

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ร  
กัณฑ์จุลทรรศน์เดือนกุมภาพันธ์



นาย ประธาน ศรีวิไล  
นาย วรทจน์ วงศ์ศุภเกียรติ  
นาย สนาน นิตินัมพันธ์

ร/พ.  
๑/๒๕๓๗

เลขหมู่.....  
เลขทะเบียน.....  
วัน,เดือน,ปี.....

612651557

โครงการพิเศษนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิทยาศาสตรบัณฑิต  
ภาควิชา ฟิสิกส์ประยุกต์  
คณะวิทยาศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2539

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## SCANNING TUNNELING MICROSCOPE



A Special Project Submitted in Partial Fulfillment of the  
Requirement for the Degree of Bachelor of Science  
Department of Applied Physics  
Faculty of Science  
King Mongkut's Institute of Technology Ladkrabang

1995

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

๕  
คลังจุฬารศน์ได้ออกกวดแบบทลเนลลิ่ง



โครงการพิเศษนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิทยาศาสตรบัณฑิต

ภาควิชา ฟิสิกส์ประยุกต์

คณะวิทยาศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2539

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อโครงการพิเศษ

โดย

ภาควิชา

อาจารย์ที่ปรึกษา

กลังจตุทรรศน์สีชอนกาดแบบทลเนลิ่ง

ประธาน ศรีวิไล

วรพจน์ วงศ์ผดุงเกียรติ

สนาน นิตสิมพันธ์

ฟิสิกส์ประยุกต์

ผศ. อนุพงศ์ สรวงประภา

รศ. สุวรรณ คูสำราญ

ภาควิชาฟิสิกส์ประยุกต์คณะวิทยาศาสตร์สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณ

ทหารลาดกระบัง

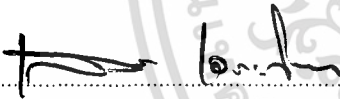
อนุมัติให้นำโครงการพิเศษฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตร วิทยาศาสตร์บัณฑิต



( รศ. สุรพล รักวิชัย )

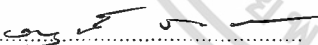
หัวหน้าภาควิชาฟิสิกส์ประยุกต์

คณะกรรมการโครงการพิเศษ



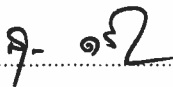
( ผศ.ดร. เสน่ห์ เอกะวิภาต )

ประธานกรรมการ



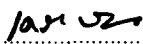
( ผศ.อนุพงศ์ สรวงประภา )

กรรมการ



( รศ. สุวรรณ คูสำราญ )

กรรมการ



( ผศ. เจริญวัลย์ สีตะจิตต์ )

กรรมการ

ลิขสิทธิ์ของภาควิชา ฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อใช้ในการเรียนการสอนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Special Project Title SCANNING TUNNELING MICROSCOPE

Name Mr. Prathan sreevilai  
Mr. Worapoj wongpadungkiat  
Mr. Sanan nitisamparn

Special Project Advisor Associated Professor Suwan kusamran  
Assistance Professor Anupong Srongprapa

Department Applied Physic

Academic Year 1996

#### Abstract

A simple scanning tunneling microscope for imaging of material surface in air has been constructed. The system consists of an electrochemical etched tungsten probe tip about 100 nm in diameter, a four stage vibration-isolation unit and a PZT-5A piezoelectric tube actuator capable of horizontal and vertical motion of -4.564 nm/V and 4.258 nm/V respectively. After applying a fixed voltage between the probe tip and material surface an approaching mechanism proceeds until tunneling current occur. The microcomputer then collected the current data while controlling the horizontal scan. For gold film sample and newly prepared tip, the current has been measured to be in the range of 0.06nA to 1nA and decrease slowly with time, which may caused by the oxidation of tungsten in air.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



### กิตติกรรมประกาศ

โครงการพิเศษนี้ เสร็จสมบูรณ์ได้ด้วยความช่วยเหลือจากบุคคลต่างๆดังนี้

- คุณพ่อ คุณแม่ พี่ และน้อง  
รวมไปถึงญาติทุกท่าน
- ผศ. อนุพงศ์ สรงประภา และ  
รศ. สุวรรณ คูสำราญ
- ภาควิชาเครื่องกล คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าฯ  
ลาดกระบัง
- ประพนธ์การช่าง
- ด้านศุลกากรไปรษณีย์
- เพื่อนทุกท่าน
- คณะกรรมการทุกท่าน

ที่ให้ความรัก ความอบอุ่น กำลังกาย  
และกำลังใจ

ที่ให้ความรู้ คำปรึกษา และ

อำนวยความสะดวกในการทำโครงการ

พิเศษ

ที่กรุณาในการเข้าไปใช้เครื่อง SEM

งานกลึง

ที่อำนวยความสะดวกในเรื่องภาษี

ที่ให้ความช่วยเหลือและกำลังใจ

ที่ตรวจทานรายงานฉบับนี้

ด้วยความเคารพยกย่องอย่างสูง

นาย ประธาน ศรีวิไล

นาย วรพจน์ วงศ์ผดุงเกียรติ

นาย สนาน นิตติสัมพันธ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ

	หน้า
- บทคัดย่อโครงการพิเศษภาษาไทย	ก.
- บทคัดย่อโครงการพิเศษภาษาอังกฤษ	ข
- กิตติกรรมประกาศ	ค
- สารบัญตาราง	ง
- สารบัญรูป	จ
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีทางฟิสิกส์	2
2.1 ทฤษฎีของกระแส tunneling	2
2.1.1 การ tunneling ในสุญญากาศ	2
2.1.2 ลักษณะของกัณฑ์ของจุดทรานส์แบบทันเนลิง	5
2.2 ทฤษฎีสำหรับแยกการสั่นสะเทือนที่เข้าสู่ระบบ	7
2.3 Piezoelectricity	16
2.3.1 Piezoelectric Ceramics	18
2.3.2 การทำงานของ Piezoelectric Ceramic	18
2.3.3 การเคลื่อนที่และการสั่นของ Piezoelectric Ceramic	19
2.3.4 สัญลักษณ์และเครื่องหมายที่ใช้แสดงคุณสมบัติของ วัสดุ Piezoelectric	20
บทที่ 3 อิเล็กทรอนิกส์ในการควบคุม	23
3.1 Analog controller	24
3.1.1 Error Amplifier	24
3.1.2 On/Off controller	26
3.1.3 Proportional controller	28
3.1.4 Integral controller	30

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 การอินเทอร์เฟซผ่านเครื่อง ไมโครคอมพิวเตอร์	36
3.2.1 สัญญาณบนสต็อคของ IBM/PC	36
3.2.2 การจัดแอดเดรสของหน่วยความจำและ I/O	47
3.2.3 การแปลงสัญญาณดิจิทัลเป็นอนาลอกสำหรับ IBM/PC	65
3.2.4 การแปลงสัญญาณอนาลอกเป็นดิจิทัลสำหรับ IBM/PC	71
บทที่ 4 ส่วนประกอบของระบบที่ทำการสร้างขึ้น	77
4.1 ระบบ Mechanics	77
4.1.1 ส่วนของการปรับหัวเข็ม	77
4.1.2 ระบบป้องกันการสั้นสะพาน	79
4.2 เข็ม (Probe)	81
4.3 รูปร่างของ PZT-5A	82
4.4 การทำงานของ โปรแกรมที่ป้อนแรงดันให้กับ PZT - 5A	83
4.5 ส่วนป้องกันสัญญาณรบกวน	84
4.6 วงจรขยายสัญญาณ	86
4.7 FLOWCHART สำหรับ โปรแกรมประมวลผล	86
4.8 การหากระแส tunneling	89
บทที่ 5 ผลการทดลอง	90
5.1 ผลของการสั้นสะพาน	90
5.2 การทำงานของส่วนป้องกันสัญญาณรบกวน	91
5.3 ผลของการทำเข็ม	92
5.4 การวัดกระแส tunneling	96
5.5 การทดสอบ โปรแกรมการเลื่อนหัวเข็ม	99
บทที่ 6 สรุปผลการทดลอง	100

ภาคผนวก ก. โปรแกรมควบคุม

ภาคผนวก ข. Data Sheet

เอกสารอ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญตาราง

	หน้า
ตารางที่ 2.1 เป็นสัญลักษณ์ที่ใช้แสดงคุณสมบัติของ วัสดุ Piezoelectric	20
ตารางที่ 2.2 เป็นการใช้งานของสัญลักษณ์ต่างๆ ไปในการอธิบายคุณสมบัติ ของวัสดุ Piezoelectric	22
ตารางที่ 3.1 การเปลี่ยนค่าคิจิตอล(D) เป็นค่าแรงดันอินพุต(V)	73
ตารางที่ 5.1 เปรียบเทียบชนิดของขั้วที่ใช้เป็นอิเล็ก โตรด ในการทำเข็ม	92
ตารางที่ 5.2 เมื่อแรงดันที่ให้กับ PZT แกน Z เป็น 210 โวลต์	96
ตารางที่ 5.3 เมื่อแรงดันที่ให้กับ PZT แกน Z เป็น 220 โวลต์	96
ตารางที่ 5.4 เมื่อแรงดันที่ให้กับ PZT แกน Z เป็น 230 โวลต์	97

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป

	หน้า
รูปที่ 2.1 แสดงลักษณะของกำแพงศักย์ระหว่างอิเดค โตรคกับสูญญากาศ	3
รูปที่ 2.2 หลักการทำงานของ scanning tunneling microscope	6
รูปที่ 2.3 แสดงแบบจำลองของระบบป้องกันการสัมผัสเทือน	7
รูปที่ 2.4 การตอบสนองความถี่ ของระบบ tunneling ที่มีการสัมผัสเทือนจาก ภายนอกในกรณีของ $\gamma = 0.025\omega_0$	9
รูปที่ 2.5 แบบจำลองของระบบแยกการสัมผัสเทือนแบบชั้นเดียว	10
รูปที่ 2.6 การลดทอนการสัมผัสเทือนของระบบแบบชั้นเดียวสำหรับ damping factor ที่ต่างกัน 3 ค่า	11
รูปที่ 2.7 การลดทอนการสัมผัสเทือนของระบบ tunneling ที่ประกอบด้วย ระบบแยกแบบชั้นเดียว	12
รูปที่ 2.8 แบบจำลองของระบบแยกการสัมผัสเทือนแบบสองชั้น	14
รูปที่ 2.9 การลดทอนการสัมผัสเทือนของระบบแบบสองชั้นสำหรับ ค่า n <sub>0</sub> ของสปริงที่ต่างกัน 3 ค่า	16
รูปที่ 2.10 การลดทอนการสัมผัสเทือนของระบบ tunneling ที่ประกอบด้วย ระบบแยกแบบสองชั้น	17
รูปที่ 2.11 รูปทรงของเซรามิกที่จะทำการป้อนสนามไฟฟ้า	18
รูปที่ 2.12 ความเป็นโพลาไลซ์เซชันของแท่งเซรามิก	19
รูปที่ 2.13 การ โพราไลซ์เซชันและความเครียดที่ขึ้นกับสนามไฟฟ้า	20
รูปที่ 3.1 แผนผังการ control	23
รูปที่ 3.2 การสร้างสัญญาณ error	25
รูปที่ 3.3 transfer curve ของ ON/OFF controller	26
รูปที่ 3.4 วงจรควบคุมของ ON/OFF controller	27
รูปที่ 3.5 transfer curve ของ proportional controller	28
รูปที่ 3.6 วงจรควบคุมของ proportional controller	29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.7	transfer ของ integral controller	31
รูปที่ 3.8	วงจร OP-AMP integrator เบื้องต้น	32
รูปที่ 3.9	วงจรการควบคุม integral controller	33
รูปที่ 3.10	วงจรควบคุมของ proportional-integral controller แบบขนาน	34
รูปที่ 3.11	วงจรควบคุมของ proportional-integral controller แบบอนุกรม	35
รูปที่ 3.12	การใช้แอดเดรสบิตต่าง ๆ ในการอ้างแอดเดรสของพอร์ทใน IBM/PC	50
รูปที่ 3.13	การใช้งานแอดเดรสของพอร์ทบน IBM/PC	50
รูปที่ 3.14	การใช้งานแอดเดรสต่าง ๆ สำหรับพอร์ท I/O ของ IBM/PC	51
รูปที่ 3.15	การใช้งานแอดเดรสสำหรับพอร์ท I/O บนการ์ดต่างๆ	52
รูปที่ 3.16	ตัวอย่างวงจรดี โคคแอดเดรสแบบ Fixed	53
รูปที่ 3.17	ตัวอย่างวงจรดี โคค โดยใช้สวิตช์เลือก	56
รูปที่ 3.18	ตัวอย่างวงจรดี โคคแบบ indirect	58
รูปที่ 3.19	แผนผังการใช้งานหน่วยความจำใน IBM/PC	62
รูปที่ 3.20	ตัวอย่างวงจรที่ใช้ในการดี โคคแอดเดรสของหน่วยความจำ	64
รูปที่ 3.21	ตัวอย่างวงจรดี โคคบล็อกแอดเดรสของหน่วยความจำ	65
รูปที่ 3.22	โคอะแกรมการเปลี่ยนสัญญาณดิจิตอลเป็นอนาลอก เพื่อเข้ากัน ได้กับอุปกรณ์ภายนอกแบบอนาลอกนั้น	66
รูปที่ 3.23	การเปลี่ยนค่าแต่ละบิต D0-D9 จาก 0 ถึง 1024	67
รูปที่ 3.24	ความสัมพันธ์ระหว่างค่าดิจิตอลกับแรงดันเอาต์พุตของ DAC 10 บิต	68
รูปที่ 3.25	การเปลี่ยนช่วงของสัญญาณอนาลอกเอาต์พุตเมื่อเปลี่ยน จำนวนบิตของสัญญาณดิจิตอลอินพุตเป็น 12, 10, 6 บิต	68
รูปที่ 3.26	โคอะแกรมการเชื่อมต่อวงจร DAC เข้ากับ IBM/PC	69
รูปที่ 3.27	รายละเอียดของวงจร DAC แบบ R-2R ladder ขนาด 8 บิต	69
รูปที่ 3.28	รายละเอียดวงจรแลตซ์ข้อมูล	70
รูปที่ 3.29	รายละเอียดวงจรดี โคคแอดเดรสพอร์ทหมายเลข 2B0H-2B7H	70
รูปที่ 3.30	รายละเอียดการเชื่อม IC DAC ขนาด 8 บิต เบอร์ AD 558 เข้ากับ I/O slot บน IBM/PC โดยที่สัญญาณอนาลอกเอาต์พุตอยู่ในช่วง 0 ถึง 10.24 โวลต์	71

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 I/O slot บน IBM/PC โดยที่สัญญาณอนาลอกเอาต์พุตอยู่ในช่วง 0 ถึง 10.24 โวลต์  
 ไม่สามารถใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.31	โคเดแกรม ADC หรือ A/D	72
รูปที่ 3.32	รายละเอียดของวงจร ADC เชื่อมต่อกับ I/O slot บน IBM PC โดยใช้ IC AD570	75
รูปที่ 4.1(a)	ระบบคานของส่วนปรับเพิ่ม	77
	(b) ระบบเมื่อมองด้านข้าง	78
	(c) ระบบของจริง	78
รูปที่ 4.2	ระบบป้องกันการสั่นสะเทือนของเครื่อง STM	80
รูปที่ 4.3	ระบบปิดที่วางอยู่บนโต๊ะป้องกันการสั่นสะเทือน	80
รูปที่ 4.4(a)	diagram การทำ probe ของ STM	81
	(b) การจัดอุปกรณ์จริงที่ใช้ในการทำ probe	81
รูปที่ 4.5	รูปแบบของ PZT-5A	83
รูปที่ 4.6(a)	วงจรขับ PZT-5A	83
	(b) ลักษณะการเลือนของ PZT-5A	84
รูปที่ 4.7(a)	ตอนครอบ chamber	85
	(b) ตอนเปิด chamber	85
รูปที่ 4.8	วงจรขยายสัญญาณที่ใช้ OPA 128 SM	86
รูปที่ 4.9	FLOWCHART สำหรับโปรแกรมประมวลผล	89
รูปที่ 5.1(a)	แสดงสัญญาณ output เมื่อระบบมีการสั่นสะเทือนเล็กน้อย จากภายนอก	90
	(b) แสดงสัญญาณ output เมื่อระบบมีการสั่นสะเทือนมากขึ้น จากภายนอก	91
รูปที่ 5.2(a)	แสดงสัญญาณรบกวนที่เกิดขึ้นเมื่อไม่ได้ครอบ chamber สแตนเลส	91
	(b) แสดงสัญญาณเมื่อทำการครอบ chamber สแตนเลส	92
รูปที่ 5.3(a)	แสดงหัวเข็มที่ใช้สแตนเลสเป็นขั้วที่มีความถี่ 400 Hz ขยาย 15,000เท่า	93
	(b) แสดงหัวเข็มที่ใช้สแตนเลสเป็นขั้วที่มีความถี่ 400 Hz ขยาย 20,000เท่า	93

รูปที่ 5.4(a) แสดงหัวเข็มที่ใช้คาร์บอนเป็นขั้วที่ความถี่ 400 Hz ขยาย 15,000เท่า	94
(b) แสดงหัวเข็มที่ใช้สแตนเลสเป็นขั้วที่ความถี่ 400 Hz ขยาย 20,000เท่า	94
รูปที่ 5.5(a) แสดงหัวเข็มที่ใช้สแตนเลสเป็นขั้วที่ความถี่ 400 Hz	95
(b) แสดงหัวเข็มที่ใช้สแตนเลสเป็นขั้วที่ความถี่ 500 Hz	95
รูปที่ 5.6 I/V Characteristic ของการ tunneling ของอิเล็กตรอนระหว่าง ทั้งเสตงกับทอง	97
รูปที่ 5.7 ผลของการทดสอบ โปรแกรมการเลื่อนหัวเข็ม	99



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 1

### บทนำ

ปัจจุบันนี้และอนาคตข้างหน้า ประเทศชาติจะต้องพึ่งพาอุตสาหกรรมเป็นหลักใหญ่ แต่ว่าอุปกรณ์และเครื่องมือต่างๆยังต้องอาศัยการนำเข้าจากต่างประเทศและเครื่องมือในจำนวนหลายๆเครื่องมือนี้ได้รวมไปถึงเครื่องที่ใช้ตรวจสอบสภาพของพื้นผิวด้วย ยกตัวอย่างเช่นเครื่อง Scanning electron microscope ด้วยเหตุนี้จึงได้มีแนวคิดในการสร้างเครื่องมือที่ใช้ตรวจสอบสภาพพื้นผิวเพื่อเป็นเครื่องมือต้นแบบในการนำไปใช้ตรวจสอบสภาพของพื้นผิวและเป็นแนวทางในการพัฒนาสร้างเครื่องมือประเภทนี้โดยลดต้นทุนการนำเข้าจากต่างประเทศ กอปรกับทางทวงได้ให้งบวิจัยแก่ท่านอาจารย์ที่ปรึกษาในการสร้างเครื่องมือประเภทนี้ขึ้นมาแล้วยังสอดคล้องกับความสนใจของนักศึกษาด้วยแนวความคิดข้างต้น เครื่องมือที่ใช้ตรวจสอบสภาพของพื้นผิวจึงได้ถูกกระทำขึ้นมาโดยอาศัยปรากฏการณ์ tunneling โดยมีชื่อเรียกสำหรับเครื่องมือนี้ว่า Scanning tunneling microscope

### วัตถุประสงค์

- เพื่อพัฒนาเครื่องมือที่นำมาตรวจสอบสภาพพื้นผิวของวัตถุโดยอาศัยปรากฏ

การณ์ Tunneling

### วิธีดำเนินการ

- วางขอบเขตของการสร้างเครื่องตรวจสอบสภาพพื้นผิวของวัตถุว่ามีการทำงานในลักษณะใดและมีลำดับขั้นตอนในการทำงานเช่นไร

- ศึกษาข้อมูลต่างๆในการทำงานของอุปกรณ์ทาง machanic ที่ทำให้เกิดกระแส tunneling , วงจรควบคุมทางอนาลอก (ใช้รักษาระดับของการเกิด tunneling) , โปรแกรมที่นำมาควบคุมการเคลื่อนที่ใน 2 มิติของตัววัตถุ และนำสัญญาณควบคุมทางอนาลอกที่ตำแหน่งต่างๆบนผิวของวัตถุมาบันทึกค่าเพื่อแสดงสภาพพื้นผิวของวัตถุในภายหลัง

- ทำการทดลองในแต่ละส่วนที่เป็นอุปกรณ์ทาง machanic และโปรแกรมการควบคุมการเคลื่อนที่ใน 2 มิติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- นำแต่ละส่วนมาเชื่อมต่อกันแล้วนำมาทดสอบกับตัววัตถุ ซึ่งหากมีส่วนที่บกพร่องจึงทำการแก้ไขส่วนที่บกพร่องนั้นให้สมบูรณ์
- ประกอบชิ้นงานให้เสร็จสมบูรณ์

### **ประโยชน์ที่ได้รับ**

- เรียนรู้และเข้าใจถึงกลไกทาง mechanic ในการทำให้เกิดกระแส tunneling
  - นำความรู้และข้อดีของวงจรควบคุมทางอนาลอกมาใช้ให้เหมาะสมกับงานได้
  - สามารถนำ software ของเครื่อง PC มาใช้ในการควบคุมการเคลื่อนที่ใน 2 มิติ และนำสัญญาณควบคุมทางอนาลอกที่ตำแหน่งต่างๆบนผิวของวัตถุมาแสดงผลผ่านทางเครื่อง PC ได้
  - สามารถสร้างเครื่องมือที่ใช้ตรวจสอบสภาพพื้นผิวของวัตถุได้โดยมีราคาต้นทุนที่ต่ำกว่าการนำเข้าจากต่างประเทศ
- การทำโครงการพิเศษนี้ได้ใช้ความรู้ในด้าน ฟิสิกส์ , อิเล็กทรอนิกส์และการอิเทิร์นเฟสผ่านทางเครื่อง PC ตลอดจนกระบวนการทางวิทยาศาสตร์ในการตั้งสมมุติฐาน ทดลอง สรุป และการแก้ปัญหาอย่างเป็นระบบ ทำให้ผู้ทำโครงการพิเศษมีหลักในการคิดที่จะทำแต่ละขั้นตอนอย่างมีหลักการและเหตุผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

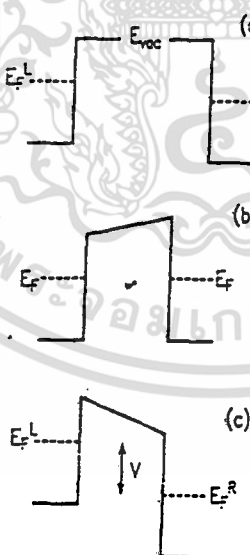
### ทฤษฎีทางฟิสิกส์

Scanning tunneling microscopy (STM) เป็นเครื่องมือที่มีประสิทธิภาพ สำหรับการหาคุณสมบัติทางโครงสร้างและทางไฟฟ้าของพื้นผิว ซึ่งในบทนี้เราจะศึกษาเกี่ยวกับทฤษฎีของ กระแส tunneling , tunneling spectroscopy , Piezoelectric ceramic และ Vibration Isotaton Theory ของ STM ตามลำดับ

#### 2.1 ทฤษฎีของกระแส tunneling

##### 2.1.1 การ tunneling ในอุณหภูมิต่ำ

สำหรับศักย์ไฟฟ้าในสุญญากาศจะขัดขวางการเคลื่อนที่ของอิเล็กตรอนที่เคลื่อนที่จากพื้นผิวไปยังเข็ม ดังรูปที่ 2.1



รูปที่ 2.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.1 แสดงลักษณะของกำแพงศักย์ระหว่างอิเล็กโตรดกับสุญญากาศ

(a) ขั้วอิเล็กโตรดโลหะสองขั้วซึ่งถูกแยกด้วยสุญญากาศและ  $E_F$  ของวัสดุทั้งสองแตกต่างกันโดยมีค่าเท่ากับความแตกต่างของ work function ( $E_F^L$  และ  $E_F^R$  แสดงถึงค่า Fermi level ทางซ้ายและขวาของอิเล็กโตรด ตามลำดับ, ในกรณีของ (a) และ (c) ซึ่งทั้งสองไม่อยู่ในสภาวะสมดุล) (b) เมื่ออิเล็กโตรดทั้งสองเข้าสู่สภาวะสมดุลทางไฟฟ้า ดังนั้นระดับ Fermi level จึงเป็นค่าเดียวกับความแตกต่างของ work function จะปรากฏในรูปของสนามไฟฟ้าในบริเวณสุญญากาศ (c) เมื่อป้อนแรงดันจะเกิดความต่างศักย์ ( $V$ ) ตกคร่อมรอยต่อ เช่น ถ้า Fermi level ต่างกันเท่ากับ  $eV$  สนามไฟฟ้าภายในจะเท่ากับผลรวมของแรงดันที่ป้อนเข้ากับการป้อนแรงดันความแตกต่างของ work function ลูกศรแสดงถึงช่วงพลังงานที่สามารถเกิดการลอดทะลุได้โดยที่พลังงานสูงอิเล็กตรอนจะไม่เกิดการทะลุผ่านแต่ขณะที่พลังงานต่ำจะไม่มีสถานะว่างเพื่อให้เกิดการทะลุผ่าน

ความน่าจะเป็นของการส่งผ่านอิเล็กตรอนที่เกิดบนกำแพงศักย์ในหนึ่งมิติสามารถคำนวณหาได้โดยพิจารณาเฉพาะการส่งผ่านแบบอ่อน (weak transmission) ซึ่งสัมพันธ์กับความสูงและความกว้างของกำแพงศักย์ เมื่อผลเฉลยของสมการชโรดิงเงอร์ภายใน 1 มิติ มีรูปแบบเป็น

$$\psi = e^{ikx} \quad (2.1)$$

โดยที่

$$k^2 = 2m(V_B - E)/\hbar^2 \quad (2.2)$$

เมื่อ  $E$  เป็นสถานะของพลังงาน

$V_B$  เป็นศักย์ไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.1 ความต่างศักย์ที่ตกคร่อมรอยต่อ มีค่าไม่คงที่แต่สามารถแทนด้วยศักย์ไฟฟ้าเฉลี่ย ดังนั้นจึงพิจารณากำแพงศักย์ในกรณีที่ย่ำสุดคือ  $V_B$  เป็นระดับสูญญากาศ ดังนั้นที่ระดับเฟอร์มิจะได้  $V_F - E$  คือค่า workfunction

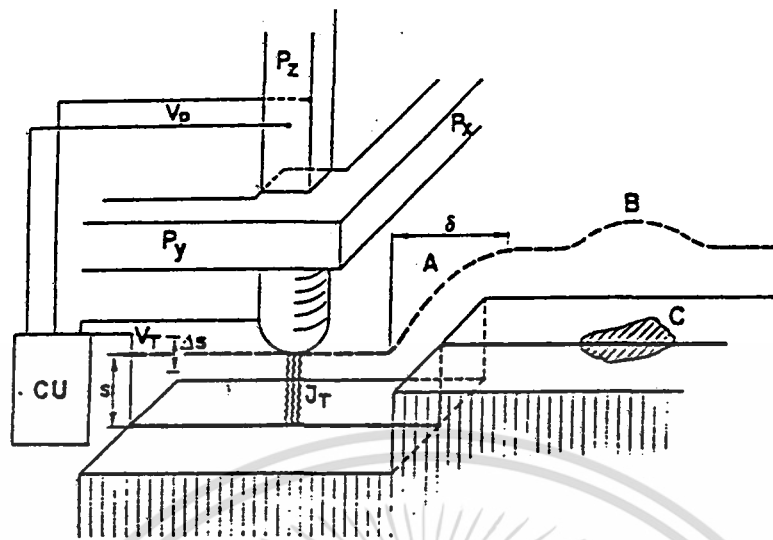
ความน่าจะเป็นของการส่งผ่านหรือกระแสของการลอดทะลุจะลดลงแบบเอกซ์โปเนนเชียลตามความกว้างของกำแพงศักย์ ( $d$ ) ดังสมการ

$$I \propto e^{-2\kappa d} \quad (2.3)$$

สำหรับการลอดทะลุระหว่างขั้วโลหะสองขั้วที่มีแรงดัน  $V$  ที่ตกคร่อมระหว่างรอยต่อ โดยที่สถานะของ  $V$  ที่อยู่สูงหรือต่ำกว่าระดับเฟอร์มิสามารถทำให้เกิดการลอดทะลุขึ้นได้ นั่นคืออิเล็กตรอนในสถานะที่  $V$  ต่ำกว่า Fermi level จะเกิดการทะลุผ่านทางด้านลบไปยังสถานะที่ว่างเปล่าและ  $V$  ที่สูงกว่าระดับเฟอร์มิจะเกิดการทะลุผ่านทางด้านบวกไปยังสถานะที่ว่างเปล่า ดังรูปที่ 2.1 ส่วนสถานะอื่น ๆ จะไม่เกิดการลอดทะลุผ่านเพราะไม่มีอิเล็กตรอนที่มีพลังงานสูงพอหรือเป็นไปตามกฎการคัดเลือกที่พลังงานต่ำ เนื่องจาก work function ส่วนใหญ่มีค่าประมาณ 4-5 eV และจากสมการ (2.2) พบว่าทั่วไปแล้ว  $2\kappa \sim 2^\circ \text{Å}^{-1}$  ดังนั้นกระแสของการลอดทะลุจะลดลงทุก ๆ  $1^\circ \text{Å}$  ของสูญญากาศที่อยู่ระหว่างขั้วอิเล็กโทรด ทำให้ต้องมีการควบคุมตำแหน่งของอิเล็กโทรดให้แน่นอนและจำกัดให้การสั้นมีขนาดเล็กกว่าอังสตรอมเพื่อรักษาขนาดของกระแสการลอดทะลุ

### 2.1.2 ลักษณะของกล้องจุลทรรศน์แบบใช้การลอดทะลุ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 หลักการทำงานของ scanning tunneling microscope (ไม่ได้กำหนดอัตราส่วน) การควบคุม Piezo ตามแกน x ( $P_x$ ) และตามแกน y ( $P_y$ ) ด้วยการกวาดตำแหน่งของเข็มไปบนพื้นผิวโดยระบบควบคุม control unit (Cu) จะให้แรงดัน  $v_b$  เพื่อควบคุม Piezo ( $P_z$ ) ให้รักษากระแสของการลอดทะลุ  $J_t$  ให้คงที่ ณ แรงดันไบอัส  $V_t$  เส้นประแสดงถึงการขจัดของแกน Z ในการกวาดตำแหน่งในแกน Y ที่พื้นผิวเป็นชั้นที่ตำแหน่ง (A) และเป็นจุดที่ตำแหน่งของ (B) พร้อมกับที่บริเวณ c ซึ่งมี work function ต่ำกว่า

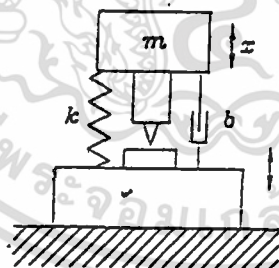
จากรูปที่ 2 พื้นฐานของ STM คือเข็มโลหะที่แหลมถูกนำเข้ามาใกล้ผิวของสารตัวอย่าง จนเพียงพอที่อิเล็กตรอนสามารถเกิดกลไกการลอดทะลุผ่านทางควอนตัมผ่านกำแพงศักย์ที่อยู่ระหว่างเข็มและสารตัวอย่าง ซึ่งกระแสของการลอดทะลุจะไวมากกับรอยต่อ ยกตัวอย่างเช่นระยะห่างของเข็มกับพื้นผิว

ตำแหน่งของเข็มจะถูกควบคุมตำแหน่งด้วยการควบคุม piezoelectric และใช้วงจรป้อนกลับปรับความสูงของเข็มเพื่อรักษากระแสให้คงที่ ดังนั้นรูปร่างของพื้นผิวจะถูกจำลองโดยทางเดินของเข็ม ซึ่งสามารถแสดงได้โดยตรงจากแรงดันที่ให้แก่ piezoelectric

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.2 ทฤษฎีสำหรับแยกการสั่นสะเทือนที่เข้าสู่ระบบ

การแยก การสั่นสะเทือนที่เข้าสู่ระบบ เป็นส่วนสำคัญอีกส่วนหนึ่งของ STM เนื่องจากการสั่นสะเทือนที่มากพอจะทำลายสภาวะของการ tunneling เพราะ STM เป็นการวัดและควบคุมตำแหน่งของเข็ม เพื่อให้สั้นน้อยกว่าเส้นผ่านศูนย์กลางของอะตอม ดังนั้นการจะแยก การสั่นสะเทือนได้จะต้องลดสัญญาณรบกวนในระดับเดียวกับที่ STM วัดให้ได้ การพิจารณาถึงการเคลื่อนที่ที่สมบูรณ์จะต้องพิจารณาถึงการเคลื่อนที่ใน 6 ทิศทางที่เป็นอิสระต่อกัน แต่ว่าเป็นการยากมากที่จะพิจารณาการเคลื่อนที่ทั้งหมดพร้อมกัน ฉะนั้นจึงลดเหลือการเคลื่อนที่ใน 2 ทิศทาง เพื่อง่ายต่อการวิเคราะห์ โดยพิจารณาในแนวแกนที่ตั้งฉากกับผิวโลกให้เกิดการสั่นสะเทือนหรือเคลื่อนที่ในแนวนี้เท่านั้น สำหรับการพิจารณานี้จะอธิบายระบบด้วยการให้สปริง ( สำหรับชดเชย ) และ ชั้นของแผ่นโลหะที่ถูกแยกต่างหาก



รูปที่ 2.3 แสดงแบบจำลองของระบบป้องกันการสั่นสะเทือน

ถ้าดับความเข้าใจที่จำเป็นนั้นก็คือ ระดับการสั่นสะเทือนที่มากที่สุดของระบบ และการแยก การสั่นสะเทือนนั้นจะต้องแยกที่มากเท่าไร เราจะพิจารณาเริ่มแรก

ด้วยธรรมชาติทางกลไกของอุปกรณ์ tunneling ก่อน โดยแสดงไว้ในรูปที่ 2.3 ซึ่ง

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์เพื่อการศึกษาค้นคว้า เมื่อผู้ใดเห็นนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประกอบด้วย วัสดุ , ตัวจับวัสดุ , ตัวปรับตำแหน่งวัสดุ , scanner และ เข็ม ซึ่งความถี่เรโซแนนซ์เท่ากับ  $\omega_0$  และ quality factor คือ Q จากสมการการเคลื่อนที่ ที่ว่า

$$m\ddot{x} + b(\dot{x} - \dot{x}') + k(x - x') = 0. \quad (2.4)$$

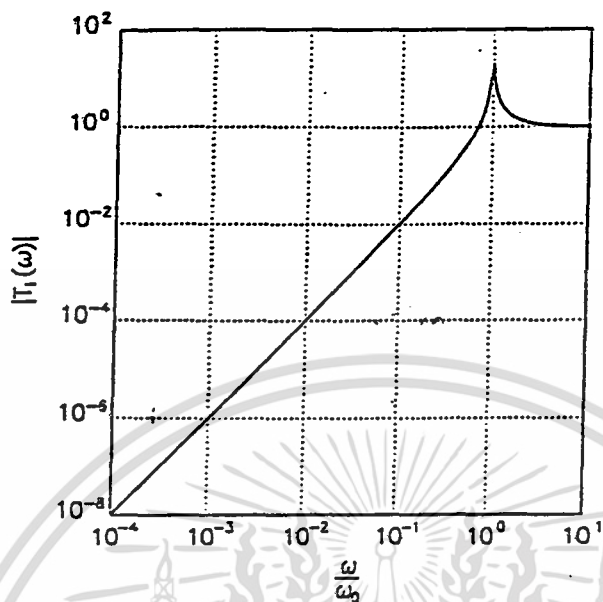
เมื่อ m คือมวลยังผล , x คือระยะที่เคลื่อนที่ , b คือ damping factor , k คือค่าคงที่ของสปริง และ x' คือระยะที่เคลื่อนที่ของระบบ STM ซึ่งจากการใช้  $\omega_0 = \sqrt{\frac{k}{m}}$  และ  $\gamma = \frac{b}{2m}$  จะสามารถเขียนสมการที่ 2.4 ใหม่ได้เป็น

$$\ddot{x} + 2\gamma(\dot{x} - \dot{x}') + \omega_0^2(x - x') = 0 \quad (2.5)$$

เมื่อระบบ STM ถูกกระตุ้นด้วยสัญญาณไซน์ ทำให้เกิดการสั่นสะเทือนที่มีความถี่ขึ้น ทำให้เกิดระยะที่เปลี่ยนไปคือ  $x'(t) = x'_0 e^{i\omega t}$  และ  $x(t) = x_0 e^{i\omega t}$  ทำให้ได้ความสัมพันธ์ของระยะห่างของการ tunneling คือ  $(X_0 - X'_0)$  จะทำให้ได้ฟังก์ชันของการส่งผ่านเป็น

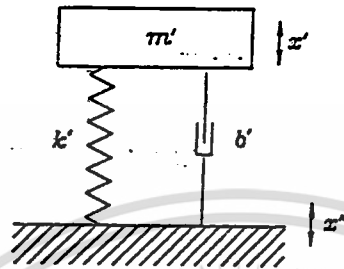
$$|T_1(\omega)| = \left| \frac{x_0 - x'_0}{x'_0} \right| = \left| \frac{\omega^2}{\omega_0^2 - \omega^2 + 2i\gamma\omega} \right| \quad (2.6)$$

จะเห็นว่า  $T_1(\omega)$  สอดคล้องกับค่า ระยะห่างของการ tunneling ต่อการสั่นสะเทือนที่มีมาจากภายนอก



รูปที่ 2.4 การตอบสนองความถี่ ของระบบ tunnelingที่มีการสั่นสะท้อนจากภายนอก  
ในกรณีของ  $\gamma = 0.025\omega_0$

จากรูปที่ 2.4 ถ้าความถี่ที่เข้ามายังระบบมีค่าต่ำ ค่า  $T_1$  จะประมาณว่าเท่ากับ  $\frac{\omega^2}{\omega_0^2}$  ซึ่งความถี่  $\omega$  ลดลงด้วยแฟกเตอร์ที่เป็น 10 ขณะที่ฟังก์ชันของการส่งผ่านลดลงน้อยกว่า ด้วยแฟกเตอร์ที่เป็น 100 ดังนั้นถ้าหากความถี่เรโซแนนท์  $\omega_0$  คือ 2 kHz และความถี่ที่เข้ามายังระบบคือ 2 Hz จะได้ว่าฟังก์ชันของการส่งผ่าน มีค่า  $10^{-6}$  ซึ่งเล็กพอสำหรับ STM ที่พิจารณาว่าขนาดของการสั่นสะท้อนเป็น 1-2 พันอังสตรอม



รูปที่ 2.5 แบบจำลองของระบบแยกการเคลื่อนที่แบบชั้นเดียว

รูปที่ 2.5 เป็นระบบแยกการเคลื่อนที่แบบชั้นเดียว โดย  $m'$  เป็นมวลที่ให้แทน  $m$  ในรูปที่ 2.3 และจะได้สมการของการเคลื่อนที่เป็น

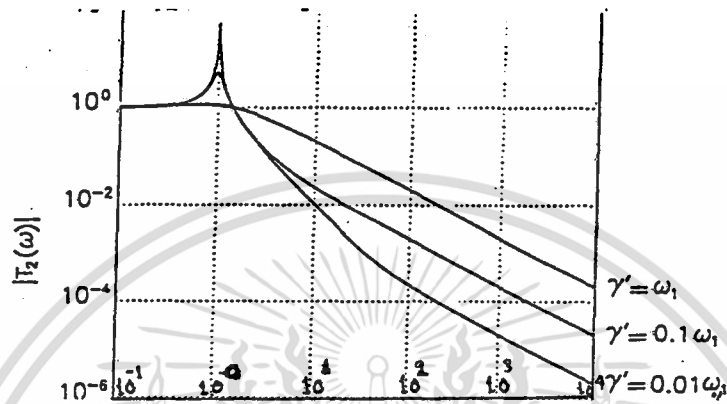
$$m'\ddot{x}' + b'(\dot{x}' - \dot{x}'') + k'(x' - x'') = 0 \quad (2.7)$$

ฟังก์ชันของการส่งผ่านของระบบนี้คือ

$$|T_2(\omega)| = \frac{|x'_0|}{|x''_0|} = \left| \frac{\omega_1^2 + 2iy'\omega}{\omega_1^2 - \omega^2 + 2iy'\omega} \right| \quad (2.8)$$

$$\text{ที่ซึ่ง } \omega_1 = \sqrt{\frac{k'}{m'}} \quad , \quad y' = \frac{b'}{2m'}$$

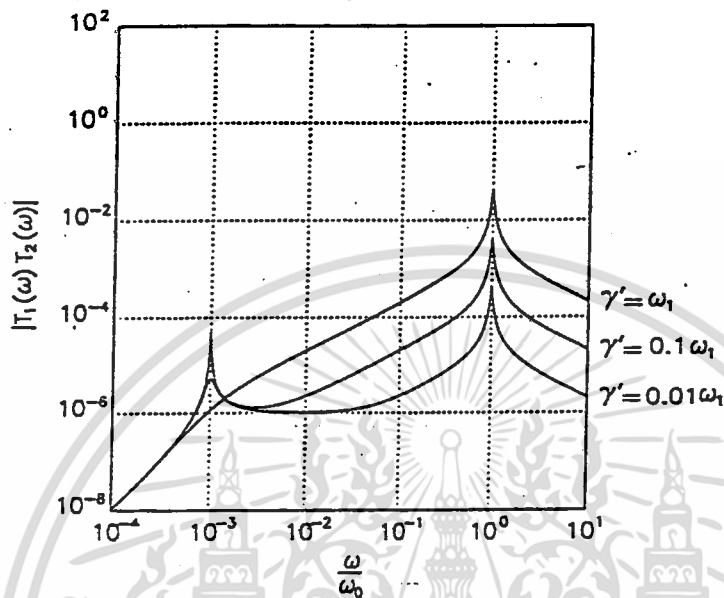
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 การลดทอนการสั่นสะเทือนของระบบแบบขั้วเดียวสำหรับ damping factor ที่ต่างกัน 3 ค่า

ในรูปที่ 2.6 เป็นกราฟแสดงฟังก์ชันของการส่งผ่าน กับค่า  $\gamma'$  ที่ค่าต่างๆ สำหรับ  $\frac{\omega}{\omega_1}$  ที่เปลี่ยนไป จากรูปที่ 2.6 จะเห็นว่าถ้ามีการ damping น้อยๆ ( $\gamma' \ll \omega_1$ ) การแยกการสั่นสะเทือนจะเป็นผลมากกว่าที่ความถี่สูง แต่การออสซิลเลตที่ความถี่เรโซแนนซ์จะมีค่ามาก ส่วนที่มีการ damping มากๆ (ใกล้กับ critical damp  $\gamma' = \omega_1$ ) จะลดขนาดของการออสซิลเลตที่ความถี่เรโซแนนซ์ แต่จะไม่ลดทอนผลของการสั่นสะเทือนที่ความถี่สูง

เพื่อที่จะหาค่าในการตอบสนองของระยะ tunneling ต่อการสั่นสะเทือนจากภายนอกจะต้องรวมรายละเอียดของรูปที่ 2.3 และ 2.5 เข้าด้วยกัน ด้วยการดูขนาดของผลคูณของ  $T_1$  และ  $T_2$  ดังแสดงไว้ในรูปที่ 2.7



รูปที่ 2.7 การลดทอนการสั่นสะเทือนของระบบ tunneling ที่ประกอบกับระบบแยกแบบชั้นเดียว

จากรูปที่ 2.7 จะเห็นได้ว่า  $\frac{\omega_0}{\omega_1}$  เป็น 1000 สำหรับการเกิดความถี่เรโซแนนท์ ซึ่งดีกว่าระบบการแยกแบบชั้นเดียว ในช่วงความถี่ระหว่าง  $\omega_1 \leq \omega \leq \omega_0$  ขนาดของผลคูณของฟังก์ชันการส่งผ่านจะกลายเป็น

$$|T_1(\omega)T_2(\omega)| = \frac{2\gamma'\omega}{\omega_0^2} \quad \text{สำหรับ damping เล็กๆ} \quad (2.9)$$

$$|T_1(\omega)T_2(\omega)| = \frac{\omega^2}{\omega_0^2} \quad \text{สำหรับ damping มากๆ} \quad (2.10)$$

ถ้าระบบ tunneling มีความถี่เรโซแนนท์สูงพอ damping ที่ต่ำกว่าควรจะถูกเลือกใช้ แต่ถ้าการสั่นสะเทือนที่ความถี่ต่ำเป็นปัญหา จะต้องใช้ damping ที่สูงขึ้นมา เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อีกเข้าช่วย อย่างไรก็ตาม damping ที่เพิ่มขึ้นจะไปทำลายการแยกการสั่นสะเทือนที่ความถี่สูง จึงจำเป็นต้องเพิ่มขึ้นของการแยกการสั่นสะเทือน

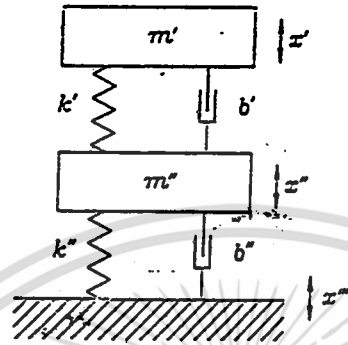
การจะแยกการสั่นสะเทือนได้ดีที่สุด คือ ที่ความถี่  $\omega_1 \leq \omega \leq \omega_0$  จากข้างต้น เพราะประสิทธิภาพของมันขึ้นกับเพียง  $\omega_1$  และ  $\omega_0$  ที่เราต้องการคือ ความถี่เรโซแนนท์ต่ำ ( $\omega_1$ ) สำหรับขึ้นของการแยกการสั่นสะเทือน และ ความถี่เรโซแนนท์สูง ( $\omega_0$ ) สำหรับระบบ tunneling แต่ยังคงคำนึงด้วยว่าขนาดเท่าไรที่พอใจได้ โดยจากค่าคงที่ของสปริง  $k$  ที่สัมพันธ์กับความยาวที่ยึดออกของสปริง  $\Delta l$  โดย

$$m'g = k'\Delta l \quad (2.11)$$

และเราจะได้ความถี่เรโซแนนท์  $\omega$  เป็น

$$\omega_1 = \sqrt{\frac{g}{\Delta l}} \quad (2.12)$$

ซึ่งความถี่เรโซแนนท์ถูกอธิบายได้ด้วย ความยาวที่ยึดออกของสปริงเท่านั้น ส่วนการเพิ่มความถี่เรโซแนนท์ของระบบ tunneling ( $\omega_0$ ) นั้นทำได้ยาก เนื่องจากขนาดของระบบ tunneling ไม่สามารถลดตงหรือเพิ่มขึ้นได้ตามอำเภอใจเพราะต้องรักษาช่องว่างที่พอเหมาะของเข็มและวัสดุ



รูปที่ 2.8 แบบจำลองของระบบแยกการสั่นสะเทือนแบบสองชั้น

การเพิ่มขึ้นของการสั่นสะเทือนที่กล่าวมา ได้แสดงไว้ในรูปที่ 2.8 โดย  $x''$  เป็นการเคลื่อนที่ไปของชั้นที่สอง และ  $x'''$  เป็นการเคลื่อนที่ไปของระบบ STM จะได้สมการของการเคลื่อนที่เป็น

$$m'' \ddot{x}'' + b''(\dot{x}'' - \dot{x}''') + k''(x'' - x''') + k'(x'' - x') = 0. \quad (2.13)$$

ที่  $m''$  เป็นมวล,  $b''$  เป็น damping factor และ  $k''$  เป็นค่าคงที่ของสปริงชั้นที่สอง เพื่อความง่ายขึ้น เราจะไม่คิดการ damping ( $b' = b'' = 0$ ) และพิจารณาการเคลื่อนที่ของระบบ โดย  $x'''(t) = x_0''' e^{i\omega t}$  ทำให้เราได้ว่า

$$-\omega_3^2 x_0''' + (\omega_2^2 + \omega_3^2 - \omega^2) x_0'' - \omega_3^2 x_0' = 0. \quad (2.14)$$

มีการกำหนดให้  $\omega_2 = \sqrt{\frac{k''}{m''}}$  และ  $\omega_3 = \sqrt{\frac{k'}{m''}}$  และเราใช้  $x_0'' = x_0'(\omega_1^2 - \omega^2)/\omega_1^2$  เขียนสมการที่ 2.14 ได้ใหม่ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



$$\frac{x_0}{x_0'''} = \frac{\omega_1^2 \omega_2^2}{\omega^4 - (\omega_1^2 + \omega_2^2 + \omega_3^2)\omega^2 + \omega_1^2 \omega_2^2} \quad (2.15)$$

สูตรนี้ได้ให้ความสัมพันธ์ระหว่าง ขนาดการสั่นสะเทือนของชั้นแรก และ ระบบภายนอก ในสูตรนี้ได้มีการกำหนด ความสัมพันธ์ระหว่าง  $\omega_1$  ,  $\omega_2$  และ  $\omega_3$  ซึ่งความสัมพันธ์ของความถี่นี้ อธิบายได้ด้วย ความยาวรวมที่ยึดออกของสปริง นั่นคือ

$$\Delta l + \Delta l' = \text{ค่าคงที่} \quad (2.16)$$

ที่  $\Delta l$  และ  $\Delta l'$  เป็นความยาวที่ยึดออกของสปริงที่หนึ่งและสอง

$$\Delta l = \frac{m'g}{k'} = \frac{1}{\omega_1^2} g$$

$$\Delta l' = \frac{(m' + m'')g}{k''} = \left( \frac{1}{\omega_2^2} + \frac{\omega_3^2}{\omega_1^2 \omega_2^2} \right) g$$

สมการที่ 2.16 เขียนใหม่ได้เป็น

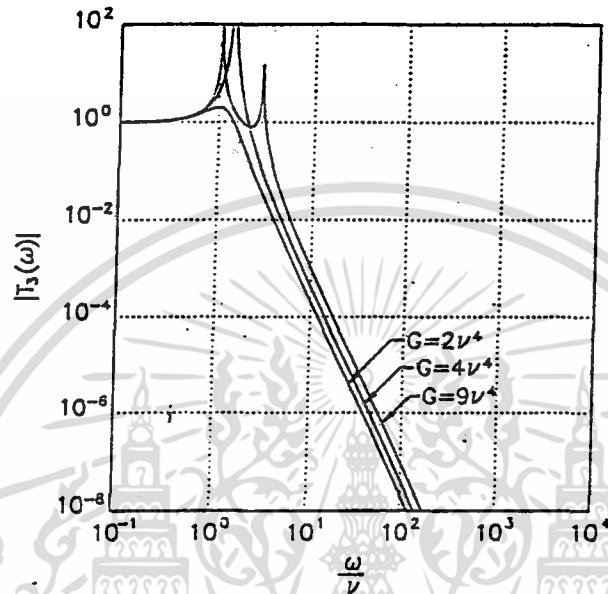
$$\frac{\omega_1^2 + \omega_2^2 + \omega_3^2}{\omega_1^2 \omega_2^2} = C \quad (2.17)$$

ที่  $C$  เป็นค่าคงที่ และ  $Cg$  เป็นความยาวรวมที่ยึดออกของสปริง สมการที่ 2.15 จึงกลายเป็น

$$|T_3(\omega)| = \left| \frac{x_0}{x_0'''} \right| = \frac{G}{|\omega^4 - CG\omega^2 + G|} \quad (2.18)$$

ที่ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$G = \omega_1^2 \omega_2^2. \quad (2.19)$$



รูปที่ 2.9 การลดทอนการสั่นสะเทือนของระบบแบบสองชั้นสำหรับ ค่า n ของสปริง ที่ต่างกัน 3 ค่า

ในรูปที่ 2.9 เป็นกราฟของค่า  $|T_3(\omega)|$  ที่ค่า  $G$  ต่างๆ โดยที่  $\nu = \sqrt{1/C}$  รูปที่ 2.9 เมื่อเปรียบเทียบกับรูปที่ 2.6 จะเห็นว่าระบบแบบสองชั้นให้ประสิทธิภาพที่ความถี่สูงได้ดีกว่าระบบแบบชั้นเดียวและจากรูปที่ 2.9 ค่า  $G$  ที่น้อยกว่าจะให้การแยกการสั่นสะเทือนที่ดีกว่า

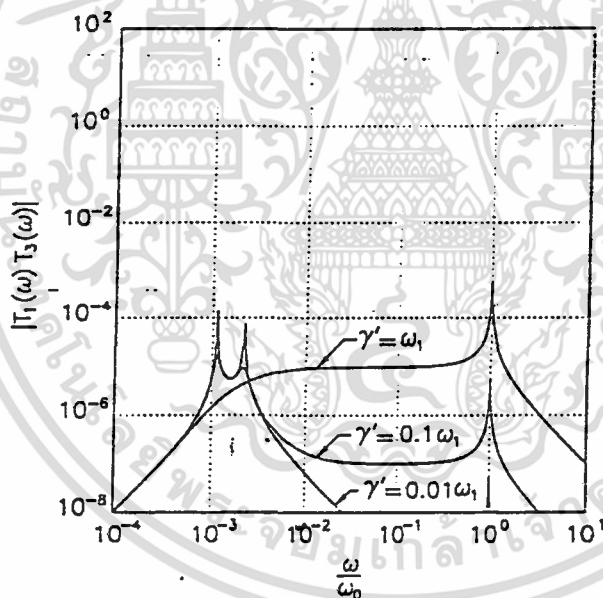
จากสมการที่ 2.17 เราพบว่า ค่า  $G$  มีค่าน้อยสุดเมื่อ

$$\omega_1^2 = \omega_2^2 = \frac{1 + \sqrt{1 + C\omega_3^2}}{C} \quad (2.20)$$

ค่า  $\omega_1$  และ  $\omega_2$  ของสมการ 2.20 จะน้อยลงถ้า  $\omega_3$  ลดลง และ  $C$  เพิ่มขึ้น และผลของอีก 4 ข้อ ต่อไปนี้ ต้องนำมาเกี่ยวข้องด้วยสำหรับการออกแบบที่ดีที่สุด คือ โยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

1.  $\frac{k'}{m'}$  ควรเท่ากับ  $\frac{k''}{m''}$
2.  $\frac{k'}{m''} (= \omega_3^2)$  ควรลดลงให้น้อยที่สุดถ้าเป็นไปได้
3. ความยาวของการยืดออกของสปริง  $C_g$  ควรให้มากที่สุดเท่าที่เป็นไปได้
4. สำหรับค่า  $\frac{k'}{m''}$  และ  $C_g$ ,  $\frac{k'}{m'}$  และ  $\frac{k''}{m''}$  ควรถูกหาค่าออกมาด้วยสมการ 2.20



รูปที่ 2.10 การลดทอนการสั่นสะเทือนของระบบ tunneling ที่ประกอบกับระบบแยกแบบสองชั้น

รูปที่ 2.10 เป็นกราฟแสดงขนาดของผลคูณของฟังก์ชันการส่งผ่าน สำหรับกรณี ที่  $\gamma' = \gamma'' = \omega_1$ ,  $0.1\omega_1$ , และ  $0.01\omega_1$ , จะเห็นว่าการตอบสนองของการสั่นสะเทือน ดีกว่าระบบแบบชั้นเดียว ของความยาวที่ยืดออกของสปริงรวม เหมือนกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

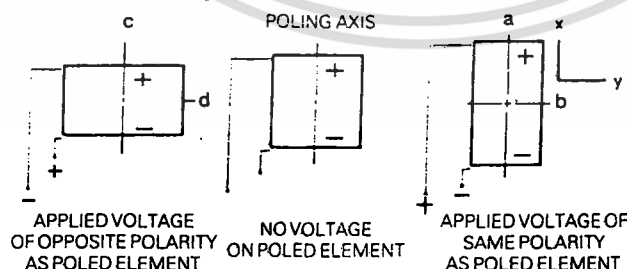
## 2.3 Piezoelectricity

Piezoelectricity เป็นคุณสมบัติที่แสดงถึงชนิดของวัสดุที่เป็นผลึก เมื่อแรงทางกลถูกให้แก่วัสดุนี้ จะทำให้โครงสร้างทางผลึกสร้างแรงดันที่เป็นสัดส่วนต่อแรงทางกลนั้น และกลับกัน ถ้าให้สนามไฟฟ้าแก่ไปแก่วัสดุนี้ จะทำให้โครงสร้างทางผลึกเปลี่ยนรูปร่างไป เป็นผลให้โครงร่างของวัสดุเปลี่ยนไป วัสดุเหล่านี้จึงถูกนำมาใช้เป็นทรานสดิวเซอร์อิเล็กทรอนิกส์กล (electromechanical transducer)

### 2.3.1 Piezoelectric Ceramics

ในการนำมาใช้งานของวัสดุที่มีคุณสมบัติ Piezoelectricity ส่วนมากจะใช้เซรามิกที่มีโครงสร้างเป็นพหุผลึก จึงเรียกวัดูดที่นำมาใช้งานนี้ว่า Piezoelectric Ceramics วัสดุนี้สามารถผลิตให้มีรูปร่างหรือขนาดได้ ไม่ทำปฏิกิริยาทางเคมี ทนต่อความชื้น และภาวะบรรยากาศต่างๆ เซรามิกนี้จะมีแกนทางไฟฟ้าที่สามารถเลื่อนได้ สัมพันธ์กับรูปร่างของเซรามิก แกนเหล่านี้อยู่ระหว่างขั้ว และสนามไฟฟ้า dc ที่ให้กับ เซรามิก ทำให้เกิดการเคลื่อนตัวในแนวแกนไฟฟ้า ฉะนั้นสนามไฟฟ้าที่ให้กับขั้วเซรามิกจึงนำมาใช้เพื่อดูการตอบสนองของ Piezoelectric

### 2.3.2 การทำงานของ Piezoelectric Ceramic



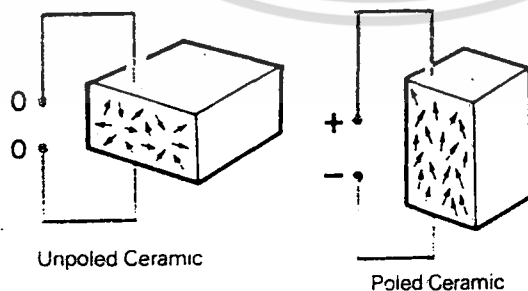
รูปที่ 2.11 รูปทรงของเซรามิกที่จะทำการป้อนสนามไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การให้แรงดันไปที่ขั้วจะทำให้เกิดการเปลี่ยนแปลงของเซรามิก จากรูปที่ 2.11 ขนาดของเซรามิกในแกน X จะเพิ่มขึ้น ส่วนแกน Y จะลดลง แต่ถ้าหากทำการป้อนแรงดันที่กลับกันกับ แรงดันที่ขั้วของเซรามิกจะทำให้เกิดการเลือนตัวตรงกันข้ามกับข้างต้น และถ้าหยุดการป้อนแรงดัน เซรามิกจะกลับคืนสู่รูปร่างเดิม

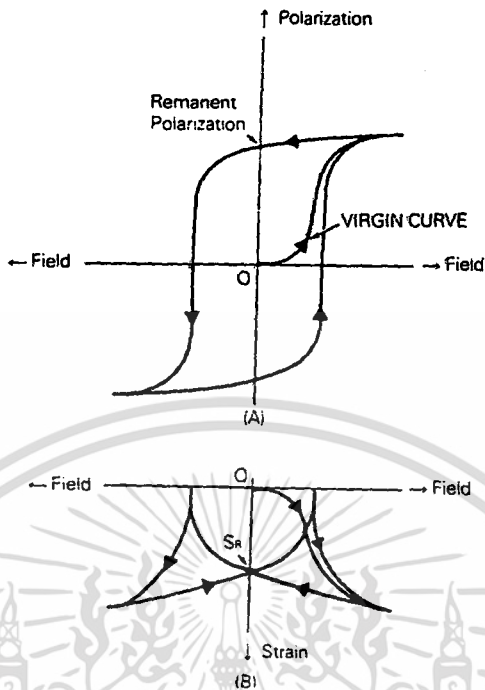
### 2.3.3 การเคลื่อนที่และการสั่นของ Piezoelectric Ceramic

วัสดุที่มีคุณสมบัติ Piezoelectric จะมีคุณสมบัติ anisotropic ซึ่งจะเป็นโครงสร้างทางผลึกที่ไม่สมมาตร และมีไดโพลโมเมนต์สุทธิภายในหนึ่งหน่วยเซลล์ผลึก ไดโพลที่จัดตัวไปในทิศทางเดียวกันจะมีบริเวณที่ถูกเรียกว่าโดเมน Piezoelectric Ceramic เป็นวัสดุที่มีคุณสมบัติความเป็น Ferroelectric ฉะนั้นวัสดุนี้จะมีคุณสมบัติ Piezoelectric อยู่ได้จะต้องทำงานที่อุณหภูมิต่ำกว่าจุดคูรี ( Curie point temperature ) เมื่อทำการป้อนสนามไฟฟ้า DC เข้าไปที่วัสดุ Piezoelectric ไดโพลจะพยายามจัดตัวเองให้ขนานกับสนามไฟฟ้านั้นดังนั้นวัสดุนี้จึงมี ไพราไลซ์เซชันที่ถาวรค่าหนึ่งดังแสดงในรูปที่ 2.12 เมื่อให้สนามไฟฟ้าเพิ่มขึ้นหรือลดลง การไพราไลซ์เซชันและความเครียดที่ขึ้นกับสนามไฟฟ้า แสดงไว้ในรูปที่ 2.13 ในช่วงความเค้นที่แน่นอน การเปลี่ยนแปลงของไดโพลโมเมนต์กับความเค้นนี้ทำให้คุณสมบัติของ Piezoelectric เพิ่มขึ้นซึ่งสามารถนำไปใช้ในทางปฏิบัติได้



รูปที่ 2.12 ความเป็นไพราไลซ์เซชันของแท่งเซรามิก

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการค้าเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.13 การโพลาไรซ์เซชันและความเครียดที่ขึ้นกับสนามไฟฟ้า

**2.3.4 สัญลักษณ์และเครื่องหมายที่ใช้แสดงคุณสมบัติของ วัสดุ Piezoelectric**

ตารางที่ 2.1 เป็นสัญลักษณ์ที่ใช้แสดงคุณสมบัติของ วัสดุ Piezoelectric

**S<sup>D</sup><sub>11</sub>** — Indicates that compliance is measured with electrode circuit open  
 — Indicates that stress or strain is in direction 1  
 — Indicates that strain or stress is in direction 1  
 Compliance =  $\frac{\text{strain}}{\text{stress}}$

(All stresses, other than the stress involved in one subscript are constant)

**S<sup>E</sup><sub>36</sub>** — Indicates that compliance is measured with electrodes connected together  
 — Indicates that stress or strain is in shear from around axis 3  
 — Indicates that strain or stress is in direction 3  
 Compliance =  $\frac{\text{strain}}{\text{stress}}$

(All stresses, other than the stress involved in one subscript are constant)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.1 (ต่อ) เป็นสัญลักษณ์ที่ใช้แสดงคุณสมบัติของ วัสดุ Piezoelectric

**K<sup>T</sup><sub>1</sub>** – Indicates that all stresses on material are constant - for example: zero external forces  
 – Indicates that electrodes are perpendicular to axis 1  
 Relative dielectric constant =  $\frac{\epsilon_1^T}{\epsilon_0}$

**K<sup>S</sup><sub>3</sub>** – Indicates that all strains in the material are constant for example: material completely blocked preventing deformation in any direction  
 – Indicates that electrodes are perpendicular to axis 3  
 Relative dielectric constant =  $\frac{\epsilon_3^S}{\epsilon_0}$

**k<sub>15</sub>** – Indicates that stress or strain is in shear form around axis 2  
 – Indicates that electrodes are perpendicular to axis 1  
 Electromechanical coupling

**k<sub>p</sub>** – Planar, used only for thin discs. It indicates electrodes perpendicular to axis 3 and stress or strain equal in all directions perpendicular to axis 3  
 Electromechanical coupling

**d<sub>33</sub>** – Indicates that the piezoelectric induced strain, or the applied stress, is in direction 3  
 – Indicates that electrodes are perpendicular to axis 3  

$$\frac{\text{strain}}{\text{applied field}} = \frac{\text{short circuit charge/electrode area}}{\text{applied stress}}$$
 (All stresses, other than the stress involved in the second subscript, are constant)

**d<sub>h</sub>** – Indicates that stress is applied equally in 1, 2, and 3 directions (hydrostatic stress; and that electrodes are perpendicular to axis 3)  

$$\frac{\text{short circuit charge/electrode area}}{\text{applied stress}}$$

**g<sub>31</sub>** – Indicates that applied stress, or piezoelectrically induced strain is in direction 1  
 – Indicates that electrodes are perpendicular to axis 3  

$$\frac{\text{field}}{\text{applied stress}} = \frac{\text{strain}}{\text{applied charge/electrode area}}$$

**g<sub>15</sub>** – Indicates that applied stress, or piezoelectrically induced strain is in shear form around axis 2  
 – Indicates that electrodes are perpendicular to axis 1  

$$\frac{\text{field}}{\text{applied stress}} = \frac{\text{strain}}{\text{applied charge/electrode area}}$$

(All stresses, other than the stress involved in the second subscript, are constant)

(All stresses, other than the stress involved in the second subscript, are constant)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.2 เป็นการใช้งานของสัญลักษณ์ต่างๆไปในการอธิบายคุณสมบัติของวัสดุ

Piezoelectric

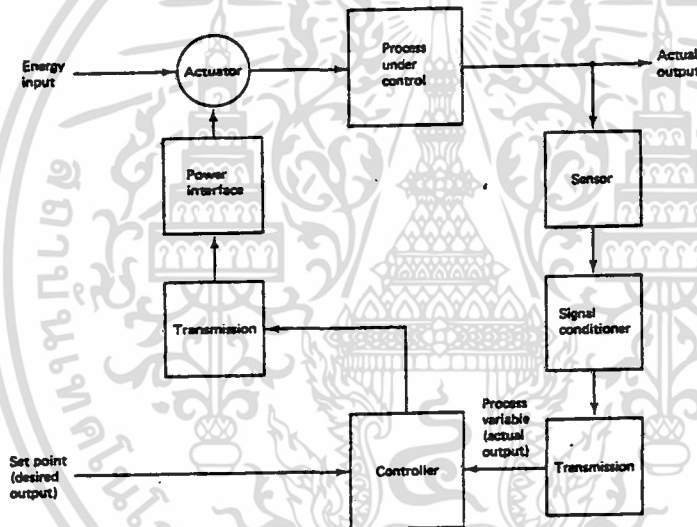
Property	Definition	MKS Units
Electro-mechanical Coupling Coefficient		
k	$\sqrt{\frac{\text{mechanical energy stored}}{\text{electrical energy applied}}}$	—
	or $\sqrt{\frac{\text{electrical energy stored}}{\text{mechanical energy applied}}}$	
Piezoelectric Constants		
d	$\frac{\text{strain developed}}{\text{applied field}}$	metre/Volt
	or $\frac{\text{short circuit charge density}}{\text{applied stress}}$	Coulomb/Newton
g	$\frac{\text{open circuit field}}{\text{applied stress}}$	Volt/Newton
	or $\frac{\text{strain developed}}{\text{applied charge density}}$	metre/Coulomb
Relative Dielectric Constant		
K	$\frac{(\text{permittivity of material})}{(\text{permittivity of space})}$	—
Modulus of Elasticity		
Y	$\frac{\text{Stress}}{\text{Strain}}$	Newton/metre <sup>2</sup>
Density		
$\rho$	$\frac{\text{mass}}{\text{volume}}$	kg/metre <sup>3</sup>
Frequency Constant		
N	Controlling Dimension x Resonant Frequency	Hz metres

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### บทที่ 3

### อิเล็กทรอนิกส์ในการควบคุม

เนื่องจากระยะห่างระหว่าง sample และ tip จะต้องถูกรักษาระยะเอาไว้ การรักษาระยะนี้เอาไว้ให้ได้จึงต้องอาศัยการควบคุมที่แม่นยำซึ่งตัวควบคุมที่ใช้ก็คือ Analog controller โดยมีแผนผังของการ control ดังนี้



รูปที่ 3.1 แผนผังการ control

Analog controller สามารถแบ่งขีดความสามารถในการควบคุมเป็นชนิดจากขั้นพื้นฐานไปยังขั้นที่ดีกว่าได้เป็น

- on-off controller
- proportional controller
- integral controller
- proportional-integral controller

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายละเอียดของ controller แต่ละชนิดจะได้มีการอธิบายต่อไป

ขณะที่ Analog controller ทำงานนั้นจำเป็นต้องมีการเก็บผลของการควบคุมเพื่อนำผลของการควบคุมนั้นมาแสดงคุณสมบัติเฉพาะในแต่ละจุดของพื้นผิว Sample ผ่านเครื่อง PC ฉะนั้นจึงต้องผ่าน ADC เพื่อรับผลของการควบคุมนั้นและต้องผ่าน DAC ซึ่ง Digital จาก PC ที่แปลงไปเป็น Analog นั้นจะไปเปลี่ยนจุดของพื้นผิว Sample ใหม่เพื่อรับผลของการควบคุมที่ตำแหน่งใหม่นั้นผ่าน ADC อีกเช่นเคย เพราะฉะนั้นในบทนี้จะได้กล่าวถึง Analog controller และการอินเทอร์เฟสผ่านทางเครื่อง PC โดยจะกล่าวในรายละเอียดจากที่ได้กล่าวมาข้างต้นนี้

### 3.1 Analog controller

เนื่องจาก controller อาศัยการควบคุมโดยพยายามลดค่า error ให้น้อยลงเพื่อให้ค่าที่รับเข้ามาจากสิ่งแวดล้อมใกล้เคียงกับค่าที่ต้องการมากที่สุด ฉะนั้นค่า error จึงเป็นส่วนสำคัญมากสำหรับ controller ดังนั้นการจะอธิบายการทำงานของ controller ให้เข้าใจในรายละเอียดจึงได้อาศัยการทำงานของ OP-AMP ด้วยการทำงานในด้านอินพุตนำไปสู่เอาต์พุต คือ

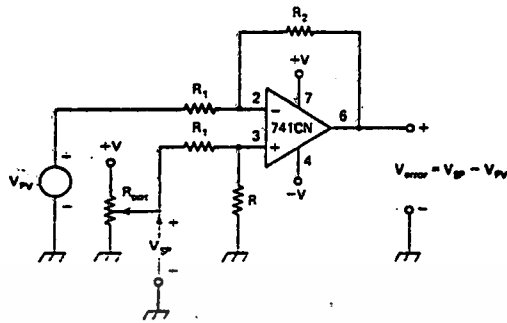
#### 3.1.1 Error Amplifier

ทุก controller ต้องเริ่มด้วยการสร้างสัญญาณ

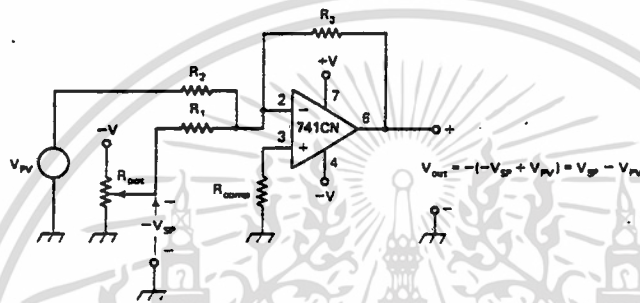
SP คือ Set point

PV คือ Process value

error เป็นผลต่างระหว่าง set point และ actual value หากว่า actual value น้อยเกินไปจะทำให้ error เป็นบวก แล้วถ้า error เป็นลบแสดงว่า actual value สูงกว่าค่าที่ต้องการ



(a)



(b)

รูปที่ 3.2 การสร้างสัญญาณ error

มีอยู่หลายวิธีในการสร้างสัญญาณ error โดยแสดงให้เห็นถึง 2 วิธีดังภาพ 3.2

วิธีแรกคือ difference amplifier ของรูป 3.2a มีเอ๊าท์พุทคือ

$$V_{out} = \frac{R_2}{R_1} (V_2 - V_1) \tag{3.1}$$

$R = R_2 = R_1$  ดังนั้น

$$V_2 = V_{sp}$$

$$V_1 = V_{pv}$$

$$V_{out} = V_{error} = V_{sp} - V_{pv} \tag{3.2}$$

โดย  $R \gg R_{pot}$

วิธีที่สองคือ inverting summer ของรูป 3.2b มีเอ๊าท์พุทคือ

$$V_{out} = -\left(\frac{R_3}{R_1} V_1 + \frac{R_3}{R_2} V_2\right) \tag{3.3}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$R=R_1=R_2=R_3$  ดังนั้น

$$V_1 = -V_{sp}$$

$$V_2 = V_{pv}$$

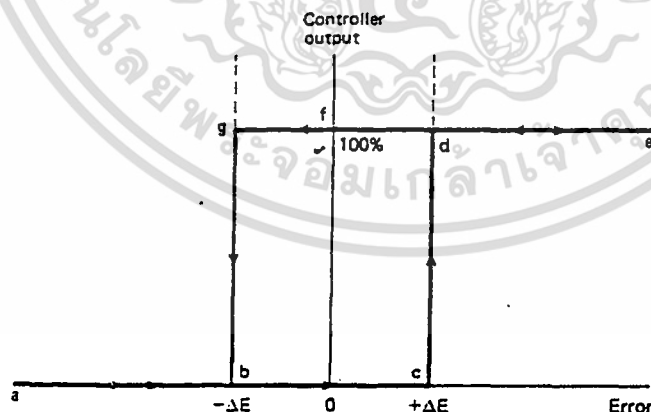
$$V_{out} = V_{error} = V_{sp} - V_{pv} \quad (3.2)$$

ผลของ R ก็เช่นเดียวกับผลของ difference amplifier คือ  $R \gg R_{pot}$

ตัวต้านทาน  $R_{comp}$  ต่อไว้เพื่อชดเชยผลของการไบอัส และเท่ากับกับผลรวมแบบขนานของค่าความต้านทานทั้งหมดที่ต่อที่ inverting terminal virtual ground ที่ขา inverting ของ inverting summer แยกจากกันแต่ละอินพุทและ feedback loop ที่แยกจากกันนี้เพื่อการปรับแต่งแต่ละความต้านทานอินพุทไม่ให้มีผลกับอินพุทอื่นซึ่งการแยกจากกันนี้จะไม่เป็นจริงสำหรับ difference amplifier

### 3.1.2 ON/OFF controller

เอาท์พุทของ ON/OFF controller จะเป็น 2 กรณีคือ เปิดเต็มที่หรือปิดเต็มที่ ดังนั้น actuator สามารถได้รับพลังงานอย่างเต็มที่หรือกลับกัน actuator จะไม่ได้รับพลังงานเลย



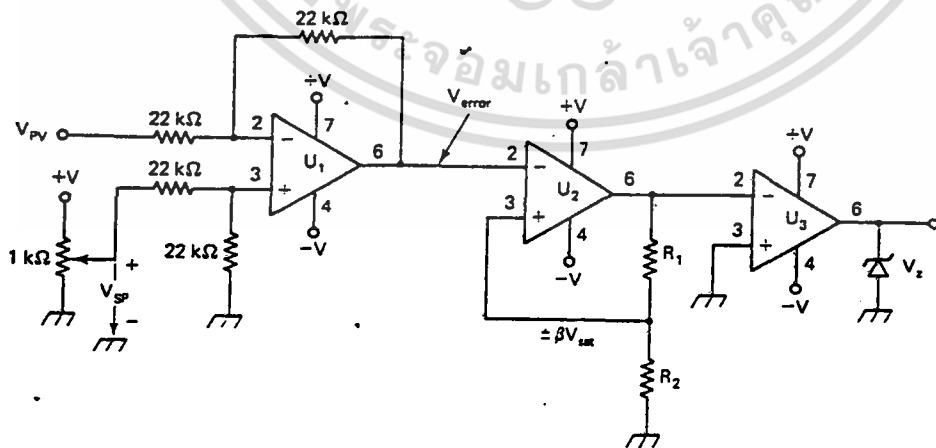
รูปที่ 3.3 transfer curve ของ ON/OFF controller

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูป3.3 คือ tranfer curve ของ ON/OFF controller จะเห็นได้ว่า controller แบบนี้จะต้องมี hysteresis แล้วเมื่อ error เป็นค่าลบมาก ๆ นั้นคือค่า process variable มากกว่า set point ทำให้ controller ปิด100%แล้วค่า process variable จะเริ่มลดลงจนกระทั่ง error เป็นบวก (จาก a ไป b และไป c) ทำให้ controller เปิด100% และจะเป็นไปอย่างต่อเนื่องสักกระยะหนึ่งจากนั้นค่า error ลดลงจากการที่ process variable เพิ่มขึ้นที่ error เป็นศูนย์ controller ยังไม่ปิดทีเดียว เอาท์พุทของ controller จะปิดหลังจาก error ต่ำกว่าค่า error ที่เป็นลบค่าหนึ่ง (จาก g ไปยัง b)

วงจรควบคุมของ ON/OFF controller แสดงดังรูป3.4 OP-AMP U<sub>1</sub> คือ error amplifier เอาท์พุทของ U<sub>1</sub> เป็นสัญญาณ error ซึ่งจะเข้าอินพุทของ U<sub>2</sub> โดย U<sub>2</sub> คือ comparator พร้อมกับ hysteresis ถ้าหาก V<sub>error</sub> เป็นลบทำให้เอาท์พุทของ U<sub>2</sub> เข้าสู่แรงดันบวกอิมิตัว ตัวต้านทาน R<sub>1</sub> และ R<sub>2</sub> ต่อไว้เพื่อให้แฟกเตอร์ β กับแรงดันบวกอิมิตัว โดยที่

$$\beta = \frac{R_2}{R_1 + R_2}$$



รูปที่3.4 วงจรควบคุมของ ON/OFF controller

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อวัตถุประสงค์ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อแรงดัน error กลายเป็นบวกมากกว่า  $\beta V_{sat}$  จะทำให้เอาต์พุตของ  $U_2$  เข้าสู่แรงดันลบอิ่มตัวโดยที่เอาต์พุตของแรงดันลบอิ่มตัว (ที่ขา 3 ของ  $U_2$ ) คือ  $-\beta V_{sat}$  และถ้าสัญญาณ error เป็นบวกมากกว่า  $-\beta V_{sat}$  ซึ่ง OP-AMP  $U_2$  จะให้เอาต์พุตที่เป็นบวกอีกครั้งหนึ่ง

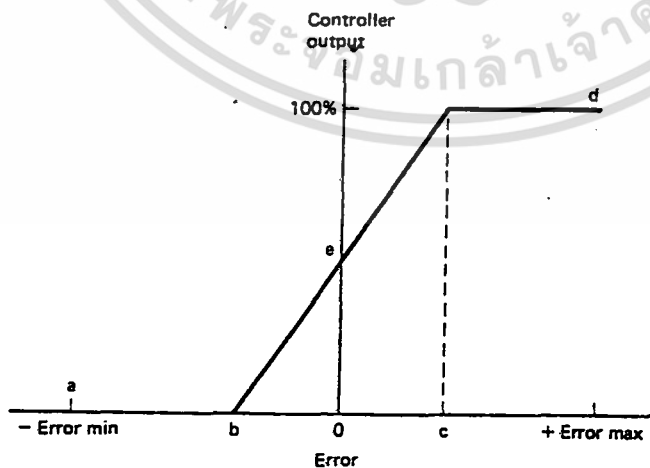
ดังนั้น  $U_2$  จึงเป็นตัวให้ hysteresis จากรูป 3.4 คือ

$$\pm \Delta E = \pm \beta V_{sat} \quad (3.5)$$

OP-AMP  $U_3$  เป็นตัวกลับค่าระดับจาก  $U_2$  และ Zener diode จะเป็นตัวจำกัดแรงดันเอาต์พุตสูงสุดของ controller

### 3.1.3 Proportional controller

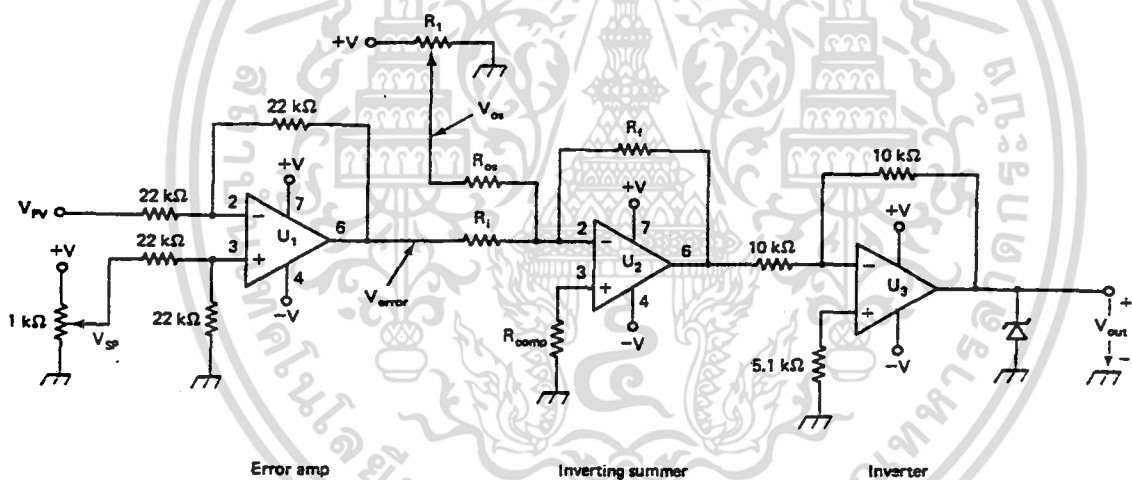
จาก ON/OFF controller เอาต์พุตของ controller ตอบสนองต่อค่า error ในลักษณะ hysteresis ดังนั้น ON/OFF controller จึงทำงานเป็น controller ที่พอเพียงสำหรับระบบที่ช้าพร้อมกับความเฉื่อยที่มีมาก ถ้าต้องการให้เอาต์พุตของ controller ตอบสนองกับค่า error ใน hysteresis ด้วยการควบคุมที่เป็นเชิงเส้นและไม่ใช้แบบ ON-Off controller จะเป็นอีกรูปแบบหนึ่งมีชื่อเรียกว่า proportional controller โดยมี transfer curve แสดงด้วยรูป 3.5



รูปที่ 3.5 transfer curve ของ proportional controller

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในงานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เหมือน ON/OFF controller คือถ้า error มีค่าเป็นลบมาก proportional controller จะปิด 100% (ที่จุด a) ถ้าเป็นบวกมากเอาต์พุตของ controller จะให้ออกมา 100% (ที่จุด d) เห็นได้ว่า proportional controller มีบริเวณที่ตอบสนองอย่างเป็นเชิงเส้น (ที่จุด b ถึง c) การเปลี่ยนแปลงของ error เป็นไปอย่างเล็กน้อยจะทำให้เอาต์พุตของ controller เปลี่ยนแปลงไปด้วยทำให้ proportional controller ควบคุมได้ดีกว่า ON-OFF controller



รูปที่ 3.6 วงจรควบคุมของ proportional controller

รูป 3.6 คือวงจรควบคุมของ proportional controller OP-AMP  $U_1$  ให้อัตราการ error จากอัตราของ setpoint ( $V_{sp}$ ) และ process variable ( $V_{pv}$ ) ส่วน  $U_2$  คือ inverting summer ที่ทำให้ proportional band และ  $U_3$  เป็น inverter ของอัตราที่มาจาก  $U_2$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{out} = \frac{R_f}{R_i} V_{error} + \frac{R_f}{R_{os}} V_{os} \quad (3.6)$$

$R_f = R_{os}$  ดังนั้น 
$$V_{out} = \frac{R_f}{R_i} V_{error} + V_{os} \quad (3.7)$$

ถ้าไม่มี error

$$V_{error} = 0$$

$$V_{out} = V_{os}$$

แม้ว่า proportional controller จะดีกว่า ON/OFF controller แต่ค่า error ก็ไม่สามารถขจัดได้อย่างสมบูรณ์

### 3.1.4 Integral controller

อัตราการเปลี่ยนแปลงเอาต์พุตของ integral controller เป็นสัดส่วนต่อค่า error ตามสมการดังต่อไปนี้

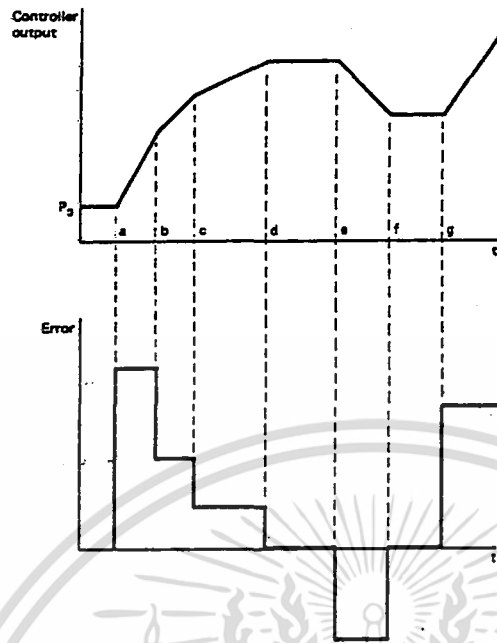
$$\frac{dV_{out}}{dt} = K_i V_{error} \quad (3.8)$$

$V_{out}$  = เอาต์พุตของ controller

$K_i$  = ค่าคงที่ของการอินทิเกรต

$V_{error}$  = แรงดัน error

หากค่า error มีค่ามาก จะทำให้ controller เปลี่ยนอย่างรวดเร็วเพื่อลดค่า error และขณะที่ค่า error มีค่าน้อยจะทำให้เอาต์พุตของ controller เปลี่ยนอย่างช้า ๆ



รูปที่ 3.7 transfer ของ integral controller

จากรูป 3.7 ถ้าหากค่า error มีมากระหว่าง a และ b จะทำให้เอาต์พุตเปลี่ยนแปลงไปอย่างรวดเร็ว ค่า error ที่ลดลงระหว่าง b และ d จะทำให้เอาต์พุตเพิ่มขึ้นอย่างช้า ๆ จนเมื่อค่า error ไปที่ศูนย์ที่เวลา d เอาต์พุตของ controller จะไม่เปลี่ยนแปลงแต่จะทำให้เอาต์พุตนั้นคงที่เพื่อที่ error นั้นเป็นศูนย์ หากค่า error เป็นลบระหว่างเวลา e และ f ทำให้อัตราการเปลี่ยนแปลงเอาต์พุตของ controller เป็นลบ นั่นคือเอาต์พุตตกลง

การหาเอาต์พุตของ controller ที่เป็นฟังก์ชันของค่า error ทำโดยแปลงสมการดิฟเฟอเรนเชียลของสมการ(3.8) ไปเป็นสมการอินทิกรัล

$$\begin{aligned}\frac{dV_{out}}{dt} &= K_1 V_{error} \\ dV_{out} &= K_1 V_{error} dt \\ \int dV_{out} &= \int K_1 V_{error} dt \\ V_{out} &= K_1 \int V_{error} dt + V_0\end{aligned}\tag{3.9}$$

$V_0$  คือ offset เริ่มต้นของ controller จากนั้นทำ Laplace tranform ของสมการ (3.9)

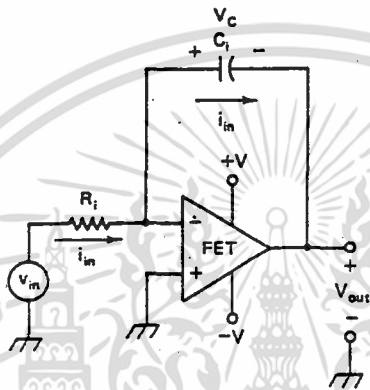
จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่า transfer function คือ

$$V_{out} = \frac{K_1 V_{error}}{S}$$

$$\frac{V_{out}}{V_{error}} = \frac{K_1}{S} \quad (3.10)$$



รูปที่ 3.8 วงจร OP-AMP integrator เบื้องต้น

รูป 3.8 คือวงจร OP-AMP integrator เบื้องต้น กระแสอินพุทที่ผ่าน  $R_i$  คือ

$$i_{in} = \frac{V_{in}}{R_i} \quad (3.11)$$

หรือ

$$dV_c = -\frac{i}{C_f} dt \quad (3.12)$$

$$V_c = -\frac{1}{C_f} \int i dt + V_0$$

$V_0$  คือแรงดันประจุเริ่มต้นบนตัวเก็บประจุ จากนั้นแทนสมการ (3.11) และ (3.12) จะได้

$$V_c = -\frac{1}{C_f} \int \frac{V_{in}}{R_i} dt + V_0 \quad (3.13)$$

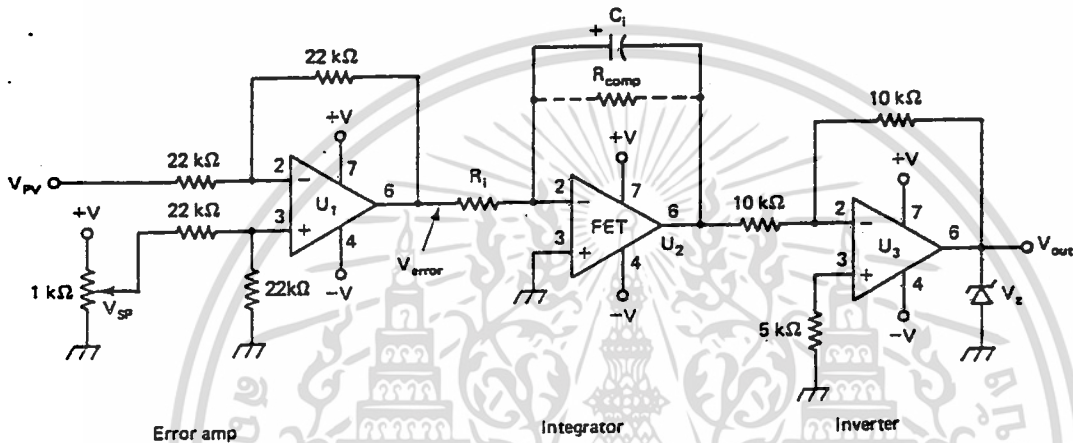
$$= -\frac{1}{R_i C_f} \int V_{in} dt + V_0$$

เปรียบเทียบสมการที่ (3.9) กับ (3.13) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$K_I = -\frac{1}{R_I C_I} \tag{3.14}$$

$K_I$  คือค่าคงที่การอินทิเกรต (หน่วยเป็น ต่อวินาที ) และ  $R_I C_I$  คือ เวลาการอินทิเกรต (หน่วยเป็น วินาที )



รูปที่ 3.9 วงจรการควบคุม integral controller

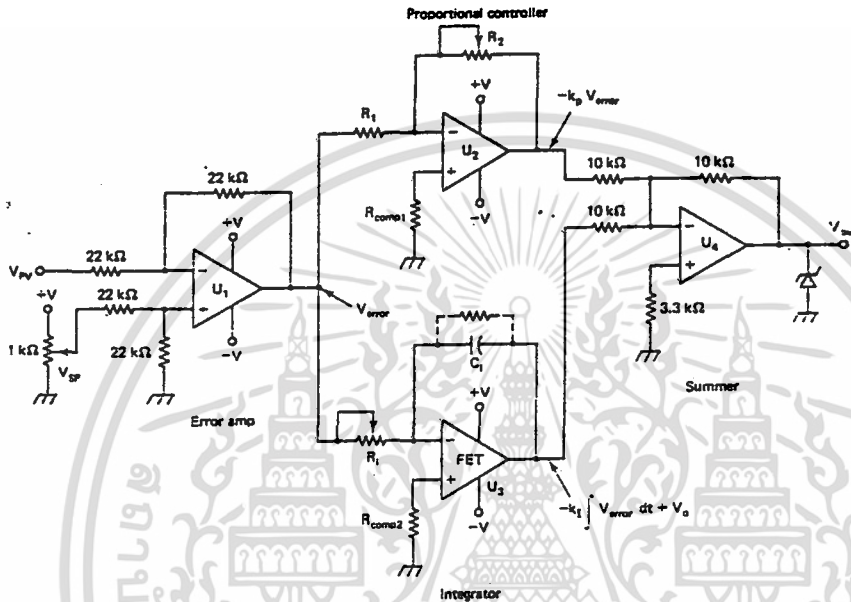
รูป 3.9 คือวงจรการควบคุม integral controller OP-AMP  $U_1$  ให้สัญญาณ error ส่วน  $U_2$  คือ integrator สำหรับ error ที่เป็นบวกจะทำให้เอาต์พุตของ  $U_2$  เป็นลบ สัญญาณควบคุมที่เป็นลบนี้จะผ่าน inverter  $U_3$  และถูกจำกัดด้วย Zener diode ตัวต้านทาน  $R_{comp}$  ให้กระแสไบอัสด้วยการ bypass  $C_I$  ซึ่งทั่วไปแล้วจะเลือกให้

$$R_{comp} > 10R_I$$

### 3.1.6 Proportional-Integral controller ( P-I controller )

integral controller เพียงอย่างเดียวการตอบสนองต่อภาวะ transcient จะไม่ดี ส่วน Proportional controller ตอบสนองแบบเป็นลำดับใน error ด้วยเอาต์พุตของ proportional controller ที่เป็นสัดส่วน ดังนั้น proportional-integral controller จึงเป็นเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การรวมข้อดีของ proportional controller ในการตอบสนองกับภาวะ transient ที่ดี กับ integral controller ที่ขจัดค่า error ได้อย่างดี



รูปที่ 3.10 วงจรควบคุมของ proportional-integral controller แบบขนาน

รูป 3.10 คือวงจรถูกควบคุมของ proportional-integral controller แบบขนานโดยที่ OP-AMP  $U_1$  คือ error amplifier และ  $V_{error}$  ที่ได้จากการคำนวณคือ

$$V_{error} = V_{SP} - V_{PV}$$

ค่า error ที่ได้จะถูกนำมาเป็นอินพุทของ proportional และ integral controller

OP-AMP  $U_2$  นั้นค่าerror จะได้รับอัตราขยายคือ

$$K_p = \frac{R_2}{R_1}$$

ส่วน  $U_3$  ทำให้ได้ error ของการอินทิเกรต โดยที่

$$V = -K_I \int V_{error} dt + V_0$$

$$K_I = \frac{1}{R_1 C_1}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณของ controller ทั้งสองจะถูกรวมกันด้วย  $U_4$  ที่เป็น inverting summer จะได้ เอาท์พุททั้งหมดคือ

$$V_{out} = K_p V_{error} + K_I \int V_{error} dt + V_0$$

ใน Laplace domain ค่า  $V_{out}$  กลายเป็น

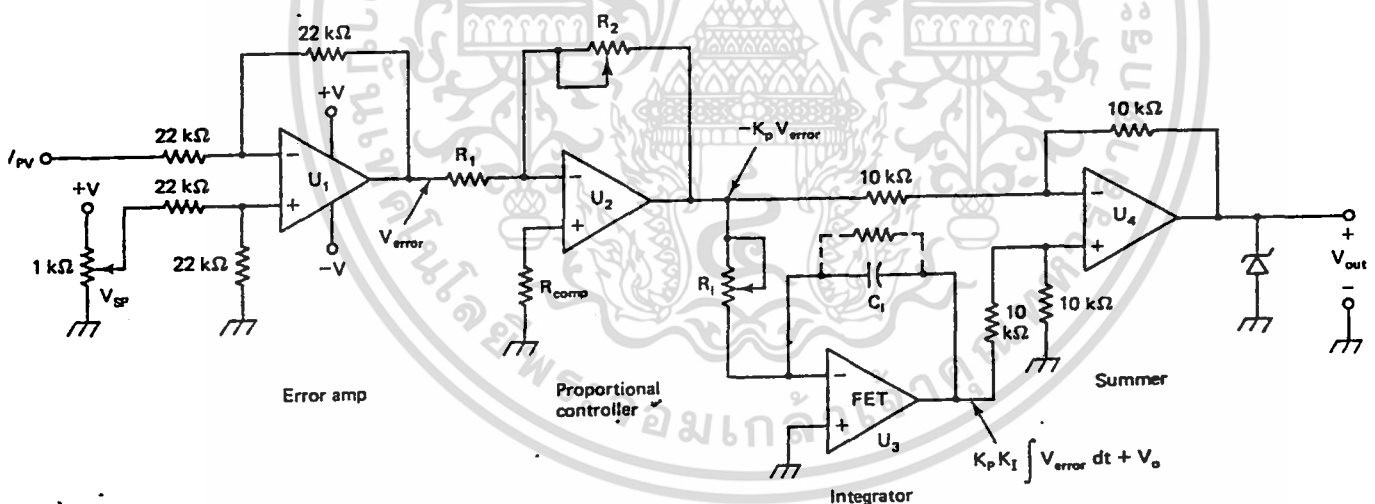
$$V_{out} = K_p V_{error} + \frac{K_I V_{error}}{S}$$

transfer function สำหรับ proportional-integral controller แบบขนาน คือ

$$\frac{V_{out}}{V_{error}} = K_p + \frac{K_I}{S}$$

$$\frac{V_{out}}{V_{error}} = \frac{K_p S + K_I}{S}$$

หรือ



รูปที่ 3.11 วงจรควบคุมของ proportional-integral controller แบบอนุกรม

รูปที่ 3.11 วงจรควบคุมของ proportional-integral controller แบบอนุกรม

รูปที่ 3.11 คือ วงจรควบคุมของ proportional-integral controller แบบอนุกรม  $U_1$  คือ

error amplifier และ  $V_{error}$  ที่ได้จากการคำนวณคือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{\text{error}} = V_{\text{SP}} - V_{\text{PV}}$$

ค่า error ข้างต้นเป็นอินพุตไปยัง proportional controller  $U_2$  โดยอัตราขยายของ  $U_2$  คือ

$$K_p = \frac{R_2}{R_1}$$

เอาท์พุทของ proportional controller ( $-K_p V_{\text{error}}$ ) จะไปยัง integrator  $U_3$  และจากสมการ (3.13) จะได้

$$V = -K_i \int V_{\text{in}} dt + V_0 \quad (3.15)$$

แทน  $V_{\text{in}} = -K_p V_{\text{error}}$  ในสมการ (3.15) ค่าเอาท์พุทของ integrator คือ

$$V = K_p K_i \int V_{\text{error}} dt + V_0$$

$U_4$  คือตัวรวมที่เป็น difference amplifier

$$V_{\text{out}} = K_p V_{\text{error}} + K_p K_i \int V_{\text{error}} dt + V_0 \quad (3.16)$$

Laplace transform ของสมการ (3.16) คือ

$$V_{\text{out}} = K_p V_{\text{error}} + \frac{K_p K_i}{S} V_{\text{error}} \quad (3.17)$$

transfer function คือ  $\frac{V_{\text{out}}}{V_{\text{error}}} = K_p \frac{S + K_i}{S} = K_p \frac{T_i S + 1}{T_i S}$  (3.18)

ที่

$$T_i = \frac{1}{K_i} = R_i C_i$$

$$K_p = \frac{R_2}{R_1}$$

โดยการออกแบบการ control นั้นจะกำหนด controller ใน term ของ transfer function

จาก Analog controller ที่ได้กล่าวมาทั้ง 4 แบบนี้สามารถทดลองและพิสูจน์

ได้โดยการต่อ OP-AMP 2-3 ตัว ตามวงจรควบคุมเบื้องต้นที่ได้เสนอไปและการเลือก

controller แบบใดมาใช้งานนั้นจึงขึ้นกับว่าต้องการการควบคุมที่แม่นยำระดับใด

## 3.2 การอินเทอร์เฟสผ่านทางเครื่องไมโครคอมพิวเตอร์

### 3.2.1 สัญญาณต่าง ๆ บนสลอตของ IBM/PC

ภายใน IBM/PC ได้มีการออกแบบให้สามารถที่จะเพิ่มเติมวงจรอินเทอร์เฟสเข้า

ไปในภายหลังได้ โดยผ่านทางสลอตที่อยู่บนเมนบอร์ด (Main Board) สำหรับสลอตบน

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมนบอร์ดนี้จะมีจำนวน 5 สล็อต ( สำหรับใน IBM PC/XT จะมี 8 สล็อต ) ซึ่งแต่ละสล็อตจะมีจำนวนขาทั้งสิ้น 62 ขา แบ่งออกเป็น 2 ข้าง ๆ ละ 31 ขา ส่วนการเรียกตำแหน่งขาของสล็อตเหล่านี้จะขึ้นอยู่กับว่าขาเหล่านั้นอยู่ข้างใด ( ซ้ายหรือขวา ) ของสล็อต โดยขาที่อยู่ทางด้านซ้ายของสล็อตจะเรียกโดยใช้อักษร "B" นำหน้าเลขตำแหน่งของขา เช่น ขา B16 ก็คือขาทางด้านซ้ายของสล็อตขาที่ 16 (นับจากทางด้านท้ายของเครื่อง ) ส่วนขาที่อยู่ทางด้านขวาของสล็อตจะเรียกโดยใช้อักษร "A" นำหน้าเลขตำแหน่งของขา เช่น ขา A24 ก็คือขาทางด้านขวาของสล็อตขาที่ 24 (นับจากทางด้านท้ายของเครื่อง )

แต่ละขาของสล็อตเหล่านี้จะเชื่อมต่อกับเส้นสัญญาณต่าง ๆ บนเมนบอร์ด ทำให้การสร้างวงจรรินเทอร์เฟสกับ IBM/PC สามารถทำได้โดยสะดวก ซึ่งเส้นสัญญาณที่เชื่อมต่อกับขาของสล็อตเหล่านี้จะประกอบไปด้วย เส้นสัญญาณของบัสแอดเดรส (Address Bus), บัสข้อมูล (Data Bus), บัสควบคุมสำหรับการเขียน /อ่านข้อมูลจากหน่วยความจำ หรือพอร์ท I/O, เส้นสัญญาณสำหรับการขออินเทอร์รัพท์ของวงจรรินเทอร์เฟส , เส้นสัญญาณสำหรับการขอ DMA, สัญญาณฐานเวลา (Timing Signal) ต่าง ๆ ที่ใช้ในระบบ , เส้นสัญญาณแสดงการรีเฟรชหน่วยความจำ และสัญญาณสำหรับการตรวจสอบความผิดพลาด (I/O CHECK)

นอกจากเส้นสัญญาณเหล่านี้แล้ว สล็อตบนเมนบอร์ดยังเชื่อมต่อกับแหล่งจ่ายไฟต่าง ๆ ที่ใช้ในระบบอีกด้วย คือ +5Vdc, -5vdc, +12Vdc และ -12Vdc

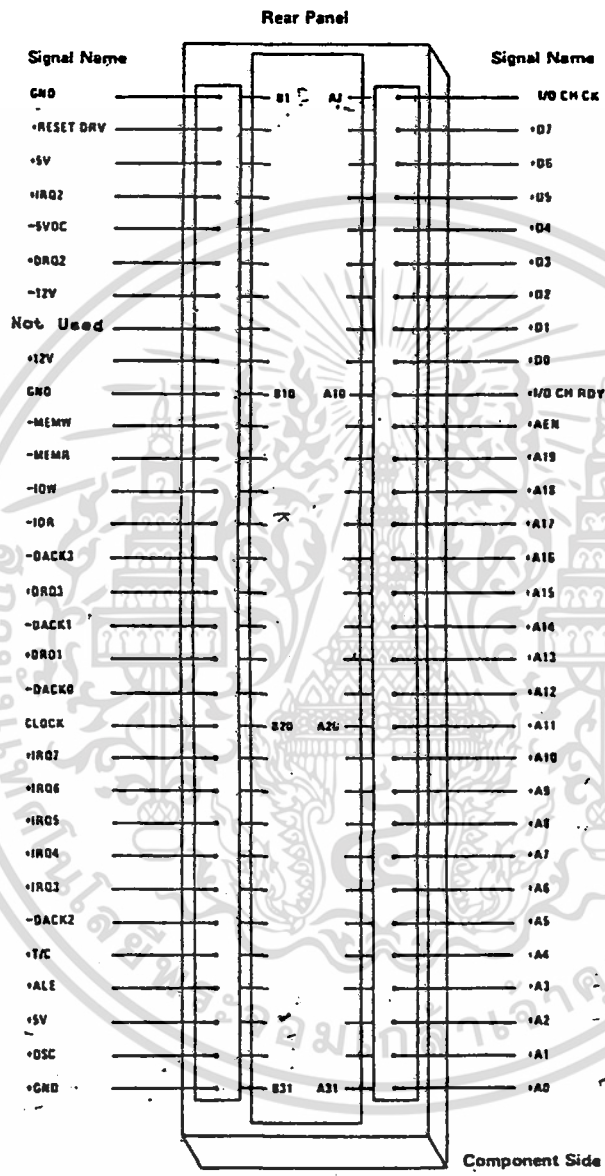
#### รายละเอียดเกี่ยวกับสัญญาณต่าง ๆ

##### **OSC (Oscillator; ขา B30) :**

ขานี้เป็นเอาต์พุตที่เชื่อมต่อกับสัญญาณคล็อกที่มีค่าความถี่สูงสุดบนเมนบอร์ด คือ 14.31818 MHz ซึ่งมีคาบเวลาประมาณ 70 nanosec. และมี Duty Cycle ประมาณ 50 % สัญญาณคล็อกอื่น ๆ ของระบบ เช่น คล็อกที่ป้อนให้กับ 8088 หรือ ชิพซีพพอร์ทต่าง ๆ นั้นจะถูกสร้างขึ้นโดยการหารสัญญาณคล็อกนี้ อย่างไรก็ตามสิ่งหนึ่งที่จะต้องคำนึงถึงในการใช้งานสัญญาณ OSC ก็คือ สัญญาณนี้จะไม่

Synchronize กับสัญญาณอื่น ๆ บนบัสของระบบ ดังนั้นจึงไม่ควรที่จะนำสัญญาณจาก

ขา OSC นี้ไปใช้เป็นสัญญาณคล็อกสำหรับวงจรมืออื่น ๆ ที่ทำงานร่วมกับระบบ ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**CLK (Clock; ขา B20) :**

ขาสัญญาณนี้เป็นเอาต์พุต ซึ่งต่อกับสัญญาณคล็อกที่ถูกสร้างขึ้นโดยการหาร  
 สัญญาณ OSC ด้วย 3 ทำให้ได้ความถี่ประมาณ 4.77 Mhz (14.31818 MHz/3) หรือมี  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช่วงเวลาใน 1 คาบ ( ช่วงเวลาของคล็อก 1 ลูก) เท่ากับ 210 nanosec. (1/4.77 MHz) สำหรับค่า Duty Cycle ของสัญญาณนี้จะมีค่าประมาณ 1/3 คือใน 1 คาบจะมีช่วงเวลาที่เป็นลอจิก "1" เท่ากับ 1/3 ของคาบเวลาทั้งหมด หรือประมาณ 70 nanosec. และช่วงเวลาที่เป็นลอจิก "0" เท่ากับ 2/3ของคาบเวลาทั้งหมด หรือประมาณ 140 nanosec.

สัญญาณนี้เป็นสัญญาณที่ถูกใช้เป็นตัวค็อกของระบบ

#### RESET DRV (ขา B2):

ขาสัญญาณนี้เป็นเอาต์พุต ซึ่งจะแอกทีฟ (ลอจิก "1") ในช่วงที่เราเริ่มจ่ายไฟให้กับระบบ และจะยังคงแอกทีฟไปจนกว่าระบบต่าง ๆ ภายใน IBM/PC จะพร้อมที่จะทำงานได้จากนั้นสัญญาณนี้จะเปลี่ยนกลับเป็นลอจิก "0" โดยทั่วไปแล้วสัญญาณนี้จะถูกนำไปใช้ในการรีเซ็ตวงจรอินเทอร์เฟสหรืออุปกรณ์ I/O ต่าง ๆ ในช่วงที่เริ่มจ่ายไฟให้กับระบบ ซึ่งจะเป็นการทำให้วงจรหรืออุปกรณ์เหล่านั้นถูกปรับให้อยู่ในสถานะที่แน่นอน ก่อนที่จะเริ่มต้นการทำงานในระบบ

#### A0 - A19 (Address Bus; ขา A31 - A12):

ขาสัญญาณทั้ง 20 ขานี้เป็นเอาต์พุต ซึ่งใช้สำหรับกำหนดแอดเดรสของหน่วยความจำ หรืออุปกรณ์ I/O ที่ 8088 ต้องการติดต่อด้วย โดยที่สัญญาณ A0 จะมีนัยสำคัญต่ำสุด (Least Significant Bit) และ A19จะมีนัยสำคัญสูงสุด (Most significant Bit) สำหรับค่าแอดเดรสบนบัสแอดเดรส A0-A19 นี้ จะถูกกำหนดโดย 8088 ในระหว่างขบวนการอ่าน /เขียนข้อมูลลงในหน่วยความจำหรืออุปกรณ์ I/O แต่ในช่วงของขบวนการ DMA นั้น DMA- Controller จะเป็นผู้กำหนดค่าแอดเดรสบนบัสแอดเดรสเอง (ในระหว่างนี้ 8088 จะถูกตัดออกจากระบบ)

จะเห็นได้ว่าจำนวนเส้นแอดเดรสนี้จะมีอยู่ 20 เส้น ซึ่งสามารถที่จะอ้างแอดเดรสของหน่วยความจำได้ถึง 1 Mbyte แต่อย่างไรก็ตามจะมีแอดเดรสบางแอดเดรสที่ถูกใช้งานโดย IBM/PC อยู่ก่อนแล้ว คือแอดเดรสของหน่วยความจำ RAM บนเมนบอร์ดที่ถูกใช้โดยระบบ จำนวน 64 Kbyteและแอดเดรสสำหรับหน่วยความจำ ROM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อีก 48 Kbyte ซึ่งถูกจัดในช่วงของแอดเดรสบนสุดใน 1Mbyte คือ OFCOOH จนถึง OFFFFFH (สำหรับ IBM PC/XT จะเป็น 64Kbyte)

สำหรับการอ้างแอดเดรสของพอร์ท I/O นั้น จะใช้เส้นแอดเดรสเพียง 16 เส้น คือ A0 - A15 ซึ่งจะทำให้อ้างแอดเดรสของพอร์ทได้ 64K พอร์ท โดยผ่านทางชุดคำสั่ง IN และ OUT ส่วนเส้นแอดเดรสที่เหลือคือ A16 - A19 นั้นจะไม่ถูกใช้งาน อย่างไรก็ตามภายใน IBM/PC จะใช้เส้นแอดเดรสในการอ้างแอดเดรสของพอร์ทเพียง 10 เส้น คือจาก A0 - A9 และค่าแอดเดรสที่ใช้งานจะต้องอยู่ในช่วง 0200H จนถึง 03FFH เท่านั้น

**DO -D7 (Data Bus; ขา A9 - A2)**

ขาสัญญาณนี้จะเป็นแบบ Bi -Directional ซึ่งต่อกับบัสข้อมูลของระบบ เพื่อทำหน้าที่ในการส่งผ่านข้อมูลระหว่างพอร์ท I/O กับ IBM/PC โดยบิต DO จะมีนัยสำคัญต่ำสุดและบิต D7 จะมีนัยสำคัญสูงสุด

สำหรับในบัสไซเคิลของการเขียนข้อมูลที่สร้างขึ้นโดย 8088 นั้น ข้อมูลจะถูกส่งออกมาบนบัสข้อมูล ก่อนที่สัญญาณ  $\overline{IOW}$  (ในกรณีที่ต้องการส่งข้อมูลให้กับพอร์ท) หรือ  $\overline{MEMW}$  (ในกรณีที่ต้องการส่งข้อมูลให้กับหน่วยความจำ) จะเปลี่ยนจากลอจิก "0" เป็นลอจิก "1" (ขอบขาขึ้น) ซึ่งโดยทั่วไปขอบขาขึ้นของสัญญาณ  $\overline{IOW}$  หรือ  $\overline{MEMW}$  นี้ จะถูกใช้เพื่อส่งให้พอร์ท I/O หรือหน่วยความจำที่มีแอดเดรสตรงกับค่าแอดเดรสบนบัสแอดเดรสนั้นรับข้อมูลไปเก็บไว้

สำหรับในบัสไซเคิลของการอ่านข้อมูลที่สร้างขึ้นโดย 8088 นั้น พอร์ท I/O หรือหน่วยความจำที่ถูกอ้างถึงจะต้องส่งข้อมูลออกมาบนบัสข้อมูล ก่อนที่สัญญาณ  $\overline{IOR}$  (ในกรณีที่ต้องการอ่านข้อมูลจากพอร์ท) หรือ  $\overline{MEMR}$  (ในกรณีที่ต้องการอ่านข้อมูลจากหน่วยความจำ) จะเปลี่ยนจากลอจิก "0" เป็นลอจิก "1" (ขอบขาขึ้น)

**ALE (Address Latch Enable ; ขา B28)**

ขาสัญญาณนี้เป็นสัญญาณเอ้าท์พุทที่ 8288 Bus Controllerสร้างขึ้นเพื่อใช้สำหรับแสดงการเริ่มต้นของบัสไซเคิล และแสดงให้อุปกรณ์ภายนอกทราบว่าแอดเดรสที่ 8088 ต้องการจะติดต่อด้วยนั้นถูกส่งออกมาบนบัสแล้ว โดยที่สัญญาณ ALE นี้จะเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เปลี่ยนจากลอจิก "1" เป็น "0" เมื่อค่าแอดเดรสที่ถูกต้องถูกส่งออกมาบนบัสข้อมูลเรียบร้อยแล้ว ดังนั้นขอบขาลงของสัญญาณ ALE นี้จะถูกใช้ในการแลทช์ค่าแอดเดรสจากบัสแอดเดรส/ ข้อมูล (Address/Data Bus ; ADO - AD7) ของ 8088 ทำให้สามารถแยกค่าแอดเดรส (A0 - A19) และข้อมูล (A0 - A7) ออกจากกันได้ อย่างไรก็ตาม สัญญาณ ALE จะแอกทีฟเฉพาะในบัสไซเคิลที่สร้างขึ้นโดย 8088 เท่านั้น โดยจะไม่แอกทีฟในระหว่างขบวนการ DMA

#### I/O CHCK (I/O Channel Check ; ขา A1) :

ขาสัญญาณนี้เป็นอินพุตที่ใช้ในการแสดงความผิดพลาดเกี่ยวกับพาริตี ที่เกิดขึ้นในการทำงานของวงจรมินิเทอร์เฟสหรืออุปกรณ์ I/O เมื่อขาสัญญาณนี้ได้รับลอจิก "0" จะทำให้ 8088 ถูกอินเทอร์รัพท์แบบ Non-Maskable (NMI) อย่างไรก็ตามเราสามารถที่จะกำหนดให้วงจรมินิเทอร์เฟสของ IBM/PC ทำการขออินเทอร์รัพท์หรือไม่ก็ได้ โดยการกำหนดลอจิกของบิตข้อมูลของพอร์ทที่ควบคุมการขออินเทอร์รัพท์แบบ NMI คือบิต D7 ของพอร์ท 00A0H ในกรณีที่บิต D7 ของพอร์ท 00A0H ถูกเซตเป็น "1" ก็จะทำให้วงจรมินิเทอร์รัพท์แบบ NMI ได้ (Enable) แต่ถ้าบิต D7 ของพอร์ท 00A0H ถูกเซตเป็น "0" ก็จะเป็นการดิสเอเบิล (Disable) การขออินเทอร์รัพท์แบบ NMI ดังนี้

Enable : ใช้คำสั่ง OUT ส่งข้อมูล 80H ไปยังพอร์ท 00A0H

Disable : ใช้คำสั่ง OUT ส่งข้อมูล 00H ไปยังพอร์ท 00A0H

#### I/O CHRDY (I/O Channel Ready ; ขา A10)

ขาสัญญาณนี้เป็นอินพุตที่ใช้เพิ่มช่วงเวลาในบัสไซเคิลในกรณีที่อุปกรณ์ I/O หรือ หน่วยความจำที่เกี่ยวข้องกับขบวนการในบัสไซเคิลที่เกิดขึ้นนั้น ไม่สามารถทำงานทันตามช่วงเวลาปกติของบัสไซเคิลนั้น ๆ ได้ (ช่วงเวลาของบัสไซเคิลที่เกี่ยวกับหน่วยความจำใช้ช่วงเวลาเท่ากับช่วงเวลาเท่ากับช่วงเวลาของคล็อก 4 ลูก หรือ 840 nanosec. ในขณะที่บัสไซเคิลที่เกี่ยวกับ I/O จะใช้ช่วงเวลาเท่ากับช่วงเวลาของคล็อก 5 ลูก หรือ 1.05 usec.)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่ออุปกรณ์ I/O หรือหน่วยความจำต้องการที่จะเพิ่มช่วงเวลาในบัสไซเคิลให้นานขึ้นอีกนั้น จะสามารถทำได้โดยการป้อนลอจิก "0" ให้กับขา I/O CHRDY ในช่วงเวลาที่ I/O หรือ หน่วยความจำที่ถูกกำหนดนั้น ได้รับสัญญาณจากการตีเค็ดแอดเดรส และสัญญาณ  $\overline{MEMR}$ ,  $\overline{MEMW}$ ,  $\overline{IOR}$  หรือ  $\overline{IOW}$  แอคทีฟ

IRQ2 - IRQ7 (Interrupt Request 2 Through 7 ; ขา B4 และ B26 - B21):

ขาสัญญาณทั้ง 6 นี้เป็นขาอินพุตที่ใช้สำหรับการขออินเทอร์รัพท์จาก 8088 โดยสัญญาณเหล่านี้จะต่อเข้ากับ 8259A บนเมนบอร์ดโดยตรง โปรแกรมในส่วนของ BIOS ของ IBM/PC จะทำการโปรแกรม 8259A ให้ IRQ2 มีลำดับความสำคัญสูงสุด (Highest Priority) และ IRQ7 มีลำดับความสำคัญต่ำสุด ในกรณีที่มีการขออินเทอร์รัพท์เกิดขึ้นคือ ระดับลอจิกที่ขา IRQ ขาใดขาหนึ่งถูกเปลี่ยนจากลอจิก "0" เป็นลอจิก "1" (ขอบขาขึ้น) 8259A ก็ทำการส่งสัญญาณ INT ให้กับ 8088 เพื่อทำการขออินเทอร์รัพท์  $\overline{IOR}$  (I/O Read; ขา B14) :

ขาสัญญาณนี้เป็นเอาต์พุตแอคทีฟที่ลอจิก "0" ที่สร้างขึ้นโดย 8288 Bus Controller เพื่อใช้ในการแสดงว่าบัสไซเคิลที่เกิดขึ้นนี้ เป็นบัสไซเคิลของการอ่านข้อมูลจากพอร์ท I/O เพื่อให้พอร์ท I/O ที่มีแอดเดรสตรงกับแอดเดรสบนบัสแอดเดรสนั้นส่งข้อมูลออกมาบนบัสข้อมูล โดยข้อมูลจะต้องถูกส่งออกมาบนบัสข้อมูลก่อนขอบขาขึ้นของสัญญาณ  $\overline{IOR}$  ประมาณ 30 nanosec. เพื่อให้มั่นใจได้ว่า 8088 สามารถรับข้อมูลได้ถูกต้อง สำหรับในขบวนการ DMA 8237A-5 DMA Controller จะทำการสร้างสัญญาณ  $\overline{IOR}$  เอง โดยที่ค่าแอดเดรสที่อยู่บนบัสแอดเดรสจะเป็นค่าแอดเดรสของหน่วยความจำ (แทนที่จะเป็นแอดเดรสของพอร์ท I/O) ที่พอร์ท I/O ที่ขอ DMA ต้องการจะนำข้อมูลไปเก็บ การที่พอร์ทใดจะส่งข้อมูลออกมาบนบัสข้อมูลนั้น จะอาศัยสัญญาณ DACK จาก DMA Controller เป็นตัวกำหนด เช่นกรณีที่สัญญาณ DACD1 แอคทีฟก็จะแสดงว่าพอร์ท I/O ที่จะต้องส่งข้อมูลออกมาบนบัสข้อมูลก็คือพอร์ท I/O ที่ขอ DMA ผ่านทางแชนแนลที่ 1 (DRQ1) เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\overline{IOW}$  (I/O Write ; ขา b13) :

ขาสัญญาณนี้เป็นเอาต์พุตแอคทีฟที่ลอจิก "0" ซึ่งถูกสร้างขึ้นโดย 8288 Bus Controller เพื่อใช้แสดงว่าบัสไซเคิลที่เกิดขึ้นนี้เป็นไซเคิลของการเขียนข้อมูลลงบนพอร์ท I/O เพื่อให้พอร์ท I/O ที่มีแอดเดรสตรงกับแอดเดรสบนบัสแอดเดรสนั้น รับข้อมูลที่อยู่บนบัสข้อมูลไปเก็บไว้ อย่างไรก็ตามเนื่องจากในช่วงเวลาที่สัญญาณ  $\overline{IOW}$  นี้แอคทีฟ ( ลอจิก "0" ) นั้นข้อมูลบนบัสข้อมูลอาจจะยังไม่สมบูรณ์ ดังนั้นในการออกแบบจึงควรใช้ขอบขาขึ้นของสัญญาณ  $\overline{IOW}$  แทนขอบขาลงในการทำให้พอร์ท I/O ที่เกี่ยวข้องรับข้อมูลไปเก็บไว้ เพื่อให้ข้อมูลบนบัสข้อมูลสมบูรณ์เสียก่อน สำหรับในขบวนการ DMA นั้น DMA - Controller จะทำการสร้างสัญญาณ  $\overline{IOW}$  เอง โดยที่ค่าแอดเดรสที่อยู่บนบัสแอดเดรสจะเป็นค่าแอดเดรสของหน่วยความจำที่พอร์ท I/O ที่ขอ DMA ต้องการจะอ่านข้อมูล

$\overline{MEMW}$  (memory Write ; ขา B11) :

ขานี้เป็นเอาต์พุตแอคทีฟที่ลอจิก "0" ซึ่ง 8288 BUS cONTROLLER สร้างขึ้นในระหว่างบัสไซเคิลในการเขียนข้อมูลลงในหน่วยความจำของ 8088 สัญญาณ  $\overline{MEMW}$  นี้จะถูกส่งออกมาเพื่อให้หน่วยความจำที่แอดเดรสตรงกับค่าแอดเดรสบนบัสแอดเดรสนั้น ทำการรับข้อมูลที่อยู่บนบัสข้อมูลไปเก็บไว้ โดยทั่วไปหน่วยความจำจะรับข้อมูลในช่วงขอบขาขึ้นของสัญญาณ  $\overline{MEMW}$

$\overline{MEMR}$  (Memory Read ; ขา B12) :-

ขานี้เป็นเอาต์พุตจาก 8288 ซึ่งสัญญาณนี้จะแอคทีฟ ( ลอจิก "0" ) ในระหว่างบัสไซเคิลของการอ่านข้อมูลจากหน่วยความจำของ 8088 เพื่อให้หน่วยความจำที่มีแอดเดรสตรงกับค่าแอดเดรสบนบัสแอดเดรสนั้น ทำการส่งข้อมูลออกมาบนบัสข้อมูล โดยหน่วยความจำนั้นจะต้องส่งข้อมูลออกมาในช่วงเวลา 30 nanosec. ก่อนที่สัญญาณ  $\overline{MEMW}$  จะกลับเป็นลอจิก "1" ทั้งนี้เพื่อให้ 8088 ได้รับข้อมูลที่ถูกต้อง

DRQ1 - DRQ3 (DMA Request 1 - 3 ขา B18, B6 และ ขา B16) :

ขาสัญญาณทั้งสามนี้เป็นสัญญาณอินพุตแอคทีฟที่ลอจิก "1" ซึ่งอุปกรณ์ภายนอกสามารถใช้ในการขอ DMA จากระบบ โดยการป้อนระดับสัญญาณลอจิก "1" ให้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น เมื่อนูญาติเห็นไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กับขา DRQ ขาใดขาหนึ่ง (ขา DRQ ทั้งสามนี้จะต่อเข้ากับ DRQ1 - DRQ3 ของ 8237A -5)

เมื่อ 8237A - 5 ได้รับสัญญาณนี้แล้วก็จะตรวจสอบว่ามีการขอ DMA ใน แชนแนลที่มีลำดับความสำคัญ (Priority) สูงกว่าหรือไม่ ถ้าไม่มีก็จะทำการขอ DMA จาก 8088 และตอบรับการขอ DMA จากอุปกรณ์ภายนอก (สัญญาณ  $\overline{DACK}$  ของ แชนแนลที่ขอ DMA จะแอกทีฟ) แต่ถ้ามี 8237A - 5 ก็ทำการขอ DMA ให้กับ แชนแนลที่มีลำดับความสำคัญสูงกว่าก่อนแล้วจึงทำการขอ DMA ให้กับแชนแนลที่มีลำดับความสำคัญต่ำกว่า ภายใน ROM BIOS ของ IBM/PC จะโปรแกรม 8237A - 5 ให้ DRQ1 มีลำดับความสำคัญสูงสุดและ DRQ3 มีลำดับความสำคัญที่ต่ำสุด ดังนั้น ถ้ามีการขอ DMA ของอุปกรณ์ภายนอกผ่านทางแชนแนลที่ 1 (DRQ1) และแชนแนลที่ 2 (DRQ2) 8237A - 5 ก็ทำการขอ DMA ให้กับแชนแนลที่ 1 ก่อน จากนั้นเมื่อเสร็จจากขบวนการ DMA ของแชนแนลที่ 1 แล้ว จึงทำการขอ DMA ให้กับแชนแนลที่ 2

อย่างไรก็ตาม 8237A - 5 ยังมีแชนแนลสำหรับการขอ DMA อยู่อีก 1 แชนแนล คือแชนแนลที่ 0 (DRQ0) ซึ่งในความเป็นจริงแล้วแชนแนลนี้จะมีลำดับความสำคัญที่สูงกว่าแชนแนลที่ 1 แต่จะไม่ถูกต่อออกมายังขาของสล็อต เนื่องจาก IBM/PC จะใช้แชนแนลที่ 0 นี้ในการรีเฟรชหน่วยความจำที่เป็น Dynamic RAM

ในการขอ DMA นั้นสัญญาณ DRQ นี้ จะต้องแอกทีฟอยู่ในช่วงระยะเวลาหนึ่งเท่านั้น ถ้าสัญญาณนี้แอกทีฟอยู่นานเกินไป จะทำให้เกิดขบวนการ DMA ขึ้นมากกว่า 1 ขบวนการได้สำหรับวงจรที่ขอ DMA โดยทั่วไปแล้วจะใช้สัญญาณตอบรับการขอ DMA หรือสัญญาณ  $\overline{DACK}$  ของแชนแนลที่ขอ DMA นั้น ในการรีเซ็ตสัญญาณ DRQ เช่นอุปกรณ์ภายนอกที่ขอ DMA ผ่านทางแชนแนลที่ 1 (DRQ1) ก็จะคอยตรวจสอบการตอบรับการขอ DMA จากสัญญาณ  $\overline{DACK}$  ของแชนแนลที่ 1 ( $\overline{DACK1}$ ) เมื่อได้รับสัญญาณจาก  $\overline{DACK1}$  แล้ว ก็จะใช้รีเซ็ตสัญญาณ DRQ1 (เปลี่ยนจากลอจิก "1" เป็น "0")

$\overline{DACK0}$ - $\overline{DACK3}$  (DMA Acknowledge 0 - 3 ; ขา B19, B17, B26 และ B16) :

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณทั้ง 4 นี้เป็นเอาต์พุตแอกทีฟที่ลอจิก "0" ซึ่ง 8237A - 5 สร้างขึ้นเพื่อแสดงให้วงจรภายนอกที่ขอ DMA ทราบว่าการขอ DMA นั้นได้รับการตอบสนองแล้ว และ 8237A - 5 จะเข้าสู่ขบวนการ DMA เพื่อให้การส่งผ่านข้อมูลระหว่างอุปกรณ์ I/O ที่ขอ DMA กับหน่วยความจำเกิดขึ้นได้โดยตรง (คือไม่ต้องผ่าน 8088) โดยสัญญาณ  $\overline{DACK}$  นี้แอกทีฟในแชนแนลใดก็ขึ้นอยู่กับว่าขบวนการ DMA ที่จะเกิดขึ้นนั้น เป็นการตอบสนองต่อการขอ DMA ในแชนแนลใด เช่นถ้าขบวนการ DMA ที่จะเกิดขึ้นนั้นเป็นการตอบสนองต่อการขอ DMA ในแชนแนลที่ 2 (DRQ2) สัญญาณ  $\overline{DACK2}$  ก็จะมีแอกทีฟ เป็นต้น

สัญญาณ DRQ0 นั้น จะไม่ถูกต่อออกมายังขาของสล๊อต ดังนั้นวงจรอินเทอร์เฟสจึงไม่สามารถจะขอ DMA ผ่านทางแชนแนล 0 ได้ แต่สัญญาณ  $\overline{DACK0}$  จะถูกต่อออกมายังสล๊อตด้วย (ขา B19), ทั้งนี้เพื่อที่จะแสดงให้วงจรอินเทอร์เฟสต่าง ๆ ทราบว่า ขบวนการ DMA ที่เกิดขึ้นในช่วงเวลาที่  $\overline{DACK0}$  แอกทีฟนั้น เป็นขบวนการที่ใช้สำหรับการรีเฟรชหน่วยความจำที่เป็น Dynamic RAM ซึ่งวงจรอินเทอร์เฟสที่ใช้หน่วยความจำประเภทนี้สามารถจะนำไปใช้ในการรีเฟรช Dynamic RAM ที่อยู่ในวงจรได้

โดยที่การรีเฟรชหน่วยความจำนั้นจะเกิดขึ้นในทุก ๆ 15.12 usec. หรือ ทุก ๆ 72 คล็อก ดังนั้นสัญญาณ  $\overline{DACK0}$  นี้จะมีแอกทีฟในทุก ๆ 15.12 usec. ด้วย

**AEN (Address Enable; ขา A11)**

สัญญาณนี้เป็นเอาต์พุตที่ใช้ในการแสดงว่าบัสไซเคิลที่เกิดขึ้นในช่วงเวลาที่สัญญาณ AEN แอกทีฟ (ลอจิก "1") นั้น เป็นบัสไซเคิลของขบวนการ DMA สำหรับบนเมนบอร์ดของ IBM/PC นั้น จะใช้สัญญาณนี้ในการดิสเอเบิล (Disable) 8288 Bus Controller และจะใช้ดิสเอเบิลพอร์ท I/O ต่าง ๆ ที่ไม่เกี่ยวข้องกับขบวนการ DMA ที่เกิดขึ้นนี้ ที่จำเป็นต้องทำเช่นนี้ก็เพราะในระหว่างขบวนการ DMA นั้น 8237A - 5 จะส่งแอดเดรสของหน่วยความจำออกมาบนบัสแอดเดรส และจะทำให้สัญญาณ  $\overline{IOR}$  หรือ  $\overline{IOW}$  แอกทีฟด้วย ดังนั้นถ้าไม่ทำการดิสเอเบิลพอร์ท I/O ที่ไม่เกี่ยวข้องไว้ ก็อาจจะทำให้พอร์ท I/O ที่มีแอดเดรสตรงกับค่าแอดเดรสบนบัสแอดเดรส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งเป็นแอดเดรสของหน่วยความจำนั้น ทำการอ่านหรือส่งข้อมูลออกมาบนบัลลูนข้อมูลทำให้เกิดความผิดพลาดขึ้นได้

**T/C (Terminal Count ; ขา B27) :**

สัญญาณนี้ถูกสร้างขึ้นจากการนำเอาสัญญาณเอาต์พุตที่ขา EOP ของ 8237A - 5 มากลับลอจิก (โดยใช้เกท Inverter) ทำให้สัญญาณ T/C นี้แอกทีฟที่ลอจิก "1"

สำหรับสัญญาณนี้จะแอกทีฟเมื่อจำนวนไบต์ในการส่งผ่านข้อมูลของขบวนการ DMA ในแชนแนลใดแชนแนลหนึ่ง ครบตามจำนวนที่กำหนดไว้ (ดูรายละเอียดในบทที่ 7 "การจัด DMA ของระบบ") โดยทั่วไปแล้วสัญญาณที่จะถูกใช้ในการสิ้นสุดขบวนการ DMA ที่ทำการส่งผ่านข้อมูลเป็นบล็อก เนื่องจากสัญญาณนี้จะแอกทีฟโดยไม่แสดงว่าเป็นสัญญาณของแชนแนลใด ดังนั้นจึงต้องทำการนำสัญญาณ T/C นี้ผ่านเกท Inverter แล้วนำไป OR กับสัญญาณ DACK เพื่อให้สามารถทราบได้ว่า สัญญาณ T/C ที่เกิดขึ้นเป็นสัญญาณของแชนแนลใด สำหรับในแชนแนลที่ 0 นั้นสัญญาณ T/C จะแอกทีฟในช่วงเวลาที่คงที่คือ ทุก ๆ 990.804 millisec. ซึ่งก็คือช่วงเวลาที่ใช้ในการรีเฟรชหน่วยความจำขนาด 64 Kbyte นั้นเอง

**+5Vdc (ขา B3 และ B29) :**

ขาทั้งสองนี้ต่อกับแหล่งจ่ายไฟ DC + 5V ของระบบ โดยจะมีค่าความเที่ยงตรง (Regulated)  $\pm 5\%$  คืออยู่ในช่วง  $\approx 4.75$  ถึง  $\approx 5.25$  Vdc

**+12Vdc (ขา B9) :**

ขานี้จะต่อกับแหล่งจ่ายไฟ DC + 12 V ของระบบ โดยจะมีค่าความเที่ยงตรง (Regulated)  $\pm 5\%$  คืออยู่ในช่วง +11.4 ถึง +12.6 Vdc

**-5Vdc (ขา B6) :**

ขานี้จะต่อกับแหล่งจ่ายไฟ DC - 5V ของระบบ โดยจะมีค่าความเที่ยงตรง (Regulated)  $\pm 10\%$  คืออยู่ในช่วง -5.5 ถึง -4.5 Vdc

**-12Vdc (ขา B7) :**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขานี้จะต่อกับแหล่งจ่ายไฟ DC - 12 V ของระบบ โดยจะมีค่าความเที่ยงตรง (Regulated)  $\pm 10\%$  คืออยู่ในช่วง -13.2 ถึง -10.8 Vdc

GND ( ขา B1, B10 และ B31) :

ขาทั้งสามนี้จะต่อเข้ากับกราวด์ (Ground) ของระบบ

การจัดสัญญาณบนสล๊อตของ IBM PC/XT

สำหรับใน IBM PC/XT นั้นจะมีสล๊อตสำหรับเชื่อมต่อกับวงจรมายนอกได้มากขึ้น คือ ใน IBM PC/XT จะทำการเพิ่มจำนวนสล๊อตบนเมนบอร์ดขึ้นเป็น 8 สล๊อต จากเดิมที่มีอยู่เพียง 5 สล๊อตบน IBM PC โดยการจัดสัญญาณต่าง ๆ ในทั้ง 8 สล๊อต จะยังคงเหมือนกับใน IBM PC เพียงแต่สัญญาณต่าง ๆ ที่จะถูกส่งออกมายังขาของ สล๊อตที่ 8 นั้น จะถูกต่อผ่านวงจรบัฟเฟอร์ (Buffer) ก่อน และในสล๊อตที่ 8 นี้ขา B8 จะถูกใช้งานด้วย โดยจะถูกใช้เป็นขา CARD SLCTD (หรือ Card Selected) ซึ่งขา สัญญาณนี้จะเป็นสัญญาณอินพุตจากวงจรมายนอกที่เสียบอยู่บนสล๊อตที่ 8 เพื่อให้วงจรมเมนบอร์ดทราบว่าการ์ดที่อยู่บนสล๊อตนี้ถูกเลือกใช้งานอยู่ ซึ่งจะทำให้ Driver บนเมนบอร์ดทำการอ่านหรือส่งข้อมูลไปยังสล๊อตที่ 8

### 3.2.2 การจัดแอดเดรสสำหรับหน่วยความจำและ I/O

ในหัวข้อนี้จะกล่าวถึงการจัดแอดเดรสสำหรับหน่วยความจำและพอร์ท I/O ต่าง ๆ ภายใน IBM/PC ซึ่งจะแสดงถึงแอดเดรสต่าง ๆ ที่ถูกใช้งานโดยพอร์ท I/O และหน่วยความจำ นอกจากนี้จะได้กล่าวถึงเทคนิคการดีไดค แอดเดรสในรูปแบบต่าง ๆ ด้วยการจัดแอดเดรสสำหรับพอร์ท I/O ใน IBM/PC

ในหัวข้อนี้จะกล่าวถึงวิธีการอ้างและใช้งานแอดเดรสต่าง ๆ ของพอร์ท I/O ที่ใช้งานอยู่ใน IBM/PC

**การอ้างแอดเดรสของพอร์ท I/O**

ในการควบคุมและตรวจสอบสถานะการทำงาน รวมทั้งการอ่านข้อมูลจากอุปกรณ์ที่เป็นชิพพอร์ทหรือการ์ดต่าง ๆ ที่ใช้ในระบบของ IBM/PC นั้น จะกระทำโดยผ่านทางพอร์ท I/O ของระบบ ดังนั้นในการที่จะใช้งานหรือควบคุมการทำงานของอุปกรณ์เหล่านี้ จึงจำเป็นต้องศึกษาถึงวิธีการควบคุมพอร์ท I/O ต่าง ๆ ของระบบด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปเผยแพร่โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และเนื่องจากการควบคุมหรือติดต่อกับพอร์ทเหล่านี้ต้องกระทำโดยการอ้างถึงแอดเดรสของพอร์ท I/O เหล่านี้โดยตรง เราจึงจำเป็นต้องศึกษาถึงหลักการอ้างแอดเดรสของ 8088 ใน IBM/PC ด้วย

สำหรับแอดเดรสของพอร์ท I/O ต่าง ๆ นั้น จะเป็นแอดเดรสที่ถูกสร้างขึ้นโดย 8088 ซึ่งแอดเดรสเหล่านี้เป็นแอดเดรสที่จัดไว้สำหรับพอร์ท I/O โดยเฉพาะ คือแยกจากแอดเดรสของหน่วยความจำโดยตรง ส่วนการส่งข้อมูลให้กับพอร์ทเหล่านี้จะทำได้โดยการใช้คำสั่ง OUT ของ 8088 ส่งข้อมูลไปยังแอดเดรสของพอร์ทที่ต้องการ และสำหรับการตรวจสอบหรือการอ่านข้อมูลจากพอร์ท ก็จะทำได้โดยการใช้คำสั่ง IN ของ 8088 อ่านข้อมูลจากแอดเดรสของพอร์ทที่ต้องการเช่นกัน

ภายในไมโครโปรเซสเซอร์เบอร์ 8088 นี้จะมีแอดเดรสสำหรับใช้กับพอร์ท I/O อยู่ทั้งสิ้น 65,536 หรือ 64K แอดเดรส (ในขณะที่มีแอดเดรสสำหรับหน่วยความจำอยู่ 1 Mbyte) ซึ่งจะทำให้การอ้างแอดเดรสของพอร์ท I/O ที่ทำงานร่วมกับ 8088 นั้น ต้องใช้จำนวนเส้นแอดเดรสในบัสแอดเดรสทั้งสิ้น 16 เส้น คือ A0-A15 แต่สำหรับใน IBM/PC นี้ถูกออกแบบมาให้ใช้เส้นแอดเดรสเฉพาะ 10 เส้นล่าง คือ A0-A9 เท่านั้น ดังนั้นในการอ้างถึงแอดเดรสของพอร์ทของอุปกรณ์หรือชิพพอร์ทใด ๆ ที่ใช้ร่วมกับ IBM/PC จึงใช้จำนวนเส้นแอดเดรสเพียง 10 เส้นด้วย โดยเส้นแอดเดรสที่เหลือคือ A10-A15 นั้นจะไม่ถูกนำไปใช้งาน อย่างไรก็ตามถึงแม้ว่าเส้นแอดเดรส A10-A15 นี้จะไม่ถูกนำไปใช้งาน แต่ค่าแอดเดรสบนเส้นแอดเดรสเหล่านี้ยังคงเปลี่ยนแปลงตามค่าแอดเดรสของพอร์ทที่กำหนดไว้ในคำสั่ง OUT หรือ IN อยู่ด้วย เพียงแต่ไม่ได้ถูกนำมาตีคู่ร่วมกับแอดเดรส A0-A9 เท่านั้น ตัวอย่างเช่นในการใช้คำสั่ง OUT ส่งข้อมูลไปยังพอร์ทที่ตรงกับแอดเดรส 0010H นั้นจะให้ผลเหมือนกับการส่งข้อมูลไปยังพอร์ทที่ตรงกับแอดเดรส 0410H , 0810H , 0C10H , ทั้งนี้เนื่องจากแอดเดรส 6 บิตบนไม่ได้ถูกใช้งาน จึงทำให้การเปลี่ยนแปลงค่าแอดเดรสบนเส้นแอดเดรส A10-A15 นั้น ไม่ทำให้เกิดความแตกต่างใด ๆ ขึ้น

เนื่องจากใน IBM/PC ได้ใช้งานเส้นแอดเดรสเพียง 10 เส้น ( คือ A0-A9 )

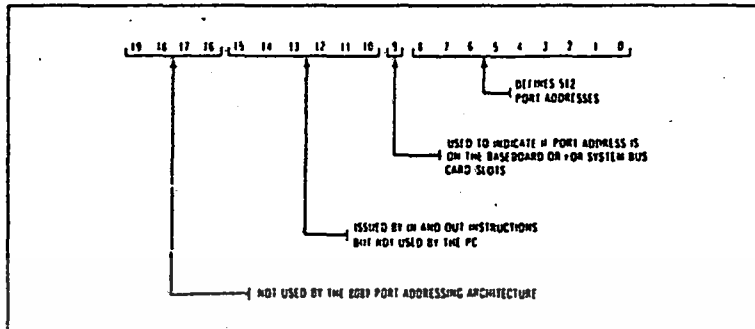
ดังนั้นจึงสามารถที่จะอ้างแอดเดรสของพอร์ทได้สูงสุดเพียง 1024 พอร์ท ( จากจำนวนเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

64K พอร์ต ) เท่านั้น นอกจากนี้ในกรณีที่เป็นกรอ่านข้อมูลจากพอร์ตของ IBM/PC ข้อมูลในบิต A9 จะถูกจัดให้มีหน้าที่ในการแบ่งพอร์ตทั้ง 1024 พอร์ต ออกเป็น 2 ส่วน ( ส่วนละ 512 พอร์ต ) อีกด้วย กล่าวคือถ้าข้อมูลในบิต A9 เป็น "0" แล้ว เราจะทำการอ่านข้อมูลได้เฉพาะจากพอร์ตของอุปกรณ์ แต่ถ้าเป็น "1" จะอ่านได้เฉพาะจากพอร์ตที่อยู่บนการ์ดต่างๆเท่านั้น

จากที่ได้กล่าวมานั้นจะสรุปได้ว่าพอร์ตบน IBM/PC ทั้ง 1024 พอร์ตถูกแบ่งออกเป็น 2 กลุ่ม โดยที่กลุ่มแรกเป็นกลุ่มของพอร์ตที่อยู่บนเมนบอร์ดแล้ว และกลุ่มที่สองเป็นกลุ่มที่จัดเตรียมไว้สำหรับพอร์ตที่อยู่บนการ์ดต่าง ๆ

สำหรับในกรณีของการส่งข้อมูลให้กับพอร์ตทั้ง 1024 พอร์ต เราสามารถที่จะเลือกส่งไปยังพอร์ตใด ๆ ใน IBM/PC ได้ ดังนั้นการเลือกแอดเดรสสำหรับพอร์ตที่อยู่บนการ์ดจึงสามารถทำได้โดยสะดวก แต่อย่างไรก็ตามสิ่งหนึ่งที่จะต้องคำนึงถึงก็คือถ้าแอดเดรสที่เราเลือกให้กับพอร์ตนี้ตรงกับค่าแอดเดรสอื่น ก็จะทำให้เป็นการส่งข้อมูลให้กับพอร์ตที่อยู่บนเมนบอร์ดและพอร์ตที่อยู่บนการ์ดด้วย ซึ่งในกรณีเช่นนี้อาจจะก่อให้เกิดความผิดพลาดขึ้นได้เช่นกัน ดังนั้นในการกำหนดค่าแอดเดรสให้กับพอร์ตที่ถูกสร้างขึ้นบนการ์ดต่าง ๆ จึงควรจะใช้ค่าแอดเดรสที่แอดเดรสบิต A9 มีค่าเป็น "1" คือ แอดเดรส 0FE00H จนถึง OFFFFH เท่านั้น ( แอดเดรสบิต A10-A15 ไม่ถูกใช้ในการดีโค้ด แต่เพื่อความสะดวกจึงกำหนดให้มีค่าเป็น "1" ในฐานสองทั้งหมด แต่ในการใช้งานจริงอาจเปลี่ยนให้แอดเดรส A10-A15 แต่ละบิตมีค่าเป็น "1" หรือ "0" ก็ได้ )

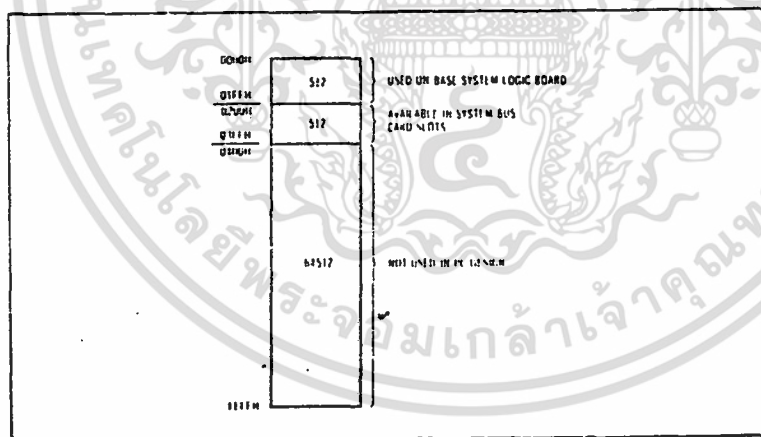
สำหรับรูปที่ 3.12 นี้จะแสดงถึงการใช้งานแอดเดรสบิตต่าง ๆ ในการอ้างแอดเดรสของพอร์ตใน IBM/PC



รูปที่ 3.12 การใช้แอดเดรสบิตต่าง ๆ ในการอ้างแอดเดรสของพอร์ตใน IBM/PC

### การใช้งานแอดเดรสสำหรับพอร์ต I/O ใน IBM/PC

พอร์ต I/O ทั้ง 1024 พอร์ตใน IBM/PC จะถูกแบ่งออกเป็น 2 กลุ่ม ๆ ละ 512 พอร์ต จะกล่าวถึงการใช้งานครึ่งต่าง ๆ ดังนี้



รูปที่ 3.13 การใช้งานแอดเดรสของพอร์ตบน IBM/PC

1. ในกลุ่มแรกนี้เป็นกลุ่มของพอร์ต I/O ที่อยู่บนเมนบอร์ดของ IBM/PC ซึ่งจะมีแอดเดรสอยู่ในตำแหน่ง 0000H จนถึง 01FFH (ขอให้ระลึกอยู่เสมอว่า A10-A15 นั้นไม่ถูกใช้งาน) หรือ แอดเดรสที่มีบิต A9 เป็น "0" นั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับแอดเดรสของพอร์ท I/O ในกลุ่มนี้จะถูกใช้งานในการอ้างแอดเดรสของชิพซีพพอร์ท และ อุปกรณ์ที่เป็น I/O ต่างๆบนเมนบอร์ดของ IBM/PC เช่น แอดเดรส 0000H จนถึง 000FH จะถูกใช้เป็นแอดเดรสสำหรับ 8237-5 DMA Controller เป็นต้น ในรูปที่ 3.14 จะแสดงถึงการใช้งานแอดเดรสต่างๆตั้งแต่ 0000H จนถึง 01FFH ในการอ้างแอดเดรสของชิพซีพพอร์ทและอุปกรณ์ต่างๆที่ทำหน้าที่เป็น I/O บนเมนบอร์ดของ IBM/PC

HEX RANGE DECODED		HEX ADDRESS USED	FUNCTION
0000H	12	0000 0000H 16	DMA CHIP (8237) 5
001FH	17	0070H 0071H 7	INTERRUPT CHIP (8259) 4
0020H	17	0040H 0041H 4	TIMER INTERRUPT CHIP (8253) 3
0050H	17	0050H 0053H 4	PMI CHIP (8255) 3
0054H	17	0054H 0057H 4	DMA PAGE RECEIVERS (8237) 5a, 5b
007FH	17	007FH 1	MMIO MASK BIT
0080H	17	0080H 1	
0081H	17	0081H 1	
00C0H	17	00C0H 1	
00C1H	17	00C1H 1	
0100H	17	0100H 1	
01FFH	17	01FFH 1	
	120		NOT DECODED OR USED ON THE BASEBOARD

PC SYSTEM BOARD      NO SPACE

รูปที่ 3.14 การใช้งานแอดเดรสต่างๆสำหรับพอร์ท I/O ของ IBM/PC

จากรูปข้างต้นจะเห็นว่าแอดเดรส 00C0H จนถึง แอดเดรส 01FFH นั้น ไม่ได้ถูกใช้งานบนเมนบอร์ดของ IBM/PC ดังนั้นในกรณีนี้เราก็สามารถที่จะใช้งานแอดเดรสต่างๆ เหล่านี้ได้ แต่อย่างไรก็ตามแอดเดรสเหล่านี้ยังคงถูกตีโค้ดให้เป็นแอดเดรสที่ใช้ในการอ่านข้อมูลจากพอร์ท I/O บนเมนบอร์ดเท่านั้น ดังนั้นการใช้ค่าแอดเดรส 00C0H-01FFH กับพอร์ท I/O บนการ์ดหรือวงจรมินิเทอร์เฟสที่เราสร้างขึ้นนั้น ต้องเป็นพอร์ทเอาต์พุตเพียงชนิดเดียวเท่านั้น กล่าวคือ จะทำการอ่านข้อมูลจากพอร์ท I/O ( ที่ไม่ได้อยู่บนเมนบอร์ด ) ที่มีค่าแอดเดรสอยู่ในช่วง 00C0H-01FFH ไม่ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ในกลุ่มที่สองนี้ จะเป็นกลุ่มของพอร์ท I/O ที่ถูกใช้งานอยู่บนการ์ดที่ใช้เสียบบนสล็อตต่าง ๆ ของ IBM/PC สำหรับแอดเดรสของพอร์ทเหล่านี้จะเริ่มต้นจากแอดเดรส 0200H จนถึง 03FFH ซึ่งก็คือแอดเดรสที่มีบิต A9 เป็น "1" นั่นเอง สำหรับการี่ใช้งานแอดเดรสของพอร์ท I/O ในกลุ่มนี้จะแสดงได้ดังรูป 3.15

อย่างไรก็ตามการใช้งานแอดเดรสในกลุ่มนี้อาจจะเปลี่ยนแปลงไปได้ ทั้งนี้ขึ้นอยู่กับการใช้งานการ์ดต่าง ๆ ร่วมกับ IBM/PC โดยการ์ดที่ถูกออกแบบผลิตขึ้นใหม่นั้นอาจจะใช้ค่าแอดเดรสต่าง ๆ ที่เหลืออยู่นี้ได้ ดังนั้นก่อนที่จะทำการออกแบบวงจรอินเทอร์เฟสที่จำเป็นต้องใช้ค่าแอดเดรสสำหรับพอร์ท I/O จึงควรจะตรวจสอบดูก่อนว่าการ์ดต่าง ๆ ที่ใช้อยู่ในระบบของ IBM/PC ที่เราใช้งานอยู่นั้นมีการ์ดใดบ้าง และ การ์ดเหล่านั้นใช้งานแอดเดรสใดบ้าง จากนั้นจึงทำการออกแบบวงจรอินเทอร์เฟสโดยเลือกใช้เฉพาะแอดเดรสที่ยังไม่ถูกใช้งาน

HEX ADDRESS		USES
0200H	1	0200H - NOT USED
0201H	1	0201H - GAME CONTROL ADAPTER
0202H	111	0202H - 0207H - NOT USED
0203H	111	0203H - 0207H - NOT USED
0204H	111	0204H - 0207H - NOT USED
0205H	111	0205H - 0207H - NOT USED
0206H	111	0206H - 0207H - NOT USED
0207H	111	0207H - 0207H - SECOND SERIAL PORT ADAPTER CARD
0208H	111	0208H - 0207H - NOT USED
0209H	111	0209H - 0207H - NOT USED
020AH	111	020AH - 0207H - NOT USED
020BH	111	020BH - 0207H - NOT USED
020CH	111	020CH - 0207H - NOT USED
020DH	111	020DH - 0207H - NOT USED
020EH	111	020EH - 0207H - NOT USED
020FH	111	020FH - 0207H - NOT USED
0210H	111	0210H - 0210H - MINICHROME AND PRINTER ADAPTER
0211H	111	0211H - 0211H - NOT USED
0212H	111	0212H - 0212H - COLOR GRAPHICS ADAPTER
0213H	111	0213H - 0213H - NOT USED
0214H	111	0214H - 0214H - NOT USED
0215H	111	0215H - 0215H - NOT USED
0216H	111	0216H - 0216H - NOT USED
0217H	111	0217H - 0217H - NOT USED
0218H	111	0218H - 0218H - NOT USED
0219H	111	0219H - 0219H - NOT USED
021AH	111	021AH - 021AH - NOT USED
021BH	111	021BH - 021BH - NOT USED
021CH	111	021CH - 021CH - NOT USED
021DH	111	021DH - 021DH - NOT USED
021EH	111	021EH - 021EH - NOT USED
021FH	111	021FH - 021FH - NOT USED
0220H	111	0220H - 0220H - NOT USED
0221H	111	0221H - 0221H - NOT USED
0222H	111	0222H - 0222H - NOT USED
0223H	111	0223H - 0223H - NOT USED
0224H	111	0224H - 0224H - NOT USED
0225H	111	0225H - 0225H - NOT USED
0226H	111	0226H - 0226H - NOT USED
0227H	111	0227H - 0227H - NOT USED
0228H	111	0228H - 0228H - NOT USED
0229H	111	0229H - 0229H - NOT USED
022AH	111	022AH - 022AH - NOT USED
022BH	111	022BH - 022BH - NOT USED
022CH	111	022CH - 022CH - NOT USED
022DH	111	022DH - 022DH - NOT USED
022EH	111	022EH - 022EH - NOT USED
022FH	111	022FH - 022FH - NOT USED
0230H	111	0230H - 0230H - NOT USED
0231H	111	0231H - 0231H - NOT USED
0232H	111	0232H - 0232H - NOT USED
0233H	111	0233H - 0233H - NOT USED
0234H	111	0234H - 0234H - NOT USED
0235H	111	0235H - 0235H - NOT USED
0236H	111	0236H - 0236H - NOT USED
0237H	111	0237H - 0237H - NOT USED
0238H	111	0238H - 0238H - NOT USED
0239H	111	0239H - 0239H - NOT USED
023AH	111	023AH - 023AH - NOT USED
023BH	111	023BH - 023BH - NOT USED
023CH	111	023CH - 023CH - NOT USED
023DH	111	023DH - 023DH - NOT USED
023EH	111	023EH - 023EH - NOT USED
023FH	111	023FH - 023FH - NOT USED

NOTE: NEW FEATURES BY IBM AND OTHER MANUFACTURERS MAY USE SOME OF THE SPARE I/O ADDRESS DECODES

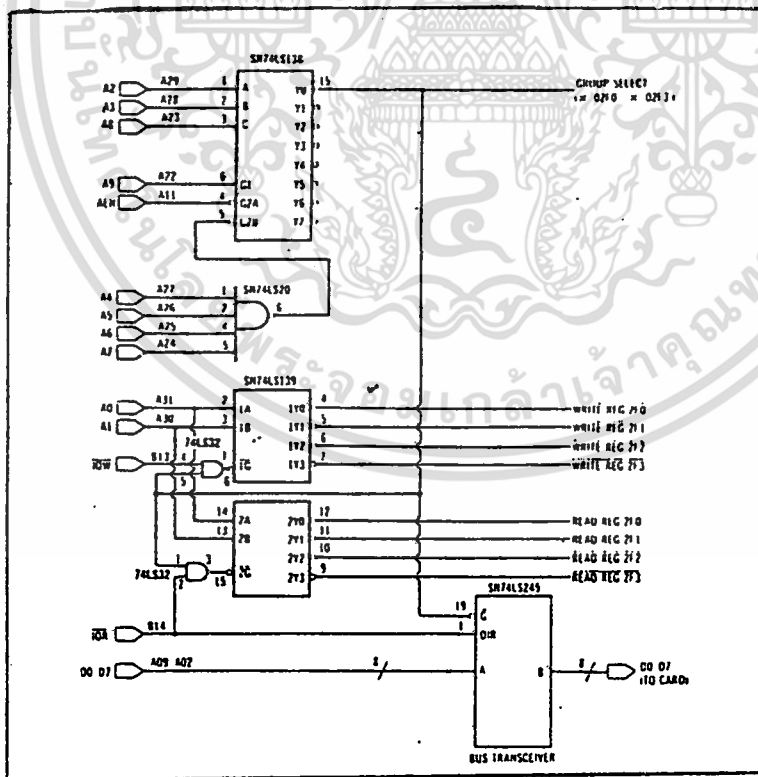
รูปที่ 3.15 การใช้งานแอดเดรสสำหรับพอร์ท I/O บนการ์ดต่าง ๆ เพื่อนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เทคนิคการดีโค้ดแอดเดรสสำหรับพอร์ท I/O

ที่ผ่านมาข้างต้นนั้น ได้กล่าวถึงการอ้างแอดเดรสและการใช้งานแอดเดรสต่างๆของพอร์ท I/O ใน IBM/PC สำหรับที่จะกล่าวถึงต่อไปนี้เป็นวิธีการต่างๆที่ใช้ในการดีโค้ดแอดเดรสต่างๆให้เป็นไปตามที่ต้องการ

### การดีโค้ดแบบ Fixed

วิธีการดีโค้ดแบบนี้เป็นวิธีที่ง่ายและสะดวกในการดีโค้ดแอดเดรสหรือกลุ่มของแอดเดรสของพอร์ท I/O ซึ่งวิธีการนี้เป็นการกำหนดจำนวนของแอดเดรสที่เราต้องการใช้ จากนั้นจึงทำการเลือกบิตของแอดเดรสที่ยังไม่ถูกใช้งานโดยคาร์ดหรือวงจรมินิเทอร์อื่นๆแล้วจึงออกแบบวงจรที่ทำการดีโค้ดแอดเดรสที่เราต้องการ สำหรับตัวอย่างวงจรที่ใช้ในการดีโค้ดแอดเดรสในแบบนี้แสดงดังรูป 3.16



รูปที่ 3.16 ตัวอย่างวงจอดีโค้ดแอดเดรสแบบ Fixed

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปจะเห็นได้ว่า วงจรที่ใช้นี้เป็นวงจรที่สามารถทำการดีโค้ดได้ 8 กลุ่ม โดยแต่ละกลุ่มจะมีจำนวนแอดเดรส 4 แอดเดรส ซึ่งแอดเดรสทั้ง 8 กลุ่มแสดงได้ดังตารางข้างล่าง

สำหรับในตัวอย่างนี้จะเลือกใช้การดีโค้ดแอดเดรสในกลุ่ม 0 คือใช้สัญญาณเอาต์พุตจากขา Y0 ของ 74LS138 ไปทำการ OR กับสัญญาณ  $\overline{IOR}$  และ  $\overline{IOW}$  เพื่อสร้างเป็นสัญญาณอีนาเบิลวงจรดีโค้ดแอดเดรสอีก 4 แอดเดรส ซึ่งแบ่งเป็น 2 ชุดคือชุดที่เป็น  $\overline{WRITE REG}$  ซึ่งจะแอกทีฟ (ลอจิก "0") เมื่อ CPU ต้องการจะส่งข้อมูลจากวงจรมานอก (สัญญาณ  $\overline{IOW}$  แอกทีฟ) และชุดที่เป็น  $\overline{READ REG}$  ซึ่งจะแอกทีฟเมื่อ CPU ต้องการจะอ่านข้อมูลจากวงจรมานอก (สัญญาณ  $\overline{IOR}$  แอกทีฟ) สัญญาณ  $\overline{WRITE REG}$  และ  $\overline{READ REG}$  นี้โดยทั่วไปจะนำไปเป็นสัญญาณสโตรบ (STROBE) ให้กับวงจรมานอกที่เกี่ยวข้อง เพื่อให้สามารถส่งหรือรับข้อมูลจาก CPU ได้ในช่วงเวลาที่เหมาะสม นอกจากนี้สัญญาณ  $\overline{GROUPSELECT}$  ยังถูกนำไปใช้ในการอีนาเบิลบัฟเฟอร์ 74LS245 ด้วย เพื่อให้ CPU สามารถส่งหรือรับข้อมูลจากอุปกรณ์ภายนอกได้เมื่อแอดเดรสในกลุ่มนี้ถูกเลือก สำหรับทิศทางของข้อมูลจะถูกควบคุมโดยสัญญาณ  $\overline{IOR}$  ส่วนสัญญาณ AEN จะถูกนำมาใช้ในการดีสเอเบิลวงจรดีโค้ดโดยถ้าสัญญาณ AEN เป็น "1" ซึ่งเป็นช่วงเวลาของขบวนการ DMA นั้น 74LS138 จะถูกดีสเอเบิลทันที ทั้งนี้ก็เพื่อป้องกันความผิดพลาดที่อาจเกิดขึ้น เนื่องจากการดีโค้ดแอดเดรสของพอร์ตในระหว่างขบวนการ DMA นั้นเอง

ในการดีโค้ดแอดเดรสของพอร์ต I/O เราจะต้องคำนึงถึงช่วงเวลาของสัญญาณที่เกิดขึ้นในขบวนการอ่านหรือเขียนข้อมูลลงบนพอร์ต I/O ดังนี้

1. ในช่วงเริ่มต้นของบัสไซเคิลที่เกี่ยวกับพอร์ต I/O นั้น ถ้าสัญญาณจากวงจรดีโค้ดมีการหน่วงเวลา (Delay) มากเกินไป อาจจะทำให้สัญญาณดีโค้ดนี้เกิดขึ้นหลังจากที่สัญญาณ  $\overline{IOR}$  หรือ  $\overline{IOW}$  แอกทีฟ และเนื่องจากค่าแอดเดรสบนบัสแอดเดรสนั้นเปลี่ยนแปลงได้ตลอดเวลา ดังนั้นก่อนที่ค่าแอดเดรสที่ถูกต้องจะถูกส่งออกมาบนบัสแอดเดรสนั้น วงจรดีโค้ดจะได้รับค่าแอดเดรสอื่น ๆ อยู่ ซึ่งถ้าหากวงจรดีโค้ดมีการหน่วงเวลาจนเกิดขึ้นในช่วงเวลาที่สัญญาณ  $\overline{IOR}$  หรือ  $\overline{IOW}$  เกิดขึ้นแล้วก็ได้ ทำให้ข้อมูลบน

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

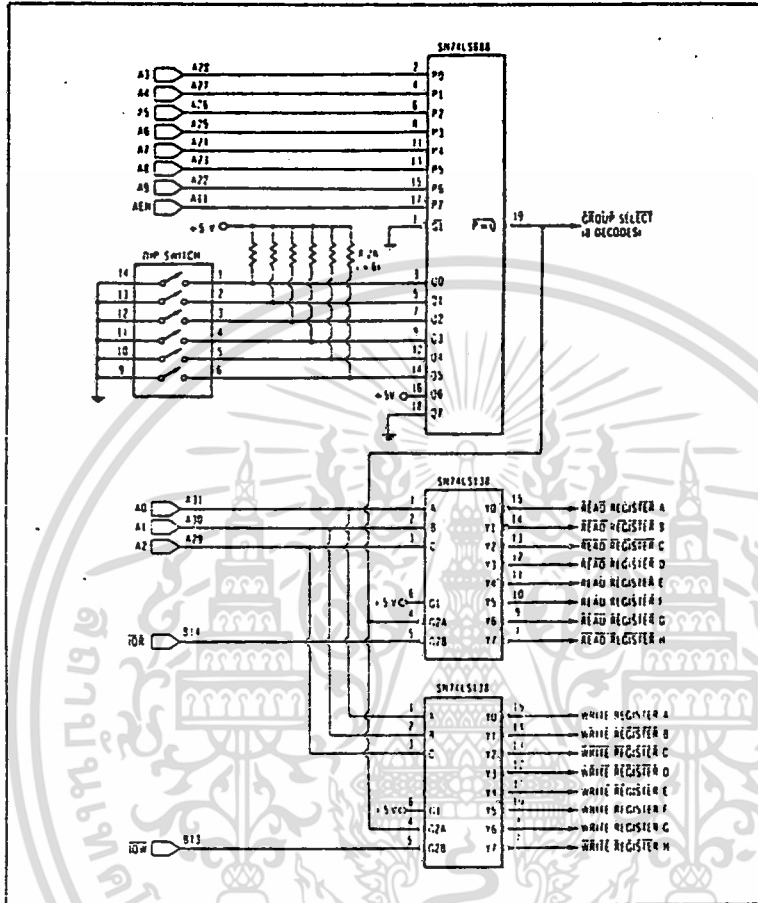
บัตช์ข้อมูลนั้นถูกส่งไปยังพอร์ทที่ไม่ถูกต้อง สำหรับใน IBM/PC จะถูกออกแบบให้การ  
 หน่วงเวลาในวงจรตีไค์ดนั้นมีความเกิน 92 nanosec

2. ในช่วงท้ายของบัตช์ไซเคิลในการเขียนข้อมูลลงบนพอร์ท I/O นั้น ถ้า  
 สัญญาณ  $\overline{IO\#}$  มีการหน่วงเวลาออกไป และวงจรตีไค์ดมีความเร็วในการทำงานสูง  
 แล้ว อาจจะทำให้ข้อมูลในบัตช์ไซเคิลนี้ถูกส่งให้กับพอร์ท I/O ที่มีแอดเดรสตรงกับค่าแอด  
 เดรสในบัตช์ไซเคิลต่อไปก็ได้ สำหรับใน IBM/PC สัญญาณ  $\overline{IO\#}$  จะมีการหน่วงเวลา  
 ไปไม่เกิน 200 nanosec

อย่างไรก็ตามช่วงเวลาที่ต้องสนใจมากอีกช่วงเวลานึง ก็คือ ช่วงเวลาระหว่าง  
 ขอบขาขึ้นของสัญญาณ  $\overline{IO\#}$  กับช่วงเวลาที่ข้อมูลที่ถูกต้องถูกส่งออกมาบนบัตช์ข้อมูล  
 ถ้าสัญญาณ  $\overline{IO\#}$  ถูกหน่วงเวลาไปเกินกว่า 120 nanosec. แล้ว อาจจะทำให้พอร์ท I/O  
 ได้รับข้อมูลที่ไม่ถูกต้องก็ได้ และสำหรับสัญญาณ  $\overline{IO\#}$  นั้นถ้ามีการหน่วงเวลาเกิดขึ้น  
 แล้ว ก็จะทำให้ความเร็วในการอ่านข้อมูลถูกลดลง

**การตีไค์ดโดยใช้สวิทช์เลือก**

การตีไค์ดในแบบ Fixed ที่ได้กล่าวมานั้น มีข้อเสียอยู่บางประการ คือ แอดเด  
 รสที่เราเลือกใช้งานไว้นั้นอาจจะซ้ำกับแอดเดรสของคาร์ดอื่นที่เรานำมาเพิ่มเข้าไปใน  
 ระบบในภายหลังก็ได้ ซึ่งกรณีเช่นนี้เราต้องแก้ไขวงจรเพื่อหลีกเลี่ยงไปใช้แอดเดรสอื่น  
 ที่ยังว่างอยู่ และไม่ถูกใช้งานโดยคาร์ดที่จะเพิ่มเข้าไปใหม่ ซึ่งยุ่งยากและต้องเสียเวลา  
 มากขึ้น ปัญหาเช่นนี้เราสามารถแก้ไขได้โดยใช้วงจรตีไค์ดที่สามารถเปลี่ยนแปลงค่า  
 แอดเดรสได้ โดยเพียงแต่เปลี่ยนตำแหน่งของสวิทช์ ( ในที่นี้คือ Dip Switch ) ที่เซ็ทไว้  
 ในวงจรเท่านั้น ดังรูปที่ 3.17



รูปที่ 3.17 ตัวอย่างวงจรดีโค้ดโดยใช้สวิทช์เลือก

จากรูปเป็นวงจรที่ทำการดีโค้ดกลุ่มแอดเดรสขนาด 8 แอดเดรส ซึ่งการเลือกกลุ่มแอดเดรสที่จะทำการดีโค้ดนี้จะทำได้โดยการเห็น Dip Switch ที่ขา Q0-Q5 ของ 74LS688

สำหรับหน้าที่ของ 74LS688 นี้จะทำการเปรียบเทียบค่าของอินพุต 2 ชุดที่ถูกส่งเข้ามาทางขา P0-P7 และขา Q0-Q7 ถ้าอินพุตทั้ง 2 ชุดนี้เท่ากันแล้ว เอาท์พุทที่ขา  $\overline{P=Q}$  จะให้อาท์พุทเป็นลอจิก "0" จากในวงจรขา P0-P6 ของ 74LS688 ต่อกับแอดเดรส A3-A9 ในขณะที่ขา Q0-Q5 ต่อกับความต้านทานที่ทำหน้าที่เป็น Pull Up (

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รักษาระดับแรงดันให้เป็นลอจิก "1" ไว้ในกรณีที่ไม่มีอินพุตใด ๆ เข้ามา ) และขา Q0-Q5 นี้จะต่อกับปลายข้างหนึ่งของ Dip Switch ด้วย ส่วนปลายอีกข้างหนึ่งของ Dip Switch นั้นจะต่อลง Ground ( ลอจิก "0" ) ไว้ ดังนั้นถ้าเราทำการ "ON" Dip Switch ที่ต่อกับขาใดขานั้นก็จะได้รับลอจิก "0" ในขณะที่ถ้า Dip Switch ที่ต่อกับขาใดถูก "OFF" ขานั้นก็จะได้รับลอจิก "1" และเนื่องจากอินพุตที่ขา P0-P5 ( แอดเดรส A3-A9 ) ต้องเท่ากับอินพุตที่ขา Q0-Q5 ดังนั้นถ้าเราเปลี่ยนแปลงการตั้ง Dip Switch เหล่านี้ก็จะทำให้แอดเดรสบิต A3-A5 ซึ่งต่อกับขา P0-P5 นั้นต้องเปลี่ยนแปลงไปด้วยจึงจะทำให้เอาต์พุตของ 74LS688 แยกที่พีได้ ทำให้สามารถเปลี่ยนค่าแอดเดรสที่ต้องการจะดีโค้ดได้ง่ายกว่าวิธีการดีโค้ดแบบ Fixed สำหรับขา Q6 นั้นจะต่อกับลอจิก "1" ( +5 V ) และขา P6 ต่อกับแอดเดรสบิต A9 ในกรณีเช่นนี้จึงเท่ากับเป็นการบังคับให้แอดเดรสที่จะทำการดีโค้ดได้นั้น จะต้องมียแอดเดรสบิต A9 เป็น "1" เท่านั้น ส่วนขา P7 จะต่อกับสัญญาณ AEN โดยมีขา Q7 ต่อกับลอจิก "0" การต่อในลักษณะนี้ก็เพื่อป้องกันไม่ให้ 74LS688 ทำการดีโค้ดในระหว่างขบวนการ DMA นั้นเอง เอาต์พุตจากขา  $\overline{P=Q}$  ของ 74LS688 นี้จะถูกนำไปใช้ในการอีนาเบิล 74LS138 ซึ่งทำหน้าที่ในการดีโค้ดแอดเดรส 8 แอดเดรสของกลุ่มแอดเดรสที่เราเลือก

**การดีโค้ดโดยใช้วิธีอ้างแอดเดรสแบบ indirect**

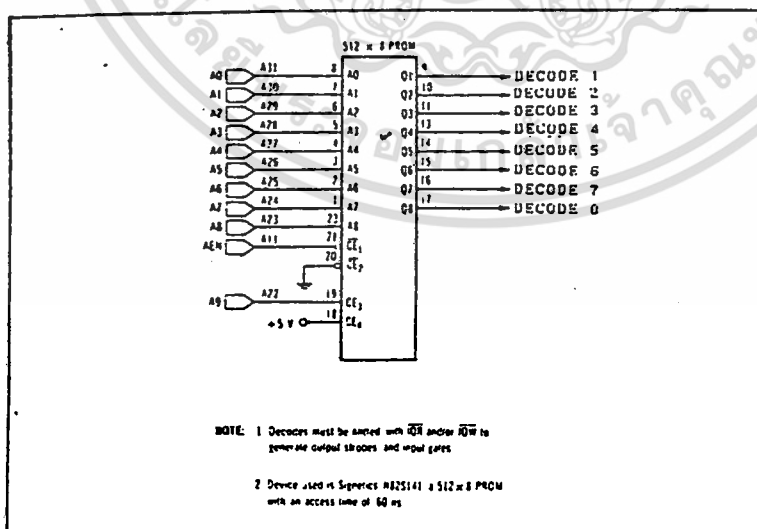
วิธีการอ้างแอดเดรสในแบบนี้เป็นวิธีที่นิยมใช้กันโดยทั่วไป ซึ่งหลักการของวิธีการอ้างแอดเดรสในแบบนี้ ก็คือ ใช้ข้อมูลของพอร์ทหนึ่งแอดเดรสของอีกพอร์ทหนึ่ง กล่าวคือเมื่อเราส่งข้อมูลไปยังแอดเดรสของพอร์ทที่เรากำหนดให้ใช้สำหรับการอ้างแอดเดรสแบบ indirect นี้แล้ว ข้อมูลที่เราส่งไปให้กับพอร์ทนั้น ๆ ก็จะถูกนำไปเข้าวงจรดีโค้ดอีกครั้งหนึ่ง จึงจะได้สัญญาณดีโค้ดเพื่อส่งให้กับพอร์ทต่าง ๆ ที่ต้องใช้การอ้างแอดเดรสแบบ indirect นี้ ดังนั้นในกรณีที่บัสข้อมูลของระบบเป็นขนาด 8 บิต เมื่อใช้วิธีการอ้างแอดเดรสแบบ indirect นี้ ทำให้เราสามารถขยายแอดเดรสของพอร์ทขึ้นได้เป็นจำนวนถึง 256 แอดเดรส

สำหรับจำนวนพอร์ทที่ใช้ในการอ้างแอดเดรสแบบ indirect นี้ เราจำเป็นต้องใช้ 2 พอร์ท คือพอร์ทที่ถูกกำหนดให้ใช้สำหรับการอ้างแอดเดรสแบบ indirect ซึ่งข้อมูลที่ส่งเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้กับพอร์ทนี้ จะเป็นข้อมูลที่ถูกลำนำไปใช้ในการตีโค้ดเพื่อให้ได้สัญญาณตีโค้ดแอดเดรสของพอร์ทที่เป็นแบบ indirect ส่วนอีกพอร์ทหนึ่งจะเป็นพอร์ทที่ใช้สำหรับรับหรือส่งข้อมูลให้กับพอร์ทที่เป็นแบบ indirect นี้โดยเฉพาะ

สำหรับตัวอย่างวงจรที่ใช้สำหรับการตีโค้ดแอดเดรสแบบ indirect นี้จะแสดงดังในรูป 3.18

กลุ่ม	แอดเดรส
0 (Y0)	02F0H-02F3H
1 (Y1)	02F4H-02F7H
2 (Y2)	02F8H-02FBH
3 (Y3)	02FCH-02FFH
4 (Y4)	03F0H-03F3H
5 (Y5)	03F4H-03F7H
6 (Y6)	03F8H-03FBH
7 (Y7)	03FCH-03FFH



เอกสารนี้เป็นเอกสารที่รูปที่ 3.18 ตัวอย่างวงจรตีโค้ดแบบ indirect อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากตัวอย่างวงจรข้างต้นนั้น เป็นวงจรที่ใช้สำหรับการตีโค้ดแอดเดรสของพอร์ทที่เป็นแบบ indirect 4 พอร์ท โดยแอดเดรสของพอร์ทที่ใช้ในการอ้างแอดเดรสแบบ indirect นี้คือ แอดเดรส 0211H และ แอดเดรสของพอร์ทที่ใช้ในการรับและส่งข้อมูลให้กับพอร์ทแบบ indirect ทั้ง 4 พอร์ทก็คือแอดเดรส 0210H

จากวงจรมันเมื่อเราต้องการจะอ้างถึงแอดเดรสของพอร์ทแบบ indirect นี้ ก็จะทำได้โดยการใช้คำสั่ง OUT ส่งข้อมูลให้กับพอร์ท 0211H โดยข้อมูลที่ส่งให้กับพอร์ท 0211H นี้จะขึ้นอยู่กับพอร์ทที่เราต้องการติดต่อกับ เช่น ถ้าเราต้องการจะติดต่อกับพอร์ทที่ 1 ก็ส่งข้อมูลเป็น 01H ให้กับพอร์ท 0211H และ เนื่องจากในวงจรมันเราทำการตีโค้ดเพียง 4 พอร์ท ดังนั้นข้อมูลจึงมีเพียง 4 ลักษณะคือ 01H , 02H , 03H และ 04H เมื่อพอร์ท 0211H นี้ได้รับข้อมูลที่เราส่งไปให้แล้ว ก็จะนำข้อมูลบิต D0 และ D1 ไปทำการตีโค้ด ซึ่งจะทำได้โดยสัญญาณตีโค้ดของทั้ง 4 พอร์ทตามที่เราต้องการ ส่วนการอ่านหรือเขียนข้อมูลลงบนพอร์ททั้ง 4 นี้ จะทำได้โดยใช้คำสั่ง IN หรือ OUT รับหรือส่งข้อมูลไปยังพอร์ท 0210 H

#### การใช้งานหน่วยความจำใน IBM/PC

สำหรับไมโครโปรเซสเซอร์เบอร์ 8088 ซึ่งใช้เป็น CPU ใน IBM/PC นี้จะมีความสามารถในการอ้างแอดเดรสของหน่วยความจำได้ถึง 1Mbyte และใน IBM/PC ก็ถูกออกแบบให้ใช้เนื้อที่ในหน่วยความจำเหล่านี้เพื่อการทำงานในส่วนต่าง ๆ ของระบบด้วย ดังนั้นในการที่จะศึกษาถึงระบบของ IBM/PC จึงจำเป็นต้องศึกษาถึงการใช้เนื้อที่ในหน่วยความจำของ IBM/PC ด้วย

หน่วยความจำภายใน IBM/PC นั้น จะแบ่งออกเป็น 2 ส่วน คือส่วนที่เป็น ROM ซึ่งอยู่ตำแหน่งแอดเดรส 64K ไบท์บน (0F0000H-0FFFFFFH) และส่วนที่เป็น RAM ซึ่งเริ่มต้นจากตำแหน่งแอดเดรสแรกคือ 00000H ขึ้นมา

สำหรับหน่วยความจำที่เป็น ROM ทั้ง 64Kbyte จะถูกใช้งานอยู่เพียง 40Kbyte เท่านั้นโดยภายใน ROM ทั้ง 40Kbyte นี้จะประกอบด้วยโปรแกรมในส่วน BIOS , Diagnostics , Cassette Operating System ( โปรแกรมส่วนนี้ใน IBM PC/XT จะไม่มี ) , Bootstrap Loader และ Interpreter ของภาษา BASIC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

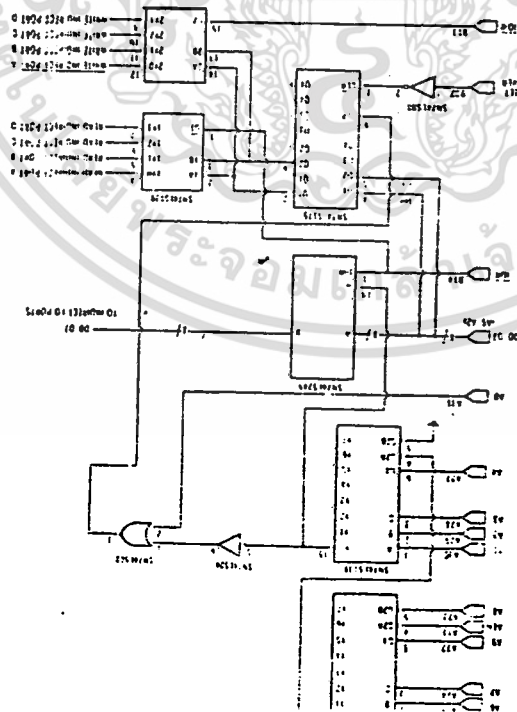
นอกจาก ROM 40Kbyte ที่กล่าวถึงนี้แล้ว ยังจะสามารถเพิ่ม ROM ให้กับระบบได้อีก 8Kbyte โดยเสียบเพิ่มเข้าไปในซอกเก็ต (socket) ที่เตรียมไว้บนเมนบอร์ด สำหรับแอดเดรสของหน่วยความจำในส่วนที่เหลืออยู่อีก 16Kbyte (  $64K-40K-8K=16K$  ) นั้นเป็นส่วนที่ถูกดีโค้ดไว้แล้วแต่ไม่ถูกใช้งานใดๆทั้งสิ้น ( คือเป็นแอดเดรสส่วนที่สูญเปล่า ) ในส่วนของแอดเดรสที่เป็นหน่วยความจำ ROM ทั้ง 64Kbyte นี้ เป็นส่วนที่ถูกดีโค้ดไว้เพื่อใช้งานบนเมนบอร์ดเท่านั้น ไม่สามารถนำไปใช้งานบนสล็อตของ IBM/PC ได้

หน่วยความจำในอีกส่วนหนึ่งซึ่งเป็นส่วนที่เป็น RAM นั้นจะเริ่มต้นจากแอดเดรส 00000H โดยแอดเดรสในส่วนของ 64Kbyte แรก ( 00000H-0FFFFH : ในกรณีของ IBM/PC/XT จะเป็น 256Kbyte ) จะถูกดีโค้ดบนเมนบอร์ด นอกจากนั้นจะเป็นส่วนของ RAM ที่ถูกเพิ่มเติมขึ้นโดยการ์ดต่างๆ บนสล็อตของ IBM/PC

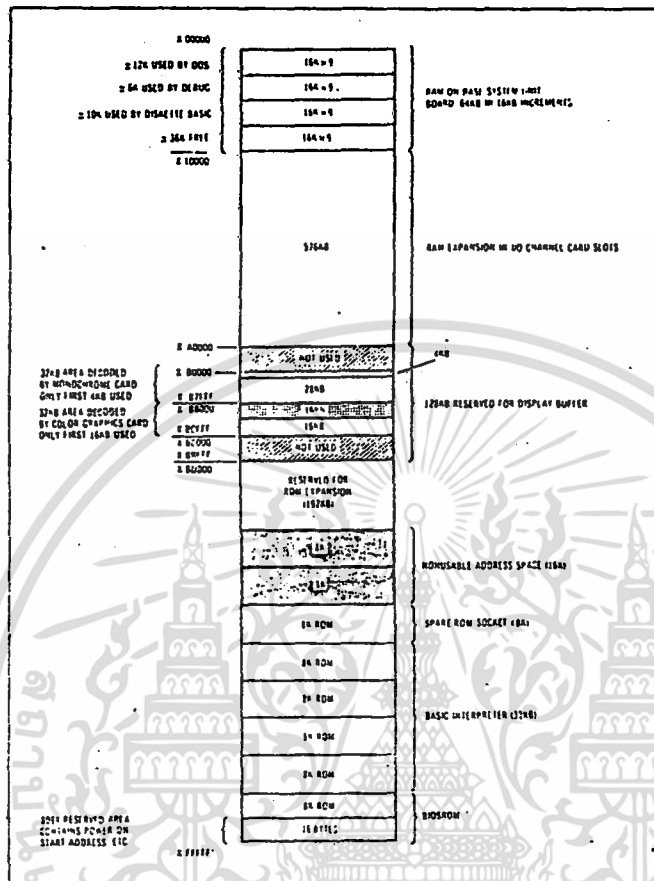
สำหรับการใช้งานหน่วยความจำ 64Kbyte แรกนี้จะแบ่งออกเป็นส่วนๆ เช่นเดียวกับหน่วยความจำส่วนที่เป็น ROM โดยหน่วยความจำ 12Kbyte แรกจะใช้สำหรับเก็บโปรแกรมส่วนที่เป็น DOS เมื่อมีการบูท DOS เข้ามาในระบบ และ เมื่อมีการโหลดโปรแกรม DEBUG เข้ามาในระบบ IBM/PC ก็จะใช้เนื้อที่ในอีก 6Kbyte ต่อมาในการเก็บโปรแกรม DEBUG นี้ และในกรณีที่มีการโหลดโปรแกรมที่เป็น Interpreter ของ Advance BASIC เข้ามาในระบบด้วย IBM/PC ก็จะใช้เนื้อที่ในหน่วยความจำอีก 10Kbyte ในการเก็บส่วนของโปรแกรมนี้นี้ ดังนั้นในส่วนของหน่วยความจำ 64Kbyte แรกนี้จะเหลือเนื้อที่สำหรับใช้งานอยู่อีก 36Kbyte อย่างไรก็ตามเนื้อที่ว่างที่เหลืออยู่นี้จะเปลี่ยนแปลงไปตามเวอร์ชันของซอฟต์แวร์ต่างๆที่ใช้ในระบบ

นอกจากหน่วยความจำทั้ง 2 ส่วนที่กล่าวถึงแล้ว ยังมีหน่วยความจำในส่วนอื่นๆอีกโดยเฉพาะในส่วนที่เกี่ยวข้องกับการแสดงผลออกทางจอภาพ หน่วยความจำในส่วนนี้เป็นส่วนที่เก็บข้อมูลซึ่งใช้ในการแสดงผลออกทางจอภาพ โดยทั่วไปจะเรียกหน่วยความจำนี้ว่าเป็น Display Buffer หน่วยความจำในส่วนนี้จะป็นหน่วยความจำ RAM ที่ถูกดีโค้ด และใช้งานบนการ์ดที่ทำหน้าที่ในการแสดงผลออกทางจอภาพ ( Display Card ) ซึ่งจะมีอยู่ 2 ลักษณะคือ การ์ดที่แสดงผลบนจอภาพสี ( Color ซึ่งประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Monitor ) หรือที่เรียกกันโดยทั่วไปว่า Color Graphics Card ซึ่งจะใช้หน่วยความจำขนาด 16Kbyte เป็น Display Buffer ส่วนการ์ดอีกลักษณะหนึ่งจะเป็นการ์ดที่แสดงผลออกบนจอ Monochrome หรือที่เรียกกันโดยทั่วไปว่า Monochrome Display Card ซึ่งจะใช้เนื้อที่ในหน่วยความจำเพื่อใช้เป็น Display Buffer เพียง 4K เท่านั้น อย่างไรก็ตามการ์ดที่ใช้ในการแสดงผลนี้ โดยทั่วไปจะใช้เพียงชนิดเดียวเท่านั้นดังนั้นเมื่อเราเลือกใช้การ์ดแสดงผลแบบใดแบบหนึ่งในระบบ เราก็จะสามารถใช้แอดเดรสของหน่วยความจำที่เป็น Display Buffer ของอีกการ์ดหนึ่งเพื่อนำไปใช้ในงานอื่นๆได้นอกจากแอดเดรสของหน่วยความจำที่จัดเตรียมไว้สำหรับใช้เป็น Display Buffer แล้วใน IBM/PC ยังกันเนื้อที่อีกส่วนหนึ่งไว้ด้วย เพื่อเตรียมไว้ให้กับอุปกรณ์หรือการ์ดอื่นๆที่อาจจะถูกสร้างขึ้นในอนาคตดังนั้นจึงควรที่จะหลีกเลี่ยงการใช้หน่วยความจำในส่วนนี้ไว้ด้วย ทั้งนี้เพื่อให้ระบบของเรานั้นสามารถใช้งานอุปกรณ์หรือการ์ดที่ถูกสร้างขึ้นใหม่เหล่านี้ได้ สำหรับรูปที่ 3.19 จะแสดงถึงแผนผังการใช้งานหน่วยความจำต่างๆภายในระบบของ IBM/PC



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.19 แผนผังการใช้งานหน่วยความจำใน IBM/PC

### การใช้งานหน่วยความจำใน IBM PC/XT

ภายใน IBM PC/XT จะมีการใช้งานหน่วยความจำในลักษณะที่คล้ายกับใน IBM PC เพียงแต่ขนาดของหน่วยความจำที่จัดไว้จะแตกต่างกัน กล่าวคือหน่วยความจำส่วนที่เป็น ROM นั้นจะมีขนาด 64Kbyte ( จาก 0F0000H-0FFFFFFH ) ซึ่งใช้สำหรับเก็บ BIOS , Interpreter ของภาษา BASIC ฯลฯ เช่นเดียวกับใน IBM PC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

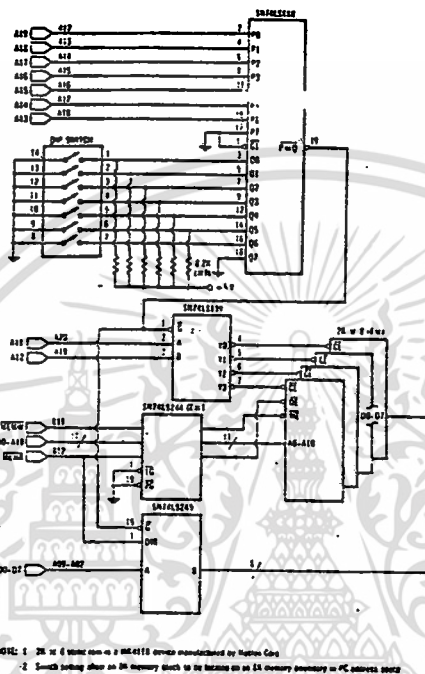
นอกจากนี้ยังเตรียมเนื้อที่ในหน่วยความจำอีก 192 Kbyte ( จาก 0C0000H-0EFFFFH )  
ไว้สำหรับหน่วยความจำ ROM ที่จะเพิ่มเติมขึ้นในภายหลัง

สำหรับหน่วยความจำ RAM บนเมนบอร์ดจะถูกเพิ่มขึ้นให้มีขนาดตั้งแต่ 128  
K\*9 จนถึง 256K\*9 โดยแอดเดรสของหน่วยความจำ RAM ในส่วนนี้จะอยู่ในช่วง  
00000H-3FFFFH สำหรับในกรณีที่มีความจำเป็นต้องใช้หน่วยความจำ RAM ที่มีขนาด  
มากกว่า 256Kbyte นี้ เราสามารถจะทำได้โดยการเสียบการ์ดที่ใช้ในการเพิ่มหน่วย  
ความจำให้กับ IBM PC/XT ลงบนสล๊อตเมนบอร์ดของ IBM PC/XT ซึ่งหน่วยความ  
จำที่สามารถจะเพิ่มเข้าไปในระบบนี้ จะมีขนาด 384Kbyte คือตั้งแต่แอดเดรส 40000H-  
9FFFFH

นอกจากนี้ยังมีหน่วยความจำ RAM อีกส่วนหนึ่ง ซึ่งเตรียมไว้สำหรับการแสดง  
ผลคือใช้เป็น Display Buffer อีก 128Kbyte จากแอดเดรส 0A0000H-0BFFFFH แต่จะ  
ถูกจัดไว้สำหรับการแสดงผลบน Monochrome Card และ Color Graphics Card เพียง  
การ์ดละ 32Kbyte เท่านั้น โดยบน Monochrome Card จะจัดไว้ตั้งแต่  
0B8000H-0BFFFFH แต่จะถูกใช้งานจริงเพียง 16Kbyte คือจาก 0B8000H จนถึง 0  
BBFFFFH เท่านั้น

#### การดีโค้ดแอดเดรสของหน่วยความจำ

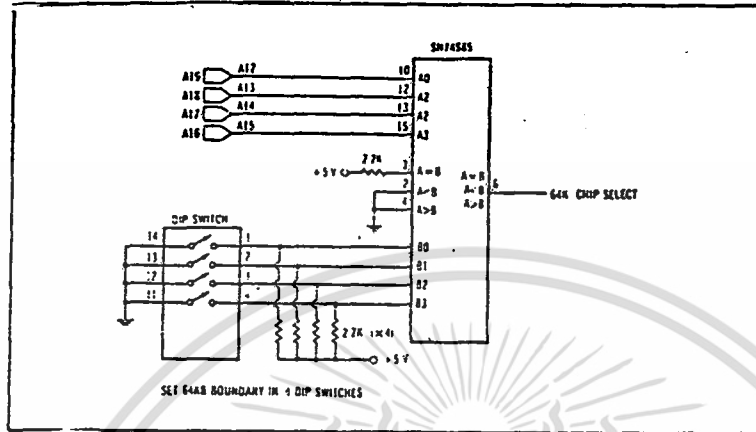
การดีโค้ดแอดเดรสของหน่วยความจำนี้จะมีลักษณะที่คล้ายคลึงกับวิธีการ  
ดีโค้ดแอดเดรสของพอร์ท I/O มาก - อย่างไรก็ตามการดีโค้ดแอดเดรสของหน่วยความ  
จำยังมีข้อแตกต่างจากการดีโค้ดแอดเดรสของพอร์ท I/O อยู่บางประการ กล่าวคือ  
การดีโค้ดแอดเดรสของหน่วยความจำต้องทำการดีโค้ดแอดเดรสทั้ง 20 บิตเพื่อให้  
สามารถอ้างแอดเดรสได้ครบทั้ง 1Mbyte และ การดีโค้ดแอดเดรสของหน่วยความจำ  
ไม่ใช่สัญญาณ AEN ในการควบคุมวงจรดีโค้ดเหมือนกับในการดีโค้ดแอดเดรสของ  
พอร์ท I/O สำหรับวงจรที่ใช้ในการดีโค้ดแอดเดรสของหน่วยความจำนั้น เราสามารถจะ  
นำเอาการดีโค้ดแบบ Fixed และแบบลิวทซ์เลือกเข้ามาใช้งานได้เช่นกัน



รูปที่ 3.20 ตัวอย่างวงจรที่ใช้ในการดีโค้ดแอดเดรสของหน่วยความจำ

จากรูปที่ 3.20 จะแสดงตัวอย่างวงจรที่ทำการดีโค้ดแอดเดรสของหน่วยความจำ Static RAM ขนาด 8Kbyte ภายในวงจรนี้จะมีวงจรส่วนที่เป็นบัฟเฟอร์รวมอยู่ด้วย ซึ่งในวงจรจะแสดงถึงการอินเวต และควบคุมทิศทางการส่งผ่านของข้อมูลของบัฟเฟอร์เหล่านี้ด้วย อย่างไรก็ตามวงจรดีโค้ดในลักษณะนี้จะใช้ได้สำหรับการดีโค้ดหน่วยความจำที่จำนวนแอดเดรสไม่มากนัก แต่ในกรณีที่จำเป็นต้องทำการดีโค้ดบล็อกของแอดเดรสที่มีจำนวนมาก เราอาจจะใช้วงจรในรูป 3.21 ช่วยได้ โดยใช้ร่วมกับหน่วยความจำประเภท DRAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

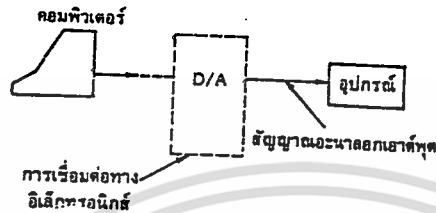


รูปที่ 3.21 ตัวอย่างวงจรดีโค้ดบล็อกแอดเดรสของหน่วยความจำ

จากวงจรในรูปที่ 3.21 เป็นวงจรที่ทำการดีโค้ดบล็อกแอดเดรสของหน่วยความจำขนาด 64Kbyte โดยตำแหน่งแอดเดรสของบล็อกของหน่วยความจำขนาด 64 Kbyte นี้จะกำหนดให้อยู่ในตำแหน่งใดก็ได้โดยการเชื่อมต่อตำแหน่งของ DIP Switch ที่ต่ออยู่กับขา B0-B3 ของ 74S85

### 3.2.3 การแปลงสัญญาณดิจิทัลเป็นอนาลอกสำหรับ IBM/PC

ในระบบคอมพิวเตอร์มีการทำงานเป็นแบบดิจิทัล การจะเชื่อมต่อเข้ากันได้กับสัญญาณอนาลอก จำเป็นต้องมีการแปลงสัญญาณดิจิทัลให้เป็นสัญญาณอนาลอก เพื่อทำการควบคุมอุปกรณ์ภายนอกแบบอนาลอกนั้น แสดงดังไดอะแกรมรูปที่ 3.22



รูปที่ 3.22 ไดอะแกรมการเปลี่ยนสัญญาณดิจิทัลเป็นอนาลอก เพื่อเข้ากันได้กับอุปกรณ์ภายนอกแบบอนาลอกนั้น

อุปกรณ์ภายนอกแบบอนาลอก ที่ถูกควบคุมโดยสัญญาณดิจิทัลจาก คอมพิวเตอร์ ได้แก่ การควบคุมความเร็วของ DC มอเตอร์ การควบคุมเฟสแรงดัน ไฟฟ้าภาคเพาเวอร์คอนโทรล เป็นต้น การแปลงเปลี่ยนสัญญาณดิจิทัลเป็นอนาลอก มีความสัมพันธ์กันแบบสมนัย โดยถ้าหากสัญญาณดิจิทัลที่ใช้มีค่าจำนวนบิตเท่ากับ  $X$  บิต เมื่อต้องการเปลี่ยนเป็นสัญญาณอนาลอกแรงดันไฟฟ้าเท่ากับ  $Y$  โวลต์ เราพบว่าแต่ละช่วง (step) ของสัญญาณที่เปลี่ยนไปจะแตกต่างกัน

เมื่อสัญญาณดิจิทัลเปลี่ยนไปแต่ละบิต สัญญาณอนาลอกที่เปลี่ยนไปแต่ละช่วงจะมีค่าเท่ากับ  $Y / (2^X - 1)$  โวลต์ ยกตัวอย่าง ถ้าสัญญาณดิจิทัลมีอินพุตจำนวนบิตเป็น 10 บิต จะมีค่าเท่ากับ  $2^{10} - 1$  เท่ากับ 1023 แสดงการเปลี่ยนค่าแต่ละบิตจาก 0-1024 ดังรูปที่ 3.23

10 บิต									
D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	0	0	1
0	0	0	0	0	0	0	0	1	0
.	.	.	.	.	.	.	.	.	.
.	.	.	.	.	.	.	.	.	.
.	.	.	.	.	.	.	.	.	.
1	1	1	1	1	1	1	1	1	1

} 1024 ค่า

รูปที่ 3.23 การเปลี่ยนค่าแต่ละบิต D0-D9 จาก 0 ถึง 1024

และสัญญาณอนาลอกที่เอาท์พุท แรงดันไฟฟ้าออกมามีค่ามากที่สุดเป็น 10 โวลต์ ฉะนั้นแต่ละช่วงของแรงดันไฟฟ้าที่เปลี่ยนไปเมื่อค่าแต่ละบิตเปลี่ยน จะเท่ากับ 10.0 โวลต์/1023 หรือ 0.009775 โวลต์ หรือประมาณ 10 มิลลิโวลต์ ตามลำดับ ฉะนั้นเมื่อค่าแต่ละบิตเปลี่ยนไป 1 บิต ทำให้สัญญาณเอาท์พุทแรงดันไฟฟ้าเปลี่ยนไปช่วงละประมาณ 10 มิลลิโวลต์ จะให้แรงดันเอาท์พุทอยู่ในช่วง 0.00 ถึง +10.00 โวลต์ดังรูปที่ 3.24

และในกรณีที่มีการเปลี่ยนจำนวนบิตของสัญญาณดิจิทัลเป็น 12 บิต ( $2^{12}-1=4096-1$ ) อินพุทเข้าพบว่าสัญญาณแรงดันเอาท์พุทที่เปลี่ยนไปแต่ละช่วงจะเป็น 10.0 โวลต์/(496-1) = 0.0024 โวลต์ และถ้าเปลี่ยนจำนวนบิตใหม่เป็น 6 บิต ( $2^6-1=64-1$ ) อินพุทเข้า พบว่าสัญญาณแรงดันเอาท์พุทที่เปลี่ยนไปแต่ละช่วงเป็น 10.0 โวลต์/(64-1) = 0.158 โวลต์ แสดงการเปลี่ยนไปแต่ละช่วงของสัญญาณอนาลอก เมื่อเปลี่ยนจำนวนบิตอินพุทเข้าของสัญญาณดิจิทัล ดังรูปที่ 3.25

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดันเอาต์พุต

10.00 V

9.99 V

9.98 V

0.05 V

0.04 V

0.03 V

0.02 V

0.01 V

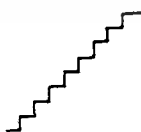
0.00 V

สัญญาณแรงดัน  
ที่เปลี่ยนไปแต่ละช่วง

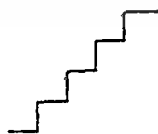
D0	0	1	0	1	0	1	1	0	1
D1	0	0	1	1	0	0	0	1	1
D2	0	0	0	0	1	1	1	1	1
D3	0	0	0	0	0	0	1	1	1
D4	0	0	0	0	0	0	1	1	1
D5	0	0	0	0	0	0	1	1	1
D6	0	0	0	0	0	0	1	1	1
D7	0	0	0	0	0	0	1	1	1
D8	0	0	0	0	0	0	1	1	1
D9	0	0	0	0	0	0	1	1	1

ดิจิตอล อินพุต

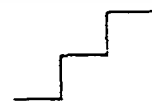
รูปที่ 3.24 ความสัมพันธ์ระหว่างค่าดิจิตอลกับแรงดันเอาต์พุตของ DAC 10 บิต



ดิจิตอลอินพุต 12 บิต



ดิจิตอลอินพุต 10 บิต



ดิจิตอลอินพุต 6 บิต

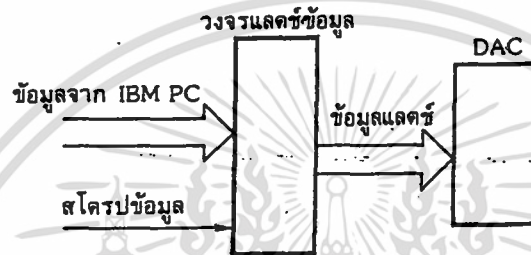
รูปที่ 3.25 การเปลี่ยนช่วงของสัญญาณอนาลอกเอาต์พุตเมื่อเปลี่ยน

จำนวนบิตของสัญญาณดิจิตอลอินพุตเป็น 12, 10, 6 บิต

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้เพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

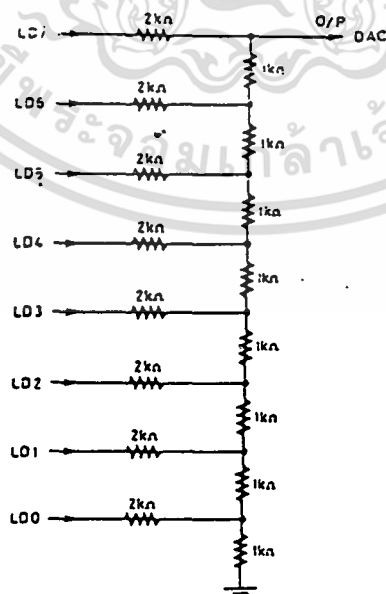
จากรูป 3.25 พบว่า ถ้าหากเพิ่มจำนวนบิตของสัญญาณดิจิทัลมากขึ้น จะทำให้ สัญญาณอนาลอกแต่ละช่วงมีค่าน้อยลง ซึ่งเป็นการเพิ่มความละเอียดของสัญญาณมากขึ้น

การแปลงผันสัญญาณดิจิทัลเป็นอนาลอกหรือ DAC(D/A) สามารถกระทำได้โดยวงจรถ่ายสัญญาณดิจิทัลเชื่อมต่อเข้ากับ IBM/PC แสดงไดอะแกรมดังรูปที่ 3.26



รูปที่ 3.26 ไดอะแกรมการเชื่อมต่อวงจร DAC เข้ากับ IBM/PC

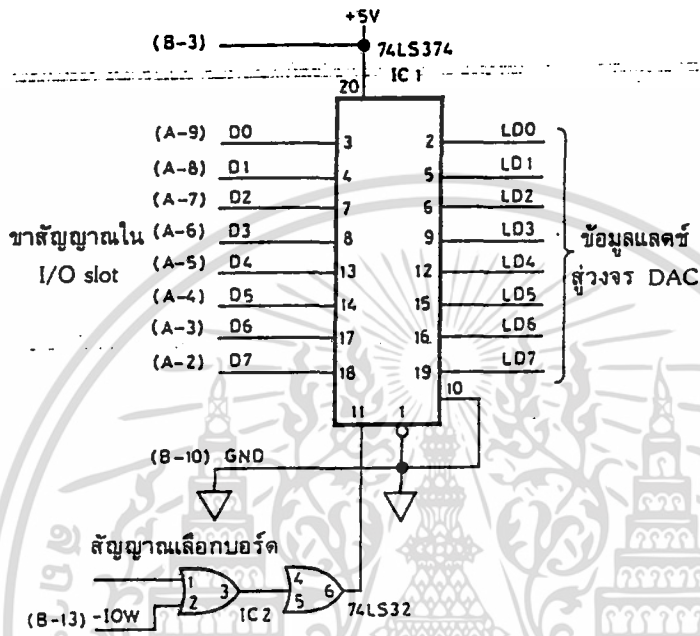
วงจร DAC ขนาด 8 บิต สามารถใช้แบบ R-2R ladder แสดงรายละเอียดของวงจรดังรูปที่ 3.27 โดยที่ทำการเชื่อมต่อขา Data D0-D7 เข้ากับวงจรแลตช์ข้อมูล (latch data) ที่เชื่อมต่อ



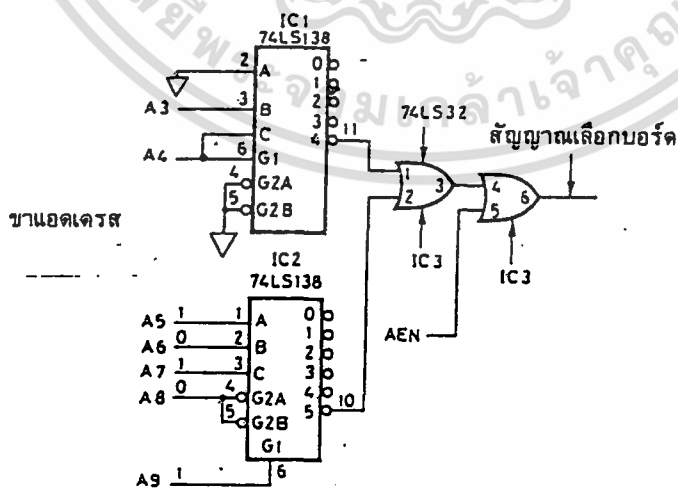
รูปที่ 3.27 รายละเอียดของวงจร DAC แบบ R-2R ladder ขนาด 8 บิต

เอกสารนี้เป็นเอกสารทรัพย์สินทางปัญญาที่สงวนลิขสิทธิ์ไว้เพื่อใช้ประโยชน์ในการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เข้ากับ IBM PC ทาง I/O slot ที่มีการ์ดที่ได้แอดเดรสพอร์ตหมายเลข 2B0H-2B7H แสดงรายละเอียดของวงจรดังรูปที่ 3.28 และรูปที่ 3.29 ตามลำดับ

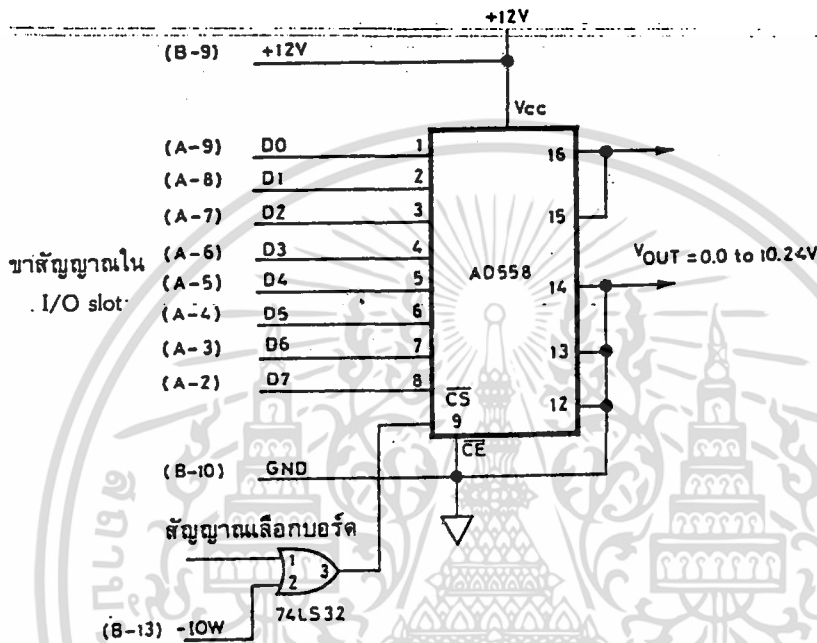


รูปที่ 3.28 รายละเอียดวงจรแลตซ์ข้อมูล



เอกสารรูปที่ 3.29 รายละเอียดวงจรที่ได้แอดเดรสพอร์ตหมายเลข 2B0H-2B7H ซึ่งประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และในกรณีที่ใช้ IC DAC เบอร์ AD558 สามารถเชื่อมต่อเข้ากับ IBM PC ได้โดยตรง แสดงรายละเอียดของวงจรเชื่อมต่อกับ IC AD558 ดังรูปที่ 3.30 โดยที่ สามารถใช้วงจรตีโค้ดแอดเดรสพอร์ต ที่แสดงดังรูปที่ 3.29 ได้ทางขา 1 ของ IC 74LS32

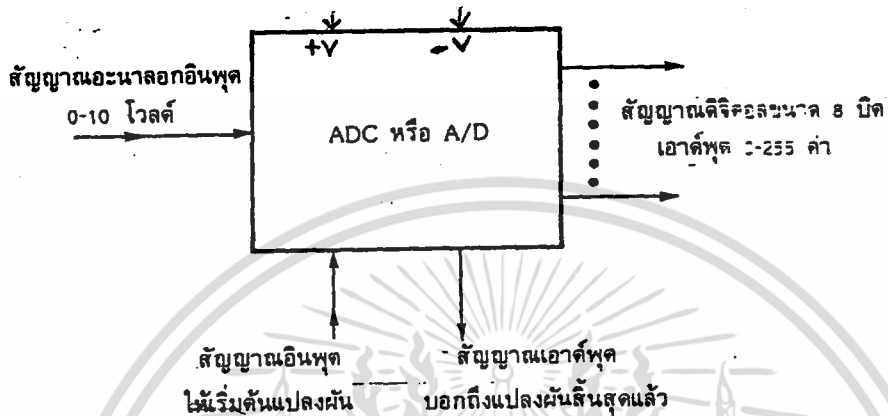


รูปที่ 3.30 รายละเอียดการเชื่อม IC DAC ขนาด 8 บิต เบอร์ AD 558 เข้ากับ I/O slot บน IBM/PC โดยที่สัญญาณอนาลอกเอาต์พุตอยู่ในช่วง 0 ถึง 10.24 โวลต์ จากรูปที่ 3.27 ซึ่งเป็นวงจร DAC ขนาด 8 บิต แบบ R-2R ladder พบว่าการเปลี่ยนสัญญาณดิจิตอลขนาด 8 บิต จาก 0-255 ค่าเป็นสัญญาณอนาลอกมีค่า 0-5 โวลต์ โดยที่การเปลี่ยนแต่ละช่วงจะมีค่าเท่ากับ  $5 \text{ โวลต์} / (2^8 - 1) = 0.019 \text{ โวลต์}$  และจากรูปที่ 3.30 เป็นวงจร DAC ขนาด 8 บิต โดยใช้ IC เบอร์ AD558 พบว่า สัญญาณดิจิตอลขนาด 8 บิต จาก 0-255 ค่าเป็นสัญญาณอนาลอกมีค่า 0-10.24 โวลต์ โดยที่การเปลี่ยนแต่ละช่วงของสัญญาณอนาลอกเอาต์พุตจะมีค่าเท่ากับ  $10.24 \text{ โวลต์} / (2^8 - 1) = 0.040 \text{ โวลต์}$  ตามลำดับ

### 3.2.4 การแปลงผันสัญญาณอนาลอกเป็นดิจิตอลสำหรับ IBM/PC

การแปลงผันสัญญาณอนาลอกเป็นดิจิตอลที่เรียกว่า ADC หรือ A/D เป็นการแปลงสัญญาณแรงดันในช่วงใดๆ เป็นสัญญาณดิจิตอล เพื่อที่จะนำเข้าสู่ IBM PC ขนด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PC ถ้าช่วงแรงดันนั้นสมมติว่ามีค่าจาก 0 ถึง 10 โวลต์ เปลี่ยนเป็นดิจิตอลขนาด 8 บิต  
ค่าจาก 0 ถึง 255 แสดงไดอะแกรมดังรูปที่ 3.31



รูปที่ 3.31 ไดอะแกรม ADC หรือ A/D

จากรูปที่ 3.31 แสดงว่า ถ้าแรงดันอินพุตมีค่าต่ำสุดเป็น 0 โวลต์ ค่าดิจิตอล 8 บิต จะเท่ากับ 0 แต่ถ้าแรงดันอินพุตมีค่ามากที่สุดคือ 10 โวลต์ ค่าของดิจิตอลสูงสุด จะเท่ากับ 255 ตามลำดับ ฉะนั้นการคิดแรงดันอินพุตช่วงใดๆ ที่ทำให้ค่าดิจิตอลเปลี่ยนค่าไป 1 ค่า สามารถหาได้จาก

$$\begin{aligned} \text{แรงดันอินพุตมากที่สุด} / \text{ค่าดิจิตอลมากที่สุด} &= 10/255 \\ &= 0.039215 \text{ โวลต์} \\ &= 0.04 \text{ โวลต์} \end{aligned}$$

นั่นคือ ค่าแรงดันอินพุต 0.04 โวลต์ จะทำให้ค่าตัวเลขดิจิตอลเปลี่ยนไปเป็น 1 แสดงตารางการเปลี่ยนค่าดิจิตอลกับแรงดันอินพุตได้ ดังตารางที่ 3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.1 การเปลี่ยนค่าดีจิตอล(D) เป็นค่าแรงดันอินพุต(V)

การเปลี่ยนค่าดีจิตอลกับแรงดันอินพุต									
D	V	D	V	D	V	D	V	D	V
0	0.00	1	0.04	2	0.08	3	0.12	4	0.16
5	0.20	6	0.24	7	0.27	8	0.31	9	0.35
10	0.39	11	0.43	12	0.47	13	0.51	14	0.55
15	0.59	16	0.63	17	0.67	18	0.71	19	0.75
20	0.78	21	0.82	22	0.85	23	0.90	24	0.94
25	0.98	25	1.02	27	1.06	28	1.10	29	1.14
30	1.18	31	1.22	32	1.25	33	1.29	34	1.33
35	1.37	36	1.41	37	1.45	38	1.49	39	1.63
40	1.57	41	1.61	42	1.65	43	1.69	44	1.73
45	1.76	46	1.80	47	1.84	48	1.88	49	1.92
50	1.96	51	2.00	52	2.04	53	2.06	54	2.12
55	2.16	56	2.20	57	2.24	58	2.27	59	2.31
60	2.35	61	2.39	62	2.43	63	2.47	64	2.51
65	2.55	66	2.59	67	2.63	68	2.67	69	2.71
70	2.75	71	2.78	72	2.82	73	2.86	74	2.90
75	2.94	76	2.98	77	3.02	78	3.06	79	3.10
80	3.14	81	3.18	82	3.22	83	3.25	84	3.29
85	3.33	86	3.37	87	3.41	88	3.45	89	3.49
90	3.53	91	3.57	92	3.61	93	3.65	94	3.69
95	3.73	96	3.76	97	3.80	98	3.84	99	3.88
100	3.91	101	3.96	102	4.00	103	4.04	104	4.08
105	4.12	106	4.16	107	4.20	108	4.24	109	4.27
110	4.31	111	4.35	112	4.39	113	4.43	114	4.47
115	4.51	116	4.55	117	4.59	118	4.63	119	4.67
120	4.71	121	4.75	122	4.78	123	4.82	124	4.86
125	4.90	126	4.94	127	4.98	128	5.02	129	5.06

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเปลี่ยนค่าดิจิตอลกับแรงดันอินพุต									
D	V	D	V	D	V	D	V	D	V
130	5.10	131	5.14	132	5.18	133	5.22	134	5.25
135	5.29	136	5.33	137	5.37	138	5.41	139	5.45
140	5.49	141	5.53	142	5.57	143	5.61	144	5.65
145	5.69	146	5.73	147	5.76	148	5.80	149	5.84
150	5.88	151	5.92	152	5.96	153	6.00	154	6.04
155	6.08	156	6.12	157	6.16	158	6.20	159	6.24
160	6.27	161	6.31	162	6.35	163	6.39	164	6.43
165	6.47	166	6.51	167	6.55	168	6.59	169	6.63
170	6.67	171	6.71	172	6.75	173	6.78	174	6.82
175	6.86	176	6.90	177	6.94	178	6.98	179	7.02
180	7.06	181	7.10	182	7.14	183	7.18	184	7.22
185	7.25	186	7.29	187	7.33	188	7.37	189	7.41
190	7.45	191	7.49	192	7.53	193	7.57	194	7.61
195	7.65	196	7.69	197	7.73	198	7.76	199	7.80
200	7.84	201	7.88	202	7.92	203	7.96	204	8.00
205	8.04	206	8.08	207	8.12	208	8.16	209	8.20
210	8.24	211	8.27	212	8.31	213	8.35	214	8.39
215	8.43	216	8.47	217	8.51	218	8.55	219	8.59
220	8.63	221	8.67	222	8.71	223	8.75	224	8.78
225	8.82	226	8.86	227	8.90	228	8.94	229	8.98
230	9.02	231	9.06	232	9.10	233	9.14	234	9.18
235	9.22	236	9.25	237	9.29	238	9.33	239	9.37
240	9.41	241	9.45	242	9.49	243	9.53	244	9.57
245	9.61	246	9.65	247	9.69	248	9.73	249	9.76
250	9.80	251	9.84	252	9.88	253	9.92	254	9.96
255	10.00								

D-ค่าดิจิตอล V-แรงดันอินพุต

การเปลี่ยนค่าดิจิตอลที่อ่านได้โดย IBM PC เป็นค่าแรงดันอินพุตสามารถ  
กระทำได้ โดยการแทนค่าในสมการต่อไปนี้คือ

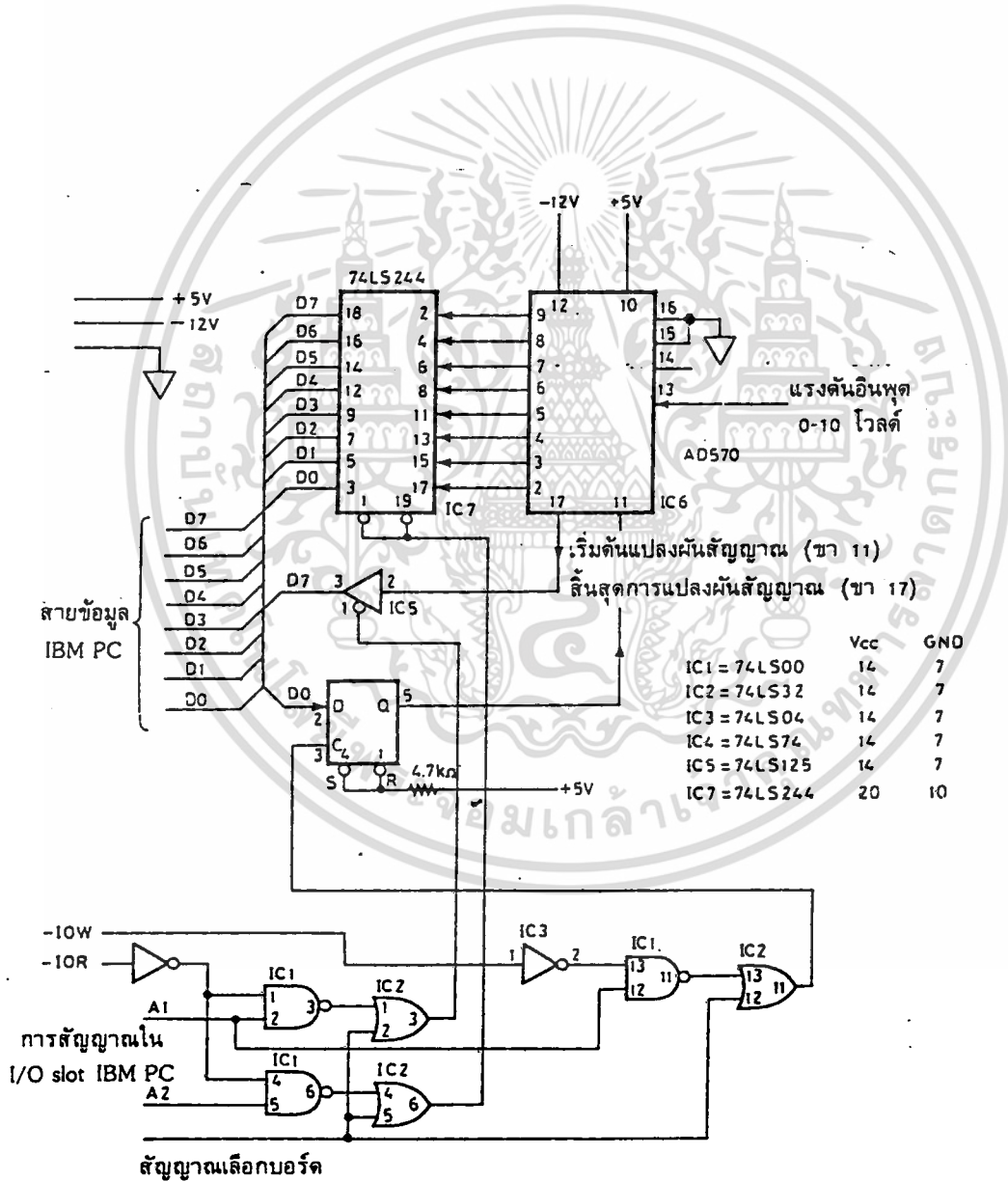
แรงดันอินพุตเท่ากับตัวเลขดิจิตอลที่อ่านได้ \* (10/255)

ตัวอย่าง ถ้าตัวเลขดิจิตอลที่อ่านได้เท่ากับ 206 เมื่อแทนค่าลงในสมการจะได้

$206 * (10/255) = 8.08$  โวลต์ ซึ่งเมื่อลองเปรียบเทียบกับค่าในตารางที่ 3.1 พบว่าเท่ากัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเชื่อมต่อ ADC เข้ากับ IBM PC ได้ใช้ IC เบอร์ AD570 แสดงรายละเอียดของวงจรการเชื่อมต่อดังรูปที่ 3.32 ซึ่ง IC AD570 ใช้ไฟเลี้ยง +5 โวลต์,-12 โวลต์ สามารถใช้ร่วมกับกับไฟเลี้ยง IBM PC ได้สัญญาณอนาลอกที่เข้าสู่ IC (AD570) ระหว่าง 0 ถึง 10 โวลต์ จะถูกเปลี่ยนเป็นสัญญาณดิจิตอลขนาด 8 บิต ค่าระหว่าง 0 ถึง 255 ผ่านทางบัฟเฟอร์ IC 74LS244 เข้า D0 ถึง D7 ของ IBM PC



รูปที่ 3.32 รายละเอียดของวงจร ADC เชื่อมต่อกับ I/O slot บน IBMPC โดยใช้ IC AD570

การทำงานเริ่มโดยการส่งสัญญาณ low เพื่อทำการแปลงผันสัญญาณเป็นดิจิทัล  
 ตอลเสร็จสิ้น IC6เมื่อทำการแปลงผันสัญญาณเป็นดิจิทัลตอลเสร็จสิ้น IC6ก็จะส่งสัญญาณ  
 บ่งบอกการสิ้นสุดการแปลงผันแก่ IBM PC ทางขา 17 เพื่อให้ IBM PC ทำการอ่านข้อมูล  
 มวลดิจิทัลเข้าผ่านบัฟเฟอร์ IC7 ได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

### ส่วนประกอบของระบบที่ทำการสร้างขึ้น

#### 4.1 ระบบ Mechanics

ซึ่งประกอบด้วยสองส่วนหลัก ดังต่อไปนี้

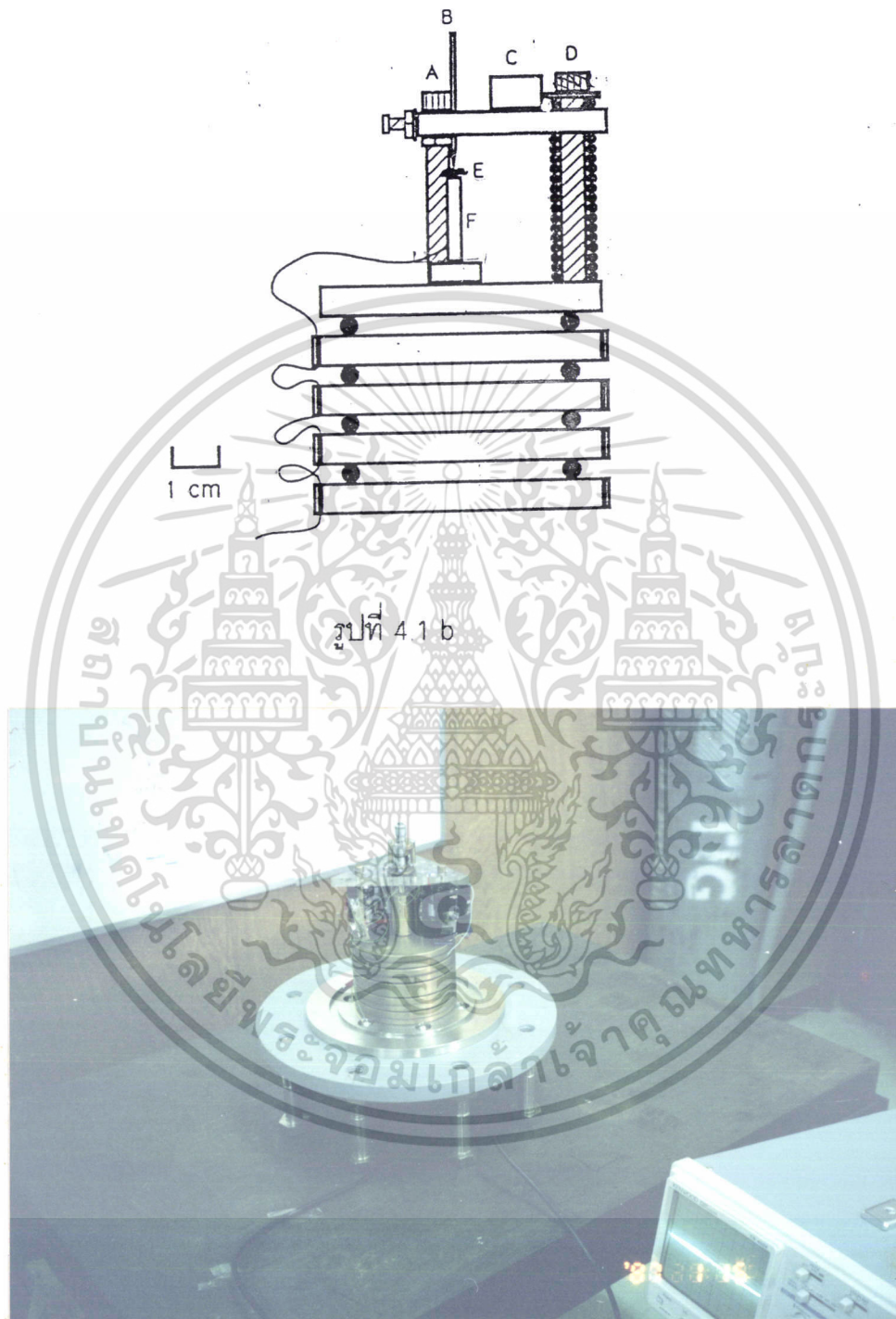
##### 4.1.1 ส่วนของการปรับหัวเข็ม

ในส่วนของการจัดปลายเข็ม ให้เข้าใกล้พื้นผิวสารตัวอย่างโดยในลักษณะของการปรับเวอร์เนียด้วยมือ นั้นได้ทำการสร้างแท่นและส่วนยึด ส่วนปรับต่าง ๆ มีลักษณะดังรูปที่ 4.1 a, b และ c



รูปที่ 4.1 a

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.1 c

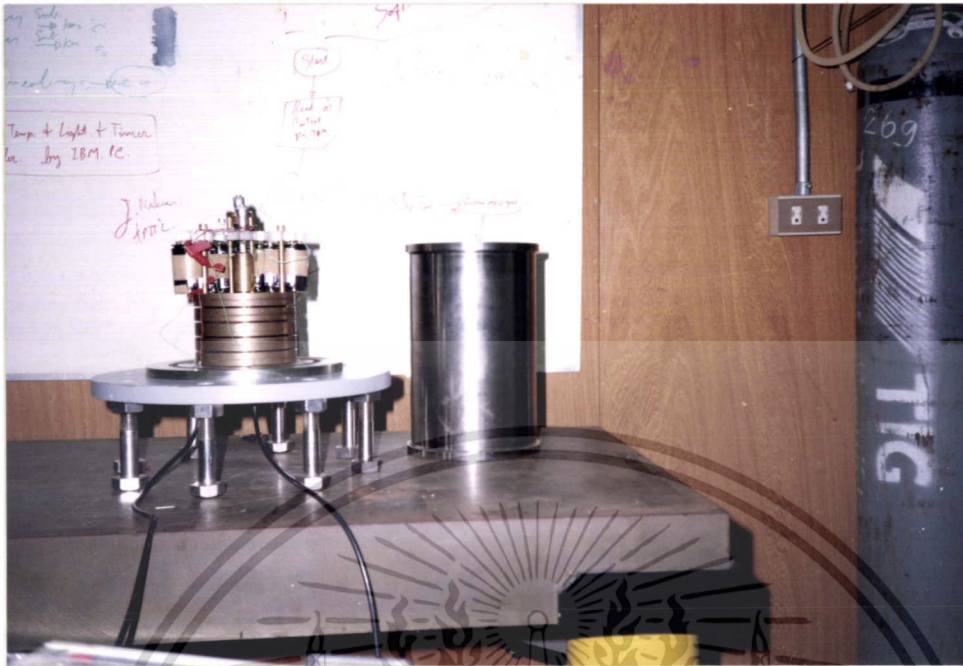
รูปที่ 4.1 (a) ระบบคานของส่วนปรับเข็ม (b) ระบบเมื่อมองด้านข้าง (c) ระบบของจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คานหตระยะนี้สามารถเลื่อนเข็ม (probe) เข้าหา sample ได้ในระดับของไมโครเมตร โดยระบบทั้งหมดจะวางอยู่บนแผ่นพลาสติกรูปสามเหลี่ยมซึ่งจะถูกยึดติดกับเสาทองเหลือง จากรูปที่ 4.1(c) เทียบกับรูปที่ 4.1(b) เลื่อนไมโครมิเตอร์ (A) เป็นตัวขยับเข็มเข้าหา sample แบบหยาบและจากนั้นสามารถเลื่อนเข็มเข้าหา sample ในระดับของไมโครเมตร ด้วยการหมุนไมโครมิเตอร์ (B) โดยหมุนไมโครมิเตอร์ (B) ไปหนึ่งช่อง (สเกลด้านข้าง) จะทำให้สกรูทองเหลืองกดคานลงไป  $10^{-5}$  เมตร ในขณะเดียวกับเข็มก็จะเคลื่อนเข้าหา sample 1 ไมโครเมตร ซึ่งในการปรับระยะแต่ละครั้งจะมองผ่านกล้องจุลทัศน์ เพื่อให้เข็มเลื่อนเข้าหา sample มากที่สุดก่อนที่จะทำการจ่ายแรงดันไฟฟ้าให้กับ PZT เพื่อขยับ sample เข้าหาเข็มในสัดส่วน  $-4.343 \text{ nm/V}$

#### 4.1.2 ระบบป้องกันการสั่นสะเทือน

คานหตระยะที่กล่าวมาข้างต้นจะถูกยึดกับฐานรองด้วยแท่งทองเหลือง โดยที่ฐานรองจะประกอบไปด้วยแผ่นทองเหลืองรูปวงกลม 5 แผ่น วางซ้อนกันอยู่ แท่งทองเหลืองที่ติดกับคานไว้จะวางอยู่บนฐานรองแผ่นทองเหลืองชั้นบนสุด และระหว่างแผ่นทองเหลืองจะมี O-ring ขึ้นไว้ทำให้แต่ละชั้นเป็นอิสระต่อกัน ดังนั้นจึงสามารถลดการสั่นสะเทือนที่จะส่งผ่านขึ้นไปยังชั้นบนสุดได้ จากนั้นระบบทั้งหมดจะถูก shield ด้วย chamber ที่เป็นสเตนเลสเพื่อป้องกันการสั่นสะเทือนจากภายนอกแล้วจะมีเพียงขั้ว connector 8 ขั้วเท่านั้นที่ใช้เป็นแหล่งติดต่อกับระบบภายนอกโดยในการทดลองแต่ละครั้งระบบ mechanic จะวางอยู่บนโต๊ะป้องกันการสั่นสะเทือนอีกทีหนึ่งดังแสดงไว้ในรูปที่ 4.2



รูปที่ 4.2 ระบบป้องกันการสั่นสะเทือนของเครื่อง STM

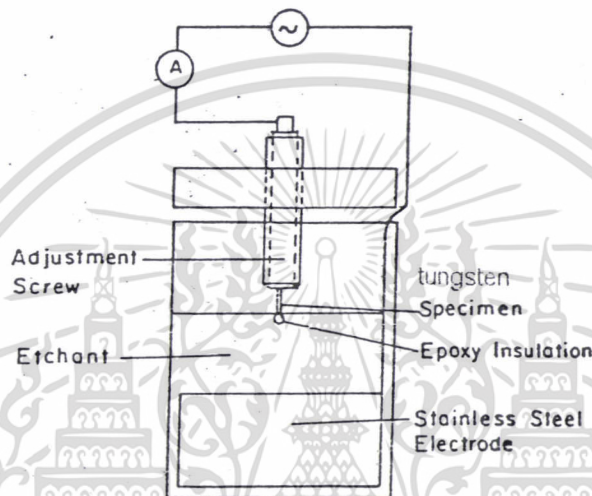


รูปที่ 4.3 ระบบปิดที่วางอยู่บนโต๊ะป้องกันการสั่นสะเทือน

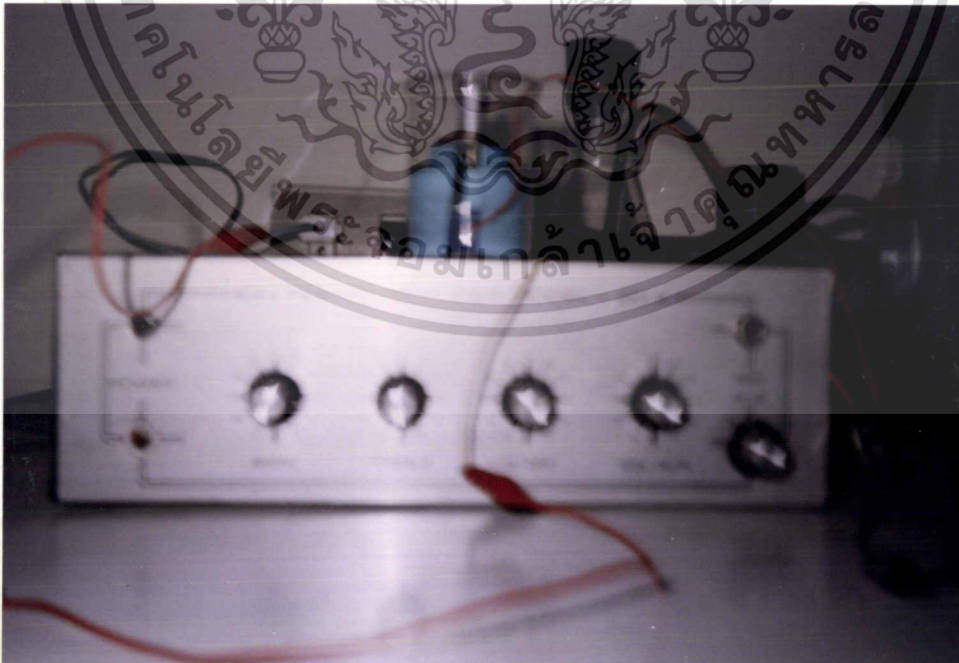
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 4.2 เข็ม (probe)

ลวดทังสเตนที่มีเส้นผ่านศูนย์กลาง 0.5 มิลลิเมตรสามารถนำมาทำเป็นเข็มสำหรับเครื่อง STM ด้วยวิธีการกัดกร่อนด้วยสารละลาย โดยจัดอุปกรณ์ดังรูปที่ 4.4



รูปที่ 4.4 ( a )



รูปที่ 4.4 ( b )

รูปที่ 4.4(a) diagram การทำ probe ของ STM (b) การจัดอุปกรณ์จริงที่ใช้ในการทำ probe  
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้ใดเห็นใบเซปรีเอชันด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

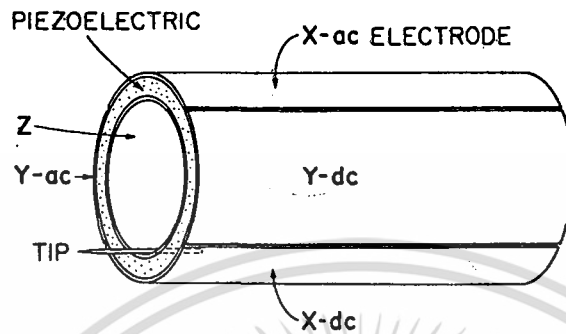
ขั้นตอนในการทำเข็มมีดังต่อไปนี้

1. บัดกรีลวดทั้งสแตนเข้ากับแท่งทองเหลืองเพื่อให้เข็มที่ต้องการทำขึ้นมาขึ้นวางอยู่บนแท่งทองเหลือง ซึ่งแท่งทองเหลืองนี้จะนำไปใช้ติดกับไมโครมิเตอร์อีกครั้งหนึ่ง
2. ทำความสะอาดแท่งทองเหลืองด้วยการต้มในไฮดรอลิเอทิสัน 10 นาที จากนั้นต้มใน อะซิโตน 10 นาที แล้วล้างด้วยน้ำสะอาด จากนั้นจึงเป่าให้แห้ง
3. เคลือบ epoxy ที่ปลายอีกด้านหนึ่งของลวดทั้งสแตนให้เป็นกระเปาะ แล้วปล่อยให้แข็ง epoxy แห่งสนิท
4. นำแท่งทองเหลืองสวมเข้ากับไมโครมิเตอร์ที่วางบนฐานรอง (PVC) ซึ่งจะมีสแตนเลสรูปทรงกระบอกวางสวมอยู่ด้านในเพื่อใช้เป็นขั้วไฟฟ้า
5. เติมสารละลาย NaOH 10% โดยให้ระดับของสารละลายเกือบสัมผัสกับแท่งทองเหลือง
6. ป้อนไฟ AC 10 - 20 โวลต์ ความถี่ (400Hz) ซึ่งจะมีกระแส 0.5-1 A ไหลในวงจร
7. สังเกตดูจนกว่ากระเปาะของ epoxy จะหลุดออกจากปลายของเส้นลวด จากนั้นหยุดการป้อนไฟ AC แล้วนำเข็มที่กัดได้ล้างด้วยน้ำสะอาดอีกครั้งหนึ่งแต่ต้องระวังมิให้ปลายเข็มไปสัมผัสกับสิ่งใด เพราะจะทำให้ปลายเข็มเกิดการงอได้โดยที่ตามองไม่เห็น

#### 4.3 รูปทรงของ PZT-5A

การเคลื่อนของปลายเข็มในระยะทางระดับของนาโนเมตร กระทำได้โดยใช้สมบัติ piezoelectric ของสาร Lead-Zirconium-Titanate ceramic PZT-5A ซึ่งเป็นลักษณะของท่อทรงกระบอกซึ่งมีขั้วอิเล็กโทรดที่ผิวด้านนอกอยู่ 4 ขั้วอย่างสมมาตร และที่ผิวด้านในอีกหนึ่งขั้ว การยืดหรือหดตัวของท่อดังกล่าวในแนวตามยาว ( แกน Z ) กระทำได้โดยป้อนความต่างศักย์  $-V_z(+V_z)$  และสำหรับในแนวตั้งฉาก ( แกน x หรือ y ) กระทำได้โดยป้อนความต่างศักย์  $-V_x(+V_x)$  และ  $-V_y(+V_y)$  ตามลำดับ

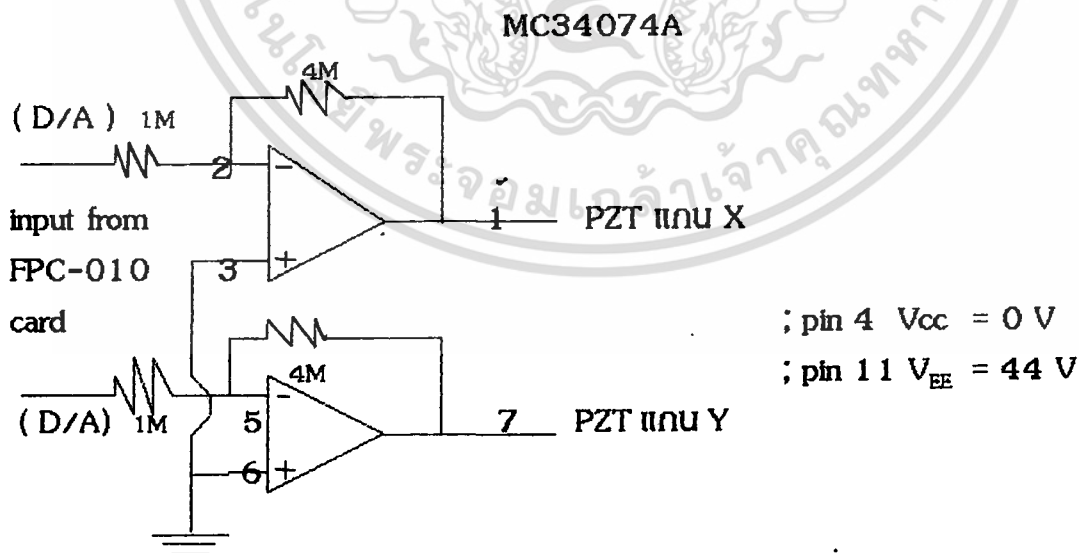
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 รูปแบบของ PZT-5A

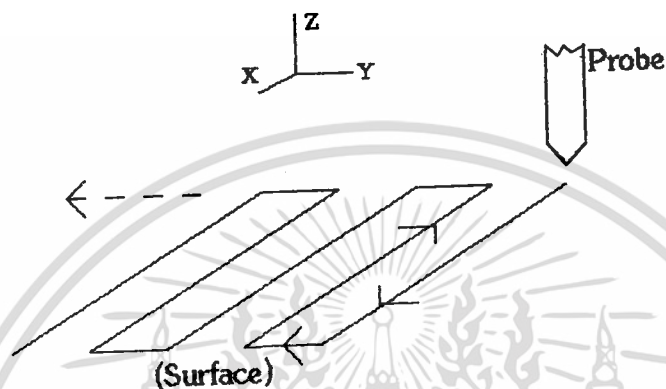
#### 4.4 การทำงานของโปรแกรมที่ป้อนแรงดันให้กับ PZT-5A

ในการทำให้เข็มเลื่อนไปตามแกน X,Y,Z ในระยะทางที่ไม่น้อยเกินไปนั้น จำเป็นจะต้องมีวงจรขับแรงดันไฟฟ้าที่เหมาะสมแก่ PZT วงจรดังกล่าวมีลักษณะดังรูปที่ 4.6 (a)และ(b)



รูปที่ 4.6 ( a )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

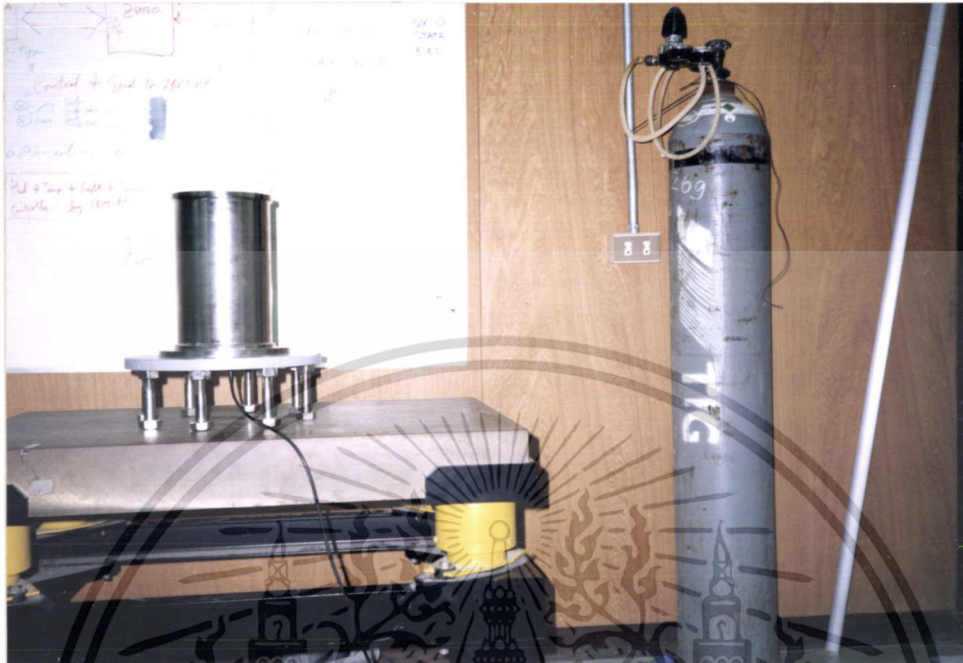


รูปที่ 4.6 ( b )

รูปที่ 4.6(a) วงจรขับ PZT-5A (b) ลักษณะการเลื่อนของ PZT-5A

#### 4.5 ส่วนป้องกันสัญญาณรบกวน

เนื่องจากสัญญาณกระแส tunneling มีค่าต่ำจึงง่ายต่อการที่จะถูกบดบังด้วยสัญญาณรบกวนต่าง ๆ เช่นจากกรณีของสัญญาณ 50 เฮิรตซ์ของไฟบ้าน เป็นต้น จึงจำเป็นต้องมีการชิลด์(shield)ซึ่งในที่นี้กระทำโดยใช้แชมเบอร์(chamber)ทำด้วยแผ่นโลหะครอบบนฐานรอง (base-plate) ที่มีขั้ว BNC จำนวนแปดขั้วดังรูปที่ 4.7(a) และ (b)



รูปที่ 4.7 (a)



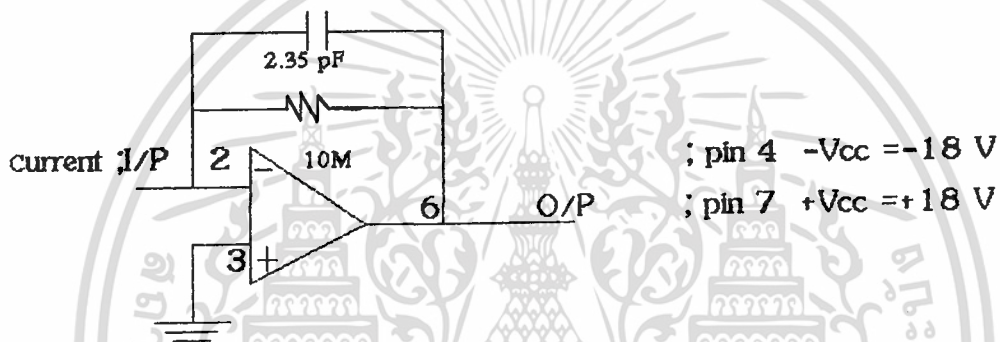
รูปที่ 4.7 (b)

รูปที่ 4.7 (a) ตอนครอบ chamber (b) ตอนเปิด chamber

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.6 วงจรขยายสัญญาณ

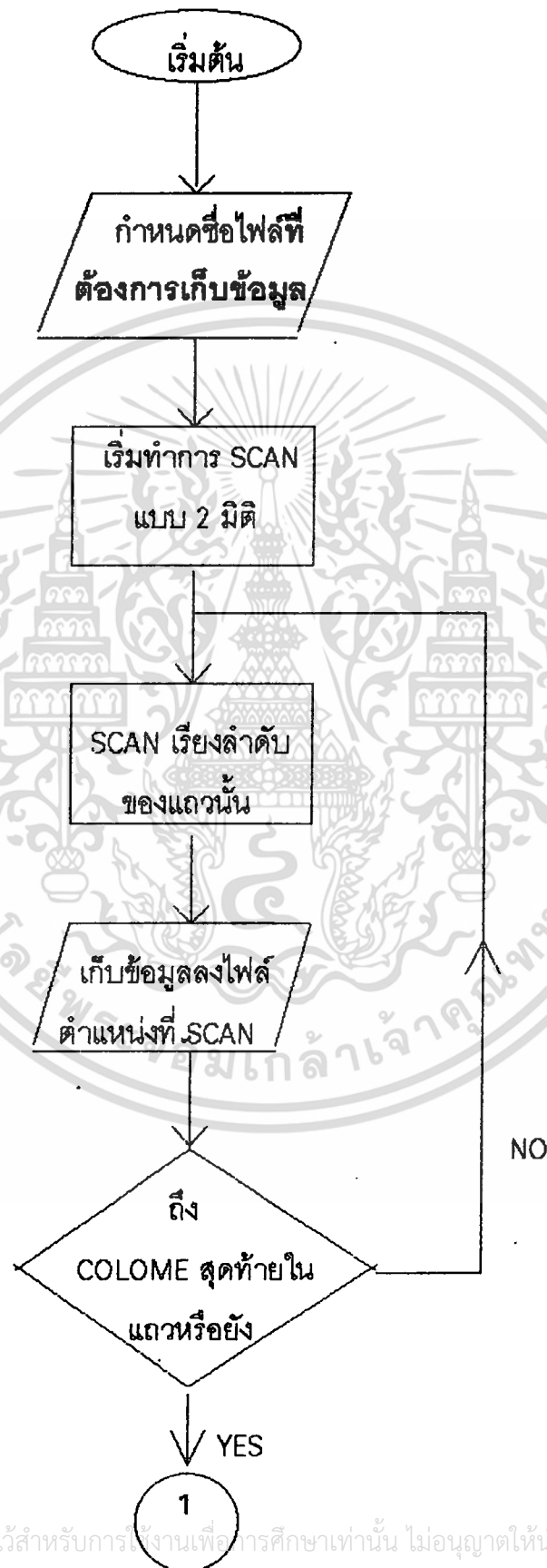
ได้ทำการขยายและแปลงสัญญาณ tunneling ซึ่งอยู่ในย่านของนาโนแอมแปร์ด้วยวงจร current-to-voltage amplifier ในอัตรา 10 ล้านเท่าโดยใช้ electrometer-grade operation amplifier เบอร์ OPA 128 SM ดังรูปที่ 4.8



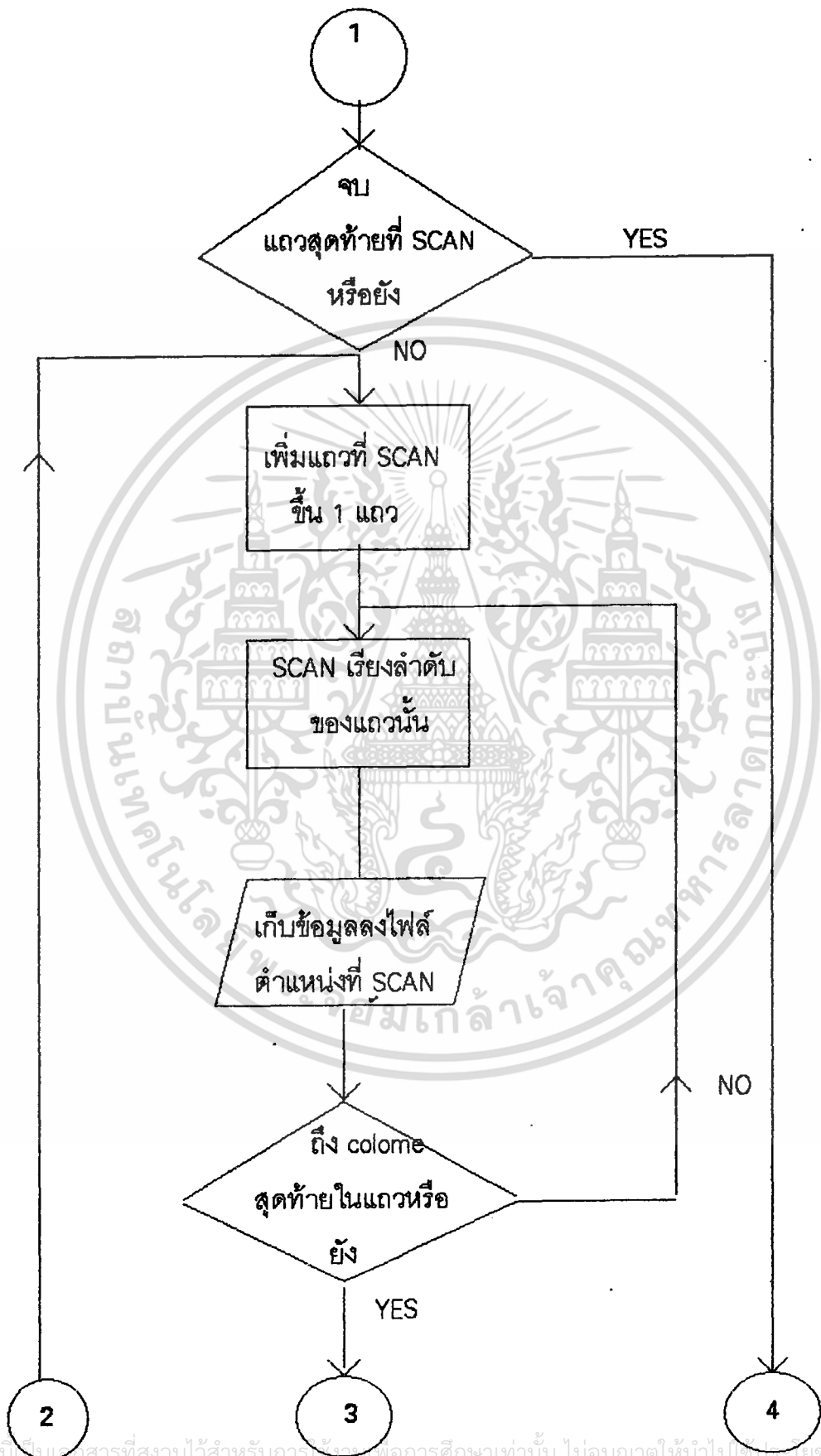
รูปที่ 4.8 วงจรขยายสัญญาณที่ใช้ OPA 128 SM

#### 4.7 FLOWCHART สำหรับโปรแกรมประมวลผล

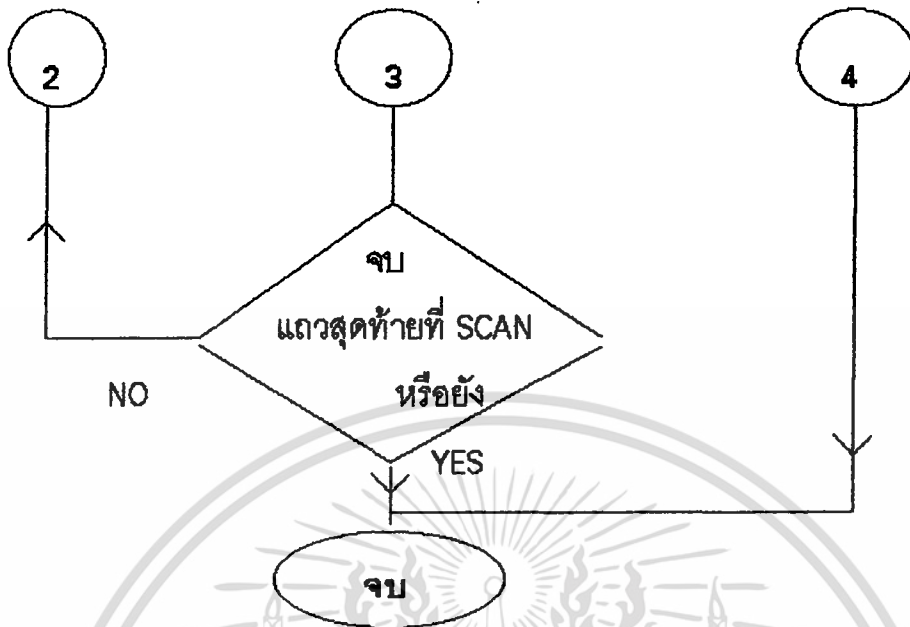
ในการที่จะให้ระบบสามารถแสดงถึงลักษณะของพื้นผิววัสดุได้ ก็จำเป็นจะต้องมีส่วนควบคุมให้เข็มเลื่อนกวาดไปบนจุดต่าง ๆ เหนือพื้นผิวเหล่านั้น แล้วเก็บข้อมูลค่าของกระแส tunneling ( หรือความต่างศักย์คล่อม PZT แกน Z ในกรณีที่มีการควบคุมให้กระแสคงที่ ) ซึ่งก็ทำได้โดยใช้คอมพิวเตอร์เชื่อมต่อกับวงจรขับ PZT ให้ยืดหรือหดไปตามระยะที่ต้องการในแกน x และ y ดังรูปที่ 4.9 โปรแกรมควบคุมที่เขียนขึ้นนี้จะใช้ร่วมกับการ์ด PC ADDA-12 CARD FPC-010 ผ่านพอร์ทซึ่งเราสามารถเซตได้จากการ์ดนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.9 FLOWCHART สำหรับโปรแกรมประมวลผล

#### 4.8 การหากระแส tunneling

เข็มและชิ้นวัสดุจะต้องมีแรงดันตกคร่อม ในที่นี้ใช้แบตเตอรี่ 1.5 โวลต์ จากนั้นปรับระยะของปลายเข็มให้เข้าใกล้วัสดุโดยอาศัยไมโครมิเตอร์ที่อยู่ทางด้านบนของระบบซึ่งจะมีทั้งไมโครมิเตอร์ที่ใช้ปรับหยาบและละเอียด ที่อาศัยอัตราทดของระบบคานโดยที่ไมโครมิเตอร์ที่ใช้ปรับละเอียดที่อยู่ที่ยอดของสามเหลี่ยมเมื่อหมุนไป 1 รอบของสเกลจะทำให้ระยะของปลายเข็มกับชิ้นวัสดุลดลง 1 ใน 10 เมื่อปลายเข็มเข้าใกล้ชิ้นวัสดุแต่ยังไม่ชน ( ดูได้ผ่านกล้องขยายที่เราสังเกตได้จากภายนอกระบบ ) เราจะเพิ่มระยะให้เข้าใกล้ขึ้นไปอีกด้วยการเปลี่ยนมาใช้ในการขยายตัวตามแกน Z โดยการเพิ่มโวลต์เตจให้กับแกน Z ( ระยะขยายตัวต่อโวลต์เตจดูได้จากคุณสมบัติของ PZT-5A ) เมื่อได้กระแส tunneling แล้วกระแสจะถูกเปลี่ยนเป็นโวลต์เตจโดยผ่าน OPA128SM จากนั้นสามารถสังเกตโวลต์เตจที่เกิดจากกระแส tunneling ได้โดยผ่าน ossilloscope ทำให้เรารู้ค่ากระแส tunneling ที่ตำแหน่งนั้น

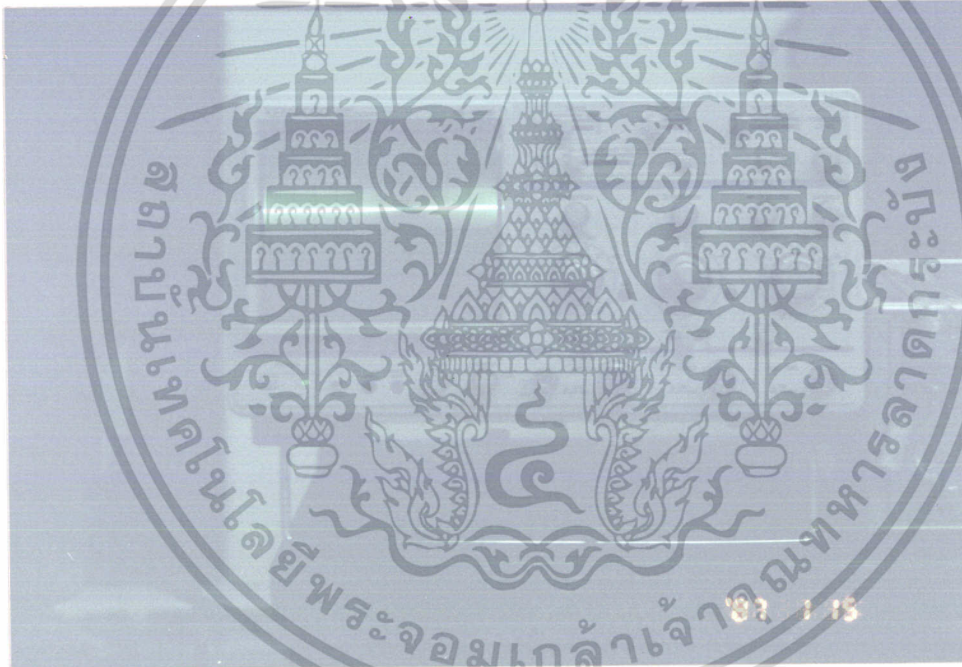
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 6

### ผลการทดลอง

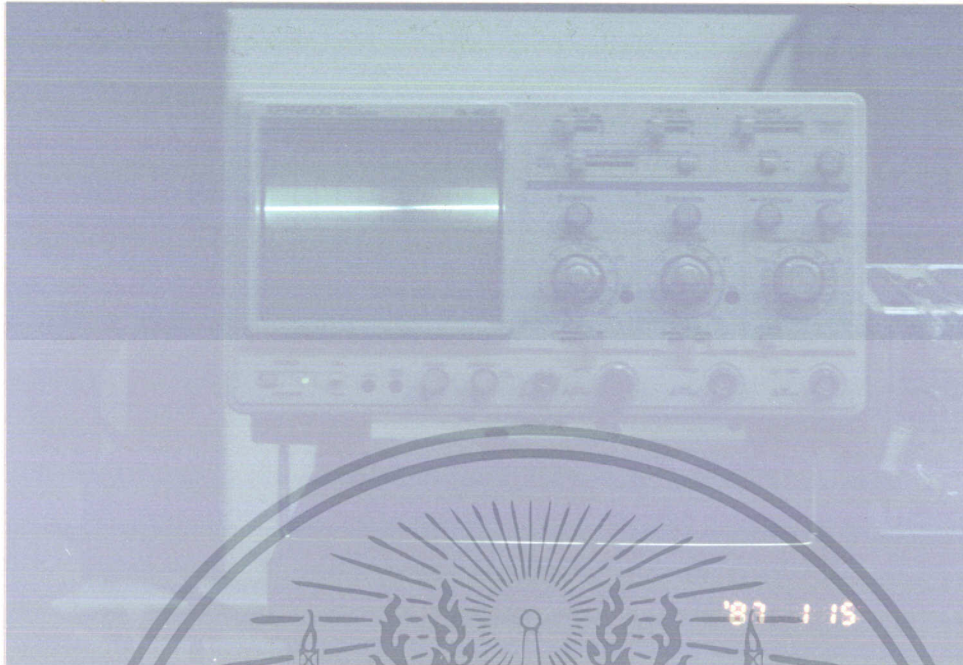
#### 5.1 ผลของการสันสะท้อน

ได้ทำการทดสอบระบบลดความสันสะท้อนโดยดูเปรียบเทียบสัญญาณจาก จออสซิลิโคสโคป ซึ่งแสดงถึงเอาต์พุทของวงจรแปลงกระแสเป็นแรงดันในกรณีที่มีการสันสะท้อนนอกระบบในปริมาณน้อยและมากตามลำดับ



รูปที่ 5.1 (a)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.1 ( b )

รูปที่ 5.1(a) แสดงเอาต์พุตที่เกิดจากการสั่นสะเทือนเล็กน้อยจากภายนอก

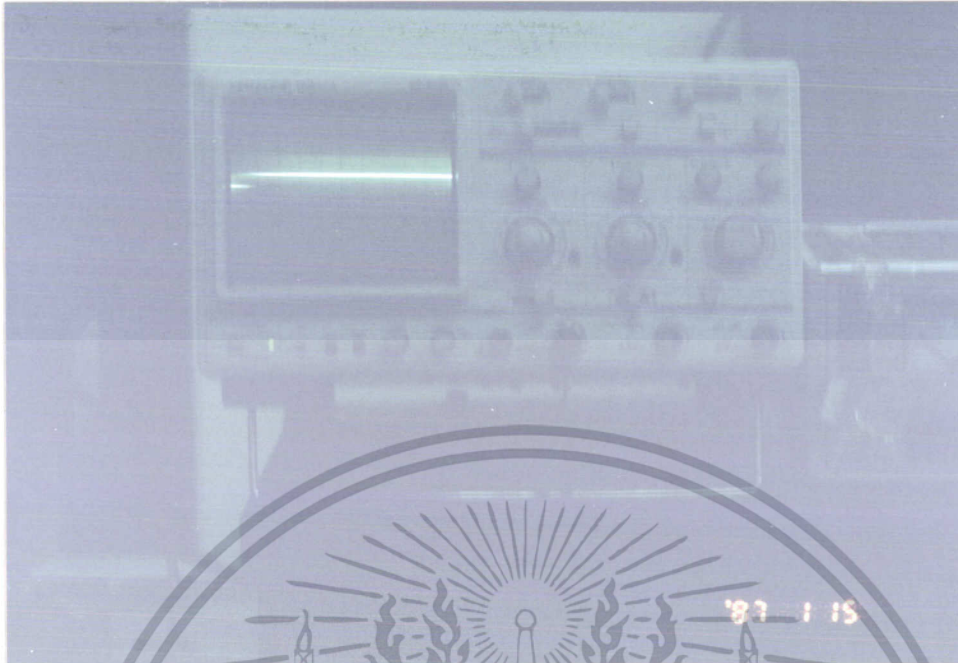
(b) แสดงเอาต์พุตที่เกิดจากการสั่นสะเทือนมากขึ้นจากภายนอก

## 6.2 การทำงานของส่วนป้องกันสัญญาณรบกวน

ได้เปรียบเทียบสัญญาณในกรณีที่มีการชิลด์กับกรณีที่ไม่มีการชิลด์ ผลปรากฏเป็นดังรูปที่ 5.2 (a) และ (b) ตามลำดับ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.2 (b)

รูปที่ 5.2 (a) แสดงสัญญาณรบกวนที่เกิดขึ้นเมื่อไม่ได้ครอบ chamber สแตนเลส  
(b) แสดงสัญญาณเมื่อครอบ chamber สแตนเลส

### 5.3 ผลของการทำเข็ม

แสดงเป็นตารางไว้ดังนี้

ชนิดของขั้ว	ความถี่ (Hz)	ความต่างศักย์ (V)	กระแส (A)	เวลา (นาที)
คาร์บอน	400	16	0.326	16.10
สแตนเลส	400	16	0.455	9

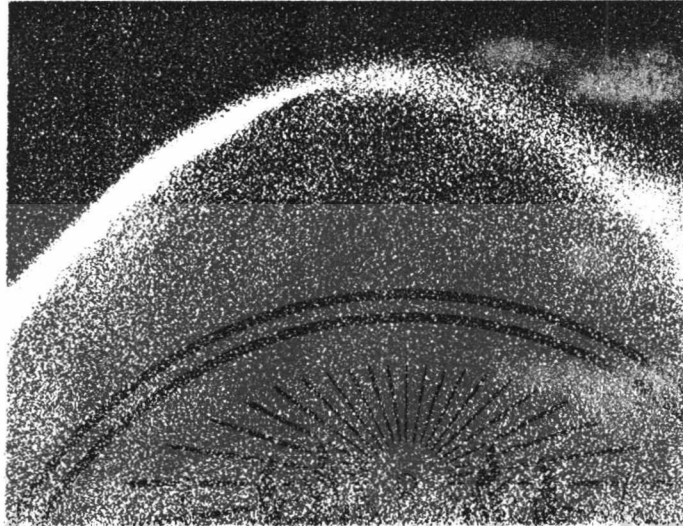
ตารางที่ 5.1 เปรียบเทียบชนิดของขั้วที่ใช้เป็นอิเล็กโทรดในการทำเข็ม

ได้นำเข็มที่เตรียมขึ้นไปทำการส่องดูด้วยกล้องจุลทรรศน์อิเล็กตรอนแบบส่องกราด เพื่อเปรียบเทียบลักษณะความแหลมคมของปลาย สำหรับการเตรียมโดยใช้ขั้วอิเล็กโทรดในสารละลายเป็นสแตนเลสและคาร์บอน ผลเป็นดังรูปที่ 5.3(a) และ (b) ซึ่งด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.3 (b)

รูปที่ 5.3 (a) แสดงหัวเข็มที่ใช้สเตรนเลสเป็นขั้วที่มีความถี่ 400 Hz ขยาย 15,000 เท่า  
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 (b) แสดงหัวเข็มที่ใช้สเตรนเลสเป็นขั้วที่มีความถี่ 400 Hz ขยาย 20,000 เท่า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.4 (a)



รูปที่ 5.4 (b)

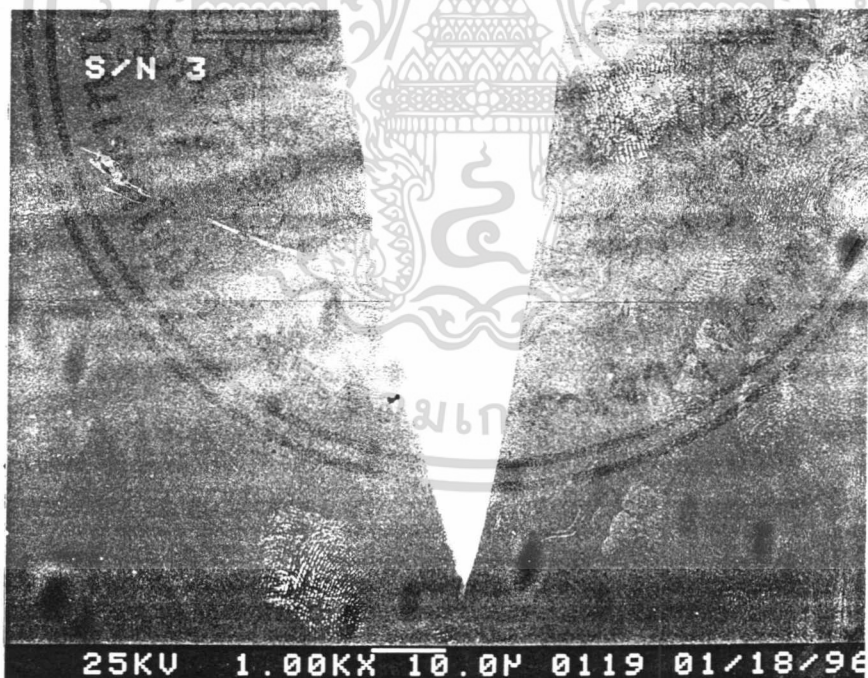
รูปที่ 5.4 (a) แสดงหัวเข็มที่ใช้คาร์บอนเป็นซี่ที่มีความถี่ 400 Hz ขยาย 15,000 เท่า

(b) แสดงหัวเข็มที่ใช้คาร์บอนเป็นซี่ที่มีความถี่ 400 Hz ขยาย 20,000 เท่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้เผยแพร่เห็นประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.5 (a)



รูปที่ 5.5 (b)

รูปที่ 5.5 (a) แสดงหัวเข็มที่ใช้สแกนเลสเป็นข้อที่ความถี่ 400 Hz

(b) แสดงหัวเข็มที่ใช้สแกนเลสเป็นข้อที่ความถี่ 500 Hz

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ไว้เพื่อให้นักศึกษาใช้เท่านั้น เมื่อผู้ดูแลเห็นว่าไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 5.4 การวัดกระแส tunneling

ได้เตรียมให้สารตัวอย่างผิวเรียบอ้างอิงเป็นทองคำ โดยการระเหยสารในสุญญากาศที่ความดัน  $10^{-5}$  mbar เคลือบลงบนแผ่นผลึกซิลิกอน โดยใช้กาวยเงินเป็นขั้วต่อเข้ากับวงจรแหล่งกำเนิดแรงเคลื่อนไฟฟ้า E ปรับค่าได้ และปลายเข็มทั้งสองด้านทำการปรับระยะของเข็มจนได้กระแส tunneling ที่ค่าน้อย ๆ จากนั้นทำการปรับค่า E และวัดกระแสที่เปลี่ยนแปลงไปเพื่อพิจารณา I-V characteristic ของการ tunneling ผลการวัดที่ได้แสดงดังตารางที่ 5.2, 5.3 และ 5.4

โวลต์กร่อมเข็มและวัสดุ (V)	1	2	3	4	5	6	7	8	9
โวลต์เอ้าท์พุท $V_o$ (V)	0.6mV	0.6 mV	16mV	9	9	9	9	9	9
กระแส tunneling; $V_o/10M$ (A)	.06nA	.06nA	1.6nA	900nA	900nA	900nA	900nA	900nA	900nA

ตารางที่ 5.2 เมื่อแรงดันที่ให้กับ PZT แกน Z เป็น 210 โวลต์

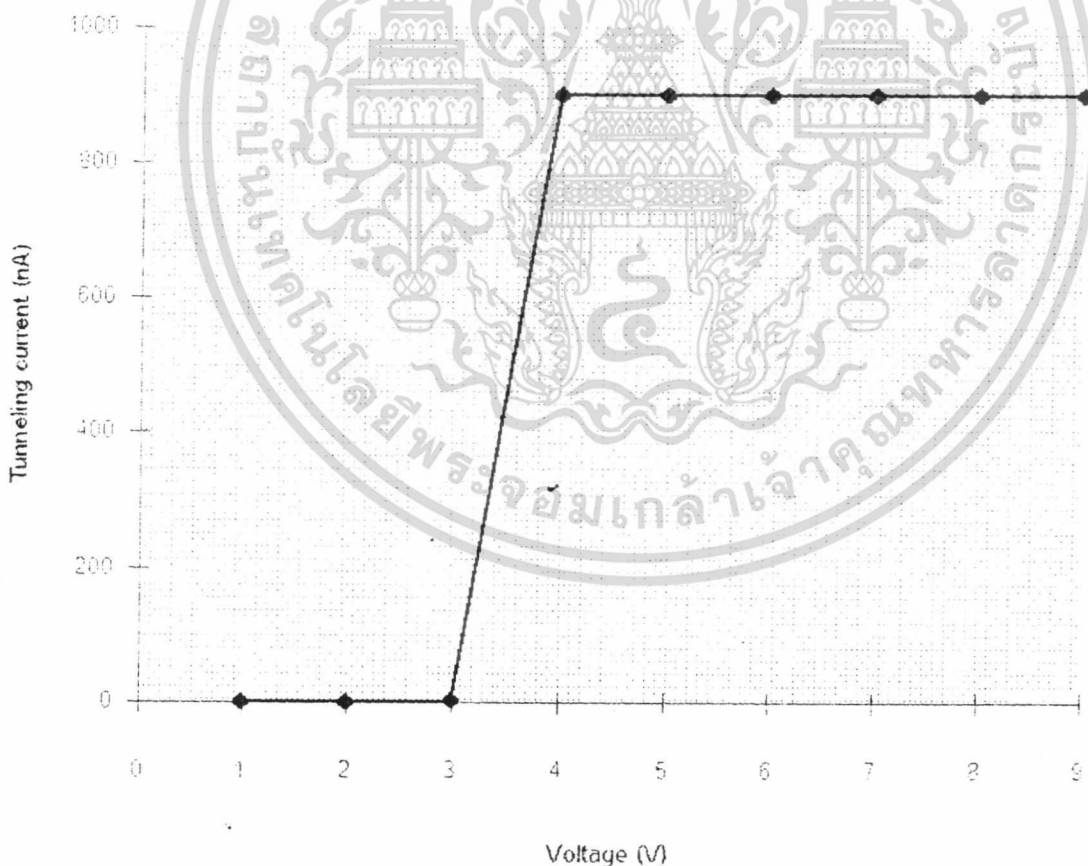
โวลต์กร่อมเข็มและวัสดุ (V)	1	2	3	4	5	6	7	8	9
โวลต์เอ้าท์พุท $V_o$ (V)	0.6mV	0.6 mV	10mV	0.1	9	9	9	9	9
กระแส tunneling; $V_o/10M$ (A)	.06nA	.06nA	1nA	10nA	900nA	900nA	900nA	900nA	900nA

ตารางที่ 5.3 เมื่อแรงดันที่ให้กับ PZT แกน Z เป็น 220 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โวลต์คร่อมเข็มและวัสดุ (V)	1	2	3	4	5	6	7	8	9
โวลต์เอาต์พุต $V_o$ (V)	0.6mV	0.6 mV	0.6mV	0.2	9	9	9	9	9
กระแส tunneling; $V_o/10M$ (A)	.06nA	.06nA	.06nA	20nA	900nA	900nA	900nA	900nA	900nA

ตารางที่ 5.4 เมื่อแรงดันที่ให้กับ PZT แกน Z เป็น 230 โวลต์

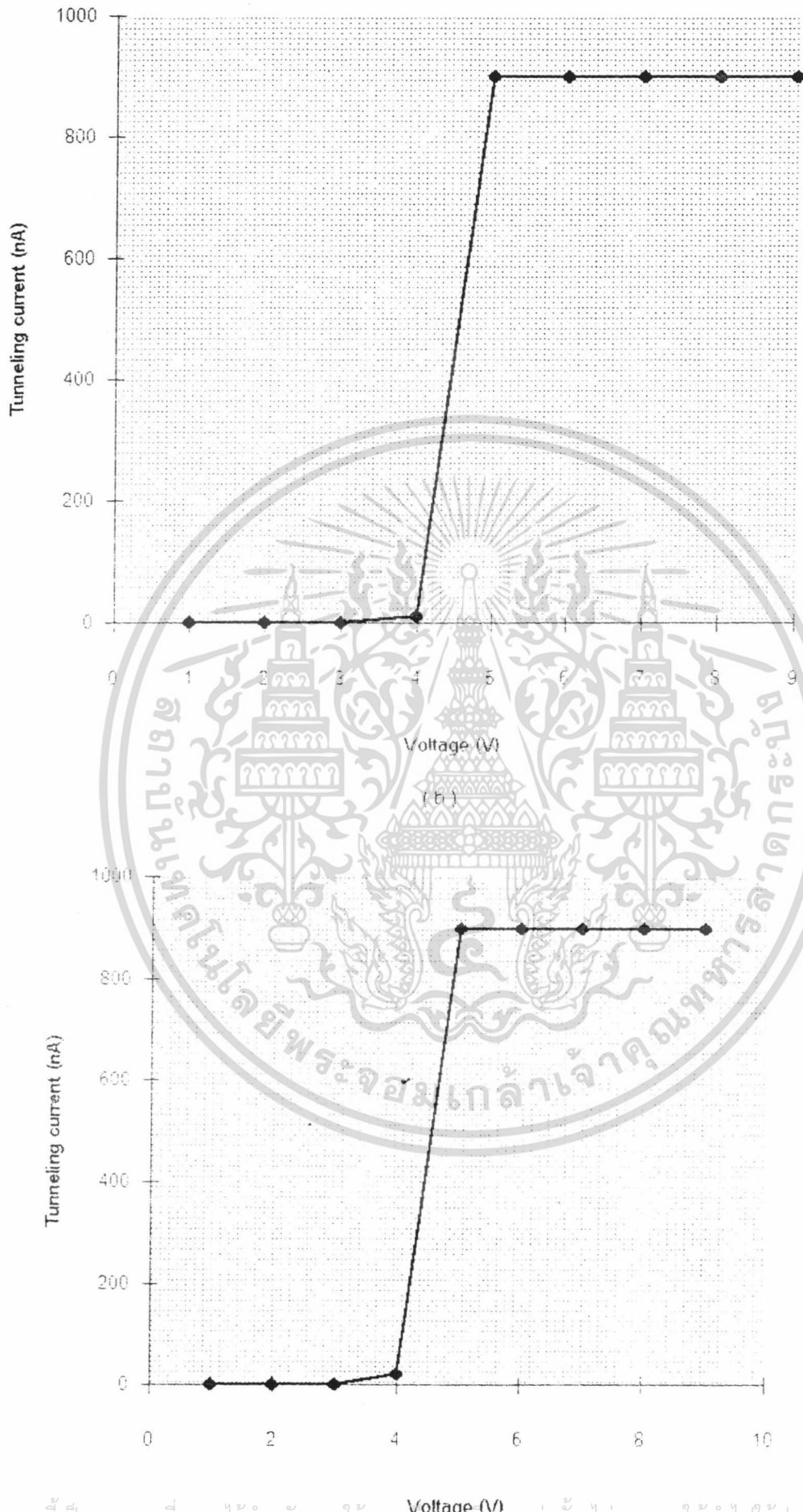


รูปที่ 5.6 (a) IW Characteristic ของการ tunneling ระหว่างทั้งสแตมกับทอง เมื่อแรงดันเป็น 210 โวลต์

(b) IW Characteristic ของการ tunneling ระหว่างทั้งสแตมกับทอง เมื่อแรงดันเป็น 220 โวลต์

(c) IW Characteristic ของการ tunneling ระหว่างทั้งสแตมกับทอง เมื่อแรงดันเป็น 230 โวลต์

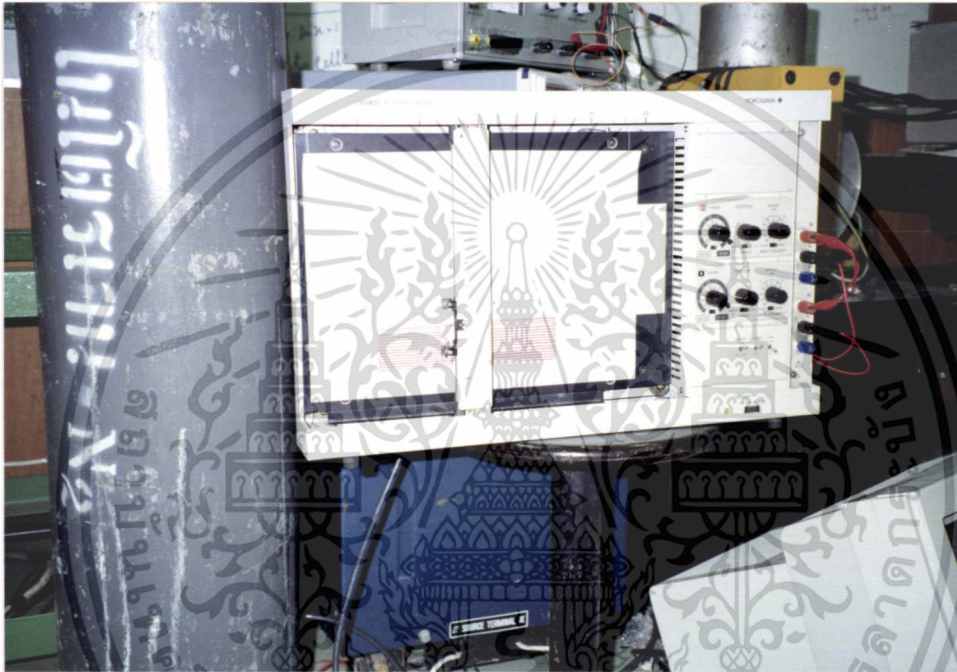
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูอาจารย์เพื่อตรวจสอบเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา (c) ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 6.6 การทดสอบโปรแกรมการเลื่อนหัวเข็ม

ได้ทำการทดลองใช้โปรแกรมสั่งการขับเคลื่อนของปากกาเครื่อง X-Y plotter เพื่อตรวจสอบความถูกต้องของการทำงานของโปรแกรม โดยให้มีการเลื่อนตำแหน่งไป 64\*64 จุด คล้องจองกับพื้นที่จัตุรัส ผลเป็นลักษณะดังรูปที่ 5.7



รูปที่ 5.7 ผลของการทดสอบโปรแกรมการเลื่อนหัวเข็ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 6

### สรุปผลการทดลอง

1. จากรูปที่ 5.1(a) และ 5.1(b) ซึ่งเปรียบเทียบสัญญาณเอทท์พุทเมื่อระบบได้รับแรงสั่นสะเทือนเล็กน้อยและมากขึ้น จะเห็นว่าระบบสามารถป้องกันสัญญาณสั่นสะเทือนที่จะมารบกวนระบบได้

2. จากรูปที่ 5.2(a) และ 5.2(b) ซึ่งเปรียบเทียบสัญญาณเอทท์พุท เมื่อเป็นระบบเปิด ( ไม่มีการครอบ chamber ) กับระบบปิด ( ครอบด้วย chamber สแตนเลส) จะเห็นว่าในกรณีแรกจะมีสัญญาณความถี่ 50 Hz เข้ามารบกวนสัญญาณเอทท์พุท แต่ในกรณีที่เป็นระบบปิดจะไม่มีความถี่ 50Hz รบกวนสัญญาณเอทท์พุท

3. จากการทดลองทำเข็ม เราจะได้เงื่อนไขที่ดีที่สุด คือ ใช้สแตนเลสเป็นขั้วไฟฟ้า โดยใช้ความถี่ประมาณ 400 Hz และจากเงื่อนไขดังกล่าว เราจะได้ปลายเข็มที่มีเส้นผ่านศูนย์กลาง  $\sim 100$  nm

4. กระแส Tunneling ขึ้นกับระยะห่างระหว่างปลายเข็มกับชิ้นวัสดุ ถ้าระยะห่างอยู่ในระดับนาโนเมตรจะทำให้สามารถเห็นโวลต์เตจที่เกิดจากกระแสได้อย่างชัดเจน

5. ถ้าวงจรควบคุม PI Control ที่แม่นยำและความละเอียดสูงสามารถนำมาใช้ได้จะทำให้สามารถควบคุมการขยับของ PZT-5A ได้ละเอียดยิ่งขึ้นและเพื่อป้องกันการชนกันของผิววัสดุและปลายเข็มได้

6. เราสามารถนำโวลต์เตจ Tunneling นี้ไปใช้ประโยชน์ต่อได้ จากการเป็นโวลต์เตจที่ตำแหน่งต่างๆ ด้วยการใช้คอมพิวเตอร์ทำการควบคุมการขยายตัวของ PZT 5A ด้วยการเขียนโปรแกรมผ่าน PORT ของคอมพิวเตอร์ที่วางอยู่คือ H270 และ H278 ที่สามารถกำหนดได้จากคาร์ด A/D และ D/A ที่มีความละเอียด 12 บิต โดยที่ PZT 5A จะมีค่า resolution ในแกน X, Y และ Z ดังต่อไปนี้ - 4.564 nm/V , - 4.564 nm/V และ - 4.258 nm/V ตามลำดับ ( ค่า resolution ที่ได้คำนวณได้โดยอาศัยค่า  $d_{31}$  , ความยาว , ความหนา และเส้นผ่านศูนย์กลาง ของ PZT 5A ) และจากค่า Voltage ที่รับเข้ามา โดยผ่าน A/D ก็จะทำให้การเก็บค่า Voltage นั้นเอาไว้แล้วนำข้อมูลที่เก็บได้นี้ไปแสดง graphic อีกที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

/* This is seneir projected program (Scanning Tunneling Imaging) */
include<stdio.h>
include<conio.h>
include<dos.h>
define maxcol 64
define maxrow 64
nt MAXROW =64; /* Row scanned number, can vary with new specification */
nt MAXCOL =64; /* Colome scanned number, can vary with new specification */
ILE *scanfile; /* Declare stream */
*-----Declare Variable-----*/
char fname[20];
int data[maxcol][maxrow];
int voltage_X,voltage_Y,VOLTAGE_X;
float BB,CC;
int A,PORT_X,PORT_Y;
unsigned char d1,d2,hi1,lo1,hi2,lo2;
int ch,i,ii,row,col;
int LO,HI,LO1,HI1,LO2,HI2,LO3,HI3;
*-----Declare subfunction-----*/
nt scan_right(void);
nt scan_left(void);
nt file_scan_right(void);
nt file_scan_left(void);
*-----START MAIN FUNCTION-----*/
nt main(void)
    voltage_X=0,PORT_X=0x270; /* D TO A second card */
    voltage_Y=0,PORT_Y=0x278; /* D TO A first card */
    ch=0,row=0,col=0;
/* voltage_X with voltage_Y are data at 270h with 278h from DAC */
/* col with row , are array of scanned point */
/* You can vary voltage X and Y for specification PZT */
/* You can vary scanned areas from 2 dimension arrays of data[ ][ ] */
clrscr();
printf("Please! enter filename(*.dat):");
scanf("%s",fname);
scanfile = fopen(fname,"wb"); /* Open filename */
while(row<MAXROW)
{
    LO=voltage_Y%256;
    HI=voltage_Y/256;
    outport(PORT_Y+6,LO);
    outport(PORT_Y+7,HI);
    scan_right();
    voltage_Y=voltage_Y+455;
    row++;
    VOLTAGE_X=BB;
    LO=voltage_Y%256;
    HI=voltage_Y/256;
    outport(PORT_Y+6,LO);
    outport(PORT_Y+7,HI);
    scan_left();
    voltage_Y=voltage_Y+455;
    row++;
    voltage_X=CC;
}
fclose(scanfile);
return(0);
*-----STOP MAIN FUNCTION AND START SUB FUNCTION-----*/
nt scan_right(void)
    int i=0;เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
while(col<MAXCOL)
{ ไม่วารณใดๆ หงสน ออกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
    col++;

```

```

L01=voltage_X/256;
HI1=voltage_X/256;
outport(PORT_X+6,L01);
outport(PORT_X+7,HI1);
printf("DAC from COLUME %03xH" ,PORT_X);
printf(" at data [%d][%d] is %3d \n" ,row,col,voltage_X);
printf("DAC from ROW %03xH" ,PORT_Y);
printf(" at data [%d][%d] is %3d \n" ,row,col,voltage_Y);
sleep(2);
outport(PORT_X+3,0); /* Clear register */
outport(PORT_X+0,ch); /* A to D is zero channel */
i=1;
while(i<100)
{
    i++;A=inport(PORT_X+4);
}
ii=1;
while(ii<100)
{
    ii++; A=inport(PORT_X+5);
}
hi1=inport(PORT_X+2);
lo1=inport(PORT_X+1);
sleep(2);
d1=hi1*lo1;
printf("ADC from Z_axis take in data[%d][%d]" ,row,col);
printf(" = %3d\n",d1);
printf("-----\n");
sleep(2);
file_scan_right();
voltage_X =voltage_X+455;
}
voltage_X=voltage_X-455;
BB=voltage_X;
return(0);
}

```

```

at scan_left(void)

```

```

while(col>0)
{
    LO3=VOLTAGE_X/256;
    HI3=VOLTAGE_X/256;
    outport(PORT_X+6,LO3);
    outport(PORT_X+7,HI3);
    printf("DAC from COLUME %03xH" ,PORT_X);
    printf(" at data [%d][%d] is %3d \n" ,row,col,VOLTAGE_X);
    printf("DAC from ROW %03xH" ,PORT_Y);
    printf(" at data [%d][%d] is %3d \n" ,row,col,voltage_Y);
    sleep(2);
    outport(PORT_X+3,0); /* Clear register */
    outport(PORT_X+0,ch); /* A to D is zero channel */
    i=1;
    while(i<100)
    {
        i++;A=inport(PORT_X+4);
    }
    ii=1;
    while(ii<100)
    {
        ii++; A=inport(PORT_X+5);
    }
    hi2=inport(PORT_X+2);
    lo2=inport(PORT_X+1);
    sleep(2);
    d2=hi2*lo2;
    printf("ADC from Z_axis take in data[%d][%d]" ,row,col);
}

```

เอกสารนี้เป็นลิขสิทธิ์ของมหาวิทยาลัยราชภัฏวชิรบำรุง  
 เอกสารนี้ใช้เพื่อการเรียนการสอนและการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 หากท่านมีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

    printf("-----\n");
    sleep(2);
    data[row][col] = d2;
    col--;
    VOLTAGE_X=VOLTAGE_X-455;
}
file_scan_left();
VOLTAGE_X=VOLTAGE_X+455;
CC=VOLTAGE_X;
return(0);

```

```

int file_scan_right(void)

```

```

    if(col < MAXCOL)
    {
        fprintf(scanfile,"%3d",d1);
    }
    else
    {
        fprintf(scanfile,"%3d",d1);
        fprintf(scanfile,"\n");
    }
    return(0);

```

```

int file_scan_left(void)

```

```

    col=1;
    while(col<MAXCOL)
    {
        fprintf(scanfile,"%3d",data[row][col]);
        col++;
    }
    fprintf(scanfile,"%3d",data[row][col]);
    fprintf(scanfile,"\n");
    col=0;
    return(0);

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# SCL4516B

# CMOS BINARY UP/DOWN COUNTER

## FEATURES

- ◆ Internally Synchronous for High Speed
- ◆ Asynchronous Preset Enable
- ◆ Asynchronous Reset
- ◆ Logic Edge-Clocked Design
- ◆ 6MHz Counting Rate @ 10Vdc
- ◆ Carry Output for Cascading Stages

## DESCRIPTION

The SCL4516B consists of a four-stage Up/Down Counter with provisions for "look-ahead" carry in both counting modes. The inputs consist of a single Clock, Carry-in (Clock Enable), Reset, Up/Down, Preset Enable, and four individual Jam signals. Four separate buffered Q signals and a Carry-out signal are provided as outputs.

A high Preset Enable signal allows information or the Jam inputs to preset the counter to any state asynchronously with the Clock. A high on the Reset line resets all stages to the "zero" state. The counter is advanced one count at the positive transition of the Clock when the Carry-in and Preset Enable signals are low. Advancement is inhibited when the Carry-in or Preset Enable signals are high. The Carry-out signal is normally high and goes low when the counter reaches its maximum count in the Up mode or the minimum count in the Down mode, provided the Carry-in signal is low. The Carry-in signal in the low state can thus be considered a "Clock Enable." The Carry-in terminal must be connected to V<sub>SS</sub> when not in use.

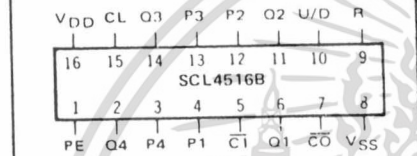
The counter counts Up when the Up/Down input is high, and Down when the Up/Down input is low. Multiple packages can be connected in either a parallel-clocking or a ripple-clocking arrangement. Parallel clocking provides synchronous control and hence faster response from all counting outputs. Ripple-clocking allows for longer clock input rise and fall times.

This counter finds primary use in up/down and differential counting and frequency synthesizer applications. It is also useful in A/D and D/A conversion and for magnitude and sign generation.

TRUTH TABLE

CARRY-IN	UP/DOWN	PRESET ENABLE	RESET	ACTION
1	X	0	0	No Count
0	1	0	0	Count Up
0	0	0	0	Count Down
X	X	1	0	Preset
X	X	X	1	Reset

CONNECTION DIAGRAM  
(all packages)



Add suffix for package:

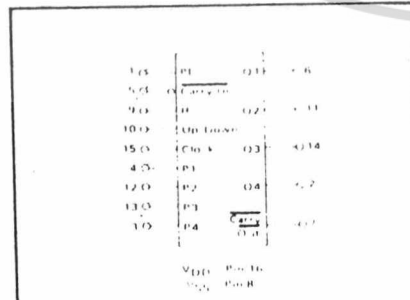
- C 16 pin Cerdip
- D 16 pin Ceramic
- E 16 pin Epoxy
- F 16 pin Flat
- H Chip

## RECOMMENDED OPERATING CONDITIONS

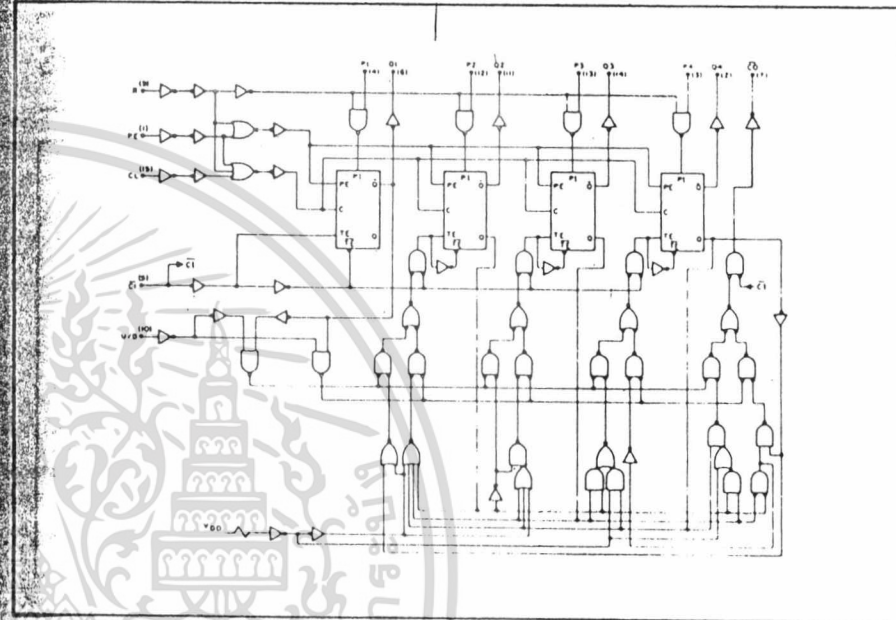
For maximum reliability:

DC Supply Voltage	V <sub>(DD)</sub> V <sub>(SS)</sub>	3 to 15 Vdc
Operating Temperature	T <sub>A</sub>	-55 to +125 °C
C, D, F, H Device		-40 to +85 °C

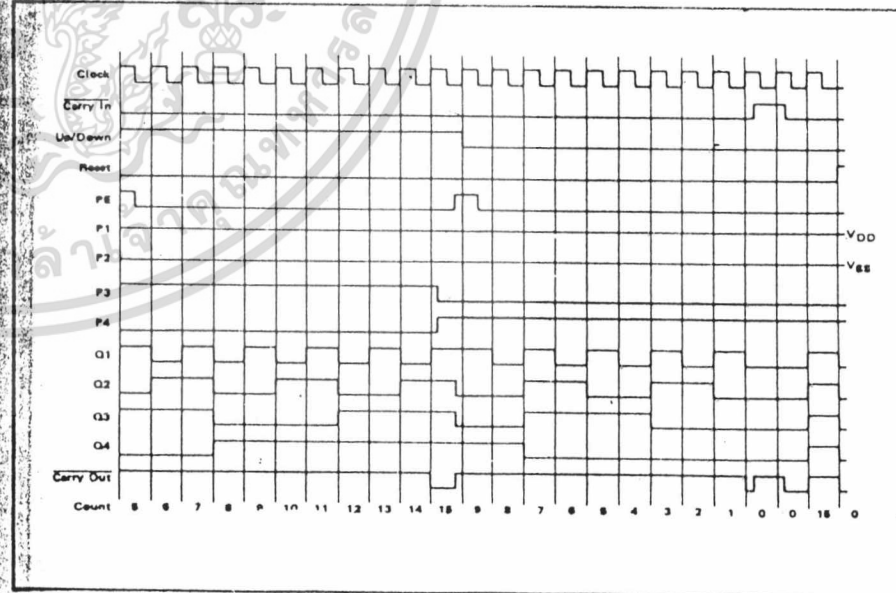
BLOCK DIAGRAM



LOGIC DIAGRAM



TIMING DIAGRAM



# Typical Electromechanical Properties of Morgan Matroc Ceramics

Tables 3, 4, 5 and 6 list typical values for the piezoelectric, dielectric, and elastic properties of various ceramics. These typical values are provided for design information only. Standard tolerances are approximately  $\pm 20\%$  of these values. Material properties are measured according to standard IEEE and DOD definitions and measuring techniques. All data shown represent nominal characteristics 24 hours after polarization at 25°C.

Most material constants cannot be measured directly on ceramic parts designed and purchased for use in particular transducer designs. Individual piezoelectric material constants are measured with reasonable accuracy only when test specimens are of a size and shape suitable for each particular constant to be measured.

**Table 3. Typical Values of Lead Zirconate Titanate Materials**

	PZT4D	PZT8	PZT5A	PZT5J	PZT5H	PZT5R	PZT7A	PT2
Coupling Coefficients								
$k_p$	.570	.510	.600	.600	.650	.645	.520	< .020
$k_{33}$	.675	.640	.710	.690	.750	n/a	.670	.540
$k_{31}$	.325	-.300	-.340	-.360	-.390	-.350	-.300	< .020
$k_{15}$	.600	.550	.690	.630	.680	n/a	.680	.360
Piezoelectric Charge Constants ( $\times 10^{-12}$ m/v or $\times 10^{-12}$ C/N)								
$d_{33}$	315	225	374	500	593	450	153	68
$d_{31}$	-135	-97	-171	-220	-274	-195	-60	-3
$d_{15}$	n/a	300	585	670	741	n/a	360	70
$d_h$	45	31	32	60	45	60	33	62
Piezoelectric Voltage Constants ( $\times 10^{-3}$ Vm/N)								
$g_{33}$	24.6	25.4	24.8	21.7	19.7	25	41	37
$g_{31}$	-10.5	-10.9	-11.4	-9.6	-9.1	-11.5	-16	-2.0
$g_{15}$	n/a	-28.9	38.2	35	26.8	n/a	50	34
$g_h$	3.6	3.6	2.0	2.5	1.5	2.0	9.0	33.0
Figure of Merit ( $\times 10^{-12}$ )								
$d_h g_h$	162	112	64	150	68	120	297	2000
$K_{32}^-$	1300	1000	1700	2600	3400	1950	425	210
$K_{11}^-$	1475	1290	1730	n/a	n/a	n/a	n/a	240
Tan $\delta$	.004	.002	.02	.02	.025	.02	.025	.02
$Q_M$	600	1000	75	75	65	80	600	1100
Density ( $\rho$ ) (kg/m <sup>3</sup> )								
	7600	7600	7700	7400	7450	7700	7700	6900
Curie Temp. ( $T_c$ ) (Celsius)								
	320	300	365	250	195	350	350	255
Approx. Maximum Operating Temp								
	200	175	250	140	110	210	210	130
Frequency Constants (Hz-m)								
$N_1$	1515	1700	1400	1450	1420	1400	1750	n/a
$N_p$	2180	2300	1960	1980	1965	2000	2340	2870
$N_c$	990	1070	890	910	890	890	1070	n/a
$N_{33}$	2000	2070	1880	n/a	2000	n/a	2100	2145

Sound velocity is approx. twice the frequency constant of the controlling dimension.

Elastic Constants Short Circuit ( $\times 10^{12}$  m<sup>2</sup>/N)

$s_{11}^E$	13.3	11.5	16.4	16.2	16.4	16.1	10.7	7.4
$s_{33}^E$	16.8	13.5	18.8	22.7	20.8		13.9	8.6

Elastic Constants Short Circuit ( $\times 10^{10}$  N/m<sup>2</sup>)

$Y_{11}^E$	7.5	8.7	6.1	6.2	6.1	6.2	9.3	13.5
$Y_{33}^E$	5.9	7.4	5.3	4.4	4.8	n/a	7.2	11.6

Elastic Constants Open Circuit ( $\times 10^{12}$  m<sup>2</sup>/N)

$s_{11}^D$	11.8	10.1	14.4	14.1	14.1	14.1	9.7	7.3
$s_{33}^D$	n/a	8.5	9.4	n/a	9	n/a	7.9	5.1

Elastic Constants Open Circuit ( $\times 10^{10}$  N/m<sup>2</sup>)

$Y_{11}^D$	8.5	9.9	6.9	7.1	7.1	7.1	10.3	13.7
$Y_{33}^D$	n/a	11.8	10.6	n/a	11.1	n/a	12.7	16.4

Poisson's ratio ( $\nu$ ) is approximately 0.31 for all ceramics.  $d$  = resulting strain/applied field  $g$  = resulting field/applied stress

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Or, Call Customer Service at 1-800-548-6132 (USA Only)



OPA128

AVAILABLE IN DIE

## Difet<sup>®</sup> Electrometer-Grade OPERATIONAL AMPLIFIER

### FEATURES

- ULTRA-LOW BIAS CURRENT: 75fA max
- LOW OFFSET: 500 $\mu$ V max
- LOW DRIFT: 5 $\mu$ V/ $^{\circ}$ C max
- HIGH OPEN-LOOP GAIN: 110dB min
- HIGH COMMON-MODE REJECTION: 90dB min
- IMPROVED REPLACEMENT FOR AD515 AND AD549

### APPLICATIONS

- ELECTROMETER
- MASS SPECTROMETER
- CHROMATOGRAPH
- ION GAUGE
- PHOTODETECTOR
- RADIATION-HARD EQUIPMENT

### DESCRIPTION

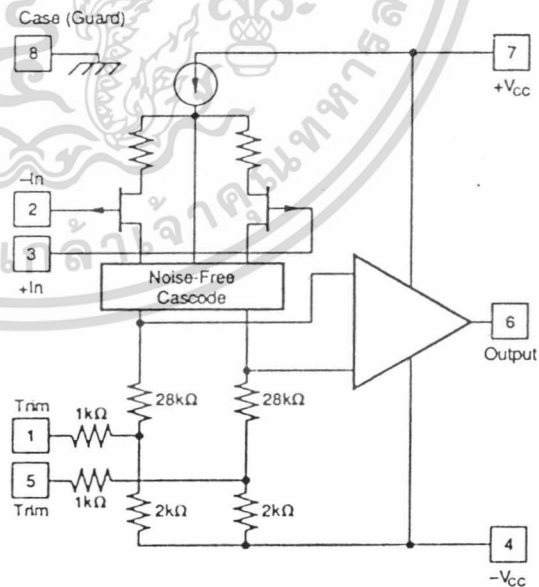
The OPA128 is an ultra-low bias current monolithic operational amplifier. Using advanced geometry dielectrically-isolated FET (*Difet*<sup>®</sup>) inputs, this monolithic amplifier achieves a performance level exceeding even the best hybrid electrometer amplifiers.

Laser-trimmed thin-film resistors give outstanding voltage offset and drift performance.

A noise-free cascode and low-noise processing give the OPA128 excellent low-level signal handling capabilities. Flicker noise is very low.

The OPA128 is an improved pin-for-pin replacement for the AD515.

*Difet*<sup>®</sup> Burr-Brown Corp.



OPA128 Simplified Circuit

OPERATIONAL AMPLIFIERS 2 OPA128

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

International Airport Industrial Park • Mailing Address: PO Box 11400 • Tucson, AZ 85734 • Street Address: 6730 S. Tucson Blvd. • Tucson, AZ 85706  
 โทร: (602) 746-1111 โทรสาร: 910-952-1111 โทรสาร: BBRCORP โทร: 066-6491 ออจ: FAX: (602) 889-1510 โทร Immediate Product Info: (800) 548-6132



For Immediate Assistance, Contact Your Local Salesperson

# SPECIFICATIONS

## ELECTRICAL

At  $V_{CC} = \pm 15\text{VDC}$  and  $T_A = +25^\circ\text{C}$  unless otherwise noted. Pin 8 connected to ground.

PARAMETER	CONDITIONS	OPA128JM			OPA128KM			OPA128LM			OPA128SM			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
<b>INPUT</b>														
<b>BIAS CURRENT<sup>(1)</sup></b> Input Bias Current	$V_{CM} = 0\text{VDC}$ , $R_L \geq 10\text{k}\Omega$		$\pm 150$	$\pm 300$		$\pm 75$	$\pm 150$		$\pm 40$	$\pm 75$		$\pm 75$	$\pm 150$	$\mu\text{A}$
<b>OFFSET CURRENT<sup>(1)</sup></b> Input Offset Current	$V_{CM} = 0\text{VDC}$ , $R_L \geq 10\text{k}\Omega$		65			30			30			30		$\mu\text{A}$
<b>OFFSET VOLTAGE<sup>(1)</sup></b> Input Offset Voltage Average Drift Supply Rejection	$V_{CM} = 0\text{VDC}$ $T_A = T_{MIN}$ to $T_{MAX}$		$\pm 260$	$\pm 1000$		$\pm 140$	$\pm 500$		$\pm 140$	$\pm 500$		$\pm 140$	$\pm 500$	$\mu\text{V}$ $\mu\text{V}/^\circ\text{C}$ dB $\mu\text{V/V}$
<b>NOISE</b> Voltage: $f_o = 10\text{Hz}$ $f_o = 100\text{Hz}$ $f_o = 1\text{kHz}$ $f_o = 10\text{kHz}$ $f_B = 10\text{Hz}$ to $10\text{kHz}$ $f_B = 0.1\text{Hz}$ to $10\text{Hz}$ Current: $f_B = 0.1\text{Hz}$ to $10\text{Hz}$ $f_o = 0.1\text{Hz}$ to $20\text{kHz}$			92 78 27 15 2.4 4 4.2 0.22		92 78 27 15 2.4 4 3 0.16		92 78 27 15 2.4 4 2.3 0.12		92 78 27 15 2.4 4 3 0.16					$\text{nV}/\sqrt{\text{Hz}}$ $\text{nV}/\sqrt{\text{Hz}}$ $\text{nV}/\sqrt{\text{Hz}}$ $\text{nV}/\sqrt{\text{Hz}}$ $\mu\text{Vrms}$ $\mu\text{Vp-p}$ $\mu\text{A}$ , p-p $\text{fA}/\sqrt{\text{Hz}}$
<b>IMPEDANCE</b> Differential Common-Mode			$10^3 \parallel 1$ $10^3 \parallel 2$		$10^3 \parallel 1$ $10^3 \parallel 2$		$10^3 \parallel 1$ $10^3 \parallel 2$		$10^3 \parallel 1$ $10^3 \parallel 2$			$10^3 \parallel 1$ $10^3 \parallel 2$		$\Omega \parallel \text{pF}$ $\Omega \parallel \text{pF}$
<b>VOLTAGE RANGE<sup>(4)</sup></b> Common-Mode Input Range Common-Mode Rejection	$V_{IN} = \pm 10\text{VDC}$	$\pm 10$ 80	$\pm 12$ 118		$\pm 10$ 90	$\pm 12$ 118		$\pm 10$ 90	$\pm 12$ 118			$\pm 10$ 90	$\pm 12$ 118	V dB
<b>OPEN-LOOP GAIN, DC</b>														
Open-Loop Voltage Gain	$R_L \geq 2\text{k}\Omega$	94	128		110	128		110	128			110	128	dB
<b>FREQUENCY RESPONSE</b>														
Unity Gain, Small Signal Full Power Response Slew Rate Settling Time, 0.1% 0.01% Overload Recovery, 50% Overdrive <sup>(3)</sup>	<sup>(2)</sup> 20Vp-p, $R_L = 2\text{k}\Omega$ $V_O = \pm 10\text{V}$ , $R_L = 2\text{k}\Omega$ Gain = -1, $R_L = 2\text{k}\Omega$ 10V Step Gain = -1	0.5 0.5	1 3		0.5 1	1 3		0.5 1	1 3		0.5 1	1 3		MHz kHz V/ $\mu\text{s}$ $\mu\text{s}$ $\mu\text{s}$ $\mu\text{s}$
<b>RATED OUTPUT</b>														
Voltage Output Current Output Output Resistance Load Capacitance Stability Short Circuit Current	$R_L = 2\text{k}\Omega$ $V_O = \pm 10\text{VDC}$ DC, Open Loop Gain = +1	$\pm 10$ 15	$\pm 13$ 10		$\pm 10$ 15	$\pm 13$ 10		$\pm 10$ 15	$\pm 13$ 10		$\pm 10$ 15	$\pm 13$ 10		V mA $\Omega$ pF mA
<b>POWER SUPPLY</b>														
Rated Voltage Voltage Range, Derated Performance Current, Quiescent	$I_O = 0\text{mA DC}$		$\pm 15$ 15		$\pm 15$ 15		$\pm 15$ 15		$\pm 15$ 15			$\pm 15$ 15		VDC VDC mA
<b>TEMPERATURE RANGE</b>														
Specification Operating Storage $\theta$ Junction-Ambient	Ambient Temp. Ambient Temp. Ambient Temp.	0 -55 -65	+70 +125 +150	0 -55 -65	+70 +125 +150	0 -55 -65	+70 +125 +150	0 -55 -65	+70 +125 +150	-55 -55 -65		+125 +125 +150		$^\circ\text{C}$ $^\circ\text{C}$ $^\circ\text{C}$ $^\circ\text{C/W}$

NOTES: (1) Offset voltage, offset current, and bias current are measured with the units fully warmed up. Bias current doubles approximately every  $11^\circ\text{C}$ . (2) Sample tested. (3) Overload recovery is defined as the time required for the output to return from saturation to linear operation following the removal of a 50% input overdrive. (4) If it is possible for the input voltage to exceed the supply voltage, a series protection resistor should be added to limit input current to 0.5mA. The input devices can withstand overload currents of 0.3mA indefinitely without damage.

The information provided herein is believed to be reliable; however, BURR-BROWN assumes no responsibility for inaccuracies or omissions. BURR-BROWN assumes no responsibility for the use of this information, and all use of such information shall be entirely at the user's own risk. Prices and specifications are subject to change without notice. No patent rights or licenses to any of the circuits described herein are implied or granted to any third party. BURR-BROWN does not authorize or warrant any BURR-BROWN product for use in life support devices and/or systems.



ไมวากรณีใดๆ

Or, Call Customer Service at 1-800-548-6132 (USA Only)

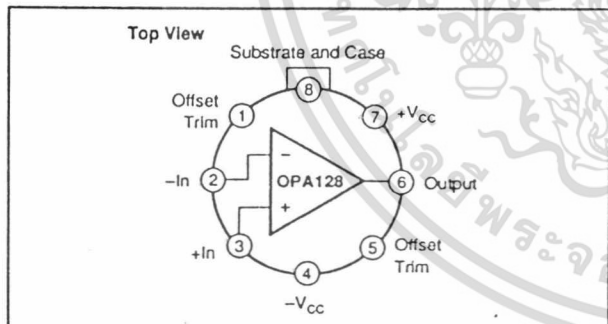
**ELECTRICAL (FULL TEMPERATURE RANGE SPECIFICATIONS)**

At  $V_{CC} = \pm 15\text{VDC}$  and  $T_A = T_{MIN}$  and  $T_{MAX}$  unless otherwise noted.

PARAMETER	CONDITIONS	OPA128JM			OPA128KM			OPA128LM			OPA128SM			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
<b>TEMPERATURE RANGE</b>														
Specification Range	Ambient Temp.	0		+70	0		+70	0		+70	-55		+125	°C
<b>INPUT</b>														
BIAS CURRENT <sup>(1)</sup> Input Bias Current	$V_{CM} = 0\text{VDC}$		±2.5	±8		±1.3	±4		±0.7	±2		±43	±170	µA
OFFSET CURRENT <sup>(1)</sup> Input Offset Current	$V_{CM} = 0\text{VDC}$		1.1			0.6			0.6			18		µA
OFFSET VOLTAGE <sup>(1)</sup> Input Offset Voltage Average Drift Supply Rejection	$V_{CM} = 0\text{VDC}$			±2.2mV ±20		±1mV ±10			±750 ±5			±1.5mV ±10		µV µV/°C dB µV/V
VOLTAGE RANGE <sup>(2)</sup> Common-Mode Input Range Common-Mode Rejection	$V_{IN} = \pm 10\text{VDC}$	±10	±11		±10	±11		±10	±11		±10	±11		V dB
<b>OPEN-LOOP GAIN, DC</b>														
Open-Loop Voltage Gain	$R_L \geq 2\text{k}\Omega$	90	125		104	125		104	125		90	122		dB
<b>RATED OUTPUT</b>														
Voltage Output Current Output Short Circuit Current	$R_L = 2\text{k}\Omega$ $V_O = \pm 10\text{VDC}$ $V_O = 0\text{VDC}$	±10 15 10			±10 15 10			±10 15 10			±10 15 10			V mA mA
<b>POWER SUPPLY</b>														
Current, Quiescent	$I = 0\text{mA DC}$		0.9	1.8		0.9	1.8		0.9	1.8		0.9	2	mA

NOTES: (1) Offset voltage, offset current, and bias current are measured with the units fully warmed up. (2) If it is possible for the input voltage to exceed the supply voltage, a series protection resistor should be added to limit input current to 0.5mA. The input devices can withstand overload currents of 0.3mA indefinitely without damage.

**CONNECTION DIAGRAM**



**ORDERING INFORMATION**

MODEL	PACKAGE	TEMPERATURE RANGE	BIAS CURRENT, max (fA)
OPA128JM	TO-99	0°C to +70°C	±300
OPA128KM	TO-99	0°C to +70°C	±150
OPA128LM	TO-99	0°C to +70°C	±75
OPA128SM	TO-99	-55°C to +125°C	±150
OPA128JD	DICE	0°C to +70°C	-

**PACKAGE INFORMATION<sup>(1)</sup>**

MODEL	PACKAGE	PACKAGE DRAWING NUMBER
OPA128JM	TO-99	001
OPA128KM	TO-99	001
OPA128LM	TO-99	001
OPA128SM	TO-99	001
OPA128JD	DICE	-

NOTE: (1) For detailed drawing and dimension table, please see end of data sheet, or Appendix D of Burr-Brown IC Data Book.

**ABSOLUTE MAXIMUM RATINGS**

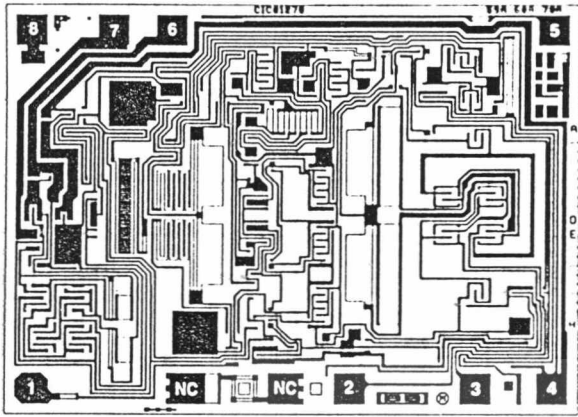
Supply	±18VDC
Internal Power Dissipation <sup>(1)</sup>	500mW
Differential Input Voltage	±36VDC
Input Voltage Range	±18VDC
Storage Temperature Range	-65°C to +150°C
Operating Temperature Range	-55°C to +125°C
Lead Temperature (soldering, 10s)	+300°C
Output Short Circuit Duration <sup>(2)</sup>	Continuous
Junction Temperature	+175°C

NOTES: (1) Packages must be derated based on  $\theta_{CA} = 150^\circ\text{C/W}$  or  $\theta_{JA} = 200^\circ\text{C/W}$ . (2) Short circuit may be to power supply common only. Rating applies to +25°C ambient. Observe dissipation limit and  $T_J$ .

OPERATIONAL AMPLIFIERS N OPA128

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไปว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DICE INFORMATION



OPA128 DIE TOPOGRAPHY

PAD	FUNCTION
1	Offset Trim
2	-In
3	+In
4	-V <sub>cc</sub>
5	Offset Trim
6	Output
7	+V <sub>cc</sub>
8	Substrate
NC	No Connection

Substrate Bias: Isolated, normally connected to common.

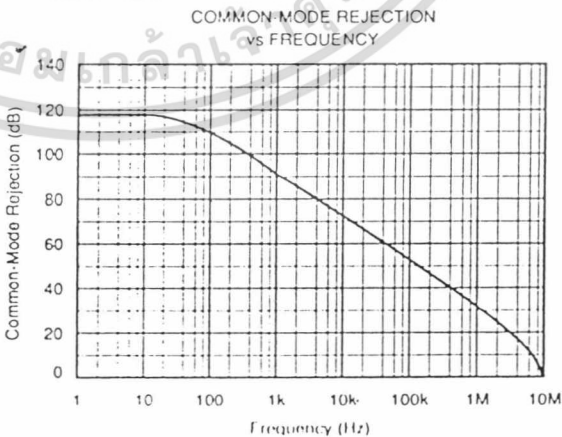
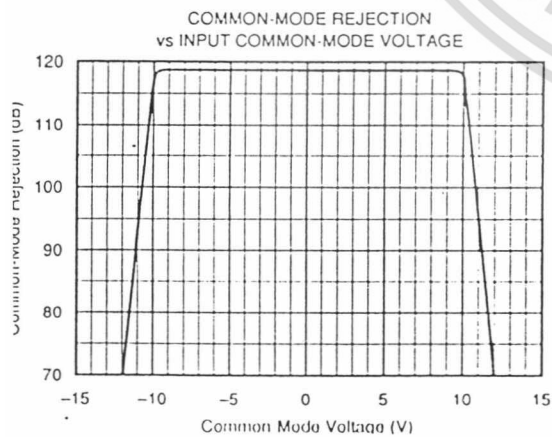
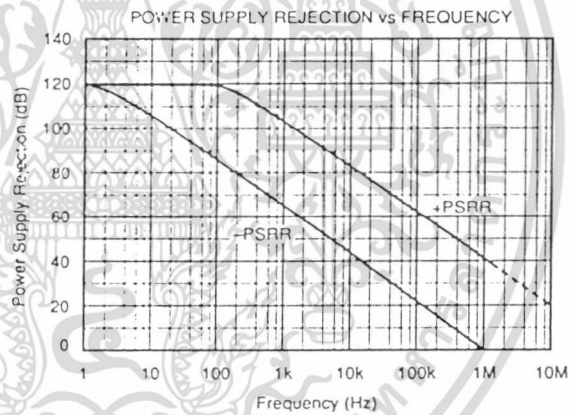
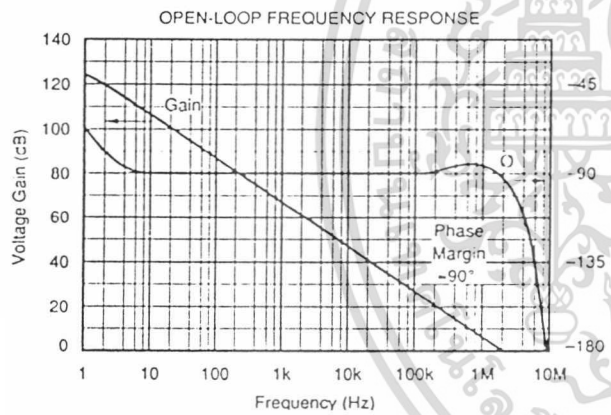
MECHANICAL INFORMATION

	MILS (0.001")	MILLIMETERS
Die Size	96 x 71 ±5	2.44 x 1.80 ±0.13
Die Thickness	20 ±3	0.51 ±0.08
Min. Pad Size	4 x 4	0.10 x 0.10
Backing		None

See "DICE PRODUCTS" Appendix C in Burr-Brown IC Data Book, or contact factory for current information.

TYPICAL PERFORMANCE CURVES

= +25°C, ±15VDC, unless otherwise noted.



Supply Current (mA)

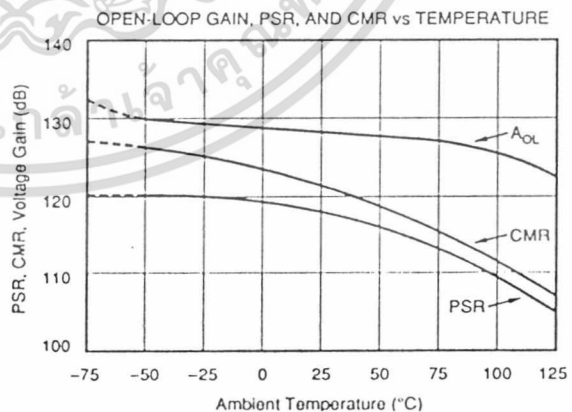
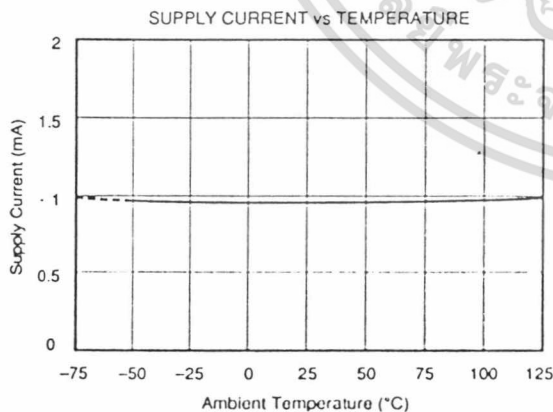
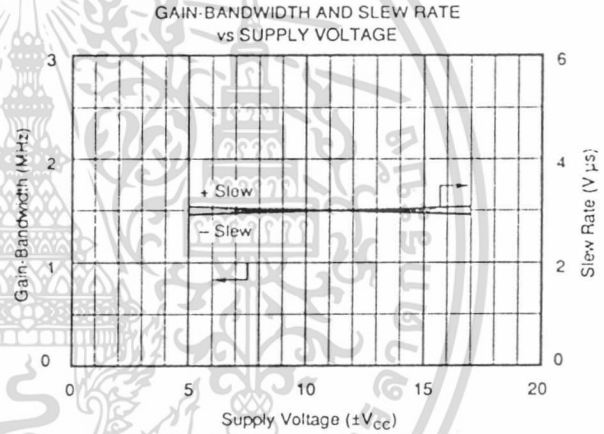
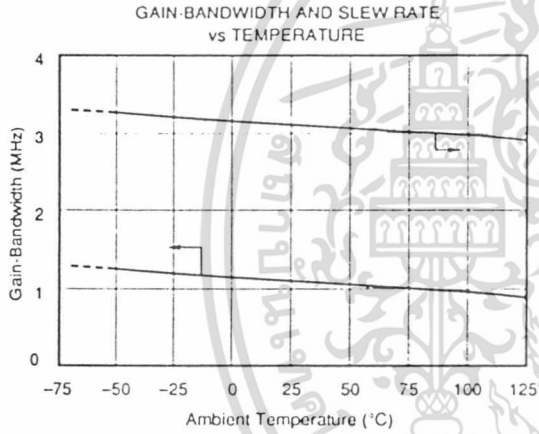
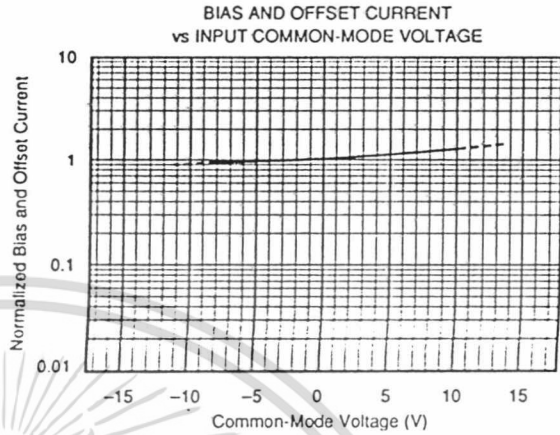
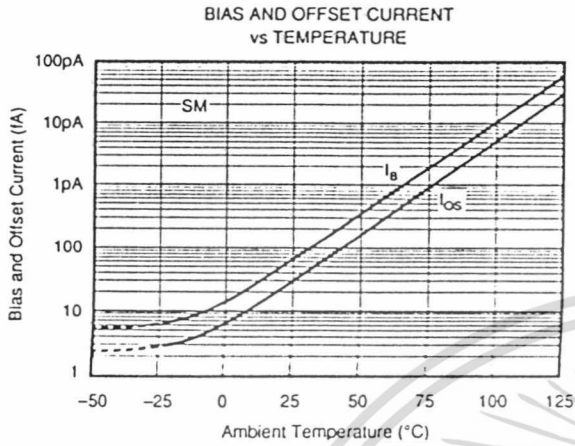


ไม่ว่ากรณีใดๆ หงวน ออกทั้งหมดนี้

Or, Call Customer Service at 1-800-548-6132 (USA Only)

## TYPICAL PERFORMANCE CURVES (CONT)

At  $T_A = +25^\circ\text{C}$ , +15VDC unless otherwise noted.



OPA128

OPERATIONAL AMPLIFIERS

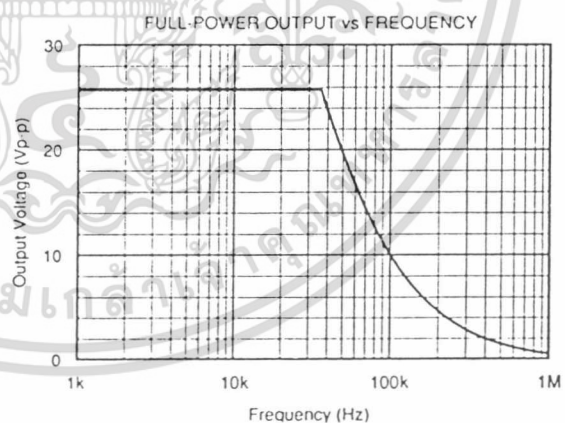
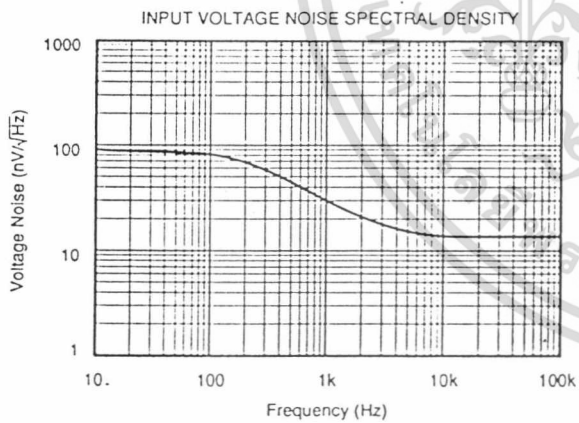
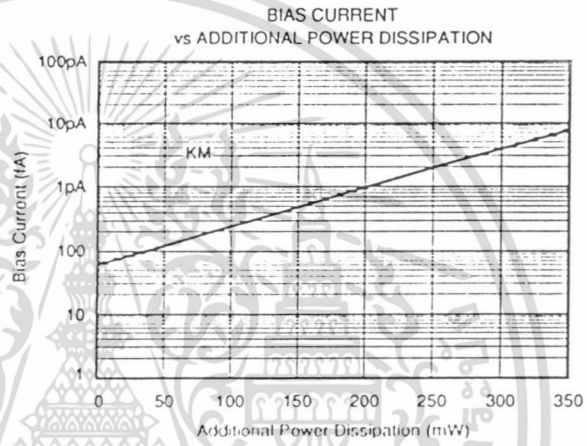
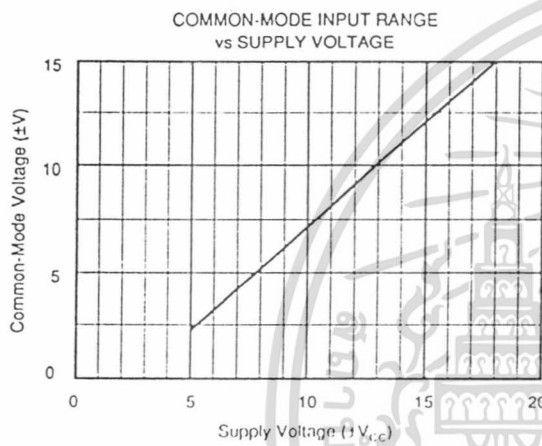
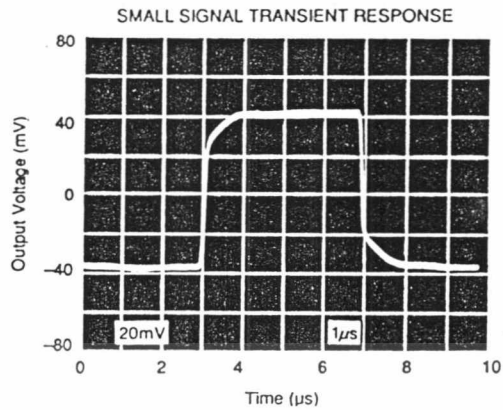
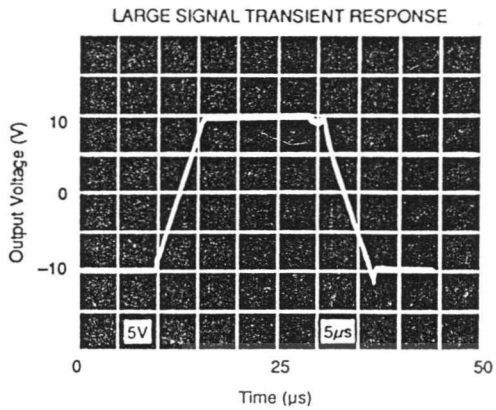
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



For Immediate Assistance, Contact Your Local Salesperson

## TYPICAL PERFORMANCE CURVES (CONT)

At  $T_A = +25^\circ\text{C}$ , +15VDC unless otherwise noted.



Fi  
IN  
C  
m  
w  
w  
th  
Be  
ne  
co  
St  
ch  
pre  
thi  
dri  
St  
sio  
GU  
As  
care  
lead  
shic  
curr  
bias  
rece  
wire  
dire  
in p  
com  
shou  
sign



ไม่ว่ากรณีใดๆ หงสน์ อีกรทั้งทำมมไม...

Or, Call Customer Service at 1-800-548-6132 (USA Only)

## APPLICATIONS INFORMATION

### OFFSET VOLTAGE ADJUSTMENT

The OPA128 offset voltage is laser-trimmed and will require no further trim for most applications. As with most amplifiers, externally trimming the remaining offset can change drift performance by about  $0.3\mu\text{V}/^\circ\text{C}$  for each  $100\mu\text{V}$  of adjusted effort. Note that the trim (Figure 1) is similar to operational amplifiers such as HA-5180 and AD515. The OPA128 can replace many other amplifiers by leaving the external null circuit unconnected.

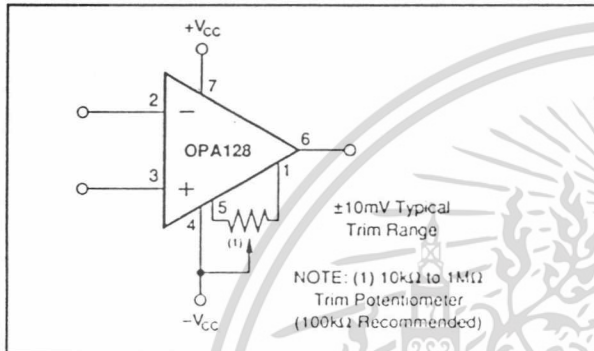


FIGURE 1. Offset Voltage Trim.

### INPUT PROTECTION

Conventional monolithic FET operational amplifiers' inputs must be protected against destructive currents that can flow when input FET gate-to-substrate isolation diodes are forward-biased. Most BIFET<sup>®</sup> amplifiers can be destroyed by the loss of  $-V_{CC}$ .

Because of its dielectric isolation, no special protection is needed on the OPA128. Of course, the differential and common-mode voltage limits should be observed.

Static damage can cause subtle changes in amplifier input characteristics without necessarily destroying the device. In precision operational amplifiers (both bipolar and FET types), this may cause a noticeable degradation of offset voltage and drift.

Static protection is recommended when handling any precision IC operational amplifier.

### GUARDING AND SHIELDING

As in any situation where high impedances are involved, careful shielding is required to reduce "hum" pickup in input leads. If large feedback resistors are used, they should also be shielded along with the external input circuitry. Leakage currents across printed circuit boards can easily exceed the bias current of the OPA128. To avoid leakage problems, it is recommended that the signal input lead of the OPA128 be wired to a Teflon standoff. If the input is to be soldered directly into a printed circuit board, utmost care must be used in planning the board layout. A "guard" pattern should completely surround the high impedance input leads and should be connected to a low impedance point which is at the signal input potential.

The amplifier case should be connected to any input shield or guard via pin 8. This insures that the amplifier itself is fully surrounded by guard potential, minimizing both leakage and noise pickup (see Figure 2).

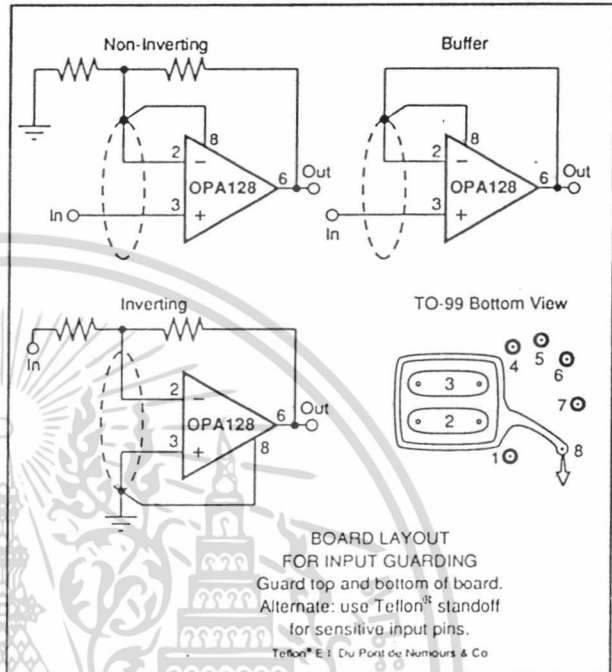


FIGURE 2. Connection of Input Guard.

Triboelectric charge (static electricity generated by friction) can be a troublesome noise source from cables connected to the input of an electrometer amplifier. Special low-noise cable will minimize this effect but the optimum solution is to mount the signal source directly at the electrometer input with short, rigid, wiring to preclude microphonic noise generation.

### TESTING

Accurately testing the OPA128 is extremely difficult due to its high level of performance. Ordinary test equipment may not be able to resolve the amplifier's extremely low bias current.

Inaccurate bias current measurements can be due to:

1. Test socket leakage
2. Unclean package
3. Humidity or dew point condensation
4. Circuit contamination from fingerprints or anti-static treatment chemicals
5. Test ambient temperature
6. Load power dissipation

BIFET<sup>®</sup> National Semiconductor Corp.

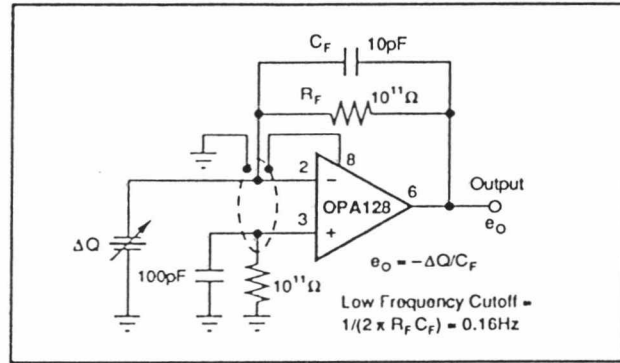
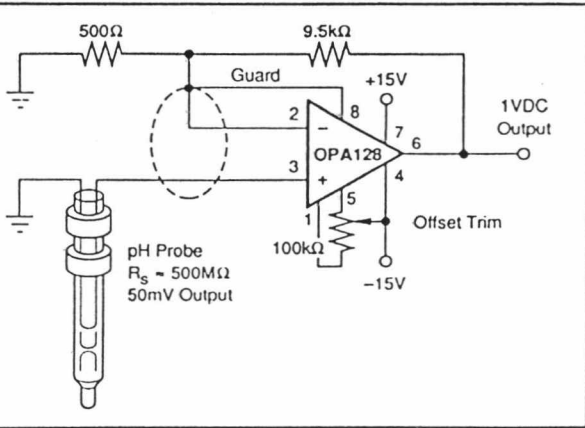


FIGURE 4. Piezoelectric Transducer Charge Amplifier.

Silicon  
SD-C  
0.01

FIGURE

FIGURE 3. High Impedance ( $10^{15}\Omega$ ) Amplifier.

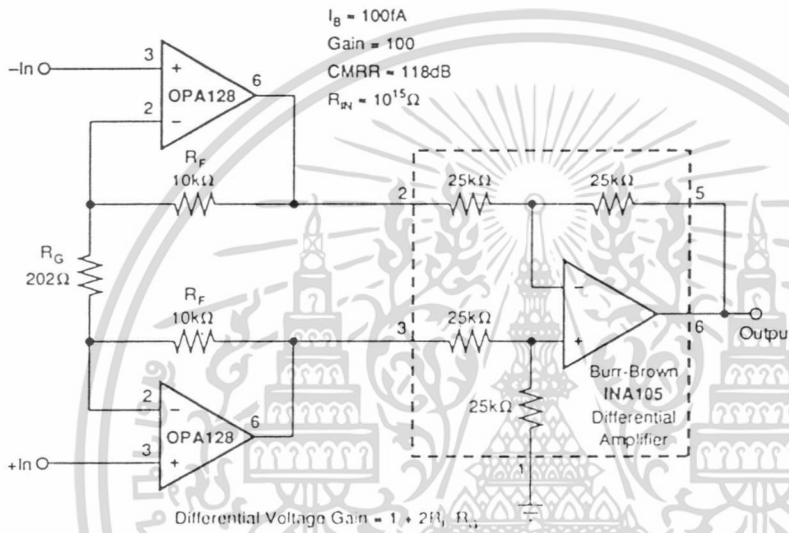


FIGURE 5. FET Input Instrumentation Amplifier for Biomedical Applications.

FIGURE

FIGURE

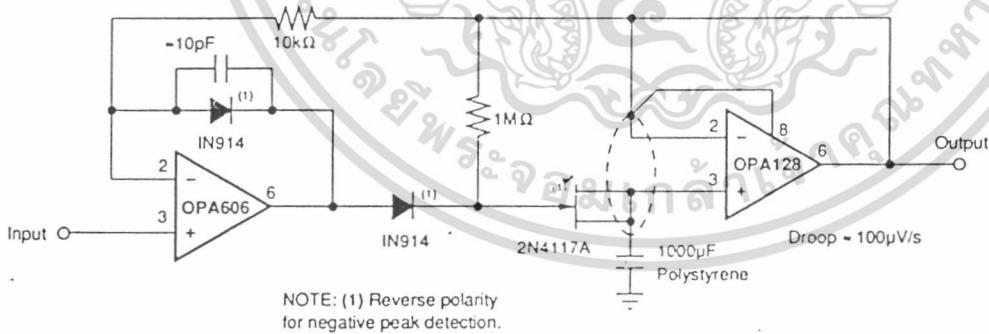


FIGURE 6. Low-Droop Positive Peak Detector.



Or, Call Customer Service at 1-800-548-6132 (USA Only)

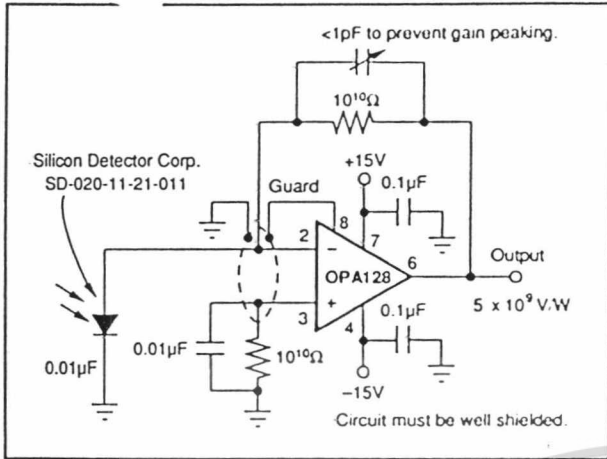


FIGURE 7. Sensitive Photodiode Amplifier.

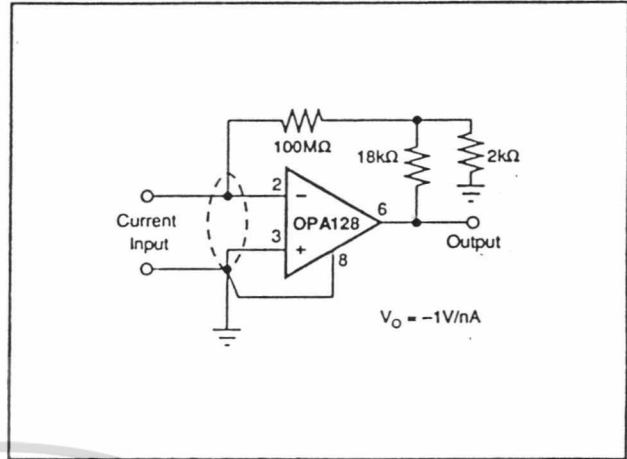


FIGURE 8. Current-to-Voltage Converter.

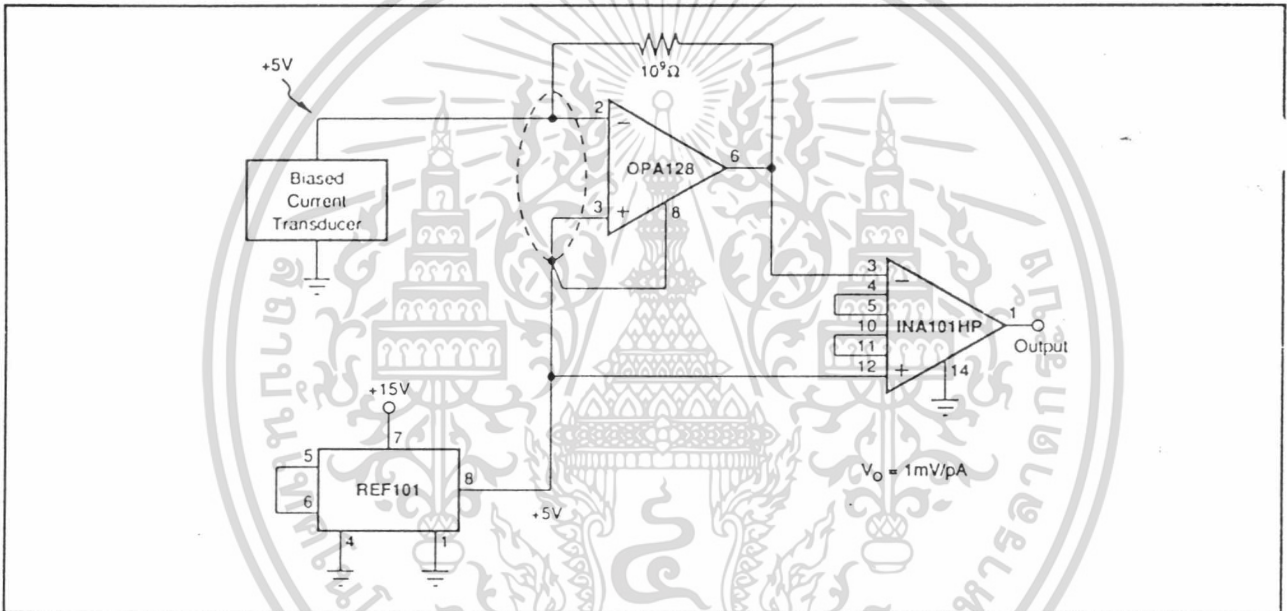


FIGURE 9. Biased Current-to-Voltage Converter.



**MOTOROLA**

**MC34074,A  
MC35074,A  
MC33074,A**

**HIGH SLEW RATE, WIDE BANDWIDTH,  
SINGLE SUPPLY QUAD OPERATIONAL AMPLIFIER**

A standard low-cost Bipolar technology with innovative design concepts is employed for the MC34074 series of monolithic quad operational amplifiers. These devices offer 4.5 MHz of gain bandwidth product, 13 V/μs slew rate, and fast settling time without the use of JFET device technology. In addition, low input offset voltage can economically be achieved. Although these devices can be operated from split supplies, they are particularly suited for single supply operation, since the common mode input voltage range includes ground potential ( $V_{EE}$ ). The all NPN output stage, characterized by no deadband crossover distortion and large output voltage swing, also provides high capacitive drive capability, excellent phase and gain margins, low open-loop high frequency output impedance and symmetrical source/sink ac frequency response.

The MC34074/33074/35074 series of devices are available in standard or prime performance (A Suffix) grades and specified over commercial, industrial/vehicular or military temperature ranges.

- Wide Bandwidth: 4.5 MHz
- High Slew Rate: 13 V/μs
- Fast Settling Time: 1.7 μs to 0.10%
- Wide Single Supply Operating Range: 3.0 to 44 Volts
- Wide Input Common Mode Range Including Ground ( $V_{EE}$ )
- Low Input Offset Voltage: 2.0 mV Maximum (A Suffix)
- Large Output Voltage Swing: -14.7 V to +14.0 V for  $V_{CC} = \pm 15$  V
- Large Capacitance Drive Capability: 0 to 10,000 pF
- Low T.H.D. Distortion: 0.02%
- Excellent Phase Margins: 60°
- Excellent Gain Margin: 12 dB

**QUAD HIGH PERFORMANCE  
SINGLE SUPPLY  
OPERATIONAL AMPLIFIERS**

**SILICON MONOLITHIC  
INTEGRATED CIRCUIT**



**L SUFFIX  
CERAMIC PACKAGE  
CASE 632-02  
TO-116  
(MO-001 AA)**

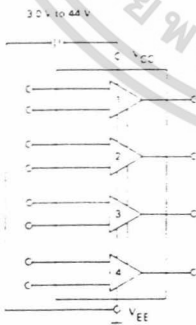


**P SUFFIX  
PLASTIC PACKAGE  
CASE 646-05**

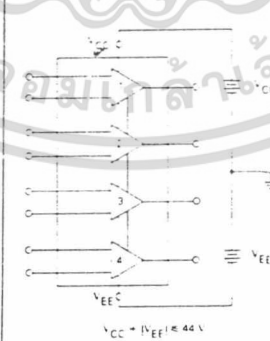


**D SUFFIX  
PLASTIC PACKAGE  
CASE 751A-01  
SO-14**

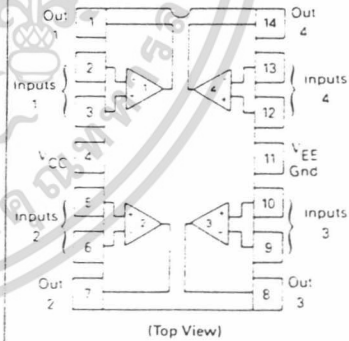
**SINGLE SUPPLY**



**SPLIT SUPPLIES**



**PIN CONNECTIONS**



**ORDERING INFORMATION**

Device	Temperature Range	Package
MC35074L,AL	-55 to +125°C	Ceramic DIP
MC33074L,AL	-40 to +85°C	Ceramic DIP
MC33074P,AP	-40 to +85°C	Plastic DIP
MC34074L,AL	0 to +70°C	Ceramic DIP
MC34074P,AP	0 to +70°C	Plastic DIP
MC34074D,AD	0 to +70°C	SO-14

# MC34074,A, MC35074,A, MC33074,A

## MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Supply Voltage <sup>1</sup> (from $V_{CC}$ to $V_{EE}$ )	$V_S$	+ 44	Volts
Input Differential Voltage Range	$V_{IDR}$	Note 1	Volts
Input Voltage Range	$V_{IR}$	Note 1	Volts
Output Short-Circuit Duration (Note 2)	$t_S$	Indefinite	Seconds
Operating Ambient Temperature Range	$T_A$		$^{\circ}C$
MC35074,A		-55 to - 125	
MC33074,A		-40 to - 85	
MC34074,A		0 to - 70	
Operating Junction Temperature	$T_J$	- 150	$^{\circ}C$
Storage Temperature Range	$T_{stg}$		$^{\circ}C$
Ceramic Package		-65 to - 150	
Plastic Package		-55 to - 125	

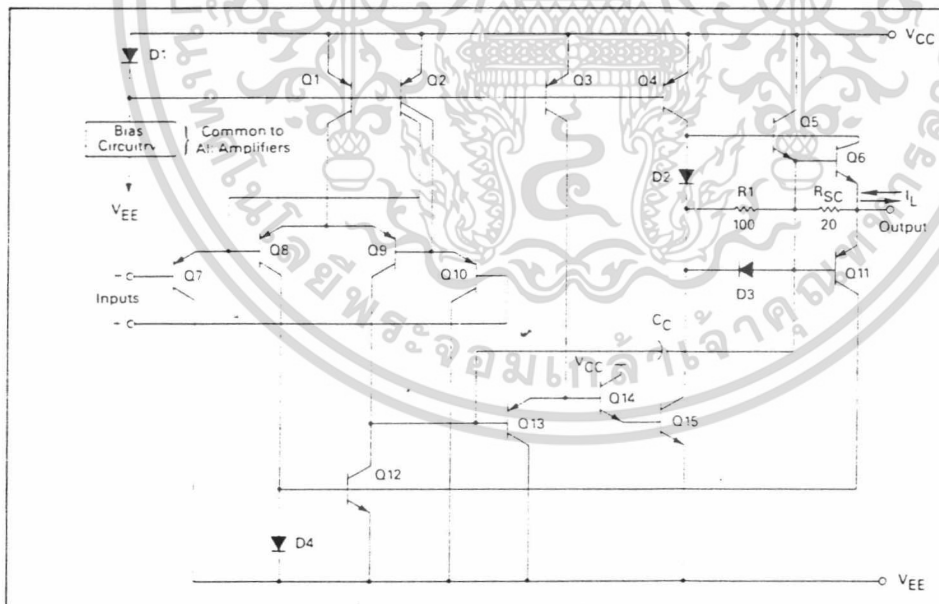
## MAXIMUM DEVICE POWER DISSIPATION

Ambient Temperature	- 25 $^{\circ}C$	- 70 $^{\circ}C$	- 85 $^{\circ}C$	- 125 $^{\circ}C$	$^{\circ}C$
Power Dissipation	1250	800	650	250	mW

### NOTES:

1. Either or both input voltages must not exceed the magnitude of  $V_{CC}$  or  $V_{EE}$ .
2. Power dissipation must be considered to ensure maximum junction temperature ( $T_J$ ) is not exceeded.

## EQUIVALENT CIRCUIT SCHEMATIC (EACH AMPLIFIER)



MOTOROLA LINEAR/INTERFACE DEVICES

3-211

3

FIGURE 3—NORMALIZED INPUT BIAS CURRENT versus TEMPERATURE

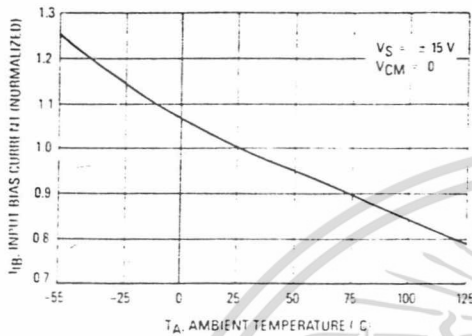


FIGURE 4—NORMALIZED INPUT BIAS CURRENT versus INPUT COMMON-MODE VOLTAGE

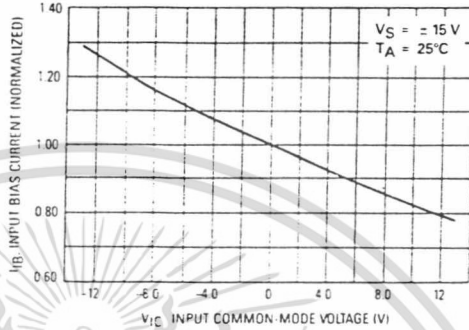


FIGURE 5—SPLIT SUPPLY OUTPUT VOLTAGE SWING versus SUPPLY VOLTAGE

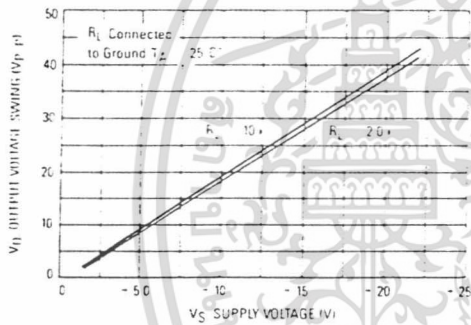


FIGURE 6—SPLIT SUPPLY OUTPUT SATURATION versus LOAD CURRENT

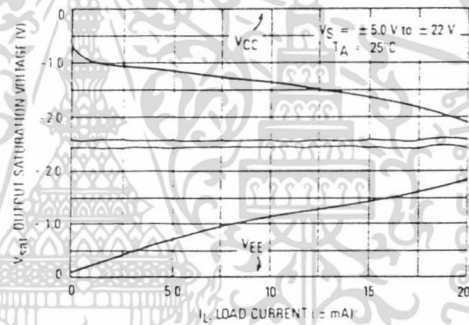


FIGURE 7—SINGLE SUPPLY OUTPUT SATURATION versus LOAD RESISTANCE TO GROUND

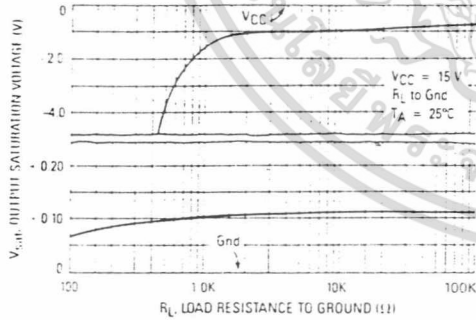
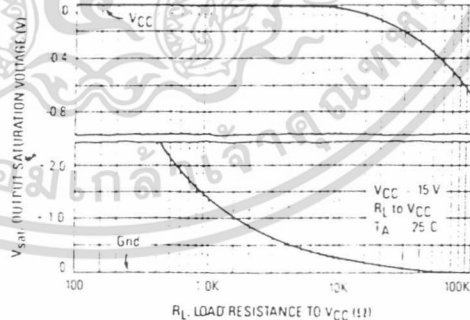


FIGURE 8—SINGLE SUPPLY OUTPUT SATURATION versus LOAD RESISTANCE TO V\_CC



MC34074,A, MC35074,A, MC33074,A

FIGURE 9—OUTPUT SHORT CIRCUIT CURRENT versus TEMPERATURE

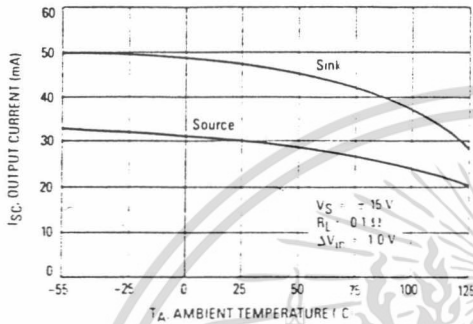


FIGURE 10—OUTPUT IMPEDANCE versus FREQUENCY

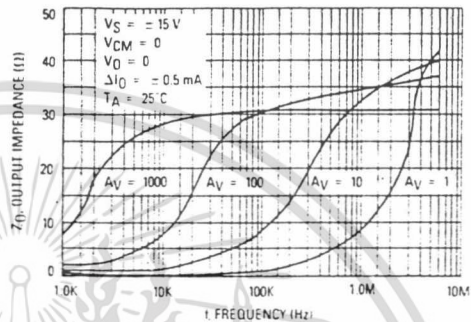


FIGURE 11—OUTPUT VOLTAGE SWING versus FREQUENCY

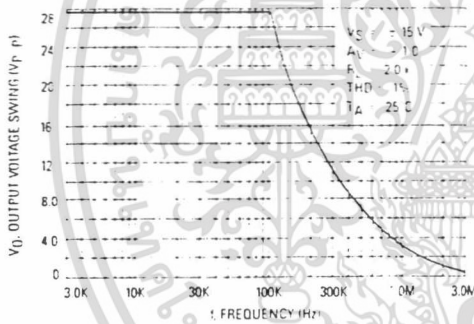


FIGURE 12—OUTPUT DISTORTION versus FREQUENCY

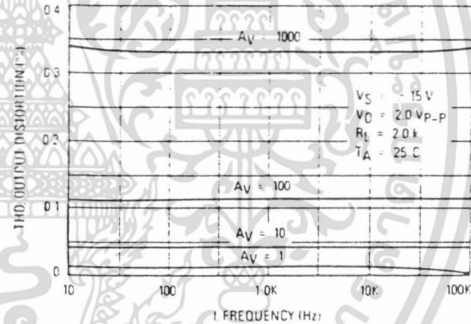


FIGURE 13—OUTPUT DISTORTION versus OUTPUT VOLTAGE SWING

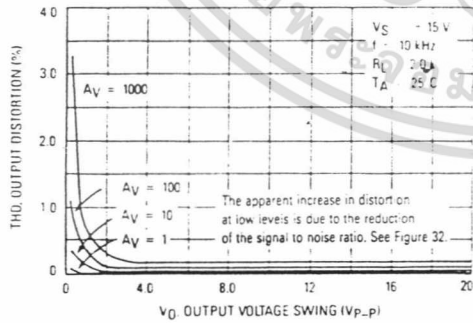


FIGURE 14—OPEN-LOOP VOLTAGE GAIN versus TEMPERATURE

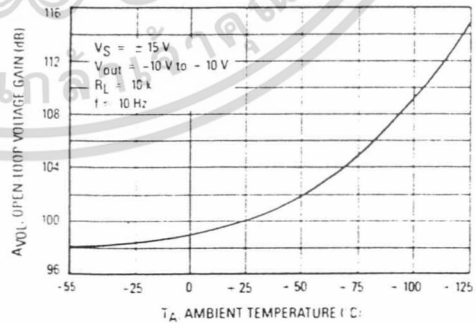


FIGURE 15—OPEN-LOOP VOLTAGE GAIN AND PHASE versus FREQUENCY

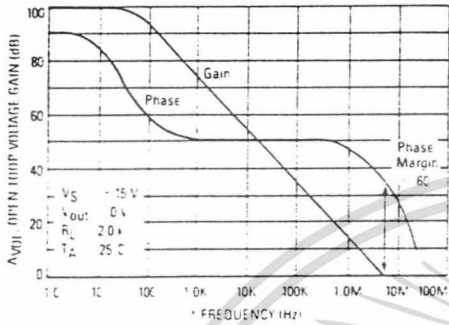


FIGURE 16—OPEN-LOOP VOLTAGE GAIN AND PHASE versus FREQUENCY

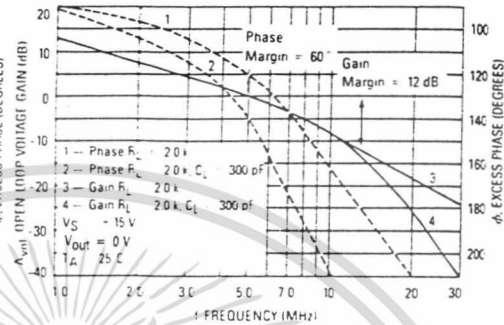


FIGURE 17—NORMALIZED GAIN BANDWIDTH PRODUCT versus TEMPERATURE

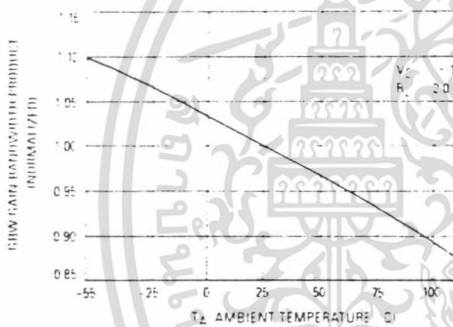


FIGURE 18—PERCENT OVERSHOOT versus LOAD CAPACITANCE

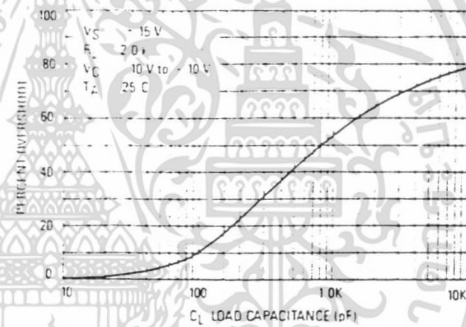


FIGURE 19—PHASE MARGIN versus LOAD CAPACITANCE

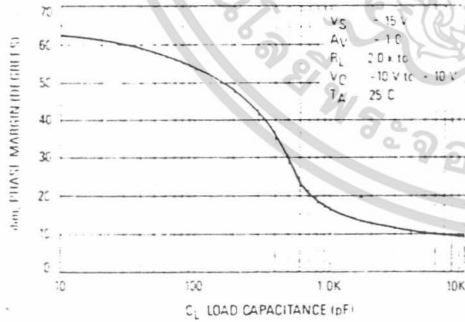


FIGURE 20—GAIN MARGIN versus LOAD CAPACITANCE

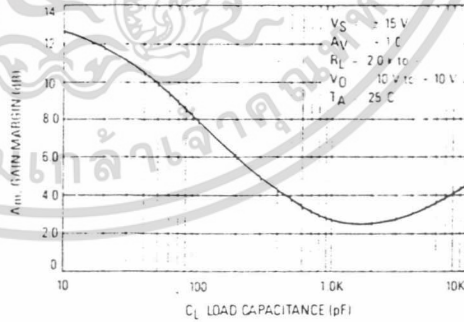


FIGURE 21—PHASE MARGIN versus TEMPERATURE

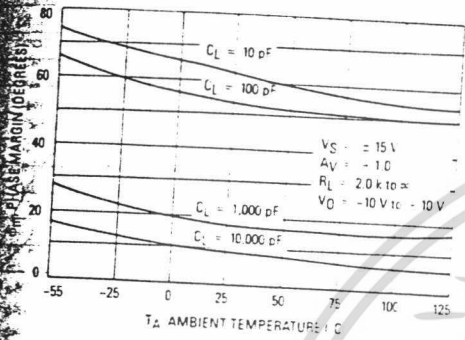


FIGURE 22—GAIN MARGIN versus TEMPERATURE

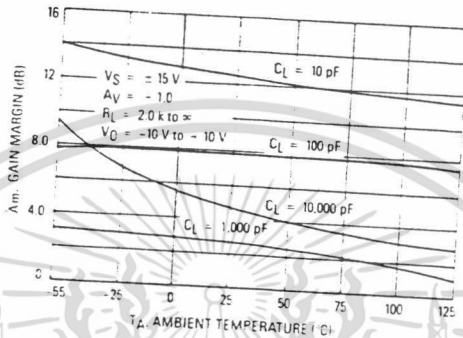


FIGURE 23—NORMALIZED SLEW RATE versus TEMPERATURE

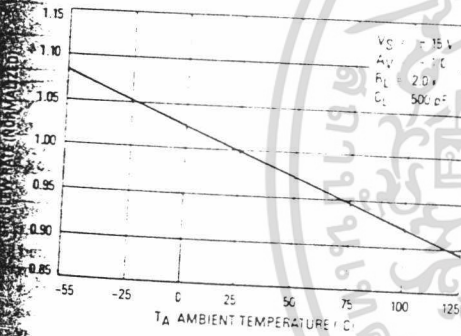


FIGURE 24—OUTPUT SETTLING TIME

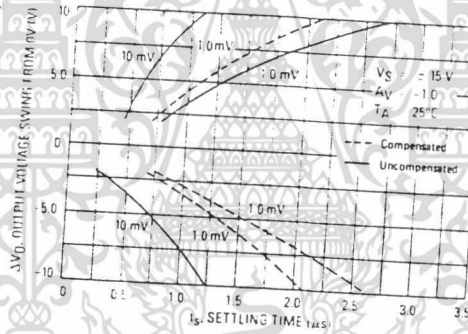


FIGURE 25—SMALL-SIGNAL TRANSIENT RESPONSE

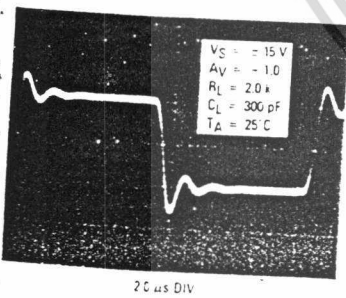
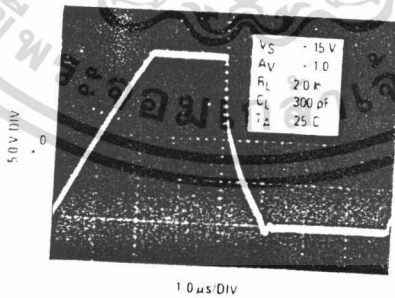


FIGURE 26—LARGE-SIGNAL TRANSIENT RESPONSE



## เอกสารอ้างอิง

- 1) R.J.Behm , N.Garcia and H.Rohrer ,Scanning tunneling microscope and related methods , Kluwer Academic,1990
- 2) Joseph A.Stroschio and William J.Kaiser , Scanning tunneling microscope , Academic Press, 1993
- 3) Jacob,J.Michael ,Industrial control Electronic Applications and Design , Prentice Hall , 1988
- 4) A.J. Moulson and J.M.Herbert , Electroceramics Materials Properties Applications , Chapman & Hall ,1990
- 5) Morgan Matroc Limited , Transducer Products Division
- 6) Vladimir Weinstein, Michael Slutzky, Aleksandre Arenshtam and Eshel Ben-Jacob, "A method for preparation of Pt-Ir tips for scanning tunneling microscope", Rev.Sci.Instrum 66 (4),3075 (1995)
- 7) จิตติ หนูแก้ว , เทคนิคการเชื่อมต่อ IBM/PC , ซีไอทีเคชั่น, 2521
- 8) อานินทร์ ฉาวาศานวงศ์และ หันกร ดุ๊ก, การอินเทอร์เฟส IBM/F  
พีซีกับเซมดอตวี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้ทำโครงการ

นาย ประธาน ศรีวิไล เกิดเมื่อ เดือน สิงหาคม พ.ศ. 2517 ที่จังหวัดกาฬสินธุ์  
เข้าศึกษาในระดับอุดมศึกษาในปี 2534 สาขาวิชา ฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง สำเร็จการศึกษาในปีการ  
ศึกษา 2538 เลขประจำตัว 35504424

## ประวัติการฝึกงาน

- คณะวิทยาศาสตร์ ภาควิชาฟิสิกส์ จุฬาลงกรณ์มหาวิทยาลัย เมื่อ 1 เมษายน - 31  
พฤษภาคม 2538



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้ทำโครงการ

นาย วรพจน์ วงศ์มดุงเกียรติ เกิดเมื่อวันที่ 17 เดือน กันยายน พ.ศ. 2516 ที่ จังหวัดกรุงเทพฯ จบการศึกษาในชั้นมัธยมต้นและมัธยมปลายที่โรงเรียนทวีธาภิเศก และเข้าศึกษาระดับอุดมศึกษาในปี 2534 สาขาวิชาฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง สำเร็จการศึกษาในปีการศึกษา 2538 เลขประจำตัว 35504434

## ประวัติการฝึกงาน

- สำนักงานพัฒนาเทคโนโลยี (TDO) กลุ่มบริษัทพรีเมียร์ เมื่อ 1 เมษายน - 31 พฤษภาคม 2538



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้ทำโครงการ

นาย สนาน นิตสัมพันธ์ เกิดเมื่อ พ.ศ. 2515 ที่จังหวัดฉะเชิงเทรา เข้าศึกษา  
ระดับอุดมศึกษาในปี 2534 สาขาวิชาฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์ สถาบัน  
เทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง สำเร็จการศึกษาในปีการศึกษา 2538  
เลขประจำตัว 35504439

## ประวัติการฝึกงาน

- บริษัท อัลฟาเทค อ.บางน้ำเปรี้ยว จ. ฉะเชิงเทรา เมื่อ 1 เมษายน - 31 พฤษภาคม  
2538



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้