

แบบจำลองทางคณิตศาสตร์ของเอ็นมอสทรานซิสเตอร์ที่ได้รับผลจากสถานะที่ผิวต่อ

A DC MODEL OF N-MOSFET INCLUDING INTERFACE STATE EFFECTS



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิทยาศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2548

ISBN 974-15-2042-5

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

แบบจำลองทางดีซีของเอ็นมอสทรานซิสเตอร์ที่ได้รับผลจากสถานะที่ผิวต่อ

A DC MODEL OF N-MOSFET INCLUDING INTERFACE STATE EFFECTS



วีระยุทธ ชัยศิริถาวรกุล

WEERAYOOT CHAISIRITHAVORNKUL

เลขหมู่.....
เลขทะเบียน..... **61243**
วัน,เดือน,ปี..... **17 ก.ค. 2549**

.b.....
.i.....

**วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์
บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ. 2548**

ISBN 974-15-2042-5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A DC MODEL OF N-MOSFET INCLUDING INTERFACE STATE EFFECTS



**A THESIS IS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER ENGINEERING IN ELECTRONICS ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2005

ISBN 974-15-2042-5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2005

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	แบบจำลองทางเคมีของเอ็นมอสทรานซิสเตอร์ที่ได้รับผลจากสถานะที่ผิวต่อ
นักศึกษา	นายวีระบุษ ชัยศิริถาวรกุล
รหัสนักศึกษา	43061336
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมอิเล็กทรอนิกส์
พ.ศ.	2548
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ.ดร.วรากร เกษมสุวรรณ ดร.กิติพล ชิตสกุล

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนอแบบจำลองการนำกระแสตรงของเอ็นมอสทรานซิสเตอร์ที่ได้รับผลจากสถานะที่ผิวต่อ โดยพัฒนาขึ้นบนพื้นฐานของการลดลงของจำนวนประจุและความคล่องตัวของประจุในช่องนำกระแส การกระจายของสถานะที่ผิวต่อในแบบจำลองได้ใช้ฟังก์ชันเอกซ์โปเนนเชียล ทำให้แบบจำลองที่ได้สามารถคำนวณกระแสในอุปกรณ์ที่มีการไหลทั้งสองทิศทางได้ ความต่างศักย์อิมิต์ที่ขึ้นกับตำแหน่งที่ใช้ในแบบจำลองทำให้สามารถรวมผลที่เกิดจากสถานะที่ผิวต่อได้อย่างถูกต้อง นอกจากนี้แบบจำลองได้รวมปรากฏการณ์ที่เกิดขึ้นกับทรานซิสเตอร์ที่มีความยาวช่องนำกระแสสั้น อันได้แก่ การลดลงของความคล่องตัวของประจุพาหะเนื่องจากสนามไฟฟ้าในทิศตั้งฉากกับช่องนำกระแส ความเร็วอิมิต์ของประจุพาหะ ความต้านทานแฝงที่ขั้วซอสและขั้วเดรน การหดสั้นลงของช่องนำกระแส และการเกิดขึ้นของสถานะที่ผิวต่อ ผลจากการจำลองตรงกับผลที่ได้จากการทดลองที่ถูกเสนอไว้ก่อนหน้านี้ และสอดคล้องกับผลจากโปรแกรมจำลองแบบชนิด 2 มิติ

Thesis Title A DC Model of n-MOSFET Including Interface State effects
Student Mr. Weerayoot Chaisirithavornkul
Student ID. 43061336
Degree Master of Engineering
Programme Electronics Engineering
Year 2005
Thesis Advisor Assoc. Prof. Dr. Varakorn Kasemsuwan
Dr. Kitiphon Chitsakul

ABSTRACT

A DC model of n-MOSFET including interface state effects is developed based on the reduction of inversion-layer charge and mobility carrier in the channel. Exponential profile is employed to describe the distribution of the interface states along the channel. By using the saturation voltage as a function of the position along the channel, localized effect as a result of the interface states are properly taken into account. In addition, the model includes several short-channel effects including lateral and vertical mobility degradations, saturation velocity, parasitic source-drain resistances, channel length modulation and interface state generation. The predictions of the model agree well with the published experimental data and two dimensional device simulator.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้ด้วยดี ด้วยความกรุณาจากอาจารย์ที่ปรึกษา รศ.ดร.วรากร เกษมสุวรรณ และอาจารย์ที่ปรึกษาร่วม ดร.กิตติพล ชิตสกุล ที่ให้ความช่วยเหลือ คำชี้แนะให้กำลังใจ รวมทั้งให้ข้อคิดทั้งเกี่ยวข้องกับเรื่องการศึกษาและเรื่องชีวิต ขอกราบขอบพระคุณเป็นอย่างสูง

ขอขอบคุณคุณคุณวินัส วิเชษฐพิทยาพงษ์, คุณพิเชษฐ สัมพันธ์เวช โสภากาและ Mr. Bradley John Klien นายจ้างของผู้เขียน ที่กรุณาอมให้ใช้เวลาในการทำงานบางส่วนเพื่อดำเนินการเกี่ยวกับงานวิจัย

ขอขอบคุณคุณคุณจารึก ปลอดภัย เพื่อนผู้ให้ความช่วยเหลือผู้เขียนในหลาย ๆ ด้าน ในช่วงระยะเวลาที่กำลังศึกษาอยู่

ขอขอบคุณภรรยาของผู้เขียนคุณศิริกานต์ ภูงามจิตร และสมาชิกทุกคนภายในครอบครัวที่ช่วยเป็นกำลังใจและรับผิดชอบภาระด้านอื่น ๆ ในระยะเวลาระหว่างที่ผู้เขียนกำลังทำวิทยานิพนธ์นี้

ขอขอบคุณบิดา มารดาของผู้เขียนที่คอยให้กำลังใจและส่งเสริมผู้เขียนในทางที่ดีมาโดยตลอด

สุดท้ายขอขอบคุณทุกท่านที่ไม่ได้กล่าวในที่นี้ที่มีส่วนช่วยเหลือให้วิทยานิพนธ์นี้สำเร็จสำเร็จลุล่วงมาได้ด้วยดี

สำหรับคุณงามความดีที่พึงมีจากวิทยานิพนธ์ฉบับนี้ ผู้เขียนขอมอบให้กับบิดามารดา ซึ่งเป็นที่รักยิ่ง ตลอดจนครูอาจารย์ที่ได้ประสิทธิ์ประสาทความรู้แก่ผู้เขียน รวมทั้งทุก ๆ ท่านที่มีส่วนช่วยให้วิทยานิพนธ์ฉบับนี้สำเร็จลงได้

วีระยุทธ ชัยศิริถาวรกุล

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	2
1.3 สมมติฐานของการศึกษา.....	2
1.4 ทฤษฎีหรือแนวความคิดที่ใช้ในการวิจัย.....	2
1.5 ขอบเขตของการวิจัย.....	3
1.6 ขั้นตอนของการศึกษา.....	3
บทที่ 2 สถานะที่ผิวต่อและรายงานการวิจัยที่เป็นพื้นฐานในการพัฒนาแบบจำลอง.....	4
2.1 การเกิดขึ้นและชนิดของสถานะที่ผิวต่อ.....	4
2.1.1 การเกิดของสถานะที่ผิวต่อ.....	4
2.1.2 ชนิดของสถานะที่ผิวต่อ.....	7
2.2 แบบจำลองคุณลักษณะของเอ็นมอสทรานซิสเตอร์ที่ได้รับความเสียหายจาก พาหะร่อนชนิดที่มีการนำกระแสสองทิศทาง (bi-directional) โดย Quader et al.[6]...8	
2.2.1 แบบจำลองการนำกระแสชนิดไบอัสตรง(forward bias).....	10
2.2.1.1 แบบจำลองกระแสในย่านเชิงเส้น (I).....	10
2.2.1.2 แบบจำลองกระแสในย่านเชิงเส้น (II).....	12
2.2.1.3 แบบจำลองกระแสในย่านอิมิตัว (III).....	13
2.2.2 แบบจำลองการนำกระแสชนิดไบอัสย้อนกลับ(reverse bias).....	14
2.2.3 แบบจำลองการนำกระแสชนิด 2 ทิศทาง (bi-directional model).....	15
2.3 แบบจำลองคุณลักษณะของเอ็นมอสทรานซิสเตอร์ที่ได้รับความเสียหายจาก พาหะร่อนชนิดที่มีการกระจายตัวของสถานะที่ผิวต่อแบบเชิงเส้น โดย Chen et al.[7].....	15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
2.3.1 แบบจำลองการทำงานย่านเชิงเส้น.....	17
2.3.2 แบบจำลองการทำงานย่านอิมิตัว.....	20
บทที่ 3 แบบจำลองผลของสถานะที่ผิวต่อที่เกิดจากพาหะร้อนในเอ็นมอสทรานซิสเตอร์.....	22
3.1 แบบจำลองการกระจายตัวของสถานะที่ผิวต่อ.....	22
3.2 การคำนวณกระแสเมื่อทรานซิสเตอร์ทำงานในย่านเชิงเส้น.....	24
3.3 การคำนวณความต่างศักย์อิมิตัว V_{dsat} และกระแสไฟฟ้าเมื่อทรานซิสเตอร์ทำงาน ในย่านอิมิตัว.....	26
3.4 การคำนวณหาความยาวช่วงแซนแนลโมดูเลชัน(L_d).....	28
3.5 แบบจำลองการเกิดขึ้นของสถานะที่ผิวต่อเนื่องมาจากพาหะร้อน.....	31
3.6 วิธีการคำนวณกระแส.....	33
บทที่ 4 ผลการทดลองและการวิเคราะห์.....	35
4.1 ผลการทดลอง.....	35
4.1.1 การทดสอบแบบจำลองที่สร้างขึ้นเทียบกับผลการจำลองที่ได้จากมินิมอส.....	36
4.1.1.1 การหาค่าพารามิเตอร์ที่ใช้กับแบบจำลองทรานซิสเตอร์ ขณะยังไม่ถูกใช้งาน.....	36
4.1.1.2 การหาค่าพารามิเตอร์ของแบบจำลองส่วนที่เกี่ยวข้องกับ สถานะที่ผิวต่อ.....	37
4.1.1.3 การหาค่าพารามิเตอร์ของแบบจำลองการเกิดขึ้นของ สถานะที่ผิวต่อ.....	40
4.1.1.4 การจำลองทรานซิสเตอร์เมื่อไบอัสทรานซิสเตอร์ในสภาวะที่ไม่ได้ใช้ ในการปรับแต่งค่าพารามิเตอร์.....	41
4.1.1.5 การจำลองทรานซิสเตอร์ที่มีสถานะที่ผิวต่อที่ชั่วชอสและชั่วเดรน.....	42
4.1.2 ผลการจำลองเทียบกับผลการทดลองที่ได้รับการตีพิมพ์.....	43
4.2 การวิเคราะห์การทำงานของแบบจำลอง.....	45
4.3 สรุปผลการทดลอง.....	49

สารบัญ (ต่อ)

	หน้า
บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ	50
5.1 สรุปผลการวิจัย	50
5.2 ข้อเสนอแนะ	51
เอกสารอ้างอิง	52
ภาคผนวก ก การสร้างข้อมูลอ้างอิงด้วยโปรแกรมจำลองมินิมอส	54
ก.1 การหาความยาวช่องนำกระแสและจุดที่สนามไฟฟ้ามีค่าสูงสุด	54
ก.2 การจำลองการเกิดขึ้นของสถานะที่ผิวต่อ	56
ก.3 การจำลองทรานซิสเตอร์ที่สถานะที่ผิวต่อเกิดขึ้นที่ขั้วซอสและขั้วแคโรน	61
ภาคผนวก ข การกระจายตัวของความหนาแน่นของสถานะที่ผิวต่อ	64
ภาคผนวก ค บทความที่ได้รับการตีพิมพ์	69
ประวัติผู้เขียน	83

สารบัญตาราง

ตารางที่	หน้า
4.1 ค่าพารามิเตอร์ที่ใช้ในการจำลองในทรานซิสเตอร์ที่ยังไม่มีสถานะที่ผิวต่อ.....	37
4.2 ค่าพารามิเตอร์ที่ใช้ในการจำลองในทรานซิสเตอร์ที่ผ่านการไบอัสในสภาวะกวดันเป็นเวลา 1.0×10^7 วินาที.....	40
4.3 ค่า N_{iid0} ที่ได้จากการปรับแต่งและผลการคำนวณค่า \bar{N}_{it}	41
4.4 ค่าพารามิเตอร์ปรับแต่งที่ใช้ในการจำลอง.....	44
4.5 ค่าความต่างศักย์อิมิตัว (V_{DSAT}) ของทรานซิสเตอร์ที่ใช้จำลองแบบในรูป 4.9	45
ก.1 ผลการคำนวณค่า n_{it} และ $N_{it\max}$	58
ข.1 ค่าพารามิเตอร์ที่ใช้ในการจำลองทรานซิสเตอร์.....	67



สารบัญรูป

รูปที่	หน้า
2.1 โครงสร้างมอสทรานซิสเตอร์.....	4
2.2 แผนภาพแถบพลังงานแสดงการเข้าครอบครองสถานะที่ผิวต่อของอิเล็กตรอน เมื่อศักย์ที่ผิว (surface potential) มีการเปลี่ยนแปลง.....	5
2.3 แผนภาพแถบพลังงาน รูป (ก) และ (ข) แสดงการครอบครองสถานะที่ผิวต่อ ของอิเล็กตรอนในเอ็นมอสทรานซิสเตอร์ รูป (ค) และ (ง) แสดงการครอบครองสถานะ ที่ผิวต่อในพีมอสทรานซิสเตอร์	7
2.4 สถานะที่ผิวต่อที่ส่งผลต่อการนำกระแสของเอ็นมอสทรานซิสเตอร์ในการไบอัสตรง ($V_D > V_S$) (ก) เมื่อทรานซิสเตอร์ในช่วงการทำงานย่านเชิงเส้น และ(ข)เมื่อทรานซิสเตอร์ ทำงานในย่านอิ่มตัว	10
2.5 สถานะที่ผิวต่อที่ส่งผลต่อการนำกระแสของเอ็นมอสทรานซิสเตอร์ในการไบอัสย้อนกลับ ($V_S > V_D$) (ก) เมื่อทรานซิสเตอร์ในย่านเชิงเส้น และ(ข)เมื่อทรานซิสเตอร์ทำงานในย่าน อิ่มตัว	14
2.6 แบบจำลองการกระจายตัวของสถานะที่ผิวต่อแบบเชิงเส้นในช่วงที่ได้รับความเสียหาย โดย Chen et al. [7].....	16
3.1 การกระจายของสถานะที่ผิวต่อแบบเอกซ์โปเนนเชียล	23
3.2 ภาพตัดขวางของมอสทรานซิสเตอร์ โดยพื้นที่สี่เหลี่ยมแสดงถึง Gaussian Box	27
3.3 วิธีการคำนวณหาปริมาณการเกิดขึ้นของสถานะที่ผิวต่อ	32
3.4 วิธีการคำนวณหากระแสเดรน.....	33
4.1 ผลการจำลองการนำกระแสเดรนของทรานซิสเตอร์ด้วยแบบจำลองที่พัฒนาขึ้น เทียบกับผลการจำลองโดยโปรแกรมมินิมอส ในทรานซิสเตอร์ที่ยังไม่มีสถานะที่ผิวต่อ เกิดขึ้น(fresh device).....	36
4.2 ความสัมพันธ์ระหว่างกระแสเดรนและความต่างศักย์เกตของทรานซิสเตอร์ที่ได้ จากแบบจำลองที่พัฒนาขึ้นเปรียบเทียบกับผลการจำลองจากโปรแกรมมินิมอส	37
4.3 ผลการจำลองการนำกระแสเดรนของทรานซิสเตอร์ด้วยแบบจำลองที่พัฒนาขึ้นเทียบกับ ผลการจำลองโดยโปรแกรมมินิมอสสำหรับทรานซิสเตอร์ที่ผ่านการไบอัสในสภาวะกคตัน เป็นเวลา 1.0×10^5 วินาที.....	38
4.4 ผลการจำลองการนำกระแสเดรนของทรานซิสเตอร์ด้วยแบบจำลองที่พัฒนาขึ้นเทียบกับ ผลการจำลองโดยโปรแกรมมินิมอสสำหรับทรานซิสเตอร์ที่ผ่านการไบอัสในสภาวะกคตัน เป็นเวลา 1.0×10^4 วินาที.....	39

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.5 ผลการจำลองด้วยแบบจำลองที่พัฒนาขึ้นเทียบกับผลการจำลองโดยโปรแกรมมินิมอส สำหรับทรานซิสเตอร์ที่ผ่านการไบอัสในสภาวะกคคันเป็นเวลา 5.0×10^4 วินาที	39
4.6 ผลการจำลองการเกิดขึ้นของสถานะที่ผิวต่อ (\bar{N}_{it}) โดยใช้สมการที่ (3.24) เปรียบเทียบกับ ข้อมูลที่ได้จากการคำนวณโดยใช้สมการที่ (3.25).....	40
4.7 ผลการจำลองด้วยแบบจำลองที่พัฒนาขึ้นเทียบกับผลการจำลองโดยโปรแกรมมินิมอส ในทรานซิสเตอร์ที่ผ่านการกคคันที่ $V_{GS} = 2.5 \text{ V}$ และ $V_{DS} = 5 \text{ V}$ เป็นเวลา 8.0×10^4 วินาที.....	41
4.8 ผลของแบบจำลองที่พัฒนาขึ้นเทียบกับผลจากโปรแกรมมินิมอสสำหรับทรานซิสเตอร์ ที่ผ่านการไบอัสในสภาวะกคคันแบบไบอัสตรงและไบอัสย้อนกลับ จนกระทั่ง มีสถานะที่ผิวต่อเกิดขึ้นที่ขั้วซอสและขั้วเดรน	42
4.9 ความสัมพันธ์ระหว่างกระแสเดรนและความต่างศักย์เดรนซอสของเอ็นมอสทรานซิสเตอร์ ก่อนและหลังได้รับความเสียหายจากพาหะร้อน ผลการทดลองโดย Liblebici et al.[20] เทียบกับผลการจำลองแบบด้วยแบบจำลองที่พัฒนาขึ้น.....	43
4.10 ผลการจำลองแบบความสัมพันธ์ระหว่างค่าความนำและความต่างศักย์เดรนซอสของ เอ็นมอสทรานซิสเตอร์ก่อนและหลังได้รับความเสียหายจากพาหะร้อน	45
4.11 ความสัมพันธ์ระหว่างระยะแซนแนลมอดูเลชัน(l_d) และความต่างศักย์เดรนซอส(V_{DS}) ที่ $V_{GS} = 5 \text{ V}$ เปรียบเทียบระหว่างทรานซิสเตอร์ก่อนและหลังจากมีสถานะที่ผิวต่อเกิดขึ้น.....	46
4.12 ค่าความต่างศักย์อ้อมตัวภายในที่เกิด ณ จุดอ้อมตัวในลักษณะที่เป็นฟังก์ชันกับความต่างศักย์ เดรนซอสก่อนและหลังจากมีสถานะที่ผิวต่อเกิดขึ้นเมื่อไบอัสตรงและไบอัสย้อนกลับ	47
4.13 กราฟเปรียบเทียบความสัมพันธ์ระหว่างความต่างศักย์อ้อมตัวภายในทรานซิสเตอร์ และความต่างศักย์เดรนซอส ที่ได้จากแบบจำลองของ Chen et al.[7] และแบบจำลองที่ พัฒนาขึ้น	48
ก.1 ความเข้มข้นยังผลสารเจือ (effective doping concentration) บริเวณผิวของซัปสเตรท บนกริดของมินิมอส	54
ก.2 ความเข้มของสนามไฟฟ้าในแนวนานกับความยาวช่องนำกระแสบริเวณผิวของ ซัปสเตรทที่ตำแหน่งต่าง ๆ บนกริด(grid)ของมินิมอส	55
ก.3 ไฟล์คำสั่งที่ใช้กับมินิมอสเพื่อจำลองแบบทรานซิสเตอร์ขณะไบอัสที่ $V_{GS} = 2.5 \text{ V}$ และ $V_{DS} = 5 \text{ V}$	55

สารบัญรูป (ต่อ)

รูปที่	หน้า
ก.4	ไฟล์คำสั่งที่ใช้กับมินิมอสเพื่อจำลองแบบทรานซิสเตอร์โดยการคำนวณกระแสเดรน ในลักษณะฟังก์ชันของ V_{DS} ที่ $V_{GS} = 3, 4$ และ 5 V 56
ก.5	ไฟล์คำสั่งที่ใช้กับมินิมอสเพื่อจำลองทรานซิสเตอร์โดยการคำนวณกระแสเดรนในลักษณะ ฟังก์ชันของ V_{GS} ที่ $V_{DS} = 1, 3$ และ 5 V 56
ก.6	การกระจายตัวของสถานะที่ผิวต่อที่ใช้ในการจำลองด้วยมินิมอส ค่าความหนาแน่นของ สถานะที่ผิวต่อที่แสดงเป็นค่าที่ถูกนอร์มอลไลซ์(normalized) แล้ว..... 57
ก.7	ไฟล์คำสั่งของมินิมอสสำหรับทรานซิสเตอร์ที่ผ่านการกดคั้นเป็นเวลา 1.0×10^4 วินาที เมื่อถูกไบอัสตรงที่ $V_{GS} = 3, 4$ และ 5 V 58
ก.8	ไฟล์คำสั่งของมินิมอสสำหรับทรานซิสเตอร์ที่ผ่านการกดคั้นเป็นเวลา 1.0×10^4 วินาที เมื่อถูกไบอัสย้อนกลับที่ $V_{GS} = 3, 4$ และ 5 V 59
ก.9	ผลการจำลองทรานซิสเตอร์ที่ถูกกดคั้นเป็นเวลา 1.0×10^4 วินาทีโดยโปรแกรมมินิมอส เมื่อทรานซิสเตอร์ถูกไบอัสตรงและไบอัสย้อนกลับ..... 59
ก.10	ผลการจำลองทรานซิสเตอร์ที่ถูกกดคั้นเป็นเวลา 5.0×10^4 วินาทีโดยโปรแกรมมินิมอส เมื่อทรานซิสเตอร์ถูกไบอัสตรงและไบอัสย้อนกลับ..... 60
ก.11	ผลการจำลองทรานซิสเตอร์ที่ถูกกดคั้นเป็นเวลา 1.0×10^5 วินาทีโดยโปรแกรมมินิมอส เมื่อทรานซิสเตอร์ถูกไบอัสตรงและไบอัสย้อนกลับ..... 60
ก.12	ผลการจำลองทรานซิสเตอร์ที่ถูกกดคั้นเป็นเวลา 8.0×10^4 วินาทีโดยโปรแกรมมินิมอส เมื่อทรานซิสเตอร์ถูกไบอัสตรงและไบอัสย้อนกลับ..... 61
ก.13	ไฟล์คำสั่งของมินิมอสสำหรับทรานซิสเตอร์ที่ผ่านการไบอัสเพื่อทำให้เกิดสถานะที่ผิวต่อ บริเวณเดรนเป็นเวลา 1.0×10^5 วินาที และไบอัสเพื่อทำให้เกิดสถานะที่ผิวต่อบริเวณซอส เป็นเวลา 5.0×10^4 วินาที เมื่อถูกไบอัสตรงที่ $V_{GS} = 3, 4$ และ 5 V 62
ก.14	ไฟล์คำสั่งของโปรแกรมมินิมอสสำหรับทรานซิสเตอร์ที่ผ่านการไบอัสเพื่อทำให้เกิด สถานะที่ผิวต่อบริเวณเดรนเป็นเวลา 1.0×10^5 วินาที และไบอัสเพื่อทำให้เกิดสถานะ ที่ผิวต่อบริเวณซอส เป็นเวลา 5.0×10^4 วินาที เมื่อถูกไบอัสย้อนกลับที่ $V_{GS} = 3, 4$ และ 5 V 62
ก.15	ผลการจำลองจากมินิมอสสำหรับทรานซิสเตอร์ที่ผ่านการไบอัสเพื่อทำให้เกิดสถานะที่ผิวต่อ บริเวณเดรนเป็นเวลา 1.0×10^5 วินาที และไบอัสเพื่อทำให้เกิดสถานะที่ผิวต่อบริเวณซอส เป็นเวลา 5.0×10^4 วินาที เมื่อถูกไบอัสตรงและไบอัสย้อนกลับที่ $V_{GS} = 3, 4$ และ 5 V 63

สารบัญรูป (ต่อ)

รูปที่

หน้า

- ข.1 (ก) ภาพตัดขวางของเอ็นมอสทรานซิสเตอร์ (ข) ศักย์ไฟฟ้า และ(ค) ความเข้มข้นไฟฟ้าที่ผิว
ของช่องนำกระแส66
- ข.2 การกระจายตัวของความหนาแน่นของสถานะที่ผิวต่อ เมื่อใช้แบบจำลองการกระจายตัว (ก)
แบบค่าเฉลี่ย (ข)แบบเชิงเส้น และ(ค)แบบเอกซ์โปเนนเชียล68



บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ความก้าวหน้าของเทคโนโลยีทางการผลิตวงจรรวมทำให้สามารถผลิตมอสทรานซิสเตอร์ (MOSFET) ในวงจรมีขนาดเล็กลงได้ การที่มอสทรานซิสเตอร์มีขนาดเล็กลงทำให้สนามไฟฟ้าภายในช่องนำกระแส (channel) มีความเข้มข้นสูง สนามไฟฟ้านี้ส่งผลให้ประจุพาหะในช่องนำกระแสได้รับพลังงานมากขึ้น พาหะที่เคลื่อนที่ในช่องนำกระแสจะเกิดการชนกับโครงร่างผลึก ถ้าในการชนกับโครงร่างผลึก พลังงานที่พาหะได้รับจากสนามไฟฟ้าไม่สามารถถ่ายเทให้โฟนอนได้หมด จะทำให้พลังงานของพาหะมีค่ามากกว่าพลังงานของโฟนอน และอุณหภูมิของพาหะจะสูงกว่าอุณหภูมิของโครงผลึกซึ่งเรียกว่าพาหะร้อน (hot carrier)[1] พาหะร้อนเหล่านี้เป็นสาเหตุของปรากฏการณ์ที่มีผลเสียต่อการนำกระแสของทรานซิสเตอร์ ปรากฏการณ์ที่สำคัญอย่างหนึ่งคือการเกิดขึ้นของสถานะที่ผิวต่อ (interface state) สถานะที่ผิวต่อทำให้ทรานซิสเตอร์นำกระแสได้น้อยลง รวมทั้งเกิดความไม่สมมาตรในการนำกระแส กล่าวคือในการไบอัส (bias) ทรานซิสเตอร์ชนิดที่สมมาตรให้ประจุพาหะเคลื่อนที่จากซอสไปเดรน (ไบอัสตรง, forward bias) และจากเดรนไปซอส (ไบอัสย้อนกลับ, reverse bias) ด้วยความต่างศักย์ที่เท่ากัน โดยปกติทรานซิสเตอร์จะนำกระแสได้เท่ากัน แต่หากทรานซิสเตอร์ตัวนั้นถูกใช้งานจนเกิดสถานะที่ผิวต่อที่บริเวณใกล้ซอสหรือใกล้เดรน หรือเกิดขึ้นทั้งสองแต่ในปริมาณที่ไม่เท่ากัน ก็จะทำให้ทรานซิสเตอร์ดังกล่าวนำกระแสเมื่อได้รับไบอัสตรงและไบอัสย้อนกลับไม่เท่ากัน โดยจะขึ้นอยู่กับความเสียหายอันเกิดจากสถานะที่ผิวต่อที่เกิดขึ้นบริเวณใกล้ซอสและใกล้เดรน ความไม่สมมาตรของการนำกระแสนี้เป็นเรื่องที่ต้องคำนึงถึงในการใช้งานทรานซิสเตอร์ในลักษณะที่ต้องการให้ทรานซิสเตอร์นำกระแสได้ทั้งสองทิศทาง เช่นการใช้งานทรานซิสเตอร์เป็นทางผ่านของสัญญาณ (transmission gate) ความเสียหายที่เกิดเหล่านี้ทำให้ทรานซิสเตอร์ที่ผ่านการใช้งานมีคุณลักษณะ (characteristic) ทางไฟฟ้าที่เปลี่ยนแปลงไป ความเปลี่ยนแปลงนี้ส่งผลต่อความเชื่อถือได้ (reliability) ของวงจรรวม กล่าวอีกนัยหนึ่งคือทำให้วงจรมีอายุการใช้งานจำกัด ดังนั้นในการออกแบบวงจรรวมใหม่จึงควรต้องคำนึงถึงอายุการใช้งานของวงจรรวม การทำนายอายุการใช้งานของวงจรรวมทำได้โดยอาศัยแบบจำลองของการเสื่อม (degradation) ของทรานซิสเตอร์แต่ละตัวที่ถูกต้องแม่นยำ แบบจำลองของการนำกระแสของมอสทรานซิสเตอร์ที่รวมผลของสถานะที่ผิวต่อที่ถูกต้องแม่นยำจึงเป็นปัจจัยสำคัญที่ใช้ในการสร้างเครื่องมือเพื่อทำนายผลที่เกิดจากพาหะร้อนก่อนที่จะมีการผลิตวงจรรวม แบบจำลองนี้มีความจำเป็นเมื่อต้องการลดขนาดของทรานซิสเตอร์ลงเพื่อเพิ่มความจุของวงจรรวม นอกจากนี้แบบจำลองควรให้ภาพทางกายภาพเพื่อสร้างความเข้าใจในการนำอุปกรณ์ไปใช้งาน

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

แบบจำลองการนำกระแสของมอเตอร์ชิสเตอร์ที่รวมผลของสถานะที่ผิวต่อที่มีจุดมุ่งหมายให้มีคุณสมบัติดังต่อไปนี้

1. แบบจำลองใช้การกระจายของสถานะที่ผิวต่อที่เหมาะสม
2. แบบจำลองได้รวมผลของการเกิดสถานะที่ผิวต่อที่ปลายทั้งสองด้านของช่องนำกระแสของทรานซิสเตอร์
3. แบบจำลองสามารถทำนายการเกิดขึ้นของสถานะที่ผิวต่อเมื่ออุปกรณ์ถูกใช้งานไประยะเวลาหนึ่ง
4. แบบจำลองสามารถให้ความเข้าใจผลของสถานะที่ผิวต่อที่มีต่อการนำกระแสของทรานซิสเตอร์ทางกายภาพ

1.3 สมมติฐานของการศึกษา

เมื่อมอเตอร์ชิสเตอร์ถูกไบอัสให้ทำงานในย่านเชิงเส้น ความเข้มของสนามไฟฟ้าภายในช่องนำกระแสจะเพิ่มขึ้นจากขอสไปหาเดรน[2] ส่งผลให้พาหะที่อยู่ในช่องนำกระแสบริเวณใกล้กับเดรนมีพลังงานสูงกว่าบริเวณอื่น อย่างไรก็ตาม ความเข้มของสนามไฟฟ้านี้มีค่าไม่มากนักเมื่อเทียบกับความเข้มของสนามไฟฟ้าภายในทรานซิสเตอร์ที่ทำงานในย่านอิมิตัว เป็นที่ทราบกันว่าเมื่อทรานซิสเตอร์ทำงานในย่านอิมิตัว ความเข้มของสนามไฟฟ้าโดยเฉพาะอย่างยิ่ง บริเวณใกล้กับเดรนมีการเพิ่มขึ้นอย่างรวดเร็วโดยมีลักษณะการกระจายตัว (electric field profile) แบบฟังก์ชันไฮเปอร์โบลิกโคไซน์ (Cosh) [3] เนื่องจากพาหะในช่องนำกระแสได้รับพลังงานโดยตรงจากสนามไฟฟ้า ดังนั้น สถานะที่ผิวต่อที่เกิดจากพาหะพลังงานสูงควรมีการกระจายตัวในแบบที่สอดคล้องกับการกระจายตัวของสนามไฟฟ้าซึ่งเป็นแบบฟังก์ชันไฮเปอร์โบลิกโคไซน์ ด้วยเหตุนี้ถ้าสร้างแบบจำลองของการกระจายตัวของสถานะที่ผิวต่อด้วยฟังก์ชันเอกซ์โปเนนเชียลซึ่งมีความซับซ้อนน้อยกว่าฟังก์ชันไฮเปอร์โบลิกโคไซน์ แต่ให้ค่าที่ใกล้เคียงกันแล้ว แบบจำลองที่ได้น่าจะสามารถใช้อธิบายพฤติกรรมของทรานซิสเตอร์ที่มีสถานะที่ผิวต่อได้ดี

1.4 ทฤษฎีหรือแนวความคิดที่ใช้ในการวิจัย

ในการสร้างแบบจำลองจะใช้วิธีการวิเคราะห์สมการกระแสโดยแบ่งการทำงานของมอเตอร์ชิสเตอร์ออกเป็น 2 ย่าน คือ ย่านเชิงเส้นและย่านอิมิตัว ในย่านเชิงเส้น จะใช้วิธีการวิเคราะห์สมการกระแส โดยใช้การประมาณแบบ Gradual Channel (Gradual Dual Approximation) ซึ่งประมาณว่าความเร็วของพาหะอิเล็กตรอนในช่องนำกระแสมีความเร็วน้อยกว่าความเร็วอิมิตัว และในขณะเดียวกันก็มีค่าเป็นสัดส่วนโดยตรงกับความเข้มของสนามไฟฟ้า ในย่านอิมิตัวจะใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีการวิเคราะห์สมการกระแส โดยใช้การวิเคราะห์แบบกึ่ง 2 มิติ (Quasi Two Dimensional Approximation) [4]

ที่บริเวณผิวต่อระหว่างซิลิคอนและซิลิคอนไดออกไซด์จะมีพันธะวาเลนซ์ของซิลิคอนและไฮโดรเจนอยู่ แบบจำลองการเกิดขึ้นของสถานะที่ผิวต่อเนื่องมาจากอิเล็กทรอนิกส์ร้อนทำลายพันธะระหว่างซิลิคอนและไฮโดรเจนนี้ [5] ถูกใช้เพื่อพัฒนาแบบจำลองเพื่อทำนายการเกิดขึ้นของสถานะที่ผิวต่อ

1.5 ขอบเขตของการวิจัย

เนื่องจากพาหะร้อนในเอ็นมอสทรานซิสเตอร์มีสภาพคล่องมากกว่าพาหะของพีมอสทรานซิสเตอร์ ทำให้เอ็นมอสทรานซิสเตอร์ได้รับผลจากพาหะร้อนมากกว่า งานวิจัยจึงให้ความสนใจกับปรากฏการณ์ที่เกิดจากพาหะร้อนในเอ็นมอสทรานซิสเตอร์ และเน้นการสร้างแบบจำลองสำหรับมอสทรานซิสเตอร์ชนิดเอ็นเท่านั้น

แบบจำลองที่สร้างขึ้นในงานวิจัยนี้ เป็นแบบจำลองทางดิฟเฟอเรนเชียล (Analytical DC model) ของการนำกระแสของเอ็นมอสทรานซิสเตอร์ที่รวมผลของสถานะที่ผิวต่อ เพื่อให้ได้แบบจำลองที่ให้ผลการคำนวณที่ถูกต้องแม่นยำ

1.6 ขั้นตอนของการศึกษา

1. สร้างแบบจำลองของผลของสถานะที่ผิวต่อ ที่มีต่อพฤติกรรมกรรมการนำกระแสของมอสทรานซิสเตอร์ชนิดเอ็น
2. สร้างแบบจำลองที่เกี่ยวข้องกับเวลา เพื่อใช้ร่วมกับแบบจำลองในข้อ 1
3. ทดสอบความถูกต้องของแบบจำลอง โดยเปรียบเทียบผลการจำลองที่ได้จากแบบจำลองที่สร้างขึ้นกับผลการจำลองที่ได้จากโปรแกรมจำลองชนิด 2 มิติ (2 Dimensional Device Simulator) ที่ได้รับการยอมรับ อันได้แก่ MINIMOS

บทที่ 2

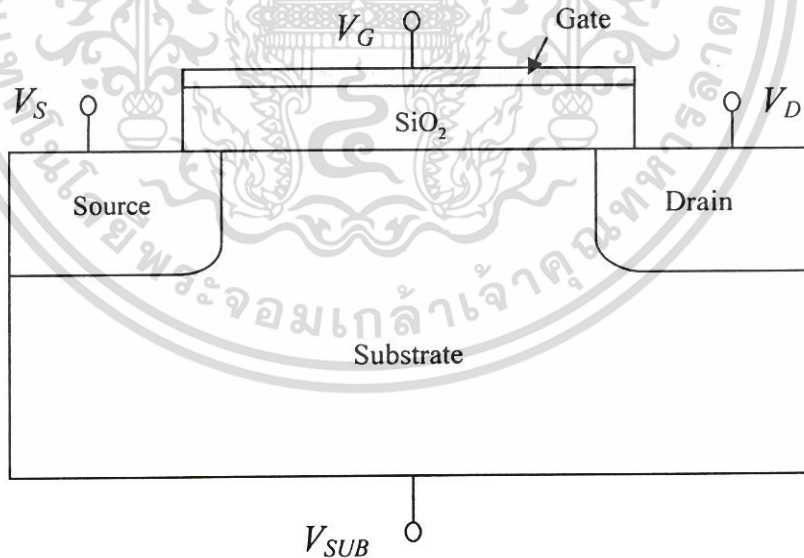
สถานะที่ผิวต่อและรายงานการวิจัยที่เป็นพื้นฐานในการพัฒนา แบบจำลอง

เนื้อหาในบทนี้จะกล่าวถึงความหมาย คุณสมบัติของสถานะที่ผิวต่อ และ รายงานการวิจัยที่มีบทบาทสำคัญในการพัฒนาแบบจำลองที่เสนอขึ้นในวิทยานิพนธ์ฉบับนี้ โดย Quader et al.[6] และ Chen et al. [7]

2.1 การเกิดขึ้นและชนิดของสถานะที่ผิวต่อ

2.1.1 การเกิดของสถานะที่ผิวต่อ

มอสทรานซิสเตอร์ประกอบไปด้วย ฐานรอง (Substrate) ขั้วซอส (Source terminal; ขั้วเดรน (Drain terminal) และขั้วเกต (Gate terminal) เกตอาจจะถูกสร้างจากโลหะหรือโพลีซิลิกอน (Poly silicon) โดยมีชั้นของซิลิกอนไดออกไซด์ซึ่งเป็นฉนวนไฟฟ้าชั้นอยู่ระหว่างฐานรองกับขั้วเกต ดังแสดงในรูปที่ 2.1



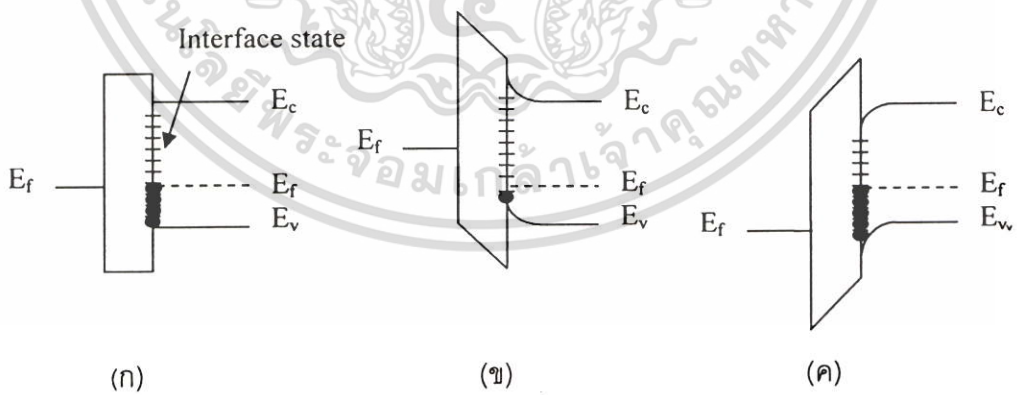
รูปที่ 2.1 โครงสร้างมอสทรานซิสเตอร์

ภายในฐานรองซึ่งเป็นผลึกของซิลิกอน อิเล็กตรอนสามารถครอบครองสถานะของพลังงานที่อยู่ในแถบพลังงานยินยอม (allowed band) แถบพลังงานยินยอมที่น่าสนใจมากที่สุดได้แก่ แถบนำ (conduction band) และแถบวาเลนซ์ (valence band)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่รอยต่อระหว่างผลึกซิลิกอน และชั้นซิลิกอนไดออกไซด์เป็นจุดสิ้นสุดของโครงสร้างผลึกซิลิกอน ในกรณีที่บริเวณรอยต่อระหว่างโครงสร้างผลึกมีสถานะของพลังงานที่อยู่ภายในแถบต้องห้าม (forbidden band) สถานะของพลังงานเหล่านั้นถูกเรียกว่าสถานะที่ผิวต่อ (interface state) อิเล็กตรอนที่เข้าครอบครองสถานะที่ผิวต่อจะถูกจับไว้ให้อยู่กับอะตอมที่เป็นเจ้าของสถานะพลังงานนั้น โดยปกติแล้วสถานะที่ผิวต่อสามารถแลกเปลี่ยนอิเล็กตรอนกับแถบนำหรือแถบวาเลนซ์ได้ การแลกเปลี่ยนอิเล็กตรอนนี้ทำให้สถานะที่ผิวต่อสามารถจับพาหะ (carrier) อิสระที่อยู่ในบริเวณรอยต่อระหว่างซิลิกอนและซิลิกอนไดออกไซด์ได้ ดังนั้นสถานะที่ผิวต่อนี้จึงถูกเรียกว่า อินเทอร์เฟซแทร็ป (interface trap)

การเข้าครอบครองสถานะที่ผิวต่อของอิเล็กตรอนมีลักษณะเหมือนกับการเข้าครอบครองสถานะของอิเล็กตรอนในสารเจือ (impurity) โดยจะขึ้นกับความน่าจะเป็น (probability) ที่สถานะจะถูกครอบครองโดยอิเล็กตรอนหรือโฮล (hole) ค่าความน่าจะเป็นถูกกำหนดโดยระดับพลังงานของสถานะที่ผิวต่อและระดับเฟอร์มี (Fermi level) เมื่อศักย์ที่ผิว (surface potential) เปลี่ยนแปลงไปเมื่อเทียบกับระดับพลังงานเฟอร์มี ระดับพลังงานของสถานะที่ผิวต่อก็เปลี่ยนแปลงด้วยทำให้ความน่าจะเป็นที่อิเล็กตรอนจะเข้าครอบครองสถานะที่ผิวต่อเปลี่ยนแปลงไป รูปที่ 2.2 (ก) แสดงแผนภาพระดับพลังงานของสถานะที่ผิวต่อซึ่งอยู่ในแถบต้องห้าม สถานะพลังงานที่ผิวต่อที่มีระดับพลังงานอยู่ต่ำกว่าระดับพลังงานเฟอร์มีจะมีโอกาสที่อิเล็กตรอนจะเข้าครอบครองสูง รูปที่ 2.2 (ข) และ (ค) แสดงให้เห็นว่าเมื่อศักย์ที่ผิวเปลี่ยนแปลงไป ก็จะทำให้จำนวนสถานะที่ผิวต่อที่อาจถูกครอบครองโดยอิเล็กตรอนเปลี่ยนแปลงไปด้วย



รูปที่ 2.2 แผนภาพแถบพลังงานแสดงการเข้าครอบครองสถานะที่ผิวต่อของอิเล็กตรอนเมื่อศักย์ที่ผิว (surface potential) มีการเปลี่ยนแปลง

แบบจำลองการเกิดขึ้นของสถานะที่ผิวต่อที่เสนอโดย Hu et al. [5] เป็นแบบจำลองที่ได้รับการอ้างอิงจากรายงานวิจัยเป็นจำนวนมาก แบบจำลองนี้ถือว่าการเสื่อมของเอ็นมอสทรานซิสเตอร์เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เกิดจากมีสถานะที่ผิวต่อชนิดที่เหมือนกับอะตอมผู้รับเกิดขึ้น (ชนิดของสถานะที่ผิวต่อจะกล่าวถึงในหัวข้อ 2.1.2) สถานะที่ผิวต่อเหล่านี้เกิดจากอิเล็กตรอนร้อนที่มีพลังงานมากกว่า 3.7 eV สถานะที่ผิวต่อจะเกิดขึ้นเมื่ออิเล็กตรอนร้อนทำลายพันธะระหว่างซิลิคอนและไฮโดรเจนทำให้เกิดไทราวด์ไลน์ซิลิคอน (trivalent silicon) กับอะตอมไฮโดรเจน โดยถ้าอะตอมไฮโดรเจนเคลื่อนที่ออกจากผิวต่อ ไทราวด์ไลน์ซิลิคอนจะกลายเป็นสถานะที่ผิวต่อสถานะใหม่ ในขณะที่เดียวกันถ้าอะตอมไฮโดรเจนกลับมารวมตัวกับไทราวด์ไลน์ซิลิคอนแล้วสถานะที่ผิวต่อสถานะใหม่จะไม่เกิดขึ้น

อัตราการทำลายพันธะระหว่างไฮโดรเจนและซิลิคอนหาได้จาก $\alpha(I_D/W)e^{-\phi_H/q\lambda E_m}$ เมื่อ I_D และ W คือกระแสและพื้นที่ของช่องนำกระแส E_m เป็นความเข้มสนามไฟฟ้าสูงสุดในช่องนำกระแส λ คือ ระยะทางเดินอิสระเฉลี่ย (mean free path) ของอิเล็กตรอน ϕ_H เป็นพลังงานต่ำสุด (3.7 eV) ที่ต้องใช้เพื่อทำให้เกิดสถานะที่ผิวต่อ α เป็นสัดส่วนกับจำนวนพันธะ $\equiv Si-H$ ที่เหลืออยู่ โดยปกติแล้วจำนวนพันธะที่บริเวณรอยต่อระหว่างซิลิคอนและซิลิคอนไดออกไซด์มีความหนาแน่นสูงมาก ($\approx 10^{20} \text{ cm}^{-3}$) α จึงถูกพิจารณาเป็นค่าคงที่ได้

อัตราการรวมตัวของอะตอมไฮโดรเจน (H_i) และไทราวด์ไลน์ซิลิคอน (Si_i) หาได้จาก $B\bar{N}_H n_H(0)$ เมื่อ $n_H(0)$ เป็นความเข้มข้นของไฮโดรเจนที่ผิวต่อ ดังนั้นอัตราการเกิดของสถานะที่ผิวต่อหาได้จาก

$$\frac{d\bar{N}_H}{dt} = \alpha \frac{I_D}{W} e^{-\phi_H/q\lambda E_m} - B\bar{N}_H n_H(0) \quad (2.1)$$

อัตราการเกิดสถานะที่ผิวต่อจะเท่ากับอัตราการแพร่ของอะตอมไฮโดรเจนออกจากผิวต่อซึ่งประมาณได้จาก

$$\frac{d\bar{N}_H}{dt} = D_H n_H(0) / X_H \quad (2.2)$$

โดยที่ D_H คือค่าคงที่การแพร่ (diffusion constant) และ X_H คือระยะของการแพร่ของอะตอมไฮโดรเจน

เมื่อรวมสมการที่ (2.1) และสมการที่ (2.2) จะได้

$$\frac{d\bar{N}_H}{dt} \left(1 + \frac{BX_H \bar{N}_H}{D_H}\right) = \alpha \frac{I_D}{W} e^{-\phi_H/q\lambda E_m} \quad (2.3)$$

ในการแก้สมการที่ (2.3) ถ้าประมาณว่าไม่มีสถานะที่ผิวต่ออยู่ ณ เวลาเริ่มต้นของการไบอัสความหนาแน่นของสถานะที่ผิวต่อที่เกิดขึ้นจะหาได้จาก

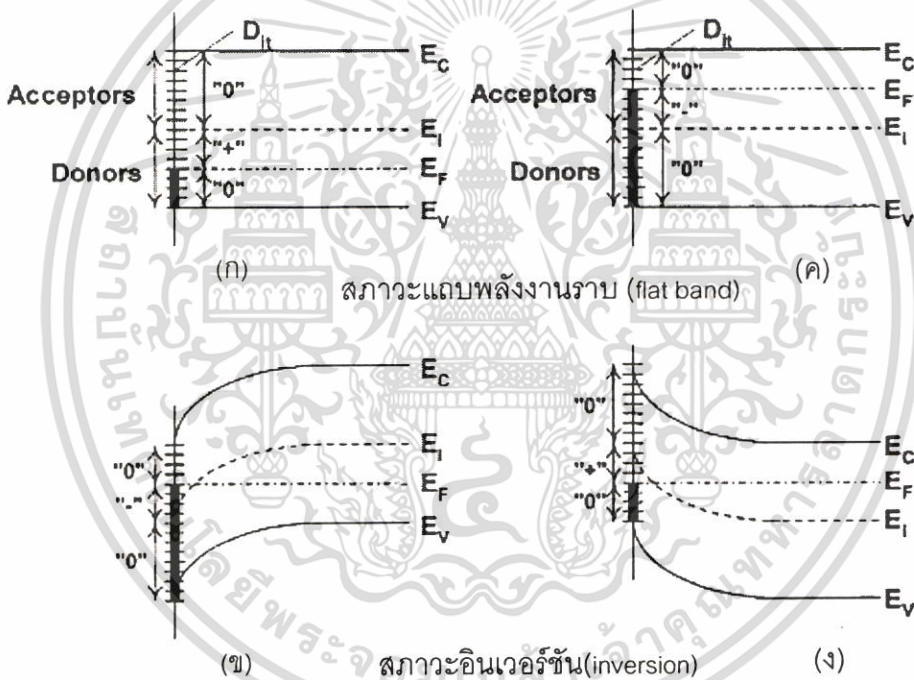
$$\bar{N}_H = C \left[\frac{I_D}{W} e^{-\phi_H/q\lambda E_m} \right]^n \quad (2.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ C และ n เป็นค่าคงที่ n มีค่าระหว่าง 0.5 – 0.75

2.1.2 ชนิดของสถานะที่ผิวต่อ

สถานะที่ผิวต่อแบ่งตามคุณสมบัติทางไฟฟ้าได้เป็น 2 ชนิด คือ ชนิดที่เหมือนอะตอมผู้ให้ (donor like) และชนิดที่เหมือนอะตอมผู้รับ (acceptor like) สถานะที่ผิวต่อชนิดที่เหมือนอะตอมผู้ให้จะมีประจุไฟฟ้าเป็นบวกในสถานะที่สถานะว่าง และเป็นกลางเมื่อสถานะจับกับอิเล็กตรอน ส่วนสถานะที่ผิวต่อชนิดที่เหมือนกับอะตอมผู้รับจะมีประจุไฟฟ้าเป็นกลางเมื่อสถานะว่างและมีสถานะเป็นลบเมื่อสถานะจับกับอิเล็กตรอน สถานะที่ผิวต่อที่มีระดับพลังงานอยู่ในช่วงครึ่งบนของแถบพลังงานต้องห้ามจะเป็นชนิดที่เหมือนอะตอมผู้รับ และเป็นชนิดที่เหมือนอะตอมผู้ให้ ถ้ามีระดับพลังงานอยู่ในช่วงครึ่งล่างของแถบพลังงานต้องห้าม[8]



รูปที่ 2.3 แผนภาพแถบพลังงาน รูป (ก) และ (ข) แสดงการครอบครองสถานะที่ผิวต่อของ อิเล็กตรอนในเอ็นมอสทรานซิสเตอร์ รูป (ค) และ (ง) แสดงการครอบครองสถานะที่ผิวต่อใน พิมอสทรานซิสเตอร์

สถานะที่ผิวต่อมีผลต่อการทำงานของเอ็นและพิมอสทรานซิสเตอร์ในลักษณะที่ต่างกัน เนื่องจากเมื่อเอ็นมอสทรานซิสเตอร์ทำงานในสภาวะอินเวอร์ชัน (inversion) ระดับพลังงานเฟอร์มิที่บริเวณผิวต่อจะอยู่ในช่วงครึ่งบนของแถบพลังงานต้องห้าม และจะอยู่ในช่วงครึ่งล่างของแถบพลังงานต้องห้ามสำหรับพิมอสทรานซิสเตอร์ กล่าวคือ ในเอ็นมอสทรานซิสเตอร์จะได้รับผล

จากสถานะที่ผิวต่อชนิดที่เหมือนกับอะตอมผู้รับ และในพีมอสทรานซิสเตอร์จะได้รับผลจากสถานะที่ผิวต่อแบบชนิดอะตอมผู้ให้ รูปที่ 2.3 แสดงแผนภาพแถบพลังงานและสถานะที่ผิวต่อในทรานซิสเตอร์ชนิดเอ็น(รูปที่ 2.3 (ก) และ (ข)) และทรานซิสเตอร์ชนิดพี(รูปที่ 2.3 (ค)และ(ง)) ในสภาวะแถบพลังงานราบ (flat band) สถานะที่ผิวต่อในเอ็นมอสทรานซิสเตอร์จะมีประจุบวก และในพีมอสทรานซิสเตอร์จะมีประจุลบ ในสภาวะที่เกิดชั้นกลับสถานะที่ผิวต่อในทรานซิสเตอร์ชนิดเอ็นที่อยู่ในช่วงครึ่งล่างของแถบพลังงานต้องห้ามจะถูกครอบครองโดยอิเล็กตรอนทั้งหมด ทำให้มีประจุไฟฟ้าเป็นศูนย์ ส่วนสถานะที่มีระดับพลังงานอยู่ในช่วงครึ่งบนของแถบพลังงานต้องห้ามและถูกอิเล็กตรอนเข้าครอบครองจะมีประจุลบ ดังนั้นสถานะที่ผิวต่อในเอ็นมอสทรานซิสเตอร์ที่อยู่ในสภาวะอินเวอร์ชันจึงมีประจุเป็นลบ และในพีมอสทรานซิสเตอร์จะมีประจุบวก

2.2 แบบจำลองคุณลักษณะของเอ็นมอสทรานซิสเตอร์ที่ได้รับความเสียหายจากพาหะร่อนชนิดที่มีการนำกระแสสองทิศทาง (bi-directional) โดย Quader et al.[6]

แบบจำลองเพื่ออธิบายผลของสถานะที่ผิวต่อที่มีต่อการนำกระแสของมอสทรานซิสเตอร์ในช่วงต้น[9]ใช้แบบจำลองการกระจายตัวของสถานะที่ผิวต่อแบบเฉลี่ย แบบจำลองดังกล่าวประมาณการกระจายตัวของสถานะที่ผิวต่อแบบสม่ำเสมอตลอดความยาวของช่องนำกระแส แต่ในความเป็นจริงสถานะที่ผิวต่อที่เกิดขึ้นเนื่องจากพาหะร่อนจะเกิดขึ้นมากบริเวณใกล้กับรอยต่อเดรน [10-11] แบบจำลองของ Quader et al.[6] ใช้การกระจายตัวของสถานะที่ผิวต่อแบบเฉลี่ยในช่วงบริเวณใกล้กับเดรนซึ่งเป็นช่วงที่ทรานซิสเตอร์ได้รับความเสียหายจากพาหะร่อน การใช้แบบจำลองของการกระจายตัวของสถานะที่ผิวต่อที่คำนึงถึงตำแหน่งที่เกิดขึ้นของสถานะที่ผิวต่อเช่นนี้ ทำให้สามารถรองรับผลของสถานะที่ผิวต่อที่เกิดขึ้นที่บริเวณปลายทั้งสองข้างของช่องนำกระแสได้ ถ้าเอ็นมอสทรานซิสเตอร์ตัวหนึ่งถูกใช้งานจนมีสถานะที่ผิวต่อเกิดขึ้นบริเวณเดรนแล้วนำทรานซิสเตอร์ตัวนี้ไปใช้งาน โดยขณะใช้งานไบอัสกระแสโดยให้พาหะอิเล็กตรอนไหลจากซอสไปเดรนเรียกว่าการไบอัสตรง (forward bias) และเมื่อไบอัสให้พาหะอิเล็กตรอนไหลจากเดรนไปซอสเรียกว่าการไบอัสย้อนกลับ (reverse bias) การไบอัสทั้งสองแบบให้กระแสที่แตกต่างกัน แบบจำลองของ Quader et al.[6] สามารถอธิบายถึงความแตกต่างของกระแสที่เกิดจากการไบอัสทั้งสองแบบได้ นอกจากนี้ในงานวิจัยฉบับเดียวกันได้เสนอแบบจำลองที่รวมผลของสถานะที่ผิวต่อที่เกิดขึ้นที่ปลายทั้งสองข้างของช่องนำกระแสด้วย ในหัวข้อนี้จะกล่าวถึง แบบจำลองที่พัฒนาโดย Quader et al.[6] ซึ่งเป็นพื้นฐานของแบบจำลองที่เสนอในวิทยานิพนธ์ฉบับนี้

Quader et al.[6] รวมผลของสถานะที่ผิวต่อที่มีต่อการนำกระแสผ่านการลดลงของสภาพคล่องของประจุในช่องนำกระแส โดยใช้แบบจำลองเอ็มไพริคอล (Empirical Model) [12 - 14]

$$\mu_{ii} = \frac{\mu_{eff}}{1 + KN_{ii}(y)} \quad (2.5)$$

เมื่อ μ_{eff} คือสภาพคล่องของอิเล็กตรอนในชั้นกลับขนะที่ไม่มีสถานะที่ผิวต่อ ($N_{ii} = 0$) และถือว่าสถานะที่ผิวต่อทั้งหมดมีประจุและ K คำนวณได้จาก[14]

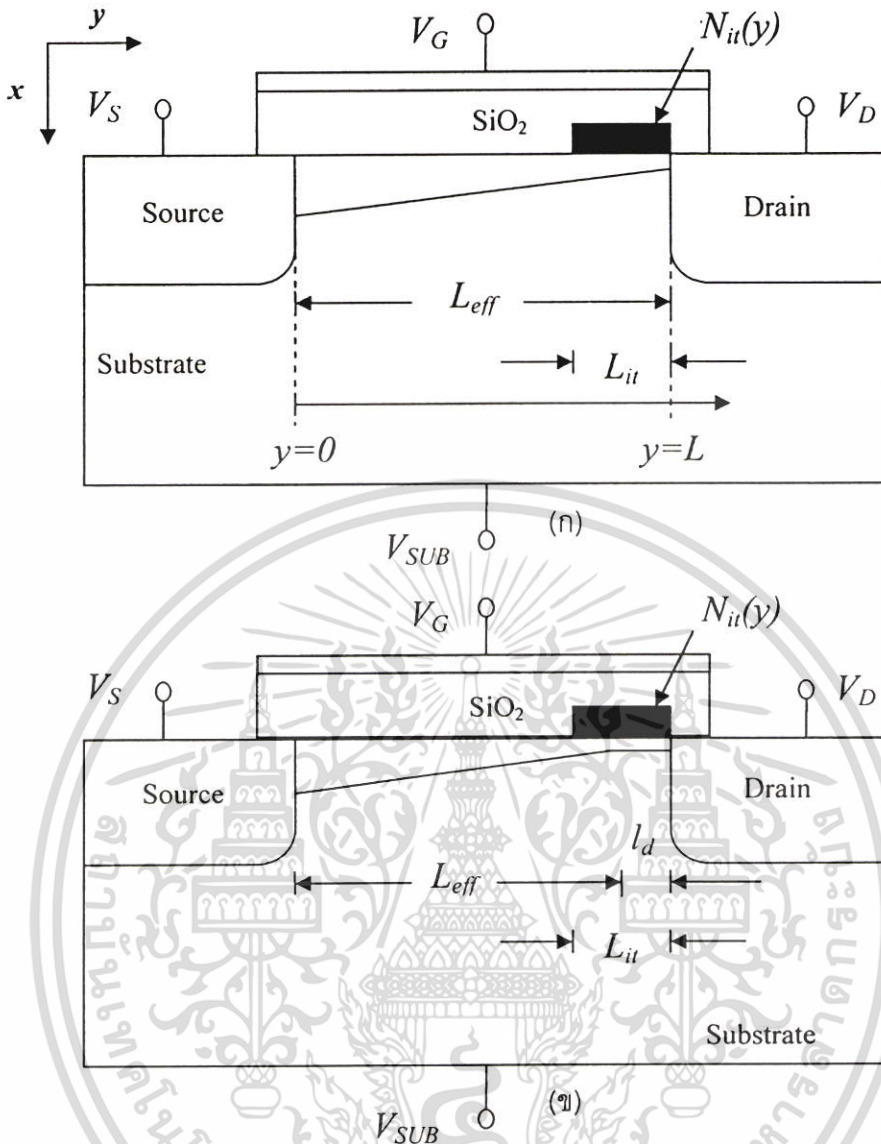
$$K = \frac{3.2 \times 10^{-12} \text{ cm}^2}{[1 + (2.66\mathcal{E}_{eff})^{K_1}]}$$

$$\mathcal{E}_{eff} = \frac{V_{gs} - V_T}{6T_{ox}} + \frac{V_T - V_{FB} - 2\phi_B}{3T_{ox}}$$

โดยที่ K_1 คือค่าพารามิเตอร์ปรับแต่ง (Fitting Parameter) V_T คือความต่างศักย์ขีดเริ่ม (Threshold voltage) V_{FB} คือ ความต่างศักย์ที่ทำให้แถบพลังงานราบ (Flat Band Voltage) ϕ_B คือ ระดับพลังงานเฟอร์มิของซับสเตรท T_{ox} คือความหนาของชั้นออกไซด์ใต้เกต

ในการสร้างแบบจำลองการนำกระแส Quader et al.[6] แบ่งการทำงานของมอสทรานซิสเตอร์ออกเป็น 3 ช่วง คือ ช่วง (I) ช่วงที่ V_{ds} มีค่าต่ำ ในช่วงนี้อิเล็กตรอนจะเข้าครอบครองสถานะที่ผิวต่อทั้งหมดทำให้สถานะที่ผิวต่อดังกล่าวมีประจุเป็นลบ ช่วง (II) ความต่างศักย์ V_{ds} มีค่าสูงขึ้น และมอสทรานซิสเตอร์ยังคงทำงานในย่านเชิงเส้น ในช่วงนี้ศักย์ที่ผิวของนำกระแสบริเวณเดรนจะมีค่าสูงขึ้นทำให้สถานะที่ผิวต่อบางส่วนไม่ถูกครอบครองโดยอิเล็กตรอนสถานะที่ผิวต่อเหล่านี้จะมีสถานะเป็นกลางทางไฟฟ้า นั่นคือจะมีสถานะที่ผิวต่อบางส่วนไม่ส่งผลต่อการนำกระแสของมอสทรานซิสเตอร์ และ ช่วง (III) เป็นการทำงานย่านอิ่มตัว สถานะที่ผิวต่อที่อยู่ในบริเวณช่วงความเร็วอิ่มตัว (L_d) จะไม่ส่งผลต่อการนำกระแสของทรานซิสเตอร์

รูปที่ 2.4 (ก) แสดงเอ็นมอสทรานซิสเตอร์ขณะไบอัสตรงและทำงานในย่านเชิงเส้น ความยาวยังผลของช่องนำกระแส (effective channel length) L_{eff} มีค่าเท่ากับความยาวของช่องนำกระแส L ซึ่งมีค่าเท่ากับระยะระหว่างรอยต่อเดรนและรอยต่อซอส L_{ii} เป็นระยะที่มีสถานะที่ผิวต่อเกิดขึ้น ในการวิเคราะห์การทำงานของทรานซิสเตอร์ ให้แกน x มีทิศตั้งฉากกับผิวของช่องนำกระแส และให้แกน y มีทิศขนานกับช่องนำกระแส รูปที่ 2.4 (ข) เป็นเอ็นมอสทรานซิสเตอร์ขณะได้รับไบอัสตรงและทำงานในย่านอิ่มตัว ในขณะที่ทรานซิสเตอร์ทำงานในย่านอิ่มตัว ระยะแซนเนลมอดูเลชัน (channel modulation length) L_d เป็นความยาวของช่วงที่อิเล็กตรอนเคลื่อนที่ด้วยความเร็วอิ่มตัวเริ่มจากจุดอิ่มตัวจนถึงรอยต่อเดรน ในขณะที่ทรานซิสเตอร์ทำงานในย่านอิ่มตัวนี้ ความยาวยังผล (L_{eff}) ของช่องนำกระแสมีค่าเท่ากับ $L - L_d$



รูปที่ 2.4 สถานะที่ผิวต่อที่ส่งผลต่อการนำกระแสของเอ็นมอสทรานซิสเตอร์ในการไบอัสตรง ($V_D > V_S$) (ก) เมื่อทรานซิสเตอร์ทำงานในย่านเชิงเส้น และ (ข) เมื่อทรานซิสเตอร์ทำงานในย่านอิ่มตัว

2.2.1 แบบจำลองการนำกระแสชนิดไบอัสตรง(forward bias)

2.2.1.1 แบบจำลองกระแสในย่านเชิงเส้น (I)

Quader et al.[6] ใช้ความสัมพันธ์ระหว่างกระแสเดรน I_D และความต่างศักย์ระหว่างช่องนำกระแสและรอยต่อขอส $V(y)$ ในรูปสมการเชิงอนุพันธ์ดังนี้

$$\frac{dV(y)}{dy} = \frac{I_D}{[W\mu_n C_{ox}(V_{gs} - V_T - V(y)) - \frac{I_D}{\mathcal{E}_c}]} \quad (2.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ \mathcal{E}_c คือความเข้มสนามไฟฟ้าที่ทำให้อิเล็กตรอนในช่องนำกระแสมีความเร็วเท่ากับความเร็วอิ่มตัว (v_{sat}) โดยคำนวณได้จาก

$$\mathcal{E}_c = \frac{2v_{sat}}{\mu_{II}} \quad (2.7)$$

โดยการแทนสมการที่ (2.5) และสมการที่ (2.7) ลงในสมการที่ (2.6) จากนั้นอินทิเกรต (integrate) ตลอดความยาวช่องนำกระแส ($y=0$ ถึง $y=L_{eff}$, ในช่วงการทำงานเชิงเส้น $L_{eff}=L$) ได้

$$I_D \int_0^{L_{eff}} \left[\frac{(1 + KN_{II}(y))}{\mu_{eff}} \right] dy = \int_0^{V_{ds}} [WC_{ox}(V_{gs} - V_T - V(y)) - \frac{I_D}{2v_{sat}}] dV \quad (2.8)$$

เมื่อ $N_{II}(y)$ คือการกระจายของสถานะที่ผิวต่อ ตามความยาวของช่องนำกระแส แบบจำลองของ Quader et al.[6] ใช้ค่าเฉลี่ยของสถานะที่ผิวต่อ (\bar{N}_{II}) ซึ่งหาได้จาก

$$\bar{N}_{II} = \frac{1}{L_{II}} \int_0^{L_{II}} N_{II}(y) dy \quad (2.9)$$

อินทิเกรตสมการที่ (2.8) แล้วแทนค่าด้วยสมการที่ (2.9) ได้กระแสเดรนมีค่าเท่ากับ

$$I_D = \frac{W\mu_{eff}C_{ox}V_{ds}(V_{gs} - V_T - \frac{1}{2}V_{ds})}{L_{eff} + KN_{II}L_{II} + V_{ds}/\mathcal{E}_c}$$

กระแสเดรนที่เปลี่ยนแปลงไป (ΔI_D) เมื่อมีสถานะที่ผิวต่อ (\bar{N}_{II}) มีค่าเท่ากับ

$$\Delta I_D = I_{D0} - I_D = I_{D0} \left\{ 1 - \frac{1}{1 + \frac{KN_{II}L_{II}}{L_{eff} + V_{ds}/\mathcal{E}_c}} \right\} \quad (2.10)$$

สมการที่ (2.10) สามารถประมาณโดยใช้การกระจายอนุกรมเทเลอร์ (Taylor series expansion) ได้เป็น

$$\Delta I_D \approx I_{D0} KN_{II} \frac{L_{II}}{L_{eff}} \left\{ \frac{1}{1 + V_{ds}/(\mathcal{E}_c L_{eff})} \right\} \quad (2.11)$$

โดยที่ I_{D0} คือกระแสเดรนของทรานซิสเตอร์ซึ่งที่ยังไม่ได้รับความเสียหาย (ไม่มีสถานะที่ผิวต่อ) และ I_D คือกระแสเมื่อทรานซิสเตอร์ได้รับความเสียหายแล้ว จากสมการที่ (2.10) จะเห็นว่าสามารถนำแบบจำลองนี้ไปประยุกต์ใช้กับแบบจำลองการคำนวณกระแสทั่วไปได้ อย่างไรก็ตาม

ที่สามารถหา ΔI_D ได้ดังสมการที่ (2.10) จำเป็นต้องมีแบบจำลองการกระจายตัวของสถานะที่ผิวต่อที่มีความซับซ้อนน้อย

ความหนาแน่นของสถานะที่ผิวต่อเฉลี่ย (\bar{N}_n) ที่เกิดจากพาหะร้อนมีความสัมพันธ์กับกระแสขั้วสเตรท I_{sub} ดังนี้[5]

$$\bar{N}_n = f \left\{ \int_0^t \frac{I_D}{WH} \left(\frac{I_{sub}}{I_D} \right)^m dt \right\} \quad (2.12)$$

เมื่อ $m(= \Phi_n / \Phi_i)$ คือ อัตราส่วนระหว่างพลังงานวิกฤติที่ทำให้เกิดสถานะที่ผิวต่อ ($\Phi_n = 3.7$ eV) และพลังงานวิกฤติสำหรับการชนแบบแตกตัวเป็นอไอออน (impact ionization) ($\Phi_i = 1.3$ eV) H เป็นค่าพารามิเตอร์ที่เกี่ยวข้องกับการเสื่อมเนื่องจากพาหะร้อน พจน์อินทิเกรตในสมการที่ (2.12) แสดงถึงอายุ (Age) การใช้งานของที่ทรานซิสเตอร์ ซึ่งสามารถเขียนได้เป็น

$$Age(t) = \int_0^t \frac{I_D}{WH} \left(\frac{I_{sub}}{I_D} \right)^m dt \quad (2.13)$$

โดยที่ $f(Age)$ เป็นแบบจำลองที่หาได้จาก

$$f(Age) = \frac{C_1}{\left[1 + \left(\frac{C_1}{C_0 Age^n} \right)^p \right]^{1/p}} \quad (2.14)$$

เมื่อ C_0, C_1 และ p เป็นค่าพารามิเตอร์ปรับแต่งและมีค่าคงที่สำหรับเทคโนโลยีหนึ่งๆ เขียนสมการที่ (2.11) ใหม่ในรูปฟังก์ชันของ Age_f โดยที่แทนความเสียหายที่เกิดขึ้นจากพาหะร้อนที่บริเวณเดรน

ดังนั้นกระแสในย่านเชิงเส้น (I) หาได้จาก

$$(\Delta I_D)_I \approx I_{D0} K \frac{L_n}{L_{eff}} \left\{ \frac{1}{1 + V_{ds} / (E_c L_{eff})} \right\} f(Age_f) \quad (2.15)$$

2.2.1.2 แบบจำลองกระแสในย่านเชิงเส้น (II)

เมื่อ V_{ds} เพิ่มขึ้น ระดับพลังงานกึ่งเฟอร์มิ (Quasi-fermi level) ที่บริเวณเดรนลดลง ทำให้ประจุของสถานะที่ผิวต่อลดลง ซึ่งคำนวณได้โดย

$$(\bar{N}_n)_{II} = f(Age_f) \left[1 - \frac{A_1 (V_{ds} - V_{low})}{(V_{gs} - V_T)^2} \right] \quad (2.16)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้น

$$(\Delta I_D)_{II} = (\Delta I_D)_I \left[1 - \frac{A_1(V_{ds} - V_{low})}{(V_{gs} - V_T)^{A_2}} \right] \quad (2.17)$$

โดยที่ V_{low} แปรผันตามความต่างศักย์อิมิตัว และ $V_{low} < V_{ds} < V_{dsat}$ เมื่อ A_1 และ A_2 เป็นค่าพารามิเตอร์ปรับแต่ง ซึ่งเป็นค่าคงที่สำหรับเทคโนโลยีหนึ่ง ๆ

2.2.1.3 แบบจำลองกระแสในย่านอิมิตัว (III)

ในย่านอิมิตัว อิเล็กตรอนในช่องนำกระแสมีความเร็วสูงสุดเท่ากับความเร็วอิมิตัว ความยาว l_d เป็นฟังก์ชันของความเข้มสนามไฟฟ้าสูงสุด(Channel peak electric field) \mathcal{E}_m โดยคำนวณได้จาก [15]

$$l_d = l_x \ln \left[\frac{(V_{ds} - V_{dsat}) / l_x + \mathcal{E}_m}{E_c} \right] \quad (2.18)$$

$$E_m = \left[\left(\frac{V_{ds} - V_{dsat}}{l_x} \right)^2 + \mathcal{E}_c^2 \right] \quad (2.19)$$

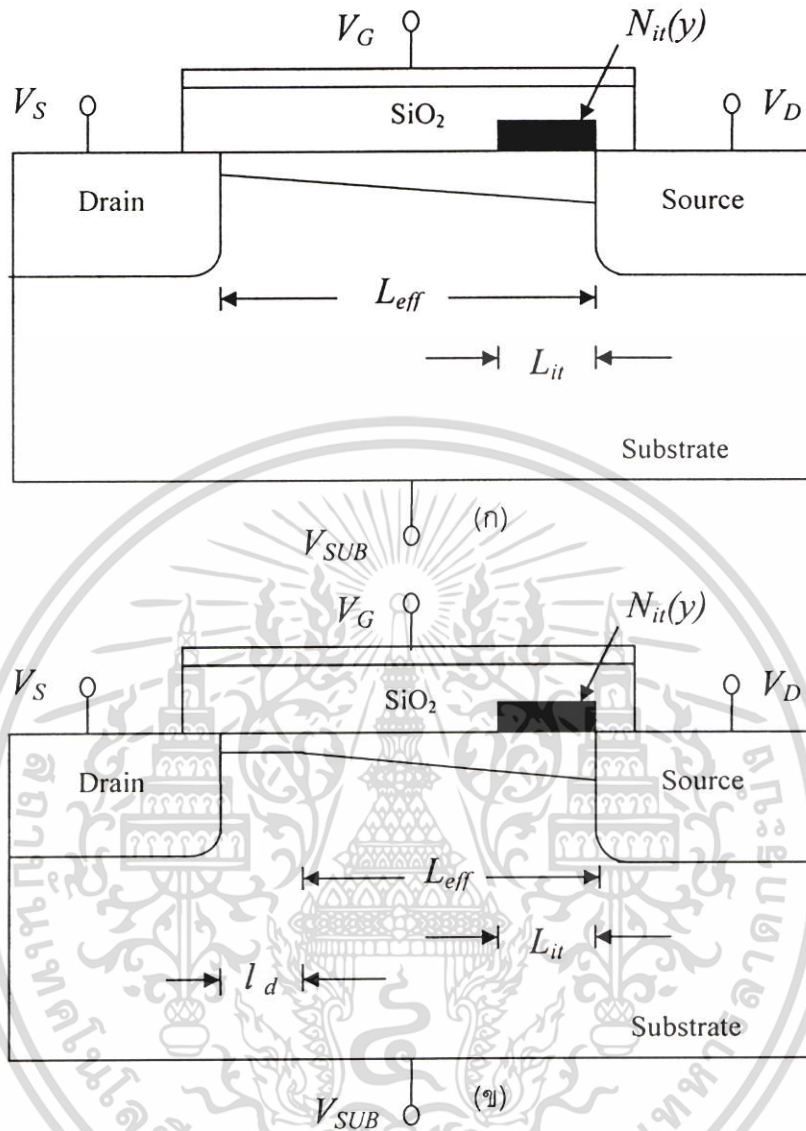
l_x มีค่าเท่ากับ [16]

$$l_x = 0.0007 X_j^{1/3} T_{ox} \quad (2.20)$$

เมื่อ X_j เป็นความลึกของรอยต่อซอสและรอยต่อเดรน T_{ox} เป็นความหนาของชั้นซิลิคอนไดออกไซด์ เมื่อทรานซิสเตอร์ทำงานในย่านอิมิตัว ความยาวของช่องนำกระแสซึ่งผลจะมีค่าเท่ากับ $L_{II} - l_d$ และเนื่องจากสถานะที่ผิวต่อส่วนที่อยู่นอกบริเวณที่อิเล็กตรอนมีความเร็วอิมิตัวเท่านั้นที่จะมีผลต่อสภาพคล่องของอิเล็กตรอนในช่องนำกระแส ดังนั้นความยาวของบริเวณที่เกิดสถานะที่ผิวต่อที่ส่งผลต่อการนำกระแสของทรานซิสเตอร์จึงหาได้จาก $L_{II} - l_d$ เมื่อแทนค่า I_{D0} , L_{eff} และ L_{II} ด้วย I_{dsat0} , $L - l_d$ และ $L_{II} - l_d$ ตามลำดับ ลงในสมการที่ (2.17) จะสามารถคำนวณหากระแสที่เปลี่ยนแปลงเมื่อทรานซิสเตอร์ทำงานในช่วงการทำงานกระแสอิมิตัวได้จาก

$$(\Delta I_D)_{III} = I_{dsat0} K \left[1 - \frac{A_1(V_{ds} - V_{low})}{(V_{gs} - V_T)^{A_2}} \right] \frac{(L_{II} - l_d)}{(L - l_d)} \cdot \left\{ \frac{1}{1 + V_{ds} / (E_c (L - l_d))} \right\} f(Age_f) \quad (2.21)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 สถานะที่ผิวต่อที่ส่งผลต่อการนำกระแสของเอ็นมอสทรานซิสเตอร์ในการไบอัสย้อนกลับ ($V_S > V_D$) (ก) เมื่อทรานซิสเตอร์ทำงานในย่านเชิงเส้น และ (ข) เมื่อทรานซิสเตอร์ทำงานในย่านอิ่มตัว

2.2.2 แบบจำลองการนำกระแสชนิดไบอัสย้อนกลับ(reverse bias)

รูปที่ 2.5 (ก) แสดงเอ็นมอสทรานซิสเตอร์ขณะไบอัสย้อนกลับ ($V_S > V_D$) ในย่านเชิงเส้น ในการไบอัสย้อนกลับนี้ รอยต่อด้านที่เป็นเคปเป็นขั้วครนเดิมจะทำหน้าที่เป็นขั้วซอส และรอยต่อที่เป็นเคปเป็นขั้วซอสเดิมจะทำหน้าที่เป็นขั้วครน รูปที่ 2.5 (ข) แสดงทรานซิสเตอร์ขณะไบอัสย้อนกลับและทำงานในย่านอิ่มตัว ระยะ l_d ไม่ได้ซ้อนทับกับระยะที่มีสถานะที่ผิวต่อ L_{it} ดังนั้น ประจุของสถานะที่ผิวต่อทั้งหมดจึงส่งผลต่อการลดลงของกระแสครน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสเดรนที่เปลี่ยนแปลงไปในทรานซิสเตอร์ที่มีสถานะที่ผิวต่อเมื่อทรานซิสเตอร์ถูกไบอัสย้อนกลับและทำงานในย่านเชิงเส้น $(\Delta I_D)_r$ หาได้จาก

$$(\Delta I_D)_r = I_{D0} K \frac{L_n}{L_{eff}} \left\{ \frac{1}{1 + V_{ds} / (\mathcal{E}_c L_{eff})} \right\} f(Age_r) \quad (2.22)$$

เมื่อ Age_r หมายถึงความเสียหายที่เกิดขึ้นเนื่องจากพาหะร้อนที่เกิดขึ้นบริเวณใกล้ซอส

กระแสเดรนที่เปลี่ยนแปลงไปในทรานซิสเตอร์ที่มีสถานะที่ผิวต่อเมื่อทรานซิสเตอร์ถูกไบอัสย้อนกลับและทำงานในย่านอิ่มตัว $(\Delta I_D)_{rsat}$ หาได้จาก

$$(\Delta I_D)_{rsat} = I_{dsat0} K \frac{L_n}{(L - l_d)} \cdot \left\{ \frac{1}{1 + V_{ds} / (\mathcal{E}_c (L - l_d))} \right\} f(Age_r) \quad (2.23)$$

2.2.3 แบบจำลองการนำกระแสชนิด 2 ทิศทาง (bi-directional model)

แบบจำลองของ Quader et al.[6] ได้เสนอวิธีคำนวณกระแสของทรานซิสเตอร์เมื่อทรานซิสเตอร์มีสถานะที่ผิวต่อเกิดขึ้นที่บริเวณจั่วซอสและจั่วเดรนด้วยการใช้หลักการรวมกันแบบเชิงเส้น (linear superposition) หลักการรวมกับแบบเชิงเส้นดังกล่าวใช้วิธีคำนวณหากระแสที่เปลี่ยนแปลงอันเป็นผลมาจากสถานะที่ผิวต่อที่เกิดขึ้นบริเวณใกล้จั่วซอส $(\Delta I_D)_r$ และใกล้จั่วเดรน $(\Delta I_D)_f$ แยกกันโดยอิสระ จากนั้นรวมผลของกระแสที่เปลี่ยนแปลงทั้งสองเข้าด้วยกันซึ่งเขียนเป็นสมการได้ดังนี้

$$\Delta I_D = (\Delta I_D)_f + (\Delta I_D)_r \quad (2.24)$$

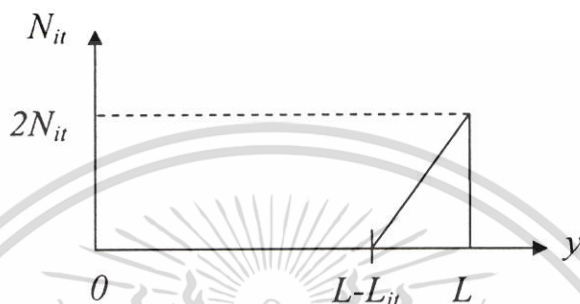
ถ้าทรานซิสเตอร์ในการใช้งานจริงนำกระแสเพียงทิศทางเดียว พจน์ใดพจน์หนึ่งในสมการที่ (2.24) จะมีค่าเป็นศูนย์ ในกรณีที่ทรานซิสเตอร์ทำงานโดยนำกระแสทั้งสองทิศทาง เช่น ในกรณีใช้ทรานซิสเตอร์เป็นทางผ่านของสัญญาณ (Transmission gate) พจน์ทั้งสองข้างต้นจะส่งผลต่อการเปลี่ยนแปลงของกระแสในทรานซิสเตอร์

2.3 แบบจำลองคุณลักษณะของเอ็นมอสทรานซิสเตอร์ที่ได้รับความเสียหายจากพาหะร้อนชนิดที่มีการกระจายตัวของสถานะที่ผิวต่อแบบเชิงเส้น โดย Chen et al.[7]

ถึงแม้แบบจำลองของ Quader et al.[6] ที่กล่าวถึงในหัวข้อ 2.2 ให้ผลการจำลองที่สอดคล้องกับผลการทดลองได้ดี แต่แบบจำลองดังกล่าวยังมีข้อด้อยอยู่หลายแห่ง เช่น แบบจำลองไม่ได้คำนึงถึงผลของสถานะที่ผิวต่อที่มีต่อการสะสมประจุในช่องนำกระแส แบบจำลองไม่ได้รวมเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความต้านทานแฝงที่ขั้วซอสและขั้วเดรน และแบบจำลองยังไม่ได้รวมผลของการกระจายของสถานะที่ผิวต่อแบบขึ้นอยู่กับตำแหน่ง แต่ประมาณว่าสถานะที่ผิวต่อมีการกระจายตัวแบบเฉลี่ยในบริเวณที่มีสถานะที่ผิวต่อเกิดขึ้น

ในหัวข้อนี้จะกล่าวถึงแบบจำลองที่ได้แก้ไขจุดบกพร่องเหล่านี้ซึ่งนำเสนอโดย Chen et al.[7] แบบจำลองนี้เป็นจะเป็นพื้นฐานในการพัฒนาแบบจำลองใหม่ที่จะนำเสนอในบทต่อไป



รูปที่ 2.6 แบบจำลองการกระจายตัวของสถานะที่ผิวต่อแบบเชิงเส้นในช่วงที่ได้รับความเสียหาย โดย Chen et al. [7]

Chen et al.[7] สร้างแบบจำลองโดยประมาณการกระจายตัวของสถานะที่ผิวต่อแบบเชิงเส้นดังแสดงในรูป 2.6 และแบ่งการทำงานของเอ็นมอสทรานซิสเตอร์ออกเป็น 2 ย่าน คือย่านเชิงเส้น (Linear Region) และย่านอิ่มตัว (Saturation Region) ในย่านเชิงเส้น อิเล็กตรอนภายในช่องนำกระแสมีความเร็วต่ำกว่าความเร็วอิ่มตัวโดยความเร็วของอิเล็กตรอน (v) ในช่วงนี้คำนวณได้จาก

$$v = \frac{\mu_n \mathcal{E}_y}{1 + \frac{\mathcal{E}_y}{\mathcal{E}_c}} \quad (2.25)$$

เมื่อ \mathcal{E}_y คือความเข้มสนามไฟฟ้าภายในช่องนำกระแส \mathcal{E}_c คือความเข้มสนามไฟฟ้าวิกฤติซึ่งคำนวณได้จาก

$$\mathcal{E}_c(y) = \frac{2v_{sat}}{\mu_n} = \mathcal{E}_{c0} [1 + KN_n(y)] \quad (2.26)$$

เมื่อ \mathcal{E}_{c0} คือความเข้มสนามไฟฟ้าวิกฤติของทรานซิสเตอร์ขณะที่ยังไม่มีสถานะที่ผิวต่อเกิดขึ้น และ μ_n คือสภาพคล่องของอิเล็กตรอนในช่องนำกระแสที่รวมผลของสถานะที่ผิวต่อหาได้จาก

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

$$\mu_{ii} = \frac{\mu_{eff}}{1 + KN_{ii}(y)} \quad (2.27)$$

โดยที่ K คือ ค่าพารามิเตอร์ปรับแต่ง $N_{ii}(y)$ คือ ความหนาแน่นของสถานะที่ผิวต่อ ณ ตำแหน่งต่าง ๆ ในช่องนำกระแส (y) และ

$$\mu_{eff} = \frac{\mu_0}{1 + \theta(V_{GS} - V_T)} \quad (2.28)$$

สมการที่ (2.28) เป็นสภาพคล่องของอิเล็กตรอนที่รวมผลของสนามไฟฟ้าแนวตั้ง (vertical electric field) ซึ่งเกิดจากความต่างศักย์ที่เกต (V_{GS}) θ คือค่าพารามิเตอร์ปรับแต่ง V_T คือค่าความต่างศักย์ขีดเริ่ม และ μ_0 คือสภาพคล่องของอิเล็กตรอนในสนามไฟฟ้าที่มีความเข้มต่ำ

เมื่อทรานซิสเตอร์ทำงานในช่วงอิ่มตัว ความเข้มสนามไฟฟ้าภายในช่องนำกระแสจะมีค่ามากกว่าหรือเท่ากับสนามไฟฟ้าวิกฤติ อิเล็กตรอนที่อยู่ภายในสนามไฟฟ้างกล่าวจะเคลื่อนที่ด้วยความเร็วอิ่มตัว (v_{sat})

2.3.1 แบบจำลองการทำงานย่านเชิงเส้น

ประจุพาหะในชั้นกลับ (Q_m) เมื่อรวมผลของประจุที่เกิดจากสถานะที่ผิวต่อหาได้จาก [17]

$$Q_m(y) = C_{ox} [V_{GS} - (V_T - \Delta V_T) - (1 + \delta)V_{CS}] - qN_{ii}(y) \quad (2.29)$$

เมื่อ V_{cs} คือความต่างศักย์ของช่องนำกระแสซึ่งไม่รวมผลของความต้านทานแฝง (parasitic resistance) C_{ox} คือค่าความเก็บประจุของเกตต่อหน่วยพื้นที่ ความต่างศักย์ขีดเริ่มที่ลดลงเนื่องจากผลของสนามไฟฟ้าในแนวแกน y (ΔV_T) หาได้จาก [17]

$$\Delta V_T = \frac{\epsilon_s X_{dep}}{C_{ox} \sigma} \frac{\partial \mathcal{E}_y(y)}{\partial y} \quad (2.30)$$

เมื่อ ϵ_s คือค่าเพอร์มิททิวิตี (Permittivity) ของซิลิคอน $\mathcal{E}_y(y)$ คือสนามไฟฟ้าในช่องนำกระแส σ คือค่าพารามิเตอร์ปรับแต่ง X_{dep} คือความหนาของชั้นปลดออกประจุ (depletion layer)

กระแสครนในย่านเชิงเส้นคำนวณได้จาก

$$I_{DL} = \frac{W \mu C_{ox} [V_{GS} - (V_T - \Delta V_T) - \Delta V_{FB}(y) - (1 + \delta)V_{CS}]}{1 + W \mu C_{ox} (1 + \delta) R_s} \quad (2.31)$$

โดยที่ V_{CS} และ V_{cs} คือความต่างศักย์ระหว่างช่องนำกระแสและซอส เมื่อรวมและไม่รวมผลของสถานะที่ผิวต่อที่ซอสตามลำดับ ความสัมพันธ์ระหว่าง V_{CS} และ V_{cs} เขียนได้เป็น

$$V_{cs} = V_{CS} - I_{DL} R_s \quad (2.32)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\Delta V_{FB} = \frac{qN_{it}(y)}{C_{ox}} \quad (2.33)$$

และ R_s คือความต้านทานแผ่นที่ขั้วซอสและขั้วเดรน

เมื่อแทนค่าสภาพคล่องของอิเล็กตรอนจากสมการที่ (2.25) และสมการที่ (2.27) ลงในสมการที่ (2.31) จะได้สมการกระแสเป็น

$$I_{DL} = \frac{W\mu_{eff}C_{ox}[V_{GS} - (V_T - \Delta V_T) - \Delta V_{FB}(y) - (1+\delta)V_{cs}]\mathcal{E}_y}{1 + KN_{it}(y) + W\mu_{eff}C_{ox}(1+\delta)R_s\mathcal{E}_y + \frac{\mathcal{E}_y}{\mathcal{E}_{c0}}} \quad (2.34)$$

ทำการอินทิเกรตสมการที่ (2.34) ตลอดความยาวของช่องนำกระแส (จาก 0 ถึง L) จะได้

$$I_{DL} = \frac{W\mu^*C_{ox}[V_{GS} - (V_T - \Delta V_T) - \Delta \bar{V}_{FB} - \frac{(1+\delta)}{2}V_{ds}]V_{ds}}{L[1 + \frac{V_{ds}}{\mathcal{E}_{sat}L} + W\mu^*C_{ox}(1+\delta)R_s\frac{V_{ds}}{L}]} \quad (2.35)$$

โดยที่

$$\Delta \bar{V}_{FB} = \frac{q\bar{N}_{it}}{C_{ox}} \quad (2.36)$$

$$\mu^* = \frac{\mu_{eff}}{1 + KN_{it}} \quad (2.37)$$

$$\mathcal{E}_{sat} = \mathcal{E}_{c0}(1 + KN_{it}) \quad (2.38)$$

และ

$$\bar{N}_{it}(y) = \frac{1}{L} \int_0^L N_{it}(y) dy \quad (2.39)$$

ผลของความต้านทานแผ่นที่ขั้วซอส (R_s) และที่ขั้วเดรน (R_d) ต่อกระแสไฟฟ้า สามารถหาได้จาก $V_{ds} = V_{DS} - I_{DL}(R_s + R_d)$

แทนค่า V_{ds} ดังกล่าวในสมการที่ (2.35) จะได้กระแสเดรนเท่ากับ

$$I_{DL} = \frac{-A_y - \sqrt{A_y^2 - 4A_xA_z}}{2A_x} \quad (2.40)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่

$$A_x = WC_{ox} \mu^* (1 + \delta)(R_s + R_d) \frac{(R_s - R_d)}{2} + \frac{R_d + R_s}{\mathcal{E}_{sat}^*}$$

$$A_y = -WC_{ox} \mu^* (R_s + R_d) [V_{GS} - (V_T - \Delta V_T) - \Delta \bar{V}_{FB} - (1 + \delta) \left(\frac{R_d}{R_s + R_d} \right) V_{DS}] - L - \frac{V_{DS}}{\mathcal{E}_{sat}^*}$$

$$A_z = WC_{ox} \mu^* [V_{GS} - (V_T - \Delta V_T) - \Delta \bar{V}_{FB} - \frac{(1 + \delta)}{2} V_{DS}] V_{DS}$$

เมื่ออิเล็กตรอน ณ รอยต่อเดรน เริ่มมีความเร็วเท่ากับความเร็วอิ่มตัว ($v(y=L) = v_{sat}$) ความต่างศักย์ระหว่างเดรนและซอร์สมีค่าเท่ากับ V_{dsat} และสามารถเขียนสมการกระแส สมการที่ (2.31) และสมการที่ (2.35) สำหรับทรานซิสเตอร์ที่เริ่มเข้าสู่ช่วงการทำงานย่านอิ่มตัวได้เป็น

$$I_{DS} = \frac{W \nu_{sat} C_{ox} [V_{GS} - (V_T - \Delta V_T) - \Delta \bar{V}_{FB}(L) - (1 + \delta) V_{dsat}]}{1 + W \nu_{sat} C_{ox} (1 + \delta) R_s} \quad (2.41)$$

และ

$$I_{DS} = \frac{W \mu^* C_{ox} [V_{GS} - (V_T - \Delta V_T) - \Delta \bar{V}_{FB} - \frac{(1 + \delta)}{2} V_{dsat}] V_{dsat}}{L \left[1 + \frac{V_{dsat}}{\mathcal{E}_{sat}^* L} + W \mu^* C_{ox} (1 + \delta) R_s \frac{V_{dsat}}{L} \right]} \quad (2.42)$$

แก้สมการที่ (2.41) และสมการที่ (2.42) เพื่อหา V_{dsat} ได้เท่ากับ

$$V_{dsat} = \frac{-B_2 - \sqrt{B_2^2 - 4B_1 B_3}}{2B_1} \quad (2.43)$$

โดยที่

$$B_1 = (1 + \delta) \left(\frac{A_1}{2} - \xi A_2 \right)$$

$$B_2 = A_3 (\zeta A_2 - A_1) - \zeta (1 + \delta) \mathcal{E}_{sat}^* L + [A_1 \Delta \bar{V}_{FB} - \zeta A_2 \Delta V(L)]$$

$$B_3 = \zeta [A_3 - \Delta V_{FB}(L)] \mathcal{E}_{sat}^* L$$

และ

$$A_1 = 1 + WC_{ox} \nu_{sat} (1 + \delta) R_s$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$A_2 = 1 + WC_{ox} \mu^* \mathcal{E}_{sat} (1 + \delta) R_s$$

$$A_3 = V_{GS} - (V_T - \Delta V_T)$$

$$\zeta = \frac{v_{sat}}{\mu^* \mathcal{E}_{sat}}$$

2.3.2 แบบจำลองการทำงานย่านอิมิตัว

เมื่ออิเล็กตรอนในช่องนำกระแสมีความเร็วเท่ากับความเร็วอิมิตัว ทรานซิสเตอร์จะเริ่มทำงานย่านอิมิตัว ในกรณีนี้ ความยาวของช่องนำกระแสขั้วผล (L_{eff}) จะมีค่าเท่ากับความยาวตั้งแต่รอยต่อซอสไปจนถึงจุดที่อิเล็กตรอนเริ่มมีความเร็วอิมิตัว และความต่างศักย์ที่จุดอิมิตัวบนช่องนำกระแสมีค่าเท่ากับ V_{dsat} ดังนั้นจึงสามารถคำนวณหากระแสได้จากสมการกระแสขั้วเชิงเส้น (2.33) เมื่อแทนค่า $V_{ds} = V_{dsat}$ และ $L = L_{eff}$

$$I_{DS} = \frac{W v_{sat} C_{ox} [V_{GS} - (V_T - \Delta V_T) - \Delta V_{FB}(L_{eff}) - (1 + \delta) V_{dsat}]}{1 + W v_{sat} C_{ox} (1 + \delta) R_s} \quad (2.44)$$

เพื่อหาค่า V_{dsat} และ L_{eff} สมการที่ (2.41) สามารถเขียนใหม่ในรูปสมการเชิงอนุพันธ์ได้ เป็น

$$\frac{\partial^2 V_{cs}}{\partial y^2} - \frac{1}{l^2} V_{cs} = \frac{1}{l^2} \left[I_{DS} \frac{1 + K_k R_s}{K_k} - \frac{V_{GS} - V_T - \Delta V_{FB}(y)}{1 + \delta} \right] \quad (2.45)$$

เมื่อ $K_k = WC_{ox} v_{sat} (1 + \delta)$ และ $\frac{1}{l^2} = \frac{C_{ox} (1 + \delta) \alpha}{\mathcal{E}_s X_{dep}}$

สมการที่ (2.45) เป็นสมการเชิงอนุพันธ์อันดับสอง ดังนั้นเพื่อที่จะหาศักย์ที่ผิวในช่องนำกระแส V_{cs} จำเป็นต้องมีเงื่อนไขที่ขอบเขตสองอัน ได้แก่

$$V_{cs}(y = L_{eff}) = V_{dsat}$$

$$\left. \frac{\partial V_{cs}}{\partial y} \right|_{y=L_{eff}} = \mathcal{E}_c$$

โดยการแก้สมการที่ (2.45) จะได้

$$V_{cs}(y) = \mathcal{E}_{sat} l \sinh\left[\frac{y - (L - l_d)}{l}\right] - \frac{1}{l} \int_{L_{eff}}^y \frac{\Delta V_{FB}(y')}{1 + \delta} \sinh\left(\frac{y' - y}{l}\right) dy' + V_{dsat} + \left[I_{DS} \frac{1 + WC_{ox} v_{sat} (1 + \delta) R_s}{WC_{ox} v_{sat} (1 + \delta)} - \frac{V_{GS} - V_T}{1 + \delta} + V_{dsat} \right] \left\{ \cosh\left[\frac{y - (L - l_d)}{l}\right] - 1 \right\} \quad (2.46)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากแบบจำลองการกระจายตัวของสถานะที่ผิวต่อที่ Chen et al. [7] ใช้เป็นแบบจำลองที่แบ่งช่องนำกระแสออกเป็น 2 ช่วง และเป็นคนละสมการที่ไม่ต่อเนื่องกัน ในการวิเคราะห์สมการกระแสของ Chen et al.[7] จึงต้องมีการประมาณการกระจายตัวของสถานะที่ผิวต่อโดยใช้ค่าเฉลี่ยตลอดทั้งช่องนำกระแส การประมาณนี้ทำให้สมการกระแสที่ได้มาอยู่ในรูปที่ไม่ซับซ้อนนัก แต่ก็สูญเสียความสามารถที่จะรวมผลของสถานะที่ผิวที่มีผลต่อการสะสมของอิเล็กตรอนภายใต้เกิดเฉพาะบริเวณที่สถานะที่ผิวต่อนั้นอยู่ (localization)

แบบจำลองที่นำเสนอในวิทยานิพนธ์ฉบับนี้ไม่มีการประมาณดังกล่าว จึงทำให้สามารถรวมคุณสมบัติเฉพาะบริเวณ (localization) ของสถานะที่ผิวต่อได้ ดังจะกล่าวต่อไป



บทที่ 3

แบบจำลองผลของสถานะที่ผิวต่อที่เกิดจากพาหะร้อน ในเอ็นมอสทรานซิสเตอร์

วิทยานิพนธ์นี้ได้เสนอแบบจำลองการกระจายตัวของสถานะที่ผิวต่อแบบฟังก์ชันเอกซ์โปเนนเชียล แล้วใช้แบบจำลองการกระจายตัวดังกล่าวในการสร้างสมการกระแสของเอ็นมอสทรานซิสเตอร์ สมการกระแสที่สร้างขึ้นแบ่งออกเป็นสองช่วงการทำงาน คือช่วงที่ทรานซิสเตอร์ทำงานในย่านเชิงเส้นซึ่งเป็นช่วงที่พาหะภายในช่องนำกระแสมีความเร็วสูงสุดต่ำกว่าความเร็วอิมิตัว และช่วงที่ทรานซิสเตอร์ทำงานในย่านอิมิตัว เป็นช่วงที่พาหะอิเล็กตรอนในช่องนำกระแสบริเวณรอยต่อครีนิมีความเร็วสูงสุดเท่ากับความเร็วอิมิตัว ความต่างศักย์ระหว่างครีนิและซอสที่เป็นจุดเปลี่ยนระหว่างการทำงานในย่านเชิงเส้นและการทำงานในย่านอิมิตัวเรียกว่าความต่างศักย์อิมิตัว บทนี้แสดงวิธีการสร้างแบบจำลองการนำกระแส และวิธีการนำแบบจำลองดังกล่าวไปใช้ในการทำนายการทำงานของมอสทรานซิสเตอร์ที่เวลาต่างๆ รายละเอียดทั้งหมดของแบบจำลองจะบรรยายในหัวข้อต่อไป

3.1 แบบจำลองการกระจายตัวของสถานะที่ผิวต่อ

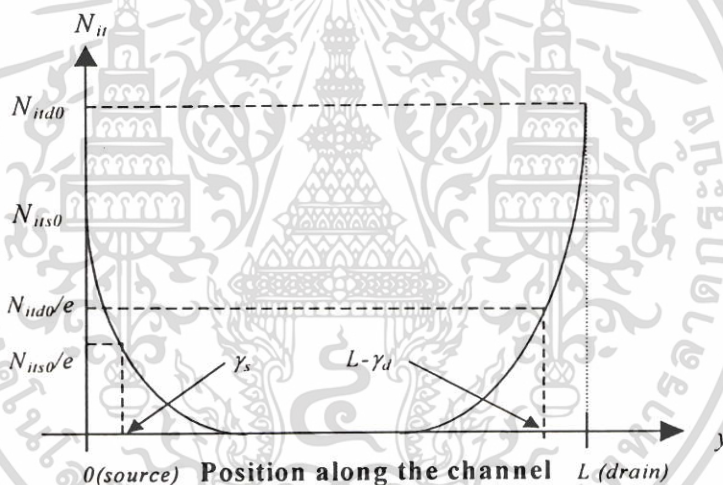
Ancona et al.[10] ได้ทดลองเพื่อหาการกระจายของสถานะที่ผิวต่อโดยใช้เทคนิคชาร์จ์ปั๊ม (charge pumping technique) การทดลองพบว่าจุดที่มีสนามไฟฟ้าในทิศทางขนานกับช่องนำกระแสสูงสุดเป็นจุดเดียวกับจุดที่เกิดสถานะที่ผิวต่อสูงสุด การทดลองนี้แสดงให้เห็นว่าการเกิดสถานะที่ผิวต่อมีความสัมพันธ์กับการกระจายตัวของสนามไฟฟ้าในทิศทางขนานกับช่องนำกระแส มีรายงานการวิจัยเกี่ยวกับการกระจายของสนามไฟฟ้าภายในช่องนำกระแสระบุว่าในช่วงที่อิเล็กตรอนมีความเร็วอิมิตัว ความเข้มของสนามไฟฟ้ามีการกระจายตัวแบบฟังก์ชันไฮเปอร์โบลิกโคไซน์[3] หลักฐานนี้แสดงว่าการสมมติให้การกระจายตัวของสถานะที่ผิวต่อมีการเปลี่ยนแปลงตามตำแหน่งบนช่องนำกระแสภายในช่วงที่ได้รับความเสียหาย (damaged length) L_{II} [7] เป็นแบบเชิงเส้นนั้นไม่สอดคล้องกับสิ่งที่เกิดขึ้นจริงในทรานซิสเตอร์ รายละเอียดเกี่ยวกับการกระจายตัวของความเข้มสนามไฟฟ้าได้กล่าวไว้ในภาคผนวก ข

ในการสร้างแบบจำลองใหม่ในวิทยานิพนธ์นี้ ฟังก์ชันเอกซ์โปเนนเชียลถูกใช้เพื่ออธิบายการกระจายตัวของสถานะที่ผิวต่อตลอดความยาวช่องนำกระแสดังนี้

$$N_{II}(y) = N_{II0} \cdot e^{-\frac{y-L}{\lambda}} \quad (3.1)$$

โดยที่ N_{iid0} คือความหนาแน่นของสถานะที่ผิวต่อ ณ ตำแหน่งที่มีค่าสูงสุดด้านแคบ γ_d คือระยะที่ความหนาแน่นของสถานะที่ผิวต่อมีค่าเท่ากับ $1/e$ เท่าของ N_{iid0} โดยวัดจากจุดสิ้นสุดของช่องนำกระแสด้านแคบ และ L คือ ความยาวของช่องนำกระแส y คือตำแหน่งบนช่องนำกระแสโดยมีค่าระหว่าง 0 ถึง L

ฟังก์ชันเอกซ์โปเนนเชียลเป็นฟังก์ชันมีรูปทรงใกล้เคียงกับฟังก์ชันไฮเปอร์โบลิกไซน์แต่มีความซับซ้อนน้อยกว่าทำให้แบบจำลองที่ได้มีความซับซ้อนน้อยกว่า สมการที่ (3.1) เป็นฟังก์ชันที่สามารถอินทิเกรตได้ตลอดความยาวของช่องนำกระแส และสามารถปรับรูปทรงเพื่อให้ใกล้เคียงกับการกระจายตัวของสถานะที่ผิวต่อที่เกิดขึ้นจริงบนตัวทรานซิสเตอร์ได้ โดย γ_d เป็นค่าคงที่ใช้ในการปรับรูปทรงของการกระจายตัวของสถานะที่ผิวต่อ นอกจากนี้การใช้สมการที่ (3.1) สมการเดียวที่มีความต่อเนื่องตลอดความยาวช่องนำกระแสเพื่ออธิบายการกระจายตัวของสถานะที่ผิวต่อทำให้แบบจำลองที่ได้มีความต่อเนื่อง



รูปที่ 3.1 การกระจายของสถานะที่ผิวต่อแบบเอกซ์โปเนนเชียล

ในวงจรบางชนิด มอสทรานซิสเตอร์ถูกใช้งานเป็นตัวผ่านสัญญาณ (Transmission gate) ทรานซิสเตอร์ดังกล่าวต้องนำกระแสทั้งสองทิศทาง และดังนั้นทรานซิสเตอร์จึงอาจมีสถานะที่ผิวต่อได้ทั้งที่บริเวณใกล้ขั้วซอสและใกล้ขั้วแคบ เพื่อให้สมการที่ (3.1) ใช้ได้ในกรณีดังกล่าว เราสามารถเขียนสมการที่ (3.1) ใหม่ได้เป็น

$$N_{ii}(y) = N_{iss0} \cdot e^{\frac{-y}{\gamma_s}} + N_{iid0} \cdot e^{\frac{y-L}{\gamma_d}} \quad (3.2)$$

เมื่อ N_{its0} คือ ความหนาแน่นของสถานะที่ผิวต่อ ณ ตำแหน่งที่มีค่าสูงสุดด้านซอส และ γ_s คือ ระยะที่ความหนาแน่นของสถานะที่ผิวต่อ มีค่าเท่ากับ $1/e$ เท่าของ N_{its0} วัดจากจุดเริ่มต้นของช่องนำกระแสด้านซอสดังแสดงในรูปที่ 3.1

3.2 การคำนวณกระแสเมื่อทรานซิสเตอร์ทำงานในย่านเชิงเส้น

เมื่อเอ็นมอสทรานซิสเตอร์ถูกไบอัสโดยที่ความต่างศักย์เดรนซอส (V_{ds}) มีค่าต่ำนั้น ทรานซิสเตอร์ดังกล่าวจะทำงานในย่านเชิงเส้น และสามารถหากระแสเดรน (I_{DL}) ได้จาก

$$I_{DL} = WQ_m(y)v(y) \quad (3.3)$$

เมื่อ W คือความกว้างของช่องนำกระแส (channel width) $Q_m(y)$ คือความหนาแน่นของประจุอิเล็กตรอนอิสระในชั้นกลับ $v(y)$ คือความเร็วของพาหะอิเล็กตรอนในชั้นกลับ (inversion layer) $\mu(y)$ คือสภาพคล่องของพาหะอิเล็กตรอน

ความหนาแน่นของประจุอิเล็กตรอนอิสระในชั้นกลับสามารถคำนวณได้จาก

$$Q_m(y) = C_{ox} (V_{gs} - V_T - 2a_0V(y) - \Delta V_{FB}(y)) \quad (3.4)$$

โดยที่

$$\Delta V_{FB}(y) = \frac{qN_{it}(y)}{C_{ox}}$$

$$2a_0 = 1 + \delta$$

เมื่อ δ เป็น ค่าพารามิเตอร์ปรับแต่ง (fitting parameter) ที่รวมผลของการเปลี่ยนแปลงความลึกของชั้นปลอดพาหะตลอดความยาวช่องนำกระแส C_{ox} คือความหนาแน่นความจุของเกต และ $V(y)$ คือความต่างศักย์ของช่องนำกระแสเทียบกับรอยต่อซอส (ที่ยังไม่รวมความต้านทานแผ่นที่ขั้วซอสและขั้วเดรน)

โดยการแทนสมการที่ (2.25) และสมการที่ (3.4) ลงในสมการที่ (3.3) สามารถหากระแสเดรนได้จาก

$$I_{DL} = W \frac{\mu_n}{1 + \frac{\mathcal{E}_y}{\mathcal{E}_c(y)}} C_{ox} (V_{gs} - V_T - 2a_0V(y) - \Delta V_{FB}(y)) \mathcal{E}_y$$

$$= \left(W \frac{\mu_{eff}}{1 + K \cdot N_{it}(y)} C_{ox} (V_{gs} - V_T - 2a_0V(y) - \Delta V_{FB}(y)) - \frac{I_{DL}}{\mathcal{E}_c(y)} \right) \frac{dV}{dy} \quad (3.5)$$

$$= \frac{1}{1 + K \cdot N_{it}(y)} \left(W \mu_{eff} C_{ox} (V_{gs} - V_T - 2a_0V(y) - \Delta V_{FB}(y)) - \frac{I_{DL}}{\mathcal{E}_{c0}} \right) \frac{dV}{dy}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อินทิเกรตสมการที่ (3.5) ได้

$$\begin{aligned} & \int_0^{L_{eff}} I_{DL} dy + \int_0^{L_{eff}} I_{DL} KN_{ii}(y) dy \\ &= W\mu_{eff} C_{ox} \int_{V_s}^{V_d} (V_{gs} - V_T) dV - 2a_0 W\mu_{eff} C_{ox} \int_{V_s}^{V_d} V(y) dV \\ & \quad - \frac{W\mu_{eff} C_{ox}}{C_{ox}} q \int_0^{L_{eff}} N_{ii}(y) \frac{dV}{dy} dy - \frac{I_{DL}}{\epsilon_{c0}} \int_{V_s}^{V_d} dV \end{aligned} \quad (3.6)$$

โดยการประมาณ ความเข้มสนามไฟฟ้าในย่านเชิงเส้นสามารถหาได้จาก[2]

$$\begin{aligned} \mathcal{E}_y(y) &= -\frac{dV}{dy} \\ &= -\frac{\eta_1 V_{ds}}{L_{eff}} - 2\frac{(1-\eta_1)}{L_{eff}^2} V_{ds} y \end{aligned} \quad (3.7)$$

โดยที่ η_1 เป็นค่าพารามิเตอร์ปรับแต่ง

โดยการแทนสมการที่ (3.7) ลงในสมการที่ (3.6) แล้วอินทิเกรตและจัดรูปโดยให้ $V_{ds} = V_d - V_s$ จะได้

$$I_{DL} = \frac{W\mu_{eff} C_{ox} \left[(V_{gs} - V_T) V_{ds} - a_0 (V_{ds} + 2V_s) V_{ds} - \frac{qV_{ds}}{C_{ox}} A_2(L_{eff}) \right]}{L_{eff} + KA_0(L_{eff}) + \frac{V_{ds}}{\epsilon_{c0}}} \quad (3.8)$$

เมื่อ

$$A_0(L_{eff}) = -\gamma_s N_{iso} (k_1 - 1) + \gamma_d N_{iid0} \left[k_2 \cdot e^{(L/L_d)} - e^{(-L/L_d)} \right]$$

$$\begin{aligned} A_1(L_{eff}) &= \gamma_s^2 N_{iso} \left(1 - \left(\frac{L_{eff}}{\gamma_s} + 1 \right) k_1 \right) \\ & \quad + \gamma_d^2 N_{iid0} \left(1 + \left(\frac{L_{eff}}{\gamma_d} - 1 \right) / k_2 \right) e^{(-L/L_d)} \end{aligned}$$

$$A_2(L_{eff}) = \frac{\eta_1}{L_{eff}} A_0(L_{eff}) + 2\frac{(1-\eta_1)}{L_{eff}^2} A_1(L_{eff})$$

$$k_1 = e^{(-L_{eff}/\gamma_s)}, \quad k_2 = e^{(-L_{eff}/\gamma_d)}$$

และ L_{eff} คือ ความยาวของช่องนำกระแสขั้วผล (effective channel length) ในกรณีที่มีการทรานซิสเตอร์ทำงานในย่านเชิงเส้น ค่า L_{eff} มีค่าเท่ากับ L ดังนั้นสมการที่ (3.8) จึงสามารถเขียนใหม่ได้เป็น

$$I_{DL} = \frac{W\mu_{eff}C_{ox} \left[(V_{gs} - V_T)V_{ds} - a_0(V_{ds} + 2V_s)V_{ds} - \frac{qV_{ds}}{C_{ox}} A_2(L) \right]}{L + KA_0(L) - \frac{V_{ds}}{\mathcal{E}_{c0}}} \quad (3.9)$$

สมการที่ (3.9) ยังไม่ได้รวมผลของความต้านทานแฝงในซอส (R_s) และในเดรน (R_d) โดยปกติแล้วความต้านทานแฝงที่ขั้วซอสและขั้วเดรนมีค่าเท่ากัน ($R_d = R_s$) เพื่อรวมผลของความต้านทานแฝงดังกล่าวจำเป็นต้องสร้างความสัมพันธ์ระหว่างความต่างศักย์ที่ป้อนและความต่างศักย์ที่เกิดขึ้นภายในช่องทางเดินกระแส ดังนี้

$$\begin{aligned} V_{gs} &= V_{GS} - I_{DL} \cdot R_s \\ V_s &= V_S + I_{DL} \cdot R_s \\ V_{ds} &= V_{DS} - 2I_{DL} \cdot R_s \end{aligned} \quad (3.10)$$

เมื่อ V_{GS}, V_D, V_S แทนศักย์ไฟฟ้าที่ป้อนจริงและ V_{gs}, V_d, V_s แทนศักย์ไฟฟ้าภายในช่องทางเดินกระแส

แทนสมการที่ (3.10) ลงในสมการที่ (3.9) แล้วจัดรูปจะได้

$$\begin{aligned} I_{DL} &= \frac{-B_2 + \sqrt{B_2^2 - 4 \cdot B_1 \cdot B_3}}{2 \cdot B_1} \\ B_1 &= 2R_s \left\{ \frac{1}{\mathcal{E}_{c0}} + W\mu_{eff}C_{OX}R_s \right\} \\ B_2 &= W\mu_{eff}C_{OX} \left\{ \frac{q}{C_{OX}} 2R_s A_2(L_{eff}) + 2a_0R_s(V_S + V_D) \right. \\ &\quad \left. - R_s(V_{DS}) + (V_{GS} - V_T)2R_s \right. \\ &\quad \left. - (L + K \cdot A_0(L_{eff})) + \frac{V_{DS}}{\mathcal{E}_{c0}} \right\} \\ B_3 &= W\mu_{eff}C_{OX} \left\{ (V_{GS} - V_T)(V_{DS}) - a_0(V_D^2 - V_S^2) \right. \\ &\quad \left. - \frac{q}{C_{OX}}(V_{DS})A_2(L_{eff}) \right\} \end{aligned} \quad (3.11)$$

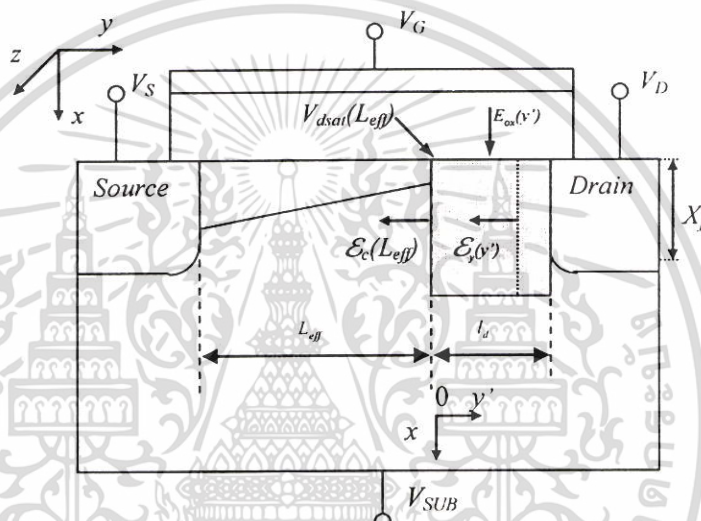
สมการที่ (3.11) สามารถใช้คำนวณหากระแสในการทำงานย่านเชิงเส้นได้โดยแทนค่าความต่างศักย์ที่ป้อนให้แก่ทรานซิสเตอร์ได้โดยตรง

3.3 การคำนวณความต่างศักย์อิมิตัว V_{dsat} และกระแสไฟฟ้าเมื่อทรานซิสเตอร์ทำงานในย่านอิมิตัว

เมื่อเอ็นมอสทรานซิสเตอร์ถูกไบอัสโดยให้ V_{ds} มีค่ามากขึ้น ความเข้มข้นสนามไฟฟ้าในช่องนำกระแส (\mathcal{E}_y) จะมีค่ามากขึ้นด้วย เมื่อความเข้มข้นสนามไฟฟ้า ทรอยต่อเดรนมีค่าเท่ากับเอกสารนเป็นเอกสารที่ส่งวันในสสารเพื่อการเรียนการสอน เมื่อนุญาดเห็นาไปไซบระเยชชนคานการค้ำไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สนามไฟฟ้าวิกฤติ (\mathcal{E}_c) อิเล็กตรอนที่บริเวณดังกล่าวมีความเร็วเท่ากับความเร็วอิ่มตัว (v_{sat}) ณ จุดนี้เป็นจุดที่ทรานซิสเตอร์เริ่มทำงานในย่านอิ่มตัว ความต่างศักย์ระหว่างขั้วเกรนและขั้วซอสจะถูกเรียกว่าความต่างศักย์อิ่มตัวเริ่มต้น (V_{DSAT0}) และเรียกความต่างศักย์ระหว่างรอยต่อซอสและรอยต่อเกรนขณะที่ทรานซิสเตอร์เริ่มทำงานในย่านอิ่มตัวว่าความต่างศักย์ภายในอิ่มตัวเริ่มต้น (V_{dsat0}) จุดที่อิเล็กตรอนเริ่มมีความเร็วอิ่มตัวถูกเรียกว่าจุดอิ่มตัว (saturation point)

เมื่อความต่างศักย์ V_{ds} มีค่ามากกว่า V_{dsat0} จุดอิ่มตัวจะเลื่อนเข้าใกล้ขั้วซอส ระยะจากรอยต่อเกรนถึงจุดอิ่มตัวถูกเรียกว่าระยะแซนแนลโมดูเลชัน (channel modulation length) โดยมีค่าเท่ากับ l_d ความยาวช่องนำกระแสผล (L_{eff}) หาได้จาก $L_{eff} = L - l_d$ ดังรูปที่ 3.2



รูปที่ 3.2 ภาพตัดขวางของมอสทรานซิสเตอร์โดยพื้นที่สี่เหลี่ยมแสดงถึง Gaussian Box

ในการวิเคราะห์หาค่ากระแสในย่านอิ่มตัวจะใช้สมการกระแสที่ (3.8) การคำนวณหาค่ากระแสสามารถทำได้โดยการแทน $L_{eff} = L - l_d$ และ $V_{ds} = V_{dsat}$ ก็จะได้กระแสเดรนดังต่อไปนี้

$$I_{DS} = \frac{W\mu_{eff}C_{ox} \left[(V_{GS} - V_T)V_{dsat} - a_0(V_{dsat} + 2V_S)V_{dsat} - \frac{qV_{dsat}}{C_{ox}} A_2(L_{eff}) \right]}{L_{eff} + KA_0(L_{eff}) + \frac{V_{dsat}}{\mathcal{E}_{c0}} + W\mu_{eff}C_{ox}R_sV_{dsat}(1 + 2a_0)} \quad (3.12)$$

การคำนวณกระแสในสมการที่ (3.12) นี้จำเป็นต้องทราบค่า l_d และ V_{dsat} ในหัวข้อนี้จะกล่าวถึงการคำนวณหา V_{dsat} ส่วนวิธีการคำนวณหา l_d จะกล่าวถึงในหัวข้อ 3.4

ณ ที่จุดอิ่มตัว อิเล็กตรอนมีความเร็วเท่ากับความเร็วอิ่มตัว สมการกระแสเดรนสามารถเขียนได้อีกรูปแบบหนึ่งโดยใช้สมการที่ (3.3) โดยที่ความเร็วของอิเล็กตรอนมีค่าเท่ากับความเร็วอิ่มตัว และประจุภายในช่องนำกระแสหาได้จาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Q_m(L_{eff}) = C_{ox}(V_{GS} - I_{DS}R_s - V_T - 2a_0V_{dsat} - \Delta V_{FB}(L_{eff})) \quad (3.13)$$

กระแสของทรานซิสเตอร์ที่ทำงานในย่านอิมิตัวจึงเขียนได้เป็น

$$I_{DS} = \frac{WV_{sat}C_{ox}}{1 + WV_{sat}C_{ox}R_s}(V_{GS} - V_T - 2a_0V_{dsat} - \Delta V_{FB}(L_{eff})) \quad (3.14)$$

แก้สมการที่ (3.12) และ สมการที่ (3.14) พร้อมกันก็จะสามารถหา V_{dsat} ได้เป็น

$$V_{dsat} = \frac{-D_2 + \sqrt{D_2^2 - 4D_1D_3}}{2D_1} \quad (3.15)$$

เมื่อ

$$\begin{aligned} D_1 &= -2a_0\rho\left(\frac{1}{E_{c0}} + W\mu_{eff}C_{ox}R_s(1 + 2a_0)\right) + W\mu_{eff}C_{ox}a_0 \\ D_2 &= \rho\left[V_{GS} - V_T - q\frac{N_{it}(L_{eff})}{C_{ox}}\right]\left[\frac{1}{E_{c0}} + W\mu_{eff}C_{ox}R_s(1 + 2a_0)\right] \\ &\quad - 2a_0\rho[L_{eff} + K \cdot A_0(L_{eff})] \\ &\quad - W\mu_{eff}C_{ox}\left[V_{GS} - V_T - 2a_0 \cdot V_S - \frac{q}{C_{ox}}A_2(L_{eff})\right] \\ D_3 &= \rho\left[V_{GS} - V_T - \frac{qN_{it}(L_{eff})}{C_{ox}}\right][L + K \cdot A_0(L_{eff})] \\ \rho &= \frac{WV_{sat}C_{ox}}{1 + WV_{sat}C_{ox}R_s} \end{aligned}$$

ความต่างศักย์อิมิตัว V_{dsat} ที่ได้จากสมการที่ (3.15) เป็นความต่างศักย์อิมิตัว ณ จุดใด ๆ บนช่องนำกระแส ในการหากระแสของทรานซิสเตอร์จำเป็นต้องทราบค่าความต่างศักย์อิมิตัวเริ่มต้น V_{DSAT0} ความต่างศักย์นี้เป็นจุดเปลี่ยนจากการทำงานในย่านเชิงเส้นมาเป็นการทำงานในย่านอิมิตัว V_{DSAT0} สามารถหาได้โดยการแทนค่า V_{dsat} ด้วย V_{dsat0} และ L_{eff} ด้วย L ในสมการที่ (3.15) ความต่างศักย์ V_{dsat0} เป็นความต่างศักย์อิมิตัวภายในซึ่งสามารถที่จะรวมผลของความต้านทานแฝงที่ขั้วซอสและขั้วเดรนโดยใช้ความสัมพันธ์ $V_{ds} = V_{DS} - 2I_{DS}R_s$ กระแสเดรน I_{DS} สามารถคำนวณได้จากสมการที่ (3.12) โดยแทนค่า V_{dsat} ด้วย V_{dsat0} และ L_{eff} ด้วย L จากที่กล่าวมาทั้งหมด จะเห็นได้ว่าเมื่อเราทราบ V_{GS} และ V_S เราก็จะสามารถคำนวณหาค่า V_{DSAT0} ได้ทันที

3.4 การคำนวณหาความยาวช่วงแซนแนลโมดูลেশัน (l_d)

ขณะที่ทรานซิสเตอร์ทำงานในย่านอิมิตัว เราสามารถจะแบ่งการวิเคราะห์ประจุในช่องนำกระแสออกเป็นสองส่วน [3] คือ ส่วนพื้นที่ซอสคือบริเวณตั้งแต่รอยต่อซอสถึงจุดอิมิตัว พื้นที่เอกสกรีนเป็นเอกสกรีนที่ส่งวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับญาติให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนนี้สามารถใช้การประมาณแบบ GCA (Gradual Channel Approximation) ได้เช่นเดียวกับที่ได้วิเคราะห์มาแล้วในการทำงานย่านเชิงเส้น และส่วนพื้นที่เดรนคือบริเวณตั้งแต่จุดอิมตัวถึงรอยต่อเดรน ในบริเวณพื้นที่เดรนนี้ อัตราการเปลี่ยนแปลงของสนามไฟฟ้าในทิศทางขนานกับช่องนำกระแสมีค่ามากจนไม่สามารถตัดทิ้งได้ การวิเคราะห์สมการกระแสในส่วนพื้นที่เดรนจึงต้องใช้การวิเคราะห์แบบ 2 มิติ หรือ กึ่ง 2 มิติ (Quasi Two Dimensional Approximation)[4]

การคำนวณหา I_d ใช้วิธีการวิเคราะห์แบบกึ่ง 2 มิติ (Quasi Two Dimensional Approximation) [4] ซึ่งใช้วิธีการสร้าง Gaussian box ล้อมรอบชั้นสเตรทในส่วนของพื้นที่เดรน รูปที่ 3.2 แสดงพื้นที่ที่เป็นสี่เหลี่ยมซึ่งก็คือพื้นที่ส่วนเดรนที่ล้อมรอบด้วย Gaussian box

เมื่อใช้กฎของเกาส์ (Gauss's Law) รอบพื้นที่ดังกล่าว จะได้

$$\begin{aligned} \varepsilon_{si} \int_0^W \int_0^{X_j/\zeta} \mathcal{E}_c(L_{eff}) dx dz - \varepsilon_{ox} \int_0^W \int_0^{l_d} \mathcal{E}_{ox}(y') dy' dz \\ - \varepsilon_{si} \int_0^W \int_0^{X_j/\zeta} \mathcal{E}_y(y') dx dz = \int_0^W \int_0^{l_d} \int_0^{X_j/\zeta} (Q'_m + Q'_d + Q'_n) dx dy' dz \end{aligned} \quad (3.16)$$

เมื่อ ε_{si} และ ε_{ox} คือค่าเพอร์มิทิวิตีของซิลิคอนและซิลิคอนไดออกไซด์ตามลำดับ $\mathcal{E}_c(L_{eff})$ คือความเข้มสนามไฟฟ้าอิมตัวที่จุดอิมตัว $\mathcal{E}_y(y')$ คือความเข้มสนามไฟฟ้าที่ตำแหน่ง y' ε_{ox} คือความเข้มสนามไฟฟ้าในทิศตั้งฉากกับผิวของช่องนำกระแส X_j คือ ความลึกของซอสและเดรน ζ คือค่าพารามิเตอร์ปรับแต่ง Q'_d , Q'_m และ Q'_n คือประจุของชั้นปลอดพาหะ ประจุของชั้นกลับ และ ประจุของสถานะที่ผิวต่อตามลำดับ เมื่อหาอนุพันธ์ของสมการที่ (3.16) เทียบกับ y' และ z จะได้สมการเชิงอนุพันธ์อันดับที่ 2 (second order differential equation) ดังนี้

$$\frac{d^2 V(y')}{dy'^2} = \frac{\lambda C_{ox}}{\varepsilon_{si} X_j} \left(V(y') - V_{dsat}(L_{eff}) - \frac{q N_{it}(L_{eff})}{C_{ox}} - \frac{q N_{it}(L_{eff} + y')}{C_{ox}} \right) \quad (3.17)$$

แก้สมการที่ (3.17) จะได้

$$\begin{aligned} V(y') = V_{dsat}(L_{eff}) + q \left(\frac{N_{it}(L_{eff}) - \frac{e^{-\gamma_d} N_{it0} \cdot \gamma_d^2}{\gamma_d^2 - l^2} - \frac{e^{-\frac{L_{eff} + y'}{\gamma_s} N_{it0} \cdot \gamma_s^2}}{\gamma_s^2 - l^2}}{C_{ox}} \right) \\ + M_1 \cdot e^{-\frac{y'}{l}} + M_2 \cdot e^{\frac{y'}{l}} \end{aligned} \quad (3.18)$$

โดยที่ M_1 และ M_2 คือ ค่าคงที่อาบิทรารี(arbitrary constant)

หาอนุพันธ์ของสมการ (3.18) เทียบกับ y' ได้

$$\mathcal{E}(y') = q \left(\frac{e^{\frac{y'-l_d}{\gamma_d} N_{nd0} \cdot \gamma_d} + e^{\frac{l_d-l}{\gamma_s} N_{ns0} \cdot \gamma_s}}{\gamma_d^2 - l^2} \right) \frac{1}{C_{ox}} - \frac{M_1 \cdot e^{\frac{y'}{l}}}{l} + \frac{M_2 \cdot e^{\frac{y'}{l}}}{l} \quad (3.19)$$

แก้สมการที่ (3.18) และ สมการที่ (3.19) โดยใช้เงื่อนไขที่ขอบเขตอันได้แก่ $\mathcal{E}(y'=0) = \mathcal{E}_c$ และ $V(y'=l_d) = V_{ds}$ จะได้

$$M_1 = \frac{1}{2 \cdot C_{ox}} l \left(-\mathcal{E}_c C_{ox} - \frac{e^{\frac{l_d}{\gamma_d} (q \cdot N_{nd0})}}{l + \gamma_d} + \frac{e^{\frac{l_d-l}{\gamma_s} q \cdot N_{ns0}}}{\gamma_s - l} \right)$$

$$M_2 = \frac{1}{2 \cdot C_{ox}} l \left(\mathcal{E}_c C_{ox} + \frac{e^{\frac{l_d}{\gamma_d} (q \cdot N_{nd0})}}{\gamma_d - l} - \frac{e^{\frac{l_d-l}{\gamma_s} q \cdot N_{ns0}}}{\gamma_s + l} \right)$$

$$l = \sqrt{\frac{\epsilon_{si} X_j}{\zeta C_{ox}}}$$

ความต่างศักย์เดรนขอสสามารถคำนวณได้จากสมการที่ (3.18) โดยให้ $y'=l_d$

$$V_{ds} = V_{dsat}(L_{eff}) + \frac{q}{C_{ox}} \left(\begin{aligned} & N_{it}(L_{eff}) + \left\{ \frac{e^{(l_d/l - l_d/\gamma_d)}}{(\gamma_d - l)} - \frac{e^{(l_d/\gamma_d - l_d/l)}}{(\gamma_d + l)} \right\} \cdot \frac{l \cdot N_{nd0}}{2} \\ & + \frac{N_{nd0} \cdot \gamma_d^2}{l^2 - \gamma_d^2} + \frac{e^{-L/\gamma_s} N_{ns0} \cdot \gamma_s^2}{l^2 - \gamma_s^2} \\ & - \left\{ \frac{e^{(-l_d/l - l_{eff}/\gamma_s)}}{(l - \gamma_s)} + \frac{e^{(l_d/l - l_{eff}/\gamma_s)}}{(l + \gamma_s)} \right\} \cdot \frac{l \cdot N_{ns0}}{2} \end{aligned} \right) \quad (3.20)$$

$$+ \mathcal{E}_c \cdot l \cdot \sinh\left(\frac{l_d}{l}\right)$$

สมการที่ (3.20) เป็นสมการความสัมพันธ์ระหว่าง ความต่างศักย์เดรนขอสของทรานซิสเตอร์ (V_{ds}) กับ l_d ความต่างศักย์ V_{ds} เป็นความต่างศักย์ที่ยังไม่รวมผลของความต้านทานแฝงที่ขั้วขอสและขั้วเดรน เพื่อรวมผลของความต้านทานแฝงดังกล่าว เราใช้สมการที่ (3.21) ดังต่อไปนี้

$$V_{ds} = V_{DS} - 2I_{DS}R_s \quad (3.21)$$

โดยที่ V_{DS} คือแรงดันที่ป้อนให้กับทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่าสมการที่ (3.21) ลงในสมการที่ (3.20) ได้

$$V_{DS} = V_{dsat}(L_{eff}) + \frac{q}{C_{ox}} \left[N_{ii}(L_{eff}) + \left\{ \frac{e^{(l_d/l - l_d/\gamma_d)} - e^{(l_d/\gamma_d - l_d/l)}}{(\gamma_d - l)} - \frac{e^{(l_d/\gamma_d - l_d/l)}}{(\gamma_d + l)} \right\} \cdot \frac{l \cdot N_{iid0}}{2} \right. \\ \left. + \frac{N_{iid0} \cdot \gamma_d^2}{l^2 - \gamma_d^2} + \frac{e^{-l/\gamma_s} N_{iis0} \cdot \gamma_s^2}{l^2 - \gamma_s^2} - \left\{ \frac{e^{(-l_d/l - l_{eff}/\gamma_s)}}{(l - \gamma_s)} + \frac{e^{(l_d/l - l_{eff}/\gamma_s)}}{(l + \gamma_s)} \right\} \cdot \frac{l \cdot N_{iis0}}{2} \right] \\ + \mathcal{E}_c \cdot l \cdot \sinh\left(\frac{l_d}{l}\right) + 2I_{DS}R_s \quad (3.22)$$

สมการที่ (3.22) มีตัวแปรที่จำเป็นต้องทราบค่าได้แก่ V_{dsat} และ L_{eff} ซึ่ง $L_{eff} = L - l_d$ จะเห็นว่าสมการที่ (3.22) และ สมการที่ (3.15) ล้วนเป็นฟังก์ชันกับ l_d และ V_{dsat} ดังนั้นถ้าแก้สมการทั้งสองพร้อมกันจะทราบค่า l_d และ V_{dsat}

เมื่อนำค่า l_d และ V_{dsat} ค่าดังกล่าวแทนลงไปในสมการที่ (3.12) ก็จะสามารถคำนวณหากระแสเดรน I_{DS} ได้

3.5 แบบจำลองการเกิดขึ้นของสถานะที่ผิวต่อเนื่องจากพาหะร่อน

เมื่อออสทรานซิสเตอร์ถูกใช้งานก็จะทำให้เกิดสถานะที่ผิวต่อขึ้น จำนวนของสถานะที่ผิวต่อที่เกิดขึ้นมีความสัมพันธ์กับความเข้มของสนามไฟฟ้าภายในช่องนำกระแสและระยะเวลาในการใช้งาน ความสัมพันธ์ระหว่างอัตราเกิดของสถานะที่ผิวต่อและความเข้มของสนามไฟฟ้าภายในช่องนำกระแสรวมทั้งระยะเวลาในการใช้งานสามารถหาได้จากสมการที่ (2.3)

เมื่อแก้สมการที่ (2.3) โดยกำหนดให้ความหนาแน่นเฉลี่ยของสถานะที่ผิวต่อขณะเวลาเริ่มต้น ($t = 0$) มีค่าเท่ากับ \bar{N}_{ii0} และ $\beta = \frac{BX_H}{D_H}$ จะได้

$$\beta(\bar{N}_{ii}^2 - \bar{N}_{ii0}^2) + (\bar{N}_{ii} - \bar{N}_{ii0}) = \alpha t \frac{I_D}{W} e^{-\phi_{ii}/q\lambda\mathcal{E}_m} \quad (3.23)$$

แก้สมการที่ (3.23) เพื่อหาจำนวนสถานะที่ผิวต่อจะได้

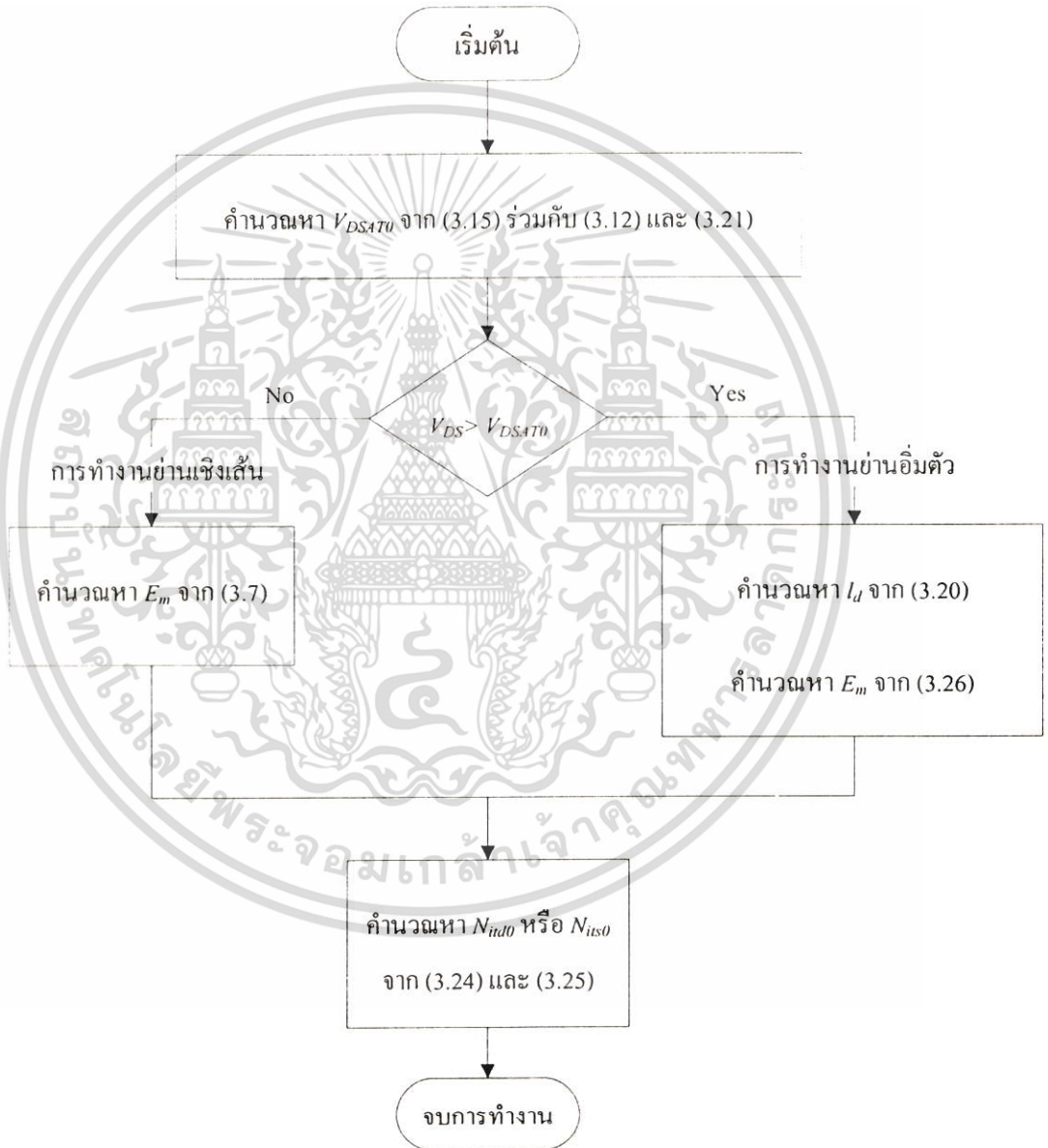
$$\bar{N}_{ii} = \frac{-1 + \sqrt{1 + 4\beta(\beta\bar{N}_{ii0}^2 + \bar{N}_{ii0}) + \alpha t \frac{I_D}{W} e^{-\phi_{ii}/q\lambda\mathcal{E}_m}}}{2\beta} \quad (3.24)$$

จำนวนสถานะที่ผิวต่อที่คำนวณได้จากสมการที่ (3.24) เป็นความหนาแน่นของสถานะที่ผิวต่อที่เกิดขึ้นตลอดทั้งความยาวของช่องนำกระแส ความหนาแน่นของสถานะที่ผิวต่อนี้สามารถเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำไปใช้งานได้โดยการแปลงเป็นความหนาแน่นของสถานะที่ผิวต่อสูงสุดบริเวณแคโรน N_{ud0} ความหนาแน่นของสถานะที่ผิวต่อ \bar{N}_n สามารถหาได้โดยการอินทิเกรตสมการที่ (3.1) ดังนี้

$$\begin{aligned}\bar{N}_n &= \frac{1}{L} \int_0^L N_{ud0} \cdot e^{-\gamma_d y} dy \\ &= \frac{N_{ud0} \gamma_d (1 - e^{-L \gamma_d})}{L}\end{aligned}\quad (3.25)$$

$N_{n,0}$ ก็สามารถหาได้ในลักษณะเดียวกัน



รูปที่ 3.3 วิธีการคำนวณหาปริมาณการเกิดขึ้นของสถานะที่ผิวต่อ

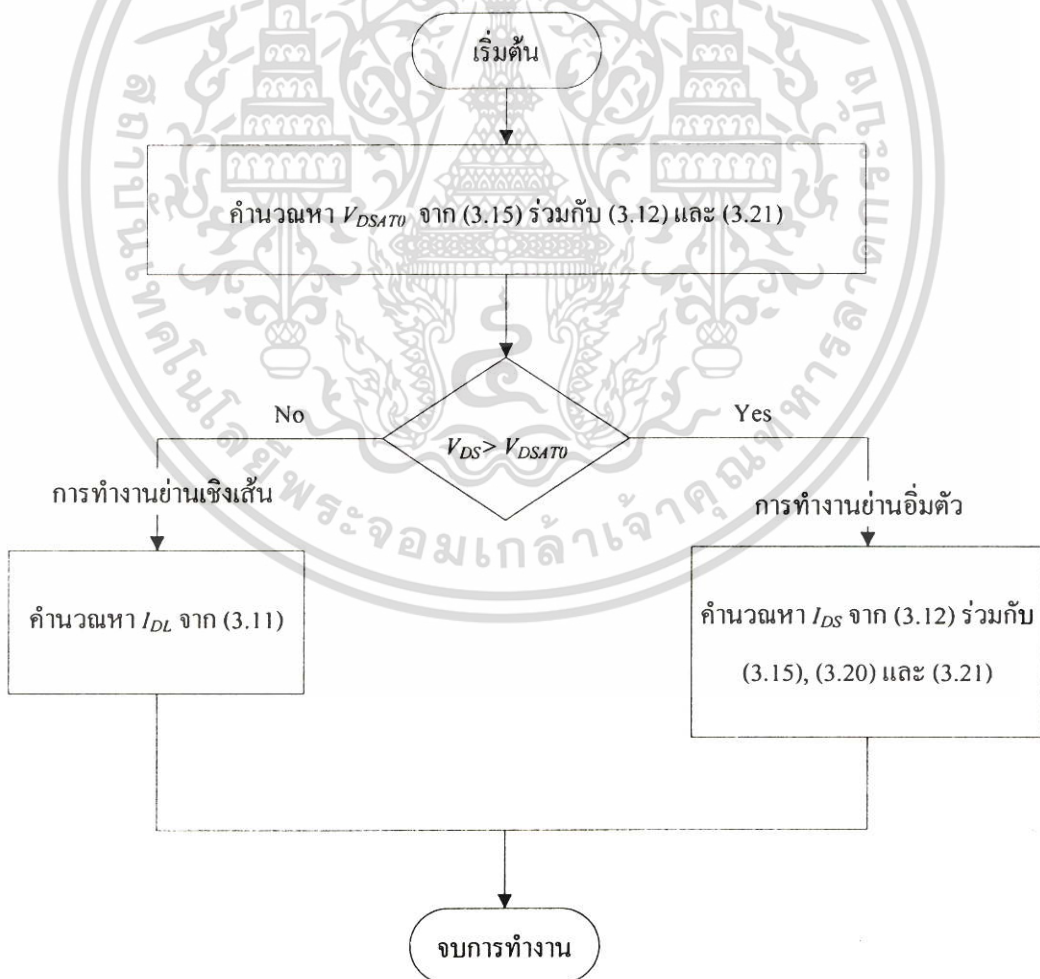
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (3.24) เราจำเป็นต้องทราบค่าความเข้มข้นไฟฟ้าสูงสุดในช่องนำกระแส E_m ความเข้มข้นไฟฟ้านี้สามารถคำนวณได้จากสมการที่ (3.19) โดยให้ $y'=l_d$ จะได้

$$E_m = q \left(\frac{-\frac{N_{nd0} \cdot \gamma_d}{\gamma_d^2 - l^2} + \frac{e^{-\frac{l}{\gamma_s}} N_{ns0} \cdot \gamma_s}{\gamma_s^2 - l^2}}{C_{ox}} \right) - \frac{M_1 \cdot e^{-\frac{l_d}{l}}}{l} + \frac{M_2 \cdot e^{\frac{l_d}{l}}}{l} \quad (3.26)$$

จากสมการที่ (3.26) จะเห็นว่าเมื่อทราบค่าของ l_d แล้วก็จะสามารถคำนวณหา E_m ได้ จากนั้นใช้ค่า E_m ในการคำนวณหาการเกิดขึ้นของสถานะที่ผิวต่อจากการไบอัส รูปที่ 3.3 แสดงวิธีการคำนวณหาสถานะที่ผิวต่อที่เกิดขึ้น

3.6 วิธีการคำนวณกระแส



รูปที่ 3.4 วิธีการคำนวณหากระแสเดรน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้ผู้ใดเห็นนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการใช้งานแบบจำลองจะต้องหาค่าพารามิเตอร์ทุกตัวที่ใช้ในแบบจำลองก่อน การหาค่าพารามิเตอร์ทำได้โดยการสร้างทรานซิสเตอร์ขึ้นมา แล้ววัดคุณลักษณะเฉพาะต่าง ๆ เช่น ความสัมพันธ์ระหว่างความต่างศักย์เดรนซอสและกระแสเดรน จากนั้นก็ทำการปรับค่าพารามิเตอร์ต่าง ๆ ที่ใช้ในแบบจำลองโดยให้ผลที่ได้จากแบบจำลองสอดคล้องกับผลที่ได้การทดลองจริง เมื่อได้ค่าพารามิเตอร์ทุกตัวในแบบจำลองแล้ว เราก็จะสามารถคำนวณหากระแสของทรานซิสเตอร์ได้ตามขั้นตอนที่แสดงในรูปที่ 3.4



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

ผลการทดลองและการวิเคราะห์

ในการทดสอบแบบจำลองที่สร้างขึ้นจำเป็นต้องอาศัยข้อมูลจากทรานซิสเตอร์ซึ่งอาจได้มาจากการสร้างจริงหรืออาจได้มาจากโปรแกรมจำลองแบบ 2 มิติและ 3 มิติ ข้อมูลที่ได้ดังกล่าวจะถูกนำมาเพื่อหาค่าพารามิเตอร์ (parameters) ของแบบจำลองที่ได้นำเสนอไว้ก่อนหน้านี้ ในขั้นต้นได้พยายามหาข้อมูลของทรานซิสเตอร์ที่สร้างจริงจากบทความที่ได้รับการตีพิมพ์ แต่พบว่าในแต่ละบทความมีผลการทดลองที่ไม่พอเพียง นอกจากนั้นแล้ว บทความทั้งหลายไม่ได้ให้ข้อมูลเกี่ยวกับพารามิเตอร์ (parameters) ที่สำคัญที่ต้องใช้ในแบบจำลองแบบอย่างครบถ้วน ด้วยเหตุผลดังกล่าววิทยานิพนธ์ฉบับนี้จึงเลือกใช้ข้อมูลที่ได้จากโปรแกรมจำลองแบบที่ได้รับการยอมรับเพื่อเป็นข้อมูลสำหรับเปรียบเทียบกับผลการคำนวณที่ได้จากแบบจำลองที่ได้พัฒนาขึ้น โปรแกรมจำลองแบบที่ใช้คือ โปรแกรมมินิมอส รุ่น 6.1 (minimos 6.1) โปรแกรมมินิมอสเป็นโปรแกรมจำลองแบบที่ใช้แบบจำลองเชิงตัวเลข (numerical model) โดยมีกลไกในการคำนวณผลโดยพิจารณาทั้ง 2 มิติและ 3 มิติ มีวิธีการแก้สมการของอุปกรณ์สารกึ่งตัวนำอาศัย วิธีการผลต่างสืบเนื่อง (Finite difference approach) โปรแกรมมินิมอสสามารถคำนวณผลของสถานะที่ผิวต่อที่มีต่อการทำงานของมอสทรานซิสเตอร์ได้ อย่างไรก็ตาม มินิมอสไม่สามารถทำนายการเกิดขึ้นของสถานะที่ผิวต่อได้ ดังนั้นในการสร้างข้อมูลอ้างอิง เราจะใช้มินิมอสร่วมกับการสมมติค่าพารามิเตอร์ที่เกี่ยวข้องกับการเกิดขึ้นของสถานะที่ผิวต่อในการจำลองเพื่อใช้เป็นข้อมูลอ้างอิง รายละเอียดเกี่ยวกับการจำลองเพื่อใช้เป็นข้อมูลอ้างอิงโดยโปรแกรมมินิมอสได้กล่าวไว้ใน ภาคผนวก ก

การใช้งานแบบจำลองเชิงวิเคราะห์ (Analytical model) จำเป็นต้องทราบค่าพารามิเตอร์ทั้งหมดที่ใช้ในแบบจำลอง ค่าพารามิเตอร์เหล่านี้ได้มาจากการปรับแต่งเพื่อให้แบบจำลองให้ผลการคำนวณที่สอดคล้องกับผลที่ได้จากทรานซิสเตอร์ ค่าพารามิเตอร์ที่ใช้ในแบบจำลองจะมีค่าไม่เท่ากันในแต่ละขบวนการผลิต (process) พารามิเตอร์ที่ใช้กับแบบจำลองที่นำเสนอในบทนี้ได้รับการปรับแต่งเทียบกับข้อมูลอ้างอิงและข้อมูลจากผลการทดลอง การปรับแต่งค่าพารามิเตอร์ใช้โปรแกรมคอมพิวเตอร์ที่พัฒนาขึ้นด้วยภาษาซีพลัสพลัส

4.1 ผลการทดลอง

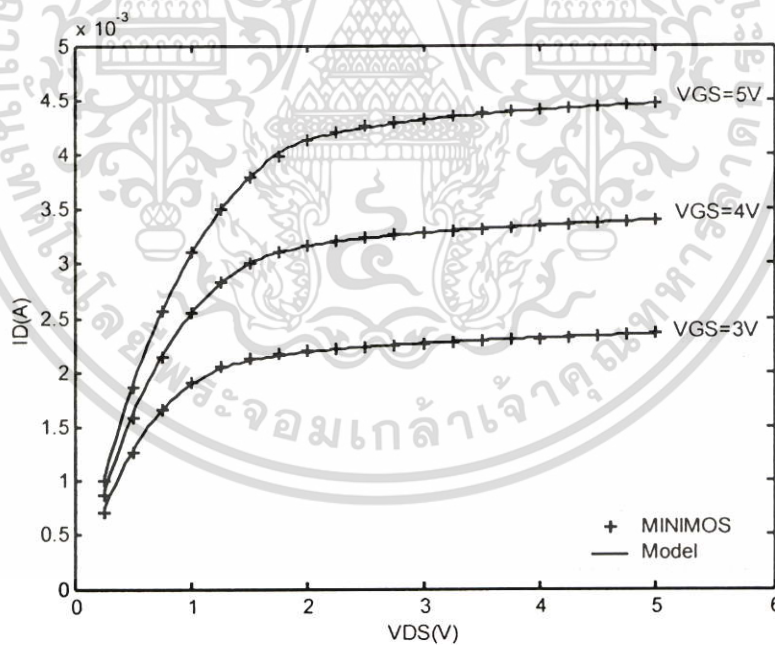
การทดสอบแบบจำลองทั้งหมดมี 2 การทดสอบ คือ การทดสอบแบบจำลองที่สร้างขึ้นเทียบกับผลการจำลองที่ได้จากมินิมอส และการทดสอบแบบจำลองที่สร้างขึ้นเทียบกับผลการทดลองที่มีการตีพิมพ์

4.1.1 การทดสอบแบบจำลองที่สร้างขึ้นเทียบกับผลการจำลองที่ได้จากมินิมอส

ทรานซิสเตอร์ที่ใช้ในการจำลองเป็นทรานซิสเตอร์ที่มีค่าพารามิเตอร์ $L=0.49 \mu\text{m}$, $W=5.0 \mu\text{m}$ และ $T_{ox}=10 \text{ nm}$ ในการทดสอบแบบจำลองแบ่งเป็นขั้นตอนดังต่อไปนี้ ขั้นตอนที่ 4.1.1.1 – 4.1.1.3 เป็นขั้นตอนเพื่อหาค่าพารามิเตอร์ปรับแต่ง ขั้นตอนที่ 4.1.1.4 และ 4.1.1.5 เป็นการ ใช้แบบจำลองเพื่อจำลองทรานซิสเตอร์

4.1.1.1 การหาค่าพารามิเตอร์ของแบบจำลองทรานซิสเตอร์ขณะยังไม่ถูกใช้งาน

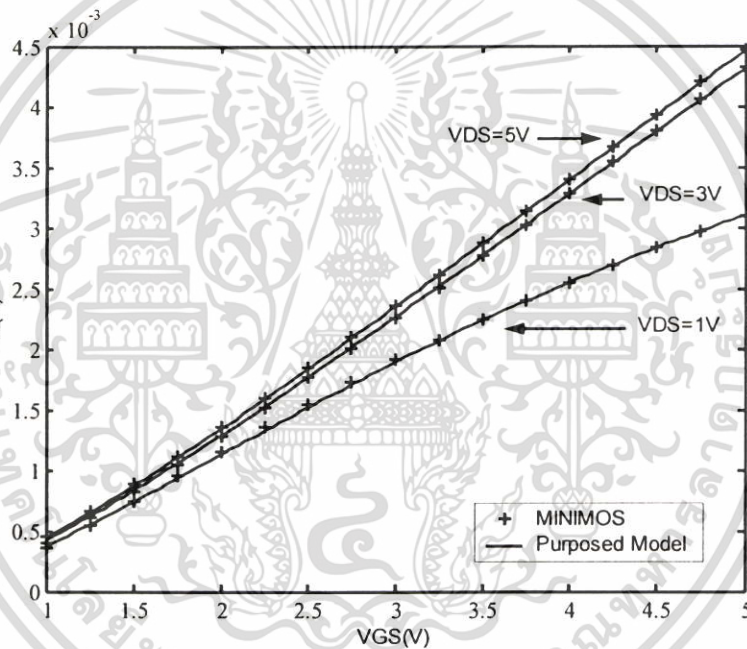
การหาค่าพารามิเตอร์ของทรานซิสเตอร์ที่ยังไม่ถูกใช้งาน (Fresh device) หรืออีกนัยหนึ่งคือยังไม่มีสถานะที่ผิวต่อเกิดขึ้น ใช้วิธีการจำลองด้วยแบบจำลองที่พัฒนาขึ้นเพื่อหากระแสเดรนในลักษณะที่เป็นฟังก์ชันของ V_{GS} และ V_{DS} หลังจากนั้นนำข้อมูลที่ได้เปรียบเทียบกับผลจากโปรแกรมมินิมอส ในขั้นตอนนี้เราจะปรับค่าพารามิเตอร์ที่ใช้ในแบบจำลองที่พัฒนาขึ้น จนทำให้ผลที่ได้จากแบบจำลองที่พัฒนาขึ้น มีค่าสอดคล้องกับผลจากโปรแกรมมินิมอส ตารางที่ 4.1 แสดงค่าพารามิเตอร์ที่ใช้ในแบบจำลองที่พัฒนาขึ้น รูปที่ 4.1 และรูปที่ 4.2 แสดงผลการจำลองการนำกระแสของทรานซิสเตอร์ด้วยแบบจำลองที่พัฒนาขึ้น (+) เทียบกับผลการจำลองโดยโปรแกรมมินิมอส (-) สำหรับทรานซิสเตอร์ที่ยังไม่มีสถานะที่ผิวต่อ (Fresh device)



รูปที่ 4.1 ผลการจำลองการนำกระแสเดรนของทรานซิสเตอร์ด้วยแบบจำลองที่พัฒนาขึ้นเทียบกับผลการจำลองโดยโปรแกรมมินิมอส ในทรานซิสเตอร์ที่ยังไม่มีสถานะที่ผิวต่อเกิดขึ้น (Fresh device)

ตารางที่ 4.1 ค่าพารามิเตอร์ที่ใช้ในการจำลองในทรานซิสเตอร์ที่ยังไม่มีสถานะที่ผิวต่อ

พารามิเตอร์	ค่า
μ_0 (cm ² /Vs)	592.69
v_{sat} (cm/s)	8.22×10^6
θ (V ⁻¹)	0.11
$a0$	0.72
ζ	2.32
N_a (cm ⁻³)	4.06×10^{16}
R_s (Ω)	30.92

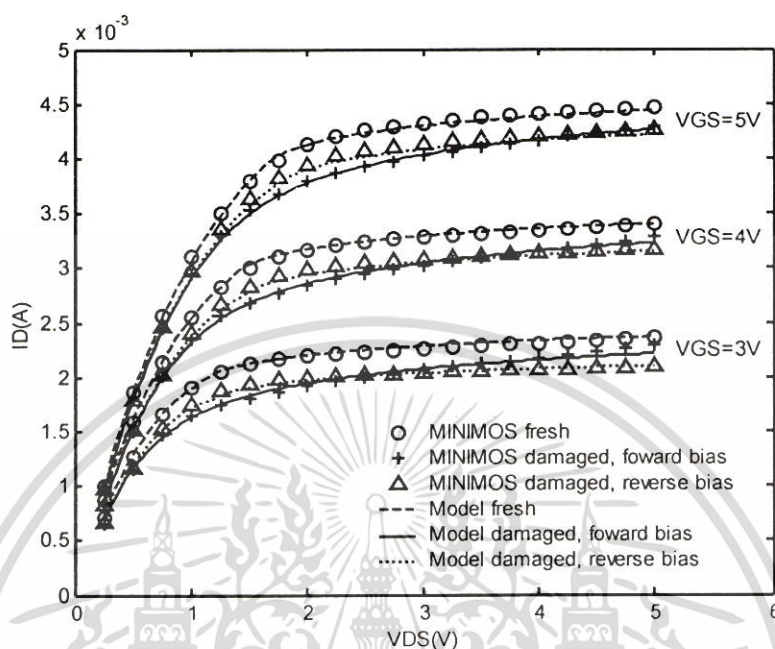


รูปที่ 4.2 ความสัมพันธ์ระหว่างกระแสแตรนและความต่างศักย์เกตของทรานซิสเตอร์ที่ได้จากแบบจำลองที่พัฒนาขึ้นเปรียบเทียบกับผลการจำลองจากโปรแกรมมินิมอส

4.1.1.2 การหาค่าพารามิเตอร์ของแบบจำลองส่วนที่เกี่ยวข้องกับสถานะที่ผิวต่อ

การหาค่าพารามิเตอร์ที่เกี่ยวข้องกับสถานะที่ผิวต่อ ทำได้โดยการนำผลการนำกระแสของทรานซิสเตอร์ที่ได้จากแบบจำลองที่พัฒนาขึ้น ไปเทียบกับผลการจำลองการนำกระแสของทรานซิสเตอร์ที่ได้จากโปรแกรมมินิมอส แล้วทำการปรับค่าพารามิเตอร์ที่เกี่ยวข้องกับสถานะที่ผิวต่อ จนทำให้ผลที่ได้จากแบบจำลองที่พัฒนาขึ้น มีค่าสอดคล้องกับผลจากโปรแกรมมินิมอส ทรานซิสเตอร์ที่ใช้เป็นทรานซิสเตอร์ที่มีสถานะที่ผิวต่อเกิดขึ้น โดยการไบอัสในสภาวะกีดกันเมื่อป้อน $V_{GS} = 2.5$ V และ $V_{DS} = 5$ V เป็นเวลา 1.0×10^7 วินาที ที่สภาวะนี้กระแสแตรนเอกสาร์นี้เป็นเอกสาร์ที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และความเข้มสนามไฟฟ้าสูงสุดมีค่าเท่ากับ 1.83 mA และ 9.11×10^7 V/cm ตามลำดับ ตารางที่ 4.2 สรุปค่าพารามิเตอร์ที่เกี่ยวข้องกับสถานะที่ผิวต่อ ที่ใช้กับแบบจำลอง

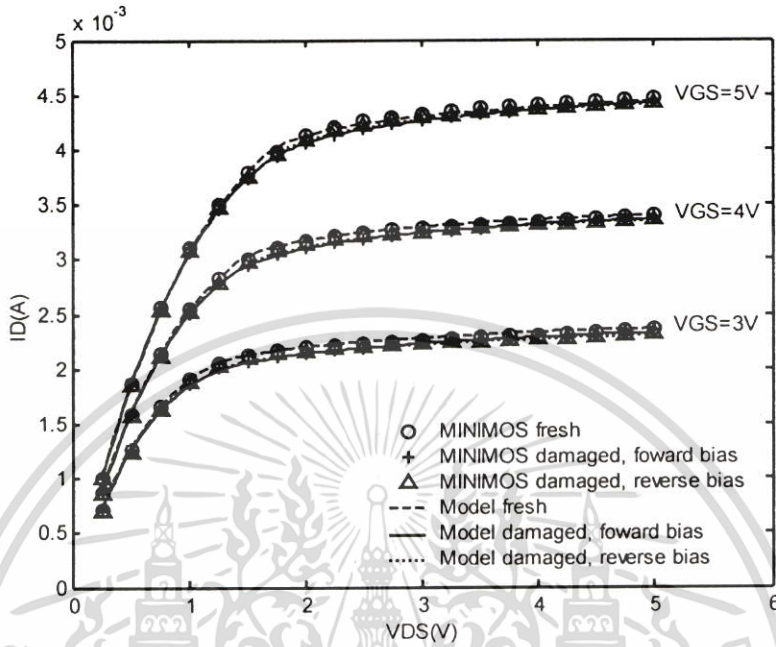


รูปที่ 4.3 ผลการจำลองการนำกระแสทรานซิสเตอร์ด้วยแบบจำลองที่พัฒนาขึ้นเทียบกับผลการจำลองโดยโปรแกรมมินิมอสสำหรับทรานซิสเตอร์ที่ผ่านการไบอัสในสภาวะกีดกันเป็นเวลา 1.0×10^5 วินาที

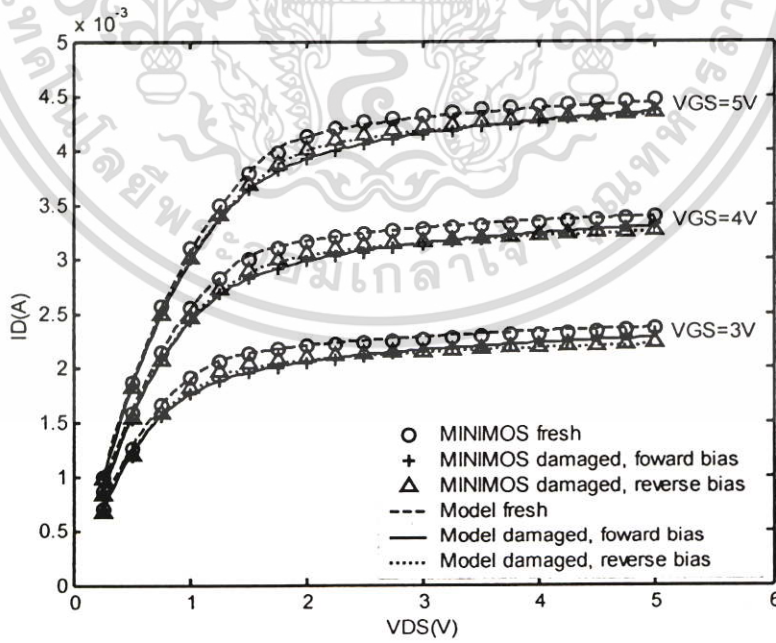
รูปที่ 4.3 แสดงผลการจำลองด้วยแบบจำลองที่พัฒนาขึ้นเทียบกับผลการจำลองที่ได้จากโปรแกรมมินิมอส เมื่อทรานซิสเตอร์ถูกไบอัสในสภาวะกีดกันเป็นเวลา 1.0×10^5 วินาที จุดกลม สามเหลี่ยม และเครื่องหมายบวกแทนผลการจำลองโดยโปรแกรมมินิมอส เมื่อทรานซิสเตอร์ไม่มีสถานะที่ผิวต่อ มีสถานะที่ผิวต่อที่ขั้วตรง (ไบอัสตรง) และเมื่อมีสถานะที่ผิวต่อที่ขั้วตรง (ไบอัสย้อนกลับ) ตามลำดับ เส้นประ เส้นทึบ และเส้นไข่ปลาแทนผลการจำลองโดยแบบจำลองที่พัฒนาขึ้นเมื่อทรานซิสเตอร์ไม่มีสถานะที่ผิวต่อ มีสถานะที่ผิวต่อที่ขั้วตรง (ไบอัสตรง) และเมื่อมีสถานะที่ผิวต่อที่ขั้วตรง (ไบอัสย้อนกลับ) ตามลำดับ จากผลการทดสอบ จะเห็นว่า ผลการจำลองด้วยแบบจำลองที่พัฒนาขึ้นมีความสอดคล้องและให้ค่าที่ใกล้เคียงกับผลการจำลองจากโปรแกรมมินิมอส

รูปที่ 4.4 และรูปที่ 4.5 แสดงผลการจำลองการนำกระแสของทรานซิสเตอร์ เมื่อทรานซิสเตอร์ผ่านการไบอัสในสภาวะกีดกันเป็นระยะเวลา 1.0×10^4 วินาที และ 5.0×10^4 วินาที ตามลำดับ ค่าพารามิเตอร์ η_1 , K และ γ_d ที่ใช้ในการจำลองเป็นค่าเดียวกันกับทรานซิสเตอร์ที่ผ่าน

การไบอัสในสภาวะกดดันเป็นเวลา 1.0×10^5 วินาที ดังแสดงในตารางที่ 4.2 N_{it0} ซึ่งเป็นค่าปรับแต่งที่ขึ้นอยู่กับเวลาที่ทรานซิสเตอร์ได้รับสภาวะกดดัน ถูกแสดงไว้ในตารางที่ 4.3



รูปที่ 4.4 ผลการจำลองการนำกระแสเดรนของทรานซิสเตอร์ด้วยแบบจำลองที่พัฒนาขึ้นเทียบกับผลการจำลองโดยโปรแกรมมินิมอส ในสภาวะกดดันเป็นเวลา 1.0×10^5 วินาที



รูปที่ 4.5 ผลการจำลองด้วยแบบจำลองที่พัฒนาขึ้นเทียบกับผลการจำลองโดยโปรแกรมมินิมอส สำหรับทรานซิสเตอร์ที่ผ่านการไบอัสในสภาวะกดดันเป็นเวลา 5.0×10^4 วินาที

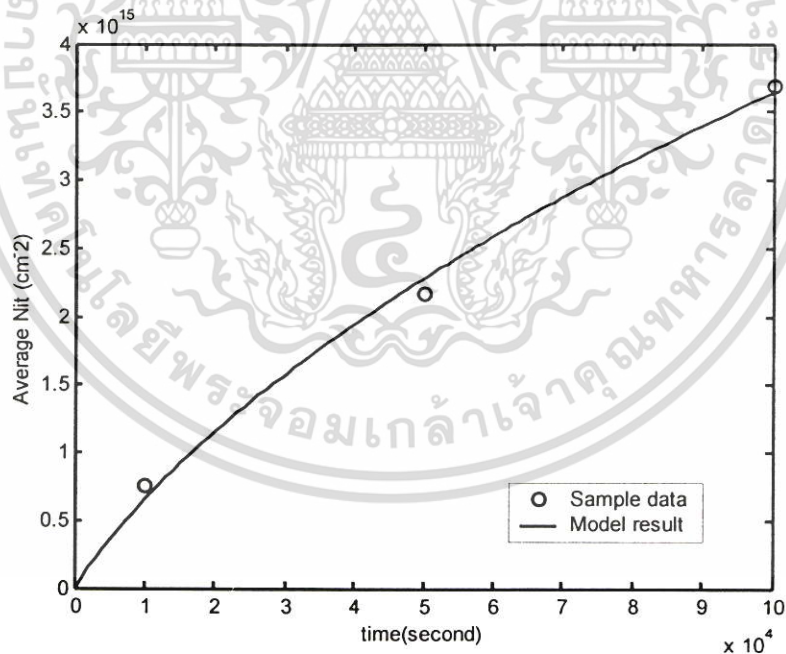
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.2 ค่าพารามิเตอร์ที่ใช้ในการจำลองในทรานซิสเตอร์ที่ผ่านการไบอัสในสภาวะกีดกัน เป็นเวลา 1.0×10^5 วินาที

พารามิเตอร์	ค่า
η_1	0.90
K (cm ²)	1.03×10^{-13}
N_{ud0} (cm ⁻²)	2.97×10^{12}
γ_d (cm)	6.09×10^{-6}

4.1.1.3 การหาค่าพารามิเตอร์ของแบบจำลองการเกิดขึ้นของสถานะที่ผิวต่อ

การจำลองการเกิดขึ้นของสถานะที่ผิวต่อในวิทยานิพนธ์ฉบับนี้ใช้สมการที่ (3.24) ซึ่งเป็นสมการที่ได้รับการยอมรับอย่างแพร่หลาย ค่าพารามิเตอร์ที่ใช้ในสมการที่ (3.24) คือ α และ β โดยค่าพารามิเตอร์ทั้งสองนี้ สามารถหาได้โดยการปรับค่าทั้งสอง จนสอดคล้องกับ \bar{N}_{it} ซึ่งทราบค่าอยู่ก่อนแล้ว ค่า \bar{N}_{it} ที่ทราบค่านี้สามารถคำนวณจากค่า N_{ud0} โดยใช้สมการที่ (3.25) ตารางที่ 4.3 แสดงผลการคำนวณของค่า \bar{N}_{it}



รูปที่ 4.6 ผลการจำลองการเกิดขึ้นของสถานะที่ผิวต่อ (\bar{N}_{it}) โดยใช้สมการที่ (3.24) เปรียบเทียบกับข้อมูลที่ได้จากการคำนวณ โดยใช้สมการที่ (3.25)

จากการปรับแต่งค่าพารามิเตอร์ พบว่า α และ β มีค่าเท่ากับ 7.22×10^{10} และ 3.26×10^{-12} cm² ตามลำดับ รูปที่ 4.6 แสดงการเปรียบเทียบค่า \bar{N}_{it} ที่คำนวณได้จากสมการที่ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(3.25) กับผลการจำลองการเกิดขึ้นของสถานะที่ผิวต่อเฉลี่ย (\bar{N}_{it}) เมื่อทรานซิสเตอร์ถูกไบอัสในสถานะกีดกันที่ $V_{GS} = 2.5 \text{ V}$ และ $V_{DS} = 5 \text{ V}$ ในช่วงเวลาต่าง ๆ

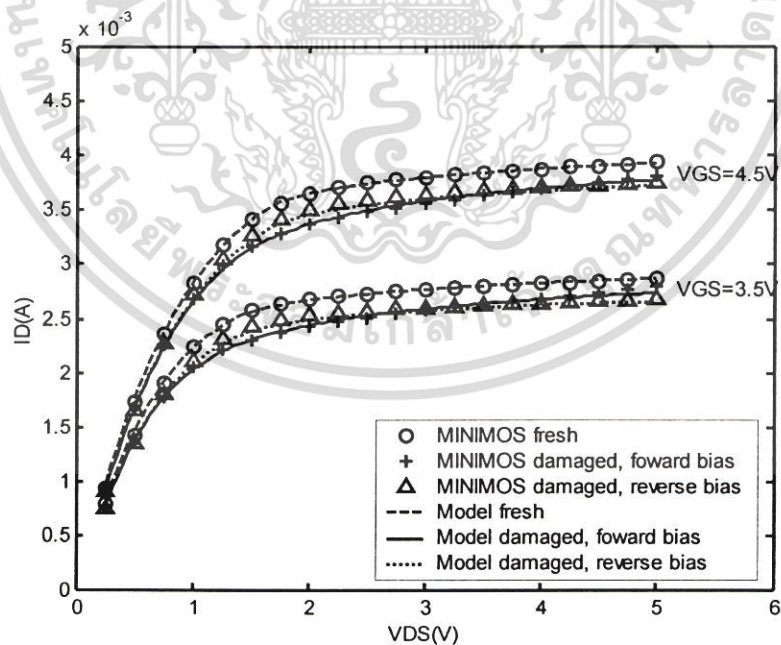
จากรูปที่ 4.6 จะเห็นว่าการจำลองการเกิดขึ้นของสถานะที่ผิวต่อโดยใช้สมการที่ (3.24) ให้ผลที่สอดคล้องกับข้อมูลที่ได้จากสมการที่ (3.25)

ตารางที่ 4.3 ค่า N_{it0} ที่ได้จากการปรับแต่งและผลการคำนวณค่า \bar{N}_{it}

ช่วงเวลาในการกีดกันทรานซิสเตอร์ (s)	$N_{it0} (\text{cm}^{-2})$	$\bar{N}_{it} (\text{cm}^{-2})$
1.0×10^4	6.10×10^{11}	7.58×10^{10}
5.0×10^4	1.75×10^{12}	2.18×10^{11}
1.0×10^5	2.97×10^{12}	3.69×10^{11}

4.1.1.4 การจำลองทรานซิสเตอร์เมื่อไบอัสทรานซิสเตอร์ในสถานะที่ไม่ได้ใช้ในการปรับแต่งค่าพารามิเตอร์

ผลการจำลองในรูปที่ 4.1 – 4.6 เป็นผลการจำลองในสถานะเดียวกับข้อมูลที่ใช้ในการปรับแต่งค่าพารามิเตอร์ การทดลองในหัวข้อนี้เป็นการจำลองการทำงานของทรานซิสเตอร์ใน



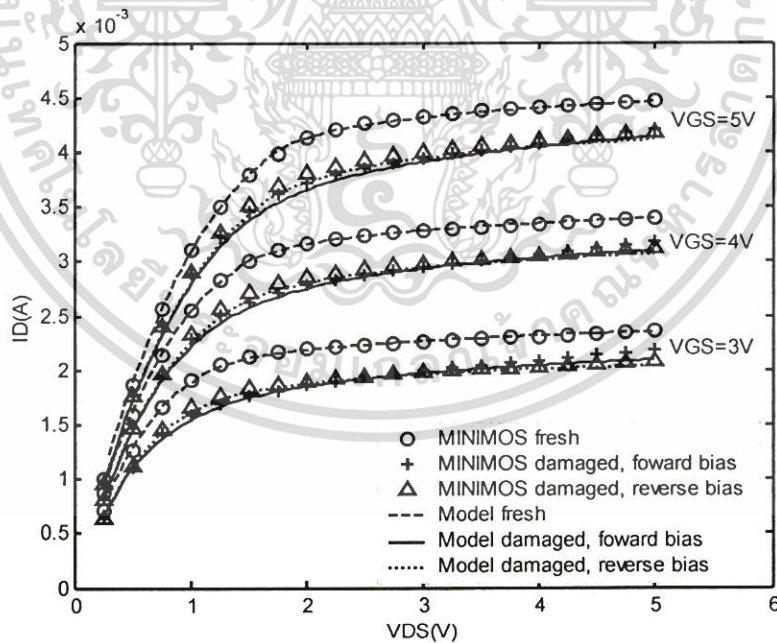
รูปที่ 4.7 ผลการจำลองด้วยแบบจำลองที่พัฒนาขึ้นเทียบกับผลการจำลองโดยโปรแกรมมินิมอสในทรานซิสเตอร์ที่ผ่านการกีดกันที่ $V_{GS} = 2.5 \text{ V}$ และ $V_{DS} = 5 \text{ V}$ เป็นเวลา 8.0×10^4 วินาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สถานะที่ไม่ได้ใช้ในการปรับแต่งค่าพารามิเตอร์ การทดลองนี้เป็นการจำลองทรานซิสเตอร์ที่ผ่านการไบอัสในสภาวะกคตันที่ $V_{GS} = 2.5 \text{ V}$ และ $V_{DS} = 5 \text{ V}$ เป็นเวลา 8.0×10^4 วินาที ความหนาแน่นของสถานะที่ผิวต่อเฉลี่ยที่คำนวณจากแบบจำลองเมื่อถูกไบอัสในสภาวะกคตันเป็นเวลา 8.0×10^4 วินาที มีค่าเท่ากับ $3.16 \times 10^{11} \text{ cm}^{-2}$ ส่งผลให้พารามิเตอร์ N_{it0} มีค่าเท่ากับ $2.54 \times 10^{12} \text{ cm}^{-2}$ รูปที่ 4.7 แสดงผลการจำลองโดยใช้แบบจำลองที่พัฒนาขึ้น โดยใช้ค่า N_{it0} ดังกล่าวเปรียบเทียบกับผลการจำลองโดยมินิมอส จะเห็นได้ว่าผลที่ได้ทั้งสองมีความสอดคล้องกัน

4.1.1.5 การจำลองทรานซิสเตอร์ที่มีสถานะที่ผิวต่อที่ขั้วซอสและขั้วเดรน

การทดลองนี้เป็นการจำลองทรานซิสเตอร์ที่ถูกไบอัสในสภาวะกคตันจนมีสถานะที่ผิวต่อเกิดขึ้นที่ขั้วซอสและขั้วเดรน การไบอัสในสภาวะกคตันใช้ $V_{GS} = 2.5 \text{ V}$ และ $V_{DS} = 5 \text{ V}$ เป็นเวลา 1.0×10^5 วินาที จากนั้นสลับขั้วซอสและขั้วเดรนแล้วกคตันทรานซิสเตอร์ด้วย $V_{GS} = 2.5 \text{ V}$ และ $V_{DS} = 5 \text{ V}$ เป็นเวลาอีก 5.0×10^4 วินาที เรียกการไบอัสครั้งแรกว่าการไบอัสตรง และเรียกการไบอัสครั้งหลังว่าการไบอัสย้อนกลับ การคำนวณหาสถานะที่ผิวต่อคำนวณได้จากสมการที่ (3.24) โดยใช้ค่าพารามิเตอร์ที่ได้จากการปรับแต่ง ความเข้มสนามไฟฟ้าสูงสุด และ กระแสไฟฟ้าที่คำนวณได้จากการไบอัสตรง มีค่าเท่ากับ $9.10 \times 10^5 \text{ V/cm}$ และ $1.83 \times 10^{-3} \text{ A}$ ตามลำดับ ความหนาแน่นของสถานะที่ผิวต่อสูงสุดที่ขั้วเดรนเมื่อผ่านการกคตันครั้งแรกมีค่าเท่ากับ $2.94 \times 10^{12} \text{ cm}^{-2}$

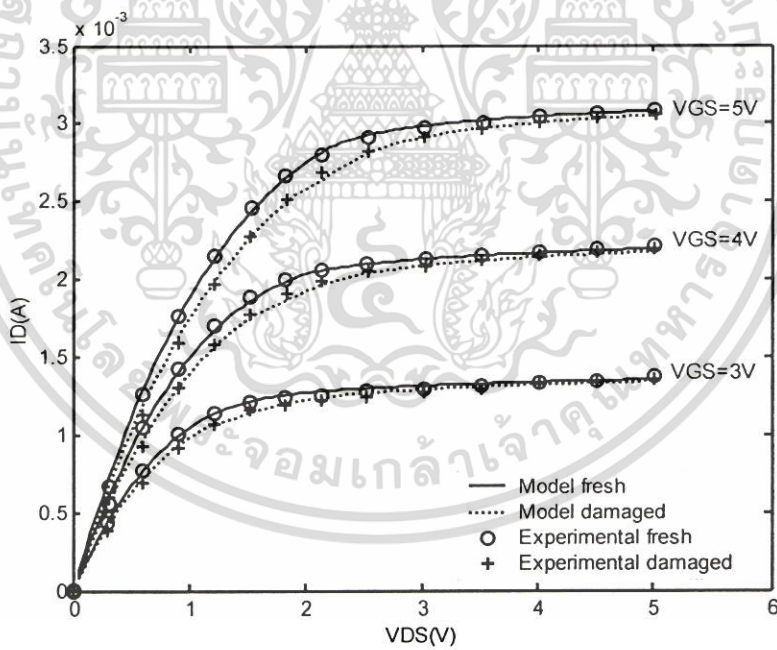


รูปที่ 4.8 ผลของแบบจำลองที่พัฒนาขึ้นเทียบกับผลจากโปรแกรมมินิมอสสำหรับทรานซิสเตอร์ที่ผ่านสภาวะกคตันแบบไบอัสตรงและไบอัสย้อนกลับ จนกระทั่งมีสถานะที่ผิวต่อเกิดขึ้นที่ขั้วซอสและขั้วเดรน

การไบอัสในสภาวะกีดกันแบบไบอัสย้อนกลับเป็นการไบอัสหลังจากมีสถานะที่ผิวต่อเกิดขึ้น เนื่องจากการไบอัสตรง ค่าสนามไฟฟ้าสูงสุดและกระแสไฟฟ้าที่คำนวณได้ที่รวมผลของสถานะที่ผิวต่อเนื่องสภาวะกีดกันแบบไบอัสตรงมีค่าเท่ากับ 8.85×10^5 V/cm และ 1.58×10^{-3} A ตามลำดับ ความหนาแน่นของสถานะที่ผิวต่อสูงสุดที่ชั่วขณะหลังจากทรานซิสเตอร์ผ่านการไบอัสย้อนกลับอีก 5.0×10^4 วินาที มีค่าเท่ากับ 1.47×10^{12} cm⁻² รูปที่ 4.8 แสดงผลการจำลองจากแบบจำลองที่พัฒนาขึ้น โดยใช้ความหนาแน่นของสถานะที่ผิวต่อที่คำนวณได้ จากรูปที่ 4.8 จะเห็นว่า ผลการจำลองจากแบบจำลองที่พัฒนาขึ้นมีค่าสอดคล้องกับผลการจำลองโดยโปรแกรมมินิมอสไปเชิงคุณภาพ แต่ในเชิงปริมาณผลจากแบบจำลองที่พัฒนาขึ้นแสดงถึงกระแสที่ลดลงอันเป็นผลมาจากสถานะที่ผิวต่อ มากกว่าผลที่ได้จากโปรแกรมมินิมอส

สาเหตุที่ทำให้แบบจำลองให้ผลการจำลองที่คลาดเคลื่อนไปจากผลการจำลองโดยโปรแกรมมินิมอสน่าจะมีสาเหตุมาจากความไม่แม่นยำของแบบจำลองที่ใช้ทำนายการเกิดขึ้นของสถานะที่ผิวต่อหลังจากมีสถานะที่ผิวต่อปรากฏอยู่ด้านชั่วขณะแล้ว

4.1.2 ผลการจำลองเทียบกับผลการทดลองที่ได้รับการตีพิมพ์



รูปที่ 4.9 ความสัมพันธ์ระหว่างกระแสเดรนและความต่างศักย์เดรนซอสของเอ็นมอสทรานซิสเตอร์ ก่อนและหลังได้รับความเสียหายจากพายุร้อน ผลการทดลองโดย Liblebici et al.[18] เทียบกับผลการจำลองด้วยแบบจำลองที่พัฒนาขึ้น

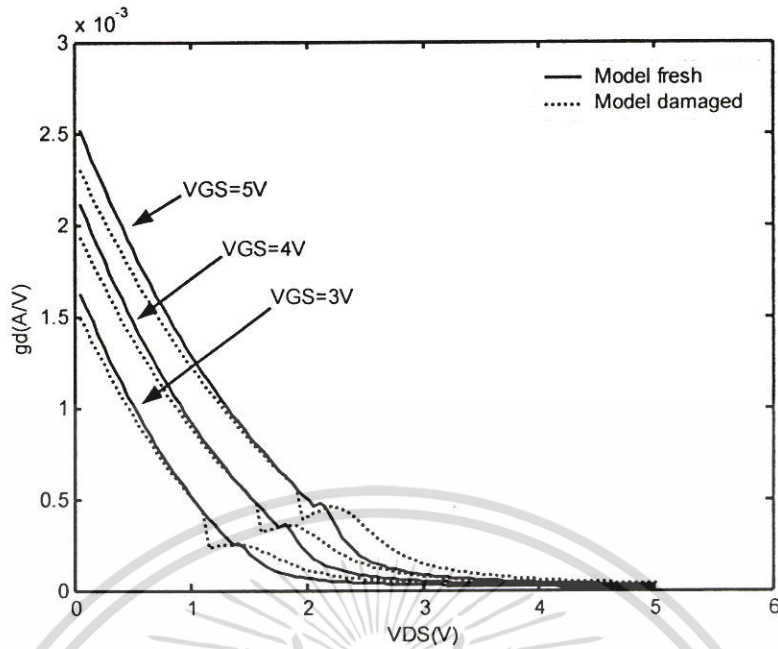
รูปที่ 4.9 เปรียบเทียบกราฟความสัมพันธ์ระหว่างกระแสเดรนและความต่างศักย์เดรนซอส ที่ได้จากการทดลองจริงโดย Liblebici et al.[18] กับผลการคำนวณจากแบบจำลองที่ได้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พัฒนาขึ้น จากรูปแสดงให้เห็นว่าผลการคำนวณจากแบบจำลองสอดคล้องกับผลการทดลอง จุดกลมและเครื่องหมายบวกแทนผลการทดลอง โดยจุดกลมและเครื่องหมายบวกแทนกระแสของทรานซิสเตอร์ก่อนและหลังได้รับความเสียหายจากพาหะร้อนตามลำดับ เส้นทึบและเส้นประแทนผลที่ได้จากแบบจำลองที่พัฒนาขึ้น เส้นทึบแทนผลการจำลองของทรานซิสเตอร์ก่อนได้รับความเสียหาย และเส้นประแทนผลการจำลองของทรานซิสเตอร์หลังได้รับความเสียหายจากพาหะร้อน เอ็นมอสทรานซิสเตอร์ที่ใช้ในการทดลองดังกล่าว มีพารามิเตอร์ที่สำคัญดังต่อไปนี้ $W=10\ \mu\text{m}$, $L=1.0\ \mu\text{m}$, $t_{ox}=20\ \text{nm}$ การกวดันทรานซิสเตอร์ใช้แรงดันเดรนและเกตมีค่าเท่ากับ $V_D=2.6\ \text{V}$, $V_G=6.5\ \text{V}$ โดยการกวดันใช้เวลาเท่ากับ 423 ชั่วโมง ตารางที่ 4.4 แสดงค่าพารามิเตอร์ปรับแต่ง

ตารางที่ 4.4 ค่าพารามิเตอร์ปรับแต่งที่ใช้ในการจำลอง

พารามิเตอร์	ค่า
μ_0 (cm ² /Vs)	586.39
v_{sat} (cm/s)	7.45×10^6
θ (V ⁻¹)	0.09
a_0	0.52
ζ	2.89
N_a (cm ⁻³)	5.07×10^{16}
R_s (Ω)	27.98
η_1	1.0
K (cm ²)	3.69×10^{12}
N_{ind0} (cm ⁻²)	4.47×10^{11}
γ_d (cm)	5.66×10^{-6}

รูปที่ 4.10 ผลการจำลองแสดงความสัมพันธ์ระหว่างความนำของทรานซิสเตอร์ (g_d) และความต่างศักย์เดรนซอส ผลการจำลองนี้เป็นของทรานซิสเตอร์ตัวเดียวกับที่ใช้ในการจำลองในรูปที่ 4.9 จากรูปที่ 4.10 จะเห็นว่าความนำของทรานซิสเตอร์ที่ได้จากแบบจำลองในย่านเชิงเส้นและในย่านอิมิตัว มีค่าไม่เท่ากันที่ความต่างศักย์เดรนซอสมีค่าเท่ากับค่าความต่างศักย์อิมิตัว สาเหตุดังกล่าวเป็นผลมาจากกระแสเดรนที่ไม่ต่อเนื่องที่จุดเปลี่ยนย่านการทำงานจากย่านเชิงเส้น ไปเป็นย่านอิมิตัว ตารางที่ 4.5 แสดงค่า V_{DSAT} ที่ V_{GS} ค่าต่าง ๆ



รูปที่ 4.10 ผลการจำลองความสัมพันธ์ระหว่างค่าความนำและความต่างศักย์เดรนซอสของเอ็นมอสทรานซิสเตอร์ก่อนและหลังได้รับความเสียหายจากพายุร้อน

ตารางที่ 4.5 ค่าความต่างศักย์อิมิตัว (V_{DSAT}) ของทรานซิสเตอร์ที่ใช้จำลองแบบในรูป 4.9

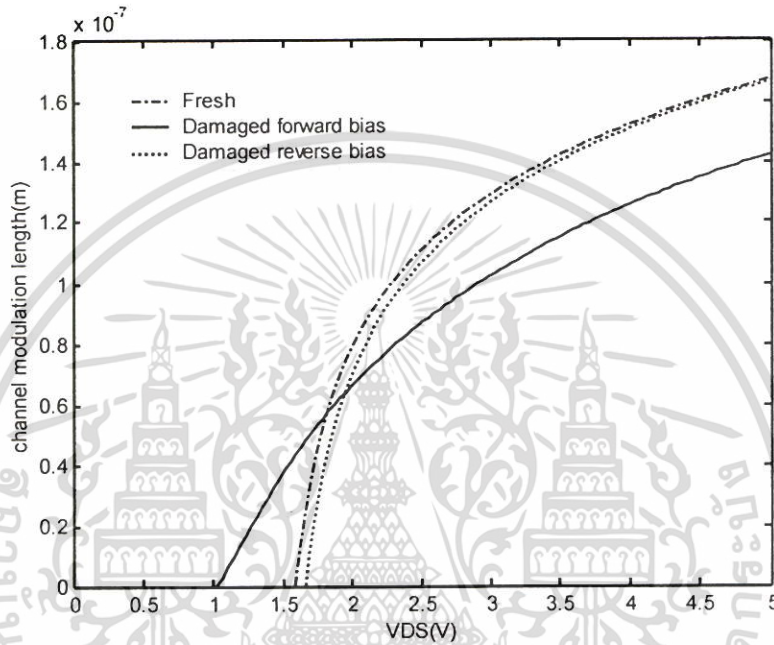
V_{GS} (V)	V_{DSAT} ก่อนมีสถานะที่ผิวต่อ (V)	V_{DSAT} หลังจากมีสถานะที่ผิวต่อ (V)
3	1.37	1.10
4	1.76	1.52
5	2.10	1.90

4.2 การวิเคราะห์การทำงานของแบบจำลอง

รูปที่ 4.11 แสดงความสัมพันธ์ ระหว่างระยะเซนแนลมอดคูเลชัน L_d กับ ความต่างศักย์เดรนซอส (V_{DS}) ที่ได้แบบจำลองที่พัฒนาขึ้น โดยความสัมพันธ์ดังกล่าวจะถูกเปรียบเทียบกันระหว่างทรานซิสเตอร์ก่อนและหลังจากมีสถานะที่ผิวต่อเกิดขึ้นที่ขั้วเดรน ทรานซิสเตอร์ที่ใช้ในการจำลองเป็นทรานซิสเตอร์ที่ผ่านการไบอัสในสภาวะกคคคคที่ขั้วเดรนเป็นเวลา 1.0×10^5 วินาที เส้นประจุดแทนระยะเซนแนลมอดคูเลชันในทรานซิสเตอร์ที่ยังไม่มีสถานะที่ผิวต่อ เส้นทึบและเส้นประแทนระยะเซนแนลมอดคูเลชันในทรานซิสเตอร์ที่มีสถานะที่ผิวต่อเกิดขึ้นที่ขั้วเดรนเมื่อไบอัสแบบตรงและไบอัสแบบย้อนกลับตามลำดับ จากรูปแสดงให้เห็นว่าเมื่อไบอัสทรานซิสเตอร์ที่มีสถานะที่ผิวต่อแล้วแบบไบอัสตรง ทรานซิสเตอร์เริ่มเข้าสู่การทำงานในย่านอิมิตัวที่ V_{DS} มีต่ำกว่าทรานซิสเตอร์ที่ไม่มีสถานะที่ผิวต่อ สาเหตุที่ทำให้ทรานซิสเตอร์ที่มีสถานะที่ผิวต่อเข้าสู่การ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำงานในย่านการทำงานอิมิต์วที่ V_{DS} ต่ำกว่า มีสาเหตุมาจากสถานะที่ผิวต่อทำให้อิเล็กตรอนในช่องนำกระแสบริเวณใกล้ขั้วเดรนมีจำนวนลดลง การลดลงของอิเล็กตรอนทำให้ช่องนำกระแสบริเวณนี้มีความต้านทานมากกว่าในทรานซิสเตอร์ที่ยังไม่มีสถานะที่ผิวต่อ ความต้านทานที่สูงขึ้นนี้เป็นสาเหตุให้สนามไฟฟ้าในแนวนานกับช่องนำกระแสมีค่าสูงขึ้นและทำให้อิเล็กตรอนมีความเร็วอิมิต์วที่ V_{DS} ต่ำลง

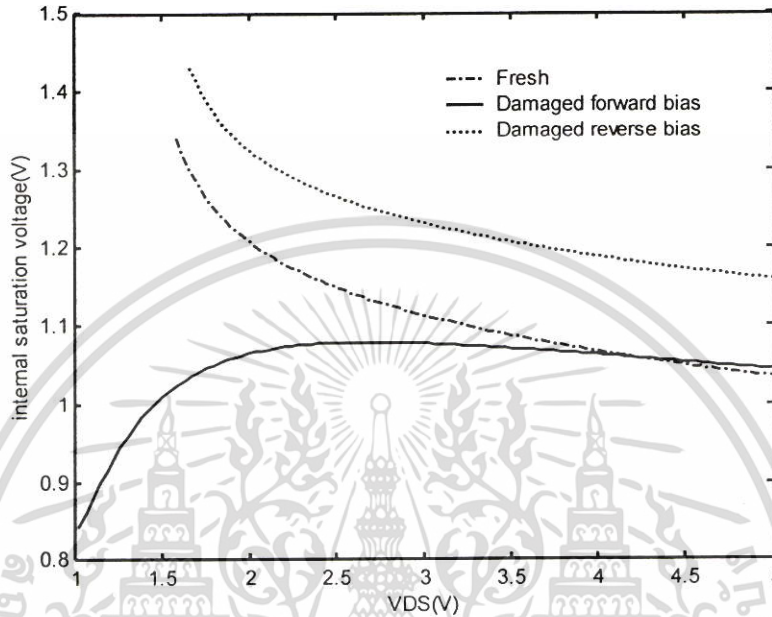


รูปที่ 4.11 ความสัมพันธ์ระหว่างระยะแชนแนลโมดูเลชัน (l_d) และความต่างศักย์เดรนซอส (V_{DS}) ที่ $V_{GS} = 5V$ ของทรานซิสเตอร์ก่อนและหลังจากมีสถานะที่ผิวต่อเกิดขึ้น

เมื่ออิเล็กตรอนภายในช่องนำกระแสเคลื่อนที่ผ่านบริเวณที่มีสถานะที่ผิวต่อ อิเล็กตรอนจะเกิดการกระเจิง (scattering) เนื่องจากผลของประจุของสถานะที่ผิวต่อ การกระเจิงนี้ทำให้สภาพคล่องของอิเล็กตรอนมีค่าต่ำลง สภาพคล่องของอิเล็กตรอนในช่องนำกระแสที่มีค่าต่ำลงเป็นสาเหตุให้ต้องใช้ V_{DS} ที่สูงขึ้นเพื่อทำให้อิเล็กตรอนพาหะมีความเร็วอิมิต์ว ดังนั้นผลของสถานะที่ผิวต่อที่มีต่อการสะสมอิเล็กตรอนในช่องนำกระแส และต่อสภาพคล่องของอิเล็กตรอนส่งผลต่อการทำงานของทรานซิสเตอร์ในทิศทางตรงข้ามกัน กล่าวคือผลของสถานะที่ผิวต่อทำให้ประจุในช่องนำกระแสลดลง ทรานซิสเตอร์จะเข้าสู่การทำงานในย่านอิมิต์วที่ V_{DS} ต่ำลง แต่ผลของสถานะที่ผิวต่อที่ทำให้อิเล็กตรอนมีสภาพคล่องต่ำลงทำให้ทรานซิสเตอร์เข้าสู่การทำงานในย่านอิมิต์วที่ V_{DS} สูงขึ้น ดังนั้นพฤติกรรมของทรานซิสเตอร์จึงขึ้นอยู่กับว่า ขณะนั้นผลของปรากฏการณ์ใดมีอิทธิพลมากกว่า จากรูปที่ 4.11 จะเห็นว่าเมื่อ V_{DS} มีค่าน้อย ผลของสถานะที่ผิวต่อทำให้ประจุในช่องนำกระแสลดลงมีอิทธิพลมากกว่า ดังนั้นทรานซิสเตอร์จึงเข้าสู่การทำงานในย่านอิมิต์วที่ V_{DS}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

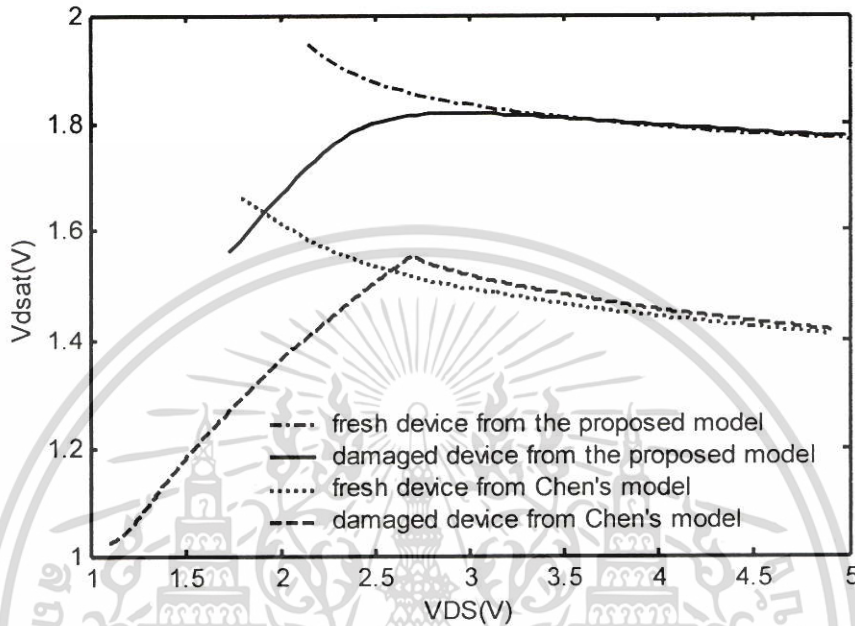
ต่ำกว่าทรานซิสเตอร์ที่ไม่มีสถานะที่ผิวต่อ เมื่อ V_{DS} มีค่าสูงขึ้นผลของสถานะที่ผิวต่อที่ทำให้ อิเล็กตรอนพาหะมีสภาพคล่องต่ำลงเริ่มมีอิทธิพลมากขึ้นทำให้ระยะ l_d ในทรานซิสเตอร์ที่มีสถานะที่ผิวต่อสั้นกว่าในทรานซิสเตอร์ที่ไม่มีสถานะที่ผิวที่ V_{DS} เดียวกัน



รูปที่ 4.12 ค่าความต่างศักย์อิมิตัวภายในที่เกิด ณ จุดอิมิตัวในลักษณะที่เป็นฟังก์ชันกับความต่าง ศักย์เกรนซอสก่อนและหลังจากมีสถานะผิวต่อเกิดขึ้นเมื่อไบอัสตรงและไบอัสย้อนกลับ

รูปที่ 4.12 แสดงค่าความต่างศักย์อิมิตัวภายในที่เกิด ณ จุดอิมิตัวในลักษณะที่เป็นฟังก์ชัน กับความต่างศักย์เกรนซอส เส้นประจุดแทนความต่างศักย์อิมิตัวในทรานซิสเตอร์ที่ไม่มีสถานะที่ ผิวต่อ เส้นทึบและเส้นประแทนค่าความต่างศักย์อิมิตัวในทรานซิสเตอร์ที่มีสถานะที่ผิวต่อเมื่อ ไบอัสตรงและไบอัสย้อนกลับตามลำดับ จากรูปแสดงให้เห็นว่าเมื่อไบอัสทรานซิสเตอร์ที่มีสถานะ ที่ผิวต่อเกิดขึ้นแล้วแบบย้อนกลับ ความต่างศักย์อิมิตัวจะมีค่าสูงกว่าในทรานซิสเตอร์ที่ไม่มีสถานะ ที่ผิวต่อ สาเหตุดังกล่าวมาจาก สถานะที่ผิวต่อที่ปลายช่องนำกระแสฝั่งซอสนี้ส่งผลต่อการ นำกระแสของทรานซิสเตอร์โดยทำให้อิเล็กตรอนมีสภาพคล่องลดลง สภาพคล่องที่ลดลงทำให้ ความต่างศักย์ตกคร่อมบริเวณใกล้ขั้วซอสมากขึ้นจึงทำให้ความต่างศักย์ ณ จุดอิมิตัวมีค่าสูงกว่าใน ทรานซิสเตอร์ที่ไม่มีสถานะที่ผิวต่อ เมื่อไบอัสทรานซิสเตอร์ที่มีสถานะที่ผิวต่อแบบไบอัสตรง สถานะที่ผิวต่อจะทำให้ V_{DSAT} มีค่าต่ำกว่าทรานซิสเตอร์ที่ไม่มีสถานะที่ผิวต่อที่ V_{DS} น้อย แต่เมื่อ V_{DS} มีค่าสูงขึ้น ระยะ l_d ก็จะมีค่ามากขึ้น ผลของสถานะที่ผิวต่อที่มีต่อการสะสมประจุ ณ จุด อิมิตัวจะมีค่าลดลงเนื่องจาก ความหนาแน่นของสถานะที่ผิวต่อมีค่าแปรผกผันกับ l_d ดังนั้นเมื่อ V_{DS} มีค่าสูงขึ้น ค่า V_{DSAT} จะมีค่าเข้าใกล้ค่า V_{DSAT} ในทรานซิสเตอร์ที่ไม่มีสถานะที่ผิวต่อ ด้วย เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เหตุนี้ เมื่อไบอัสทรานซิสเตอร์ที่มีสถานะที่ผิวแบบไบอัสตรงที่ V_{DS} มีค่าสูง ก็จะทำให้กระแสทรานซิสเตอร์มีค่าเข้าใกล้ค่าที่ได้จากทรานซิสเตอร์ที่ไม่มีสถานะที่ผิวต่อดังแสดงในผลการทดลองหัวข้อที่ผ่านมา



รูปที่ 4.13 กราฟเปรียบเทียบความสัมพันธ์ระหว่างความต่างศักย์อิมิต์ภายในทรานซิสเตอร์และความต่างศักย์เดรนซอส ที่ได้จากจากแบบจำลองของ Chen et al.[7] และแบบจำลองที่พัฒนาขึ้น

รูปที่ 4.13 แสดงกราฟเปรียบเทียบความสัมพันธ์ระหว่างความต่างศักย์อิมิต์ภายในทรานซิสเตอร์และความต่างศักย์เดรนซอส ที่ได้จากจากแบบจำลองของ Chen et al.[7] และแบบจำลองที่พัฒนาขึ้น ทรานซิสเตอร์ที่ใช้ในการคำนวณเป็นทรานซิสเตอร์ที่ใช้ในการจำลองในหัวข้อ 4.1.2 จากรูปแสดงให้เห็นว่าแบบจำลองที่พัฒนาขึ้นให้ค่าความต่างศักย์อิมิต์ที่มีความต่อเนื่อง ในขณะที่แบบจำลองของ Chen et al.[7] ให้ค่าที่ไม่ต่อเนื่อง ความไม่ต่อเนื่องนี้เกิดขึ้นเนื่องจากการใช้สมการการกระจายตัวของสถานะที่ผิวต่อที่ไม่ต่อเนื่องซึ่งจะส่งผลกระทบต่อความต่อเนื่องของกระแสทรานซิสเตอร์ อย่างไรก็ตามความไม่ต่อเนื่องนี้ไม่ปรากฏในแบบจำลองที่พัฒนาขึ้นเนื่องจากแบบจำลองที่พัฒนาขึ้นใช้ฟังก์ชันการกระจายตัวของสถานะที่ผิวต่อเพียงฟังก์ชันเดียว ที่มีค่าต่อเนื่องตลอดความยาวช่องนำกระแส

4.3 สรุปผลการทดลอง

จากการทดลองแสดงให้เห็นว่าแบบจำลองที่พัฒนาขึ้นให้ผลการจำลองการนำกระแสความร้อนได้อย่างถูกต้องสอดคล้องกับผลการทดลองที่ได้จากทรานซิสเตอร์ นอกจากนี้แบบจำลองยังให้ผลการจำลองที่สอดคล้องกับผลการจำลองโดย โปรแกรมมินิมอส ทั้งจากการไบอัสแบบตรงและการไบอัสแบบย้อนกลับ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผลการวิจัยและข้อเสนอแนะ

5.1 สรุปผลการวิจัย

วิทยานิพนธ์ฉบับนี้นำเสนอแบบจำลองการนำกระแสตรงของเอ็นมอสทรานซิสเตอร์ที่ได้รับผลจากสถานะที่ผิวต่อ แบบจำลองถูกพัฒนาขึ้นบนพื้นฐานของการลดลงของจำนวนประจุและการลดลงของค่าสภาพคล่องของประจุในช่องนำกระแสเนื่องจากสถานะที่ผิวต่อ ฟังก์ชันเอกซ์โปเนนเชียลถูกใช้ในการสร้างแบบจำลองการกระจายตัวของสถานะที่ผิวต่อเพื่อคำนวณหาความหนาแน่นของสถานะที่ผิวต่อตลอดความยาวช่องนำกระแส ฟังก์ชันดังกล่าวใช้ความหนาแน่นของสถานะที่ผิวต่อที่เกิดขึ้นที่ซอสและเดรนเป็นพารามิเตอร์ ทำให้แบบจำลองที่ได้สามารถคำนวณหากระแสในทรานซิสเตอร์ที่มีการไหลของกระแสสองทิศทางได้ (ไบอัสตรง และไบอัสย้อนกลับ) แบบจำลองที่พัฒนาขึ้นแบ่งช่วงการทำงานของทรานซิสเตอร์ออกเป็น 2 ช่วงคือ ช่วงการทำงานย่านเชิงเส้นซึ่งอิเล็กตรอนในช่องนำกระแสมีความเร็วแปรผันกับความเข้มของสนามไฟฟ้าภายในช่องนำกระแส และช่วงการทำงานย่านอิ่มตัวซึ่งอิเล็กตรอนมีความเร็วเท่ากับความเร็วอิ่มตัว การใช้ความต่างศักย์อิ่มตัว ณ จุดอิ่มตัวที่เป็นฟังก์ชันที่ขึ้นอยู่กับตำแหน่งของจุดอิ่มตัวทำให้แบบจำลองสามารถรวมผลของสถานะที่ผิวต่อได้อย่างถูกต้อง แบบจำลองที่พัฒนาขึ้นสามารถทำนายการเกิดขึ้นของสถานะที่ผิวต่อเป็นฟังก์ชันกับเวลาที่ใช้งาน ดังนั้นแบบจำลองที่นำเสนอนี้จึงสามารถทำนายพฤติกรรมของทรานซิสเตอร์เมื่อผ่านการใช้งานไประยะเวลาหนึ่งได้ นอกจากนี้แบบจำลองยังรวมผลของปรากฏการณ์ที่เกิดขึ้นกับทรานซิสเตอร์ที่มีความยาวช่องนำกระแสสั้น อันได้แก่การลดลงของสภาพคล่องของประจุพาหะเนื่องจากสนามไฟฟ้าในทิศตั้งฉากกับช่องนำกระแส ความเร็วอิ่มตัวของประจุพาหะ การหดสั้นลงของช่องนำกระแส ความต้านทานแฝงที่ซิวซอส และขั้วเดรน

จากผลการทดสอบพบว่า ผลการจำลองของกระแสเดรนสอดคล้องกับผลการทดลองที่มีการตีพิมพ์ในวารสารวิชาการ และสอดคล้องกับผลการจำลองที่ได้จากโปรแกรมจำลองชนิด 2 มิติ (มินิมอส) นอกจากนี้แบบจำลองยังสามารถทำนายผลของกระแสไฟฟ้าของทรานซิสเตอร์ภายใต้สภาวะกวดันในช่วงเวลาต่างกันได้อย่างถูกต้อง อย่างไรก็ตามแบบจำลองให้ผลของกระแสที่ไม่ต่อเนื่องบริเวณช่วงต่อระหว่างการทำงานในย่านเชิงเส้นและการทำงานในย่านอิ่มตัวซึ่งเป็นจุดที่สมควรได้รับการแก้ไขในอนาคตต่อไป

5.2 ข้อเสนอแนะ

แบบจำลองของทรานซิสเตอร์ที่ใช้เพื่อจำลองแบบการทำงานของวงจรควมมีความต่อเนื่อง เพื่อให้การแก้มการเป็นไปได้ทุกจุดตลอดช่วงการทำงานของตัวอุปกรณ์ แบบจำลองของทรานซิสเตอร์ที่นำเสนอในวิทยานิพนธ์ฉบับนี้ยังมีความไม่ต่อเนื่องที่รอยต่อระหว่างช่วงการทำงาน ในย่านการทำงานเชิงเส้นและในย่านอิมิตัว การพัฒนาแบบจำลองเพื่อให้แบบจำลองมีความต่อเนื่องตลอดช่วงการใช้งานจึงเป็นจุดที่น่าสนใจในการทำการวิจัยต่อไป

แบบจำลองที่นำเสนอในวิทยานิพนธ์ฉบับนี้เป็นแบบจำลองเชิงวิเคราะห์ โดยแบ่งการทำงานเป็นสองช่วง คือช่วงการทำงานย่านเชิงเส้นซึ่งสามารถคำนวณหาค่ากระแสได้โดยการแทนค่าพารามิเตอร์ในสมการและคำนวณหาค่ากระแสได้โดยตรง และช่วงการทำงานย่านอิมิตัวที่ใช้การแก้มการด้วยวิธีการทางตัวเลข การแก้ระบบสมการด้วยวิธีการทางตัวเลขให้คำตอบที่ใกล้เคียงกับคำตอบจริงแต่ก็ใช้เวลาในการคำนวณที่มากกว่า ดังนั้นการพัฒนาแบบจำลองย่านอิมิตัวเพื่อให้สามารถคำนวณหาค่ากระแสโดยไม่ต้องใช้วิธีการเชิงตัวเลขจะช่วยเพิ่มความเร็วในการวิเคราะห์ผล และเหมาะสมต่อการใช้งานในการออกแบบวงจรขนาดใหญ่มากขึ้น



เอกสารอ้างอิง

- [1] คุสิต เครื่องงาม. 2535. โพลีซิลิคอนฟิล์ม. กรุงเทพฯ : ซีเอ็ดดูเคชั่น
- [2] Kuo J. B., Luo J.-H., 1999, **Low-voltage CMOS VLSI circuits**, New York: John Wiley
- [3] El-Mansy Y. A. and Boothroyd A. R. “A Simple Two-Dimensional Model for IGFET Operation in the Saturation Region”, **IEEE Transactions on Electron Devices**, Vol. ED-24, No. 3, March 1977, pp.254-262
- [4] Ko P. K., **Ph.D. dissertation**, University of California, Berkeley, 1982
- [5] Hu C., Tam S. C., Hsu F. C., Ko P. K., Chan T. Y. and Terrill K. W. “Hot-Electron-Induced Degradation-Model, Monitor, and Improvement”, **IEEE Transaction on Electron Devices**, Vol. ED-32, No. 2, February 1985, pp.375-385
- [6] Quader K. N., Li C. C., Tu R., Rosenbaum E., Ko P. K. and Hu C. “A Bidirectional NMOSFET current Reduction Model for Simulation of Hot-Carrier Induced Circuit Degradation”, **IEEE Transactions on Electron Devices**, Vol. 40, no.12, December 1993. pp. 2245-2254
- [7] Chen Y. S., Tang T. H. and Jang S. L. “Modeling of Hot-Carrier-Stressed Characteristics of nMOSFETs”, **Solid-State Electronics**, Vol. 39, No. 1, 1996, pp. 75-81
- [8] Gray P. V. and Brown D. M. “Density Of SiO₂-Si Interface States”, **Applied Physics Letters**, vol.8, no.2, January 1966. pp. 31-33
- [9] Hsu F.-C. and Tam S. “Relationship Between MOSFET Degradation and Hot-Electron-Induced Interface-State Generation”, **IEEE Electron Devices Letters**, Vol. EDL-5, no.2, February 1984. pp. 50-52
- [10] Ancona M. G., Saks N. S. and McCarthy D. “Lateral Distribution of Hot-Carrier-Induced Interface Traps in MOSFET’s”, **IEEE Transactions on Electron Devices**, Vol. 35, no. 12, December 1988. pp. 2221-2228
- [11] Cheng S. M., Yih C. M., Yeh J. C., Kuo S. N. and Chung S. S. “A Unified Approach to Profiling the Lateral Distributions of Both Oxide Charge and Interface Stated in n-MOSFET’s Under Various Bias Stress Conditions”, **IEEE Transactions on Electron Devices**, Vol. 44, no. 11, November 1997. pp. 1908-1914

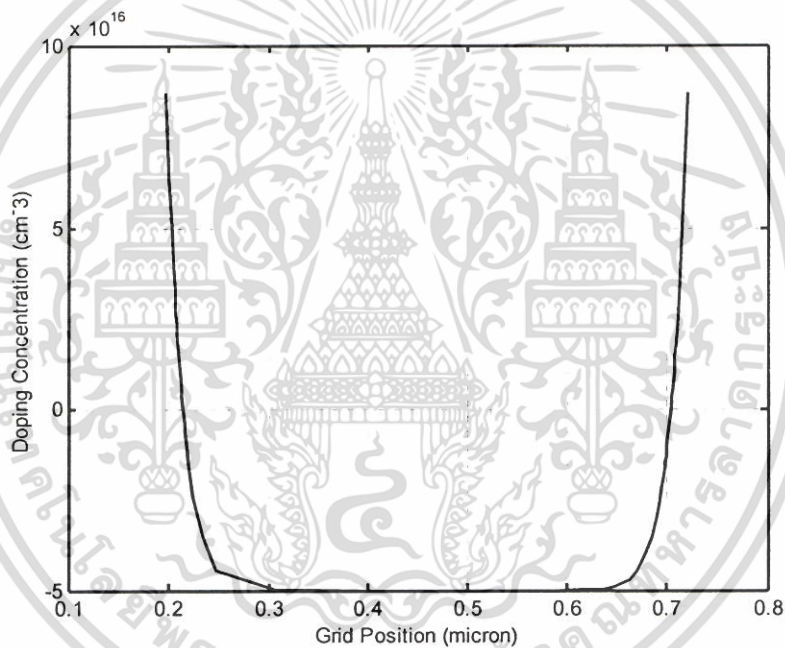
- [12] Hung K. K., Ko P. K. and Hu C. “A unified model for the flicker noise in metal-oxide-semiconductor field-effect transistor”, **IEEE Transactions on Electron Devices**, Vol. 37, no.3, March 1990. pp. 654-665
- [13] Sun S. and Plummer J. “Electron mobility in inversion and accumulation layers on thermally oxidized silicon surfaces” , **IEEE Transactions on Electron Devices**, Vol. 27, 1980. p. 1497
- [14] Chung, J. E., Ko P. K. and Hu C. “A Model for Hot-Electron-Induced MOSFET Linear-Current Degradation Based on Mobility Reduction Due to Interface-State Generation”, **IEEE Transactions on Electron Devices**, Vol. 38, no.6, June 1991. pp. 1362-1370
- [15] Ko. P. K., **VLSI Electronics: Microstructure Science**, Vol.18, Ch. 1, 1989
- [16] Liu Z.-H., Hu C., Huang J.-H., Jeng M.C., Ko P.K. and Cheng Y.C. “Threshold Voltage Model for Deep-Submicrometer MOSFET’s”, **IEEE Transactions on Electron Devices**, Vol. 40, no. 1, January 1993, pp. 86-95
- [17] Jang S. L., Hu M. C. and Chen Y. S. “Current-Voltage Model of Short-Channel MOSFETs Operated in The Linear Region”, **Solid-State Electronics**, Vol. 38, No. 6, 1995, pp. 1239-1245
- [18] Libešić Y. and Kang S.M. “Modeling of nMOS transistors for simulation of hot-carrier-induced device and circuit degradation”, **IEEE Transaction on Electron Devices**, Vol. 11, February 1992, pp. 235-246
- [19] Marrakh R. and Bouhdada A. “Modelling of the the surface potential evolution for a stressed submicronic MOSFET”, **Microelectronics Journal**, Vol. 31, Issue 2, February 2000, pp. 91-94
- [20] Mahapatra S., Parikh C.D., Vasi J., Ramgopal Rao V. and Viswanathan C.R. “A direct charge pumping technique for spatial profiling of hot-carrier induced interface and oxide traps in MOSFETs”, **Solid-State Electronics**, Vol. 43, 1999, pp. 915-922
- [21] Fischer C., Habas P., Heinrichsberger O., Kosina H., Lindorfer Ph., Pichler P., Potzl H., Sala C., Schutz A., Selberherr S., Stifinger M. and Thurner M. **MINIMOS 6.1 USER’S GUIDE**, Institute for Microelectronics, Technical University Vienna, 1999
- [22] Arora Narain, 1993, **MOSFET Models for VLSI Circuit Simulation Theory and Practice**, Austria: Springer-Verlag/Wien

ภาคผนวก ก

การสร้างข้อมูลอ้างอิงด้วยโปรแกรมจำลองมินิมอส

ข้อมูลคุณลักษณะของทรานซิสเตอร์อ้างอิงที่ใช้เพื่อทดสอบแบบจำลองในหัวข้อ 4.1 ได้มาจากผลการจำลองโดยโปรแกรมจำลองมินิมอส (MINIMOS) รุ่น 6.1 ทรานซิสเตอร์ที่ใช้จำลองเป็นเอ็นเอ็มอสทรานซิสเตอร์ที่มีขนาด $W = 5 \mu\text{m}$ และ $L_G = 0.92 \mu\text{m}$ ความหนาของชั้นซิลิคอนไดออกไซด์ $T_{ox} = 10 \text{ nm}$ การจำลองใช้โปรแกรมมินิมอสคำนวณแบบ 2 มิติ

ก.1 การหาความยาวช่องนำกระแสและจุดที่สนามไฟฟ้ามีค่าสูงสุด

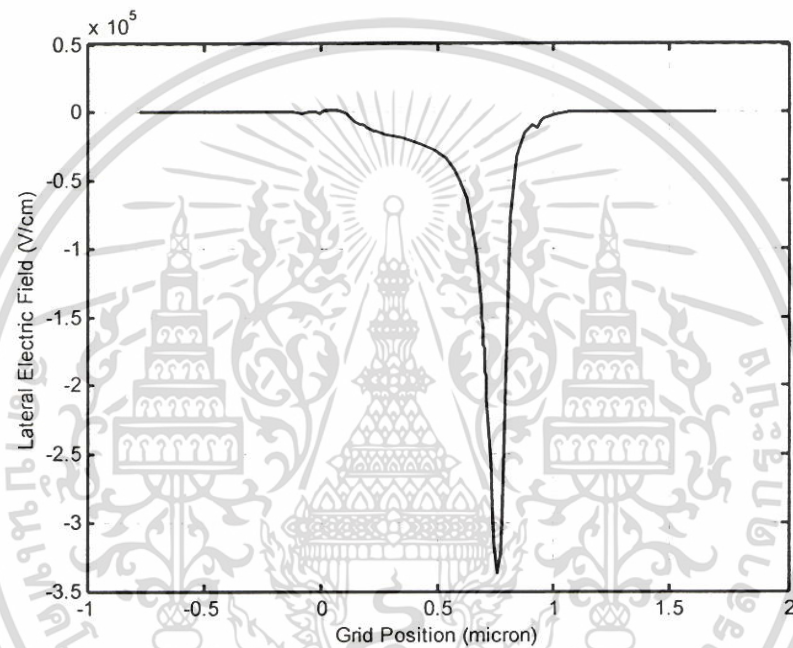


รูปที่ ก.1 ความเข้มข้นยังผลของสารเจือ (effective doping concentration) บริเวณผิวของขั้วประตูทบนกริดของมินิมอส

รูปที่ ก.1 แสดงความสัมพันธ์ระหว่างความเข้มข้นยังผลของสารเจือ (effective doping concentration) ที่ผิวของขั้วประตูทบริเวณช่องนำกระแสบนระบบกริด (grid) ของมินิมอส ตำแหน่งของกริดเป็น 0 ที่ขอบของเกตด้านซ้ายของขั้ว ประตู ค่าความเข้มข้นยังผลของสารเจือเป็นบวกแทนค่าความเข้มข้นยังผลของอะตอมผู้ให้ และเป็นลบแทนค่าความเข้มข้นยังผลของอะตอมผู้รับ ความยาวของช่องนำกระแส (L) คือระยะห่างระหว่างจุดที่มีอะตอมผู้ให้เท่ากับอะตอมผู้รับทางฝั่งซ้ายของขั้วประตูทและจุดที่มีอะตอมผู้ให้เท่ากับอะตอมผู้รับทางฝั่งขวาของขั้วประตูท ความยาวช่องนำกระแสของทรานซิสเตอร์ที่ใช้

ในการจำลองแบบมีค่าเท่ากับ $0.49 \mu\text{m}$ ช่องนำกระแสเริ่มต้นที่ตำแหน่งกริดที่ $0.21 \mu\text{m}$ และสิ้นสุดที่ตำแหน่ง $0.70 \mu\text{m}$

การไบอัสทรานซิสเตอร์เพื่อกระตุ้นทรานซิสเตอร์ให้เกิดสถานะที่ผิวต่อ ใช้วิธีการไบอัสในสถานะที่ทำให้เกิดสถานะที่ผิวต่อสูงสุดโดยให้ $V_{DS} = 2V_{GS}$ [19] รูปที่ ก.2 แสดงการกระจายตัวของความเข้มสนามไฟฟ้าที่ผิวของช่องนำกระแสบนระบบกริดของมินิมอส เมื่อให้ $V_{GS} = 2.5 \text{ V}$ และ $V_{DS} = 5 \text{ V}$ ตำแหน่งที่สนามไฟฟ้ามีความเข้มสูงสุดอยู่ที่ตำแหน่ง $0.76 \mu\text{m}$ ซึ่งอยู่ภายในบริเวณขั้วเดรน และมีค่าความเข้มเท่ากับ $3.37 \times 10^5 \text{ V/cm}$



รูปที่ ก.2 ความเข้มของสนามไฟฟ้าในแนวนอนกับความยาวช่องนำกระแส บริเวณผิวของขั้วเดรน ที่ตำแหน่งต่าง ๆ บนกริด(grid)ของมินิมอส

```
* Fresh0500.inp
DEVICE CHANNEL=N GATE=NPOLY TIN=100.E-8 W=5.E-4 L=0.92E-4
BIAS UD=5 UG=2.5
PROFILE NB=5E16 ELEM=AS DOSE=2.E15 AKEV=40. TOX=100.E-8
+ TEMP=1050. TIME=2700
OPTION MODEL=AVAL
OUTPUT ALL=YES STRIPS=20
GRID DPXC=0.25 DPXD=0.5 DPYC=0.25 DPYD=0.5 DX1=1e-7 XS1=0.208e-4 XE1=.218e-4
+ DX2=1e-7 XS2=0.701e-4 XE2=0.711e-4
END ERROR=1E-3 PACC=1E-8
```

รูปที่ ก.3 ไฟล์คำสั่งที่ใช้กับมินิมอสเพื่อจำลองแบบทรานซิสเตอร์ขณะไบอัสที่ $V_{GS} = 2.5 \text{ V}$ และ $V_{DS} = 5 \text{ V}$

รูปที่ ก.3 แสดงไฟล์คำสั่งที่ใช้กับมินิมอสเพื่อจำลองแบบทรานซิสเตอร์ที่ $V_{GS} = 2.5 \text{ V}$ และ $V_{DS} = 5 \text{ V}$ กระแสเดรน 1.85 mA ทรานซิสเตอร์นี้ถูกใช้เพื่อการจำลองแบบการกีดกันทรานซิสเตอร์ในภาคผนวกนี้

รูปที่ ก.4 และ ก.5 แสดงไฟล์คำสั่งที่ใช้กับมินิมอสเพื่อจำลองแบบทรานซิสเตอร์โดยการคำนวณกระแสเดรนในลักษณะฟังก์ชันของ V_{DS} และ V_{GS} ตามลำดับ

```
* ID as a function of VD
DEVICE CHANNEL=N GATE=NPOLY TIN=100.E-8 W=5.E-4 L=0.92E-4
BIAS UD=0.25 UG=3
PROFILE NB=5E16 ELEM=AS DOSE=2.E15 AKEV=40. TOX=100.E-8
+ TEMP=1050. TIME=2700
OPTION MODEL=AVAL
STEP DD=0.25 ND=19 DG=1 NG=2
OUTPUT CC=NO EL=YES ET=NO MI=NO PS=YES PH=YES IV=YES
+ STRIPS=20
GRID DPXC=0.25 DPXD=0.5 dpyc=0.25 DX1=1e-7 XS1=.208e-4 XE1=.218e-4 DX2=1e-7
+ XS2=0.701e-4 XE2=0.711e-4
END ERROR=1E-3 PACC=1E-8
```

รูปที่ ก.4 ไฟล์คำสั่งที่ใช้กับมินิมอสเพื่อจำลองแบบทรานซิสเตอร์โดยการคำนวณกระแสเดรนในลักษณะฟังก์ชันของ V_{DS} ที่ $V_{GS} = 3, 4$ และ 5 V

```
* ID as function of VG
DEVICE CHANNEL=N GATE=NPOLY TIN=100.E-8 W=5.E-4 L=0.92E-4
BIAS UD=1.0 UG=0.25
PROFILE NB=5E16 ELEM=AS DOSE=2.E15 AKEV=40. TOX=100.E-8
+ TEMP=1050. TIME=2700
OPTION MODEL=AVAL
STEP DD=2 ND=2 DG=0.25 NG=19
OUTPUT CC=NO EL=NO ET=NO MI=NO PS=NO PH=NO IV=YES STRIPS=20
GRID DPXC=0.25 DPXD=0.5 dpyc=0.25 DX1=1e-7 XS1=.208e-4 XE1=.218e-4
+ DX2=1e-7 XS2=0.701e-4 XE2=0.711e-4
END ERROR=1E-3 PACC=1E-8
```

รูปที่ ก.5 ไฟล์คำสั่งที่ใช้กับมินิมอสเพื่อจำลองทรานซิสเตอร์โดยการคำนวณกระแสเดรนในลักษณะฟังก์ชันของ V_{GS} ที่ $V_{DS} = 1, 3$ และ 5 V

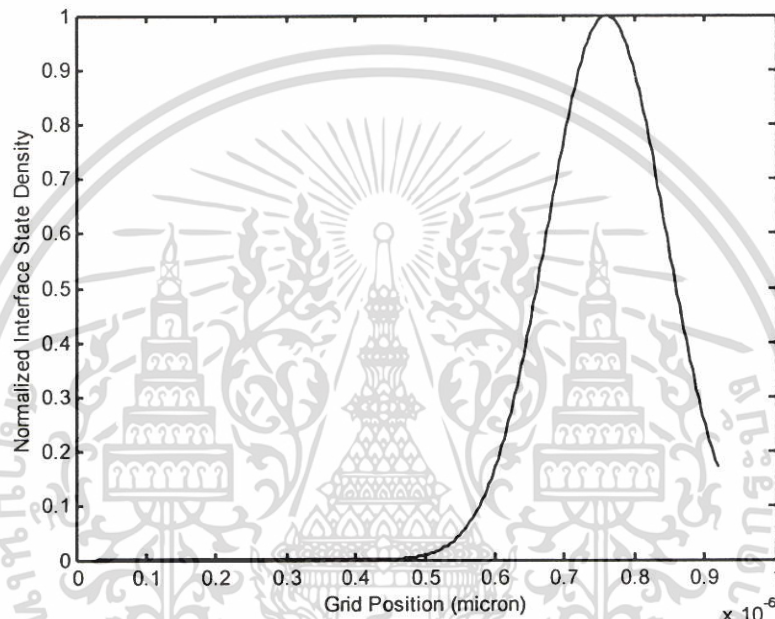
ก.2 การจำลองการเกิดขึ้นของสถานะที่ผิวต่อ

การกระจายตัวของสถานะที่ผิวต่อที่ได้จากการวัดจริงมีลักษณะใกล้เคียงกับฟังก์ชันการกระจายตัวแบบเกาส์เซียน(Gaussian distribution)[20] และมีจุดสูงสุดอยู่ที่ตำแหน่งใกล้เคียงกับตำแหน่งที่มีค่าความเข้มข้นไฟฟ้ามีค่าสูงสุด[10] ดังนั้นในการจำลองแบบด้วยมินิมอสจะใช้การกระจายตัวของสถานะที่ผิวต่อแบบเกาส์เซียน[21]

$$N_{II}(y_m) = N_{II \max} e^{-\frac{(y_m - y_{peak})^2}{2\omega^2}} \quad (ก.1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ $N_{ii \max}$ คือค่าความหนาแน่นของสถานะที่ผิวต่อ ณ จุดที่มีค่าสูงสุด y_m คือตำแหน่งบนกริดของมินิมอส y_{\max} คือตำแหน่งบนกริดที่ความหนาแน่นของสถานะที่ผิวต่อมีค่าสูงสุดและ ω คือค่าเบี่ยงเบนมาตรฐานของการกระจายตัว ดังนั้นในการกคต้นทรานซิสเตอร์ที่ $V_{GS} = 2.5$ V และ $V_{DS} = 5$ V ตำแหน่ง y_{\max} จะอยู่ที่ $0.76 \mu\text{m}$ บนระบบกริดของมินิมอส เลือก $\omega = 8.49 \times 10^{-8}$ ซึ่งจะทำให้ได้ค่า FWHM(Full Width at Half Maximum) เป็น 200 nm รูปที่ ก.6 แสดงการกระจายตัวของสถานะที่ผิวต่อที่ใช้ในการจำลองแบบด้วยมินิมอส



รูปที่ ก.6 การกระจายตัวของสถานะที่ผิวต่อที่ใช้ในการจำลองด้วยมินิมอส ค่าความหนาแน่นของสถานะที่ผิวต่อที่แสดงเป็นค่าที่ถูกนอร์มอลไลซ์(normalized)แล้ว

สมการที่ (2.4) สามารถใช้คำนวณหาความหนาแน่นของสถานะที่ผิวต่อเฉลี่ยตลอดความยาวช่องนำกระแสเมื่อทรานซิสเตอร์ผ่านการใช้งาน ค่าเฉลี่ยนี้ถือว่ามีสถานะที่ผิวต่อเกิดขึ้นบริเวณช่องนำกระแสเท่านั้น แต่ในการสร้างข้อมูลอ้างอิงพบว่าความหนาแน่นของสถานะที่ผิวต่อสูงสุดอยู่นอกบริเวณช่องนำกระแส ดังนั้นจึงใช้สมการที่ (2.4) เพื่อใช้คำนวณหาสถานะที่ผิวต่อรวมทั้งหมด จำนวนสถานะผิวต่อทั้งหมด(n_{ii})คำนวณได้จาก

$$n_{ii} = LC \left[t \frac{I_d}{W} e^{-\phi_{ii}/q\lambda E_m} \right]^n \quad (\text{ก.2})$$

ในการสร้างข้อมูลอ้างอิงถือว่าขณะเริ่มต้น ($t=0$ วินาที) ไม่มีสถานะที่ผิวต่ออยู่เลย และเลือกใช้ $n=0.55$ และ $C = 1.07 \times 10^7 \text{ cm}^{-1}$ จำนวนสถานะที่ผิวต่อที่คำนวณได้จากสมการที่ (ก.2)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะมีค่าเท่ากับจำนวนสถานะที่ผิวต่อที่ได้จากอินทิเกรตฟังก์ชันการกระจายตัวของสถานะที่ผิวต่อตลอดความยาวเกต

$$n_{it} = \int_0^{L_G} N_{it \max} e^{-\frac{(y_m - y_{peak})^2}{2\omega^2}} dy_m \quad (ก.3)$$

$N_{it \max}$ สามารถคำนวณได้โดยการแก้สมการที่ (ก.2) และ สมการที่ (ก.3) ด้วยวิธีการเชิงตัวเลข ผลการคำนวณหา $N_{it \max}$ เมื่อทรานซิสเตอร์ถูกไบอัสในสภาวะกคคันในระยะเวลาต่าง ๆ แสดงในตารางที่ ก.1

ตารางที่ ก.1 ผลการคำนวณค่า n_{it} และ $N_{it \max}$

ช่วงเวลาในการกคคันทรานซิสเตอร์ (s)	n_{it}	$N_{it \max}$ (cm ⁻²)
1.0×10^4	1.30×10^9	8.65×10^{11}
5.0×10^4	3.14×10^9	2.10×10^{12}
8.0×10^4	4.07×10^9	2.71×10^{12}
1.0×10^5	4.60×10^9	3.07×10^{12}

ผลการคำนวณที่ได้จากตารางที่ ก.1 ใช้กับโปรแกรมมินิมอสเพื่อหากระแสของทรานซิสเตอร์ที่ได้รับความเสียหาย (damaged) เนื่องจากมีสถานะที่ผิวต่อเกิดขึ้น

รูปที่ ก.7, ก.8 และ ก.9 แสดงไฟล์คำสั่งของมินิมอสสำหรับการทำงานแบบไบอัสตรง, ไบอัสย้อนกลับ และผลการจำลองแบบของทรานซิสเตอร์โดยมินิมอสตามลำดับ ทรานซิสเตอร์ที่ถูกจำลองแบบเป็นทรานซิสเตอร์ที่ผ่านการไบอัสในสภาวะกคคันเป็นเวลา 1.0×10^4 วินาที

```
* ID as a function of VD
DEVICE CHANNEL=N GATE=NPOLY TIN=100.E-8 W=5.E-4 L=0.92E-4
BIAS UD=0.25 UG=3
PROFILE NB=5E16 ELEM=AS DOSE=2.E15 AKEV=40. TOX=100.E-8
+ TEMP=1050. TIME=2700
OPTION MODEL=AVL
INTERFACE AGUD1=8.65E11 AGUX1=0.760E-4 AGUS1=8.493E-6
STEP DD=0.25 ND=19 DG=1 NG=2
OUTPUT CC=NO EL=NO ET=NO MI=NO PS=NO PH=NO IV=YES STRIPS=20
GRID DPXC=0.25 DPXD=0.5 dpyc=0.25 DX1=1e-7 XS1=.208e-4 XE1=.218e-4 DX2=1e-7
+ XS2=0.701e-4 XE2=0.711e-4
END ERROR=1E-3 PACC=1E-8
```

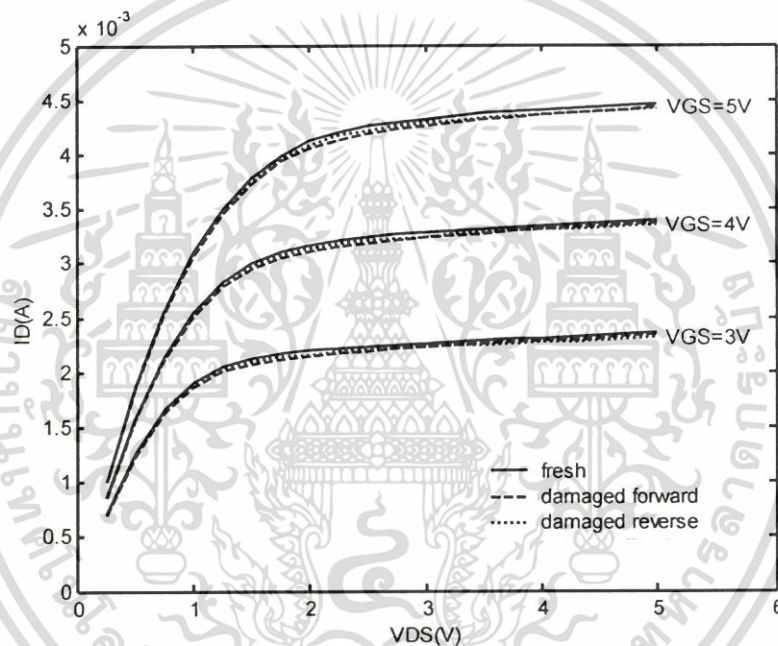
รูปที่ ก.7 ไฟล์คำสั่งของมินิมอสสำหรับทรานซิสเตอร์ที่ผ่านการกคคันเป็นเวลา 1.0×10^4 วินาที เมื่อถูกไบอัสตรงที่ $V_{GS}=3, 4$ และ 5 V

```

* ID as a function of VD
DEVICE CHANNEL=N GATE=NPOLY TIN=100.E-8 W=5.E-4 L=0.92E-4
BIAS UD=0.25 UG=3
PROFILE NB=5E16 ELEM=AS DOSE=2.E15 AKEV=40. TOX=100.E-8
+ TEMP=1050. TIME=2700
OPTION MODEL=AVAL
INTERFACE AGUD1=8.65E+11 AGUX1=0.16E-4 AGUS1=8.493E-6
STEP DD=0.25 ND=19 DG=1 NG=2
OUTPUT CC=NO EL=NO ET=NO MI=NO PS=NO PH=NO IV=YES STRIPS=20
GRID DPXC=0.25 DPXD=0.5 dpyc=0.25 DX1=1e-7 XS1=.208e-4 XE1=.218e-4 DX2=1e-7
+ XS2=0.701e-4 XE2=0.711e-4
END ERROR=1E-3 PACC=1E-8

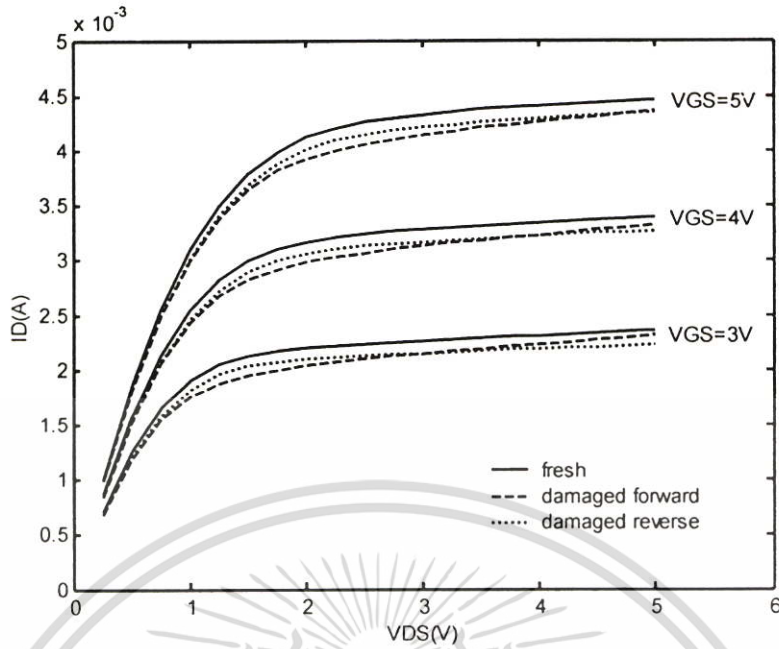
```

รูปที่ ก.8 ไฟล์คำสั่งของมินิมอสสำหรับทรานซิสเตอร์ที่ผ่านการกดคั่นเป็นเวลา 1.0×10^4 วินาที เมื่อถูกไบอัสย้อนกลับที่ $V_{GS}=3, 4$ และ 5 V

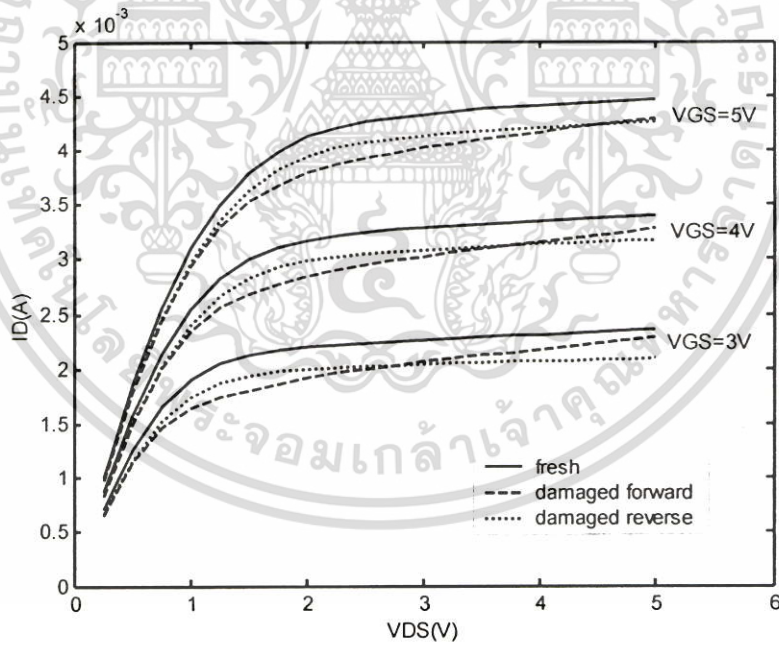


รูปที่ ก.9 ผลการจำลองทรานซิสเตอร์ที่ถูกกดคั่นเป็นเวลา 1.0×10^4 วินาทีโดยโปรแกรมมินิมอส เมื่อทรานซิสเตอร์ถูกไบอัสตรงและไบอัสย้อนกลับ

ผลการจำลองทรานซิสเตอร์โดยโปรแกรมมินิมอส หลังจากทรานซิสเตอร์ถูกไบอัสในสถานะกดคั่นเป็นเวลา 5.0×10^4 วินาที และ 1.0×10^5 วินาทีแสดงในรูปที่ ก.10 และ ก.11 ตามลำดับ



รูปที่ ก.10 ผลการจำลองทรานซิสเตอร์ที่ถูกกดคั่นเป็นเวลา 5.0×10^4 วินาที โดยโปรแกรมมินิมอส เมื่อทรานซิสเตอร์ถูกไบอัสตรงและไบอัสย้อนกลับ

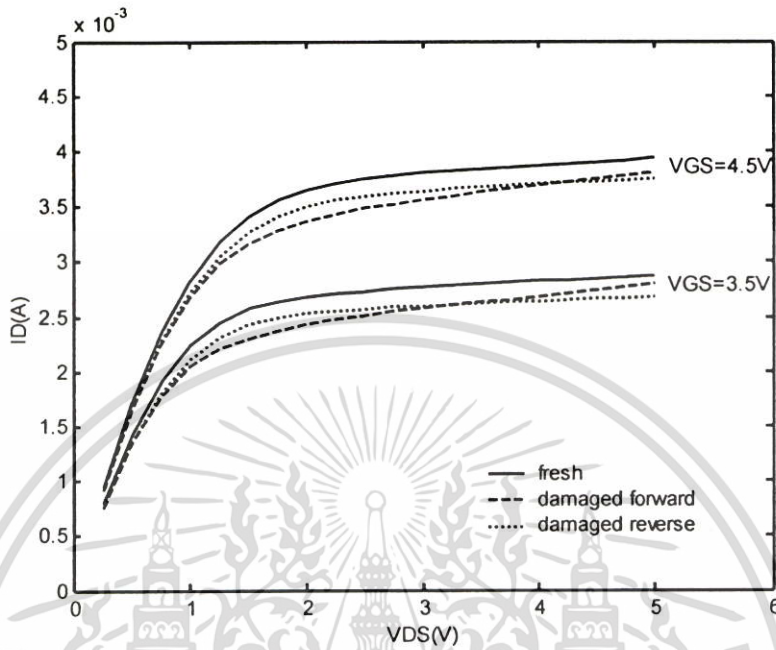


รูปที่ ก.11 ผลการจำลองทรานซิสเตอร์ที่ถูกกดคั่นเป็นเวลา 1.0×10^5 วินาที โดยโปรแกรมมินิมอส เมื่อทรานซิสเตอร์ถูกไบอัสตรงและไบอัสย้อนกลับ

รูปที่ ก.12 แสดงผลการจำลองแบบของทรานซิสเตอร์ หลังจากทรานซิสเตอร์ถูกไบอัสในสถานะกดคั่นเป็นเวลา 8.0×10^4 วินาที V_{GS} มีค่าเท่ากับ 3.5 V และ 4.5 V ผลการจำลองแบบในรูปแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นี้ใช้เพื่อทดสอบการทำนายผลของแบบจำลองที่พัฒนาขึ้นจึงกำหนด V_{GS} ให้แตกต่างจากข้อมูลชุดอื่นที่ใช้ในการปรับแต่งค่าพารามิเตอร์ของแบบจำลอง



รูปที่ ก.12 ผลการจำลองทรานซิสเตอร์ที่ถูกกดคั่นเป็นเวลา 8.0×10^4 วินาที โดยโปรแกรมมินิมอส เมื่อทรานซิสเตอร์ถูกไบอัสตรงและไบอัสย้อนกลับ

ก.3 การจำลองทรานซิสเตอร์ที่สถานะที่ผิวต่อเกิดขึ้นที่ขั้วซอสและขั้วเดรน

ในการจำลองแบบสมมติว่าทรานซิสเตอร์ถูกกดคั่นด้วย $V_{GS} = 2.5$ V และ $V_{DS} = 5$ V เป็นเวลา 1.0×10^5 วินาทีจากนั้นสลับขั้วซอสและขั้วเดรนแล้วกดคั่นทรานซิสเตอร์ด้วย $V_{GS} = 2.5$ V และ $V_{DS} = 5$ V เป็นเวลาอีก 5.0×10^4 วินาที แล้วนำทรานซิสเตอร์มาใช้งานตามปกติ สถานะที่ผิวต่อที่เกิดขึ้นที่ขั้วเดรนมีค่าตามที่แสดงในตาราง ก.1 ส่วนสถานะที่ผิวต่อที่เกิดขึ้นที่ขั้วซอสคำนวณโดยใช้ค่า n และ C ค่าเดิม ($n=0.55$ และ $C=1.07 \times 10^7$ cm⁻¹) ค่ากระแสเดรนในสภาวะที่ใช้กดคั่นทรานซิสเตอร์ครั้งที่สองเป็นค่ากระแสที่รวมผลของสถานะที่ผิวต่อที่เกิดขึ้นจากการไบอัสครั้งแรก กระแสเดรนขณะกดคั่นครั้งที่สองมีค่า 1.57 mA และความเข้มสนามไฟฟ้าสูงสุดมีค่าเท่ากับ 3.20×10^5 V/cm⁻¹ จำนวนสถานะที่ผิวต่อที่เกิดขึ้นใหม่เมื่อผ่านการกดคั่นครั้งที่ 2 ($n_{//}$) มีค่าเท่ากับ 1.90×10^9 สถานะ และ $N_{//max}$ มีค่าเท่ากับ 1.27×10^{12} cm⁻¹ ใช้ค่า $N_{//max}$ นี้ประกอบกับค่าของ $N_{//max}$ ที่ขั้วเดรนที่ได้จากตาราง ก.1 ในการการจำลองการนำกระแสของทรานซิสเตอร์ หลังจากผ่านการกดคั่นทั้งสองครั้ง รูป ก.13 และ ก.14 เป็นไฟล์คำสั่งของโปรแกรมมินิมอสเพื่อจำลองทรานซิสเตอร์หลังจากผ่านการกดคั่นทั้งสองครั้งเมื่อไบอัสให้ทำงานแบบไบอัสตรงและไบอัสย้อนกลับตามลำดับ ผลการจำลองโดยโปรแกรมมินิมอสแสดงในรูปที่ ก.15

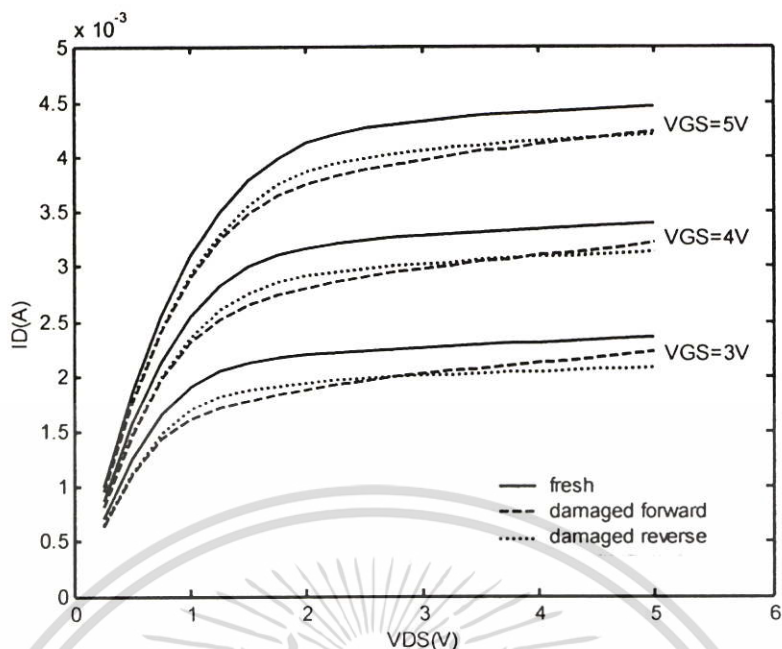
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
* ID as a function of VD
DEVICE CHANNEL=N GATE=NPOLY TIN=100.E-8 W=5.E-4 L=0.92E-4
BIAS UD=0.25 UG=3
PROFILE NB=5E16 ELEM=AS DOSE=2.E15 AKEV=40. TOX=100.E-8
+ TEMP=1050. TIME=2700
OPTION MODEL=AVL
INTERFACE AGUD1=3.07E12 AGUX1=0.760E-4 AGUS1=8.493E-6 AGUD2=1.27E12
+ AGUX2=0.16E-4 AGUS2=8.493E-6
STEP DD=0.25 ND=19 DG=1 NG=2
OUTPUT CC=NO EL=NO ET=NO MI=NO PS=NO PH=NO IV=YES STRIPS=20
GRID DPXC=0.25 DPXD=0.5 dpyc=0.25 DX1=1e-7 XS1=.208e-4 XE1=.218e-4 DX2=1e-7
+ XS2=0.701e-4 XE2=0.711e-4
END ERROR=1E-3 PACC=1E-8
```

รูปที่ ก.13 ไฟล์คำสั่งของโปรแกรมมินิมอสสำหรับทรานซิสเตอร์ที่ผ่านการไบอัสเพื่อทำให้เกิดสถานะที่ผิวต่อบริเวณขั้วเดรนเป็นเวลา 1.0×10^5 วินาที และไบอัสเพื่อทำให้เกิดสถานะที่ผิวต่อบริเวณขั้วซอสเป็นเวลา 5.0×10^4 วินาที เมื่อถูกไบอัสตรงที่ $V_{GS}=3, 4$ และ 5 V

```
* ID as a function of VD
DEVICE CHANNEL=N GATE=NPOLY TIN=100.E-8 W=5.E-4 L=0.92E-4
BIAS UD=0.25 UG=3
PROFILE NB=5E16 ELEM=AS DOSE=2.E15 AKEV=40. TOX=100.E-8
+ TEMP=1050. TIME=2700
OPTION MODEL=AVAL
INTERFACE AGUD1=3.07E12 AGUX1=0.16E-4 AGUS1=8.493E-6 AGUD2=1.27E12
+ AGUX2=0.76E-4 AGUS2=8.493E-6
STEP DD=0.25 ND=19 DG=1 NG=2
OUTPUT CC=NO EL=NO ET=NO MI=NO PS=NO PH=NO IV=YES STRIPS=20
GRID DPXC=0.25 DPXD=0.5 dpyc=0.25 DX1=1e-7 XS1=.208e-4 XE1=.218e-4 DX2=1e-7
+ XS2=0.701e-4 XE2=0.711e-4
END ERROR=1E-3 PACC=1E-8
```

รูปที่ ก.14 ไฟล์คำสั่งของโปรแกรมมินิมอสสำหรับทรานซิสเตอร์ที่ผ่านการไบอัสเพื่อทำให้เกิดสถานะที่ผิวต่อบริเวณขั้วเดรนเป็นเวลา 1.0×10^5 วินาที และไบอัสเพื่อทำให้เกิดสถานะที่ผิวต่อบริเวณขั้วซอสเป็นเวลา 5.0×10^4 วินาที เมื่อถูกไบอัสย้อนกลับที่ $V_{GS} = 3, 4$ และ 5 V



รูปที่ ก.15 ผลการจำลองจาก โปรแกรมมินิมอสสำหรับทรานซิสเตอร์ที่ผ่านการไบอัสเพื่อทำให้เกิดสถานะที่ผิวต่อบริเวณขั้วเกรนเป็นเวลา 1.0×10^7 วินาที และไบอัสเพื่อทำให้เกิดสถานะที่ผิวต่อบริเวณขั้วซอสเป็นเวลา 5.0×10^4 วินาที เมื่อถูกไบอัสตรงและไบอัสย้อนกลับที่ $V_{GS} = 3, 4$ และ 5 V

ภาคผนวก ข

การกระจายตัวของความหนาแน่นของสถานะที่ผิวต่อ

แบบจำลองการกระจายตัวของความหนาแน่นของสถานะที่ผิวต่อที่เสนอในวิทยานิพนธ์ฉบับนี้ถูกสร้างขึ้นบนสมมติฐานที่ว่า สถานะที่ผิวต่อเกิดขึ้นจากอเล็กตรอนที่มีพลังงานสูงภายในช่องนำกระแส เป็นที่ทราบกันดีว่าพลังงานส่วนใหญ่ของอเล็กตรอนในช่องนำกระแสได้มาจากสนามไฟฟ้าในทิศทางขนานกับช่องนำกระแส โดยอาศัยแนวความคิดนี้จึงสามารถกล่าวได้ว่าการกระจายตัวของสถานะที่ผิวต่อมีความสัมพันธ์กับการกระจายตัวของความเข้มของสนามไฟฟ้าในแนวขนานตลอดความยาวช่องนำกระแส ในภาคผนวกนี้จะกล่าวถึงการกระจายตัวของความเข้มสนามไฟฟ้า ซึ่งเป็นที่มาของแบบจำลองการกระจายตัวของสถานะที่ผิวต่อ การกระจายตัวของความเข้มสนามไฟฟ้าที่จะกล่าวถึงนี้เป็นสนามไฟฟ้าที่ได้จากแบบจำลองพื้นฐานของทรานซิสเตอร์ที่ยังไม่มีสถานะที่ผิวต่อ

กระแสไฟฟ้าเมื่อทรานซิสเตอร์ทำงานในย่านเชิงเส้นหาได้จาก [22]

$$I_D = W \frac{\mu}{1 + \frac{\epsilon_y}{\epsilon_c}} C_{ox} (V_{gs} - V_T - 2a_0 V(y)) \epsilon_y \quad (ข.1)$$
$$= \left(W \mu C_{ox} (V_{gs} - V_T - 2a_0 V(y)) - \frac{I_D}{\epsilon_c} \right) \frac{dV}{dy}$$

โดย μ คือสภาพคล่องของอเล็กตรอน

เมื่อแก้สมการ (ข.1) จะได้ $V(y)$ เท่ากับ

$$V(y) = \frac{1}{2a_0 \epsilon_c} \left(\frac{-I_D + W \mu C_{ox} \epsilon_c (V_{gs} - V_T)}{-\sqrt{-4a_0 W \mu C_{ox} \epsilon_c^2 I_D y + (I_D - W \mu C_{ox} \epsilon_c (V_{gs} - V_T))^2}} \right) \quad (ข.2)$$

โดยที่

$$I_D = \frac{W \mu C_{ox} (V_{gs} - V_T - a_0 V_{ds}) V_{ds}}{L_{eff} + \frac{V_{ds}}{\epsilon_c}} \quad (ข.3)$$

สนามไฟฟ้าภายในช่องนำกระแส (ϵ_y) สามารถคำนวณได้จากการหาอนุพันธ์ของสมการที่ (ข.3) เทียบกับ y ได้เป็น

$$\mathcal{E}_y(y) = \frac{\mathcal{E}_c I_D}{\sqrt{-4a_0 W \mu C_{ox} \mathcal{E}_c^2 I_D y + (I_D - W \mu C_{ox} \mathcal{E}_c (V_{gs} - V_T))^2}} \quad (\text{ข.4})$$

การทำงานในช่วงอิมิตัว จะใช้การวิเคราะห์โดยอาศัย Quasi Two-Dimensional Approximation ทำให้สามารถคำนวณหาศักย์ค่าไฟฟ้าที่ผิวได้เป็น [3]

$$V(y') = V_{dsat} + l \mathcal{E}_c \text{Sinh}\left(\frac{y'}{l}\right) \quad (\text{ข.5})$$

โดยที่

$$l = \sqrt{\frac{\mathcal{E}_c X_J}{C_{ox}}}$$

$$V_{dsat} = \frac{(V_{gs} - V_T) L \mathcal{E}_c}{2a_0 L \mathcal{E}_c + (V_{gs} - V_T)}$$

และ y' คือ ระยะระหว่างตำแหน่งบนช่องนำกระแสกับจุดที่อิเล็กตรอนเริ่มมีความเร็วอิมิตัว ความเข้มสนามไฟฟ้าในบริเวณที่อิเล็กตรอนมีความเร็วอิมิตัวหาได้จาก

$$\mathcal{E}_y(y') = \mathcal{E}_c \text{Cosh}\left(\frac{y'}{l}\right) \quad (\text{ข.6})$$

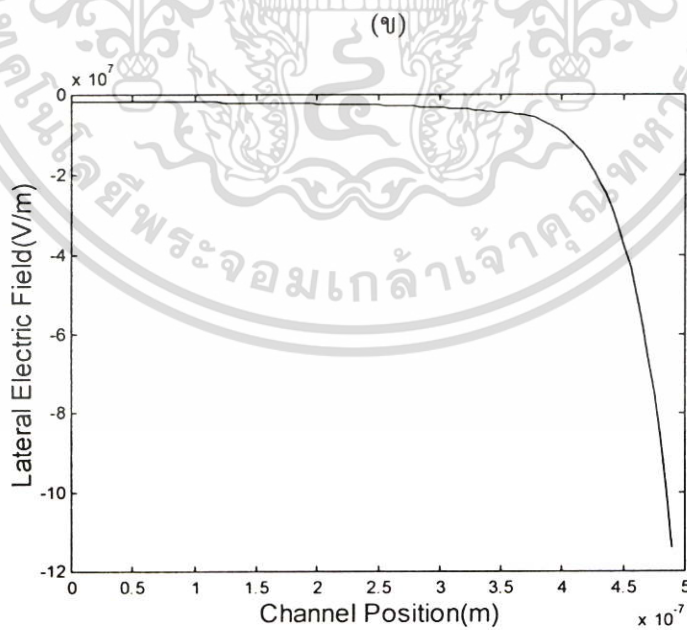
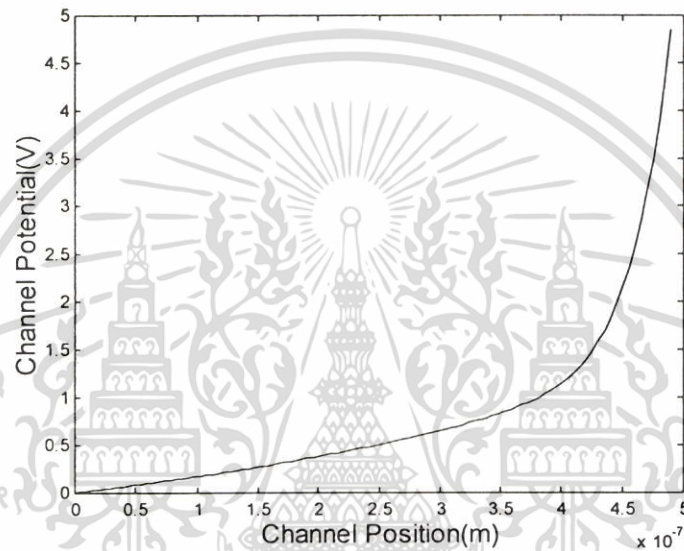
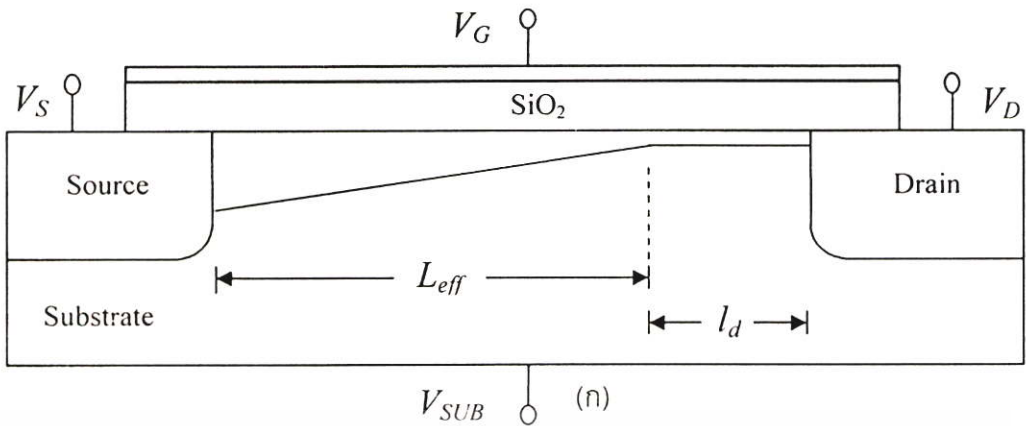
การคำนวณหากระแสเมื่อทรานซิสเตอร์ทำงานย่านอิมิตัวจะใช้สมการ (ข.3) โดยให้ $L_{eff} = L - l_d$ เมื่อ

$$l_d = l \ln \left[\frac{(V_{ds} - V_{dsat})}{l \mathcal{E}_c} + \frac{\mathcal{E}_m}{\mathcal{E}_c} \right]$$

$$\mathcal{E}_m = \left[\left(\frac{V_{ds} - V_{dsat}}{l} \right)^2 + \mathcal{E}_c^2 \right]^{1/2}$$

รูปที่ ข.1 แสดง (ก) ภาพตัดขวางของทรานซิสเตอร์ (ข) ผลการจำลองการกระจายตัวของความต่างศักย์ที่ผิวและ (ค) การกระจายตัวของความเข้มสนามไฟฟ้าในแนวนานกับช่องนำกระแสของเอ็นมอสทรานซิสเตอร์ ทรานซิสเตอร์ที่ใช้จำลองมีพารามิเตอร์ดังแสดงในตารางที่ ข.1 และได้รับการไบอัสให้ทำงานในย่านการทำงานอิมิตัว ($V_{GS} = 2.5 \text{ V}$ และ $V_{DS} = 5 \text{ V}$) จากรูปที่ ข.1 (ค) ทรานซิสเตอร์มีพฤติกรรมคล้ายกับทรานซิสเตอร์ที่ทำงานในย่านเชิงเส้น โดยเฉพาะอย่างยิ่งในบริเวณซอส(Source Section) โดยจะเห็นได้ว่าการกระจายตัวของความเข้มสนามไฟฟ้าที่เพิ่มขึ้นจากซอสไปเดรน แต่สนามไฟฟ้าที่เพิ่มขึ้นนี้มีค่าไม่มากนักเมื่อเปรียบเทียบกับบริเวณเดรน(Drain Section)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)

รูปที่ ข.1 (ก)ภาพตัดของเอ็นมอสทรานซิสเตอร์ (ข) ศักย์ไฟฟ้า และ(ค) ความเข้มสนามไฟฟ้าที่ผิวของช่องนำกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากการเกิดขึ้นของสถานะที่ผิวต่อมีความสัมพันธ์กับความเข้มข้นของไฟฟ้า[10] ทำให้ในบริเวณพื้นที่ส่วนขอบของสถานะที่ผิวต่อเกิดขึ้นน้อยกว่าสถานะที่ผิวต่อที่เกิดขึ้นในส่วนตรงกลาง ฟังก์ชันเอกซ์โปเนนเชียลเป็นฟังก์ชันที่มีพฤติกรรมคล้ายการกระจายตัวดังกล่าว จึงถูกเลือกใช้ในการสร้างแบบจำลองการกระจายตัวของสถานะที่ผิวต่อในวิชานีพนธ์ฉบับนี้ โดยสามารถประมาณค่าความหนาแน่นของสถานะที่ผิวต่อ (N_{it}) ณ จุดใด ๆ บนผิวของช่องนำกระแส (y) ได้จาก

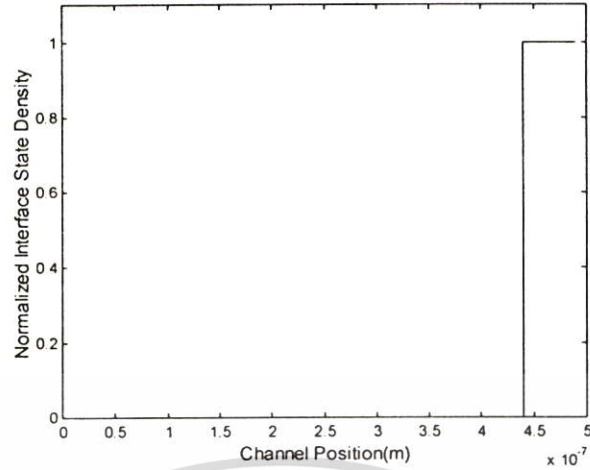
$$N_{it}(y) = N_{it0} \cdot e^{-\frac{y-L}{\gamma_d}} \quad (ข.7)$$

โดยที่ N_{it0} คือความหนาแน่นของสถานะที่ผิวต่อ ณ ตำแหน่งที่มีค่าสูงสุดด้านตรง γ_d คือระยะที่ความหนาแน่นของสถานะที่ผิวต่อมีค่าเท่ากับ $1/e$ เท่าของ N_{it0} โดยวัดจากจุดสิ้นสุดของช่องนำกระแสด้านตรง และ L คือความยาวของช่องนำกระแส

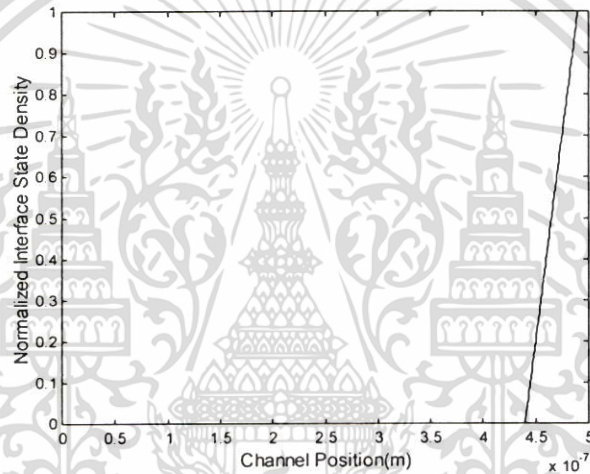
ตารางที่ ข.1 ค่าพารามิเตอร์ที่ใช้ในการจำลองทรานซิสเตอร์

พารามิเตอร์	ค่า
W (μm)	5
L (μm)	0.49
μ_0 (cm^2/Vs)	592.69
v_{sat} (cm/s)	9.10×10^6
θ (V^{-1})	0.23
a_0	0.66
ζ	4.03
N_a (cm^{-3})	4.64×10^{16}

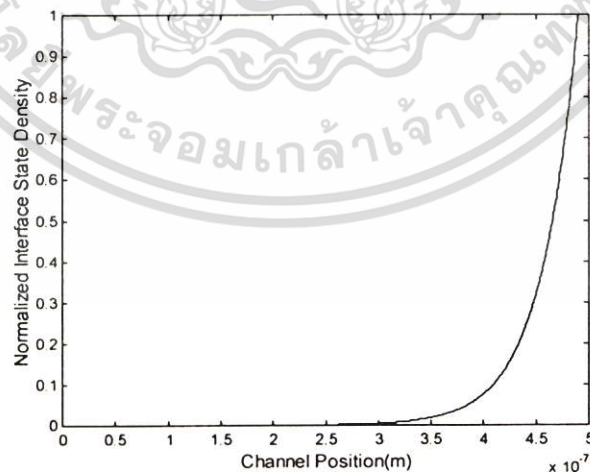
รูปที่ ข.2 แสดงการเปรียบเทียบแบบจำลองการกระจายตัวของสถานะที่ผิวต่อ (ก)แบบค่าเฉลี่ย (ข)แบบเชิงเส้น และ (ค)แบบเอกซ์โปเนนเชียล จากรูปแสดงให้เห็นว่าแบบจำลองการกระจายตัวของสถานะที่ผิวต่อแบบเอกซ์โปเนนเชียลสอดคล้องกับการกระจายตัวของความเข้มข้นของไฟฟ้ามากที่สุด แบบจำลองการกระจายตัวของสถานะที่ผิวต่อกล่าวจึงมีความเหมาะสมที่จะใช้ในการสร้างแบบจำลองการกระจายตัวของสถานะที่ผิวต่อ



(ก)



(ข)



(ค)

รูปที่ ข.2 การกระจายตัวของความหนาแน่นของสถานะที่ผิวต่อเมื่อใช้แบบจำลองการกระจายตัว

(ก)แบบค่าเฉลี่ย (ข)แบบเชิงเส้น และ(ค)แบบเอกซ์โปเนนเชียล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

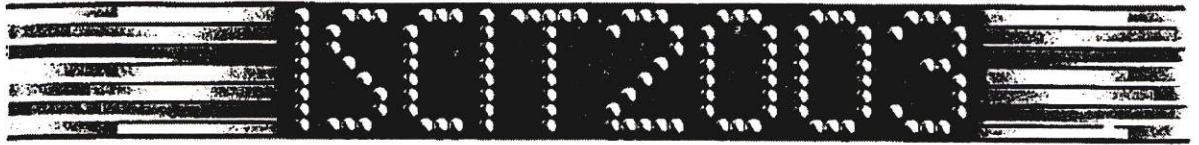
ภาคผนวก ค
ผลงานวิจัยที่รับการตีพิมพ์

1. Kasemsuwan V. and Chaisirithavornkul W. “A Physics-Based Bidirectional Model of Hot-Carrier-Induced nMOSFET Degradation Based on Exponential Interface State Profile”, **Proceedings The Third International Symposium on Communications and Information Technology**, September 3-5, 2003, Thailand, pp. 96-99

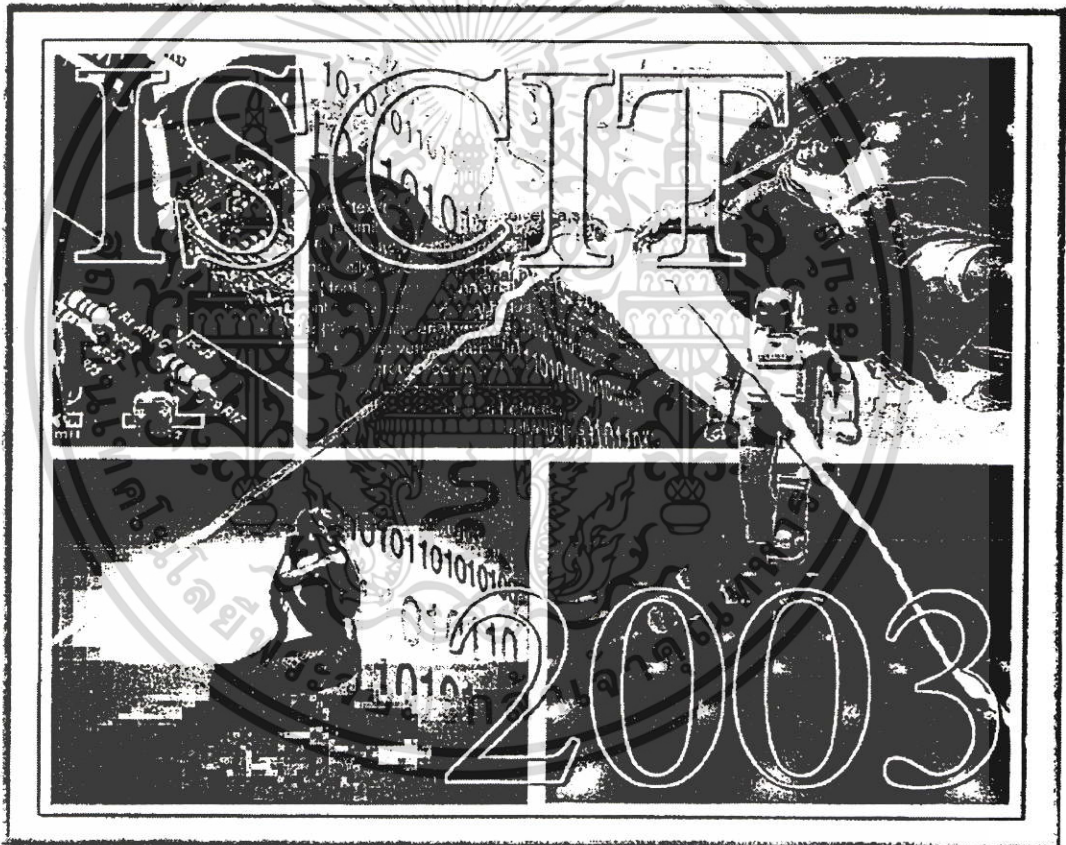
2. Chaisirithavornkul W. and Kasemsuwan V. “A Degradation DC Model of n-MOSFET Including Interface State Effects”, การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 26 (EECON-26) 6-7 พฤศจิกายน 2546, หน้าที่ 1386-1390



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Volume I
Proceedings
 The Third International Symposium
 on Communications and Information Technology
 September 3-5, 2003
 BP Samila Beach Hotel and Resort, Songkhla, Thailand



ISBN 974-644-437-9



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Session: S003		Wednesday, September 3, 2003
Room: Fueng-Fa		15.00 - 17.00
Computer Networks I		
S003-01	A FORENSIC ANALYSIS WITH RECORDS OF ADDRESS MAPPING <i>M. Kanamori, T. Kobayashi, S. Yamaguchi</i>	59
S003-02	REAL-TIME PATIENT MONITORING SYSTEM IN CCU USING SNMP PROTOCOL <i>S. Noimanee, P. Chairapa, S. Sopontummarak</i>	65
S003-03	SECURE SERVICE MIGRATION AMONG VIRTUAL ACTIVE NETWORKS <i>S. Mungsing, R. Sudananda</i>	69
S003-04	ADAPTIVE END-TO-END QOS MANAGEMENT FOR GROUP COMMUNICATION <i>S. Sue-Whong, H. K. Pung</i>	74
S003-05	THE IMPLEMENTATION OF INTRUSION DETECTION SYSTEM FOCUSED ON PORT VIOLATION <i>T. Kobayashi, M. Kanamori, S. Yamaguchi</i>	79
Session: S004		Wednesday, September 3, 2003
Room: Nang-Ngam		15.00 - 17.00
Circuits and Systems I		
S004-01	CMOS DISPERSIONLESS Q-ENHANCED SPIRAL INDUCTOR AND ITS RF APPLICATIONS <i>T. Sootapornth</i>	85
S004-02	AN INVESTIGATION INTO EFFECTIVE CHANNEL LENGTH EXTRACTION FOR A THIN FILM TRANSISTOR WITH A LIGHTLY-DOPED DRAIN-OFFSET DOMAIN <i>S. Ngaoaram, P. Kongsombo, S. Banerjee</i>	90
S004-03	A PHYSICS-BASED BIDIRECTIONAL MODEL OF HOT-CARRIER-INDUCED NMOSFET DEGRADATION BASED ON EXPONENTIAL INTERFACE STATE PROFILE <i>V. Kasemsawat, W. Chaisrithavornkul</i>	96
S004-04	FOM-OF-3-MHZ/PW CLASS AB S3I-CLASS AB SEAMLESS TWO-STEP SAMPLING SWITCHED-CURRENT CIRCUITS <i>W. San-Um, B. Srisuchinwong, S. Tamaratana, E. Yamrong</i>	100
S004-05	A STUDY ON THE HIC-LNA DEVELOPMENT FOR 820~850MHZ APPLICATIONS <i>K. T. Rim</i>	106
S004-06	CURRENT-MODE UNIVERSAL BIQUADRATIC FILTER USING CURRENT DIFFERENCING BUFFERED AMPLIFIERS <i>K. Klahaan, W. Tongvirat, W. Surakapontong</i>	110

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A Physics-Based Bidirectional Model of Hot-Carrier-Induced nMOSFET Degradation Based on Exponential Interface State Profile

Weerayoot Chaisirithavornkul and Varakorn Kasemsuwan
 Department of Electronics, Faculty of Engineering, King Mongkut's Institute of Technology
 Ladkrabang, Ladkrabang Dist., Bangkok, 10520, Thailand
 Phone: 66-2-326-4222 Ext.102, Fax: 66-2-739-2398, e-mail: kkvarako@kmitl.ac.th

Abstract

A bidirectional DC model of n-MOSFET using exponential interface state profile is proposed. The model employs single physically based exponential expression to describe localized distribution of the interface states along the channel. The saturation voltage as a function of a position along the channel due to localized interface states is taken into account. Several short-channel effects including vertical and lateral field degradations, saturation velocity, parasitic source-drain resistances, channel length modulation are included. The predictions of the model agree well with the experimental data.

1. Introduction

At present, MOS device size has been scaled down without proportional reduction of supply voltages resulting in very high electric field especially near the drain end. Such high electric field creates hot carriers causing long term reliability concerns of the device operation. One of the main concerns is the injection of high energy electrons resulting in localized interface trap generation.

Several attempts [1-5] have been proposed to model the device degradation due to interface trapping N_{it} . Hsu et al. [2] employed uniform distribution of N_{it} throughout the channel while Chung et al. [3] used uniform distribution of N_{it} only in the high field region (near the drain). The model accuracies are questionable as the interface trapping generation is a direct result of hot carriers which is caused by high electric field. It is well known that the electric field is not constant but increasing in the cosine hyperbolic trend [7] near the drain and thus uniform distribution is questionable. Chen et al. [1] and Leblebici et al. [4] proposed spatial dependent $N_{it}(y)$ in the linear form in damaged region and assumed zero elsewhere. In their model, such spatial dependent $N_{it}(y)$ has been however averaged to simplify the drain current expression and therefore the localized effects of $N_{it}(y)$ are not properly accounted for. In addition, two expressions are used to describe interface state profile causing a discontinuity in the model. Quader et al. [5] proposed the bidirectional model based on a uniform interface state in the high field regions. The uniform distribution is questionable as stated previously. The mobility as a function of $N_{it}(y)$ is again

assumed average value. In addition, the current deviation from the pre-stressed device is calculated using superposition principle which is invalid since effects of the interface states from source and drain ends are not completely uncorrelated.

In this paper, a bidirectional DC model of n-MOSFET using exponential interface state profile is proposed. The model employs single exponential expression to describe localized distribution of $N_{it}(y)$ making the prediction results continuous. The model does not assume any average value and thus fully accounts for localized effects of $N_{it}(y)$. The saturation voltage as a function of a position in the channel due to localized $N_{it}(y)$ is taken into account. The resulting model provides physical explanation of the drain current degradation.

2. Model

In this work, single expression of the interface state profile is employed and given as

$$N_{it}(y) = N_{it0} \cdot e^{-(y-\gamma_s)/\gamma_s} + N_{itL} \cdot e^{-(L-y)/\gamma_d} \quad (1)$$

where y , L , N_{it0} and N_{itL} are location along the channel, channel length, interface state densities at the source and drain ends respectively. γ_s and γ_d are fitting parameters used to determine the shape of the interface state profile as shown in Fig. 1.

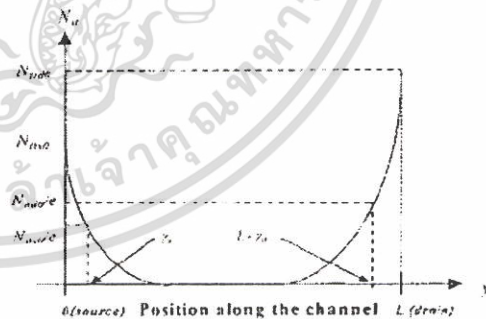


Figure 1. Interface state distribution profile.

As seen, the interface state at drain and source ends are described using single physically based exponential expression and thus the problem of the discontinuity in the current voltage characteristic created by interface state profile has been avoided. Eq. (1) will be used in developing DC model instead of employing an average value as conventionally done in other research works[1-5] and therefore the localization of interface state is taken into account properly.

The drain current of the hot-carrier-induced MOSFET is

$$I_D = WQ_m(y)v(y) \quad (2)$$

where W , $Q_m(y)$ and $v(y)$ are channel width, charge density and drift velocity given by

$$v(y) = \frac{\mu_{eff} E_c}{(1 + KN_{it}(y))(1 + \frac{E_c}{E_{cr}})}$$

and

$$\mu_{eff} = \frac{\mu_n}{1 + \theta(V_{gs} - V_{th})}$$

μ_n , E_{cr} , θ and K are low field mobility, lateral electric field, vertical mobility degradation factor and fitting parameter accounting for the mobility degradation due to interface state. $E_c(y)$ is critical electric field given by $E_{cr}(1 + KN_{it}(y))$ and E_{cr} is critical electric field of the pre-stressed devices[1].

The charge density $Q_m(y)$ is[1]

$$Q_m(y) = C_{ox}(V_{gs} - V_{th} - 2a_0V(y) - \Delta V_{FB}(y)) \quad (3)$$

where C_{ox} , V_{th} , a_0 , $V(y)$ and $\Delta V_{FB}(y)$ are capacitance, threshold voltage, a Taylor's series correction factor, channel potential and localized flat band voltage variation as a result of interface state given by $qN_{it}(y)/C_{ox}$ respectively.

Substituting (1) into $qN_{it}(y)/C_{ox}$ for $\Delta V_{FB}(y)$ and $Q_m(y)$ and $v(y)$ into (2) and integrating the result from the source to the drain ends yield the drain current in the linear region, I_{DL} , as

$$I_{DL} = \frac{W\mu_n C_{ox} [(V_{gs} - V_{th})(V_{ds}) - a_0(V_{ds}^2 - V_{gs}^2) - qV_{FB}(L_{eff})/C_{ox}]}{L + KN_{it}(L_{eff}) + V_{gs}/E_{cr}} \quad (4)$$

where

$$V_{FB}(L_{eff}) = V_{FB,0}(L_{eff} - 1) + \gamma_s N_{it} [A_1 \exp(L/\gamma_s) - \exp(-L/\gamma_s)]$$

$$V_{gs} = V_{gs} + \gamma_s N_{it} \left[1 - \left(\frac{L_{eff}}{L} \right) + \ln k \right]$$

$$\gamma_s = \frac{q}{C_{ox}} N_{it} \left[1 - \left(\frac{L_{eff}}{L} \right) + \ln k \right] \exp(-L/\gamma_s)$$

$$A_1(L_{eff}) = \frac{\eta_1}{L_{eff}} A_n(L_{eff}) + 2 \frac{(1 - \eta_1)}{L_{eff}^2} A_s(L_{eff})$$

$$k_1 = \exp(-L_{eff}/\gamma_s), \quad k_2 = \exp(-L_{eff}/\gamma_s)$$

and L_{eff} is the channel length L . The value of L_{eff} (see Fig. 2) will be modified to $L - L_d$ when device operates in the saturation region (discussed later). As seen, the current expression in (4) is a simple analytical expression and derived based local interface state in (1) without using an average value, \bar{N}_{it} .

The drain current in (4) assumes zero parasitic drain R_d and source resistances R_s . Such assumption is invalid especially for very short channel devices. To account for this effects, one can use the fact that $V_{gs} = V_{GS} - R_s I_D/L$, $V_{ds} = V_{DS} - R_d I_D$ and $V_s = V_{GS} + R_s I_D$ where V_{GS} , V_{DS} and V_s are actual applied voltages.

The drain current in (4) including R_d and R_s is therefore given by

$$I_{DC} = \frac{-B_2 - \sqrt{B_2^2 - 4B_1B_3}}{2B_1} \quad (5)$$

where

$$B_1 = (R_s + R_d) \left\{ \frac{1}{E_{cr}} + W\mu_{eff} C_{ox} (R_s + R_d) \right\}$$

$$B_2 = W\mu_{eff} C_{ox} \left\{ \frac{q}{C_{ox}} (R_s + R_d) A_1(L_{eff}) + 2a_0 (R_s + R_d + R_d) \right. \\ \left. - R_s (V_{GS}) + (V_{GS} - V_{th}) (R_s + R_d) \right. \\ \left. - (L + K \cdot A_n(L_{eff})) \frac{V_{GS}}{E_{cr}} \right\}$$

$$B_3 = W\mu_{eff} C_{ox} \left\{ (V_{GS} - V_{th})^2 (R_s + R_d) + a_0 (V_{GS}^2 - V_{th}^2) \right. \\ \left. - \frac{q}{C_{ox}} (V_{GS}) A_s(L_{eff}) \right\}$$

When the drain voltage V_{ds} is increased upto the onset of saturation voltage, V_{dsat} , electron at the drain end moves with the saturation velocity, v_{sat} , and the device is known to operate at the onset of the saturation region. If V_{ds} is greater than V_{dsat} , the point where electron moves with saturation velocity moves toward the source end and known as channel length modulation. In this case, device can be divided into two sections. The first section extends from the source end to the velocity saturation point, L_{eff} , which has channel potential of $V_{dsat}(L_{eff})$. The second section extends from the velocity saturation point to the drain end and is given by modulation length l_d .

One can find the drain current in the saturation region by substituting (3) into (2) with $v(y)$ replaced by v_{sat} as

$$I_{DS} = Wv_{sat} C_{ox} (V_{gs} - V_{th} - 2a_0V_{dsat}(L_{eff}) - \Delta V_{FB}(L_{eff})) \quad (6)$$

To compute $V_{dsat}(L_{eff})$, one has to replace V_{gs} , V_{ds} , V_s in (4) by $V_{gsat}(L_{eff})$, $V_{dsat} - I_{DS}R_d + V_s$ and $V_s - I_{DS}R_s$ respectively and equating the result to (6) to yield

$$V_{dsat}(L_{eff}) = (-H_1 - \sqrt{H_1^2 - 4 \cdot H_1 \cdot H_2}) / (2H_3) \quad (7)$$

where

$$H_1 = -2\alpha_0 \rho \left(\frac{1}{E_{ro}} + W\mu_{eff} C_{ox} R_s (1 + 2\alpha_0) \right) + W\mu_{eff} C_{ox} a_0$$

$$H_2 = \rho \left[V_{GS} - V_{TH} - q \frac{N_a(L_{eff})}{C_{ox}} \right] \left[\frac{1}{E_{ro}} + W\mu_{eff} C_{ox} R_s (1 + 2\alpha_0) \right]$$

$$- 2\alpha_0 \rho [L_{eff} + K \cdot A_0(L_{eff})]$$

$$- W\mu_{eff} C_{ox} \left[V_{GS} - V_{TH} - 2\alpha_0 \cdot V_S - \frac{q}{C_{ox}} A_1(L_{eff}) \right]$$

$$H_3 = \rho \left[V_{GS} - V_{TH} - \frac{qN_a(L_{eff})}{C_{ox}} \right] [L_{eff} + K \cdot A_0(L_{eff})]$$

$$\mu = \frac{WV_{eff} C_{ox}}{1 + WV_{eff} C_{ox} R_s}$$

To evaluate (6) and (7), one needs to know the value of L_{eff} . This L_{eff} can be obtained by applying a quasi two dimensional approximation (QTDA) to rectangular Gaussian box (shaded area in Fig. 2) in the second section including interface state given in (1) yields

$$\epsilon_s \int_0^{X_j} \int_0^{L_{eff}} E_x(L_{eff}) dx dz - \epsilon_{ox} \int_0^{L_{eff}} \int_0^{X_j} E_{ox}(y') dy' dz$$

$$- \epsilon_s \int_0^{L_{eff}} \int_0^{X_j} E_x(y') dx dz = \int_0^{L_{eff}} \int_0^{X_j} (Q_n + Q_p + Q_{it}) dx dy' dz \quad (8)$$

where X_j is junction depth and λ is a fitting parameter. Differentiating (8) with respect to y' and z gives a second order differential equation which can be solved subjected to proper boundary conditions, $E_x(y'=0) = E_c$ and $V(y'=l_d) = V_{ds}$, to give (9).

As seen, (9) has one unknown, i.e. l_d , and can be found using Newton-Raphson method. We found that l_d is obtained after a few iterations (less than 12 iterations with initial guessed l_d computed without interface states). It is instructive to note that the potential at the point of saturation velocity, $V_{dsat}(L_{eff})$, is not a constant. This is partly due to the fact that the interface state is changing along the channel.

Fig. 3 shows $V_{dsat}(L_{eff})$ as a function of V_{DS} from the proposed model. The fitting parameters N_{it0} , K and γ_d are $4.5 \times 10^{11} \text{ cm}^{-2}$, $4.9 \times 10^{12} \text{ cm}$ and $5.1 \times 10^{-6} \text{ cm}$ respectively. As seen, our model gives continuous curve while it was

shown discontinuous in Chen et al.[1]. Such discontinuity in $V_{dsat}(L_{eff})$ can cause discontinuity of the final drain current.

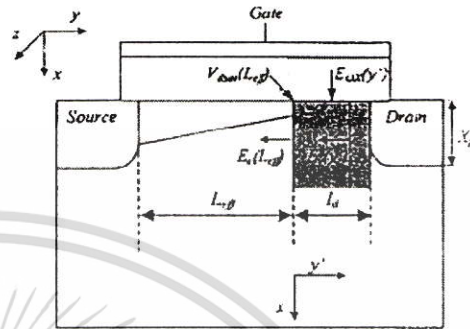


Figure 2. Cross section of MOSFET and Gaussian box.

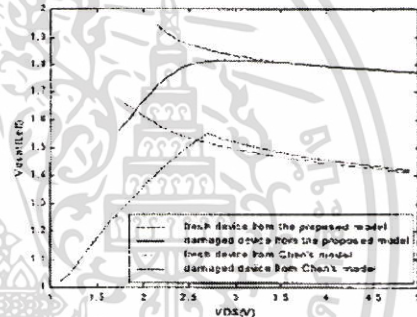


Figure 3. Saturation voltages $V_{dsat}(L_{eff})$ as a function of V_{DS} from the proposed model compared to Chen et al.[1], at $V_{GS} = 5 \text{ V}$.

3. Result and Discussion

The model results have been compared with the experimental data[4]. The device has the channel length L and width W of $1 \mu\text{m}$ and $10 \mu\text{m}$. Gate oxide thickness t_{ox} is 20 nm . Effective substrate doping concentration N_a is

$$V_{ds} = V_{dsat}(L_{eff}) + \frac{q}{C_{ox}} \left\{ N_a(L_{eff}) \left[\frac{\exp(t_d/l - L_d/\gamma_d) - \exp(-L_d/\gamma_d)}{(L_d - l)} \right] \frac{1 - N_{it0}}{2} \frac{1}{(l^2 - \gamma_d^2)} \right\}$$

$$+ \frac{q}{C_{ox}} \left\{ (e^{-L_d/\gamma_d} N_{it0} \gamma_d^2) \frac{1}{(l^2 - \gamma_d^2)} - \left[\frac{\exp(-L_d/\gamma_d) - \exp(l_d/l - L_d/\gamma_d)}{(l - \gamma_d)} \right] \frac{1 - N_{it0}}{(l + \gamma_d)} \right\} + E_c \cdot l \cdot \sin^2(\theta/\gamma_d)$$

where $l = \frac{\epsilon_s X_j}{\sqrt{2} C_{ox}}$

(9)

$5.0 \times 10^{16} \text{ cm}^{-3}$. μ_{0n} , v_{sat} , θ , a_0 , λ , R_s and R_d are $633 \text{ cm}^2/\text{Vs}$, $8.4 \times 10^6 \text{ cm/s}$, 0.11 V^{-1} , 0.58, 3.35 and 35Ω respectively. Because the post-stress device is performed in one direction, N_{it0} is therefore zero while N_{itd} is $4.5 \times 10^{11} \text{ cm}^{-2}$. K and γ_d are $4.9 \times 10^{12} \text{ cm}$ and $5.1 \times 10^{-6} \text{ cm}$. Fig. 4 shows a comparison of pre- and post-stress current-voltage characteristic. As seen, a good agreement between the predictions from this model and the experimental data [4] over a wide range of biasing conditions is obtained. It is noticed that the effect of the interface state is obvious in the linear region while it is negligible in the saturation region. This is because the modulation length l_d increases for an increasing V_{DS} making the effect of the interface state, mostly located near the drain, less pronounced.

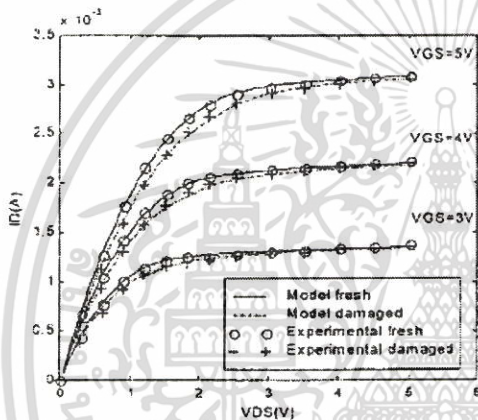


Fig. 4 Comparison of pre- and post-stress I_D - V_{DS} characteristic. Degraded device ($W = 10 \mu\text{m}$, $L = 1 \mu\text{m}$, $t_{ox} = 20 \text{ nm}$) was stressed at $V_{DS} = 6.5 \text{ V}$, $V_{GS} = 2.6 \text{ V}$ for 423 hours [4].

Our model can be extended to include the effect of time dependent degradation (age). To calculate generation of interface state, one can use ΔN_{it} generation expression [6]

$$\Delta N_{it} = C \left[\frac{I_d}{W} e^{-\frac{E_m}{kT}} \right]^n \quad (10)$$

where C and n are fitting parameters. λ , ϕ_{in} , E_m and t are electron mean free path, critical energy that electron possess to create interface state (3.7 eV), maximum lateral

electric field in the channel and time for this stressing respectively. The generated ΔN_{it} is then used in the purposed model to predict the drain current for a given stressing time.

4. Conclusion

A physics-based bidirectional model of n-MOSFET including interface state effects is proposed. The model does not use an average value of $N_{it}(y)$ and thus localized effects are accounted for properly. Single physically exponential interface state expression is used in developing model making model continuous over a wide range of biasing conditions. The predictions of the model agree well with the experimental data[4].

5. Acknowledgement

This work is supported by Thailand Research Fund (TRF) (grant no. PDF/74/2544).

6. References

- [1] Y.S. Chen, T.H. Tang and S.L. Jang, "Modeling of hot-carrier-stressed characteristics of nMOSFETs," Solid-State Electronics, V. 39, pp. 75-81, 1996.
- [2] F.-C. Hsu and S. Tam, "Relationship between MOSFET degradation and hot-electron-induced interface-state generation," IEEE Electron Devices Lett., Vol. 5, pp. 51-52 Feb. 1984.
- [3] J.E. Chung, P.K. Ko and C. Hu, "A model for hot-electron-induced MOSFET linear current degradation based on mobility reduction due to interface-state generation," IEEE Trans. Electron Devices, Vol. 38, No. 6, pp.1362-1370, Jun. 1991.
- [4] Y. Leblebici and S.M. Kang, "Modeling of nMOS transistors for simulation of hot-carrier-induced device and circuit degradation," IEEE Trans. Comp-Aided Design, Vol. 11, pp. 235-246, Feb. 1992.
- [5] K.N. Quader, C.C. Li, R. Tu, E. Rosenbaum, P. Ko and C. Hu, "A bidirectional NMOSFET current reduction model for simulation of hot-carrier-induced circuit degradation," IEEE Trans. Electron Devices, Vol.40, pp. 2245-2254, Jun. 1993.
- [6] C. Hsu, S.C. Tam, F.-C. Hsu, P.-K. Ko, T.-Y. Chan and K. W. Terrill, "Hot-Electron-Induced MOSFET Degradation-Model: Monitor, and Improvement," IEEE Trans. Electron Devices, Vol. 32, No. 2, pp. 375-385, Feb. 1985.
- [7] W. Li, J. S. Yuan, S. Chellur, J. Zhou and A. S. Oates, "An improved substrate current model for deep submicron MOSFETs," Solid State Electronics, Vol. 44, pp. 1985-1988.

การประชุมวิศวกรรมไฟฟ้า ครั้งที่ 26
26th Electrical Engineering Conference

Volume III



NEC



Seagate
We turn on ideas



ABB



AIS



6-7 พฤศจิกายน 2546

โรงแรมโกลเด้นแลนด์ ชะอำ จ.เพชรบุรี

ดำเนินการจัดประชุมโดย

ภาควิชาวิศวกรรมไฟฟ้าและภาควิชาเทคโนโลยีไฟฟ้าอุตสาหกรรม
คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ

E
E
C
O
N



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- EL33 การพัฒนากระบวนการโลหะสำหรับเทคโนโลยีวงจรรวมซีมอสระดับ 5 ไมครอน
ในประเทศไทย 1371
The Development of Metallization for 5 μm CMOS Integrated Circuits Technology
in Thailand
รังสรรค์ เมืองเทือก ทรงพล รอดทอง
โสภณ พรหมชัย เคิมพงษ์ เทีชรกุล
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
- EL34 การพัฒนาวัสดุความเที่ยงตรงสูงสำหรับวงจรรวม CMOS ขนาดเกด 5 ไมครอน
ที่มีกระบวนการถ่ายแบบ 11 ชั้น 1375
Development of High Quality Masks for 5-Micron CMOS Integrated Circuit with
11-Layer Lithographic Processes
ภาวีน สยามชัย จีปโยค ตันจ้ประพันธ์ อธิวิ ฤทธาภรณ์
ศูนย์เทคโนโลยีไมโครอิเล็กทรอนิกส์
ศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ
- EL35 บทความตีพิมพ์ 1381
Impact of p-Well Implantation Parameters Compatible with Deep Submicron CMOS
Technology on Junction Leakage
A. Poyai I. Rittaporn R. Rooyackers
E. Simoen C. Claeys
Thai Microelectronics Center
National Electronics and Computer Technology Center
Interuniversity Microelectronics Center, Belgium
Katholieke Universiteit Leuven, Belgium
- EL36 บทความตีพิมพ์ 1386
A Degradation DC Model of n-MOSFET Including Interface State Effects
Weerayoot Chaisirithavornkul Varakorn Kasemsuwan
King Mongkut's Institute of Technology Ladkrabang
- EL37 การพัฒนากระบวนการปลูกฟิล์มโลหะหลายชั้นด้วยเทคนิคสไปเตอร์ริงสำหรับการสร้าง
วงจรรวม 1391
Development of Multi-layer Metallisation using Sputtering Technique for Integrated
Circuit Fabrication
ภาวณ แซ่จอก กิตติ เสนามูรณ์ สุวัฒน์ ไตภักทพันธ์
ภาวีน สยามชัย อธิวิ ฤทธาภรณ์
ศูนย์เทคโนโลยีไมโครอิเล็กทรอนิกส์
ศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ

A Degradation DC Model of n-MOSFET Including Interface State Effects

Weerayoot Chaisirithavomkul and Varakorn Kasemsuwan
 Department of Electronics, Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang,
 Ladkrabang Dist., Bangkok, 10520, Thailand
 Phone: 66-2-326-4222 Ext.102, Fax: 66-2-739-2398, e-mail: kkvarako@kmitl.ac.th

Abstract

A degradation DC model of n-MOSFET using exponential interface state profile is proposed. The model employs single physically based exponential expression to describe localized distribution of the interface states along the channel. The saturation voltage as a function of a position along the channel due to localized interface states is taken into account. Several short-channel effects including vertical and lateral field degradations, saturation velocity, parasitic source-drain resistances, channel length modulation are included. The predictions of the model agree well with the experimental data.

Keywords: interface state, exponential profile, DC model, MOSFET degradation

1. Introduction

At present, MOS device size has been scaled down without proportional reduction of supply voltages resulting in very high electric field especially near the drain end. Such high electric field creates hot carriers causing long term reliability concerns of the device operation. One of the main concerns is the injection of high energy electrons resulting in localized interface trap generation.

Several attempts [1-5] have been proposed to model the device degradation due to interface trapping N_{it} . Hsu et al.[2] employed uniform distribution of N_{it} throughout the channel while Chung et al.[3] used uniform distribution of N_{it} only in the high field region (near the drain). The model accuracy is questionable as the interface trapping generation is a direct result of hot carriers which is caused by high electric field. It is well known that the electric field is not constant but increasing in the cosine hyperbolic trend [7] near the drain and thus uniform distribution is questionable. Chen et al. [1] and Leblebici et al.[4] proposed spatial dependent $N_{it}(y)$ in the linear form in damaged region and assumed zero elsewhere. In their model, such spatial dependent $N_{it}(y)$ has been however averaged to simplify the drain current expression and therefore the localized effects of $N_{it}(y)$ are not properly accounted for. In addition, two expressions are used to describe interface state profile causing a discontinuity in the model. Quader et al.[5] proposed the bidirectional model based on a uniform interface state in the high field regions. The uniform distribution is questionable as stated previously. The mobility as a function of $N_{it}(y)$ is again assumed average value. In addition, the current deviation from the pre-stressed device is calculated using superposition principle which is invalid since effects of the interface states from source and drain ends are not completely uncorrelated.

In this paper, a degradation DC model of n-MOSFET using exponential interface state profile is proposed. The model employs single exponential expression to describe localized distribution of $N_{it}(y)$ making the prediction results continuous. The model does not assume any average value and thus fully accounts for localized effects of $N_{it}(y)$. The saturation voltage as a function of a position in the channel due to localized $N_{it}(y)$ is taken into account. The resulting model provides physical explanation of the drain current degradation.

2. Model

In this work, single expression of the interface state profile is employed and given as

$$N_{it}(y) = N_{it,so} \cdot e^{-(y/\gamma_s)} + N_{it,do} \cdot e^{-(y-L)/\gamma_d} \quad (1)$$

where y , L , $N_{it,so}$ and $N_{it,do}$ are location along the channel, channel length, interface state densities at the source and drain ends respectively. γ_s and γ_d are fitting parameters used to determine the shape of the interface state profile as shown in Fig. 1. As seen, the interface state at drain and source ends are described using single physically based exponential expression and thus the problem of the discontinuity in the current voltage characteristic created by interface state profile has been avoided. Eq. (1) will be used in developing DC model instead of employing an average value as conventionally done in other research works[1-5] and therefore the localization of interface state is taken into account properly.

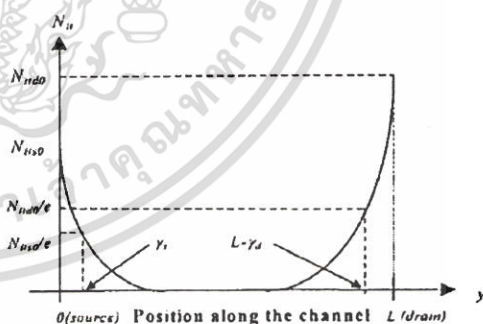


Fig. 1 Interface state distribution profile.

The drain current of the hot-carrier-induced MOSFET is

$$I_D = W Q_m(y) v(y) \quad (2)$$

where W , $Q_m(y)$ and $v(y)$ are channel width, charge density and drift velocity given by

$$v(y) = \frac{\mu_{eff}}{(1 + KN_n(y))(1 + \frac{E_y}{E_c(y)})} \cdot E_y$$

and

$$\mu_{eff} = \frac{\mu_0}{1 + \theta(V_{gs} - V_{TH})}$$

μ_0 , E_y , θ and K are low field mobility, lateral electric field, vertical mobility degradation factor and fitting parameter accounting for the mobility degradation due to interface state. $E_c(y)$ is critical electric field given by $E_{c0}(1 + KN_n(y))$ and E_{c0} is critical electric field of the pre-stressed devices [1].

The charge density $Q_m(y)$ is [1]

$$Q_m(y) = C_{ox}(V_{gs} - V_{TH} - 2\alpha_0 V(y) - \Delta V_{FB}(y)) \quad (3)$$

where C_{ox} , V_{TH} , α_0 , $V(y)$ and $\Delta V_{FB}(y)$ are capacitance, threshold voltage, a Taylor's series correction factor, channel potential and localized flat band voltage variation as a result of interface state given by $qN_n(y)/C_{ox}$ respectively.

Substituting (1) into $qN_n(y)/C_{ox}$ for $\Delta V_{FB}(y)$ and $Q_m(y)$ into (2) and integrating the result from the source to the drain ends yield the drain current in the linear region, I_{DL} , as

$$I_{DL} = \frac{W\mu_{eff}C_{ox} \left[(V_{gs} - V_{TH})(V_{ds} - V_{TH}) - \alpha_0(V_{ds}^2 - V_{TH}^2) - qV_{ds}A_1(L_{eff})/C_{ox} \right]}{L_{eff} + K\alpha_0(L_{eff}) - V_{ds}/E_{cs}} \quad (4)$$

where

$$A_1(L_{eff}) = -\gamma_1 N_{it0}(k_1 - 1) + \gamma_2 N_{it0} \left[k_2 \exp(-L/\gamma_d) - \exp(-L/\gamma_s) \right]$$

$$A_1(L_{eff}) - \gamma_2^2 N_{it0} \left(1 - \frac{L_{eff}}{\gamma_s} + 1 \right) k_1$$

$$+ \gamma_2^2 N_{it0} \left(1 + \frac{L_{eff}}{\gamma_d} - 1 \right) / k_2 \exp(-L/\gamma_d)$$

$$A_1(L_{eff}) = \frac{\eta_1}{L_{eff}} A_0(L_{eff}) + 2 \frac{(1 - \eta_1)}{L_{eff}^2} A_1(L_{eff})$$

$$k_1 = \exp(-L_{eff}/\gamma_1), \quad k_2 = \exp(-L_{eff}/\gamma_2)$$

and L_{eff} is the channel length L . The value of L_{eff} (see Fig. 2) will be modified to $L - I_d$ when device operates in the saturation region (discussed later). As seen, the current expression in (4) is a simple analytical expression and derived based local interface state in (1) without using an average value, \bar{N}_n .

The drain current in (4) assumes zero parasitic drain R_d and source resistances R_s . Such assumption is invalid especially for very short channel devices. To account for these effects, one can use the fact that $V_{gs} = V_{GS} - R_s I_{DL}$, $V_d = V_D - R_d I_{DL}$ and $V_s = V_S + R_s I_{DL}$ where V_{GS} , V_D and V_S are actual applied voltages.

The drain current in (4) including R_d and R_s is therefore given by

$$I_{DL} = \frac{-B_2 - \sqrt{B_2^2 - 4 \cdot B_1 \cdot B_3}}{2B_1} \quad (5)$$

where

$$B_1 = (R_s + R_d) \left\{ \frac{1}{E_{cs}} + W\mu_{eff}C_{ox}(R_s - \alpha_0(R_s - R_d)) \right\}$$

$$B_2 = W\mu_{eff}C_{ox} \left\{ \frac{q}{C_{ox}}(R_s + R_d)A_2(L_{eff}) + 2\alpha_0(R_s \cdot V_s - R_d \cdot V_D) \right. \\ \left. - R_s(V_{DS}) + (V_{GS} - V_{TH})(R_s + R_d) \right. \\ \left. - (L + K \cdot A_0(L_{eff}) + \frac{V_{DS}}{E_{cs}}) \right\}$$

$$B_3 = W\mu_{eff}C_{ox} \left\{ (V_{GS} - V_{TH})(V_{DS}) - \alpha_0(V_{DS}^2 - V_s^2) \right. \\ \left. - \frac{q}{C_{ox}}(V_{DS})A_2(L_{eff}) \right\}$$

When the drain voltage V_{ds} is increased upto the onset of saturation voltage, V_{dsat0} , electron at the drain end moves with the saturation velocity, v_{sat} , and the device is known to operate at the onset of the saturation region. If V_{ds} is greater than V_{dsat0} , the point where electron moves with saturation velocity moves toward the source end and known as channel length modulation. In this case, device can be divided into two sections. The first section extends from the source end to the velocity saturation point, L_{eff} , which has channel potential of $V_{dsat}(L_{eff})$. The second section extends from the velocity saturation point to the drain end and is given by modulation length L_d .

One can find the drain current in the saturation region by substituting (3) into (2) with $v(y)$ replaced by v_{sat} as

$$I_{DS} = WC_{ox}(V_{gs} - V_{TH} - 2\alpha_0 V_{dsat}(L_{eff}) - \Delta V_{FB}(L_{eff}))v_{sat} \quad (5)$$

To compute $V_{dsat}(L_{eff})$, one has to replace V_{ds} , V_d , V_s in (4) by $V_{dsat}(L_{eff})$, $V_{dsat} + I_{DS}R_s + V_S$ and $V_S + I_{DS}R_s$ respectively and equating the result to (6) to yield

$$V_{dsat}(L_{eff}) = (-H_2 - \sqrt{H_2^2 - 4 \cdot H_1 \cdot H_3}) / (2H_1) \quad (7)$$

where

$$H_1 = -2\alpha_0 \rho \left\{ \frac{1}{E_{cs}} + W\mu_{eff}C_{ox}R_s(1 + 2\alpha_0) \right\} - W\mu_{eff}C_{ox}\alpha_0$$

$$H_2 = \rho \left\{ (V_{GS} - V_{TH}) - \frac{qN_n(L_{eff})}{C_{ox}} \right\} \left[\frac{1}{E_{cs}} - W\mu_{eff}C_{ox}R_s(1 + 2\alpha_0) \right]$$

$$- 2\alpha_0 \rho [L_{eff} + K \cdot A_0(L_{eff})]$$

$$- W\mu_{eff}C_{ox} \left[V_{GS} - V_{TH} - 2\alpha_0 \cdot V_s - \frac{q}{C_{ox}} A_1(L_{eff}) \right]$$

$$H_3 = \rho \left[(V_{GS} - V_{TH}) - \frac{qN_n(L_{eff})}{C_{ox}} \right] [L_{eff} + K \cdot A_0(L_{eff})]$$

$$\rho = \frac{Wv_{sat}C_{ox}}{1 + Wv_{sat}C_{ox}R_s}$$

To evaluate (6) and (7), one needs to know the value of L_{eff} . This L_{eff} can be obtained by applying a quasi two dimensional approximation (QTDA) to rectangular Gaussian box (shaded area in Fig. 2, which is

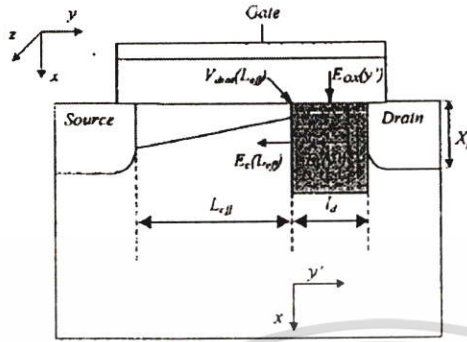


Fig. 2 Cross section of MOSFET and Gaussian box.

known as velocity saturation region, VSR) in the second section including interface state given in (1) as

$$\begin{aligned}
 & \epsilon_{ox} \int_0^{y'} E_{ox}(L_{eff}) dx dz - \epsilon_{ox} \int_0^{y'} E_{ox}(y') dy' dz \\
 & - \epsilon_s \int_0^{y'} E_s(y') dx dz = \int_0^{y'} \int_0^{L_{eff}} (Q_{it} + Q_{d1} + Q_{d2}) dx dy' dz
 \end{aligned} \quad (8)$$

where X_j is junction depth and λ is a fitting parameter. Differentiating (8) with respect to y' and z gives a second order differential equation which can be solved subjected to proper boundary conditions, $E_s(y'=0) = E_c$ and $V(y'=L_d) = V_{ds}$, to give (9).

$$V_{ds} = V_{th}(L_{eff}) + \frac{q}{C_{ox}} \left\{ \frac{N_a(L_{eff}) + \left[\frac{\exp(l_d/l - l_d/\gamma_s) - \exp(l_d/\gamma_s - l_d/l)}{(y_s - l)} \right] \frac{l \cdot N_{sub} + N_{it} \cdot \gamma_s^2}{2(l^2 - \gamma_s^2)}}{1 + (e^{-l/\lambda} \cdot N_{it} \cdot \gamma_s^2) / (l^2 - \gamma_s^2)} - \left[\frac{\exp(-l_d/l - L_{eff}/\gamma_s) - \exp(l_d/l - L_{eff}/\gamma_s)}{(l - \gamma_s)} \right] \frac{l \cdot N_{sub}}{2(l + \gamma_s)} \right\} + E_c \cdot l \cdot \sinh(l_d/l) \quad (9)$$

where $l = \sqrt{\frac{\epsilon_s X_j}{\lambda C_{ox}}}$

As seen, (9) has one unknown, i.e. l_d , and can be found using Newton-Raphson method. We found that l_d is obtained after a few iterations (less than 12 iterations with initial guessed l_d computed without interface states). It is instructive to note that the potential at the point of saturation velocity, $V_{th}(L_{eff})$, is not a constant. This is partly due to the fact that the interface state is changing along the channel.

3. Result and Discussion

The model results have been compared with the experimental data[4]. The device has the channel length L and width W of $1\mu m$ and $10\mu m$. Gate oxide thickness t_{ox} is $20nm$. Effective substrate doping concentration N_a is $5.0 \times 10^{16} cm^{-3}$. μ_n , v_{sat} , θ , a_0 , λ , R_s and R_d are $633 cm^2/Vs$, $8.4 \times 10^6 cm/s$, $0.11 V^{-1}$, 0.58 , 3.35 and 35Ω respectively. Because the post-stress device is performed in one direction, N_{it} is therefore zero while N_{it} is $4.5 \times 10^{11} cm^{-2}$. K and γ_d are $4.9 \times 10^{12} cm$ and $5.1 \times 10^{-6} cm$. Fig. 3 shows calculation of l_d as a function

of V_{DS} . As seen, the damaged device (DD) can reach saturation region prior to the fresh device (FD). This is because the interface state charges in the DD make the channel less inverted resulting in higher resistance than that of the FD. This higher resistance causes higher lateral electric field and thus enabling electrons to reach saturation velocity more rapidly. One can also notice

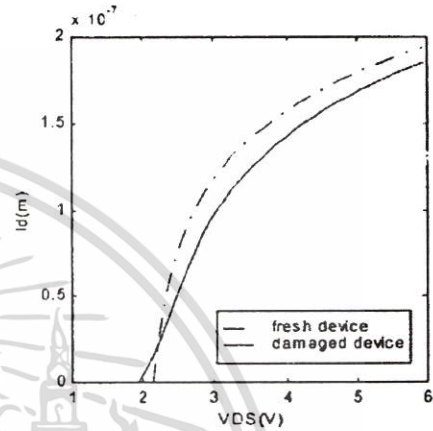


Fig. 3 Comparison of channel modulation length l_d as a function of V_{DS} for fresh and damaged device at $V_{GS} = 5V$

that l_d in the FD is larger than l_d in the DD for large V_{DS} . This is attributed to the fact that the electron mobility in the DD is less than that of the FD as a result of interface state scattering. Such lower mobility requires larger applied V_{DS} to have electron move with the saturation velocity. From Fig. 3, l_d is the same for both DD and FD when V_{DS} is $2.25 V$. It is obvious that, at such V_{DS} , the effect of smaller inversion charge due to the interface state compensates for the effect of lower electron mobility mentioned previously.

Fig. 4 shows $V_{th}(L_{eff})$ as a function of V_{DS} from the proposed model. As seen, our model gives continuous curve while it was shown discontinuous in Chen et al.[1]. Such discontinuity in $V_{th}(L_{eff})$ can cause discontinuity of the final drain current.

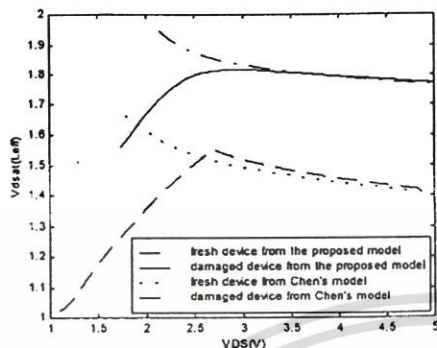


Fig. 4 Saturation voltages $V_{sat}(L_{eff})$ as a function of V_{DS} from the proposed model compared to Chen et al. [1], at $V_{GS} = 5$ V.

Fig. 5 shows a comparison of pre- and post-stress current-voltage characteristic. As seen, a good agreement between the predictions from this model and the experimental data [4] over a wide range of biasing conditions is obtained. It is noticed that the effect of the interface state is obvious in the linear region while it is negligible in the deep saturation region. This is because when the device is operated under large V_{DS} , l_d of DD is less than that of FD (see Fig. 3) while V_{DSAT} of the DD is slightly greater than that of FD (see Fig. 4). These two characteristics compensate each other resulting in the drain currents from both DD and FD being approximately the same.

Our model can be extended to include the effect of time dependent degradation (age). To calculate generation of interface state, one can use ΔN_{it} generation expression [6]

$$\Delta N_{it} = C \left[t \frac{I_d}{W} e^{\frac{qV_{DS}}{kT}} \right]^n \quad (10)$$

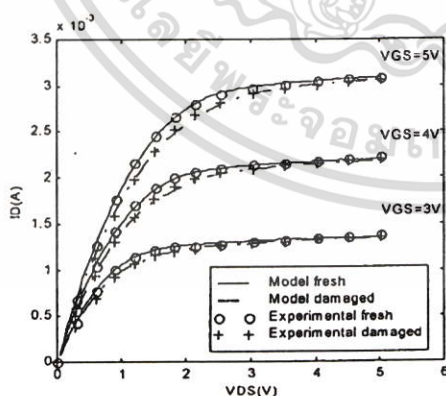


Fig. 5 Comparison of pre- and post-stress I_D - V_{DS} characteristic. Degraded device ($W = 10 \mu\text{m}$, $L = 1 \mu\text{m}$, $t_{ox} = 20 \text{ nm}$) was stressed at $V_{DS} = 6.5$ V, $V_{GS} = 2.6$ V for 423 hours [4].

where C and n are fitting parameters. λ , ϕ_{it} , E_m and t are electron mean free path, critical energy that electron possess to create interface state (3.7 eV), maximum lateral electric field in the channel and time for this stressing respectively. The generated ΔN_{it} is then used in the proposed model to predict the drain current for a given stressing time.

4. Conclusion

A degradation DC model of n-MOSFET including interface state effects is proposed. The model does not use an average value of $N_{it}(y)$ and thus localized effects are accounted for properly. Single physically exponential interface state expression is used in developing model making model continuous over a wide range of biasing conditions. The predictions of the model agree well with the experimental data [4].

5. Acknowledgement

This work is supported by Thailand Research Fund (TRF) (grant no. PDF/74/2544).

References

- [1] Y.S. Chen, T.H. Tang and S.L. Jang, "Modeling of hot-carrier-stressed characteristics of nMOSFETs," *Solid-State Electronics*, V.39, pp. 75-81, 1996.
- [2] F.-C. Hsu and S. Tam, "Relationship between MOSFET degradation and hot-electron-induced interface-state generation," *IEEE Electron Devices Lett.*, Vol. 5, pp.50-52, Feb. 1984.
- [3] J.E. Chung, P.K. Ko and C. Hu, "A model for hot-electron-induced MOSFET linear current degradation based on mobility reduction due to interface-state generation," *IEEE Trans. Electron Devices*, Vol. 38, No. 6, pp.1362-1370, Jun. 1991.
- [4] Y. Leblebici and S.M. Kang, "Modeling of nMOS transistors for simulation of hot-carrier-induced device and circuit degradation," *IEEE Trans. Comp-Aided Design*, Vol. 11, pp. 235-246, Feb. 1992.
- [5] K.N. Quader, C.C. Li, R. Tu, E. Rosenbaum, P. Ko and C. Hu., "A bidirectional NMOSFET current reduction model for simulation of hot-carrier-induced circuit degradation," *IEEE Trans. Electron Devices*, Vol.40, pp. 2245-2254, Jun. 1993.
- [6] C. Hsu, S.C. Tam, F.-C. Hsu, P.-K. Ko, T.-Y. Chan and K. W. Terrill, "Hot-Electron-Induced MOSFET Degradation-Model, Monitor, and Improvement," *IEEE Trans. Electron Devices*, Vol. 32, No. 2, pp. 375-385, Feb. 1985.
- [7] W. Li, J. S. Yuan, S. Chetlur, J. Zhou and A. S. Oates, "An improved substrate current model for deep submicron MOSFETs," *Solid State Electronics*, Vol. 44, pp. 1985-1988.



Mongkut's
(KMITL).

Weerayoot Chaisirithavornkul received the B.Sc. degree in physics from Khon Kaen University, Thailand in 1996. His current research interest are in the field of MOSFET modeling and micro controller applications. He is currently a master degree student in Department of Electronics Engineering, King

Institute of Technology Ladkrabang



associate professor in the Department of Electronics Engineering, KMITL. His research interests include device modeling and analog integrated circuit design.

Varakorn Kasemsuwan received the B.Eng. degree in electronics from King Mongkut's Institute of Technology Ladkrabang(KMITL) in 1990 and MS.EE. and Ph.D. degrees from electrical engineering from the University of Pittsburgh in 1993 and 1997 respectively. He is currently



ประวัติผู้เขียน

ชื่อ	นายวีระยุทธ ชัยศิริถาวรกุล
วัน เดือน ปีเกิด	16 กุมภาพันธ์ 2517
สถานที่เกิด	จังหวัดขอนแก่น
ประวัติการศึกษา	2539 วิทยาศาสตรบัณฑิต(ฟิสิกส์) คณะวิทยาศาสตร์ มหาวิทยาลัยขอนแก่น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้