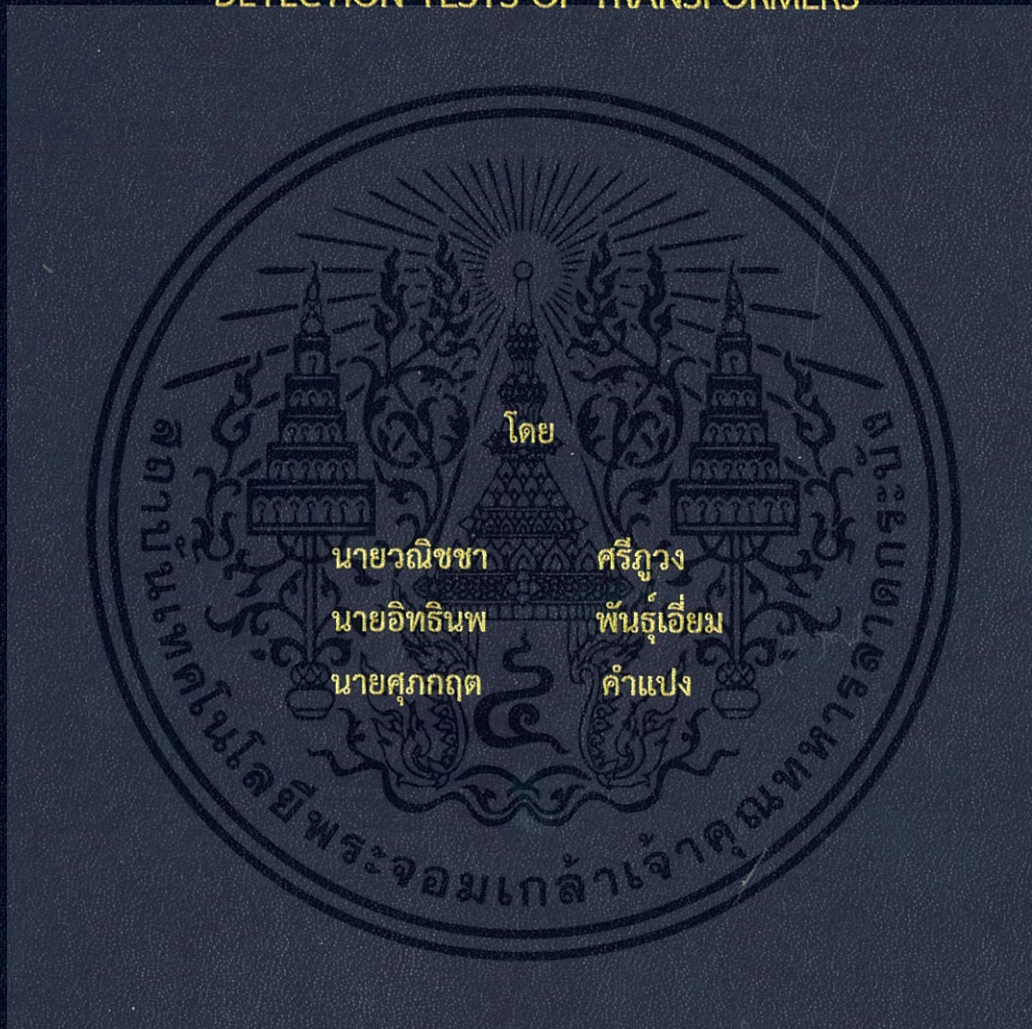


การประยุกต์ใช้คอนเวอร์เตอร์หนึ่งเฟสสำหรับการทดสอบการตรวจจับการเกิดดิซชาร์จ
บางส่วนในหม้อแปลง

APPLICATION OF A SINGLE PHASE CONVERTER FOR PARTIAL DISCHARGE
DETECTION TESTS OF TRANSFORMERS



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต
ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2559

การประยุกต์ใช้คอนเวอร์เตอร์หนึ่งเฟสสำหรับการทดสอบการตรวจจับการเกิดดิสชาร์จ
บางส่วนในหม้อแปลง

APPLICATION OF A SINGLE PHASE CONVERTER FOR PARTIAL DISCHARGE
DETECTION TESTS OF TRANSFORMERS



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต

ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2559

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATION OF A SINGLE PHASE CONVERTER FOR PARTIAL DISCHARGE
DETECTION TESTS OF TRANSFORMERS



THIS PROJECT SUBMITTED IN PARTIAL FULFILLMENT OF THE REQUIREMENT
FOR THE BACHELOR DEGREE IN ELECTRICAL ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2016

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปีการศึกษา 2559

การประยุกต์ใช้คอนเวอร์เตอร์หนึ่งเฟสสำหรับการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วน
ในหม้อแปลง

APPLICATION OF A SINGLE PHASE CONVERTER FOR PARTIAL DISCHARGE DETECTION
TESTS OF TRANSFORMERS



นายวณิชชา
นายอิทธิพนพ
นายศุภกฤต

ศรีภูวง
พันธ์เอี่ยม
คำแปง

อาจารย์ที่ปรึกษา

ผู้ช่วยศาสตราจารย์ ดร.พีรวุฒิ ยุทธโกวิท

ผู้ช่วยศาสตราจารย์ วรศิลป์ ลิ้มเจริญ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเพื่อการศึกษาเท่านั้น เมื่อผู้ยืมได้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ปีการศึกษา 2559

ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การประยุกต์ใช้คอนเวอร์เตอร์หนึ่งเฟสสำหรับการทดสอบการตรวจจับการเกิด
ดิสชาร์จบางส่วนในหม้อแปลง

ผู้จัดทำ

1. นายวณิชชา ศรีภูวง
2. นายอิทธิพนธ์ พันธุ์เอี่ยม
3. นายศุภกฤต คำแปง



..... อาจารย์ที่ปรึกษา
(ผู้ช่วยศาสตราจารย์ ดร.พีรวุฒิ ยุทธโกวิท)

..... อาจารย์ที่ปรึกษาร่วม
(ผู้ช่วยศาสตราจารย์ วรศิลป์ ลิ้มเจริญ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การประยุกต์ใช้คอนเวอร์เตอร์หนึ่งเฟสสำหรับการทดสอบการตรวจจับการเกิด
ดิสชาร์จบางส่วนในหม้อแปลง

นายวณิชชา	ศรีภูวง
นายอิทธิเทพ	พันธุ์เอี่ยม
นายศุภกฤต	คำแพง
ผู้ช่วยศาสตราจารย์ ดร.พิรุณ	ยุทธโกวิท อาจารย์ที่ปรึกษา
ผู้ช่วยศาสตราจารย์ วรศิลป์	ลิ้มเจริญ อาจารย์ที่ปรึกษาร่วม

ปีการศึกษา 2559

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้นำเสนอการออกแบบและประกอบสร้างเครื่องแปลงความถี่โดยใช้วงจรอินเวอร์เตอร์หลายระดับชนิดคาสเคด ซึ่งมีไอจีบีทีเป็นอุปกรณ์สวิตซ์ในวงจรกำลังและควบคุมลำดับการตัดต่อวงจรโดยวงจรสร้างพัลส์สี่เหลี่ยมและวงจรดีฟลิปฟล็อป ในการออกแบบเริ่มต้นด้วยการจำลองวงจรด้วยโปรแกรม ORCAD เพื่อศึกษาก่อนประกอบสร้างจริง ซึ่งเครื่องแปลงความถี่สามารถปรับความถี่ได้ตั้งแต่ 25 เฮิร์ตซ์ ถึง 400 เฮิร์ตซ์ ในการประยุกต์ใช้เครื่องแปลงความถี่เป็นแหล่งจ่ายสำหรับวงจรตรวจจับการเกิดดิสชาร์จในหม้อแปลงทดแทนการใช้เครื่องกำเนิดไฟฟ้ากำหนดความถี่ใช้งานที่ 200 เฮิร์ตซ์ เพื่อให้สัญญาณรบกวนในการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนมีค่าต่ำ และสามารถทดสอบได้ตามมาตรฐาน จำเป็นต้องต่อตัวกรองความถี่สูงเข้ากับระบบ ซึ่งจากการทดสอบสัญญาณรบกวนเมื่อไม่ต่อตัวกรองความถี่สูงจะมีค่าสัญญาณรบกวน 374.1 พิโคคูลอมบ์ ซึ่งจะไม่สามารถนำมาทำการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนได้ เมื่อต่อตัวกรองความถี่สูงพบว่าค่าสัญญาณรบกวนลดลงเหลือ 0.716 พิโคคูลอมบ์ ซึ่งจะสามารถทำการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนได้ตามมาตรฐาน IEC 61869

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATION OF A SINGLE PHASE CONVERTER FOR PARTIAL DISCHARGE DETECTION TESTS OF TRANSFORMERS

Wanitcha

Seephoowong

Ittinop

Puneim

Supakit

Kampang

Asst.Prof.Dr. Peerawut

Yutthagowith Advisor

Asst.Prof. Worakan

Limcharearn

Co-Advisor

2016

ABSTRACT

This project presents a design and construction of multilevel frequency converter by using multilevel cascade inverter. To use IGBT is the switch in power circuit and control by pulse generator circuit. Use ORCAD program for simulation. This multilevel frequency converter can adjust frequency from 25 Hz to 400 Hz. The power rating of 600 VA so we applications frequency at 200 Hz for using in supply of converter for a test to detect the occurrence of partial discharge in transformer circuit that instead of using a generator so use generator is power supply that have to specific design, high cost, a lot of weight and space and need high maintenance. A result of test without filter is 374.1 pC so cannot use for a test to detect the occurrence of partial discharge then. A result of test with filter is 0.716 pC so can use for a test to detect the occurrence of partial discharge according to the standard

กิตติกรรมประกาศ

การทำปริญญานิพนธ์เรื่องการประยุกต์ใช้คอนเวอร์เตอร์หนึ่งเฟสสำหรับการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนในหม้อแปลงฉบับนี้ ได้รับความเมตตาเป็นอย่างสูงจาก ผศ.ดร.พีรวุฒิ ยุทธโกวิท และผศ.วรกัลป์ ลี้มเจริญ ที่ได้ให้ความรู้ คำปรึกษา แนวคิด ทฤษฎี รวมทั้งแนวทางในการปฏิบัติงานและข้อแนะนำในการปรับปรุงแก้ไขข้อบกพร่องต่างๆ ที่เกิดขึ้นในระหว่างการปฏิบัติการ การแก้ไข ปัญหาในเฉพาะทาง และความปลอดภัยในการปฏิบัติการ รวมถึงช่วยตรวจสอบความถูกต้องของปริญญานิพนธ์เพื่อนำไปปรับปรุงแก้ไข ทำให้ปริญญานิพนธ์ฉบับนี้มีความสำเร็จลุล่วงไปได้ด้วยดี

ขอขอบคุณห้องปฏิบัติการวิศวกรรมไฟฟ้าแรงสูง (High Voltage Engineering Laboratory) สำหรับการช่วยเหลือในด้านอุปกรณ์และสถานที่ในการปฏิบัติการ รวมถึงพี่ๆ ในห้องปฏิบัติการวิศวกรรมไฟฟ้าแรงสูงทุกท่านที่คอยให้คำแนะนำช่วยเหลือมาโดยตลอดจนทำให้ปริญญานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ด้วยดี

นอกจากนี้ขอขอบพระคุณอาจารย์และบุคลากรทุกท่านในสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังที่คอยถ่ายทอดวิชาความรู้ตั้งแต่ปีการศึกษาแรกจนกระทั่งถึงปีการศึกษาสุดท้าย เพื่อนำความรู้ที่ได้มาใช้ในการทำปริญญานิพนธ์ฉบับนี้ รวมถึงการนำไปใช้ในการประกอบวิชาชีพและเป็นวิศวกรที่ดีมีคุณภาพต่อไปในอนาคต

สุดท้ายนี้ ขอกราบขอบพระคุณ บิดา มารดา รวมถึงสมาชิกท่านอื่นๆ ในครอบครัว ตลอดจนผู้ที่เกี่ยวข้องทุกท่านที่ไม่ได้กล่าวนามไว้ ณ ที่นี้ ที่ได้ให้กำลังใจและมีส่วนช่วยเหลือเสมอมา ทำให้ปริญญานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ด้วยดี

คณะผู้จัดทำ

สารบัญ

	หน้า
บทคัดย่อ	I
ABSTRACT	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญรูปภาพ	VII
สารบัญตาราง	X
บทที่ 1 บทนำ	1
1.1 ที่มาและความสำคัญของปัญหา	1
1.2 วัตถุประสงค์ของโครงการ	1
1.3 ขอบเขตและข้อกำหนดของโครงการ	1
1.4 วิธีการที่ใช้ในโครงการ	2
1.5 แผนการดำเนินโครงการ	2
1.6 ประโยชน์ที่ได้รับจากการวิจัย	4
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง	5
2.1 บทนำ	5
2.2 อุปกรณ์สวิตชิง	5
2.3 อินเวอร์เตอร์	6
2.4 วงจรเรียงกระแส	6
2.4.1 วงจรเรียงกระแสไฟฟ้าแบบครึ่งคลื่น	7
2.4.2 วงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่น	8
2.4.3 วงจรเรียงกระแสไฟฟ้าแบบบริดจ์	10
2.4.4 แรงดันไฟฟ้ารีปเปิล	12
2.4.5 การควบคุมแรงดันไฟฟ้า	13
2.5 อินเวอร์เตอร์เฟสเดียว	13
2.6 อินเวอร์เตอร์หลายระดับ	14
2.6.1 อินเวอร์เตอร์หลายระดับชนิดไดโอดแคลมป์	15
2.6.2 อินเวอร์เตอร์หลายระดับชนิดฟลายอิงคาปาซิเตอร์	15
2.6.3 อินเวอร์เตอร์หลายระดับชนิดคาสเคด	16
2.7 การตรวจจับตีสฮาร์โมนิกบางส่วน	17
2.7.1 ความหมายของตีสฮาร์โมนิกบางส่วน	18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
2.7.2 ผลกระทบของดิสชาร์จบางส่วน	18
2.7.3 สื่อสัญญาณที่ใช้ตรวจจับการเกิดดิสชาร์จบางส่วน	19
2.7.4 วงจรสมมูลของดิสชาร์จบางส่วน	20
2.7.5 ประจุที่ปรากฏและประจุที่วัดได้	21
2.7.6 วงจรพื้นฐานการวัดการเกิดดิสชาร์จบางส่วน	23
2.7.7 การแสดงผลดิสชาร์จบางส่วน	25
2.8 การทดสอบหม้อแปลง	26
2.8.1 การวัดหาค่าความสูญเสียขณะที่ไม่มีภาระทางไฟฟ้า	26
2.8.2 การตรวจสอบฉนวนภายในหม้อแปลง	28
2.8.3 การวัดอัตราส่วนของแรงดันของหม้อแปลงเปรียบเทียบกับค่าที่กำหนด	29
2.9 วงจรฟิลิปฟลอป	29
2.9.1 การใช้ขอขบสัญญาณกระตุ้นฟิลิปฟลอป	29
2.9.1.1 ชนิดของขอขบสัญญาณ	29
2.9.1.2 วงจรกำเนิดสัญญาณกระตุ้น	31
2.9.1.3 ชนิดตรี๊กเกอร์	33
2.9.2 อาร์-เอสฟิลิปฟลอปแบบกระตุ้นด้วยขอขบสัญญาณ	34
2.9.3 ดีฟิลิปฟลอป	35
2.9.3.1 อินพุตพีซีเอและเคลียร์	36
2.9.3.2 ตัวอย่างไอซีดีฟิลิปฟลอป	37
บทที่ 3 การจำลองการทำงานและการประกอบสร้าง	39
3.1 บทนำ	39
3.2 การจำลองการทำงานของวงจรแปลงจากไฟฟ้ากระแสสลับเป็นไฟฟ้ากระแสตรง	39
3.3 การจำลองการทำงานของวงจรสร้างพัลส์	40
3.4 การจำลองการทำงานของวงจรดีฟิลิปฟลอป	42
3.5 การจำลองการทำงานของวงจรอินเวอร์เตอร์ 5 ระดับชนิดคาสเคด	45
3.6 สรุป	49
บทที่ 4 การทดสอบและผลการทดสอบ	50
4.1 บทนำ	50
4.2 อุปกรณ์การทดสอบ	50
4.3 ทดสอบวงจรอินเวอร์เตอร์หลายระดับชนิดคาสเคดแบบไม่มีการต่อภาระทางไฟฟ้า	53

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
4.4 การตรวจสอบสัญญา	53
4.4.1 การตรวจสอบสัญญารบวงในกรณีที่ไม่ต่อตัวรองความถี่สูง	53
4.4.2 การตรวจสอบสัญญารบวงในกรณีต่อตัวรองความถี่สูง	55
4.5 การทดสอบการเกิดดิฮาร์จบางส่วน	56
บทที่ 5 สรุปผลการทดลอง ข้อเสนอแนะ และแนวทางการพัฒนา	58
5.1 บทสรุป	58
5.2 ข้อเสนอแนะและปัญหาที่พบ	58
เอกสารอ้างอิง	59
ภาคผนวก	60
ภาคผนวก ก ข้อมูลอุปกรณ์ที่ใช้ในปริณิงานิพนธ์	61
ภาคผนวก ข บทความทางวิชาการ	96
ประวัติผู้เขียน	101



สารบัญญรูปภาพ

รูปที่	หน้า
2.1	7
2.2	8
2.3	9
2.4	9
2.5	10
2.6	11
2.7	11
2.8	12
2.9	14
2.10	14
2.11	15
2.12	16
2.13	17
2.14	18
2.15	20
2.16	22
2.17	24
2.18	25
2.19	25
2.20	27
2.21	27
2.22	28
2.23	28
2.24	29
2.25	30
2.26	31
2.27	31
2.28	32
2.29	33
2.30	33

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ (ต่อ)

รูปที่	หน้า
2.31 อาร์-เอสฟลิปฟลอปแบบกระตุ้นด้วยขอบสัญญาณขาขึ้น	34
2.32 อาร์-เอสฟลิปฟลอปแบบกระตุ้นด้วยขอบสัญญาณขาลง	35
2.33 ดีฟลิปฟลอปแบบกระตุ้นด้วยขอบสัญญาณ	36
2.34 ดีฟลิปฟลอปที่มีพรีเซต (PRE) และเคลียร์ (CLR)	37
2.35 ไอซีดีฟลิปฟลอป	38
3.1 วงจรแปลงไฟฟ้ากระแสสลับเป็นไฟฟ้ากระแสตรงที่มีเอาต์พุตเป็น 5 โวลต์	39
3.2 ชิ้นงานชุดวงจรแปลงไฟฟ้ากระแสสลับเป็นไฟฟ้ากระแสตรงที่มีเอาต์พุตเป็น 5 โวลต์	40
3.3 วงจรสร้างพัลส์ (วงจรถ่วง 555)	41
3.4 ผลการจำลองการทำงานของวงจรสร้างพัลส์ (วงจรถ่วง 555)	41
3.5 วงจรดีฟลิปฟลอป (D-Flipflop)	42
3.6 ผลการจำลองการทำงานของวงจรดีฟลิปฟลอป (D-Flipflop) โดยเปรียบเทียบกับ ขาบวกกับขาลบ	43
3.7 ชิ้นงานชุดวงจรสร้างพัลส์ (วงจรถ่วง 555) และวงจรวงจรดีฟลิปฟลอป (D-Flipflop)	45
3.8 วงจรอินเวอร์เตอร์ 5 ระดับชนิดคาสเคด	46
3.9 ผลการจำลองการทำงานของวงจรอินเวอร์เตอร์ 5 ระดับชนิดคาสเคด	46
3.10 ฮาร์โมนิกส์ของแรงดันเอาต์พุตจากวงจรถ่วงอินเวอร์เตอร์ 5 ระดับชนิดคาสเคด	47
3.11 ชิ้นงานชุดวงจรถ่วงอินเวอร์เตอร์ 5 ระดับชนิดคาสเคด	47
3.12 ชิ้นงานชุดไฟเลี้ยงวงจรถ่วงอินเวอร์เตอร์ 5 ระดับชนิดคาสเคด	48
3.13 ชิ้นงานชุดวงจรถ่วงไฟเลี้ยงออปโตไดโอดในวงจรถ่วงกำลัง	48
3.14 ชิ้นงานเครื่องต้นแบบทั้งหมด	49
4.1 หม้อแปลงทดสอบ	51
4.2 หม้อแปลงแยกขด	51
4.3 หม้อแปลงเครื่องวัดแรงดัน	52
4.4 คัปปลิ่งคาปาซิเตอร์	52
4.5 รูปคลื่นแรงดันขาออกของวงจรถ่วงอินเวอร์เตอร์หลายระดับชนิดคาสเคดเมื่อไม่มีภาระ ทางไฟฟ้า	53
4.6 วงจรทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วน	54
4.7 การติดตั้งวงจรถ่วงทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วน	54
4.8 สัญญาณรบกวนจากอินเวอร์เตอร์หลายระดับชนิดคาสเคดกรณีที่ไม่ต่อตัวกรองความถี่สูง	55
4.9 สัญญาณรบกวนจากอินเวอร์เตอร์หลายระดับชนิดคาสเคดกรณีต่อตัวกรองความถี่สูง	56

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปร่าง (ต่อ)

รูปที่

หน้า

4.10 สัญญาณรบกวนจากอินเวอร์เตอร์หลายระดับชนิดคาสเคด

57



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่

หน้า

1.1 แผนการดำเนินงาน

3



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ที่มาและความสำคัญของปัญหา

ในระบบไฟฟ้าการส่งจ่ายกำลังไฟฟ้าในระยะไกลนั้นจะต้องทำการเพิ่มแรงดันเพื่อเพื่อลดความสูญเสียและทำการปรับลดแรงดันลงก่อนส่งจ่ายถึงผู้ใช้ไฟฟ้า โดยจะใช้หม้อแปลงไฟฟ้าซึ่งเป็นอุปกรณ์ที่ทำหน้าที่ในการเพิ่มหรือลดแรงดันไฟฟ้า ในการใช้งานหม้อแปลงไฟฟ้านั้นนอกจากจะได้รับความเครียดสนามไฟฟ้าจากแรงดันใช้งานแล้ว ยังมีโอกาสจะได้รับแรงดันเกินจากการทำงานของสวิตช์และแรงดันเกินจากการเกิดฟ้าผ่าอีกด้วย ดังนั้นหม้อแปลงไฟฟ้าที่ทำการผลิตขึ้นนั้นจะต้องทำการทดสอบที่สำคัญคือ การทดสอบแรงดันเกินเหนี่ยวนำ การทดสอบความคงทนต่อแรงดันอิมพัลส์ และการตรวจจับการเกิดดิสชาร์จบางส่วน

สำหรับการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนในหม้อแปลงไฟฟ้าเมื่อทำการเพิ่มแรงดันเกินค่าพิกัดของหม้อแปลงจะทำให้หม้อแปลงเกิดการอิมพัลส์ ดังนั้นจึงต้องทำการทดสอบหม้อแปลงไฟฟ้าที่แรงดันไฟฟ้าความถี่ตามมาตรฐาน IEC 61869-1 ที่ความถี่ 200 เฮิร์ตซ์ นิยมใช้เครื่องกำเนิดไฟฟ้าเป็นแหล่งจ่ายกำลังไฟฟ้าที่มีความถี่ตามมาตรฐาน IEC 61869-1 ที่ความถี่ 200 เฮิร์ตซ์ ตามมาตรฐาน ซึ่งการใช้เครื่องกำเนิดไฟฟ้าเป็นแหล่งจ่ายกำลังไฟฟ้านั้นจะต้องมีการออกแบบเฉพาะทำให้มีราคาสูง อีกทั้งตัวเครื่องกำเนิดไฟฟ้าเองยังมีน้ำหนักมาก ใช้พื้นที่มาก ต้องการการบำรุงรักษาสูง ดังนั้นจึงมีแนวคิดที่จะศึกษาและวิเคราะห์การใช้แหล่งจ่ายจากวงจรอิเล็กทรอนิกส์ โดยจะทำการศึกษาและประกอบสร้างตัวแปลงความถี่ที่สามารถทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนในหม้อแปลงไฟฟ้าได้ โดยสามารถนำมาใช้งานทดแทนเครื่องกำเนิดไฟฟ้าได้โดยที่มีน้ำหนักน้อยใช้พื้นที่น้อยและราคาถูกกว่า

1.2 วัตถุประสงค์ของโครงการ

1. เพื่อหาแหล่งจ่ายในการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนในหม้อแปลงไฟฟ้าที่สามารถทดแทนเครื่องกำเนิดไฟฟ้าและใช้งานได้ง่ายกว่า
2. เพื่อศึกษาและออกแบบตัวแปลงความถี่สำหรับเป็นแหล่งจ่ายในวงจรการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนในหม้อแปลงไฟฟ้า
3. เพื่อสร้างตัวแปลงความถี่สำหรับการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนในหม้อแปลงไฟฟ้า

1.3 ขอบเขตและข้อกำหนดของโครงการ

ปริญญาานิพนธ์ฉบับนี้ทำการศึกษาและประกอบสร้างตัวแปลงความถี่สำหรับเป็นแหล่งจ่ายในวงจรการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนในหม้อแปลงไฟฟ้า โดยใช้โปรแกรมออคเตด เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(OrCad) จำลองการทำงานต่างๆ ในการออกแบบเครื่องแปลงความถี่ และทำการสร้างแบบจำลอง โดยอ้างอิงข้อมูลที่ได้จากโปรแกรมที่ทำการจำลองมา จากนั้นทำการทดสอบผลจากการสร้างแบบจำลอง

1.4 วิธีการที่ใช้ในโครงการ

1. ทำการศึกษาค้นคว้าและจัดเก็บข้อมูลที่เกี่ยวข้องกับงานวิจัย เพื่อทำการเลือกเครื่องมือและอุปกรณ์ในการออกแบบการทดลอง
2. ทำการออกแบบโดยใช้โปรแกรมออแคด (OrCad) ในการจำลองผลลัพธ์ของวงจรแปลงความถี่สำหรับการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนในหม้อแปลงไฟฟ้า
3. จัดเตรียมเครื่องมือและอุปกรณ์ที่เกี่ยวข้องกับงานวิจัย ตลอดจนศึกษาวิธีการใช้เครื่องมือและอุปกรณ์ต่างๆ
4. ออกแบบและประกอบสร้างตัวแปลงความถี่สำหรับการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนในหม้อแปลงไฟฟ้า
5. ทดสอบการใช้งานตัวแปลงความถี่สำหรับการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนในหม้อแปลงไฟฟ้า
6. พัฒนาและปรับปรุงตัวแปลงความถี่สำหรับการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนในหม้อแปลงไฟฟ้า
7. วิเคราะห์ข้อมูลที่ได้จากการทดลอง
8. สรุปผลการทดลอง

1.5 แผนการดำเนินโครงการ

ทางคณะผู้จัดทำได้ทำการศึกษาค้นคว้าข้อมูล และทำความเข้าใจทฤษฎีที่เกี่ยวข้อง ตลอดจนงานวิจัยต่างๆ ทั้งภายในประเทศและต่างประเทศ พร้อมทั้งดำเนินงานในส่วนของการจำลองการทำงานและการประกอบสร้างชิ้นงาน โดยมีระยะเวลาในการดำเนินงานตั้งแต่ เดือนสิงหาคม พ.ศ. 2559 ถึง เดือน พฤษภาคม พ.ศ. 2560 โดยมีแผนการดำเนินโครงการดังตารางที่ 1.1

ตารางที่ 1.1 แผนการดำเนินงาน

การดำเนินงาน	ภาคเรียนที่ 1					ภาคเรียนที่ 2					
	ส.ค.	ก.ย.	ต.ค.	พ.ย.	ธ.ค.	ม.ค.	ก.พ.	มี.ค.	เม.ย.	พ.ค.	
1. ศึกษาข้อมูลและทฤษฎีที่เกี่ยวข้อง	←-----→										
2. ศึกษาวิจัยกระบวนการทำงานจำลองเปรียบเทียบกับการทำงานในรูปแบบต่างๆ ด้วยโปรแกรม OrCAD	←-----→										
3. รวบรวมผลการศึกษาและวิเคราะห์ข้อมูล	←-----→										
4. จัดเตรียมอุปกรณ์ และศึกษาเครื่องมือต่างๆ	←-----→										
5. เขียนโปรแกรมควบคุมการทำงานของวงจรแปลงความถี่สำหรับการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนในหม้อแปลงไฟฟ้า	←-----→										
6. สร้างเครื่องต้นแบบวงจรแปลงความถี่สำหรับการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนในหม้อแปลงไฟฟ้า	←-----→										
7. ทดสอบการทำงานของอุปกรณ์ต้นแบบและทำการบันทึกผล						←-----→					
8. สรุปผลและวิเคราะห์งานวิจัยและจัดทำรูปเล่มปริญญานิพนธ์							←-----→				

←-----→ วางแผน

←-----→ ปฏิบัติจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.6 ประโยชน์ที่ได้รับจากการวิจัย

1. ทำให้เกิดความเข้าใจหลักการทำงานของวงจรแปลงความถี่สำหรับการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนในหม้อแปลงไฟฟ้า
2. สามารถนำความรู้ที่ได้จากงานวิจัยนี้ไปพัฒนาและต่อยอดในเรื่องของการสร้างแหล่งจ่ายสำหรับการตรวจจับการเกิดดิสชาร์จในหม้อแปลงไฟฟ้า
3. ได้แหล่งจ่ายสำหรับการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนในหม้อแปลงไฟฟ้าที่มีคุณสมบัติเหมาะสม
4. ทำให้การทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนในหม้อแปลงไฟฟ้าทำได้ง่ายและสะดวกขึ้น
5. ช่วยสนับสนุนพัฒนาและส่งเสริมการทดสอบหม้อแปลงไฟฟ้าได้ดียิ่งขึ้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีที่เกี่ยวข้อง

2.1 บทนำ

ในการทำวิทยานิพนธ์ฉบับนี้ ได้กล่าวถึงความหมาย หลักการทำงาน การทดสอบและหน้าที่ของอุปกรณ์ต่างๆ ได้แก่ อุปกรณ์สวิตชิง (Switching Device) อินเวอร์เตอร์ (Inverter) อินเวอร์เตอร์เฟสเดียว (Single Phase Inverter) อินเวอร์เตอร์หลายระดับ (Multilevel Inverter) การตรวจจับดิสชาร์จบางส่วน (Partial Discharge) การทดสอบหม้อแปลง และวงจรฟลิปฟล็อป (Flip-flop Circuit)

2.2 อุปกรณ์สวิตชิง (Switching Device) [4]

ในวงจรกำลังของการทดสอบใช้ไอจีบีที (IGBT) เป็นอุปกรณ์สวิตชิง ในที่นี้จะกล่าวถึงความหมาย หน้าที่และหลักการทำงานของไอจีบีที (IGBT) ดังต่อไปนี้

ไอจีบีที (IGBT : Isolated-Gate Bipolar Transistor) หรือทรานซิสเตอร์สองขั้วเกตแยก เป็นอุปกรณ์สำหรับการสวิตซ์ชนิดหนึ่ง ที่สามารถนำกระแสไฟฟ้าได้เป็นปริมาณสูง มีความเร็วสูงในการสวิตซ์ในขณะที่มีค่าความต้านทานขาเข้าสูง ไอจีบีที นับได้ว่าเป็นทรานซิสเตอร์ชนิดหนึ่งที่น่ากระแสไฟฟ้าได้โดยอาศัยพาหะประจุทั้งสองชนิด ได้แก่ พาหะประจุบวก และ พาหะประจุลบ เช่นเดียวกับกรณีของทรานซิสเตอร์รอยต่อสองขั้วหรือบีเจที (BJT) แต่การควบคุมกระแสไฟฟ้านั้นอาศัยสนามไฟฟ้าที่ขั้วเกตที่แยกส่วนออกมาจากตัวทรานซิสเตอร์ที่คั่นด้วยฉนวนไฟฟ้า (ออกไซด์ของสารกึ่งตัวนำ) ซึ่งมีลักษณะสมบัติคล้ายกับเป็นมอสเฟต (MOSFET) อีกตัวหนึ่งต่อวงจรรวมอยู่กับบีเจทีสองตัว

ลักษณะโครงสร้างของไอจีบีทีโดยทั่วนั้นคล้ายกับเอสซีอาร์ หรือไดโอดสี่ชั้น กล่าวคือประกอบด้วยโครงสร้างสี่ชั้นของสารกึ่งตัวนำแบบ-เอ็น และแบบ-พี สลับกัน แต่ขั้วเกตที่ใช้ทำหน้าที่ควบคุมการเปิด-ปิด วงจรนั้นอาศัยโครงสร้างของมอสเฟตทำหน้าที่จ่ายกระแสจุดชนวนให้แก่ทรานซิสเตอร์ ทั้งนี้ขั้วที่ใช้สำหรับการผ่านกระแสไฟฟ้าหลัก เรียกว่า ขั้วคอลเล็กเตอร์ แทนด้วยอักษรย่อ C หรือบางครั้งเรียกว่า ขั้วเดรน กับอีกขั้วหนึ่ง เรียกว่า ขั้วอิมิตเตอร์ แทนด้วยอักษรย่อ E หรือบางครั้งเรียกว่า ขั้วซอร์ส ขั้วที่ใช้สำหรับควบคุมการเปิด-ปิด ตัวอุปกรณ์เรียกว่า ขั้วเกต แทนด้วยอักษรย่อ G โดยขั้วคอลเล็กเตอร์ของบีเจทีทั้งสองตัวต่างก็ต่อเข้ากับขั้วเบสของบีเจทีอีกตัวหนึ่ง ซึ่งเป็นลักษณะของ วงจรการป้อนกลับแบบบวก (Positive or Regenerative Loop) จึงทำให้ไอจีบีทีนำกระแสไฟฟ้าได้อย่างรวดเร็ว เมื่อได้รับการจุดชนวนจากมอสเฟต ดังนั้น ไอจีบีที จึงเป็นอุปกรณ์อิเล็กทรอนิกส์ที่ผสมผสานลักษณะสมบัติเด่นของบีเจที ที่สามารถนำกระแสไฟฟ้าได้สูง มี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดันตกคร่อมต่ำในระหว่างการนำกระแสไฟฟ้า มีความเร็วสูงในการสวิตช์ ประกอบกับลักษณะเด่นของ มอสเฟต ที่มีความต้านทานขาเข้าสูงมาก

ในขณะที่ไอจีบีทีอยู่ในสถานะวงจรปิดนั้น จะมีระดับแรงดันตกคร่อมระหว่างขั้วคอลเล็กเตอร์ (หรือขั้วเดรน) กับขั้วอิมิตเตอร์ (หรือขั้วซอร์ส) ค่อนข้างต่ำ เมื่อเปรียบเทียบกับมอสเฟตที่มีค่าความต้านทานของช่องผ่านกระแสค่อนข้างสูง จึงทำให้ ไอจีบีที สามารถผ่านกระแสไฟฟ้าได้ด้วยปริมาณสูง และด้วยความไวในการสวิตช์ที่สูงกว่าอุปกรณ์ชนิดอื่น จึงนิยมใช้ไอจีบีทีในงานควบคุมกำลังไฟฟ้าขนาดกลางและขนาดใหญ่ เช่น แหล่งจ่ายกำลังไฟฟ้าแบบสวิตช์ (Switching Power Supply) วงจรควบคุมมอเตอร์ต้นกำลัง หรือใช้ในการขับเคลื่อนเหนี่ยวนำในระบบทำความร้อนแบบเหนี่ยวนำ (Induction Heating) เป็นต้น

2.3 อินเวอร์เตอร์ (Inverter)

อินเวอร์เตอร์ (Inverter) คือวงจรแปลงไฟฟ้ากระแสตรงเป็นกระแสสลับ (DC to AC Converter) ทำงานโดยการเปลี่ยนแปลงแรงดันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสสลับตามขนาดและความถี่ที่ต้องการ

หากต้องการปรับแรงดันไฟฟ้าเอาต์พุต (Voltage Output : V_{out}) ของอินเวอร์เตอร์สามารถทำได้โดยการรักษาระดับอัตราขยาย (Gain) ของอินเวอร์เตอร์ให้คงที่ด้วยการคงค่าความถี่ และปรับแรงดันไฟฟ้าอินพุต (Voltage Input : V_{in}) หรือคงค่าแรงดันไฟฟ้าอินพุตแล้วเปลี่ยนแปลงอัตราขยายของอินเวอร์เตอร์โดยการปรับค่าความถี่ก็สามารถปรับเปลี่ยนค่าแรงดันไฟฟ้าเอาต์พุตได้เช่นกัน อัตราขยายของอินเวอร์เตอร์สามารถหาได้จากอัตราส่วนระหว่างค่าของแรงดันไฟฟ้ากระแสสลับเอาต์พุตต่อค่าแรงดันไฟฟ้ากระแสตรงอินพุต หรือสามารถปรับที่ดัชนีการมอดูเลต (Modulation Index : m_a) [6]

2.4 วงจรเรียงกระแส (Rectifier Circuit) [5]

วงจรเรียงกระแสเป็นวงจรที่มีคุณสมบัติในการแปลงค่ากระแสไฟฟ้า จากไฟฟ้ากระแสสลับให้เป็นไฟฟ้ากระแสตรง หรืออาจเรียกว่าวงจรเรียงกระแส นั้น เป็นวงจรที่ยอมให้กระแสไฟฟ้าไหลผ่านไปทิศทางใดทิศทางหนึ่งโดยนิยมใช้อุปกรณ์สารกึ่งตัวนำเป็นตัวควบคุมทิศทางการไหลของกระแสไฟฟ้า สำหรับอุปกรณ์สารกึ่งตัวนำที่นิยมใช้ทั่วไปคือไดโอด (Diode) ซึ่งไดโอดที่นิยมใช้และขายทั่วไปตามท้องตลาด คือไดโอดชนิดซิลิคอน ซึ่งมีความต่างศักย์ 0.7 โวลต์ และชนิดเจอร์เมเนียม ซึ่งมีความต่างศักย์ 0.3 โวลต์

วงจรเรียงกระแสไฟฟ้าแบ่งออกเป็น 3 ชนิด คือ วงจรเรียงกระแสไฟฟ้าแบบครึ่งคลื่น (Half Wave Rectifier Circuit) วงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่น (Full Wave Rectifier Circuit) และ

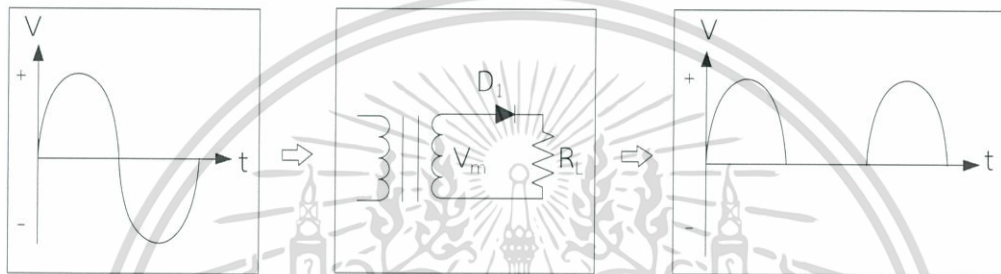
วงจรเรียงกระแสไฟฟ้าแบบบริดจ์ (Bridge Rectifier Circuit) โดยวงจรเรียงกระแสไฟฟ้าแต่ละชนิดมีรายละเอียดดังต่อไปนี้

2.4.1 วงจรเรียงกระแสไฟฟ้าแบบครึ่งคลื่น (Half Wave Rectifier Circuit)

วงจรเรียงกระแสไฟฟ้าแบบครึ่งคลื่นประกอบด้วยไดโอด 1 ตัว โดยวงจรเรียงกระแสไฟฟ้าแบบครึ่งคลื่นนั้น สามารถแบ่งออกได้เป็น 2 ชนิด คือ วงจรเรียงกระแสไฟฟ้าแบบครึ่งคลื่นบวก และ วงจรเรียงกระแสไฟฟ้าแบบครึ่งคลื่นลบดังนี้

- วงจรเรียงกระแสไฟฟ้าแบบครึ่งคลื่นบวก

วงจรเรียงกระแสไฟฟ้าแบบครึ่งคลื่นบวก สามารถต่อวงจรได้ดังรูปที่ 2.1



รูปที่ 2.1 การทำงานของวงจรเรียงกระแสไฟฟ้าแบบครึ่งคลื่นบวก

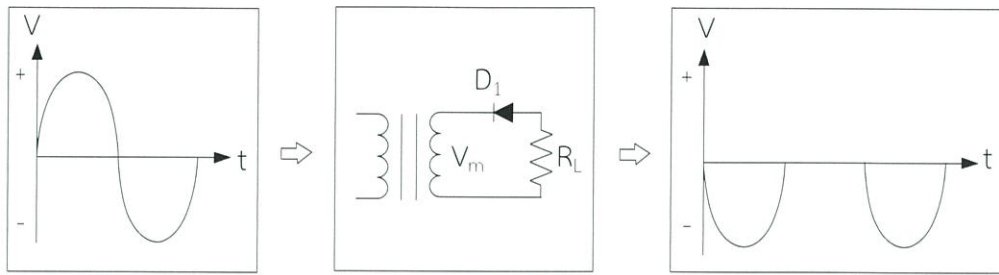
จากรูปที่ 2.1 เมื่อมีสัญญาณขาเข้า (Input) ซึ่งเป็นสัญญาณครึ่งคลื่นบวกเข้ามา และจ่ายแรงดันไฟฟ้าให้กับไดโอด (Forward Bias) เกิดกระแสไฟฟ้าไหลในวงจร เกิดแรงดันไฟฟ้าคร่อมตัวต้านทาน R_L ตามลักษณะของสัญญาณขาเข้า หรืออาจกล่าวได้ว่าสัญญาณขาออก (Output) เหมือนกับสัญญาณขาเข้า (Input)

หลังจากนั้น เมื่อมีสัญญาณขาเข้า (input) ซึ่งเป็นสัญญาณครึ่งคลื่นลบเข้ามา และจ่ายแรงดันไฟฟ้าให้กับไดโอดแบบกลับขั้ว (Reverse Bias) ทำให้ไม่เกิดกระแสไฟฟ้าไหลในวงจร ส่งผลให้ไม่เกิดแรงดันไฟฟ้าคร่อมตัวต้านทาน R_L หรือ $R_L = 0$ โห้ม หรืออาจกล่าวได้ว่าไม่เกิดสัญญาณขาออก (Output)

จนกระทั่งสัญญาณขาเข้า (Input) ซึ่งเป็นสัญญาณครึ่งคลื่นบวกกลับมาอีกครั้งจึงได้สัญญาณขาออก (Output) เกิดขึ้นอีกครั้ง ดังแสดงในรูปที่ 2.1

- วงจรเรียงกระแสไฟฟ้าแบบครึ่งคลื่นลบ

วงจรเรียงกระแสไฟฟ้าแบบครึ่งคลื่นลบ สามารถต่อวงจรได้ดังรูปที่ 2.2



รูปที่ 2.2 การทำงานของวงจรเรียงกระแสไฟฟ้าแบบครึ่งคลื่นลบ

จากรูปที่ 2.2 เมื่อมีสัญญาณขาเข้า (Input) ซึ่งเป็นสัญญาณครึ่งคลื่นลบเข้ามา ไดโอดจะถูกไบอัสตรง (Forward Bias) เกิดกระแสไฟฟ้าไหลในวงจร เกิดแรงดันไฟฟ้าคร่อมตัวต้านทาน R_L ตามลักษณะของสัญญาณขาเข้า หรืออาจกล่าวได้ว่าสัญญาณขาออก (Output) เหมือนกับสัญญาณขาเข้า (Input)

หลังจากนั้น เมื่อมีสัญญาณขาเข้า (Input) ซึ่งเป็นสัญญาณครึ่งคลื่นบวกเข้ามา ไดโอดจะถูกไบอัสกลับ (Reverse Bias) ทำให้ไม่เกิดกระแสไฟฟ้าไหลในวงจร ส่งผลให้ไม่เกิดแรงดันไฟฟ้าคร่อมตัวต้านทาน R_L หรือ $R_L = 0$ โอห์มหรืออาจกล่าวได้ว่าไม่เกิดสัญญาณขาออก (Output)

จนกระทั่งสัญญาณขาเข้า (Input) ซื่อเป็นสัญญาณครึ่งลบวนกลับมาอีกครั้งจึงได้สัญญาณขาออก (Output) เกิดขึ้นอีกครั้งดังแสดงในรูปที่ 2.2

การคำนวณความต่างศักย์ไฟฟ้า หรือแรงดันไฟฟ้าในวงจรเรียงกระแสไฟฟ้าแบบครึ่งคลื่นสามารถทำได้โดยใช้สมการที่ 9.1 ดังนี้

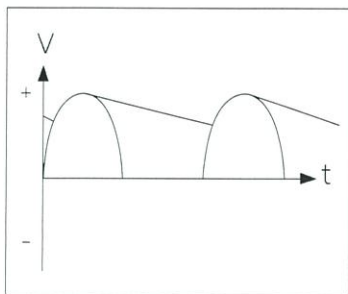
$$V_{dc} = 0.707V_{ac} \quad (2.1)$$

เมื่อ V_{ac} คือ ความต่างศักย์ไฟฟ้าขาเข้า (Input Voltage) มีหน่วยเป็น โวลต์

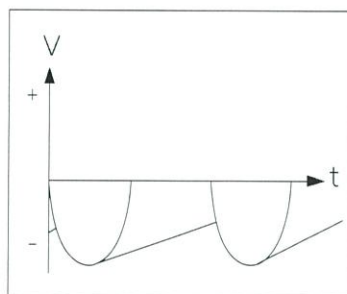
V_{dc} คือ ความต่างศักย์ไฟฟ้าขาออก (Output Voltage) มีหน่วยเป็น โวลต์

2.4.2 วงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่น (Full Wave Rectifier Circuit)

เนื่องจากวงจรเรียงกระแสไฟฟ้าแบบครึ่งคลื่นเกิดปัญหาสัญญาณไฟฟ้าขาออก (Output) ไม่เรียบ หรืออาจกล่าวได้ว่าเกิดรอยหยัก (Ripple) ของสัญญาณไฟฟ้า ดังรูปที่ 2.3 จึงมีการคิดค้นวงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่นขึ้นเพื่อลดปัญหาของรอยหยักที่เกิดขึ้นจากวงจรเรียงกระแสไฟฟ้าแบบครึ่งคลื่น



ก



ข

รูปที่ 2.3 รอยหยักของสัญญาณขาออกจากวงจรเรียงกระแสไฟฟ้าแบบครึ่งคลื่น

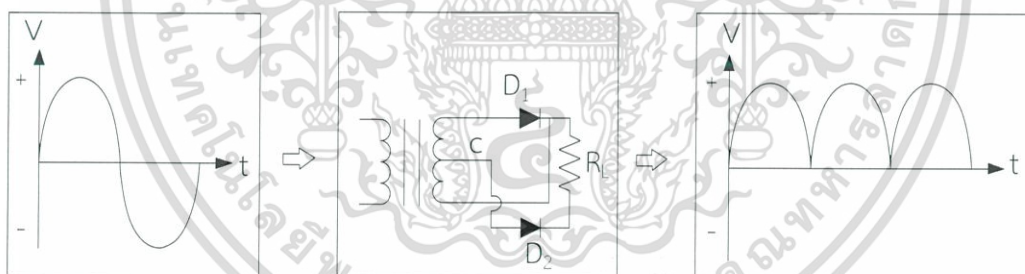
ก. สัญญาณขาออกของวงจรเรียงกระแสไฟฟ้าแบบครึ่งคลื่นบวก

ข. สัญญาณขาออกของวงจรเรียงกระแสไฟฟ้าแบบครึ่งคลื่นลบ

จากรูปที่ 2.3 ในการแก้ปัญหารอยหยักของสัญญาณขาออก วงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่น จึงได้นำมาใช้ โดยวงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่นนั้นประกอบด้วยไดโอด 2 ตัว โดยวงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่นนั้น สามารถแบ่งออกได้เป็น 2 ชนิด คือ วงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่นบวก และวงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่นลบดังนี้

- วงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่นบวก

วงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่นบวก สามารถต่อวงจรได้ดังรูปที่ 2.4



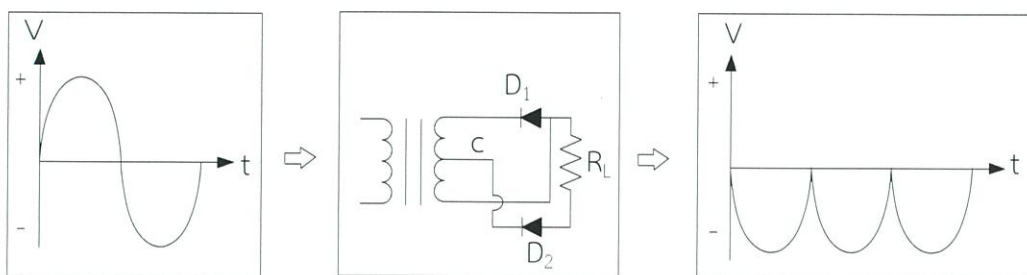
รูปที่ 2.4 การทำงานของวงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่นบวก

จากรูปที่ 2.4 ถึงแม้ว่าสัญญาณขาเข้า (Input) จะอยู่ในซีกบวกหรือซีกลบ ก็จะสามารถผ่าน R_L กระแสไฟฟ้าสามารถไหลเข้ามาครบวงจรบริเวณจุด C หรือ Center Tap ของหม้อแปลงแบบ Center tap transformer ได้ โดยจะเห็นได้ว่าสัญญาณไฟฟ้าที่ผ่านได้ จะผ่านมาได้เฉพาะสัญญาณซีกบวกเท่านั้น

- วงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่นลบ

วงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่นลบ สามารถต่อวงจรได้ดังรูปที่ 2.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 การทำงานของวงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่นลบ

จากรูปที่ 2.5 ถึงแม้ว่าสัญญาณขาเข้า (Input) จะอยู่ในซีกบวกหรือซีกลบ ก็จะสามารถผ่าน R_L กระแสไฟฟ้าสามารถไหลเข้ามาครบวงจรบริเวณจุด C หรือ Center Tap ของหม้อแปลงแบบ Center tap transformer ได้ โดยจะเห็นได้ว่าสัญญาณไฟฟ้าที่ผ่านได้นั้น จะผ่านมาได้เฉพาะสัญญาณซีกลบเท่านั้น

การคำนวณความต่างศักย์ไฟฟ้า หรือแรงดันไฟฟ้าในวงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่น จะเป็น 2 เท่าของวงจรเรียงกระแสไฟฟ้าแบบครึ่งคลื่น สามารถทำได้โดยใช้สมการที่ 9.2 ดังนี้

$$V_{dc} = 1.414V_{ac} \tag{2.2}$$

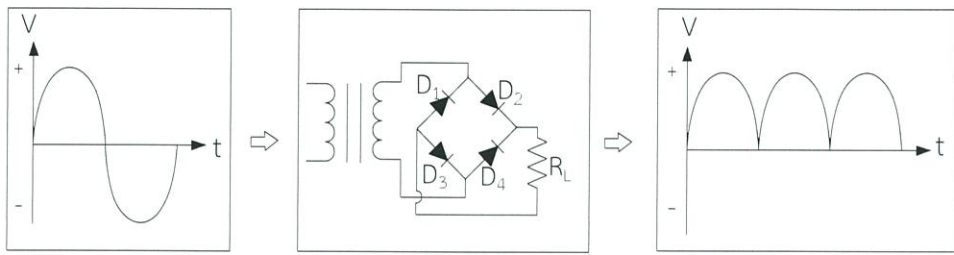
เมื่อ V_{ac} คือ ความต่างศักย์ไฟฟ้าขาเข้า (Input Voltage) มีหน่วยเป็น โวลต์
 V_{dc} คือ ความต่างศักย์ไฟฟ้าขาออก (Output Voltage) มีหน่วยเป็น โวลต์

2.4.3 วงจรเรียงกระแสไฟฟ้าแบบบริดจ์ (Bridge Rectifier Circuit)

วงจรเรียงกระแสไฟฟ้าแบบบริดจ์เป็นวงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่นชนิดหนึ่ง ซึ่งมีข้อดีคือ สามารถใช้ร่วมกับหม้อแปลงธรรมดาได้ โดยไม่จำเป็นต้องใช้หม้อแปลงชนิดเซนเตอร์แทป (Center Tap Transformer) โดยวงจรเรียงกระแสไฟฟ้าแบบบริดจ์สามารถแบ่งออกได้เป็น 2 ชนิดเช่นกัน คือ วงจรเรียงกระแสไฟฟ้าแบบบริดจ์บวกและวงจรเรียงกระแสไฟฟ้าแบบบริดจ์ลบ โดยแต่ละชนิดมีรายละเอียดดังนี้

- วงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่นบวก

วงจรเรียงกระแสไฟฟ้าแบบบริดจ์บวก สามารถต่อวงจรได้ดังรูปที่ 2.6



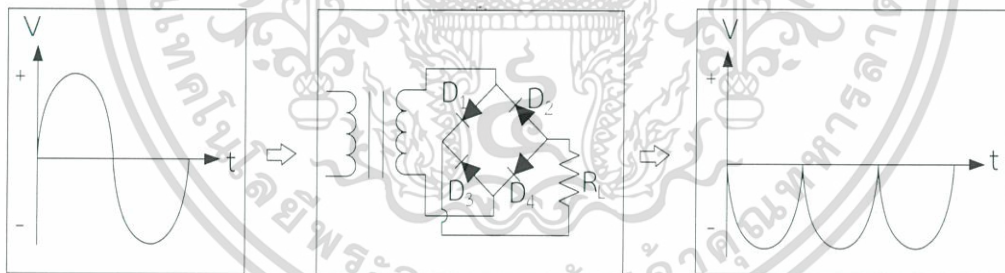
รูปที่ 2.6 การทำงานของวงจรเรียงกระแสไฟฟ้าแบบบริดจ์บวก

จากรูปที่ 2.6 เมื่อทำการใส่สัญญาณขาเข้า (Input) ซีกบวกของไฟฟ้ากระแสสลับ ไดโอดตัวที่ D_2 และ D_3 จะอยู่ในสถานะจ่ายแรงดันไฟฟ้าให้กับไดโอด (Forward Bias) กระแสไฟฟ้าจึงไหลครบวงจรเกิดสัญญาณขาออก (Output) โดยไดโอดตัวอื่นๆ จะอยู่ในสถานะจ่ายแรงดันไฟฟ้าให้กับไดโอดแบบกลับขั้ว (Reverse Bias)

ในทำนองเดียวกัน เมื่อสัญญาณขาเข้า (Input) สลับเป็นสัญญาณซีกลบ ไดโอดตัวที่ D_4 และ D_1 จะอยู่ในสถานะจ่ายแรงดันไฟฟ้าให้กับไดโอด (Forward Bias) กระแสไฟฟ้าจึงไหลครบวงจรเกิดสัญญาณขาออก (Output) โดยไดโอดตัวอื่นๆ จะอยู่ในสถานะจ่ายแรงดันไฟฟ้าให้กับไดโอดแบบกลับขั้ว (Reverse Bias)

- วงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่นลบ

วงจรเรียงกระแสไฟฟ้าแบบบริดจ์บวก สามารถต่อวงจรได้ดังรูปที่ 2.7



รูปที่ 2.7 การทำงานของวงจรเรียงกระแสไฟฟ้าแบบบริดจ์ลบ

จากรูปที่ 2.7 เมื่อทำการใส่สัญญาณขาเข้า (Input) ซีกบวกของไฟฟ้ากระแสสลับ ไดโอดตัวที่ D_1 และ D_4 จะอยู่ในสถานะจ่ายแรงดันไฟฟ้าให้กับไดโอด (Forward Bias) กระแสไฟฟ้าจึงไหลครบวงจรเกิดสัญญาณขาออก (output) โดยไดโอดตัวอื่นๆ จะอยู่ในสถานะจ่ายแรงดันไฟฟ้าให้กับไดโอดแบบกลับขั้ว (Reverse Bias)

ในทำนองเดียวกัน เมื่อสัญญาณขาเข้า (Input) สลับเป็นสัญญาณซีกลบ ไดโอดตัวที่ D_2 และ D_3 จะอยู่ในสถานะจ่ายแรงดันไฟฟ้าให้กับไดโอด (Forward Bias) กระแสไฟฟ้าจึงไหลครบวงจรเกิดสัญญาณขาออก (Output) โดยไดโอดตัวอื่นๆ จะอยู่ในสถานะจ่ายแรงดันไฟฟ้าให้กับไดโอดแบบกลับขั้ว (Reverse Bias)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากวงจรเรียงกระแสไฟฟ้าแบบบริดจ์เป็นวงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่นชนิดหนึ่ง การคำนวณค่าความต่างศักย์ไฟฟ้า จึงคำนวณเหมือนกับวงจรเรียงกระแสไฟฟ้าแบบเต็มคลื่นทั่วไป ดังนี้

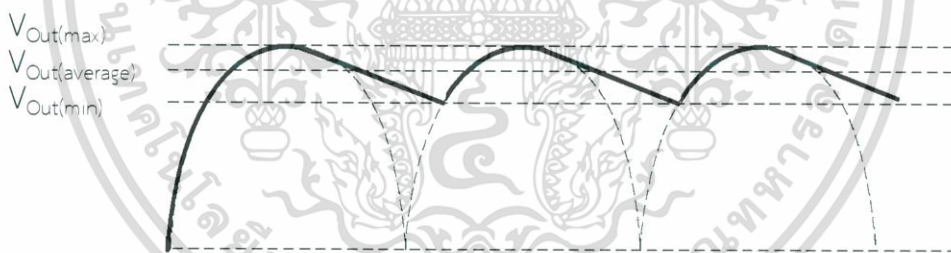
$$V_{dc} = 1.414V_{ac} \quad (2.3)$$

เมื่อ V_{ac} คือ ความต่างศักย์ไฟฟ้าขาเข้า (Input Voltage) มีหน่วยเป็น โวลต์

V_{dc} คือ ความต่างศักย์ไฟฟ้าขาออก (Output Voltage) มีหน่วยเป็น โวลต์

2.4.4 แรงดันไฟฟ้าริบเปิล (Ripple Voltage)

การเปลี่ยนแปลงแรงดันไฟฟ้ากระแสสลับให้เป็นแรงดันไฟฟ้ากระแสตรง โดยใช้วงจรเรียงกระแสไฟฟ้า และวงจรกรองสัญญาณไฟฟ้าในการกรองกระแสไฟฟ้า และกรองแรงดันไฟฟ้าเพื่อให้เป็นแรงดันไฟฟ้ากระแสตรงที่เรียบ แต่เนื่องจากคุณสมบัติของตัวเก็บประจุ ซึ่งมีการเก็บประจุเมื่อมีแรงดันไฟฟ้าจากวงจรเรียงกระแสไฟฟ้า และคายประจุให้กับโหลด R_L เมื่อแรงดันไฟฟ้าจากวงจรเรียงกระแสไฟฟ้ามีค่าลดลง จึงทำให้เกิดการเปลี่ยนแปลงของแรงดันไฟฟ้าขึ้น เรียกว่าแรงดันริบเปิล (Ripple Voltage) แสดงดังรูปที่ 2.8



รูปที่ 2.8 แรงดันไฟฟ้าริบเปิล

ริบเปิลแฟคเตอร์ หมายถึง อัตราส่วนการเปลี่ยนแปลงของแรงดันไฟฟ้าริบเปิลต่อการเปลี่ยนแปลงของแรงดันไฟฟ้ากระแสตรงซึ่งสามารถคำนวณได้จาก

$$r = \frac{V_{r(rms)}}{V_{dc}} \quad (2.4)$$

เมื่อ r คือ ริบเปิลแฟคเตอร์ ไม่มีหน่วย

$V_{r(rms)}$ คือ ถึงการเปลี่ยนแปลงแรงดันริบเปิลวัต มีหน่วยเป็น โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

V_{dc} คือ แรงดันไฟฟ้ากระแสตรง มีหน่วยเป็น โวลต์
และคำนวณหาค่า Percent of ripple factor ได้ดังนี้

$$\%or = \frac{V_{r(rms)}}{V_{dc}} \times 100 \quad (2.5)$$

2.4.5 การควบคุมแรงดันไฟฟ้า (Voltage Regulation)

การควบคุมแรงดันไฟฟ้า (Voltage Regulation) หมายถึง อัตราการเปลี่ยนแปลงของแรงดันไฟฟ้าที่วัดได้ในขณะที่มีภาระทางไฟฟ้ากับการเปลี่ยนแปลงของแรงดันไฟฟ้าที่วัดได้ในขณะที่ไม่มีภาระทางไฟฟ้า ซึ่งสามารถคำนวณหาค่าการควบคุมแรงดันไฟฟ้าได้จากสมการต่อไปนี้

$$V_R = \frac{V_{NL} - V_{FL}}{V_{FL}} \quad (2.6)$$

โดยที่ V_R คือ การควบคุมแรงดันไฟฟ้า (Voltage Regulation) ไม่มีหน่วย
 V_{NL} คือ แรงดันไฟฟ้าที่วัดได้ในขณะที่ไม่มีภาระไฟฟ้า มีหน่วยเป็น โวลต์
 V_{FL} คือ แรงดันไฟฟ้าที่วัดได้ในขณะที่มีภาระทางไฟฟ้า มีหน่วยเป็น โวลต์

และคำนวณหาค่า Percent of Voltage Regulation ได้ดังนี้

$$\%V_R = \frac{V_{NL} - V_{FL}}{V_{FL}} \times 100 \quad (2.7)$$

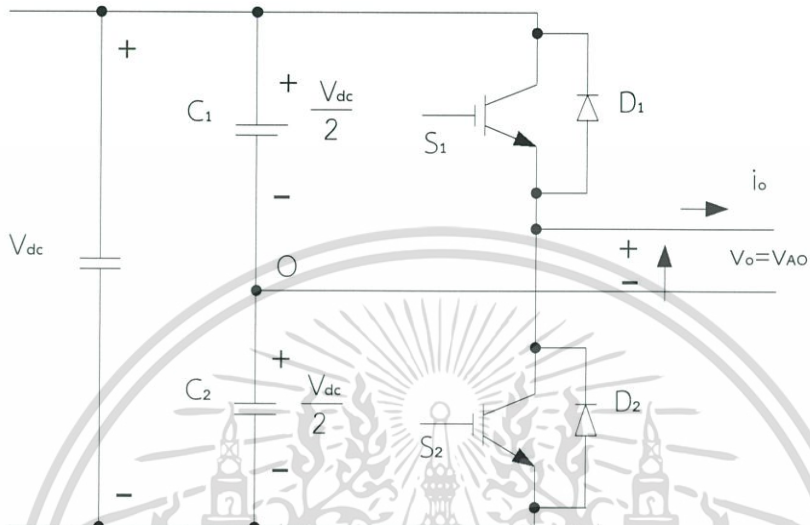
2.5 อินเวอร์เตอร์เฟสเดียว (Single Phase Inverter) [6]

อินเวอร์เตอร์เฟสเดียวจะแบ่งออกเป็นสองชนิดคือแบบฮาล์ฟบริดจ์ (Half-Bridge) และแบบฟูลบริดจ์ (Full-Bridge) ในแบบฮาล์ฟบริดจ์จะมีตัวเก็บประจุสองตัวต่อลำดับกันอยู่ระหว่างแหล่งจ่ายแรงดันไฟฟ้ากระแสตรงและหากกำหนดให้ค่าตัวเก็บประจุสองตัวมีค่าเท่ากัน จะทำให้แรงดันไฟฟ้าตกคร่อมตัวเก็บประจุแต่ละตัวจะมีค่าเท่ากันคือ $V_s/2$ จุดกึ่งกลางแรงดันไฟฟ้า (จุด O ในรูป 2.9) จะมีค่าคงที่เมื่อเทียบกับบัสลบ (N) ดังแสดงในรูป 2.9 ส่วนวงจรอินเวอร์เตอร์แบบฟูลบริดจ์เฟสเดียวจะประกอบไปด้วยสองกิ่งคือกิ่ง A และ กิ่ง B ในรูป 2.10 โดยแบบฟูลบริดจ์จะได้กำลังไฟฟ้าสูงกว่าแบบฮาล์ฟบริดจ์สองเท่า จึงเหมาะสมที่จะเลือกใช้เมื่อต้องการจ่ายกำลังไฟฟ้าโหลดสูงขึ้น

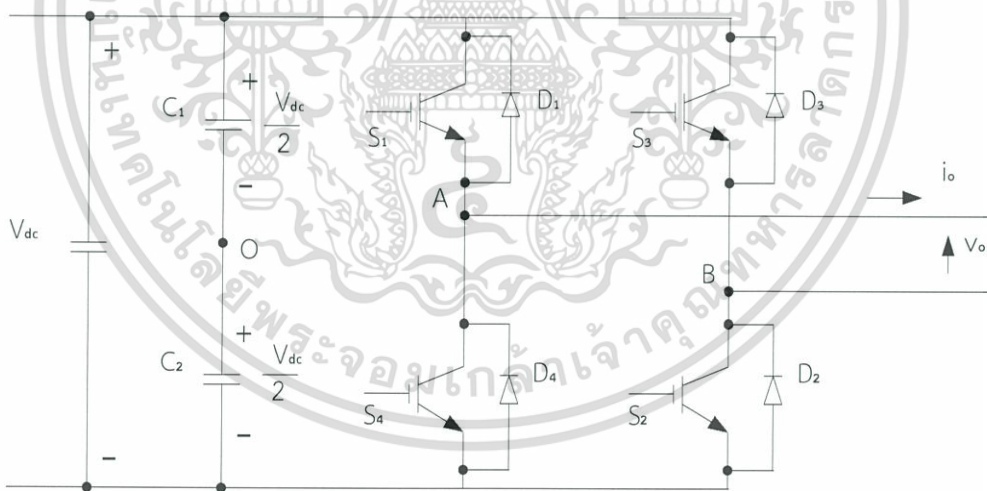
เงื่อนไขสำคัญที่อินเวอร์เตอร์เฟสเดียวแบบฮาล์ฟบริดจ์และแบบฟูลบริดจ์ คือการทำงานของสวิตช์ S_1 และ S_4 ต้องไม่ทำงานพร้อมกันในทุกช่วงเวลา มิฉะนั้นแล้วจะเกิดการลัดวงจรระหว่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บัสบวกกับบัสลบ ในอุดมคติเวลาการสวิตช์ซึ่งของ S_1 และ S_4 จะตรงข้ามกัน แต่ในทางปฏิบัติจะต้องการช่วงเวลาที่ยาวขึ้นที่สวิตช์ทั้งคู่ไม่นำกระแส ซึ่งจะเรียกว่าเดดไทม์ (Deadtime) โดยเดดไทม์จะอยู่ในช่วงเวลาก่อนจะเปลี่ยนสถานะการสวิตช์ จากนำกระแสเป็นไม่นำกระแสหรือจากไม่นำกระแสเป็นนำกระแส



รูปที่ 2.9 อินเวอร์เตอร์เฟสเดียวแบบฮาล์ฟบริดจ์



รูปที่ 2.10 อินเวอร์เตอร์เฟสเดียวแบบฟูลบริดจ์

2.6 อินเวอร์เตอร์หลายระดับ (Multilevel Inverter) [10]

อินเวอร์เตอร์หลายระดับจะผลิตแรงดันไฟฟ้ารูปคลื่นไซน์ (Sine Wave) จากการรวมลูกคลื่นไซน์ย่อยๆ หลายๆ ลูกเข้าด้วยกันด้วยแหล่งจ่ายแรงดันไฟฟ้าคาปาซิเตอร์ (Capacitor Voltage Sources) ซึ่งจะมีข้อดีกว่าอินเวอร์เตอร์แบบธรรมดาอยู่มากมาย เช่น จะช่วยลดความผิดเพี้ยน

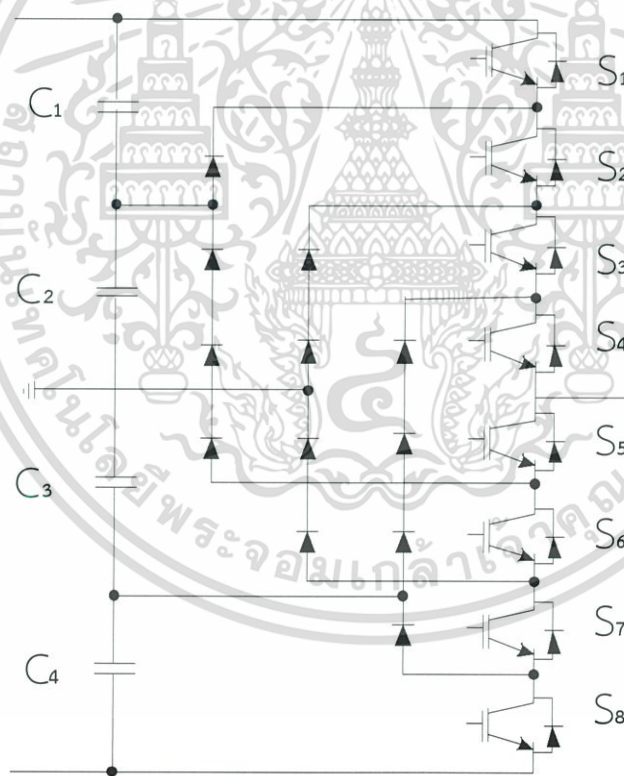
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฮาร์โมนิกรวม (Total Harmonic Distortion : THD) สามารถใช้ความถี่สวิตชิง (Switching Frequency) ที่น้อยลงจึงทำให้การสูญเสียจากการสวิตช์ (Switching Loss) ลดลง

ในหัวข้อนี้จะกล่าวถึงอินเวอร์เตอร์หลายระดับจำนวน 3 รูปแบบ คืออินเวอร์เตอร์หลายระดับชนิดไดโอดแคลมป์ (Diode-Clamped Multilevel Inverter) อินเวอร์เตอร์หลายระดับชนิดฟลายอิงคาปาซิเตอร์ (Flying Capacitor Multilevel Inverter) และอินเวอร์เตอร์หลายระดับชนิดคาสเคด (Cascaded Multilevel Inverter)

2.6.1 อินเวอร์เตอร์หลายระดับชนิดไดโอดแคลมป์ (Diode-Clamped Multilevel Inverter : NPCMLI)

อินเวอร์เตอร์หลายระดับชนิดไดโอดแคลมป์ คืออินเวอร์เตอร์หลายระดับชนิดแรกๆ ที่ได้รับความนิยมกันอย่างแพร่หลายในอุตสาหกรรม ซึ่งโครงสร้างของอินเวอร์เตอร์หลายระดับชนิดไดโอดแคลมป์นั้นมีโครงสร้างแสดงดังรูปที่ 2.11 โดยตัวเก็บประจุจะช่วยจ่ายแรงดันให้เกิดความสมดุล จึงทำให้อินเวอร์เตอร์หลายระดับชนิดไดโอดแคลมป์ มีจุดเด่นสามารถส่งพลังงานได้สองทิศทาง



รูปที่ 2.11 วงจรอินเวอร์เตอร์หลายระดับชนิดไดโอดแคลมป์

2.6.2 อินเวอร์เตอร์หลายระดับชนิดฟลายอิงคาปาซิเตอร์ (Flying Capacitor Multilevel Inverter : CCMLI)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

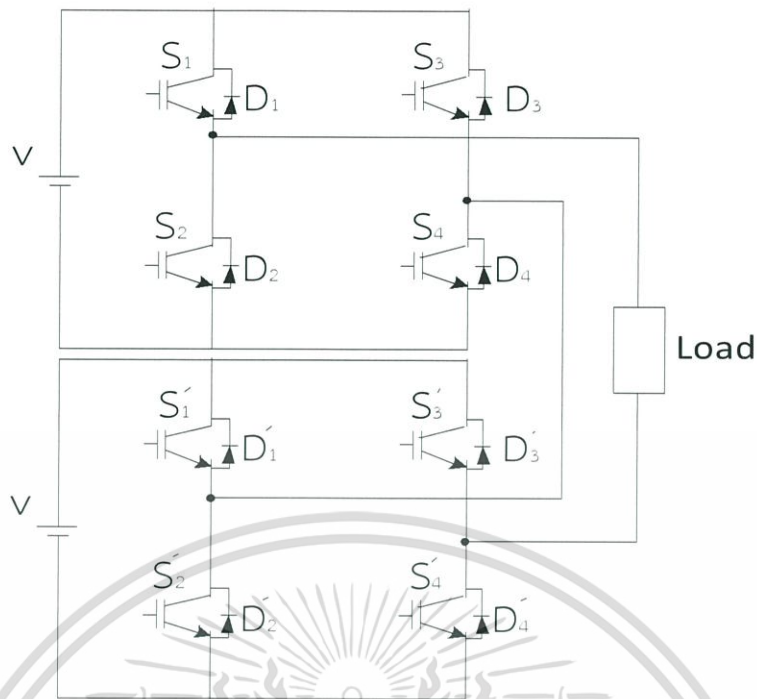
อินเวอร์เตอร์หลายระดับชนิดฟลายอิงคาปาซิเตอร์จะมีโครงสร้างคล้ายกับอินเวอร์เตอร์หลายระดับชนิดไดโอดแคลมป์ ซึ่งในวิธีนี้จะเป็นการใช้ตัวเก็บประจุแทนไดโอด โดยตัวเก็บประจุนี้จะต่อที่จุดกึ่งกลางของคู่สวิตช์ที่ตำแหน่งเดียวกัน เนื่องจากใช้ตัวเก็บประจุแทนไดโอด ตัวเก็บประจุจะไม่ป้องกันแรงดันย้อนกลับ ทำให้จำนวนสวิตช์นั้นเพิ่มขึ้นดังรูปที่ 2.12



รูปที่ 2.12 วงจรอินเวอร์เตอร์หลายระดับชนิดฟลายอิงคาปาซิเตอร์

2.6.3 อินเวอร์เตอร์หลายระดับชนิดคาสเคด (Cascaded Multilevel Inverter : CMCI)

ในการทำงานของอินเวอร์เตอร์หลายระดับชนิดคาสเคดนี้จะแตกต่างกับชนิดไดโอดแคลมป์และชนิดฟลายอิงคาปาซิเตอร์ โดยในการสร้างแรงดันหลายระดับ ซึ่งแหล่งจ่ายกระแสตรงจะแยกจ่ายให้แต่ละโมดูล ในแต่ละโมดูลจะเป็นวงจรฟูลบริดจ์โดยสองโมดูลจะสร้างแรงดันได้ 5 ระดับ $(2n+1)$ เนื่องจากแหล่งจ่ายแรงดันกระแสตรงที่แยกจากกันจึงเหมาะสำหรับใช้งานกับพลังงานทดแทน ดังแสดงในรูปที่ 2.13



รูปที่ 2.13 วงจรอินเวอร์เตอร์หลายระดับชนิดคาสเคด

2.7 การตรวจจับดีซาร์จบางส่วน (Partial Discharge : PD)

ในสมัยเริ่มแรกที่มีการทดสอบวัสดุฉนวนและอุปกรณ์ไฟฟ้ามักจะใช้วิธีวัดความต้านทานแพดเตอร์พลังงานสูญเสีย $\tan\delta$ และทดสอบหาค่าแรงดันเบรกดาวนพบว่าค่า $\tan\delta$ นั้นขึ้นอยู่กับขนาดแรงดัน จึงใช้เป็นเงื่อนไขในการกำหนดคุณภาพของการฉนวน การค้นคว้าวิจัยต่อมาพบว่าโพรงรอยร้าว รอยแตกหรือการฉนวนที่ไม่สมบูรณ์ภายในจะทำให้เกิดการดีซาร์จบางส่วนขึ้น (PD) ดีซาร์จบางส่วนอาจทำให้เกิดผลได้หลายอย่าง เช่น แสง เสียง รั้งสี ปฏิกิริยาเคมีและผลทางไฟฟ้า เป็นต้น ผลของดีซาร์จทำให้เกิดพลังงานสูญเสียและยังก่อให้เกิดความเสียหายต่อระบบการฉนวน ทำให้ฉนวนเสื่อมสภาพเร็ว อายุการใช้งานของอุปกรณ์สั้นลงและนำไปสู่การเบรกดาวนในที่สุด ฉะนั้นวิศวกรผู้ออกแบบการออกแบบฉนวนอุปกรณ์ไฟฟ้าแรงสูง จึงถือเอาการดีซาร์จบางส่วน (PD) เป็นแพดเตอร์สำคัญที่บอกถึงคุณภาพของอุปกรณ์ จึงพยายามหลีกเลี่ยงไม่ให้เกิดการดีซาร์จบางส่วน (PD) ขึ้น โดยออกแบบลักษณะอิเล็กโตรดที่ปราศจากความเครียดสนามไฟฟ้าสูงเกินกว่าขีดความคงทนของฉนวน อย่างไรก็ตามการฉนวนอุปกรณ์แรงสูงมากๆ มีความยุ่งยากซับซ้อน การดีซาร์จบางส่วน (PD) อาจเกิดขึ้นโดยมิได้ตั้งใจหรืออาจมีความบกพร่องในกระบวนการผลิตหรือคุณภาพของฉนวนไม่ได้ตามที่กำหนด จึงจำเป็นต้องมีการตรวจวัดการเกิดดีซาร์จบางส่วนอาจมีสาเหตุได้หลายรูปแบบ การทราบสาเหตุและตำแหน่งที่เกิดขึ้นแน่นอนจะช่วยให้แก้ไขปรับปรุงการฉนวนได้ถูกต้องรวดเร็ว [3]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7.1 ความหมายของดิสชาร์จบางส่วน

ดิสชาร์จบางส่วน คือ ดิสชาร์จเบรกคาวาน์ที่ไม่สมบูรณ์ พลังงานที่ทำให้เกิดดิสชาร์จนั้นไม่มากพอที่จะทำให้ฉนวนเปลี่ยนสภาพไปเป็นสภาพนำไฟฟ้าได้ตลอดแนวระหว่างอิเล็กโตรด จึงเรียกว่า ดิสชาร์จบางส่วน เพราะฉนวนของอิเล็กโตรดด้านหนึ่ง หรือทั้งสองด้าน ซึ่งอาจเป็นของแข็ง ของเหลว หรือก๊าซ ยังเป็นฉนวนที่สมบูรณ์มั่นคงอยู่

ดิสชาร์จบางส่วนจะเกิดขึ้นในระบบฉนวนที่มีลักษณะสนามไฟฟ้าไม่สม่ำเสมอสูง หรือฉนวนที่มีความไม่สม่ำเสมอ หรือไม่ต่อเนื่องกัน หรือมีสิ่งเจือปน ซึ่งทำให้ความเครียดสนามไฟฟ้าบางจุดในฉนวนมีค่าสูงกว่าค่าความเครียดสนามไฟฟ้าวิกฤต แต่ไม่อาจทำให้เกิดเบรกคาวาน์โดยสมบูรณ์ได้ หากแต่เกิดเพียงบางส่วนเท่านั้น

ดิสชาร์จบางส่วนเกิดขึ้นได้ทั้งในสนามไฟฟ้ากระแสสลับ และสนามไฟฟ้ากระแสตรง ภายใต้สนามไฟฟ้ากระแสสลับ ดิสชาร์จจะเกิดขึ้นซ้ำๆ ไซเคิลของแรงดัน โดยปกติจะเกิดขึ้นขณะที่แรงดันที่ป้อนเพิ่มขึ้นจากศูนย์ไปสู่ค่ายอด

ดิสชาร์จบางส่วนอาจแบ่งออกได้เป็น 3 ชนิดคือ โคโรนาดิสชาร์จ ดิสชาร์จตามผิว และ ดิสชาร์จภายใน ดังรูปที่ 2.14 [7]



รูปที่ 2.14 รูปแบบของดิสชาร์จบางส่วน (PD)

2.7.2 ผลกระทบของดิสชาร์จบางส่วน

ดิสชาร์จบางส่วนแต่ละครั้งจะมีพลังงานถ่ายเทให้กับพื้นผิวฉนวน ในลักษณะชนกระแทก เป็นเหตุให้เกิดความร้อนเพิ่มขึ้นเฉพาะจุด เป็นผลให้เกิดปฏิกิริยาทางเคมี ทำให้ฉนวนเสียเป็นจุดๆ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และเกิดผิพรองขยายตัวมากขึ้น และอาจนำไปสู่การเกิดเบรกดาวน้อย่างสมบูรณ์ได้ ทำให้ฉนวนเสียหาย อายุการใช้งานของฉนวนจะสั้นลง

การเกิดดิสชาร์จบางส่วนบนสายส่งแรงสูงแบบซึ่งอากาศ เรียกว่า โครนา หมายถึงการเกิดพลังงานสูญเสียตลอดเวลา และยิ่งกว่านั้นการเกิดโครนาพัลส์ดิสชาร์จดังกล่าว ทำให้เกิดคลื่นแม่เหล็กไฟฟ้าแพร่กระจายออกไปรบกวนระบบสื่อสารย่านความถี่วิทยุ เรียกว่า คลื่นรบกวนวิทยุ

ฉะนั้นเพื่อให้อายุการใช้งานของอุปกรณ์ไฟฟ้าแรงสูงใช้งานได้อย่างยาวนาน ไม่ก่อให้เกิดคลื่นรบกวนวิทยุ การออกแบบการฉนวนของอุปกรณ์ไฟฟ้าจะต้องมีคุณภาพดีพอ ความเครียดสนามไฟฟ้าที่แรงดันใช้งานปกติจะต้องต่ำกว่าค่าความเครียดสนามไฟฟ้าวิกฤติของฉนวน จะต้องไม่มีดิสชาร์จบางส่วน และจะมีแรงดันเกิดอันเนื่องมาจากแรงดันกระเพื่อมเกิดขึ้น อย่างไรก็ตาม การฉนวนอุปกรณ์แรงสูง มีความยุ่งยากซับซ้อน ดิสชาร์จบางส่วนอาจเกิดขึ้นโดยไม่ได้ตั้งใจ หรืออาจมีความบกพร่องในกระบวนการผลิต หรือคุณภาพของฉนวนไม่ได้ตามที่กำหนด ฉะนั้น เพื่อความมั่นใจในคุณภาพการฉนวนของอุปกรณ์ไฟฟ้าแรงสูง จำเป็นต้องมีการทดสอบตรวจวัดค่าการเกิดดิสชาร์จบางส่วน วัดค่าแรงดันรบกวนคลื่นวิทยุ (Radio Interference Voltage : RIV) ตามที่มาตรฐานกำหนด [7]

2.7.3 สื่อสัญญาณที่ใช้ตรวจจับการเกิดดิสชาร์จบางส่วน

การตรวจจับและวัดค่าดิสชาร์จบางส่วน จะอาศัยผลที่เกิดจากดิสชาร์จบางส่วน ซึ่งจะมีผลสืบเนื่องในรูปแบบต่างๆ

- มีกระแสพัลส์ไฟฟ้าเกิดขึ้นขณะที่เกิดดิสชาร์จบางส่วน
- เกิดกำลังสูญเสียไดอิเล็กตริก วัดค่า $tg \delta = f(U)$ เส้นกราฟจะหักมุมเมื่อเริ่มเกิดดิสชาร์จบางส่วน
- เกิดคลื่นสนามแม่เหล็กไฟฟ้า ในย่านความถี่สูง รบกวนระบบสื่อสาร
- เกิดเรื่องแสง เนื่องจากเกิดไอออไนเซชันเป็นโครนา
- เกิดโครนาในอากาศ จะมีกลิ่นโอโซน (O_3) เกิดเสียงฮิสซิง (hissing)
- เกิดความดันก๊าซเพิ่มสูงขึ้น
- เกิดความร้อน
- เกิดปฏิกิริยาทางเคมี

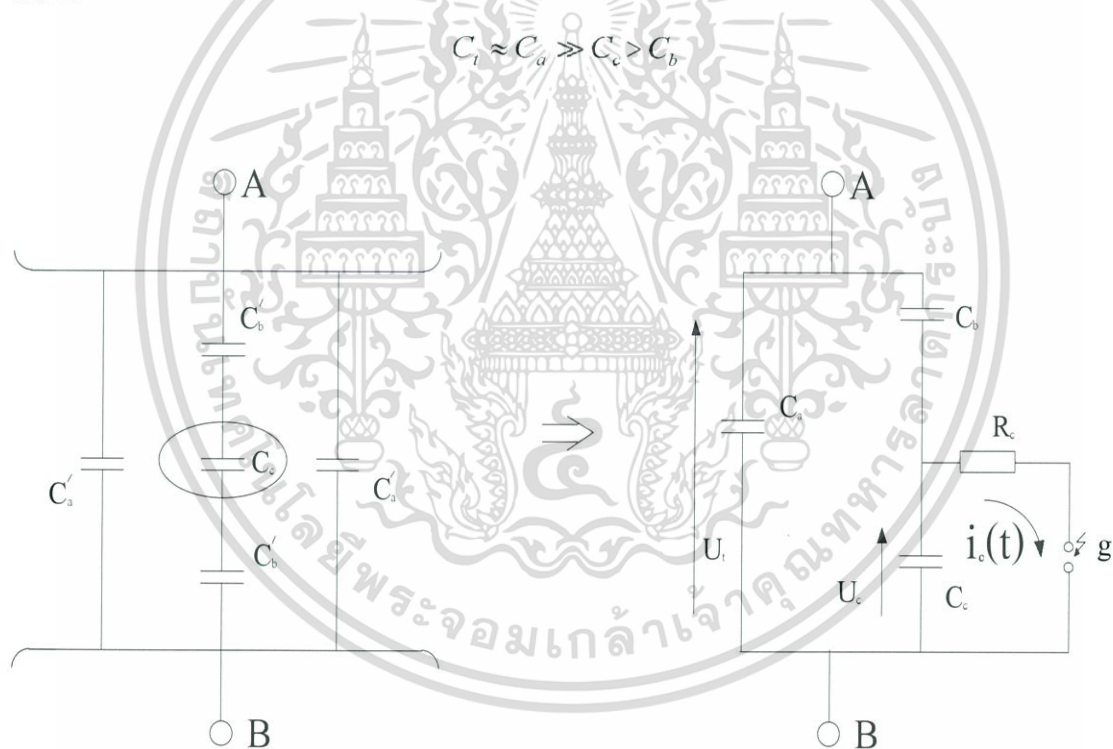
การตรวจจับการเกิดดิสชาร์จบางส่วน ส่วนมากจะอาศัยผลทางไฟฟ้า ซึ่งให้ผลที่มีความถูกต้องดีกว่าวิธีอื่นๆ คือดิสชาร์จทำให้เกิดกระแสพัลส์ไหลผ่านวงจรต่ออันดับกับฉนวนทดสอบ จึงสามารถวัดแรงดันตกคร่อมอิมพีแดนซ์ที่ต่ออยู่ในวงจรได้ การใช้สื่อสัญญาณอื่น จะมีความไวน้อยกว่า บางอย่างก็ต้องเกิดดิสชาร์จบางส่วน มากๆ จึงจะตรวจจับได้ การตรวจจับสื่อสัญญาณพัลส์ไฟฟ้าสามารถวิเคราะห์ได้ด้วยวงจรสมมูลที่มีการเกิดดิสชาร์จบางส่วน [7]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7.4 วงจรสมมูลของดิสชาร์จบางส่วน

โดยเหตุที่ดิสชาร์จบางส่วนภายในที่เกิดขึ้นในเนื้อฉนวน หรือในอุปกรณ์ซึ่งไม่สามารถสังเกตเห็นได้ด้วยตา ฉะนั้น เพื่อให้สามารถตรวจจับหรือวัดค่าดิสชาร์จบางส่วนในฉนวนได้ จึงมีการเขียนวงจรสมมูลของฉนวนที่มีดิสชาร์จบางส่วนขึ้น ไม่ว่าจะเป็ดิสชาร์จบางส่วนชนิดใดก็สามารถเขียนวงจรสมมูลได้ เพื่อให้ง่ายต่อการทำความเข้าใจ จึงใช้วงจรสมมูลสำหรับฉนวนที่มีโพรงก๊าซ เพื่อใช้ในการวิเคราะห์การเกิดและหาปริมาณดิสชาร์จบางส่วนภายใน ดังวงจรสมมูลของฉนวนในรูปที่

ในรูปที่ 2.15 a แสดงวัสดุฉนวน มีโพรงก๊าซภายในเนื้อฉนวน และฉนวนวางอยู่ระหว่างอิเล็กโทรด A-B โพรงก๊าซจะเขียนแทนด้วยความจุไฟฟ้า C_c ส่วนฉนวนที่ต่ออนุกรมกับโพรงก๊าซหรือ C_c เขียนแทนด้วยความจุไฟฟ้า C_b' ส่วนที่ต่ออนุกรมกับ C_c นี้ จะรวมกันได้เป็น C_b ส่วนฉนวนที่สมบูรณ์ที่อยู่โดยรอบของ C_c จะให้ค่าเป็น C_a' และรวมกันในส่วนนี้จะได้เป็น C_a ดังรูปที่ 2.15 b ซึ่งค่าความจุไฟฟ้าของวัสดุทดสอบ C_t จะมีค่าโดยประมาณเท่ากับ C_a ซึ่งมีค่ามากกว่า C_b มากๆ นั่นคือ



รูปที่ 2.15 วงจรสมมูลของวัสดุที่มีโพรงก๊าซและเกิดดิสชาร์จบางส่วนภายใน

ถ้าป้อนแรงดัน U_i ที่ขั้ว A-B ทำให้แรงดันตกคร่อมโพรงก๊าซมีค่าสูงกว่าค่าแรงดันเบรกดาวนของโพรงก๊าซที่แทนด้วย C_c ก็จะเกิดเบรกดาวนในโพรงก๊าซ ซึ่งเขียนแทนด้วยช่องว่างอากาศ g (แล้วเอาตัวจ่ายแรงดันออก) มีความต้านทาน R_c ต่ออนุกรมอยู่เป็นตัวจำกัดกระแสดิสชาร์จ $i_c(t)$ ซึ่งมีลักษณะเป็นพัลส์ช่วงกว้างเป็นนาโนวินาที และทำให้เกิดแรงดันตก δU_c ที่โพรงก๊าซเกิดการปล่อยประจุออกมาเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\Delta q_c = \delta U_c C_c \quad (2.8)$$

กระแส $i_c(t)$ นี้ไหลอยู่ภายในที่ไม่สามารถวัดได้ แต่การดิสชาร์จของ C_c ทำให้เกิดการถ่ายเทประจุของ C_b และ C_a ในวงจรสมมูล เป็นผลให้เกิดแรงดันตกที่ขั้ว A-B เท่ากับ δU_t ซึ่งหาได้จากประจุใน C_c คือ

$$\delta U_t = \frac{C_b \delta U_c}{C_b + C_a} \quad (2.9)$$

ค่าแรงดันตกนี้ไม่ให้ข้อมูลอะไรเกี่ยวกับ δq_c เลย แต่เป็นสัดส่วนกับ $C_b \delta U_c$ ค่า δU_t นี้วัดได้เป็นพัลส์รูปขั้น ขึ้นอยู่กับ $i_c(t)$

เมื่อแทนค่า

$$\delta U_c = \frac{\delta q_c}{C_c} \quad (2.10)$$

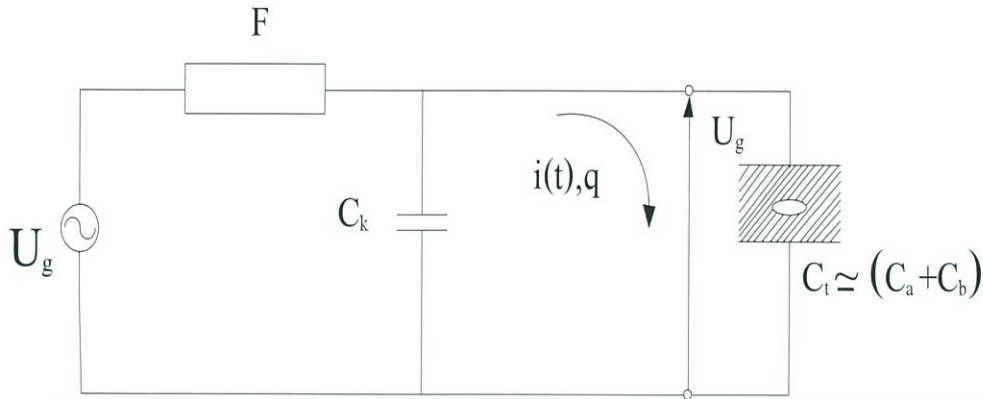
จะได้

$$\delta U_t = \frac{C_b \delta q_c}{C_c (C_b + C_a)} \quad (2.11)$$

ค่าของ δU_t มีค่าเพียงเป็นมิลลิโวลต์ถึงโวลต์ ในขณะที่ δU_c มีค่าเป็นกิโลโวลต์ แต่โดยที่ไม่ทราบค่า C_c และ C_b จึงไม่อาจหาความสัมพันธ์ของ δU_t กับ δU_c และ δq_c ได้ อย่างไรก็ตาม การดิสชาร์จในโพรงก๊าซ C_c เป็นผลให้เกิดการเปลี่ยนแปลงถ่ายเทประจุ หรือกระแสในวงจรภายนอกที่สามารถตรวจวัดได้ [7]

2.7.5 ประจุที่ปรากฏและประจุที่วัดได้

ดังที่ได้กล่าวมาแล้ว ดิสชาร์จบางส่วนภายในเกิดขึ้นภายในฉนวน หรือภายในอุปกรณ์ที่หุ้มห่อมิดชิด ฉะนั้น ประจุหรือกระแสที่เกิดจากประจุดิสชาร์จในโพรงก๊าซนั้นไม่สามารถวัดได้ แต่การดิสชาร์จในโพรงก๊าซ C_c นั้น มีผลให้เกิดการถ่ายเทประจุ เป็นผลให้เกิดแรงดันตก δU_t ที่ขั้วป้อนแรงดันภายนอก A-B และการเคลื่อนที่ของประจุ หรือเกิดกระแสไหลวนอันเนื่องจากแรงดันตก เป็นค่ากระแสชดเชยที่วัดได้ (measurable current) $i(t)$ ดังรูปที่ 2.16 แต่มิใช่กระแสหรือประจุที่เกิดขึ้นจริงภายในโพรงก๊าซ



รูปที่ 2.16 ดิสชาร์จบางส่วนในโพรงก๊าซในวัสดุควอน

U_g คือ ตัวจ่ายแรงดันป้อนให้กับตัวเก็บประจุคาบเกี่ยว C_k และวัสดุทดสอบ C_t

C_k คือ ตัวเก็บประจุคาบเกี่ยว

C_t คือ ค่าเก็บประจุของวัสดุทดสอบประกอบด้วย C_a , C_b และ C_c ดังรูปที่

$i(t), q$ คือ กระแสพัลส์ PD ที่ถ่ายทอดระหว่าง C_k กับ C_t เพื่อชดเชยแรงดันที่ตกไป

δU_t คร่อม $C_t \approx (C_a + C_b)$

ค่ากระแสไหลวน $i(t)$ ที่วัดได้นี้ ขึ้นอยู่กับอัตราส่วนค่าเก็บประจุ C_k / C_t เพราะประจุจะเคลื่อนที่จากตัวเก็บประจุคาบเกี่ยว C_k ที่ชดเชยแรงดันตก δU_t ในกรณีอุดมคติ $C_k \gg C_t$ และ $C_t \approx C_a + C_b$ ประจุ q จะมีค่ามากที่สุด

$C_k \gg C_t$ ค่า δU_t จะได้รับชดเชยสมบูรณ์ และประจุที่ถ่ายเท ก็คือกระแส $i(t)$ ประจุที่ถ่ายเทสามารถหาได้จากสมการ

$$q = \int i(t) dt = \left\{ C_a + \frac{C_c \cdot C_b}{C_c + C_b} \right\} \delta U_t \quad (2.12)$$

เพราะว่า $C_b < C_c$ จึงได้

$$q = (C_a + C_b) \delta U_t \quad (2.13)$$

เมื่อแทนค่าในสมการ จะได้

$$q = \frac{C_b}{C_c} \delta q_c \quad (2.14)$$

ประจุ q นี้ เรียกว่า ประจุที่ปรากฏของพัลส์ PD เพราะประจุ q นี้ ไม่เท่ากับประจุที่เกิดจริงในโพรงก๊าซ C_c แต่สัมพันธ์กับ δq_c ด้วยอัตราส่วนของ C_b / C_c และเป็นพื้นฐานของการวัดค่าการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เกิดดิสชาร์จบางส่วน ที่มีความเป็นจริงมากกว่า δU_i โดยที่ C_a เป็นค่าเก็บประจุหลักของ C_i ซึ่งไม่มีผลเกี่ยวกับค่าการเกิดดิสชาร์จบางส่วน

ในทางปฏิบัติ เงื่อนไขที่จะทำให้ได้ $C_k \gg C_i$ หมายถึง ค่าเก็บประจุคาบเกี่ยวมีค่ามาก ๆ นั้น เป็นไปได้ยาก เพราะว่าจะกลายเป็นโหลดให้กับตัวจ่ายแรงดัน และไม่ประหยัด อย่างไรก็ตาม ค่าเก็บประจุ C_k ใหญ่กว่า C_i ของวัสดุทดสอบเพียงเล็กน้อย จะเป็นผลทำให้ความไวในการตรวจจับหรือตรวจวัดดิสชาร์จบางส่วนนั้นน้อยลง เนื่องจากกระแสชดเชย $i(t)$ จะมีค่าน้อยลง

เมื่อพิจารณาจากการถ่ายเทของประจุระหว่าง C_i กับ C_k จะได้ความสัมพันธ์

$$Q = C_i \delta U_i \quad \text{เมื่อ } C_i \approx (C_a + C_b) \quad (2.15)$$

คือ

$$q = (C_i + C_k) \delta U_i' \quad (2.16)$$

เมื่อ $\delta U_i'$ คือ แรงดันที่ชั่วหลังจากสิ้นสุดการถ่ายเทประจุ ประจุที่ปล่อยจากตัวเก็บประจุคาบเกี่ยว C_k สามารถวัดได้ และเรียกว่าประจุที่วัดได้ q_m (measurable charge)

$$q_m = C_k \delta U_i' \quad (2.17)$$

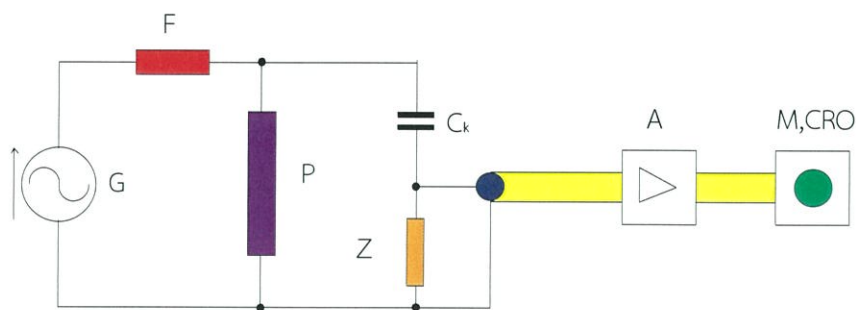
ฉะนั้น อัตราส่วนของประจุที่วัดได้ ต่อประจุที่ปรากฏ คือ

$$\frac{q_m}{q} = \frac{C_k}{(C_i + C_k)} \quad (2.18)$$

2.7.6 วงจรพื้นฐานการวัดการเกิดดิสชาร์จบางส่วน

การตรวจจับการเกิดดิสชาร์จบางส่วนโดยอาศัยผลทางไฟฟ้าจะให้ผลความถูกต้องดีกว่าวิธีอื่นคือผลของดิสชาร์จทำให้เกิดกระแสพัลส์ไหลผ่านวงจร สามารถตรวจจับกระแสพัลส์ได้สองวิธีคือวิธีตรงและวิธีวงจรสมมูล [3]

1. วิธีตรงกระแสพัลส์จากโพรงในฉนวนทำให้เกิดแรงดันตกคร่อมอิมพีแดนซ์ ซึ่งจะถูกขยายต่อเข้าเครื่องออสซิลโลสโคป (CRO) ดังแสดงในรูป 2.17



รูปที่ 2.17 วงจรตรวจจับการดิสชาร์จบางส่วนด้วยวิธีตรง

G คือ ตัวจ่ายแรงดันสูง

F คือ ตัวกรองความถี่สูง

C_k คือ คาปาซิเตอร์

P คือ วัสดุทดสอบ

Z คือ อิมพีแดนซ์

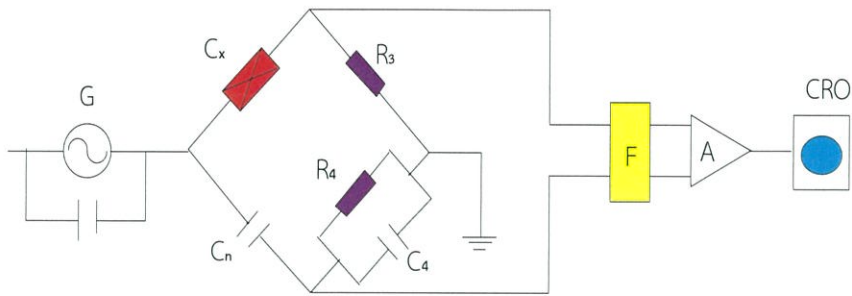
M คือ เครื่องวัดการดิสชาร์จบางส่วน

CRO คือ ออสซิลโลสโคป

ตัวจ่ายแรงดันสูงปกติเป็นหม้อแปลงทดสอบจะต้องเป็นหม้อแปลงที่ปลอดภัยจางส่วนภายในตัวกรองความถี่สูง F ทำหน้าที่กันมิให้เกิดดิสชาร์จบางส่วน (PD) จากหม้อแปลงหรือตัวจ่ายแรงดันสูงเข้าไปในวงจรวัด แต่ความถี่ต่ำเช่นแรงดันทดสอบ 50 เฮิร์ต จะผ่านไปได้ และยิ่งกว่านั้นตัวกรองความถี่สูง (F) นี้ยังป้องกันการเกิดดิสชาร์จบางส่วน (PD) ที่ต้องการวัดเกิดจากตัวอย่างวัสดุทดสอบ (PD) นี้มิให้ไหลออกไปทางหม้อแปลงหรือตัวจ่ายได้ในกรณีที่อิมพีแดนซ์ของตัวจ่ายมีค่าต่ำ คาปาซิเตอร์แรงสูง (C_k) ทำหน้าที่คาปาซิเตอร์แรงสูงที่ป้อนให้กับวัสดุทดสอบกับอิมพีแดนซ์วัดภาคแรงต่ำ คาปาซิเตอร์แรงสูง (C_k) นี้จะต้องมีค่าแรงดันที่กำหนดทนต่อแรงดันทดสอบได้ ปลอดภัยจางส่วนในช่วงแรงดันทดสอบและมีค่าคาปาซิแตนซ์ไม่น้อยกว่า 1000 พิโคฟารัด [3]

2. วิธีวงจรสมดุล ปัญหาย่างยากอย่างหนึ่งในการทดสอบและวัดดิสชาร์จจางส่วน (PD) ก็คือ เกิดคลื่นรบกวนเนื่องจากวงจรภายนอก จนไม่สามารถแยกได้ว่าดิสชาร์จนั้นเกิดจากภายในฉนวนที่ทดสอบหรือว่าเกิดจากวงจรภายนอก คืออาจเกิดจากตัวจ่ายแรงสูงสายนำแรงสูงก็ได้ ฉะนั้นวิธีสมดุลจึงช่วยแก้ปัญหาอย่างนี้ได้ โดยใช้บริดจ์ เช่น สเชอริง บริดจ์ (Schering Bridge) ซึ่งมักจะใช้อยู่ในห้องทดลองไฟฟ้าแรงสูงทั่วไป ความต้านทานในวงจรบริดจ์เป็นตัวจับดิสชาร์จเช่นเดียวกับตัวอิมพีแดนซ์ในวิธีตรงคือกระแสดิสชาร์จในฉนวนทำให้เกิดแรงดันตกคร่อมความต้านทาน R ดังรูป 2.18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

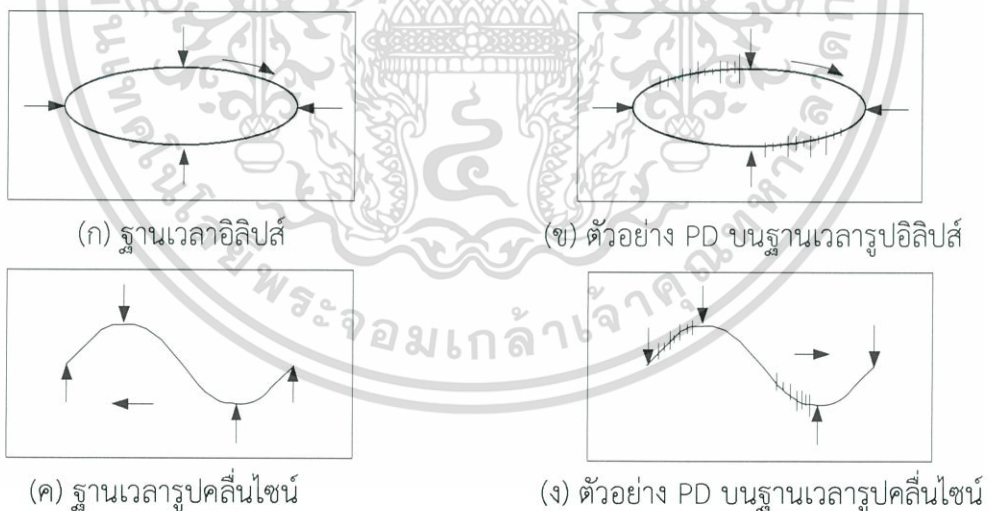


รูปที่ 2.18 วงจรวัดการดิสชาร์จบางส่วนแบบสมดุล

คลื่นรบกวนจากภายนอกที่ทำให้เกิดแรงดันตกคร่อมความต้านทานข้างใดข้างหนึ่งของบริดจ์ จะมีค่าต่ำกว่าอิมพัลส์ที่เกิดจากการดิสชาร์จในฉนวน [3]

2.7.7 การแสดงผลดิสชาร์จบางส่วน

การวัดค่าการดิสชาร์จบางส่วนอาจวัดได้ด้วยมิเตอร์ความถี่สูงออกมาเป็นไมโคร-โวลต์ (μV) พิโคคูลอมบ์ (pC) ได้แต่จะทราบเพียงขนาดของการดิสชาร์จบางส่วนเท่านั้น วิธีที่นิยมใช้ในปัจจุบัน สำหรับแสดงผลของการดิสชาร์จบางส่วนคือการแสดงผลบนจอออสซิลโลสโคป ซึ่งอาจแสดงได้ 2 แบบ คือให้รูปคลื่นพัลส์ของการดิสชาร์จบางส่วนปรากฏบนฐานเวลารูปอิลิปส์ ซึ่งมีเครื่องหมายแสดง ตำแหน่งยอดบวกและลบ และตำแหน่งศูนย์ของรูปคลื่นแรงดันทดสอบดังรูป 2.19 ก 2.19 ข หรือ แสดงรูปคลื่นพัลส์ในฐานเวลาตั้งรูป 2.19 ค 2.19 ง



รูปที่ 2.19 ผลของการดิสชาร์จบางส่วน

การแสดงผลการดิสชาร์จบางส่วนบนฐานเวลารูปคลื่นไซน์มีผลดีที่วัดขนาดได้ถูกต้องและสังเกต ตำแหน่งที่เกิดขึ้นได้แน่นอน การแสดงผลบนฐานเวลารูปอิลิปส์มีข้อดี คือ แยกได้ว่าการดิสชาร์จบางส่วน เกิดจากสาเหตุอะไร [3]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8 การทดสอบหม้อแปลง [8]

หม้อแปลงไฟฟ้าที่ผลิตเสร็จแล้วจะทำการทดสอบตามมาตรฐานขั้นพื้นฐานที่กำหนด เช่น การทดสอบประจำ (Routine Test) ตามรายการต่อไปนี้

1. การวัดความต้านทานของขดลวดแต่ละขด (Measurement of Winding Resistance) เพื่อเปรียบเทียบค่าที่วัดได้ระหว่างเฟสว่ามีขดลวดใดผิดปกติหรือไม่ และเพื่อเอาค่าที่วัดได้มาอ้างอิงกับอุณหภูมิปัจจุบันสำหรับการแปลงค่าอ้างอิงไปที่อุณหภูมิอื่น เช่นที่ 75 องศาเซลเซียส

2. การวัดอัตราส่วนของแรงดันของหม้อแปลงเปรียบเทียบกับค่าที่กำหนด (Measurement of Voltage Ratio and Phase Displacement) เพื่อวัดอัตราส่วนของแรงดันของหม้อแปลงเทียบกับค่าที่กำหนดว่ามีค่าถูกต้องและมีค่าความคาดเคลื่อนอยู่ในพิกัดมาตรฐานหรือไม่ และเป็นการวัดค่าความต่างเฟสของขดลวดทั้งสองด้านหรือที่เรียกว่าการหาเวกเตอร์กรุป (Vector Group) ของหม้อแปลง

3. การวัดหาค่าความสูญเสียขณะมีภาระทางไฟฟ้า (Measurement of Short-Circuit Impedance and Load Loss) เป็นการวัดขณะมีภาระทางไฟฟ้าเพื่อหาค่าความสูญเสียคอปเปอร์ (Copper Loss) และวัดหาแรงดันอิมพีแดนซ์ (Impedance Voltage) ด้วยวิธีการลัดวงจรหม้อแปลงระหว่างการตรวจวัด

4. การวัดหาค่าความสูญเสียขณะที่ไม่มีภาระทางไฟฟ้า (Measurement of No-Load Loss and Current) เพื่อวัดหาค่าความสูญเสียในแกนเหล็ก (Core Loss) และวัดหาค่ากระแสที่ไหลในขดลวดในขณะไม่มีภาระทางไฟฟ้า (No-load current)

5. การตรวจสอบฉนวนภายในหม้อแปลง (Separate source AC Withstand Voltage Test) เป็นการตรวจสอบฉนวนภายในหม้อแปลงที่คั่นอยู่ระหว่าง ขดแรงสูงกับแรงต่ำ แรงสูงกับกราวนด์ แรงต่ำกับกราวนด์ ด้วยการจ่ายแรงดันสูงกระแสลับ 50 เฮิร์ตซ์ ระหว่างจุดที่จะทดสอบตามค่าและเวลาที่มาตรฐานกำหนด

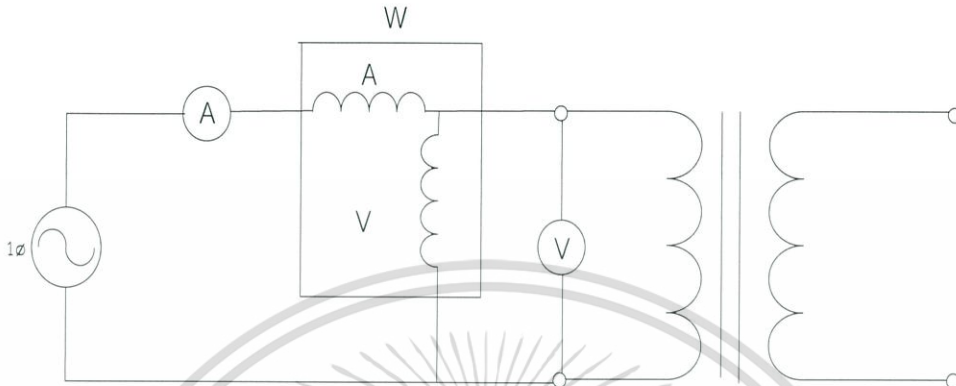
6. การตรวจสอบฉนวนของเส้นลวด (Induced AC Voltage Test) เป็นการตรวจสอบฉนวนของเส้นลวดแต่ละเส้นที่พันเป็นขดลวด ด้วยการจ่ายแรงดันสูงเป็นสองเท่าให้กับขดขดลวดตามระยะเวลาที่มาตรฐานกำหนด

7. การตรวจวัดค่าความเป็นฉนวนโดยรวมของหม้อแปลง (Measurement of Insulation Resistance) หรือที่เรียกว่า Megger Test โดยค่าวัดได้ต้องมีค่าสูงตามที่กำหนด สำหรับงานวิจัยนี้ได้ทำการทดสอบตามมาตรฐานขั้นพื้นฐาน ได้แก่ การวัดหาค่าความสูญเสียขณะที่ไม่ได้จ่ายโหลด การตรวจสอบฉนวนภายในหม้อแปลงและการวัดอัตราส่วนของแรงดันของหม้อแปลงเปรียบเทียบกับค่าที่กำหนดเท่านั้น

2.8.1 การวัดหาค่าความสูญเสียขณะที่ไม่มีภาระทางไฟฟ้า (Measurement of No-Load Loss and Current)

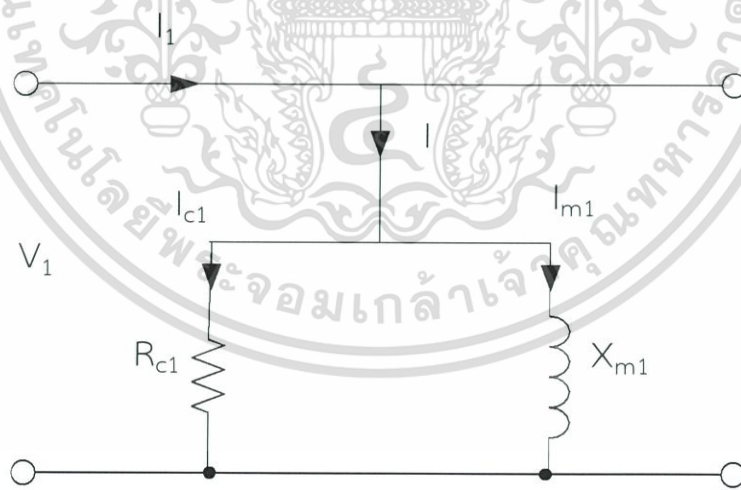
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดสอบแบบนี้สามารถจ่ายแรงดันเข้าทางด้านแรงสูงหรือแรงต่ำก็ได้ แผนภาพการต่อวงจรสำหรับการทดสอบขณะเปิดวงจรแสดงดังรูปที่ 2.20 โดยเปิดวงจรทางด้านขดลวดแรงต่ำ ดังนั้นเมื่อทำการทดสอบภายใต้เงื่อนไขขณะเปิดวงจรสามารถเขียนวงจรได้ดังนี้



รูปที่ 2.20 วงจรสมมูลของการทดสอบกำลังไฟฟ้าสูญเสียในสถานะไม่มีภาระทางไฟฟ้า

สำหรับกระแสด้านปฐมภูมิ I_1 คือกระแสกระตุ้นและค่าการสูญเสียหาได้จากการวัดโดยวัตต์มิเตอร์ ซึ่งเป็นการสูญเสียที่แกนนั่นเองสำหรับค่าพารามิเตอร์ R และ X_m คำนวณได้ตามค่าที่อ่านจากโวลต์มิเตอร์ แอมแปร์มิเตอร์และวัตต์มิเตอร์ แผนภาพการต่อขณะทดสอบเปิดวงจรแสดงดังรูปที่ 2.21



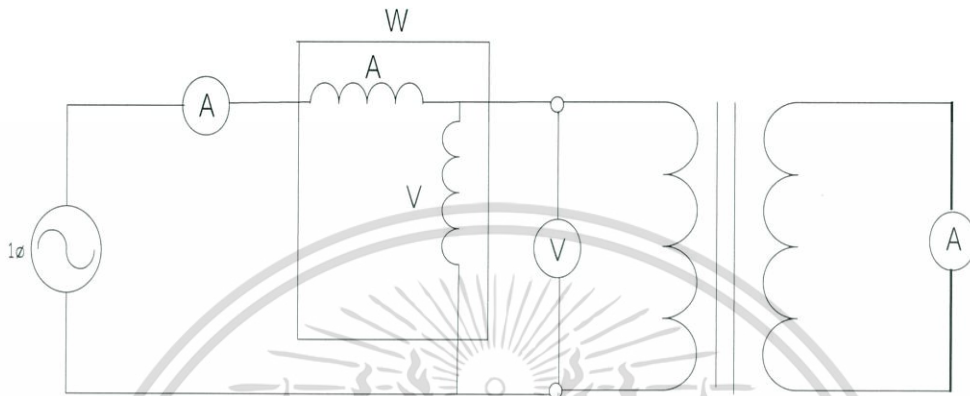
รูปที่ 2.21 วงจรสมมูลภายใต้เงื่อนไขขณะทดสอบตอนเปิดวงจร

ข้อสังเกตการสูญเสียที่แกนไม่ว่าจะจ่ายแรงดัน 115 โวลต์ เข้าที่ขดลวดด้านแรงต่ำหรือจ่ายแรงดัน 230 โวลต์ เข้าทางด้านแรงสูงก็ตามจะให้ค่าเท่ากันและการสูญเสียที่แกนนั้นขึ้นอยู่กับค่าความหนาแน่นเส้นแรงสูงสุดในแกน ซึ่งมีค่าเท่ากันทั้ง 2 กรณีดังกล่าวโดยสามารถอธิบายได้ตามสมการ $E_{rms} = 4.44 N f \phi_{max}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

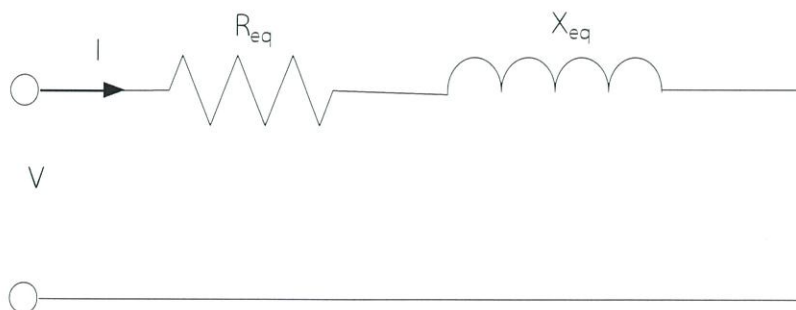
2.8.2 การตรวจสอบฉนวนภายในหม้อแปลง (Separate Source AC Withstand Voltage Test)

การทดสอบแบบนี้ทำได้โดยการลัดวงจรขดลวดด้านใดด้านหนึ่งและจ่ายกระแสที่พิกัดเข้าที่ขดลวดอีกด้านที่เหลือ วงจรการทดสอบขณะลัดวงจรของหม้อแปลง แสดงดังรูปที่ 2.22



รูปที่ 2.22 การต่อวงจรทดสอบขณะลัดวงจร

เมื่อเปรียบเทียบค่าอิมพีแดนซ์จากการทดสอบเปิดวงจรกับการทดสอบโดยการลัดวงจรนั้นจะเห็นได้ว่า อิมพีแดนซ์ของส่วนขนาน (Excitation Branch) ประกอบด้วย R และ X_m จากการทดลองเปิดวงจรมีขนาดใหญ่กว่าอิมพีแดนซ์ของส่วนอนุกรม (Series Branch) ซึ่งประกอบด้วย R_{eq} และ X_{eq} จากการทดสอบแบบลัดวงจรถ้าขั้วต่อด้านทุติยภูมิลัดวงจรมีผลทำให้อิมพีแดนซ์ของส่วนขนานมีค่าสูง ดังนั้นสามารถตัดทิ้งได้ วงจรสมมูลขณะทดสอบลัดวงจรด้านทุติยภูมิดังรูปที่ 2.23 จะเห็นว่าอิมพีแดนซ์ $Z_{eq} = R_{eq} + jX_{eq}$ มีค่าต่ำ วิธีการทดสอบแบบนี้สะดวกที่จะทำการทดสอบโดยการจ่ายแรงดันเข้าทางด้านขดลวดแรงสูง สำหรับค่าพารามิเตอร์ R_{eq} กับ X_{eq} สามารถคำนวณได้จากค่าแรงดัน กระแสและกำลังไฟฟ้าที่อ่านได้จากเครื่องวัด ในส่วนของค่าการสูญเสียที่แกนตามเงื่อนไขขณะลัดวงจรนั้นสามารถละทิ้งได้เนื่องจากแรงดันที่ป้อนมีค่าต่ำ ดังนั้นการทดสอบแบบนี้จะให้เราทราบค่าการสูญเสียที่ขดลวดทองแดง

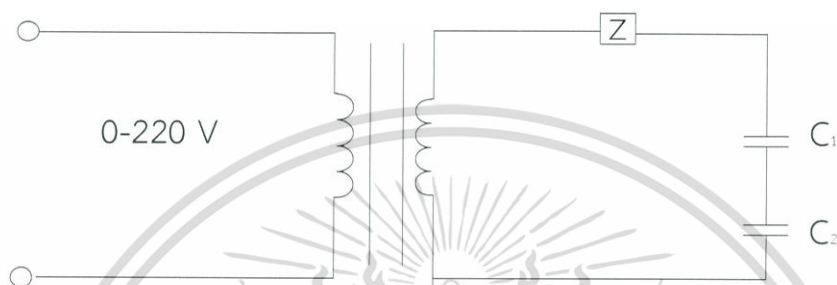


รูปที่ 2.23 วงจรสมมูลภายใต้เงื่อนไขการทดสอบขณะลัดวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8.3 การวัดอัตราส่วนของแรงดันของหม้อแปลงเปรียบเทียบกับค่าที่กำหนด (Measurement of Voltage Ratio and Phase Displacement)

การทดสอบหาอัตราส่วนแรงดันมีวัตถุประสงค์เพื่อให้แน่ใจว่าแรงดันกระแสสลับทางด้านจ่ายออก นั้นมีรูปคลื่นที่ถูกต้องและมีอัตราส่วนแรงดันตรงกับที่ออกแบบไว้ การทดสอบหาอัตราส่วนแรงดันได้แสดงวงจรในรูปที่ 2.24 โดยการป้อนแรงดันกระแสสลับเข้าทางด้านอินพุตแล้ววัดแรงดันสูงที่หม้อแปลงสร้างขึ้นที่ระดับแรงดันต่างๆ กัน



รูปที่ 2.24 วงจรการทดสอบหาอัตราส่วนแรงดัน

2.9 วงจรฟลิปฟลอป [1]

2.9.1 การใช้ขอบสัญญาณ กระตุ้นฟลิปฟลอป

แลตช์คือฟลิปฟลอปชนิดที่ให้เอาต์พุตเปลี่ยนไปตามสถานะของอินพุต เรียกว่าไคเรกฟลิปฟลอปหรือฟลิปฟลอปที่ทำงานแบบไม่เข้าจังหวะ ดังได้กล่าวมาแล้ว แลตช์บางชนิดที่มีเกตควบคุมหรือเกตแลตช์จะมีขาควบคุม (EN) ทำหน้าที่เปิดการทำงานหรือปิดการทำงานตามฟังก์ชันของแลตช์ โดยการป้อนลอจิก 1 หรือ 0 เข้าที่ขาควบคุมก็สามารถควบคุมการทำงานของแลตช์ได้ หรืออาจจะกล่าวได้ว่าการควบคุมแลตช์ในลักษณะนี้คือการกระตุ้นให้แลตช์ทำงานด้วยค่าลอจิก 1 หรือ 0 นั่นเอง

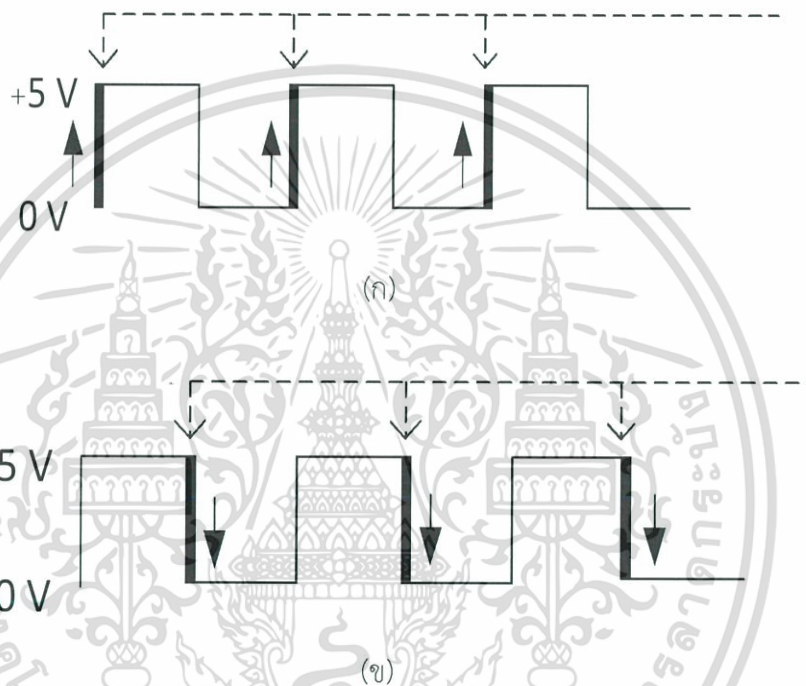
สำหรับวงจรลอจิกที่มีฟลิปฟลอปเป็นส่วนประกอบ ส่วนใหญ่จะกระตุ้นให้ฟลิปฟลอปทำงานด้วยขอบของสัญญาณพัลส์หรือสัญญาณคลิกเพื่อทำให้ฟลิปฟลอปเปลี่ยนสถานะตามการเปลี่ยนแปลงของสัญญาณคลิกหรือกล่าวอีกนัยหนึ่งว่าเอาต์พุตจะทำงานเข้าจังหวะกับการเปลี่ยนแปลงของสัญญาณคลิกดังจะได้กล่าวถึงรายละเอียดของฟลิปฟลอปชนิดที่กระตุ้นด้วยขอบสัญญาณในหัวข้อต่อไป

2.9.1.1 ชนิดของขอบสัญญาณ

การกระตุ้นด้วยขอบสัญญาณมีอยู่ 2 แบบ คือการกระตุ้นด้วยขอบสัญญาณขาขึ้น (Leading – Edge Triggered) หรือการเปลี่ยนระดับทางบวก (Positive – Edge Triggered) และอีกแบบหนึ่ง

คือ กระตุ้นด้วยขอบสัญญาณขาลง (Trailing - Edge Triggered) หรือการเปลี่ยนระดับทางลบ (Negative - Edge Triggered)

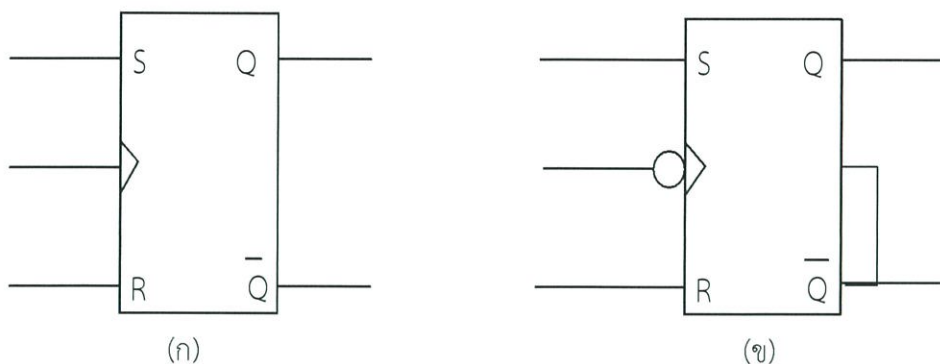
ในรูปที่ 2.25 แสดงรูปคลื่นสัญญาณคล็อกที่ใช้กับวงจรดิจิทัล (ไอซีตระกูล TTL) จะเป็นสัญญาณที่มีระดับแรงดันตั้งแต่ 0 โวลต์ ถึง +5 โวลต์ มีรูปคลื่นเป็นรูปคลื่นสี่เหลี่ยม ในรูปที่ 25 (ก) แสดงตำแหน่งขอบขาขึ้นของสัญญาณคล็อก ซึ่งจะเป็นช่วงเวลาที่แรงดันเปลี่ยนจาก 0 โวลต์ ถึง +5 โวลต์ หรือจากลอจิก 0 ไปลอจิก 1 และสำหรับในรูปที่ 25 (ข) แสดงตำแหน่งขอบขาลงของสัญญาณคล็อกจะเป็นช่วงเวลาที่แรงดันเปลี่ยนจาก +5 โวลต์ ไป 0 โวลต์ หรือจากลอจิก 1 ไปลอจิก 0



รูปที่ 2.25 รูปคลื่นสัญญาณคล็อก

(ก) แสดงขอบขาขึ้น (ข) แสดงขอบขาลง

ในรูปที่ 2.26 แสดงสัญลักษณ์ของฟลิปฟล็อปแบบกระตุ้นด้วยขอบสัญญาณจะมีเครื่องหมาย “▷” อยู่ที่คล็อกอินพุตสำหรับฟลิปฟล็อปที่กระตุ้นด้วยขอบสัญญาณขาลงจะมีเครื่องหมาย “○” (บับเบิล) ประกอบอยู่ด้วย

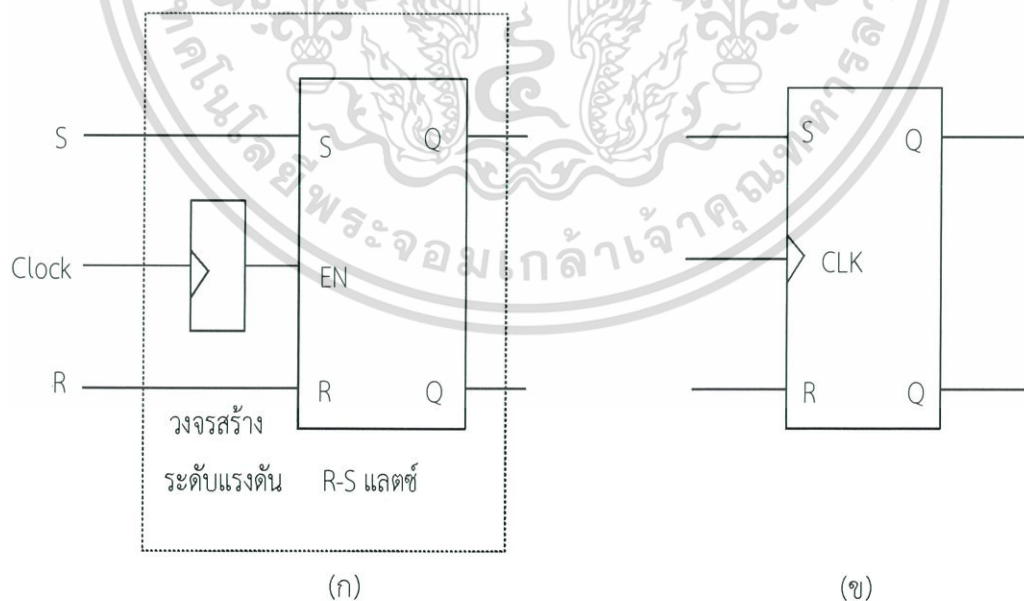


รูปที่ 2.26 สัญลักษณ์ของฟลิปฟล็อป

(ก) กระตุ้นด้วยขอบสัญญาณขาขึ้น (ข) กระตุ้นด้วยขอบสัญญาณขาลง

2.9.1.2 วงจรกำเนิดสัญญาณกระตุ้น

การกระตุ้นฟลิปฟล็อปสามารถที่จะกระตุ้นด้วยระดับแรงดันที่เป็นบวก (ระดับลอจิก 1) หรือกระตุ้นด้วยระดับแรงดันที่เป็นลบ (ระดับลอจิก 0) สำหรับการกระตุ้นด้วยขอบสัญญาณก็เช่นเดียวกัน สามารถที่จะกระตุ้นด้วยขอบสัญญาณขาขึ้นและขาลง ดังได้กล่าวมาแล้วการกระตุ้นด้วยขอบสัญญาณนั้น จะต้องทำให้เกิดระดับแรงดันขึ้นในช่วงขอบสัญญาณนั้นเพื่อนำไปกระตุ้นฟลิปฟล็อปให้ทำงาน จึงต้องมีวงจรสร้างระดับแรงดันที่สามารถจะผลิตแรงดันขึ้นในช่วงระยะเวลาสั้นๆ 2 – 3 นาโนวินาที ในรูปที่ 2.27 (ก) แสดงส่วนประกอบภายในของคล็อก อาร์-เอสฟลิปฟล็อปที่ประกอบขึ้นด้วย อาร์-เอสแลตช์และวงจรสร้างระดับแรงดัน

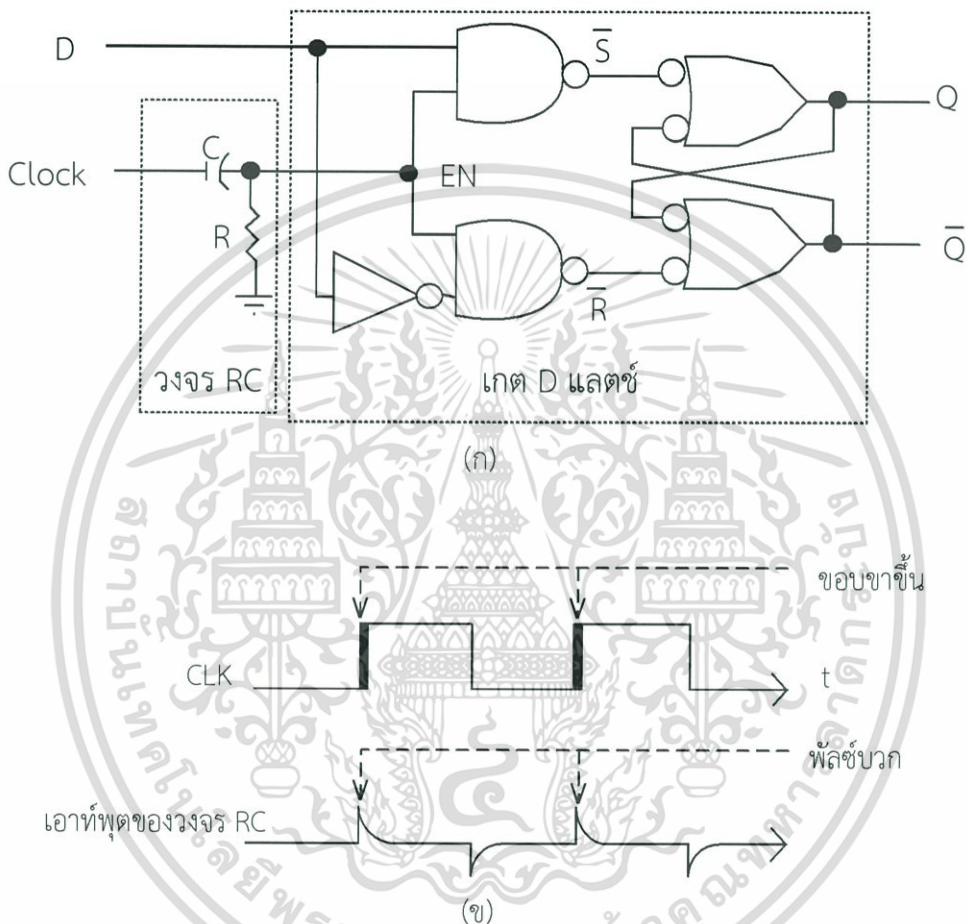


รูปที่ 2.27 คล็อก อาร์-เอสฟลิปฟล็อป

(ก) ส่วนประกอบภายใน (ข) สัญลักษณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรที่ใช้สร้างระดับแรงดันเพื่อไปกระตุ้นฟลิปฟล็อปด้วยขอบสัญญาณสามารถทำได้หลายวิธี ตัวอย่างเช่น ในรูปที่ 2.28 (ก) เป็นวงจรเกต ดีแลตซ์ ที่ต่อวงจรความต้านทานตัวเก็บประจุเข้าที่ขาควบคุมเพื่อเป็นทางผ่านของสัญญาณคล็อก เมื่อสัญญาณคล็อกผ่านวงจรความต้านทานตัวเก็บประจุ จะทำให้เกิดพัลส์ ที่ช่วงบวกรเป็นยอดแหลมตามรูปที่ 2.28 (ข) แล้วป้อนเข้าขาควบคุมทำให้การส่งถ่ายข้อมูลของฟลิปฟล็อป จะเกิดขึ้นในช่วงขอบขาขึ้นของสัญญาณคล็อก



รูปที่ 2.28 การสร้างสัญญาณกระตุ้นฟลิปฟล็อปด้วยวงจรความต้านทานตัวเก็บประจุ

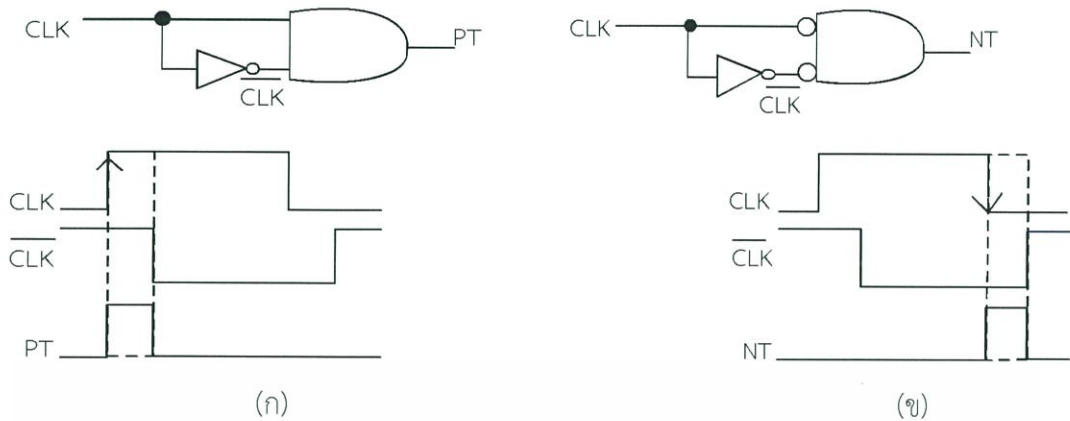
(ก) วงจร ดีฟลิปฟล็อป

(ข) การเกิดพัลส์บวกรที่เอาต์พุตวงจรความต้านทานตัวเก็บประจุขณะที่คล็อกเปลี่ยนระดับแรงดันจาก

0 ไป 1

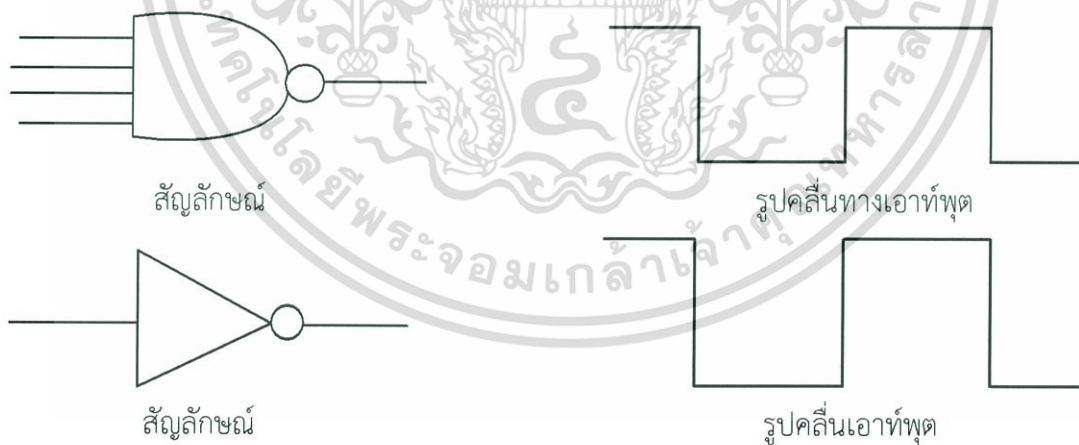
ในรูปที่ 2.29 เป็นการสร้างระดับแรงดันโดยอาศัยการหน่วงเวลาของสัญญาณดิจิตอลภายในตัวไอซีเกตทำให้เกิดสัญญาณแคบๆ ที่ช่วงขอบขาขึ้นของสัญญาณคล็อกดังแสดงในรูปที่ 2.29 (ก) และในรูปที่ 2.29 (ข) เกิดขึ้นในช่วงขอบขาลง สัญญาณแคบๆ ที่เกิดขึ้นนี้เรียกว่า สัญญาณ สไปก์ (Spike) ซึ่งเป็นค่าลอจิกสูงในช่วงเวลาสั้นๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.29 การสร้างสัญญาณกระตุ้นฟลิปฟล็อปด้วยวิธีการหน่วงเวลา
(ก) สร้างสัญญาณกระตุ้นที่ขอบขาขึ้น (ข) สร้างสัญญาณกระตุ้นที่ขอบขาลง

พิจารณารูปที่ 2.29 (ก) เมื่อสัญญาณคล็อกเปลี่ยนจาก 0 ไป 1 ขณะนั้นเอาต์พุตของอินเวอร์เตอร์ (สัญญาณคล็อก) ยังเป็น 1 อยู่เนื่องจากเกตทำงานช้าหรืออาจจะกล่าวได้ว่าการหน่วงเวลาภายในตัวเกต ทำให้เอาต์พุตของแอนด์เกต (PT) เกิดลอจิก 1 ขึ้นทันที ในช่วงเวลาสั้นๆ ซึ่งตรงกับขอบขาขึ้นของสัญญาณคล็อกพอดี พิจารณาในรูปที่ 2.29 (ข) ก็เช่นเดียวกัน เอาต์พุตของแอนด์เกตจะมีลอจิกเป็น 1 ในช่วงเวลาสั้นๆ ตรงกับขอบขาลงของสัญญาณคล็อก



รูปที่ 2.30 สัญลักษณ์ของแอนด์เกตและอินเวอร์เตอร์ชนิด สมิตต์ทริกเกอร์

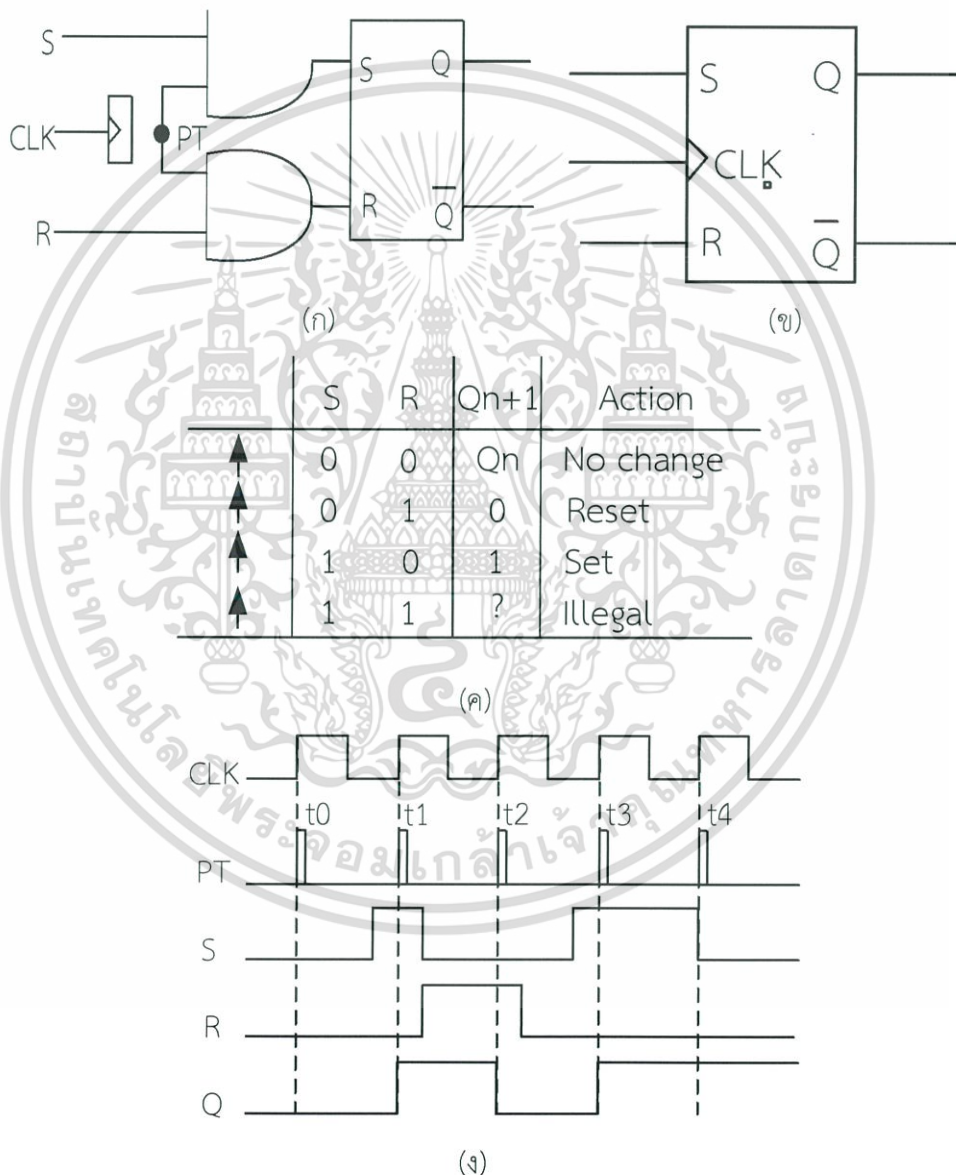
2.9.1.3 สมิตต์ทริกเกอร์

สัญญาณที่ใช้ในระบบดิจิทัลต้องมีลักษณะเป็นสัญญาณรูปสี่เหลี่ยม คือต้องมีลักษณะเป็นลอจิก 0 หรือ 1 ค่อนข้างชัดเจน ถ้าหากเป็นรูปสี่เหลี่ยมที่มีรูปร่างไม่เหมาะสม การทำงานของระบบอาจเชื่อไม่ได้ว่าระบบทำงานถูกต้อง จึงมีการสร้างวงจรพิเศษเพื่อทำหน้าที่ปรับแต่งรูปร่างของเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณทางเอาต์พุต ให้เป็นรูปคลื่นสี่เหลี่ยม เพื่อให้อุปกรณ์ดิจิทัลทำงานเที่ยงตรงขึ้น วงจรดังกล่าวจะประกอบลงในตัวไอซีลอจิกเกต ซึ่งเรียกว่า ไอซีแบบขมิตต์ตริกเกอร์ (Schmitt Trigger)[1]

2.9.2 อาร์-เอสฟลิปฟล็อปแบบกระตุ้นด้วยขอบสัญญาณ

ในรูปที่ 2.31 (ก) สัญญาณนาฬิกา (CLK) จะส่งผ่านเข้าวงจรผลิตระดับแรงดันเพื่อผลิตสัญญาณพัลส์แคบๆ ในช่วงขอบขาขึ้นของสัญญาณนาฬิกา ส่งผ่านเข้า อาร์-เอสแลตช์ ทำให้จังหวะการทำงานของฟลิปฟล็อปเกิดขึ้นในช่วงขอบสัญญาณขาขึ้น ในรูปที่ 2.31 (ข) เป็นสัญลักษณ์ของอาร์-เอสฟลิปฟล็อปแบบกระตุ้นด้วยขอบสัญญาณขาขึ้น

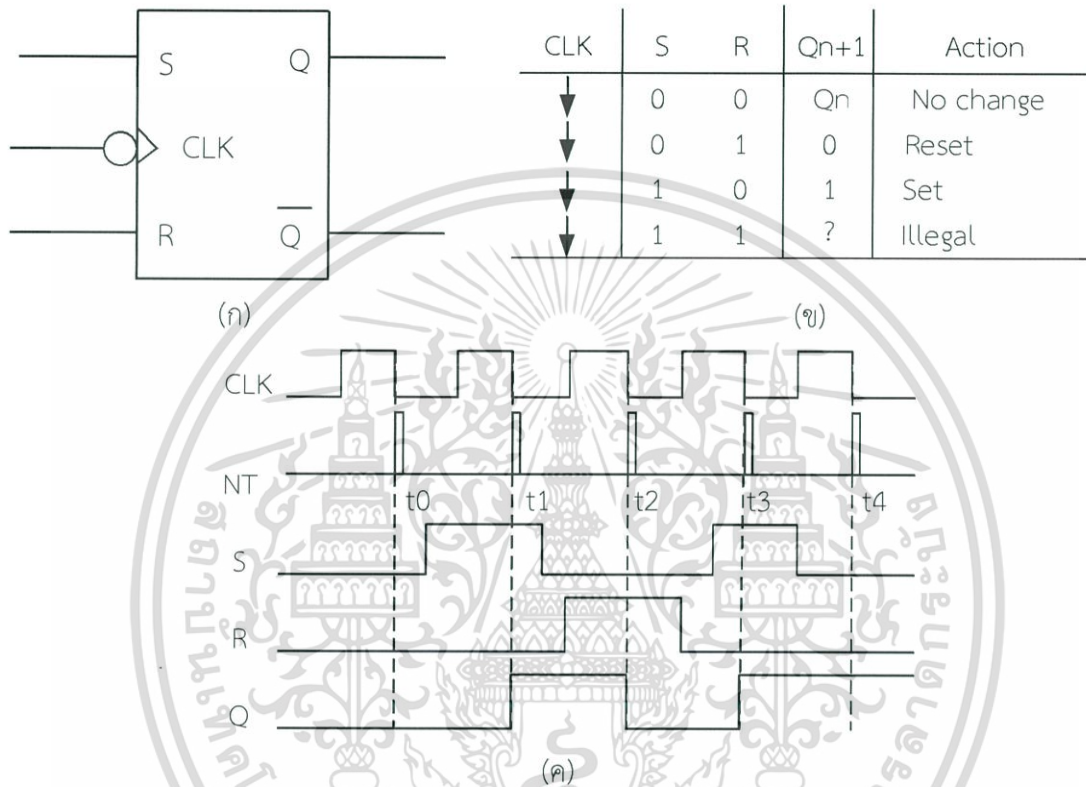


รูปที่ 2.31 อาร์-เอสฟลิปฟล็อปแบบกระตุ้นด้วยขอบสัญญาณขาขึ้น

(ก) ลอจิกไดอะแกรม (ข) สัญลักษณ์ (ค) ตารางความจริง (ง) ไดอะแกรมเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 2.31 (ค) แสดงตารางความจริง สัญลักษณ์ลูกศร (\uparrow) แสดงถึงสัญญาณคล็อกชนิดขอบขาขึ้น เมื่ออินพุต R และ S มีค่าลอจิกตามที่กำหนด ขณะเดียวกันมีช่วงขอบสัญญาณคล็อกขาขึ้น เข้ามาก็จะทำให้เอาต์พุต (Q) เปลี่ยนสถานะหรือเกิดสถานะใหม่ขึ้น ส่วนในรูปที่ 2.31 (ง) แสดง ไดอะแกรมเวลาหรือความสัมพันธ์ของการเกิดรูปคลื่นทางอินพุตและเอาต์พุต จะเห็นว่ารูปคลื่นของ เอาต์พุตของแอนด์เกต (PT) จะเกิดแรงดันสไปค์ (Spike) ขึ้น ในตำแหน่ง t_0 , t_1 , t_2 , t_3 และ t_4



รูปที่ 2.32 อาร์-เอสฟลิปฟล็อปแบบกระตุ้นด้วยขอบสัญญาณขาลง

(ก) สัญลักษณ์ (ข) ตารางความจริง (ค) ไดอะแกรมเวลา

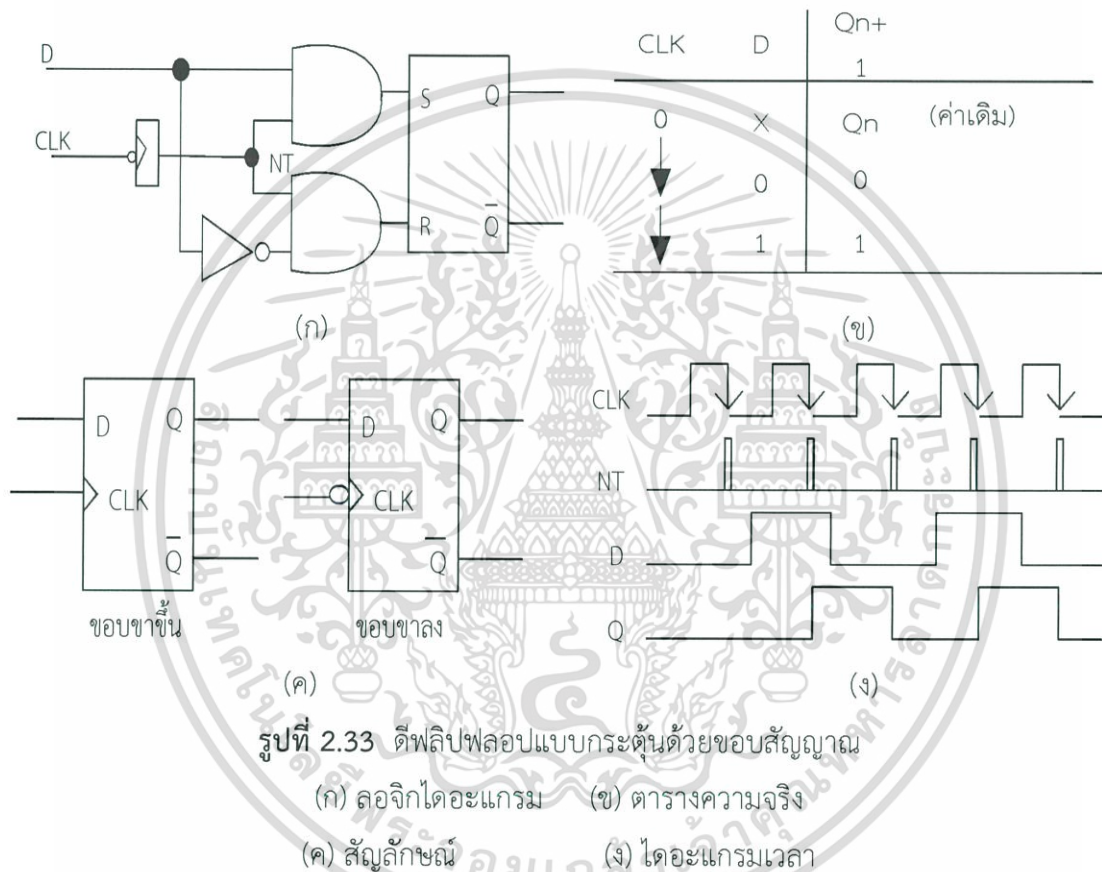
ในรูปที่ 2.32 แสดงสัญลักษณ์ตารางความจริงและไดอะแกรมเวลาหรือรูปคลื่นของ อาร์-เอส ฟลิปฟล็อปแบบกระตุ้นด้วยขอบสัญญาณขาลง สัญญาณขอบขาลง (NT) จะเป็นระดับแรงดันที่เกิดขึ้น ในช่วง-แคบๆ ขณะที่สัญญาณคล็อกกำลังเปลี่ยนระดับลอจิกจากสูงลงไปต่ำ พิจารณารูปที่ 2.32 (ค) ในช่วงเวลาที่ t_0 , t_1 , t_2 , t_3 และ t_4 เป็นช่วงขอบขาลงของสัญญาณคล็อก ระดับแรงดันของขอบขาลง (NT) ที่เกิดขึ้นแต่ละครั้งจะทำให้เอาต์พุต เปลี่ยนสถานะเป็นไปตามตารางความจริงในรูปที่ 2.31 (ข)

2.9.3 ดีฟลิปฟล็อป

การควบคุมการทำงานของ ดีแลตซ์จะใช้ขาควบคุม (EN) แต่สำหรับ ดีฟลิปฟล็อปจะใช้ สัญญาณคล็อกแทนในรูปที่ 2.33 (ก) เป็นการนำ อาร์-เอสแลตซ์มาต่อกับเกตควบคุม (แอนด์เกต)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

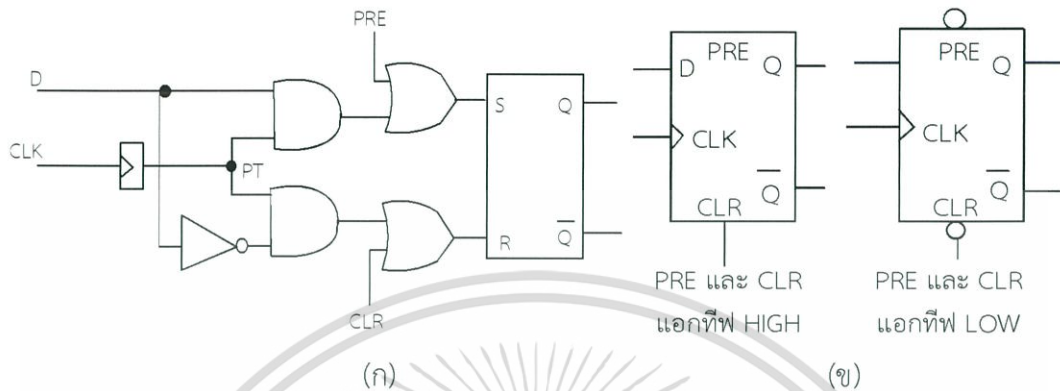
และต่ออินเวอร์เตอร์ระหว่างขาอินพุตทั้งสอง จะเห็นว่าวงจรดังกล่าวเป็นวงจร ดีแลตซ์ ตำแหน่งของ ขอบขาลง (NT) ก็คือขาควบคุม (EN) นั่นเองต่างออกไปก็คือมีส่วนของวงจรสร้างระดับแรงดันช่วง ขอบของสัญญาณคล็อก ซึ่งอาจจะเป็นช่วงขอบขาขึ้นหรือขอบขาลงก็ได้แต่ในรูปจะเป็นชนิดขอบขาลง (NT) ในรูปที่ 2.22 (ข) แสดงตารางความจริงของ ดีฟลิปฟลอปแบบกระตุ้นด้วยขอบสัญญาณขาลงรูป ที่ 2.22 (ค) แสดงสัญลักษณ์และรูปที่ 2.22 (ง) แสดงไคอะแกรมเวลา ดีฟลิปฟลอป ซึ่งเอาท์พุตจะ เปลี่ยนสถานะที่ตำแหน่ง t_0 , t_1 , t_2 , t_3 , และ t_4 ซึ่งเป็นช่วงการเปลี่ยนแปลงระดับแรงดันของ สัญญาณคล็อกจากสูงมาเป็นต่ำ



2.9.3.1 อินพุตพรีเซต (Preset) และเคลียร์ (Clear)

ในทางปฏิบัติเมื่อป้อนแรงดันไฟฟ้าให้กับฟลิปฟลอป ฟลิปฟลอปจะเริ่มทำงานโดยการสุ่มซึ่ง อาจจะทำให้เอาท์พุต (Q) มีลอจิกเป็น 0 หรือ 1 ก็ได้ ดังนั้นเพื่อให้การเริ่มต้นทำงานตรงกับความต้องการของผู้ใช้ ผู้ใช้จะต้องสามารถกำหนดเอาท์พุตได้โดยตรง จึงทำให้ต้องมีขาพรีเซต (PRE) และ ขาเคลียร์ (CLR) ขาทั้งสองนี้เรียกว่าไดเรกอินพุต (Direct Input) หรืออะซิงโครนัสอินพุต (Asynchronous Input) ขาทั้งสองจะสามารถกำหนดค่าลอจิกให้เอาท์พุตของฟลิปฟลอปได้โดยตรง โดยไม่เกี่ยวข้องกับสัญญาณคล็อก ส่วนอินพุต D นั้น เรียกว่า ซิงโครนัสอินพุต (Synchronous Input) เพราะการแลตซ์ข้อมูลจะสัมพันธ์กับสัญญาณคล็อกหรือเข้าจังหวะกับสัญญาณคล็อกในรูปที่ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.34 แสดง ดีฟลิปฟล็อปมีขาเคลียร์ (CLR) และขาพรีเซต (PRE) เป็นชนิดแอกทีฟสูงคือเมื่อให้ลอจิก 1 แก่ขาพรีเซตจะให้เอาต์พุต (Q) มีสถานะเป็น 1 และให้ค่าลอจิก 1 แก่ขาเคลียร์จะทำให้เอาต์พุต (Q) มีสถานะเป็น 0 ทั้งนี้โดยไม่ต้องรอสัญญาณคล็อก



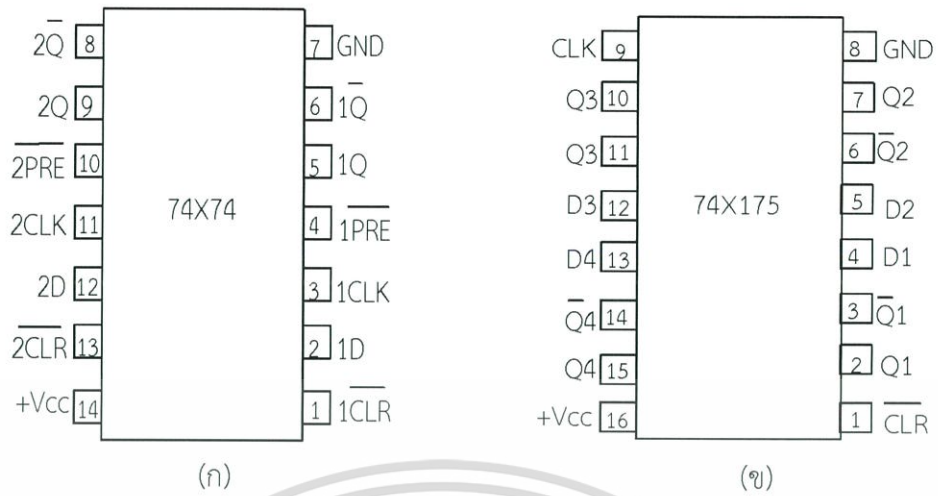
รูปที่ 2.34 D ฟลิปฟล็อปที่มีพรีเซต (PRE) และเคลียร์ (CLR)

(ก) ลอจิกไดอะแกรม (ข) สัญลักษณ์

2.9.3.2 ตัวอย่างไอซี ดีฟลิปฟล็อป

74X74 เป็นไอซีที่ที่แอลภายในไอซีประกอบด้วย ดีฟลิปฟล็อปแบบกระตุ้นด้วยขอบสัญญาณขาขึ้นจำนวน 2 ตัว มีขาพรีเซตและขาเคลียร์เป็นแบบแอกทีฟสูงทั้งสองตัวทำงานแยกกันโดยอิสระในรูปที่ 2.35 (ก) แสดงตำแหน่งขาของ 74X74

74X175 เป็นไอซีที่ที่แอลภายในประกอบด้วย D ฟลิปฟล็อปแบบกระตุ้นขอบสัญญาณขาขึ้นจำนวน 4 ตัวเป็นไอซี 16 ขาโดยใช้ขาสัญญาณคล็อกและขาเคลียร์ร่วมกันทั้ง 4 ตัวขาเคลียร์เป็นแบบแอกทีฟต่ำคือเมื่อให้ลอจิก 0 ที่ขาเคลียร์จะทำให้เอาต์พุต (Q) ทั้งหมดเป็นลอจิก 0 ทั้งนี้ แสดงตำแหน่งขาในรูปที่ 2.35 (ข)



รูปที่ 2.35 ไอซี ดีฟลิปฟลอป

(ก) ไอซีเบอร์ 74X74 (ข) ไอซีเบอร์ 74X175



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

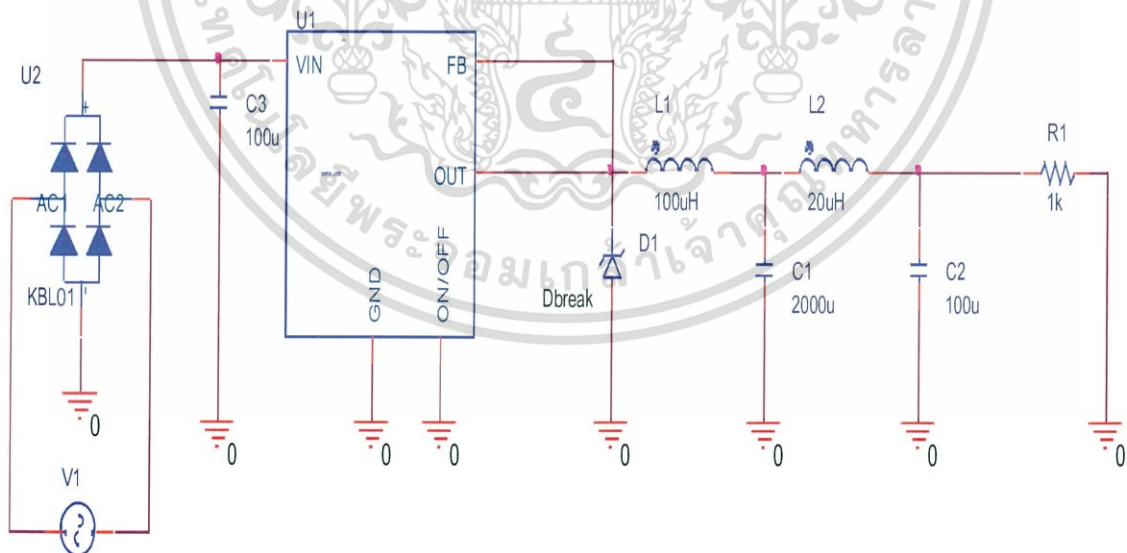
การจำลองการทำงานและการประกอบสร้าง

3.1 บทนำ

ในบทนี้ได้นำเสนอผลการจำลองการทำงานและชุดชิ้นงานของวงจรแปลงจากไฟฟ้ากระแสสลับเป็นไฟฟ้ากระแสตรง (AC to DC Converter) วงจรสร้างพัลส์ (วงจร 555) วงจรดีฟลิปฟล็อป (D-Flipflop) และวงจรอินเวอร์เตอร์ 5 ระดับชนิดคาสเคด (Five Level Cascaded Inverter) โดยใช้โปรแกรมออแคด (OrCad) ในการจำลองการทำงาน โดยสามารถใส่ค่าพารามิเตอร์ต่างๆของอุปกรณ์ในการจำลองผลลงโปรแกรมได้ เพื่อเป็นการยืนยันว่าแบบการจำลองการทำงานนี้เป็นไปตามทฤษฎีก่อนจะนำไปสู่การสร้างชิ้นงาน

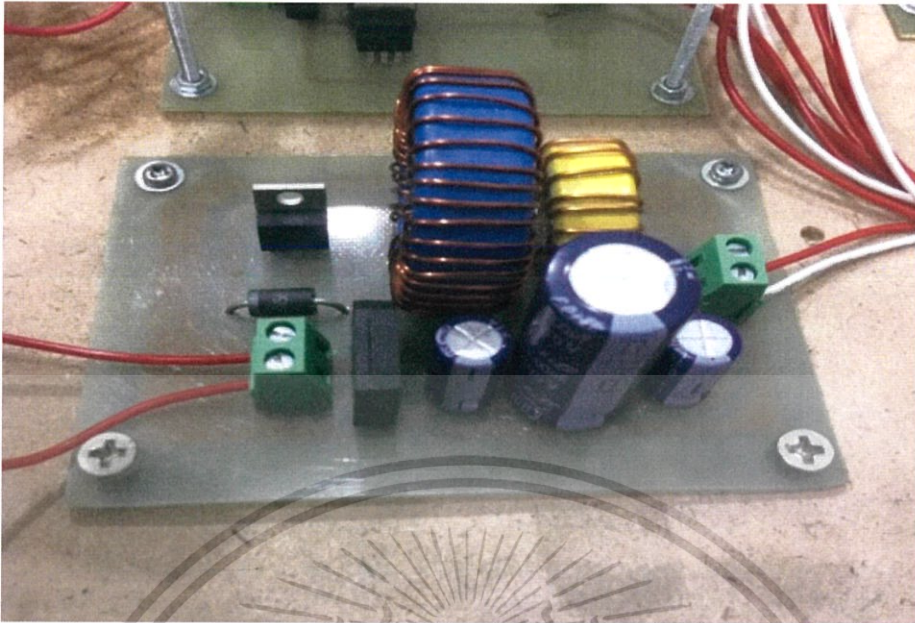
3.2 การจำลองการทำงานของวงจรแปลงจากไฟฟ้ากระแสสลับเป็นไฟฟ้ากระแสตรง (AC to DC Converter)

การจำลองการทำงานของวงจรแปลงจากไฟฟ้ากระแสสลับเป็นไฟฟ้ากระแสตรง (AC to DC Converter) ใช้โปรแกรมออแคด (OrCad) ในการจำลองการทำงาน วงจรมีเอาต์พุตเท่ากับ 5 โวลต์ โดยรับอินพุตมาจากไฟฟ้ากระแสสลับที่ผ่านการลดทอนแรงดันจากหม้อแปลงมาแล้ว ซึ่งต้องใส่ค่าพารามิเตอร์ต่างๆของอุปกรณ์ที่ใช้ให้ตรงตามที่ได้ศึกษาข้อมูลมา



รูปที่ 3.1 วงจรแปลงไฟฟ้ากระแสสลับเป็นไฟฟ้ากระแสตรงที่มีเอาต์พุตเป็น 5 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 ชิ้นงานชุดวงจรแปลงไฟฟ้ากระแสสลับเป็นไฟฟ้ากระแสตรงที่มีเอาต์พุตเป็น 5 โวลต์

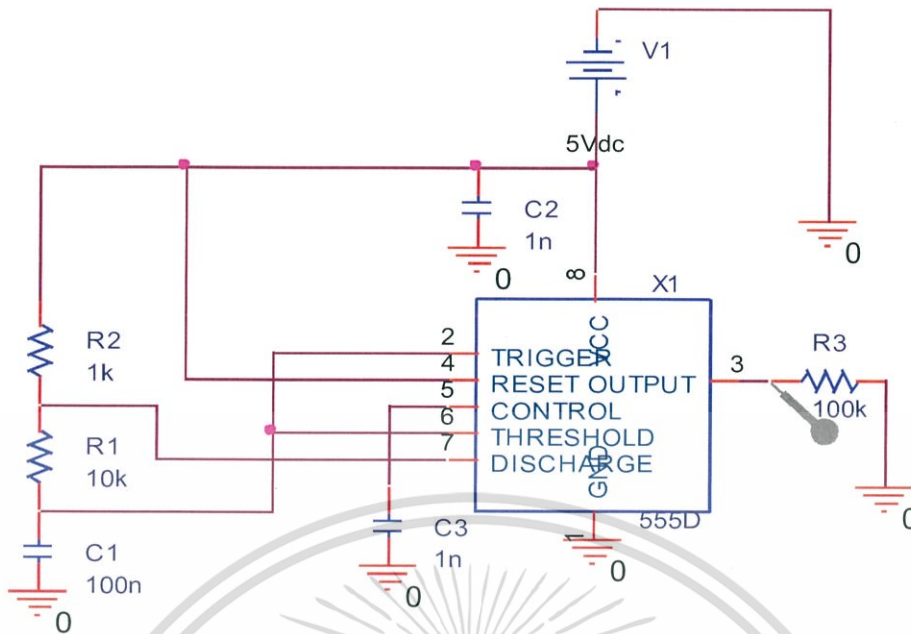
3.3 การจำลองการทำงานของวงจรสร้างพัลส์ (วงจรถ่าย 555)

การจำลองการทำงานของวงจรสร้างพัลส์ (วงจรถ่าย 555) โดยใช้โปรแกรมออคัด (OrCad) ในการจำลองการทำงาน ซึ่งรับไฟฟ้ากระแสตรงมาจากวงจรแปลงไฟฟ้ากระแสสลับเป็นไฟฟ้ากระแสตรง (AC to DC Converter) ที่ 5 โวลต์ โดยสามารถคำนวณความถี่และดิวตี้ไซเคิลได้ดังสมการที่ 3.1 และ 3.2 ตามลำดับ และวงจรดังรูปที่ 3.3

$$\text{ความถี่} \approx \frac{1.44}{(R_A + 2R_B)C} \quad (3.1)$$

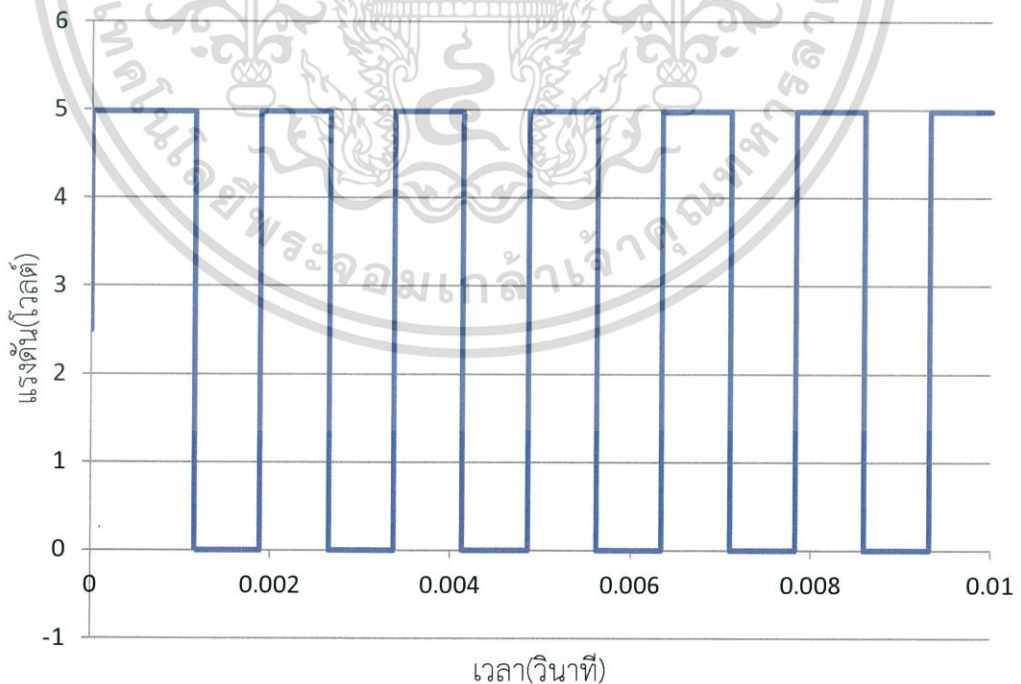
$$\text{ดิวตี้ไซเคิล} = \frac{t_L}{t_H + t_L} = \frac{R_B}{R_A + 2R_B} \quad (3.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 วงจรสร้างพัลส์ (วงจรถ่าย 555)

วงจรถ่ายพัลส์ที่ได้มีค่าตัวชี้เซเคิล (Duty Cycle) เท่ากับ 50 และมีความถี่ที่สามารถปรับค่าได้ในช่วง 400-1600 เฮิรตซ์ ซึ่งเมื่อจ่ายไปให้กับวงจรถ่ายฟิลิปฟลอปแล้วจะทำหน้าที่เป็นขาคล็อก ดังรูปที่ 3.4

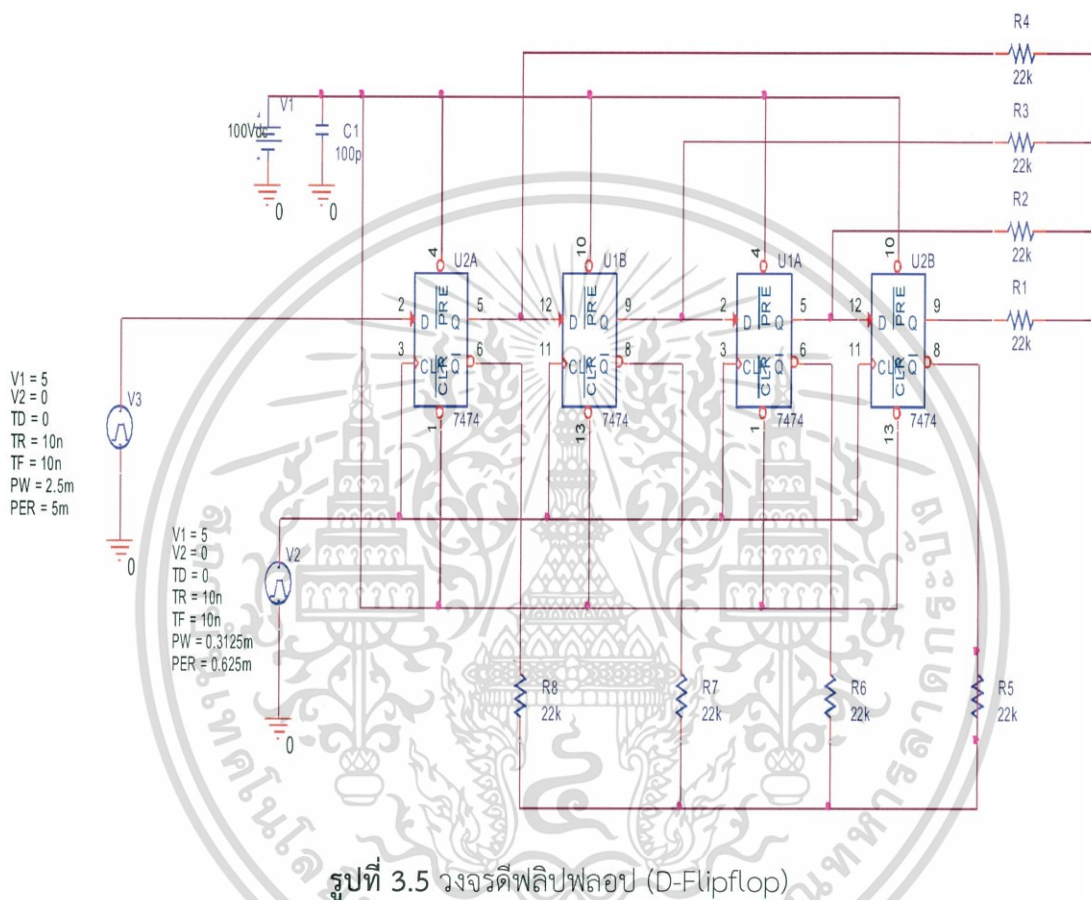


รูปที่ 3.4 ผลการจำลองการทำงานของวงจรถ่ายพัลส์ (วงจรถ่าย 555)

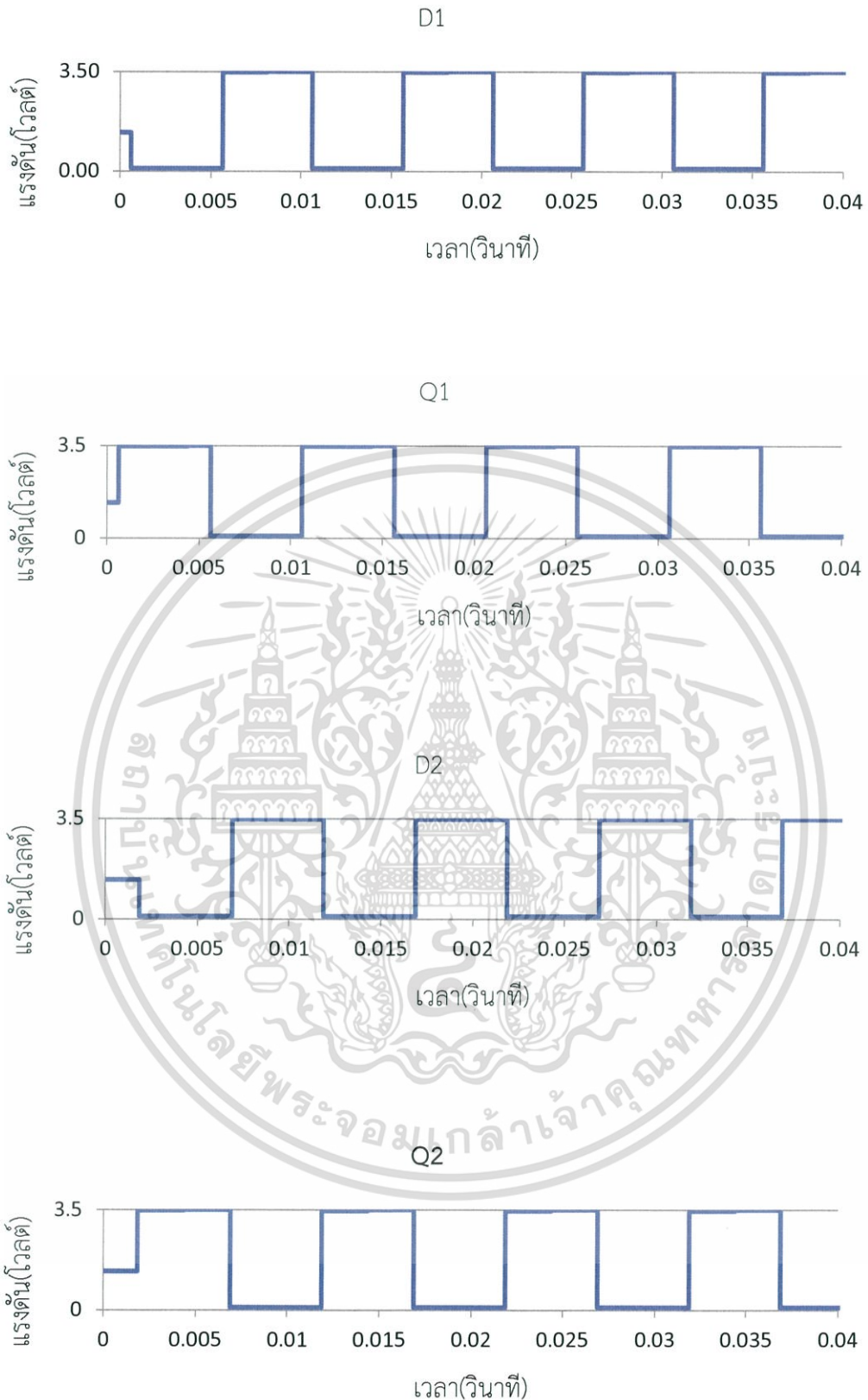
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 การจำลองการทำงานของวงจรถีฟลิปฟลอป (D-Flipflop)

การจำลองการทำงานของวงจรถีฟลิปฟลอป (D-Flipflop) โดยใช้โปรแกรมออคัด (OrCad) โดยใช้ไอซีเบอร์ SN74CH74N จำนวน 2 ตัว โดยแต่ละตัวจะมีดีฟลิปฟลอป 2 ตัว และจะมีเอาต์พุตขาบวก 4 ขา ขาลบ 4 ขา ซึ่งเอาต์พุตทั้งหมดจะไปควบคุมอุปกรณ์สวิตซ์ซึ่งในวงจรอินเวอร์เตอร์ 5 ระดับชนิดคาสเคด (Five Level Cascaded Inverter) ดังรูปที่ 3.5 และรูปที่ 3.6



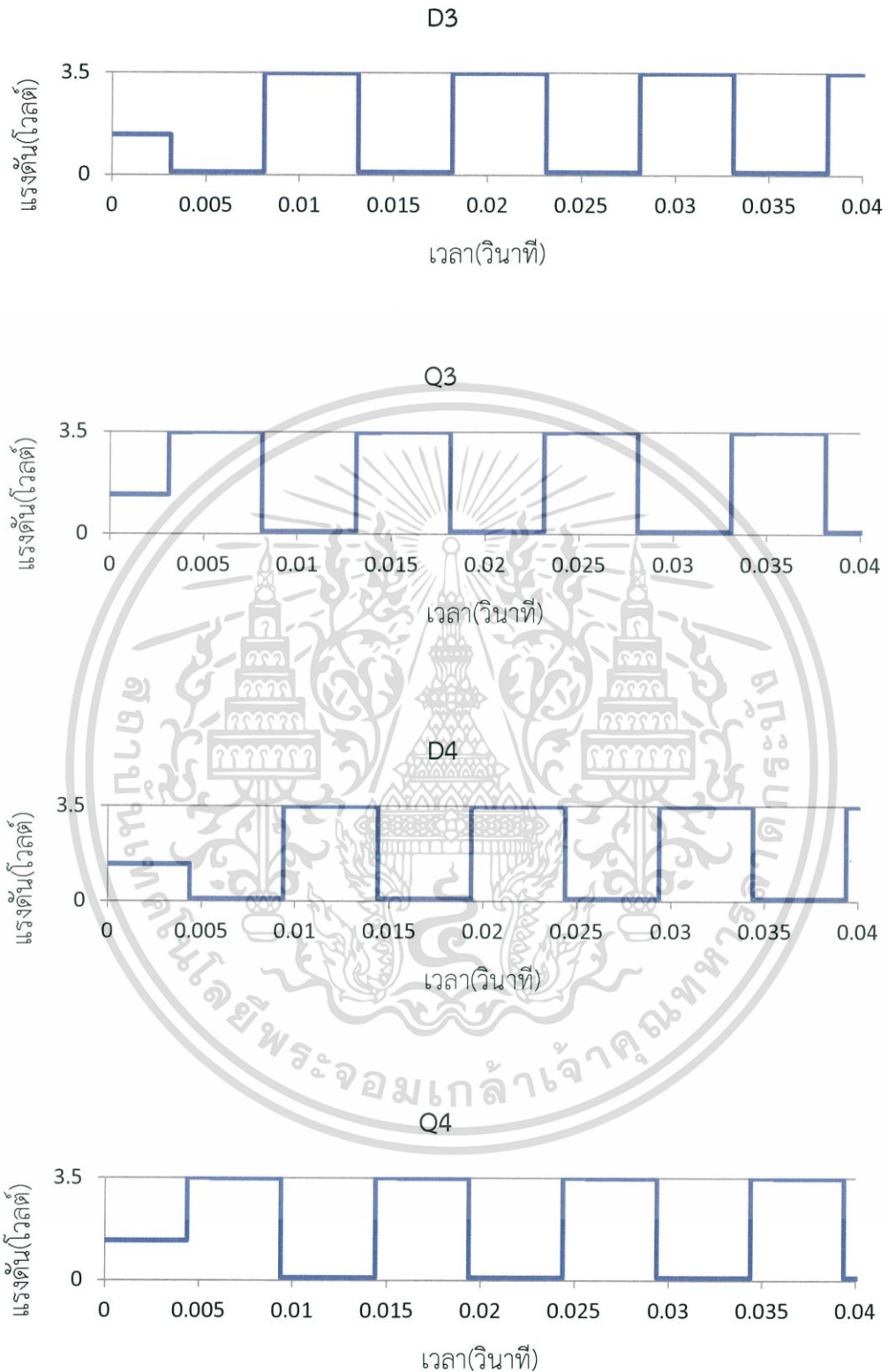
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 ผลการจำลองการทำงานของวงจรถีฟลิปฟล็อป (D-Flipflop) โดยเปรียบเทียบขาบวกกับขา

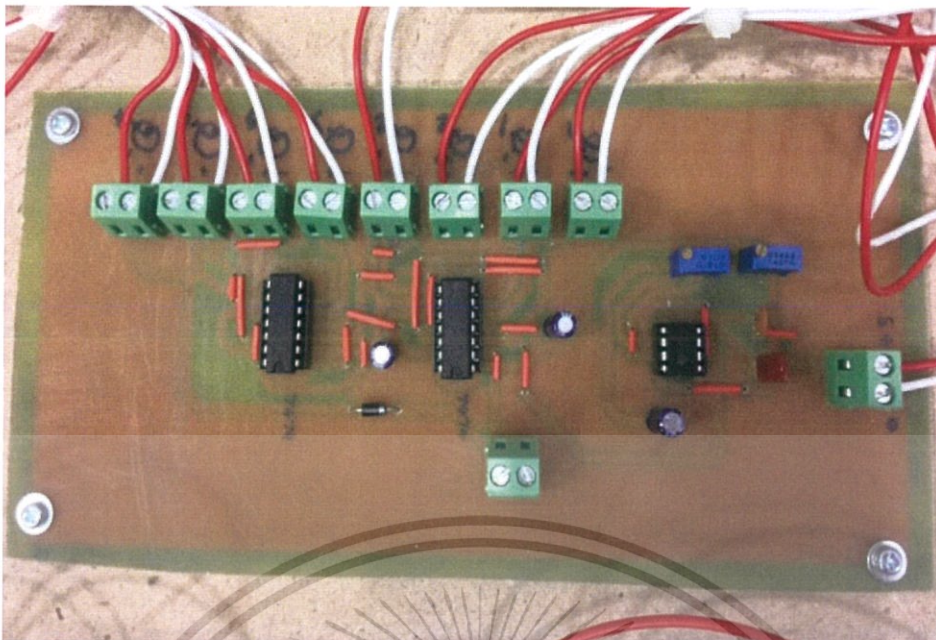
ลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 ผลการจำลองการทำงานของวงจรถีฟลิปฟลอป (D-Flipflop) โดยเปรียบเทียบขาบวกกับ
ขาลบ (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

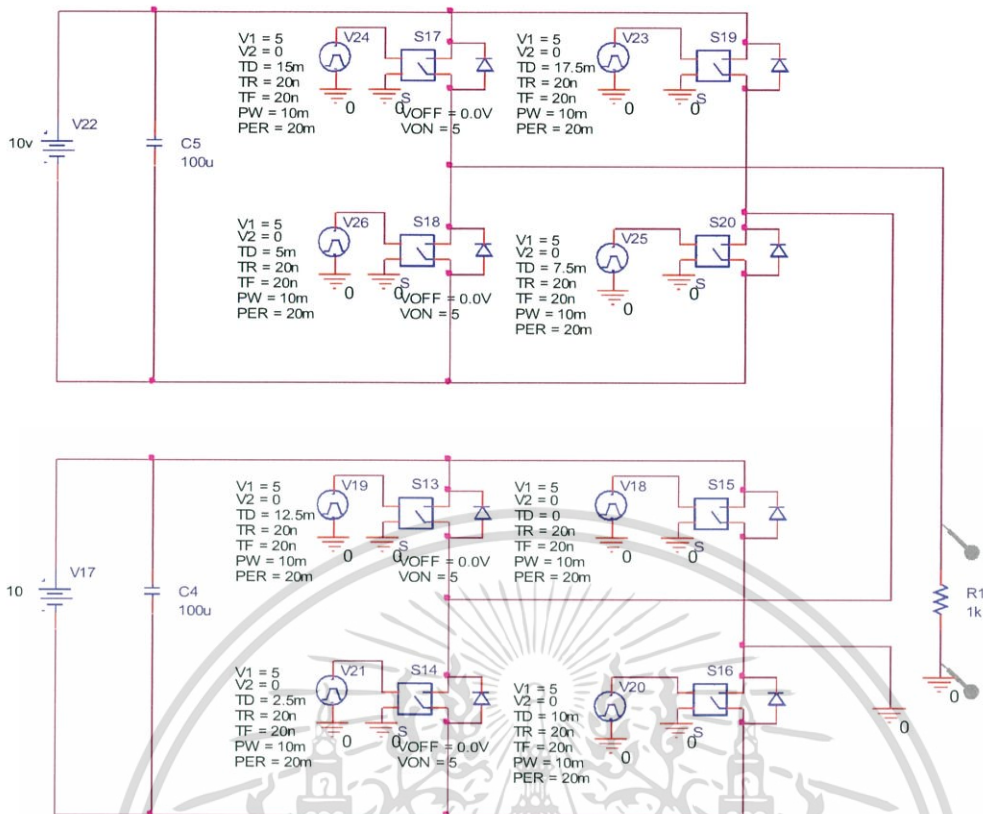


รูปที่ 3.7 ชิ้นงานชุดวงจรสร้างพัลส์ (วงจรถ่าย 555) และวงจรวงจรถีฟลิปฟลอป (D-Flipflop)

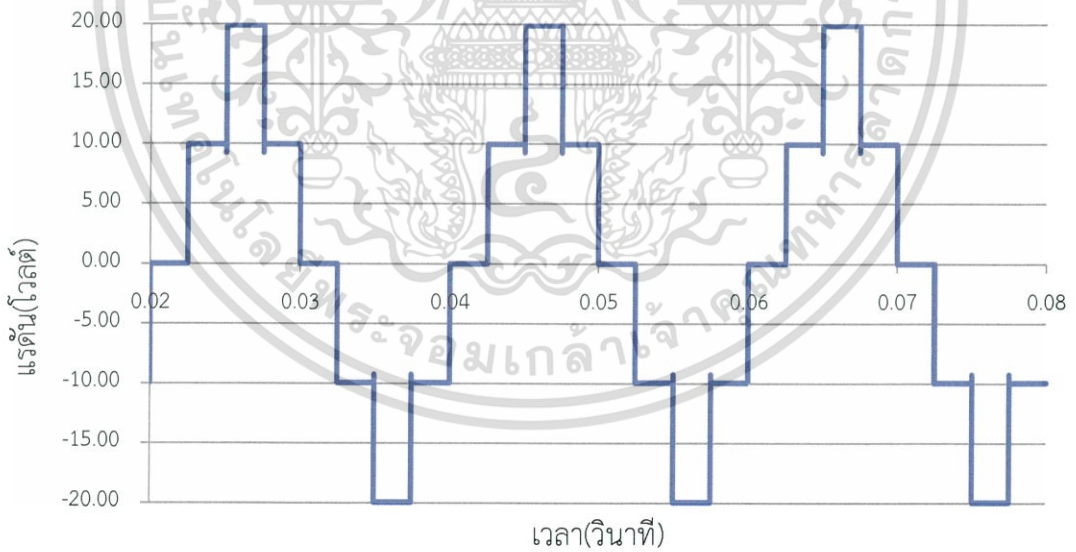
3.5 การจำลองการทำงานของวงจรถ่ายอินเวอร์เตอร์ 5 ระดับชนิดคาสเคด (Five Level Cascaded Inverter)

การจำลองการทำงานของวงจรถ่ายอินเวอร์เตอร์ 5 ระดับชนิดคาสเคด (Five Level Cascaded Inverter) โดยใช้โปรแกรมออคัด (OrCad) ซึ่งจากผลจำลองการทำงาน กราฟที่ได้มีความถี่ 50 เฮิรตซ์ โดยมีวงจรถ่ายจำลองการทำงานดังรูปที่ 3.8 ผลการจำลองการทำงานที่ได้ดังรูปที่ 3.9 และผลของฮาร์มอนิกส์ของแรงดันเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

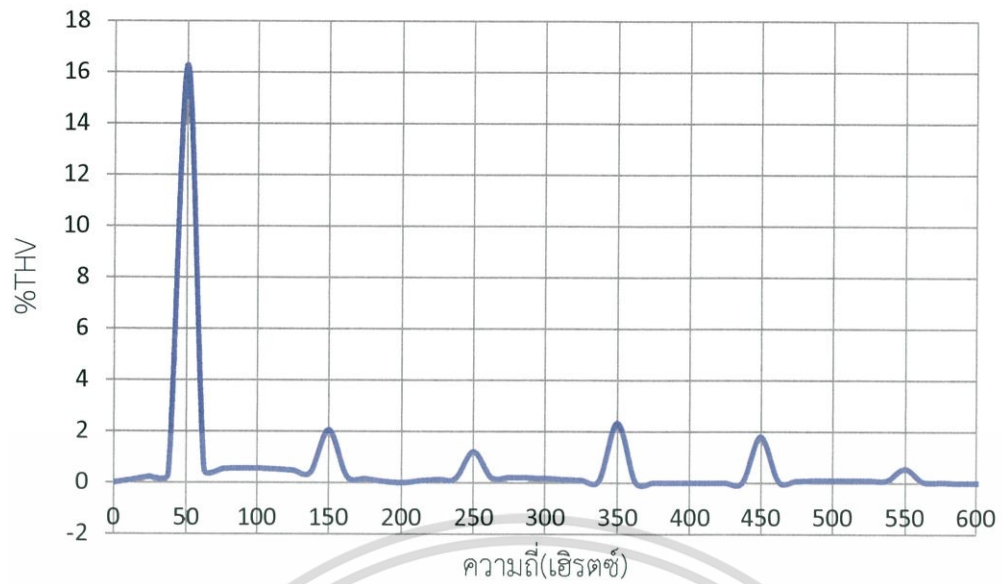


รูปที่ 3.8 วงจรอินเวอร์เตอร์ 5 ระดับชนิดคาสเคด (Five Level Cascaded Inverter)

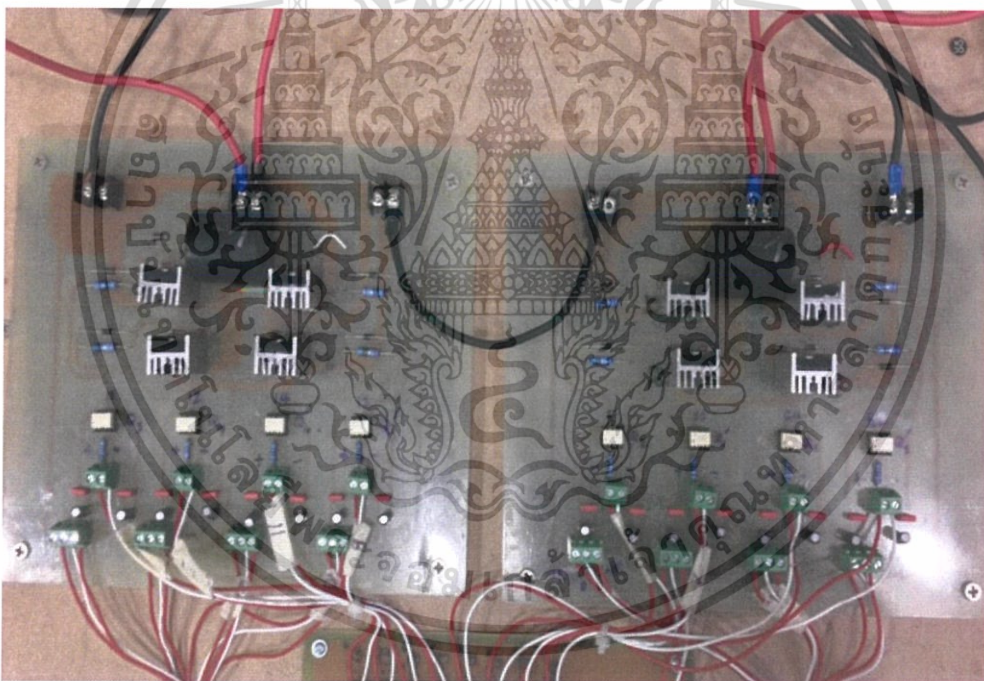


รูปที่ 3.9 ผลการจำลองการทำงานของวงจรอินเวอร์เตอร์ 5 ระดับชนิดคาสเคด (Five Level Cascaded Inverter)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

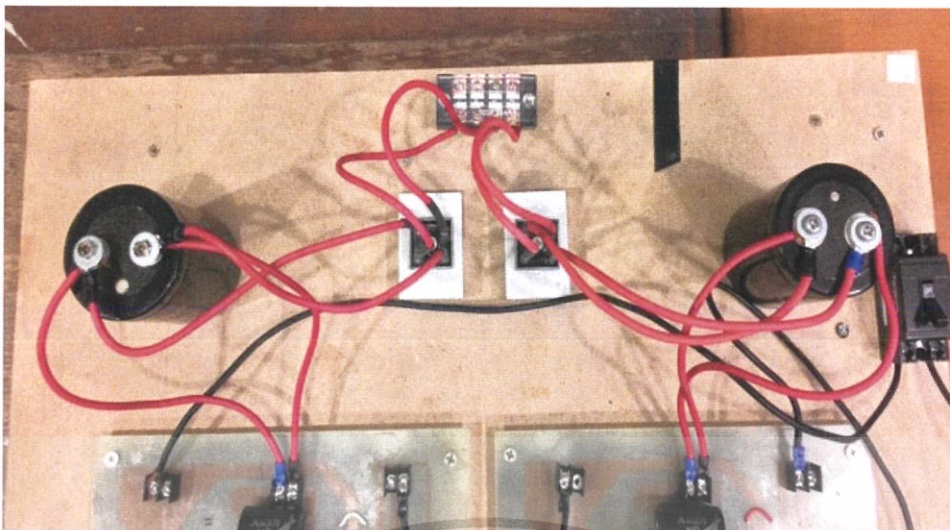


รูปที่ 3.10 ฮาร์มอนิกส์ของแรงดันเอาต์พุตจากวงจรอินเวอร์เตอร์ 5 ระดับชนิดคาสเคด

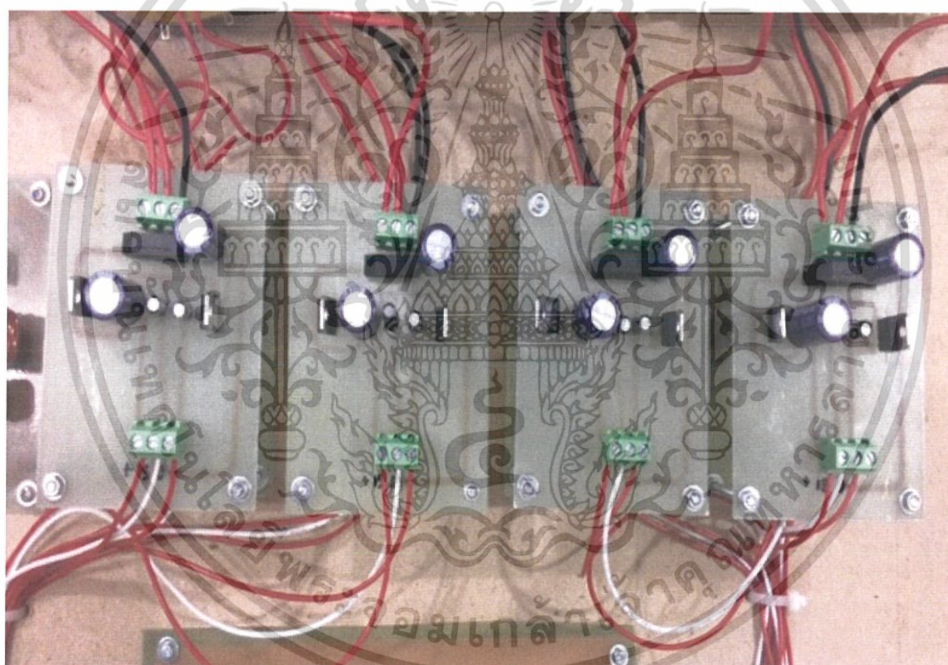


รูปที่ 3.11 ชิ้นงานชุดวงจรอินเวอร์เตอร์ 5 ระดับชนิดคาสเคด (Five Level Cascaded Inverter)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

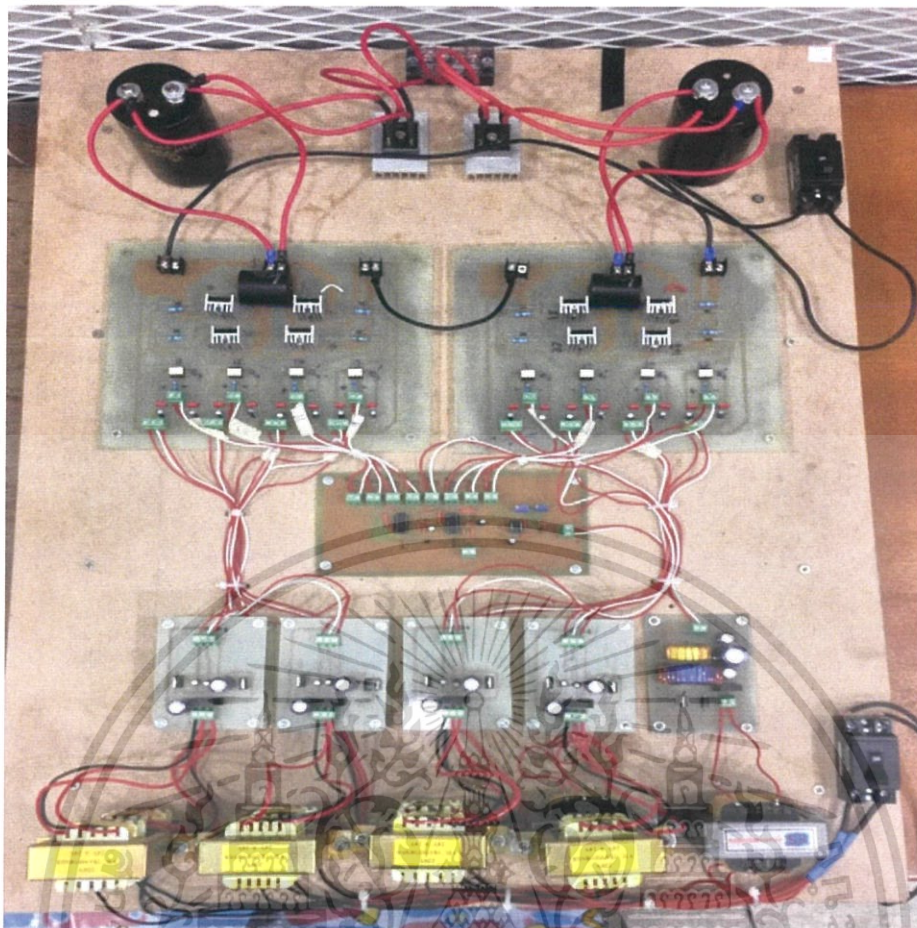


รูปที่ 3.12 ชิ้นงานชุดไฟเลี้ยงวงจรอินเวอร์เตอร์ 5 ระดับชนิดคาสเคด (Five Level Cascaded Inverter)



รูปที่ 3.13 ชิ้นงานชุดวงจรไฟเลี้ยงออปโตไดโอดในวงจรกำลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.14 ชิ้นงานเครื่องต้นแบบทั้งหมด

3.6 สรุป

จากผลการจำลองการทำงานด้วยโปรแกรมคอมพิวเตอร์ ตามค่าพารามิเตอร์ต่างๆที่ได้ศึกษาค้นคว้า พบว่าเป็นไปตามทฤษฎี และได้ผลลัพธ์เป็นแรงดันรูปคลื่นวงจรวงจรอินเวอร์เตอร์ 5 ระดับชนิดคาสเคด จึงทำการออกแบบเครื่องต้นแบบและนำค่าที่ได้มาเปรียบเทียบกับผลการจำลองด้วยโปรแกรมคอมพิวเตอร์ในบทต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดสอบและผลการทดสอบ

4.1 บทนำ

ในบทนี้จะอธิบายถึงรายละเอียดการทดสอบและผลการทดสอบเครื่องแปลงความถี่โดยจะทำการทดสอบแบบไม่มีการต่อภาระทางไฟฟ้า นอกจากนี้ยังมีการทดสอบกับวงจรตรวจสอบการเกิดดิสชาร์จบางส่วนเพื่อพิสูจน์ญาณรบกวนเพื่อนำมาวิเคราะห์ว่าจะสามารถนำมาใช้ในการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนได้หรือไม่

4.2 อุปกรณ์การทดสอบ

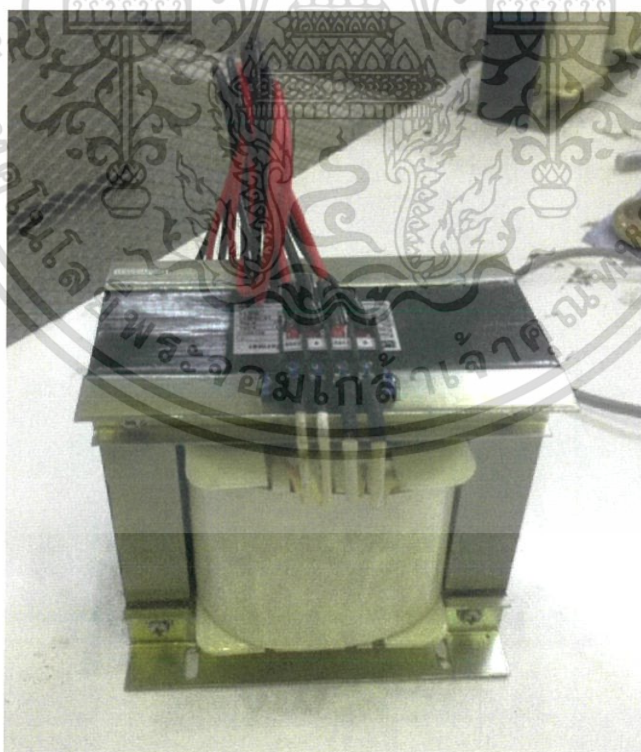
การทดสอบเครื่องต้นแบบ เครื่องแปลงความถี่มีอุปกรณ์ในการทดสอบและเครื่องมือดังต่อไปนี้

1. เครื่องแปลงความถี่
2. แหล่งจ่ายแรงดันปรับค่าได้ (Variable ac power supply)
3. มัลติมิเตอร์ (Multimeter)
4. ดิจิตอลออสซิลโลสโคป (Digital Oscilloscope)
5. หม้อแปลงแยกชุด (220V/110V)
6. หม้อแปลงทดสอบ (600VA 220V/48KV)
7. หม้อแปลงเครื่องมือวัดแรงดัน
8. คัปปลิ่งคาปาซิเตอร์
9. ตัวกรองความถี่สูง
10. อุปกรณ์วัดการเกิดดิสชาร์จบางส่วน
11. Differential Probe
12. Current Probe

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.1 หม้อแปลงทดสอบ



รูปที่ 4.2 หม้อแปลงแยกชุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 หม้อแปลงเครื่องวัดแรงดัน



รูปที่ 4.4 คัปปลิ่งคาปาซิเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 ทดสอบเครื่องแปลงความถี่โดยจะทำการทดสอบแบบไม่มีการต่อภาระทางไฟฟ้า

วัตถุประสงค์

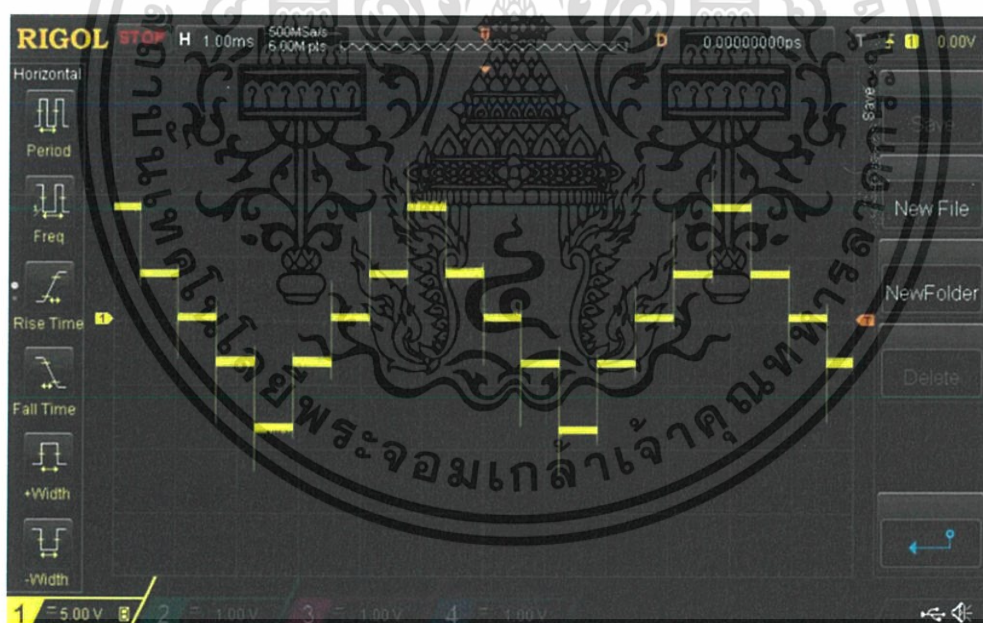
เพื่อทำการทดสอบการทำงานของเครื่องแปลงความถี่ในกรณีที่ไม่มีภาระทางไฟฟ้า เพื่อตรวจสอบค่าและรูปคลื่นแรงดันไฟฟ้าขาออก

ขั้นตอนการทดสอบ

1. จ่ายไฟให้กับชุดวงจรควบคุมเกต
2. ตรวจสอบแรงดันไฟฟ้าก่อนเข้าขาเกต และลำดับการสวิตชิงของไอจีบีที
3. จ่ายไฟให้กับเครื่องแปลงความถี่
4. ใช้ดิจิตอลออสซิลโลสโคปวัดรูปคลื่นแรงดันไฟฟ้าขาออกที่ได้จากเครื่องแปลงความถี่
5. บันทึกรูปคลื่นแรงดันที่ได้จากการทดสอบ

ผลการทดสอบ

จากการทดสอบการทำงานของ เครื่องแปลงความถี่โดยไม่ต่อภาระทางไฟฟ้า พบว่า อินเวอร์เตอร์หลายระดับ พบว่าสามารถแปลงผันแรงดันไฟฟ้ากระแสสลับที่ความถี่ 50 เฮิร์ตซ์ เป็นแรงดันไฟฟ้ากระแสสลับที่ความถี่ 200 เฮิร์ตซ์ ดังแสดงในรูปที่ 4.5



รูปที่ 4.5 รูปคลื่นแรงดันขาออกของเครื่องแปลงความถี่เมื่อไม่มีภาระทางไฟฟ้า

4.4 การตรวจสอบสัญญาณรบกวน

4.4.1 การตรวจสอบสัญญาณรบกวนในกรณีที่ไม่มีต่อตัวกรองความถี่สูง

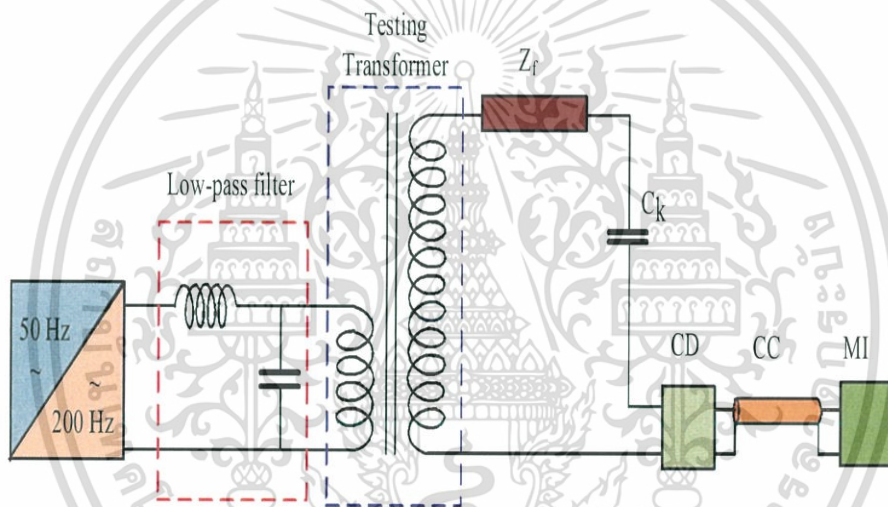
วัตถุประสงค์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

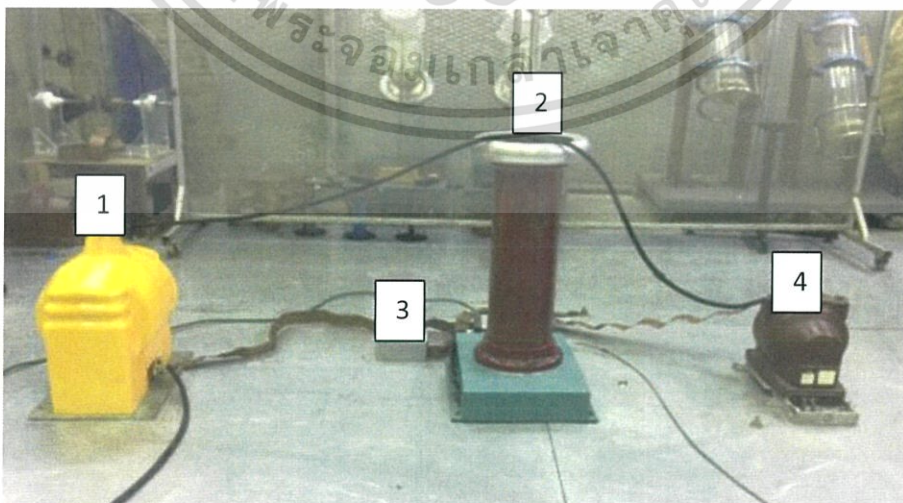
เพื่อตรวจสอบสัญญาณรบกวนกรณีที่ไม่ต่อตัวกรองความถี่สูงเมื่อใช้เครื่องแปลงความถี่เป็นแหล่งจ่ายให้แก่วงจรทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วน

ขั้นตอนการทดสอบ

1. ติดตั้งวงจรทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนดังรูปที่ 4.6 โดยไม่ต่อหม้อแปลงเครื่องมือวัดแรงดัน
2. จ่ายไฟให้กับชุดวงจรควบคุมเกต
3. ตรวจสอบแรงดันไฟฟ้าก่อนเข้าขาเกต และลำดับการสวิตชิงของไอจีบีที
4. จ่ายไฟให้กับเครื่องแปลงความถี่
5. ปรับระดับแรงดันไฟฟ้าให้ด้านแรงดันไฟฟ้าสูงมีแรงดัน 14.4 กิโลโวลต์
6. บันทึกผลการทดสอบที่ได้



รูปที่ 4.6 วงจรทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วน

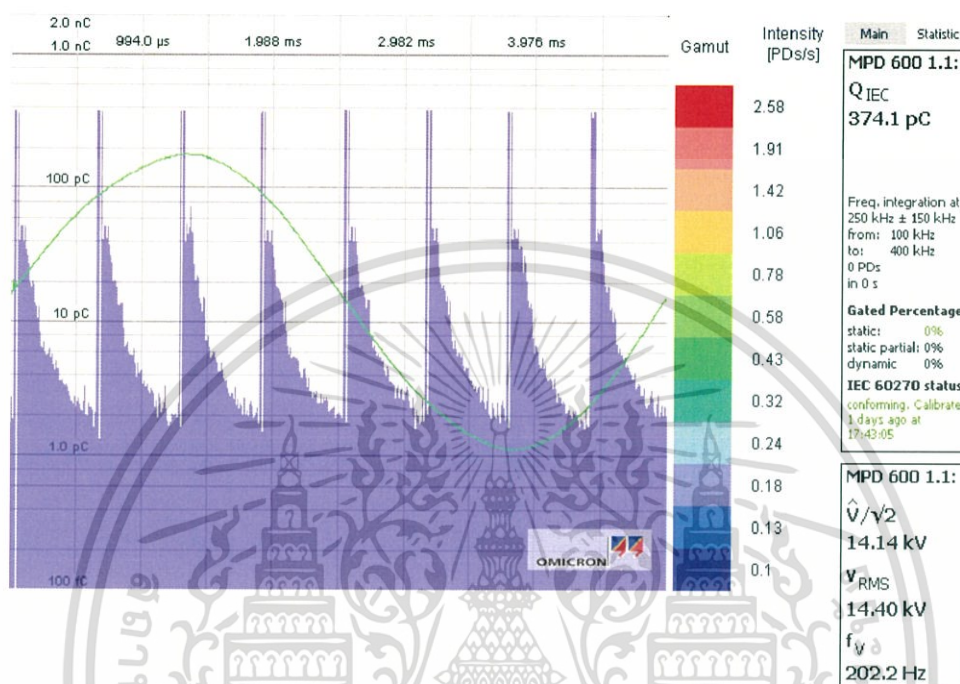


รูปที่ 4.7 การติดตั้งวงจรทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วน

1. หม้อแปลงทดสอบ 2. คัปปลิ่งคาปาซิเตอร์ 3. อุปกรณ์คัปปลิ่ง 4. หม้อแปลงเครื่องมือวัดแรงดัน
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่ขึ้นต้นการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดสอบ

จากการตรวจสอบสัญญาณรบกวนในกรณีที่ไม่ได้ต่อตัวกรองความถี่สูง พบว่า มีค่าสัญญาณรบกวน 374.1 พิโคคูลอมบ์ ดังแสดงในรูปที่ 4.4 ซึ่งจะไม่สามารถนำมาทำการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนได้



รูปที่ 4.8 สัญญาณรบกวนจากอินเวอร์เตอร์หลายระดับชนิดคาสเคดกรณีที่ไม่ได้ต่อตัวกรองความถี่สูง

4.4.2 การตรวจสอบสัญญาณรบกวนในกรณีที่ไม่ได้ต่อตัวกรองความถี่สูง

วัตถุประสงค์

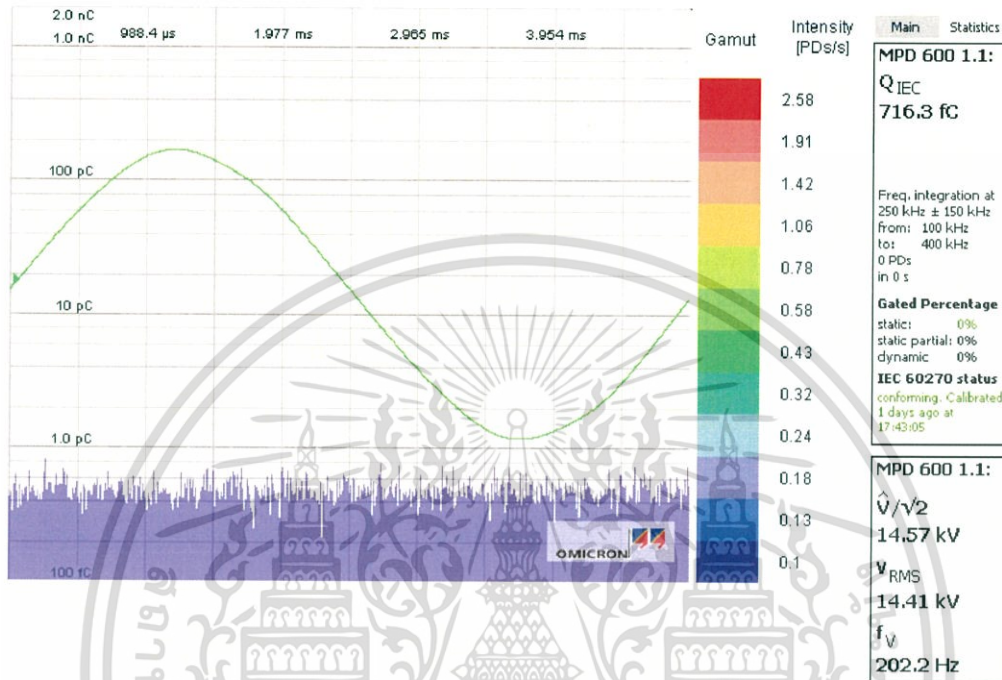
เพื่อตรวจสอบสัญญาณรบกวนกรณีที่ไม่ได้ต่อตัวกรองความถี่สูงเมื่อใช้เครื่องแปลงความถี่เป็นแหล่งจ่ายให้แก่วงจรทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วน
ขั้นตอนการทดสอบ

1. ติดตั้งวงจรทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนดังรูปที่ 4.6 โดยไม่ต้องหุ้มแปลงเครื่องมือวัดแรงดัน
2. จ่ายไฟให้กับชุดวงจรควบคุมเกต
3. ตรวจสอบแรงดันไฟฟ้าก่อนเข้าขาเกต และลำดับการสวิตชิงของไอจีบีที
4. จ่ายไฟให้กับเครื่องแปลงความถี่
5. ปรับระดับแรงดันไฟฟ้าให้ด้านแรงดันไฟฟ้าสูงมีแรงดัน 14.4 กิโลโวลต์
6. บันทึกผลการทดสอบที่ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดสอบ

จากการตรวจสอบสัญญาณรบกวนในกรณีที่ต้องตัวกรองความถี่สูง พบว่า เมื่อทำการติดตั้งตัวกรองความถี่สูงจะทำให้สัญญาณรบกวนลดเหลือ 0.716 พิโคคูลอมบ์ ซึ่งจะสามารถนำไปใช้ในการทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนได้



รูปที่ 4.9 สัญญาณรบกวนจากอินเวอร์เตอร์หลายระดับชนิดคาสเคดกรณีสองที่ต่อตัวกรองความถี่สูง

4.5 การทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วน

วัตถุประสงค์

เพื่อตรวจสอบการเกิดดิสชาร์จบางส่วนในหม้อแปลงเมื่อใช้เครื่องแปลงความถี่เป็นแหล่งจ่าย

ให้แก่วงจรทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วน

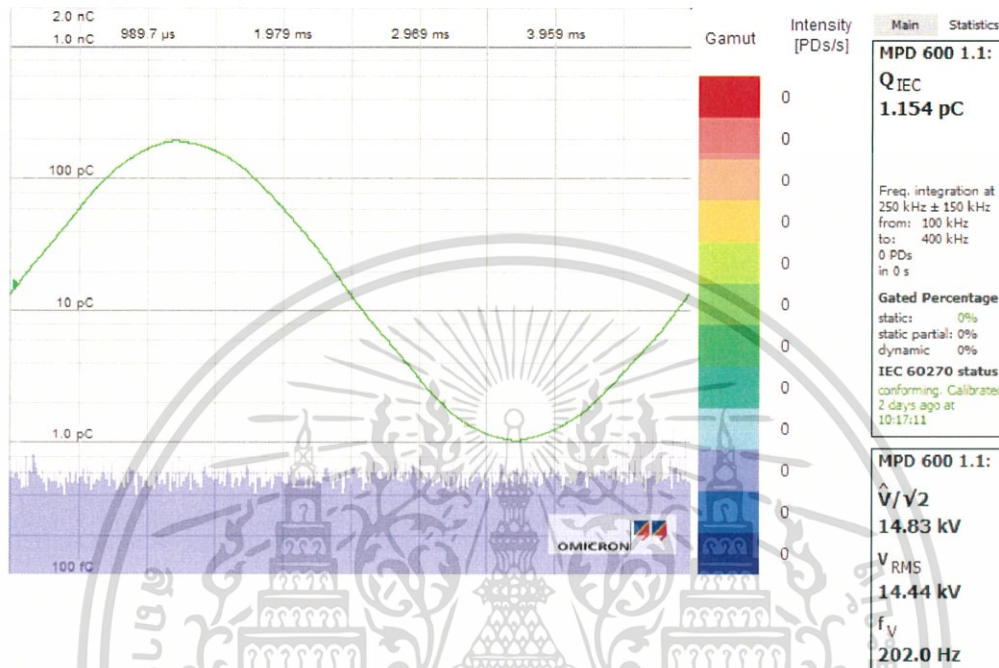
ขั้นตอนการทดสอบ

1. ติดตั้งวงจรทดสอบการตรวจจับการเกิดดิสชาร์จบางส่วนดังรูปที่ 4.6
2. จ่ายไฟให้กับชุดวงจรควบคุมเกต
3. ตรวจสอบแรงดันไฟฟ้าก่อนเข้าขาเกต และลำดับการสวิตชิงของไอจีบีที
4. จ่ายไฟให้กับเครื่องแปลงความถี่
5. ปรับระดับแรงดันไฟฟ้าให้ด้านแรงดันไฟฟ้าสูงมีแรงดัน 14.4 กิโลโวลต์
6. บันทึกผลการทดสอบที่ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดสอบ

จากการทดสอบตรวจสอบการเกิดดิสชาร์จบางส่วนในหม้อแปลงเมื่อใช้เครื่องแปลงความถี่เป็นแหล่งจ่ายให้แก่วงจรทดสอบการตรวจสอบการเกิดดิสชาร์จบางส่วน พบว่ามีค่าสัญญาณรบกวน 1.154 พิโคคูลอมบ์ ซึ่งเป็นค่าที่ยอมรับได้ในมาตรฐาน IEC Standard 61869



รูปที่ 4.10 สัญญาณรบกวนจากอินเวอร์เตอร์หลายระดับชนิดคาสเคด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทสรุปและข้อเสนอแนะ

5.1 บทสรุป

ปริญญานิพนธ์ฉบับนี้เป็นการนำเสนอการออกแบบและประกอบสร้างเครื่องแปลงความถี่ โดยเครื่องต้นแบบจะออกแบบโดยใช้วงจรอินเวอร์เตอร์หลายระดับชนิดคาสเคด จะใช้ไอจีบีเป็นสวิตช์ ในวงจรกำลัง และถูกควบคุมโดยวงจรสร้างพัลส์ โดยจะทำการจำลองวงจรโดยใช้โปรแกรม orCAD เพื่อศึกษาก่อนประกอบสร้าง ซึ่งจะสามารถปรับความถี่ได้ตั้งแต่ความถี่ 50 เฮิร์ตซ์ ถึงความถี่ 1600 เฮิร์ตซ์ พิกัด 600 VA ซึ่งจะใช้งานที่ระดับความถี่ 200 เฮิร์ตซ์ เพื่อนำไปประยุกต์ใช้เป็นแหล่งจ่ายของวงจรตรวจจับการเกิดดิสชาร์จในหม้อแปลงแทนการใช้เครื่องกำเนิดไฟฟ้า ซึ่งหลังจากที่ได้ประกอบสร้างเครื่องแปลงความถี่ขึ้นแล้วนำไปทดสอบนั้นยังไม่สามารถทำการทดสอบได้ทันที เนื่องจากมีสัญญาณรบกวนมากเกินไปจึงต้องจัดสร้างตัวกรองความถี่ต่ำเพิ่มมาอีกชุดประกอบด้วย ตัวเก็บประจุขนาด 4.4 ไมโครฟารัด และ หม้อแปลงแยกชุดหนึ่งตัว จึงจะสามารถทำการทดสอบได้ตามมาตรฐาน

5.2 ข้อเสนอแนะและปัญหาที่พบ

จากการดำเนินการทดลองตลอดโครงการวิจัยนี้พบว่า มีข้อควรเสนอแนะและข้อควรระวัง ดังต่อไปนี้

1. อุปกรณ์ออปโตได (TLP250) เกิดความเสียหายเนื่องจากเรื่องใช้ขนาดหม้อแปลงที่มากเกินไป ข้อจำกัดของอุปกรณ์ทำให้อุปกรณ์ร้อนและไม่สามารถใช้งานได้
2. อุปกรณ์ในการวัดแรงดันไฟฟ้าควรใช้ Differential Probe เพื่อป้องกันความเสียหายที่อาจจะเกิดขึ้นที่ตัว ออสซิลโลสโคป (Oscilloscope)
3. อุปกรณ์สวิตช์กำลัง (IGBT) เกิดความเสียหายเนื่องจากไม่ได้ใช้หม้อแปลง isolate ในการแยกกราวด์ของแต่ละวงจร
4. การทำงานของอุปกรณ์สวิตช์กำลัง (IGBT) แต่ละตัวจะทำให้เกิดความร้อนขึ้น จึงจำเป็นต้องมีการระบายความร้อนอย่างเหมาะสม
5. เมื่อขึ้นแรงดันที่กระแสสูงขึ้นทำให้แผ่นทองแดงที่บอร์ด PCB หลุดร่อนออก เนื่องจากไม่สามารถทนรับกระแสที่สูงได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- [1] **วงจรถ่ายรูปฟลอป.** (ออนไลน์). แหล่งที่มา : <http://web.yru.ac.th/~nipon/Article-text/digital1/Chap7-710.pdf>
- [2] **การสร้างแรงดันไฟฟ้าชนิดความถี่สูง.** (ออนไลน์). แหล่งที่มา : http://eestaff.kku.ac.th/~amnart/HV_LectureNote/HVHFGGen.doc
- [3] **การทดสอบวัสดุและอุปกรณ์ไฟฟ้าแรงสูง.** (ออนไลน์). แหล่งที่มา : http://eestaff.kku.ac.th/~amnart/HV_LectureNote/HVT.doc
- [4] **ไทรสเตอร์และอุปกรณ์สำหรับการสวิตช์.** (ออนไลน์). แหล่งที่มา : <http://www.ee.eng.cmu.ac.th/~akachai/EDCAS-I-2013/EDCAS-I-008.pdf>
- [5] **วงจรรีจกกระแส.** (ออนไลน์). แหล่งที่มา : <https://navapadol.files.wordpress.com/2015/09/e0b89ae0b897e0b897e0b8b5e0b9889.pdf>
- [6] วีระเชษฐ์ ชื่นเงิน และ วุฒิปด ธราธิระเศรษฐ์, **อิเล็กทรอนิกส์กำลัง**, กรุงเทพฯ, ห้างหุ้นส่วนจำกัด วี.เจ. พรินติ้ง, 2555
- [7] สำรวย สังข์สะอาด, **วิศวกรรมไฟฟ้าแรงสูง**, กรุงเทพฯ, 2549
- [8] แคทริยา สุวรรณศรี, “การพัฒนาและสร้างหม้อแปลงทดสอบไฟฟ้าแรงสูง 50 kV,” **รายงานวิจัยฉบับสมบูรณ์**, ภาควิชาวิศวกรรมไฟฟ้าและคอมพิวเตอร์ มหาวิทยาลัยนเรศวร, 2554
- [9] S.Shalini, “Voltage Balancing in Diode Clamped Multilevel Inverter Using Sinusoidal PWM,” **International Journal of Engineering Trends and Technology (IJETT)**, Vol.6, No.2, Dec. 2013, pp.97-103
- [10] Mohammadreza Derakhshanfar, **Analysis of different topologies of multilevel inverters**, Göteborg, Sweden, 2010
- [11] IEC Standard 61869: “**Standard for Instrument Transformers : General requirements**,” 2007-10.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

63A, 600V, UFS Series N-Channel IGBT with Anti-Parallel Hyperfast Diodes

The HGTG30N60C3D is a MOS gated high voltage switching device combining the best features of MOSFETs and bipolar transistors. The device has the high input impedance of a MOSFET and the low on-state conduction loss of a bipolar transistor. The much lower on-state voltage drop varies only moderately between 25°C and 150°C. The IGBT used is the development type TA49051. The diode used in anti-parallel with the IGBT is the development type TA49053.

The IGBT is ideal for many high voltage switching applications operating at moderate frequencies where low conduction losses are essential.

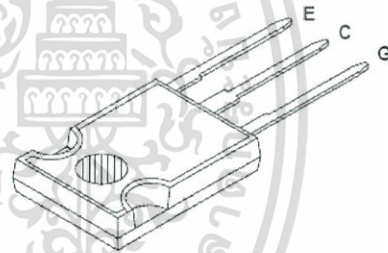
Formerly Developmental Type TA49014.

Features

- 63A, 600V at $T_C = 25^\circ\text{C}$
- Typical Fall Time..... 230ns at $T_J = 150^\circ\text{C}$
- Short Circuit Rating
- Low Conduction Loss
- Hyperfast Anti-Parallel Diode

Packaging

JEDEC STYLE TO-247



Ordering Information

PART NUMBER	PACKAGE	BRAND
HGTG30N60C3D	TO-247	G30N60C3D

NOTE: When ordering, use the entire part number.

Symbol



INTERSIL CORPORATION IGBT PRODUCT IS COVERED BY ONE OR MORE OF THE FOLLOWING U.S. PATENTS

4,364,073	4,417,385	4,430,792	4,443,931	4,466,176	4,516,143	4,532,534	4,587,713
4,598,461	4,605,948	4,620,211	4,631,564	4,639,754	4,639,762	4,641,162	4,644,637
4,682,195	4,684,413	4,694,313	4,717,679	4,743,952	4,783,090	4,794,432	4,801,986
4,803,533	4,809,045	4,809,047	4,810,665	4,823,176	4,837,606	4,860,080	4,883,767
4,888,627	4,890,143	4,901,127	4,904,609	4,933,740	4,963,951	4,969,027	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HGTG30N60C3D

Absolute Maximum Ratings $T_C = 25^\circ\text{C}$, Unless Otherwise Specified

	HGTG30N60C3D	UNITS
Collector to Emitter Voltage	BV_{CES}	600 V
Collector Current Continuous		
At $T_C = 25^\circ\text{C}$	I_{C25}	63 A
At $T_C = 110^\circ\text{C}$	I_{C110}	30 A
Average Diode Forward Current at 110°C	$I_{(AVG)}$	25 A
Collector Current Pulsed (Note 1)	I_{CM}	252 A
Gate to Emitter Voltage Continuous	V_{GES}	± 20 V
Gate to Emitter Voltage Pulsed	V_{GEM}	± 30 V
Switching Safe Operating Area at $T_J = 150^\circ\text{C}$	SSOA	60A at 600V
Power Dissipation Total at $T_C = 25^\circ\text{C}$	P_D	208 W
Power Dissipation Derating $T_C > 25^\circ\text{C}$		1.67 W/°C
Operating and Storage Junction Temperature Range	T_J, T_{STG}	-40 to 150 °C
Maximum Lead Temperature for Soldering	T_L	260 °C
Short Circuit Withstand Time (Note 2) at $V_{GE} = 15\text{V}$	t_{SC}	4 μs
Short Circuit Withstand Time (Note 2) at $V_{GE} = 10\text{V}$	t_{SC}	15 μs

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTES:

1. Repetitive Rating: Pulse width limited by maximum junction temperature
2. $V_{CE(PK)} = 360\text{V}$, $T_J = 125^\circ\text{C}$, $R_G = 25\Omega$

Electrical Specifications $T_C = 25^\circ\text{C}$, Unless Otherwise Specified

PARAMETER	SYMBOL	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Collector to Emitter Breakdown Voltage	BV_{CES}	$I_C = 250\mu\text{A}$, $V_{GE} = 0\text{V}$	600	-	-	V
Emitter to Collector Breakdown Voltage	BV_{ECS}	$I_C = 10\text{mA}$, $V_{GE} = 0\text{V}$	15	25	-	V
Collector to Emitter Leakage Current	I_{CES}	$V_{CE} = BV_{CES}$, $T_C = 25^\circ\text{C}$	-	-	250	μA
		$V_{CE} = BV_{CES}$, $T_C = 150^\circ\text{C}$	-	-	3.0	mA
Collector to Emitter Saturation Voltage	$V_{CE(SAT)}$	$I_C = I_{C110}$, $V_{GE} = 15\text{V}$, $T_C = 25^\circ\text{C}$	-	1.5	1.8	V
		$T_C = 150^\circ\text{C}$	-	1.7	2.0	V
Gate to Emitter Threshold Voltage	$V_{GE(TH)}$	$I_C = 250\mu\text{A}$, $V_{GE} = V_{GE}$, $T_C = 25^\circ\text{C}$	3.0	5.2	6.0	V
Gate to Emitter Leakage Current	I_{GES}	$V_{GE} = \pm 20\text{V}$	-	-	± 100	nA
Switching SOA	SSOA	$T_J = 150^\circ\text{C}$, $V_{GE} = 15\text{V}$, $R_G = 3\Omega$, $L = 100\mu\text{H}$, $V_{CE(PK)} = 480\text{V}$	200	-	-	A
		$V_{CE(PK)} = 600\text{V}$	60	-	-	A
Gate to Emitter Plateau Voltage	V_{GEP}	$I_C = I_{C110}$, $V_{CE} = 0.5 BV_{CES}$	-	8.1	-	V
On-State Gate Charge	$Q_{G(ON)}$	$I_C = I_{C110}$, $V_{CE} = 0.5 BV_{CES}$, $V_{GE} = 15\text{V}$	-	162	180	nC
		$V_{GE} = 20\text{V}$	-	216	250	nC
Current Turn-On Delay Time	$t_{d(ON)I}$	$T_J = 150^\circ\text{C}$, $I_{CE} = I_{C110}$, $V_{CE(PK)} = 0.8 BV_{CES}$, $V_{GE} = 15\text{V}$, $R_G = 3\Omega$, $L = 100\mu\text{H}$	-	40	-	ns
Current Rise Time	t_{rI}		-	45	-	ns
Current Turn-Off Delay Time	$t_{d(OFF)I}$		-	320	400	ns
Current Fall Time	t_{fI}		-	230	275	ns
Turn-On Energy	E_{ON}		-	1050	-	μJ
Turn-Off Energy (Note 3)	E_{OFF}		-	2500	-	μJ
Diode Forward Voltage	V_{EC}	$I_{EC} = 30\text{A}$	-	1.75	2.2	V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HGTG30N60C3D

Electrical Specifications $T_C = 25^\circ\text{C}$, Unless Otherwise Specified

PARAMETER	SYMBOL	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Diode Reverse Recovery Time	t_{rr}	$I_{EC} = 30\text{A}, dI_{EC}/dt = 100\text{A}/\mu\text{s}$	-	52	60	ns
		$I_{EC} = 1.0\text{A}, dI_{EC}/dt = 100\text{A}/\mu\text{s}$	-	42	50	ns
Thermal Resistance	$R_{\theta JC}$	IGBT	-	-	0.6	$^\circ\text{C}/\text{W}$
		Diode	-	-	1.3	$^\circ\text{C}/\text{W}$

NOTE:

- Turn-Off Energy Loss (E_{OFF}) is defined as the integral of the instantaneous power loss starting at the trailing edge of the input pulse and ending at the point where the collector current equals zero ($I_{CE} = 0\text{A}$). The HGTG30N60C3D was tested per JEDEC standard No. 24-1 Method for Measurement of Power Device Turn-Off Switching Loss. This test method produces the true total Turn-Off Energy Loss. Turn-On losses include diode losses.

Typical Performance Curves

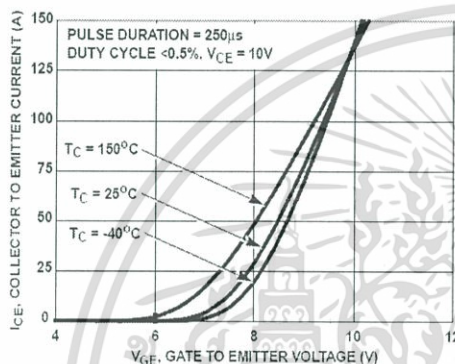


FIGURE 1. TRANSFER CHARACTERISTICS

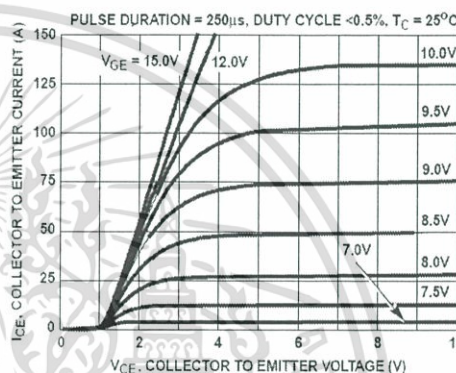


FIGURE 2. SATURATION CHARACTERISTICS

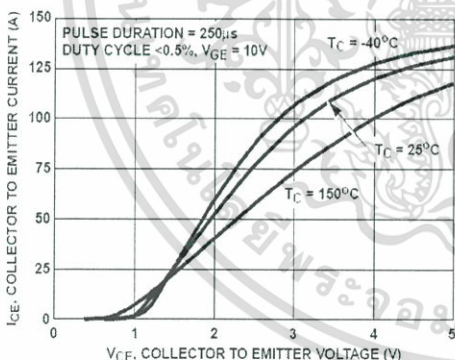


FIGURE 3. COLLECTOR TO EMITTER ON-STATE VOLTAGE

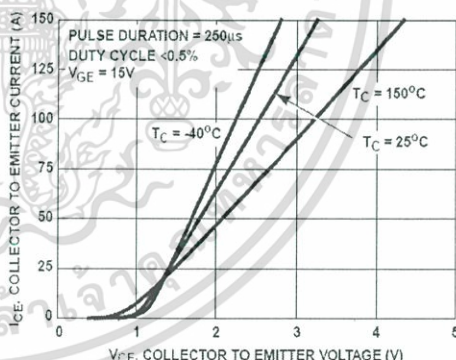


FIGURE 4. COLLECTOR TO EMITTER ON-STATE VOLTAGE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HGTG30N60C3D

Typical Performance Curves (Continued)

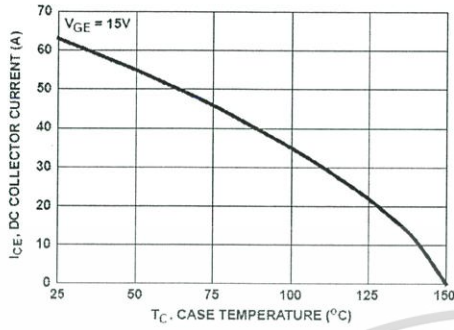


FIGURE 5. MAX. DC COLLECTOR CURRENT vs CASE TEMPERATURE

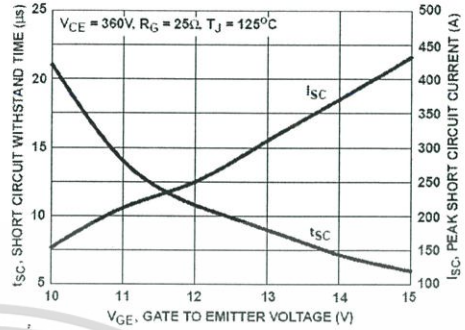


FIGURE 6. SHORT CIRCUIT WITHSTAND TIME

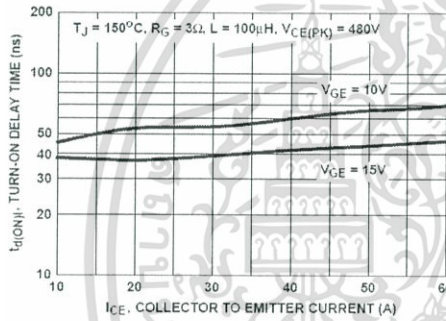


FIGURE 7. TURN-ON DELAY TIME vs COLLECTOR TO EMITTER CURRENT

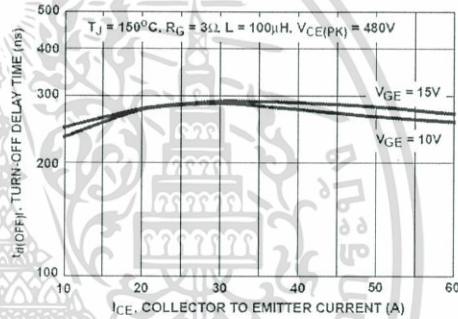


FIGURE 8. TURN-OFF DELAY TIME vs COLLECTOR TO EMITTER CURRENT

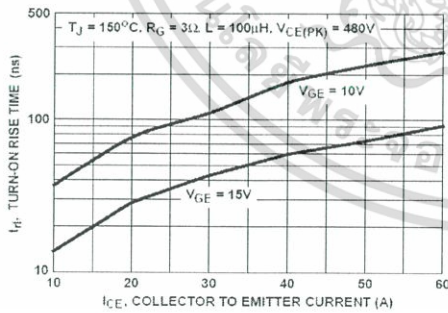


FIGURE 9. TURN-ON RISE TIME vs COLLECTOR TO EMITTER CURRENT

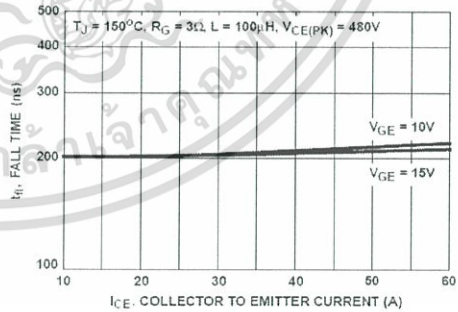


FIGURE 10. TURN-OFF FALL TIME vs COLLECTOR TO EMITTER CURRENT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HGTG30N60C3D

Typical Performance Curves (Continued)

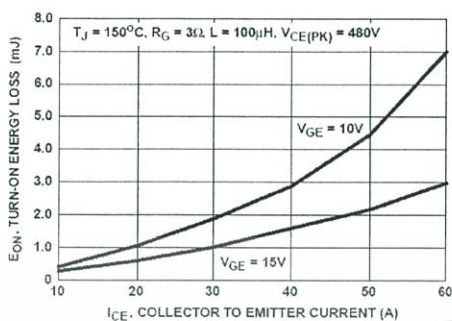


FIGURE 11. TURN-ON ENERGY LOSS vs COLLECTOR TO EMITTER CURRENT

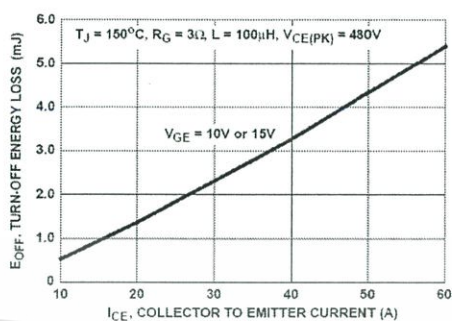


FIGURE 12. TURN-OFF ENERGY LOSS vs COLLECTOR TO EMITTER CURRENT

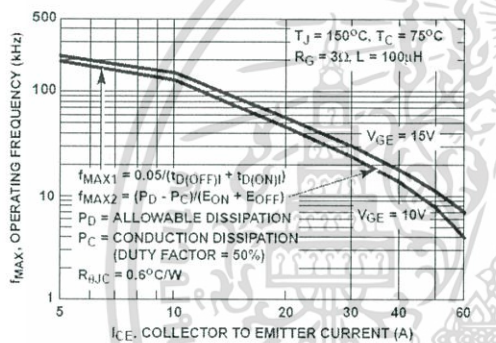


FIGURE 13. OPERATING FREQUENCY vs COLLECTOR TO EMITTER CURRENT

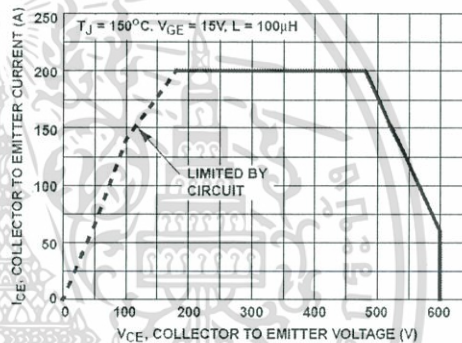


FIGURE 14. SWITCHING SAFE OPERATING AREA

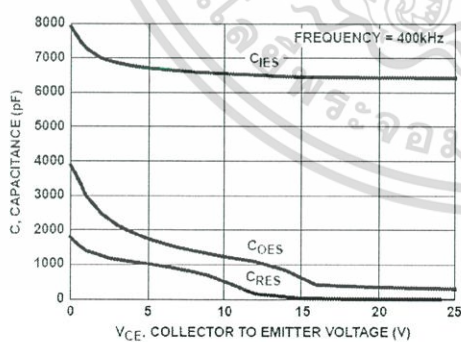


FIGURE 15. CAPACITANCE vs COLLECTOR TO EMITTER VOLTAGE

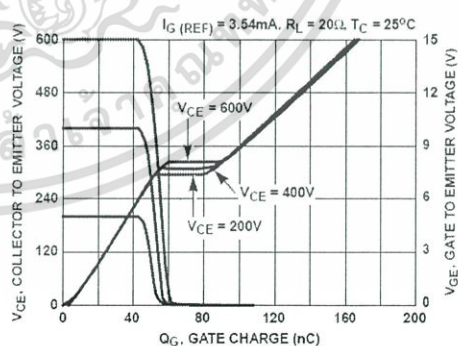


FIGURE 16. GATE CHARGE WAVEFORMS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HGTG30N60C3D

Typical Performance Curves (Continued)

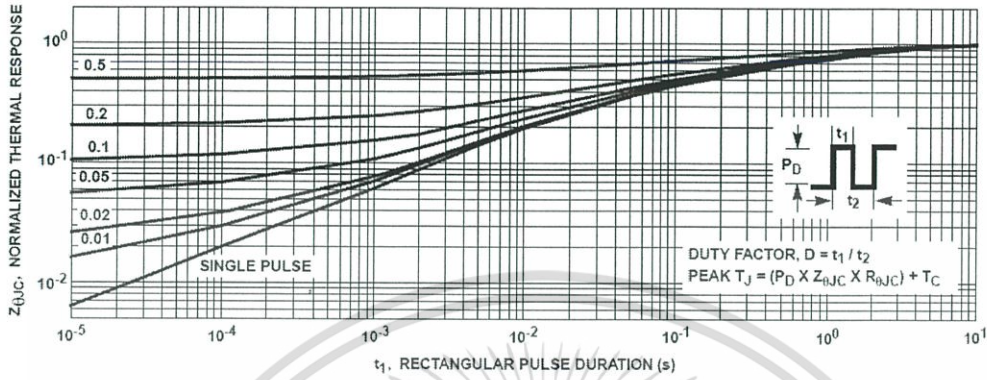


FIGURE 17. IGBT NORMALIZED TRANSIENT THERMAL IMPEDANCE, JUNCTION TO CASE

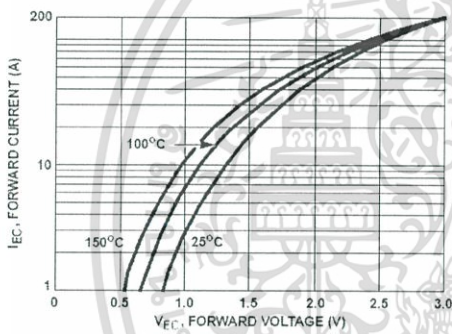


FIGURE 18. DIODE FORWARD CURRENT vs FORWARD VOLTAGE DROP

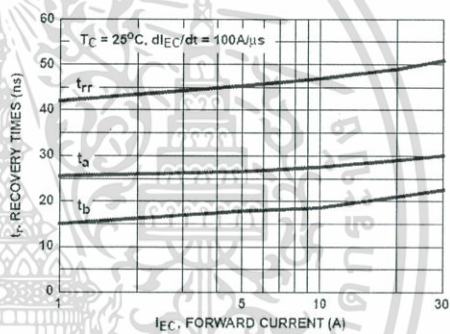


FIGURE 19. RECOVERY TIMES vs FORWARD CURRENT

Test Circuit and Waveforms

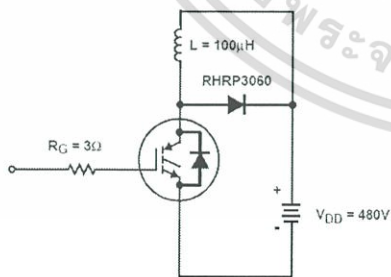


FIGURE 20. INDUCTIVE SWITCHING TEST CIRCUIT

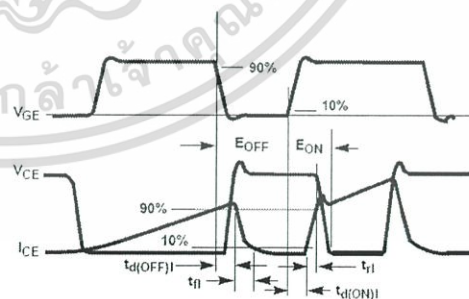


FIGURE 21. SWITCHING TEST WAVEFORMS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Handling Precautions for IGBTs

Insulated Gate Bipolar Transistors are susceptible to gate-insulation damage by the electrostatic discharge of energy through the devices. When handling these devices, care should be exercised to assure that the static charge built in the handler's body capacitance is not discharged through the device. With proper handling and application procedures, however, IGBTs are currently being extensively used in production by numerous equipment manufacturers in military, industrial and consumer applications, with virtually no damage problems due to electrostatic discharge. IGBTs can be handled safely if the following basic precautions are taken:

1. Prior to assembly into a circuit, all leads should be kept shorted together either by the use of metal shorting springs or by the insertion into conductive material such as "ECCOSORB™ LD26" or equivalent.
2. When devices are removed by hand from their carriers, the hand being used should be grounded by any suitable means - for example, with a metallic wristband.
3. Tips of soldering irons should be grounded.
4. Devices should never be inserted into or removed from circuits with power on.
5. **Gate Voltage Rating** - Never exceed the gate-voltage rating of V_{GEM} . Exceeding the rated V_{GE} can result in permanent damage to the oxide layer in the gate region.
6. **Gate Termination** - The gates of these devices are essentially capacitors. Circuits that leave the gate open-circuited or floating should be avoided. These conditions can result in turn-on of the device due to voltage buildup on the input capacitor due to leakage currents or pickup.
7. **Gate Protection** - These devices do not have an internal monolithic zener diode from gate to emitter. If gate protection is required an external zener is recommended.

Operating Frequency Information

Operating frequency information for a typical device (Figure 13) is presented as a guide for estimating device performance for a specific application. Other typical frequency vs collector current (I_{CE}) plots are possible using the information shown for a typical unit in Figures 4, 7, 8, 11 and 12. The operating frequency plot (Figure 13) of a typical device shows f_{MAX1} or f_{MAX2} whichever is smaller at each point. The information is based on measurements of a typical device and is bounded by the maximum rated junction temperature.

f_{MAX1} is defined by $f_{MAX1} = 0.05 / (t_{D(OFF)} + t_{D(ON)})$. Deadtime (the denominator) has been arbitrarily held to 10% of the on-state time for a 50% duty factor. Other definitions are possible. $t_{D(OFF)}$ and $t_{D(ON)}$ are defined in Figure 21.

Device turn-off delay can establish an additional frequency limiting condition for an application other than T_{JM} . $t_{D(OFF)}$ is important when controlling output ripple under a lightly loaded condition.

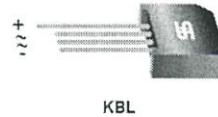
f_{MAX2} is defined by $f_{MAX2} = (P_D - P_C) / (E_{OFF} + E_{ON})$. The allowable dissipation (P_D) is defined by $P_D = (T_{JM} - T_C) / R_{\theta JC}$. The sum of device switching and conduction losses must not exceed P_D . A 50% duty factor was used (Figure 13) and the conduction losses (P_C) are approximated by $P_C = (V_{CE} \times I_{CE}) / 2$.

E_{ON} and E_{OFF} are defined in the switching waveforms shown in Figure 21. E_{ON} is the integral of the instantaneous power loss ($I_{CE} \times V_{CE}$) during turn-on and E_{OFF} is the integral of the instantaneous power loss during turn-off. All tail losses are included in the calculation for E_{OFF} ; i.e. the collector current equals zero ($I_{CE} = 0$).

Glass Passivated Bridge Rectifiers

FEATURES

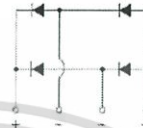
- Glass passivated junction
- Ideal for printed circuit board
- Reliable low cost construction
- UL Recognized File # E-326243
- Compliant to RoHS Directive 2011/65/EU and in accordance to WEEE 2002/96/EC
- Halogen-free according to IEC 61249-2-21 definition



KBL

MECHANICAL DATA

Case: KBL
 Molding compound, UL flammability classification rating 94V-0
 Base P/N with suffix "G" on packing code - halogen-free
 Terminal: Matte tin plated leads, solderable per JESD22-B102
 Meef JESD 201 class 1A whisker test
 Polarity: Polarity as marked on the body
 Weight: 5.6 g (approximately)



MAXIMUM RATINGS AND ELECTRICAL CHARACTERISTICS (T _A =25°C unless otherwise noted)										
PARAMETER	SYMBOL	KBL 401G	KBL 402G	KBL 403G	KBL 404G	KBL 405G	KBL 406G	KBL 407G	Unit	
Maximum repetitive peak reverse voltage	V _{RRM}	50	100	200	400	600	800	1000	V	
Maximum RMS voltage	V _{RMS}	35	70	140	280	420	560	700	V	
Maximum DC blocking voltage	V _{DC}	50	100	200	400	600	800	1000	V	
Maximum average forward rectified current	I _{F(AV)}								4	A
Peak forward surge current, 8.3 ms single half sine-wave superimposed on rated load	I _{FSM}								150	A
Rating for fusing (t<8.3ms)	I ² t								93	A ² s
Maximum instantaneous forward voltage (Note 1)	V _F								1.0 1.1	V
I _F = 2A										
I _F = 4A										
Maximum DC reverse current at rated DC blocking voltage	I _R								10 500	μA
T _J = 25°C										
T _J = 125°C										
Typical thermal resistance	R _{θJL} R _{θJA}								2.4 19	°C/W
Operating junction temperature range	T _J								-55 to +150	°C
Storage temperature range	T _{STG}								-55 to +150	°C

Note 1: Pulse Test with PW=300μs, 1% Duty Cycle

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

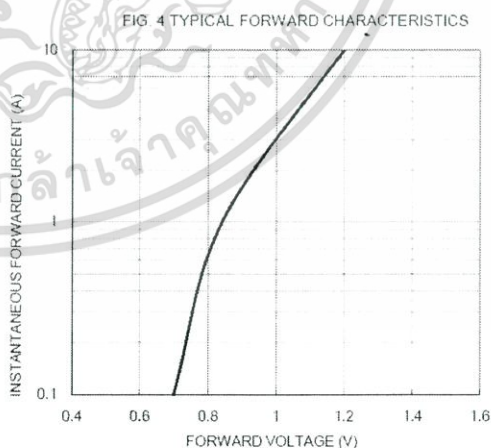
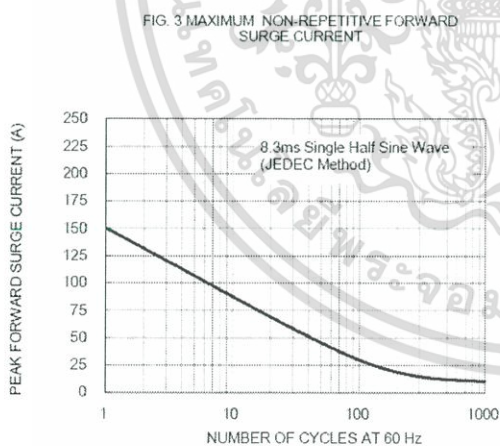
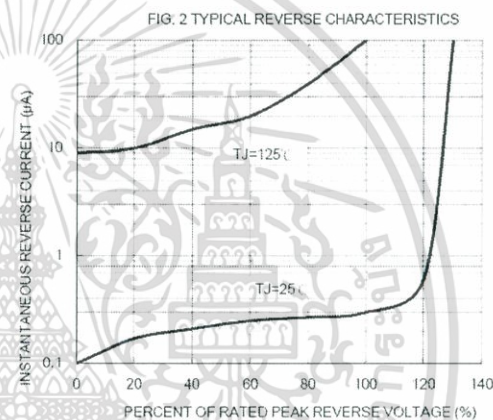
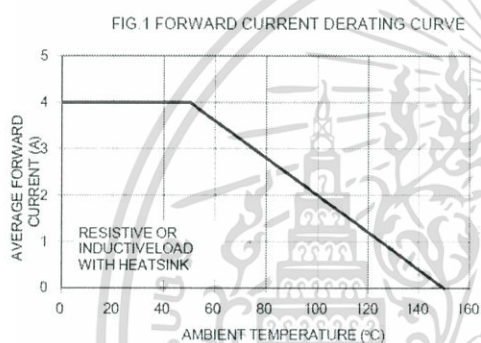
ORDERING INFORMATION				
PART NO.	PACKING CODE	GREEN COMPOUND CODE	PACKAGE	PACKING
KBL40xG (Note 1)	T0	Suffix "G"	KBL	500 / Tray

Note 1: "x" defines voltage from 50V (KBL401G) to 1000V (KBL407G)

EXAMPLE				
PREFERRED P/N	PART NO.	PACKING CODE	GREEN COMPOUND CODE	DESCRIPTION
KBL407G T0	KBL407G	T0		
KBL407G T0G	KBL407G	T0	G	Green compound

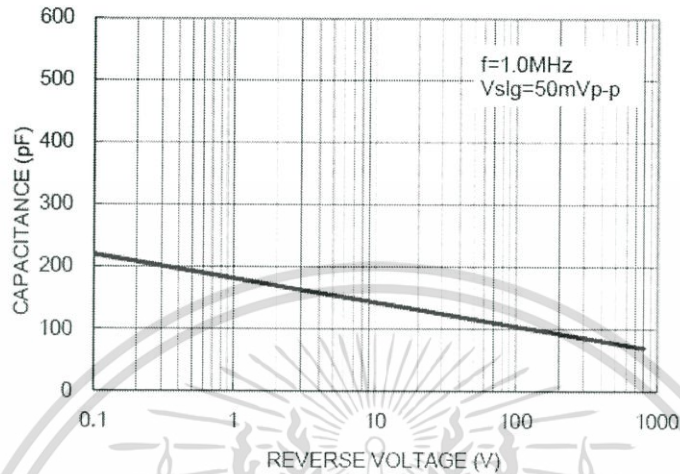
RATINGS AND CHARACTERISTICS CURVES

(TA=25°C unless otherwise noted)

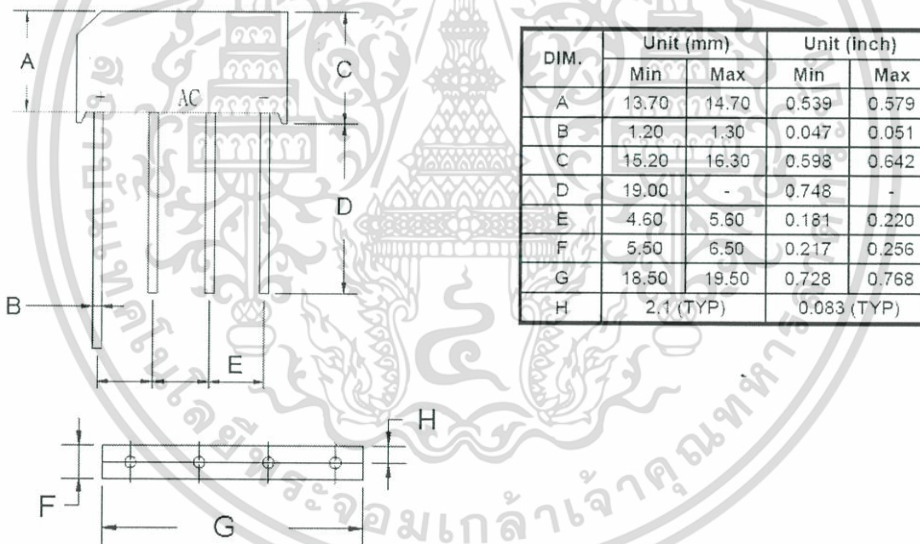


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIG. 5 TYPICAL JUNCTION CAPACITANCE



PACKAGE OUTLINE DIMENSIONS



MARKING DIAGRAM



- P/N = Specific Device Code
 G = Green Compound
 YWW = Date Code
 F = Factory Code

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Notice

Specifications of the products displayed herein are subject to change without notice. TSC or anyone on its behalf, assumes no responsibility or liability for any errors inaccuracies.

Information contained herein is intended to provide a product description only. No license, express or implied, to any intellectual property rights is granted by this document. Except as provided in TSC's terms and conditions of sale for such products, TSC assumes no liability whatsoever, and disclaims any express or implied warranty, relating to sale and/or use of TSC products including liability or warranties relating to fitness for a particular purpose, merchantability, or infringement of any patent, copyright, or other intellectual property right.

The products shown herein are not designed for use in medical, life-saving, or life-sustaining applications. Customers using or selling these products for use in such applications do so at their own risk and agree to fully indemnify TSC for any damages resulting from such improper use or sale.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

KBPC40, 50/W SERIES

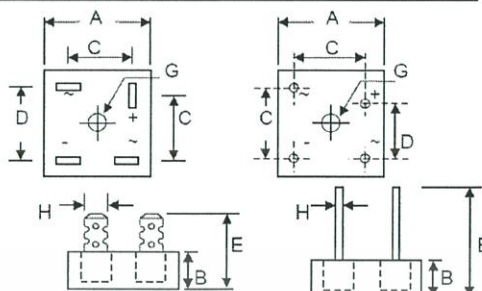
40, 50A HIGH CURRENT BRIDGE RECTIFIER

Features

- Diffused Junction
- Low Reverse Leakage Current
- Low Power Loss, High Efficiency
- Electrically Isolated Metal Case for Maximum Heat Dissipation
- Case to Terminal Isolation Voltage 2500V
- UL Recognized File # E157705

Mechanical Data

- Case: Metal Case with Electrically Isolated Epoxy
- Terminals: Plated Leads Solderable per MIL-STD-202, Method 208
- Polarity: Symbols Marked on Case
- Mounting: Through Hole for #10 Screw
- Weight: KBPC 31.6 grams (approx.)
KBPC-W 28.5 grams (approx.)
- Marking: Type Number



KBPC

KBPC-W

Dim	KBPC		KBPC-W	
	Min	Max	Min	Max
A	28.40	28.70	28.40	28.70
B	10.97	11.23	10.97	11.23
C	15.70	16.70	17.10	19.10
D	17.50	18.50	10.90	11.90
E	22.86	25.40	30.50	—
G	Hole for #10 screw, 5.080 Nominal			
H	6.35 Typical		0.970 1.070	

All Dimension in mm

"W" Suffix Designates Wire Leads
No Suffix Designates Faston Terminals

Maximum Ratings and Electrical Characteristics @T_c=25°C unless otherwise specified

Single Phase, half wave, 60Hz, resistive or inductive load.
For capacitive load, derate current by 20%.

Characteristics	Symbol	-00/W	-01/W	-02/W	-04/W	-06/W	-08/W	-10/W	Unit
Peak Repetitive Reverse Voltage	V _{RRM}								V
Working Peak Reverse Voltage	V _{RWM}	50	100	200	400	600	800	1000	V
DC Blocking Voltage	V _R								V
RMS Reverse Voltage	V _{R(RMS)}	35	70	140	280	420	560	700	V
Average Rectifier Output Current @T _c = 55°C	KBPC40 KBPC50	I _O			40 50				A
Non-Repetitive Peak Forward Surge Current 8.3ms single half sine-wave Superimposed on rated load (JEDEC Method)	KBPC40 KBPC50	I _{FSM}			400 400				A
Forward Voltage Drop (per element)	KBPC40 @I _F = 20A KBPC50 @I _F = 25A	V _{FM}			1.2				V
Peak Reverse Current	@T _c = 25°C	I _{RM}			10				μA
At Rated DC Blocking Voltage	@T _c = 125°C				1.0				mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Maximum Ratings and Electrical Characteristics @ $T_A=25^\circ\text{C}$ unless otherwise specified

Typical Junction Capacitance (per element) (Note 1)	C_j	300	pF
Typical Thermal Resistance Junction to Case (per element) (Note 2)	$R_{\theta JC}$	1.5	K/W
RMS Isolation Voltage from Case to Lead	V_{iso}	2500	V
Operating and Storage Temperature Range	T_j, T_{STG}	-65 to +150	$^\circ\text{C}$

* Glass passivated forms are available upon request.

Note: 1. Measured at 1.0 MHz and applied reverse voltage of 4.0V D.C.

2. Thermal resistance junction to case mounted on heatsink.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

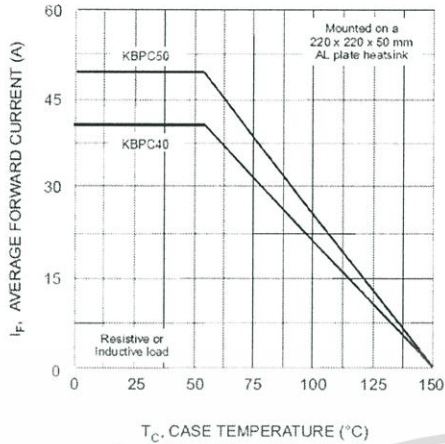


Fig. 1 Forward Current Derating Curve

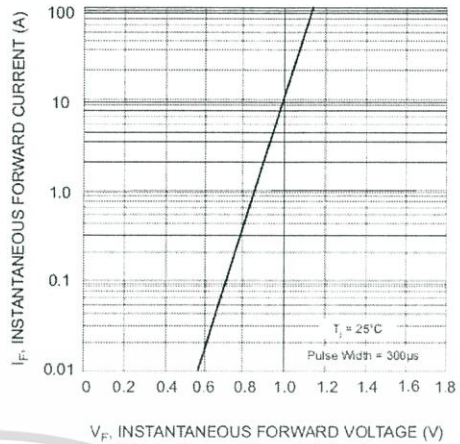


Fig. 2 Typical Forward Characteristics (per element)

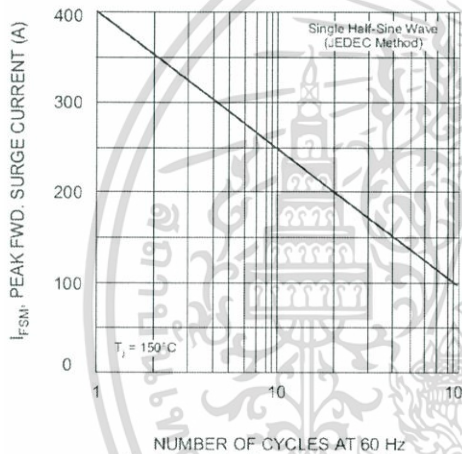


Fig. 3 Max Non-Repetitive Surge Current

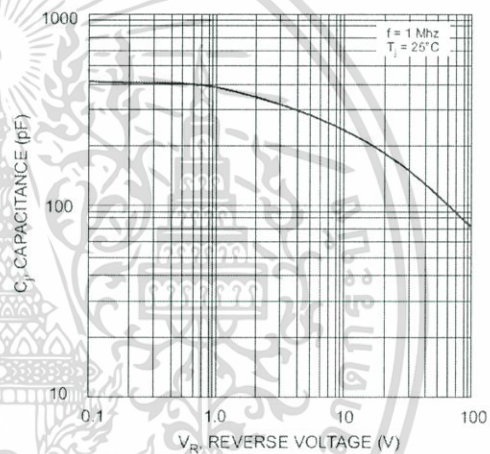


Fig. 4 Typical Junction Capacitance (per element)

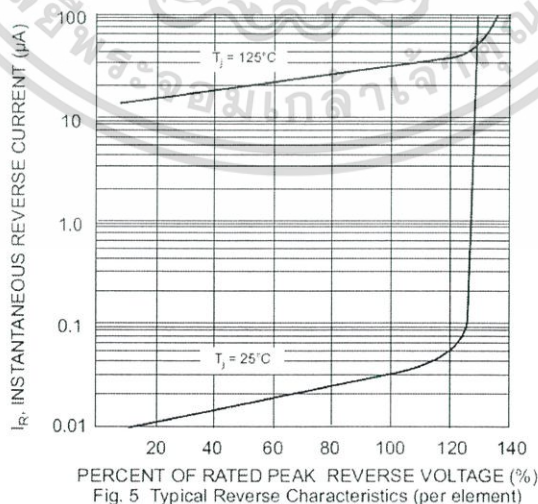


Fig. 5 Typical Reverse Characteristics (per element)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ORDERING INFORMATION

Product No.	Package Type	Shipping Quantity
KBPCxx00	Square Bridge	50 Units/Box
KBPCxx00W	Square Bridge	50 Units/Box
KBPCxx01	Square Bridge	50 Units/Box
KBPCxx01W	Square Bridge	50 Units/Box
KBPCxx02	Square Bridge	50 Units/Box
KBPCxx02W	Square Bridge	50 Units/Box
KBPCxx04	Square Bridge	50 Units/Box
KBPCxx04W	Square Bridge	50 Units/Box
KBPCxx06	Square Bridge	50 Units/Box
KBPCxx06W	Square Bridge	50 Units/Box
KBPCxx08	Square Bridge	50 Units/Box
KBPCxx08W	Square Bridge	50 Units/Box
KBPCxx10	Square Bridge	50 Units/Box
KBPCxx10W	Square Bridge	50 Units/Box

Shipping quantity given is for minimum packing quantity only. For minimum order quantity, please consult the Sales Department.

Won-Top Electronics Co., Ltd (WTE) has checked all information carefully and believes it to be correct and accurate. However, WTE cannot assume any responsibility for inaccuracies. Furthermore, this information does not give the purchaser of semiconductor devices any license under patent rights to manufacturer. WTE reserves the right to change any or all information herein without further notice.

WARNING: DO NOT USE IN LIFE SUPPORT EQUIPMENT. WTE power semiconductor products are not authorized for use as critical components in life support devices or systems without the express written approval.

Won-Top Electronics Co., Ltd.
 No. 44 Yu Kang North 3rd Road, Ching Chen Dist., Kaohsiung, Taiwan
 Phone: 886-7-822-5408 or 886-7-822-6410
 Fax: 886-7-822-5417
 Email: sales@wontop.com
 Internet: <http://www.wontop.com>

We power your everyday.

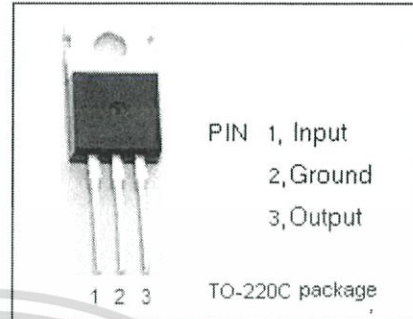
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

isc Three Terminal Positive Voltage Regulator

L7815CV

FEATURES

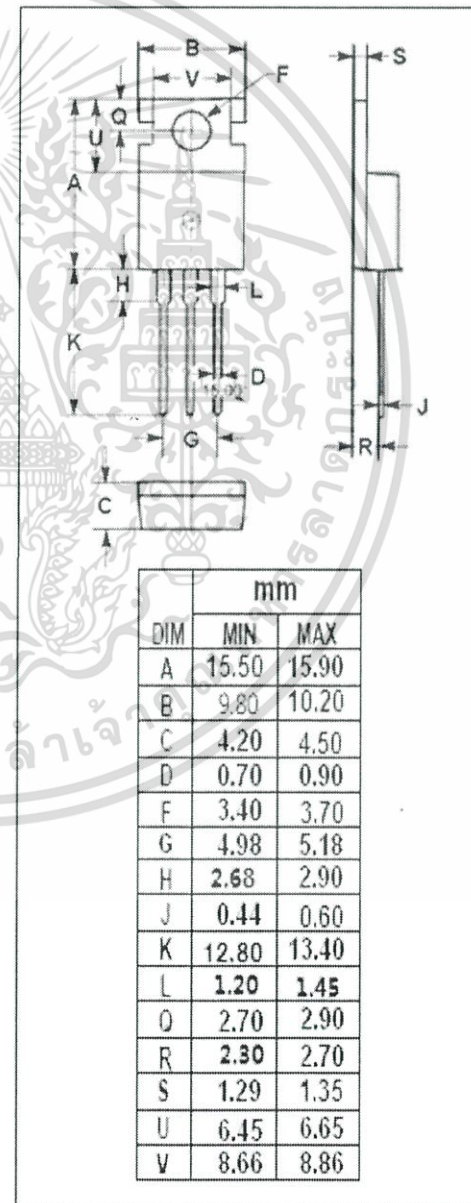
- Output current in excess of 1.5A
- Output voltage of 15V
- Internal thermal overload protection
- Output transition Safe-Area compensation
- Minimum Lot-to-Lot variations for robust device performance and reliable operation

ABSOLUTE MAXIMUM RATINGS($T_s=25^\circ\text{C}$)

SYMBOL	PARAMETER	RATING	UNIT
V_i	DC input voltage	30	V
I_o	Output current	internally limited	
P_{tot}	Power dissipation	Internally limited	
T_{op}	Operating junction temperature	0~150	$^\circ\text{C}$
T_{stg}	Storage temperature	-55~150	$^\circ\text{C}$

THERMAL CHARACTERISTICS

SYMBOL	PARAMETER	MAX	UNIT
$R_{th(j-c)}$	Thermal Resistance, Junction to Case	5	$^\circ\text{C/W}$
$R_{th(j-a)}$	Thermal Resistance, Junction to Ambient	50	$^\circ\text{C/W}$

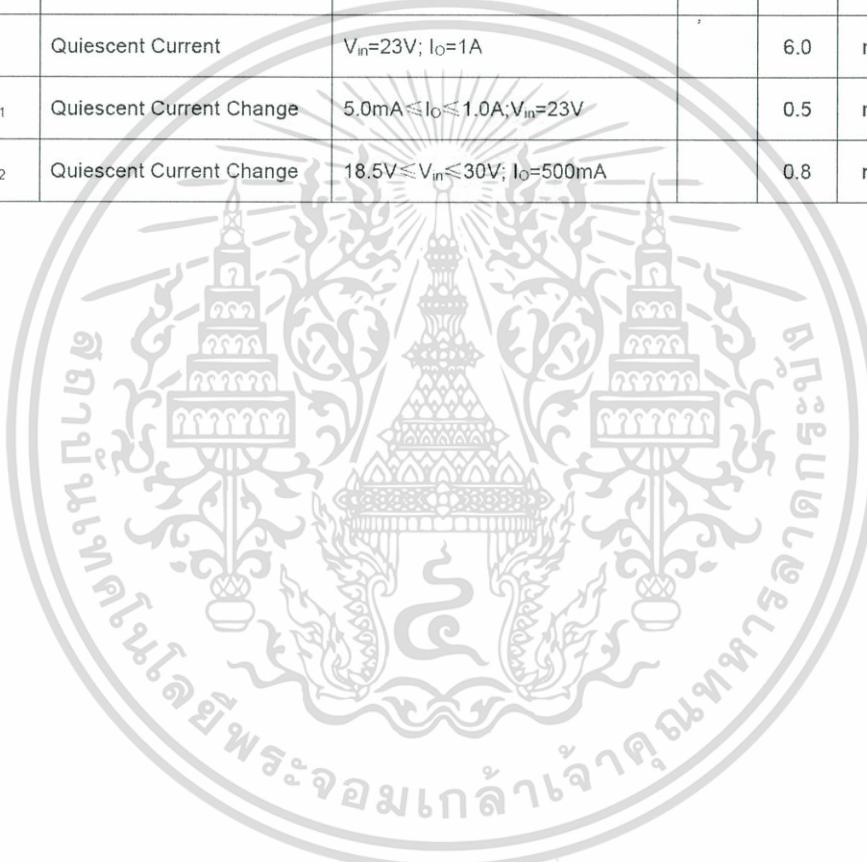


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

isc Three Terminal Positive Voltage Regulator**L7815CV****• ELECTRICAL CHARACTERISTICS**

$T_j=25^\circ\text{C}$ ($V_i=23\text{V}$, $I_o=0.5\text{A}$, $C_i=0.33\mu\text{F}$, $C_o=0.1\mu\text{F}$ unless otherwise specified)

SYMBOL	PARAMETER	CONDITIONS	MIN	MAX	UNIT
V_o	Output Voltage	$V_{in}=23\text{V}$; $I_o=1.5\text{A}$	14.4	15.6	V
ΔV_v	Line Regulation	$17.5\text{V} \leq V_{in} \leq 30\text{V}$; $I_o=0.5\text{A}$		150	mV
ΔV_l	Load Regulation	$5.0\text{mA} \leq I_o \leq 1.5\text{A}$; $V_{in}=23\text{V}$		150	mV
I_q	Quiescent Current	$V_{in}=23\text{V}$; $I_o=1\text{A}$		6.0	mA
Δq_1	Quiescent Current Change	$5.0\text{mA} \leq I_o \leq 1.0\text{A}$; $V_{in}=23\text{V}$		0.5	mA
Δq_2	Quiescent Current Change	$18.5\text{V} \leq V_{in} \leq 30\text{V}$; $I_o=500\text{mA}$		0.8	mA



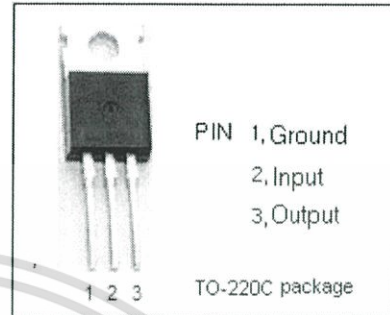
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

isc Three Terminal Negative Voltage Regulator

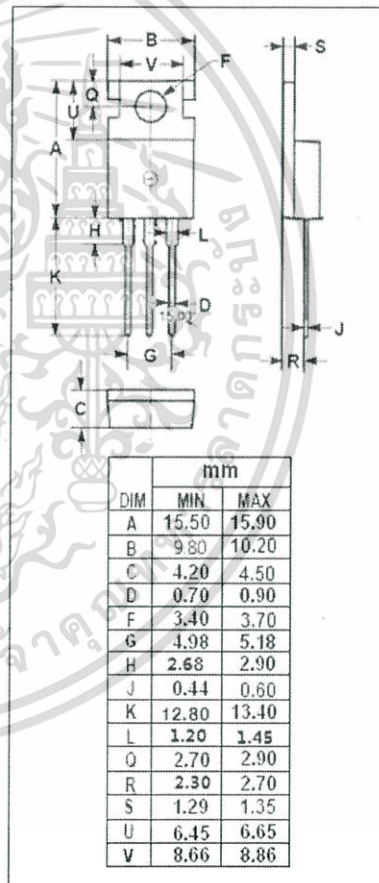
L7915CV

FEATURES

- Output current in excess of 1A
- Output voltage of -15V
- Internal thermal overload protection
- Output transition Safe-Area compensation
- Minimum Lot-to-Lot variations for robust device performance and reliable operation

ABSOLUTE MAXIMUM RATINGS($T_a=25^{\circ}\text{C}$)

SYMBOL	PARAMETER	RATING	UNIT
V_i	DC input voltage	-30	V
I_o	Output current	internally limited	
$P_{D(1)}$	Power dissipation	internally limited	
T_{OP}	Operating junction temperature	0~150	$^{\circ}\text{C}$
T_{stg}	Storage temperature	-65~150	$^{\circ}\text{C}$



THERMAL CHARACTERISTICS

SYMBOL	PARAMETER	MAX	UNIT
$R_{th(j-c)}$	Thermal Resistance, Junction to Case	3	$^{\circ}\text{C/W}$
$R_{th(j-a)}$	Thermal Resistance, Junction to Ambient	50	$^{\circ}\text{C/W}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ISC Three Terminal Negative Voltage Regulator

L7915CV

• ELECTRICAL CHARACTERISTICS

 $T_j=25^\circ\text{C}$ ($V_i=-23\text{V}$, $I_o=0.5\text{A}$, $C_i=2.2\mu\text{F}$, $C_o=1\mu\text{F}$ unless otherwise specified)

SYMBOL	PARAMETER	CONDITIONS	MIN	MAX	UNIT
V_o	Output Voltage	$V_{in}=-23\text{V}$; $I_o=1\text{A}$	-14.4	-15.6	V
V_o	Output Voltage	$V_{in}=-18.5$ to -30V ; $I_o=-5\text{mA}$ to -1A ;	-14.3	-15.7	V
ΔV_V	Line Regulation	$-17.5\text{V} \leq V_{in} \leq -30\text{V}$; $I_o=0.5\text{A}$		300	mV
ΔV_I	Load Regulation	$5.0\text{mA} \leq I_o \leq 1\text{A}$; $V_{in}=-23\text{V}$		300	mV
I_b	Quiescent Current	$V_{in}=-23\text{V}$; $I_o=1\text{A}$		6.0	mA
ΔI_{b1}	Quiescent Current Change	$5.0\text{mA} \leq I_o \leq 1.0\text{A}$; $V_{in}=-23\text{V}$		0.5	mA
ΔI_{b2}	Quiescent Current Change	$-18.5\text{V} \leq V_{in} \leq -30\text{V}$; $I_o=0.5\text{A}$		1.0	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.0A, 15V, Step-Down Switching Regulator

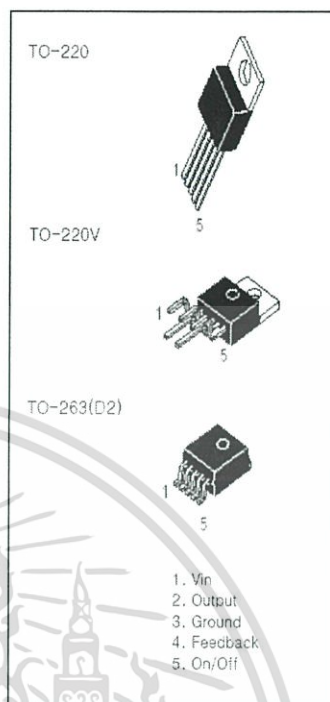
LM2576

FEATURES

- 3.3V, 5.0V, 12V, 15V, and Adjustable Output Versions
- Adjustable Version Output Voltage Range, 1.23 to 37V
+/- 4% AG10 Maximum Over Line and Load Conditions
- Guaranteed 3.0A Output Current
- Wide Input Voltage Range
- Requires Only 4 External Components
- 52kHz Fixed Frequency Internal Oscillator
- TTL Shutdown Capability, Low Power Standby Mode
- High Efficiency
- Uses Readily Available Standard Inductors
- Thermal Shutdown and Current Limit Protection
- Moisture Sensitivity Level(MSL) Equals 1

Applications

- Simple High-Efficiency Step-Down(Buck) Regulator
- Efficient Pre-Regulator for Linear Regulators
- On-Card Switching Regulators
- Positive to Negative Converter(Buck-Boost)
- Negative Step-Up Converters
- Power Supply for Battery Chargers



DESCRIPTION

The LM2576 series of regulators are monolithic integrated circuits ideally suited for easy and convenient design of a step-down switching regulator(buck converter).

All circuits of this series are capable of driving a 3.0A load with excellent line and load regulation. These devices are available in fixed output voltages of 3.3V, 5.0V, 12V, 15V, and an adjustable output version.

These regulators were designed to minimize the number of external components to simplify the power supply design. Standard series of inductors optimized for use with the LM2576 are offered by several different inductor manufacturers.

Since the LM2576 converter is a switch-mode power supply, its efficiency is significantly higher in comparison with popular three-terminal linear regulators, especially with higher input voltages.

In many cases, the power dissipated is so low that no heatsink is required or its size could be reduced dramatically. A standard series of inductors optimized for use with the LM2576 are available from several different manufacturers. This feature greatly simplifies the design of switch-mode power supplies. The LM2576 features include a guaranteed +/- 4% tolerance on output voltage within specified input voltages and output load conditions, and +/-10% on the oscillator frequency (+/- 2% over 0oC to 125 oC).

External shutdown is included, featuring 80 uA(typical) standby current. The output switch includes cycle-by-cycle current limiting, as well as thermal shutdown for full protection under fault conditions.

ORDERING INFORMATION

Device	Marking	Package
LM2576T-X.X	LM2576T-X.X	TO-220
LM2576TV-X.X	LM2576T-X.X	TO-220V
LM2576R	LM2576R-X.X	TO-263

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.0A, 15V, Step-Down Switching Regulator

LM2576

Typical Application (Fixed Output Voltage Versions)

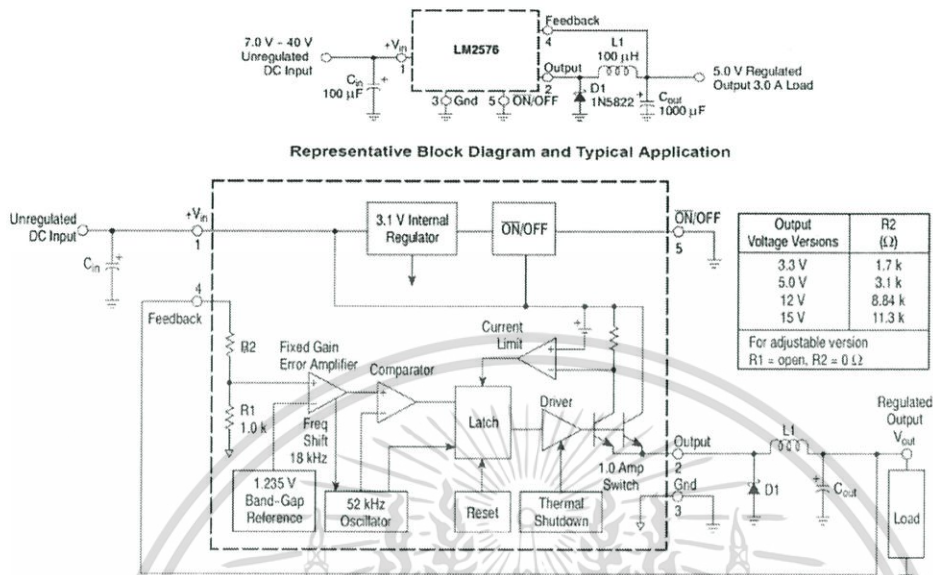


Figure 1. Block Diagram and Typical Application

ABSOLUTE MAXIMUM RATINGS

(Absolute Maximum Ratings indicate limits beyond which damage to the device may

Rating	Symbol	Value	Unit
Maximum Supply Voltage	V_{in}	45	V
ON/OFF Pin Input Voltage	-	$-0.3 \text{ V} \leq V \leq +V_{in}$	V
Output Voltage to Ground (Steady-State)	-	-1.0	V
Power Dissipation TO-220, 5-Lead	P_D	Internally Limited	W
Thermal Resistance, Junction-to-Ambient	$R_{\theta JA}$	65	$^{\circ}\text{C/W}$
Thermal Resistance, Junction-to-case	$R_{\theta JC}$	5.0	$^{\circ}\text{C/W}$
TO-263	P_D	Internally Limited	W
Thermal Resistance, Junction-to-Ambient	$R_{\theta JA}$	70	$^{\circ}\text{C/W}$
Thermal Resistance, Junction-to-case	$R_{\theta JC}$	5.0	$^{\circ}\text{C/W}$
Storage Temperature Range	T_{stg}	-65 to +150	C
Minimum ESD Rating (Human Body Model): C = 100 pF, R = 1.5 kΩ	-	2.0	kV
Lead Temperature (Soldering, 10 seconds)	-	260	C
Maximum Junction Temperature	T_J	150	C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.0A, 15V, Step-Down Switching Regulator

LM2576

OPERATING RATINGS (Operating Ratings indicate conditions for which the device is intended to be functional, but do not guarantee specific performance limits. For guaranteed specifications and test conditions, see the Electrical Characteristics.)

Rating	Symbol	Value	Unit
Operating Junction Temperature Range	T_J	-40 to +125	°C
Supply Voltage	V_{in}	40	V

ELECTRICAL CHARACTERISTICS / SYSTEM PARAMETERS ([Note 1] Test Circuit Figure 15)
(Unless otherwise specified, $V_{in} = 12$ V for the 3.3 V, 5.0 V, and Adjustable version, $V_{in} = 25$ V for the 12 V version, and $V_{in} = 30$ V for the 15 V version. $I_{Load} = 500$ mA. For typical values $T_J = 25^\circ\text{C}$, for min/max values T_J is the operating junction temperature range that applies [Note 2], unless otherwise noted.)

Characteristics	Symbol	Min	Typ	Max	Unit
-----------------	--------	-----	-----	-----	------

LM2576-3.3 ([Note 1] Test Circuit Figure 15)

Output Voltage ($V_{in} = 12$ V, $I_{Load} = 0.5$ A, $T_J = 25^\circ\text{C}$)	V_{out}	3.234	3.3	3.366	V
Output Voltage ($6.0\text{ V} \leq V_{in} \leq 40$ V, $0.5\text{ A} \leq I_{Load} \leq 3.0$ A) $T_J = 25^\circ\text{C}$ $T_J = -40$ to $+125^\circ\text{C}$	V_{out}	3.168 3.135	3.3 -	3.432 3.465	V
Efficiency ($V_{in} = 12$ V, $I_{Load} = 3.0$ A)	η	-	75	-	%

LM2576-5 ([Note 1] Test Circuit Figure 15)

Output Voltage ($V_{in} = 12$ V, $I_{Load} = 0.5$ A, $T_J = 25^\circ\text{C}$)	V_{out}	4.9	5.0	5.1	V
Output Voltage ($8.0\text{ V} \leq V_{in} \leq 40$ V, $0.5\text{ A} \leq I_{Load} \leq 3.0$ A) $T_J = 25^\circ\text{C}$ $T_J = -40$ to $+125^\circ\text{C}$	V_{out}	4.8 4.75	5.0 -	5.2 5.25	V
Efficiency ($V_{in} = 12$ V, $I_{Load} = 3.0$ A)	η	-	77	-	%

LM2576-12 ([Note 1] Test Circuit Figure 15)

Output Voltage ($V_{in} = 25$ V, $I_{Load} = 0.5$ A, $T_J = 25^\circ\text{C}$)	V_{out}	11.76	12	12.24	V
Output Voltage ($15\text{ V} \leq V_{in} \leq 40$ V, $0.5\text{ A} \leq I_{Load} \leq 3.0$ A) $T_J = 25^\circ\text{C}$ $T_J = -40$ to $+125^\circ\text{C}$	V_{out}	11.52 11.4	12 -	12.48 12.6	V
Efficiency ($V_{in} = 15$ V, $I_{Load} = 3.0$ A)	η	-	88	-	%

LM2576-15 ([Note 1] Test Circuit Figure 15)

Output Voltage ($V_{in} = 30$ V, $I_{Load} = 0.5$ A, $T_J = 25^\circ\text{C}$)	V_{out}	14.7	15	15.3	V
Output Voltage ($18\text{ V} \leq V_{in} \leq 40$ V, $0.5\text{ A} \leq I_{Load} \leq 3.0$ A) $T_J = 25^\circ\text{C}$ $T_J = -40$ to $+125^\circ\text{C}$	V_{out}	14.4 14.25	15 -	15.6 15.75	V
Efficiency ($V_{in} = 18$ V, $I_{Load} = 3.0$ A)	η	-	88	-	%

LM2576 ADJUSTABLE VERSION ([Note 1] Test Circuit Figure 15)

Feedback Voltage ($V_{in} = 12$ V, $I_{Load} = 0.5$ A, $V_{out} = 5.0$ V, $T_J = 25^\circ\text{C}$)	V_{out}	1.217	1.23	1.243	V
Feedback Voltage ($8.0\text{ V} \leq V_{in} \leq 40$ V, $0.5\text{ A} \leq I_{Load} \leq 3.0$ A, $V_{out} = 5.0$ V) $T_J = 25^\circ\text{C}$ $T_J = -40$ to $+125^\circ\text{C}$	V_{out}	1.193 1.18	1.23 -	1.267 1.28	V
Efficiency ($V_{in} = 12$ V, $I_{Load} = 3.0$ A, $V_{out} = 5.0$ V)	η	-	77	-	%

1. External components such as the catch diode, inductor, input and output capacitors can affect switching regulator system performance.

When the LM2576 is used as shown in the Figure 15 test circuit, system performance will be as shown in system parameters section.

2. Tested junction temperature range for the LM2576: $T_{low} = -40^\circ\text{C}$, $T_{high} = +125^\circ\text{C}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.0A, 15V, Step-Down Switching Regulator

LM2576

ELECTRICAL CHARACTERISTICS / Device Parameters

(Unless otherwise specified, $V_{in} = 12\text{ V}$ for the 3.3 V, 5.0 V, and Adjustable version, $V_{in} = 25\text{ V}$ for the 12 V version, and $V_{in} = 30\text{ V}$ for the 15 V version. $I_{Load} = 500\text{ mA}$. For typical values $T_J = 25^\circ\text{C}$, for min/max values T_J is the operating junction temperature range that applies [Note 2], unless otherwise noted.)

Characteristics	Symbol	Min	Typ	Max	Unit
ALL OUTPUT VOLTAGE VERSIONS					
Feedback Bias Current ($V_{out} = 5.0\text{ V}$ [Adjustable Version Only]) $T_J = 25^\circ\text{C}$ $T_J = -40\text{ to }+125^\circ\text{C}$	I_b	–	25	100 200	nA
Oscillator Frequency [Note 3] $T_J = 25^\circ\text{C}$ $T_J = 0\text{ to }+125^\circ\text{C}$ $T_J = -40\text{ to }+125^\circ\text{C}$	f_{osc}	–	52	–	kHz
		47	–	58	
		42	–	63	
Saturation Voltage ($I_{out} = 3.0\text{ A}$ [Note 4]) $T_J = 25^\circ\text{C}$ $T_J = -40\text{ to }+125^\circ\text{C}$	V_{sat}	–	1.5	1.8 2.0	V
Max Duty Cycle ("on") [Note 5]	DC	94	98	–	%
Current Limit (Peak Current [Notes 3 and 4]) $T_J = 25^\circ\text{C}$ $T_J = -40\text{ to }+125^\circ\text{C}$	I_{CL}	4.2 3.5	5.8 –	6.9 7.5	A
Output Leakage Current [Notes 6 and 7], $T_J = 25^\circ\text{C}$ Output = 0 V Output = -1.0 V	I_L	–	0.8 6.0	2.0 20	mA
Quiescent Current [Note 6] $T_J = 25^\circ\text{C}$ $T_J = -40\text{ to }+125^\circ\text{C}$	I_Q	–	5.0	9.0 11	mA
Standby Quiescent Current (ON/OFF Pin = 5.0 V ("off")) $T_J = 25^\circ\text{C}$ $T_J = -40\text{ to }+125^\circ\text{C}$	I_{stby}	–	80	200 400	μA
ON/OFF Pin Logic Input Level (Test Circuit Figure 15) $V_{out} = 0\text{ V}$ $T_J = 25^\circ\text{C}$ $T_J = -40\text{ to }+125^\circ\text{C}$ $V_{out} = \text{Nominal Output Voltage}$ $T_J = 25^\circ\text{C}$ $T_J = -40\text{ to }+125^\circ\text{C}$	V_{IH} V_{IL}	2.2 2.4	1.4 –	– 1.0 0.8	V
ON/OFF Pin Input Current (Test Circuit Figure 15) ON/OFF Pin = 5.0 V ("off"), $T_J = 25^\circ\text{C}$ ON/OFF Pin = 0 V ("on"), $T_J = 25^\circ\text{C}$	I_{IH} I_{IN}	–	15 0	30 5.0	μA

3. The oscillator frequency reduces to approximately 18 kHz in the event of an output short or an overload which causes the regulated output voltage to drop approximately 40% from the nominal output voltage. This self protection feature lowers the average dissipation of the IC by lowering the minimum duty cycle from 5% down to approximately 2%.

4. Output (Pin 2) sourcing current. No diode, inductor or capacitor connected to output pin.

5. Feedback (Pin 4) removed from output and connected to 0 V.

6. Feedback (Pin 4) removed from output and connected to +12 V for the Adjustable, 3.3 V, and 5.0V versions, and +25 V for the 12 V and 15 V versions, to force the output transistor "off".

7. $V_{in} = 40\text{ V}$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.0A, 15V, Step-Down Switching Regulator

LM2576

TYPICAL PERFORMANCE CHARACTERISTICS (Circuit of Figure 15)

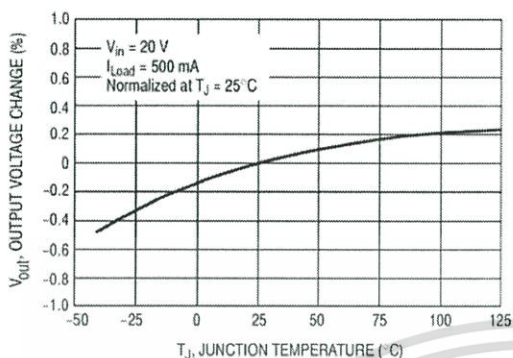


Figure 2. Normalized Output Voltage

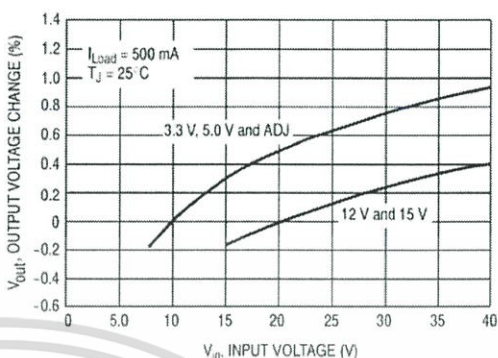


Figure 3. Line Regulation

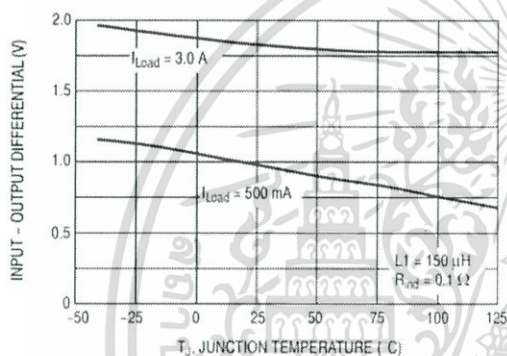


Figure 4. Dropout Voltage

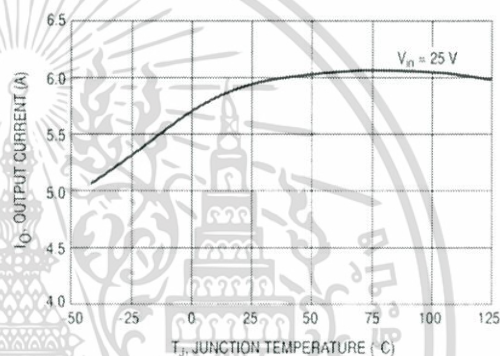


Figure 5. Current Limit

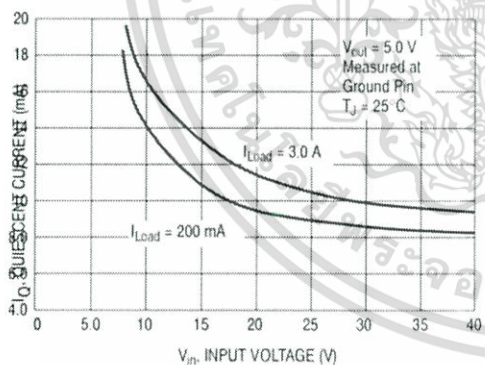


Figure 6. Quiescent Current

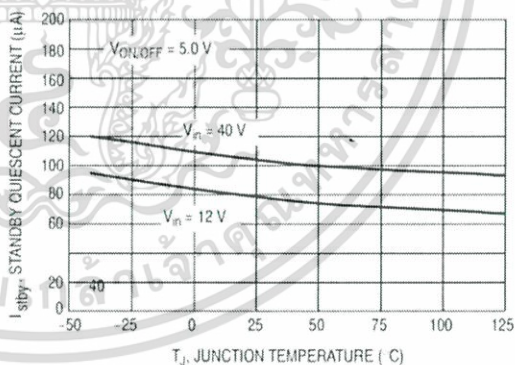


Figure 7. Standby Quiescent Current

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.0A, 15V, Step-Down Switching Regulator

LM2576

TYPICAL PERFORMANCE CHARACTERISTICS (Circuit of Figure 15)

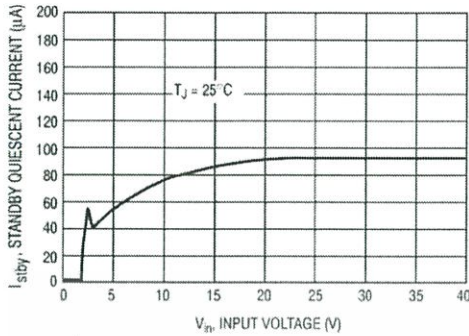


Figure 8. Standby Quiescent Current

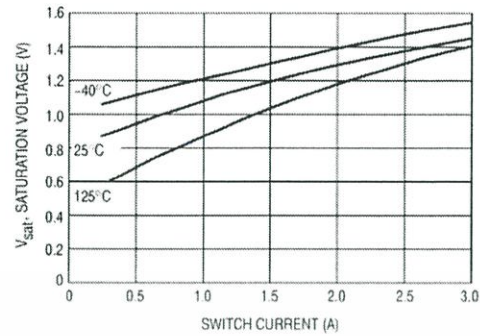


Figure 9. Switch Saturation Voltage

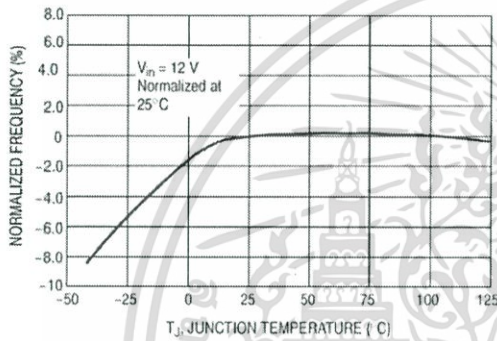


Figure 10. Oscillator Frequency

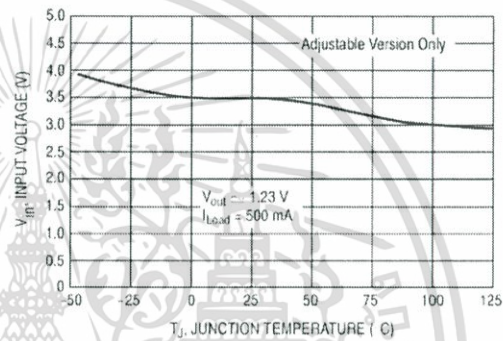


Figure 11. Minimum Operating Voltage

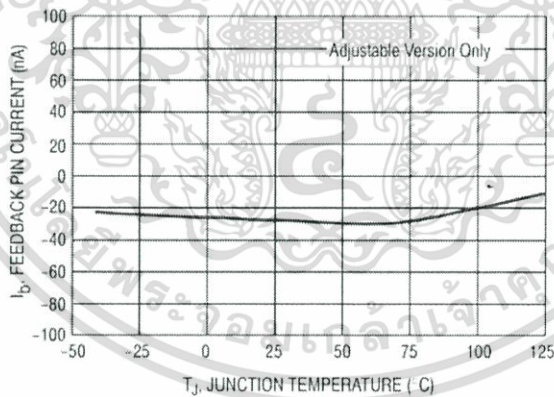


Figure 12. Feedback Pin Current

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

[TYPICAL PERFORMANCE CHARACTERISTICS]

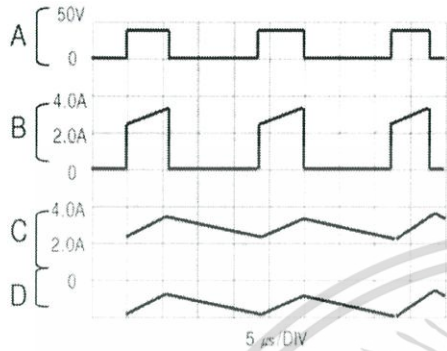


Figure 13. Switching Waveforms

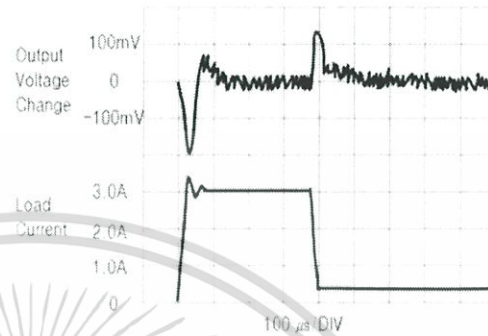
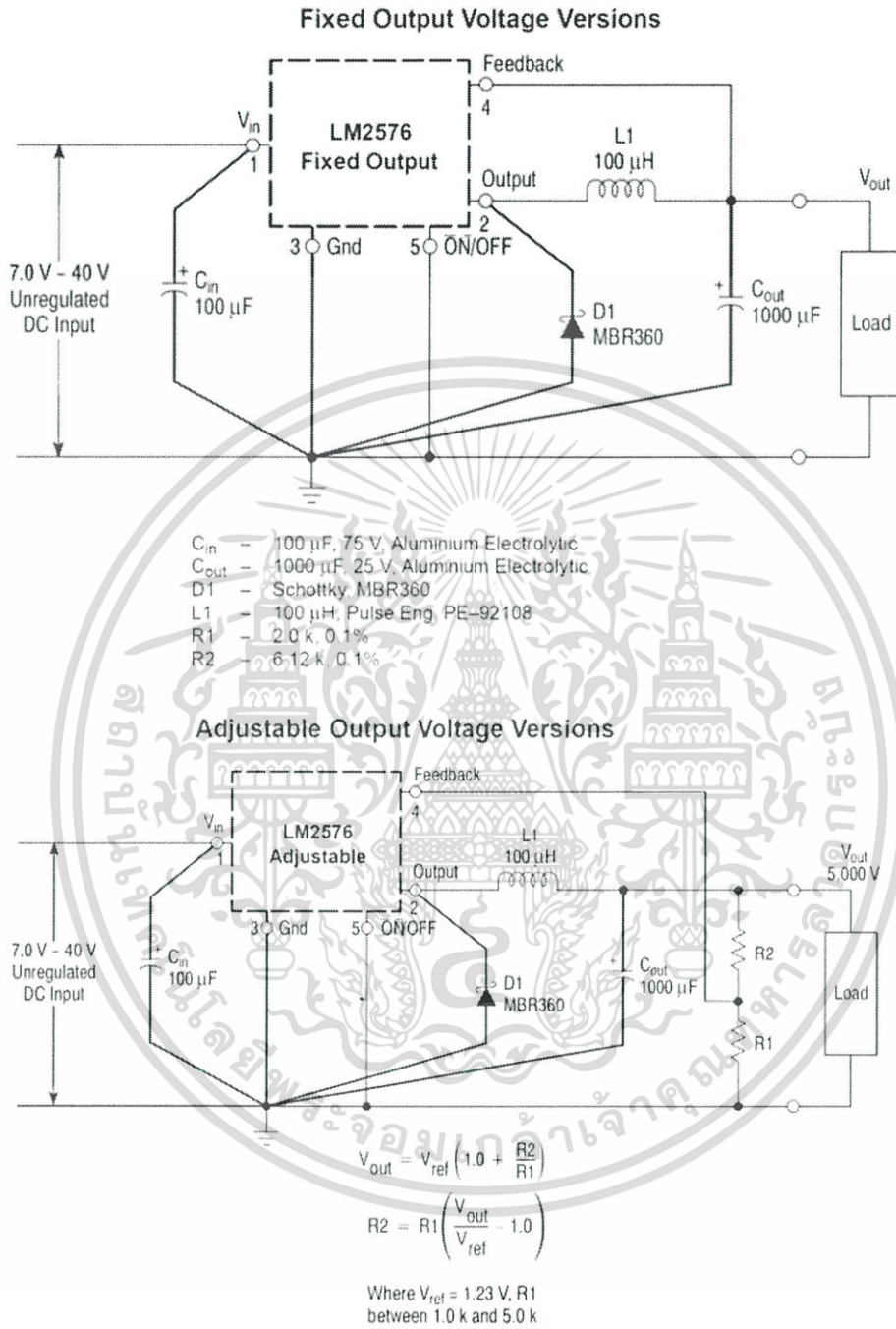


Figure 14. Load Transient Response

$V_{out} = 15V$
 A : Output Pin Voltage, 10V/DIV
 B : Inductor Current, 2.0A/DIV
 C : Inductor Current, 2.0A/DIV
 D : Output Ripple Voltage, 50mV/dDIV, AC-Coupled
 Horizontal Time Base : 5.0 μs /DIV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



< Figure 15. Typical Test Circuit >

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.0A, 15V, Step-Down Switching Regulator

LM2576

PIN FUNCTION DESCRIPTION

	Symbol	Description
1	V_{in}	This pin is the positive input supply for the LM2576 step-down switching regulator. In order to minimize voltage transients and to supply the switching currents needed by the regulator, a suitable input bypass capacitor must be present. (Cin in Figure 1).
2	Output	This is the emitter of the internal switch. The saturation voltage V_{sat} of this output switch is typically 1.5 V. It should be kept in mind that the PCB area connected to this pin should be kept to a minimum in order to minimize coupling to sensitive circuitry.
3	Gnd	Circuit ground pin. See the information about the printed circuit board layout.
4	Feedback	This pin senses regulated output voltage to complete the feedback loop. The signal is divided by the internal resistor divider network R2, R1 and applied to the non-inverting input of the internal error amplifier. In the Adjustable version of the LM2576 switching regulator this pin is the direct input of the error amplifier and the resistor network R2, R1 is connected externally to allow programming of the output voltage.
5	ON/OFF	It allows the switching regulator circuit to be shut down using logic level signals, thus dropping the total input supply current to approximately 80 mA. The threshold voltage is typically 1.4 V. Applying a voltage above this value (up to $+V_{in}$) shuts the regulator off. If the voltage applied to this pin is lower than 1.4V or if this pin is left open, the regulator will be in the "on" condition.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FEATURES

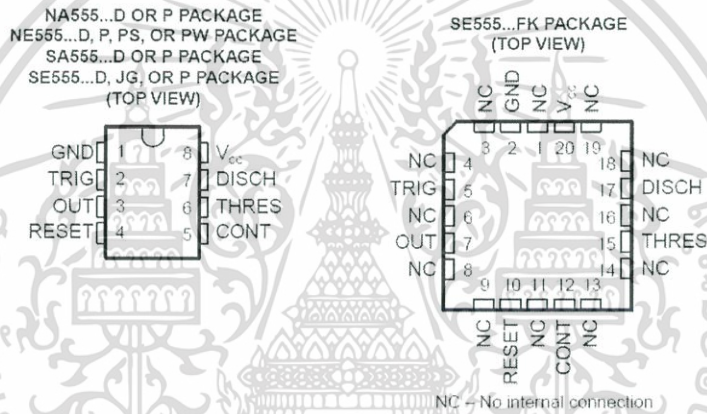
- Timing From Microseconds to Hours
- Adjustable Duty Cycle
- Astable or Monostable Operation
- TTL-Compatible Output Can Sink or Source up to 200 mA

DESCRIPTION/ORDERING INFORMATION

These devices are precision timing circuits capable of producing accurate time delays or oscillation. In the time-delay or monostable mode of operation, the timed interval is controlled by a single external resistor and capacitor network. In the astable mode of operation, the frequency and duty cycle can be controlled independently with two external resistors and a single external capacitor.

The threshold and trigger levels normally are two-thirds and one-third, respectively, of V_{CC} . These levels can be altered by use of the control-voltage terminal. When the trigger input falls below the trigger level, the flip-flop is set, and the output goes high. If the trigger input is above the trigger level and the threshold input is above the threshold level, the flip-flop is reset and the output is low. The reset (RESET) input can override all other inputs and can be used to initiate a new timing cycle. When RESET goes low, the flip-flop is reset, and the output goes low. When the output is low, a low-impedance path is provided between discharge (DISCH) and ground.

The output circuit is capable of sinking or sourcing current up to 200 mA. Operation is specified for supplies of 5 V to 15 V. With a 5-V supply, output levels are compatible with TTL inputs.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NA555, NE555, SA555, SE555
PRECISION TIMERS

SLFS022F—SEPTEMBER 1973—REVISED JUNE 2006



ORDERING INFORMATION

T_A	$V_{THRES\ MAX}$ $V_{CC} = 15\ V$	PACKAGE ⁽¹⁾		ORDERABLE PART NUMBER	TOP-SIDE MARKING
0°C to 70°C	11.2 V	PDIP – P	Tube of 50	NE555P	NE555P
		SOIC – D	Tube of 75	NE555D	NE555
			Reel of 2500	NE555DR	
		SOP – PS	Reel of 2000	NE555PSR	N555
–40°C to 85°C	11.2 V	TSSOP – PW	Tube of 150	NE555PW	N555
			Reel of 2000	NE555PWR	
		PDIP – P	Tube of 50	SA555P	SA555P
		SOIC – D	Tube of 75	SA555D	SA555
–40°C to 105°C	11.2 V		Reel of 2000	SA555DR	
		PDIP – P	Tube of 50	NA555P	NA555P
		SOIC – D	Tube of 75	NA555D	NA555
			Reel of 2000	NA555DR	
–55°C to 125°C	10.6	PDIP – P	Tube of 50	SE555P	SE555P
		SOIC – D	Tube of 75	SE555D	SE555D
			Reel of 2500	SE555DR	
		CDIP – JG	Tube of 50	SE555JG	SE555JG
		LCCC – FK	Tube of 55	SE555FK	SE555FK

FUNCTION TABLE

RESET	TRIGGER VOLTAGE ⁽¹⁾	THRESHOLD VOLTAGE ⁽¹⁾	OUTPUT	DISCHARGE SWITCH
Low	Irrelevant	Irrelevant	Low	On
High	$< 1/3 V_{DD}$	Irrelevant	High	Off
High	$> 1/3 V_{DD}$	$> 2/3 V_{DD}$	Low	On
High	$\geq 1/3 V_{DD}$	$< 2/3 V_{DD}$	As previously established	

(1) Voltage levels shown are nominal.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54HC74, SN74HC74 DUAL D-TYPE POSITIVE-EDGE-TRIGGERED FLIP-FLOPS WITH CLEAR AND PRESET

SCL5094D – DECEMBER 1982 – REVISED JULY 2003

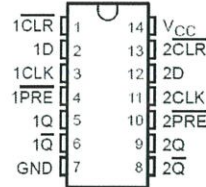
- Wide Operating Voltage Range of 2 V to 6 V
- Outputs Can Drive Up To 10 LSTTL Loads
- Low Power Consumption, 40- μ A Max I_{CC}
- Typical $t_{pd} = 15$ ns
- ± 4 -mA Output Drive at 5 V
- Low Input Current of 1 μ A Max

description/ordering information

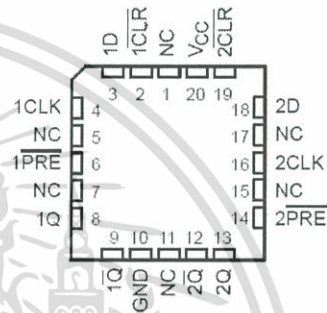
The 'HC74 devices contain two independent D-type positive-edge-triggered flip-flops. A low

level at the preset (\overline{PRE}) or clear (\overline{CLR}) inputs sets or resets the outputs, regardless of the levels of the other inputs. When \overline{PRE} and \overline{CLR} are inactive (high), data at the data (D) input meeting the setup time requirements are transferred to the outputs on the positive-going edge of the clock (CLK) pulse. Clock triggering occurs at a voltage level and is not directly related to the rise time of CLK. Following the hold-time interval, data at the D input can be changed without affecting the levels at the outputs.

SN54HC74 . . . J OR W PACKAGE
SN74HC74 . . . D, DB, N, NS, OR PW PACKAGE
(TOP VIEW)



SN54HC74 . . . FK PACKAGE
(TOP VIEW)



NC – No internal connection

ORDERING INFORMATION

T _A	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
–40°C to 85°C	PDIP – N	Tube of 25	SN74HC74N	SN74HC74N
		Tube of 50	SN74HC74D	HC74
	SOIC – D	Reel of 2500	SN74HC74DR	
		Reel of 250	SN74HC74DT	
	SOP – NS	Reel of 2000	SN74HC74NSR	HC74
	SSOP – DB	Reel of 2000	SN74HC74DBR	HC74
	TSSOP – PW	Tube of 90	SN74HC74PW	HC74
Reel of 2000		SN74HC74PWR		
Reel of 250		SN74HC74PWT		
–55°C to 125°C	CDIP – J	Tube of 25	SNJ54HC74J	SNJ54HC74J
	CFP – W	Tube of 150	SNJ54HC74W	SNJ54HC74W
	LCCC – FK	Tube of 55	SNJ54HC74FK	SNJ54HC74FK

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54HC74, SN74HC74
DUAL D-TYPE POSITIVE-EDGE-TRIGGERED FLIP-FLOPS
WITH CLEAR AND PRESET

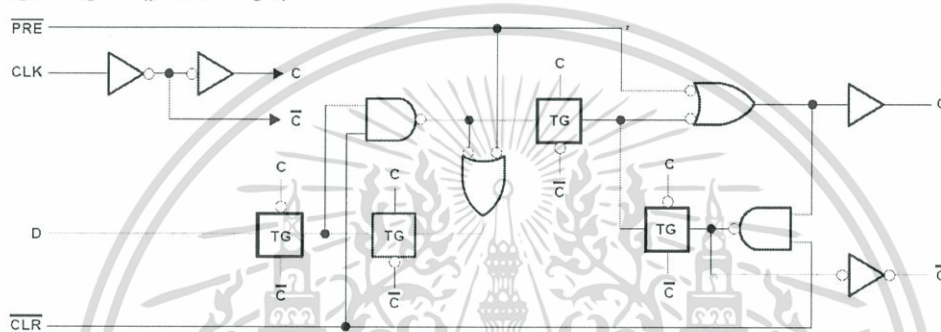
SCLS094D – DECEMBER 1982 – REVISED JULY 2003

FUNCTION TABLE

INPUTS				OUTPUTS	
PRE	CLR	CLK	D	Q	\bar{Q}
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H [†]	H [†]
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q ₀	\bar{Q} ₀

[†] This configuration is nonstable, that is, it does not persist when PRE or CLR returns to its inactive (high) level.

logic diagram (positive logic)



absolute maximum ratings over operating free-air temperature range (unless otherwise noted)[‡]

Supply voltage range, V_{CC}	-0.5 V to 7 V
Input clamp current, I_{IK} ($V_I < 0$ or $V_I > V_{CC}$) (see Note 1)	± 20 mA
Output clamp current, I_{OK} ($V_O < 0$ or $V_O > V_{CC}$) (see Note 1)	± 20 mA
Continuous output current, I_O ($V_O = 0$ to V_{CC})	± 25 mA
Continuous current through V_{CC} or GND	± 50 mA
Package thermal impedance, θ_{JA} (see Note 2):	
D package	86° C/W
DB package	96° C/W
N package	80° C/W
NS package	76° C/W
PW package	113° C/W
Storage temperature range, T_{stg}	-65° C to 150° C

[‡] Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

- NOTES: 1. The input and output voltage ratings may be exceeded if the input and output current ratings are observed.
 2. The package thermal impedance is calculated in accordance with JEDEC 51-7.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TLP250

Transistor Inverter
 Inverter For Air Conditioner
 IGBT Gate Drive
 Power MOS FET Gate Drive

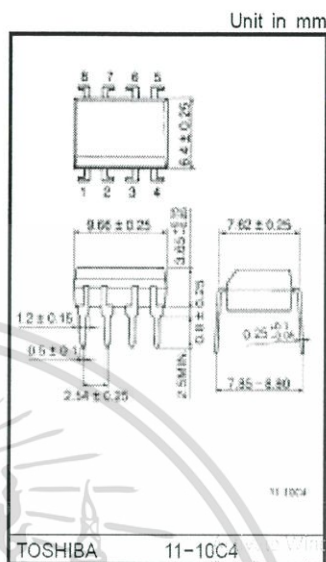
The TOSHIBA TLP250 consists of a GaAlAs light emitting diode and a integrated photodetector.
 This unit is 8-lead DIP package.
 TLP250 is suitable for gate driving circuit of IGBT or power MOS FET.

- Input threshold current: $I_F=5mA(max.)$
- Supply current (I_{CC}): $11mA(max.)$
- Supply voltage (V_{CC}): 10-35V
- Output current (I_O): $\pm 1.5A(max.)$
- Switching time (t_{pLH}/t_{pHL}): $1.5\mu s(max.)$
- Isolation voltage: 2500V_{rms}(min.)
- UL recognized: UL1577, file No.E67349
- Option (D4) type

VDE approved: DIN VDE0884-06.92.certificate No.76823
 Maximum operating insulation voltage: 630V_{PK}
 Highest permissible over voltage: 4000V_{PK}

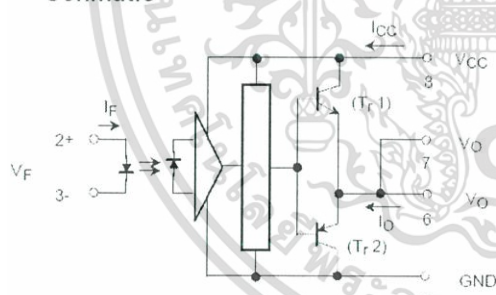
(Note) When a VDE0884 approved type is needed, please designate the "option (D4)"

- Creepage distance: 6.4mm(min.)
 Clearance: 6.4mm(min.)



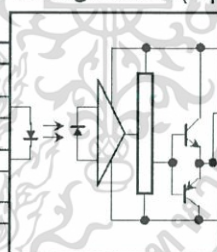
TOSHIBA 11-10C4
 Weight: 0.54 g

Schematic



A 0.1 μ F bypass capacitor must be connected between pin 8 and 5 (See Note 5)

Pin Configuration (top view)



- 1: N.C.
- 2: Anode
- 3: Cathode
- 4: N.C.
- 5: GND
- 6: V_O (Output)
- 7: V_O
- 8: V_{CC}

Truth Table

		Tr1	Tr2
Input LED	On	On	Off
	Off	Off	On

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Ta = 25°C)

Characteristic		Symbol	Rating	Unit	
LED	Forward current	I _F	20	mA	
	Forward current derating (Ta ≥ 70°C)	ΔI _F / ΔTa	-0.36	mA / °C	
	Peak transient forward current (Note 1)	I _{FPT}	1	A	
	Reverse voltage	V _R	5	V	
	Junction temperature	T _J	125	°C	
Detector	"H" peak output current (P _W ≤ 2.5μs, f ≤ 15kHz) (Note 2)	I _{OPH}	-1.5	A	
	"L" peak output current (P _W ≤ 2.5μs, f ≤ 15kHz) (Note 2)	I _{OPL}	+1.5	A	
	Output voltage	(Ta ≤ 70°C)	V _O	35	V
		(Ta = 85°C)		24	
	Supply voltage	(Ta ≤ 70°C)	V _{CC}	35	V
		(Ta = 85°C)		24	
	Output voltage derating (Ta ≥ 70°C)	ΔV _O / ΔTa	-0.73	V / °C	
	Supply voltage derating (Ta ≥ 70°C)	ΔV _{CC} / ΔTa	-0.73	V / °C	
	Junction temperature	T _J	125	°C	
	Operating frequency (Note 3)	f	25	kHz	
Operating temperature range	T _{opr}	-20~85	°C		
Storage temperature range	T _{stg}	-55~125	°C		
Lead soldering temperature (10 s) (Note 4)	T _{sol}	260	°C		
Isolation voltage (AC, 1 min., R.H. ≤ 60%) (Note 5)	BV _S	2500	V _{rms}		

Note 1: Pulse width P_W ≤ 1μs, 300pps

Note 2: Exponential waveform

Note 3: Exponential waveform, I_{OPH} ≤ -1.0A (≤ 2.5μs), I_{OPL} ≤ +1.0A (≤ 2.5μs)

Note 4: It is 2 mm or more from a lead root

Note 5: Device considered a two terminal device. Pins 1, 2, 3 and 4 shorted together, and pins 5, 6, 7 and 8 shorted together.

Note 6: A ceramic capacitor(0.1μF) should be connected from pin 8 to pin 5 to stabilize the operation of the high gain linear amplifier. Failure to provide the bypassing may impair the switching property. The total lead length between capacitor and coupler should not exceed 1cm.

Recommended Operating Conditions

Characteristic	Symbol	Min	Typ	Max.	Unit	
Input current, on (Note 7)	I _{F(ON)}	7	8	10	mA	
Input voltage, off	V _{F(OFF)}	0	—	0.8	V	
Supply voltage	V _{CC}	15	—	30	20	V
Peak output current	I _{OPH} /I _{OPL}	—	—	±0.5	A	
Operating temperature	T _{opr}	-20	25	70	85	°C

Note 7: Input signal rise time (fall time) < 0.5 μs.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ข.
บทความทางวิชาการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การประยุกต์ใช้คอนเวอร์เตอร์หนึ่งเฟสสำหรับการทดสอบการตรวจจับการเกิดดิซชาร์จบางส่วนในหม้อแปลง

Application of a single phase converter for partial discharge detection tests of transformer

วณิชชา ศรีภูวง อิทินพ พันธุ์เยี่ยม และ สุกฤต คัมแปง

ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เลขที่ 1 ถนนลาดกระบัง แขวงลาดกระบัง เขตลาดกระบัง กรุงเทพมหานคร 10520 โทร 02-329-8331

บทคัดย่อ

บทความฉบับนี้นำเสนอการออกแบบและประกอบสร้างเครื่องแปลงความถี่โดยใช้วงจรอินเวอร์เตอร์หลายระดับชนิดคาสเคด ซึ่งมีไอจีบีทีเป็นอุปกรณ์สวิตช์ในวงจรกำลังและควบคุมลำดับการตัดต่อวงจรโดยวงจรสร้างพัลส์ที่เหลื่อมและวงจรดีฟลิปฟล็อป ในการออกแบบเริ่มต้นด้วยการจำลองวงจรด้วยโปรแกรม ORCAD เพื่อศึกษาก่อนประกอบสร้างจริง ซึ่งเครื่องแปลงความถี่สามารถปรับความถี่ได้ตั้งแต่ 25 เฮิร์ตซ์ ถึง 400 เฮิร์ตซ์ ในการประยุกต์ใช้เครื่องแปลงความถี่เป็นแหล่งจ่ายสำหรับวงจรตรวจจับการเกิดดิซชาร์จในหม้อแปลงทดสอบการใช้เครื่องกำเนิดไฟฟ้ากำหนดความถี่ใช้งานที่ 200 เฮิร์ตซ์ เพื่อให้สัญญาณรบกวนในการทดสอบการตรวจจับการเกิดดิซชาร์จบางส่วนมีค่าต่ำและสามารถทดสอบได้ตามมาตรฐาน จำเป็นต้องต่อตัวกรองความถี่สูงเข้ากับระบบ ซึ่งจากการทดสอบสัญญาณรบกวนเมื่อไม่ต่อตัวกรองความถี่สูงจะมีค่าสัญญาณรบกวน 374.1 พิโคคูลอมบ์ ซึ่งจะไม่สามารถนำมาทำการทดสอบการตรวจจับการเกิดดิซชาร์จบางส่วนได้ เมื่อต่อตัวกรองความถี่สูงพบว่าค่าสัญญาณรบกวนลดลงเหลือ 0.716 พิโคคูลอมบ์ ซึ่งจะสามารถทำการทดสอบการตรวจจับการเกิดดิซชาร์จบางส่วนได้ตามมาตรฐาน IEC 61869

คำสำคัญ: อินเวอร์เตอร์หลายระดับชนิดคาสเคด, ดิซชาร์จบางส่วน

ABSTRACT

This project presents a design and construction of a multilevel frequency converter by using multilevel cascade inverter circuit. IGBTs are employed as switch devices in the power circuit and controlled by a rectangular pulse generator and the D-flipflop circuit. The ORCAD program is used for this simulation in the design process. The multilevel frequency converter can adjust frequency from 25 Hz to 400 Hz. In application of the developed converter for the partial discharge (PD) detection of transformers, the converter with the frequency of 200 Hz is employed instead of a generator. For noise reduction in the PD detection circuit, it is necessary to connect a low pass filter to the test circuit. From the experimental results without the filter, background noise level is 374.1 pC, therefore it cannot be used

for a partial discharge detection. Therefore, it is necessary to reduce the noise by connecting the frequency filter. It was found that noise was reduced to 0.716 pC, that it could be used for partial discharge detection in accordance with IEC 61869.

Keyword: Cascaded Multilevel Inverter, Partial Discharge

1. ที่มาและความสำคัญของปัญหา

ในระบบไฟฟ้าการส่งจ่ายกำลังไฟฟ้านั้นจะต้องทำการเพิ่มแรงดันเพื่อทำการส่งกำลังไฟฟ้าในระยะไกลและทำการลดแรงดันลงก่อนจะถึงผู้ใช้ไฟฟ้า โดยจะใช้หม้อแปลงไฟฟ้าเป็นอุปกรณ์ที่ทำหน้าที่ในการเพิ่มหรือลดแรงดันไฟฟ้า ในการใช้งานหม้อแปลงไฟฟ้านั้นนอกจากจะได้รับความเครียดสนามไฟฟ้าจากแรงดันใช้งานแล้ว ยังมีโอกาสจะได้รับความเสียหายจากการทำงานของสวิตช์และแรงดันเกินจากการเกิดฟ้าผ่าอีกด้วย ดังนั้นการผลิตหม้อแปลงไฟฟ้าจึงต้องทำการทดสอบหม้อแปลงไฟฟ้า โดยการทดสอบทางไฟฟ้าที่สำคัญคือ การทดสอบแรงดันเกินเหนี่ยวนำ การทดสอบความคงทนต่อแรงดันอิมพัลส์ และการตรวจจับการเกิดดิซชาร์จบางส่วน

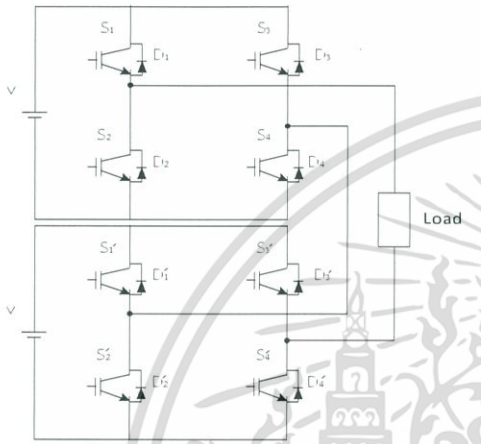
สำหรับการทดสอบการตรวจจับการเกิดดิซชาร์จบางส่วนในหม้อแปลงไฟฟ้าเมื่อทำการเพิ่มแรงดันเกินค่าปกติของหม้อแปลงจะทำให้หม้อแปลงเกิดการอิมพัลส์ ดังนั้นจึงต้องทดสอบหม้อแปลงไฟฟ้าที่แรงดันไฟฟ้าความถี่ตามมาตรฐาน IEC 61869-1 ที่ความถี่ 200 เฮิร์ตซ์ นิยมใช้เครื่องกำเนิดไฟฟ้าเป็นแหล่งจ่ายกำลังไฟฟ้าที่มีแรงดันไฟฟ้าความถี่ 200 เฮิร์ตซ์ ตามมาตรฐาน ซึ่งการใช้เครื่องกำเนิดไฟฟ้าเป็นแหล่งจ่ายกำลังไฟฟ้านั้นจะต้องมีการออกแบบเฉพาะทำให้มีราคาสูง อีกทั้งตัวเครื่องกำเนิดไฟฟ้าเองยังมีน้ำหนักมาก ใช้พื้นที่มาก ต้องการการบำรุงรักษาสูง ดังนั้นจึงมีแนวคิดที่จะศึกษาและวิเคราะห์การใช้แหล่งจ่ายจากวงจรอิเล็กทรอนิกส์ โดยจะทำการศึกษาและประกอบสร้างตัวแปลงความถี่ที่จะสามารถทดสอบการตรวจจับการเกิดดิซชาร์จบางส่วนในหม้อแปลงไฟฟ้าได้ ที่สามารถใช้งานทดแทนเครื่องกำเนิดไฟฟ้าได้โดยที่มีน้ำหนักน้อย ใช้พื้นที่น้อย และราคาถูกกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

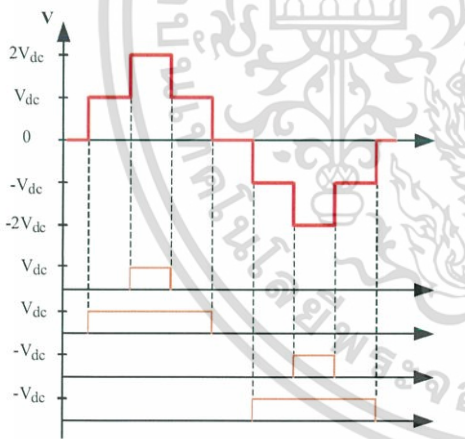
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. อินเวอร์เตอร์หลายระดับชนิดคาสเคด

ในการทำงานของอินเวอร์เตอร์หลายระดับชนิดคาสเคดนี้จะแตกต่างกับชนิดไดโอดแคลมป์และชนิดฟลายอิงคาปาซิเตอร์ โดยในการสร้างแรงดันหลายระดับ ซึ่งแหล่งจ่ายกระแสตรงจะแยกจ่ายให้แก่ละโมดูล ในแต่ละโมดูลจะเป็นวงจรฟูลบริดจ์โดยสองโมดูลจะสร้างแรงดันได้ 5 ระดับ (2n+1) เนื่องจากแหล่งจ่ายแรงดันกระแสตรงที่แยกจากกันจึงเหมาะสำหรับใช้งานกับพลังงานทดแทน ดังแสดงในรูปที่ 1



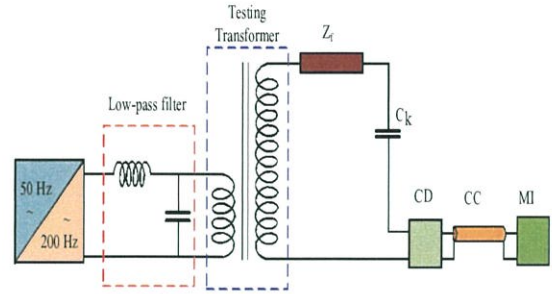
รูปที่ 1 อินเวอร์เตอร์หลายระดับชนิดคาสเคด



รูปที่ 2 รูปคลื่นของอินเวอร์เตอร์หลายระดับชนิดคาสเคด

3. การทดสอบดิซาร์จบางส่วน

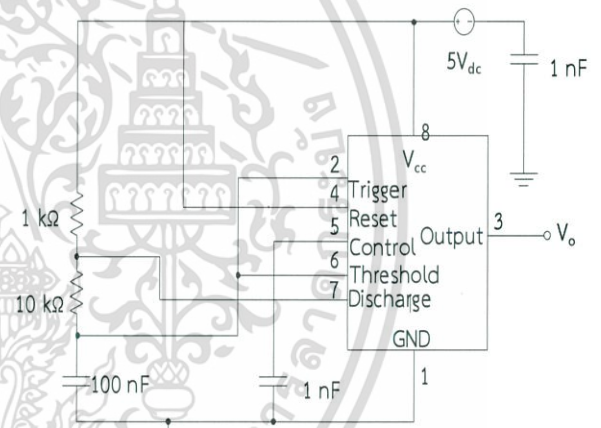
การทดสอบดิซาร์จบางส่วนสำหรับหม้อแปลงเครื่องวัดแรงดันตามมาตรฐาน IEC 60270 แรงดันที่ใช้ทำการทดสอบจะไม่สามารถสร้างได้จากแรงดันความถี่ปกติ 50 เฮิร์ตซ์ เนื่องจากแกนเหล็กจะเกิดการอิ่มตัว ทำให้ไม่สามารถเพิ่มแรงดัน ไฟฟ้าต่อได้จึงต้องทำการเพิ่มความถี่ของแรงดันทดสอบ ซึ่งโดยทั่วไปมาตรฐานกำหนดให้เพิ่มอย่างน้อย 2 เท่าของความถี่ใช้งาน



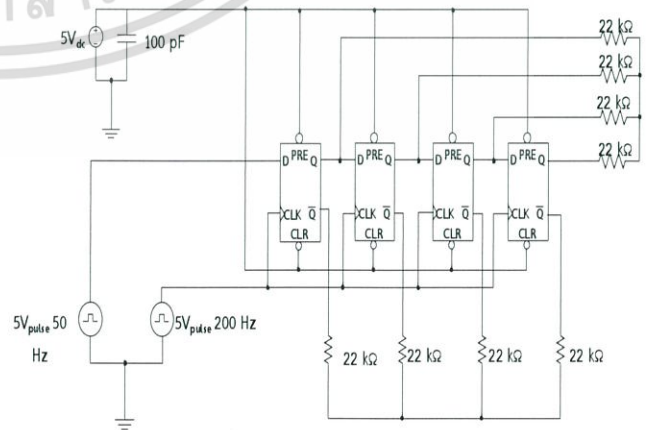
รูปที่ 3 วงจรทดสอบดิซาร์จบางส่วน

4. การออกแบบและประกอบสร้าง

การออกแบบเครื่องแปลงความถี่จะประกอบด้วย 2 ส่วน คือ ส่วนของวงจรกำลัง และส่วนของวงจรควบคุม ซึ่งในส่วนของวงจรกำลังคืออินเวอร์เตอร์หลายระดับชนิดคาสเคด และในส่วนของวงจรควบคุมจะประกอบไปด้วย วงจรสร้างพัลส์ และวงจรดีฟลิปฟล็อปซึ่งจะทำการสร้างสัญญาณเพื่อควบคุมลำดับการสวิทช์ของไอจีบีทีในวงจรกำลัง

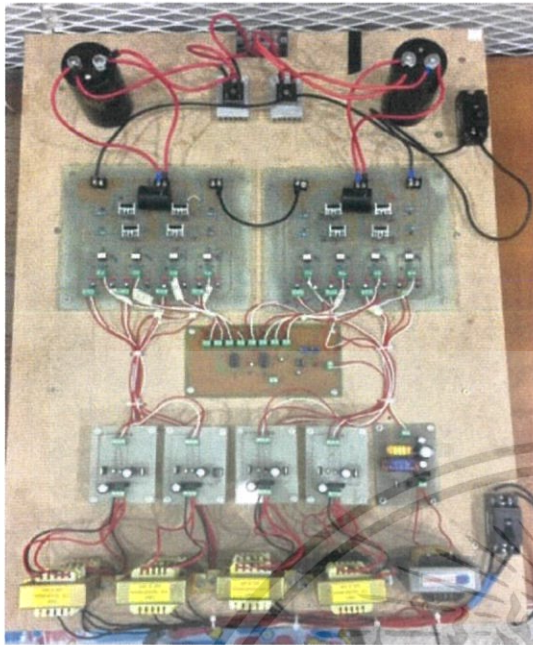


รูปที่ 4 วงจรสร้างพัลส์



รูปที่ 5 วงจรดี-ฟลิปฟล็อป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



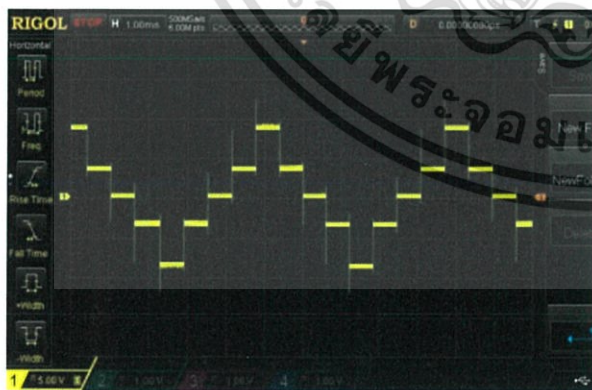
รูปที่ 6 เครื่องแปลงความถี่

5. การทดสอบและผลการทดสอบ

เครื่องแปลงความถี่จะทำการทดสอบแบบไม่มีการต่อภาระทางไฟฟ้า นอกจากนี้ยังมีการทดสอบกับวงจรตรวจสอบการเกิดดิซชาร์จบางส่วนเพื่อดูสัญญาณรบกวนเพื่อนำมาวิเคราะห์ว่าจะสามารถนำมาใช้ในการทดสอบการตรวจจับการเกิดดิซชาร์จบางส่วนได้หรือไม่

5.1 ทดสอบวงจรอินเวอร์เตอร์หลายระดับชนิดคาสเคดโดยจะทำการทดสอบแบบไม่มีการต่อภาระทางไฟฟ้า

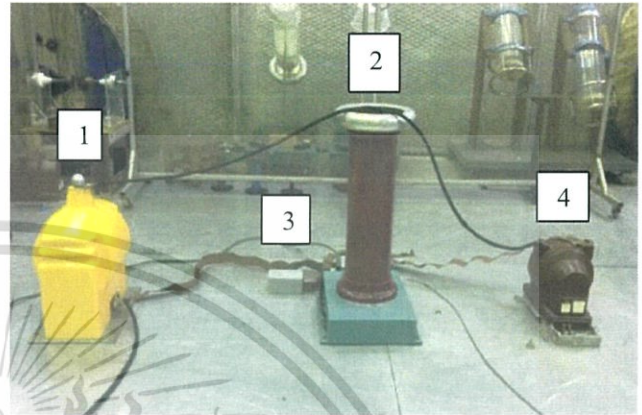
เพื่อทำการทดสอบการทำงานของเครื่องแปลงความถี่ในกรณีที่ไม่มีภาระทางไฟฟ้า เพื่อตรวจสอบค่าและรูปคลื่นแรงดันไฟฟ้าขาออก



รูปที่ 7 รูปคลื่นแรงดันขาออกของวงจรอินเวอร์เตอร์หลายระดับชนิดคาสเคดเมื่อไม่มีการต่อภาระทางไฟฟ้า

5.2 การตรวจสอบสัญญาณรบกวน

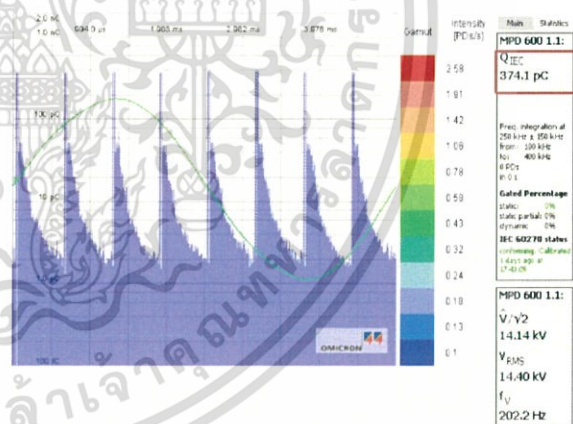
เพื่อตรวจสอบสัญญาณรบกวนเมื่อใช้เครื่องแปลงความถี่เป็นแหล่งจ่ายให้แก่วงจรทดสอบการตรวจจับการเกิดดิซชาร์จบางส่วน โดยจ่ายแรงดันด้านแรงสูง 14.4 kV



รูปที่ 8 การติดตั้งวงจรทดสอบการตรวจจับการเกิดดิซชาร์จบางส่วน

- 1. หม้อแปลงทดสอบ 2. คัปปลิ่งคาปาซิเตอร์
- 3. อุปกรณ์คัปปลิ่ง 4. หม้อแปลงเครื่องมือวัดแรงดัน

5.2.1 การตรวจสอบสัญญาณรบกวนในกรณีที่ไม่ได้ต่อตัวกรองความถี่สูง

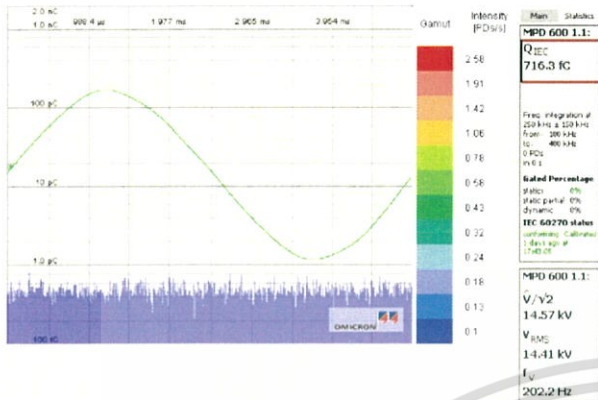


รูปที่ 9 สัญญาณรบกวนกรณีที่ไม่ได้ต่อตัวกรองความถี่สูง

จากการตรวจสอบสัญญาณรบกวนในกรณีที่ไม่ได้ต่อตัวกรองความถี่สูง พบว่ามีค่าสัญญาณรบกวน 374.1 พิโคคูลอมบ์ ดังแสดงในรูปที่ 9 ซึ่งจะไม่สามารถนำมาทำการทดสอบการตรวจจับการเกิดดิซชาร์จบางส่วนได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.2 การตรวจสอบสัญญาณรบกวนในกรณีที่ต้องวัดความถี่สูง

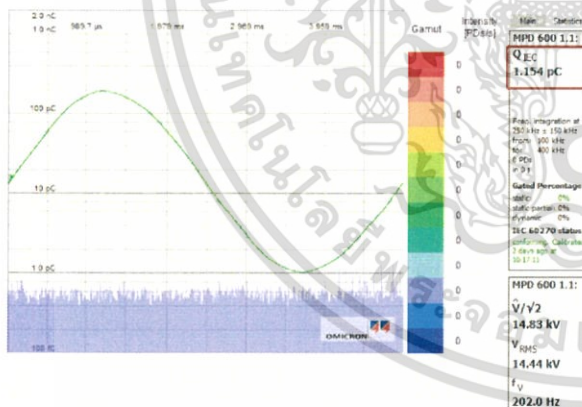


รูปที่ 10 สัญญาณรบกวนกรณีที่ต้องวัดความถี่สูง

จากการตรวจสอบสัญญาณรบกวนในกรณีที่ต้องวัดความถี่สูง พบว่า เมื่อทำการติดตั้งตัวกรองความถี่สูงจะทำให้สัญญาณรบกวนลดเหลือ 0.716 พิโคคูลอมบ์ ซึ่งจะสามารถนำไปใช้ในการทดสอบการตรวจจําการเกิดดิซาร์จบางส่วนได้

5.3 การทดสอบการตรวจจําการเกิดดิซาร์จบางส่วน

เพื่อตรวจสอบการเกิดดิซาร์จบางส่วนในหม้อแปลงเมื่อใช้เครื่องแปลงความถี่เป็นแหล่งจ่ายให้แก่วงจรทดสอบการตรวจจําการเกิดดิซาร์จบางส่วน



รูปที่ 11 สัญญาณรบกวนจากเครื่องแปลงความถี่

จากการทดสอบตรวจสอบการเกิดดิซาร์จบางส่วนในหม้อแปลงเมื่อใช้เครื่องแปลงความถี่เป็นแหล่งจ่ายให้แก่วงจรทดสอบการตรวจจําการเกิดดิซาร์จบางส่วน พบว่า มีค่าสัญญาณรบกวน 1.154 พิโคคูลอมบ์ ซึ่งเป็นค่าที่ยอมรับได้ในมาตรฐาน IEC Standard 61869

6. สรุป

เครื่องแปลงความถี่ออกแบบโดยใช้วงจรอินเวอร์เตอร์หลายระดับชนิดคาสเคด ซึ่งมีไอจีบีทีเป็นอุปกรณ์ตัวขับในวงจรกำลังและควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลำดับการสวิตซ์ซึ่งโดยวงจรสร้างพัลส์และวงจรดี-ฟลิปฟล็อป โดยจะใช้งานที่ความถี่ 200 เฮิร์ตซ์ ซึ่งหลังจากที่ได้ประกอบสร้างเครื่องแปลงความถี่ขึ้นแล้วนำไปทดสอบนั้นยังไม่สามารถทำการทดสอบได้ทันที เนื่องจากมีสัญญาณรบกวนมากเกินไปจึงต้องทำการติดตั้งตัวกรองความถี่ต่ำเพิ่ม ซึ่งประกอบด้วย ตัวเก็บประจุขนาด 4.4 ไมโครฟารัด และ หม้อแปลงแยกขดหนึ่งตัว จึงจะสามารถทำการทดสอบได้ตามมาตรฐาน

7. กิตติกรรมประกาศ

การทำปฏิญานิพนธ์เรื่องการประยุกต์ใช้คอนเวอร์เตอร์สำหรับการทดสอบการตรวจจําการเกิดดิซาร์จบางส่วนในหม้อแปลงฉบับนี้ ได้รับความเมตตาเป็นอย่างสูงจาก ผศ.ดร.พีรฤติ ยุทธโกวิท และ ผศ.วรศักดิ์ ลิ้มเจริญ ที่ได้ให้ความรู้ คำปรึกษา แนวคิด ทฤษฎี รวมทั้งแนวทางการปฏิบัติงานและข้อเสนอแนะในการปรับปรุงแก้ไข ข้อบกพร่องต่างๆ ที่เกิดขึ้นในระหว่างการบริหาร การแก้ไข ปัญหาในเฉพาะทาง และความปลอดภัยในการปฏิบัติการ รวมถึงช่วยตรวจสอบความถูกต้องของปฏิญานิพนธ์เพื่อนำไปปรับปรุงแก้ไข ทำให้ปฏิญานิพนธ์ฉบับนี้มีความสำเร็จลุล่วงไปได้ด้วยดี

ขอขอบคุณห้องปฏิบัติการวิศวกรรมไฟฟ้าแรงสูง (High Voltage Engineering Laboratory) สำหรับการช่วยเหลือในด้านอุปกรณ์และสถานที่ในการปฏิบัติการ รวมถึงพี่ๆ ในห้องปฏิบัติการวิศวกรรมไฟฟ้าแรงสูงทุกท่าน ที่คอยให้คำแนะนำ ช่วยเหลือมาโดยตลอด จนทำให้ปฏิญานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ด้วยดี

8. เอกสารอ้างอิง

- [1] ตำราวย สังข์สะอาด, วิศวกรรมไฟฟ้าแรงสูง, กรุงเทพฯ, 2549
- [2] S.Shalini, "Voltage Balancing in Diode Clamped Multilevel Inverter Using Sinusoidal PWM," **International Journal of Engineering Trends and Technology (IJETT)**, Vol.6, No.2, Dec. 2013, pp.97-103
- [3] Mohammadreza Derakhshanfar, **Analysis of different topologies of multilevel inverters**, Göteborg, Sweden, 2010
- [4] IEC Standard 61869: "Standard for Instrument Transformers : General requirements," 2007-10.

ประวัติผู้เขียน



ชื่อ-นามสกุล นายวิชชา ศรีทอง
 วัน เดือน ปีเกิด 18 กันยายน 2537
 ที่อยู่ 42 หมู่ 4 ตำบลสาหร่าย อำเภอชุมพวง
 จังหวัดนครราชสีมา 30270

ประวัติการศึกษา

ปีการศึกษา 2555 สำเร็จการศึกษาระดับมัธยมศึกษาตอนปลาย จากโรงเรียนสาหร่ายวิทยาคม

ปีการศึกษา 2559 สำเร็จการศึกษาระดับปริญญาตรี ภาควิชาวิศวกรรมไฟฟ้า

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ฝึกงานภาคฤดูร้อน การไฟฟ้าฝ่ายผลิตแห่งประเทศไทย โรงไฟฟ้าวังน้อย

ระหว่างวันที่ 1 มิถุนายน ถึง 29 กรกฎาคม 2559



ชื่อ-นามสกุล นายอิทธิพนธ์ พันธุ์เอี่ยม
 วัน เดือน ปีเกิด 6 สิงหาคม 2537
 ที่อยู่ 44 ซอยพงศ์สวัสดิ์ 5 ถนนสนามบินน้ำ ตำบลท่าทราย
 อำเภอเมือง จังหวัดนนทบุรี 11000

ประวัติการศึกษา

ปีการศึกษา 2555 สำเร็จการศึกษาระดับมัธยมศึกษาตอนปลาย จากโรงเรียนสวนกุหลาบวิทยาลัย
 นนทบุรี

ปีการศึกษา 2559 สำเร็จการศึกษาระดับปริญญาตรี ภาควิชาวิศวกรรมไฟฟ้า

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ฝึกงานภาคฤดูร้อน การไฟฟ้าฝ่ายผลิตแห่งประเทศไทย โรงไฟฟ้าวังน้อย

ระหว่างวันที่ 1 มิถุนายน ถึง 29 กรกฎาคม 2559

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ชื่อ-นามสกุล นายศุภกฤต คำแปง

วัน เดือน ปีเกิด 19 กันยายน 2537

ที่อยู่ 76 หมู่ 4 ตำบลหนองแดง อำเภอแม่จริม
จังหวัดน่าน 55170

ประวัติการศึกษา

ปีการศึกษา 2555 สำเร็จการศึกษาระดับมัธยมศึกษาตอนปลาย จากโรงเรียนสตรีศรีน่าน

ปีการศึกษา 2559 สำเร็จการศึกษาระดับปริญญาตรี ภาควิชาวิศวกรรมไฟฟ้า
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ฝึกงานภาคฤดูร้อน บริษัท บิวคอน จำกัด

ระหว่างวันที่ 1 มิถุนายน ถึง 29 กรกฎาคม 2559



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้