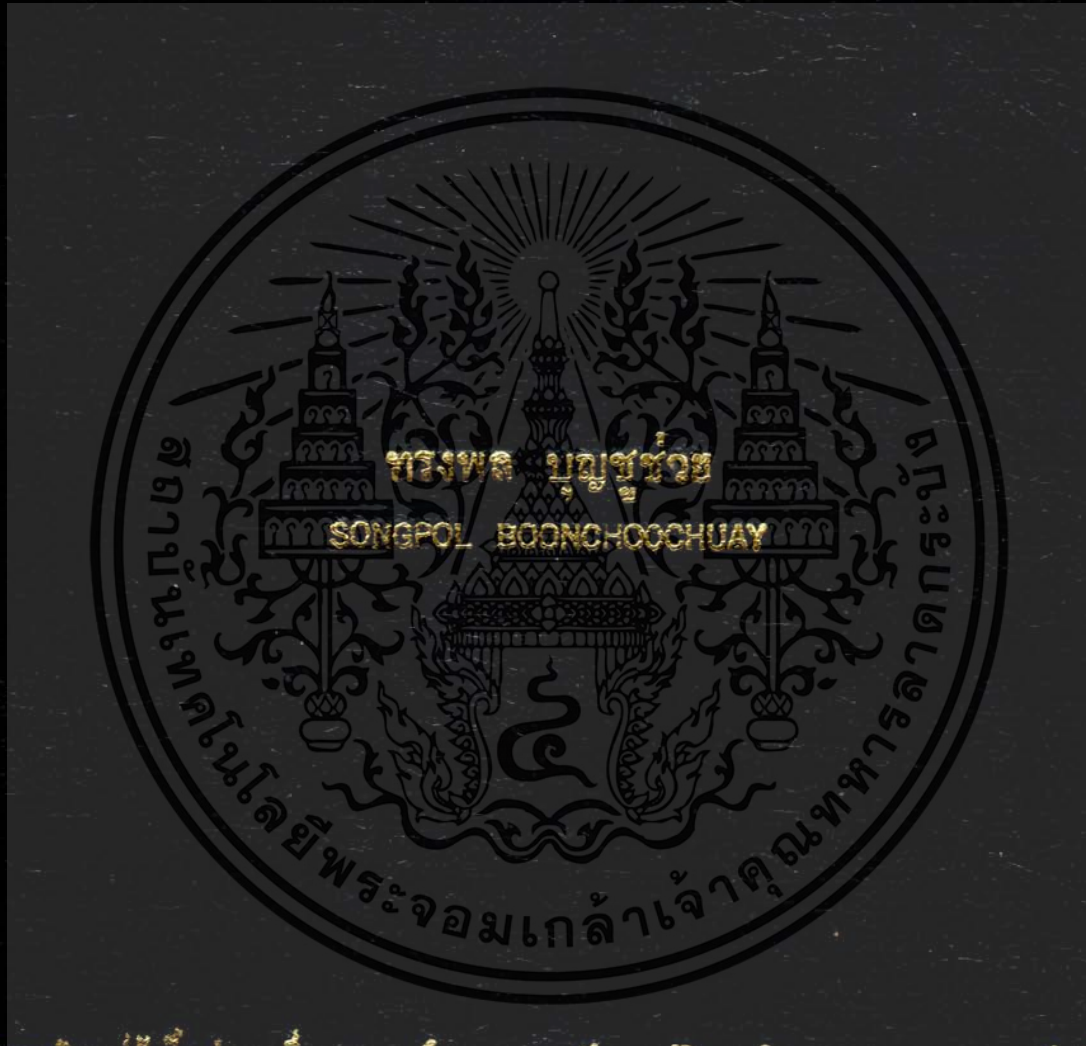


วงจรเปรียบเทียบกระแสซิมอสโดยใช้นวกรงค์ต่ำประสิทธิภาพสูง

HIGH PERFORMANCE CMOS CURRENT COMPARATOR
WITH LOW VOLTAGE SUPPLY



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

ISBN 974-324-186-8

วงจรเปรียบเทียบกระแสซิมอสโดยใช้แรงดันต่ำประสิทธิภาพสูง

HIGH PERFORMANCE CMOS CURRENT COMPARATOR
WITH LOW VOLTAGE SUPPLY



เลขหม.....
เลขทะเบียน 45888
วัน, เดือน, ปี 19 ก.พ. 2546

b.....
i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

ISBN 9 74-324-186-8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านธุรกิจ
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**HIGH PERFORMANCE CMOS CURRENT COMPARATOR
WITH LOW VOLTAGE SUPPLY**



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2003

ISBN 974-324-186-8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2003

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	วงจรเปรียบเทียบกระแสซิมอส โดยใช้แรงดันต่ำประสิทธิภาพสูง
นักศึกษา	นายทรงพล บุญชูช่วย
รหัสประจำตัว	42061175
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2546
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ. สมยศ จุณณะปิยะ

บทคัดย่อ

บทความนี้นำเสนอ ประสิทธิภาพวงจรเปรียบเทียบกระแสซิมอสโดยใช้แรงดันต่ำ ซึ่งการทำงานของวงจรสามารถให้ผลการตอบสนองในการทำงานได้ดีโดยป้อนค่าของกระแสที่ $\pm 1 \mu\text{A}$ และวงจรยังประกอบไปด้วยอุปกรณ์จำนวนน้อย ใช้พื้นที่ในการออกแบบมีขนาดเล็ก อีกทั้งวงจรสามารถทำงานได้ดีที่แรงดันไฟเลี้ยง 1.5 โวลต์ จากการเลียนแบบการทำงานด้วยโปรแกรม PSpice โดยใช้เทคโนโลยีซิมอสที่ $0.8 \mu\text{m}$ จะพบว่าผลที่ได้เป็นไปตามทฤษฎี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	High Performance CMOS Current Comparator with Low Voltage Supply
Student	Mr. Songpol Bonnchoochuay
Student ID	42061175
Degree	Master of Engineering
Programme	Electrical Engineering
Year	2003
Thesis Advisor	Assoc.Prof.Somyot Junnapiya

ABSTRACT

This paper proposes a high performance CMOS current comparator with low voltage supply. The circuit operation gives the good response by using $\pm 1 \mu\text{A}$ input current. This proposed circuit uses a little number of devices, then it uses the small chip area. The current also operates with 1.5V supply voltage. All simulation results are carried out based on PSpice simulator program by using 0.8 μm CMOS technology, all results agree well with the theory.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

การทำวิจัยนี้สำเร็จด้วยดี ผู้วิจัยขอกราบขอบพระคุณ รศ.ดร.กอบชัย เฉลยหาญ รศ.สมยศ จุณณะปิยะ ซึ่งเป็นอาจารย์ผู้ควบคุมการทำวิจัยที่กรุณาให้แนวความคิดและคำปรึกษาแนะนำในการดำเนินงานวิจัย ตลอดจนการแก้ปัญหาต่างๆอันเป็นประโยชน์ต่องานวิจัย

ผู้วิจัยขอกราบขอบพระคุณ คุณพ่อพิบูลศักดิ์-คุณแม่รัตนา บุญชูช่วย ที่เป็นกำลังใจและสนับสนุนในการศึกษาในครั้งนี้ตลอดเวลา ขอขอบพระคุณอาจารย์ทุกท่านที่ให้ความรู้และคำแนะนำต่างๆ และขอขอบคุณเพื่อนๆ พี่ๆและน้องๆทุกคนที่เป็นกำลังใจให้ด้วยดีเสมอมา ประโยชน์อันใดที่เกิดจากงานวิจัยนี้ย่อมเป็นผลมาจากความกรุณาของท่านดังกล่าวข้างต้น ผู้วิจัยรู้สึกซาบซึ้งเป็นอย่างยิ่ง จึงใคร่ขอขอบพระคุณเป็นอย่างสูงไว้ ณ โอกาสนี้

ทรงพล บุญชูช่วย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VI
สารบัญรูป.....	VII
บทที่ 1 บทนำ.....	1
ที่มาของงานวิจัย.....	1
วัตถุประสงค์งานวิจัย.....	1
รายละเอียดในวิทยานิพนธ์.....	2
สรุป.....	2
บทที่ 2 ทฤษฎีการทำงานของมอสเฟต.....	3
บทนำ.....	3
มอสเฟตชนิดเอ็นฮานซ์เมนต์.....	5
โครงสร้าง.....	5
คุณสมบัติการทำงาน.....	9
CMOS.....	13
มอสเฟตชนิดดีพลีชัน.....	13
วงจรสมมูลของมอสเฟต.....	16
ผลตอบสนองความถี่.....	19
แบบจำลองของมอสเฟต.....	23
บทที่ 3 ทฤษฎี.....	30
กล่าวนำ.....	30
คอมพารเตเตอร์.....	30
กลุ่มวงจรร้อย.....	34
วงจรมอสอินเวอร์เตอร์.....	34

เอกสารนี้เป็น **คุณสมบัติการส่งผ่านแรงดัน**.....เพื่อตรวจสอบเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ใดๆ 36

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

บทที่	หน้า
Noise Margin.....	38
หลักการทํางานของวงจร.....	39
การคํานวณค่า V_{IL}	42
การคํานวณค่าของ V_{IH}	42
การหาค่าของ V_{th}	43
คุณลักษณะการทํางานของซีมอสอินเวอร์เตอร์ทางสแตติก.....	46
การพิจารณาค่าการหน่วงเวลา.....	48
การคํานวณหาค่าการหน่วงเวลา.....	50
วงจรสะท้อนกระแสแบบ CMOS.....	54
วงจรสะท้อนกระแสแบบพื้นฐาน.....	56
วงจรสะท้อนกระแสแบบคลาส โคด (Cascode Current mirror).....	58
วงจรสะท้อนกระแสแบบวิลสัน (Wilson Current mirror).....	59
สรุป.....	60
บทที่ 4 การออกแบบวงจรเปรียบเทียบกระแสโดยใช้แรงดันต่ำประสิทธิภาพสูง.....	60
บทนำ.....	60
วงจรเปรียบเทียบกระแส.....	61
วงจรสะท้อนกระแส.....	62
วงจรซีมอสอินเวอร์เตอร์.....	63
การเขียนแบบและผลการเขียนแบบวงจรเปรียบเทียบกระแสซีมอสโดยใช้แรงดันต่ำ ประสิทธิภาพสูง.....	64
บทที่ 5 บทสรุปและวิจารณ์การทดลอง.....	101
บทสรุปวิจารณ์.....	101
ข้อเสนอแนะ.....	102
เอกสารอ้างอิง.....	103

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
ภาคผนวก ก.	104
ภาคผนวก ข. ผลงานวิจัยที่ได้รับการตีพิมพ์.....	109
ประวัติผู้เขียน.....	114



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
2.1 แสดงพารามิเตอร์ของแบบจำลองมอสเฟตที่ใช้ใน โปรแกรม PSpice.....	26
3.1 แสดงสภาวะการทำงานในช่วงต่างๆ ของวงจรซิมอสอินเวอร์เตอร์.....	42
4.1ขนาดของทรานซิสเตอร์ที่ใช้ในวงจรเปรียบเทียบกับกระแส โดยใช้แรงดันต่ำประสิทธิภาพสูง.....	66



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
2.1 สัญลักษณ์ของมอสทรานซิสเตอร์.....	3
2.1 (ต่อ).....	4
2.2 แสดงโครงสร้างของมอสเฟทแบบเอ็นฮานซ์มีนที่ชนิดเอ็นแซนแนล.....	5
2.3 แสดงการทำงานของมอสทรานซิสเตอร์ในช่วงต่างๆ.....	8
2.3 (ต่อ).....	9
2.4 แบบจำลองการทำงานของมอสเฟท (ก) NMOS (ข) PMOS	9
2.5 แสดงกราฟความสัมพันธ์ระหว่าง $I_D - V_{DS}$ ตามสมการ (2.4) ขณะที่ $\lambda = 0$	11
2.6 แสดงคุณสมบัติที่ทางออก (output characteristics) ของมอสทรานซิสเตอร์.....	12
2.7 โครงสร้างของ CMOS.....	13
2.8 มอสทรานซิสเตอร์แบบดีพลีชันชนิดเอ็นแซนแนล (ก) โครงสร้าง (ข) สัญลักษณ์.....	14
2.9 แสดงคุณสมบัติ $I_D - V_{DS}$ ของมอสทรานซิสเตอร์แบบดีพลีชันชนิดเอ็นแซนแนล.....	15
2.10 แสดงคุณสมบัติ $I_D - V_{GS}$ ของมอสเฟททั้งหมด.....	15
2.11 แบบจำลองสัญญาณขนาดเล็กของมอสเฟท (ก) ไม่พิจารณาผลของ λ ขณะทำงาน ในช่วงอิ่มตัว (ข) พิจารณาผลของ λ โดยเพิ่มความต้านทานที่ทางออก.....	16
2.12 แบบจำลองสัญญาณขนาดเล็กของมอสเฟท กรณีที่ฐานรองไม่ต่ออยู่กับซอส.....	18
2.13 (ก) แบบจำลองวงจรสมมูลของมอสเฟทที่ความถี่สูง.....	20
(ข) วงจรสมมูลสำหรับกรณีซอสต่อกับฐานรอง	
(ค) วงจรสมมูลตามรูป (ข) กรณี C_{db} มีค่าน้อยมาก	
2.14 แสดงการหาอัตราขยายกระแสขณะปิดวงจร.....	22
3.1 สัญลักษณ์ของวงจรคอมพาราเตอร์.....	31
3.2 คุณสมบัติการส่งผ่านแรงดันในทางอุดมคติ.....	32
(ก) คอมพาราเตอร์แบบ noninverting	
(ข) คอมพาราเตอร์แบบ inverting	
3.3 คุณสมบัติการส่งผ่านที่ใช้งานจริงของคอมพาราเตอร์.....	33
(ก) noninverting	
(ข) inverting	
3.4 คุณสมบัติการส่งผ่านแรงดันที่ใช้งานของ noninverting.....	33
3.5 การตอบสนองของเวลาสำหรับคอมพาราเตอร์ที่ใช้งานจริง.....	34

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

รูปที่	หน้า
3.6 สัญลักษณ์ทางลอจิกและค่าตารางความจริงของวงจรมอสอินเวอร์เตอร์.....	35
3.7 คุณสมบัติการส่งผ่านแรงดัน (VTC) ของอินเวอร์เตอร์ทางอุดมคติ.....	36
3.8 คุณสมบัติการส่งผ่านแรงดันของอินเวอร์เตอร์เอ็นมอสที่ใช้งานจริง.....	37
3.9 แสดงค่า noise margin	39
3.10 วงจรซีมอสอินเวอร์เตอร์.....	41
3.11 รูปแบบของ VTC และกระแสจากแหล่งจ่ายของวงจรมอสอินเวอร์เตอร์.....	46
3.12 วงจรมอสอินเวอร์เตอร์ต่อแบบคาสเคด.....	47
3.13 รูปแบบของคลื่นแรงดันทางด้านอินพุตและเอาพุตของวงจรมอสอินเวอร์เตอร์.....	48
3.14 ช่วงเวลาของแรงดันทางเอาพุตที่เพิ่มขึ้นและลดลง.....	49
3.15 วงจรมอสอินเวอร์เตอร์ช่วงการเปลี่ยนแปลงสัญญาณจากสูงไปต่ำ (high-to-low).....	51
3.16 รูปคลื่นแรงดันทางด้านอินพุตและเอาพุตช่วงเวลาในการเปลี่ยนค่าจากสูงลงต่ำ (high-to-low).....	52
3.17 วงจรสะท้อนกระแสแบบพื้นฐาน.....	54
(ก) วงจรสะท้อนกระแสแบบพื้นฐานชนิด N	
(ข) วงจรสะท้อนกระแสแบบพื้นฐานชนิด P	
3.18 การวิเคราะห์ห้วงจรสะท้อนกระแสแบบพื้นฐาน.....	55
3.19 วงจรสะท้อนกระแสแบบคาสโคด.....	56
3.20 (ก) แสดงการหาความต้านทานขาออกของวงจรสะท้อนกระแสแบบคาสโคด.....	57
(ข) วงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจรในรูป 3.15 (ก)	
3.21 วงจรสะท้อนกระแสแบบวิลสัน.....	58
(ก) วงจรสะท้อนกระแสแบบวิลสัน	
(ข) วงจรสะท้อนกระแสแบบวิลสันที่ปรับปรุงแล้ว	
4.1 บล็อกแสดงการจำลองการทำงานของวงจรเปรียบเทียบกระแส	60
4.2 วงจรเปรียบเทียบกระแสซีมอสโดยใช้แรงดันต่ำประสิทธิภาพสูง.....	61
4.3 สัญญาณทางด้านอินพุตที่มีค่า $\pm 1 \mu A$	67
4.4 สัญญาณทางด้านเอาพุตเมื่อกระแสทางด้านอินพุตมีค่า $\pm 1 \mu A$ $V_{DD} = 1.5V$ และ $C_L = 0.1pF$	67
4.5 เป็นแรงดันทางด้านเอาพุตของวงจรมอสอินเวอร์เตอร์.....	68

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.6 ผลการทดสอบสัญญาณทางด้านเข้าพุทของวงจรถ่ายโอนกระแส โดยที่ค่า $C_L = 0.1pF$	68
4.7 ผลการทดสอบสัญญาณแรงดันทางด้านเข้าพุทของวงจรถ่ายโอนกระแสโดยที่ค่า $C_L = 0.1pF$	69
4.8 ผลการทดสอบกระแสทางด้านเข้าพุทของวงจรถ่ายโอนกระแสโดยที่ $C_L = 0.1pF$	69
4.9 ผลการทดสอบกระแสทางด้านเข้าพุทของวงจรถ่ายโอนกระแสโดยที่ $C_L = 0.1pF$	70
4.10 ผลการทดสอบกระแสทางด้านเข้าพุทของวงจรถ่ายโอนกระแสโดยที่ $C_L = 0.1pF$	70
4.11 ผลการทดสอบกระแสทางด้านเข้าพุทของวงจรถ่ายโอนกระแสโดยที่ $C_L = 0.1pF$	71
4.12 ผลการทดสอบกระแสทางด้านเข้าพุทของวงจรถ่ายโอนกระแสโดยที่ $C_L = 0.1pF$	71
4.13 ผลการทดสอบกระแสทางด้านเข้าพุทของวงจรถ่ายโอนกระแสโดยที่ $C_L = 0.1pF$	72
4.14 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $V_{DD} = 1.5V$ และค่า $C_L = 0.1-1pF$	72
4.15 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $V_{DD} = 2V$ และค่า $C_L = 0.1-1pF$	73
4.16 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $V_{DD} = 2.5V$ และค่า $C_L = 0.1-1pF$	73
4.17 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $V_{DD} = 3V$ และค่า $C_L = 0.1-1pF$	74
4.18 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $V_{DD} = 3.5V$ และค่า $C_L = 0.1-1pF$	74
4.19 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $V_{DD} = 4V$ และค่า $C_L = 0.1-1pF$	75
4.20 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $V_{DD} = 4.5V$ และค่า $C_L = 0.1-1pF$	75
4.21 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $V_{DD} = 5V$ และค่า $C_L = 0.1-1pF$	76
4.22 แสดงผลการทดสอบสัญญาณทางด้านเข้าพุทช่วงขาขึ้นที่ $V_{DD} = 1.5V$ และค่า $C_L = 0.1-1pF$	76
4.22 แสดงผลการทดสอบสัญญาณทางด้านเข้าพุทช่วงขาลงที่ $V_{DD} = 1.5V$ และค่า $C_L = 0.1-1pF$	77
4.23 แสดงผลการทดสอบสัญญาณทางด้านอินพุท $I_{in} = \pm 0.1\mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1pF$	77
4.24 แสดงผลการทดสอบสัญญาณทางด้านเข้าพุท $I_{in} = \pm 0.1\mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1pF$	78
4.25 แสดงผลการทดสอบสัญญาณทางด้านเข้าพุทของวงจรถ่ายโอนกระแส $I_{in} = \pm 0.1\mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1pF$	78

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.26 แสดงผลการทดสอบสัญญาณทางด้านเข้าพุทของวงจรเปรียบเทียบกระแส	
$I_{in} = \pm 0.1 \mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1 pF$	79
4.27 แสดงผลการทดสอบกระแสทางด้านเข้าพุทของวงจรสะท้อนกระแส $I_{in} = \pm 0.1 \mu A$	
$V_{DD} = 1.5V$ และค่า $C_L = 0.1 pF$	79
4.28 แสดงผลการทดสอบกระแสทางด้านเข้าพุทของวงจรเปรียบเทียบกระแส $I_{in} = \pm 0.1 \mu A$	
$V_{DD} = 1.5V$ และค่า $C_L = 0.1 pF$	80
4.29 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 0.1 \mu A$ $V_{DD} = 1.5V$ และค่า	
$C_L = 0.1 - 1 pF$	80
4.30 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 0.1 \mu A$ $V_{DD} = 2V$ และค่า	
$C_L = 0.1 - 1 pF$	81
4.31 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 0.1 \mu A$ $V_{DD} = 3V$ และค่า	
$C_L = 0.1 - 1 pF$	81
4.32 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 0.1 \mu A$ $V_{DD} = 4V$ และค่า	
$C_L = 0.1 - 1 pF$	82
4.33 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 0.1 \mu A$ $V_{DD} = 5V$ และค่า	
$C_L = 0.1 - 1 pF$	82
4.34 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 0.5 \mu A$ $V_{DD} = 1.5V$ และค่า	
$C_L = 0.1 pF$	83
4.35 ผลการทดสอบสัญญาณทางด้านเข้าพุทของวงจรสะท้อนกระแสโดยที่	
$I_{in} = \pm 0.5 \mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1 pF$	83
4.36 ผลการทดสอบสัญญาณทางด้านเข้าพุทของวงจรเปรียบเทียบกระแสโดยที่	
$I_{in} = \pm 0.5 \mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1 pF$	84
4.37 ผลการทดสอบกระแสเข้าพุทของวงจรเปรียบเทียบกระแสโดยที่ $I_{in} = \pm 0.5 \mu A$	
$V_{DD} = 1.5V$ และค่า $C_L = 0.1 pF$	84
4.38 ผลการทดสอบกระแสเข้าพุทของวงจรสะท้อนกระแสโดยที่ $I_{in} = \pm 0.5 \mu A$	
$V_{DD} = 1.5V$ และค่า $C_L = 0.1 pF$	85
4.39 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 0.5 \mu A$ $V_{DD} = 1.5V$ และค่า	
$C_L = 0.1 - 1 pF$	85

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.40 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 0.5 \mu A$ $V_{DD} = 2V$ และค่า $C_L = 0.1 - 1 pF$	86
4.41 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 0.5 \mu A$ $V_{DD} = 3V$ และค่า $C_L = 0.1 - 1 pF$	86
4.42 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 0.5 \mu A$ $V_{DD} = 4V$ และค่า $C_L = 0.1 - 1 pF$	87
4.43 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 0.5 \mu A$ $V_{DD} = 5V$ และค่า $C_L = 0.1 - 1 pF$	87
4.44 ผลการทดสอบสัญญาณเข้าพุทของโดยที่ $I_{in} = \pm 1.5 \mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1 pF$	88
4.45 ผลการทดสอบสัญญาณเข้าพุทของวงจรสะท้อนกระแสโดยที่ $I_{in} = \pm 1.5 \mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1 pF$	88
4.46 ผลการทดสอบสัญญาณเข้าพุทของวงจรเปรียบเทียบกระแสโดยที่ $I_{in} = \pm 1.5 \mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1 pF$	89
4.47 ผลการทดสอบกระแสทางด้านเข้าพุทของวงจรเปรียบเทียบกระแสโดยที่ $I_{in} = \pm 1.5 \mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1 pF$	89
4.48 ผลการทดสอบกระแสทางด้านเข้าพุทของวงจรสะท้อนกระแสโดยที่ $I_{in} = \pm 1.5 \mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1 pF$	90
4.49 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 1.5 \mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1 - 1 pF$	90
4.50 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 1.5 \mu A$ $V_{DD} = 2V$ และค่า $C_L = 0.1 - 1 pF$	91
4.51 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 1.5 \mu A$ $V_{DD} = 3V$ และค่า $C_L = 0.1 - 1 pF$	91
4.52 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 1.5 \mu A$ $V_{DD} = 4V$ และค่า $C_L = 0.1 - 1 pF$	92
4.53 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 1.5 \mu A$ $V_{DD} = 5V$ และค่า $C_L = 0.1 - 1 pF$	92

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.54 ผลการทดสอบสัญญาณเข้าพุทของโดยที่ $I_{in} = \pm 2\mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1pF$	93
4.55 ผลการทดสอบสัญญาณเข้าพุทของวงจรสะท้อนกระแสโดยที่ $I_{in} = \pm 2\mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1pF$	93
4.56 ผลการทดสอบสัญญาณเข้าพุทของวงจรเปรียบเทียบกระแสโดยที่ $I_{in} = \pm 2\mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1pF$	94
4.57 ผลการทดสอบกระแสเข้าพุทของวงจรสะท้อนกระแสโดยที่ $I_{in} = \pm 2\mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1pF$	94
4.58 ผลการทดสอบกระแสเข้าพุทของวงจรเปรียบเทียบกระแสโดยที่ $I_{in} = \pm 2\mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1pF$	95
4.59 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = 2\mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1-1pF$	95
4.60 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = 2\mu A$ $V_{DD} = 2V$ และค่า $C_L = 0.1-1pF$	96
4.61 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = 2\mu A$ $V_{DD} = 3V$ และค่า $C_L = 0.1-1pF$	96
4.62 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = 2\mu A$ $V_{DD} = 4V$ และค่า $C_L = 0.1-1pF$	97
4.63 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = 2\mu A$ $V_{DD} = 5V$ และค่า $C_L = 0.1-1pF$	97
4.64 แสดงความสัมพันธ์ค่าความหน่วงเวลาเทียบกับแรงดันที่เปลี่ยนแปลงไปโดยค่าของกระแสทางด้านอินพุทมีค่า $\pm 0.1\mu A$	98
4.65 แสดงความสัมพันธ์ค่าความหน่วงเวลาเทียบกับแรงดันที่เปลี่ยนแปลงไปโดยค่าของกระแสทางด้านอินพุทมีค่า $\pm 0.5\mu A$	98
4.66 แสดงความสัมพันธ์ค่าความหน่วงเวลาเทียบกับแรงดันที่เปลี่ยนแปลงไปโดยค่าของกระแสทางด้านอินพุทมีค่า $\pm 1\mu A$	99
4.67 แสดงความสัมพันธ์ค่าความหน่วงเวลาเทียบกับแรงดันที่เปลี่ยนแปลงไปโดยค่าของกระแสทางด้านอินพุทมีค่า $\pm 1.5\mu A$	99

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.68 แสดงความสัมพันธ์ค่าความหน่วงเวลาเทียบกับแรงดันที่เปลี่ยนแปลงไปโดยค่าของ กระแสทางด้านอินพุตมีค่า $\pm 2\mu A$	100
ก.1 แสดงการไบอัสมอสเฟตแบบเอ็นฮานเมนซ์ชนิด N-Channel.....	104
ก.2 แสดงความสัมพันธ์ระหว่าง I_D กับ V_{DS} เมื่อเปลี่ยนค่า V_{GS} ของมอสเฟตแบบเอ็น ฮานเมนซ์ชนิด N-Channel.....	105
ก.3 แสดงการไบอัสมอสเฟตแบบดีพลีชันชนิด N-Channel.....	106
ก.4 แสดงความสัมพันธ์ระหว่าง I_D กับ V_{DS} เมื่อเปลี่ยนค่า V_{GS} ของมอสเฟตแบบ ดีพลีชันชนิด N-Channel.....	107
ก.5 คุณสมบัติของการถ่ายโอน.....	108



บทที่ 1

บทนำ

1.1 บทนำ

ในปัจจุบันเทคโนโลยีทางด้านอิเล็กทรอนิกส์และโทรคมนาคม ได้วิวัฒนาการไปอย่างรวดเร็ว เทคโนโลยีที่จำเป็น คือเทคโนโลยีในการออกแบบวงจรรีเลย์ทรอนิกส์ ได้พัฒนาตามไปด้วยอย่างรวดเร็ว ในเทคโนโลยีของการออกแบบวงจรรวม (VLSI) ได้มีการพัฒนาอย่างต่อเนื่องในวงจรทั่วไปมีการใช้งานอยู่สองลักษณะคือ การใช้งานทางด้านแรงดันและทางด้านกระแส ซึ่งสามารถนำไปใช้งานได้ทั้งทางด้านวงจรร้านอนาล็อกและดิจิทัล โดยส่วนใหญ่วงจรทางด้านแรงดันได้มีการออกแบบและใช้งานกันมาอย่างต่อเนื่องและเป็นเวลานาน เมื่อไม่นานมานี้ นักออกแบบเริ่มให้ความสนใจวงจรในโหมดกระแสเพิ่มมากขึ้น เนื่องจากวงจรทางด้านกระแสนั้นสามารถออกแบบวงจรให้ทำงานได้ดี โดยที่สามารถป้อนค่าของกระแสน้อยๆ ความเร็วในการทำงานของวงจรถูกว่าวงจรในโหมดของแรงดัน การตอบสนองในการทำงาน การใช้กำลังงานต่ำ ใช้พื้นที่น้อย ขนาดที่เล็กลง และแรงดันไฟเลี้ยงต่ำลง ฯลฯ

1.2 ที่มาของงานวิจัย

ปัจจุบันวงจรในโหมดกระแสเป็นที่นิยมเพิ่มมากขึ้นเนื่องจากวงจรสามารถทำงานได้ดี วงจรที่ออกแบบนั้นจะใช้เทคโนโลยี CMOS ในการออกแบบ ซึ่งเป็นที่นิยมกันอย่างกว้างขวางในการออกแบบวงจรรวม (VLSI) จากคุณสมบัติที่ดีของอุปกรณ์ต่างๆ นี้ จึงได้นำวงจรเปรียบเทียบกระแส วงจรสะท้อนกระแส และวงจรอินเวอร์เตอร์ มาทำการออกแบบรวมกัน เพื่อให้การทำงานของวงจรมีประสิทธิภาพเพิ่มมากขึ้น ไม่ว่าจะเป็นความเร็วในการสวิชชิง การตอบสนองการทำงานที่ดี ขนาดที่เล็กลง และแรงดันไฟเลี้ยงที่ต่ำลง เหมาะที่จะนำไปใช้กับอุปกรณ์ที่มีขนาดเล็กๆ ได้ต่อไปในอนาคต

1.3 วัตถุประสงค์งานวิจัย

จุดมุ่งหมายของงานวิจัยที่นำเสนอเป็นการออกแบบวงจรเปรียบเทียบกระแสชิมอสโดยใช้แรงดันต่ำประสิทธิภาพสูงในการตอบสนองการทำงานที่คิ่วงจรใช้พื้นที่น้อยความเร็วในการสวิชชิงดีขึ้น ใช้แรงดันไฟเลี้ยงต่ำลง เหมาะที่จะนำไปประยุกต์ใช้งานในด้านต่างๆ โดยวิเคราะห์ศึกษาค่าผิดเพี้ยนของวงจรและใช้โปรแกรม PSpice ในการเลียนแบบวงจรเพื่อยืนยันประสิทธิภาพของวงจร

1.4 รายละเอียดในวิทยานิพนธ์

ในวิทยานิพนธ์ฉบับนี้แบ่งเนื้อหาออกเป็น 5 บท โดยบทที่ 1 จะเป็นการกล่าวนำ ที่มาของงานวิจัยและวัตถุประสงค์ของงานวิจัย สำหรับเนื้อหาในบทอื่นๆ มีรายละเอียดดังนี้

บทที่ 2 จะกล่าวถึงทฤษฎีการทำงานของมอสเฟต

บทที่ 3 จะกล่าวถึงทฤษฎีการทำงานของวงจรซิมอสอินเวอร์เตอร์ทางด้านดิจิทัล และวงจรสะท้อนกระแสแบบต่างๆ

บทที่ 4 จะกล่าวถึงการออกแบบวงจรเปรียบเทียบกระแสซิมอสโดยใช้แรงดันต่ำ ประสิทธิภาพสูง การเลียนแบบและผลการเลียนแบบ ค่าการหน่วงเวลาของวงจร โดยที่กระแสทางด้านอินพุตเปลี่ยนแปลงไป และการเปลี่ยนแปลงค่าแรงดันไฟเลี้ยงของวงจรเปรียบเทียบกระแสซิมอสโดยใช้แรงดันต่ำประสิทธิภาพสูง

บทที่ 5 กล่าวถึงบทสรุปและวิจารณ์ ข้อเสนอแนะ

1.5 สรุป

ในบทนี้เป็นการกล่าวถึงที่และวัตถุประสงค์ของงานวิจัยและรายละเอียดในวิทยานิพนธ์ ซึ่งประกอบด้วยเนื้อหาสำคัญ 2 หัวข้อคือ หลักการทำงานของวงจรเปรียบเทียบกระแสซิมอสโดยใช้แรงดันต่ำประสิทธิภาพสูง การเลียนแบบและผลการเลียนแบบของวงจรเปรียบเทียบกระแสซิมอสโดยใช้แรงดันต่ำประสิทธิภาพสูง เพื่อความเหมาะสมที่จะนำวงจรนี้ไปใช้งานต่อไป

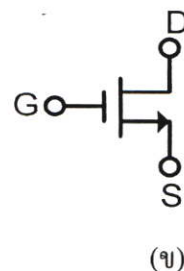
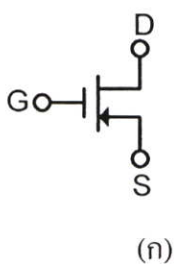
บทที่ 2

ทฤษฎีการทำงานของมอสเฟต

2.1 บทนำ

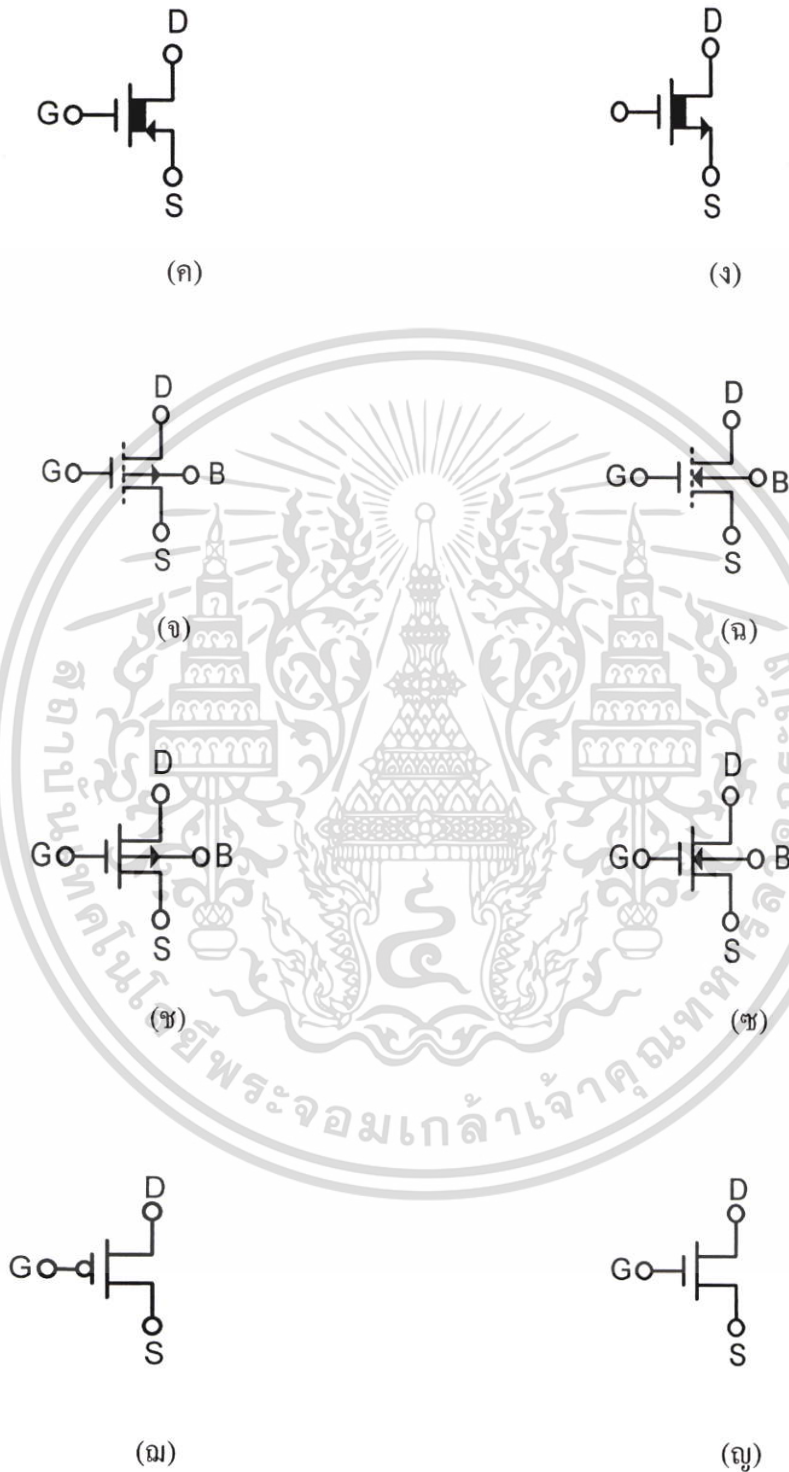
มอสเฟต (Metal Oxide Semiconductor Field Effect Transistor หรือ MOSFET) หรือทรานซิสเตอร์ชนิดมอส หรือมอสทรานซิสเตอร์ จริงๆ แล้วแนวความคิดเกี่ยวกับมอส ได้มีการพัฒนามาก่อนการสร้างไบโพลาร์ทรานซิสเตอร์ (bipolar transistor) ในต้นทศวรรษ 1930 ได้มีหลักฐานแสดงถึงการจดสิทธิบัตรสำหรับอุปกรณ์ที่คล้ายกับซิลิกอนมอสเฟตสมัยใหม่ แต่ไม่ได้สร้างขึ้นจากซิลิกอน โดยในสมัยนั้นในกระบวนการสร้างยากที่จะควบคุมรอยสัมผัสหรือรอยต่อของฉนวนกับสารกึ่งตัวนำ (insulator-semiconductor interface) และขาดความเข้าใจในกระบวนการของฉนวนและสารกึ่งตัวนำ ทำให้อุปกรณ์ที่คล้ายมอสเฟตในสมัยนั้นไม่สามารถนำไปใช้งานจริงได้ จนกระทั่งมีการเกิดขึ้นของกระบวนการ silicon planer และเทคโนโลยีสมัยใหม่สามารถควบคุมรอยต่อระหว่างออกไซด์และซิลิกอนได้ดี ทำให้มอสเฟตสามารถนำมาใช้งานได้จริง และเป็นที่แพร่หลายในปลายทศวรรษ 1970

มอสเฟตเป็นทรานซิสเตอร์ที่ทำงานโดยผลของสนามไฟฟ้า สามารถถูกแบ่งออกเป็นประเภทต่างๆ ได้มากมายขึ้นอยู่กับเกณฑ์ที่ใช้ในการแบ่ง เช่นถ้าแบ่งตามชนิดของพาหะที่ใช้ในการนำกระแส จะสามารถแบ่งได้เป็นสองชนิด คือ มอสเฟตชนิดช่องทางเดินกระแสชนิดเอ็น (n-channel MOSFET) เป็นทรานซิสเตอร์ที่ใช้อิเล็กตรอนในการนำกระแส และมอสเฟตชนิดช่องทางเดินกระแสชนิดพี (p-channel MOSFET) เป็นทรานซิสเตอร์ที่ใช้โฮลเป็นพาหะในการนำกระแส โดยสัญลักษณ์แสดงมอสทรานซิสเตอร์ชนิดพีและเอ็น ได้ดังแสดงดังรูปที่ 2.1 ถ้าแบ่งมอสทรานซิสเตอร์ตามลักษณะการทำงาน จะสามารถแบ่งได้สองลักษณะ คือ ทรานซิสเตอร์แบบเอนฮานซ์เมนต์ โหมด (Enhancement Mode Transistor) และทรานซิสเตอร์แบบดีพลีชันโหมด (Depletion Mode Transistor)



รูปที่ 2.1 สัญลักษณ์ของมอสทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.1 ทรานซิสเตอร์ชนิดพีแชนแนลจะแสดงได้ดังรูป ก, ค, จ, ช และ ณ

ทรานซิสเตอร์ชนิดเอ็นแชนแนลจะแสดงได้ดังรูป ข, ง, ฉ, ซ และ ญ

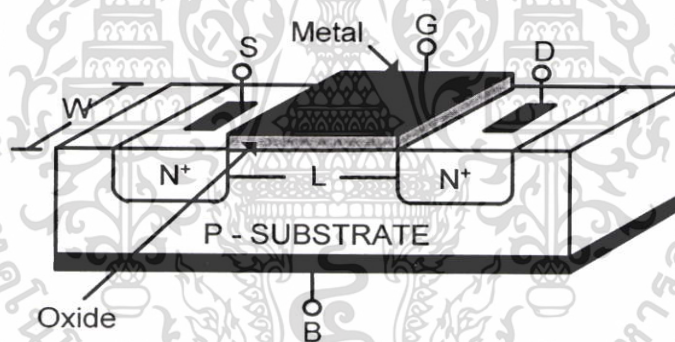
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 มอสเฟตชนิดเอ็นฮานซ์เมนต์

มอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนต์ เป็นชนิดที่นิยมใช้กันอย่างแพร่หลายมากกว่าชนิดดีพลีชัน โดยหัวข้อนี้จะได้กล่าวถึง โครงสร้างและคุณสมบัติในการทำงานของมอสชนิดเอ็นฮานซ์เมนต์ ในส่วนสุดท้ายของหัวข้อนี้จะอธิบายถึง CMOS [1]

2.2.1 โครงสร้าง

รูปที่ 2.2 แสดงถึง โครงสร้างของมอสเฟตแบบเอ็นฮานซ์เมนต์ชนิดเอ็นแซนแนล ซึ่งส่วนซอส (Source) และ เคน (Drain) สร้างขึ้นจากการแพร่อะตอมของสารเจือชนิดเอ็น (n-type) ที่มีความหนาแน่นสูง (n^+) เข้าไปในแผ่นผลึกฐานรอง (Body หรือ Substrate) ของสารกึ่งตัวนำ ชนิดพี (p-type) ซึ่งเป็นแผ่นผลึกซิลิกอนรูปเดี่ยว (single-crystal silicon wafer) และส่วนของเกต (Gate) จะเป็นโลหะ (Metal) หรือชั้นของโพลีซิลิกอนซึ่งซ้อนกันอยู่บนชั้นของออกไซด์ โดยมีโลหะอลูมิเนียมเป็นขั้วต่อไฟฟ้าของส่วนเกตจากโพลีซิลิกอน และเป็นขั้วต่อไฟฟ้าของทั้งซอสและเคนด้วย



รูปที่ 2.2 แสดงโครงสร้างของมอสเฟตแบบเอ็นฮานซ์เมนต์ชนิดเอ็นแซนแนล

การทำงานของมอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนต์ ซึ่งอธิบายเกี่ยวกับทรานซิสเตอร์ชนิดเอ็นแซนแนล สามารถพิจารณาได้ตามโครงสร้างรูปที่ 2.3 ซึ่งแสดงถึงการทำงานในช่วงต่างๆ ของ V_{DS} และ V_{GS} จากรูป 2.3 (ก) ซอส เคน และฐานต่อลงกราวด์ ในกรณีนี้มีผลทำให้ทรานซิสเตอร์ทำงานคล้ายกับตัวเก็บประจุโดยเกตและผิวของซิลิกอนได้ฉนวนซิลิกอนไดออกไซด์ทำหน้าที่เสมือนแผ่นระนาบ (plate) ของตัวเก็บประจุ ซึ่งมีซิลิกอนไดออกไซด์ทำหน้าที่เป็นฉนวนกั้นระหว่างกลาง ถ้า V_{GS} มีค่าเป็นลบ ประจุพาหะชนิดบวกหรือโฮลจะถูกดูดเข้ามาสะสมบริเวณแซนแนล มีผลให้บริเวณแซนแนลกลายเป็น p^+ และเรียกว่า แซนแนลสะสม (accumulate channel) บริเวณซอสและเคนที่เป็น n^+ ถูกแยกจากกันด้วยแซนแนล p^+ เมื่อมองในลักษณะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรสมมูลแล้ว จะพบว่า มีลักษณะของไดโอดสองตัวต่อหันหลังชนกัน (back-to-back diodes) ดังนั้นถ้าจะเกิดกระแสไหลได้ แรงดันที่ขอสเตรนจะต้องมีค่ามากๆ ซึ่งกระแสที่เกิดขึ้นจะเป็นกระแสรั่วไหล (leakage current) หรือกรณีที่แรงดันขอสเตรนมีค่ามากจนทำให้ทรานซิสเตอร์เบรกควาน์

ในกรณีที่แรงดันเกตมีค่าเป็นบวกไม่มาก ประจุบวกข้างใต้เกตจะถูกผลักออกไป ทำให้เซนแนลเปลี่ยนไปเป็น p^- และเป็นบริเวณปลอดพาหะ (depletion region) ในที่สุด เมื่อแรงดันที่เกตเพิ่มมากขึ้น ประจุลบหรืออิเล็กตรอนจะถูกดึงดูดเข้ามาที่บริเวณเซนแนล และเซนแนลจะแปรสภาพเป็นบริเวณ n ตามรูป 2.3 (ข) ซึ่งเชื่อมต่อบริเวณขอสเตรนและเดรนเข้าด้วยกัน และเรียกว่าเซนแนลกลับ (inverted channel) แรงดันเกตขอสเตรนที่ทำให้ความหนาแน่นของอิเล็กตรอนใต้เกต มีค่าเท่ากับ ความหนาแน่นของโฮลบริเวณฐานรอง เป็นนิยามของแรงดันขีดเริ่มของทรานซิสเตอร์ (transistor threshold voltage) ใช้สัญลักษณ์ V_T สำหรับค่าแรงดันเกตขอสเตรนมากกว่า V_T จะมีเซนแนลชนิดอื่นเกิดขึ้น และสามารถเกิดการนำไฟฟ้าระหว่างเดรนและขอสเตรนได้ สำหรับกรณีค่าแรงดันที่เกต-ขอสเตรนน้อยกว่า V_T ปกติจะสมมุติว่าทรานซิสเตอร์ไม่ทำงาน (off) และไม่มีกระแสไหลระหว่างขอสเตรนและเดรน อย่างไรก็ตามสมมุติว่าไม่มีกระแสไหลระหว่างขอสเตรนและเดรนระหว่างที่ทรานซิสเตอร์ออฟนั้น เป็นเพียงการประมาณเท่านั้น ในความเป็นจริงสำหรับแรงดันที่เกตมีค่าใกล้เคียง V_T จะไม่ใช่ทำให้เกิดการเปลี่ยนแปลงของกระแสอย่างทันทีทันใด แต่จะเกิดกระแสขีดเริ่ม (subthreshold current) สามารถไหลได้ปริมาณเล็กน้อย

เมื่อแรงดันเกตขอสเตรน V_{GS} มีค่ามากกว่า V_T ทำให้เซนแนลเกิดขึ้น ดังนั้นเมื่อ V_{GS} เพิ่มขึ้น ความหนาแน่นของอิเล็กตรอนในเซนแนลก็จะเพิ่มขึ้นด้วย และสรุปได้ว่าความหนาแน่นของประจุพาหะจะแปรผันตาม $V_{GS} - V_T$ ซึ่งนิยามเป็น แรงดันเกตขอสเตรนประสิทธิผล (effective gate-source voltage) ใช้สัญลักษณ์ V_{eff} ดังนั้นค่าความหนาแน่นของประจุอิเล็กตรอน แสดงได้โดย

$$Q = C_{ox} (V_{GS} - V_T) = C_{ox} V_{eff} \quad (2.1)$$

โดย C_{ox} เป็นค่าความจุไฟฟ้าที่เกตต่อหนึ่งหน่วยพื้นที่

เมื่อแรงดันที่เดรนมีค่ามากกว่าศูนย์โวลต์เล็กน้อย ทำให้เกิดความต่างศักย์ที่ขอสเตรน มีผลให้เกิดกระแสไหลจากเดรนไปขอสเตรน ความสัมพันธ์ระหว่าง V_{DS} และกระแส I_D จะเหมือนกับกรณีของความต้านทาน โดยมีความสัมพันธ์ดังนี้

$$I_D = \mu Q \frac{W}{L} V_{DS} \quad (2.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

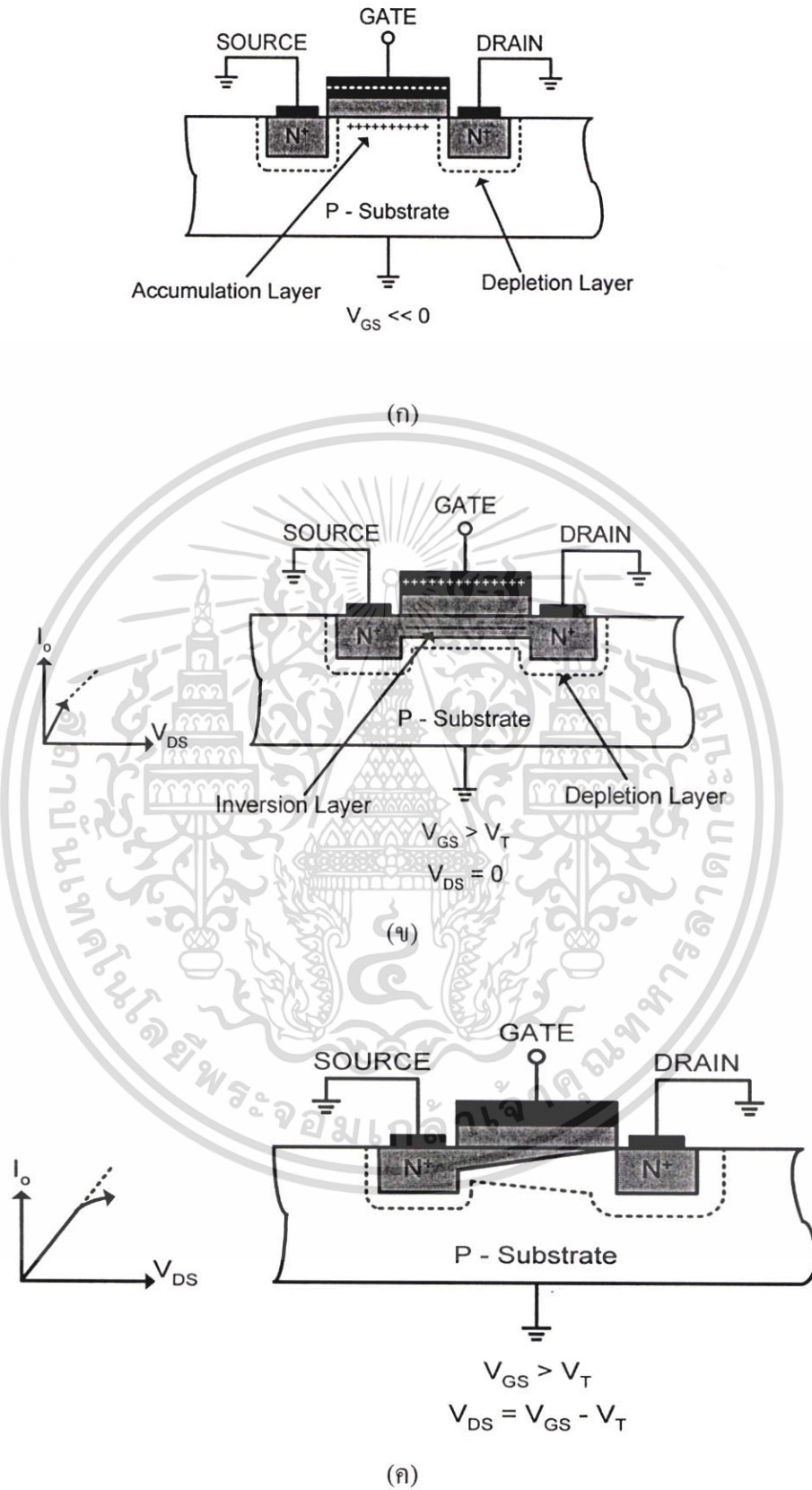
ขณะที่ μ เป็นค่าความคล่องตัวของอิเล็กตรอนที่ผิวซิลิกอน และ Q เป็นค่าความหนาแน่นของประจุในเซนแนลต่อหนึ่งหน่วยพื้นที่ จากสมการ (2.1) และ (2.2) จะได้

$$I_D = \mu C_{ox} \frac{W}{L} (V_{GS} - V_T) V_{DS} \quad (2.3)$$

สมการ (2.3) นี้เป็นความสัมพันธ์ที่สามารถใช้ได้เพียง กรณีแรงดันเดรนขอสมีค่าเข้าใกล้ศูนย์

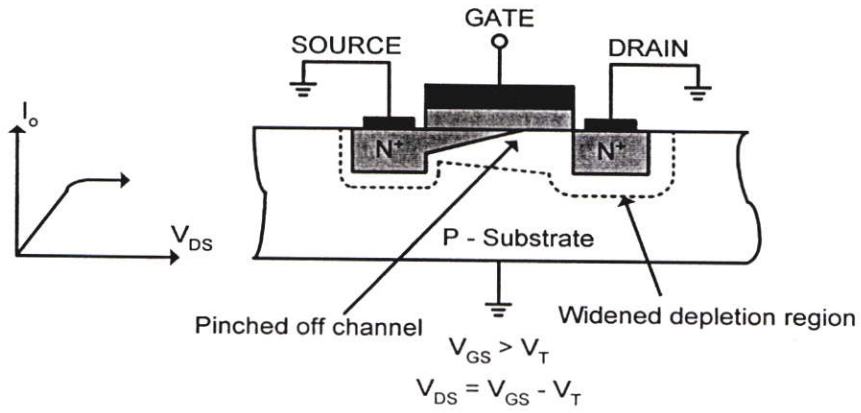
การทำงานของทรานซิสเตอร์ในเชิงโครงสร้างอธิบายได้ตามรูปที่ 2.3 (จ) โดยเมื่อ V_{GS} มากกว่า V_T และ $V_{DS} = 0V$ ซึ่งขณะนี้เซนแนลถูกเหนี่ยวนำให้เกิดขึ้นแต่ไม่มีกระแสไหล เนื่องจากแรงดันระหว่างขอสและเดรนมีค่าเป็นศูนย์โวลต์ และเมื่อให้แรงดัน V_{DS} ค่าน้อยๆ ค่าหนึ่ง จะทำให้เกิดมีกระแสไหลผ่านเซนแนลได้ ซึ่งการทำงานของมอสทรานซิสเตอร์ในช่วงนี้ เหมือนเป็นตัวต้านทาน มีความสัมพันธ์เป็นไปตามสมการ (2.3) และแสดงได้ด้วยกราฟในรูปที่ 2.3 (จ) และจะเห็นว่า I_D กับ V_{DS} สัมพันธ์กันอย่างสิ้นเชิง สำหรับค่า V_{DS} น้อยๆ

เมื่อแรงดันเดรนขอสเพิ่มมากขึ้น ความหนาแน่นของประจุพาหะที่เซนแนลจะลดลงตามแนวเซนแนลจากขอสไปเดรน ตามรูปที่ 2.3 (ค) การลดลงของประจุพาหะในเซนแนลนี้มีผลให้เกิดแรงดันตกคร่อมเซนแนลที่ตำแหน่งต่างๆ ไม่เท่ากัน กล่าวคือ สมมุติว่าแรงดันที่เดรนมีค่ามากกว่าแรงดันที่ขอส จะมีการเพิ่มขึ้นของแรงดันจากขอสไปเดรนอย่างต่อเนื่องภายในเซนแนล มีผลทำให้แรงดันตกคร่อมระหว่างเกตและเซนแนลจะมีค่าสูงสุดเท่ากับ V_{GS} ที่ตำแหน่งด้านขอส และแรงดันเกตเซนแนลมีค่าต่ำสุดที่ตำแหน่งปลายด้านเดรน และแรงดันเกตที่ทำให้เกิดเซนแนลคือ $V_G = V_{GS} - V_T$ (เมื่อ $V_{GS} < V_T$ กระแสจะไม่ไหลและไม่มีเซนแนลเกิดขึ้น) เพื่อที่จะทำให้เซนแนลเกิดขึ้นได้เป็นแนวยาวไปจนถึงสุดปลายด้านเดรน แรงดันเกตจะต้องมีค่ามากกว่า V_{DS} นั่นคือ $V_G > V_{DS}$ หรือ $(V_{GS} - V_T) > V_{DS}$ ซึ่งหมายถึง แรงดันที่เกตเมื่อเปรียบเทียบกับทุกจุดในแนวเซนแนลจะต้องมีศักย์เป็นบวก จึงจะทำให้เกิดเซนแนล โดยในขณะนี้ทรานซิสเตอร์ทำงานและอยู่ในช่วงอิมิตัว กระแสเดรน I_D จะมีค่าเพิ่มขึ้นตามการเพิ่มของแรงดัน V_{DS} อย่างไม่เป็นเชิงเส้นตามกราฟในรูปที่ 2.3 (ค) การทำงานของทรานซิสเตอร์ในย่านนี้ ($V_{DS} < V_{GS} - V_T$) เรียกว่า ช่วงไม่อิมิตัว (nonsaturation region) เมื่อ V_{DS} มีค่ามากขึ้น จนกระทั่งค่า $V_{DS} = V_{GS} - V_T$ ทรานซิสเตอร์เริ่มเข้าสู่สภาวะอิมิตัว และลักษณะโครงสร้างของทรานซิสเตอร์ในช่วงนี้แสดงได้ดังรูป 2.3 (ค)



รูปที่ 2.3 แสดงการทำงานของมอสทรานซิสเตอร์ในช่วงต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ง)

รูป 2.3 (ต่อ)

และเมื่อค่าของแรงดัน V_{DS} เพิ่มขึ้นไปอีกจนกระทั่ง $V_{DS} > V_{GS} - V_T$ ในกรณีนี้แรงดันที่ตกคร่อมแซนแนลที่ปลายด้านเดรนมีค่าสูงกว่า $V_{GS} - V_T$ ดังนั้นจะทำให้เกิดภาวะพินช์ออฟ (pinch off) กล่าวคือ แซนแนลซึ่งเป็นช่องทางเดินกระแสจะขาดออก เริ่มจากบริเวณด้านเดรน ทั้งนี้เนื่องจากไม่มีสนามไฟฟ้าซึ่งจะมาเหนี่ยวนำให้มีการสะสมของประจุลบ เพื่อทำหน้าที่เป็นแซนแนล ดังนั้นช่องทางเดินกระแสจึงขาดออกจากกัน แสดงดังรูป 2.3 (ง) และจะมีกระแสแพร่ (diffusion current) จากส่วนของซอสไปยังเดรน ช่องทางเดินกระแสจะแสดงคุณสมบัติความต้านทานสูง และคล้ายกับเป็นแหล่งจ่ายกระแสคงที่ (constant current source) กระแสเดรนในภาวะนี้จึงมีค่าคงที่ แม้ว่า V_{DS} จะมีค่าเพิ่มขึ้นก็ตามแสดงในกราฟตามรูปที่ 2.3 (ง) การทำงานของทรานซิสเตอร์ในย่านนี้เรียกว่าช่วงอิ่มตัว (saturation region หรือ active region)

2.2.2 คุณสมบัติการทำงาน

คุณสมบัติการทำงานของมอสทรานซิสเตอร์ จะพิจารณาได้จากแบบจำลองสัญญาณขนาดใหญ่ (large-signal model) ตามรูป 2.4



รูปที่ 2.4 แบบจำลองการทำงานของมอสเฟต (ก) NMOS (ข) PMOS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมการแสดงความสัมพันธ์ระหว่างกระแสและศักดา สำหรับมอสทรานซิสเตอร์ที่ทำงานในช่วงไม่อิ่มตัว แสดงได้ตามสมการ (2.4)

$$I_D = \beta \left[(V_{GS} - V_T) - \left(\frac{V_{DS}}{2} \right) \right] V_{DS} (1 + \lambda V_{DS}) \quad (2.4)$$

โดย

$$\beta = \frac{K'W}{L}$$

$$K' = \mu_o C_{OX}$$

μ_o คือ ค่าความคล่องตัวของผิว (surface mobility) ของพาหะในช่องทางเดินกระแส (cm²/volt.second)

$C_{OX} = \epsilon_{OX} / t_{OX}$ คือ ค่าความจุไฟฟ้าต่อหนึ่งหน่วยพื้นที่ (capacitance per unit area) ของเกตออกไซด์ (F/cm²)

W คือ ความกว้างประสิทธิผลของแชนแนล (effective channel width)

L คือ ความยาวประสิทธิผลของแชนแนล (effective channel length)

λ คือ channel length modulation parameter (volt⁻¹)

$$V_T = V_{To} + \gamma \left[\sqrt{2|\phi_F| + V_{SB}} - \sqrt{2|\phi_F|} \right] \quad (2.5)$$

$$V_{To} = V_T (V_{SB} = 0) = V_{FB} + 2|\phi_F| + \frac{\sqrt{2q\epsilon_{si} N_{SUB} 2|\phi_F|}}{C_{OX}} \quad (2.6)$$

$$\gamma = \frac{\sqrt{2q\epsilon_{si} N_{SUB}}}{C_{OX}} \quad \text{คือ bulk threshold parameter (volt}^{1/2}\text{)} \quad (2.7)$$

$$\phi_F = \frac{kT}{q} \ln \left(\frac{N_{SUB}}{n_i} \right) \quad \text{คือ strong inversion surface potential (volts)} \quad (2.8)$$

$$V_{FB} = \phi_{GB} - \frac{Q_{SS}}{C_{OX}} \quad \text{คือ flatband voltage (volts)} \quad (2.9)$$

$$\phi_{GB} = \phi_F (\text{substrate}) - \phi_F (\text{gate})$$

$$\phi_F (\text{substrate}) = \frac{kT}{q} \ln \left(\frac{N_{SUB}}{n_i} \right) \quad \text{สำหรับกรณี NMOS ที่มีฐานรองเป็นพี}$$

$$\phi_F (\text{gate}) = \frac{kT}{q} \ln \left(\frac{n_i}{N_{GATE}} \right) \quad \text{สำหรับกรณี NMOS ที่มีเกตเป็น n}^+ \text{ polysilicon}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Q_{ss} คือ ค่าประจุออกไซด์ (oxide charge)

k คือ ค่าคงที่ Boltzmann's $= 1.381 \times 10^{-23} \text{ J/K} = 8.62 \times 10^{-5} \text{ eV/K}$

T คือ อุณหภูมิ (K)

n_i คือ ความหนาแน่นของพาหะชนิด intrinsic $= 1.45 \times 10^{10} \text{ cm}^{-3}$

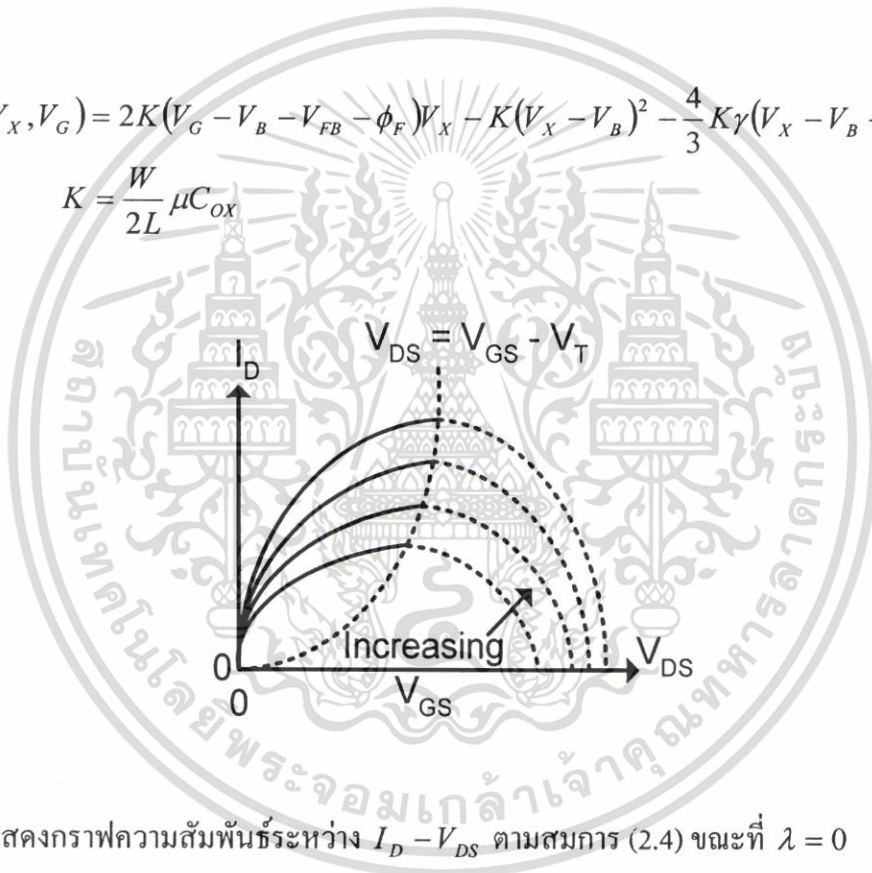
หรือสมการของมอสทรานซิสเตอร์ในช่วงไม้อิ่มตัว สามารถเขียนได้อีกรูปหนึ่งเป็น

$$I_D = F(V_D, V_g) - F(V_s, V_g) \quad (2.10)$$

โดยที่

$$F(V_x, V_g) = 2K(V_g - V_B - V_{FB} - \phi_F)V_x - K(V_x - V_B)^2 - \frac{4}{3}K\gamma(V_x - V_B + \phi_F)^3$$

$$K = \frac{W}{2L} \mu C_{ox}$$



รูป 2.5 แสดงกราฟความสัมพันธ์ระหว่าง $I_D - V_{DS}$ ตามสมการ (2.4) ขณะที่ $\lambda = 0$

สมการ (2.4) และ (2.10) สามารถทำงานได้ในช่วงต่างๆ ขึ้นกับค่า $(V_{GS} - V_T)$ ถ้าค่า $V_{GS} - V_T$ เป็นศูนย์ หรือลมนอสทรานซิสเตอร์จะอยู่ในช่วงคัทออฟ (cut off) ซึ่งเซนแนลจะมีพฤติกรรมแบบเปิดวงจร (open circuit) โดยเขียนความสัมพันธ์ได้เป็น

$$I_D = 0 \quad \text{for } (V_{GS} - V_T) \leq 0 \quad (2.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (2.4) สมมติให้ $\lambda = 0$ นำมาเขียนกราฟได้ตามรูป 2.5 สำหรับค่า $V_{GS} - V_T$ ค่าต่างๆ จุดสูงสุดของกราฟแต่ละเส้นเรียกว่า จุดอิ่มตัว (saturation) โดยค่าต่างๆ ของ V_{DS} ที่เกิดขึ้นที่ค่านี้เรียกว่า ศักดาอิ่มตัว (saturation voltage)

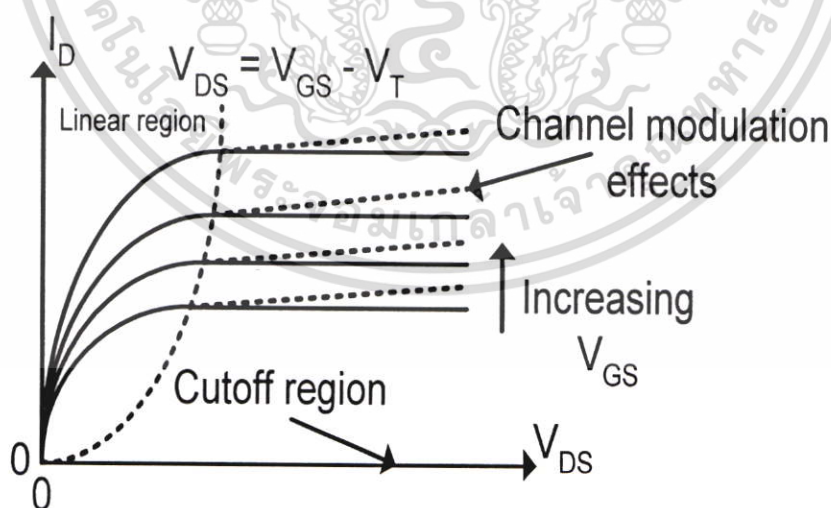
$$V_{DS}(sat) = V_{GS} - V_T \quad (2.12)$$

$V_{DS}(sat)$ เป็นค่าที่แบ่งขอบเขตการทำงาน โดยค่า V_{DS} น้อยกว่า $V_{DS}(sat)$ แล้ว มอสทรานซิสเตอร์จะทำงานในช่วงไม่อิ่มตัว ตามสมการ (2.4) และมีเงื่อนไขว่า

$$0 < V_{DS} \leq (V_{GS} - V_T) \quad (2.13)$$

เมื่อ V_{DS} มีค่ามากกว่า $V_{DS}(sat)$ ช่วงนี้เรียกว่า ช่วงอิ่มตัว (saturation region) ช่วงนี้กระแส I_D ไม่ขึ้นกับ V_{DS} ถ้าสมมติว่าไม่พิจารณาผลของ λ ดังนั้นจะได้รับความสัมพันธ์ตามสมการ (2.14)

$$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}), \quad 0 < (V_{GS} - V_T) \leq V_{DS} \quad (2.14)$$



รูปที่ 2.6 แสดงคุณสมบัติที่ทางออก (output characteristics) ของมอสทรานซิสเตอร์

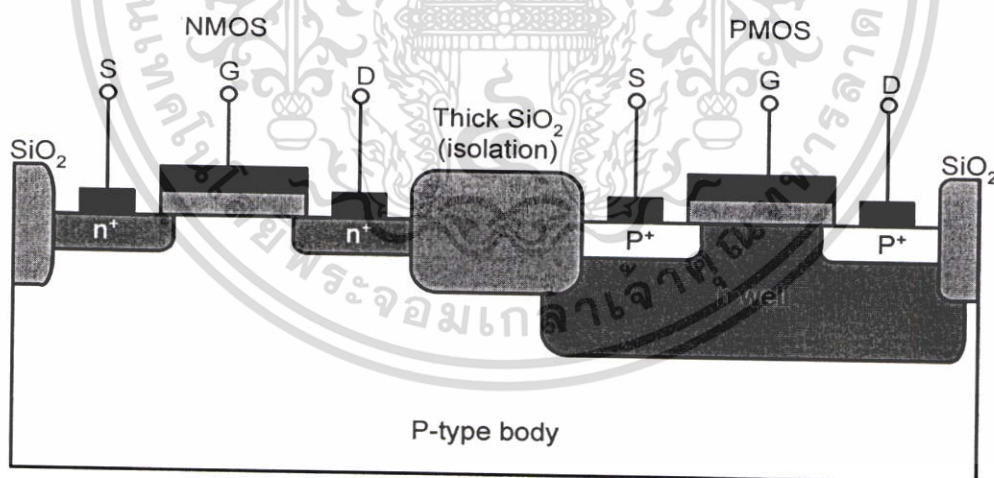
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูป 2.6 แสดงถึงคุณสมบัติที่ทางออก (output characteristics) ของมอสทรานซิสเตอร์ ซึ่งได้จากสมการ (2.4), (2.11), (2.13) และ (2.14) โดยที่เส้นทึบในรูปที่ 2.6 ไม่พิจารณาถึงผลของ λ ($\lambda = 0$) ส่วนเส้นประจะเป็นการพิจารณาผลของ λ ($\lambda \neq 0$)

2.2.3 CMOS

CMOS ย่อมาจาก Complementary MOS เป็นเทคโนโลยีที่ใช้มอสทรานซิสเตอร์ทั้งชนิดเอ็นแชนแนลและพีแชนแนล มาสร้างลงบนฐานรองเดียวกัน แม้ว่าวงจร CMOS จะสร้างได้ยุ่งยากกว่า NMOS แต่ก็มีข้อดีคือ สามารถทำให้ออกแบบวงจรได้อย่างมีประสิทธิภาพ ในปัจจุบัน CMOS มีบทบาทสำคัญมากในเทคโนโลยีวงจรรวมแบบมอส และสามารถใช้ได้ทั้งวงจรรวมเชิงอุปมาน (analog) และวงจรรวมเชิงเลข (digital) เทคโนโลยี CMOS ได้เติบโตขึ้นอย่างรวดเร็ว และนักออกแบบวงจรได้ให้ความสนใจในการออกแบบวงจรโดยใช้ CMOS มากขึ้น และได้มีการแปลงวงจรประยุกต์ (application) จากเทคโนโลยีไบโพลาร์ ไปเป็นเทคโนโลยีแบบ CMOS มากมาย

รูปที่ 2.7 เป็นโครงสร้างแบบ CMOS และอธิบายถึงการสร้าง PMOS และ NMOS บนแผ่นฐานรองเดียวกัน สังเกตว่าขณะนี้ NMOS สามารถสร้างได้โดยตรง PMOS จะสร้างขึ้นได้โดยต้องสร้างบ่อเอ็น (n well) ขึ้นก่อน โดยที่มอสทั้งสองตัวถูกแยกจากกันโดยฉนวนออกไซด์

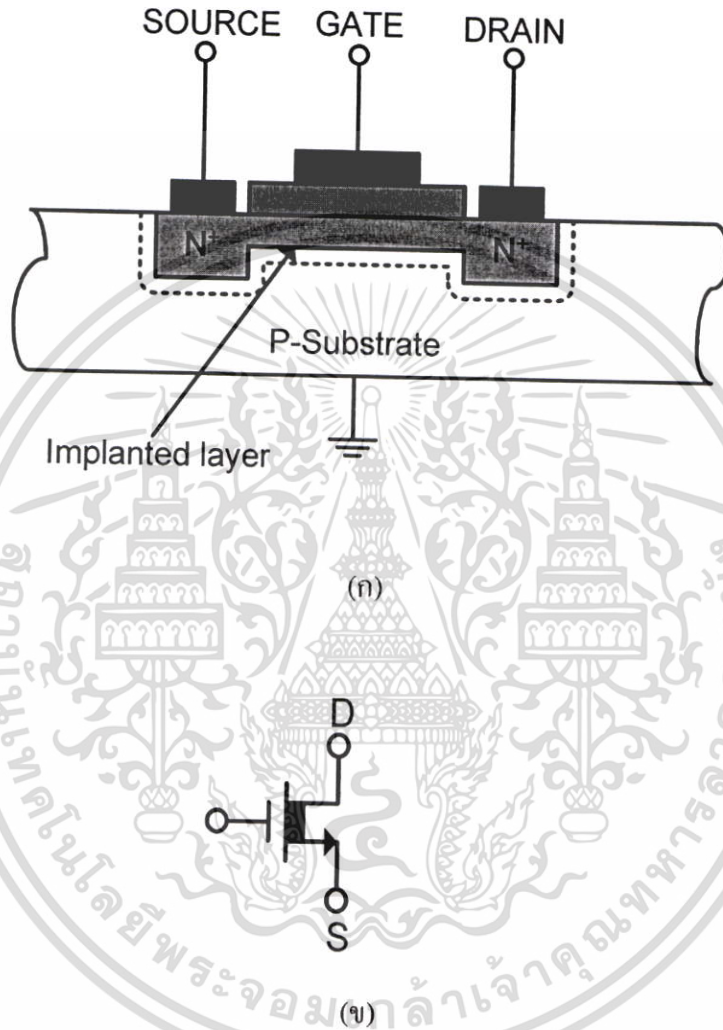


รูปที่ 2.7 โครงสร้างของ CMOS

2.3 มอสเฟทชนิดดีพลีชัน

ทรานซิสเตอร์แบบดีพลีชันชนิดเอ็นแชนแนล มีลักษณะโครงสร้างและสัญลักษณ์ แสดงตามรูป 2.8 โดยส่วนของซอสและเดรนจะถูกสร้างขึ้นโดยการแพร่อะตอมของสารเจือชนิดเอ็น ซึ่งเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีความหนาแน่นสูง เข้าไปในแผ่นผลึกฐานรองของสารกึ่งตัวนำชนิดพี หลังจากนั้นส่วนของ แชนแนลจะถูกสร้างขึ้นด้วยวิธีการอิมพลานเตชัน ซึ่งเป็นวิธีการยิงอะตอมสารเจือเข้าไปในเนื้อสาร กึ่งตัวนำ ลักษณะโครงสร้างอื่นๆ ของทรานซิสเตอร์แบบนี้จะเหมือนกับแบบเอ็นฮานซ์เมนต์ทุก ประการ

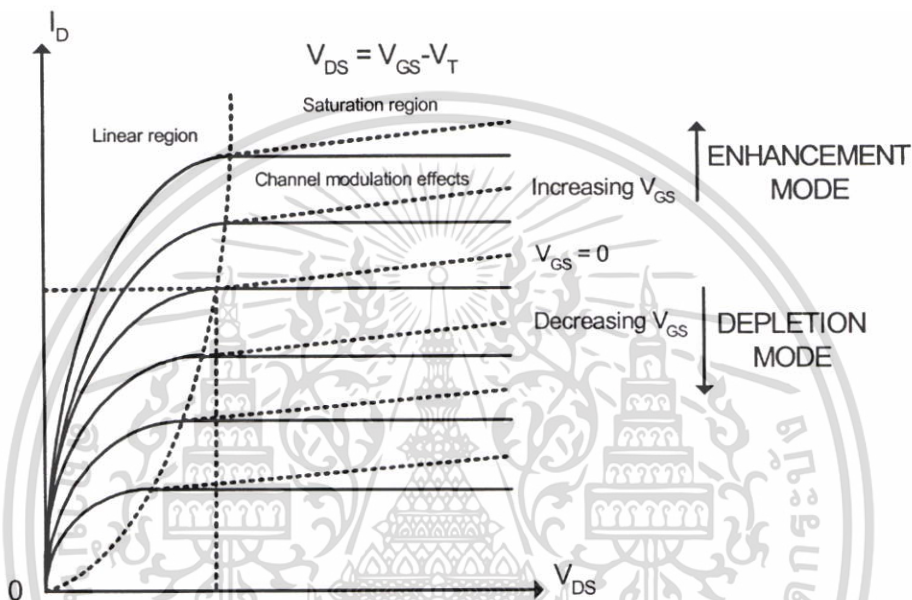


รูป 2.8 มอสทรานซิสเตอร์แบบดีฟิชั่นชนิดเอ็นแชนแนล (ก) โครงสร้าง (ข) สัญลักษณ์

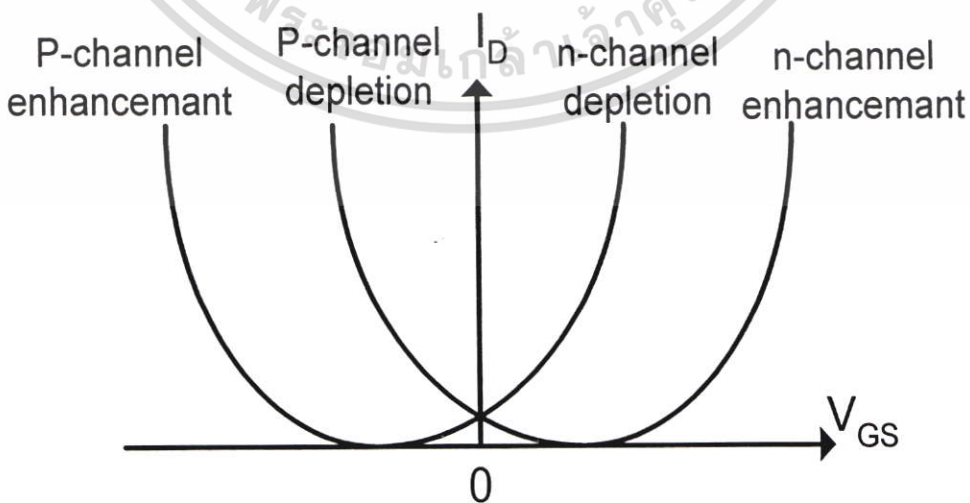
จากลักษณะโครงสร้างในรูปที่ 2.8 (ก) จะเห็นว่าขณะที่แรงดันเกตเป็นศูนย์และแรงดัน ซอสดเรน V_{DS} มีค่าๆ หนึ่ง ก็จะมีกระแสเดรนเกิดขึ้น นั่นคือแม้ว่าไม่มีแรงดันที่เกต กระแสก็จะ สามารถไหลผ่านแชนแนลได้ เนื่องจากแชนแนลได้ถูกสร้างขึ้นมาก่อนแล้ว ซึ่งต่างจากกรณีเอ็น ฮานซ์เมนต์ที่จำเป็นต้องให้แรงดันที่เกตมีค่าๆ หนึ่งเพื่อเหนี่ยวนำให้เกิดแชนแนล

การนำไฟฟ้าและความลึกของแชนแนลจะถูกควบคุมด้วย V_{DS} เหมือนกับกรณีของเอ็น ฮานซ์เมนต์ เมื่อให้ค่า V_{GS} เป็นบวกจะทำให้ความกว้างขึ้น โดยการดึงอิเล็กตรอนเข้ามาสะสมที่ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปเผยแพร่โดยไม่ได้รับอนุญาต ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แซนแนล และทำให้การนำไฟฟ้าดีขึ้น เมื่อค่า V_{GS} เป็นลบอิเล็กตรอนจะถูกผลักออกจากแซนแนล ทำให้แซนแนลแคบลง และการนำไฟฟ้าลดลง ในการทำงานขณะที่ V_{GS} เป็นลบนั้นเรียกว่า การทำงานในช่วงดีพลีชันโหมด เมื่อ V_{GS} เป็นลบบวกขึ้นจนถึงค่าหนึ่ง ซึ่งทำให้อิเล็กตรอนถูกผลักออกไปจากแซนแนลจนหมด (depleted) และแซนแนลหายไป ทำให้กระแส I_D มีค่าเป็นศูนย์แม้ว่า V_{DS} ไม่เป็นศูนย์ก็ตาม โดยค่าที่เป็นลบของ V_{GS} ที่ทำให้แซนแนลหายไปนั่นก็คือ ค่าแรงดันขีดเริ่ม (threshold voltage) ของมอสเฟตแบบดีพลีชันชนิดเอ็นแซนแนล



รูปที่ 2.9 แสดงคุณสมบัติ $I_D - V_{DS}$ ของมอสทรานซิสเตอร์แบบดีพลีชันชนิดเอ็นแซนแนล



รูปที่ 2.10 แสดงคุณสมบัติ $I_D - V_{GS}$ ของมอสเฟตทั้งหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

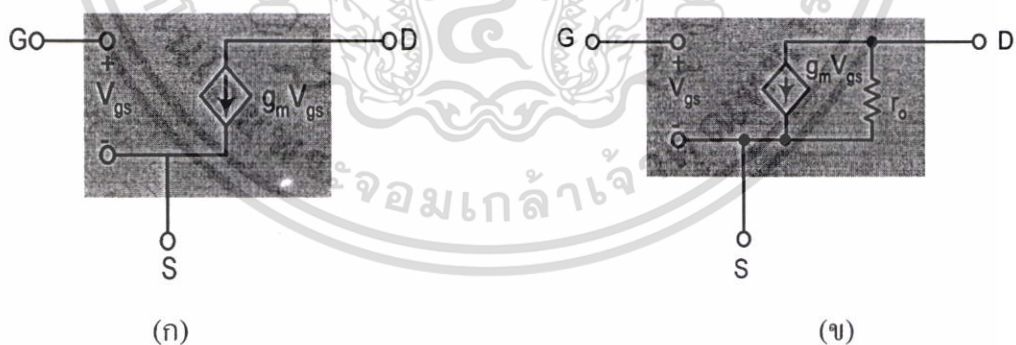
จากรูปที่ 2.9 ได้แสดงถึง [4] คุณสมบัติ $I_D - V_{DS}$ ของมอสทรานซิสเตอร์แบบดีฟลีชันชนิดเอ็นแชนแนล ซึ่งคล้ายกับกรณีของเอ็นฮานซ์เมนต์ ยกเว้นค่า V_T มีค่าเป็นลบสำหรับ NMOS และเป็นบวกสำหรับ PMOS และสามารถทำงานเป็นแบบเอ็นฮานซ์เมนต์ได้ โดยการให้ค่า V_{GS} มีค่าเป็นบวก

กราฟ $I_D - V_{GS}$ ตามรูปที่ 2.10 เป็นการสรุปรวมคุณสมบัติ $I_D - V_{GS}$ ทั้งหมดของมอสเฟตทั้งชนิดการทำงานแบบเอ็นฮานซ์เมนต์โหมดและดีฟลีชันโหมด และชนิดช่องทางเดินกระแสชนิดเอ็นและชนิดพี

2.4 วงจรสมมูลของมอสเฟต

วงจรสมมูล (small-signal equivalent circuit models) ของมอสเฟต เป็นการแทนอุปกรณ์มอสเฟตด้วยวงจรไฟฟ้า เพื่อนำไปใช้การวิเคราะห์ผลตอบสนองหรือพฤติกรรมของสัญญาณขนาดเล็ก โดยพิจารณาแยกกับการวิเคราะห์สัญญาณขนาดใหญ่ ซึ่งพิจารณาเป็นปริมาณทางไฟตรง (dc quantities) ซึ่งได้กล่าวไปแล้วในหัวข้อ 2.2.2

มอสเฟตมีพฤติกรรมเป็น แรงดันควบคุมแหล่งกำเนิดกระแส (voltage – controlled current source) โดยเป็นการให้สัญญาณ v_{gs} และทำให้เกิดกระแส $g_m v_{gs}$ ที่ปลายด้านตรง ความต้านทานที่ทางเข้า (input resistance) มีค่าสูงมากในทางปฏิบัติ ซึ่งในทางอุดมคติถือว่าเป็นอนันต์ ความต้านทานที่ทางออก (ความต้านทานที่มองเข้าไปที่ปลายด้านตรง) มีค่าสูงด้วย ในการพิจารณาอย่างง่าย ๆ จะสมมุติว่ามีค่าเป็นอนันต์ ตามรูปที่ 2.11 (ก)



รูปที่ 2.11 แบบจำลองสัญญาณขนาดเล็กของมอสเฟต (ก) ไม่พิจารณาผลของ λ ขณะทำงาน ในช่วงอิมิตัว (ข) พิจารณาผลของ λ โดยเพิ่มความต้านทานที่ทางออก

ข้อเสียของแบบจำลองสัญญาณขนาดเล็กในรูป 2.11 (ก) คือ จะเป็นการสมมุติว่ากระแสตรงจะอยู่ในช่วงอิมิตัว และไม่ขึ้นกับแรงดันตรง ซึ่งจากหัวข้อที่กล่าวมาข้างต้น พบว่าคุณสมบัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของมอสเฟตในช่วงอิมิต์นั้นจริงๆ แล้วขึ้นอยู่กับ V_{DS} ในลักษณะเชิงเส้นตามสมการ (2.11) ทำให้แบบจำลองได้เปลี่ยนไปเป็นรูป 2.11 (ข) โดยมีตัวต้านทาน (r_o) มาต่ออยู่ระหว่างครนและซอสซึ่งมีค่าประมาณ

$$r_o \cong \frac{|V_A|}{I_D} \quad (2.15)$$

ขณะที่ $V_A = 1/\lambda$ โดยทั่วไปค่า (r_o) อยู่ในช่วง 10 ถึง 1000 กิโลโอห์ม

ค่า (r_o) ที่พิจารณาข้างต้น เป็นการพิจารณามอสทรานซิสเตอร์ที่ทำงานในช่วงอิมิต์ ซึ่งให้ค่าความต้านทานที่ทางออกมีค่ามาก (แขนแนลขาดออกจากกันระหว่างซอสและครน) ขณะที่มอสทรานซิสเตอร์ที่ทำงานในช่วงไม่อิมิต์นั้น ค่าความต้านทานที่ทางออกมีค่าเป็น

$$r_o = \frac{1}{g_{ds}} = \frac{\partial V_{ds}}{\partial I_D} \cong \frac{1}{\beta(V_{GS} - V_T - V_{DS})} \quad (2.16)$$

เราจะพิจารณาพารามิเตอร์ที่สำคัญอีกตัวหนึ่งในการวิเคราะห์สัญญาณขนาดเล็ก คือ ค่าทรานคอนดักแตนซ์ g_m ซึ่งมีค่าแสดงตามสมการ (2.17)

$$g_m = \frac{\partial I_D}{\partial V_{gs}} \quad (2.17)$$

ในกรณีที่มอสทรานซิสเตอร์ทำงานในช่วงไม่อิมิต์ จากสมการ (2.14) จะได้

$$g_m = \sqrt{\frac{2K'W}{L}} |I_D| (1 + \lambda V_{DS}) \cong \sqrt{\frac{2K'W}{L}} |I_D| \quad (2.18)$$

จากสมการ (2.18) พบว่าค่าของ g_m ซึ่งเป็นพารามิเตอร์ของสัญญาณขนาดเล็ก ขึ้นอยู่กับค่ากระแสครน I_D ซึ่งเป็นเงื่อนไขการทำงานของสัญญาณขนาดใหญ่ และในกรณีที่มอสทรานซิสเตอร์ทำงานในช่วงไม่อิมิต์จากสมการที่ (2.4) และ (2.17) จะได้

$$g_m = \frac{K'W}{L} V_{DS} (1 + \lambda V_{DS}) \cong \frac{K'W}{L} V_{DS} \quad (2.19)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

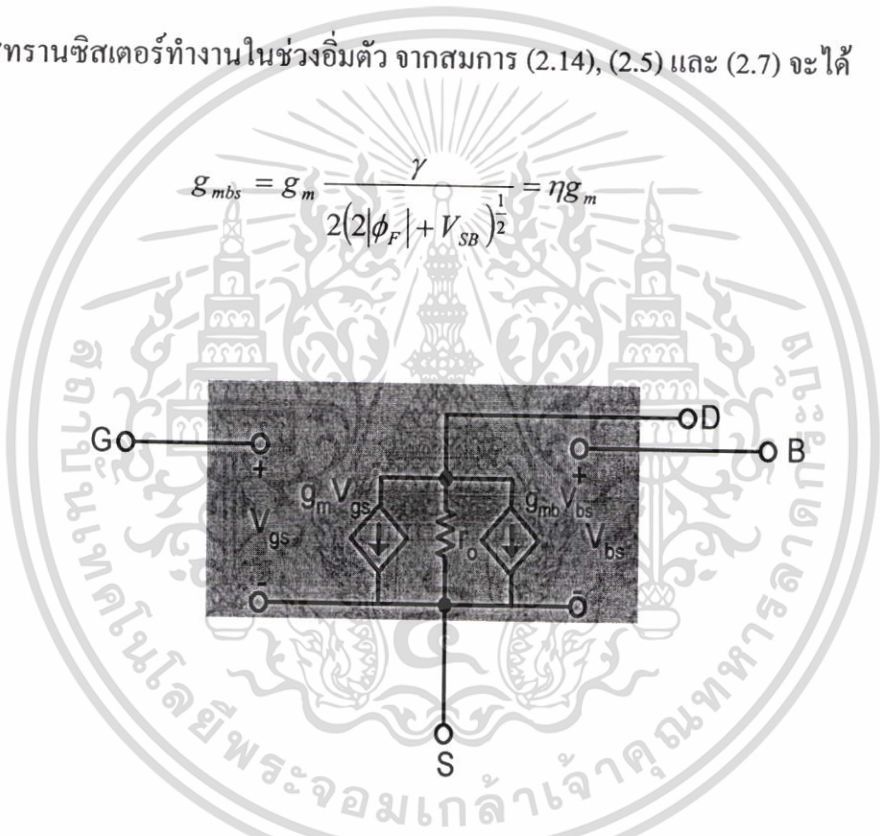
แบบจำลองสัญญาณขนาดเล็กที่ได้กล่าวถึงข้างต้น เป็นแบบจำลองที่ยังไม่พิจารณาผลของฐานรอง (body effect) ซึ่งเกิดขึ้นเมื่อฐานรองไม่ได้ต่อกับปลายด้านซอส และทำให้เกิด V_{bs} ขึ้น แสดงตามรูปที่ 2.12

สัญญาณ V_{bs} จะทำให้เกิดกระแสตรง $g_m v_{bs}$ โดย g_{mb} เป็นค่าทรานคอนดักแตนซ์ที่ฐานรอง (body transconductance)

$$g_m = \frac{\partial I_D}{\partial V_{sb}} \Big|_{\substack{v_{gs} = \text{constant} \\ v_{ds} = \text{constant}}} \tag{2.20}$$

กรณีมอสทรานซิสเตอร์ทำงานในช่วงอิ่มตัว จากสมการ (2.14), (2.5) และ (2.7) จะได้

$$g_{mbs} = g_m \frac{\gamma}{2(2|\phi_F| + V_{SB})^{1/2}} = \eta g_m \tag{2.21}$$



รูปที่ 2.12 แบบจำลองสัญญาณขนาดเล็กของมอสเฟต กรณีที่ฐานรองไม่ต่อกับซอส

กรณีที่ทรานซิสเตอร์ทำงานในช่วงไม่อิ่มตัว จากสมการที่ (2.4), (2.5) และ (2.7) จะได้

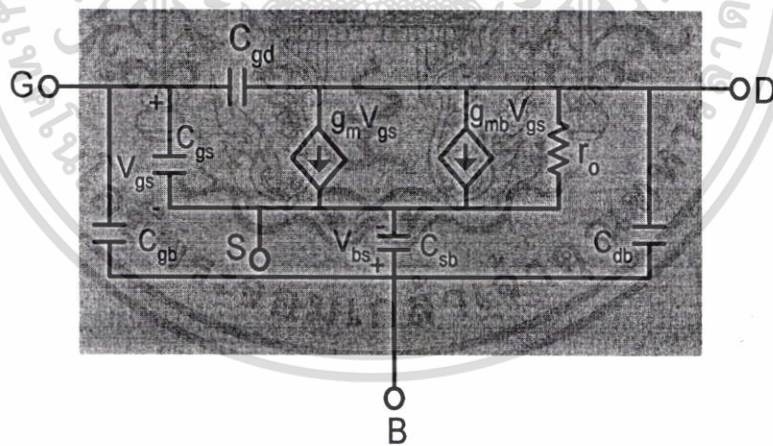
$$g_{mbs} = \frac{\beta \gamma V_{DS}}{2(2|\phi_F| + V_{SB})^{1/2}} \tag{2.22}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 ผลตอบสนองความถี่

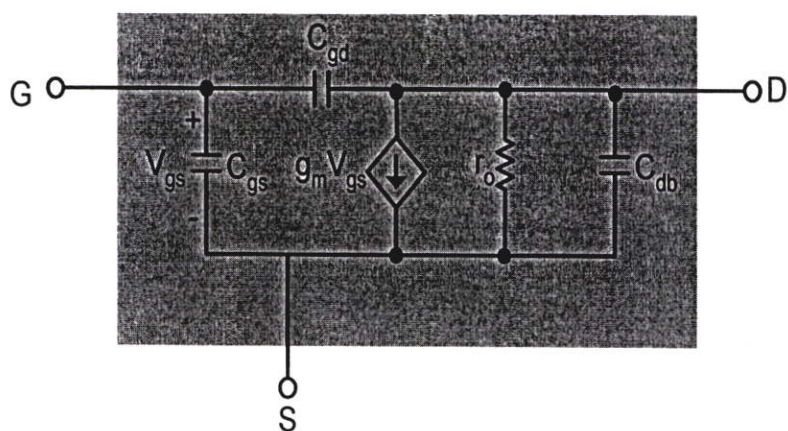
จากหัวข้อที่แล้วซึ่งได้กล่าวถึงวงจรสมมูล หรือแบบจำลองสัญญาณขนาดเล็กของ มอสทรานซิสเตอร์ และในหัวข้อนี้ จะได้เสนอถึงแบบจำลองวงจรสมมูลของมอสเฟท ซึ่งได้รวมเอา ค่าความเก็บประจุ (capacitance) มาพิจารณาด้วย จากรูป 2.13 (ก) ได้แสดงถึงแบบจำลองสัญญาณ ขนาดเล็กของมอสเฟท ซึ่งได้รวมถึงตัวเก็บประจุจำนวนห้าตัว คือ C_{gs} , C_{gd} , C_{gb} , C_{sb} และ C_{db} อย่างไรก็ตามวงจรนี้ค่อนข้างยุ่งยากและซับซ้อนในการวิเคราะห์ด้วยมือ แต่เหมาะสำหรับในการ วิเคราะห์โดยใช้การจำลองการทำงาน โดยใช้โปรแกรมคอมพิวเตอร์ และรูปที่ 2.13 (ข) ได้ แสดงวงจรสมมูลกรณีทีชอสเชื่อมต่อกับฐานรอง ซึ่งวงจรที่ได้มีความสะดวกในการวิเคราะห์มาก ว่าวงจรในรูป 2.13 (ก) มาก แต่อย่างไรก็ตามวงจรในรูป 2.13 (ค) เป็นวงจรที่เหมาะสมในการ วิเคราะห์ด้วยมือมากที่สุด โดยพิจารณาค่าความจุ C_{db} มีค่าน้อยมาก ๆ ซึ่งจะทำให้วงจรที่วิเคราะห์ ได้ง่ายขึ้น

ค่าความจุทั้งห้าที่ได้กล่าวถึงข้างต้น มีเพียงค่าความจุที่เกทชอส C_{gs} เท่านั้นที่มีบทบาท สำคัญที่สุดในบรรดาค่าความจุทั้งห้า และเป็นพื้นฐานในการวิเคราะห์และพิจารณาที่ความถี่สูง ขณะที่ค่าความจุ C_{sb} และ C_{db} เป็นค่าความจุแฝง (parasitic capacitance) ในย่านดีพลีชัน (depletion region) ระหว่างฐานรองกับชอส และฐานรองกับเดรนตามลำดับ และมีค่าเป็น

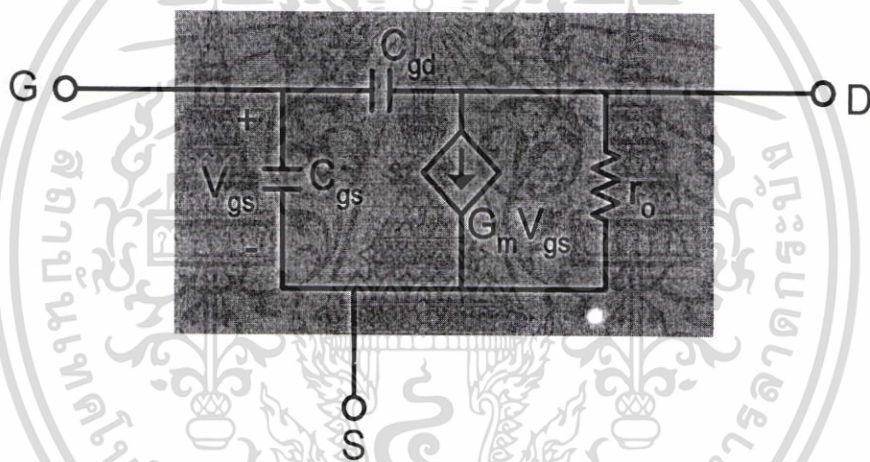


(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)



(ค)

รูปที่ 2.13 (ก) แบบจำลองวงจรสมมูลของมอสเฟตที่ความถี่สูง (ข) วงจรสมมูลสำหรับกรณีชอตต์กับฐานรอน (ค) วงจรสมมูลตามรูป (ข) กรณี C_{db} มีค่าน้อยมาก

$$C_{sb} = \frac{A_s C_{sb0}}{\left(1 + \frac{V_{SB}}{\psi_0}\right)^n} \quad (2.23)$$

$$C_{db} = \frac{A_d C_{db0}}{\left(1 + \frac{V_{DB}}{\psi_0}\right)^n} \quad (2.24)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดย

$n = 2$ กรณีรอยต่อพีเอ็นเป็นแบบขั้นบันได (step junction)

$n = 3$ กรณีรอยต่อพีเอ็นเป็นแบบทางลาด (graded junction)

C_{sbo} และ C_{dbo} เป็นค่าความจุไฟฟ้ากรณี V_{SB} และ V_{DB} มีค่าเป็นศูนย์ ตามลำดับ
 ψ_0 เป็นแรงดันที่รอยต่อพีเอ็นขณะที่แรงดันภายนอกเป็นศูนย์ (built-in potential)
 A_s และ A_d เป็นพื้นที่ของซอสและเดรน รวมถึงพื้นที่ด้านข้าง (sidewall)

ค่าความจุไฟฟ้าระหว่างเกตและฐานรอง C_{gb} เป็นค่าความจุไฟฟ้าแฝงของออกไซด์ (parasitic oxide capacitance) ซึ่งเกิดขึ้นระหว่างชั้นสารทางด้านเกต (โลหะหรือโพลีซิลิกอน) กับฐานรอง โดยค่าความจุไฟฟ้า C_{gb} มีค่าคงที่จริงๆ แล้วค่าความจุไฟฟ้าแฝงชนิดนี้ จะวางตัวตามแนวโพลีซิลิกอนและโลหะบนแผ่นชิพ และจะถูกพิจารณาเฉพาะการจำลองและการคำนวณของวงจร และคุณสมบัติของอุปกรณ์ที่มีความถี่สูง โดยใช้คอมพิวเตอร์ ค่าโดยทั่วไปจะขึ้นอยู่กับความหนาของออกไซด์ และมีค่าอยู่ในช่วง 0.04 ถึง 0.15 เฟมโตฟารัด ต่อตารางไมครอน ของรอยต่อที่เลื่อมล้ำกัน

ค่าความจุไฟฟ้า C_{gs} และ C_{gd} เกิดจากเกตกับซอสและเกตกับเดรน ตามลำดับ โดยที่ C_{ox} เป็นค่าความจุออกไซด์ต่อหนึ่งหน่วยพื้นที่จากเกตถึงเซนแนล ทำให้ค่าความจุไฟฟ้าทั้งหมดข้างได้เกทมีค่าเท่ากับ $C_{ox} WL$ ซึ่งค่านี้เป็นค่าโดยแท้จริงของการทำงานของมอสเฟต และเป็นรูปแบบการใช้งานในการควบคุมให้เกิดการนำไฟฟ้าที่เซนแนล ขณะที่ช่วงที่มอสเฟตทำงานในช่วงไม่อิ่มตัว ค่าความจุไฟฟ้านี้จะแบ่งออกเป็นสองส่วนเท่าๆ กัน ระหว่างซอสและเดรน จะได้

$$C_{gs} = C_{gd} = \frac{1}{2} C_{ox} WL \quad (2.25)$$

ขณะที่มอสเฟตทำงานในช่วงอิ่มตัว เซนแนลจะหดแคบลงจนขาดออกที่ปลายด้านเดรน ซึ่งทำให้แรงดันเดรนมีผลเพียงเล็กน้อยต่อทั้งเซนแนลและประจุที่เกต ดังนั้นส่วนหนึ่งของค่า C_{gd} โดยทั่วไปแล้วมีค่าเป็นศูนย์ในช่วงการทำงานอิ่มตัว ขณะที่อีกส่วนซึ่งเกิดจากค่าความจุแฝงที่ออกไซด์ เนื่องจากบางส่วนของเกตซ้อนทับกับบางส่วนของเดรน โดยค่า C_{gd} มีค่าอยู่ในระดับ 1 ถึง 10 เฟมโตฟารัด

ในการคำนวณค่า C_{gs} ในช่วงอิ่มตัว เราจะต้องคำนวณค่าจำนวนประจุทั้งหมด Q_T ที่อยู่ในเซนแนล จะได้

$$Q_T = \frac{2}{3} WLC_{ox}(V_{GT} - V_T) \quad (2.26)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้น

$$C_{gs} = \frac{\partial Q_T}{\partial V_{gs}} = \frac{2}{3} WLC_{ox} \quad (2.27)$$

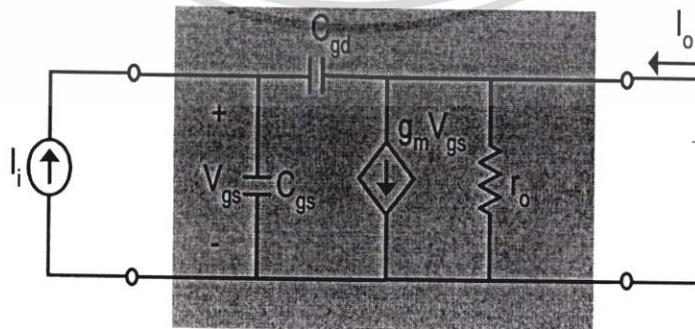
นอกจากนี้ ค่าความจุ C_{gs} ยังต้องกรรวมกับส่วนที่เกิดจากค่าความจุออกไซด์ เนื่องจากพื้นที่บางส่วนของเกตซ้อนทับพื้นที่บางส่วนของซอส

คุณสมบัติที่สำคัญอีกประการหนึ่ง สำหรับการทำงานที่ความถี่สูงของมอสเฟต ที่ทำงานเป็นวงจรขยาย คือ ความถี่ที่มีอัตราขยายเป็นหนึ่ง (unity-gain frequency) f_T โดยมีนิยามว่า เป็นความถี่ที่อัตราขยายกระแสของมอสเฟตที่อยู่ในรูปแบบวงจรซอสร่วม (common source configuration) มีค่าเป็นหนึ่งขณะที่ปัดวงจร (short-circuit) จากรูปที่ 2.14 แสดงแบบจำลองไฮบริด-ไพ (hybrid- π) ของมอสเฟตในลักษณะซอสร่วมระหว่างอินพุตและเอาพุตพอร์ท ในการหาอัตราการขยายกระแสขณะปัดวงจร จะต้องทำการป้อนแหล่งกำเนิดกระแส I_i ที่อินพุตและที่เอาพุตปัดวงจร และทำการหากระแสที่เอาพุตได้

$$I_o = g_m V_{gs} - sC_{gd} V_{gs} \quad (2.28)$$

จากที่กล่าวข้างต้น C_{gd} ที่ค่าน้อยมาก มีผลให้พจน์สุดท้ายของสมการ (2.28) มีค่าเข้าใกล้ศูนย์ แล้วจะได้สมการใหม่ คือ

$$I_o \cong g_m V_{gs} \quad (2.29)$$



รูปที่ 2.14 แสดงการหาอัตราการขยายกระแสขณะปัดวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.15 สามารถแสดง V_{gs} ในพจน์ของกระแสอินพุต I_i ได้

$$V_{gs} = \frac{I_i}{s(C_{gs} + C_{gd})} \quad (2.30)$$

จากสมการ (2.29) และ (2.30) จะได้อัตราขยายกระแสขณะปิดวงจร

$$\frac{I_o}{I_i} = \frac{g_m}{s(C_{gs} + C_{gd})} \quad (2.31)$$

โดยที่ $s = j\omega$ และจะได้ขนาดอัตราขยายกระแสมีค่าเป็นหนึ่งที่ความถี่

$$\omega_T = g_m / (C_{gs} + C_{gd}) \quad (2.32)$$

ดังนั้นความถี่ที่อัตราขยายเป็นหนึ่ง $f_T = \omega_T / 2\pi$ คือ

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})} \quad (2.33)$$

ซึ่งค่าของ f_T แปรผันตามค่า g_m และแปรผกผันกับค่าความจุไฟฟ้าภายในตัวมอสเฟต เมื่อแทนค่า g_m ลงในสมการ (2.18) จะพบว่าค่า f_T จะขึ้นอยู่กับค่ากระแสเดรน I_D ซึ่งสามารถสรุปได้ว่า กระแสเดรนมีส่วนในการทำงานของมอสเฟตที่ความถี่สูง ค่าโดยทั่วไปของ f_T จะมีค่าอยู่ในช่วงประมาณ 100 เมกะเฮิรตซ์ (MHz) สำหรับเทคโนโลยีแบบเก่า (เช่น เทคโนโลยีกระบวนการผลิต CMOS 5 ไมครอน) และมีค่าหลายๆ กิกะเฮิรตซ์ (GHz) สำหรับเทคโนโลยีความเร็วสูง (high-speed technology) ที่ใหม่กว่า (เช่น เทคโนโลยีกระบวนการผลิต CMOS 0.8 ไมครอน)

2.6 แบบจำลองของมอสเฟต

ปัจจุบันในการออกแบบวงจรรวม สามารถทำการออกแบบและทราบถึงผลการออกแบบได้โดยที่ยังไม่ได้ทำการผลิต หรือทำการสร้างวงจรเพื่อทดลองหาพารามิเตอร์ต่างๆ เนื่องจากมีโปรแกรมคอมพิวเตอร์เข้ามาช่วยในการออกแบบ สามารถจำลองการทำงานของวงจรได้ใกล้เคียงกับวงจรที่ได้รับการสร้างขึ้น ทำให้ทราบถึงผลการออกแบบทั้งที่ยังไม่ได้ทำการผลิตจริง ซึ่งโปรแกรมเหล่านี้ในปัจจุบันได้มีบทบาทสำคัญ ในอุตสาหกรรมกรออกแบบวงจรอิเล็กทรอนิกส์เป็นอย่างมาก ช่วยในการประหยัดเวลาและต้นทุนในการผลิตวงจรรวม โปรแกรมที่เป็นที่นิยมใช้กัน

เอกสารนี้เป็นเอกสารลิขสิทธิ์สำหรับการแข่งขันเพื่อชิงทุนให้แก่นิสิต นิสิตหญิง ที่เห็นประโยชน์ของระบบงานที่พัฒนาขึ้นมา
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในปัจจุบันได้แก่ SPICE, HSPICE (ได้รับความนิยอย่างแพร่หลายบนระบบปฏิบัติการ UNIX) และ PSPICE (นิยมใช้กับคอมพิวเตอร์ส่วนบุคคล PC) ซึ่งโปรแกรมเหล่านี้ได้รับการพัฒนาขึ้นจากมหาวิทยาลัย California Berkeley ที่ประเทศสหรัฐอเมริกา

มอสเฟตซึ่งเกิดขึ้นในช่วงใกล้เคียงกันกับโปรแกรม SPICE ได้รับการพัฒนาควบคู่กันมา โดยตลอด และได้มีการแบ่งการพิจารณาแบบจำลอง (MODEL) ของมอสเฟตเป็นสามรูปแบบ ตามความละเอียดของการคำนวณและการพิจารณาผลกระทบ (effect) ต่างๆ ของกระบวนการสร้างมอสเฟต ซึ่งสามารถควบคุมความแตกต่างของแบบจำลองทั้งสามชนิดของมอสเฟต

โดยปกติแบบจำลอง LEVEL 1 ซึ่งได้อ้างอิงถึงแบบจำลอง Shicman-Hodges โดยใช้คณิตศาสตร์พื้นฐานในการคำนวณ ใช้สำหรับการจำลองวงจรอย่างคร่าวๆ ซึ่งไม่ต้องการค่าที่เที่ยงตรงมากนัก ใช้สำหรับมอสเฟตที่มีเซนแนลยาวและเกทออกไซด์หนา ไม่พิจารณาถึงพฤติกรรมเซนแนลที่สั้น (short channel behavior) ใช้แบบจำลองของมอสเฟตที่มีการประมาณจากทฤษฎีมาก อย่างไรก็ตามการประมาณค่าพารามิเตอร์ต่างๆ ตาม LEVEL 1 นี้ มีข้อดีคือ ใช้เวลาในการคำนวณ และประสิทธิภาพของเครื่องคอมพิวเตอร์ไม่มาก ในการจำลองหาประสิทธิภาพของวงจรอย่างคร่าวๆ

แบบจำลอง LEVEL 2 แตกต่างจาก LEVEL 1 ทั้งวิธีการคำนวณค่าความยาวของช่องทางเดินกระแสสัมพัทธ์ (ผลของ λ) และการเปลี่ยนสภาวะจากช่วงไม่อิ่มตัวไปอยู่ในช่วงอิ่มตัว มีประโยชน์สำหรับมอสเฟตที่มีความยาวเซนแนลสั้น ใช้จำนวนของพารามิเตอร์ในการคำนวณมากขึ้น อย่างไรก็ตามถ้าพารามิเตอร์ของ LEVEL 2 ถูกใช้หมด แบบจำลองนี้จะต้องใช้เวลาและประสิทธิภาพของ CPU (Central Processing Unit) อย่างมากในการคำนวณ และบ่อยครั้งประสบปัญหาเกี่ยวกับการ convergence ของ Newton-Raphson algorithm และไม่พิจารณาถึงการช้อนทับที่อาจเกิดขึ้นได้ของบริเวณปลดพาหะ (depletion region) ของซอสเตรนในอุปกรณ์ที่มีเซนแนลสั้นมากๆ ผลของสนามไฟฟ้าทางด้านข้าง (Lateral field effect) ที่มีต่อความคล่องตัวของพาหะ และ drain-induce barrier lowering (DIBL) และทำการพิจารณาผลของเซนแนลที่สั้น (short channel effect) เพียงบางส่วนเท่านั้น

แบบจำลอง LEVEL 3 เป็นแบบจำลองที่ได้แก้ไขข้อบกพร่องต่างๆ ที่ได้กล่าวถึงใน LEVEL 2 โดยพื้นฐานแล้วจะคล้ายคลึงกับ LEVEL 2 ในแง่โครงสร้าง พารามิเตอร์หลายตัวเหมือนกันหรือใกล้เคียงกันมาก แตกต่างกันที่ LEVEL 3 ใช้แบบจำลองกึ่งการทดลอง (semi-empirical model) ใช้แบบจำลองของแรงดันขีดเริ่มที่เพิ่มขึ้น เพิ่มพารามิเตอร์ η ซึ่งใช้อธิบาย DIBL นอกจากนี้แบบจำลอง channel length modulation ที่ใช้ใน LEVEL 1 และ LEVEL 2 ซึ่งใช้ λ จะถูกแทนที่ด้วยแบบจำลองที่ซับซ้อนขึ้นเล็กน้อย ซึ่งเกี่ยวกับพารามิเตอร์ V_{max} และ พารามิเตอร์กึ่งทดลอง (semi-empirical parameter) อีกตัวหนึ่ง และสุดท้ายได้พิจารณาถึงการลดลงของค่าความคล่องตัวของพาหะเมื่อสนามไฟฟ้าด้านข้างมีค่ามาก แบบจำลองใน LEVEL 3 นี้ ใช้ในการจำลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญตให้มาใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรในขั้นสุดท้าย เพื่อให้ได้ค่าประสิทธิภาพและคุณสมบัติต่างๆ ของวงจรให้ใกล้เคียงกับวงจรที่ได้รับการสร้างขึ้น ดังนั้นแบบจำลองใน LEVEL 3 นี้จะคิดทุกผลกระทบที่เกิดขึ้นกับมอสเฟตและพารามิเตอร์ทุกตัว เพื่อให้ได้ค่าต่างๆ ใกล้เคียงความจริงมากที่สุด เพราะฉะนั้นสามารถสรุปได้ว่า แบบจำลอง LEVEL 3 เป็นแบบจำลองที่ละเอียดที่สุด ใช้เวลาและประสิทธิภาพของ CPU มากที่สุด โดยพารามิเตอร์ของมอสเฟตที่ใช้ในโปรแกรม SPICE ได้สรุปไว้ในตารางที่ 2.1



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.1 แสดงพารามิเตอร์ของแบบจำลองมอสเฟตที่ใช้ในโปรแกรม SPICE

Symbol	SPICE keyword	LEVEL	Parameter	Default Value	Typical value	Units
V_{TO}	VTO	1-3	Zero-bias threshold voltage	1.0	1.0	V
K'	KP	1-3	Transconductance parameter	2×10^{-5}	3×10^{-5}	A/V^2
γ	GAMMA	1-3	Body-effect parameter	0.0	0.35	$V^{1/2}$
$2\phi_F$	PHI	1-3	Surface inversion potential	0.6	0.65	V
λ	LAMDA	1-2	Channel-length modulation	0.0	0.02	V^{-1}
t_{ox}	TOX	1-3	Thin oxide thickness	1×10^{-7}	1×10^{-7}	m
N_A	NSUB	1-3	Substrate doping	0.0	1×10^{15}	cm^{-3}
N_{SS}	NSS	1-3	Surface state density	0.0	1×10^{10}	cm^{-2}
N_{FS}	NFS	2,3	Surface-fast state density	0.0	1×10^{10}	cm^{-2}
N_{eff}	NEFF	2	Total channel charge coefficient	1	5	
X_j	XJ	2,3	Metallurgical junction depth	0.0	1×10^4	m
X_{jl}	LD	1-3	Lateral diffusion	0.0	0.8×10^{-6}	m
T_{PG}	TPG	1-3	Type of gate material	1	1	
μ_o	UO	1-3	Surface mobility	600	700	$cm^2/(v.s)$
U_c	UCRIT	2	Critical electric field for mobility	1×10^{-4}	1×10^{-4}	V/cm
U_e	UEXP	2	Exponential coefficient for mobility	0.0	0.1	
U_t	UTRA	2	Transverse field coefficient	0.0	0.5	
V_{max}	VMAX	2,3	Maximum drift velocity of carrier	0.0	5×10^4	m/s
X_{QC}	XQC	2,3	Coefficient of channel charge share	0.0	0.4	
δ	DELTA	2,3	Width effect on threshold voltage	0.0	1.0	
K	KAPPA	3	Saturation field factor	0.2	1.0	
η	ETA	3	Static feedback on threshold voltage	0.0	1.0	
θ	THETA	3	Mobility modulation	0.0	0.05	V^{-1}
α_F	AF	1-3	Flicker-noise exponent	1.0	1.2	
k_F	KF	1-3	Flicker-noise coefficient	0.0	1×10^{-26}	
I_S	IS	1-3	Bulk junction saturation current	1×10^{-14}	1×10^{-15}	A
J_S	JS	1-3	Bulk junction saturation current per square meter	0.0	1×10^{-3}	A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Symbol	SPICE keyword	LEVEL	Parameter	Default Value	Typical value	Units
ψ_o	PB	1-3	Bulk junction potential	0.80	0.75	V
C_J	CJ	1-3	Zero-bias bulk capacitance per square meter	0.0	2×10^{-4}	F/m ²
1/n	MJ	1-3	Bulk junction grading coefficient	0.5	0.5	
C_{JSW}	CJSW	1-3	Zero-bias perimeter capacitance per meter	0.0	1×10^{-9}	F/m
M_{JSW}	MJSW	1-3	Perimeter capacitance grading coefficient	0.33	0.33	
FC	FC	1-3	Forward-bias depletion capacitance coefficient	0.5	0.5	
C_{GBO}	CGBO	1-3	Gate-bulk overlap capacitance per meter	0.0	2×10^{-10}	F/m
C_{GDO}	CGDO	1-3	Gate-drain overlap capacitance per meter	0.0	4×10^{-11}	F/m
C_{GSO}	CGSO	1-3	Gate source overlap capacitance per meter	0.0	4×10^{-11}	F/m
r_D	RD	1-3	drain ohmic resistance	0.0	10.0	Ω
r_S	RS	1-3	Source ohmic resistance	0.0	10.0	Ω

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7 การเปรียบเทียบกับไบโพลาร์

ในหัวข้อนี้เราจะได้ทำการเปรียบเทียบถึงความแตกต่างระหว่างอุปกรณ์มอสทรานซิสเตอร์กับไบโพลาร์ทรานซิสเตอร์ ซึ่งมีข้อแตกต่างที่ชัดเจน แสดงได้ดังนี้

- จำนวนชนิดพาหะในการนำกระแส โดยมอสเฟทจะใช้ในการนำกระแสเพียงชนิดเดียวคือ โฮล (hold) ใน PMOS หรือ อิเล็กตรอน (electron) ใน NMOS ดังนั้นจึงเรียกสิ่งประดิษฐ์สารกึ่งตัวนำชนิดนี้ว่า ยูนิโพลาร์ทรานซิสเตอร์ (unipolar transistor) ซึ่งต่างไปจากกรณีไบโพลาร์ทรานซิสเตอร์ (bipolar transistor) จะใช้จำนวนพาหะในการนำกระแสสองชนิด แบ่งเป็นกระแสของพาหะส่วนใหญ่ (majority carrier) ซึ่งเป็นอิเล็กตรอนสำหรับกรณี npn และเป็นโฮล สำหรับกรณี pnp และกระแสของพาหะส่วนน้อย (minority carrier) ซึ่งเป็นโฮล สำหรับ npn และเป็นอิเล็กตรอนสำหรับกรณี pnp
- ลักษณะโครงสร้างของมอสเฟท จะมีลักษณะสมมาตรทั้งสองทาง (bilateral symmetry) ซึ่งตามโครงสร้างในรูปที่ 2.1 พบว่าที่ปลายเดรนและซอร์สมีความสมมาตรกันสามารถสลับที่กันได้โดยไม่มีผลต่อการทำงานของอุปกรณ์ ต่างกับไบโพลาร์ทรานซิสเตอร์ ซึ่งลักษณะของโครงสร้างไม่สมมาตร ปลายทางด้านอิมิตเตอร์ (emitter) ไม่สามารถสลับปลายด้านคอลเล็กเตอร์ได้ เพราะจะทำให้คุณสมบัติในการทำงานเปลี่ยนไป
- ขั้นตอนการผลิต มอสทรานซิสเตอร์สามารถถูกควบคุมการผลิตให้ได้คุณสมบัติที่ต้องการได้ง่ายกว่า ใช้ขั้นตอนในการผลิตน้อยกว่า ใช้เวลาในการผลิตน้อยกว่า และใช้ต้นทุนในการผลิตต่ำกว่า ซึ่งเป็นคุณสมบัติที่ดีกว่าของมอสเฟทในเชิงพาณิชย์ ขณะที่ไบโพลาร์ควบคุมได้ยากกว่าในเรื่องของความกว้างของเบส ซึ่งมีอิทธิพลที่ซับซ้อนมากกว่า ซึ่งมีผลต่อประสิทธิภาพในการผลิต (yield) ทำให้เกิดต้นทุนในการผลิตสูงกว่า
- ขนาดของอุปกรณ์ มอสทรานซิสเตอร์มีขนาดเล็กกว่าไบโพลาร์ทรานซิสเตอร์ มีผลให้ความหนาแน่นต่อแผ่นซิลิกอนของมอสมีมากกว่าไบโพลาร์ ซึ่งทำให้ลดต้นทุนในการผลิตจำนวนมาก และในปัจจุบันมอสทรานซิสเตอร์จัดเป็นอุปกรณ์สารกึ่งตัวนำที่ได้รับความนิยมมากที่สุด ในการนำมาสร้างเป็นวงจรรวมขนาดใหญ่มาก (VLSI) โดยใช้เทคโนโลยีของ CMOS
- การทำงาน มอสทรานซิสเตอร์ทำงานโดยใช้แรงดันไปควบคุมกระแสที่ทางออก และค่าความต้านทานที่ทางเข้า (input impedance) ของมอสเฟทมีค่ามากๆ เนื่องจากที่อินพุทขาเกตต่ออยู่กับฉนวน (ซิลิกอนไดออกไซด์) ทำให้มีอัตราการสูญเสียกำลังต่ำมาก และสามารถขับมอสเฟทตัวอื่นๆ ได้จำนวนมาก ขณะที่ไบโพลาร์ทรานซิสเตอร์ทำงานโดยใช้กระแสทางเข้าควบคุมกระแสทางออก และความต้านทานที่ทางเข้าก็มีค่าน้อยกว่ากรณีของมอสเฟท ทำให้มีอัตราการสูญเสียกำลังมากกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ความเร็วในการทำงานหรือการตอบสนองความถี่ ไบโพลาร์ทรานซิสเตอร์สามารถทำงานได้เร็วกว่า ตอบสนองความถี่ได้สูงกว่า เนื่องจากมอสทรานซิสเตอร์มีค่าความจุไฟฟ้าทางด้านอินพุตสูง

2.8 บทสรุป

ในบทนี้เป็นการกล่าวถึง ชนิดของมอสเฟต โดยแบ่งตามลักษณะการทำงาน ซึ่งแบ่งได้เป็น มอสเฟตชนิดเอ็นแชนซ์เมนต์โหมด และมอสเฟตชนิดดีพลีชันโหมด อธิบายถึงโครงสร้างและลักษณะการทำงาน การเกิดช่องกระแส แบบจำลองสัญญาณขนาดใหญ่ แบบจำลองสัญญาณขนาดเล็ก เทคโนโลยี CMOS การตอบสนองทางความถี่ของมอสเฟต วงจรสมมูลของมอสทรานซิสเตอร์ ที่ความถี่สูง ซึ่งจะต้องทำการพิจารณาถึงค่าความจุไฟฟ้าต่างๆ ที่เกิดขึ้นจากโครงสร้างของมอสเฟต อิทธิพลของอุณหภูมิที่มีต่อมอสเฟต แบบจำลองของมอสเฟตที่ใช้ในโปรแกรม SPICE ซึ่งในวิทยานิพนธ์ฉบับนี้ได้ใช้โปรแกรม PSPICE version 9.1 ในการจำลองการทำงานของวงจรที่ได้ทำการออกแบบ โดยสิ่งที่ได้กล่าวถึงทั้งหมดนี้จะเป็นพื้นฐานของการออกแบบวงจรโดยใช้มอสเฟต ซึ่งจะได้กล่าวถึงในบทต่อไป

บทที่ 3

ทฤษฎี

3.1 กล่าวนำ

ทฤษฎีการออกแบบวงจรเปรียบเทียบกระแสโดยใช้แรงดันต่ำประสิทธิภาพสูง สำหรับ สัญญาณดิจิทัลในวิทยานิพนธ์นี้ จะประกอบไปด้วย กลุ่มวงจรขนาดเล็กทำหน้าที่ร่วมกันในการทำงานในช่วงแรงดันต่ำๆ เนื้อหาในบทนี้จะได้กล่าวถึงทฤษฎีและคุณสมบัติของวงจรร้อยดังกล่าว ซึ่งได้แก่ วงจรอินเวอร์เตอร์ วงจรสะท้อนกระแสแบบพื้นฐาน ซึ่งการออกแบบนั้นจะอาศัยการทำงานของมอสเฟตที่มีการทำงานอยู่ในช่วงอิมิตัว จากนั้นได้อธิบายถึงหลักการนำวงจรร้อยดังกล่าวมาต่อรวมกันเป็น วงจรเปรียบเทียบกระแสโดยใช้แรงดันต่ำประสิทธิภาพสูง ส่วนสุดท้ายได้ทำการเลียนแบบการทำงานของวงจรร้อยด้วยโปรแกรม PSPICE เพื่อเป็นการทดสอบสมรรถนะการทำงานของวงจรเปรียบเทียบกระแสแรงดันต่ำ โดยใช้ประสิทธิภาพสูง ที่ได้ทำการออกแบบขึ้น

3.2 คอมพารเตเตอร์

ในการประยุกต์ใช้งานทางด้านสัญญาณ ความสามารถในการเปรียบเทียบสัญญาณสองสัญญาณ ที่เหมือนกันนั้นมีความสำคัญเป็นอย่างมาก วงจรคอมพารเตออร์นั้นจะเป็นวงจรที่จะเปรียบเทียบสัญญาณอนาลอกกับสัญญาณอื่นๆ โดยทางด้านเข้าพุทของสัญญาณจะขึ้นอยู่กับสัญญาณทางด้านอินพุทที่มีมาก ในรูป 3.1 แสดงให้เห็นสัญลักษณ์ของวงจรคอมพารเตออร์ โดยที่เราให้สัญญาณทางด้านอินพุทมี 2 สัญญาณและทางก้านเข้าพุทมีสัญญาณออกมา 1 เท่านั้น

3.2.2 คุณสมบัติของคอมพารเตออร์

การทำงานของวงจรคอมพารเตออร์ในทางอุดมคติจะแสดงให้เห็นในรูปที่ 3.2 .ในรูป 3.2 (ก) จะแสดงให้เห็นคุณสมบัติของ noninverting comparator คุณสมบัตินี้สามารถอธิบายได้โดย

$$V_{OUT} = \begin{cases} V_{OH} & V_P \geq V_N \\ V_{OL} & V_P < V_N \end{cases} \quad (3.1)$$

เมื่อ V_{OH} มีค่าสูงกว่าขอบเขตที่กำหนด และ V_{OL} เป็นค่าที่ต่ำกว่าที่กำหนดของแรงดันทางด้านเข้าพุทของวงจรคอมพารเตออร์ คอมพารเตออร์ในรูปที่ 3.2 (ก) เรียกว่า noninverting เพราะว่าค่าของเข้า

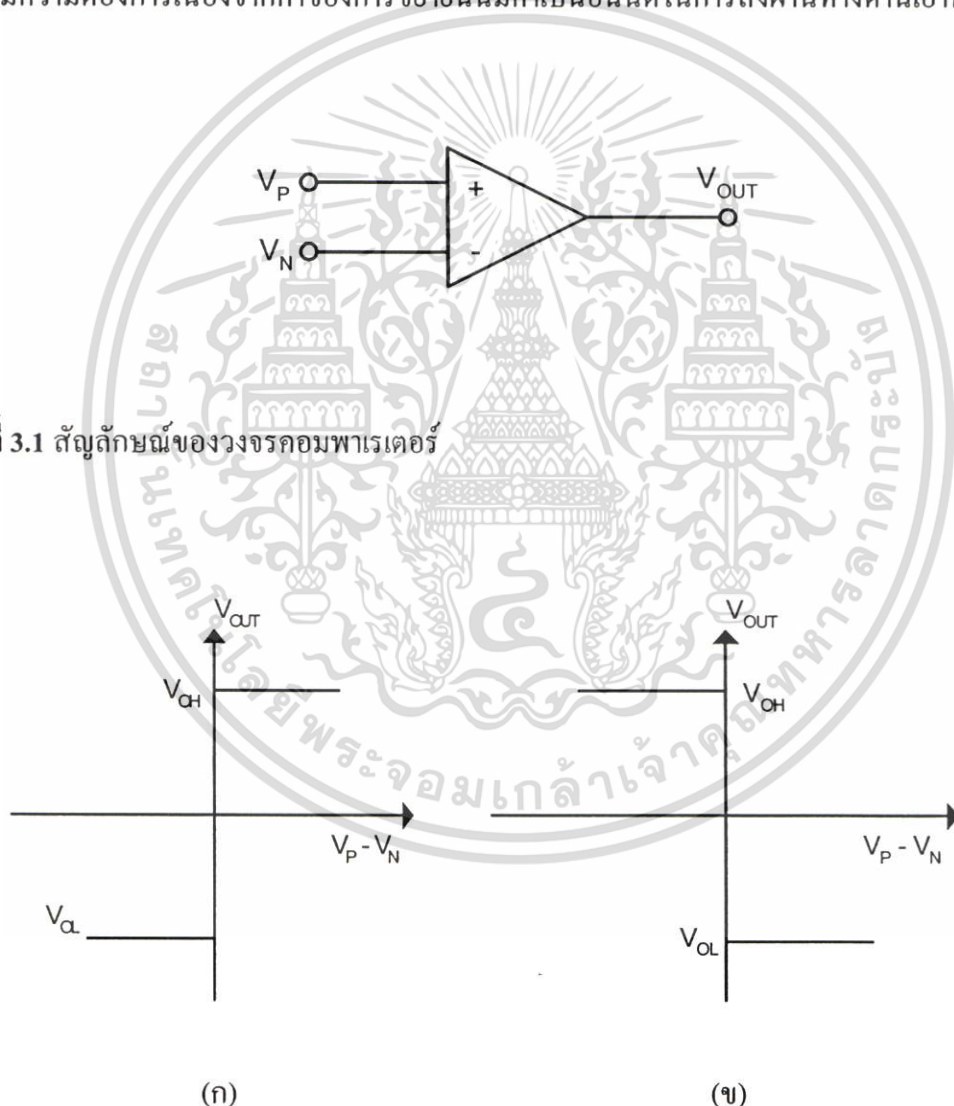
พุดนั้นจากมาจากค่าที่ต่ำๆ และเพิ่มขึ้นสูงสุด เมื่อแรงดัน V_P เปลี่ยนเป็นมากกว่า V_N ในรูป 3.2 (ข) แสดงให้เห็นคอมพารเตอร์แบบ inverting คอมพารเตอร์ชนิดนี้สามารถอธิบายได้โดย

$$V_{OUT} = \begin{cases} V_{OL} & V_P \geq V_N \\ V_{OH} & V_P < V_N \end{cases} \quad (3.2)$$

เมื่อเอาพุดตกลงจากค่าสูงสุดลงมาต่ำสุดเมื่อแรงดัน V_P เปลี่ยนไปโดยมีค่ามากกว่า V_N

คุณสมบัติของคอมพารเตอร์ในรูป 3.2 จะเป็นการวัดในทางอุดมคติซึ่งส่วนใหญ่แล้ววงจรนี้ จะมีความต้องการเนื่องจากค่าของการขยายนั้นมีค่าเป็นอนันต์ในการส่งผ่านทางด้านเข้าพุด

รูปที่ 3.1 สัญลักษณ์ของวงจรคอมพารเตอร์



รูปที่ 3.2 คุณสมบัติการส่งผ่านแรงดันในทางอุดมคติ

(ก) คอมพารเตอร์แบบ noninverting

(ข) คอมพารเตอร์แบบ inverting

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 3.3 แสดงให้เห็นคุณสมบัติการส่งผ่านของวงจรรวมพาราดอร์ โดยที่ค่าของเกนนั้นจะไม่มีค่าเป็นอนันต์ วงจรรวมพาราดอร์แบบ noninverting นั้นจะอธิบายได้โดย

$$V_{OUT} = \begin{cases} V_{OH} & (V_P - V_N) > V_{IH} \\ A_v & V_{IL} \leq (V_P - V_N) \leq V_{IH} \\ V_{OL} & (V_P - V_N) < V_{IL} \end{cases} \quad (3.3)$$

เมื่อแรงดัน V_{IL} และ V_{IH} แสดงให้เห็นค่าของ $(V_P - V_N)$ โดยที่เอาพุทมีค่าเป็น V_{OL} และ V_{OH} ตามลำดับ เมื่อ $|V_P - V_N|$ มีค่าเพิ่มขึ้นจากศูนย์ คอมพาราดอร์แบบ inverting จะแสดงในรูปที่ 3.3 (ข) และอธิบายได้ดังนี้

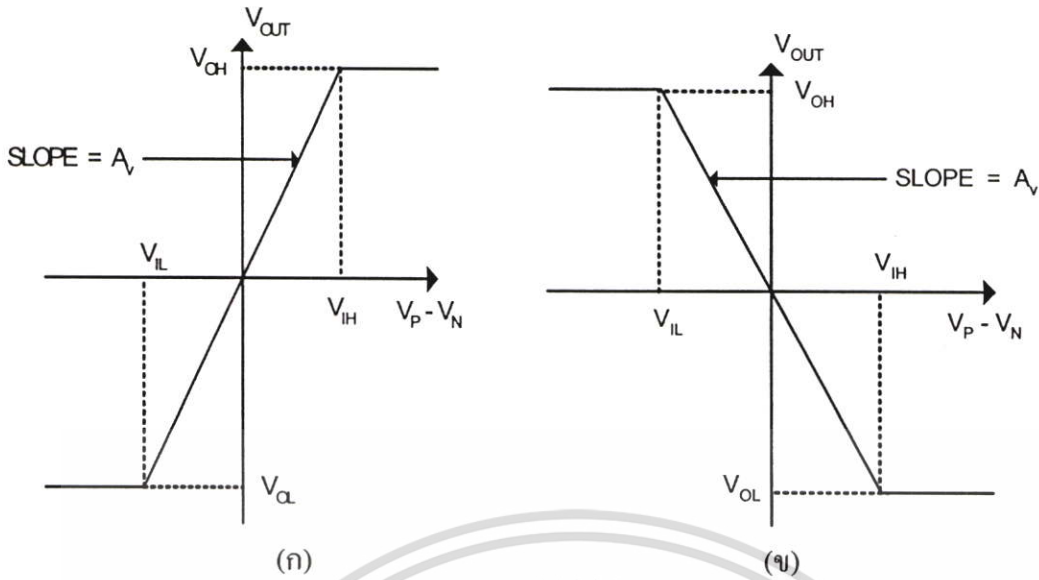
$$V_{OUT} = \begin{cases} V_{OL} & (V_P - V_N) > V_{IH} \\ -A_v(V_P - V_N) & V_{IL} \leq (V_P - V_N) \leq V_{IH} \\ V_{OH} & (V_P - V_N) < V_{IL} \end{cases} \quad (3.4)$$

สมรรถนะของวงจรรวมพาราดอร์สามารถอธิบายได้ดังนี้ (1) แยกวิเคราะห์ประสิทธิภาพและค่าของเทรซโฮล (2) ค่าแรงดันขีดเริ่มทางด้านอินพุท (3) ค่าความเร็วหรือค่าการหน่วงเวลา (4) ค่าของอินพุทที่ต่อร่วมกัน ประสิทธิภาพของคอมพาราดอร์จะกำหนดในเทอมของรูป 3.3 ที่ $V_{IH} - V_{IL}$ มันเป็นการง่ายสำหรับคุณประสิทธิภาพของคอมพาราดอร์ที่สัมพันธ์กับการขยายในวงจรรวมพาราดอร์ให้ค่าของ V_{OH} และ V_{OL} กำหนดโดยค่าของแหล่งจ่ายแรงดัน ประสิทธิภาพ, ΔV , สามารถหาได้จาก [6]

$$\Delta V = \frac{V_{OH} - V_{OL}}{A_v} \quad (3.5)$$

เมื่อ A_v มีค่ามากๆ ประสิทธิภาพนี้จะมีค่าเข้าใกล้อุดมคติในรูป 3.2 เมื่อแรงดันขีดเริ่มทางด้านอินพุท V_{OS} เป็นค่าของแรงดันที่ใช้ระหว่างอินพุทที่ทำให้ V_{OUT} มีค่าเท่ากับศูนย์ เมื่อ V_P และ V_N ต่ออยู่ทั้งคู่ ในรูป 3.4 จะแสดงให้เห็นผลคุณสมบัติการส่งผ่านของค่า V_{OS} ในคอมพาราดอร์แบบ noninverting ในรูป 3.3 (ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

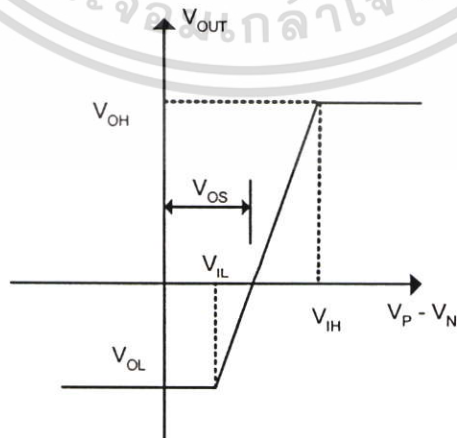


รูปที่ 3.3 คุณสมบัติการส่งผ่านที่ใช้งานจริงของคอมพาราเตอร์

(ก) noninverting

(ข) inverting

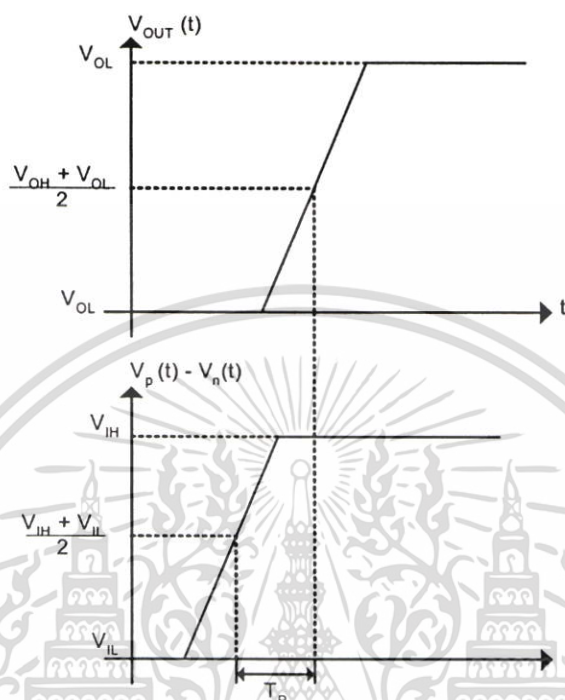
ช่วงการวัดค่าของระยะเวลาของคอมพาราเตอร์จะใช้วิธีการวัดอย่างง่าย โดยส่วนของเข้าพุทที่เปลี่ยนแปลงไปหลังจากค่าเทรชโฮลต์มีค่าเข้าใกล้ทางด้านอินพุท รูป 3.5 แสดงให้เห็นช่วงการตอบสนองของเวลาของ noninverting ในช่วงของเวลา T_p จะเป็นช่วงเวลาระหว่าง เมื่อค่าของ $(V_P - V_N)$ มีค่าเท่ากับศูนย์ ตัวอย่างที่ $0.5(V_{IH} + V_{IL})$ และเมื่อ V_{OUT} มีค่าเท่ากับ $0.5(V_{OH} + V_{OL})$ ค่าพารามิเตอร์นี้มีความสำคัญมากซึ่งมักจะทำการตรวจสอบว่า มีการเปรียบเทียบอย่างไรของคอมพาราเตอร์ต่อช่วงเวลาหนึ่ง ค่าการหน่วงเวลาโดยทั่วไปนั้นจะเปลี่ยนแปลงโดยค่าฟังก์ชันของความความชัน ค่าแอมพิจูดทางด้านอินพุท และค่าที่ต่อร่วมกัน เมื่ออินพุทมีค่ามากๆ หรือค่าความชันสูงมากนั้น ผลที่ได้โดยทั่วไปจะได้ค่าการหน่วงเวลาที่มีค่าน้อย



รูปที่ 3.4 คุณสมบัติการส่งผ่านแรงดันที่ใช้งานของ noninverting

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าของอินพุตที่ต่อร่วมกันของคอมพารเตอรืจะเป็นค่าของแรงดันที่เพิ่มขึ้น เมื่อค่าทางด้านอินพุตมีค่าต่อเนื่อง การวัดค่าความแตกต่างการใช้งานทางด้านอินพุต ในการวิเคราะห์ประสิทธิภาพและแรงดันขีดเริ่มที่เป็นฟังก์ชันของแรงดันทางด้านอินพุต



รูปที่ 3.5 การตอบสนองของเวลาสำหรับคอมพารเตอรืที่ใช้งานจริง

3.3 กลุ่มวงจรย่อย

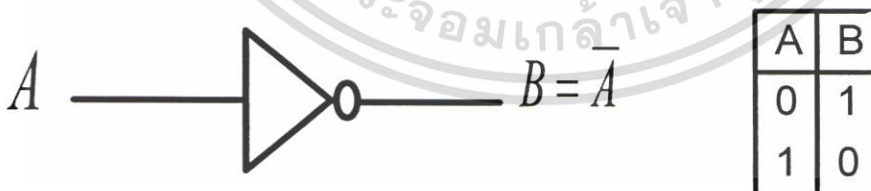
จากที่ได้กล่าวข้างต้น กลุ่มวงจรย่อยที่ใช้ประกอบร่วมกันเพื่อทำหน้าที่สังเคราะห์ฟังก์ชันเปรียบเทียบกับกระแสโดยใช้แรงดันค่าประสิทธิภาพสูง จะสามารถแบ่งออกได้เป็น 2 กลุ่มด้วยกันคือ วงจรอินเวอร์เตอร์ วงจรสะท้อนกระแส ซึ่งสามารถอธิบายการทำงานของแต่ละวงจรได้ดังต่อไปนี้

3.4 วงจรซีมอสอินเวอร์เตอร์

วงจรซีมอสอินเวอร์เตอร์นั้นส่วนใหญ่แล้วจะเป็นวงจรพื้นฐาน การใช้งานทางด้านลอจิกเกตในระบบดิจิทัล ซึ่งจะแสดงการทำงานโดยใช้สมการบูลีนที่มีการเปลี่ยนแปลงทางด้านอินพุต และจะพิจารณาถึงความแตกต่างของคุณสมบัติทางไฟตรงของวงจรซีมอสอินเวอร์เตอร์ ในวงจรจะประกอบไปด้วยทรานซิสเตอร์ชนิดพีเอ็มอสและทรานซิสเตอร์เอ็นเอ็มอส หลักการพื้นฐานของการออกแบบและวิเคราะห์วงจรซีมอสอินเวอร์เตอร์นั้น [4] สามารถนำไปประยุกต์ใช้ได้โดยตรงในส่วนประกอบต่างๆ ของวงจรรวม (VLSI) ในการออกแบบวงจรอินเวอร์เตอร์นั้น ลักษณะพื้นฐานที่

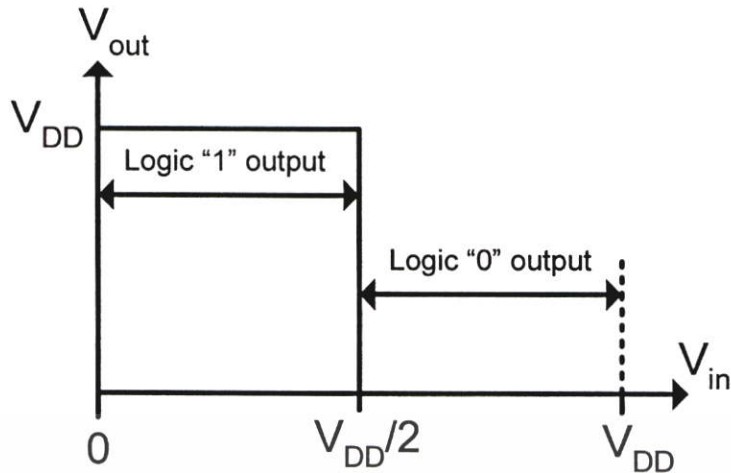
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำคัญสำหรับการออกแบบวงจรระบบดิจิทัล สัญลักษณ์ทางลอจิกและค่าตารางความจริงของ ซิมอสอินเวอร์เตอร์ในทางอุดมคติแสดงให้เห็นในรูปที่ 3.6 คู่ของทางด้านอินพุตที่มีเปลี่ยนแปลง เป็น A และการเปลี่ยนแปลงทางด้านเอาพุตเป็น B จะเป็นการแสดงตัวอย่างในรูปที่ 3.1 โหนดของ แรงดัน โดยเทียบกับกราวด์ การใช้ค่าที่ป้อนบวกของสมการบูลีน (หรือลอจิก) ที่มีค่าเป็น “1” จะ กำหนดให้ค่าแรงดันสูงสุด V_{DD} และ ลอจิกที่เป็น “0” จะกำหนดให้เป็นค่าของแรงดันต่ำสุดโดยมี ค่าเท่ากับศูนย์ คุณสมบัติการส่งผ่านแรงดัน (VTC) ของวงจรอินเวอร์เตอร์ในทางอุดมคติจะแสดง ในรูป 3.7 ในส่วนของแรงดัน V_{th} จะเรียกว่าค่าแรงดันเทรชโฮลด์ของอินเวอร์เตอร์ โดยที่แรงดัน ด้านอินพุตจะอยู่ในช่วงระหว่าง 0 และ $V_{th} = V_{DD}/2$ แรงดันเอาพุตจะมีค่าเท่ากับ V_{DD} (ลอจิก “1”) แรงดันเอาพุตเปลี่ยนจาก V_{DD} ไป 0 ก็ต่อเมื่อทางด้านอินพุตมีค่าเท่ากับ V_{th} สำหรับแรงดัน ทางด้านอินพุตที่อยู่ระหว่าง V_{th} และ V_{DD} แรงดันทางด้านเอาพุตจะมีค่าเป็น 0 (ลอจิก “0”) ดังนั้น เมื่อแรงดันทางด้านอินพุตจะอยู่ในช่วง $0 < V_{in} < V_{th}$ จะอธิบายได้โดยค่าของวงจรซิมอส อินเวอร์เตอร์ในอุดมคติซึ่งมีค่าลอจิกเป็น “0” ในขณะที่แรงดันทางด้านอินพุตอยู่ในช่วงระหว่าง $V_{th} < V_{in} < V_{DD}$ จะอธิบายได้ด้วยสภาวะที่เป็นลอจิก “1” คุณสมบัติไฟตรงของวงจรอินเวอร์เตอร์ ที่ใช้งานจริงจะเห็นได้ชัดถึงความแตกต่างของการเปลี่ยนแปลงในแต่ละระดับ จากคุณสมบัติในทาง อุดมคติในรูป 3.7 แสดงให้เห็นถึงการตรวจสอบค่าความถูกต้องและการเปลี่ยนแปลงของรูปแบบที่ เหมาะสมของ VTC สำหรับการเปลี่ยนแปลงรูปแบบอินเวอร์เตอร์ ซึ่งค่าความถูกต้องจะมี ความสำคัญในส่วนของกระบวนการในการออกแบบ



รูป 3.6 สัญลักษณ์ทางลอจิกและค่าตารางความจริงของวงจรอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 3.7 คุณสมบัติการส่งผ่านแรงดัน (VTC) ของซีมอสอินเวอร์เตอร์ทางอุดมคติ

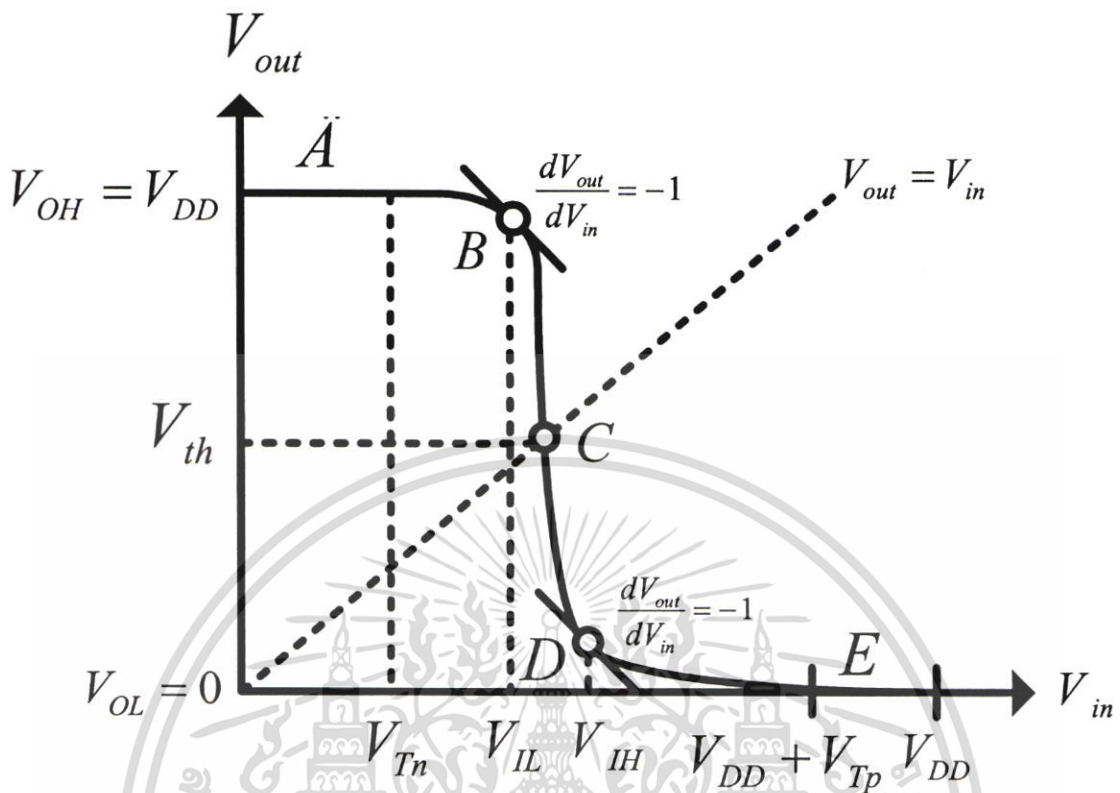
3.5 คุณสมบัติการส่งผ่านแรงดัน

จากการใช้กฎของกระแสเคอร์เซอร์พ (KCL) ในวงจรตัวอย่างนี้ พิจารณากระแสที่ไหลจะมีค่าเท่ากับกระแสที่ขาเดรนเสมอ ดังสมการที่ 3.6

$$I_D(V_{in}, V_{out}) = I_L(V_L) \quad (3.6)$$

ในการอธิบายคุณสมบัติการส่งผ่านแรงดันทางด้านเข้าพุท V_{out} สมการของแรงดัน V_{in} ภายใต้สภาวะไฟตรงจะหาได้จากสมการที่ 3.6 สำหรับค่าแรงดันอินพุทที่เปลี่ยนแปลงไป คุณสมบัติการส่งผ่านแรงดัน (VTC) [5,6] ในการใช้งานจริงของวงจรมอสอินเวอร์เตอร์เอ็นมอส จะแสดงในรูปที่ 3.8 เราสามารถพิสูจน์ค่าของสมบัติที่สำคัญในลักษณะเฉพาะการส่งผ่านแรงดันนี้ได้

รูปแบบโดยทั่วไปของคุณสมบัติการส่งผ่านแรงดัน (VTC) ในรูป 3.8 จะมีคุณสมบัติคล้ายกันกับคุณสมบัติการส่งผ่านแรงดันซีมอสอินเวอร์เตอร์ในอุดมคติที่แสดงในรูป 3.7 อย่างไรก็ตาม ความสำคัญต่างๆ ที่แตกต่างกันนั้นคือการพิจารณาในบางส่วนของสิ่งที่ได้สำหรับระดับของแรงดันอินพุทในช่วงต่ำๆ ค่าแรงดันทางด้านเข้าพุท V_{out} จะมีค่าเท่ากับแรงดัน V_{OH} (output high voltage) ในกรณีนี้ ทรานซิสเตอร์เอ็นมอสจะอยู่ในช่วงคัทออฟ (cut-off) จะทำให้ไม่มีกระแสไหลผ่าน เพราะฉะนั้นแรงดันที่ไหลผ่านอุปกรณ์ไหลจะลดลงและจะมีค่าแมกนิจูด (magnitude) เพียง



รูปที่ 3.8 คุณสมบัติการส่งผ่านแรงดันของอินเวอร์เตอร์เอ็นมอสที่ใช้งานจริง

เล็กน้อย และค่าแรงดันทางด้านเข้าพุทจะมีค่าสูง เมื่อแรงดันอินพุท V_{in} มีค่าเพิ่มขึ้น ทรานซิสเตอร์เอ็นมอสจะเริ่มนำกระแสที่ขาเดรน และแรงดันทางด้านเข้าพุทก็จะเริ่มลดลง ในการสังเกตการลดลงของแรงดันทางด้านเข้าพุทนั้นจะยังไม่แสดงให้เห็นในทันที ซึ่งต่างจากเส้นตรงที่ลดลงสำหรับอินเวอร์เตอร์ในอุดมคติ (VTC) แต่จะค่อยๆลดลงและจะค่อยๆลดลงไปจนมีค่าอินฟินิตี้ (infinity) เราแยกวิเคราะห์แรงดันทั้งสองจุดบนเส้นกราฟนี้ เมื่อคุณลักษณะเฉพาะของเส้น slope $V_{out}(V_{in})$ จะกลายเป็นมีค่าเท่ากับ (-1)

$$\frac{dV_{out}}{dV_{in}} = -1 \quad (3.7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สถานะที่ค่าแรงดันทางด้านอินพุตมีค่าต่ำๆ นี้จะเรียกว่า แรงดันต่ำทางด้านอินพุต V_{IL} และแรงดันอินพุตที่มีค่ามากๆ สถานะนี้จะเรียกว่า แรงดันสูงทางด้านอินพุต V_{IH} ของแรงดันทั้งสองนี้จะแสดงให้เห็นบทบาทที่สำคัญในการพิจารณา noise margins ของวงจรรีเลย์เตอร์ ซึ่งจะอธิบายในหัวข้อถัดไป ซึ่งเป็นเหตุผลสำหรับการเลือกจุดที่สำคัญของแรงดัน ที่จะพิจารณาในการทนต่อการรบกวนของสภาพแวดล้อม

เมื่อแรงดันทางด้านอินพุตเพิ่มขึ้น แรงดันทางด้านเอาพุตก็จะลดลงอย่างจนมีค่าเข้าใกล้ค่าแรงดัน V_{OL} (output low voltage) เมื่อแรงดันอินพุตมีค่าเท่ากับแรงดัน V_{OH} ค่าแรงดันทรานซิสเตอร์ของอินเวอร์เตอร์ V_{th} จะพิจารณาการส่งผ่านแรงดัน เมื่อ $V_{in} = V_{out}$ ในคุณสมบัติการส่งผ่านแรงดัน (VTC) ดังนั้นผลรวมของของการวิเคราะห์ค่าแรงดันทั้งห้าจุดได้แก่ $V_{OL}, V_{OH}, V_{IL}, V_{IH}$ และ V_{th} คุณสมบัติในการทำงานของแรงดันทางด้านอินพุตและเอาพุตสำหรับวงจรรีเลย์เตอร์ เราจะให้คำนิยามสำหรับการวิเคราะห์ค่าแรงดันตั้งแต่อันดับหนึ่งถึงสี่แสดงให้เห็นข้างล่างนี้

V_{OH} = ค่าแรงดันทางด้านเอาพุตมีค่าสูงสุดขณะที่เอาพุตมีค่าระดับลอจิกเป็น “1”

V_{OL} = ค่าแรงดันทางด้านเอาพุตมีค่าต่ำสุดขณะที่เอาพุตมีค่าระดับลอจิกเป็น “0”

V_{IL} = ค่าแรงดันทางด้านอินพุตมีค่าต่ำสุดซึ่งอธิบายได้ด้วยลอจิก “0”

V_{IH} = ค่าแรงดันทางด้านอินพุตมีค่าสูงสุดซึ่งอธิบายได้ด้วยลอจิก “1”

ในการกำหนดค่าที่แสดงให้เห็นนี้จะหมายถึงระดับลอจิกในวงจรรีเลย์เตอร์จะไม่แสดงในการวิเคราะห์การเปลี่ยนแปลงค่าแรงดัน แต่จะค่อนข้างตรงกับค่าแรงดันในระดับวงจรรีเลย์เตอร์ เมื่อแรงดันทางด้านอินพุตอยู่ในช่วงระหว่างแรงดันต่ำๆ ในระบบ (โดยเทียบกับกราวด์) ดังนั้นที่ระดับแรงดันทางด้านเอาพุตในช่วงที่แรงดันสูงที่เหมาะสมของระบบและค่าของแรงดันเอาพุต V_{OH} นี้จะแทนค่าด้วยลอจิก “1” โดยที่ค่านี้จะแสดงให้เห็นคุณสมบัติการส่งผ่านแรงดันของอินเวอร์เตอร์ในรูปที่ 3.8 ความสามารถในการทำงานของวงจรรีเลย์เตอร์นั้น จะแสดงการทำงานของสัญญาณอินพุตภายใต้ค่าของแรงดันแต่ละลอจิก ซึ่งมีระดับลอจิกเป็น “0” และ “1” ในวงจรรีเลย์เตอร์ ซึ่งมีความทนทานต่อการรบกวนของสัญญาณจากภายนอก โดยเฉพาะอย่างยิ่งความทนทานต่อการเปลี่ยนแปลงของระดับสัญญาณภายใต้สภาพแวดล้อม วงจรที่เกิดการรบกวนนั้นสามารถทำให้ผลที่ได้ของสัญญาณมีประสิทธิผลลดลง

3.6 Noise Margin

เกณฑ์ที่สามารถทนต่อสัญญาณรบกวนได้ดีนั้น [7] หมายถึงถ้ามีสัญญาณรบกวนเข้ามามีผลต่อสัญญาณ ทำให้สัญญาณนั้นมีค่าเบี่ยงเบนไปจากเดิม แต่ถ้ายังอยู่ในช่วงๆ หนึ่งสัญญาณนั้นก็ยังคงรักษาสถานะนั้นๆ ไว้ได้ ซึ่งช่วงหรือค่าความไวของเกณฑ์ต่อสัญญาณรบกวนนั้น แสดงโดย Noise Margin เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Margin ซึ่งมี 2 ชนิดคือ NM_L (noise margin low) และ NM_H (noise margin high) ที่แสดงสถานะ “0” และ “1” ตามลำดับ โดยที่

$$NM_H = V_{OH\ min} - V_{IH\ min} \quad (3.8)$$

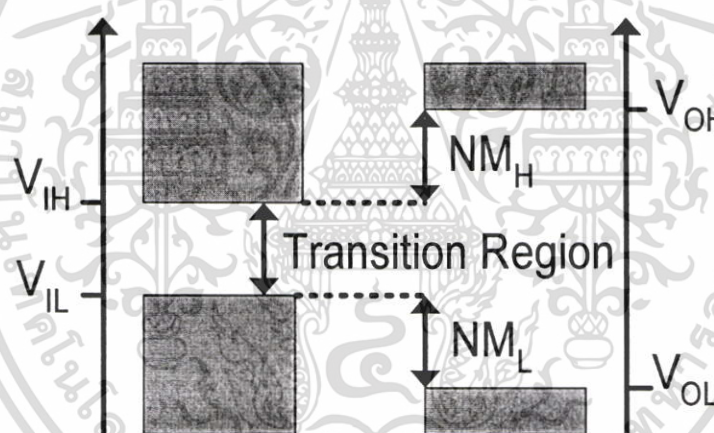
$$NM_L = V_{IL\ max} - V_{OL\ max} \quad (3.9)$$

เมื่อ $V_{OH\ min}$ = minimum HIGH output voltage

$V_{OL\ min}$ = minimum LOW output voltage

$V_{IH\ max}$ = maximum HIGH output voltage

$V_{IL\ max}$ = maximum LOW output voltage



รูปที่ 3.9 แสดงค่า noise margin

ค่าทั้งสองนี้สามารถใช้พิจารณาการส่งผ่านและรับสัญญาณระหว่างอุปกรณ์ได้ด้วย ซึ่งแสดงได้ดังรูปที่ 3.9 จะเห็นว่าค่า NM_H และ NM_L จะต้องมีค่าเป็นบวกเสมอ และควรจะมีขนาดใหญ่ที่สุดเท่าที่จะเป็นไปได้

3.7 หลักการทำงานของวงจร

ในรูปที่ 3.9 แรงดันทางด้านอินพุตจะต่ออยู่ปลายของขาเกททั้งสองของทรานซิสเตอร์เอ็นมอสและทรานซิสเตอร์พีมอส ทรานซิสเตอร์ทั้งสองจะทำหน้าที่ขับสัญญาณทางด้านอินพุต เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยตรง V_{in} ฐานของทรานซิสเตอร์เอ็นมอสจะต่ออยู่กับกราวนด์ โดยที่ฐานของทรานซิสเตอร์พีมอสจะต่ออยู่กับแหล่งจ่ายแรงดัน V_{DD} ในรูปแบบของการไบอัสย้อนกลับของรอยต่อของเดรนและซอส ซึ่ง $V_{SB} = 0$ สำหรับอุปกรณ์ทั้งสอง สามารถดูได้จากวงจรในรูปที่ 3.5

$$\begin{aligned} V_{GSN} &= V_{in} \\ V_{DSN} &= V_{out} \end{aligned} \quad (3.10)$$

และทำนองเดียวกัน

$$\begin{aligned} V_{GS,p} &= -(V_{DD} - V_{in}) \\ V_{DS,p} &= -(V_{DD} - V_{out}) \end{aligned} \quad (3.11)$$

เราจะวิเคราะห์โดยการพิจารณาตัวอย่างของกรณีทั้งสอง เมื่อแรงดันอินพุตมีค่าน้อยกว่าแรงดันเทรชโฮลของทรานซิสเตอร์เอ็นมอส $V_{in} < V_{Tn}$ ทรานซิสเตอร์เอ็นมอสจะอยู่ในช่วงกัทออฟ (cutoff) ในเวลาเดียวกัน ทรานซิสเตอร์พีมอสจะทำงานในสภาวะเชิงเส้น ซึ่งกระแสที่ขาเดรนของทรานซิสเตอร์ทั้งสองจะมีค่าเท่ากัน โดยมีค่าประมาณศูนย์โวลต์

$$I_{D,n} = I_{D,p} = 0 \quad (3.12)$$

แรงดันที่ขาเดรน-ซอส ของทรานซิสเตอร์พีมอสจะมีค่าเป็นศูนย์เช่นเดียวกัน และแรงดันทางเข้าพุท V_{OH} จะมีค่าเท่ากับแหล่งจ่ายแรงดัน

$$V_{out} = V_{OH} = V_{DD} \quad (3.13)$$

ในทางกลับกัน เมื่อแรงดันอินพุตมีค่ามากกว่า $(V_{DD} + V_{TP})$ ทรานซิสเตอร์พีมอสจะ turn off ในกรณีนี้ ทรานซิสเตอร์เอ็นมอสจะทำงานในสภาวะเชิงเส้น แต่แรงดันที่ขาเดรน-ซอสจะมีค่าเท่ากับศูนย์ แรงดันทางเข้าพุทของวงจรจะเป็น

$$V_{out} = V_{OL} = 0 \quad (3.14)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราจะพิจารณาการทำงานของทรานซิสเตอร์เอ็นมอสและพีมอส สมการของแรงดันทางค่านอินพุท และทางค่านเอาพุทเมื่อทรานซิสเตอร์เอ็นมอสทำงานในช่วงอิ่มตัว ถ้า $V_{in} > V_{Tn}$ และถ้าสภาวะที่ตามมาเป็น

$$V_{DS,n} \geq V_{GS,n} - V_{TO,n} \Leftrightarrow V_{out} \geq V_{in} - V_{TO,n} \quad (3.15)$$

ทรานซิสเตอร์พีมอสทำงานในช่วงอิ่มตัว แม้ว่า $V_{in} < (V_{DD} + V_{TO,p})$ ดังนั้น

$$V_{DS,p} \leq V_{GS,p} - V_{TO,p} \Leftrightarrow V_{out} \leq V_{in} - V_{TO,p} \quad (3.16)$$



รูปที่ 3.10 วงจรซีมอสอินเวอร์เตอร์

สภาวะทั้งสองของอุปกรณ์ที่อยู่ในช่วงอิ่มตัวในรูปที่ 3.8 แสดงให้เห็นถึงคุณสมบัติการส่งผ่านแรงดัน เราพิจารณาสภาวะที่ต่างกันทั้งห้าสภาวะ ตั้งแต่สภาวะ A จนถึงสภาวะ E ความแตกต่างที่เหมือนกันในสภาวะเริ่มต้น ตารางข้างล่างแสดงให้เห็นถึงสภาวะเหล่านี้และวิเคราะห์แรงดันและระดับแรงดันทางค่านเอาพุท A เมื่อ $V_{in} < V_{TO,n}$ ทรานซิสเตอร์เอ็นมอสจะอยู่ในช่วงคัทออฟและแรงดันทางเอาพุทจะมีค่าเท่ากับ $V_{OH} = V_{DD}$ เมื่อแรงดันทางค่านอินพุทมีค่าเข้าใกล้ $V_{TO,n}$

ตารางที่ 3.1 แสดงสภาวะการทำงานในช่วงต่างๆ ของวงจรมอสอินเวอร์เตอร์

Region	V_{IN}	V_{OUT}	nMOS	pMOS
A	$< V_{TN}$	V_{OH}	Cut-off	Linear
B	V_{IL}	High- V_{OH}	Saturation	Linear
C	V_{th}	V_{th}	Saturation	Saturation
D	V_{IH}	low $\approx V_{OL}$	Linear	Saturation
E	$> (V_{DD} - V_{TP})$	V_{OL}	Linear	Cut-off

(จะเข้าสู่สภาวะ B) ทรานซิสเตอร์เอ็นมอสจะเริ่มนำกระแสในช่วงอิมิตัวและแรงดันทางเข้าพุทจะเริ่มลดลง การวิเคราะห์แรงดัน V_{IL} ซึ่งจะมีค่าเท่ากับ $(dV_{out}/dV_{in}) = -1$ ซึ่งอยู่ในสภาวะ B และแรงดันทางเข้าพุทจะค่อยๆ ลดลงอย่างต่อเนื่องทรานซิสเตอร์พีมอสจะเริ่มเข้าสู่ช่วงอิมิตัวที่ซึ่งอยู่ในสภาวะ C ซึ่งดูได้จากรูปที่ 3.8 ซึ่งเป็นค่าแรงดันทรานซิสโตน เมื่อ $V_{in} = V_{out}$ จะอยู่ในช่วงสภาวะ C เมื่อแรงดันเข้าพุท V_{out} ลดลงมีค่าต่ำกว่า $(V_{in} - V_{TO,n})$ การทำงานของทรานซิสเตอร์เอ็นมอสจะเริ่มเข้าสู่สภาวะเชิงเส้น โดยที่มีลักษณะคล้ายกันกับสภาวะ D ในรูป 3.7 และพิจารณาแรงดันที่จุด V_{IH} กับ $(dV_{out}/dV_{in}) = -1$ ซึ่งมีลักษณะที่เหมือนกัน สุดท้ายในสภาวะ E แรงดันอินพุท $V_{in} > (V_{DD} + V_{TO,p})$ ทรานซิสเตอร์พีมอสจะอยู่ในช่วงคัทออฟ และค่าแรงดันทางด้านเข้าพุท $V_{OL} = 0$ ในหัวข้อนี้จะวิเคราะห์การทำงานของซิมอสอินเวอร์เตอร์ในทางไฟฟ้าสถิต โดยการคำนวณจากการวิเคราะห์แรงดันที่สภาวะต่างๆ ของคุณสมบัติการส่งผ่านแรงดัน (VTC) โดยสภาวะที่กำหนดให้เมื่อแรงดัน $V_{OH} = V_{DD}$ และ $V_{OL} = 0$ สำหรับวงจรมอสอินเวอร์เตอร์ ดังนั้นเราจะพิจารณาค่าของ V_{IL}, V_{IH} และการสวิชชิงแรงดันทรานซิสโตนของอินเวอร์เตอร์ V_{th}

3.7.1 การคำนวณค่า V_{IL}

จากนิยามของคุณสมบัติการส่งผ่านแรงดัน (VTC) ความชันของเส้นกราฟที่สภาวะนี้มีค่าเท่ากับ (-1) โดยที่ $dV_{out}/dV_{in} = -1$ เมื่อแรงดันอินพุท $V_{in} = V_{IL}$ ในกรณีนี้ทรานซิสเตอร์เอ็นมอสจะทำงานในช่วงอิมิตัว โดยที่ทรานซิสเตอร์พีมอสจะทำงานในช่วงเชิงเส้น จากค่าของกระแส $I_{D,n} = I_{D,p}$ เราจะได้สมการของกระแสดังนี้

$$\frac{k_n}{2} (V_{GS,n} - V_{TO,n})^2 = \frac{k_p}{2} [2(V_{in} - V_{TO,n})V_{DS,p} - V_{DS,p}^2] \quad (3.17)$$

จากสมการ (3.5) และ (3.6) สามารถนำกลับมาเขียนใหม่ได้เป็น

$$\frac{k_n}{2}(V_{in} - V_{TO,n})^2 = \frac{k_p}{2} [2(V_{in} - V_{DD} - V_{TO,p})(V_{out} - V_{DD}) - (V_{out} - V_{DD})^2] \quad (3.18)$$

ในการแก้สมการอนุพันธ์สถานะค่าของ V_{IL} เราจะแบ่งขนาดทั้งสองในสมการ (3.18) ในความสัมพันธ์ของ V_{in}

$$k_n(V_{in} - V_{TO,n}) = k_p \left[(V_{in} - V_{DD} - V_{TO,p}) \left(\frac{dV_{out}}{dV_{in}} \right) + (V_{out} - V_{DD}) - (V_{out} - V_{DD}) \left(\frac{dV_{out}}{dV_{in}} \right) \right] \quad (3.19)$$

การแทนค่า $V_{in} = V_{IL}$ และ $(dV_{out}/dV_{in}) = -1$ ในสมการ (3.13) เราจะได้

$$k_n(V_{IL} - V_{TO,n}) = k_p(2V_{out} - V_{IL} + V_{TO,p} - V_{DD}) \quad (3.20)$$

การวิเคราะห์ค่าแรงดัน V_{IL} สามารถหาได้จากฟังก์ชันของแรงดันทางด้านเข้าพุท V_{out} คือ

$$V_{IL} = \frac{2V_{out} + V_{TO,p} - V_{DD} + k_R V_{TO,n}}{1 + k_R} \quad (3.21)$$

เมื่อค่า k_R หาได้จาก

$$k_R = \frac{k_n}{k_p} \quad (3.22)$$

สมการนี้จะอธิบายพร้อมกับสมการของ KCL (3.18) ได้ค่าที่เป็นตัวเลขของ V_{IL} และแรงดันทางด้านเข้าพุท V_{out} ในการแก้สมการตามค่าความเป็นจริงและจะไม่ต้องการตัวเลขที่ซ้ำกันในกรณีที่ผ่านมา ดังนั้นจะไม่มีผลเกิดขึ้นกับการไบอัสของทรานซิสเตอร์

3.7.2 การคำนวณค่าของ V_{IH}

เมื่อแรงดันทางด้านอินพุทมีค่าเท่ากับ V_{IH} ทรานซิสเตอร์เอ็นมอสทำงานในสถานะเชิงเส้น และทรานซิสเตอร์พีมอสจะอยู่ในช่วงอิ่มตัว จากการใช้กฎ KCL ทางด้านเข้าพุทเราจะได้สมการเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{k_n}{2} [2(V_{GS,n} - V_{TO,n})V_{DS,n} - V_{DS,n}^2] = \frac{k_p}{2} (V_{GS,p} - V_{TO,p})^2 \quad (3.23)$$

จากสมการ (3.10) และ (3.11) นำมาเขียนใหม่ได้เป็น

$$\frac{k_n}{2} [2(V_{in} - V_{TO,n})V_{out} - V_{out}^2] = \frac{k_p}{2} (V_{in} - V_{DD} - V_{TO,p})^2 \quad (3.24)$$

ค่าที่ต่างกันของด้านทั้งสองของสมการ (3.23) จะสัมพันธ์กันกับค่าแรงดัน V_{in}

$$k_n \left[2(V_{in} - V_{TN}) \left(\frac{dV_{out}}{dV_{in}} \right) + V_{Oout} - V_{out} \left(\frac{dV_{out}}{dV_{in}} \right) \right] = k_p (V_{in} - V_{DD} - V_{TP}) \quad (3.25)$$

แทนสมการ $V_{in} = V_{IH}$ และ $(dV_{out}/dV_{in}) = -1$ ใน (3.19) จะได้

$$k_n (-V_{IH} + V_{TO,n} + 2V_{out}) = k_p (V_{IH} - V_{DD} - V_{TO,p}) \quad (3.26)$$

การวิเคราะห์ค่าแรงดัน V_{IH} สามารถหาได้จากสมการของ V_{out} สมการที่ได้จะเป็น

$$V_{IH} = \frac{V_{DD} + V_{TO,p} + k_n(2V_{out} + V_{TO,n})}{1 + k_R} \quad (3.27)$$

สมการนี้สามารถอธิบายได้พร้อมกันกับสมการของ KCL (3.18) ซึ่งเป็นค่าของ V_{IH} และ V_{out}

3.7.3 การหาค่าของ V_{th}

ในวงจรอินเวอร์เตอร์ค่าแรงดันเทรชโฮลจะหาได้จาก $V_{th} = V_{in} = V_{out}$ ซึ่งซีมอสอินเวอร์เตอร์ได้แสดงให้เห็นค่า noise margins และรูปแบบการเปลี่ยนแปลงรูปร่างของ VTC ค่าแรงดันเทรชโฮลอินเวอร์เตอร์ จะแสดงให้เห็นพารามิเตอร์ที่สำคัญที่มีคุณสมบัติทางไฟตรงของวงจรอินเวอร์เตอร์เมื่อ $V_{in} = V_{out}$ ทรานซิสเตอร์ทั้งสองจะอยู่ในช่วงอิ่มตัว ดังนั้นเราสามารถเขียนสมการ KCL ได้ดังนี้

$$\frac{k_n}{2} (V_{GS,n} - V_{TO,n})^2 = \frac{k_p}{2} (V_{GS,p} - V_{TO,p})^2 \quad (3.27)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่า $V_{GS,n}$ และ $V_{GS,p}$ ในสมการ (3.27) ที่เหมือนกับ (3.10) และ (3.11) จะเป็น

$$\frac{k_n}{2}(V_{in} - V_{TO,n})^2 = \frac{k_p}{2}(V_{in} - V_{DD} - V_{TO,p})^2 \quad (3.28)$$

ในสมการนี้จะอธิบายสำหรับค่าแรงดันอินพุต V_{in}

$$V_{in} \left(1 + \sqrt{\frac{k_p}{k_n}} \right) = V_{TN} + \sqrt{\frac{k_p}{k_n}} (V_{DD} + V_{TO,p}) \quad (3.29)$$

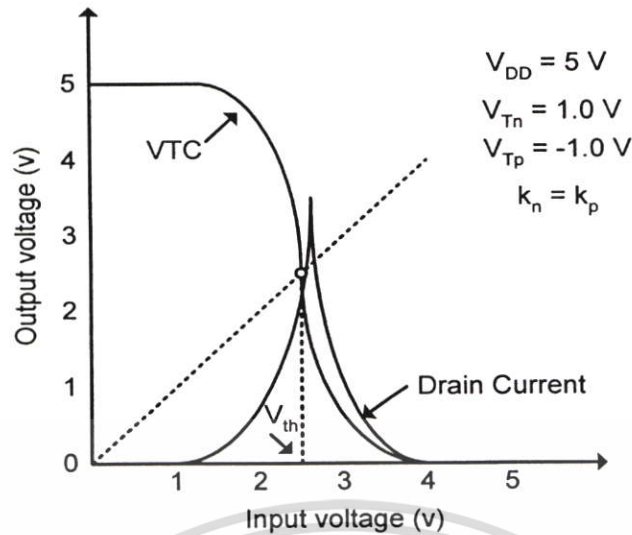
สุดท้ายค่าแรงดันทรานซิสเตอร์ (สวิชชิงทรานซิส) V_{th} หาได้จาก

$$V_{th} = \frac{V_{TO,n} + \sqrt{\frac{1}{k_R}} (V_{DD} + V_{TO,p})}{\left(1 + \sqrt{\frac{1}{k_R}} \right)} \quad (3.30)$$

ค่าแรงดันทรานซิสเตอร์หาได้จาก $V_{th} = V_{in} = V_{out}$ เมื่อแรงดันทางด้านอินพุตมีค่าเท่ากับ V_{th} อย่างไรก็ตามเราจะหาแรงดันทางด้านเอาพุตสามารถหาค่าตามความเป็นจริงได้ในช่วง $(V_{th} - V_{TO,n})$ และ $(V_{th} - V_{TO,p})$ ในการวิเคราะห์ค่าแรงดันภายใต้เงื่อนไขจากภายนอก ค่าความจริงหาได้โดยตรงจากคุณลักษณะของ VTC ในส่วนที่คล้ายกันกับขอบเขตสภาวะ C ในรูป จะกลายเป็นรูปที่สมบูรณ์ถ้าไม่พิจารณา channel length modulation effect $\lambda = 0$ อีกกรณีหนึ่งถ้า $\lambda > 0$ คุณลักษณะของ VTC ในช่วงสภาวะ C จะแสดงให้เห็นถึงขอบเขต เพียงแต่ค่าความชันจะมีค่ามาก

การกำหนดค่าต่าง ๆ นั้นชิมอสอินเวอร์เตอร์จะไม่แสดงให้เห็น เส้นกราฟของกระแสจากแหล่งจ่าย และคิดว่ามีการรั่วไหลน้อยๆ ของกระแสทรานซิสเตอร์เริ่มต้น เมื่อแรงดันอินพุตในแต่ละตัวของทรานซิสเตอร์มีค่าน้อยกว่า $V_{TO,n}$ หรือมากกว่า $V_{DD} + V_{TO,p}$ ทรานซิสเตอร์พิมอสและเอ็นมอสจะนำกระแสมีค่าไม่เป็นศูนย์ อีกนัยหนึ่งคือช่วงระหว่างจากค่าแรงดันต่ำไปสูงและจากสูงไปต่ำของทรานซิสเตอร์เช่น ในสภาวะ B,C และ D สามารถมีค่าสูงสุดเมื่อ $V_{in} = V_{th}$ เส้นกราฟของกระแสมีค่าสูงสุดเมื่อทรานซิสเตอร์ทั้งสองอยู่ในสภาวะอิ่มตัว ในรูปที่ 3.11 แสดงให้เห็นคุณสมบัติการส่งผ่านแรงดันของวงจรชิมอสอินเวอร์เตอร์และกระแสจากแหล่งจ่ายซึ่งเป็นประสิทธิภาพของแรงดันด้านอินพุต

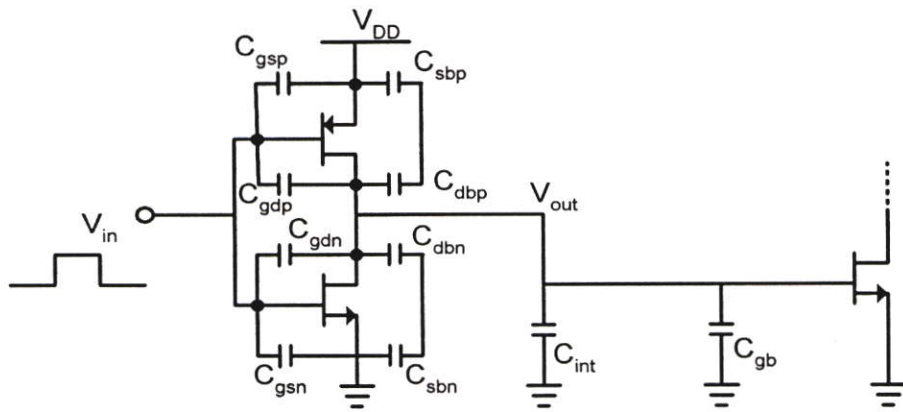
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.11 รูปแบบของ VTC และกระแสจากแหล่งจ่ายของวงจรซีมอสอินเวอร์เตอร์

3.8 คุณลักษณะการทำงานของซีมอสอินเวอร์เตอร์ทางไฟฟ้าสถิต

ในการทำงานของซีมอสอินเวอร์เตอร์ในทางไฟฟ้าสถิตนั้น คุณลักษณะการสวิชชิงในวงจรดิจิทัลโดยเฉพาะวงจรอินเวอร์เตอร์ สิ่งที่เราขาดไม่ได้ในการพิจารณาความเร็วในการทำงานทั้งหมดของระบบดิจิทัล คือความต้องการถึงประสิทธิภาพในการทำงานของระบบดิจิทัล โดยปกติแล้ว ออกแบบวงจรจะแสดงให้เห็นถึงความสำคัญของรายละเอียดต่างๆ เช่น ความเร็วในการสวิชชิงของวงจรจะต้องพิจารณาและให้ได้ผลที่ดีที่สุด ในรูปแบบของการออกแบบวงจร พิจารณาการต่อแบบแคสเคดของวงจรซีมอสอินเวอร์เตอร์ทั้งสองในรูปแบบ ค่าประจุของประจุจะสัมพันธ์กันกับมอสเฟตแต่ละตัวที่แสดงให้เห็น เมื่อความสำคัญของประจุ C_{gd} และ C_{gs} ที่สอดคล้องกันที่ขาเกต ซึ่ง C_{db} และ C_{sb} เป็นค่าของประจุที่ขึ้นอยู่กับแรงดัน ส่วนประจุ C_{gb} จะประกอบไปด้วยประจุออกไซด์บางๆ ที่บริเวณขาเกต นอกจากนี้เราจะพิจารณาค่าของประจรรวมที่ต่ออยู่ภายใน C_{int} ในการต่อระหว่างอินเวอร์เตอร์ทั้งสองนี้จะแสดงให้เห็นถึงประจุที่เป็นแบบโลหะหรือโพลิซิลิกอน โดยสมมุติให้สัญญาณรูปคลื่นสี่เหลี่ยมป้อนเข้าทางด้านอินพุทของอินเวอร์เตอร์ โดยที่เราต้องการดูพฤติกรรมในเวลาที่ยกที่ของแรงดันทางด้านเอาพุท V_{out}



รูปที่ 3.12 วงจรอินเวอร์เตอร์ต่อแบบคาสเคด

สิ่งที่เห็นได้ชัดคือปัญหาในการคำนวณรูปแบบของแรงดันทางด้านเข้าพุทที่มีความถูกต้องที่ยาก ในวงจรตัวอย่างนี้จะมีความสัมพันธ์ที่สมมูลกัน เพราะว่าค่าที่ไม่เป็นเชิงเส้นของค่าคาปาซิแตนซ์ที่ขึ้นอยู่กับแรงดันที่เกิดขึ้น ทำให้การแก้ปัญหานี้ โดยประการแรกจะต้องรวมค่าของประจุที่เห็นในรูป 3.7 ค่าของประจุที่เป็นเชิงเส้นนำมารวมกันในส่วนที่ต่ออยู่ระหว่างเข้าพุทของอินเวอร์เตอร์และกราวนด์ ทางด้านเข้าพุทที่รวมกันนี้จะเรียกว่า โหลดคาปาซิแตนซ์ C_{load}

$$C_{load} = C_{gdn} + C_{gdp} + C_{dbn} + C_{dbp} + C_{int} + C_{gb} \quad (3.31)$$

เครื่องหมายบางอย่างที่เป็นส่วนประกอบของปรสิตในประจุจะแสดงในรูปที่ 3.7 จะไม่แสดงให้เห็นถึงค่าของประจุที่รวมกันแล้ว โดยเฉพาะ C_{sbn} และ C_{sbp} ซึ่งจะไม่มีผลในคุณสมบัติทางไดนามิกของวงจรซึ่งแรงดัน V_{sb} ของทรานซิสเตอร์ทั้งสองจะมีค่าเท่ากัน โดยมีค่าเป็นศูนย์เสมอ ประจุ C_{gsn} และ C_{gsp} จะไม่รวมอยู่ในสมการที่ 3.1 เพราะว่าจะต่ออยู่ระหว่างโหนดทางด้านอินพุทและกราวนด์ (หรือแหล่งจ่าย) ในเทอมของ C_{dbn} และ C_{dbp} ในสมการ 3.31 จะมีค่าเท่ากันกับการเชื่อมต่อของประจุ ในการคำนวณใช้สำหรับการเปลี่ยนแรงดันเข้าพุทโดยเฉพาะ ส่วนแรกของซิมอสอินเวอร์เตอร์ที่แสดงกับค่าโหลดทั้งหมดที่รวมกัน C_{load} ในรูป 3.12 ปัญหาในการคำนวณการตอบสนองทางไดนามิกสามารถทำให้ง่าย ในความเป็นจริง ปัญหาของการตอบสนองของอินเวอร์เตอร์ในทางไดนามิกจะลดลงซึ่งการหาเวลา charge-up และ charge-down ของประจุนี้ ซึ่งจะทำให้การคายประจุและชาร์ตประจุผ่านทรานซิสเตอร์ตัวใดตัวหนึ่ง การคำนวณค่าการหน่วงเวลาของ C_{load} อาจจะมีมากขึ้นไปเล็กน้อยจากค่าตามความเป็นจริงของการหน่วงในอินเวอร์เตอร์ แต่จะไม่พิจารณาถึงข้อบกพร่องในค่าที่ใกล้เคียงของ first-order

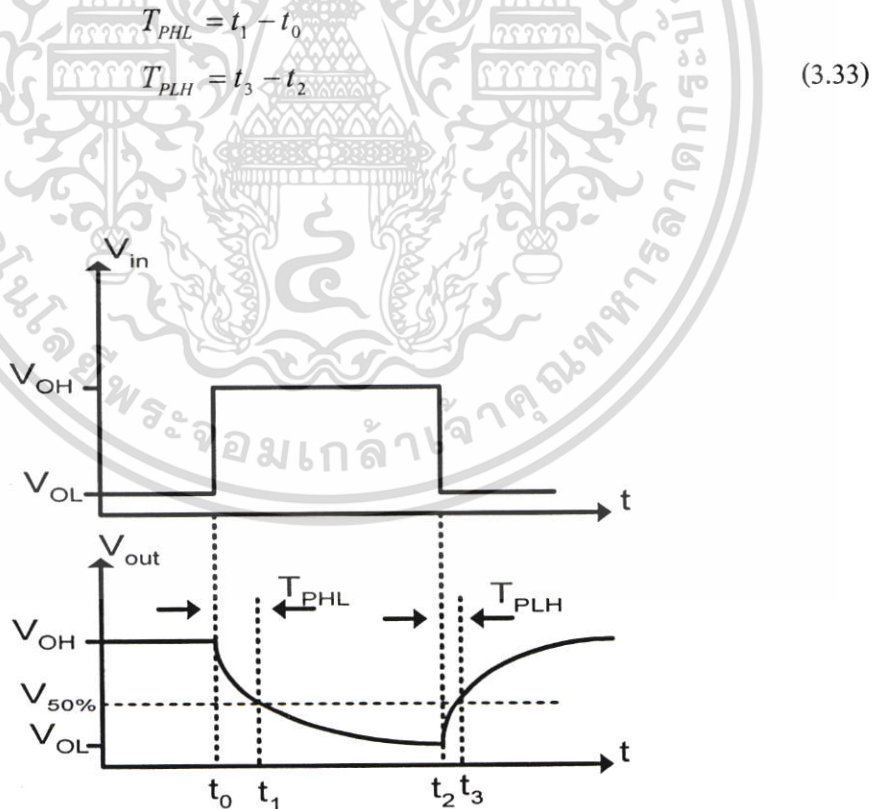
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.9 การพิจารณาค่าการหน่วงเวลา

ในการพิจารณาค่าการหน่วงเวลานั้น เราจะแสดงให้เห็นการกำหนดค่าการหน่วงเวลาในบางรูปแบบของแรงดันทางด้านอินพุตและเอาพุตของวงจรมอสอินเวอร์เตอร์ดังรูป พิจารณาการหน่วงเวลาของสัญญาณทางด้านอินพุตและเอาพุตในช่วงระหว่างจาก high-to-low T_{PHL} และ T_{PLH} low-to-high ในการส่งผ่านทางด้านเอาพุต โดยกำหนดค่า T_{PHL} เป็นช่วงเวลาที่ต้องการสำหรับค่าแรงดันทางด้านเอาพุตที่ลดลงจาก V_{OH} จนถึง $V_{50\%}$ โดยสมมติให้สัญญาณรูปคลื่นสี่เหลี่ยม (Pulse) เพิ่มขึ้นจากเวลาเริ่มต้นเป็นศูนย์ ในทำนองเดียวกันช่วงการหน่วงของเวลา T_{PLH} ก็จะกำหนดโดยช่วงเวลาของแรงดันทางด้านเอาพุตที่เพิ่มขึ้นจาก V_{OL} จนถึง $V_{50\%}$ โดยแสดงให้เห็นจากสัญญาณรูปคลื่นสี่เหลี่ยม (Pulse) ที่ลดลง แรงดันที่จุด $V_{50\%}$ จะเขียนสมการได้เป็น

$$V_{50\%} = V_{OL} + \frac{1}{2}(V_{OH} - V_{OL}) = \frac{1}{2}(V_{OL} + V_{OH}) \quad (3.32)$$

ดังนั้น ช่วงการหน่วงเวลา T_{PHL} และ T_{PLH} จะดูได้จากรูปที่ 3.13 ซึ่ง



รูปที่ 3.13 รูปแบบของคลื่นแรงดันทางด้านอินพุตและเอาพุตของวงจรมอสอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

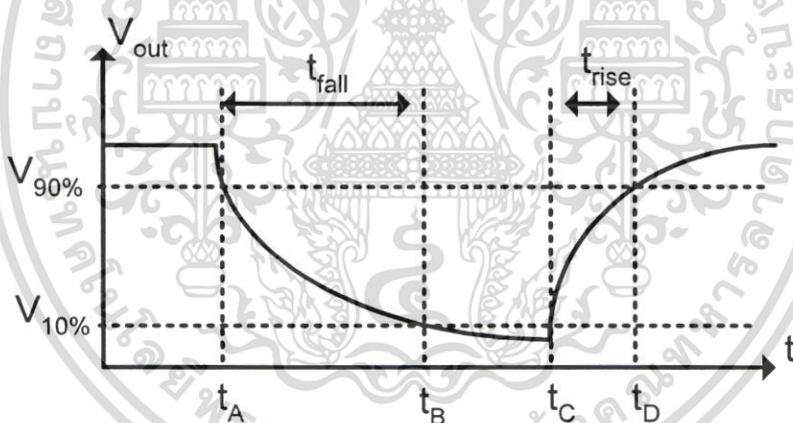
ค่าเฉลี่ยของช่วงเวลา T_p ของคุณสมบัติอินเวอร์เตอร์และเวลาเฉลี่ยที่กำหนดสำหรับการแพร่ของสัญญาณอินพุตที่ผ่านอินเวอร์เตอร์จะได้สมการ

$$T_p = \frac{T_{PHL} + T_{PLH}}{2} \quad (3.34)$$

ซึ่งเราจะพิจารณาได้ในรูปที่ 3.14 สำหรับการกำหนดเวลาแรงดันเริ่มต้นและลดลงทางด้านเข้าพุท ช่วงเวลาเริ่มต้น T_{rise} จะอธิบายถึงช่วงเวลาที่ได้กำหนดสำหรับแรงดันทางด้านเข้าพุทที่เริ่มจากค่าระดับแรงดัน $V_{10\%}$ จนถึงระดับแรงดันที่ $V_{90\%}$ ในทำนองเดียวกัน ช่วงเวลาที่ลดลง T_{fall} จะแสดงให้เห็นสำหรับช่วงเวลาของแรงดันทางด้านเข้าพุทที่ลดลงจาก $V_{90\%}$ จนถึง $V_{10\%}$ ซึ่งระดับแรงดันที่ $V_{10\%}$ และ $V_{90\%}$ หาได้จากสมการ

$$V_{10\%} = V_{OL} + 0.1(V_{OH} - V_{OL}) \quad (3.35)$$

$$V_{90\%} = V_{OL} + 0.9(V_{OH} - V_{OL}) \quad (3.36)$$



รูปที่ 3.14 ช่วงเวลาของแรงดันทางเข้าพุทที่เพิ่มขึ้นและลดลง

ช่วงเวลาขาขึ้นและขาลงของรูปกราฟจากรูปที่ หาได้จาก

$$\begin{aligned} T_{fall} &= t_B - t_A \\ T_{rise} &= t_D - t_C \end{aligned} \quad (3.37)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.10 การคำนวณหาค่าการหน่วงเวลา

สำหรับการคำนวณหาค่าการหน่วงเวลาของ T_{PHL} และ T_{PLH} พื้นฐานในการพิจารณาคือ ค่าเฉลี่ยของกระแสคาปาซิแตนซ์ที่อยู่ในช่วงระหว่างการอัดและการคายประจุ ถ้ากระแสของประจุ อยู่ในช่วงระยะเวลาการเปลี่ยนแปลงทางด้านเข้าพุทโดยที่ค่ากระแสเฉลี่ย I_{avg} คงที่ ค่าการหน่วงเวลาหาได้จาก

$$T_{PHL} = \frac{C_{load} \Delta V_{HL}}{I_{avg,HL}} = \frac{C_{load} (V_{OH} - V_{50\%})}{I_{avg,HL}} \quad (3.38)$$

$$T_{PLH} = \frac{C_{load} \Delta V_{LH}}{I_{avg,LH}} = \frac{C_{load} (V_{50\%} - V_{OL})}{I_{avg,LH}} \quad (3.39)$$

ค่าเฉลี่ยของกระแสในช่วงจาก high ไป low สามารถคำนวณโดยใช้ค่ากระแสเฉลี่ยที่เปลี่ยนแปลง ในช่วงเริ่มต้นและสุดท้าย

$$I_{avg,HL} = \frac{1}{2} [i_C (V_{in} = V_{OH}, V_{out} = V_{OH}) + i_C (V_{in} = V_{OH}, V_{out} = V_{50\%})] \quad (3.40)$$

ในทำนองเดียวกัน ค่ากระแสเฉลี่ยคาปาซิแตนซ์ในช่วงเวลาจาก low ไป high เป็น

$$I_{avg,LH} = \frac{1}{2} [i_C (V_{in} = V_{OL}, V_{out} = V_{50\%}) + i_C (V_{in} = V_{OL}, V_{out} = V_{OL})] \quad (3.41)$$

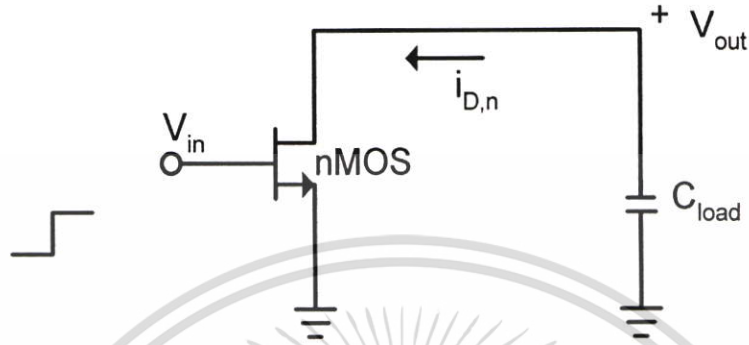
โดยที่ค่ากระแสเฉลี่ยจะสัมพันธ์อย่างชัดเจนและในการคำนวณค่าต่ำสุด จะไม่พิจารณาการเปลี่ยนแปลงของกระแสคาปาซิแตนซ์ระหว่างค่าเริ่มต้นและค่าสุดท้ายของการเปลี่ยนแปลง ด้วยเหตุนี้เราไม่สามารถคาดได้ว่ากระแสเฉลี่ยจะให้ค่าที่ถูกต้อง ในการตรวจสอบของการหน่วงเวลา ในขณะนี้ก็สามารถตรวจสอบได้เพียงคร่าวๆเท่านั้น ในการตรวจสอบใน first-order ของเวลาการอัดและคายประจุ

ช่วงการหน่วงเวลาสามารถหาได้อย่างถูกต้องโดยการแก้สมการของเข้าพุทในช่วงเวลาคงที่ ความแตกต่างของสมการที่สัมพันธ์กับเข้าพุทที่ได้ นั้น ค่ากระแสของประจุจะเป็นฟังก์ชันของแรงดันทางด้านเข้าพุทด้วยเช่นกัน

$$C_{load} \frac{dV_{out}}{dt} = i_C = i_{D,p} - i_{D,n} \quad (3.42)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อันดับแรกในการพิจารณากรณีของค่าเริ่มต้นทางด้านอินพุตสำหรับซิมอสอินเวอร์เตอร์ จะเริ่มจากทางด้านแรงดันทางด้านเข้าพุทโดยสมมุติให้มีค่าเท่ากับ V_{OH} ทรานซิสเตอร์เอ็นมอสจะทำงานและจะเริ่มคายประจุที่โหลด ในเวลาเดียวกันทรานซิสเตอร์พีมอสจะไม่ทำงาน (turn off)



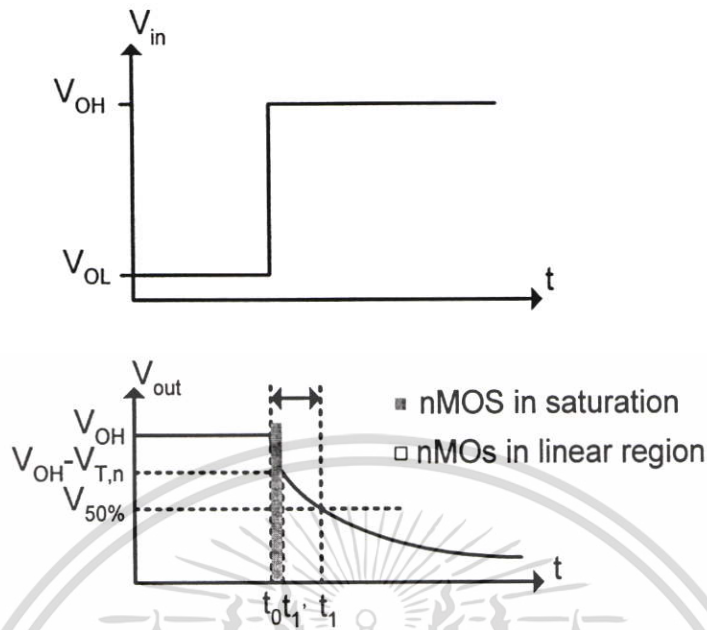
รูปที่ 3.15 วงจรซิมอสอินเวอร์เตอร์ช่วงการเปลี่ยนแปลงสัญญาณจากสูงไปต่ำ (high-to-low)

วงจรในรูป (3.7) สามารถลดจำนวนทรานซิสเตอร์และคาปาซิเตอร์ (capacitor) รูปที่ (3.15) แสดงให้เห็นความแตกต่างของสมการในการคายประจุเป็น

$$C_{load} \frac{dV_{out}}{dt} = -i_{D,n} \quad (3.43)$$

ในรูปแบบอื่นๆของวงจรอินเวอร์เตอร์ในแต่ละค่าความต้านทาน โหลดของอินเวอร์เตอร์ หรืออินเวอร์เตอร์แบบดีพลีชัน (depletion load) อุปกรณ์ที่เป็นโหลดจะทำงานอยู่ตลอดเวลาอย่างต่อเนื่องโดยมีค่ากระแสไม่เป็นศูนย์ เมื่ออินพุททำหน้าที่สวิชจากต่ำไปสูง (low-to-high) อย่างไรก็ตามเราจะไม่นำกระแสที่โหลดมาพิจารณาเทียบกับกระแสที่ขับสัญญาณเพราะฉะนั้น สมการ(3.38) สามารถนำมาคำนวณช่วงเวลาในการคายประจุไม่เพียงเฉพาะซิมอสอินเวอร์เตอร์เท่านั้น แต่สามารถนำไปใช้กับกับวงจรอินเวอร์เตอร์ได้เกือบทั้งหมด

รูปคลื่นของแรงดันทางด้านอินพุทและเข้าพุทในช่วงการเปลี่ยนแปลงสัญญาณจากสูงไปต่ำ (high-to-low) ที่แสดงในรูปที่ (3.16) เมื่อทรานซิสเตอร์เอ็นมอสเริ่มนำกระแส ซึ่งค่าเริ่มต้นในการทำงานนั้นทรานซิสเตอร์เอ็นมอสจะอยู่ในช่วงอิมิตัว ในช่วงสุดท้ายแรงดันทางด้านเข้าพุทจะมีค่าต่ำกว่า $(V_{DD} - V_{T,n})$ ซึ่งทรานซิสเตอร์เอ็นมอสจะทำงานอย่างต่อเนื่องของการนำกระแสในช่วงเชิงเส้น โดยการทำงานทั้งสองช่วงนี้จะแสดงให้เห็นในรูป (3.11) อันดับแรกจะพิจารณาการทำงานของทรานซิสเตอร์เอ็นมอสในช่วงอิมิตัว



รูปที่ 3.16 รูปคลื่นแรงดันทางด้านอินพุตและเอาพุทช่วงเวลาในการเปลี่ยนค่าจากสูงลงต่ำ (high-to-low)

$$\begin{aligned}
 i_{D,n} &= \frac{k_n}{2} (V_{in} - V_{T,n})^2 \\
 &= \frac{k_n}{2} (V_{OH} - V_{T,n})^2, \text{ เมื่อ } V_{OH} - V_{T,n} < V_{out} \leq V_{OH}
 \end{aligned} \quad (3.44)$$

ซึ่งค่ากระแสอิ่มตัวที่เหมาะสมจะขึ้นอยู่กับแรงดันทางด้านเอาพุท (ไม่พิจารณาค่า Channel length modulation = λ) สมการที่ (3.43) จะเป็นเวลาในช่วงระหว่าง t_0 และ t_1 สามารถหาได้จาก

$$\begin{aligned}
 \int_{t=0}^{t=t_1'} dt &= -C_{load} \int_{V_{out}=V_{OH}}^{V_{out}=V_{OH}-V_{T,n}} \left(\frac{1}{i_{D,n}} \right) dV_{out} \\
 &= -\frac{2C_{load}}{k_n (V_{OH} - V_{T,n})^2} \int_{V_{out}=V_{OH}}^{V_{out}=V_{OH}-V_{T,n}} dV_{out}
 \end{aligned} \quad (3.45)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การหาค่าจากการอินทิเกรตจะได้

$$t_1' = \frac{2C_{load}V_{T,n}}{k_n(V_{OH} - V_{T,n})^2} \quad (3.46)$$

ที่ค่า $t = t_1'$ แรงดันทางด้านเข้าพุทจะมีค่าเท่ากับ $(V_{DD} - V_T)$ ทรานซิสเตอร์จะอยู่ในช่วงสภาวะอิ่มตัวและเชิงเส้น เราจะพิจารณาทรานซิสเตอร์เอ็นมอสจะทำงานในช่วงเชิงเส้น

$$\begin{aligned} i_{D,n} &= \frac{k_n}{2} [2(V_{in} - V_{T,n})V_{out} - V_{out}^2] \\ &= \frac{k_n}{2} [2(V_{OH} - V_{T,n})V_{out} - V_{out}^2], \text{ สำหรับ } V_{out} \leq V_{OH} - V_{T,n} \end{aligned} \quad (3.47)$$

ในสมการ(3.43) จะเป็นระยะเวลาระหว่าง t_1' และ t_1 สามารถหาได้จาก

$$\begin{aligned} \int_{t=t_1'}^{t=t_1} dt &= -C_{load} \int_{V_{out}=V_{OH}-V_{T,n}}^{V_{out}=V_{50\%}} \left(\frac{1}{i_{D,n}} \right) dV_{out} \\ &= -2C_{load} \int_{V_{out}=V_{OH}-V_{T,n}}^{V_{out}=V_{50\%}} \left(\frac{1}{k_n [2(V_{OH} - V_{T,n})V_{out} - V_{out}^2]} \right) dV_{out} \end{aligned} \quad (3.48)$$

จากการอินทิเกรตจะได้

$$t_1 - t_1' = -\frac{2C_{load}}{k_n} \frac{1}{2(V_{OH} - V_{T,n})} \ln \left(\frac{V_{out}}{2(V_{OH} - V_{T,n}) - V_{out}} \right) \Bigg|_{V_{out}=V_{OH}-V_{T,n}}^{V_{out}=V_{50\%}} \quad (3.49)$$

$$t_1 - t_1' = \frac{C_{load}}{k_n(V_{OH} - V_{T,n})} \ln \left(\frac{2(V_{OH} - V_{T,n}) - V_{50\%}}{V_{50\%}} \right) \quad (3.50)$$

ในที่สุดช่วงของการหน่วงเวลาสำหรับการเปลี่ยนแปลงทางด้านเข้าพุทจาก แรงดันสูงไปยังแรงดันต่ำ (high-to-low) T_{PHL} สามารถหาได้โดยนำสมการที่ (3.46) และ (3.50) มารวมกันเป็น

$$T_{PHL} = \frac{C_{load}}{k_n(V_{OH} - V_{T,n})} \left[\frac{2V_{T,n}}{V_{OH} - V_{T,n}} + \ln \left(\frac{4(V_{OH} - V_{T,n})}{V_{OH} + V_{OL}} - 1 \right) \right] \quad (3.51a)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับค่า $V_{OH} = V_{DD}$ และ $V_{OL} = 0$ ในกรณีสำหรับ ซิมอสอินเวอร์เตอร์ สมการที่ (3.51a) จะเปลี่ยนเป็น

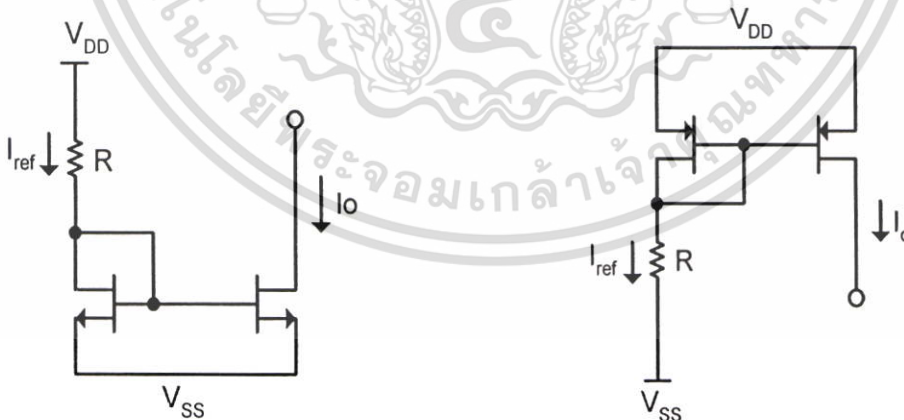
$$T_{PHL} = \frac{C_{load}}{k_n(V_{DD} - V_{T,n})} \left[\frac{2V_{T,n}}{V_{DD} - V_{T,n}} + \ln \left(\frac{4(V_{DD} - V_{T,n})}{V_{DD}} - 1 \right) \right] \quad (3.51b)$$

3.11 วงจรสะท้อนกระแสแบบ CMOS

วงจรสะท้อนกระแส หรือที่รู้จักกันคือวงจร current mirror เป็นวงจรที่ทำหน้าที่เสมือนเป็นแหล่งกำเนิดกระแสคงที่[3] ทรานซิสเตอร์แบบ CMOS (Complementary Metal Oxide Semiconductor) เป็นเทคโนโลยีการออกแบบและสร้างให้มอสทรานซิสเตอร์ชนิดเอ็นมอส(nMOS) และชนิดพีมอส (pMOS) มีความสมมาตรกัน ทำให้เป็นอุปกรณ์ที่เหมาะสมในการนำมาสร้างเป็นวงจรสะท้อนกระแส ในบทนี้จะนำเสนอการวิเคราะห์วงจรสะท้อนกระแสชนิดต่างๆ วงจรสะท้อนกระแสสามารถแบ่งออกได้เป็น

3.11.1 วงจรสะท้อนกระแสแบบพื้นฐาน

วงจรสะท้อนกระแสแบบพื้นฐานประกอบไปด้วยทรานซิสเตอร์ไฟฟ้าแบบ MOS 2 ตัว ต่อกับความต้านทานซึ่งทำหน้าที่เป็นแหล่งจ่ายกระแสคงที่ โดยสามารถนำทรานซิสเตอร์แบบ MOS ทั้งชนิดพีและเอ็นมาต่อกัน โดยคำนึงถึงลักษณะการป้อนไฟเลี้ยงที่ถูกต้อง แสดงได้ดังรูป



รูปที่ 3.17 วงจรสะท้อนกระแสแบบพื้นฐาน

(ก) วงจรสะท้อนกระแสแบบพื้นฐานชนิด N

(ข) วงจรสะท้อนกระแสแบบพื้นฐานชนิด P

สำหรับการวิเคราะห์วงจรสะท้อนกระแสแบบพื้นฐาน โดยทำการจัดให้ทรานซิสเตอร์ทำงาน

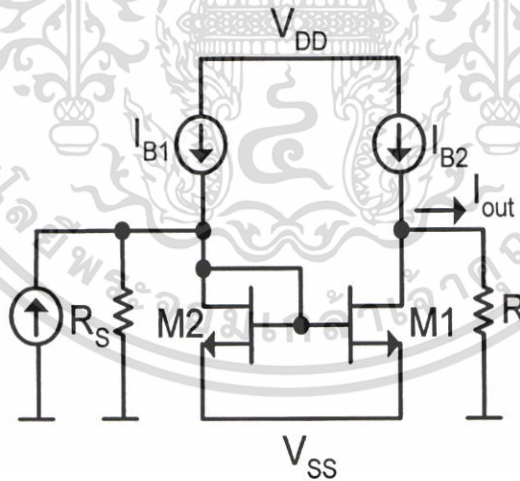
ในโหมดอิ่มตัว ($V_{DS} > V_{GS} - V_T$) อยู่ตลอดเวลา ซึ่งค่าของกระแสเดรนหรือค่า I_{ref} ในรูป 3.14 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และเนื่องจากค่าแรงดันที่ตกคร่อมระหว่างขั้วเกตและซอส V_{GS} ของทรานซิสเตอร์ทั้งสองตัวเท่ากันทำให้ค่าของกระแสเดรนของทรานซิสเตอร์ทั้งสองตัวมีค่าเท่ากันด้วย โดยพิจารณาว่าค่าพารามิเตอร์ λ มีค่าเท่ากับ 0 เมื่อไม่มีกระแสเข้าที่ขั้วเกตของทรานซิสเตอร์ กระแสอ้างอิง (I_{ref}) จะมีค่าเท่ากับกระแสขาออก (I_O) เมื่อทรานซิสเตอร์ทั้งสองตัวมีค่าแรงดันต่างๆ เท่ากันทุกประการ ความสัมพันธ์ระหว่างกระแสขาออก หรือกระแสโหลดและกระแสอ้างอิงจะเปลี่ยนแปลงเมื่อความกว้างและความยาวของช่องทางเดินกระแสของทรานซิสเตอร์ทั้งสองตัวเปลี่ยนไป มีค่าเป็นดังสมการ

$$\frac{I_O}{I_{ref}} = \frac{(W/L)_2}{(W/L)_1} \quad (3.53)$$

จากสมการแสดงให้เห็นว่าค่าอัตราส่วนระหว่างกระแสขาออกและกระแสอ้างอิงมีค่าแปรผันตรงกับค่าอัตราส่วนของขนาดช่องทางเดินกระแสของทรานซิสเตอร์ทั้งสองตัว ซึ่งผู้ออกแบบวงจรสามารถกำหนดค่าเองได้

แต่เนื่องจากการใช้งานจริง การดึงกระแสขาออกของวงจรสะท้อนกระแสไปใช้ จะไม่ใช่กระแสเดรนของทรานซิสเตอร์เพียงอย่างเดียว แสดงได้ดังรูป



รูปที่ 3.18 การวิเคราะห์วงจรสะท้อนกระแสแบบพื้นฐาน

เมื่อผลกระทบจากความต้านทานของแหล่งกำเนิดและความต้านทานของโหลดไม่นำมา

พิจารณา ค่าอัตราขยายของวงจรกระแสมีค่าขึ้นอยู่กับอัตราส่วนของทรานซิสเตอร์ M1 และ M2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$A_i = \frac{I_{out}}{I_{in}} = \frac{W_2 L_1}{L_2 W_1} \left(\frac{V_{GS} - V_{T2}}{V_{GS} - V_{T1}} \right)^2 \frac{1 + \lambda V_{DS2} \mu_{O2} C_{OX2}}{1 + \lambda V_{DS1} \mu_{O1} C_{OX1}} \quad (3.53)$$

จากสมการถ้ากำหนดให้ค่าพารามิเตอร์ของทรานซิสเตอร์ทั้ง 2 ตัวมีค่าเท่ากันทุกประการ ทำให้อัตราขยายมีค่าเท่ากับ 1 หรือค่าของกระแสขาเข้ามีค่าเท่ากับกระแสขาออกนั่นเอง

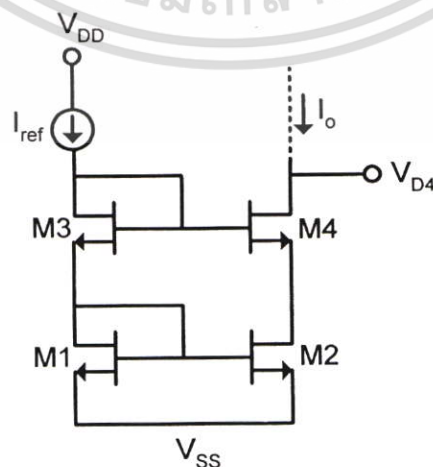
ความต้านทานขาออกของวงจรสะท้อนกระแสแบบพื้นฐาน เป็นพารามิเตอร์ที่สำคัญในการพิจารณา เนื่องจากคุณสมบัติที่ขของแหล่งจ่ายกระแสต้องมีความต้านทานขาออกที่มีค่าสูงมากๆ จากรูปข้างต้น ค่า $V_{DS1} = V_{DS2}$ ซึ่งเท่ากับค่าคงที่ โดยปกติแล้ว $\lambda V_{DS1} = \lambda V_{DS2} \ll 1$ และถ้า $(W/L)_2 = (W/L)_1$ เมื่อกระแสไบอัสเปลี่ยนแปลงจะทำให้มีผลกระทบต่อค่า V_{DS} ด้วย เพราะฉะนั้น

$$\frac{1}{R_o} \equiv \frac{dI_o}{dV_{DS2}} \equiv \lambda I_{in} \equiv \frac{1}{r_o} \quad (3.54)$$

เมื่อ r_o คือความต้านทานขาออกของทรานซิสเตอร์ ซึ่งวงจรสะท้อนกระแสต้องการให้มีค่ามากๆ เพื่อเป็นแหล่งจ่ายกระแสที่ดี [3]

3.11.2 วงจรสะท้อนกระแสแบบคาสโคด (Cascode Current mirror)

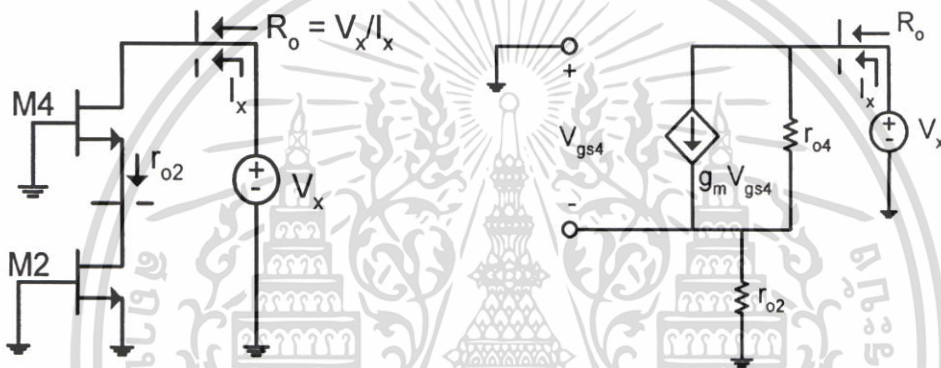
วงจรสะท้อนกระแสแบบคาสโคดสามารถเพิ่มความต้านทานทางด้านขาออก ซึ่งทำให้มีคุณสมบัติการเป็นวงจรแหล่งจ่ายกระแสที่ดีขึ้น ซึ่งวงจรประกอบด้วยทรานซิสเตอร์แบบ MOS 4 ตัว หรือวงจรสะท้อนกระแสแบบพื้นฐาน 2 ชุด ต่อในลักษณะที่อนุกรมกัน และแหล่งจ่ายกระแสอ้างอิง สามารถแสดงได้ดังรูป



รูปที่ 3.19 วงจรสะท้อนกระแสแบบคาสโคด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับวงจรสะท้อนกระแสที่ทำหน้าที่เป็นแหล่งจ่ายกระแสโดยใช้ทรานซิสเตอร์โครงสร้างแบบ MOS นี้ ความต้านทานขาออกคือการวัดค่ากระแสขาออกโดยดูเทียบกับการเปลี่ยนแปลงของแรงดันขาออก ความต้านทานของวงจรสามารถเพิ่มขึ้นโดยการต่อวงจรสะท้อนกระแสเพิ่มดังรูป 3.19 ในส่วนของแหล่งจ่ายกระแสอ้างอิงสามารถสร้างได้โดยการต่อทรานซิสเตอร์อีก 1 ตัว ในลักษณะที่จัดให้ทรานซิสเตอร์ทำงานเป็นความต้านทาน หรือทำงานในช่วงอิมิตัวอยู่ตลอดเวลา สมมติว่าทรานซิสเตอร์ทุกตัวมีค่าพารามิเตอร์เท่ากันทุกประการ ดังนั้น $I_O = I_{ref}$ ในการพิจารณาค่าความต้านทานขาออกของวงจรที่ขั้วเดรนของทรานซิสเตอร์ M_4 เราใช้วงจรสมมูลสำหรับสัญญาณขนาดเล็ก เมื่อกระแสอ้างอิง (I_{ref}) มีค่าคงที่ แรงดันที่ขั้วเกตของทรานซิสเตอร์ M_1 และ M_3 เท่ากับทรานซิสเตอร์ M_2 และ M_4 ซึ่งมีค่าคงที่ เขียนเป็นวงจรสมมูลได้ดังรูป



รูปที่ 3.19 (ก) แสดงการหาความต้านทานขาออกของวงจรสะท้อนกระแสแบบคาสโคด

(ข) วงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจรในรูป 3.19 (ก)

ค่าความต้านทานสำหรับสัญญาณขนาดเล็กเมื่อมองเข้าทางขั้วเดรนของทรานซิสเตอร์ M_2 คือ r_{o2} เขียนสมการรูปของกระแสที่ทางขาออกจะได้

$$I_x = g_m V_{gs4} + \frac{V_x - (-V_{gs4})}{r_{o4}} \quad (3.55)$$

เมื่อ $V_{gs4} = -I_x r_{o2}$ แทนค่า V_{gs4} ลงในสมการที่ (3.55) จะได้

$$I_x + \frac{r_{o2}}{r_{o4}} I_x + g_m r_{o2} I_x = \frac{V_x}{r_{o4}} \quad (3.56)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

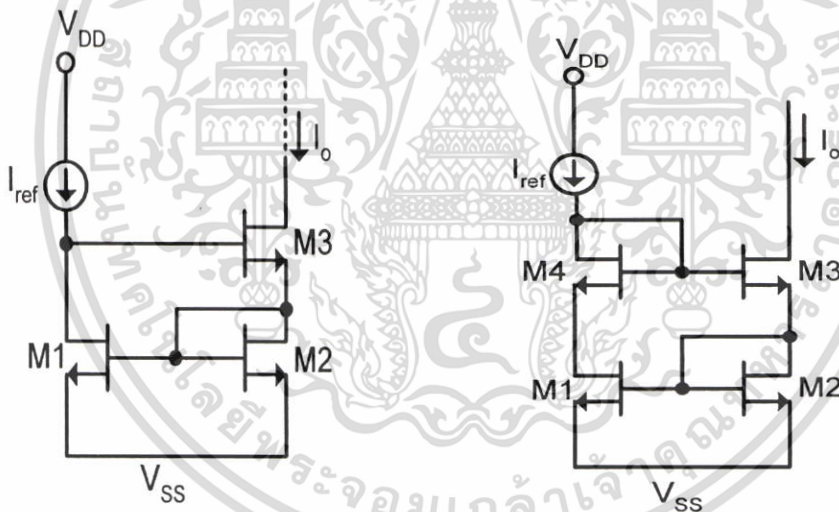
ค่าความต้านทานขาออกจะมีค่าเป็น[4]

$$R_O = \frac{V_X}{I_X} = r_{o4} + r_{o2}(1 + g_m r_{o4}) \quad (3.57)$$

โดยทั่วไปแล้ว $g_m r_{o4} \gg 1$ ซึ่งแสดงให้เห็นว่าค่าความต้านทานขาออกของวงจรสะท้อนกระแสแบบคาสโคดจะมีค่ามากขึ้น (มากกว่าวงจรสะท้อนกระแสแบบพื้นฐาน)

3.11.3 วงจรสะท้อนกระแสแบบวิลสัน (Wilson Current mirror)

วงจรสะท้อนกระแสอีกวงจรหนึ่งที่ค่าความต้านทานขาออกที่สูงมากๆ คือวงจรสะท้อนกระแสแบบวิลสัน ซึ่งมี 2 รุ่น คือวงจรสะท้อนกระแสแบบวิลสันพื้นฐาน และวงจรสะท้อนกระแสแบบวิลสันที่ได้ทำการปรับปรุงแล้ว (Modified Wilson's Current Mirror) แสดงได้ดังรูป 3.21 (ก) และ (ข) ตามลำดับ



รูปที่ 3.21 วงจรสะท้อนกระแสแบบวิลสัน

(ก) วงจรสะท้อนกระแสแบบวิลสัน

(ข) วงจรสะท้อนกระแสแบบวิลสันที่ปรับปรุงแล้ว

การหาค่าความต้านทานขาออกของวงจร สมมติว่าแหล่งจ่ายกระแสอ้างอิง (I_{ref}) ทำให้เกิดค่าความต้านทานที่โหลด [5]

$$R_o \cong (2 + g_{m3} r_{o1}) r_{o3} \quad (3.58)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรสะท้อนกระแสแบบวิลสันดังรูป 3.16 (ก) แรงดันที่ตกคร่อมทรานซิสเตอร์ (V_{DS}) M_1 มีค่ามากกว่าแรงดันที่ตกคร่อมระหว่างขั้วเกรนและซอสของทรานซิสเตอร์ M_2 สำหรับแรงดันขีดเริ่มที่มีค่ามาก ทำให้เกิดการไม่เท่ากันของกระแสอ้างอิงและกระแสขาออกเนื่องจากค่าความต้านทานขาออกที่เป็นอนันต์ของทรานซิสเตอร์ สามารถแก้ด้วยการเพิ่มทรานซิสเตอร์แบบมอสอีกหนึ่งตัว ในลักษณะการต่อแบบรูปที่ 3.21 (ข) วงจรสะท้อนกระแสแบบวิลสันปรับปรุงแล้ว จะทำให้กระแสขาออกมีค่าเท่ากับค่ากระแสอ้างอิงมากขึ้น และเพิ่มขึ้นค่าความต้านทานขาออกของวงจรสะท้อนกระแส

วงจรสะท้อนกระแสที่ได้กล่าวไปในแบบต่างๆ ได้มีการพัฒนาและปรับปรุงเพื่อให้ได้ค่ากระแสขาออกที่เท่ากับกระแสอ้างอิงมากที่สุด และมีความต้านทานขาออกสูงๆ เพื่อที่จะไม่เป็นภาระแก่การจ่ายกระแสให้แก่อุปกรณ์ที่นำมาเป็นโหลด ซึ่งเป็นคุณสมบัติแหล่งจ่ายที่ดี

3.12 สรุป

ในบทนี้ได้กล่าวถึงทฤษฎีและวงจรที่เกี่ยวข้องซึ่งประกอบไปด้วยวงจรอินเวอร์เตอร์ และวงจรสะท้อนกระแสแบบพื้นฐาน ซึ่งวงจรร้อยดังกล่าวจะถูกนำมาต่อรวมในวงจรเปรียบเทียบกระแสซิมอสโดยใช้แรงดันต่ำประสิทธิภาพสูงต่อไป

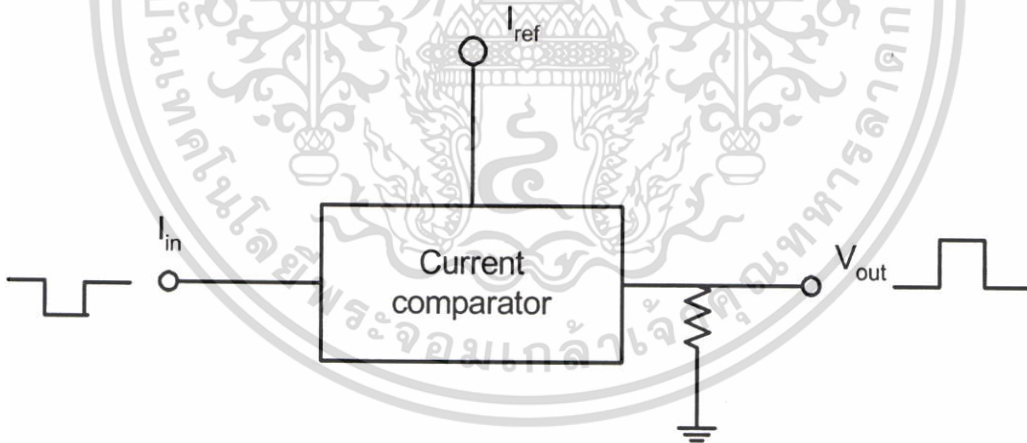
บทที่ 4

การออกแบบวงจรเปรียบเทียบกระแสโดยใช้แรงดันต่ำ ประสิทธิภาพสูง

4.1 บทนำ

ในปัจจุบันนี้เทคโนโลยีทางด้านชิมอสได้ถูกพัฒนาอย่างต่อเนื่อง ในวงจรโดยทั่วไปจะมีการใช้งานอยู่สองลักษณะคือ การใช้งานทางด้านแรงดันและทางด้านกระแส ซึ่งสามารถนำไปใช้งานได้ทั้งทางวงจรร้านอนาล็อกและดิจิตอล โดยส่วนใหญ่วงจรทางด้านแรงดันได้มีการออกแบบและใช้งานกันมาอย่างต่อเนื่องและเป็นเวลานาน เมื่อไม่นานมานี้ก็ออกแบบเริ่มให้ความสนใจวงจรในโหมดกระแสเพิ่มมากขึ้น เนื่องจากวงจรทางด้านกระแสนั้นสามารถออกแบบให้ทำงานได้ดีโดยที่สามารถป้อนค่าของกระแสน้อยๆ ความเร็วในการทำงานดีกว่าวงจรในโหมดแรงดัน

วิทยานิพนธ์ฉบับนี้จึงได้นำเสนอการออกแบบวงจรเปรียบเทียบกระแสชิมอสโดยใช้แรงดันต่ำ ประสิทธิภาพสูงและทำการเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSpice และผลของการเลียนแบบในการทำงานจะได้แสดงต่อไป

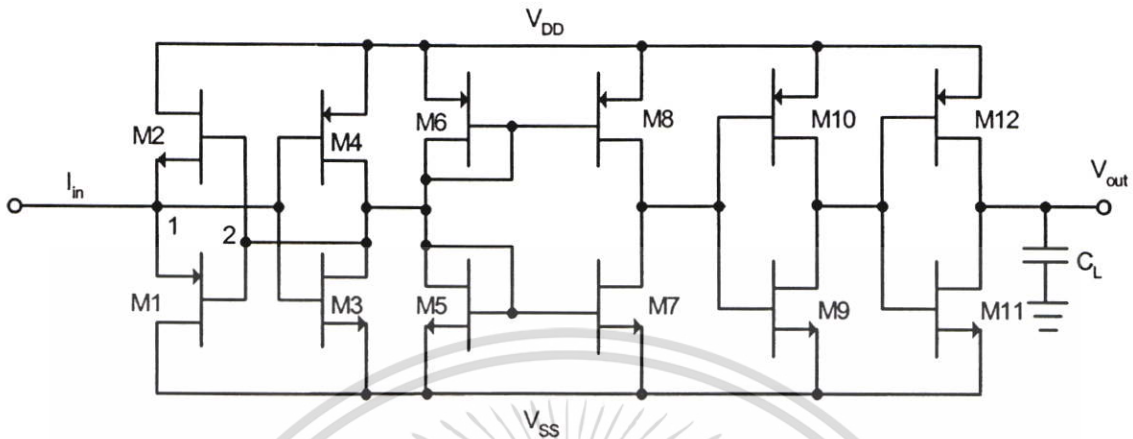


รูปที่ 4.1 บล็อกแสดงการจำลองการทำงานของวงจรเปรียบเทียบกระแส

เมื่อป้อนค่าของกระแสทางด้านอินพุตที่มีค่า $\pm 1\mu A$ เข้าไปที่วงจร ค่าของกระแสอ้างอิงในวงจรจะมีค่าเป็นศูนย์เสมอ ($I_{ref} = 0$) เมื่อสัญญาณมีค่าระดับที่ $+1\mu A$ จะมีระดับลอจิกเป็น “1” เมื่อเทียบกับค่าของกระแสอ้างอิงที่ค่าระดับลอจิกเป็นศูนย์ “0” เมื่อสัญญาณลดลงจนมีค่าเท่ากับ $-1\mu A$ นั้น ค่าของกระแสอ้างอิงจะมีค่าระดับลอจิกเป็น “1” และค่าของกระแสที่มีค่าต่ำสุดนั้นจะมีค่าระดับลอจิกเป็น “0”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลอจิกเป็น “0” ซึ่งผลการทำงานของนั้นสามารถทำให้การสวิงของแรงดันทางด้านเข้าพุทมีค่าสูงสุด ซึ่งทำให้การสวิงเป็นแบบเต็มลูกคลื่น ดังที่จะอธิบายรายละเอียดต่อตามรูปที่ 4.2



รูปที่ 4.2 วงจรเปรียบเทียบกระแสซิมอสโดยใช้แรงดันต่ำประสิทธิภาพสูง

4.2 วงจรเปรียบเทียบกระแส

วงจรเปรียบเทียบกระแสเป็นวงจรย่อยพื้นฐานที่มีประโยชน์มากวงจรหนึ่ง [9,10] ซึ่งถูกนำมาประยุกต์ใช้ในการออกแบบวงจรอิเล็กทรอนิกส์จำนวนมาก ในวิทยานิพนธ์นี้ได้ให้วงจรเปรียบเทียบกระแสแบบพื้นฐาน สำหรับการส่งผ่านสัญญาณกระแสไปยังส่วนต่างๆ ของวงจร ในรูปที่ 4.2 แสดงวงจรเปรียบเทียบกระแสแบบพื้นฐาน โดยใช้มอสเฟตชนิดเอ็นมอสและพีมอสมาทำการออกแบบวงจร โดยวงจรจะประกอบไปด้วยวงจรอินเวอร์เตอร์และอินเวอร์เตอร์ชนิดกลับเฟส มาต่อคาสเกตกัน ซึ่งสามารถที่จะอธิบายการทำงานได้ดังนี้

โครงสร้างของวงจรเปรียบเทียบกระแส นั้น ค่าความต้านทานของวงจรมีประมาณ $[6] 1/g_m$ โดยการป้อนกระแสรูปคลื่นสี่เหลี่ยม (Pulse) ทางด้านอินพุทมีค่า $\pm 1 \mu A$ ซึ่งค่าของกระแสในวงจรนี้จะเปรียบเทียบกับค่าของกระแสอ้างอิงของวงจร ที่มีค่าเป็นศูนย์ตลอดเวลา ($I_{ref} = 0$) จากรูปที่ 4.1 ในวงจรจะประกอบไปด้วยทรานซิสเตอร์ M1, M2 โดยทำหน้าที่เปรียบเทียบกระแสที่ป้อนกลับจากทรานซิสเตอร์ M3, M4 ซึ่งเป็นวงจรซิมอสอินเวอร์เตอร์ ซึ่งวงจรนี้จะทำงานอยู่ 2 แบบและค่าของกระแสทางด้านอินพุท I_{in} ที่ป้อนให้จะมีค่าต่างกันโดยมีค่าเป็น $+1 \mu A$ และ $-1 \mu A$ ซึ่งแบบแรกจะกำหนดให้ค่าของกระแส $+1 \mu A$ มีค่าระดับลอจิกเท่ากับ “1” และ กระแสอ้างอิงมีค่าระดับลอจิกเท่ากับ “0” ในแบบที่สองเมื่อค่าของกระแสทางด้านอินพุทเปลี่ยนแปลงลดลงจนถึงระดับ $-1 \mu A$ นั้น ค่าของกระแสอ้างอิง I_{ref} จะมีค่าระดับลอจิกเป็น “1” และค่าของกระแสที่มีค่าลดลงจนถึง $-1 \mu A$ นั้นจะมีค่าระดับลอจิกเป็น “0” ในแบบที่หนึ่งเมื่อต่อสัญญาณเข้าที่ขาเกตของทรานซิสเตอร์ M2 และ M3 กระแสที่ไหลผ่านมีค่าเพิ่มขึ้นจนถึงระดับลอจิก “1” สัญญาณจะไหลผ่านเข้าไปที่ขาเกตของทรานซิสเตอร์ M3 และ M4 ในสภาวะนี้ที่โหนด 1 นั้นจากท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น เมื่อนุญญาติให้ไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของทรานซิสเตอร์ทั้งสองจะมีค่าเป็น “1” ทรานซิสเตอร์ M4 จะมีค่าเป็นศูนย์ ค่าของ $V_{GS,m4}$ จะมีค่าเข้าใกล้ 1 ทำให้ไม่มีสัญญาณไหลผ่านทรานซิสเตอร์ M4 ในทำนองเดียวกัน สัญญาณจะไหลผ่านทรานซิสเตอร์ M3 ที่จุดนี้ทรานซิสเตอร์ M3 จะ “ON” ค่าของ $V_{GS,m3}$ จะมีค่าเข้าใกล้ศูนย์ซึ่งเป็นค่าบวก สัญญาณที่ได้ทางด้านเอาพุทมีค่าระดับลอจิกเป็น “0” และไหลกลับไปโทหนด 2 ที่จุดนี้ค่าของ V_{GS1} และค่า V_{GS2} จะมีค่าเป็นลบ ทรานซิสเตอร์ M2 จะ OFF และทรานซิสเตอร์ M1 จะ ON สถานะนี้ที่โทหนด 1 จะมีค่าอิมพีแดนซ์ต่ำเพราะกระแสที่จ่ายให้ทรานซิสเตอร์ M1 ในแบบที่สองเมื่อระดับสัญญาณทางด้านอินพุทเปลี่ยนแปลงมีค่าลดลงจนถึงระดับลอจิกศูนย์นั้น สัญญาณที่โทหนด 1 จะมีค่าเป็นศูนย์ และสัญญาณที่ไหลผ่านไปขาเกตของทรานซิสเตอร์ M3 และ M4 จะมีค่าระดับสัญญาณลอจิกเป็น “0” ทรานซิสเตอร์ M3 จะเปลี่ยนเป็น OFF ค่าของ $V_{GS,m3}$ จะมีค่าเข้าใกล้ 1 ทำให้ไม่มีสัญญาณไหลผ่านทรานซิสเตอร์ M3 ในส่วนของทรานซิสเตอร์ M4 ค่าของ $V_{GS,m4}$ จะมีค่าเข้าใกล้ศูนย์ ซึ่งเป็นค่าบวก ทำให้ทรานซิสเตอร์ M4 จะ ON สัญญาณที่ได้ทางด้านเอาพุทจะมีค่าระดับลอจิกเป็น “1” ในสถานะนี้ที่โทหนด 1 จะมีค่าอิมพีแดนซ์สูงเนื่องจากขาเกตที่โทหนด 1 ไม่สามารถขับกระแสของทางด้านอินพุทให้ลดลงได้ ทำให้ทรานซิสเตอร์ M2 จะ OFF และทรานซิสเตอร์ M1 จะ ON อีกครั้ง ทำให้สัญญาณไหลผ่านทรานซิสเตอร์ M1 ผลที่ได้คือการสวิงของแรงดันที่โทหนด 1 และโทหนด 2 จะสวิงเพียงเล็กน้อยจะทำให้ค่าการหน่วงเวลามีค่าลดลงการตอบสนองได้เร็วขึ้น และค่าการป้อนกลับของสัญญาณที่เป็นบวกหรือลอจิก “1” นั้นได้มาจากวงจรมอสอินเวอร์เตอร์ M3 และ M4 ที่ใช้ในวงจร

4.3 วงจรสะท้อนกระแส

วงจรถ่ายโอนกระแสของมอสเป็น วงจรพื้นฐานอีกชนิดหนึ่ง ที่นิยมใช้ในวงจรพื้นฐานต่างๆไป เนื่องจากวงจรทำหน้าที่สำเนาและส่งผ่านสัญญาณไปยังส่วนต่างๆของวงจร จากรูปที่ 4.1 เป็นวงจรถ่ายโอนกระแสแบบพื้นฐานที่ใช้ โดยจะกำหนดให้ทรานซิสเตอร์ทำงานในโหมดอิ่มตัว ($V_{DS} > (V_{GS} - V_T)$) อยู่ตลอดเวลา และเนื่องจากค่าแรงดันที่ตกคร่อมระหว่างขั้วเดรนและซอส ค่า V_{GS} ของทรานซิสเตอร์ M5, M7 และ M6, M8 จะมีค่าเท่ากัน ทำให้ค่ากระแสเดรนของทรานซิสเตอร์ทั้งสองตัวเท่ากันด้วย โดยพิจารณาให้ค่าพารามิเตอร์ λ มีค่าเท่ากับศูนย์ เมื่อไม่มีกระแสไหลเข้ามาที่ขั้วเกตของทรานซิสเตอร์ กระแสอ้างอิง (I_{ref}) จะมีค่าเท่ากับกระแสขาออก (I_O) และมีค่าเป็น $I_{ref} = I_O = 0$ เมื่อทรานซิสเตอร์ทั้งสองตัวมีค่าแรงดันต่างๆ เท่ากันทุกประการ โดยกำหนดให้วงจรนี้มีอัตราส่วนเป็น 1:1 ซึ่งวงจรถ่ายโอนกระแสพื้นฐานนี้จะใช้ทรานซิสเตอร์ชนิดเอ็นมอสและพีมอส ในทำงานโดยค่าของกระแสทั้ง 2 ด้านนี้มีค่าเท่ากัน ในการควบคุมอัตราการขยายของวงจรถ่ายโอนกระแสสามารถทำได้ โดยกำหนดอัตราส่วนความกว้าง (W) ต่อความยาว (L) ทำให้ค่าความต้านทานที่จุดออกให้มีค่าสูงสุด และควบคุมกระแสเอาพุท I_O ให้มีค่าน้อยๆ เมื่อป้อนกระแสเข้าที่ขาเดรนของทรานซิสเตอร์ M5 และ M6 จะมีค่าเพิ่มขึ้นจนถึงระดับลอจิก “1”

เอกสารนี้เป็นเอกสารของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี โดยสงวนลิขสิทธิ์และสงวนชื่อในการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งทำให้ทรานซิสเตอร์ M5 และ M7 ทำงานโดยที่สัญญาณไหลผ่านขาเกตของทรานซิสเตอร์ M5 และ M7 มีค่าเท่ากัน กระแสจะไหลผ่านออกทางด้านเข้าพุท ในทำนองเดียวกันถ้าสัญญาณที่ป้อนเข้าขาเดรนของ M5 และ M6 ลดลงจนถึงระดับลอจิกที่เป็น “0” มีค่าเป็นลบสัญญาณจะไหลผ่านเข้าที่ขาเกตของทรานซิสเตอร์ M6 และ M8 จะทำให้ทรานซิสเตอร์ทั้งสองทำงาน จะมีสัญญาณไหลออกไปที่เข้าพุท โดยทรานซิสเตอร์ทั้งสองจะทำหน้าที่สลับกันในการทำงานในสภาวะที่เป็นลอจิก “0” และลอจิก “1” ตามลำดับ

4.4 วงจรซีมอสอินเวอร์เตอร์

วงจรซีมอสอินเวอร์เตอร์ เป็นวงจรพื้นฐานที่ประกอบไปด้วย ทรานซิสเตอร์ชนิดพีมอส และเอ็นมอสต่ออนุกรมกัน และทำหน้าที่สลับกันทำงานระหว่าง V_{DD} ถึง ศูนย์และกลับสัญญาณจาก ศูนย์ถึง V_{DD} ดังรูปที่ 4.1

หลักการการทำงาน ในรูปที่ 4.2 เป็นการนำวงจรซีมอสอินเวอร์เตอร์ เมื่อต่อสัญญาณอินพุทเข้าทางขาเกตทั้งสองของทรานซิสเตอร์ชนิดเอ็นมอสและพีมอส โดยทรานซิสเตอร์ทั้งสองจะมีทิศทางในการทำงาน โดยสัญญาณทางด้านอินพุท I_{in} จะต่ออยู่ที่ขาเกตของทรานซิสเตอร์เอ็นมอส (M9) และทรานซิสเตอร์พีมอส (M10) เมื่อกระแสอินพุทที่ไหลผ่านวงจรมีค่าระดับลอจิก “1” สัญญาณที่ได้ทางด้านเข้าพุทจะมีค่าเป็นลอจิก “0” โดยเวลารวมสำหรับการเปลี่ยนแปลงทางด้านเข้าพุทจากลอจิก “1” ลดลงจนถึงลอจิก “0” ซึ่งเราเรียกว่าช่วงเวลาขาลง (t_f) ของกระแสทรานซิสเตอร์เอ็นมอส ค่า (t_f) จะหาได้จาก

$$\int_0^{t_f} I_{dn}(t) = C_L V_{DD} \quad (4.1)$$

เมื่อ C_L เป็นค่า Capacitance Load และ I_{dn} เป็นค่ากระแสของเอ็นมอสที่เพิ่มขึ้นจาก 0 จนถึงค่ากระแสอิ่มตัว I_{dsat} จากสมการที่ 1 สามารถหาค่า $C_L V_{DD}$ ได้จาก

$$C_L V_{DD} = t_f I_{dsat} / 2 = t_f [\mu_n C_{ox} (W/L)(V_{DD} - V_{tn})^2 / 2] / 2 \quad (4.2)$$

ในการหาค่า (t_f) สามารถหาได้จาก

$$t_f = \frac{4C_L V_{DD} L_n}{\mu_n C_{ox} W_n (V_{DD} - V_{tn})^2} \quad (4.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการทำงานเดียวกัน ช่วงเวลาทางค่านเข้าพุทสัญญาณจากระดับลอจิก “0” จนถึงลอจิก “1” ซึ่งเป็นช่วงเวลาที่ขาขึ้น ค่าของ (t_r) จะหาได้จากสมการ

$$t_r = \frac{4C_L V_{DD} L_p}{\mu_p C_{ox} W_p (V_{DD} - |V_{tp}|)^2} \quad (4.4)$$

ในรูปที่ 4.2 ได้กำหนดค่าของ t_f เป็นช่วงเวลาจากขอบขาลงของเข้าพุทประมาณ 90% จนถึงค่า 10% ของสัญญาณเข้าพุทและค่าของ t_r เป็นช่วงเวลาจากขอบขาขึ้นทางด้านเข้าพุทประมาณ 10% ไปถึง 90% ของค่าสุดท้ายทางด้านเข้าพุทโดยที่ค่าของ

$$\mu_n W_n / L_n = \mu_p W_p / L_p \quad (4.5)$$

ช่วงขาขึ้นจะมีค่าเท่ากับช่วงขาลง ช่วงขาขึ้นและขาลงเป็นสัดส่วนกับค่า Load Capacitance ถ้าการทำงานอินเวอร์เตอร์ทางด้านเข้าพุทเป็นการรวมอินเวอร์เตอร์ ดังนั้นค่า Load Capacitance จะเป็นผลของการบวกทรานซิสเตอร์ ชนิดพีและชนิดเอ็นที่เกทการหาค่าประจุ C_{gn} และ C_{gp} ได้จาก

$$C_L = C_{gn} + C_{gp} = C_{ox} (W_n L_n + W_p L_p) \quad (4.6)$$

ข้อดีอีกอย่างหนึ่งของวงจรซิมอสอินเวอร์เตอร์อีกอย่างหนึ่งคือ คุณสมบัติในการส่งผ่านแรงดัน (VTC) ซึ่งสามารถสรุปการทำงานได้ดังตารางที่ 4.1 ซึ่งวงจรซิมอสอินเวอร์เตอร์จะมีข้อดีที่สำคัญคือค่าการใช้งานในวงจรของวงจรซิมอสอินเวอร์เตอร์จะมีเพียงเล็กน้อย คุณสมบัติการส่งผ่านแรงดัน จะแสดงให้เห็นการสวิงของแรงดันที่เข้าพุทแบบเต็มลูกคลื่น ระหว่าง 0 และ V_{DD} และช่วงการเปลี่ยนค่ามักจะมีควมชันของกราฟมากๆ ดังนั้นการทำงานของซิมอสอินเวอร์เตอร์จะคล้ายกับอินเวอร์เตอร์ในทางทฤษฎี

4.5 การเลียนแบบและผลการเลียนแบบวงจรเปรียบเทียบกระแสซิมอสโดยใช้แรงดันต่ำประสิทธิภาพสูง

เพื่อเป็นการยืนยันการทำงานของวงจรเปรียบเทียบกระแสโดยใช้แรงดันต่ำประสิทธิภาพสูงที่ได้ออกแบบในหัวข้อ 4.1 ได้ทำการวิเคราะห์การทำงานของวงจรดังกล่าวด้วยโปรแกรม PSPICE และทำการกำหนดค่า W/L ของทรานซิสเตอร์โดยใช้เทคโนโลยีที่ $0.8 \mu m$ ในการทดสอบนี้แสดงให้เห็นถึง ความสามารถในการทำงานของวงจรเปรียบเทียบกระแส โดยใช้ค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดันไฟเลี้ยงที่ 1.5 โวลต์ และค่าของกระแสที่ป้อนให้กับทางด้านอินพุท โดยป้อนกระแสเป็นแบบลูกคลื่นสี่เหลี่ยม (pulse) มีค่าเปลี่ยนแปลงของกระแสที่ $\pm 1\mu A$ และได้ทำการทดสอบโดยการเปลี่ยนแปลงค่าของกระแสทางด้านอินพุทเป็น $\pm 0.1\mu A$, $\pm 0.5\mu A$, $\pm 1.5\mu A$ และ $\pm 2\mu A$ และเปรียบเทียบกับค่าของแรงดันไฟเลี้ยงที่เปลี่ยนแปลงเท่ากับ 1.5V, 2V, 2.5V, 3V, 3.5V, 4V, 4.5V และ 5V ตามลำดับ ทำการวิเคราะห์โดยใช้โหมด Transient

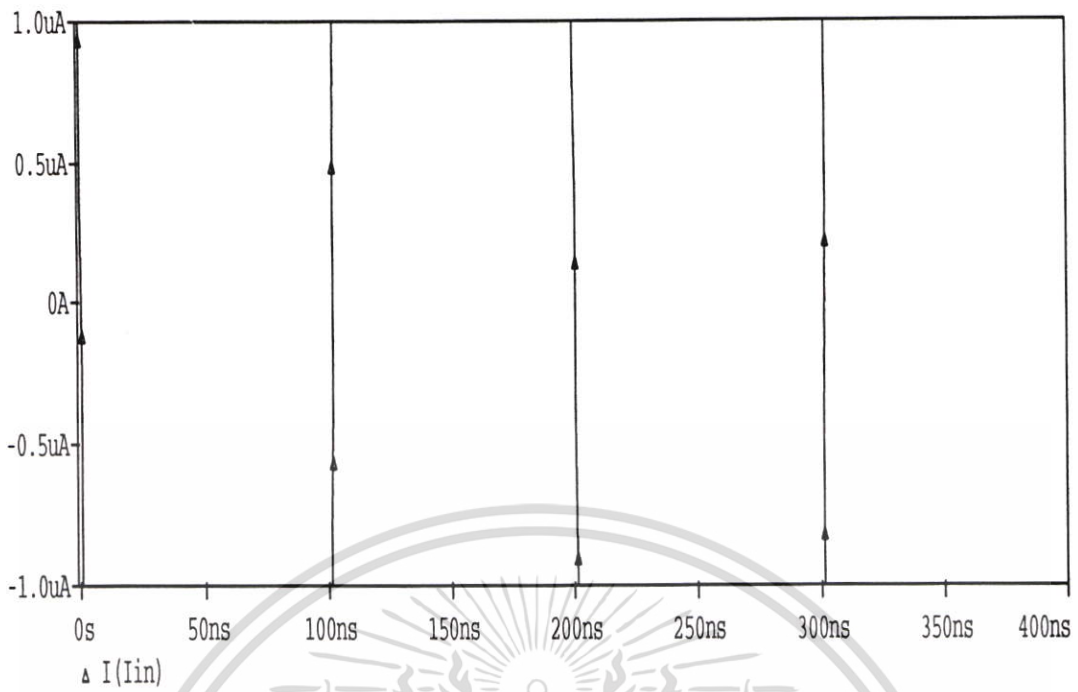


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

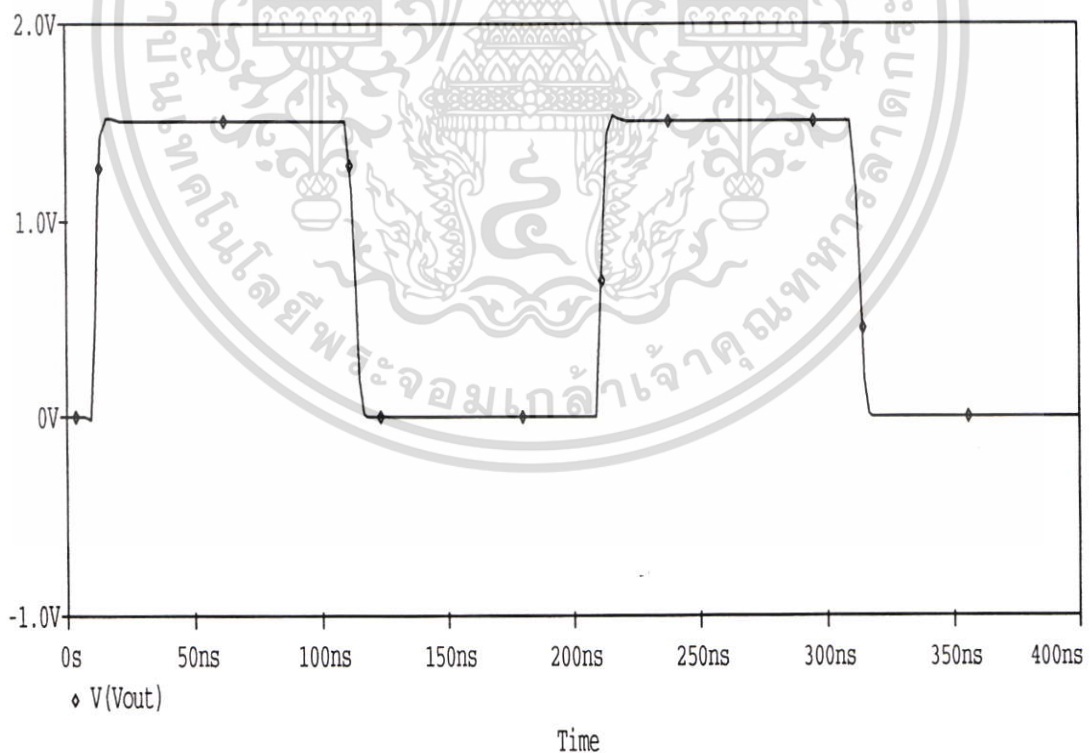
ตารางที่ 4.1 ขนาดของทรานซิสเตอร์ที่ใช้ในวงจรเปรียบเทียบกระแสโดยใช้แรงดันต่ำ
ประสิทธิภาพสูง

Device	W (μm)	L (μm)
M1	1.6	0.8
M2	1.2	0.8
M3	1.2	0.8
M4	1.6	0.8
M5	1.2	0.8
M6	1.6	0.8
M7	1.2	0.8
M8	1.6	0.8
M9	1.6	0.8
M10	4	0.8
M11	1.6	0.8
M12	8	0.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



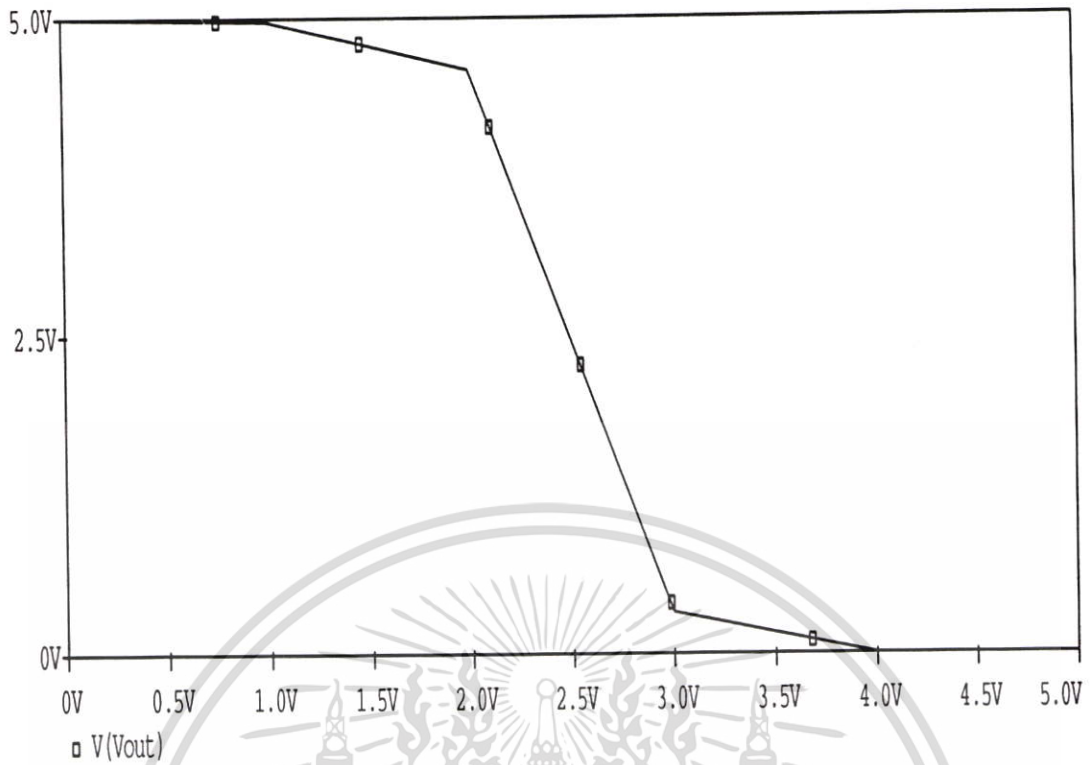
รูปที่ 4.3 สัญญาณทางด้านอินพุตที่มีค่า $\pm 1 \mu A$



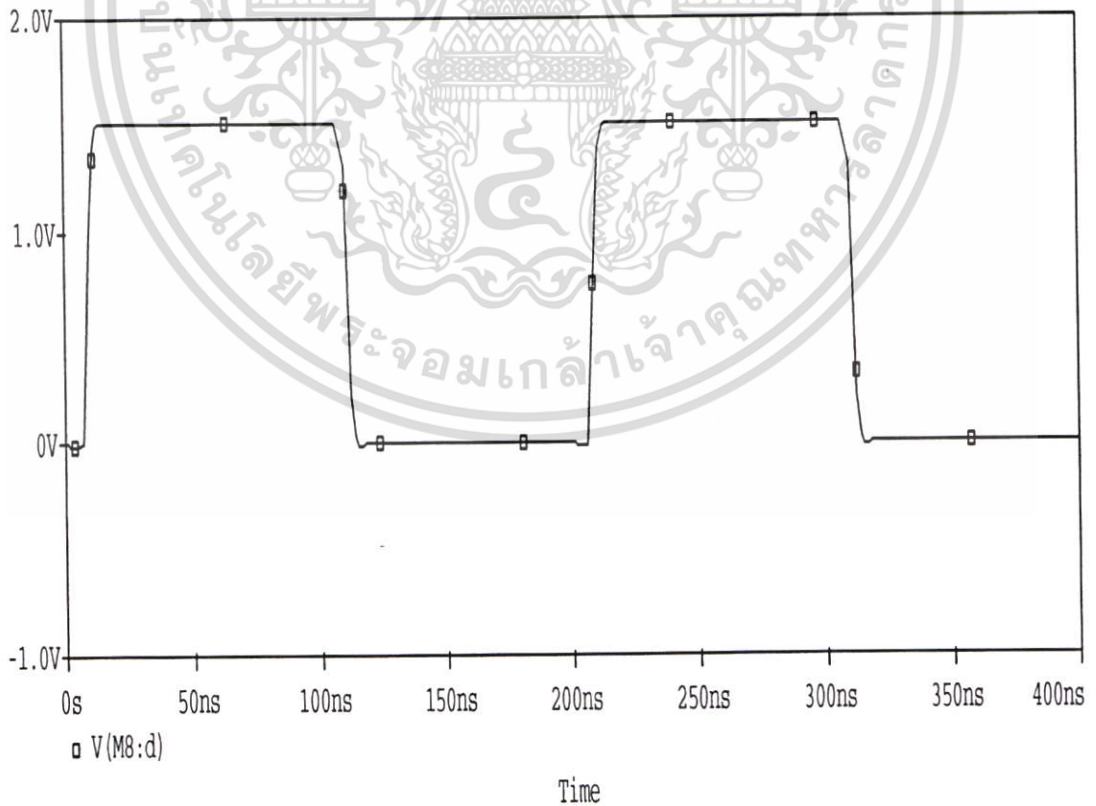
รูปที่ 4.4 สัญญาณทางด้านเอาพุตเมื่อกระแสทางด้านอินพุตมีค่า $\pm 1 \mu A$ $V_{DD} = 1.5V$ และ

$$C_L = 0.1pF$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

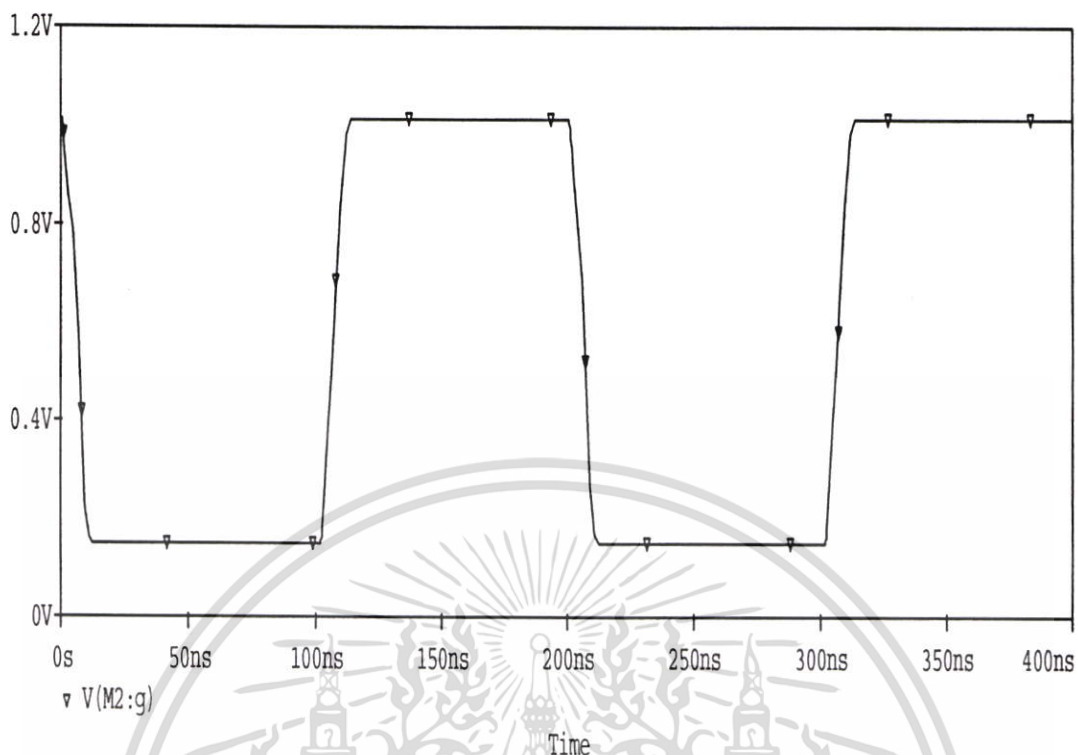


รูปที่ 4.5 แรงดันทางด้านเข้าพุทของวงจรมอสอินเวอร์เตอร์



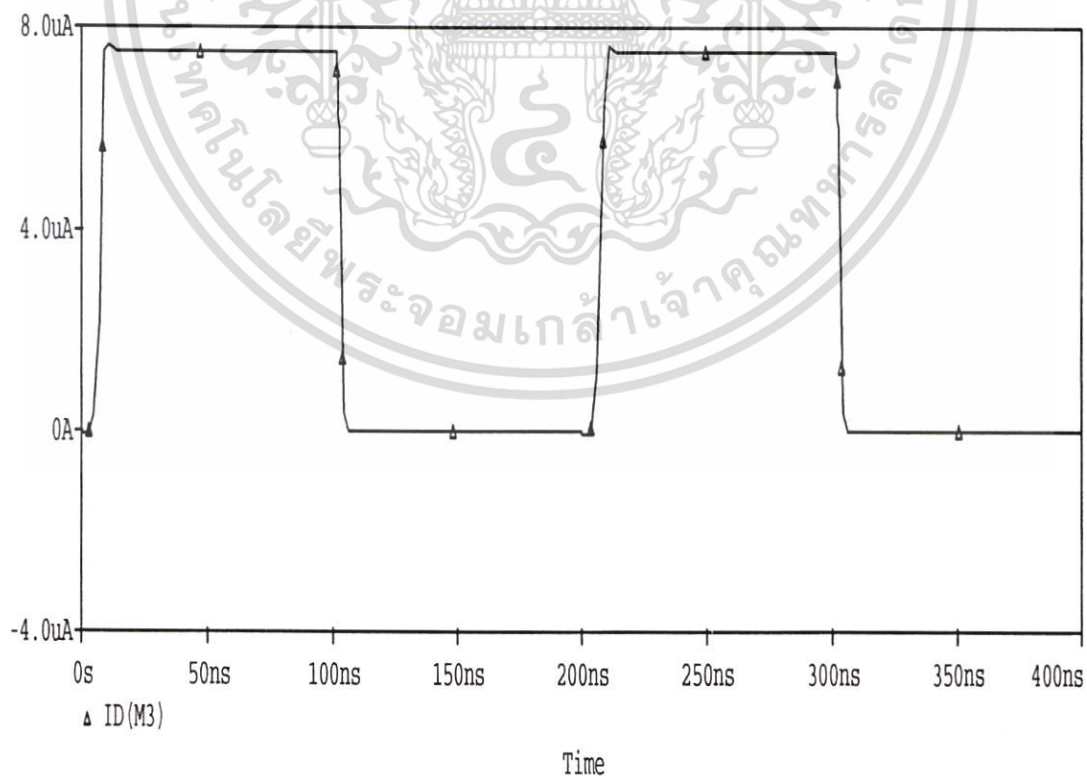
รูปที่ 4.6 ผลการทดสอบสัญญาณทางด้านเข้าพุทของวงจรถะท้อนกระแส โดยที่ค่า $C_L = 0.1pF$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



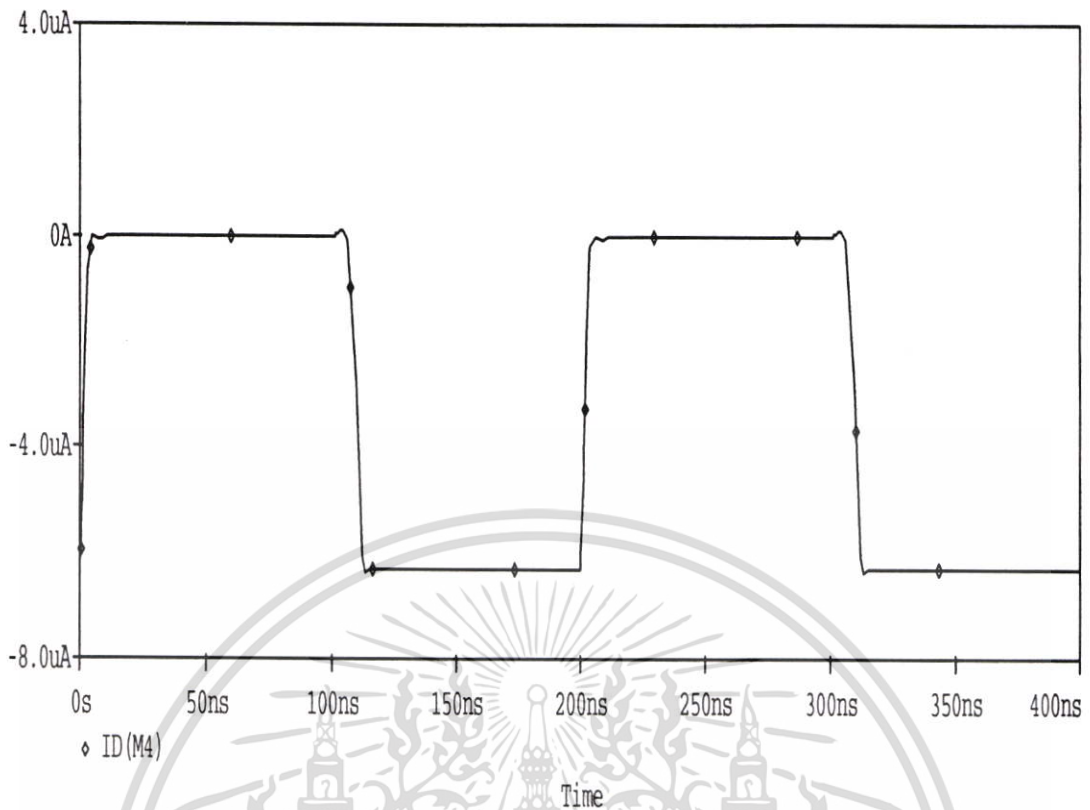
รูปที่ 4.7 ผลการทดสอบสัญญาณแรงดันทางด้านเอาพุทของวงจรเปรียบเทียบกับกระแสโดยที่ค่า

$$C_L = 0.1 pF$$

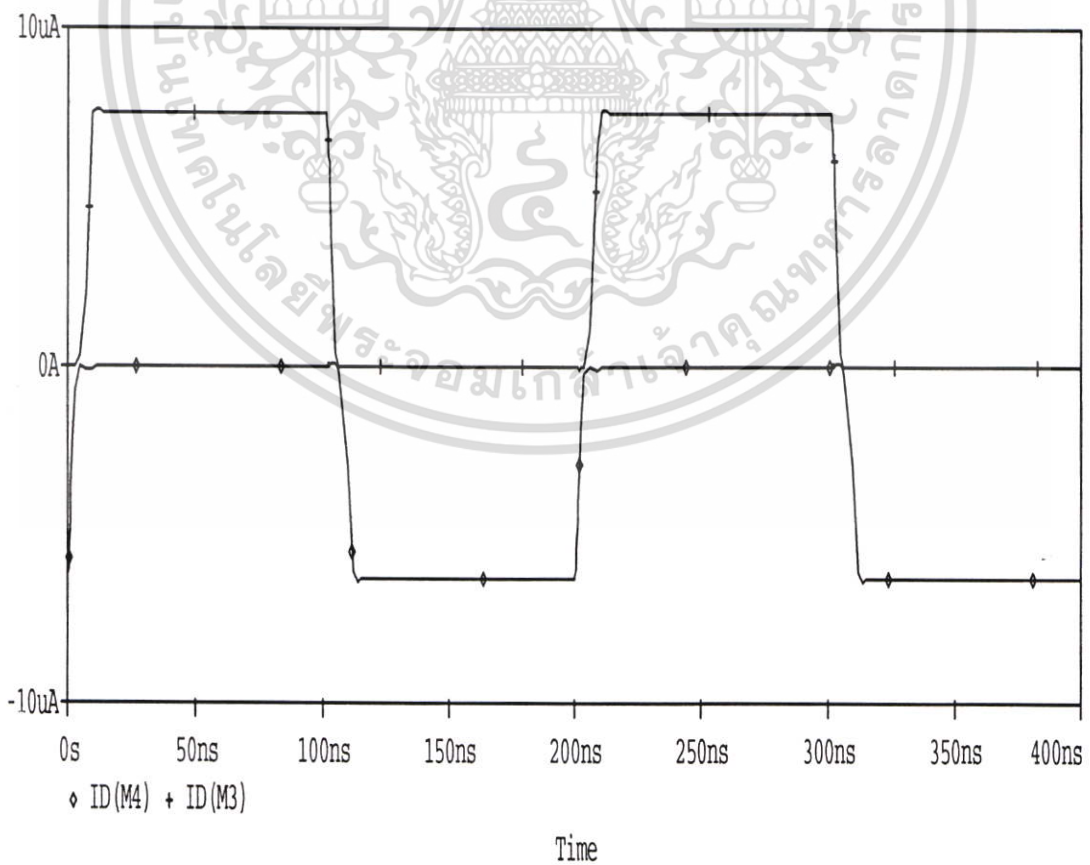


รูปที่ 4.8 ผลการทดสอบกระแสทางด้านเอาพุทของวงจรเปรียบเทียบกับกระแสโดยที่ $C_L = 0.1 pF$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

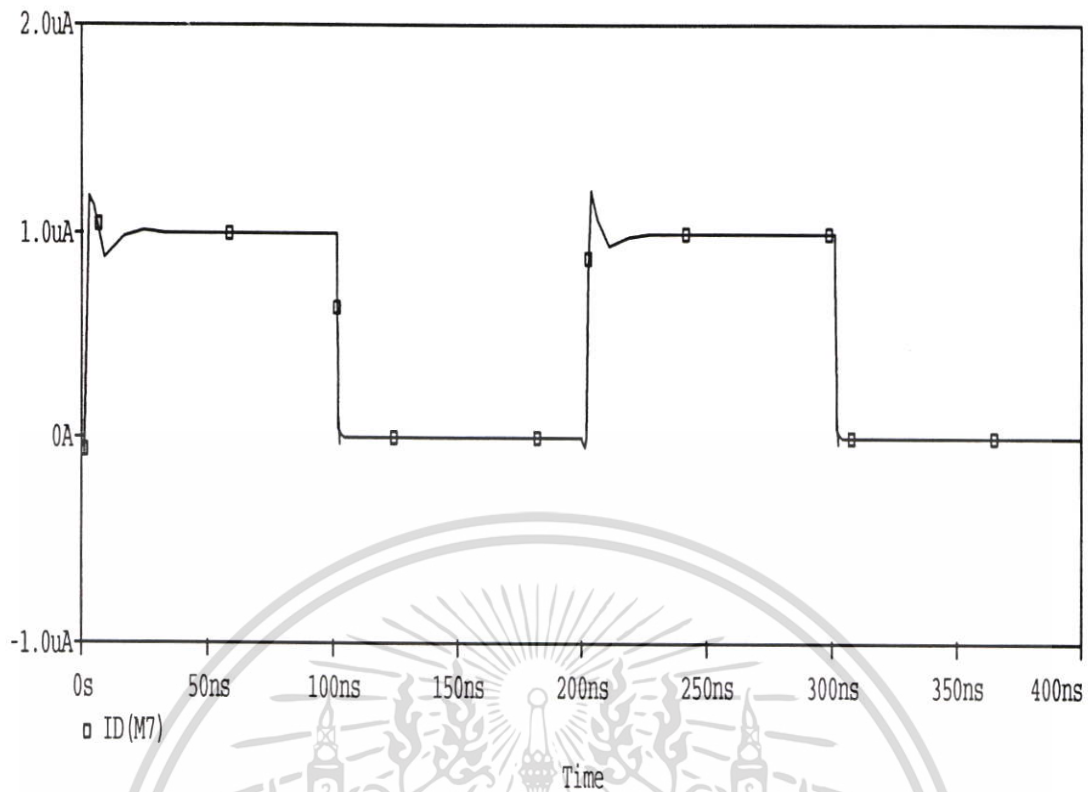


รูปที่ 4.9 ผลการทดสอบกระแสทางด้านเข้าพุทของวงจรเปรียบเทียบกระแสโดยที่ $C_L = 0.1\text{pF}$

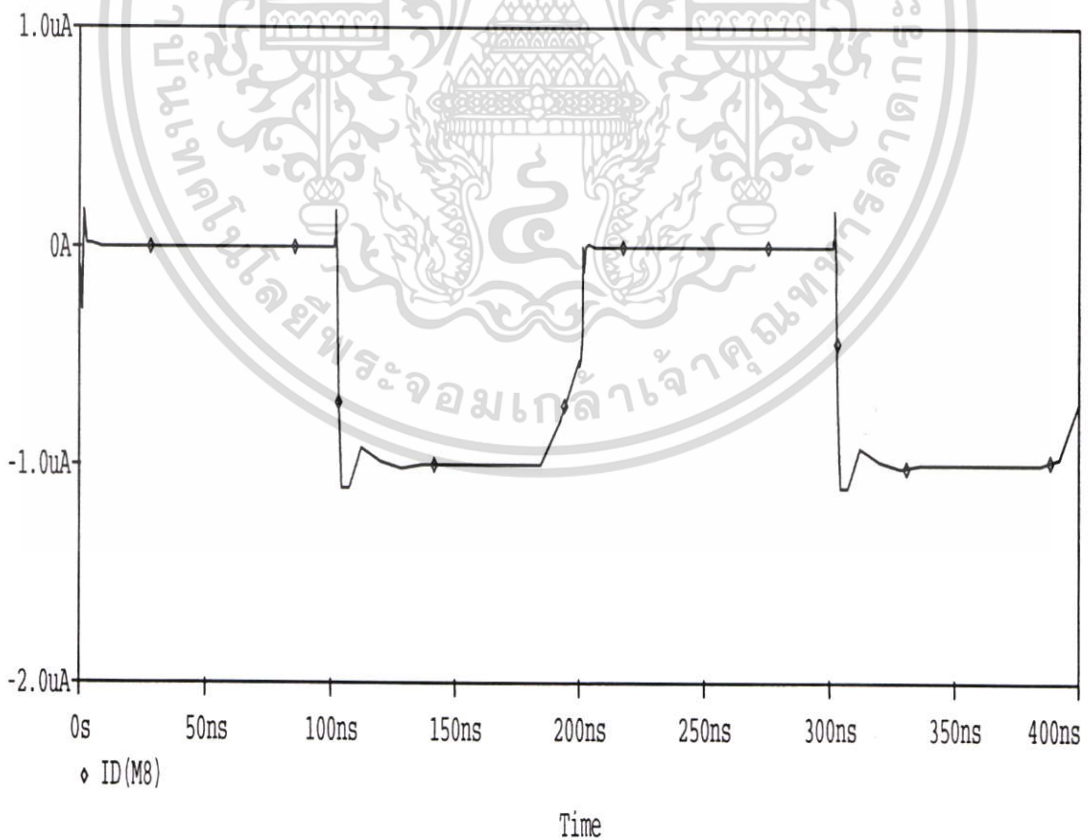


รูปที่ 4.10 ผลการทดสอบกระแสทางด้านเข้าพุทของวงจรเปรียบเทียบกระแสโดยที่ $C_L = 0.1\text{pF}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

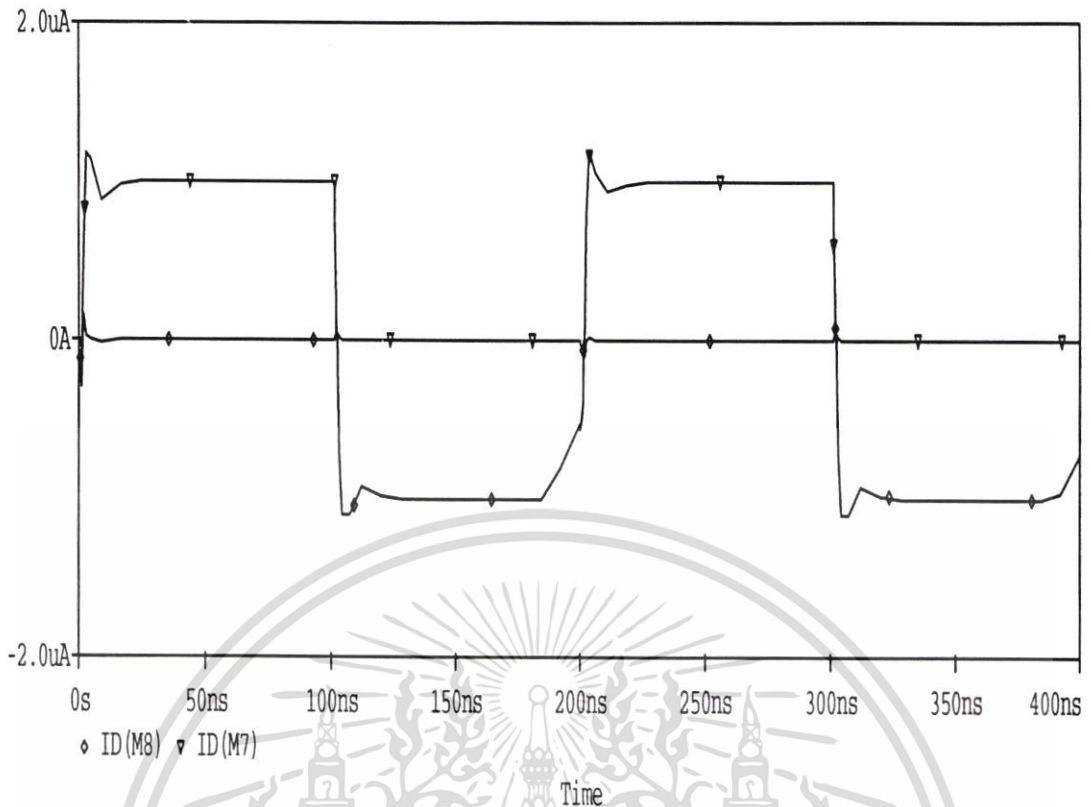


รูปที่ 4.11 ผลการทดสอบกระแสทางด้านเข้าพุทของวงจรถ่ายโอนกระแสโดยที่ $C_L = 0.1pF$

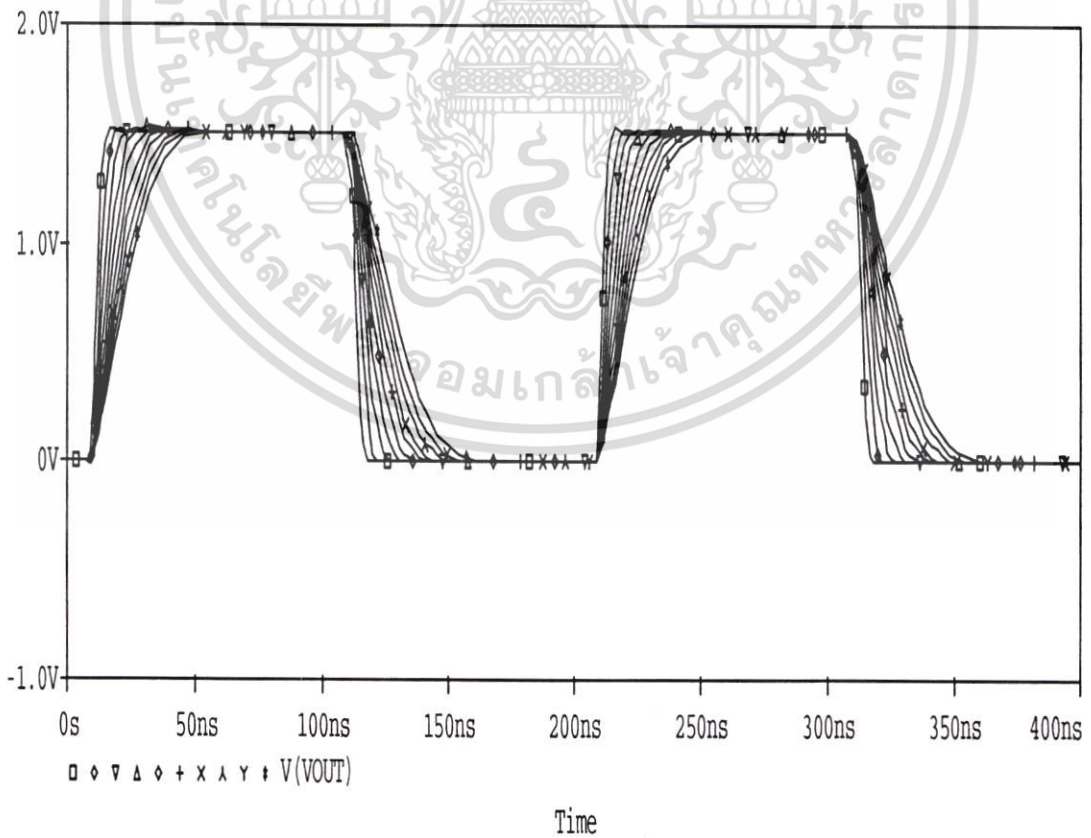


รูปที่ 4.12 ผลการทดสอบกระแสทางด้านเข้าพุทของวงจรถ่ายโอนกระแสโดยที่ $C_L = 0.1pF$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

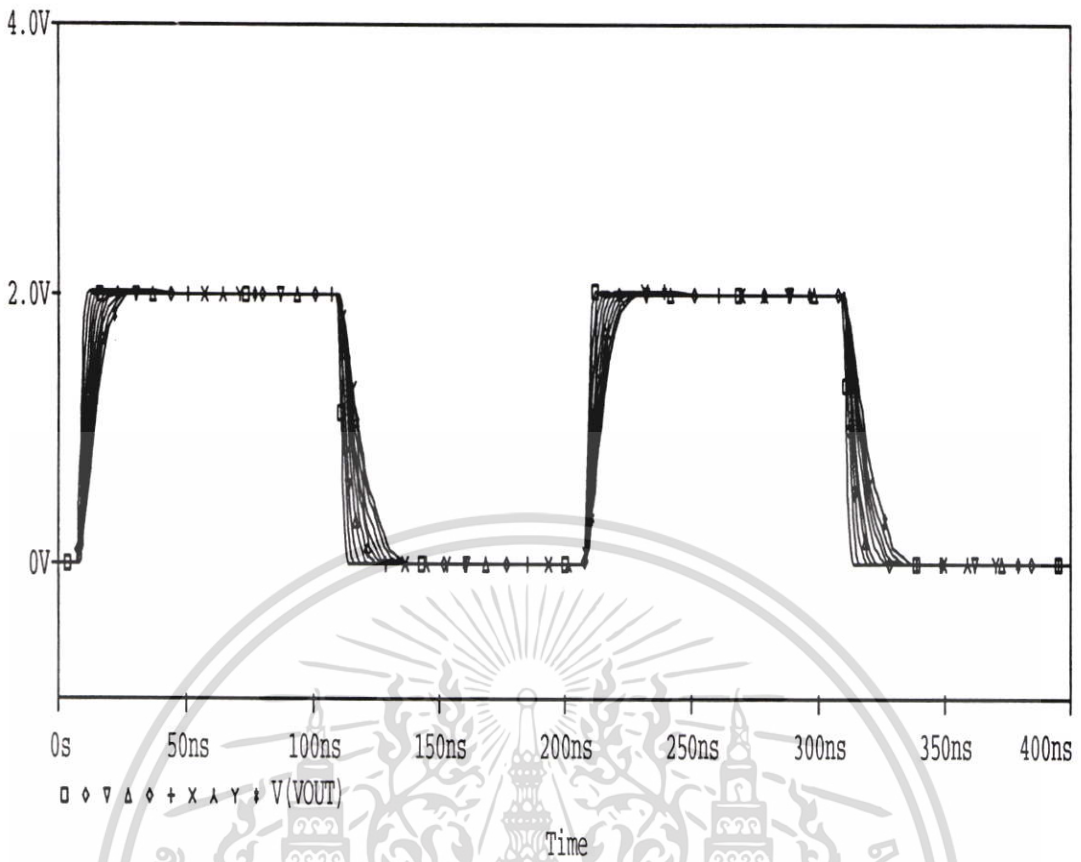


รูปที่ 4.13 ผลการทดสอบกระแสทางค่าน้ำพุทของวงจระสะท้อนกระแสโดยที่ $C_L = 0.1\text{pF}$

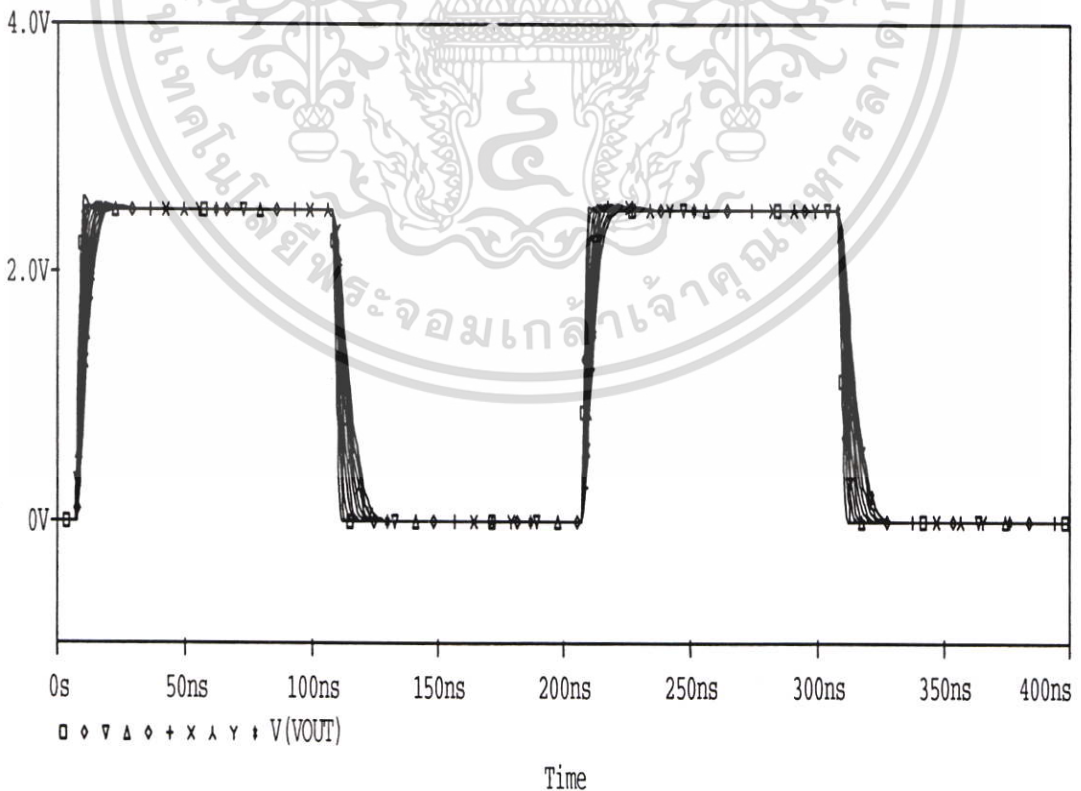


รูปที่ 4.14 ผลการทดสอบสัญญาณทางค่าน้ำพุทโดยที่ $V_{DD} = 1.5\text{V}$ และค่า $C_L = 0.1-1\text{pF}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

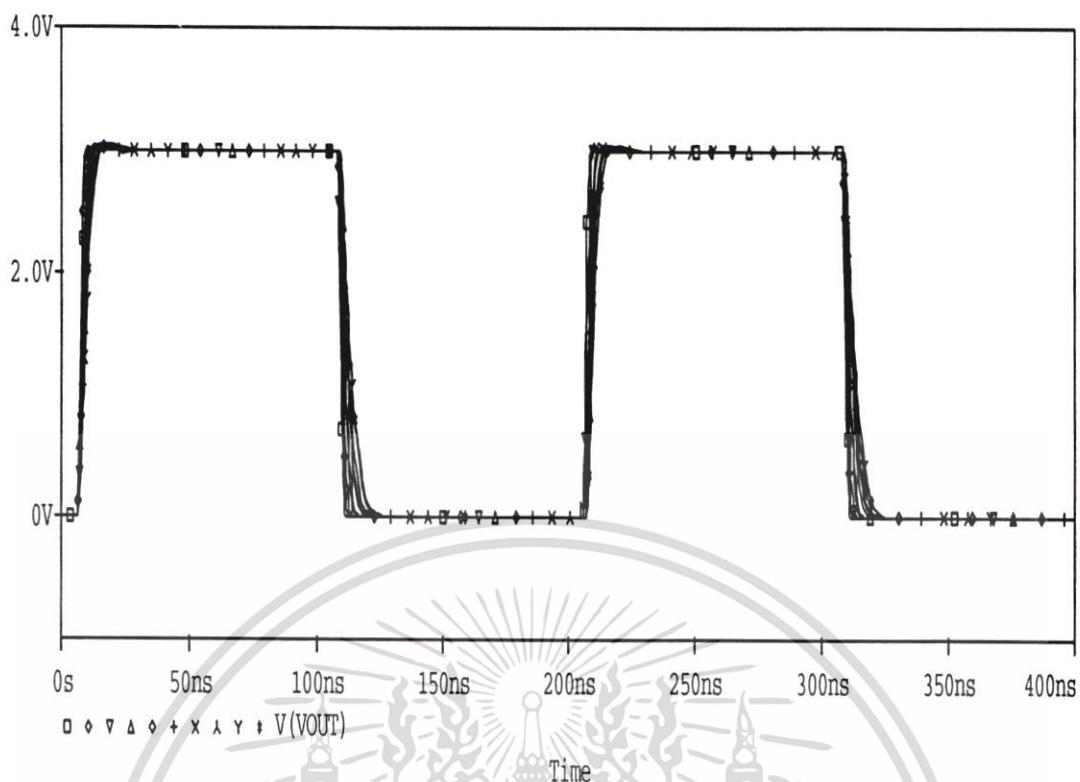


รูปที่ 4.15 ผลการทดสอบสัญญาณทางด้านเอาพุท โดยที่ $V_{DD} = 2V$ และค่า $C_L = 0.1-1pF$

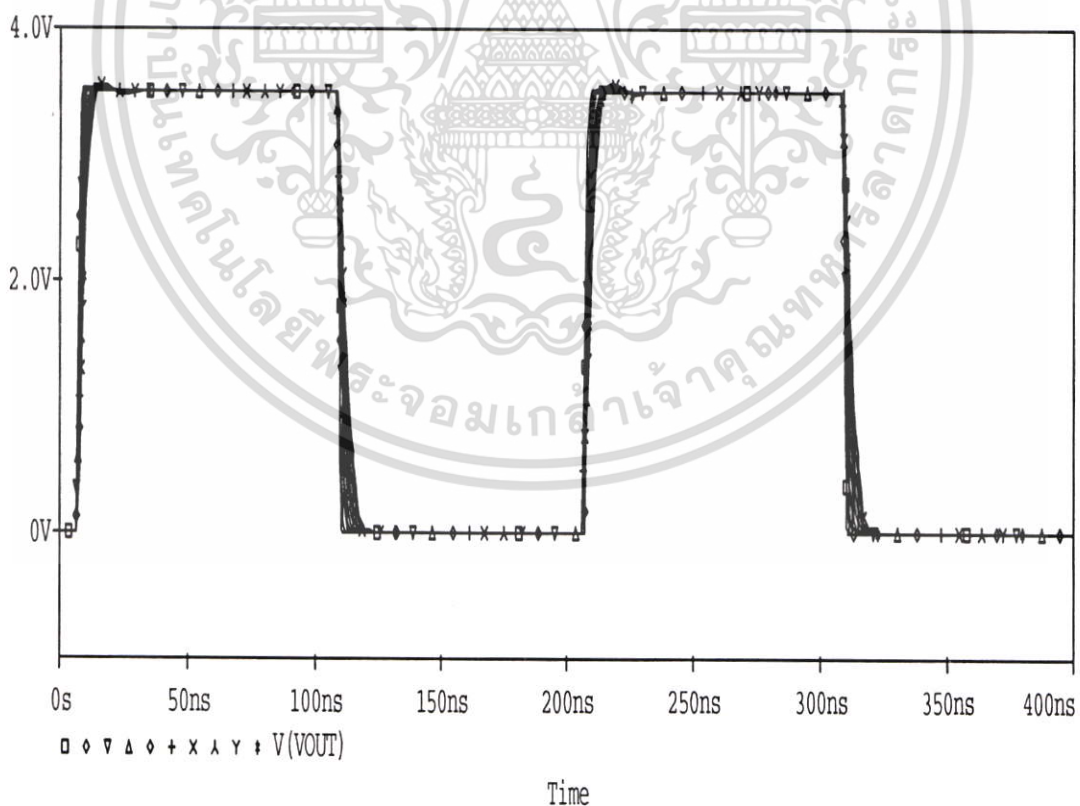


รูปที่ 4.16 ผลการทดสอบสัญญาณทางด้านเอาพุท โดยที่ $V_{DD} = 2.5V$ และค่า $C_L = 0.1-1pF$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

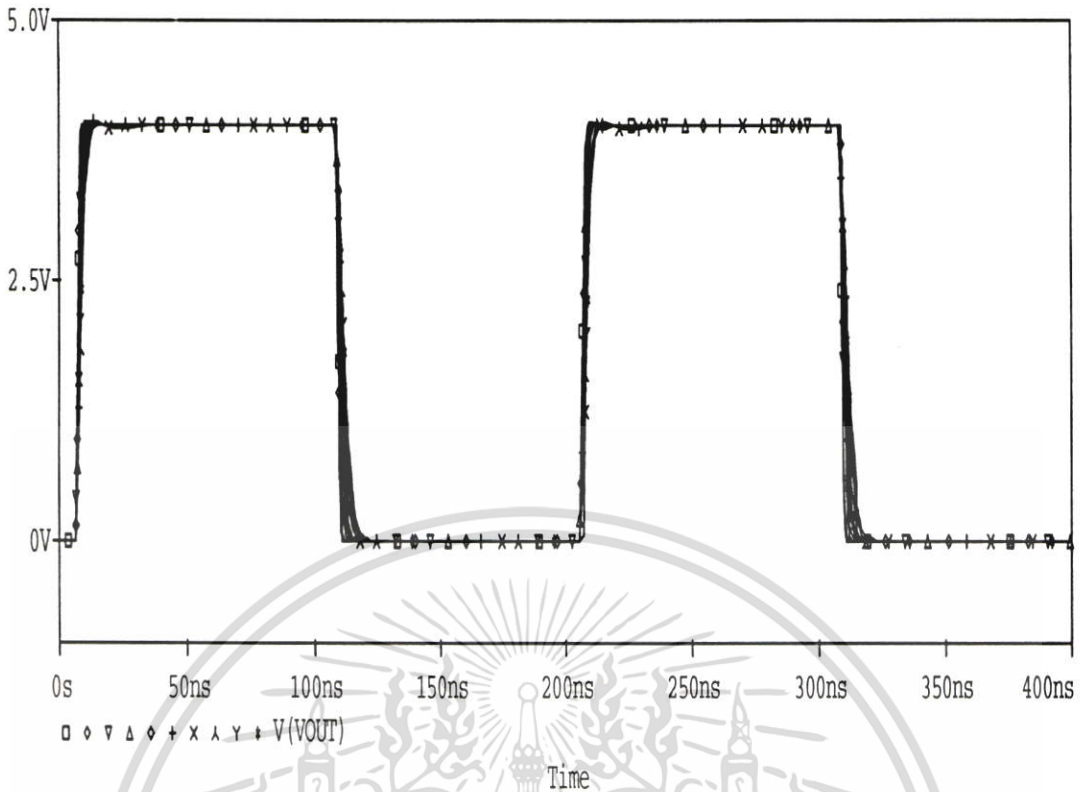


รูปที่ 4.17 ผลการทดสอบสัญญาณทางด้านเอาพุทโดยที่ $V_{DD} = 3V$ และค่า $C_L = 0.1-1pF$

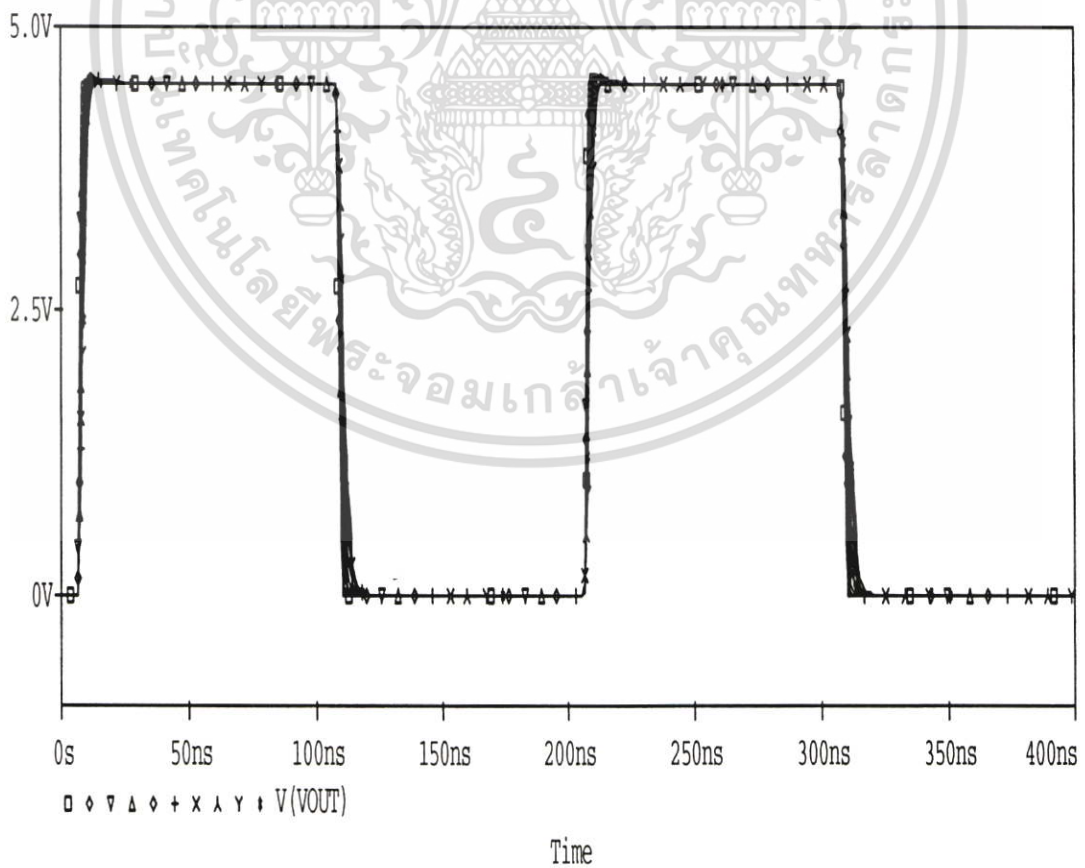


รูปที่ 4.18 ผลการทดสอบสัญญาณทางด้านเอาพุทโดยที่ $V_{DD} = 3.5V$ และค่า $C_L = 0.1-1pF$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

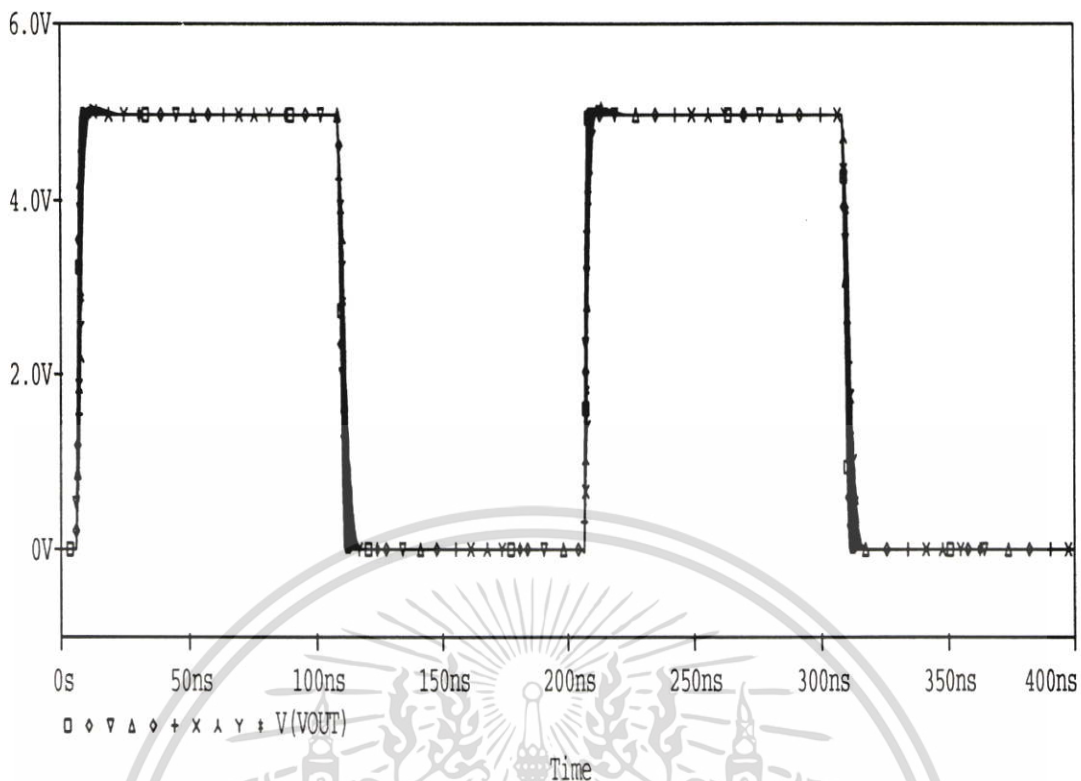


รูปที่ 4.19 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $V_{DD} = 4V$ และค่า $C_L = 0.1-1pF$

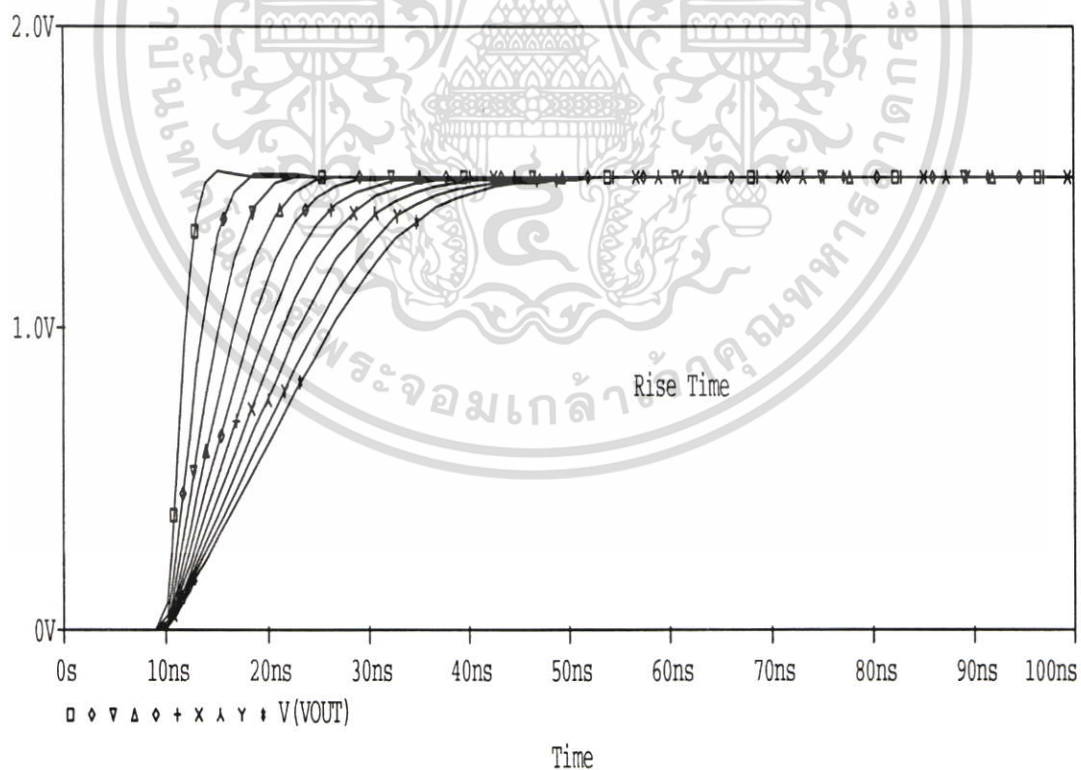


รูปที่ 4.20 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $V_{DD} = 4.5V$ และค่า $C_L = 0.1-1pF$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



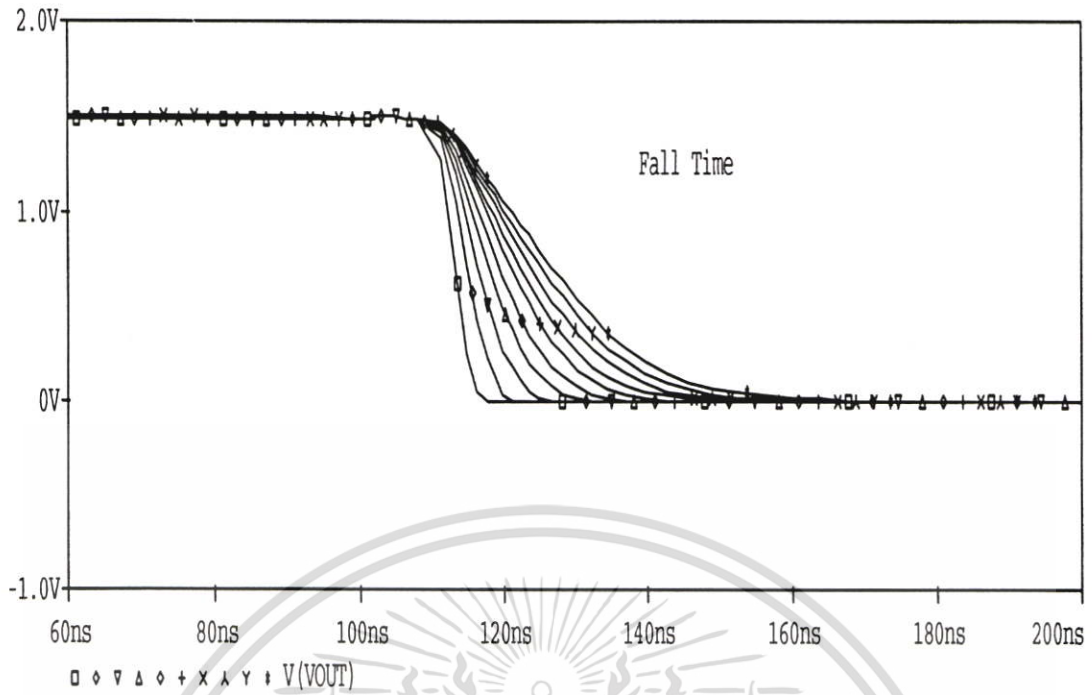
รูปที่ 4.21 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $V_{DD} = 5V$ และค่า $C_L = 0.1-1pF$



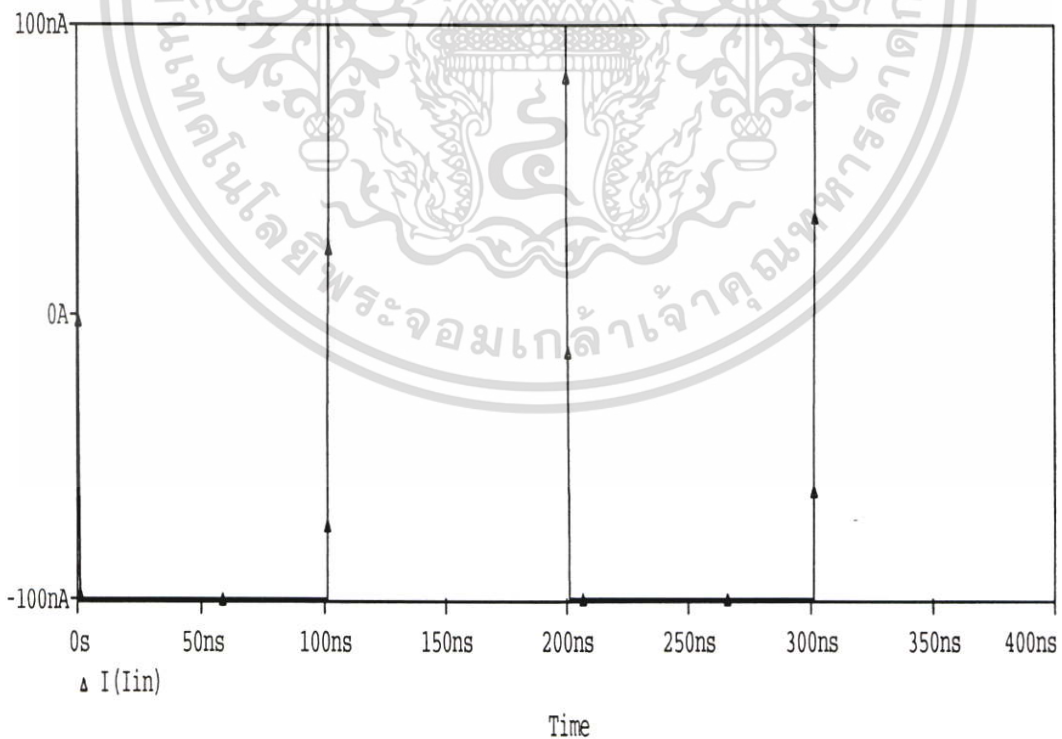
รูปที่ 4.22 แสดงผลการทดสอบสัญญาณทางด้านเข้าพุทช่วงขาขึ้นที่ $V_{DD} = 1.5V$ และค่า

$$C_L = 0.1-1pF$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



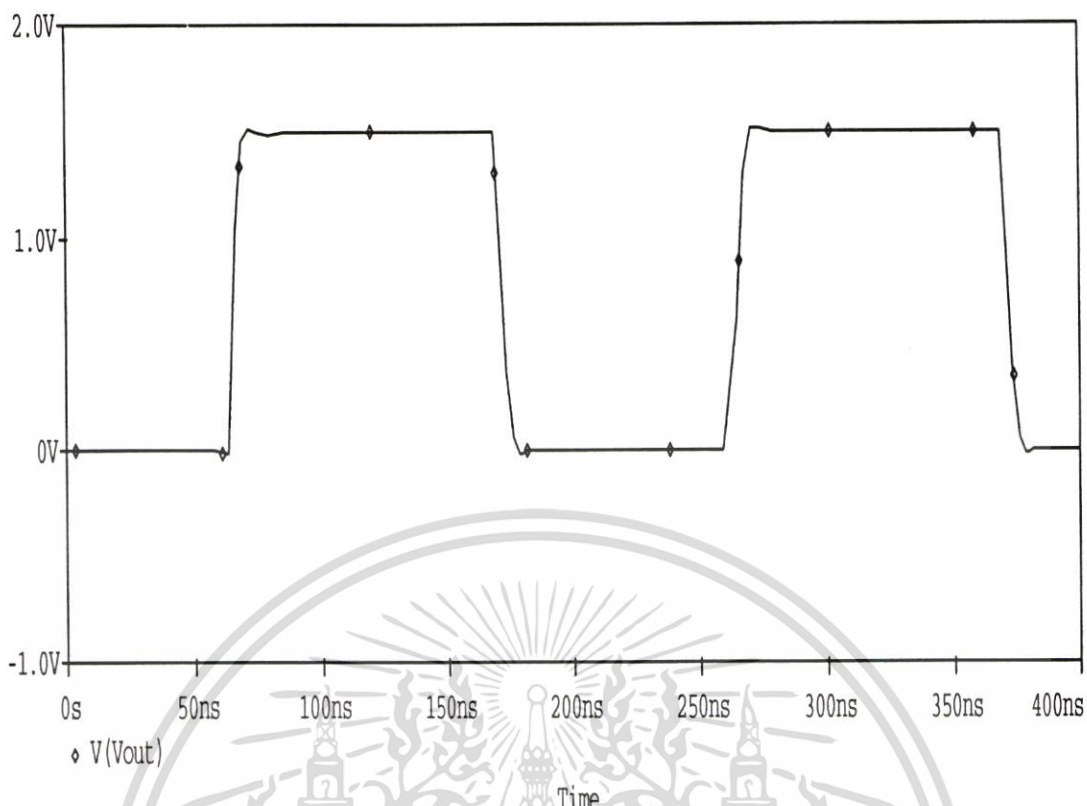
รูปที่ 4.22 แสดงผลการทดสอบสัญญาณทางด้านเอาพุทช่วงเวลาที่ $V_{DD} = 1.5V$ และค่า $C_L = 0.1 - 1pF$



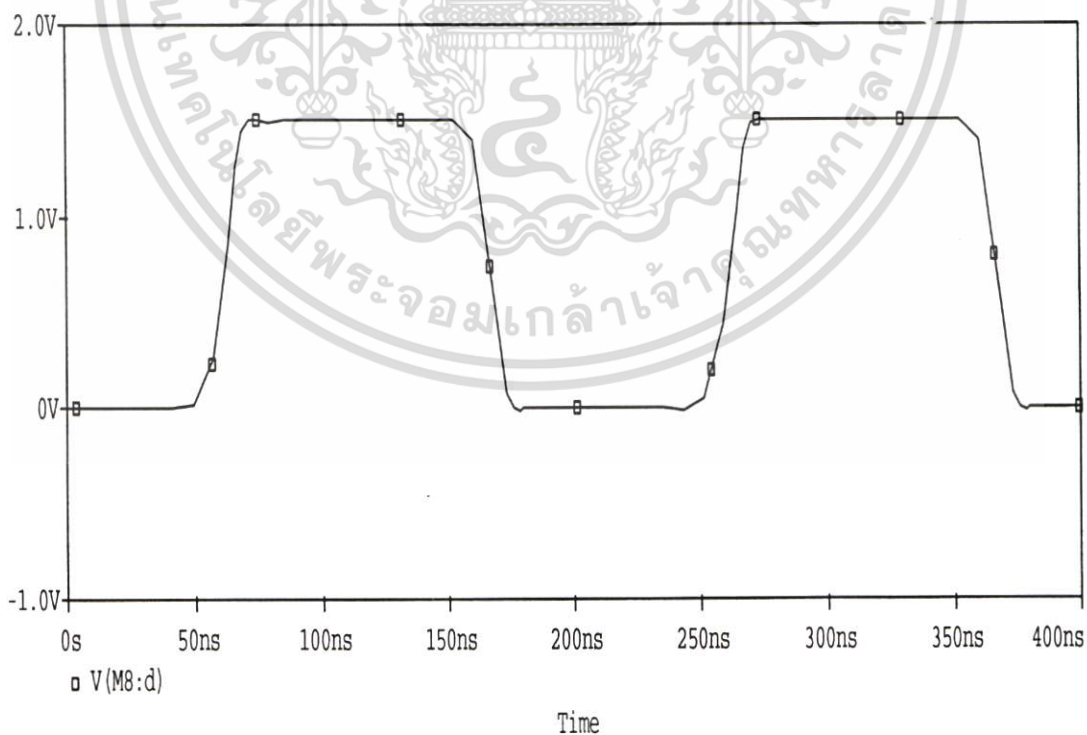
รูปที่ 4.23 แสดงผลการทดสอบสัญญาณทางด้านอินพุท $I_{in} = \pm 0.1\mu A$ $V_{DD} = 1.5V$ และค่า

$$C_L = 0.1pF$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



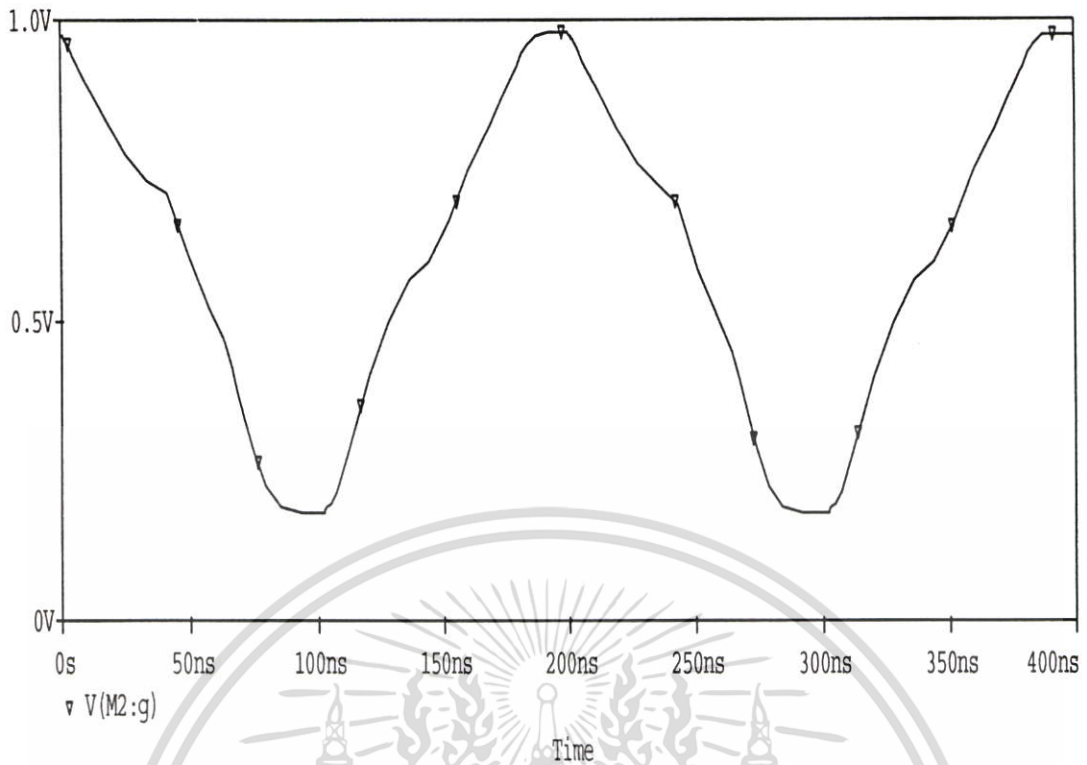
รูปที่ 4.24 แสดงผลการทดสอบสัญญาณทางด้านเข้าพุท $I_{in} = \pm 0.1\mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1pF$



รูปที่ 4.25 แสดงผลการทดสอบสัญญาณทางด้านเข้าพุทของวงจรสะท้อนกระแส $I_{in} = \pm 0.1\mu A$

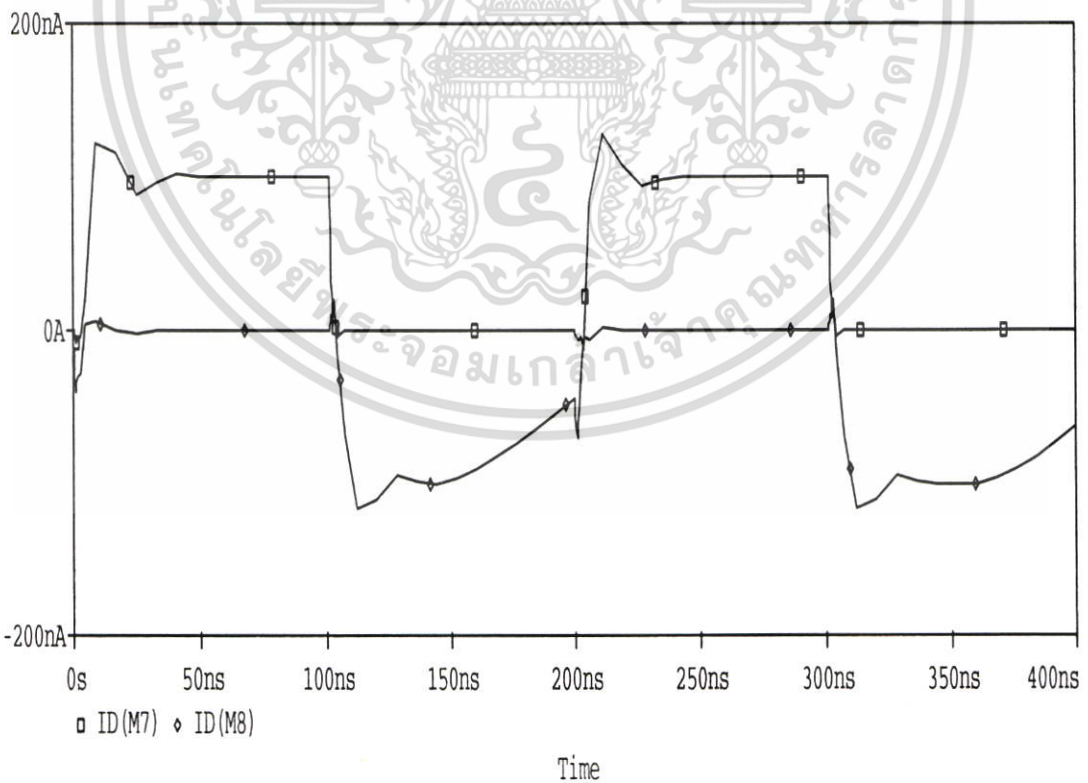
$V_{DD} = 1.5V$ และค่า $C_L = 0.1pF$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.26 แสดงผลการทดสอบสัญญาณทางด้านเข้าพุทของวงจรเปรียบเทียบกระแส

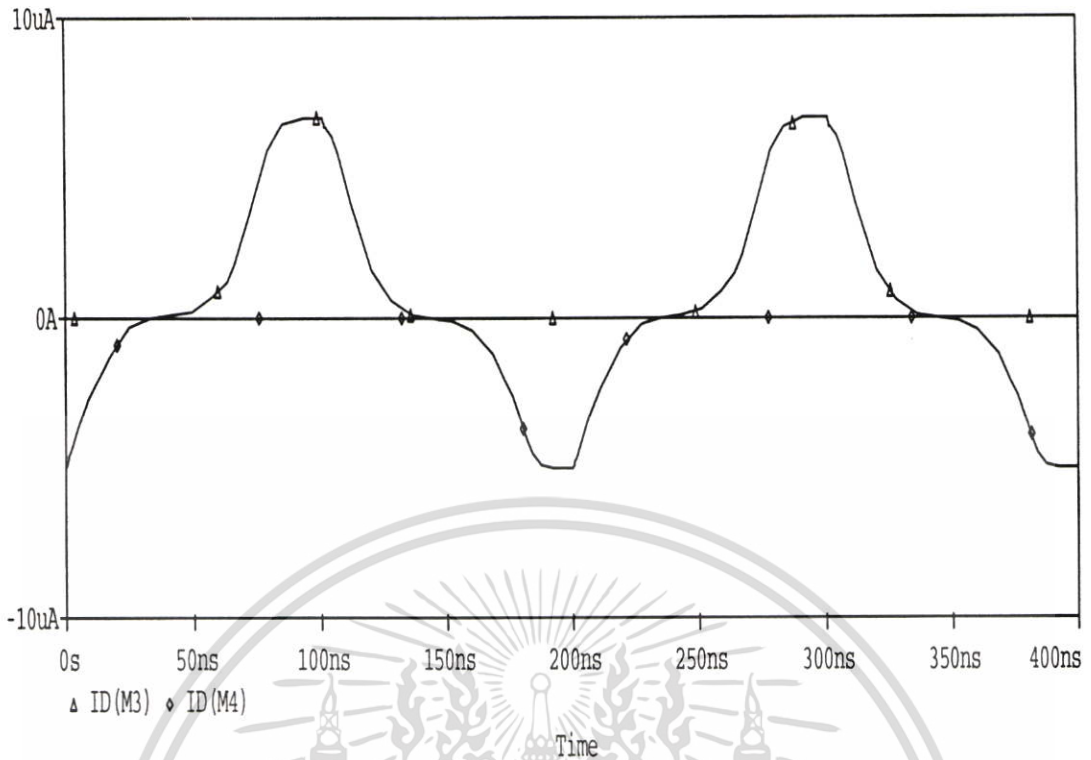
$$I_{in} = \pm 0.1 \mu A \quad V_{DD} = 1.5V \quad \text{และค่า } C_L = 0.1 pF$$



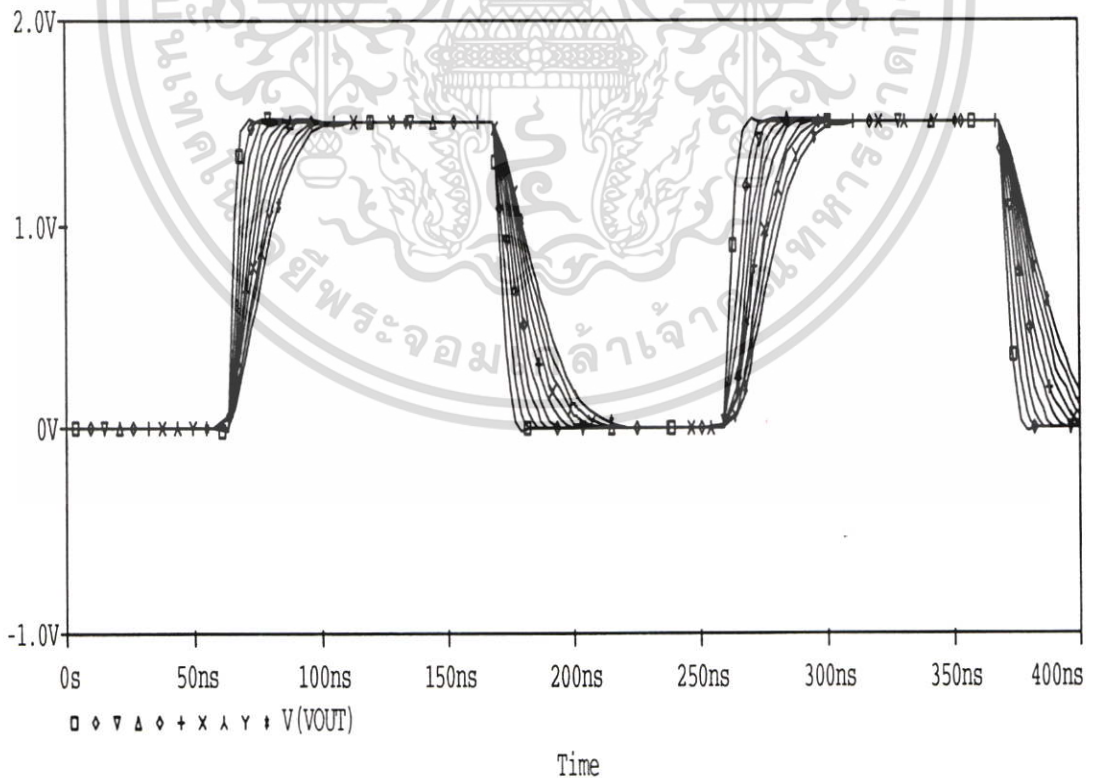
รูปที่ 4.27 แสดงผลการทดสอบกระแสทางด้านเข้าพุทของวงจรสะท้อนกระแส $I_{in} = \pm 0.1 \mu A$

$$V_{DD} = 1.5V \quad \text{และค่า } C_L = 0.1 pF$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

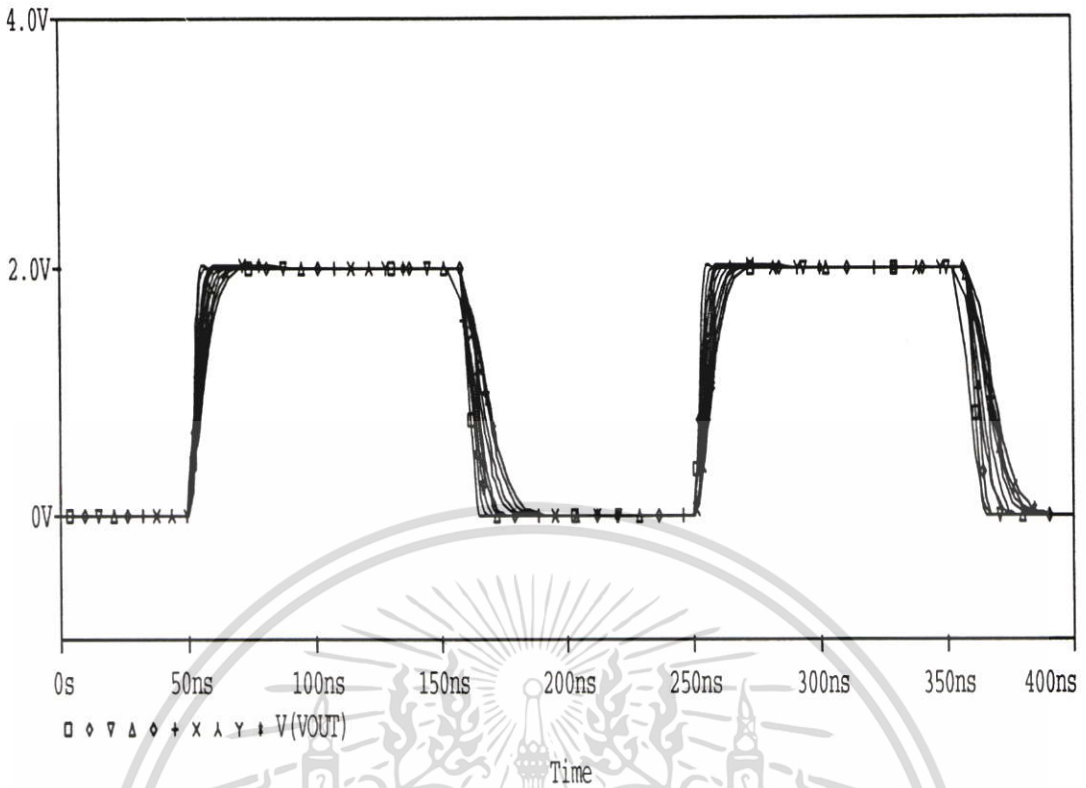


รูปที่ 4.28 แสดงผลการทดสอบกระแสทางด้านเข้าพุทของวงจรเปรียบเทียบกระแส $I_{in} = \pm 0.1\mu A$
 $V_{DD} = 1.5V$ และค่า $C_L = 0.1pF$

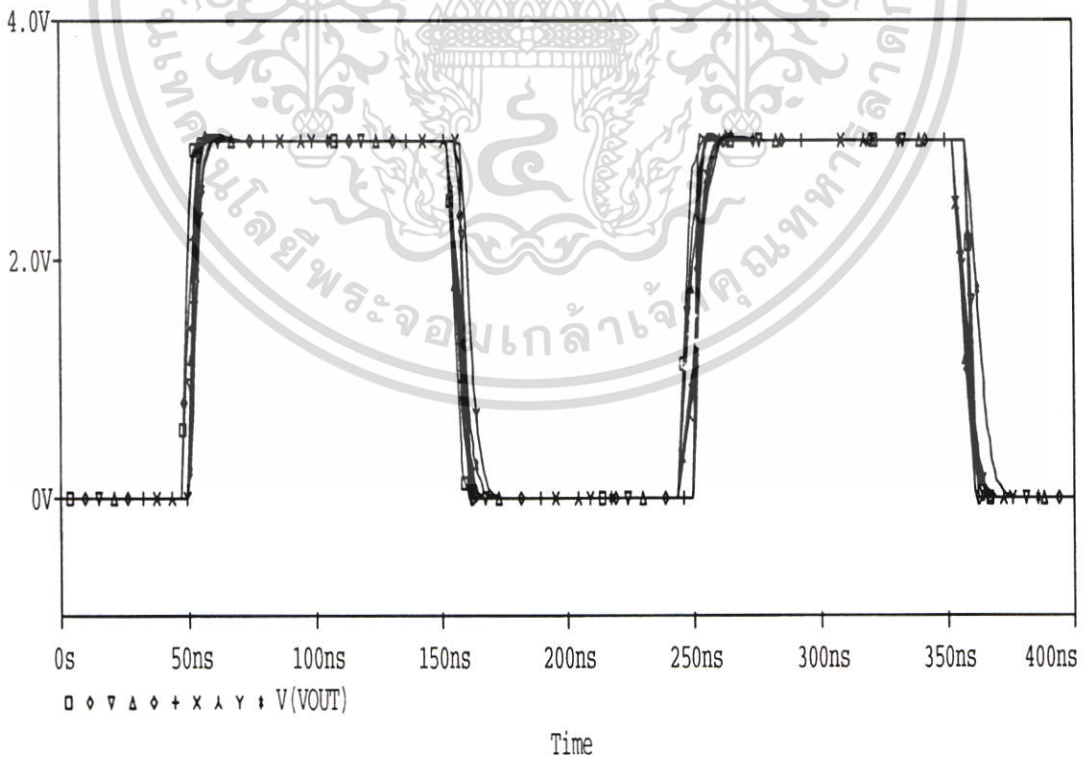


รูปที่ 4.29 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 0.1\mu A$ $V_{DD} = 1.5V$ และค่า
 $C_L = 0.1-1pF$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



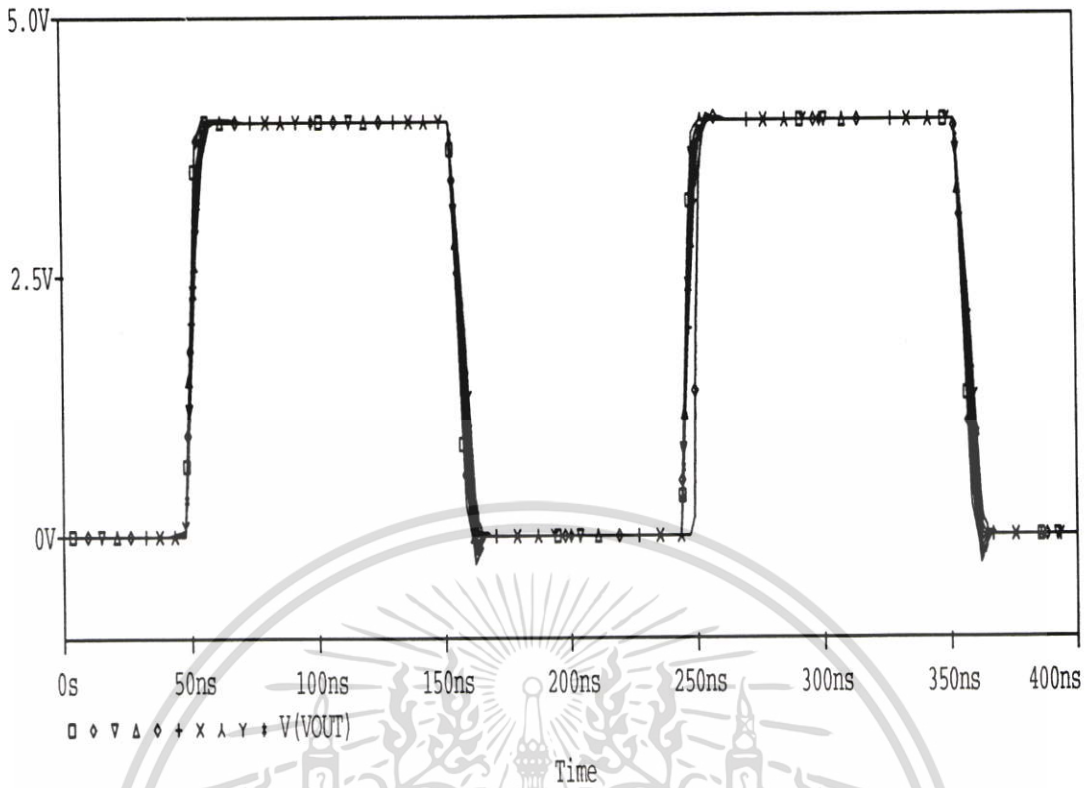
รูปที่ 4.30 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 0.1\mu A$ $V_{DD} = 2V$ และค่า $C_L = 0.1-1pF$



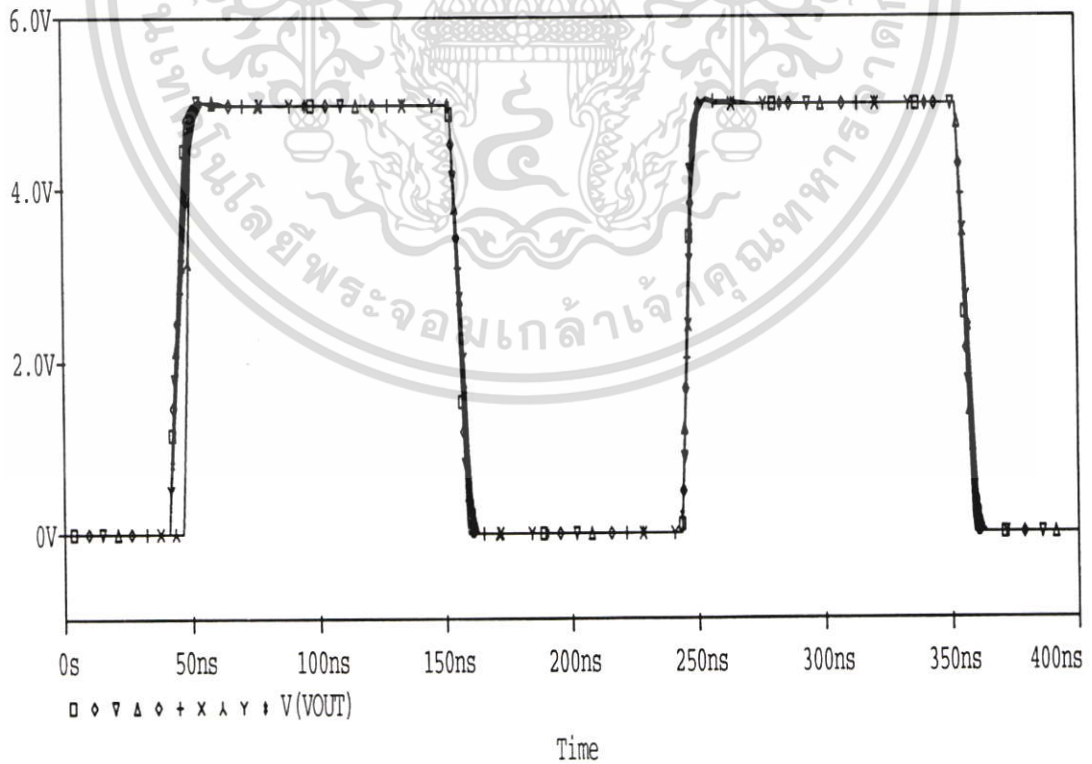
รูปที่ 4.31 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 0.1\mu A$ $V_{DD} = 3V$ และค่า

$$C_L = 0.1-1pF$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



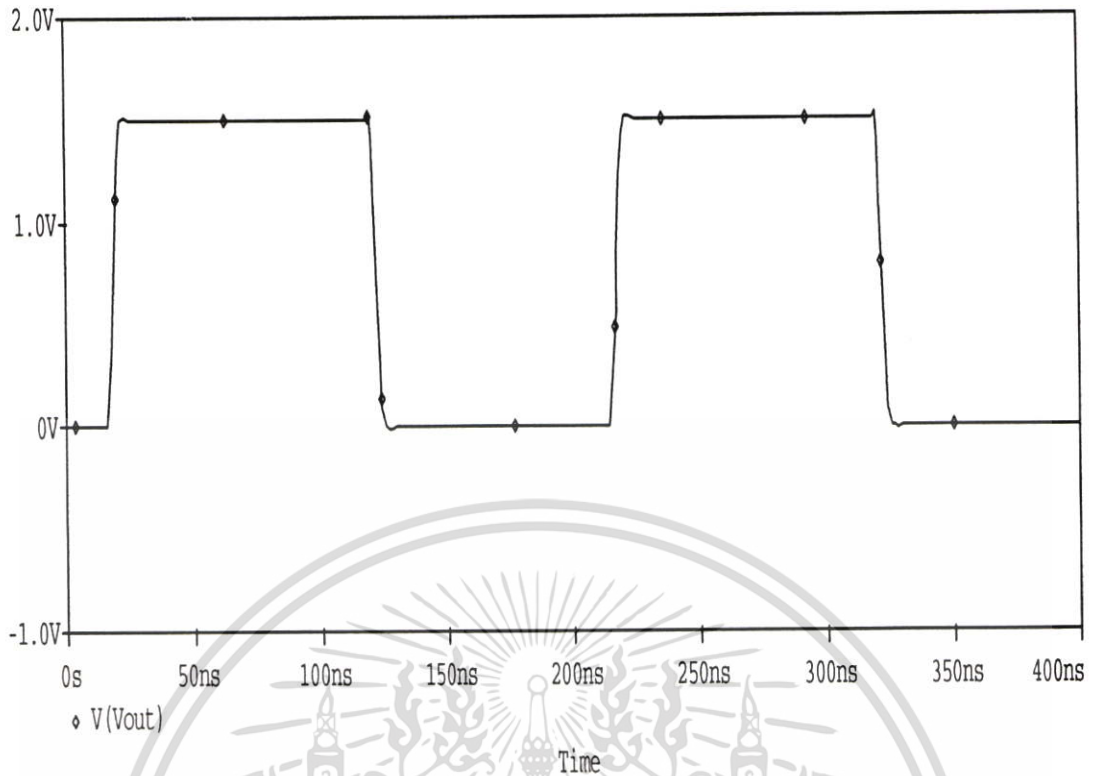
รูปที่ 4.32 ผลการทดสอบสัญญาณทางด้านเข้าพุท โดยที่ $I_{in} = \pm 0.1\mu A$ $V_{DD} = 4V$ และค่า $C_L = 0.1-1pF$



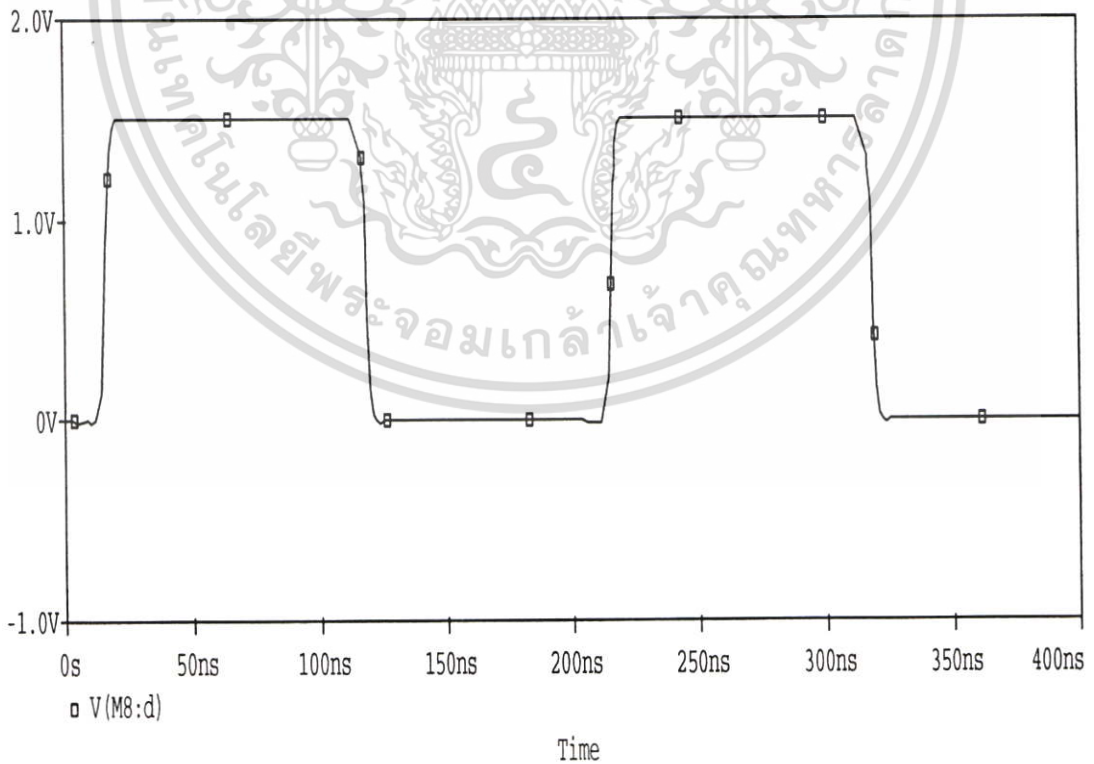
รูปที่ 4.33 ผลการทดสอบสัญญาณทางด้านเข้าพุท โดยที่ $I_{in} = \pm 0.1\mu A$ $V_{DD} = 5V$ และค่า

$$C_L = 0.1-1pF$$

เอกสารนี้เป็นเอกสารที่ลงนามรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



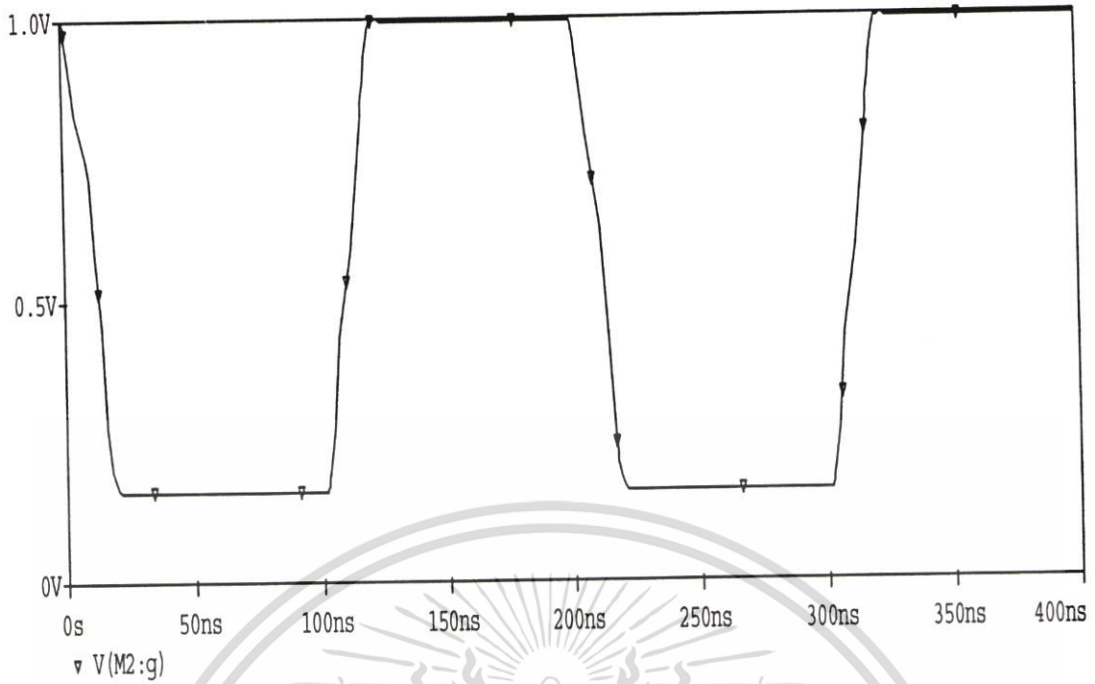
รูปที่ 4.34 ผลการทดสอบสัญญาณทางด้านเอาพุทโดยที่ $I_{in} = \pm 0.5 \mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1 pF$



รูปที่ 4.35 ผลการทดสอบสัญญาณทางด้านเอาพุทของวงจระสะท้อนกระแสโดยที่

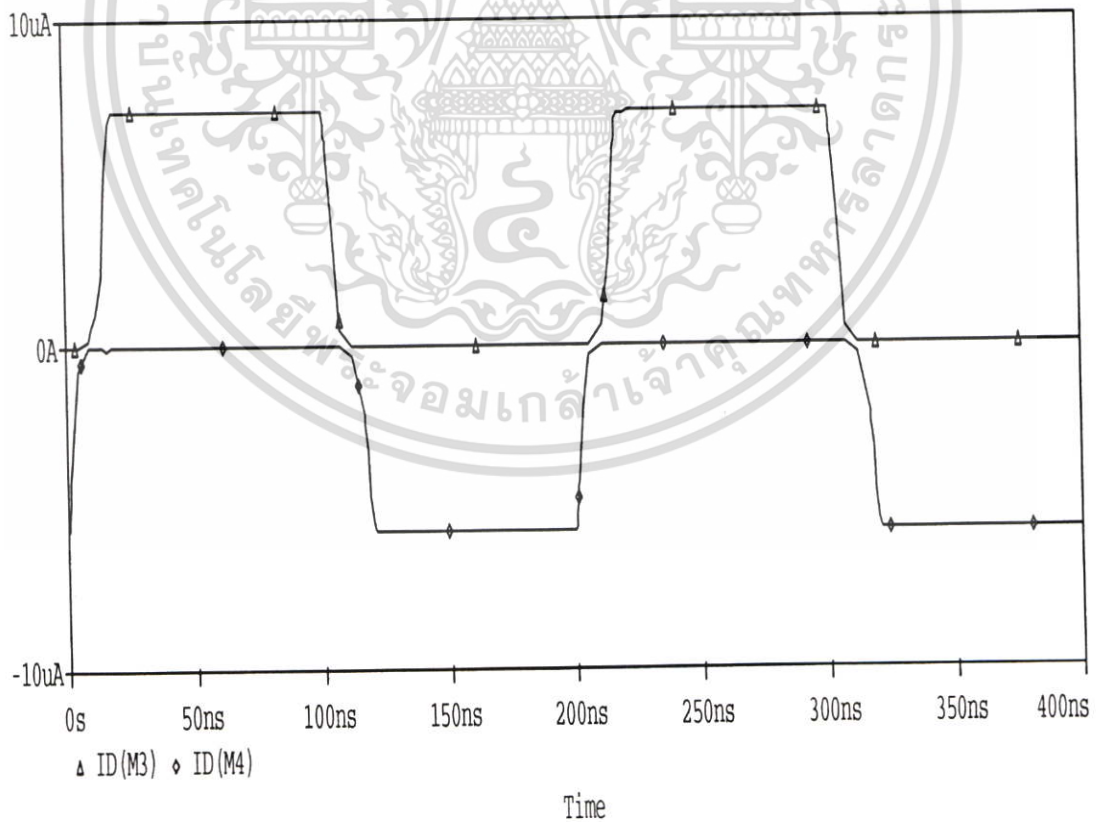
$$I_{in} = \pm 0.5 \mu A \quad V_{DD} = 1.5V \quad \text{และค่า} \quad C_L = 0.1 pF$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.36 ผลการทดสอบสัญญาณทางด้านเข้าพุทของวงจรเปรียบเทียบกระแสโดยที่

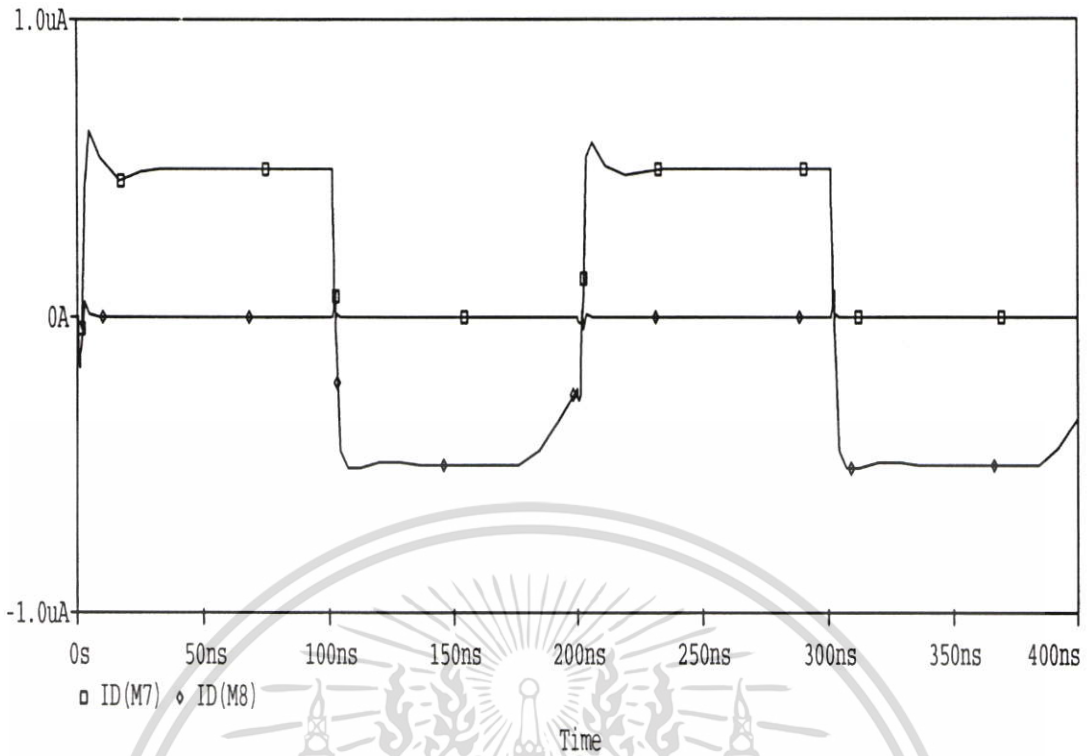
$$I_{in} = \pm 0.5 \mu A \quad V_{DD} = 1.5V \quad \text{และค่า } C_L = 0.1 pF$$



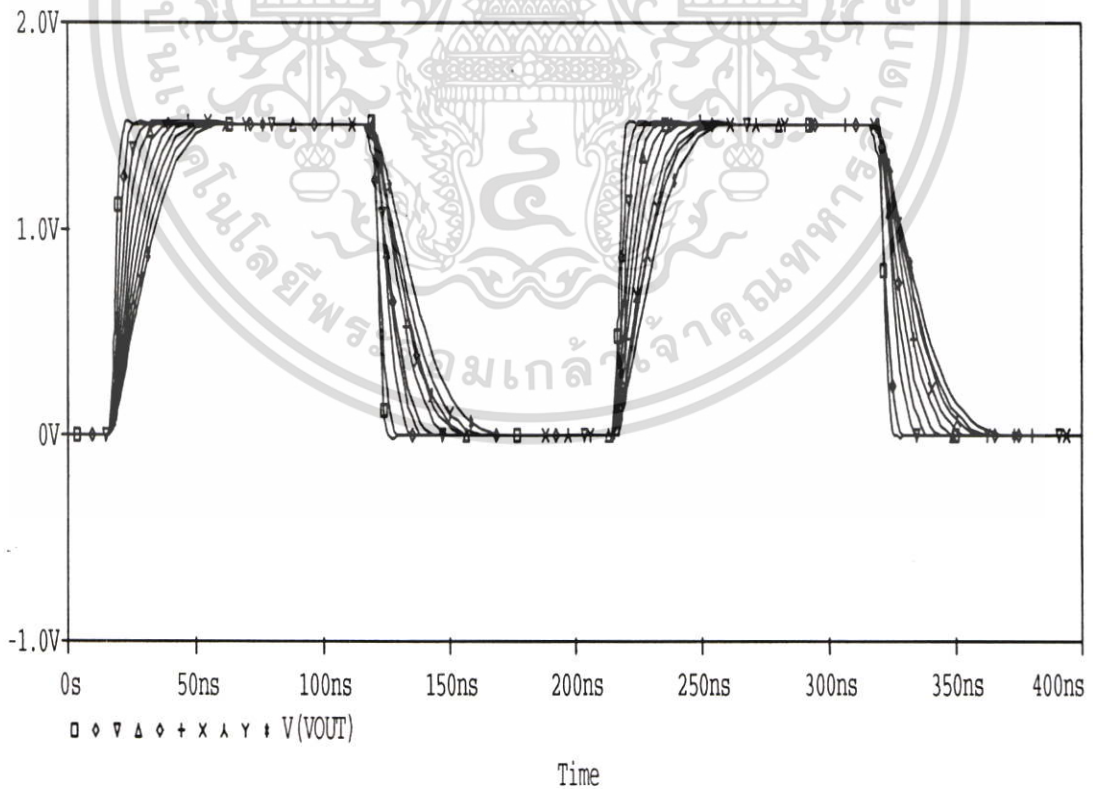
รูปที่ 4.37 ผลการทดสอบกระแสเข้าพุทของวงจรเปรียบเทียบกระแสโดยที่ $I_{in} = \pm 0.5 \mu A$

$$V_{DD} = 1.5V \quad \text{และค่า } C_L = 0.1 pF$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

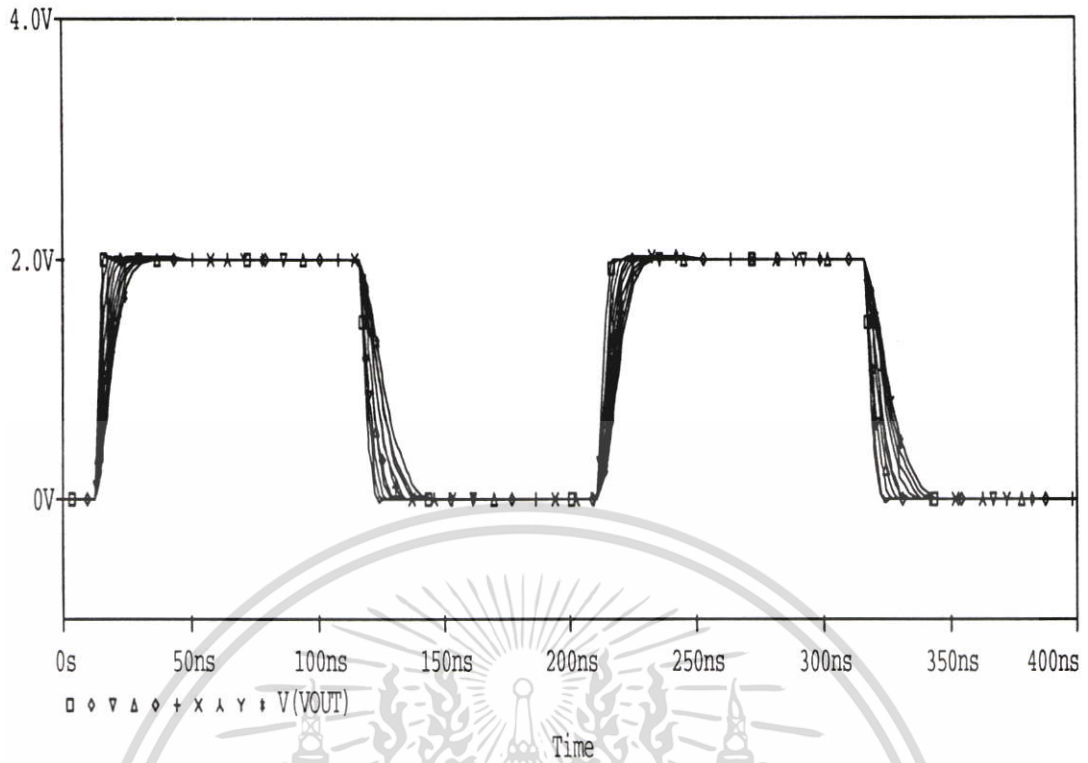


รูปที่ 4.38 ผลการทดสอบกระแสเข้าพุทของวงจรสะท้อนกระแสโดยที่ $I_{in} = \pm 0.5 \mu A$
 $V_{DD} = 1.5V$ และค่า $C_L = 0.1 pF$

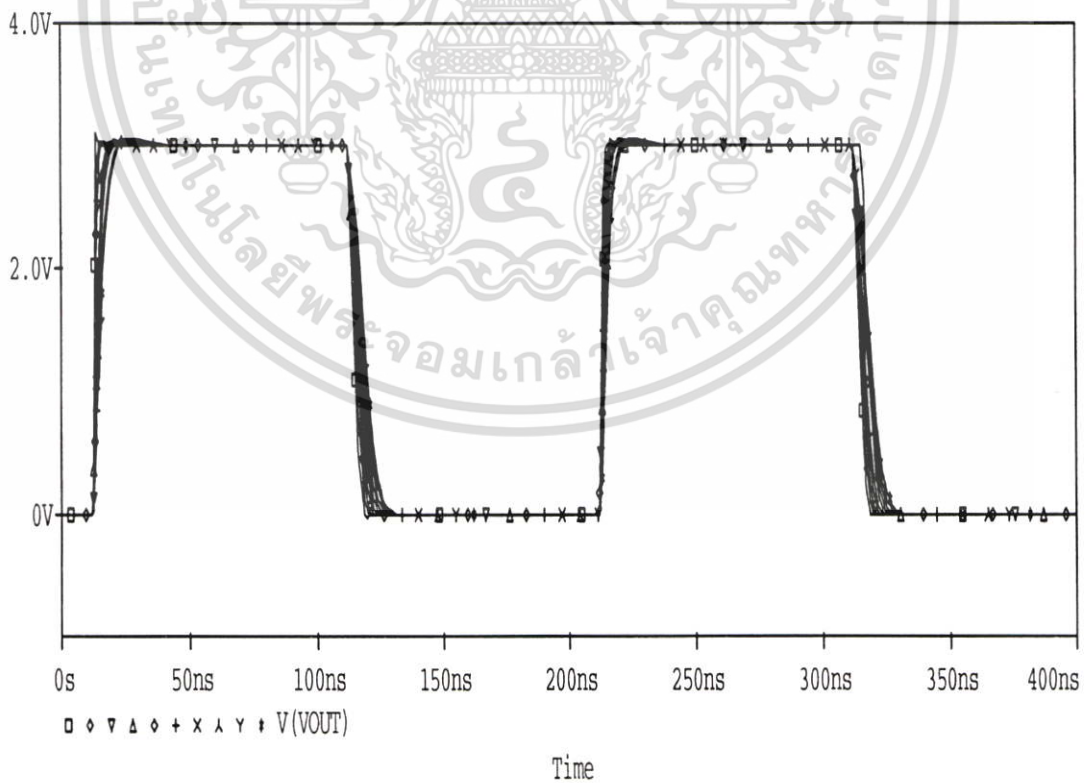


รูปที่ 4.39 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 0.5 \mu A$ $V_{DD} = 1.5V$ และค่า
 $C_L = 0.1 - 1 pF$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



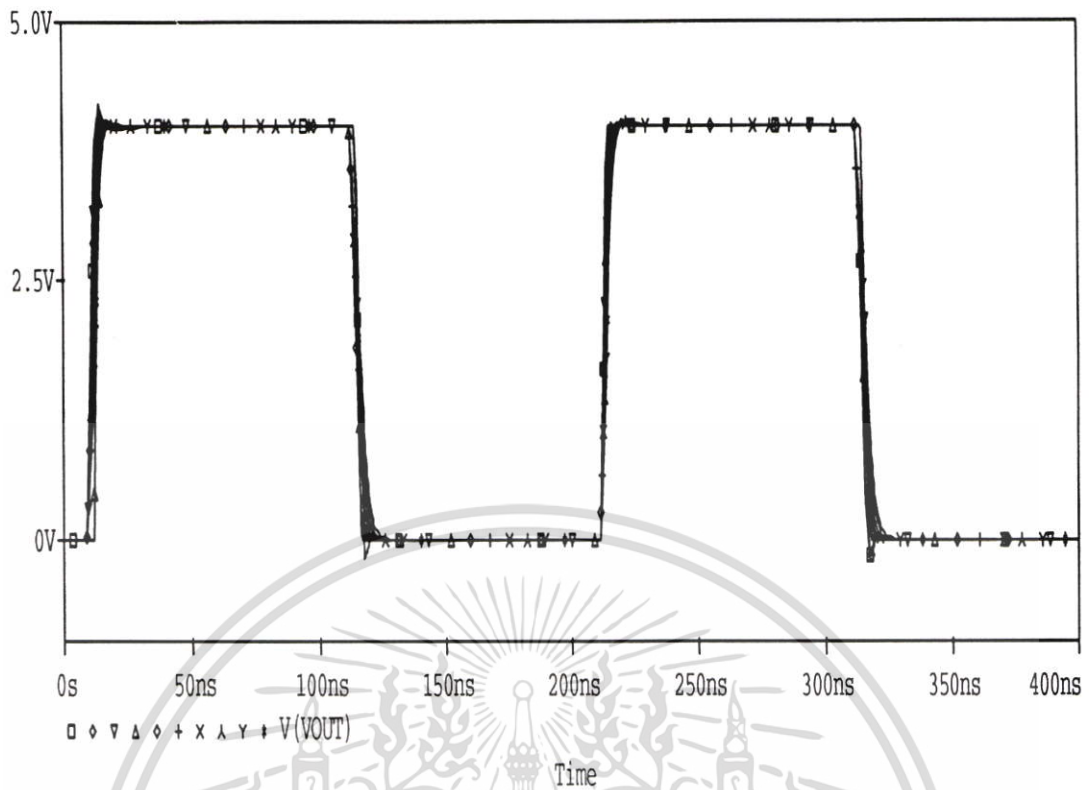
รูปที่ 4.40 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 0.5 \mu A$ $V_{DD} = 2V$ และค่า $C_L = 0.1 - 1 pF$



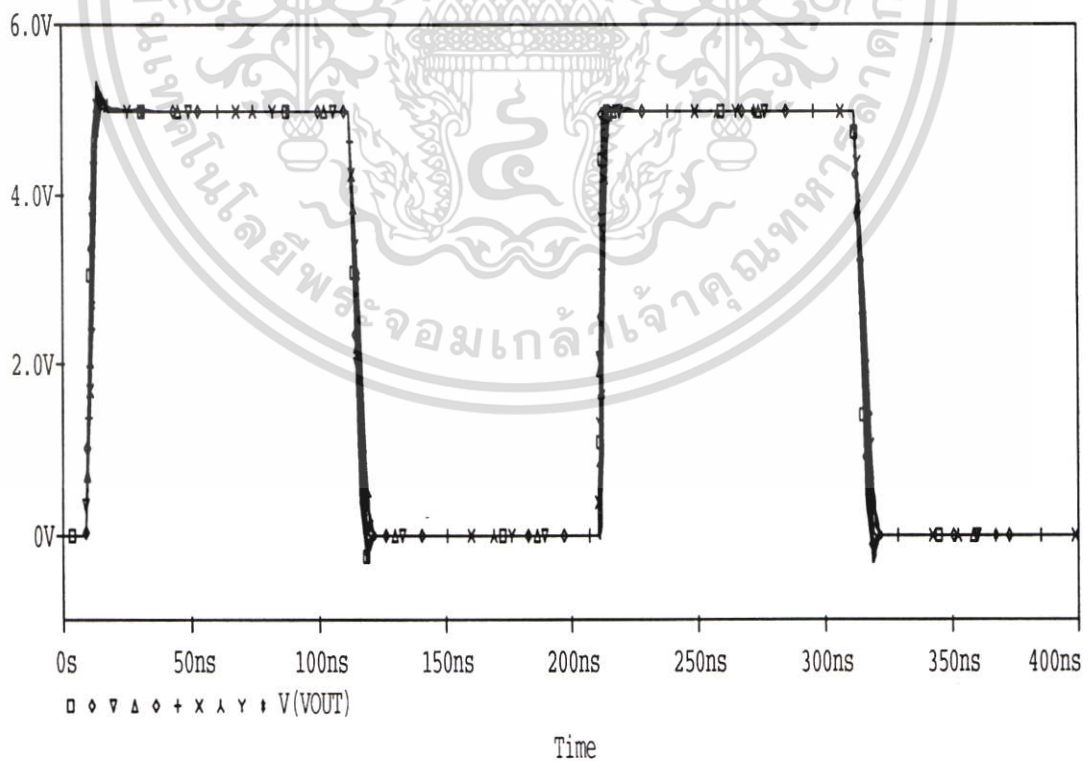
รูปที่ 4.41 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 0.5 \mu A$ $V_{DD} = 3V$ และค่า

$$C_L = 0.1 - 1 pF$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



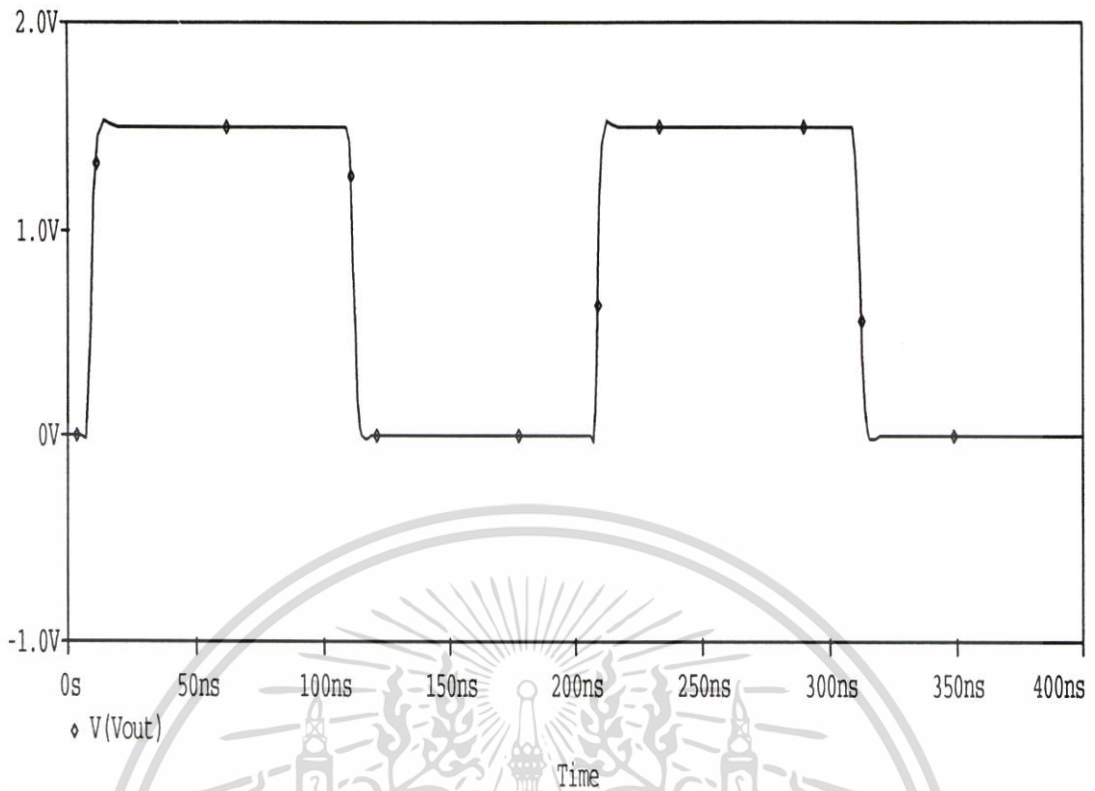
รูปที่ 4.42 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 0.5 \mu A$ $V_{DD} = 4V$ และค่า $C_L = 0.1 - 1 pF$



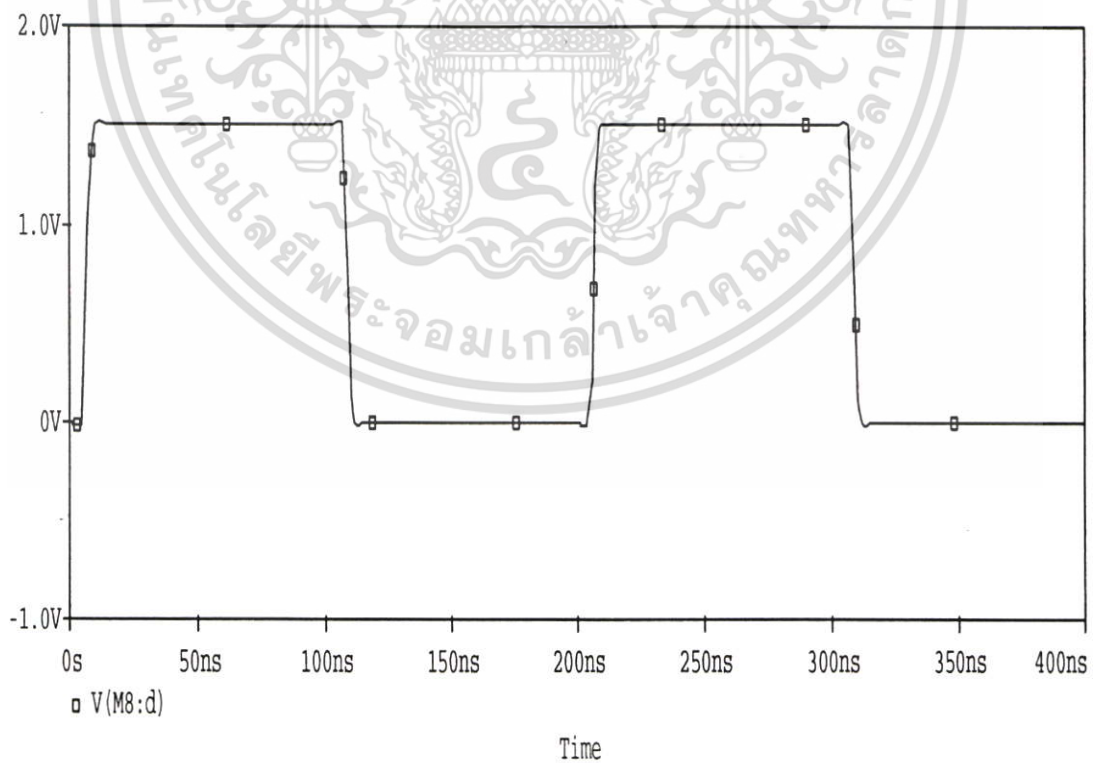
รูปที่ 4.43 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 0.5 \mu A$ $V_{DD} = 5V$ และค่า

$$C_L = 0.1 - 1 pF$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



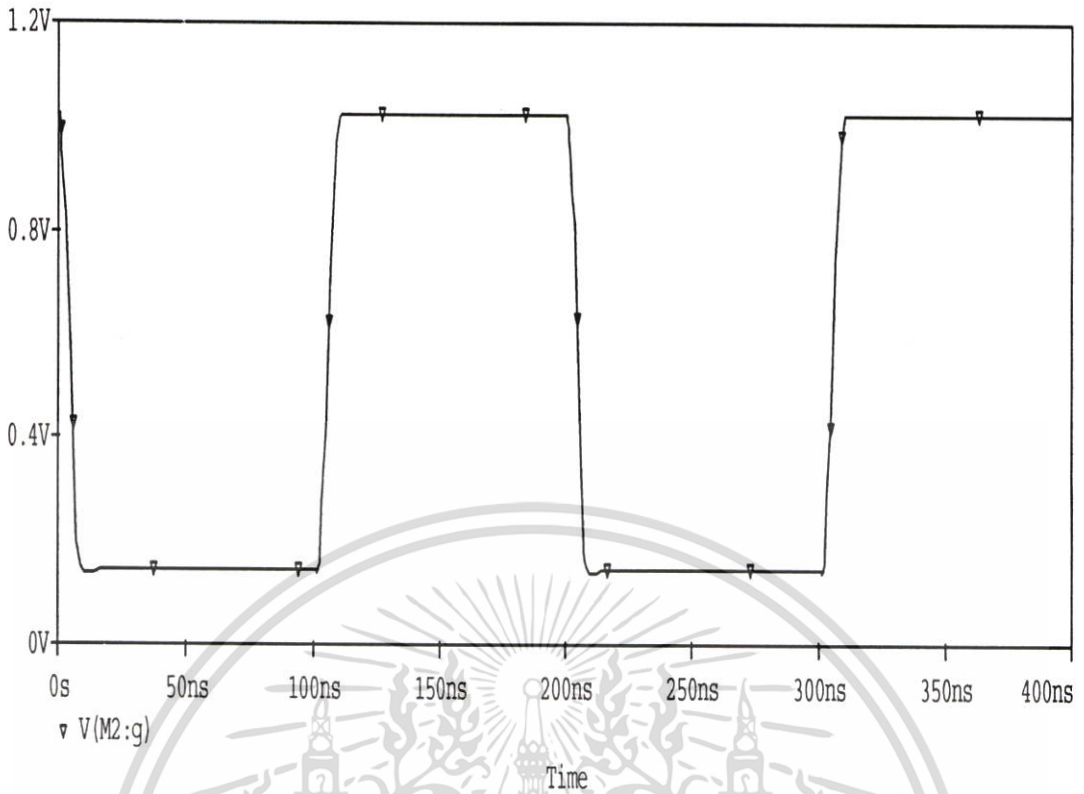
รูปที่ 4.44 ผลการทดสอบสัญญาณเข้าพุทของโดยที่ $I_{in} = \pm 1.5\mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1pF$



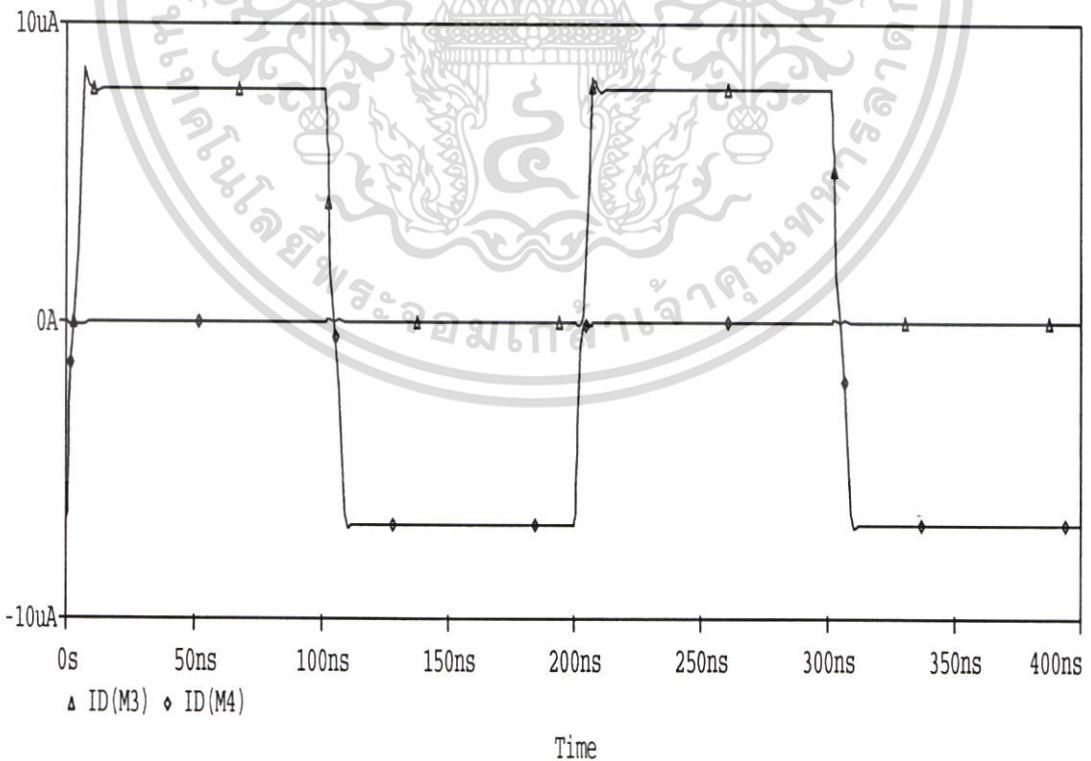
รูปที่ 4.45 ผลการทดสอบสัญญาณเข้าพุทของวงจรสะท้อนกระแสโดยที่ $I_{in} = \pm 1.5\mu A$

$V_{DD} = 1.5V$ และค่า $C_L = 0.1pF$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

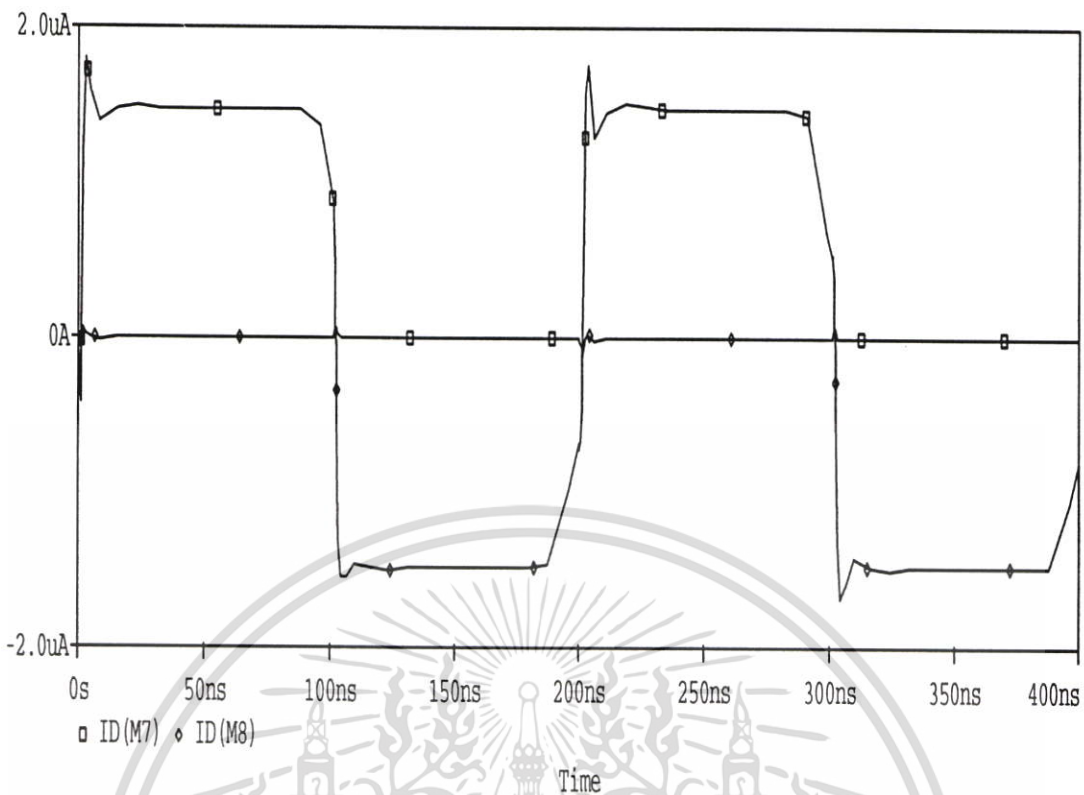


รูปที่ 4.46 ผลการทดสอบสัญญาณเข้าพุทของวงจรเปรียบเทียบกระแส โดยที่ $I_{in} = \pm 1.5 \mu A$
 $V_{DD} = 1.5V$ และค่า $C_L = 0.1pF$

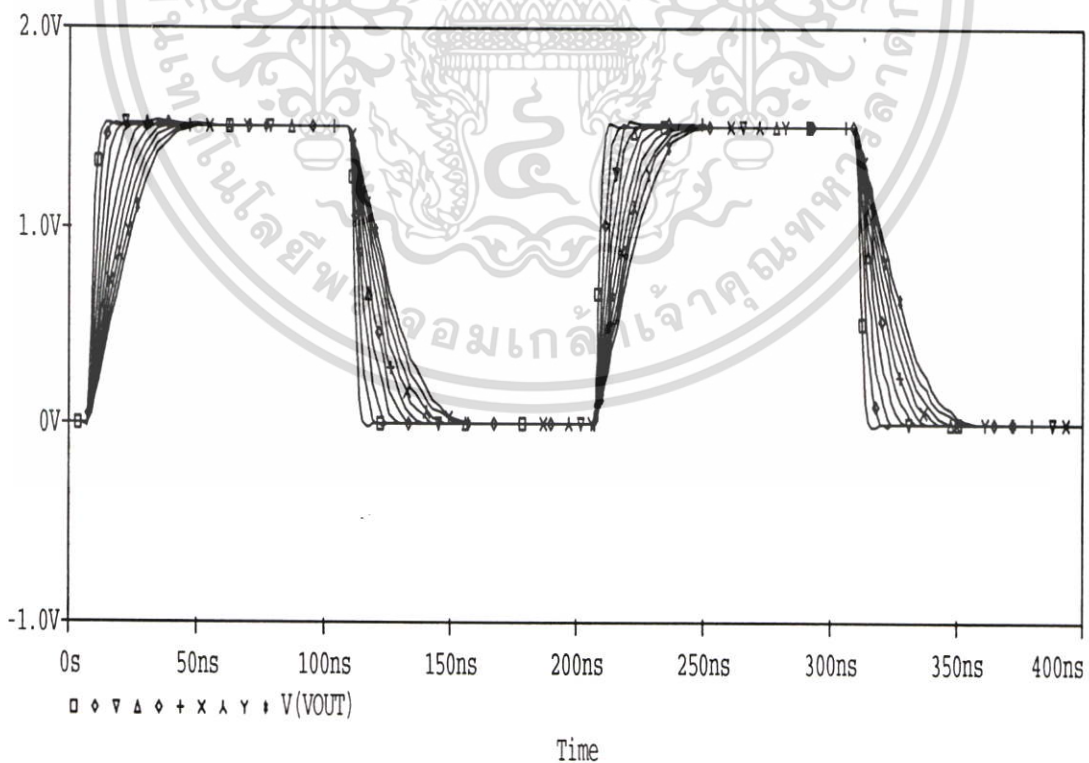


รูปที่ 4.47 ผลการทดสอบกระแสทางด้านเข้าพุทของวงจรเปรียบเทียบกระแส โดยที่ $I_{in} = \pm 1.5 \mu A$
 $V_{DD} = 1.5V$ และค่า $C_L = 0.1pF$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

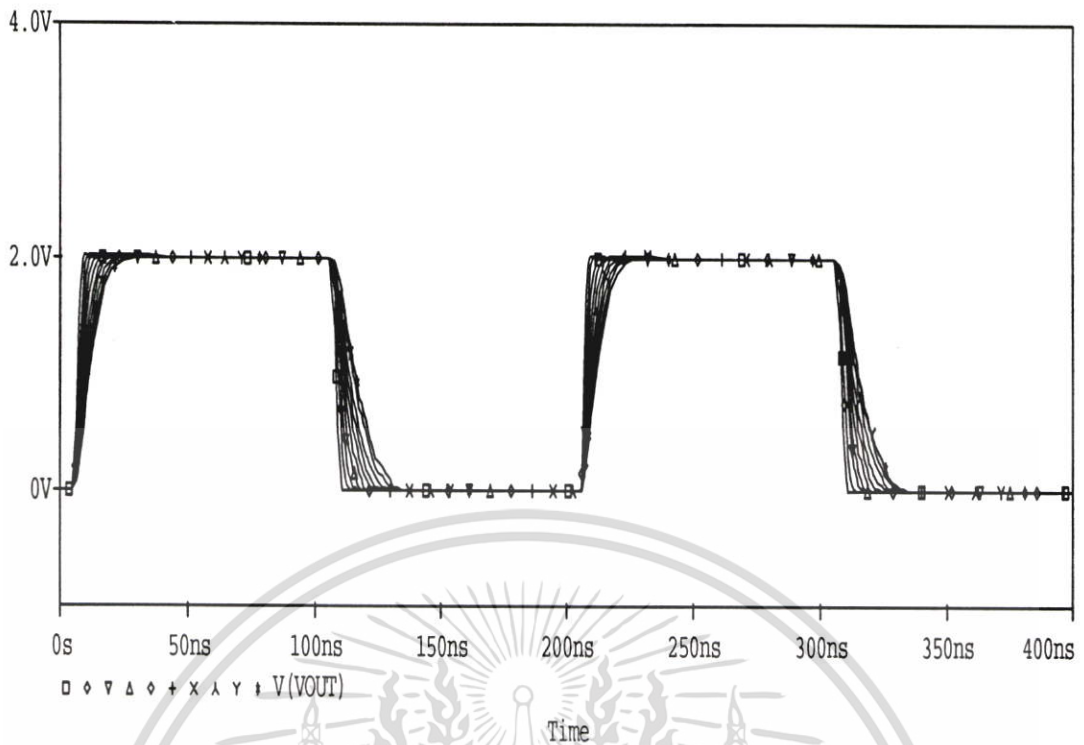


รูปที่ 4.48 ผลการทดสอบกระแสทางด้านเข้าพุทของวงจรสะท้อนกระแสโดยที่ $I_{in} = \pm 1.5 \mu A$
 $V_{DD} = 1.5V$ และค่า $C_L = 0.1pF$

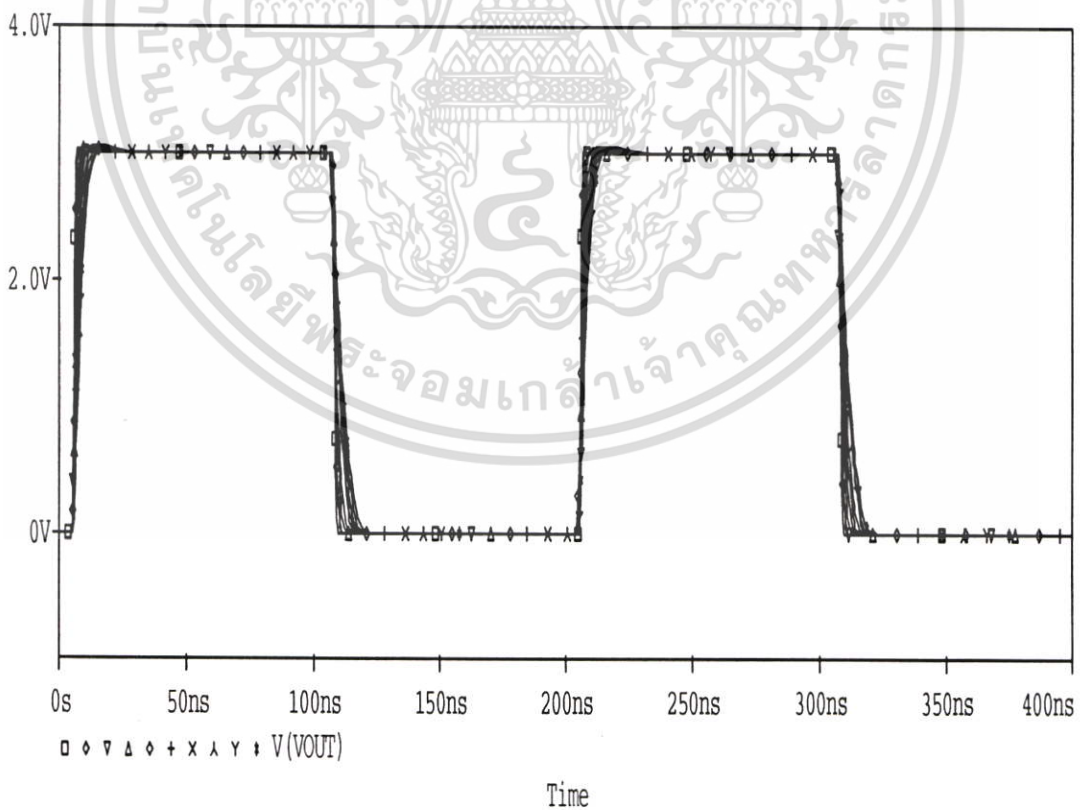


รูปที่ 4.49 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 1.5 \mu A$ $V_{DD} = 1.5V$ และค่า
 $C_L = 0.1-1pF$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

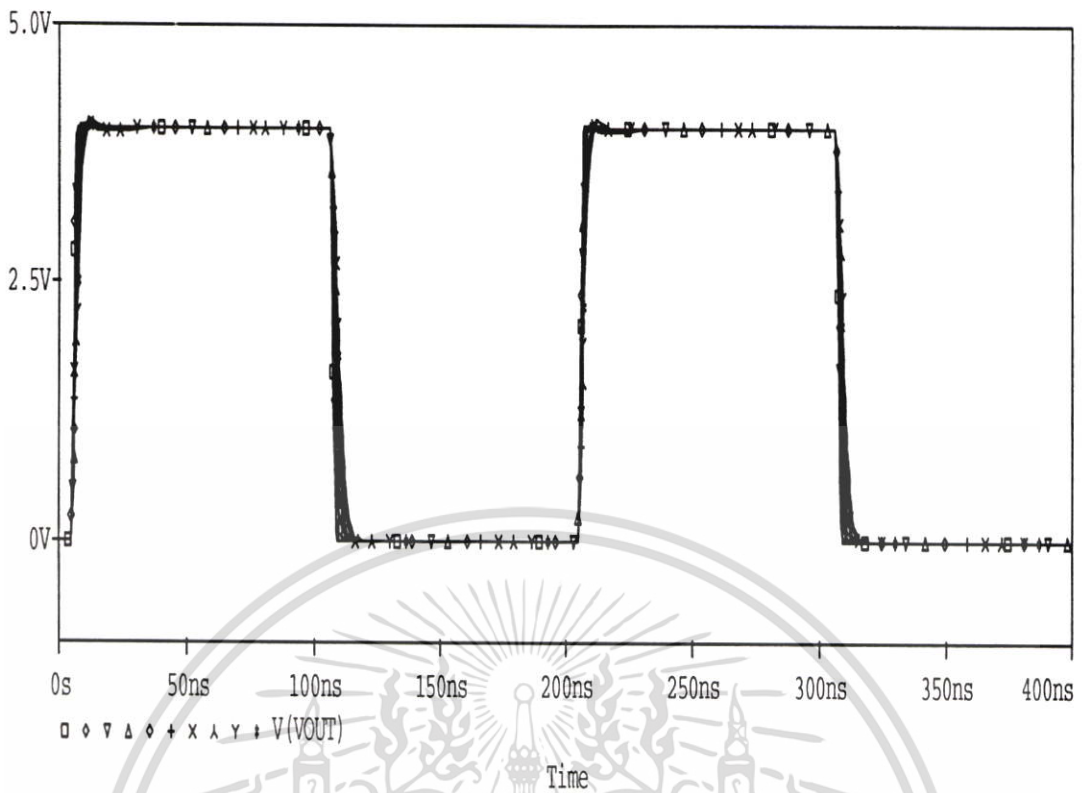


รูปที่ 4.50 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 1.5 \mu A$ $V_{DD} = 2V$ และค่า $C_L = 0.1 - 1 pF$

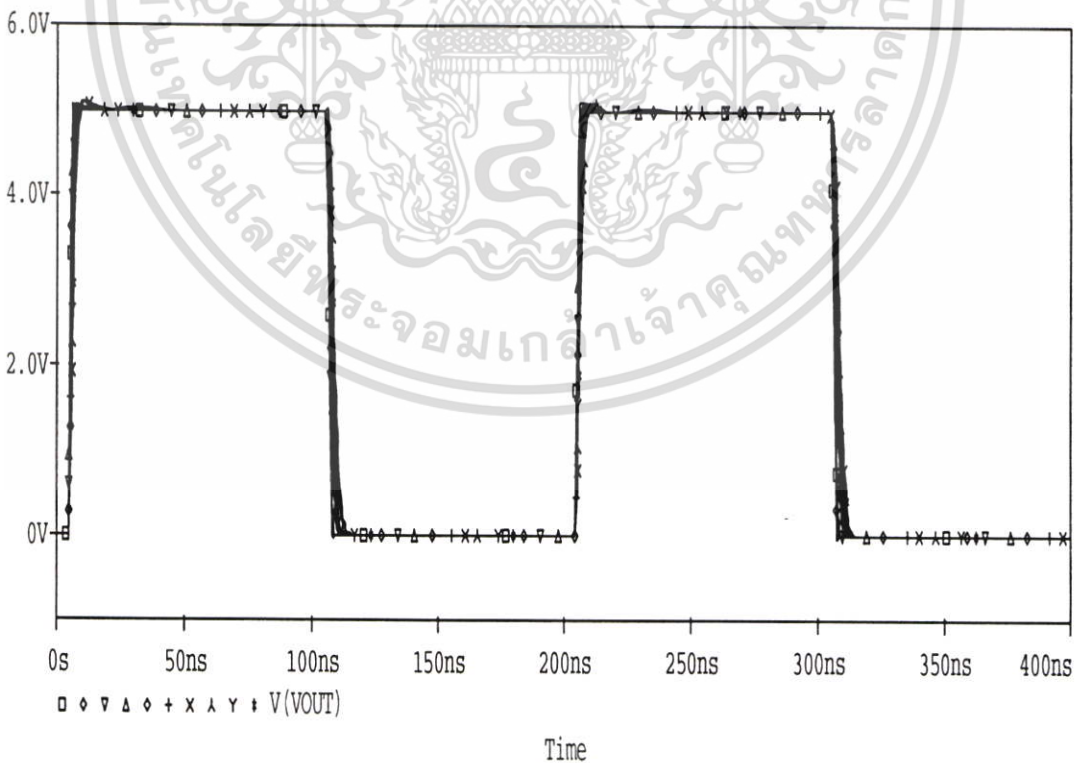


รูปที่ 4.51 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 1.5 \mu A$ $V_{DD} = 3V$ และค่า $C_L = 0.1 - 1 pF$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



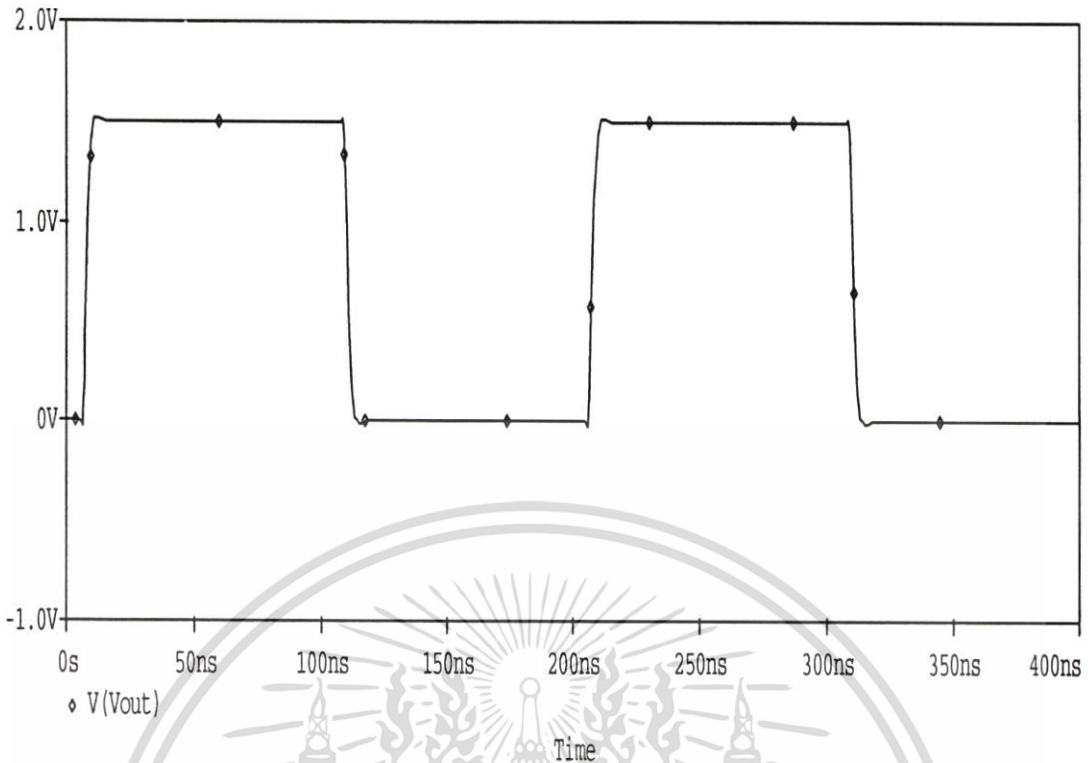
รูปที่ 4.52 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 1.5\mu A$ $V_{DD} = 4V$ และค่า $C_L = 0.1-1pF$



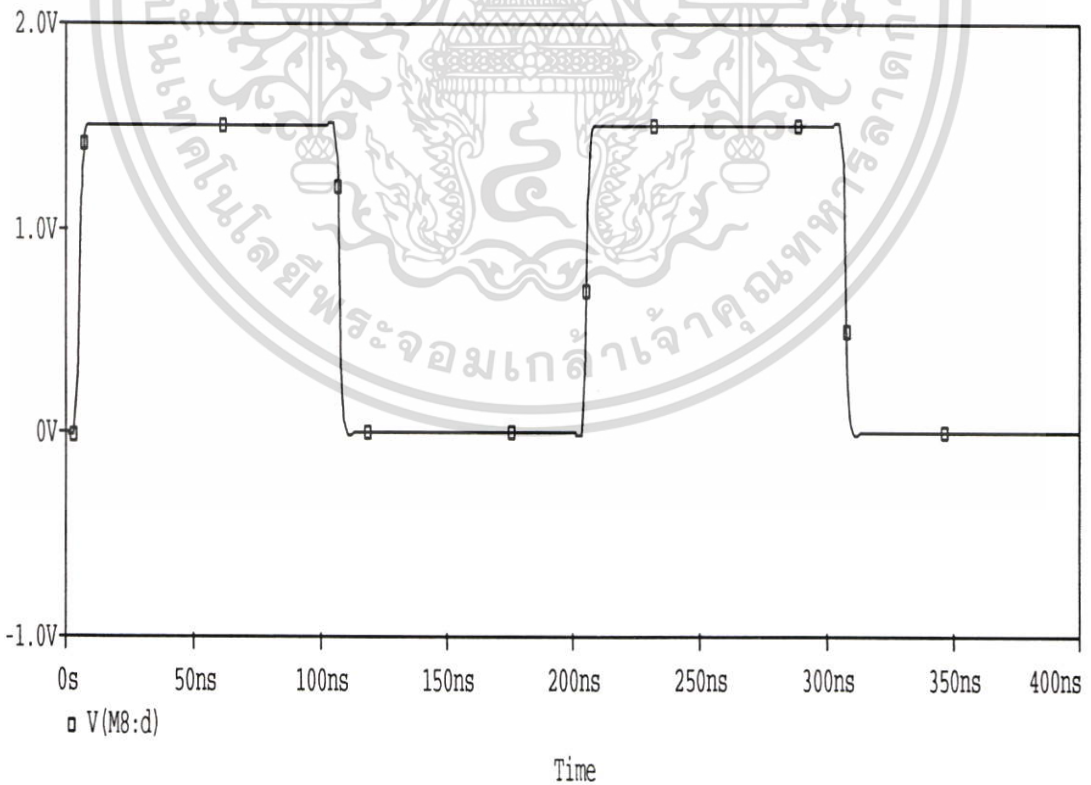
รูปที่ 4.53 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = \pm 1.5\mu A$ $V_{DD} = 5V$ และค่า

$$C_L = 0.1-1pF$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



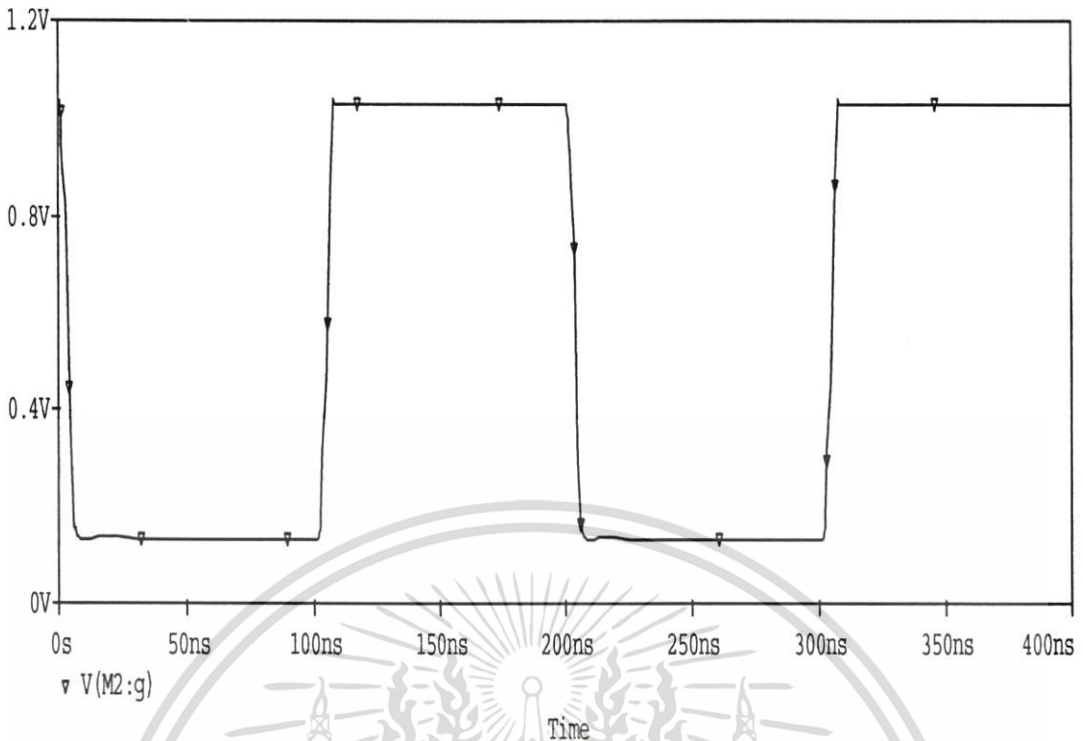
รูปที่ 4.54 ผลการทดสอบสัญญาณเข้าพุทของโดยที่ $I_{in} = \pm 2\mu A$ $V_{DD} = 1.5V$ และค่า $C_L = 0.1pF$



รูปที่ 4.55 ผลการทดสอบสัญญาณเข้าพุทของวงจรสะท้อนกระแสโดยที่ $I_{in} = \pm 2\mu A$

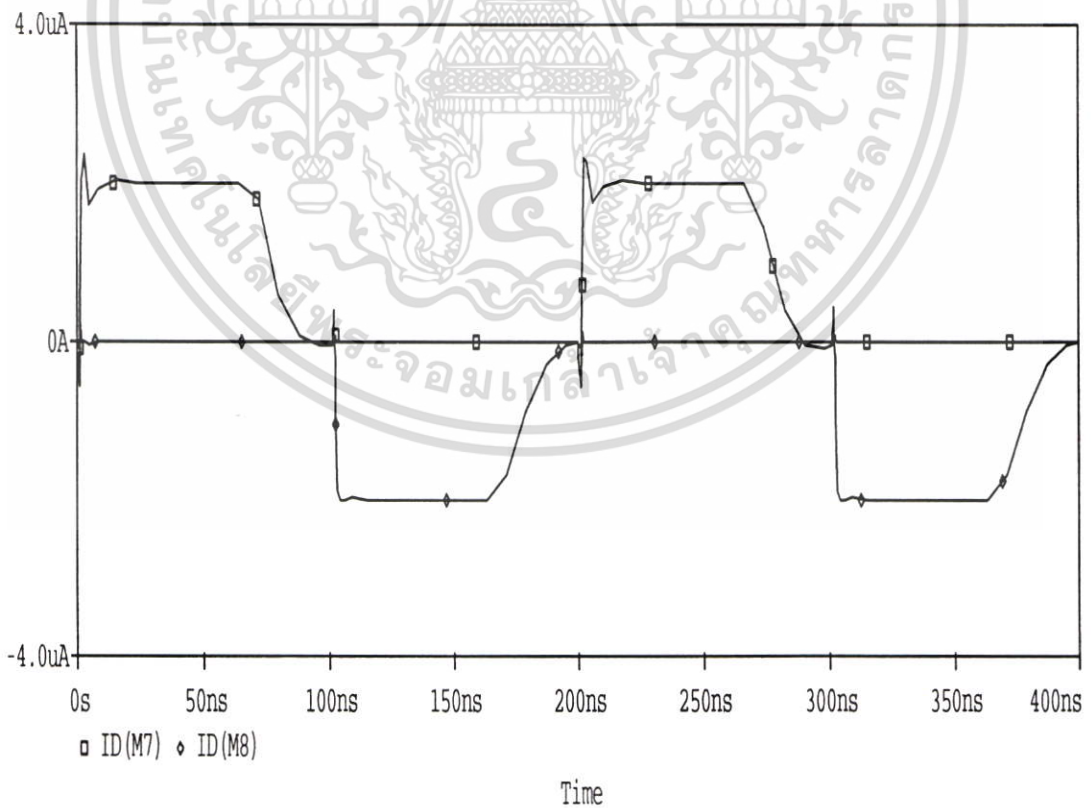
$V_{DD} = 1.5V$ และค่า $C_L = 0.1pF$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.56 ผลการทดสอบสัญญาณเข้าพุทของวงจรเปรียบเทียบกระแสโดยที่ $I_{in} = \pm 2\mu A$

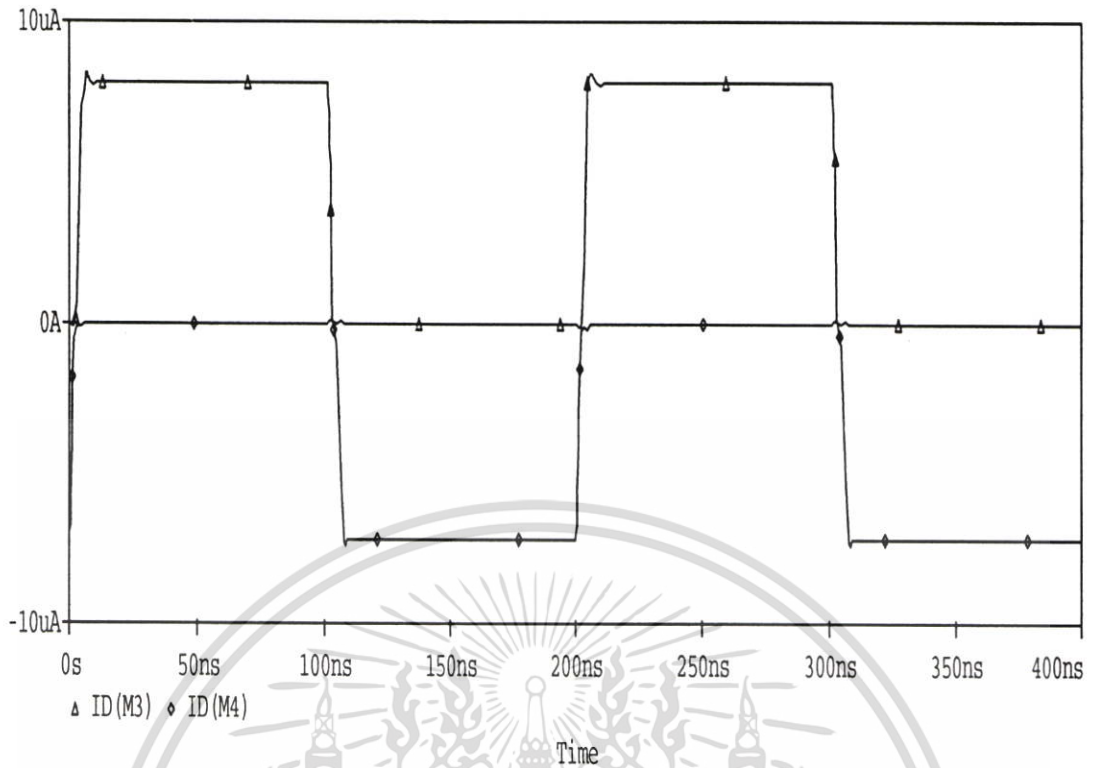
$$V_{DD} = 1.5V \text{ และค่า } C_L = 0.1pF$$



รูปที่ 4.57 ผลการทดสอบกระแสเข้าพุทของวงจรสะท้อนกระแสโดยที่ $I_{in} = \pm 2\mu A$ $V_{DD} = 1.5V$

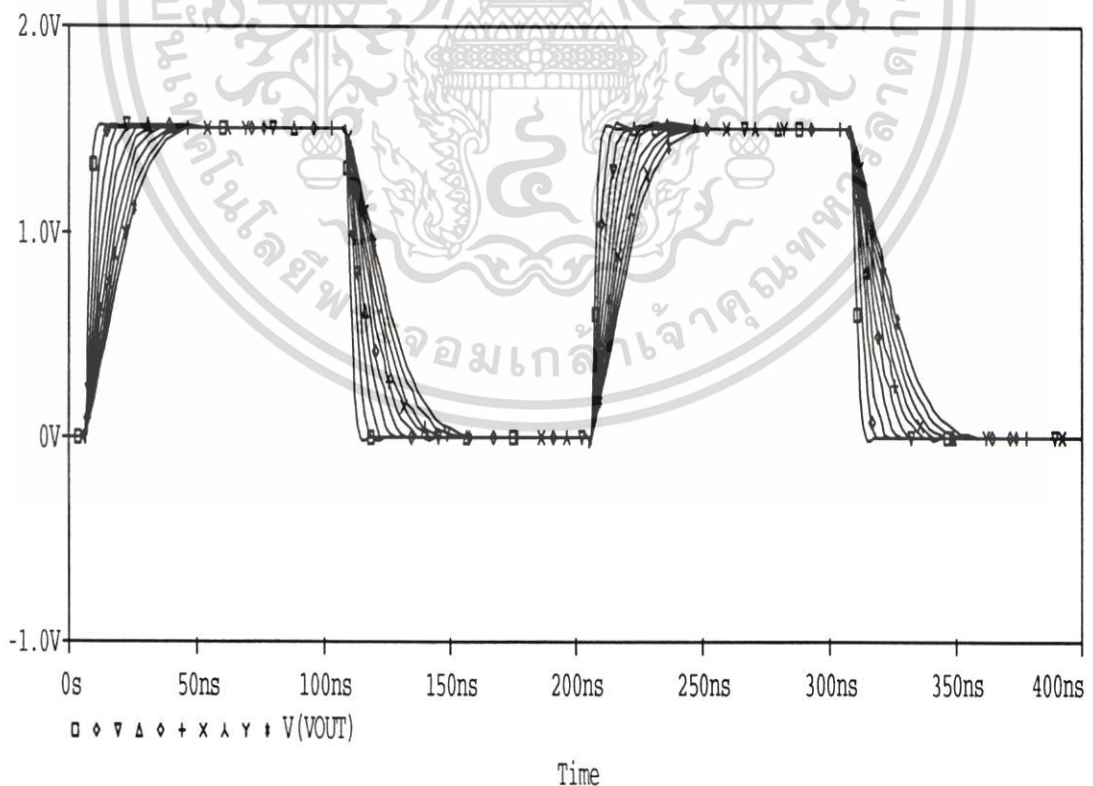
$$\text{และค่า } C_L = 0.1pF$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.58 ผลการทดสอบกระแสเข้าพุทของวงจรเปรียบเทียบกับกระแสโดยที่ $I_{in} = \pm 2\mu A$

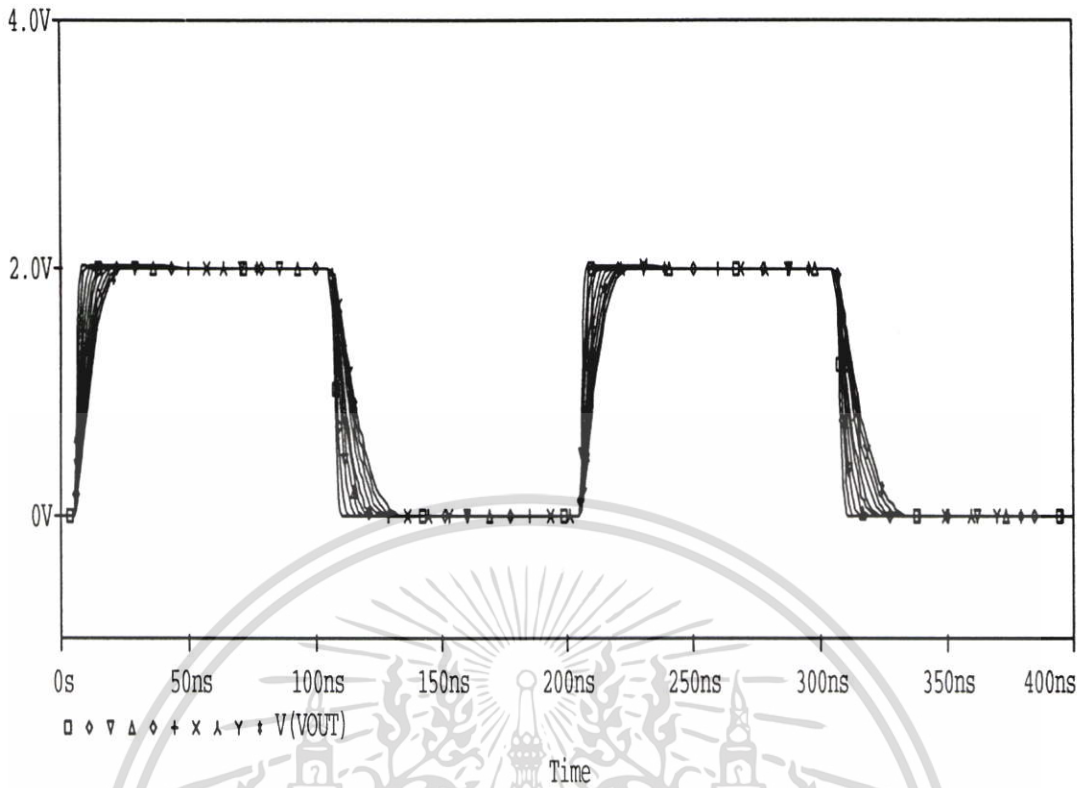
$V_{DD} = 1.5V$ และค่า $C_L = 0.1pF$



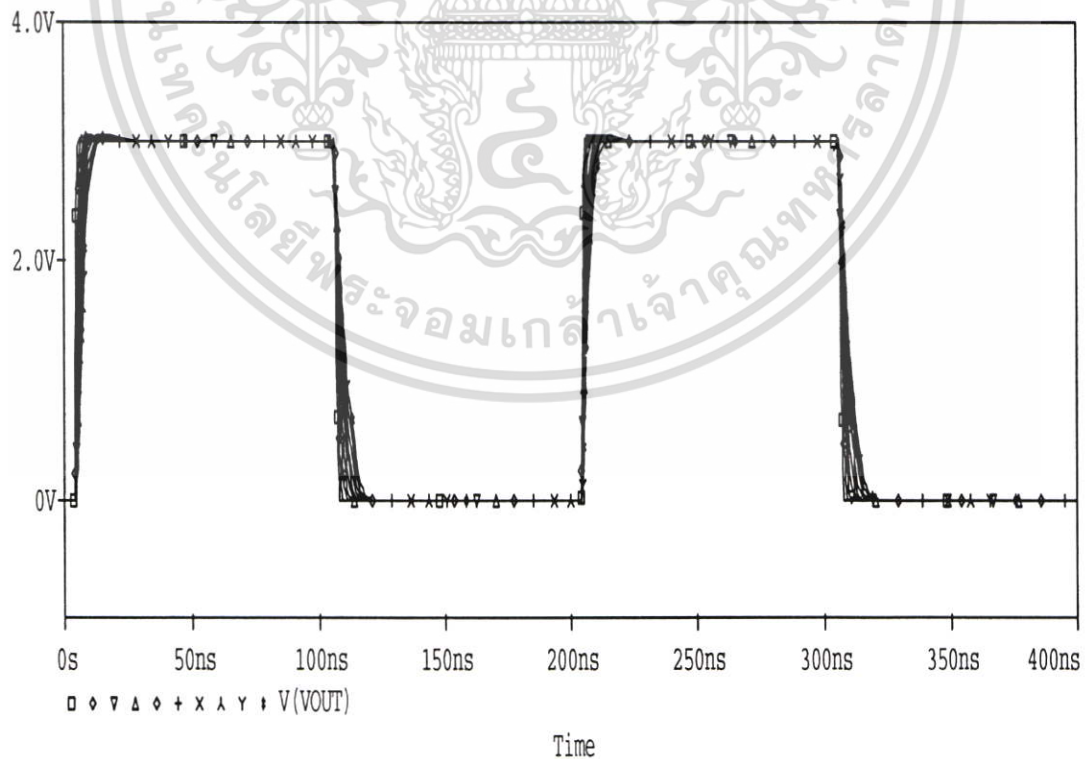
รูปที่ 4.59 ผลการทดสอบสัญญาณทางด้านเข้าพุทโดยที่ $I_{in} = 2\mu A$ $V_{DD} = 1.5V$ และค่า

$C_L = 0.1-1pF$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



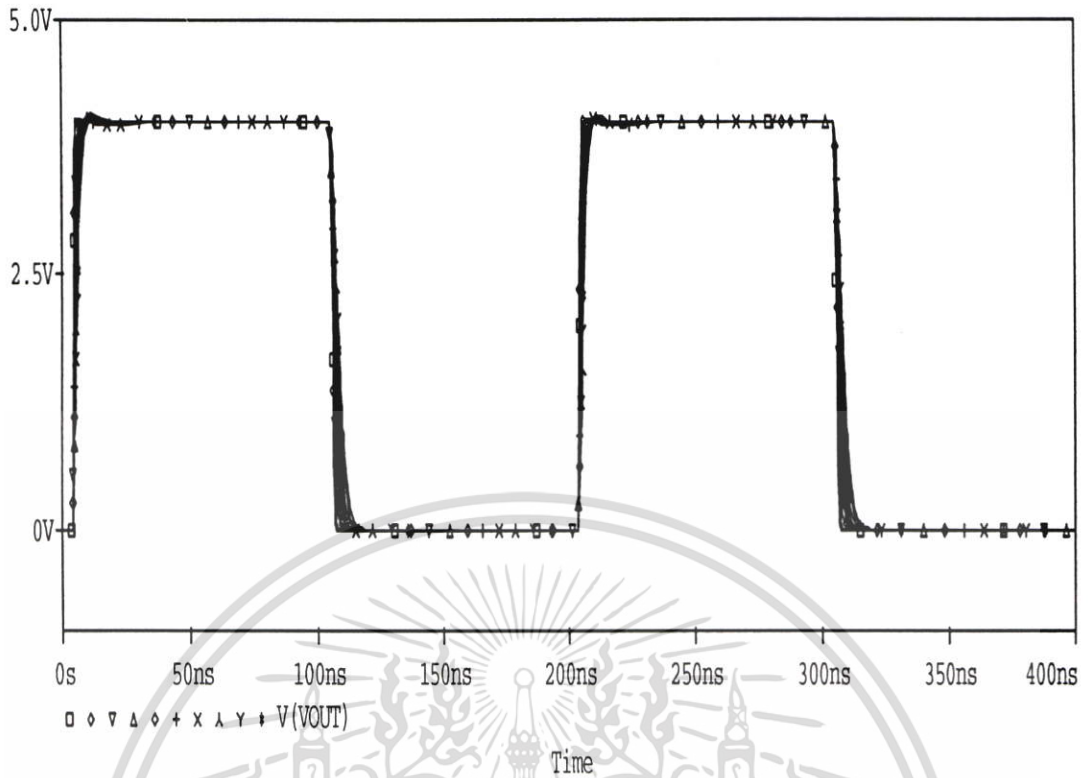
รูปที่ 4.60 ผลการทดสอบสัญญาณทางด้านเข้าพุท โดยที่ $I_{in} = 2\mu A$ $V_{DD} = 2V$ และค่า $C_L = 0.1-1pF$



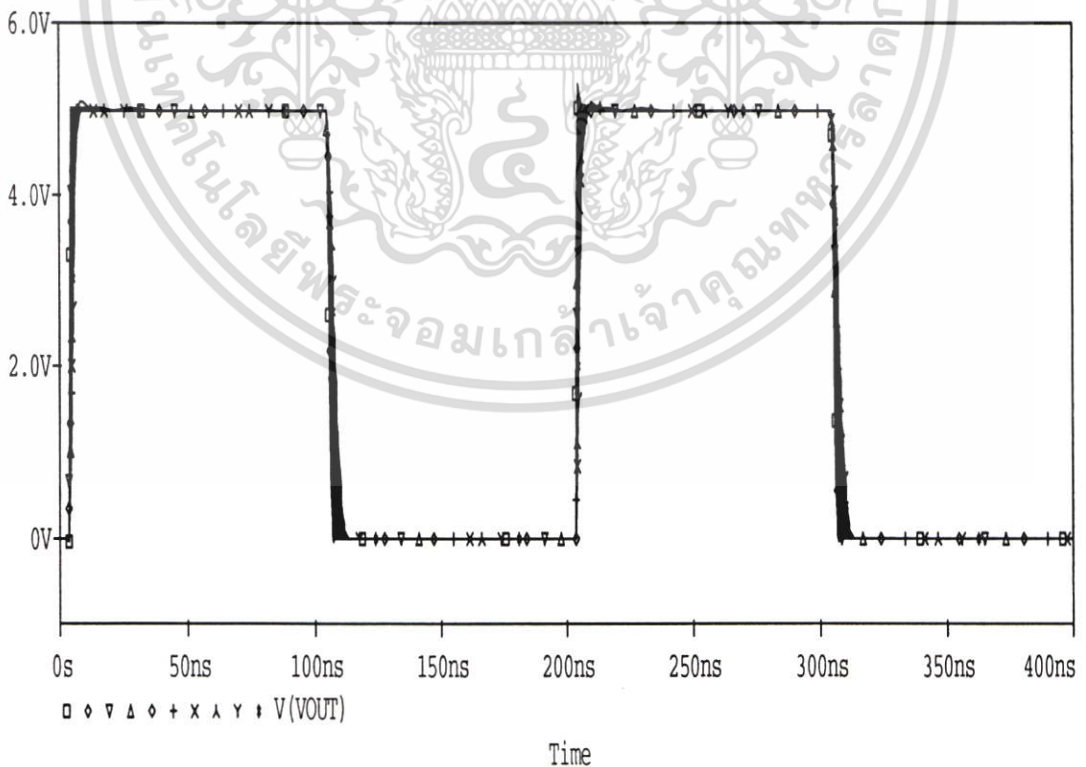
รูปที่ 4.61 ผลการทดสอบสัญญาณทางด้านเข้าพุท โดยที่ $I_{in} = 2\mu A$ $V_{DD} = 3V$ และค่า

$$C_L = 0.1-1pF$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

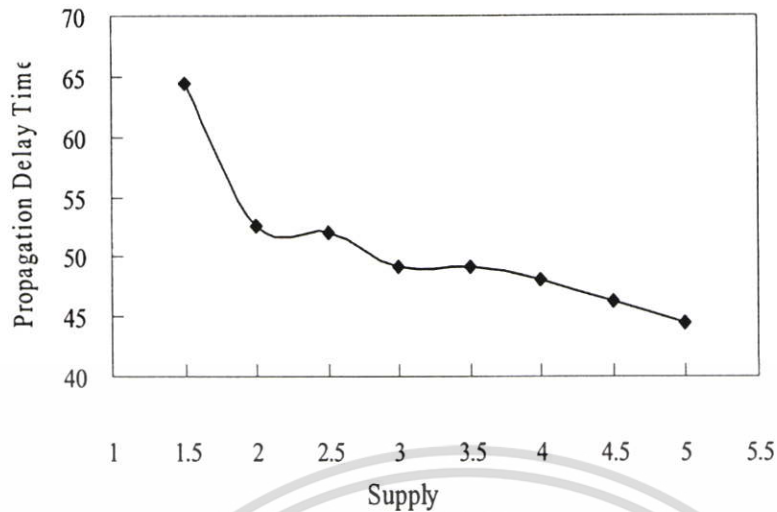


รูปที่ 4.62 ผลการทดสอบสัญญาณทางด้านเข้าพุท โดยที่ $I_{in} = 2\mu A$ $V_{DD} = 4V$ และค่า $C_L = 0.1-1pF$

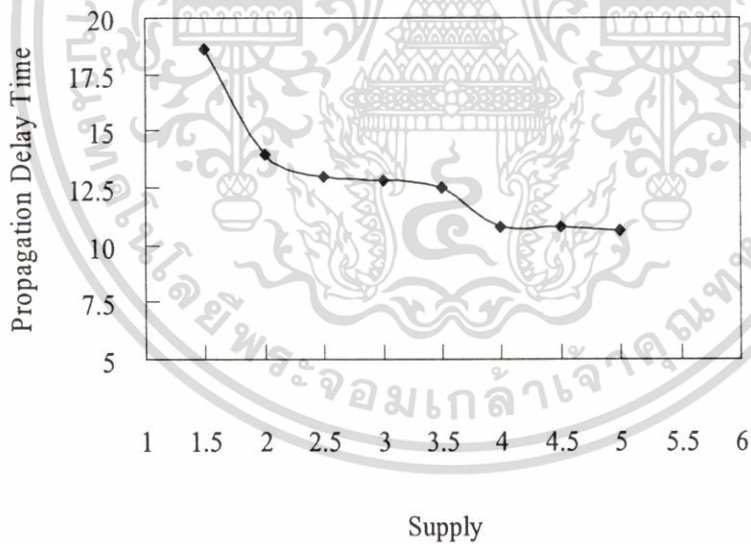


รูปที่ 4.63 ผลการทดสอบสัญญาณทางด้านเข้าพุท โดยที่ $I_{in} = 2\mu A$ $V_{DD} = 5V$ และค่า

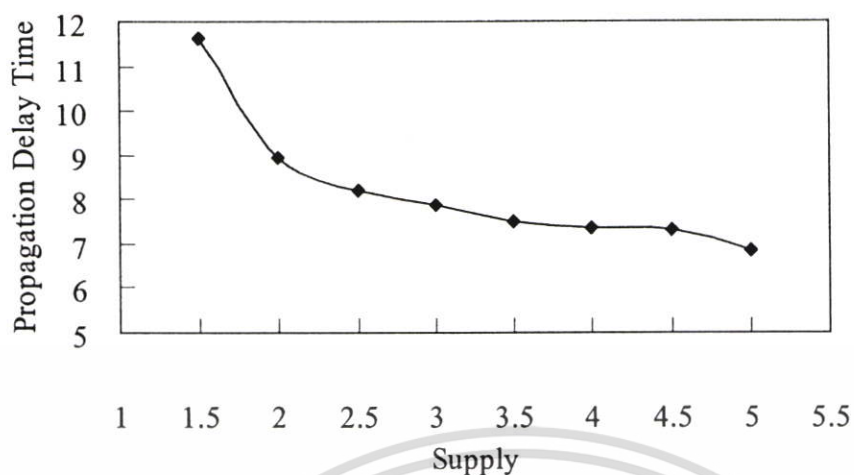
$C_L = 0.1-1pF$
เอกสารนี้เป็นเอกสารที่ลงมือทำโดยรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



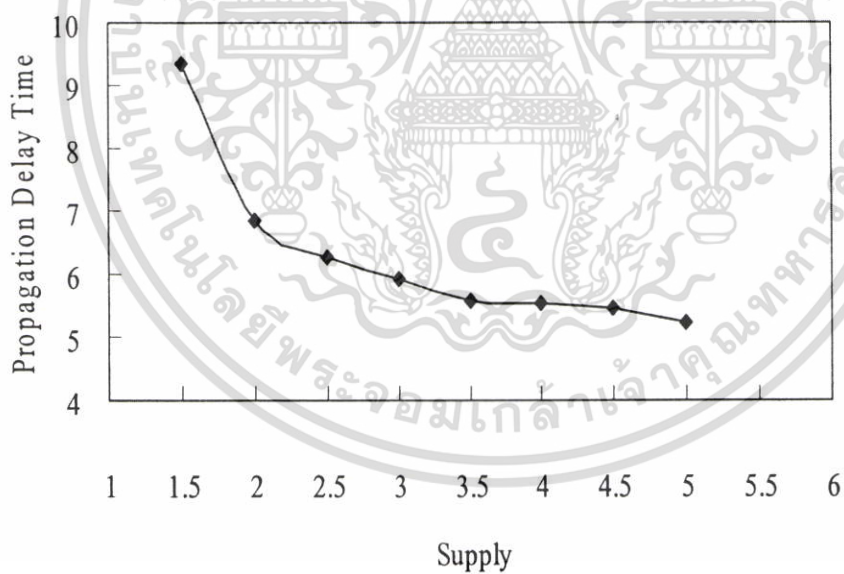
รูปที่ 4.64 แสดงความสัมพันธ์ค่าความหน่วงเวลาเทียบกับแรงดันที่เปลี่ยนแปลงไปโดยค่าของกระแสทางด้านอินพุตมีค่า $\pm 0.1 \mu A$



รูปที่ 4.65 แสดงความสัมพันธ์ค่าความหน่วงเวลาเทียบกับแรงดันที่เปลี่ยนแปลงไปโดยค่าของกระแสทางด้านอินพุตมีค่า $\pm 0.5 \mu A$

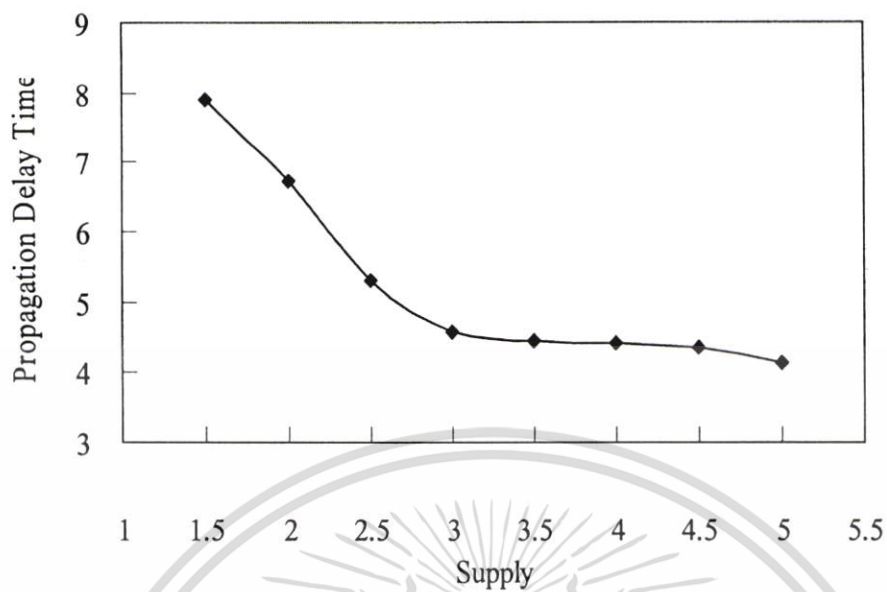


รูปที่ 4.66 แสดงความสัมพันธ์ค่าความหน่วงเวลาเทียบกับแรงดันที่เปลี่ยนแปลงไปโดยค่าของกระแสทางด้านอินพุตมีค่า $\pm 1\mu A$



รูปที่ 4.67 แสดงความสัมพันธ์ค่าความหน่วงเวลาเทียบกับแรงดันที่เปลี่ยนแปลงไปโดยค่าของกระแสทางด้านอินพุตมีค่า $\pm 1.5\mu A$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.68 แสดงความสัมพันธ์ค่าความหน่วงเวลาเทียบกับแรงดันที่เปลี่ยนแปลงไปโดยค่าของกระแสทางด้านอินพุตมีค่า $\pm 2\mu A$

บทที่ 5

บทสรุปและวิจารณ์การทดลอง

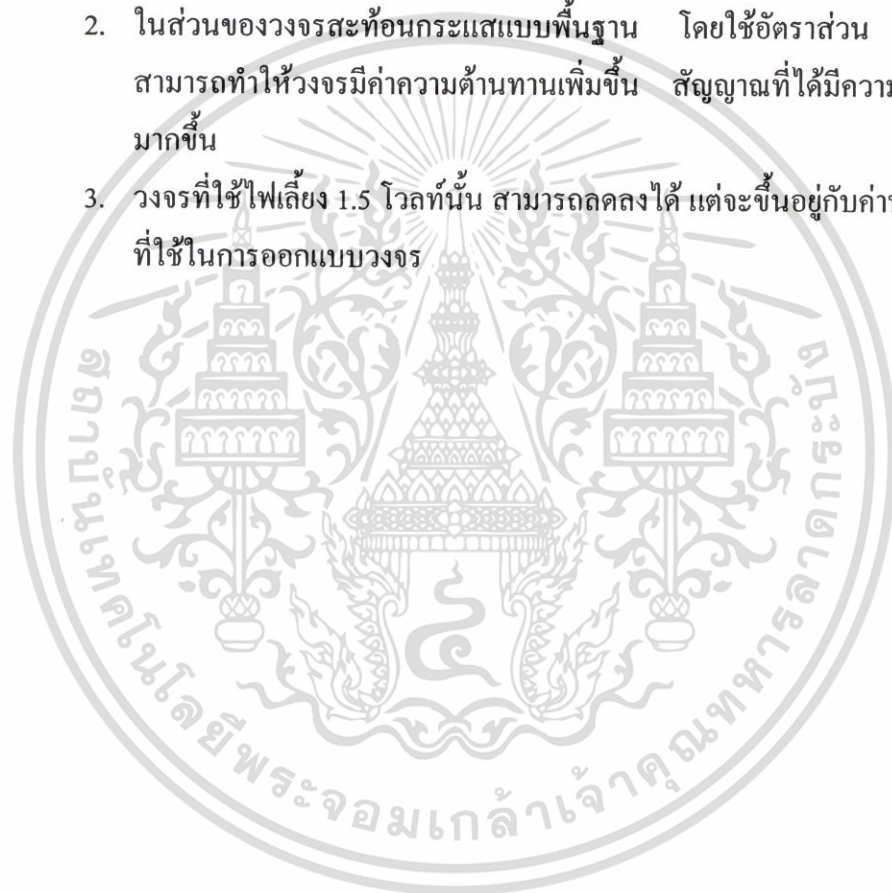
บทสรุปวิจารณ์

ในวิทยานิพนธ์ฉบับนี้ได้เสนอการออกแบบวงจรเปรียบเทียบกระแสซิมอสโดยใช้แรงดันต่ำประสิทธิภาพสูง โดยการป้อนกระแสทางด้านอินพุต $\pm 1\mu A$ และใช้ไฟเลี้ยงวงจรที่ 1.5 โวลต์ โดยการนำวงจรซิมอสอินเวอร์เตอร์มาทำการออกแบบให้กับวงจรเปรียบเทียบกระแส ซึ่งข้อดีของวงจรเปรียบเทียบกระแสเหล่านั้นสามารถให้การตอบสนองการหน่วงเวลาได้เร็วขึ้น แต่สัญญาณของวงจรไม่สามารถแกว่งได้เต็มย่าน ในส่วนของวงจรสะท้อนกระแสที่นำมาใช้ในวงจรนี้มีข้อดีที่สามารถขับกระแสต่างๆ ได้ดีโดยจะทำงานสลับกันระหว่างทรานซิสเตอร์ชนิดพีมอสและเอ็นมอส ผลที่ได้จะทำให้สัญญาณที่ได้มีความเสถียรเพิ่มมากขึ้น และในส่วนสุดท้ายของวงจรอินเวอร์เตอร์บัฟเฟอร์ที่มีคุณสมบัติการส่งผ่านแรงดัน (VTC) สามารถทำให้การแกว่งของสัญญาณทางด้านเอาพุตมีค่าสูงสุด จึงทำให้วงจรสามารถทำงานได้ดีที่แรงดันไฟเลี้ยง 1.5 โวลต์ วงจรมีขนาดเล็กและใช้พื้นที่เพียงเล็กน้อย สมรรถนะของวงจรสามารถยืนยันผลการเลียนแบบด้วยโปรแกรม PSpice และจากผลการเลียนแบบแสดงให้เห็นถึงความสามารถของวงจรที่ได้ออกแบบขึ้น และสามารถนำไปประยุกต์ใช้งานตามความเหมาะสมได้ต่อไป

ข้อเสนอแนะ

วงจรเปรียบเทียบกระแสซิมอสโดยใช้แรงดันต่ำประสิทธิภาพสูงนั้น เป็นการนำเสนอทางเลือกอีกทางหนึ่ง ที่สามารถนำมาประยุกต์ใช้งานหรือออกแบบวงจรต่างๆ ในด้านวิศวกรรมได้กว้างขวางมากยิ่งขึ้น ซึ่งคุณสมบัติต่างๆ ที่ได้กล่าวมานั้น วงจรเปรียบเทียบกระแสซิมอสโดยใช้แรงดันต่ำประสิทธิภาพสูง สามารถพัฒนาให้มีประสิทธิภาพในการทำงานให้ดีขึ้นโดย

1. สามารถลดการใช้แรงดันให้ต่ำกว่านี้ลงได้ โดยเปลี่ยนเทคโนโลยีให้มีขนาดเล็ก เช่น เทคโนโลยีซิมอสที่ $0.5\mu\text{m}$, $0.35\mu\text{m}$ ฯลฯ
2. ในส่วนของวงจรสะท้อนกระแสแบบพื้นฐาน โดยใช้อัตราส่วน 1:1 นั้น สามารถทำให้วงจรมีค่าความต้านทานเพิ่มขึ้น สัญญาณที่ได้มีความเสถียรเพิ่มมากขึ้น
3. วงจรที่ใช้ไฟเลี้ยง 1.5 โวลต์นั้น สามารถลดลงได้ แต่จะขึ้นอยู่กับค่าพารามิเตอร์ที่ใช้ในการออกแบบวงจร



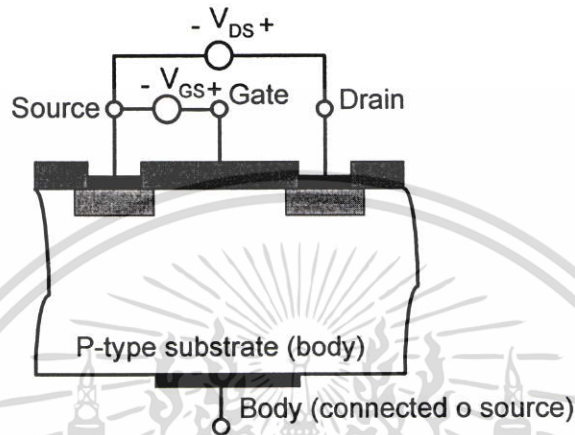
เอกสารอ้างอิง

- [1] วิศรุต นันท์ชนะวานิช, "วงจรตามกระแสแบบซีมอส,"วิทยานิพนธ์ วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2545.
- [2] ชัชวรินทร์ สุนธิ์ชัน, "การออกแบบวงจรอนาล็อกฟังก์ชันบล็อกด้วยซีมอส,"วิทยานิพนธ์ วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2541.
- [3] C. Toumazou, F. J. Lidgley, D. G. Haigh, **Analogue IC Design : the current-mode approach** IEE Circuit and System Series 2, 1990.
- [4] J. Y. Chen, **CMOS devices and technology for VLSI**, 1990.
- [5] P. R. Gray, R. G. Meyer, **Analysis and design of analog integrated circuits**, 1993.
- [6] R. L. Geiger, P. E. Allen, N. R. Strader, **VLSI design techniques for analog and digital circuits**, 1990.
- [7] S. Kang, Y. Leblebici, **CMOS Digital Integrated Circuits Analysis and Design**, 1996.
- [8] M.M. Vai, **VLSI Design**, 2000.
- [9] J. B. Hunges, N. C. Bird, L. C. Macbeth, "Switched current a new technique for analog sample data signal processing," Proc. IEEE Intl. Symp. Circuits and Systems (ISCAS), pp. 1584-1587, 1998.
- [10] H. Traff, "Novel approach to high speed CMOS current comparator", Electronic. Lett., vol. 28, No. 3, pp. 310-312, 1992.
- [11] H. Traff, A CMOS current comparator, Report LiTH-ISY-1-1275,1991.

ภาคผนวก ก.

ทฤษฎีการทำงานของมอส

การทำงานของมอสเฟตทั้ง 2 ประเภทนั้นสามารถอธิบายได้โดยใช้ N-Channel ได้ดังนี้คือ

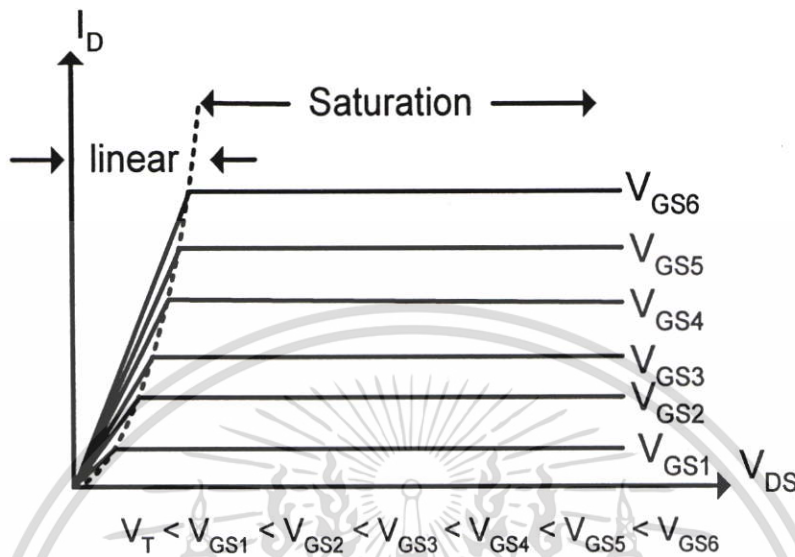


รูปที่ ก.1 แสดงการไบอัสมอสเฟตแบบเอ็นแชนเนลชนิด N-Channel

จากภาพที่ ก.1 แสดงการต่อแรงดันต่างๆ[11] ให้กับมอสเฟตแบบเอ็นแชนเนลชนิด N-Channel จากโครงสร้างภายในจะเห็นว่ารอบๆ ส่วนของซอสและเดรนมีลักษณะเป็นรอยต่อพี-เอ็น (p-n junction) เกิดย่านปลอดพาหะ (depletion region) ขึ้น ถ้าเกตได้รับแรงดันค่าลบในขณะที่ $V_{DS} = 0$ จะเกิดสนามไฟฟ้า oxide มีทิศทางไปยัง gate electrode จะทำให้ holes ใน p-type substrate ถูกดูดมาบริเวณใกล้ผิวทำให้ majority carrier concentration (hole) บริเวณใกล้ผิวเพิ่มขึ้นกว่าใน substrate ขณะเดียวกัน minority carrier concentration (electron) บริเวณใกล้ผิวจะลดลง เนื่องจากอิเล็กตรอนจะถูกผลักลงไป substrate ต่อไปถ้าเกตได้รับแรงดันค่าบวกน้อย ($V_{gs} > 0$) ในขณะที่ $V_{DS} = 0$ จะเกิดสนามไฟฟ้าในออกไซด์มีทิศทางไปยัง substrate ทำให้โฮล บริเวณใกล้ผิวของ substrate ภายใต้ gate oxide จะถูกผลักออกจาก fixed ionized acceptor ของมันกลับไป substrate ดังนั้นจะเกิด depletion region บริเวณใกล้ผิวขึ้น ต่อมาเมื่อเกตได้รับค่าแรงดันค่าบวกมากขึ้น จนกระทั่งมากกว่าแรงดันค่าบวกค่าหนึ่งเรียกว่า threshold voltage (V_{TO}) นั่นคือ $V_{gs} > V_{TO}$ จะทำให้ศักย์บวกที่เกตที่มากขึ้นจะดึงดูดอิเล็กตรอนจำนวนมากจาก p-type substrate มาใกล้ผิวสร้างเป็น n-type region ใกล้ผิวเรียกว่า inversion layer และสถานะนี้เรียกว่า surface inversion โดย inversion layer หรือ n-type conduction channel จะเกิดขึ้นระหว่าง source region และ drain region ทำหน้าที่เป็นช่องทาง (channel) เดินกระแสระหว่างซอสเป็นบวกเล็กน้อย ($V_{DS} > 0$) จะเกิดกระแสไหลจาก

เอกสเดรนไปยังซอสได้วน ถ้าเพิ่มการ V_{DS} มากขึ้นนั้น ไม่กระแสก็จะไหลมากขึ้นและถ้าเพิ่ม V_{GS} ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

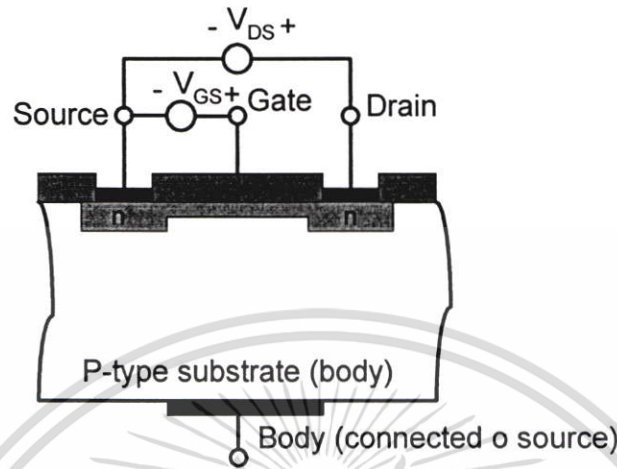
$V_{DS} = V_{GS} - V_T$ กระแสเดรนจะไหลสูงสุดและจะคงที่ตลอดแม้จะมีการเพิ่ม V_{DS} มากขึ้นอีกก็ตาม ดังแสดงความสัมพันธ์ระหว่าง I_D และ V_{DS} เมื่อเปลี่ยนค่า V_{GS} ในรูปที่ ก.2



รูปที่ ก.2 แสดงความสัมพันธ์ระหว่าง I_D กับ V_{DS} เมื่อเปลี่ยนค่า V_{GS} ของมอสเฟตแบบเอ็นชานแนลชนิด N-channel

จากรูปที่ ก.3 แสดงการต่อแรงดันต่างๆ ให้กับมอสเฟตแบบดีพลีชันชนิด N-channel จะเห็นว่า เมื่อไบอัสแรงดันเกตเป็นศูนย์เมื่อเทียบกับซอสและให้แรงดันเดรนเทียบกับซอสเป็นบวกค่าหนึ่ง จะมีกระแสเดรนไหลแล้วค่าหนึ่งเนื่องจากเซนแนลได้ถูกสร้างไว้แล้วและเมื่อไบอัสแรงดันเกตเป็นลบค่าน้อยเทียบกับซอสจะเกิดสนามไฟฟ้าในออกไซด์มีทิศทางไปยัง gate electrode ผลจะผลักอิเล็กตรอนบริเวณใกล้ผิวในเซนแนลให้ออกจาก fixed ionized donor (ประจุบวกอยู่กับที่) ลงมาเซนแนลส่วนล่าง ผลทำให้เกิด depletion region ใกล้ผิวภายในเซนแนลขึ้น ทำให้สภาพความนำไฟฟ้าของเซนแนลลดลง ผลกระแสเดรนไหลน้อยลงและถ้าเกตเป็นค่าลบมากขึ้นทำให้ depletion region แผ่กว้างเพิ่มขึ้นในเซนแนล จะทำให้สภาพความนำไฟฟ้าของเซนแนลลดลงไปอีก ทำให้กระแสเดรนไหลน้อยลงไปอีกและถ้าเกตเป็นลบมากๆ ทำให้ depletion region แผ่กว้างเต็มเซนแนล เซนแนลจะไม่นำกระแส กระแสเดรนจะมีค่าเป็นศูนย์ ซึ่งเรียกการทำงานแบบนี้ว่า การทำงานแบบดีพลีชันโหมด (depletion mode) ต่อมาเมื่อไบอัสกระแสแรงดันเกตเป็นบวกเมื่อเทียบกับซอสจะเกิดสนามไฟฟ้าในออกไซด์ไปยังเซนแนลจะดึงดูดอิเล็กตรอนจาก p-substrate มายังบริเวณเซนแนลมากขึ้น ทำให้สภาพความนำไฟฟ้าของเซนแนลเพิ่มมากขึ้น กระแสเดรนไหลเพิ่มขึ้นมีค่ามากกว่ากระแสเดรนขณะ $V_{GS} = 0$ ซึ่งเรียกการทำงานแบบนี้ว่า การทำงานแบบเอ็น

ฮานเมนท์โหมด (enhancement mode) ดังแสดงความสัมพันธ์ของ I_D และ V_{DS} เมื่อเปลี่ยนค่า V_{GS} ในรูปที่ ก.4



รูปที่ ก.3 แสดงการไบอัสมอสเฟตแบบดีพลีชันชนิด N-Channel

จากการทำงานของมอสเฟตจะเห็นว่าเป็นการใช้แรงดันไฟฟ้าควบคุมปริมาณกระแสไฟฟ้า จะมีสมการความสัมพันธ์ของกระแสเดรน (I_D) กับแรงดันเกต-ซอส (V_{GS}) และค่าพารามิเตอร์ต่างๆ มอสเฟตแสดงได้ในสมการที่ (ก.1) โดยอ้างอิงการไบอัสของมอสเฟตแบบเอ็นฮานเมนท์ชนิด N-Channel ดังนี้

$$I_D = k' \left[(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (\text{ก.1})$$

โดยที่ K' = ค่าทรานคอนดักแตนซ์ (Transconductance) มีค่าเท่ากับ $\mu C_{ox} \left[\frac{W}{L} \right]$

μ = ค่าสภาพความคล่องตัวของโฮลหรืออิเล็กตรอน (Surface per Unit Area of the Gate Oxide)

W = ความกว้างของแชนแนล (Channel Width)

L = ความยาวของแชนแนล (Channel Length)

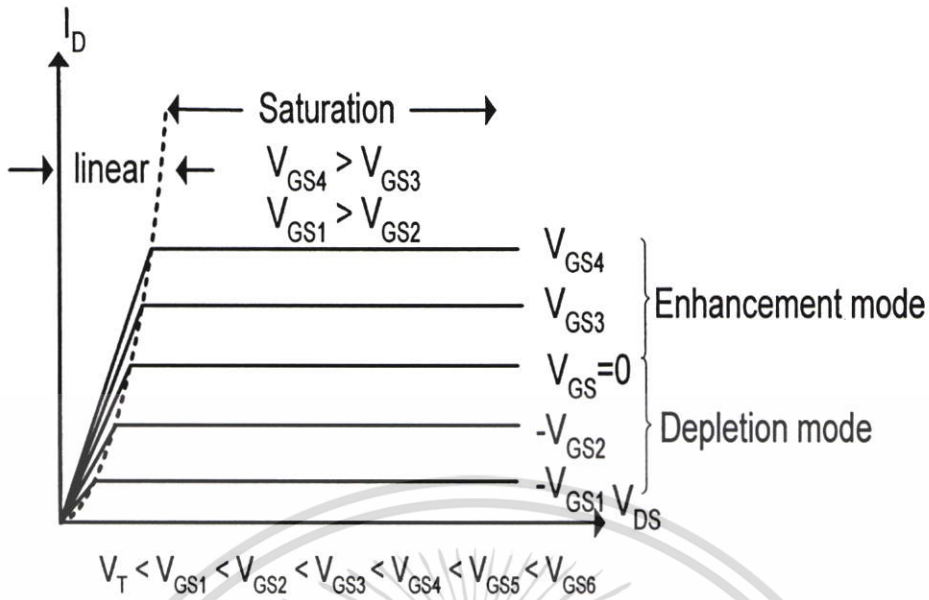
V_{GS} = แรงดันไฟฟ้าระหว่างเกตกับซอส (Gate-Source Voltage)

V_{DS} = แรงดันไฟฟ้าระหว่างเดรนกับซอส (Drain-Source Voltage)

V_T = แรงดันขีดเริ่ม (Threshold Voltage)

I_D = กระแสเดรน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ก.4 แสดงความสัมพันธ์ระหว่าง I_D กับ V_{DS} เมื่อเปลี่ยนค่า V_{GS} ของมอสเฟตแบบคิพลิชัน ชนิด N-Channel

การจัดไบอัสการทำงานของมอสเฟตสามารถแบ่งออกได้เป็น 3 ช่วง ขึ้นอยู่กับการพิจารณาค่า $(V_{GS} - V_T)$ โดยสมการทั้งหมดจะอ้างอิงการไบอัสมอสเฟตชนิด N-Channel แบบเอ็นชานเมนท์

1. ทำงานช่วงคัทออฟ (Cutoff Region) คือ ทำการไบอัสให้แรงดันไฟฟ้าที่เกตกับซอส (V_{GS}) มีค่าน้อยกว่า V_T ผลทำให้ไม่มีกระแสเดรนไหลดังสมการที่ (ก.2)

$$I_D = 0, \quad V_{GS} < V_T \quad (\text{ก.2})$$

2. ทำงานช่วงไม่อิ่มตัว (Non-Saturation Region) หรือช่วงเชิงเส้น (Linear Region) หรือ (Triode Region) คือเพื่อให้มอสเฟตทำงานในช่วงนี้ต้องทำการไบอัสให้แรงดันไฟฟ้าที่เกตกับซอส (V_{GS}) มากกว่า V_T ขณะเดียวกันให้ค่าแรงดันไฟฟ้าที่เดรนกับซอส (V_{DS}) มีค่าน้อยกว่า $(V_{GS} - V_T)$ ดังนี้

$$I_D = K' \left[(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right], \quad V_{GS} > V_T; \quad 0 < V_{DS} < (V_{GS} - V_T) \quad (\text{ก.3})$$

ถ้า V_{DS} มีค่าน้อยๆ หรือไบอัสให้ $0 < V_{DS} \ll (V_{GS} - V_T)$ จะสามารถตัดเทอม $\frac{V_{DS}^2}{2}$ ในสมการที่ (ก.3) ได้สามารถประมาณสมการได้เป็น

$$I_D \cong K'[(V_{GS} - V_T)V_{DS}], \quad V_{GS} > V_T; \quad 0 < V_{DS} \ll (V_{GS} - V_T) \quad (\text{ก.4})$$

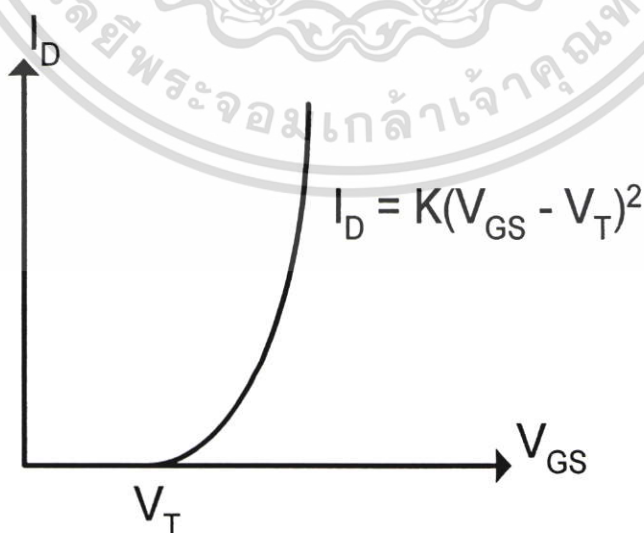
จากความสัมพันธ์อย่างเชิงเส้นในสมการที่ (ก.4) จะแสดงการทำงานของมอสเฟตเป็นค่าความต้านทานที่มีความเป็นเชิงเส้น (R_{DS}) ถูกควบคุมด้วยค่าแรงดันไฟฟ้าของ V_{GS}

$$R_{DS} = \frac{V_{DS}}{I_D} = [K'(V_{GS} - V_T)]^{-1} \quad (\text{ก.5})$$

3. ทำงานในช่วงอิ่มตัว (Saturation Region) คือช่วงนี้จะไบอัสให้แรงดันไฟฟ้าที่เดรนกับซอส (V_{DS}) มากกว่าหรือเท่ากับ $(V_{GS} - V_T)$ ดังนั้นจะได้กระแสเดรนในช่วงอิ่มตัวเป็น

$$I_D = K'(V_{GS} - V_T)^2, \quad V_{GS} > V_T; \quad 0 < (V_{GS} - V_T) \leq V_{DS} \quad (\text{ก.6})$$

จะเห็นว่าสมการกระแสเดรนในช่วงอิ่มตัวที่ได้จะมีค่าคงที่ไม่ขึ้นกับแรงดันไฟฟ้าที่เดรนกับซอส (V_{DS}) แต่จะขึ้นกับค่าแรงดัน $(V_{GS} - V_T)$ ซึ่งทำให้สมการเป็นไปตามคุณลักษณะของกฎสมการกำลังสอง (Square-law Equation) นั่นเอง โดยสามารถแสดงกราฟคุณสมบัติการถ่ายโอน (Transfer Characteristic) ในรูปที่ ก.5



รูปที่ ก.5 คุณสมบัติการถ่ายโอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

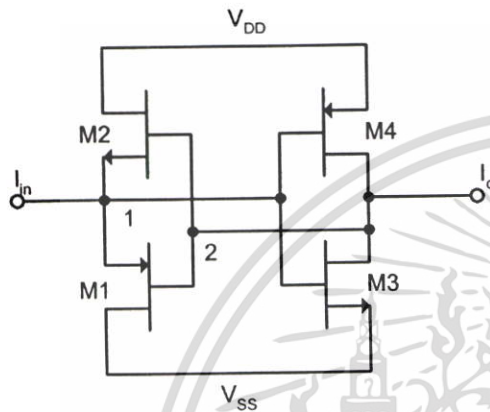
ภาคผนวก ข

1. กอบชัย เดชหาญ ทรงพล บุญชูช่วย สมยศ จุณณะปิยะ และ สุชาติ คุณทวีเทพ, “วงจรเปรียบเทียบกระแสซิมอสโดยใช้แรงดันต่ำ,” วิศวกรรมลาดกระบัง ปีที่ 19 ฉบับที่ 3, หน้า 24-29, กันยายน 2545.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1 กระแสเริ่มต้นจากลอจิก “0” จนถึงระดับลอจิก “1” โดยสัญญาณไหลผ่านเข้าที่ขาเกตของทรานซิสเตอร์ M3 และ M4 เมื่อสัญญาณไหลผ่านไปอยู่ที่ขาเกตของทรานซิสเตอร์ M3 และ M4 มีค่าเป็น “1” นั้น ทรานซิสเตอร์ M4 จะมีค่าเป็นศูนย์ ค่าของ $V_{gs, M4}$ จะมีค่าเข้าใกล้ 1 ทำให้ไม่มีสัญญาณไหลผ่านที่ M4 ในทำนองเดียวกัน



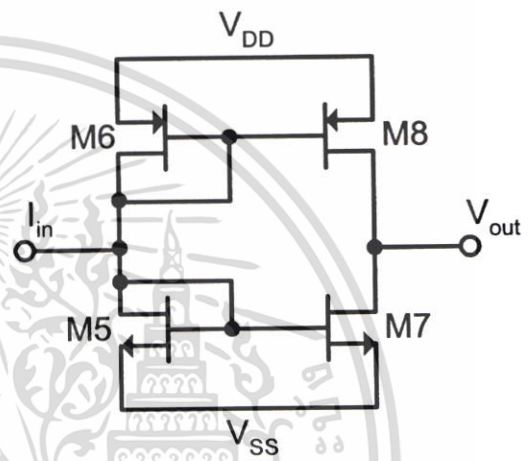
รูปที่ 1 วงจร เปรียบเทียบกระแส

สัญญาณจะไหลผ่านที่ขาเกตของทรานซิสเตอร์ M3 ที่จุดนี้ ทรานซิสเตอร์ M3 จะทำงาน ค่าของ $V_{gs, M3}$ จะมีค่าเข้าใกล้ 0 ซึ่งทำให้สัญญาณสามารถไหลผ่านทรานซิสเตอร์ M3 ได้ สัญญาณที่ได้ทางด้านเข้าทุกจะมีค่าระดับลอจิกเป็น “0” และไหลกลับไปที่โหนด 2 สถานะนี้ค่าของ V_{GS1} และ V_{GS2} จะมีค่าเป็นลบเมื่อเทียบกับทางด้าน M3 และ M4 ดังนั้นทรานซิสเตอร์ M2 จะไม่ทำงานและทรานซิสเตอร์ M1 จะทำงาน ซึ่งขณะนี้ที่โหนด 1 จะมีค่าอิมพีแดนซ์ต่ำ เพราะกระแสที่จ่ายให้ทรานซิสเตอร์ M2 ในทางกลับกันเมื่อกระแส I_{in} ลดลงจากระดับลอจิก “1” จนถึงระดับลอจิก “0” ไหลผ่านขาเกตของทรานซิสเตอร์ M3 และ M4 ทรานซิสเตอร์ M4 จะทำงาน ค่าของ $V_{gs, M4}$ จะมีค่าเข้าใกล้ 0 ส่วนทรานซิสเตอร์ M3 มีค่าใกล้ 1 ซึ่งมีค่าเป็นลบทำให้สัญญาณไม่สามารถไหลผ่านได้ สัญญาณทางด้านเข้าทุกจะมีค่าระดับลอจิกเป็น “1” ในสถานะนี้ที่โหนด 1 จะมีค่าอิมพีแดนซ์สูงทำให้กระแสไม่สามารถไหลกลับไปที่โหนด 1 ได้ เมื่อสถานะของ

กระแส I_{in} มีระดับลอจิกเป็น “0” ผลที่ได้จะทำให้การสวิงของแรงดันมีค่าน้อยๆ และค่าการตอบสนองได้เร็วขึ้น จึงสรุปได้ว่าวงจรของเปรียบเทียบกระแสนี้ การป้อนกลับจะเป็นบวกเสมอ

2.2 วงจรสะท้อนกระแส

วงจรสะท้อนกระแสของซิมอสเป็น [5] วงจรพื้นฐานอีกชนิดหนึ่ง ที่นิยมใช้ในวงจรพื้นฐานทั่วไป



รูปที่ 2 วงจรสะท้อนกระแส

เนื่องจากวงจรทำหน้าที่สำเนา และส่งผ่านสัญญาณไปยังส่วนต่างๆของวงจร จากรูปที่ 2 เป็นวงจรสะท้อนกระแสแบบพื้นฐาน โดยจะกำหนดทรานซิสเตอร์ให้ทำงานในโหมดอิ่มตัว ($V_{DS} > (V_{GS} - V_T)$) อยู่ตลอดเวลา และเนื่องจากค่าแรงดันที่ตกคร่อมระหว่างขั้วเดรนและซอส ค่า V_{GS} ของทรานซิสเตอร์ M5, M7 และ M6, M8 จะมีค่าเท่ากัน ทำให้ค่ากระแสเดรนของทรานซิสเตอร์ทั้งสองตัวเท่ากันด้วย โดยพิจารณาให้ค่าพารามิเตอร์ λ มีค่าเท่ากับศูนย์ เมื่อยังไม่มีการต่อสัญญาณเข้าที่ขาเดรนของวงจรจะทำให้ไม่มีกระแสไหลเข้ามาที่ทรานซิสเตอร์ กระแสอ้างอิง (I_{ref}) จะมีค่าเท่ากับกระแสขาออก (I_o) และมีค่าเป็น $I_{ref} = I_o = 0$ เมื่อทรานซิสเตอร์ทั้งสองตัวมีค่าแรงดันต่างๆ เท่ากันทุกประการโดยกำหนดให้วงจรนี้มีอัตราส่วนเป็น 1:1 ซึ่งวงจรสะท้อนกระแสพื้นฐานนี้จะใช้ทรานซิสเตอร์ ชนิดเอ็นมอสและพีมอส ในทำงาน โดยค่าของกระแสทั้ง 2 ด้านนี้มีค่าเท่ากัน ในการควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้ดูแลเห็นเบาะแสหรือข้อผิดพลาดในการศึกษาไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อัตราขยาย ของวงจรถ่ายโอนกระแสสามารถทำได้โดย กำหนดอัตราส่วนความกว้าง (W) ต่อความยาว (L) ทำให้ ค่าความต้านทานที่จุดออกให้มีค่าสูงสุด และควบคุม กระแสเข้าพุท I_o ให้มีค่าน้อยๆ เมื่อป้อนกระแสเข้าที่ขา ทรานซิสเตอร์ M5 และ M6 จะมีค่า เพิ่มขึ้นจนถึงระดับลอจิก “1” ซึ่งทำให้ทรานซิสเตอร์ M5 และ M7 ทำงานโดยที่สัญญาณไหลผ่านขาเกตของ ทรานซิสเตอร์ M5 และ M7 มีค่าเท่ากัน กระแสจะไหล ผ่านออกทางด้านเข้าพุท ในทำนองเดียวกันถ้าสัญญาณที่ ป้อนเข้าขาทรานของ M5 และ M6 ลดลงจนถึงระดับลอจิก ที่เป็น “0” สัญญาณจะไหลผ่านขาเกตของทรานซิสเตอร์ M6 และ M8 จะทำให้ทรานซิสเตอร์ทั้งสองทำงาน จะมี สัญญาณไหลออกไปที่เข้าพุท โดยทรานซิสเตอร์ทั้งสองคู่ จะทำหน้าที่สลับกันในการทำงาน ในสภาวะที่เป็นลอจิก “0” และลอจิก “1” ตามลำดับ

2.3 วงจรซีมอสอินเวอร์เตอร์

วงจรถ่ายโอนสัญญาณ [2] เป็นวงจรพื้นฐานที่ ประกอบไปด้วยทรานซิสเตอร์ชนิดพีเอ็มอสและเอ็นเอ็มอสต่อ อนุกรมกัน และทำหน้าที่สลับกันทำงานระหว่าง V_{DD} ถึง ศูนย์และกลับสัญญาณจากศูนย์ถึง V_{DD} ดังรูปที่ 3



รูปที่ 3 วงจรซีมอสอินเวอร์เตอร์บัฟเฟอร์

หลักการทำงาน ในรูปที่ 4 เป็นการนำวงจรถ่ายโอน อินเวอร์เตอร์ [6,7] เมื่อต่อสัญญาณอินพุทเข้าทางขาเกตทั้ง สองของทรานซิสเตอร์ชนิดเอ็นเอ็มอสและพีเอ็มอส โดย ทรานซิสเตอร์ทั้งสองจะมีทิศทางในการทำงาน โดย สัญญาณทางด้านอินพุท I_{in} จะต่ออยู่ที่ขาเกตของ ทรานซิสเตอร์เอ็นเอ็มอส (M9) และทรานซิสเตอร์พีเอ็มอส (M10) เมื่อกระแสอินพุทที่ไหลผ่านวงจรมีค่าระดับลอจิก “1” สัญญาณที่ได้ทางด้านเข้าพุทจะมีค่าเป็นลอจิก “0”

โดยเวลารวมสำหรับการเปลี่ยนแปลงทางด้านเข้าพุทจาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลอจิก “1” ลดลงจนถึงลอจิก “0” ซึ่งเราเรียกว่าช่วงเวลาขา ลง (t_f) ของกระแสทรานซิสเตอร์เอ็นเอ็มอส ค่า (t_f) จะ หาได้จากสมการนี้

$$\int_0^{t_f} I_{dn}(t) = C_L V_{DD} \quad (1)$$

เมื่อ C_L เป็นค่า Capacitance Load และ I_{dn} เป็นค่ากระแส ของเอ็นเอ็มอสที่เพิ่มขึ้นจาก 0 จนถึงค่ากระแสอิ่มตัว I_{dsat} จากสมการที่ 1 สามารถหาค่า $C_L V_{DD}$ ได้จาก

$$C_L V_{DD} = t_f I_{dsat} / 2 \quad (2)$$

$$= t_f \left[\frac{\mu_n C_{ox} (W_n / L_n) (V_{DD} - V_{tn})^2}{2} \right]$$

ในการหาค่า (t_f) สามารถหาได้จาก

$$t_f = \frac{4C_L V_{DD} L_n}{\mu_n C_{ox} W_n (V_{DD} - V_{tn})^2} \quad (3)$$

ในทำนองเดียวกัน ช่วงเวลาทางด้านเข้าพุทสัญญาณจาก ระดับลอจิก “0” จนถึงลอจิก “1” ซึ่งเป็นช่วงเวลาขาขึ้น ค่าของ (t_r) จะหาได้จากสมการ

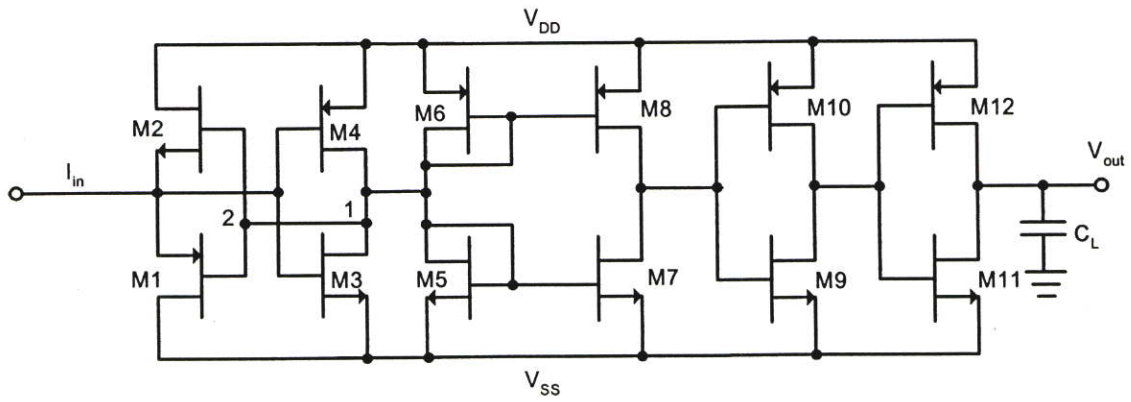
$$t_r = \frac{4C_L V_{DD} L_p}{\mu_p C_{ox} W_p (V_{DD} - |V_{tp}|)^2} \quad (4)$$

ในรูปที่ 4 ได้กำหนดค่าของ t_f เป็นช่วงเวลาจากขอบขาลงของเข้าพุทประมาณ 90% จนถึงค่า 10% ของ สัญญาณเข้าพุทและค่าของ t_r เป็นช่วงเวลาจากขอบขาขึ้น ทางด้านเข้าพุทประมาณ 10% ไปถึง 90% ของค่าสุดท้าย ทางด้านเข้าพุทโดยที่ค่าของ

$$\mu_n W_n / L_n = \mu_p W_p / L_p \quad (5)$$

ช่วงขาขึ้นจะมีค่าเท่ากับช่วงขาลง ช่วงขาขึ้นและขาลงเป็น สัดส่วนกับค่า Load Capacitance ถ้าการทำงาน อินเวอร์เตอร์ทางด้านเข้าพุท เป็นการรวมอินเวอร์เตอร์ ดังนั้นค่า Load Capacitance จะเป็นผลของการบวก ทรานซิสเตอร์ ชนิดพีและชนิดเอ็นที่เกทคาปาซิแตนซ์ C_{gn} และ C_{gp} จะได้ว่า

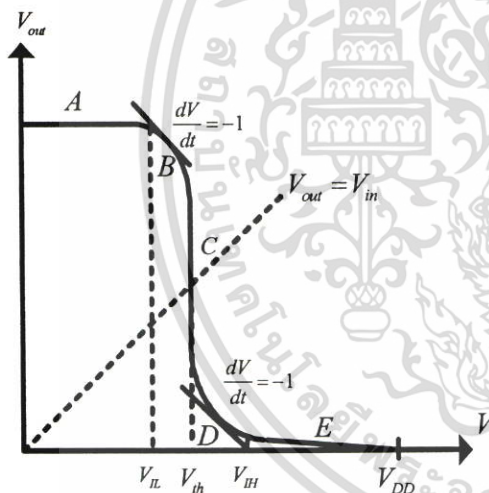
$$C_L = C_{gn} + C_{gp} = C_{ox} (W_n L_n + W_p L_p) \quad (6)$$



รูปที่ 4 วงจรเปรียบเทียบกระแสซิมอสโดยใช้แรงดันต่ำ

2.4 คุณลักษณะการส่งผ่านแรงดัน

ข้อดีอีกอย่างหนึ่งของวงจรซิมอสอินเวอร์เตอร์อีกอย่างหนึ่งคือ คุณลักษณะการส่งผ่านแรงดัน (VTC) ซึ่งสามารถสรุปการทำงานได้ดังนี้



รูปที่ 5 คุณลักษณะการส่งผ่านแรงดัน

ตารางที่ 1 แสดงให้เห็นสถานะต่างๆของการส่งผ่านแรงดัน

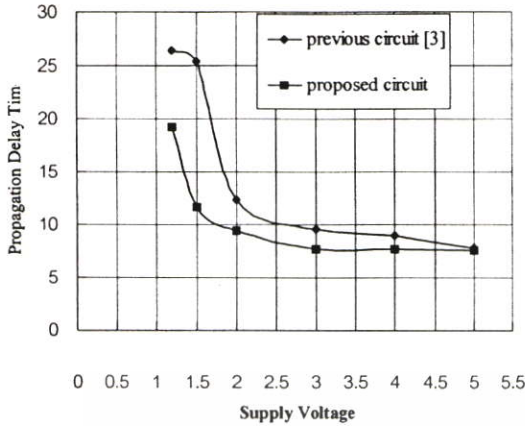
Region	V_{in}	V_{out}	NMOS	pMOS
A	$< V_{TO,n}$	V_{OH}	Cutt-off	linear
B	V_{IL}	$high \approx V_{OH}$	Saturation	linear
C	V_{th}	V_{th}	Saturation	saturation
D	V_{IH}	$low \approx V_{OL}$	Linear	saturation
E	$> [V_{DD} + V_{TO,p}]$	V_{OL}	Linear	Cutt-off

วงจรซิมอสอินเวอร์เตอร์จะมีข้อดีที่สำคัญคือ ค่าการใช้จ่ายพลังงานในวงจรของวงจรซิมอสอินเวอร์เตอร์ จะมีเพียงเล็กน้อย และข้อดีอื่นๆของซิมอสนั้นก็คือ คุณสมบัติการถ่ายโอนแรงดัน จะแสดงให้เห็นการสวิงของแรงดันที่เข้าพุทแบบเต็มถูกคลื่น ระหว่าง $0V$ และ V_{DD} และช่วงการเปลี่ยนค่าก็จะมี ความชันของกราฟมากๆ ดังนั้นการทำงานของซิมอสอินเวอร์เตอร์จะคล้ายกับอินเวอร์เตอร์ในทางทฤษฎี

ตารางที่ 2 ขนาดของทรานซิสเตอร์ของวงจรเปรียบเทียบกระแสซิมอสโดยใช้แรงดันต่ำ

Device	W (μm)	L (μm)
M1	1.6	0.8
M2	1.2	0.8
M3	1.2	0.8
M4	1.6	0.8
M5	1.2	0.8
M6	1.6	0.8
M7	1.2	0.8
M8	1.6	0.8
M9	1.6	0.8
M10	4	0.8
M11	1.6	0.8
M12	8	0.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 11 แสดงความสัมพันธ์ค่าความหน่วงเวลาเทียบกับแรงดันที่เปลี่ยนไป ซึ่งมีค่าประมาณ 11 ns ที่ค่าแรงดัน 1.5 โวลต์

4. สรุป

บทความนี้ได้ทำการศึกษาผลการเรียนแบบการทำงานของวงจรเปรียบเทียบกระแสโดยใช้แรงดันต่ำ ซึ่งวงจรสามารถตอบสนองการทำงานได้ที่แรงดัน 1.5 โวลต์ และป้อนกระแสทางด้านอินพุตที่ค่า $\pm 1 \mu A$ ผลที่ได้จากการเรียนแบบการทำงาน ในส่วนของแรงดันเอาพุตของวงจรเปรียบเทียบกระแส นั้น สัญญาณของวงจรไม่สามารถสวิงได้เต็มลูกคลื่น ในส่วนของวงจรสะท้อนกระแสที่นำมาใช้นี้จะทำให้แรงดันเอาพุต มีความเสถียรเพิ่มมากขึ้น และในส่วนสุดท้ายของวงจรอินเวอร์เตอร์ จะทำให้การสวิงของลูกคลื่นมีค่าสูงสุด จึงทำให้วงจรสามารถตอบสนองในการทำงานได้ดี โดยใช้โปรแกรม PSpice ในการเรียนแบบการทำงานของวงจร และใช้เทคโนโลยีซีมอสที่ $0.8 \mu m$ ทำให้วงจรมีขนาดเล็กและมีโครงสร้างที่ไม่ซับซ้อนจึงเหมาะสมและง่ายที่นำไปใช้งาน

5. เอกสารอ้างอิง

[1] C. Toumazou, F. J. Lidgely, D. G. Haigh, Analogue IC design : the current-mode approach IEE Circuit and system Series 2, 1990.

[2] J. Y. Chen, CMOS devices and technology for VLSI, 1990.

[3] H. Traff, "Novel approach to high speed CMOS current comparator", Electronic. Lett., vol. 28, No. 3, pp. 310-312, 1992.

[4] H. Traff, A CMOS current comparator, Report LiTH-ISY-1-1275,1991.

[5] P. R. Gray, R. G. Meyer, paul, Analysis and design of analog integrated circuits, 1993.

[6] R. L. Geiger, P. E. Allen, N. R. Strader, VLSI design techniques for analog and digital circuits, 1990.

[7] J. B. Hunges, N. C. Bird, L. C. Macbeth, "Switched current a new technique for analog sample data signal processing," Proc. of IEEE Intl. Symp. Circuits and systems (ISCAS), pp. 1584-1587, 1998.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้