

ตัวคูณแบบอนาล็อกโดยใช้วงจรถานส์ลิเนียร์แบบคู่

DUAL TRANSLINEAR ANALOG MULTIPLIER



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของเอกสารตามหลักสูตรปริญญาวิทยาศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมระบบควบคุม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

ISBN 974-924-205-8

ตัวคูณแบบอนาล็อกโดยใช้วงจรถรานส์ลิเนียร์แบบคู่

DUAL TRANSLINEAR ANALOG MULTIPLIER



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมระบบควบคุม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

ISBN 974-324-205-8

เลขหมึก.....  
เลขทะเบียน... 45883  
วัน, เดือน, ปี 19 ก.พ. 2546

b. 11620985  
i. ....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# DUAL TRANSLINEAR ANALOG MULTIPLIER



A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENTS FOR THE DEGREE OF  
MASTER OF ENGINEERING IN CONTROL ENGINEERING  
SCHOOL OF GRADUTE STUDIES  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2003

ISBN 974-324-205-8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**COPYRIGHT 2003**

**SCHOOL OF GRADUATE STUDIES**

**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	ตัวคูณแบบอนาล็อกโดยใช้วงจรถานสี่เหลี่ยมแบบคู่
นักศึกษา	นาย รัชชัย คำศรี
รหัสประจำตัว	43061526
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมระบบควบคุม
พ.ศ.	2546
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ.ดร. วันชัย ธีรจุฑา

## บทคัดย่อ

วิทยานิพนธ์ฉบับนี้เป็นการนำเสนอตัวคูณแบบอนาล็อก 4 ควอดแดนต์ในรูปแบบวงจรรวม การคูณสัญญาณจะอาศัยคุณสมบัติของวงจรถานสี่เหลี่ยมแบบคู่ของไบโพลาร์ทรานซิสเตอร์ที่ประกอบด้วยคูไบโพลาร์ทรานซิสเตอร์ชนิดเอ็น-พี-เอ็น และคูไบโพลาร์ทรานซิสเตอร์ชนิดพี-เอ็น-พี ซึ่งทำหน้าที่เป็นวงจรยกกำลังสองต่อร่วมกับวงจรสะท้อนกระแส และตัวต้านทานภายนอก โดยวงจรที่นำเสนอนี้จะทำงานในโหมดแรงดันไฟฟ้า ซึ่งเนื้อหาภายในได้อธิบายถึงทฤษฎีและหลักการที่สำคัญของวงจรถานสี่เหลี่ยมแบบคู่ การประยุกต์สร้างเป็นตัวคูณแบบอนาล็อก รวมไปถึงการนำตัวคูณแบบอนาล็อกที่ได้ออกแบบนี้ไปประยุกต์สร้างเป็นวงจรย่อยต่างๆ และเพื่อเป็นการทดสอบสมรรถนะการทำงานของตัวคูณที่ได้ทำการออกแบบ โดยเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE ซึ่งจากผลการทดสอบสามารถที่จะยืนยันถึงได้ว่า วงจรคูณที่ได้ออกแบบมีช่วงปฏิบัติงานที่กว้าง และให้ผลลัพธ์ที่มีความแม่นยำสูงซึ่งถูกต้องเป็นไปตามหลักการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

<b>Thesis Title</b>	Dual Translinear Analog Multiplier
<b>Student</b>	Mr. Thawatchai Kamsri
<b>Student ID.</b>	43061526
<b>Degree</b>	Master of Engineering
<b>Programme</b>	Control Engineering
<b>Year</b>	2003
<b>Thesis Advisor</b>	Assoc. Prof. Dr. Vanchai Riewruja

## ABSTRACT

This thesis presents an integrable circuit technique for implementing a four-quadrant analog multiplier. The realization method is based on the use of dual translinear characteristic of bipolar junction transistors. An analog multiplier makes use of the dual translinear together with current mirrors and some external resistances. Dual translinear loop comprising of the two n-p-n and two p-n-p bipolar transistors which functions as a squaring cell. The proposed circuit operates in voltage mode. The theoretical principles and their basic applications are outlined. The PSPICE simulation results confirm that the performance of the proposed circuit. It has been shown that the proposed circuit achieves a wide dynamic range, high accuracy, which is in agreement with the theoretical results.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้ด้วยดี ผู้เขียนขอกราบขอบพระคุณ รศ. ดร. วันชัย ธีร์รุจา อาจารย์ที่ปรึกษา ที่ได้ให้ความรู้ ความคิดริเริ่ม คำปรึกษาและคำชี้แนะแนวทางในการแก้ไขปัญหาต่างๆ อย่างทุ่มเท ตลอดจนการฝึกฝนให้ผู้เขียนมีความสามารถในการทำวิจัยและพัฒนาได้อย่างมีประสิทธิภาพมาโดยตลอดระยะเวลาการศึกษา

ขอขอบพระคุณ ผศ. ดร. เกียรติศักดิ์ คมวัชระ, ดร. คงศักดิ์ อนันตหริรัญรัตน์ คุณอมร จิรเสริอมรกุล และคุณอนุชา แก้วพลสุข ที่ได้ให้คำปรึกษาถึงวิธีการแก้ไขปัญหาต่างๆ ที่เกิดขึ้นตลอดระยะเวลาการศึกษาร่วมกับอาจารย์ที่ปรึกษา

ขอกราบขอบพระคุณอาจารย์ทุกท่าน และขอบคุณ พี่นงค์(นางสาวอนงค์ ลิ่นทอง), พี่ต่าย(นางสาวธิดาพรรณ แซ่ลี), พี่เหม่ม(นางสาวอัมพวัน ใจกล้า), พี่เจ็บบ(นางสาวพัชรภรณ์ นิปีทร พัดผงศ์), พี่ชู (นายอภิรักษ์ ฤกษ์รัตน์), พี่เต๋อ(นายสมชาย สุภาพ), พี่ฉิม(นายรัชชัย ฉิมภาติ) และเพื่อนพี่า(นางสาววรรณดี เพชรมณีล้ำค่า) ที่ให้คำแนะนำ ให้การช่วยเหลือ และเป็นแรงผลักดันตลอดระยะเวลาในการทำวิจัย

ขอกราบขอบพระคุณ คุณแม่(นางสุนีย์ คำศรี) และญาติพี่น้อง ที่คอยห่วงใยและให้การสนับสนุนในการศึกษามาโดยตลอด

สุดท้ายนี้ขอขอบคุณ สำนักงานพัฒนาวิทยาศาสตร์และเทคโนโลยีแห่งชาติภายใต้โครงการทุนส่งเสริมวิชาชีพนักวิจัย ประเภทรางวัลพัฒนาวิชาชีพนักวิจัย และศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติภายใต้โครงการสนับสนุนการออกแบบวงจรรวมในสถาบันศึกษา ที่ให้ทุนและสนับสนุนในการทำวิทยานิพนธ์ และขอขอบคุณทบวงมหาวิทยาลัยสำหรับทุนสนับสนุนในการจัดทำวิทยานิพนธ์ มา ณ โอกาสนี้ด้วย

ธวัชชัย คำศรี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 กล่าวนำ.....	1
1.2 วัตถุประสงค์ของวิทยานิพนธ์.....	2
1.3 หลักการใหม่ของวิทยานิพนธ์.....	2
1.4 รายละเอียดของวิทยานิพนธ์.....	3
บทที่ 2 ตัวคูณแบบอนาล็อกที่ได้มีการนำเสนอในอดีต.....	5
2.1 กล่าวนำ.....	5
2.2 ตัวคูณแบบอนาล็อกที่ได้มีการนำเสนอในอดีต.....	5
2.2.1 ตัวคูณแบบอนาล็อกโดยใช้ออปแอมป์.....	5
2.2.1.1 ตัวคูณแบบอนาล็อกแบบใช้เฟตควมคุม.....	5
2.2.1.2 ตัวคูณแบบอนาล็อกแบบใช้ลึอก-แอนติลึอก.....	7
2.2.2 ตัวคูณแบบอนาล็อกโดยใช่วงจรขยายความนำ.....	9
2.2.3 ตัวคูณแบบอนาล็อกโดยใช่วงจรสายพานกระแสร่นที่สอง.....	15
2.2.4 ตัวคูณแบบอนาล็อกโดยใช้ไบโพลาร์ทรานซิสเตอร์.....	19
2.2.5 ตัวคูณแบบอนาล็อกโดยใช่มอสทรานซิสเตอร์.....	23
2.2.5.1 ตัวคูณแบบอนาล็อกโดยใช่มอสทรานซิสเตอร์ที่ทำงานในช่วง ซับเทรสโวล.....	23
2.2.5.2 ตัวคูณแบบอนาล็อกโดยใช่มอสทรานซิสเตอร์ที่ทำงานในช่วง อิมตัว.....	25
2.3 สรุป.....	30

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## สารบัญ(ต่อ)

	หน้า
5.4 วงจรตรวจจับการเลื่อนเฟส.....	69
5.5 สรุป.....	72
<b>บทที่ 6 บทสรุปและข้อเสนอแนะ</b> .....	<b>73</b>
6.1 บทสรุปและวิจารณ์.....	73
6.2 ข้อเสนอแนะในการทำวิจัยและพัฒนาต่อ .....	73
<b>เอกสารอ้างอิง</b> .....	<b>75</b>
ภาคผนวก ก. การวิเคราะห์พารามิเตอร์ที่สำคัญของไบโพลาร์ทรานซิสเตอร์.....	77
ภาคผนวก ข. การวิเคราะห์หาฟังก์ชันการส่งผ่านของวงจรถานส์ลีนีเยร์แบบคู่ .....	82
ภาคผนวก ค. การวิเคราะห์คุณลักษณะของวงจรถานส์ลีนีเยร์ที่ประกอบด้วย ไบโพลาร์ทรานซิสเตอร์ 8 ตัว .....	85
ภาคผนวก ง. PSPICE model ของทรานซิสเตอร์ที่ใช้ในวิทยานิพนธ์ .....	89
ภาคผนวก จ. บทความวิจัยเกี่ยวข้องที่ได้รับการตีพิมพ์.....	90
<b>ประวัติผู้เขียน</b> .....	<b>113</b>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญตาราง

ตารางที่	หน้าที่
4.1	ค่าเปอร์เซ็นต์ความผิดพลาดในการประมาณค่าของอนุกรมกำลัง $\sqrt{(1+X)}$ .....55
4.2	ค่าเปอร์เซ็นต์ความผิดพลาดเนื่องมาจากผลของ $r_x$ .....55
4.3	คุณสมบัติโดยรวมของวงจรถูกแบบเดิมในรูปที่ 4.2 เปรียบเทียบ กับวงจรถูกที่ได้รับการปรับปรุงในรูปที่ 4.12... .....63



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญรูป

รูปที่	หน้าที่
2.1	ตัวคูณแบบอนุภาคแบบใช้เฟตควม .....6
2.2	ตัวคูณแบบอนุภาคแบบใช้ล็อก-แอนติล็อก .....8
2.3	วงจรรายความนำที่ให้ความคิดเบื้องต้นของตัวคูณสัญญาณ .....9
2.4	ตัวคูณสัญญาณโดยใช่วงจรรายความนำที่ปรับปรุงโดยใช้ออปแอมป์ต่อรวม .....10
2.5	แสดงการชดเชยผลของอุณหภูมิของวงจรมุขในรูปที่ 2.4 .....11
2.6	ตัวคูณสัญญาณโดยใช่วงจรรายความนำอีกลักษณะหนึ่ง .....12
2.7	แสดงการลดอิทธิพลของอุณหภูมิของวงจรมุขในรูปที่ 2.6 .....14
2.8 (ก)	โครงสร้างของวงจรมุข CCCII ชนิดบวก .....15
2.8 (ข)	โครงสร้างของวงจรมุข CCCII ชนิดลบ .....15
2.9	สัญลักษณ์ของ CCCII .....16
2.10	ตัวคูณโดยใช่วงจรมุข CCCII อย่างง่าย .....16
2.11	ตัวคูณกระแสในสี่ควอดแรนต์ .....17
2.12	ตัวคูณแรงดันไฟฟ้าในสี่ควอดแรนต์โดยใช่วงจรมุข CCCII .....18
2.13	ตัวคูณสัญญาณโครงสร้างแบบกิลเบิร์ตโดยใช่วงจรมุขไบโพลาร์ทรานซิสเตอร์ .....19
2.14	ตัวคูณโครงสร้างแบบกิลเบิร์ตที่มีการแก้ไขวงจรมุข .....22
2.15	วงจรมุขแปลงค่ากลับของไฮเปอร์โบลิกแทนเจนต์ .....22
2.16	ตัวคูณแบบอนุภาคแบบใช่วงจรมุขไบโพลาร์ทรานซิสเตอร์ที่ทำงานในช่วงซับเทรสโอด .....24
2.17 (ก)	แสดงวงจรมุขกำลังสองของผลบวก .....25
2.17 (ข)	แสดงวงจรมุขกำลังสองของผลต่าง .....25
2.18	ตัวคูณแบบอนุภาคแบบใช่วงจรมุขไบโพลาร์ทรานซิสเตอร์ที่ทำงานในช่วงอิมิต .....29
3.1	รูปแบบพื้นฐานของวงจรมุขทรานส์ลิเนียร์ที่ประกอบด้วยไบโพลาร์ทรานซิสเตอร์ .....33
3.2	วงจรมุขแนวคิดพื้นฐานของวงจรมุขทรานส์ลิเนียร์ .....35
3.3	วงจรมุขสะท้อนกระแสแบบพื้นฐาน .....36
3.4	วงจรมุขทรานส์ลิเนียร์แบบคู่ .....38
4.1	วงจรมุขทรานส์ลิเนียร์แบบคู่ .....41
4.2	ตัวคูณแบบอนุภาคโดยใช่วงจรมุขทรานส์ลิเนียร์แบบคู่ .....42
4.3(ก)	โครงสร้างของวงจรมุขสะท้อนกระแสแบบพื้นฐาน .....47
4.3(ข)	วงจรมุขเหมือนของวงจรมุขสะท้อนกระแสแบบพื้นฐาน .....47

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของสถาบันวิจัยและพัฒนาเทคโนโลยีสารสนเทศ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่สามารถนำออกเผยแพร่โดยไม่ได้รับอนุญาตจากสถาบันฯ หากมีข้อผิดพลาดประการใดขออภัยเป็นอย่างสูง และขอสงวนสิทธิ์ในเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป(ต่อ)

รูปที่	หน้าที่
4.4	แสดงวงจรสมมูลที่ใช้วิเคราะห์หาค่าความถี่ปฏิบัติงานของ $V_{in1}$ ในส่วน SC1 ... ..49
4.5	แสดงวงจรสมมูลที่ใช้วิเคราะห์หาค่าความถี่ปฏิบัติงานของ $V_{in1}$ ในส่วน SC2 .....50
4.6	แสดงวงจรสมมูลที่ใช้วิเคราะห์หาค่าความถี่ปฏิบัติงานของ $V_{in2}$ .....52
4.7	แสดงช่วงปฏิบัติงานทางขนาด .....56
4.8	แสดงผลตอบสนองทางไฟตรง .....57
4.9	แสดงกราฟของเปอร์เซ็นต์ความผิดพลาดของตัวคูณแบบอนาลอก .....57
4.10	แสดงช่วงปฏิบัติงานทางความถี่ของสัญญาณแรงดันไฟฟ้าอินพุต $V_{in1}$ .....58
4.11	แสดงช่วงปฏิบัติงานทางความถี่ของสัญญาณแรงดันไฟฟ้าอินพุต $V_{in2}$ .....58
4.12	แสดงตัวคูณแบบอนาลอกที่ได้รับการปรับปรุงขึ้นใหม่ .....59
4.13	แสดงวงทรานส์ลิเนียร์ที่ประกอบขึ้นจากทรานซิสเตอร์ 8 ตัว .....60
4.14(ก)	โครงสร้างของวงจรสะท้อนกระแสแบบวิลสันปรับปรุง .....61
4.14(ข)	วงจรเสมือนของวงจรสะท้อนกระแสแบบวิลสันปรับปรุง .....61
4.15	กราฟของเปอร์เซ็นต์ความผิดพลาดของตัวคูณแบบอนาลอก .....62
4.16	แสดงสัญลักษณ์ที่ใช้แทนรูปวงจรของตัวคูณในรูปที่ 4.15 .....64
5.1	แสดงวงจรรยกกำลังสอง .....65
5.2	ผลการเลียนแบบการทำงานของวงจรรยกกำลังสองต่อสัญญาณแรงดันไฟฟ้าตรง .....66
5.3	แสดงค่าเปอร์เซ็นต์ความผิดพลาดของวงจรรยกกำลังสอง .....67
5.4	แสดงผลการเลียนแบบการทำงานของวงจรรยกกำลังสองในกรณีสัญญาณแรงดันไฟฟ้าอินพุตเป็นรูปคลื่นไซน์ .....67
5.5	แสดงองค์ประกอบของแรงดันไฟฟ้าเอาต์พุตของวงจรรยกกำลังสองที่ความถี่ต่างๆ .....68
5.6	แสดงผลการเลียนแบบการทำงานของวงจรมัลติเพลกซ์ .....69
5.7	แสดงวงจรตรวจจับการเลื่อนเฟส .....70
5.8	แสดงความสัมพันธ์ระหว่างค่าความต่างเฟสและแรงดันไฟฟ้าเอาต์พุตของวงจรตรวจจับการเลื่อนเฟส .....72
ก.1	วงจรมูลของไบโพลาร์ทรานซิสเตอร์ .....77
ก.2	วงจรมูลของวงจรมิตเตอร์ร่วม .....78
ก.3	วงจรมูลของวงจรเบสร่วม .....81

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป(ต่อ)

รูปที่	หน้าที่
ข.1	แสดงวงจรสมมูลที่ใช้วิเคราะห์หาฟังก์ชันส่งผ่าน .....82
ค.1	วงทรานส์ลิเนียร์ที่ประกอบขึ้นจากทรานซิสเตอร์ 8 ตัว .....85



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 กล่าวนำ

ตัวคูณแบบอนาลอกเป็นส่วนประกอบที่สำคัญอีกส่วนหนึ่งที่ใช้ในโครงสร้างของกระบวนการประมวลผลสัญญาณแบบเชิงเส้นหลายกระบวนการ ตัวอย่างเช่น นำไปประยุกต์สร้างวงจรผสมความถี่ของสัญญาณ (Frequency Mixer), วงจรขยายที่สามารถปรับเปลี่ยนอัตราขยายได้ (Variable gain amplifiers), นำไปปรับปรุงวงจรกรองความถี่ต่างๆ, ทำเฟสล็อกลูป (Phase-locked loop) และสร้างเป็นวงจรสังเคราะห์สัญญาณไซน์เป็นโคไซน์ (Sine/Cosine synthesizer) เป็นต้น ในอดีตที่ผ่านมาการสร้างตัวคูณแบบอนาลอกนั้นเริ่มแรกจะอาศัยคุณสมบัติของออปแอมป์ (Op-amp) ต่อร่วมกับไบโพลาร์ทรานซิสเตอร์ซึ่งทำหน้าที่เป็นภาคขยายแบบล็อกและแอนติล็อก (Log and Anti-log amplifier) [1] ซึ่งจะเป็นการอาศัยหลักการทางลอการิทึม (Logarithm) ไปสร้างเป็นฟังก์ชันตัวคูณ หลักการอื่นที่ปรากฏให้เห็นจะอาศัยหลักการของวงจรขยายความนำ (OTA) ต่อร่วมกับตัวต้านทาน [2] และอาศัยหลักการของวงจรสายพานกระแสที่สองที่ควบคุมด้วยกระแส (CCCII) [3] ต่อมาเทคโนโลยีทางวงจรรวมได้มีการพัฒนากันมากขึ้นจนสามารถสร้างเป็นวงจรรวมขึ้นจริงได้ จึงได้มีการสร้างตัวคูณโดยอาศัยเทคโนโลยีของวงจรรวม เช่น การใช้ไบโพลาร์ทรานซิสเตอร์มาต่อเป็นวงจรตามหลักการของกิลเบิร์ตเซลล์ (Gilbert cell) [4] และต่อมาได้มีการนำเสนอตัวคูณที่อาศัยคุณสมบัติของมอสทรานซิสเตอร์ที่น่าสนใจ 2 แบบ ได้แก่ แบบที่หนึ่งจะอาศัยคุณสมบัติการทำงานของมอสทรานซิสเตอร์ในช่วงต่ำกว่าแรงดันขีดเริ่ม (Subthreshold-region) [5] และแบบที่สองจะอาศัยคุณสมบัติของกฎกำลังสอง (Square-law) ของมอสทรานซิสเตอร์ที่ทำงานในช่วงอิ่มตัว (Saturation-region) [6]-[8]

ปัจจุบันวงจรทรานส์ลิเนียร์แบบคู่ที่ประกอบด้วยไบโพลาร์ทรานซิสเตอร์ชนิด เอ็น-พี-เอ็น (n-p-n) และคู่ไบโพลาร์ทรานซิสเตอร์ชนิด พี-เอ็น-พี (p-n-p) ได้รับความสนใจเป็นอย่างมาก เพราะสามารถนำไปประยุกต์ใช้สร้างเป็นตัวแปลงกระแสให้เป็นกระแส (Current to Current Converter) [9] ตัวแปลงแรงดันไฟฟ้าให้เป็นกระแส (Voltage to Current Converter) [10] วงจรสายพานกระแส (Current Conveyors) [11] และตัวแปลงค่าอิมพีแดนซ์แบบค่าลบ (Negative Impedance Converter) [12]-[13] และปัจจุบันได้มีการนำวงจรทรานส์ลิเนียร์แบบคู่ที่มีการทำงานแบบภาคขยายแบบคลาสเอบี (Class AB amplifier) ไปประยุกต์ใช้เป็นวงจรทวีความถี่สองเท่า (Frequency Doubler) และวงจรเรียงกระแสแบบเต็มคลื่น (Full Wave Rectifier) [14] เมื่อพิจารณาความสัมพันธ์ของกระแสเอาต์พุตกับกระแสอินพุตของวงจรทรานส์ลิเนียร์แบบคู่ ซึ่งจะให้ความสัมพันธ์ของเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยามให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสเอาท์พุทอยู่ในรูปกำลังสองของกระแสอินพุทเหมือนทำหน้าที่เป็นวงจรถูกกำลังสอง ซึ่งเมื่อพิจารณาตามหลักการควอเตอร์-สแควร์ จึงมีแนวทางในการนำวงจรถรานส์ลิเนียร์แบบคู่ไปสร้างเป็นตัวคูณสำหรับสัญญาณอนาลอกได้

## 1.2 วัตถุประสงค์ของวิทยานิพนธ์

ในการจัดทำวิทยานิพนธ์เรื่อง “ตัวคูณแบบอนาลอกโดยใช้วงจรถรานส์ลิเนียร์แบบคู่” (Dual Translinear Analog Multiplier) ได้กำหนดวัตถุประสงค์ในการทำวิทยานิพนธ์ไว้ดังนี้

- 1). ศึกษาและวิจัยหลักการใหม่ เพื่อนำไปสร้างเป็นตัวคูณสำหรับสัญญาณอนาลอกในโหมดแรงดันไฟฟ้าแบบ 4 ควอดแดนต์
- 2). ออกแบบตัวคูณให้มีโครงสร้างเรียบง่าย และใช้อุปกรณ์น้อยที่สุด
- 3). สามารถนำตัวคูณที่ออกแบบไปประยุกต์ใช้งานได้อย่างถูกต้องแม่นยำ
- 4). เหมาะสมในการนำไปสร้างเป็นวงจรรวมต่อไป

## 1.3 หลักการใหม่ของวิทยานิพนธ์

ภายในวิทยานิพนธ์นี้เป็นการนำเสนอตัวคูณสำหรับสัญญาณอนาลอก ในโหมดแรงดันไฟฟ้าแบบ 4 ควอดแดนต์ บนพื้นฐานของเทคโนโลยีวงจรรวมโดยใช้เทคโนโลยีทรานซิสเตอร์แบบไบโพลาร์ โดยอาศัยคุณสมบัติของวงจรถรานส์ลิเนียร์แบบคู่ที่ประกอบด้วยคูไบโพลาร์ทรานซิสเตอร์ชนิดเอ็น-พี-เอ็น (n-p-n) และคูไบโพลาร์ทรานซิสเตอร์ชนิดพี-เอ็น-พี (p-n-p) ซึ่งจะทำหน้าที่เป็นวงจรถรานส์สัญญาณแรงดันไฟฟ้าเป็นสัญญาณกระแส และทำหน้าที่เป็นวงจรถูกกำลังสองของกระแสอินพุท โดยตัวคูณสัญญาณอนาลอกที่ออกแบบจะใช้วงจรถรานส์ลิเนียร์แบบคู่ 2 ชุด ต่อร่วมกับตัวต้านทานภายนอกเพื่อแปลงสัญญาณแรงดันไฟฟ้าอินพุทให้เป็นสัญญาณกระแสอินพุท ซึ่งชุดหนึ่งจะเป็นการแปลงค่าสัญญาณแรงดันไฟฟ้าซึ่งเป็นผลรวมของสัญญาณแรงดันไฟฟ้าอินพุททั้งสอง ส่วนอีกชุดหนึ่งจะเป็นการแปลงค่าสัญญาณแรงดันไฟฟ้าซึ่งเป็นผลต่างของสัญญาณแรงดันไฟฟ้าอินพุททั้งสอง ซึ่งสัญญาณกระแสเอาท์พุทที่ได้จากวงจรถรานส์ลิเนียร์แบบคู่ทั้งสองชุดจะอยู่ในรูปสัญญาณอินพุตยกกำลังสอง แล้วใช้วงจรถรานส์สัญญาณกระแสเอาท์พุททั้งสองมาลบกันตามเทคนิคควอเตอร์-สแควร์ ซึ่งกระแสผลลัพธ์ที่ได้จะอยู่ในรูปผลคูณของสัญญาณแรงดันไฟฟ้าอินพุททั้งสอง

## 1.4 รายละเอียดของวิทยานิพนธ์

ภายในวิทยานิพนธ์ฉบับนี้ได้แบ่งเนื้อหาออกเป็น 6 บท และภาคผนวกอีก 5 ภาค โดยแต่ละบทมีรายละเอียดดังต่อไปนี้

บทที่ 1 เป็นบทนำเพื่อกล่าวถึงวัตถุประสงค์ และหลักการใหม่ที่ได้นำเสนอไว้ภายในวิทยานิพนธ์ รวมไปถึงรายละเอียดเนื้อหาโดยสรุปของแต่ละบท

บทที่ 2 กล่าวถึงตัวอย่างตัวคูณสัญญาณอนาล็อกที่ได้สร้างไว้ในอดีต เริ่มจากการอาศัยคุณสมบัติของออปแอมป์ต่อร่วมกับเฟด หรือต่อร่วมกับไบโพลาร์ทรานซิสเตอร์ ต่อมาอาศัยคุณสมบัติของวงจรขยายความนำ (OTA) และวงจรสายพานกระแสที่สอง (CCII) สุดท้ายจะเป็นวงจรที่ต้องสร้างในเทคโนโลยีวงจรรวมโดยอาศัยทั้งเทคโนโลยีไบโพลาร์ทรานซิสเตอร์ และมอสทรานซิสเตอร์

บทที่ 3 จะเป็นการกล่าวถึงหลักการพื้นฐาน ประโยชน์ และคุณสมบัติต่างๆ ของวงจรถานส์ลิเนียร์ (Translinear Circuit) พร้อมทั้งยกตัวอย่างการวิเคราะห์ห้วงจรสะท้อนกระแส (Current Mirror) แบบพื้นฐานในมุมมองแบบทรานส์ลิเนียร์ และในส่วนท้ายของบทจะเป็นการวิเคราะห์หาคุณสมบัติของวงจรถานส์ลิเนียร์แบบคู่ (Dual Translinear) เพื่อใช้เป็นแนวคิดในการสร้างตัวคูณแบบอนาล็อกต่อไป

บทที่ 4 เสนอแนวคิดการสร้างตัวคูณสัญญาณอนาล็อก ที่เอาหลักการของวงจรถานส์ลิเนียร์แบบคู่มาประยุกต์ใช้ในการสร้าง วิเคราะห์หาคุณสมบัติที่สำคัญต่างๆ ของตัวคูณสัญญาณอนาล็อกที่ได้ออกแบบ สำหรับสมรรถนะของวงจรถานส์ลิเนียร์ได้ทำการยืนยันด้วยการจำลองการทำงานโดยใช้โปรแกรม PSPICE

บทที่ 5 แสดงการประยุกต์ใช้งานของตัวคูณแบบอนาล็อกที่ได้ออกแบบ โดยนำมาสร้างเป็นวงจรยกกำลังสองทางด้านสัญญาณแรงดันไฟฟ้าอินพุตระดับตรง และทางด้านสัญญาณแรงดันไฟฟ้ารูปลิ้นซายน์หรือวงจรถวิความถี่, สร้างเป็นวงจรถานส์ลิเนียร์ และสุดท้ายจะเป็นการสร้างวงจรถ่วงจับการเลื่อนเฟสของคลื่นสัญญาณรูปซายน์ ซึ่งจะตรวจสอบความถูกต้องของวงจรถที่สร้างขึ้นโดยใช้การจำลองการทำงานด้วยโปรแกรม PSPICE

บทที่ 6 เป็นบทส่งท้ายเพื่อสรุปผลงานวิจัยที่ได้นำเสนอไว้ภายในวิทยานิพนธ์พร้อมทั้งได้นำเสนอแนวทางในการทำวิจัยและพัฒนาต่อไป

ในส่วนท้ายของวิทยานิพนธ์จะเป็นภาคผนวก ซึ่งจะแสดงการวิเคราะห์คุณสมบัติและสมการที่ใช้ภายในแต่ละบทเอาไว้ ดังมีรายละเอียดต่อไปนี้

ภาคผนวก ก. แสดงการวิเคราะห์หาค่าพารามิเตอร์ที่สำคัญต่างๆ วงจรสมมูลและแบบจำลองการทำงานของไบโพลาร์ทรานซิสเตอร์

ภาคผนวก ข. แสดงการวิเคราะห์หาฟังก์ชันผ่านระหว่างสัญญาณแรงดันไฟฟ้าเอาต์พุต กับสัญญาณแรงดันไฟฟ้าอินพุต

ภาคผนวก ค. เป็นการวิเคราะห์คุณสมบัติของวงจรถานส์ลิเนียร์ (translinear loop) ที่ประกอบด้วยไบโพลาร์ทรานซิสเตอร์ 8 ตัว

ภาคผนวก ง. โมเดลสำหรับโปรแกรมPSPICE (PSPICE model) ของไบโพลาร์ทรานซิสเตอร์ทั้งหมดที่ใช้ในวิทยานิพนธ์

ภาคผนวก จ. ผลงานวิจัยที่ได้รับการตีพิมพ์

ประวัติผู้เขียน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

# ตัวคูณแบบอนาล็อกที่ได้มีการนำเสนอในอดีต

### 2.1 กล่าวนำ

ภายในโครงสร้างของกระบวนการประมวลผลสัญญาณแบบเชิงเส้น ส่วนใหญ่จะมีส่วนประกอบที่สำคัญอยู่ส่วนหนึ่ง นั่นคือ ตัวคูณแบบอนาล็อกซึ่งเป็นวงจรที่ทำหน้าที่เป็นฟังก์ชันคูณสัญญาณอินพุตตั้งแต่หนึ่งอินพุตเป็นต้นไป หรือจะทำหน้าที่เป็นวงจรภาคขยายที่สามารถปรับเปลี่ยนอัตราขยายได้ ให้ได้เอาต์พุตตามจุดประสงค์ที่ต้องการ ดังนั้นตั้งแต่อดีตจนถึงปัจจุบันได้มีการออกแบบและสร้างตัวคูณแบบอนาล็อกขึ้นมามากมาย เริ่มจากใช้อุปกรณ์แบบแยกชิ้น เช่น ออปแอมป์ วงจรขยายความนำ (OTA) วงจรสายพานกระแสรูนที่สอง (CCII) เป็นต้น ต่อมาเทคโนโลยีวงจรรวมได้รับการพัฒนามากขึ้น จึงมีการออกแบบและสร้างตัวคูณให้รวมอยู่ในวงจรรวมกันมากขึ้นด้วย ดังนั้นภายในบทนี้จะยกตัวอย่างตัวคูณแบบอนาล็อกที่ได้มีการนำเสนอไว้ในอดีต เริ่มจากการใช้อุปกรณ์แบบแยกชิ้น ได้แก่ ออปแอมป์ต่อร่วมกับเฟดหรือไบโพลาร์ทรานซิสเตอร์, วงจรขยายความนำต่อร่วมกับตัวต้านทาน และวงจรสายพานกระแสรูนที่สองต่อร่วมกับตัวต้านทาน ต่อมาจะเป็นตัวอย่างการออกแบบและสร้างในเทคโนโลยีวงจรรวม ได้แก่ เทคโนโลยีไบโพลาร์ทรานซิสเตอร์ และเทคโนโลยีมอสทรานซิสเตอร์ ซึ่งแต่ละตัวคูณจะมีเงื่อนไขการทำงานแตกต่างกันไปตามอุปกรณ์ที่ใช้

### 2.2 ตัวคูณแบบอนาล็อกที่ได้มีการนำเสนอในอดีต

#### 2.2.1 ตัวคูณแบบอนาล็อกโดยใช้ออปแอมป์ (Op-Amp)

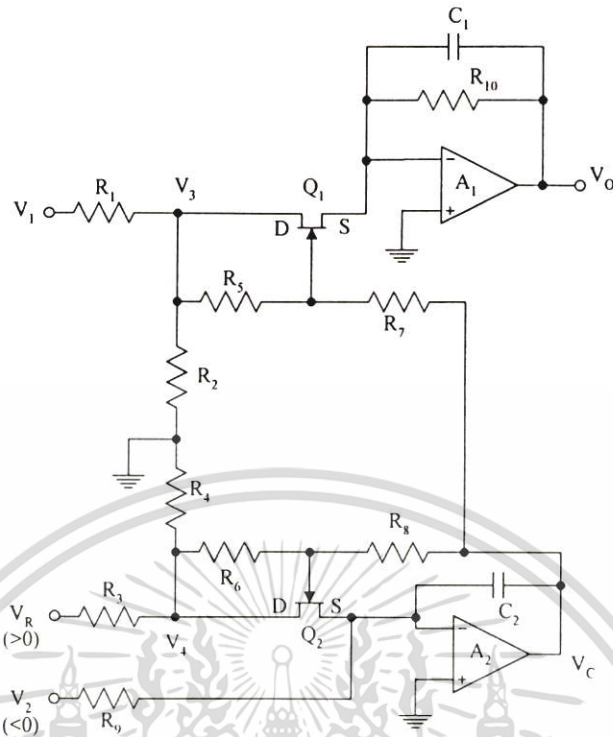
##### 2.2.1.1 ตัวคูณแบบอนาล็อกแบบใช้เฟตควบคุม (FET-Controlled) [1]

ทรานซิสเตอร์แบบเฟต (Field-effect Transistors) มีการทำงานแบบแรงดันไฟฟ้าควบคุมความต้านทาน (Voltage-Controlled Resistor) โดยมีความสัมพันธ์ของความต้านทานดังนี้

$$R_{DS} = \frac{V_p^2}{I_{DSS} |V_c - 2V_p|} \quad (2.1)$$

โดยที่  $R_{DS}$  เป็นความต้านทานระหว่างเดรน (Drain) ถึงซอส (Source)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.1 ตัวคูณแบบอนุกรมแบบใช้เฟดควบคุม

จากวงจรในรูปที่ 2.1 จะได้แรงดันไฟฟ้าเอาต์พุตในส่วนของออปแอมป์  $A_1$  มีค่าเท่ากับ

$$V_o = -\frac{V_1 R_2 R_{10}}{(R_1 + R_2) R_{DS}} \quad (2.2)$$

โดยที่ค่า  $R_{DS}$  คือ ความต้านทานระหว่างเดรนถึงซอร์สของทั้ง  $Q_1$  และ  $Q_2$  ซึ่งจะหาได้จากสมการที่ (2.1) โดยจะขึ้นอยู่กับแรงดันไฟฟ้า  $V_c$  ซึ่งเป็นแรงดันไฟฟ้าควบคุมที่เกิดจาก  $V_2$  และ  $V_R$  ส่วน  $R_{DS}$  จะสามารถหาค่าโดยพิจารณากระแสที่ไหลผ่าน  $R_9$  ซึ่งจะหาความสัมพันธ์ของ  $i_{R9}$  โดยพิจารณาที่ออปแอมป์  $A_2$  ได้ดังนี้

$$i_{Q2} = \frac{V_4 - 0}{R_{DS}} = i_{R9} = \frac{0 - V_2}{R_9} \quad (2.3)$$

เมื่อพิจารณาที่  $R_3$  และ  $R_4$  ซึ่งทำหน้าที่เป็นตัวแบ่งแรงดันไฟฟ้า (Voltage Divider) จะได้

$$V_4 = \frac{V_R R_4}{R_3 + R_4} \quad (2.4)$$

เมื่อรวมสมการที่ (2.3) กับสมการที่ (2.4) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_{DS} = \frac{R_4 R_9 V_R}{|V_2|(R_3 + R_4)} \quad (2.5)$$

เมื่อแทนค่า  $R_{DS}$  จากสมการที่ (2.5) ลงในสมการที่ (2.2) จะได้

$$V_O = -\frac{V_1 |V_2| R_2 R_{10} (R_3 + R_4)}{V_R R_4 R_9 (R_1 + R_2)} \quad (2.6)$$

ถ้ากำหนดให้  $R_1 = R_3$ ,  $R_2 = R_4$  และ  $R_9 = R_{10}$  สามารถลดรูปสมการที่ (2.6) ได้เป็น

$$V_O = -\frac{V_1 |V_2|}{V_R} \quad (2.7)$$

ซึ่งวงจรจะทำงานเมื่ออยู่ในเงื่อนไขที่  $V_R$  มีค่าเป็นบวก และ  $V_2$  จะต้องมีค่าน้อยกว่า 0

### 2.2.1.2 ตัวคูณแบบอนาล็อกแบบใช้ล็อก-แอนติล็อก (Log-Antilog) [1]

รูปที่ 2.2 แสดงวงจรคูณแบบอนาล็อกแบบใช้ล็อก-แอนติล็อก โดยที่ออปแอมป์  $A_1$ ,  $A_2$  และ  $A_3$  ทำหน้าที่เป็นวงจรถอดล็อก ซึ่งจะหาความสัมพันธ์ของแรงดันไฟฟ้าเอาต์พุตของออปแอมป์  $A_1$ ,  $A_2$  และ  $A_3$  ดังนี้

$$V_4 = -\frac{kt}{q} \ln \frac{V_1}{R_1 i_{ES1}} = -V_{BE1} \quad (2.8)$$

$$V_5 = -\frac{kt}{q} \ln \frac{V_2}{R_2 i_{ES2}} = -V_{BE2} \quad (2.9)$$

$$V_6 = -\frac{kt}{q} \ln \frac{V_3}{R_3 i_{ES3}} = -V_{BE3} \quad (2.10)$$

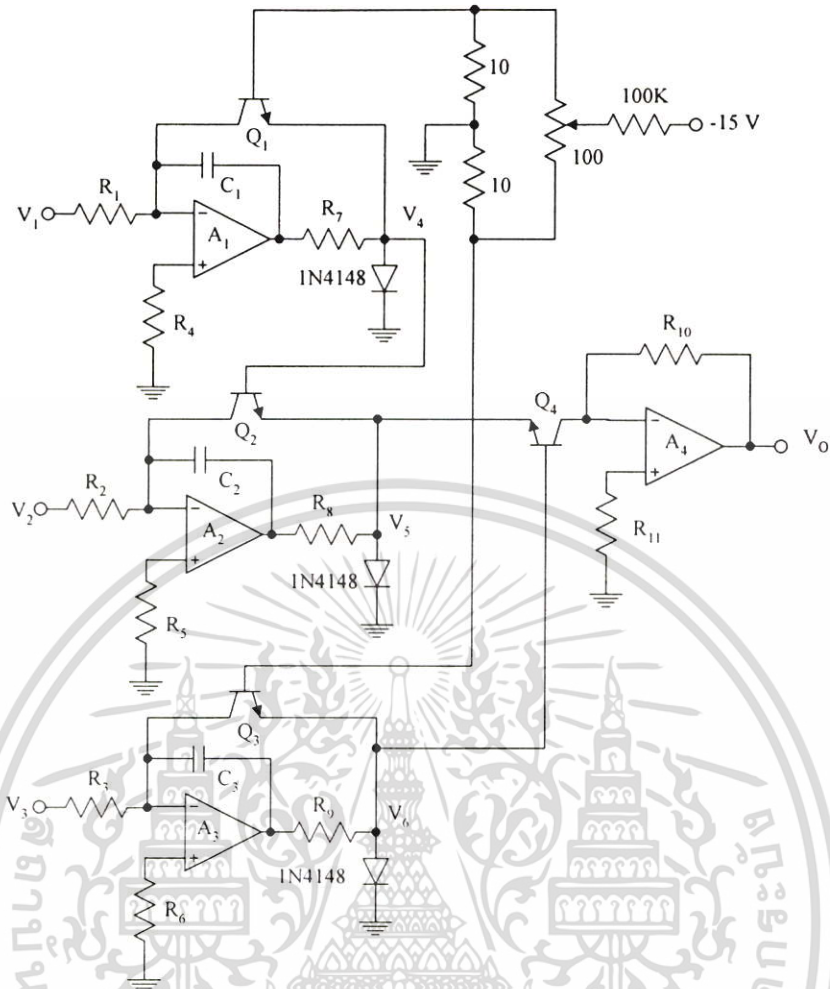
และจากขาเบสของ  $Q_1$  และ  $Q_3$  ต่อลงกราวด์ผ่าน  $R_{10} \Omega$  ซึ่งจะทำให้แรงดันไฟฟ้าที่ขาเบสทั้งสองมีค่าเท่ากับกราวด์ ซึ่งทำให้พิจารณาเป็นลูปปิดได้ดังนี้

$$V_{BE1} + V_{BE2} - V_{BE4} - V_{BE3} = 0 \quad (2.11)$$

และความสัมพันธ์ระหว่างแรงดันไฟฟ้าและกระแสของไบโพลาร์ทรานซิสเตอร์  $Q_4$  มีค่าเท่ากับ

$$V_{BE4} = -\frac{kt}{q} \ln \frac{i_{C4}}{\alpha_4 i_{ES4}} \quad (2.12)$$

แทนค่าความสัมพันธ์ของ  $V_{BE}$  ทั้งหมดลงไปในสมการที่ (2.11) จะได้  
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 ตัวคูณแบบอนุกรมแบบใช้สี่ทริก-แอนติล็อก

$$-\frac{kt}{q} \ln \frac{V_1}{R_1 i_{ES1}} - \frac{kt}{q} \ln \frac{V_2}{R_2 i_{ES2}} + \frac{kt}{q} \ln \frac{V_3}{R_3 i_{ES3}} + \frac{kt}{q} \ln \frac{i_{C4}}{\alpha_4 i_{ES4}} = 0 \quad (2.13)$$

ถ้ากำหนดให้  $i_{ES1} = i_{ES2} = i_{ES3} = i_{ES4}$  และ  $\alpha_4 = 1$  จะได้

$$-\ln \frac{V_1}{R_1} - \ln \frac{V_2}{R_2} + \ln \frac{V_3}{R_3} = -\ln i_{C4} \quad (2.14)$$

หรือ

$$\ln i_{C4} = \ln \frac{V_1 V_2 R_3}{R_1 R_2 V_3} \quad (2.15)$$

ทำการแอนติล็อกทั้งสองข้าง จะได้

$$i_{C4} = \frac{V_1 V_2}{V_3} \frac{R_3}{R_1 R_2} \quad (2.16)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งจะหาแรงดันไฟฟ้าเอาต์พุต  $V_o$  จากความสัมพันธ์ของ  $V_o = i_{c4}R_{10}$  จะได้

$$V_o = \frac{V_1 V_2}{V_3} \frac{R_3 R_{10}}{R_1 R_2} \quad (2.17)$$

ถ้า  $R_1 = R_2 = R_3 = R_{10}$  จะได้

$$V_o = \frac{V_1 V_2}{V_3} \quad (2.18)$$

### 2.2.2 ตัวคูณแบบอนาล็อกโดยใช้วงจรรขยายความนำ (OTA) [2]

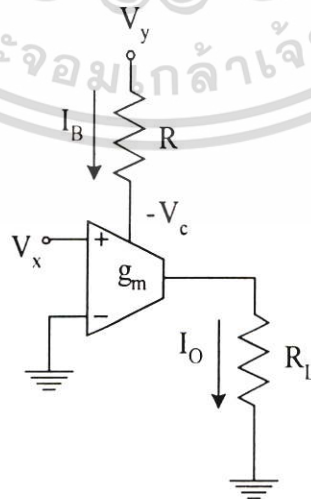
ในการสร้างตัวคูณแบบอนาล็อกโดยใช้วงจรรขยายความนำนั้น โดยทั่วไปอาศัยความสัมพันธ์พื้นฐานระหว่างค่าความนำหรือทรานส์คอนดักแตนซ์ ( $g_m$ ) กับสัญญาณแรงดันไฟฟ้าอินพุต  $V_i$  และกระแสเอาต์พุต  $I_o$  รวมทั้งความสัมพันธ์ระหว่างกระแสไบอัส  $I_B$  กับค่าความนำนั้น กล่าวคือ จะใช้ความสัมพันธ์

$$I_o = g_m V_i \quad (2.19)$$

และ

$$g_m = \frac{I_B}{2V_T} \quad (2.20)$$

มาประยุกต์ใช้โดยตรง ซึ่งรูปแบบวงจรการคูณอย่างง่าย ๆ โดยใช้วงจรรขยายความนำเพียงตัวเดียวต่ออยู่กับแรงดันไฟฟ้า ดังในรูปที่ 2.3 นั้นจะให้ความสัมพันธ์ดังต่อไปนี้คือ



**รูปที่ 2.3** วงจรรขยายความนำที่ให้แนวความคิดเบื้องต้นของตัวคูณสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_i = V_x \quad (2.21)$$

และ

$$I_B = \frac{V_y - (-V_c)}{R} \quad (2.22)$$

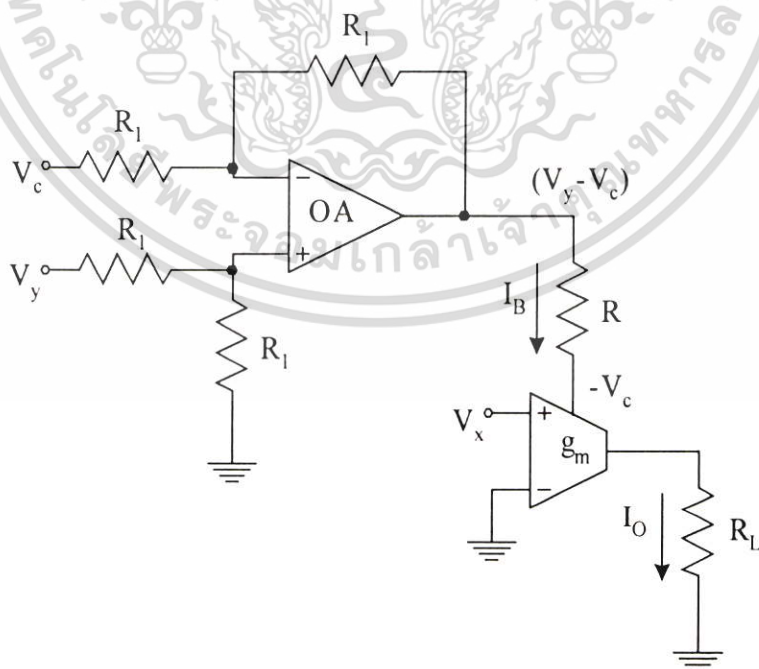
เมื่อ  $-V_c$  คือ แรงดันไฟฟ้าคงที่เป็นแรงดันไบอัสของวงจรถายความนำ ดังนั้นเมื่อใช้ความสัมพันธ์ต่างๆ ที่ได้กล่าวแล้วข้างต้นจะได้ว่า

$$I_o = \frac{V_x V_y + V_c V_x}{2RV_T} \quad (2.23)$$

นั่นคือค่าแรงดันไฟฟ้าที่เอาต์พุตจะได้เป็น

$$V_o = I_o R_L = \frac{(V_x V_y + V_c V_x) R_L}{2RV_T} \quad (2.24)$$

จากสมการที่ (2.24) จะพบว่าแรงดันไฟฟ้าเอาต์พุตเป็นผลคูณของสัญญาณ  $V_x$  และ  $V_y$  แต่ยังมีเทอม  $V_c V_x$  เพิ่มเข้ามารวมอยู่ด้วย ดังนั้นถ้ากำจัดเทอม  $V_c V_x$  ออกได้ ก็จะได้วงจรถายสัญญาณที่ดีขึ้น ซึ่งวิธีการที่เป็นไปได้ก็คือ การใช้โอปแอมป์ทำเป็นวงจรถายสัญญาณเพิ่มเข้าไปดังรูปที่ 2.4



รูปที่ 2.4 ตัวคูณสัญญาณโดยใช้วงจรถายความนำ ที่ปรับปรุงโดยใช้โอปแอมป์ต่อรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

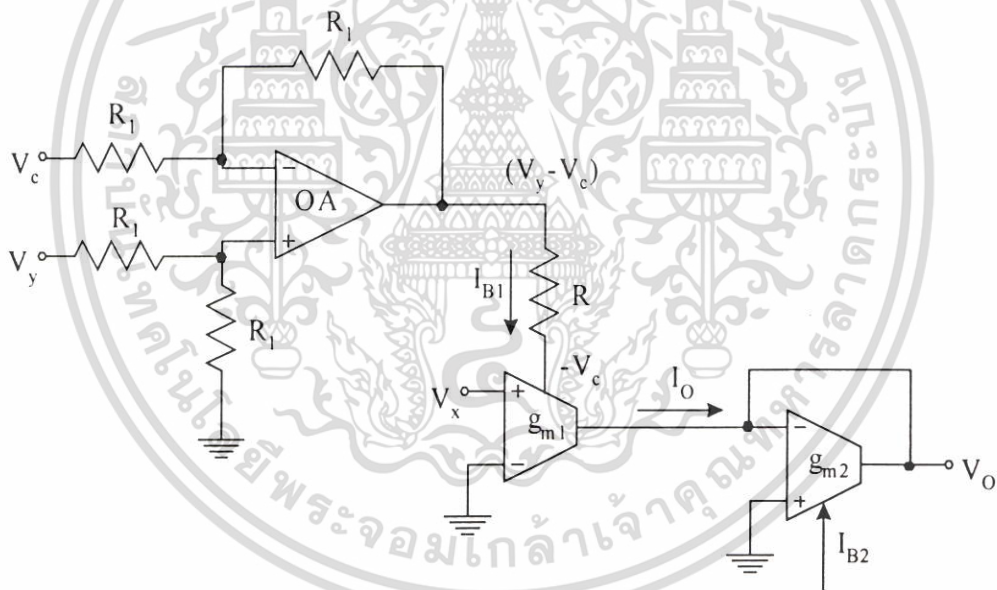
จากวงจรในรูปที่ 2.4 โดยการวิเคราะห์โดยตรง จะได้

$$I_o = \frac{V_x V_y}{2RV_T} \quad (2.25)$$

หรือ

$$V_o = \frac{V_x V_y R_L}{2RV_T} \quad (2.26)$$

จากสมการที่ (2.26) จะเห็นได้ว่าค่าแรงดันไฟฟ้าเอาต์พุตของวงจรในรูปที่ 2.4 จะเป็นผลคูณของสัญญาณ  $V_x$  กับ  $V_y$  อย่างสมบูรณ์ แต่ยังคงมีเทอม  $V_T$  ซึ่งเป็นค่าแรงดันไฟฟ้าที่ขึ้นอยู่กับอุณหภูมิเกี่ยวข้องกับ เพื่อกำจัดเทอม  $V_T$  ออกไป จึงได้เพิ่มวงจรขยายความนำอีกหนึ่งตัวเพื่อใช้เป็นตัวหารแทน  $R_L$  ได้ดังรูปที่ 2.5



รูปที่ 2.5 แสดงการชดเชยผลของอุณหภูมิของวงจรคูณในรูปที่ 2.4

จากรูปที่ 2.5 เมื่อพิจารณาค่าแรงดันไฟฟ้า และกระแสที่วงจรขยายความนำตัวที่ 2 จะพบว่า

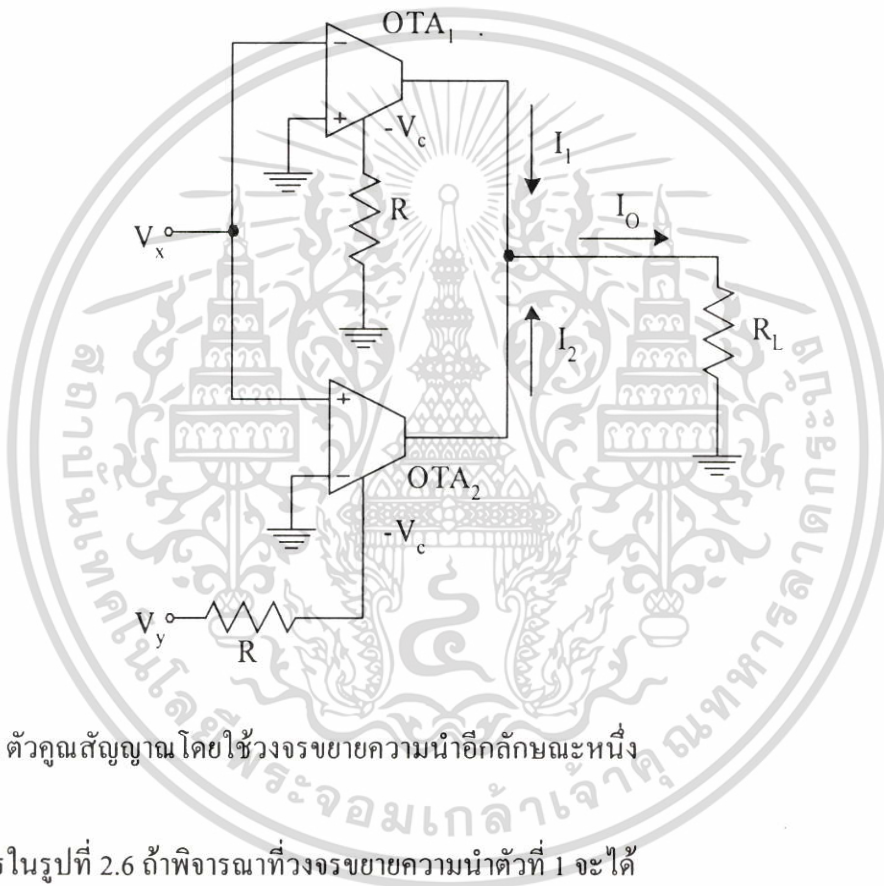
$$I_o = g_{m2} V_o = \frac{I_{B2} V_o}{2V_T} \quad (2.27)$$

จากสมการที่ (2.25) และสมการที่ (2.27) จะได้ว่า

$$V_o = \frac{V_x V_y}{I_{B2} R} \quad (2.28)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งจะพบว่าไม่มีเทอม  $V_T$  อยู่เลย จึงได้ค่าแรงดันไฟฟ้าเอาต์พุตที่เกิดขึ้นเป็นผลคูณของสัญญาณสองสัญญาณคือ  $V_x$  และ  $V_y$  โดยมีสัมประสิทธิ์ของการคูณคือ  $1/I_{B2}R$  ซึ่งค่าของสัมประสิทธิ์นี้ทำให้สามารถปรับเปลี่ยนค่าได้ โดยปรับค่ากระแสไบอัส  $I_{B2}$  ของวงจรมหาความนำตัวที่ 2 ได้อย่างอิสระ ซึ่งเป็นข้อดีอีกประการหนึ่งของวงจรมี วงจรในรูปที่ 2.5 นั้นถึงแม้ว่าจะให้เอาต์พุตที่อยู่ในรูปของผลคูณระหว่างสัญญาณสองสัญญาณที่สมบรูณ์แล้วก็ตาม แต่วงจรมีค่าความต้านทานอยู่หลายตัว ซึ่งถ้านำไปใช้เป็นต้นแบบสร้างวงจรรวมจะเปลืองเนื้อที่มาก ดังนั้นจึงดัดแปลงวงจรใหม่ดังรูปที่ 2.6



รูปที่ 2.6 ตัวคูณสัญญาณ โดยใช้วงจรมหาความนำอีกลักษณะหนึ่ง

จากวงจรในรูปที่ 2.6 ถ้าพิจารณาที่วงจรมหาความนำตัวที่ 1 จะได้

$$I_1 = -V_x g_{m1} = \frac{-V_x I_{B1}}{2V_T}$$

$$I_1 = -\frac{-V_x (0 - (-V_c))}{2V_T R}$$

$$I_1 = \frac{-V_x V_c}{2V_T R} \quad (2.29)$$

และทำนองเดียวกันสามารถหาค่าความสัมพันธ์ของค่ากระแส และค่าแรงดันไฟฟ้าที่วงจรขยาย  
ความนำตัวที่ 2 ได้เป็น

$$I_2 = V_x g_{m2}$$

$$I_2 = -\frac{V_x (V_y - (-V_c))}{2V_T R}$$

$$I_2 = \frac{(V_x V_y + V_x V_c)}{2V_T R} \quad (2.30)$$

จากความสัมพันธ์ที่ได้จากค่ากระแส และค่าแรงดันไฟฟ้าของวงจรขยายความนำตัวที่ 1 และตัวที่ 2  
จะให้ความสัมพันธ์ของกระแส  $I_o$  ดังนี้

$$I_o = I_1 + I_2 \quad (2.31)$$

แทนค่า  $I_1$  และ  $I_2$  จากสมการที่ (2.29) และ (2.30) ลงไปในสมการที่ (2.31)

$$I_o = \frac{(-V_x V_c + V_x V_y + V_x V_c)}{2V_T R}$$

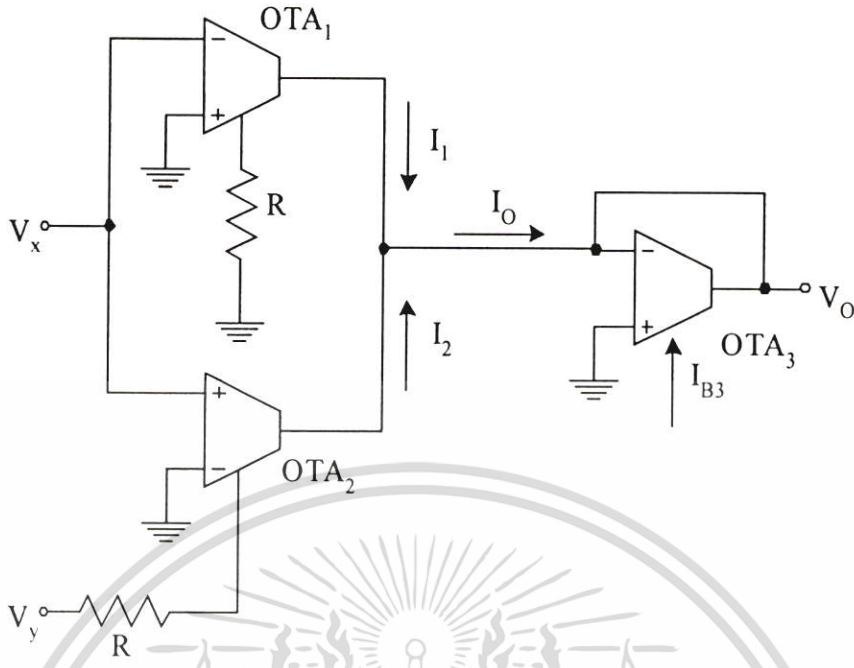
$$I_o = \frac{V_x V_y}{2V_T R} \quad (2.32)$$

ดังนั้นค่าแรงดันไฟฟ้าเอาต์พุต ในรูปที่ 2.6 จะเป็นดังนี้

$$V_o = I_o R_L$$

$$V_o = \frac{V_x V_y R_L}{2V_T R} \quad (2.33)$$

จากสมการที่ (2.33) เพื่อเป็นการลดอิทธิพลของอุณหภูมิดังกล่าวเหมือนกับตอนต้นที่ได้กล่าวมา  
แล้ว จึงดัดแปลงวงจรโดยเพิ่มวงจรขยายความนำตัวที่ 3 แทนที่ตัวการะ  $R_L$  ดังรูปที่ 2.7



รูปที่ 2.7 แสดงการลดอิทธิพลของอุณหภูมิของวงจรในรูปที่ 2.6

จากรูปที่ 2.7 พิจารณาที่วงจรขยายความนำตัวที่ 3 จะได้

$$\begin{aligned}
 I_o &= V_o g_{m3} \\
 I_o &= \frac{V_o I_{B3}}{2V_T}
 \end{aligned}
 \tag{2.34}$$

จากสมการที่ (2.32) และสมการที่ (2.34) จะได้

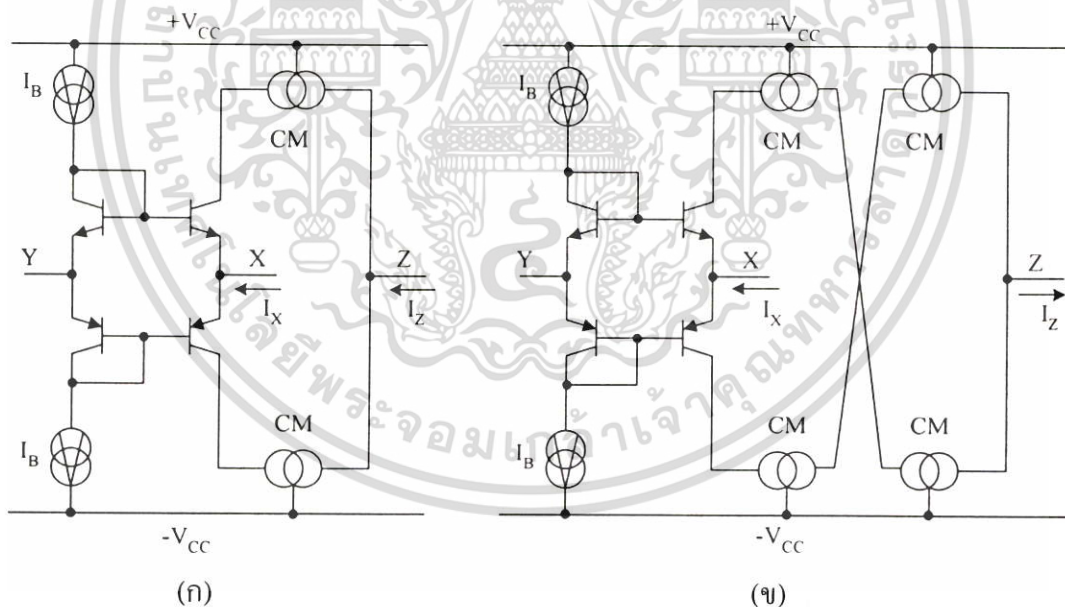
$$\begin{aligned}
 \frac{V_o I_{B3}}{2V_T} &= \frac{V_x V_y}{2V_T R} \\
 V_o &= \frac{V_x V_y}{I_{B3} R}
 \end{aligned}
 \tag{2.35}$$

ซึ่งผลของสมการที่ (2.35) และสมการที่ (2.28) จะมีค่าเหมือนกัน แต่วงจรในรูปที่ 2.7 ใช้จำนวนความต้านทานน้อยกว่า ซึ่งมีความเหมาะสมในการนำไปสร้างเป็นวงจรรวมมากกว่าวงจรในรูปที่ 2.5

### 2.2.3 ตัวคูณแบบอนาล็อกโดยใช้วงจรสายพานกระแสรุ่นที่สอง (CCII) [3]

Fabre ได้เสนอการสร้างวงจร CCII ในรูปแบบของวงจรทรานส์ลิเนียร์ ประกอบด้วยวงจรสะท้อนกระแสในวงจร CCII ที่ประกอบขึ้นในลักษณะนี้ Fabre ได้แสดงให้เห็นว่าค่าต้านทานของวงจรที่มองเข้ามาทางพอร์ต X หรือเรียกอีกอย่างหนึ่งคือ ความต้านทานแฝงที่ปรากฏที่พอร์ต X เขียนเป็นสัญลักษณ์คือ  $r_x$  มีค่าแปรผกผันกับค่ากระแสไบอัส  $I_B$  ของวงจร ดังนั้นจึงเป็นผลให้ค่ากระแสไบอัสนี้ มีผลโดยตรงกับกระแสที่ไหลเข้าที่พอร์ต X และพอร์ต Z สรุปคือสามารถใช้  $I_B$  มาปรับค่า  $I_X$  และ  $I_Z$  ได้ Fabre ได้เรียกชื่อวงจร CCII ในลักษณะของเขาว่าวงจรสายพานกระแสที่ควบคุมด้วยกระแสรุ่นที่สอง (Current Controlled Current Conveyor : CCCII) และเนื่องจากวงจรทำงานในโหมดกระแส วงจรจึงทำงานได้ดีในย่านความถี่สูงเป็นหลายเมกะเฮิรตซ์

วงจร CCCII ชนิดบวกและชนิดลบมีโครงสร้างดังแสดงในรูปที่ 2.8(ก) และ 2.8(ข) ตามลำดับ โดยที่ CM คือ สัญลักษณ์แทนวงจรสะท้อนกระแส CCCII มีสัญลักษณ์ดังแสดงในรูปที่ 2.9 โดยจะใช้ตัวอักษร CCCII+ หรือ CCCII- กำกับอยู่ที่สัญลักษณ์ เมื่อวงจรเป็น CCCII ชนิดบวกและชนิดลบตามลำดับ เมตริกแสดงคุณสมบัติของ CCCII มีดังสมการที่ (2.36)

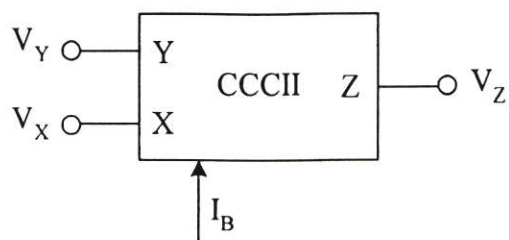


รูปที่ 2.8 ก). โครงสร้างของวงจร CCCII ชนิดบวก

ข). โครงสร้างของวงจร CCCII ชนิดลบ

$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & r_x & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \end{bmatrix} \quad (2.36)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



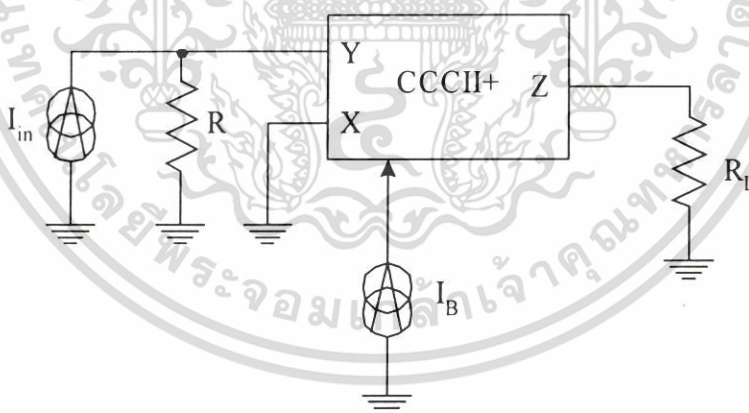
รูปที่ 2.9 สัญลักษณ์ของ CCCII

โดยที่เครื่องหมายบวกหรือลบของสมาชิกในแถวที่ 3 ของเมตริกนั้นจะใช้แสดงให้ตรงกับ CCCII ชนิดบวกหรือลบตามลำดับ ค่า  $r_x$  ในเมตริกนั้นจะมีความสัมพันธ์ผกผันกับค่ากระแสไบอัส  $I_B$  ดังนี้คือ

$$r_x = \frac{V_T}{2I_B} \quad (2.37)$$

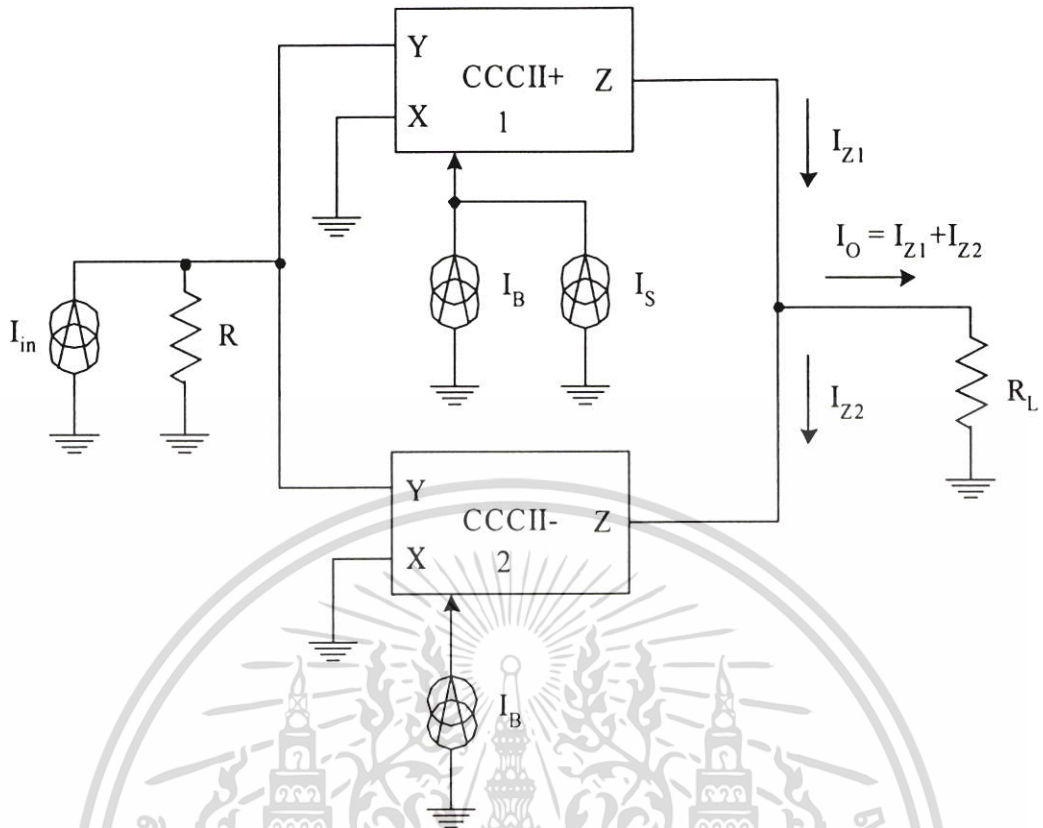
ทั้งนี้โดยเงื่อนไข  $I_x < 2I_B$  และ  $V_T$  ในที่นี้คือ แรงดันไฟฟ้าเชิงอุณหภูมิตัว (thermal voltage) เพราะฉะนั้นเมื่อนำเอา CCCII มาประกอบเป็นวงจรดังรูปที่ 2.10 จะได้ว่า

$$I_z = I_x = \frac{V_Y}{R_x} = \frac{I_{in}R}{R_x} = \frac{2I_{in}RI_B}{V_T} \quad (2.38)$$



รูปที่ 2.10 ตัวคูณโดยใช้ CCCII อย่างง่าย

นั่นคือจะพบว่า วงจรตามรูปที่ 2.10 นั้นมีค่ากระแสเอาท์พุท  $I_z$  แปรผันตามผลคูณของ  $I_{in}$  และ  $I_B$  ดังนั้นวงจรนี้ปฏิบัติตัวเป็นตัวคูณกระแสอย่างง่ายตามความต้องการ แต่อย่างไรก็ตามเนื่องจากมีข้อจำกัดของวงจรอยู่ที่ค่ากระแสไบอัส  $I_B$  นั้นจะต้องไหลในทิศทางเดียว ดังนั้นจึงทำให้วงจรนี้ปฏิบัติตัวเป็นได้เพียงตัวคูณกระแสในสองควอดแดรนต์เท่านั้น



รูปที่ 2.11 ตัวคูณกระแสในสี่ขั้วต่อแคเรนท์

การจะสร้างตัวคูณกระแสได้สี่ขั้วต่อแคเรนท์ นั้นสามารถทำได้โดยการเพิ่มเติมวงจรขึ้นเป็น  
 ดังรูปที่ 2.11 โดยในที่นี้ ใช้เงื่อนไขว่า  $|I_S|_{max} < I_B$  โดยวิธีการเช่นเดียวกับที่ใช้หา  $I_z$  ในสมการที่  
 (2.38) จะได้ว่า

$$I_{Z1} = \frac{2I_{in}R(I_B + I_S)}{V_T} \quad (2.39)$$

และ

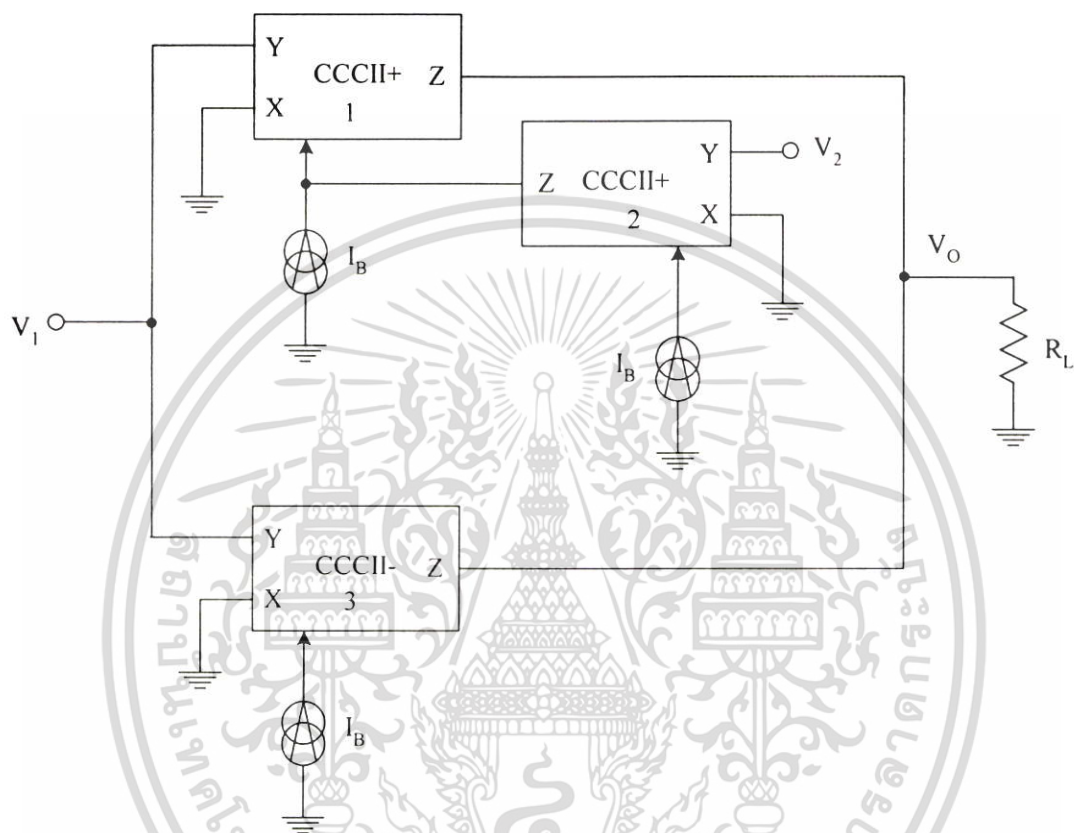
$$I_{Z2} = -\frac{2I_{in}RI_B}{V_T} \quad (2.40)$$

ดังนั้นจะได้

$$I_O = I_{Z1} + I_{Z2} = \frac{2I_{in}}{V_T} RI_S \quad (2.41)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งจะพบว่าตามวงจรในรูปที่ 2.11 นั้นจะให้กระแสเอาต์พุต  $I_o$  แปรผันตามผลคูณ  $I_m$  และ  $I_s$  ซึ่งในกรณีนี้  $I_s$  สามารถมีค่าเป็นทั้งบวกและลบ ดังนั้นจึงทำให้วงจรนี้เป็นวงจรที่สามารถคูณกระแสได้ในสี่ควอดแดรนต์ตามที่ต้องการ ในกรณีที่อินพุตเป็นแรงดันไฟฟ้าสามารถที่จะแปลงวงจรในรูปที่ 2.11 ให้เป็นตัวคูณแรงดันไฟฟ้าได้ ดังแสดงในรูปที่ 2.12



รูปที่ 2.12 ตัวคูณแรงดันไฟฟ้าในสี่ควอดแดรนต์โดยใช้ CCCII

โดยทำการวิเคราะห์โดยตรง เช่นเดียวกับแบบกระแสข้างต้นจะสามารถหาได้ว่าค่า  $V_o$  ตามวงจรในรูปที่ 2.12 มีค่าเป็น

$$V_o = \frac{2R_L}{V_T R_{x2}} V_1 V_2 \quad (2.42)$$

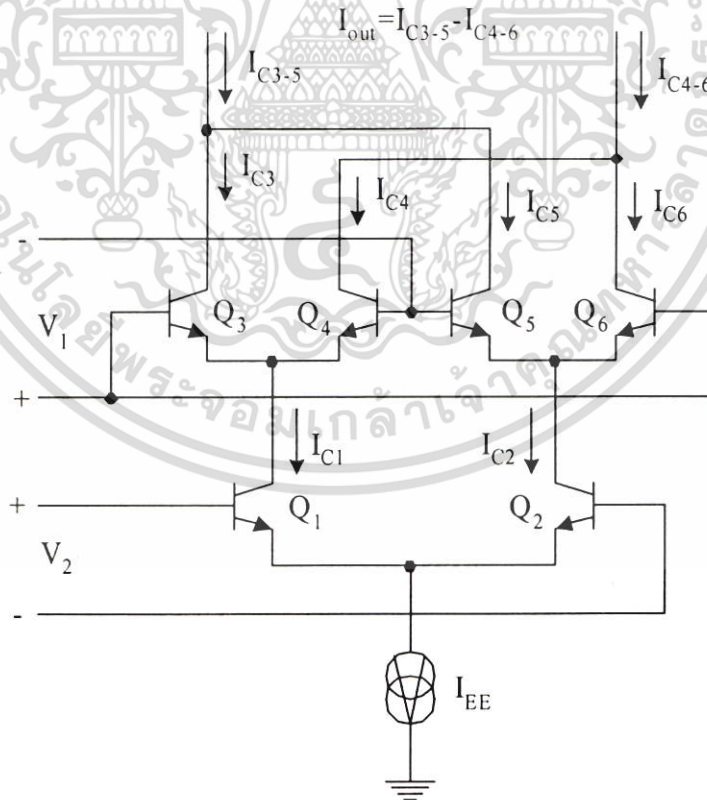
นั่นคือ จะได้ว่า แรงดันไฟฟ้าเอาต์พุต  $V_o$  ของวงจรแปรผันโดยตรงกับค่าผลคูณของแรงดันไฟฟ้าอินพุต  $V_1$  และ  $V_2$  ตามความต้องการ

2.2.4 ตัวคูณแบบอนาล็อกโดยใช้ไบโพลาร์ทรานซิสเตอร์ (Bipolar Transistor) [4]

รูปที่ 2.13 แสดงรูปวงจรตัวคูณโครงสร้างแบบกิลเบิร์ต โดยสมมติให้คุณสมบัติของไบโพลาร์ทรานซิสเตอร์เป็นแบบอุดมคติ ซึ่งจะทำให้ในการวิเคราะห์จะไม่คำนึงถึงค่าความต้านทานทางด้านเอาต์พุตของทั้งไบโพลาร์ทรานซิสเตอร์และแหล่งจ่ายกระแสไบอัส และกระแสที่ขาเบสของไบโพลาร์ทรานซิสเตอร์ด้วย จากวงจรในรูปที่ 2.13 จะได้ความสัมพันธ์ของกระแสคอลเลกเตอร์ของ  $Q_3$  และ  $Q_4$  ดังนี้

$$I_{C3} = \frac{I_{C1}}{1 + \exp\left(\frac{-V_1}{V_T}\right)} \tag{2.43}$$

$$I_{C4} = \frac{I_{C1}}{1 + \exp\left(\frac{V_1}{V_T}\right)} \tag{2.44}$$



รูปที่ 2.13 ตัวคูณสัญญาณ โครงสร้างแบบกิลเบิร์ตโดยใช้ไบโพลาร์ทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการทำงานเดียวกัน จะได้ความสัมพันธ์ของกระแสคอลเลกเตอร์ของ  $Q_5$  และ  $Q_6$  ดังนี้

$$I_{C5} = \frac{I_{C2}}{1 + \exp\left(\frac{V_1}{V_T}\right)} \quad (2.45)$$

$$I_{C6} = \frac{I_{C2}}{1 + \exp\left(\frac{-V_1}{V_T}\right)} \quad (2.46)$$

และสามารถเขียนความสัมพันธ์ระหว่าง  $I_{C1}, I_{C2}$  กับ  $V_2$  ได้ดังนี้

$$I_{C1} = \frac{I_{EE}}{1 + \exp\left(\frac{-V_2}{V_T}\right)} \quad (2.47)$$

$$I_{C2} = \frac{I_{EE}}{1 + \exp\left(\frac{V_2}{V_T}\right)} \quad (2.48)$$

เมื่อรวมสมการที่ (2.43) ถึง (2.48) สามารถเขียนสมการกระแสของ  $I_{C3}, I_{C4}, I_{C5}$  และ  $I_{C6}$  ในเทอมของ  $V_1$  และ  $V_2$  ได้ดังนี้

$$I_{C3} = \frac{I_{EE}}{\left[1 + \exp\left(\frac{-V_1}{V_T}\right)\right] \left[1 + \exp\left(\frac{-V_2}{V_T}\right)\right]} \quad (2.49)$$

$$I_{C4} = \frac{I_{EE}}{\left[1 + \exp\left(\frac{-V_2}{V_T}\right)\right] \left[1 + \exp\left(\frac{V_1}{V_T}\right)\right]} \quad (2.50)$$

$$I_{C5} = \frac{I_{EE}}{\left[1 + \exp\left(\frac{V_1}{V_T}\right)\right] \left[1 + \exp\left(\frac{V_2}{V_T}\right)\right]} \quad (2.51)$$

$$I_{C6} = \frac{I_{EE}}{\left[1 + \exp\left(\frac{V_2}{V_T}\right)\right] \left[1 + \exp\left(\frac{-V_1}{V_T}\right)\right]} \quad (2.52)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นจะได้ผลต่างของกระแสเอาต์พุต ( $I_{C3-5}-I_{C4-6}$ ) ดังนี้

$$\begin{aligned}\Delta I &= I_{C3-5} - I_{C4-6} = I_{C3} + I_{C5} - (I_{C6} + I_{C4}) \\ &= (I_{C3} - I_{C6}) - (I_{C4} - I_{C5})\end{aligned}\quad (2.53)$$

$$= I_{EE} \left[ \tanh\left(\frac{V_1}{2V_T}\right) \right] \left[ \tanh\left(\frac{V_2}{2V_T}\right) \right]\quad (2.54)$$

จากการกระจายของอนุกรมไฮเพอร์โบลิกแทนเจนต์ (Hyperbolic-tangent Series)

$$\tanh x = x - \frac{x^3}{3} \dots\quad (2.55)$$

สมมติ ให้  $x$  มีค่าน้อยกว่า 1 จะประมาณไฮเพอร์โบลิกแทนเจนต์ได้ใหม่ดังนี้

$$\tanh x \approx x\quad (2.56)$$

จากสมการที่ (2.54) จะได้

$$\Delta I \approx I_{EE} \left( \frac{V_1}{2V_T} \right) \left( \frac{V_2}{2V_T} \right) \quad V_1, V_2 \ll V_T\quad (2.57)$$

เมื่อ  $V_1$  และ  $V_2$  มีค่าน้อยกว่า  $V_T$  มากๆ ซึ่งจะเป็นการจำกัดให้แรงดันไฟฟ้าอินพุตทั้งสองมีค่าไม่เกิน  $V_T$  ซึ่งวิธีการแก้ไขโดยป้อนแรงดันไฟฟ้าอินพุตผ่านวงจร ที่ทำหน้าที่เป็นวงจรแปลงค่ากลับของไฮเพอร์โบลาร์แทนเจนต์ ( $\tanh^{-1}$ ) ดังรูปที่ 2.14 และจากวงจรแปลงค่ากลับของไฮเพอร์โบลาร์แทนเจนต์ในรูปที่ 2.15 จะได้

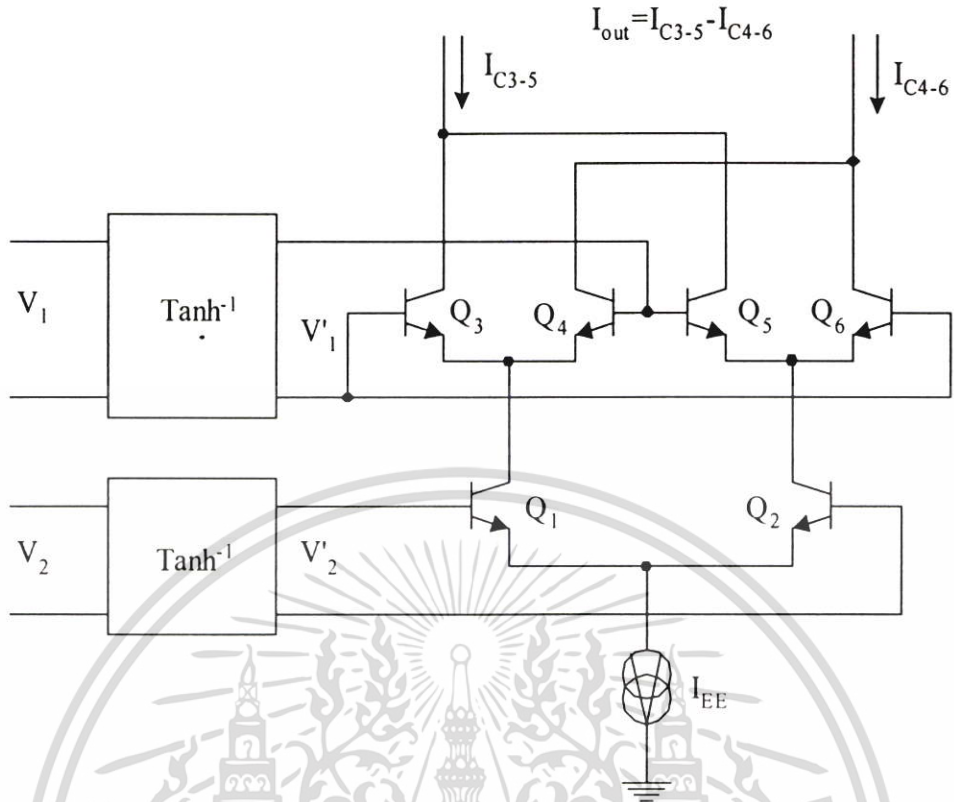
$$I_1 = I_{O1} + K_1 V_1\quad (2.58)$$

$$I_2 = I_{O1} - K_1 V_1\quad (2.59)$$

โดยที่  $I_{O1}$  เป็นค่ากระแสคงที่ และ  $K_1$  เป็นค่าทรานส์คอนดักแตนซ์ของตัวแปลงสัญญาณแรงดันไฟฟ้าเป็นกระแสและแรงดันไฟฟ้าผลต่าง  $V_1'$  จะมีค่าเท่ากับ

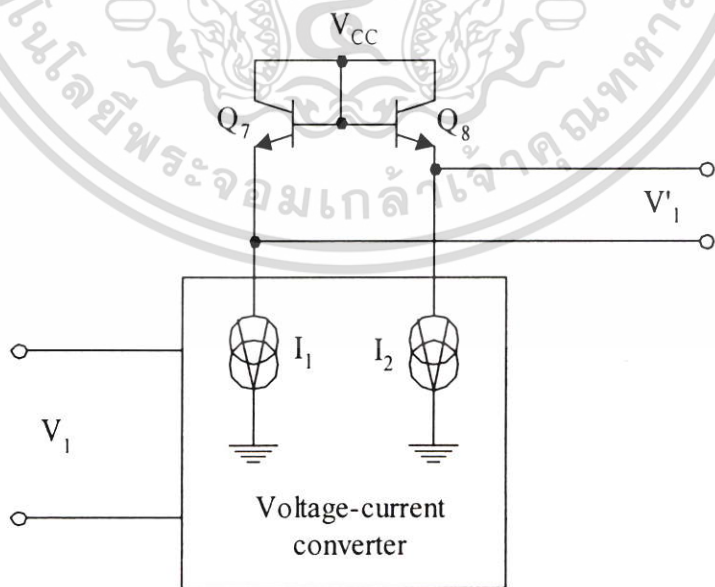
$$\begin{aligned}V_1' &= V_T \ln\left(\frac{I_{O1} + K_1 V_1}{I_S}\right) - V_T \ln\left(\frac{I_{O1} - K_1 V_1}{I_S}\right) \\ &= V_T \ln\left(\frac{I_{O1} + K_1 V_1}{I_{O1} - K_1 V_1}\right)\end{aligned}\quad (2.60)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.14 ตัวคูณ โครงสร้างแบบกิลเบิร์ตที่มีการแก้ไขวงจร

โดยวงจรแปลงค่ากลับของไฮเปอร์โบลิกแทนเจนต์แสดงไว้ในรูปที่ 2.15



รูปที่ 2.15 วงจรแปลงค่ากลับของไฮเปอร์โบลิกแทนเจนต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และจากสูตรทางคณิตศาสตร์ จะได้

$$\tanh^{-1} x = \frac{1}{2} \ln \left( \frac{1+x}{1-x} \right) \quad (2.61)$$

จะได้

$$V_1' = 2V_T \tanh^{-1} \left( \frac{K_1 V_1}{I_{O1}} \right) \quad (2.62)$$

ดังนั้นเมื่อนำวงจรแปลงค่ากลับของไฮเบอร์โบลิกแทนเจนท์ไปต่อดังวงจรในรูปที่ 2.14 จะได้ความสัมพันธ์ของสมการที่ 2.54 ใหม่มีค่าเท่ากับ

$$\Delta I = I_{EE} \left( \frac{K_1 V_1}{I_{O1}} \right) \left( \frac{K_2 V_2}{I_{O2}} \right) \quad (2.63)$$

เมื่อ  $I_{O2}$  และ  $K_2$  เป็นพารามิเตอร์ของวงจรแปลงค่ากลับของไฮเบอร์โบลิกแทนเจนท์ของ  $V_2$

จากสมการที่ (2.63) จะเห็นว่ากระแสเอาต์พุต ( $\Delta I$ ) จะมีค่าแปรผันตรงกับผลคูณของ  $V_1 V_2$  ซึ่งจะเป็นจริงเมื่อ  $I_1$  และ  $I_2$  ของวงจรแปลงแรงดันไฟฟ้าเป็นกระแสมีค่าเป็นบวก ซึ่งจะได้เงื่อนไขดังนี้

$$-\frac{I_{O1}}{K_1} < V_1 < \frac{I_{O1}}{K_1} \quad (2.64)$$

$$-\frac{I_{O2}}{K_2} < V_2 < \frac{I_{O2}}{K_2} \quad (2.65)$$

## 2.2.5 ตัวคูณแบบอนาล็อกโดยใช้ออสทรานซิสเตอร์ (MOS Transistor)

### 2.2.5.1 ตัวคูณแบบอนาล็อกโดยใช้ออสทรานซิสเตอร์ที่ทำงานในช่วงซับเทรชโฮลด์

(Subthreshold Region) [5]

รูปที่ 2.16 แสดงตัวคูณอนาล็อกแบบสี่ควอดแดรนต์ ที่ประกอบด้วยแหล่งจ่ายกระแสคงที่และคู่แตกต่างของมอสทรานซิสเตอร์  $P_1$  และ  $P_2$  ที่สมพงษ์กันและทำงานในช่วงซับเทรชโฮลด์ ซึ่งมีลักษณะคล้ายโครงสร้างของกิลเบิร์ต จากสมการของกระแสในช่วงซับเทรชโฮลด์จะได้

$$I_{ds} = I_s \exp \left( [1-k] \frac{V_{bs}}{V_t} \right) \exp \left( k \frac{V_{gs}}{V_t} \right) \left( 1 - \exp \left( -\frac{V_{ds}}{V_t} \right) + \frac{V_{ds}}{V_o} \right) \quad (2.66)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ  $V_{gs}$  คือ แรงดันไฟฟ้าที่ตกคร่อมขาเกตและขาซอส

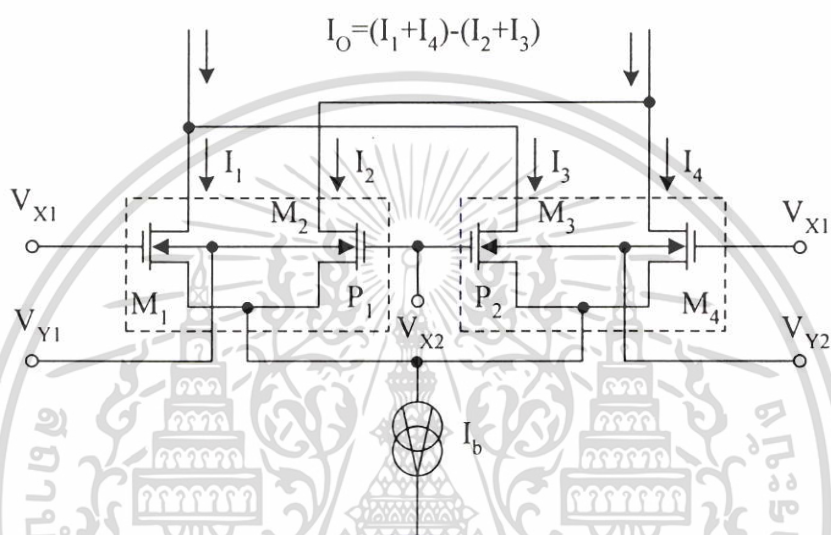
$V_{ds}$  คือ แรงดันไฟฟ้าที่ตกคร่อมขาเดรนและขาซอส

$V_{bs}$  คือ แรงดันไฟฟ้าที่ตกคร่อมบอดี้ (bulk) และขาซอส

$V_o$  คือ แรงดันไฟฟ้าเออร์ลี (early voltage)

$$I_s = W \cdot I_{D0} / L$$

$I_{D0}$  คือ กระแสลักษณะพิเศษ (characteristic current)



รูปที่ 2.16 ตัวคูณแบบอนุบาลอกแบบใช้มอสทรานซิสเตอร์ที่ทำงานในช่วงซับเทรลไฮล

ถ้าสมมุติให้แรงดันไฟฟ้าสงบของขาเดรนและขาซอส (Drain-source Quiescent Potential)  $V_{ds} > 4V_t$  และมีค่าน้อยกว่าแรงดันไฟฟ้าเออร์ลี ทำให้สามารถลดรูปสมการที่ (2.66) ได้เป็น

$$I_{ds} = I_s \exp\left([1-k] \frac{V_{bs}}{V_t}\right) \exp\left(k \frac{V_{gs}}{V_t}\right) \quad (2.67)$$

โดยปกติการทำงานของมอสทรานซิสเตอร์ต้องการไบอัสกลับ (reverse-bias) ของรอยต่อระหว่างขาซอสกับบอดี้ และขาเดรนกับบอดี้  $V_{bs} \leq 0$  และ  $V_{bd} \leq 0$  ซึ่งจะให้ผลบวกของกระแสที่จุดต่อร่วมที่ขาซอสมีค่าเท่ากับ

$$I_b = I_s \exp\left(-\frac{V_s}{V_t}\right) \left[ \exp\left([1-k] \frac{V_{Y1}}{V_t}\right) + \exp\left([1-k] \frac{V_{Y2}}{V_t}\right) \right] \times \left[ \exp\left(k \frac{V_{X1}}{V_t}\right) + \exp\left(k \frac{V_{X2}}{V_t}\right) \right] \quad (2.68)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นจะได้ค่าผลต่างของกระแสเอาต์พุต เป็น

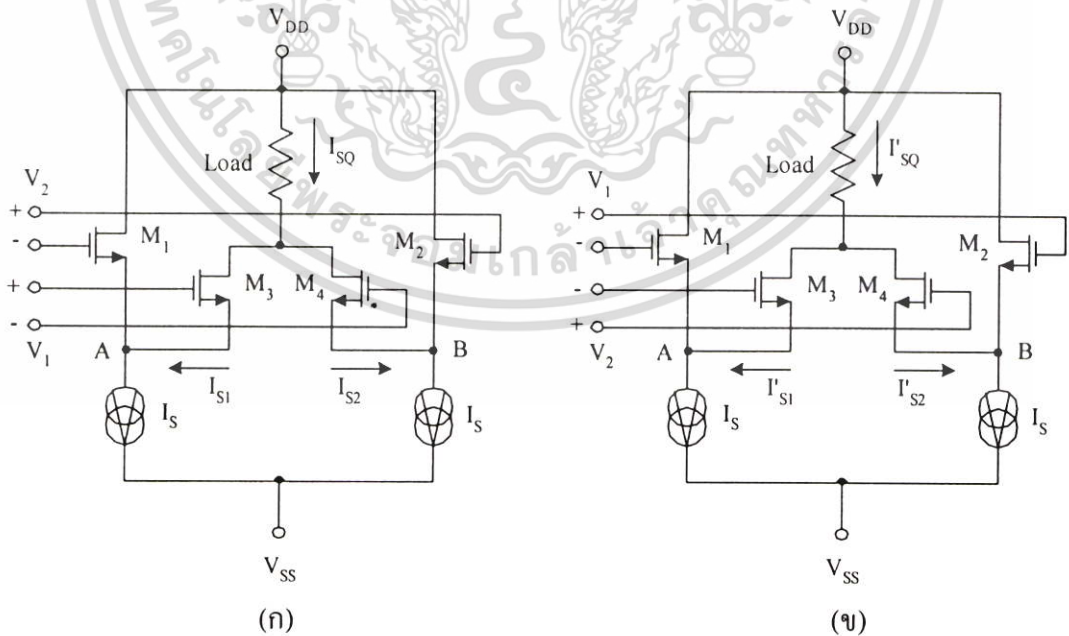
$$i_o = I_b \tanh\left[k \frac{V_x}{2V_t}\right] \tanh\left[(1-k)V \frac{V_y}{2V_t}\right] \quad (2.69)$$

โดยที่  $k$  จะมีค่าอยู่ประมาณ 0.8 และถ้า  $V_x \leq V_t/k$  และ  $V_y \leq V_t/(1-k)$  จะประมาณสมการที่ (2.69) ใหม่ได้ดังนี้

$$i_o = \frac{I_b k(1-k)}{4V_t^2} V_x V_y \quad (2.70)$$

2.2.5.2 ตัวคูณแบบอนาล็อกโดยใช้มอสทรานซิสเตอร์ที่ทำงานในช่วงอิ่มตัว (saturation region) [6]

รูปที่ 2.17 แสดงวงจรยกกำลังสองของผลบวกและผลต่างตามลำดับ เสนอไว้โดย Song และ Kim ซึ่งภายในวงจรยกกำลังสองสร้างขึ้นจากคุณลักษณะของคู่ซอสต์บปลิ่ง (Source-coupling) ที่ไม่สมมาตร 2 ชุด สมมติให้มอสทรานซิสเตอร์ทุกตัวมีความสมพียงกันทุกประการและทำงานในช่วงอิ่มตัว โดยไม่พิจารณาผลของ  $\lambda$  (Channel-length Modulation) ซึ่งจะทำให้หาค่าความสัมพันธ์ของกระแสที่ไหลจากขาซอสไปขาเดรนของมอสทรานซิสเตอร์ได้ดังนี้



รูปที่ 2.17 ก). แสดงวงจรยกกำลังสองของผลบวก

ข). แสดงวงจรยกกำลังสองของผลต่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{D1} = \frac{1}{2} K_n \left( \frac{W}{L} \right)_1 (V_{GS1} - V_{TH})^2 \quad (2.71)$$

$$I_{D3} = \frac{1}{2} K_n \left( \frac{W}{L} \right)_3 (V_{GS3} - V_{TH})^2 \quad (2.72)$$

โดยที่  $K_n = \mu_0 C_{ox}$  คือ พารามิเตอร์ความนำ (Transconductance Parameter),  $\mu_0$  คือ ความเร็วที่พื้นผิว (Effective Surface Mobility) และ  $C_{ox}$  คือ ค่าความจุต่อหนึ่งหน่วยพื้นที่ และ  $V_{TH}$  คือแรงดันไฟฟ้าขีดเริ่มของมอสทรานซิสเตอร์ จากวงจรในรูปที่ 2.17 จะได้

$$I_S = I_{D1} + I_{D3} \quad (2.73)$$

โดยที่ค่าความแตกต่างของแรงดันไฟฟ้าอินพุตของมอสทรานซิสเตอร์ที่ต่ออยู่ร่วมกันแบบคู่ ความแตกต่างสามารถเขียนเป็นความสัมพันธ์ได้ดังนี้

$$V_1 = V_{G1} - V_{G3} = \left( V_S - \frac{1}{2} V_2 \right) - \left( V_S + \frac{1}{2} V_1 \right) = -\frac{1}{2} (V_1 + V_2) \quad (2.74)$$

เมื่อ  $V_S$  คือ ระดับแรงดันไฟฟ้าตรงของการต่อร่วมกัน และจากสมการที่ (2.71) ถึง (2.74) จะได้ความแตกต่างของกระแสเอาต์พุตของคู่คืบปลิงซอสที่ไม่สมมาตรคู่แรก เท่ากับ

$$\Delta I_D = I_{D1} - I_{D3} = I_{dc} + I_{sq} + I_{diff} \quad (2.75)$$

เมื่อ  $I_{dc}$  คือ กระแสไฟตรงของเอาต์พุตที่เป็นออฟเซต (Output-offset DC Current) ที่เกิดจากการไม่สมมาตรกัน,  $I_{sq}$  คือ กระแสที่แปรผันกับค่าความแตกต่างของแรงดันไฟฟ้าอินพุตยกกำลังสอง ซึ่งมาจากกฎยกกำลังสองของมอสทรานซิสเตอร์ที่ทำงานในช่วงอิมิตัว และ  $I_{diff}$  คือ กระแสที่มีลักษณะคล้ายกับค่าความแตกต่างของกระแสเอาต์พุตของคู่ความแตกต่างที่สมมาตรกัน ซึ่งจะมีค่าดังนี้

$$I_{dc} = \frac{\left( \frac{W}{L} \right)_1 - \left( \frac{W}{L} \right)_2}{\left( \frac{W}{L} \right)_1 + \left( \frac{W}{L} \right)_2} I_S \quad (2.76)$$

$$I_{sq} = -\frac{\left( \frac{W}{L} \right)_1 \left( \frac{W}{L} \right)_2 \left[ \left( \frac{W}{L} \right)_1 - \left( \frac{W}{L} \right)_2 \right] K_n}{\left[ \left( \frac{W}{L} \right)_1 + \left( \frac{W}{L} \right)_2 \right]^2} V_i^2 \quad (2.77 ก)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ

$$-\sqrt{\frac{2I_s}{\left(\frac{W}{L}\right)_2 K_n}} \leq V_i \leq \sqrt{\frac{2I_s}{\left(\frac{W}{L}\right)_1 K_n}}$$

$$I_{sq} = -\frac{2\left(\frac{W}{L}\right)_2 \left[\left(\frac{W}{L}\right)_1 - \left(\frac{W}{L}\right)_2\right]}{\left[\left(\frac{W}{L}\right)_1 + \left(\frac{W}{L}\right)_2\right]^2} I_s \quad (2.77 \text{ ข})$$

เมื่อ

$$V_i \leq -\sqrt{\frac{2I_s}{\left(\frac{W}{L}\right)_2 K_n}}$$

$$I_{sq} = -\frac{2\left(\frac{W}{L}\right)_2 \left[\left(\frac{W}{L}\right)_1 - \left(\frac{W}{L}\right)_2\right]}{\left[\left(\frac{W}{L}\right)_1 + \left(\frac{W}{L}\right)_2\right]^2} I_s \quad (2.77 \text{ ค})$$

เมื่อ

$$V_i \geq \sqrt{\frac{2I_s}{\left(\frac{W}{L}\right)_1 K_n}}$$

$$I_{diff} = \frac{2\left(\frac{W}{L}\right)_1 \left(\frac{W}{L}\right)_2 K_n V_i \sqrt{\left[\left(\frac{W}{L}\right)_1 + \left(\frac{W}{L}\right)_2\right] \frac{2I_s}{K_n} - \left(\frac{W}{L}\right)_1 \left(\frac{W}{L}\right)_2 V_i^2}}{\left[\left(\frac{W}{L}\right)_1 + \left(\frac{W}{L}\right)_2\right]^2} \quad (2.78 \text{ ก})$$

เมื่อ

$$-\sqrt{\frac{2I_s}{\left(\frac{W}{L}\right)_2 K_n}} \leq V_i \leq \sqrt{\frac{2I_s}{\left(\frac{W}{L}\right)_1 K_n}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{\text{diff}} = -\frac{4\left(\frac{W}{L}\right)_1\left(\frac{W}{L}\right)_2}{\left[\left(\frac{W}{L}\right)_1 + \left(\frac{W}{L}\right)_2\right]^2} I_S \quad \text{เมื่อ} \quad V_i \leq -\sqrt{\frac{2I_S}{\left(\frac{W}{L}\right)_2} K_n} \quad (2.78 \text{ ข})$$

$$I_{\text{diff}} = \frac{4\left(\frac{W}{L}\right)_1\left(\frac{W}{L}\right)_2}{\left[\left(\frac{W}{L}\right)_1 + \left(\frac{W}{L}\right)_2\right]^2} I_S \quad \text{เมื่อ} \quad V_i \geq \sqrt{\frac{2I_S}{\left(\frac{W}{L}\right)_1} K_n} \quad (2.78 \text{ ค})$$

ดังนั้น สามารถเขียนสมการที่ (2.71) และ (2.72) ใหม่ได้เป็น

$$I_{D1} = \frac{1}{2}(I_S + \Delta I_D) \quad (2.79)$$

$$I_{D3} = \frac{1}{2}(I_S - \Delta I_D) \quad (2.80)$$

สำหรับกระแสเดรน  $I_{D2}$  และ  $I_{D4}$  จะใช้วิธีพิจารณาเหมือนกันโดยป้อนแรงดันไฟฟ้าอินพุตตามเงื่อนไขต่างๆ ข้างต้น ซึ่งจะได้กระแสเอาต์พุตของวงจรกำลังสองผลบวกในวงจรดังรูปที่ 2.17(ก) ที่กำลังเทอมของกระแส  $I_{\text{diff}}$  แสดงได้ดังสมการ

$$\begin{aligned} I_{SQ} &= I_{S1} + I_{S2} = I_{D3} + I_{D4} = I_S - (I_{dc} + I_{sq}) \\ &= \frac{\left(\frac{W}{L}\right)_1\left(\frac{W}{L}\right)_2\left[\left(\frac{W}{L}\right)_1 - \left(\frac{W}{L}\right)_2\right]\left(\frac{1}{4}\right)K_n}{\left[\left(\frac{W}{L}\right)_1 - \left(\frac{W}{L}\right)_2\right]^2} (V_1 + V_2)^2 \\ &\quad + \frac{2\left(\frac{W}{L}\right)_2}{\left(\frac{W}{L}\right)_1 + \left(\frac{W}{L}\right)_2} I_S \end{aligned} \quad (2.81)$$

เมื่อ

$$|V_1 + V_2| \leq 2\sqrt{\frac{2I_S}{\left(\frac{W}{L}\right)_2} K_n}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และทำนองเดียวกัน ความสัมพันธ์ของกระแสเอาต์พุตของวงจรกำลังสองของผลต่างในวงจรรูปที่ 2.17(ข) ที่จำกัดเทอมของกระแส  $I_{diff}$  แสดงได้สมการ

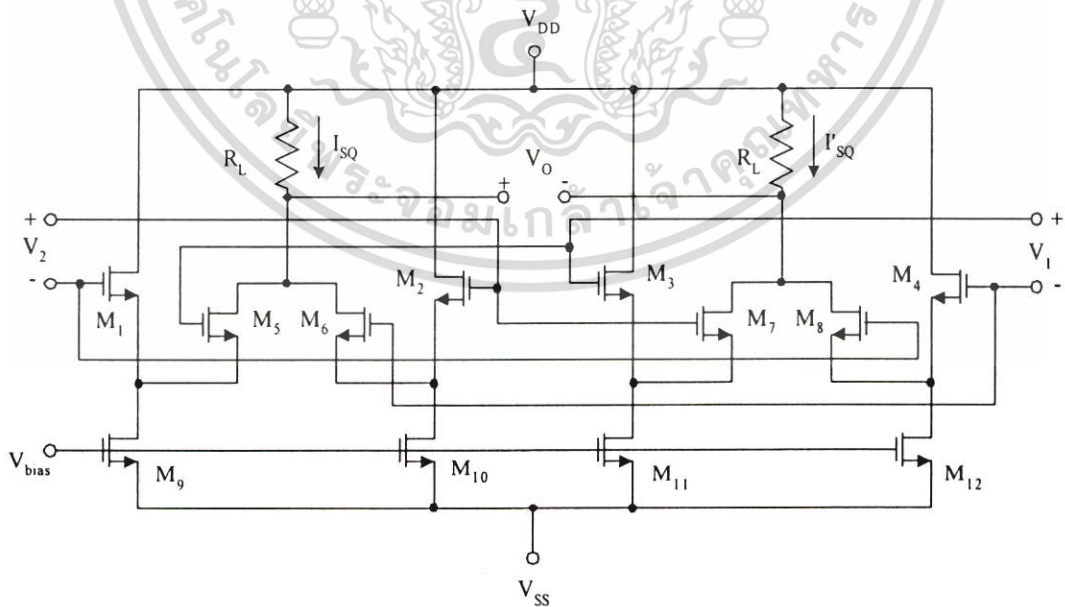
$$\begin{aligned}
 I'_{SQ} &= I'_{S1} + I'_{S2} = I'_{D3} + I'_{D4} = I_S - (I_{dc} + I'_{sq}) \\
 &= \frac{\left(\frac{W}{L}\right)_1 \left(\frac{W}{L}\right)_2 \left[ \left(\frac{W}{L}\right)_1 - \left(\frac{W}{L}\right)_2 \right] \left(\frac{1}{4}\right) K_n}{\left[ \left(\frac{W}{L}\right)_1 + \left(\frac{W}{L}\right)_2 \right]^2} (V_1 - V_2)^2
 \end{aligned} \tag{2.82}$$

เมื่อ

$$+ \frac{2\left(\frac{W}{L}\right)_2}{\left(\frac{W}{L}\right)_1 + \left(\frac{W}{L}\right)_2} I_S$$

$$|V_1 - V_2| \leq 2 \sqrt{\frac{2I_S}{\left(\frac{W}{L}\right)_2 K_n}}$$

สำหรับการสร้างตัวคูณจะใช้การลบออกกันระหว่าง ผลต่างยกกำลังสองกับผลบวกยกกำลังสองของสองอินพุตตามหลักการของควอเตอร์-สแควร์ ซึ่งจะสร้างเป็นวงจรคูณได้ดังรูปที่ 2.18



รูปที่ 2.18 ตัวคูณแบบบนาลอกแบบใช้มอสทรานซิสเตอร์ที่ทำงานในช่วงอิมิตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อกำจัดเทอม ( $I_s - I_{dc}$ ) ออกไป จะได้แรงดันไฟฟ้าเอาท์พุทมีค่าเท่ากับ

$$\begin{aligned} V_o &= R_L (I_{O2} - I_{O1}) = R_L (I'_{SQ} - I_{SQ}) \\ &= \frac{R_L \left(\frac{W}{L}\right)_1 \left(\frac{W}{L}\right)_2 \left[ \left(\frac{W}{L}\right)_2 - \left(\frac{W}{L}\right)_1 \right] K_n}{\left[ \left(\frac{W}{L}\right)_1 + \left(\frac{W}{L}\right)_2 \right]^2} V_1 V_2 \end{aligned} \quad (2.83)$$

เมื่อ

$$|V_1 \pm V_2| \leq 2 \sqrt{\frac{2I_s}{\left(\frac{W}{L}\right)_2 K_n}}$$

### 2.3 สรุป

ในบทนี้ได้ยกตัวอย่างตัวคูณแบบอนุบาลอกที่ได้มีการนำเสนอไว้ในอดีต โดยเน้นวงจรที่มีการทำงานในโหมดแรงดันไฟฟ้า จากข้างต้นจะเห็นได้ว่าตัวคูณแต่ละแบบนี้จะมีเงื่อนไขในการทำงานที่แตกต่างกัน และส่วนใหญ่จะสมมุติให้อุปกรณ์ที่ใช้มีความเป็นอุดมคติ และถ้าเป็นอุปกรณ์ที่เหมือนกัน เช่น ไบโพลาร์ทรานซิสเตอร์ หรือมอสทรานซิสเตอร์ จะต้องมีความสมพงษ์กันทุกประการ ซึ่งจะเป็นไปได้ยากในการออกแบบตัวคูณโดยการใช้อุปกรณ์แบบแยกชิ้น แต่จะเป็นไปได้ในการออกแบบตัวคูณโดยอาศัยเทคโนโลยีวงจรรวม และวงจรรวมยังใช้พื้นที่ของอุปกรณ์น้อยกว่า การนำเอาอุปกรณ์แยกชิ้นมาต่อกัน และข้อดีอย่างอื่นที่เห็นได้ชัด คือ สูญเสียพลังงานต่ำกว่า จึงทำให้ปัจจุบันมีการออกแบบตัวคูณโดยอาศัยเทคโนโลยีวงจรรวมกันมากขึ้น

## บทที่ 3

# วงจรถานสลินีร์

### 3.1 กล่าวนำ

หลักการของวงจรถานสลินีร์ ได้มีการประกาศและอธิบายไว้อย่างเป็นทางการโดยนาย Barrie Gilbert เมื่อปีค.ศ. 1975 เพื่อใช้อธิบายการทำงานของกลุ่มวงจรไม่เป็นเชิงเส้น (Non-linear Circuit) ที่นิยมใช้กันอยู่ทั่วไป ยกตัวอย่างเช่น วงจรคูณ (Multiplier), วงจรหาร (Divider) และวงจรถานกำลังสอง (Squarer) เป็นต้น [17] โดยที่หลักการจะอาศัยความสัมพันธ์ของค่าอัตราการส่งผ่านความนำ (Transconductance) ของไบโพลาร์ทรานซิสเตอร์ที่มีการเปลี่ยนแปลงอย่างเป็นเชิงเส้น (Linear) กับกระแสที่ไหลผ่านจากคอลเล็กเตอร์ ซึ่งเป็นที่มาของชื่อ “trans-linear” ซึ่งหลักการนี้ยังคงนำไปใช้อธิบายและสร้างวงจรถานเชิงเส้นหลายวงจร เช่น วงจรขยายแบบคลาส AB ในภาคเอาต์พุตของออปแอมป์ที่ส่วนใหญ่นิยมใช้กัน, วงจรสายพานกระแส หรือแม้กระทั่งในวงจรถานสัญญาณที่มีการป้อนกลับด้วยกระแส เป็นต้น

ในวงจรถานสลินีร์นั้น การพิจารณาสัญญาณทั้งส่วนขาอินพุตและขาเอาต์พุตของวงจรถานจะคิดอยู่ในรูปของกระแสแทบทั้งสิ้น แต่มีการพิจารณาแรงดันไฟฟ้าที่รอยต่อพี-เอ็นของไบโพลาร์ทรานซิสเตอร์รวมด้วย ซึ่งจะส่งผลให้วงจรถานสลินีร์ส่วนใหญ่เป็นวงจรถานที่ทำงานในโหมดของกระแส เนื่องจากมีการพิจารณาแรงดันไฟฟ้าที่รอยต่อพี-เอ็นที่นำมาต่อกันอยู่ในลักษณะวงจรถานสลินีร์ ซึ่งจะต้องมีการทำงานที่แม่นยำและใกล้เคียงกัน โดยไม่เปลี่ยนแปลงต่ออุณหภูมิรอบข้างและมีความสมพงษ์กันของโครงสร้างของทรานซิสเตอร์ ซึ่งจะเห็นผลมาจากความเข้มข้นของสารเจือในกระบวนการผลิตทรานซิสเตอร์ จะเห็นว่าหลักการนี้จะเหมาะสมกับวงจรถานที่สร้างขึ้นด้วยเทคโนโลยีของวงจรรวมมากกว่า ทำให้แม้จะมีการคิดค้นหลักการของวงจรถานแบบนี้ได้ตั้งแต่ต้นทศวรรษที่ 60 มาก่อน แต่ก็ยังไม่สามารถสร้างขึ้นจริงได้ด้วยเทคโนโลยีของอุปกรณ์แบบแยกชิ้น (Discrete Devices) ในขณะนั้น ต่อมาการวิเคราะห์ทางทรานสลินีร์ได้มีการพัฒนาขึ้นอย่างรวดเร็ว [16, 18] และไม่ได้เจาะจงอยู่เพียงการใช้ไบโพลาร์ทรานซิสเตอร์เท่านั้น เพราะการไบอัสมอสทรานซิสเตอร์ให้ทำงานในช่วงซับเทรสโอด จะให้ความสัมพันธ์แบบเดียวกันกับไบโพลาร์ทรานซิสเตอร์ [19] จึงอาจพิจารณามอสทรานซิสเตอร์เป็นอุปกรณ์ที่ใช้สร้าง วงจรถานสลินีร์ได้อีกด้วย [15, 19] ซึ่งต่อมาได้มีการพัฒนาไปใช้การทำงานในช่วงอิมิตของมอสทรานซิสเตอร์อธิบายและสร้างเป็นวงจรถานสลินีร์ได้อีกด้วย แต่จะอยู่ในรูปของกฎกำลังสอง (Square-law) [21]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากการประยุกต์ใช้งานวงจรทรานส์ลีนีเยอร์เพื่อสร้างฟังก์ชันถ่ายโอนแบบสถิตย์ แล้ว ยังสามารถใช้เพื่อการสร้างฟังก์ชันถ่ายโอนแบบพลวัต (Dynamic) ได้อีกด้วย ซึ่งถูกนำเสนอเป็น ครั้งแรกในชื่อวงจรกรองในล็อก-โดเมน (Log-domain Filter) [20] ดังนั้นจึงเห็นได้ถึงประโยชน์ การเข้าใจหลักการของวงจรทรานส์ลีนีเยอร์ สามารถนำไปออกแบบสร้างวงจรถอดเล็กทรอนิกส์ได้เป็น อันมาก

### 3.2 หลักการเบื้องต้น

จากข้างต้นได้กล่าวเอาไว้ว่าวงจรทรานส์ลีนีเยอร์นั้นเป็นวงจรที่ทำงานในโหมดกระแส แต่ ความเป็นจริงแล้วพฤติกรรมต่างๆ ของวงจรไฟฟ้า ล้วนเป็นผลมาจากความเกี่ยวเนื่องกันระหว่าง แรงดันไฟฟ้ากับกระแสตนเอง ซึ่งจะมีตัวแปรที่เชื่อมความสัมพันธ์ทั้งสองก็คืออิมพีแดนซ์ ดังนั้น จุดสำคัญจึงอยู่ที่การเลือกระดับอิมพีแดนซ์ให้เหมาะสมกับฟังก์ชันที่ต้องการออกแบบ และในการ ออกแบบวงจรด้วยไบโพลาร์ทรานซิสเตอร์นั้น การไบอัสวงจรมักเป็นส่วนสำคัญอย่างมากในการ กำหนดระดับอิมพีแดนซ์ การพิจารณาวงจรในรูปสัญญาณขนาดเล็ก (Small-signal) มีความจำเป็น อย่างสูงที่จะต้องแสดงอุปกรณ์ไม่เป็นเชิงเส้นทั้งหลายให้อยู่ในรูปแบบจำลองที่เป็นเชิงเส้น เพื่อให้ สามารถวิเคราะห์ได้ด้วยกระบวนการทางคณิตศาสตร์เชิงเส้นที่เป็นที่รู้จักกันดี และด้วยวิธีการนี้มัก พิจารณาไบโพลาร์ทรานซิสเตอร์อยู่ในรูปแหล่งจ่ายกระแสที่ถูกควบคุมด้วยกระแส (Current-controlled Current Source) ที่มีค่าอัตราขยายกระแสลิมิตเดออร์ร่วม  $\beta$  เป็นตัวแปรสำคัญในการคุณสมบัติของวงจร ซึ่งค่า  $\beta$  นี้มักถูกสมมุติให้เป็นค่าคงที่เทียบกับกระแสคอลเลกเตอร์  $I_C$  อันแสดงให้เห็นถึงธรรมชาติความเป็นเชิงเส้นที่ซ่อนอยู่ในตัวทรานซิสเตอร์ และยังคงความสำคัญของ  $V_{BE}$  ลง กลายเป็นเพียงคุณสมบัติที่ประมาณเป็นค่าคงที่ของตัวอุปกรณ์เท่านั้นอีกด้วย

ในความเป็นจริงแล้วความสัมพันธ์ระหว่าง  $I_C$  กับ  $V_{BE}$  นั้น นับว่าเป็นหัวใจหลักที่สำคัญ อย่างมากของไบโพลาร์ทรานซิสเตอร์ ซึ่งความสัมพันธ์หลักที่พบได้บ่อยที่สุดคือ

$$I_C = I_S \left[ \exp\left(\frac{V_{BE}}{V_T}\right) - 1 \right] \quad (3.1)$$

เมื่อ  $I_S$  คือค่ากระแสอิ่มตัว (Saturation Current) และ  $V_T$  คือแรงดันไฟฟ้าเชิงอุณหภูมิ (Thermal Voltage) มีค่าเท่ากับ  $kT/q$  หรือประมาณ 25.8 มิลลิโวลต์ ที่อุณหภูมิ 300 เคลวิน ในทางปฏิบัติส่วน มากแล้วพจน์ “-1” ในวงเล็บในสมการที่ (3.1) สามารถละทิ้งได้ โดยจะถูกนำมาพิจารณาที่ต่อเมื่อ วงจรทำงานที่กระแสต่ำๆ หรือที่อุณหภูมิสูงๆ และเมื่อทำการหาอนุพันธ์ของสมการที่ (3.1) จะได้

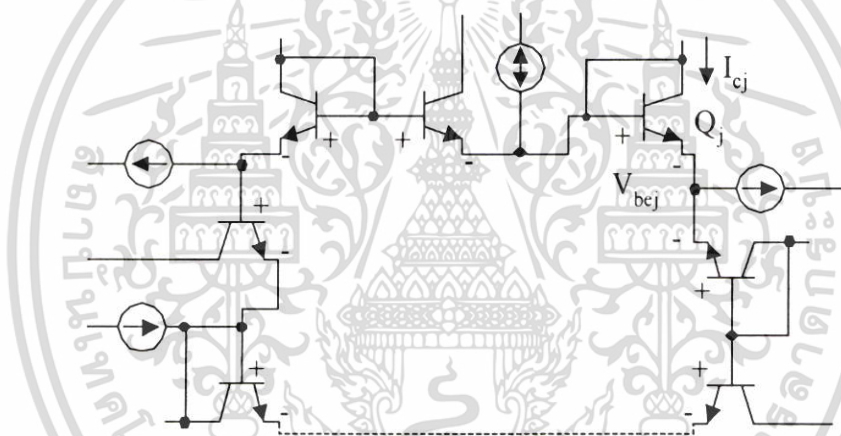
$$\frac{\delta I_C}{\delta V_{BE}} = g_m = \frac{I_C}{V_T} \quad (3.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่  $\delta V_{BE}$  เล็กๆ เท่านั้น  $V_T$  ไม่นับญาติให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ  $g_m$  คือค่าอัตราการส่งผ่านความนำของไบโพลาร์ทรานซิสเตอร์ในทางอุดมคติ [ดูรายละเอียดเพิ่มเติมได้ในภาคผนวก ก] ซึ่งจะเห็นได้ว่ามีความสัมพันธ์อย่างเป็นเชิงเส้นกับค่ากระแสคอลเลกเตอร์คุณสมบัติข้อนี้ นับเป็นพื้นฐานที่รู้จักกันดีในการออกแบบวงจรทั่วไป และยังเป็นหลักสำคัญของวิธีการทางทรานส์ลีนีเยร์ที่จะกล่าวถึงต่อไปอีกด้วย

### 3.3 หลักการของวงจรทรานส์ลีนีเยร์

พิจารณาวงจรปิด (Closed-loop) ที่มีรอยต่อพี-เอ็น ที่ได้รับการไบแอสตรงอยู่เป็นจำนวนคู่ โดยจะแบ่งออกเป็น 2 พวกด้วยกันคือรอยต่อพี-เอ็นที่ได้รับการไบแอสจมีแรงดันไฟฟ้าตกคร่อมในทิศทางตามเข็มนาฬิกา (ClockWise : CW) กับรอยต่อพี-เอ็นที่ได้รับการไบแอสจมีแรงดันไฟฟ้าตกคร่อมในทิศทางทวนเข็มนาฬิกา (CounterClockWise : CCW) ดังแสดงในรูปที่ 3.1



รูปที่ 3.1 รูปแบบพื้นฐานของวงจรทรานส์ลีนีเยร์ที่ประกอบด้วยไบโพลาร์ทรานซิสเตอร์

หลักการนี้สามารถใช้กับวงจรที่มีวงทรานส์ลีนีเยร์เพียงวงเดียว หรือจะมีหลายวงซ้อนทับกันอยู่ก็ได้ และสำหรับรอยต่อพี-เอ็นที่กล่าวไว้ข้างต้นอาจจะเป็นรอยต่อเบส-อิมิตเตอร์ของไบโพลาร์ทรานซิสเตอร์หรือจะเป็นไดโอดก็ไม่ผิดแต่อย่างใด แต่ทว่าเพื่อให้ได้ผลที่ถูกต้องแม่นยำการใช้รอยต่อเบส-อิมิตเตอร์จะเหมาะสมกว่าอย่างยิ่ง จากรูปที่ 3.1 ทำการรวมแรงดันไฟฟ้าเบส-อิมิตเตอร์รอบวงจะได้

$$\sum_{j=1}^N v_{bcj} = 0 \quad (3.3)$$

หรือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\sum_{CW} V_{bej} = \sum_{CCW} V_{bej} \quad (3.4)$$

เมื่อ

$$V_{bej} = V_T \ln \left( \frac{I_{Cj}}{I_{Sj}} \right) \quad (3.5)$$

หรือ

$$V_{bej} = \frac{kT}{q} \ln \left( \frac{I_{Cj}}{A_j J_s} \right) \quad (3.6)$$

เมื่อ	$V_{bej}$	คือ แรงดันไฟฟ้าตกคร่อมรอยต่อเบส-อิมิตเตอร์ของทรานซิสเตอร์ตัวที่ $j$ (V)
	$I_{Cj}$	คือ กระแสคอลเล็กเตอร์ของทรานซิสเตอร์ตัวที่ $j$ (A)
	$V_T$	คือ แรงดันไฟฟ้าเชิงอุณหภูมิตั้ง (V)
	$I_{Sj}$	คือ กระแสอิ่มตัวของทรานซิสเตอร์ตัวที่ $j$ (A)
	$k$	คือ ค่าคงที่ของโบลทซ์มันน์ (Boltzmann's Constant) มีค่าเท่ากับ $1.38 \times 10^{-23}$ (J/K)
	$T$	คือ ค่าอุณหภูมิรอบข้าง (K)
	$q$	คือ ค่าประจุไฟฟ้าของอิเล็กตรอน มีค่าเท่ากับ $1.602 \times 10^{-19}$ (C)
	$A_j$	คือ พื้นที่อิมิตเตอร์ของทรานซิสเตอร์ตัวที่ $j$ ( $\text{cm}^2$ )

แทนที่สมการที่ (3.6) ลงในสมการที่ (3.4) โดยสมมติให้ทรานซิสเตอร์ทุกตัวมีคุณสมบัติเหมือนกันทุกประการ เนื่องจากผลของเทคโนโลยีวงจรรวม ยกเว้นเพียงค่าพื้นที่อิมิตเตอร์เท่านั้น จะได้

$$\sum_{CW} \frac{kT}{q} \ln \left( \frac{I_{Cj}}{A_j} \right) = \sum_{CCW} \frac{kT}{q} \ln \left( \frac{I_{Cj}}{A_j} \right) \quad (3.7)$$

และข้อได้เปรียบอีกประการหนึ่งของวงจรรวม ที่ทำให้ทรานซิสเตอร์ทุกตัวได้รับอุณหภูมิใกล้เคียงกันมากที่สุด เป็นผลให้สามารถเขียนสมการที่ (3.7) ได้ใหม่เป็น

$$\prod_{CW} \left( \frac{I_{Cj}}{A_j} \right) = \prod_{CCW} \left( \frac{I_{Cj}}{A_j} \right) \quad (3.8)$$

ซึ่ง  $I_{Cj}/A_j$  นี้ก็คือค่าความหนาแน่นกระแสคอลเล็กเตอร์ของทรานซิสเตอร์นั่นเอง จากสมการที่ (3.8) จึงสามารถสรุปเป็นหลักการทรานส์ลิเนียร์สำหรับไบโพลาร์ทรานซิสเตอร์ได้ว่า “ผลคูณของค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความหนาแน่นกระแสในทิศทางตามเข็มนาฬิกา จะมีค่าเท่ากับผลคูณของค่าความหนาแน่นกระแสในทิศทางทวนเข็มนาฬิกา” [17]

ส่วนที่สำคัญอีกส่วนหนึ่งคือ อัตราส่วนพื้นที่อิมิตเตอร์ระหว่างคู่ของอุปกรณ์ในวงจรทรานส์-ลิเนียร์ในการใช้เพื่อสร้างผลลัพธ์ที่ต้องการ ตัวอย่างที่เห็นได้ชัดเจนก็คือ วงจรสะท้อนกระแส (Current Mirror) ซึ่งจะใช้ค่าอัตราส่วนพื้นที่อิมิตเตอร์นี้ในการปรับอัตราไหลของกระแสทางขาออก ดังจะได้กล่าวถึงรายละเอียดในส่วนต่อไป นอกจากนี้ยังช่วยในการลดหรือกระทั่งสามารถกำจัดความผิดพลาด โดยเฉพาะอย่างยิ่งความเพี้ยนของสัญญาณ ที่เกิดจากความต้านทานที่รอยต่อได้อีกด้วย ทำการเขียนสมการที่ (3.8) ใหม่ เพื่อแยกเอาพจน์ของพื้นที่อิมิตเตอร์ออกมาจะได้

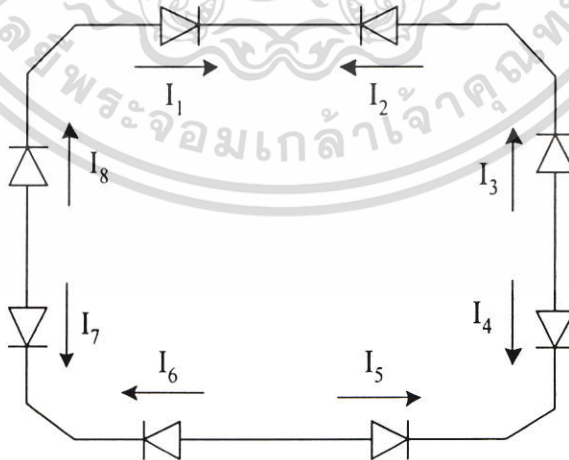
$$\prod_{cw} \frac{1}{A_j} \prod_{cw} I_{Cj} = \prod_{ccw} \frac{1}{A_j} \prod_{ccw} I_{Cj} \tag{3.9}$$

ปรับรูปใหม่จะได้

$$\prod_{cw} I_{Cj} = \lambda \prod_{ccw} I_{Cj} \tag{3.10}$$

เมื่อ  $\lambda$  คือ ตัวประกอบอัตราส่วนพื้นที่ (Area-ratio Factor) นิยามเป็น

$$\lambda = \frac{\prod_{cw} A_j}{\prod_{ccw} A_j} \tag{3.11}$$



รูปที่ 3.2 วงจรแนวคิดพื้นฐานของวงจรทรานส์ลิเนียร์

ลองพิจารณาวงจรแนวคิดพื้นฐานของวงจรถรทรานส์ลิเนียร์ในรูปที่ 3.2 ซึ่งพื้นที่ของอุปกรณ์แต่ละตัวจะมีหมายเลขเดียวกันกับกระแสที่ไหลผ่าน เพราะฉะนั้นจะได้  $A_1, A_4, A_6$  และ  $A_8$  อยู่ในทิศทางตามเข็มนาฬิกาในขณะที่มี  $A_2, A_3, A_5$  และ  $A_7$  อยู่ในทิศทางทวนเข็มนาฬิกา และจะได้

$$\lambda = \frac{A_1 A_4 A_6 A_8}{A_2 A_3 A_5 A_7} \tag{3.12}$$

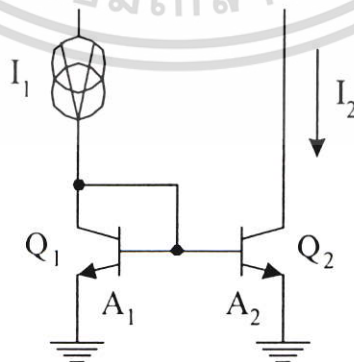
เป็นที่ทราบกันว่า โดยทั่วไปมักจะต้องการกำหนดให้  $\lambda$  มีค่าใกล้เคียงหนึ่งมากที่สุดเท่าที่เป็นไปได้ แต่ในที่นี้ไม่จำเป็นต้องกำหนดให้อุปกรณ์ทุกตัวมีพื้นที่เท่ากัน นอกจากนี้ในบางครั้งยังอาจใช้เทคนิคทางอัตราส่วนพื้นที่เพื่อทำการลดผลของความต้านทานโอห์มมิก (Ohmic Resistance) ที่เกิดบริเวณหน้าสัมผัสระหว่างซิลิคอนกับโลหะ และยังช่วยให้สามารถสร้างตัวประกอบมาตราส่วน (Scale Factor) ขนาดใหญ่มาๆ ได้โดยอาศัยการต่อร่วมกันของอุปกรณ์ที่มีพื้นที่ขนาดเล็กๆ อีกด้วย [16] จะเห็นได้ว่าการใช้งานคุณสมบัติของอัตราส่วนพื้นที่นี้มีความสะดวกมากทีเดียว

ตัวอย่างการวิเคราะห์ห้วงจทรานส์ลิเนียร์เสนอการพิจารณาวงจรสะท้อนกระแส ซึ่งเป็นรูปแบบของวงจรถรทรานส์ลิเนียร์ที่ง่ายที่สุด แสดงไว้ดังรูปที่ 3.3 ซึ่งการพิจารณาจะแตกต่างจากวิธีดั้งเดิมไปบ้าง โดยจะมุ่งความสนใจไปที่ความสัมพันธ์ระหว่างค่าแรงดันไฟฟ้าขาเบส-อิมิตเตอร์กับค่ากระแสคอลเล็กเตอร์ ดังสมการ

$$V_{be1} = \frac{kT}{q} \ln\left(\frac{I_{C1}}{J_{S1}A_1}\right) \approx V_T \ln\left(\frac{I_1}{J_{S1}A_1}\right) \tag{3.13}$$

และทำนองเดียวกัน จะได้

$$V_{be2} = V_T \ln\left(\frac{I_2}{J_{S2}A_2}\right) \tag{3.14}$$



รูปที่ 3.3 วงจรสะท้อนกระแสแบบพื้นฐาน

ในสมการที่ (3.13) ได้ทำการละทิ้งค่ากระแสที่ไหลเข้าขาเบส เป็นผลให้กระแสคอลเลกเตอร์ของ  $Q_1$  มีค่าประมาณเท่ากับกระแสจากแหล่งจ่าย  $I_1$  เมื่อสมมุติให้ทรานซิสเตอร์ทุกตัวมีคุณสมบัติเหมือนกันทุกประการยกเว้นเพียงค่าพื้นที่อิมิตเตอร์ จะได้ว่าค่า  $J_{S1} = J_{S2}$  จากรูปเห็นได้ว่า  $V_{be1} = V_{be2}$  ทำการแทนค่าสมการที่ (3.13) และ (3.14) จะได้

$$I_2 = \frac{A_2}{A_1} I_1 \quad (3.15)$$

ซึ่งให้ผลเดียวกับหลักการทรานส์ลิเนียร์ที่ว่าผลคูณของความหนาแน่นกระแสในทิศตามเข็มนาฬิกา จะเท่ากับผลคูณความหนาแน่นกระแสในทิศทวนเข็มนาฬิกา และวงจรสะท้อนกระแสก็ยังเป็นตัวอย่างการใช้เทคนิคการปรับค่าอัตราส่วนพื้นที่อิมิตเตอร์ที่ชัดเจนอีกด้วย นอกจากนี้จุดเด่นอื่นที่สังเกตได้คือ ความสัมพันธ์ที่ได้จะไม่มีตัวแปรที่ขึ้นกับอุณหภูมิรอบข้างและค่าความหนาแน่นกระแส  $J_S$  ค่า  $I_1$  และ  $I_2$  นี้จะยังถูกต้องอยู่ได้ตราบเท่าที่ความสัมพันธ์ระหว่างค่าอัตราส่วนส่งผ่านความนำกับกระแสยังคงความเป็นเชิงเส้น ซึ่งสำหรับไบโพลาร์ทรานซิสเตอร์ จะสามารถครอบคลุมการทำงานได้มากกว่า 6 เดคาเด (Decade) ที่อุณหภูมิหลายร้อยองศาเซลเซียส [15]

### 3.4 การวิเคราะห์วงจรทรานส์ลิเนียร์แบบคู่ด้วยหลักการทรานส์ลิเนียร์

วงจรทรานส์ลิเนียร์แบบคู่ที่ประกอบด้วยคูไบโพลาร์ทรานซิสเตอร์ชนิดเอ็น-พี-เอ็น (n-p-n) และคูไบโพลาร์ทรานซิสเตอร์ชนิดพี-เอ็น-พี (p-n-p) ดังในรูปที่ 3.4 นี้ เป็นวงจรขยายภาคเอาท์พุทแบบผลัก-ดึง (Push-pull) ที่นิยมใช้กันมากในวงจรออปแอมป์ทั่วไป มีโครงสร้างเป็นวงจรทรานส์ลิเนียร์ที่ประกอบด้วยรอยต่อเบส-อิมิตเตอร์ของไบโพลาร์ทรานซิสเตอร์  $Q_1$  ถึง  $Q_4$  สำหรับกระแส  $I_q$  นั้นเป็นกระแสไบอัสไฟตรงที่ได้จากแหล่งจ่ายกระแสคงที่ เพื่อไบอัสให้ไบโพลาร์ทรานซิสเตอร์ทุกตัวทำงานอยู่ในช่วงแอกทีฟ

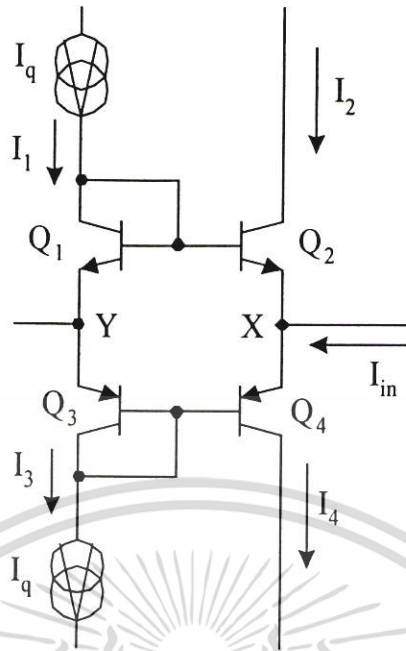
จากหลักการของวงจรทรานส์ลิเนียร์ที่ได้กล่าวมาแล้วข้างต้น ความสัมพันธ์ระหว่างกระแสคอลเลกเตอร์ของไบโพลาร์ทรานซิสเตอร์แต่ละตัวในวงลูปปิดสามารถเขียนได้ดังนี้

$$I_1 I_3 = I_2 I_4 \quad (3.16)$$

จากรูปเห็นได้ว่าวงจรนี้ได้รับการไบอัสจากแหล่งจ่ายกระแสคงที่ 2 แหล่งที่เหมือนกัน และสมมุติให้ไบโพลาร์ทรานซิสเตอร์มีค่า  $\beta$  สูงกว่า 1 มากๆ จะได้  $I_1 = I_3 \cong I_q$  สมการที่ (3.16) จึงเขียนใหม่ได้เป็น

$$I_2 I_4 = I_q^2 \quad (3.17)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 วงจรทรานส์ซิสเตอร์แบบคู่

และเมื่อพิจารณาที่จุด X จะได้ความสัมพันธ์ระหว่างกระแส  $I_2$ ,  $I_4$  และ  $I_{in}$  เป็น

$$I_2 = I_4 - I_{in} \quad (3.18 ก)$$

หรือ

$$I_4 = I_2 + I_{in} \quad (3.18 ข)$$

แทนสมการที่ (3.18 ก) และ (3.18 ข) ลงในสมการที่ (3.17) จะได้

$$I_q^2 = I_2^2 + I_2 I_{in} \quad \text{หรือ} \quad I_2^2 + I_2 I_{in} - I_q^2 = 0 \quad (3.19)$$

และ

$$I_q^2 = I_4^2 - I_4 I_{in} \quad \text{หรือ} \quad I_4^2 - I_4 I_{in} - I_q^2 = 0 \quad (3.20)$$

ทำการแก้สมการที่ (3.19) และ (3.20) จะได้ค่ากระแส  $I_2$  และ  $I_4$  ดังนี้

$$I_2 = \frac{1}{2} \left[ \left( I_{in}^2 + 4I_q^2 \right)^{\frac{1}{2}} - I_{in} \right] \quad (3.21)$$

และ

$$I_4 = \frac{1}{2} \left[ \left( I_{in}^2 + 4I_q^2 \right)^{\frac{1}{2}} + I_{in} \right] \quad (3.22)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการแข่งขันเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรนี้จะมี 2 พอร์ต คือ พอร์ตสภาพความต้านทานสูงที่จุด Y และพอร์ตสภาพความต้านทานต่ำที่จุด X และประพัตติตัวเป็นวงจรตามแรงดันไฟฟ้า (Voltage Follower) [21] ที่มีค่าแรงดันไฟฟ้าตกคร่อมระหว่างจุด Y กับ X แปรผันตามค่ากระแส  $I_{in}$  ที่ไหลเข้ามายังจุด X โดยจะมีความสัมพันธ์เป็น

$$\begin{aligned} V_X - V_Y &= -V_{be2} + V_{be1} \\ &= -V_{T2} \ln\left(\frac{I_2}{I_{S2}}\right) + V_{T1} \ln\left(\frac{I_1}{I_{S1}}\right) \end{aligned} \quad (3.23)$$

กำหนดให้ทรานซิสเตอร์ทั้งสองตัวมีคุณสมบัติเหมือนกันทุกประการจะได้  $V_{T1} = V_{T2}$ ,  $I_{S1} = I_{S2}$  และ  $V_X - V_Y = V_{XY}$

$$V_{XY} = -V_T \ln\left(\frac{I_2}{I_1}\right) \quad (3.24)$$

แทนค่า  $I_1 \cong I_q$  และ  $I_2$  จากสมการที่ (3.21) ลงในสมการที่ (3.24) จะได้

$$V_{XY} = -V_T \ln\left\{\frac{1}{2I_q} \left[ \left( I_{in}^2 + 4I_q^2 \right)^{\frac{1}{2}} - I_{in} \right]\right\} \quad (3.25)$$

หรือ

$$V_{XY} = -V_T \ln\left[ \left( 1 + \frac{I_{in}^2}{4I_q^2} \right)^{\frac{1}{2}} - \frac{I_{in}}{2I_q} \right] \quad (3.26)$$

เมื่อ  $I_{in} \ll 2I_q$  จะได้ว่า  $\left( 1 + \frac{I_{in}^2}{4I_q^2} \right)^{\frac{1}{2}} \cong 1$  ทำให้สมการที่ (3.26) ถูกประมาณได้เป็น

$$V_{XY} = -V_T \ln\left[ 1 + \left( -\frac{I_{in}}{2I_q} \right) \right] \quad (3.27)$$

พจน์  $\ln\left[ 1 + \left( -\frac{I_{in}}{2I_q} \right) \right]$  นี้สามารถประมาณค่าได้ด้วยอนุกรมกำลัง

$$\ln(1+x) = x - \frac{x^2}{2} + \frac{x^3}{3} - \dots \quad (3.28)$$

ดังนั้นจะสามารถประมาณค่าพจน์  $\ln\left[ 1 + \left( -\frac{I_{in}}{2I_q} \right) \right]$  ได้ว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\ln \left[ 1 + \left( -\frac{I_{in}}{2I_q} \right) \right] = -\frac{I_{in}}{2I_q} - \frac{1}{2} \left( -\frac{I_{in}}{2I_q} \right)^2 + \frac{1}{3} \left( -\frac{I_{in}}{2I_q} \right)^3 - \dots$$

$$\cong -\frac{I_{in}}{2I_q}$$
(3.29)

โดยกำหนดให้ตั้งแต่พจน์ที่ 2 เป็นต้นไปมีค่าน้อยมากเมื่อเทียบกับพจน์แรก แล้วแทนค่าสมการที่ (3.29) นี้ลงในสมการที่ (3.27) จะได้

$$V_{XY} = -V_T \left( -\frac{I_{in}}{2I_q} \right)$$
(3.30)

หรือ

$$V_{XY} = \frac{V_T}{2I_q} I_{in}$$
(3.31)

จากความสัมพันธ์ในสมการที่ 3.31 จะหาค่าความต้านทานสัญญาณขนาดเล็กที่มองเข้ามาทางจุด X หรือความต้านทานแฝงที่ปรากฏที่พอร์ต X ว่ามีค่าเป็น

$$r_x = R_{in} = \frac{V_{XY}}{I_{in}} = \frac{V_T}{2I_q}$$
(3.32)

ซึ่งจะเห็นได้ว่าสามารถควบคุมได้ด้วยกระแสไบอัส  $I_q$  ของวงจร [21]

### 3.5 สรุป

ในบทนี้ได้แสดงถึงแนวคิดและหลักการเบื้องต้นของวงจรทรานส์ลิเนียร์ พร้อมทั้งแสดงถึงประโยชน์ และยกตัวอย่าง โดยหลักการนี้ได้ถูกนำเสนอขึ้นครั้งแรกเพื่อใช้ในการอธิบายการทำงานของวงจรที่มีฟังก์ชันการทำงานแบบไม่เป็นเชิงเส้น แต่ถ้าพิจารณาให้ดีจะเห็นว่าวงจรเชิงเส้นแบบต่างๆ ทั่วไปจะมีส่วนประกอบของวงจรทรานส์ลิเนียร์อยู่ด้วย ซึ่งจะสามารถอธิบายการทำงานหรือออกแบบการทำงานด้วยหลักการทรานส์ลิเนียร์ได้ โดยที่หลักการนี้สามารถใช้อธิบายการทำงานได้ทั้งอุปกรณ์ชนิดไบโพลาร์ทรานซิสเตอร์และมอสทรานซิสเตอร์ และในส่วนท้ายของบทแสดงการวิเคราะห์วงจรทรานส์ลิเนียร์แบบคู่ ที่ประกอบด้วยคู่ไบโพลาร์ทรานซิสเตอร์ชนิด พี-เอ็น-พี และคู่ไบโพลาร์ทรานซิสเตอร์ชนิด เอ็น-พี-เอ็น เพื่อหาคุณลักษณะที่สำคัญของวงจรซึ่งจะนำไปเป็นแนวคิดในการสร้างเป็นตัวคูณแบบอนาลอกต่อไป

## บทที่ 4

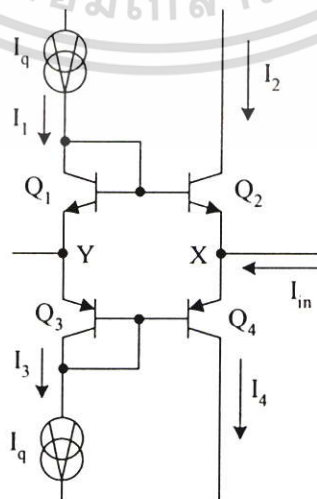
# ตัวคูณแบบอนาล็อกโดยใช้วงจรถานสลีเนียร์แบบคู่

### 4.1 กล่าวนำ

ในบทนี้จะแสดงถึงแนวคิดการออกแบบตัวคูณแบบอนาล็อก โดยใช้วงจรถานสลีเนียร์แบบคู่ที่ประกอบด้วยคู่อุปกรณ์ทรานซิสเตอร์ชนิด พี-เอ็น-พี และคู่อุปกรณ์ทรานซิสเตอร์ชนิด เอ็น-พี-เอ็น ซึ่งได้แสดงการวิเคราะห์คุณลักษณะที่สำคัญของวงจรไว้แล้วในตอนท้ายของบทที่ 3 โดยการสร้างตัวคูณแบบอนาลอกนั้น จะนำวงจรถานสลีเนียร์แบบคู่มาประยุกต์ต่อร่วมกับตัวต้านทานภายนอกและวงจรสะท้อนกระแส และภายในบทนี้ยังแสดงการวิเคราะห์คุณสมบัติของวงจรที่ออกแบบในทางทฤษฎี ซึ่งจะประกอบไปด้วย การวิเคราะห์หาช่วงปฏิบัติการ การวิเคราะห์หาค่าความต้านทานด้านอินพุตและด้านเอาต์พุต การวิเคราะห์ความถี่ปฏิบัติการ และการวิเคราะห์หาค่าแรงดันไฟฟ้าส่วนเกิน ซึ่งจะยืนยันความถูกต้องของการวิเคราะห์โดยใช้การเขียนแบบการทำงานของวงจรตัวคูณแบบอนาลอกที่ได้ออกแบบด้วยโปรแกรม PSPICE และสุดท้ายของบทจะเป็นปรับปรุงสมรรถนะของวงจรตัวคูณแบบอนาลอกที่ได้ออกแบบโดยเน้นที่ความถูกต้องแม่นยำ

### 4.2 ตัวคูณแบบอนาล็อกโดยใช้วงจรถานสลีเนียร์แบบคู่

จากหลักการพื้นฐานของวงจรถานสลีเนียร์แบบคู่ในรูปที่ 4.1 ซึ่งจะประพจน์ตัวเป็นวงจรตามแรงดันไฟฟ้าที่ประกอบด้วย 2 พอร์ต คือ พอร์ต Y ซึ่งเป็นพอร์ตที่สภาพความต้านทานสูง และพอร์ต X ซึ่งเป็นพอร์ตที่สภาพความต้านทานต่ำ [21] และมีคุณลักษณะของวงจรดังนี้ [ดูรายละเอียดการวิเคราะห์ในบทที่ 3]



รูปที่ 4.1 วงจรถานสลีเนียร์แบบคู่

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$r_y = \left[ r_{oq} + \frac{1}{g_{m1}} \right] // \left[ r_{oq} + \frac{1}{g_{m3}} \right]$$

เมื่อ  $r_{oq}$  คือ ค่าความต้านทานของแหล่งจ่ายกระแสไบอัส  $I_q$  ซึ่งจะมีค่าสูงมาก และ  $g_{m1}$  กับ  $g_{m3}$  คือ ความนำถ่ายโอนของทรานซิสเตอร์  $Q_1$  และ  $Q_3$  ซึ่งเทอม  $\left[ \frac{1}{g_{m1}} \right]$  และ  $\left[ \frac{1}{g_{m3}} \right]$  จะมีค่าน้อยกว่า  $r_{oq}$  มากๆ ดังนั้นจะประมาณได้ว่า

$$r_y \approx \frac{r_{oq}}{2} \tag{4.1}$$

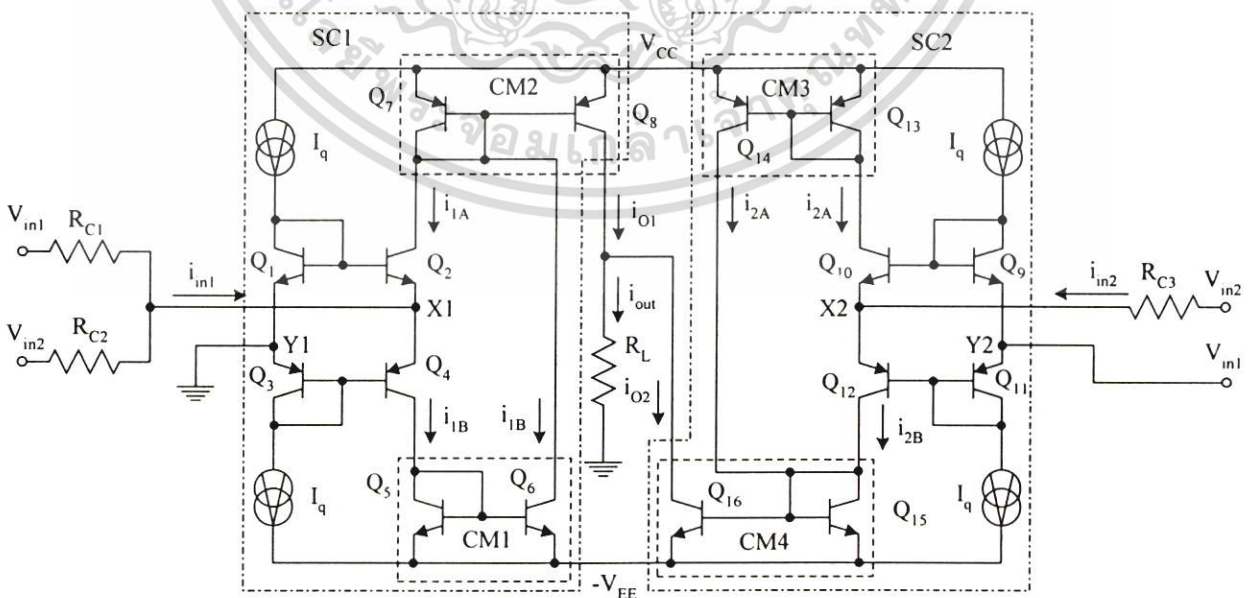
$$r_x = \frac{V_T}{2I_q} \tag{4.2}$$

$$I_2 = \frac{1}{2} \left[ \left( I_{in}^2 + 4I_q^2 \right)^{1/2} - I_{in} \right] \tag{4.3}$$

และ

$$I_4 = \frac{1}{2} \left[ \left( I_{in}^2 + 4I_q^2 \right)^{1/2} + I_{in} \right] \tag{4.4}$$

จากคุณลักษณะของวงจรทรานซิสเตอร์แบบคู่ในรูปที่ 4.1 สามารถนำมาออกแบบเป็นตัวคูณแบบอนาล็อกได้ดังรูปที่ 4.2 โดยการทำงานของวงจรสามารถอธิบายได้ดังนี้



รูปที่ 4.2 ตัวคูณแบบอนาล็อกโดยใช้วงจรทรานซิสเตอร์แบบคู่

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี กรุณาให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรในรูปที่ 4.2 กลุ่มของทรานซิสเตอร์  $Q_1 - Q_8$  และ  $Q_9 - Q_{16}$  ทำหน้าที่เป็นวงจรถกกำลังสอง (Squaring Cell) [14] SC1 และ SC2 สำหรับสัญญาณกระแสอินพุต  $i_{in1}$  และ  $i_{in2}$  ตามลำดับ โดยเมื่อพิจารณาที่ SC1 ทรานซิสเตอร์  $Q_1 - Q_4$  และตัวต้านทาน  $R_{C1}$  และ  $R_{C2}$  กำหนดให้  $R_{C1}$  เท่ากับ  $R_{C2}$  จะทำหน้าที่เป็นวงจรรวมสัญญาณ (Summing Circuit) โดยจะแปลงสัญญาณแรงดันไฟฟ้าซึ่งเป็นผลรวมของสัญญาณแรงดันไฟฟ้าอินพุต ( $V_{in1} + V_{in2}$ ) ให้เป็นสัญญาณกระแสอินพุต  $i_{in1}$  ซึ่งมีค่าเท่ากับ

$$i_{in1} = \frac{V_{in1} + V_{in2}}{R_{C1} + 2r_x} \quad (4.5)$$

วงจรถ่อนกระแส CM1 จะสะท้อนสัญญาณกระแส  $i_{iB}$  เพื่อนำมาบวกกับสัญญาณกระแส  $i_{iA}$  โดยมีวงจรถ่อนกระแส CM2 ทำหน้าที่สะท้อนกระแสซึ่งเป็นผลรวมของสัญญาณกระแส  $i_{iA} + i_{iB}$  มาเป็นสัญญาณกระแสเอาต์พุต  $i_{o1}$  ซึ่งกำหนดให้อัตราขยายของวงจรถ่อนกระแส CM1 และ CM2 มีค่าเท่ากันและมีค่าเท่ากับหนึ่ง และจากสมการที่ (4.3) และ (4.4) จะได้สัญญาณกระแส  $i_{o1}$  เท่ากับ

$$i_{o1} = \sqrt{i_{in1}^2 + 4I_q^2} \quad (4.6)$$

จากอนุกรมกำลัง (Power Series) ของ  $\sqrt{1+X}$  ซึ่งจะมีค่าเท่ากับ

$$\sqrt{1+X} = 1 + \frac{1}{2}X - \frac{1}{8}X^2 + \dots \quad ; -1 \leq X \leq 1 \quad (4.7)$$

ถ้ากำหนดให้  $X = \frac{i_{in1}^2}{4I_q^2}$  ดังนั้นสามารถเขียนสมการที่ 4.6 ใหม่ได้เป็น

$$i_{o1} = 2I_q \left( 1 + \frac{i_{in1}^2}{8I_q^2} - \frac{i_{in1}^4}{128I_q^4} + \dots \right) \quad (4.8)$$

สำหรับในกรณีที่  $\frac{i_{in1}^2}{4I_q^2} < 1$  ทำให้ตั้งแต่เทอมที่ 3 ภายในวงเล็บของสมการที่ (4.8) ขึ้นไปมีค่าน้อย

ด้วย ซึ่งสามารถละทิ้งได้จึงประมาณสัญญาณกระแส  $i_{o1}$  ใหม่ได้เป็น

$$i_{o1} = 2I_q + \frac{i_{in1}^2}{4I_q} \quad (4.9)$$

ในลักษณะเช่นเดียวกันเมื่อพิจารณาที่ SC2 กลุ่มทรานซิสเตอร์  $Q_9 - Q_{12}$  และตัวต้านทาน  $R_{C3}$  ทำหน้าที่เป็นวงจรผลต่างสัญญาณ (Differential Circuit) โดยแปลงสัญญาณแรงดันไฟฟ้าซึ่งเป็นผลต่างของสัญญาณแรงดันไฟฟ้าอินพุต ( $V_{in1} - V_{in2}$ ) ให้เป็นสัญญาณกระแสอินพุต  $i_{in2}$  ซึ่งมีค่าเท่ากับ

$$i_{in2} = \frac{V_{in1} - V_{in2}}{R_{C3} + r_x} \quad (4.10)$$

วงจรสะท้อนกระแส CM3 จะสะท้อนสัญญาณกระแส  $i_{2A}$  เพื่อนำมาบวกกับสัญญาณกระแส  $i_{2B}$  โดยมีวงจรสะท้อนกระแส CM4 ทำหน้าที่สะท้อนกระแสซึ่งเป็นผลรวมของสัญญาณกระแส  $i_{2A} + i_{2B}$  มาเป็นสัญญาณกระแสเอาต์พุต  $i_{O2}$  ซึ่งกำหนดให้อัตราขยายของวงจรสะท้อนกระแส CM3 และ CM4 มีค่าเท่ากันและมีค่าเท่ากับหนึ่ง จะได้สัญญาณกระแส  $i_{O2}$  มีค่าเท่ากับ

$$i_{O2} = \sqrt{i_{in2}^2 + 4I_q^2} \quad (4.11)$$

และทำนองเดียวกัน จากอนุกรมกำลังของ  $\sqrt{(1+X)}$  จะประมาณ  $i_{O2}$  ใหม่ได้เป็น

$$i_{O2} = 2I_q + \frac{i_{in2}^2}{4I_q} \quad (4.12)$$

จากวงจรในรูปที่ 4.2 จะได้สัญญาณกระแสเอาต์พุต มีค่าเท่ากับ

$$i_{out} = i_{O1} - i_{O2} \quad (4.13)$$

ดังนั้น จะได้แรงดันไฟฟ้าเอาต์พุต  $V_{out}$  มีค่าเท่ากับ

$$V_{out} = i_{out} R_L = (i_{O1} - i_{O2}) R_L = \frac{(i_{in1}^2 - i_{in2}^2)}{4I_q} R_L \quad (4.14)$$

กำหนดให้  $r_x \ll R_{C1}, R_{C3}$  และ  $R_{C1} = R_{C3} = R_C$  จะทำให้เทอม  $(R_{C1} + 2r_x)$  ในสมการที่ (4.5) มีค่าเท่ากับเทอมของ  $(R_{C3} + r_x)$  ในสมการที่ (4.10) ซึ่งเทอมทั้งสองจะมีค่าเท่ากับ  $R_C$  ซึ่งจะได้  $V_{out}$  มีค่าเท่ากับ

$$V_{out} = \frac{R_L}{R_C^2 I_q} V_{in1} V_{in2} \quad (4.15)$$

จะเห็นได้ว่าแรงดันไฟฟ้าเอาต์พุต  $V_{out}$  เป็นผลคูณของสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in1}$  และ  $V_{in2}$  ตามที่ต้องการและมีเทอมของ  $\frac{R_L}{R_C^2 I_q}$  เป็นอัตราขยายของผลคูณ

### 4.3 การวิเคราะห์คุณสมบัติของวงจรในทางทฤษฎี

#### 4.3.1 การวิเคราะห์หาช่วงปฏิบัติงานของวงจร

เนื่องจากวงจรของตัวคูณแบบอนาล็อกที่ได้ออกแบบนั้น ทำหน้าที่เป็นวงจรเปลี่ยนสัญญาณแรงดันไฟฟ้าอินพุตเป็นสัญญาณกระแสอินพุต ซึ่งพอร์ต X ทำหน้าที่เป็นพอร์ตที่ใช้รับสัญญาณกระแสอินพุต และพอร์ต Y จะทำหน้าที่รับสัญญาณแรงดันไฟฟ้าแล้วส่งผ่านไปยังพอร์ต X ดังนั้นจึงแยกการวิเคราะห์ห่ออกเป็น 2 ส่วน คือ การวิเคราะห์หาช่วงกระแสปฏิบัติงาน และช่วงแรงดันไฟฟ้าปฏิบัติงาน

สำหรับการวิเคราะห์หาช่วงกระแสปฏิบัติงานนั้น จะพิจารณาจากเงื่อนไขของการประมาณค่าอนุกรมกำลังของ  $\sqrt{(1+X)}$  ซึ่งจะสามารถสรุปได้ว่าช่วงกระแสปฏิบัติงานของวงจร คือ

$$-2I_q \leq i_{in1}, i_{in2} \leq 2I_q \quad (4.16)$$

โดยที่  $i_{in1} = \frac{V_{in1} + V_{in2}}{R_{C1} + 2r_x}$  และ  $i_{in2} = \frac{V_{in1} - V_{in2}}{R_{C3} + r_x}$

ถ้ากำหนดให้  $(R_C = R_{C1} = R_{C2}) \gg r_x$  จะได้ช่วงสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in1}$  และ  $V_{in2}$  ตามเงื่อนไขดังนี้

$$-2I_q R_C \leq (V_{in1} + V_{in2}) \leq 2I_q R_C \quad (4.17)$$

$$-2I_q R_C \leq (V_{in1} - V_{in2}) \leq 2I_q R_C \quad (4.18)$$

ส่วนการวิเคราะห์หาค่าช่วงแรงดันไฟฟ้าปฏิบัติงานของวงจร จะพิจารณาจากช่วงสัญญาณแรงดันไฟฟ้าอินพุตที่ป้อนเข้ามายังพอร์ต Y ซึ่งจากวงจรในรูปที่ 4.2 จะเห็นว่ามีเพียงแค่อสัญญาณแรงดันไฟฟ้า  $V_{in1}$  เท่านั้นที่ป้อนเข้ามายังพอร์ต Y ของ SC2 ดังนั้นการวิเคราะห์หาค่าช่วงแรงดันไฟฟ้าปฏิบัติงาน จะพิจารณาจากช่วงของสัญญาณแรงดันไฟฟ้าอินพุตที่ยังคงทำให้วงจรทำงานได้ ซึ่งจะหมายถึงทรานซิสเตอร์  $Q_9$  และ  $Q_{11}$  ยังคงทำงานในช่วงแอกทีฟ จะได้

$$-V_{EE} + (V_q + V_{BE11}) \leq V_{in1} \leq V_{CC} - (V_q + V_{BE9}) \quad (4.19)$$

- เมื่อ  $V_q$  คือ แรงดันไฟฟ้าที่ตกคร่อมแหล่งจ่ายกระแสไบอัส  $I_q$   
 $V_{BE9}$  คือ แรงดันไฟฟ้าที่ตกคร่อมระหว่างขาเบสและขามิตเตอร์ของทรานซิสเตอร์  $Q_9$   
 $V_{BE11}$  คือ แรงดันไฟฟ้าที่ตกคร่อมระหว่างขาเบสและขามิตเตอร์ของทรานซิสเตอร์  $Q_{11}$

เนื่องจากความเป็นอุมคคติของแหล่งจ่ายกระแสไบอัส  $I_q$  ซึ่งจะทำให้แรงดันไฟฟ้าที่ตกคร่อมสามารถมีค่าได้น้อยมาก แต่เมื่อพิจารณาจากคุณสมบัติของวงจรจะประพติด้วเป็นวงจรตามแรงดันไฟฟ้า คือ เมื่อป้อนแรงดันไฟฟ้าเข้ามาที่พอร์ต Y ค่าแรงดันไฟฟ้านั้นจะถูกส่งผ่านไปยังพอร์ต X ซึ่งจะทำให้การวิเคราะห์ช่วงแรงดันไฟฟ้าปฏิบัติงานต้องคำนึงถึงแรงดันไฟฟ้าที่พอร์ต X ด้วย ทำให้  $V_{in1}$  ต้องมีช่วงแรงดันไฟฟ้าปฏิบัติงานเท่ากับช่วงแรงดันไฟฟ้าที่พอร์ต X ที่ทำให้ทรานซิสเตอร์  $Q_{10}$ ,  $Q_{12}$ ,  $Q_{13}$  และ  $Q_{15}$  ยังคงทำงานในช่วงแอกทีฟอยู่ ซึ่งจะได้

$$-V_{EE} + (V_{BE15} + V_{CE12}) \leq V_{in1} \leq V_{CC} - (V_{BE13} + V_{CE10}) \quad (4.20)$$

เมื่อ  $V_{BE13}$  คือ แรงดันไฟฟ้าที่ตกคร่อมระหว่างขาเบสและขาอิมิตเตอร์ของทรานซิสเตอร์  $Q_{13}$

$V_{BE15}$  คือ แรงดันไฟฟ้าที่ตกคร่อมระหว่างขาเบสและขาอิมิตเตอร์ของทรานซิสเตอร์  $Q_{15}$

$V_{CE10}$  คือ แรงดันไฟฟ้าที่ตกคร่อมระหว่างขาคอลเลกเตอร์และขาอิมิตเตอร์ของทรานซิสเตอร์  $Q_{10}$

$V_{CE12}$  คือ แรงดันไฟฟ้าที่ตกคร่อมระหว่างขาคอลเลกเตอร์และขาอิมิตเตอร์ของทรานซิสเตอร์  $Q_{12}$

ถ้ากำหนดให้  $V_{BE13} = V_{BE15} = 0.7V$  และ  $V_{CE10} = V_{CE12} \approx 0V$  จะได้ช่วงแรงดันไฟฟ้าปฏิบัติงานของ  $V_{in1}$  เท่ากับ  $\pm 9.3V$

#### 4.3.2 การวิเคราะห์หาค่าความต้านทานอินพุตและเอาต์พุต

จากวงจรของตัวคูณแบบบอลกที่ได้ออกแบบไว้ในรูปที่ 4.2 จะมีการป้อนสัญญาณแรงดันไฟฟ้าอินพุตเป็นจำนวน 2 อินพุตด้วยกัน ดังนั้นในการวิเคราะห์หาค่าความต้านทานอินพุตจะแยกเป็นสองส่วน คือ ส่วนของสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in1}$  และส่วนของสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in2}$

การวิเคราะห์หาค่าความต้านทานอินพุตของสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in1}$  นั้นจะต้องคิดทั้งพอร์ต X และพอร์ต Y ซึ่งจะมีค่าเท่ากับ

$$r_{in\_vin1} = \left( \frac{r_{Oq}}{2} \right) // (R_{C1} + r_x) \quad (4.21)$$

ส่วนการวิเคราะห์หาค่าความต้านทานอินพุตของสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in2}$  นั้นจะคิดแค่เพียงพอร์ต X เท่านั้น ซึ่งจะมีค่าเท่ากับ

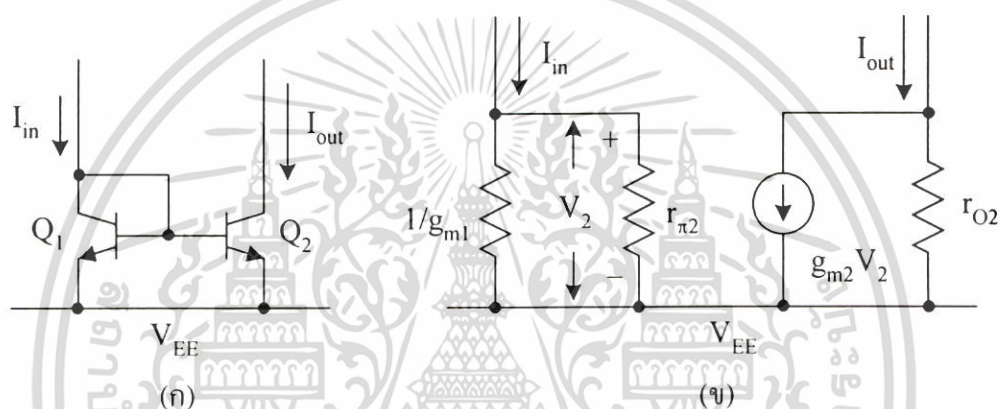
$$r_{in\_vin2} = (R_{C2} + r_x) // (R_{C3} + r_x) \quad (4.22)$$

เมื่อ  $r_x$  คือ ความต้านทานแฝงที่ปรากฏที่พอร์ต X ซึ่งมีค่าเท่ากับ  $\frac{V_T}{2I_q}$

$R_{C1}, R_{C2}, R_{C3}$  คือ ค่าความต้านทานภายนอก

$r_{Oq}$  คือ ความต้านทานเอาต์พุตของแหล่งจ่ายกระแสไบอัส  $I_q$

สำหรับการวิเคราะห์หาค่าความต้านทานเอาต์พุตของตัวคูณแบบอนุบาลอนั้น จะขึ้นอยู่กับวงจรสะท้อนกระแสที่เลือกใช้เป็นสำคัญ ดังนั้นเพื่อให้ได้สมการที่แสดงคุณสมบัติที่ชัดเจนจึงขอกล่าวำถึงกรวิเคราะห์ห้วงจรสะท้อนกระแสก่อน สำหรับวงจรที่เลือกใช้ คือ วงจรสะท้อนกระแสแบบพื้นฐาน โดยมีโครงสร้างของวงจรดังรูปที่ 4.3 (ก)



รูปที่ 4.3 (ก) โครงสร้างของวงจรสะท้อนกระแสแบบพื้นฐาน

(ข) วงจรเสมือนของวงจรสะท้อนกระแสแบบพื้นฐาน

กำหนดให้ทรานซิสเตอร์  $Q_1$  และ  $Q_2$  มีความสมพงษ์กันทุกประการ ความสัมพันธ์ของกระแสที่จุดเข้า  $I_{in}$  และกระแสที่จุดออก  $I_{out}$  สามารถหาได้ดังนี้

$$I_{in} - I_{C1} - \frac{2I_{C1}}{\beta} = 0 \quad (4.23)$$

และเนื่องจากทรานซิสเตอร์  $Q_1$  และ  $Q_2$  สมพงษ์กันทุกประการ ดังนั้นจะได้

$$I_{out} = I_{C2} = I_{C1} = \left[ \frac{I_{in}}{1 + \frac{2}{\beta}} \right] = \left[ 1 - \frac{2}{\beta + 2} \right] I_{in}$$

หรือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานี้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ในการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{I_{out}}{I_{in}} = \left[ 1 - \frac{2}{\beta + 2} \right] \quad (4.24)$$

ซึ่งจะเห็นว่า ถ้าค่า  $\beta$  มีค่ามากๆ จะทำให้วงจรสะท้อนกระแสแบบพื้นฐานมีประสิทธิภาพในการสำเนากระแสได้ดีขึ้นด้วย

สำหรับการวิเคราะห์หาค่าความต้านทานเอาต์พุต สามารถกระทำได้โดยการสร้างวงจรเสมือนสัญญาณขนาดเล็กดังรูปที่ 4.3 (ข) จะมีค่าเท่ากับความต้านทานเอาต์พุตของทรานซิสเตอร์  $Q_2$  ซึ่งมีค่าเท่ากับ

$$r_{O2} = \frac{V_A}{I_{out}} \quad (4.25)$$

โดยที่  $V_A$  คือแรงดันจุดเริ่ม (Early Voltage)

ดังนั้นค่าความต้านทานเอาต์พุตของตัวคูณแบบอนุกรมที่ได้ออกแบบจะมีค่าเท่ากับ

$$r_{out} = \left( \frac{V_{A8}}{i_{O1}} \right) // \left( \frac{V_{A16}}{i_{O2}} \right) \quad (4.26)$$

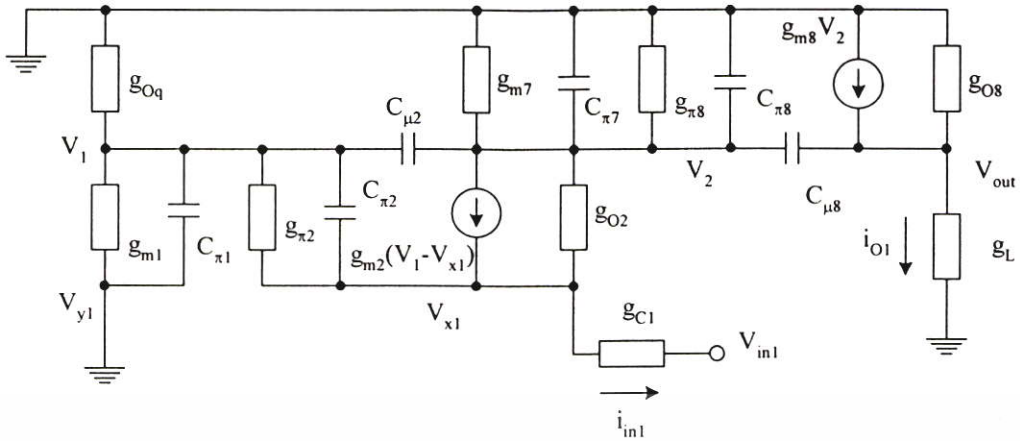
เมื่อ  $V_{A8}$  และ  $V_{A16}$  คือ ค่าแรงดันจุดเริ่มของทรานซิสเตอร์  $Q_8$  และ  $Q_{16}$  ตามลำดับ

#### 4.3.3 การวิเคราะห์หาค่าความถี่ปฏิบัติการ

ในการวิเคราะห์หาค่าความถี่ปฏิบัติการของตัวคูณแบบอนุกรมที่ได้ออกแบบนั้น จะแยกการวิเคราะห์ออกเป็น 2 ส่วน คือ ส่วนสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in1}$  และส่วนของสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in2}$  โดยทั้งสองส่วนจะใช้การวิเคราะห์สัญญาณขนาดเล็ก ซึ่งจะมีค่าความจุไฟฟ้าแฝง (Stray Capacitance) ที่เกิดขึ้นระหว่างเบสกับอิมิตเตอร์  $C_{\pi}$  และระหว่างเบสกับคอลเลกเตอร์  $C_{\mu}$  ประกอบอยู่ด้วย ซึ่งเป็นส่วนที่สำคัญที่กำหนดค่าความถี่ตอบสนองของวงจร

##### 4.3.3.1 การวิเคราะห์หาค่าความถี่ปฏิบัติการของสัญญาณแรงดันไฟฟ้าอินพุต $V_{in1}$

เนื่องจากทางเข้าของสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in1}$  จะใช้ทั้งพอร์ต X และพอร์ต Y ดังนั้นจะแยกการวิเคราะห์หาค่าความถี่ปฏิบัติการของสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in1}$  ออกเป็น 2 ส่วน คือ ในส่วน SC1 และ SC2 ซึ่งจะเริ่มวิเคราะห์หาค่าความถี่ปฏิบัติการในส่วน SC1 ก่อน ซึ่งเขียนเป็นวงจรสมมูลได้ดังรูปที่ 4.4



รูปที่ 4.4 แสดงวงจรสมมูลที่ใช้วิเคราะห์หาค่าความถี่ปฏิบัติการของ  $V_{in1}$  ในส่วน SC1

จากฟังก์ชันการส่งผ่านระหว่างแรงดันไฟฟ้าพอร์ต์ Y1,  $V_{y1}$  กับแรงดันไฟฟ้าพอร์ต์ X1,  $V_{x1}$  [ดูรายละเอียดการวิเคราะห์ในภาคผนวก ข.] ดังสมการ

$$\frac{V_{x1}}{V_{y1}} = \frac{(g_{m1} + sC_{\pi1})(g_{m7} + sC_2)}{s^2(C_2C_3) + s(C_2g_{m1} + C_3g_{m7}) + g_{m1}g_{m7}} \quad (4.27)$$

เมื่อ  $C_2 = C_{\mu2} + C_{\pi7} + C_{\pi8}$  และ  $C_3 = C_{\pi1} + C_{\mu2}$

ซึ่งจากวงจรสมมูลในรูปที่ 4.4 จะได้  $V_{y1}$  มีค่าเท่ากับศูนย์ ดังนั้นจากสมการที่ (4.26) จะได้  $V_{x1}$  มีค่าเท่ากับศูนย์ด้วยเช่นกัน ทำให้การวิเคราะห์หาค่าความถี่ปฏิบัติการของสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in1}$  ในส่วน SC1 จะพิจารณาแค่เพียงค่าความถี่ปฏิบัติการของวงจรสะท้อนกระแส CM2 โดยจะหาค่าฟังก์ชันการส่งผ่านของวงจรสะท้อนกระแส CM2 ได้ดังนี้ เมื่อพิจารณาที่โหนด  $V_2$

$$i_{x1} = (g_{m7} + s(C_{\pi7} + C_{\pi8}))V_2 \quad (4.28)$$

และที่โหนด  $V_{out}$

$$i_{O1} = g_{m8}V_2 \quad (4.29)$$

นำสมการที่ (4.29) หาดด้วยสมการที่ (4.28)

$$\frac{i_{O1}}{i_{x1}} = \frac{g_{m8}}{g_{m7} + s(C_{\pi7} + C_{\pi8})} \quad (4.30)$$

จากสมการที่ (4.30) จะได้ตำแหน่งโพลซึ่งเป็นความถี่ที่เกิดจากผลของวงจรสะท้อนกระแส CM2 มี  
เอกสารค่าเท่ากับเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

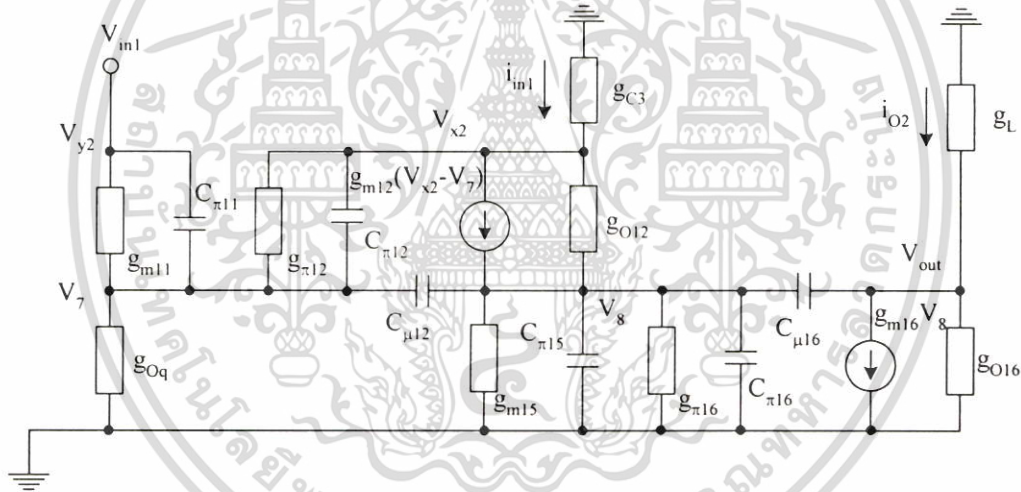
$$P_{CM2} = -\frac{g_{m7}}{C_{\pi7} + C_{\pi8}} \quad (4.31)$$

เมื่อ  $g_{m7}$  คือ ค่าความนำถ่ายไอออนของทรานซิสเตอร์  $Q_7$ ,  $C_{\pi7}$  และ  $C_{\pi8}$  คือ ค่าความจุไฟฟ้าแฝงระหว่างเบสและอิมิตเตอร์ของทรานซิสเตอร์  $Q_7$  และ  $Q_8$  ตามลำดับ ดังนั้นจะหาค่าความถี่ที่เชิงมุมซึ่งเป็นค่าจำกัดสมรรถนะทางความถี่ของสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in1}$  ในส่วน SC1 ได้เท่ากับ

$$f_{P\_CM2} = \frac{1}{2\pi} \frac{g_{m7}}{C_{\pi7} + C_{\pi8}} \quad (4.32)$$

ถ้ากำหนดให้  $g_{m7} = 15.2 \times 10^{-3} \text{ A/V}$  และ  $C_{\pi7} = C_{\pi8} = 16.8 \text{ pF}$  ทำให้ได้ค่าความถี่ที่เชิงมุมมีค่าเท่ากับ  $f_{P\_CM2} = 72.04 \text{ MHz}$

ในส่วน SC2 นั้นสามารถเป็นวงจรสมมูลได้ดังรูปที่ 4.5



รูปที่ 4.5 แสดงวงจรสมมูลที่ใช้วิเคราะห์หาค่าความถี่ปฏิบัติการของ  $V_{in1}$  ในส่วน SC2

จากวงจรสมมูลในรูปที่ 4.5 จะหาฟังก์ชันการส่งผ่านระหว่างแรงดันไฟฟ้าพอร์ต Y2,  $V_{y2}$  กับแรงดันไฟฟ้าพอร์ต X2,  $V_{x2}$  ได้ดังนี้

$$\frac{V_{x2}}{V_{y2}} = \frac{(g_{m11} + sC_{\pi11})(g_{m15} + sC_2)}{s^2(C_2C_3) + s(C_2g_{m11} + C_3g_{m15}) + g_{m11}g_{m15}} \quad (4.33)$$

เมื่อ  $C_2 = C_{\mu12} + C_{\pi15} + C_{\pi16}$  และ  $C_3 = C_{\pi11} + C_{\mu12}$

จาก  $V_{x2} = i_{x2}R_{C3}$  และ  $V_{y2} = V_{in1}$  ดังนั้นจะได้

$$\frac{i_{x2}}{V_{in1}} = \frac{1}{R_{C3}} \frac{(g_{m11} + sC_{\pi11})(g_{m15} + sC_2)}{s^2(C_2C_3) + s(C_2g_{m11} + C_3g_{m15}) + g_{m11}g_{m15}} \quad (4.34)$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี ไม่อนุญาตให้นำไปใช้ประโยชน์ในเชิงการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับวงจรสะท้อนกระแส CM4 จะมีฟังก์ชันการส่งผ่านเท่ากับ

$$\frac{i_{O2}}{i_{x2}} = \frac{g_{m16}}{(g_{m15} + s(C_{\pi15} + C_{\pi16}))} \quad (4.35)$$

นำสมการที่ (4.34) คูณกับสมการที่ (4.35)

$$\frac{i_{O2}}{V_{in1}} = \frac{1}{R_{C3}} \frac{(g_{m11} + sC_{\pi11})(g_{m15} + sC_2)}{(s^2(C_2C_3) + s(C_2g_{m11} + C_3g_{m15}) + g_{m11}g_{m15})(g_{m15} + s(C_{\pi15} + C_{\pi16}))} \frac{g_{m16}}{g_{m15}}$$

จาก  $V_{out} = i_{O2}R_L$  จะได้

$$\frac{V_{out}}{V_{in1}} = \frac{R_L}{R_{C3}} \frac{(g_{m11} + sC_{\pi11})(g_{m15} + sC_2)}{(s^2(C_2C_3) + s(C_2g_{m11} + C_3g_{m15}) + g_{m11}g_{m15})(g_{m15} + s(C_{\pi15} + C_{\pi16}))} \frac{g_{m16}}{g_{m15}} \quad (4.36)$$

จากสมการที่ (4.36) เทอมแรกจะมีค่าตำแหน่งของโพลคู่สองตัวซึ่งเกิดจากผลของวงจรทรานส์ลิเนียร์แบบคู่ สามารถแสดงได้ดังนี้ [4]

$$P_1 = -\frac{1}{\left[ \frac{C_2}{g_{m15}} + \frac{C_3}{g_{m11}} \right]} \quad (4.37)$$

$$P_2 = -\frac{1}{P_1} \times \frac{g_{m11}g_{m15}}{C_2C_3} \quad (4.38)$$

โดยที่  $g_{m11}$  และ  $g_{m15}$  คือ ค่าความนำถ่ายไอออนของทรานซิสเตอร์  $Q_{11}$  และ  $Q_{15}$  ตามลำดับ  
ในส่วนเทอมที่สองมีตำแหน่งโพลเป็นความถี่ที่เกิดจากผลของวงจรสะท้อนกระแส CM4  
นั่นเอง ซึ่งมีค่าเท่ากับ

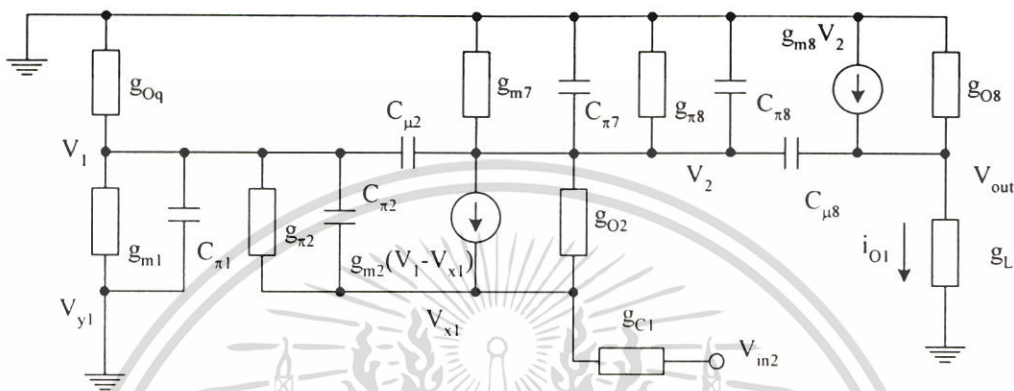
$$P_{CM4} = -\frac{g_{m15}}{C_{\pi15} + C_{\pi16}} \quad (4.39)$$

เมื่อ  $g_{m15}$  คือ ค่าความนำถ่ายไอออนของทรานซิสเตอร์  $Q_{15}$ ,  $C_{\pi15}$  และ  $C_{\pi16}$  คือ ค่าความจุไฟฟ้า  
แฝงระหว่างเบสและอิมิตเตอร์ของทรานซิสเตอร์  $Q_{15}$  และ  $Q_{16}$  ตามลำดับ ถ้ากำหนดให้  
 $C_{\pi11} = C_{\pi15} = C_{\pi16} = 14.6\text{pF}$ ,  $C_2 = 49.3\text{pF}$ ,  $C_3 = 34.8\text{pF}$ ,  $g_{m11} = 7.6 \times 10^{-3}\text{A/V}$ ,  
 $g_{m15} = g_{m16} = 15.3 \times 10^{-3}\text{A/V}$  จากการแทนค่าลงในสมการที่ (4.37), สมการที่ (4.38) และ  
สมการที่ (4.39) จะได้ค่าความถี่ที่เชิงมุมของสัญญาณแรงดันไฟฟ้า  $V_{in1}$  ในส่วน SC2 ที่เป็นค่า  
จำกัดสถานะทางความถี่ คือความถี่ของโพลตัวแรก  $f_{P1} = 20.41\text{MHz}$  ดังนั้นจะหาค่าความถี่  
ปฏิบัติการงานของสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in1}$  ได้เท่ากับ  $20.41\text{MHz}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.3.3.2 การวิเคราะห์หาค่าความถี่ปฏิบัติการงานของสัญญาณแรงดันไฟฟ้าอินพุต $V_{in2}$

เมื่อพิจารณาทางเข้าของสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in2}$  จะใช้เพียงแ่งพอร์ต์ X เท่านั้น ดังนั้นในการวิเคราะห์หาค่าความถี่ปฏิบัติการงานจะพิจารณาแค่ในส่วน SC1 เท่านั้น ซึ่งจะเขียนเป็นวงจรสมมูลได้ดังรูปที่ 4.6



รูปที่ 4.6 แสดงวงจรสมมูลที่ใช้วิเคราะห์หาค่าความถี่ปฏิบัติการงานของ  $V_{in2}$

จากขั้นตอนการวิเคราะห์หาค่าความถี่ปฏิบัติการงานของสัญญาณแรงดันไฟฟ้า  $V_{in1}$  ในส่วน SC1 จะหาค่าความถี่ที่เชิงมุมซึ่งเป็นค่าจำกัดสมรรถนะทางความถี่ของสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in2}$  ได้เท่ากับ

$$f_{P\_CM2} = \frac{1}{2\pi} \frac{g_{m7}}{C_{\pi7} + C_{\pi8}} \tag{4.40}$$

ถ้ากำหนดให้  $g_{m7} = 15.2 \times 10^{-3} \text{ A/V}$  และ  $C_{\pi7} = C_{\pi8} = 16.8 \text{ pF}$  ทำให้ได้ค่าความถี่ที่เชิงมุมมีค่าเท่ากับ  $f_{P\_CM2} = 72.04 \text{ MHz}$  ดังนั้นจะหาค่าความถี่ปฏิบัติการงานของสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in2}$  ได้เท่ากับ  $72.04 \text{ MHz}$

### 4.3.4 การวิเคราะห์หาแรงดันไฟฟ้าส่วนเกิน

สำหรับการวิเคราะห์หาแรงดันไฟฟ้าส่วนเกินนั้น จะพิจารณาจากผลของความต้านทานแฝงที่ปรากฏที่พอร์ต์ X,  $r_x$  ซึ่งในการออกแบบวงจรจะกำหนดให้  $r_x$  นี้มีค่าน้อยกว่าความต้านทานภายนอก  $R_C$  มากๆ จึงจะสามารถละเลยผลของ  $r_x$  ได้ แต่ค่าความต้านทาน  $r_x$  ยังคงมีผลต่อแรงดันไฟฟ้าเอาต์พุตอยู่ ดังนั้นการวิเคราะห์หาค่าแรงดันไฟฟ้าส่วนเกินจะกำหนดให้อัตราขยายของวงจรสะท้อนกระแสทั้งหมดในวงจรตัวคูณแบบอนาลอกมีค่าเท่ากับหนึ่ง ซึ่งมีขั้นตอนการวิเคราะห์ดังนี้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาดูเท่านั้น เมื่ออนุญาตให้นำไปใช้โดยไม่ว่ากรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาที่ SC1 กำหนดให้ค่าสัญญาณกระแสอินพุต  $I_{in1}$  ในทางอุดมคติมีค่าเท่ากับ

$$I_{in1(ideal)} = \frac{V_{in1} + V_{in2}}{R_C} \quad (4.41)$$

แต่จากวงจรที่ออกแบบจะได้

$$I_{in1(real)} = \frac{V_{in1} + V_{in2}}{R_C + 2r_x} \quad (4.42)$$

ซึ่งจะหาสัญญาณกระแสส่วนเกิน  $I_{offset1}$  ได้เท่ากับ

$$I_{offset1} = I_{in1(real)} - I_{in1(ideal)} \quad (4.43)$$

แทนค่าสมการที่ (4.41) และ (4.42) จะได้

$$I_{offset1} = \left( \frac{V_{in1} + V_{in2}}{R_C + 2r_x} \right) - \left( \frac{V_{in1} + V_{in2}}{R_C} \right)$$

หรือ

$$I_{offset1} = -\frac{2r_x(V_{in1} + V_{in2})}{R_C(R_C + 2r_x)} \quad (4.44)$$

จะหา  $I_{in1}$  ได้เท่ากับ

$$I_{in1} = \left( \frac{V_{in1} + V_{in2}}{R_C} \right) - \left( \frac{2r_x(V_{in1} + V_{in2})}{R_C(R_C + 2r_x)} \right) \quad (4.45)$$

พิจารณาที่ SC2 กำหนดให้ค่าสัญญาณกระแสอินพุต  $I_{in2}$  ในทางอุดมคติมีค่าเท่ากับ

$$I_{in2(ideal)} = \frac{V_{in1} - V_{in2}}{R_C} \quad (4.46)$$

แต่จากวงจรที่ออกแบบจะได้

$$I_{in2(real)} = \frac{V_{in1} - V_{in2}}{R_C + r_x} \quad (4.47)$$

ซึ่งจะหาสัญญาณกระแสส่วนเกิน  $I_{offset2}$  ได้เท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ I<sub>offset2</sub> = I<sub>in2(real)</sub> - I<sub>in2(ideal)</sub> ไม่อนุญาตให้นำไปใช้ประโยชน์ (4.48) รัศ  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่าสมการที่ (4.46) และ (4.47) จะได้

$$I_{\text{offset2}} = \left( \frac{V_{\text{in1}} - V_{\text{in2}}}{R_C + r_x} \right) - \left( \frac{V_{\text{in1}} - V_{\text{in2}}}{R_C} \right)$$

หรือ

$$I_{\text{offset2}} = -\frac{r_x (V_{\text{in1}} - V_{\text{in2}})}{R_C (R_C + r_x)} \quad (4.49)$$

จะหา  $I_{\text{in2}}$  ได้เท่ากับ

$$I_{\text{in2}} = \left( \frac{V_{\text{in1}} - V_{\text{in2}}}{R_C} \right) - \left( \frac{r_x (V_{\text{in1}} - V_{\text{in2}})}{R_C (R_C + r_x)} \right) \quad (4.50)$$

จากสมการที่ (4.14)

$$V_{\text{out}} = \frac{R_L}{4I_q} (I_{\text{in1}}^2 - I_{\text{in2}}^2)$$

แทนค่า  $I_{\text{in1}}$  และ  $I_{\text{in2}}$  จากสมการที่ (4.45) และ (4.50) ตามลำดับ จะได้

$$V_{\text{out}} = \frac{R_L}{4I_q} \left[ \left[ \frac{V_{\text{in1}} + V_{\text{in2}}}{R_C} - \frac{2r_x (V_{\text{in1}} + V_{\text{in2}})}{R_C (R_C + 2r_x)} \right]^2 - \left[ \frac{V_{\text{in1}} - V_{\text{in2}}}{R_C} - \frac{r_x (V_{\text{in1}} - V_{\text{in2}})}{R_C (R_C + r_x)} \right]^2 \right]$$

กระจายเทอมและจัดรูปใหม่จะได้

$$V_{\text{out}} = \frac{R_L}{R_C^2 I_q} V_{\text{in1}} V_{\text{in2}} + \frac{R_L}{4I_q} \left[ \frac{(2r_x R_C + r_x^2)(V_{\text{in1}} - V_{\text{in2}})^2}{R_C^2 (R_C + r_x)^2} - \frac{(4r_x R_C + 4r_x^2)(V_{\text{in1}} + V_{\text{in2}})^2}{R_C^2 (R_C + 2r_x)^2} \right] \quad (4.51)$$

จากสมการที่ (4.51) จะหาแรงดันไฟฟ้าเอาต์พุตส่วนเกินได้เท่ากับ

$$V_{\text{out\_offset}} = \frac{R_L}{4I_q} \left[ \frac{(2r_x R_C + r_x^2)(V_{\text{in1}} - V_{\text{in2}})^2}{R_C^2 (R_C + r_x)^2} - \frac{(4r_x R_C + 4r_x^2)(V_{\text{in1}} + V_{\text{in2}})^2}{R_C^2 (R_C + 2r_x)^2} \right] \quad (4.52)$$

จากสมการที่ (4.52) จะเห็นว่าถ้าค่าความต้านทานภายนอก  $R_C$  มีค่ามากกว่า  $r_x$  มากๆ จะทำให้แรงดันไฟฟ้าเอาต์พุตส่วนเกินมีค่าเข้าใกล้ศูนย์มากขึ้น

#### 4.4 การเลือกค่า $R_C$

เนื่องจากการประมาณค่าของอนุกรมกำลัง  $\sqrt{(1+X)}$  ในสมการที่ (4.7) จะมีความถูกต้องเมื่อ  $-1 \leq X \leq 1$  ซึ่งจะเป็นผลให้  $-2I_q \leq i_{in1}, i_{in2} \leq 2I_q$  โดยที่  $i_{in1}$  และ  $i_{in2}$  มีค่าดังสมการที่ (4.5) และ (4.10) ตามลำดับ ซึ่งจะหาค่าความผิดพลาดจากการประมาณค่าได้ดังตารางที่ 4.1

ตารางที่ 4.1 ค่าเปอร์เซ็นต์ความผิดพลาดในการประมาณค่าของอนุกรมกำลัง  $\sqrt{(1+X)}$

$X = \frac{i_{in}^2}{4I_q^2}$	ค่าความผิดพลาด (%)
0.005	$3.11 \times 10^{-4}$
0.010	$1.24 \times 10^{-3}$
0.050	$2.95 \times 10^{-2}$
0.100	0.11
0.500	2.06
1.000	6.07

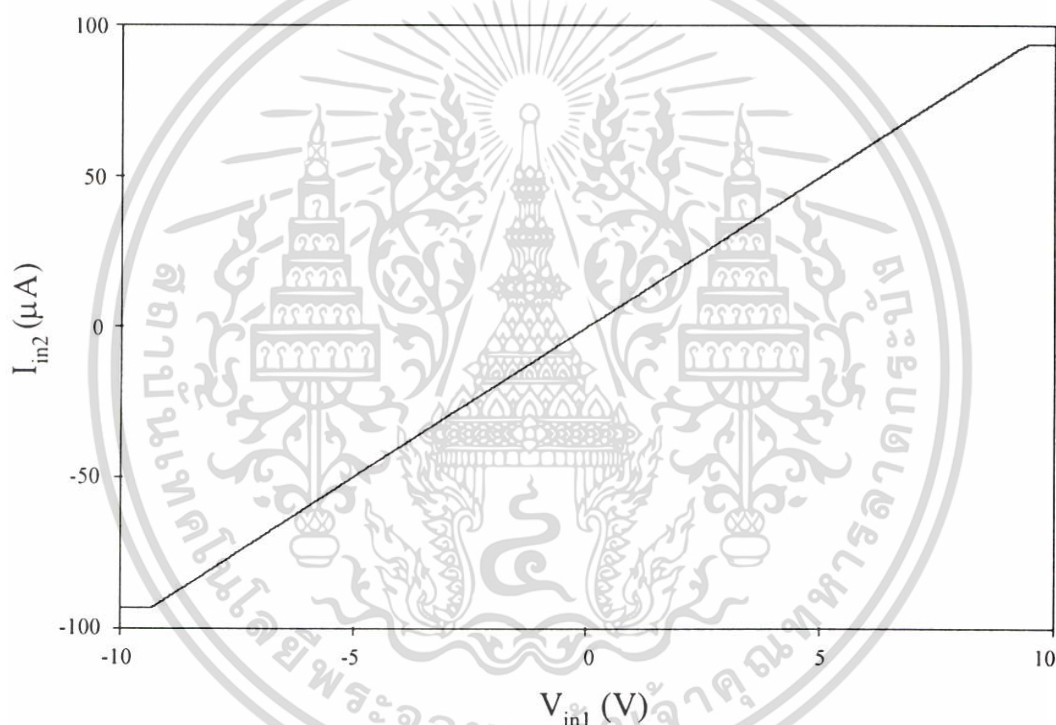
จากตารางจะเห็นได้ว่า ถ้าป้อนสัญญาณกระแสอินพุตให้มีค่าน้อยกว่า  $2I_q$  มากๆ จะทำให้ค่าเปอร์เซ็นต์ความผิดพลาดมีค่าน้อยลงด้วย ซึ่งสัญญาณกระแสอินพุตจะขึ้นอยู่กับค่าความต้านทานภายนอก  $R_C$  บวกกับค่าความต้านทานแฝง  $r_x$  ที่ทำหน้าที่แปลงสัญญาณแรงดันไฟฟ้าอินพุตให้เป็นสัญญาณกระแสอินพุต ยิ่งค่าความต้านทานทั้งสองมีค่ามากจะทำให้ค่าสัญญาณกระแสอินพุตมีค่าน้อยด้วย โดยปกติค่า  $r_x$  ซึ่งมีค่าดังสมการที่ (4.2) จะมีค่าน้อยมาก ยกตัวอย่างเช่น  $I_q = 200 \mu A$  ได้ค่า  $r_x = 65 \Omega$  จึงทำให้ต้องเลือกใช้  $R_C$  ที่มีค่ามากๆ แทน ซึ่งได้แสดงความสัมพันธ์ระหว่างค่าอัตราส่วนในการเลือกใช้ค่า  $R_C$  ต่อค่า  $r_x$  ที่เกิดขึ้น ( $R_C/r_x$ ) กับค่าเปอร์เซ็นต์ความผิดพลาดที่เกิดขึ้น

ตารางที่ 4.2 ค่าเปอร์เซ็นต์ความผิดพลาดเนื่องมาจากผลของ  $r_x$

$R_C/r_x$	ค่าความผิดพลาด (%)
1	50.00
10	9.09
100	0.99
1000	0.10
10000	0.01

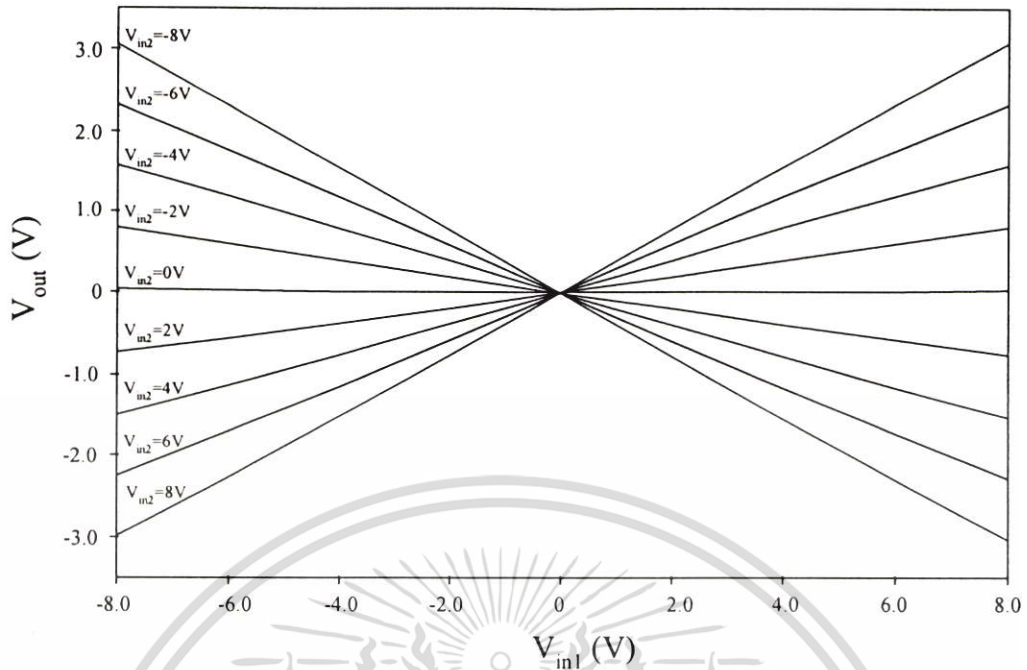
#### 4.5 ผลการเลียนแบบการทำงานด้วยโปรแกรม PSPICE

เพื่อเป็นการยืนยันถึงสมรรถนะและคุณสมบัติต่างๆ ของตัวคูณแบบอนุกรมที่ได้ออกแบบสร้างขึ้น จึงได้ใช้โปรแกรม PSPICE เลียนแบบการทำงานของวงจรในรูปแบบที่ 4.2 โดยใช้ไบโพลาร์ทรานซิสเตอร์ชนิด n-p-n เบอร์ Q2N3904 และไบโพลาร์ทรานซิสเตอร์ชนิด p-n-p เบอร์ Q2N3906 [ดูรายละเอียดเพิ่มเติมได้ในภาคผนวก ง.] โดยในการเลียนแบบจะใช้ไฟเลี้ยง  $V_{CC} = V_{EE} = 10V$  กระแสไบอัส  $I_q$  มีค่าเท่ากับ  $200\mu A$ , ความต้านทานภายนอก ( $R_C = R_{C1} = R_{C2} = R_{C3}$ ) มีค่าเท่ากับ  $100k\Omega$  และ  $R_L = 100k\Omega$  ซึ่งจะได้อัตราขยาย  $\left(\frac{R_L}{R_C^2 I_q}\right)$  เท่ากับ 0.05 เท่า



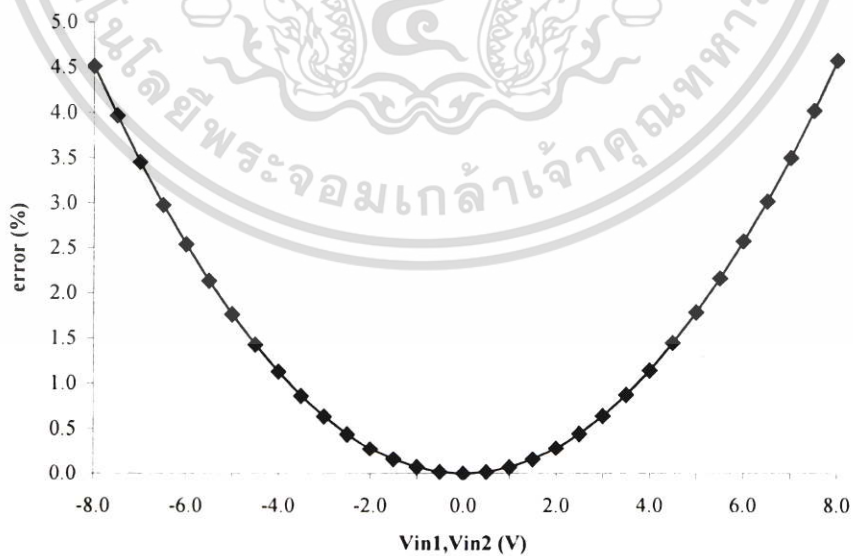
รูปที่ 4.7 แสดงช่วงปฏิบัติงานทางขนาด

รูปที่ 4.7 แสดงผลการเลียนแบบเพื่อหาช่วงปฏิบัติงานทางขนาดของแรงดันไฟฟ้าอินพุต  $V_{in1}$  ในส่วน SC2 ซึ่งเป็นส่วนที่จำกัดช่วงปฏิบัติงานของวงจรตัวคูณแบบอนุกรมที่ได้ออกแบบทดสอบโดยแปรค่าสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in1}$  ตั้งแต่  $-10V$  ถึง  $10V$  ซึ่งกำหนดให้สัญญาณแรงดันไฟฟ้าอินพุต  $V_{in2}$  มีค่าเท่ากับ  $0V$  แล้ววัดค่าสัญญาณกระแสอินพุตที่ไหลผ่านตัวต้านทานภายนอก  $R_{C3}$  ซึ่งจากกราฟจะหาช่วงปฏิบัติงานได้เท่ากับ  $\pm 9.3V$  ซึ่งจะถูกต้องตามค่าที่ได้จากการวิเคราะห์ในสมการที่ (4.20)



รูปที่ 4.8 แสดงผลตอบสนองทางไฟตรง

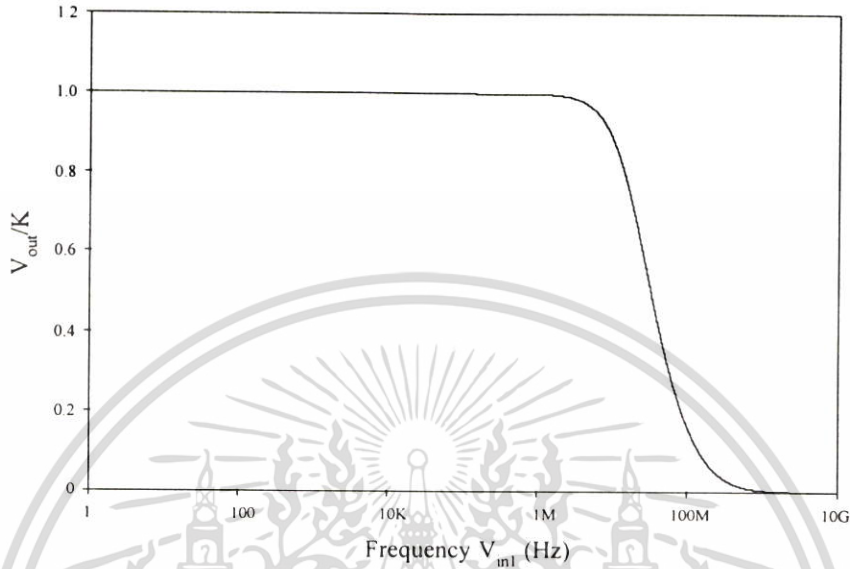
รูปที่ 4.8 แสดงผลการเลียนแบบการทำงานของตัวคูณแบบอนาล็อกที่ได้ออกแบบต่อสัญญาณแรงดันไฟฟ้าอินพุตที่เป็นสัญญาณแรงดันไฟฟ้าตรง ทำการทดสอบโดยแปรค่าสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in1}$  และ  $V_{in2}$  จาก  $-8V$  ถึง  $8V$  เพิ่มครั้งละ  $2V$  ซึ่งจากกราฟแสดงให้เห็นว่าตัวคูณแบบอนาล็อกที่ได้ออกแบบนั้นทำหน้าที่เป็นฟังก์ชันคูณได้เป็นอย่างดี ซึ่งจะหาความผิดพลาดของตัวคูณได้ดังกราฟในรูปที่ 4.9



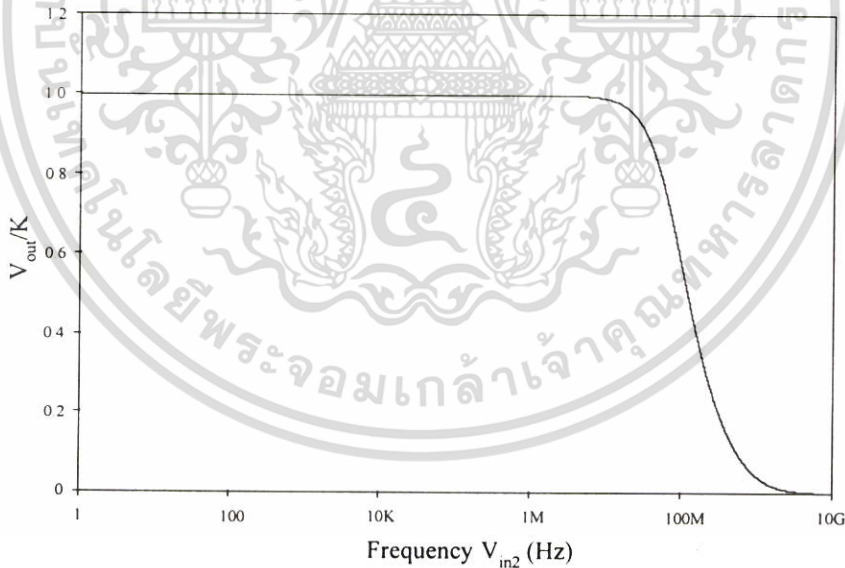
รูปที่ 4.9 แสดงกราฟของเปอร์เซ็นต์ความผิดพลาดของตัวคูณแบบอนาล็อก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับผลการเขียนแบบการทำงานของตัวคูณแบบอนาล็อกที่ได้ออกแบบ เพื่อหาค่าความถี่ปฏิบัติการนั้นแสดงไว้ดังรูปที่ (4.10) และ (4.11) สำหรับสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in1}$  และ  $V_{in2}$  ตามลำดับ โดยที่  $K = V_{out}$



รูปที่ 4.10 แสดงช่วงปฏิบัติการทางความถี่ของสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in1}$



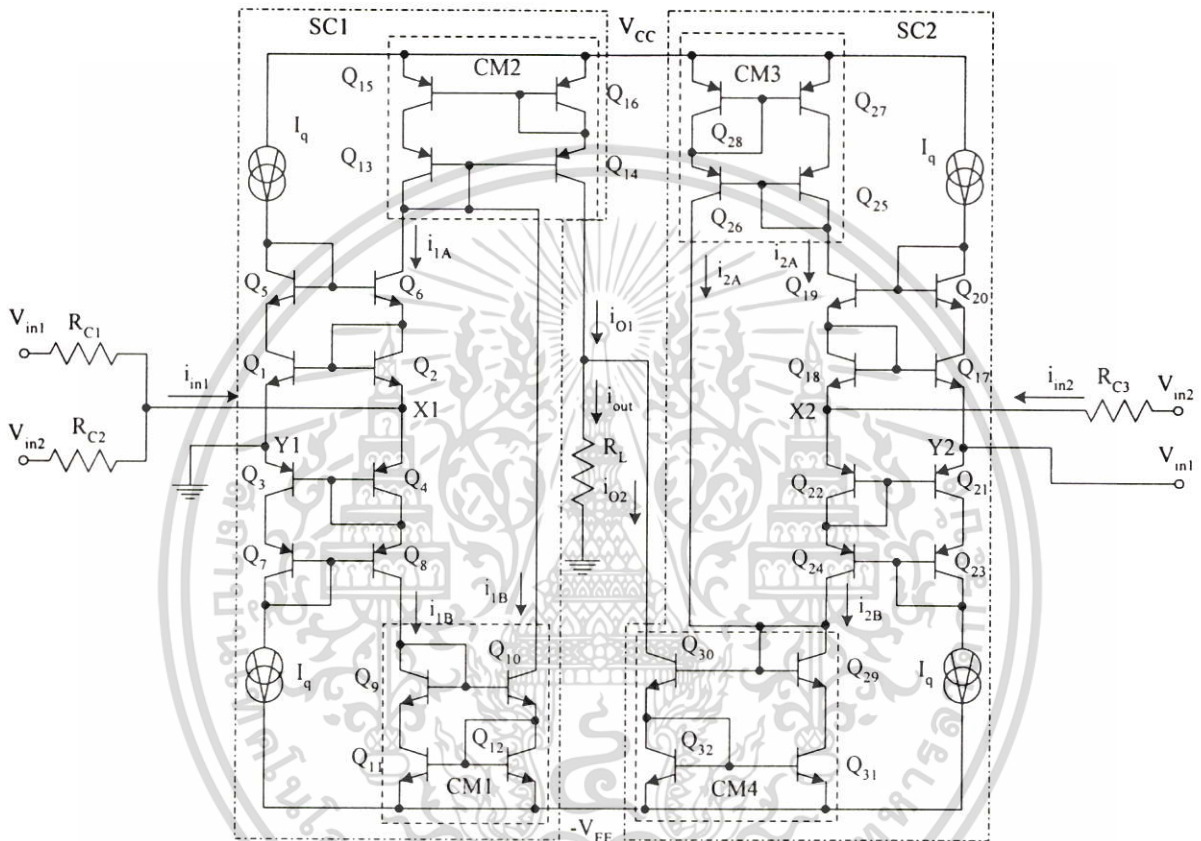
รูปที่ 4.11 แสดงช่วงปฏิบัติการทางความถี่ของสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in2}$

จากรูปที่ 4.10 จะหาความถี่ตอบสนองของสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in1}$  ได้เท่ากับ 19.28MHz และจากรูปที่ 4.11 จะหาความถี่ตอบสนองของสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in2}$  ได้เท่ากับ 70.88MHz ซึ่งจะเห็นว่าค่าความถี่ตอบสนองทั้งสองนั้นมีค่าใกล้เคียงกับค่าที่คำนวณได้ทางทฤษฎี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 4.6 การปรับปรุงสมรรถนะของวงจร

จากวงจรของตัวคูณแบบอนาล็อกโดยใช้วงจรทรานส์ลีนีเยร์แบบคู่ที่ออกแบบไว้ในรูปที่ 4.2 ได้ทำการปรับปรุงวงจรเพิ่มเติมเพื่อให้ได้ตัวคูณที่มีความถูกต้องแม่นยำยิ่งขึ้น ซึ่งวงจรสมบูรณ์จะเป็นดังรูปที่ 4.12



รูปที่ 4.12 แสดงตัวคูณแบบอนาล็อกที่ได้รับการปรับปรุงขึ้นใหม่

จุดปรับปรุงหลัก คือ ใช้ชุดทรานส์ลีนีเยร์ 8 ตัว ซึ่งจะเพิ่มความแม่นยำในการส่งผ่านแรงดันไฟฟ้าจากพอร์ต Y มายังพอร์ต X ได้ดีขึ้น [22] และในส่วนวงจรสะท้อนกระแสจะใช้วงจรสะท้อนกระแสแบบวิลสันปรับปรุง (Improved Wilson Current Mirror) [4, 23] เพื่อความสมบูรณ์ในการส่งผ่านกระแสและใกล้เคียงความเป็นอุดมคติมากขึ้น โดยแต่ละชุดสามารถวิเคราะห์ได้ดังนี้



กำหนดให้ทรานซิสเตอร์ทุกตัวมีความสมพจน์กันจะได้  $\beta_1 = \beta_6 = \beta_N$  และ  $\beta_3 = \beta_8 = \beta_P$  เมื่อ  $\beta_N$  และ  $\beta_P$  คือ ค่าอัตราขยายกระแสเอมิเตอร์ร่วมของทรานซิสเตอร์ชนิด เอ็น-พี-เอ็น และ พี-เอ็น-พี ตามลำดับ และจากหลักการทรานส์เลียร์จะทำให้ได้ความสัมพันธ์

$$I_1' I_3' = I_2' I_4' \quad (4.54)$$

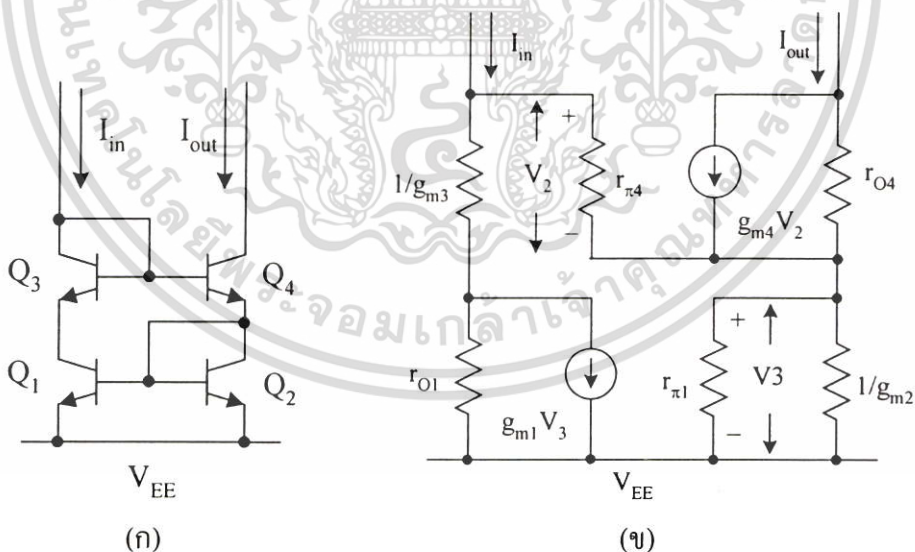
เมื่อทำการแก้สมการที่ (4.53) และสมการที่ (4.54) จะได้

$$I_2' = \frac{1}{2} \left[ \left( I_{in}^2 + 4I_q^2 \right)^{\frac{1}{2}} - I_{in} \right] \quad (4.55)$$

$$I_4' = \frac{1}{2} \left[ \left( I_{in}^2 + 4I_q^2 \right)^{\frac{1}{2}} + I_{in} \right] \quad (4.56)$$

ซึ่งจะสังเกตได้ว่ามีรูปแบบเดียวกันกับการวิเคราะห์ห้วงทรานส์เลียร์แบบคู่ที่ประกอบด้วย ทรานซิสเตอร์ 4 ตัว นั่นเอง

ในส่วนของวงจรสะท้อนกระแสแบบวิลสันปรับปรุง ซึ่งเป็นวงจรที่มีประสิทธิภาพในการ สะท้อนกระแสที่ดีและมีค่าความต้านทานเอาต์พุตสูงอีกด้วย โครงสร้างของวงจรแสดงได้ดังรูป ที่ 4.14



รูปที่ 4.14 ก. โครงสร้างของวงจรสะท้อนกระแสแบบวิลสันปรับปรุง  
ข. วงจรเสมือนของวงจรสะท้อนกระแสแบบวิลสันปรับปรุง

จากรูปที่ 4.14 (ก) อาศัยคุณสมบัติ  $I_C = \beta I_B$  และเมื่อ  $V_{BE2} = V_{BE1}$  แล้วจะได้  $I_{C2} = I_{C1}$  ด้วย ดังนั้นสามารถเขียนความสัมพันธ์ระหว่างกระแสที่ไหลเข้า  $I_{in}$  กับกระแสที่ไหลออก  $I_{out}$  ได้เป็น เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{out} = I_{in} - 2I_{B4} + I_{B1} + I_{B2} \quad (4.57)$$

ซึ่งจะเห็นได้ว่า  $I_{B1} = I_{B2} = \frac{I_{in} - I_{B4}}{\beta}$  และ  $I_{B4} = \frac{I_{out}}{\beta}$  แทนค่าลงในสมการที่ (4.57) จะได้

$$I_{out} = I_{in} - 2\left(\frac{I_{out}}{\beta}\right) + 2\left(\frac{I_{in} - \left(\frac{I_{out}}{\beta}\right)}{\beta}\right) \quad (4.58)$$

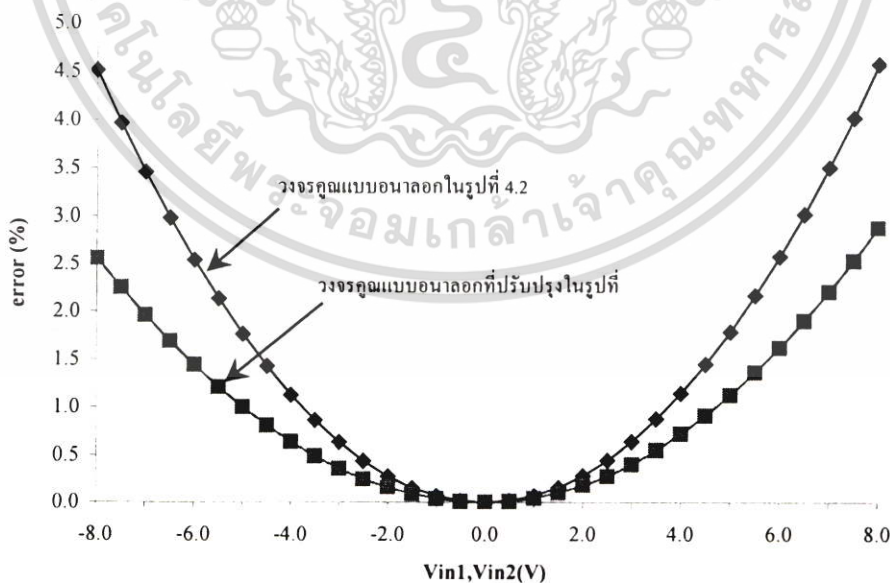
เมื่อจัดรูปสมการที่ (4.58) จะได้

$$\frac{I_{out}}{I_{in}} = 1 - \frac{2}{\beta^2 + 2\beta + 2} \quad (4.59)$$

ซึ่งเมื่อ  $\beta \gg 1$  แล้ว วงจรสะท้อนกระแสแบบวิลสันปรับปรุงนี้จะสามารถให้ประสิทธิภาพในการสะท้อนกระแสที่คืบมากที่สุด สำหรับการวิเคราะห์หาค่าความต้านทานเอาต์พุตของวงจรสามารถกระทำได้โดยการสร้างวงจรเสมือนสัญญาณขนาดเล็กดังรูปที่ 4.14 (ข) ซึ่งจะหาสมการค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแสแบบวิลสันปรับปรุงได้เป็น [24, 25]

$$r_{out} \approx \frac{\beta}{2} r_{OI} \quad (4.60)$$

เมื่อ  $r_{OI}$  คือ ความต้านทานเอาต์พุตของทรานซิสเตอร์  $Q_1$  ซึ่งมีค่าเท่ากับ  $\frac{V_{A1}}{I_{in}}$



รูปที่ 4.15 กราฟของเปอร์เซ็นต์ความผิดพลาดของตัวคูมแบบอนาลอก

รูปที่ 4.15 แสดงกราฟของเปอร์เซ็นต์ความผิดพลาดจากผลการเลียนแบบการทำงานของตัวคูมแบบอนาลอกในรูปที่ 4.2 และรูปที่ 4.12 โดยกำหนดให้ค่า  $V_{in1} = V_{in2}$  โดยแปรค่าสัญญาณ

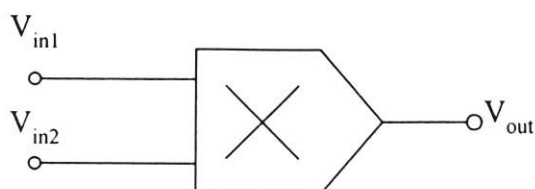
เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น เมื่อถูกใช้โดยไม่ได้รับอนุญาต  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดันไฟฟ้าอินพุตตั้งแต่  $-8V$  ถึง  $8V$  ซึ่งจากกราฟจะเห็นได้ว่าตัวคูณแบบอนาลอกที่ได้รับการปรับปรุง จะให้เปอร์เซ็นต์ความผิดพลาดที่มีค่าน้อยกว่าตัวคูณที่ยังไม่ได้รับการปรับปรุง ซึ่งสามารถสรุปคุณสมบัติโดยรวมของวงจรทั้งสองได้ดังตารางที่ 4.3

ตารางที่ 4.3 คุณสมบัติโดยรวมของวงจรคูณแบบเดิมในรูปที่ 4.2 เปรียบเทียบกับวงจรคูณที่ได้รับการปรับปรุงในรูปที่ 4.12

คุณสมบัติ	วงจรเดิมในรูปที่ 4.2	วงจรที่ได้รับการปรับปรุงในรูปที่ 4.12
จำนวนทรานซิสเตอร์ที่ใช้	16 ตัว	32 ตัว
$R_{in\_Vin1}$	$\left(\frac{r_{Oq}}{2}\right) // (R_{C1} + r_x)$	
$R_{in\_Vin2}$	$(R_{C2} + r_x) // (R_{C3} + r_x)$	
$R_{out}$	$\left(\frac{V_{A8}}{i_{O1}}\right) // \left(\frac{V_{A16}}{i_{O2}}\right)$	$\left(\frac{\beta V_{A15}}{2 i_{O1}}\right) // \left(\frac{\beta V_{A31}}{2 i_{O2}}\right)$
ช่วงกระแสปฏิบัติงาน		$-2I_q \leq i_{in1}, i_{in2} \leq 2I_q$
ช่วงแรงดันไฟฟ้าปฏิบัติงาน	$V_{in1} \leq V_{CC} - (V_{BE13} + V_{CE10})$ $V_{in1} \geq -V_{EE} + (V_{BE15} + V_{CE12})$	$V_{in1} \leq V_{CC} - \left(\begin{matrix} V_{BE18} + V_{BE25} \\ + V_{CE19} + V_{CE27} \end{matrix}\right)$ $V_{in1} \geq -V_{EE} + \left(\begin{matrix} V_{BE22} + V_{BE29} \\ + V_{CE24} + V_{CE31} \end{matrix}\right)$
ค่าความถี่คutoff	$f_{-3dB} \approx 19.28\text{MHz}$	$\approx 11.13\text{MHz}$
ระดับแรงดันไฟเลี้ยงต่ำสุด	$\approx 1V$	$\approx 2V$
ค่าความผิดพลาดที่ $V_{in1} = V_{in2} = 8.0V$	4.58%	2.59%
ค่าความเพี้ยนทางฮาร์โมนิกรวม	4.2%	1.7%

เพื่อความสะดวกในการวาดโครงสร้างของตัวคูณแบบอนาลอกที่ได้รับการปรับปรุงนี้จะใช้สัญลักษณ์ดังรูปที่ 4.16 ในการวาดต่อไป



รูปที่ 4.16 แสดงสัญลักษณ์ที่ใช้แทนรูปวงจรของตัวคูณในรูปที่ 4.15

## 4.6 บทสรุป

บทนี้ได้กล่าวถึงแนวคิดและการออกแบบสร้างตัวคูณแบบอนาลอก โดยอาศัยการพัฒนาขึ้นจากวงจรทรานซิสเตอร์แบบคู่ที่ทำหน้าที่เป็นวงจรแปลงสัญญาณแรงดันไฟฟ้าเป็นสัญญาณกระแสมาประยุกต์ต่อร่วมกับตัวต้านทานภายนอกและวงจรสะท้อนกระแส และยังสามารถวิเคราะห์หาคุณสมบัติที่สำคัญของวงจร ซึ่งแสดงความถูกต้องของการทำงานของวงจรและค่าได้จากการวิเคราะห์ด้วยวิธีการเขียนแบบการทำงานโดยใช้โปรแกรม PSPICE จากผลการเขียนแบบการทำงานแสดงให้เห็นว่าวงจรที่ออกแบบมีช่วงปฏิบัติงานที่กว้าง และมีความแม่นยำในการคูณค่อนข้างสูง และจุดเด่นที่เห็นได้ชัดเจน คือ โครงสร้างของวงจรจะมีรูปแบบที่เรียบง่ายและสามารถปรับอัตราขยายได้จากค่าความต้านทานภายนอก ซึ่งจะแสดงให้เห็นว่าตัวคูณแบบอนาลอกที่ได้ออกแบบนี้มีความเหมาะสมที่จะนำไปสร้างเป็นวงจรคูณ หรือนำไปประยุกต์สร้างเป็นวงจรย่อยต่างๆ ในเทคโนโลยีวงจรรวมแบบไบโพลาร์ทรานซิสเตอร์ ได้อย่างมีประสิทธิภาพ

## บทที่ 5

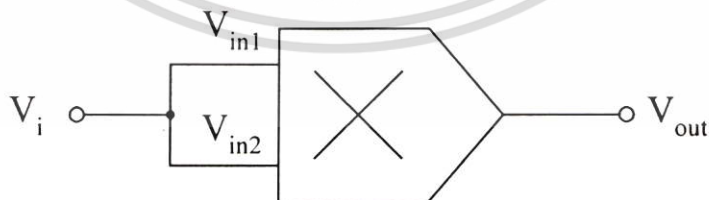
# การประยุกต์ใช้งานตัวคูณแบบอนาลอกโดยใช้วงจรถรานส์ลิเนียร์แบบคู่

### 5.1 กล่าวนำ

ในอดีตที่ผ่านมาได้มีการนำตัวคูณแบบอนาลอกไปประยุกต์สร้างเป็นวงจรย่อย ซึ่งเป็นส่วนประกอบที่สำคัญในโครงสร้างของกระบวนการประมวลผลสัญญาณแบบเชิงเส้น หลายกระบวนการด้วยกัน ตัวอย่างของวงจรรย่อยเช่น วงจรผสมความถี่ของสัญญาณ, วงจรมอดูเลตสัญญาณ, วงจรขยายที่สามารถปรับเปลี่ยนอัตราขยายได้, เฟสล็อกกลูป และวงจรสังเคราะห์สัญญาณชาวน์เป็นโคชาวน์ เป็นต้น จะเห็นได้ว่าตัวคูณแบบอนาลอกนั้นสามารถนำไปประยุกต์เกิดเป็นวงจรที่ทำหน้าที่ใหม่ได้หลากหลายวงจร ดังนั้นภายในบทนี้แสดงการนำตัวคูณแบบอนาลอกโดยใช้วงจรถรานส์ลิเนียร์แบบคู่ที่ได้ออกแบบไว้มาสร้างเป็นวงจรถรอกกำลังสอง (Squaring Circuit), วงจรบาลานซ์มอดูเลต (Balanced Modulate Circuit) และสุดท้ายจะสร้างเป็นวงจรถรตรวจจับการเลื่อนเฟส (Phase Shift Detector Circuit) ซึ่งจะยืนยันการทำงานของวงจรต่างๆ ที่สร้างขึ้นโดยการเลียนแบบการทำงานด้วยโปรแกรม PSPICE

### 5.2 วงจรถรอกกำลังสอง

การสร้างวงจรถรอกกำลังสองสามารถสร้างโดยการต่อสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in1}$  และ  $V_{in2}$  เข้าด้วยกันดังรูปที่ 5.1 โดยใช้วงจรถรคูณที่ได้ออกแบบในรูปที่ 4.12



#### รูปที่ 5.1 แสดงวงจรถรอกกำลังสอง

จากคุณสมบัติของตัวคูณแบบอนาลอก

$$V_{out} = k \cdot V_{in1} \cdot V_{in2}$$

แต่  $V_{in1} = V_{in2} = V_i$  ดังนั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้สำหรับนักเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{out} = k.V_i^2 \quad (5.1)$$

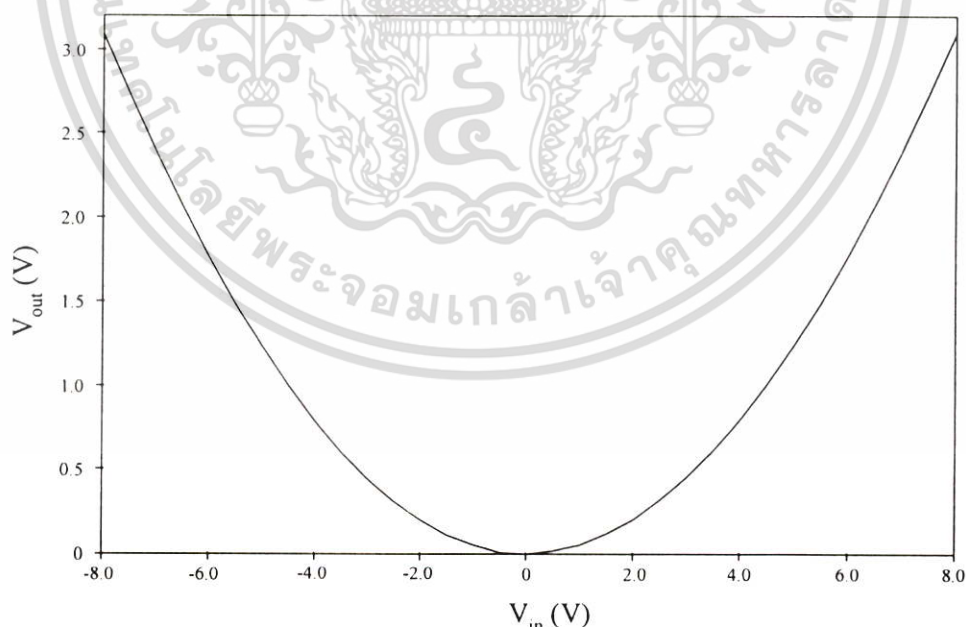
โดยที่  $k$  คืออัตราขยายของตัวคูณแบบอนาล็อก

ซึ่งสัญญาณแรงดันไฟฟ้าอินพุตสามารถเป็นได้ทั้ง สัญญาณแรงดันไฟฟ้าตรงหรือสัญญาณแรงดันไฟฟ้าสลับ ถ้ากรณีที่สัญญาณอินพุตเป็นรูปคลื่นไซน์  $V_i = V_m \sin \omega t$  จะได้แรงดันไฟฟ้าเอาต์พุต เท่ากับ

$$V_{out} = k.(V_m \sin \omega t)^2 = k.\left(\frac{V_m^2}{2}\right)(1 - \cos 2\omega t) \quad (5.2)$$

จากสมการที่ (5.2) จะเห็นว่าแรงดันไฟฟ้าเอาต์พุต  $V_{out}$  จะแยกได้สองส่วน คือ แรงดันไฟฟ้าตรงประมาณ  $\frac{V_m^2}{2}$  และแรงดันไฟฟ้าสลับ  $\frac{V_m^2}{2} \cos 2\omega t$  ซึ่งจะมีความถี่เป็น 2 เท่าของสัญญาณแรงดันไฟฟ้าอินพุต หรือเรียกวงจรยกกำลังสองในกรณีนี้ว่าเป็นวงจรทวีความถี่สองเท่า (Frequency Doubler)

สำหรับการตรวจสอบการทำงานของวงจรยกกำลังสองที่สร้างขึ้น โดยจะนำตัวคูณแบบอนาล็อกโดยใช้วงจรถานสี่เหลี่ยมแบบคู่ที่ออกแบบไว้มาต่อดังรูปที่ 5.1 แล้วตั้งค่าอัตราขยายไว้ที่ 0.05 เท่า อันดับแรกจะเป็นการทดสอบการทำงานต่อสัญญาณแรงดันไฟฟ้าตรง โดยจะแปรค่าตั้งแต่ -8V ถึง 8V ซึ่งจะได้ผลการเลียนแบบดังรูปที่ 5.2

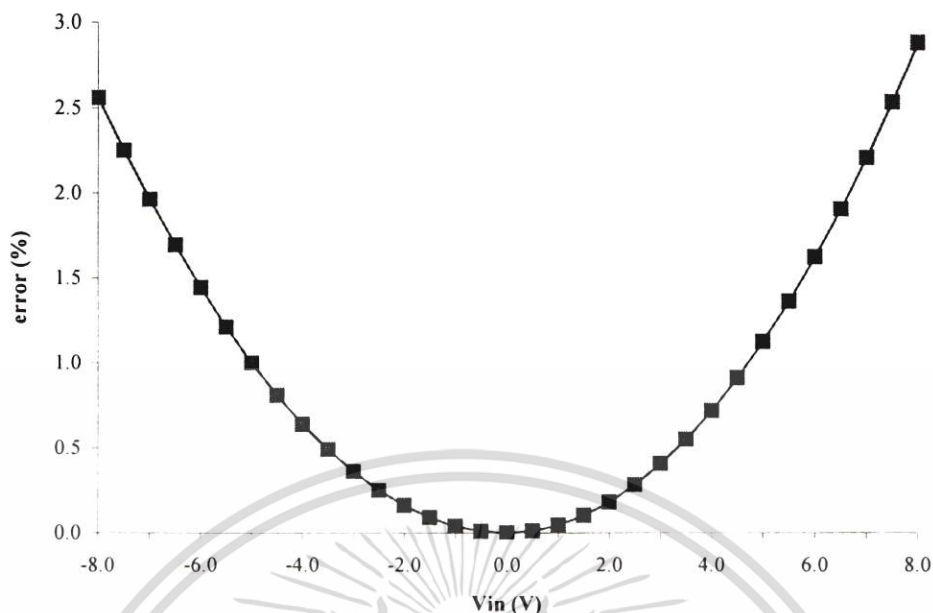


รูปที่ 5.2 ผลการเลียนแบบการทำงานของวงจรยกกำลังสองต่อสัญญาณแรงดันไฟฟ้าตรง

จากผลการเลียนแบบการทำงานในรูปที่ 5.2 สามารถนำมาหาเปอร์เซ็นต์ความผิดพลาดได้

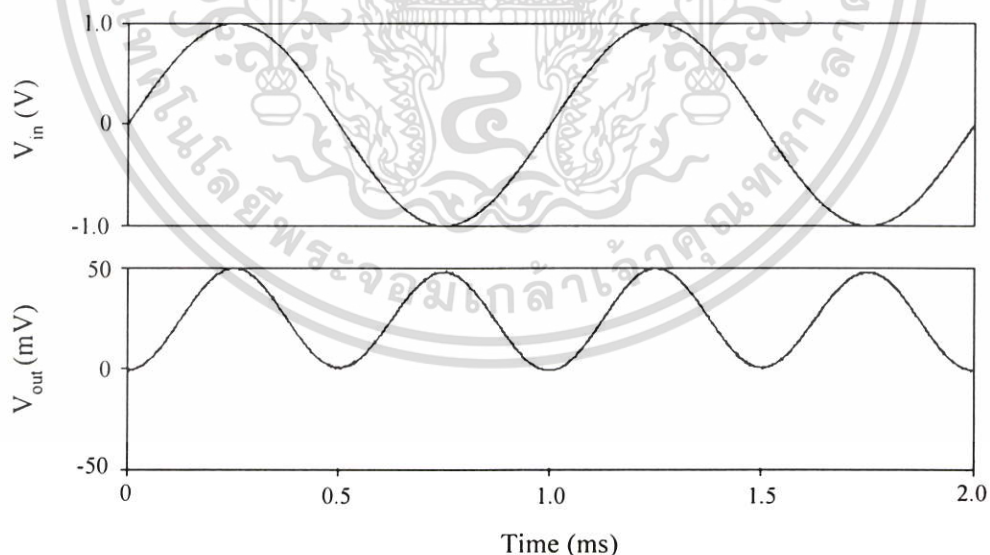
### ผังรูปที่ 5.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

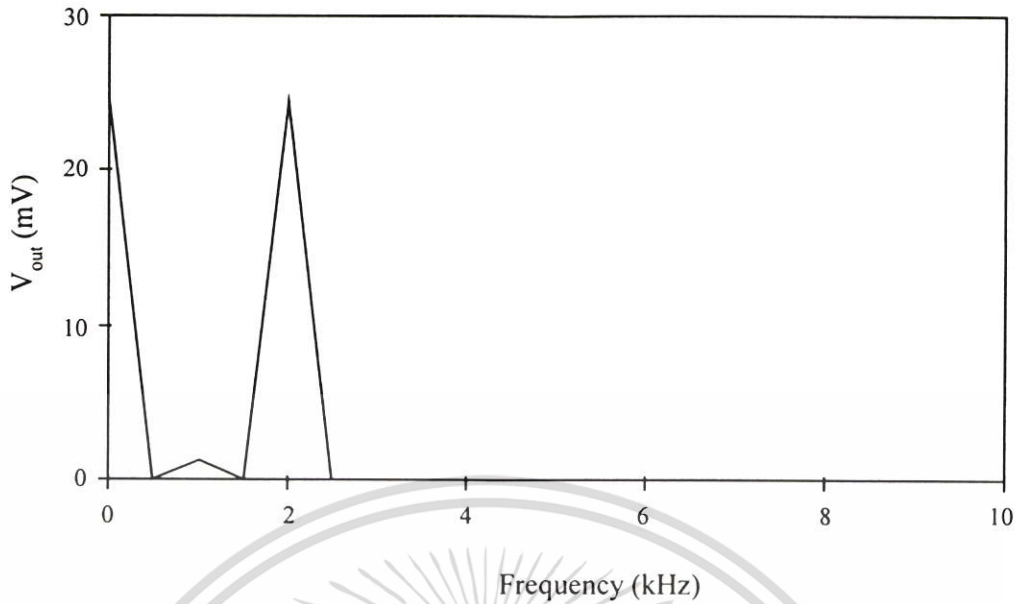


รูปที่ 5.3 แสดงค่าเปอร์เซ็นต์ความผิดพลาดของวงจรถยกำลังสอง

สำหรับการเขียนแบบการทำงานของวงจรถยกำลังสอง ในกรณีสัญญาณแรงดันไฟฟ้าอินพุตเป็นรูปคลื่นไซน์ จะกำหนดให้ป้อนสัญญาณแรงดันไฟฟ้ารูปคลื่นไซน์ที่มีความถี่ 1kHz และแอมพลิจูดสูงสุด 1V ซึ่งจะได้ผลการเขียนแบบการทำงานดังรูปที่ 5.4



รูปที่ 5.4 แสดงผลการเขียนแบบการทำงานของวงจรถยกำลังสองในกรณีสัญญาณแรงดันไฟฟ้าอินพุตเป็นรูปคลื่นไซน์



รูปที่ 5.5 แสดงองค์ประกอบของแรงดันไฟฟ้าเอาต์พุตของวงจรยกกำลังสองที่ความถี่ต่างๆ

ซึ่งจากผลขององค์ประกอบ (Spectrum) ของแรงดันไฟฟ้าเอาต์พุตที่ได้จากการเลียนแบบการทำงานของ วงจรในรูปที่ 5.5 จะได้ค่าความเพี้ยนทางฮาร์โมนิกรวม (Total Harmonic Distortion) ซึ่งคำนวณได้จากโปรแกรมมีค่าเท่ากับ 1.7%

### 5.3 วงจรบาดานซ์มอดูเลเตอร์

วงจรบาดานซ์มอดูเลเตอร์เป็นวงจรมอดูเลตทางแอมพลิจูด (Amplitude Modulation) ชนิดหนึ่งซึ่งเกิดจากการต่อสัญญาณแรงดันไฟฟ้าพาหะความถี่สูง (High-frequency Sinusoidal Carrier Wave :  $E_c$ ) เข้าไปมอดูเลตกับสัญญาณความถี่ต่ำ (Low-frequency Sinusoidal Wave หรือ modulating Wave :  $E_m$ ) โดยมีสมการแต่ละสัญญาณแรงดันไฟฟ้าอินพุตดังนี้

$$E_c = E_{c_p} \sin \omega_c t \quad (5.3)$$

$$E_m = E_{m_p} \sin \omega_m t \quad (5.4)$$

ซึ่งการมอดูเลตจะนำสัญญาณแรงดันไฟฟ้าทั้งสองไปป้อนให้กับตัวคูณแบบอนาลอก ซึ่งจะได้แรงดันเอาต์พุต ดังนี้

$$V_{out} = k \cdot E_c \cdot E_m = k \cdot E_{c_p} E_{m_p} (\sin \omega_c t)(\sin \omega_m t) \quad (5.5)$$

จากคุณสมบัติของตรีโกณมิติ

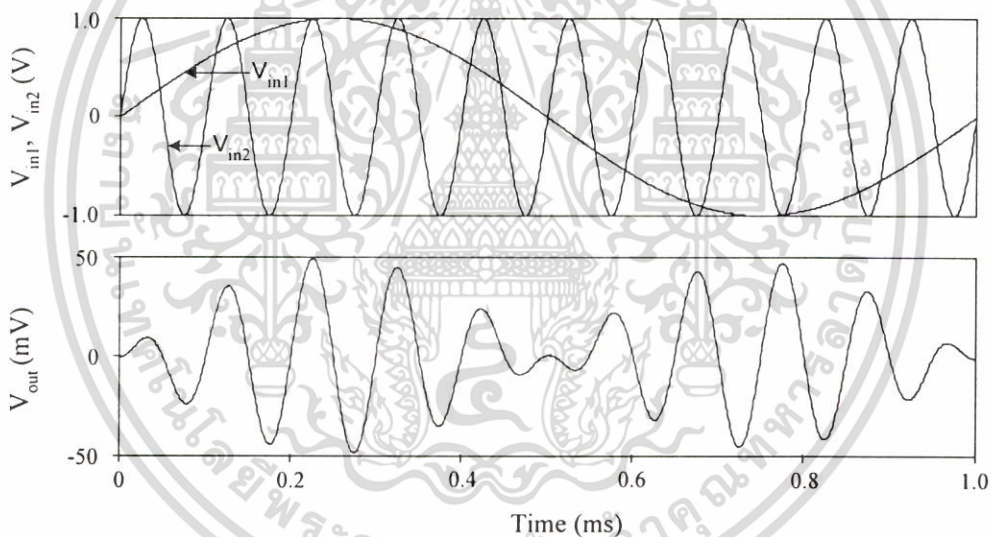
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$(\sin A)(\sin B) = \frac{1}{2}[\cos(A - B) - \cos(A + B)]$$

ซึ่งจะได้  $V_{out}$  ใหม่ดังนี้

$$V_{out} = \frac{k}{2} \cdot E_{Cp} E_{mp} [\cos(\omega_C - \omega_m)t - \cos(\omega_C + \omega_m)t] \quad (5.6)$$

จากสมการที่ (5.6) จะเห็นว่า  $V_{out}$  จะประกอบด้วยเทอมของผลต่างของความถี่ทั้งสอง  $\cos(\omega_C - \omega_m)t$  และเทอมของผลรวมของความถี่ทั้งสอง  $\cos(\omega_C + \omega_m)t$  สำหรับการเลียนแบบการทำงานของวงจรมอดูเลเตอร์ จะใช้ตัวคูณแบบอนาล็อกโดยใช้วงจรถานสี่เหลี่ยมแบบคู่ที่ได้ออกแบบไว้ ซึ่งกำหนดอัตราขยาย  $k$  ไว้เท่ากับ 0.05 เท่า ทำการทดสอบโดยการป้อนสัญญาณแรงดันไฟฟ้ารูปคลื่นไซน์ที่มีความถี่ 1kHz และ 10kHz และกำหนดแอมพลิจูดสูงสุดของสัญญาณทั้งสองเท่ากับ 1V ซึ่งผลการเลียนแบบการทำงานแสดงไว้ในรูปที่ 5.6



รูปที่ 5.6 แสดงผลการเลียนแบบการทำงานของวงจรมอดูเลเตอร์

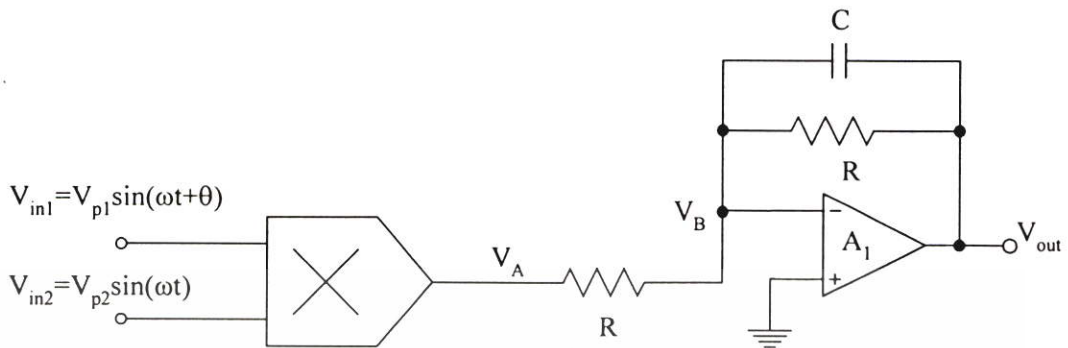
จากผลการเลียนแบบการทำงานในรูปที่ 5.6 แสดงให้เห็นว่าตัวคูณแบบอนาล็อกที่ได้ออกแบบไว้สามารถประยุกต์สร้างเป็นวงจรมอดูเลเตอร์ได้เป็นอย่างดี

#### 5.4 วงจรตรวจจับการเลื่อนเฟส

วงจรตรวจจับการเลื่อนเฟสที่จะสร้างขึ้น เป็นวงจรที่ใช้ตรวจจับการเลื่อนเฟสของสัญญาณอินพุตรูปคลื่นไซน์สองอินพุตที่มีความถี่เดียวกันแต่มีความต่างเฟสกัน โดยวงจรจะให้แรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอาท์พุทซึ่งสัมพันธ์กับความต่างเฟสของสัญญาณอินพุททั้งสอง ซึ่งรูปของวงจรจะแสดงไว้ดังรูปที่ 5.7



รูปที่ 5.7 แสดงวงจรตรวจจับการเลื่อนเฟส

จากรูปที่ 5.7 วงจรจะประกอบด้วย 2 ส่วนใหญ่ๆ คือ ตัวคูณแบบอนาลอกทำหน้าที่คูณสัญญาณแรงดันไฟฟ้าอินพุท  $V_{in1}$  และ  $V_{in2}$  อีกส่วนหนึ่งคือตัวกรองความถี่ต่ำผ่าน (Lowpass-Filter) ที่ประกอบด้วยออปแอมป์  $A_1$  ต่อร่วมกับตัวต้านทาน  $R$  และตัวเก็บประจุไฟฟ้า  $C$  การทำงานของวงจรสามารถอธิบายได้ดังนี้

สัญญาณแรงดันไฟฟ้าอินพุท  $V_{in1}$  และ  $V_{in2}$  เป็นสัญญาณรูปคลื่นไซน์ที่มีความถี่เท่ากันแต่มีความต่างเฟสกัน  $\theta$  ซึ่งเขียนเป็นสมการได้ดังนี้

$$V_{in1} = V_{p1} \sin(\omega t + \theta) \quad (5.7)$$

$$V_{in2} = V_{p2} \sin(\omega t) \quad (5.8)$$

เมื่อป้อนสัญญาณทั้งสองเข้าไปยังตัวคูณแบบอนาลอกจะได้แรงดันเอาท์พุท  $V_A$  มีค่าเท่ากับ

$$V_A = k \cdot V_{in1} \cdot V_{in2} = k \cdot (V_{p1} \sin(\omega t + \theta)) (V_{p2} \sin(\omega t)) \quad (5.9)$$

จากคุณสมบัติของตรีโกณมิติ

$$(\sin A)(\sin B) = \frac{1}{2} [\cos(A - B) - \cos(A + B)]$$

จะได้

$$V_A = \frac{k \cdot V_{p1} \cdot V_{p2}}{2} [\cos \theta - \cos(2\omega t + \theta)] \quad (5.10)$$

จากสมการที่ (5.10) จะเห็นว่า  $V_A$  ประกอบด้วยเทอมความถี่ต่ำ  $\cos \theta$  และเทอมความถี่สูง  $\cos(2\omega t + \theta)$  ดังนั้นถ้ากำจัดเทอมความถี่สูงออกไปจะได้เทอมความถี่ต่ำ  $\cos \theta$  ซึ่งเป็นเทอมที่มี  
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการเรียนการสอนของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความสัมพันธ์กับการเลื่อนเฟสโดยตรง ในการกำจัดเทอมความถี่สูงออกไปจะทำได้โดยการใช้วงจรกรองความถี่ต่ำผ่านซึ่งเป็นส่วนของวงจรตรวจจับการเลื่อนเฟสซึ่งจะมีการทำงานดังนี้

พิจารณาที่ออปแอมป์  $A_1$  จะได้ความสัมพันธ์ของกระแสที่ไหลผ่าน โหนด  $V_B$  มีค่าเท่ากับ

$$\frac{V_A}{R} = -\left[\frac{1}{R} + sC\right]V_O \quad (5.11)$$

จากสมการที่ (5.11) จะหาฟังก์ชันส่งผ่าน ได้เท่ากับ

$$\frac{V_O}{V_A} = -\frac{1}{1 + sCR} \quad (5.12)$$

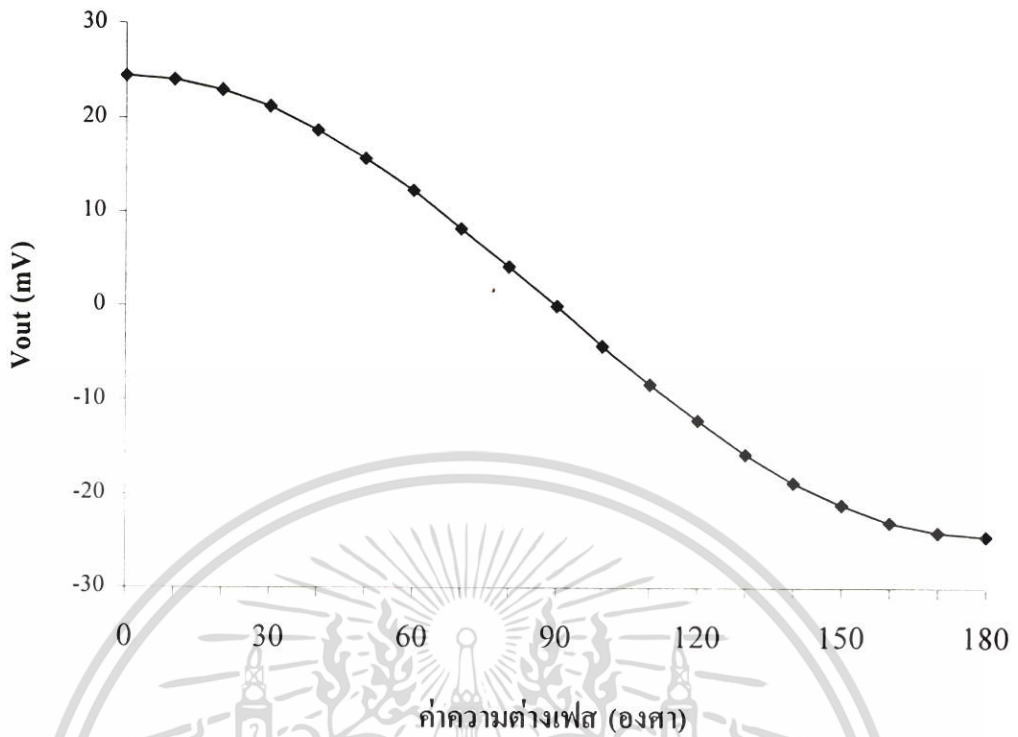
ซึ่งจากสมการที่ (5.12) จะอยู่ในรูปของวงจรกรองความถี่ต่ำผ่าน โดยมีความถี่คัทออฟเท่ากับ

$$\omega_o = \frac{1}{CR} \quad (5.13)$$

ดังนั้นเมื่อ  $V_A$  ผ่านวงจรกรองความถี่ต่ำผ่านมาเป็น  $V_{out}$  จะทำให้เทอมความถี่สูง  $\cos(2\omega t + \theta)$  ถูกกำจัดออกไป ซึ่งจะเหลือแต่เทอมความถี่ต่ำ  $\cos\theta$  เขียนความสัมพันธ์ได้ดังนี้

$$V_{out} = \frac{k \cdot V_{p1} \cdot V_{p2}}{2} \cos\theta \quad (5.14)$$

ซึ่งจะได้แรงดันไฟฟ้าเอาท์พุทแปรผันตามค่าความต่างเฟสของสัญญาณทั้งสอง สำหรับการเลียนแบบการทำงานของวงจรตรวจจับการเลื่อนเฟสจะใช้ตัวคูณแบบอนาล็อกโดยใช้วงจรถานส์ลิเนียร์แบบคู่ที่ได้ออกแบบไว้ ซึ่งกำหนดอัตราขยาย  $k$  เท่ากับ 0.05 เท่า ในส่วนของวงจรความถี่ต่ำผ่านจะใช้ออปแอมป์เบอร์ AD741 โดยตั้งค่าความถี่คัทออฟไว้ประมาณ 16Hz โดยใช้ตัวต้านทาน  $R$  เท่ากับ 10k $\Omega$  และตัวเก็บประจุเท่ากับ 1 $\mu$ F ทำการทดสอบโดยการป้อนสัญญาณแรงดันไฟฟ้าอินพุต  $V_{in1}$  และ  $V_{in2}$  ซึ่งมีค่าแอมพลิจูดสูงสุด 1V ที่ความถี่ 1kHz แล้วแปรค่าเฟสเริ่มต้นของ  $V_{in1}$  ที่เฟสต่างๆ โดยคงค่าเฟสเริ่มต้นของ  $V_{in2}$  ไว้ที่ 0 องศา บันทึกค่าแรงดันไฟฟ้าเอาท์พุทที่ได้ตามความต่างเฟสต่างๆ แล้วนำมาวาดเป็นกราฟซึ่งจะแสดงได้ดังรูปที่ 5.8



รูปที่ 5.8 แสดงความสัมพันธ์ระหว่างค่าความต่างเฟสและแรงดันไฟฟ้าเอาต์พุตของวงจรตรวจจับการเลื่อนเฟส

จากผลการเขียนแบบการทำงานแสดงให้เห็นว่า ตัวคูณแบบอนาล็อกที่ได้ออกแบบนั้นมีประสิทธิภาพเหมาะสมกับการนำไปสร้างเป็นวงจรตรวจจับการเลื่อนเฟสได้

## 5.5 สรุป

ในบทนี้ได้แสดงถึงวิธีการนำเอาตัวคูณแบบอนาล็อกที่ได้ออกแบบไว้ มาประยุกต์สร้างเป็นวงจรย่อยต่างๆ ซึ่งได้แก่ วงจรยกกำลังสอง, วงจรบาลานซ์มอดูเลเตอร์ และวงจรตรวจจับการเลื่อนเฟส ซึ่งเป็นวงจรย่อยที่สำคัญในโครงสร้างของการประมวลผลสัญญาณแบบเชิงเส้นหลายกระบวนการ และทดสอบการทำงานของแต่ละวงจรโดยการเขียนแบบการทำงานด้วยโปรแกรม PSpice ซึ่งจากผลการเขียนแบบการทำงานของแต่ละวงจรแสดงให้เห็นว่า ตัวคูณแบบอนาล็อกที่ได้ออกแบบไว้มีมีประสิทธิภาพเหมาะสมในการนำไปประยุกต์สร้างเป็นวงจรย่อยต่างๆ ได้เป็นอย่างดี ดังนั้นสรุปได้ว่าตัวคูณแบบอนาล็อกที่ได้ออกแบบโดยอาศัยคุณสมบัติของวงจรทรานส์-เนียร์แบบคู่นี้ มีความเหมาะสมที่จะเป็นอีกทางเลือกหนึ่งในการนำไปสร้างเป็นตัวคูณแบบอนาล็อกหรือส่วนประกอบในวงจรย่อยต่างๆ โดยเทคโนโลยีวงจรรวมของไบโพลาร์ทรานซิสเตอร์ได้เป็นอย่างดี

## บทที่ 6

# บทสรุปและข้อเสนอแนะ

### 6.1 บทสรุปและวิจารณ์

วิทยานิพนธ์นี้นำเสนอการออกแบบสร้างตัวคูณแบบอนาล็อกแบบ 4 ควอดแดนซ์ในโหมดแรงดันไฟฟ้า โดยมีโครงสร้างที่เหมาะสมในการนำไปสร้างในเทคโนโลยีวงจรรวม ในการออกแบบนั้นจะเริ่มจากการศึกษาคุณสมบัติของวงจรถานส์ลิเนียร์แบบคู่ จากการศึกษาจะเห็นได้ว่าวงจรถานส์ลิเนียร์แบบคู่ นั้น จะทำหน้าที่เป็นวงจรแปลงสัญญาณแรงดันไฟฟ้าให้เป็นสัญญาณกระแส โดยมีพอร์ต์ Y ซึ่งเป็นพอร์ต์ที่มีความต้านทานขาเข้าสูงทำหน้าที่รับส่งสัญญาณแรงดันไฟฟ้ามายังพอร์ต์ X ซึ่งเป็นพอร์ต์ที่มีความต้านทานขาเข้าต่ำ และวงจรมีให้กระแสเอาต์พุตที่สามารถนำไปประยุกต์เป็นวงจรยกกำลังสองโดยใช้วงจรสะท้อนกระแสเข้ามาประยุกต์ร่วม เมื่อนำวงจรถานส์ลิเนียร์ที่สร้างมาจากวงจรถานส์ลิเนียร์แบบคู่ต่อร่วมกับวงจรสะท้อนกระแสจำนวน 2 ชุด มาประยุกต์ตามเทคนิคควอเตอร์-สแควร์จะได้เป็นตัวคูณแบบอนาล็อกตามที่ต้องการ โดยที่ตัวคูณที่ออกแบบนั้นสามารถปรับอัตราขยายได้โดยใช้ค่าความต้านทานภายนอก ซึ่งจากผลการเขียนแบบการทำงานด้วยโปรแกรม PSPICE แสดงให้เห็นถึงความถูกต้อง และแม่นยำของวงจรได้เป็นอย่างดี และเมื่อนำตัวคูณแบบอนาล็อกที่ได้ออกแบบนี้ไปประยุกต์สร้างเป็นวงจรย่อยพื้นฐาน 3 วงจร คือ วงจรยกกำลังสอง, วงจรบาลานซ์มอดูเลต และวงจรตรวจจับเลื่อนเฟสของสัญญาณอินพุตรูปคลื่นซายน์ที่มีความถี่เดียวกัน ซึ่งจากผลการเขียนแบบของวงจรย่อยทั้ง 3 ช่วยสามารถยืนยันถึงประสิทธิภาพของตัวคูณแบบอนาล็อกที่ออกแบบไว้อย่างชัดเจนอีกด้วย

### 6.2 ข้อเสนอแนะในการทำวิจัยและพัฒนาต่อ

เนื่องจากหลักการของวงจรถานส์ลิเนียร์ต้องอาศัยความสมพียงกันทุกประการของคูไบโพลาร์ทรานซิสเตอร์ ดังนั้นตัวคูณแบบอนาล็อกที่ได้ออกแบบนี้จึงเหมาะสมกับการสร้างในเทคโนโลยีของวงจรรวมมากกว่า ซึ่งจะทำให้สมรรถนะของวงจรค่อนข้างเปลี่ยนแปลงไปตามกระบวนการผลิต จึงน่าที่จะเพิ่มเติมการออกแบบการชดเชยที่เหมาะสมเพื่อให้วงจรมีคุณสมบัติค่อนข้างคงที่ มีเสถียรภาพที่ดีขึ้นไม่เปลี่ยนแปลงไปตามกระบวนการผลิตมากนัก และข้อจำกัดของการแปลงสัญญาณแรงดันมาเป็นสัญญาณกระแส คือ ความต้านทาน  $R_c$  ต้องมีค่ามากกว่า  $r_x$  มากๆ ซึ่งถ้าจำกัดหรือชดเชยเทอมของ  $r_x$  ให้หมดไปจะทำให้ตัวคูณมีความแม่นยำในการคูณมากขึ้น รวมถึงการวิเคราะห์สร้างเป็นมาโครโมเดลของอุปกรณ์ ซึ่งจะเป็นเครื่องมือที่มีประโยชน์อย่างมากในการช่วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อำนวยความสะดวก เมื่อนำตัวคูณแบบอนาลอกที่ได้ออกแบบนี้ไปสร้างเป็นระบบทางอิเล็กทรอนิกส์ต่อไป และในปัจจุบันการออกแบบวงจรอิเล็กทรอนิกส์ต่างๆ ได้ให้ความสนใจในการพัฒนา วงจรต่างๆ โดยใช้เทคโนโลยีของมอสทรานซิสเตอร์เป็นอันมาก เนื่องจากใช้กำลังงานต่ำ และ เป็นการควบคุมแบบใช้แรงดันไฟฟ้า ดังนั้นหากปรับแต่งให้โครงสร้างของตัวคูณแบบอนาลอกที่ ได้ออกแบบนี้สามารถสร้างขึ้นด้วยเทคโนโลยีของมอสทรานซิสเตอร์ได้ โดยที่ยังคงคุณสมบัติที่ดี เอาไว้ ก็จะเป็นอีกแนวทางหนึ่งในของการศึกษาวิจัยและพัฒนาต่อที่สนใจมากอย่างหนึ่ง

ในลำดับสุดท้าย ผู้วิจัยหวังเป็นอย่างยิ่งว่าวิทยานิพนธ์ฉบับนี้จะประโยชน์และสามารถ แนะนำแนวทางสำหรับผู้ที่สนใจในการพัฒนาวงจรคูณแบบอนาลอกแบบใหม่ๆ ที่มีความแม่นยำสูง หรือกำลังต้องการวงจรคูณแบบอนาลอกที่มีประสิทธิภาพที่ดี เพื่อสร้างระบบทางอิเล็กทรอนิกส์ ต่างๆ โดยนำหลักการที่ได้นำเสนอไว้ไปพัฒนาและประยุกต์ใช้งานอย่างเหมาะสมต่อไป



## เอกสารอ้างอิง

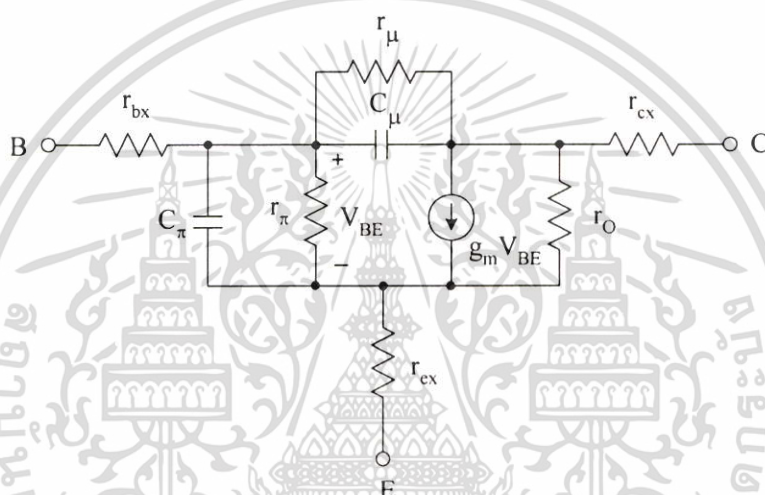
- [1] David F. Stout, Milton Kaufman. **Handbook of Operational amplifier circuit design.** McGraw-Hill, Inc. 1976.
- [2] ปราโมทย์ วาดเขียน. “การประยุกต์ใช้งาน OTA.” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2531.
- [3] พลลภ พันธุ์ปรีชารัตน์, ปราโมทย์ วาดเขียน และวิวัฒน์ กิรานนท์. “วงจรรวมและหารสัญญาณโดยใช้หลักการของวงจรสายพานกระแส.” การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 20. 2540. หน้า 60-65.
- [4] Paul R. Gray, Robert G. Meyer. **Analysis and Design of Analog Integrated Circuits.** Third Edition. New York : John Wiley & Sons, Inc. 1993.
- [5] D. Coue and G. Wilson. “A Four-Quadrant Subthreshold Mode Multiplier for Analog Neural -Network Applications.” IEEE Transactions on Neural Networks, vol. 7, no. 5, 1996. pp. 1212-1219.
- [6] Katsuji Kimura. “Analysis of “An MOS Four-Quadrant Analog Multiplier Using Simple Two-Input Squiring Circuits with Source Followers”.” IEEE Transactions on circuit and systems, vol. 41, no. 1, 1994. pp. 72-75.
- [7] Z. Wang. “A Four-Transister Four Quadrant Analog Multiplier Using MOS Transisters Operating in the Saturation.” IEEE transactions on Instrumentation and Measurement, vol. 42, no. 5, 1993. pp. 117-120.
- [8] O. Oliaei and P. Loumeau. “Four-Quadrant Class AB CMOS Current Multiplier.” Electronics Letters, vol. 32, no. 25, 1996. pp. 2327-2329.
- [9] A. Fabre. “Wideband Tranlinear Current Converter.” Electronic Letters, vol. 20, 1983. pp. 241-242
- [10] M.K.N. Rao and J.W. Haslett. “Class AB Bipolar Votage-Current Converter.” Electronics Letters, vol. 14, 1978. pp. 762-764.
- [11] G. Normand. “Translinear Current Conveyors.” International Journal of Electronics, vol. 59, 1985. pp. 771-777.
- [12] A. Fabre and P. Rochegude. “Negative Impedance Converter with Translinear Implementation.” International Journal of Electronics, vol. 60, 1986. pp. 671-678.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [13] W. Surakamponorn. "Integrable Wide-dynamic-range Negative Resistance Circuits." *Electronics Letters*, vol. 14, 1985. pp. 762-764.
- [14] W. Surakamponorn, S. Jutaviriya and T. Apajinda "Dual Tranlinear Sinusoidal Frequency Doubler and Full-Wave Rectifier." *International Journal of Electronics*, vol. 65, no. 6, 1988. pp. 1203-1208.
- [15] Edwin W. Greeneich. **Analog Integrated Circuits**. New York : Chapman & Hall. 1997.
- [16] Chris Toumazou, John Lidgey, David G. Haigh, Editors. **Analogue IC Design : The Current-Mode Approach**. London : Peter Pergrinus, Ltd. 1990.
- [17] Gilbert B. "Translinear Circuits : A Proposed Classification." *Electron. Lett.*, vol. 11, no. 1, Jan. 1975. pp. 14-16
- [18] Evert Seevinck. **Analysis and Synthesis of Tranlinear Integrated Circuits**. Amsterdam : Elsevier Science Publisher, B. V. 1988.
- [19] Remco J. Wiegierink. **Analysis and Synthesis of MOS Tranlinear Circuits**. Boston MA : Kluwer Academic Publisher. 1993.
- [20] Adam R. W. "Filtering in the Log Domain." Presented at 63<sup>rd</sup> AES Conf. New York, USA, May 1979, Preprint 1470.
- [21] Fabre A., Saaid O., Wiest F. and Boucheron C. "High Frequency Applications Based on a New Current Controlled Conveyor." *IEEE Trans. Circuits Syst. I*, vol. 43, no. 2, Feb. 1996. pp. 82-91
- [22] Fabre A. "New Formulations to Describe Tranlinear Mixed Cells Accurately." *IEEE Proc. G, Circuits Devices Syst. I*, vol. 141, 1994. pp. 167-173
- [23] David A. Johns, Ken Martin. **Analog Integrated Circuit Design**. New York: John Wiley & Son, Inc. 1997
- [24] วันชัย รวีรุจา. "การออกแบบสังเคราะห์วงจรมอดูลฟังก์ชันโดยหลักการวงจรรวม." วิทยานิพนธ์วิศวกรรมศาสตรดุษฎีบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2535.
- [25] อมร จิรเสรีอมรกุล. "การออกแบบและประยุกต์ใช้งานวงจรมอดูลลอว์สี่ขั้วแบบลอยตัวที่มีโครงสร้างแบบทรานส์ลิเนียร์." วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2543.
- [26] คงศักดิ์ อนันตหิรัญรัตน์. "วงจรมอดูลฟังก์ชันอนาล็อก ชนิดทรานส์ลิเนียร์คลาส AB." วิทยานิพนธ์วิศวกรรมศาสตรดุษฎีบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2545.

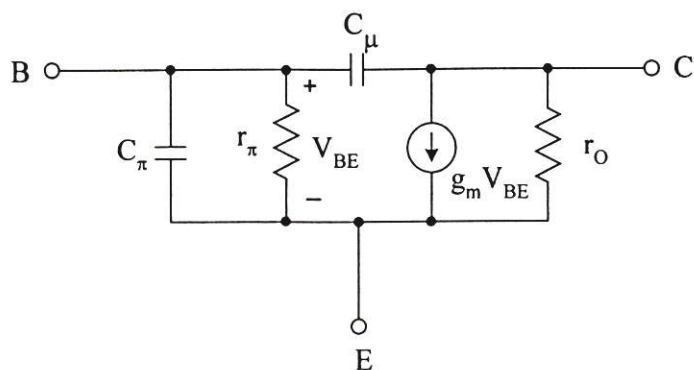
## ภาคผนวก ก.

การวิเคราะห์พารามิเตอร์ที่สำคัญและแบบจำลองของไบโพลาร์ทรานซิสเตอร์ ขณะทำงาน ในช่วงที่เป็นเชิงเส้นหรือทำงานในช่วงแอกทีฟ โดยรอยต่อของขาเบสกับขาอิมิตเตอร์จะได้รับแรงดันไฟฟ้าไบอัสตรง (Forward Bias) ส่วนรอยต่อของขาเบสกับขาคอลเลกเตอร์จะได้รับแรงดันไฟฟ้าไบอัสกลับ (Reverse Bias) ซึ่งวงจรมูลของไบโพลาร์ทรานซิสเตอร์ สามารถแสดงได้ดังรูปที่ ก.1



รูปที่ ก.1 วงจรมูลของไบโพลาร์ทรานซิสเตอร์

การพิจารณาค่าพารามิเตอร์ต่างๆ นั้นจะประกอบด้วย  $r_{bx}$ ,  $r_{cx}$  และ  $r_{ex}$  เป็นค่าความต้านทานที่เกิดจากหน้าผิวสัมผัสของจุดต่อระหว่างสารกึ่งตัวนำกับสายที่เชื่อมต่อสู่จุดภายนอก ซึ่งจะมีค่าน้อยมากและสามารถตัดทิ้งได้ ส่วน  $r_{\mu}$  และ  $r_o$  ก็คือค่าความต้านทานที่เกิดจากการไบอัสกลับของขาเบสกับขาคอลเลกเตอร์ และขาคอลเลกเตอร์กับขาอิมิตเตอร์ ตามลำดับ ความต้านทาน  $r_{\mu}$  จะมีค่าสูงมากเสมือนกับการเปิดวงจรจึงสามารถตัดทิ้งได้ ส่วน  $r_{\pi}$  คือ ค่าความต้านทานที่เกิดจากการไบอัสตรงของขาเบสกับขาอิมิตเตอร์ และในการพิจารณาค่าความจุไฟฟ้า (Capacitance) ในไบโพลาร์ทรานซิสเตอร์  $C_{\mu}$  และ  $C_{\pi}$  คือ ความจุไฟฟ้าที่เกิดจากรอยต่อของขาเบสกับขาคอลเลกเตอร์ และขาเบสกับขาอิมิตเตอร์ตามลำดับ ดังนั้นวงจรมูลของไบโพลาร์ทรานซิสเตอร์สำหรับสัญญาณขนาดเล็กโดยประมาณของวงจรมิตเตอร์ร่วม (Common Emitter) สามารถเขียนใหม่ได้ดังรูปที่ ก.2



รูปที่ ก.2 วงจรสมมูลของวงจรอิมิตเตอร์ร่วม

ทฤษฎีการทำงานและสมการโดยละเอียดเกี่ยวกับไบโพลาร์ทรานซิสเตอร์ ได้มีการนำเสนอแพร่หลายเป็นที่รู้จักมากพอสมควรแล้ว [1] ดังนั้นจะขอก้าวถึงเฉพาะสมการสำคัญที่นำมาใช้ในการวิเคราะห์และอ้างผลของวงจรเท่านั้น โดยคุณลักษณะทางไฟฟ้าสำหรับสัญญาณขนาดใหญ่ (Large Signal) ของค่ากระแสคอลเลกเตอร์ ( $I_C$ ) ที่เกิดขึ้นสามารถอธิบายได้ดังสมการที่ (ก.1)

$$I_C = \frac{qD_B n_i^2 A_E}{Q_B} \exp\left(\frac{qV_{BE}}{kT}\right) \quad (\text{ก.1})$$

จากสมการที่ (ก.1) สามารถเขียนสมการใหม่ได้ดังนี้

$$I_C = I_S \exp\left(\frac{V_{BE}}{V_T}\right) \quad (\text{ก.2})$$

โดยที่

$$I_S = \frac{qD_B n_i^2 A_E}{Q_B} = JA_E$$

และ

$$V_T = \frac{kT}{q}$$

เมื่อ

$q$  = ค่าประจุไฟฟ้าของอิเล็กตรอน (Electron Charge) มีค่าเท่ากับ  $1.602 \times 10^{-19}$  (C)

$D_B$  = ค่าสัมประสิทธิ์การแพร่ของอิเล็กตรอนหรือโฮลในขาเบส ( $\text{cm}^2/\text{s}$ )

$n_i$  = ค่าความหนาแน่นประจุพาหะชนิดหนึ่งชนิดใดของสารกึ่งตัวนำอินทรีนซิก ( $\text{cm}^{-3}$ )

$A_E$  = ค่าพื้นที่อิมิตเตอร์ของทรานซิสเตอร์ ( $\text{cm}^2$ ) นั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$Q_B$  = ค่าจำนวนอะตอมของสารเจือในเบสต่อหนึ่งหน่วยพื้นที่ที่อิมิตเตอร์ ( $\text{cm}^{-3}$ )

$V_{BE}$  = ค่าแรงดันไฟฟ้าที่รอยต่อขาเบสกับขาอิมิตเตอร์ (V)

$k$  = ค่าคงที่ของ Boltzmann's Constant มีค่าเท่ากับ  $1.38 \times 10^{-23}$  (J/K)

$T$  = ค่าอุณหภูมิรอบข้าง (K)

$I_S$  = ค่ากระแสอิ่มตัว (Saturation Current) (A)

$J$  = ค่าความหนาแน่นของกระแส ( $\text{A}/\text{cm}^2$ )

$V_T$  = ค่าแรงดันไฟฟ้าเชิงอุณหภูมิ (Thermal Voltage) (V)

จากสมการที่ (ก.2) พบว่าค่ากระแส  $I_C$  จะขึ้นอยู่กับค่าแรงดันไฟฟ้า  $V_T$  โดยที่ค่าของ  $V_T$  มีค่าประมาณ 25.8 mV ที่อุณหภูมิ 27° C ซึ่งจะเห็นได้ว่าสมการของกระแส  $I_C$  มีคุณลักษณะเป็นแบบเอ็กโพเนนเชียล (Exponential) จากความสัมพันธ์ของค่ากระแส  $I_C$  กับค่าแรงดันไฟฟ้า  $V_{CE}$  การทำงานของแบบจำลองจะให้ค่ากระแส  $I_C$  คงที่เทียบกับค่าแรงดันไฟฟ้า  $V_{CE}$  เมื่อทรานซิสเตอร์ทำงานในช่วงแอกทีฟ แต่ในทางปฏิบัติเมื่อค่าแรงดันไฟฟ้า  $V_{CE}$  เพิ่มขึ้นจะมีผลทำให้ค่ากระแส  $I_C$  เพิ่มขึ้นด้วย ซึ่งปรากฏการณ์นี้เกิดขึ้นเนื่องมาจากผลของ Base-Width Modulation ทำให้ค่ากระแส  $I_C$  เป็นดังสมการ (ก.3)

$$I_C = I_S \exp\left(\frac{V_{BE}}{V_T}\right) \left(1 + \frac{V_{CE}}{V_A}\right) \quad (\text{ก.3})$$

เมื่อ  $V_A$  คือ ค่าแรงดันไฟฟ้าเออร์ลี่ (Early Voltage) ของทรานซิสเตอร์ โดยทั่วไปจะมีค่าประมาณ 130 โวลต์ จากสมการที่ (ก.2) สามารถหาความสัมพันธ์ระหว่างค่าแรงดันไฟฟ้า  $V_{BE}$  กับกระแส  $I_C$  ได้เป็น

$$V_{BE} = V_T \ln\left(\frac{I_C}{I_S}\right) \quad (\text{ก.4})$$

จากวงจรสมมูลของวงจรอิมิตเตอร์ร่วมสำหรับสัญญาณขนาดเล็กในรูปที่ ก.2 สามารถหาสมการแสดงความสัมพันธ์ระหว่างพารามิเตอร์ต่างๆ ของไบโพลาร์ทรานซิสเตอร์ ได้ดังต่อไปนี้

จากสมการที่ (ก.2) จะหาค่าอัตราการส่งผ่านความนำ  $g_m$  ได้จากความสัมพันธ์ของอัตราการเปลี่ยนแปลงค่ากระแส  $I_C$  กับค่าแรงดันไฟฟ้า  $V_{BE}$  ซึ่งจะเป็นดังสมการที่ (ก.5)

$$\begin{aligned} g_m &= \left. \frac{dI_C}{dV_{be}} \right|_{v_{ce}=0} \\ &= \frac{I_C}{V_T} \end{aligned} \quad (\text{ก.5})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เห็นได้ว่าค่าอัตราส่งผ่านความนำ  $g_m$  จะขึ้นอยู่กับอุณหภูมิรอบข้าง  $V_T$  และจะมีความเป็นเชิงเส้น โดยแปรตามค่ากระแสไบอัสที่ขาคอลเล็กเตอร์ของไบโพลาร์ทรานซิสเตอร์ ส่วนอัตราการเปลี่ยนแปลงค่ากระแส  $I_B$  กับค่ากระแสแรงดันไฟฟ้า  $V_{BE}$  จะได้ว่า

$$\begin{aligned} g_\pi &= \left. \frac{dI_b}{dV_{be}} \right|_{v_{be}=0} \\ &= \frac{1}{\beta_F} \frac{dI_C}{dV_{be}} = \frac{g_m}{\beta_F} \end{aligned} \quad (\text{ก.6})$$

เมื่อ  $\beta_F$  คือ ค่าอัตราขยายกระแสของวงจรมิตเตอร์ร่วม

$g_\pi$  คือ ค่าอัตราการส่งผ่านความนำที่ขาเบสของไบโพลาร์ทรานซิสเตอร์ หรือสามารถแสดงอยู่ในรูปของค่าความต้านทาน  $r_\pi$  ได้ดังสมการที่ (ก.7)

$$\begin{aligned} r_\pi &= \frac{1}{g_\pi} \\ &= \frac{\beta_F}{g_m} \end{aligned} \quad (\text{ก.7})$$

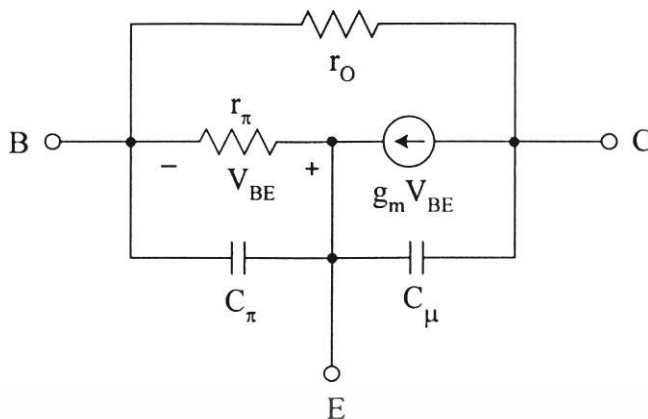
ส่วนความต้านทานขาออก  $r_o$  หาได้จากความสัมพันธ์ของอัตราการเปลี่ยนแปลงค่ากระแส  $I_C$  กับค่าแรงดันไฟฟ้า  $V_{CE}$  โดยจากสมการที่ (ก.3) จะได้ว่า

$$\begin{aligned} \frac{1}{r_o} &= g_o = \left. \frac{dI_C}{dV_{ce}} \right|_{v_{ce}=0} \\ &= \frac{I_S}{V_A} \exp\left(\frac{V_{BE}}{V_T}\right) \\ &= \frac{I_C}{V_A} \end{aligned} \quad (\text{ก.8})$$

หรือ

$$r_o = \frac{V_A}{I_C} \quad (\text{ก.9})$$

จากวงจรสมมูลที่ใช้ในวงจรมิตเตอร์ร่วมสามารถเขียนวงจรสมมูล ให้อยู่ในวงจรเบสร่วม (Common Base) ได้ดังรูปที่ ก.3



รูปที่ ก.3 วงจรสมมูลของวงจรเบสร่วม

ซึ่งค่าความต้านทานที่ขาอิมิตเตอร์  $r_e$  ของวงจรเบสร่วมนั้น จะมีค่าเท่ากับ

$$\begin{aligned}
 r_e &= \frac{1}{g_m + \frac{1}{r_\pi}} \\
 &= \frac{1}{g_m \left(1 + \frac{1}{\beta_F}\right)} \\
 &= \frac{\alpha_F}{g_m} \\
 &\cong \frac{V_T}{I_C}
 \end{aligned}$$

(ก.10)

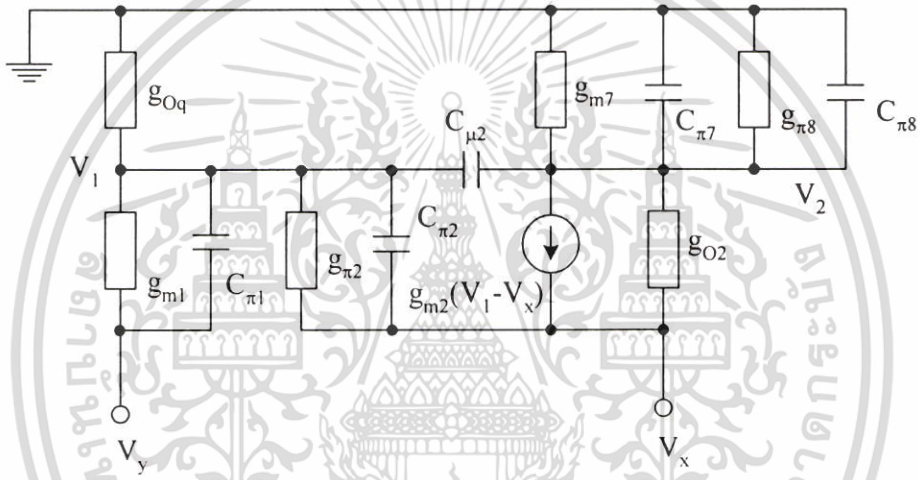
เมื่อ  $\alpha_F$  คือ ค่าอัตราขยายกระแสของวงจรเบสร่วม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก ข.

การหาฟังก์ชันส่งผ่านของสัญญาณแรงดันไฟฟ้าพอร์ต  $Y, V_y$  กับพอร์ต  $X, V_x$  สำหรับการวิเคราะห์หาฟังก์ชันการส่งผ่านของวงจรทรานส์ลีนีเยร์แบบคู่หนึ่งั้น จะประมาณการวิเคราะห์โดยเลือกวิเคราะห์แค่เพียงชุดใดชุดหนึ่งของคู่ไบโพลาร์ทรานซิสเตอร์ ในวงจรทรานส์ลีนีเยร์แบบคู่เท่านั้น [26] และจะเปลี่ยนความต้านทานทุกตัวในวงจรให้เป็นความนำทั้งหมด คือ  $g_\pi = \frac{1}{r_\pi}$  และ

$g_o = \frac{1}{r_o}$  ซึ่งกำหนดให้  $g_m \gg g_\pi \gg g_o$  ขึ้นตอนการวิเคราะห์มีดังนี้



รูปที่ ข.1 แสดงวงจรสมมูลที่ใช้วิเคราะห์หาฟังก์ชันส่งผ่าน

ที่โหนด  $V_1$

$$\begin{aligned} & [g_{m1} + g_{\pi2} + g_{oq} + s(C_{\pi1} + C_{\pi2} + C_{\mu2})]V_1 - sC_{\mu2}V_2 \\ & - (g_{\pi2} + sC_{\pi2})V_x - (g_{m1} + sC_{\pi1})V_y = 0 \end{aligned}$$

กำหนด  $C_1 = C_{\pi1} + C_{\pi2} + C_{\mu2}$  จะได้

$$(g_{m1} + sC_1)V_1 - sC_{\mu2}V_2 - (g_{\pi2} + sC_{\pi2})V_x - (g_{m1} + sC_{\pi1})V_y = 0 \quad (\text{ข.1})$$

ที่โหนด  $V_2$

$$\begin{aligned} & [g_{m7} + g_{\pi8} + g_{o2} + s(C_{\mu2} + C_{\pi7} + C_{\pi8})]V_2 - sC_{\mu2}V_1 \\ & - g_{o2}V_x + g_{m2}(V_1 - V_x) = 0 \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนด  $C_2 = C_{\mu 2} + C_{\pi 7} + C_{\pi 8}$  จะได้

$$(g_{m7} + sC_2)V_2 - (sC_{\mu 2} - g_{m2})V_1 - g_{m2}V_x = 0 \quad (\text{ข.2})$$

ที่โหนด  $V_x$

$$[g_{\pi 2} + g_{o2} + sC_{\pi 2}]V_x - (g_{\pi 2} + sC_{\pi 2})V_1 - g_{o2}V_2 - g_{m2}(V_1 - V_{x1}) = 0$$

จัดรูปใหม่

$$(g_{m2} + sC_{\pi 2})V_x - (g_{m2} + sC_{\pi 2})V_1 = 0 \quad (\text{ข.3})$$

จากสมการที่ (ข.3) จะหา  $V_1$  ได้ดังนี้

$$V_1 = \frac{(g_{m2} + sC_{\pi 2})V_x}{(g_{m2} + sC_{\pi 2})}$$

หรือ

$$V_1 = V_x \quad (\text{ข.4})$$

แทนค่า  $V_1$  ลงในสมการที่ (ข.2) และจัดรูปใหม่

$$(g_{m7} + sC_2)V_2 - sC_{\mu 2}V_x = 0$$

หรือ

$$V_2 = \frac{sC_{\mu 2}}{(g_{m7} + sC_2)}V_x \quad (\text{ข.5})$$

แทนค่า  $V_1$  และ  $V_2$  ลงในสมการที่ (ข.1)

$$(g_{m1} + sC_1)V_x - sC_{\mu 2} \left[ \frac{sC_{\mu 2}V_x}{(g_{m7} + sC_2)} \right] - (g_{\pi 2} + sC_{\pi 2})V_x - (g_{m1} + sC_{\pi 1})V_y = 0$$

แทนค่า  $C_1$  และจัดรูปใหม่

$$\left[ (g_{m1} + s(C_{\pi 1} + C_{\mu 2})) - \frac{(sC_{\mu 2})^2}{(g_{m7} + sC_2)} \right] V_x - (g_{m1} + sC_{\pi 1})V_y = 0$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนด  $C_3 = C_{\pi 1} + C_{\mu 2}$  และจัดรูปใหม่

$$\left[ \frac{s^2(C_2 C_3) + s(C_2 g_{m1} + C_3 g_{m7}) + g_{m1} g_{m7}}{(g_{m7} + sC_2)} \right] V_x = (g_{m1} + sC_{\pi 1}) V_y$$

หรือ

$$\frac{V_x}{V_y} = \frac{(g_{m1} + sC_{\pi 1})(g_{m7} + sC_2)}{s^2(C_2 C_3) + s(C_2 g_{m1} + C_3 g_{m7}) + g_{m1} g_{m7}} \quad (\text{ข.7})$$

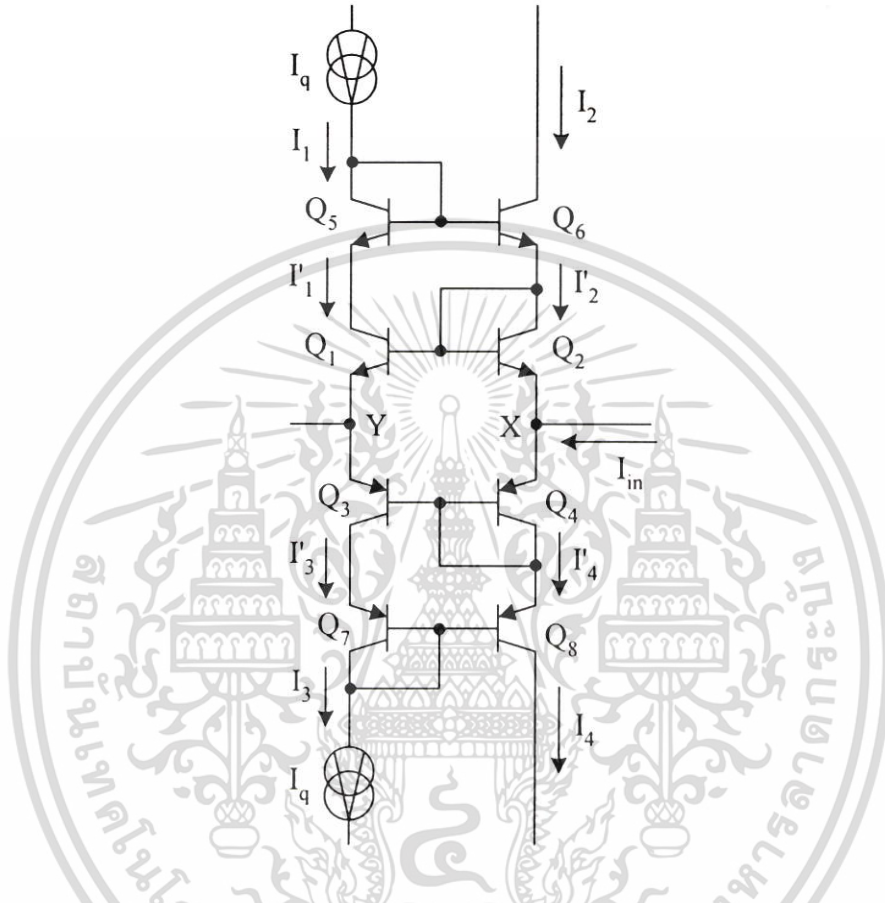
ซึ่งเป็นฟังก์ชันถ่ายโอนที่แสดงความสัมพันธ์ระหว่างสัญญาณแรงดันไฟฟ้า  $V_x$  กับ  $V_y$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก ค.

การวิเคราะห์คุณสมบัติของวงทรานส์ลิเนียร์ที่ประกอบด้วยไบโพลาร์ทรานซิสเตอร์ 8 ตัว



รูปที่ ค.1 วงทรานส์ลิเนียร์ที่ประกอบขึ้นจากทรานซิสเตอร์ 8 ตัว

จากรูปที่ ค.1 เริ่มต้นพิจารณาทรานซิสเตอร์ 4 ตัวด้านบนคือ  $Q_1, Q_2, Q_5$  และ  $Q_6$  กำหนดให้  $I_{B1}$  และ  $\beta_1$  คือ กระแสที่ขาเบสและอัตราขยายกระแสมีตเตอร์ร่วมของทรานซิสเตอร์ตัวที่  $i$  ตามลำดับ จะได้ว่า

$$I'_1 = I_1 - I_{B6} = I_1 - \frac{I_2}{\beta_6} \quad (\text{ค.1})$$

$$I'_2 = I_2 + I_{B6} - I_{B1} - I_{B2} = I_2 + \frac{I_2}{\beta_6} - \frac{I'_1}{\beta_1} - \frac{I'_2}{\beta_2} \quad (\text{ค.2})$$

แทนค่าสมการที่ (ค.1) ลงในสมการที่ (ค.2) แล้วจัดรูปใหม่ได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned}
 I'_2 &= \left( \frac{\beta_2}{\beta_2 + 1} \right) \left[ \left( 1 + \frac{1}{\beta_6} \right) I_2 - \frac{1}{\beta_1} \left( I_1 - \frac{I_2}{\beta_6} \right) \right] \\
 &= \left( \frac{\beta_2}{\beta_2 + 1} \right) \left[ \left( 1 + \frac{1}{\beta_6} - \frac{1}{\beta_1 \beta_6} \right) I_2 - \frac{I_1}{\beta_1} \right]
 \end{aligned}
 \tag{ก.3}$$

ถ้า  $\beta \gg 1$  จะได้ว่า

$$I'_2 = I_2 - \frac{I_1}{\beta_1} \tag{ก.4}$$

ต่อมาพิจารณาทรานซิสเตอร์ 4 ตัวด้านล่างคือ  $Q_3, Q_4, Q_7$  และ  $Q_8$  ในทำนองเดียวกันจะได้ว่า

$$I'_3 = I_3 - I_{B8} = I_3 - \frac{I_4}{\beta_8} \tag{ก.5}$$

$$I'_4 = I_4 + I_{B8} - I_{B3} - I_{B4} = I_4 + \frac{I_4}{\beta_8} - \frac{I'_3}{\beta_3} - \frac{I'_4}{\beta_4} \tag{ก.6}$$

แทนค่าสมการที่ (ก.5) ลงในสมการที่ (ก.6) แล้วจัดรูปใหม่ได้เป็น

$$\begin{aligned}
 I'_4 &= \left( \frac{\beta_4}{\beta_4 + 1} \right) \left[ \left( 1 + \frac{1}{\beta_8} \right) I_4 - \frac{1}{\beta_3} \left( I_3 - \frac{I_4}{\beta_8} \right) \right] \\
 &= \left( \frac{\beta_4}{\beta_4 + 1} \right) \left[ \left( 1 + \frac{1}{\beta_8} - \frac{1}{\beta_3 \beta_8} \right) I_4 - \frac{I_3}{\beta_3} \right]
 \end{aligned}
 \tag{ก.7}$$

ถ้า  $\beta \gg 1$  จะได้ว่า

$$I'_4 = I_4 - \frac{I_3}{\beta_3} \tag{ก.8}$$

จากสมการที่ (ก.1), (ก.4), (ก.5) และ (ก.8) เมื่อทรานซิสเตอร์ทุกตัวมีความสมพงษ์กันทุกประการ กำหนดให้  $\beta_N$  และ  $\beta_P$  คืออัตราขยายกระแสอิมิตเตอร์ร่วมของทรานซิสเตอร์ชนิด NPN และ PNP ตามลำดับจะสามารถเขียนสมการรวมของความสัมพันธ์กระแสภายในได้ดังนี้

$$\left. \begin{aligned} I'_1 &= I_1 - \frac{I_2}{\beta_N} \\ I'_2 &= I_2 - \frac{I_1}{\beta_N} \\ I'_3 &= I_3 - \frac{I_4}{\beta_P} \\ I'_4 &= I_4 - \frac{I_3}{\beta_P} \end{aligned} \right\} \quad (ค.9)$$

พิจารณาการเชื่อมต่อเป็นวงของทรานซิสเตอร์  $Q_1 - Q_4$  จากหลักการทรานส์ลิเนียร์จะทำให้ได้ความสัมพันธ์

$$I'_1 I'_3 = I'_2 I'_4 \quad (ค.10)$$

แทนค่า  $I'_1$  และ  $I'_3$  จากสมการที่ (ค.9) ลงในสมการที่ (ค.10) แล้วจัดรูปสมการจะได้

$$I'_2 I'_4 = \left( I_1 - \frac{I_2}{\beta_N} \right) \left( I_3 - \frac{I_4}{\beta_P} \right)$$

หรือ

$$I'_2 I'_4 = I_1 I_3 - \frac{I_2 I_3}{\beta_N} - \frac{I_1 I_4}{\beta_P} + \frac{I_2 I_4}{\beta_N \beta_P} \quad (ค.11)$$

เนื่องจาก  $\beta \gg 1$  จะทำให้เทอม  $\frac{I_2 I_4}{\beta_N \beta_P}$  น้อยกว่า  $I_2 I_4$  มากจนสามารถละทิ้งได้ เป็นผลให้

$$I_1 I_3 = I'_2 I'_4 + \frac{I_2 I_3}{\beta_N} + \frac{I_1 I_4}{\beta_P} \quad (ค.12)$$

จากวงจรในรูปที่ ค.1 กระแส  $I_1 = I_3 = I_q$  เพราะฉะนั้นเมื่อแทนค่าลงในสมการที่ (ค.12) จะได้

$$I_q^2 = I'_2 I'_4 + \frac{I_2 I_q}{\beta_N} + \frac{I_4 I_q}{\beta_P} \quad (ค.13)$$

แทนค่า  $I_2$  และ  $I_4$  จากสมการที่ (ค.9) ลงในสมการที่ (ค.14) จะได้

$$I_q^2 = I'_2 I'_4 + \frac{I'_2 I_q}{\beta_N} + \frac{I'_4 I_q}{\beta_P} \quad (ค.14)$$

พิจารณาที่โหนด X จะได้ความสัมพันธ์ระหว่างกระแส  $I'_2, I'_4$  และ  $I_{in}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I'_2 = I'_4 - I_{in} \quad (ค.15)$$

หรือ

$$I'_4 = I'_2 + I_{in} \quad (ค.16)$$

แทนสมการที่ (ค.16) ลงในสมการที่ (ค.14) และจัดรูปใหม่เพื่อหา  $I'_2$  ได้เป็น

$$I'_2 = \frac{1}{2} \left\{ \left[ \left( I_{in} + \left( \frac{1}{\beta_P} + \frac{1}{\beta_N} \right) I_q \right)^2 - \frac{4}{\beta_P} I_q I_{in} + 4I_q^2 \right]^{\frac{1}{2}} - \left( \frac{1}{\beta_P} + \frac{1}{\beta_N} \right) I_q - I_{in} \right\} \quad (ค.17)$$

จากนั้นทำการแทนสมการที่ (ค.15) ลงในสมการที่ (ค.14) และจัดรูปใหม่เพื่อหา  $I'_4$  ได้เป็น

$$I'_4 = \frac{1}{2} \left\{ \left[ \left( I_{in} + \left( \frac{1}{\beta_P} + \frac{1}{\beta_N} \right) I_q \right)^2 - \frac{4}{\beta_P} I_q I_{in} + 4I_q^2 \right]^{\frac{1}{2}} - \left( \frac{1}{\beta_P} + \frac{1}{\beta_N} \right) I_q + I_{in} \right\} \quad (ค.18)$$

ถ้า  $\beta$  มีค่าสูงมากพออาจประมาณได้ว่าพจน์ที่ถูกหารอยู่ด้วยค่า  $\beta$  นี้ จะมีค่าน้อยมากจนละทิ้งได้ ดังนั้นสมการที่ (ค.17) และ (ค.18) จึงสามารถลดรูปได้เป็น

$$I'_2 \cong \frac{1}{2} \left[ \left( I_{in}^2 + 4I_q^2 \right)^{\frac{1}{2}} - I_{in} \right] \quad (ค.19)$$

$$I'_4 \cong \frac{1}{2} \left[ \left( I_{in}^2 + 4I_q^2 \right)^{\frac{1}{2}} + I_{in} \right] \quad (ค.20)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก ง.

สไลซ์โมเดลของทรานซิสเตอร์ที่ใช้ในวิทยานิพนธ์

ทรานซิสเตอร์เบอร์ 2N3904 และ 2N3906

.model Q2N3904 NPN

+	IS = 6.734E-15	XTI = 3.00	EG = 1.11	VAF = 74.03
+	BF = 416.4	NE = 1.259	ISE = 6.734E-15	IKF = 66.78E-03
+	XTB = 1.5	BR = 0.7371	NC = 2.00	ISC = 0.00
+	IKR = 0.00	RC = 1.00	CJC = 3.638E-12	MJC = 0.3085
+	VJC = 0.75	FC = 0.5	CJE = 4.493E-12	MJE = 0.2593
+	VJE = 0.75	TR = 239.5E-09	TF = 301.2E-12	ITF = 0.4
+	VTF = 4.00	XTF = 2.00	RB = 10.00	

.model Q2N3906 PNP

+	IS = 1.41E-15	XTI = 3.00	EG = 1.11	VAF = 18.7
+	BF = 180.7	NE = 1.5	ISE = 0.00	IKF = 80.00E-03
+	XTB = 1.5	BR = 4.977	NC = 2.00	ISC = 0.00
+	IKR = 0.00	RC = 2.5	CJC = 9.728E-12	MJC = 0.5776
+	VJC = 0.75	FC = 0.5	CJE = 8.063E-12	MJE = 0.3677
+	VJE = 0.75	TR = 33.42E-09	TF = 179.3E-12	ITF = 0.4
+	VTF = 4.00	XTF = 6.00	RB = 10.00	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก จ.

บทความวิจัยเกี่ยวข้องที่ได้รับการตีพิมพ์

- [1] **T. Kamsri**, A. Kaewpoonsuk, P. Ukakimaparn, V. Riewruja and W. Tangsrirat, “Dual Tranlinear analog multiplier”, Proceedings of ISIC-2001 9<sup>th</sup> International Symposium on Integrated Circuits, Devices & Systems, 2001, pp. 98-101.
- [2] A. Chaikla, P. Julsereewong, W. Petchmaneelumka, **T. Kamsri** and V. Riewruja “Temperature compensation of CMOS Translinear current conveyor and OTA”, Proceedings of ISIC-2001 9<sup>th</sup> International Symposium on Integrated Circuits, Devices & Systems, 2001, pp. 94-97.
- [3] นัทวุฒิ ทองไถ่ผา, อนุชา แก้วพลูสุข, ธวัชชัย คำศิริ, อานนท์ชาติชนะนา และวันชัย รุ่งรุจา, “วงจรถูกสัญญาณอนาล็อกโดยใช้วงจรถูกสัญญาณสัปดาห์เป็นกระแสแบบคลาส AB”, การประชุมทางวิชาการของมหาวิทยาลัยเกษตรศาสตร์ ครั้งที่ 40, 2545, หน้า 248-254.
- [4] A. Keawpoonsuk, **T. Kamsri**, W. Petchmaneelumka, S. Luikitmongkol and V. Riewruja, “Analog Multiplier Using Translinear Current Conveyor”, The Second International Symposium on Communications and Information Technology Proceedings ISCIT2002, 2002, pp. 447-450.

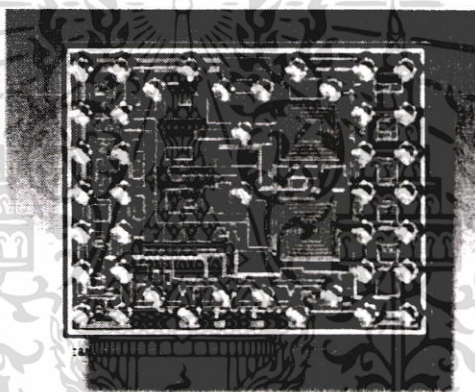
# ISIC-2001

9th International Symposium on  
Integrated Circuits, Devices & Systems

3 -5 September 2001  
Marina Mandarin, Singapore

## PROCEEDINGS

Low Power and Low Voltage Integrated Systems



*Organised by:*

**Nanyang Technological University**  
**School of Electrical and Electronic Engineering**

*Supported by:*

**IEEE Singapore Section**  
**IEE Singapore Centre**  
**Singapore Exhibition & Convention Bureau**

*Sponsored by:*

**Celestry Design Technologies (former BTA-Ultima)**

**Nanyang**  
Technological University



**celestry**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## DUAL TRANSLINEAR ANALOG MULTIPLIER

Thawatchai Kamsri, Anucha Kaewpoonsuk, Prapath Ukakimaparn,  
Vanchai Riewruja and Worapong Tangsirat

The Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang,  
Ladkrabang, Bangkok 10520, Thailand.  
(Tel: 66-2-739-0757; Fax: 66-2-739-0757; E-mail: vanchai@cs.eng.kmitl.ac.th)

**Abstract:** In this article, an integrable circuit technique for implementing an analog multiplier is presented. The realization method makes use of the dual translinear characteristic of bipolar junction transistors. The proposed circuit achieves a wide dynamic range and high accuracy. Simulation results demonstrating the characteristic of the proposed circuit are included.

### 1. INTRODUCTION

The analog multiplier is one of the important building blocks used in the construction of many signal processing. For example, it can be applied to frequency mixers, variable gain amplifiers, adaptive filters, phase-locked loops and sine-cosine synthesizers. In the past, one fundamental approach to realize a multiplier function is based on the use of an operational amplifier (Op-Amp) together with bipolar transistors to form a log and anti-log amplifier [1]. This approach provides the logarithm principle to realize a multiplier function. Another approach is based on the use of an operational transconductance amplifier (OTA) and resistors [2]. Alternatively, an approach based on a Gilbert cell [3], was originally implemented with bipolar transistors. In addition, three approaches have been reported on the realization of a multiplier function using MOS transistor. The first approach is based on the current-voltage characteristics of MOS transistor in the triode region [4]. The second approach is based on the use of the square-law characteristics of MOS transistor in the saturation region [5]-[7]. The third approach is based on the use of MOS transistors operating in the subthreshold-region [8]. Dual translinear loops comprising of the two n-p-n and two p-n-p bipolar transistors have received much attention recently. Usually, they are employed to implement analog like those of a current-to-current converter [9], voltage-to-current converter [10], current conveyors [11] and negative impedance converters [12]-[13]. Recently, it has been demonstrated that a dual translinear loop, which works as a class AB amplifier can be used to implement both of a sinusoidal frequency doubler and full-wave rectifier [14]-[15]. The aim of this article is

to propose a method for realizing an analog multiplier circuit based on the use of resistors, current mirrors and dual-translinear-loop squaring cell [14].

### 2. CIRCUIT DESCRIPTION

#### 2.1 Basic Principle

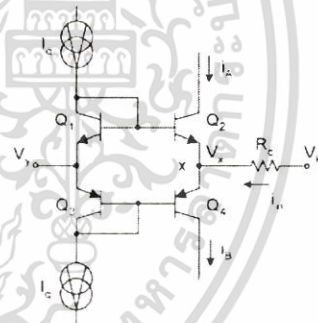


Figure 1. Basic principle

Figure 1 shows a dual translinear loop formed by transistors  $Q_1$ ,  $Q_2$ ,  $Q_3$  and  $Q_4$ . The current sources  $I_a$  provide the bias current for the circuit. Assuming that the transistors  $Q_1$  and  $Q_2$  as well as  $Q_3$  and  $Q_4$  are well matched and the common-emitter transistor current gain  $\beta \gg 1$ . When the voltage  $V_x$  and  $V_R$  are applied to the circuit, then the voltage at node  $x$  will follow the voltage  $V_x$  with the gain equal 1. The differential voltage  $(V_R - V_x)$  is converted to be an input the signal current  $i_m = (V_R - V_x) / (R_t + r_x)$  which flow through the input node  $x$ , where  $R_t$  and  $r_x$  are the external resistance and the parasitic resistance at node  $x$  of the

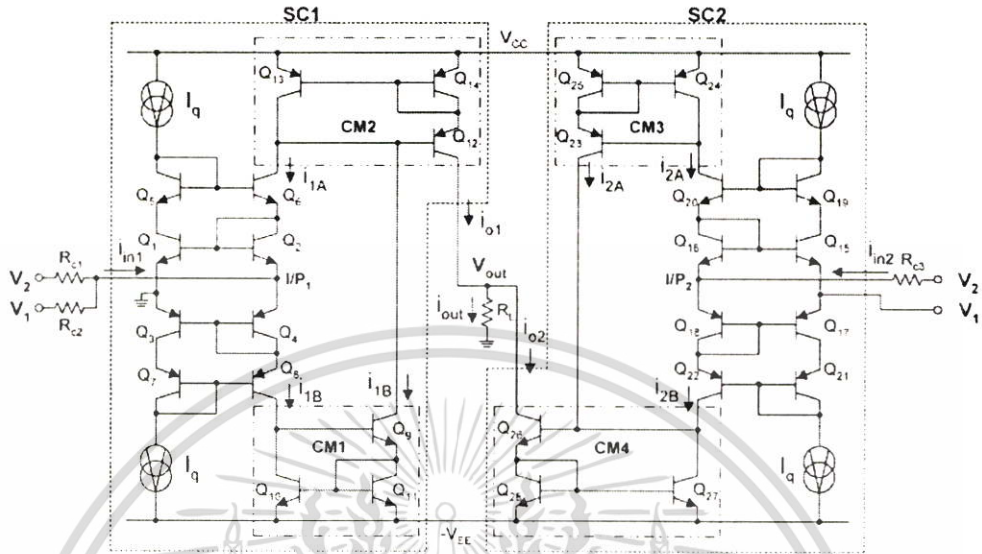


Figure 2. The proposed circuit

dual translinear loop. The relationship of the current  $i_A$ ,  $i_B$  and  $i_m$  can be expressed as

$$i_A = \frac{(\sqrt{i_m^2 + 4I_q^2} - i_m)}{2} \quad (1)$$

$$i_B = \frac{(\sqrt{i_m^2 + 4I_q^2} + i_m)}{2} \quad (2)$$

Where  $i_A$  and  $i_B$  are the collector current of the transistors  $Q_2$  and  $Q_1$ , respectively.

2.2 Dual translinear analog multiplier

Based on the basic principle of figure 1, the proposed dual translinear analog multiplier circuit is shown in figure 2. The groups of transistors  $Q_1$ - $Q_4$  and  $Q_5$ - $Q_8$  function as a squaring cell SC1 and SC2 for the input signal current  $i_{in1}$  and  $i_{in2}$ , respectively [14]. Transistors  $Q_1$ - $Q_8$  and resistors  $R_{C1}$ - $R_{C2}$  function as a summing circuit, which converts the summing voltage  $(V_1+V_2)$  into a signal current  $i_{m1}$ . Then the signal current  $i_{m1}$  can be stated as

$$i_{m1} = \frac{V_1 + V_2}{R_{C1} + 2r_x} \quad (3)$$

Similarly, transistors  $Q_9$  to  $Q_{16}$  and resistor  $R_{C3}$  function as a differential circuit, which converts the differential input voltage  $(V_1-V_2)$  into the signal current  $i_{m2}$ . Then the signal current  $i_{m2}$  can be stated as

$$i_{m2} = \frac{V_1 - V_2}{R_{C3} + r_x} \quad (4)$$

Consider the SC1, the current mirror CM1 reflects the current  $i_B$  in order to add with the current  $i_A$ . If the current gain of the CM1 and CM2 are equal to one, using equation (1) to equation (2) then the  $i_{o1}$  is given by

$$i_{o1} = \sqrt{i_m^2 + 4I_q^2} \quad (5)$$

If we set  $x = (i_m^2/4I_q^2)$  and the power series of  $\sqrt{1+x} = 1 + (1/2)x - (1/8)x^2 + \dots$  are employed, then the equation (5) can be written as

$$i_{O1} = 2I_q \left( 1 + \frac{i_{in1}^2}{8I_q^2} - \frac{i_{in1}^4}{128I_q^4} + \dots \right) \quad (6)$$

For  $(i_{in1}^2/4I_q^2) < 1$  the current  $i_{O1}$  can be approximately given by

$$i_{O1} = 2I_q + \frac{i_{in1}^2}{4I_q} \quad (7)$$

Similarly, the current  $i_{O2}$  can be stated as

$$i_{O2} = 2I_q + \frac{i_{in2}^2}{4I_q} \quad (8)$$

From equation (7) and (8), the output voltage  $V_{out}$  can be approximated as

$$V_{out} = i_{out} R_L = (i_{O1} - i_{O2}) R_L = \frac{i_{in1}^2 - i_{in2}^2}{4I_q} R_L \quad (9)$$

If the term of  $(R_{C1} - 2r_c)$  in equation (3) is set to equal with the term of  $(R_{C3} + r_c)$  in equation (4). Then the output voltage  $V_{out}$  can be stated as

$$V_{out} = i_{out} R_L = (i_{O1} - i_{O2}) R_L = \frac{R_L}{R_C^2 I_q} V_1 V_2 \quad (10)$$

Since,  $R_C$  is the term of  $(R_{C1} - 2r_c)$ . It should be noted that the output voltage  $V_{out}$  is the multiplier function of the input signal voltage  $V_1$  and  $V_2$  with the gain equal to  $(R_L / (R_C^2 I_q))$ .

### 3. SIMULATION RESULTS

The circuit performance was studied by the use of the PSPICE analog simulation program. The simulation was carried out using bipolar parameter of 2N3906 and 2N3904 for p-n-p and n-p-n transistors, respectively. The bias current  $I_q$  is set to  $100\mu A$ .  $R_{C1} = R_{C2} = R_{C3} = R_L = 100k\Omega$ .  $R_1 = 100k\Omega$  and  $V_{CC} = -V_{EE} = 10V$ . Figure 3 shows the DC transfer characteristic of the proposed circuit. Figure 4 shows the transient response for 1V peak amplitude sinusoidal signal  $V_1$  and  $V_2$  with frequency 10kHz and 1kHz, respectively. It is evident that the proposed circuit exhibits a high accuracy and wide dynamic range.

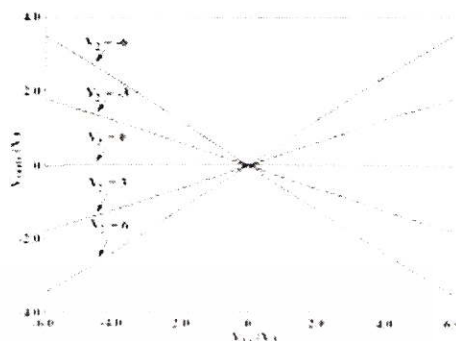


Figure 3. DC transfer characteristic

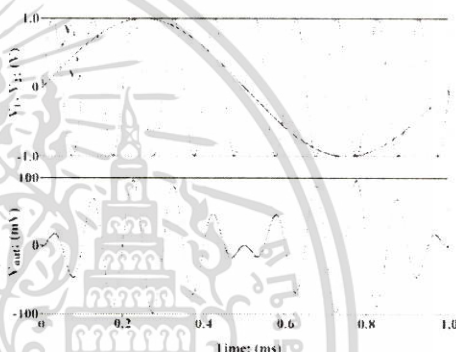


Figure 4. Simulated transient response

### 4. CONCLUSION

In this article, an alternative scheme suitable for fabrication using bipolar transistor technology for the realization of analog multiplier function has been presented. The simulation results have shown that the circuit performance is highly accurate and has wide dynamic range.

### Acknowledgments

The authors would like to express sincere gratitude to the National Science and Technology Development Agency (NASTDA) and National Electronics and Computer Technology Center (NECTEC) Thailand, for the financial support of this work.

## References

- [1] S. Franco, *Design With Operation Amplifiers and Analog Integrates Circuits*, (New York, McGraw Hill), 1998.
- [2] W. Surakamponrom, V. Riewruja, K. Kumwachara, C. Surawatponya and K. Anuntahirurat, "Temperature-Insensitive Voltage-to-Current Converter and Its Applications," *IEEE Transaction on Instrumentation and Measurement*, vol. 48, no. 6, pp. 1270-1277, 1998.
- [3] F. W. Greenich, *Analog Integrated Circuits*, (New York, Chapman & Hall), 1997.
- [4] D. Coue and G. Wilson, "A Four-Quadrant Subthreshold Mode Multiplier for Analog Neural-Network Applications," *IEEE Transactions on Neural Networks*, vol. 7, no. 5, pp. 1212-1219, 1996.
- [5] Z. Wang, "A Four-Transistor Four Quadrant Analog Multiplier Using MOS Transistors Operating in the Saturation," *IEEE Transactions on Instrumentation and Measurement*, vol. 42, no. 5, pp. 117-120, 1993.
- [6] O. Ohaer and P. Loumeau, "Four-Quadrant Class AB CMOS Current Multiplier," *Electronics Letters*, vol. 32, no. 25, pp. 2327-2329, 1996.
- [7] W. Gai, H. Chen and E. Seevinck, "Quadratic-Translinear CMOS Multiplier-Divider Circuit," *Electronics Letters*, vol. 33, no. 10, pp. 860-861, 1997.
- [8] G. M. Bo, D. D. Cavaglia and M. Valle, "A Current-Mode Two-Quadrant Multiplier for Analogue Arrays-based Neural Systems," *International Journal of Electronics*, vol. 87, no. 4, pp. 407-411, 2000.
- [9] A. Fabre, "Wideband Translinear Current Converter," *Electronic Letters*, 20, pp. 241-242, 1983.
- [10] M.K.N. Rao and J.W. Haslett, "Class AB Bipolar Voltage-Current Converter," *Electronics Letters*, 14, pp. 762-764, 1978.
- [11] G. Normand, "Translinear Current Conveyors," *International Journal of Electronics*, 59, pp. 771-777, 1985.
- [12] A. Fabre and P. Rochegude, "Negative Impedance Converter with Translinear Implementation," *International Journal of Electronics*, 60, pp. 671-678, 1986.
- [13] W. Surakamponrom, "Integrable Wide-Dynamic-range Negative Resistance Circuits," *Electronics Letters*, 14, pp. 762-764, 1985.
- [14] W. Surakamponrom, S. Jitaviraya and T. Apajinda, "Dual Translinear Sinusoidal Frequency Doubler and Full-Wave Rectifier," *International Journal of Electronics*, vol. 65, no. 6, pp. 1203-1208, 1988.
- [15] W. Surakamponrom, K. Anantahirurat and V. Riewruja, "Sinusoidal Frequency Doubler and Full-Wave Rectifier Using Translinear Current Conveyor," *Electronics Letters*, vol. 30, no. 22, pp. 2077-2079, 1998.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## TEMPERATURE COMPENSATION OF CMOS TRANSLINEAR CURRENT CONVEYOR AND OTA

Amphawan Chaikla, Prasit Julsereewong, Wandee Petchmaneelumka,  
Thawatchai Kamsri and Vanchai Riewruja

The Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang,  
Ladkrabang, Bangkok 10520, Thailand.  
(Tel: 66-2-739-0757; Fax: 66-2-739-0757; E-mail: vanchai@cs.eng.kmitl.ac.th)

**Abstract:** In this article, an integrable temperature compensation scheme for CMOS translinear second generation current conveyor (TCCII) and OTA is presented. The proposed scheme makes use of the new bias circuit, which has a current that is inversely proportional to the absolute temperature. The transconductance of both TCCII and OTA can also be linearly varied with the bias current. Performance of the proposed scheme is confirmed through PSPICE simulation program.

### 1. INTRODUCTION

An operational transconductance amplifier (OTA) and a translinear second generation current conveyor (TCCII) have been received much attention in the design and implementation of current mode function circuits with electronically tunable characteristic. It can be found in many applications such as oscillator, converter, multiplier and filter [1]-[4]. In the past, most of OTA and TCCII applications were based on bipolar technology. However, the characteristic of OTA and TCCII is rather strongly dependent on the absolute temperature. The temperature compensation scheme can be found in [5]-[6]. For CMOS-based OTA and TCCII [7], the transconductance gain  $g_m$  of OTA can be controlled by an external bias current or

$$g_m = \sqrt{\frac{K_p W I_B}{L}} \quad (1)$$

Where  $K_p$  is a transconductance parameter, which is dependent on an absolute temperature and  $I_B$  is a bias current,  $W$  and  $L$  are the channel width and length of the input stage transistor, respectively. The major disadvantage of OTA is the fact that the transconductance gain  $g_m$  is directly proportional to the absolute temperature. Therefore, the temperature compensation is required for the OTA-based circuit. Consequently, the transconductance gain  $g_m$  is the square-root function of the current  $I_B$ . In the case of TCCII, the parasitic resistance  $r_c$ , which appears at

port x of TCCII, can be varied by an external bias current, or

$$r_c = \frac{1}{2g_m} = \frac{1}{2} \sqrt{\frac{L_{AB}}{K_p W_{AB} I_B}} \quad (2)$$

Where  $W_{AB}$  and  $L_{AB}$  are the channel width and length of MOS transistor in a class AB stage. Many applications using TCCII employ an advantage of this parasitic resistance. However the parasitic resistance  $r_c$  is inversely proportional to the absolute temperature. Therefore, the temperature compensation schemes also need for TCCII-based circuit. It should be noted that the variation of both  $g_m$  and  $r_c$  are the square-root function of the controlled current  $I_B$ . The purposed of this article is to proposed a method to realize a temperature compensation scheme, which the bias current of OTA and TCCII are inversely proportional to the absolute temperature.

### 2. CIRCUIT DESCRIPTION

The proposed circuit is shown in figure 1. The transistors  $M_1$ - $M_4$ , resistor  $R$  and current source  $I_1$  function as a reference current generator. It is required that  $W_1/L_1$  and  $W_2/L_2$  are equal to  $4W_3/L_3$ , where  $W_i/L_i$  is the ratio of channel width and length ( $W/L$ ) of transistor  $M_i$ . The drain current of transistor  $M_4$   $I_{D4}$ , can be expressed as

$$I_{D4} = K_p (I_1 R)^2 \frac{W_4}{2L_4} \quad (3)$$

If the ratio of  $W_4/L_4$  is set to 8, then a current  $I_{D4}$  becomes  $4Kp(1/R)^2$ . Transistors  $M_1$ - $M_{11}$  and the current source  $I_B$  form a squaring function circuit [8] and transistors  $M_{12}$ - $M_{13}$  function as a unity gain current mirror. If  $W_8/L_8$  is equal to  $W_9/L_9$ , then the current  $I_{D9}$  becomes the same magnitude of the current  $I_{D8}$ . The current mirror  $M_{12}$ - $M_{13}$  reflects the current  $I_{D9}$  to the output current  $I_{D13}$ . It should be noted that the transconductance parameter  $K_p$  is dependent on the absolute temperature. Therefore, the current  $I_{D13}$  is inversely proportional to the absolute temperature. The current  $I_{D13}$  can be stated as

$$I_{D13} = I_{D9} = I_{D8} = \frac{I_B^2}{4I_{D1}} = \frac{I_B^2}{16Kp(1/R)^2} \quad (4)$$

Where  $I_B$  is the external bias current and  $I_1$  is fixed to a constant value.

Figure 2 shows the OTA bias current, which is replaced by the proposed circuit in figure 1. From

equation (1) and (4), the transconductance gain  $g_m$  of OTA can be expressed as

$$g_m = \frac{I_B}{4I_1R} \sqrt{\left(\frac{W_{16}}{L_{16}}\right)} \quad (5)$$

where  $W_{16}/L_{16}$  is the ratio of width and length of the transistor  $M_{16}$ .

Figure 3 shows the circuit diagram of ICCII, which the bias current uses the proposed circuit in figure 1. From equation (2) and (4), the resistance  $r_x$  is given by

$$r_x = \frac{2I_1R}{I_B} \sqrt{\left(\frac{L_{21}}{W_{21}}\right)} \quad (6)$$

where  $L_{21}/W_{21}$  is the ratio of length and width of the transistor  $M_{21}$ . It is clearly seen that the trans-conductance gain  $g_m$  and the resistance  $r_x$  which the temperature-dependent are compensated and can be linearly controlled by an external bias current.

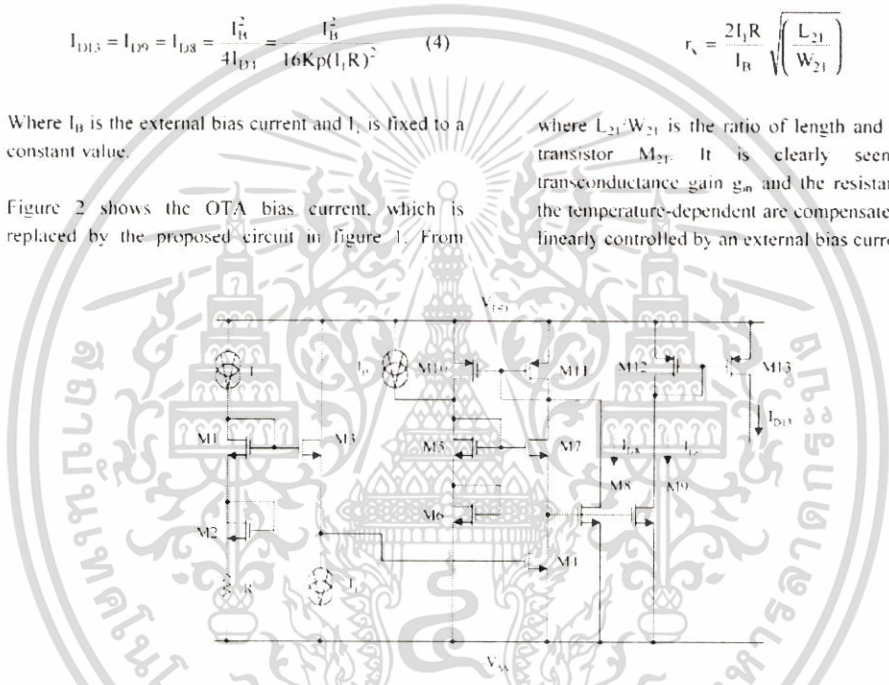


Figure 1. The proposed circuit

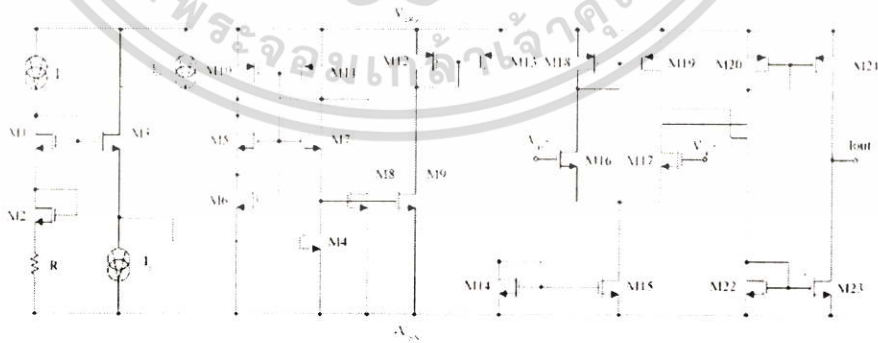


Figure 2. Temperature compensated CMOS OTA

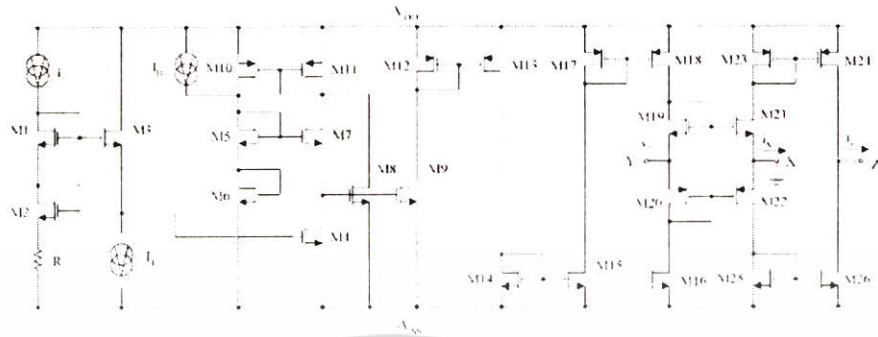


Figure 3. Temperature compensated CMOS TCCII

3. SIMULATION RESULTS

The performance of the proposed scheme is verified by the use of PSPICE analogic simulation program. The simulation was carried out using BSIM 0.7 $\mu$ m CMOS process. The current  $I_1$  and  $I_2$  of the circuit in figure 1 are set to 50 $\mu$ A and 25 $\mu$ A, respectively,  $R = 10k\Omega$  and  $V_{DD} = -V_{SS} = 3V$ . The ratio of channel width and length,  $W/L$ , of the circuit in figure 1 was shown in table 1. Figure 4 shows the simulation result for the current  $I_{D1}$  against temperature. To compare the performance of the temperature compensation OTA in figure 2 with the conventional OTA, both OTAs were used to realize a controlled resistance [9]. The ratio of  $W/L$  of OTA was shown in table 2. Figure 5 shows the simulated resistance against temperature, where the simulated resistance is set to 10k $\Omega$  at 27 $^{\circ}C$ . In figure 5, the circuit was simulated by using the ratio of  $W/L$  as shown in table 3 and the simulated results of the output current at port  $Z$ ,  $I_2$ , against temperature are shown in figure 5. In this case, the current  $v_1$  is set to 100mV. It is clearly seen that the temperature performance of the proposed circuit is much better than the conventional circuit.

Table 1. The ratio of  $W/L$  of circuit in figure 1

name	$W/L$ , $\mu m/\mu m$
$M_1$	6/6
$M_3, M_4, M_5, M_{10}, M_{11}, M_{12}, M_{13}$	12/6
$M_1, M_2$	24/6
$M_1, M_2, M_3$	48/6

Table 2. The ratio of  $W/L$  of OTA

name	$W/L$ , $\mu m/\mu m$
$M_{11}, M_{12}, M_{13}, M_{14}, M_{15}, M_{16}, M_{17}, M_{18}$	12/6
$M_{19}, M_{20}$	24/6

Table 3. The ratio of  $W/L$  of TCCII

name	$W/L$ , $\mu m/\mu m$
$M_1, M_2, M_3, M_4, M_5, M_6, M_7, M_8, M_9, M_{10}, M_{11}, M_{12}, M_{13}, M_{14}, M_{15}, M_{16}, M_{17}, M_{18}, M_{19}, M_{20}, M_{21}, M_{22}, M_{23}, M_{24}, M_{25}, M_{26}$	12/6
$M_1, M_2, M_3, M_4$	24/6

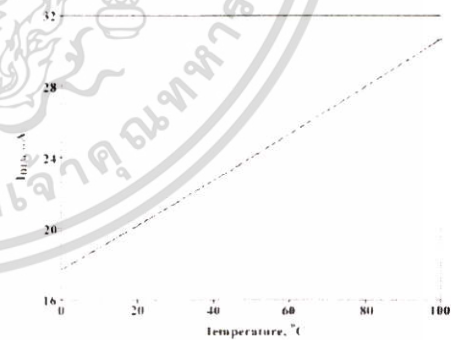
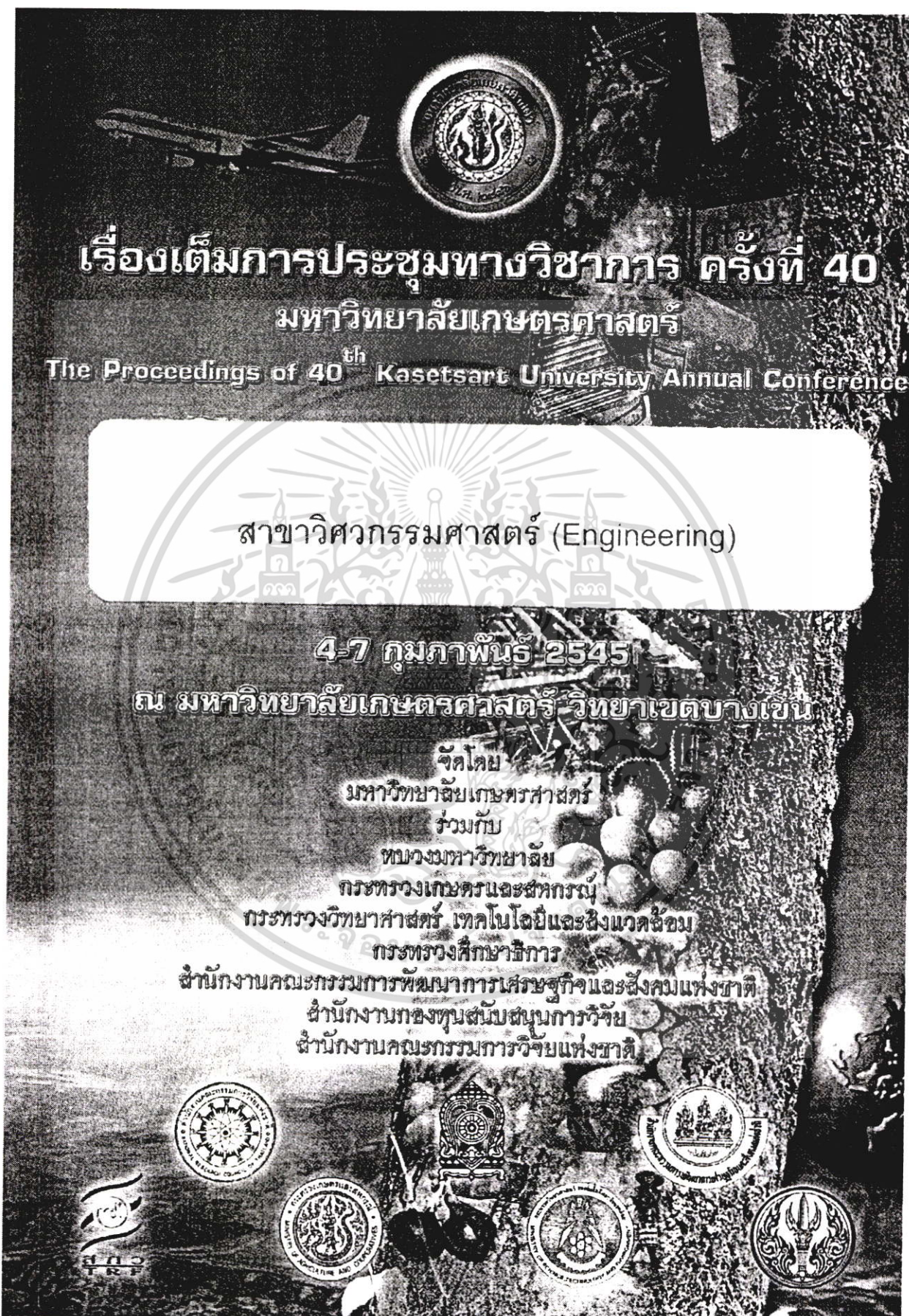


Figure 4. The current  $I_{D1}$  against temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



# เรื่องเต็มการประชุมทางวิชาการ ครั้งที่ 40

## มหาวิทยาลัยเกษตรศาสตร์

### The Proceedings of 40<sup>th</sup> Kaset Sart University Annual Conference

สาขาวิศวกรรมศาสตร์ (Engineering)

4-7 กุมภาพันธ์ 2545

ณ มหาวิทยาลัยเกษตรศาสตร์ วิทยาเขตบางเขน

จัดโดย

มหาวิทยาลัยเกษตรศาสตร์

ร่วมกับ

ทบวงมหาวิทยาลัย

กระทรวงเกษตรและสหกรณ์

กระทรวงวิทยาศาสตร์ เทคโนโลยีและสิ่งแวดล้อม

กระทรวงศึกษาธิการ

สำนักงานคณะกรรมการพัฒนาการเศรษฐกิจและสังคมแห่งชาติ

สำนักงานกองทุนสนับสนุนการวิจัย

สำนักงานคณะกรรมการวิจัยแห่งชาติ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## วงจรรคูณสัญญาณอนาล็อกโดยใช้วงจรแปลงศักดาเป็นกระแสแบบคลาส AB

### Analog multiplier using the class AB voltage-to-current converter

นัทวุฒิ ทองโตมา<sup>1</sup> อรุชา แก้วพูลสุข<sup>2</sup> ธวัชชัย คำศรี<sup>3</sup> อานนท์ ชชาติชนะ<sup>4</sup> และ วันชัย ธีรจุฑา<sup>5</sup>

Nattawut Thongtaiphar<sup>1</sup>, Anucha Kaowpoonsuk<sup>2</sup>, Thawatchai Kamsri<sup>3</sup>, Anon chatchana<sup>4</sup> and Vanchai Riewruja<sup>5</sup>

#### บทคัดย่อ

บทความนี้นำเสนอวงจรรคูณสัญญาณอนาล็อกแบบ 4 ควอดแดนต์ในรูปแบบวงจรรวม (integrated circuit) การคูณสัญญาณจะอาศัยคุณสมบัติของวงจรแปลงศักดาเป็นกระแสแบบคลาส AB (the class AB voltage-to-current converter) ของทรานซิสเตอร์แบบไบโพลาร์ซึ่งทำหน้าที่เป็นวงจรรวมกำลังสอง ต่อร่วมกับวงจรสะท้อนกระแส และตัวต้านทานภายนอก โดยวงจรที่นำเสนอจะทำงานในโหมดศักดาซึ่งจะมีช่วงปฏิบัติการงาน (Dynamic range) ที่กว้าง และให้ผลลัพธ์ที่มีความแม่นยำสูง สมรรถนะของวงจรมีแนวโน้มที่จะยืนยันได้จากผลการเลียนแบบการทำงาน

#### ABSTRACT

In this article, an integrable circuit technique for implementing a four-quadrant analog multiplier is presented. The realization method makes use of the class AB voltage-to-current converter characteristic of bipolar junction transistors which functions as a squaring cell together with the current mirrors and the external resistances. The proposed circuit operates in voltage mode and it achieves a wide dynamic range and high accuracy. Simulation results demonstrating the characteristic of the proposed circuit are included.

#### คำนำ

วงจรรคูณสัญญาณอนาล็อกเป็นส่วนประกอบที่สำคัญอีกส่วนหนึ่งในโครงสร้างของกระบวนการประมวลผลสัญญาณแบบเชิงเส้นหลายกระบวนการ ตัวอย่างเช่น นำไปประยุกต์สร้างวงจรมวลความถี่ของสัญญาณ (Frequency Mixer) วงจรขยายที่สามารถปรับเปลี่ยนอัตราขยายได้ (Variable gain amplifiers) เฟส ล็อกคูป (Phase-locked loop) และสร้างเป็นตัวสังเคราะห์สัญญาณไซน์เป็นสัญญาณโคไซน์ (Sine/Cosine synthesizer) เป็นต้น โมดูลที่ผ่านมาบรรดสร้างวงจรรคูณเริ่มแรกจะอาศัยคุณสมบัติของออปแอมป์ต่อรวมกับไบโพลาร์ทรานซิสเตอร์ที่ทำหน้าที่เป็นวงจรรายแบบล็อกและแอนติล็อก (S. Franco, 1998) ซึ่งจะเป็นการอาศัยหลักการทางล็อกการีมไปสร้างเป็นฟังก์ชันตัวคูณ หลักการอื่นที่ปรากฏให้เห็นจะอาศัยหลักการของวงจรรายขยายความนำ (OTA) ต่อร่วมกับตัวต้านทาน (W. Surakamponrom และคณะ, 1998) และอาศัยหลักการพื้นฐานของกิลเบิร์ตเซลล์ (E. W. Greenich, 1997) ซึ่งเป็นตัวอย่างวงจรรคูณบางส่วนในช่วงแรกที่สร้างโดยใช้ไบโพลาร์ทรานซิสเตอร์ ต่อมาได้มีการนำเสนอตัวคูณที่อาศัยคุณสมบัติของมอสทรานซิสเตอร์ที่นำเสนอ 3 แบบ ได้แก่

1 อาจารย์

ภาควิชาวิศวกรรมระบบควบคุม คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

2 นักศึกษาปริญญาโท

Department of Control Engineering, Faculty of Engineering,

King Mongkut's Institute of Technology Ladkrabang

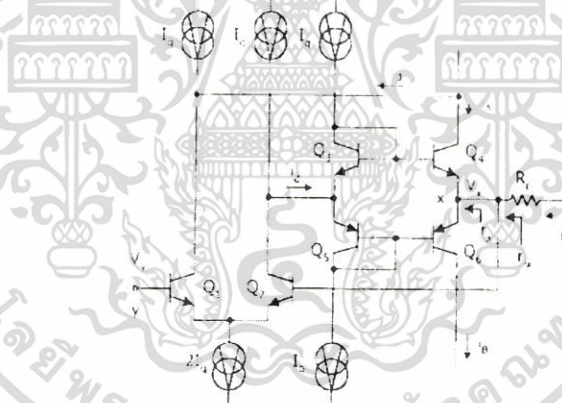


แบบที่หนึ่งจะอาศัยคุณสมบัติของกระแสและศักดาของมอสทรานซิสเตอร์ในช่วงเชิงเส้น (D. Coue และ G. Wilson, 1996). แบบที่สองจะอาศัยคุณสมบัติของกฎกำลังสองของมอสทรานซิสเตอร์ในช่วงอิมิตัว (Z. Wang, 1993, O. Ohaei และ P. Loumeau, 1996) และแบบที่สามจะอาศัยการทำงานของมอสทรานซิสเตอร์ในช่วงค่าภาคกลางขีดเริ่ม (G. M. Bo และคณะ, 2000)

ปัจจุบันวงจรแปลงศักดาเป็นกระแสแบบคลาส AB (M.K.N. Rao และ J.W. Haslett, 1978) ที่ประกอบด้วย วงจรขยายความแตกต่าง และวงจรทรานส์ลิเนียร์แบบคู่ ได้รับความสนใจเป็นอย่างมากเพราะสามารถนำไปประยุกต์ใช้เป็นวงจรถวลเลอร์ 4 ขั้วแบบลอยตัว (อมร และคณะ, 2542) วงจรแปลงค่าอิมพีแดนซ์แบบลบ (W. Surakampontrorn, 1985) วงจรที่ความถี่สองเท่าและวงจรเรียงกระแสแบบเต็มคลื่น (W. Surakampontrorn และคณะ, 1988) สำหรับงานวิจัยนี้จะเป็นการสร้างวงจรถวลเลอร์สัญญาณอนาล็อกโดยอาศัยตัวต้านทาน, วงจรสะท้อนกระแส และวงจรแปลงศักดาเป็นกระแสแบบคลาส AB ที่ทำหน้าที่เป็นวงจรถวลเลอร์ โดยวงจรที่นำเสนอจะมีช่วงปฏิบัติการที่กว้าง และมีความแม่นยำสูง

หลักการการทำงานของวงจร

หลักการเบื้องต้น



รูปที่ 1 วงจรแปลงศักดาเป็นกระแสแบบคลาส AB

รูปที่ 1 แสดงวงจรแปลงศักดาเป็นกระแสแบบคลาส AB โดยที่ทรานซิสเตอร์  $Q_1$  ถึง  $Q_4$  ต่อรวมกันเป็นวงจรทรานส์ลิเนียร์แบบคู่ และทรานซิสเตอร์  $Q_1$  และ  $Q_2$  ต่อรวมกันเป็นวงจรถวลเลอร์ที่มีความแตกต่างที่มีอัตราขยายเท่ากับ  $g_m \frac{(2\beta_1 \beta_2 r_o)}{(\beta_1 + \beta_2)}$  ทำหน้าที่ขยายผลต่างของสัญญาณที่จุด  $y$  และจุด  $x$  โดยความสัมพันธ์ระหว่าง  $V_x$  และ  $V_y$  จะมีค่าดังนี้

$$V_x = \frac{g_m (2\beta_1 \beta_2 r_o)}{g_m (2\beta_1 \beta_2 r_o) + \beta_1 + \beta_2} V_y \quad (1)$$

เมื่อ  $g_m = \frac{I_q}{V_T}$ ,  $r_o$  คือความต้านทานของจุด  $x$  และ  $\beta_1$ ,  $\beta_2$  คืออัตราขยายกระแสของทรานซิสเตอร์ตัวที่ 1 และ 2

ถ้า  $g_m (2\beta_1 \beta_2 r_o) \gg \beta_1 + \beta_2$  จะได้ว่าศักดา  $V_x = V_y$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เมื่อป้อนศักดาอินพุต  $V_1$  และ  $V_2$  เข้าไปในวงจร จะได้ศักดาที่โหนด  $x$  จะมีค่าเท่ากับศักดา  $V_x$  ซึ่งศักดาที่เกิดจากความต่างศักย์ระหว่าง  $V_2$  กับ  $V_1$  จะถูกแปลงเป็นสัญญาณกระแสซึ่งมีค่าเท่ากับ  $i_m = (V_2 - V_1) / (R_c + r_c)$  ไหลผ่านเข้าไปทางโหนด  $x$  โดยที่  $R_c$  คือ ความต้านทานภายนอก และ  $r_c$  คือ ความต้านทานขาเข้าเมื่อมองเข้าทางโหนด  $x$  ของวงจรทรานซิสเตอร์แบบคู่ ซึ่งจะมีค่าเท่ากับ

$$r_c = \frac{(\beta_1 + \beta_2)}{2g_m(\beta_1\beta_2)} r_e \tag{2}$$

แหล่งจ่ายกระแส  $I_1$  เป็นแหล่งจ่ายกระแสไบอัสสำหรับวงจร กำหนดให้ทรานซิสเตอร์ทุกตัวมีความสมพงษ์กันทุกประการ และมีอัตราขยายกระแสของทรานซิสเตอร์มีค่ามากกว่า 1 มากๆ ( $\beta \gg 1$ ) จากหลักการของทรานซิสเตอร์ จะได้ซึ่งความสัมพันธ์ของค่าศักดา ระหว่างขาเบสและขาอิมิตเตอร์  $V_{BE}$  ของทรานซิสเตอร์  $Q_1, Q_2, Q_3$  และ  $Q_4$  สามารถเขียนได้ดังนี้

$$V_{BE3} + V_{BE4} = V_{BE1} + V_{BE2} \tag{3}$$

โดยที่

$$V_{BE} = V_T \ln \frac{I_c}{I_s}$$

ดังนั้นเราจะได้ความสัมพันธ์ของกระแสคอลเลกเตอร์ของทรานซิสเตอร์เป็นดังนี้

$$I_{c3} I_{c4} = I_{c1} I_{c2} \tag{4}$$

จากวงจร  $i_m$  และ  $i_m$  มีค่าเท่ากับ  $i_1$  และ  $i_2 = i_3 = i_4$  จะได้

$$I_{c1}^2 = i_1 I_{c2} \tag{5}$$

พิจารณาที่โหนด  $x$  เราจะได้ความสัมพันธ์ระหว่างกระแส  $i_{c1}$  และ  $i_1$  เป็น

$$i_1 = i_{c1} - i_{c2} \tag{6}$$

หรือ

$$i_{c2} = i_1 + i_{c1} \tag{7}$$

จากสมการที่ (6) และ (7) เราจะได้ความสัมพันธ์ของกระแส  $i_{c1}, i_{c2}$  และ  $i_1$  ดังนี้

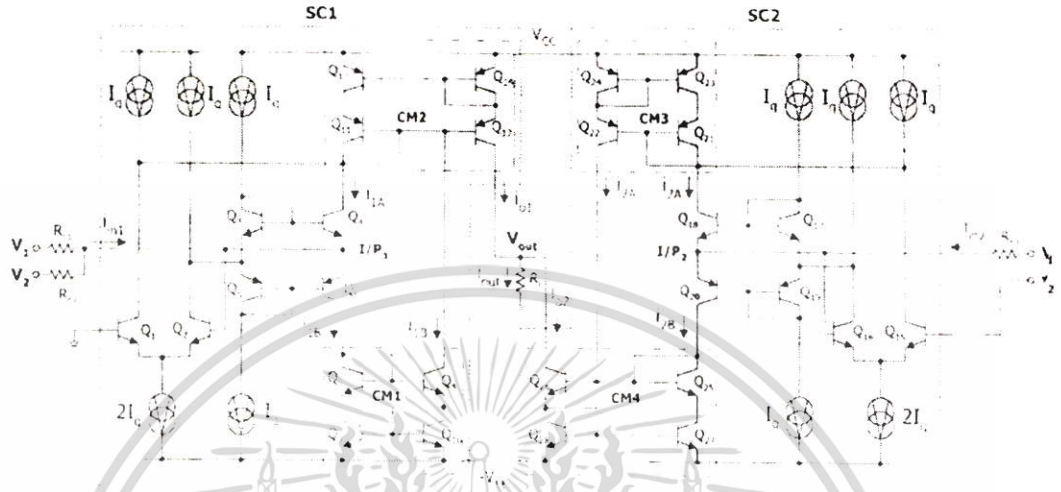
$$i_{c1} = \frac{(\sqrt{i_{c2}^2 + 4I_{c1}^2} - i_{c2})}{2} \tag{8}$$

$$i_{c2} = \frac{(\sqrt{i_{c1}^2 + 4I_{c2}^2} + i_{c1})}{2} \tag{9}$$

**วงจรคุณสมบัติอนุบาลอกโดยใช้วงจรแปลงศักดาเป็นกระแสแบบคลาส AB**

จากหลักการพื้นฐานของวงจรในรูปที่ 1 เราสามารถออกแบบเป็นวงจรคุณสมบัติอนุบาลอกโดยใช้วงจรแปลงศักดาเป็นกระแสแบบคลาส AB ได้ดังวงจรในรูปที่ 2 กลุ่มของทรานซิสเตอร์  $Q_1, Q_2$  และ  $Q_3, Q_4$  ทำหน้าที่เป็นวงจรยกกำลังสอง (Squaring cell) SC1 และ SC2 สำหรับสัญญาณกระแสอินพุต  $i_{m1}$  และ  $i_{m2}$  ตามลำดับ ทรานซิสเตอร์  $Q_1, Q_2$  และค่าต้านทานภายนอก  $R_{c1} = R_{c2}$  จะทำหน้าที่เป็นวงจรรวมสัญญาณ (Summing circuit) ทำหน้าที่แปลงศักดาของสัญญาณอินพุต  $(V_1 + V_2)$  เป็นสัญญาณกระแส  $i_{m1}$  ซึ่งมีค่าเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2 วงจรตัวคูณสัญญาณสองสัญญาณ

$$V_{out} = \frac{I_{D1} - I_{D2}}{R + 2r} \tag{10}$$

ในลักษณะเช่นเดียวกันกับทรานซิสเตอร์ Q<sub>1</sub> ถึง Q<sub>9</sub> และตัวต้านทาน R<sub>1</sub> ที่ทำหน้าที่เป็นวงจรผลต่าง (Differential mode) ดังกล่าวในรูปที่ 2 นี้ผลต่างของแรงดันอินพุต (V<sub>1</sub> - V<sub>2</sub>) จะเป็นสัญญาณกระแสซึ่งมีค่าเท่ากับ

$$I_{D1} - I_{D2} = \frac{I_{D1} - I_{D2}}{R + 2r} \tag{11}$$

ซึ่งจะสัมพันธ์กับ S<sub>11</sub> ของตัวคูณกระแส CM3 ดังตัวคูณกระแส เพื่อคำนวณหาสัญญาณกระแส ซึ่งอัตราขยายของ CM3 นี้เท่ากับตัวคูณกระแส CM2 และมีค่าเท่ากับ 1 และจากสมการที่ (8) และ (9) เราจะได้กระแส มีค่าเท่ากับ

$$I_{D1} - I_{D2} = \sqrt{I_{D1} + I_{D2}} \tag{12}$$

ถ้าเราเขียนค่าให้  $x = \sqrt{I_{D1} + I_{D2}}$  และอนุกรมกำลัง (Power series) ของ  $\sqrt{1-x}$  คือ  $1 - (1/2)x + (1/8)x^2 - (1/16)x^3 + \dots$  เราสามารถเขียนสมการที่ (12) ได้ใหม่คือ

$$I_{D1} - I_{D2} = 2I_{D1} \left( 1 + \frac{I_{D1}}{8I_{D1}^2} - \frac{I_{D1}^2}{128I_{D1}^4} + \dots \right) \tag{13}$$

และสำหรับค่า  $x$  ที่น้อย เราสามารถประมาณค่าของ  $\sqrt{1-x}$  ใหม่ได้เป็น

$$I_{D1} - I_{D2} = 2I_{D1} + \frac{I_{D1}^2}{4I_{D1}^2} \tag{14}$$

โดยที่ของค่าค่า  $I_{D1}$  และ  $I_{D2}$  จะไม่กระแส มีค่าเท่ากับ



$$i_{O2} = 2I_q + \frac{i_{in2}^2}{4I_q} \tag{15}$$

จากสมการที่ (14) และ (15) เราจะได้กระแสเอาต์พุต  $V_{out}$  มีค่าเท่ากับ

$$V_{out} = i_{out} R_L = (i_{O1} - i_{O2}) R_L = \frac{i_{in1}^2 - i_{in2}^2}{4I_q} R_L \tag{16}$$

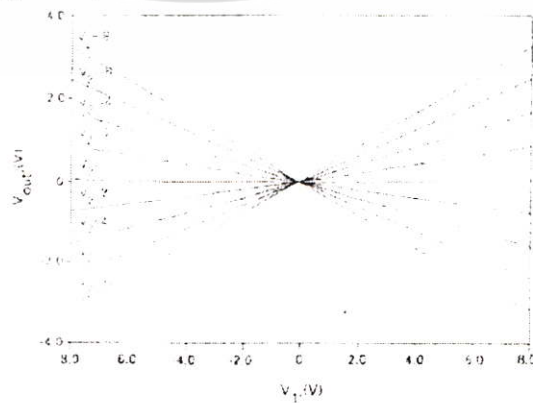
เมื่อค่า  $i_{in1}$  และ  $R_L$  และ  $R_L$  จะทำให้เทอม  $(R_{L1} - 2r_e)$  มีค่าเท่ากับเทอม  $(R_{L1} + r_e)$  ดังนั้นเราจะได้  $V_{out}$  มี

$$\text{ค่าเท่ากับ} \quad V_{out} = i_{out} R_L = (i_{O1} - i_{O2}) R_L = \frac{R_L}{R_{L1}^2} V_i V_o \tag{17}$$

โดยที่ค่า  $R_L$  คือ เทอม  $(R_{L1} + 2r_e)$  จะเห็นได้ว่าศักดาเอาต์พุต  $V_{out}$  เป็นผลคูณของสัญญาณอินพุต  $V_i$  และ  $V_o$  และมีอัตราขยายเท่ากับ  $R_L / (R_{L1}^2)$

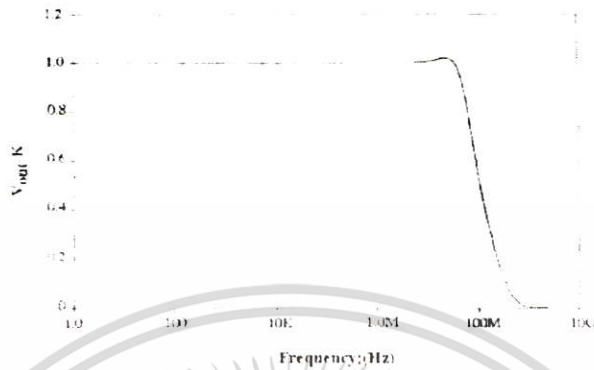
### ผลการเขียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE

เพื่อถ่วงดุลเป็นไม้มิงคฤง์ที่กล่าวมาข้างต้น วงจรในรูปที่ 2 จะถูกนำมาทดสอบโดยการเขียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE โดยเลือกใช้ทรานซิสเตอร์ชนิด PNP และ NPN ที่ใช้ในการเขียนแบบการทำงานจะใช้ทรานซิสเตอร์ QPN3906 และ Q2N3904 ตามลำดับเป็นต้นแบบ กำหนดให้กระแสไบอัส  $I_{BQ} = 200\mu A$  ค่าตั้งรับ  $V_{BE}$  เป็นค่า  $R_1 = R_2 = R_3 = R_4 = 100k\Omega$ ,  $R_5 = 100\Omega$  ซึ่งจะได้  $V_{out} = 0.05(V/V)$  และแหล่งจ่ายศักดา  $V_i = V_o = 10V$  ในรูปที่ 3 แสดงคุณสมบัติการตอบสนองของวงจรกระแสตรง (DC transfer characteristic) โดยปรับศักดาอินพุต  $V_i$  และ  $V_o$  จาก  $8V$  ถึง  $-8V$  คงลง  $2V$  ซึ่งจะได้ค่าเปอร์เซ็นต์ความผิดพลาดมากที่สุด เมื่อ  $V_i$  และ  $V_o$  มีค่าเท่ากับ  $0.3\%$  รูปที่ 4(a) และ 4(b) แสดงผลตอบสนองทางความถี่ของ  $V_i$  และ  $V_o$  ตามลำดับ ซึ่งวงจรจะได้ความถี่ออกพ่วงของสัญญาณอินพุต  $V_i$  และ  $V_o$  ประมาณ  $73MHz$  และ  $75MHz$  ตามลำดับ ซึ่งวงจรทั้งสองมีความแตกต่างกันเนื่องจากส่วนบิอเนลเล็คโตน SCZ และรูปที่ 5 แสดงผลการตอบสนองชั่วขณะ (Transient response) ส่วนรับสัญญาณอินพุตรูปคลื่นจายน์  $V_i$  และ  $V_o$  ซึ่งมีขนาดของค่ายอดแอมป์สูงสุดเท่ากับ  $1$  โวลต์ ที่ความถี่  $1MHz$  และ  $100kHz$  ตามลำดับ โดยที่วงจรมีความผิดเพี้ยนทางฮาร์โมนิกส่วน (THD) น้อยกว่า  $0.25\%$  ซึ่งผลที่ได้จากการเขียนแบบการทำงานแสดงให้เห็นว่าวงจรที่ได้ออกแบบมีความแม่นยำสูง และมีช่วงปฏิบัติการกว้างอีกด้วย

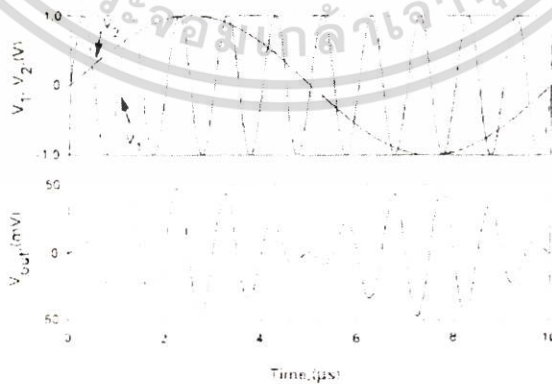


รูปที่ 3 คุณสมบัติการตอบสนองของต่อไฟกระแสตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4 ผลการจำลองทาง SPICE (1) ของ V<sub>out</sub> ที่  
อินพุตสัญญาณของตัวเก็บประจุ



รูปที่ 5 ผลการจำลองของ V<sub>out</sub> และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



### สรุป

งานวิจัยนี้เป็นกรนำเสนอโครงสร้างของวงจรคูณแบบอนุพัทธ์กรูปแบบหนึ่ง ซึ่งเป็นอีกทางเลือกหนึ่งในการนำไปสร้างเป็นไอซีโดยอาศัยเทคโนโลยีของไบโพลาร์ทรานซิสเตอร์ โดยจากผลการเลียนแบบวงจรคูณต้นแบบด้วยโปรแกรม PSPICE แสดงให้เห็นว่าวงจรคูณต้นแบบมีช่วงปฏิบัติงานที่กว้างโดยที่สามารถรับเค็ดอินพุตได้ตั้งแต่ 8V ถึง -8V ที่แหล่งจ่าย  $V_{DD}=V_{SS}=-10V$  และความแม่นยำสูงโดยมีค่าเปอร์เซ็นต์ความผิดพลาดมากที่สุดมีค่าเท่ากับ 0.4% มีช่วงปฏิบัติงานทางความถี่ค่อนข้างสูงประมาณ 73MHz และมีความเพี้ยนทางฮาร์โมนิกที่รวมน้อยกว่า 0.35% ซึ่งเหมาะสมกับการนำไปสร้างเป็นวงจรคูณแบบอนุพัทธ์

### กิตติกรรมประกาศ

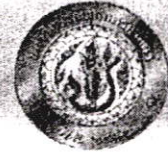
ขอขอบคุณสำนักงานพัฒนาวิทยาศาสตร์และเทคโนโลยีแห่งชาติ (สวทช.) ภายใต้โครงการส่งเสริมวิจาศึกษาวิจัย และศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติภายใต้โครงการขอแผนางจางแผนงานไอทีประเทศไทย ที่ได้ให้ทุนและเครื่องมือสนับสนุนในการทำวิจัย

### เอกสารอ้างอิง

- S. Franco, 1993. Design With Operator Amplifiers and Analog Integrated Circuits. McGraw Hill, New York.
- W. Surakampontri, K. N. R. Rao, J. K. N. Hasmat, C. S. G. Cavaglia and K. Apantahirurat, 1998. Temperature-Insensitive Voltage-to-Current Converter Circuits With Applications. IEEE Transactions on Instrumentation and Measurement, 48 (1), 9-17.
- E. W. Greeneich, 1997. Analog Integrated Circuits. Chapman & Hall, New York.
- D. Coe and G. Wilson, 1996. A Four-Quadrant Subthreshold Mem Multiplier for Analog Neural-Network Applications. IEEE Transactions on Neural Networks, 7 (12), 1212-1219.
- Z. Wang, 1997. A Four-Transistor Four-Quadrant Analog Multiplier Using MOS Transistors Operating in the Saturation. IEEE Transactions on Instrumentation and Measurement, 42 (1), 117-120.
- O. Olabi and P. Lechegat, 1996. Four-Quadrant Class AB CMOS Current Multiplier. Electronics Letters, 32 (23), 2327-2329.
- G. M. Bo, D. D. Cavaglia and M. Valle, 2006. A Current-Mode Two-Quadrant Multiplier for Analog Array-based Neural Systems. International Journal of Electronics, 87 (4), 407-411.
- M.K.N. Rao and J. A. Hasmat, 1998. Class AB Bipolar Voltage Current Converter. Electronics Letters, 4 (7), 762-764.
- สมร จิตรพร้อมกุล, บุญวิกษ์ จีโยพ และวิมลดา สุระกัญจนพร, 2542. วงจรคูณเซลล์ 4 ขั้วแบบลอยตัวในเชิงวงจกรวม. การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 22, หน้า 343-346.
- W. Surakampontri, 1995. Integrable Wide-dynamic-range Negative Resistance Circuits. Electronics Letters, 31 (15), 75-76.
- W. Surakampontri, S. Jutavijaya and T. Apajinda, 1988. Dual Translinear Sinusoidal Frequency Divider and Full-Wave Rectifier. International Journal of Electronics, 65 (12), 1203-1208.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**IT  
IS C 2002**



**Proceedings**  
**The Second International Symposium**  
**on Communications and Information Technology**

**23-25 October 2002**  
**Central Hotels&Resorts, Pattaya**  
**Chonburi, Thailand**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Analog Multiplier Using Translinear Current Conveyor

A. Kaewpoonsuk, T. Kamsri, W. Petchmaneeumka, S. Luikitmongkol and V. Riewruja

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang,

Ladkrabang, Bangkok 10520, Thailand

Phone: +66-2-739-2406 ext 129, Fax: +66-2-739-2406 ext 103

E-mail: vanchai@cs.eng.kmitl.ac.th

### Abstract

In this article, a simple circuit-design technique for implementing an analog multiplier is proposed. The realization method makes use of the inherited translinear loop of the translinear current conveyor and the current mirrors. The proposed scheme achieves wide dynamic range and high accuracy. Performance of the scheme is demonstrated by PSPICE simulation results.

### 1. Introduction

In recent years, the translinear current conveyor has received much attention to design and implement current-mode circuits such as filters, oscillators, variable gain amplifier, a sinusoidal frequency double and full-wave rectifier [1]-[6]. The advantage of this method is that the terminal resistance  $r_x$ , appearing at the port  $x$  of the current conveyor, can be varied by an external bias current. It should be noted that the terminal resistance depends on the input resistance of the dual translinear loop in the current conveyor. The purpose of this letter is to propose a simple analog multiplier circuit that employs the translinear current conveyor, resistors and current mirrors. The design technique makes use of the dual translinear characteristic of bipolar junction transistors associated within the translinear current conveyor, where this characteristic is monitored from the supply-line currents.

### 2. Circuit Description

#### 2.1. Basic Principle

The schematic diagram of the translinear-based current conveyor is shown in figure 1 [6]. Where the group of transistors  $Q_1$  -  $Q_4$  constitutes a dual translinear input cell. The current  $I_A$  and  $I_B$  denote respectively the positive-supply current and the negative-supply current of the current conveyor. The current  $I_{bias}$  is an external bias current. Assuming that the transistors  $Q_1$  and  $Q_3$  as well as  $Q_2$  and  $Q_4$  are closely matched, the common-emitter transistors current gain  $\beta \gg 1$ , and all current mirrors has exactly unity gain. From the translinear principle [7]-[8],

the relation of the currents  $I_1$ ,  $I_2$ ,  $I_{bias}$ , and the input current  $i_{in}$  can be expressed as

$$I_1 = \frac{\sqrt{I_{in}^2 + 4I_{bias}^2} + I_{in}}{2} \quad (1)$$

$$I_2 = \frac{\sqrt{I_{in}^2 + 4I_{bias}^2} - I_{in}}{2} \quad (2)$$

when  $i_{in} = 0$ , the currents  $I_1 = I_2 = I_{bias}$ . The relation of the currents  $I_A$ ,  $I_B$ ,  $I_1$  and  $I_2$  are

$$I_A = 2I_{in} + 2I_1 \quad (3)$$

$$I_B = 2I_{in} + 2I_2 \quad (4)$$

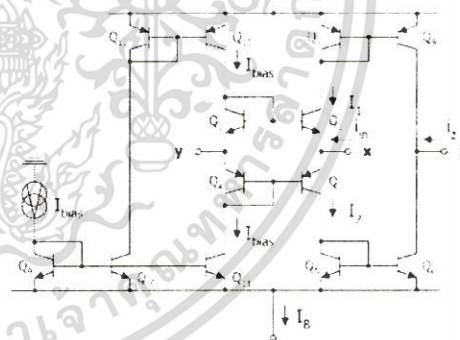


Figure 1. Schematic diagram of the translinear current conveyor

#### 2.2. An analog multiplier

The block diagram of the proposed analog multiplier using the translinear current conveyor and current mirrors is shown in figure 2. Where the CCH, building block

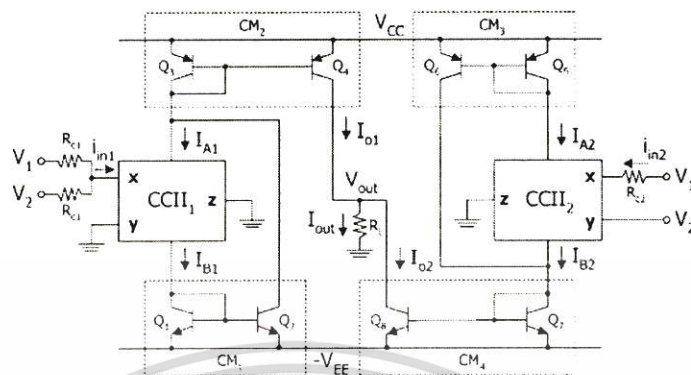


Figure 2. The proposed analog multiplier

corresponds to the circuit diagram of the translinear current conveyor in figure 1. The current  $I_{A1}$  and  $I_{B1}$  denote respectively the positive-supply current and the negative-supply current of the current conveyor  $CCII_1$ . The current  $i_{in1}$  and  $i_{in2}$  denote the input current of the conveyors  $CCII_1$  and  $CCII_2$ , respectively. If we set the external bias current  $I_{bias}$  of all current conveyor are equal. Thus, the expression for the current  $I_{A1}$ ,  $I_{B1}$ ,  $I_{A2}$  and  $I_{B2}$  are

$$I_{A1} = 2I_{bias} + \sqrt{i_{in1}^2 + 4I_{bias}^2} + i_{in1} \quad (5)$$

$$I_{B1} = 3I_{bias} + \sqrt{i_{in1}^2 + 4I_{bias}^2} + i_{in1} \quad (6)$$

$$I_{A2} = 2I_{bias} + \sqrt{i_{in2}^2 + 4I_{bias}^2} - i_{in2} \quad (7)$$

$$I_{B2} = 3I_{bias} + \sqrt{i_{in2}^2 + 4I_{bias}^2} + i_{in2} \quad (8)$$

Due to the current mirrors  $CM_1$  reflects the current  $I_{B1}$  in order to adding with the current  $I_{A1}$  and the current mirror  $CM_3$  reflects the current  $I_{B2}$  in order to adding with the current  $I_{A2}$ . The current mirrors  $CM_1$  and  $CM_4$  action respectively reflects the current  $I_{A1}$  and  $I_{A2}$  to the output node, then the output voltage  $V_{out}$  becomes

$$\begin{aligned} V_{out} &= I_{out} R_L = (I_{A1} - I_{A2}) R_L \\ &= (I_{B1} + I_{B2}) - (I_{A1} + I_{A2}) R_L \\ &= (2\sqrt{i_{in1}^2 + 4I_{bias}^2} - 2\sqrt{i_{in2}^2 + 4I_{bias}^2}) R_L \end{aligned} \quad (9)$$

If we set  $k_1 = (i_{in1}^2 / 4I_{bias}^2)$ , and the power series of  $\sqrt{1+k}$ ,  $-1 + (1/2)k_1 - (1/8)k_1^2 + \dots$  are employed, then the equation (9) can be written as

$$V_{out} = 4I_{bias} R_L \left( \frac{i_{in1}^2 - i_{in2}^2}{8I_{bias}^2} - \frac{i_{in1}^4 - i_{in2}^4}{128I_{bias}^4} + \dots \right) \quad (10)$$

For  $(i_{in1}^2 / 4I_{bias}^2) \ll 1$  and  $(i_{in2}^2 / 4I_{bias}^2) \ll 1$  then the output voltage  $V_{out}$  can be approximately given by

$$V_{out} = \left( \frac{i_{in1}^2 - i_{in2}^2}{2I_{bias}} \right) R_L \quad (11)$$

Where  $i_{in1} = (V_1 - V_2) / (R_{C1} + r_{c1})$ ,  $i_{in2} = (V_1 - V_2) / (R_{C2} + r_{c2})$  and  $r_{c1}$  is the parasitic resistance at port x of the conveyor  $CCII_1$ . If we set  $(R_{C1} + r_{c1}) = (R_{C2} + r_{c2}) = R_c$ , then the equation (11) becomes

$$V_{out} = \frac{2R_L}{R_c I_{bias}} V_1 V_2 = k V_1 V_2 \quad (12)$$

It should be noted that the circuit of figure 2 provides the function of analog multiplier and  $K = (2R_L / R_c I_{bias})$  is the multiplication constant.

### 3. Simulation results

The performance of the circuit in figure 2 was studied by the use of PSPICE analogue simulation program. The simulation was carried out using the bipolar transistor parameters of the 2N3906 and 2N3904 for pnp and npn transistors, respectively. The bias current  $I_{bias}$  set to

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

200 $\mu$ A,  $V_{CC} = V_{EE} = 10$ V,  $R_1 = 50$ k $\Omega$  and  $R_2 = 100$ k $\Omega$ . Figure 3 shows the measured dc transfer characteristic of the proposed circuit. Figure 4 shows the transient response for 1V peak amplitude sinusoidal signal  $V_1$  and  $V_2$  with frequency 100kHz and 10kHz, respectively. The maximum total harmonic distortion at both the input voltage of 1V is about 0.69%, where the input voltage  $V_2$  is DC voltage and  $V_1$  is the sinusoidal input voltage with the frequency of 1kHz. The simulated frequency response of the proposed circuit is shown in figure 5. Bandwidth of figure 5(a) and figure 5(b) is about 1.67MHz and 1.66MHz, respectively.

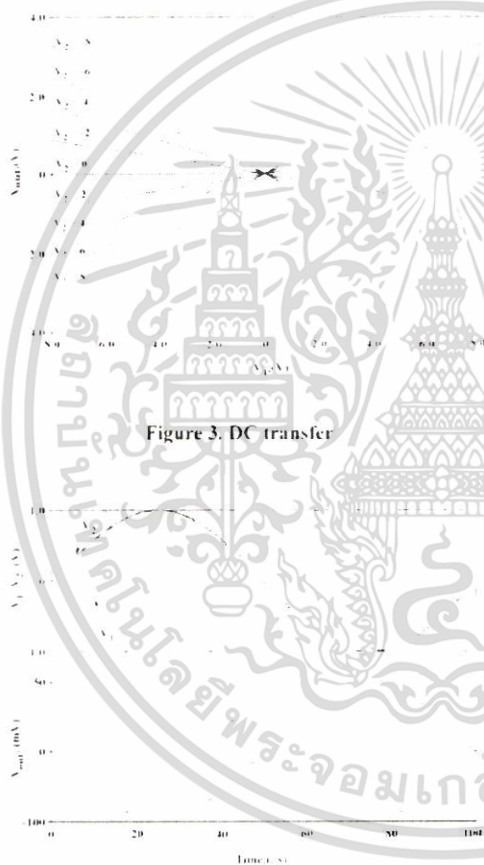
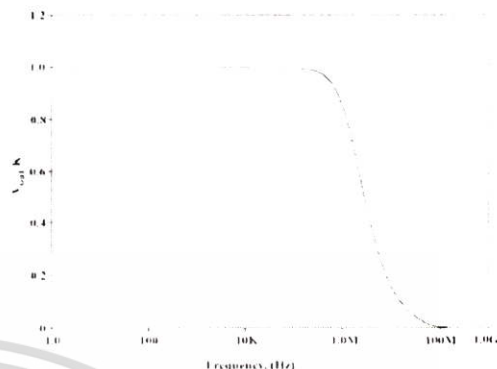


Figure 3. DC transfer

Figure 4. Transient response



(a)



(b)

Figure 5. Frequency response  
(a) For input voltage  $V_1$   
(b) For input voltage  $V_2$

#### 4. Conclusion

It has been shown in this letter that an analog multiplier circuit can be realized by using translinear current conveyor and current mirrors as active circuit elements. The multiplier action is performed by employing the dual translinear characteristic of bipolar junction transistors associated within the current conveyor, where this characteristic has been monitored from the supply-line currents. PSPICE simulation results have been employed to confirm the performance of the proposed circuit.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 5. References

- [1] A. FABRE, F. DAYOUB, I. DURUISSEAU and M. KAMOUN, "High input impedance insensitive second order filters implemented from current conveyors", *IEEE Trans. On Circuits and Systems I*, Vol. 41, No. 12, pp. 918-921, December 1994.
- [2] A. FABRE, O. SAAD, C. BOUCHIRON and I. WEISL, "High frequency applications based on a new current controlled conveyor", *IEEE Trans. On Circuits and Systems I*, Vol. 43, No. 2, pp. 82-91, February 1996.
- [3] W. KIRANON, J. KESORN, and P. WARDKIN, "Current controlled oscillators based on translinear conveyors", *Electronics Letters*, Vol. 32, No. 15, pp. 1330-1331, July 1996.
- [4] M. I. ABULHMA'ATHI, and M. A. AL-QAHLANI, "A current-mode current-controlled-conveyor-based analogue multiplier/divider", *Int. J. Electronics*, Vol. 85, No. 1, pp. 71-77, 1998.
- [5] W. SURAKAMPONTORN, V. RIHWUJA and K. ANUNFAHIRUNRAI, "Sinusoidal frequency doubler and full-wave rectifier using translinear current conveyor", *Electronics Letters*, Vol. 34, No. 22, October 1998.
- [6] K. ANUNFAHIRUNRAI, W. LANGSIRAI, W. SURAKAMPONTORN, and V. RIHWUJA, "Sinusoidal frequency doubler and full-wave rectifier using translinear current controlled conveyor", *Proc. IJNCON 2000*, Vol. 1, pp. 410-413, 2000.
- [7] W. SURAKAMPONTORN, "Sinusoidal frequency doublers using operational amplifiers", *IEEE Trans. Instrumentation and Measurement*, Vol. 37, No. 2, pp. 259-262, June 1988.
- [8] C. LOUVAZOL and F. J. LUDLEY, "Wide-band precision rectification", *IEE Proceedings Pt. G*, Vol. 134, No. 1, pp. 7-15, February 1987.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้เขียน

นาย รัชชัย คำศรี เกิดเมื่อวันที่ 17 มิถุนายน พ.ศ. 2521 ที่จังหวัดฉะเชิงเทรา สำเร็จการศึกษาระดับปริญญาตรี สาขาฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีการศึกษา 2542 และต่อมาได้เข้าศึกษาต่อในหลักสูตรวิศวกรรมศาสตรมหาบัณฑิตในสาขาวิชาวิศวกรรมระบบควบคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีการศึกษา 2543 จนถึงปัจจุบัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้