

วงจรถ่ายแบบตัวเหนี่ยวนำเทียบกราวด์โดยใช้วงจรถ่าย VDBA

GROUNDED INDUCTANCE SIMULATORS USING VDBAs



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมระบบควบคุม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2562

KMITL-2019-EN-M-080-129

วงจรเลียนแบบตัวเหนี่ยวนำเทียบกราวด์โดยใช้วงจร VDBA

GROUNDED INDUCTANCE SIMULATORS USING VDBAs



นัชณีย์ รุ่งเหมือนฟ้า

NATCHANAI ROONGMUANPHA

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมระบบควบคุม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2562

KMITL-2019-EN-M-080-129

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GROUNDED INDUCTANCE SIMULATORS USING VDBAs



NATCHANAI ROONGMUANPHA

A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
MASTER OF ENGINEERING IN CONTROL ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
2019
KMITL-2019-EN-M-080-129

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2019

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	วงจรถ่ายแบบตัวเหนี่ยวนำเทียบกราวด์โดยใช้วงจรถ่าย VDBA
นักศึกษา	นายณัชนัยน์ รุ่งเหมือนฟ้า
รหัสประจำตัว	59601215
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมระบบควบคุม
พ.ศ.	2562
อาจารย์ที่ปรึกษาวิทยานิพนธ์	ศ.ดร. วรพงษ์ ตั้งศรีรัตน์

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบและสังเคราะห์วงจรถ่ายแบบตัวเหนี่ยวนำโดยใช้วงจรถ่าย VDBA (voltage differencing buffered amplifier) เป็นอุปกรณ์แอคทีฟหลัก (active element) ซึ่งวงจรถ่ายที่นำเสนอมีอยู่ทั้งหมดสามรูปแบบได้แก่ วงจรถ่ายแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสีย วงจรถ่ายแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรม และวงจรถ่ายแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนาน โดยค่าความต้านทานสมมูล (equivalent resistance, R_{eq}) และค่าความเหนี่ยวนำสมมูล (equivalent inductance, L_{eq}) สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ผ่านทางอัตราขยายค่าความนำ (g_m) ของวงจรถ่าย VDBA คุณสมบัติในการทำงานของวงจรถ่ายแบบที่นำเสนอได้ถูกยืนยันด้วยผลการจำลองการทำงานของวงจรถ่ายโดยใช้โปรแกรม PSPICE นอกจากนี้ยังได้ตรวจสอบด้วยผลการทดลองด้วยวงจรถ่ายจริงโดยใช้ไอซีเบอร์ CA3080 และ LF356 เพื่อยืนยันผลที่มีความสอดคล้องเป็นไปตามหลักการในทางทฤษฎี

Thesis Title	Grounded Inductance Simulators Using VDAs
Student	Mr. Natchanai Roongmuanpha
Student ID.	59601215
Degree	Master of Engineering
Program	Control Engineering
Year	2019
Thesis Advisor	Prof.Dr. Worapong Tangsirat

ABSTRACT

This thesis proposes the design and synthesis of inductance simulator circuit employing VDAs (voltage differencing buffered amplifiers) as active elements. The three inductance simulator circuits are proposed, i.e. lossless inductance simulator, lossy series-type inductance simulator and lossy parallel-type inductance simulator. The values of the equivalent resistance (R_{eq}) and the equivalent inductance (L_{eq}) of all simulated inductors can be adjusted electronically through the transconductance parameter (g_m) of the VDA. The performance characteristics of the proposed inductance simulators have been confirmed by using PSPICE simulations. Also, to further verify the theory, the experimental results have been laboratory tested using commercially available chips, CA3080 and LF356.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จสมบูรณ์ได้ด้วยดีจากความช่วยเหลือของอาจารย์และบุคคลหลายท่านดังนี้

ศาสตราจารย์ ดร. วรพงศ์ ตั้งศรีรัตน์ อาจารย์ผู้ควบคุมวิทยานิพนธ์ ที่ได้กรุณาให้คำปรึกษา และชี้แนะแนวทางขั้นตอนการทำวิจัย รวมทั้งการแก้ไขปัญหาต่างๆตั้งแต่เริ่มต้นตลอดจนการเขียนวิทยานิพนธ์ฉบับนี้ นอกจากนี้ยังกรุณาปลุกฝังแนวทางในการดำเนินชีวิตและเป็นแบบอย่างที่ดีให้แก่ผู้เขียนตลอดมา จึงขอกราบขอบพระคุณเป็นอย่างสูงมา ณ ที่นี้

ขอกราบขอบพระคุณรองศาสตราจารย์ ดร. อธิสิทธิ์ ทุมวิภาต และรองศาสตราจารย์ ดร. สุมาลี อุทวนวิชัย ภาควิชาวิศวกรรมเครื่องมื่อวัดและอิเล็กทรอนิกส์ (IEE) คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าพระนครเหนือ ที่ให้คำแนะนำในเรื่องต่างๆแก่ผู้เขียนเสมอมา

ขอกราบขอบพระคุณศาสตราจารย์ ดร. วันชัย ธีรวัชร รองศาสตราจารย์ ดร. วรณดี เพชรณีนีล้าค่า รองศาสตราจารย์ ดร. ทศยา ปุคคละนนท์ ผู้ช่วยศาสตราจารย์ ดร. สิริชัย ธรรมารักษ์วัฒน์ และ ผู้ช่วยศาสตราจารย์ ดร. อภินัย ฤกษ์รัตน์ ภาควิชาวิศวกรรมการวัดและควบคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ให้คำแนะนำ ให้ความรู้ในเรื่องต่างๆ ทั้งในตำราและนอกตำราเรียนแก่ผู้เขียนเสมอมา

ขอขอบคุณทุน ศาสตราจารย์วิจัย กองทุนวิจัยสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เลขที่สัญญา KREF116001 ที่ให้ทุนสนับสนุนการวิจัยในวิทยานิพนธ์ฉบับนี้

ขอขอบคุณห้องปฏิบัติการวิจัยประมวลผลสัญญาณรวม (Mixed Signal Processing Laboratory, MSP Lab) ซึ่งให้การสนับสนุนพื้นที่การทำงานวิจัย เครื่องมือต่างๆ ที่ใช้ในการทดลอง เพื่อแสดงในวิทยานิพนธ์ฉบับนี้

ขอขอบคุณพี่เจต พี่ปอนด์ พี่พิน พี่โอปอ พี่ออย พี่อ้อม และมาสเตอร์ ณ ห้องปฏิบัติการวิจัย MSP Lab สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ซึ่งเป็นกำลังใจและชี้แนะแนวทางการแก้ปัญหา รวมทั้งสนับสนุนเครื่องมือและอุปกรณ์ต่างๆ กับผู้เขียนตลอดระยะเวลาของการศึกษา

ขอกราบขอบพระคุณคุณพ่อสุรศักดิ์ คุณแม่ศรีสมบัติ รุ่งเหมือนฟ้า และครอบครัวที่อบอุ่นของผู้เขียนทุกๆ ท่าน ที่เป็นกำลังใจให้การสนับสนุนและให้ความช่วยเหลือผู้เขียนในทุกๆ ด้านเสมอมา ซึ่งมีค่ากับผู้เขียนอย่างยิ่ง

สุดท้ายนี้ขอขอบพระคุณบุคคลที่มีได้เอ่ยนามมา ณ ที่นี้ ซึ่งให้การสนับสนุนผู้เขียน และเป็นกำลังใจให้กับผู้เขียนเสมอมา

คุณประโยชน์อันพึงมาจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอบแต่ผู้มีพระคุณทุกท่าน

นัชณัน รุ่งเหมือนฟ้า

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ	IV
สารบัญตาราง.....	VII
สารบัญรูป	VIII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	2
1.3 หลักการใหม่ที่น่าสนใจในวิทยานิพนธ์	3
1.4 รายละเอียดของวิทยานิพนธ์	3
1.5 เอกสารอ้างอิงบทที่ 1.....	5
บทที่ 2 วงจร VDBA.....	13
2.1 กล่าวนำ.....	13
2.2 หลักการทำงานพื้นฐานของวงจร VDBA.....	14
2.2.1 คุณสมบัติวงจร VDBA ในทางอุดมคติ	14
2.2.2 คุณสมบัติวงจร VDBA ในทางปฏิบัติ	15
2.3 การสังเคราะห์วงจร VDBA โดยใช้เทคโนโลยีแบบมอสทรานซิสเตอร์.....	16
2.3.1 วงจรขยายค่าความนำ.....	16
2.3.2 วงจรตามแรงดัน.....	18
2.4 คุณสมบัติของวงจร VDBA โดยใช้เทคโนโลยีแบบมอสทรานซิสเตอร์.....	20
2.5 ผลการทดลองต่อวงจรจริง	25
2.6 สรุป	29
2.7 เอกสารอ้างอิงบทที่ 2.....	30

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และ IV อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
บทที่ 3 วงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียเทียบกราวด์โดยใช้วงจร VDBA.....	33
3.1 กล่าวนำ.....	33
3.2 วงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียที่นำเสนอ.....	34
3.3 สมรรถนะของวงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียในทางปฏิบัติ.....	35
3.4 ผลการจำลองการทำงานของวงจร.....	36
3.5 ผลการต่อทดลองด้วยวงจรจริง.....	38
3.6 การประยุกต์ใช้งานของวงจรที่นำเสนอ.....	43
3.7 สรุป.....	45
3.8 เอกสารอ้างอิงบทที่ 3.....	45
บทที่ 4 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมเทียบกราวด์โดยใช้วงจรVDBA.....	49
4.1 กล่าวนำ.....	49
4.2 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่นำเสนอ.....	50
4.3 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจากตัวต้านทานพาสซีฟที่นำเสนอ.....	51
4.4 การวิเคราะห์สมรรถนะของวงจรเลียนแบบตัวเหนี่ยวนำในทางปฏิบัติ.....	52
4.4.1 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรม.....	52
4.4.2 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจากตัวต้านทาน.....	53
4.5 ผลการจำลองการทำงานของวงจร.....	54
4.5.1 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรม.....	54
4.5.2 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจากตัวต้านทาน.....	56
4.6 ผลการต่อทดลองด้วยวงจรจริง.....	59
4.6.1 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรม.....	59
4.6.2 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจากตัวต้านทาน.....	65
4.7 การประยุกต์ใช้งานของวงจรที่นำเสนอ.....	70
4.7.1 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรม.....	70
4.7.2 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจากตัวต้านทาน.....	72
4.8 สรุป.....	73
4.9 เอกสารอ้างอิงบทที่ 4.....	74

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
บทที่ 5 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานเทียบกราวด์โดยใช้วงจร VDBA.....	76
5.1 กล่าวนำ.....	76
5.2 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานที่นำเสนอ.....	77
5.3 สมรรถนะของวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานในทางปฏิบัติ.....	78
5.4 ผลการจำลองการทำงานของวงจร.....	79
5.5 ผลการต่อทดลองด้วยวงจรจริง.....	82
5.6 การประยุกต์ใช้งานของวงจรที่นำเสนอ.....	87
5.7 สรุป.....	89
5.8 เอกสารอ้างอิงบทที่ 5.....	89
บทที่ 6 บทสรุปและข้อเสนอแนะแนวทางในการทำวิจัยต่อ.....	91
6.1 บทสรุป.....	91
6.2 ข้อเสนอแนะแนวทางในการทำวิจัยต่อ.....	93
6.3 เอกสารอ้างอิงบทที่ 6.....	93
ภาคผนวก.....	95
ภาคผนวก ก การวิเคราะห์คุณสมบัติของวงจรสะท้อนกระแส.....	96
ภาคผนวก ข การวิเคราะห์คุณสมบัติของวงจรขยายค่าความนำ.....	101
ภาคผนวก ค การวิเคราะห์คุณสมบัติของวงจรตามแรงดัน.....	105
ภาคผนวก ง การวิเคราะห์คุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำ ที่ไม่มีการสูญเสียในรูปแบบที่ 3.1.....	112
ภาคผนวก จ การวิเคราะห์คุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำ ที่มีการสูญเสียแบบอนุกรมในรูปแบบที่ 4.1.....	121
ภาคผนวก ฉ การวิเคราะห์คุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสีย แบบอนุกรมที่ปราศจากตัวต้านทานพาสซีฟในรูปแบบที่ 4.2.....	130
ภาคผนวก ช การวิเคราะห์คุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำ ที่มีการสูญเสียแบบขนานเทียบกราวด์ในรูปแบบที่ 5.1.....	140
ภาคผนวก ซ บทความวิจัยที่ได้รับการตีพิมพ์.....	148
ประวัติผู้เขียน.....	186

สารบัญตาราง

ตารางที่	หน้า
2.1 อัตราส่วนของความกว้าง (W) และความยาว (L) ช้องนำกระแสของ มอสทรานซิสเตอร์ที่ใช้วงจร VDBA ในรูปที่ 2.7.....	20
2.2 รายละเอียดของอัตราขยายค่าความนำเมื่อแปรค่า I_B ในรูปที่ 2.7.....	22
2.3 รายละเอียดของผลตอบสนองทางความถี่เมื่อแปรค่า I_B ในรูปที่ 2.16.....	26
3.1 รายละเอียดการกำหนดค่าในการแปรค่า g_{m1} ของวงจรที่นำเสนอในรูปที่ 3.1	37
3.2 รายละเอียดของค่า L_{eq} ที่ได้จากการต่อทดลองด้วยวงจรจริง.....	41
4.1 รายละเอียดการแปรค่า I_B และ R_1 ของวงจรที่นำเสนอในรูปที่ 4.1	56
4.2 รายละเอียดการแปรค่า I_{B1} ของวงจรที่นำเสนอในรูปที่ 4.2.....	58
4.3 รายละเอียดของค่า Z_{in} ที่ได้จากการต่อทดลองในรูปที่ 4.12.....	63
4.4 รายละเอียดของค่า Z_{in} ที่ได้จากการต่อทดลองในรูปที่ 4.17.....	68
5.1 รายละเอียดการแปรค่า R_1 ของวงจรที่นำเสนอในรูปที่ 5.1	81
5.2 รายละเอียดการแปรค่า I_B ของวงจรที่นำเสนอในรูปที่ 5.1	81
5.3 รายละเอียดของค่า Z_{in} ที่ได้จากการต่อทดลองในรูปที่ 5.7.....	85

สารบัญรูป

รูปที่	หน้า
2.1 วงจร VDBA ในทางอุดมคติ	14
2.2 สัญลักษณ์ทางไฟฟ้าของวงจร VDBA ในทางปฏิบัติ.....	15
2.3 วงจรขยายค่าความนำ.....	16
2.4 วงจรขยายสัญญาณผลต่างแบบซอร์สรวม	16
2.5 วงจรสะท้อนกระแส	17
2.6 วงจรตามแรงดัน	19
2.7 โครงสร้างภายในของวงจร VDBA แบบใช้เทคโนโลยีแบบมอสทรานซิสเตอร์	19
2.8 ผลการจำลองอัตราขยายค่าความนำของวงจร VDBA เมื่อแปรค่าแรงดันอินพุตผลต่าง	21
2.9 ผลการจำลองอัตราขยายค่าความนำของวงจร VDBA เมื่อแปรค่า I_B	21
2.10 ผลการจำลองผลตอบสนองทางความถี่ของค่าอิมพีแดนซ์อินพุตที่ขั้ว p (r_p) และขั้ว n (r_n)...22	
2.11 ผลการจำลองผลตอบสนองทางความถี่ของค่าอิมพีแดนซ์เอาต์พุตที่ขั้ว w (r_w).....	23
2.12 ผลการจำลองผลตอบสนองทางความถี่ของอัตราขยายค่าความนำ (g_m) เมื่อแปรค่า I_B	23
2.13 คุณสมบัติการส่งผ่านแรงดันไฟตรง ของ v_w/v_z	24
2.14 ผลการจำลองผลตอบสนองทางความถี่ ของ v_w/v_z	24
2.15 วงจร VDBA โดยใช้ไอซีเบอร์ CA3080 ต่อกับไอซีเบอร์ LF356.....	26
2.16 ภาพถ่ายวงจร VDBA บนแผ่นวงจรพิมพ์ที่ใช้ในการต่อทดลองจริง	26
2.17 ผลการวัดคุณสมบัติของ v_p และ v_z ของวงจร VDBA ในรูปที่ 2.16	27
2.18 ผลการวัดคุณสมบัติของ v_n และ v_z ของวงจร VDBA ในรูปที่ 2.16	27
2.19 ผลการวัดผลตอบสนองทางความถี่ของ v_z/v_{id}	28
2.20 ผลการวัดคุณสมบัติของ v_z และ v_w ของวงจร VDBA ในรูปที่ 2.16.....	29
3.1 วงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียที่นำเสนอ.....	34
3.2 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 3.1.....	36
3.3 ผลการจำลองผลตอบสนองทางเวลาของวงจรที่นำเสนอในรูปที่ 3.1	37
3.4 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 3.1 เมื่อแปรค่า g_{m1}	37
3.5 วงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียที่ออกแบบเพื่อใช้ในการต่อทดลอง.....	38
3.6 ภาพถ่ายวงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียบนแผ่นวงจรพิมพ์ เพื่อใช้ในการต่อทดลอง.....	39
3.7 ผลการวัดผลตอบสนองทางความถี่ของวงจรในรูปที่ 3.5 เมื่อ $g_{m1} = g_{m2} = 1 \text{ mA/V}$	39
3.8 ผลการวัดผลตอบสนองทางขนาดของวงจรในรูปที่ 3.5 เมื่อแปรค่า g_{m1}	40

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และ VIII อาจอ้างถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.9 ผลการวัดผลตอบสนองทางมุมเฟสของวงจรในรูปที่ 3.5 เมื่อแปรค่า g_{m1}	42
3.10 วงจรตัดแถบความถี่โดยใช้วงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอในรูปที่ 3.1	43
3.11 ผลจำลองผลตอบสนองทางขนาดของวงจรตัดแถบความถี่ในรูปที่ 3.10	44
3.12 ผลจำลองผลตอบสนองทางมุมเฟสของวงจรที่ตัดแถบความถี่ในรูปที่ 3.10	44
4.1 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่นำเสนอ.....	50
4.2 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรม ที่ปราศจากตัวต้านทานพาสซีฟที่นำเสนอ	51
4.3 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 4.1.....	54
4.4 ผลการจำลองผลตอบสนองทางเวลาของวงจรที่นำเสนอในรูปที่ 4.1	55
4.5 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 4.1 เมื่อแปรค่า R_{eq} ในขณะที่ L_{eq} มีค่าคงที่.....	55
4.6 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 4.1 เมื่อแปรค่า L_{eq} ในขณะที่ R_{eq} มีค่าคงที่.....	56
4.7 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 4.2.....	57
4.8 ผลการจำลองผลตอบสนองทางเวลาของวงจรที่นำเสนอในรูปที่ 4.2	57
4.9 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 4.2 เมื่อแปรค่า I_{B1}	58
4.10 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 4.2 เมื่อแปรค่า I_{B2}	58
4.11 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ออกแบบเพื่อใช้ในการต่อทดลอง ..	60
4.12 ภาพถ่ายวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรม บนแผ่นวงจรพิมพ์เพื่อใช้ในการต่อทดลอง	60
4.13 ผลการวัดผลตอบสนองทางความถี่ของวงจรในรูปที่ 4.11 เมื่อ $g_m = 1 \text{ mA/V}$	61
4.14 ผลการวัดผลตอบสนองทางขนาดของวงจรในรูปที่ 4.11 เมื่อแปรค่า g_m	61
4.15 ผลการวัดผลตอบสนองทางมุมเฟสของวงจรในรูปที่ 4.11 เมื่อแปรค่า g_m	63
4.16 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจาก ตัวต้านทานที่ออกแบบเพื่อใช้ในการต่อทดลอง	65
4.17 ภาพถ่ายวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจาก ตัวต้านทานบนแผ่นวงจรพิมพ์เพื่อใช้ในการต่อทดลอง	66
4.18 ผลการวัดผลตอบสนองทางความถี่ของวงจรในรูปที่ 4.16 เมื่อ $g_{m1} = g_{m2} = 1 \text{ mA/V}$	66

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.19 ผลการวัดผลตอบสนองทางขนาดของวงจรรูปที่ 4.16 เมื่อแปรค่า g_{m1}	68
4.20 ผลการวัดผลตอบสนองทางมุมเฟสของวงจรรูปที่ 4.16 เมื่อแปรค่า g_{m1}	69
4.21 วงจรกรองผ่านความถี่ต่ำอันดับสองโดยใช้ วงจรถ่ายแบบตัวเหนี่ยวนำที่นำเสนอในรูปที่ 4.1	71
4.22 ผลจำลองผลตอบสนองทางขนาดของวงจรกรองผ่านความถี่ต่ำที่นำเสนอในรูปที่ 4.21	71
4.23 ผลจำลองผลตอบสนองทางมุมเฟสของวงจรกรองผ่านความถี่ต่ำในรูปที่ 4.21	71
4.24 วงจรกรองผ่านแถบความถี่อันดับสองโดยใช้ วงจรถ่ายแบบตัวเหนี่ยวนำที่นำเสนอในรูปที่ 4.2	72
4.25 ผลจำลองผลตอบสนองทางขนาดของวงจรกรองผ่านแถบความถี่ที่นำเสนอในรูปที่ 4.24	72
4.26 ผลจำลองผลตอบสนองทางมุมเฟสของวงจรกรองผ่านแถบความถี่ในรูปที่ 4.24	73
5.1 วงจรถ่ายแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานที่นำเสนอ	77
5.2 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 5.1	79
5.3 ผลการจำลองผลตอบสนองทางเวลาของวงจรที่นำเสนอในรูปที่ 5.1	80
5.4 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 5.1 เมื่อแปรค่า R_1	80
5.5 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 5.1 เมื่อแปรค่า I_B	81
5.6 วงจรถ่ายแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานที่ออกแบบเพื่อใช้ในการต่อทดลอง	82
5.7 ภาพถ่ายวงจรถ่ายแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนาน บนแผ่นวงจรพิมพ์เพื่อใช้ในการต่อทดลอง	82
5.8 ผลการวัดผลตอบสนองทางความถี่ของวงจรรูปที่ 5.6 เมื่อ $g_m = 1 \text{ mA/V}$	83
5.9 ผลการวัดผลตอบสนองทางขนาดของวงจรรูปที่ 5.6 เมื่อแปรค่า g_m	84
5.10 ผลการวัดผลตอบสนองทางมุมเฟสของวงจรรูปที่ 5.6 เมื่อแปรค่า g_m	86
5.11 วงจรกรองผ่านความถี่สูงและกรองผ่านแถบความถี่อันดับสองโดยใช้ วงจรถ่ายแบบตัวเหนี่ยวนำที่นำเสนอในรูปที่ 5.1	87
5.12 ผลจำลองผลตอบสนองทางความถี่ของวงจรกรองผ่านความถี่สูงอันดับสองในรูปที่ 5.11	88
5.13 ผลจำลองผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่อันดับสองในรูปที่ 5.11	88
ก1 วงจรสะท้อนกระแสแบบมอสทรานซิสเตอร์	97
ก2 วงจรสมมูลสำหรับวิเคราะห์หาค่าความต้านทานอินพุตของวงจรสะท้อนกระแส	98
ก3 วงจรสมมูลสำหรับวิเคราะห์หาค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแส	99
ก4 วงจรสมมูลของวงจรสะท้อนกระแส	100
ข1 วงจรขยายค่าความนำ	102

สารบัญรูป (ต่อ)

รูปที่	หน้า
ค1	วงจรมตามแรงดันสำหรับการวิเคราะห์การส่งผ่านแรงดัน106
ค2	วงจรมตามแรงดันโดยพิจารณาเฉพาะทรานซิสเตอร์ $M_5 - M_8$107
ค3	วงจรมสมมูลของทรานซิสเตอร์ M_6, M_8107
ค4	วงจรมสมมูลของทรานซิสเตอร์ M_9108
ค5	วงจรมสมมูลของทรานซิสเตอร์ $M_5 - M_8$ สำหรับการวิเคราะห์ค่าความต้านทานเอาต์พุต...110
ค6	วงจรมสมมูลสำหรับการวิเคราะห์ค่าความต้านทานเอาต์พุต.....111
ง1	วงจรมเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียที่นำเสนอในรูปที่ 3.1.....113
ง2	วงจรมตัดแถบความถี่สำหรับการวิเคราะห์หาฟังก์ชันถ่ายโอนแรงดัน119
จ1	วงจรมเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่นำเสนอในรูปที่ 4.1.....122
จ2	วงจรมกรองผ่านความถี่ต่ำอันดับสองสำหรับการวิเคราะห์หาฟังก์ชันถ่ายโอนกระแส128
จ3	วงจรมกรองผ่านความถี่ต่ำอันดับสองสำหรับการวิเคราะห์หาค่ากระแส i_{in}128
ฉ1	วงจรมเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรม ที่ปราศจากตัวต้านทานพาสซีฟที่นำเสนอในรูปที่ 4.2131
ฉ2	วงจรมกรองผ่านแถบความถี่อันดับสองสำหรับการวิเคราะห์หาฟังก์ชันถ่ายโอนกระแส137
ฉ3	วงจรมกรองผ่านแถบความถี่อันดับสองสำหรับการวิเคราะห์หาค่ากระแส i_{in}137
ช1	วงจรมเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานเทียบกราวด์ที่นำเสนอในรูปที่ 5.1141
ช2	วงจรมกรองผ่านความถี่สูงและกรองผ่านแถบความถี่อันดับสอง สำหรับการวิเคราะห์หาฟังก์ชันถ่ายโอนกระแส146

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

นับตั้งแต่อดีตจนถึงปัจจุบันการออกแบบและสังเคราะห์วงจรประมวลผลสัญญาณแอนะล็อก (analog signal processing circuit) เช่น วงจรกรองสัญญาณแอนะล็อก (analog filter) วงจรออสซิลเลเตอร์ (oscillator) และการกำจัดค่าความเหนี่ยวนำแฝงที่ไม่ต้องการ (undesirable parasitic inductance) เป็นต้น จำเป็นต้องใช้อุปกรณ์ทางอิเล็กทรอนิกส์ต่างๆ หลายชนิด โดยที่ตัวเหนี่ยวนำ (inductor) ถือว่าเป็นอุปกรณ์พาสซีฟที่มีความสำคัญอย่างมากในการออกแบบและสังเคราะห์วงจрдังกล่าว แต่เนื่องจากลักษณะทางกายภาพที่ค่อนข้างใหญ่จึงส่งผลให้ใช้พื้นที่วงจรมาก เมื่อนำอุปกรณ์ดังกล่าวไปสังเคราะห์เป็นวงจรรวม (integrated circuit, IC) ดังนั้นในช่วงทศวรรษที่ผ่านมาจึงมีงานวิจัยจำนวนมากนำอุปกรณ์แอคทีฟ (active element) ที่มีศักยภาพในการทำงานสูงหลากหลายชนิด อาทิเช่น วงจร OA (operational amplifier) [1]-[9] วงจร OTA (operational transconductance amplifier) [10]-[19] และกลุ่มวงจรสายพานกระแส (current conveyor) [20]-[29] เป็นต้น เข้ามาสังเคราะห์เป็นวงจรถ่ายแบบตัวเหนี่ยวนำ (inductance simulator) [30]-[50] ซึ่งต่อมาวงจรถ่ายแบบตัวเหนี่ยวนำที่สังเคราะห์ขึ้นจากอุปกรณ์แอคทีฟได้ถูกพัฒนามากขึ้นเป็นลำดับ โดยมีเป้าหมายเพื่อปรับปรุงศักยภาพในการทำงานด้านต่างๆ ให้ดียิ่งขึ้น นอกจากนี้ยังมุ่งเน้นการออกแบบโครงสร้างของวงจรให้มีความเรียบง่าย ไม่ซับซ้อน เพื่อลดขนาดพื้นที่ของวงจรที่สังเคราะห์ลง สามารถทำงานที่ระดับแหล่งจ่ายไฟเลี้ยงต่ำ (low-supply voltage) ทำให้สิ้นเปลืองกำลังงานไฟฟ้าต่ำ (low-power consumption)

อุปกรณ์แอคทีฟที่ชื่อว่า วงจร CDBA (current differencing buffered amplifier) [51] ได้ถูกนำเสนอขึ้นครั้งแรกในปี ค.ศ. 1999 ซึ่งประกอบด้วยวงจรสำคัญสองส่วน คือ วงจรผลต่างกระแส (current differencing circuit) และวงจรตามแรงดัน (voltage follower) วงจร CDBA มีคุณสมบัติที่น่าสนใจอยู่หลายประการ เช่น แบนด์วิธกว้าง และมีโครงสร้างภายในที่ไม่ซับซ้อน จึงทำให้วงจрдังกล่าวเป็นอีกหนึ่งทางเลือกที่น่าสนใจสำหรับการนำมาพัฒนา และออกแบบเป็นวงจรต่างๆ มากมาย [52]-[60] ได้แก่ วงจรกรองสัญญาณแอนะล็อก [53], [56]-[59] วงจรออสซิลเลเตอร์ [54], [57], [60] รวมทั้งวงจรถ่ายแบบตัวเหนี่ยวนำ [52], [55] เป็นต้น หลังจากนั้นในปี ค.ศ. 2008 จึงได้มีการพัฒนาวงจร VDBA (voltage differencing buffered amplifier) [61] ขึ้น โดยเปลี่ยนแปลงขั้วอินพุตจากเดิมที่เป็นขั้วสำหรับรับสัญญาณที่เป็นกระแสไปเป็นแรงดันแทน ดังนั้นวงจร VDBA จึงประกอบไปด้วยวงจรสำคัญสองส่วน คือ วงจรผลต่างแรงดัน (voltage differencing circuit) และวงจรตามแรงดัน เพื่อให้สะดวกและเหมาะสมต่อการประยุกต์ใช้งานในวงจรประมวลผลสัญญาณแอนะล็อกโหมดแรงดัน ทั้งนี้เนื่องจากวงจร VDBA มีค่าความต้านทานเอาต์พุตที่

ต่ำ อีกทั้งมีขั้วอินพุตของวงจรถูกเป็นขั้วสำหรับรับสัญญาณที่เป็นแรงดัน ทำให้ง่ายต่อการป้อนสัญญาณ โดยไม่จำเป็นต้องใช้อุปกรณ์จากภายนอกเพื่อเปลี่ยนจากกระแสไปเป็นแรงดัน นอกจากนี้วงจร VDBA ยังมีโครงสร้างที่เรียบง่าย ไม่ซับซ้อน และสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ เช่นเดียวกับวงจร CDBA ดังนั้นจึงมีงานวิจัยหลายชิ้นมุ่งเน้นพัฒนาการออกแบบวงจรประมวลผล สัญญาณแอนะล็อกโดยใช้วงจร VDBA เป็นอุปกรณ์แอคทีฟหลักมากขึ้นเป็นลำดับ [62]-[66] ซึ่งการสังเคราะห์เป็นวงจรเลียนแบบตัวเหนี่ยวนำก็เป็นแนวทางหนึ่งในการวิจัยที่น่าสนใจ

ดังนั้นจากเหตุผลที่ได้กล่าวมาข้างต้น ทำให้วิทยานิพนธ์ฉบับนี้มีวัตถุประสงค์หลักในการออกแบบและสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสีย (lossless inductance simulator circuit) วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสีย (lossy inductance simulator circuit) โดยใช้วงจร VDBA เป็นอุปกรณ์แอคทีฟหลัก ต่อกับกับอุปกรณ์พาสซีฟจำนวนน้อย ทำให้วงจรที่พัฒนาขึ้นมีโครงสร้างที่เรียบง่าย ไม่ซับซ้อน เหมาะสมต่อการนำไปออกแบบและพัฒนาเป็นวงจรรวม อีกทั้งวงจรถูกกล่าวถึงยังสามารถที่จะปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ผ่านอัตราขยาย ค่าความนำ (transconductance gain, g_m) ของวงจร VDBA ผ่านทางกระแสไบอัสจากภายนอกวงจรอีกด้วย

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

วิทยานิพนธ์ฉบับนี้มีการนำเสนอวงจรเลียนแบบตัวเหนี่ยวนำ โดยใช้วงจร VDBA เป็นอุปกรณ์แอคทีฟหลัก จำนวนสามวงจร คือ

1) วงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียเทียบกราวด์ ซึ่งประกอบไปด้วย วงจร VDBA จำนวนสองตัว และตัวเก็บประจุจำนวนหนึ่งตัว [67]

2) วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมเทียบกราวด์ ซึ่งแบ่งย่อยออกเป็น วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมเทียบกราวด์ ซึ่งประกอบไปด้วยวงจร VDBA จำนวนหนึ่งตัว ตัวต้านทานจำนวนหนึ่งตัว และตัวเก็บประจุจำนวนหนึ่งตัว [68] และวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมเทียบกราวด์ ซึ่งประกอบไปด้วยวงจร VDBA จำนวนสองตัว และตัวเก็บประจุจำนวนหนึ่งตัว [69]

3) วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานเทียบกราวด์ ซึ่งประกอบไปด้วย วงจร VDBA จำนวนหนึ่งตัว ตัวต้านทานจำนวนหนึ่งตัว และตัวเก็บประจุจำนวนหนึ่งตัว [70]

วัตถุประสงค์หลักในการวิจัยคือ พยายามออกแบบวงจรเลียนแบบตัวเหนี่ยวนำโดยใช้อุปกรณ์แอคทีฟ และอุปกรณ์พาสซีฟที่มีจำนวนน้อยที่สุด เพื่อให้โครงสร้างของวงจรเลียนแบบที่นำเสนอมีความเรียบง่าย ไม่ซับซ้อน อีกทั้งค่าความต้านทานสมมูล (equivalent resistance) และค่าความเหนี่ยวนำสมมูล (equivalent inductance) ที่สังเคราะห์ขึ้นจากวงจรถูกนำเสนอ ยังสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ผ่านการปรับค่าจากกระแสไบอัสของวงจร VDBA คุณสมบัติในการ

ทำงานของวงจรเลียนแบบที่นำเสนอถูกแสดงด้วยโปรแกรม PSPICE ภายใต้เทคโนโลยีแบบ $0.25 \mu\text{m}$ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CMOS ของบริษัท TSMC (Taiwan Semiconductor Manufacturing Company) รวมทั้งมีการตรวจสอบด้วยผลจากการต่อทดลองด้วยวงจรถจริงโดยใช้ไอซีเบอร์ CA3080 และเบอร์ LF356

1.3 หลักการใหม่ที่น่าสนใจในวิทยานิพนธ์

จากการติดตามงานวิจัยที่เกี่ยวข้องกับการออกแบบ และสังเคราะห์วงจรถเลียนแบบตัวเหนี่ยวนำ โดยใช้อุปกรณ์แอคทีฟชนิดต่างๆ [30]-[50] อาทิเช่น กลุ่มวงจรถสายพานกระแส [30]-[32], [34]-[35], [37], [39]-[40], [42]-[45], [47], [49] วงจรถ OTRA [33] วงจรถ CFOA [38], [41], [46] และวงจรถ VDBA [48] เป็นต้น พบว่ายังมีงานวิจัยจำนวนหนึ่งใช้อุปกรณ์แอคทีฟ และอุปกรณ์พาสซีฟในการสังเคราะห์วงจรถเป็นจำนวนมาก กล่าวคือ อาศัยอุปกรณ์แอคทีฟมากกว่าสองตัว [32], [37] หรืออาศัยอุปกรณ์พาสซีฟมากกว่าสองตัว [30]-[35], [37]-[44], [46]-[48], [50] และในบางงานวิจัยไม่สามารถปรับค่าความเหนี่ยวนำสมมูลที่สังเคราะห์ขึ้นด้วยวิธีการทางอิเล็กทรอนิกส์ [30]-[44], [46] อีกทั้งในงานวิจัย [31], [33]-[45], [48], [50] ถูกออกแบบให้ทำงานภายใต้ระดับแรงดันไฟเลี้ยงสูงถึง $\pm 0.9V$ หรือมากกว่า เพราะฉะนั้นวิทยานิพนธ์ฉบับนี้จึงมุ่งเน้นในการออกแบบและสังเคราะห์วงจรถเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสีย รวมทั้งวงจรถเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรม และแบบขนานโดยใช้วงจรถ VDBA เป็นอุปกรณ์แอคทีฟหลัก โดยในการออกแบบวงจรถเลียนแบบตัวเหนี่ยวนำในวิทยานิพนธ์ฉบับนี้จะแบ่งวงจรถที่น่าสนใจออกเป็นสองรูปแบบ คือ แบบใช้วงจรถ VDBA เป็นอุปกรณ์แอคทีฟหลักจำนวนหนึ่งตัวเท่านั้น ต่อร่วมกับตัวต้านทานและตัวเก็บประจุจากภายนอก และแบบใช้วงจรถ VDBA เป็นอุปกรณ์แอคทีฟหลักจำนวนสองตัว ต่อร่วมกับตัวเก็บประจุโดยปราศจากการใช้งานตัวต้านทานพาสซีฟจากภายนอก จึงทำให้โครงสร้างของวงจรถที่ออกแบบมีความเรียบง่าย กะทัดรัด อีกทั้งวงจรถที่ออกแบบสามารถทำงานภายใต้ระดับแรงดันไฟเลี้ยง $\pm 0.75V$ นอกจากนี้ค่าความเหนี่ยวนำสมมูลที่สังเคราะห์ขึ้นสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ด้วยการกำหนดจากกระแสไบอัสภายนอก

1.4 รายละเอียดของวิทยานิพนธ์

ในวิทยานิพนธ์ฉบับนี้ ได้แบ่งเนื้อหาออกเป็น 6 บท และภาคผนวกอีก 8 ภาค โดยแต่ละบทมีรายละเอียดดังต่อไปนี้

บทที่ 1 บทนำ เป็นการกล่าวถึงความจำเป็นและความสำคัญของปัญหา ความมุ่งหมายและวัตถุประสงค์ของการศึกษา หลักการใหม่ที่น่าสนใจในวิทยานิพนธ์ และรายละเอียดเนื้อหาโดยสรุปแต่ละบทของวิทยานิพนธ์ฉบับนี้

บทที่ 2 กล่าวถึงหลักการงานพื้นฐานของวงจรถ VDBA รวมถึงการจำลองผลการทำงานของวงจรถ VDBA ด้วยโปรแกรม PSPICE ภายใต้เทคโนโลยีแบบ $0.25 \mu m$ CMOS และการต่อทดลองด้วยวงจรถจริง โดยใช้ไอซีเบอร์ CA3080 และเบอร์ LF356

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3 กล่าวถึงการออกแบบและสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียเทียบกราวด์ โดยใช้วงจร VDBA จำนวนสองตัวต่อร่วมกับตัวเก็บประจุเทียบกราวด์จำนวนหนึ่งตัว คุณสมบัติในการทำงานของวงจรถูกยืนยันด้วยผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE และผลการทดลองจริง

บทที่ 4 กล่าวถึงการออกแบบและสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมเทียบกราวด์ โดยแบ่งการนำเสนอออกเป็นสองวงจรได้แก่ วงจรที่อาศัยตัวต้านทานพาสซีฟจากภายนอก และวงจรที่ปราศจากตัวต้านทานพาสซีฟจากภายนอก ซึ่งมีการยืนยันคุณสมบัติการทำงานของวงจรด้วยผลการจำลองการทำงาน และผลการทดลองจริง

บทที่ 5 กล่าวถึงการออกแบบและสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานเทียบกราวด์ โดยใช้วงจร VDBA จำนวนหนึ่งตัวต่อร่วมกับตัวต้านทานจำนวนหนึ่งตัว และตัวเก็บประจุจำนวนหนึ่งตัว คุณสมบัติการทำงานของวงจรที่ออกแบบถูกทดสอบด้วยผลการจำลองการทำงานด้วยโปรแกรม PSPICE โดยมีคุณสมบัติการทำงานสอดคล้องกับผลการทดลองจริง

บทที่ 6 สรุปผลงานวิจัยที่ได้นำเสนอไว้ภายในวิทยานิพนธ์ พร้อมทั้งข้อเสนอแนะแนวทางเพื่อนำไปพัฒนางานวิจัยต่อไป

ส่วนท้ายของวิทยานิพนธ์จะเป็นภาคผนวก ซึ่งแสดงการวิเคราะห์คุณสมบัติและสมการที่ใช้ภายในแต่ละบท ดังมีรายละเอียดต่อไปนี้

ภาคผนวก ก	การวิเคราะห์คุณสมบัติของวงจรสะท้อนกระแส
ภาคผนวก ข	การวิเคราะห์คุณสมบัติของวงจรขยายค่าความนำ
ภาคผนวก ค	การวิเคราะห์คุณสมบัติของวงจรตามแรงดัน
ภาคผนวก ง	การวิเคราะห์คุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสีย ในรูปที่ 3.1
ภาคผนวก จ	การวิเคราะห์คุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรม ในรูปที่ 4.1
ภาคผนวก ฉ	การวิเคราะห์คุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรม ที่ปราศจากตัวต้านทานพาสซีฟในรูปที่ 4.2
ภาคผนวก ช	การวิเคราะห์คุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนาน เทียบกราวด์ในรูปที่ 5.1
ภาคผนวก ซ	บทความวิจัยที่ได้รับการตีพิมพ์

1.5 เอกสารอ้างอิงบทที่ 1

- [1] B. K. Ahuja, “An improved frequency compensation technique for CMOS operational amplifiers”, **IEEE Journal of Solid-State Circuits**, vol. 18, no. 6, pp. 629-633, 1983.
- [2] K. Bult and G. J. G. M. Geelen, “A fast-settling CMOS op amp for SC circuits with 90-dB dc gain”, **IEEE Journal of Solid-State Circuits**, vol. 25, no. 6, pp. 1379-1384, 1990.
- [3] S. Graffi, G. Masetti and A. Piovaccari, “Criteria to reduce failures induced from conveyed electromagnetic interferences on CMOS operational amplifiers”, **Microelectronics Reliability**, vol. 37, no. 1, pp. 95-113, 1997.
- [4] M. del M. Hershenson, S. P. Boyd and T. H. Lee, “Optimal design of a CMOS op-amp via geometric programming”, **IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems**, vol. 20, no. 1, pp. 1-21, 2001.
- [5] F. Fiori, “A new nonlinear model of EMI-induced distortion phenomena in feedback CMOS operational amplifiers”, **IEEE Transactions on Electromagnetic Compatibility**, vol. 44, no. 4, pp. 495-502, 2002.
- [6] R. Raut, M. N. S. Swamy and N. Tian, “On the realization of current transfer function using voltage amplifier”, **International Journal of Circuit Theory and Applications**, vol. 34, no. 5, pp. 583-589, 2006.
- [7] N. A. Shah and S. Z. Iqbal, “Versatile voltage mode universal biquad filter using the operational amplifier pole”, **International Journal of Electronics**, vol. 94, no. 1, pp. 75-79, 2007.
- [8] K. Matsukawa, Y. Mitani, M. Takayama, K. Obata, S. Dosho and A. Matsuzawa, “A fifth-order continuous-time delta-sigma modulator with single-opamp resonator”, **IEEE Journal of Solid-State Circuits**, vol. 45, no. 4, pp. 697-706, 2010.
- [9] J. Yu, A. Amer and E. Sánchez-Sinencio, “Electromagnetic interference resisting operational amplifier”, **IEEE Transactions on Circuits and Systems**, vol. 61, no. 7, pp. 1917-1927, 2014.
- [10] R. L. Geiger and E. Sánchez-Sinencio, “Active filter design using operational transconductance amplifiers : a tutorial”, **IEEE Circuits and Devices Magazine**, vol. 1, no. 2, pp. 20-32, 1985.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [11] E. Sánchez-Sinencio, R. L. Geiger and H. Nevarez-Lozano, "Generation of continuous-time two integrator loop OTA filter structures", **IEEE Transactions on Circuits and Systems**, vol. 35, no. 8, pp. 936-946, 1988.
- [12] E. Sánchez-Sinencio, J. Ramírez, B. Linares-Barranco and A. Rodríguez-Vázquez, "Operational transconductance amplifier-based nonlinear function syntheses", **IEEE Journal of Solid-State Circuits**, vol. 24, no. 6, pp. 1576-1586, 1989.
- [13] A. Rodríguez-Vázquez, B. Linares-Barranco, J. L. Huertas and E. Sánchez-Sinencio, "On the design of voltage-controlled sinusoidal oscillators using OTA's", **IEEE Transactions on Circuits and Systems**, vol. 37, no. 2, pp. 198-211, 1990.
- [14] C. Chang, "New multifunction OTA-C biquads", **IEEE Transactions on Circuits and Systems II : Analog and Digital Signal Processing**, vol. 46, no. 6, pp. 820-824, 1999.
- [15] C. Chang and S. K. Pai, "Universal current-mode OTA-C biquad with the minimum components", **IEEE Transactions on Circuits and Systems I : Fundamental Theory and Applications**, vol. 47, no. 8, pp. 1235-1238, 2000.
- [16] B. Pankiewicz, M. Wojcikowski, S. Szczepanski and Y. Sun, "A field programmable analog array for CMOS continuous-time OTA-C filter applications", **IEEE Journal of Solid-State Circuits**, vol. 37, no. 2, pp. 125-136, 2002.
- [17] P. Prommee and K. Dejhan, "An integrable electronic-controlled quadrature sinusoidal oscillator using CMOS operational transconductance amplifier", **International Journal of Electronics**, vol. 89, no. 5, pp. 365-379, 2002.
- [18] B. K. Thandri and J. Silva-Martínez, "A robust feedforward compensation scheme for multistage operational transconductance amplifiers with no miller capacitors", **IEEE Journal of Solid-State Circuits**, vol. 38, no. 2, pp. 237-243, 2003.
- [19] M. T. Abuelmaatti and A. Bentrchia, "A novel mixed-mode OTA-C universal filter", **International Journal of Electronics**, vol. 92, no. 7, pp. 375-383, 2005.
- [20] K. C. Smith and A. Sedra, "The current conveyor - A new circuit building block", **Proceedings of the IEEE**, vol. 56, no. 8, pp. 1368-1369, 1968.

- [21] A. Sedra and K. C. Smith, "A second-generation current conveyor and its applications", **IEEE Transactions on Circuit Theory**, vol. 17, no. 1, pp. 132-134, 1970.
- [22] W. Surakampontrorn, V. Riewruja, K. Kumwachara and K. Dejhan, "Accurate CMOS-based current conveyors", **IEEE Transactions on Instrumentation and Measurement**, vol. 40, no. 4, pp. 699-702, 1991.
- [23] A. Fabre, O. Saaid, F. Wiest and C. Boucheron, "High frequency applications based on a new current controlled conveyor", **IEEE Transactions on Circuits and Systems I : Fundamental Theory and Applications**, vol. 43, no. 2, pp. 82-91, 1996.
- [24] O. Çiçekoğlu, H. H. Kuntman and S. Berk, "All-pass filters using a single current conveyor", **Proceedings of the 6th International Conference on Optimization of Electrical and Electronic Equipments (OPTIM 98)**, Brasov, Romania, 14-15 May, pp. 649-654, 1998.
- [25] A. A. El-Adawy, A. M. Soliman and H. O. Elwan, "A novel fully differential current conveyor and applications for analog VLSI", **IEEE Transactions on Circuits and Systems II : Analog and Digital Signal Processing**, vol. 47, no. 4, pp. 306-313, 2000.
- [26] M. A. Ibrahim, S. Minaei and H. Kuntman, "A 22.5MHz current-mode KHN-biquad using differential voltage current conveyor and grounded passive elements", **International Journal of Electronics and Communications (AEÜ)**, vol. 59, no. 5, pp. 311-318, 2005.
- [27] S. Minaei, O. K. Sayin and H. Kuntman, "A new CMOS electronically tunable current conveyor and its application to current-mode filters", **IEEE Transactions on Circuits and Systems I : Regular Papers**, vol. 53, no. 7, pp. 1448-1457, 2006.
- [28] W. Tangsrirat, "Current-tunable current-mode multifunction filter based on dual-output current-controlled conveyors", **International Journal of Electronics and Communications (AEÜ)**, vol. 61, no. 8, pp. 528-533, 2007.
- [29] S. Minaei and E. Yuce, "Novel voltage-mode all-pass filter based on using DVCCs", **Circuits, Systems and Signal Processing**, vol. 29, no. 3, pp. 391-402, 2010.

- [30] A. Paul and D. Patranabis, "Active simulation of grounded inductors using a single current conveyor", **IEEE Transactions on Circuits and Systems**, vol. 28, no. 2, pp. 164-165, 1981.
- [31] H. Kuntman, M. Gülsoy and O. Çiçekoğlu, "Actively simulated grounded lossy inductors using third generation current conveyors", **Microelectronics Journal**, vol. 31, no. 4, pp. 245-250, 2000.
- [32] O. Çiçekoğlu, A. Toker and H. Kuntman, "Universal immittance function simulators using current conveyors", **Computers and Electrical Engineering**, vol. 27, no. 3, pp. 227-238, 2001.
- [33] U. Çam, F. Kaçar, O. Çiçekoğlu, H. Kuntman and A. Kuntman, "Novel two OTRA-based grounded immittance simulator topologies", **Analog Integrated Circuits and Signal Processing**, vol. 39, no. 2, pp. 169-175, 2004.
- [34] E. Yuce, S. Minaei and O. Çiçekoğlu, "A novel grounded inductor realization using a minimum number of active and passive components", **ETRI Journal**, vol. 27, no. 4, pp. 427-432, 2005.
- [35] M. Incekaraoglu and U. Çam, "Realization of series and parallel R-L and C-D impedances using single differential voltage current conveyor", **Analog Integrated Circuits and Signal Processing**, vol. 43, no. 1, pp. 101-104, 2005.
- [36] C. Psychalinos and A. Spanidou, "Current amplifier based grounded and floating inductance simulators", **International Journal of Electronics and Communications (AEÜ)**, vol. 60, no. 2, pp. 168-171, 2006.
- [37] E. Yuce, "Grounded inductor simulators with improved low-frequency performances", **IEEE Transactions on Instrumentation and Measurement**, vol. 57, no. 5, pp. 1079-1084, 2008.
- [38] E. Yuce, "Novel lossless and lossy grounded inductor simulators consisting of a canonical number of components", **Analog Integrated Circuits and Signal Processing**, vol. 59, no. 1, pp. 77-82, 2009.
- [39] F. Kaçar, "New lossless inductance simulators realization using a minimum active and passive components", **Microelectronics Journal**, vol. 41, no. 2-3, pp.109-113, 2010.
- [40] F. Kaçar and A. Yeşil, "Novel grounded parallel inductance simulators realization using a minimum number of active and passive components", **Microelectronics Journal**, vol. 41, no. 10, pp. 632-638, 2010.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [41] F. Kaçar and H. Kuntman, “CFOA-based lossless and lossy inductance simulators”, **Radioengineering**, vol. 20, no. 3, pp. 627-631, 2011.
- [42] B. Metin, “Supplementary inductance simulator topologies employing single DXCCII”, **Radioengineering**, vol. 20, no. 3, pp. 614-618, 2011.
- [43] B. Metin, “Canonical inductor simulators with grounded capacitors using DCCII”, **International Journal of Electronics**, vol. 99, no. 7, pp. 1027-1035, 2012.
- [44] M. A. Ibrahim, S. Minaei, E. Yuce, N. Herencsar and J. Koton, “Lossy/lossless floating/grounded inductance simulation using one DDCC”, **Radioengineering**, vol. 21, no. 1, pp. 3-10, 2012.
- [45] F. Kaçar, A. Yeşil, S. Minaei and H. Kuntman, “Positive/negative lossy/lossless grounded inductance simulators employing single VDCC and only two passive elements”, **International Journal of Electronics and Communications (AEÜ)**, vol. 68, no. 1, pp. 73-78, 2014.
- [46] H. Alpaslan and E. Yuce, “Inverting CFOA based lossless and lossy grounded inductor simulators”, **Circuits, Systems, and Signal Processing**, vol. 34, no. 10, pp. 3081-3100, 2015.
- [47] J. Jerabek, R. Sotner, R. Prokop, V. Kledrowetz, A. Kartci and U. E. Ayten, “Inductance simulator based on dual controlled CMOS voltage differencing current conveyor”, **Proceedings of the 59th International Midwest Symposium on Circuits and Systems (MWSCAS 2016)**, Abu Dhabi, United Arab Emirates, 16-19 October, 2016.
- [48] A. Yeşil and F. Kaçar, “VDBA-based lossless and lossy inductance simulators and its filter applications”, **Proceedings of the 24th Signal Processing and Communication Application Conference (SIU 2016)**, Zonguldak, Turkey, 16-19 May, 2016.
- [49] B. Metin, M. Atasoyu, E. Arslan, N. Herencsar and O. Çiçekoğlu, “A tunable immittance simulator with a voltage differential current conveyor”, **Proceedings of the 60th International Midwest Symposium on Circuits and Systems (MWSCAS 2017)**, Boston, MA, USA, 6-9 August, pp. 739-742, 2017.
- [50] S. Siripongdee and W. Jaikla, “Electronically controllable grounded inductance simulators using single commercially available IC : LT1228”, **International Journal of Electronics and Communications (AEÜ)**, vol. 76, pp. 1-10, 2017.

- [51] C. Acar and S. Özoğuz, “A new versatile building block : current differencing buffered amplifier suitable for analog signal-processing filters”, **Microelectronics Journal**, vol. 30, no. 2, pp. 157-160, 1999.
- [52] A. Toker, S. Özoğuz and C. Acar, “CDBA-based fully-integrated gyrator circuit suitable for electronically tunable inductance simulation”, **International Journal of Electronics and Communications (AEÜ)**, vol. 54, no. 5, pp. 293-296, 2000.
- [53] A. Toker, S. Özoğuz, O. Çiçekoglu and C. Acar, “Current-mode all-pass filters using current differencing buffered amplifier and a new high-Q bandpass filter configuration”, **IEEE Transactions on Circuits and Systems II : Analog and Digital Signal Processing**, vol. 47, no. 9, pp. 949-954, 2000.
- [54] S. Özcan, A. Toker, C. Acar, H. Kuntman and O. Çiçekoglu, “Single resistance-controlled sinusoidal oscillators employing current differencing buffered amplifier”, **Microelectronics Journal**, vol. 31, no. 3, pp. 169-174, 2000.
- [55] A. Ü Keskin and E. Hancioglu, “CDBA-based synthetic floating inductance circuits with electronic tuning properties”, **ETRI Journal**, vol. 27, no. 2, pp. 239-242, 2005.
- [56] A. Ü Keskin and E. Hancioglu, “Current mode multifunction filter using two CDBAs”, **International Journal of Electronics and Communications (AEÜ)**, vol. 59, no. 8, pp. 495-498, 2005.
- [57] A. Ü Keskin, “Voltage-mode high-Q band-pass filters and oscillators employing single CDBA and minimum number of components”, **International Journal of Electronics**, vol. 92, no. 8, pp. 479-487, 2005.
- [58] W. Tangsrirat, K. Klahan, T. Dumawipata and W. Surakamponorn, “Low-voltage NMOS-based current differencing buffered amplifier and its application to currentmode ladder filter design”, **International Journal of Electronics**, vol. 93, no. 11, pp. 777-791, 2006.
- [59] A. Ü Keskin, “Multi-function biquad using single CDBA”, **Electrical Engineering**, vol. 88, no. 5, pp. 353-356, 2006.
- [60] W. Tangsrirat, D. Prasertsom, T. Piyatat and W. Surakamponorn, “Single-resistance-controlled quadrature oscillator using current differencing buffered amplifiers”, **International Journal of Electronics**, vol. 95, no. 11, pp. 1119-1126, 2008.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [61] D. Biolek, R. Senani, V. Biolková and Z. Kolka, “Active elements for analog signal processing : classification, review, and new proposals”, **Radioengineering**, vol. 17, no. 4, pp. 15-32, 2008.
- [62] F. Kaçar, A. Yeşil and A. Noori, “New CMOS realization of voltage differencing buffered amplifier and its biquad filter applications”, **Radioengineering**, vol. 21, no. 1, pp. 333-339, 2012.
- [63] N. Khatib and D. Biolek, “New voltage mode universal filter based on promising structure of voltage differencing buffered amplifier”, **Proceedings of the 23rd International Conference Radioelektronika (RADIOELEKTRONIKA 2013)**, Pardubice, Czech Republic, 16-17 April, pp. 177-181, 2013.
- [64] A. Yeşil, F. Kaçar and K. Gürkan, “Lossless grounded inductance simulator employing single VDBA and its experimental band-pass filter application”, **International Journal of Electronics and Communications (AEÜ)**, vol. 68, no. 2, pp. 143-150, 2014.
- [65] S. Unhavanich, O. Onjan and W. Tangsrirat, “Tunable capacitance multiplier with a single voltage differencing buffered amplifier”, **Proceedings of the International MultiConference of Engineers and Computer Scientists 2016 Vol II (IMECS 2016)**, Kowloon, Hong Kong, 16-18 March, pp. 568-571, 2016.
- [66] S. Rana, A. K. Kumawat and P. Kumar, “Dual output voltage differencing buffered amplifier based wave active filter”, **Proceedings of the IEEE UP Section Conference on Electrical Computer and Electronics (UPCON 2015)**, Allahabad, India, 4-6 December, pp. 1-6, 2015.
- [67] N. Roongmuanpha, S. Unhavanich and W. Tangsrirat, “Active simulation of electronically tunable grounded lossless inductor using voltage differencing inverting buffered amplifiers”, **Proceedings of the 4th International Conference on Engineering, Applied Sciences and Technology (ICEAST 2018)**, Phuket, Thailand, 4-7 July, article number 8434425, 2018.
- [68] T. Pukkalanun, N. Roongmuanpha and W. Tangsrirat, “Variable lossy series inductance simulator using single voltage differencing buffered amplifier (VDBA)”, **Proceedings of the International MultiConference of Engineers and Computer Scientists 2017 Vol II (IMECS 2017)**, Kowloon, Hong Kong, 15-17 March, pp. 656-659, 2017.

- [69] N. Roongmuanpha, T. Pukkalanun and W. Tangsrirat, "Resistorless realization of grounded lossy series inductor with two VBAs and a grounded capacitor", **Proceedings of the 3rd International Conference on Communication and Information Processing (ICCIP 2017)**, Tokyo, Japan, 24-26 November, pp. 508-511, 2017.
- [70] N. Roongmuanpha, T. Pukkalanun and W. Tangsrirat, "Grounded lossy parallel inductance simulation using voltage differencing buffered amplifier", **Proceedings of the 14th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON 2017)**, Phuket, Thailand, 27-30 June, pp. 298-301, 2017.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

วงจร VDBA

2.1 กล่าวนำ

เนื่องด้วยความเจริญก้าวหน้าทางด้านวิทยาศาสตร์และเทคโนโลยีในปัจจุบันได้มีการพัฒนาขึ้นมาก ส่งผลให้เทคโนโลยีทางการออกแบบวงจรรวม (integrated circuit, IC) เพื่อใช้ในการประมวลผลสัญญาณแอนะล็อก (analog signal processing) ในฟังก์ชันต่างๆมีการพัฒนาไปอย่างรวดเร็วเช่นกัน เนื่องจากเทคโนโลยีของวงจรรวมมีข้อดีหลายประการ ยกตัวอย่างเช่น มีขนาดค่อนข้างเล็ก (small structure) สามารถทำงานได้ในระดับแรงดันไฟเลี้ยงต่ำ (low supply voltage) ส่งผลให้สิ้นเปลืองพลังงานน้อย และสามารถปรับแต่งค่าด้วยวิธีการทางอิเล็กทรอนิกส์ได้ (electronically tunable) เป็นต้น ส่งผลทำให้วงจรรวม หรือบล็อกอุปกรณ์แอกทีฟ (active building block) ได้เข้ามามีบทบาทสำคัญ และกลายเป็นอุปกรณ์แอกทีฟหลักที่สำคัญในการออกแบบและพัฒนาวงจรประมวลผลสัญญาณแอนะล็อกเรื่อยมา [1]-[7] ยกตัวอย่างเช่น วงจรกรองสัญญาณแอนะล็อก วงจรออสซิลเลเตอร์ วงจรเลียนแบบตัวเหนี่ยวนำ และวงจรควบคุมค่าความจุไฟฟ้า เป็นต้น จากการติดตามผลงานวิจัยที่เกี่ยวข้องกับการประมวลผลสัญญาณแอนะล็อก โดยใช้อุปกรณ์แอกทีฟมีเป้าหมายที่สำคัญเพื่อปรับปรุงและพัฒนาอุปกรณ์แอกทีฟให้มีประสิทธิภาพมากขึ้น ลดข้อบกพร่องและข้อจำกัดต่างๆลง เพื่อให้มีความสะดวกและเหมาะสมต่อการใช้งานมากขึ้น อีกทั้งยังพัฒนาให้มีโครงสร้างภายในที่เรียบง่าย ไม่ซับซ้อน แต่ยังคงมีคุณสมบัติและประสิทธิภาพในการทำงานที่สูง

วงจร VDBA (voltage differencing buffered amplifier) เป็นบล็อกอุปกรณ์แอกทีฟที่ถูกออกแบบและนำเสนอขึ้นครั้งแรกในปี ค.ศ. 2008 โดย Dalibor Birolek และคณะ [8] ซึ่งวงจรมีการพัฒนาจากวงจรรวม CDBA (current differencing buffered amplifier) โดยมีการเปลี่ยนส่วนอินพุตของวงจรรวมจากเดิมที่เป็นกระแสไปเป็นแรงดัน ซึ่งทำให้วงจรมีความเหมาะสมต่อการสังเคราะห์เป็นวงจรรวมในโหมดแรงดัน นอกจากนี้วงจรมีคุณสมบัติที่สำคัญ คือสามารถที่จะปรับค่าอัตราขยายค่าความนำ (transconductance gain) ของวงจรมีได้ด้วยวิธีการทางอิเล็กทรอนิกส์ผ่านทางกระแสไปอัสจากภายนอกวงจร อีกทั้งมีโครงสร้างภายในที่เรียบง่าย ไม่ซับซ้อน และสามารถทำงานได้ในระดับแรงดันไฟเลี้ยงต่ำ ทำให้วงจรมีความเหมาะสมต่อการใช้งานในวงจรรวมได้อย่างหลากหลาย

ดังนั้นในบทนี้จะกล่าวถึงหลักการทำงานพื้นฐาน และโครงสร้างภายในของวงจรมีคุณสมบัติในทางอุดมคติ และทางปฏิบัติ นอกจากนี้ยังมีการตรวจสอบความถูกต้องด้วยผลการจำลองการทำงานด้วยโปรแกรม PSPICE และการต่อทดลองด้วยวงจรรวมจริงโดยใช้ไอซีเบอร์ CA3080

ของบริษัท Harris semiconductor ต่อร่วมกับไอซีเบอร์ LF356 ของบริษัท National Semiconductor ซึ่งทำให้มีคุณสมบัติในการทำงานเสมือนวงจร VDBA

2.2 หลักการทำงานพื้นฐานของวงจร VDBA

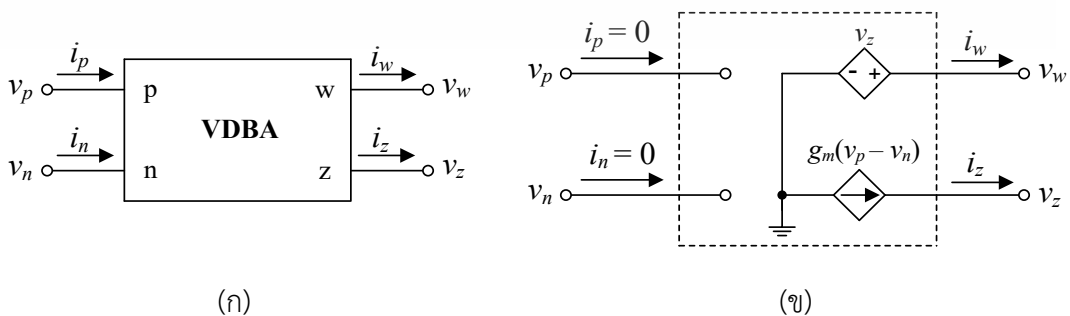
ในปัจจุบันวงจร VDBA เป็นบล็อกอุปกรณ์แอกทีฟที่ได้รับความนิยมอย่างแพร่หลายในการนำมาออกแบบ และสังเคราะห์วงจรประมวลผลสัญญาณแอนะล็อกชนิดต่างๆ [8]-[15] อาทิเช่น วงจรเลียนแบบตัวต้านทาน [8] วงจรคูณค่าความจุไฟฟ้า [8] วงจรเลียนแบบตัวเหนี่ยวนำ [8], [15] วงจรออสซิลเลเตอร์ [9], [13] และวงจรกรองสัญญาณแอนะล็อก [8], [10]-[12], [14] เป็นต้น เนื่องจากวงจร VDBA มีคุณสมบัติเด่น คือ สามารถปรับค่าอัตราขยายค่าความนำ (g_m) ได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ผ่านทางกระแสไป้อัสจากภายนอกวงจร อีกทั้งยังมีค่าอิมพีแดนซ์เอาต์พุตต่ำ (low output impedance) ซึ่งเหมาะสมต่อการใช้งานในวงจรโหมดแรงดัน (voltage mode)

2.2.1 คุณสมบัติของวงจร VDBA ในทางอุดมคติ

วงจร VDBA ในทางอุดมคติสามารถเขียนสัญลักษณ์ทางไฟฟ้า และวงจรสมมูลได้ดังรูปที่ 2.1 โดยมีความสัมพันธ์ระหว่างแรงดันกับกระแสดังแสดงในเมตริกซ์ต่อไปนี้ [14]-[15]

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_w \end{bmatrix} \quad (2.1)$$

โดยที่ g_m คืออัตราขยายค่าความนำของวงจร VDBA จากสมการ (2.1) แสดงให้เห็นว่าไม่มีกระแสไหลเข้าที่ขั้วอินพุต p และ n ผลต่างของแรงดันที่ขั้วอินพุต p และ n ($v_p - v_n$) ถูกเปลี่ยนไปเป็นกระแสเอาต์พุตที่ขั้ว z (i_z) ผ่านทางอัตราขยายค่าความนำของวงจร VDBA และแรงดันที่ตกคร่อมขั้ว z (v_z) ถูกส่งผ่านไปเป็นแรงดันเอาต์พุตที่ขั้ว w (v_w)



รูปที่ 2.1 วงจร VDBA ในทางอุดมคติ

(ก) สัญลักษณ์ทางไฟฟ้า (ข) วงจรสมมูลทางไฟฟ้า

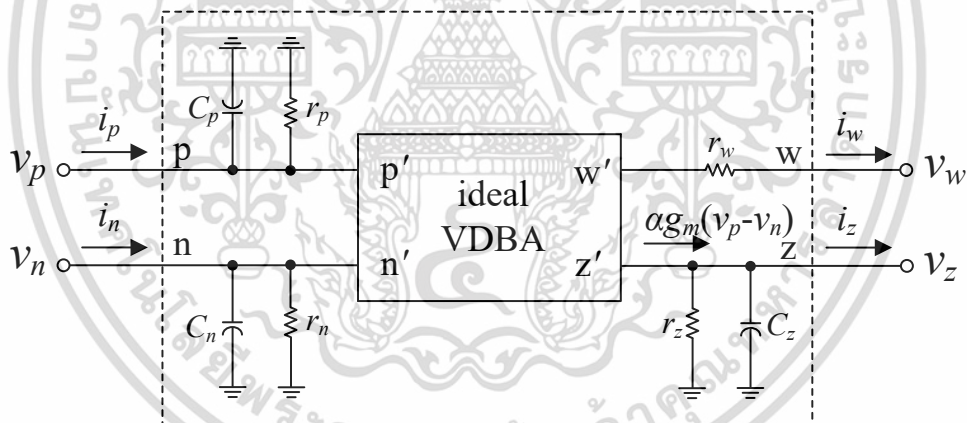
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น เมื่อผู้ใดเห็นไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.2 คุณสมบัติของวงจร VDBA ในทางปฏิบัติ

วงจร VDBA ในทางปฏิบัติซึ่งมีคุณสมบัติในการทำงานไม่เป็นไปตามคุณสมบัติในทางอุดมคติ (non-ideal) สามารถเขียนอธิบายได้ดังรูปที่ 2.2 ซึ่งประกอบไปด้วยอิมพีแดนซ์แฝงที่ขั้วอินพุต p ($r_p // C_p$) และ n ($r_n // C_n$) ตามลำดับ อิมพีแดนซ์แฝงที่ขั้วเอาต์พุต z ($r_z // C_z$) และความต้านทานแฝงที่ขั้ว w (r_w) ดังนั้นในกรณีนี้สามารถอธิบายความสัมพันธ์ระหว่างแรงดันกับกระแสได้ดังเมตริกซ์ต่อไปนี้

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ \alpha g_m & -\alpha g_m & 0 & 0 \\ 0 & 0 & \beta & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_w \end{bmatrix} \quad (2.2)$$

โดยที่ $\alpha = 1 - \varepsilon_{gm}$ เมื่อ $|\varepsilon_{gm}| \ll 1$ คือ ค่าความเบี่ยงเบนในการส่งผ่านอัตราขยายค่าความนำ (transconductance inaccuracy) ระหว่างขั้ว p และขั้ว n ไปยังขั้ว z ในขณะที่ $\beta = 1 - \varepsilon_v$ เมื่อ $|\varepsilon_v| \ll 1$ คือ ค่าความผิดพลาดในการส่งผ่านแรงดัน (voltage transfer error) จากขั้ว z ไปยังขั้ว w



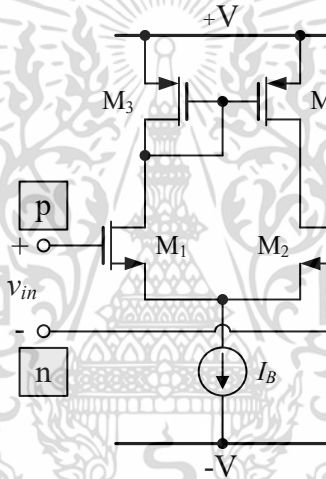
รูปที่ 2.2 สัญลักษณ์ทางไฟฟ้าของวงจร VDBA ในทางปฏิบัติ

2.3 การสังเคราะห์วงจร VDBA โดยใช้เทคโนโลยีแบบมอสทรานซิสเตอร์

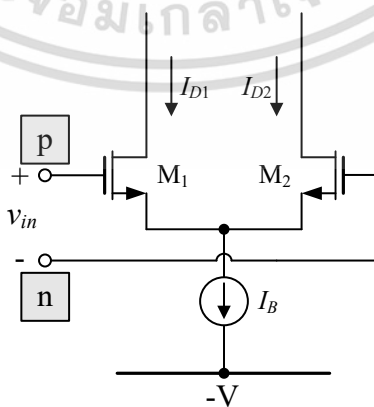
วงจร VDBA ในวิทยานิพนธ์ฉบับนี้ได้ออกแบบโดยใช้เทคโนโลยีแบบมอสทรานซิสเตอร์ซึ่งประกอบไปด้วยกลุ่มวงจรร้อยยที่สำคัญสองส่วนคือ วงจรขยายค่าความนำ (transconductor circuit) และวงจรตามแรงดัน (voltage buffer circuit) ซึ่งมีรายละเอียดของวงจรดังนี้

2.3.1 วงจรขยายค่าความนำ

วงจรส่วนหน้าของวงจร VDBA คือ วงจรขยายค่าความนำดังแสดงในรูปที่ 2.3 ซึ่งประกอบด้วยกลุ่มวงจรร้อยยสองส่วนได้แก่ วงจรขยายสัญญาณผลต่างแบบซอร์สร่วม (source-coupled pair) $M_1 - M_2$ ดังแสดงในรูปที่ 2.4 [16]-[18] และวงจรสะท้อนกระแส (current mirror) $M_3 - M_4$ ดังแสดงในรูปที่ 2.5



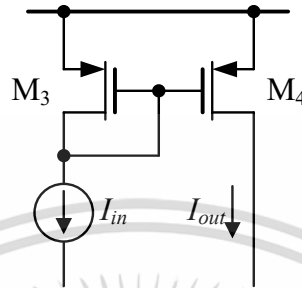
รูปที่ 2.3 วงจรขยายค่าความนำ



รูปที่ 2.4 วงจรขยายสัญญาณผลต่างแบบซอร์สร่วม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรสะท้อนกระแสดังรูปที่ 2.5 มีหน้าที่ส่งผ่านกระแสจากฝั่งทรานซิสเตอร์ M_3 ไปยัง ทรานซิสเตอร์ M_4 ซึ่งคุณสมบัติของวงจรดังกล่าวส่งผลให้กระแสเอาต์พุต (I_{out}) มีค่าเท่ากับ กระแส อินพุต (I_{in}) [18] เมื่อกำหนดให้ทรานซิสเตอร์ $M_3 - M_4$ มีความสมพงษ์กันทุกประการ สามารถหา อัตราการขยายกระแสของวงจรสะท้อนกระแสได้ดังนี้ [ภาคผนวก ก1]



รูปที่ 2.5 วงจรสะท้อนกระแส

$$\frac{I_{out}}{I_{in}} = \left(\frac{W_4 L_3}{L_4 W_3} \right) \quad (2.3)$$

เมื่อค่าความต้านทานอินพุต [ภาคผนวก ก2] และค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแส [ภาคผนวก ก3] มีค่าเท่ากับ

$$r_{in} = \frac{1}{g_{m3}} \quad (2.4)$$

และ

$$r_{out} = r_{o4} \quad (2.5)$$

เมื่อพิจารณาผลตอบสนองทางความถี่ของวงจรจะได้ [ภาคผนวก ก4]

$$\frac{i_{out}(s)}{i_{in}(s)} = \frac{g_{m4}}{g_{m3}} \left[\frac{1}{1 + \frac{s(C_{gs3} + C_{gs4})}{g_{m3}}} \right] \quad (2.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาสมการ (2.6) ในช่วงความถี่ต่ำ ($s \rightarrow 0$) จะได้

$$\frac{i_{out}(s)}{i_{in}(s)} = \frac{g_{m4}}{g_{m3}} \quad (2.7)$$

ดังนั้นเมื่อวิเคราะห์คุณสมบัติการทำงานของวงจรขยายค่าความนำ ซึ่งเกิดจากวงจรขยายสัญญาณผลต่างแบบซอร์สรวมต่อกับวงจรสะท้อนกระแสดังรูปที่ 2.3 จะได้อัตราขยายค่าความนำของวงจรเป็นดังนี้ [ภาคผนวก ข1]

$$g_m = \sqrt{\mu C_{ox} \left(\frac{W}{L} \right) I_B} \quad (2.8)$$

โดยที่ μ คือ ค่าความคล่องตัวของพาหะตัวนำ (effective carrier mobility) C_{ox} คือ ค่าความจุไฟฟ้าแฝงต่อหนึ่งหน่วยพื้นที่ (gate oxide capacitance per unit area) W และ L คือ ความกว้างประสิทธิภาพและความยาวประสิทธิภาพของช่องนำกระแส (effective channel width and length) I_B คือ กระแสไบอัสจากภายนอกวงจร และเมื่อวิเคราะห์หาค่าความต้านทานอินพุตที่ขั้ว p และ n ของทรานซิสเตอร์พบว่ามีค่าเป็นอนันต์ ($r_{in} \cong \infty$)

2.3.2 วงจรตามแรงดัน

สำหรับวงจรตามแรงดัน $M_5 - M_9$ จะทำหน้าที่เป็นวงจรส่วนหลังของวงจร VDBA ดังรูปที่ 2.6 [19]-[20] เมื่อทรานซิสเตอร์ทุกตัวทำงานในช่วงอิมิตัว สามารถหาอัตราการส่งผ่านแรงดันกรณีสัญญาณขนาดใหญ่ได้เท่ากับ [ภาคผนวก ค1]

$$V_{out} = V_{in} \quad (2.9)$$

นอกจากนี้ยังสามารถวิเคราะห์หาอัตราขยายแรงดันกรณีสัญญาณขนาดเล็กได้ดังนี้ [ภาคผนวก ค2]

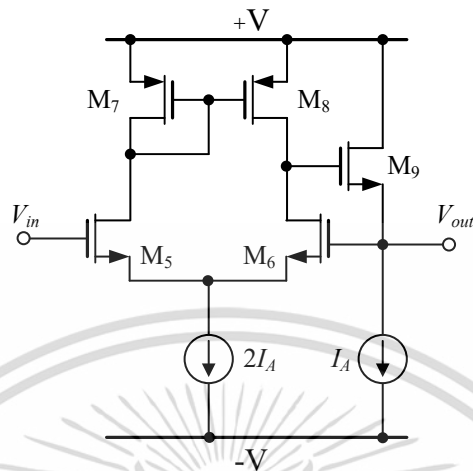
$$\frac{v_{out}}{v_{in}} = \frac{g_{m6}(r_{o8} // r_{o6})}{2} \quad (2.10)$$

เมื่อวิเคราะห์หาค่าความต้านทานเอาต์พุตของวงจรจะได้ [ภาคผนวก ค3]

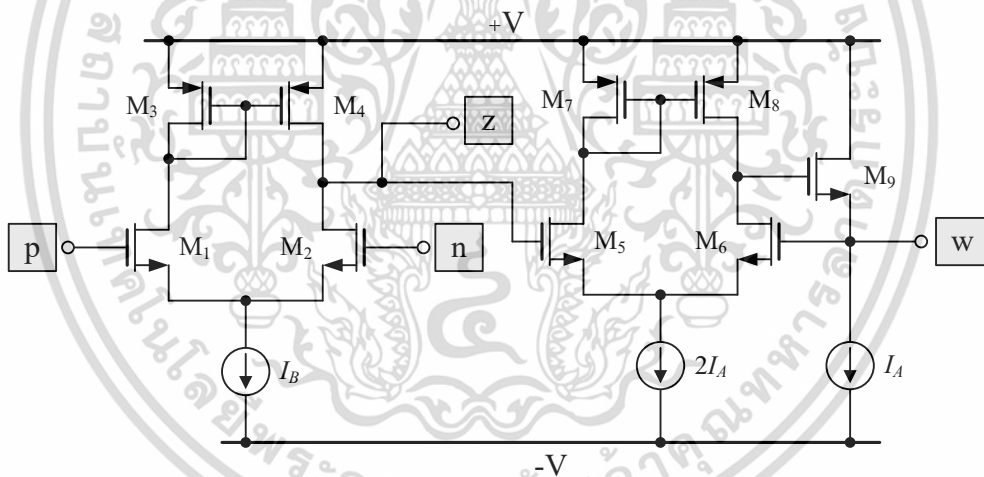
$$r_{out} = \frac{v_{out}}{i_{out}} = \frac{1}{g_{m9}} \quad (2.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อนำวงจรกลุ่มวงจรย่อยสองส่วนคือ วงจรขยายค่าความนำ และวงจรตามแรงดัน มาต่อ
 ร่วมกันจะได้โครงสร้างภายในของวงจร VDBA ดังแสดงในรูปที่ 2.7 [20]



รูปที่ 2.6 วงจรตามแรงดัน



รูปที่ 2.7 โครงสร้างภายในของวงจร VDBA แบบใช้เทคโนโลยีแบบมอสทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 คุณสมบัติของวงจร VDBA โดยใช้เทคโนโลยีแบบมอสทรานซิสเตอร์

ในหัวข้อนี้นำเสนอการจำลองการทำงานของวงจร VDBA ที่มีโครงสร้างภายในดังแสดงในรูปที่ 2.7 โดยใช้มอสทรานซิสเตอร์ขนาด $0.25 \mu\text{m}$ ของบริษัท TSMC ซึ่งมีการกำหนดอัตราส่วนความกว้าง (W) และความยาว (L) ของช่องนำกระแสของมอสทรานซิสเตอร์ดังตารางที่ 2.1 เมื่อกำหนดให้ $I_A = 50 \mu\text{A}$ และมีแหล่งจ่ายไฟเลี้ยงเท่ากับ $\pm 0.75 \text{V}$ ผลการจำลองการทำงานของวงจรพบว่ามีกำลังไฟฟ้าสูญเสียทั้งหมด (total power consumption) เท่ากับ 0.38mW

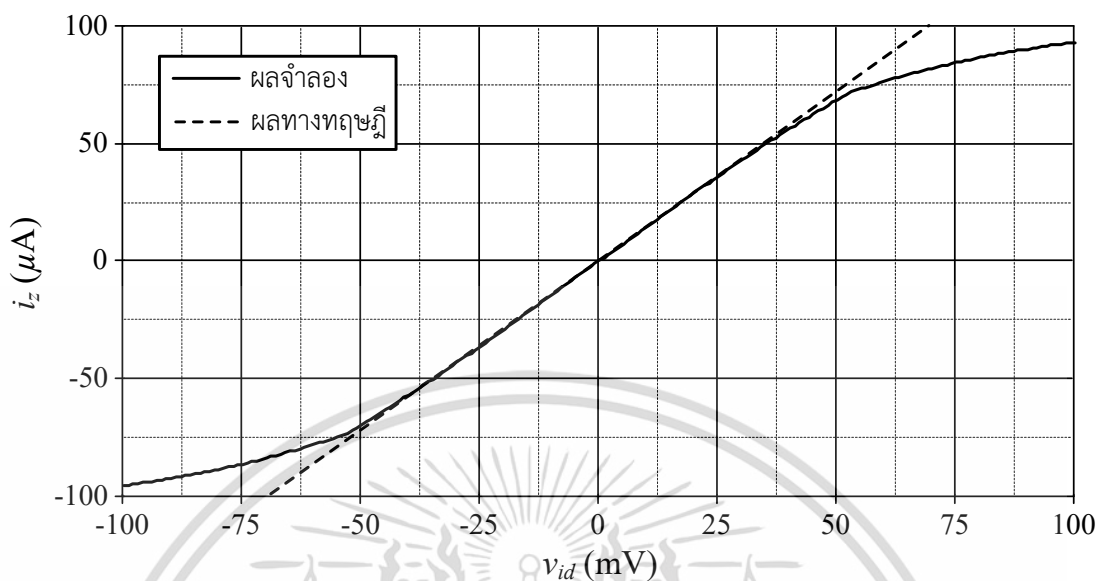
รูปที่ 2.8 แสดงผลการจำลองอัตราขยายค่าความนำของวงจร VDBA เมื่อแปรค่าแรงดันอินพุตจาก -100mV ถึง 100mV และกำหนดให้ I_B มีค่าเท่ากับ $100 \mu\text{A}$ พบว่าอัตราขยายค่าความนำของวงจร VDBA มีคุณสมบัติเป็นเชิงเส้นในช่วงแรงดันอินพุตระหว่าง -50mV ถึง 50mV

รูปที่ 2.9 แสดงผลการจำลองอัตราขยายค่าความนำของวงจร VDBA เมื่อแปรค่ากระแสไบอัส I_B จาก $0 \mu\text{A}$ จนถึง $400 \mu\text{A}$ โดยจากการเปรียบเทียบผลการจำลองกับผลทางทฤษฎีในสมการ (2.4) พบว่าอัตราขยายค่าความนำมีค่าความผิดพลาดที่กระแสไบอัส I_B เท่ากับ $25 \mu\text{A}$, $100 \mu\text{A}$, $200 \mu\text{A}$ และ $500 \mu\text{A}$ ประมาณ 53.16% , 5.06% , 3.57% และ 6.21% ตามลำดับ

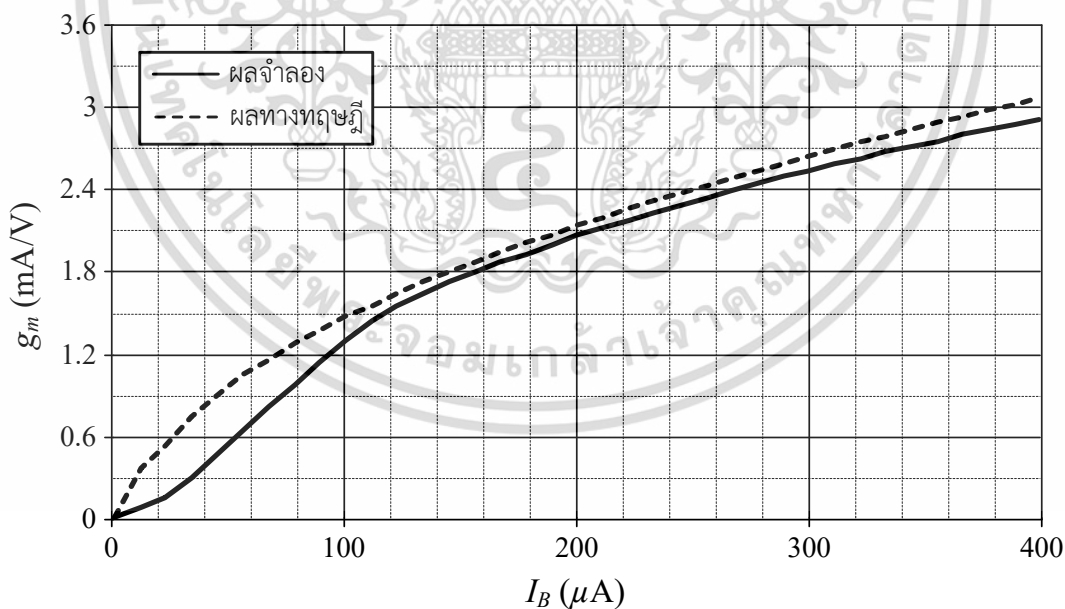
รูปที่ 2.10 แสดงผลการจำลองผลตอบสนองทางความถี่ของค่าความต้านทานที่ขั้ว p (r_p) และ ขั้ว n (r_n) ของวงจร VDBA โดยจากผลการจำลองพบว่าที่ตำแหน่งความถี่ 1kHz , 10kHz , 100kHz , 10MHz และ 100MHz ค่าความต้านทานที่ขั้ว p มีค่าเท่ากับ $3.15 \text{G}\Omega$, $314.94 \text{M}\Omega$, $31.5 \text{M}\Omega$, $314.96 \text{k}\Omega$ และ $31.64 \text{k}\Omega$ ตามลำดับ ในขณะที่ค่าความต้านทานที่ขั้ว n มีค่าเท่ากับ $4.39 \text{G}\Omega$, $439.41 \text{M}\Omega$, $43.94 \text{M}\Omega$, $439.41 \text{k}\Omega$ และ $43.94 \text{k}\Omega$ ตามลำดับ

ตารางที่ 2.1 อัตราส่วนของความกว้าง (W) และความยาว (L) ของมอสทรานซิสเตอร์ที่ใช้ในวงจร VDBA ในรูปที่ 2.7

ทรานซิสเตอร์	$W/L (\mu\text{m}/\mu\text{m})$
$M_1 - M_2, M_5 - M_6, M_9$	25/0.25
M_3, M_7	32/0.25
M_4, M_8	35/0.25

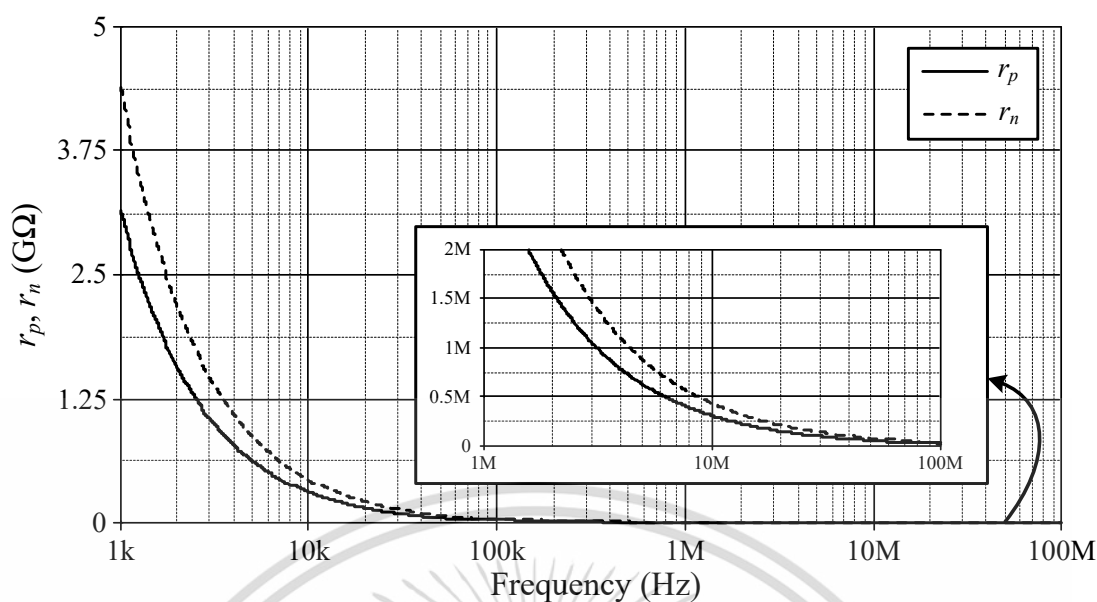


รูปที่ 2.8 ผลการจำลองอัตราขยายค่าความนำของวงจร VDBA เมื่อแปรค่าแรงดันอินพุตผลต่าง



รูปที่ 2.9 ผลการจำลองอัตราขยายค่าความนำของวงจร VDBA เมื่อแปรค่า I_B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10 ผลการจำลองผลตอบสนองทางความถี่ของค่าความต้านทานที่ขั้ว p (r_p) และขั้ว n (r_n)

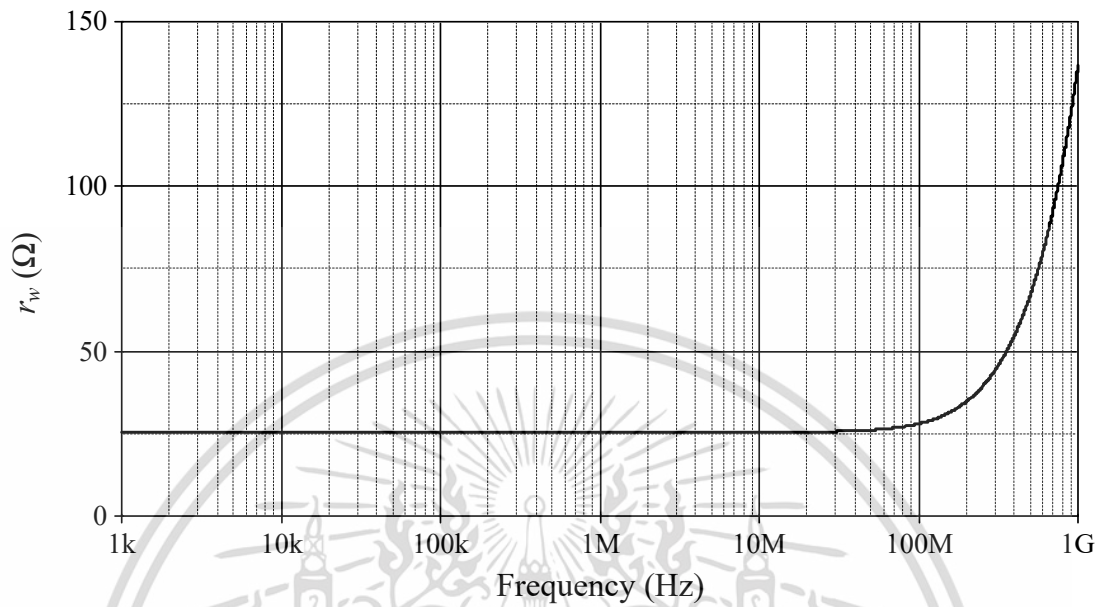
รูปที่ 2.11 แสดงผลการจำลองผลตอบสนองทางความถี่ของค่าความต้านทานที่ขั้ว w (r_w) โดยจากผลการจำลองพบว่ามีค่าความต้านทานเท่ากับ 25.42Ω ซึ่งมีค่าต่ำมาก จึงเหมาะสมต่อการต่อкасцепในโหมดแรงดัน

รูปที่ 2.12 แสดงผลการจำลองผลตอบสนองทางความถี่ของอัตราขยายค่าความนำ (g_m) ของวงจร VDBA เมื่อทำการแปรค่ากระแสไบอัส I_B จากภายนอกวงจรเป็น $25 \mu A$, $100 \mu A$, $200 \mu A$ และ $500 \mu A$ ตามลำดับ โดยมีรายละเอียดในการจำลองดังตารางที่ 2.2

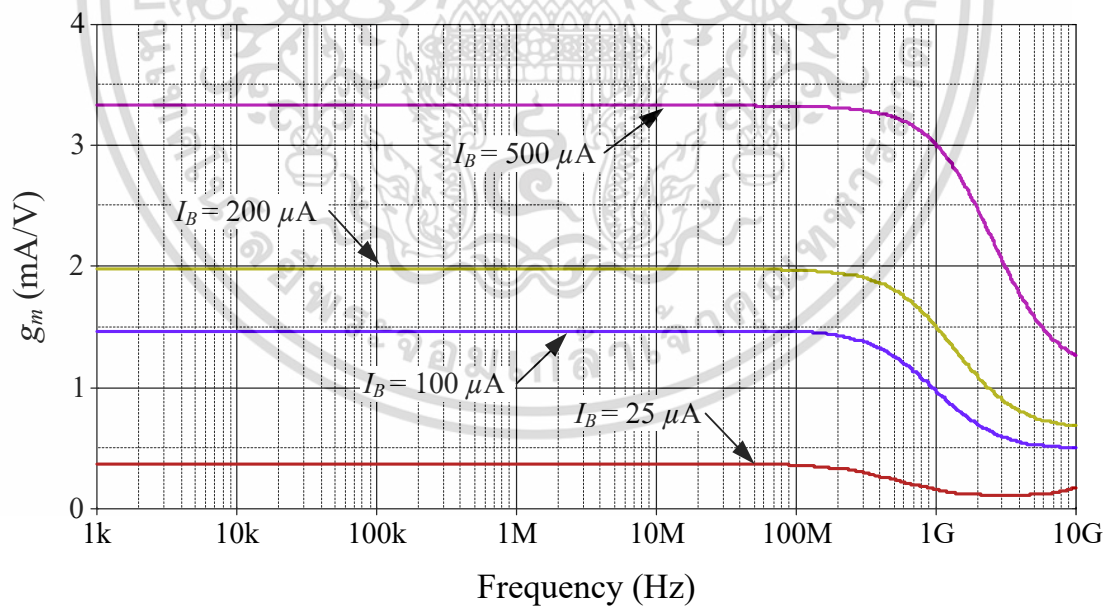
รูปที่ 2.13 แสดงคุณสมบัติการส่งผ่านแรงดันไฟตรงระหว่างขั้ว z ไปยังขั้ว w (v_w/v_z) พบว่าคุณสมบัติในการส่งผ่านแรงดันนั้นมีความใกล้เคียงกับผลทางทฤษฎีไม่เกิน 300 mV และรูปที่ 2.14 แสดงผลการจำลองผลตอบสนองทางความถี่ของการส่งผ่านแรงดันจากขั้ว z ไปยังขั้ว w (v_w/v_z) พบว่ามีอัตราส่วนเท่ากับ 0.995 ซึ่งมีความสอดคล้องใกล้เคียงกับผลทางทฤษฎี อีกทั้งช่วงความถี่แบนด์วิธมีค่าประมาณ 1 GHz

ตารางที่ 2.2 รายละเอียดของอัตราขยายค่าความนำเมื่อแปรค่า I_B ในรูปที่ 2.7

$I_B (\mu A)$	$g_m (\text{mA/V})$		ค่าความผิดพลาด (%)
	ผลทางทฤษฎี	ผลการจำลอง	
25	0.79	0.37	53.16
100	1.58	1.5	5.06
200	2.24	2.16	3.57
500	3.54	3.32	6.21

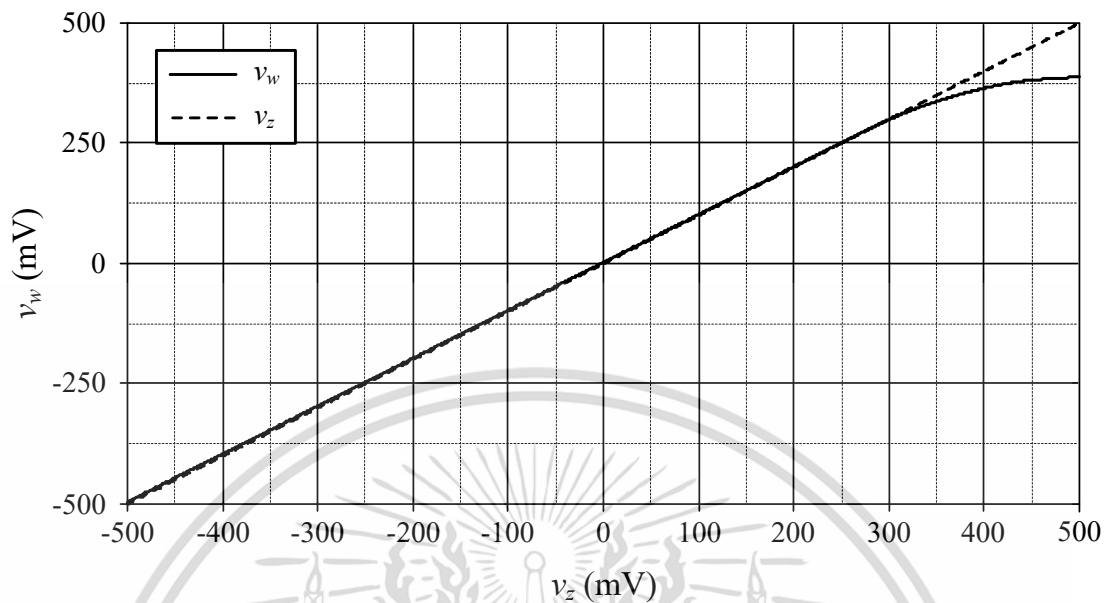


รูปที่ 2.11 ผลการจำลองผลตอบสนองทางความถี่ของค่าความต้านทานที่ขั้ว w (r_w)

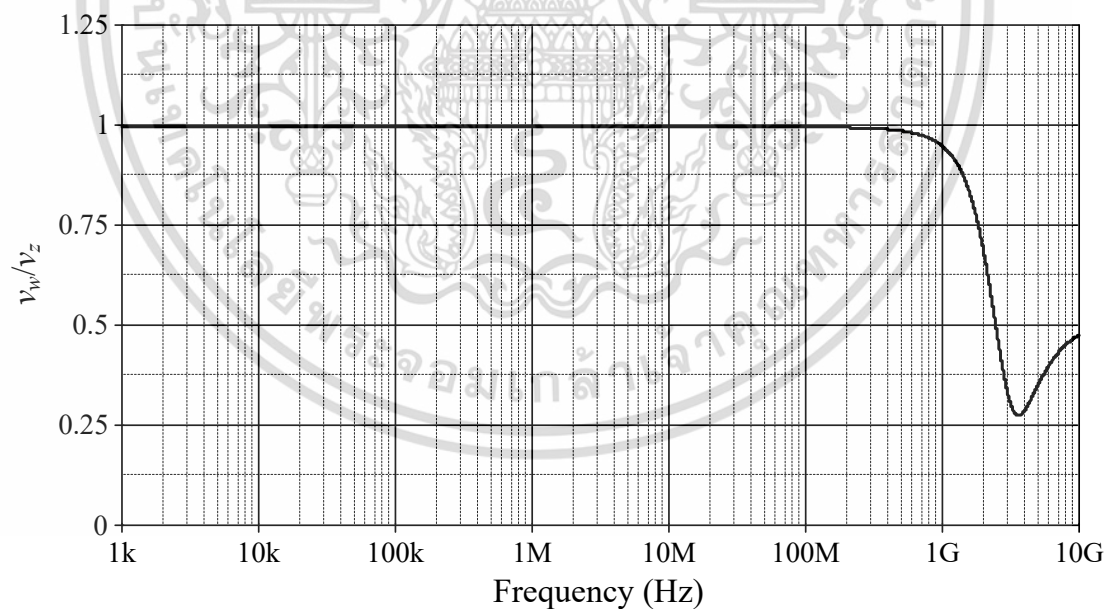


รูปที่ 2.12 ผลการจำลองผลตอบสนองทางความถี่ของอัตราขยายค่าความนำ (g_m) เมื่อแปรค่า I_B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.13 คุณสมบัติการส่งผ่านแรงดันไฟตรงของ v_w/v_z



รูปที่ 2.14 ผลการจำลองผลตอบสนองทางความถี่ของ v_w/v_z

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 ผลการทดลองต่อวงจรจริง

หัวข้อนี้กล่าวถึงผลการทดลองด้วยวงจรจริง โดยในรูปที่ 2.15 แสดงถึงรายละเอียดในการต่อวงจร VDBA โดยใช้ไอซีเบอร์ CA3080 ต่อร่วมกับไอซีเบอร์ LF356 เพื่อทำการทดลองจริง การวัดค่าของวงจรที่ต่อทดลองจริงได้เลือกใช้เครื่องมือในการวัดคือ Keysight digital storage oscilloscope รุ่น EDUX1002G

การสังเคราะห์วงจร VDBA เพื่อใช้ในการทดลองด้วยวงจรจริงได้เลือกใช้ไอซีเบอร์ CA3080 ทำหน้าที่เป็นภาคอินพุตของวงจร หรือวงจรขยายค่าความนำของวงจร VDBA ซึ่งประกอบไปด้วยขั้ว p ขั้ว n และขั้ว z โดยแรงดันอินพุตที่ขั้ว p และขั้ว n ถูกเปลี่ยนไปเป็นกระแสเอาต์พุตที่ขั้ว z ในกรณีนี้จะสามารถปรับอัตราขยายค่าความนำของวงจรได้ผ่านทางขั้ว I_B และต่อร่วมกับไอซีเบอร์ LF356 ทำหน้าที่เป็นภาคเอาต์พุตของวงจร หรือวงจรตามแรงดันของวงจร VDBA โดยแรงดันที่ตกคร่อมขั้ว z ได้ถูกส่งผ่านไปเป็นแรงดันเอาต์พุตที่ขั้ว w นอกจากนี้ยังมีการต่อตัวเก็บประจุขนานกับตัวต้านทานที่มีการต่อป้อนกลับเพื่อลดสัญญาณรบกวนที่ช่วงความถี่สูงแก่วงจร ดังแสดงในรูปที่ 2.16

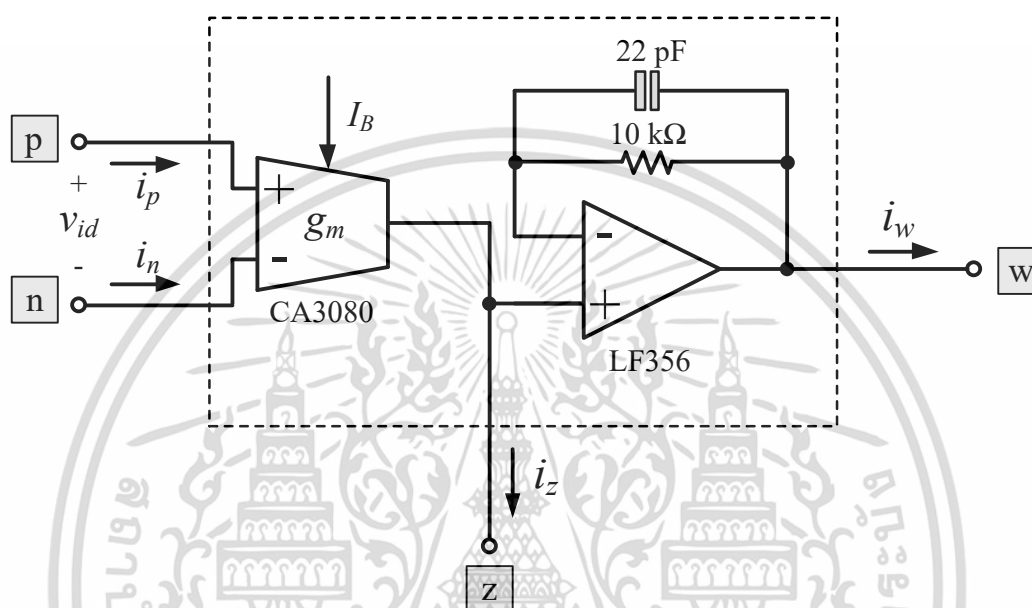
เพื่อทำการตรวจสอบคุณสมบัติของวงจรที่ต่อทดลองจริงในรูปที่ 2.16 ว่าเป็นไปตามคุณสมบัติของวงจร VDBA จึงได้มีการกำหนดค่าต่างๆดังนี้ แหล่งจ่ายไฟเลี้ยงมีค่าเท่ากับ $\pm 5\text{ V}$ แรงดันอินพุตสามเหลี่ยมที่ป้อนให้ขั้ว p (v_p) ในขณะที่ขั้ว n ต่อเทียบกราวด์ ($v_n = 0$) มีค่าเท่ากับ 100 mVp-p ที่ความถี่ 50 kHz $g_m = I_B / 2V_T = 1\text{ mA/V}$ โดยที่ $V_T \cong 25\text{ mV}$ และ $I_B = 50\text{ }\mu\text{A}$ [21] และต่อตัวต้านทานภายนอกขนาด $1\text{ k}\Omega$ ที่ขั้ว z ของวงจรสำหรับวัดค่าแรงดัน หลังจากนั้นวัดแรงดันเอาต์พุตที่ตกคร่อมขั้ว z ในกรณีนี้จะได้ผลลัพธ์แสดงดังรูปที่ 2.17 นอกจากนี้ยังได้มีการเปลี่ยนการป้อนแรงดันอินพุตจากขั้ว p มาเป็นขั้ว n (v_n) แทน โดยให้ขั้ว p ต่อเทียบกราวด์ ($v_p = 0$) ซึ่งมีผลลัพธ์ดังรูปที่ 2.18

รูปที่ 2.19 แสดงผลการทดลองผลตอบสนองทางความถี่ของอัตราขยายค่าความนำ (v_z/v_{id}) ของวงจร VDBA โดยมีการต่อตัวต้านทานที่ขั้ว z ขนาด $1\text{ k}\Omega$ และแปรค่า I_B เป็น $50\text{ }\mu\text{A}$ ($g_m \cong 1\text{ mA/V}$), $100\text{ }\mu\text{A}$ ($g_m \cong 2\text{ mA/V}$) และ $150\text{ }\mu\text{A}$ ($g_m \cong 3\text{ mA/V}$) ซึ่งมีรายละเอียดดังตารางที่ 2.3 ในกรณีนี้แสดงให้เห็นว่าวงจรที่ต่อทดลองขึ้นสามารถปรับอัตราขยายค่าความนำได้ผ่านทางกระแสไบอัส I_B จากภายนอกวงจร ซึ่งเป็นไปตามคุณสมบัติของวงจร VDBA จากผลการทดลองพบว่าแบนด์วิธของวงจรมีค่าประมาณ 400 kHz

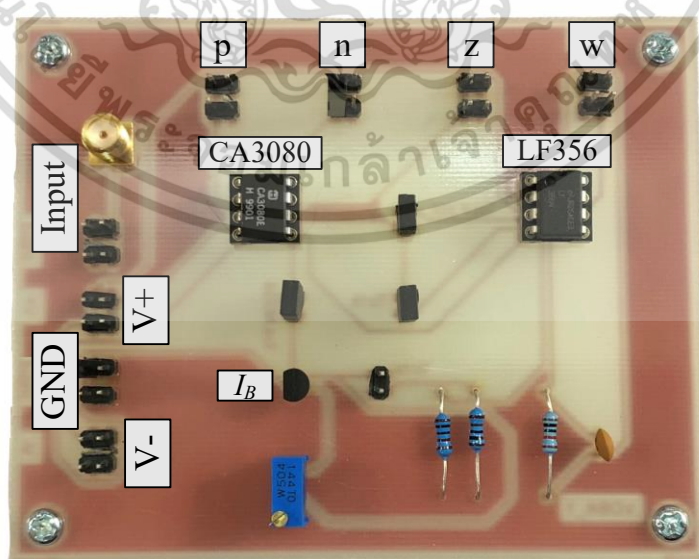
หลังจากนั้นทำการตรวจสอบคุณสมบัติในการทำงานของวงจรในส่วนหลังของวงจร VDBA หรือวงจรตามแรงดัน ซึ่งสังเคราะห์โดยใช้ไอซีเบอร์ LF356 [22] โดยในกรณีนี้มีการป้อนแรงดันที่ขั้ว z เท่ากับ 100 mVp-p ที่ความถี่ 50 kHz จากนั้นวัดแรงดันเอาต์พุตที่ขั้ว w (v_w) จะได้แรงดันที่มีขนาดเท่ากันกับแรงดันที่ขั้ว z (v_z) หรือ $v_w = v_z \cong 100\text{ mVp-p}$ ดังแสดงในรูปที่ 2.20

ตารางที่ 2.3 รายละเอียดของผลตอบสนองทางความถี่เมื่อแปรค่า I_B ในรูปที่ 2.16

I_B (μA)	v_z/v_{id} (dB)		g_m (mA/V)	
	ผลทางทฤษฎี	ผลการวัด	ผลทางทฤษฎี	ผลการวัด
50	0	1.13	1	1.14
100	6.02	7.08	2	2.26
150	9.54	10.60	3	3.39

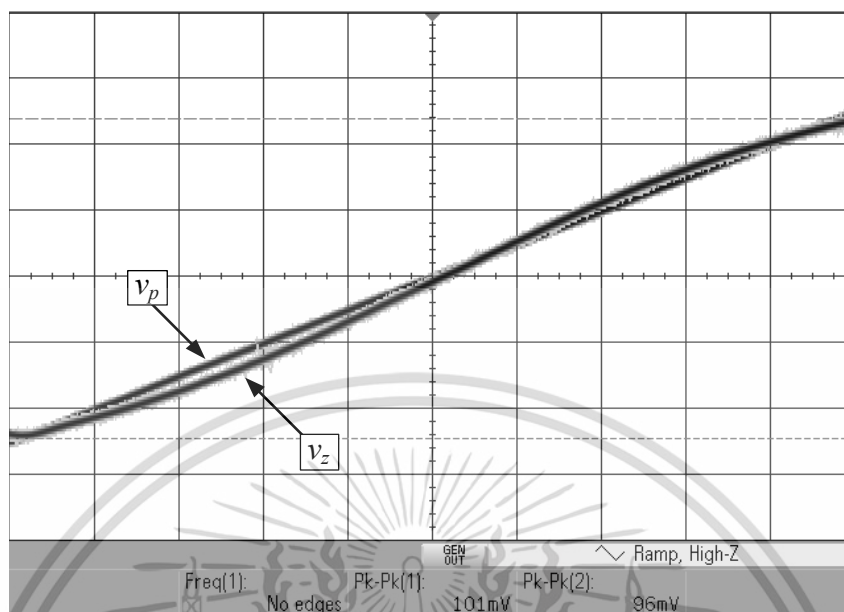


รูปที่ 2.15 วงจร VDBA โดยใช้ไอซีเบอร์ CA3080 ต่อกับไอซีเบอร์ LF356

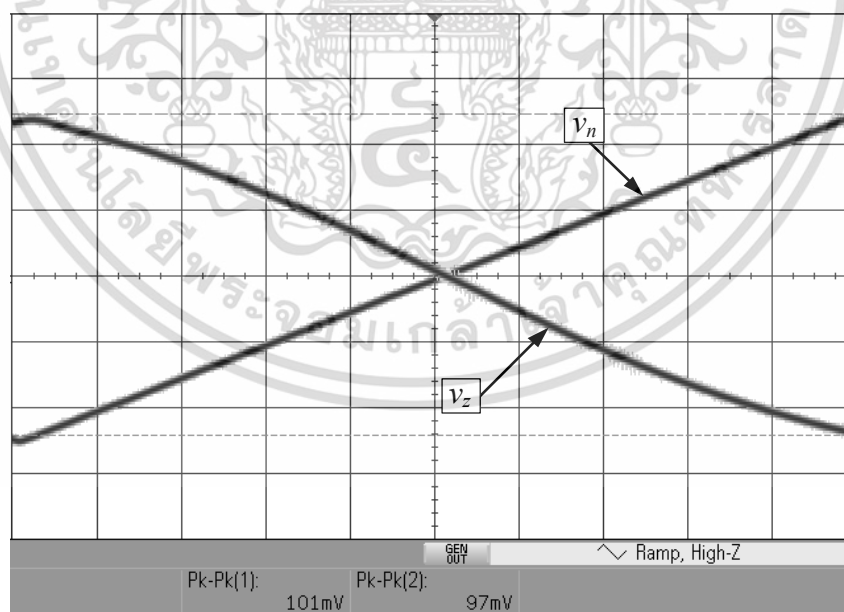


รูปที่ 2.16 ภาพถ่ายวงจร VDBA บนแผ่นวงจรพิมพ์ที่ใช้ในการทดลองจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

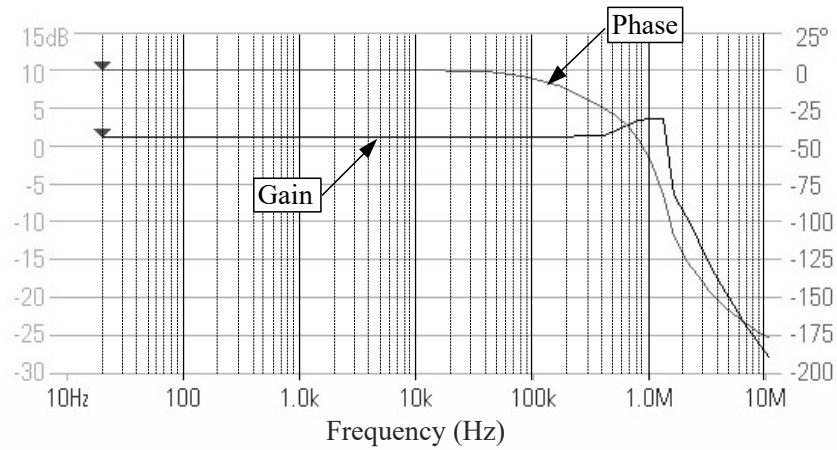


รูปที่ 2.17 ผลการวัดคุณสมบัติของ v_p และ v_z ของวงจร VDBA ในรูปที่ 2.16

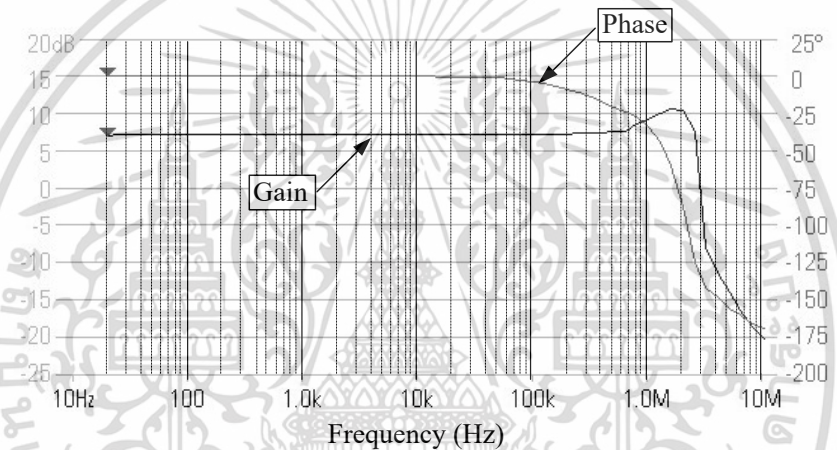


รูปที่ 2.18 ผลการวัดคุณสมบัติของ v_n และ v_z ของวงจร VDBA ในรูปที่ 2.16

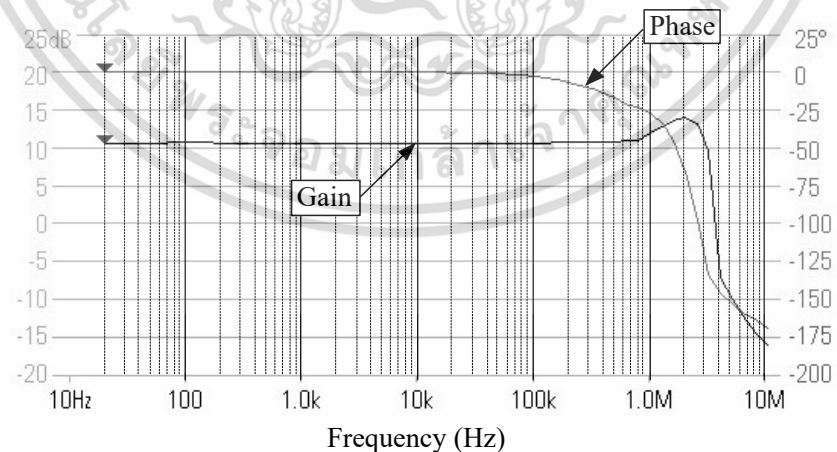
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



(ข)

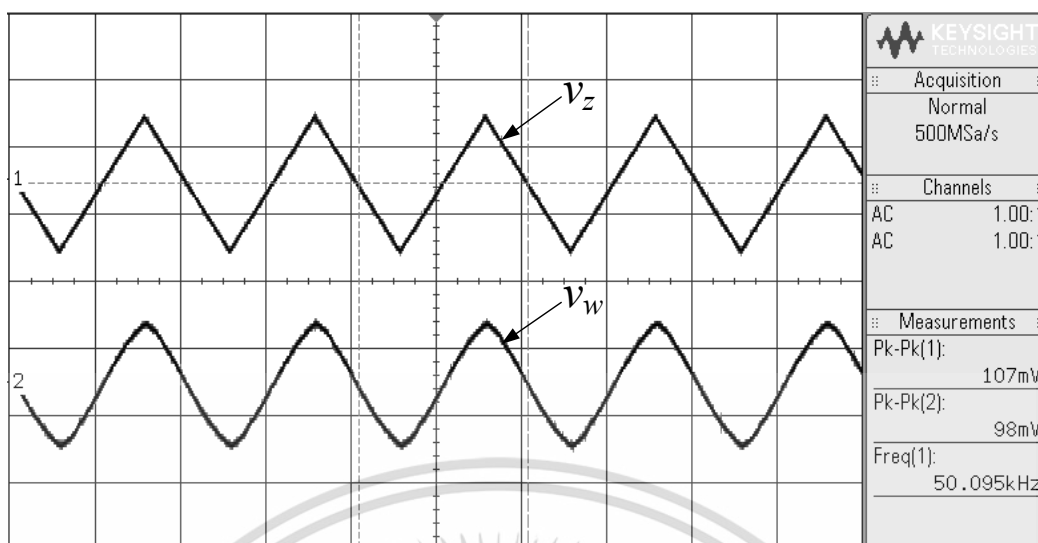


(ค)

รูปที่ 2.19 ผลการวัดผลตอบสนองทางความถี่ของ v_z/v_{id} เมื่อ

(ก) $g_m = 1 \text{ mA/V}$ (ข) $g_m = 2 \text{ mA/V}$ (ค) $g_m = 3 \text{ mA/V}$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ขออนุญาตจากสถาบัน
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.20 ผลการวัดคุณสมบัติของ v_z และ v_w ของวงจร VDBA ในรูปที่ 2.16

2.6 สรุป

ในวิทยานิพนธ์นี้ได้กล่าวถึงหลักการทำงานของวงจร VDBA รวมถึงการออกแบบและสังเคราะห์วงจรภายใต้เทคโนโลยีแบบ CMOS ขนาด $0.25 \mu\text{m}$ อีกทั้งยังได้ตรวจสอบคุณสมบัติในการทำงานด้วยการจำลองผลการทำงานของวงจรด้วยโปรแกรม PSPICE นอกจากนี้ยังได้มีการทดลองด้วยวงจรจริงโดยใช้ไอซีเบอร์ CA3080 และเบอร์ LF356 อีกด้วย จากการตรวจสอบพบว่าวงจร VDBA ที่สังเคราะห์ขึ้นมีความสอดคล้องเป็นไปตามหลักการทางทฤษฎี

2.7 เอกสารอ้างอิงบทที่ 2

- [1] K. N. Salama and A. M. Soliman, “CMOS operational transresistance amplifier for analog signal processing”, **Microelectronics Journal**, vol. 30, no.3, pp. 235-245, 1999.
- [2] A. Ü Keskin and D. Biolek, “Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)”, **IEE Proceedings - Circuits, Devices and Systems**, vol. 153, pp. 241-218, 2006.
- [3] E. Yuce and S. Minaei, “A modified CFOA and its applications to simulated inductors, capacitance multipliers, and analog filters”, **IEEE Transactions on Circuits and Systems I : Regular Papers**, vol. 55, no. 1, pp. 266-275, 2008.
- [4] E. Yuce and S. Minaei, “Universal current-mode filters and parasitic impedance effects on the filter performances”, **International Journal of Circuit Theory and Applications**, vol. 36, no. 2, pp. 161-171, 2008.
- [5] W. Tangsrirat and W. Tanjaroen, “Current-mode multiphase sinusoidal oscillator using current differencing transconductance amplifiers”, **Circuits, Systems, and Signal Processing**, vol. 27, no. 1, pp. 81-93, 2008.
- [6] N. Herencsar, S. Minaei, J. Koton, E. Yuce and K. Vrba, “New resistorless and electronically tunable realization of dual-output VM all-pass filter using VDIBA”, **Analog Integrated Circuits and Signal Processing**, vol. 74, no. 1, pp. 141-154, 2013.
- [7] D. Biolek, R. Senani, V. Biolková and Z. Kolka, “Active elements for analog signal processing: classification, review, and new proposals”, **Radioengineering**, vol. 17, no. 4, pp. 15-32, 2008.
- [8] V. Biolkova, Z. Kolka and D. Biolek, “Fully balanced voltage differencing buffered amplifier and its applications”, **Proceedings of the 52nd IEEE International Midwest Symposium on Circuits and Systems**, Cancun, Mexico, 2-5 August, pp. 45-48, 2009.
- [9] J. Bajer, D. Biolek, V. Biolkova and Z. Kolka, “Voltage-mode balanced-outputs quadrature oscillator using FB-VDBAs”, **Proceedings of the 22nd International Conference on Microelectronics (ICM 2010)**, Cairo, Egypt, 19-22 December, pp. 491-494, 2010.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [10] F. Kaçar, A. Yeşil and A. Noori, “New CMOS realization of voltage differencing buffered amplifier and its biquad filter applications”, **Radioengineering**, vol. 21, no. 1, pp. 333-339, 2012.
- [11] A. Güney, E. Alaybeyoğlu and H. Kuntman, “New CMOS realization of Z Copy Voltage Differencing Buffered Amplifier and its current-mode filter application”, **Proceedings of the 8th International Conference on Design & Technology of Integrated Systems in Nanoscale Era (DTIS 2013)**, Abu Dhabi, United Arab Emirates, 26-28 March, pp. 68-71, 2013.
- [12] N. Khatib and D. Biolek, “New voltage mode universal filter based on promising structure of Voltage Differencing Buffered Amplifier”, **Proceedings of the 23rd International Conference Radioelektronika (RADIOELEKTRONIKA 2013)**, Pardubice, Czech Republic, 16-17 April, pp. 177-181, 2013.
- [13] R. Sotner, J. Jerabek and N. Herencsar, “Voltage differencing buffered/inverted amplifiers and their applications for signal generation”, **Radioengineering**, vol. 22, no. 2, pp. 490-504, 2013.
- [14] W. Tangsrirat, O. Onjan and T. Pukkalanun, “SFG synthesis of general n^{th} -order allpole voltage transfer functions using VDBAs and grounded capacitors”, **Proceedings of the 4th Joint International Conference on Information and Communication Technology, Electronic and Electrical Engineering (JICTEE 2014)**, Chiang Rai, Thailand, 5-8 March, pp. 291-294, 2014.
- [15] O. Channumsin and W. Tangsrirat, “Actively tunable lossless floating inductance simulator using voltage differencing buffered amplifiers”, **IAENG International Journal of Computer Science**, vol. 43, no. 4, pp. 469-473, 2016.
- [16] A. Nedungadi and T. R. Viswanathan, “Design of linear CMOS transconductance elements”, **IEEE Transactions on Circuits and Systems**, vol. 31, no. 10, pp. 891-894, 1984.
- [17] B. J. Blalock, P. E. Allen and G. A. Rincon-Mora, “Designing 1-V op amps using standard digital CMOS technology”, **IEEE Transactions on Circuits and Systems II : Analog and Digital Signal Processing**, vol. 45, no. 7, pp. 769-780, 1998.
- [18] J. Ramlrez-Angulo, S. C. Choi and G. González-Altamirano, “Low-voltage circuits building blocks using multiple-input floating-gate transistors”, **IEEE**

- Transactions on Circuits and Systems I : Fundamental Theory and Applications, vol. 42, no. 11, pp. 971-974, 1995.
- [19] W. Surakamponorn, V. Riewruja, K. Kumwachara and K. Dejhan, “Accurate CMOS-based current conveyors”, **IEEE Transactions on Instrumentation and Measurement**, vol. 40, no. 4, pp. 699-702, 1991.
- [20] T. Pukkalanun, N. Roongmuanpha and W. Tangsrirat, “Variable lossy series inductance simulator using single voltage differencing buffered amplifier (VDBA)”, **Proceedings of the International MultiConference of Engineers and Computer Scientists 2017 Vol II (IMECS 2017)**, Kowloon, Hong Kong, 15-17 March, pp. 656-659, 2017.
- [21] Harris semiconductor, “2 MHz, operational transconductance amplifier (OTA)”, **CA3080 datasheet**, Nov. 1996.
- [22] National Semiconductor, “JFET input operational amplifiers”, **LF356 datasheet**, Dec. 2001.



บทที่ 3

วงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียเทียบกราวด์ โดยใช้วงจร VDBA

3.1 กล่าวนำ

วงจรเลียนแบบตัวเหนี่ยวนำที่สังเคราะห์ขึ้นโดยใช้อุปกรณ์แอกทีฟเป็นแนวทางในการวิจัยที่น่าสนใจ และถูกพัฒนาต่อยอดเรื่อยมา [1]-[16] โดยมีวัตถุประสงค์หลักเพื่อนำมาใช้งานแทนขดลวดเหนี่ยวนำที่เป็นอุปกรณ์พาสซีฟ เนื่องจากอุปกรณ์ดังกล่าวมีข้อเสียในเรื่องโครงสร้างทางกายภาพที่ค่อนข้างใหญ่ ซึ่งส่งผลต่อขนาดพื้นที่วงจรโดยรวม ทั้งยังไม่สามารถปรับแต่งค่าความเหนี่ยวนำได้อีกด้วย ดังนั้นงานวิจัยที่พัฒนาวงจรเลียนแบบตัวเหนี่ยวนำจึงมุ่งเน้นที่จะสังเคราะห์วงจรโดยอาศัยอุปกรณ์แอกทีฟที่ต่อร่วมกับอุปกรณ์พาสซีฟจำนวนน้อย เพื่อลดขนาดพื้นที่ของวงจรรวมลง และทำให้กำลังไฟฟ้าสูญเสียน้อยลง นอกจากนี้การใช้งานอุปกรณ์แอกทีฟบางชนิดยังส่งผลให้วงจรเลียนแบบตัวเหนี่ยวนำที่สังเคราะห์ขึ้นสามารถปรับแต่งค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์อีกด้วย

วงจร VDBA (voltage differencing buffered amplifier) เป็นอุปกรณ์แอกทีฟชนิดหนึ่งที่มีศักยภาพการทำงานสูง และเนื่องจากมีคุณสมบัติเด่นคือ การปรับแต่งคุณสมบัติของวงจรได้ด้วยวิธีการอิเล็กทรอนิกส์จากภายนอกของวงจร มีค่าอิมพีแดนซ์อินพุตสูงมาก และค่าอิมพีแดนซ์เอาต์พุตต่ำมากเหมาะสมต่อการต่อคาสเคดในโหมดแรงดัน [17] ดังนั้นวงจร VDBA จึงถูกนำมาประยุกต์ใช้งานในงานวิจัยต่างๆมากมาย อาทิเช่น วงจรออสซิลเลเตอร์ [18]-[19] วงจรกรองสัญญาณแอนะล็อก [20]-[23] และวงจรเลียนแบบตัวเหนี่ยวนำ [24]-[25] เป็นต้น จากการทบทวนงานวิจัยที่เกี่ยวข้องกับวงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียเทียบกราวด์ (grounded lossless inductance simulator circuit) ซึ่งสังเคราะห์โดยใช้อุปกรณ์แอกทีฟชนิดต่างๆ [1]-[16] พบว่ามีงานวิจัย [1]-[3], [5]-[16] จำเป็นต้องอาศัยตัวต้านทานพาสซีฟจากภายนอกในการสังเคราะห์วงจร ในขณะที่งานวิจัยบางชิ้นไม่สามารถปรับแต่งค่าความเหนี่ยวนำสมมูลได้ด้วยวิธีการทางอิเล็กทรอนิกส์ [1]-[10], [12]

ดังนั้นวิทยานิพนธ์ฉบับนี้จึงนำเสนอวงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสีย สังเคราะห์โดยใช้วงจร VDBA เป็นอุปกรณ์แอกทีฟหลักจำนวนสองตัวต่อร่วมกับตัวเก็บประจุเทียบกราวด์จำนวนหนึ่งตัวเท่านั้น ปราศจากการใช้งานตัวต้านทานพาสซีฟจากภายนอก ทำให้วงจรที่นำเสนอมีโครงสร้างที่เรียบง่าย ไม่ซับซ้อน นอกจากนี้ค่าความเหนี่ยวนำสมมูลที่สังเคราะห์ขึ้นยังสามารถปรับแต่งค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ผ่านทางกระแสไบอัสจากภายนอกของวงจรอีกด้วย คุณสมบัติในการทำงานของวงจรที่นำเสนอได้มีการจำลองผลการการทำงานโดยใช้โปรแกรม PSPICE และการต่อทดลองด้วยวงจรจริงโดยใช้ไอซีเบอร์ CA3080 และเบอร์ LF356 เพื่อแสดงถึงคุณสมบัติที่สอดคล้องเป็นไปตามหลักการทางทฤษฎี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 วงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียที่นำเสนอ

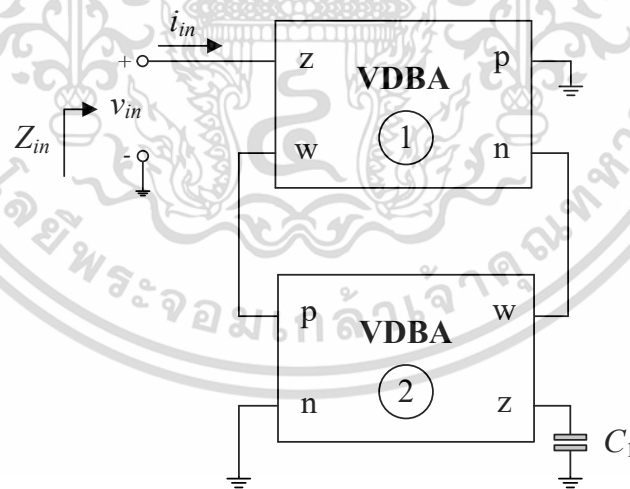
รูปที่ 3.1 แสดงวงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียที่นำเสนอ [26] ซึ่งประกอบไปด้วยวงจร VDBA จำนวนสองตัวต่อร่วมกับตัวเก็บประจุเทียบกราวด์จำนวนหนึ่งตัว เมื่อทำการวิเคราะห์ห้วงจรที่นำเสนอโดยอาศัยคุณสมบัติของวงจร VDBA ดังสมการ (2.1) จะได้ค่าอิมพีแดนซ์อินพุต (input impedance, Z_{in}) ของวงจรดังนี้ [ภาคผนวก ง1]

$$Z_{in} = sL_{eq} = s \left(\frac{C_1}{g_{m1}g_{m2}} \right) \quad (3.1)$$

โดยที่ค่าความเหนี่ยวนำสมมูล (equivalent inductance, L_{eq}) ที่สังเคราะห์ขึ้นมีค่าเท่ากับ

$$L_{eq} = \frac{C_1}{g_{m1}g_{m2}} \quad (3.2)$$

ซึ่งพบว่าวงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียที่นำเสนอในรูปที่ 3.1 สามารถปรับแต่งค่าความเหนี่ยวนำสมมูลได้โดยการปรับอัตราขยายค่าความนำ g_{m1} และ/หรือ g_{m2} ของวงจร VDBA ทั้งสองตัว



รูปที่ 3.1 วงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียที่นำเสนอ

3.3 สมรรถนะของวงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียในทางปฏิบัติ

เมื่อทำการวิเคราะห์วงจรที่นำเสนอโดยคำนึงถึงคุณสมบัติในทางปฏิบัติของวงจร VDBA ดังสมการ (2.2) สามารถหาค่าอิมพีแดนซ์อินพุตของวงจรได้ใหม่ดังนี้ [ภาคผนวก ง2]

$$Z_{in} = sL_{eq} = s \left(\frac{C_1}{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}} \right) \quad (3.3)$$

โดยที่ค่าความเหนี่ยวนำสมมูลในกรณีนี้ เท่ากับ

$$L_{eq} = \frac{C_1}{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}} \quad (3.4)$$

เมื่อ α_1 และ α_2 คือค่าความเบี่ยงเบนในการส่งผ่านอัตราขยายค่าความนำจากขั้ว p และขั้ว n ไปยังขั้ว z ในขณะที่ β_1 และ β_2 คือค่าความผิดพลาดในการส่งผ่านแรงดันจากขั้ว z ไปยังขั้ว w ของวงจร VDBA ทั้งสองตัว ตามลำดับ

การวิเคราะห์หาค่าความไว (sensitivity) ของค่าความเหนี่ยวนำสมมูลต่อการเบี่ยงเบนค่าอุปกรณ์แอกทีฟ และอุปกรณ์พาสซีฟในวงจร พบว่า [ภาคผนวก ง3]

$$S_{\alpha_1}^{L_{eq}} = S_{\alpha_2}^{L_{eq}} = -1 \quad (3.5)$$

$$S_{\beta_1}^{L_{eq}} = S_{\beta_2}^{L_{eq}} = -1 \quad (3.6)$$

$$S_{g_{m1}}^{L_{eq}} = S_{g_{m2}}^{L_{eq}} = -1 \quad (3.7)$$

และ
$$S_{C_1}^{L_{eq}} = 1 \quad (3.8)$$

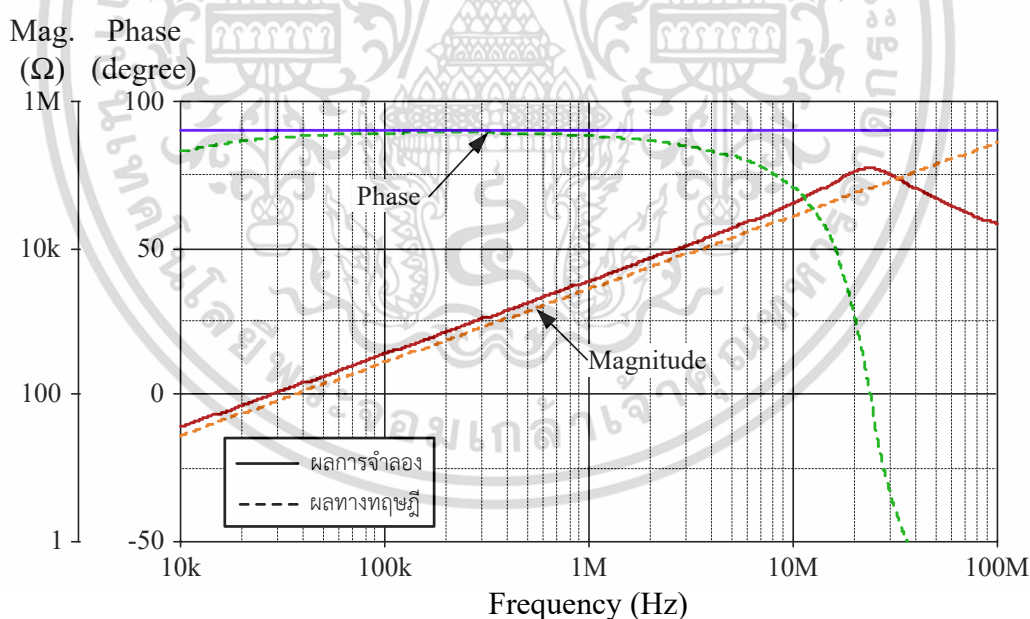
สมการ (3.5) ถึง (3.8) แสดงให้เห็นว่าค่าความไวทั้งหมดมีขนาดไม่เกินหนึ่ง ซึ่งหมายความว่าวงจรเลียนแบบที่นำเสนอมีคุณสมบัติค่าความไวต่อการเบี่ยงเบนค่าอุปกรณ์ในวงจรที่ต่ำ ยกตัวอย่างเช่น จากสมการ (3.7) เมื่อ g_{m1} มีค่าเปลี่ยนแปลงเพิ่มขึ้น 1% จะทำให้ L_{eq} มีค่าเปลี่ยนแปลงลดลง 1% เป็นต้น

3.4 ผลการจำลองการทำงานของวงจร

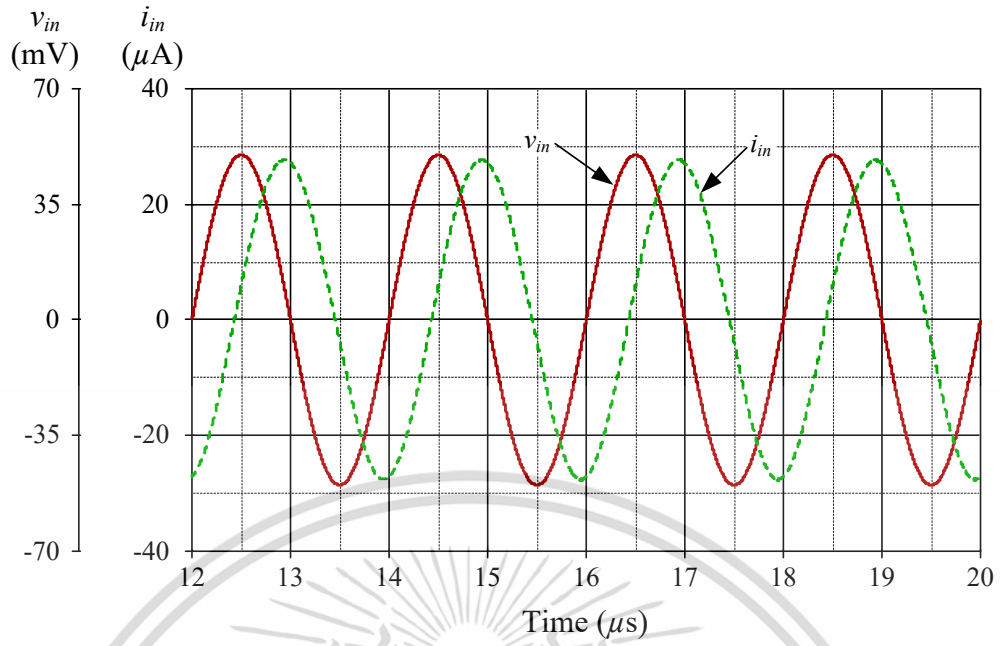
หัวข้อนี้กล่าวถึงผลการจำลองการทำงานของวงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียที่นำเสนอในรูปที่ 3.1 ด้วยโปรแกรม PSPICE ภายใต้เทคโนโลยีแบบ $0.25 \mu\text{m}$ CMOS เพื่อแสดงให้เห็นถึงคุณสมบัติในการทำงานของวงจรที่เป็นไปตามหลักการทางทฤษฎี โดยในการจำลองได้มีการกำหนดให้ $V^+ = V^- = 0.75 \text{ V}$ $v_{in} = 50 \text{ mV(peak)}$ $C_1 = 1 \text{ nF}$ และ $I_{B1} = I_{B2} = 90 \mu\text{A}$ ($g_{m1} = g_{m2} = 1.5 \text{ mA/V}$) ซึ่งในกรณีนี้พบว่าค่าความเหนี่ยวนำสมมูล (L_{eq}) มีค่าเท่ากับ 0.44 mH ผลการจำลองผลตอบแทนทางความถี่ของวงจรที่นำเสนอในรูปที่ 3.1 แสดงได้ดังรูปที่ 3.2 ผลการจำลองพบว่าวงจรที่นำเสนอสามารถทำงานได้โดยมีค่าความผิดพลาดไม่เกิน 10% ในช่วงความถี่ระหว่าง 10 kHz ถึง 10 MHz

รูปที่ 3.3 แสดงผลการจำลองผลตอบแทนทางเวลาของวงจรที่นำเสนอในรูปที่ 3.1 โดยมีการป้อนสัญญาณแรงดันอินพุตขนาด 50 mV ที่ความถี่ 500 kHz พบว่า v_{in} มีมุมเฟสหน้าหน้า i_{in} อยู่ประมาณ 89.04° ซึ่งใกล้เคียงกับค่าทางทฤษฎีคือ 90°

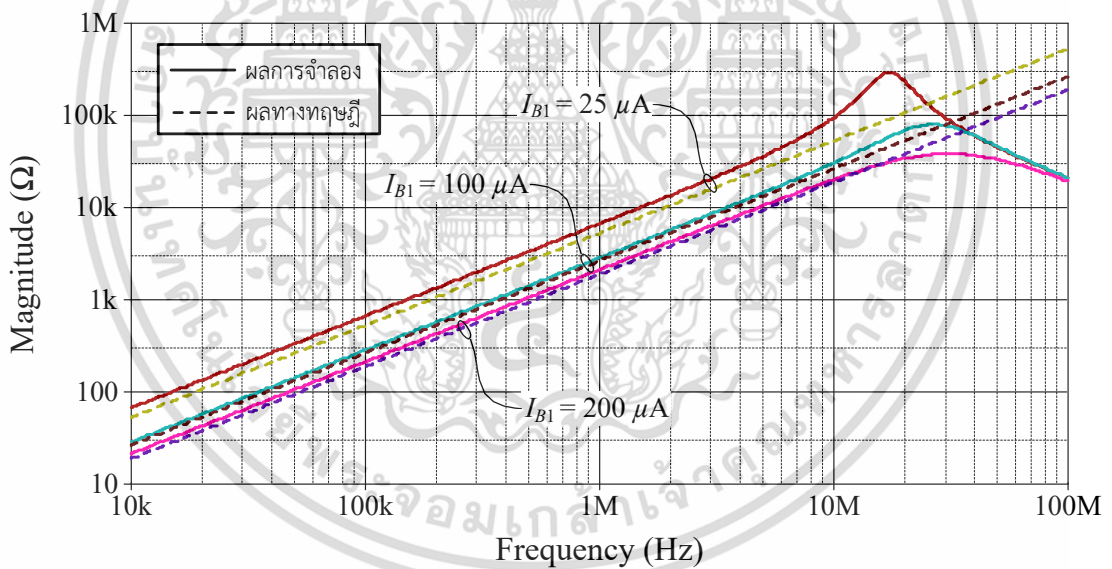
รูปที่ 3.4 แสดงผลการจำลองผลตอบแทนทางความถี่ของวงจรที่นำเสนอในรูปที่ 3.1 เมื่อแปรค่า g_{m1} โดยกำหนดให้ $v_{in} = 50 \text{ mV}$ $C_1 = 1 \text{ nF}$ และ I_{B2} มีค่าคงที่เท่ากับ $90 \mu\text{A}$ ($g_{m2} = 1.5 \text{ mA/V}$) จากนั้นแปรค่า I_{B1} เป็นสามค่าดังแสดงรายละเอียดในตารางที่ 3.1



รูปที่ 3.2 ผลการจำลองผลตอบแทนทางความถี่ของวงจรที่นำเสนอในรูปที่ 3.1



รูปที่ 3.3 ผลการจำลองผลตอบสนองทางเวลาของวงจรที่นำเสนอในรูปที่ 3.1



รูปที่ 3.4 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 3.1 เมื่อแปรค่า g_{m1}

ตารางที่ 3.1 รายละเอียดการกำหนดค่าในการแปรค่า g_{m1} ของวงจรที่นำเสนอในรูปที่ 3.1

I_{B1} (μA)	g_{m1} (mA/V)		L_{eq} (mH)	
	ผลทางทฤษฎี	ผลการจำลอง	ผลทางทฤษฎี	ผลการจำลอง
25	0.79	0.37	0.84	1.8
100	1.58	1.5	0.42	0.44
200	2.24	2.16	0.3	0.31

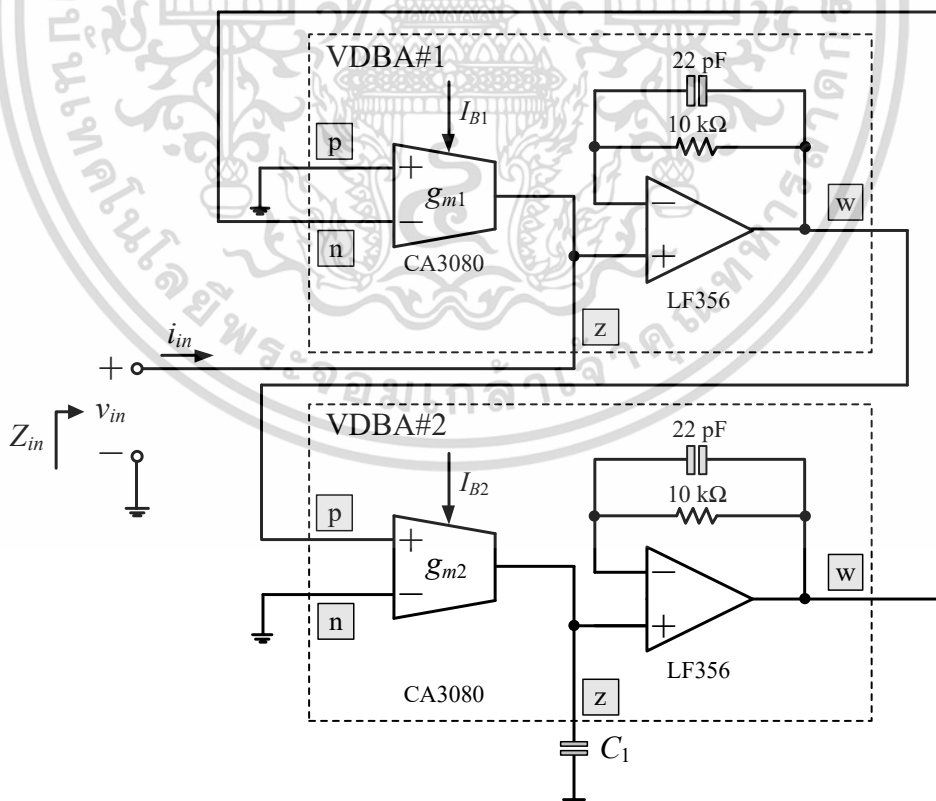
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้ผู้ใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 ผลการต่อทดลองด้วยวงจรจริง

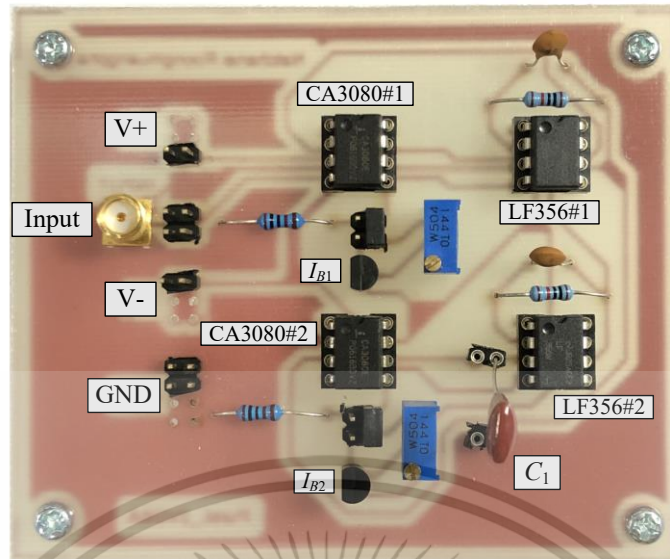
นอกจากการตรวจสอบคุณสมบัติการทำงานของวงจรที่นำเสนอในรูปแบบที่ 3.1 ด้วยผลการจำลองการทำงานโดยใช้โปรแกรม PSPICE แล้ว ในหัวข้อนี้จึงได้ทำการทดสอบคุณสมบัติการทำงานของวงจรที่นำเสนอโดยการต่อทดลองด้วยวงจรจริงดังแสดงในรูปแบบที่ 3.5 ส่วนรูปที่ 3.6 แสดงภาพถ่ายวงจรเลียนแบบตัวเหนี่ยวนำบนแผ่นวงจรพิมพ์ที่ใช้ในการทดสอบ

รูปที่ 3.7 แสดงผลการวัดผลตอบสนองทางความถี่ของวงจรเลียนแบบในรูปแบบที่ 3.5 เมื่อกำหนดให้ค่า $g_{m1} = g_{m2} \cong 1 \text{ mA/V}$ ($I_B \cong 50 \mu\text{A}$) [27]-[28] $C_1 = 4.7 \text{ nF}$ และแรงดันไฟเลี้ยงของวงจรมีค่าเท่ากับ $\pm 5 \text{ V}$ ในกรณีนี้จะได้ค่าความเหนี่ยวนำสมมูล $L_{eq} = 4.7 \text{ mH}$ อีกทั้งจากการทดสอบผลตอบสนองทางความถี่ของวงจรพบว่าที่ความถี่ 5 kHz, 50 kHz และ 500 kHz วงจรจะมีค่า $Z_{in} = 0.54 \text{ k}\Omega$, $6.43 \text{ k}\Omega$, $3.06 \text{ k}\Omega$ ในขณะที่มุมต่างเฟสมีค่าประมาณ 20.7° , 82.2° , -90.5° ตามลำดับ โดยวงจรที่นำเสนอทำงานใกล้เคียงกับค่าทางทฤษฎีในช่วงความถี่ระหว่าง 5 kHz ถึง 100 kHz

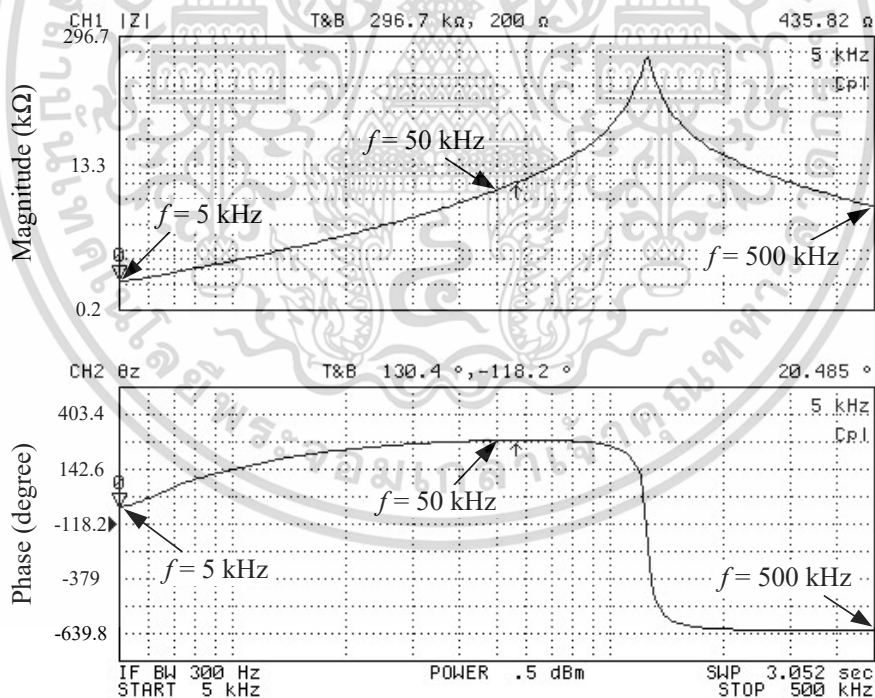
รูปที่ 3.8 แสดงผลการวัดผลตอบสนองทางขนาดของวงจรในรูปแบบที่ 3.5 เมื่อกำหนดให้ g_{m2} มีค่าคงที่เท่ากับ 1 mA/V ($I_B \cong 50 \mu\text{A}$) จากนั้นแปรค่า g_{m1} เป็น 0.5 mA/V , 2 mA/V , 4 mA/V จะได้ค่า $L_{eq} = 9.4 \text{ mH}$, 2.35 mH , 1.18 mH ตามลำดับ โดยค่าความผิดพลาดที่ความถี่เท่ากับ 50 kHz สรุปได้ดังตารางที่ 3.2



รูปที่ 3.5 วงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียที่ออกแบบเพื่อใช้ในการต่อทดลอง เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

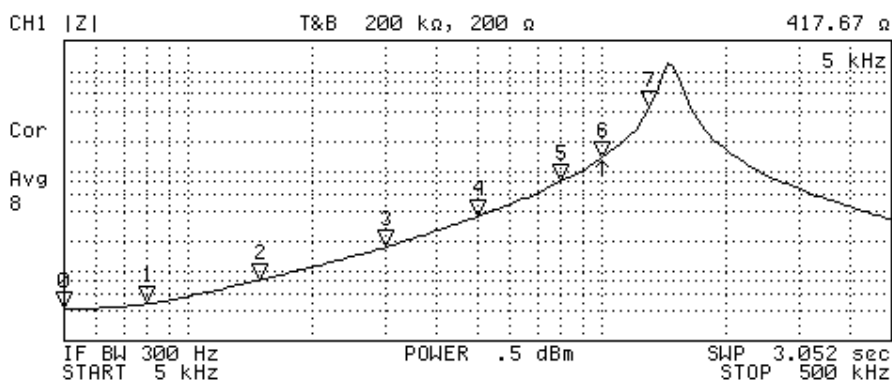


รูปที่ 3.6 ภาพถ่ายวงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มี การสูญเสีย บนแผ่นวงจรพิมพ์เพื่อใช้ในการต่อทดลอง



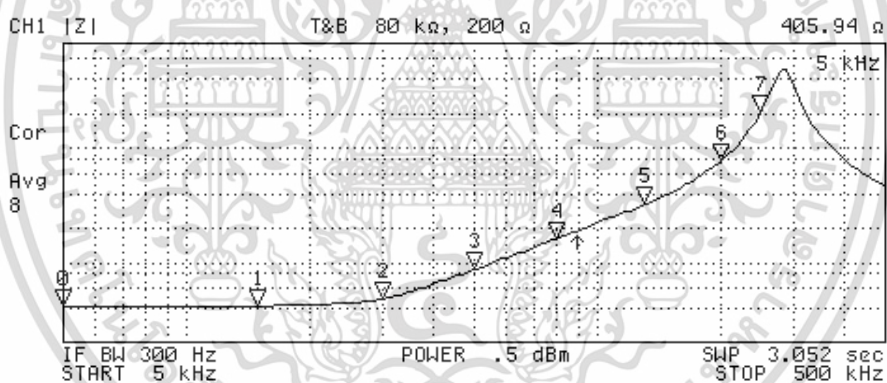
รูปที่ 3.7 ผลการวัดผลตอบสนองทางความถี่ของวงจรในรูปที่ 3.5 เมื่อ $g_{m1} = g_{m2} = 1 \text{ mA/V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



N	SWP PARAM	VAL
0	5 kHz	417.67 Ω
1	8 kHz	466.84 Ω
2	15 kHz	812.63 Ω
3	30 kHz	1.7143 k Ω
4	50 kHz	3.4643 k Ω
5	80 kHz	7.7556 k Ω
6	100 kHz	13.447 k Ω
7	130 kHz	41.96 k Ω

(ก)



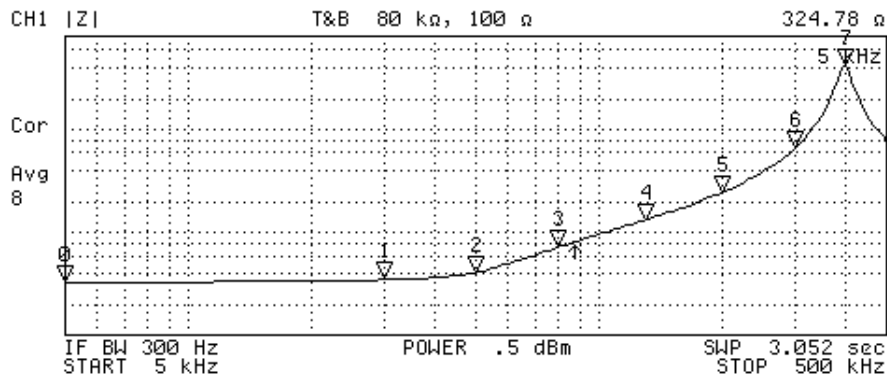
N	SWP PARAM	VAL
0	5 kHz	405.94 Ω
1	15 kHz	413.97 Ω
2	30 kHz	473.99 Ω
3	50 kHz	851.01 Ω
4	80 kHz	1.5972 k Ω
5	130 kHz	3.1512 k Ω
6	200 kHz	7.5801 k Ω
7	250 kHz	20.1 k Ω

(ข)

รูปที่ 3.8 ผลการวัดผลตอบสนองทางขนาดของวงจรในรูปที่ 3.5 เมื่อแปรค่า g_{m1}

(ก) $g_{m1} = 0.5 \text{ mA/V}$ (ข) $g_{m1} = 2 \text{ mA/V}$ (ค) $g_{m1} = 4 \text{ mA/V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



N	SWP PARAM	VAL
0	5 kHz	324.78 Ω
1	30 kHz	344.04 Ω
2	50 kHz	404.79 Ω
3	80 kHz	706.01 Ω
4	130 kHz	1.303 kΩ
5	200 kHz	2.4265 kΩ
6	300 kHz	6.4846 kΩ
7	400 kHz	41.613 kΩ

(ค)

รูปที่ 3.8 ผลการวัดผลตอบสนองทางขนาดของวงจรในรูปที่ 3.5 เมื่อแปรค่า g_{m1} (ต่อ)

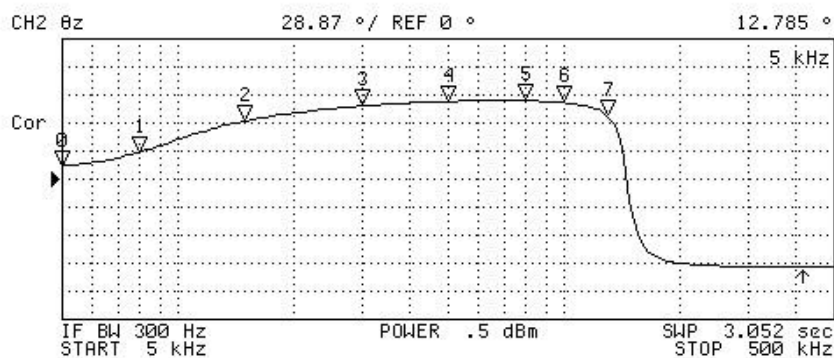
(ก) $g_{m1} = 0.5 \text{ mA/V}$ (ข) $g_{m1} = 2 \text{ mA/V}$ (ค) $g_{m1} = 4 \text{ mA/V}$

ตารางที่ 3.2 รายละเอียดของค่า Z_{in} ที่ได้จากการต่อทดลองด้วยวงจรจริง

I_{B1} (μA)	g_{m1} (mA/V)	Z_{in} (Ω)		ค่าความผิดพลาด (%)
		ผลทางทฤษฎี	ผลการวัด	
25	0.5	2,953.1	3,464.3	17.31
100	2	738.27	851.01	15.27
200	4	369.14	404.79	9.66

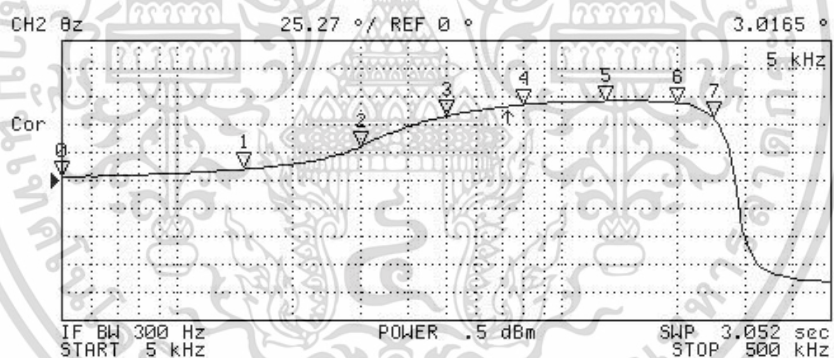
รูปที่ 3.9 แสดงผลการวัดผลตอบสนองทางมุมเฟสของวงจร เมื่อแปรค่า g_{m1} โดยที่ตำแหน่งความถี่ 80 kHz สามารถวัดมุมเฟสได้ประมาณ 81° , 69° , 55° ในขณะที่ค่ามุมเฟสทางทฤษฎีเท่ากับ 90° หรือมีค่าความผิดพลาดประมาณ 10 %, 23.33 % และ 38.89 % ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



N	SWP PARAM	VAL
0	5 kHz	12.785 °
1	8 kHz	27.338 °
2	15 kHz	59.731 °
3	30 kHz	75.184 °
4	50 kHz	79.937 °
5	80 kHz	80.553 °
6	100 kHz	78.858 °
7	130 kHz	65.102 °

(ก)



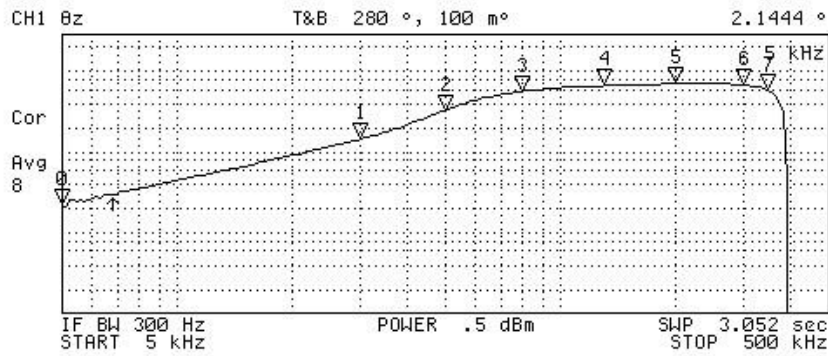
N	SWP PARAM	VAL
0	5 kHz	3.0165 °
1	15 kHz	10.295 °
2	30 kHz	30.274 °
3	50 kHz	58.075 °
4	80 kHz	68.504 °
5	130 kHz	71.833 °
6	200 kHz	70.101 °
7	250 kHz	56.282 °

(ข)

รูปที่ 3.9 ผลการวัดผลตอบสนองทางมุมเฟสของวงจรในรูปที่ 3.5 เมื่อแปรค่า g_{m1}

(ก) $g_{m1} = 0.5 \text{ mA/V}$ (ข) $g_{m1} = 2 \text{ mA/V}$ (ค) $g_{m1} = 4 \text{ mA/V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



N	SWP PARAM	VAL
0	5 kHz	2.1444 °
1	30 kHz	14.082 °
2	50 kHz	31.971 °
3	80 kHz	55.429 °
4	130 kHz	64.861 °
5	200 kHz	68.613 °
6	300 kHz	66.709 °
7	350 kHz	56.165 °

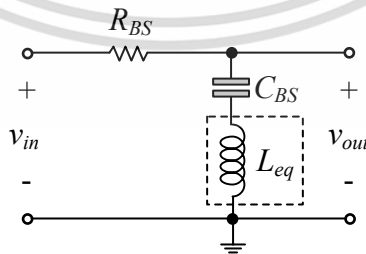
(ค)

รูปที่ 3.9 ผลการวัดผลตอบสนองทางมุมเฟสของวงจรในรูปที่ 3.5 เมื่อแปรค่า g_{m1} (ต่อ)

(ก) $g_{m1} = 0.5 \text{ mA/V}$ (ข) $g_{m1} = 2 \text{ mA/V}$ (ค) $g_{m1} = 4 \text{ mA/V}$

3.6 การประยุกต์ใช้งานของวงจรที่นำเสนอ

หัวข้อนี้นำเสนอการประยุกต์ใช้งานวงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอในรูปที่ 3.1 โดยการสังเคราะห์เป็นวงจรตัดแถบความถี่ (band stop filter, BS) ดังรูปที่ 3.10 เมื่อกำหนดให้ $I_{B1} = I_{B2} = 90 \mu\text{A}$ ($g_{m1} = g_{m2} = 1.5 \text{ mA/V}$) $R_{BS} = 750 \Omega$ และ $C_1 = C_{BS} = 1 \text{ nF}$ ในกรณีนี้จะได้ $L_{eq} = 0.44 \text{ mH}$ ซึ่งพบว่าความถี่กลาง (central frequency) $f_c = 240 \text{ kHz}$ และตัวประกอบคุณภาพ (quality factor) $Q = 0.88$ [ภาคผนวก ง4]

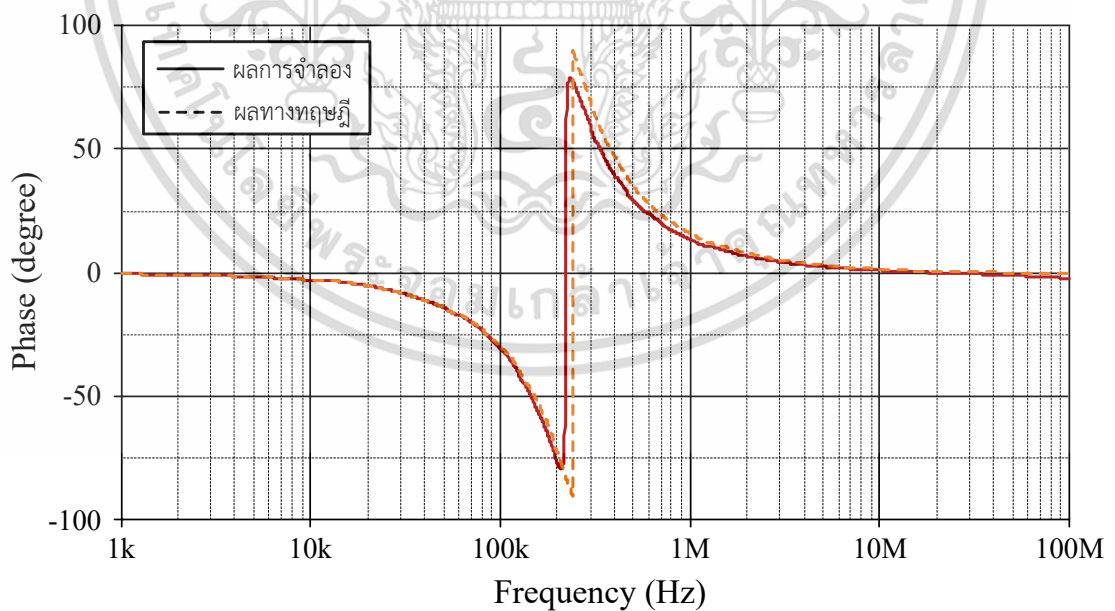


รูปที่ 3.10 วงจรตัดแถบความถี่โดยใช้วงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอในรูปที่ 3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.11 ผลจำลองผลตอบสนองทางขนาดของวงจรตัดแถบความถี่ในรูปที่ 3.10



รูปที่ 3.12 ผลจำลองผลตอบสนองทางมุมเฟสของวงจรตัดแถบความถี่ในรูปที่ 3.10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.7 สรุป

วิทยานิพนธ์ในบทนี้กล่าวถึงการสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียเทียบกราวด์ ซึ่งวงจรดังกล่าวสังเคราะห์ขึ้นโดยใช้วงจร VDBA ซึ่งเป็นอุปกรณ์แอคทีฟหลักจำนวนสองตัว ต่อร่วมกับตัวเก็บประจุเทียบกราวด์จำนวนหนึ่งตัว โดยปราศจากการใช้งานตัวต้านทานพาสซีฟจากภายนอก วงจรเลียนแบบที่สังเคราะห์ขึ้นสามารถปรับค่าความเหนี่ยวนำสมมูลได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการแปรอัตราขยายค่าความนำของวงจร VDBA ทั้งสองตัว อีกทั้งวงจรเลียนแบบที่นำเสนอยังมีการตรวจสอบคุณสมบัติด้วยการจำลองการทำงานโดยใช้โปรแกรม PSPICE และการทดลองด้วยวงจรจริง นอกจากนี้ยังมีการนำเสนอการประยุกต์ใช้งานวงจรดังกล่าวเพื่อสังเคราะห์เป็นวงจรตัดแถบความถี่อีกด้วย ซึ่งวงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียเทียบกราวด์ที่สังเคราะห์ขึ้นมีคุณสมบัติเหมาะสมเป็นไปตามหลักการทางทฤษฎี

3.8 เอกสารอ้างอิงบทที่ 3

- [1] A. Paul and D. Patranabis, "Active simulation of grounded inductors using a single current conveyor", **IEEE Transactions on Circuits and Systems**, vol. 28, no. 2, pp. 164-165, 1981.
- [2] U. Çam, F. Kaçar, O. Çiçekoğlu, H. Kuntman and A. Kuntman, "Novel two OTRA-based grounded immittance simulator topologies", **Analog Integrated Circuits and Signal Processing**, vol. 39, no. 2, pp. 169-175, 2004.
- [3] E. Yuçe, S. Minaei and O. Çiçekoğlu, "A novel grounded inductor realization using a minimum number of active and passive components", **ETRI Journal**, vol. 27, no. 4, pp. 427-432, 2005.
- [4] C. Psychalinos and A. Spanidou, "Current amplifier based grounded and floating inductance simulators", **International Journal of Electronics and Communications (AEÜ)**, vol. 60, no. 2, pp. 168-171, 2006.
- [5] F. Kaçar, "New lossless inductance simulators realization using a minimum active and passive components", **Microelectronics Journal**, vol. 41, no. 2-3, pp.109-113, 2010.
- [6] F. Kaçar and A. Yeşil, "Novel grounded parallel inductance simulators realization using a minimum number of active and passive components", **Microelectronics Journal**, vol. 41, no. 10, pp. 632-638, 2010.
- [7] F. Kaçar and H. Kuntman, "CFOA-based lossless and lossy inductance simulators", **Radioengineering**, vol. 20, no. 3, pp. 627-631, 2011.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [8] B. Metin, "Supplementary inductance simulator topologies employing single DXCCII", **Radioengineering**, vol. 20, no. 3, pp. 614-618, 2011.
- [9] B. Metin, "Canonical inductor simulators with grounded capacitors using DCCII", **International Journal of Electronics**, vol. 99, no. 7, pp. 1027-1035, 2012.
- [10] M. A. Ibrahim, S. Minaei, E. Yuce, N. Herencsar and J. Koton, "Lossy/lossless floating/grounded inductance simulation using one DDCC", **Radioengineering**, vol. 21, no. 1, pp. 3-10, 2012.
- [11] F. Kaçar, A. Yeşil, S. Minaei and H. Kuntman, "Positive/negative lossy/lossless grounded inductance simulators employing single VDCC and only two passive elements", **International Journal of Electronics and Communications (AEÜ)**, vol. 68, no. 1, pp. 73-78, 2014.
- [12] H. Alpaslan and E. Yuce, "Inverting CFOA based lossless and lossy grounded inductor simulators", **Circuits, Systems, and Signal Processing**, vol. 34, no. 10, pp. 3081-3100, 2015.
- [13] J. Jerabek, R. Sotner, R. Prokop, V. Kledrowetz, A. Kartci and U. E. Ayten, "Inductance simulator based on dual controlled CMOS voltage differencing current conveyor", **Proceedings of the 59th International Midwest Symposium on Circuits and Systems (MWSCAS 2016)**, Abu Dhabi, United Arab Emirates, 16-19 October, 2016.
- [14] B. Metin, M. Atasoyu, E. Arslan, N. Herencsar and O. Çiçekoğlu, "A tunable immittance simulator with a voltage differential current conveyor", **Proceedings of the 60th International Midwest Symposium on Circuits and Systems (MWSCAS 2017)**, Boston, MA, USA, 6-9 August, pp. 739-742, 2017.
- [15] S. Siripongdee and W. Jaikla, "Electronically controllable grounded inductance simulators using single commercially available IC : LT1228", **International Journal of Electronics and Communications (AEÜ)**, vol. 76, pp. 1-10, 2017.
- [16] A. K. Singh, P. Kumar and R. Senani, "Electronically tunable grounded/floating inductance simulators using Z-copy CFCCC", **Turkish Journal of Electrical Engineering & Computer Sciences**, vol. 26, no. 2, pp. 1041-1055, 2018.
- [17] D. Biolek, R. Senani, V. Biolková and Z. Kolka, "Active elements for analog signal processing : classification, review, and new proposals", **Radioengineering**, vol. 17, no. 4, pp. 15-32, 2008.

- [18] J. Bajer, D. Biolek, V. Biolkova and Z. Kolka, "Voltage-mode balanced-outputs quadrature oscillator using FB-VDBAs", **Proceedings of the 22nd International Conference on Microelectronics (ICM 2010)**, Cairo, Egypt, 19-22 December, pp. 491-494, 2010.
- [19] R. Sotner, J. Jerabek and N. Herencsar, "Voltage differencing buffered/inverted amplifiers and their applications for signal generation", **Radioengineering**, vol. 22, no. 2, pp. 490-504, 2013.
- [20] F. Kaçar, A. Yeşil and A. Noori, "New cmos realization of voltage differencing buffered amplifier and its biquad filter applications", **Radioengineering**, vol. 21, no. 1, pp. 333-339, 2012.
- [21] A. Güney, E. Alaybeyoğlu and H. Kuntman, "New CMOS realization of Z Copy voltage differencing buffered amplifier and its current-mode filter application", **Proceedings of the 8th International Conference on Design & Technology of Integrated Systems in Nanoscale Era (DTIS 2013)**, Abu Dhabi, United Arab Emirates, 26-28 March, pp. 68-71, 2013.
- [22] N. Khatib and D. Biolek, "New voltage mode universal filter based on promising structure of voltage differencing buffered amplifier", **Proceedings of the 23rd International Conference Radioelektronika (RADIOELEKTRONIKA 2013)**, Pardubice, Czech Republic, 16-17 April, pp. 177-181, 2013.
- [23] W. Tangsrirat, O. Onjan and T. Pukkalanun, "SFG synthesis of general n^{th} -order allpole voltage transfer functions using VDBAs and grounded capacitors", **Proceedings of the 4th Joint International Conference on Information and Communication Technology, Electronic and Electrical Engineering (JICTEE 2014)**, Chiang Rai, Thailand, 5-8 March, pp. 291-294, 2014.
- [24] V. Biolkova, Z. Kolka and D. Biolek, "Fully balanced voltage differencing buffered amplifier and its applications", **Proceedings of the 52nd IEEE International Midwest Symposium on Circuits and Systems**, Cancun, Mexico, 2-5 August, pp. 45-48, 2009.
- [25] O. Channumsin and W. Tangsrirat, "Actively tunable lossless floating inductance simulator using voltage differencing buffered amplifiers", **IAENG International Journal of Computer Science**, vol. 43, no. 4, pp. 469-473, 2016.
- [26] N. Roongmuanpha, S. Unhavanich and W. Tangsrirat, "Active simulation of electronically tunable grounded lossless inductor using voltage differencing

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

inverting buffered amplifiers”, **Proceedings of the 4th International Conference on Engineering, Applied Sciences and Technology (ICEAST 2018)**, Phuket, Thailand, 4-7 July, article number 8434425, 2018.

- [27] Harris semiconductor, “2 MHz, operational transconductance amplifier (OTA)”, **CA3080 datasheet**, November 1996.
- [28] National Semiconductor, “JFET input operational amplifiers”, **LF356 datasheet**, Dec. 2001.
- [29] วรพงศ์ ตั้งศรีรัตน์. การออกแบบและสังเคราะห์วงจรกรองสัญญาณแอนะล็อกและวงจรออสซิลเลเตอร์. กรุงเทพฯ : คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2552.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรม เทียบกราวด์โดยใช้วงจร VDBA

4.1 กล่าวนำ

ปัจจุบันมีงานวิจัยจำนวนมากได้นำเสนอแนวทางในการวิจัยที่เกี่ยวข้องกับการสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำโดยเลือกใช้อุปกรณ์แอคทีฟเข้ามาพัฒนาอย่างแพร่หลาย [1]-[7] ซึ่งมีวัตถุประสงค์เพื่อลดจำนวนอุปกรณ์พาสซีฟในวงจรลง การนำอุปกรณ์แอคทีฟเข้ามาใช้งานจะส่งผลให้พื้นที่ในวงจรโดยรวมมีขนาดเล็กลง จึงเกิดกำลังไฟฟ้าสูญเสียน้อยลงด้วย อีกทั้งการใช้งานอุปกรณ์แอคทีฟบางชนิดยังสามารถปรับแต่งค่าของความเหนี่ยวนำสมมูลของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ และจากการทบทวนงานวิจัยพบว่าค่าความเหนี่ยวนำสมมูลในทางปฏิบัติจะมีการสูญเสียเกิดขึ้น ทำให้ค่าความเหนี่ยวนำมีความคลาดเคลื่อนไปจากค่าในทางทฤษฎี ดังนั้นจึงมีงานวิจัยที่นำเสนอการสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียขึ้น [8]-[13] เพื่อให้ค่าความเหนี่ยวนำสมมูลมีความใกล้เคียงกับค่าทางทฤษฎีมากขึ้น แต่ยังคงพบว่าในงานวิจัย [10] มีการใช้งานอุปกรณ์แอคทีฟมากกว่าสองตัว ในขณะที่งานวิจัย [8]-[13] จำเป็นต้องอาศัยอุปกรณ์พาสซีฟจากภายนอกมากกว่าสองตัวในการสังเคราะห์วงจร นอกจากนี้งานวิจัย [8]-[12] ยังไม่สามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์อีกด้วย

ดังนั้นวิทยานิพนธ์ฉบับนี้จึงนำเสนอการสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมเทียบกราวด์ (grounded lossy series inductance simulator circuit) โดยแบ่งการนำเสนอออกเป็นสองวงจรได้แก่ การสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรม [14]-[15] และการสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจากตัวต้านทานพาสซีฟ [16] วงจรที่นำเสนอทั้งสองสังเคราะห์ขึ้นโดยใช้วงจร VDBA (voltage differencing buffered amplifier) ซึ่งเป็นอุปกรณ์แอคทีฟหลักต่อร่วมกับตัวเก็บประจุเทียบกราวด์ อีกทั้งวงจรที่ปราศจากตัวต้านทานพาสซีฟจากภายนอกยังสามารถปรับค่าความต้านทานสมมูล และค่าความเหนี่ยวนำสมมูลได้อย่างอิสระปราศจากเงื่อนไขในการเท่ากันของอุปกรณ์ (component-matching condition) โดยการปรับอัตราขยายค่าความนำของวงจร VDBA ซึ่งวงจรที่นำเสนอได้มีการทดสอบคุณสมบัติการทำงานผ่านการจำลองผลการทำงานโดยใช้โปรแกรม PSPICE และการต่อทดลองด้วยวงจรจริงเพื่อแสดงให้เห็นถึงคุณสมบัติที่สอดคล้องเป็นไปตามหลักการทางทฤษฎีอีกด้วย

4.2 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่นำเสนอ

รูปที่ 4.1 แสดงวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่นำเสนอ [14]-[15] ซึ่งมีโครงสร้างวงจรที่เรียบง่ายเนื่องจากประกอบด้วยวงจร VDBA จำนวนหนึ่งตัวต่อร่วมกับตัวต้านทานและตัวเก็บประจุอย่างละหนึ่งตัว เมื่อวิเคราะห์ห้วงจรโดยอาศัยคุณสมบัติของวงจร VDBA โดยใช้สมการ (2.1) จะได้อิมพีแดนซ์อินพุต (input impedance, Z_{in}) ของวงจรดังนี้ [ภาคผนวก จ1]

$$Z_{in} = R_{eq} + sL_{eq} = \frac{1}{g_m} + s \left(\frac{R_1 C_1}{g_m} \right) \quad (4.1)$$

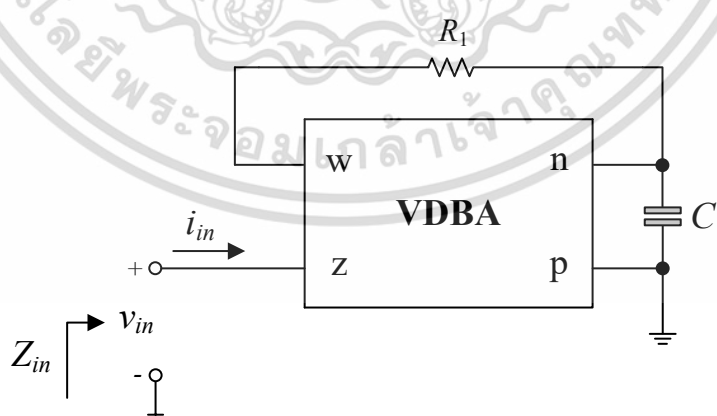
โดยที่ R_{eq} คือค่าความต้านทานสมมูล (equivalent resistance) และ L_{eq} คือค่าความเหนี่ยวนำสมมูล (equivalent inductance) ที่สังเคราะห์ขึ้น หรือ

$$R_{eq} = \frac{1}{g_m} \quad (4.2)$$

และ

$$L_{eq} = \frac{R_1 C_1}{g_m} \quad (4.3)$$

สมการข้างต้นแสดงให้เห็นว่าวงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ผ่านการควบคุมอัตราขยายค่าความนำของวงจร VDBA ซึ่งสามารถกระทำได้โดยการปรับค่าความต้านทานสมมูลเป็นลำดับแรก จากนั้นจึงทำการปรับค่าความเหนี่ยวนำสมมูลเพื่อให้มีค่าเป็นไปตามที่ต้องการ



รูปที่ 4.1 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่นำเสนอ

4.3 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจากตัวต้านทานพาสซีฟที่นำเสนอ

รูปที่ 4.2 แสดงวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจากตัวต้านทานพาสซีฟที่นำเสนอ [16] ซึ่งประกอบไปด้วยวงจร VDBA จำนวนสองตัวต่อร่วมกับตัวเก็บประจุเทียบกราวด์จำนวนหนึ่งตัว เมื่อวิเคราะห์คุณสมบัติของวงจรจะได้ค่าอิมพีแดนซ์อินพุตดังนี้ [ภาคผนวก ฉ1]

$$Z_{in} = R_{eq} + sL_{eq} = \frac{1}{g_{m1}} + s\left(\frac{C_1}{g_{m1}g_{m2}}\right) \quad (4.4)$$

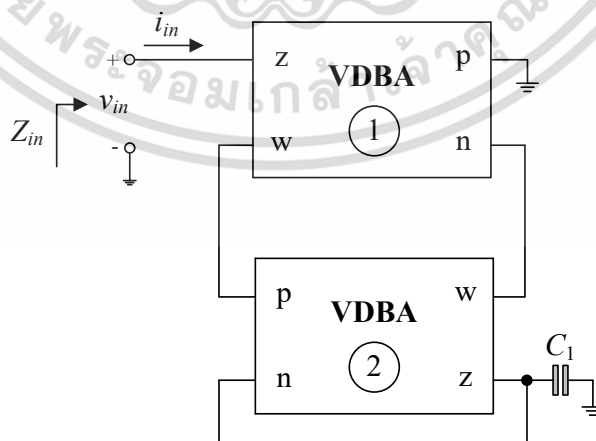
โดยที่ค่าความต้านทานสมมูล และค่าความเหนี่ยวนำสมมูลที่สังเคราะห์ขึ้นมีค่าเท่ากับ

$$R_{eq} = \frac{1}{g_{m1}} \quad (4.5)$$

และ

$$L_{eq} = \frac{C_1}{g_{m1}g_{m2}} \quad (4.6)$$

เมื่อ g_{mi} ($i = 1, 2$) คืออัตราขยายค่าความนำของวงจร VDBA ตัวที่ i ดังนั้นสมการ (4.5) และ (4.6) แสดงให้เห็นว่าวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่นำเสนอ สามารถปรับค่าองค์ประกอบทั้งสองได้อย่างอิสระด้วยวิธีการทางอิเล็กทรอนิกส์โดยปราศจากเงื่อนไขการเท่ากันของอุปกรณ์ในวงจร โดย R_{eq} สามารถแปรค่าได้จาก g_{m1} ในขณะที่ L_{eq} สามารถแปรค่าได้จาก g_{m1} และ/หรือ g_{m2} ของวงจร VDBA ทั้งสองตัว



รูปที่ 4.2 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจากตัวต้านทานพาสซีฟที่นำเสนอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 การวิเคราะห์สมรรถนะของวงจรเลียนแบบตัวเหนี่ยวนำในทางปฏิบัติ

หัวข้อนี้แสดงการวิเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่นำเสนอในรูปที่ 4.1 และ 4.2 โดยอาศัยคุณสมบัติของวงจร VDBA ในทางปฏิบัติซึ่งมีรายละเอียดดังนี้

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ \alpha_i g_{mi} & -\alpha_i g_{mi} & 0 & 0 \\ 0 & 0 & \beta_i & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_w \end{bmatrix} \quad (4.7)$$

เมื่อ α_i คือ ความเป็ยงเบนในการส่งผ่านอัตราขยายค่าความนำจากขั้ว p และขั้ว n ไปยังขั้ว z ในขณะที่ β_i คือ ความผิดพลาดในการส่งผ่านแรงดันจากขั้ว z ไปยังขั้ว w ของวงจร VDBA ตัวที่ i

4.4.1 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรม

เมื่อวิเคราะห์วงจรในรูปที่ 4.1 อีกครั้งโดยอาศัยสมการ (4.7) จะได้ค่าอิมพีแดนซ์อินพุตในกรณีนี้เท่ากับ [ภาคผนวก จ2]

$$Z_{in} = R_{eq} + sL_{eq} = \frac{1}{\alpha\beta g_m} + s \left(\frac{R_1 C_1}{\alpha\beta g_m} \right) \quad (4.8)$$

โดยที่

$$R_{eq} = \frac{1}{\alpha\beta g_m} \quad (4.9)$$

และ

$$L_{eq} = \frac{R_1 C_1}{\alpha\beta g_m} \quad (4.10)$$

ค่าความไว (sensitivity) ของ R_{eq} และ L_{eq} ต่อการเป็ยงเบนค่าอุปกรณ์ในวงจร ซึ่งวิเคราะห์จากสมการ (4.9) และ (4.10) พบว่ามีค่าเท่ากับ [ภาคผนวก จ3]

$$S_{\alpha}^{R_{eq}} = S_{\beta}^{R_{eq}} = S_{g_m}^{R_{eq}} = -1 \quad (4.11)$$

$$S_{\alpha}^{L_{eq}} = S_{\beta}^{L_{eq}} = S_{g_m}^{L_{eq}} = -1 \quad (4.12)$$

$$S_{R_1}^{R_{eq}} = S_{C_1}^{R_{eq}} = 0 \quad (4.13)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ
$$S_{R_1}^{L_{eq}} = S_{C_1}^{L_{eq}} = 1 \quad (4.14)$$

4.4.2 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจากตัวต้านทาน

ในทำนองเดียวกันเมื่อทำการวิเคราะห์คุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำในรูปที่ 4.2 โดยอาศัยคุณสมบัติของวงจร VDBA ในทางปฏิบัติดังสมการ (4.7) จะพบว่าอิมพีแดนซ์อินพุตของวงจรมีค่าเท่ากับ [ภาคผนวก ฉ2]

$$Z_{in} = R_{eq} + sL_{eq} = \frac{1}{\alpha_1\beta_1\beta_2g_{m1}} + s\left(\frac{C_1}{\alpha_1\alpha_2\beta_1\beta_2g_{m1}g_{m2}}\right) \quad (4.15)$$

กรณีนี้จะได้

$$R_{eq} = \frac{1}{\alpha_1\beta_1\beta_2g_{m1}} \quad (4.16)$$

และ

$$L_{eq} = \frac{C_1}{\alpha_1\alpha_2\beta_1\beta_2g_{m1}g_{m2}} \quad (4.17)$$

การวิเคราะห์ค่าความไวของ R_{eq} และ L_{eq} ต่อการเบี่ยงเบนค่าอุปกรณ์แอคทีฟและพาสซีฟในวงจรจะได้ [ภาคผนวก ฉ3]

$$S_{\alpha_1}^{R_{eq}} = S_{\beta_1}^{R_{eq}} = S_{\beta_2}^{R_{eq}} = S_{g_{m1}}^{R_{eq}} = -1 \quad (4.18)$$

$$S_{\alpha_1}^{L_{eq}} = S_{\alpha_2}^{L_{eq}} = S_{\beta_1}^{L_{eq}} = S_{\beta_2}^{L_{eq}} = S_{g_{m1}}^{L_{eq}} = S_{g_{m2}}^{L_{eq}} = -1 \quad (4.19)$$

$$S_{\alpha_2}^{R_{eq}} = S_{g_{m2}}^{R_{eq}} = 0 \quad (4.20)$$

และ
$$S_{C_1}^{L_{eq}} = 1 \quad (4.21)$$

สมการ (4.11) ถึง (4.14) และสมการ (4.18) ถึง (4.21) พบว่าค่าความไวทั้งหมดมีขนาดไม่เกินหนึ่ง แสดงให้เห็นว่าวงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอทั้งสองวงจรมีคุณสมบัติค่าความไวต่อการเบี่ยงเบนค่าอุปกรณ์แอคทีฟ และพาสซีฟในวงจรที่ต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

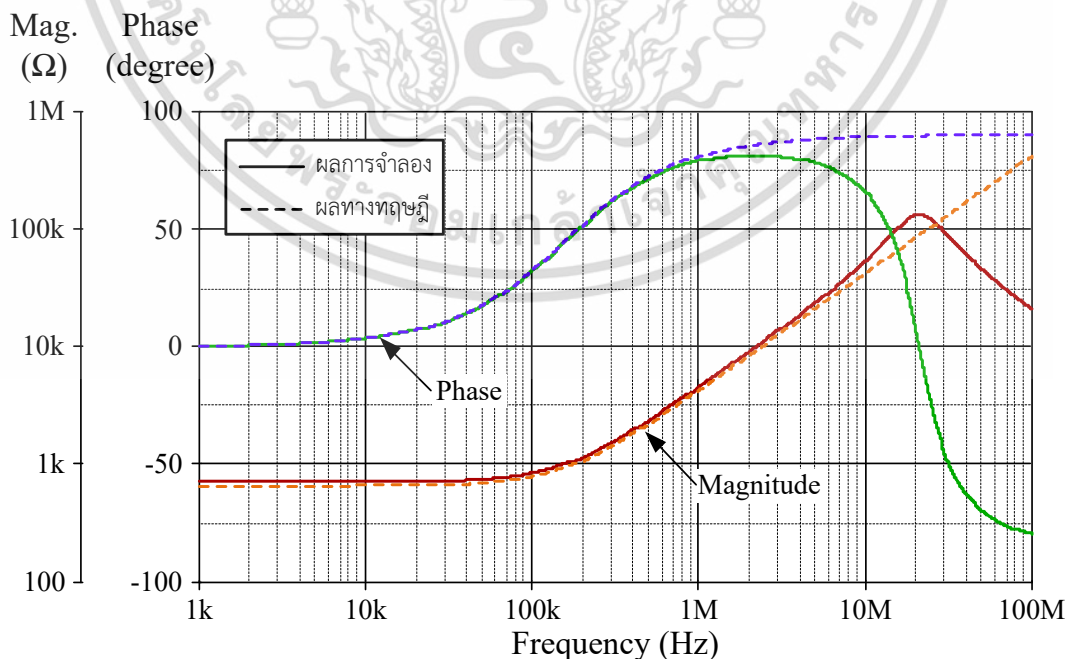
4.5 ผลการจำลองการทำงานของวงจร

หัวข้อนี้นำเสนอคุณสมบัติในการทำงานของวงจรเลียนแบบตัวเหนี่ยวนำในรูปที่ 4.1 และ 4.2 ด้วยการจำลองการทำงานของวงจรผ่านโปรแกรม PSPICE ภายใต้เทคโนโลยีแบบ $0.25 \mu\text{m}$ CMOS เพื่อเป็นการยืนยันคุณสมบัติการทำงานที่มีสอดคล้องกับผลลัพธ์ในทางทฤษฎี

4.5.1 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรม

สำหรับการจำลองผลการการทำงานของวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมในรูปที่ 4.1 จะกำหนดให้ $V^+ = V^- = 0.75 \text{ V}$ $v_{in} = 50 \text{ mV(peak)}$ $R_1 = 1 \text{ k}\Omega$ $C_1 = 1 \text{ nF}$ และ $I_B = 90 \mu\text{A}$ ($g_m = 1.5 \text{ mA/V}$) ทำให้ได้ $R_{eq} = 666.5 \Omega$ และ $L_{eq} = 0.67 \text{ mH}$ รูปที่ 4.3 แสดงผลการจำลองผลตอบสนองทางความถี่ของวงจรในรูปที่ 4.1 ซึ่งพบว่าในช่วงความถี่ระหว่าง 1 kHz ถึง 10 MHz วงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอมีการทำงานเป็นไปตามหลักการทางทฤษฎีโดยมีค่าความผิดพลาดไม่เกิน 10% โดยเมื่อความถี่มากกว่า 10 MHz ขึ้นไปวงจรเลียนแบบตัวเหนี่ยวนำจะได้รับผลกระทบจากช่วงแบนด์วิธในการทำงานของวงจร VDBA ซึ่งมีช่วงการทำงานอยู่ระหว่าง 1 kHz ถึง 100 MHz ดังแสดงในรูปที่ 2.12 และอุปกรณ์พาสซีฟจากภายนอก ส่งผลให้ผลการการทำงานมีความผิดเพี้ยนไปจากทฤษฎี

รูปที่ 4.4 แสดงผลตอบสนองทางเวลาของวงจรที่นำเสนอในรูปที่ 4.1 โดยการป้อนสัญญาณแรงดันอินพุตขนาด 50 mV ที่ความถี่เท่ากับ 500 kHz พบว่า v_{in} จะมีมุมเฟสหน้า i_{in} อยู่ประมาณ 71.51° ในขณะที่ผลการคำนวณทางทฤษฎีมีค่าเท่ากับ $\tan^{-1}(\omega L_{eq}/R_{eq}) = 72.43^\circ$ [17] หรือคิดเป็นค่าความผิดพลาดเท่ากับ 1.27%



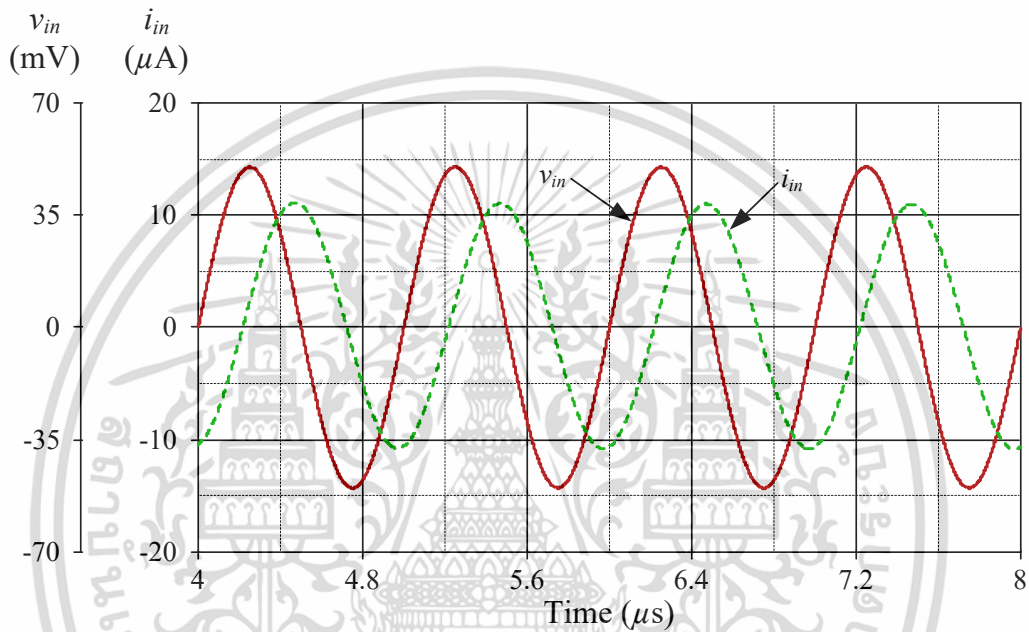
รูปที่ 4.3 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 4.1

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี การนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตถือว่าผิดกฎหมาย

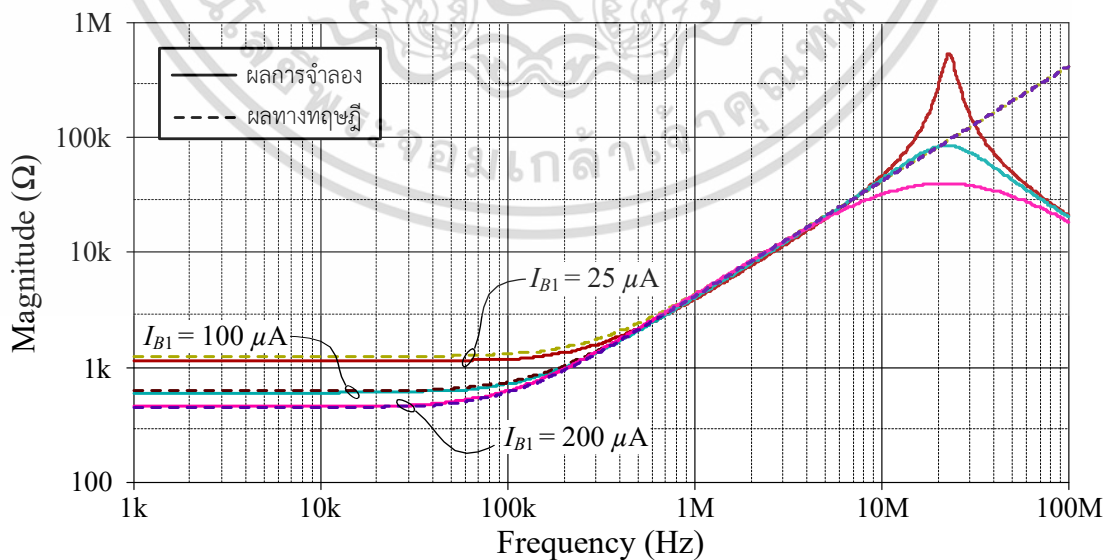
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.5 แสดงผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 4.1 เมื่อกำหนดให้ $v_{in} = 50 \text{ mV}$ และ $C_1 = 1 \text{ nF}$ เพื่อให้ได้ $L_{eq} = 0.67 \text{ mH}$ และทำการแปรค่า I_B และ R_1 เป็นสามค่า ดังมีรายละเอียดที่แสดงในตารางที่ 4.1

รูปที่ 4.6 แสดงผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 4.1 เมื่อกำหนดให้ $v_{in} = 50 \text{ mV}$ $C_1 = 1 \text{ nF}$ และ $I_B = 90 \mu\text{A}$ ($g_m = 1.5 \text{ mA/V}$) เพื่อให้ได้ $R_{eq} = 666.5 \Omega$ จากนั้นทำการแปรค่า R_1 เป็น 500Ω , $1.5 \text{ k}\Omega$, $3 \text{ k}\Omega$ ส่งผลให้ได้ $L_{eq} = 0.33 \text{ mH}$, 0.99 mH , 1.99 mH ตามลำดับ

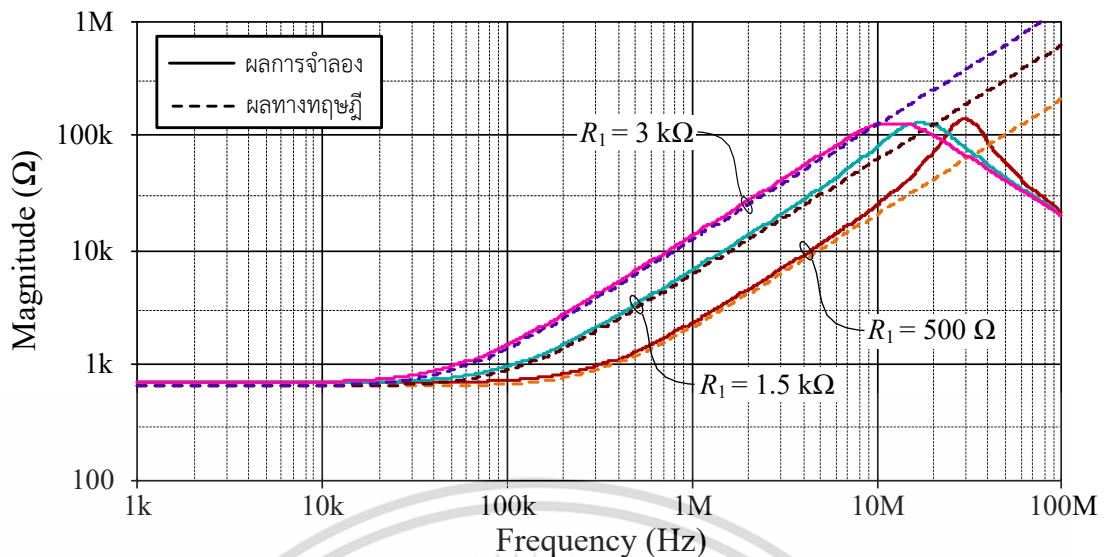


รูปที่ 4.4 ผลการจำลองผลตอบสนองทางเวลาของวงจรที่นำเสนอในรูปที่ 4.1



รูปที่ 4.5 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 4.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ... เมื่อแปรค่า R_{eq} ในขณะที่ L_{eq} มีค่าคงที่... ไม่ว่าการมีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 4.1

เมื่อแปรค่า L_{eq} ในขณะที่ R_{eq} มีค่าคงที่

ตารางที่ 4.1 รายละเอียดการแปรค่า I_B และ R_1 ของวงจรที่นำเสนอในรูปที่ 4.1

I_B (μA)	R_1 (k Ω)	g_m (mA/V)		R_{eq} (k Ω)	
		ผลทางทฤษฎี	ผลการจำลอง	ผลทางทฤษฎี	ผลการจำลอง
25	0.53	0.79	0.37	1.27	2.7
100	1.06	1.58	1.5	0.63	0.67
200	1.5	2.24	2.16	0.45	0.46

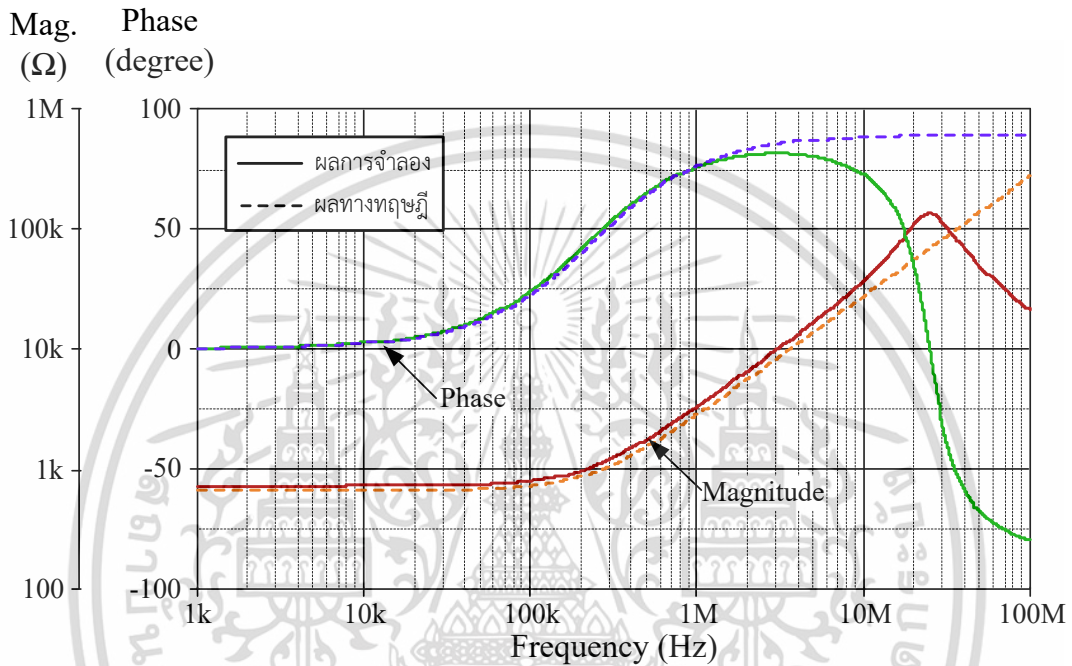
4.5.2 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจากตัวต้านทาน

รูปที่ 4.7 แสดงผลการจำลองการทำงานของวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจากตัวต้านทานในรูปที่ 4.2 เมื่อกำหนดให้ $V_+ = V_- = 0.75 \text{ V}$ $v_{in} = 50 \text{ mV}$ (peak) $C_1 = 1 \text{ nF}$ และ $I_{B1} = I_{B2} = 90 \mu\text{A}$ ($g_{m1} = g_{m2} = 1.5 \text{ mA/V}$) ดังนั้นจะได้ $R_{eq} = 666.5 \Omega$ และ $L_{eq} = 0.44 \text{ mH}$ ผลการจำลองพบว่าวงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอสามารถทำงานได้โดยมีค่าความผิดพลาดไม่เกิน 10% เมื่อเปรียบเทียบกับค่าคำนวณทางทฤษฎีในช่วงความถี่ระหว่าง 1 kHz ถึง 10 MHz หลังจากนั้นวงจรเลียนแบบตัวเหนี่ยวนำจะมีการทำงานที่ผิดเพี้ยนไปเนื่องจากช่วงแบนด์วิธในการทำงานของวงจร VDBA ในลักษณะเดียวกับผลการจำลองในรูปที่ 4.3 และเมื่อตรวจสอบคุณสมบัติทางเวลาของวงจรโดยการป้อนสัญญาณอินพุตขนาด 50 mV ที่ความถี่เท่ากับ 500 kHz จะได้ผลการจำลองดังรูปที่ 4.8 ซึ่งพบว่า v_{in} จะมีมุมเฟสหน้า i_{in} อยู่ประมาณ 65.17° ซึ่งใกล้เคียงกับผลทางทฤษฎีคือ $\tan^{-1}(\omega L_{eq}/R_{eq}) = 64.26^\circ$ [17] โดยที่มีค่าความผิดพลาดประมาณ 1.41% ส่วนรูปที่ 4.9 แสดงผลการจำลองผลตอบสนองทางความถี่ของวงจรเมื่อแปรค่า

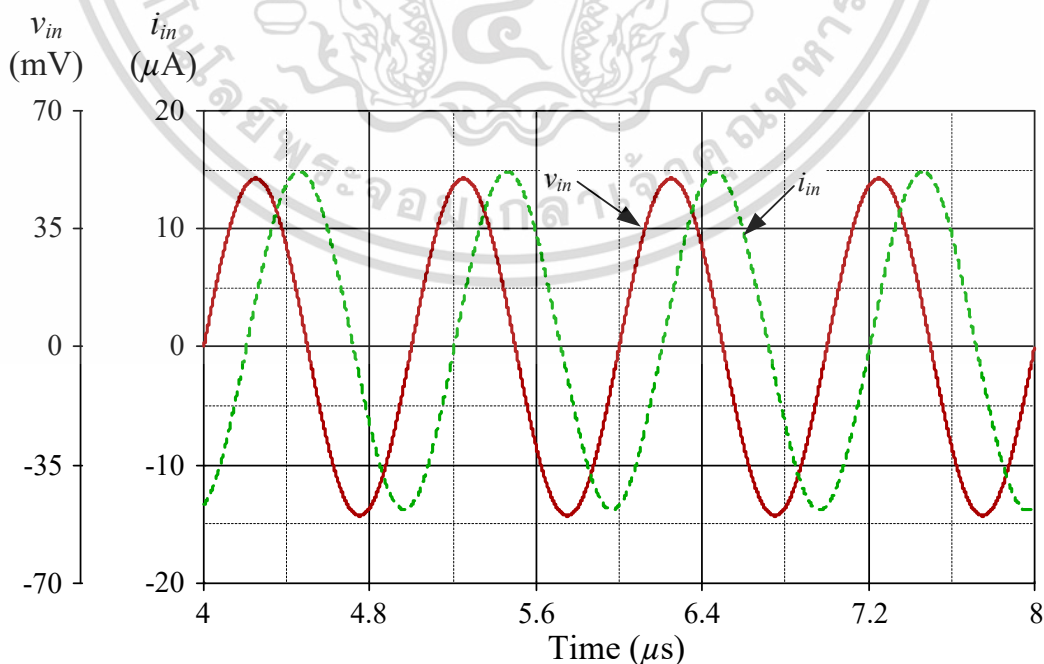
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

I_{B1} สามค่าโดยกำหนดให้ $v_{in} = 50 \text{ mV}$ $C_1 = 1 \text{ nF}$ และ $I_{B2} = 90 \text{ }\mu\text{A}$ ($g_{m2} = 1.5 \text{ mA/V}$) โดยรายละเอียดการแปรค่า I_{B1} แสดงได้ดังตารางที่ 4.2

รูปที่ 4.10 แสดงผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 4.2 เมื่อแปรค่า I_{B2} เป็น $25 \text{ }\mu\text{A}$, $100 \text{ }\mu\text{A}$, $200 \text{ }\mu\text{A}$ โดยกำหนดให้ $v_{in} = 50 \text{ mV}$ $C_1 = 1 \text{ nF}$ และ $I_{B1} = 90 \text{ }\mu\text{A}$ ($g_{m1} = 1.5 \text{ mA/V}$) ซึ่งจะได้ R_{eq} มีค่าคงที่เท่ากับ $666.5 \text{ }\Omega$ ในขณะที่ L_{eq} แปรค่าเป็น 0.84 mH , 0.42 mH , 0.3 mH ตามลำดับ

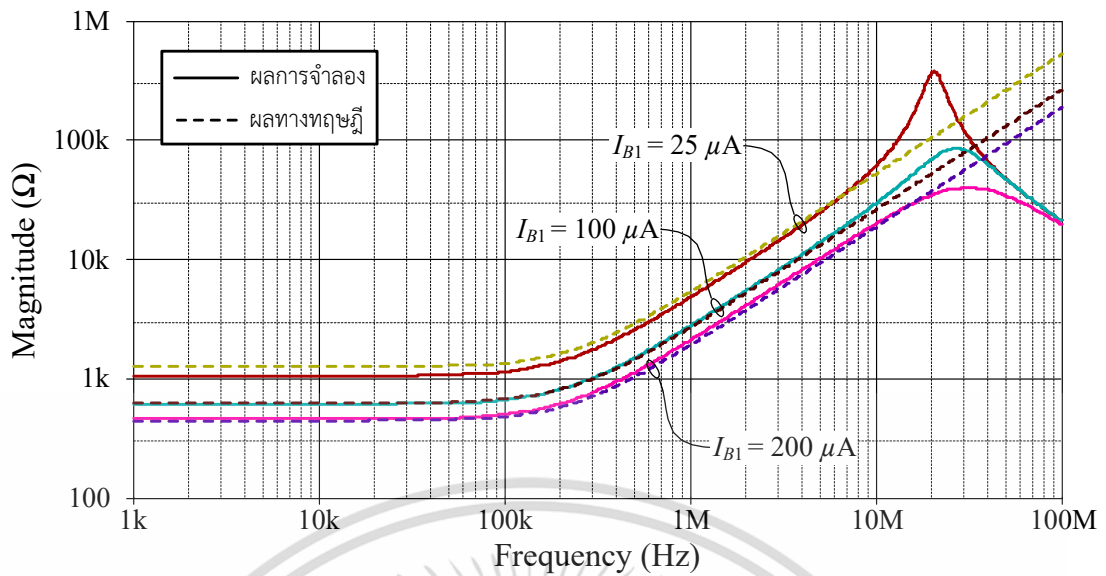


รูปที่ 4.7 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 4.2

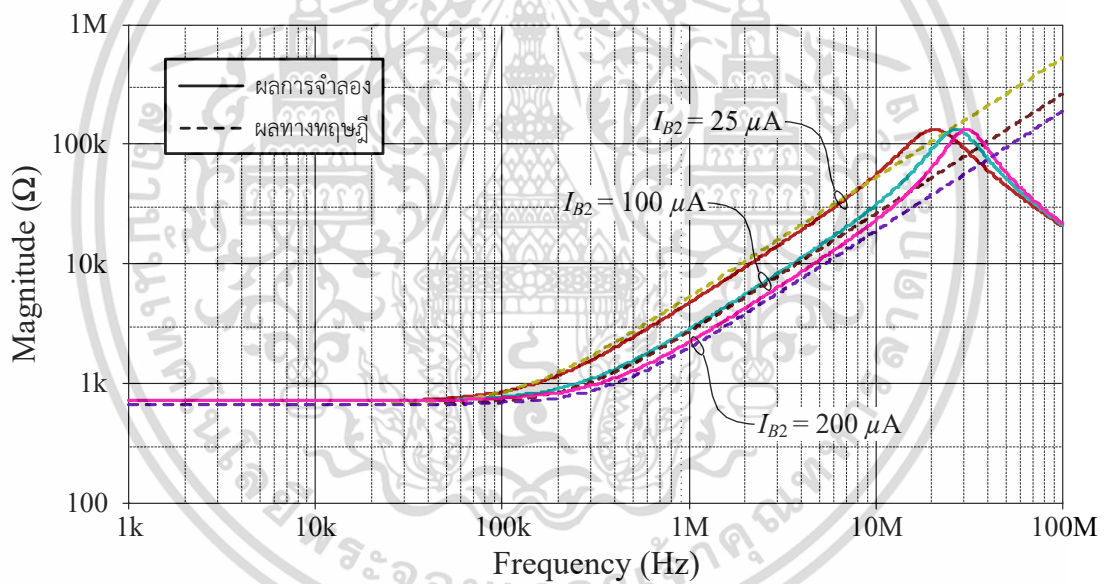


รูปที่ 4.8 ผลการจำลองผลตอบสนองทางเวลาของวงจรที่นำเสนอในรูปที่ 4.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.9 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 4.2 เมื่อแปรค่า I_{B1}



รูปที่ 4.10 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 4.2 เมื่อแปรค่า I_{B2}

ตารางที่ 4.2 รายละเอียดการแปรค่า I_{B1} ของวงจรที่นำเสนอในรูปที่ 4.2

I_{B1} (μA)	g_{m1} (mA/V)		R_{eq} (k Ω)		L_{eq} (mH)	
	ผลทาง ทฤษฎี	ผลการ จำลอง	ผลทาง ทฤษฎี	ผลการ จำลอง	ผลทาง ทฤษฎี	ผลการ จำลอง
25	0.79	0.37	1.26	2.7	0.84	1.8
100	1.58	1.5	0.63	0.67	0.42	0.44
200	2.24	2.16	0.45	0.46	0.3	0.31

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

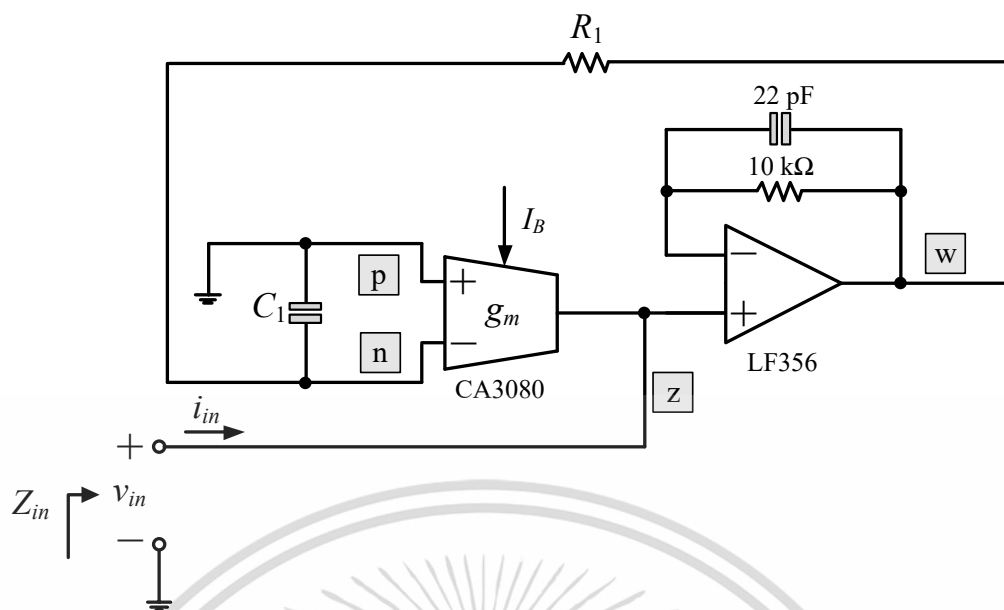
4.6 ผลการทดลองด้วยวงจรจริง

นอกจากการตรวจสอบคุณสมบัติของวงจรถ่ายแบบตัวเหนี่ยวนำที่นำเสนอในรูปที่ 4.1 และ 4.2 โดยการจำลองผลการทำงานด้วยโปรแกรม PSPICE แล้ว ในหัวข้อนี้จึงได้ทำการทดสอบคุณสมบัติการทำงานโดยการทดลองด้วยวงจรจริง ในการทดลองด้วยวงจรจริงได้มีการเลือกใช้ไอซีเบอร์ CA3080 ต่อร่วมกับเบอร์ LF356 เพื่อสังเคราะห์เป็นวงจร VDBA จากนั้นจึงต่อร่วมกับอุปกรณ์พาสซีฟอื่นๆ เพื่อให้มีคุณสมบัติในการทำงานต่างๆ เสมือนวงจรถ่ายแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมทั้งในรูปแบบที่อาศัยตัวต้านทานพาสซีฟ และปราศจากตัวต้านทานพาสซีฟจากภายนอก

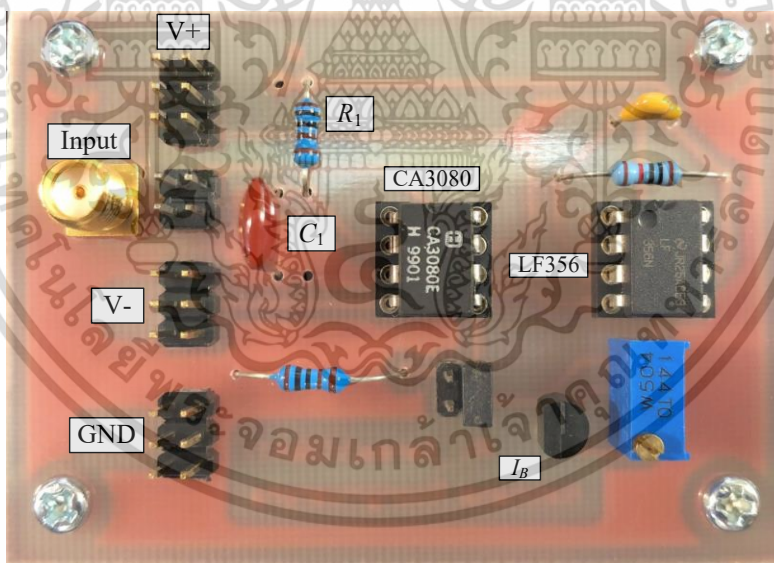
4.6.1 วงจรถ่ายแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรม

รูปที่ 4.11 แสดงการออกแบบวงจรถ่ายจริงที่ใช้ในการทดลองเป็นวงจรถ่ายแบบตัวเหนี่ยวนำที่นำเสนอ และรูปที่ 4.12 แสดงภาพถ่ายวงจรถ่ายบนแผ่นวงจรถ่ายเพื่อใช้ในการทดลอง ซึ่งวงจรถ่ายที่ออกแบบประกอบไปด้วยไอซีเบอร์ CA3080 [18] และ LF356 [19] ต่อร่วมกับอุปกรณ์พาสซีฟ R_1 และ C_1 นอกจากนี้ยังมีการต่อตัวต้านทานขนาด $10\text{ k}\Omega$ และตัวเก็บประจุขนาด 22 pF เพื่อกรองสัญญาณความถี่สูงที่ไม่ต้องการออกไปอีกด้วย รูปที่ 4.13 แสดงผลการวัดผลตอบสนองทางขนาดของวงจรถ่ายแบบตัวเหนี่ยวนำในรูปที่ 4.11 เมื่อกำหนดให้ $g_m \cong 1\text{ mA/V}$ ($I_B \cong 50\text{ }\mu\text{A}$) $R_1 = 1\text{ k}\Omega$ $C_1 = 4.7\text{ nF}$ และ $\pm V = 5\text{ V}$ ในกรณีนี้จะได้ $R_{eq} = 1\text{ k}\Omega$ และ $L_{eq} = 4.7\text{ mH}$ และเมื่อพิจารณาที่ความถี่เท่ากับ 4 kHz , 50 kHz และ 200 kHz พบว่าวงจรมีค่า $Z_{in} = 717.37\text{ }\Omega$, $2.86\text{ k}\Omega$ และ $84.6\text{ k}\Omega$ ในขณะที่มุมเฟสมีค่าเท่ากับ -4.63° , 62.9° และ -30.26° ตามลำดับ

รูปที่ 4.14 แสดงผลการวัดผลตอบสนองทางขนาดของวงจรถ่ายในรูปที่ 4.11 เมื่อแปรค่า g_m โดยกำหนดให้ $C_1 = 4.7\text{ nF}$ จากนั้นแปรค่า g_m เป็น 0.5 mA/V , 2 mA/V , 4 mA/V ซึ่งจะได้ $R_{eq} = 2\text{ k}\Omega$, $500\text{ }\Omega$, $250\text{ }\Omega$ ในขณะที่ $L_{eq} = 9.4\text{ mH}$, 2.35 mH , 1.175 mH ตามลำดับ อีกทั้งยังได้ตรวจค่าความผิดพลาดที่ตำแหน่งความถี่เท่ากับ 50 kHz ซึ่งสรุปได้ดังตารางที่ 4.3 ในขณะที่ผลการวัดผลตอบสนองทางมุมเฟสของวงจรถ่ายในรูปที่ 4.11 แสดงดังรูปที่ 4.15 เมื่อแปรค่า g_m เป็น 0.5 mA/V , 2 mA/V , 4 mA/V ซึ่งที่ความถี่เท่ากับ 50 kHz วงจรมีมุมเฟสอยู่ที่ประมาณ 46° , 33° , 18° ตามลำดับ โดยค่าในทางทฤษฎีจะมีค่าเท่ากับ 56°

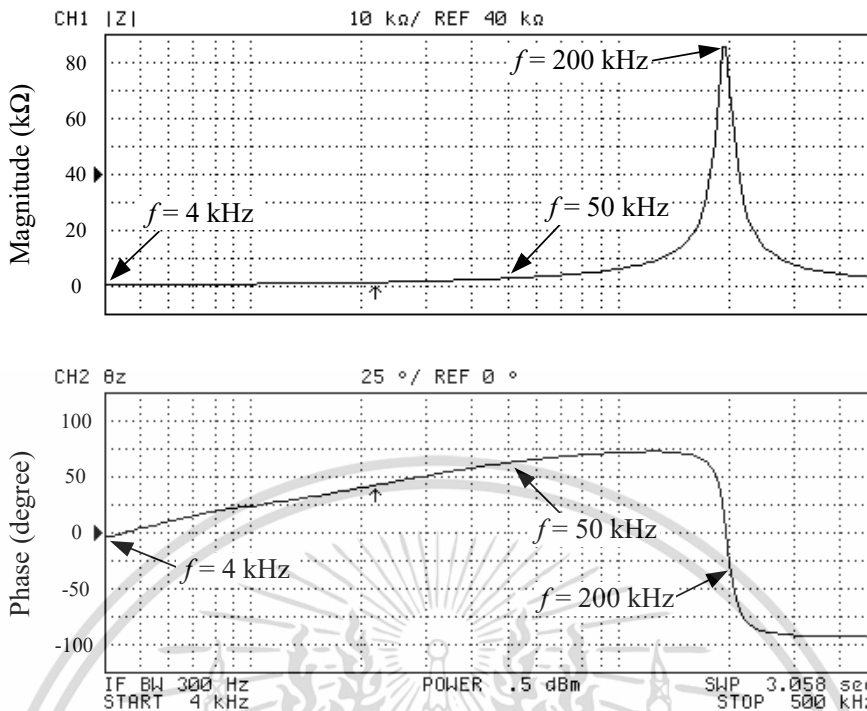


รูปที่ 4.11 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรม
ที่ออกแบบเพื่อใช้ในการต่อทดลอง

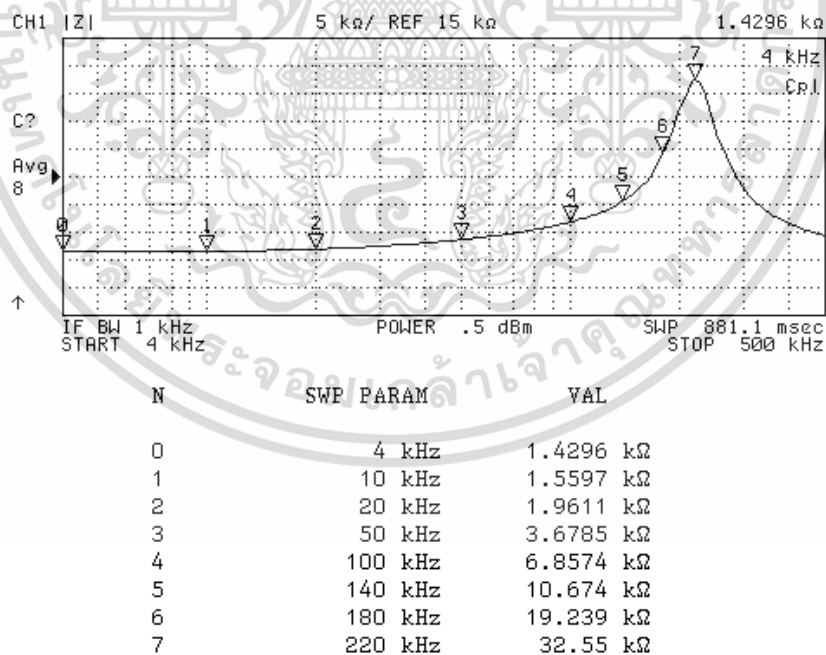


รูปที่ 4.12 ภาพถ่ายวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรม
บนแผ่นวงจรพิมพ์เพื่อใช้ในการต่อทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.13 ผลการวัดผลตอบสนองทางความถี่ของวงจรในรูปที่ 4.11 เมื่อ $g_m = 1 \text{ mA/V}$

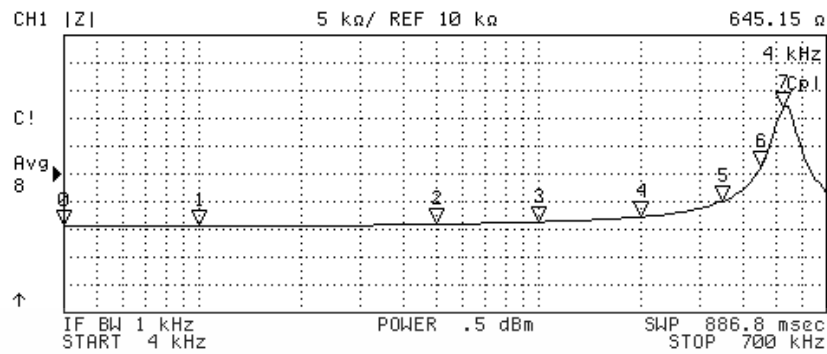


(ก)

รูปที่ 4.14 ผลการวัดผลตอบสนองทางขนาดของวงจรในรูปที่ 4.11 เมื่อแปรค่า g_m

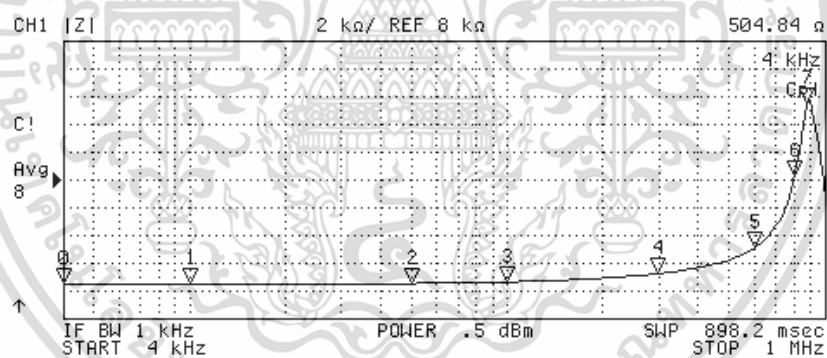
(ก) $g_m = 0.5 \text{ mA/V}$ (ข) $g_m = 2 \text{ mA/V}$ (ค) $g_m = 4 \text{ mA/V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



N	SWP PARAM	VAL
0	4 kHz	645.15 Ω
1	10 kHz	663.28 Ω
2	50 kHz	929.02 Ω
3	100 kHz	1.3584 k Ω
4	200 kHz	2.261 k Ω
5	350 kHz	5.1125 k Ω
6	450 kHz	11.153 k Ω
7	520 kHz	21.828 k Ω

(ข)



N	SWP PARAM	VAL
0	4 kHz	504.84 Ω
1	10 kHz	512.59 Ω
2	50 kHz	558.3 Ω
3	100 kHz	669.32 Ω
4	300 kHz	1.2786 k Ω
5	600 kHz	3.1219 k Ω
6	800 kHz	8.2477 k Ω
7	880 kHz	13.543 k Ω

(ค)

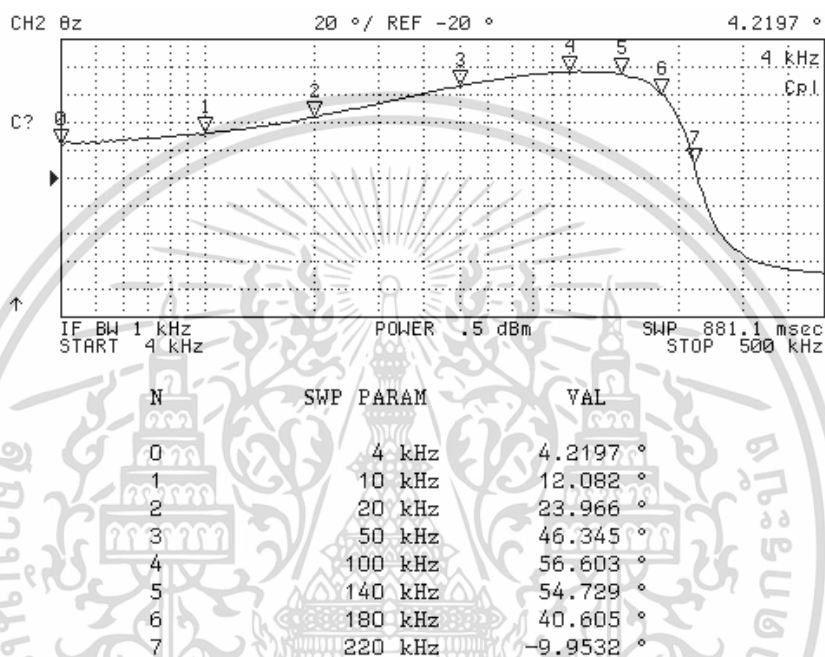
รูปที่ 4.14 ผลการวัดผลตอบสนองทางขนาดของวงจรในรูปที่ 4.11 เมื่อแปรค่า g_m (ต่อ)

(ก) $g_m = 0.5 \text{ mA/V}$ (ข) $g_m = 2 \text{ mA/V}$ (ค) $g_m = 4 \text{ mA/V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.3 รายละเอียดของค่า Z_{in} ที่ได้จากการต่อทดลองในรูปที่ 4.12

I_B (μA)	g_m (mA/V)	Z_{in} ($\text{k}\Omega$)		ค่าความผิดพลาด (%)
		ผลทางทฤษฎี	ผลการวัด	
25	0.5	3.567	3.679	3.14
100	2	0.892	0.929	4.15
200	4	0.446	0.558	25.11



(ก)

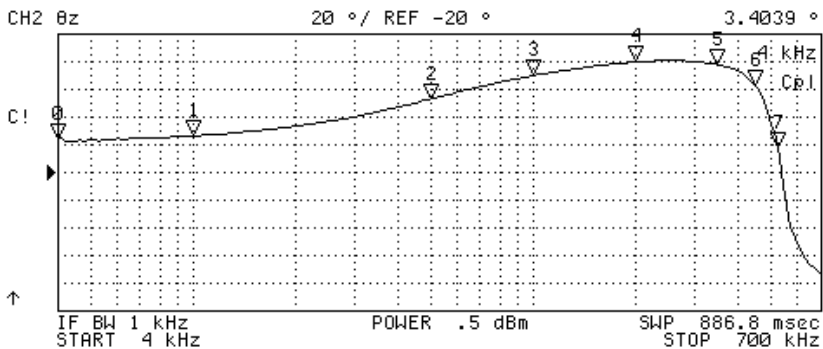
รูปที่ 4.15 ผลการวัดผลตอบสนองทางมุมเฟสของวงจรในรูปที่ 4.11 เมื่อแปรค่า g_m

(ก) $g_m = 0.5 \text{ mA/V}$

(ข) $g_m = 2 \text{ mA/V}$

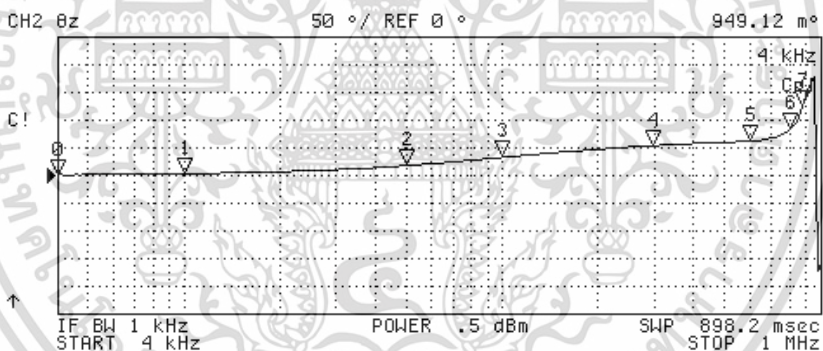
(ค) $g_m = 4 \text{ mA/V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



N	SWP PARAM	VAL
0	4 kHz	3.4039 °
1	10 kHz	6.6585 °
2	50 kHz	32.943 °
3	100 kHz	50.012 °
4	200 kHz	59.832 °
5	350 kHz	58.014 °
6	450 kHz	42.864 °
7	520 kHz	-2.9055 °

(ข)



N	SWP PARAM	VAL
0	4 kHz	949.12 m°
1	10 kHz	3.5451 °
2	50 kHz	18.032 °
3	100 kHz	32.929 °
4	300 kHz	54.182 °
5	600 kHz	62.301 °
6	800 kHz	83.46 °
7	880 kHz	125.49 °

(ค)

รูปที่ 4.15 ผลการวัดผลตอบสนองทางมุมเฟสของวงจรรูปที่ 4.11 เมื่อแปรค่า g_m (ต่อ)

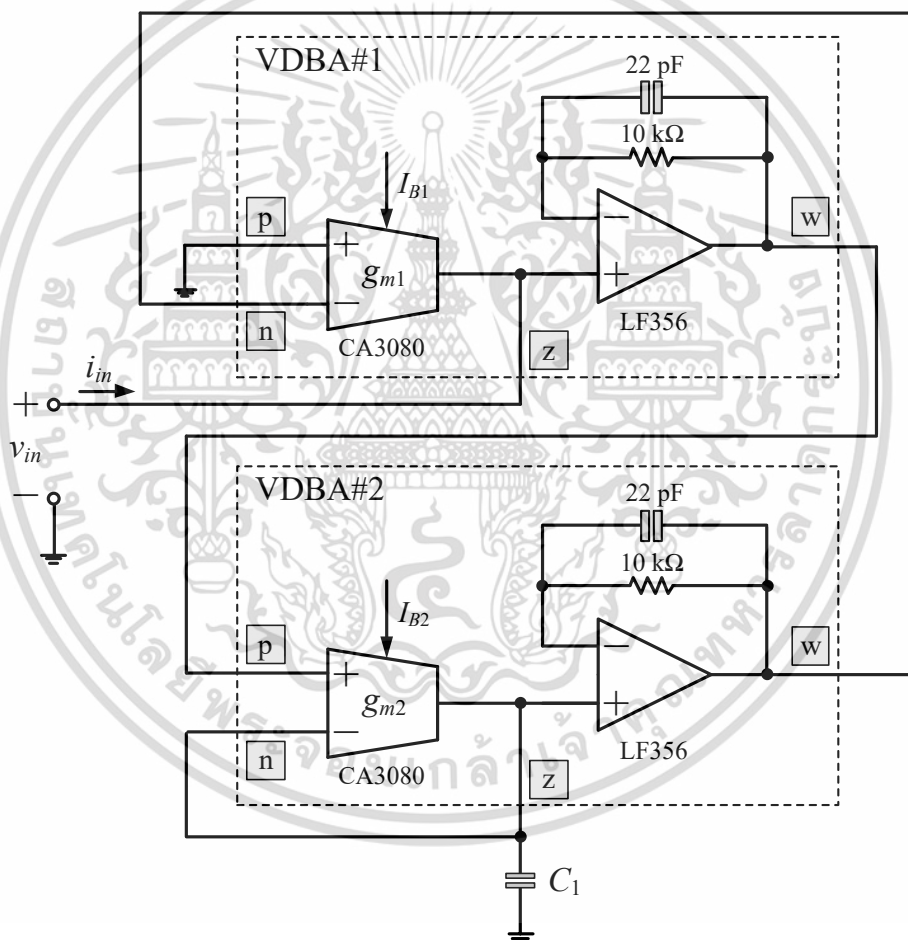
(ก) $g_m = 0.5 \text{ mA/V}$ (ข) $g_m = 2 \text{ mA/V}$ (ค) $g_m = 4 \text{ mA/V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

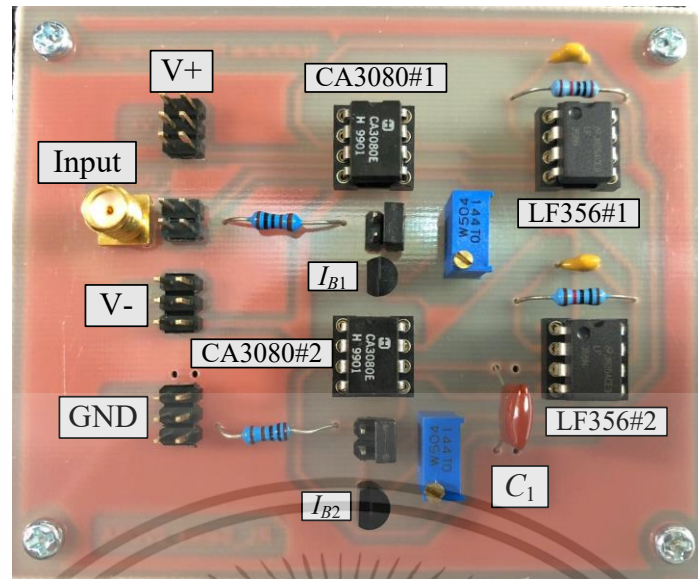
4.6.2 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจากตัวต้านทาน

รูปที่ 4.16 แสดงการออกแบบและสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจากตัวต้านทานพาสซีฟโดยใช้วงจรจริง ส่วนรูปที่ 4.17 แสดงภาพถ่ายวงจรบนแผ่นวงจรพิมพ์เพื่อใช้ในการต่อทดลอง โดยใช้ไอซีเบอร์ CA3080 และเบอร์ LF356 อย่างละสองตัว ต่อรวมกับตัวเก็บประจุจากภายนอกจำนวนหนึ่งตัว

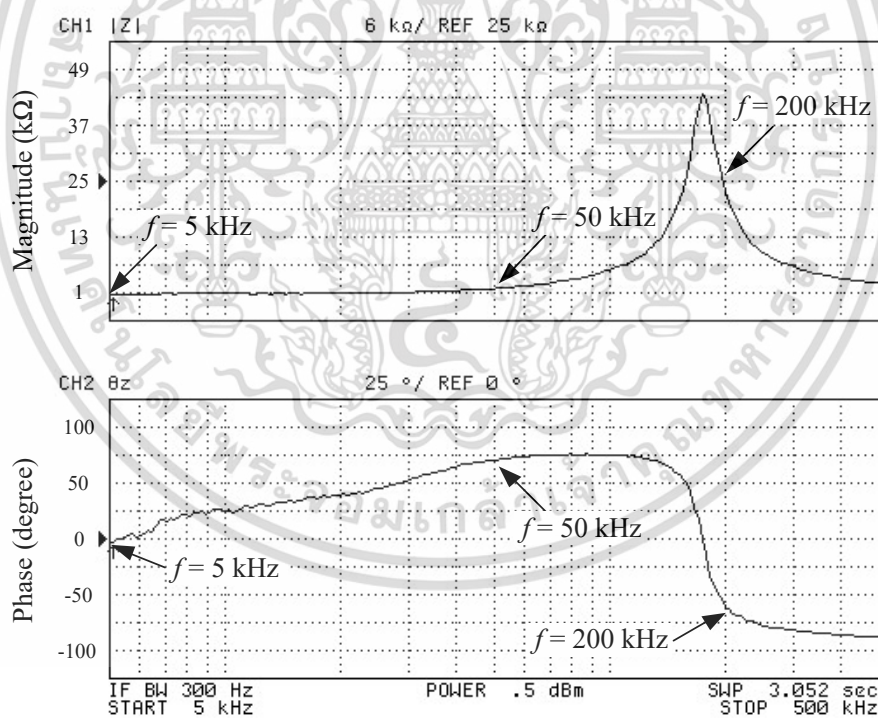
รูปที่ 4.18 แสดงผลการวัดผลตอบสนองทางความถี่ของวงจรในรูปที่ 4.16 เมื่อ $g_{m1} = g_{m2} = 1 \text{ mA/V}$ และ $C_1 = 4.7 \text{ nF}$ ซึ่งกรณีนี้ทำให้ได้ $R_{eq} = 1 \text{ k}\Omega$ และ $L_{eq} = 4.7 \text{ mH}$ โดยพบว่าที่ความถี่เท่ากับ 5 kHz, 50 kHz และ 200 kHz วงจรจะมี $Z_{in} = 942.78 \Omega$, $1.97 \text{ k}\Omega$ และ $20.29 \text{ k}\Omega$ ในขณะที่มุมเฟสประมาณ 10.73° , 70.4° และ -60.73° ตามลำดับ



รูปที่ 4.16 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจากตัวต้านทานที่ออกแบบเพื่อใช้ในการต่อทดลอง



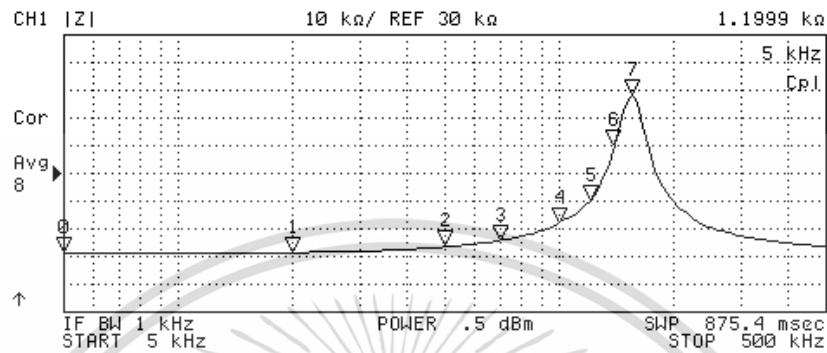
รูปที่ 4.17 ภาพถ่ายวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจากตัวต้านทานบนแผ่นวงจรพิมพ์เพื่อใช้ในการต่อทดลอง



รูปที่ 4.18 ผลการวัดผลตอบสนองทางความถี่ของวงจรในรูปที่ 4.16 เมื่อ $g_{m1} = g_{m2} = 1 \text{ mA/V}$

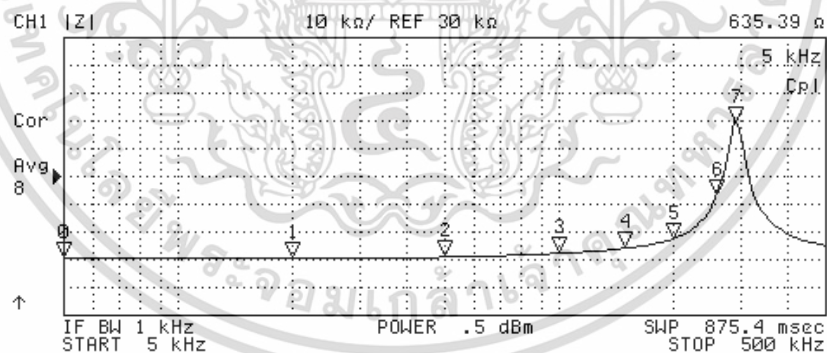
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.19 แสดงผลการวัดผลตอบสนองทางขนาดของวงจรในรูปที่ 4.16 เมื่อแปรค่า g_{m1} เป็น 0.5 mA/V, 2 mA/V, 4 mA/V โดยกำหนดให้ $g_{m2} = 1$ mA/V และ $C_1 = 4.7$ nF ดังนั้น $R_{eq} = 2$ k Ω , 500 Ω , 250 Ω และ $L_{eq} = 9.4$ mH, 2.35 mH, 1.175 mH ตามลำดับ จากการตรวจสอบค่าความผิดพลาดที่ตำแหน่งความถี่เท่ากับ 50 kHz สามารถสรุปได้ดังตารางที่ 4.4



N	SWP PARAM	VAL
0	5 kHz	1.1999 k Ω
1	20 kHz	1.4896 k Ω
2	50 kHz	3.4963 k Ω
3	70 kHz	5.8397 k Ω
4	100 kHz	12.034 k Ω
5	120 kHz	19.914 k Ω
6	140 kHz	39.827 k Ω
7	155 kHz	57.822 k Ω

(ก)

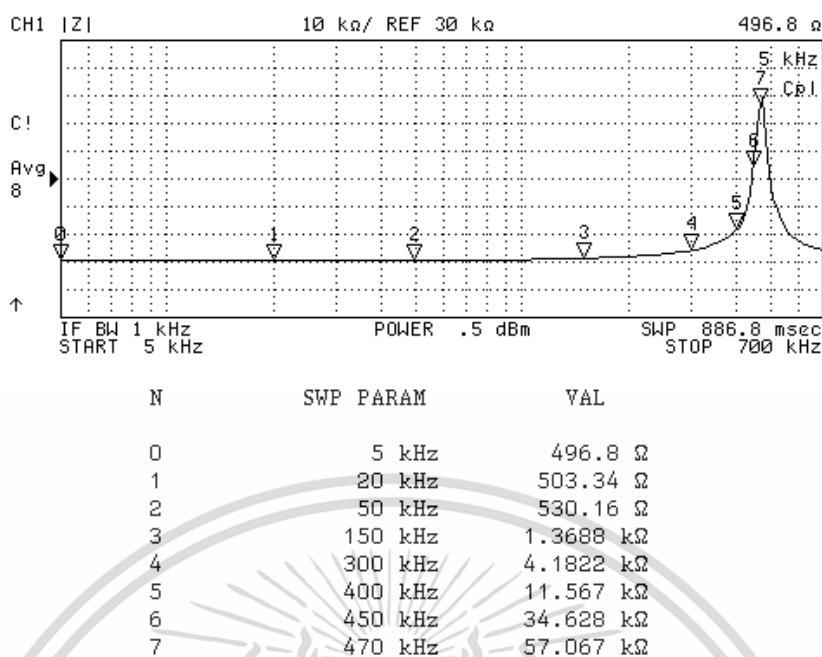


N	SWP PARAM	VAL
0	5 kHz	635.39 Ω
1	20 kHz	666.23 Ω
2	50 kHz	962.88 Ω
3	100 kHz	2.3545 k Ω
4	150 kHz	4.1593 k Ω
5	200 kHz	7.639 k Ω
6	260 kHz	23.431 k Ω
7	290 kHz	49.425 k Ω

(ข)

รูปที่ 4.19 ผลการวัดผลตอบสนองทางขนาดของวงจรในรูปที่ 4.16 เมื่อแปรค่า g_{m1}

เอกสารนี้เป็นเอกสาร (ก) $g_{m1} = 0.5$ mA/V (ข) $g_{m1} = 2$ mA/V (ค) $g_{m1} = 4$ mA/V ไม่ควรเผยแพร่โดยไม่ขออนุญาตจากหน่วยงานต้นสังกัด หรือเผยแพร่โดยไม่ขออนุญาตจากหน่วยงานต้นสังกัด ไม่ควรนำข้อมูลไปใช้ในการค้า ไม่ควรนำข้อมูลไปใช้ในการค้า ไม่ควรนำข้อมูลไปใช้ในการค้า ไม่ควรนำข้อมูลไปใช้ในการค้า ไม่ควรนำข้อมูลไปใช้ในการค้า



(ค)

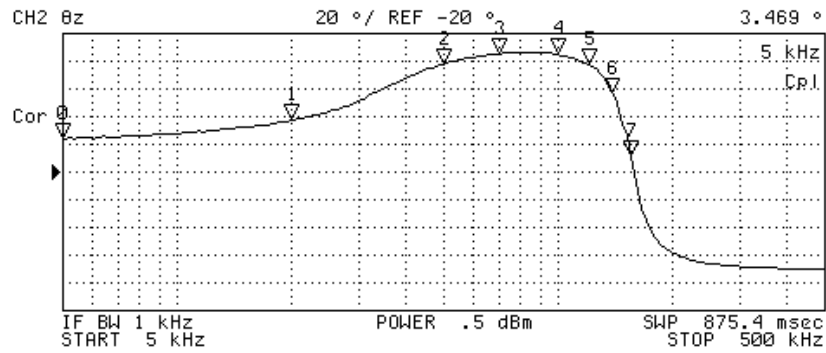
รูปที่ 4.19 ผลการวัดผลตอบแทนทางขนาดของวงจรในรูปที่ 4.16 เมื่อแปรค่า g_{m1} (ต่อ)

(ก) $g_{m1} = 0.5 \text{ mA/V}$ (ข) $g_{m1} = 2 \text{ mA/V}$ (ค) $g_{m1} = 4 \text{ mA/V}$

ตารางที่ 4.4 รายละเอียดของค่า Z_{in} ที่ได้จากการต่อทดลองในรูปที่ 4.17

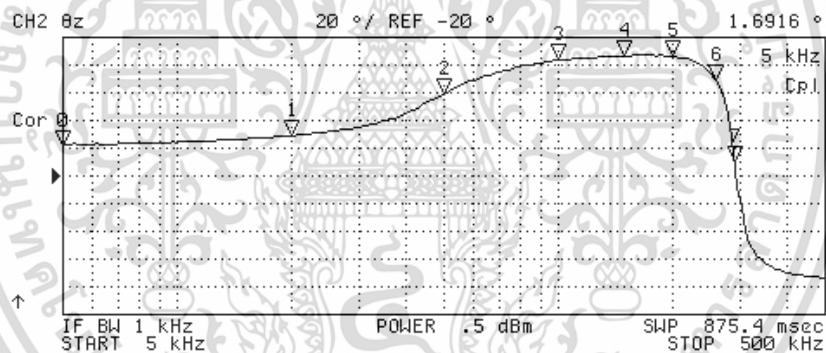
$I_{B1} (\mu\text{A})$	$g_{m1} (\text{mA/V})$	$Z_{in} (\text{k}\Omega)$		ค่าความผิดพลาด (%)
		ผลทางทฤษฎี	ผลการวัด	
25	0.5	3.567	3.496	1.99
100	2	0.892	0.963	7.96
200	4	0.446	0.53	18.83

นอกจากการวัดผลตอบแทนทางความถี่ในรูปของขนาดแล้ว ยังทำการวัดผลตอบแทนทางความถี่ในรูปของมุมเฟสอีกด้วย ดังแสดงในรูปที่ 4.20 ซึ่งที่ตำแหน่งความถี่เท่ากับ 50 kHz วงจรมีมุมเฟสประมาณ 58° , 39° และ 13° ตามลำดับ โดยค่าในทางทฤษฎีจะมีค่าเท่ากับ 56°



N	SWP PARAM	VAL
0	5 kHz	3.469 °
1	20 kHz	17.329 °
2	50 kHz	57.678 °
3	70 kHz	65.44 °
4	100 kHz	65.009 °
5	120 kHz	58.08 °
6	140 kHz	36.568 °
7	155 kHz	-8.6089 °

(ก)



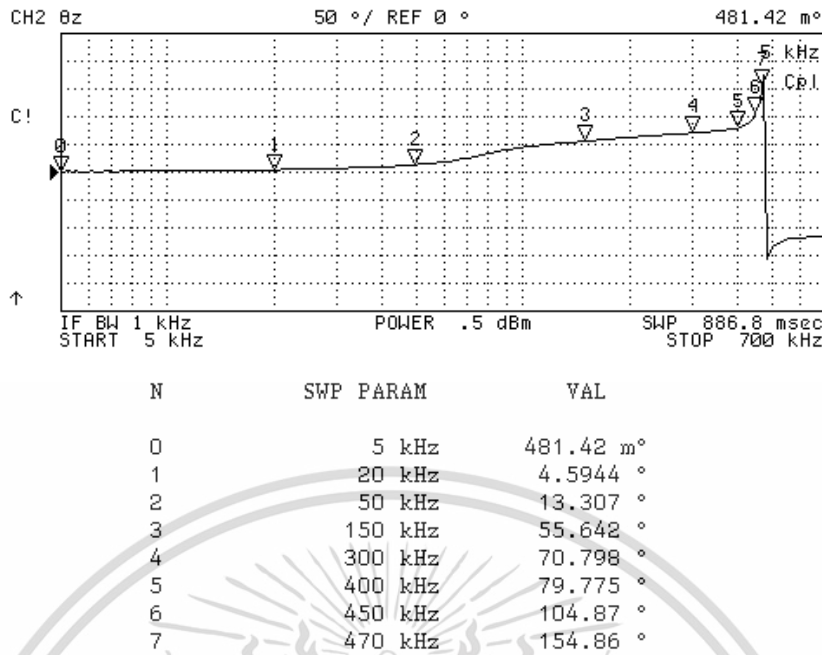
N	SWP PARAM	VAL
0	5 kHz	1.6916 °
1	20 kHz	9.1959 °
2	50 kHz	39.082 °
3	100 kHz	63.418 °
4	150 kHz	66.693 °
5	200 kHz	66.239 °
6	260 kHz	49.313 °
7	290 kHz	-10.495 °

(ข)

รูปที่ 4.20 ผลการวัดผลตอบสนองทางมุมเฟสของวงจรในรูปที่ 4.16 เมื่อแปรค่า g_{m1}

(ก) $g_{m1} = 0.5 \text{ mA/V}$ (ข) $g_{m1} = 2 \text{ mA/V}$ (ค) $g_{m1} = 4 \text{ mA/V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ค)

รูปที่ 4.20 ผลการวัดผลตอบสนองทางมุมเฟสของวงจรในรูปที่ 4.16 เมื่อแปรค่า g_{m1} (ต่อ)

(ก) $g_{m1} = 0.5 \text{ mA/V}$ (ข) $g_{m1} = 2 \text{ mA/V}$ (ค) $g_{m1} = 4 \text{ mA/V}$

4.7 การประยุกต์ใช้งานของวงจรที่นำเสนอ

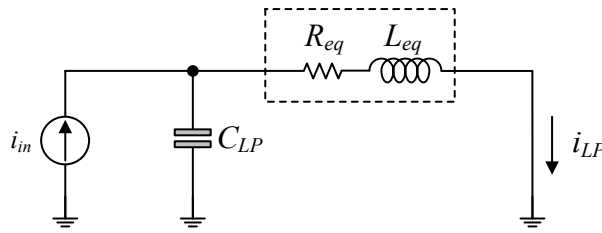
นอกจากการตรวจสอบคุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอในรูปที่ 4.1 และ 4.2 แล้ว หัวข้อนี้นำเสนอการประยุกต์ใช้งานวงจรที่นำเสนอเป็นวงจรกรองผ่านความถี่ต่ำอันดับสอง และวงจรกรองผ่านแถบความถี่อันดับสองอีกด้วย ซึ่งคุณสมบัติของวงจรที่ประยุกต์ใช้งานได้ถูกเปรียบเทียบกับผลลัพธ์ในทางทฤษฎี เพื่อแสดงถึงหลักการในการทำงานที่ถูกต้อง

4.7.1 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรม

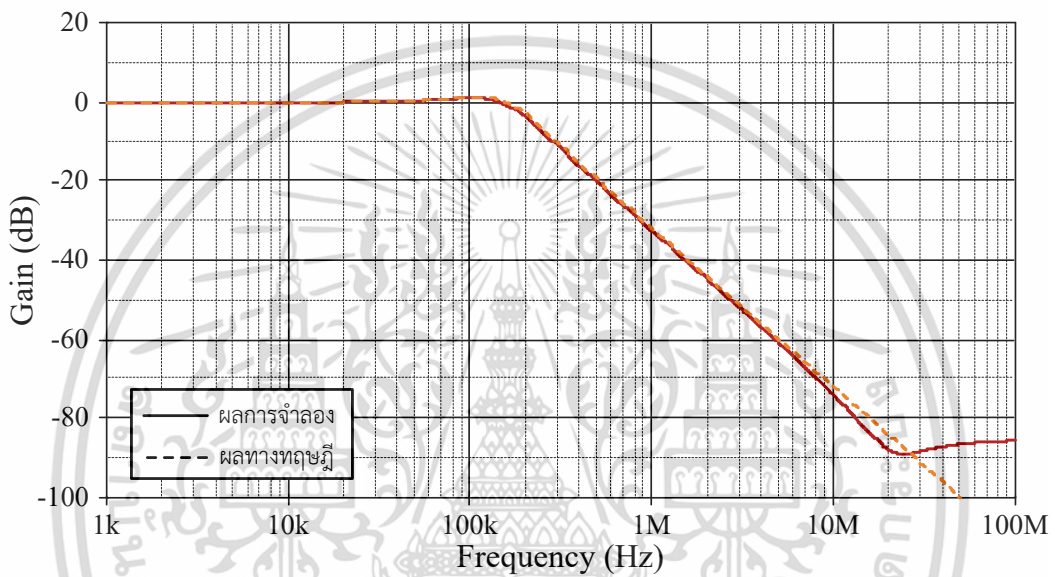
รูปที่ 4.21 แสดงการประยุกต์ใช้งานวงจรเลียนแบบที่นำเสนอในรูปที่ 4.1 เป็นวงจรกรองผ่านความถี่ต่ำอันดับสอง (second order lowpass filter, LP) เมื่อกำหนดให้ $i_{in} = 50 \mu\text{A}$ $I_B = 90 \mu\text{A}$ ($g_m = 1.5 \text{ mA/V}$) $R_1 = 1 \text{ k}\Omega$ $C_1 = 1 \text{ nF}$ และ $C_{LP} = 1.5 \text{ nF}$ ในกรณีนี้ $R_{eq} = 666.5 \Omega$ และ $L_{eq} = 0.67 \text{ mH}$ [ภาคผนวก จ4]

รูปที่ 4.22 และ 4.23 แสดงผลจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 4.21 จากรูปพบว่าวงจรมีความถี่คัทออฟ (cut off frequency) $f_c = 159.08 \text{ kHz}$ ซึ่งใกล้เคียงกับผลทางทฤษฎีเท่ากับ 158.76 kHz โดยมีค่าความผิดพลาดประมาณ 0.2 % ในขณะที่ตัวประกอบคุณภาพ (quality factor) $Q = 1$ นอกจากนี้ในช่วงความถี่ตั้งแต่ 10 MHz ขึ้นไปวงจรจะมีการทำงานที่ผิดไปจากคุณสมบัติในทางทฤษฎีเพราะผลของแบนด์วิธในการทำงานของวงจร VDBA

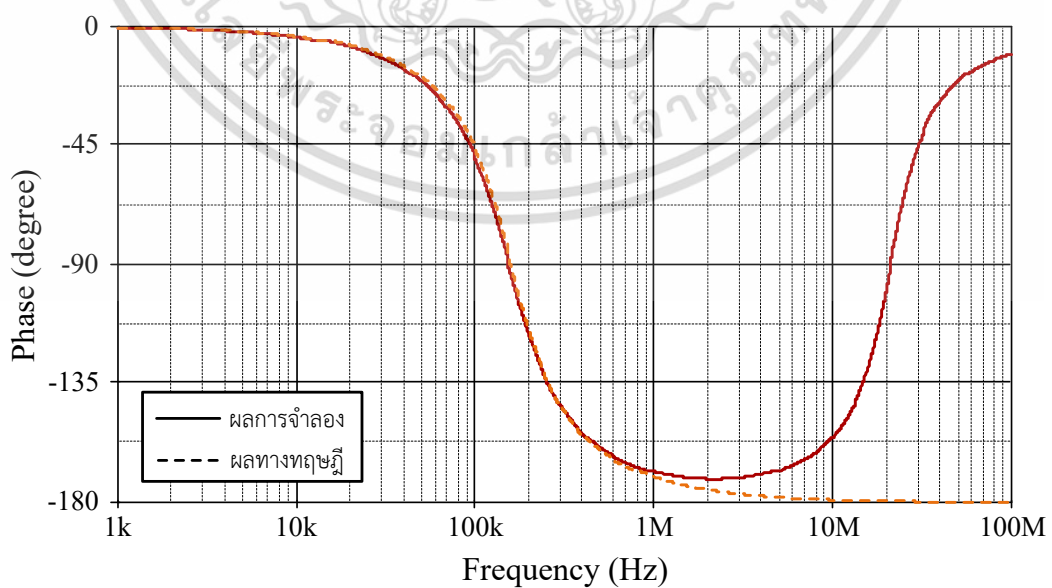
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.21 วงจรกรองผ่านความถี่ต่ำอันดับสองโดยใช้
วงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอในรูปที่ 4.1



รูปที่ 4.22 ผลจำลองผลตอบสนองทางขนาดของวงจรกรองผ่านความถี่ต่ำที่นำเสนอในรูปที่ 4.21



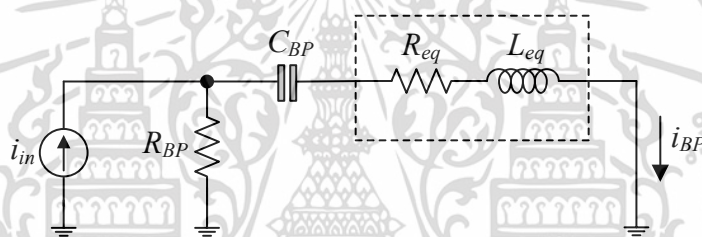
รูปที่ 4.23 ผลจำลองผลตอบสนองทางมุมเฟสของวงจรกรองผ่านความถี่ต่ำในรูปที่ 4.21

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี การนำเอกสารนี้ไปใช้โดยไม่ผ่านการคำ
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

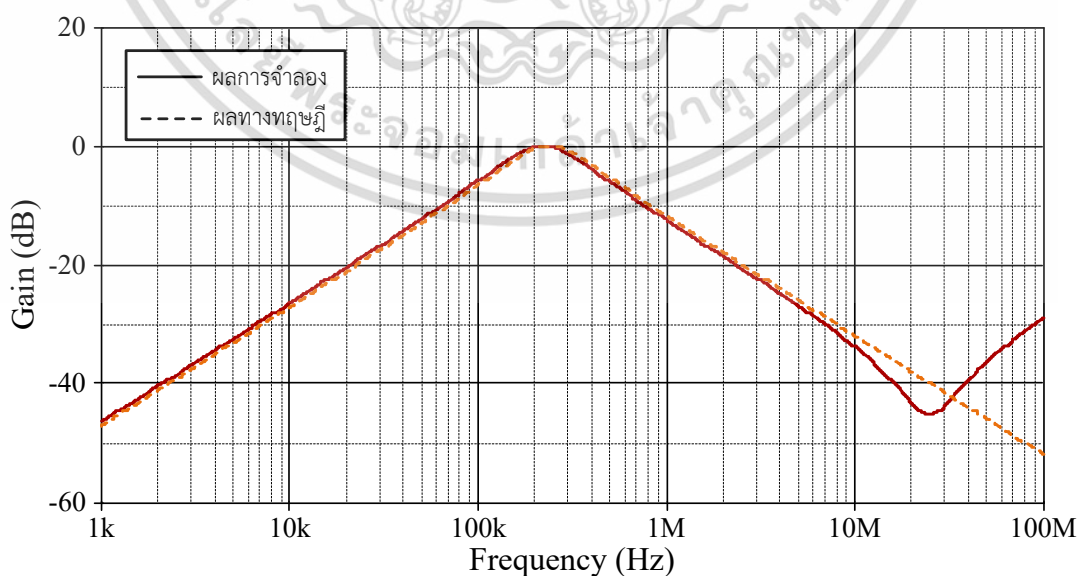
4.7.2 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจากตัวต้านทาน

รูปที่ 4.24 แสดงการประยุกต์ใช้งานวงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอในรูปที่ 4.2 เป็นวงจรกรองผ่านแถบความถี่อันดับสอง (second order bandpass filter, BP) เมื่อกำหนดให้ $i_{in} = 50 \mu\text{A}$ $I_{B1} = I_{B2} = 90 \mu\text{A}$ ($g_{m1} = g_{m2} = 1.5 \text{ mA/V}$) $R_{BP} = 39 \Omega$ และ $C_{BP} = 1 \text{ nF}$ ในกรณีนี้จะได้ $R_{eq} = 666.5 \Omega$ และ $L_{eq} = 0.44 \text{ mH}$ [ภาคผนวก ฉ4]

รูปที่ 4.25 และ 4.26 แสดงผลจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 4.24 จากรูปพบว่าวงจรมีความถี่กลาง (center frequency) $f_c = 222.33 \text{ kHz}$ ซึ่งใกล้เคียงกับค่าทางทฤษฎีเท่ากับ 239.94 kHz โดยมีค่าความผิดพลาดประมาณ 7.34% ในขณะที่ตัวประกอบคุณภาพ (quality factor) $Q = 0.94$ นอกจากนี้วงจรยังมีอัตราขยายช่วงสัญญาณผ่าน (pass band gain) เท่ากับ -25.84 dB อีกด้วย และในทำนองเดียวกับผลการจำลองในรูปที่ 4.22 และ 4.23 ช่วงความถี่สูงกว่า 10 MHz วงจรจะมีความคลาดเคลื่อนไปจากค่าทางทฤษฎีเพราะข้อจำกัดเกี่ยวกับช่วงการทำงานของวงจร VDBA

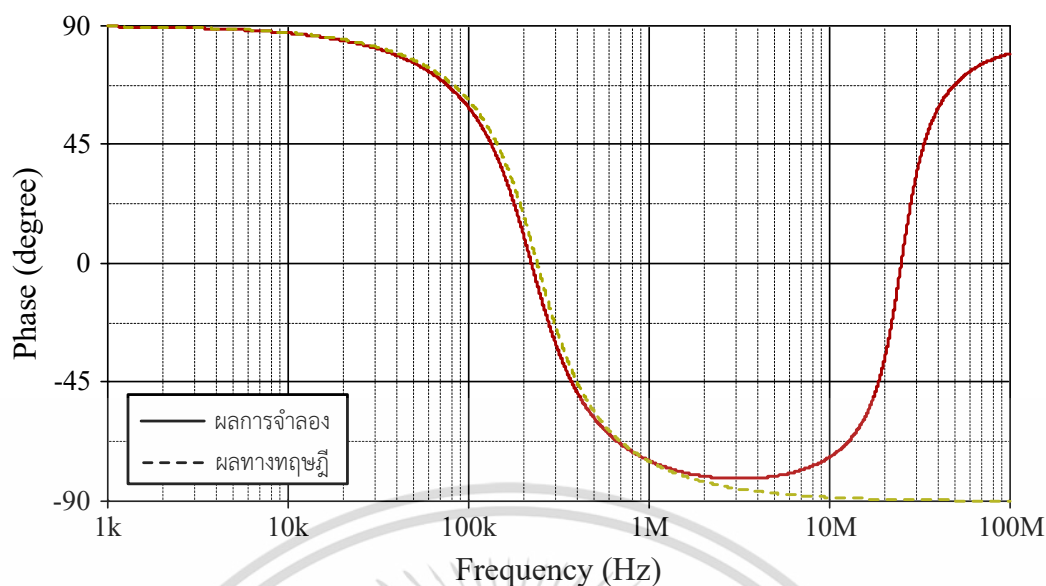


รูปที่ 4.24 วงจรกรองผ่านแถบความถี่อันดับสองโดยใช้วงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอในรูปที่ 4.2



รูปที่ 4.25 ผลจำลองผลตอบสนองทางขนาดของวงจรกรองผ่านแถบความถี่ที่นำเสนอในรูปที่ 4.24

เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้เพื่อการใช้งานเท่านั้น เมื่อผู้ใดเห็นประโยชน์ในการนำค่าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.26 ผลจำลองผลตอบสนองทางมุมเฟสของวงจรกรองผ่านแถบความถี่ในรูปที่ 4.24

4.8 สรุป

วิทยานิพนธ์นี้นำเสนอวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรม โดยมีการนำเสนอวงจรในกรณีที่อาศัยตัวต้านทานพาสซีฟจากภายนอก และในกรณีที่ปราศจากตัวต้านทานพาสซีฟจากภายนอก ซึ่งวงจรเลียนแบบที่นำเสนอทั้งสองวงจรสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการแปรอัตราขยายค่าความนำของวงจร VDBA และจากการทดสอบวงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอด้วยผลการจำลองการทำงาน และการต่อทดลองด้วยวงจรจริงพบว่า วงจรทั้งสองมีคุณสมบัติการทำงานถูกต้อง สอดคล้องกับผลการทำงานในทางทฤษฎี อีกทั้งมีการนำเสนอการประยุกต์ใช้งานวงจรโดยการสังเคราะห์เป็นวงจรกรองผ่านความถี่ต่ำอันดับสอง และวงจรกรองผ่านแถบความถี่อันดับสองเพื่อยืนยันผลการทำงานของวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียที่นำเสนออีกด้วย

4.9 เอกสารอ้างอิงบทที่ 4

- [1] E. Yuce, S. Minaei and O. Çiçekoğlu, “A novel grounded inductor realization using a minimum number of active and passive components”, **ETRI Journal**, vol. 27, no. 4, pp. 427-432, 2005.
- [2] I. Myderrizi, S. Minaei and E. Yuce, “DXCCII-based grounded inductance simulators and filter applications”, **Microelectronics Journal**, vol. 42, no. 9, pp.1074-1081, 2011.
- [3] B. Metin, “Canonical inductor simulators with grounded capacitors using DCCII”, **International Journal of Electronics**, vol. 99, no. 7, pp. 1027-1035, 2012.
- [4] N. Herencsar and A. Kartci, “Resistorless electronically tunable grounded inductance simulator design”, **Proceedings of the 40th International Conference on Telecommunications and Signal Processing (TSP 2017)**, Barcelona, Spain, 5-7 July, 2017.
- [5] A. K. Singh, P. Kumar and R. Senani, “Electronically tunable grounded/floating inductance simulators using Z-copy CFCCC”, **Turkish Journal of Electrical Engineering & Computer Sciences**, vol. 26, no. 2, pp. 1041-1055, 2018.
- [6] M. E. Başak and F. Kaçar, “Lossy/lossless grounded inductance simulators using current feedback operational amplifier (CFOA)”, **Istanbul University - Journal of Electrical and Electronics Engineering**, vol. 18, no. 1, pp. 95-99, 2018.
- [7] A. Singht, M. K. Jain and S. Wairya, “Novel lossless grounded and floating inductance simulators employing a grounded capacitor based on CC-CFA”, **Journal of Circuits, Systems, and Computers**, vol. 28, no. 6, pp. 1950093-1-1950093-12, 2018.
- [8] A. Paul and D. Patranabis, “Active simulation of grounded inductors using a single current conveyor”, **IEEE Transactions on Circuits and Systems**, vol. 28, no. 2, pp. 164-165, 1981.
- [9] M. Incekaraoglu and U. Çam, “Realization of series and parallel R-L and C-D impedances using single differential voltage current conveyor”, **Analog Integrated Circuits and Signal Processing**, vol. 43, no. 1, pp. 101-104, 2005.
- [10] E. Yuce, “Grounded inductor simulators with improved low-frequency performances”, **IEEE Transactions on Instrumentation and Measurement**, vol. 57, no. 5, pp. 1079-1084, 2008.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [11] F. Kaçar and H. Kuntman, “CFOA-based lossless and lossy inductance simulators”, **Radioengineering**, vol. 20, no. 3, pp. 627-631, 2011.
- [12] B. Metin, “Supplementary inductance simulator topologies employing single DXCCII”, **Radioengineering**, vol. 20, no. 3, pp. 614-618, 2011.
- [13] R. Hamdaouy and K. Slaoui, “VDBA-based lossless and lossy inductance simulators and its filter applications with impact of temperature variation on resonant frequency and quality factor of active grounded inductor-based bandpass filter”, **International Journal of Mechanical Engineering and Technology**, vol. 9, no. 8, pp. 253-263, 2018.
- [14] T. Pukkalanun, N. Roongmuanpha and W. Tangsrirat, “Variable lossy series inductance simulator using single voltage differencing buffered amplifier (VDBA)”, **Proceedings of the International MultiConference of Engineers and Computer Scientists 2017 Vol II (IMECS 2017)**, Kowloon, Hong Kong, 15-17 March, pp. 656-659, 2017.
- [15] นัชฌาย์ รุ่งเหมือนฟ้า, ทศยา ปุคคละนนท์ และ วรพงศ์ ตั้งศรีรัตน์, “วงจรถ่ายแบบตัวเหนี่ยวนำแบบมีการสูญเสียที่ปรับค่าได้โดยใช้วงจรถ่าย VDBA”, **การประชุมเครือข่ายวิศวกรรมไฟฟ้า มหาวิทยาลัยราชภัฏวชิร ครั้งที่ 9**, จ.จันทบุรี, หน้า. 496-499, 2560.
- [16] N. Roongmuanpha, T. Pukkalanun and W. Tangsrirat, “Resistorless realization of grounded lossy series inductor with two VDBAs and a grounded capacitor”, **Proceedings of the 3rd International Conference on Communication and Information Processing (ICCIP 2017)**, Tokyo, Japan, 24-26 November, pp. 508-511, 2017.
- [17] วรพงศ์ ตั้งศรีรัตน์ และทศยา ปุคคละนนท์. **การวิเคราะห์วงจรถ่ายไฟฟ้า**. คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2551.
- [18] Harris semiconductor, “2 MHz, operational transconductance amplifier (OTA)”, **CA3080 datasheet**, November 1996.
- [19] National Semiconductor, “JFET input operational amplifiers”, **LF356 datasheet**, Dec. 2001.

บทที่ 5

วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนาน เทียบกราวด์โดยใช้วงจร VDBA

5.1 กล่าวนำ

ในบทที่ 3 และบทที่ 4 ของวิทยานิพนธ์ฉบับนี้ได้กล่าวถึงการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสีย และวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมแล้ว ซึ่งในวิทยานิพนธ์บทนี้ได้นำเสนอการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำอีกประเภทหนึ่ง คือวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานเทียบกราวด์ ซึ่งจากการทบทวนงานวิจัยในอดีตที่เกี่ยวข้องกับการนำเสนอวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนาน [1]-[12] พบว่างานวิจัย [3], [4] มีการใช้งานอุปกรณ์แอคทีฟมากกว่าหนึ่งตัว ในขณะที่งานวิจัย [1]-[12] ต้องอาศัยอุปกรณ์พาสซีฟมากกว่าสองตัวในการสังเคราะห์วงจร อีกทั้งงานวิจัย [2], [4], [7] ทำงานภายใต้ระดับแรงดันไฟเลี้ยงสูงมากถึง ± 10 V ซึ่งส่งผลให้เกิดกำลังไฟฟ้าสูญเสียมากขึ้นเช่นกัน นอกจากนี้งานวิจัย [1]-[9] ยังไม่สามารถปรับค่าความต้านทานสมมูล และค่าความเหนี่ยวนำสมมูลได้ด้วยวิธีการทางอิเล็กทรอนิกส์

ดังนั้นในวิทยานิพนธ์บทนี้จึงนำเสนอการออกแบบและสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานเทียบกราวด์ (grounded lossy parallel inductance simulator circuit) [13] ซึ่งสังเคราะห์ขึ้นโดยใช้วงจร VDBA (voltage differencing buffered amplifier) เป็นอุปกรณ์แอคทีฟหลักจำนวนหนึ่งตัว ต่อร่วมกับตัวต้านทานและตัวเก็บประจุที่เป็นอุปกรณ์พาสซีฟอย่างละหนึ่งตัวเท่านั้น วงจรที่นำเสนอจึงมีโครงสร้างที่เรียบง่ายและคล่องตัวต่อการใช้งานในวงจรรวม เนื่องจากวงจรดังกล่าวสามารถทำงานได้ภายใต้ระดับแรงดันไฟเลี้ยง ± 0.75 V เท่านั้น ส่งผลให้วงจรเลียนแบบที่นำเสนอมีกำลังไฟฟ้าสูญเสียน้อย อีกทั้งค่าความเหนี่ยวนำสมมูลที่สังเคราะห์ขึ้นยังสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ผ่านทาง การแปรอัตราขยายค่าความนำของวงจร VDBA อีกด้วย

นอกจากการนำเสนอการออกแบบและสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานเทียบกราวด์แล้ว วิทยานิพนธ์บทนี้ยังได้แสดงผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE ภายใต้เทคโนโลยีแบบ $0.25 \mu\text{m}$ CMOS รวมทั้งแสดงผลการต่อทดลองด้วยวงจรจริงโดยใช้ไอซีเบอร์ CA3080 และเบอร์ LF356 อีกด้วย นอกจากนี้ยังมีการนำเสนอการประยุกต์ใช้งานวงจรเป็นวงจรกรองผ่านความถี่สูงอันดับสอง และวงจรกรองผ่านแถบความถี่อันดับสอง ซึ่งผลลัพธ์ที่ได้มีความสอดคล้องเป็นไปตามหลักการทำงานในทางทฤษฎี

5.2 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานที่นำเสนอ

รูปที่ 5.1 แสดงวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานเทียบกราวด์ [13] ซึ่งวงจรที่นำเสนอประกอบไปด้วยวงจร VDBA จำนวนหนึ่งตัว ตัวต้านทานและตัวเก็บประจุอย่างละหนึ่งตัว โดยวงจรจะสามารถวิเคราะห์หาค่าแอดมิตแตนซ์อินพุต (input admittance, Y_{in}) ได้เท่ากับ [ภาคผนวก ช1]

$$Y_{in} = \frac{i_{in}}{v_{in}} = \frac{1}{R_{eq}} + \frac{1}{sL_{eq}} = \frac{1}{R_1} + \frac{g_m}{sR_1C_1} \quad (5.1)$$

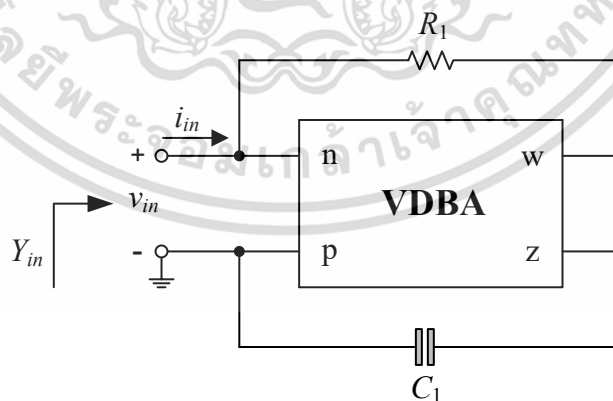
ซึ่งค่าความต้านทานสมมูล (equivalent resistance, R_{eq}) และค่าความเหนี่ยวนำสมมูล (equivalent inductance, L_{eq}) ที่สังเคราะห์ขึ้นมีค่าเท่ากับ

$$R_{eq} = R_1 \quad (5.2)$$

และ

$$L_{eq} = \frac{R_1C_1}{g_m} \quad (5.3)$$

สมการข้างต้นแสดงให้เห็นว่าจำเป็นจะต้องปรับค่าความต้านทานสมมูลเป็นลำดับแรก จึงค่อยทำการปรับค่าความเหนี่ยวนำสมมูลที่สังเคราะห์ขึ้น โดยสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ผ่านทางอัตราขยายค่าความนำของวงจร VDBA



รูปที่ 5.1 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานที่นำเสนอ

5.3 สมรรถนะของวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานในทางปฏิบัติ

เมื่อคำนึงถึงการทำงานของวงจร VDBA ในทางปฏิบัติ จะสามารถวิเคราะห์หาค่าแอดมิตแตนซ์อินพุตของวงจรในรูปที่ 5.1 ได้ใหม่ดังนี้ [ภาคผนวก ข2]

$$Y_{in} = \frac{i_{in}}{v_{in}} = \frac{1}{R_{eq}} + \frac{1}{sL_{eq}} = \frac{1}{R_1} + \frac{\alpha\beta g_m}{sR_1C_1} \quad (5.4)$$

โดยค่า R_{eq} และ L_{eq} จะเท่ากับ

$$R_{eq} = R_1 \quad (5.5)$$

และ

$$L_{eq} = \frac{R_1C_1}{\alpha\beta g_m} \quad (5.6)$$

เมื่อ α คือ ค่าความเบี่ยงเบนในการส่งผ่านอัตราขยายค่าความนำระหว่างขั้ว p และขั้ว n ไปยังขั้ว z ในขณะที่ β คือ ค่าความผิดพลาดในการส่งผ่านแรงดันจากขั้ว z ไปยังขั้ว w ของวงจร VDBA

การวิเคราะห์หาค่าความไว (sensitivity) ของ R_{eq} และ L_{eq} ต่อการเบี่ยงเบนค่าอุปกรณ์แอกทีฟ และอุปกรณ์พาสซีฟในวงจร มีค่าเท่ากับ [ภาคผนวก ข3]

$$S_{\alpha}^{R_{eq}} = S_{\beta}^{R_{eq}} = S_{g_m}^{R_{eq}} = 0 \quad (5.7)$$

$$S_{R_1}^{R_{eq}} = 1 \quad S_{C_1}^{R_{eq}} = 0 \quad (5.8)$$

$$S_{\alpha}^{L_{eq}} = S_{\beta}^{L_{eq}} = S_{g_m}^{L_{eq}} = -1 \quad (5.9)$$

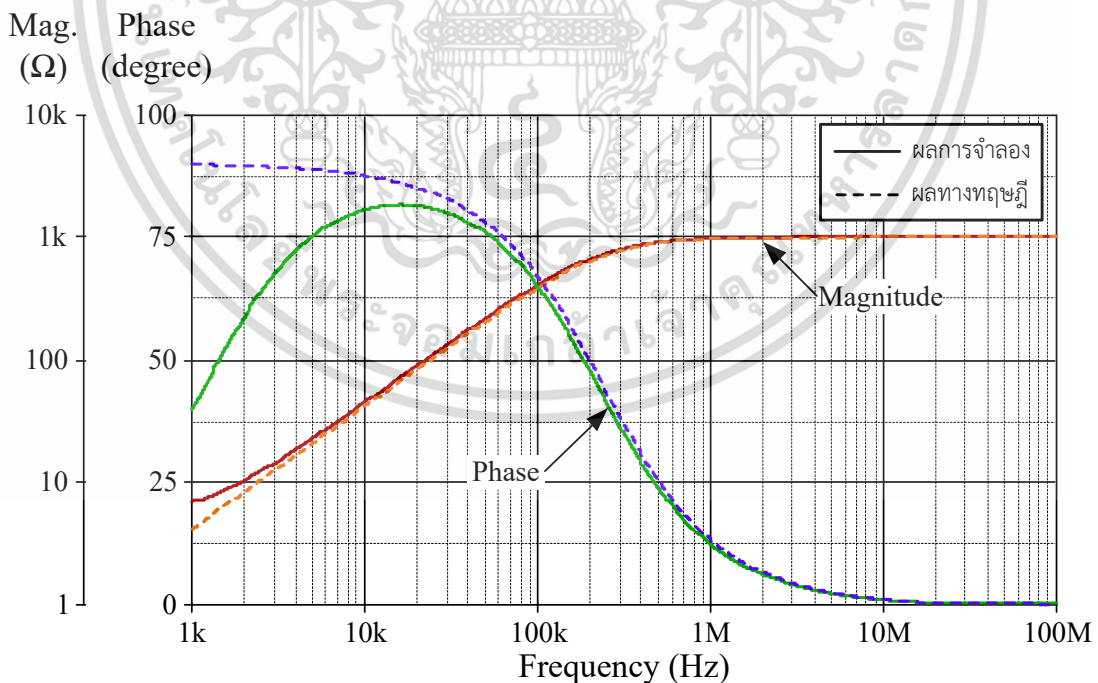
และ
$$S_{R_1}^{L_{eq}} = S_{C_1}^{L_{eq}} = 1 \quad (5.10)$$

ค่าความไวทั้งหมดมีขนาดไม่เกินหนึ่ง แสดงให้เห็นว่าวงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอมีคุณสมบัติค่าความไวต่อการเบี่ยงเบนค่าอุปกรณ์ต่างๆในวงจรที่ต่ำ

5.4 ผลการจำลองการทำงานของวงจร

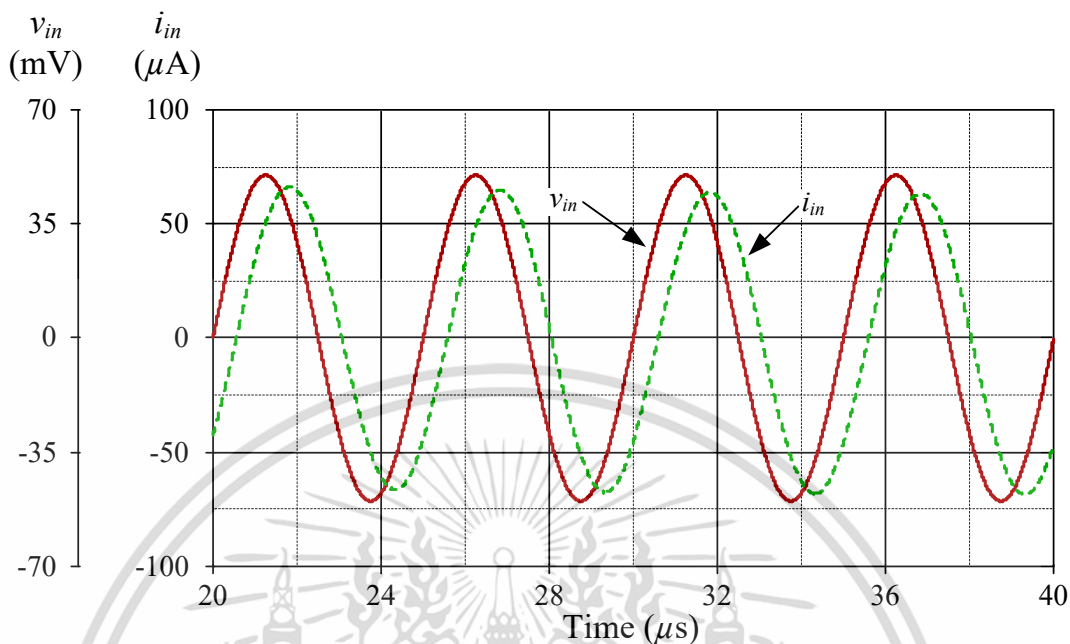
หัวข้อนี้แสดงให้เห็นถึงผลการจำลองการทำงานของวงจรเลียนแบบตัวเหนี่ยวนำในรูปที่ 5.1 โดยใช้โปรแกรม PSPICE เพื่อแสดงให้เห็นถึงการดำเนินงานที่เป็นไปตามหลักการของวงจรในทางทฤษฎี ซึ่งในการจำลองได้มีการกำหนดค่าต่างๆดังนี้ $V^+ = V^- = 0.75 \text{ V}$ $v_{in} = 50 \text{ mV(peak)}$ $R_1 = 1 \text{ k}\Omega$ $C_1 = 1 \text{ nF}$ และ $I_B = 90 \mu\text{A}$ ($g_m = 1.5 \text{ mA/V}$) ซึ่งในกรณีนี้จะได้ $R_{eq} = 1 \text{ k}\Omega$ และ $L_{eq} = 0.67 \text{ mH}$ โดยผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 5.1 สามารถแสดงได้ดังรูปที่ 5.2

รูปที่ 5.3 แสดงผลตอบสนองทางเวลาของวงจรที่นำเสนอในรูปที่ 5.1 โดยป้อนสัญญาณแรงดันอินพุตขนาด 50 mV(peak) ที่ความถี่ 200 kHz พบว่า v_{in} จะมีมุมเฟสหน้า i_{in} อยู่ประมาณ 47.68° ซึ่งใกล้เคียงกับค่าทางทฤษฎีคือ $\tan^{-1}(R_{eq}/\omega L_{eq}) = 49.9^\circ$ [14] หรือมีค่าความผิดพลาดประมาณ 4.45% ในขณะที่รูปที่ 5.4 แสดงผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 5.1 เมื่อแปรค่า R_1 โดยกำหนดให้ $v_{in} = 50 \text{ mV}$ $C_1 = 1 \text{ nF}$ และ $I_B = 90 \mu\text{A}$ ($g_m = 1.5 \text{ mA/V}$) จากนั้นแปรค่า R_1 เป็น $1 \text{ k}\Omega$, $2 \text{ k}\Omega$, $3 \text{ k}\Omega$ ดังนั้น $R_{eq} = 1 \text{ k}\Omega$, $2 \text{ k}\Omega$, $3 \text{ k}\Omega$ ในขณะที่ $L_{eq} = 0.67 \text{ mH}$, 1.33 mH , 1.99 mH ตามลำดับ โดยมีรายละเอียดดังแสดงในตารางที่ 5.1 และรูปที่ 5.5 แสดงผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 5.1 เมื่อแปรค่า I_B โดยกำหนดให้ $v_{in} = 50 \text{ mV}$ และ $C_1 = 1 \text{ nF}$ จากนั้นแปรค่า I_B เป็น $25 \mu\text{A}$, $100 \mu\text{A}$, $200 \mu\text{A}$ ซึ่งสามารถแสดงรายละเอียดได้ดังตารางที่ 5.2

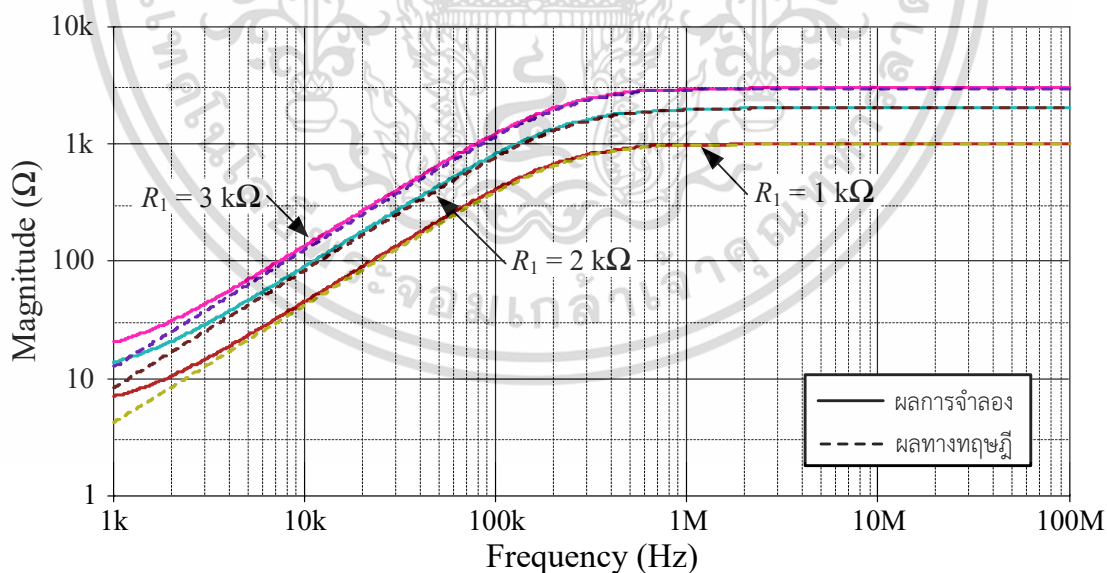


รูปที่ 5.2 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 5.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

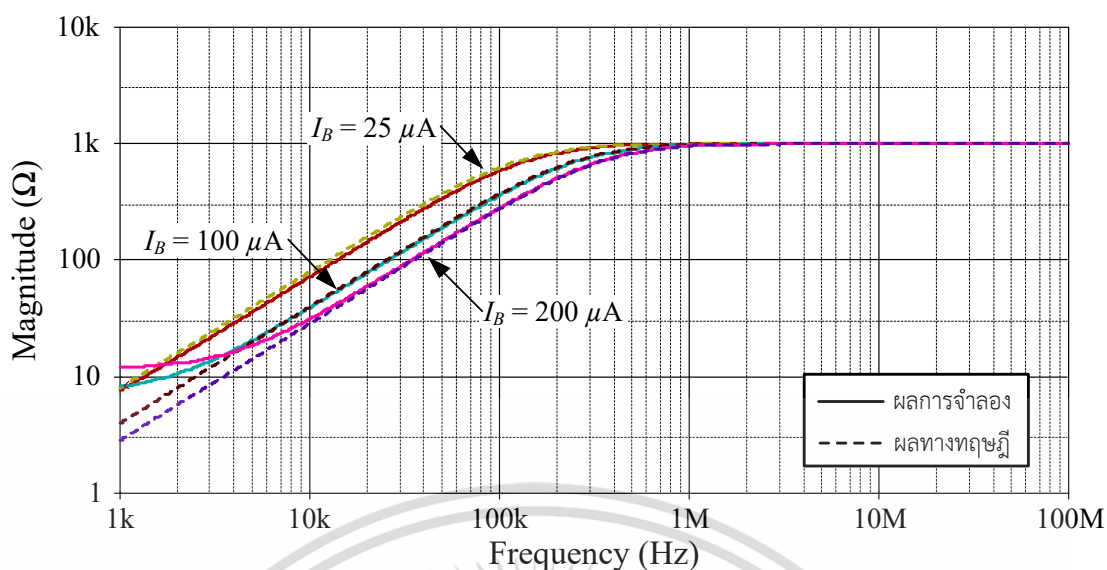


รูปที่ 5.3 ผลการจำลองผลตอบสนองทางเวลาของวงจรที่นำเสนอในรูปที่ 5.1



รูปที่ 5.4 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 5.1 เมื่อแปรค่า R_1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.5 ผลการจำลองผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 5.1 เมื่อแปรค่า I_B

ตารางที่ 5.1 รายละเอียดการแปรค่า R_1 ของวงจรที่นำเสนอในรูปที่ 5.1

R_1 (k Ω)	R_{eq} (k Ω)		L_{eq} (mH)	
	ผลทางทฤษฎี	ผลการจำลอง	ผลทางทฤษฎี	ผลการจำลอง
1	1	1	0.67	0.72
2	2	2	1.33	1.44
3	3	3	1.99	2.16

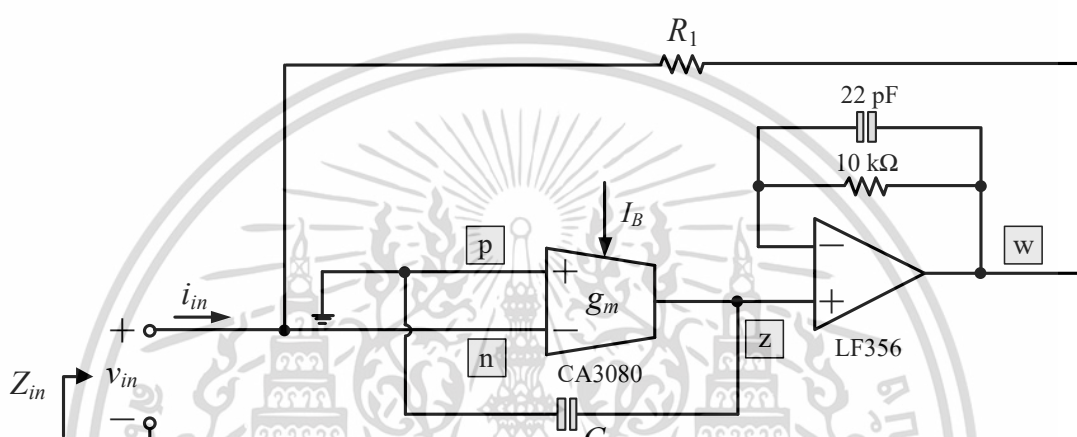
ตารางที่ 5.2 รายละเอียดการแปรค่า I_B ของวงจรที่นำเสนอในรูปที่ 5.1

I_B (μ A)	g_m (mA/V)		L_{eq} (mH)	
	ผลทางทฤษฎี	ผลการจำลอง	ผลทางทฤษฎี	ผลการจำลอง
25	0.79	0.37	1.27	2.7
100	1.58	1.5	0.63	0.67
200	2.24	2.16	0.45	0.46

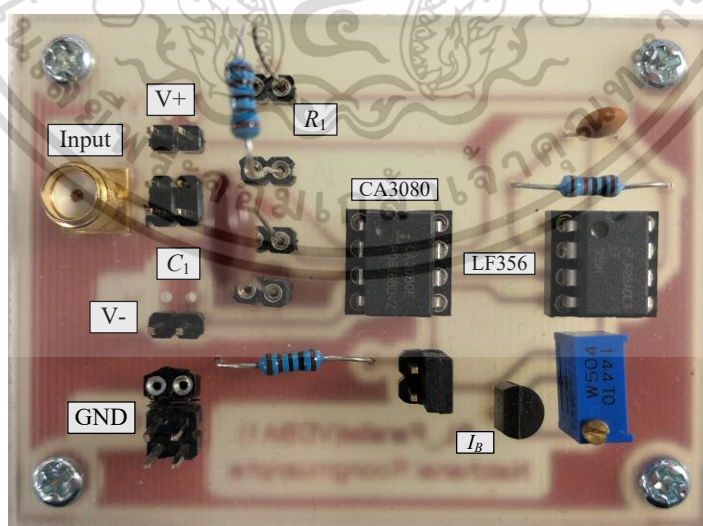
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.5 ผลการต่อทดลองด้วยวงจรจริง

หัวข้อนี้นำเสนอการทดสอบคุณสมบัติของวงจรถ่ายแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานที่นำเสนอเพื่อยืนยันผลลัพธ์ที่มีความสอดคล้องกับผลทางทฤษฎี โดยในการทดสอบมีการเลือกใช้ไอซีเบอร์ CA3080 [15] และเบอร์ LF356 [16] มาสังเคราะห์เป็นวงจร VDBA ต่อร่วมกับตัวต้านทาน และตัวเก็บประจุ นอกจากนี้ยังมีการต่อตัวต้านทานขนาด $10\text{ k}\Omega$ และตัวเก็บประจุขนาด 22 pF เพื่อกรองสัญญาณความถี่สูงที่ไม่ต้องการออกไปดังแสดงในรูปที่ 5.6 และรูปที่ 5.7 แสดงภาพถ่ายของวงจรถ่ายแบบตัวเหนี่ยวนำบนแผ่นวงจรพิมพ์ที่ใช้ในการทดสอบ



รูปที่ 5.6 วงจรถ่ายแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานที่ออกแบบเพื่อใช้ในการต่อทดลอง

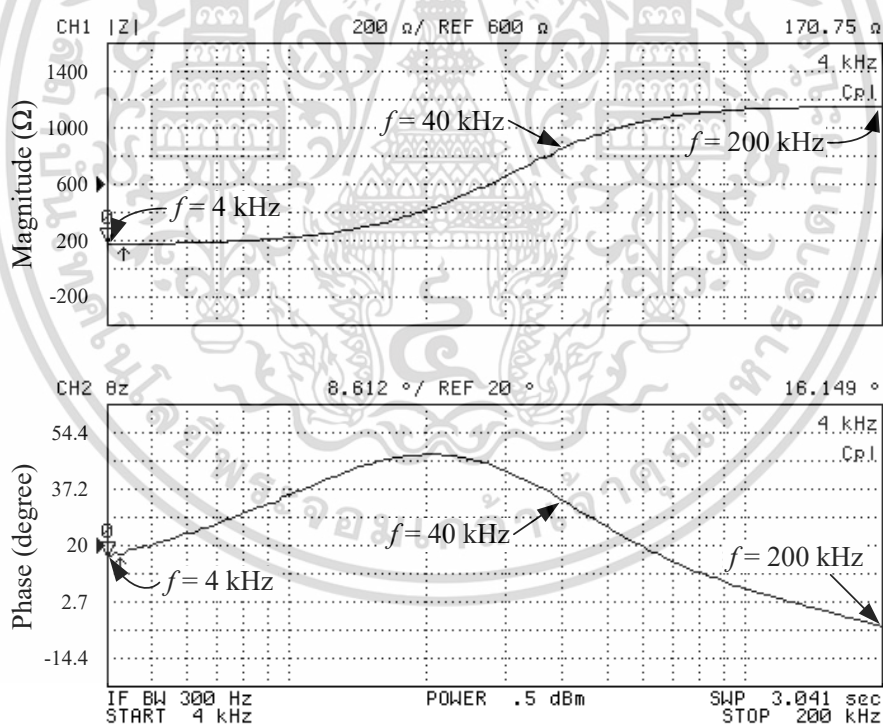


รูปที่ 5.7 ภาพถ่ายวงจรถ่ายแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานบนแผ่นวงจรพิมพ์เพื่อใช้ในการต่อทดลอง

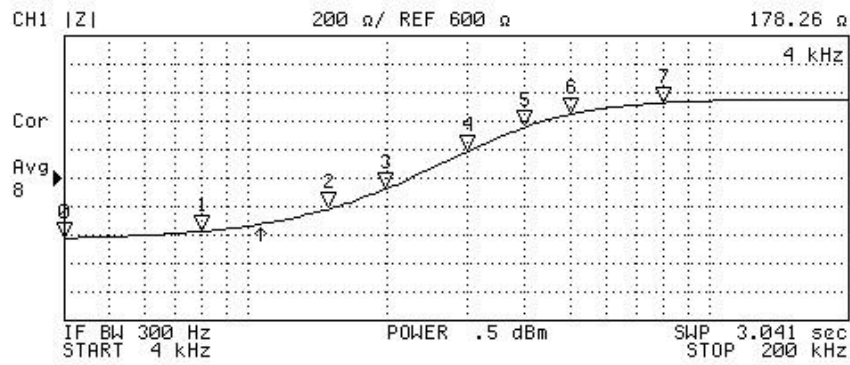
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.8 แสดงผลการวัดผลตอบสนองทางความถี่ของวงจรเลียนแบบในรูปที่ 5.6 เมื่อกำหนดให้ค่า $g_m \cong 1 \text{ mA/V}$ ($I_B \cong 50 \mu\text{A}$) $R_1 = 1 \text{ k}\Omega$ $C_1 = 4.7 \text{ nF}$ และจ่ายแรงดันไฟเลี้ยงให้แก่วงจรเท่ากับ $\pm 5 \text{ V}$ ในกรณีนี้พบว่า $R_{eq} = 1 \text{ k}\Omega$ และ $L_{eq} = 4.7 \text{ mH}$ อีกทั้งผลการทดสอบผลตอบสนองทางความถี่ของวงจรที่ความถี่เท่ากับ 4 kHz , 40 kHz และ 200 kHz พบว่ามีค่า Z_{in} เท่ากับ 170.86Ω , 860.06Ω , $1.15 \text{ k}\Omega$ ในขณะที่มุมเฟสมีค่าประมาณ 16.89° , 33.37° , -4.52° ตามลำดับ

รูปที่ 5.9 แสดงผลการวัดผลตอบสนองทางขนาดของวงจรในรูปที่ 5.6 โดยกำหนดให้ $R_1 = 1 \text{ k}\Omega$ และ $C_1 = 4.7 \text{ nF}$ ในกรณีนี้จะได้ $R_{eq} = 1 \text{ k}\Omega$ จากนั้นแปรค่า g_m เป็น 0.5 mA/V , 2 mA/V และ 4 mA/V ทำให้ได้ $L_{eq} = 9.4 \text{ mH}$, 2.35 mH และ 1.18 mH ตามลำดับ นอกจากนี้ค่าความผิดพลาดที่ตำแหน่งความถี่เท่ากับ 50 kHz สามารถสรุปได้ดังตารางที่ 5.3 และรูปที่ 5.10 แสดงผลการวัดผลตอบสนองทางมุมเฟสของวงจรในรูปที่ 5.6 เมื่อแปรค่า g_m เป็น 0.5 mA/V , 2 mA/V , 4 mA/V โดยที่ความถี่เท่ากับ 40 kHz วงจรมีมุมเฟสอยู่ที่ประมาณ 27° , 47° , 26° ตามลำดับ ซึ่งค่าในทางทฤษฎีจะมีค่าเท่ากับ 73°

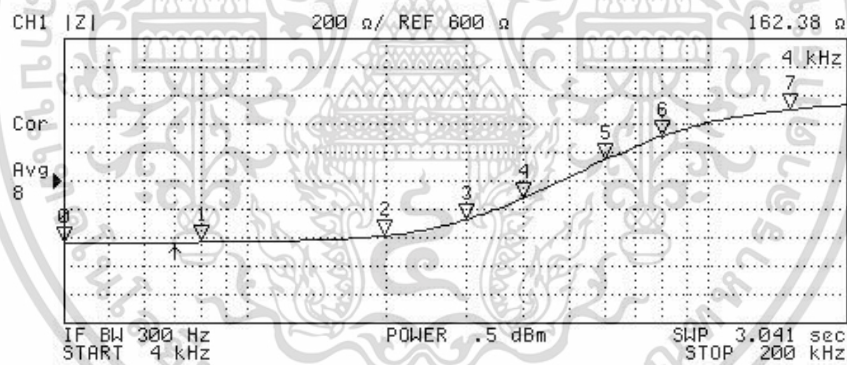


รูปที่ 5.8 ผลการวัดผลตอบสนองทางความถี่ของวงจรในรูปที่ 5.6 เมื่อ $g_m = 1 \text{ mA/V}$



N	SWP PARAM	VAL
0	4 kHz	178.26 Ω
1	8 kHz	226.44 Ω
2	15 kHz	382.77 Ω
3	20 kHz	523.43 Ω
4	30 kHz	784.26 Ω
5	40 kHz	957.65 Ω
6	50 kHz	1.047 kΩ
7	80 kHz	1.1297 kΩ

(ก)



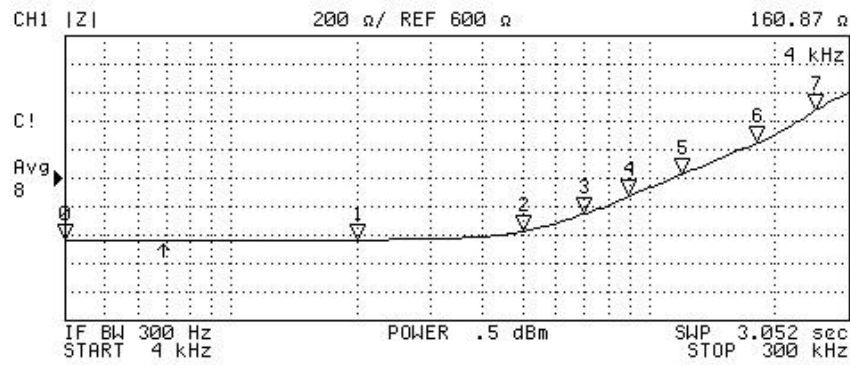
N	SWP PARAM	VAL
0	4 kHz	162.38 Ω
1	8 kHz	169.08 Ω
2	20 kHz	214.68 Ω
3	30 kHz	325.69 Ω
4	40 kHz	477.64 Ω
5	60 kHz	747.32 Ω
6	80 kHz	914.34 Ω
7	150 kHz	1.1004 kΩ

(ข)

รูปที่ 5.9 ผลการวัดผลตอบสนองทางขนาดของวงจรรูปที่ 5.6 เมื่อแปรค่า g_m

(ก) $g_m = 0.5 \text{ mA/V}$ (ข) $g_m = 2 \text{ mA/V}$ (ค) $g_m = 4 \text{ mA/V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



N	SWP PARAM	VAL
0	4 kHz	160.87 Ω
1	20 kHz	166.48 Ω
2	50 kHz	227.04 Ω
3	70 kHz	348.84 Ω
4	90 kHz	474.42 Ω
5	120 kHz	626.37 Ω
6	180 kHz	844.38 Ω
7	250 kHz	1.0736 kΩ

(ค)

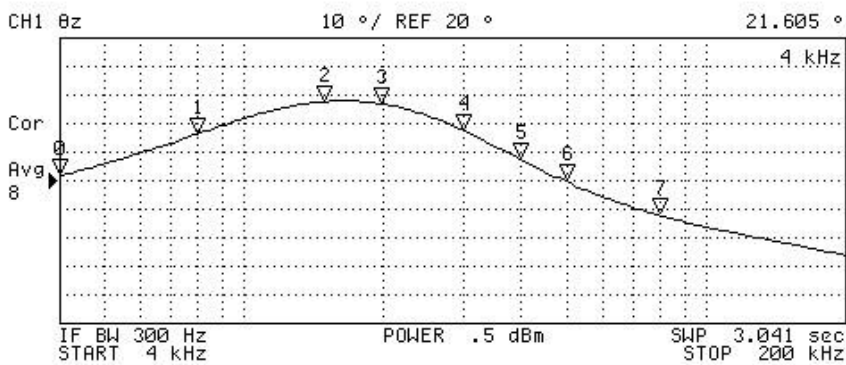
รูปที่ 5.9 ผลการวัดผลตอบสนองทางขนาดของวงจรในรูปที่ 5.6 เมื่อแปรค่า g_m (ต่อ)

(ก) $g_m = 0.5 \text{ mA/V}$ (ข) $g_m = 2 \text{ mA/V}$ (ค) $g_m = 4 \text{ mA/V}$

ตารางที่ 5.3 รายละเอียดของค่า Z_{in} ที่ได้จากการต่อทดลองในรูปที่ 5.7

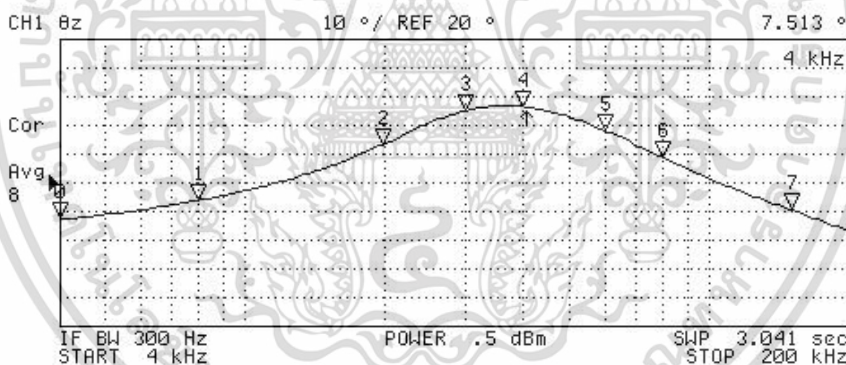
$I_B (\mu\text{A})$	$g_m (\text{mA/V})$	$Z_{in} (\Omega)$		ค่าความผิดพลาด (%)
		ผลทางทฤษฎี	ผลการวัด	
25	0.5	947.16	1,047	10.54
100	2	593.95	637.83	7.39
200	4	346.30	227.04	34.44

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



N	SWP PARAM	VAL
0	4 kHz	21.605 °
1	8 kHz	36.523 °
2	15 kHz	47.722 °
3	20 kHz	46.92 °
4	30 kHz	37.707 °
5	40 kHz	27.346 °
6	50 kHz	19.693 °
7	80 kHz	7.8718 °

(ก)



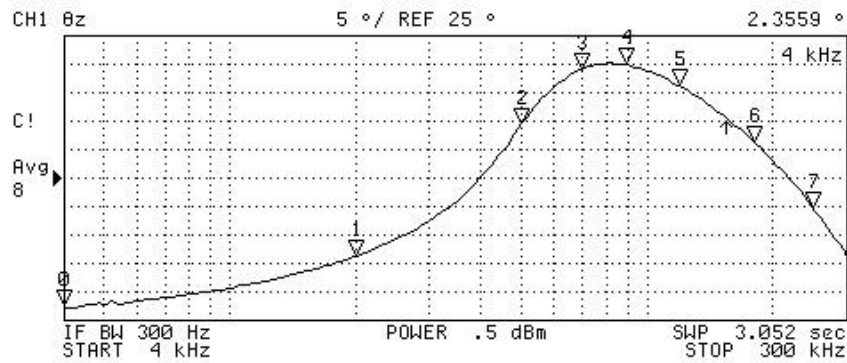
N	SWP PARAM	VAL
0	4 kHz	7.513 °
1	8 kHz	13.917 °
2	20 kHz	33.416 °
3	30 kHz	45.11 °
4	40 kHz	46.561 °
5	60 kHz	38.243 °
6	80 kHz	28.926 °
7	150 kHz	10.732 °

(ข)

รูปที่ 5.10 ผลการวัดผลตอบแทนทางมุมเฟสของวงจรรูปที่ 5.6 เมื่อแปรค่า g_m

(ก) $g_m = 0.5 \text{ mA/V}$ (ข) $g_m = 2 \text{ mA/V}$ (ค) $g_m = 4 \text{ mA/V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



N	SWP PARAM	VAL
0	4 kHz	2.3559 °
1	20 kHz	11.264 °
2	50 kHz	34.421 °
3	70 kHz	44.19 °
4	90 kHz	44.873 °
5	120 kHz	41.194 °
6	180 kHz	31.405 °
7	250 kHz	19.728 °

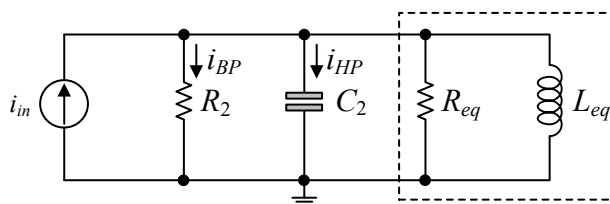
(ค)

รูปที่ 5.10 ผลการวัดผลตอบสนองทางมุมเฟสของวงจรในรูปที่ 5.6 เมื่อแปรค่า g_m (ต่อ)

(ก) $g_m = 0.5 \text{ mA/V}$ (ข) $g_m = 2 \text{ mA/V}$ (ค) $g_m = 4 \text{ mA/V}$

5.6 การประยุกต์ใช้งานของวงจรที่นำเสนอ

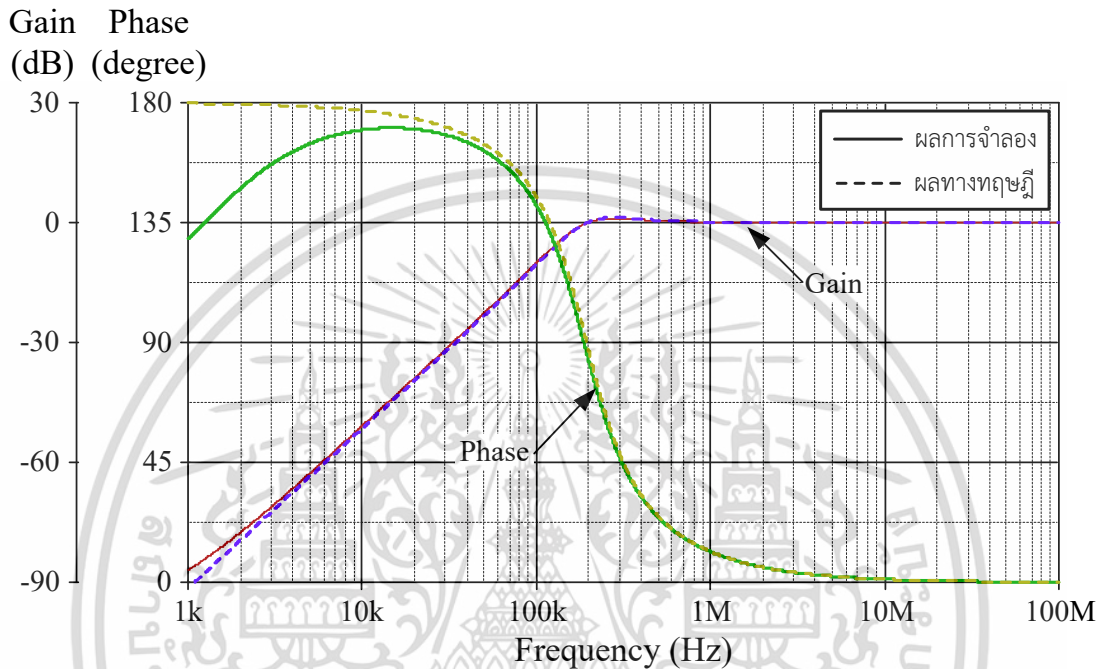
จากการตรวจสอบคุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอด้วยผลการจำลอง และผลการทดสอบด้วยวงจรจริงในหัวข้อก่อนหน้า พบว่าวงจรมีคุณสมบัติในการทำงานสอดคล้องเป็นไปตามหลักการทางทฤษฎี ดังนั้นในหัวข้อนี้จึงได้นำเสนอแนวทางในการประยุกต์ใช้งานวงจรเลียนแบบตัวเหนี่ยวนำเป็นวงจรกรองผ่านความถี่สูงอันดับสอง (second order highpass filter, HP) และวงจรกรองผ่านแถบความถี่อันดับสอง (second order bandpass filter, BP) โหมดกระแส เพื่อยืนยันคุณสมบัติของตัวต้านทานสมมูล และตัวเหนี่ยวนำสมมูลที่สังเคราะห์ขึ้น เมื่อกำหนดให้ $i_{in} = 50 \mu\text{A}$ $I_B = 90 \mu\text{A}$ ($g_m = 1.5 \text{ mA/V}$) $R_1 = 1 \text{ k}\Omega$ $R_2 = 4.3 \text{ k}\Omega$ และ $C_1 = C_2 = 1 \text{ nF}$ ในกรณีนี้จะได้ $R_{eq} = 1 \text{ k}\Omega$ และ $L_{eq} = 0.67 \text{ mH}$



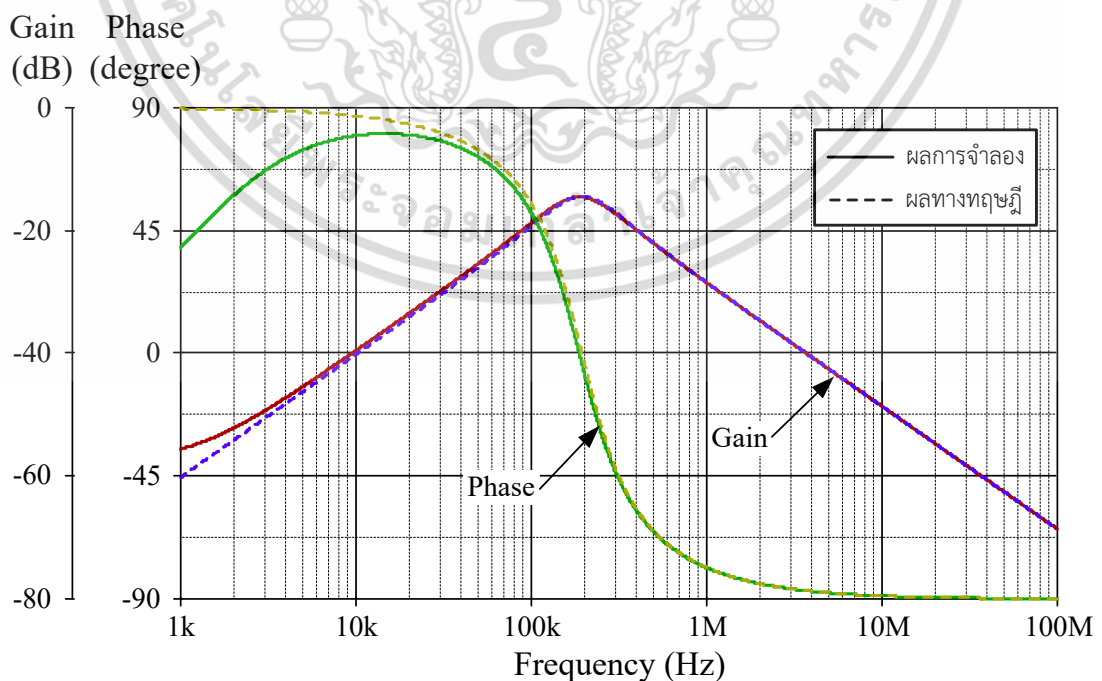
รูปที่ 5.11 วงจรกรองผ่านความถี่สูงและกรองผ่านแถบความถี่อันดับสอง

เอกสารนี้เป็นเอกสารที่สงวนไว้ โดยใช่วงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอในรูปที่ 5.1 ไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.12 และ 5.13 แสดงผลจำลองผลตอบสนองทางความถี่ของวงจรในรูปที่ 5.11 ซึ่งพบว่าวงจรมีความถี่ธรรมชาติ (natural frequency) $f_0 = 196.95 \text{ kHz}$ ซึ่งใกล้เคียงกับค่าทางทฤษฎีเท่ากับ 194.438 kHz โดยมีค่าความผิดพลาดประมาณ 1.3 % ในขณะที่ค่าตัวประกอบคุณภาพ (quality factor) $Q = 1$ นอกจากนี้วงจรกรองผ่านแถบความถี่ยังมีอัตราขยายช่วงสัญญาณผ่าน (pass band gain) เท่ากับ -14.52 dB อีกด้วย [ภาคผนวก ช4]



รูปที่ 5.12 ผลจำลองผลตอบสนองทางความถี่ของวงจรกรองผ่านความถี่สูงอันดับสองในรูปที่ 5.11



รูปที่ 5.13 ผลจำลองผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่อันดับสองในรูปที่ 5.11

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี หากมีการนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตจากมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี ถือเป็นการละเมิดลิขสิทธิ์และจะดำเนินการตามกฎหมายที่เกี่ยวข้อง

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.7 สรุป

วิทยานิพนธ์ฉบับนี้นำเสนอวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานเทียบกราวด์ ซึ่งสังเคราะห์ขึ้นโดยใช้วงจร VDBA เป็นอุปกรณ์แอกทีฟหลักเพียงหนึ่งตัวเท่านั้น ต่อร่วมกับตัวต้านทานและตัวเก็บประจุซึ่งเป็นอุปกรณ์พาสซีฟจากภายนอกอย่างละหนึ่งตัว ทำให้วงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอมีความเรียบง่าย อีกทั้งยังคล่องตัวในการประยุกต์ใช้งานในวงจรรวมประเภทต่างๆ เนื่องจากสามารถปรับแต่งค่าความต้านทานสมมูล และค่าความเหนี่ยวนำสมมูลได้ด้วยวิธีการทางอิเล็กทรอนิกส์ นอกจากนี้ยังมีการจำลองผลการทำงาน และการต่อทดลองด้วยวงจรจริงเพื่อยืนยันคุณสมบัติการทำงานที่ถูกต้องเป็นไปตามแนวทางในทางทฤษฎี รวมทั้งมีการนำเสนอแนวทางการประยุกต์ใช้งานเป็นวงจรกรองผ่านความถี่สูงอันดับสอง และวงจรกรองผ่านแถบความถี่อันดับสองในโหมดกระแสอีกด้วย

5.8 เอกสารอ้างอิงบทที่ 5

- [1] A. Paul and D. Patranabis, "Active simulation of grounded inductors using a single current conveyor", **IEEE Transactions on Circuits and Systems**, vol. 28, no. 2, pp. 164-165, 1981.
- [2] H. Kuntman, M. Gülsoy and O. Çiçekoğlu, "Actively simulated grounded lossy inductors using third generation current conveyors", **Microelectronics Journal**, vol. 31, no. 4, pp. 245-250, 2000.
- [3] O. Çiçekoğlu, A. Toker and H. Kuntman, "Universal immittance function simulators using current conveyors", **Computers and Electrical Engineering**, vol. 27, no. 3, pp. 227-238, 2001.
- [4] U. Çam, F. Kaçar, O. Çiçekoğlu, H. Kuntman and A. Kuntman, "Novel two OTRA-based grounded immittance simulator topologies", **Analog Integrated Circuits and Signal Processing**, vol. 39, no. 2, pp. 169-175, 2004.
- [5] M. Incekaraoglu and U. Çam, "Realization of series and parallel R-L and C-D impedances using single differential voltage current conveyor", **Analog Integrated Circuits and Signal Processing**, vol. 43, no. 1, pp. 101-104, 2005.
- [6] F. Kaçar and A. Yeşil, "Novel grounded parallel inductance simulators realization using a minimum number of active and passive components", **Microelectronics Journal**, vol. 41, no. 10, pp. 632-638, 2010.
- [7] F. Kaçar and H. Kuntman, "CFOA-based lossless and lossy inductance simulators", **Radioengineering**, vol. 20, no. 3, pp. 627-631, 2011.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [8] B. Metin, “Supplementary inductance simulator topologies employing single DXCCII”, **Radioengineering**, vol. 20, no. 3, pp. 614-618, 2011.
- [9] H. Alpaslan and E. Yuce, “Inverting CFOA based lossless and lossy grounded inductor simulators”, **Circuits, Systems, and Signal Processing**, vol. 34, no. 10, pp. 3081-3100, 2015.
- [10] A. Yeşil and F. Kaçar, “VDBA-based lossless and lossy inductance simulators and its filter applications”, **Proceedings of the 24th Signal Processing and Communication Application Conference (SIU 2016)**, Zonguldak, Turkey, 16-19 May, 2016.
- [11] S. Siripongdee and W. Jaikla, “Electronically controllable grounded inductance simulators using single commercially available IC : LT1228”, **International Journal of Electronics and Communications (AEÜ)**, vol. 76, pp. 1-10, 2017.
- [12] M. Faseehuddin, J. Sampe, S. Shireen and S. H. M. Ali, “Lossy and lossless inductance simulators and universal filters employing a new versatile active block”, **Informacije MIDEM - Journal of Microelectronics, Electronic Components and Materials**, vol. 48, no. 2, pp. 97-113, 2018.
- [13] N. Roongmuanpha, T. Pukkalanun and W. Tangsrirat, “Grounded lossy parallel inductance simulation using voltage differencing buffered amplifier”, **Proceedings of the 14th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON 2017)**, Phuket, Thailand, 27-30 June, pp. 298-301, 2017.
- [14] วรพงศ์ ตั้งศรีรัตน์ และทัตยา ปุคคละนนท์. **การวิเคราะห์วงจรไฟฟ้า**. คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2551.
- [15] Harris semiconductor, “2 MHz, operational transconductance amplifier (OTA)”, **CA3080 datasheet**, November 1996.
- [16] National Semiconductor, “JFET input operational amplifiers”, **LF356 datasheet**, Dec. 2001.

บทที่ 6

บทสรุปและข้อเสนอแนะแนวทางในการทำวิจัยต่อ

6.1 บทสรุป

วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบและสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำโดยใช้วงจร VDBA เป็นอุปกรณ์แอคทีฟหลักเพียงชนิดเดียว วงจร VDBA ที่ใช้ในวิทยานิพนธ์ฉบับนี้มีโครงสร้างภายในแบบใช้เทคโนโลยีขนาด $0.25 \mu\text{m}$ CMOS จำนวนเก้ตต่อร่วมกับแหล่งจ่ายกระแสตรงจำนวนสามตัว ทำให้มีโครงสร้างภายในที่เรียบง่ายไม่ซับซ้อน สิ้นเปลืองกำลังไฟฟ้าต่ำ อีกทั้งวงจร VDBA ยังสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ผ่านทางกระแสไบอัสจากภายนอกวงจรถัดไป ทำให้วงจรมีคล่องตัวต่อการประยุกต์ใช้งาน

ดังนั้นวิทยานิพนธ์ฉบับนี้จึงเลือกนำวงจร VDBA มาสังเคราะห์เป็นวงจรเลียนแบบตัวเหนี่ยวนำทั้งสามประเภทได้แก่ วงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียซึ่งสังเคราะห์ขึ้นโดยใช้วงจร VDBA จำนวนสองตัวต่อร่วมกับตัวเก็บประจุจำนวนหนึ่งตัว วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมโดยแบ่งย่อยออกเป็นวงจรที่อาศัยตัวต้านทานพาสซีฟจากภายนอก และวงจรที่ปราศจากตัวต้านทานพาสซีฟจากภายนอก ต่อรวมกับวงจร VDBA และตัวเก็บประจุ และวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานซึ่งสังเคราะห์จากวงจร VDBA จำนวนหนึ่งตัวต่อร่วมกับตัวต้านทานและตัวเก็บประจุอย่างละหนึ่งตัวเท่านั้น โดยวงจรเลียนแบบที่นำเสนอในวิทยานิพนธ์ฉบับนี้มีโครงสร้างที่เล็กกะทัดรัด และเรียบง่าย อีกทั้งยังใช้อุปกรณ์พาสซีฟจากภายนอกจำนวนน้อย นอกจากนี้วงจรที่นำเสนอยังสามารถปรับค่าความต้านทานสมมูล และค่าความเหนี่ยวนำสมมูลด้วยวิธีการทางอิเล็กทรอนิกส์อีกด้วย โดยวงจรที่นำเสนอได้มีการตรวจสอบคุณสมบัติในการทำงานด้วยผลการจำลองการทำงานโดยใช้โปรแกรม PSPICE เพื่อยืนยันผลการทำงานที่ถูกต้องเป็นไปตามหลักการในทางทฤษฎี และการยืนยันผลด้วยการต่อทดลองด้วยวงจรจริง โดยใช้โอซีเบอร์ CA3080 ต่อร่วมกับเบอร์ LF356 เพื่อยืนยันผลการทำงานอีกด้วย นอกจากนี้ยังมี การนำเสนอแนวทางในการประยุกต์ใช้งานวงจรเลียนแบบตัวเหนี่ยวนำทุกประเภทเป็นวงจรกรองความถี่รูปแบบต่างๆ อาทิเช่น วงจรกรองผ่านความถี่ต่ำ วงจรกรองผ่านความถี่สูง วงจรกรองผ่านแถบความถี่ และวงจรตัดความถี่เฉพาะช่วง

นอกจากนี้ผลการวิจัยทั้งหมดที่ได้รับการพิจารณาตีพิมพ์ในงานประชุมวิชาการระดับชาติและระดับนานาชาติแสดงดังนี้ [1]-[7]

1. T. Pukkalanun, N. Roongmuanpha and W. Tangsrirat, "Variable lossy series inductance simulator using single voltage differencing buffered amplifier (VDBA)", *Proceedings of the International MultiConference of Engineers*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- and Computer Scientists 2017 Vol II (IMECS 2017), Kowloon, Hong Kong, 15-17 March, pp. 656-659, 2017. [1]
2. นัชชัยน์ รุ่งเหมือนฟ้า, ทศยา ปุคคละนันท์ และ วรพงศ์ ตั้งศรีรัตน์, “วงจรเลียนแบบตัวเหนี่ยวนำแบบมีการสูญเสียที่ปรับค่าได้โดยใช้วงจร VDBA”, **การประชุมเครือข่ายวิศวกรรมไฟฟ้า มหาวิทยาลัยราชวมงคล ครั้งที่ 9**, จ.จันทบุรี, หน้า. 496-499, 2560. [2]
 3. N. Roongmuanpha, T. Pukkalanun and W. Tangsrirat, “Grounded lossy parallel inductance simulation using voltage differencing buffered amplifier”, **Proceedings of the 14th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON 2017)**, Phuket, Thailand, 27-30 June, pp. 298-301, 2017. [3]
 4. N. Roongmuanpha, T. Pukkalanun and W. Tangsrirat, “Resistorless realization of grounded lossy series inductor with two VDBAs and a grounded capacitor”, **Proceedings of the 3rd International Conference on Communication and Information Processing (ICCIP 2017)**, Tokyo, Japan, 24-26 November, pp. 508-511, 2017. [4]
 5. N. Roongmuanpha, T. Pukkalanun and W. Tangsrirat, “Linearly tunable CMOS VDBA design”, **Proceedings of the 3rd International Conference on Control and Robotics Engineering (ICCRE 2018)**, Nagoya, Japan, 20-23 April, pp. 143-146, 2018. [5]
 6. N. Roongmuanpha, S. Unhavanich and W. Tangsrirat, “Active simulation of electronically tunable grounded lossless inductor using voltage differencing inverting buffered amplifiers”, **Proceedings of the 4th International Conference on Engineering, Applied Sciences and Technology (ICEAST 2018)**, Phuket, Thailand, 4-7 July, article number 8434425, 2018. [6]
 7. J. Pimpol, N. Roongmuanpha and W. Tangsrirat, “Low-output-impedance electronically adjustable universal filter using voltage differencing buffered amplifiers”, **Proceedings of the 8th International Conference on Informatics, Environment, Energy and Applications (IEEA 2019)**, Osaka, Japan, 16-19 March, pp. 200-203, 2019. [7]

โดยรายละเอียดทั้งหมดของแต่ละบทความได้รวบรวมไว้ในภาคผนวก ซ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2 ข้อเสนอแนะแนวทางในการทำวิจัยต่อ

ในการออกแบบและสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำทั้งกรณีที่ไม่มีการสูญเสีย และมีการสูญเสียที่นำเสนอในวิทยานิพนธ์ฉบับนี้ พบว่ายังมีแนวทางที่น่าสนใจเพื่อนำไปปรับปรุงพัฒนาให้ดียิ่งขึ้นดังนี้

ประการแรก ถึงแม้ว่าวงจรเลียนแบบที่นำเสนอสามารถที่จะปรับค่าความต้านทานสมมูล และค่าความเหนี่ยวนำสมมูลได้ด้วยวิธีการทางอิเล็กทรอนิกส์ แต่เนื่องจากวงจรดังกล่าวมีโครงสร้างภายในแบบมอสทรานซิสเตอร์จึงทำให้การปรับค่าอัตราขยายค่าความนำมีความไม่เป็นเชิงเส้น ดังนั้นจึงควรมีการพัฒนาให้วงจรสามารถปรับค่าได้อย่างเป็นเชิงเส้น

ประการสอง ถึงแม้ว่าวงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสีย และที่มีการสูญเสียแบบอนุกรมที่นำเสนอในวิทยานิพนธ์ฉบับนี้สามารถสังเคราะห์ได้โดยไม่ต้องอาศัยตัวต้านทานพาสซีฟจากภายนอกจึงส่งผลให้มีขนาดของพื้นที่ในวงจรรวมเล็กลง แต่วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานยังจำเป็นต้องอาศัยตัวต้านทานพาสซีฟจากภายนอกอยู่ ดังนั้นจึงควรปรับปรุงให้สามารถสังเคราะห์วงจรโดยไม่ต้องอาศัยตัวต้านทานพาสซีฟจากภายนอกเพื่อลดขนาดของวงจรรวม รวมทั้งเพื่อให้ค่าความต้านทานสมมูลสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์

6.3 เอกสารอ้างอิงบทที่ 6

- [1] T. Pukkalanun, N. Roongmuanpha and W. Tangsrirat, "Variable lossy series inductance simulator using single voltage differencing buffered amplifier (VDBA)", *Proceedings of the International MultiConference of Engineers and Computer Scientists 2017 Vol II (IMECS 2017)*, Kowloon, Hong Kong, 15-17 March, pp. 656-659, 2017.
- [2] นัชฌาย์ รุ่งเหมือนฟ้า, ทศยา ปุคคะฉนันทน์ และ วรพงศ์ ตั้งศรีรัตน, "วงจรเลียนแบบตัวเหนี่ยวนำแบบมีการสูญเสียที่ปรับค่าได้โดยใช้วงจร VDBA", *การประชุมเครือข่ายวิศวกรรมไฟฟ้า มหาวิทยาลัยราชภัฏครั้งที่ 9*, จ.จันทบุรี, หน้า. 496-499, 2560.
- [3] N. Roongmuanpha, T. Pukkalanun and W. Tangsrirat, "Grounded lossy parallel inductance simulation using voltage differencing buffered amplifier", *Proceedings of the 14th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON 2017)*, Phuket, Thailand, 27-30 June, pp. 298-301, 2017.
- [4] N. Roongmuanpha, T. Pukkalanun and W. Tangsrirat, "Resistorless realization of grounded lossy series inductor with two VDBAs and a grounded capacitor",

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Proceedings of the 3rd International Conference on Communication and Information Processing (ICCIP 2017), Tokyo, Japan, 24-26 November, pp. 508-511, 2017.
- [5] N. Roongmuanpha, T. Pukkalanun and W. Tangsrirat, “Linearly tunable CMOS VDBA design”, **Proceedings of the 3rd International Conference on Control and Robotics Engineering (ICCRE 2018)**, Nagoya, Japan, 20-23 April, pp. 143-146, 2018.
- [6] N. Roongmuanpha, S. Unhavanich and W. Tangsrirat, “Active simulation of electronically tunable grounded lossless inductor using voltage differencing inverting buffered amplifiers”, **Proceedings of the 4th International Conference on Engineering, Applied Sciences and Technology (ICEAST 2018)**, Phuket, Thailand, 4-7 July, article number 8434425, 2018.
- [7] J. Pimpol, N. Roongmuanpha and W. Tangsrirat, “Low-output-impedance electronically adjustable universal filter using voltage differencing buffered amplifiers”, **Proceedings of the 8th International Conference on Informatics, Environment, Energy and Applications (IEEA 2019)**, Osaka, Japan, 16-19 March, pp. 200-203, 2019.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

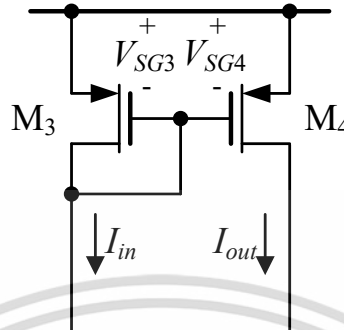
ภาคผนวก ก
การวิเคราะห์คุณสมบัติของวงจรถ่ายโอนกระแส



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ก1 การวิเคราะห์คุณสมบัติของวงจรสะท้อนกระแส

การวิเคราะห์คุณสมบัติของวงจรสะท้อนกระแสของวงจร VDBA จะพิจารณาที่ทรานซิสเตอร์ M_3 - M_4 ดังรูปที่ ก1 ในกรณีนี้จะกำหนดให้ทรานซิสเตอร์ทั้งสองมีความสมพงษ์กันทุกประการ



รูปที่ ก1 วงจรสะท้อนกระแสแบบมอสทรานซิสเตอร์

จากรูปที่ ก1 กำหนดให้ I_{in} และ I_{out} เป็นกระแสอินพุตและเอาต์พุตของวงจรสะท้อนกระแสตามลำดับ เมื่อทรานซิสเตอร์มีการทำงานในช่วงอิมิต์หรือ $V_{SD} \geq V_{SG} - |V_T|$ จะได้กระแสเดรนเป็นดังนี้

$$I_D = -\frac{\mu C_{ox}}{2} \frac{W}{L} (V_{SG} - |V_T|)^2 (1 + \lambda V_{SD}) \quad (ก1.1)$$

เมื่อพิจารณาค่าอัตราส่วนระหว่าง I_{out} และ I_{in} ของวงจรในรูปที่ ก1 ร่วมกับสมการ (ก1.1) จะได้

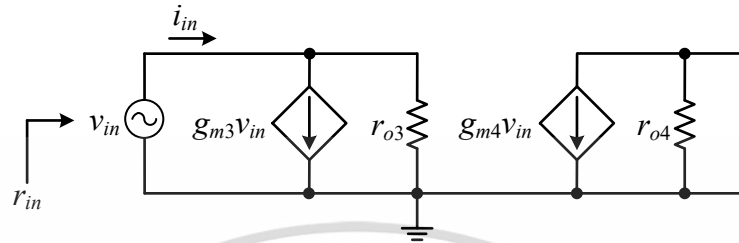
$$\frac{I_{out}}{I_{in}} = \frac{\frac{\mu C_{ox4}}{2} \frac{W_4}{L_4} (V_{SG4} - |V_{T4}|)^2 (1 + \lambda_4 V_{SD4})}{\frac{\mu C_{ox3}}{2} \frac{W_3}{L_3} (V_{SG3} - |V_{T3}|)^2 (1 + \lambda_3 V_{SD3})} \quad (ก1.2)$$

เมื่อกำหนดให้ทรานซิสเตอร์ทั้งสองตัวมีความสมพงษ์กันทุกประการ จะได้ค่าอัตราส่วนระหว่าง I_{out} และ I_{in} ใหม่ดังนี้

$$\frac{I_{out}}{I_{in}} = \left(\frac{W_4 L_3}{L_4 W_3} \right) \quad (ก1.3)$$

ก2 การวิเคราะห์หาค่าความต้านทานที่อินพุตของวงจรสะท้อนกระแส

รูปที่ ก2 แสดงวงจรสมมูลของทรานซิสเตอร์ M_3 - M_4 ในการวิเคราะห์หาค่าความต้านทานที่เข้าอินพุต โดยป้อนแรงดัน v_{in} ที่เข้าอินพุตของวงจร ในกรณีนี้จะไม่คำนึงถึงผลของแรงดันที่เข้าเอาต์พุตของวงจร



รูปที่ ก2 วงจรสมมูลสำหรับวิเคราะห์หาค่าความต้านทานอินพุตของวงจรสะท้อนกระแส

เมื่อพิจารณากระแส i_{in} ที่เข้าอินพุตของวงจร โดยใช้กฎกระแสเคอร์ชอฟฟ์ (Kirchoff's current law, KCL) จะได้

$$i_{in} = g_{m3}(v_{in}) + i_{r_{o3}} \quad (ก2.1)$$

$$i_{in} = g_{m3}(v_{in}) + \frac{v_{in}}{r_{o3}} \quad (ก2.2)$$

$$i_{in} = v_{in} \left(g_{m3} + \frac{1}{r_{o3}} \right) \quad (ก2.3)$$

ดังนั้น

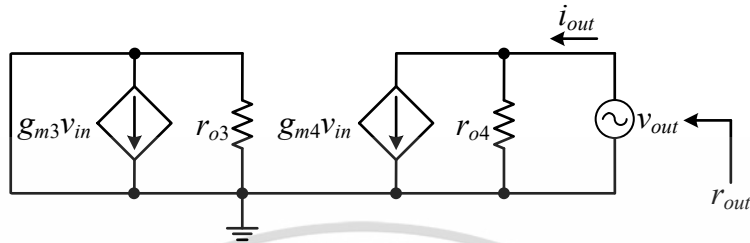
$$\frac{v_{in}}{i_{in}} = r_{in} = \frac{1}{g_{m3} + \frac{1}{r_{o3}}} \quad (ก2.4)$$

เมื่อพิจารณาสมการ (ก2.4) จะพบว่า $\left(\frac{1}{r_{o3}} \right)$ มีค่าน้อยมาก ดังนั้นจะสามารถหาค่าความต้านทานอินพุตได้ใหม่เท่ากับ

$$r_{in} = \frac{1}{g_{m3}} \quad (ก2.5)$$

ก3 การวิเคราะห์หาค่าความต้านทานที่เอาต์พุตของวงจรสะท้อนกระแส

รูปที่ ก3 แสดงวงจรสมมูลของทรานซิสเตอร์ M_3 - M_4 ในการวิเคราะห์หาค่าความต้านทานที่เข้าเอาต์พุต โดยป้อนแรงดัน v_{out} ที่เข้าเอาต์พุตของวงจร ในกรณีนี้จะไม่คำนึงถึงผลของแรงดันที่เข้าอินพุตของวงจร



รูปที่ ก3 วงจรสมมูลสำหรับวิเคราะห์หาค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแส

เมื่อพิจารณากระแส i_{out} ที่เข้าเอาต์พุตของวงจร โดยใช้กฎของ KCL จะได้

$$i_{out} = g_{m4}(v_{in}) + i_{r_{o4}} \quad (ก3.1)$$

แทนค่า $v_{in} = 0$ ลงในสมการ (ก3.1) จะได้

$$i_{out} = g_{m4}(0) + i_{r_{o4}} \quad (ก3.2)$$

$$i_{out} = i_{r_{o4}} \quad (ก3.3)$$

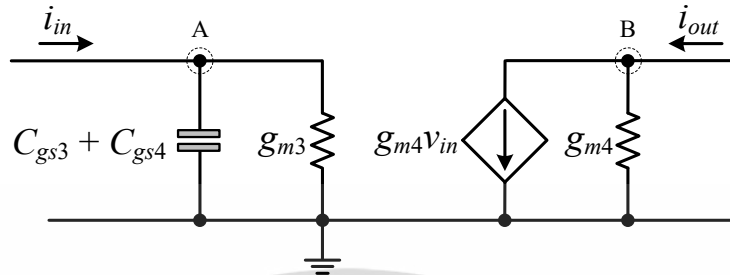
$$i_{out} = \frac{v_{out}}{r_{o4}} \quad (ก3.4)$$

ดังนั้น

$$\frac{v_{out}}{i_{out}} = r_{out} = r_{o4} \quad (ก3.5)$$

ก4 การวิเคราะห์หาอัตราขยายกระแสของวงจรสะท้อนกระแส

รูปที่ ก4 แสดงวงจรสมมูลของทรานซิสเตอร์ M_3 - M_4 สำหรับการวิเคราะห์หาอัตราขยายกระแสกรณีสัญญาณขนาดเล็กของวงจรสะท้อนกระแส



รูปที่ ก4 วงจรสมมูลของวงจรสะท้อนกระแส

จากรูปที่ ก4 เมื่อพิจารณาที่จุด A โดยใช้กฎของ KCL จะได้

$$i_{in}(s) = [g_{m3} + s(C_{gs3} + C_{gs4})]v_{in}(s) \quad (ก4.1)$$

และเมื่อพิจารณาที่จุด B จะได้

$$i_{out}(s) = g_{m4}v_{in}(s) \quad (ก4.2)$$

ในกรณีนี้จะได้อัตราส่วนระหว่างสมการ (ก4.1) และ (ก4.2) หรืออัตราส่วนระหว่าง i_{out} และ i_{in} เท่ากับ

$$\frac{i_{out}(s)}{i_{in}(s)} = \frac{g_{m4}v_{in}(s)}{[g_{m3} + s(C_{gs3} + C_{gs4})]v_{in}(s)} \quad (ก4.3)$$

หรือ

$$\frac{i_{out}(s)}{i_{in}(s)} = \left(\frac{g_{m4}}{g_{m3}} \right) \left[\frac{1}{1 + \frac{s(C_{gs3} + C_{gs4})}{g_{m3}}} \right] \quad (ก4.4)$$

เมื่อพิจารณาสมการ (ก4.4) ในช่วงความถี่ต่ำ หรือกรณี ($s \rightarrow 0$) จะสามารถหาค่าอัตราขยายกระแสของวงจรสะท้อนกระแสได้เท่ากับ

$$\frac{i_{out}(s)}{i_{in}(s)} = \frac{g_{m4}}{g_{m3}} \quad (ก4.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

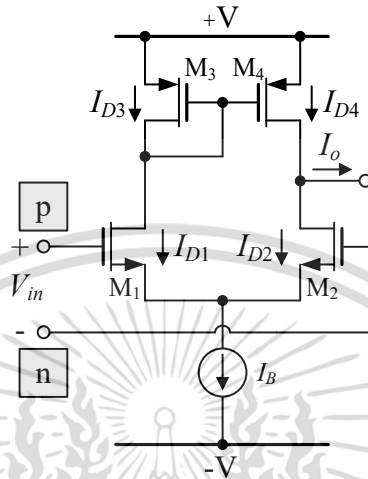
ภาคผนวก ข
การวิเคราะห์คุณสมบัติของวงจรมายาคำความนำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข1 การวิเคราะห์หาค่าอัตราขยายค่าความนำ

เมื่อนำวงจรขยายสัญญาณผลต่างแบบซอร์สร์วมต่อร่วมกับวงจรสะท้อนกระแส และมี การกำหนดทิศทางการไหลของกระแสดังแสดงในรูปที่ ข1 จะสามารถวิเคราะห์หาค่าอัตราขยายค่าความนำของวงจรได้โดยมีรายละเอียดดังนี้



รูปที่ ข1 วงจรขยายค่าความนำ

จากรูปที่ ข1 เมื่อกำหนดให้ทรานซิสเตอร์ทุกตัวมีความสัมพันธ์กันทุกประการจะได้ความสัมพันธ์ของกระแส I_{Di} และ I_B ดังนี้

$$I_{D1} + I_{D2} = I_B \quad (\text{ข1.1})$$

และ

$$I_{D1} = I_{D3} = I_{D4} \quad (\text{ข1.2})$$

เมื่อ I_{Di} คือกระแสเดรนของทรานซิสเตอร์ตัวที่ i ($i = 1, 2, 3, 4$) หากพิจารณาความสัมพันธ์ของกระแส I_{Di} และ I_o จะได้

$$I_o = I_{D1} - I_{D2} \quad (\text{ข1.3})$$

และแรงดันอินพุตของวงจรมีค่าเท่ากับ

$$V_{in} = V_{GS1} - V_{GS2} \quad (\text{ข1.4})$$

ในกรณีนี้จะกำหนดให้ทรานซิสเตอร์ทุกตัวทำงานในช่วงอิมิต์ว ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{D1} = \frac{\mu C_{ox}}{2} \left(\frac{W_1}{L_1} \right) (V_{GS1} - V_{TH1})^2 \quad (ข1.5)$$

และ

$$I_{D2} = \frac{\mu C_{ox}}{2} \left(\frac{W_2}{L_2} \right) (V_{GS2} - V_{TH2})^2 \quad (ข1.6)$$

จากสมการ (ข1.5) และ (ข1.6) ทำการย้ายข้างสมการเพื่อหาค่าของ V_{GS1} ซึ่งจะได้

$$V_{GS1} = \sqrt{\frac{2I_{D1}}{\mu C_{ox} (W_1 / L_1)}} + V_{TH1} \quad (ข1.7)$$

และ

$$V_{GS2} = \sqrt{\frac{2I_{D2}}{\mu C_{ox} (W_2 / L_2)}} + V_{TH2} \quad (ข1.8)$$

แทนค่าสมการ (ข1.7) และ (ข1.8) ลงใน (ข1.4) จะได้

$$V_{in} = \left(\sqrt{\frac{2I_{D1}}{\mu C_{ox} (W_1 / L_1)}} + V_{TH1} \right) - \left(\sqrt{\frac{2I_{D2}}{\mu C_{ox} (W_2 / L_2)}} + V_{TH2} \right) \quad (ข1.9)$$

ในกรณีที่ทรานซิสเตอร์มีความสมพงษ์กันทุกประการดังนั้น

$$\left(\frac{W_1}{L_1} \right) = \left(\frac{W_2}{L_2} \right) = \left(\frac{W}{L} \right) \quad (ข1.10)$$

และ

$$V_{TH1} = V_{TH2} \quad (ข1.11)$$

แทนค่าสมการ (ข1.10) และ (ข1.11) ลงใน (ข1.9) จะได้

$$V_{in} = \frac{\sqrt{2I_{D1}} - \sqrt{2I_{D2}}}{\sqrt{\mu C_{ox} (W / L)}} \quad (ข1.12)$$

ยกกำลังสองทั้งสองข้างของสมการ (ข1.12) จะได้

$$\left[\frac{\mu C_{ox}}{2} \left(\frac{W}{L} \right) V_{in}^2 \right] - I_B = -2\sqrt{I_{D1} I_{D2}} \quad (ข1.13)$$

และยกกำลังสองทั้งสองข้างของสมการ (ข1.13) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$(I_{D1} - I_{D2}) = \left[\frac{\mu C_{ox}}{2} \left(\frac{W}{L} \right) V_{in} \sqrt{\frac{4I_B}{\mu C_{ox} (W/L)}} \right] - V_{in}^2 \quad (\text{ข1.14})$$

แทนค่าสมการ (ข1.3) ลงใน (ข1.14) จะได้

$$I_o = \left[\frac{\mu C_{ox}}{2} \left(\frac{W}{L} \right) V_{in} \sqrt{\frac{4I_B}{\mu C_{ox} (W/L)}} \right] - V_{in}^2 \quad (\text{ข1.15})$$

จากสมการ (ข1.15) จะได้

$$g_m = \frac{\partial I_o}{\partial V_{in}} = \left\{ \frac{\mu C_{ox}}{2} \left(\frac{W}{L} \right) \left[\frac{\frac{4I_B}{\mu C_{ox} (W/L)} - 2V_{in}^2}{\sqrt{\frac{4I_B}{\mu C_{ox} (W/L)} - V_{in}^2}} \right] \right\} \quad (\text{ข1.16})$$

เมื่อกำหนดให้ $V_{in} = 0$ จะได้ค่าอัตราขยายค่าความนำเท่ากับ

$$g_m = \sqrt{\mu C_{ox} \left(\frac{W}{L} \right) I_B} \quad (\text{ข1.17})$$

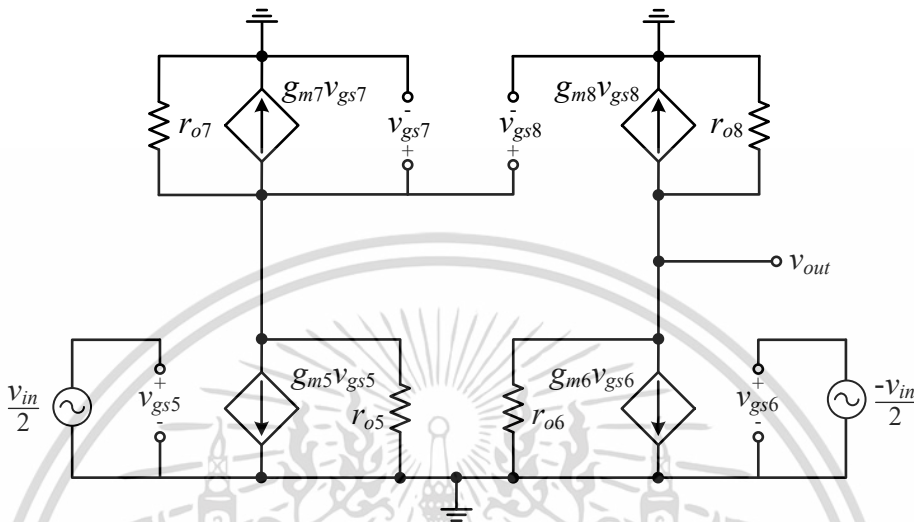
ภาคผนวก ค
การวิเคราะห์คุณสมบัติของวงจรถามแรงดัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

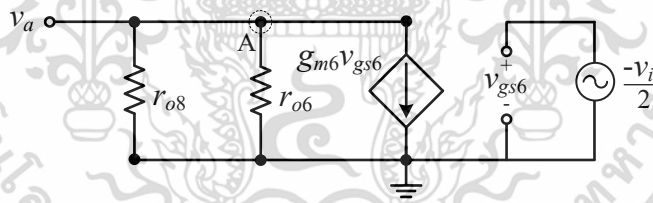
ค2 การวิเคราะห์คุณสมบัติของวงจรตามแรงดันในกรณีสัญญาณขนาดเล็ก

ในการวิเคราะห์คุณสมบัติของวงจรตามแรงดันในกรณีสัญญาณขนาดเล็ก ได้มีการเขียนวงจรสมมูล และกำหนดทิศทางของกระแสโดยพิจารณาเฉพาะทรานซิสเตอร์ $M_5 - M_8$ ดังแสดงในรูปที่ ค2



รูปที่ ค2 วงจรตามแรงดันโดยพิจารณาเฉพาะทรานซิสเตอร์ $M_5 - M_8$

จากรูปที่ ค2 เมื่อพิจารณาเฉพาะวงจรในครึ่งขวา จะสามารถเขียนวงจรสมมูลได้ใหม่ดังนี้



รูปที่ ค3 วงจรสมมูลของทรานซิสเตอร์ M_6, M_8

เมื่อวิเคราะห์ที่โหนด A โดยใช้กฎของ KCL จะได้

$$i_{(r_{o8} // r_{o6})} + g_{m6} v_{gs6} = 0 \tag{ค2.1}$$

วิเคราะห์สมการ (ค2.1) โดยใช้กฎของโอห์ม ดังนั้น

$$\frac{v_a}{(r_{o8} // r_{o6})} + g_{m6} \left(-\frac{v_{in}}{2} \right) = 0 \tag{ค2.2}$$

หรือ

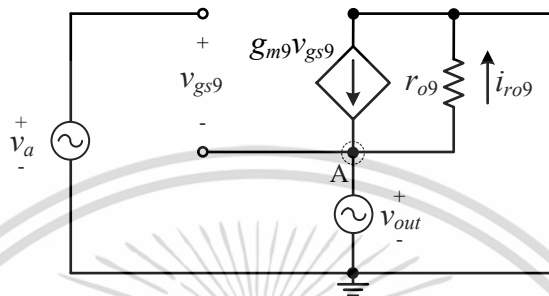
$$\frac{v_a}{(r_{o8} // r_{o6})} = g_{m6} \left(\frac{v_{in}}{2} \right) \tag{ค2.3}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานภายในเท่านั้น มิได้อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นจะได้ v_a เท่ากับ

$$v_a = \left[\frac{g_{m6}(r_{o8} // r_{o6})}{2} \right] v_{in} \quad (ค2.4)$$

เมื่อวิเคราะห์ทรานซิสเตอร์ M_9 โดยใช้แรงดันอินพุต v_a จะได้วงจรสมมูลดังแสดงในรูปที่ ค4



รูปที่ ค4 วงจรสมมูลของทรานซิสเตอร์ M_9

จากรูปที่ ค4
$$v_a = v_{gs9} + v_{out} \quad (ค2.5)$$

และเมื่อวิเคราะห์ที่โหนด A โดยใช้กฎของ KCL พบว่า

$$i_{r_{o9}} - g_{m9}v_{gs9} = 0 \quad (ค2.6)$$

จากนั้นวิเคราะห์สมการ (ค2.5) โดยใช้กฎของโอห์ม จะได้

$$\frac{v_{out}}{r_{o9}} - g_{m9}v_{gs9} = 0 \quad (ค2.7)$$

แทนค่าสมการ (ค2.5) ลงใน (ค2.7) ดังนั้น

$$\frac{v_{out}}{r_{o9}} - g_{m9}(v_a - v_{out}) = 0 \quad (ค2.8)$$

และแทนค่าสมการ (ค2.4) ลงใน (ค2.8) จะได้

$$\frac{v_{out}}{r_{o9}} - g_{m9} \left\{ \left[\frac{v_{in}g_{m6}(r_{o8} // r_{o6})}{2} \right] - v_{out} \right\} = 0 \quad (ค2.9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หรือ
$$\frac{v_{out}}{r_{o9}} - \left[\frac{g_{m9}g_{m6}(r_{o8} // r_{o6})v_{in}}{2} \right] + g_{m9}v_{out} = 0 \quad (ค2.10)$$

จัดรูปสมการ (ค2.10) จะได้

$$\frac{v_{out}}{r_{o9}} + g_{m9}v_{out} = \frac{g_{m9}g_{m6}(r_{o8} // r_{o6})v_{in}}{2} \quad (ค2.11)$$

ดึงตัวร่วมในสมการ (ค2.11) ดังนี้

$$v_{out} \left(\frac{1}{r_{o9}} + g_{m9} \right) = \left[\frac{g_{m9}g_{m6}(r_{o8} // r_{o6})}{2} \right] v_{in} \quad (ค2.12)$$

จัดรูปสมการ (ค2.12) จะได้อัตราส่วนของ v_{out} และ v_{in} เท่ากับ

$$\frac{v_{out}}{v_{in}} = \left\{ \frac{\left[\frac{g_{m9}g_{m6}(r_{o8} // r_{o6})}{2} \right]}{\left(\frac{1}{r_{o9}} + g_{m9} \right)} \right\} \quad (ค2.13)$$

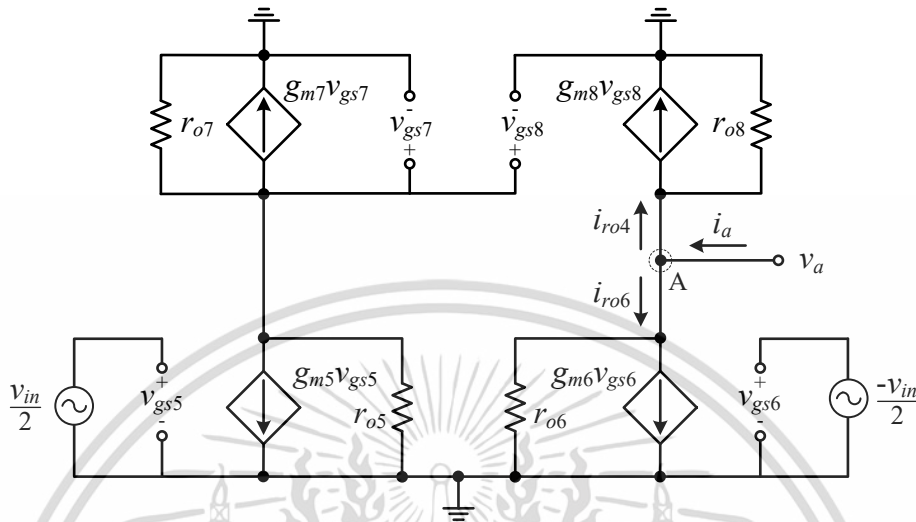
โดยที่ $\left(\frac{1}{r_{o9}} \right) \gg g_{m9}$ ดังนี้

$$\frac{v_{out}}{v_{in}} = \frac{g_{m6}(r_{o8} // r_{o6})}{2} \quad (ค2.14)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค3 การวิเคราะห์หาค่าความต้านทานที่เอาต์พุตของวงจรตามแรงดัน

รูปที่ ค5 แสดงวงจรสมมูลสำหรับการวิเคราะห์หาค่าความต้านทานโดยพิจารณาเฉพาะทรานซิสเตอร์ M_5 - M_8



รูปที่ ค5 วงจรสมมูลของทรานซิสเตอร์ $M_5 - M_8$ สำหรับการวิเคราะห์หาค่าความต้านทานเอาต์พุต

จากรูปเมื่อกำหนดให้ $v_{in} = 0$ และวิเคราะห์ที่โหนด A โดยใช้กฎของ KCL พบว่า

$$i_a = i_{ro6} + i_{ro8} \quad (ค3.1)$$

วิเคราะห์สมการ (ค3.1) โดยใช้กฎของโอห์มจะได้

$$i_a = \frac{v_a}{r_{o6}} + \frac{v_a}{r_{o8}} \quad (ค3.2)$$

หรือ

$$i_a = \left(\frac{1}{r_{o6}} + \frac{1}{r_{o8}} \right) v_a \quad (ค3.3)$$

ดังนั้นจะได้ความต้านทานที่โหนด A มีค่าเท่ากับ

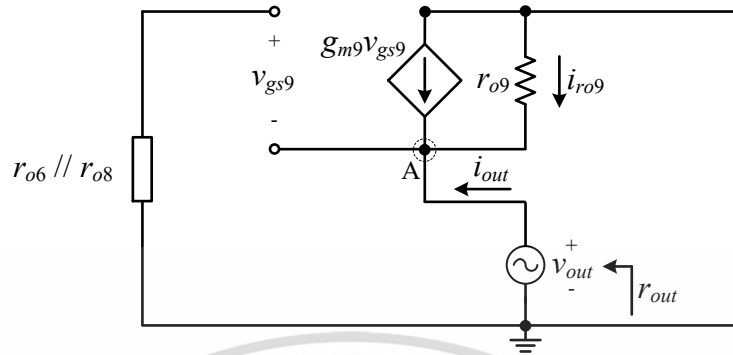
$$r_a = \frac{v_a}{i_a} = \frac{1}{\left(\frac{1}{r_{o6}} + \frac{1}{r_{o8}} \right)} \quad (ค3.4)$$

หรือ

$$r_a = \frac{v_a}{i_a} = r_{o6} // r_{o8} \quad (ค3.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากนั้นวิเคราะห์ทรานซิสเตอร์ M_9 ร่วมกับสมการ (ค3.5) ดังแสดงในรูปที่ ค6 โดยมีรายละเอียดดังนี้



รูปที่ ค6 วงจรสมมูลสำหรับการวิเคราะห์ค่าความต้านทานเอาต์พุต

จากรูปที่ ค6 วิเคราะห์ที่โหนด A โดยใช้กฎของ KCL จะได้

$$i_{out} + i_{r_{o9}} + g_{m9}v_{gs9} = 0 \quad (\text{ค3.6})$$

วิเคราะห์สมการ (ค3.6) ด้วยกฎของโอห์ม ดังนี้

$$i_{out} + \frac{v_{out}}{r_{o9}} + g_{m9}(-v_{out}) = 0 \quad (\text{ค3.7})$$

หรือ

$$i_{out} = \left(g_{m9} - \frac{1}{r_{o9}} \right) v_{out} \quad (\text{ค3.8})$$

โดยที่ $g_{m9} \gg \left(\frac{1}{r_{o9}} \right)$ จะได้

$$i_{out} = g_{m9}v_{out} \quad (\text{ค3.9})$$

ดังนั้นจากสมการ (ค3.9) จะสามารถหาค่าความต้านทานเอาต์พุตได้เท่ากับ

$$r_{out} = \frac{v_{out}}{i_{out}} = \frac{1}{g_{m9}} \quad (\text{ค3.10})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

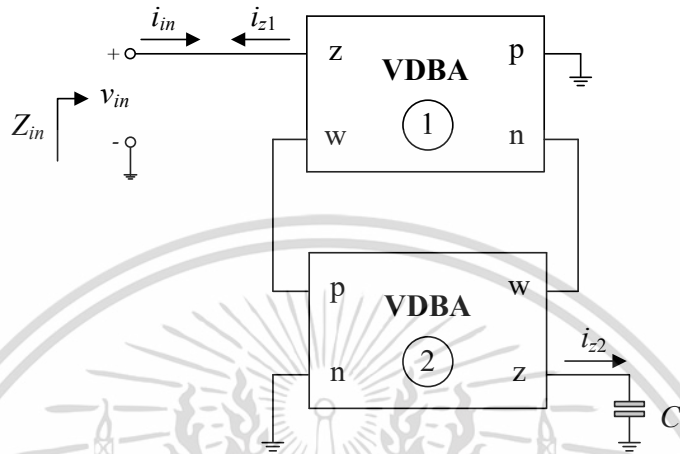
ภาคผนวก ง
การวิเคราะห์คุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำ
ที่ไม่มีการสูญเสียในรูปที่ 3.1



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ง1 การวิเคราะห์คุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียในรูปที่ 3.1

วงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียดังแสดงในรูปที่ ง1 สามารถวิเคราะห์หาค่าอิมพีแดนซ์อินพุตของวงจรโดยอาศัยคุณสมบัติของวงจร VDBA ซึ่งมีรายละเอียดดังนี้



รูปที่ ง1 วงจรเลียนแบบตัวเหนี่ยวนำที่ไม่มีการสูญเสียที่นำเสนอในรูปที่ 3.1

โดยความสัมพันธ์ระหว่างแรงดันกับกระแสของวงจร VDBA มีคุณสมบัติดังนี้

$$i_p = i_n = 0 \tag{ง1.1}$$

$$i_z = g_m (v_p - v_n) \tag{ง1.2}$$

และ

$$v_w = v_z \tag{ง1.3}$$

เมื่อวิเคราะห์ที่ขั้ว z ของวงจร VDBA ตัวที่ 2 โดยอาศัยกฎกระแสเคอร์ชอฟฟ์ (Kirchoff's current law, KCL) จะได้

$$i_{z2} = i_{C_1} \tag{ง1.4}$$

แทนค่าสมการ (ง1.2) ลงใน (ง1.4) และพิจารณาด้วยกฎของโอห์ม (ohm's law) ดังนั้น

$$g_{m2} (v_{p2} - v_{n2}) = (sC_1)v_{w2} \tag{ง1.5}$$

จากรูปที่ ง1 พบว่า $v_{n2} = 0$ ดังนั้นทำให้

$$g_{m2} (v_{p2} - 0) = (sC_1)v_{w2} \tag{ง1.6}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเฉพาะที่เรียนการสอนเท่านั้น อนุญาตให้นำไปใช้ประโยชน์ด้านการศึกษา
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (ง1.3) พบว่า $v_{p2} = v_{w1} = v_{z1} = v_{in}$ ดังนั้น

$$g_{m2}(v_{in}) = (sC_1)v_{w2} \quad (ง1.7)$$

หรือ

$$v_{w2} = \frac{g_{m2}(v_{in})}{sC_1} \quad (ง1.8)$$

และเมื่อวิเคราะห์ที่ขั้ว z ของวงจร VDBA ตัวที่ 1 โดยอาศัยกฎกระแสเคอร์ชอฟฟ์ จะได้

$$i_{in} = -i_{z1} \quad (ง1.9)$$

แทนสมการ (ง1.2) ลงใน (ง1.9) จะได้

$$i_{in} = -g_{m1}(v_{p1} - v_{n1}) \quad (ง1.10)$$

จากรูปที่ ง1 พบว่า $v_{p1} = 0$ และ $v_{n1} = v_{w2}$ ดังนั้น

$$i_{in} = -g_{m1}(-v_{w2}) \quad (ง1.11)$$

แทนสมการ (ง1.5) ลงใน (ง1.9) พบว่า

$$i_{in} = \left(\frac{g_{m1}g_{m2}}{sC_1} \right) v_{in} \quad (ง1.12)$$

ในกรณีนี้จะได้อิมพีแดนซ์อินพุต เท่ากับ

$$Z_{in} = \frac{v_{in}}{i_{in}} = \frac{sC_1}{g_{m1}g_{m2}} \quad (ง1.13)$$

ดังนั้นค่าความเหนี่ยวนำสมมูล (L_{eq}) ของวงจรที่นำเสนอจึงเท่ากับ

$$L_{eq} = \frac{C_1}{g_{m1}g_{m2}} \quad (ง1.14)$$

ซึ่งค่าความเหนี่ยวนำสมมูลที่สังเคราะห์ขึ้น สามารถแปรค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการแปรค่า g_{m1} และ/หรือ g_{m2} ของวงจร VDBA ทั้งสองตัว

ง2 การวิเคราะห์คุณสมบัติของวงจรในทางปฏิบัติ

ในหัวข้อนี้กล่าวถึงการวิเคราะห์คุณสมบัติของวงจรเลียนแบบที่นำเสนอในทางปฏิบัติโดยอาศัยคุณสมบัติของวงจร VDBA ในทางปฏิบัติ ซึ่งคุณสมบัติดังกล่าวมีรายละเอียดดังต่อไปนี้

$$i_p = i_n = 0 \quad (ง2.1)$$

$$i_z = \alpha g_m (v_p - v_n) \quad (ง2.2)$$

และ
$$v_w = \beta v_z \quad (ง2.3)$$

เมื่อวิเคราะห์ที่ขั้ว z ของวงจร VDBA ตัวที่ 2 ในรูปที่ ง1 โดยอาศัยกฎกระแสเคอร์ชอฟฟ์ จะได้ว่า

$$i_{z2} = i_{C1} \quad (ง2.4)$$

แทนค่าสมการ (ง2.2) ลงใน (ง2.4) และอาศัยกฎของโอห์ม จะได้

$$\alpha_2 g_{m2} (v_{p2} - v_{n2}) = (sC_1) v_{z2} \quad (ง2.5)$$

จากรูปที่ ง1 พบว่า $v_{n2} = 0$ ดังนั้น

$$\alpha_2 g_{m2} (v_{p2}) = (sC_1) v_{z2} \quad (ง2.6)$$

วิเคราะห์รูปที่ ง1 ร่วมกับสมการ (ง2.3) พบว่า $v_{p2} = v_{w1} = \beta_1 v_{z1}$ ทำให้สามารถเขียนสมการได้ใหม่ เท่ากับ

$$\alpha_2 g_{m2} (\beta_1 v_{z1}) = (sC_1) v_{z2} \quad (ง2.7)$$

หรือ
$$v_{z2} = \frac{\alpha_2 g_{m2} (\beta_1 v_{in})}{sC_1} \quad (ง2.8)$$

เมื่อวิเคราะห์ที่ขั้ว z ของวงจร VDBA ตัวที่ 1 ในรูปที่ ง1 โดยอาศัยกฎกระแสเคอร์ชอฟฟ์จะได้ว่า

$$i_{in} = -i_{z1} \quad (ง2.9)$$

แทนสมการ (ง2.2) ลงใน (ง2.9) จะได้

$$i_{in} = -\alpha_1 g_{m1} (v_{p1} - v_{n1}) \quad (ง2.10)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานนอกการวิจัยเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ในการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ ง1 พบว่า $v_{p1} = 0$ และ $v_{n1} = v_{w2}$ ดังนั้น

$$i_{in} = -\alpha_1 g_{m1} (-v_{w2}) \quad (ง2.11)$$

จากสมการ (ง2.3) จะได้ว่า

$$i_{in} = -\alpha_1 g_{m1} (-\beta_2 v_{z2}) \quad (ง2.12)$$

แทนสมการ (ง2.8) ลงใน (ง2.12) ดังนั้น

$$i_{in} = \alpha_1 g_{m1} \left(\frac{\beta_2 \alpha_2 g_{m2} (\beta_1 v_{in})}{sC_1} \right) \quad (ง2.13)$$

ซึ่งจะได้ค่าอิมพีแดนซ์อินพุต เท่ากับ

$$Z_{in} = \frac{v_{in}}{i_{in}} = \frac{sC_1}{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}} \quad (ง2.14)$$

ดังนั้นค่าความเหนี่ยวนำสมมูล (L_{eq}) ของวงจรที่นำเสนอในทางปฏิบัติจะมีค่า เท่ากับ

$$L_{eq} = \frac{C_1}{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}} \quad (ง2.15)$$

ค่าความเหนี่ยวนำของวงจรที่นำเสนอในทางปฏิบัติจะมีค่าของ α_i และ β_i โดยที่ $i = 1, 2$ รวมอยู่ด้วย ส่งผลให้เกิดความคาดเคลื่อนจากผลทางทฤษฎี แต่ความคาดเคลื่อนดังกล่าวสามารถปรับชดเชยได้ด้วยอัตราขยายค่าความนำของวงจร VDBA เพื่อให้ค่าที่ได้มีความใกล้เคียงกับค่าทางทฤษฎีมากขึ้น

ง3 การวิเคราะห์หาค่าความไวต่อการเปลี่ยนแปลงค่าองค์ประกอบในวงจร

ในหัวข้อนี้ได้ตรวจสอบในส่วนของค่าความไว (sensitivity, S) ของค่าความเหนี่ยวนำสมมูลที่นำเสนอ กล่าวคือการตรวจสอบคุณสมบัติของค่าความเหนี่ยวนำสมมูลที่มีการเปลี่ยนแปลงไปมากน้อยเท่าใด เมื่อองค์ประกอบภายในวงจรมีการเปลี่ยนแปลง ซึ่งคุณสมบัติดังกล่าวสามารถเขียนอธิบายได้ดังนี้ [29]

$$\frac{\% \text{ change in } y}{\% \text{ change in } x} = \frac{\left(\frac{\Delta y}{y}\right) \times 100\%}{\left(\frac{\Delta x}{x}\right) \times 100\%} \quad (ง3.1)$$

โดยที่ x คือองค์ประกอบในวงจรที่เปลี่ยนแปลง และ y คือคุณสมบัติของวงจรที่พิจารณาค่าความไวต่อการเปลี่ยนแปลงค่า x จากสมการ (ง3.1) พบว่าหากอัตราส่วนดังกล่าวมีค่าต่ำๆ หรือมีค่าน้อยกว่าหนึ่งจะหมายถึงวงจรมีเสถียรภาพที่ดี เมื่อกำหนดให้ S_x^y แทนค่าความไวของคุณสมบัติ y ต่อการเปลี่ยนแปลงค่าองค์ประกอบ x ดังนั้นสามารถเขียนอธิบายสมการได้ใหม่คือ

$$S_x^y = \frac{\left(\frac{\Delta y}{y}\right)}{\left(\frac{\Delta x}{x}\right)} = \frac{\partial y / y}{\partial x / x} = \frac{\partial(\ln y)}{\partial(\ln x)} = \frac{x}{y} \frac{\partial y}{\partial x} \quad (ง3.2)$$

เมื่อวิเคราะห์หาค่าความไวของสมการ (ง2.15) โดยอาศัยสมการ (ง3.2) จะมีรายละเอียดดังนี้

$$S_{\alpha_1}^{L_{eq}} = \frac{\alpha_1}{L_{eq}} \cdot \frac{\partial L_{eq}}{\partial \alpha_1} \quad (ง3.3)$$

หรือ

$$S_{\alpha_1}^{L_{eq}} = \frac{\alpha_1}{\left(\frac{C_1}{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}\right)} \cdot \frac{\partial \left(\frac{C_1}{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}\right)}{\partial \alpha_1} \quad (ง3.4)$$

ทำการหาอนุพันธ์ผลหารของสมการข้างต้น จะได้

$$S_{\alpha_1}^{L_{eq}} = \frac{(\alpha_1)^2 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{C_1} \cdot \left[\frac{-C_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{(\alpha_1)^2 (\alpha_2)^2 (\beta_1)^2 (\beta_2)^2 (g_{m1})^2 (g_{m2})^2} \right] \quad (ง3.5)$$

หรือ

$$S_{\alpha_1}^{L_{eq}} = -1 \quad (ง3.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และเมื่อวิเคราะห์หาค่าความไวของค่า L_{eq} ต่อการเปลี่ยนแปลงค่าองค์ประกอบอื่นๆในวงจรโดยใช้วิธีเดียวกับที่นำเสนอในข้างต้นซึ่งมีรายละเอียดดังนี้

$$S_{\alpha_2}^{L_{eq}} = S_{\beta_1}^{L_{eq}} = S_{\beta_2}^{L_{eq}} = -1 \quad (ง3.7)$$

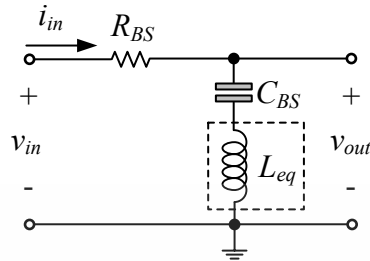
และ
$$S_{C_1}^{L_{eq}} = 1 \quad (ง3.8)$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ง4 การวิเคราะห์วงจรตัดแถบความถี่ในรูปที่ 3.10

การวิเคราะห์หาฟังก์ชันถ่ายโอนแรงดันของวงจรตัดแถบความถี่ในรูปที่ 3.10 ได้มีการกำหนดทิศทางทางไหลของกระแสดังแสดงในรูปที่ ง2



รูปที่ ง2 วงจรตัดแถบความถี่สำหรับการวิเคราะห์หาฟังก์ชันถ่ายโอนแรงดัน

เมื่อวิเคราะห์หาค่าแรงดันอินพุตของวงจรในรูปที่ ง2 โดยใช้กฎแรงดันของเคอร์ชอฟฟ์ (Kirchhoff's Voltage Law, KVL) จะได้

$$-v_{in} + v_{R_{BS}} + v_{C_{BS}} + v_{L_{eq}} = 0 \quad (ง4.1)$$

วิเคราะห์สมการ (ง4.1) ด้วยกฎของโอห์มดังนี้

$$-v_{in} + i_{in}R_{BS} + i_{in}\left(\frac{1}{sC_{BS}} + sL_{eq}\right) = 0 \quad (ง4.2)$$

หรือ

$$v_{in} = i_{in}\left(R_{BS} + \frac{1}{sC_{BS}} + sL_{eq}\right) \quad (ง4.3)$$

จากรูปที่ ง2 v_{out} มีค่าเท่ากับ

$$v_{out} = i_{in}\left(\frac{1}{sC_{BS}} + sL_{eq}\right) \quad (ง4.4)$$

กรณีนี้สามารถหาค่าฟังก์ชันถ่ายโอนแรงดันได้จากอัตราส่วนระหว่างสมการ (ง4.4) และ (ง4.3) โดยมีรายละเอียดดังนี้

$$\frac{v_{out}}{v_{in}} = \frac{i_{in}\left(\frac{1}{sC_{BS}} + sL_{eq}\right)}{i_{in}\left(R_{BS} + \frac{1}{sC_{BS}} + sL_{eq}\right)} \quad (ง4.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำการคูณ sC_{BS} ทั้งเศษและส่วนของสมการ (ง4.6) จะได้

$$\frac{v_{out}}{v_{in}} = \frac{1 + s^2 L_{eq} C_{BS}}{s^2 L_{eq} C_{BS} + s R_{BS} C_{BS} + 1} \quad (ง4.6)$$

ดังนั้นเมื่อทำการจัดรูปให้อยู่ในรูปแบบฟังก์ชันไบควอดราติก (The Biquadratic Functions) พบว่า

$$H(s) = \frac{v_{out}(s)}{v_{in}(s)} = \frac{s^2 + \frac{1}{L_{eq} C_{BS}}}{s^2 + s \frac{R_{BS}}{L_{eq}} + \frac{1}{L_{eq} C_{BS}}} \quad (ง4.7)$$

ซึ่งจะได้ความถี่กลาง (central frequency, ω_c) และตัวประกอบคุณภาพ (quality factor, Q) ดังนี้

$$\omega_c = \frac{1}{\sqrt{L_{eq} C_{BS}}} \quad (ง4.8)$$

และ

$$Q = \frac{1}{R_{BS}} \sqrt{\frac{L_{eq}}{C_{BS}}} \quad (ง4.9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

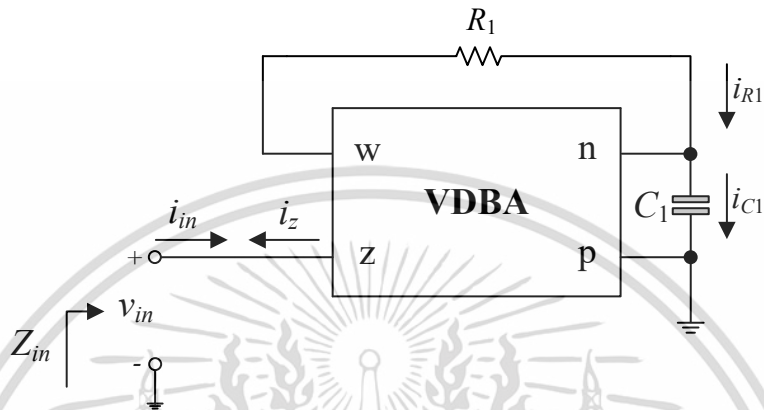
ภาคผนวก จ
การวิเคราะห์คุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำ
ที่มีการสูญเสียแบบอนุกรมในรูปที่ 4.1



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จ1 การวิเคราะห์คุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมในรูปที่ 4.1

วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมมีการกำหนดทิศทางกระแสของกระแสแสดงในรูปที่ จ1 ซึ่งสามารถวิเคราะห์หาค่าอิมพีแดนซ์อินพุตของวงจรโดยอาศัยคุณสมบัติของวงจร VDBA ได้โดยมีรายละเอียดดังนี้



รูปที่ จ1 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่นำเสนอในรูปที่ 4.1

ความสัมพันธ์ระหว่างแรงดันกับกระแสของวงจร VDBA มีคุณสมบัติดังนี้

$$i_p = i_n = 0 \quad (จ1.1)$$

$$i_z = g_m (v_p - v_n) \quad (จ1.2)$$

และ

$$v_w = v_z \quad (จ1.3)$$

เมื่อวิเคราะห์ที่ขั้ว z ของวงจร VDBA โดยอาศัยกฎกระแสเคอร์ชอฟฟ์ (Kirchoff's current law, KCL) จะได้

$$i_{in} = -i_z \quad (จ1.4)$$

แทนค่าสมการ (จ1.2) ลงใน (จ1.4) และพิจารณาด้วยกฎของโอห์ม (ohm's law) ดังนั้น

$$i_{in} = -g_m (v_p - v_n) \quad (จ1.5)$$

จากรูปที่ จ1 พบว่า $v_p = 0$ ดังนั้นจะได้ว่า

$$i_{in} = g_m v_n \quad (จ1.6)$$

หรือ

$$v_n = \frac{i_{in}}{g_m} \quad (จ1.7)$$

และเมื่อวิเคราะห์ที่ขั้ว n ของวงจรโดยอาศัยกฎกระแสเคอร์ชอฟฟ์พบว่า

$$i_{R_1} = i_{C_1} \quad (จ1.8)$$

เมื่อพิจารณาด้วยกฎของโอห์มจะได้

$$\frac{v_w - v_n}{R_1} = (v_n - v_p) s C_1 \quad (จ1.9)$$

จากสมการ (จ1.3) พบว่า $v_w = v_z = v_{in}$ และ $v_p = 0$ ดังนั้น

$$\frac{v_{in} - v_n}{R_1} = (v_n) s C_1 \quad (จ1.10)$$

หรือ

$$v_{in} = v_n (1 + s R_1 C_1) \quad (จ1.11)$$

แทนค่าสมการ (จ1.7) ลงใน (จ1.11) จะได้

$$v_{in} = \frac{i_{in}}{g_m} (1 + s R_1 C_1) \quad (จ1.12)$$

หรือ

$$\frac{v_{in}}{i_{in}} = \frac{1}{g_m} (1 + s R_1 C_1) \quad (จ1.13)$$

ซึ่งจะได้ค่าอิมพีแดนซ์อินพุตเท่ากับ

$$Z_{in} = \frac{v_{in}}{i_{in}} = \frac{1}{g_m} + \frac{s R_1 C_1}{g_m} \quad (จ1.14)$$

ดังนั้นค่าความต้านทานนำสมมูล (R_{eq}) และค่าความเหนี่ยวนำสมมูล (L_{eq}) ของวงจรที่นำเสนอจะมีค่าเท่ากับ

$$R_{eq} = \frac{1}{g_m} \quad (จ1.15)$$

และ

$$L_{eq} = \frac{R_1 C_1}{g_m} \quad (จ1.16)$$

สมการ (จ1.15) และ (จ1.16) แสดงให้เห็นว่าค่าความต้านทานสมมูล และความเหนี่ยวนำสมมูลที่สังเคราะห์ขึ้นสามารถแปรค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการแปรค่า g_m ของวงจร VDBA



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จ2 การวิเคราะห์คุณสมบัติของวงจรในทางปฏิบัติ

นอกจากการวิเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอในทางทฤษฎีแล้ว ในวิทยานิพนธ์ฉบับนี้ยังมีการนำเสนอการวิเคราะห์คุณสมบัติของวงจรเลียนแบบที่นำเสนอในทางปฏิบัติอีกด้วย โดยจะอาศัยคุณสมบัติของวงจร VDBA ในทางปฏิบัติ ซึ่งคุณสมบัติดังกล่าวจะมีรายละเอียดดังต่อไปนี้

$$i_p = i_n = 0 \quad (\text{จ2.1})$$

$$i_z = \alpha g_m (v_p - v_n) \quad (\text{จ2.2})$$

และ
$$v_w = \beta v_z \quad (\text{จ2.3})$$

เมื่อวิเคราะห์ที่ขั้ว z ของวงจร VDBA ในรูปที่ จ1 โดยอาศัยกฎ KCL จะได้ว่า

$$i_{in} = -i_z \quad (\text{จ2.4})$$

วิเคราะห์รูปที่ จ1 โดยอาศัยสมการ (จ2.2) และกฎของโอห์ม จะได้ว่า

$$i_{in} = -\alpha g_m (v_p - v_n) \quad (\text{จ2.5})$$

เมื่อ $v_p = 0$ ดังนั้น

$$i_{in} = \alpha g_m v_n \quad (\text{จ2.6})$$

หรือ

$$v_n = \frac{i_{in}}{\alpha g_m} \quad (\text{จ2.7})$$

และทำการวิเคราะห์ที่ขั้ว n ของวงจรโดยอาศัยกฎของ KCL พบว่า

$$i_{R_1} = i_{C_1} \quad (\text{จ2.8})$$

เมื่อพิจารณาด้วยกฎของโอห์มจะได้

$$\frac{v_w - v_n}{R_1} = (v_n - v_p) s C_1 \quad (\text{จ2.9})$$

จากสมการ (จ2.3) จะได้ $v_w = \beta v_z = \beta v_{in}$ และ $v_p = 0$ ทำให้สามารถเขียนสมการได้ใหม่คือ

$$\frac{\beta v_{in} - v_n}{R_1} = sC_1 v_n \quad (\text{จ2.10})$$

หรือ
$$v_{in} = \frac{v_n}{\beta} (1 + sR_1 C_1) \quad (\text{จ2.11})$$

แทนค่าสมการ (จ2.7) ลงใน (จ2.11) จะได้

$$v_{in} = \frac{i_{in}}{\alpha \beta g_m} (1 + sR_1 C_1) \quad (\text{จ2.12})$$

หรือ
$$\frac{v_{in}}{i_{in}} = \frac{1}{\alpha \beta g_m} (1 + sR_1 C_1) \quad (\text{จ2.13})$$

ซึ่งจะได้ค่าอิมพีแดนซ์อินพุตเท่ากับ

$$Z_{in} = \frac{v_{in}}{i_{in}} = \frac{1}{\alpha \beta g_m} + \frac{sR_1 C_1}{\alpha \beta g_m} \quad (\text{จ2.14})$$

ดังนั้นค่าความต้านทานนำสมมูล (R_{eq}) และค่าความเหนี่ยวนำสมมูล (L_{eq}) ของวงจรที่นำเสนอจะมีค่าเท่ากับ

$$R_{eq} = \frac{1}{\alpha \beta g_m} \quad (\text{จ2.15})$$

และ
$$L_{eq} = \frac{R_1 C_1}{\alpha \beta g_m} \quad (\text{จ2.16})$$

สมการข้างต้นแสดงให้เห็นว่าค่าความต้านทานสมมูล และค่าความเหนี่ยวนำสมมูลของวงจรที่นำเสนอในทางปฏิบัติจะมี α และ β แฝงอยู่ด้วย ซึ่งองค์ประกอบนี้จะส่งผลให้วงจรที่นำเสนอความค่าความผิดพลาดไปจากค่าทางทฤษฎี โดยวงจรที่นำเสนอสามารถลดผลกระทบจากองค์ประกอบดังกล่าวได้ด้วยการปรับชดเชยด้วยอัตราขยายค่าความนำของวงจร VDBA

จ3 การวิเคราะห์หาค่าความไวต่อการเปลี่ยนแปลงค่าองค์ประกอบในวงจร

หัวข้อนี้นำเสนอการตรวจสอบค่าความไวของค่าความต้านทานสมมูล และค่าความเหนี่ยวนำสมมูลของวงจรที่นำเสนอ โดยจะมีรายละเอียดดังต่อไปนี้

$$S_{\alpha}^{R_{eq}} = \frac{\alpha}{R_{eq}} \cdot \frac{\partial R_{eq}}{\partial \alpha} \quad (จ3.1)$$

แทนค่าสมการ (จ2.15) ลงใน (จ3.1) จะได้

$$S_{\alpha}^{R_{eq}} = \frac{\alpha}{\left(\frac{1}{\alpha\beta g_m}\right)} \cdot \frac{\partial \left(\frac{1}{\alpha\beta g_m}\right)}{\partial \alpha} \quad (จ3.2)$$

จากนั้นทำการหาอนุพันธ์ของผลหารของสมการข้างต้นดังนี้

$$S_{\alpha}^{R_{eq}} = \alpha^2 \beta g_m \left[\frac{(\alpha\beta g_m \cdot 0) - (1\beta g_m)}{\alpha^2 \beta^2 g_m^2} \right] \quad (จ3.3)$$

หรือ

$$S_{\alpha}^{R_{eq}} = -1 \quad (จ3.4)$$

เมื่อวิเคราะห์หาค่าความไวของ R_{eq} และ L_{eq} ต่อการเปลี่ยนแปลงค่าองค์ประกอบอื่นๆในวงจรโดยใช้วิธีการที่นำเสนอข้างต้นจะมีรายละเอียดดังนี้

$$S_{\beta}^{R_{eq}} = S_{g_m}^{R_{eq}} = -1 \quad (จ3.5)$$

$$S_{R_1}^{R_{eq}} = S_{C_1}^{R_{eq}} = 0 \quad (จ3.6)$$

$$S_{\alpha}^{L_{eq}} = S_{\beta}^{L_{eq}} = S_{g_m}^{L_{eq}} = -1 \quad (จ3.7)$$

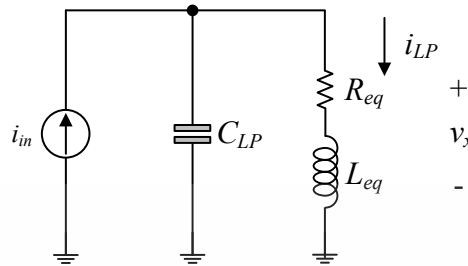
และ

$$S_{R_1}^{L_{eq}} = S_{C_1}^{L_{eq}} = 1 \quad (จ3.8)$$

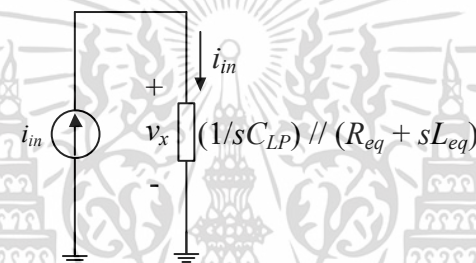
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จ4 การวิเคราะห์วงจรกรองผ่านความถี่ต่ำอันดับสองในรูปที่ 4.21

การวิเคราะห์หาค่าฟังก์ชันถ่ายโอนกระแสของวงจรกรองผ่านความถี่ต่ำอันดับสองของวงจรในรูปที่ 4.21 ได้มีการกำหนดทิศทางกระแสของกระแสดังแสดงในรูปที่ จ2 และ จ3



รูปที่ จ2 วงจรกรองผ่านความถี่ต่ำอันดับสองสำหรับการวิเคราะห์หาค่าฟังก์ชันถ่ายโอนกระแส



รูปที่ จ3 วงจรกรองผ่านความถี่ต่ำอันดับสองสำหรับการวิเคราะห์หาค่ากระแส i_{in}

วิเคราะห์ที่กระแส i_{LP} ที่ไหลผ่านตัวต้านทาน และตัวเหนี่ยวนำโดยใช้กฎของโอห์มจะได้

$$i_{LP} = \frac{v_x}{R_{eq} + sL_{eq}} \quad (จ4.1)$$

ทำการวิเคราะห์รูปที่ จ3 โดยใช้กฎของโอห์มจะได้

$$i_{in} = \frac{v_x}{\frac{1}{sC_{LP}} // (R_{eq} + sL_{eq})} \quad (จ4.2)$$

หรือ

$$i_{in} = \frac{\left(\frac{1}{sC_{LP}} + R_{eq} + sL_{eq} \right) v_x}{\frac{1}{sC_{LP}} (R_{eq} + sL_{eq})} \quad (จ4.3)$$

จากสมการ (จ4.1) และ (จ4.3) จะได้อัตราส่วนไประหว่าง i_{LP} และ i_{in} เท่ากับ

$$\frac{i_{LP}}{i_{in}} = \frac{v_x}{R_{eq} + sL_{eq}} \frac{\frac{1}{sC_{LP}}(R_{eq} + sL_{eq})}{\left(\frac{1}{sC_{LP}} + R_{eq} + sL_{eq}\right)v_x} \quad (จ4.4)$$

หรือ

$$\frac{i_{LP}}{i_{in}} = \frac{\frac{1}{sC_{LP}}}{\frac{1}{sC_{LP}} + R_{eq} + sL_{eq}} \quad (จ4.5)$$

ทำการคูณ sC_{LP} ทั้งเศษและส่วนของสมการ (จ4.5) ดังนี้

$$\frac{i_{LP}}{i_{in}} = \frac{1}{s^2 C_{LP} L_{eq} + s C_{LP} R_{eq} + 1} \quad (จ4.6)$$

จัดรูปให้อยู่ในรูปแบบฟังก์ชันไบควอดราติก (The Biquadratic Functions) จะได้

$$\frac{i_{LP}}{i_{in}} = \frac{1}{s^2 + \frac{sR_{eq}}{L_{eq}} + \frac{1}{C_{LP}L_{eq}}} \quad (จ4.7)$$

ในกรณีนี้จะได้ความถี่คัทออฟ (cut off frequency, ω_c) และตัวประกอบคุณภาพ (quality factor, Q) เท่ากับ

$$\omega_o = \frac{1}{\sqrt{L_{eq} C_{LP}}} \quad (จ4.8)$$

และ

$$Q = \frac{1}{R_{eq}} \sqrt{\frac{L_{eq}}{C_{LP}}} \quad (จ4.9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

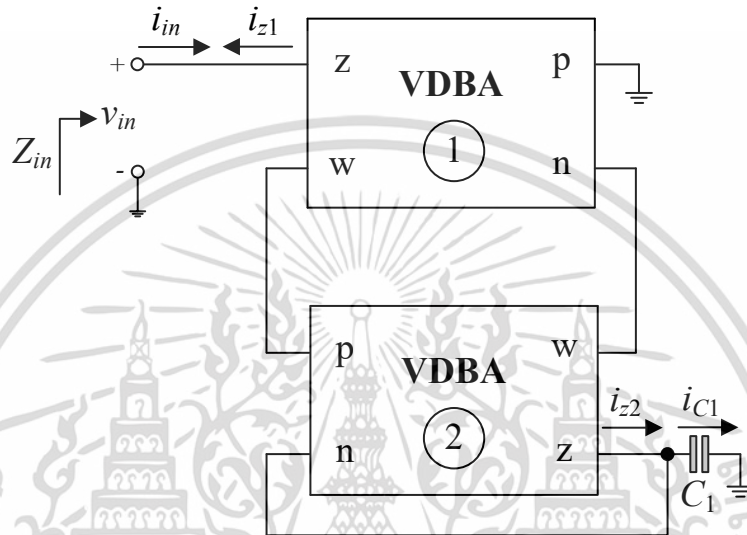
ภาคผนวก ฉ
การวิเคราะห์คุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำ
ที่มีการสูญเสียแบบอนุกรม
ที่ปราศจากตัวต้านทานพาสซีฟในรูปที่ 4.2



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฉ1 การวิเคราะห์คุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจากตัวต้านทานในรูปที่ 4.2

นอกจากการวิเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำในกรณีที่อาศัยตัวต้านทานจากภายนอกแล้ว ในหัวข้อนี้ยังได้มีการนำเสนอการวิเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำในกรณีที่ปราศจากตัวต้านทานจากภายนอกอีกด้วย โดยมีการกำหนดทิศทางในการไหลของกระแสดังแสดงในรูปที่ ฉ1 ซึ่งในกรณีนี้ จะสามารถวิเคราะห์หาค่าอิมพีแดนซ์อินพุตได้ดังรายละเอียดต่อไปนี้



รูปที่ ฉ1 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบอนุกรมที่ปราศจากตัวต้านทานพาสซีฟที่นำเสนอในรูปที่ 4.2

ความสัมพันธ์ระหว่างแรงดันกับกระแสของวงจร VDBA มีคุณสมบัติดังนี้

$$i_p = i_n = 0 \tag{ฉ1.1}$$

$$i_z = g_m(v_p - v_n) \tag{ฉ1.2}$$

และ $v_w = v_z \tag{ฉ1.3}$

เมื่อวิเคราะห์ที่ขั้ว z ของวงจร VDBA ตัวที่ 2 โดยอาศัยกฎกระแสเคอร์ชอฟฟ์ (Kirchoff's current law, KCL) จะได้

$$i_{z2} = i_{C1} \tag{ฉ1.4}$$

แทนค่าสมการ (ฉ1.2) ลงใน (ฉ1.4) ดังนั้น

$$i_{z2} = g_{m2}(v_{p2} - v_{n2}) \quad (ฉ1.5)$$

จากรูปที่ ฉ1 และสมการ (ฉ1.3) พบว่า $v_{p2} = v_{w1} = v_{z1} = v_{in}$ และ $v_{n2} = v_{z2}$ เมื่อวิเคราะห์ร่วมกับกฎของโอห์มจะได้ว่า

$$v_{z2} = \frac{i_{z2}}{sC_1} = \frac{g_{m2}}{sC_1}(v_{in} - v_{z2}) \quad (ฉ1.6)$$

หรือ $(g_{m2} + sC_1)v_{z2} = g_{m2}v_{in} \quad (ฉ1.7)$

จัดรูปสมการจะได้

$$v_{z2} = \frac{g_{m2}}{g_{m2} + sC_1}v_{in} \quad (ฉ1.8)$$

เมื่อวิเคราะห์ที่ขั้ว z ของวงจร VDBA ตัวที่ 1 โดยอาศัยกฎของ KCL พบว่า

$$i_{in} = -i_{z1} \quad (ฉ1.9)$$

แทนสมการ (ฉ1.2) ลงใน (ฉ1.9) จะได้

$$i_{in} = -g_{m1}(v_{p1} - v_{n1}) \quad (ฉ1.10)$$

จากรูปที่ ฉ1 พบว่า $v_{p1} = 0$ และ $v_{n1} = v_{z2}$ ดังนั้น

$$i_{in} = g_{m1}v_{z2} \quad (ฉ1.11)$$

หรือ $v_{z2} = \frac{i_{in}}{g_{m1}} \quad (ฉ1.12)$

เมื่อสมการ (ฉ1.8) = (ฉ1.12) ดังนั้น

$$\frac{g_{m2}}{g_{m2} + sC_1}v_{in} = \frac{i_{in}}{g_{m1}} \quad (ฉ1.13)$$

หรือ $\frac{v_{in}}{i_{in}} = \frac{g_{m2} + sC_1}{g_{m1}g_{m2}} \quad (ฉ1.14)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (ฉ1.14) จะได้ค่าอิมพีแดนซ์อินพุตเท่ากับ

$$Z_{in} = \frac{v_{in}}{i_{in}} = \frac{1}{g_{m1}} + \frac{sC_1}{g_{m1}g_{m2}} \quad (\text{ฉ1.15})$$

ดังนั้นค่าความต้านทานนำสมมูล (R_{eq}) และค่าความเหนี่ยวนำสมมูล (L_{eq}) ของวงจรที่นำเสนอจะมีค่าเท่ากับ

$$R_{eq} = \frac{1}{g_{m1}} \quad (\text{ฉ1.16})$$

และ

$$L_{eq} = \frac{C_1}{g_{m1}g_{m2}} \quad (\text{ฉ1.17})$$

สมการ (ฉ1.16) และ (ฉ1.17) พบว่าค่าความต้านทานสมมูลและค่าความเหนี่ยวนำสมมูลสามารถปรับอิสระจากกันได้ โดยค่าความต้านทานสมมูลจะปรับได้ผ่านทาง g_{m1} ในขณะที่ค่าความเหนี่ยวนำสมมูลจะปรับแยกอิสระได้ด้วยการปรับค่า g_{m1} และ/หรือ g_{m2} ของวงจร VDBA



ฉ2 การวิเคราะห์คุณสมบัติของวงจรรวมในทางปฏิบัติ

ในหัวข้อนี้จะนำเสนอการวิเคราะห์วงจรรวมในรูปที่ ฉ1 ในทางปฏิบัติ โดยอาศัยคุณสมบัติของวงจรรวม VDBA ดังรายละเอียดต่อไปนี้

$$i_p = i_n = 0 \quad (ฉ2.1)$$

$$i_z = \alpha g_m (v_p - v_n) \quad (ฉ2.2)$$

และ
$$v_w = \beta v_z \quad (ฉ2.3)$$

เมื่อวิเคราะห์ที่ขั้ว z ของ VDBA ตัวที่ 2 ในรูปที่ ฉ1 โดยใช้กฎของ KCL พบว่า

$$i_{z2} = i_{C1} \quad (ฉ2.4)$$

แทนค่าสมการ (ฉ2.2) ลงใน (ฉ2.4) จะได้ว่า

$$i_{z2} = \alpha_2 g_{m2} (v_{p2} - v_{n2}) \quad (ฉ2.5)$$

จากสมการ (ฉ2.3) จะได้ว่า $v_{p2} = v_{w1} = \beta_1 v_{z1} = \beta_1 v_{in}$ และ $v_{n1} = v_{z2}$ ดังนั้นจะสามารถเขียนสมการ (ฉ2.5) ได้ใหม่ดังนี้

$$i_{z2} = \alpha_2 g_{m2} (\beta_1 v_{in} - v_{z2}) \quad (ฉ2.6)$$

หรือ
$$v_{z2} (sC_1 + \alpha_2 g_{m2}) = \alpha_2 \beta_1 g_{m2} v_{in} \quad (ฉ2.7)$$

ดังนั้น
$$v_{z2} = \frac{\alpha_2 \beta_1 g_{m2} v_{in}}{sC_1 + \alpha_2 g_{m2}} \quad (ฉ2.8)$$

ในลำดับต่อมาวิเคราะห์วงจรรวม VDBA ตัวที่ 1 โดยเริ่มพิจารณาจากขั้ว z ของวงจรรวม

$$i_{in} = -i_{z1} \quad (ฉ2.9)$$

แทนค่าสมการ (ฉ2.2) ลงใน (ฉ2.9) จะสามารถเขียนสมการได้ใหม่เท่ากับ

$$i_{in} = -\alpha_1 g_{m1} (v_{p1} - v_{n1}) \quad (ฉ2.10)$$

เมื่อ $v_{n1} = v_{w2} = \beta_2 v_{z2}$ และ $v_{p1} = 0$ ดังนั้น

$$i_{in} = \alpha_1 \beta_2 g_{m1} v_{z2} \quad (ฉ2.11)$$

หรือ
$$v_{z2} = \frac{i_{in}}{\alpha_1 \beta_2 g_{m1}} \quad (ฉ2.12)$$

เมื่อสมการ (ฉ2.8) = (ฉ2.12) จะได้

$$\frac{\alpha_2 \beta_1 g_{m2} v_{in}}{sC_1 + \alpha_2 g_{m2}} = \frac{i_{in}}{\alpha_1 \beta_2 g_{m1}} \quad (ฉ2.13)$$

หรือ
$$\frac{v_{in}}{i_{in}} = \frac{\alpha_2 g_{m2} + sC_1}{\alpha_1 \alpha_1 \beta_2 \beta_2 g_{m1} g_{m2}} \quad (ฉ2.14)$$

จากสมการ (ฉ2.14) จะได้ค่าอิมพีแดนซ์อินพุตเท่ากับ

$$Z_{in} = \frac{v_{in}}{i_{in}} = \frac{1}{\alpha_1 \beta_1 \beta_2 g_{m1}} + \frac{sC_1}{\alpha_1 \alpha_1 \beta_2 \beta_2 g_{m1} g_{m2}} \quad (ฉ2.15)$$

ดังนั้นค่าความต้านทานนำสมมูล (R_{eq}) และค่าความเหนี่ยวนำสมมูล (L_{eq}) ของวงจรที่นำเสนอจะมีค่าเท่ากับ

$$R_{eq} = \frac{1}{\alpha_1 \beta_1 \beta_2 g_{m1}} \quad (ฉ2.16)$$

และ
$$L_{eq} = \frac{C_1}{\alpha_1 \alpha_1 \beta_2 \beta_2 g_{m1} g_{m2}} \quad (ฉ2.17)$$

สมการ (ฉ2.16) และ (ฉ2.17) พบว่าจะมีค่าของ α_i และ β_i ($i = 1, 2$) แฝงอยู่ในค่าสมมูลทั้งสอง ซึ่งค่าองค์ประกอบเหล่านี้จะส่งผลให้วงจรที่นำเสนอมีค่าผิดพลาดไปจากค่าทางทฤษฎี โดยสามารถลดผลกระทบจากค่าองค์ประกอบดังกล่าวได้ด้วยการปรับชดเชยด้วยค่า g_{m1} และ/หรือ g_{m2} ของวงจร VDBA

ฉ3 การวิเคราะห์หาค่าความไวต่อการเปลี่ยนแปลงค่าองค์ประกอบในวงจร

นอกจากการวิเคราะห์ในส่วนของค่าอินพุตอิมพีแดนซ์แล้ว ยังได้มีการนำเสนอการวิเคราะห์ค่าความไวของค่าความต้านทานสมมูล และค่าความเหนี่ยวนำสมมูลอีกด้วย โดยมีรายละเอียดดังนี้

$$S_{\alpha_1}^{R_{eq}} = \frac{\alpha_1}{R_{eq}} \cdot \frac{\partial R_{eq}}{\partial \alpha_1} \quad (ฉ3.1)$$

แทนสมการ (ฉ2.16) ลงใน (ฉ3.1) จะได้

$$S_{\alpha_1}^{R_{eq}} = \frac{\alpha_1}{\left(\frac{1}{\alpha_1 \beta_1 \beta_2 g_{m1}}\right)} \cdot \frac{\partial \left(\frac{1}{\alpha_1 \beta_1 \beta_2 g_{m1}}\right)}{\partial \alpha_1} \quad (ฉ3.2)$$

จากนั้นทำการหาอนุพันธ์ของผลหารของสมการข้างต้น ดังนั้น

$$S_{\alpha_1}^{R_{eq}} = \alpha_1^2 \beta_1 \beta_2 g_{m1} \left[\frac{(\alpha_1 \beta_1 \beta_2 g_{m1} \cdot 0) - (1 \beta_1 \beta_2 g_{m1})}{\alpha_1^2 \beta_1^2 \beta_2^2 g_{m1}^2} \right] \quad (ฉ3.3)$$

หรือ
$$S_{\alpha_1}^{R_{eq}} = -1 \quad (ฉ3.4)$$

จากนั้นวิเคราะห์หาค่าความไวของค่า R_{eq} และค่า L_{eq} ต่อการเปลี่ยนแปลงค่าองค์ประกอบอื่นๆ ในวงจรโดยใช้วิธีเดียวกับที่นำเสนอในข้างต้นจะได้

$$S_{\beta_1}^{R_{eq}} = S_{\beta_2}^{R_{eq}} = S_{g_{m1}}^{R_{eq}} = -1 \quad (ฉ3.5)$$

$$S_{\alpha_1}^{L_{eq}} = S_{\alpha_2}^{L_{eq}} = S_{\beta_1}^{L_{eq}} = S_{\beta_2}^{L_{eq}} = S_{g_{m1}}^{L_{eq}} = S_{g_{m2}}^{L_{eq}} = -1 \quad (ฉ3.6)$$

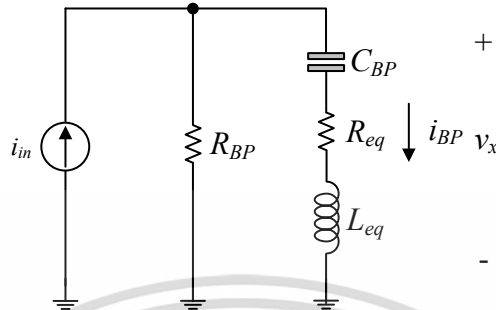
$$S_{\alpha_2}^{R_{eq}} = S_{g_{m2}}^{R_{eq}} = 0 \quad (ฉ3.7)$$

และ
$$S_{C_1}^{L_{eq}} = 1 \quad (ฉ3.8)$$

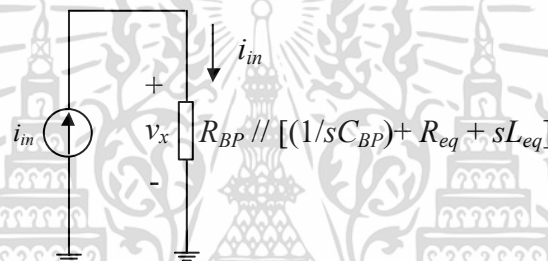
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฉ4 การวิเคราะห์วงจรกรองผ่านแถบความถี่อันดับสองในรูปที่ 4.24

รูปที่ ฉ2 และ ฉ3 แสดงการกำหนดทิศทางของกระแสในรูปที่ 4.24 เพื่อใช้ในการวิเคราะห์หาค่าฟังก์ชันถ่ายโอนกระแส โดยมีการรายละเอียดต่างๆดังนี้



รูปที่ ฉ2 วงจรกรองผ่านแถบความถี่อันดับสองสำหรับการวิเคราะห์หาค่าฟังก์ชันถ่ายโอนกระแส



รูปที่ ฉ3 วงจรกรองผ่านแถบความถี่อันดับสองสำหรับการวิเคราะห์หาค่ากระแส i_{in}

จากรูปที่ ฉ2 เมื่อวิเคราะห์ที่กระแส i_{BP} โดยใช้กฎของโอห์มจะได้

$$i_{BP} = \frac{v_x}{\frac{1}{sC_{BP}} + R_{eq} + sL_{eq}} \quad (ฉ4.1)$$

จากรูปที่ ฉ2 เมื่อ R_{BP} ขนานกับ $[(1/sC_{BP}) + R_{eq} + sL_{eq}]$ จะมีลักษณะแสดงดังรูปที่ ฉ3 ดังนั้นเมื่อวิเคราะห์โดยใช้กฎของโอห์มจะได้

$$i_{in} = \frac{v_x}{R_{BP} // \left(\frac{1}{sC_{BP}} + R_{eq} + sL_{eq} \right)} \quad (ฉ4.2)$$

หรือ

$$i_{in} = \frac{\left(R_{BP} + \frac{1}{sC_{BP}} + R_{eq} + sL_{eq} \right) v_x}{R_{BP} \left(\frac{1}{sC_{LP}} + R_{eq} + sL_{eq} \right)} \quad (ฉ4.3)$$

จากสมการ (ฉ4.1) และ (ฉ4.3) จะได้อัตราส่วนไประหว่าง i_{BP} และ i_{in} เท่ากับ

$$\frac{i_{BP}}{i_{in}} = \frac{v_x \frac{R_{BP} \left(\frac{1}{sC_{LP}} + R_{eq} + sL_{eq} \right)}{R_{BP} \left(\frac{1}{sC_{LP}} + R_{eq} + sL_{eq} \right)}}{\frac{1}{sC_{BP}} + R_{eq} + sL_{eq} \left(R_{BP} + \frac{1}{sC_{BP}} + R_{eq} + sL_{eq} \right) v_x} \quad (ฉ4.4)$$

หรือ

$$\frac{i_{BP}}{i_{in}} = \frac{R_{BP}}{\left(R_{BP} + \frac{1}{sC_{BP}} + R_{eq} + sL_{eq} \right)} \quad (ฉ4.5)$$

ทำการคูณ sC_{BP} ทั้งเศษและส่วนของสมการ (ฉ4.5) ดังนี้

$$\frac{i_{BP}}{i_{in}} = \frac{sR_{BP}C_{BP}}{\left(sR_{BP}C_{BP} + 1 + sR_{eq}C_{BP} + s^2L_{eq}C_{BP} \right)} \quad (ฉ4.6)$$

หรือ

$$\frac{i_{BP}}{i_{in}} = \frac{sR_{BP}C_{BP}}{s^2L_{eq}C_{BP} + sC_{BP}(R_{BP} + R_{eq}) + 1} \quad (ฉ4.7)$$

จัดรูปให้อยู่ในรูปแบบฟังก์ชันไบควอดราติก (The Biquadratic Functions) โดยการหาร $L_{eq}C_{BP}$ ทั้งเศษและส่วนของสมการ ดังนี้

$$\frac{i_{BP}}{i_{in}} = \frac{s \frac{R_{BP}}{L_{eq}}}{s^2 + s \frac{R_{BP} + R_{eq}}{L_{eq}} + \frac{1}{L_{eq}C_{BP}}} \quad (ฉ4.8)$$

หรือ

$$\frac{i_{BP}}{i_{in}} = \left(\frac{R_{BP}}{R_{BP} + R_{eq}} \right) \left[\frac{s \left(\frac{R_{BP} + R_{eq}}{L_{eq}} \right)}{s^2 + s \left(\frac{R_{BP} + R_{eq}}{L_{eq}} \right) + \frac{1}{L_{eq}C_{BP}}} \right] \quad (ฉ4.9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีนี้จะได้ความถี่กลาง (center frequency, ω_c) และตัวประกอบคุณภาพ (quality factor, Q) เท่ากับ

$$\omega_c = \frac{1}{\sqrt{L_{eq} C_{BP}}} \quad (4.10)$$

และ

$$Q = \frac{1}{R_{BP} + R_{eq}} \sqrt{\frac{L_{eq}}{C_{BP}}} \quad (4.11)$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

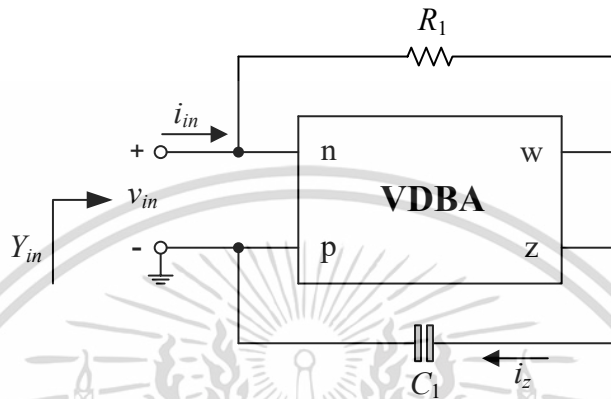
ภาคผนวก ช
การวิเคราะห์คุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำ
ที่มีการสูญเสียแบบขนานเทียบกราวด์ในรูปที่ 5.1



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช1 การวิเคราะห์คุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานเทียบกราวด์ในรูปที่ 5.1

วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานได้มีการกำหนดทิศทางกระแสของกระแสที่แสดงในรูปที่ ช1 ซึ่งสามารถวิเคราะห์หาค่าแอดมิแตนซ์อินพุต (input admittance, Y_{in}) ของวงจรโดยอาศัยคุณสมบัติของวงจร VDBA ซึ่งมีรายละเอียดดังนี้



รูปที่ ช1 วงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียแบบขนานเทียบกราวด์ที่นำเสนอในรูปที่ 5.1

ความสัมพันธ์ระหว่างแรงดันกับกระแสของวงจร VDBA มีคุณสมบัติดังนี้

$$i_p = i_n = 0 \quad (\text{ช1.1})$$

$$i_z = g_m (v_p - v_n) \quad (\text{ช1.2})$$

และ $v_w = v_z \quad (\text{ช1.3})$

เมื่อวิเคราะห์กระแส i_{in} ที่ไหลผ่าน R_1 โดยอาศัยกฎของโอห์มจะได้

$$i_{in} = \frac{v_n - v_w}{R_1} \quad (\text{ช1.4})$$

จากสมการ (ช1.3) ดังนั้น

$$i_{in} = \frac{v_{in} - v_z}{R_1} \quad (\text{ช1.5})$$

หรือ $v_z = v_{in} - i_{in} R_1 \quad (\text{ช1.6})$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิเคราะห์ที่ขั้ว z ของวงจร VDBA ร่วมกับสมการ (ข1.2) และกฎของโอห์มจะได้

$$(v_z - v_p) sC_1 = g_m (v_p - v_n) \quad (\text{ข1.7})$$

จากรูปพบว่า $v_p = 0$ ดังนั้นจะเขียนสมการได้ใหม่เท่ากับ

$$(v_z) sC_1 = g_m (-v_{in}) \quad (\text{ข1.8})$$

หรือ
$$v_z = \frac{-g_m v_{in}}{sC_1} \quad (\text{ข1.9})$$

เมื่อสมการ (ข1.6) เท่ากับ (ข1.9) พบว่า

$$v_{in} - i_{in} R_1 = \frac{-g_m v_{in}}{sC_1} \quad (\text{ข1.10})$$

หรือ
$$sR_1 C_1 (i_{in}) = (sC_1 + g_m) v_{in} \quad (\text{ข1.11})$$

ดังนั้นจะได้ค่าแอดมิตแตนซ์อินพุตเท่ากับ

$$Y_{in} = \frac{i_{in}}{v_{in}} = \frac{1}{R_1} + \frac{g_m}{sR_1 C_1} \quad (\text{ข1.12})$$

โดยที่ค่าความต้านทานนำสมมูล (R_{eq}) และค่าความเหนี่ยวนำสมมูล (L_{eq}) ของวงจรที่นำเสนอจะมีค่าเท่ากับ

$$R_{eq} = R_1 \quad (\text{ข1.13})$$

และ
$$L_{eq} = \frac{R_1 C_1}{g_m} \quad (\text{ข1.14})$$

สมการข้างต้นแสดงให้เห็นว่าจะต้องปรับค่าความต้านทานสมมูลให้ได้ค่าที่ต้องการก่อน จึงค่อยทำการปรับค่าความเหนี่ยวนำสมมูลที่สังเคราะห์ขึ้นโดยสามารถปรับได้ด้วยวิธีการทางอิเล็กทรอนิกส์ผ่านทางอัตราขยายค่าความนำของวงจร VDBA

ข2 การวิเคราะห์คุณสมบัติของวงจรในทางปฏิบัติ

เนื่องด้วยในการใช้งานวงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอจะมีผลกระทบจากความไม่เป็นอุดมคติของวงจร VDBA อยู่ ดังนั้นในหัวข้อนี้จะนำเสนอการวิเคราะห์วงจรในทางปฏิบัติโดยจะอาศัยคุณสมบัติของวงจร VDBA ในทางปฏิบัติ ซึ่งคุณสมบัติดังกล่าวจะมีรายละเอียดดังต่อไปนี้

$$i_p = i_n = 0 \quad (\text{ข2.1})$$

$$i_z = \alpha g_m (v_p - v_n) \quad (\text{ข2.2})$$

และ
$$v_w = \beta v_z \quad (\text{ข2.3})$$

เมื่อวิเคราะห์กระแส i_{in} ที่ไหลผ่าน R_1 โดยอาศัยกฎของโอห์ม จะได้

$$i_{in} = \frac{v_n - v_w}{R_1} \quad (\text{ข2.4})$$

เมื่อ $v_n = v_{in}$ และอาศัยคุณสมบัติในสมการ (ข2.3) ดังนั้น

$$i_{in} = \frac{v_{in} - \beta v_z}{R_1} \quad (\text{ข2.5})$$

หรือ
$$\beta v_z = v_{in} - i_{in} R_1 \quad (\text{ข2.6})$$

จากรูปเมื่อวิเคราะห์ที่ขั้ว z ของวงจร VDBA โดยใช้สมการ (ข2.2) และกฎของโอห์ม โดยที่ $v_p = 0$ จะได้

$$v_z (sC_1) = \alpha g_m (-v_n) \quad (\text{ข2.7})$$

หรือ
$$v_z = \frac{\alpha g_m (-v_{in})}{sC_1} \quad (\text{ข2.8})$$

เมื่อสมการ (ข2.8) เท่ากับ (ข2.6) ดังนั้น

$$\beta \left[\frac{\alpha g_m (-v_{in})}{sC_1} \right] = v_{in} - i_{in} R_1 \quad (\text{ข2.9})$$

หรือ
$$i_{in} (sR_1 C_1) = (sC_1 + \alpha \beta g_m) v_{in} \quad (\text{ข2.10})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (ข2.10) จะได้ค่าแอดมิตแตนซ์อินพุตเท่ากับ

$$Y_{in} = \frac{i_{in}}{v_{in}} = \frac{1}{R_1} + \frac{\alpha\beta g_m}{sR_1C_1} \quad (\text{ข2.11})$$

ดังนั้นค่าความต้านทานนำสมมูล (R_{eq}) และค่าความเหนี่ยวนำสมมูล (L_{eq}) ของวงจรที่นำเสนอจะมีค่าเท่ากับ

$$R_{eq} = R_1 \quad (\text{ข2.12})$$

และ

$$L_{eq} = \frac{R_1C_1}{\alpha\beta g_m} \quad (\text{ข2.13})$$

สมการ (ข2.13) และ (ข2.14) พบว่าค่า R_{eq} และค่า L_{eq} ของวงจรที่นำเสนอในทางปฏิบัติจะมีค่าของ α และ β แฝงอยู่ด้วย ซึ่งค่าองค์ประกอบนี้จะส่งผลต่อการทำงานของวงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอ โดยจะสามารถลดผลกระทบจากค่าองค์ประกอบดังกล่าวได้ด้วยการปรับชดเชยด้วยอัตราขยายค่าความนำของวงจร VDBA เพื่อให้วงจรเลียนแบบสามารถทำงานได้ค่าตามวัตถุประสงค์ที่ต้องการ



ช3 การวิเคราะห์หาค่าความไวต่อการเปลี่ยนแปลงค่าองค์ประกอบในวงจร

หัวข้อนี้นำเสนอการวิเคราะห์หาค่าความไวของค่าความต้านทานสมมูล และค่าความเหนี่ยวนำสมมูลของวงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอ โดยจะมีรายละเอียดดังต่อไปนี้

$$S_{\alpha}^{L_{eq}} = \frac{\alpha}{L_{eq}} \cdot \frac{\partial L_{eq}}{\partial \alpha} \quad (\text{ช3.1})$$

แทนค่าสมการ (ช2.13) ลงใน (ช3.1) จะได้

$$S_{\alpha}^{L_{eq}} = \frac{\alpha}{\left(\frac{R_1 C_1}{\alpha \beta g_m}\right)} \cdot \frac{\partial \left(\frac{R_1 C_1}{\alpha \beta g_m}\right)}{\partial \alpha} \quad (\text{ช3.2})$$

จากนั้นทำการหาอนุพันธ์ของผลหารของสมการข้างต้น ดังนั้น

$$S_{\alpha}^{L_{eq}} = \frac{\alpha^2 \beta g_m}{R_1 C_1} \left[\frac{(\alpha \beta g_m \cdot 0) - (R_1 C_1 \beta g_m)}{\alpha^2 \beta^2 g_m^2} \right] \quad (\text{ช3.3})$$

หรือ

$$S_{\alpha}^{L_{eq}} = -1 \quad (\text{ช3.4})$$

จากนั้นวิเคราะห์หาค่าความไวของค่า R_{eq} และค่า L_{eq} ต่อการเปลี่ยนแปลงค่าองค์ประกอบอื่นๆในวงจรโดยใช้วิธีเดียวกับที่นำเสนอในข้างต้นจะมีรายละเอียดดังนี้

$$S_{\alpha}^{R_{eq}} = S_{\beta}^{R_{eq}} = S_{g_m}^{R_{eq}} = 0 \quad (\text{ช3.5})$$

$$S_{R_1}^{R_{eq}} = 1 \quad S_{C_1}^{R_{eq}} = 0 \quad (\text{ช3.6})$$

$$S_{\beta}^{L_{eq}} = S_{g_m}^{L_{eq}} = -1 \quad (\text{ช3.7})$$

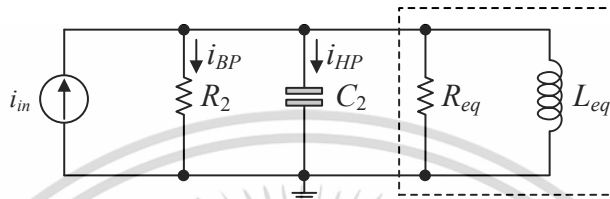
และ

$$S_{R_1}^{L_{eq}} = S_{C_1}^{L_{eq}} = 1 \quad (\text{ช3.8})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช4 การวิเคราะห์วงจรกรองผ่านความถี่สูงและกรองผ่านแถบความถี่อันดับสอง ในรูปที่ 5.11

นอกจากการนำเสนอการวิเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำแล้ว ในหัวข้อนี้ยังมีการนำเสนอแนวทางการประยุกต์ใช้งานวงจรโดยการสังเคราะห์เป็นวงจรกรองผ่านความถี่อันดับสอง และวงจรกรองผ่านแถบความถี่อันดับสอง ซึ่งในการวิเคราะห์หาค่าฟังก์ชันถ่ายโอนกระแสได้มีการกำหนดทิศทางการไหลของกระแสดังแสดงในรูปที่ ช2



รูปที่ ช2 วงจรกรองผ่านความถี่สูงและกรองผ่านแถบความถี่อันดับสอง สำหรับการวิเคราะห์หาค่าฟังก์ชันถ่ายโอนกระแส

จากรูปเมื่อวิเคราะห์ที่กระแส i_{in} ที่ไหลผ่านองค์ประกอบทั้งหมดในวงจรโดยใช้กฎของโอห์ม จะได้

$$i_{in} = v_{in} \left[\frac{s^2 R_{eq} L_{eq} R_2 C_2 + s(R_{eq} L_{eq} + R_2 L_{eq}) + R_{eq} R_2}{s R_{eq} L_{eq} R_2} \right] \quad (ช4.1)$$

วิเคราะห์ที่กระแส i_{HP} ที่ไหลผ่าน C_2 โดยใช้กฎของโอห์ม ดังนั้น

$$i_{HP} = v_{in} s C_2 \quad (ช4.2)$$

จากสมการ (ช4.1) และ (ช4.2) จะสามารถหาอัตราส่วนระหว่าง i_{HP} และ i_{in} มีค่าเท่ากับ

$$\frac{i_{HP}}{i_{in}} = \frac{v_{in} s C_2}{v_{in} \left[\frac{s^2 R_{eq} L_{eq} R_2 C_2 + s(R_{eq} L_{eq} + R_2 L_{eq}) + R_{eq} R_2}{s R_{eq} L_{eq} R_2} \right]} \quad (ช4.3)$$

จัดรูปให้อยู่ในรูปแบบฟังก์ชันไบควอดราติก (The Biquadratic Functions) จะได้

$$\frac{i_{HP}}{i_{in}} = \frac{s^2}{s^2 + \left(\frac{1}{R_{eq} C_2} + \frac{1}{R_2 C_2} \right) s + \frac{1}{L_{eq} C_2}} \quad (ช4.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิเคราะห์ที่กระแส i_{BP} ที่ไหลผ่าน R_2 โดยใช้กฎของโอห์ม ดังนี้

$$i_{BP} = \frac{v_{in}}{R_2} \quad (ข4.5)$$

จากสมการ (ข4.1) และ (ข4.5) จะสามารถหาอัตราส่วนระหว่าง i_{BP} และ i_{in} มีค่าเท่ากับ

$$\frac{i_{BP}}{i_{in}} = \frac{\frac{v_{in}}{R_2}}{v_{in} \left[\frac{s^2 R_{eq} L_{eq} R_2 C_2 + s(R_{eq} L_{eq} + R_2 L_{eq}) + R_{eq} R_2}{s R_{eq} L_{eq} R_2} \right]} \quad (ข4.6)$$

จัดรูปให้อยู่ในรูปแบบฟังก์ชันไบควอดราติก (The Biquadratic Functions) จะได้

$$\frac{i_{BP}}{i_{in}} = \frac{\left(\frac{R_{eq}}{R_{eq} + R_2} \right) \left(\frac{1}{R_{eq} C_2} + \frac{1}{R_2 C_2} \right) s}{s^2 + \left(\frac{1}{R_{eq} C_2} + \frac{1}{R_2 C_2} \right) s + \frac{1}{L_{eq} C_2}} \quad (ข4.7)$$

ในกรณีนี้จะสามารถวิเคราะห์หาค่าความถี่ธรรมชาติ (natural frequency, ω_o) และตัวประกอบคุณภาพ (quality factor, Q) ได้เท่ากับ

$$\omega_o = \frac{1}{\sqrt{L_{eq} C_2}} \quad (ข4.8)$$

และ

$$Q = \frac{R_{eq} R_2}{R_{eq} + R_2} \sqrt{\frac{C_2}{L_{eq}}} \quad (ข4.9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ซ
บทความวิจัยที่ได้รับการตีพิมพ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทความวิจัยที่ได้รับการตีพิมพ์ในการประชุมวิชาการทางด้านวิศวกรรมอิเล็กทรอนิกส์และการสื่อสารในระดับชาติ และระดับนานาชาติในวิทยานิพนธ์นี้มีจำนวน 7 บทความดังต่อไปนี้

- [1] T. Pukkalanun, N. Roongmuanpha and W. Tangsrirat, “Variable lossy series inductance simulator using single voltage differencing buffered amplifier (VDBA)”, **Proceedings of the International MultiConference of Engineers and Computer Scientists 2017 Vol II (IMECS 2017)**, Kowloon, Hong Kong, 15-17 March, pp. 656-659, 2017.
- [2] นัชชัยน์ รุ่งเหมือนฟ้า ทัตยา ปุคคะฉนันทน์ และ วรพงศ ตั้งศรีรัตน์ “วงจรเลียนแบบตัวเหนี่ยวนำแบบมีการสูญเสียที่ปรับค่าได้โดยใช้วงจร VDBA” **การประชุมเครือข่ายวิศวกรรมไฟฟ้า มหาวิทยาลัยราชวมงคล ครั้งที่ 9 จ.จันทบุรี** หน้า. 496-499 2560
- [3] N. Roongmuanpha, T. Pukkalanun and W. Tangsrirat, “Grounded lossy parallel inductance simulation using voltage differencing buffered amplifier”, **Proceedings of the 14th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON 2017)**, Phuket, Thailand, 27-30 June, pp. 298-301, 2017.
- [4] N. Roongmuanpha, T. Pukkalanun and W. Tangsrirat, “Resistorless realization of grounded lossy series inductor with two VDBAs and a grounded capacitor”, **Proceedings of the 3rd International Conference on Communication and Information Processing (ICCIP 2017)**, Tokyo, Japan, 24-26 November, pp. 508-511, 2017.
- [5] N. Roongmuanpha, T. Pukkalanun and W. Tangsrirat, “Linearly tunable CMOS VDBA design”, **Proceedings of the 3rd International Conference on Control and Robotics Engineering (ICCRE 2018)**, Nagoya, Japan, 20-23 April, pp. 143-146, 2018.
- [6] N. Roongmuanpha, S. Unhavanich and W. Tangsrirat, “Active simulation of electronically tunable grounded lossless inductor using voltage differencing inverting buffered amplifiers”, **Proceedings of the 4th International Conference on Engineering, Applied Sciences and Technology (ICEAST 2018)**, Phuket, Thailand, 4-7 July, article number 8434425, 2018.
- [7] J. Pimpol, N. Roongmuanpha and W. Tangsrirat, “Low-output-impedance electronically adjustable universal filter using voltage differencing buffered amplifiers”, **Proceedings of the 8th International Conference on Informatics, Environment, Energy and Applications (IEEA 2019)**, Osaka, Japan, 16-19 March, pp. 200-203, 2019.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Lecture Notes in Engineering and Computer Science

IMECS 2017

International MultiConference of
**Engineers and Computer
 Scientists 2017**

Volume II

**Hong Kong
 15-17 March, 2017**

S. I. Ao
 Oscar Castillo
 Craig Douglas
 David Dagan Feng
 A. M. Korsunsky (Eds.)

IA ENG

International Association of Engineers

ISBN: 978-988-14047-7-0

ISSN: 2078-0958

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Variable Lossy Series Inductance Simulator Using Single Voltage Differencing Buffered Amplifier (VDBA)

Tattaya Pukkalanun, Natchanai Roongmuanpha, and Worapong Tangsrirat, *Member, IAENG*

Abstract—Actively simulated lossy series RL-type inductor with voltage differencing buffered amplifier (VDBA) is described. The proposed inductance simulator is simulated using one VDBA, one grounded capacitor and one floating resistor. The realized equivalent value of the simulator is electronically controllable by the transconductance parameter of the VDBA. The effect of the VDBA non-idealities on the realized equivalent resistance and inductance values is also investigated in detail. As an application, active second-order current-mode lowpass filter is designed using the proposed variable lossy inductance simulator. The results obtained from PSPICE simulation demonstrate a close agreement with the theory, and also confirm the workability of the proposed simulator and its filter application.

Keywords — Voltage Differencing Buffered Amplifier (VDBA), inductance simulator, lossy inductor

I. INTRODUCTION

Simulators for lossy series RL-type inductors play an important role in several areas like active RC filters, sinusoidal oscillator design, circuit cancellation and reduction of unavoidable parasitic element values [1]. Numerous specific topologies for the simulation of actively series R-L lossy inductors employing various active components have been developed in the technical literature [2]-[17]. In [3]-[5], they have been paid for realizing such type simulator circuits by using three CCIs and four passive components. The works in [2], [12] provide an actively simulated grounded inductors using two active elements, and a large number of external passive elements, i.e. at least five passive elements. On the other hand, the circuits of [6]-[11], [13]-[15], [17] although use only one active component to realize grounded lossy inductors, but require three to four passive components. Other simulators in [2], [6]-[17] require a floating capacitor for their realization.

Recently, modern day active components are reviewed and discussed in [18], where the voltage differencing buffered amplifier (VDBA) is one of them. Attention was then paid to realize analog signal processing circuits and solutions by the use of VDBAs [19]-[22]. The purpose of

this communication is to present a lossy series type grounded inductance simulator, which requires one VDBA, one grounded capacitor and one floating resistor. The equivalent resistance and inductance values of the proposed simulator can be tuned electronically through the transconductance parameter (g_m) of the VDBA. The performance of the simulator was evaluated through the PSPICE simulation using TSMC 0.25- μm CMOS technology.

II. DESCRIPTION OF VOLTAGE DIFFERENCING BUFFERED AMPLIFIER (VDBA)

The circuit representation of the VDBA element is shown in Fig.1. Ideally, the device consists of the transconductance amplifier as an input stage, and the voltage follower as an output stage. Thus, the ideal characteristic of the VDBA device can be described by the following matrix equation :

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_w \end{bmatrix} \quad (1)$$

where g_m is the small-signal transconductance gain of the VDBA. Generally, the g_m -value is electronically controllable over several decades by a supplied bias current/voltage, which lends electronic tunability to design circuit parameters. From eq.(1), the differential input voltage between the terminals p and n (v_p-v_n) is converted to a current at the z-terminal (i_z) by a g_m -parameter. The voltage across the z-terminal (v_z) is then conveyed to the output voltage at the w-terminal (v_w).

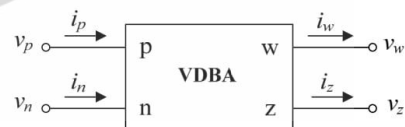


Fig. 1. Circuit symbol of the VDBA.

III. PROPOSED LOSSY SERIES INDUCTANCE SIMULATOR

The proposed actively simulated R-L series impedance function is shown in Fig.2. The simulator employs only one VDBA as an active component together with one grounded

Manuscript received December 22, 2016; revised January 19, 2017.
T. Pukkalanun, N. Roongmuanpha, and W. Tangsrirat are with the Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMUTL), Chalokkrung road, Ladkrabang, Bangkok 10520, Thailand (e-mail : tattap@yahoo.com, natchanai.roo@gmail.com, and worapong.ta@kmitl.ac.th).

capacitor C_1 and one floating resistor R_1 as external passive components. Deriving the proposed circuit of Fig.2 with eq.(1), the expression for the input impedance Z_{in} is found to be

$$Z_{in} = \frac{v_m}{i_m} = R_{eq} + sL_{eq} = \frac{1}{g_m} + s \left(\frac{R_1 C_1}{g_m} \right), \quad (2)$$

which represents the series connection of equivalent resistance (R_{eq}) and equivalent inductance (L_{eq}) as :

$$R_{eq} = \frac{1}{g_m} \quad (3)$$

and

$$L_{eq} = \frac{R_1 C_1}{g_m} \quad (4)$$

From above expression, the proposed circuit can simulate series R and L impedance. The realized values of the proposed simulator circuit do not require any element-matching condition. Since the g_m -value of the VDBA directly depends on the external biasing current, the simulated value is electronic programmability.

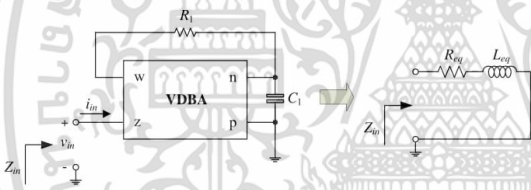


Fig. 2. Proposed lossy series inductance simulator and its equivalent behavior.

IV. TRACKING ERROR ANALYSIS

The non-ideal relations for the VDBA can be described as :

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ \alpha g_m & -\alpha g_m & 0 & 0 \\ 0 & 0 & \beta & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_w \end{bmatrix} \quad (5)$$

where $\alpha = (1 - \varepsilon_{gm})$ and $\beta = (1 - \varepsilon_v)$. Also, $|\varepsilon_{gm}| \ll 1$ denotes the transconductance inaccuracy, and $|\varepsilon_v| \ll 1$ denote the voltage tracking error from terminal z to terminal w, respectively. Taking into account the VDBA non-idealities in the proposed circuit of Fig.2, the equivalent non-ideal input impedance is found as :

$$Z_{in} = R_{eq} + sL_{eq} = \frac{1}{\alpha \beta g_m} + s \left(\frac{R_1 C_1}{\alpha \beta g_m} \right). \quad (6)$$

In non-ideal condition, the parasitic gains α and β of the VDBA have slightly alter on the realized Z_{in} value. However, this small discrepancy can be reduced by properly adjusting the value of g_m of the VDBA.

The active and passive sensitivities of the circuit parameters are calculated and obtained as :

$$S_{\alpha}^{R_{eq}} = S_{\beta}^{R_{eq}} = S_{g_m}^{R_{eq}} = -1 \quad (7)$$

$$S_{\alpha}^{L_{eq}} = S_{\beta}^{L_{eq}} = S_{g_m}^{L_{eq}} = -1 \quad (8)$$

$$S_{R_1}^{R_{eq}} = S_{C_1}^{R_{eq}} = 0 \quad (9)$$

$$S_{R_1}^{L_{eq}} = S_{C_1}^{L_{eq}} = 1 \quad (10)$$

All the component sensitivity values are within unity in magnitude.

V. RESULTS OF COMPUTER SIMULATIONS

The designed simulator circuit of Fig.2 is simulated with PSPICE program using a particularly simple CMOS implementation of VDBA shown in Fig.3. In Fig.3, the transconductance gain of this structure can be given by :

$$g_m = \sqrt{\mu C_{ox} \left(\frac{W}{L} \right) I_{B1}} \quad (11)$$

Here, μ is the mobility of the carriers, C_{ox} is the gate-oxide capacitance per unit area, W is the effective channel width, and L is the effective channel length. For simulations, the MOS transistors are simulated using TSMC 0.25- μm process parameters with the aspect ratios (W/L) provided in Table I. The DC supply voltages were taken as : $+V = -V = 0.75\text{V}$, and the DC bias currents were given by : $I_{B2} = 100 \mu\text{A}$ and $I_{B3} = 50 \mu\text{A}$.

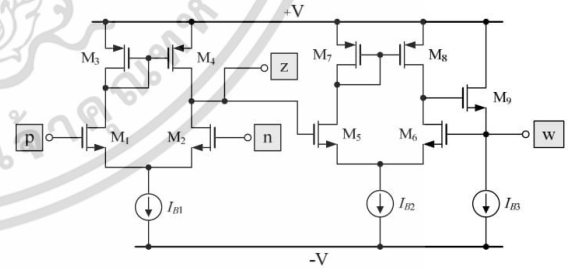


Fig. 3. CMOS realization of the VDBA.

TABLE I
TRANSISTOR ASPECT RATIOS FOR THE VDBA IN FIG.3.

Transistor	W/L ($\mu\text{m}/\mu\text{m}$)
M ₁ -M ₂ , M ₅ -M ₆	5/0.25
M ₃	19.87/0.25
M ₄ , M ₈	32.9/0.25
M ₇	33.07/0.25
M ₉	25/0.25

The proposed inductance simulator of Fig.2 is simulated with the following component values : $I_{B1} = 50 \mu\text{A}$ ($g_m \cong 550 \mu\text{A/V}$), $R_1 = 1.5 \text{ k}\Omega$ and $C_1 = 0.2 \text{ nF}$. According to eqs.(3) and (4), the realized R_{eq} and L_{eq} are obtained as : $R_{eq} = 1.82 \text{ k}\Omega$ and $L_{eq} = 0.55 \text{ mH}$. The simulated transient waveforms for v_{in} and i_{in} of the simulator are shown in Fig.4, where the amplitude and the frequency of v_{in} are 50 mV (peak) and $f = 1 \text{ MHz}$, respectively. From Fig.4 it can be measured that the current i_{in} lag the voltage v_{in} by approximately 55° , which is very close to the calculated value equal to 62° . The total power dissipation is approximately found to be : 0.316 mW . With the above designed element values, the simulated frequency responses for the input impedance Z_{in} of the proposed circuit in Fig.2 comparing with the ideal responses are also plotted in Fig.5. The resulting characteristics indicate that the simulator operates pretty well between 1 kHz and 2 MHz approximately.

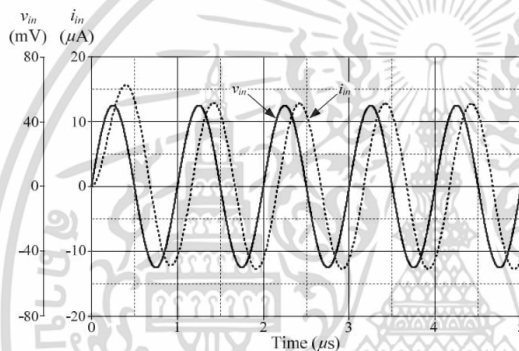


Fig. 4. Simulated transient responses for v_{in} and i_{in} of the proposed lossy inductance simulator in Fig.2.

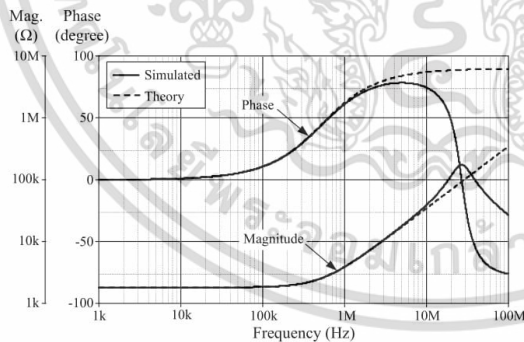


Fig. 5. Simulated frequency responses for Z_{in} of the proposed lossy inductance simulator in Fig.2.

To test the electronic tunability of R_{eq} , the circuit of Fig.2 was simulated with $C_1 = 0.2 \text{ nF}$. For this purpose, the external DC biasing current I_{B1} of the VDBA is varied for three different values, i.e. $I_{B1} = 20 \mu\text{A}$ ($g_m \cong 373 \mu\text{A/V}$), $80 \mu\text{A}$ ($g_m \cong 660 \mu\text{A/V}$), and $300 \mu\text{A}$ ($g_m \cong 1 \text{ mA/V}$), which leads to $R_{eq} = 2.68 \text{ k}\Omega$, $1.51 \text{ k}\Omega$, and $1 \text{ k}\Omega$, respectively. In order to obtain a constant value of $L_{eq} = 0.55 \text{ mH}$, the R_1 is

also adjusted from $1.02 \text{ k}\Omega$, $1.81 \text{ k}\Omega$, to $2.77 \text{ k}\Omega$. The simulation results of the three frequency responses for Z_{in} with different R_{eq} while keeping L_{eq} in variant is shown in Fig.6. It is proven from the results that the proposed circuit provides an electronically tunable R_{eq} by changing the g_m -value of the VDBA. Also note that due to the major goal of this work is to design a grounded lossy inductance simulator configuration with minimum number of components, an independent electronic tuning of R_{eq} and L_{eq} is not expected.

To test for controllability of the L_{eq} without changing the value of R_{eq} , the component values were taken as : $I_{B1} = 50 \mu\text{A}$ ($g_m \cong 550 \mu\text{A/V}$) and $C_1 = 0.2 \text{ nF}$, with three different values for R_1 namely $2 \text{ k}\Omega$, $3.3 \text{ k}\Omega$ and $7.5 \text{ k}\Omega$. This leads to give a constant value of $R_{eq} = 1.82 \text{ k}\Omega$, and the corresponding three values of L_{eq} as : 0.73 mH , 1.2 mH , and 2.73 mH , respectively. The three frequency responses are plotted in Fig.7, which demonstrate the variability of the L_{eq} -value accordingly.

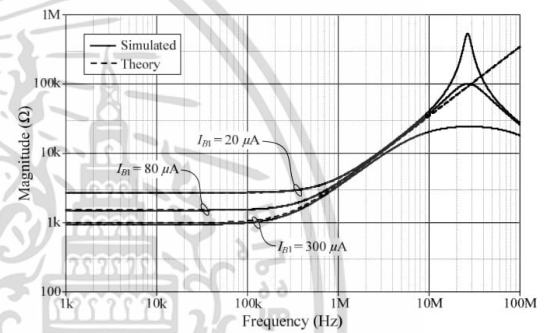


Fig. 6. Simulation results of frequency responses for Z_{in} with different R_{eq} while keeping L_{eq} in variant.

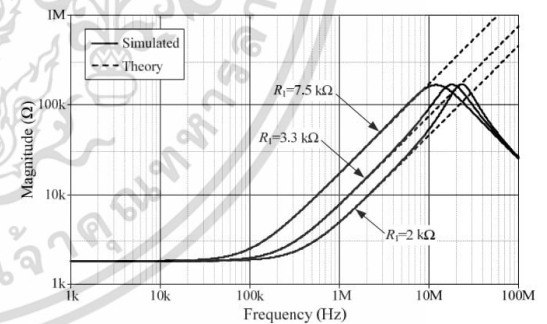


Fig. 7. Simulation results of frequency responses for Z_{in} with different L_{eq} while keeping R_{eq} in variant.

VI. APPLICATION EXAMPLE

To demonstrate an application of the proposed lossy inductance simulator in Fig.2, a second-order lowpass current-mode filter shown in Fig.8 was designed and simulated. In this structure, the proposed actively inductance simulator in Fig.2 replaces the series R-L component. The component values of the designed lowpass filter were selected as : $I_{B1} = 50 \mu\text{A}$, $R_1 = 1.45 \text{ k}\Omega$, $C_1 = 0.2$

nF, and $C_{LP} = 0.1$ nF; therefore the lossy inductor with $R_{eq} = 1.82$ k Ω and $L_{eq} = 0.53$ mH is realized, which results in a pole frequency $f_p = \omega_p/2\pi \cong 691$ kHz and a quality factor $Q = 1.26$. Fig.9 shows the theory and simulated frequency responses of the active lowpass filter of Fig.8, where the corresponding f_p obtained from the simulated results is approximated to 720 kHz.

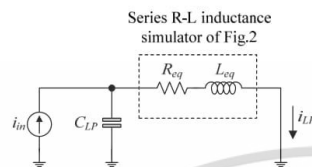


Fig. 8. Second-order current-mode lowpass filter with the proposed lossy inductance simulator in Fig.2.

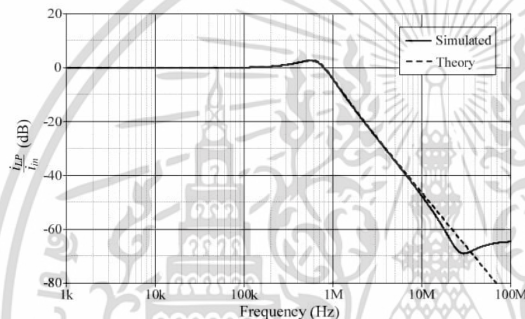


Fig. 9. Simulated frequency responses of the lowpass filter in Fig.8.

VII. CONCLUSION

This work presents the variable lossy R-L series inductance simulator circuit with minimum number of active and passive components. The proposed inductance simulator is simulated with a single VDBA and only two passive components. The equivalent values of the realized simulator can be tuned electronically through the VDBA's transconductance. The effectiveness of the simulator is verified by the simulation results, which demonstrate good agreement with the theoretical analysis.

ACKNOWLEDGMENT

The authors would like to acknowledge the support of Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMUTL).

REFERENCES

- [1] L. Serrano, A. Carlosena, "Active RC impedance revisited", *Int. J. Circ. Theory Appl.*, vol.25, pp.289-305, 1997.
- [2] A. N. Paul, D. Patranabis, "Active simulation of grounded inductors using a single current conveyor", *IEEE Trans. Circuits Syst.*, vol. CAS-28, no. 2, pp. 164-165, 1981.
- [3] C. L. Hou, R. D. Chen, Y. P. Wu, P. C. Hu, "Realization of grounded and floating immittance function simulators using current conveyors", *Int. J. Electron.*, vol. 74, no. 6, pp. 917-923, 1993.
- [4] M. O. Cicekoglu, "Active simulation of grounded inductors with CCIH+ and grounded passive elements", *Int. J. Electron.*, vol. 85, no. 4, pp. 455-462, 1998.
- [5] O. Cicekoglu, A. Tokar, H. Kuntman, "Universal immittance function simulators using current conveyors", *Computers and Electrical Eng.*, vol. 27, pp. 227-238, 2001.
- [6] H. Kuntman, M. Gulsoy, O. Cicekoglu, "Actively simulated grounded lossy inductors using third-generation current conveyors", *Microelectron. J.*, vol. 31, pp. 245-250, 2000.
- [7] H. Y. Wang, C. T. Lee, "Systematic synthesis of R-L and C-D immittances using single CCIH", *Int. J. Electron.*, vol. 87, no. 3, pp.292-301, 2000.
- [8] F. Kacar, A. Yesil, "Novel grounded parallel inductance simulators realization using a minimum number of active and passive components", *Microelectron. J.*, vol. 41, pp. 632-638, 2010.
- [9] B. Metin, "Supplementary inductance simulator topologies employing single DXCCII", *Radioengineering*, vol. 20, no. 3, pp. 614-618, 2011.
- [10] M. Incekaraoglu, U. Cam, "Realization of series and parallel R-L and C-D impedances using single differential voltage current conveyor", *Analog Integr. Circ. Signal Process.*, vol. 43, pp. 101-104, 2005.
- [11] U. Cam, F. Kacar, O. Cicekoglu, H. Kuntman, A. Kuntman, "Novel grounded parallel immittance simulator topologies employing single OTRA", *Int. J. Electron. Commun. (AEU)*, vol. 57, no. 4, pp. 287-290, 2003.
- [12] U. Cam, F. Kacar, O. Cicekoglu, H. Kuntman, A. Kuntman, "Novel two OTRA-based grounded immittance simulator topologies", *Analog Integr. Circ. Signal Process.*, vol. 39, pp. 169-175, 2004.
- [13] E. Yuces, "Novel lossless and lossy grounded inductor simulators consisting of a canonical number of components", *Analog Integr. Circ. Signal Process.*, vol. 59, pp. 77-82, 2009.
- [14] F. Kacar, H. Kuntman, "CFOA-based lossless and lossy inductance simulators", *Radioengineering*, vol. 20, no. 3, pp. 627-631, 2011.
- [15] H. Alpaslan, E. Yuces, "Inverting CFOA based lossless and lossy grounded inductor simulators", *Circuits Syst. Signal Process.*, vol. 34, pp.3081-3100, 2015.
- [16] H. Alpaslan, E. Yuces, "Current-mode biquadratic universal filter design with two terminal unity gain cells", *Radioengineering*, vol. 21, no. 1, pp. 304-311, 2012.
- [17] J. K. Pathak, A. K. Singh, R. Senani, "New canonic lossy inductor using a single CDCA and its application", *Int. J. Electron.*, vol. 103, no. 1, pp.1-13, 2016.
- [18] D. Birolek, R. Senani, V. Biolkova, Z. Kolka, "Active elements for analog signal processing : classification, review, and new proposals", *Radioengineering*, vol.17, no.4, pp. 15-32, 2008.
- [19] F. Kacar, A. Yesil and A. Noori, "New CMOS realization of voltage differencing buffered amplifier and its biquad filter applications", *Radioengineering*, vol.21, no.1, pp.333-339, 2012.
- [20] R. Sotner, J. Jerabek, N. Herencsar, "Voltage differencing buffered/inverted amplifiers and their applications for signal generation", *Radioengineering*, vol.22, no.2, pp.490-504, 2013.
- [21] O. Onjan, S. Unhavanich, W. Tangsrirat, "SFG actualization of general n^{th} -order voltage transfer functions using VDBAs", *Proceedings of the International MultiConference of Engineers and Computer Scientists 2016 Vol II*, IMECS 2016, March 16-18, Hong Kong, pp.585-589, 2016.
- [22] P. Mongkolwai, W. Tangsrirat, "Generalized impedance function simulator using voltage differencing buffered amplifiers (VDBAs)", *Proceedings of the International MultiConference of Engineers and Computer Scientists 2016 Vol II*, IMECS 2016, March 16-18, Hong Kong, pp.609-612, 2016.






The 9th Conference of Electrical Engineering Network
of Rajamangala University of Technology

งานประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้า
มหาวิทยาลัยเทคโนโลยีราชมงคล ครั้งที่ 9

EENET 2017


"การพัฒนานวัตกรรมเพื่ออุตสาหกรรมและการเกษตรอย่างยั่งยืน"
Sustainable Development of Innovation for Industry and Agriculture

2-4 May 2017, K.P. Grand Hotel Chanthaburi

Conference Topics

- Electrical Power (PW)
- Power Electronics (PE)
- Energy and Energy Saving (ES)
- Control Systems and Instrumentation (CT)
- Computer and Information Technology (CP)
- Electric Communication (CM)
- Electronics (EL)
- Digital Signal Processing (DS)
- Innovation and Invention (IN)
- General Electrical Engineering (GN)







เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้า มหาวิทยาลัยเทคโนโลยีราชมงคล ครั้งที่ 9

The 9th Conference of Electrical Engineering Network of Rajamangala University of Technology (EENET2017)

ขอมอบเกียรติบัตรฉบับนี้ให้เพื่อแสดงว่า

บทความเรื่อง “วงจรเลียนแบบตัวเหนี่ยวนำแบบมีการสูญเสียที่ปรับค่าได้โดยใช้วงจร VDBA”

โดย

น.น.น. รุ่งเหมื่อนฟ้า ทัดยา ปุคคละนันทน์ และ วรพงศ์ ตั้งศิริรัตน์

ได้รับการคัดเลือกเป็นบทความดีเด่น ในสาขาอิเล็กทรอนิกส์ (EL)

ระหว่างวันที่ 2-4 เดือน พฤษภาคม พ.ศ. 2560 ณ โรงแรม เคพี การ์เดน จันทบุรี

(รองศาสตราจารย์ ดร.ภาณุทัต เกิดชื่น)
ประธานคณะกรรมการเครือข่ายวิศวกรรมไฟฟ้า
มหาวิทยาลัยเทคโนโลยีราชมงคล

(ผู้ช่วยศาสตราจารย์มนัส คงศักดิ์)
คณบดีคณะเทคโนโลยีอุตสาหกรรมเกษตร
ประธานกรรมการดำเนินงานประชุมวิชาการ EENET2017

วงจรมีการสูญเสียที่ปรับค่าได้โดยใช้วงจรวัด VDBA-Based Simulation of Tunable Lossy Inductor Circuit

นัชชัย รุ่งเหมือนฟ้า ทศยา ปุคละนันท์ และ วรพงศ์ ตั้งศรีรัตน์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ถนนฉลองกรุง แขวงลาดกระบัง เขตลาดกระบัง กรุงเทพมหานคร 10520 โทรศัพท์ 02-326-4205 E-mail: natchanai.roo@gmail.com

บทคัดย่อ

บทความนี้นำเสนอการสังเคราะห์วงจรมีการสูญเสียแบบตัวเหนี่ยวนำแบบมีการสูญเสีย โดยใช้วงจรวัด VDBA (Voltage Differencing Buffered Amplifier) หนึ่งตัวและอุปกรณ์พาสซีฟจำนวนสองตัว ค่าความต้านทานสมมูล และค่าความเหนี่ยวนำสมมูลที่สังเคราะห์ได้จากวงจรมีการสูญเสียสามารถแปรค่าได้ทางอิเล็กทรอนิกส์โดยการควบคุมกระแสไบอัสจากภายนอก ผลการจำลองการทำงานของวงจรมีการสูญเสียโปรแกรม PSPICE โดยใช้เทคโนโลยี 0.25- μm CMOS ของบริษัท TSMC แสดงให้เห็นถึงคุณสมบัติการทำงานของวงจรมีการสูญเสียที่ปรับค่าได้

คำสำคัญ: Voltage Differencing Buffered Amplifier (VDBA), ตัวเหนี่ยวนำแบบมีการสูญเสีย, วงจรมีการสูญเสียแบบตัวเหนี่ยวนำ, วงจรไฟฟ้า RL, วงจรกรองสัญญาณแอคทีฟ

Abstract

This paper introduces the circuit realization for actively variable simulated series RL-type lossy inductor. The introduced synthetic inductor is simple and canonical structure, since it contains only a single active device called voltage differencing buffered amplifier (VDBA) and two passive elements. The realized equivalent resistance and inductance of the proposed synthetic lossy inductor can be tuned electronically through the external bias current. PSPICE simulations based on TSMC 0.25- μm CMOS technology are also included to demonstrate the workability of the proposed simulator.

Keywords: Voltage Differencing Buffered Amplifier (VDBA), lossy inductor, inductance simulator, RL circuit, active filter

1. บทนำ

ตัวเหนี่ยวนำ (inductor) จัดว่าเป็นอุปกรณ์พาสซีฟที่มีความสำคัญอย่างมากต่อการออกแบบและประยุกต์ใช้งานด้านโครงข่ายไฟฟ้าแอคทีฟต่างๆ มากมาย เช่น การออกแบบและสังเคราะห์วงจรมีการสูญเสีย

และวงจรมีการสูญเสีย (analog filter and oscillator design) การกำจัดค่าความเหนี่ยวนำแฝงที่ไม่ต้องการ (undesirable parasitic inductance) เป็นต้น แต่เนื่องจากการออกแบบวงจรมีการสูญเสียที่ปรับค่าได้โดยใช้วงจรวัดพาสซีฟนั้น มีข้อจำกัดหลายประการ เช่น มีโครงสร้างทางกายภาพที่ใหญ่ มีน้ำหนักมาก สิ้นเปลืองพื้นที่วงจร และไม่สามารถปรับค่าทางอิเล็กทรอนิกส์ เป็นต้น ทำให้ในอดีตที่ผ่านมาจึงมีการนำเสนอแนวทางการออกแบบและพัฒนาวงจรมีการสูญเสียแบบตัวเหนี่ยวนำแบบมีการสูญเสียต่อเทียบกราวด์ (grounded lossy inductance simulator) โดยใช้อุปกรณ์แอคทีฟสมัยใหม่ที่มีสมรรถนะการทำงานสูงหลายชนิด อาทิเช่น กลุ่มวงจรมีการสูญเสีย [1]-[7] วงจร OTRA (operational transresistance amplifier) [8] วงจร CFOA (current-feedback op-amps) [9]-[11] วงจร CDCA (current differencing buffered amplifier) [12] และวงจรวัด VDBA [13] เป็นต้น อย่างไรก็ตามเมื่อพิจารณาจากทฤษฎีที่กล่าวถึงข้างต้น พบว่าโครงสร้างวงจรมีการสูญเสียที่ปรับค่าได้โดยใช้วงจรวัดพาสซีฟเป็นจำนวนมากกล่าวคือ งานวิจัยที่นำเสนอใน [1] และ [8] นั้น ต้องใช้อุปกรณ์แอคทีฟมากกว่าสองตัวสำหรับสังเคราะห์วงจร ส่วนงานวิจัยที่พัฒนาขึ้นใน [1]-[6], [8]-[12] ต้องใช้อุปกรณ์พาสซีฟอย่างต่ำจำนวนสามตัว นอกจากนี้หากพิจารณาในแง่กำลังไฟฟ้าสูญเสียที่เกิดขึ้นในวงจรแล้ว ยังพบว่าการสูญเสียที่ปรับค่าได้แบบกายวิภาคมีระดับแรงดันไฟเลี้ยงสูงถึง $\pm 10\text{V}$ หรือมากกว่า [2], [9]-[10] ในขณะที่งานวิจัย [4], [6] และ [13] ที่งานที่ระดับแหล่งจ่ายไฟเลี้ยงมากกว่า $\pm 1.5\text{V}$

บทความนี้จึงนำเสนอวงจรมีการสูญเสียแบบตัวเหนี่ยวนำแบบมีการสูญเสียต่อเทียบกราวด์ที่ปรับค่าได้ทางอิเล็กทรอนิกส์โดยใช้วงจรวัด VDBA เป็นอุปกรณ์แอคทีฟหลัก [14] จำนวนหนึ่งตัว ต่อร่วมกับตัวเก็บประจุไฟฟ้าเทียบกราวด์จำนวนหนึ่งตัวและตัวต้านทานหนึ่งตัว ทำให้มีโครงสร้างวงจรมีการสูญเสียที่ปรับค่าได้แบบกายวิภาคที่เรียบง่าย เมื่อเทียบกับงานวิจัยก่อนหน้านี้ นอกจากนี้ค่าความต้านทานสมมูล (equivalent resistance) และค่าความเหนี่ยวนำสมมูล (equivalent inductance) ที่สังเคราะห์จากวงจรมีการสูญเสียสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการแปรค่าอัตราขยายค่าความนำของวงจรวัด VDBA อีกด้วย คุณสมบัติในการทำงานของวงจรมีการสูญเสียที่ปรับค่าได้แสดงให้เห็นจริง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทความวิจัย

การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้ามหาวิทยาลัยเทคโนโลยีราชมงคล ครั้งที่ 9

Proceedings of the 9th Conference of Electrical Engineering Network of Rajamangala University of Technology 2017 (EENET 2017)

ด้วยผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE ภายใต้เทคโนโลยี TSMC 0.25- μm CMOS

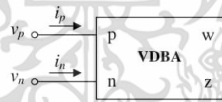
2. วงจร VDBA

2.1 คุณสมบัติการทำงานของวงจร VDBA

รูปที่ 1 แสดงสัญลักษณ์ทางไฟฟ้าของวงจร VDBA ซึ่งประกอบด้วยขั้ว p และขั้ว n ทำหน้าที่เป็นขั้วแรงดันอินพุตแบบผลต่าง ขั้ว z ทำหน้าที่เป็นขั้วกระแสเอาต์พุต และขั้ว w ทำหน้าที่เป็นขั้วแรงดันเอาต์พุต คุณสมบัติในการทำงานของวงจร VDBA สามารถเขียนอธิบายได้ดังความสัมพันธ์ต่อไปนี้

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ \alpha g_m & -\alpha g_m & 0 & 0 \\ 0 & 0 & \beta & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_w \end{bmatrix} \quad (1)$$

โดยที่ g_m คือ อัตราขยายค่าความนำกรณีสัญญาณขนาดเล็ก (small-signal transconductance gain) α และ β คือ ค่าความเบี่ยงเบนในการส่งผ่านอัตราขยายค่าความนำ (transconductance tracking error) และอัตราขยายแรงดันกรณีสื่อเป็นไปตามอุดมคติ (non-ideal voltage gain) ของวงจร VDBA ตามลำดับ กรณีที่วงจร VDBA ทำงานเป็นไปตามอุดมคติแล้ว α และ β ต่างมีค่าเท่ากับหนึ่ง



รูปที่ 1 สัญลักษณ์ทางไฟฟ้าของวงจร VDBA

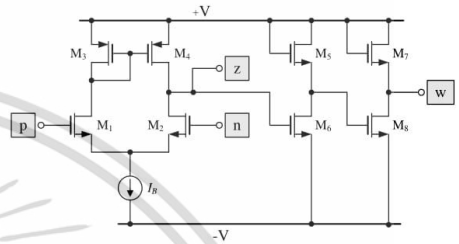
2.2 วงจร VDBA แบบใช้เทคโนโลยี CMOS

รูปที่ 2 แสดงวงจร VDBA โดยใช้เทคโนโลยี CMOS [14] ซึ่งประกอบด้วยวงจรรายขยายสัญญาณผลต่างแบบซอร์สคู่ร่วม M_1 - M_2 (source-coupled pair) โดยมีวงจรถ่วงกระแส M_3 - M_4 ทำหน้าที่เป็นโหลดแบบแอคทีฟ (active load) และวงจรรายขยายแบบซอร์สคู่ร่วมที่มีอัตราขยายเท่ากันหนึ่ง M_5 และ M_6 (unity-gain common-source amplifier) โดยมีไดโอด M_7 และ M_8 ทำหน้าที่เป็นโหลดแบบแอคทีฟ (diode-connected load) กรณีนี้จะได้อัตราขยายค่าความนำ (g_m) กรณีสัญญาณขนาดเล็กของวงจร VDBA เท่ากับ

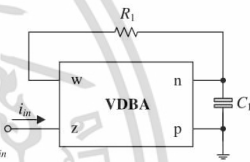
$$g_m = \sqrt{\mu_n C_{ox} \left(\frac{W}{L}\right) I_B} \quad (2)$$

เมื่อ I_B คือ กระแสไบอัสจากภายนอก μ_n คือ ค่าความคล่องตัวของพาหะตัวนำ (effective carrier mobility) C_{ox} คือ ค่าความจุไฟฟ้าแผ่นต่อหนึ่งหน่วยพื้นที่ (gate oxide capacitance per unit area) W และ L คือ ความ

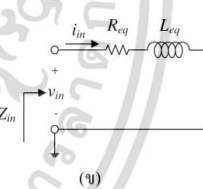
กว้างประสิทธิผลและความยาวประสิทธิผลของช่องนำกระแส (effective channel width and length) ของทรานซิสเตอร์ M_1 และ M_2 ตามลำดับ ดังนั้นสมการ (2) จึงแสดงให้เห็นว่าอัตราขยายค่าความนำ g_m ของวงจร VDBA ดังรูปที่ 2 นั้น สามารถแปรค่าได้ทางอิเล็กทรอนิกส์จากกรควบคุมค่ากระแสไบอัส I_B จากภายนอก



รูปที่ 2 โครงสร้างภายในของวงจร VDBA แบบใช้เทคโนโลยี CMOS



(ก) ารยละเอียดของวงจร



(ข) วงจรสมมูลทางไฟฟ้า

รูปที่ 3 วงจรเลียนแบบตัวเหนี่ยวนำแบบมีการสูญเสียที่นำเสนอ (ก) รายละเอียดของวงจร (ข) วงจรสมมูลทางไฟฟ้า

3. วงจรเลียนแบบตัวเหนี่ยวนำแบบมีการสูญเสียที่นำเสนอ

วงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอดังรูปที่ 3(ก) จะเห็นว่าเป็นโครงสร้างวงจรที่เรียบง่าย และใช้อุปกรณ์จำนวนน้อย กล่าวคือสังเคราะห์โดยใช้วงจร VDBA เพียงหนึ่งตัว ตัวต้านทานหนึ่งตัว และตัวเก็บประจุเทียบกราดอีกหนึ่งตัวเท่านั้น เมื่อวิเคราะห์ห้วงจรโดยอาศัยคุณสมบัติของวงจร VDBA ดังสมการ (1) จะได้อิมพีแดนซ์อินพุต (input impedance, Z_{in}) มีค่าเท่ากับ

$$Z_{in} = \frac{v_{in}}{i_{in}} = \frac{1}{g_m} + s \left(\frac{R_1 C_1}{g_m} \right) = R_{eq} + s L_{eq} \quad (3)$$

นั่นคือ
$$R_{eq} = \frac{1}{g_m} \quad \text{และ} \quad L_{eq} = \frac{R_1 C_1}{g_m} \quad (4)$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทความวิจัย

การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้ามหาวิทยาลัยเทคโนโลยีราชมงคล ครั้งที่ 9

Proceedings of the 9th Conference of Electrical Engineering Network of Rajamangala University of Technology 2017 (EENET 2017)

ความสัมพันธ์ของสมการ (3) และ (4) แสดงให้เห็นว่าวงจรที่นำเสนอในรูปที่ 3 มีคุณสมบัติเสมือนตัวเหนี่ยวนำแบบมีการสูญเสียซึ่งประกอบด้วยค่าความต้านทานสมมูล R_{eq} ต่ออนุกรมกับค่าความเหนี่ยวนำสมมูล L_{eq} โดยที่ค่าองค์ประกอบทั้งสองนั้น ยังสามารถแปรค่าได้ทางอิเล็กทรอนิกส์โดยการควบคุมค่า g_m ของวงจร VDBA

เมื่อคำนึงถึงผลกระทบจากการทำงานที่ไม่เป็นอุดมคติของวงจร VDBA (กรณี $\alpha \neq 1$ และ $\beta \neq 1$) ที่มีต่อคุณสมบัติในการทำงานของวงจรที่นำเสนอในรูปที่ 3 แล้ว จะได้

$$R_{eq} = \frac{1}{\alpha\beta g_m} \quad \text{และ} \quad L_{eq} = \frac{R_1 C_1}{\alpha\beta g_m} \quad (5)$$

ซึ่งพบว่าค่าความไวของ R_{eq} และ L_{eq} ต่อการเปลี่ยนแปลงค่าอุปกรณ์แอคทีฟและอุปกรณ์พาสซีฟในวงจร มีค่าเท่ากับ

$$S_{R_1}^{R_{eq}} = S_{\beta}^{R_{eq}} = S_{g_m}^{R_{eq}} = -1, \quad S_{C_1}^{R_{eq}} = S_{C_1}^{L_{eq}} = 0 \quad (6)$$

$$\text{และ} \quad S_{R_1}^{L_{eq}} = S_{\beta}^{L_{eq}} = S_{g_m}^{L_{eq}} = -1, \quad S_{C_1}^{L_{eq}} = S_{C_1}^{L_{eq}} = 1 \quad (7)$$

ค่าความไวทั้งหมดมีขนาดไม่เกินหนึ่ง ตัวอย่างเช่น เมื่อ R_1 มีค่าเปลี่ยนแปลงเพิ่มขึ้น 1% จะส่งผลให้ L_{eq} เพิ่มขึ้น 1% แสดงให้เห็นว่าวงจรเลียนแบบในรูปที่ 3 มีคุณสมบัติค่าความไวต่อการเปลี่ยนแปลงค่าอุปกรณ์แอคทีฟและพาสซีฟในวงจรที่ต่ำ

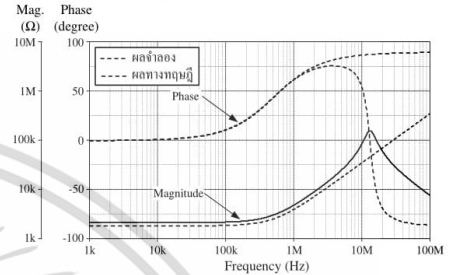
4. ผลการจำลองการทำงานของวงจร

คุณสมบัติการทำงานของวงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอในรูปที่ 3 นั้น จะถูกแสดงด้วยผลการจำลองการทำงานโดยใช้โปรแกรม PSPICE ภายใต้เทคโนโลยี TSMC 0.25- μ m CMOS ในการจำลองได้ใช้โครงสร้างวงจร VDBA ดังรูปที่ 2 โดยกำหนดอัตราส่วน W/L (μ m/ μ m) ของทรานซิสเตอร์เป็นดังนี้ M_1, M_2 มีค่าเท่ากับ $5/0.25$ M_3 มีค่าเท่ากับ $19.87/0.25$ M_4 มีค่าเท่ากับ $32.9/0.25$ และ M_5, M_6 มีค่าเท่ากับ $55/0.25$ และเลือกให้ $+V = -V = 0.75$ V

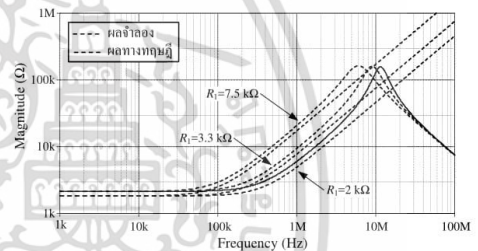
รูปที่ 4 แสดงผลจำลองผลตอบสนองทางความถี่ของวงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอในรูปที่ 3 เมื่อกำหนดให้ $I_B = 50$ μ A ($g_m \cong 550$ μ A/V), $R_1 = 1.5$ k Ω และ $C_1 = 0.2$ nF ซึ่งทำให้ได้คุณสมบัติของตัวเหนี่ยวนำที่สังเคราะห์ขึ้นเป็นดังนี้ $R_{eq} \cong 1.82$ k Ω และ $L_{eq} = 0.55$ mH ผลการจำลองผลตอบสนองทางความถี่ของวงจรพบว่ากำลังไฟที่สูญเสียที่เกิดขึ้นในวงจร (total power dissipation) มีค่าเท่ากับ 0.316 mW และแสดงให้เห็นว่าวงจรที่นำเสนอมีคุณสมบัติการทำงานถูกต้องกับผลตอบสนองทางความถี่ของวงจรในทางทฤษฎีในช่วงความถี่ระหว่าง 1 kHz จนถึง 1 MHz

รูปที่ 5 แสดงผลตอบสนองทางขนาดของวงจรเลียนแบบตัวเหนี่ยวนำแบบมีการสูญเสียที่นำเสนอในรูปที่ 3 เมื่อเลือกให้ $I_B = 50$ μ A

($R_{eq} \cong 1.82$ k Ω) และ $C_1 = 0.2$ nF และทำการแปรค่า R_1 เป็นสามค่าดังต่อไปนี้ $R_1 = 2$ k Ω , 3.3 k Ω และ 7.5 k Ω เพื่อให้ L_{eq} มีค่าเปลี่ยนแปลงเป็น 0.73 mH, 1.20 mH และ 2.73 mH ตามลำดับ สังเกตได้ว่าช่วงความถี่ปฏิบัติงานสูงสุดของวงจรมีค่าประมาณ 10 MHz



รูปที่ 4 ผลตอบสนองทางความถี่ของวงจรเลียนแบบตัวเหนี่ยวนำแบบมีการสูญเสียที่นำเสนอในรูปที่ 3



รูปที่ 5 ผลตอบสนองทางความถี่ของวงจรเลียนแบบตัวเหนี่ยวนำในรูปที่ 3 เมื่อแปรค่า R_1

5. การประยุกต์ใช้งาน

รูปที่ 6 แสดงแนวทางการประยุกต์ใช้วงจรเลียนแบบตัวเหนี่ยวนำในรูปที่ 3 ในการสังเคราะห์วงจรกรองผ่านแถบความถี่อันดับสอง (second-order bandpass filter) กรณีนี้จะได้ฟังก์ชันถ่ายโอนกระแสของวงจร (current transfer function) เท่ากับ

$$H_{BP}(s) = \frac{I_{BP}(s)}{I_m(s)} = K \left[\frac{s(R_{BP} + R_{eq})}{s^2 + s\left(\frac{R_{BP} + R_{eq}}{L_{eq}}\right) + \frac{1}{L_{eq}C_{BP}}} \right] \quad (8)$$

โดยที่ $K = R_{BP}/R_{BP} + R_{eq}$ และจะได้ค่าความถี่โพล (pole frequency), ω_p และตัวประกอบคุณภาพ (quality factor, Q) ของวงจร เท่ากับ

$$\omega_p = 2\pi f_p = \frac{1}{\sqrt{L_{eq}C_{BP}}} \quad (9)$$

$$\text{และ} \quad Q = \frac{1}{R_{eq} + R_{BP}} \sqrt{\frac{L_{eq}}{C_{BP}}} \quad (10)$$

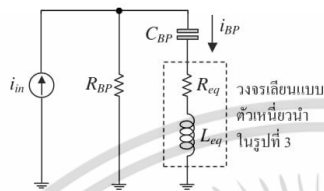
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทความวิจัย

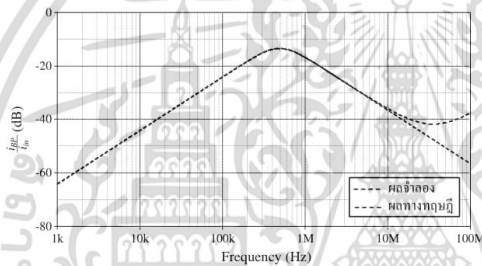
การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้ามหาวิทยาลัยเทคโนโลยีราชมงคล ครั้งที่ 9

Proceedings of the 9th Conference of Electrical Engineering Network of Rajamangala University of Technology 2017 (EENET 2017)

รูปที่ 7 แสดงผลตอบสนองทางความถี่ของวงจรกรองสัญญาณในรูปที่ 6 เมื่อเลือกใช้ $R_{BP} = 300 \Omega$, $C_{BP} = 330 \text{ pF}$, $C_1 = 0.2 \text{ nF}$, $I_B = 200 \mu\text{A}$ ($g_m \cong 900 \mu\text{A/V}$) และ $R_1 = 1.45 \text{ k}\Omega$ ดังนั้นจากสมการ (4) ทำให้ได้ $R_{eq} = 1.1 \text{ k}\Omega$, $L_{eq} = 0.32 \text{ mH}$, $K = 0.21$, $f_p \cong 490 \text{ kHz}$ และ $Q = 0.7$



รูปที่ 6 การสังเคราะห์วงจรกรองผ่านแถบความถี่อันดับสองโดยใช้วงจรเลียนแบบตัวเหนี่ยวนำที่นำเสนอในรูปที่ 3



รูปที่ 7 ผลตอบสนองทางความถี่ของวงจรกรองสัญญาณในรูปที่ 6

6. สรุป

บทความนี้ได้นำเสนอการสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำแบบมีการสูญเสียโดยใช้วงจร VDBA ตัวเก็บประจุและตัวต้านทานซึ่งเป็นอุปกรณ์พาสซีฟอย่างละหนึ่งตัวเท่านั้น ค่าความต้านทานสมมูลและค่าความเหนี่ยวนำสมมูลสามารถแปรค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยการควบคุมกระแสไบอัสภายนอก ผลการจำลองการทำงานของวงจรด้วยโปรแกรม PSPICE โดยใช้เทคโนโลยี 0.25- μm CMOS และการประยุกต์ใช้งานในวงจรกรองผ่านแถบความถี่อันดับสองแสดงให้เห็นถึงคุณสมบัติการทำงานของวงจรที่เป็นไปตามหลักการทางทฤษฎี

เอกสารอ้างอิง

[1] O. Cicekoglu, A. Toker, H. Kuntman, "Universal immittance function simulators using current conveyors", *Computers and Electrical Eng.*, vol. 27, pp. 227-238, 2001.
 [2] H. Kuntman, M. Gulsoy, O. Cicekoglu, "Actively simulated grounded lossy inductors using third-generation current conveyors", *Microelectron. J.*, vol. 31, pp. 245-250, 2000.

[3] F. Kacar, A. Yesil, "Novel grounded parallel inductance simulators realization using a minimum number of active and passive components", *Microelectron. J.*, vol. 41, pp. 632-638, 2010.
 [4] B. Metin, "Supplementary inductance simulator topologies employing single DXCCII", *Radioengineering*, vol. 20, no. 3, pp. 614-618, 2011.
 [5] A. N. Paul and D. Patranabis, "Active simulation of grounded inductors using a single current conveyor", *IEEE Trans. Circuits Syst.*, vol. CAS-28, no. 2, pp. 164-165, 1981.
 [6] M. Incekaraoglu and U. Cam, "Realization of series and parallel R-L and C-D impedances using single differential voltage current conveyor", *Analog Integr. Circ. Signal Process.*, vol. 43, pp. 101-104, 2005.
 [7] F. Kacar, A. Yesil, S. Minaei, and H. Kuntman, "Positive/negative lossy/lossless grounded inductance simulators employing single VDCC and only two passive elements", *Int. J. Electron. Commun. (AEU)*, vol. 68, no. 1, pp. 73-78, 2014.
 [8] U. Cam, F. Kacar, O. Cicekoglu, H. Kuntman, A. Kuntman, "Novel two OTRA-based grounded immittance simulator topologies", *Analog Integr. Circ. Signal Process.*, vol. 39, pp. 169-175, 2004.
 [9] E. Yuce, "Novel lossless and lossy grounded inductor simulators consisting of a canonical number of components", *Analog Integr. Circ. Signal Process.*, vol. 59, pp. 77-82, 2009.
 [10] F. Kacar, H. Kuntman, "CFOA-based lossless and lossy inductance simulators", *Radioengineering*, vol. 20, no. 3, pp. 627-631, 2011.
 [11] H. Alpaslan and E. Yuce, "Inverting CFOA based lossless and lossy grounded inductor simulators", *Circuits Syst. Signal Process.*, vol. 34, pp.3081-3100, 2015.
 [12] J. K. Pathak, A. K. Singh, R. Senani, "New canonic lossy inductor using a single CDDBA and its application", *Int. J. Electron.*, vol. 103, no. 1, pp.1-13, 2016.
 [13] A. Yesil and F. Kacar, "VDBA-based lossless and lossy inductance simulators and its filter applications", *Proc. SIU-2016*, Zonguldak, Turkey, May 16-19, pp.909-912, 2016.
 [14] R. Sotner, J. Jerabek, N. Herencsar, "Voltage differencing buffered/inverted amplifiers and their applications for signal generation", *Radioengineering*, vol. 22, no. 2, pp. 490-504, 2013



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Grounded Lossy Parallel Inductance Simulation Using Voltage Differencing Buffered Amplifier

Natchanai Roongmuanpha, Tattaya Pukkalanun, Worapong Tangsrirat
Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMITL),
Chalongkrung road, Ladkrabang, Bangkok 10520, Thailand.
natchanai.roo@gmail.com, tattaya.pu@kmitl.ac.th, worapong.ta@kmitl.ac.th

Abstract—An actively lossy parallel RL-type inductance simulation employing voltage differencing buffered amplifier (VDBA) as an active component is presented. The proposed grounded inductance simulator is realized with a single VDBA, one grounded capacitor and one floating resistor. The equivalent inductance value of the simulator can be adjusted electronically through the transconductance parameter of the VDBA. The effect of the VDBA non-idealities on the realized simulator is analyzed in detail. As an application, active second-order current-mode highpass/bandpass filter is designed using the proposed variable lossy inductance simulator. The PSPICE simulation results using TSMC 0.25- μm CMOS technology demonstrate a close agreement with the theory, and also verify the usefulness of the proposed simulator and its filter design application.

Keywords—Voltage Differencing Buffered Amplifier (VDBA), inductance simulator, lossy inductor, electronically tunable

I. INTRODUCTION

Recently, actively simulated lossy inductor has become an important research issue, since it can be applied in various areas like active filter design, sinusoidal oscillator design, and parasitic element cancellations. In advanced integrated circuit technology, it encourages the design of synthetic inductance simulators, which can be employed to replace the bulky physical inductors in passive filters. In recent years, a number of topologies for realizing lossy inductance simulator based on a single active component have been developed [1]-[10]. Although the presented circuits of [1]-[10] use only one active component to realize grounded lossy inductors, but they still require three to four passive components, and also a floating capacitor for their realizations.

Nowadays, modern electronic active building blocks are gaining importance in analog signal processing applications and designs. In [11], modern day active components have been reviewed and discussed. One of them is the circuit principle called as VDBA (voltage differencing buffered amplifier). Its several applications, such as active filters, sinusoidal oscillators and immittance function simulators, were also introduced to demonstrate its usefulness and versatile [12]-[13].

The major purpose of this study is to present a grounded parallel inductance simulator employing single VDBA. The simulator requires a minimum number of active and passive

components, i.e. one VDBA, one grounded capacitor, and one floating resistor, as well as no component matching conditions are necessary. The equivalent inductance value (L_{eq}) of the realized simulator can be tuned electronically through the transconductance gain (g_m) of the VDBA, without influencing the equivalent resistance value (R_{eq}). The performance of the proposed simulator is demonstrated on the current-mode highpass/bandpass filter. The simulation results based on TSMC 0.25- μm CMOS technology demonstrate the feasibility of the designed circuit and its filter application.

II. BASIC OPERATION OF VOLTAGE DIFFERENCING BUFFERED AMPLIFIER (VDBA)

The schematic symbol of the VDBA is shown in Fig.1. Basically, the VDBA device consists of the transconductance amplifier as an input stage, and the unity-gain voltage buffer as an output stage. Thus, the basic operation of this device can be characterized by the following equations [11]-[13] :

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_w \end{bmatrix} \quad (1)$$

In above expression, g_m is the small-signal transconductance gain of the VDBA. In general, the value of g_m is electronically controllable by a supplied bias current/voltage, which lends electronic controllability to design circuit parameters. From equation (1), the differential input voltage between the terminals p and n (v_p-v_n) is converted to a current at the z-terminal (i_z) by a g_m -parameter. The voltage across the z-terminal (v_z) is then conveyed to the output voltage at the w-terminal (v_w).

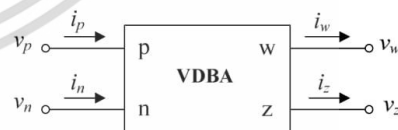


Figure 1. Electrical symbol of the VDBA.

This work was supported in part by the Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMITL).

978-1-5386-0449-6/17/\$31.00 ©2017 IEEE

Fig.2 shows the possible realization of the VDBA using CMOS technology. Groups of transistors M_1 - M_2 and M_5 - M_6 function as source-coupled pairs and current mirrors M_3 - M_4 and M_7 - M_8 , which act as active loads. The source follower M_9 forms a current follower in order to provide low-output impedance at the terminal w . Assume for the moment that M_1 - M_2 as well as M_5 - M_6 are well matched, the transconductance gain of this VDBA can be given by :

$$g_m = \sqrt{\mu C_{ox} \left(\frac{W}{L} \right) I_{B1}} \quad (2)$$

where μ is the mobility of the carriers, C_{ox} is the gate-oxide capacitance per unit area, W is the effective channel width, and L is the effective channel length.

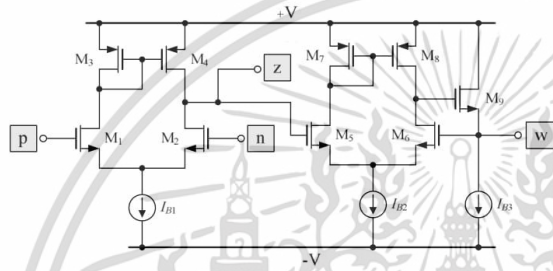


Figure 2. Possible CMOS realization of the VDBA.

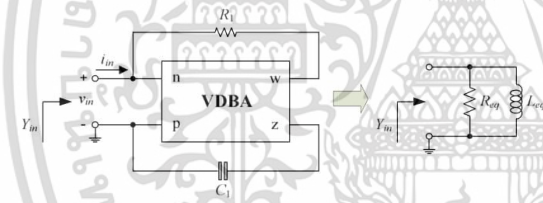


Figure 3. Proposed grounded lossy parallel-type inductance simulator circuit, and its equivalent behavior.

III. PROPOSED GROUNDED LOSSY INDUCTANCE SIMULATOR CIRCUIT

Fig.3 shows the proposed actively simulated R-L parallel impedance function. The simulator contains only one VDBA as an active element together with one grounded capacitor C_1 and one floating resistor R_1 as external passive components. Using equation (1) and deriving the configuration of Fig.3, its admittance Y_m is realized of value :

$$Y_m = \frac{i_m}{v_m} = \frac{1}{R_{eq}} + \frac{1}{sL_{eq}} = \frac{1}{R_1} + \frac{g_m}{sR_1C_1} \quad (3)$$

which represents the parallel connection of equivalent resistance (R_{eq}) and equivalent inductance (L_{eq}) as :

$$R_{eq} = R_1 \quad (4)$$

and

$$L_{eq} = \frac{R_1C_1}{g_m} \quad (5)$$

It should be noted from above expressions that the proposed circuit can simulate parallel R and L impedance. The realized values of the proposed simulator circuit do not require any element-matching condition. Since the g_m -value of the VDBA directly depends on the external biasing current, the simulated L_{eq} value is electronically tunable.

IV. NON-IDEAL ANALYSIS AND SENSITIVITY PERFORMANCE

For non-ideal case, the voltage-current relations of the VDBA can be rewritten as :

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ \alpha g_m & -\alpha g_m & 0 & 0 \\ 0 & 0 & \beta & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_w \end{bmatrix} \quad (6)$$

where $\alpha = (1 - \varepsilon_{gm})$ and $\beta = (1 - \varepsilon_v)$. Also, $|\varepsilon_{gm}| \ll 1$ denotes the transconductance inaccuracy, and $|\varepsilon_v| \ll 1$ denote the voltage tracking error from terminal z to terminal w , respectively. Taking into consider the non-ideal properties of the VDBA on the performance of the realized simulator in Fig.3, the equivalent non-ideal equivalent resistance and inductance are found as, respectively,:

$$R_{eq} = R_1 \quad (7)$$

and

$$L_{eq} = \frac{R_1C_1}{\alpha\beta g_m} \quad (8)$$

It may be pointed out that the non-ideal L_{eq} -value slightly deviates from its ideal value. It may be pointed out that the non-ideal L_{eq} -value slightly deviates from its ideal value. However, this small deviation can be compensated by properly tuning the value of g_m of the VDBA.

The effect of the deviations in active and passive component values is determined by evaluating sensitivity coefficients, which are found to be :

$$S_{\alpha}^{R_{eq}} = S_{\beta}^{R_{eq}} = S_{g_m}^{R_{eq}} = 0 \quad (9)$$

$$S_{R_1}^{R_{eq}} = 1, \quad S_{C_1}^{R_{eq}} = 0 \quad (10)$$

$$S_{\alpha}^{L_{eq}} = S_{\beta}^{L_{eq}} = S_{g_m}^{L_{eq}} = -1 \quad (11)$$

and

$$S_{R_1}^{L_{eq}} = S_{C_1}^{L_{eq}} = 1 \quad (12)$$

From equations (9)-(12), it can be clearly seen that all the sensitivities of the various parameters of the proposed inductance simulator are no more than unity.

V. SIMULATION RESULTS AND DISCUSSIONS

The performance of the proposed simulator circuit in Fig.3 has been evaluated by PSPICE simulation. The CMOS VDBA shown in Fig.2 with $+V = -V = 0.75V$, $I_{B2} = 100 \mu A$ and $I_{B3} = 50 \mu A$ is used in all the simulations. Also, the PSPICE simulations are performed with TSMC 0.25- μm CMOS process parameters. Width (W) and length (L) sizes of the MOS transistors are given in Table I.

TABLE I THE ASPECT RATIO OF THE MOS TRANSISTORS IN FIG.2.

Transistor	W/L ($\mu m/\mu m$)
M ₁ -M ₂ , M ₅ -M ₆	5/0.25
M ₃ , M ₇	33.07/0.25
M ₄ , M ₈	32.9/0.25
M ₉	25/0.25

As an example, the proposed inductance simulator of Fig.3 is realized with $I_{B1} = 50 \mu A$ ($g_m \cong 0.55 \text{ mA/V}$), $C_1 = 0.2 \text{ nF}$, and $R_1 = 2 \text{ k}\Omega$, which results in total power consumption of 0.346 mW. Fig.4 shows simulated results of the input voltage (v_{in}) and input current (i_{in}) waveforms with 50 mV (peak) input voltage at $f = 100 \text{ kHz}$. As can be measured from the result, there is a 62° phase difference between v_{in} and i_{in} , which demonstrates that the circuit works as a lossy inductance simulator. With the same component setting, the simulated frequency responses for the input impedance Z_{in} of the proposed circuit in Fig.3 comparing with the ideal responses are also plotted in Fig.5.

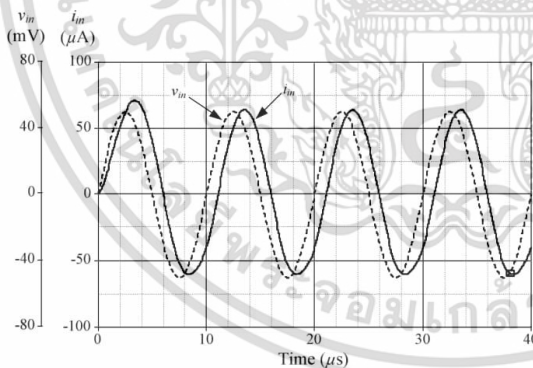


Figure 4. Simulated time-domain voltage and current responses of Fig.3.

To show the adjustability of R_{eq} , the external resistor R_1 has been changed to the values of 1 k Ω , 2 k Ω , and 3 k Ω , resulting in $R_{eq} = 1 \text{ k}\Omega$, 2 k Ω , and 3 k Ω , respectively. The impedance-frequency characteristics of the proposed inductance simulator

for various R_1 values are shown in Fig.6. It can be observed that the R_{eq} values can be adjusted precisely by changing R_1 .

The electronic variation of the equivalent inductance value L_{eq} with the VDBA biasing current I_{B1} , obtained by simulation, is shown in Fig.7. When the biasing current I_{B1} was changed through 20 μA , 40 μA , and 100 μA , the value of L_{eq} also changed through roughly 1.07 mH, 0.8 mH and 0.56 mH, respectively.

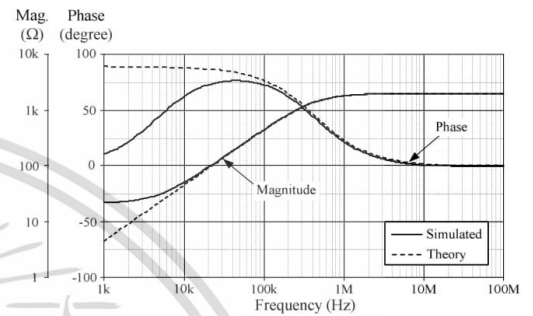


Figure 5. Simulated frequency responses for Z_{in} of Fig.3.

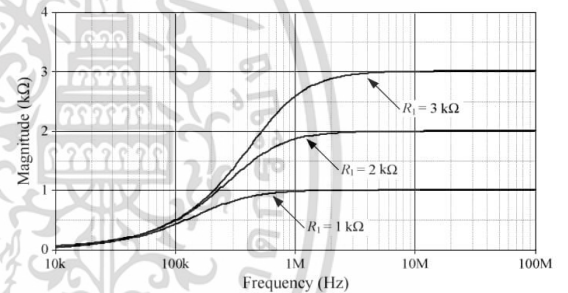


Figure 6. Simulated impedance-frequency characteristics of the Fig.3 for three different values of R_1 .

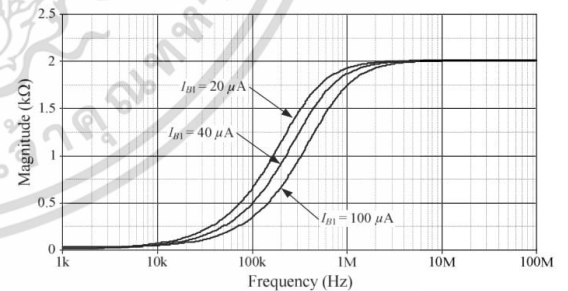


Figure 7. Simulated impedance-frequency characteristics of the Fig.3 for three different values of I_{B1} .

VI. APPLICATION TO FILTER DESIGN

An application example is the realization of a current-mode highpass/bandpass filter shown in Fig.8 [6], obtained by using the proposed simulator of Fig.3 in place of the passive parallel R-L branch. The current transfer functions can be given in sequence as :

$$\frac{I_{HP}(s)}{I_{in}(s)} = \frac{s^2}{s^2 + \left(\frac{1}{R_{eq}C_2} + \frac{1}{R_2C_2} \right) s + \left(\frac{1}{L_{eq}C_2} \right)} \quad (13)$$

and

$$\frac{I_{BP}(s)}{I_{in}(s)} = \frac{\left(\frac{R_{eq}}{R_{eq} + R_2} \right) \left(\frac{1}{R_{eq}C_2} + \frac{1}{R_2C_2} \right) s}{s^2 + \left(\frac{1}{R_{eq}C_2} + \frac{1}{R_2C_2} \right) s + \left(\frac{1}{L_{eq}C_2} \right)} \quad (14)$$

The designed filter of Fig.8 is simulated with $R_2 = 18 \text{ k}\Omega$, $C_1 = C_2 = 0.2 \text{ nF}$, $R_1 = 2 \text{ k}\Omega$, and $I_{B1} = 50 \text{ }\mu\text{A}$. The above designed element values lead to obtain $R_{eq} = 2 \text{ k}\Omega$ in parallel with $L_{eq} = 0.8 \text{ mH}$, which results in a natural angular frequency $f_o \cong 400 \text{ kHz}$, and a quality factor $Q = 0.9$. The simulated frequency responses of the filter are shown in Fig.9.

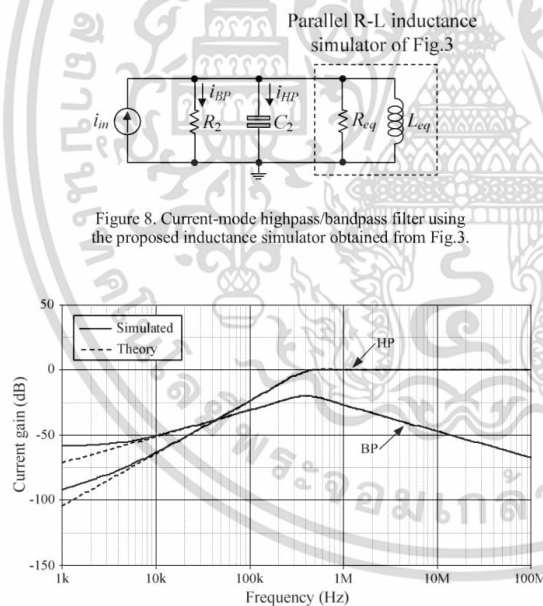


Figure 9. Simulated frequency responses of the filter of Fig.8.

VII. CONCLUSIONS

In conclusion, a tunable grounded lossy inductance parallel R-L type inductance simulator using single VDBA is reported, which employs only one resistors and a grounded capacitor. The resistance R_{eq} and the inductance L_{eq} are adjustable independently. No element matching constraints are imposed for this realization. Detailed non-ideal analysis including transconductance inaccuracy and voltage tracking error has also been carried out. In view of this, the practical use of the proposed inductor in the realization of the current-mode highpass/bandpass filter is demonstrated. A number of simulation results are given to evaluate the performance of the designed circuits.

ACKNOWLEDGMENT

This research was supported by Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMITL).

REFERENCES

- [1] H. Kuntman, M. Gulsoy, O. Cicekoglu, "Actively simulated grounded lossy inductors using third-generation current conveyors", *Microelectron. J.*, vol. 31, pp. 245-250, 2000.
- [2] H. Y. Wang, C. T. Lee, "Systematic synthesis of R-L and C-D immittances using single CCIII", *Int. J. Electron.*, vol. 87, no. 3, pp.292-301, 2000.
- [3] F. Kacar, A. Yesil, "Novel grounded parallel inductance simulators realization using a minimum number of active and passive components", *Microelectron. J.*, vol. 41, pp. 632-638, 2010.
- [4] B. Metin, "Supplementary inductance simulator topologies employing single DXCCII", *Radioengineering*, vol. 20, no. 3, pp. 614-618, 2011.
- [5] M. Incekaraoglu, U. Cam, "Realization of series and parallel R-L and C-D impedances using single differential voltage current conveyor", *Analog Integr. Circ. Signal Process.*, vol. 43, pp. 101-104, 2005.
- [6] U. Cam, F. Kacar, O. Cicekoglu, H. Kuntman, A. Kuntman, "Novel grounded parallel immittance simulator topologies employing single OTRA", *Int. J. Electron. Commun. (AEU)*, vol. 57, no. 4, pp. 287-290, 2003.
- [7] E. Yuce, "Novel lossless and lossy grounded inductor simulators consisting of a canonical number of components", *Analog Integr. Circ. Signal Process.*, vol. 59, pp. 77-82, 2009.
- [8] F. Kacar, H. Kuntman, "CFOA-based lossless and lossy inductance simulators", *Radioengineering*, vol. 20, no. 3, pp. 627-631, 2011.
- [9] H. Alpaslan, E. Yuce, "Inverting CFOA based lossless and lossy grounded inductor simulators", *Circuits Syst. Signal Process.*, vol. 34, pp.3081-3100, 2015.
- [10] J. K. Pathak, A. K. Singh, R. Senani, "New canonic lossy inductor using a single CDBA and its application", *Int. J. Electron.*, vol. 103, no. 1, pp.1-13, 2016.
- [11] D. Biolkova, R. Senani, V. Biolkova, Z. Kolka, "Active elements for analog signal processing : classification, review, and new proposals", *Radioengineering*, vol.17, no.4, pp. 15-32, 2008.
- [12] F. Kacar, A. Yesil and A. Noori, "New CMOS realization of voltage differencing buffered amplifier and its biquad filter applications", *Radioengineering*, vol.21, no.1 , pp.333-339, 2012.
- [13] R. Sotner, J. Jerabek, N. Herencsar, "Voltage differencing buffered/inverted amplifiers and their applications for signal generation", *Radioengineering*, vol.22, no.2, pp.490-504, 2013.

Collection of 2017 Tokyo Conferences

Tokyo, Japan / November 24-26, 2017

2017 3rd International Conference on Communication and Information
Processing
(ICCIP2017)



Tokyo, Japan
November 24-26, 2017

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Resistorless Realization of Grounded Lossy Series Inductor with Two VDDBAs and a Grounded Capacitor

Natchanai Roongmuanpha Tattaya Pukkalanun Worapong Tangsirat
 Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMITL),
 Chalongsong road, Ladkrabang, Bangkok 10520, Thailand
 natchanai.roo@gmail.com, tattaya.pu@kmitl.ac.th, drworapong@gmail.com

ABSTRACT

An active simulation of a grounded lossy series RL-type inductor with voltage differencing buffered amplifier (VDDBA) is proposed. The proposed inductor is simulated using only two VDDBAs, and one grounded capacitor, without any external passive resistors. Also, the simulator requires no critical element matching conditions and cancellation constraints. The realized equivalent resistance and inductance values can be adjusted electronically by means of the VDDBA transconductances. The effect of the non-ideal gains of the VDDBA on the simulated element values is also discussed in detail. As an application, an active current-mode RLC bandpass filter is designed and simulated using the proposed inductance simulator. The feasibility of the proposed simulator and its filter application has been demonstrated by PSPICE simulations based on TSMC 0.25- μm CMOS technology.

CCS Concepts

• Information systems

Keywords

Voltage Differencing Buffered Amplifier (VDDBA); lossy inductor; RL impedance simulator; electronically tunable circuit.

1. INTRODUCTION

An actively simulated lossy inductance has become a standard research issue, since the topic can be applied in several areas like active RLC filters, sinusoidal oscillator design, circuit cancellation and reduction of undesired parasitic element values [1]. A large number of schemes for the active simulation of series R-L lossy inductances, based on various active elements, have been reported in the technical literature [2]-[17]. Among them, the works in [3]-[5] have been paid for realizing such type simulator circuits by using three second-generation current conveyors (CCII) and four passive components. In [2] and [12], actively simulated grounded inductors using two active elements, and at least five passive elements have been described.

Although the circuits of [6]-[11], [13]-[15], [17] use a single active element to realize grounded lossy inductors, but they need three to four passive elements. Other inductance simulators in [2], [6]-[17] are realized with floating capacitor, which is difficult to fabricate in a fully integrated circuit technology.

Permission to make digital or hard copies of all or part of this work for personal or classroom use is granted without fee provided that copies are not made or distributed for profit or commercial advantage and that copies bear this notice and the full citation on the first page. To copy otherwise, or to republish, to post on servers or to redistribute to lists, requires prior specific permission and/or a fee.

ICCI'17, November 24-26, 2017, Tokyo, Japan.

© 2017 Association for Computing Machinery.

ACM ISBN 978-1-4503-5365-6/17/11...\$15.00

DOI:

Recently, the voltage differencing buffered amplifier (VDDBA), which is one of modern electronic active building blocks, has been introduced in the literature [18]. This device is rapidly gaining the acceptance of researchers as an active building block in analog circuit design. In recent years, a number of analog signal processing circuits and functions have even been developed utilizing VDDBAs as active elements [19]-[21]. Thus, in this work, a circuit configuration for simulating a grounded lossy series inductor based on two VDDBAs as active elements together with a single capacitor as a passive element is introduced. The realization has the features of using only one grounded capacitor, and no critical passive component matching constraints and/or cancellation conditions. The values of the simulated equivalent resistance (R_{eq}) and the simulated equivalent inductance (L_{eq}) are electronically tunable through the VDDBA transconductance gains. The usefulness and versatility of the proposed circuit is demonstrated by PSPICE simulation results using TSMC 0.25- μm CMOS process parameters. Finally, the proposed circuit is also applied in a RLC band-pass filter application to validate the performance of the circuit.

2. VOLTAGE DIFFERENCING BUFFERED AMPLIFIER (VDDBA) AND ITS CMOS REALIZATION

The circuit representation of the VDDBA element is shown in Figure 1. Ideally, the device consists of the transconductance amplifier as an input stage, and the voltage follower as an output stage. Thus, the ideal characteristic of the VDDBA device can be described by the following matrix equation

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_w \end{bmatrix} \quad (1)$$

where g_m is the small-signal transconductance gain of the VDDBA. Generally, the g_m -value is electronically controllable over several decades by a supplied bias current/voltage, which lends electronic adjustability to design circuit parameters. From (1), the differential input voltage between the terminals p and n ($v_p - v_n$) is converted to a current at the terminal z (i_z) by a g_m -parameter. The voltage across the terminal z (v_z) is then conveyed to the output voltage at the terminal w (v_w).

A particularly simple CMOS implementation of VDDBA is shown in Figure 2 [22]. The differential pair with active loaded, constructed by M_1 - M_4 , functions as a differential voltage-to-current converter that accurately converts a differential voltage ($v_p - v_n$) into a small signal current i_z at the terminal z with an approximate transconductance of g_m . The differential amplifier

M_5 - M_8 , and the source follower M_9 construct the voltage buffer, which leads to an exact voltage following and a small output resistance. In Figure 2, the transconductance gain of this VDPA can be given by :

$$g_m = \sqrt{\mu C_{ox} \left(\frac{W}{L} \right) I_B} \quad (2)$$

Here, μ is the mobility of the carriers, C_{ox} is the gate-oxide capacitance per unit area, W is the effective channel width, and L is the effective channel length of the transistor devices, respectively. As it is observed from (2), the g_m -value can be scaled electronically through the biasing current I_B .

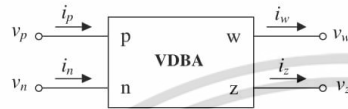


Figure 1. Circuit diagram of the VDPA.

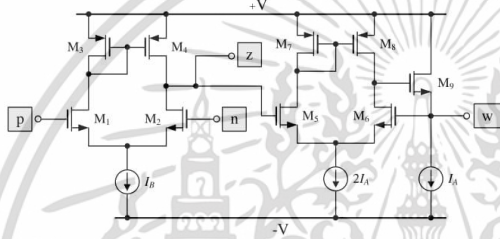


Figure 2. Particularly simple CMOS implementation of VDPA.

3. PROPOSED LOSSY INDUCTANCE SIMULATOR

Figure 3 shows the proposed actively simulated lossy series inductor employing only two VDPA and one grounded capacitor, which permits integrability. It is resistorless structure and has no active and passive element matching constraints. Straightforward analysis using (1) shows that the input impedance of the proposed circuit in Figure 3 is

$$Z_{in} = \frac{v_{in}}{i_{in}} = R_{eq} + sL_{eq} = \frac{1}{g_{m1}} + s \left(\frac{C_1}{g_{m1}g_{m2}} \right) \quad (3)$$

Thus, the circuit represents a grounded series-RL impedance with equivalent resistance R_{eq} and equivalent inductance L_{eq} equal to:

$$R_{eq} = \frac{1}{g_{m1}} \quad (4)$$

and

$$L_{eq} = \frac{C_1}{g_{m1}g_{m2}} \quad (5)$$

It is also seen that the resistance value R_{eq} is adjustable electronically by a tunable transconductance g_{m1} , while the inductance value L_{eq} is controllable independently through the transconductance g_{m2} . From (4) and (5), the quality factor (Q) for this inductor is found as :

$$Q = \frac{\omega C_1}{g_{m2}} \quad (6)$$

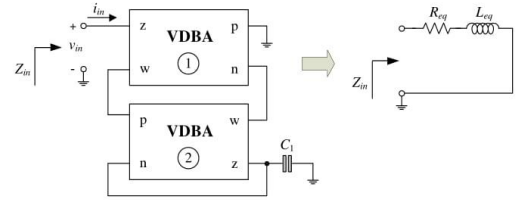


Figure 3. Proposed tunable resistorless lossy inductance simulator and its equivalent model.

4. NON-IDEAL PERFORMANCE OF THE PROPOSED INDUCTOR

To analyze the non-ideal performance of the proposed lossy inductance simulator, the various non-ideal gain effects of the VDPA are considered. In this case, the terminal characteristics of the VDPA of (1) can be rewritten as :

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ \alpha g_m & -\alpha g_m & 0 & 0 \\ 0 & 0 & \beta & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_w \end{bmatrix} \quad (7)$$

where α and β denote the parasitic transconductance gain, and the parasitic voltage gain of the VDPA, respectively.

Considering the aforementioned VDPA non-idealities given in (7), the non-ideal input impedance for the proposed inductance simulator given in Figure 3 can be modified as:

$$Z'_{in} = R'_{eq} + sL'_{eq} = \frac{R_{eq}}{\alpha_1\beta_1\beta_2} + s \left(\frac{L_{eq}}{\alpha_1\alpha_2\beta_1\beta_2} \right) \quad (8)$$

As a result from (8), the non-ideal simulated elements can be obtained as:

$$R'_{eq} = \frac{R_{eq}}{\alpha_1\beta_1\beta_2} \quad (9)$$

$$L'_{eq} = \frac{L_{eq}}{\alpha_1\alpha_2\beta_1\beta_2} \quad (10)$$

$$Q' = \frac{Q}{\alpha_2} \quad (11)$$

According to (9)-(11), it can be readily shown that the sensitivities of R'_{eq} , L'_{eq} , and Q' to active and passive components are not higher than unity in magnitude.

5. SIMULATIONS, DISCUSSIONS, AND APPLICATION EXAMPLE

Numerous simulations with PSPICE have been achieved for the proposed grounded lossy inductance simulator circuit in Figure 3. In simulations, the CMOS VDPA realization given in Figure 2 has been constructed using TSMC 0.25- μm CMOS process

technology. Symmetrical supply voltages under $+V = -V = 0.75V$, and bias current at $I_A = 50 \mu A$ have been used for biasing purpose. The aspect ratios (W/L) of the transistors M_1 - M_2 , M_5 - M_6 and M_9 were chosen to be $25 \mu m/0.25 \mu m$. For transistors M_3 and M_7 , the corresponding values were $32 \mu m/0.25 \mu m$, while for M_4 and M_8 transistors the values were $35 \mu m/0.25 \mu m$.

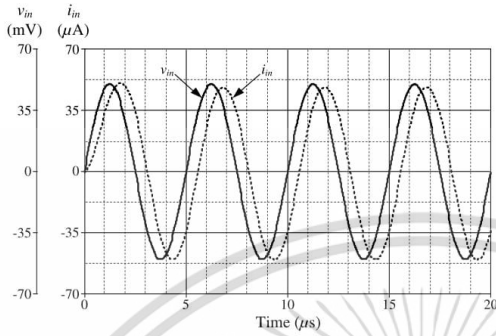


Figure 4. Simulated waveforms for v_{in} and i_{in} of the proposed inductance simulator circuit in Figure 3.

Figure 4 shows the simulation results for the input voltage v_{in} and the current i_{in} of the proposed inductor in Figure 3. In this case, a 200-kHz sinusoidal input voltage signal with 50 mV peak is applied to the simulator. Here, the following circuit components were selected as: $I_{B1} = I_{B2} = 90 \mu A$ ($g_{m1} = g_{m2} \cong 1.50 \text{ mA/V}$), and $C_1 = 1 \text{ nF}$, which results in $R_{eq} = 666 \Omega$, and $L_{eq} = 0.44 \text{ mH}$. It can be measured from the results that v_{in} and i_{in} have a phase shift of 41.7° , while its theoretical value is equal to 42.2° . The DC power dissipation of the circuit is found to be approximately 0.71 mW. With the same component setting, the simulated frequency responses of the input impedance Z_{in} comparing with the theory are also plotted in Figure 5. It is trustworthy to indicate that the simulated responses agree very well with the theoretical ones in the frequency range of 1 kHz to 1 MHz.

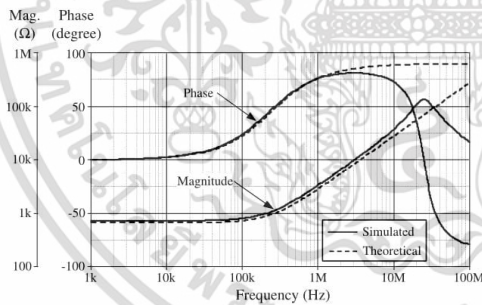


Figure 5. Magnitude and phase frequency responses for Z_{in} of Figure 3.

The current tuning of the proposed inductance simulator in Figure 3 is demonstrated in Figure 6 for $C_1 = 1 \text{ nF}$, $I_{B2} = 90 \mu A$ ($g_{m2} \cong 1.50 \text{ mA/V}$), and $I_{B1} = 70 \mu A$, $170 \mu A$, and $500 \mu A$ ($g_{m1} \cong 1.32 \text{ mA/V}$, 2.00 mA/V , and 3.50 mA/V). With these component values, the simulated elements are obtained as: $R_{eq} = 775 \Omega$, 485Ω , 283Ω , and $L_{eq} = 0.50 \text{ mH}$, 0.32 mH , 0.19 mH , respectively. Alternatively, in addition to simulations, the L_{eq} -frequency

characteristics of the proposed inductor for the values of $C_1 = 1 \text{ nF}$ and $I_{B1} = 90 \mu A$ are plotted for various biasing current I_{B2} in Figure 7. For these specified component values, the value of L_{eq} can be varied from 0.50 mH, 0.32 mH to 0.19 mH, while keeping the R_{eq} -value constant at $R_{eq} = 666 \Omega$. The results from Figure 6 and 7 confirm that the simulated element values can be adjusted conveniently by controlling the I_B biasing current of the VDBA.

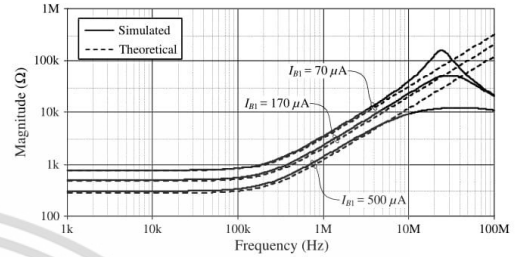


Figure 6. Variation of the R_{eq} and L_{eq} -values as a function of g_{m1} (I_{B1}).

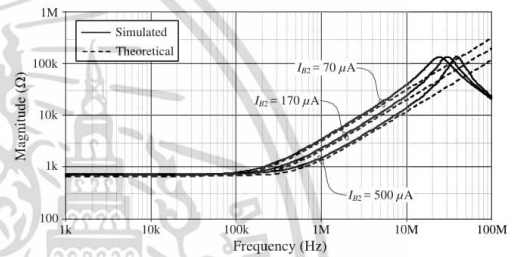


Figure 7. Variation of the L_{eq} -value as a function of g_{m2} (I_{B2}).

To illustrate an application of the proposed lossy inductor in Figure 3, the basic structure of the current-mode active RLC bandpass filter shown in Figure 8 is designed and simulated. In this structure, the actively simulated inductance simulator circuit in Figure 3 replaces the series RL passive circuit. The RL impedance simulator is realized with $I_{B1} = I_{B2} = 90 \mu A$, and $C_1 = 1 \text{ nF}$ to obtain the corresponding $R_{eq} = 666 \Omega$, $L_{eq} = 0.44 \text{ mH}$, and the remaining passive elements of the bandpass filter are chosen as: $R_{BP} = 39 \Omega$ and $C_{BP} = 1 \text{ nF}$, which leads to the center frequency of $f_c \cong 240 \text{ kHz}$ and the quality factor of $Q \cong 1$. The ideal and simulated frequency characteristics of the filter are also shown in Figure 9.

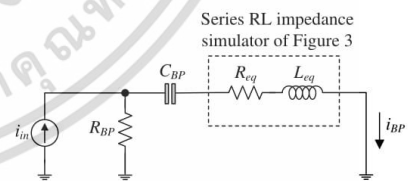


Figure 8. Current-mode RLC band-pass filter.

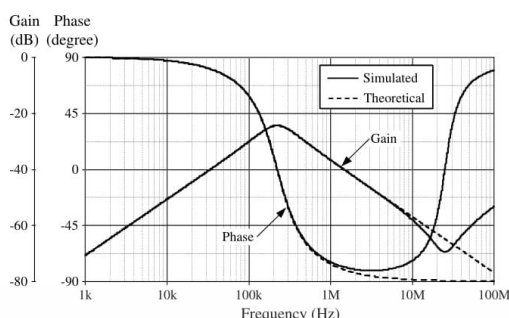


Figure 9. Frequency responses of the active RLC bandpass filter of Figure 8.

6. CONCLUDING REMARKS

An alternative circuit topology has been proposed for simulating a grounded lossy series inductor using two VDABs and a single grounded capacitor. The proposed inductance simulator circuit does not need any external passive resistors, and any element matching conditions for its realization. The use of only grounded capacitor makes the design suitable for integration. The simulated equivalent element values of the proposed inductance simulator can be tuned electronically by the transconductance parameter of the VDAB. The circuit performances are confirmed through PSPICE simulations, and the usability of the proposed circuit has been verified by implementing a current-mode RLC band-pass filter.

7. ACKNOWLEDGMENTS

The research for this work was supported by the KMITL Research Fund, King Mongkut's Institute of Technology Ladkrabang (KMITL).

8. REFERENCES

- [1] Serrano, L. and Carlosena, A. 1997. Active RC impedance revisited. *Int. J. Circ. Theory Appl.* 25, 289-305.
- [2] Paul, A. N. and Patranabis, D. 1981. Active simulation of grounded inductors using a single current conveyor. *IEEE Trans. Circuits Syst.* 28, 2, 164-165.
- [3] Hou, C. L., Chen, R. D., Wu, Y. P., and Hu, P. C. 1993. Realization of grounded and floating immittance function simulators using current conveyors. *Int. J. Electron.* 74, 6, 917-923.
- [4] Cicekoglu, M. O. 1998. Active simulation of grounded inductors with CCII+ and grounded passive elements. *Int. J. Electron.* 85, 4, 455-462.
- [5] Cicekoglu, O., Toker, A., and Kuntman, H. 2001. Universal immittance function simulators using current conveyors. *Computers and Electrical Eng.* 27, 227-238.
- [6] Kuntman, H., Gulsoy, M., and Cicekoglu, O. 2000. Actively simulated grounded lossy inductors using third-generation current conveyors. *Microelectron. J.* 31, 245-250.
- [7] Wang, H. Y. and Lee, C. T. 2000. Systematic synthesis of R-L and C-D immittances using single CCIII. *Int. J. Electron.* 87, 3, 292-301.
- [8] Kacar, F. and Yesil, A. 2010. Novel grounded parallel inductance simulators realization using a minimum number of active and passive components. *Microelectron. J.* 41, 632-638.
- [9] Metin, B. 2011. Supplementary inductance simulator topologies employing single DXCCII. *Radioengineering.* 20, 3, 614-618.
- [10] Incekaraoglu, M. and Cam, U. 2005. Realization of series and parallel R-L and C-D impedances using single differential voltage current conveyor. *Analog Integr. Circ. Signal Process.* 43, 101-104.
- [11] Cam, U., Kacar, F., Cicekoglu, O., Kuntman, H., and Kuntman, A. 2003. Novel grounded parallel immittance simulator topologies employing single OTRA. *Int. J. Electron. Commun. (AEU).* 57, 4, 287-290.
- [12] Cam, U., Kacar, F., Cicekoglu, O., Kuntman, H., and Kuntman, A. 2004. Novel two OTRA-based grounded immittance simulator topologies. *Analog Integr. Circ. Signal Process.* 39, 169-175.
- [13] Yuce, E. 2009. Novel lossless and lossy grounded inductor simulators consisting of a canonical number of components. *Analog Integr. Circ. Signal Process.* 59, 77-82.
- [14] Kacar, F. and Kuntman, H. 2011. CFOA-based lossless and lossy inductance simulators. *Radioengineering.* 20, 3, 627-631.
- [15] Alpaslan, H. and Yuce, E. 2015. Inverting CFOA based lossless and lossy grounded inductor simulators. *Circuits Syst. Signal Process.* 34, 3081-3100.
- [16] Alpaslan, H. and Yuce, E. 2012. Current-mode biquadratic universal filter design with two terminal unity gain cells. *Radioengineering.* 21, 1, 304-311.
- [17] Pathak, J. K., Singh, A. K., and Senani, R. 2016. New canonic lossy inductor using a single CDBA and its application. *Int. J. Electron.* 103, 1, 1-13.
- [18] Biotek, D., Senani, R., Biolkova, V., and Kolka, Z. 2008. Active elements for analog signal processing : classification, review, and new proposals. *Radioengineering.* 17, 4, 15-32.
- [19] Kacar, F., Yesil, A., and Noori, A. 2012. New CMOS realization of voltage differencing buffered amplifier and its biquad filter applications. *Radioengineering.* 21, 1, 333-339.
- [20] Sotner, R., Jerabek, J., and Herencsar, N. 2013. Voltage differencing buffered/inverted amplifiers and their applications for signal generation. *Radioengineering.* 22, 2, 490-504.
- [21] Onjan, O., Unhavanich, S., and Tangsrirat, W. 2016. SFG actualization of general n^{th} -order voltage transfer functions using VDABs. In *Proceedings of the International MultiConference of Engineers and Computer Scientists 2016 Vol II* (Hong Kong, China, March 16 - 18, 2016). IMECS 2016, 585-589.
- [22] Pukkalanun, T., Roongmuanpha, N., and Tangsrirat, W. 2017. Variable Lossy Series Inductance Simulator Using Single Voltage Differencing Buffered Amplifier (VDAB). In *Proceedings of the International MultiConference of Engineers and Computer Scientists 2017 Vol II* (Hong Kong, China, March 15 - 17, 2017). IMECS 2017, 656-659.

ICCRE 2018

**2018 3rd
International Conference
on Control
and Robotics Engineering**

Nagoya, Japan

April 20-23, 2018



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Linearly Tunable CMOS VDBA Design

Natchanai Roongmuanpha, Tattaya Pukkalanun, Worapong Tangsrirat
Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMITL),
Chalongkrung road, Ladkrabang, Bangkok 10520, Thailand.
e-mail: natchanai.roo@gmail.com, tattaya.pu@kmitl.ac.th, worapong.ta@kmitl.ac.th

Abstract— A CMOS voltage differencing buffered amplifier (VDBA), whose transconductance gain can be varied linearly by the external DC bias current, is described in this paper. A current squaring circuit is used for biasing the transconductance amplifier with improved wide-input dynamic range, yielding electronically and linearly tunable transconductance. The application of the proposed VDBA in realizing a phase shifter circuit is also suggested. Simulations on the circuits are performed using PSPICE program to confirm the theory and demonstrate the circuit performances.

Keywords-Voltage Differencing Buffered Amplifier (VDBA); linearly tunable; wide-input dynamic range

I. INTRODUCTION

In recent times, the growing demand for designing high-performance analog signal processing applications using modern electronic active building blocks are attracting significant interest for analog designers and scientists. Numerous novel active building blocks along with their behavioral models have been reviewed and suggested in [1]. The voltage differencing buffered amplifier (VDBA) is one of the recent active elements, which has simple architecture and electronic adjustability in a wide range. Various applications of VDBA have also been reported in the literature [2]-[5]. Since then the VDBA, which is a combination of the differential-input transconductance amplifier and a voltage follower, has proved to be functionally versatile and attractive active circuit building block. In built electronic tunability feature of the transconductance gain (g_m) is the most important parameter of the VDBA block, which is useful for directly controlling the various circuit parameters. Several VDBA structures have been proposed in [4]-[10]. However, not much study is performed as to linear transconductance adjustability. In practice, if there is the VDBA that can provide linearly tunable transconductance gain instead of a non-linear tunable one, then there are clearly advantages to be gained.

In this study, a circuit design for the realization of the CMOS VDBA with wide-input dynamic range is proposed. To obtain the linear transconductance controllable, the current squarer circuit is employed for squaring the bias current of the proposed VDBA. In order to improve the input dynamic range, an active loaded differential-input amplifier with source degeneration technique is performed as an input stage. The performances of the proposed circuit are discussed and verified through simulation results with TSMC 0.25- μm CMOS process technology. An application example

consisting of an electronically tunable phase shifter is finally considered to demonstrate the workability of the circuit design.

II. CIRCUIT DESCRIPTIONS

A. Basic Principle of the VDBA Element.

The block diagrammatic representation of the VDBA and its equivalent model are indicated in Fig.1. According to the model, the VDBA element involves two high-impedance voltage inputs (p and n), a high-impedance current output (z) and a low-impedance voltage output (w). Using standard notations, the VDBA characteristic can be defined by the following set of equations.

$$i_z = g_m(v_p - v_n), \quad i_p = i_n = 0 \quad \text{and} \quad v_w = v_z \quad (1)$$

In above expression, g_m represents an effective small-signal transconductance gain of the VDBA, which is controlled by external supplied voltage or current. From (1), it should be noted that the VDBA is basically a connection of a differential-input transconductance amplifier as an input stage, and the unity-gain voltage amplifier as an output stage.

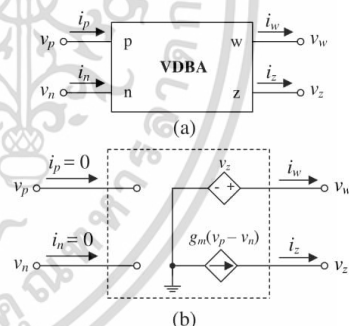


Figure 1. VDBA. (a) block diagrammatic representation (b) equivalent model.

B. CMOS Current Squaring Circuit

Fig. 2 shows the CMOS current-mode squarer functional circuit based the dual translinear loop (M_{1B} - M_{4B}), which will be used as a biasing circuit for the proposed VDBA circuit. Assuming all transistors are operated in saturation region and

using the square-law I-V characteristic, the drain-to-source current (I_{DS}) of the saturated transistor is given by:

$$I_{DS} = K(V_{GS} - V_{TH})^2 \quad (2)$$

where $K = (\mu C_{ox})(W/2L)$ is the transconductance value, μ is the effective carrier mobility, C_{ox} is the gate-oxide capacitance per unit area, and W/L is the transistor aspect ratio, V_{GS} is the gate-to-source voltage, and V_{TH} is the threshold voltage of the MOS transistor, respectively.

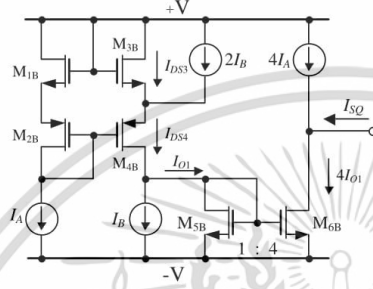


Figure 2. CMOS current squaring circuit.

Applying the Kirchhoff voltage law (KVL) around the dual translinear loop yields,

$$V_{GS1} + V_{GS2} = V_{GS3} + V_{GS4} \quad (3)$$

According to (2), and considering $I_A = I_{DS1} = I_{DS2}$ and $K_p = K_n$, Eq.(3) will be equivalently written as:

$$2\sqrt{I_A} = \sqrt{I_{DS1}} + \sqrt{I_{DS2}} = \sqrt{I_{DS3}} + \sqrt{I_{DS4}} \quad (4)$$

From Fig.2, the current I_{DS4} of M_{4B} can be expressed as:

$$I_{DS4} = I_{DS3} + 2I_B \quad \text{and} \quad I_{DS4} = I_{O1} + I_B \quad (5)$$

Substituting (5) into (4), we obtain the following current expression :

$$I_{O1} = \frac{I_B^2}{4I_A} + I_A \quad (6)$$

The current I_{O1} is mirrored by the current mirror M_{5B} - M_{6B} with a 1 : 4 current ratio, then I_{SQ} will be $4I_{O1} - 4I_A$. From (6), it is easy to show that the value of the output current I_{SQ} becomes:

$$I_{SQ} = \frac{I_B^2}{I_A} \quad (7)$$

Note that I_{SQ} is a squaring function of the input current I_B , and therefore the circuit of Fig.2 is a current squaring functional circuit. This circuit will be used to function as a biasing circuit for the proposed linearly tunable VDBA. The realization of the proposed circuit will then be described in the following sub-section.

C. Proposed electronically and linearly tunable CMOS VDBA

The CMOS realization of the proposed VDBA with electronically and linearly transconductance tunable is shown in Fig.3. The circuit consists of an active loaded differential amplifier M_1 - M_6 followed by a unity-gain voltage buffer M_7 - M_{11} . To improve the wide-input dynamic range of the VDBA, the transistor M_3 and M_4 are connected as resistance simulators. Transistor M_{11} introduces local negative feedback loop between node w and the drain of M_8 for providing an exact voltage following and a low-output resistance at port w [11]. The equivalent small-signal terminal resistances of the CMOS VDBA shown in Fig.3 can be found as :

$$R_p = R_n = \infty \quad (8)$$

$$R_z \cong \left(\frac{1}{g_{d2} + g_{d6}} \right) \quad (9)$$

$$\text{and} \quad R_w \cong \left[\frac{(g_{m7} + g_{m8})(g_{d8} + g_{d10})}{g_{m7}g_{m8}g_{m11}} \right] \quad (10)$$

where g_{mi} and g_{di} are the transconductance and the drain conductance of the i -th transistor, respectively. To obtain the linear tunability for the transconductance behaviour of the VDBA, the current squaring circuit M_{1B} - M_{6B} of Fig.2 is employed for the current biasing circuit of differential-input transconductance amplifier M_1 - M_6 .

From Fig.3, the transconductance gain of the proposed VDBA, which is controlled by I_{SQ} , can be expressed as:

$$g_m = \sqrt{2KI_{SQ}} \quad (11)$$

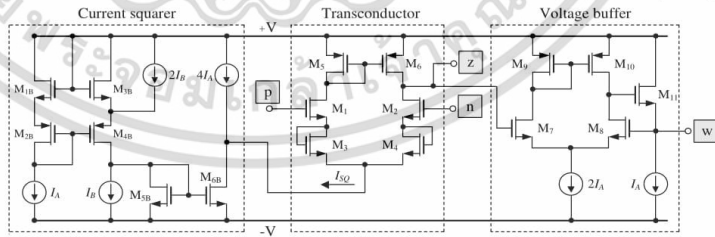


Figure 3. Schematic diagram of the proposed electronically and linearly tunable CMOS VDBA.

Substituting I_{SQ} from (7) into (11), the transconductance expression of the proposed VDBA is equal to:

$$g_m = K_m I_B \quad (12)$$

where $K_m = (2K/I_A)^{1/2}$, that is considered as a constant value. As is evident from (12), the g_m -value of the proposed VDBA in Fig.3 can be adjusted linearly by means of the external DC bias current I_B .

III. PERFORMANCE VERIFICATIONS AND APPLICATION

The performance of the proposed VDBA was verified using PSPICE simulations with TSMC 0.25- μm CMOS process parameters. The geometrical dimensions for all the transistors in Fig.3 are provided in Table I. The bias conditions are as follows : $+V = -V = 2\text{ V}$ and $I_A = 70\ \mu\text{A}$. The plots of the VDBA transconductance (g_m) versus the control current I_B compared with the idea one are shown in Fig.4. As expected earlier, the g_m -value is linearly proportional to the I_B -value. It is also observed that the linear region for g_m is approximately $20\ \mu\text{A}$ - $220\ \mu\text{A}$ with the linearity error less than 10%. In Fig.5, the DC transfer curve of the input stage of the proposed VDBA in Fig.3 at $I_B = 150\ \mu\text{A}$ is simulated and also compared with the conventional VDBA reported in [5]. From the results, it is found that the differential-input voltage range ($v_{id} = v_p - v_n$) of the proposed VDBA has 2 times wider than the conventional VDBA. Its linearity input range of about $\pm 100\text{ mV}$ is obtained.

TABLE I. TRANSISTOR DIMENSIONS OF FIG.3.

Transistors	W/L ($\mu\text{m}/\mu\text{m}$)
M_1 - M_2 , M_7 - M_8 , M_{11}	40/0.25
M_3 - M_4	52/0.25
M_5 , M_9	32/0.25
M_6 , M_{10}	35/0.25
M_{1B} , M_{3B}	9/0.25
M_{2B} , M_{4B}	6/0.25
M_{15B}	15/0.25
M_{16B}	44/0.25

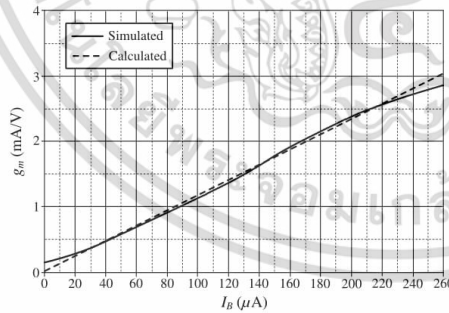


Figure 4. Transconductance curves of the proposed VDBA in Fig.3.

The simulated DC and AC transfer characteristics of v_{id} and i_z for the proposed VDBA with three different values of I_B are also plotted in Figs. 6 and 7, respectively. According to these graphs, the transconductance g_m can be changed from 1.30 mA/V , 1.95 mA/V to 2.40 mA/V , during the I_B -value is altered from $100\ \mu\text{A}$, $150\ \mu\text{A}$ to $200\ \mu\text{A}$, respectively. For the output stage of the proposed VDBA, the AC response of v_o/v_z is shown in Fig.8, where the non-ideal voltage gain is found to be 0.991, with the useful frequency of about 145 MHz.

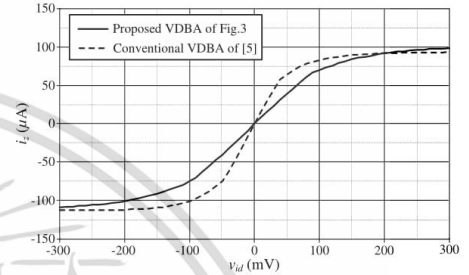


Figure 5. Simulated DC transfer characteristics between v_{id} and i_z .

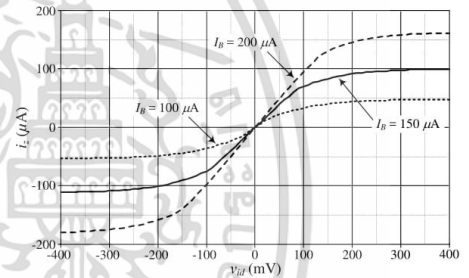


Figure 6. DC transfer characteristics between v_{id} and i_z with tuning I_B .

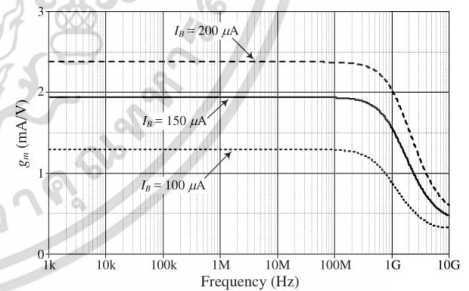


Figure 7. AC transfer characteristics between v_{id} and i_z with tuning I_B .

To establish the workability of the proposed VDBA, it was used to design the phase-shifter circuit as shown in Fig.9. For this purpose, the pole frequency of this circuit is

equal to $f_o = g_m/2\pi C$. The time-domain responses with $I_B = 170 \mu\text{A}$ ($g_m \cong 2 \text{ mA/V}$) and $C_1 = C_2 = 1 \text{ nF}$ and $f_o \cong 353 \text{ kHz}$ is shown in Fig.10. For the tunable phase-shifter of Fig.9, three different values of I_B were $130 \mu\text{A}$, $170 \mu\text{A}$, and $250 \mu\text{A}$, results in 90° -phase difference at 247 kHz , 353 kHz , and 496 kHz , respectively. The resultant responses are given in Fig.11.

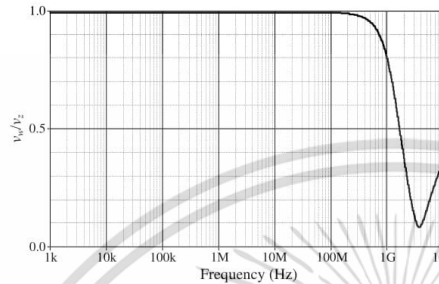


Figure 8. AC transfer characteristic of v_o/v_i of the proposed VDBA.

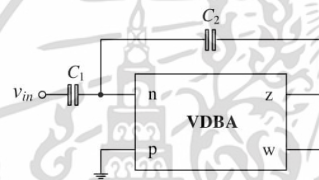


Figure 9. Electronically tunable phase shifter using the proposed VDBA.

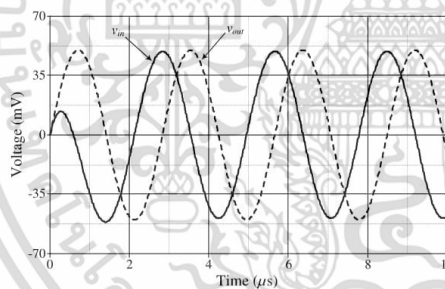


Figure 10. Sinusoidal input and output voltages of Fig.9.

IV. CONCLUSIONS

The circuit design of the CMOS VDBA with linear tunable transconductance and wide-input dynamic range is presented in this work. The circuit technique is achieved by squaring the long-tail bias current (I_B) of the differential-input transconductance amplifier, and also improved the linearity region of the input signal by using source degeneration technique. The usefulness of the proposed VDBA has been demonstrated through the realization of the tunable phase-shifter circuit. All the circuits are discussed

and simulated using PSPICE with TSMC $0.25\text{-}\mu\text{m}$ CMOS technology.

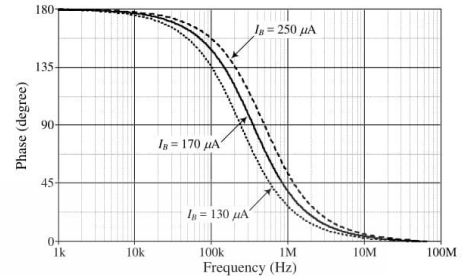


Figure 11. Electronic tunability performance of the phase shifter in Fig.9.

ACKNOWLEDGEMENT

This work was supported by King Mongkut's Institute of Technology Ladkrabang Research Fund [grant number KREF116001].

REFERENCES

- [1] D. Bielek, R. Senani, V. Biolkova, and Z. Kolka, "Active elements for analog signal processing : classification, review, and new proposals", *Radioengineering*, vol.17, no.4, pp. 15-32, 2008.
- [2] A. Yesil, F. Kacar, and K Gurkan, "Lossless grounded inductance simulator employing single VDBA and its experimental band-pass filter application", *Int. J. Electron. Commun. (AEU)*, vol.68, no.2, 143-150, 2014.
- [3] R. Sotner, J. Jerabek, and N. Herencsar, "Voltage differencing buffered/inverted amplifiers and their applications for signal generation", *Radioengineering*, vol.22, no.2, pp. 490-504, 2013.
- [4] W. Tangsrirat, "Resistorless tunable capacitance multiplier using single voltage differencing inverting buffered amplifier", *Rev. Roum. Sci. Techn.-Electrotechn. et Energ.*, vol.62, no.1, pp. 72-75, 2017.
- [5] N. Roongmuanpha, T. Pukkalanun, and W. Tangsrirat, "Grounded lossy parallel inductance simulation using voltage differencing buffered amplifier", *Proc. of the International Conference ECTI-CON 2017*, Phuket, Thailand, June 27-30, pp. 301-304, 2017.
- [6] F. Kacar, A. Yesil, and A. Noori, "New CMOS realization of voltage differencing buffered amplifier and its biquad filter applications", *Radioengineering*, vol.21, no.1, pp. 333-339, 2012.
- [7] M. E. Basak and F. Kacar, "Ultra-low voltage VDBA design by using PMOS DTMOS transistors", *Istanbul University-Journal of Electrical & Electronics Engineering (IU-JEEE)*, vol.17, no.2, pp. 3463-3469, 2017.
- [8] O. G. Sokmen, S. A. Tekin, H. Ercan, and M. Alci, "A novel design of low-voltage VDIBA and filter application", *Elektronika Ir Elektrotechnika*, vol.22, no.6, pp. 51-56, 2016.
- [9] S. Kumari and M. Gupta, "New CMOS realization of high performance Voltage Differencing Inverting Buffered Amplifier and its filter application", *Analog Integr. Circ. Signal Process.*, vol.92, no.1, pp. 167-178, 2017.
- [10] N. Herencsar, O. Cicekoglu, R. Sotner, J. Koton, and K. Vrba, "New resistorless tunable voltage-mode universal filter using single VDIBA", *Analog Integr. Circ. Signal Process.*, vol.76, no.2, pp. 251-260, 2013.
- [11] W. Surakamponorn, V. Riewruja, K. Kumwachara, and K. Dejhan, "Accurate CMOS-based Current Conveyors", *IEEE Trans. Instru. Meas.*, vol.40, no.4, pp. 699-702, 1991.

Conference Proceedings
Tracks 4 & 8




iceast

2018

**The 4th International Conference on Engineering,
Applied Sciences and Technology**

"Exploring Innovative Solutions for Smart Society"

**Swissôtel Resort Phuket Patong Beach
Phuket, Thailand**

July 4-7, 2018

**iceast2018@kmitl.ac.th
www.iceast.org**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Active Simulation of Electronically Tunable Grounded Lossless Inductor Using Voltage Differencing Inverting Buffered Amplifiers

Natchanai Roongmuanpha*

Sumalee Unhavanich**

Worapong Tangsrirat*

*Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMITL),
Chalongkrung road, Ladkrabang, Bangkok 10520, Thailand
natchanai.roo@gmail.com, worapong.ta@kmitl.ac.th

**Faculty of Engineering, King Mongkut's University of Technology North-Bangkok (KMUTNB),
Bangsue, Bangkok 10800, Thailand.
sumalee.u@eng.kmutnb.ac.th

Abstract—An actively simulated grounded lossless inductor based on employing voltage differencing inverting buffered amplifiers (VDIBAs) as new active components has been presented. The synthetic canonical inductor uses only two VDIBAs and one grounded capacitor. The simulator provides the advantage feature of electronic control of its equivalent inductance via the transconductance parameter of the VDIBA, and also does not need critical element matching conditions. An illustrative application of the proposed tunable grounded lossless inductor on the realization of an active RLC second-order bandpass filter has been designed. The usability of the proposed circuit has been evaluated using PSPICE simulations based on VDIBA implemented in TSMC 0.25- μm CMOS technology, and the simulated results demonstrate a sufficient agreement with the theoretical conclusions.

Keywords— Voltage Differencing Inverting Buffered Amplifier (VDIBA); lossless inductor; inductance simulator; electronically tunable circuit.

I. INTRODUCTION

Inductance simulator circuit is a very useful active circuit for many electrical applications, such as oscillator design, filter design and cancellation of parasitic elements. This is due to the well-known fact that the large-valued physical inductor is not impractical to implement in the integrated circuits (ICs) because of a large chip area and high-cost requirements. Although on chip inductors in spiral is a new research area, they still occupy a large chip area and have low quality factor (Q), and their values are very small, usually in order of 1 nH. Accordingly, several actively simulated synthetic inductor circuits using different active elements have been developed [1]-[11]. However, the simulators given in [1]-[2], [7]-[8] require three or more active building blocks for their simulations, which enlarge the chip area. In [1]-[3], [5], [7]; [9]-[11], an excessive number of the passive components are required, i.e. at least three passive components. Also, the inductance simulator circuits of [1]-[3], [5], [7], [10] are constructed using floating passive components. The inductors in [6] and [7] use two kinds of active building blocks for their

realizations. Moreover, the works in [1]-[5], [7], [9]-[10] cannot be adjusted electronically.

Recently, the new active element called voltage differencing inverting buffered amplifier (VDIBA) is introduced [12]-[13]. As a result, several attempts recently to design a class of analog signal processing and signal generations/solutions using VDIBAs as active elements are proposed [12]-[16]. In this work, an actively grounded lossless inductance simulator topology based on the use of VDIBA active element is presented. The proposed synthetic inductor consists of only two VDIBAs, and one grounded capacitor, which is a canonical number of elements, and resistor-less structure. The equivalent inductance value is electronically tunable by the transconductance gains of the VDIBAs. For the proposed circuit, no component matching constraints are imposed. The performance of the proposed simulator circuit is tested by the design of the active RLC bandpass filter. PSPICE simulations with TSMC 0.25- μm CMOS process parameters are also included to verify the theoretical analysis.

II. VDIBA DESCRIPTION AND ITS SIMPLE CMOS REALIZATION

Ideally, the symbolic representation and the behaviour model of the VDIBA are shown in Fig.1, where p and n are the input terminals and z and w- are the output terminals. It has been shown that the VDIBA device has two high-impedance voltage inputs v_p and v_n , a high-impedance current output i_z and a low-impedance inverting voltage output v_{w-} . Its voltage-current characteristics can be described by the following hybrid matrix [12]-[13]:

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_{w-} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & -1 & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_{w-} \end{bmatrix} \quad (1)$$

In (1), the parameter g_m refers to the transconductance gain of the VDIBA, which normally is controlled by electronic means through the external supplied current or voltage.

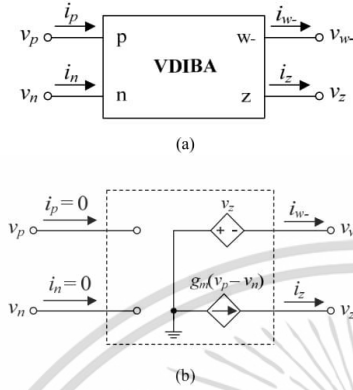


Fig. 1. VDIBA (a) circuit diagram (b) its equivalent circuit

The CMOS realization of the just mentioned VDIBA device is recently developed in [12]-[13]. Its internal structure can be shown in Fig.2. The circuit consists of a differential pair with active loaded (M_1 - M_4) and a unity-gain inverting voltage amplifier (M_5 - M_6). In this structure, the transconductance g_m of the VDIBA is controlled by the external DC biasing current I_B , and given by :

$$g_m = \sqrt{\mu C_{ox} \frac{W}{L} I_B} \quad (2)$$

where μ is the effective channel mobility, C_{ox} is the gate-oxide capacitance per unit area, W and L are channel width and length of the MOS transistor, respectively.

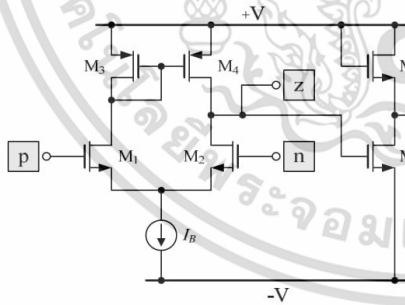


Fig. 2. Internal CMOS structure of the VDIBA.

III. PROPOSED SYNTHETIC GROUNDED LOSSLESS INDUCTOR

The proposed active simulation of an electronically tunable grounded lossless inductor is shown in Fig.3. It is implemented with a single grounded capacitor C_1 in addition to only two VDIBAs, which is a canonical number of circuit components. The circuit with a grounded capacitor has considerable advantages in monolithic integrated circuit implementation. Routine circuit analysis using eq.(1) yields the following input impedance Z_{in} for the circuit :

$$Z_{in} = \frac{v_{in}}{i_{in}} = sL_{eq} = s \left(\frac{C_1}{2g_{m1}g_{m2}} \right) \quad (3)$$

where g_{mi} ($i = 1, 2$) is the transconductance gain of the i -th VDIBA. From eq.(3), it is obvious that the proposed circuit shown in Fig.3 simulates a grounded lossless inductor with an equivalent value :

$$L_{eq} = \frac{C_1}{2g_{m1}g_{m2}} \quad (4)$$

Clearly, it is seen that the simulated equivalent inductance L_{eq} can be tuned electronically by either g_{m1} and/or g_{m2} . In addition to the desired simulation, the proposed circuit does not require the condition of critical element matching.

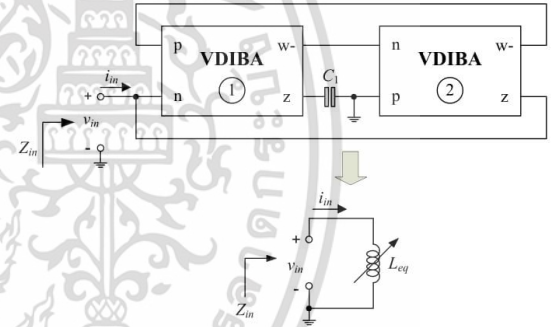


Fig. 3. Proposed electronically tunable lossless inductance simulator circuit.

IV. INFLUENCE OF THE NON-IDEAL GAINS IN VDIBA

In order to indicate the performance of the proposed inductance, influences of parasitic gains of the VDIBA are discussed. In this case, the practical VDIBA including non-ideal gains can be characterized as :

$$\begin{bmatrix} i_p \\ i_n \\ i_z \\ v_w \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ \alpha g_m & -\alpha g_m & 0 & 0 \\ 0 & 0 & -\beta & 0 \end{bmatrix} \begin{bmatrix} v_p \\ v_n \\ v_z \\ i_w \end{bmatrix}, \quad (5)$$

where α and β are the non-ideal transconductance gain and the non-ideal voltage gain of the VDIBA, respectively. Hence, taking consideration these effects, the non-ideal input impedance of the proposed circuit in Fig.3 is modified as :

$$Z_{in} = sL_{eq} = s \left[\frac{C_1}{\alpha_1 \alpha_2 \beta_1 (\beta_2 + 1) g_{m1} g_{m2}} \right], \quad (6)$$

where α_i and β_i ($i = 1, 2$) are the non-ideality parameters of the i -th VDIBA. From the non-ideal expression for Z_{in} of the proposed circuit, it may be visualized that the simulated equivalent inductance L_{eq} would be affected because of these non-ideality parameters. In order to alleviate this effect, the values of g_{m1} and g_{m2} need to be pre-distortion.

V. SIMULATION RESULTS AND DISCUSSIONS

In this section, the PSPICE simulation has been used to evaluate the performance of the proposed inductance simulator circuit of Fig.3. The VDIBA is simulated using the CMOS schematic realization in Fig.2 with DC power supply voltages equal to $\pm V = \pm 0.75V$. The simulations are performed by using TSMC 0.25- μm CMOS process parameters. Dimensions (W/L) of MOS transistors used in CMOS VDIBA structure are given as (μm) in Table I.

TABLE I
TRANSISTOR DIMENSIONS OF THE VDIBA IN FIG.2.

Transistors	$W(\mu m)/L(\mu m)$
M_1, M_2	25/0.25
M_3	32/0.25
M_4	35/0.25
M_5, M_6	75/0.25

The proposed circuit in Fig.3 is designed by taking $I_{B1} = I_{B2} = 90 \mu A$ ($g_{m1} \cong g_{m2} \cong 1.50 \text{ mA/V}$) and $C_1 = 1 \text{ nF}$. Fig.4 shows the simulated transient responses for the v_{in} and i_{in} , where the peak-to-peak voltage of the input sinusoidal wave is 100 mV, and the applied frequency is $f = 500 \text{ kHz}$. From Fig.4, the phase response of the current lags that the voltage by 85° , indicating that the phase error is about 5.39%. Also, the theoretical and simulated magnitude and phase responses with respect to frequency are shown in Fig.5. As it can be observed from the results, the magnitude of the impedance continuously increases with the frequency. Owing to the parasitic elements of the VDIBA limiting the frequency performance of the proposed inductor, the useful frequency range is about 10 kHz up to 10 MHz. The total power dissipation for the circuit, mainly consumed by the VDIBA active elements, is found to be 0.724 mW.

To demonstrate the current tuning of the proposed inductance simulator circuit of Fig.3, The transconductance g_{m1} value is varied as : $g_{m1} = 1.00 \text{ mA/V}$, 2.06 mA/V and 3.87 mA/V ($I_{B1} = 40 \mu A$, $170 \mu A$ and $600 \mu A$), while keeping g_{m2} constant at $g_{m2} = 1.50 \text{ mA/V}$ ($I_{B2} = 90 \mu A$) and $C_1 = 1 \text{ nF}$. This setting results in the following simulated inductance values : $L_{eq} = 0.33 \text{ mH}$, 0.16 mH , and 0.086 mH , respectively. The L_{eq} -frequency characteristics of the proposed inductor for

these specified component values can be observed from Fig.6. As discussed previously in eq.(4), the realized equivalent inductance value can be tuned conveniently by adjusting the transconductance gain of the VDIBA.

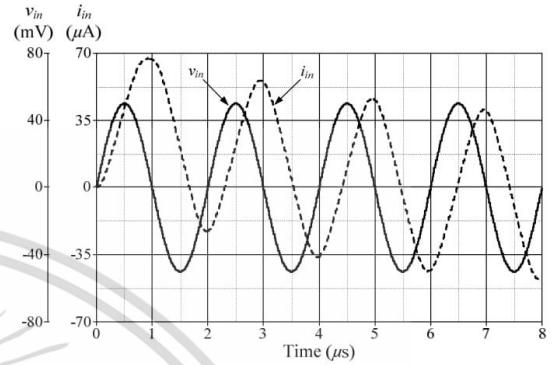


Fig. 4. Simulated waveforms for v_{in} and i_{in} of the proposed lossless inductance simulator circuit in Fig.3.

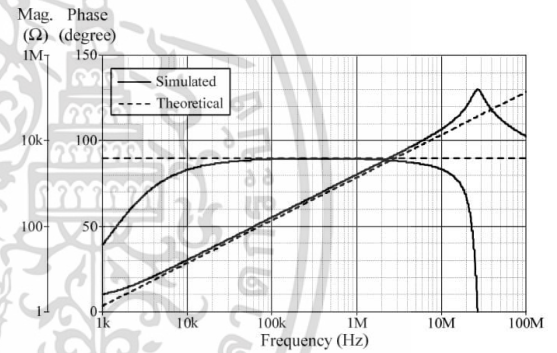


Fig. 5. Theoretical and simulated frequency responses of Z_{in} of the proposed lossless inductor in Fig.3

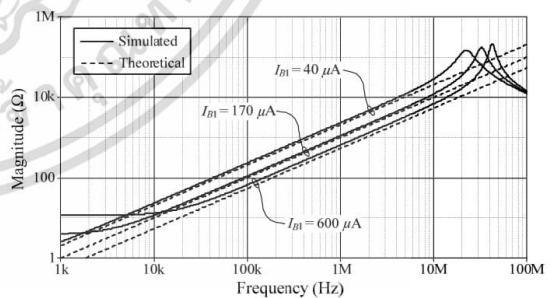


Fig. 6. Electronic tuning properties of the L_{eq} of the proposed lossless inductor in Fig.3

VI. APPLICATION EXAMPLE

To further illustrate the performance of the proposed grounded lossless inductance simulator of Fig.3, it is constructed in the realization of an active second-order RLC bandpass filter as shown in Fig.7. In circuit realization, the L_{eq} is simulated using the proposed circuit in Fig.3 with $C_1 = 1$ nF and $g_{m1} = g_{m2} \cong 1.50$ mA/V ($I_{B1} = I_{B2} \cong 90$ μ A), yielding $L_{eq} \cong 0.22$ mH. The remaining passive elements are chosen as : $R_{BP} = 470$ Ω and $C_{BP} = 1$ nF. For these designed element values, the filter realizes second-order bandpass characteristic whose the theoretical values of the natural angular frequency ($f_o = \omega_o/2\pi = 340$ kHz) and the quality factor ($Q = 1$) are $f_o = 340$ kHz and $Q = 1$. The theoretical and simulated frequency responses of the filter are shown in Fig.8. As it is seen from these characteristics, the simulated values, obtained by using the real passive inductor and the proposed inductance simulator circuit, are in good agreement.

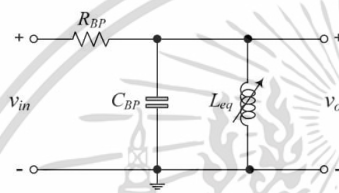


Fig. 7. Active second-order RLC bandpass filter.

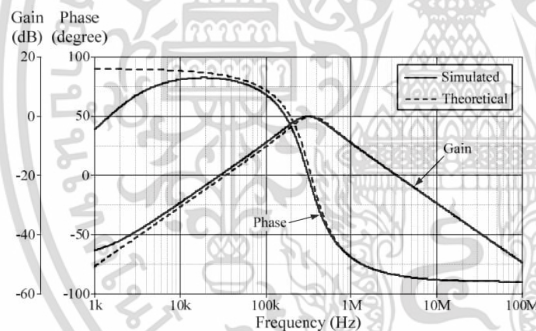


Fig. 8. Frequency responses of the second-order bandpass filter application in Fig.7.

VII. CONCLUSIONS

In conclusion, the synthetic lossless grounded inductance simulator circuit has been described. The simulator circuit employs only two VDIBAs and one grounded capacitor, which is desirable for further integration. The simulated equivalent inductance values can be adjusted electronically through the g_m -values of the VDIBAs. The usefulness of the proposed circuit is demonstrated on the RLC bandpass filter design example. The workability of the proposed structure has been supported by PSPICE simulations using TSMC 0.25- μ m CMOS technology.

ACKNOWLEDGMENT

This work was supported by King Mongkut's Institute of Technology Ladkrabang Research Fund [grant number KREF116001].

REFERENCES

- [1] W. Kiranon, P. Pawarangkoon, Floating inductance simulation based on current conveyors, *Electron. Lett.*, vol. 33, pp.1748-1749, 1997.
- [2] P. V. Ananda Mohan, Grounded capacitor based grounded and floating inductance simulation using current conveyors, *Electron. Lett.*, vol.34, pp.1037-1038, 1998.
- [3] E. Yuçe, Inductor implementation using a canonical number of active and passive elements, *Int. J. Electron.*, vol.94, pp.317-326, 2007.
- [4] C. Psychalinos and A. Spanidou, Current amplifier-based grounded and floating inductance simulators, *Int. J. Electron. Commun. (AEU)*, vol.60, pp.168-171, 2006.
- [5] E. Yuçe, On the implementation of the floating simulators employing a single active element, *Int. J. Electron. Commun. (AEU)*, vol.61, pp.453-458, 2007.
- [6] M. Sagbas, U. E. Ayten, H. Sedef and M. Koksall, Electronically tunable floating inductance simulator, *Int. J. Electron. Commun. (AEU)*, vol.63, pp.423-427, 2009.
- [7] E. Yuçe, S. Minaei, Novel floating simulated inductors with wider operating-frequency ranges, *Microelectron. J.*, vol.40, pp.928-938, 2009.
- [8] D. Prasad, D. R. Bhaskar, and A. K. Singh, New grounded and floating simulated inductance circuits using current differencing transconductance amplifiers, *Radioengineering*, vol.19, pp.194-198, 2010.
- [9] E. Yuçe, "A novel floating simulation topology composed of only grounded passive components", *Int. J. Electron.*, vol.97, pp.249-262, 2010.
- [10] M. A. Ibrahim, S. Minaei, E. Yuçe, N. Herencsar and J. Koton, Lossy/lossless floating/grounded inductance simulation using one DDCC, *Radioengineering*, vol.21, pp.3-10, 2012.
- [11] U. E. Ayten, M. Sagbas, N. Herencsar and J. Koton, Novel general element simulators using CBTA, *Radioengineering*, vol.21, pp.11-19, 2012.
- [12] N. Herencsar, S. Minaei, J. Koton, E. Yuçe, K. Vrba, New resistorless and electronically tunable realization of dual-output VM all-pass filter using VDIBA, *Analog Integr. Circ. Signal Process.*, vol.74, no.1, pp.141-154, 2013.
- [13] N. Herencsar, O. Cicekoglu, R. Sotner, J. Koton, K. Vrba, New resistorless tunable voltage-mode universal filter using single VDIBA, *Analog Integr. Circ. Signal Process.*, vol.76, pp.251-260, 2013.
- [14] R. Sotner, J. Jerabek, N. Herencsar, "Voltage differencing buffered/inverted amplifiers and their applications for signal generation", *Radioengineering*, vol. 22, no. 2, pp. 490-504, 2013.
- [15] K. L. Pushkar, D. R. Bhaskar, D. Prasad, Voltage-mode new universal biquad filter configuration using a single VDIBA, *Circuits Syst. Signal Process.*, vol.33, pp.275-285, 2014.
- [16] W. Tangsrirat, "Synthetic grounded lossy inductance simulators using single VDIBA", *IETE Journal of Research*, vol.63, pp.134-141, 2017.

IEEA 2019

2019 THE 8TH
INTERNATIONAL CONFERENCE ON
INFORMATICS, ENVIRONMENT, ENERGY
AND APPLICATIONS

MARCH 16–19, 2019 | OSAKA, JAPAN

SUPPORTED BY



Chulalongkorn University
จุฬาลงกรณ์มหาวิทยาลัย



UNIVERSITY
OF WOLLONGONG
AUSTRALIA



香港科技大學
THE HONG KONG
UNIVERSITY OF SCIENCE
AND TECHNOLOGY



PUBLISHED BY



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Low-Output-Impedance Electronically Adjustable Universal Filter Using Voltage Differencing Buffered Amplifiers

Jirapun Pimpol
Faculty of Engineering
Rajamangala University of Technology
Isan, Khon Kaen Campus,
Khon Kaen, 40000, Thailand
jirapun.pi@rmuti.ac.th

Natchanai Roongmuanpha
Faculty of Engineering
King Mongkut's Institute of
Technology Ladkrabang (KMITL),
Chalongkrung road, Ladkrabang,
Bangkok 10520, Thailand.
natchanai.roo@gmail.com

Worapong Tangsrirat
Faculty of Engineering
King Mongkut's Institute of
Technology Ladkrabang (KMITL),
Chalongkrung road, Ladkrabang,
Bangkok 10520, Thailand.
worapong.ta@kmitl.ac.th

ABSTRACT

In this study, a voltage-mode universal filter with three inputs and single output is presented. The circuit is resistor-less, and consists of only two VDDBAs and two capacitors. The proposed TISO filter realizes all the five standard biquadratic filter functions at the low-impedance-output terminal without any component matching criterion. The effect of the VDDBA non-idealities on the presented filter performance is also discussed in detail. To prove the theoretical finding, simulation results are provided using PSPICE software.

CCS Concepts

• Information systems → Information systems applications

Keywords

Voltage Differencing Buffered Amplifier (VDDBA); universal filter; voltage-mode circuit; electronically adjustable; low-impedance output terminal

1. INTRODUCTION

Recently, the voltage differencing buffered amplifier (VDDBA), which is one of the newly reported active building blocks, has been introduced [1]-[2], as an alternative to the existing current differencing buffered amplifier (CDBA) [3]. In VDDBA, the differential input voltage, rather than current as in CDBA, is converted to the current flowing through the terminal z by the transconductance gain and the voltage across the terminal z is then transferred to the voltage at the terminal w . Since the VDDBA is composed of a transconductance amplifier followed by the voltage follower, this device would be suitable for realizing both voltage- and current-mode signal processing applications and solutions. Considering this fact, various specific configurations for the implementation of active voltage-mode universal biquadratic filters employing VDDBAs as active components have been developed in the technical literature [4]-[7]. The circuit of [4] uses only two VDDBA components and two floating capacitors to implement voltage-mode universal biquad filter configuration with three inputs and single output (TISO). However, a large

Permission to make digital or hard copies of all or part of this work for personal or classroom use is granted without fee provided that copies are not made or distributed for profit or commercial advantage and that copies bear this notice and the full citation on the first page. To copy otherwise, or republish, to post on servers or to redistribute to lists, requires prior specific permission and/or a fee.

IEEEA 2019, March 16-19, 2019, Osaka, Japan
© 2019 Association for Computing Machinery.
ACM ISBN 978-1-4503-6104-0/19/03...\$15.00

DOI: <https://doi.org/10.1145/3323716.3323738>

number of internal transistors is required, i.e. at least 16 MOS transistors. Other TISO voltage-mode filter in [5] needs a floating resistor for its realization. In [6]-[7], they have been focused on the signal-flow-graph synthesis of general n^{th} -order voltage transfer functions using VDDBAs.

In this communication, an alternative voltage-mode universal biquadratic filter configuration with three inputs and single output (TISO) is introduced. The introduced circuit requires only two VDDBAs and two capacitors, and generates all the five standard second-order filter signals namely, lowpass (LP), bandpass (BP), highpass (HP), band stop (BS) and allpass (AP) with no need to impose component choice. The pole frequency (ω_p) and the quality factor (Q) of the proposed TISO filter can be tuned electronically and orthogonally. As desired, the output voltage is obtained at the low-impedance-output terminal, which results in easily cascadability. The practical consideration due to the non-idealities of VDDBAs has been discussed. The feasibility of the proposed circuit was confirmed via PSPICE simulation using TSMC 0.25- μm CMOS technology.

2. CIRCUIT DESCRIPTION

The symbolic notation of the VDDBA four-terminal active building block is shown in Figure 1. Ideally, the port relations of this element can be characterized by: $i_p = i_n = 0$, $i_z = g_m(v_p - v_n)$ and $v_w = v_z$, where g_m is the small-signal transconductance gain of the VDDBA. One possible realization of the VDDBA in CMOS technology is shown in Figure 2, which is based on the methodology presented in [8]-[9]. For this scheme, the transconductance gain is determined by:

$$g_m = \sqrt{\mu C_{ox} \left(\frac{W}{L}\right) I_B} \quad (1)$$

where μ is the mobility of the carriers, C_{ox} is the gate-oxide capacitance per unit area, W is the effective channel width, and L is the effective channel length of the device, and I_B is the external DC bias current of the VDDBA, respectively. It is seen from eq.(1) that the value of g_m is controllable electronically by a supplied bias current I_B .

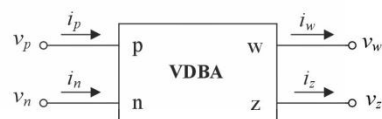


Figure 1. Schematic circuit diagram of the VDDBA.

Considering the proposed voltage-mode TISO universal filter in Figure 3, it comprises only two VDDBAs and two capacitors, without needing any resistors. Since the output voltage terminal has low impedance level, the circuit eases cascading. For this TISO filter, the voltage transfer function can be derived through nodal voltage analysis for the single voltage output as in the following expression.

$$V_{out}(s) = \frac{s^2 C_1 C_2 V_3 + s C_1 g_{m2} V_2 + g_{m1} g_{m2} V_1}{D(s)}, \quad (2)$$

$$\text{where } D(s) = s^2 C_1 C_2 + s C_1 g_{m2} + g_{m1} g_{m2} \quad (3)$$

and g_{mi} ($i = 1, 2$) is the transconductance gain of the i -th VDDA.

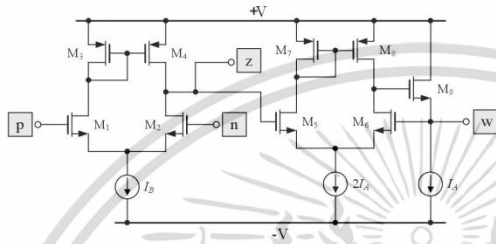


Figure 2. CMOS realization of the VDDA used in this work.

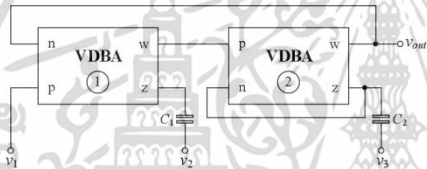


Figure 3. Proposed TISO universal filter configuration.

From eqs.(2) and (3), the realization of the five generic filtering functions can be achieved as follows:

- the lowpass filter (LP) is realized with $v_m = v_1$ and $v_2 = v_3 = 0$ (grounded);
- the bandpass filter (BP) is realized with $v_m = v_2$ and $v_1 = v_3 = 0$;
- the highpass filter (HP) is realized with $v_m = v_3$ and $v_1 = v_2 = 0$;
- the bandstop filter (BS) is realized with $v_m = v_1 = v_3$ and $v_2 = 0$;
- the allpass filter (AP) is realized with $v_m = v_1 = -v_2 = v_3$.

Note also that there is not any matching component condition. All the filter responses are characterized by the pole frequency (ω_p) and quality factor (Q) as follows:

$$\omega_p = 2\pi f_p = \sqrt{\frac{g_{m1} g_{m2}}{C_1 C_2}}, \quad (4)$$

$$\text{and } Q = \sqrt{\frac{g_{m1} C_2}{g_{m2} C_1}}. \quad (5)$$

It reveals from above relations that the ω_p can be tuned separately from the Q by keeping the ratio of (g_{m1}/g_{m2}) or (C_2/C_1) invariant. On the other hand, the parameter Q can also be adjusted without affecting the ω_p by setting the product of $(g_{m1}g_{m2})$ or (C_1C_2)

invariant. This means that the proposed TISO filter has independent adjustability for the important parameters ω_p and Q .

3. EFFECT OF NON-IDEALITIES

With regards to the effect of the non-idealities of the VDDA, the characteristics of the non-ideal VDDA can be described by: $i_p = i_n = 0$, $i_z = \alpha g_m (v_p - v_n)$ and $v_w = \beta v_z$, where $\alpha = (1 - \epsilon_{gm})$ and $\beta = (1 - \epsilon_v)$. Also, $|\epsilon_{gm}| \ll 1$ denotes the transconductance inaccuracy, and $|\epsilon_v| \ll 1$ represents the voltage tracking error from terminal z to terminal w , respectively. Thus, taking into consideration the non-idealities of the VDDA in the proposed filter configuration of Figure 3, the denominator of the non-ideal output voltage function is found as:

$$D(s) = s^2 C_1 C_2 + s C_1 \alpha_2 g_{m2} + \alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2} \quad (6)$$

The filter parameters ω_p and Q for this case are derived as:

$$\omega_p = \sqrt{\frac{\alpha_1 \alpha_2 \beta_1 \beta_2 g_{m1} g_{m2}}{C_1 C_2}}, \quad (7)$$

$$\text{and } Q = \sqrt{\frac{\alpha_1 \beta_1 \beta_2 g_{m1} C_2}{\alpha_2 g_{m2} C_1}}. \quad (8)$$

The active and passive sensitivities of ω_p and Q are easily evaluated by using eqs.(7) and (8) and obtained as:

$$S_{\alpha_1}^{\omega_p} = S_{\alpha_2}^{\omega_p} = S_{\beta_1}^{\omega_p} = S_{\beta_2}^{\omega_p} = S_{g_{m1}}^{\omega_p} = S_{g_{m2}}^{\omega_p} = \frac{1}{2} \quad (9)$$

$$S_{C_1}^{\omega_p} = S_{C_2}^{\omega_p} = -\frac{1}{2} \quad (10)$$

$$S_{\alpha_1}^Q = -S_{\alpha_2}^Q = S_{\beta_1}^Q = S_{\beta_2}^Q = S_{g_{m1}}^Q = -S_{g_{m2}}^Q = \frac{1}{2} \quad (11)$$

$$\text{and } S_{C_1}^Q = -S_{C_2}^Q = -\frac{1}{2} \quad (12)$$

All above sensitivity coefficients are independent of the filter circuit components and within unity in absolute value.

4. FUNCTIONAL VERIFICATIONS AND DISCUSSIONS

The circuit of Figure 3 was simulated with PSPICE program using typical $0.25\text{-}\mu\text{m}$ process parameters provided by the TSMC foundry. For the simulations, the CMOS implementation of VDDA given in Figure 2 was used. The aspect ratios of PMOS and NMOS transistors in Figure 2 are indicated in Table 1. The circuit was biased with $\pm 0.75\text{ V}$ DC supply voltages and $I_s = 50\text{ }\mu\text{A}$. The values of the capacitors were taken as: $C_1 = C_2 = 10\text{ pF}$.

Table 1 Dimensions of Transistors for the CMOS VDDA in Figure 2.

Transistors	W/L ($\mu\text{m}/\mu\text{m}$)
M1-M2, M5-M6	25/0.25
M3, M7	32/0.25
M4, M8	35/0.25
M9	25/0.25

In Figures 4-8, the simulated time- and frequency-domain responses of the proposed LP, BP, HP, BS and AP filters are given with the following component values: $I_B = I_{B1} = I_{B2} = 90$

μA ($g_m = g_{m1} = g_{m2} \cong 1.50 \text{ mA/V}$). The results reveal the validity of design equations of the proposed filter given in eqs.(4) and (5). From the simulation results, the pole frequency and the quality factor were respectively found to be $f_p \cong 22 \text{ MHz}$ and $Q = 1$, which are very close to the calculated values. The total power consumption was found to be 0.72 mW approximately.

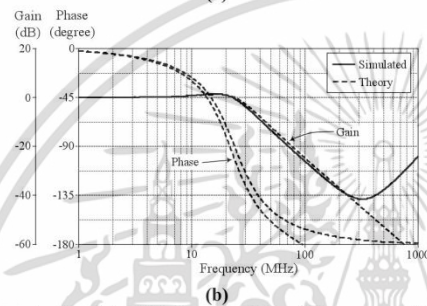
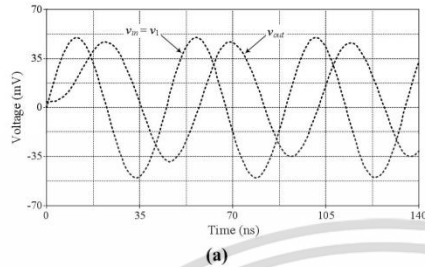


Figure 4. Simulated LP characteristics of the proposed filter in Figure 3.
(a) time-domain responses (b) frequency-domain responses

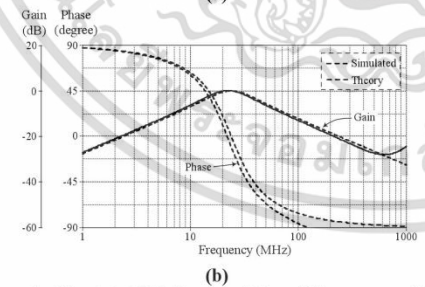
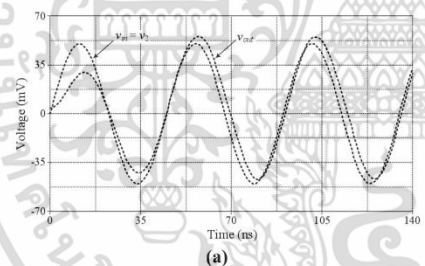


Figure 5. Simulated BP characteristics of the proposed filter in Figure 3.
(a) time-domain responses (b) frequency-domain responses

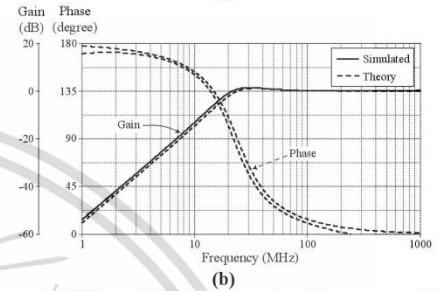
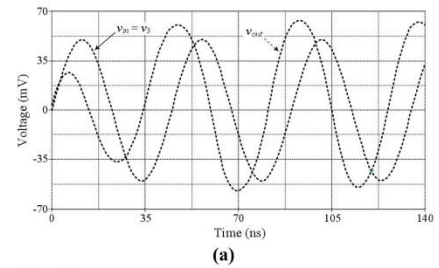


Figure 6. Simulated HP characteristics of the proposed filter in Figure 3.
(a) time-domain responses (b) frequency-domain responses

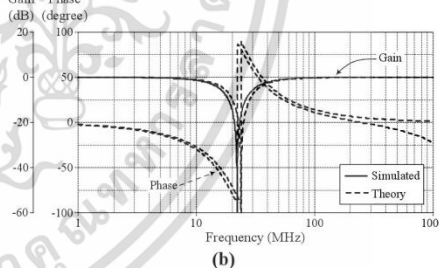
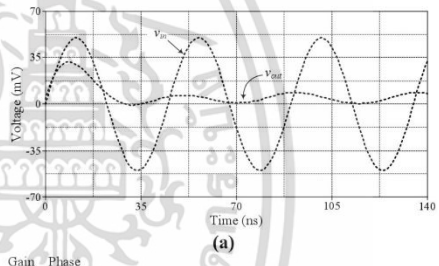


Figure 7. Simulated BS characteristics of the proposed filter in Figure 3.
(a) time-domain responses (b) frequency-domain responses

To demonstrate the capability for orthogonal electronic tuning the ω_p without influencing the Q , the supplied currents I_B of the VDBAs were adjusted for three different values, i.e. $I_B = 70 \mu\text{A}$ ($g_m \cong 1.32 \text{ mA/V}$), $150 \mu\text{A}$ ($g_m \cong 1.94 \text{ mA/V}$), and $300 \mu\text{A}$ ($g_m \cong 2.74 \text{ mA/V}$), resulting in $f_p = 21 \text{ MHz}$, 30.83 MHz , and 43.6 MHz at $Q = 1$. Figure 9 illustrates the simulated frequency characteristics for

the BP responses. The simulated f_p are obtained as : 20 MHz, 27.80 MHz, and 37.80 MHz, respectively. As expected, the simulation results verify the theoretical ones.

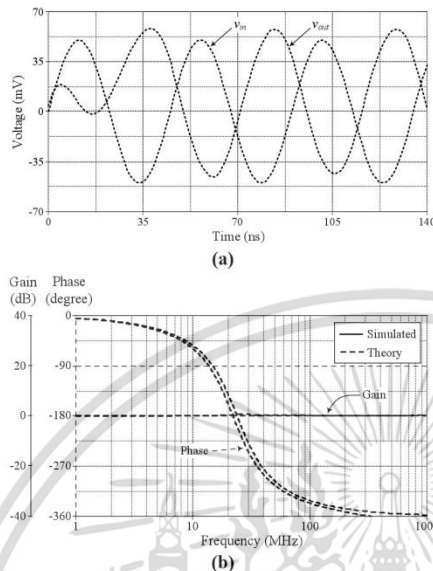


Figure 8. Simulated AP characteristics of the proposed filter in Figure 3. (a) time-domain responses (b) frequency-domain responses

Finally, the large signal performance of the proposed TISO filter in Figure 3 was evaluated with the investigation of the dependence of the output harmonic distortion for the filter responses on the peak amplitude of the sinusoidal input voltage signal at the pole frequency $f = 22$ MHz. The % total harmonic distortion (THD) of the LP, BP and HP responses against input signal amplitude is given in Figure 10. The obtained results indicates that %THD is confined to the range 0.1-4.5% for all the three responses in the entire range of input signal 1-70 mV (peak).

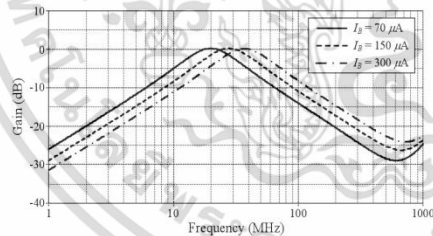


Figure 9. Simulated BP frequency characteristics when tuning I_B .

5. CONCLUSION

This work presents the voltage-mode universal biquadratic filter with three input terminals and one output terminal. The circuit containing two VDBAs as active components and two capacitors as passive components can realize the five standard filter functions, without requiring any element-matching condition. The

proposed TISO filter exhibits the features of orthogonal electronic variable of the pole frequency and the quality factor, as well as low sensitivity coefficients. PSPICE simulation results using TSMC 0.25- μ m CMOS process parameters are accomplished to support the theory.

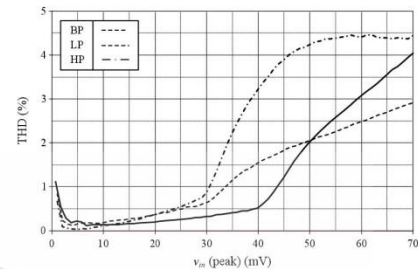


Figure 10. %THD of the LP, BP and HP responses at $f_p = 22$ MHz.

6. ACKNOWLEDGMENT

This work was supported by King Mongkut's Institute of Technology Ladkrabang Research Fund [Grant number KREF116001].

7. REFERENCES

- [1] Birolek, D., Senani, R., Biolkova, V., Kolka, Z. 2008. Active elements for analog signal processing : classification, review, and new proposals *Radioengineering*. 17, 4, 15-32.
- [2] Sotner, R., Jerabek, J., Herencsar, N. 2013. Voltage differencing buffered/inverted amplifiers and their applications for signal generation *Radioengineering*. 22, 2, 490-504.
- [3] Acar, C. and Ozoguz, S. 1999. A new versatile building block : current differencing buffered amplifier suitable for analog signal processing filters *Microelectron. J.* 30, 157-160.
- [4] Kacar, F., Yesil, A. and Noori, A. 2012. New CMOS realization of voltage differencing buffered amplifier and its biquad filter applications *Radioengineering*. 21, 1, 333-339.
- [5] Pushkar, K. L., Bhaskar, D. R., Prasad, D. 2014. Voltage-mode new universal biquad filter configuration using a single VDIBA *Circuits Syst. Signal Process.* 33, 1, 275-285.
- [6] Tangsrirat, W., Onjan, O., Pukkalanun, T. 2014. SFG synthesis of general n^{th} -order allpole voltage transfer functions using VDBAs and grounded capacitors *Proc. JICTEE-2014*, (Chiang Rai, Thailand, 5-8 March), 291-294.
- [7] Onjan, O., Unhavanich, S., Tangsrirat, W. 2016. SFG actualization of general n^{th} -order voltage transfer functions using VDBAs *Proc. Int. MultiConf. Engineers Comp. Scientists 2016 Vol II*, (March 16-18, Hong Kong), IMECS 2016, 585-589.
- [8] Tangsrirat, W. 2017. Synthetic grounded lossy inductance simulators using single VDIBA *IETE Journal of Research*. 63, 1, 134-141.
- [9] Pukkalanun, T., Roongmuanpha, N., Tangsrirat, W. 2017. Variable lossy series inductance simulator using single voltage differencing buffered amplifier (VDBA) *Proc. Int. MultiConf. Engineers Comp. Scientists 2017* (March 15-17, Hong Kong), IMECS 2017, 656-659.

ประวัติผู้เขียน

ชื่อ-นามสกุล	นายณัชนัยน์ รุ่งเหมือนฟ้า
วัน-เดือน-ปีเกิด	วันที่ 20 ธันวาคม พ.ศ. 2536
ที่อยู่	135 หมู่ 2 ตำบลบางยอ อำเภอพระประแดง จังหวัดสมุทรปราการ 10130
ประวัติการศึกษา	สำเร็จการศึกษาระดับปริญญาตรี หลักสูตรวิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ปีการศึกษา 2558 และได้เข้าศึกษาต่อระดับปริญญาโท หลักสูตรวิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมระบบควบคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีการศึกษา 2559



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้