

อุปกรณ์สร้างสัญญาณความถี่ 2100 MHZ
RF SIGNAL GENERATOR IN 2100 MHZ BAND



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
ภาควิชาวิศวกรรมโทรคมนาคม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2557

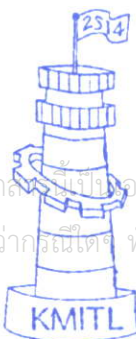
อุปกรณ์สร้างสัญญาณความถี่ 2100 MHz
RF SIGNAL GENERATOR IN 2100 MHZ BAND

โดย
นายวรชัย เวทย์วัฒนะ 54011117
นายวรินทร์ เวสวัชตระกูล 54011148



อาจารย์ที่ปรึกษา
ผศ.ดร.กฤษณ์ วรอุจิระ

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
ภาควิชาวิศวกรรมโทรคมนาคม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2557



ผ่านการตรวจชิ้นงานแล้ว

18/5/58

กรรมการผู้ตรวจชิ้นงาน

18/5/58

วิศวกรรมโทรคมนาคม
Telecommunications Engineering



ผ่านการตรวจรูปเล่มแล้ว

18/5/58

อาจารย์ที่ปรึกษา

18/5/58

วิศวกรรมโทรคมนาคม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูอาจารย์ใช้ในการเรียนการสอนเท่านั้น ไม่อนุญาตให้ลอกไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามเผยแพร่ลงเนื้อหา และต้องอ้างอิงเจ้าของเอกสารทุกครั้งนำไปใช้

ปริญญาโทปีการศึกษา 2557

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง อุปกรณ์สร้างสัญญาณความถี่ 2100 MHZ

RF SIGNAL GENERATOR IN 2100 MHZ BAND

ผู้จัดทำ

1. นายวรชัย เวทย์วัฒนะ 54011117
2. นายวรินทร์ เวสารัชชระกุล 54011148



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงการนี้สำเร็จลุล่วงไปได้ด้วยความช่วยเหลืออย่างดียิ่งของ ผศ.ดร.กฤษณ์ วงรุจิระ อาจารย์ที่ปรึกษาโครงการ ที่ได้ให้คำแนะนำ และข้อคิดเห็นต่างๆมาโดยตลอด คณะผู้จัดทำขอกราบ ขอบพระคุณมา ณ ที่นี้

ขอขอบคุณศิษย์เก่าคณะวิศวกรรมศาสตร์ ภาควิชาวิศวกรรมโทรคมนาคม ที่ให้ความรู้ เทคนิค และคำแนะนำมาใช้ในการทำโครงการ

สุดท้ายนี้ ขอขอบคุณ ครอบครัวและเพื่อนๆของคณะผู้จัดทำที่คอยให้กำลังใจ และ ถามไถ่ความเป็นไปของโครงการอยู่เสมอ ทำให้ผู้พัฒนามีกำลังใจที่จะพัฒนาโครงการนี้จนสำเร็จ



วรชัย เวทย์วัฒนะ
วรินทร์ เวสารัชชระกุล
คณะผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุปกรณ์สร้างสัญญาณความถี่ 2100 MHZ
RF SIGNAL GENERATOR IN 2100 MHZ BAND

โดย นายวรชัย เวทย์วัฒนะ 54011117
นายวรินทร์ เวสารัชชระกุล 54011148

อาจารย์ที่ปรึกษา ผศ.ดร.กฤษณ์ วรจรัส

บทคัดย่อ

โครงการนี้จัดทำขึ้นเพื่อศึกษาการเขียนและออกแบบจอสังการแสดงผล GRAPHIC USER INTERFACE (GUI) บน BEAGLEBONE BLACK โดยใช้ภาษา C++ ในการเขียนและออกแบบขึ้นมาเพื่อที่จะนำไปควบคุม SIGNAL GENERATOR 2100 MHZ ผลที่ได้จากโครงการนี้คือ รู้หลักการเขียนการออกแบบจอสังการแสดงผล GRAPHIC USER INTERFACE (GUI) กับหลักการทำงานของ BEAGLEBONE BLACK โดยสามารถประยุกต์ออกแบบ GUI ให้สามารถสังการ SIGNAL GENERATOR 2100 MHZ โดยจะส่งข้อมูลออกจาก BEAGLEBONE BLACK ผ่าน SPI BUS

ABSTRACT

This project was intended to study and design of a GRAPHIC USER INTERFACE (GUI) on BEAGLEBONE BLACK and a design of a SIGNAL GENERATOR 2100 MHZ circuit. The results of this project was shown that the new design GUI on Beagle Bone Black would be able to set various frequency ranging from 2100 to 2200. This also including set up an attenuation to manage the power of signal generator. All the control signal data between BeagleBone Black and the signal generator board would be used via SPI Bus

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
กิตติกรรมประกาศ	I
บทคัดย่อ	II
สารบัญ	III
สารบัญรูป	V
สารบัญตาราง	VII
บทที่ 1	
บทนำ	1
1.1 ความเป็นมาและความสำคัญของปัญหา	1
1.2 วัตถุประสงค์	1
1.3 ขอบเขตของโครงการ	1
บทที่ 2	
ทฤษฎีและหลักการที่เกี่ยวข้อง	2
2.1 การเชื่อมต่อแบบ SPI	2
2.2 วงจรรักษาแรงดันแบบไอซีอนุกรม 78XX/79XX	3
2.3 BeagleBone Black	4
2.4 RF Choke : Radio Frequency Choke	6
2.5 ผลของตัวเก็บประจุในวงจรขยาย	6
2.6 วงจรลดทอนกำลังงานคลื่นวิทยุ	7
2.7 Phase locked loop	9
บทที่ 3	
การออกแบบและการจัดทำปริ๊นตูป้าย	11
3.1 การออกแบบ	11
3.2 เครื่องมือที่ใช้ในการทดลอง	18
3.3 การจับเก็บผลการทดลอง	18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
บทที่ 4	
ผลการทดลอง	20
4.1 ผลการทดสอบการตอบสนองของกำลังขยายภายในวงจร	20
4.2 ผลการทดสอบการส่งสัญญาณเพื่อนำไปเข้ายังซิกแนลเจเนอเรเตอร์	21
4.3 ผลการทดสอบสัญญาณความถี่เอาต์พุตของซิกแนลเจเนอเรเตอร์	32
4.4 ผลการทดสอบค่าความผิดเพี้ยนฮาร์มอนิกรวม	39
4.5 ผลการทดสอบการวัดคลื่นสัญญาณที่ออกจากซิกแนลเจเนอเรเตอร์	42
บทที่ 5	
สรุปผลและข้อเสนอแนะ	43
5.1 สรุปผล	43
5.2 ข้อเสนอแนะ	43
บรรณานุกรม	44
ภาคผนวก ก	
ภาษา C++ ที่ใช้ในการควบคุมไมโครคอนโทรลเลอร์	45
ภาคผนวก ข	
รายละเอียดของอุปกรณ์ไมโครคอนโทรลเลอร์	51
ภาคผนวก ค	
รายละเอียดของอุปกรณ์ซิกแนลเจเนอเรเตอร์	57
ภาคผนวก ง	
โปรแกรมที่ใช้ในการออกแบบ	72
ภาคผนวก จ	
วงจรของซิกแนลเจเนอเรเตอร์	74

สารบัญรูป

รูปที่		หน้า
2.1	การเชื่อมต่อระหว่างมาสเตอร์กับสเลฟ	2
2.2	การเลือกสเลฟโดยมาสเตอร์	3
2.3	การต่อวงจรของไอซี 78XX/79XX	4
2.4	บอร์ดไมโครคอนโทรลเลอร์ BeagleBone Black	5
2.5	ขาต่างๆของบอร์ดไมโครคอนโทรลเลอร์ BeagleBone Black	5
2.6	RF Choke แบบต่างๆ	6
2.7	วงจรขยายที่มีการต่อตัวเก็บประจุไว้ในวงจร	7
2.8	วงจรลดทอนกำลังแบบ “ไฟ” และแบบ “ที”	7
2.9	สมการของวงจรลดทอนกำลังงาน	8
2.10	ผลตอบสนองของความถี่ของอุปกรณ์ลดทอนกำลังในช่วง 100kHz ถึง 1.1GHz	9
2.11	Block diagram ของ Phase locked loop	9
3.1	บล็อกไดอะแกรมของระบบ	11
3.2	หลักการทำงานของซิกแนลเจเนอเรเตอร์	12
3.3	วงจรของซิกแนลเจเนอเรเตอร์	13
3.4	บอร์ดของซิกแนลเจเนอเรเตอร์	14
3.5	รูปแบบชุดเฟรมข้อมูลของ Integrated Synthesizer ADF4360-2	15
3.6	Integrated Synthesizer ADF4360-2	15
3.7	BeagleBone Black ที่ใช้ในการทำโครงงาน	16
3.8	การทำงานของ BeagleBone Black	16
3.9	หน้าต่าง GUI ของไมโครคอนโทรลเลอร์	18
4.1	Signal Generator สร้างสัญญาณความถี่ 1900MHz ถึง 2200MHz ที่ -30dBm	20
4.2	ผลตอบสนองของการขยายภายในวงจร	21
4.3	ตารางเปรียบเทียบเลขฐานสองและเลขฐานสิบหก	22
4.4	เฟรมของข้อมูลที่ความถี่ 2100 MHz ขนาดสัญญาณ 8 dBm	23
4.5	เฟรมของข้อมูลที่ความถี่ 2125 MHz ขนาดสัญญาณ 8 dBm	24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.6 เพรมของข้อมูลที่มีความถี่ 2150 MHz ขนาดสัญญาณ 8 dBm	25
4.7 เพรมของข้อมูลที่มีความถี่ 2175 MHz ขนาดสัญญาณ 8 dBm	26
4.8 เพรมของข้อมูลที่มีความถี่ 2200 MHz ขนาดสัญญาณ 8 dBm	27
4.9 เพรมของข้อมูลที่มีขนาดสัญญาณ 8 dBm ความถี่ 2100MHz	28
4.10 เพรมของข้อมูลที่มีขนาดสัญญาณ 6 dBm ความถี่ 2100MHz	29
4.11 เพรมของข้อมูลที่มีขนาดสัญญาณ 3 dBm ความถี่ 2100MHz	30
4.12 เพรมของข้อมูลที่มีขนาดสัญญาณ 1 dBm ความถี่ 2100MHz	31
4.13 สเปกตรัมของสัญญาณความถี่ 2100MHz	32
4.14 สเปกตรัมของสัญญาณความถี่ 2125MHz	33
4.15 สเปกตรัมของสัญญาณความถี่ 2150MHz	33
4.16 สเปกตรัมของสัญญาณความถี่ 2175MHz	34
4.17 สเปกตรัมของสัญญาณความถี่ 2200MHz	34
4.18 สเปกตรัมของสัญญาณขนาด 8 dBm ที่ 2100MHz	35
4.19 สเปกตรัมของสัญญาณขนาด 6 dBm ที่ 2100MHz	35
4.20 สเปกตรัมของสัญญาณขนาด 3 dBm ที่ 2100MHz	36
4.21 สเปกตรัมของสัญญาณขนาด 1 dBm ที่ 2100MHz	36
4.22 กราฟความถี่เอวต์พตจากการวัด	37
4.23 กราฟขนาดของสัญญาณเอวต์พตจากการวัด	39
4.24 สเปกตรัมของฮาร์โมนิกที่ 1	40
4.25 สเปกตรัมของฮาร์โมนิกที่ 2	41
4.26 สเปกตรัมของฮาร์โมนิกที่ 3	41
4.27 สเปกตรัมของฮาร์โมนิกที่ 4	42
4.28 คลื่นสัญญาณที่วัดจาก Oscilloscope 2.5 GHz	42

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่		หน้า
2.1	สายสัญญาณต่างๆที่ใช้ในการส่งแบบ SPI	3
2.2	แรงดันเอาต์พุตที่ได้จากไอซีอนุกรม 78XX/79XX	4
4.1	ค่าความถี่เอาต์พุตของซิกแนลเจเนอเรเตอร์จากการวัด	37
4.2	เปรียบเทียบความถี่ที่กำหนดและความถี่ที่ทดสอบได้	37
4.3	ค่าขนาดสัญญาณเอาต์พุตของซิกแนลเจเนอเรเตอร์จากการวัด	38
4.4	เปรียบเทียบความถี่ที่กำหนดและความถี่ที่ทดสอบได้	38



บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

การทำการทดสอบสัญญาณในสถานที่ต่าง ๆ นั้นมีความยากลำบาก จากสาเหตุที่ว่าซิกแนลเจเนอเรเตอร์ (Signal Generator) นั้นมีน้ำหนักที่มากจึงทำให้เป็นการยากต่อการเคลื่อนย้ายอุปกรณ์ ประกอบกับการปรับสัญญาณความถี่ และกำลังของสัญญาณนั้นมีความซับซ้อนและยุ่งยากมาก

ในโครงการนี้จึงมุ่งเน้นไปที่การประดิษฐ์เครื่องมือที่สามารถควบคุมซิกแนลเจเนอเรเตอร์ที่มีขนาดเล็ก และยังสามารถใช้งานได้สะดวก รวดเร็ว

และทางคณะผู้จัดทำก็มีความสนใจในการศึกษาการเขียนโปรแกรมและออกแบบหน้าจอแสดงผล GUI (Graphical User Interface) จึงได้ทำการเลือกหัวข้อโครงการชิ้นนี้ เพื่อที่จะส่งข้อมูลที่ได้ทำการเลือกหรือตั้งค่าขึ้นมา ไปควบคุมสัญญาณในส่วนของซิกแนลเจเนอเรเตอร์

1.2 วัตถุประสงค์

- 1) เพื่อศึกษาการเขียนภาษา C++ และการใช้งานโปรแกรม QT creator
- 2) เพื่อศึกษาการออกแบบ PCB และการใช้งานของโปรแกรม Altium Designer
- 3) ออกแบบหน้าจอแสดงผล GUI
- 4) ออกแบบวงจรซิกแนลเจเนอเรเตอร์

1.3 ขอบเขตของโครงการ

ออกแบบวงจรซิกแนลเจเนอเรเตอร์ในการส่งสัญญาณความถี่ในย่าน 2100 MHz พร้อมทั้งสามารถควบคุมสัญญาณได้ผ่านทางหน้าจอ GUI ที่ออกแบบด้วยโปรแกรม QT creator โดยทำการแปลงค่าความถี่ที่กำหนดให้อยู่ในรูปของเฟรมข้อมูล (Frame Data) แล้วทำการส่งข้อมูลเพื่อไปควบคุมสัญญาณความถี่ของซิกแนลเจเนอเรเตอร์ผ่านทาง SPI

บทที่ 2

ทฤษฎีและหลักการที่เกี่ยวข้อง

2.1 การเชื่อมต่อแบบ SPI

SPI หรือ Serial Peripheral Interface เป็นวิธีการสื่อสารรูปแบบหนึ่ง ที่ใช้ในการติดต่อสื่อสารกับอุปกรณ์ ตัวอย่างเช่น ปริ้นเตอร์ กล้องถ่ายรูป เครื่องสแกนเนอร์ และอื่นๆ อีกมากมาย ถึงแม้ว่าการสื่อสารของ USB ที่มีฟังก์ชันการทำงานที่กว้างกว่า แต่การสื่อสารในรูปแบบ SPI ก็ยังถูกใช้งานกันอยู่ในบาง Application

2.1.1 ภาพรวมของ SPI

SPI คือ การสื่อสารอนุกรมแบบซิงโครนัสเป็นรูปแบบที่ใช้วิธีส่ง ข้อมูลโดยใช้สัญญาณนาฬิกา(Clock) มาเป็นตัวกำหนดจังหวะในการรับส่งข้อมูล SPI ทำงานในรูปแบบที่ให้อุปกรณ์ตัวหนึ่งทำหน้าที่เป็น มาสเตอร์(Master) ในขณะที่อีกตัวหนึ่งทำหน้าที่เป็น สเลฟ(Slave) และส่งข้อมูลในโหมด Full-duplex ซึ่งหมายความว่า สัญญาณสามารถส่งหากันระหว่าง มาสเตอร์ และ สเลฟ ได้อย่างต่อเนื่อง ในการสื่อสารแบบ SPI นั้น ไม่มีมาตรฐานกำหนดตายตัวว่าข้อมูลที่ส่งหากันต้องอยู่ในรูปแบบหรือฟอร์แมตแบบไหนเป็นการคิดโปรโตคอลการสื่อสารกันเองซึ่งรูปแบบการสื่อสารแสดงดังรูปที่ 2.1



รูปที่ 2.1 การเชื่อมต่อระหว่างมาสเตอร์กับสเลฟ [1]

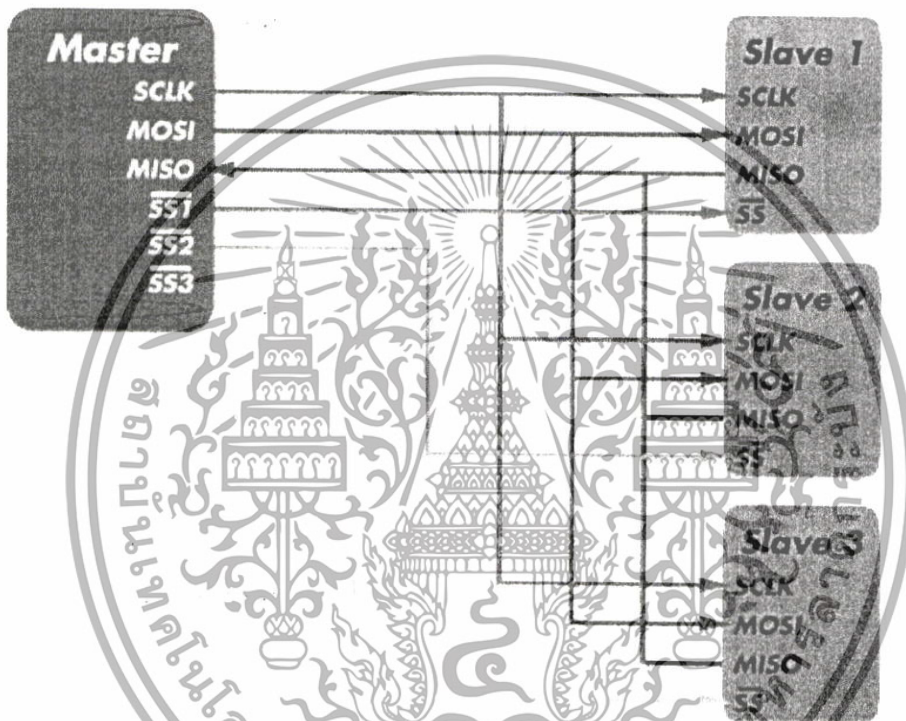
2.1.2 พื้นฐานการทำงานของ การสื่อสารแบบ SPI

SPI ต้องการสายสัญญาณสี่เส้น บางครั้งเราเรียกว่าบัสอนุกรม "four wire" เส้นสัญญาณทั้งสี่เส้น แสดงดังตารางที่ 2.1 ตัวที่เป็นมาสเตอร์ทำหน้าที่เป็นตัวควบคุมการสื่อสารทั้งหมดโดยควบคุมการสื่อสารตามสัญญาณนาฬิกา ตัวมาสเตอร์จะเป็นตัวที่ตัดสินใจรับหรือส่งข้อมูลภายในการสื่อสาร ส่วนตัวที่เป็นสเลฟจะทำหน้าที่รับคำสั่งต่างๆจากมาสเตอร์ สายสัญญาณเส้น SS หรือ Slave select ใช้ในกรณีที่เรามีตัว สเลฟมากกว่า 1 ตัว โดยการทำให้เส้น SS มีระดับสัญญาณเป็น Low เมื่อต้องการติดต่อกับสเลฟตัวใด จากรูปที่ 2.2 หากต้องการติดต่อสื่อสารกับสเลฟตัวใด ก็เพียงทำให้สัญญาณ SS ของสเลฟนั้นมีระดับสัญญาณเป็น Low

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.1 สายสัญญาณต่างๆที่ใช้ในการส่งแบบ SPI

Line	Name	Description
SCLK	Serial Clock	Output from master
MOSI/SIMO	Master Output, Slave Input	Output from master
MISO/SOMI	Master Input, Slave Output	Output from slave
SS	Slave Select	Output from master (active low)



รูปที่ 2.2 การเลือกสเลฟโดยมาสเตอร์ [2]

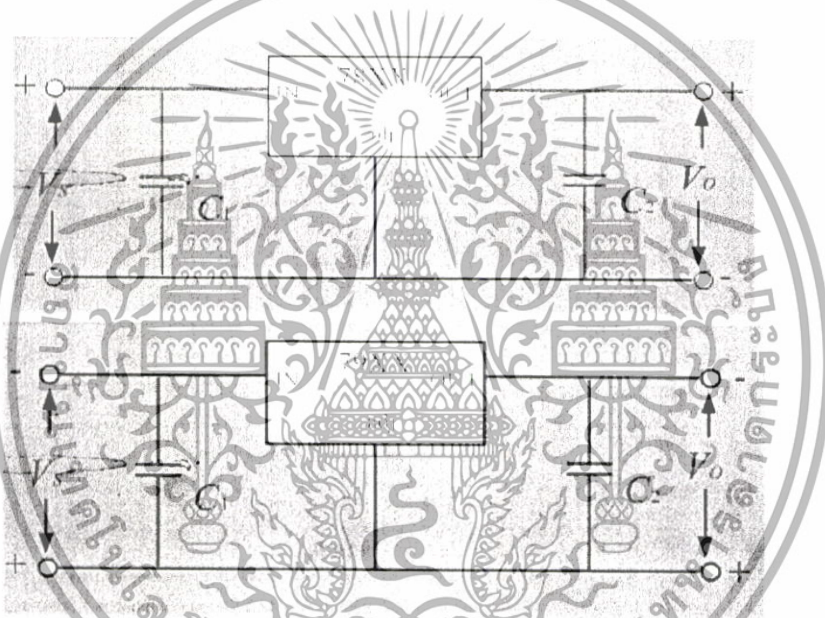
2.2 วงจรรักษาแรงดันแบบไอซีอนุกรม 78XX/79XX

7800 ซีรี่ส์ (Series) เป็นไอซี (IC) รักษาแรงดันบวก และ 7900 ซีรี่ส์เป็นไอซีรักษาแรงดันลบ มี 3 ขั้ว ให้แรงดันเอาต์พุต (Output) มีค่าคงที่ขึ้นอยู่กับเบอร์ของไอซี จะมีตั้งแต่ค่า 5 V ถึง 24 V ดังตารางที่ 2.2 การต่อวงจรสามารถต่อวงจรได้ดังรูปที่ 2.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.2 แรงดันเอาต์พุตที่ได้จากไอซีอนุกรม 78XX/79XX

7800	7900
7805 แรงดันเอาต์พุต 5 V	7905 แรงดันเอาต์พุต 5 V
7806 แรงดันเอาต์พุต 6 V	7906 แรงดันเอาต์พุต 6 V
7808 แรงดันเอาต์พุต 8 V	7908 แรงดันเอาต์พุต 8 V
7812 แรงดันเอาต์พุต 12 V	7912 แรงดันเอาต์พุต 12 V
7815 แรงดันเอาต์พุต 15 V	7915 แรงดันเอาต์พุต 15 V
7818 แรงดันเอาต์พุต 18 V	7918 แรงดันเอาต์พุต 18 V
7824 แรงดันเอาต์พุต 24 V	7924 แรงดันเอาต์พุต 24 V



รูปที่ 2.3 การต่อวงจรของไอซี 78XX/79XX [3]

2.3 BeagleBone Black

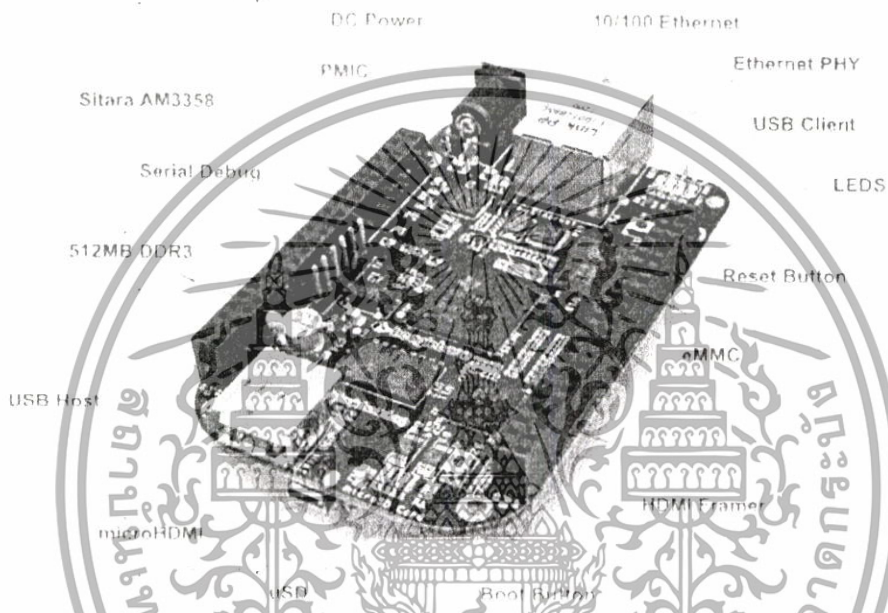
Beaglebone black เป็นบอร์ดไมโครคอนโทรลเลอร์(Microcontroller) มีลักษณะดังรูปที่ 2.4 และมีรายละเอียดของขาต่างๆดังรูปที่ 2.5

2.3.1 คุณสมบัติของบอร์ด

- Processor: AM335x 1GHz ARM Cortex-A8
- 512MB DDR3 RAM
- 4GB 80bit eMMC on-board flash storage
- 3D graphics accelerator
- NEON floating-point accelerator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 2x PRU 32-bit microcontrollers
- USB client for power & communications
- USB host
- Ethernet
- HDMI
- 2x 46 pin headers



รูปที่ 2.4 บอร์ดไมโครคอนโทรลเลอร์ BeagleBone Black [9]

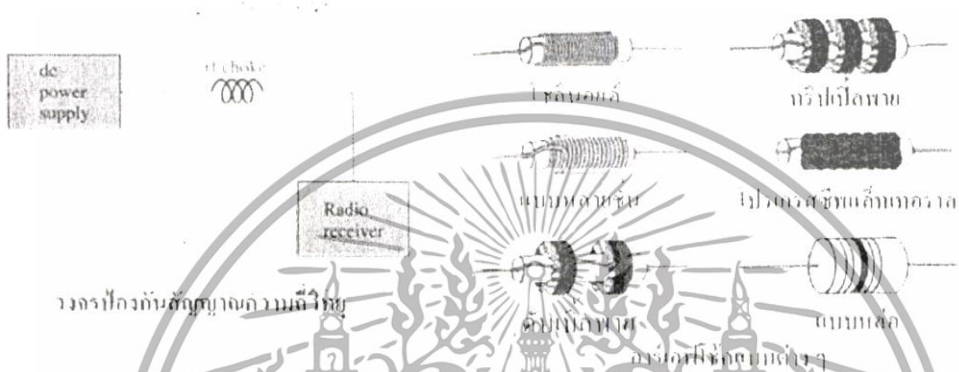
R9				P8						
DGND	1	2	DGND	1	2	DGND	1	2	DGND	
VDD_3V3	3	6	VDD_3V3	GPIO_38	3	4	GPIO_39	3	4	GPIO_39
VDD_5V	7	8	VDD_5V	GPIO_34	5	6	GPIO_35	5	6	GPIO_35
SYS_5V	9	10	SYS_5V	GPIO_36	7	8	GPIO_67	7	8	GPIO_67
PWR_BUTTON	11	12	SYS_RESETN	GPIO_68	9	10	GPIO_69	9	10	GPIO_69
GPIO_30	11	12	GPIO_60	GPIO_45	11	12	GPIO_44	11	12	GPIO_44
GPIO_31	13	14	GPIO_40	GPIO_23	13	14	GPIO_26	13	14	GPIO_26
GPIO_48	15	16	GPIO_51	GPIO_47	15	16	GPIO_46	15	16	GPIO_46
GPIO_4	17	18	GPIO_5	GPIO_27	17	18	GPIO_65	17	18	GPIO_65
I2C2_SCL	19	20	I2C2_SDA	GPIO_22	19	20	GPIO_63	19	20	GPIO_63
GPIO_3	21	22	GPIO_2	GPIO_62	21	22	GPIO_37	21	22	GPIO_37
GPIO_49	23	24	GPIO_15	GPIO_36	23	24	GPIO_33	23	24	GPIO_33
GPIO_117	25	26	GPIO_11	GPIO_32	25	26	GPIO_61	25	26	GPIO_61
GPIO_125	27	28	GPIO_123	GPIO_86	27	28	GPIO_88	27	28	GPIO_88
GPIO_121	29	30	GPIO_122	GPIO_87	29	30	GPIO_89	29	30	GPIO_89
GPIO_120	31	32	VDD_ADC	GPIO_10	31	32	GPIO_11	31	32	GPIO_11
AIN4	33	34	GNDA_ADC	GPIO_9	33	34	GPIO_81	33	34	GPIO_81
AIN6	35	36	AIN5	GPIO_8	35	36	GPIO_80	35	36	GPIO_80
AIN2	37	38	AIN3	GPIO_78	37	38	GPIO_79	37	38	GPIO_79
AIN0	39	40	AIN1	GPIO_76	39	40	GPIO_77	39	40	GPIO_77
GPIO_207	41	42	GPIO_7	GPIO_74	41	42	GPIO_75	41	42	GPIO_75
DGND	43	44	DGND	GPIO_72	43	44	GPIO_73	43	44	GPIO_73
DGND	45	46	DGND	GPIO_70	45	46	GPIO_71	45	46	GPIO_71

รูปที่ 2.5 ขาต่างๆของบอร์ดไมโครคอนโทรลเลอร์ BeagleBone Black [9]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 RF Choke : Radio Frequency Choke

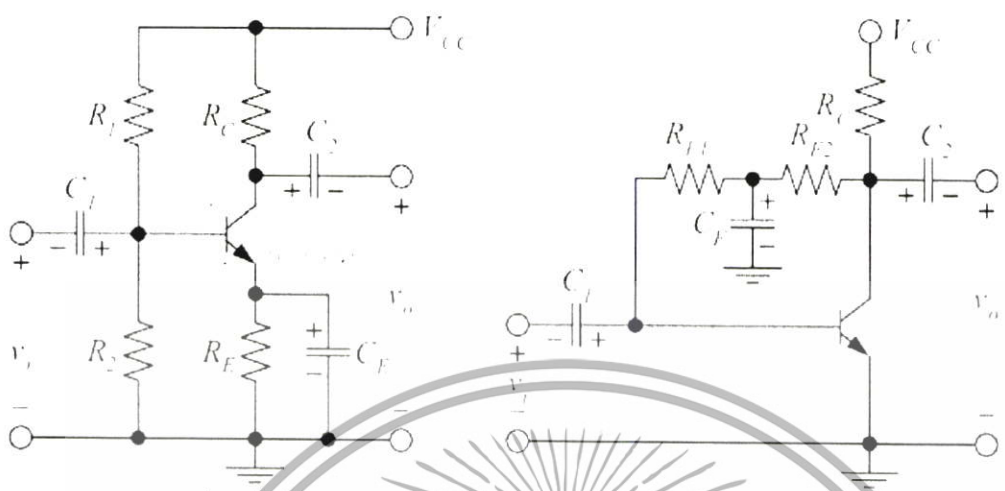
คืออุปกรณ์ที่ใช้ในการป้องกันความถี่วิทยุที่เข้ามารบกวนแก่ง่ายไฟกระแสตรง ซึ่ง RF Choke ก็คือตัวเหนี่ยวนำที่ใช้ป้องกันสัญญาณความถี่วิทยุไม่ให้ผ่านไปได้ ในขณะที่เดียวกันก็จะปล่อยให้สัญญาณกระแสตรง และสัญญาณความถี่ต่ำเช่นสัญญาณเสียงผ่านไปได้ RF Choke มีลักษณะและชื่อเรียกดังในรูปที่ 2.6



รูปที่ 2.6 RF Choke แบบต่างๆ [10]

2.5 ผลของตัวเก็บประจุในวงจรขยาย

ตัวเก็บประจุที่ต่อไว้ในวงจรจะมีหน้าที่ให้สัญญาณไฟสลับผ่าน แต่ไม่ยอมให้กระแสไฟตรงไหลผ่าน ดังนั้นวงจรขยายจะมีไฟเลี้ยงวงจรอยู่ เมื่อย้อนสัญญาณไฟสลับ ตัวเก็บประจุที่ใช้ในวงจรขยายโดยทั่วไปจะมีหน้าที่สองประเภทคือ ให้สัญญาณไฟสลับไหลเข้าในวงจรหรือออกจากวงจรได้ซึ่งเรียกว่า coupling capacitors และให้สัญญาณไฟสลับลัดจากจุดหนึ่งในวงจรไปยังอีกจุดหนึ่งในวงจรซึ่งเรียกว่า bypass capacitors บ่อยครั้งที่ bypass capacitors ถูกใช้เพื่อลัดสัญญาณไฟสลับลงกราวด์(Ground) ตัวเก็บประจุในวงจรขยายในรูปที่ 2.7 มีทั้งที่ทำหน้าที่เป็น coupling capacitors ได้แก่ C1 และ C2 และที่เป็น bypass capacitors ได้แก่ CE และ CF โดยทั่วไป ตัวเก็บประจุเหล่านี้มีค่าใหญ่ จึงใช้ชนิด electrolytic capacitors ซึ่งมีขั้วแรงดัน ในการต่อวงจรต้องระวังไม่ให้ขั้วของตัวเก็บประจุเหล่านี้ต่อผิดทิศทาง ถ้าต่อขั้วผิดทิศทางตัวเก็บประจุจะกลายเป็นความต้านทาน อาจทำให้ร้อนขึ้นจนสารเคมีภายในเดือดและระเบิดได้ในที่สุด ตัวเก็บประจุมีอิมพีแดนซ์(Impedance) ขึ้นกับความถี่ ที่ความถี่ต่ำๆตัวเก็บประจุมีอิมพีแดนซ์สูง ดังนั้นสัญญาณไฟสลับที่ความถี่ต่ำจะผ่านได้น้อยลงเมื่อเทียบกับความถี่สูง เป็นผลทำให้อัตราการขยายสัญญาณไฟสลับที่ความถี่ต่ำ ลดลงตามไปด้วย ถ้าต้องการขยายสัญญาณไฟสลับที่มีความถี่ต่ำ ตัวเก็บประจุที่ใช้ต้องมีค่าใหญ่เพียงพอที่จะให้อิมพีแดนซ์ที่ความถี่ต่ำไม่สูงจนเกินไป จึงจะได้อัตราขยายที่อยู่ในเกณฑ์ที่ต้องการ



รูปที่ 2.7 วงจรขยายที่มีการต่อตัวเก็บประจุไว้ในวงจร [11]

2.6 วงจรลดทอนกำลังงานคลื่นวิทยุ

การวัดกำลังงานเอาต์พุตของเครื่องส่งวิทยุซึ่งมีกำลังส่งไม่สูงมากอาศัยอุปกรณ์ลดทอนกำลังคลื่นวิทยุ ทำหน้าที่ลดกำลังคลื่นวิทยุให้มีขนาดเหมาะสม ก่อนที่จะจ่ายสัญญาณซึ่งถูกลดทอนกำลังให้กับหัววัดกำลังงานของมิเตอร์วัดกำลังคลื่นวิทยุ โดยทั่วไปตัวลดทอนกำลังซึ่งใช้กับสายนำสัญญาณแบบโคแอกเซียลมีลักษณะเป็นวงจรตัวต้านทานต่อกันในแบบไฟ (Pi) หรือแบบที (Tee) ดังแสดงในรูปที่ 2.8 อุปกรณ์ลดทอนชนิดทนกำลังงานสูงมักจะมี โครงสร้างแบบไฟ และอาจจะไม่สามารถสลับพอร์ตใช้งานได้เหมือนกับอุปกรณ์ลดทอนชนิดที่มีอัตราทนกำลังต่ำๆ เนื่องจากอัตราทนกำลังของตัวต้านทานที่พอร์ต 1(R1) จะมีค่าเท่ากับอัตราทนกำลังของตัวลดทอน (เช่น 1 กิโลวัตต์) ในขณะที่อัตราทนกำลังของตัวต้านทานที่พอร์ต 2(R2) อาจมีค่าต่ำกว่ามาก



รูปที่ 2.8 วงจรลดทอนกำลังแบบ "ไฟ" และแบบ "ที" [12]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับวงจรลดทอนกำลังแบบไพ ตัวต้านทาน R_1 (ซึ่งมีค่าความต้านทานเท่ากับ R_2) และ R_3 คำนวณได้จากสมการในรูปที่ 2.9

$$\kappa = 10^{\left(\frac{A}{20}\right)}$$

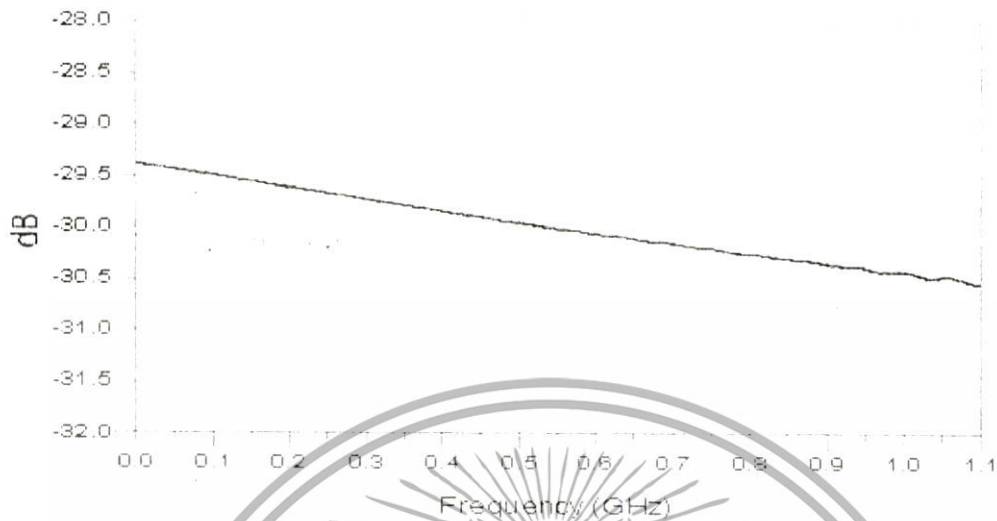
$$R_1 = R_2 = Z_0 \left(\frac{\kappa + 1}{\kappa - 1} \right)$$

$$R_3 = \left(\frac{Z_0}{2} \right) \left(\frac{\kappa^2 - 1}{\kappa} \right)$$

รูปที่ 2.9 สมการของวงจรลดทอนกำลังงาน [12]

เมื่อ A คืออัตราลดทอนในหน่วย dB และ Z_0 คืออิมพีแดนซ์คุณลักษณะของระบบ เช่น 50Ω ถ้า อัตราการลดทอนกำลังเท่ากับ 30 dB เราจะคำนวณได้ว่า $R_1 = R_2 = 53.266 \Omega$ และ $R_3 = 789.799 \Omega$ การทดสอบเครื่องส่งวิทยุกำลังสูงอาจต้องใช้อุปกรณ์ลดทอนกำลังมากกว่า 1 ตัว โดยทั่วไปอัตราการลดทอนสูงสุด ของตัวลดทอนกำลังสูงสำหรับสายนำสัญญาณโคแอกเซียลที่มีจำหน่ายจะมีค่าเท่ากับ 30 dB เพื่อให้กำลังงานตกกระทบ (incident power) หัววัดกำลังคลื่นวิทยุ (power head) ของมิเตอร์วัดกำลังมีขนาดเหมาะสมจำเป็นต้องใช้ตัวลดทอนกำลังต่ำต่อเพิ่มที่พอร์ต 2 ของตัวลดทอนกำลังสูง ในทางปฏิบัติคุณสมบัติของอุปกรณ์ลดทอนกำลัง มีการเปลี่ยนค่าตามความถี่เนื่องจากความเหนี่ยวนำแฝง (parasitic inductance) และตัวเก็บประจุแฝง (parasitic capacitance) ของอุปกรณ์ในการวัดแบบแถบความถี่กว้าง เช่นการแพร่แปลกลอม ต้องมีการชดเชยคุณสมบัติซึ่งเปลี่ยนตามความถี่ของอุปกรณ์ลดทอนกำลังประกอบสายนำสัญญาณให้เหมาะสมจึงจะได้ผลการวัดที่ถูกต้อง ตัวอย่างการวัดผลตอบสนองความถี่ของอุปกรณ์ลดทอนกำลังขนาด 1.5 กิโลวัตต์ซึ่งมี อัตราการลดทอน 30 ดิบีด้วยเครื่องวิเคราะห์เนตเวิร์กในช่วงความถี่ 100 kHz ถึง 1.1 GHz แสดงในรูปที่ 2.10

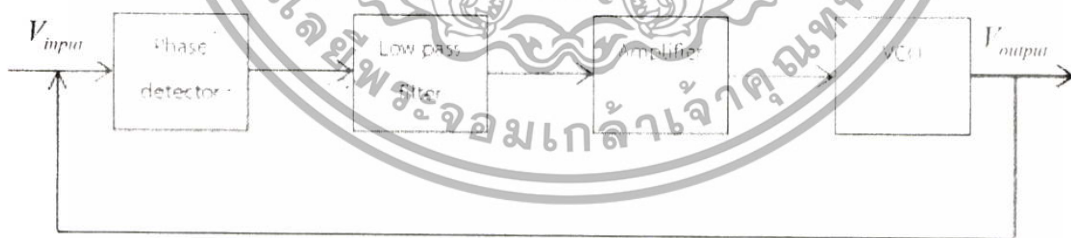
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10 ผลตอบสนองความถี่ของอุปกรณ์ลดทอนกำลังในช่วง 100 kHz ถึง 1.1 GHz [12]

2.7 Phase locked loop

ระบบเฟสล็อกคูลเป็นระบบ Negative feedback นั่นคือ ระบบเฟสล็อกคูลจะทำงานโดยการล็อกความถี่โดยระบบเฟสล็อกคูลจะทำการตามรอยความถี่ (Tracking) กับความถี่อ้างอิง (Reference) ที่ป้อนเข้าทางอินพุต เมื่อระบบล็อกความถี่แล้ว ถ้ามีการเปลี่ยนแปลงความถี่ของสัญญาณอินพุต ระบบจะสามารถรักษาสภาพการล็อกคูลนั้นอยู่ ซึ่งสามารถแสดง Block Diagram ได้ดังนี้



รูปที่ 2.11 Block diagram ของ Phase locked loop [13]

จาก Block diagram จะพบว่า ระบบ Phase locked loop(PLL) จะประกอบด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7.1 Phase detector(PD)

ทำหน้าที่เปรียบเทียบเฟสของสัญญาณอินพุตกับเฟสของสัญญาณที่ได้จาก VCO เป็น phase error ให้กลายเป็นระดับ voltage ด้วยค่า คอนเวอชันแกน K_d (volt/radian)

2.7.2 Loop filter

ทำหน้าที่กรองสัญญาณความถี่สูงออกจาก Phase detector ให้สัญญาณเอาต์พุตที่ออกมาเป็นสัญญาณ DC

2.7.3 Amplifier

ทำหน้าที่ขยายสัญญาณ DC voltage ที่ได้จาก Low pass filter

2.7.4 VCO (Voltage control oscillator)

ทำหน้าที่ผลิตสัญญาณความถี่โดยการควบคุมระดับแรงดันอินพุตด้วยคอนเวอชันแกน K_o (radian/volt)



บทที่ 3

การออกแบบและการจัดทำปริญญาานิพนธ์

3.1 การออกแบบ

โครงการนี้เป็นการออกแบบและพัฒนา GUI โดยใช้ QT creator เพื่อควบคุมซิกแนลเจเนอเรเตอร์ โดยมีขั้นตอนการออกแบบการทำงานเริ่มจาก การรับข้อมูลการสั่งการที่ได้มาจากหน้าจอสัมผัส(Touch Screen Display) เข้ามาสู่ไมโครคอนโทรลเลอร์ BeagleBone Black เพื่อนำมาวิเคราะห์ค่าที่ได้รับมาจากหน้าจอสัมผัสและประมวลผล แล้วทำการส่งข้อมูลที่ได้ไปหาซิกแนลเจเนอเรเตอร์ในรูปแบบของ SPI ขั้นตอนการทำงานเขียนเป็นบล็อกไดอะแกรม(Block Diagram) ได้ดังรูปที่ 3.1



รูปที่ 3.1 บล็อกไดอะแกรมของระบบ

- โดย
- 1 คือ การแสดงผล GUI ที่ได้ทำการออกแบบไว้
 - 2 คือ BeagleBone Black ทำการรับค่าข้อมูลที่ป้อนเข้ามาทางหน้าจอ
 - 3 คือ BeagleBone Black ส่งเฟรมข้อมูลเพื่อควบคุมความถี่ของซิกแนลเจเนอเรเตอร์

3.1.1 ขั้นตอนการทำงานและหลักการสร้างของซิกแนลเจเนอเรเตอร์

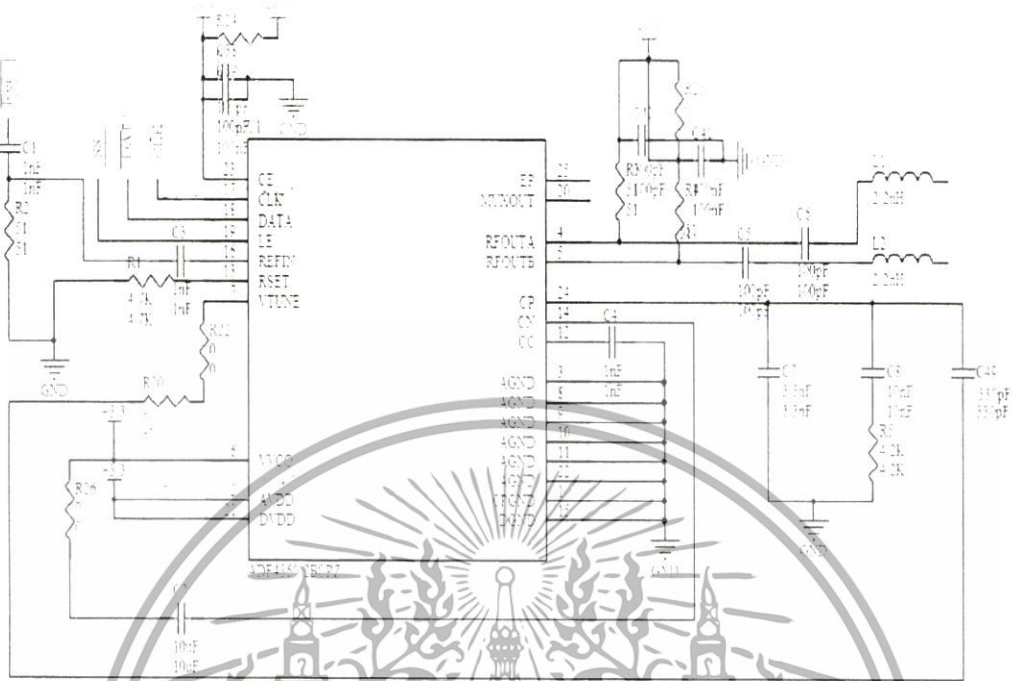
การออกแบบซิกแนลเจเนอเรเตอร์นั้นได้ทำการออกแบบให้สามารถปรับค่าความถี่และสามารถปรับค่า Attenuation ได้ จากการที่รับคำสั่งมาจากไมโครคอนโทรลเลอร์ BeagleBone Black การทำงานของซิกแนลเจเนอเรเตอร์สามารถเขียนแผนผังการทำงานได้ดังรูปที่ 3.2 โดยจะทำการรับข้อมูลที่ส่งผ่าน SPI มายังตัว Integrated Synthesizer ADF4360-2 ซึ่งเป็นตัวเจเนอเรท(Generate) สัญญาณขึ้นตามความถี่ที่กำหนดมาจากไมโครคอนโทรลเลอร์ BeagleBone Black และตัวอุปกรณ์ ADF4360-2 นั้นจะต้องมีความถี่อ้างอิง โดยจะใช้ความถี่อ้างอิง 10MHz หลังจากได้สัญญาณที่สร้างจาก ADF4360-2 แล้วจึงนำไปทำการขยายสัญญาณต่อด้วย Amplifier ECG006 ที่มี Gain การขยายที่ประมาณ 14 dB เมื่อนำอุปกรณ์ต่างๆมารวมเป็นวงจรจะได้ลักษณะตามในรูปที่ 3.3 และสร้างออกมาเป็นบอร์ดตามในรูปที่ 3.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

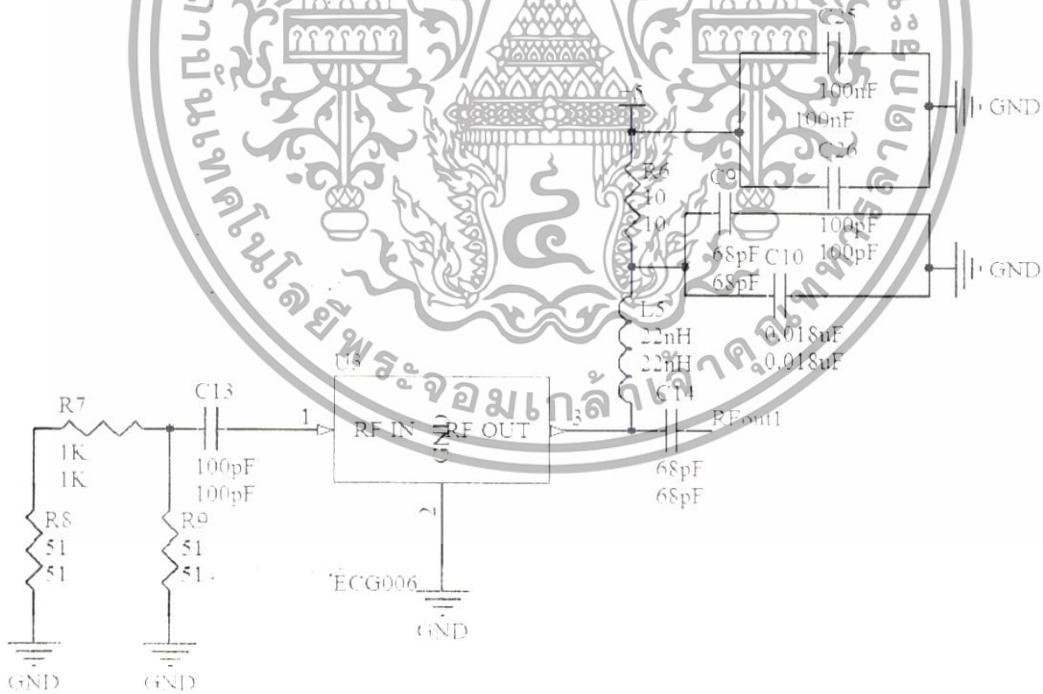


รูปที่ 3.2 หลักการทำงานของซิกแนลเจเนอเรเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



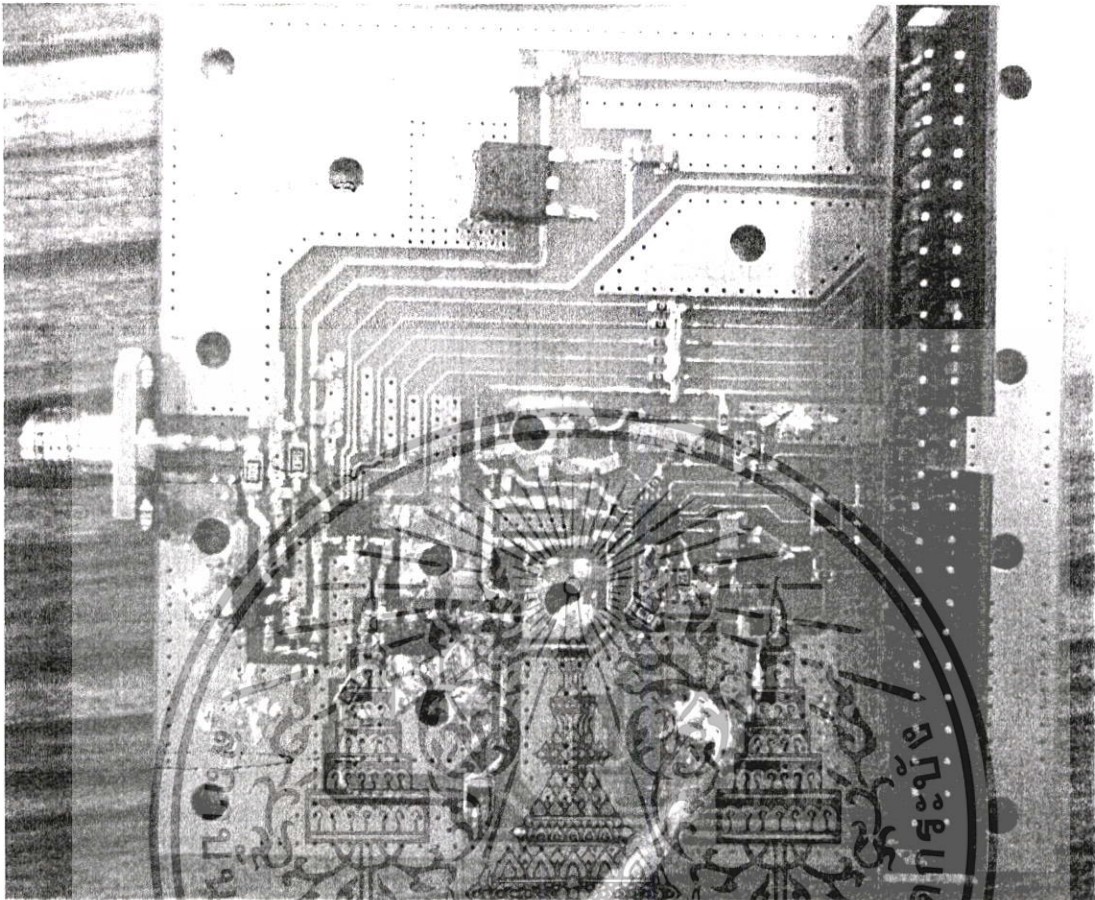
(ก) วงจรสร้างสัญญาณ



(ข) วงจรขยาย

รูปที่ 3.3 วงจรของซิกแนลเจเนอเรเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 บอร์ดของซิกแนลเจนเนอเรเตอร์

3.1.1.1 การทำงานของ Integrated Synthesizer ADF4360-2

การทำงานของ ADF4360-2 คือการสร้างสัญญาณที่มีความถี่ตั้งแต่ 1850 MHz ถึง 2170 MHz และใช้ไฟเลี้ยงที่ความต่างศักย์ 3.0 V ถึง 3.6 V โดยความถี่ของสัญญาณที่ออกมานั้นจะขึ้นอยู่กับชุดของเฟรมข้อมูล(Frame Data) ที่ได้รับมาจากไมโครคอนโทรลเลอร์ BeagleBone Black ผ่านการเชื่อมต่อแบบ SPI ซึ่งรูปแบบของเฟรมข้อมูลสามารถดูได้ในรูปที่ 3.5 และตัวอุปกรณ์มีลักษณะดังรูปที่ 3.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CONTROL LATCH

PRESCALER VALUE		POWER-DOWN 2		POWER-DOWN 1		CURRENT SETTING 2			CURRENT SETTING 1			OUTPUT POWER LEVEL		MUTE-TILL LD	CP GAIN	CP THREE STATE	PHASE DETECTOR POLARITY	MUXOUT CONTROL			COUNTER RE-SET	CORE POWER LEVEL		CONTROL BITS	
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0		
P2	P1	PD2	PD1	CP16	CP15	CP14	CP13	CP12	CP11	PL2	PL1	MTLD	CPG	CP	PDP	M3	M2	M1	CR	PC2	PC1	C2 (0)	C1 (0)		

N COUNTER LATCH

DIVIDE-BY-2 SELECT		DIVIDE-BY-2	CP GAIN	13-BIT B COUNTER													RESERVED	5-BIT A COUNTER					CONTROL BITS	
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0	
DIVSEL	DIV2	CPG	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	RSV	A5	A4	A3	A2	A1	C2 (1)	C1 (0)	

R COUNTER LATCH

RESERVED	RESERVED	BAND SELECT CLOCK		TEST MODE SW	LOCK SELECT PRECISION	ANTI-BACKLASH PULSE WIDTH		14-BIT REFERENCE COUNTER													CONTROL BITS		
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
RSV	RSV	BSC2	BSC1	TMB	LDP	ABP2	ABP1	R14	R13	R12	R11	R10	R9	R8	R7	R6	R5	R4	R3	R2	R1	C2 (0)	C1 (1)

รูปที่ 3.5 รูปแบบทรานซิสเตอร์ของ Interated Synthesizer ADF4360-2 [5]

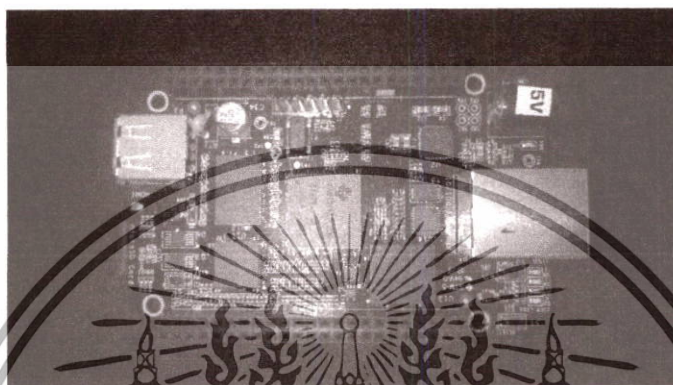


รูปที่ 3.6 Integrated Synthesizer ADF4360-2 [5]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.2 ขั้นตอนการทำงานของไมโครคอนโทรลเลอร์ BeagleBone Black

BeagleBone Black มีลักษณะดังในรูปที่ 3.7 และในส่วนของโปรแกรมคำสั่งที่ทำการเขียนลงบนไมโครคอนโทรลเลอร์ BeagleBone Black มีการทำงานดังในรูปที่ 3.8



รูปที่ 3.7 BeagleBone Black ที่ใช้ในการทำโครงงาน



รูปที่ 3.8 การทำงานของ BeagleBone Black

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.2.1 วิเคราะห์ค่าความถี่

ในการที่จะควบคุมซิกแนลเจเนอเรเตอร์ให้ได้ความถี่ตามที่ต้องการนั้นจะสามารถกำหนดชุดคำสั่งได้ตามสมการที่ 3.1 จากดาต้าชีท(Data sheet)

$$f_{VCO} = [(P \times B) + A] \times (f_{REFIN} \div R) \quad (3.1)$$

โดย f_{VCO} = ความถี่เอาต์พุตที่ต้องการ

P = ค่าคงที่เท่ากับ 8/9, 16/17, 32/33 ซึ่งในโครงงานนี้จะใช้ค่า 32/33

B = อัตราส่วนที่ต้องกำหนดเป็นเลขฐานสอง(Binary) 13 บิต

A = อัตราส่วนที่ต้องกำหนดเป็นเลขฐานสอง 5 บิต

f_{REFIN} = ความถี่ของ Oscillator มีค่าเท่ากับ 16.8 MHz

R = อัตราส่วนที่ต้องกำหนดเป็นเลขฐานสอง 14 บิต

กำหนดให้ค่า R มีค่าเท่ากับ 168 จะได้ว่า

$$(f_{REFIN} \div R) = 0.1 \text{ MHz} \quad (3.2)$$

ดังนั้นค่า B กับ A จึงสามารถหาได้จากสมการ

$$B = \lfloor f_{VCO} \div 3.2 \rfloor \quad (3.3)$$

$$A = f_{VCO} \% 3.2 \quad (3.4)$$

3.1.2.2 จัดเรียงชุดข้อมูลคำสั่ง

ทำการนำค่า B และ A ที่คำนวณมาทำการจัดเรียงให้อยู่ในรูปแบบของชุดข้อมูลคำสั่งในรูปแบบเลขฐานสิบหก(Hexadecimal) ตามดาต้าชีทของ ADF4360-2 ในรูปที่ 3.5 แล้วจึงทำการส่งชุดข้อมูลไปยังซิกแนลเจเนอเรเตอร์ผ่านการเชื่อมต่อแบบ SPI

3.1.3 การส่งข้อมูลผ่าน SPI

ในการส่งข้อมูลด้วยการเชื่อมต่อแบบ SPI หลังจากทำการจัดเรียงข้อมูลให้อยู่ในรูปแบบของเฟรมข้อมูลตามรูปที่ 3.5 แล้ว จะต้องทำการส่งสัญญาณนาฬิกา(Clock) ออกไปทางขา SCLK พร้อมกับข้อมูลทางขา MOSI และสัญญาณนาฬิกานั้นก็จะต้องทำให้ขา SS ส่งลอจิก(logic) 0 ออกไปด้วยเพื่อที่จะให้ สเลฟอ่านข้อมูลได้ เพราะว่าขา SS จะ Active Low ตามในตารางที่ 2.1 และในส่วนของ GUI ที่ใช้ในการส่งคำสั่งผ่าน SPI จะเป็นดังในรูปที่ 3.9

MHz

Frequency 2000 MHz

2100 MHz
2125 MHz
2150 MHz
2175 MHz
2200 MHz

Power 8 dBm

send

รูปที่ 3.9 หน้าต่าง GUI ของไมโครคอนโทรลเลอร์

3.2 เครื่องมือที่ใช้ในการทดลอง

3.2.1 ตัวอุปกรณ์ที่ใช้ในวงจร

- | | | |
|---------------------------------------|---|-----|
| 1) BeagleBone Black | 1 | ตัว |
| 2) BeagleBone Black Cape - LCD (4.3") | 1 | ตัว |
| 3) Signal Generator | 1 | ตัว |

3.2.2 เครื่องมือที่ใช้ในการวัด

- | | | |
|--|---|---------|
| 1) Tektronix MSO 4034 Mixed Signal Oscilloscope | 1 | เครื่อง |
| 2) Agilent Technologies PXA Signal Analyzer N9030A | 1 | เครื่อง |
| 3) Topward Dual-Tracking DC Power Supply 6303DS | 1 | เครื่อง |

3.3 การจัดเก็บผลการทดลอง

3.3.1 การเก็บผลจาก SPI

1) ทำการเชื่อมต่อสายจาก Signal Oscilloscope เข้ากับขา SPI ของไมโครคอนโทรลเลอร์ BeagleBone Black คือขา 28(SS), 29(MOSI), 31(SCLK) และเนื่องจากไม่มีการต่อกลับจากสเลฟจึงไม่จำเป็นต้องต่อขา 30(MISO)

- 2) เลือกโหมดการวัดให้เป็นแบบลोजิก
- 3) เปรียบเทียบสัญญาณที่ได้กับรหัสเลขฐานสิบหกที่ส่งออกไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.2 การวัดความถี่

- Signal Analyzer
- 1) ทำการเชื่อมต่อสายสัญญาณเอาต์พุตจากซิกแนลเจเนอเรเตอร์เข้าสู่
 - 2) ตั้งค่าความถี่กลาง(Center Frequency) และระยะความกว้าง(Span)
 - 3) ทำการวัดค่าความถี่ที่กำหนด
 - 4) เปรียบเทียบกับค่าจากการวัดกับค่าที่ส่งไป เพื่อหาเปอร์เซ็นต์ความ
- ผิดพลาด



บทที่ 4

ผลการทดลอง

4.1 ผลการทดสอบการตอบสนองของกำลังขยายภายในวงจร

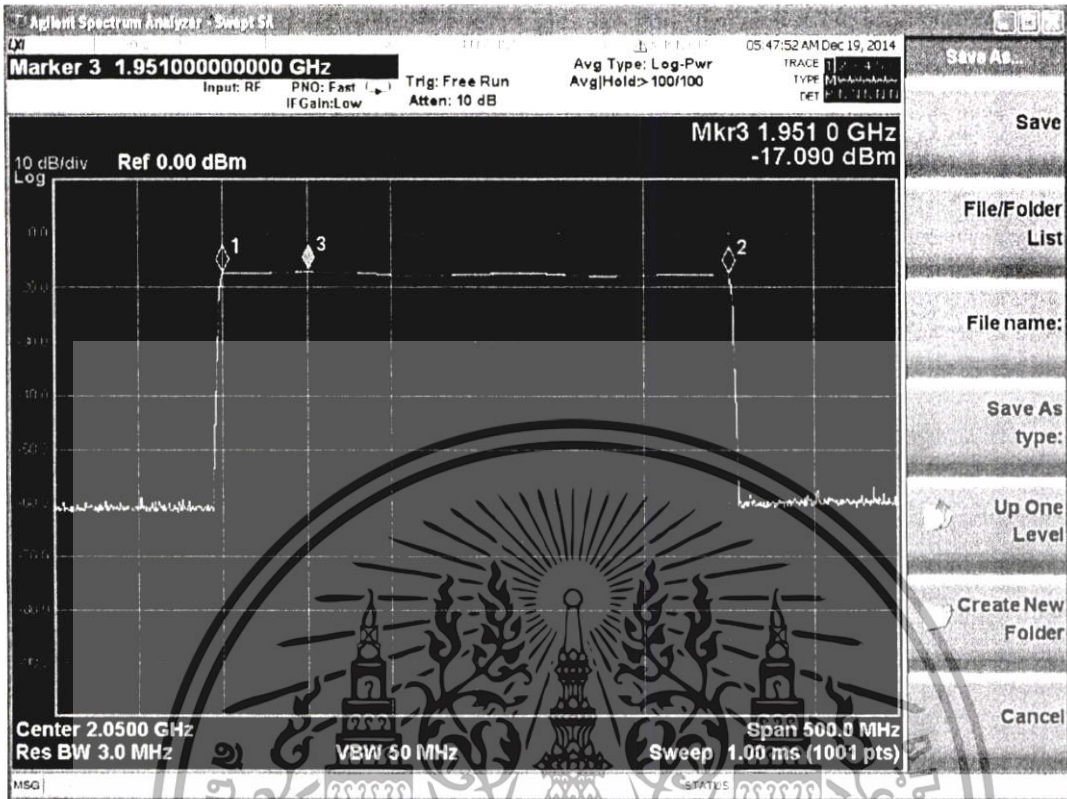
ทำการส่งสัญญาณจาก Agilent ESG Vector Signal Generator ในช่วงความถี่ 1900MHz ถึง 2200MHz โดยสัญญาณที่ส่งออกมามีขนาด -30dBm ตามรูปที่ 4.1 ซึ่งเป็นช่วงความถี่ในการใช้งานสำหรับบอร์ดที่สร้างขึ้น และทำการส่งผ่านวงจรขยายที่ประกอบไปด้วย Amplifier ECG006 จำนวนสองตัว และ PI Attenuator 2 ชุดโดย PI Attenuator มีการลดทอนที่ 1dBm จะได้ผลการทดลองตามรูปที่ 4.2



รูปที่ 4.1 Signal Generator สร้างสัญญาณความถี่ 1900MHz ถึง 2200MHz ที่ -30dBm

จากผลการทดลองในการวัดสัญญาณที่ผ่านวงจรขยายภายในบอร์ด จะพบว่าสามารถขยายสัญญาณได้อย่างสม่ำเสมอในช่วงของสัญญาณ 1900MHz จนถึง 2200MHz และสามารถวัดสัญญาณได้ที่ -17dBm จึงเท่ากับว่ามีกำลังขยายที่ 13dBm ดังนั้น Amplifier ECG006 นั้นสามารถขยายสัญญาณได้ประมาณ 14dBm เพราะมี PI Attenuator ที่ลดทอนสัญญาณขนาด 1dBm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 ผลตอบสนองของการขยายภายในวงจร

4.2 ผลการทดสอบการส่งสัญญาณเพื่อนำไปเข้ายังซิกแนลเจเนอเรเตอร์

ทำการส่งพรอมข้อมูลที่อยู่ในรูปแบบของเลขฐานสิบหกของความถี่ที่ต้องการออกไปยังซิกแนลเจเนอเรเตอร์ผ่านการเชื่อมต่อแบบ SPI โดยจะทำการแบ่งพรอมข้อมูลเป็นสามเฟรมตามรูปแบบในตารางที่ 3.5 ในการทดสอบได้ทำการเลือกความถี่ที่ต้องการคือ ความถี่ 2100 MHz, 2125 MHz, 2150 MHz, 2175 MHz และ 2200 MHz ที่ระดับความแรงของสัญญาณ 10 dBm โดยเฟรมของข้อมูลที่ได้ทำการส่งไปยังซิกแนลเจเนอเรเตอร์สามารถเปรียบเทียบสัญญาณกับบิตข้อมูลได้ดังตารางในรูปที่ 4.3 และสัญญาณที่ได้เป็นไปตามรูปที่ 4.4, 4.5, 4.6, 4.7 และ 4.8 ตามลำดับ และการส่งในการเลือกระดับขนาดของสัญญาณที่ 8 dBm, 6 dBm, 3 dBm และ 1 dBm ที่ความถี่ 2100 MHz โดยจะได้สัญญาณตามในรูปที่ 4.9, 4.10, 4.11 และ 4.12 ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Decimal Hexadecimal Binary

0	0	0
1	1	1
2	2	10
3	3	11
4	4	100
5	5	101
6	6	110
7	7	111
8	8	1000
9	9	1001
10	A	1010
11	B	1011
12	C	1100
13	D	1101
14	E	1110
15	F	1111

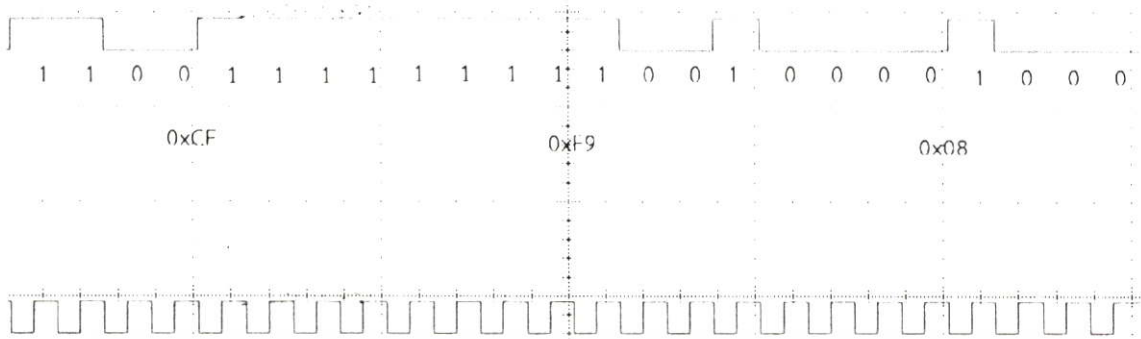
รูปที่ 4.3 ตารางเปรียบเทียบเลขฐานสองและเลขฐานสิบหก [14]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 เฟรมของข้อมูลที่ความถี่ 2100 MHz ขนาดสัญญาณ 8 dBm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) เฟรมข้อมูลชุดที่ 1



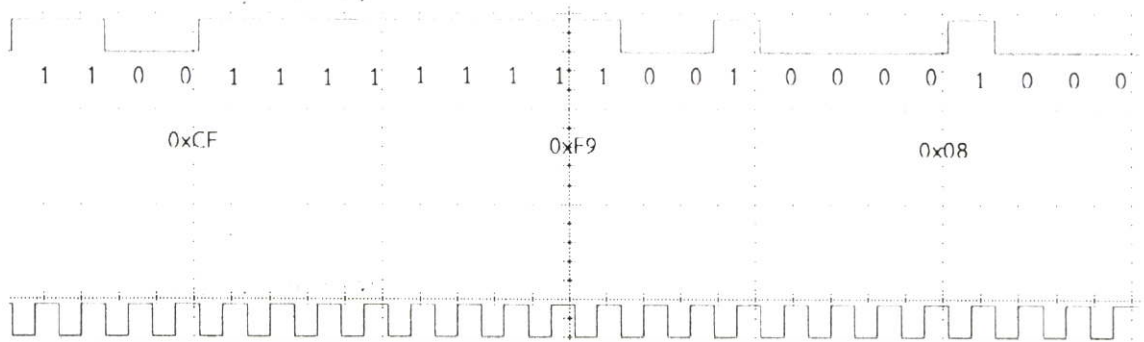
(ข) เฟรมข้อมูลชุดที่ 2



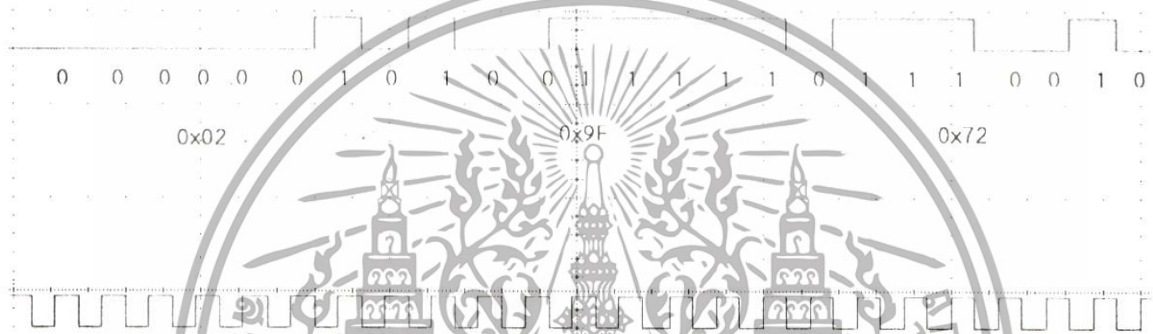
(ค) เฟรมข้อมูลชุดที่ 3

รูปที่ 4.5 เฟรมของข้อมูลที่ความถี่ 2125 MHz ขนาดสัญญาณ 8 dBm

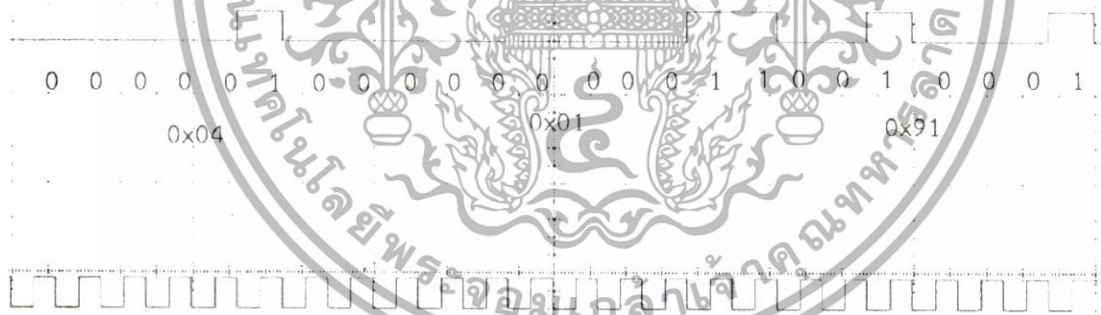
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) เฟรมข้อมูลชุดที่ 1



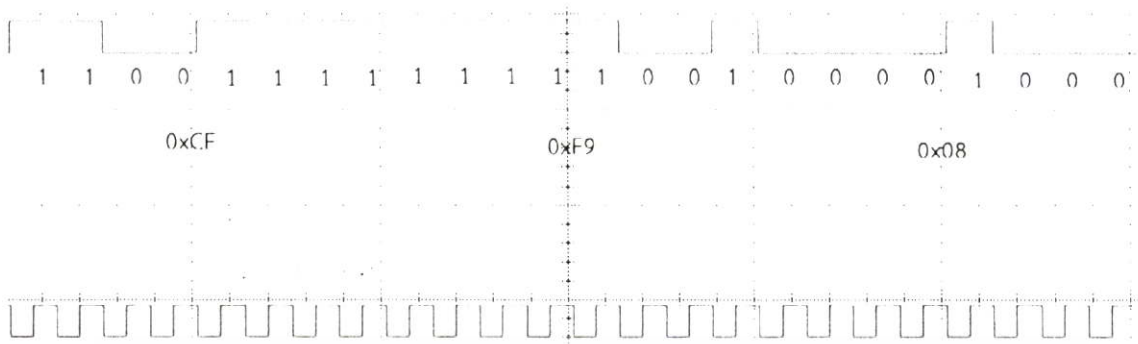
(ข) เฟรมข้อมูลชุดที่ 2



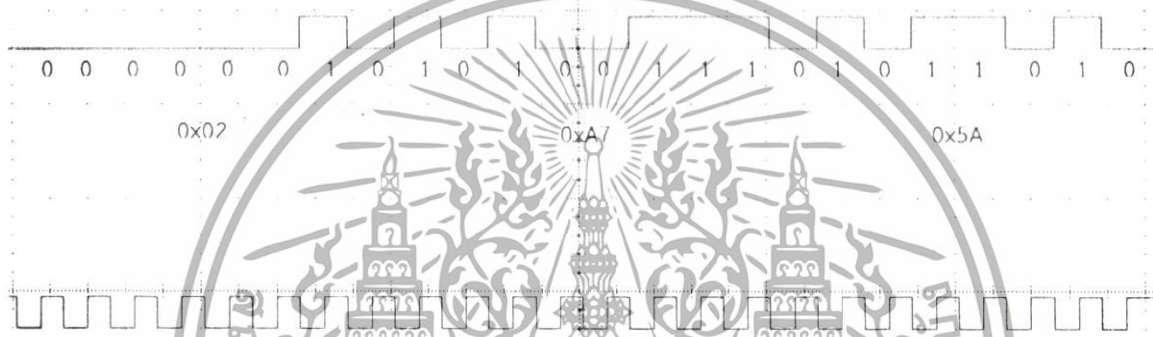
(ค) เฟรมข้อมูลชุดที่ 3

รูปที่ 4.6 เฟรมของข้อมูลที่ความถี่ 2150 MHz ขนาดสัญญาณ 8 dBm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) เฟรมข้อมูลชุดที่ 1



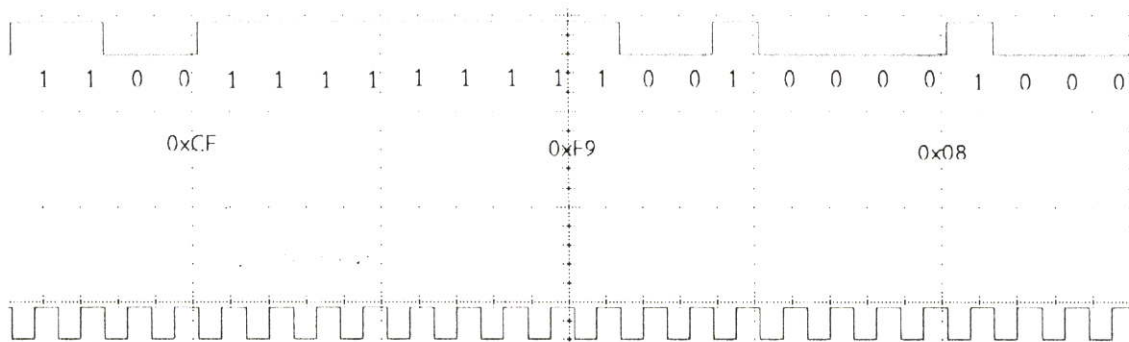
(ข) เฟรมข้อมูลชุดที่ 2



(ค) เฟรมข้อมูลชุดที่ 3

รูปที่ 4.7 เฟรมของข้อมูลที่ความถี่ 2175 MHz ขนาดสัญญาณ 8 dBm

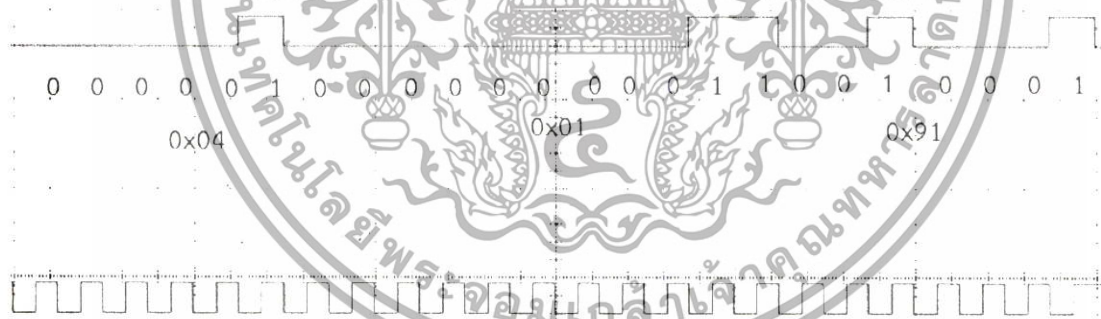
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) เฟรมข้อมูลชุดที่ 1



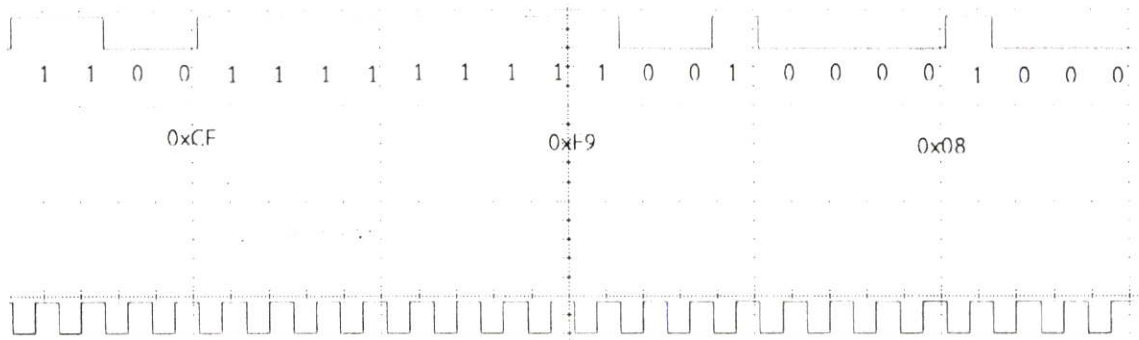
(ข) เฟรมข้อมูลชุดที่ 2



(ค) เฟรมข้อมูลชุดที่ 3

รูปที่ 4.8 เฟรมของข้อมูลที่ความถี่ 2200 MHz ขนาดสัญญาณ 8 dBm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



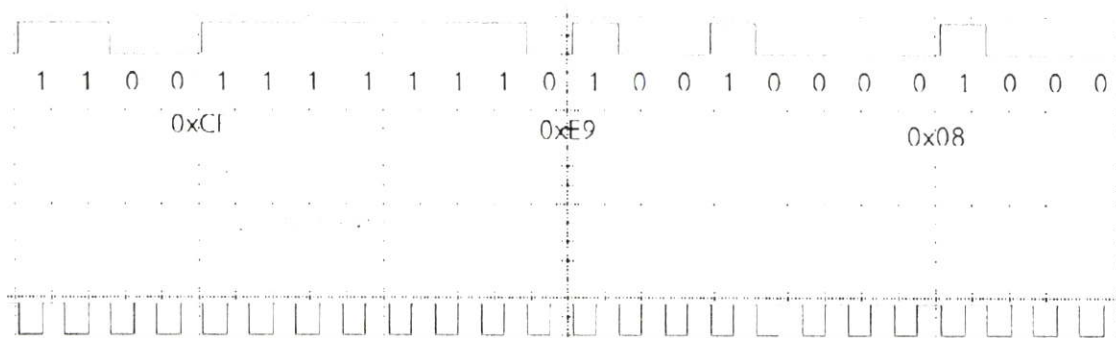
(ก) เฟรมข้อมูลชุดที่ 1



(ค) เฟรมข้อมูลชุดที่ 3

รูปที่ 4.9 เฟรมของข้อมูลที่มีขนาดสัญญาณ 8 dBm ความถี่ 2100 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



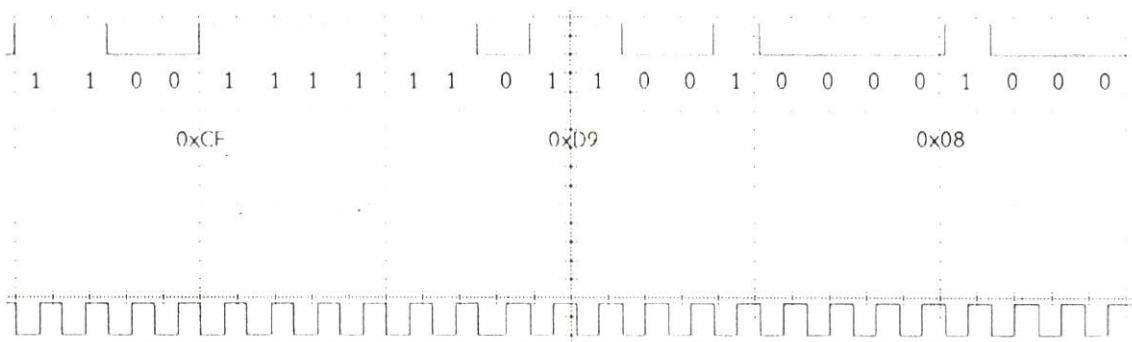
(ก) เฟรมข้อมูลชุดที่ 1



(ค) เฟรมข้อมูลชุดที่ 3

รูปที่ 4.10 เฟรมของข้อมูลที่มีขนาดสัญญาณ 6 dBm ความถี่ 2100 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



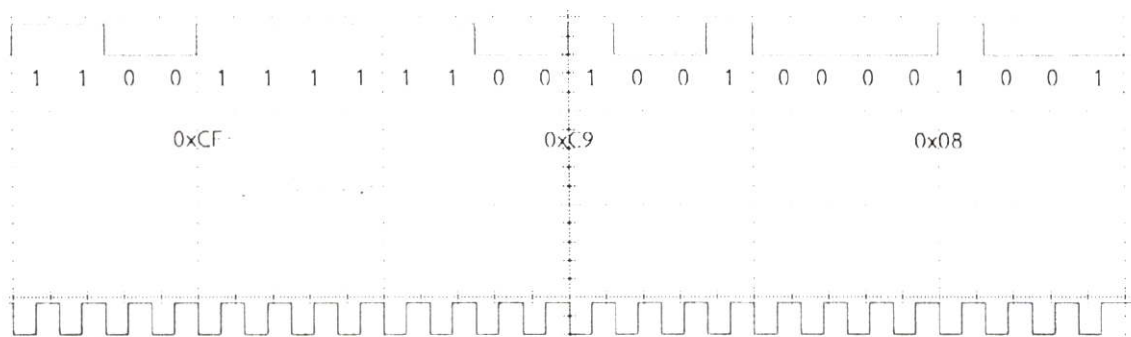
(ก) เฟรมข้อมูลชุดที่ 1



(ข) เฟรมข้อมูลชุดที่ 2

รูปที่ 4.11 เฟรมของข้อมูลที่มีขนาดสัญญาณ 3 dBm ความถี่ 2100 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) เฟรมข้อมูลชุดที่ 1



(ข) เฟรมข้อมูลชุดที่ 2



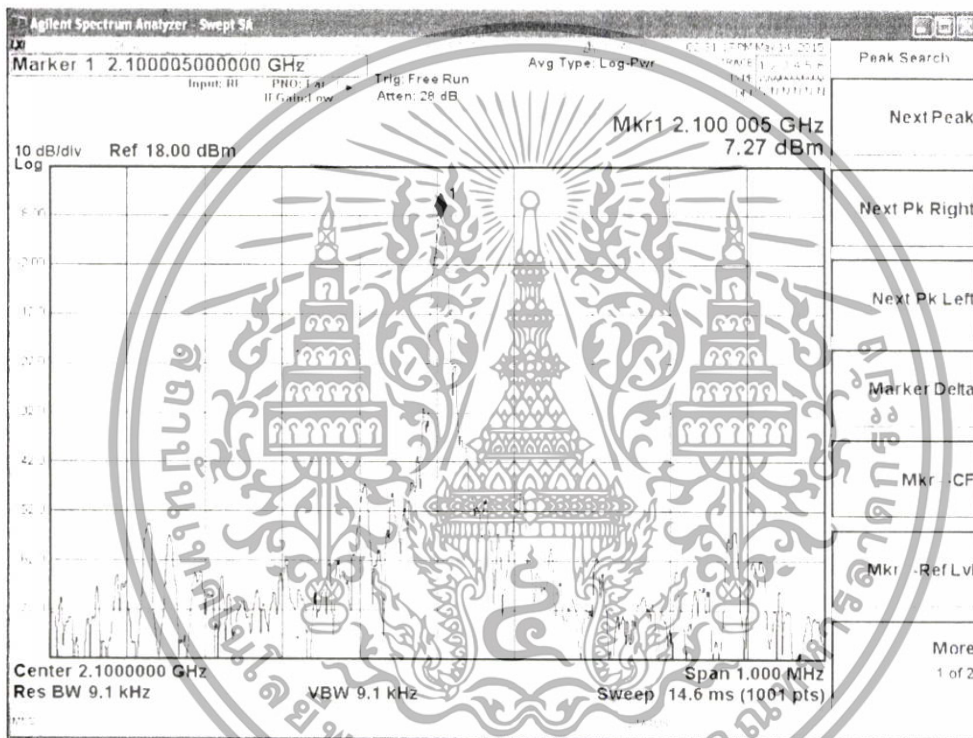
(ค) เฟรมข้อมูลชุดที่ 3

รูปที่ 4.12 เฟรมของข้อมูลที่มีขนาดสัญญาณ 1 dBm ความถี่ 2100 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

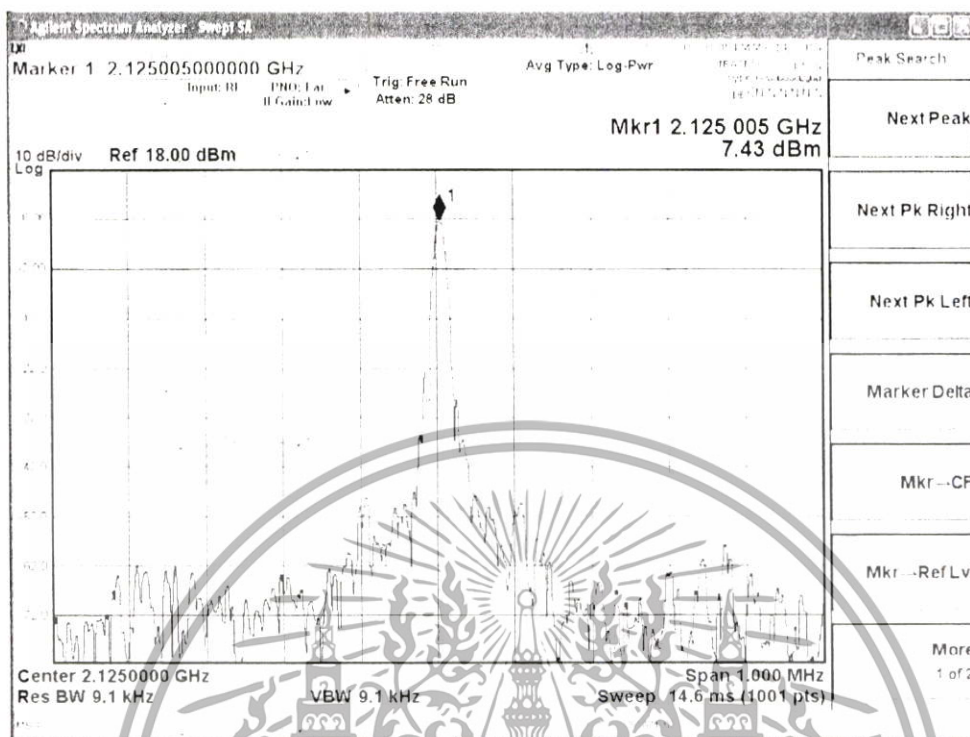
4.3 ผลการทดสอบสัญญาณความถี่เอาต์พุตของซิกแนลเจเนอเรเตอร์

จากการทดสอบเพื่อวัดความถี่เอาต์พุตของซิกแนลเจเนอเรเตอร์ โดยทำการส่งเฟรมข้อมูลของสัญญาณความถี่ 2100 MHz, 2125 MHz, 2150 MHz, 2750 MHz และ 2200 MHz จะได้รูปสัญญาณสเปกตรัม(Spectrum) ตามในรูปที่ 4.13, 4.14, 4.15, 4.16 และ 4.17 ตามลำดับ และขนาดของสัญญาณโดยจะส่งข้อมูลสัญญาณที่ขนาด 8 dBm, 6 dBm, 3 dBm และ 1 dBm ที่ความถี่ 2100MHz สามารถวัดสัญญาณเอาต์พุตของซิกแนลเจเนอเรเตอร์ได้ตามในรูปที่ 4.18, 4.19, 4.20 และ 4.21 ตามลำดับ

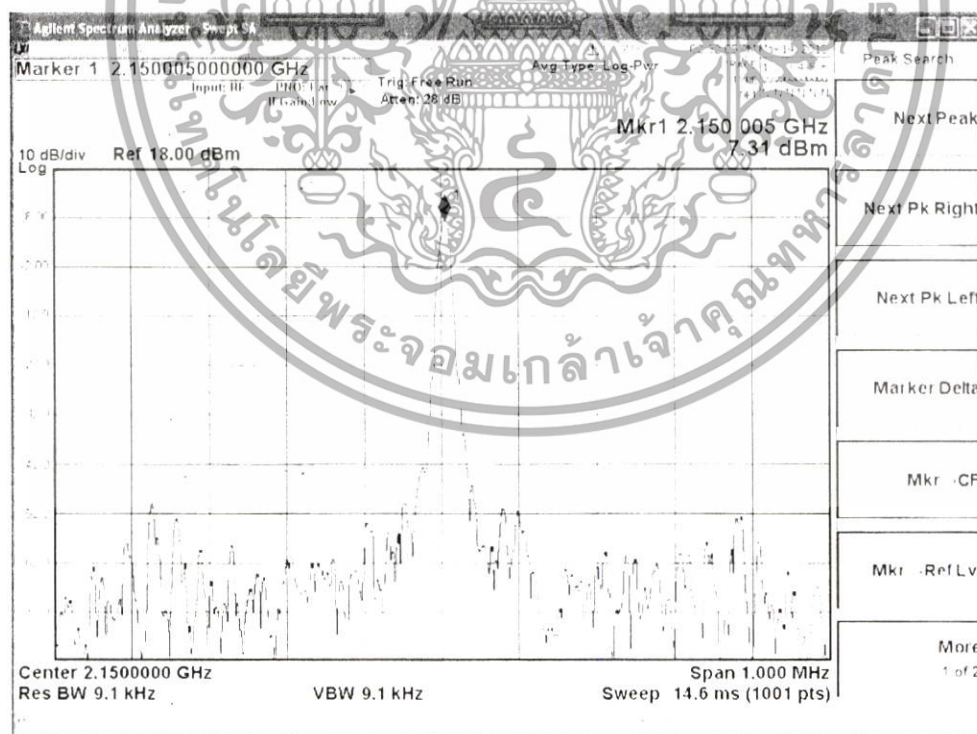


รูปที่ 4.13 สเปกตรัมของสัญญาณความถี่ 2100 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

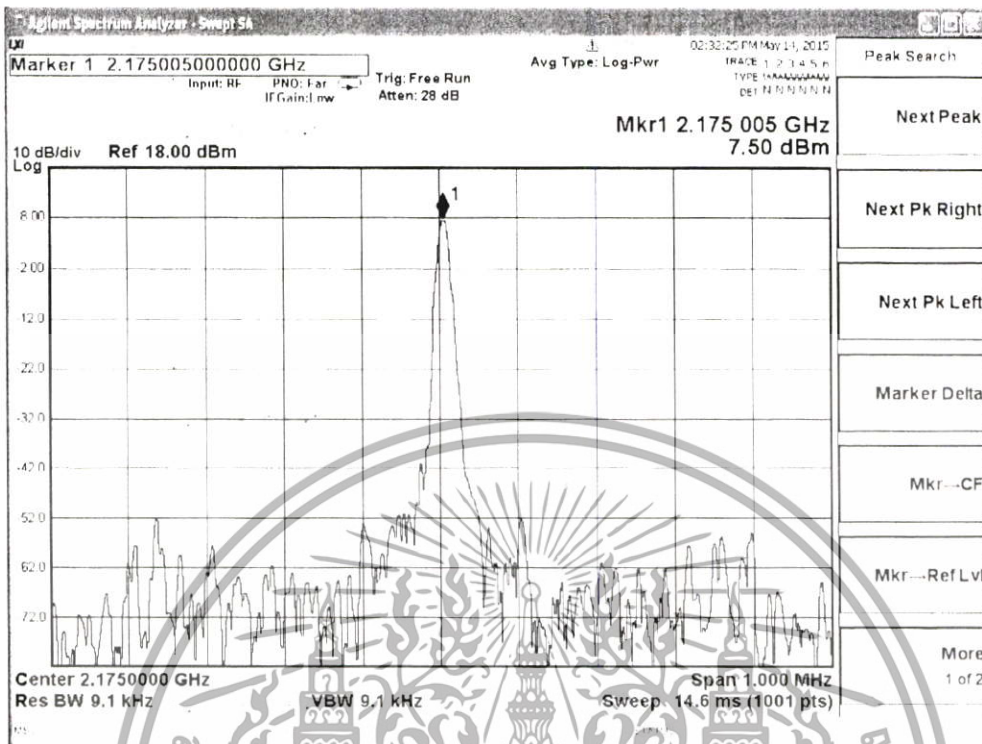


รูปที่ 4.14 สเปกตรัมของสัญญาณความถี่ 2125 MHz

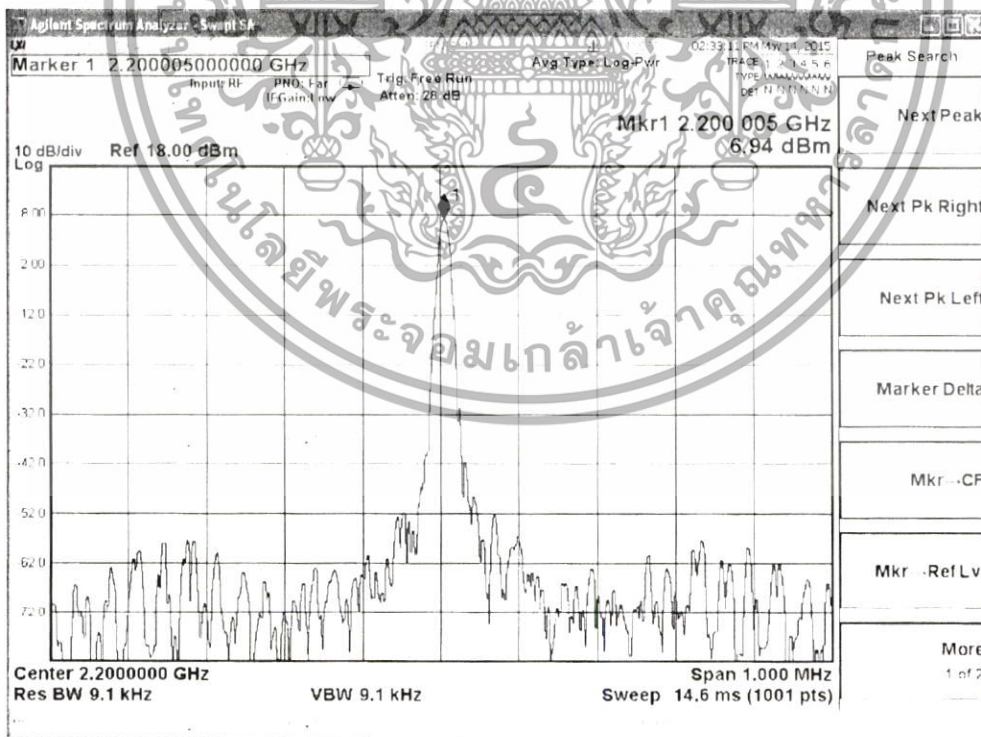


รูปที่ 4.15 สเปกตรัมของสัญญาณความถี่ 2150 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

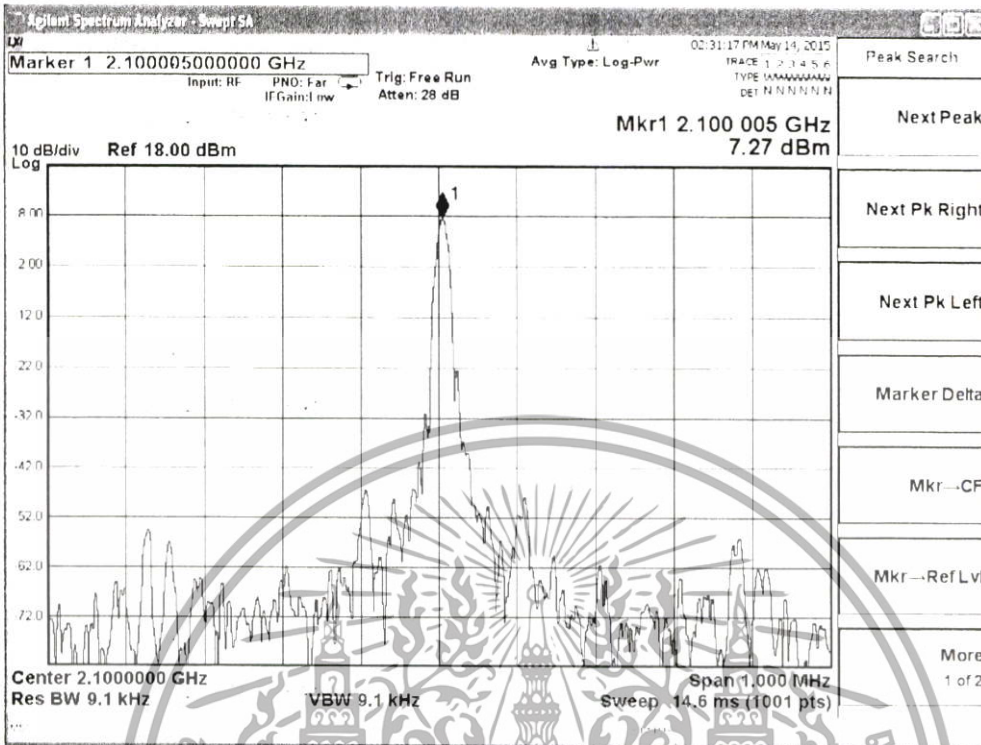


รูปที่ 4.16 สเปกตรัมของสัญญาณความถี่ 2175 MHz

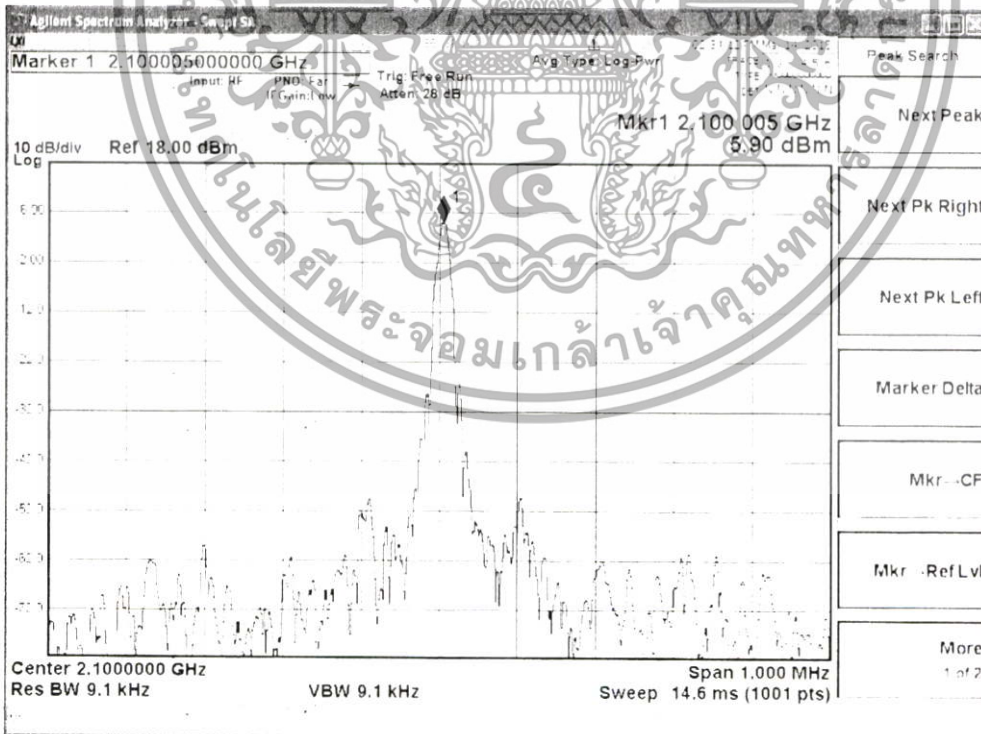


รูปที่ 4.17 สเปกตรัมของสัญญาณความถี่ 2200 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

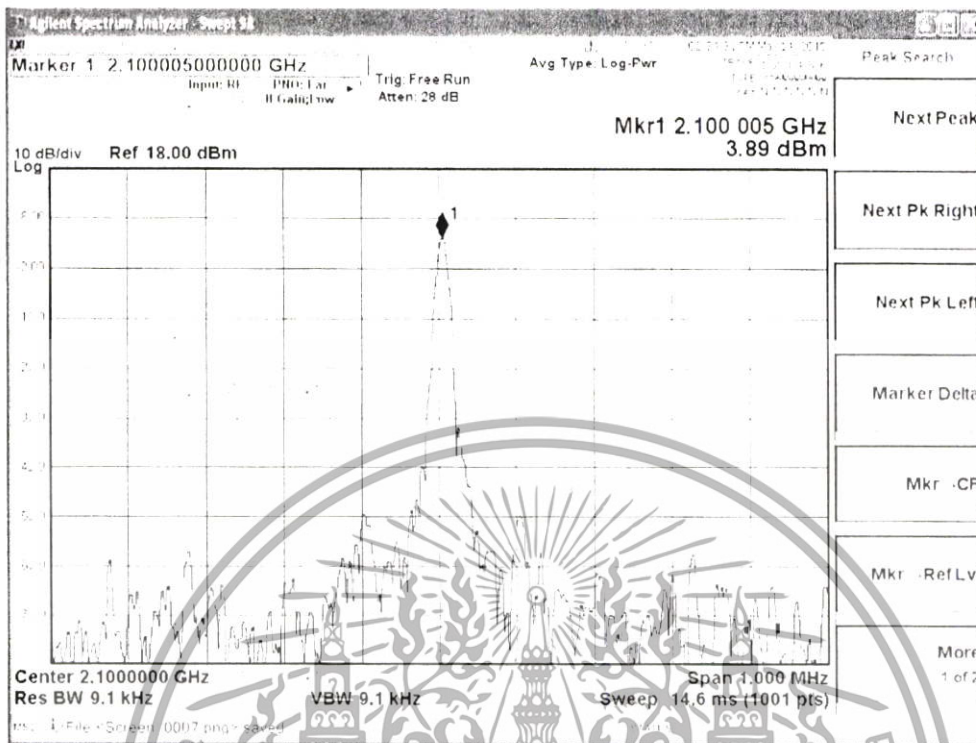


รูปที่ 4.18 สเปกตรัมของสัญญาณขนาด 8 dBm ที่ 2100MHz

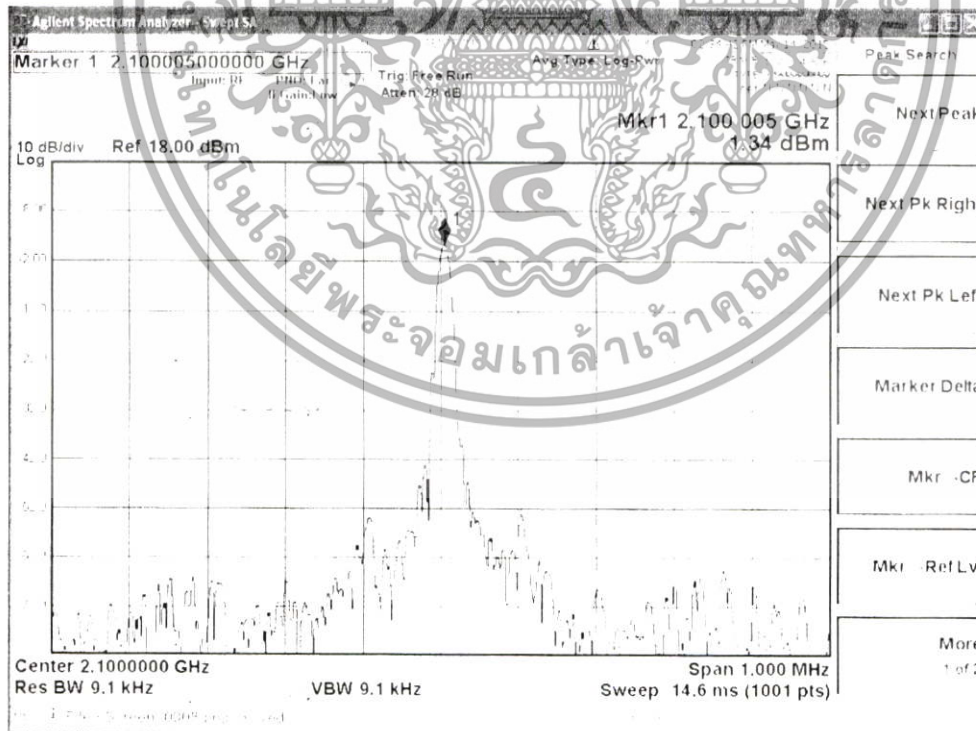


รูปที่ 4.19 สเปกตรัมของสัญญาณขนาด 6 dBm ที่ 2100MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.20 สเปกตรัมของสัญญาณขนาด 3 dBm ที่ 2100MHz



รูปที่ 4.21 สเปกตรัมของสัญญาณขนาด 1 dBm ที่ 2100MHz

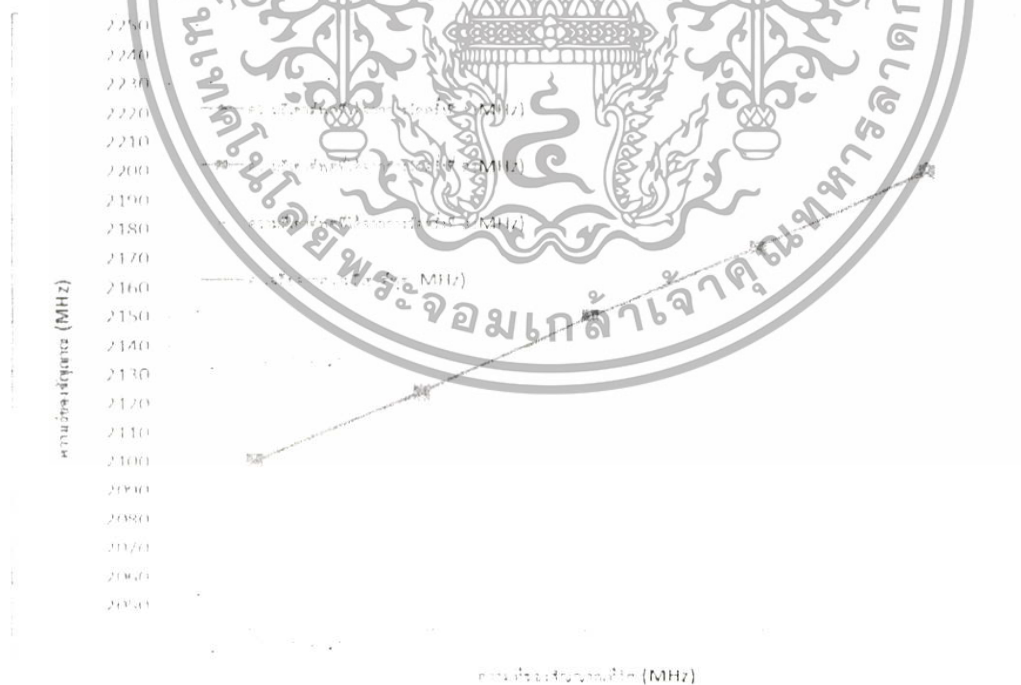
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการทดสอบวัดค่าสัญญาณความถี่ทั้งสามครั้งจะได้ค่าเฉลี่ยของสัญญาณความถี่แต่ละความถี่ออกมาเป็นไปตามในตารางที่ 4.1 และเขียนเป็นกราฟออกมาได้ตามในรูปที่ 4.22 แล้วนำมาหาค่าเฉลี่ยเพื่อให้เกิดความแม่นยำในการวัดความถี่เอาต์พุตของซิกแนลเจเนอเรเตอร์มากขึ้น และหาเปอร์เซ็นต์ความผิดพลาดจากสมการที่ 4.1

$$\text{Percentage Error} = \left| \frac{\text{Approximate Value} - \text{Exact Value}}{\text{Exact Value}} \right| \times 100\% \quad (4.1)$$

ตารางที่ 4.1 ค่าความถี่เอาต์พุตของซิกแนลเจเนอเรเตอร์จากการวัด

ความถี่ที่ตั้ง (MHz)	ความถี่เอาต์พุตที่ได้จากการวัด (MHz)			ค่าเฉลี่ยจาก ความถี่เอาต์พุต (MHz)
	ครั้งที่ 1	ครั้งที่ 2	ครั้งที่ 3	
2100	2100.005	2100.005	2100.005	2100.005
2125	2125.005	2125.005	2125.005	2125.005
2150	2150.005	2150.005	2150.005	2150.005
2175	2175.005	2175.005	2175.005	2175.005
2200	2200.005	2200.005	2200.005	2200.005



รูปที่ 4.22 กราฟความถี่เอาต์พุตจากการวัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และเมื่อนำความถี่ที่ได้จากการทดสอบมาเปรียบเทียบกับความถี่ที่ควรจะเป็นไปตามทฤษฎีจะได้เปอร์เซ็นต์ความผิดพลาดเพียงเล็กน้อย ตามในตารางที่ 4.2

ตารางที่ 4.2 เปรียบเทียบความถี่ที่กำหนดและความถี่ที่ทดสอบได้

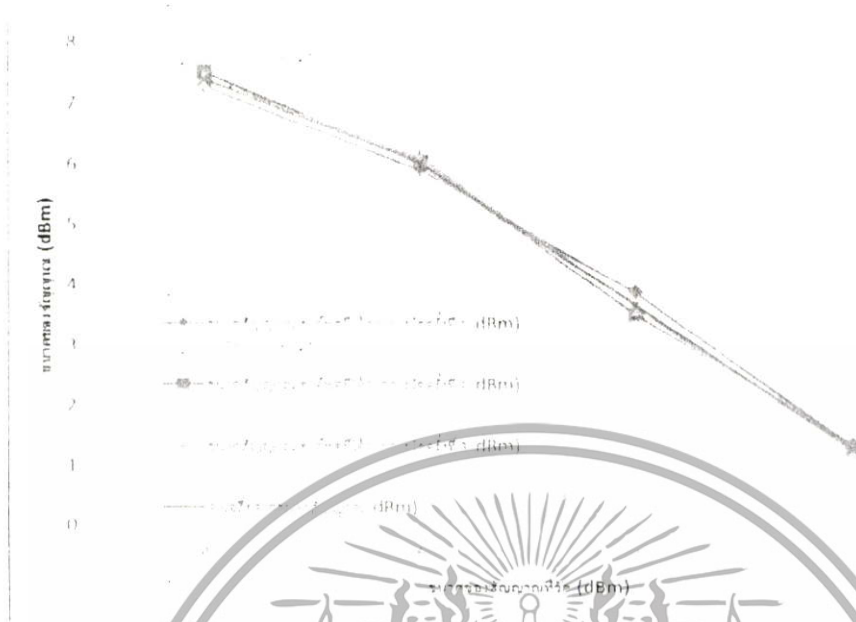
ความถี่ที่กำหนด (MHz)	ความถี่ที่ทดสอบได้ (MHz)	ความผิดพลาด (MHz)	เปอร์เซ็นต์ความ ผิดพลาด
2100	2100.005	0.005	0.0002
2125	2125.005	0.005	0.0002
2150	2150.005	0.005	0.0002
2175	2175.005	0.005	0.0002
2200	2200.005	0.005	0.0002

จากการทดสอบวัดขนาดของสัญญาณทั้งสามครั้งจะได้ค่าเฉลี่ยของสัญญาณความถี่ที่ 2100MHz ออกมาเป็นไปตามในตารางที่ 4.3 และเขียนเป็นกราฟออกมาได้ตามในรูปที่ 4.23

ตารางที่ 4.3 ค่าขนาดสัญญาณเอาต์พุตของซิกแนลเจเนอเรเตอร์จากกรวัด

ขนาดสัญญาณ ที่ตั้ง (dBm)	ขนาดสัญญาณเอาต์พุตที่ได้จากการวัด (dBm)			ค่าเฉลี่ยจาก ขนาดสัญญาณ (dBm)
	ครั้งที่ 1	ครั้งที่ 2	ครั้งที่ 3	
8	7.27	7.50	7.38	7.38
6	5.90	6.03	6.11	6.01
3	3.89	3.52	3.66	3.69
1	1.34	1.32	1.21	1.29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.23 กราฟขนาดของสัญญาณแอดพตจากการวัด

และเมื่อนำขนาดสัญญาณที่ได้จากการทดสอบมาเปรียบเทียบกับขนาดสัญญาณที่ควรจะเป็นไปตามทฤษฎีจะได้เปอร์เซ็นต์ความผิดพลาด ตามตารางที่ 4.4

ตารางที่ 4.4 เปรียบเทียบค่าความผิดพลาดและความถี่ที่ทดสอบได้

ขนาดสัญญาณที่กำหนด (dBm)	ขนาดสัญญาณที่ได้ (dBm)	ความผิดพลาด (dBm)	เปอร์เซ็นต์ความผิดพลาด
8	7.38	0.62	7.75
6	6.01	0.04	0.17
3	3.69	0.69	23.00
1	1.29	0.29	29

4.4 ผลการทดสอบค่าความผิดเพี้ยนฮาร์มอนิก

ทำการคำนวณหาค่าความผิดเพี้ยนฮาร์มอนิกจากสมการที่ 4.2

$$THD_r = \frac{\sqrt{F_2^2 + F_3^2 + F_4^2 + \dots}}{F_1} \quad (4.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ฮาร์โมนิกที่ 1 จะมีค่าตามในรูปที่ 4.24 และฮาร์โมนิกที่ 2, 3 และ 4 จะมีค่าตามในรูปที่ 4.25, 4.26 และ 4.27 ตามลำดับ และทำการแปลงหน่วยจาก dBm เป็น Volt ได้ตามสมการที่ 4.3

$$P(\text{dBm}) = 10 \log\left(\frac{V^2}{R \times P_0}\right) \quad (4.3)$$

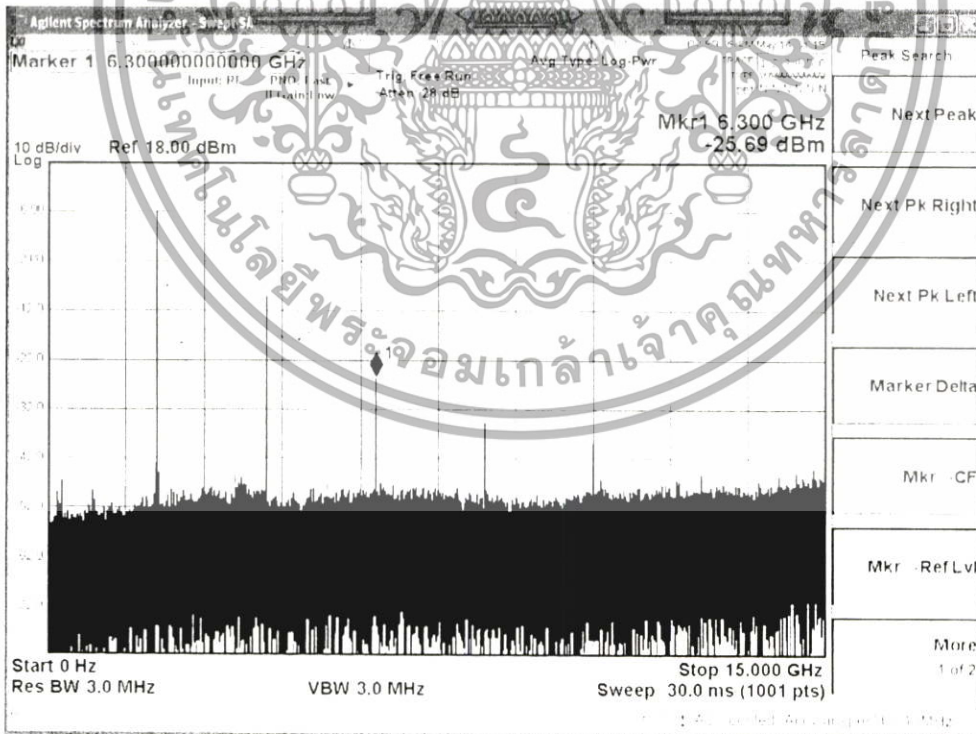
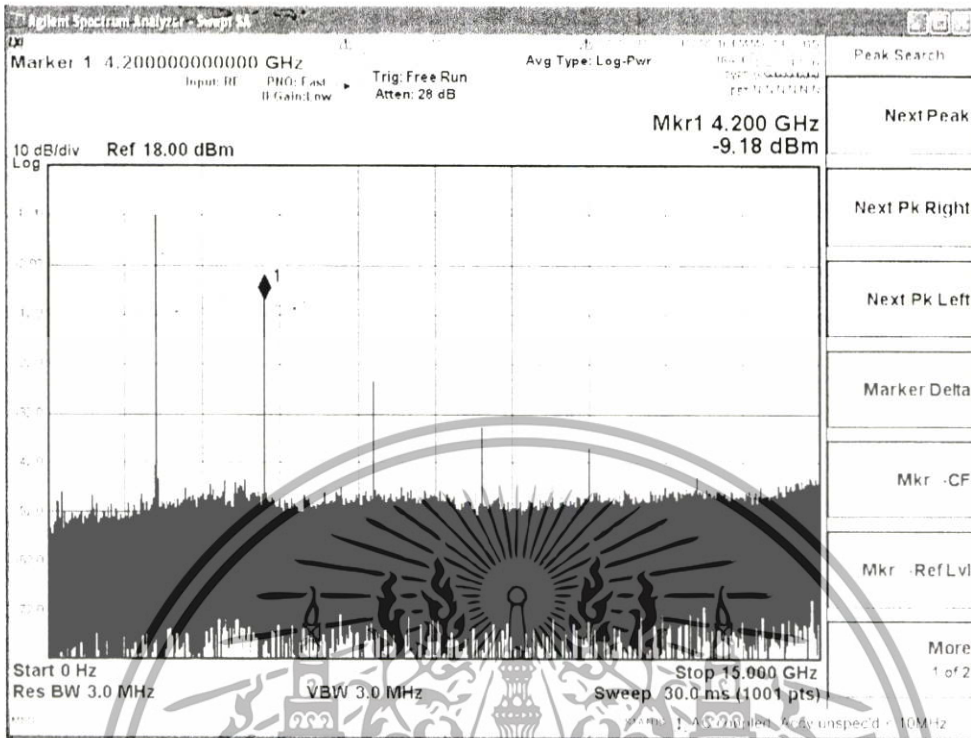
โดยที่ $R = 50 \text{ Ohms}$ และ $P_0 = 1 \text{ mW}$

จากผลการคำนวณจะพบว่ามีความผิดเพี้ยนฮาร์โมนิกรวมเท่ากับร้อยละ 14.11

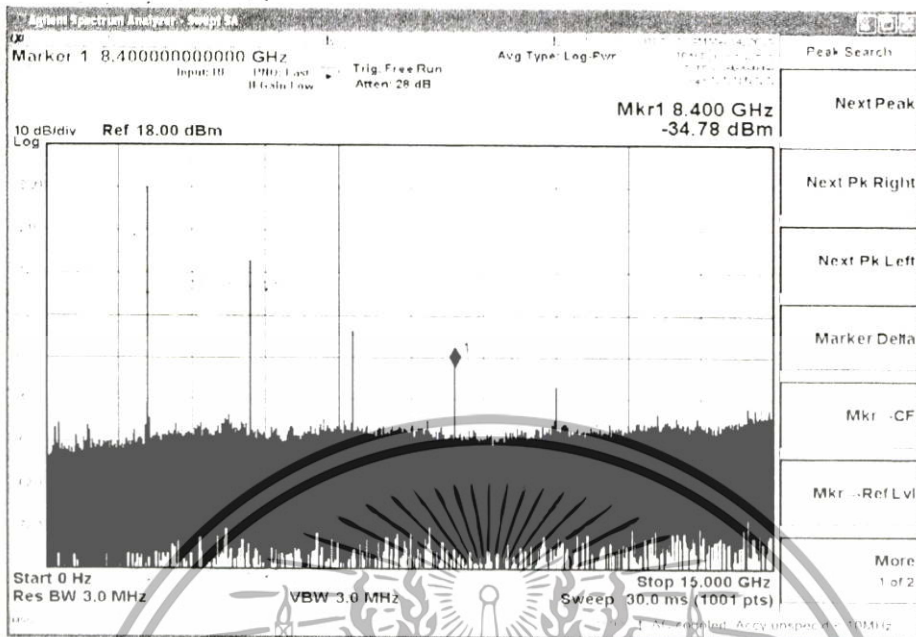


รูปที่ 4.24 สเปกตรัมของฮาร์โมนิกที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



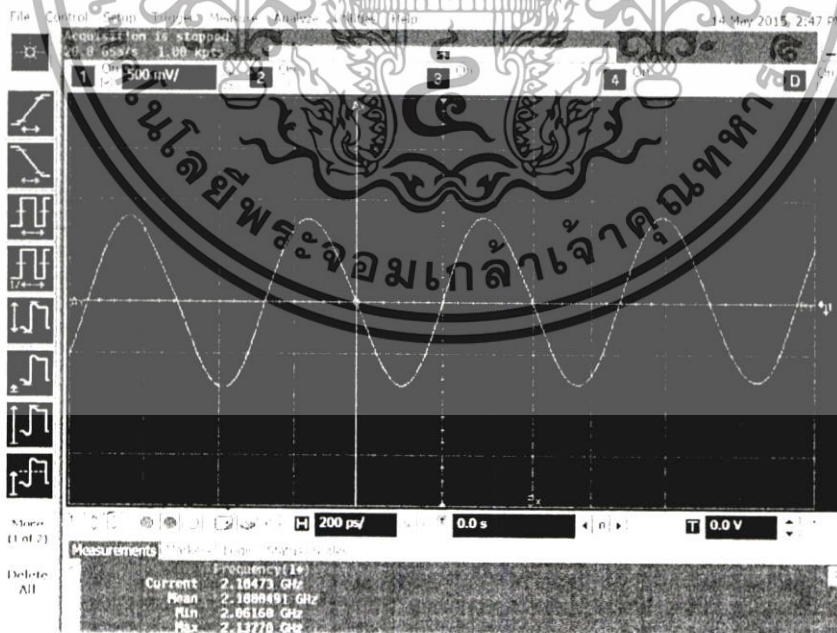
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.27 สเปกตรัมของฮาร์โมนิกที่ 4

4.5 ผลการทดสอบการวัดคลื่นสัญญาณที่ออกจากชิปแลงเจเนอเรเตอร์

จากการทดสอบจะได้รูปสัญญาณที่มีลักษณะเป็นรูปสัญญาณไซน์ตามในรูปที่ 4.25 และมีขนาดใกล้เคียงกับที่กำหนดไว้คือ 2100 MHz



รูปที่ 4.28 คลื่นสัญญาณที่วัดจาก Oscilloscope 2.5 GHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผลและข้อเสนอแนะ

5.1 สรุปผล

โครงการในการออกแบบและสร้าง Signal Generator ในช่วงความถี่ 2100 MHz ที่สามารถควบคุมด้วยหน้าจอสัมผัสบนหน้าต่างของ GUI เพื่อควบคุมความถี่ และขนาดของสัญญาณที่ออกมาจากซิกแนลเจเนอเรเตอร์ เพื่อก่อให้เกิดประโยชน์ในการใช้งานสูงสุดซิกแนลเจเนอเรเตอร์ จึงมีขนาดเล็กและน้ำหนักเบาเพื่อง่ายต่อการเคลื่อนย้าย และสามารถใช้งานได้ง่ายด้วยระบบสัมผัสผ่านหน้าจอ ตลอดจนไปถึงต้นทุนที่ราคาไม่สูงมากนักจึงทำให้ง่ายต่อการเข้าถึง โดยผลที่ได้จากการทดลองใช้งานนั้น ตัวไมโครคอนโทรลเลอร์ BeagleBone Black ที่รับข้อมูลจากการใช้งานของผู้ใช้ เพื่อนำไปประมวลผลและส่งสัญญาณออกไปเป็น SPI เพื่อที่จะนำไปควบคุมความถี่ และขนาดในการสร้างสัญญาณของซิกแนลเจเนอเรเตอร์ ผลที่ได้จากการวัดด้วย Logic analyzer ของสัญญาณ SPI นั้นมีค่าที่ตรงตามการคำนวณ และ datasheet ในส่วนของการสร้างสัญญาณของซิกแนลเจเนอเรเตอร์นั้นจะพบว่า ค่าความถี่ที่สร้างออกมามีค่าความคลาดเคลื่อนเพียง 0.005 MHz หรือมีความคลาดเคลื่อนน้อยกว่าร้อยละ 0.0002 ในส่วนของขนาดของสัญญาณนั้นยังมีความคลาดเคลื่อนอยู่พอสมควรคือประมาณ 0.5 dBm

5.2 ข้อเสนอแนะ

ตัวอุปกรณ์สามารถควบคุมความถี่และขนาดของสัญญาณที่ออกมาจาก ซิกแนลเจเนอเรเตอร์ได้ แต่ในทางปฏิบัติสัญญาณที่ได้ออกมาจาก ซิกแนลเจเนอเรเตอร์ มีความผิดพลาดจากในทางทฤษฎีอยู่บ้าง ในช่วงแรกทำการจ่ายแรงดันไฟจากแหล่งจ่ายไฟที่เดียวคือ 5 V แล้วนำไปทำการแปลงเป็น 3.3 V ผ่าน Regulator ทำให้สัญญาณที่ได้ออกมามีความผิดพลาดอยู่ประมาณ 2 MHz ซึ่งเมื่อทำการเปลี่ยนแหล่งจ่ายไฟเป็น 2 แหล่งจ่ายจึงทำให้สัญญาณที่ได้ออกมามีความผิดพลาดเพียง 0.005 MHz โดยที่แรงดันไฟ 3.3 V ใช้สำหรับวงจรสร้างสัญญาณ และแรงดันไฟ 5 V ใช้สำหรับวงจรขยายสัญญาณ

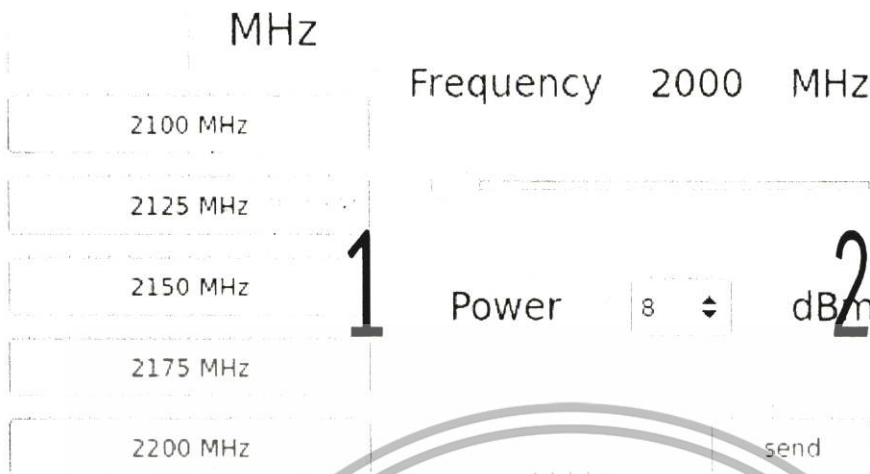
บรรณานุกรม

- [1] Wikipedia. "Serial Peripheral Interface Bus."
http://en.wikipedia.org/wiki/Serial_Peripheral_Interface_Bus.
- [2] 123microcontroller. "การติดต่อสื่อสารด้วย SPI."
<http://www.123microcontroller.com/Hardware-Interfacing/SPI-Serial-Peripheral-Interface-communication>.
- [3] ทรงวุฒิ วิมลพัชร. "วงจรแบ่งแรงดันคงที่."
<http://www.songwoot.utc.ac.th/3128-1001/unit8.htm>.
- [4] ECS INC. "VC-TXO-39SMX SERIES."
<http://www.ecsxtal.com/store/pdf/vc-txo-39smx.pdf>.
- [5] ANALOG DEVICES. "Integrated Synthesizer and VCO."
http://www.analog.com/static/imported-files/data_sheets/ADF4360-2.pdf.
- [6] WJ Communication Inc. "ECG006."
<http://pdf1.alldatasheet.com/datasheet-pdf/view/186695/WJCI/ECG006.html>.
- [7] Hittite. "HMC273MS10G."
http://www.hittite.com/content/documents/data_sheet/hmc273ms10g.pdf.
- [8] Beagleboard.org. "BeagleBone Black."
<http://beagleboard.org/BLACK>.
- [9] ThaiEasyElec. "BeagleBone Black."
<http://thaeasyelec.com/article-wiki/review-product-article/แกะกล่องรีวิว-beaglebone-black-rev-c-เวอร์ชันใหม่ล่าสุด-by-thaeasyelec.html>.
- [10] วิทยาลัยสารพัดช่างกำแพงเพชร. "ตัวเหนี่ยวนำ (Inductors)."
<http://kpp.ac.th/elearning/elearning3/book-04.html>.
- [11] มหาวิทยาลัยขอนแก่น. "วงจรขยายที่ใช้ทรานซิสเตอร์ประเภท BJT."
<http://home.kku.ac.th/rujchai/analog/lab/AEL06-54.pdf>.
- [12] สาว์สดี บุญยะเวศ. "เครื่องมือและการทดสอบมาตรฐานทางเทคนิคของเครื่องส่งวิทยุ."
<http://www.rabtor.mut.ac.th/file/Rabtor-FM-TX-Measurments.pdf>.
- [13] Montree siripruchyanun. "Phase locked loop."
<http://www.te.kmutnb.ac.th/~msn/PLLnew.pdf>.
- [14] Matrixlab-Example.com. "Binary to hexadecimal numbers."
<http://www.matrixlab-examples.com/binary-to-hexadecimal.html>.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



```
#include "mainwindow.h"
#include "ui_mainwindow.h"
#include <stdio.h>
#include <fcntl.h>
#include <stdlib.h>
#include <unistd.h>
#include <linux/spi/spidev.h>
```

เป็นส่วนของเฮดเดอร์ (Header) ที่ใช้อ้างอิงในส่วน ของตัวแปรและคำสั่งต่างๆ

```
int fd;
int valueA2;
int valueB2;
```

```
MainWindow::MainWindow(QWidget *parent) :
    QMainWindow(parent),
    ui(new Ui::MainWindow)
{
    fd = open("/dev/spidev1.0", O_RDWR);
    ui->setupUi(this);
    QMainWindow::showFullScreen();
    ui->horizontalSlider->setRange(2000,2200);
    ui->label_2->setNum(2000);
    QObject::connect(ui->
    >horizontalSlider,SIGNAL(valueChanged(int)),this,SLOT(valueChangedSlot(int)));
}
```

เป็นส่วนของการเรียกใช้งาน หน้าต่าง GUI และเปิดการ เชื่อมต่อแบบ SPI

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MainWindow::~MainWindow()
```

```
{
    delete ui;
}
```

```
void MainWindow::on_pushButton_clicked()
```

```
{
    unsigned char A[3] = {0xCF,0xF9,0x08};
    unsigned char B[3] = {0x02,0x90,0x22};
    unsigned char C[3] = {0x04,0x01,0x91};
    write(fd,&C,3);
    write(fd,&A,3);
    write(fd,&B,3);
    ui->textBrowser->setText("2100");
}
```

1

เมื่อทำการกดปุ่มจะทำการ
ส่งเฟรมข้อมูลออกไปส่งการ
ในชิคแนลเจเนอร์เรเตอร์ให้
สร้างสัญญาณความถี่ 2100
MHz

```
void MainWindow::on_pushButton_2_clicked()
```

```
{
    unsigned char D[3] = {0xCF,0xF9,0x08};
    unsigned char E[3] = {0x02,0x98,0x0A};
    unsigned char F[3] = {0x04,0x01,0x91};
    write(fd,&D,3);
    write(fd,&E,3);
    write(fd,&F,3);
    ui->textBrowser->setText("2125");
}
```

เมื่อทำการกดปุ่มจะทำการ
ส่งเฟรมข้อมูลออกไปส่งการ
ในชิคแนลเจเนอร์เรเตอร์ให้
สร้างสัญญาณความถี่ 2125
MHz

```
void MainWindow::on_pushButton_3_clicked()
```

```
{
    unsigned char G[3] = {0xCF,0xF9,0x08};
    unsigned char H[3] = {0x02,0x9F,0x72};
    unsigned char I[3] = {0x04,0x01,0x91};
    write(fd,&I,3);
    write(fd,&G,3);
    write(fd,&H,3);
}
```

เมื่อทำการกดปุ่มจะทำการ
ส่งเฟรมข้อมูลออกไปส่งการ
ในชิคแนลเจเนอร์เรเตอร์ให้
สร้างสัญญาณความถี่ 2150
MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

ui->textBrowser->setText("2150");
}

```

```

void MainWindow::on_pushButton_4_clicked()
{
    unsigned char J[3] = {0xCF,0xF9,0x08};
    unsigned char K[3] = {0x02,0xA7,0x5A};
    unsigned char L[3] = {0x04,0x01,0x91};
    write(fd,&L,3);
    write(fd,&J,3);
    write(fd,&K,3);
    ui->textBrowser->setText("2175");
}

```

เมื่อทำการกดปุ่มจะทำการ
ส่งเฟรมข้อมูลออกไปส่งการ
ในชิกแนลเจเนอร์เรเตอร์ให้
สร้างสัญญาณความถี่ 2175
MHz

```

void MainWindow::on_pushButton_5_clicked()
{
    unsigned char M[3] = {0xCF,0xF9,0x08};
    unsigned char N[3] = {0x02,0xAF,0x42};
    unsigned char O[3] = {0x04,0x01,0x91};
    write(fd,&O,3);
    write(fd,&M,3);
    write(fd,&N,3);
    ui->textBrowser->setText("2200");
}

```

เมื่อทำการกดปุ่มจะทำการ
ส่งเฟรมข้อมูลออกไปส่งการ
ในชิกแนลเจเนอร์เรเตอร์ให้
สร้างสัญญาณความถี่ 2200
MHz

```

void MainWindow::on_pushButton_6_clicked()
{
    int valueB = valueB2;
    int valueA = valueA2;
    QString Ncounter1;
    QString Ncounter2;
    QString Ncounter3;
    QString hexB;
    int hex;
    for(int i = 0; i < 3; i++)
    {

```

2

เมื่อทำการกดปุ่มจะทำการ
ส่งเฟรมข้อมูลออกไปส่งการ
ในชิกแนลเจเนอร์เรเตอร์ให้
สร้างสัญญาณความถี่และ
ขนาดของสัญญาณตามที่
กำหนด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

hex = valueB%16;
valueB = valueB/16;
if(hex == 0){ hexB = '0';}
else if(hex == 1){hexB = '1';}
else if(hex == 2){hexB = '2';}
else if(hex == 3){hexB = '3';}
else if(hex == 4){hexB = '4';}
else if(hex == 5){hexB = '5';}
else if(hex == 6){hexB = '6';}
else if(hex == 7){hexB = '7';}
else if(hex == 8){hexB = '8';}
else if(hex == 9){hexB = '9';}
else if(hex == 10){hexB = 'A';}
else if(hex == 11){hexB = 'B';}
else if(hex == 12){hexB = 'C';}
else if(hex == 13){hexB = 'D';}
else if(hex == 14){hexB = 'E';}
else if(hex == 15){hexB = 'F';}
if(i == 0){Ncounter2 = hexB;}
else if(i == 1){Ncounter2 = hexB+Ncounter2;}
else if(i == 2){Ncounter1 = '2'+hexB;}
}
bool ok;
unsigned char N1 = Ncounter1.toUInt(&ok, 16);
unsigned char N2 = Ncounter2.toUInt(&ok, 16);
int BinaryA[5];
int binary;
int decimal;
QString hexA;
QString hexA2;
for(int j = 0; j < 5; j++)
{
    binary = valueA%2;
    valueA = valueA/2;
    BinaryA[4-j] = binary;
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

decimal = (BinaryA[0]*4)+(BinaryA[1]*2)+(BinaryA[2]*1);
if(decimal == 0){hexA = '0';}
else if(decimal == 1){hexA = '1';}
else if(decimal == 2){hexA = '2';}
else if(decimal == 3){hexA = '3';}
else if(decimal == 4){hexA = '4';}
else if(decimal == 5){hexA = '5';}
else if(decimal == 6){hexA = '6';}
else if(decimal == 7){hexA = '7';}
decimal = (BinaryA[3]*8)+(BinaryA[4]*4)+2;
if(decimal == 2){hexA2 = '2';}
else if(decimal == 6){hexA2 = '6';}
else if(decimal == 10){hexA2 = 'A';}
else if(decimal == 14){hexA2 = 'D';}
Ncounter3 = hexA+hexA2;
unsigned char N3 = Ncounter3.toUInt(&ok, 16);
QString db;
if(ui->comboBox->currentText() == "8"){db = "E9";}
else if(ui->comboBox->currentText() == "6"){db = "E9";}
else if(ui->comboBox->currentText() == "3"){db = "D9";}
else if(ui->comboBox->currentText() == "1"){db = "C9";}
unsigned char C2 = db.toUInt(&ok, 16);
unsigned char Control[3] = {0xCE,C2,0x08};
unsigned char Ncounter[3] = {N1,N2,N3};
unsigned char Rcounter[3] = {0x04,0x01,0x91};
write(fd,&Control,3);
write(fd,&Ncounter,3);
write(fd,&Rcounter,3);
}

void MainWindow::valueChangedSlot(int value)
{
    ui->label_2->setNum(value);
    valueB2 = (value*10)/32;
    valueA2 = (value*10)%32;
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1 BeagleBone Compatibility

The board is intended to be compatible with the original BeagleBone as much as possible. There are several areas where there are differences between the two designs. These differences are listed below, along with the reasons for the differences.

- Sitara XAM3359AZCZ100, 1GHZ, processor.
 - Sorry, we just had to make it faster.
- 512MB DDR3L
 - Cost reduction
 - Performance boost
 - Memory size increase
 - Lower power
- No Serial port by default
 - Cost reduction
 - Can be added by buying a TTL to USB Cable that is widely available
 - Single most cost reduction action taken
- No JTAG emulation over USB.
 - Cost reduction
 - JTAG header is not populated, but can easily be mounted.
- Onboard Managed NAND (eMMC)
 - 2GB
 - Cost reduction
 - Performance boost x8 vs. x4 bits
 - Performance boost due to deterministic properties vs. SD card
- GPMC bus may not be accessible from the expansion headers in some cases
 - Result of eMMC on the main board
 - Signals are still routed to the expansion connector
 - If eMMC is not used, signals can be used via expansion if eMMC is held in reset
- There may be 10 less GPIO pins available
 - Result of eMMC
 - If eMMC is not used, could still be used
- The power expansion header, for battery and backlight, has been removed
 - Cost reduction
 - Space reduction
 - Four pins were added to provide access to the battery charger function.
- HDMI interface onboard
 - Feature addition
 - Audio and video capable
 - Micro HDMI
- No three function USB cable
 - Cost reduction

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 BeagleBone Black Features and Specification

This section covers the specifications and features of the board and provides a high level description of the major components and interfaces that make up the board.

Table 2 provides a list of the features.

Table 2. BeagleBone Black Features

	Feature
Processor	Sitara AM3359AZCZ100
Graphics Engine	1GHz, 2000 MIPS
SDRAM Memory	SGX530 3D, 20M Polygons/S
Onboard Flash	512MB DDR3L 600MHz
PMIC	ZGB, 5bit Embedded MMC
Debug Support	TPS65217C PMIC regulator and one additional LDO
Power Source	Optional Onboard 2-pin CTI/TAJ, Serial Header mini-USB/USB or DC Jack, 5VDC External Via Expansion Header
PCB	3.4" x 2.13"
Indicators	6 layers
HS USB 2.0 Client Port	1-Power, 2-Ethernet, 4-User Controllable LEDs
HS USB 2.0 Host Port	Access to USB1, Client mode via mini-USB
Serial Port	Access to USB1, Type-A Socket, 500mA LS FS HS
Ethernet	UART, access via 10-pin 5V TTL Header. Header is populated
SD/MMC Connector	GPIO, I2C, SPI, RS485
User Input	MicroSD, 3.3V Reset Button Boot Button Power Button
Video Out	160 HDMI, 1280x1024 (MAX) 1024x768, 1280x720, 1440x900 w/EDID Support
Audio	Via HDMI Interface, Stereo
Expansion Connectors	Power 5V, 3.3V, VDD_ADC(1.8V) 3.3V I/O on all signals MCASP0, SPI1, I2C, GPIO(65), LCD, GPMC, MMC1, MMC2, 7 AIN(LSV, MAX), 4 Timers, 3 Serial Ports, CAN0, EHRPWM(0,2),NDMA Interrupt, Power button, Expansion Board ID (Up to 4 can be stacked)
Weight	1.4 oz (39.68 grams)
Power	Refer to Section 6.1.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 Board Component Locations

This section describes the key components on the board. It provides information on their location and function. Familiarize yourself with the various components on the board.

4.3.1 Connectors, LEDs, and Switches

Figure 17 below shows the locations of the connectors, LEDs, and switches on the PCB layout of the board.

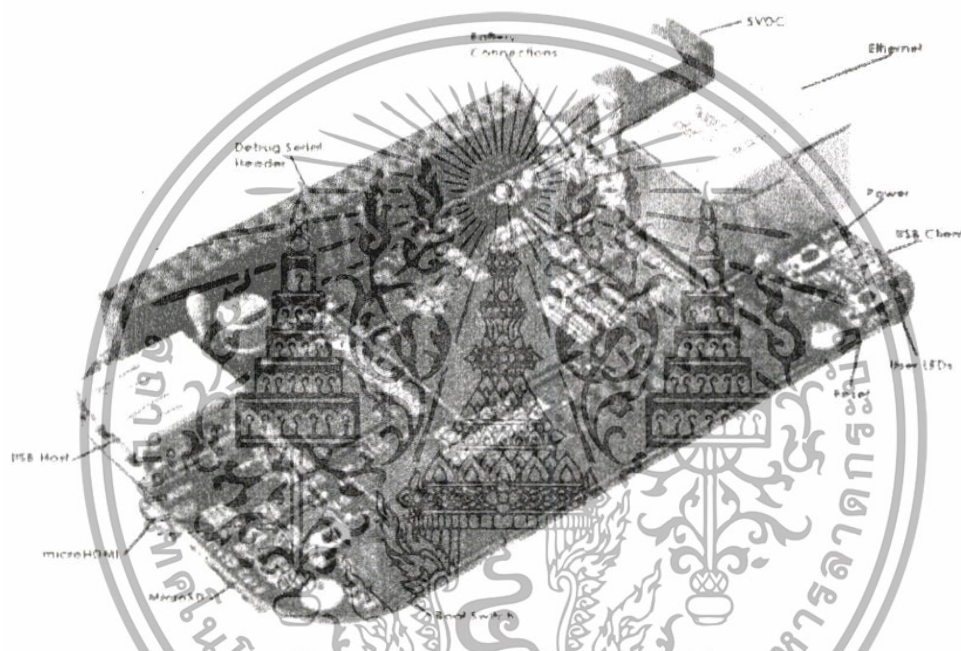


Figure 17. Connectors, LEDs and Switches

- **DC Power** is the main DC input that accepts 5V power.
- **Power Button** alerts the processor to initiate the power down sequence.
- **10/100 Ethernet** is the connection to the LAN.
- **Serial Debug** is the serial debug port.
- **USB Client** is a miniUSB connection to a PC that can also power the board.
- **BOOT switch** can be used to force a boot from the SD card
- There are four blue **LEDS** that can be used by the user.
- **Reset Button** allows the user to reset the processor.
- **uSD slot** is where a uSD card can be installed.
- **microHDMI** connector is where the display is connected to
- **USB Host** can be connected different USB interfaces such as Wi-Fi, BT, Keyboard, etc

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.2 Key Components

Figure 18 below shows the locations of the key components on the PCB layout of the board.

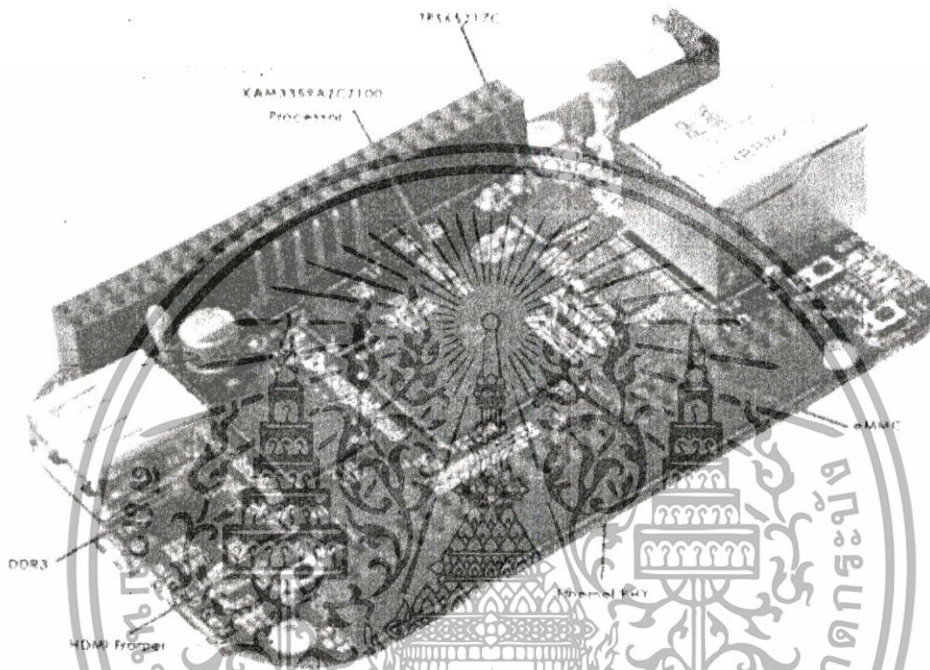


Figure 18. Key Components

- Sitara AM3359AZCZ100 is the processor for the board.
- Micron 512MB DDR3L is the Dual Data Rate RAM memory.
- TPS65217C PMIC provides the power rails to the various components on the board.
- SMISC Ethernet PHY is the physical interface to the network.
- Micron eMMC is an onboard MMC chip that holds up to 2GB of data.
- HDMI Framer provides control for an HDMI or DVI-D display with an adapter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. Description

The 4D 4.3" LCD CAPE is a cape specifically designed for the Beagle Bone Black (BBB), and provides a 4.3" primary display for the BBB for direct user interaction and information display.

Available in both touch (4DCAPE-43T) and non-touch (4DCAPE-43).

The 4DCAPE-43 is not compatible with the previous Beagle Bone (Beagle Bone White), and can only be used with the Beagle Bone Black.

The 4D 4.3" LCD CAPE features a 4.3" TFT LCD 480x272 resolution display.

The 4DCAPE-43 utilizes the drivers developed for the CircuitCo LCD4, however provides a different form factor and pricing point to the LCD4.

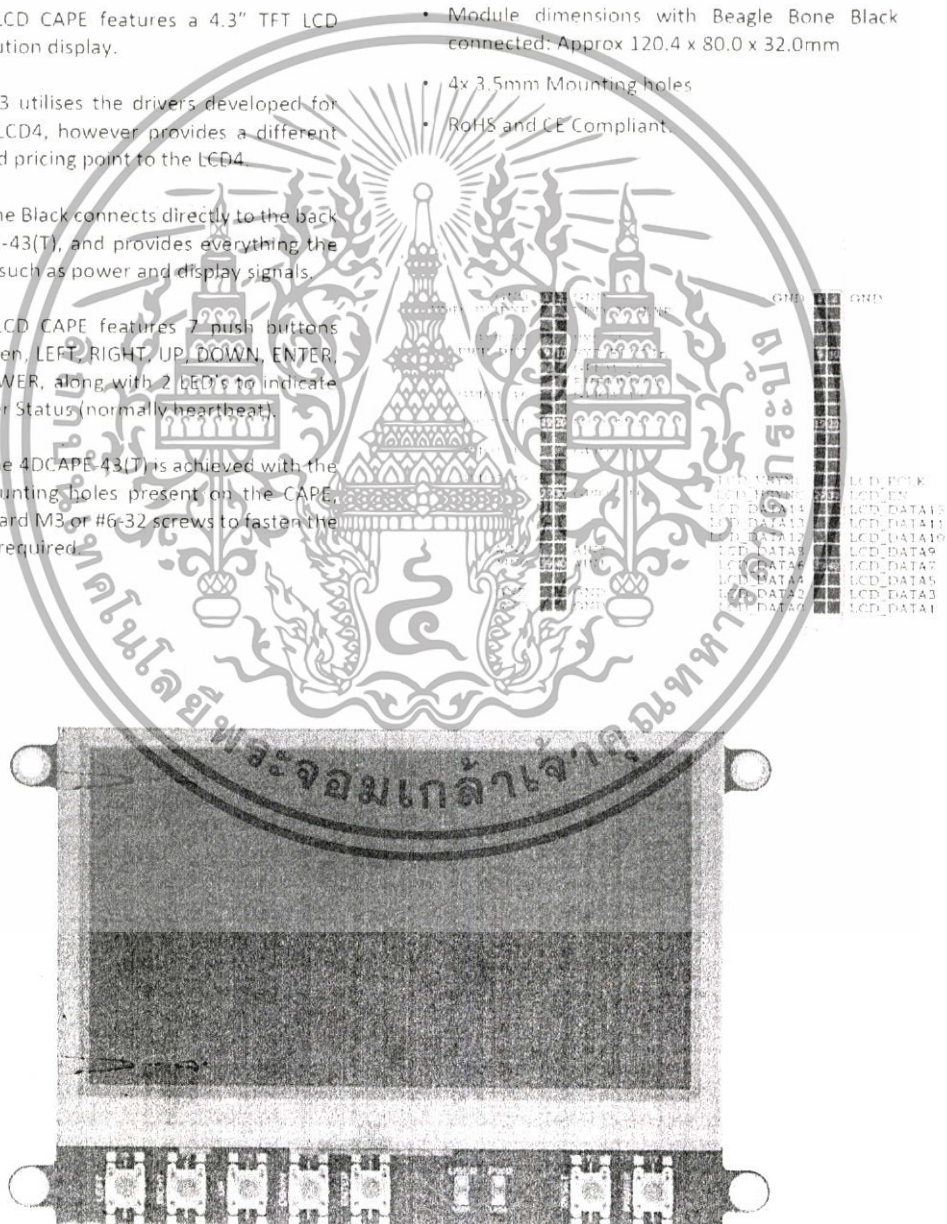
The Beagle Bone Black connects directly to the back of the 4DCAPE-43(T), and provides everything the CAPE requires such as power and display signals.

The 4D 4.3" LCD CAPE features 7 push buttons below the screen, LEFT, RIGHT, UP, DOWN, ENTER, RESET and POWER, along with 2 LED's to indicate Power and User Status (normally heartbeat).

Mounting of the 4DCAPE-43(T) is achieved with the 4x 3.5mm mounting holes present on the CAPE, enabling standard M3 or #6-32 screws to fasten the 4DCAPE-43 as required.

2. Features

- 4.3" TFT LCD CAPE for the Beagle Bone Black
- Available in 2 models, Resistive Touch (4DCAPE-43T) and Non-Touch (43CAPE-43)
- 7 push buttons including LEFT, RIGHT, UP, DOWN, ENTER, RESET and POWER
- 2 LED Lights for Power and User
- 2x2 Jumper with shunts for EEPROM CAPE ID selection
- Module dimensions: 120.4 x 80.0 x 24.8mm
- Module dimensions with Beagle Bone Black connected: Approx 120.4 x 80.0 x 32.0mm
- 4x 3.5mm Mounting holes
- RoHS and CE Compliant.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Integrated Synthesizer and VCO

ADF4360-2

FEATURES

Output frequency range: 1850 MHz to 2170 MHz
 Divide-by-2 output
 3.0 V to 3.6 V power supply
 1.8 V logic compatibility
 Integer-N synthesizer
 Programmable dual-modulus prescaler 8/9, 16/17, 32/33
 Programmable output power level
 3-wire serial interface
 Analog and digital lock detect
 Hardware and software power-down mode

APPLICATIONS

Wireless handsets (DECT, GSM, PCS, DCS, WCDMA)
 Test equipment
 Wireless LANs
 CATV equipment

GENERAL DESCRIPTION

The ADF4360-2 is a fully integrated integer-N synthesizer and voltage-controlled oscillator (VCO). The ADF4360-2 is designed for a center frequency of 2000 MHz. In addition, a divide-by-2 option is available, whereby the user gets an RF output of between 925 MHz and 1085 MHz.

Control of all the on-chip registers is through a simple 3-wire interface. The device operates with a power supply ranging from 3.0 V to 3.6 V and can be powered down when not in use.

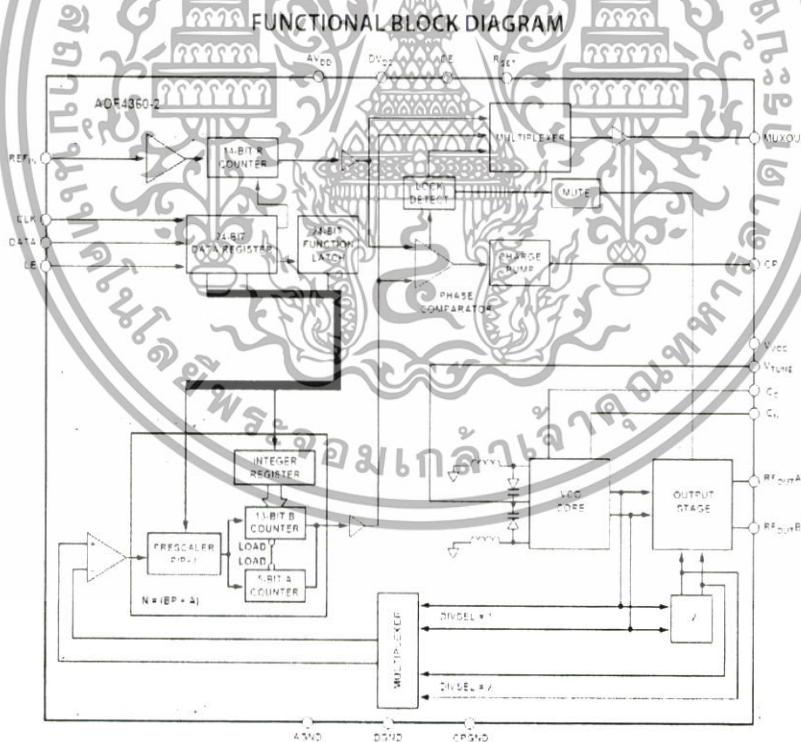


Figure 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ADF4360-2

SPECIFICATIONS¹

$AV_{DD} = DV_{DD} = V_{DD} = 3.3\text{ V} \pm 10\%$; $AGND = DGND = 0\text{ V}$; $T_C = T_{top}$ to T_{bottom} , unless otherwise noted

Table 1.

Parameter	B Version	Unit	Conditions/Comments
REF+ CHARACTERISTICS			
REF _{IN} Input Frequency	10/250	MHz min./max	For f = 10 MHz, use a CMOS-compatible square wave, slew rate > 21 V/μs
REF _{IN} Input Sensitivity	0.7/AV _{CL} 0 to AV _{CL}	V p-p min./max V max	AC-coupled CMOS compatible
REF _{IN} Input Capacitance	5.0	pF max	
REF _{IN} Input Current	±100	μA max	
PHASE DETECTOR			
Phase Detector Frequency	8	MHz max	
CHARGE PUMP			
I _{CP} Sink/Source ²			With R _{CP} = 4.7 kΩ
High Value	2.5	mA typ	
Low Value	0.3/2	mA typ	
R _{CP} Range	2.7/10	kΩ	
I _{CP} Three-State Leakage Current	0.2	nA typ	
Sink and Source Current Matching	2	% typ	V _{CP} = 2.5 V
I _{CP} vs. V _{CP}	10	% typ	1.25 V ≤ V _{CP} ≤ 2.5 V
I _{CP} vs. Temperature	2	% typ	V _{CP} = 2.0 V
LOGIC INPUTS			
V _{OH} , Input High Voltage	1.5	V min	
V _{OL} , Input Low Voltage	0.6	V max	
I _{OH/OH} , Input Current	±1	μA max	
C _{IN} , Input Capacitance	3.0	pF max	
LOGIC OUTPUTS			
V _{OH} , Output High Voltage	DV _{OH} - 0.4	V min	CMOS output chosen
I _{OH} , Output High Current	500	μA max	
V _{OL} , Output Low Voltage	0.4	V max	500 μA
POWER SUPPLIES			
AV _{DD}	3.0/3.6	V min/V max	
DV _{DD}	AV _{DD}		
V _{DD} ³	AV _{DD}		
I _{DD} ³	10	mA typ	
D _{DD} ³	2.5	mA typ	
I _{DD} ³ (1)	24.0	mA typ	I _{REF} = 15 mA
I _{DD} ³ (2)	29.0	mA typ	I _{REF} = 20 mA
I _{DD} ³ (3)	3.5 to 11.0	mA typ	RF output stage is programmable
Low Power Sleep Mode ³	7	μA typ	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIMING CHARACTERISTICS¹

$V_{DD1} = DV_{DD2} = V_{DD3} = 3.3\text{ V} \pm 10\%$; $AGND = DGND = 0\text{ V}$; 1.8 V and 3 V logic levels used; $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.

Table 2.

Parameter	Limit at T_{MIN} to T_{MAX} (B Version)	Unit	Test Conditions/Comments
t_1	20	ns min	LE Setup Time
t_2	10	ns min	DATA to CLOCK Setup Time
t_3	10	ns min	DATA to CLOCK Hold Time
t_4	25	ns min	CLOCK High Duration
t_5	25	ns min	CLOCK Low Duration
t_6	10	ns min	CLOCK to LE Setup Time
t_7	20	ns min	LE Pulse Width

¹ See the Power-Up section for the recommended power-up procedure for this device.



Figure 2. Timing Diagram

PIN CONFIGURATION AND FUNCTION DESCRIPTIONS

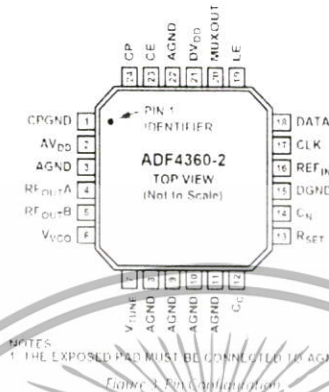


Table 4. Pin Function Descriptions

Pin No.	Mnemonic	Descriptions
1	CPGND	Charge Pump Ground. This is the ground return path for the charge pump.
2	AV _{DD}	Analog Power Supply. This ranges from 3.0 V to 3.6 V. Decoupling capacitors to the analog ground plane should be placed as close as possible to this pin. AV _{DD} must have the same value as DV _{DD} .
3, 8 to 11, 22	AGND	Analog Ground. This is the ground return path of the prescaler and VCO.
4	RF _{OUTA}	VCO Output. The output level is programmable from -6 dBm to +13 dBm. See the Output Matching section for a description of the various output stages.
5	RF _{OUTB}	VCO Complementary Output. The output level is programmable from -6 dBm to +13 dBm. See the Output Matching section for a description of the various output stages.
6	V _{DD}	Power Supply for the VCO. This ranges from 3.0 V to 3.6 V. Decoupling capacitors to the analog ground plane should be placed as close as possible to this pin. V _{DD} must have the same value as AV _{DD} .
7	V _{DD}	Control Input for the VCO. This voltage determines the output frequency and is derived from filtering the CP output voltage.
12	C ₁	Internal Compensation Node. This pin must be decoupled to ground with a 10 nF capacitor.
13	R _{SET}	Connecting a resistor between this pin and CP _{EN} sets the maximum charge pump output current for the synthesizer. The nominal voltage potential at the R _{SET} pin is 0.6 V. The relationship between I _{CP} and R _{SET} is $I_{CP,MAX} = \frac{0.6V}{R_{SET}}$ where R _{SET} = 4.7 kΩ.
14	C ₁	Internal Compensation Node. This pin must be decoupled to V _{DD} with a 10 nF capacitor.
15	DGND	Digital Ground.
16	REF _{IN}	Reference Input. This is a CMOS input with a nominal threshold of V _{DD} /2 and a decoupled input resistance of 100 kΩ. See Figure 10. This input can be driven from a TTL or CMOS crystal oscillator, or it can be ac-coupled.
17	CLK	Serial Clock Input. This serial clock is used to clock in the serial data to the registers. The data is latched into the 24-bit shift register on the CLK rising edge. This input is a high-impedance CMOS input.
18	DATA	Serial Data Input. The serial data is loaded MSB first with the two LSBs being the control bits. This input is a high-impedance CMOS input.
19	LE	Load Enable. CMOS Input. When LE goes high, the data stored in the shift registers is loaded into one of the four latches, and the relevant latch is selected using the control bits.
20	MUXOUT	This multiplexer output allows either the lock detect, the scaled RF, or the scaled reference frequency to be accessed externally.
21	DV _{DD}	Digital Power Supply. This ranges from 3.0 V to 3.6 V. Decoupling capacitors to the digital ground plane should be placed as close as possible to this pin. DV _{DD} must have the same value as AV _{DD} .
23	CE	Chip Enable. A logic low on this pin powers down the device and puts the charge pump into three-state mode. Taking the pin high powers up the device depending on the status of the power-down bits.
24	CP	Charge Pump Output. When enabled, this provides +1.1 to the external loop filter, which in turn drives the internal VCO.
E ²		Exposed Pad. This exposed pad must be connected to AGND.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ADF4360-2

LATCH STRUCTURE

Table 6 shows the three on-chip latches for the ADF4360 family. The two LSBs determines which latch is programmed.

Table 6. Latch Structure

CONTROL LATCH																									
PRESCALER VALUE		POWER-DOWN 2	POWER-DOWN 1	CURRENT SETTING 2				CURRENT SETTING 1				OUTPUT POWER LEVEL		MUTE-TILL-LD	CP GAIN	CP THREE-STATE	PHASE DETECTOR POLARITY	MUXOUT CONTROL			COUNTER RESET	CORE POWER LEVEL		CONTROL BITS	
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0		
P2	P1	PD2	PD1	CP16	CP15	CP14	CP13	CP12	CP11	PL2	PL1	MTLD	CPG	CP	PDP	M3	M2	M1	CR	PC2	PC1	C2 (0)	C1 (0)		

N-COUNTER LATCH																							
DIVIDE-BY-2 SELECT	DIVIDE-BY-2	CP GAIN	13-BIT B COUNTER													RESERVED	5-BIT A COUNTER					CONTROL BITS	
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
DIVSEL	DIV2	CPG	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	RSV	A5	A4	A3	A2	A1	C2 (1)	C1 (0)

R-COUNTER LATCH																							
RESERVED	RESERVED	BAND SELECT CLOCK		TEST MODE BIT	LOCK DETECT PRECISION	ANTI-BACKLASH PULSE WIDTH		14-BIT REFERENCE COUNTER														CONTROL BITS	
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
RSV	RSV	BSC2	BSC1	TMB	LDP	ABP2	ABP1	R14	R13	R12	R11	R10	R9	R8	R7	R6	R5	R4	R3	R2	R1	C2 (0)	C1 (1)

Table 7. Control Latch

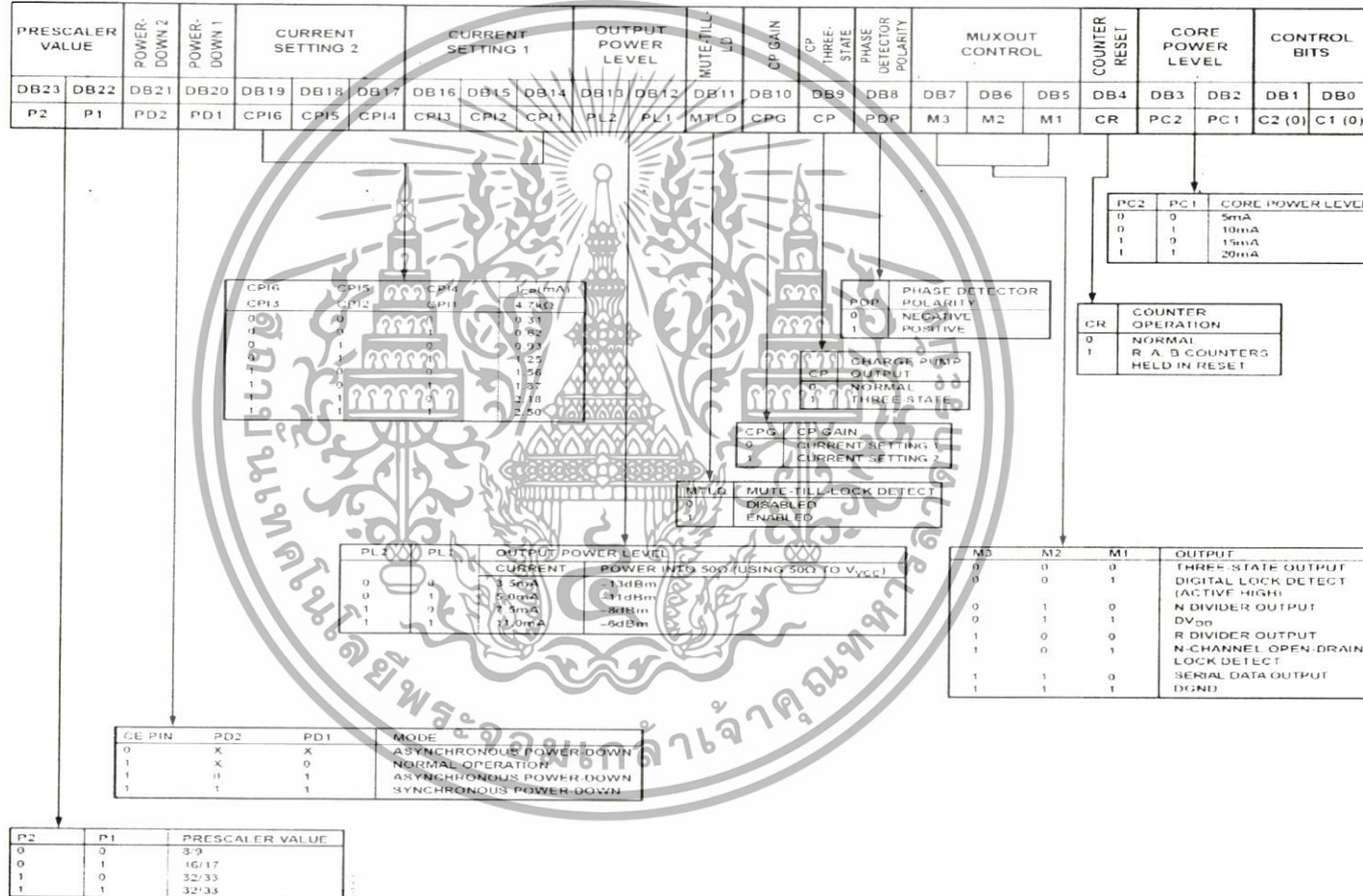
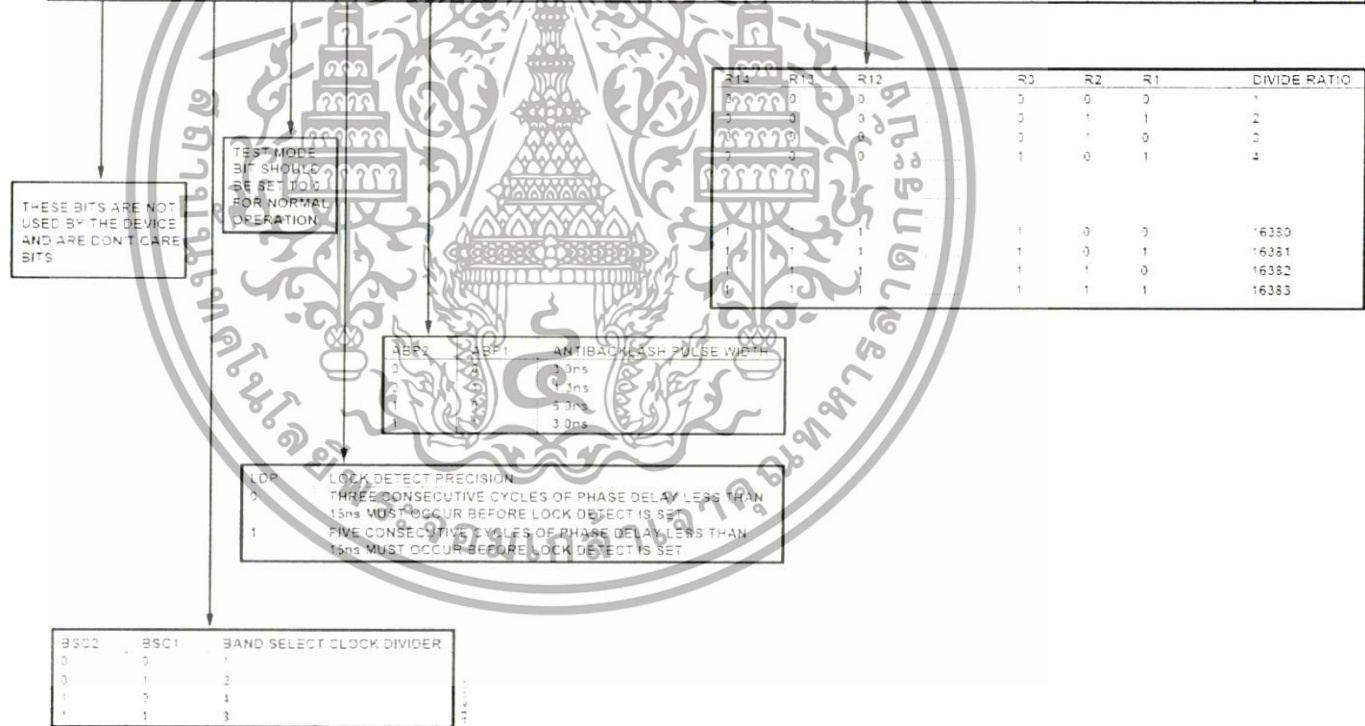


Table 9. R Counter Latch

RESERVED	RESERVED	BAND SELECT CLOCK		TEST MODE BIT	LOCK DETECT PRECISION	ANTI- BACKLASH PULSE WIDTH		14-BIT REFERENCE COUNTER													CONTROL BITS		
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
RSV	RSV	BSC2	BSC1	TMB	LOP	ABP2	ABP1	R14	R13	R12	R11	R10	R9	R8	R7	R6	R5	R4	R3	R2	R1	C2 (0)	C1 (1)



ADF4360-2

PCB DESIGN GUIDELINES FOR CHIP SCALE PACKAGE

The leads on the chip scale package (CP-21) are rectangular. The printed circuit board pad for these should be 0.1 mm longer than the package lead length and 0.05 mm wider than the package lead width. The lead should be centered on the pad to ensure that the solder joint size is maximized.

The bottom of the chip scale package has a central thermal pad. The thermal pad on the printed circuit board should be at least as large as this exposed pad. On the printed circuit board, there should be a clearance of at least 0.25 mm between the thermal pad and the inner edges of the pad pattern to ensure that shorting is avoided.

Thermal vias can be used on the printed circuit board thermal pad to improve thermal performance of the package. If vias are used, they should be incorporated into the thermal pad at a 1.2 mm pitch grid. The via diameter should be between 0.2 mm and 0.3 mm, and the via barrel should be plated with 1 ounce of copper to plug the via.

The user should connect the printed circuit thermal pad to AGND. This is internally connected to AGND.

OUTPUT MATCHING

There are a number of ways to match the output of the ADF4360-2 for optimum operation. The most basic is to use a 50 Ω resistor to V_{CC} . A dc bypass capacitor of 100 pF is connected in series, as shown in Figure 21. Because the resistor is not frequency dependent, this provides a good broadband match. The output power in this circuit typically gives ~6.5 dBm output power into a 50 Ω load.

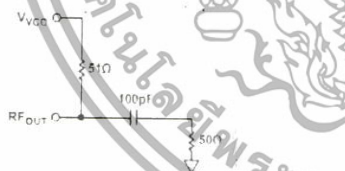


Figure 21. Simple ADF4360-2 Output Stage

A better solution is to use a shunt inductor (acting as an RF choke) to V_{CC} . This gives a better match and, therefore, more output power. Additionally, a series inductor is added after the dc bypass capacitor to provide a resonant LC circuit. This tunes the oscillator output and provides approximately 10 dB additional rejection of the second harmonic. The shunt inductor needs to be a relatively high value (~10 nH).

Experiments have shown that the circuit shown in Figure 22 provides an excellent match to 50 Ω over the operating range of the ADF4360-2. This gives approximately -3 dBm output power across the frequency range of the ADF4360-2. Both single-ended architectures can be examined using the EV-ADF4360-2-EVZ evaluation board.

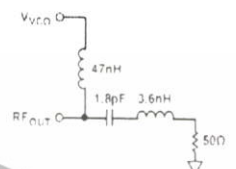


Figure 22. Optimum ADF4360-2 Output Stage

If the user does not need the differential outputs available on the ADF4360-2, the user can either terminate the unused output or combine both outputs using a balun. The circuit in Figure 23 shows how best to combine the outputs.

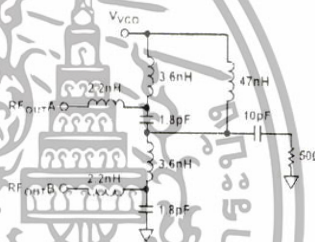
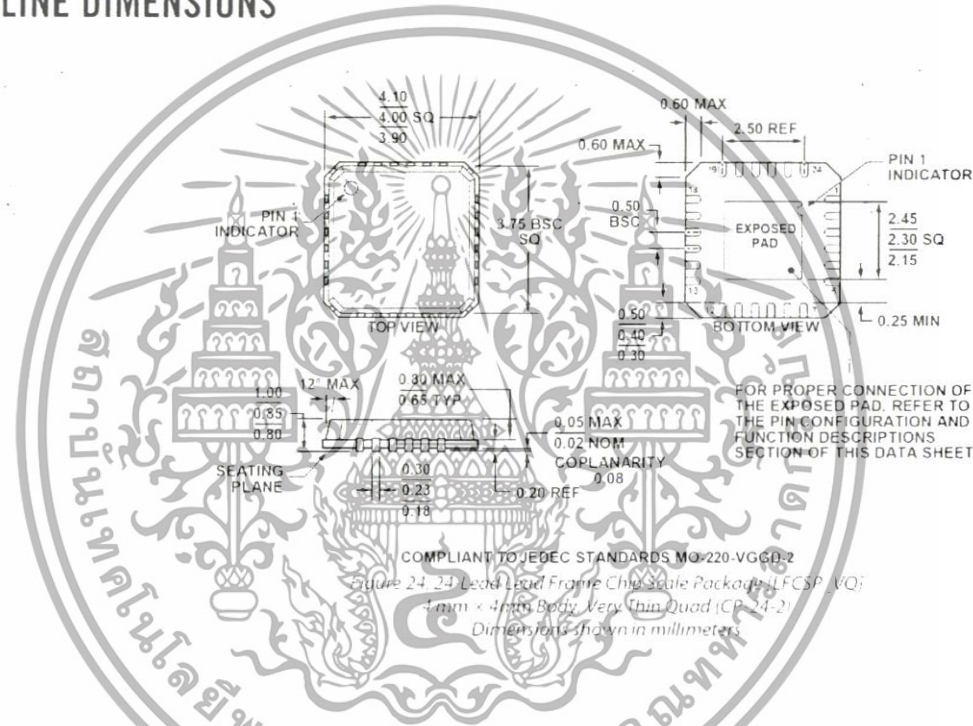


Figure 23. Balun for Combining ADF4360-2 RF Outputs

The circuit in Figure 23 is a lumped inductance type LC balun. It is designed for a center frequency of 2.0 GHz and outputs 2.0 dBm at this frequency. The series 2.2 nH inductor is used to tune out any parasitic capacitance due to the board layout from each input and the remainder of the circuit is used to shift the output of one RF input by +90° and the second by -90°, thus combining the two. The action of the 3.6 nH inductor and the 10 pF capacitor accomplishes this. The 47 nH is used to provide an RF choke to feed the supply voltage, and the 10 pF capacitor provides the necessary dc block. To ensure good RF performance, the circuits in Figure 22 and Figure 23 are implemented with Coilcraft 040206003 inductors and AVX 0402 thin film capacitors.

Alternatively, instead of the LC balun shown in Figure 23, both outputs can be combined using a 180° rat-race coupler.

OUTLINE DIMENSIONS



ORDERING GUIDE

Model ¹	Temperature Range	Frequency Range	Package Description	Package Option
ADF4360-2BCPZ	-40°C to +85°C	1850 MHz to 2170 MHz	24-Lead LFCSP_VQ	CP-24-2
ADF4360-2BCPZRL	-40°C to +85°C	1850 MHz to 2170 MHz	24-Lead LFCSP_VQ	CP-24-2
ADF4360-2BCPZRL7	-40°C to +85°C	1850 MHz to 2170 MHz	24-Lead LFCSP_VQ	CP-24-2
EV-ADF4360-2EB1Z			Evaluation Board	

Z = RoHS Compliant Part.

wj ECG006

InGaP HBT Gain Block

The Communications Edge™

Product Information

Product Features

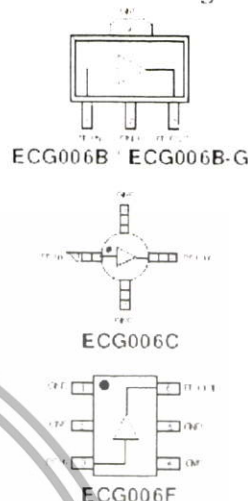
- DC - 5.5 GHz
- +15.5 dBm P1dB at 1 GHz
- +32 dBm OIP3 at 1 GHz
- 15 dB Gain at 1 GHz
- 40 dB Noise Figure at 2 GHz
- Available in SOT-363, SOT-89, and lead free / green SOT-89 Package Styles
- Internally matched to 50 Ω

Product Description

The ECG006 is a general purpose buffer amplifier that offers high dynamic range in a low cost surface mount package. At 300 MHz the ECG006 typically provides 15 dB of gain, +32 dBm output IP3, and +15.5 dBm P1dB.

The ECG006 consists of a Diode Input port amplifier using the high reliability InGaP GaAs HBT process technology and only requires DC blocking capacitors, a low resistance and an inductive RF choke for operation. The device is ideal for wireless applications and is available in low cost, surface mountable plastic (SOT-89, SOT-363, and SOT-89 packages). The ECG006 is also available in a lead free/green RoHS compliant SOT-89 package. All devices are 100% RF and DC tested.

Functional Diagram



Applications

- Mobile Infrastructure
- CATV / DBS
- WLAN / ISM
- RFID
- Defense / Homeland Security
- Fixed Wireless

The broadband MMIC amplifier can be directly applied to various current and next generation wireless technologies such as GPRS, GSM, CDMA, and W-CDMA. In addition, the ECG006 will work for other common applications within the DC to 5.5 GHz frequency range such as CATV and fixed wireless.

Specifications (1)

Typical Performance (4)

Parameter	Unit	100 MHz	300 MHz	1 GHz	2 GHz	3 GHz	4 GHz	5 GHz
Operational Bandwidth	MHz	DC-5.5	DC-5.5	DC-5.5	DC-5.5	DC-5.5	DC-5.5	DC-5.5
Test Frequency	MHz	100	300	1000	2000	3000	4000	5000
Gain	dB	15.5	15.5	15.5	15.5	15.5	15.5	15.5
Output P1dB	dBm	+15.5	+15.5	+15.5	+15.5	+15.5	+15.5	+15.5
Output IP3 (2)	dBm	+32	+32	+32	+32	+32	+32	+32
Test Frequency	MHz	100	300	1000	2000	3000	4000	5000
Gain	dB	15.5	15.5	15.5	15.5	15.5	15.5	15.5
Large-signal Gain (3)	dB	15.5	15.5	15.5	15.5	15.5	15.5	15.5
Input Return Loss	dB	13	13	13	13	13	13	13
Output Return Loss	dB	13	13	13	13	13	13	13
Output P1dB	dBm	+15.5	+15.5	+15.5	+15.5	+15.5	+15.5	+15.5
Output IP3 (2)	dBm	+32	+32	+32	+32	+32	+32	+32
Noise Figure	dB	40	40	40	40	40	40	40
Device Voltage	V	3.0	3.0	3.0	3.0	3.0	3.0	3.0
Device Current	mA	15	15	15	15	15	15	15

1. Test conditions unless otherwise noted: 25°C Supply Voltage = 3.0V, Bias = 10mA
 2. P1dB measured with two tones at input power level of 20 dBm and a 100 MHz CW signal
 3. Large signal Gain measured with an input power level of 20 dBm
 4. Test conditions: Pin = 20 dBm, SSB Modulation, 10% Duty Cycle, P1dB = 100% (100% System)

Ordering Information

Absolute Maximum Rating

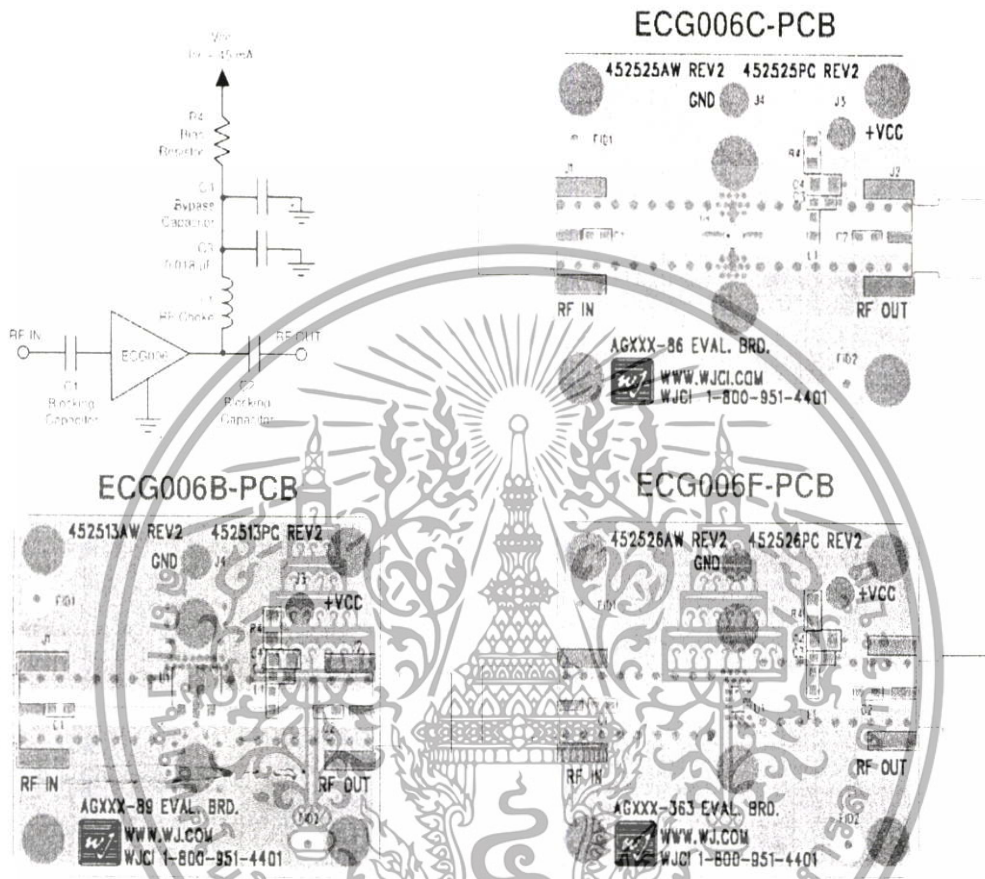
Operating Case Temperature	-40 to +85 °C
Storage Temperature	-55 to +150 °C
Device Current	150 mA
RF Input Power (continuous)	0.1 W (10 dBm)
Maximum Temperature	+250 °C

ECG006B	InGaP HBT Gain Block 3.0V, 3.0V, 100mA
ECG006B-G	InGaP HBT Gain Block Lead free/green RoHS compliant
ECG006C	InGaP HBT Gain Block, SOT-363Pkg
ECG006F	InGaP HBT Gain Block, SOT-363Pkg
ECG006B-1P-R	700 - 2000 MHz Fully Assembled (ES-D Board)
ECG006B-2P-R	700 - 2000 MHz Fully Assembled (ES-D Board)
ECG006B-3P-R	700 - 2000 MHz Fully Assembled (ES-D Board)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Recommended Application Circuit



Recommended Component Values

Reference Designator	Frequency (MHz)						
	50	500	900	1900	2200	2500	3500
L1	820 nH	220 nH	68 nH	27 nH	22 nH	18 nH	5 nH
C1, C2, C4	018 µF	1000 pF	100 pF	68 pF	68 pF	50 pF	30 pF

Recommended Bias Resistor Values

Supply Voltage	R1 value	Size
5 V	24.4 ohms	0805
6 V	46.7 ohms	0805
8 V	91 ohms	1210
9 V	113 ohms	1210
10 V	136 ohms	2010
12 V	180 ohms	2010

1. The proper values for the components are dependent upon the intended frequency of operation.
2. The following values are contained on the evaluation board to achieve optimal broadband performance.

Ref. Desig.	Value / Type	Size
L1	39 nH wirewound inductor	0603
C1, C2	56 pF chip capacitor	0603
C3	0.018 µF chip capacitor	0603
C4	Do Not Place	
R1	24.3Ω 1% tolerance	0805

The proper value for R1 is dependent upon the supply voltage and allows for bias stability over temperature. We recommend a minimum supply bias of 4.5 V. A 1% tolerance resistor is recommended.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ECG006B (SOT-89 Package) Mechanical Information

This package may contain lead-bearing materials. The plating material on the leads is SnPb.

Outline Drawing

Product Marking

The component will be marked with an "E006" designator with an alphanumeric lot code on the top surface of the package.

Tape and reel specifications for this part are located on the website in the "Application Notes" section.

MSL / ESD Rating

 Caution! ESD sensitive device

MSL Rating: Class 1A
 Value: Classes between 250 and 500V
 Test: Human Body Model (HBM)
 Standard: JEDEC Standard JESD22-A114

MSL Rating: Level 3, 0 ~ 235 °C convection reflow
 Standard: JEDEC Standard J-STD-020

Mounting Config. Notes

Ground connection is critical for the proper operation of this device. A ground plane should be at least 0.15mm (0.006 inches) thick and have a final plated thickness of 25mm (0.001 inches).

- Mounting screws can be added near the part to fasten the board to heatsink. Ensure that the ground connection contacts the heatsink.
 - The part is soldered on the backside of the PCB board in the assembly. The board contacts the heatsink.
 - The solder mask depends upon the PCB board material and construction.
 - Lead 100% Copper minimum.
- All dimensions are in millimeters (unless specified in inches).

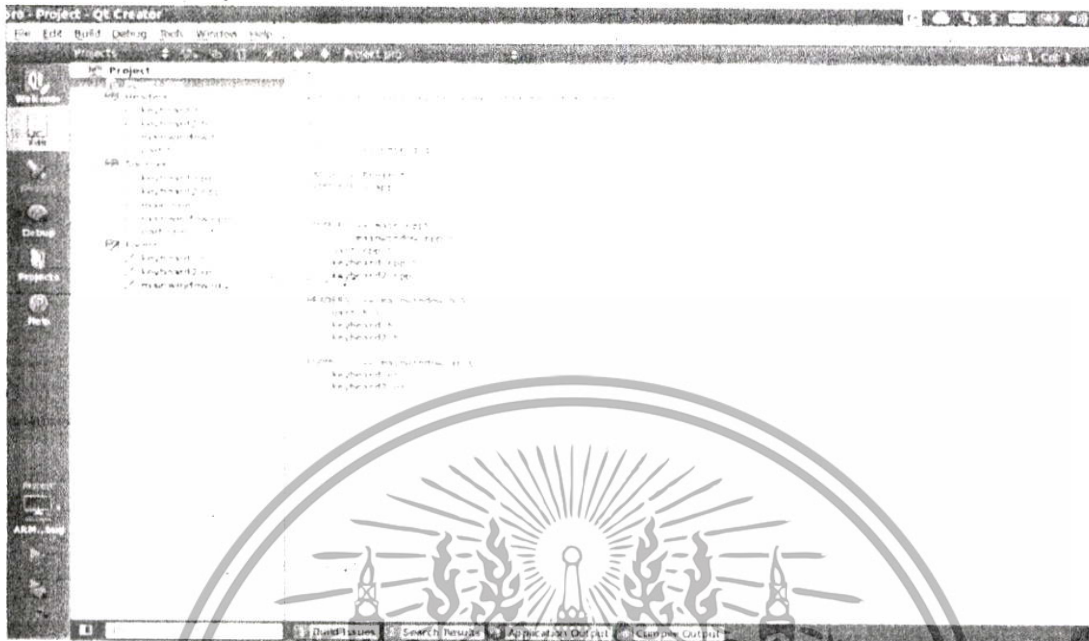
Land Pattern

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

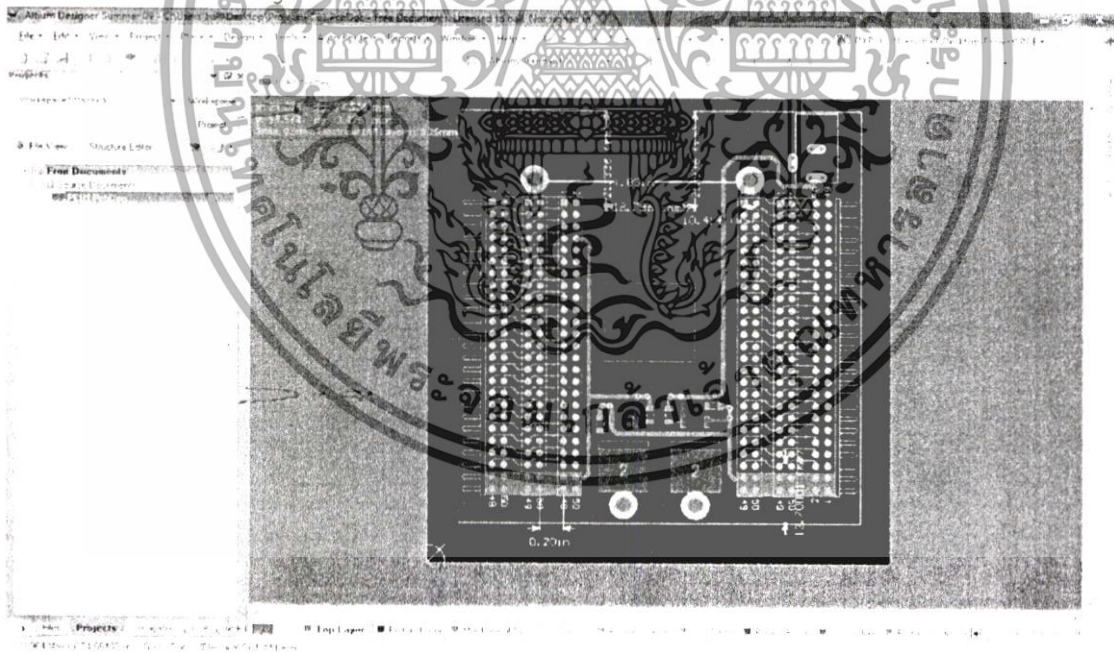


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรม QT creator บน OS Ubuntu



โปรแกรม Altium Designer



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

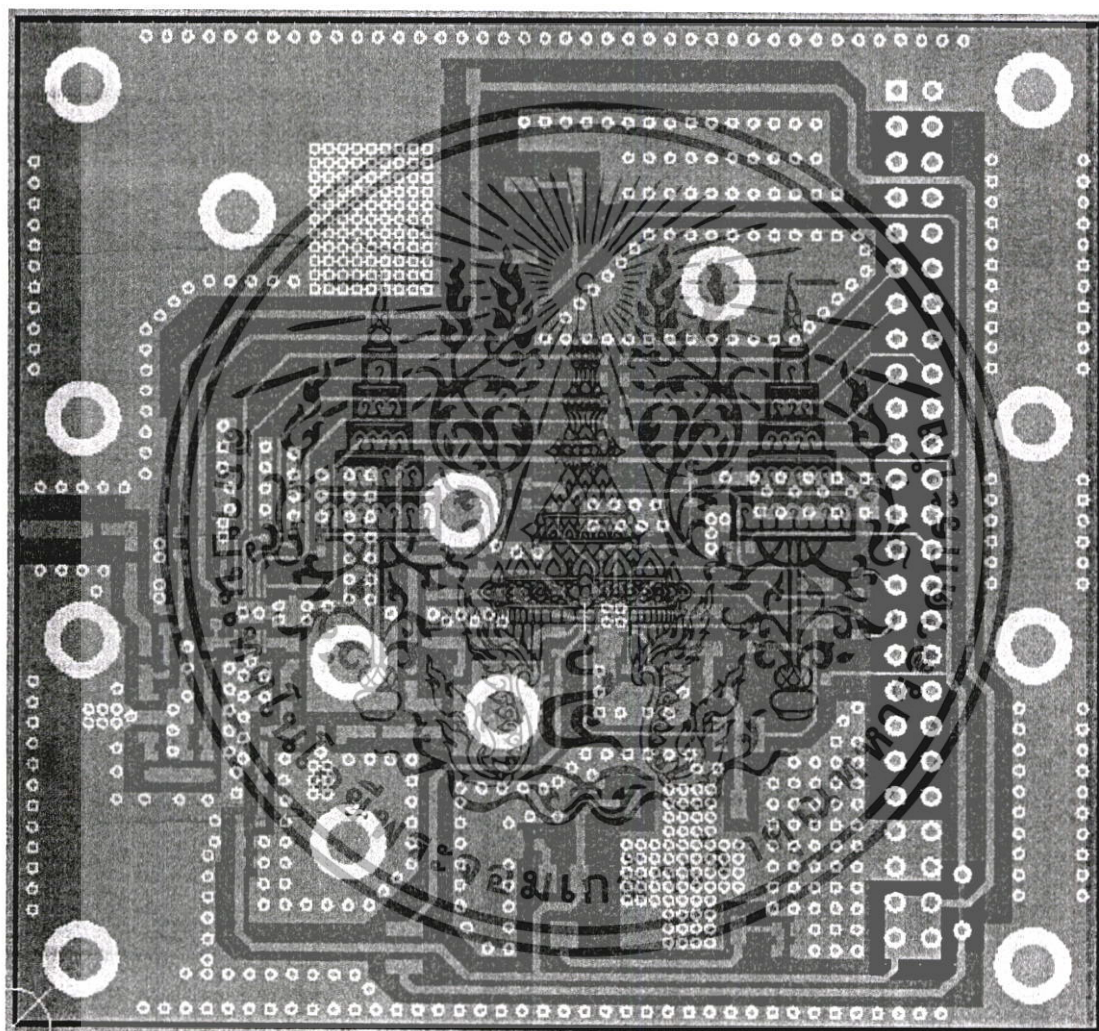


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Tab	Size	Number	Revision
	A4		
Date	W. 2015		Subject
Doc	CNSC - SSKOR - NTDV		Drawn By

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้