

การออกแบบวงจรคูณกระแสคลาสเอบีโดย
ไฮเปอร์โบลิคไซน์ ทรานส์คอนดักเตอร์

A design of class AB current mode multiplier based on hyperbolic sine
transconductors

นายธันวา วีระใจ

Thanva Veerajai

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2557

การออกแบบวงจรคูณกระแสคลาสเอบีโดย
ไฮเพอร์โบลิกไซน์ ทรานส์คอนดักเตอร์

A design of class AB current mode multiplier based on hyperbolic sine
transconductors

นายธันวา วีระใจ
Thanva Veerajai

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2557

การออกแบบวงจรคูณกระแสคลาสเอบีโดย
ไฮเพอร์โบลิกไซน์ ทรานส์คอนดักเตอร์

A design of class AB current mode multiplier based on hyperbolic sine
transconductors

โดย
นายธันวา วีระใจ

อาจารย์ที่ปรึกษา
ดร. เมธา คงพูน

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2557

ปริญญานิพนธ์ปีการศึกษา 2557

สาขาวิชา วิศวกรรมอิเล็กทรอนิกส์

คณะ วิศวกรรมศาสตร์

เรื่อง สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

การออกแบบวงจรคูณกระแสคลาส เอบี โดย ไฮเพอร์โบลิกไซน์ ทรานส์คอนดักเตอร์

A design of class AB current mode multiplier based on hyperbolic sine transconductors

ผู้จัดทำ นาย ชันวา วีระใจ รหัส 5401618

รายงานนี้ผ่านการตรวจสอบโดยอาจารย์ที่ปรึกษาแล้ว

ลงชื่อ...../๒๗ ๐๖/๖๖

(ดร. เมธา คงพูน)

อาจารย์ที่ปรึกษา

หัวข้อโครงการ	การออกแบบวงจรคุณกระแสคลาส เอบีโดย ไฮเปอร์โบลิกไซน์	
	ทรานส์คอนดักเตอร์	
นักศึกษา	นายธันวา วีระใจ	รหัส 54010618
ปริญญา	วิศวกรรมศาสตรบัณฑิต	
สาขาวิชา	วิศวกรรมอิเล็กทรอนิกส์	
ปีการศึกษา	2557	
อาจารย์ที่ปรึกษาปริญญาโท	ดร.เมธา คงพูน	

บทคัดย่อ

รายงานนี้ได้อธิบายการออกแบบวงจรคุณสัญญาณในโหมดกระแสแบบคลาสเอบี 4 ควอดแรนต์ วงจรที่นำเสนอถูกออกแบบและจำลองการทำงานโดยใช้เทคโนโลยี AMS ซีมอส 0.35 ไมโครเมตร วงจรที่นำเสนอประกอบด้วยซีมอสทรานซิสเตอร์ซึ่งทำงานในย่าน Subthreshold ซึ่งส่งผลให้ได้วงจรที่กินกำลังงานต่ำ กระบวนการคุณสามารถพิสูจน์ได้จากเอกลักษณ์ของไฮเปอร์โบลิกไซน์ฟังก์ชันซึ่งสามารถสร้างมาได้จากวงจรไฮเปอร์โบลิกไซน์ทรานส์คอนดักเตอร์ นอกจากนั้นในงานวิจัยนี้ยังได้มีการใช้ไฮเปอร์โบลิกไซน์ทรานส์คอนดักเตอร์แบบหลายอินพุตที่สร้างมาจาก Floating gate ทรานซิสเตอร์เพื่อที่จะลดจำนวนของบล็อกทรานส์คอนดักเตอร์ที่ต้องการ เพื่อส่งผลให้ได้วงจรคุณที่มีโครงสร้างสมมาตรมากขึ้นซึ่งจะส่งผลให้ได้ Layout matching ที่ดี รวมถึงทำให้ลดการกินพลังงานของวงจรลงด้วย

Project	A design of class AB current mode multiplier based on hyperbolic sine transconductors	
Student	Mr. Thanva Veerajai	student ID 54010618
Degree	Bachelor of Engineering	
Program	Electronic Engineering	
Year	2014	
Thesis Advisor	Dr. Metha Kongpoon	

Abstract

This report presents a design of a current mode, class AB 4-quadrant multiplier circuit. The proposed circuit is designed and simulated with the 0.35 μ m AMS CMOS process. The proposed circuit employs transistors operating in the subthreshold region which results in low power operation. The multiplication is derived from the nonlinear hyperbolic sine identities which can be readily implemented by the hyperbolic sine transconductors. Furthermore, the multiple input hyperbolic sine transconductor using floating gate transistors is employed to reduce the number required transconductor blocks in order to achieve the better symmetry and good layout matching and lower power consumption.

กิตติกรรมประกาศ

รายงานและผลงานในที่นี้ ต้องขอขอบพระคุณอาจารย์ที่ปรึกษาเป็นอย่างมาก อาจารย์ได้มีความอดทนสูงในการให้คำแนะนำ รวมถึงความเอาใจใส่ที่มีให้กับนักศึกษาเป็นอย่างดี ไม่ว่าจะเป็นทำพลาด อาจารย์ก็พร้อมที่จะให้โอกาสแก้ไขเสมอ แม้จะหลายครั้งก็ตาม ข้าพเจ้าขอภักดีในสิ่งที่ได้ทำพลาดไปและขอบพระคุณมา ณ ที่นี้

ขอบคุณอาจารย์อภินันท์ ธนขยานนท์ที่เปิดโอกาสให้เข้ามาเรียนรู้ ศึกษาความรู้ใหม่ๆ ในห้องแลป รวมถึงพี่ๆที่ให้คำแนะนำในการทำงาน

ฉันทา วีระใจ
ผู้จัดทำ

สารบัญ

	หน้า
บทคัดย่อ.....	I
Abstract.....	II
กิตติกรรมประกาศ	III
สารบัญ.....	IV
สารบัญรูป	VII
สารบัญตาราง.....	IX
บทที่ 1	1
1.1 ความเป็นมาของโครงงาน	1
1.2 วัตถุประสงค์ของโครงงาน.....	1
1.3 ขอบเขตของโครงงาน.....	1
1.4 ขอบเขตของงานที่ทำ	1
1.5 โครงสร้างของรายงาน.....	2
บทที่ 2	3
2.1 Subthreshold region	3
2.2 Translinear loop	4
2.2.1 gilbert cell	5
2.3 Hyperbolic sine transconductors	6
2.4 Cascode current mirror	7
2.5 Floating gate MOSFET	8
บทที่ 3	10
3.1 Ultra-low-power, class-AB, CMOS four-quadrant current multiplier [5]	10
3.1.1 Class-AB circuit building blocks.....	11
3.1.2 ผลการจำลอง	13
3.2 Class AB current mode multiplier based on hyperbolic sine transconductors	14
3.3 Hyperbolic sine transconductors with floating gate	16
บทที่ 4	18
4.1 Weak inversions.....	18

สารบัญ (ต่อ)

	หน้า
4.1.1 Characteristics.....	18
4.1.2 Characteristics of floating gate transistor.....	20
4.2 Sinh transconductor	21
4.2.1 ทดลอง sinh transconductor.....	21
4.2.2 ทดลอง sinh transconductor with floating gate transistor.....	24
4.3 Cosh transconductor.....	25
4.3.1 ทดลอง cosh transconductor.....	25
4.3.2 การทดลอง cosh transconductor with floating gate transistor	28
4.4 DC response	29
4.4.1 การทดลอง DC response ของวงจรรkund.....	29
4.4.2 การทดลอง DC responseของวงจรรkundที่มี floating gate transistor.....	31
4.5 Transient simulation.....	32
4.5.1 การทดลองของวงจรรkund.....	32
4.5.2 การทดลองของวงจรรkundที่มีfloatingagateatransistor	34
4.6 Total harmonic distortion	36
4.6.1 การทดลอง THDของวงจรรkund.....	36
จากรูปที่ 4.32 แสดงถึงการบ่อนสัญญาณขาเข้าแบบ DC ในหลายค่า ตั้งแต่ 10nA -50nA. 40	
4.6.2 การทดลอง THDของวงจรรkundที่มี floating gate transistor	40
4.6.3 การทดลอง THDของวงจรรkundต้นแบบ.....	44
4.7 AC response	48
4.7.1 การทดลอง AC response ของวงจรรkund.....	48
4.7.2 การทดลอง AC response ของวงจรรkundที่มี floating gate transistor.....	49
4.7.3 การทดลอง AC response ของวงจรรkundต้นแบบ	51
4.8 Noise simulation.....	52
4.8.1 การทดลอง noise ของวงจรรkund.....	52
4.8.2 การทดลองnoise ของวงจรรkundที่มี floating gate transistor.....	53

สารบัญ (ต่อ)

	หน้า
4.8.3 การทดลองnoise ของวงจรคูณต้นแบบ.....	54
บทที่ 5	55
บรรณานุกรม.....	56

สารบัญรูป

	หน้า
รูป 2.1 ความสัมพันธ์ระหว่าง กระแสและแรงดันในโหมด Subthreshold [1].....	3
รูป 2.2 วงปิดของรอยต่อ[3].....	4
รูป 2.3 Gilbert cell[3]	5
รูป 2.4 วงจร DTL hyperbolic sine.....	6
รูป 2.5 วงจรสะท้อนกระแสแคสโค้ด.....	7
รูป 2.6 โมเดลของมอสทรานซิสเตอร์ชนิดเกจลอย	8
รูป 3.1 บล็อกไดอะแกรมของวงจรคูณกระแส [5]	10
รูป 3.2 บล็อกไฮเปอร์โบลิกไซน์ ทรานส์คอนดักเตอร์ [5]	11
รูป 3.3 วงจรแยกกระแส [5]	11
รูป 3.4 Transient response of multiplier [5].....	13
รูป 3.5 Simulated THD against input signal amplitude, $I_{in2} = 5 \text{ nA}$ [5].....	13
รูป 3.6 Class AB current mode multiplier based on hyperbolic sine transconductorsที่ได้นำเสนอในโครงการวิจัยนี้.....	14
รูป 3.7 วงจรไฮเปอร์โบลิกคอส ทรานส์คอนดักเตอร์	15
รูป 3.8 วงจรคูณกระแสที่มี floating gate.....	16
รูป 3.9 วงจรไฮเปอร์โบลิก ไซน์ ทรานส์คอนดักเตอร์ที่มี floating gate.....	16
รูป 4.1 การทดลอง weak inversion	18
รูป 4.2 ผลการทดลอง weak inversion.....	19
รูป 4.3 ผลการทดลอง weak inversion (log scale).....	19
รูป 4.4 การทดลอง floating gate transistor.....	20
รูป 4.5 ผลการทดลอง floating gate transistor	20
รูป 4.6 การทดลอง floating gate transistor (log scale).....	21
รูป 4.7 การทดลอง sinh transconductor.....	22
รูป 4.8 ผลการทดลอง sinh transconductorป้อนที่ขาบวก	23
รูป 4.9 ผลการทดลอง sinh transconductorป้อนที่ขาลบ	23
รูป 4.10 ทดลอง sinh transconductor with floating gate transistor	24
รูป 4.11 ผลการทดลอง sinh transconductor with floating gate transistor	25
รูป 4.12 การทดลอง cosh transconductor.....	26
รูป 4.13 ผลการทดลอง cosh transconductor V_p	27
รูป 4.14 ผลการทดลอง cosh transconductor V_n	27
รูป 4.15 การทดลอง cosh transconductor with floating gate transistor.....	28
รูป 4.16 ผลการทดลอง cosh transconductor with floating gate transistor	29
รูป 4.17 ผลการทดลอง DC response.....	30
รูป 4.18 ผลการทดลอง DC responseของวงจรคูณที่มี floating gate transistor.....	31

สารบัญรูป (ต่อ)

	หน้า
รูป 4.19 การทดลอง transient simulation	32
รูป 4.20 ผลการทดลอง transient simulation	33
รูป 4.21 ผลการทดลอง transient simulation DC sweep.....	33
รูป 4.22 ผลการทดลอง transient simulation AC-AC.....	34
รูป 4.23 การทดลองของวงจรควมที่มี floating gate transistor	34
รูป 4.24 ผลการทดลอง transient simulationของวงจรควมที่มี floating gate transistor	35
รูป 4.25 ผลการทดลอง transient DC sweepของวงจรควมที่มี floating gate transistor	35
รูป 4.26 ผลการทดลอง transient simulation AC-ACของวงจรควมที่มี floating gate transistor	36
รูป 4.27 ผลการทดลอง THDของวงจรควมที่มีความถี่ 100Hz.....	37
รูป 4.28 ผลการทดลอง THDของวงจรควมที่มีความถี่ 500Hz.....	37
รูป 4.29 ผลการทดลอง THDของวงจรควมที่มีความถี่ 1kHz.....	38
รูป 4.30 ผลการทดลอง THDของวงจรควมที่มีความถี่ 2kHz.....	38
รูป 4.31 กราฟผลค่า THD ของวงจรควมที่มีความถี่ต่างๆ.....	39
รูป 4.32 กราฟแสดงผลค่า THD ของวงจรควม DC sweep.....	40
รูป 4.33 ผลการทดลอง THD ของวงจรควมที่มี floating gate transistor ที่ความถี่ 100Hz.....	41
รูป 4.34 ผลการทดลอง THD ของวงจรควมที่มี floating gate transistor ที่ความถี่ 500Hz.....	41
รูป 4.35 ผลการทดลอง THD ของวงจรควมที่มี floating gate transistor ที่ความถี่ 1kHz.....	42
รูป 4.36 ผลการทดลอง THD ของวงจรควมที่มี floating gate transistor ที่ความถี่ 2kHz.....	42
รูป 4.37 กราฟแสดงผลค่า THD ของวงจรควมที่มี floating gate transistor ที่ความถี่ต่างๆ.....	43
รูป 4.38 กราฟแสดงผลค่า THD ของวงจรควมที่มี floating gate transistor DC sweep.....	44
รูป 4.39 ผลการทดลอง THD ของวงจรควมต้นแบบ ที่ความถี่ 100Hz	45
รูป 4.40 ผลการทดลอง THD ของวงจรควมต้นแบบ ที่ความถี่ 500Hz	45
รูป 4.41 ผลการทดลอง THD ของวงจรควมต้นแบบ ที่ความถี่ 1kHz.....	46
รูป 4.42 ผลการทดลอง THD ของวงจรควมต้นแบบ ที่ความถี่ 2kHz.....	46
รูป 4.43 กราฟแสดงผลค่า THD ของวงจรควมต้นแบบที่ความถี่ต่างๆ	47
รูป 4.44 กราฟแสดงผลค่า THD ของวงจรควมต้นแบบ DC sweep	48
รูป 4.45 ผลการทดลอง AC response ของวงจรควม.....	49
รูป 4.46 ผลการทดลอง AC response ของวงจรควมที่มี floating gate transistor	50
รูป 4.47 ผลการทดลอง AC response ของวงจรควมต้นแบบ.....	51
รูป 4.48 ผลการทดลอง noise ของวงจรควม.....	52
รูป 4.49 ผลการทดลอง noise ของวงจรควมที่มี floating gate transistor.....	53
รูป 4.50 ผลการทดลอง noise ของวงจรควมต้นแบบ	54

สารบัญตาราง

	หน้า
ตาราง 4.1 ค่า THD ของวงจรคูณที่มีความถี่ต่างๆ	39
ตาราง 4.2 ค่า THD ของวงจรคูณ DC sweep	40
ตาราง 4.3 ค่า THD ของวงจรคูณที่มี floating gate transistor	43
ตาราง 4.4 THD ของวงจรคูณที่มี floating gate transistor DC sweep	44
ตาราง 4.5 ค่า THD ของวงจรคูณต้นแบบ	47
ตาราง 4.6 ผลค่า THD ของวงจรคูณต้นแบบ DC sweep	48

บทที่ 1

บทนำ

1.1 ความเป็นมาของโครงการ

วงจรรคูณ, วงจรรยกกำลังสองและวงจรรยกกำลังของผลบวกหรือผลต่าง เป็นวงจรพื้นฐานที่สำคัญในระบบการประมวลสัญญาณและการคำนวณของสัญญาณที่เป็นแบบอนาล็อก ตัวอย่างเช่น modulate และ demodulate ที่เป็นกระบวนการสำคัญทางในระบบโทรคมนาคม รวมถึงวงจรทวีความถี่ วงจรแปลงความถี่ เป็นต้น

วงจรรคูณที่ได้ทำการออกแบบในครั้งนี้ คล้ายกับวงจรรคูณของกิลเบิร์ตที่ออกแบบด้วยหลักการปรับเปลี่ยนความนำ (transconductance) ซึ่งได้รับความนิยมมากทั้งในเทคโนโลยี BJT, เทคโนโลยี CMOS โดยจะประกอบด้วยวงจรรขยายผลต่างต่อเรียงซ้อนกันในทางแกนตั้งหรือในทางด้านบน อาศัยกระแสขาออกของวงจรรขยายต่างด้านล่างทำหน้าที่ควบคุมค่าความนำ หรือเปลี่ยนแปลงความนำของวงจรรด้านบน กระแสขาออกของวงจรรคูณคือกระแสขาออกของวงจรรขยายผลต่างด้านบนนั่นเอง

เราจะสนใจการทำงานของวงจรรคูณสัญญาณ จึงได้ทำการวิจัยในโหมดของกระแสและซึ่งทั้งสัญญาณจะเป็นกระแสทั้งขาเข้าและขาออก สามารถรับสัญญาณที่เป็นค่าบวก และค่าลบ วงจรรภายในยังใช้หลักการของtranslinear loop เพื่อคูณการไหลของกระแส ด้วยอิทธิพลของการไบแอสที่ต่ำจึงทำให้ทรานซิสเตอร์ CMOS ทำงานในโหมดที่เรียกว่า subthreshold ส่งผลให้กระแสนั้นมีลักษณะที่เป็นเอกซ์โพเนนเชียล และเมื่อมองในแง่การบริโภคพลังงานคาดการณ์ได้ว่าจะใช้น้อย และระบบได้ทำงานในโหมดของกระแสแล้วจึงไม่จำเป็นต้องมีตัวต้านทานเพื่อเปลี่ยนให้เป็นแรงดันที่ขาออก

1.2 วัตถุประสงค์ของโครงการ

- 1.2.1 เพื่อศึกษาหลักการออกแบบวงจรรวมแบบอนาล็อก
- 1.2.2 เพื่อศึกษาหลักการและรูปแบบของวงจรรคูณ
- 1.2.3 เพื่อศึกษาการใช้โปรแกรมจำลองการออกแบบวงจรรวมในเบื้องต้น

1.3 ขอบเขตของโครงการ

สร้างวงจรรคูณในชั้นเบื้องต้นโดยขึ้นอยู่กับหลักการของไฮเปอร์โบลิก ไซน์ ทรานซ์คอนคัตเตอร์โดยสามารถรับค่าของสัญญาณขาเข้าได้ทั้งค่าบวกและค่าลบ

1.4 ขอบเขตของงานที่ทำ

- 1.4.1 ได้วงจรรคูณเบื้องต้นตามที่ได้ออกแบบไว้
- 1.4.2 ได้รับความรู้จากการศึกษาค้นคว้าเกี่ยวกับวงจรรวมแบบอนาล็อก
- 1.4.3 ได้ฝึกการปฏิบัติทดลอง ที่นอกเหนือจากการได้ศึกษาภายในห้องเรียน

1.5 โครงสร้างของรายงาน

รายงานนี้เป็นการรายงานผลจากการศึกษาและทดลองเพื่อออกแบบสร้างต้นแบบแว่นตา
สั่งงานสำหรับผู้เป็นอัมพาต ซึ่งเนื้อหานี้จะประกอบด้วยส่วนต่าง ๆ แยกเป็นบท ๆ ไปดังนี้

บทที่ 1 บทนำ

บทที่ 2 หลักการและทฤษฎีที่เกี่ยวข้อง

บทที่ 3 หลักการออกแบบวงจร

บทที่ 4 การทดลองและผลการทดลอง

บทที่ 5 บทสรุป

บทที่ 2

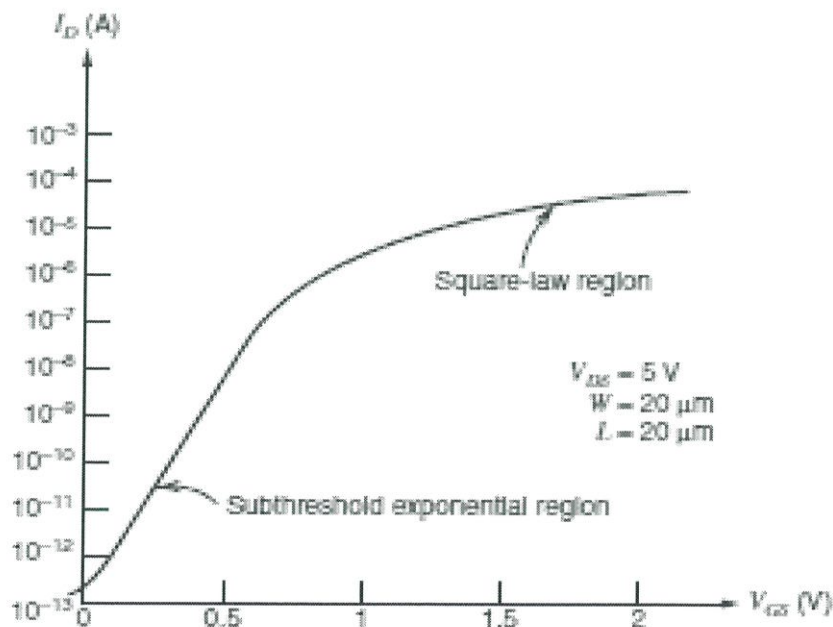
หลักการและทฤษฎีที่เกี่ยวข้อง

2.1 Subthreshold region

ในทางปฏิบัติค่าแรงดันที่ขา gate - source มีค่าเท่ากับแรงดันขีดเริ่ม (Threshold voltage) หรือน้อยกว่าแรงดันขีดเริ่มเล็กน้อย กระแสของ MOSFET ไม่ได้มีค่าเท่ากับศูนย์ MOSFET จะยังคงนำกระแสที่มีค่าน้อยมาก การนำกระแสของ MOSFET เมื่อให้แรงดันที่ขา gate ต่ำกว่าแรงดันขีดเริ่ม เรียกว่า subthreshold หรือ weak inversion การนำกระแสในโหมดนี้มีกระแสที่แตกต่างจากการนำกระแสในโหมดเชิงเส้นและโหมดอิ่มตัวอย่างสิ้นเชิง นั่นคือกระแสเกิดจากการแพร่ แทนที่จะเป็นกระแสที่เกิดจากสนามไฟฟ้า

กระแสของ MOSFET ที่ทำงานในโหมดนี้ เท่ากับ

$$I_D = k_x \frac{W}{L} I_0 \exp\left(\frac{V_{GS} - V_T}{nU_T}\right) \left[\exp\left(1 - \frac{V_{DS}}{U_T}\right)\right] ; K_x = \mu_x C_{ox} [1] \quad 2.1$$

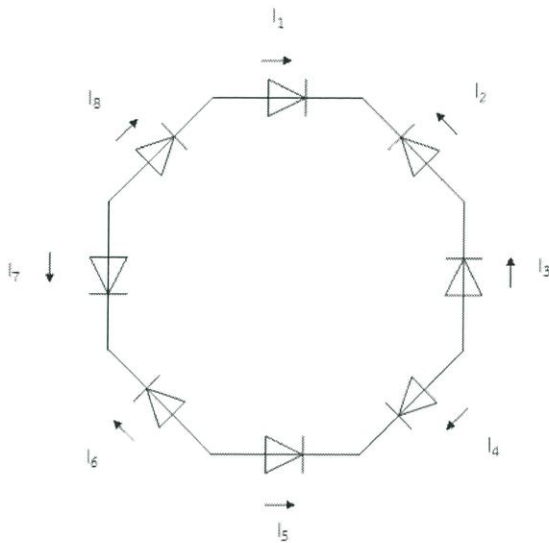


รูป 2.1 ความสัมพันธ์ระหว่าง กระแสและแรงดันในโหมด Subthreshold [1]

2.2 Translinear loop

วงจร Translinear มีรากฐานที่ชัดเจนจากข้อเท็จจริงของ การส่งความนำของทรานซิสเตอร์ว่าเป็นเชิงเส้นต่อกระแส drain ความจริงที่ว่านี้เป็นผลอันเนื่องมาจากความสัมพันธ์ในลักษณะ logarithm ระหว่างกระแส drain และแรงดัน gate - source

สิ่งนี้เป็นเสมือนกุญแจที่สำคัญว่าอุปกรณ์ต้องมีความสัมพันธ์แบบ Logarithm เท่านั้น ซึ่งในขณะเดียวกันตัว MOSFET ต้องทำงานในโหมดของ subthreshold จึงจะนำทฤษฎีนี้เข้าไปใช้ได้



ในวงจรอนาล็อกใดที่มีความสัมพันธ์ของกระแสแบบ logarithmic ระหว่างแรงดัน-กระแสในตัวของอุปกรณ์นั้นเป็นเจตนา และถูกใช้ใน ชื่อ translinear networks ในที่นี้พิจารณาวงจรที่มีวงปิดของรอยต่อมากกว่าหรือเท่ากับหนึ่งวงปิด

รูป 2.2 วงปิดของรอยต่อ[3]

จากรูปเรสมมติให้รอยต่อทั้งหมดต้องได้รับการไบอัสแบบไปข้างหน้า และขอบเขตเงื่อนไขอีกอย่างหนึ่งคือ ในวงปิดต้องมีรอยต่อภายในเป็นจำนวนคู่ และจำนวนของของรอยต่อเมื่อมองวนบนทวนเข็มต้องเท่ากับเมื่อมองแบบตามเข็มนาฬิกา ถ้าแรงดันรอยต่อเท่ากับ V_{FK} จะได้

$$\sum_{k=1}^{k=n} V_{FK} = 0 \quad 2.2$$

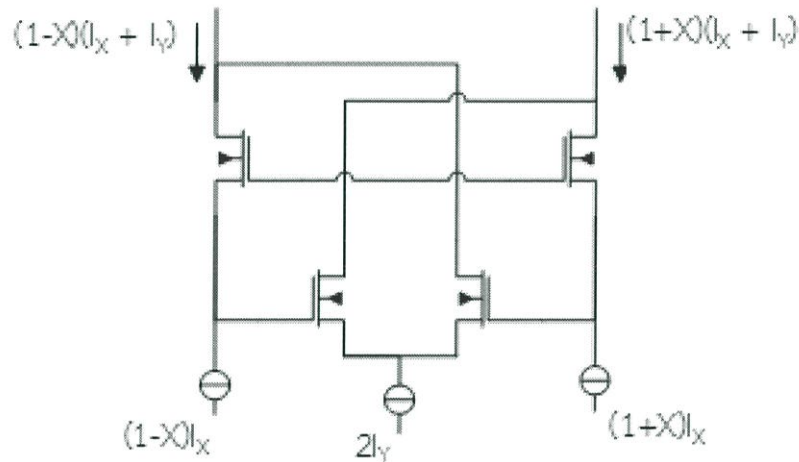
ถ้าเราจำแนกให้เห็นความแตกต่างระหว่างการมองตามเข็มและแบบทวนเข็ม เราสามารถเขียนได้ว่า

$$\prod_{cw} \frac{I_k}{I_{sk}} = \prod_{ccw} \frac{I_k}{I_{sk}} \quad 2.3$$

การประยุกต์ใช้ translinear circuits แรกเริ่มโดย Gilbert เขาได้ขยายความถึงโครงสร้างของวงจรขยายที่ออกแบบกันมาว่าไม่ใช่ปัญหาที่เกิดจาก translinear circuit แต่เป็นเพราะการป้อนกลับที่ไม่ตรงจุดที่ใช้กัน ไม่มีสัญญาณรบกวนที่เหมาะสม ความแม่นยำ และประสิทธิภาพของความเป็นเชิงเส้น แต่อย่างไรก็ตาม ถ้าสามารถควบคุมอัตราขยาย ทฤษฎี translinear นี้ ก็จะทำให้ประโยชน์มาก

ต่อมาได้มีการแก้ไขและแสดงฟังก์ชันที่เป็นการจัดการสัญญาณผลต่างแบบไม่เป็นเชิงเส้น เช่น วงจรคูณ วงจรหาร วงจรรยกกำลังสอง ซึ่งทฤษฎีนี้มีข้อจำกัดโดยทั่วไปคือสามารถทำงานได้ที่ความถี่ต่ำไม่เหมาะที่จะใช้ในวงจรที่มีความถี่สูง แต่มีข้อได้เปรียบตรงที่กินพลังงานน้อย วงจรที่ออกแบบเป็นหลักคือวงจรที่ทำงานในโหมดของกระแสเพราะใช้แรงดันที่ต่ำ ซึ่งนับว่าเป็นข้อดีอีกอย่างหนึ่งของทฤษฎีนี้ ตัวอย่างของวงจรที่เคยมีการค้นคว้าโดยใช้ ทฤษฎี translinear มีดังนี้

2.2.1 gilbert cell



รูป 2.3 Gilbert cell[3]

วงจรนี้ได้จัดรูปอยู่ในลักษณะของ translinear loop และถ้าใช้ทฤษฎีการคิดกระแสแบบวนตามเข็ม และทวนเข็มนาฬิกาจะได้ว่า

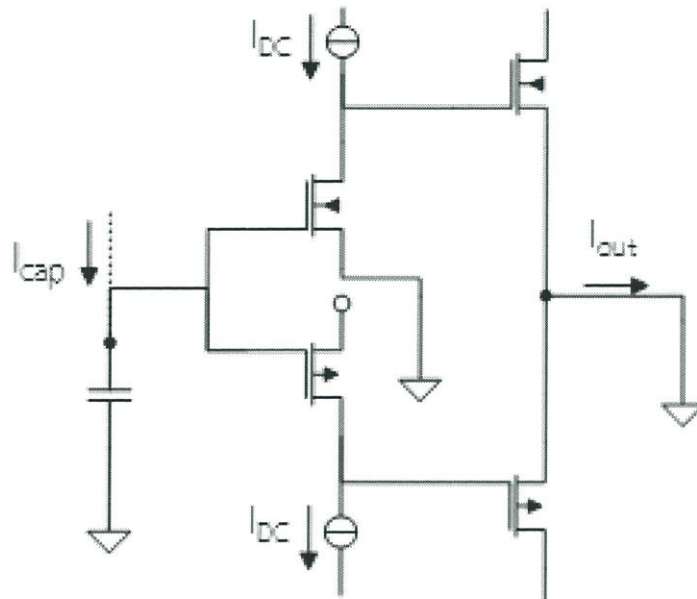
$$I_{c1}I_{c4} = I_{c2}I_{c3} \quad 2.4$$

วงจรมีความสมมาตรที่ป้อนกระแสขาเข้า ที่ทรานซิสเตอร์ตัวที่หนึ่ง และ สอง สามารถเขียนผลลัพธ์ออกมาโดย

$$I_0^+ = (1 + X)(I_X + I_Y) \quad 2.5$$

$$I_0^- = (1 - X)(I_X + I_Y) \quad 2.6$$

2.3 Hyperbolic sine transconductors



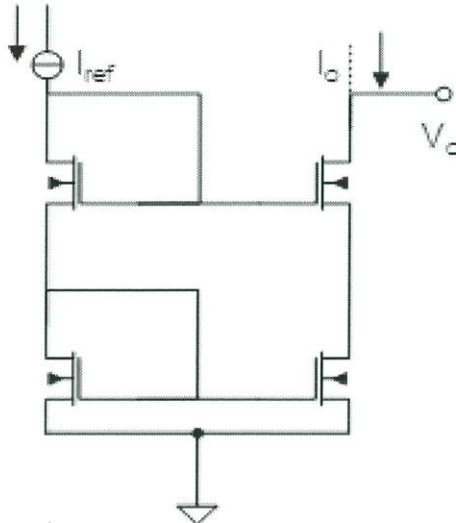
รูป 2.4 วงจร DTL hyperbolic sine

การวางรูปแบบของวงจรไฮเพอร์โบลิก ไซน์จัดอยู่ในวงจร dynamic translinear loop อันดับสาม โดยมีโครงสร้างของสัญญาณขาออกดังภาพ ซึ่งมันทำให้มีผลต่อความหมายของฟังก์ชัน

$$I_{dc}^2 = I_{out1}I_{out2} \quad 2.7$$

สัญญาณสัญญาณขาออกที่แท้จริงเป็นผลต่างของ I_{out1} กับ I_{out2} ดังนั้นค่าของกระแสทั้งสองจึงมีค่าเป็นบวก และโครงสร้างยังทำงานแบบ คลาสเอบี ซึ่งเป็นประโยชน์ต่อ Dynamic range

2.4 Cascode current mirror



รูป 2.5 วงจรสะท้อนกระแสแคสโคด

วงจรสะท้อนกระแสแคสโคดซึ่งเป็นวงจรสะท้อนกระแสอีกวงจรหนึ่งที่มีความต้านทานขาออกสูง วงจรประกอบด้วยทรานซิสเตอร์สี่ตัวที่มี Q_3 ต่อแคสโคด Q_2

ทำการวิเคราะห์หาความต้านทานภายนอกโดยใช้วงจรเสมือนสัญญาณขนาดเล็ก จะได้

$$v_t = (i_t - g_{m3}v_{gs3})r_{o3} + i_t r_{o2} \quad 2.8$$

เมื่อหาค่าความต้านทานจะได้

$$R_{out} = r_{o2} + r_{o3}(1 + g_{m3}r_{o2}) \quad 2.9$$

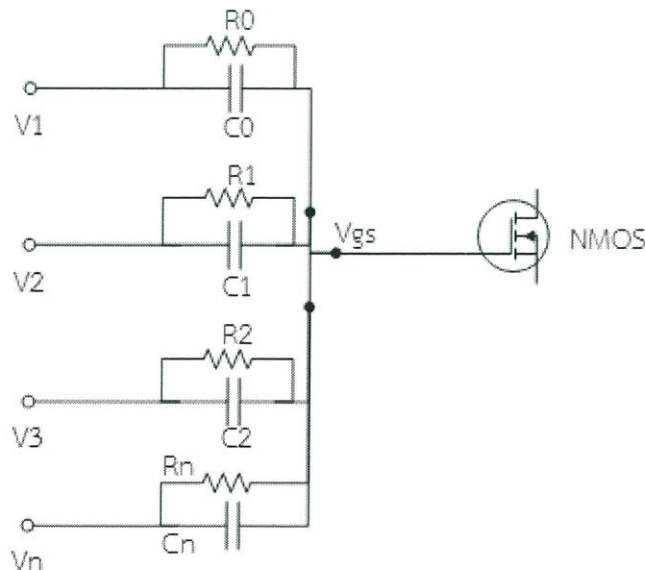
$$= g_{m3}r_{o2}r_{o3} \quad 2.10$$

ในการออกแบบ ทรานซิสเตอร์ Q_3, Q_4 จะมีความสมพงศ์กันทำให้ค่าแรงดันที่ gate - source มีค่าเท่ากันจึงทำให้มีการสะท้อนกระแสที่สมบูรณ์ ข้อได้เปรียบของวงจรสะท้อนกระแสประเภทนี้อยู่ที่ค่าความต้านทานขาออกที่มากกว่าประเภทอื่นทำให้กระแสไหลออกจากวงจรสะท้อนได้ดี

2.5 Floating gate MOSFET

มอสทรานส์ซิสเตอร์ชนิดเกจลอย เริ่มแรกกันมากในวงจรดิจิทัล เสมือนเป็นตัวเก็บข้อมูล ในปัจจุบันการประยุกต์ใช้มอสทรานส์ซิสเตอร์ชนิดเกจลอยในทางอนาล็อกก็มีนำเสนอออกมามากมาย โดยส่วนใหญ่แล้วถูกใช้เป็นพื้นฐานเพื่อสามารถรับค่าสัญญาณแรงดันตรงตำแหน่งขาเข้าของมอสทรานส์ซิสเตอร์ชนิดเกจลอย ให้มีจำนวนเพิ่มขึ้น ตัวอย่าง วงจรแปลงอนาล็อก-ดิจิทัล หรือดิจิทัล-อนาล็อก, วงจรโปรแกรมอิเล็กทรอนิกส์, วงจรขยายรับหลายค่า, วงจรคูณสี่ควอดแดรนต์เป็นต้น เหล่านี้เป็นตัวอย่างของการนำมอสทรานส์ซิสเตอร์ชนิดเกจลอยไปใช้ประยุกต์ โครงสร้างพื้นฐานของมอสทรานส์ซิสเตอร์ชนิดเกจลอยมีโครงสร้างทั่วไปที่ประกอบด้วยจำนวนสัญญาณขาเข้าที่เกจและเกจลอย มันเหมาะกับการเข้ารหัสโดเมนกระบวนการทางสัญญาณ เพราะว่ามันมีสัญญาณขาเข้าหลายอันที่สามารถกระจายได้ง่าย และเป็นข้อดีในการเข้าคู่กันตลอดของสัญญาณขาเข้า การจะทำให้เห็นถึงความสมบูรณ์ของมอสทรานส์ซิสเตอร์ชนิดเกจลอย สามารถพิจารณาได้โดยการประมาณซีมอสทรานส์ซิสเตอร์ทั่วไปสองขั้ว

ในการซีมมูลชั้นมอสทรานส์ซิสเตอร์ชนิดเกจลอย สามารถใช้เครื่องมือซีมมูลชั้นทั่วไปโดยโมเดลที่จำเป็นในการซีมมูลชั้นคือ



รูป 2.6 โมเดลของมอสทรานส์ซิสเตอร์ชนิดเกจลอย

แรงดันที่ขา gate-source ถูกจำกัดซึ่งโดยการรวมสมบัติเชิงเส้นของน้ำหนักรวมของสัญญาณขาเข้าโดยใช้สัมประสิทธิ์ของการต่อตัวเก็บประจุ

แรงดันเกจลอยสามารถอธิบายได้โดย

$$V_{gs} = \frac{Q_F + C_0 V_0 + C_1 V_1 + \dots + C_n V_n}{C_{total}} \quad 2.11$$

Q_F = ประจุรวมของมอสทรานส์ซิสเตอร์เกจลอย (เราสมมติให้เท่ากับ ศูนย์)

C_n = ตัวเก็บประจุระหว่างเกจลอยและเกจขาเข้าของมอสทรานส์ซิสเตอร์

V_i = แรงดันขาเข้าเกจลอย

เพื่อหลีกเลี่ยงปัญหาในแง่ของ DC ซิมูเลชันมอสทรานส์ซิสเตอร์เกจลอยหลายสัญญาณขาเข้า เราจึงจำเป็นต้องใส่ตัวต้านทานไว้ในโมเดลด้วย สำหรับความสัมพันธ์ระหว่างแรงดันที่เกจลอยกับแรงดันขาเข้าที่เกจของมอสทรานส์ซิสเตอร์ภายใต้เงื่อนไขของ DC เขียนได้ว่า

$$G_0(V_0 - V_{gs}) + G_1(V_1 - V_{gs}) + \dots + G_n(V_n - V_{gs}) = 0 \quad 2.12$$

โดย $G_n = 1/R_n$

สำหรับการเลือกค่าความต้านทานมีการแปรผันกับค่าตัวเก็บประจุ

$$R_i = \frac{1}{kC_i} \quad i = 0, 1, 2, 3, \dots, n \quad 2.13$$

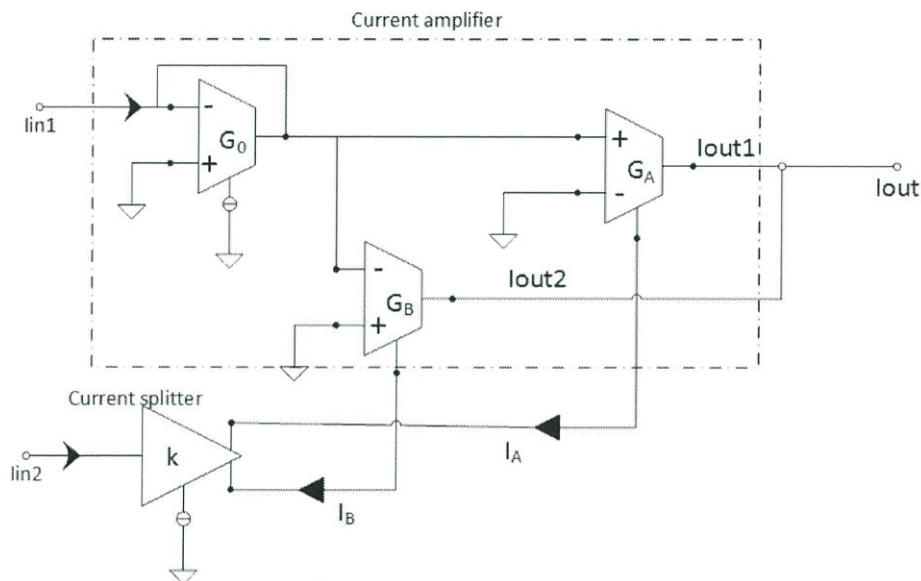
ซึ่งค่า k เป็นค่าคงที่ที่เกิดจากการเลือกค่าความต้านทานที่มากที่สุดเท่าที่จะเป็นไปได้ โดยตัวอย่างที่การตีพิมพ์ ซึ่งได้ใช้โปรแกรม HSPICE ในการซิมูเลชันใช้ค่าความต้านทานในช่วง $1000G\Omega$

บทที่ 3

หลักการออกแบบวงจร

3.1 Ultra-low-power, class-AB, CMOS four-quadrant current multiplier [5]

วงจรคูณกระแสคลาสเอบี[5] ทำงานภายใต้โหมด subthreshold ที่มีคุณสมบัติแบบเอกซ์โปเนนเชียล ตัววงจรใช้หลักการ translinear ที่มีคุณสมบัติแบบเอกซ์โปเนนเชียล ตัววงจรใช้หลักการ translinear ที่เป็นส่วนพื้นฐานของวงจรคูณกระแส ข้อดีของวงจรคูณที่ถูกนำเสนอดังกล่าวคือเป็นวงจรคูณแบบ 4 ควอดแรนท์ (4 Quadrants) และกินกำลังงานต่ำ



รูป 3.1 บล็อกไดอะแกรมของวงจรคูณกระแส [5]

บล็อกนี้แสดงถึงวงจรคูณที่มีผู้นำเสนอก่อนหน้าโดยโครงสร้างของวงจรประกอบด้วยไฮเปอร์โบลิกไซน์ทรานส์คอนดักเตอร์ ที่เหมือนกันสามตัว จัดรูปแบบเป็นวงจรคูณกระแส และยังมีวงจรแยกกระแสคลาสเอ-บี คอยป้อนกระแส I_A และ I_B ในที่นี้คุณลักษณะของกระแส เป็นฟังก์ชันที่อธิบายความสัมพันธ์ของแต่ละบล็อกได้ว่า

$$I_{out} = I_0 f(V_+ - V_-) \quad 3.1$$

จากบล็อกไดอะแกรมกระแสขาออกสามารถหาได้จาก

$$I_{out} = I_{out1} + I_{out2} \quad 3.2$$

จากความสัมพันธ์ของสัญญาณกระแสขาเข้าทั้งสอง

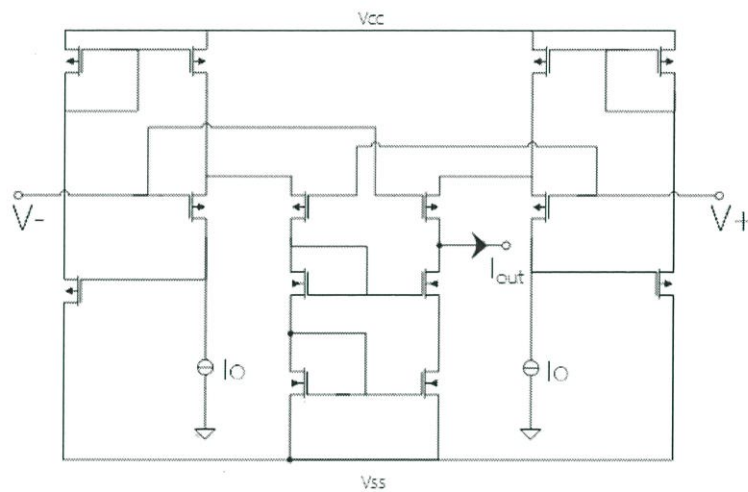
$$I_{out} = \frac{I_A - I_B}{I_0} I_{in1} \quad 3.3$$

ค่ากำลังขยายของสัญญาณขาเข้าที่หนึ่งถูกควบคุมด้วยกระแสสองอันที่เกิดจากบล็อกวงจรแยกกระแส ซึ่งได้สมการตามความสัมพันธ์นี้คือ

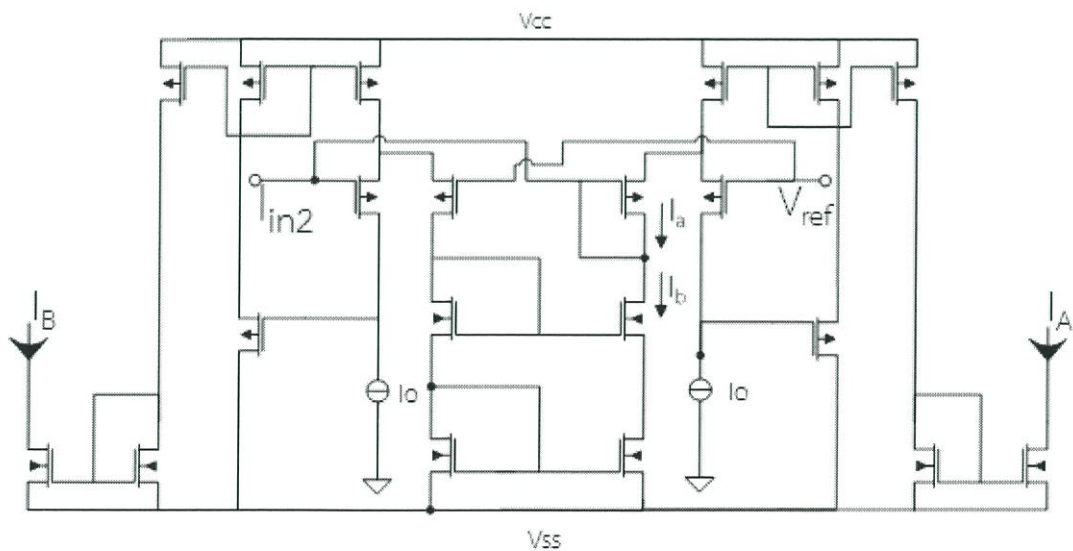
$$I_{in2} = k(I_A - I_B) \quad 3.4$$

แทนค่าสมการที่ 3.4 ใน 3.3 จะได้ $I_{out} = \frac{k}{I_0} I_{in1} I_{in2} = A I_{in1} I_{in2} \quad 3.5$

3.1.1 Class-AB circuit building blocks



รูป 3.2 บล็อกไฮเปอร์โบลิคไลน์ ทรานส์คอนดักเตอร์ [5]



รูป 3.3 วงจรแยกกระแส [5]

วงจรในรูปที่ 3.2 เมื่อใช้หลักความสัมพันธ์แบบเอกซ์โปเนนเชียลของ MOSFET ทำงานในโหมด subthreshold เราสามารถหาความสัมพันธ์ของสัญญาณขาเข้า-ขาออกได้ด้วย จากรูปที่ 3.2 เราสามารถหาสมการของสัญญาณกระแสขาออกโดยเริ่มจากสมการ 1.1 คือ

$$I_D = k_x \frac{W}{L} I_0 \exp\left(\frac{V_{GS}-V_T}{nU_T}\right) \quad 3.6$$

กลับสมการ
$$\ln I_D = \ln k_x \frac{W}{L} I_0 + \frac{V_{GS}}{nU_T} \quad 3.7$$

$$V_{GS} = nU_T \ln I_D - nU_T \ln k_x \frac{W}{L} I_0 \quad 3.8$$

พิจารณาทรานส์ลีนีร์รูปเดียว โดยใช้กฎเคอร์ชอฟ

$$-V_- + V_{GS1} - V_{GS2} + V_+ = 0 \quad 3.9$$

แทนค่าแรงดันเกจขอส3.8 ลงในสมการ 3.9

$$-V_1 + nU_T \ln I_{D1} - nU_T \ln I_{D2} + V_2 = 0 \quad 3.10$$

$$V_1 - V_2 = nU_T \ln \frac{I_{D1}}{I_{D2}} \quad 3.11$$

$$\frac{V_1 - V_2}{nU_T} = \ln \frac{I_{D1}}{I_{D2}} \quad 3.12$$

$$I_{D1} = I_{D2} e^{\frac{V_1 - V_2}{nU_T}} \quad 3.13$$

$$I_{out} = I_{D1} - I_{D3} \quad 3.14$$

$$I_{out} = I_{D2} \left(e^{\frac{V_1 - V_2}{nU_T}} - e^{\frac{-(V_1 - V_2)}{nU_T}} \right) \quad 3.15$$

ตามคุณสมบัติทางตรีโกณมิติ
$$I_{out} = 2I_0 \sinh\left(\frac{V_+ - V_-}{nU_T}\right) \quad 3.16$$

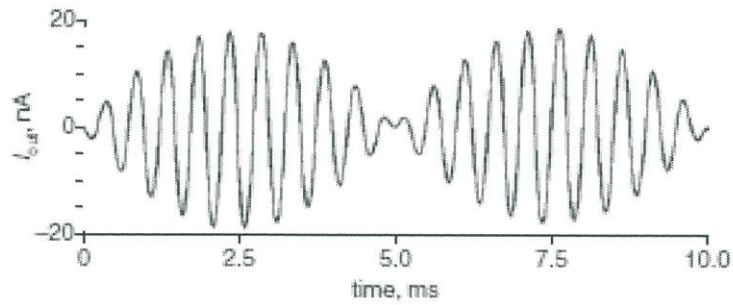
U_T คือ thermal voltage, n คือ subthreshold slope factor $\cong 1$

ส่วนหลักการทำงานของวงจรแยกกระแสในรูปที่ 3.3 จะนำไฮเปอร์โบลิกไซน์ ทรานส์คอนดักเตอร์ในรูปที่ 3.2 มาต่อแบบ negative feedback คือ I_{in2} ต่อเข้ากับโหนดที่เป็นขั้วลบ แล้วถูกแบ่งให้เป็นสองตัวประกอบภายใต้เงื่อนไขที่ว่า $I_{in2} = I_a - I_b$ และ $I_0^2 = I_a I_b$ กระแสดังกล่าวจะถูกสะท้อนเพื่อนำส่งไปเป็นกระแส I_A และ I_B ให้ไฮเปอร์โบลิกไซน์ ทรานส์คอนดักเตอร์

3.1.2 ผลการจำลอง

3.1.2.1 transient response

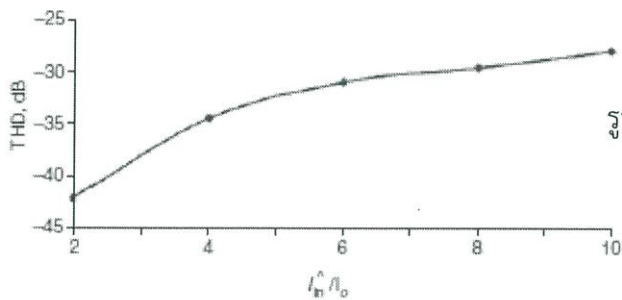
มีการป้อนกระแสในรูป sinusoidal 5 nA, 2 kHz และกระแส sin 5 nA, 100 Hz



รูป 3.4 Transient response of multiplier [5]

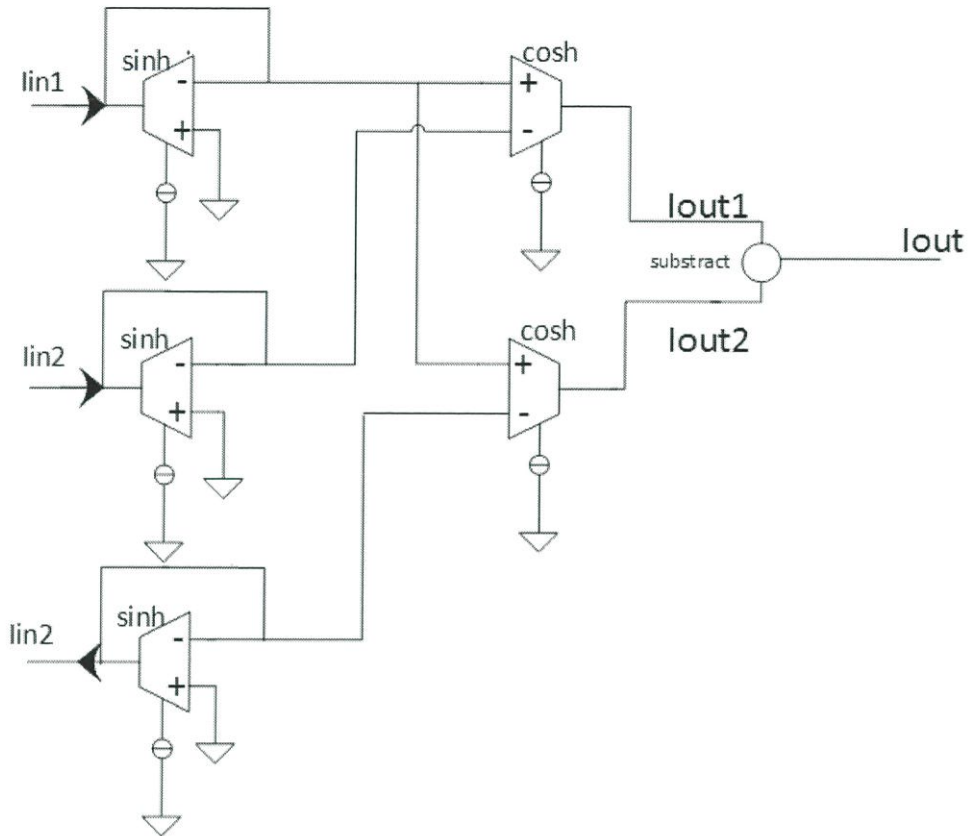
3.1.2.2 Simulated THD

เป็นการทดสอบความเป็นเชิงเส้น ทำการจำลองรูปแบบ total harmonic distortion ที่เปลี่ยนค่า amplitude ของอินพุตตัวแรก จาก 1 – 5 nA (modulated index < 10) และให้คงระดับสัญญาณอินพุตอีกตัวที่ 5 nA



รูป 3.5 Simulated THD against input signal amplitude, $I_{in2} = 5$ nA [5]

3.2 Class AB current mode multiplier based on hyperbolic sine transconductors



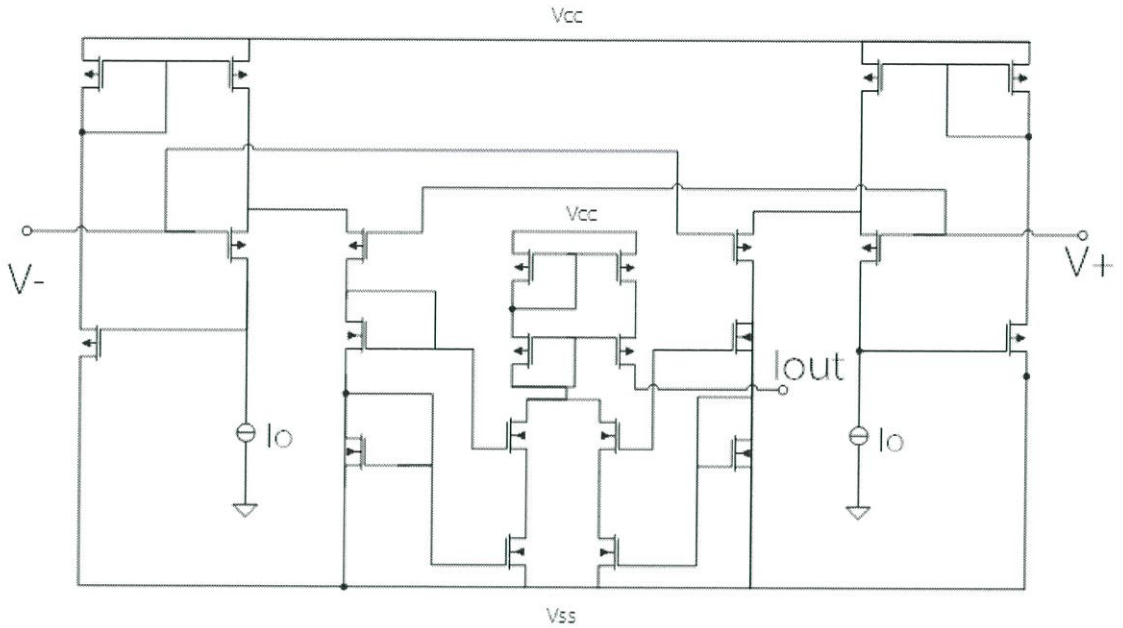
รูป 3.6 Class AB current mode multiplier based on hyperbolic sine transconductors ที่ได้นำเสนอในโครงงานวิจัยนี้

ในโครงงานวิจัยนี้อาจารย์ที่ปรึกษา (ดร.เมธา คงพูน) ได้เสนอให้ใช้รูปแบบของวงจรคูณคลาส เอบีโหมตกระแสดังแสดงในรูปที่ 3.6 ที่ประกอบด้วยไฮเพอร์โบลิกไซน์ทรานส์คอนดักเตอร์ (Hyperbolic sine transconductor) บล็อกในรูปที่ 3.2 และไฮเพอร์โบลิกโคไซน์ทรานส์คอนดักเตอร์ (Hyperbolic cosine transconductor) บล็อกดังรูปที่ 3.7 ที่สามารถดัดแปลงได้จากไฮเพอร์โบลิกโคไซน์ทรานส์คอนดักเตอร์ ลักษณะของวงจรนี้ คล้ายคลึงส่วนของวงจรไฮเพอร์โบลิกไซน์ทรานส์คอนดักเตอร์เพียงแต่กระแสภายใน I_1 และ I_2 ต้องทำการบวกกันเพื่อให้ออกมาเป็นกระแสเอาต์พุต

ลักษณะของวงจรนี้ คล้ายคลึงส่วนของวงจรไฮเพอร์โบลิกไซน์ ทรานส์คอนดักเตอร์แต่กระแสเมื่อได้รับการป้อนแรงดันด้วยค่าที่เป็นลบ จะมีค่าเป็นบวกซึ่งแตกต่างจากวงจรที่แล้วดังนั้นจึงต้องทำการสะท้อนกระแสด้วยวิธีcascode เพื่อให้กระแส I_1 และ I_2 บวกกันเพื่อให้ออกมาเป็นกระแสที่ขาออกต่อไป ตามสมการ

$$I_{out} = I_1 + I_2$$

3.17



รูป 3.7 วงจรไฮเปอร์โบลิคคอส ทรานส์คอนดักเตอร์

วงจรที่ได้ออกแบบนี้ได้ทำการปรับปรุงวงจรที่ได้กล่าวมาข้างต้น ซึ่งทฤษฎีที่สำคัญที่นำมาประกอบในวงจรนี้คือ ผลคูณของกระแสขาออกที่เป็นค่าของฟังก์ชันไฮเปอร์โบลิคดังสมการ

$$I_{out} = \frac{I_{in1}I_{in2}}{I_0} \quad 3.18$$

ซึ่งจะได้ความสัมพันธ์ระหว่างกระแสขาเข้ากับแรงดันขาเข้า ของทรานส์คอนดักเตอร์คือ

$$I_{in} = 2I_0 \sinh \left(\frac{V_1 - V_{ref}}{nU_T} \right) ; V_{ref} = \text{GND} \quad 3.19$$

แทนค่าของกระแสขาเข้าลงในสมการ

$$I_{out} = 4I_0 \sinh \left(\frac{V_1}{nU_T} \right) \sinh \left(\frac{V_2}{nU_T} \right) \quad 3.20$$

ด้วยเอกลักษณ์ของฟังก์ชันไฮเปอร์โบลิค จะได้อีกสมการคือ

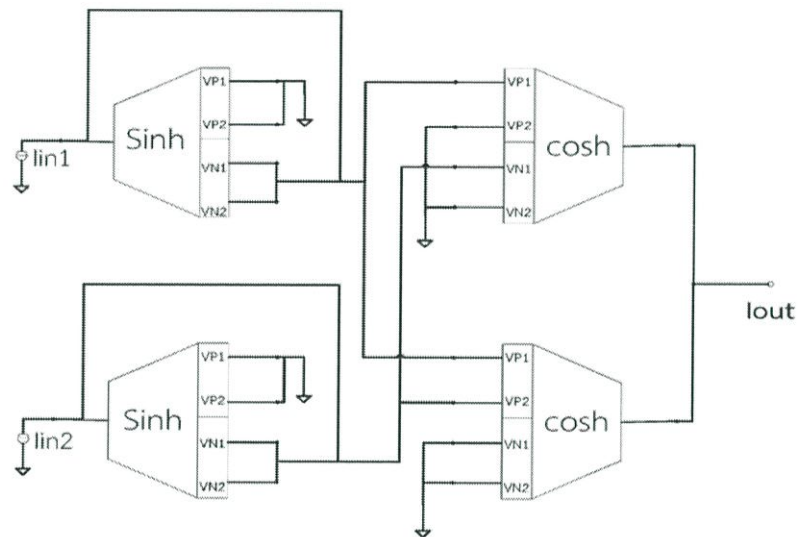
$$I_{out} = 2I_0 \left\{ \cosh \left(\frac{V_1}{nU_T} - \frac{V_2}{nU_T} \right) - \cosh \left(\frac{V_1}{nU_T} - \frac{-V_2}{nU_T} \right) \right\} \quad 3.21$$

$$I_{out} = 2I_0 \left\{ \cosh \left(\frac{V_1}{nU_T} - \frac{V_2}{nU_T} \right) - \cosh \left(\frac{V_1}{nU_T} + \frac{V_2}{nU_T} \right) \right\} \quad 3.22$$

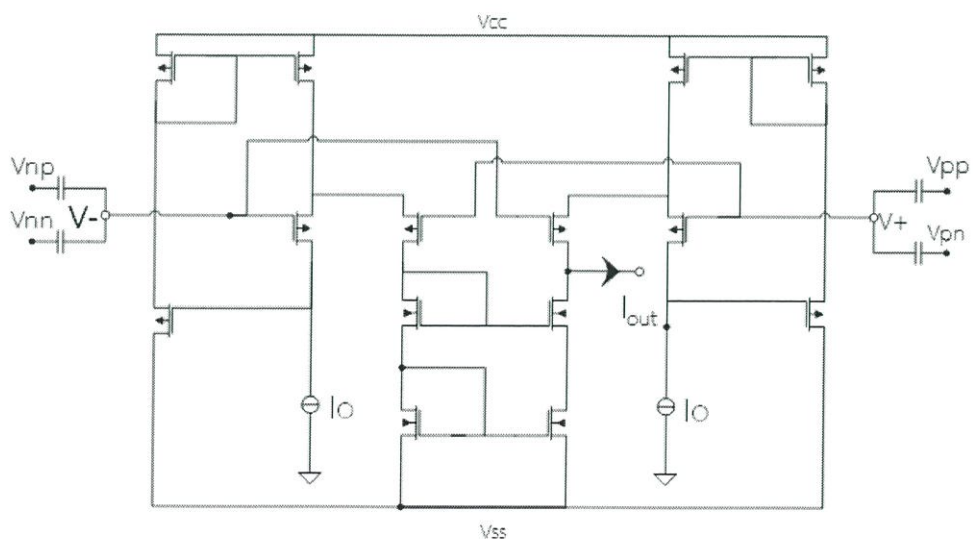
3.3 Hyperbolic sine transconductors with floating gate

จากการที่ได้นำเสนอประโยชน์ของมอสทรานส์ซิสเตอร์ชนิดเกจลอย อาจารย์ที่ปรึกษาจึงได้เสนอประยุกต์นำเอาคุณสมบัติที่สามารถรับสัญญาณขาเข้าได้หลายค่ามาช่วยทำให้วงจรมีขนาดเล็กลง เพราะสามารถลดจำนวนบล็อกของไฮเปอร์โบลิกไซน์ได้อีกหนึ่งบล็อก

Current multiplier with Floating gate



รูป 3.8 วงจรคูณกระแสที่มี floating gate



รูป 3.9 วงจรไฮเปอร์โบลิกไซน์ ทรานส์คอนดักเตอร์ที่มี floating gate

จากสมการที่ 3.5 กระแสขาออกของวงจรไฮเปอร์โบลิก ไซน์ ทรานส์คอนดักเตอร์ และจากรูปที่ 3.9 ที่มีการเพิ่มตัวเก็บประจุเข้ามาช่วยให้สามารถรับสัญญาณเข้าได้มากขึ้น ดังนั้นเราจึงต้องพิจารณาผลกระทบว่ามีผลต่อสมการดังนี้

$$V_p = \frac{C_1 V_{pp} + C_2 V_{pn}}{C_{total}} \quad 3.23$$

ในทำนองเดียวกัน
$$V_n = \frac{C_1 V_{np} + C_2 V_{nn}}{C_{total}} \quad 3.24$$

และ ค่า C มีค่าเท่ากันทุกตัว คือ 1 pF

ดังนั้นจากสมการ 3.12 จะได้ว่า
$$V_p \text{ or } V_+ = \frac{V_{pp} + V_{pn}}{2} \quad 3.25$$

ดังนั้นจากสมการ 3.13 จะได้ว่า
$$V_n \text{ or } V_- = \frac{V_{np} + V_{nn}}{2} \quad 3.26$$

จากสมการที่ 3.5 เมื่อแทนค่าตัวแปรด้วยสมการ 3.14 และ 3.15 จะได้ว่า

$$I_{out} = 2I_0 \sinh\left(\frac{\frac{V_{pp} + V_{pn}}{2} - \frac{V_{np} + V_{nn}}{2}}{nU_T}\right) \quad 3.27$$

$$I_{out} = 2I_0 \sinh\left(\frac{(V_{pp} + V_{pn}) - (V_{np} + V_{nn})}{2nU_T}\right) \quad 3.28$$

$$I_{out} = 2I_0 \sinh\left(\frac{(V_{pp} - V_{np}) - (V_{nn} - V_{pn})}{2nU_T}\right) \quad 3.29$$

บทที่ 4

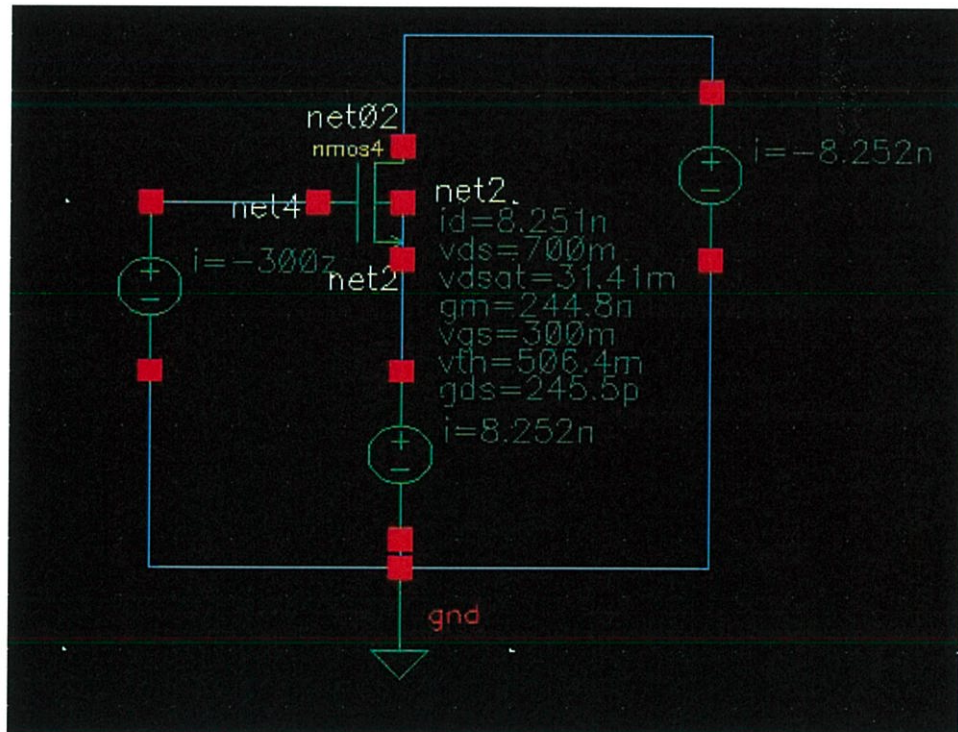
ผลการทดลอง

4.1 Weak inversions

4.1.1 Characteristics

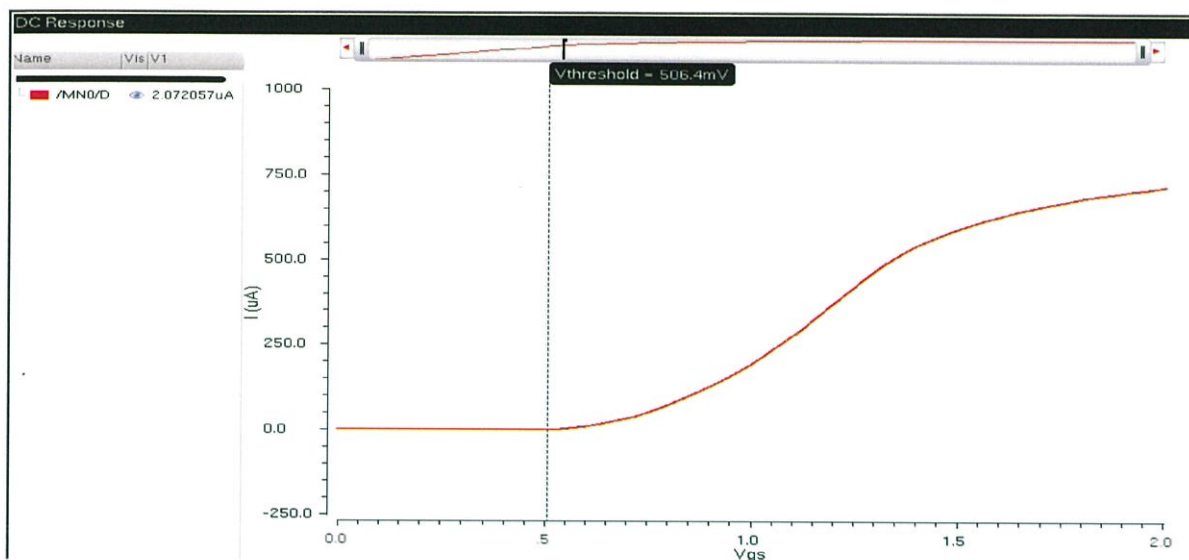
การทดลองในส่วนนี้จะทำการจำลองให้เห็นถึงกราฟของกระแส-แรงดัน ของ MOSFET ชนิด NMOS เพื่อดูกระแสที่ไหลของกระแสโดยมีตัวแปรต้นเป็นแรงดันเกจ-ซอส

เงื่อนไข	ปริมาณ
W/L	60u/5u
แรงดันเดรน-ซอส	700mV
แรงดันเกจ-ซอส	400mV

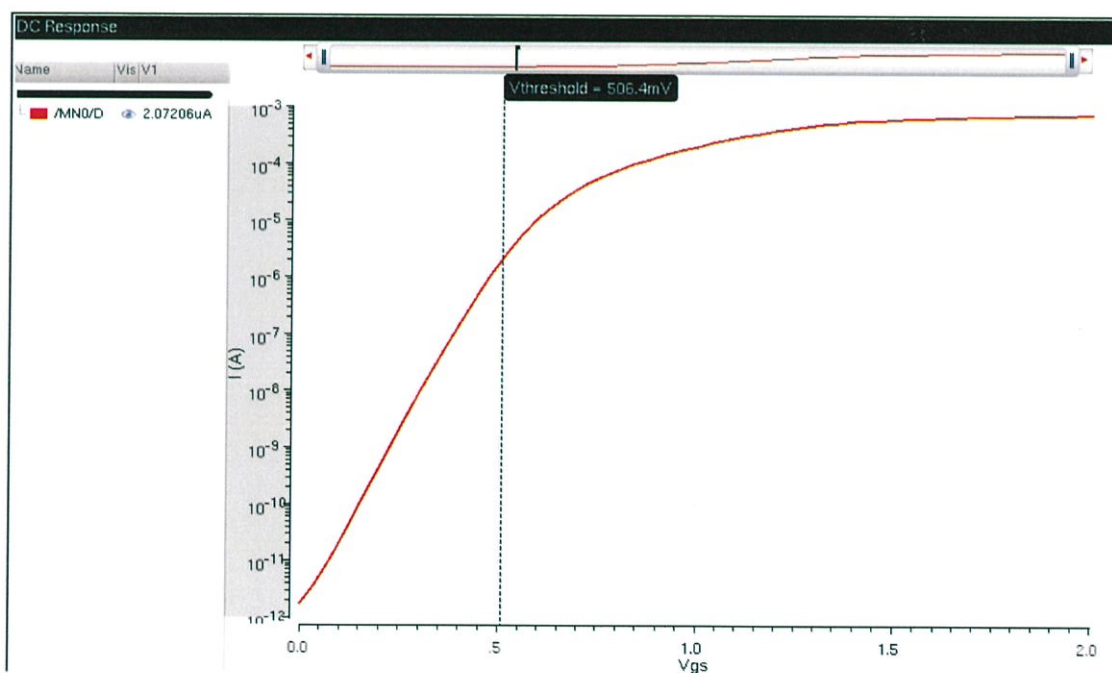


รูป 4.1 การทดลอง weak inversion

ผลการทดลอง



รูป 4.2 ผลการทดลอง weak inversion

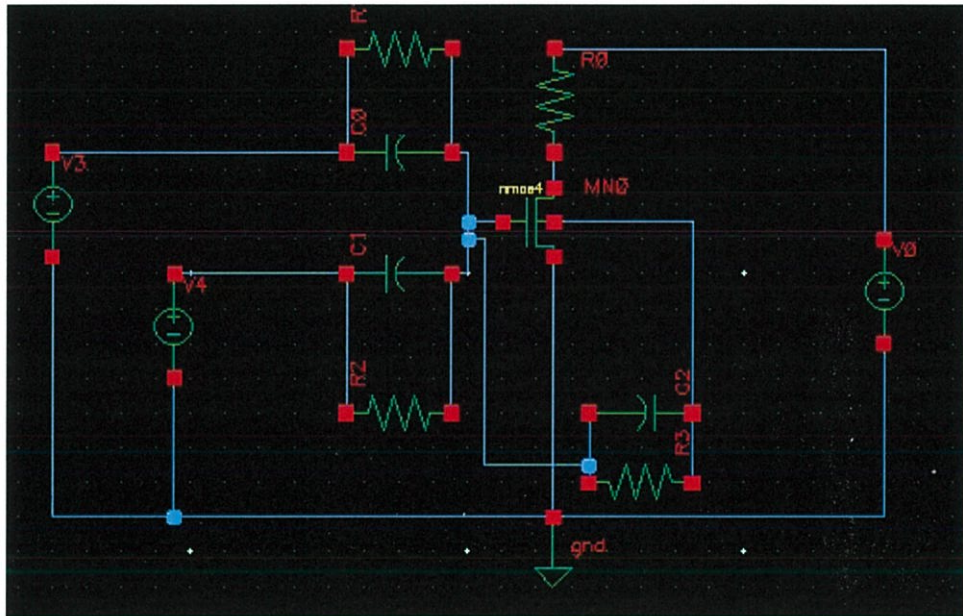


รูป 4.3 ผลการทดลอง weak inversion (log scale)

จากรูปจะเห็นว่าเมื่อดูกราฟในช่วงของ 500mV กระแสไหลน้อยมากหรือแทบจะไม่ไหลเลย แต่เมื่อเปลี่ยนแกนเป็น log scale กระแสเดรนไหลโดยมีความสัมพันธ์เป็นเอกซโพเนนเชียลในช่วงค่าแรงดันที่ขาเกจ-ซอสมีค่าน้อยกว่าค่าแรงดันขีดเริ่ม

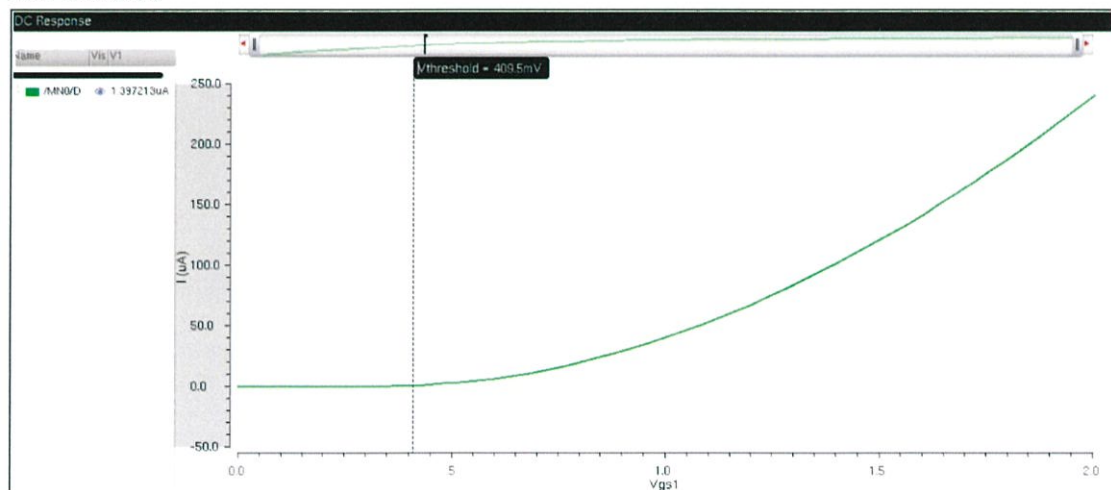
4.1.2 Characteristics of floating gate transistor

เงื่อนไข	ปริมาณ
W/L	60u/5u
แรงดันเดรน-ซอส	700mV
แรงดันเกจ-ซอสที่ 1	400mV
แรงดันเกจ-ซอสที่ 2	400mV

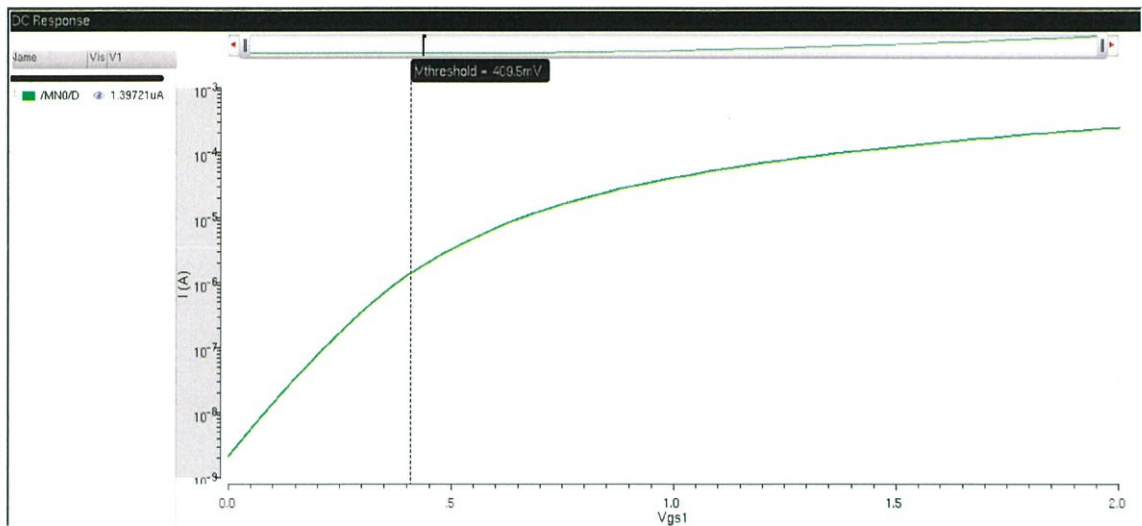


รูป 4.4 การทดลอง floating gate transistor

ผลการทดลอง



รูป 4.5 ผลการทดลอง floating gate transistor



รูป 4.6 การทดลอง floating gate transistor (log scale)

การป้อนแรงดันที่ขาเกจ เราสามารถเพิ่มแรงดันขาเข้าที่เกจลอยที่หนึ่งสูงกว่าแรงดันขีดเริ่มได้ แต่เราต้องลดแรงดันขาเข้าที่เกจลอยที่สอง เพื่อให้แรงดันรวมที่ขาเกจไม่เกินแรงดันขีดเริ่ม

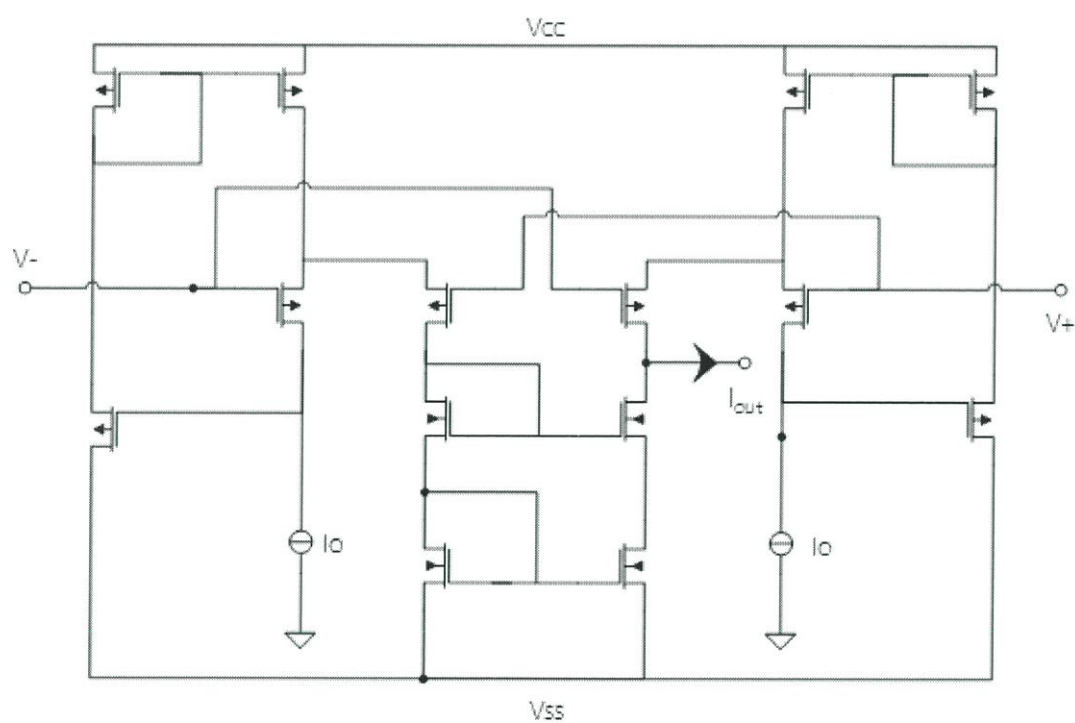
ช่วงที่ทำงานในโหมด Weak inversion ของทรานซิสเตอร์ชนิด CMOS มีช่วงที่กว้างกว่าทรานซิสเตอร์ที่มีเกจลอยคู่ได้จากค่าแรงดันขีดเริ่มของทรานซิสเตอร์ทั้งสอง

4.2 Sinh transconductor

4.2.1 ทดลอง sinh transconductor

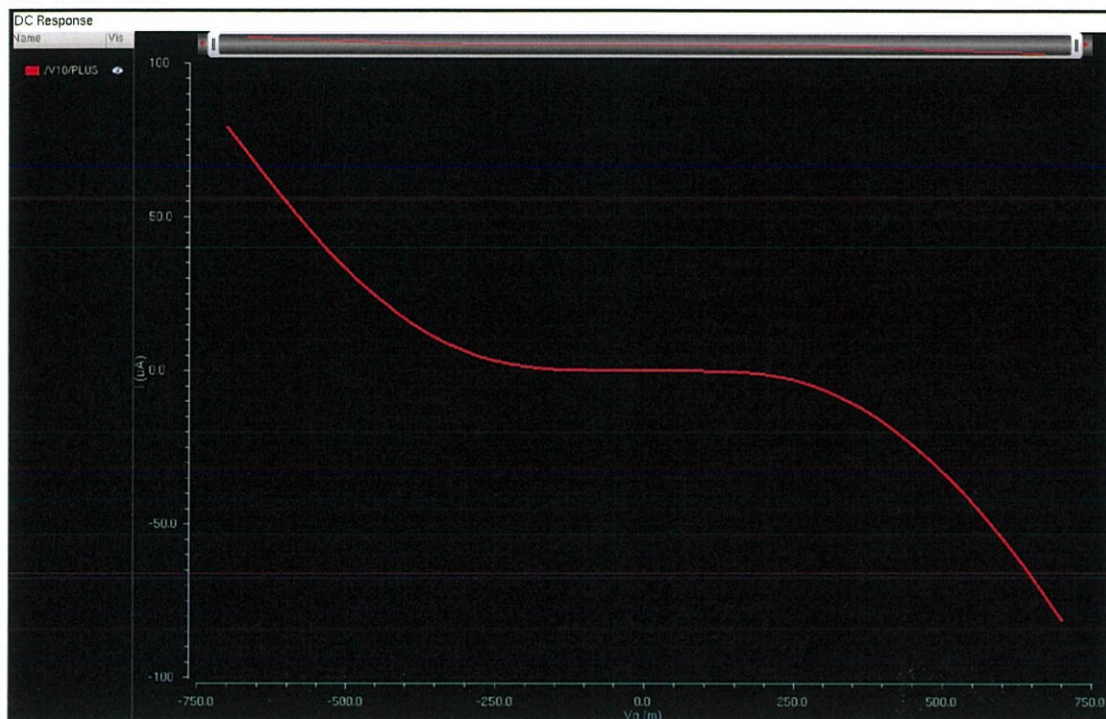
ในวงจรคุณประกอบไปด้วยบล็อกไฮเปอร์โบลิกไซน์ ทรานส์คอนดักเตอร์จึงทดลองหาการทำงานของบล็อกดังกล่าวว่าสามารถสร้างสัญญาณตามที่ต้องการได้หรือไม่โดยครั้งนี้จะเป็นการปรับค่าของแรงดันขาเข้าที่จะส่งผลต่อค่ากระแสขาออก จะทดลองทั้งค่าแรงดันที่โหนดขาเข้าทั้งลบและบวก

เงื่อนไข	ปริมาณ
W/L	60u/5u
Vp	0
Vn	0
Ib	10nA
Vdd	1.5V
Vss	1.5V

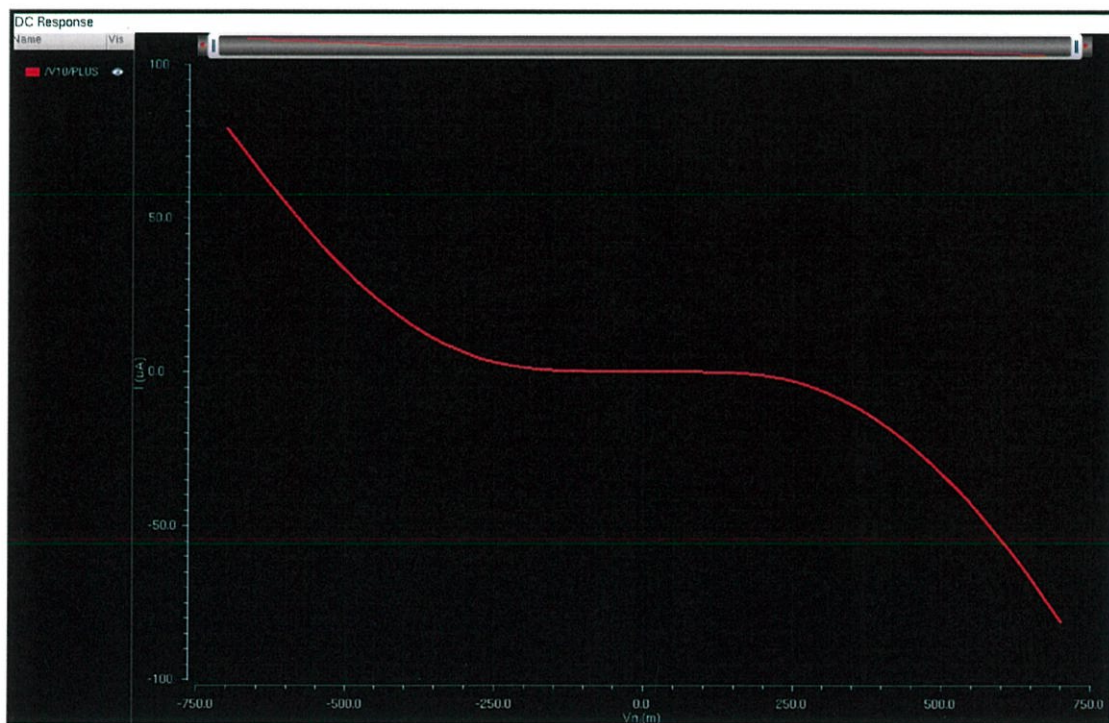


รูป 4.7 การทดลอง sinh transconductor

ผลการทดลอง



รูป 4.8 ผลการทดลอง sinh transconductor ป้อนที่ขาบวก



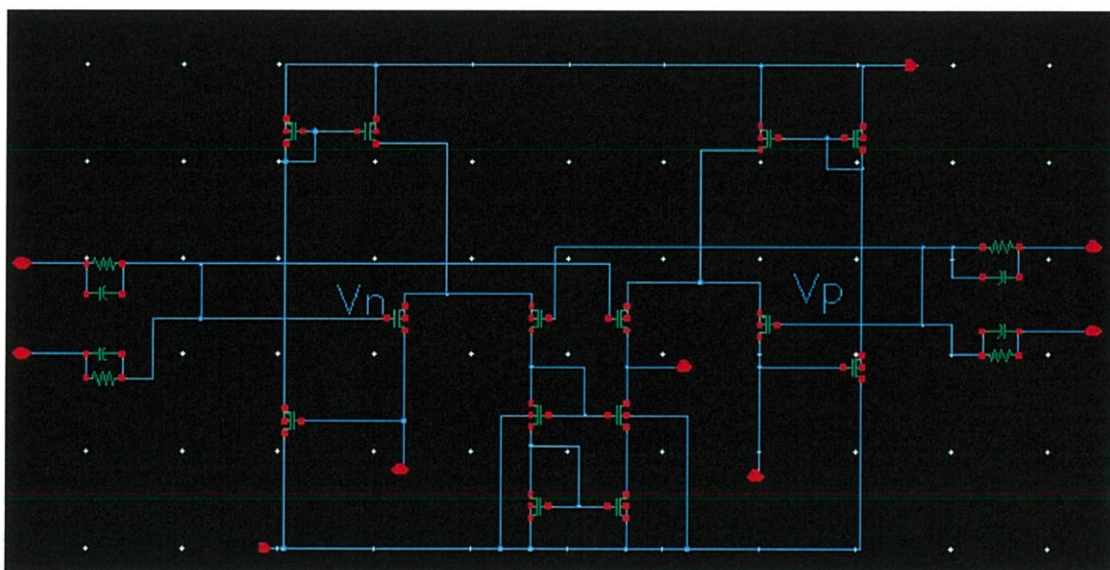
รูป 4.9 ผลการทดลอง sinh transconductor ป้อนที่ขาลบ

กราฟทั้งสองแบบมีลักษณะที่เป็นไปตามฟังก์ชันไฮเปอร์โบลิก ไซน์ เมื่อพิจารณาที่สัญญาณที่เข้าทางฝั่งบวก กระแสขาออกคือกระแส I1 เมื่อค่าสัญญาณขาเข้ามีค่าเป็นบวก ในทางตรงกันข้าม เมื่อสัญญาณขาเข้ามีค่าเป็นลบ กระแสขาออกจะย้อนทิศทางกลับ ไหลลงตามทิศของกระแส I2 ภาพที่สองก็จะทำงานในลักษณะที่เหมือนกันแต่แค่กลับทิศของกระแสเท่านั้น ค่าสัญญาณขาเข้าที่ยังให้สัญญาณกระแสขาออกมีความสมมาตรอยู่ มีค่า $-500\text{mV} - 500\text{mV}$

4.2.2 ทดลอง sinh transconductor with floating gate transistor

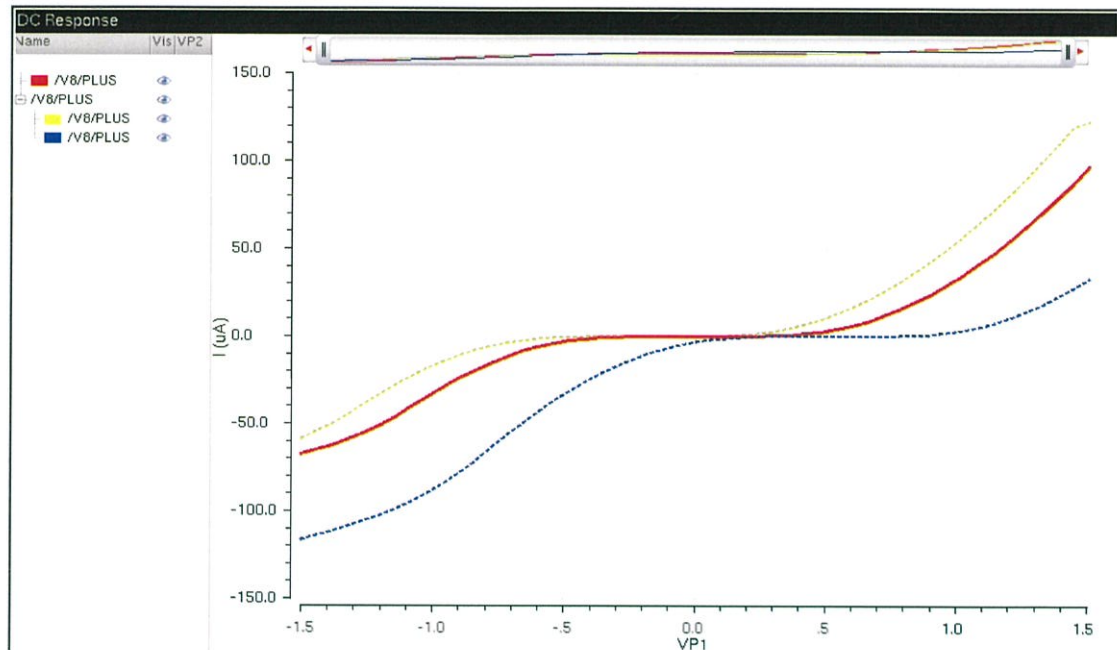
ทำการทดลองเช่นเดียวกับ หัวข้อ 4.2.1

เงื่อนไข	ปริมาณ
W/L	60u/5u
Vpp	0
Vpn	0
Vnp	0
Vnn	0
Ib	10nA
Vdd	1.5V
Vss	1.5V



รูป 4.10 ทดลอง sinh transconductor with floating gate transistor

ผลการทดลอง



รูป 4.11 ผลการทดลอง sinh transconductor with floating gate transistor

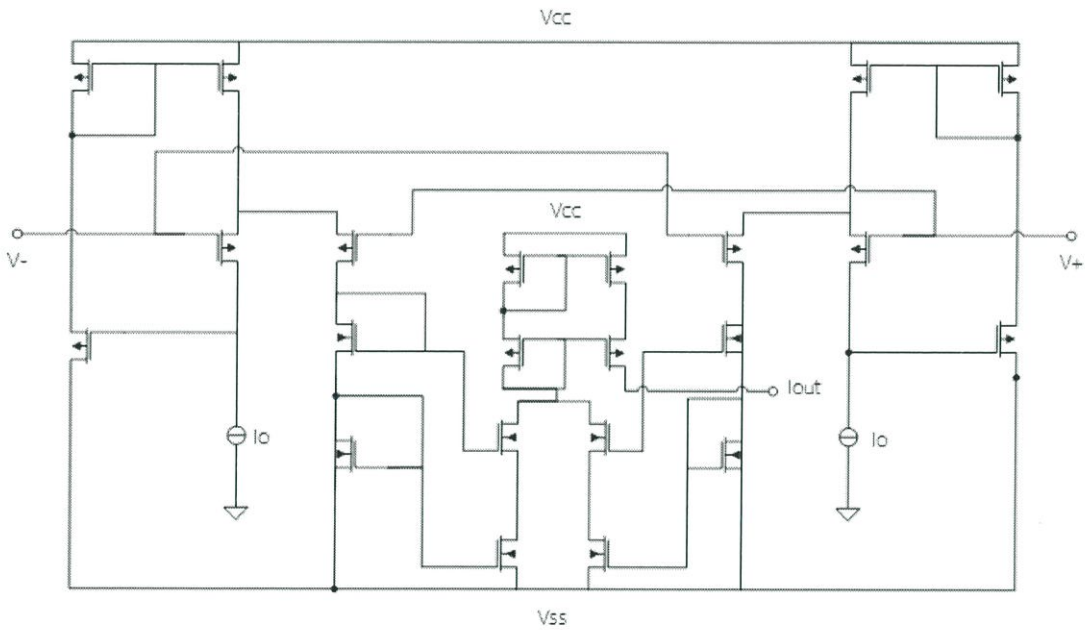
จะเห็นว่าผลลัพธ์มีลักษณะที่เป็นไปตามฟังก์ชันไฮเพอร์โบลิก ไซน์ ซึ่งสอดคล้องกับการทดลองที่ผ่านมา ซึ่งการเลื่อนของกราฟเกิดขึ้นจากการป้อนแรงดันที่เกจลอยทั้งสองฝั่ง กราฟเลื่อนฝั่งซ้าย(สีเหลือง) เนื่องจากการป้อนแรงดันขาเกจลวกที่สอง และกราฟเลื่อนไปทางฝั่งซ้ายเนื่องจากการป้อนแรงดันขาเกจลวกที่หนึ่ง

4.3 Cosh transconductor

4.3.1 ทดลอง cosh transconductor

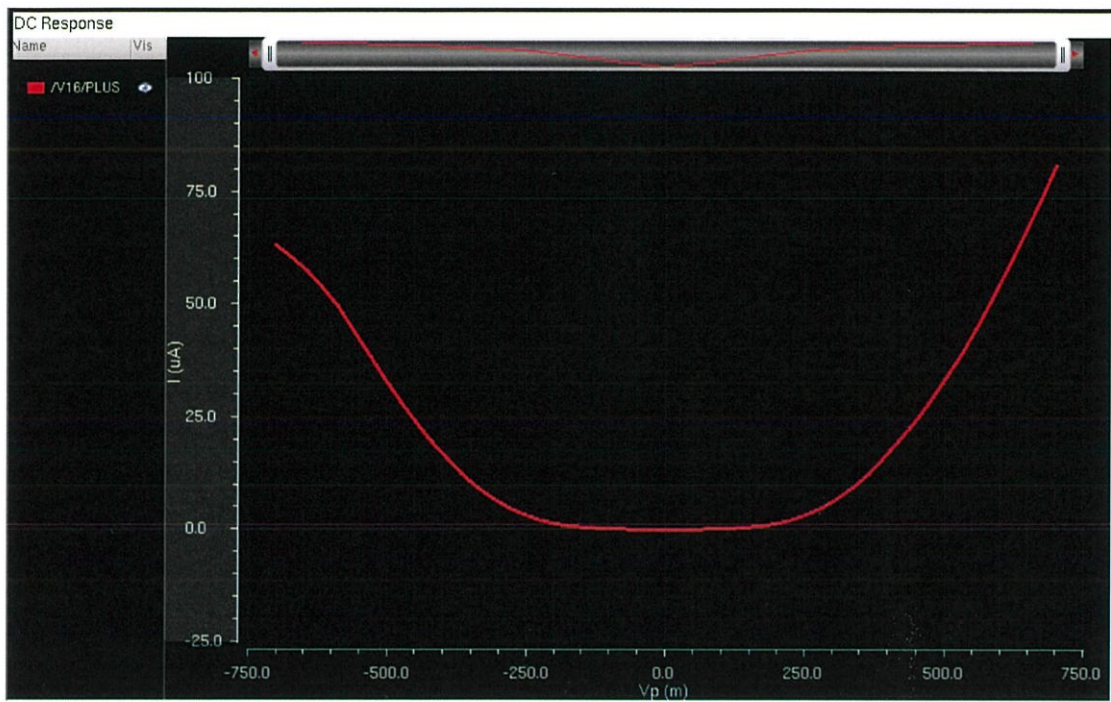
เช่นกันภายในวงจรควรมีส่วนประกอบของบล็อกไฮเพอร์โบลิก คอส ทรานส์คอนดักเตอร์ ทดลองหาสัญญาณที่ขาออกว่าเป็นไปตามสมการของฟังก์ชันหรือไม่

เงื่อนไข	ปริมาณ
W/L	60u/5u
Vp	0
Vn	0
Ib	10nA
Vdd	1.5V
Vss	1.5V

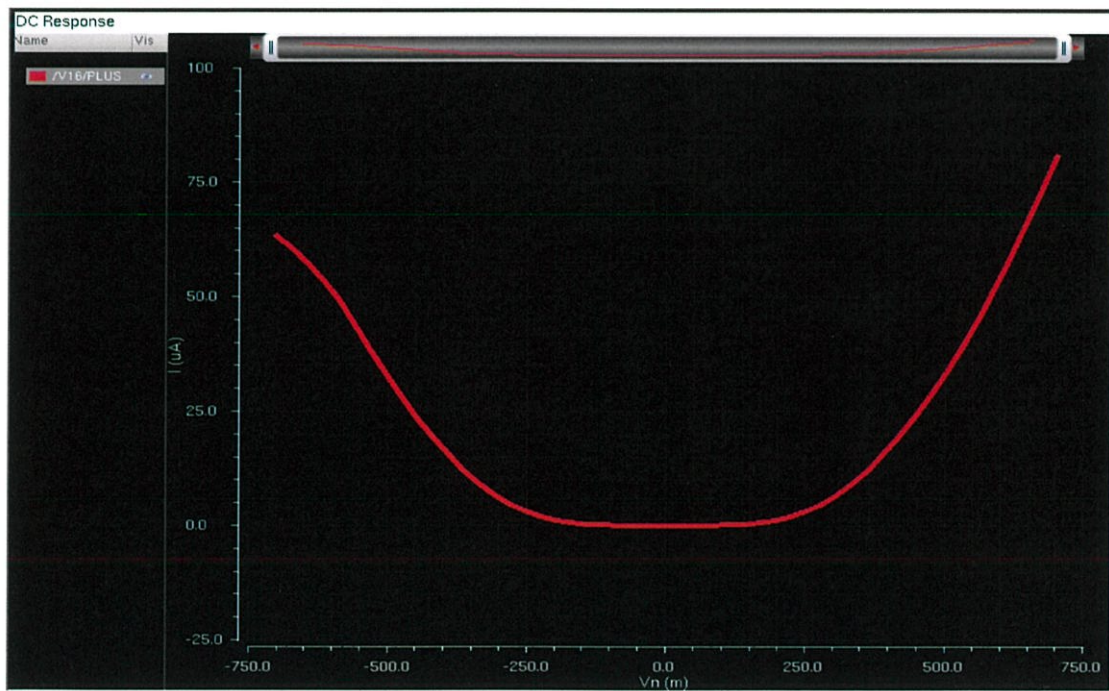


รูป 4.12การทดลอง cosh transconductor

ผลการทดลอง



รูป 4.13 ผลการทดลอง cosh transconductor V_p



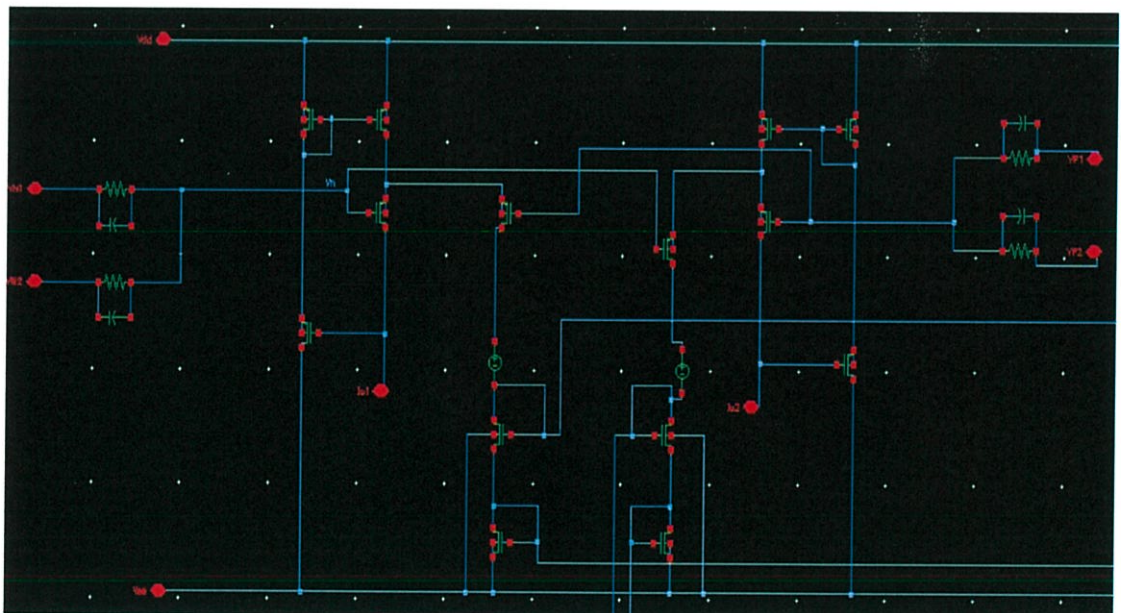
รูป 4.14 ผลการทดลอง cosh transconductor V_n

กราฟทั้งสองแบบมีลักษณะที่เป็นไปตามฟังก์ชันไฮเพอร์โบลิก คอช และกระแสขาออกในครั้ง
นี้เกิดจากการรวมกันของกระแสขาออกของแต่ละคู่ ซึ่งต่างจากกระแสที่ขาออกของsinh
transconductor

4.3.2 การทดลอง cosh transconductor with floating gate transistor

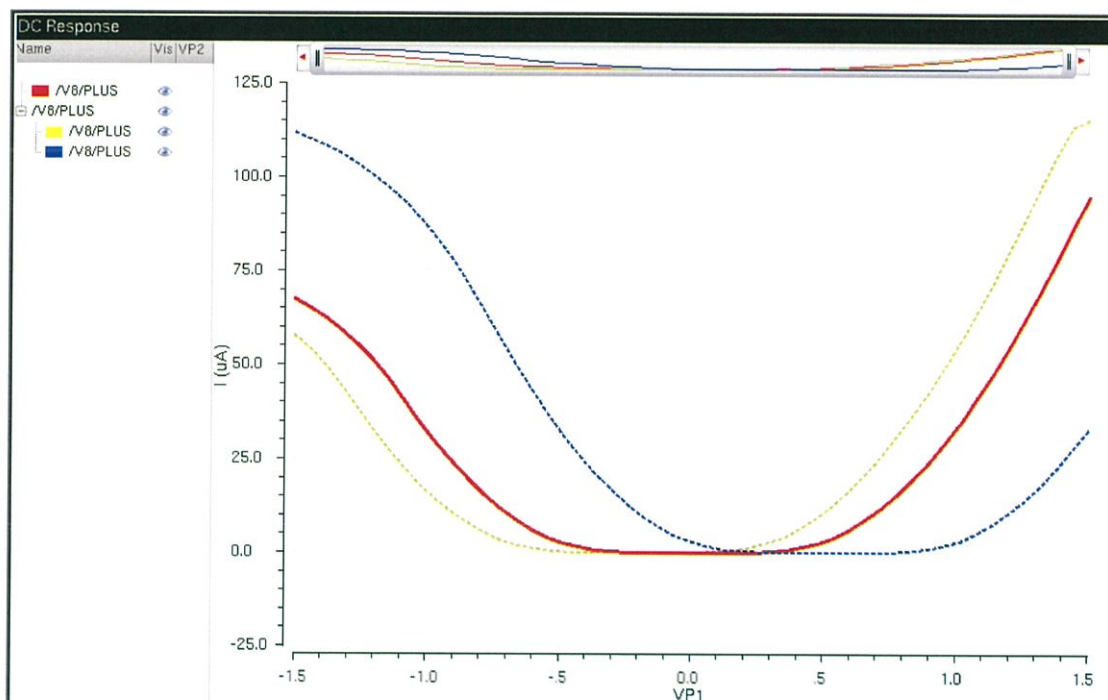
ทำการทดลองเช่นเดียวกับหัวข้อ4.3.1

เงื่อนไข	ปริมาณ
W/L	60u/5u
Vpp	0
Vpn	0
Vnp	0
Vnn	0
Ib	10nA
Vdd	1.5V
Vss	1.5V



รูป 4.15 การทดลอง cosh transconductor with floating gate transistor

ผลการทดลอง



รูป 4.16 ผลการทดลอง cosh transconductor with floating gate transistor

กราฟมีลักษณะตามฟังก์ชันไฮเพอร์โบลิก คอช ตามเส้นหลัก(สีแดง) ซึ่งสาเหตุที่กราฟเลือนนั้น สอดคล้องกับปรากฏการณ์ที่เกิดจากการป้อนแรงดันเพิ่มเติมเข้าที่ขาเกจลอยทั้งสองฝั่งการเลือนกราฟนั้นมีเงื่อนไขเดียวกับวงจร sinh transconductor

4.4 DC response

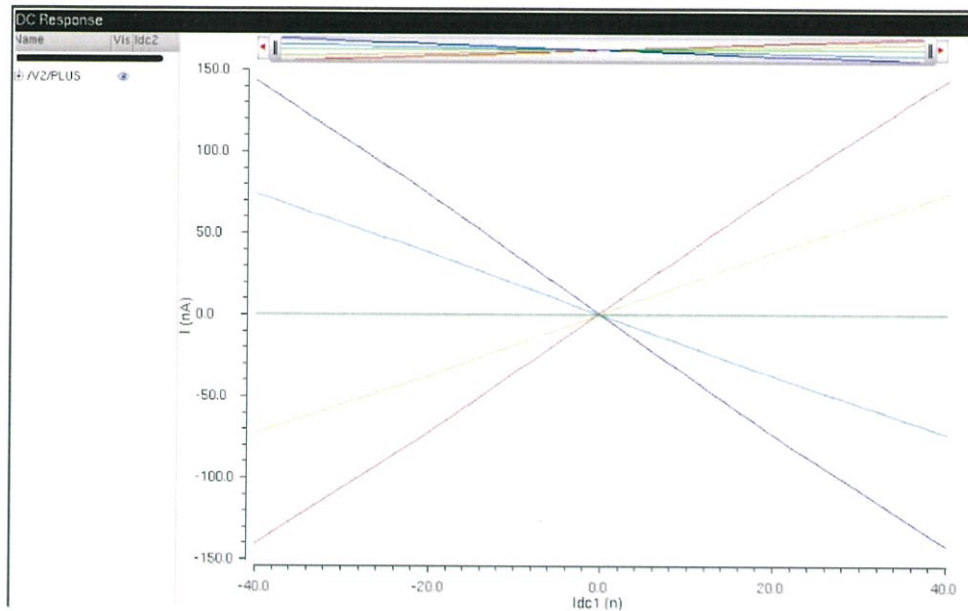
4.4.1 การทดลอง DC response ของวงจรคุณ

การทดลองนี้จะพิสูจน์ว่าวงจรคุณที่ได้ออกแบบจะต้องสามารถรับค่าได้ทั้งสี่ ควอดแดรนต์

เงื่อนไข	ปริมาณ
W/L	60u/5u
Ib	10nA
Vdd	1.5V
Vss	1.5V

ตั้งค่า $\text{lin1} = -40\text{nA} - 40\text{nA}$
 $\text{lin2} = -40\text{nA} - 40\text{nA}$

ผลการทดลอง



รูป 4.17 ผลการทดลอง DC response

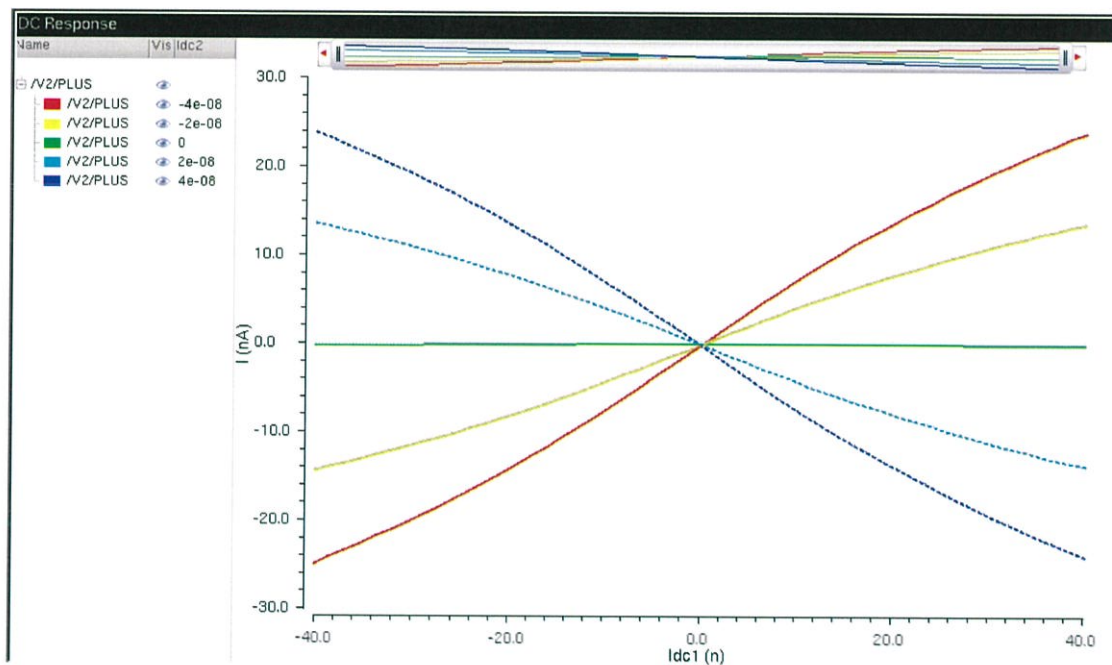
ผลลัพธ์ตอบสนองต่อสัญญาณเข้าได้ทั้งค่าบวกและลบ ให้ผลลัพธ์ที่เป็นค่าทั้งสี่ควอดแดรนต์ ซึ่งเมื่อมองผลลัพธ์ในแง่ของความเป็นเชิงเส้น (Linear range) ความหมายคือผลลัพธ์ยังมีความเป็นเชิงเส้นอยู่ หากใช้เกณฑ์ที่ความชันเปลี่ยนแปลงจากความชันสูงสุดที่ 5% สัญญาณขาเข้าที่มีค่า -25nA ถึง 25nA

4.4.2 การทดลอง DC responseของวงจรควมที่มี floating gate transistor

ทำการทดลองเช่นเดียวกับหัวข้อ 4.4.1

ตั้งค่า $\text{lin1} = -40\text{nA} - 40\text{nA}$
 $\text{lin2} = -40\text{nA} - 40\text{nA}$

ผลการทดลอง



รูป 4.18 ผลการทดลอง DC responseของวงจรควมที่มี floating gate transistor

ผลลัพธ์ที่ได้มีลักษณะเป็นสี่ควอดแดรนต์ และในทำนองเดียวกัน ค่า linear range 5% ประมาณ -10nA ถึง 10nA

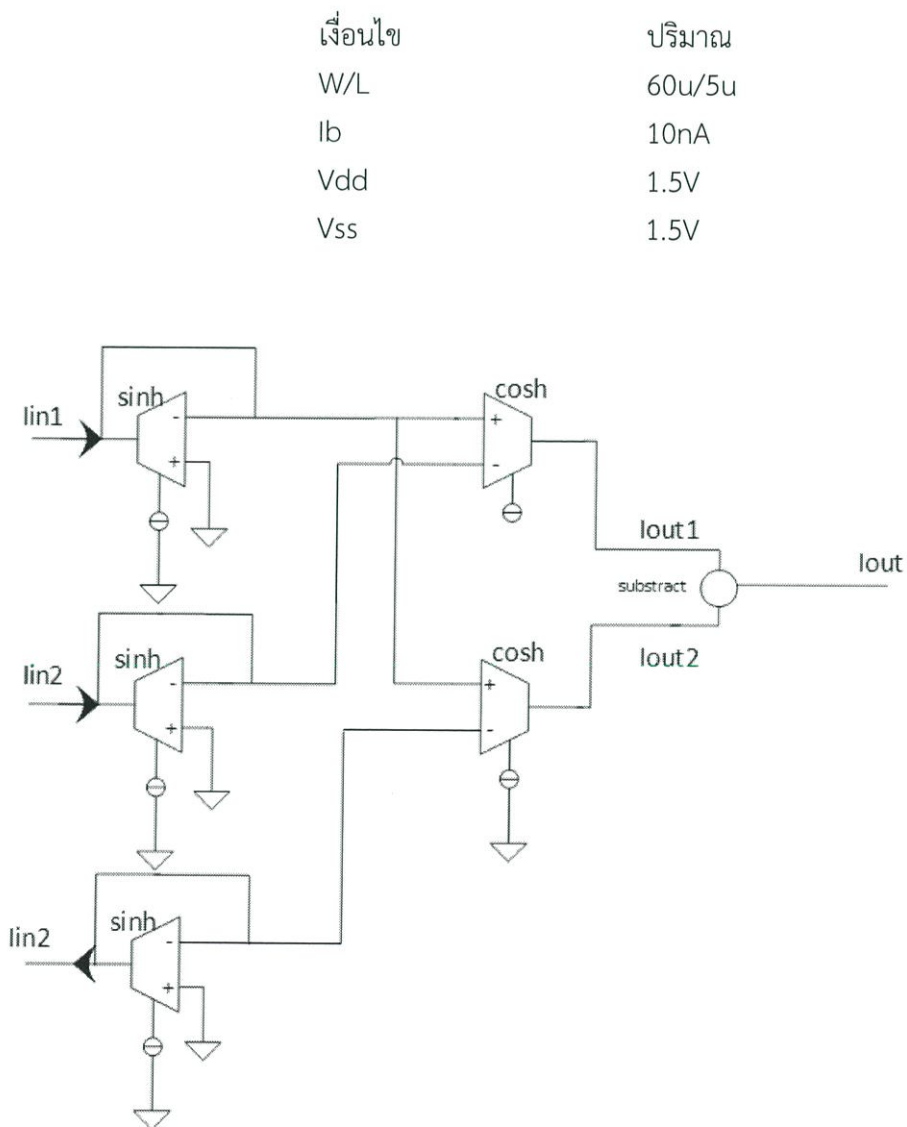
4.5 Transient simulation

4.5.1 การทดลองของวงจรคุณ

การทดลองครั้งนี้เพื่อดูกระแสที่เปลี่ยนไปตามเวลาโดยกำหนดให้กระแสขาเข้าเป็น Sinusoidal และกระแสขาเข้าอีกข้างหนึ่งเป็น DC current

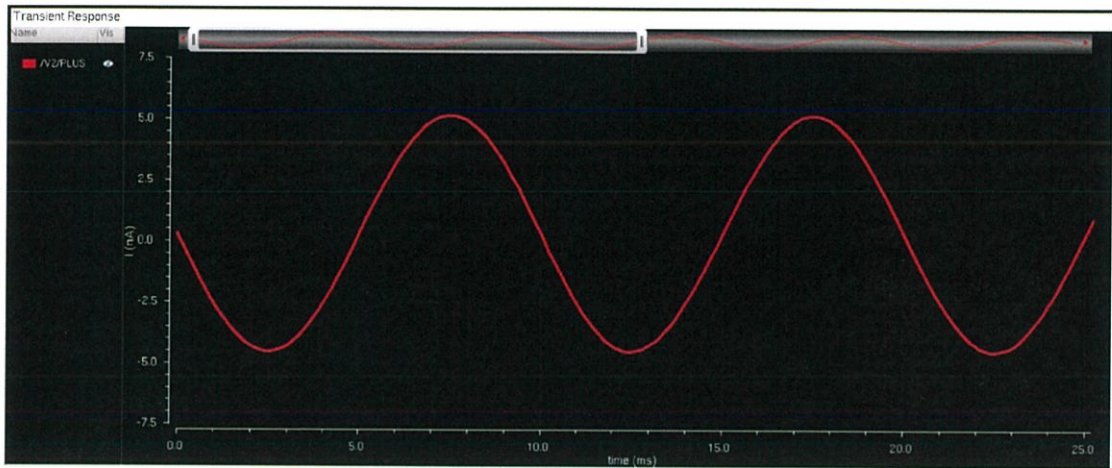
lin1 = 5nA, 100 Hz, sinusoidal input

lin2 = 10nA, DC input

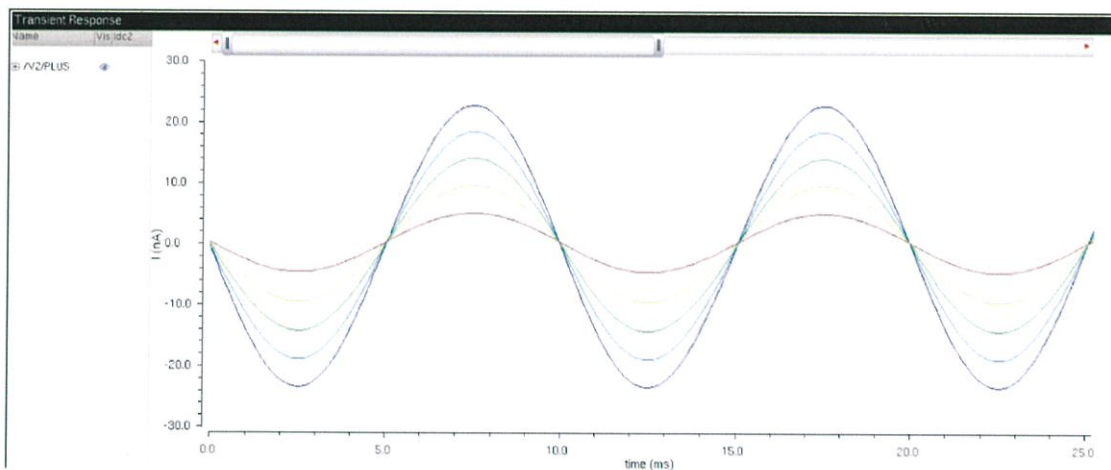


รูป 4.19 การทดลอง transient simulation

ผลการทดลอง



รูป 4.20 ผลการทดลอง transient simulation



รูป 4.21 ผลการทดลอง transient simulation DC sweep

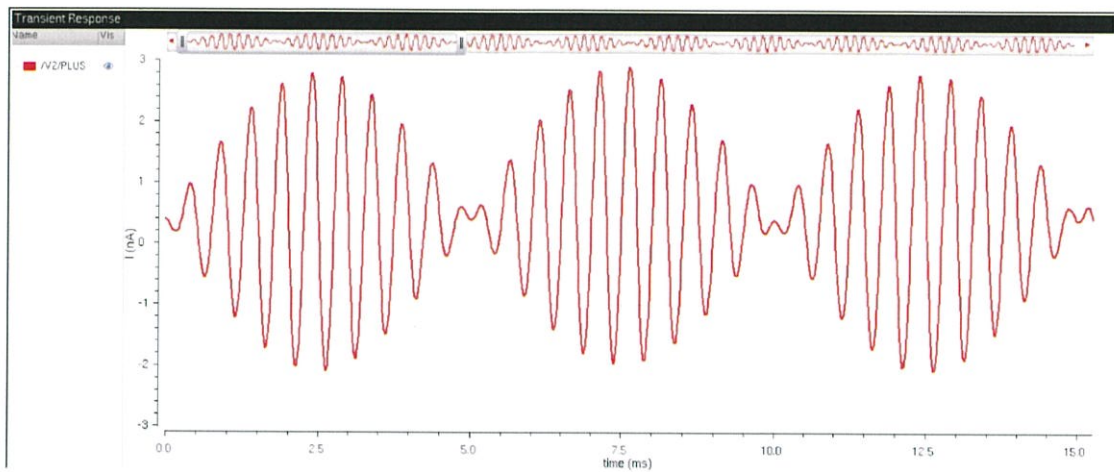
จากกราฟจะเห็นว่าเป็นกระแสขาออกของวงจรมีค่าแอมพลิจูดที่เปลี่ยนไปตามสมการผลลัพธ์ การคูณซึ่งเมื่อปรับเพิ่มกระแสที่เป็น DC ไปเรื่อยจะเกิดความเพี้ยนของสัญญาณขึ้น

ตั้งค่า

lin1 = 5nA, 2k Hz, sinusoidal input

lin2 = 5nA, 100 Hz, sinusoidal input

ผลการทดลอง

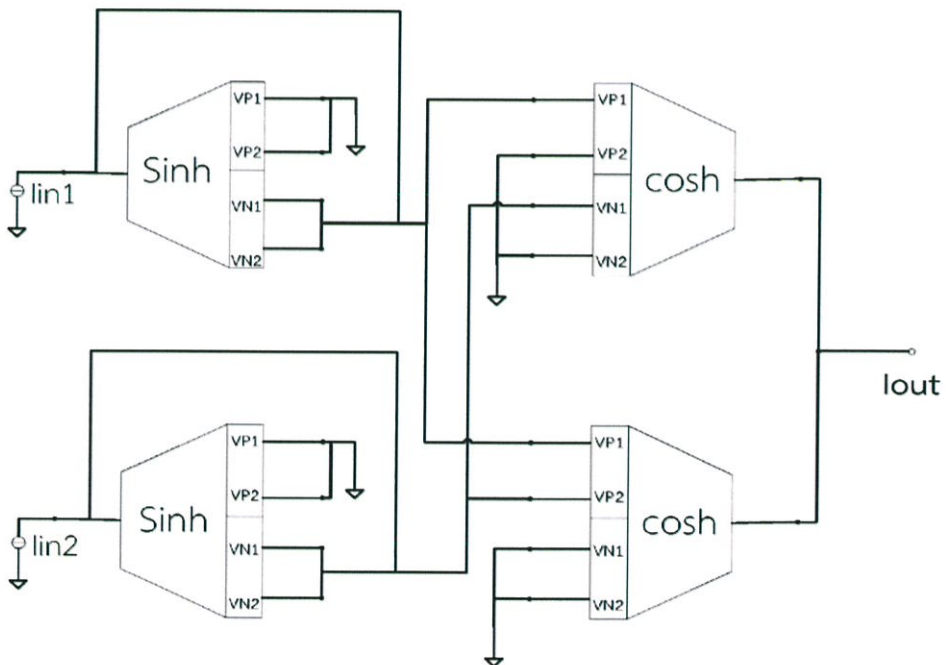


รูป 4.22 ผลการทดลอง transient simulation AC-AC

การป้อนสัญญาณที่เป็น AC พร้อมกัน เกิดการ modulate ของสัญญาณโดยค่า modulation index = 2.5

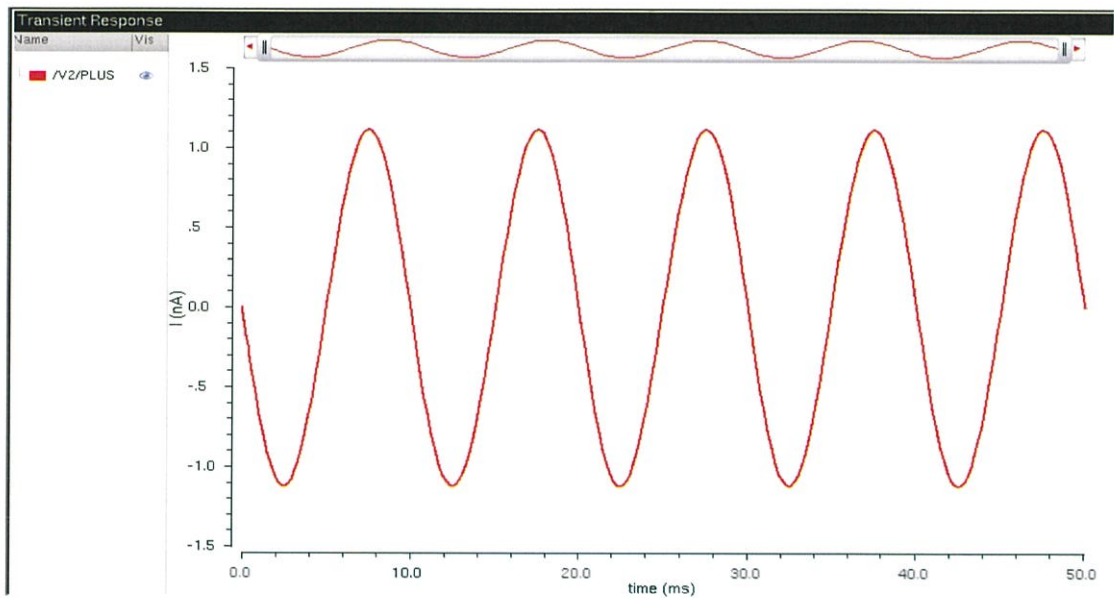
4.5.2 การทดลองของวงจรควมที่มี floating gate transistor

ทำการทดลองเช่นเดียวกันกับหัวข้อ 4.5.1

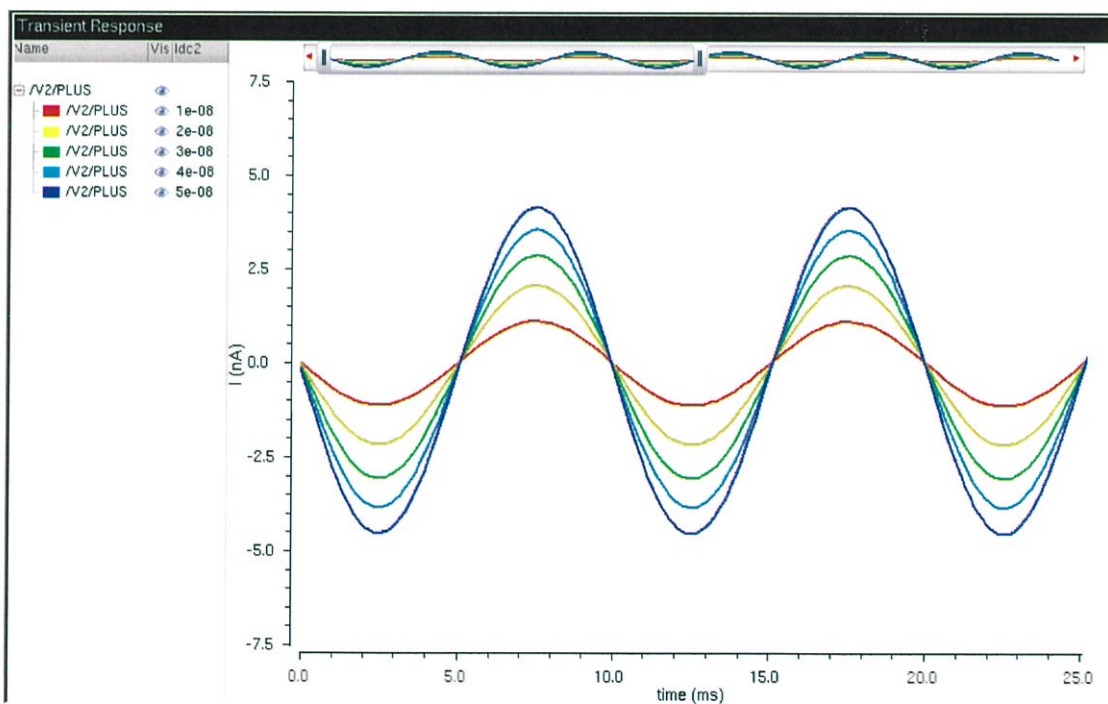


รูป 4.23 การทดลองของวงจรควมที่มี floating gate transistor

ผลการทดลอง



รูป 4.24 ผลการทดลอง transient simulationของวงจรควมที่มี floating gate transistor

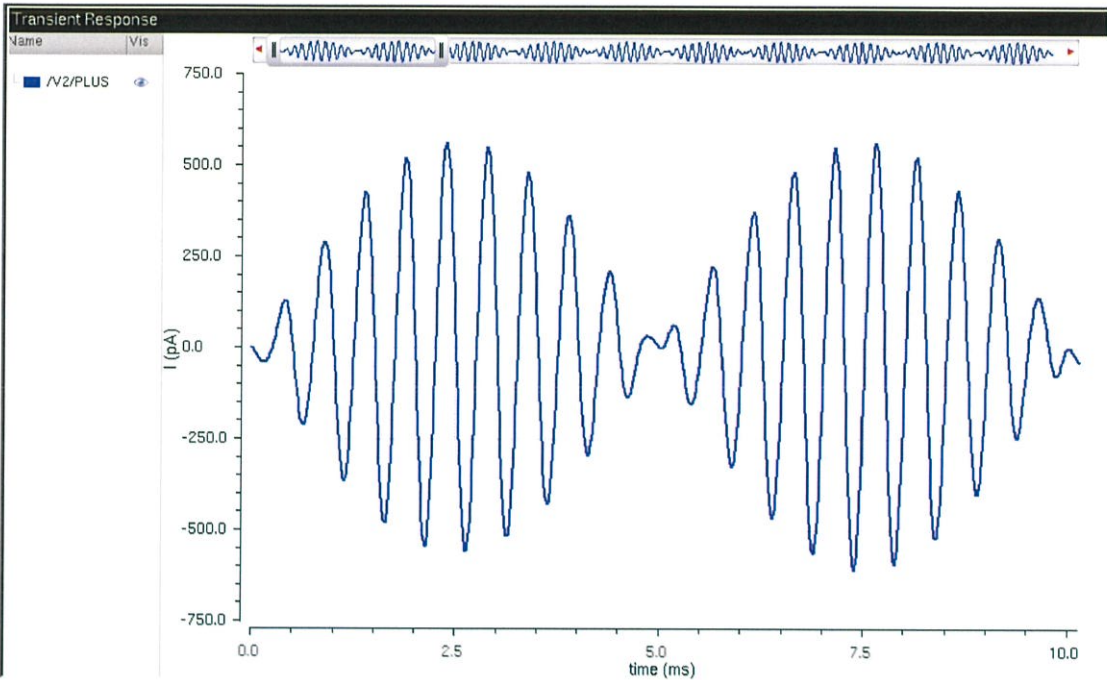


รูป 4.25 ผลการทดลอง transient DC sweepของวงจรควมที่มี floating gate transistor

จากกราฟจะเห็นว่าเป็นกระแสออกของวงจรมีค่าแอมพลิจูดที่เปลี่ยนไป จากการปรับเพิ่มกระแสที่เป็น DC ค่าที่ได้จะน้อยเพราะมีตัวแปรแฝงอยู่ที่วงจร

ตั้งค่า lin1 = 5nA, 2k Hz, sinusoidal input
lin2 = 5nA, 100 Hz, sinusoidal input

ผลการทดลอง



รูป 4.26 ผลการทดลอง transient simulation AC-ACของวงจรควมที่มี floating gate transistor

การป้อนสัญญาณที่เป็น AC พร้อมกัน เกิดการ modulate ของสัญญาณโดยค่า modulation index = 2.5 โดยค่าที่ได้อาจจะน้อยกว่าที่คาดไว้ แต่ผลลัพธ์มีลักษณะตามหลักการ

4.6 Total harmonic distortion

4.6.1 การทดลอง THDของวงจรควม

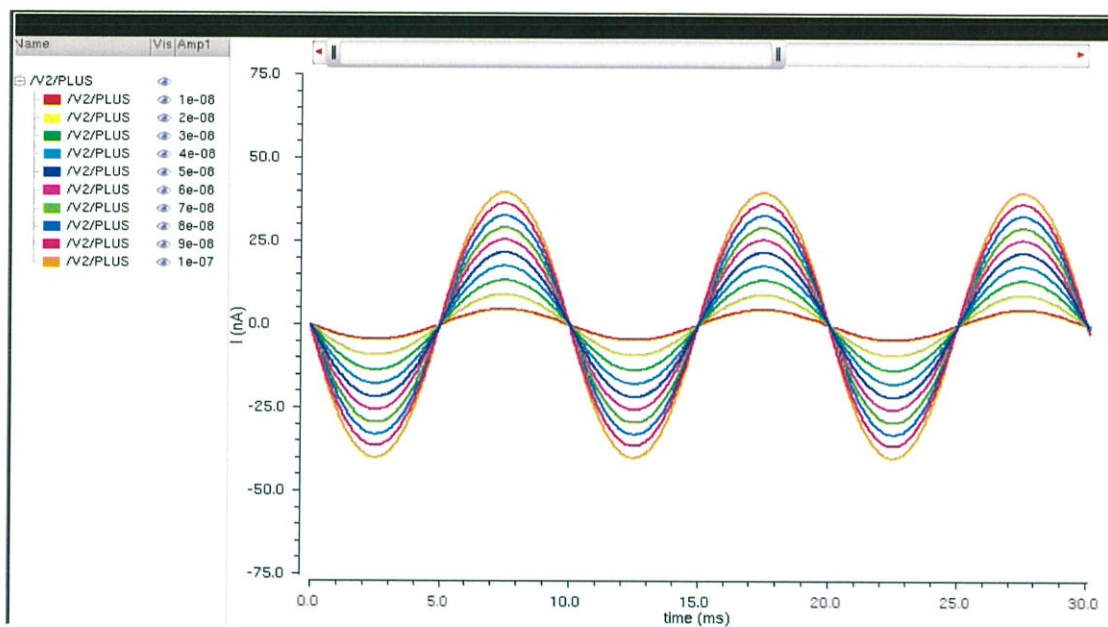
ทดลองหาความเพี้ยนของสัญญาณขาออกที่ความถี่ต่างๆ

เงื่อนไข	ปริมาณ
W/L	60u/5u
Ib	10nA
Vdd	1.5V
Vss	1.5V

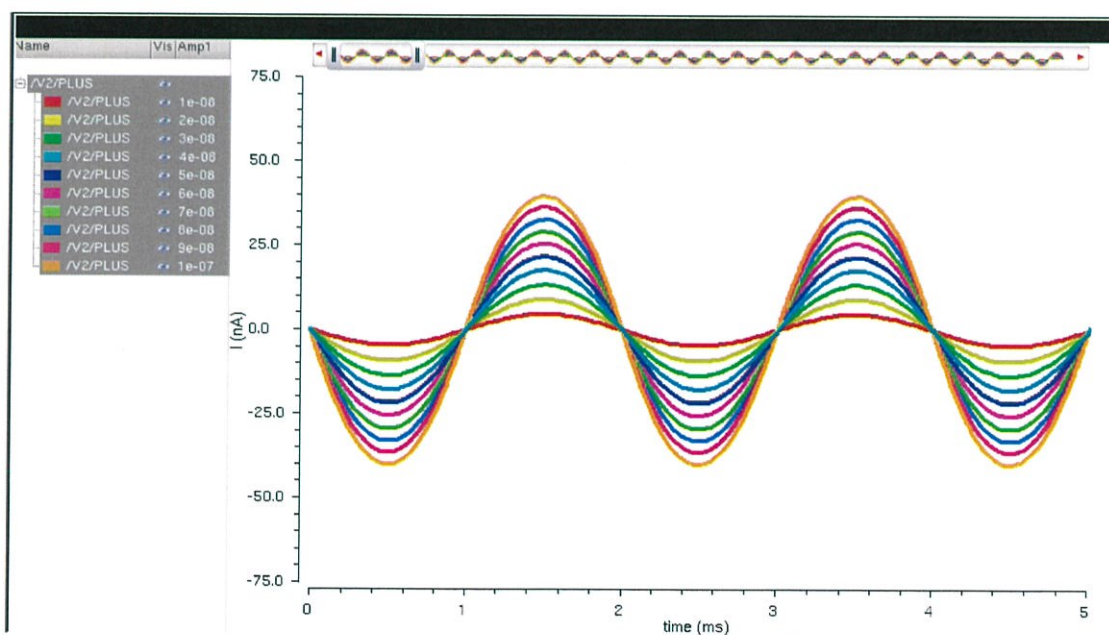
ตั้งค่า $I_{in1} (AC) = 10\text{nA} - 100\text{nA}$

$I_{in2} (DC) = 5\text{nA}$

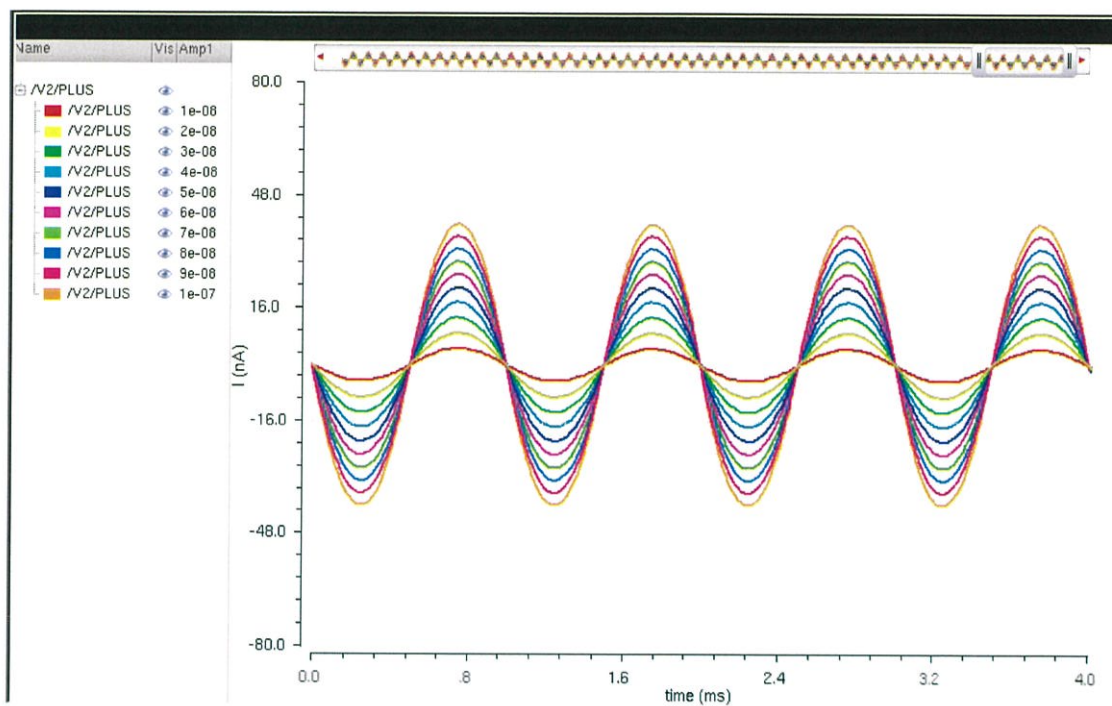
ผลการทดลอง



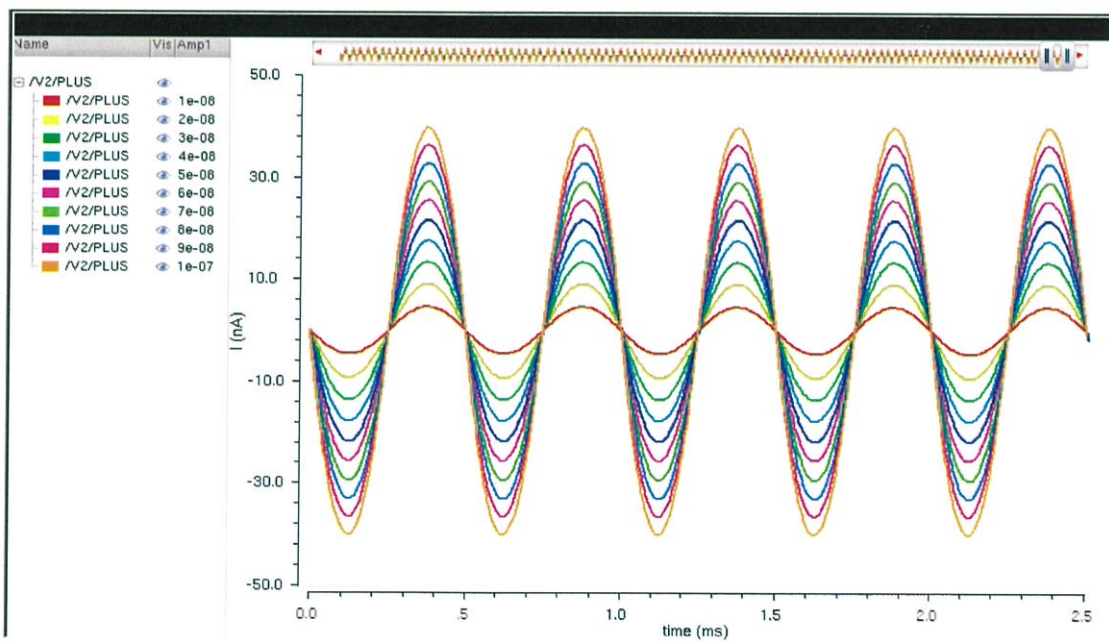
รูป 4.27 ผลการทดลอง THDของวงจรคุณที่ความถี่ 100Hz



รูป 4.28 ผลการทดลอง THDของวงจรคุณที่ความถี่ 500Hz



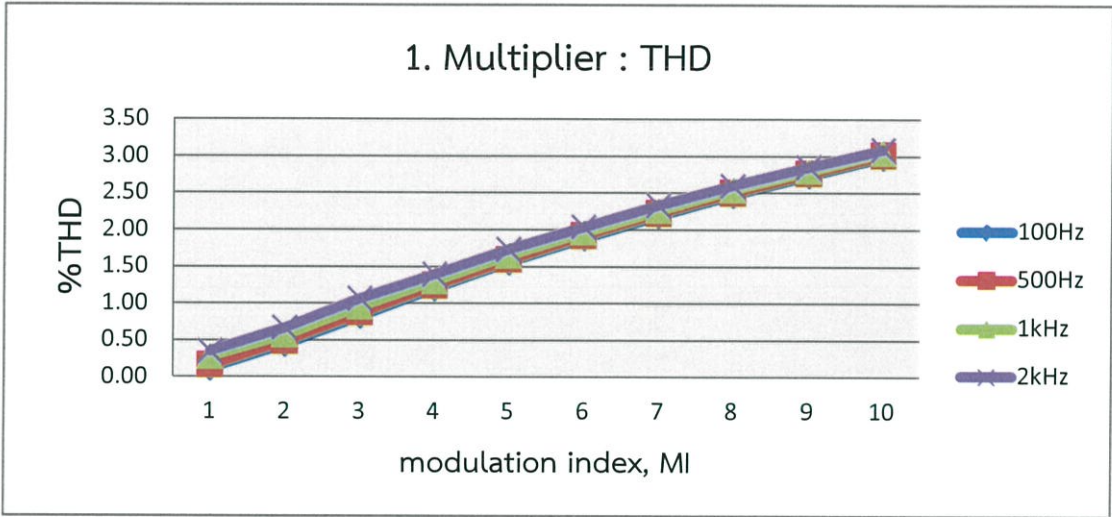
รูป 4.29 ผลการทดลอง THDของวงจรความถี่ 1kHz



รูป 4.30 ผลการทดลอง THDของวงจรความถี่ 2kHz

ตาราง 4.1 ค่า THD ของวงจรคุณที่ความถี่ต่างๆ

modulation index	1	2	3	4	5	6	7	8	9	10
100Hz	0.13	0.46	0.84	1.218	1.572	1.899	2.203	2.485	2.749	2.997
500Hz	0.17	0.50	0.88	1.253	1.603	1.928	2.232	2.512	2.775	3.023
1kHz	0.28	0.57	0.96	1.31	1.65	1.97	2.26	2.55	2.80	3.05
2kHz	0.36	0.68	1.07	1.40	1.74	2.05	2.34	2.61	2.86	3.10

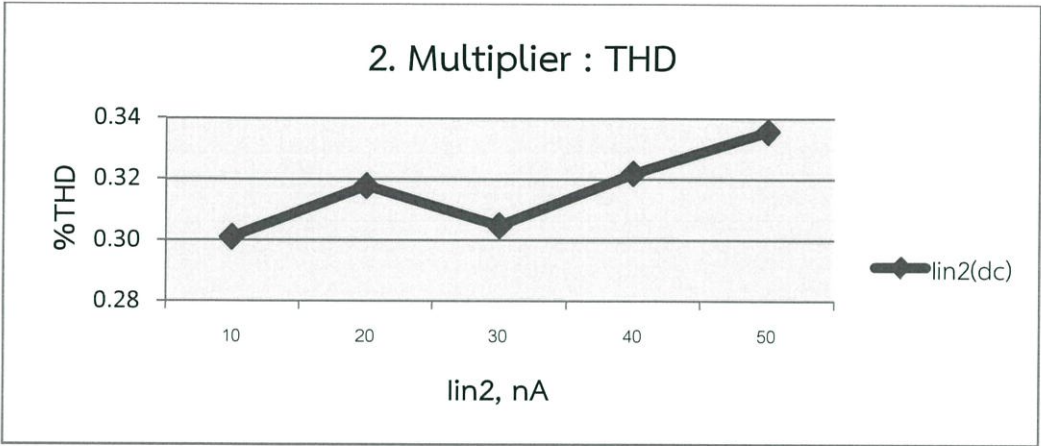


รูป 4.31 กราฟผลค่า THD ของวงจรคุณที่ความถี่ต่างๆ

ค่าtotal harmonics distortion ที่ยอมรับได้ของวงจรต่างๆ เช่น สำหรับวงจรในด้าน Audio ค่าที่ยอมรับได้จะไม่เกิน 5% เป็นต้น ดังนั้นช่วงของสัญญาณขาเข้าซึ่งเป็นกระแสแบบ AC จากตารางที่ 4.1 ค่าTHD ไม่เกิน 1% modulation index ≈ 3 (lin = 30nA)

ตาราง 4.2 ค่า THD ของวงจรคูณ DC sweep

lin2(DC)	10nA	20nA	30nA	40nA	50nA
	0.30	0.32	0.30	0.32	0.34



รูป 4.32 กราฟแสดงผลค่า THD ของวงจรคูณ DC sweep

จากรูปที่ 4.32 แสดงถึงการป้อนสัญญาณขาเข้าแบบ DC ในหลายค่า ตั้งแต่ 10nA -50nA ซึ่งค่า THD จะไม่ส่งผลเป็นนัยสำคัญ

4.6.2 การทดลอง THDของวงจรคูณที่มี floating gate transistor

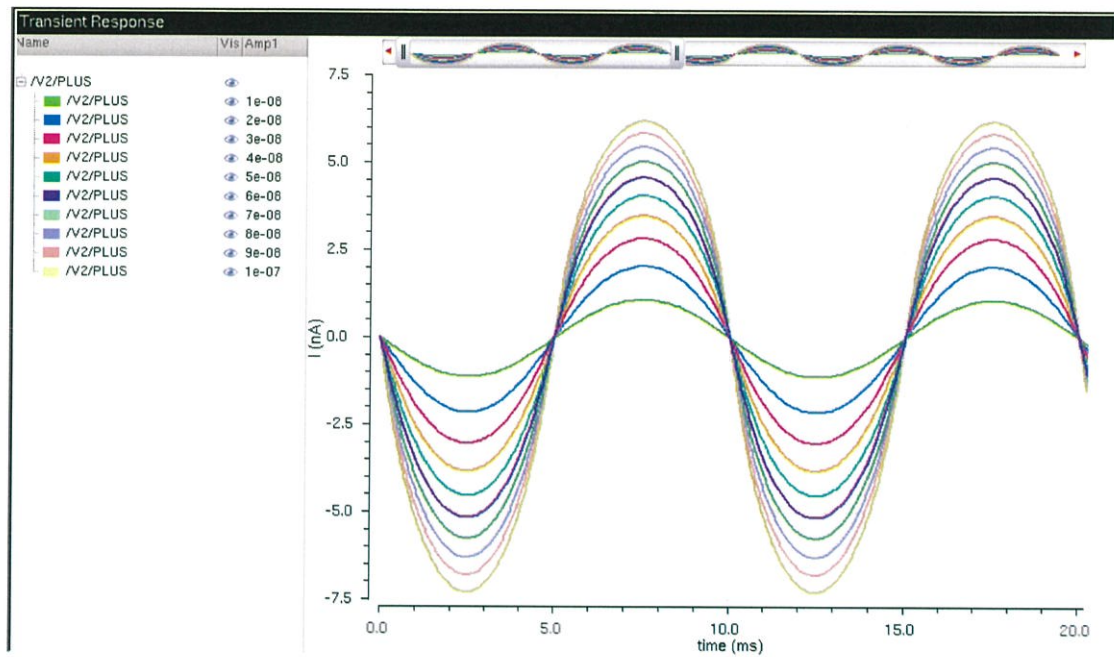
ทดลองหาความเพี้ยนของสัญญาณขาออกที่ความถี่ต่างๆ

เงื่อนไข	ปริมาณ
W/L	60u/5u
Ib	10nA
Vdd	1.5V
Vss	1.5V

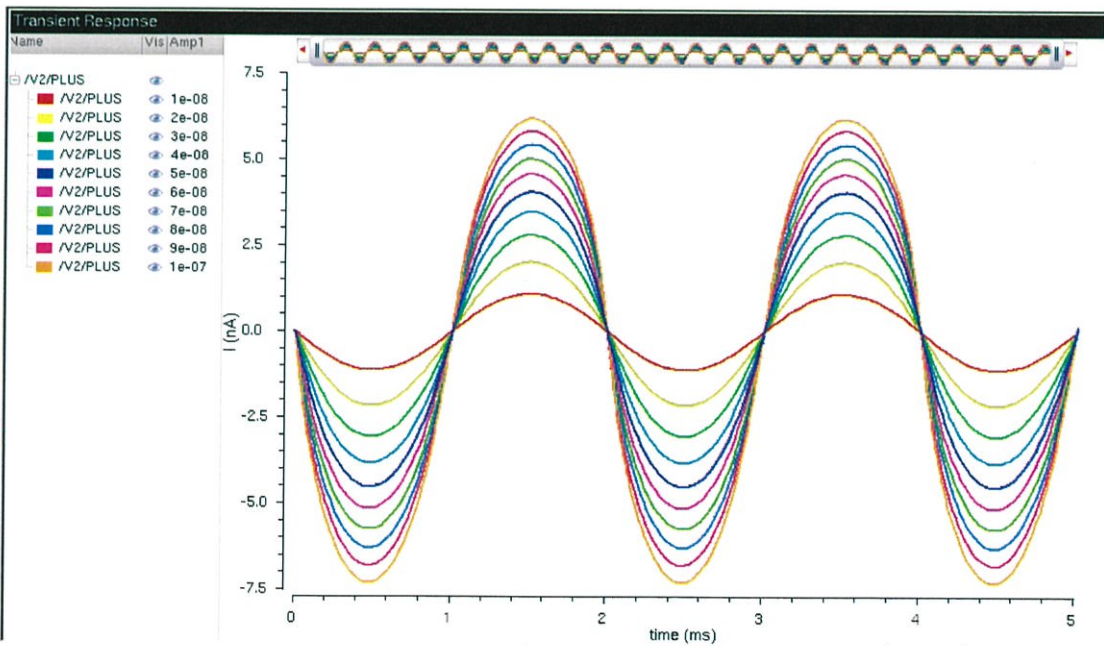
ตั้งค่า $I_{in1} (AC) = 10nA - 100nA$

$I_{in2} (DC) = 5nA$

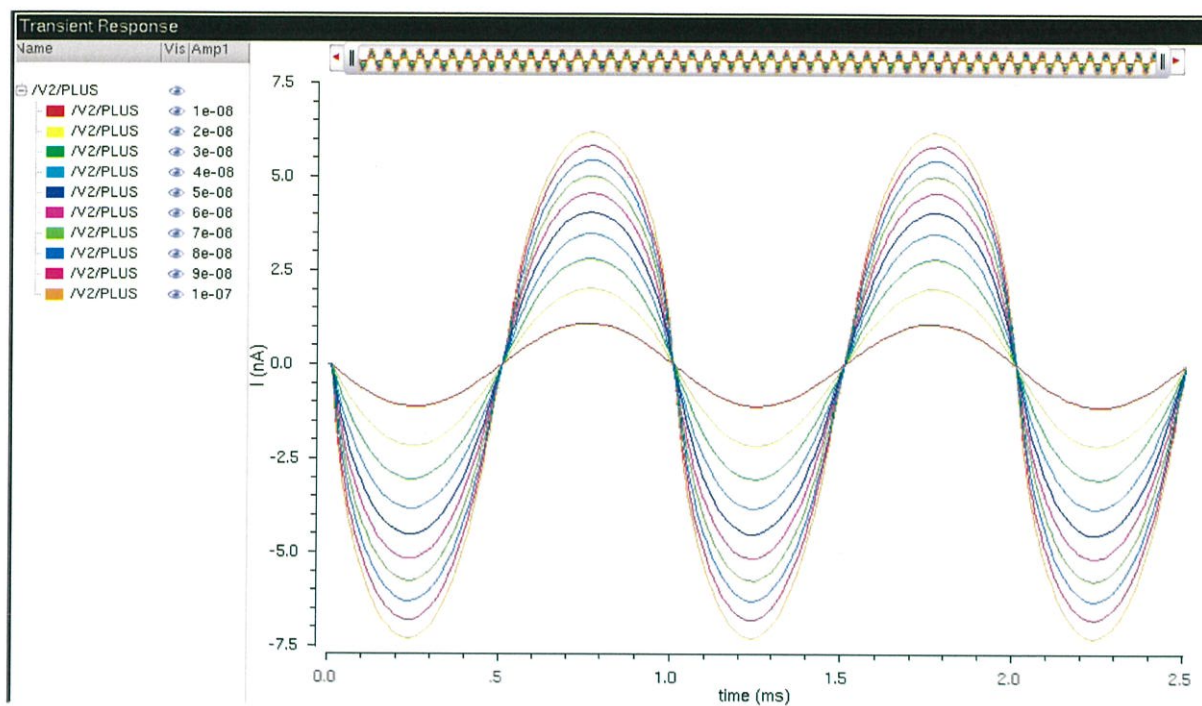
ผลการทดลอง



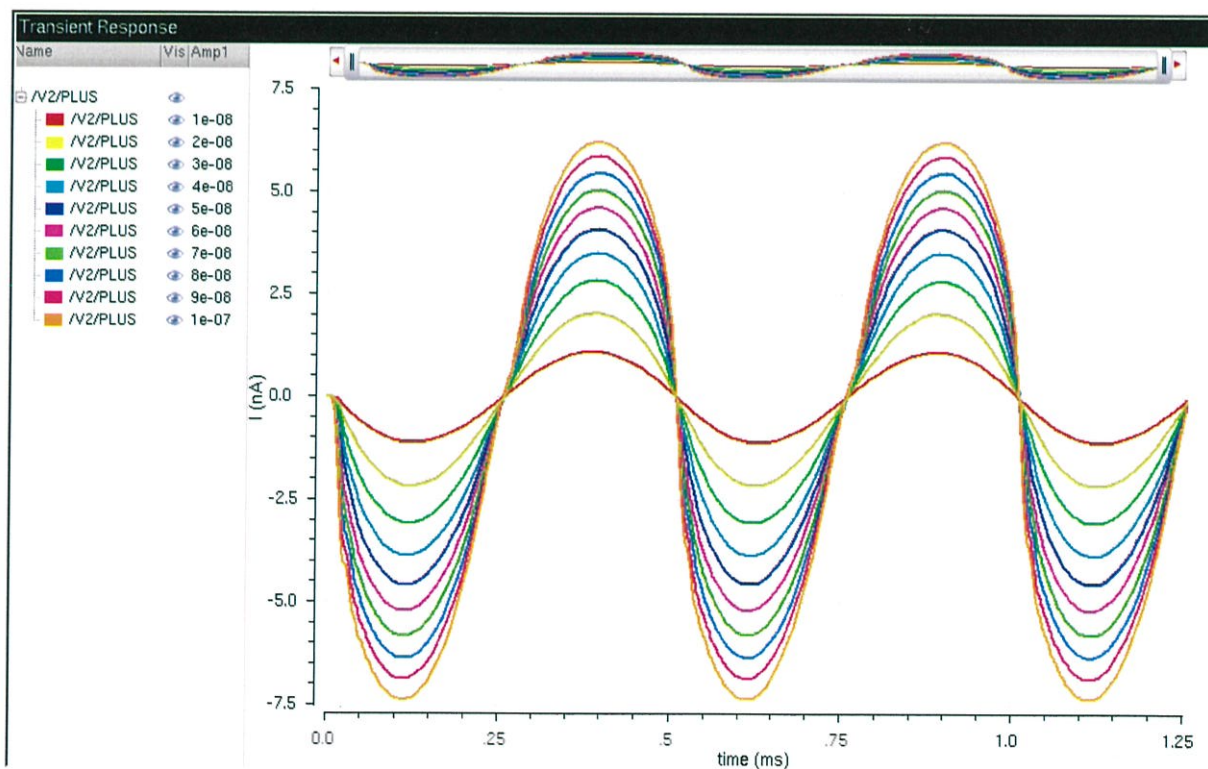
รูป 4.33 ผลการทดลอง THD ของวงจรคูลที่มี floating gate transistor ที่ความถี่ 100Hz



รูป 4.34 ผลการทดลอง THD ของวงจรคูลที่มี floating gate transistor ที่ความถี่ 500Hz



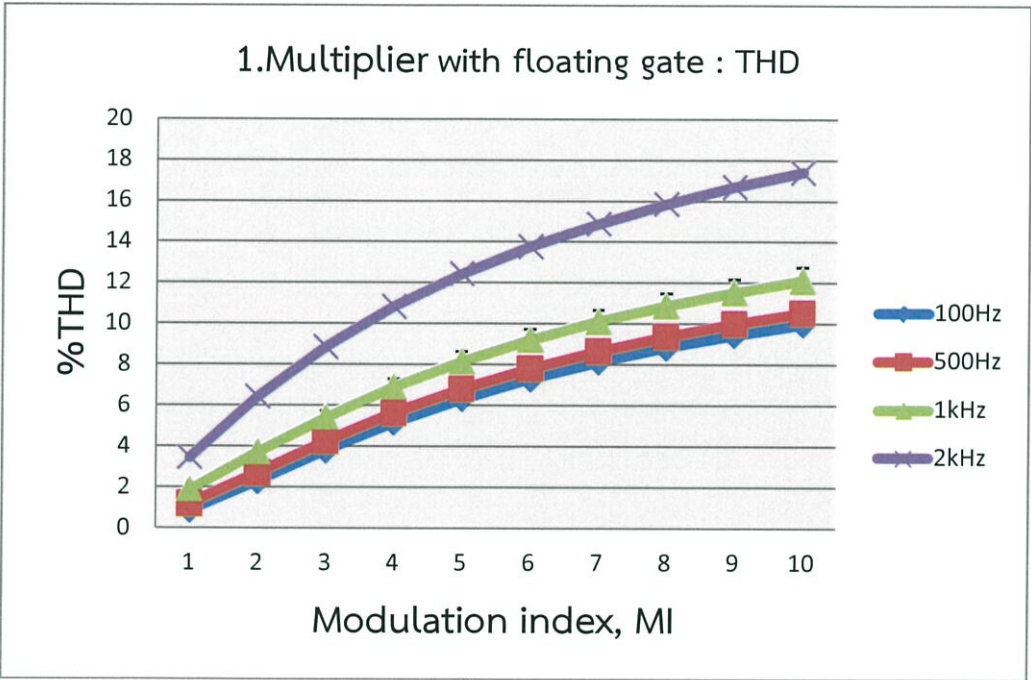
รูป 4.35 ผลการทดลอง THD ของวงจรควมที่มี floating gate transistor ที่ความถี่ 1kHz



รูป 4.36 ผลการทดลอง THD ของวงจรควมที่มี floating gate transistor ที่ความถี่ 2kHz

ตาราง 4.3 ค่า THD ของวงจรคูณที่มี floating gate transistor

modulation index	1	2	3	4	5	6	7	8	9	10
100Hz	0.9237	2.339	3.843	5.202	6.365	7.348	8.179	8.888	9.498	10.03
500Hz	1.21	2.725	4.261	5.651	6.837	7.839	8.683	9.404	10.02	10.56
1kHz	1.918	3.757	5.45	6.945	8.207	9.268	10.16	10.93	11.59	12.17
2kHz	3.487	6.458	8.883	10.85	12.46	13.79	14.91	15.87	16.7	17.42

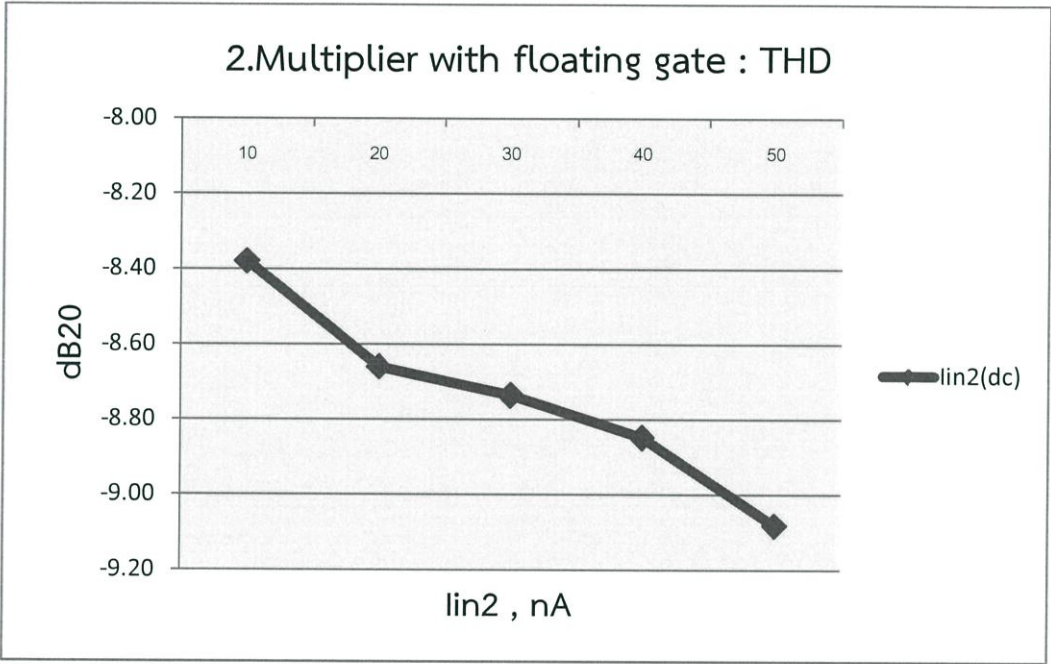


รูป 4.37 กราฟแสดงผลค่า THD ของวงจรคูณที่มี floating gate transistor ที่ความถี่ต่างๆ

THD บ่งบอกถึงการทำงานที่ไม่ถูกต้องของวงจรสาเหตุที่มีความผิดเพี้ยนตามตาราง เนื่องจาก characteristic ของวงจรคูณที่มี floating gate transistor transfer function ระหว่างสัญญาณขาเข้าและสัญญาณขาออกมีความเป็นเชิงเส้นตามที่แสดงในรูป 4.18

ตาราง 4.4 THD ของวงจรคูณที่มี floating gate transistor DC sweep

lin2(DC)	10nA	20nA	30nA	40nA	50nA
	-8.38	-8.66	-8.74	-0.85	-9.08



รูป 4.38 กราฟแสดงผลค่า THD ของวงจรคูณที่มี floating gate transistor DC sweep

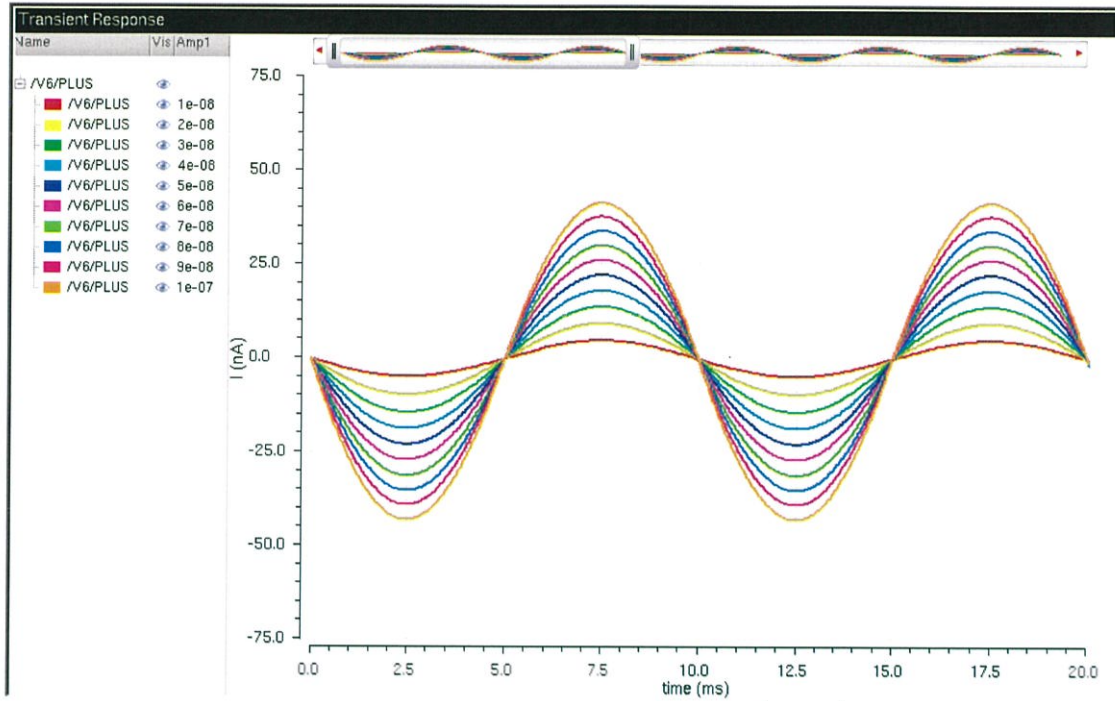
4.6.3 การทดลอง THDของวงจรคูณต้นแบบ

ทดลองหาความเพี้ยนของสัญญาณขาออกที่ความถี่ต่างๆ

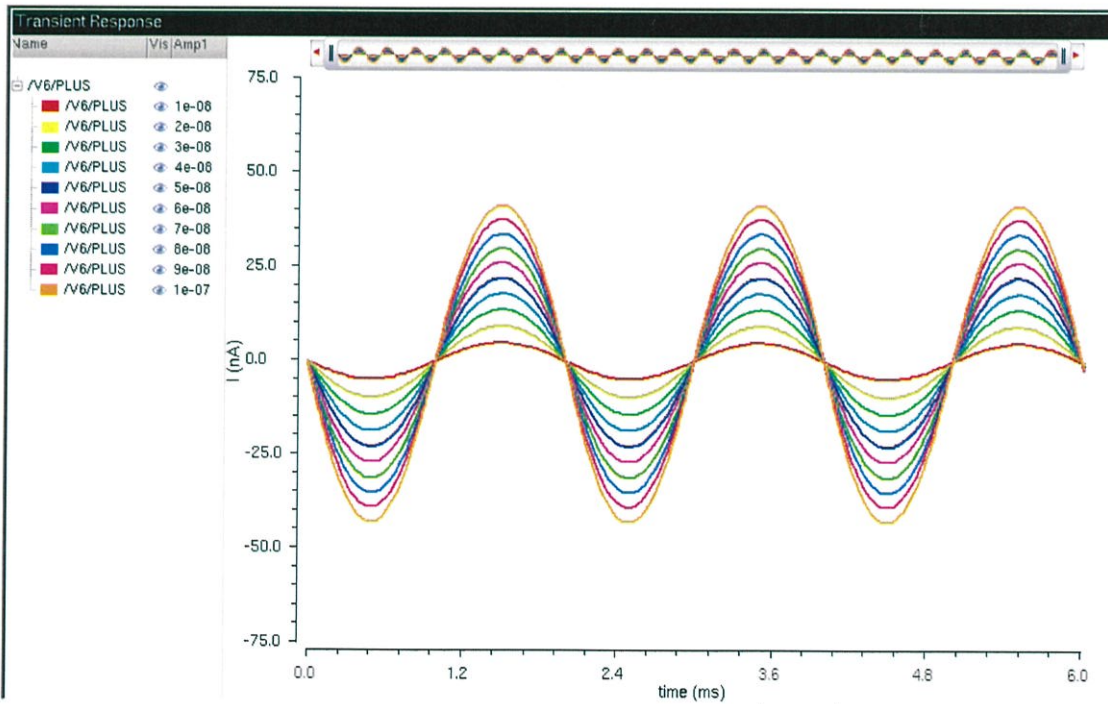
เงื่อนไข	ปริมาณ
W/L	60u/5u
Ib	10nA
Vdd	1.5V
Vss	1.5V

ตั้งค่า lin1 (AC) = 10nA – 100nA
lin2 (DC) = 5nA

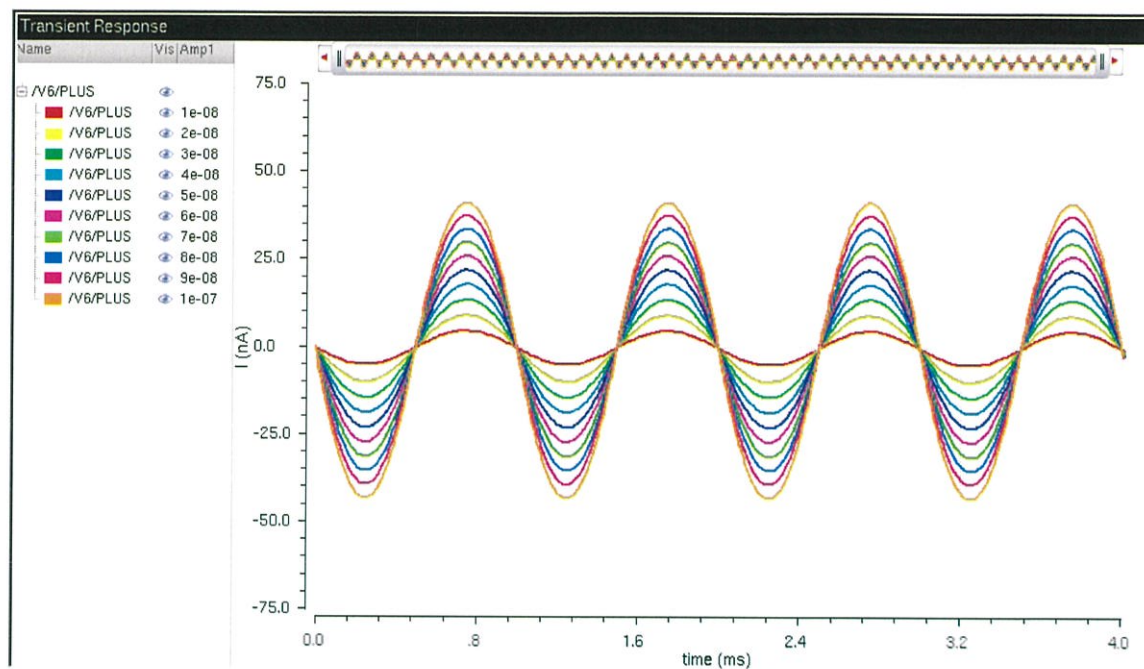
ผลการทดลอง



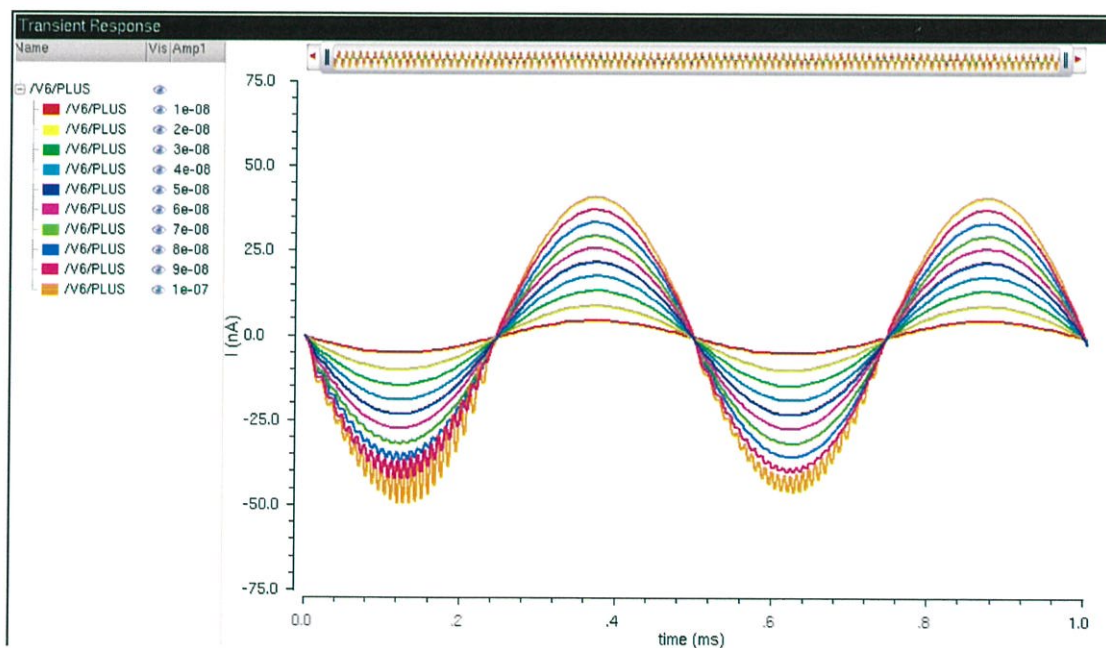
รูป 4.39 ผลการทดลอง THD ของวงจรคุณต้นแบบ ที่ความถี่ 100Hz



รูป 4.40 ผลการทดลอง THD ของวงจรคุณต้นแบบ ที่ความถี่ 500Hz



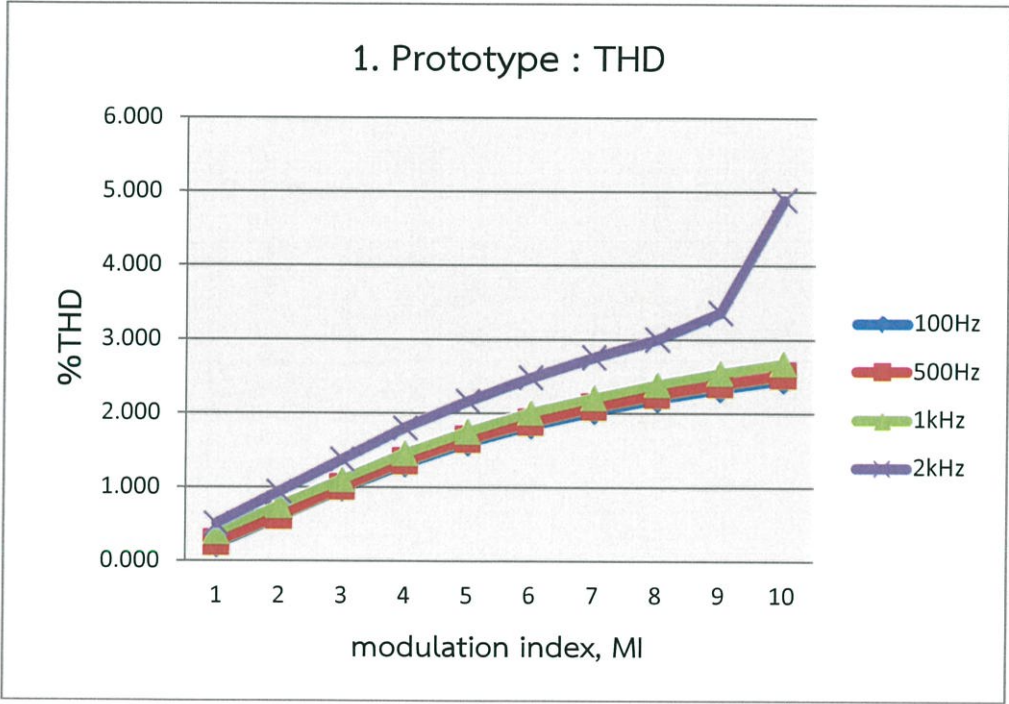
รูป 4.41 ผลการทดลอง THD ของวงจรคุณต้นแบบ ที่ความถี่ 1kHz



รูป 4.42 ผลการทดลอง THD ของวงจรคุณต้นแบบ ที่ความถี่ 2kHz

ตาราง 4.5 ค่า THD ของวงจรคูณต้นแบบ

modulation index	1	2	3	4	5	6	7	8	9	10
100Hz	0.239	0.612	0.993	1.330	1.613	1.848	2.043	2.208	2.349	2.472
500Hz	0.260	0.618	1.011	1.362	1.660	1.893	2.098	2.262	2.406	2.535
1kHz	0.398	0.755	1.109	1.469	1.761	2.019	2.223	2.400	2.558	2.688
2kHz	0.511	0.945	1.383	1.811	2.173	2.493	2.766	3.010	3.375	4.903

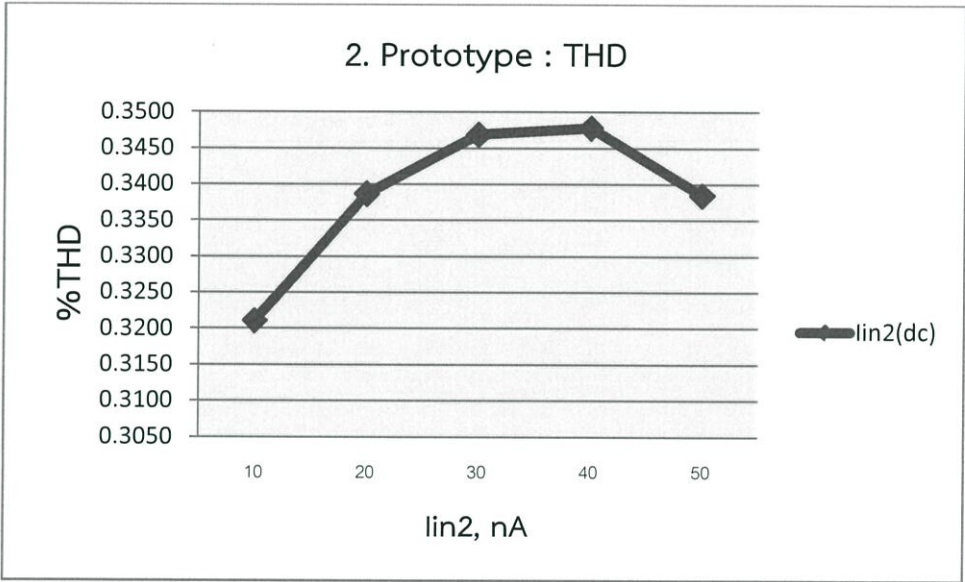


รูป 4.43 กราฟแสดงผลค่า THD ของวงจรคูณต้นแบบที่ความถี่ต่างๆ

ค่าtotal harmonics distortion ที่ยอมรับได้ของวงจรต่างๆ เช่น สำหรับวงจรในด้าน Audio ค่าที่ยอมรับได้จะไม่เกิน 5% เป็นต้น ดังนั้นช่วงของสัญญาณขาเข้าซึ่งเป็นกระแสแบบ AC จากตารางที่ 4.5 ค่าTHD $\approx$ 1% modulation index $\approx$ 3 (lin = 30nA)

ตาราง 4.6 ผลค่า THD ของวงจรคุณต้นแบบ DC sweep

lin2(DC)	10nA	20nA	30nA	40nA	50nA
	0.3211	0.3387	0.3469	0.3478	0.3385



รูป 4.44 กราฟแสดงผลค่า THD ของวงจรคุณต้นแบบ DC sweep

4.7 AC response

4.7.1 การทดลอง AC response ของวงจรคุณ

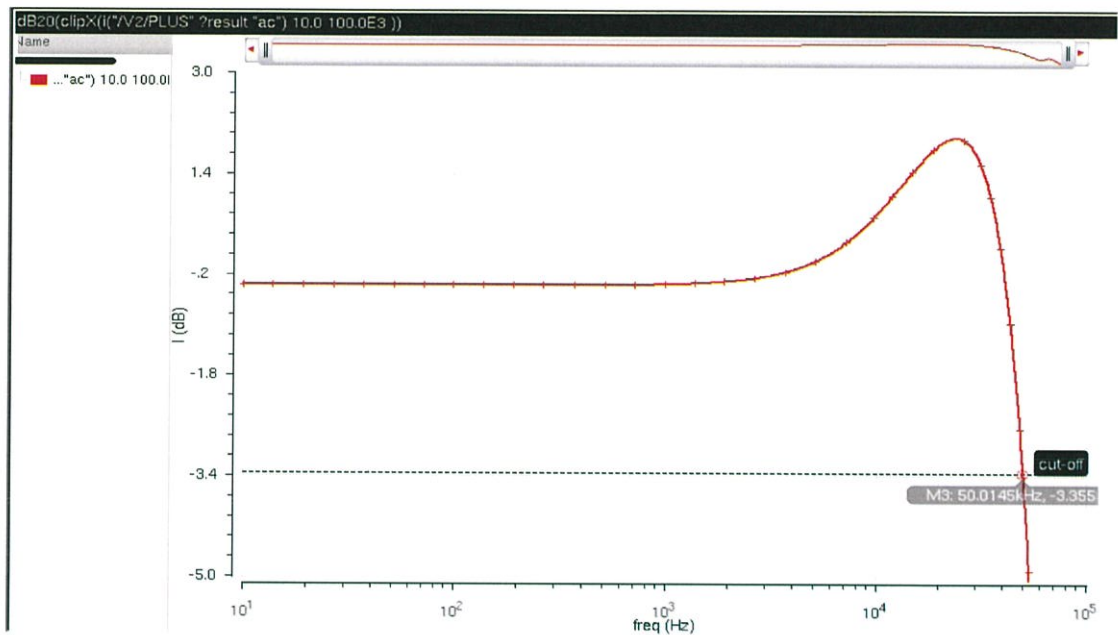
ทดลองเพื่อดูการแถบความถี่ของวงจร และจุด cut off

เงื่อนไข	ปริมาณ
W/L	60u/5u
Ib	10nA
Vdd	1.5V
Vss	1.5V

ตั้งค่า lin1 AC magnitude = 1 A

lin2 AC magnitude = 10 nA, lin2 DC = 10nA

ผลการทดลอง



รูป 4.45 ผลการทดลอง AC response ของวงจรคูณ

Bandwidth = 50 kHz

4.7.2 การทดลอง AC response ของวงจรคูณที่มี floating gate transistor

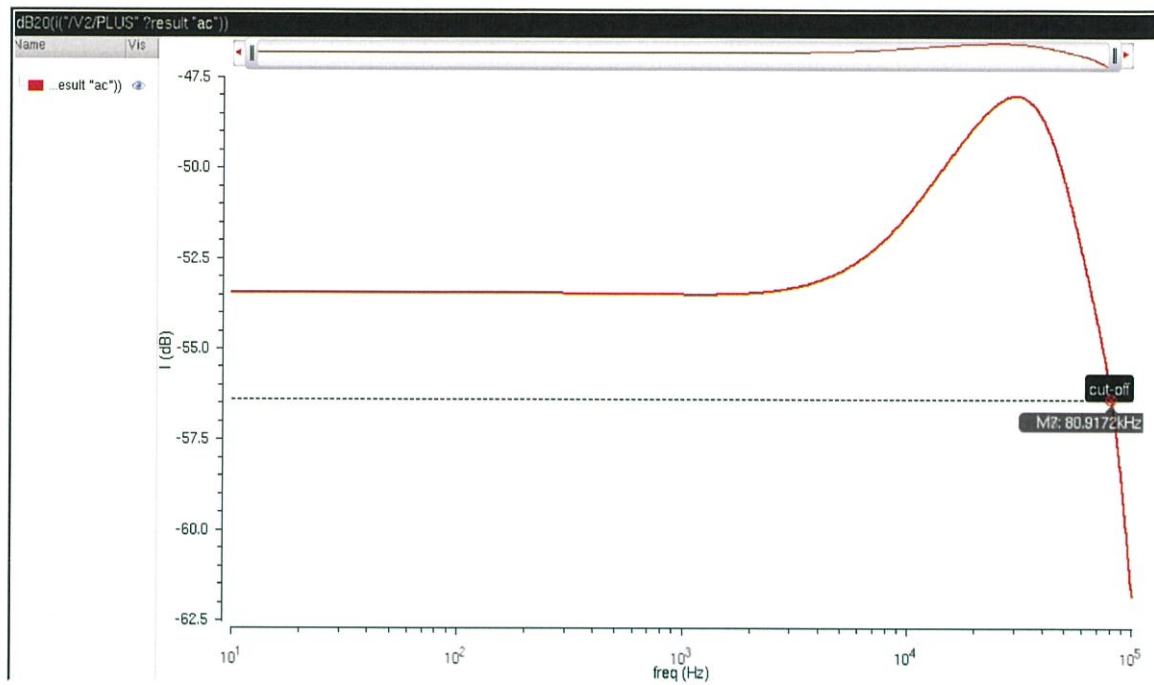
ทดลองเช่นเดียวกับหัวข้อ 4.7.1

เงื่อนไข	ปริมาณ
W/L	60u/5u
Ib	10nA
Vdd	1.5V
Vss	1.5V

ตั้งค่า lin1 AC magnitude = 1 A

lin2 AC magnitude = 10 nA, lin2 DC = 10nA

ผลการทดลอง



รูป 4.46 ผลการทดลอง AC response ของวงจรมี floating gate transistor

Bandwidth = 80 kHz

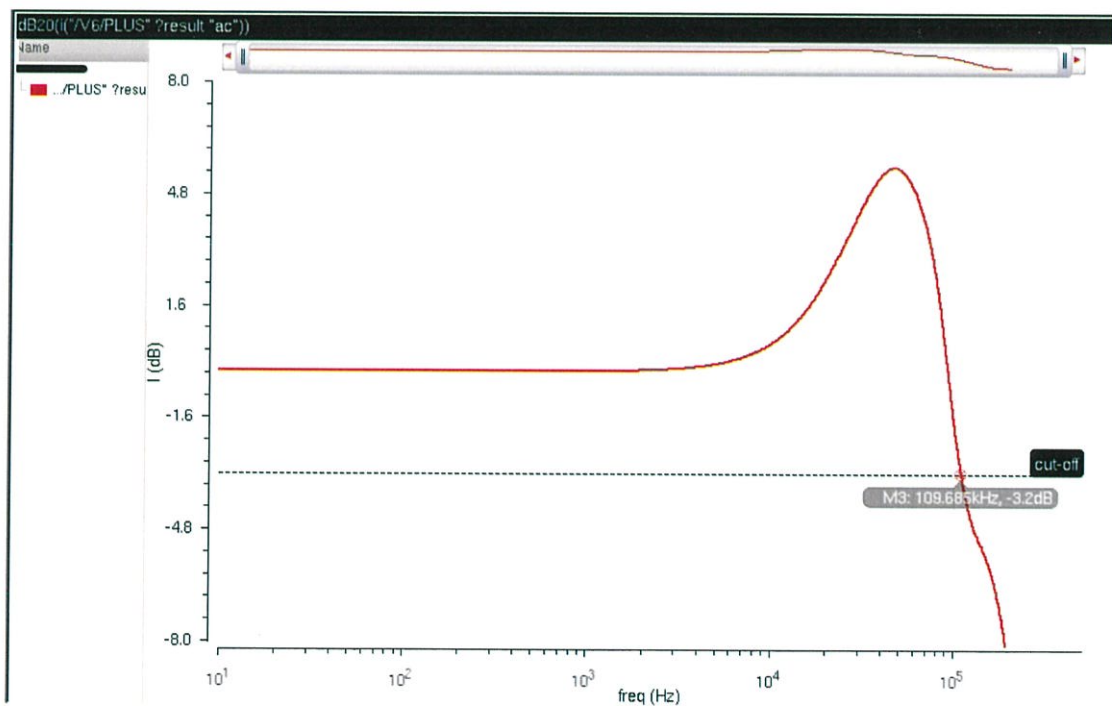
4.7.3 การทดลอง AC response ของวงจรคุณต้นแบบ

ทดลองเช่นเดียวกับหัวข้อ 4.7.1

เงื่อนไข	ปริมาณ
W/L	60u/5u
I _b	10nA
V _{dd}	1.5V
V _{ss}	1.5V

ตั้งค่า lin1 AC magnitude = 1 A

lin2 AC magnitude = 10 nA, lin2 DC = 10nA



รูป 4.47 ผลการทดลอง AC response ของวงจรคุณต้นแบบ

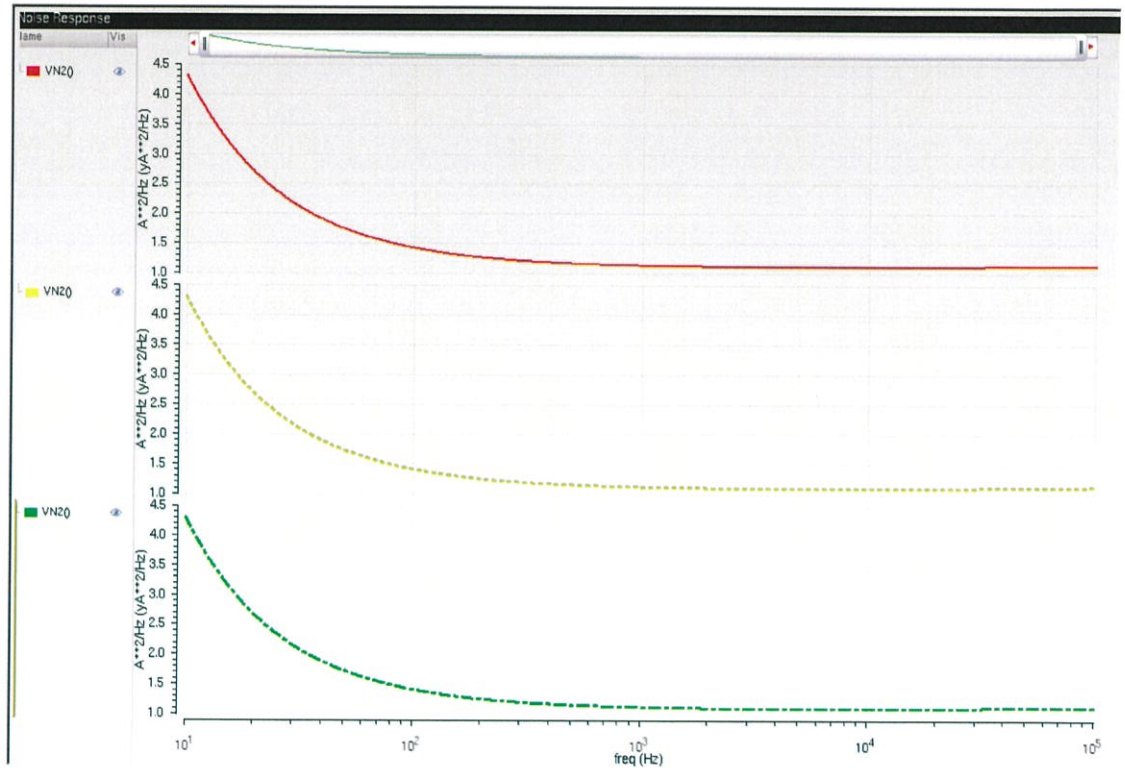
Bandwidth $\approx$ 110 kHz

4.8 Noise simulation

4.8.1 การทดลอง noise ของวงจรคูณ

ทำการทดลองหาค่าของNoise ในช่วงความถี่ 10Hz – 100kHz

ผลการทดลอง



รูป 4.48 ผลการทดลองnoise ของวงจรคูณ

Total Summarized Noise = 0.336318 nA

ที่สัญญาณขาเข้าที่หนึ่ง

input referred noise = 0.186715 μ A

ที่สัญญาณขาเข้าที่สอง +

input referred noise = 0.142605 nA

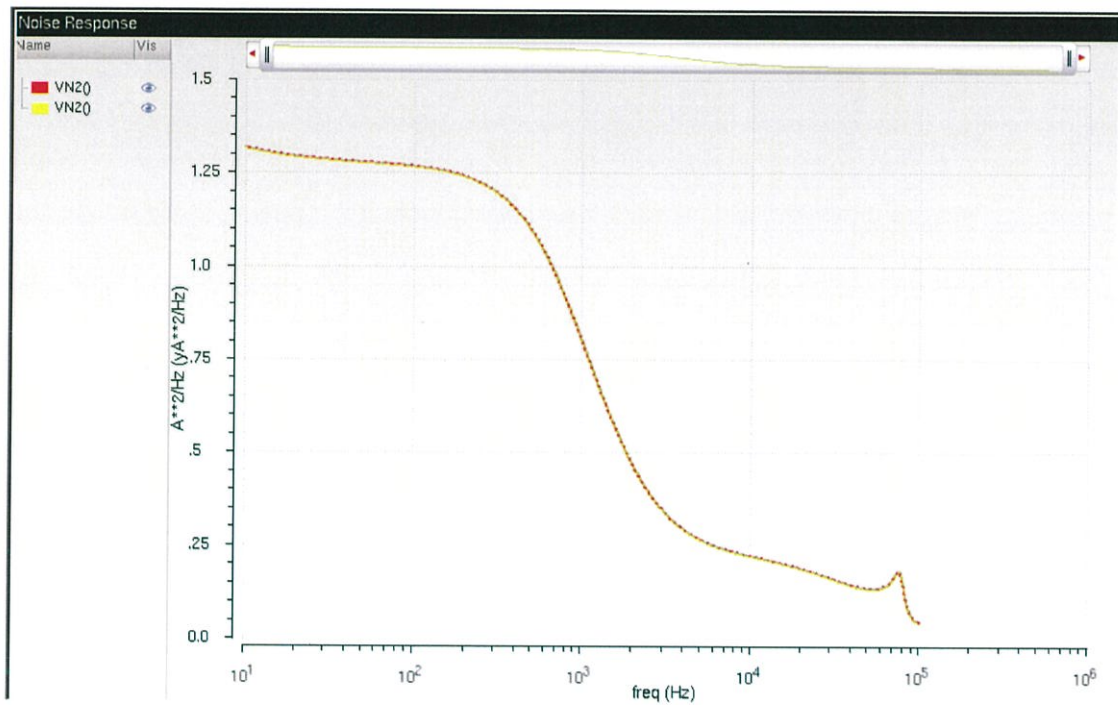
ที่สัญญาณขาเข้าที่สอง -

Total Input Referred Noise = 0.139717 nA

4.8.2 การทดลองnoise ของวงจรควมที่มี floating gate transistor

ทำการทดลองหาค่าของNoise ในช่วงความถี่ 10Hz – 100kHz

ผลการทดลอง



รูป 4.49 ผลการทดลองnoise ของวงจรควมที่มี floating gate transistor

Total Summarized Noise = 0.129267 nA

ที่สัญญาณขาเข้าที่หนึ่ง

input referred noise = 0.273486 nA

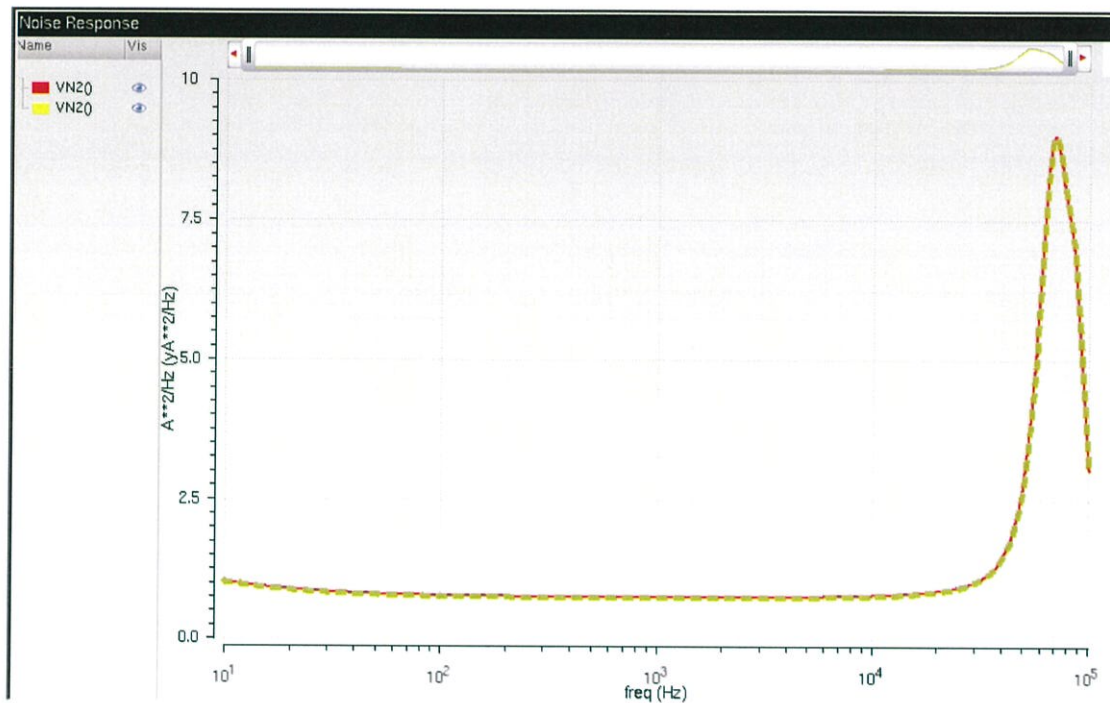
ที่สัญญาณขาเข้าที่สอง

input referred noise = 0.335963 nA

4.8.3 การทดลองnoise ของวงจรคูณต้นแบบ

ทำการทดลองหาค่าของNoise ในช่วงความถี่ 10Hz – 100kHz

ผลการทดลอง



รูป 4.50 ผลการทดลองnoise ของวงจรคูณต้นแบบ

Total Summarized Noise = 0.132958 nA

ที่สัญญาณขาเข้าที่หนึ่ง

input referred noise = 0.103156 uA

ที่สัญญาณขาเข้าที่สอง

input referred noise = 5.94341 nA

บทที่ 5

บทสรุป

โครงการนี้ได้นำเสนอวงจรคุณกระแสโดยใช้ความสัมพันธ์ของโหมดการทำงานของทรานซิสเตอร์แบบ subthreshold ซึ่งกระแสที่ขาเดรนของทรานซิสเตอร์แปรผันตามค่าของแรงดันเกจ-ซอสด้วยฟังก์ชันเอกซ์โพเนนเชียล เมื่อนำทรานซิสเตอร์ลักษณะนี้มาต่อกันจะประกอบเป็นวงจรที่กินพลังงานต่ำ แต่บางครั้งอาจมีข้อจำกัดทางด้านความถี่ของสัญญาณ

การทดลอง weak inversion จำลองโหมดการทำงานของทรานซิสเตอร์ให้อยู่ในโหมด weak inversion ทำการป้อนแรงดันเกจ-ซอส ให้น้อยกว่าหรือเท่ากับแรงดันขีดเริ่ม ผลลัพธ์คือจะมีกระแสที่ไหลน้อยมากในระดับนาโนแอมป์ แต่กระแสนั้นมีความสัมพันธ์เชิงฟังก์ชันเอกซ์โพเนนเชียล และมีการใช้ floating gate รวมด้วยค่าของกระแสจะลดน้อยลงอย่างมาก

ผลลัพธ์ทั้งสองแบบที่มีมอสทรานส์ซิสเตอร์ชนิดเกจลอย และมอสทรานส์ซิสเตอร์มีลักษณะที่เป็นไปตามฟังก์ชันไฮเพอร์โบลิก ไซน์ เมื่อพิจารณาที่สัญญาณที่เข้าทางฝั่งบวก กระแสขาออกคือกระแส I1 เมื่อค่าสัญญาณขาเข้ามีค่าเป็นบวก ในทางตรงกันข้ามเมื่อสัญญาณขาเข้ามีค่าเป็นลบ กระแสขาออกจะย้อนทิศทางการกลับ ไหลลงตามทิศของกระแส I2 ภาพที่สองก็จะทำงานในลักษณะที่เหมือนกันแต่แค่กลับทิศของกระแสเท่านั้นและเมื่อการรับสัญญาณได้หลายข้างในฝั่งหนึ่งๆ จะส่งผลถึงกระแสขาออกทำให้กราฟเกิดการเลื่อนเกิดขึ้น

กราฟทั้งสองแบบที่มีมอสทรานส์ซิสเตอร์ชนิดเกจลอย และมอสทรานส์ซิสเตอร์ มีลักษณะที่เป็นไปตามฟังก์ชันไฮเพอร์โบลิก คอส และกระแสขาออกในครั้งนี้นี้เกิดจากการรวมกันของกระแสขาออกของแต่ละลูบ ซึ่งต่างจากกระแสที่ขาออกของsinh transconductor และปรากฏการณ์เลื่อนของกราฟเช่นเดียวกัน

การทดลองเพื่อทดสอบวงจรคุณสรุปว่าให้ผลลัพธ์ตามที่สมการที่อ้างอิงและสามารถรับกระแสขาเข้าได้สี่ควอดแดรนต์ และยังสามารถรองรับกระแสลบด้วยความถี่ไม่สูงมากนักแต่ยัง modulate สัญญาณขาเข้าความถี่ประมาณไม่เกิน 2 kHz

ผลของวงจรคุณกระแสที่มีมอสทรานซิสเตอร์ชนิดเกจลอยจะให้ค่าที่น้อยกว่าเมื่อเทียบกับวงจรคุณกระแส และวงจรต้นแบบ หากดูได้จากค่า total harmonic distortions ที่มีค่าสูงมากเมื่อเทียบกับวงจรอื่นภายใต้เงื่อนไขต่างๆ ของวงจรเหมือนกันแต่ยังมีข้อดีที่ค่า noise ของวงจรคุณกระแสที่มีมอสทรานซิสเตอร์ชนิดเกจลอยมีค่าน้อยกว่าอีกสองวงจรและใช้จำนวนอุปกรณ์ภายในน้อยกว่าทำให้สามารถลดพลังงานที่ใช้ลงได้

บรรณานุกรม

- [1] Paul R. Gray and Robert G. Meyer : ‘Analysis and design of analog integrated circuits’, John Wiley & Sons, New York, 1993.
- [2] Eric A. Vittoz : Origins of weak Inversion (or sub-threshold) circuit design
- [3] B. Gilbert: “Current-mode circuits from a translinear viewpoint: a tutorial,” in: C. Toumazou, F.J. Lidgey and D.G. Haigh (editors): Analogue IC design: the current-mode approach, Peter Peregrinus, London, 1990.
- [4] วรากร เกษมสุวรรณ. การวิเคราะห์วงจรรวมซีมอสแบบแอนะล็อก. พิมพ์ครั้งที่ 2. กรุงเทพฯ : มินิ เซอร์วิส, 2553
- [5] C. Sawigun and W.A. Serdijn: “Ultra-low-power, class-AB, CMOS four-quadrant current multiplier”, Electronics Letters (Volume:45, Issue: 10), 2009
- [6] Liming Yin, S. H. K. Embabi, Edgar Sanchez-Sinencio, “A Floating-Gate MOSFET D/A Converter,” *1997 IEEE International Symposium on Circuits and Systems, June 9-12, 1997, Hong Kong*
- [7] Rodriguez-Villegas, Esther, “Low power and low voltage circuit design with the FGMOS transistor,” first published 2006, Cornwall : MPG Books Ltd, 2006