

วงจรรวมเครื่องวัดคลื่นไฟฟ้าหัวใจ

ELECTROCARDIOGRAPHY INTEGRATED CIRCUIT

นาวทัศน์ ดียิ่ง

NAVATOUCH DEEYING

นัชชา ระจิต

NUTCHA RAJIT

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2557

# วงจรรวมเครื่องวัดคลื่นไฟฟ้าหัวใจ

## ELECTROCARDIOGRAPHY INTEGRATED CIRCUIT

โดย

นวัตน์ ดียิ่ง

นัชชา ระจิตร

อาจารย์ที่ปรึกษา

รศ.ดร. อภินันท์ ธนชยานนท์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2557

ปริญญาโทปีการศึกษา 2557

สาขาวิชา วิศวกรรมอิเล็กทรอนิกส์

คณะ วิศวกรรมศาสตร์

เรื่อง สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

วงจรรวมเครื่องวัดคลื่นไฟฟ้าหัวใจ

Electrocardiography Integrated Circuit

ผู้จัดทำ นาย นวทัศน์ ดียิ่ง รหัสประจำตัว 54010684

นางสาว นัชชา ระจิตร รหัสประจำตัว 54010691

ปริญญาโทผ่านการตรวจสอบโดยอาจารย์ที่ปรึกษาแล้ว



รศ.ดร.อภิวัฒน์ ธนชยานนท์

อาจารย์ที่ปรึกษา

<b>หัวข้อปริญญานิพนธ์</b>	วงจรรวมเครื่องวัดคลื่นไฟฟ้าหัวใจ
<b>นักศึกษา</b>	นาย นวทัศน์ ดียิ่ง รหัสประจำตัว 54010684 นางสาว นัชชา ระจิตร รหัสประจำตัว 54010691
<b>ปริญญา</b>	วิศวกรรมศาสตรบัณฑิต
<b>สาขาวิชา</b>	วิศวกรรมอิเล็กทรอนิกส์
<b>ปีการศึกษา</b>	2557
<b>อาจารย์ที่ปรึกษา</b>	รศ.ดร. อภินันท์ ธนชยานนท์

### บทคัดย่อ

โครงการนี้นำเสนอวงจรรอนาล็อกภาคหน้าสำหรับใช้ในวงจรรวมเครื่องวัดคลื่นไฟฟ้าหัวใจซึ่งใช้งานในลักษณะอุปกรณ์พกพาที่ได้รับพลังงานจากแบตเตอรี่ขนาด 3.3 V ออกแบบที่เทคโนโลยีซีมอส 0.35  $\mu\text{m}$

วงจรรอนาล็อกภาคหน้าได้ถูกออกแบบโดยเลือกใช้วงจรรขยายภาคหน้าแบบ Fully Differential Difference Amplifier (FDDA) เพื่อให้ได้คุณสมบัติความต้านทานขาเข้าที่ดี ประยุกต์ใช้หลักการของสวิตซ์คาปาซิเตอร์ (Switched Capacitor) และความต้านทานเสมือนจากมอสทรานซิสเตอร์ในช่วงการทำงานต่ำกว่าแรงดันขีดเริ่ม (Subthreshold Pseudo-Resistor) เพื่อให้สามารถสร้างความถี่ต่ำคัทออฟที่ต่ำกว่า 1 Hz ได้โดยใช้อุปกรณ์ภายในวงจรรวม

<b>Thesis Title</b>	Electrocardiography Integrated Circuit		
<b>Student</b>	Mr. Navatouch Deeying	Student ID	54010684
	Miss. Nutchra Rajit	Student ID	54010691
<b>Degree</b>	Bachelor of Engineering		
<b>Program</b>	Electronics Engineering		
<b>Year</b>	2014		
<b>Advisor</b>	Assoc. Prof. Dr. Apinunt Thanachayanont		

## ABSTRACT

This project presents an analog front-end circuit in Electrocardiography integrated circuit (ECG IC) used as a portable device under a 3.3V-battery. This circuit is implemented in a 0.35 $\mu$ m CMOS technology.

Fully Differential Difference Amplifier (FDDA) architecture is implemented in a front-end amplifier to achieve a high input resistance property. Switched Capacitor (SC) and Subthreshold Pseudo Resistor technique are used to define a low cutoff frequency with on-chip components.

## กิตติกรรมประกาศ

โครงการนี้สำเร็จลุล่วงไปได้ด้วยดีด้วยคำแนะนำด้านความรู้ใหม่ๆ เกี่ยวกับโครงการและประสบการณ์อื่นๆที่เกี่ยวข้องอีกมากมาย จาก รองศาสตราจารย์ ดร.อภิวัฒน์ ธนขยานนท์ ผู้เป็นอาจารย์ที่ปรึกษาโครงการของข้าพเจ้าและเป็นผู้ที่แนะนำให้ข้าพเจ้ารู้จักการทำงานทางด้านการออกแบบวงจรรวม

ขอขอบพระคุณอาจารย์ เกรียงไกร สุขสุด ผู้ซึ่งคอยช่วยเหลือด้านเทคนิคการใช้งานโปรแกรมดูและระบบเซิร์ฟเวอร์ และให้คำแนะนำเกี่ยวกับเทคนิคการออกแบบต่างๆ และขอขอบพระคุณอาจารย์ท่านอื่นๆในห้องปฏิบัติการ PiCasSo ที่คอยช่วยรีวิวงจรที่ออกแบบ

ขอขอบพระคุณคณาจารย์ภาควิชาอิเล็กทรอนิกส์ และอาจารย์ท่านอื่นๆ ที่มอบความรู้ให้ข้าพเจ้าจนได้นำมาใช้ในโครงการนี้

ขอขอบคุณพี่ๆ คณะทำงานบริษัท ซิลิคอนกราฟเทคโนโลยี จำกัด ทุกๆท่าน ที่ได้ถ่ายทอดความรู้และให้คำปรึกษาจากประสบการณ์มากมาย รวมถึงช่วงเหลือเรื่องการผลิตวงจรรวมของโครงการนี้

ขอขอบคุณพี่ๆในห้องปฏิบัติการ PiCasSo ที่คอยแบ่งปันความรู้ และเรื่องอื่นๆตลอดระยะเวลาการทำโครงการนี้

นวัตศน์ ดียิ่ง

นัชชา ระจิตร

# สารบัญ

	หน้า
บทคัดย่อ.....	I
Abstract .....	II
กิตติกรรมประกาศ .....	III
สารบัญ .....	IV
สารบัญตาราง .....	VIII
สารบัญรูป.....	IX
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา .....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา .....	1
1.3 สมมุติฐานของการศึกษา.....	1
1.4 ทฤษฎีหรือแนวคิดที่ใช้ในการศึกษา .....	2
1.5 ขอบเขตของการศึกษา.....	2
บทที่ 2 หลักการและทฤษฎี.....	3
2.1 บทนำ.....	3
2.2 ระบบขั้วต่อ (Lead System).....	3
2.3 คุณลักษณะของสัญญาณคลื่นไฟฟ้าหัวใจ.....	4
2.4 คุณลักษณะเชิงแรงดัน-กระแสของมอสทรานซิสเตอร์.....	5
2.4.1 คุณลักษณะในย่านการทำงานแรงดันที่ต่ำกว่าขีดเริ่ม.....	5
2.4.2 คุณลักษณะในย่านทำงานอิมิตัว.....	6

## สารบัญ(ต่อ)

	หน้า
2.5 ความรู้พื้นฐานของสวิตช์คาปาซิเตอร์หรือตัวเก็บประจุสวิตช์.....	6
2.6 วงจร Multiple-feedback.....	9
2.7 เทคนิคการเลย์เอาท์.....	10
2.7.1 ฟิงเกอร์ (Fingers).....	10
2.7.2 มัลติพลายเออร์ (Multiplier).....	10
2.7.3 ศูนย์กลางร่วม (Common Centroid).....	11
2.7.4 การวางอุปกรณ์ดัมมี่ (Dummy Elements).....	12
2.7.5 การ์ดริง (Guard Ring).....	12
2.7.6 การป้องกันไฟฟ้าสถิต (Electrostatic Discharge Protection, ESD Protection).....	13
บทที่ 3 การวิเคราะห์วงจรขยายภาคหน้า.....	14
3.1 บทนำ.....	14
3.2 โครงสร้างวงจรรวมเครื่องวัดคลื่นไฟฟ้าหัวใจ.....	14
3.3 โครงสร้างวงจรที่ต่อเนื่องกันทางเวลา.....	15
3.3.1 วงจรขยายอินสตรูเมนต์ชัน.....	15
3.3.1.1 หลักการทำงาน DDA.....	15
3.3.1.2 การออกแบบวงจรขยายอินสตรูเมนต์ชัน.....	16
3.3.1.2.1 วงจรส่วนวงจรขยาย.....	17
3.3.1.2.2 วงจรส่วนวงจรรักษาระดับแรงดันโหมตร่วม.....	18
3.3.1.2.3 วงจรส่วนบัฟเฟอร์.....	19

## สารบัญ(ต่อ)

	หน้า
3.3.1.3 การป้อนกลับของวงจรขยายอินสตรูเมนต์.....	19
3.3.2 วงจรกรองความถี่สูงผ่าน.....	20
3.4 โครงสร้างวงจรกรองที่ไม่ต่อเนื่องกันทางเวลา.....	21
3.4.1 วงจรกรองความถี่ช่วงแถบผ่าน.....	21
3.4.2 วงจรบวกสัญญาณ (Summing Amplifier).....	24
3.4.3 วงจรกรองความถี่ช่วงหยุดผ่าน.....	26
3.4.4 วงจรกรองความถี่ต่ำผ่าน.....	26
3.5 วงจรขยายเชิงปฏิบัติการที่ใช้ในวงจรกรองความถี่.....	29
3.6 สัญญาณนาฬิกาแบบไม่ซ้อนทับกัน.....	30
3.7 วงจรสร้างกระแสอ้างอิง.....	30
3.8 วงจรสร้างสัญญาณพัลส์ (Pulse Generator).....	31
3.9 เลย์เอาท์และพินของวงจรรวม.....	32
บทที่ 4 การทดลองและผลการทดลอง.....	36
4.1 บทนำ.....	36
4.2 ทดสอบคุณสมบัติรูปเปิดของวงจรขยาย.....	37
4.2.1 วงจรขยายอินสตรูเมนต์.....	37
4.2.2 วงจรขยายเชิงปฏิบัติการ.....	38
4.3 คุณสมบัติของวงจรส่วนต่อเนื่องทางเวลา.....	39
4.4 คุณสมบัติของวงจรส่วนไม่ต่อเนื่องทางเวลา.....	40
4.5 คุณสมบัติของวงจรรวม.....	41

## สารบัญ(ต่อ)

	หน้า
4.5.1 การตอบสนองทางความถี่.....	41
4.5.2 ความผิดเพี้ยนทางฮาร์มอนิกของสัญญาณ.....	43
4.5.3 คุณสมบัติการกำจัดสัญญาณ 50 Hz.....	43
4.5.3.1 การกำจัดสัญญาณโหมตร่วม 50 Hz.....	44
4.5.3.2 การกำจัดสัญญาณโหมตผลต่าง 50 Hz.....	45
4.5.4 คุณสมบัติการกำจัดสัญญาณโหมตร่วม (Common Mode Rejection Ratio, CMRR).....	47
4.5.5 คุณสมบัติการกำจัดสัญญาณรบกวนจากแหล่งจ่ายแรงดัน (Power Supply Rejection Ratio, PSRR).....	48
4.6 คุณสมบัติทางความถี่ของวงจรที่กระบวนการผลิตต่างๆ.....	49
4.6.1 คุณสมบัติทางสัญญาณรบกวนที่กระบวนการผลิตต่างๆ.....	51
บทที่ 5 สรุปการวิจัยและข้อเสนอแนะ.....	52
บรรณานุกรม.....	53

# สารบัญตาราง

	หน้า
ตารางที่ 2.1 ช่วงความถี่ที่เหมาะสมกับการนำคลื่นไฟฟ้าหัวใจไปใช้ประเภทต่างๆ.....	5
ตารางที่ 3.1 ขนาดของมอสทรานซิสเตอร์ในวงจรขยายอินสตรูเมนต์ชั้น FDDA.....	16
ตารางที่ 3.2 ขนาดของมอสทรานซิสเตอร์ในวงจรขยายเชิงปฏิบัติการ.....	29
ตารางที่ 3.3 ขนาดของมอสทรานซิสเตอร์ในวงจรสร้างกระแสอ้างอิง.....	31
ตารางที่ 3.4 คำอธิบายพินของวงจรรวมเครื่องวัดคลื่นไฟฟ้าหัวใจ.....	33
ตารางที่ 3.5 คำอธิบายส่วนประกอบในเลย์เอาต์.....	35
ตารางที่ 4.1 ตารางคุณสมบัติแบบลูปเปิดของวงจรขยายอินสตรูเมนต์ชั้น.....	38
ตารางที่ 4.2 ตารางคุณสมบัติแบบลูปเปิดของวงจรขยายเชิงปฏิบัติการ.....	38
ตารางที่ 4.3 ตารางคุณสมบัติวงจขยายส่วนต่อเนื่องทางเวลา.....	39
ตารางที่ 4.4 เปรียบเทียบคุณสมบัติวงจรรวมจากแผนภาพวงจรและจากเลย์เอาต์.....	42
ตารางที่ 4.5 ตารางแสดงคุณสมบัติทางความถี่ของวงจรจากแผนภาพวงจรที่กระบวนการผลิตต่างๆ.....	49
ตารางที่ 4.6 ตารางแสดงคุณสมบัติทางความถี่ของวงจรจากเลย์เอาต์ที่กระบวนการผลิตต่างๆ.....	50
ตารางที่ 4.7 ตารางแสดงคุณสมบัติทางความถี่ของวงจรจากแผนภาพวงจรที่กระบวนการผลิตต่างๆช่วงความถี่หยุดผ่าน.....	50
ตารางที่ 4.8 ตารางแสดงคุณสมบัติทางความถี่ของวงจรจากเลย์เอาต์ที่กระบวนการผลิตต่างๆช่วงความถี่หยุดผ่าน.....	51
ตารางที่ 4.9 ตารางแสดงคุณสมบัติทางสัญญาณรบกวนของวงจร.....	51
ตารางที่ 5.1 คุณสมบัติโดยรวมของวงจร.....	52

# สารบัญรูปภาพ

หน้า

รูปที่ 2.1 ตำแหน่งของระบบขั้วต่อ.....	3
รูปที่ 2.2 ลักษณะคลื่นไฟฟ้าหัวใจที่ปกติ.....	4
รูปที่ 2.3 คุณลักษณะของสัญญาณคลื่นไฟฟ้าหัวใจ.....	4
รูปที่ 2.4 คุณสมบัติของมอสทรานซิสเตอร์ในย่านการทำงานแรงดันที่ต่ำกว่าขีดเริ่ม.....	5
รูปที่ 2.5 คุณลักษณะของกระแสและแรงดันของมอสทรานซิสเตอร์.....	6
รูปที่ 2.6 การจำลองความต้านทานด้วยสวิตช์คาปาซิเตอร์.....	6
รูปที่ 2.7 การใช้มอสทรานซิสเตอร์ที่ป้อนขาเกตด้วยสัญญาณนาฬิกาที่ไม่ซ้อนทับกันแทนสวิตช์.....	7
รูปที่ 2.8 ตัวเก็บประจุแฝงในมอสทรานซิสเตอร์.....	7
รูปที่ 2.9 โครงสร้างสวิตช์คาปาซิเตอร์ที่ช่วยลดปัญหาตัวเก็บประจุแฝงในมอสทรานซิสเตอร์.....	8
รูปที่ 2.10 การต่ออนุกรมกันของสวิตช์คาปาซิเตอร์.....	8
รูปที่ 2.11 การยุบสวิตช์ของการอนุกรมระหว่างคาปาซิเตอร์.....	8
รูปที่ 2.12 วงจร Multiple-feedback.....	9
รูปที่ 2.13 การต่อมอสทรานซิสเตอร์ด้วยเทคนิคฟิงเกอร์.....	10
รูปที่ 2.14 การต่อมอสทรานซิสเตอร์ด้วยเทคนิคมัลติพลายเออร์.....	11
รูปที่ 2.15 การต่อตัวเก็บประจุด้วยเทคนิคศูนย์กลางร่วม.....	11
รูปที่ 2.16 การวางอุปกรณ์ดัมมี่.....	12
รูปที่ 2.17 การต่อการ์ดจริง.....	12
รูปที่ 2.18 การต่อไดโอดป้องกันไฟฟ้าสถิต.....	13
รูปที่ 2.19 เลย์เอาท์ของแพดเชื่อมต่อ.....	13
รูปที่ 3.1 โครงสร้างโดยรวมของวงจรรวมเครื่องวัดคลื่นไฟฟ้าหัวใจ.....	14
รูปที่ 3.2 โครงสร้างการทำงานของ DDA.....	15
รูปที่ 3.3 วงจรขยายอินสตรูเมนต์แบบ FDDA.....	16
รูปที่ 3.4 วงจรขยายอินสตรูเมนต์ที่ใช้งาน.....	19
รูปที่ 3.5 โครงสร้างวงจรกรองความถี่สูงผ่าน.....	19
รูปที่ 3.6 วงจรกรองความถี่สูงผ่านแบบ Fully Differential .....	20
รูปที่ 3.7 วงจร Multiple Feedback Band-pass Filter.....	21
รูปที่ 3.8 วงจรกรองความถี่ช่วงแถบผ่าน.....	23

## สารบัญรูปภาพ(ต่อ)

	หน้า
รูปที่ 3.9 วงจรบวกสัญญาณ.....	24
รูปที่ 3.10 วงจรบวกสัญญาณที่ใช้ในวงจรรวม.....	25
รูปที่ 3.11 บล็อกไดอะแกรมของวงจรรองความถี่ช่วงหยุดผ่าน.....	26
รูปที่ 3.12 วงจรรองความถี่ต่ำผ่าน .....	26
รูปที่ 3.13 วงจรรองความถี่ต่ำผ่านที่ใช้ในวงจรรวม.....	28
รูปที่ 3.14 โครงสร้างวงจรขยายเชิงปฏิบัติการ.....	29
รูปที่ 3.15 วงจรพลิกฟลิปที่ใช้สร้างสัญญาณนาฬิกาที่ไม่ซ้อนทับกัน.....	30
รูปที่ 3.16 สัญญาณนาฬิกาแบบไม่ซ้อนทับกัน.....	30
รูปที่ 3.17 วงจรสร้างกระแสอ้างอิง.....	30
รูปที่ 3.18 วงจรสร้างสัญญาณพัลส์.....	31
รูปที่ 3.19 ไดอะแกรมเวลาแสดงการทำงานของวงจรสร้างสัญญาณพัลส์.....	32
รูปที่ 3.20 สัญลักษณ์แสดงพิน (pin) ของวงจรรวม.....	32
รูปที่ 3.21 เลย์เอาต์ของวงจรรวมเครื่องวัดคลื่นไฟฟ้าหัวใจ.....	34
รูปที่ 4.1 วงจรทดสอบคุณสมบัติของวงจรรวม.....	36
รูปที่ 4.2 วงจรทดสอบอัตราขยายลูปเปิดของ FDDA.....	37
รูปที่ 4.3 กราฟผลการตอบสนองทางความถี่แบบลูปเปิดของวงจรขยายอินสตรูเมนเตชัน.....	37
รูปที่ 4.4 วงจรทดสอบอัตราขยายลูปเปิดของวงจรขยายเชิงปฏิบัติการ.....	38
รูปที่ 4.5 กราฟผลการตอบสนองทางความถี่แบบลูปเปิดของวงจรขยายเชิงปฏิบัติการ.....	38
รูปที่ 4.6 วงจรส่วนต่อเนื่องทางเวลา.....	39
รูปที่ 4.7 กราฟผลการตอบสนองทางความถี่ของวงจรส่วนต่อเนื่องทางเวลา.....	39
รูปที่ 4.8 กราฟแสดงผลความผิดพลาดทางฮาร์มอนิกของสัญญาณส่วนต่อเนื่องทางเวลา.....	40
รูปที่ 4.9 กราฟผลการตอบสนองความถี่วงจรส่วนไม่ต่อเนื่องทางเวลาช่วง 10 Hz - 100 Hz.....	40
รูปที่ 4.10 กราฟผลการตอบสนองความถี่วงจรจากแผนภาพวงจร.....	41
รูปที่ 4.11 กราฟผลการตอบสนองทางความถี่วงจรจากเลย์เอาต์.....	41
รูปที่ 4.12 กราฟผลการตอบสนองความถี่ช่วง 10 Hz – 100 Hz จากวงจรจากแผนภาพวงจร.....	42

## สารบัญรูปภาพ(ต่อ)

	หน้า
รูปที่ 4.13 กราฟผลการตอบสนองความถี่ช่วง 10 Hz – 100 Hz จากวงจรจากเลย์เอาต์.....	42
รูปที่ 4.14 โครงข่ายความถี่ต่ำผ่านเพื่อวัดความเพี้ยนทางฮาโมนิกของสัญญาณ.....	43
รูปที่ 4.15 กราฟแสดงค่า %THD ที่สัญญาณขนาดและความถี่ต่างๆของวงจรจากแผนภาพ วงจร.....	43
รูปที่ 4.16 สัญญาณอินพุตที่ได้รับผลกระทบจากสัญญาณโหมตร่วม 50 Hz.....	44
รูปที่ 4.17 สัญญาณเอาต์พุตของวงจรจากแผนภาพวงจรที่ได้รับสัญญาณโหมตร่วม 50 Hz.....	44
รูปที่ 4.18 สัญญาณเอาต์พุตของวงจรจากเลย์เอาต์ที่ได้รับสัญญาณโหมตร่วม 50 Hz.....	45
รูปที่ 4.19 สเปกตรัมของสัญญาณเอาต์พุตของวงจรจากเลย์เอาต์ที่ได้รับสัญญาณโหมตร่วม 50 Hz.....	45
รูปที่ 4.20 รูปสัญญาณในอุดมคติ.....	46
รูปที่ 4.21 สัญญาณอินพุตและเอาต์พุตของวงจรกรองความถี่หตุคผ่านที่ได้รับสัญญาณ หลายความถี่.....	46
รูปที่ 4.22 สัญญาณอินพุตและเอาต์พุตของวงจรจากเลย์เอาต์ที่ได้รับสัญญาณหลาย ความถี่.....	47
รูปที่ 4.23 สเปกตรัมของสัญญาณเอาต์พุตของวงจรจากเลย์เอาต์ที่ได้รับสัญญาณหลาย ความถี่.....	47
รูปที่ 4.24 CMRR ของวงจรจากเลย์เอาต์.....	48
รูปที่ 4.25 ค่า PSRR ของวงจรที่ความถี่ต่างๆ.....	48
รูปที่ 4.26 ค่า PSRR ของวงจรจากเลย์เอาต์ที่ความถี่ต่างๆ.....	49

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหา

การตรวจคลื่นไฟฟ้าหัวใจเป็นการตรวจทางการแพทย์ที่สำคัญอย่างหนึ่งเพื่อให้ทราบกิจกรรมทางไฟฟ้าของหัวใจ ซึ่งข้อมูลดังกล่าวสามารถบ่งบอกสุขภาพและความเสี่ยงที่อาจจะเกิดโรคต่างๆได้ เช่น โรคหลอดเลือดหัวใจ โรคหัวใจเต้นผิดจังหวะ เป็นต้น ซึ่งเป็นภาวะที่ควรได้รับการรักษาอย่างรวดเร็วที่สุดเมื่อเกิดอาการ ดังนั้น การทราบสุขภาพของตนเองตั้งแต่เนิ่นๆ จึงเป็นอีกทางหนึ่งที่จะช่วยลดโอกาสที่โรคจะเพิ่มความรุนแรงได้

ดังนั้นในการออกแบบวงจรจึงได้ออกแบบเพื่อรวบรวมอุปกรณ์ต่างๆไว้ภายใต้วงจรรวมเพียงตัวเดียว ซึ่งจะให้อุปกรณ์สามารถใช้งานได้ง่าย ไม่ซับซ้อนจนเกินไป และยังสามารถพกพาได้อย่างสะดวก อีกทั้งยังส่งผลให้บุคคลทั่วไปสามารถเข้าถึงอุปกรณ์การวัดได้มากขึ้น สามารถตรวจสอบสุขภาพเบื้องต้นได้ด้วยตนเอง โดยไม่ต้องไปตรวจที่โรงพยาบาลเพียงอย่างเดียว

### 1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

ปริญญาานิพนธ์ฉบับนี้มุ่งเน้นการออกแบบวงจรรวมเพื่อขยายสัญญาณคลื่นไฟฟ้าหัวใจที่มีแบนด์วิดธ์ 0.1Hz - 150Hz ซึ่งเป็นแบนด์วิดธ์ที่ใช้วัดในทางการแพทย์ทั่วไป ออกแบบให้มีการใช้งานในลักษณะที่พกพาได้โดยมีอุปกรณ์ต่างๆรวมไว้ภายใต้วงจรรวมเพียงตัวเดียว นอกจากนี้ยังออกแบบให้ใช้พลังงานต่ำที่สุดจากแบตเตอรี่ภายใต้เทคโนโลยีซีมอส 0.35 ไมครอน โดยมี Input Referred Noise ต่ำกว่า 30  $\mu\text{Vrms}$

### 1.3 สมมุติฐานของการศึกษา

วงจรกรองความถี่สูงผ่านมีความที่ต่ำคutoffที่ต่ำมาก ส่งผลให้ค่าความต้านทานและค่าความจุที่คำนวณไว้ไม่สามารถออกแบบให้อยู่ภายในวงจรรวมได้ทั้งหมด ในการแก้ไขปัญหาลักษณะนี้สามารถทำได้โดยใช้ความต้านทานเสมือนจากมอสทรานซิสเตอร์ซึ่งมีช่วงการทำงานต่ำกว่าแรงดันขีดเริ่ม

วงจรกรองความถี่ช่วงหยุดผ่าน เป็นวงจรกรองเฉพาะความถี่โดยออกแบบให้กรองความถี่ที่ 50 Hz ซึ่งเป็นความถี่ของสัญญาณรบกวนที่พบได้ทั่วไปและมีขนาดใหญ่กว่าสัญญาณคลื่นไฟฟ้าหัวใจค่อนข้างมาก ในการออกแบบเพื่อให้วงจรกรองความถี่ช่วงหยุดผ่านสามารถกรองความถี่ที่ต้องการได้พอดี วงจรจะต้องมีค่าความต้านทานและค่าตัวเก็บประจุที่มีความแม่นยำ ดังนั้น ในการออกแบบจึงใช้การปรับจูนความถี่สวิตช์คาปาซิเตอร์เพื่อให้ค่าความต้านทานที่ใช้ในวงจรกรองความถี่ช่วงหยุดผ่านมีค่าเป็นไปตามที่ต้องการ

จากสมมุติฐานข้างต้น จะทำให้ค่าของความถี่คutoffมีความแม่นยำและเที่ยงตรงมากขึ้น อีกทั้งยังส่งผลให้ค่าตัวต้านทานและค่าตัวเก็บประจุที่ออกแบบ สามารถสร้างให้อยู่ภายในวงจรรวมได้

## 1.4 ทฤษฎีหรือแนวคิดที่ใช้ในการศึกษา

ในการออกแบบจะคำนึงถึงคุณสมบัติของวงจรรขยายแรงดันซึ่งใช้หลักการของ Fully Differential Difference Amplifier (FDDA) และการป้อนกลับแบบลบเพื่อให้ได้คุณสมบัติทางความถี่ที่ต้องการ นอกจากนี้หลักการของสวิตช์คาปาซิเตอร์หรือตัวเก็บประจุสวิตช์ได้ถูกใช้งานเพื่อสร้างคัตออฟความถี่ต่ำในย่านการใช้งานของการวัดคลื่นไฟฟ้าหัวใจ ซึ่งเป็นการประมวลผลสัญญาณในลักษณะที่ไม่ต่อเนื่องทางเวลา

เพื่อให้วงจรรวมที่ผลิตออกมามีคุณสมบัติใกล้เคียงกับที่ได้ออกแบบไว้ การเลย์เอาต์ (Layout) จึงต้องคำนึงถึงค่าอุปกรณ์แฝงที่เกิดขึ้นจากตลาดลายโลหะและการเปลี่ยนแปลงคุณสมบัติของอุปกรณ์ เนื่องจากการผลิต การเลย์เอาต์จึงใช้การวางอุปกรณ์แบบศูนย์กลางร่วม (Common Centroid) การวางอุปกรณ์ป้องกัน (Dummy Components) และการลากตลาดลายโลหะให้สั้นที่สุด

## 1.5 ขอบเขตของการศึกษา

โครงการนี้นำเสนอการออกแบบวงจรรวมเครื่องวัดคลื่นไฟฟ้าหัวใจที่ใช้กำลังงานต่ำเพื่อให้เหมาะสมต่อการใช้งานในลักษณะพกพาและคำนึงถึงสัญญาณรบกวนเพื่อให้เหมาะสมกับอุปกรณ์ทางการแพทย์ตามมาตรฐาน IEC60601-2-51 ซึ่งระบุไว้ว่าจะต้องมีค่า Input Referred Noise ต่ำว่า  $30 \mu\text{Vrms}$  ตลอดช่วงแบนด์วิดธ์ 150 Hz [4] ในการจำลองจะใช้กระบวนการผลิตซีมอสขนาด 0.35 ไมครอน และใช้แรงดัน 3.3 V

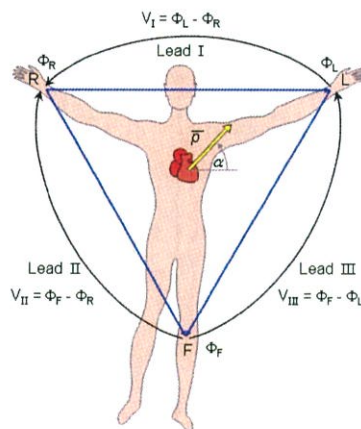
## บทที่ 2

# หลักการและทฤษฎี

### 2.1 บทนำ

ในบทนี้จะกล่าวถึงทฤษฎีและหลักการต่างๆที่เกี่ยวข้องกับโครงงาน โดยแบ่งออกเป็น 3 ส่วนใหญ่ๆ โดยส่วนแรกจะกล่าวถึงสัญญาณคลื่นไฟฟ้าหัวใจ วิธีการวัดและคุณลักษณะทางไฟฟ้า ส่วนที่ 2 จะเป็นทฤษฎีพื้นฐานทางอิเล็กทรอนิกส์ที่ใช้งานในโครงงานนี้ซึ่งประกอบด้วยคุณสมบัติการนำไฟฟ้าของมอสทรานซิสเตอร์ หลักการของสวิตช์คาปาซิเตอร์ สมการและวงจรไบควอดเพื่อใช้ประกอบการออกแบบวงจรกรองความถี่ และส่วนที่ 3 เป็นเทคนิคการออกแบบเลย์เอาท์

### 2.2 ระบบขั้วต่อ (Lead System)



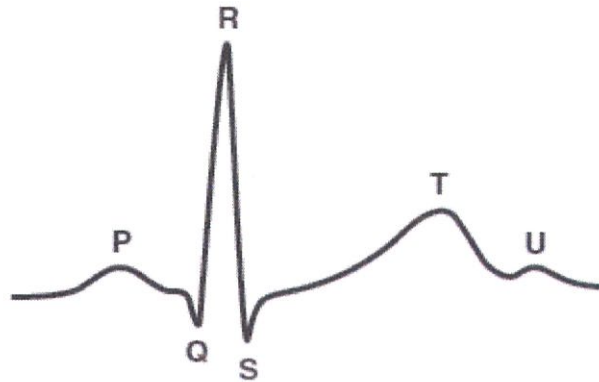
รูปที่ 2.1 ตำแหน่งของระบบขั้วต่อ [8]

การบันทึกศักดาไฟฟ้าที่เกิดจากหัวใจมีหลายระบบในทางการแพทย์ ในโครงงานนี้จะออกแบบเพื่อใช้กับระบบ 2 ขั้วต่อ (Bipolar Lead) แบบ Lead I ซึ่งมีลักษณะการต่อดังรูปที่ 2.1 เมื่อ  $\phi_R$ ,  $\phi_L$  และ  $\phi_F$  คือศักดาที่แขนขวา แขนซ้าย และขาซ้ายตามลำดับ ซึ่ง Lead I ที่ใช้งานจะสามารถคำนวณจากสมการ (2.1)

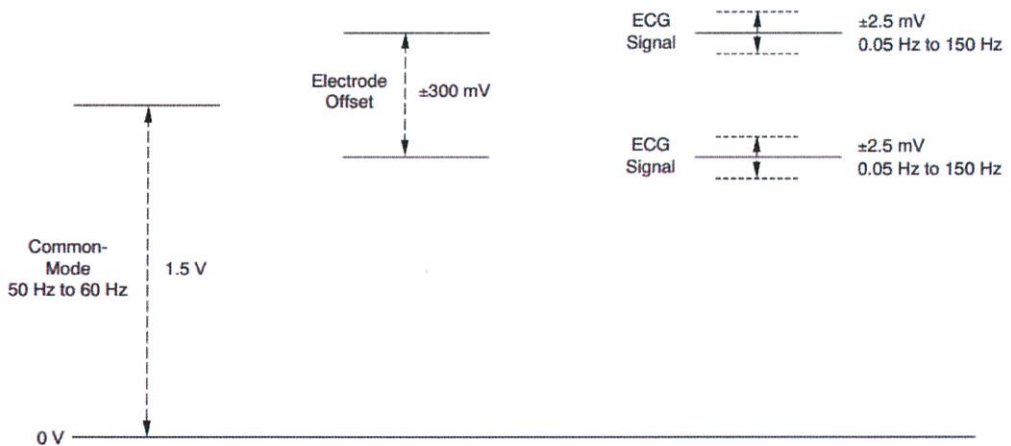
$$V_1 = \phi_L - \phi_R \quad (2.1)$$

จากสมการ (2.1)  $V_1$  คือ แรงดันของสัญญาณที่วัดได้ โดยในการวัดสัญญาณศักดาของขาขวา จะถูกใช้เป็นศักดาอ้างอิงของศักดา  $\phi_R$  และ  $\phi_L$

## 2.3 คุณลักษณะของสัญญาณคลื่นไฟฟ้าหัวใจ



รูปที่ 2.2 ลักษณะคลื่นไฟฟ้าหัวใจที่ปกติ [6]



รูปที่ 2.3 คุณลักษณะของสัญญาณคลื่นไฟฟ้าหัวใจ [4]

คุณลักษณะของสัญญาณที่ได้รับจากขั้วไฟฟ้าถูกแสดงดังรูป 2.3 จากรูปเป็นสัญญาณคลื่นไฟฟ้าหัวใจที่ปรากฏที่ขาเข้าของระบบการวัดสัญญาณคลื่นไฟฟ้าหัวใจ ซึ่งประกอบด้วย 3 ส่วน คือ สัญญาณผลต่างคลื่นไฟฟ้าหัวใจ ผลต่างของแรงดันยกระดับจากขั้วไฟฟ้าและสัญญาณโหมมตร่วม [4]

สัญญาณผลต่างคลื่นไฟฟ้าหัวใจที่ปรากฏระหว่างขั้วไฟฟ้าจะมีขนาดที่  $\pm 2.5$  mV และความถี่ตั้งแต่ 0.05 ถึง 150 Hz นอกจากนี้ยังมีสัญญาณโหมมตร่วม 1.5 V และแรงดันจากขั้วไฟฟ้า  $\pm 300$  mV นอกเหนือจากนั้นร่างกายของมนุษย์สามารถรับสัญญาณรบกวนจากไฟบ้าน แสงจากฟลูออเรสเซนต์ เป็นต้น ซึ่งสัญญาณรบกวน 50Hz หรือ 60Hz สามารถลดทอนได้ด้วยวงจรกรองความถี่ช่วงหยุดผ่าน

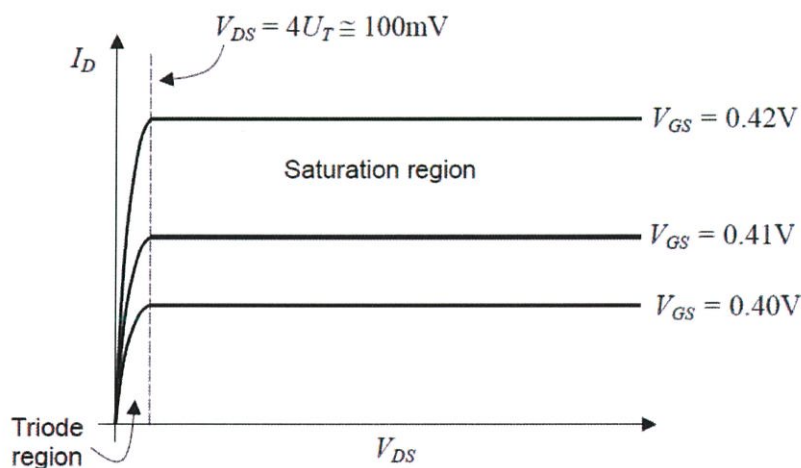
ตารางที่ 2.1 ช่วงความถี่ที่เหมาะสมกับการนำคลื่นไฟฟ้าหัวใจไปใช้ประเภทต่างๆ

Processing	Bandwidth (Hz)
Display	0.5 – 40
QRS detection	0.5 – 40
Arrhythmia detection	0.05 – 60
ST segment monitoring	0.05 - 60

ระยะความกว้างของความถี่ในวงจรมีหลากหลายช่วงซึ่งจะแตกต่างกันตามการใช้งาน อาทิ การใช้งานในระดับแอมพลิเคชันจะใช้ช่วง 0.5 Hz ถึง 50 Hz ใช้เป็นเครื่องมือวัดจังหวะการเต้นของหัวใจจะใช้ถึง 1 kHz สำหรับการแพทย์จะใช้ความกว้างตั้งแต่ 0.05 Hz ถึง 150 Hz

## 2.4 คุณสมบัติเชิงแรงดัน-กระแสของมอสทรานซิสเตอร์

### 2.4.1 คุณสมบัติในย่านการทำงานแรงดันที่ต่ำกว่าขีดเริ่ม



รูปที่ 2.4 คุณสมบัติของมอสทรานซิสเตอร์ในย่านการทำงานต่ำกว่าแรงดันขีดเริ่ม [7]

มอสทรานซิสเตอร์จะทำงานในย่านนี้เมื่อ  $V_{DS}$  ต่ำกว่า  $V_T$  ซึ่งมีสมการกระแสดังสมการที่ (2.2)

$$I_D = \mu C_{ox} \left(\frac{W}{L}\right) I_o \exp\left(\frac{V_{GS} - V_T}{nU_T}\right) \left[\exp\left(1 - \frac{V_{DS}}{U_T}\right)\right] \quad (2.2)$$

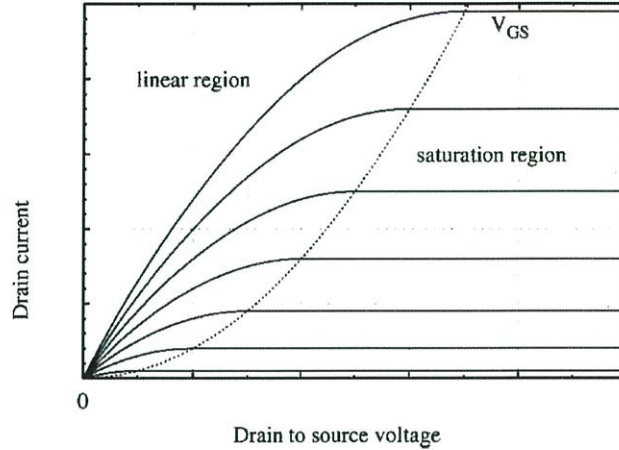
เมื่อ  $\mu$  คือโมบิลิตีของพาหะส่วนใหญ่ในมอสทรานซิสเตอร์  $C_{ox}$  คือค่าความจุไฟฟ้าของชั้นออกไซด์  $\frac{W}{L}$  คือขนาดของมอสทรานซิสเตอร์ โดย  $n$  คือสัมประสิทธิ์ยกกำลังของมอสทรานซิสเตอร์ในย่านต่ำกว่าแรงดันขีดเริ่ม และ  $U_T$  คือค่าความต่างศักย์อันเนื่องมาจากความร้อน เมื่อ  $V_{DS} > 4U_T \approx 0.1V$  จะได้สมการกระแสอิมิตัวในย่านต่ำกว่าแรงดันขีดเริ่ม

$$I_D = \mu C_{ox} \left(\frac{W}{L}\right) I_o \exp\left(\frac{V_{GS} - V_T}{nU_T}\right) \quad (2.3)$$

และ

$$g_m \approx \frac{I_D}{nU_T} \quad (2.4)$$

### 2.4.2 คุณสมบัติในย่านการทำงานอิมิตัว



รูปที่ 2.5 คุณสมบัติของกระแสและแรงดันของมอสทรานซิสเตอร์ [9]

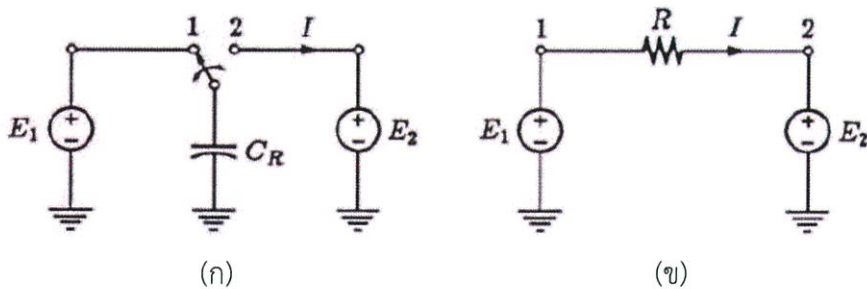
เมื่อ  $V_{DS} > V_{DSAT}$  โดย  $V_{DSAT} = V_{GS} - V_T$  มอสทรานซิสเตอร์จะทำงานอยู่ในย่านอิมิตัว ดังนั้นจะได้สมการกระแส

$$I_D = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad (2.5)$$

และ  $g_m$  ดังสมการ

$$g_m = \frac{\partial I_D}{\partial V_{GS}} = \sqrt{2\mu C_{ox} \frac{W}{L} (I_D)} \quad (2.6)$$

### 2.5 ความรู้พื้นฐานของสวิตช์คาปาซิเตอร์หรือตัวเก็บประจุสวิตช์



รูปที่ 2.6 การจำลองความต้านทานด้วยสวิตช์คาปาซิเตอร์ [1] (ก) สวิตช์คาปาซิเตอร์ (ข) วงจรเสมือนของสวิตช์คาปาซิเตอร์

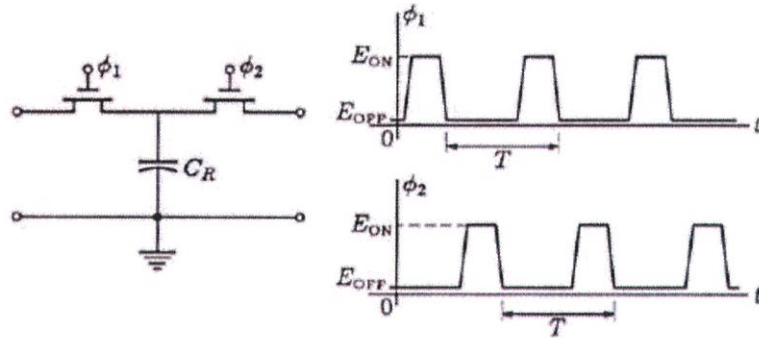
จากรูป 2.6 (ก) เมื่อตัวเก็บประจุ  $C_R$  ต่อกับสวิตช์ที่ 1 จะเกิดการชาร์จประจุส่งผลให้มีประจุทั้งหมด  $C_R E_1$  และเมื่อต่อตัวเก็บประจุ  $C_R$  เข้ากับสวิตช์ที่ 2  $C_R$  จะเกิดการชาร์จประจุส่งผลให้มีประจุทั้งหมด  $C_R E_2$  ดังนั้นจะเกิดผลต่างของจำนวนประจุ  $C_R(E_1 - E_2)$  วิ่งเข้า  $E_2$

สมมติให้สวิตช์ทำงานด้วยความถี่  $f_c$  ประจุที่ส่งผ่านไปยัง  $E_2$  จะมีค่าเท่ากับ  $f_c C_R(E_1 - E_2)$  ต่อวินาที ดังนั้น วงจรรูป 2.6 (ข) สามารถประมาณได้ด้วยวงจรรูปที่ 2.6 (ก) โดยมีความสัมพันธ์ดังนี้

$$R = \frac{E_1 - E_2}{I} = \frac{1}{f_c C_R} \quad (2.7)$$

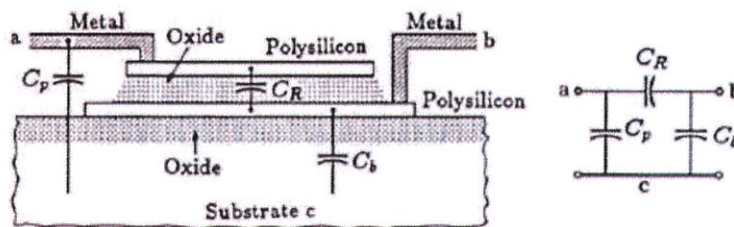
จากสมการพบว่า ค่าความต้านทานในวงจรพหุผันกับความถี่สวิตช์  $f_c$  และค่าตัวเก็บประจุ  $C_R$  ดังนั้นถ้าต้องการความต้านทานที่มีค่า  $2 \text{ G}\Omega$  โดยใช้ความถี่สวิตช์  $2.5 \text{ kHz}$  จะต้องใช้ตัวเก็บประจุ  $C_R$  ที่มีค่า  $200 \text{ fF}$

ซึ่งสวิตช์อุดมคติสามารถแทนได้ด้วยมอสทรานซิสเตอร์ ซึ่งมีลักษณะการต่อวงจรดังรูป



รูปที่ 2.7 การใช้มอสทรานซิสเตอร์ที่ป้อนขาเกตด้วยสัญญาณนาฬิกาที่ไม่ซ้อนทับกันแทนสวิตช์ [1]

สวิตช์ของวงจรเสมือน 2.6 (ก) ถูกแทนด้วยมอสทรานซิสเตอร์ 2 ตัว โดยมีการทำงานสลับกันโดยป้อนสัญญาณพัลส์แบบสัญญาณนาฬิกาที่มีความถี่เท่ากับ  $f_c = 1/T$  ดังรูปที่ 2.7 ซึ่งสวิตช์มอสทรานซิสเตอร์จะทำงานเมื่อป้อนแรงดันขาเกตเป็น high และจะไม่ทำงานเมื่อป้อนแรงดันที่ขาเกตเป็น low

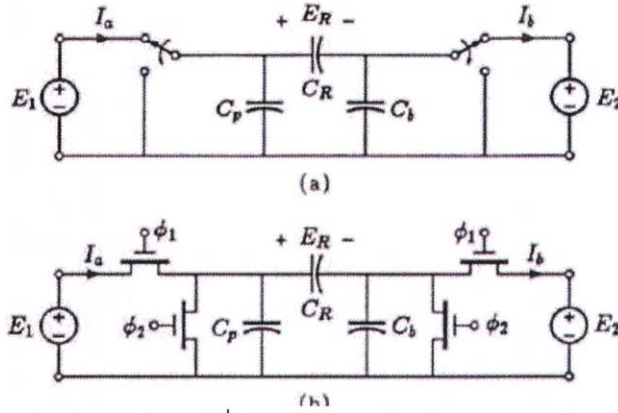


รูปที่ 2.8 ตัวเก็บประจุแฝงในมอสทรานซิสเตอร์ [1]

โครงสร้างของมอสทรานซิสเตอร์ที่ประกอบไปด้วยชั้นของตัวนำและชั้นของฉนวนทำให้เกิดตัวเก็บประจุแฝงภายใน จากรูป 2.8 พบว่า มีตัวเก็บประจุ  $C_p$  ระหว่าง Metal-Substrate มีตัวเก็บประจุ  $C_R$  ระหว่างชั้น Polysilicon-Polysilicon และมีตัวเก็บประจุ  $C_b$  เกิดขึ้นระหว่างชั้น Polysilicon-

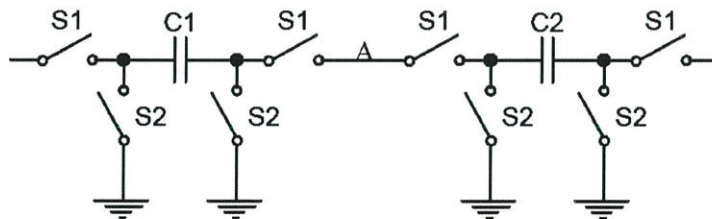
Substrate ดังนั้น จึงส่งผลให้วงจรเสมือนของความต้านทานที่ประมาณค่าจากสมการ (2.7) ผิดพลาด เนื่องจากค่าตัวเก็บประจุแฝงภายในมอสทรานซิสเตอร์

ดังนั้นจึงจำเป็นต้องปรับปรุงโครงสร้างวงจรเสมือนความต้านทานที่ใช้มอสทรานซิสเตอร์ 2 ตัว เป็นโครงสร้างที่มีมอสทรานซิสเตอร์ 4 ตัว โดยมีลักษณะการต่อดังรูปที่ 2.9 ซึ่งเป็นโครงสร้างที่ช่วยลดผลจากตัวเก็บประจุแฝงในมอสทรานซิสเตอร์ ส่งผลให้การประมาณของวงจรเสมือนมีความแม่นยำมากขึ้น



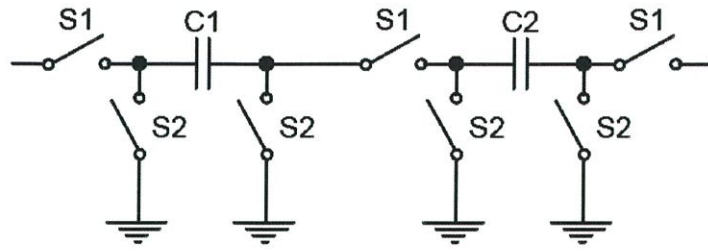
รูปที่ 2.9 โครงสร้างสวิตช์คาปาซิเตอร์ที่ช่วยลดปัญหาตัวเก็บประจุแฝงในมอสทรานซิสเตอร์ [1]

โครงสร้างสวิตช์คาปาซิเตอร์ข้างต้นเป็นโครงสร้างที่ใช้มอสทรานซิสเตอร์ 4 ตัว เมื่อมีแรงดันขาเกทที่มอสทรานซิสเตอร์  $\phi_1$  จะเกิดการชาร์จประจุที่  $C_R$  จำนวน  $C_R E_R = C_R (E_1 - E_2)$  ขณะเดียวกัน  $C_p$  และ  $C_b$  จะถูกชาร์จประจุไป  $C_p E_1$  และ  $C_b E_2$  ตามลำดับ ในขณะเดียวกันเมื่อมีแรงดันขาเกทที่มอสทรานซิสเตอร์  $\phi_2$  จะทำให้เกิดการคายประจุของตัวเก็บประจุทั้งสาม ทำให้ลักษณะโครงสร้างดังกล่าวสามารถแก้ไขปัญหาค่าตัวเก็บประจุแฝงในมอสทรานซิสเตอร์ได้



รูปที่ 2.10 การต่ออนุกรมกันของสวิตช์คาปาซิเตอร์

รูปที่ 2.10 เป็นการต่ออนุกรมของสวิตช์คาปาซิเตอร์โดยป้อนสัญญาณนาฬิกาที่ไม่ซ้อนทับกันที่สวิตช์ จากรูปจะพบว่าที่โหนด A จะเกิดการซ้อนทับการทำงานของสวิตช์  $S_1$  ดังนั้นเราสามารถลดสวิตช์  $S_1$  ได้ดังรูปที่ 2.11

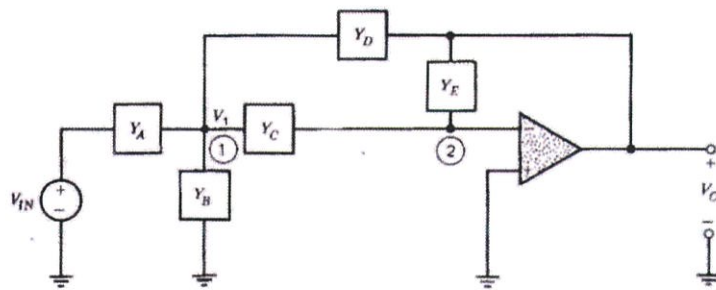


รูปที่ 2.11 การยุบสวิตช์ของการอนุกรมระหว่างสวิตช์คาปาซิเตอร์

จากรูปจะพบว่า เมื่อยุบสวิตช์  $S_1$  ไปหนึ่งตัว วงจรยังคงทำงานได้เหมือนเดิมไม่เปลี่ยนแปลง จากวิธีดังกล่าวส่งผลให้สามารถลดการใช้อุปกรณ์ในวงจรได้

## 2.6 วงจร Multiple-feedback

วงจร Multiple-feedback เป็นวงจรที่มีความนิยมค่อนข้างมากในการสร้างวงจรกรองความถี่ แถบผ่านหรือวงจรกรองความถี่แถบหยุดผ่าน เนื่องจากโครงสร้างของวงจรมีการป้อนกลับแบบลบจึงทำให้วงจร Multiple-Feedback มีโครงสร้างที่มีความเสถียรของขั้วสูง ซึ่งโครงสร้างของวงจรสามารถวิเคราะห์ได้ดังรูป



รูปที่ 2.12 วงจร Multiple-feedback [10]

จากรูปวงจร 2.12 สามารถตั้งสมการจากโหนด 1 และโหนด 2 ได้ดังเป็น

$$(V_1 - V_2)Y_A + V_1Y_A + (V_1 - V_2)Y_C + (V_1 - V_0)Y_D = 0 \quad (2.8)$$

และ

$$0(Y_C + Y_E) - V_1Y_D - V_0Y_E = 0 \quad (2.9)$$

แก้สมการจะได้

$$\frac{V_0}{V_{IN}} = -\frac{Y_A Y_C}{Y_E(Y_A + Y_B + Y_C + Y_D) + Y_C Y_D} \quad (2.10)$$

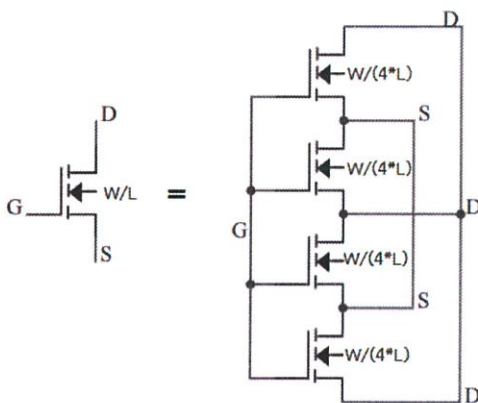
## 2.7 เทคนิคการเลย์เอาต์

อุปกรณ์ต่างๆที่ได้ออกแบบไว้ในแผนภาพวงจรซึ่งถูกวาดเป็นเลย์เอาต์อาจมีค่าพารามิเตอร์ต่างๆซึ่งไม่สมพงศ์กันเนื่องจากกระบวนการผลิตวงจรรวม เทคนิคการเลย์เอาต์ต่างๆจึงถูกพัฒนาขึ้นเพื่อลดผลของความไม่สมพงศ์ของอุปกรณ์เนื่องจากการผลิตนี้ ให้มีความสมพงศ์กันมากที่สุด โดยเฉพาะอุปกรณ์ที่ได้ถูกออกแบบไว้ในลักษณะคู่ผลต่าง

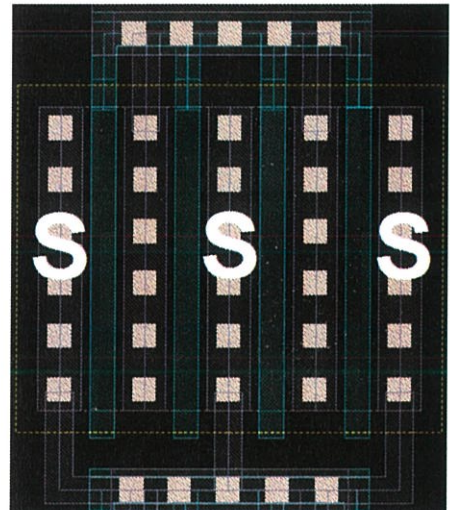
นอกจากนี้เทคนิคการเลย์เอาต์บางประการยังช่วยให้สามารถออกแบบให้พื้นที่ของวงจรรวมมีความกระชับและเล็กลงมากยิ่งขึ้น โดยเทคนิคที่ถูกใช้ในปริยญาณินพจน์นี้สามารถจำแนกได้ดังต่อไปนี้

### 2.7.1 ฟิงเกอร์ (Fingers)

เป็นเทคนิคที่ช่วยให้สามารถวาดเลย์เอาต์ของวงจรรวมได้ง่ายมากขึ้น เมื่อความกว้างของมอสทรานซิสเตอร์มีขนาดใหญ่ การใช้ฟิงเกอร์เข้ามาช่วยในการออกแบบจะเป็นการแบ่งความกว้างของมอสทรานซิสเตอร์เป็นส่วนย่อยๆ โดยความกว้างของมอสทรานซิสเตอร์ที่แบ่งจะมีขนาดขึ้นกับจำนวนของมอสทรานซิสเตอร์ที่ได้แบ่งไป



(ก)



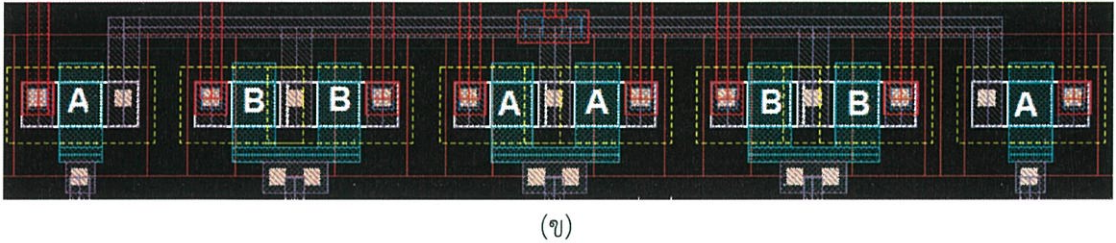
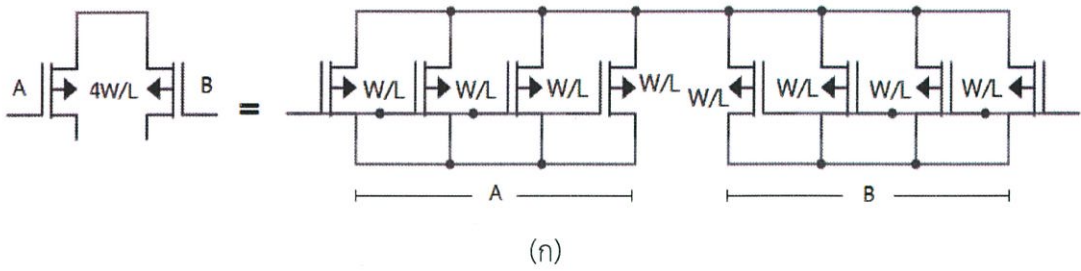
(ข)

รูปที่ 2.13 การต่อมอสทรานซิสเตอร์ด้วยเทคนิคฟิงเกอร์ (ก) แผนภาพวงจร (ข) เลย์เอาต์วงจรรวม

รูปที่ 2.13 (ก) แสดงความสัมพันธ์ระหว่างมอสทรานซิสเตอร์ที่มีขนาดใหญ่กับมอสทรานซิสเตอร์ที่มีขนาดเล็กที่มีการต่อแบบอนุกรม ซึ่งเป็นพื้นฐานสำคัญของเทคนิคฟิงเกอร์ ส่วนรูปที่ 2.13 (ข) เป็นการแสดงเลย์เอาต์ของมอสทรานซิสเตอร์ที่ใช้ฟิงเกอร์เท่ากับ 4

### 2.7.2 มัลติพลายเออร์ (Multiplier)

เป็นเทคนิคที่ใช้ในการวาดมอสทรานซิสเตอร์ที่มีขนาดใหญ่ โดยสร้างจากมอสทรานซิสเตอร์ที่มีขนาดเล็กหลายๆตัว ซึ่งผลรวมความกว้างของมอสทรานซิสเตอร์ตัวที่มีขนาดเล็กทุกตัวรวมกัน จะมีขนาดเท่ากับความกว้างของมอสทรานซิสเตอร์ที่มีขนาดใหญ่ 1 ตัว

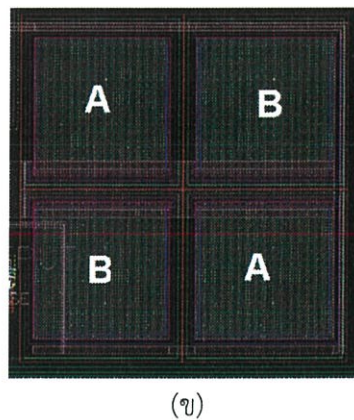
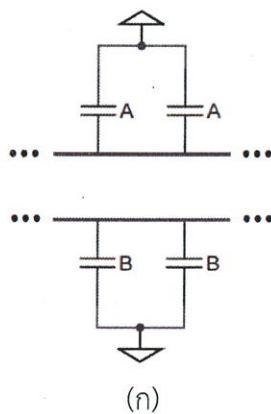


รูปที่ 2.14 การต่อมอสทรานซิสเตอร์ด้วยเทคนิคมัลติพลายเออร์ (ก) แผนภาพวงจร (ข) เลย์เอาท์วงจรรวม

รูปที่ 2.14 (ก) แสดงความสัมพันธ์ระหว่างมอสทรานซิสเตอร์ที่มีขนาดใหญ่กับมอสทรานซิสเตอร์ที่มีขนาดเล็กที่มีการต่อแบบขนาน ซึ่งใช้ในการต่อแบบมัลติพลายเออร์ ส่วนรูปที่ 2.14 (ข) เป็นเลย์เอาท์ภายในวงจรรวมที่แสดงให้เห็นการใช้เทคนิคแบบมัลติพลายเออร์ ที่มีค่าเท่ากับ 4 การใช้เทคนิคแบบมัลติพลายเออร์จะทำให้สามารถกระจายมอสทรานซิสเตอร์ 1 ตัวเป็นหลายๆตัวเพื่อช่วยให้สามารถวางเฉลี่ยกับอุปกรณ์ตัวอื่นได้

### 2.7.3 ศูนย์กลางร่วม (Common Centroid)

เทคนิคการวางแบบนี้จะช่วยลดความไม่สมพงค์ที่เกิดขึ้นจากกระบวนการผลิต เพื่อให้คุณสมบัติของอุปกรณ์มีค่าเปลี่ยนแปลงจากที่คำนวณไว้ไม่มากนัก การวางเลย์เอาท์ด้วยเทคนิคศูนย์กลางร่วมมีความสำคัญโดยเฉพาะกับวงจรถูกต้องความสมพงค์ระหว่างอุปกรณ์มาก เช่น คู่ผลต่าง ซึ่งเทคนิคนี้อยู่บนพื้นฐานการประมาณความไม่สมพงค์ของพารามิเตอร์เป็นเชิงเส้น จึงมีการจัดวางอุปกรณ์ที่ต้องการให้สมพงค์ในลักษณะสลับกันเพื่อเฉลี่ยค่าความผิดพลาดของอุปกรณ์

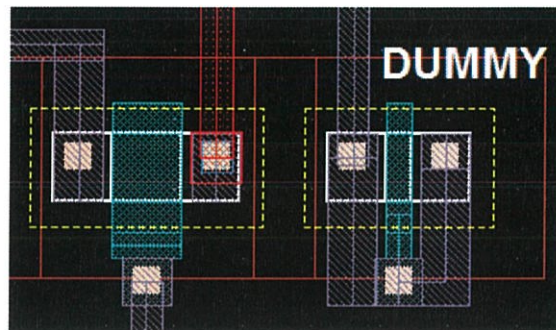


รูปที่ 2.15 การต่อตัวเก็บประจุด้วยเทคนิค Common Centroid (ก) แผนภาพวงจร (ข) เลย์เอาท์

รูปข้างต้นเป็นเทคนิคการต่อศูนย์กลางร่วมแบบ 2D Cross-coupled Arrays ซึ่งเป็นการเรียงตัวที่เหมาะสมสำหรับอุปกรณ์ที่มีรูปร่างเป็นสี่เหลี่ยมจัตุรัส เช่น ตัวเก็บประจุ เป็นต้น โดยตัวเก็บประจุในรูปที่ 2.15 (ก) เป็นการต่อตัวเก็บประจุโดยใช้โครงสร้าง Fully Differential ดังนั้น จึงต้องออกแบบให้ตัวเก็บประจุ A และ B มีคุณสมบัติให้ใกล้เคียงกันให้มากที่สุด

#### 2.7.4 การวางอุปกรณ์ดัมมี่ (Dummy Elements)

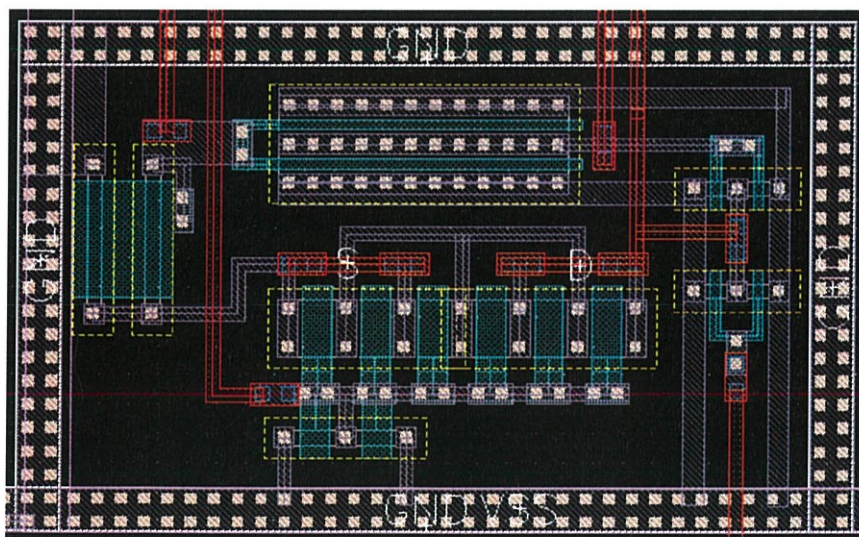
เป็นเทคนิคอย่างหนึ่งที่ช่วยให้มอสทรานซิสเตอร์ตัวที่ต้องการมีผลอันเนื่องมาจากกระบวนการผลิตให้น้อยที่สุด โดยมีหลักการว่าจะต้องวางอุปกรณ์ทุกตัวที่ต้องการให้มีความสมพงศ์กัน และมีสภาวะแวดล้อมโดยรอบเหมือนกันมากที่สุด ดังเช่นรูปด้านล่างซึ่งสร้างทรานซิสเตอร์ดัมมี่ไว้ข้างมอสทรานซิสเตอร์ตัวสุดท้ายทั้งสองด้าน



รูปที่ 2.16 การวางอุปกรณ์ดัมมี่

#### 2.7.5 การ์ดริง (Guard Ring)

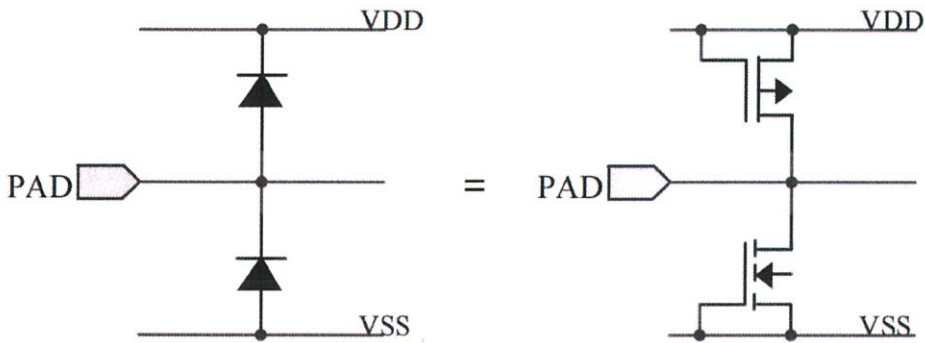
การ์ดริงที่สร้างขึ้นจะทำหน้าที่เป็นขอบอดีให้แก่มอสทรานซิสเตอร์ทุกๆตัว ทำให้มอสทรานซิสเตอร์ทุกๆตัว มีจุดอ้างอิงที่ขอบอดีไม่แตกต่างกันมากนัก ส่งผลให้มอสทรานซิสเตอร์ที่สร้างขึ้นมีความใกล้เคียงกับที่ออกแบบไว้



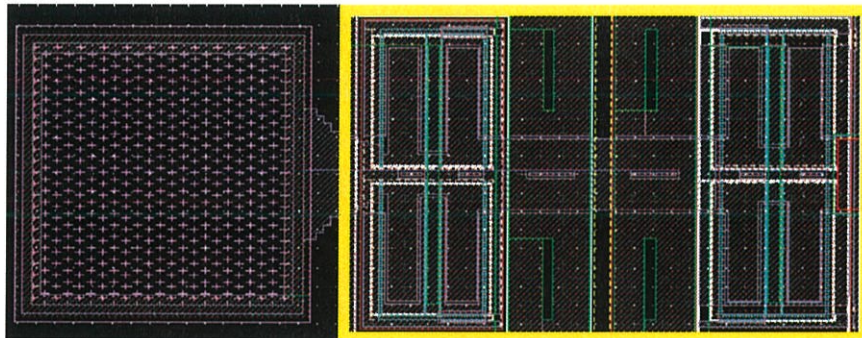
รูปที่ 2.17 การต่อการ์ดริง

## 2.7.6 การป้องกันไฟฟ้าสถิต (Electrostatic Discharge Protection, ESD Protection)

การเชื่อมต่อกับสิ่งแวดล้อมภายนอกอาจเกิดไฟฟ้าสถิตขึ้นชั่วขณะเข้าไปในวงจรรวม ซึ่งไฟฟ้าสถิตดังกล่าวจะสร้างความเสียหายแก่วงจรรวมภายใน การออกแบบวงจรรวมจึงต้องมีการสร้างไดโอดขึ้นระหว่างไฟเลี้ยงกับสายสัญญาณ และ ระหว่างสายสัญญาณกับกราวด์ เพื่อป้องกันไม่ให้แรงดันของไฟฟ้าสถิตมีค่าสูงเกินกว่าแรงดันไบอัสตรงของไดโอด ซึ่งจะช่วยป้องกันความเสียหายที่เกิดจากไฟฟ้าสถิตซึ่งจะต่อในลักษณะดังรูปที่ 2.18



รูปที่ 2.18 การต่อไดโอดป้องกันไฟฟ้าสถิต



รูปที่ 2.19 เลย์เอาต์ของแพดเชื่อมต่อ

จากรูปที่ 2.19 ส่วนสีเหลืองของเลย์เอาต์ของแพดจะเป็นส่วนของวงจรรองการไฟฟ้าสถิตที่ต่อดังรูปที่ 2.18 ซึ่งการวางแพดนั้นจะมีเส้นทางของไฟเลี้ยงและกราวด์พาดผ่านอยู่

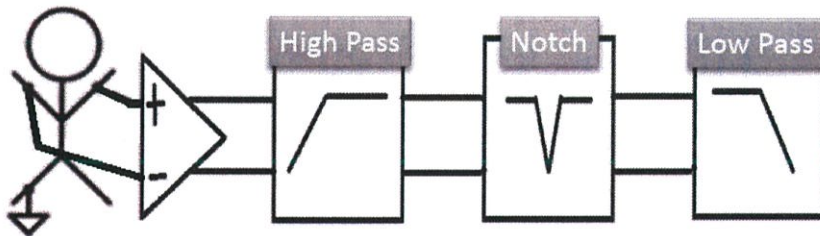
## บทที่ 3

### การออกแบบวงจรขยายภาคหน้า

#### 3.1 บทนำ

ในบทนี้เป็นการนำเสนอโครงสร้างโดยรวมของวงจรรวมเครื่องวัดคลื่นไฟฟ้าหัวใจ รายละเอียดของโครงสร้างภายในวงจร บล็อกไดอะแกรม ของวงจรอินสตรูเมนต์ชั้น วงจรกรองความถี่สูงผ่าน วงจรกรองความถี่ช่วงหยุดผ่าน และวงจรกรองความถี่ต่ำผ่าน นอกจากนี้ยังนำเสนอการวิเคราะห์หาคุณสมบัติของวงจรกรองความถี่ โดยในวงจรกรองความถี่สูงผ่านจะนำเสนอโครงสร้างของมอสมิทธานซิสเตอร์ที่ทำงานในย่านแรงดันต่ำกว่าแรงดันขีดเริ่มซึ่งสามารถใช้เป็นตัวต้านทานเสมือนขนาดใหญ่ได้ วงจรกรองความถี่ต่ำผ่านนำเสนอฟังก์ชันอย่างง่าย ส่วนวงจรกรองความถี่ช่วงหยุดผ่านนำเสนอโครงสร้างที่ประกอบไปด้วย วงจรกรองความถี่ช่วงแถบผ่าน และวงจรรวมสัญญาณ ท้ายที่สุดของบทที่ 3 เป็นการนำเสนอวงจรสร้างสัญญาณนาฬิกาโดยไม่ซ้อนทับกัน ซึ่งเป็นองค์ประกอบสำคัญให้กับค่าความต้านทานเสมือนที่สร้างจากสวิตซ์คาปาซิเตอร์อย่างมาก วงจรสร้างกระแสอ้างอิง และสรุปเลย์เอาต์ของวงจรรวม

#### 3.2 โครงสร้างวงจรรวมเครื่องวัดคลื่นไฟฟ้าหัวใจ



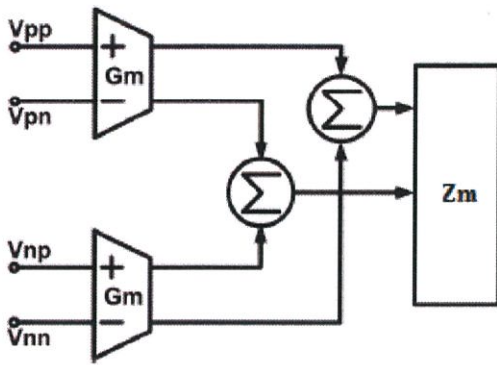
รูปที่ 3.1 โครงสร้างโดยรวมของวงจรรวมเครื่องวัดคลื่นไฟฟ้าหัวใจ

การทำงานของวงจรรวมเครื่องวัดคลื่นไฟฟ้าหัวใจสามารถแสดงได้ดังรูปที่ 3.1 วงจรรวมจะรับสัญญาณอินพุตมาจากขั้วไฟฟ้าที่ต่อกับร่างกายตามส่วนต่างๆ ซึ่งวิธีต่อขั้วไฟฟ้ากับร่างกายสามารถต่อได้หลายแบบซึ่งได้เขียนอธิบายลักษณะไว้แล้วในบทที่ 2 สัญญาณที่ได้จากขั้วไฟฟ้าจะผ่านเข้าสู่วงจรขยายอินสตรูเมนต์ชั้นซึ่งทำหน้าที่ในการขยายสัญญาณที่ได้รับ สัญญาณที่ถูกขยายจะผ่านเข้าสู่วงจรกรองความถี่ต่างๆทั้งวงจรกรองความถี่สูงผ่าน ช่วงความถี่แถบหยุดและความถี่ต่ำผ่าน เพื่อลดสัญญาณรบกวนที่ไม่ต้องการออก

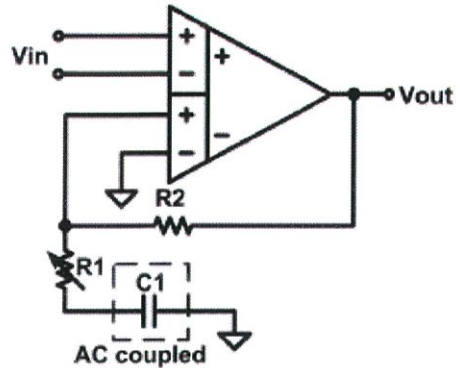
ระดับแรงดันไฟเลี้ยงของวงจรถูกกำหนดจากคุณลักษณะของสัญญาณคลื่นไฟฟ้าหัวใจ และกระแสถูกออกแบบโดยคำนึงถึงกำลังงานที่วงจรใช้งานให้มีค่าต่ำที่สุด เพื่อใช้งานเป็นอุปกรณ์พกพาได้สะดวก โดยวงจรยังคงรักษาคุณสมบัติเรื่องสัญญาณรบกวนและการเป็นวงจรขยายที่ดี จุดตัดออฟของวงจรถูกออกแบบมาเพื่อใช้งานเป็นการตรวจวัดคลื่นไฟฟ้าหัวใจทั่วไปที่ 0.1 – 150 Hz และมีวงจรกรองความถี่แถบหยุดเพื่อกำจัดสัญญาณรบกวนจากไฟบ้าน 50 Hz

### 3.3 โครงสร้างวงจรที่ต่อเนื่องกันทางเวลา

#### 3.3.1 วงจรขยายอินสตรูเมนต์



(ก)



(ข)

รูปที่ 3.2 โครงสร้างการทำงานของ DDA [3]

วงจรขยายอินสตรูเมนต์เป็นส่วนที่ติดต่อกับสัญญาณทางกายภาพซึ่งมีสัญญาณรบกวนต่าง ๆ มากมายจากสิ่งแวดล้อม วงจรขยายส่วนนี้จึงต้องมีคุณสมบัติในการเป็นวงจรขยายแรงดันที่ดี และยังมีคุณสมบัติในการทนทานต่อสัญญาณรบกวนและสามารถกำจัดสัญญาณรบกวนที่เกิดขึ้นได้อีกด้วย

โครงสร้างวงจรแบบ Differential Difference Amplifier (DDA) เป็นโครงสร้างที่มีคุณสมบัติในการแยกโหมดสัญญาณที่วัดกับระบบของวงจรได้ดี สามารถควบคุมอัตราขยายและใช้งานได้ง่ายด้วยการป้อนกลับแบบลบที่คล้ายกับการใช้งานในวงจรขยายเชิงปฏิบัติการทั่วไป

#### 3.3.1.1 หลักการทำงานของ DDA

หลักการทั่วไปของโครงสร้าง DDA ได้ถูกแสดงในรูปที่ 3.2(ก) โดยการนำกระแสสมาบวกันในโหมดกระแสก่อนจะนำไปคูณเข้ากับวงจรทรานซิมพีแดนซ์เพื่อสร้างสัญญาณแรงดันในภาคหลัง จากรูป 3.2(ก) จะสามารถเขียนสมการแรงดันขาออกได้ดังสมการ (3.1) ว่า

$$V_o = G_m Z_m [(V_{pp} - V_{pn}) - (V_{np} - V_{nn})] \quad (3.1)$$

ซึ่งเมื่อเราป้อนสัญญาณในโหมดผลต่าง (Differential Mode)  $V_{pp} - V_{pn}$  ก็คือสัญญาณ  $V_{in}$  โดยสามารถควบคุมอัตราขยายด้วยหลักการป้อนกลับแบบลบได้ง่ายโดยป้อนกลับที่ขาอินพุตฝั่งลบ วงจรในรูปที่ 3.2(ข) จึงถูกเลือกใช้เพื่อป้องกันการอิมิตัวของวงจรเนื่องจากสัญญาณออฟเซตจากอินพุตซึ่งมีอัตราขยายดังสมการที่ (3.2)

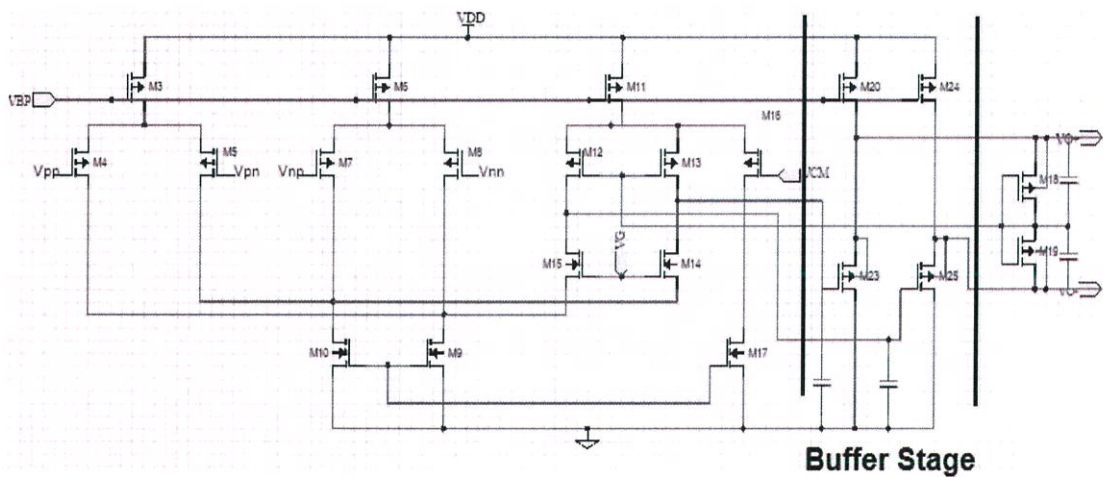
$$A_v = \frac{A_o}{1 + A_o F} \approx \frac{1}{F} \text{ เมื่อ } F = \frac{R_1}{R_1 + R_2} \quad (3.2)$$

ซึ่งเมื่อวิเคราะห์แล้ววงจรในรูปที่ 3.2(ข) แล้วจะพบว่าอัตราขยายของวงจรในรูปดังกล่าวมีค่าประมาณตามสมการที่ 3.3

$$A_v \approx \frac{1}{F} = \frac{1 + s(R_1 + R_2)C_1}{1 + sR_1C_1} \text{ เมื่อ } F = \frac{1 + sR_1C_1}{1 + s(R_1 + R_2)C_1} \quad (3.3)$$

ซึ่งจะเห็นได้ว่าอัตราขยายของวงจรของวงจรมีค่าเท่ากับ  $1 + \frac{R_2}{R_1}$  และความถี่ต่ำคัตออฟเท่ากับ  $\frac{1}{2\pi R_1 C_1}$  หากพิจารณาที่ความถี่ไฟตรง ซึ่งจะมีค่า  $s=0$  ก็จะทำให้สมการอัตราขยายมีค่าเหลือเพียง 1 ซึ่งแสดงว่าวงจรในรูปแบบการต่อป้อนกลับแบบนี้สามารถป้องกันปัญหาการอิมิตตัวของวงจรขยายเนื่องจากออฟเซตจากขั้วไฟฟ้าได้

### 3.3.1.2 การออกแบบวงจรขยายอินสตรูเมนเตชัน



รูปที่ 3.3 วงจรขยายอินสตรูเมนเตชันแบบ FDDA

ตารางที่ 3.1 ขนาดของมอสทรานซิสเตอร์ในวงจรขยายอินสตรูเมนเตชัน FDDA

MOSFET	ขนาด	MOSFET	ขนาด	MOSFET	ขนาด
M3	2 $\mu$ /10 $\mu$	M10	2 $\mu$ /50 $\mu$	M17	2 $\mu$ /50 $\mu$
M4	8 $\mu$ /20 $\mu$	M11	4 $\mu$ /10 $\mu$	M18	40 $\mu$ /0.5 $\mu$
M5	8 $\mu$ /20 $\mu$	M12	8 $\mu$ /8 $\mu$	M19	40 $\mu$ /0.5 $\mu$
M6	2 $\mu$ /10 $\mu$	M13	8 $\mu$ /8 $\mu$	M20	2 $\mu$ /10 $\mu$
M7	8 $\mu$ /20 $\mu$	M14	4 $\mu$ /1 $\mu$	M23	4 $\mu$ /1 $\mu$
M8	8 $\mu$ /20 $\mu$	M15	4 $\mu$ /1 $\mu$	M24	2 $\mu$ /10 $\mu$
M9	2 $\mu$ /50 $\mu$	M16	16 $\mu$ /8 $\mu$	M25	4 $\mu$ /1 $\mu$

เพื่อให้วงจรทั้งหมดมีการหน่วงต่อสัญญาณรบกวนที่ดี วงจรจึงถูกออกแบบในลักษณะของ Fully Differential ซึ่งจำเป็นจะต้องมีส่วนของวงจรป้อนกลับโหมตร่วม (Common Mode Feedback) เพื่อรักษาระดับแรงดันโหมตร่วมที่ขาออกของวงจรให้มีค่าเท่ากันในกรณีที่ มอสทรานซิสเตอร์ที่ผลิตออกมามีคุณสมบัติที่แตกต่างกัน ซึ่งจะส่งผลให้เกิดแรงดันไฟตรงที่ขาออก ของวงจรมีค่าไม่เท่ากัน เกิดเป็นออฟเซตของสัญญาณ

เนื่องจากแบนด์วิดธ์ของสัญญาณค่อนข้างแคบ การออกแบบจึงเน้นไปในเรื่องของอัตราขยาย ลูปเปิดและอัตราการกินกำลังงาน เพื่อให้อัตราขยายลูปปิดมีค่าเข้าใกล้  $\frac{1}{F}$  มากที่สุด และใช้พลังงาน โดยรวมต่ำที่สุด การต่อแบบคาสโคด (Cascode) โดยใช้ M14 และ M15 จึงถูกเลือกใช้เพื่อสร้าง อัตราขยายที่สูง รวมทั้งสามารถแยกโหนดระหว่างภาคเอาต์พุตของวงจรกับภาคอินพุตของวงจรได้อีก ด้วย

ทรานซิสเตอร์แต่ละตัวได้ถูกไบอัสให้ทำงานในย่านอิมิตัวเพื่อลดสัญญาณรบกวน ยกเว้นภาค บัพเฟอร์ที่ต้องการค่าทรานส์คอนดักแตนซ์สูงเพื่อให้มีอัตราขยายแรงดันเข้าใกล้ 1 ยิ่งขึ้น จึงถูกไบอัส ให้อยู่ในย่านต่ำกว่าแรงดันขีดเริ่ม

เนื่องจากกระแสที่ใช้ในวงจรมีค่าต่ำจึงส่งผลให้วงจรมีค่าอิมพีแดนซ์ขาออกที่สูงตามสมการ (3.4)

$$r_{ds} = \frac{1}{\lambda I_D} \quad (3.4)$$

ในขณะที่ตัวต้านทานที่ใช้ในโครงข่ายการป้อนกลับ (Feedback Network) มีค่าในระดับของ เมกกะโอห์ม อิมพีแดนซ์ขาออกของวงจรขยายอินสตรูเมนเตชันมีค่าในระดับ 200 M $\Omega$  ซึ่งทำให้มี ความจำเป็นต้องใช้วงจรเตรนร่วมเพื่อป้องกัน Loading Effect ของวงจร

ดังที่กล่าวไว้ในข้างต้นว่าวงจรขยายอินสตรูเมนเตชันถูกออกแบบมาในลักษณะของ Fully Differential ดังนั้นวงจรขยายนี้จึงประกอบไปด้วยวงจรขยาย และวงจรรักษาระดับแรงดันโหมตร่วม ซึ่งวิธีการคำนวณเพื่อการออกแบบโครงสร้างจะใช้หลักการของ Superposition ในการแยกมอง สัญญาณของแต่ละส่วน

### 3.3.1.2.1 วงจรส่วนวงจรขยาย

ในส่วนของวงจรขยายเราจะสามารถพิจารณาจุดที่เป็นของวงจรรักษาระดับแรงดันโหมตร่วม ได้ว่าเป็นสัญญาณไฟตรงหรือกราวด์ของสัญญาณ นั่นคือ M9 M10 M12 และ M13 จะถูกมองว่าถูก ไบอัสด้วยแรงดันไฟตรง จึงได้สมการแรงดันขาออกดังสมการ (3.4)

$$V_{o+} = -Z_o g_m (V_{pn} + V_{np}) \text{ และ } V_{o-} = -Z_o g_m (V_{pp} + V_{nn}) \quad (3.5)$$

เมื่อ  $g_m$  คือค่าทรานส์คอนดักแตนซ์ของมอสทรานซิสเตอร์ M4 M5 M7 และ M8 และ  $Z_o$  คืออิมพีแดนซ์ขาออกของวงจรภาคแรกซึ่งประกอบไปด้วยผลจากมอสทรานซิสเตอร์ M4 M5 M7 M8 M9 M10 M12 M13 M14 และ M15 เนื่องจากสัญญาณเป็น Fully Differential Mode สัญญาณ  $V_o$  ที่ใช้งานจึงเป็นไปตามสมการ (3.5)

$$V_o = V_{o+} - V_{o-} = Z_o g_m [(V_{pp} - V_{pn}) - (V_{np} - V_{nn})] \quad (3.6)$$

ซึ่งสมการ (3.5) ก็ตรงกับสมการ DDA รูปทั่วไปในสมการ (3.1) เมื่อ

$$g_m = g_{m4,5,7,8} = \sqrt{2\mu_p C_{ox} \left(\frac{W}{L}\right) I_{bias}} \quad (3.7)$$

ซึ่งในการออกแบบในวงจรนี้ นอกจากปัจจัยเรื่องอัตราขยายแล้ว ขนาดของมอสทรานซิสเตอร์ ยังถูกกำหนดด้วยช่วงการแกว่งของสัญญาณอีกด้วย ซึ่งจะขึ้นกับระดับการไบอัสระดับแรงดันไฟ ตรงไหนแต่ละจุดของวงจร ซึ่งขนาดของทรานซิสเตอร์มีความสำคัญในการกำหนดจุดปฏิบัติการของ วงจรเนื่องจากสมการกระแสของมอสทรานซิสเตอร์ในสมการที่ (2.5) ซึ่งเมื่อกระแสไบอัสมีค่าเท่าเดิม แล้วแรงดัน  $V_{GS} \propto \frac{1}{\left(\frac{W}{L}\right)}$  โดยเฉพาะขนาดของมอสทรานซิสเตอร์ M14 และ M15 ซึ่งเป็นส่วนของ วงจรขยายแบบเกตร่วม ซึ่งค่าแรงดันไฟตรงที่ไบอัสที่ขาเกตของทรานซิสเตอร์ทั้งสองจะกำหนด แรงดันเดรนของ M9 และ M10 ซึ่งแรงดันเดรนของทรานซิสเตอร์ทั้งสองนั้นเป็นตัวกำหนดช่วงการ แกว่งของสัญญาณขาออก โดยช่วงการแกว่งของสัญญาณขาออกสามารถคำนวณได้ดังสมการที่ (3.8)

$$Output\ Swing = (V_{CM} + V_{GS16} - V_{DS(SAT)12,13}) - (V_G - V_{GS14,15} + V_{DS(SAT)14,15}) \quad (3.8)$$

เมื่อ  $V_{CM}$  คือแรงดันโหมตร่วมที่ตั้งไว้ของวงจร และ  $V_G$  คือแรงดันไบอัสที่ขาเกตของ วงจรขยายเกตร่วม ซึ่งจะเห็นได้ว่าหาก  $\frac{W}{L}$  ของทรานซิสเตอร์ M14 M15 และ M16 มีค่าน้อยแล้วจะ ทำให้ช่วงการแกว่งของสัญญาณในวงจรมีค่าน้อย ซึ่งจะส่งผลให้เกิดปัญหาในเรื่องของความผิดเพี้ยน ทางฮาร์โมนิกของสัญญาณอีกด้วย

### 3.3.1.2.2 วงจรส่วนวงจรรักษาระดับแรงดันโหมตร่วม

ในส่วนของวงจรนี้ก็จะมองว่าสัญญาณ(กระแส)ที่เข้ามาจากอินพุตของวงจรเป็น 0 โดยจะได้ สมการแรงดันที่ขาเอาต์พุตของวงจрдังสมการ (3.9) ว่า

$$\begin{aligned} V_{o+} &= Z_o (g_{m15} V_{g15} - g_{m13} V_{g13}) \text{ และ} \\ V_{o-} &= Z_o (g_{m15} V_{g15} - g_{m12} V_{g12}) \end{aligned} \quad (3.9)$$

ซึ่งแรงดันทั้งขาออกทั้งเฟสบวกและเฟสลบจะถูกป้อนผ่านมอสซึ่งเป็นตัวต้านทานทำหน้าที่แบ่ง แรงดันแล้วป้อนกลับไปยัง M12 และ M13 ซึ่งมองได้ว่า M12 และ M13 เป็นอินพุตเฟสลบของวงจร รักษาาระดับแรงดันโหมตร่วมในขณะที่ M15 เป็นอินพุตเฟสบวก ซึ่งวงจรสามารถรักษาระดับแรงดันไว้ ได้ด้วยการป้อนกลับแบบลบ

### 3.3.1.2.3 วงจรส่วนบัฟเฟอร์

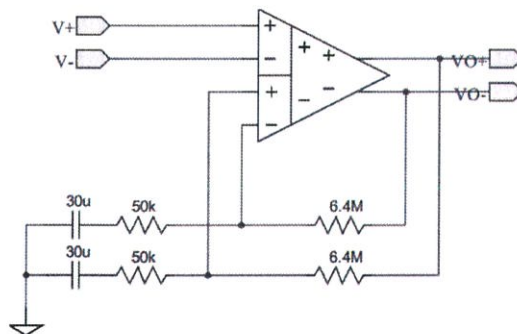
วงจรบัฟเฟอร์ที่ใช้งานในวงจรจะใช้เป็นวงจรเดรนร่วมโดยใช้มอสทรานซิสเตอร์ชนิดพี เนื่องจากในกระบวนการผลิตซีมอสแล้ว ส่วนบอดี้ของมอสทรานซิสเตอร์ชนิดพีจะถูกสร้างในลักษณะของบ่อชนิดเอ็น(n-well) ซึ่งมีการแยกโหนดทางไฟฟ้ากับทรานซิสเตอร์ตัวอื่นๆจึงสามารถทำการเชื่อมระหว่างขาซอสและขาบอดี้ของมอสทรานซิสเตอร์ชนิดพีได้ ในขณะที่ขาบอดี้ของมอสทรานซิสเตอร์ชนิดเอ็นจะถูกสร้างเป็นฐานรองรับของทั้งวงจรรวมจึงไม่สามารถทำการเชื่อมระหว่างขาซอสและขาบอดี้ของทรานซิสเตอร์ตัวใดตัวหนึ่งได้ ดังนั้นการใช้มอสทรานซิสเตอร์ชนิดพีจะสามารถทำการเชื่อมระหว่างขาบอดี้และขาซอสของทรานซิสเตอร์ได้เพื่อลดผลของความแตกต่างระหว่างศักดาของบอดี้และซอส (Body Effect) ซึ่งจะทำให้วงจรมีค่าความผิดพลาดทางฮาโมนิกที่ดีกว่าการใช้มอสทรานซิสเตอร์ชนิดเอ็น

สำหรับการออกแบบวงจรบัฟเฟอร์จะใช้สมการ (3.10) เป็นหลักในการคิดซึ่งตัดผลจากบอดี้เอฟเฟคแล้ว

$$A_v = \frac{g_m R_s}{1 + g_m R_s + R_s / r_o} \quad (3.10)$$

เมื่อ  $R_s$  คือค่าความต้านทานที่ต่ออยู่ที่ขาซอสของทรานซิสเตอร์ และ  $r_o$  คือค่าความต้านทานของทรานซิสเตอร์ซึ่งมีค่าประมาณเท่ากับ  $\frac{1}{g_m}$  ดังนั้นวงจรจะมีอัตราขยายเข้าใกล้ 1 เมื่อค่า  $g_m$  ของทรานซิสเตอร์มีค่าสูงซึ่งมีค่าดังสมการที่ (3.7)

### 3.3.1.3 การป้อนกลับของวงจรขยายอินสตรูเมนเตชัน

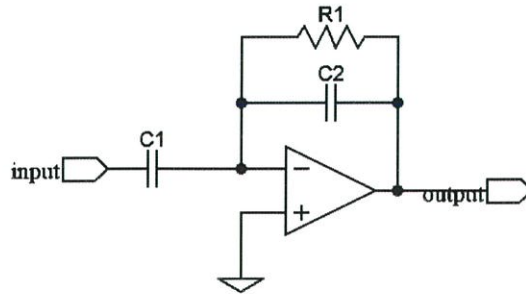


รูปที่ 3.4 วงจรขยายอินสตรูเมนเตชันที่ใช้งาน

ในการออกแบบจะใช้สมการ (3.3) ซึ่งได้กล่าวไว้แล้วในข้างต้น โดยอัตราขยายที่เลือกใช้จะถูกพิจารณาจาก Input Referred Noise และค่าความผิดเพี้ยนทางฮาโมนิก (THD) ของวงจรซึ่งการออกแบบให้มีค่าอัตราขยายต่ำเกินไปก็จะทำให้สัญญาณรบกวนมีกำลังที่มาก ในขณะที่หากออกแบบให้มีอัตราขยายมากเกินไปก็จะส่งผลให้ค่าความผิดเพี้ยนทางฮาโมนิกมีค่ามากเช่นกัน

### 3.3.2 วงจรกรองความถี่สูงผ่าน

เป็นวงจรที่ใช้สำหรับกำจัดสัญญาณโหมมตร่วมที่อาจส่งมาจากวงจรส่วนก่อนหน้า โดยมีโครงสร้างดังรูป



รูปที่ 3.5 โครงสร้างของวงจรกรองความถี่สูงผ่าน

เมื่อวิเคราะห์วงจรจะได้ฟังก์ชันถ่ายโอนเป็น

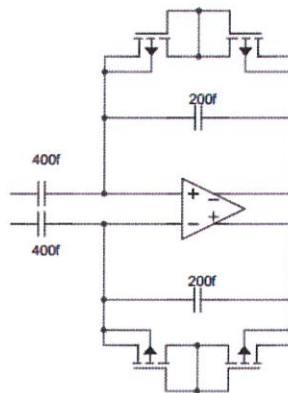
$$H(s) = \frac{\left(-\frac{C_1}{C_2}\right)s}{s + \frac{1}{R_1 C_2}} \quad (3.11)$$

ซึ่งมีจุดตัดออฟอยู่ที่

$$f_c = \frac{1}{2\pi R_1 C_2} \quad (3.12)$$

เนื่องจากวงจรที่ใช้งานได้ใช้ค่าความต้านทานเสมือนซึ่งมีค่าสูงและขึ้นกับกระบวนการผลิตเป็นอย่างมากเนื่องจากค่าความต้านทานจะขึ้นกับกระแสรั่วของมอสทรานซิสเตอร์เป็นหลัก จึงทำให้วงจรขยายภาคนี้ถูกออกแบบไว้เพื่อตัดสัญญาณออฟเซตไฟตรงโดยไม่ได้สนใจจุดตัดออฟที่เกิดจากวงจรในส่วนนี้ ส่วนในการออกแบบนั้นจะใช้การต่อวงจรในส่วนต่อเนื่องทางเวลาทั้งหมดและจำลองให้ได้ความถี่ตัดออฟที่ 0.1 Hz

โดยวงจรที่ใช้ในการออกแบบมีลักษณะโครงสร้าง Fully Differential ดังรูป

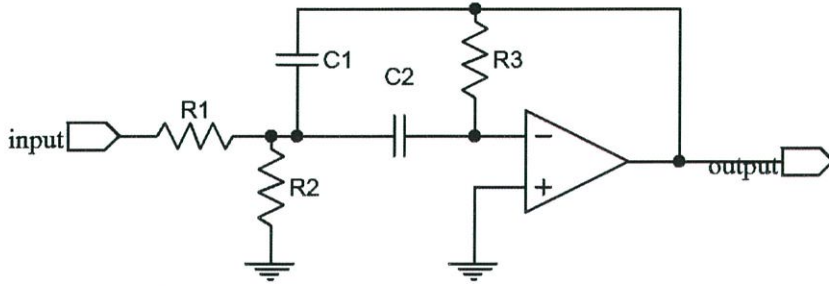


รูปที่ 3.6 วงจรกรองความถี่สูงผ่านแบบ Fully Differential

### 3.4 โครงสร้างวงจรที่ไม่ต่อเนื่องกันทางเวลา

#### 3.4.1 วงจรกรองความถี่ช่วงแถบผ่าน

เป็นวงจรที่ใช้เลือกเฉพาะความถี่ที่ต้องการ โดยเลือกลักษณะโครงสร้างแบบ Multiple feedback ที่มีการต่อวงจรดังรูปที่ 2.12 เนื่องจากโครงสร้างแบบ Multiple feedback เป็นโครงสร้างที่สามารถประยุกต์ใช้ในงานแบบ Fully Differential ดังนั้น จึงได้นำโครงสร้างนี้มาใช้ในการสร้างวงจร Multiple feedback Band-pass filter ที่มีลักษณะการต่อดังรูป



รูปที่ 3.7 วงจร Multiple feedback Band-pass filter

จากสมการที่ (2.10) จะได้  $Y_A = R_1, Y_B = R_2, Y_C = \frac{1}{sC_2}, Y_D = \frac{1}{sC_1}, Y_E = R_3$  ดังนั้น ฟังก์ชันถ่ายโอนของวงจร Multiple feedback Band-pass filter คือ

$$\frac{V_o}{V_{IN}} = -\frac{-\frac{1}{R_1 C_1} s}{s^2 + \left(\frac{1}{R_3 C_2} + \frac{1}{R_3 C_1}\right) s + \frac{1}{R_3 C_1 C_2} \left(\frac{1}{R_1} + \frac{1}{R_2}\right)} \quad (3.13)$$

หรือ

$$\frac{V_o}{V_{IN}} = -\frac{-K \left(\frac{1}{R_3 C_2} + \frac{1}{R_3 C_1}\right) s}{s^2 + \left(\frac{1}{R_3 C_2} + \frac{1}{R_3 C_1}\right) s + \frac{1}{R_3 C_1 C_2} \left(\frac{1}{R_1} + \frac{1}{R_2}\right)} \quad (3.14)$$

จากสมการ (3.14) เมื่อวิเคราะห์ฟังก์ชันดังกล่าวจะได้คุณสมบัติต่างๆของวงจรโดยมีค่าตามสมการดังนี้

อัตราขยายของวงจร คือ

$$K = -\frac{R_3}{R_1} \left(\frac{C_2}{C_1 + C_2}\right) \quad (3.15)$$

Quality Factor มีค่าเป็น

$$Q = \frac{1}{C_1 + C_2} \left( \sqrt{C_1 C_2 \left(\frac{R_3}{R_1} + \frac{R_3}{R_2}\right)} \right) \quad (3.16)$$

โดยความถี่กลางมีค่า

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{1}{R_3 C_1 C_2} \left( \frac{1}{R_1} + \frac{1}{R_2} \right)} \quad (3.17)$$

เนื่องจากวงจรกรองความถี่ช่วงแถบผ่านได้ใช้เทคนิคของสวิตช์คาปาซิเตอร์ ซึ่งเมื่อแทนค่าความต้านทานเสมือนจากสมการ (2.7) จะได้คุณสมบัติของวงจรถัดสมการ อัตราขยายของวงจร คือ

$$K = -\frac{C_{r1}}{C_{r3}} \left( \frac{C_2}{C_1 + C_2} \right) \quad (3.18)$$

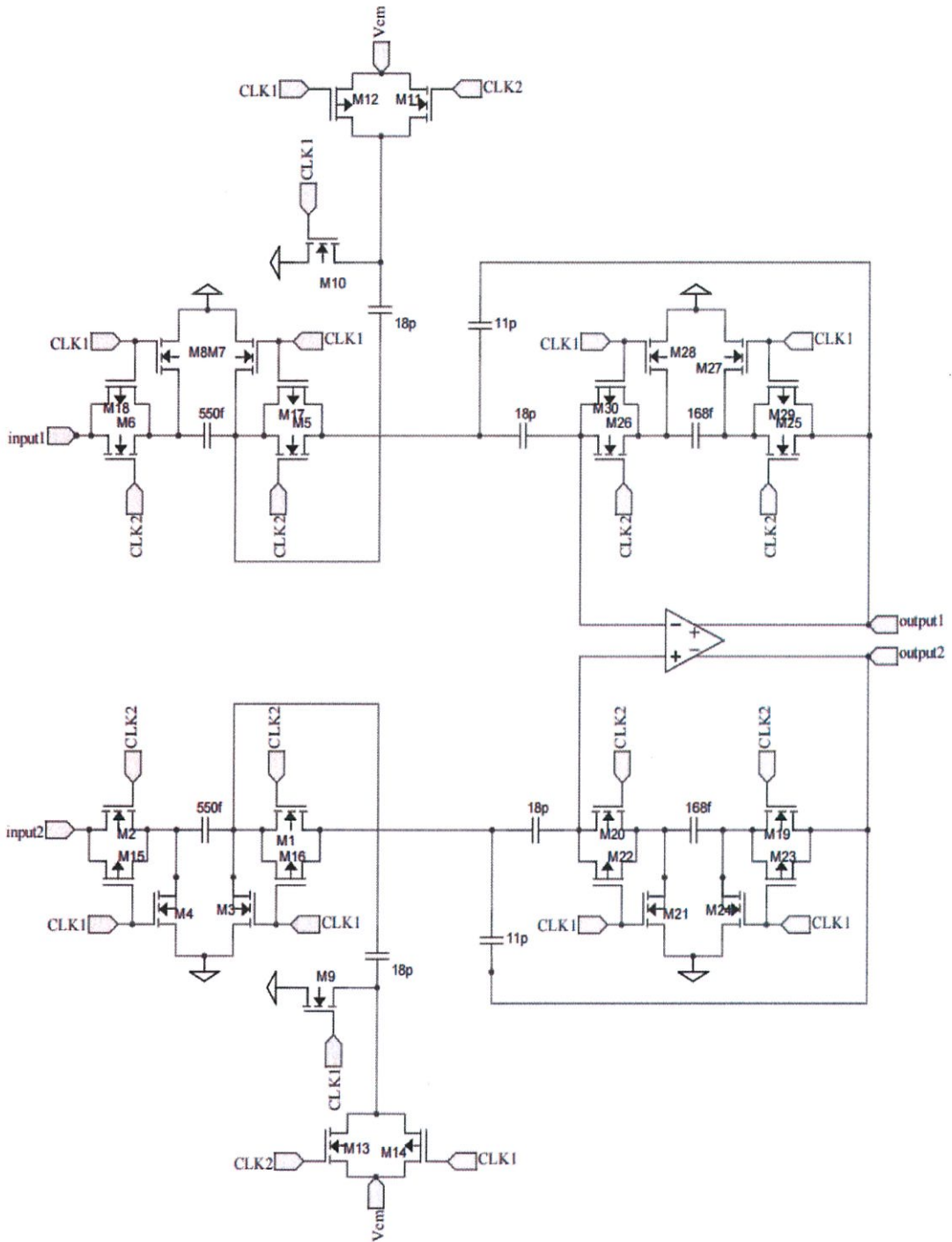
Quality Factor มีค่าเป็น

$$Q = \frac{\sqrt{C_1 C_2}}{C_1 + C_2} \left( \sqrt{\left( \frac{C_{r1}}{C_{r3}} + \frac{C_{r2}}{C_{r3}} \right)} \right) \quad (3.19)$$

และมีค่าความถี่กลางดังนี้

$$f_0 = \frac{f_s}{2\pi} \sqrt{\frac{C_{r3}}{C_1 C_2} (C_{r1} + C_{r2})} \quad (3.20)$$

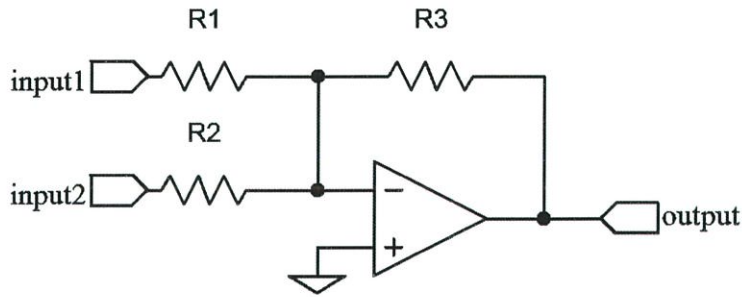
จากสมการเมื่อ  $C_r$  คือค่าตัวเก็บประจุที่ใช้ในวงจรความต้านทานเสมือนสวิตช์คาปาซิเตอร์ จะเห็นได้ว่าคุณสมบัติต่างๆของวงจรในสมการขึ้นกับอัตราส่วนของตัวเก็บประจุ จึงทำให้วงจรที่ใช้ในการออกแบบมีความเสถียรค่อนข้างมาก สำหรับการออกแบบวงจรกรองความถี่ช่วงแถบบนนั้นจะสัมพันธ์กับคุณสมบัติของวงจรกรองความถี่ช่วงหยุดผ่านซึ่งจะอธิบายในตอนที 3.4.3



รูปที่ 3.8 โครงสร้างของวงจรความถี่ช่วงแถบผ่าน

### 3.4.2 วงจรบวกสัญญาณ (Summing Amplifier)

เป็นโครงสร้างที่ใช้รวมสัญญาณระหว่างสองอินพุต ซึ่งมีโครงสร้างดังรูป

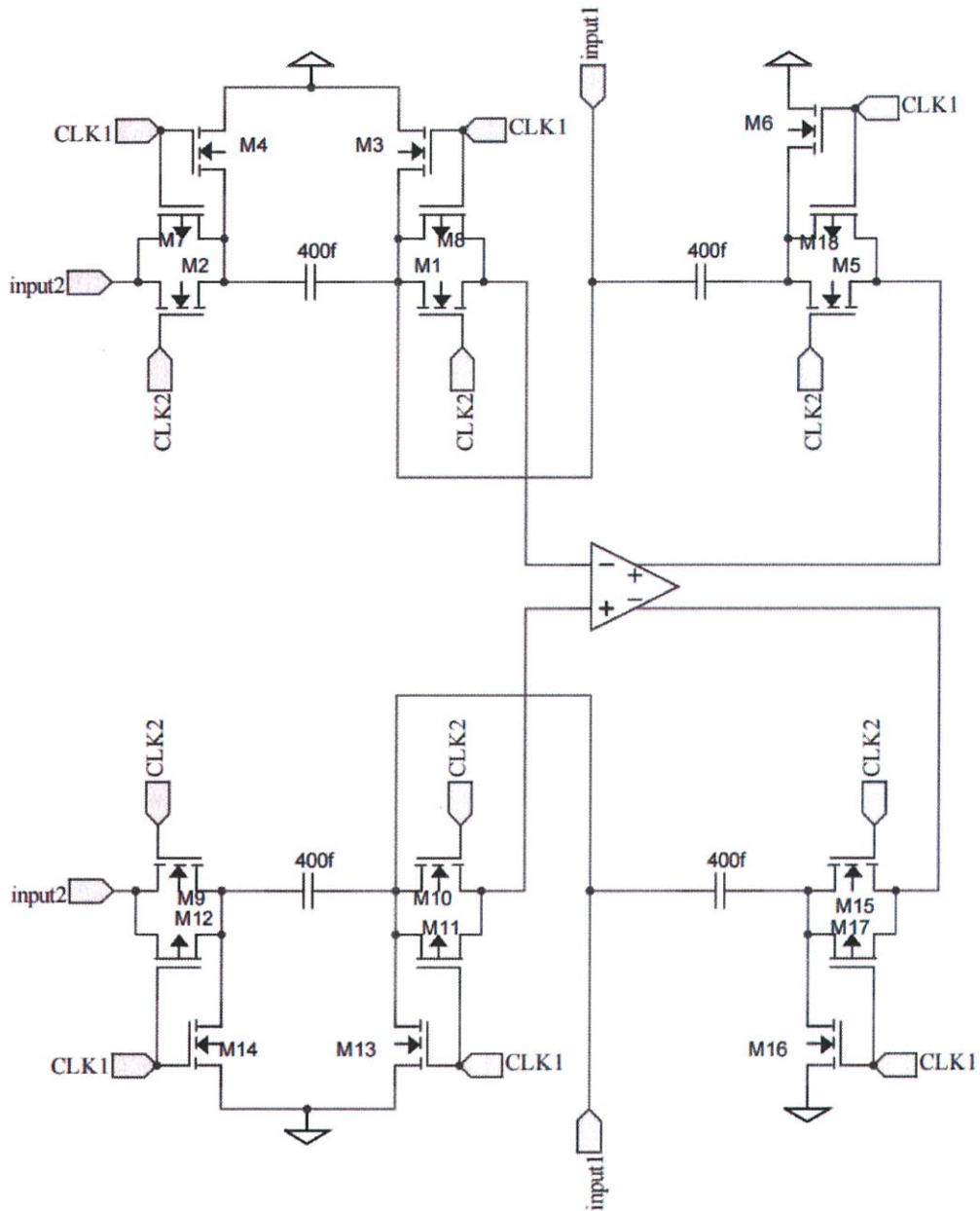


รูปที่ 3.9 วงจรบวกสัญญาณ

เมื่อมีสัญญาณ input1 และ input2 ป้อนเข้าขาอินพุต โดยให้สัญญาณทั้งสองมีความแตกต่างกัน แล้ววัดสัญญาณที่เอาต์พุตของวงจรขยายเชิงปฏิบัติการพบว่าสัญญาณเอาต์พุตที่ได้เป็นผลรวมของสัญญาณ input1 และ input2 ในการวิเคราะห์ห้วงจร เราสามารถพิจารณาจากโดยใช้ superposition ในการวิเคราะห์ห้วงจร ซึ่งจะได้สมการว่า

$$V_o = \left(-\frac{R_3}{R_1}\right)V_{IN1} + \left(-\frac{R_3}{R_2}\right)V_{IN2} \quad (3.21)$$

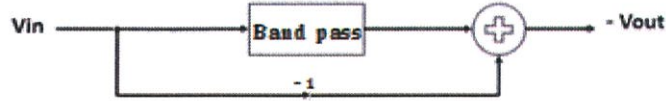
สมการที่ (3.21) เมื่อให้ input1 เป็นสัญญาณเฟสลบของสัญญาณที่จะให้ผ่านวงจรความถี่ช่วงหยุดผ่าน และให้ input2 เป็นสัญญาณที่ออกมาจากวงจรกรองความถี่แถบผ่าน สัญญาณทั้งสองจะถูกนำมาบวกกัน(ลบกัน) ได้สัญญาณที่เอาต์พุตเป็นแบบวงจรกรองความถี่ช่วงหยุดผ่าน



รูปที่ 3.10 โครงสร้าง Fully Differential ของวงจรบวกสัญญาณที่ใช้เทคนิคสวิตช์คาปาซิเตอร์

### 3.4.3 วงจรกรองความถี่ช่วงหยุดผ่าน

เป็นโครงสร้างที่ใช้กำจัดช่วงความถี่ที่ไม่ต้องการที่ส่งผลกระทบต่อวงจร อาทิ สัญญาณรบกวนจากไฟฟ้าบ้าน สัญญาณรบกวนจากหลอดไฟลูออเรสเซนต์ เป็นต้น ซึ่งในการสร้างวงจรรองความถี่ช่วงหยุดผ่านสามารถสร้างได้หลายวิธี เทคนิคอย่างหนึ่งที่น่าสนใจในโครงสร้างนี้มีลักษณะตามบล็อกไดอะแกรมดังรูปที่ 3.10



รูปที่ 3.11 บล็อกไดอะแกรมของวงจรรองความถี่ช่วงหยุดผ่าน

จากบล็อกไดอะแกรมจะได้ฟังก์ชันถ่ายโอนของวงจรรองความถี่ช่วงหยุดผ่านเป็น

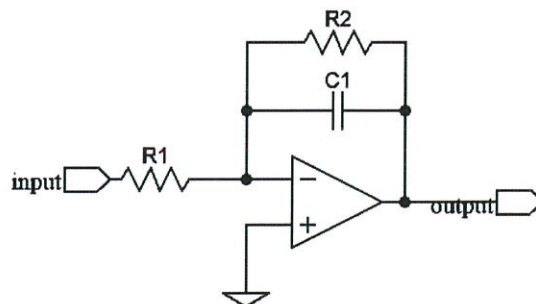
$$\frac{V_o}{V_{IN}} = 1 - \frac{-K \left( \frac{1}{R_3 C_2} + \frac{1}{R_3 C_1} \right) s}{s^2 + \left( \frac{1}{R_3 C_2} + \frac{1}{R_3 C_1} \right) s + \frac{1}{R_3 C_1 C_2} \left( \frac{1}{R_1} + \frac{1}{R_2} \right)} \quad (3.22)$$

ในการออกแบบวงจรรองความถี่ช่วงหยุดผ่านจะออกแบบโดยใช้วงจรรองความถี่ช่วงแถบผ่าน เนื่องจากค่าความถี่ (อัตราขยายที่ความถี่กลาง) ของวงจรรองความถี่ช่วงหยุดผ่านจะมีค่าตามสมการดังนี้

$$H_{Notch}(f_0) = 20 \log |1 - |H_{bandpass}(f_0)|| \quad (3.23)$$

ซึ่งในการออกแบบได้ออกแบบให้ค่าความถี่กลางมีค่าอยู่ที่ 50 Hz โดยค่าของอุปกรณ์ที่ออกแบบจะคำนึงผลกระทบต่อค่าความต้านทานและตัวเก็บประจุที่มีผลต่อค่าต่างๆ โดยค่าเหล่านั้นต้องเป็นค่าที่สามารถผลิตให้อยู่ในวงจรรวมได้ ค่าความต้านทานและค่าตัวเก็บประจุที่ใช้ในวงจรมีค่าดังนี้  $R_1 = 727 \text{ M}\Omega$ ,  $R_2 = 22 \text{ M}\Omega$ ,  $R_3 = 2.38 \text{ G}\Omega$ ,  $C_1 = 11 \text{ pF}$ ,  $C_2 = 18 \text{ pF}$

### 3.4.4 วงจรรองความถี่ต่ำผ่าน



รูปที่ 3.12 วงจรรองความถี่ต่ำผ่าน

ฟังก์ชันถ่ายโอนของวงจรคือ

$$H(s) = \frac{-\frac{R_2}{R_1} \left( \frac{1}{R_2 C_1} \right)}{s + \frac{1}{R_2 C_1}} \quad (3.24)$$

จากสมการ 3.24 จะได้อัตราขยายของวงจรมีค่า

$$K = \frac{R_2}{R_1} \quad (3.25)$$

เมื่อใช้สวิตช์คาปาซิเตอร์จะได้ค่าอัตราขยาย

$$K = \frac{C_{r1}}{C_{r2}} \quad (3.26)$$

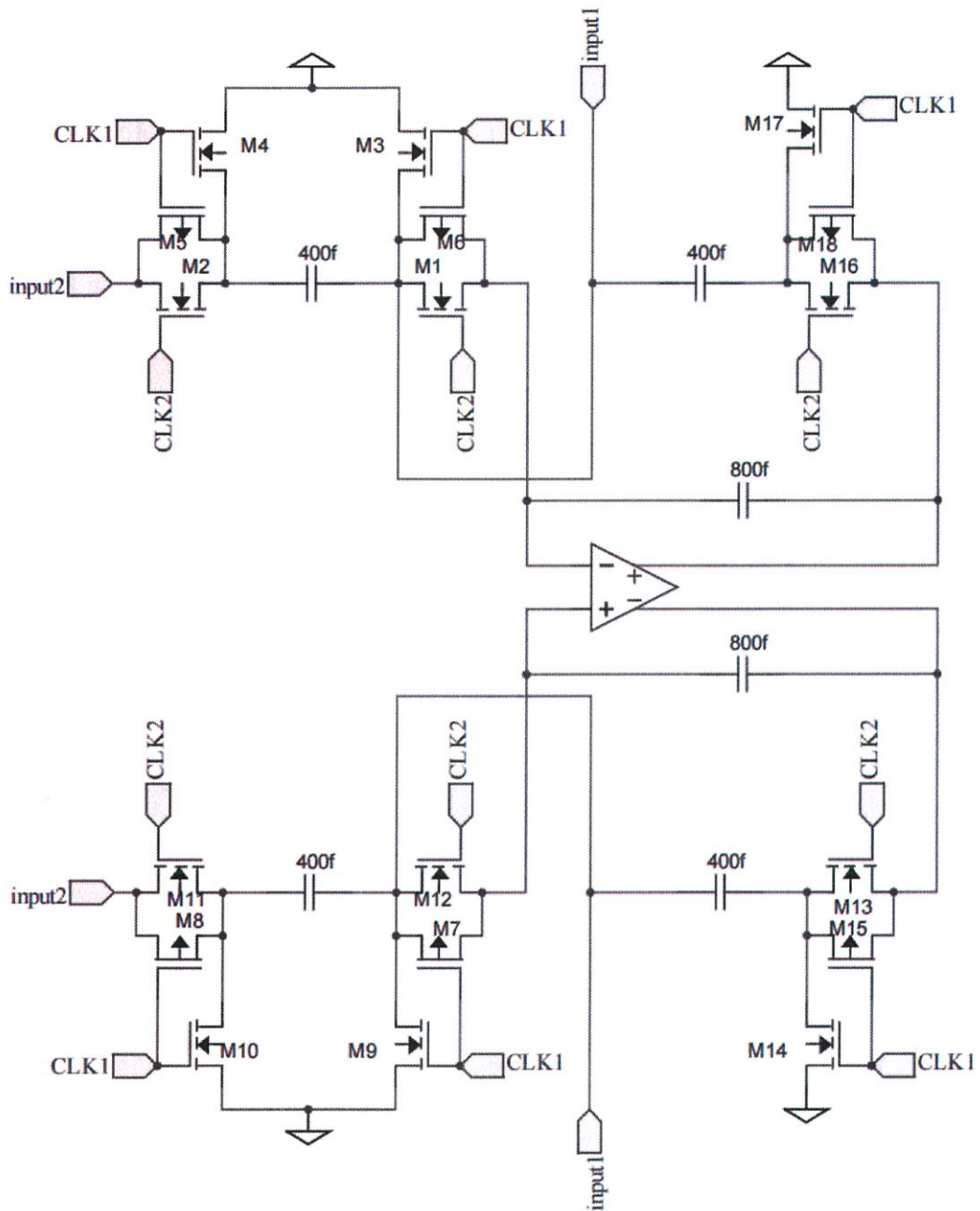
และมีความถี่คัทออฟที่

$$f_c = \frac{1}{2\pi R_2 C_1} \quad (3.27)$$

เมื่อแทนความต้านทานด้วยสวิตช์คาปาซิเตอร์จะได้

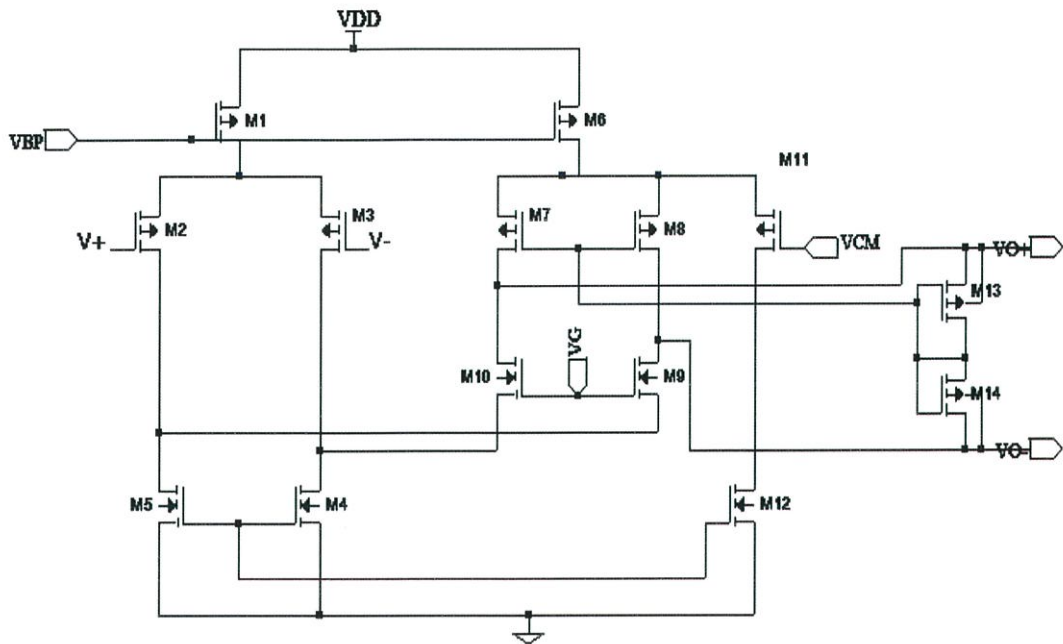
$$f_c = \frac{f_s}{2\pi \frac{C_1}{C_2}} \quad (3.28)$$

การออกแบบวงจรกรองความถี่ต่ำผ่านจะออกแบบโดยอ้างอิงค่าความต้านทานของวงจรบวกสัญญาณ เนื่องจากการในการออกแบบใช้โครงสร้างแบบวงจรบวกสัญญาณที่มีโครงสร้างของวงจรกรองความถี่ต่ำผ่านอยู่ภายในโดยการต่อเพิ่มค่าตัวเก็บประจุขึ้น ดังนั้นจึงพิจารณาค่าตัวเก็บประจุเป็นหลักในการคำนวณ ซึ่งได้ออกแบบให้มีอัตราขยายเท่ากับ 1 และมีคัทออฟของวงจรรวมอยู่ที่ 150 Hz จึงใช้ค่าความต้านทานและค่าตัวเก็บประจุเป็น  $1G\Omega$  และ  $800 \text{ fF}$  ตามลำดับ โดยต่อโครงสร้างของวงจรเป็นลักษณะ Fully Differential ดังรูป



รูปที่ 3.13 วงจรกรองความถี่ต่ำผ่านแบบ Fully Differential

### 3.5 วงจรขยายเชิงปฏิบัติการที่ใช้ในวงจรกรองความถี่



รูปที่ 3.14 โครงสร้างวงจรขยายเชิงปฏิบัติการ

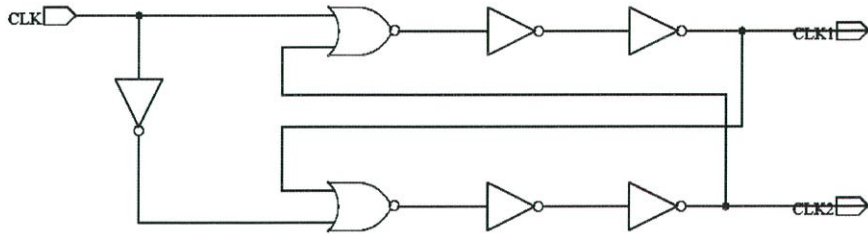
หลักการออกแบบวงจรภายในของวงจรขยายเชิงปฏิบัติการณ์นั้นใช้หลักการเดียวกับวงจรขยายอินสตรูเมนต์ชั้นในเรื่องของวิธีการสร้างอัตราขยาย เพียงแต่มอสทรานซิสเตอร์ได้ถูกไบอัสให้อยู่ในย่านการทำงานต่ำกว่าแรงดันขีดเริ่ม (subthreshold) เพื่อที่จะลดพื้นที่ของมอสทรานซิสเตอร์ลง ซึ่งทรานส์คอนดักแตนซ์ของมอสทรานซิสเตอร์ในย่านนี้ได้ถูกอธิบายไว้แล้วในสมการที่ (2.4)

ตารางที่ 3.2 ขนาดของมอสทรานซิสเตอร์ในวงจรขยายเชิงปฏิบัติการ

MOSFET	ขนาด	MOSFET	ขนาด
M1	2 $\mu$ /10 $\mu$	M8	2 $\mu$ /1 $\mu$
M2	4 $\mu$ /1 $\mu$	M9	4 $\mu$ /1 $\mu$
M3	4 $\mu$ /1 $\mu$	M10	4 $\mu$ /1 $\mu$
M4	4 $\mu$ /4 $\mu$	M11	4 $\mu$ /1 $\mu$
M5	4 $\mu$ /4 $\mu$	M12	4 $\mu$ /4 $\mu$
M6	4 $\mu$ /10 $\mu$	M13	2 $\mu$ /1 $\mu$
M7	2 $\mu$ /1 $\mu$	M14	2 $\mu$ /1 $\mu$

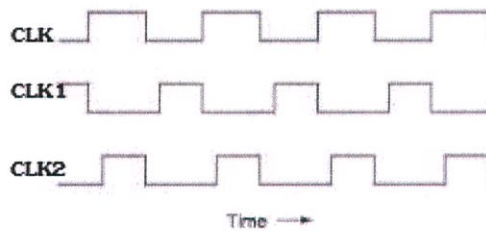
### 3.6 วงจรสร้างสัญญาณนาฬิกาแบบไม่ซ้อนทับกัน

การทำงานของสวิตช์ในวงจรสวิตช์คาปาซิเตอร์ที่ใช้มอสทรานซิสเตอร์ต้องมีสัญญาณนาฬิกาป้อนเข้าที่ขาเกต โดยสัญญาณที่ป้อนจะต้องเป็นสัญญาณนาฬิกาแบบไม่ซ้อนทับกัน จึงจะทำให้สวิตช์ทำงานได้อย่างถูกต้องแม่นยำ สัญญาณนาฬิกาแบบไม่ซ้อนทับกันในวงจรรวมเครื่องวัดคลื่นไฟฟ้าหัวใจ จะถูกสร้างจากวงจรซึ่งใช้โครงสร้างของวงจรฟลิปฟล็อป (Flip Flops) ในการสร้าง ดังรูปที่ 3.15



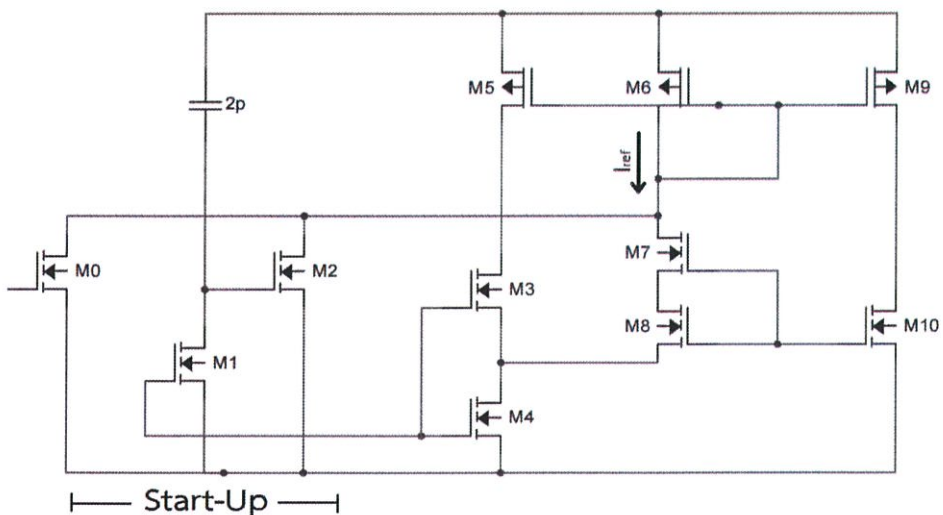
รูปที่ 3.15 วงจรฟลิปฟล็อปที่ใช้สร้างสัญญาณนาฬิกาแบบไม่ซ้อนทับกัน

สัญญาณที่ออกจาก  $CLK1$  และ  $CLK2$  เป็นสัญญาณนาฬิกาที่ไม่ซ้อนทับกัน โดยมีค่าความถี่ขึ้นกับสัญญาณ  $CLK$  ที่ป้อนทางอินพุทให้กับวงจร ซึ่งมีการทำงานของสัญญาณเป็นดังรูปที่ 3.16



รูปที่ 3.16 สัญญาณนาฬิกาแบบไม่ซ้อนทับกัน

### 3.7 วงจรสร้างกระแสอ้างอิง



รูปที่ 3.17 วงจรสร้างกระแสอ้างอิง

วงจรรสร้างกระแสอ้างอิงในรูปที่ 3.17 ถูกออกแบบมาพร้อมกับวงจrstารท์อัพ (Start-up) เพื่อป้องกันกรณีที่วงจrstารท์อัพไม่ทำงาน

ในส่วนของวงจrstารท์อัพหลัก จะใช้หลักการของการป้อนกลับเพื่อให้สมการกระแสของทุกๆกิ่งของวงจรมีค่าตอบเดียวกัน โดยมอสทรานซิสเตอร์ต่างๆทุกไบอัสในโหมดการทำงานที่ต่างกันดังนี้

M3 ในย่านอิ่มตัว M4 ในย่านเชิงเส้น และ M8, M10, M7 ในย่านต่ำกว่าแรงดันขีดเริ่ม ซึ่งสามารถวิเคราะห์ได้สมการกระแสดังสมการที่ 3.29 ซึ่งพิสูจน์จากสมการกระแสของ M8 และ M4

$$I_{ref} = \left[ \frac{\sqrt{2}}{4} n U_T \sqrt{\mu_n C_{ox}} \left[ \sqrt{\left(\frac{W}{L}\right)_{1,2}} + \sqrt{\left(\frac{W}{L}\right)_{1,2} + 4} \ln[K(1 - M^n)] \right] \right]^2 \quad (3.29)$$

$$\text{เมื่อ } \frac{\left(\frac{W}{L}\right)_{10}}{\left(\frac{W}{L}\right)_7} = M, \frac{\left(\frac{W}{L}\right)_{10}}{\left(\frac{W}{L}\right)_3} = K, \left(\frac{W}{L}\right)_1 = \left(\frac{W}{L}\right)_2 = \left(\frac{W}{L}\right)_{1,2}$$

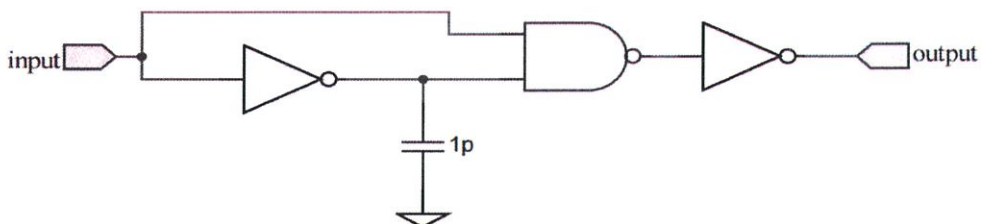
ขนาดของมอสทรานซิสเตอร์ วงจrstารท์อัพประกอบด้วย M0 M1 M2 และตัวเก็บประจุขนาด 2 pF ทำงานโดยกระดิงกระแสผ่าน M2 หรือ M0 เพื่อให้วงจrstารท์อัพหลักมีกระแสในวงจrstารท์อัพหลักเริ่มทำงาน แรงดันที่ขาเกตของ M4 จะทำให้ M1 ทำงานทำให้แรงดันที่ขาเกตของ M2 เข้าใกล้ 0V และปิดการทำงานของวงจrstารท์อัพลง โดยตัวเก็บประจุ 2pF ทำหน้าที่ในการสร้างแรงดันใน M2 ในขณะที่เริ่มต้น และค่อยๆลดลงตามค่าคงที่ทางเวลา (Time Constant) จนกระทั่งเกือบถึง 0V

วงจrstารท์อัพอีกส่วนหนึ่งจะใช้สัญญาณพัลส์กระตุ้นที่ขาเกตของ M0 ซึ่งตัววงจrstารท์อัพในส่วนนี้จะปิดตัวเองหลังจากสัญญาณพัลส์หมดไป ซึ่งวงจrstารท์อัพที่ถูกออกแบบเพื่อป้องกันกรณีที่วงจrstารท์อัพภายในวงจrstารท์อัพรวมไม่ทำงาน

ตารางที่ 3.3 ขนาดของมอสทรานซิสเตอร์ในวงจrstารท์อัพ

M0	1μ/0.35μ	M4	0.5μ/4μ	M8	6μ/1μ
M1	20μ/0.35μ	M5	1μ/10μ	M9	1μ/10μ
M2	1μ/0.35μ	M6	1μ/10μ	M10	1μ/1μ
M3	0.5μ/4μ	M7	6μ/1μ		

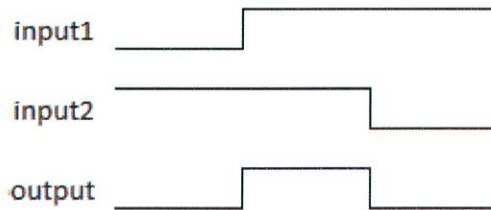
### 3.8 วงจrstารท์อัพสัญญาณพัลส์ (Pulse Generator)



รูปที่ 3.18 วงจrstารท์อัพสัญญาณพัลส์

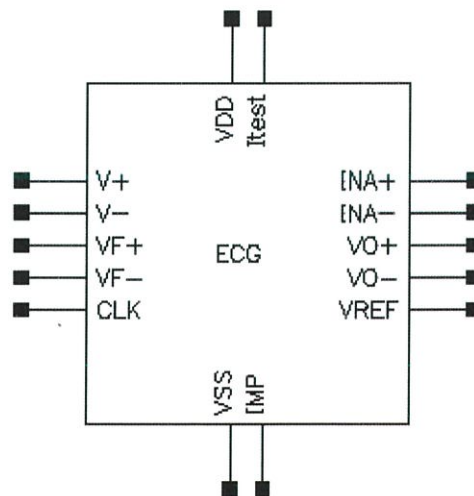
วงจรมัลติเพล็กซ์เป็นวงจรที่ใช้สร้างสัญญาณเพื่อกระตุ้นขาเกตของ MO ในวงจรมัลติเพล็กซ์ซึ่งเป็นส่วนหนึ่งของวงจรสตาร์ทอัพ การทำงานของวงจรมัลติเพล็กซ์จะอาศัยดีเลย์ (Delay) ที่เกิดจากตัวเก็บประจุเป็นตัวสร้างสัญญาณพัลส์

การทำงานของวงจรมัลติเพล็กซ์จะทำงานโดยให้เอาต์พุตเป็นศูนย์ตลอดเวลาเนื่องจากขาอินพุตทั้งสองมีสัญญาณกลับเฟสซึ่งกันและกัน และจากที่ขาอินพุตข้างหนึ่งมีการออกแบบโดยเพิ่มตัวเก็บประจุเข้าไป ทำให้ขาอินพุตมีเฟสที่เหมือนกันในช่วงระยะเวลาสั้นๆ ซึ่งเป็นผลมาจากดีเลย์ที่เกิดจากการชาร์จประจุ ทำให้ช่วงระยะเวลาดังกล่าวเกิดเป็นสัญญาณพัลส์ออกทางเอาต์พุตขึ้น



รูปที่ 3.19 ไดอะแกรมเวลาแสดงการทำงานของวงจรมัลติเพล็กซ์

### 3.9 เลย์เอาต์และพินของวงจรรวม

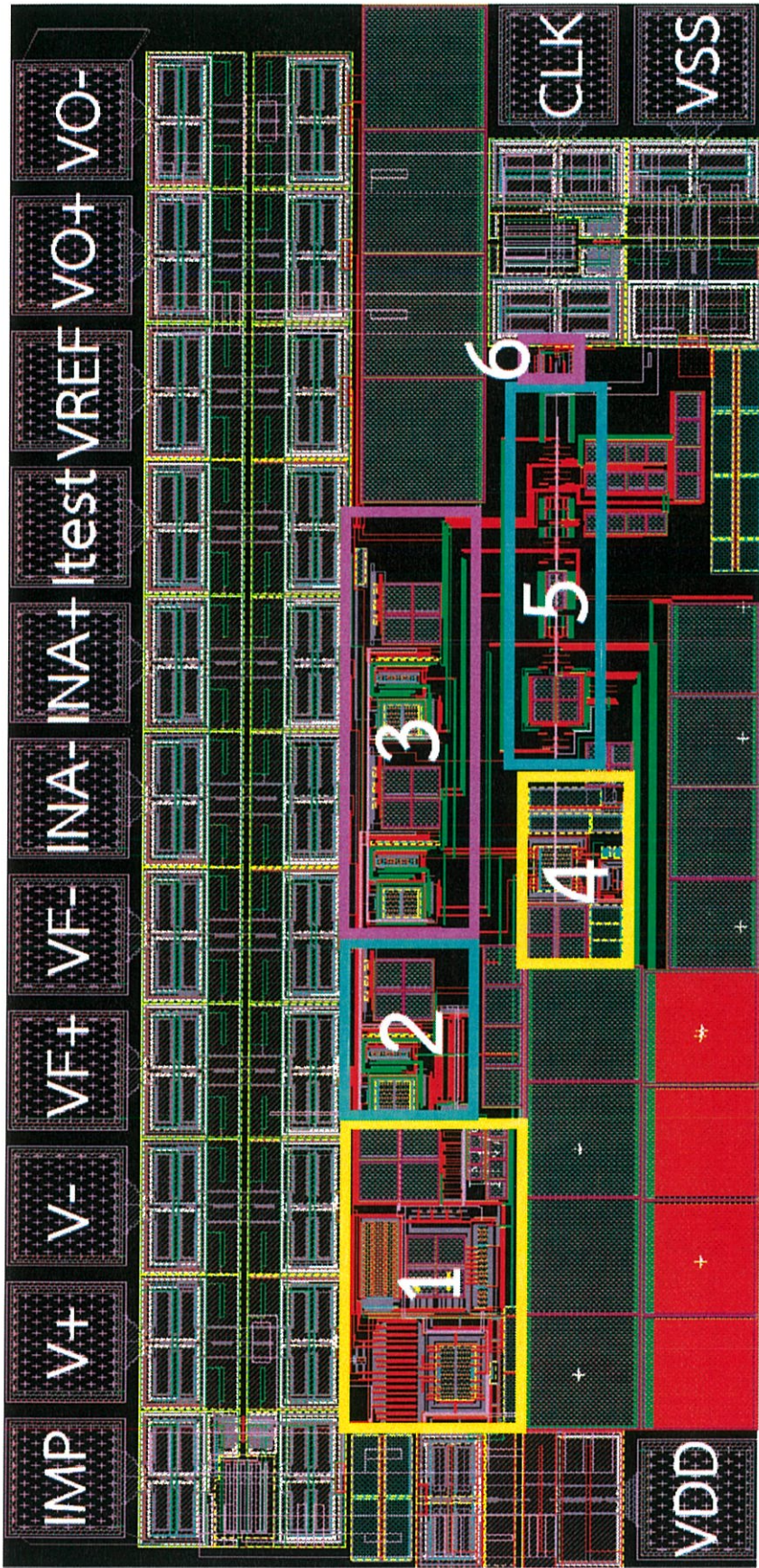


รูปที่ 3.20 สัญลักษณ์แสดงพิน (pin) ของวงจรรวม

ตารางที่ 3.4 คำอธิบายพินของวงจรรวมเครื่องวัดคลื่นไฟฟ้าหัวใจ

ชื่อพิน	ชนิดของพิน	คำอธิบาย
V+	I/P	สัญญาณอินพุตคลื่นไฟฟ้าหัวใจเฟสบวก
V-	I/P	สัญญาณอินพุตคลื่นไฟฟ้าหัวใจเฟสลบ
VF+	I/P	สัญญาณป้องกันกลับจากเอาต์พุต INA+
VF-	I/P	สัญญาณป้องกันกลับจากเอาต์พุต INA-
CLK	I/P	สัญญาณนาฬิกา
VSS	I/O	กราวด์
IMP	I/P	สัญญาณกระตุ้นวงจร
VDD	I/O	ไฟเลี้ยง
Itest	O/P	กระแสทดสอบเอาต์พุตจากวงจรสร้างกระแสอ้างอิง
INA+	O/P	เอาต์พุตจากวงจรขยายอินสตรูเมนต์เซ็นเฟสบวก
INA-	O/P	เอาต์พุตจากวงจรขยายอินสตรูเมนต์เซ็นเฟสลบ
VO+	O/P	เอาต์พุตจากวงจรรวมเฟสบวก
VO-	O/P	เอาต์พุตจากวงจรรวมเฟสลบ
VREF	I/P	ระดับแรงดันไฟตรงของวงจรรวม

ชนิดของพิน	I/P	หมายถึง	เป็นพินอินพุตของวงจร
	O/P	หมายถึง	เป็นพินเอาต์พุตของวงจร
	I/O	หมายถึง	เป็นทั้งพินอินพุตและเอาต์พุตของวงจร



รูปที่ 3.21 เลย์เอาต์ของวงจรรวมเครื่องวัดคลื่นไฟฟ้าหัวใจ

ตารางที่ 3.5 คำอธิบายส่วนประกอบในเลย์เอาท์

หมายเลข	ส่วนของวงจร
1	วงจรถ่ายอินสตรูเมนต์ชั้น
2	วงจรรองความถี่สูงผ่าน
3	วงจรถ่ายเชิงปฏิบัติการที่ใช้ในวงจรส่วนไม่ต่อเนื่องทางเวลา
4	วงจรสร้างกระแสอ้างอิงและวงจรสร้างพัลส์
5	สวิตช์ในวงจรส่วนไม่ต่อเนื่องทางเวลา
6	วงจรสร้างสัญญาณนาฬิกาแบบไม่ซ้อนทับกัน

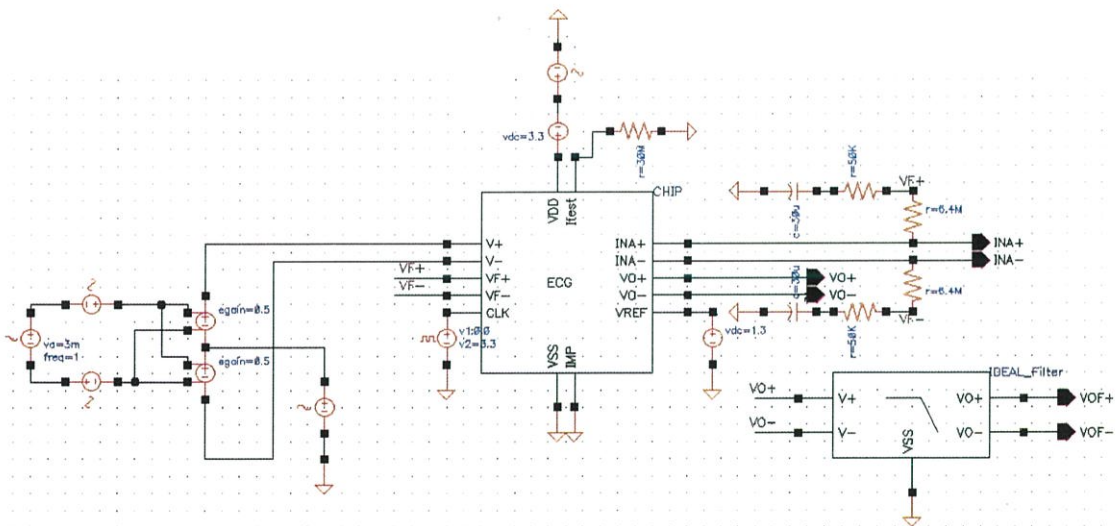
## บทที่ 4

### การทดลองและผลการทดลอง

#### 4.1 บทนำ

ในการจำลองการทำงานจะใช้กระบวนการผลิตซิมอส 0.35 ไมครอน ที่แรงดัน 3.3 โวลต์ซึ่งจะทดสอบคุณสมบัติต่างๆที่สำคัญได้แก่อัตราขยาย สัญญาณรบกวน และความผิดเพี้ยนของสัญญาณ (Total Harmonic Distortion, THD) รวมถึงการผลการเปลี่ยนแปลงจากกระบวนการผลิต(Process Variation) ในกรณีที่มอสทรานซิสเตอร์มีค่าแรงดันขีดเริ่มมากกว่าหรือน้อยกว่าค่าปกติ คุณสมบัติรวมของทั้งวงจรจะถูกแสดงเปรียบเทียบผลการทดลองระหว่างผลการจำลองจากแผนภาพวงจรและการจำลองพร้อมค่าอุปกรณ์แฝงเนื่องจากเลย์เอาต์ของวงจร

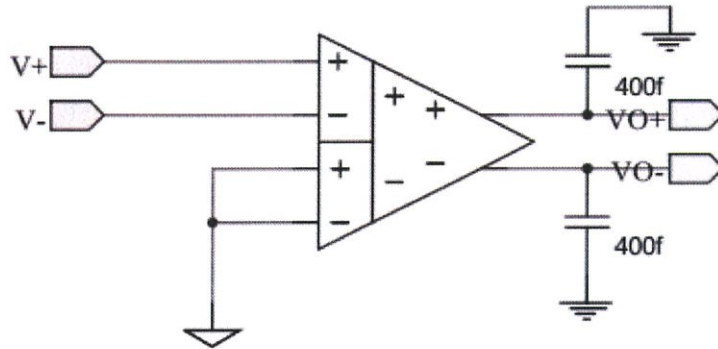
วงจรรวมที่ออกแบบมีการใช้งานอุปกรณ์ภายนอกบางส่วนที่เป็นส่วนป้อนกลับ โดยในการจำลองการทำงานนี้จะใช้อุปกรณ์พาสซีฟแบบอุดมคติแทนอุปกรณ์ภายนอก แหล่งจ่ายแรงดันทั้งไฟเลี้ยงของวงจรและแหล่งกำเนิดสัญญาณของวงจรมันจ่ายด้วยแหล่งจ่ายแรงดันอุดมคติ ซึ่งมีการต่อดังแผนภาพวงจรในรูปที่ 4.1



รูปที่ 4.1 วงจรทดสอบคุณสมบัติของวงจรรวม

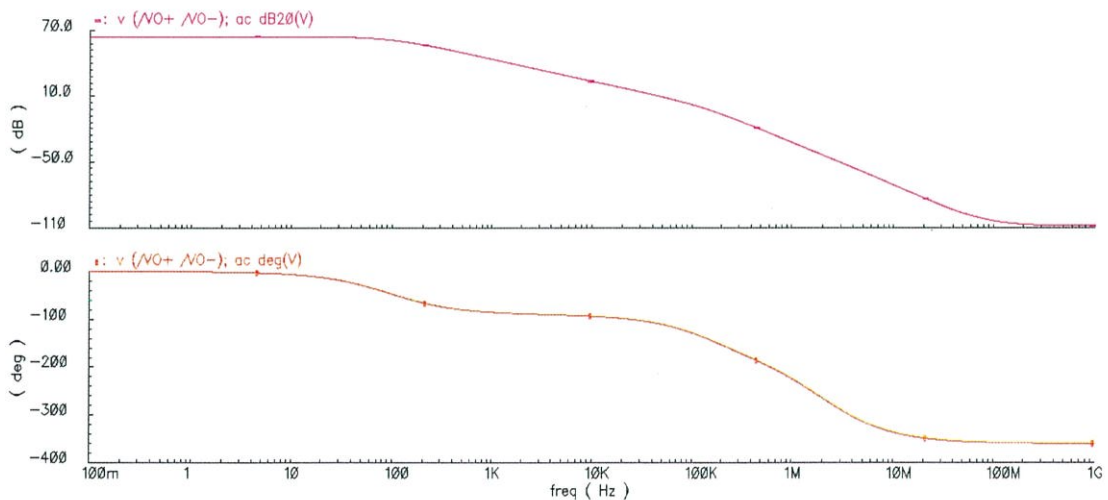
## 4.2 คุณสมบัติรูปเปิดของวงจรถยาย

### 4.2.1 วงจรถยาย FDDA



รูปที่ 4.2 วงจรทดสอบอัตราขยายรูปเปิดของ FDDA

การทดสอบอัตราขยายใช้วิธีการป้อนสัญญาณแบบผลต่างเข้าที่คู่ขาอินพุตข้างบวกและต่อคู่ขาอินพุตข้างลบลงกราวด์ดังรูปที่ 4.2 จำลองการทำงานแบบ ac ด้วยความถี่ตั้งแต่ 10mHz ถึง 1 MHz ผลการตอบสนองทางความถี่ของวงจรถ่ายถูกแสดงดังรูปที่ 4.3



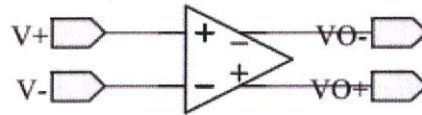
รูปที่ 4.3 กราฟผลการตอบสนองทางความถี่แบบรูปเปิดของวงจรถยายอินสตรูเมนต์

จากกราฟในรูปที่ 4.3 สามารถสรุปคุณสมบัติของวงจรถยายอินสตรูเมนต์ได้ดังตารางที่ 4.2 ซึ่งวงจรถยายอินสตรูเมนต์นี้มีอัตราขยายเปิดวงจรถ่ายเพียงพอที่จะสร้างอัตราขยายปิดวงจรถ่าย และยังมีส่วนเผื่อเฟสมากพอที่จะทำให้วงจรถ่ายรวมทำงานอย่างมีเสถียรภาพ

ตารางที่ 4.1 ตารางคุณสมบัติแบบลูปเปิดของวงจรรขยายอินสตรูเมนเตชัน

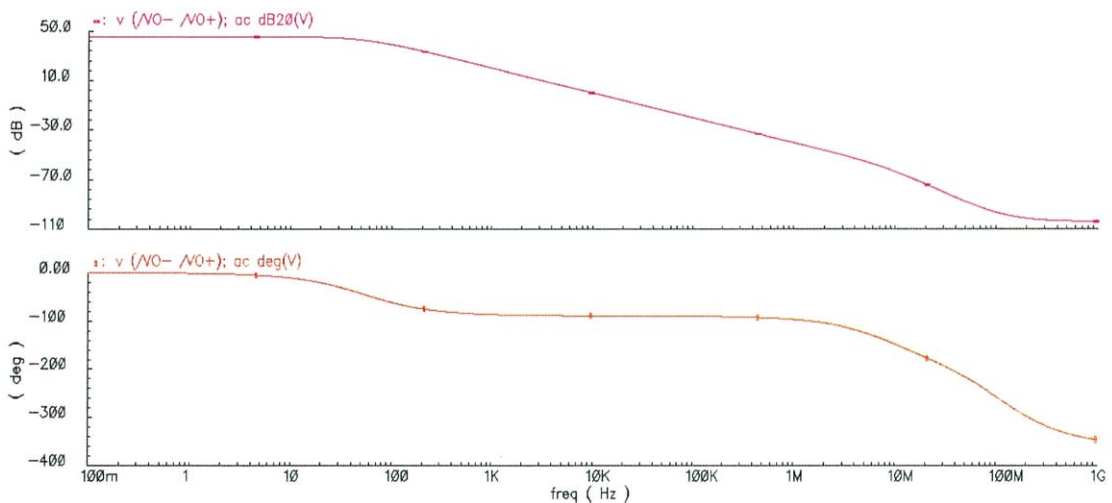
อัตราขยายเปิดวงจร (dB)	64.29
อัตราการกินกำลังงาน (uW)	2.365
ผลคูณอัตราขยายแบนด์วิธ (kHz)	120
ส่วนเฟื่อเฟส (Degree)	45.68

#### 4.2.2 วงจรรขยายเชิงปฏิบัติการ (Operational Amplifier)



รูปที่ 4.4 วงจรทดสอบอัตราขยายลูปเปิดของวงจรรขยายเชิงปฏิบัติการ

วงจรถูกทดสอบด้วยการป้อนสัญญาณอินพุตแบบผลต่างและวัดสัญญาณเอาต์พุตแบบผลต่าง ดังรูปที่ 4.4 โดยใช้การจำลองแบบ ac ที่ความถี่ตั้งแต่ 10 mHz ถึง 1 MHz ผลการตอบสนองทางความถี่แสดงดังรูปที่ 4.5 โดยทดสอบกับโหลดตัวเก็บประจุค่า 21 pF



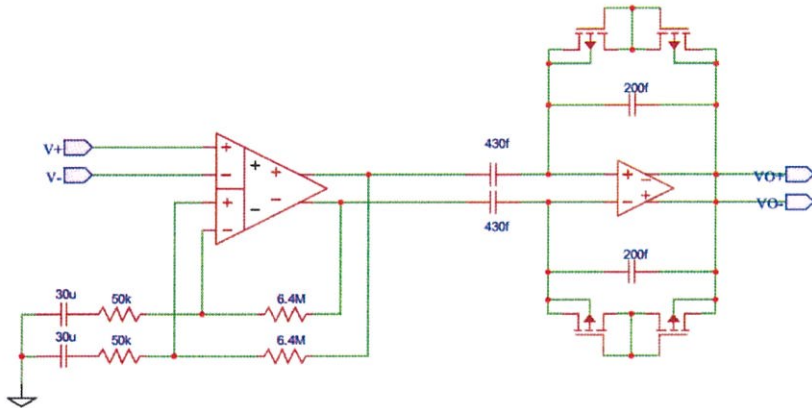
รูปที่ 4.5 กราฟผลการตอบสนองทางความถี่แบบลูปเปิดของวงจรรขยายเชิงปฏิบัติการ

จากรูปที่ 4.5 จะเห็นได้ว่าวงจรมีการตอบสนองทางความถี่แบบโพลเดียวในช่วงแบนด์วิธที่ใช้งาน ซึ่งมีเสถียรภาพในการทำงานสูง คุณสมบัติของวงจรถูกแสดงในตารางที่ 4.2

ตารางที่ 4.2 ตารางคุณสมบัติแบบลูปเปิดของวงจรรขยายเชิงปฏิบัติการ

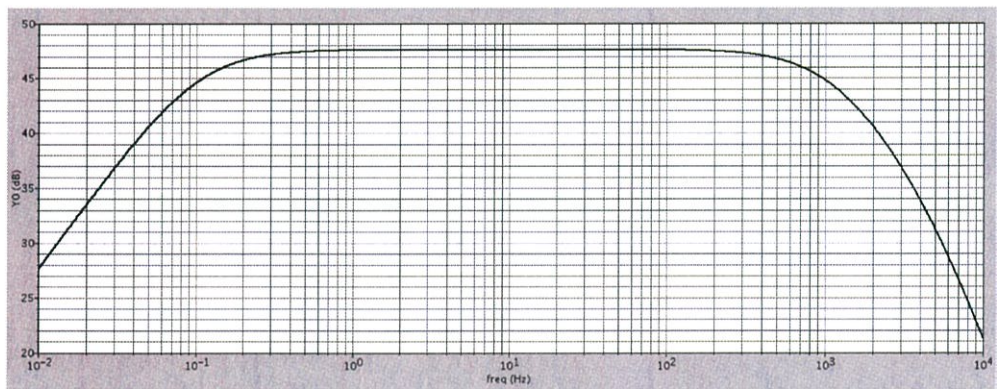
อัตราขยาย (dB)	45.56
อัตราการกินกำลังงาน (uW)	1.271
ผลคูณอัตราขยายแบนด์วิธ (kHz)	9.55
ส่วนเฟื่อเฟส (Degree)	90

### 4.3 คุณสมบัติของวงจรส่วนต่อเนื่องทางเวลา



รูปที่ 4.6 วงจรส่วนต่อเนื่องทางเวลา

วงจรในส่วนนี้ประกอบไปด้วย 2 ส่วนดังรูปที่ 4.6 คือวงจรขยายอินสตรูเมนต์ชั้และวงจรกรองความถี่สูงผ่านซึ่งทำหน้าที่กำจัดแรงดันออฟเซตอย่างสมบูรณ์



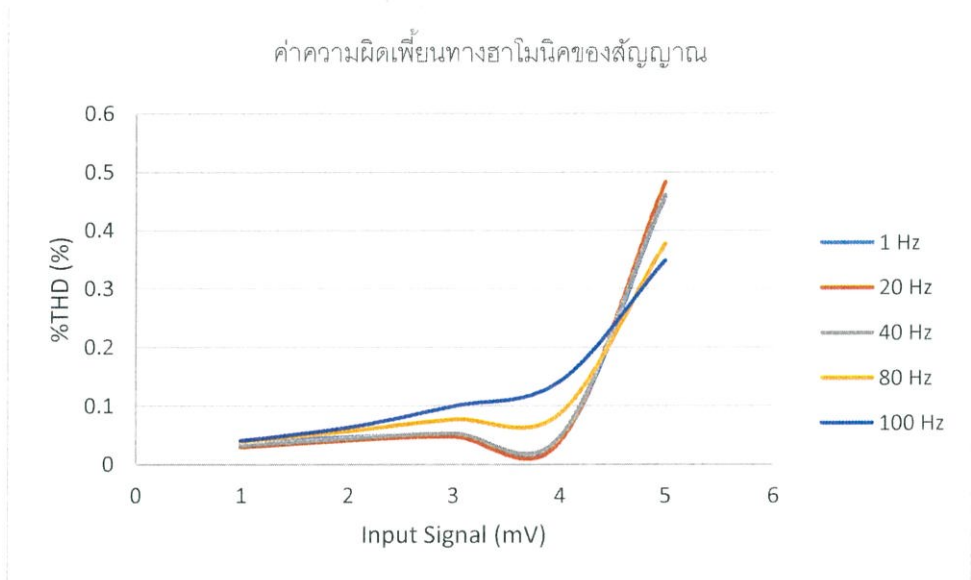
รูปที่ 4.7 กราฟผลการตอบสนองทางความถี่ของวงจรส่วนต่อเนื่องทางเวลา

จากกราฟในรูปที่ 4.7 แสดงให้เห็นถึงอัตราขยายและช่วงแบนด์วิดท์ของวงจรส่วนต่อเนื่องทางเวลาซึ่งสามารถสรุปคุณสมบัติได้ดังตารางที่ 4.3

ตารางที่ 4.3 ตารางคุณสมบัติวงจขยายส่วนต่อเนื่องทางเวลา

อัตราขยาย (dB)	47.93
ความถี่ต่ำค้ต่อฟ (Hz)	0.1
Input Referred Noise (uVrms)	18.2439

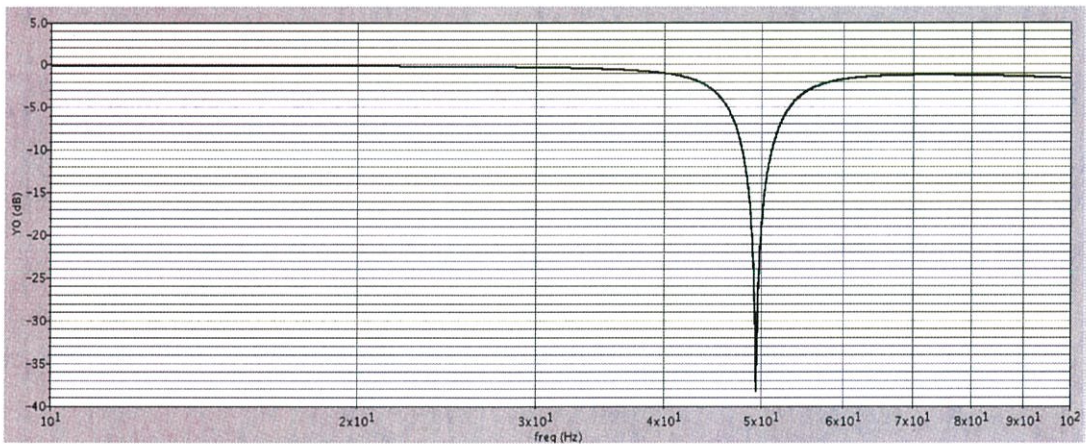
นอกจากคุณสมบัติทางความถี่แล้วยังมีคุณสมบัติเรื่องความผิดเพี้ยนทางฮาร์โมนิคของสัญญาณที่ป้อนสัญญาณขาอินพุตที่มีขนาดต่างๆ และความถี่ต่างๆ ซึ่งมีผลดังรูปที่ 4.8



รูปที่ 4.8 กราฟแสดงผลความผิดพลาดทางฮาร์โมนิกของสัญญาณส่วนต่อเนื่องทางเวลา

#### 4.4 คุณสมบัติของวงจรส่วนไม่ต่อเนื่องทางเวลา

วงจรในส่วนไม่ต่อเนื่องทางเวลาจะประกอบด้วยวงจรกรองความถี่ช่วงหยุดผ่าน และวงจรกรองความถี่ต่ำผ่านซึ่งใช้หลักการสวิตช์คาปาซิเตอร์ทั้งหมดในส่วนนี้ซึ่งในวงจรส่วนนี้จะทดสอบเฉพาะการตอบสนองทางความถี่ของสัญญาณซึ่งมีผลดังรูปที่ 4.9 ซึ่งจะเห็นลักษณะที่เป็นวงจรความถี่ช่วงหยุดผ่านอย่างชัดเจนที่ความถี่ 49.5 Hz

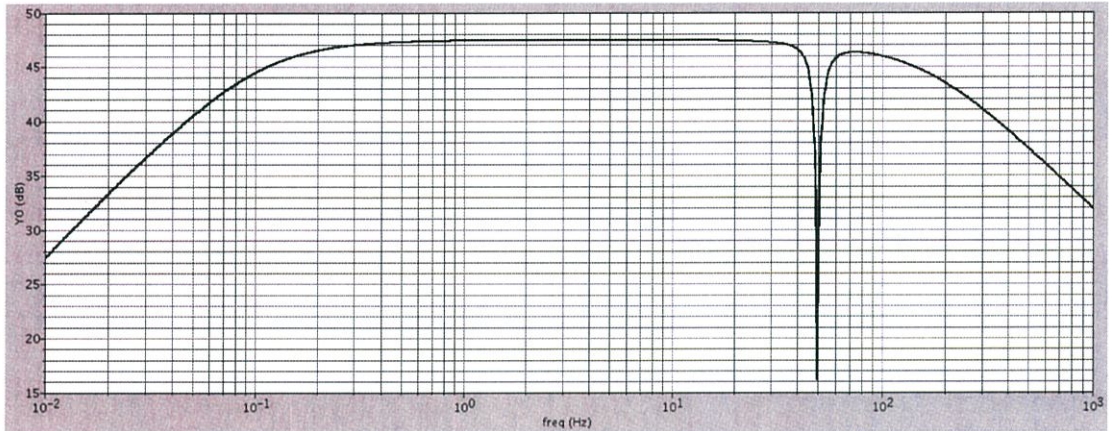


รูปที่ 4.9 กราฟผลการตอบสนองความถี่วงจรส่วนไม่ต่อเนื่องทางเวลาช่วง 10 Hz - 100 Hz

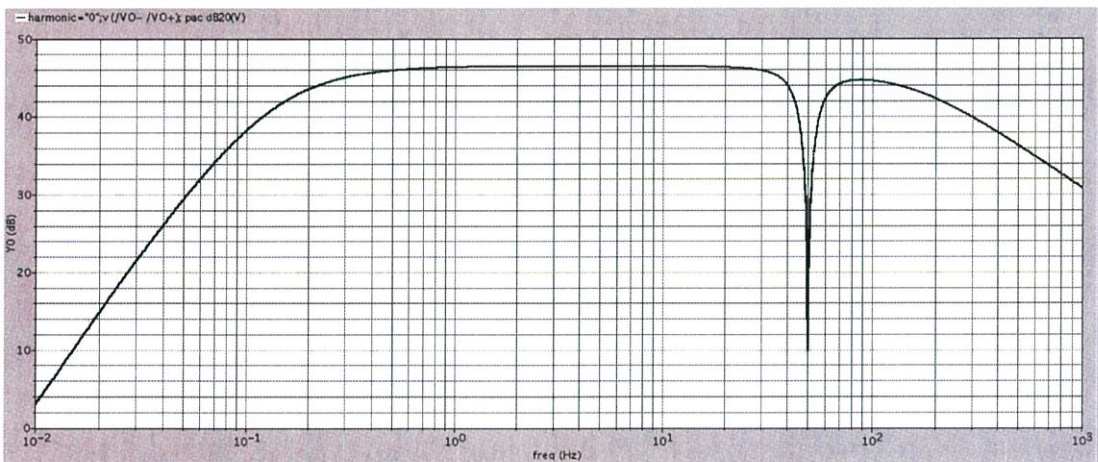
## 4.5 คุณสมบัติของวงจรรวม

### 4.5.1 การตอบสนองทางความถี่

การจำลองคุณสมบัติทางความถี่ของวงจรถูกใช้วิธีการจำลองแบบ PAC โดยแบ่งการจำลองออกเป็น 2 ส่วนคือการลองแบบหยาบช่วงความถี่ 0.01Hz – 1 kHz เพื่อดูผลการตอบสนองทางความถี่โดยรวมและการจำลองแบบละเอียดช่วงความถี่ 10 – 100 Hz เพื่อดูการตอบสนองช่วงความถี่หยุดผ่านซึ่งมีช่วงแคบ



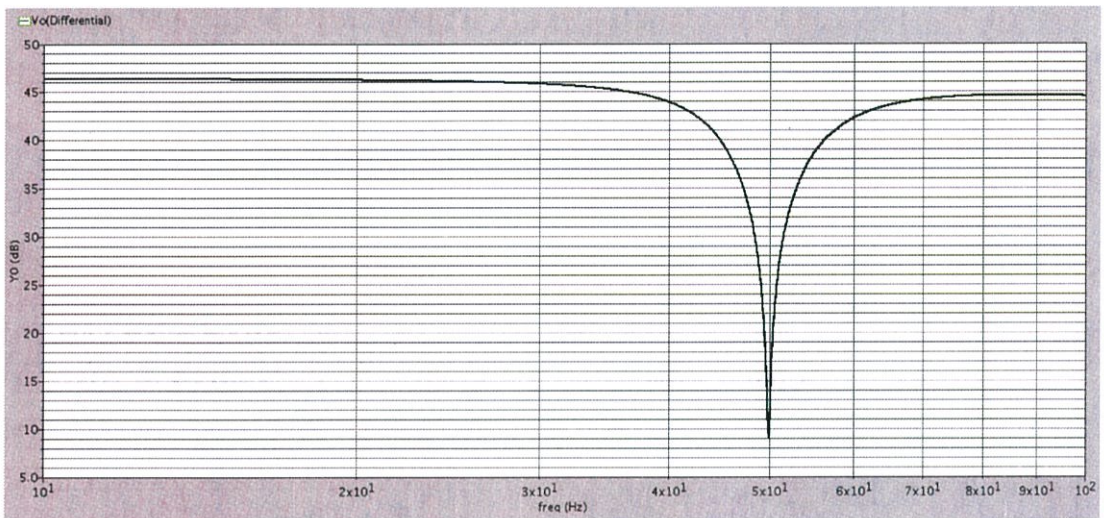
รูปที่ 4.10 กราฟผลการตอบสนองความถี่ของวงจรรวมจากแผนภาพวงจร



รูปที่ 4.11 กราฟผลการตอบสนองความถี่ของวงจรรวมจากเลย์เอาต์



รูปที่ 4.12 กราฟผลการตอบสนองความถี่ช่วง 10 Hz – 100 Hz ของวงจรจากแผนภาพวงจรถัดไป



รูปที่ 4.13 กราฟผลการตอบสนองความถี่ช่วง 10 Hz – 100 Hz ของวงจรจากเลย์เอาต์

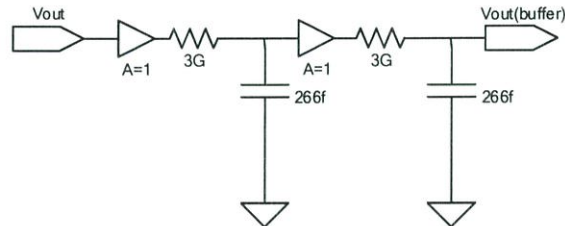
จากรูปที่ 4.10 ถึง 4.13 สามารถสรุปและเปรียบเทียบคุณสมบัติของวงจรรวมได้ดังตารางที่ 4.4 ซึ่งจะเห็นว่าในคุณสมบัติเรื่องของจุดคัทออฟของเลย์เอาต์นั้นแทบไม่เปลี่ยนแปลงจากการจำลองโดยแผนภาพวงจรถัดไป ซึ่งแสดงให้เห็นว่าค่าอุปกรณ์แฝงจากลวดลายโลหะนั้นไม่ส่งผลต่อความถี่คัทออฟของวงจร

ตารางที่ 4.4 เปรียบเทียบคุณสมบัติวงจรรวมจากแผนภาพวงจรถัดไปและจากเลย์เอาต์

	แผนภาพวงจรถัดไป	เลย์เอาต์
ค่าความถี่ต่ำคัทออฟ, $f_{cl}$ (Hz)	0.191	0.196
ช่วงความถี่หยุดผ่าน (Hz)	41.26-63.97	40.974 – 63.9
ค่าความถี่หยุดผ่านกลาง, $f_0$ (Hz)	50.06	49.888
ค่าความถี่สูงคัทออฟ, $f_{ch}$ (Hz)	158.49	151.36

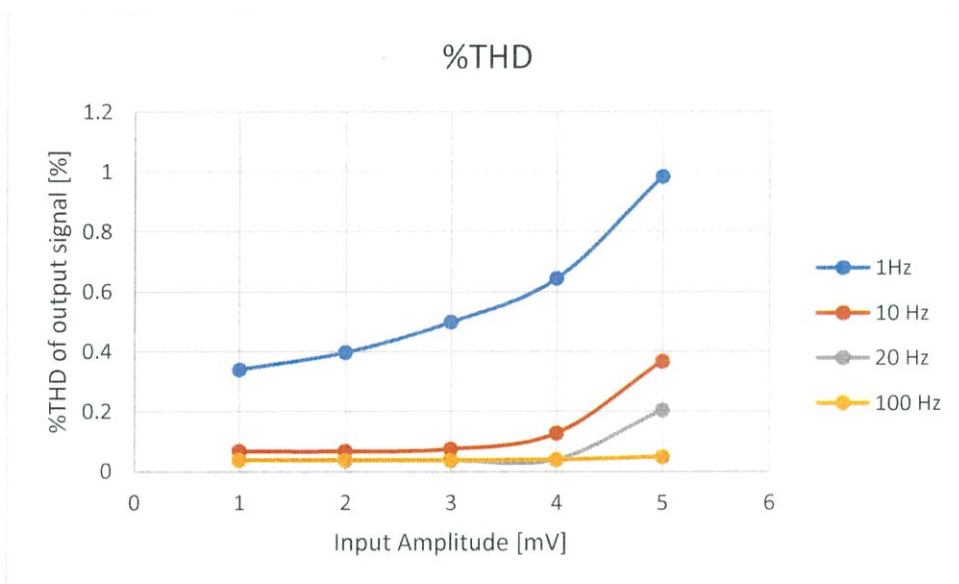
#### 4.5.2 ความผิดเพี้ยนทางฮาร์โมนิกของสัญญาณ (Total Harmonic Distortion, THD)

เนื่องจากวงจรมีการใช้เทคนิคแบบสวิตช์คาปาซิเตอร์จึงทำให้สัญญาณเอาต์พุตที่ได้มีลักษณะเป็นสัญญาณสุ่ม เพื่อวัดความผิดเพี้ยนทางฮาร์โมนิกจึงต้องวัดผ่านโครงข่ายความถี่ต่ำผ่านเป็นบัฟเฟอร์ ซึ่งโครงข่ายดังกล่าวถูกออกแบบให้มีความถี่คัทออฟที่ 200Hz ดังรูปที่ 4.13



รูปที่ 4.14 โครงข่ายความถี่ต่ำผ่านเพื่อวัดความผิดเพี้ยนทางฮาร์โมนิกของสัญญาณ

การวัด %THD ทำโดยการป้อนสัญญาณที่มีขนาด Amplitude 1 – 5 mV ที่ความถี่ต่างๆ แล้วทำการจำลองแบบ tran วัดสัญญาณที่ Vout(buffer) ในรูปที่ 4.14 แล้วคำนวณ %THD ที่ 2 คาบของสัญญาณด้วยจำนวนการสุ่ม 16384 ตัวอย่าง



รูปที่ 4.15 กราฟแสดงค่า %THD ที่สัญญาณขนาดและความถี่ต่างๆของวงจรจากแผนภาพวงจร

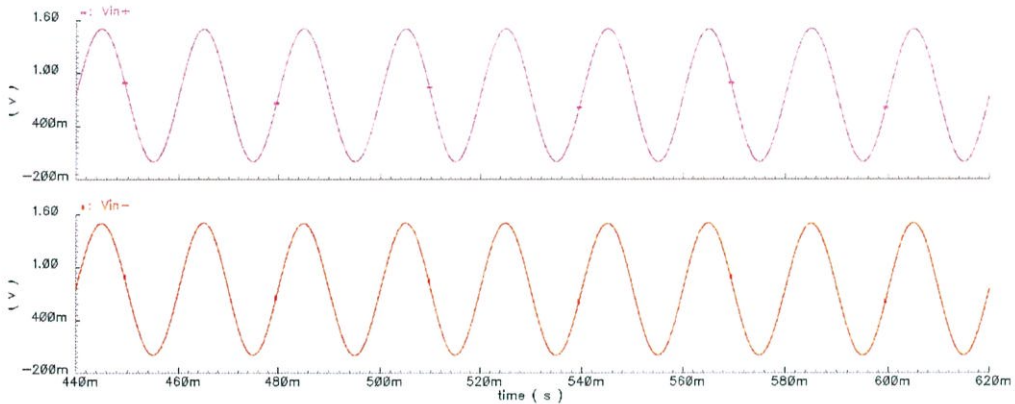
สำหรับผลจากเลขเอาต์พุตนั้นค่า %THD มีค่าเท่ากับ 0.6418 % ซึ่งวัดโดยป้อนสัญญาณอินพุต 1 Hz ขนาด 5 mV ซึ่งเป็นค่าที่ทำให้ %THD มีค่าสูงที่สุด จำเห็นได้ว่าค่าที่ได้มีค่าน้อยกว่า 1%

#### 4.5.3 คุณสมบัติการกำจัดสัญญาณ 50 Hz

การทดสอบใช้การจำลองแบบ transient โดยสัญญาณ 50 Hz ถูกแบ่งออกเป็น 2 ลักษณะคือแบบโหมตร่วมขนาดใหญ่และโหมตผลต่างขนาดเล็กเท่าสัญญาณอื่นๆ

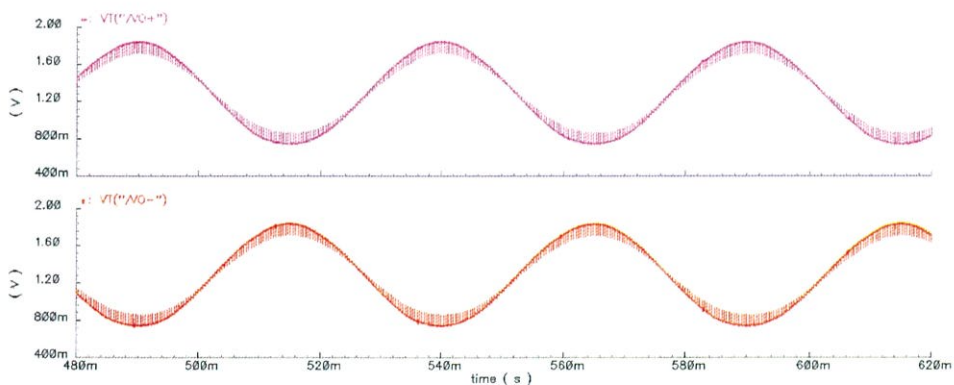
#### 4.5.3.1 การกำจัดสัญญาณโหมตร่วม 50 Hz

การทดสอบทำโดยการป้อนสัญญาณโหมตร่วมซึ่งมีอเฟเซต 0.75 V Amplitude 0.75 V เข้าที่สัญญาณทั้งเฟสบวกและเฟสลบ โดยสัญญาณโหมตร่วมผลต่างจะป้อนสัญญาณความถี่ 20Hz ขนาด 5 mV การทดสอบจะทำการวัดสัญญาณที่เอาต์พุตของวงจร ของสัญญาณเพื่อดูผลกระทบจากสัญญาณโหมตร่วม



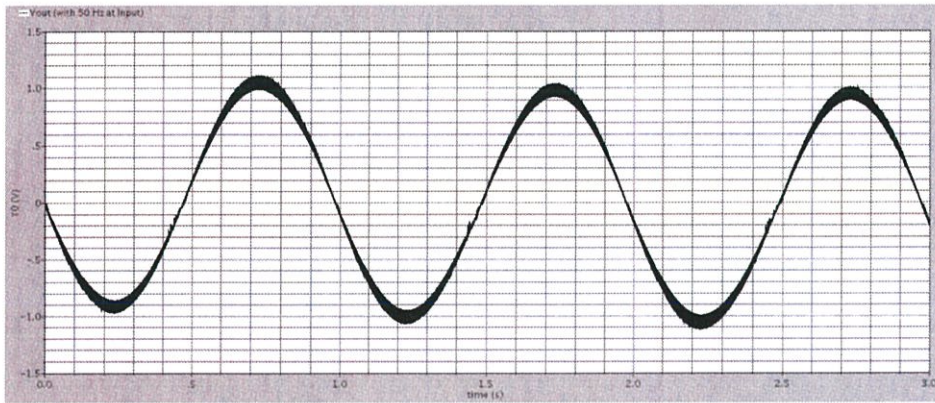
รูปที่ 4.16 สัญญาณอินพุตที่ได้รับผลกระทบจากสัญญาณโหมตร่วม 50 Hz

รูปที่ 4.16 แสดงถึงสัญญาณที่ถูกป้อนเข้าไปยังวงจรรวม ซึ่งจะเห็นว่าขนาดของสัญญาณที่ต้องการมีขนาดเล็กกว่าสัญญาณโหมตร่วมมากจนเห็นเพียงสัญญาณของ 50 Hz เท่านั้น

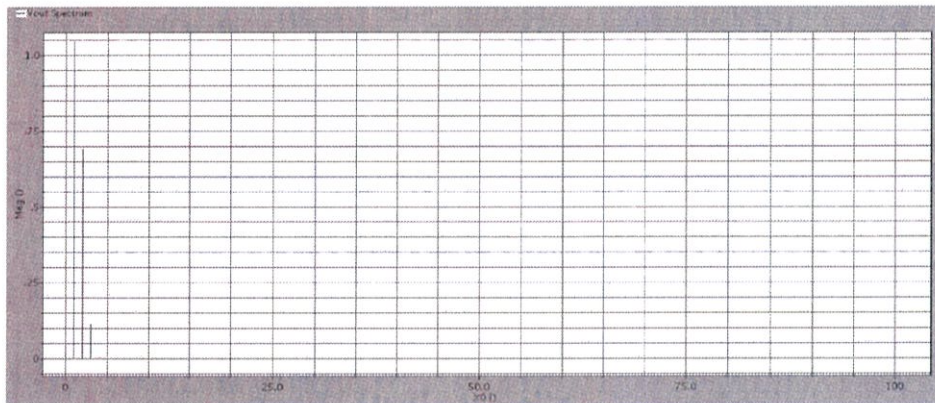


รูปที่ 4.17 สัญญาณเอาต์พุตของวงจรจากแผนภาพวงจรที่ได้รับสัญญาณโหมตร่วม 50 Hz

รูปที่ 4.17 แสดงให้เห็นว่าสัญญาณ 50 Hz ได้ถูกกำจัดออกไปคงเหลือไว้แต่สัญญาณ 20 Hz ซึ่งสังเกตได้จากคาบของสัญญาณที่มีค่าที่ 50 ms



รูปที่ 4.18 สัญญาณเอาต์พุตของวงจรจากเลย์เอาต์ที่ได้รับสัญญาณโหมตร่วม 50 Hz

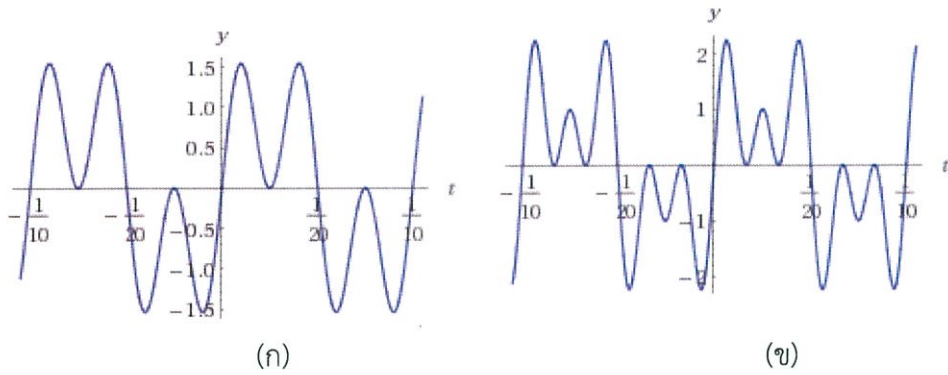


รูปที่ 4.19 สเปกตรัมของสัญญาณเอาต์พุตของวงจรจากเลย์เอาต์ที่ได้รับสัญญาณโหมตร่วม 50 Hz

การทดสอบวงจรจากเลย์เอาต์ที่ใช้การป้อนสัญญาณโหมตร่วม 50 Hz พร้อมกับสัญญาณ 1 Hz โหมตผลต่างที่ใช้งาน ผลจากรูปที่ 4.18 แสดงให้เห็นถึงองค์ประกอบหลักซึ่งเป็นสัญญาณ 1 Hz ที่ต้องการ เมื่อทำการหาสเปกตรัมของสัญญาณด้วย Discrete Fourier Transform จะได้ผลตามรูปที่ 4.19 ที่แสดงให้เห็นว่าองค์ประกอบของสัญญาณ 50 Hz นั้นมีขนาดเล็กกว่าสัญญาณที่ต้องการมาก นอกจากนั้นยังเห็นฮาร์โมนิกที่ 2 และ 3 ของสัญญาณปรากฏอีกด้วย

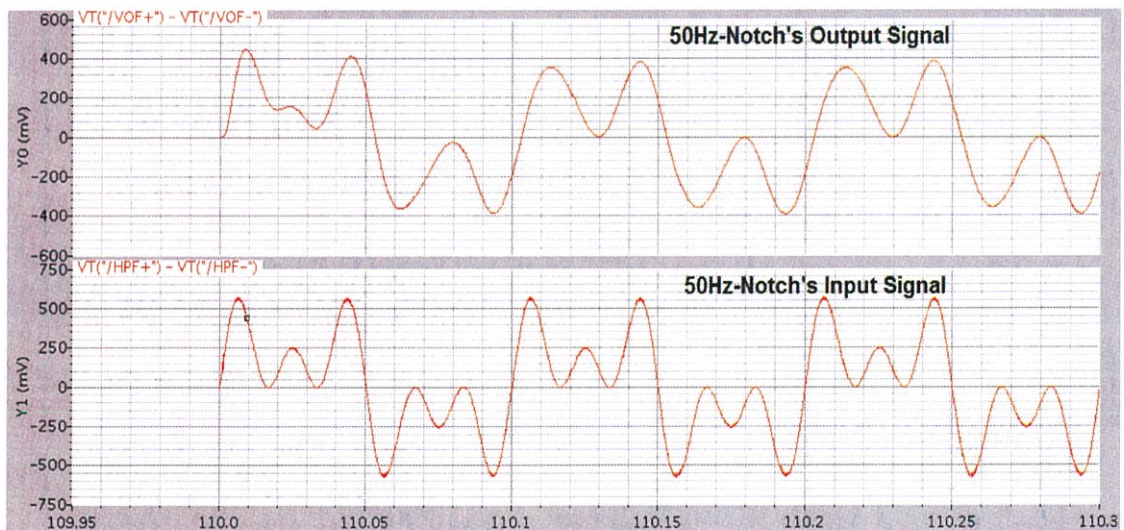
#### 4.5.3.2 การกำจัดสัญญาณโหมตผลต่าง 50 Hz

ในการทดสอบจะป้อนสัญญาณความถี่ผสม 10 30 และ 50 Hz ซึ่งมีขนาดรวมกัน 1 mV เข้าไปยังวงจร ซึ่งตามทฤษฎีแล้วสัญญาณที่ได้ที่เอาต์พุตของวงจรจะมีรูปร่างดังรูปที่ 4.20 (ก)

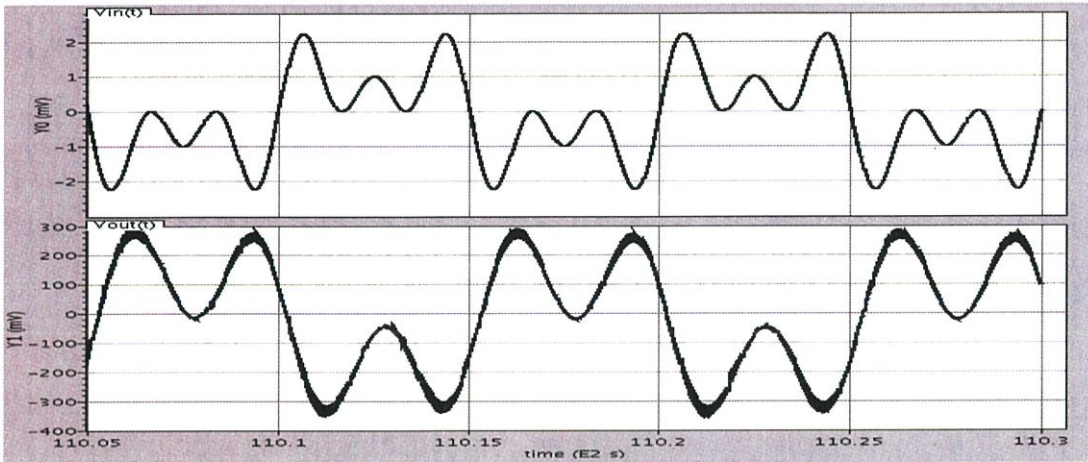


รูปที่ 4.20 รูปสัญญาณในอุดมคติ (ก) กราฟผลรวมสัญญาณ 2 ความถี่ 10 และ 30 Hz (ข) กราฟผลรวมสัญญาณ 3 ความถี่ 10 30 และ 50 Hz

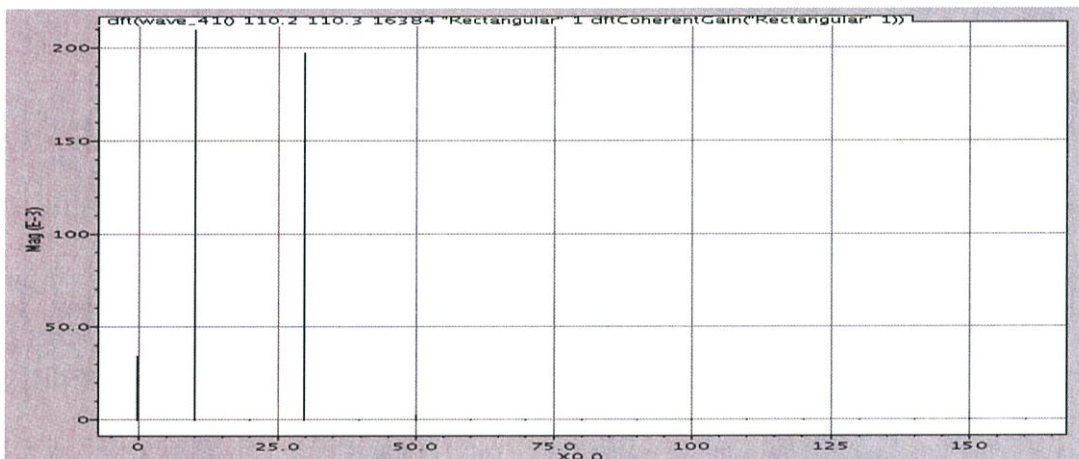
ซึ่งสัญญาณในรูปที่ 4.20 (ก) คือสัญญาณที่ไม่มีผลกระทบจากสัญญาณความถี่ 50 Hz ผลของวงจรจากแผนภาพวงจรได้ถูกแสดงในรูปที่ 4.21 ซึ่งแสดงรูปสัญญาณที่ได้จากเอาต์พุตของวงจรและเอาต์พุตส่วนหน้าก่อนวงจรความถี่หยุดผ่านของวงจร ซึ่งแสดงให้เห็นว่าวงจรรวมนี้สามารถลดหรือกำจัดผลของสัญญาณใหม่ตรงรวม 50 Hz ได้เมื่อเทียบกับรูปที่ 4.20 (ข) ที่เหมือนกับลักษณะของสัญญาณก่อนเข้าวงจรกรองความถี่หยุดผ่าน



รูปที่ 4.21 สัญญาณอินพุตและเอาต์พุตของวงจรกรองความถี่หยุดผ่านที่ได้รับสัญญาณหลายความถี่



รูปที่ 4.22 สัญญาณอินพุตและเอาต์พุตของวงจรจากเลย์เอาต์ที่ได้รับสัญญาณหลายความถี่

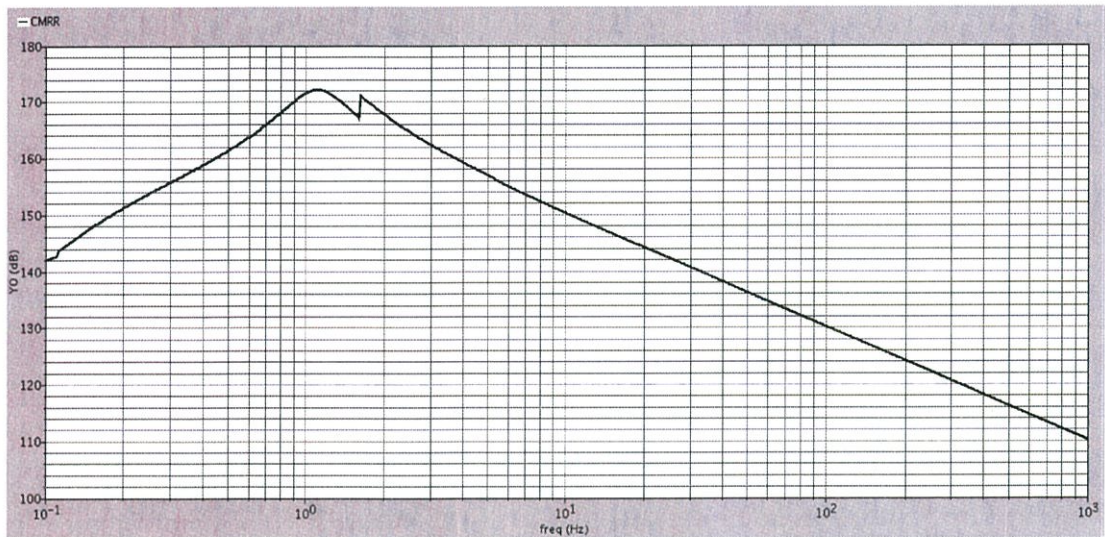


รูปที่ 4.23 สเปกตรัมของสัญญาณเอาต์พุตของวงจรจากเลย์เอาต์ที่ได้รับสัญญาณหลายความถี่

ผลจากเลย์เอาต์ในรูปที่ 4.23 แสดงให้เห็นว่าวงจรรวมสามารถกำจัดสัญญาณโหมดผลต่าง 50 Hz ได้ โดยมีสัญญาณเอาต์พุตใกล้เคียงกับสัญญาณทางอุดมคติในรูปที่ 4.20 เมื่อวิเคราะห์สเปกตรัมของสัญญาณในรูปที่ 4.22 จะเห็นว่าสัญญาณ 50 Hz ถูกกรองจนมีขนาดเล็กกว่าสัญญาณ 10 และ 30 Hz อยู่มาก

#### 4.5.4 คุณสมบัติการกำจัดสัญญาณโหมดร่วม (Common Mode Rejection Ratio, CMRR)

การเลย์เอาต์ส่งผลให้ค่าของอุปกรณ์แฝงและอัตราขยายระหว่างเส้นทางคู่ผลต่าง (Differential Pair) นั้นมีค่าแตกต่างกัน จึงทำให้สัญญาณโหมดร่วมมีอัตราขยายแบบผลต่างที่เอาต์พุตของวงจร ซึ่งเรียกว่า อัตราขยายโหมดร่วม (Acm) การทดสอบจึงทำโดยการใช้อำนาจแบบ PAC ซึ่งใช้สัญญาณแบบโหมดร่วม แล้ววัดอัตราขยายที่เอาต์พุตแบบสัญญาณโหมดผลต่าง

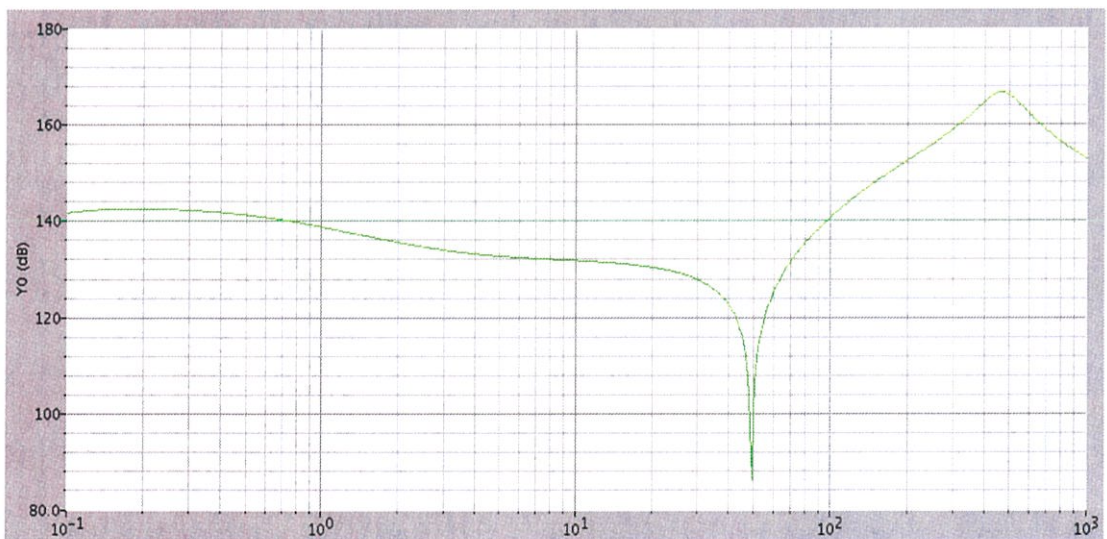


รูปที่ 4.24 CMRR ของวงจรจากเลย์เอาท์

จากผลการจำลองในรูปที่ 4.24 จะเห็นได้ว่าค่า CMRR มีค่าน้อยสุดอยู่ที่ประมาณ 130 dB

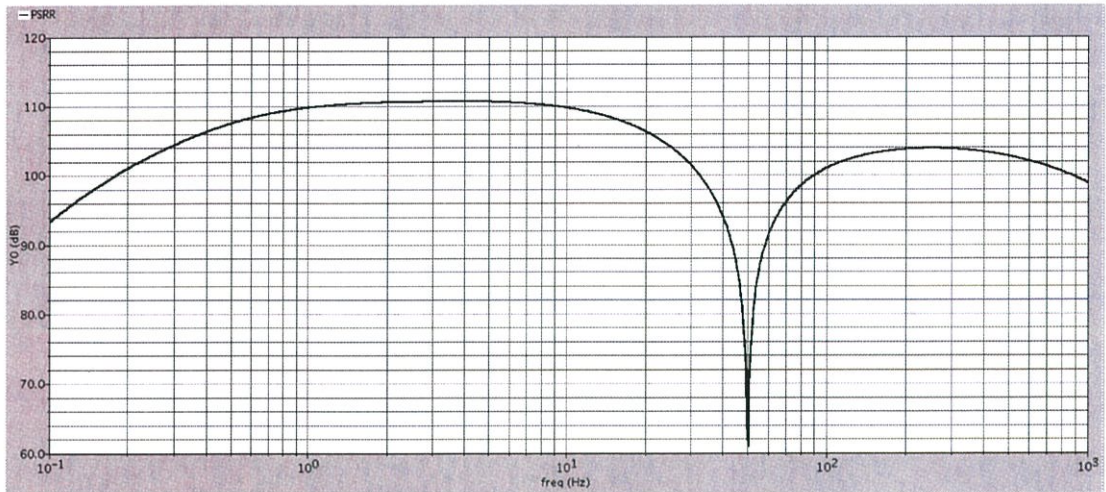
#### 4.5.5 คุณสมบัติการกำจัดสัญญาณรบกวนจากแหล่งจ่ายแรงดัน (Power Supply Rejection Ratio, PSRR)

คุณสมบัตินี้ได้ถูกทดสอบโดยการใส่แหล่งกำเนิดสัญญาณอนุกรมกับแหล่งกำเนิดแรงดันไฟตรงที่เป็นแหล่งจ่ายแรงดันของวงจร แล้วทำการวัดหาผลการตอบสนองทางความถี่ที่เอาต์พุตของวงจร รวมทั้งผลการตอบสนองทางความถี่ที่เอาต์พุตของวงจรจากสัญญาณโหมดผลต่าง



รูปที่ 4.25 ค่า PSRR ของวงจรจากแผนภาพวงจรที่ความถี่ต่างๆ

จากผลการจำลองที่ได้ในรูปที่ 4.25 แสดงให้เห็นถึงค่า PSRR ในช่วงความถี่ที่ใช้งานมีค่าอยู่ในช่วงประมาณ 132 dB



รูปที่ 4.26 ค่า PSRR ของวงจรจากเลย์เอาต์ที่ความถี่ต่างๆ

จากผลการจำลองที่ได้ในรูปที่ 4.26 แสดงให้เห็นถึงค่า PSRR ในช่วงความถี่ที่ใช้งานมีค่าอยู่ในช่วงประมาณ 110 dB

#### 4.6 คุณสมบัติทางความถี่ของวงจรที่กระบวนการผลิตต่างๆ

ในกระบวนการผลิตจะมีปัจจัยหลายๆด้านเช่นความหนาของชั้นออกไซด์ ซึ่งส่งผลให้ค่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์มีค่าไม่เท่ากัน มอสทรานซิสเตอร์ที่มีค่าแรงดันไม่เท่ากันนั้นได้ถูกสร้างเป็นโมเดลเพื่อการจำลองอยู่ 5 โมเดล ดังนี้

1. typlv ซึ่งเป็นโมเดลของมอสทรานซิสเตอร์ที่มีการผลิตแบบปกติ
2. sslv คือ โมเดลของมอสทรานซิสเตอร์ที่ทั้งชนิดพีและชนิดเอ็นมีค่าแรงดันขีดเริ่มมากกว่าปกติ
3. fflv คือ โมเดลของมอสทรานซิสเตอร์ที่ทั้งชนิดพีและชนิดเอ็นมีค่าแรงดันขีดเริ่มต่ำกว่าปกติ
4. fslv คือ โมเดลของมอสทรานซิสเตอร์ที่ค่าแรงดันขีดเริ่มของชนิดเอ็นน้อยกว่าปกติและพีมากกว่าปกติ
5. sflv คือ โมเดลของมอสทรานซิสเตอร์ที่ค่าแรงดันขีดเริ่มของชนิดพีน้อยกว่าปกติและเอ็นมากกว่าปกติ

ผลการจำลองได้ถูกสรุปในตารางที่ 4.5 ถึง 4.8 ทั้งจากแผนภาพวงจรและเลย์เอาต์

ตารางที่ 4.5 ตารางแสดงคุณสมบัติทางความถี่ของวงจรจากแผนภาพวงจรที่กระบวนการผลิตต่างๆ

โมเดล มอสทรานซิสเตอร์	อัตราขยาย (dB)	ความถี่ต่ำคัทออฟ (Hz)	ความถี่สูงคัทออฟ (Hz)
typ	46.79	0.191	155.78
sslv	47.45	0.192	153.11
fflv	46.40	0.175	154.88
fslv	46.24	0.186	151.36
sflv	46.9	0.194	153.11

ตารางที่ 4.6 ตารางแสดงคุณสมบัติทางความถี่ของวงจรถ่ายจากเลย์เอาต์ที่กระบวนการผลิตต่างๆ

โมเดล มอสทรานซิสเตอร์	อัตราขยาย (dB)	ความถี่ต่ำคัทออฟ (Hz)	ความถี่สูงคัทออฟ (Hz)
typ	46.17	0.196	151.36
sslv	47.12	0.196	156.68
fflv	46.09	0.194	149.66
fslv	45.93	0.189	153.11
sflv	46.59	0.197	152.23

สำหรับผลที่ได้จากการจำลองเลย์เอาต์ถูกแสดงในตารางที่ 4.5 และ 4.6 ซึ่งแสดงให้เห็นเช่นเดียวกันว่าความถี่คัทออฟสูงและต่ำของวงจรมิขึ้นกับกระบวนการผลิต แสดงให้เห็นว่าโครงสร้างของวงจรมีกระบวนการผลิตส่งผลน้อย

ตารางที่ 4.7 ตารางแสดงคุณสมบัติทางความถี่ของวงจรถ่ายจากแผนภาพวงจรถ่ายที่กระบวนการผลิตต่างๆ ช่วงความถี่หยุดผ่าน

โมเดล มอสทรานซิสเตอร์	อัตราขยาย (dB)	ช่วงความถี่ หยุดผ่าน (Hz)	ความถี่หยุดผ่าน กลาง (Hz)	อัตราขยายที่ ความถี่หยุด ผ่านกลาง (dB)
typlv	46.77	41.25 – 63.9	50.06	-5.296
sslv	47.43	41.25 – 64.05	50.06	9.629
fflv	46.88	42.81 – 60.884	50.433	20
fslv	46.67	43 – 60.464	50.375	19.6
sflv	47.22	42.073 – 61.944	50.173	13.53

ในส่วนของผลการตอบสนองทางความถี่ของวงจรถ่ายช่วง 10 – 100 Hz นั้นผลการทดสอบได้ถูกสรุปไว้ในตารางที่ 4.7 ซึ่งจะเห็นได้ว่าค่าความถี่หยุดผ่านกลางมีค่าอยู่ในช่วงของ 50 Hz และช่วงความถี่หยุดผ่านทุกโมเดลของมอสทรานซิสเตอร์ก็มีค่าใกล้เคียงกัน

ตารางที่ 4.8 ตารางแสดงคุณสมบัติทางความถี่ของวงจรถ่ายจากเลย์เอาต์ที่กระบวนการผลิตต่างๆ ช่วงความถี่หยุดผ่าน

โมเดลมอสทรานซิสเตอร์	ช่วงความถี่หยุดผ่าน (Hz)	ความถี่หยุดผ่านกลาง (Hz)	อัตราขยายที่ความถี่หยุดผ่านกลาง (dB)
typlv	40.974 – 63.9	49.888	8.826
sslv	41.064 – 63.68	49.94	-2.713
fflv	40.8 – 64.3	49.829	13.26
fslv	41.01 – 63.83	49.83	2.935
sflv	41.123 – 63.168	49.881	13.81

#### 4.6.1 คุณสมบัติทางสัญญาณรบกวนที่กระบวนการผลิตต่างๆ

สัญญาณรบกวนที่เกิดขึ้นจากอุปกรณ์ภายในวงจรจะถูกวัดคุณสมบัติโดยใช้ Input Referred Noise ซึ่งจำลองด้วยการจำลอง pnoise โดยมีการตั้งค่าให้จำลองตั้งแต่ความถี่ 0.1 – 200 Hz

สัญญาณรบกวนจะถูกวัดในหน่วยของกำลังงานโดยการทำปริพันธ์ในช่วงแบนด์วิธที่วงจรถ่าย และคำนวณกลับให้อยู่ในรูปของแรงดัน ซึ่งค่าของสัญญาณรบกวนที่กระบวนการผลิตต่างๆได้ถูกแสดงในตารางที่ 4.8

ตารางที่ 4.9 ตารางแสดงคุณสมบัติทางสัญญาณรบกวนของวงจรถ่าย

โมเดลมอสทรานซิสเตอร์	Input Referred Noise ( $\mu\text{Vrms}$ )	
	แผนภาพวงจร	เลย์เอาต์
typlv	20.1	43.71
sslv	16.4	34.89
fflv	28.3	65.35
fslv	23.5	53.22
sflv	23.4	45.06

จากผลการจำลองในตารางที่ 4.8 แสดงให้เห็นว่าในทุกกระบวนการผลิตจะมีสัญญาณรบกวนต่ำกว่าที่กำหนดในมาตรฐานสำหรับเครื่องวัดคลื่นสัญญาณหัวใจซึ่งกำหนดไว้ให้ต่ำกว่า  $30\mu\text{Vrms}$  แต่เมื่อนำวงจรถ่ายไปลากเป็นเลย์เอาต์พบว่าระดับของสัญญาณรบกวนมีค่าสูงขึ้นมากจนเกินระดับที่ออกแบบไว้

## บทที่ 5

### สรุปผลการวิจัยและข้อเสนอแนะ

วงจรรวมเครื่องวัดคลื่นไฟฟ้าหัวใจที่นำเสนอสามารถบรรลุเป้าหมายในการลดอัตราการกินพลังงานของอุปกรณ์ลงได้ ในขณะที่ยังคงมีทางการขยายสัญญาณที่ดีอยู่ โดยคุณสมบัติของวงจรโดยรวมสามารถสรุปได้ดังตาราง 5.1

ตารางที่ 5.1 คุณสมบัติโดยรวมของวงจร

	แผนภาพวงจร	เลย์เอาต์
แรงดันไฟเลี้ยง (V)	3.3	3.3
การกินกระแสไฟฟ้า (uA)	2.38453	2.3853
อัตราการกินกำลังงาน (uW)	7.869	7.872
อัตราขยายโหมดผลต่าง (dB)	46.77	46.47
CMRR (dB)	-	130
PSRR (dB)	132	108.97
Input Referred Noise (uVrms)	19.576	43.713
ความถี่ต่ำคัทออฟ (Hz)	0.191 Hz	0.196
ความถี่สูงคัทออฟ (Hz)	158.49 Hz	151.36
ช่วงความถี่หยุดผ่าน (Hz)	41.26 – 63.93 Hz	40.97 – 63.9

จากผลสรุปในตารางที่ 5.1 จะพบว่าคุณสมบัติทางความถี่ระหว่างวงจรจากแผนภาพวงจรและเลย์เอาต์นั้นไม่แตกต่างกัน แม้จะมีผลของอุปกรณ์แฝงเพิ่มขึ้นในเลย์เอาต์ โดยทั้งนี้จุดคัทออฟที่จำลองได้ยังคงขึ้นอยู่กับการตั้งค่าการจำลองด้วย นอกจากนี้วงจรยังมีคุณสมบัติทางความถี่ที่คงที่ไม่เปลี่ยนแปลงตามกระบวนการผลิตอีกด้วย

ในเรื่องคุณสมบัติของสัญญาณรบกวนของเลย์เอาต์นั้นเยอะกว่าวงจรที่ได้ออกแบบไว้มาก เนื่องจากในเลย์เอาต์นั้นมีการเพิ่มอุปกรณ์ต่างๆเช่นเชื่อมต่อแพด เชื่อมต่ออุปกรณ์เพื่อป้องกันผลจากไฟฟ้าสถิต (ESD) และค่าความต้านทานแฝงจากลวดลายโลหะ จึงทำให้สัญญาณรบกวนในเลย์เอาต์นั้นมีมากกว่าการจำลองจากแผนภาพวงจร

## บรรณานุกรม

- [1] Kendall Su, *analog filters*, New York: KLUWER ACADEMIC, 2002.
- [2] K.A. Ng and P.K. Chan, "A CMOS Analog Front-End IC for Portable EEG/ECG Monitoring Applications," *IEEE Transaction on Circuits and Systems*, vol.52, no. 11, pp. 2335-2347, Nov. 2005.
- [3] Wei-Song Wang, Zhao-Cheng Wu, Hong-Yi Huang and Ching-Hsing Luo, "Low-Power Instrumental Amplifier for Portable ECG," *IEEE Circuit and Systems International Conference on*, pp. 1-4, 2009.
- [4] Karthik Soundarapandian and Mark Berarducci, "Analog Front-End Design for ECG Systems Using Delta-Sigma ADCs," Available: <http://www.ti.com/lit/an/sbaa160a/sbaa160a.pdf>
- [5] Zhangcai Huang, Qin Luo and Yasuaki Inoue, "A CMOS Sub-1-V NanoPower Current and Voltage Reference with Leakage Compensation," *IEEE International Symposium on*, pp. 4069-4072, 2010.
- [6] Enrique Company-Bosch, Eckart Hartmann, "ECG Front-End Design is Simplified with MicroConverter," Available: <http://www.analog.com/analogdialogue>
- [7] RR.Harrison, "The MOS Transistor in Weak and Moderate Inversion," 20 April 2015. [Online]. Available: <http://www.ece.utah.edu/~harrison/ece5720/Subthreshold.pdf>
- [8] Jaakko Malmivuo and Robert Plonsey, *Bioelectromagnetism*, Oxford: Oxford University Press, 1995.
- [9] Walla Walla University, "Metal-oxide semiconductor field effect transistor (MOSFET)," 20 April 2015. [Online]. Available: [http://fweb.wallawalla.edu/class-wiki/index.php/Chapter\\_5](http://fweb.wallawalla.edu/class-wiki/index.php/Chapter_5)
- [10] อ.เกรียงไกร สุขสุด, "เอกสารประกอบการสอนวิชา ทฤษฎีโครงข่ายไฟฟ้าแบบแอกทีฟ," 20 April 2015. [Online]. Available: <http://www.kmitl.ac.th/~kskriang/instruction.html>