

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง



ระบบสะสมพลังงานไฟฟ้าจากเซลล์แสงอาทิตย์

ป/พ.

๓๒๘๔๕

๒๕๓๙

นางสาวต้องถักนัณ จิตราคณี

นายเสรี สัจจะธีระกุล

เลขหมู่.....
เลขทะเบียน.....
วันเดือนปี.....

๖ 12519820

โครงการพิเศษนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิทยาศาสตรบัณฑิต

ภาควิชาฟิสิกส์ประยุกต์

คณะวิทยาศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา ๒๕๓๗

Electrical Energy Storage System From Solar Cells.

Miss. Tonglak Jidtrakhane

Mr. Seree Sajjatheerakul

**A Special Project Submitted in Partial Fulfillment of
The Requirements For The Bachelor's Degree
Department of Applied Physics
Faculty of Science
King Mongkut's Institute of Technology Ladkrabang**

1994

หัวข้อโครงการพิเศษ ระบบสะสมพลังงานไฟฟ้าจากเซลล์แสงอาทิตย์
โดย นางสาวต้องลักษณ์ จิตราคณี
 นายเสรี สัจจะธีระกุล
ภาควิชา ฟิสิกส์ประยุกต์
อาจารย์ที่ปรึกษา รศ.สุรพล รักวิชัย
 อ.ธีรวัฒน์ ประกอบผล

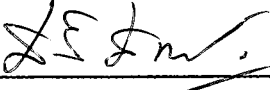
ภาควิชาฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า
เจ้าคุณทหารลาดกระบัง อนุมัติให้นับโครงการพิเศษฉบับนี้เป็นส่วนหนึ่งของ
การศึกษาตามหลักสูตรวิทยาศาสตรบัณฑิต



หัวหน้าภาควิชาฟิสิกส์ประยุกต์

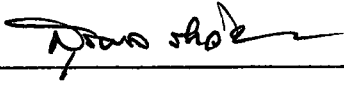
(ผศ.ดร. ปรีชา เทียนสมประสงค์)

คณะกรรมการโครงการพิเศษ



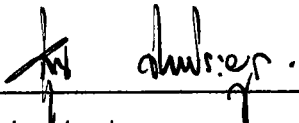
ประธานกรรมการ

(ผศ. สิริศักดิ์ เตชะทวีกุล)



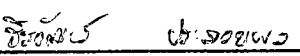
กรรมการ

(รศ. สุรพล รักวิชัย)



กรรมการ

(อ. สุน จ้างประชูร)



กรรมการ

(อ. ธีรวัฒน์ ประกอบผล)

ลิขสิทธิ์ของภาควิชาฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

| | |
|---------------------|---|
| หัวข้อ โครงการพิเศษ | ระบบสะสมพลังงานไฟฟ้าจากเซลล์แสงอาทิตย์ |
| โดย | นางสาวต้องลักษณ์ จิตราคณี นายเสรี สัจจะธีระกุล |
| อาจารย์ที่ปรึกษา | รศ.สุรพล รักวิชัย อ.ธีรวัฒน์ ประกอบผล |
| ภาควิชา | ฟิสิกส์ประยุกต์ |
| ปีการศึกษา | 2537 |

บทคัดย่อ

ในปัจจุบันการขยายตัวของอุตสาหกรรมเกิดขึ้นอย่างมาก เป็นผลให้ปริมาณการใช้ไฟฟ้าหมดเปลืองไปกับภาคอุตสาหกรรมอย่างมากมาย จึงมีความจำเป็นต้องหาแหล่งพลังงานสำรองเข้ามาทดแทนวัตถุดิบที่ใช้ผลิตกระแสไฟฟ้า พลังงานแสงอาทิตย์เป็นตัวเลือกที่น่าสนใจอย่างมาก เนื่องจากแสงอาทิตย์เป็นแหล่งพลังงานที่ได้เปล่า (Free Goods) โครงการนี้จึงนำเสนอการออกแบบและจัดสร้าง ระบบสะสมพลังงานไฟฟ้าจากเซลล์แสงอาทิตย์ ขึ้นเพื่อเก็บสะสมพลังงานไฟฟ้าจากแสงอาทิตย์ไว้ใช้ ในกรณีที่สถานที่อยู่อาศัยบางแห่งยังขาดแหล่งจ่ายกำลังหลักหรือผู้อยู่อาศัยมีความต้องการใช้ไฟฟ้าในเวลากลางคืน โครงการสามารถเลือกจ่ายพลังงานจากเซลล์หรือแบตเตอรี่ และเก็บพลังงานส่วนเกินไว้เป็นพลังงานสำรองโดยนำพลังงานส่วนเกินนั้นกลับไปชาร์จแบตเตอรี่อีก

การทำงานของระบบแบ่งออกเป็น 2 ส่วน ได้แก่ส่วน เรกกูเลเตอร์ และ แบตเตอรี่ - ชาร์จเจอร์ (Regulator and Battery Charger) ส่วนนี้ทำหน้าที่ควบคุมระดับแรงดันจากเซลล์แสงอาทิตย์ไม่ให้เกิน 24 โวลต์ (สำหรับจ่ายให้ภาคอินเวอร์เตอร์ และ ใช้ประจุแบตเตอรี่) ส่วนที่สองเป็นภาคอินเวอร์เตอร์ (Inverter) ทำหน้าที่แปลงไฟฟ้ากระแสตรง (จากเซลล์แสงอาทิตย์หรือแบตเตอรี่) เป็นไฟฟ้ากระแสสลับเพื่อจ่ายกำลังให้แก่โหลด โดยอาศัยเทคนิค Pulse Width Modulation (PWM) เข้าช่วยเพิ่มประสิทธิภาพการทำงานของระบบ

Special Project Title **Electrical Energy Storage System From
Solar Cells.**

Name **Miss. Tonglak Jidtrakhane
Mr. Seree Sajjatheerakul**

Special Project Advisor **Assco. Prof. Surapon Rakvijai
Mr. Theerawat Prakhoppol**

Department **Applied Physics**

Academic Year **1994**

Abstract

In present, the extensive of industries develop in widely. Consequently, quantities of electrical using is dissipated by them a lots. Then there is some requirement to find an reserved energy that it can instead same materials for electricity generating. Solar energy is an alternative that is very interesting , because it is a free goods. This project presents the design and the providing of "Electrical Energy Storage System From Solar Cells" which it's done to store electrical energy from the sun light for applications , in the case of somewheres have not the main power source (without electrical transmission line) or some owner want to use electrical equipments in the night (illuminant , TV , radio ect.). The project can select to supply an energy from solar cells or battery and store an exceeding energy , by take to charge battery , to save it for reserved energy.

The operation of system separates by 2 sections that the first section is the **Regulator and Battery charger**. Them operates to control voltage level from solar cells at 24 Vdc constant (to supply the inverter and battery charger). The second section is the inverter , it operates to convert dc current to ac current for supplying the power to loads. The inverter circuit use pulse width modulation technique (PWM) to increase the efficiency of system.

กิตติกรรมประกาศ

โครงการพิเศษนี้สำเร็จ ได้ก็ด้วยความร่วมมือ และกรุณาจากหลาย ๆ ฝ่ายไม่ว่าจะเป็น บิดา-มารดา ญาติมิตร รุ่นพี่ .รุ่นน้อง และเพื่อน ๆ

ขอขอบคุณอาจารย์อารีย์ วิเชียรฉาย ที่กรุณาชักถามขณะทำการนำเสนอ โครงการงาน

ขอขอบคุณอาจารย์สุรพล รักวิจัย ที่กรุณาให้เวลาในการทำโครงการอย่างไม่มีกำหนด

ขอขอบคุณอาจารย์ธีรวัฒน์ ประกอบผล ที่ได้ยื่นมือเข้ามาช่วยเหลือ

ขอขอบคุณพี่เป้ ที่ให้คำปรึกษาโดยตลอด และขอขอบคุณน้องค่อมที่มาช่วยถ่ายภาพ
ผลการทดลองสาย ๆ

และที่จะขาดเสียมิได้คือ บริษัท โซลาร์ตรอน ที่ได้เอื้อเพื่อให้ยืมเซลล์แสงอาทิตย์ในการ
ศึกษา

หวังว่าโครงการคงมีการพัฒนาต่อไปเพื่อประโยชน์สุขแห่งมวลมนุษยชาติ สาธุ

สารบัญ

| | หน้า |
|---|------|
| บทคัดย่อ โครงการงานพิเศษภาษาไทย | ก |
| บทคัดย่อ โครงการงานพิเศษภาษาอังกฤษ | ข |
| กิตติกรรมประกาศ | ค |
| สารบัญรูป | ง |
| บทที่ | |
| 1. บทนำ | 1 |
| 2. เซลล์แสงอาทิตย์แบบรอยต่อ P-N | 3 |
| 2.1 บทนำ | 3 |
| 2.2 ปรากฏการณ์ที่รอยต่อ P-N ในภาวะสมดุล | 3 |
| 2.3 รอยต่อ P-N ขณะได้รับแรงดัน ไปัสตรง | 7 |
| 2.4 รอยต่อ P-N ขณะได้รับแรงดัน ไปัสย้อนกลับ | 9 |
| 2.5 ลักษณะความสัมพันธ์ระหว่างกระแสและแรงดันของ รอยต่อ P-N | 9 |
| 2.6 พารามิเตอร์ของเซลล์แสงอาทิตย์แบบรอยต่อ P-N | 12 |
| 2.7 โครงสร้างของเซลล์แสงอาทิตย์แบบรอยต่อ P-N | 14 |
| 2.8 ผลของความต้านทานอนุกรม และความต้านทานขนาน ของเซลล์แสงอาทิตย์ | 16 |
| 2.9 ผลของความเข้มแสงที่มีต่อเซลล์แสงอาทิตย์ | 18 |
| 2.10 ผลของอุณหภูมิที่มีต่อเซลล์แสงอาทิตย์ | 18 |
| 3. แบตเตอรี่ และอินเวอร์เตอร์ | 20 |
| 3.1 แบตเตอรี่ | 20 |
| 3.2 อินเวอร์เตอร์ | 22 |
| 4. การออกแบบ และการทดสอบ | 24 |
| 4.1 ภาคอินเวอร์เตอร์ | 24 |
| 4.2 ภาค Comparator | 28 |
| 4.3 ภาคควบคุมการอัดประจุของแบตเตอรี่ | 29 |
| 5. ผลการทดลอง และสรุป | 31 |
| 5.1 การทำงานของภาคกำเนิดสัญญาณ | 31 |
| 5.2 การทำงานของส่วนหารสัญญาณ และกลับเฟส | 31 |
| 5.3 การทำงานของ NOR gate | 31 |

| | | |
|-----|---|----|
| 5.4 | การทำงานในลักษณะสวีตชิงของทรานซิสเตอร์ BD 682 | 31 |
| 5.5 | ภาคเอาต์พุต | 32 |
| 5.6 | การทำงานของ CA 3130 | 32 |

เอกสารอ้างอิง

ภาคผนวก

สารบัญรูป

| รูปที่ | หน้าที่ |
|--|---------|
| 1.1 แสดง block diagram ที่สมบูรณ์ของระบบสะสมพลังงานไฟฟ้าจากเซลล์แสงอาทิตย์ | 1 |
| 1.2 แสดงสภาวะการใช้เซลล์แสงอาทิตย์ | 2 |
| 1.3 แสดงสภาวะไม่ใช้เซลล์แสงอาทิตย์ | 2 |
| 2.1 ก) แสดงโครงสร้างอย่างง่ายของเซลล์แสงอาทิตย์ | 3 |
| ข) แสดงภาพตัดขวางของเซลล์แสงอาทิตย์ | 3 |
| 2.2 แสดงคุณสมบัติทางไฟฟ้าที่เกิดขึ้นบริเวณรอยต่อ P-N | 4 |
| 2.3 แสดงรอยสัมผัสของสารชนิดพีและเอ็นด้วยแถบพลังงาน | 6 |
| 2.4 แสดงค่าประจุไฟฟ้าที่บริเวณรอยต่อ P-N | 7 |
| 2.5 แสดงรอยต่อ P-N ที่ได้รับแรงดันไบอัสตรง | 7 |
| 2.6 แสดงลักษณะโครงสร้างแถบพลังงานของรอยต่อ P-N ขณะได้รับแรงดันไบอัสตรง | 8 |
| 2.7 แสดงรอยต่อ P-N ซึ่งได้รับแรงดันไบอัสย้อนกลับ | 8 |
| 2.8 แสดงลักษณะโครงสร้างแถบพลังงานของรอยต่อ P-N ขณะได้รับแรงดันไบอัสย้อนกลับ | 9 |
| 2.9 แสดงลักษณะความสัมพันธ์ระหว่างกระแสและแรงดันของรอยต่อ P-N | 10 |
| 2.10 แสดงการเกิดกระแสของอิเล็กตรอนและโฮลเนื่องจากแสง | 11 |
| 2.11 แสดงการเกิดกระแสไฟฟ้าในเซลล์แสงอาทิตย์ขณะที่เซลล์ได้รับแสง | 11 |
| 2.12 แสดงลักษณะความสัมพันธ์ระหว่างกระแสและแรงดันของรอยต่อ P-N ขณะที่ได้รับแสงและไม่ได้รับแสง | 12 |
| 2.13 แสดงคุณสมบัติของเซลล์แสงอาทิตย์และพารามิเตอร์ที่สำคัญ | 13 |
| 2.14 แสดงโครงสร้างภายในของเซลล์แสงอาทิตย์แบบซิลิกอน | 15 |
| 2.15 แสดงลักษณะวงจรสมมูลย์ของเซลล์แสงอาทิตย์แบบรอยต่อ P-N | 16 |

| | |
|--|----|
| 2.16 ก) แสดงผลของความต้านทานอนุกรม | 17 |
| ข) ผลของความต้านทานขนาน | 17 |
| 2.17 แสดงการลดลงของพลังงานขณะที่ความต้านทานอนุกรมเพิ่มขึ้น | 17 |
| 2.18 แสดงผลของความเข้มแสงที่มีต่อคุณสมบัติของเซลล์แสงอาทิตย์ | 18 |
| 2.19 แสดงผลของอุณหภูมิที่มีต่อพารามิเตอร์ต่างๆของเซลล์แสงอาทิตย์ | 19 |
| 3.1 แสดง โครงสร้างของแบตเตอรี่แบบ Lead-acid | 20 |
| 3.2 แสดงปฏิกิริยาทางเคมีของแบตเตอรี่แบบ Lead-acid | 21 |
| 3.3 ก) แสดง PWM control circuit | 23 |
| ข) แสดง Timing diagram | 23 |
| 4.1 แสดงสัญญาณ ณ จุดต่างๆของการควบคุมการปรับความกว้างพัลส์ เฮิร์ตซ์ | 25 |
| 4.2 แสดงวงจรควบคุมความกว้างของพัลส์เฮิร์ตซ์ | 25 |
| 4.3 แสดงวงจรกรองสัญญาณ | 26 |
| 4.4 แสดงวงจรขั้วเกจ | 26 |
| 4.5 แสดงวงจรภาคกำลัง | 27 |
| 4.6 แสดงวงจรจ่ายไฟเลี้ยง | 27 |
| 4.8 แสดงวงจรภาค comparator | 28 |
| 4.9 แสดงวงจรเปรียบเทียบแรงดันจากแบตเตอรี่ | 29 |
| 4.10 แสดงวงจร latch | 30 |
| 4.11 แสดงวงจรควบคุมการชาร์จแบตเตอรี่ | 30 |

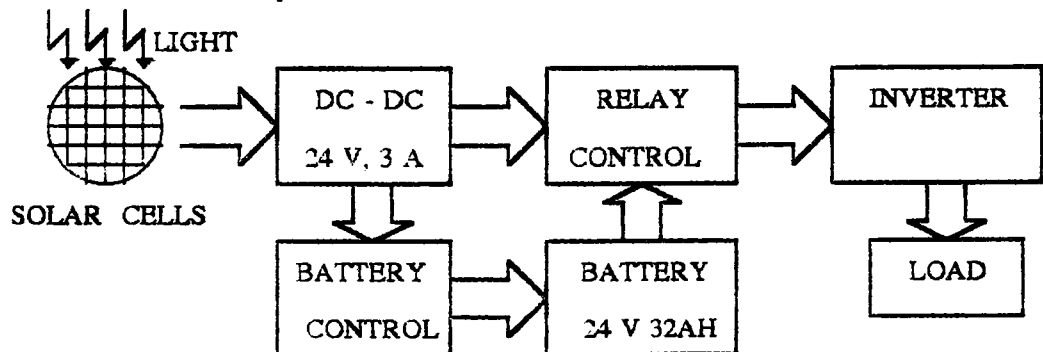
บทที่ 1

บทนำ (Introduction)

ในปัจจุบันพลังงานแสงอาทิตย์เข้ามามีบทบาทในฐานะของการเป็นพลังงานทดแทนพลังงานไฟฟ้าเป็นอย่างมาก เพราะพลังงานแสงอาทิตย์มีอยู่ตามธรรมชาติอยู่แล้วหาได้ง่ายและต้นทุนการผลิตต่ำ และในการใช้งานสำหรับพื้นที่ที่จำเป็นต้องใช้ไฟฟ้าแต่ไม่สามารถหาไฟฟ้าใช้ได้ จึงเหมาะเป็นอย่างยิ่งที่จะใช้พลังงานแสงใช้ไฟฟ้าทั่วไปได้ โครงการนี้จึงได้คิดที่จะสร้างระบบสะสมพลังงานไฟฟ้าจากเซลล์แสงอาทิตย์ขึ้น โดยได้ทำการสร้างชุดสะสมพลังงาน ,ชุดควบคุมการจ่ายพลังงาน และอินเวอร์เตอร์สำหรับใช้กับเซลล์แสงอาทิตย์ (Solar Inverter) เพื่อผลิตไฟฟ้ากระแสสลับ 220V 50 Hz จากพลังงานที่ได้จากเซลล์แสงอาทิตย์โดยการใช้แผง Solar cells เป็นอุปกรณ์รับแสงจากดวงอาทิตย์แล้วแปลงมาเป็นไฟฟ้ากระแสตรงขนาด 24 V ผ่านอินเวอร์เตอร์เพื่อทำการแปลงให้เป็นไฟฟ้ากระแสสลับขนาด 220 V 50 Hz ต่อไป โดยที่จะมีแบตเตอรี่เป็นอุปกรณ์ Back up เพื่อเก็บสะสมพลังงานที่ได้ไว้ใช้ในเวลากลางคืนหรือในเวลาที่ไม่มีแสงอาทิตย์ (แหล่งจ่ายพลังงานสำรอง) พร้อมทั้งได้ สร้างชุดควบคุมการสะสมพลังงานไฟฟ้า และการควบคุมการจ่ายพลังงานแก่อินเวอร์เตอร์ โดยในภาคอินเวอร์เตอร์ได้ใช้เทคนิคแบบ (Pulse Width Modulation) PWM เพื่อลดการสูญเสียพลังงานลงอีกขั้นตอนนี้

1. คุณสมบัติและโครงสร้างของระบบสะสมพลังงานไฟฟ้าจากเซลล์แสงอาทิตย์

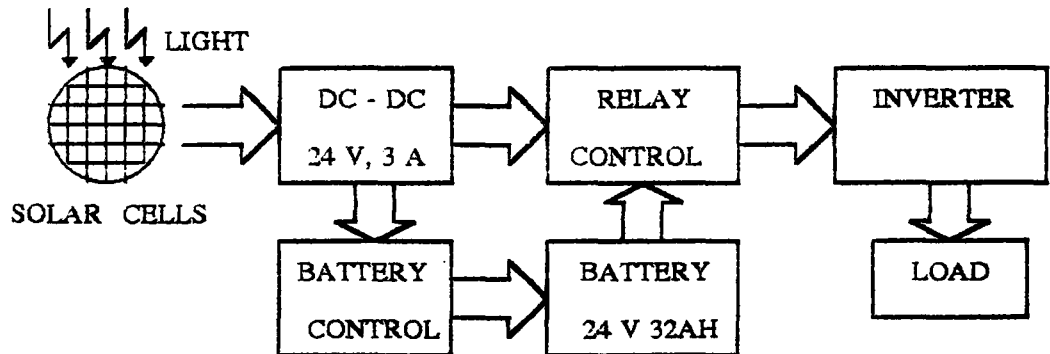
ระบบสะสมพลังงานไฟฟ้าจากเซลล์แสงอาทิตย์ชุดนี้สามารถใช้ได้กับเครื่องใช้ไฟฟ้าที่ใช้กำลังไม่เกิน 300 วัตต์ โดยหลักการทำงานของระบบแล้วสามารถอธิบายแสดงเป็น Block diagram ได้ดังรูปที่ 1.1



รูปที่ 1.1 แสดง Block diagram ที่สมบูรณ์ของระบบสะสมพลังงานไฟฟ้าจากเซลล์แสงอาทิตย์

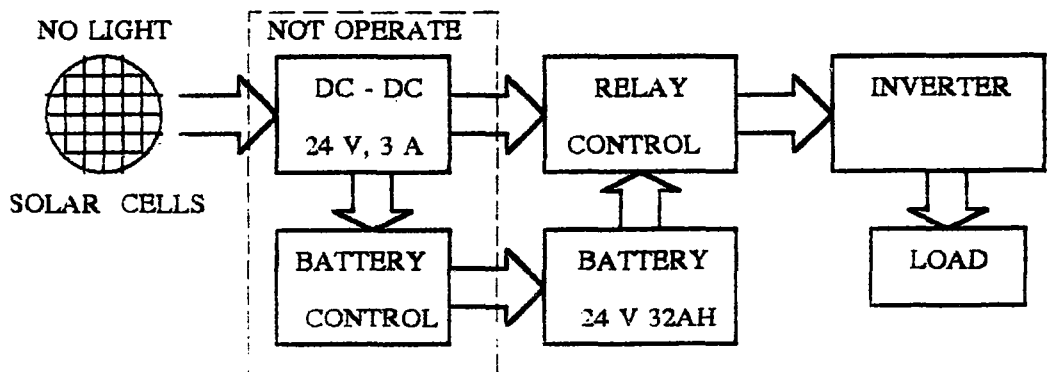
ในสภาวะการทำงานปกติ ระบบสะสมพลังงานนี้ จะมีการทำงานเป็น 2 สภาวะ ดังต่อไปนี้

1) สภาวะใช้เซลล์แสงอาทิตย์ (Solar-on mode) จะเป็นสภาวะที่จะใช้พลังงานจากเซลล์แสงอาทิตย์เป็นแหล่งจ่าย พลังงานทำการแปลงให้เป็นสัญญาณทางไฟฟ้า โดยเซลล์แสงอาทิตย์นี้จะต้องต่ออยู่กับวงจรรักษาระดับแรงดัน (Regulator) เพื่อให้มีแรงดันเอาต์พุต 24 V โดยส่วนหนึ่งจะนำไปจ่ายให้แก่ภาคอินเวอร์เตอร์ เพื่อนำไปแปลงเป็นไฟฟ้ากระแสสลับ 220 V 50 Hz และอีกส่วนหนึ่งจะนำไปใช้ในการอัดประจุแบตเตอรี่ เพื่อใช้เป็นแหล่งจ่ายพลังงานสำรอง



รูปที่ 1.2 แสดงสภาวะใช้เซลล์แสงอาทิตย์ (SOLAR - ON MODE)

2) สภาวะไม่ใช้เซลล์แสงอาทิตย์ (Solar-off mode) จะเป็นสภาวะที่ไม่ได้ใช้พลังงานแสงอาทิตย์เป็นพลังงานอินพุต ซึ่งอาจจะเป็นเวลากลางคืน หรือเวลาที่ไม่มีแสงอาทิตย์ ในสภาวะนี้แบตเตอรี่จะเป็นแหล่งจ่ายพลังงานโดยตรงให้กับภาคอินเวอร์เตอร์ แล้วทำการแปลงให้เป็นไฟ AC ส่วนระยะเวลาในการทำงานนั้นจะขึ้นอยู่กับขนาดของแบตเตอรี่ โดยแบตเตอรี่จะจ่ายไฟ DC ไปจนถึงระดับหนึ่งใกล้จะหมด ก็จะหยุดจ่ายไฟ และภาค automatic charger ก็จะมีการอัดประจุ โดยอาศัยไฟ DC จากสภาวะ Solar-on mode ในการอัดประจุ



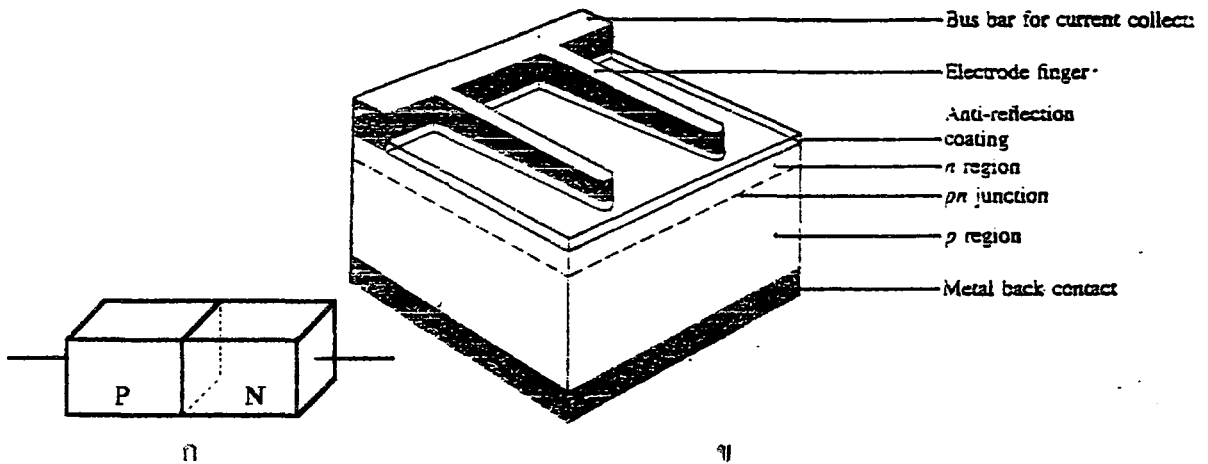
รูปที่ 1.3 แสดงสภาวะไม่ใช้เซลล์แสงอาทิตย์ (SOLAR - OFF MODE)

บทที่ 2

เซลล์แสงอาทิตย์แบบรอยต่อ P-N

2.1 บทนำ

เซลล์แสงอาทิตย์ส่วนใหญ่ซึ่งเป็นที่นิยมใช้กันนั้น มักมีลักษณะโครงสร้างเป็นแบบรอยต่อ P-N คล้ายๆกับโครงสร้างของไดโอดแบบรอยต่อ P-N หากแต่เซลล์แสงอาทิตย์จะมีขนาดใหญ่กว่าไดโอดมากๆ ทั้งนี้ก็เพื่อให้เซลล์แสงอาทิตย์สามารถเปลี่ยนพลังงานแสงมาเป็นพลังงานไฟฟ้าให้มากที่สุดที่จะนำไปใช้งานได้ การสร้างรอยต่อ P-N ในเซลล์แสงอาทิตย์สามารถทำได้ด้วยวิธีการเดียวกันกับการสร้างไดโอดซึ่งมักนิยมใช้วิธีการแพร่สารเจือปน (impurity) ชนิดเอ็นหรือพีเข้าไปในเนื้อของสารกึ่งตัวนำซึ่งเป็นชนิดตรงกันข้าม และจะได้กล่าวถึงคุณสมบัติพื้นฐานของรอยต่อ P-N ทั้งในขณะที่ไม่ได้รับแสงและในขณะที่ได้รับแสง



รูปที่ 2.1 ก) แสดงโครงสร้างอย่างง่าย ๆ ของเซลล์แสงอาทิตย์

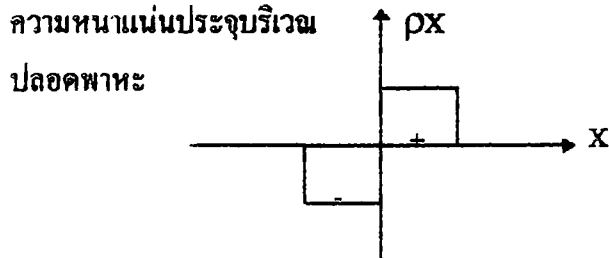
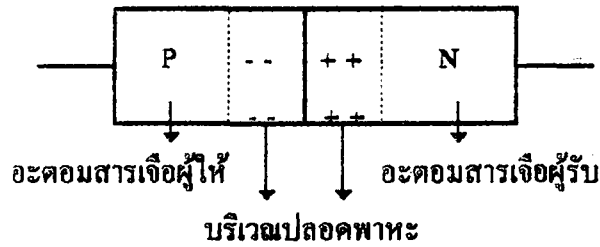
ข) แสดงภาพตัดข้างของเซลล์แสงอาทิตย์ที่ใช้จริง

2.2 ปรากฏการณ์ที่รอยต่อ P-N ในภาวะสมดุล

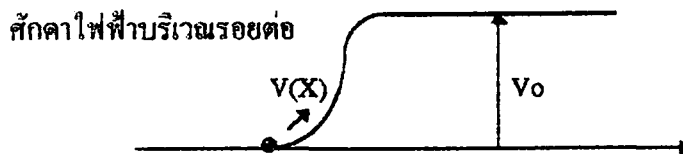
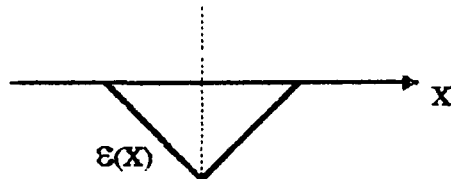
เมื่อรอยต่อ P-N ถูกสร้างขึ้นแล้ว จะเกิดปรากฏการณ์บางอย่างขึ้นที่รอยต่อ P-N และพอสรุปได้ดังนี้คือ เนื่องจากโฮลทางด้านสารกึ่งตัวนำชนิดพีมีความหนาแน่นมากกว่าโฮลทางด้านสารกึ่งตัวนำชนิดเอ็น และอิเล็กตรอนทางด้านสารกึ่งตัวนำชนิดเอ็นมีมากกว่าอิเล็กตรอนทางด้านสารกึ่งตัวนำชนิดพี ดังนั้นด้วยความหนาแน่นของประจุที่แตกต่างกันจึงทำให้เกิดการแพร่ของประจุ จากทางด้านที่มีความหนาแน่นของประจุพาหะมากกว่าไปยังด้านซึ่งมีความหนาแน่นของประจุพาหะน้อยกว่า กล่าวคือ โฮลทางด้านพีในบริเวณใกล้รอยต่อและอิเล็กตรอนทางด้านเอ็นในบริเวณใกล้รอยต่อจะเข้าไปทางด้านพี การแพร่นี้จะกระทำผ่านรอยต่อ P-N และสิ่งที่ตามมาก็คือการรวมตัวกัน (recombination) ระหว่างโฮลและอิเล็กตรอน ผลจากการรวมตัวของพาหะทั้งสองนี้จะทำให้อะตอมของสารเจือปนบริเวณใกล้ ๆ กับรอยต่อ P-N

กลายเป็นไอออน และแสดงอำนาจไฟฟ้าออกมาได้กล่าวคืออะตอมของสารเจือชนิดอื่นทาง
 ด้านอื่นจะสูญเสียอิเล็กตรอน อะตอมนี้จึงแสดงตัวเป็นไอออนบวก และในขณะเดียวกัน
 อะตอมของสารเจือชนิดที่ ทางด้านที่จะสูญเสียโฮลไปจึงทำให้อะตอมนี้แสดงตัวเป็นไอออน
 ลบ เมื่อเป็นเช่นนี้จะทำให้เกิดการสะสมประจุไฟฟ้าขึ้น ณ บริเวณรอยต่อ P - N ดังแสดงใน
 รูป 2.2 โดยที่อำนาจของสนามไฟฟ้านี้จะขัดขวางการแพร่ข้ามรอยต่อของโฮลและอิเล็กตรอน

สนามไฟฟ้าภายใน



สนามไฟฟ้าภายในบริเวณรอยต่อ



รูปที่ 2.2 แสดงคุณสมบัติทางไฟฟ้าที่เกิดขึ้นบริเวณรอยต่อ P-N

ดังนั้นการแพร่ข้ามรอยต่อทั้งสองชนิดจะค่อย ๆ ลดลง จนกระทั่งสนามไฟฟ้าที่เกิดขึ้นมีอำนาจมากพอที่จะยับยั้งไม่ให้ประจุทั้งสองชนิดแพร่ข้ามรอยต่อได้ การแพร่จึงหยุดลง และทุกอย่างก็อยู่ในสภาวะสงบนิ่งซึ่งในขณะนี้เราเรียกว่ารอยต่อนั้นอยู่ในสภาวะสมดุล (equilibrium) นอกจากนี้แล้ว ปรากฏการณ์ดังกล่าวจะทำให้บริเวณภายในรอยต่อนี้ไม่มีประจุพาหะทั้งสองชนิดจะมีแต่อะตอมของสารเจือพีและเอ็น ซึ่งขณะนี้อยู่ในสภาพไอออนลบและไอออนบวก บริเวณดังกล่าวถูกเรียกว่าบริเวณปลอดพาหะ (depletion region) สนามไฟฟ้าที่มีอยู่ในบริเวณนี้จะทำให้เกิดความต่างศักย์ไฟฟ้าขึ้นด้วยจึงคล้ายกับว่าที่บริเวณรอยต่อที่เอ็นในสภาวะสมดุลนี้มีแรงดันไฟฟ้าภายใน (built in voltage) เกิดขึ้นซึ่งแรงดันไฟฟ้านี้เองเป็นกำแพงศักย์ต่อต้านการเคลื่อนที่ข้ามรอยต่อของประจุพาหะ

ลักษณะการกระจายของความหนาแน่นของประจุ สนามไฟฟ้าและความต่างศักย์ไฟฟ้าที่บริเวณรอยต่อแสดงได้ดังรูปที่ 2.2 แรงดันไฟฟ้าที่ตกคร่อมบริเวณรอยต่อหรือที่เรียกว่า “ ศักย์สัมผัส ” (contact potential) แสดงได้ด้วยสมการ 2.1

$$V_0 = kT/q * \ln (N_A N_D / n_i^2) \quad (2.1)$$

ซึ่ง V_0 ศักย์สัมผัส (โวลต์)

k ค่าคงตัวของโบสตันน์มีค่า = 8.62×10^{-5} eV/K

T อุณหภูมิองศาสัมบูรณ์ °K

q ประจุอิเล็กตรอน = 1.6×10^{-19} คูลอมป์

N_A ความหนาแน่นของอะตอมผู้รับ (cm^{-3})

N_D ความหนาแน่นของอะตอมผู้ให้ (cm^{-3})

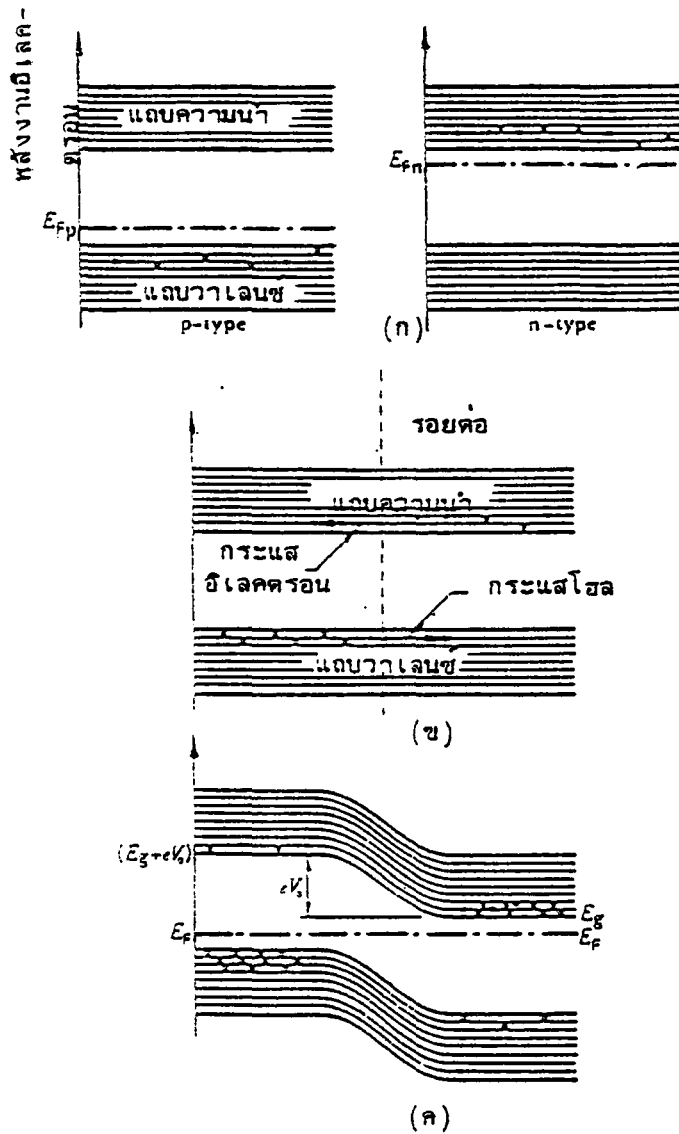
n_i ความหนาแน่นของประจุพาหะในสารกึ่งตัวนำบริสุทธิ์ (cm^{-3})

ในกรณีที่เราพิจารณาลักษณะโครงสร้างแถบพลังงานจะพบว่าขณะที่รอยต่อ P-N เกิดขึ้นเนื่องจากระดับเฟอร์มิซึ่งเป็นระดับพลังงานที่เรานิยามไว้ว่าโอกาสที่จะพบอิเล็กตรอนที่ระดับพลังงานนี้เป็น 1/2 ของสารกึ่งตัวนำชนิดเอ็นและชนิดพีไม่เท่ากันดังนั้นเมื่อรอยต่อ P - N เกิดขึ้นระดับเฟอร์มิในสารทั้งสองจะต้องปรับให้มีระดับเดียวกันขณะที่ระดับเฟอร์มิในสารทั้งสองกำลังปรับให้เท่ากัน จะตรงกับสภาวะที่โฮล และอิเล็กตรอนแพร่ข้ามรอยต่อจนกระทั่งเกิดสนามไฟฟ้าภายในต่อต้านการแพร่ของประจุพาหะ และในที่สุดอิเล็กตรอนและโฮลก็ไม่สามารถแพร่ข้ามรอยต่อได้ ซึ่งเป็นภาวะสมดุลย์ของรอยต่อในขณะนี้เมื่อพิจารณาแถบพลังงานจะพบว่าระดับเฟอร์มิ (fermi level) ของสารทั้งสองชนิดจะมีระดับเดียวกันดังแสดงในรูปที่ 2.3 และในภาวะสมดุลย์ระยะความกว้างของบริเวณปลอดพาหะแสดงได้ดังสมการ 2.2

$$\text{ความกว้างบริเวณปลอดพาหะในภาวะสมดุลย์ } X_m = ((2E V_0 (N_A + N_D)) / (N_A N_D q))^{1/2} \text{ cm} \quad (2.2)$$

โดยที่ E : permittivity ของสารกึ่งตัวนำ

V_0 : ศักย์สัมผัส

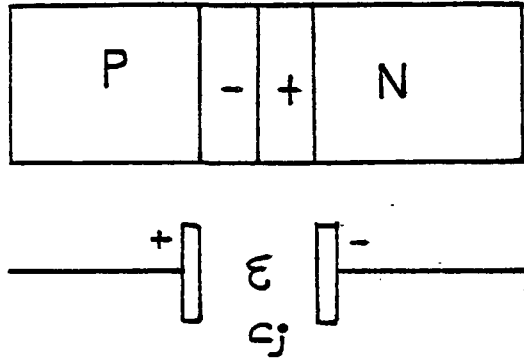


รูป 2.3 แสดงรอยสัมผัสของสารชนิดพีและเอ็นด้วยแถบพลังงาน
 ก.ก่อนสัมผัส ข. ขณะสัมผัส ค.ภาวะสมดุลหลังสัมผัสแล้ว

และนอกจากนี้ยังพบว่าที่บริเวณรอยต่อยังคงคล้ายกับ โครงสร้างของตัวเก็บประจุไฟฟ้า
 ค่าความหนาแน่นของประจุไฟฟ้าที่รอยต่อแสดงได้โดยสมการ 2.3

$$C_j = (E \cdot q \cdot N_A \cdot N_D / 2(N_A + N_D) V_b)^{1/2} \quad \text{F/m}^2 \quad (2.3)$$

โดยที่ C_j : ค่าความจุไฟฟ้าที่รอยต่อ F/m^2

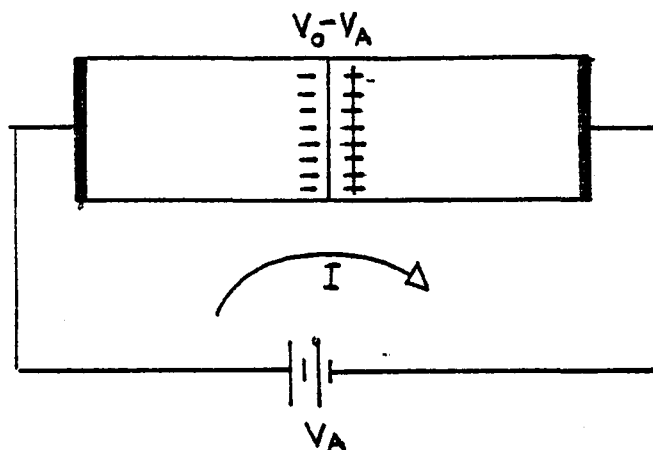


รูปที่ 2.4 แสดงค่าความจุไฟฟ้าที่บริเวณรอยต่อพี-เอ็น

2.3 รอยต่อพี-เอ็นขณะได้รับแรงดันไบอัสตรง

ในกรณีรอยต่อพี-เอ็นได้รับแรงดันไบอัสตรง กล่าวคือทางด้านทีจะมีศักย์เป็นบวกเมื่อเทียบกับด้านเอ็นดังแสดงในรูปที่ 2.5 แรงดันไบอัสจากภายนอกค่า V_A จะไปปรากฏที่รอยต่อพีเอ็นและอยู่ในลักษณะที่หักล้างกับแรงดันไฟฟ้าภายในที่บริเวณรอยต่อ นั่นคือกำแพงศักย์ที่รอยต่อจะลดลงจึงมีผลทำให้โฮลจากด้านพีและอิเล็กตรอนจากด้านเอ็นถูกฉีด (injection) เข้ารอยต่อพีเอ็นได้ปริมาณของ โฮลและอิเล็กตรอนที่ถูกฉีดเข้ารอยต่อนี้จะเปลี่ยนแปลงกับแรงดันไบอัสในลักษณะของ Exponential Function จากการฉีดของโฮลและอิเล็กตรอนเข้ารอยต่อพี-เอ็นนี้เองจะทำให้เกิดกระแสไหลในวงจร ซึ่งแสดงได้ด้วยสมการ (2.4)

$$I = I_0 (e^{qV_A/kT} - 1) \quad (2.4)$$

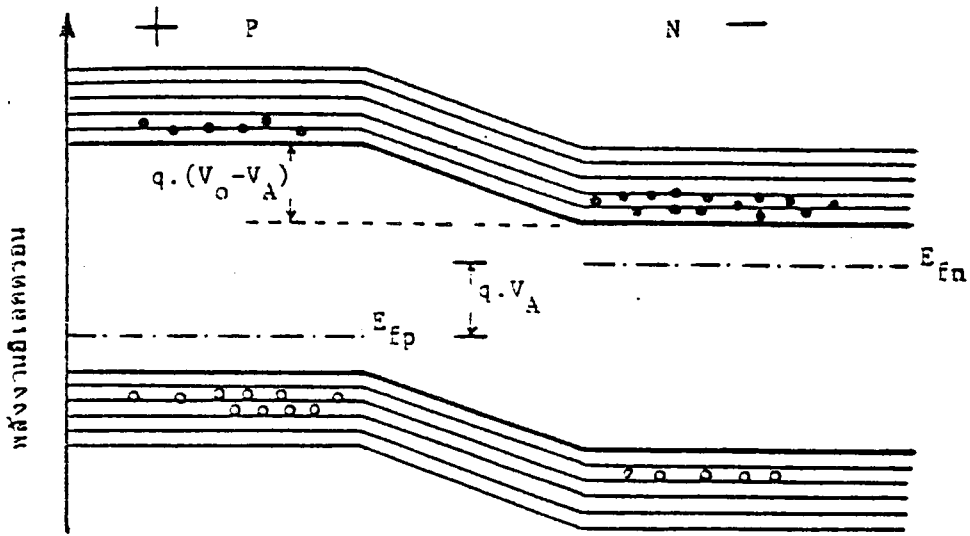


รูป 2.5 แสดงรอยต่อพี-เอ็นซึ่งได้รับแรงดันไบอัสตรง

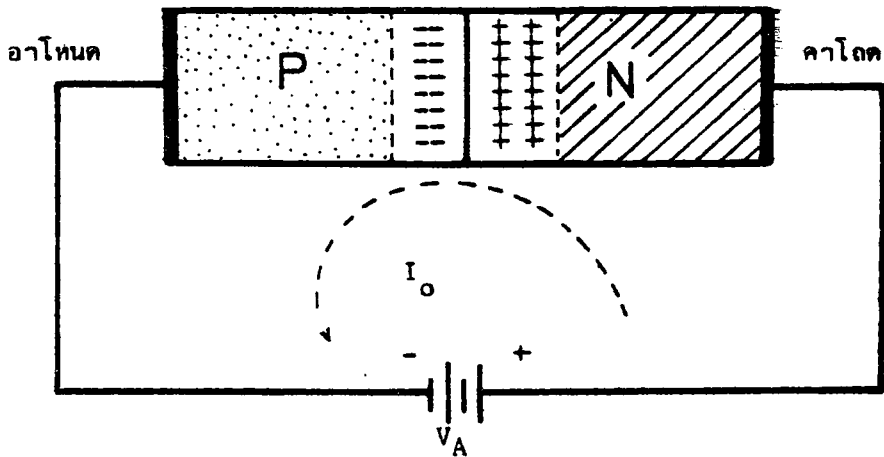
$$I_o = A((qD_p n_1^2 / L_p N_A) + (qD_n n_1^2 / L_n N_D)) \quad (2.5)$$

- โดยที่ I : กระแสที่ไหลผ่านรอยต่อพี-เอ็น
 I_o : กระแสอิ่มตัวย้อนกลับ
 V_A : แรงดันไบอัสที่ให้
 A : พื้นที่ของรอยต่อพี-เอ็น
 D_c D_n : สัมประสิทธิ์การแพร่ของอิเล็กตรอนและโฮล
 L_c L_n : ระยะการแพร่ของอิเล็กตรอนและโฮล

ในขณะที่รอยต่อได้รับแรงดันไบอัสตรง (Forward Bias) แสดงได้ดังรูปที่ 2.6 ซึ่งจะเห็นว่าระดับเฟอร์มี (EF) ของด้านพีและเอ็นจะไม่เท่ากันและกำแพงศักย์จะลดลงดังนั้นจึงทำให้มีการฉีดของอิเล็กตรอนและโฮลข้ามรอยต่อ และเป็นผลให้เกิดกระแสไหลในวงจร



รูป 2.6 แสดงลักษณะโครงสร้างแถบพลังงานของรอยต่อพีเอ็นขณะได้รับแรงดันไบอัสตรง $V_o + V_A$



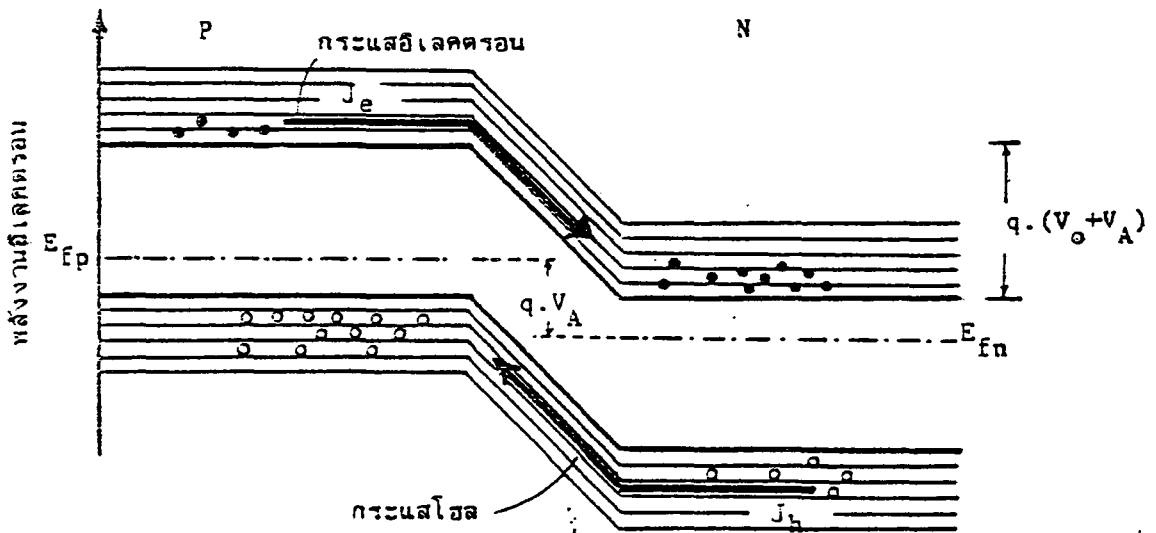
รูป 2.7 แสดงรอยต่อพี-เอ็นซึ่งได้รับแรงดันไบอัสย้อนกลับ

2.4 รอยต่อพี-เอ็นขณะได้รับแรงดันไบอัสย้อนกลับ

ในขณะที่รอยต่อพี-เอ็นขณะได้รับแรงดันไบอัสคงแสดงในรูปที่ 2.7 ทางด้านพีจะมีศักย์เป็นลบเมื่อเทียบกับทางด้านเอ็น ดังนั้นเมื่อให้รอยต่อพี-เอ็นแรงดันไบอัสย้อนกลับนี้แก่รอยต่อมีค่า V_A โวลต์แล้ว จะพบว่าแรงดันไบอัสดังกล่าวจะไปช่วยเสริมกับแรงดันภายในซึ่งปรากฏที่บริเวณรอยต่อ V_0 ดังนั้นจึงทำให้กำแพงศักย์ที่บริเวณรอยต่อมีขนาดเพิ่มขึ้น อิเล็กตรอนจากด้านเอ็น และโฮลจากด้านพีจึงไม่สามารถข้ามรอยต่อไปได้ รอยต่อพี-เอ็นจึงมีลักษณะคล้ายฉนวนไม่ยอมให้กระแสส่วนมากไหลได้ อย่างไรก็ตามจะพบว่าขณะนี้โฮลทางด้านเอ็น และอิเล็กตรอนทางด้านพีซึ่งมีจำนวนน้อยสามารถเคลื่อนที่ข้ามรอยต่อได้ ดังนั้นจึงปรากฏมีกระแสจำนวนน้อยไหลข้ามรอยต่อในทิศทางที่ตรงกันข้ามกับกระแสส่วนมากที่ไหลผ่านรอยต่อ เมื่อได้รับแรงดันไบอัสตรง ปริมาณของกระแสที่ไหลในขณะที่รอยต่อพี-เอ็นได้รับแรงดันไบอัสย้อนกลับจะมีค่าน้อยมากและมีค่าคงที่ค่าหนึ่ง ซึ่งอาจพิจารณาได้จากสมการ 2.4 เมื่อแทนค่า V_A ด้วย $-V_A$ ดังนั้นในขณะที่ได้รับแรงดันไบอัสย้อนกลับ

$$I = -I_0 \tag{2.6}$$

ลักษณะของแถบพลังงานในขณะนี้แสดงได้ดังรูปที่ 2.8 ซึ่งจะเห็นได้ชัดว่ากระแสที่ไหลผ่านรอยต่อในขณะนี้จะมีทิศทางที่ตรงกันข้ามกับกระแสส่วนมากที่ไหลผ่านรอยต่อเมื่อได้รับแรงดันไบอัสตรง ปริมาณกระแสจะมีค่าน้อยมาก และมีค่าคงที่ที่อุณหภูมิหนึ่งๆ



รูปที่ 2.8 แสดงลักษณะโครงสร้างแถบพลังงานของรอยต่อพี-เอ็นขณะได้รับแรงดันไบอัสย้อนกลับ

2.5 ลักษณะความสัมพันธ์ระหว่างกระแสและแรงดันของรอยต่อพี-เอ็น

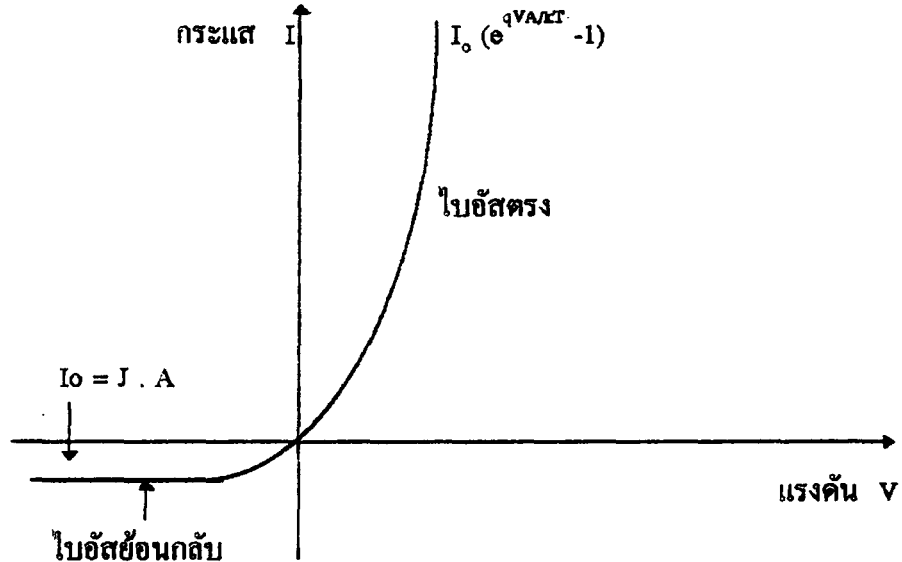
1) ในภาวะที่รอยต่อพี-เอ็นไม่ได้รับแสง

ดังที่กล่าวมาแล้วในตอนที่ 2.3 และ 2.4 เมื่อยรอยต่อพี-เอ็นได้รับแรงดันไบอัสตรง จะทำให้เกิดมีกระแสไหลผ่านรอยต่อพี-เอ็นเป็นจำนวนมาก และกระแสนี้จะเปลี่ยนแปลงอย่าง

เอ็กซ์โปเนนเชียลกับแรงดัน และในขณะที่ให้แรงดันไบอัสย้อนกลับจะมีกระแสจำนวนน้อยไหลย้อนกลับผ่านรอยต่อพี-เอ็น ดังนั้นความสัมพันธ์ของกระแสแรงดันสามารถนำมาเขียนเป็นกราฟได้ดังรูป 3.8 ซึ่งกราฟนี้ได้มาจากสมการ 2.4

ลักษณะกราฟดังแสดงในรูป 2.9 แสดงให้เห็นคุณสมบัติในการเรกติไฟร์ของรอยต่อพี-เอ็น ดังอาจเขียนได้ว่า

$$\text{กรณีรอยต่อพี-เอ็นไม่ได้รับแสง (dark) } I = I_0 (e^{qVA/KT} - 1) \quad (2.7)$$



รูปที่ 2.9 แสดงลักษณะความสัมพันธ์ระหว่างกระแสและแรงดันของรอยต่อพี-เอ็น

2) ในกรณีที่รอยต่อพี-เอ็นได้รับแสง (illumination)

ในขณะที่รอยต่อพี-เอ็นได้รับแสง (illumination) เราพิจารณากันว่าในลำแสงประกอบไปด้วยกลุ่มของโฟตอน (Photon) ซึ่งมีพลังงานค่าหนึ่งดังแสดงในสมการ 2.8

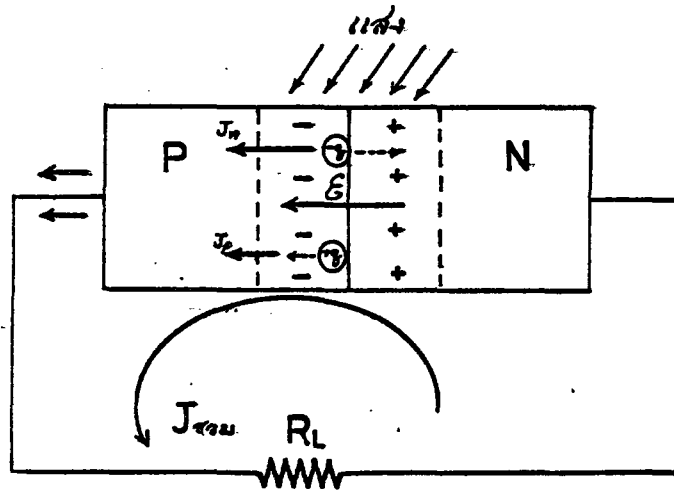
$$E_{\text{photon}} = h \quad (2.8)$$

พลังงานของโฟตอน

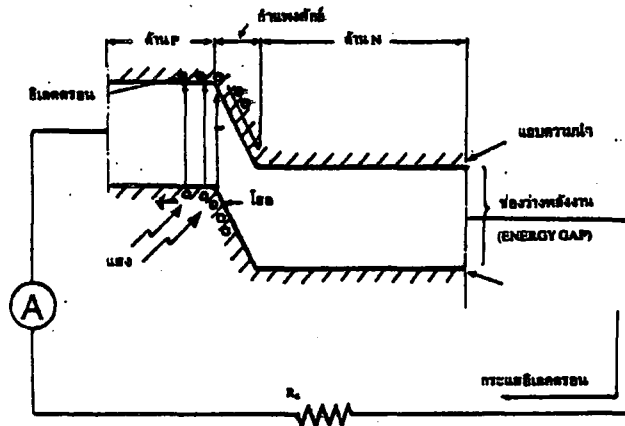
$$\text{ค่าคงตัวของแพลงค์} = 6.624 \cdot 10^{-34} \text{ joule-sec}$$

ค่าความถี่ของคลื่นแสง

เมื่อแสงตกกระทบบรอยต่อพี-เอ็นซึ่งเป็นเนื้อของสารกึ่งตัวนำ โฟตอนจะถ่ายเทพลังงานให้อิเล็กตรอน ซึ่งอยู่ในแถบวาเลนซ์สามารถออกไปเป็นอิเล็กตรอนอิสระ (free electron) อยู่ในแถบความนำ (conduction band) ได้และทิ้งให้เกิดโฮลซึ่งเป็นพาหะชนิดบวกไว้ที่แถบวาเลนซ์ ประจุพาหะคู่อิเล็กตรอน-โฮลอิสระที่เกิดขึ้นใหม่นี้เป็นผลมาจากการกระตุ้นสารกึ่งตัวนำด้วยแสง คู่อิเล็กตรอน-โฮลที่เกิดขึ้นบริเวณรอยต่อหรือใกล้ๆรอยต่อ จะถูกอิทธิพลจากสนามไฟฟ้าภายใน ทำให้เคลื่อนที่ข้ามรอยต่อโดยที่โฮลจะเคลื่อนที่ไปทางด้านพี และอิเล็กตรอนจะเคลื่อนที่ไปทางด้านเอ็นเกิดกระแสไฟฟ้าซึ่งไหลในทิศตรงกันข้ามกับกระแสในขณะที่รอยต่อได้รับการไบอัสตรง ดังแสดงในรูปที่ 2.10



รูปที่ 2.10 แสดงการเกิดกระแสของอิเล็กตรอนและโฮลเนื่องจากแสง



รูปที่ 2.11 แสดงการเกิดกระแสไฟฟ้าในเซลล์แสงอาทิตย์ขณะที่เซลล์ได้รับแสง

กระแสไฟฟ้าที่เกิดขึ้นดังกล่าวนี้ถูกเรียกว่ากระแสแสง (Photo current) I_p ลักษณะแถบพลังงานของรอยต่อพี-เอ็นขณะได้รับแสง แสดงได้ในรูปที่ 2.11

กรณีรอยต่อได้รับแสง(illumination) $I = I_0 (e^{qV_A/kT} - 1) - I_p$ (2.8)

โดยที่ I_p : กระแสแสง (Photo current)

และกระแสแสง (Photo current)สามารถแสดงได้ดังสมการที่ 2.9

$$I_p = gA g_{op} (L_p + L_n) \tag{2.9}$$

q : ประจุของอิเล็กตรอน

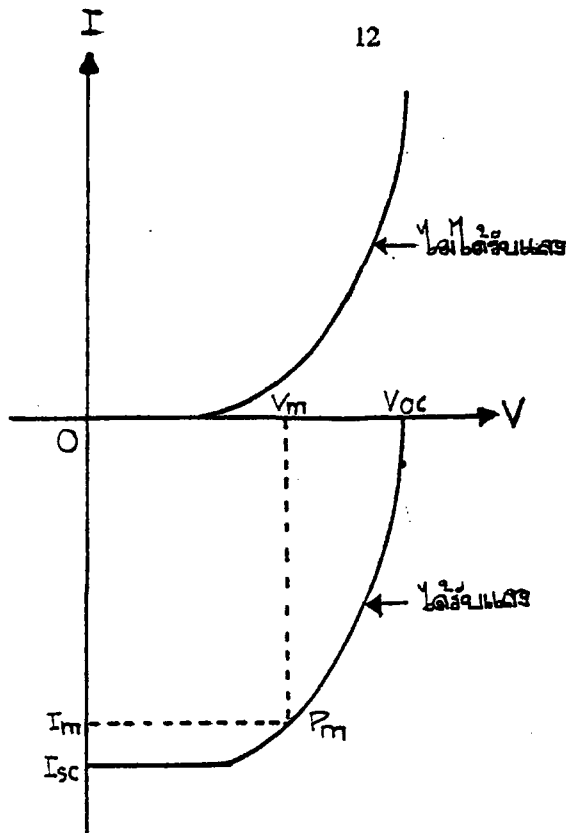
A : พื้นที่ของรอยต่อพี-เอ็นที่ถูกแสง

g_{op} : อัตราการเกิดประจุพาหะคู่อิเล็กตรอน-โฮลเนื่องจากแสง (Optical Generation rate)

$L_p L_n$: ระยะการแพร่ของอิเล็กตรอนโฮลตามลำดับ

ดังนั้นคุณสมบัติของรอยต่อพี-เอ็นขณะได้รับแสงและไม่ได้รับแสงสามารถเปรียบเทียบได้ดังรูปที่ 2.12

ได้ดังรูปที่ 2.12



รูปที่ 2.12 แสดงลักษณะความสัมพันธ์ระหว่างกระแสและแรงดัน
ของรอยต่อพี-เอ็นขณะที่ได้รับแสงและไม่ได้รับแสง

2.6 ทวามมีเตอร์ของเซลล์แสงอาทิตย์แบบรอยต่อพี-เอ็น

เนื่องจากเซลล์แสงอาทิตย์ชนิดนี้มีลักษณะโครงสร้างแบบรอยต่อพี-เอ็น ดังนั้นคุณสมบัติทางไฟฟ้าจึงเหมือนกับคุณสมบัติของรอยต่อพี-เอ็นทุกประการ และโดยที่เซลล์แสงอาทิตย์ถูกนำไปใช้เป็นการเปลี่ยนพลังงานแสงเป็นพลังงานไฟฟ้าคือเป็นแหล่งจ่ายพลังงานซึ่งต้องให้ทั้งแรงดันไฟฟ้าและกระแสไฟฟ้าออกมาจากตัวเซลล์

ในขณะที่เซลล์แสงอาทิตย์ถูกลัดวงจร เมื่อเซลล์ได้รับแสง จะทำให้เกิดกระแสเนื่องจากแสงไหลออกมาจากเซลล์ผ่านวงจรในภาวะนี้กระแสจะมีค่าสูงสุดและถูกเรียกว่า "กระแสลัดวงจร" (Short circuit current) I_{sc}

ค่าของกระแสลัดวงจรนี้หาได้จากสมการที่ 1.8 เมื่อกำหนดให้

ขณะลัดวงจร $V_A = 0$ ดังนั้นสมการ 2.8 เขียนใหม่ได้ว่า

$$I = -I_p = I_{sc} \quad (2.10)$$

ในขณะที่เซลล์ถูกเปิดวงจร (open circuit)

และที่รอยต่อได้รับแสงจะพบว่ากระแสที่ไหลในวงจรจะเป็นศูนย์ เนื่องจากวงจรถูกเปิด แรงดันที่ปรากฏคร่อมรอยต่อพี-เอ็นขณะนี้ถูกเรียกว่า "แรงดันวงจรเปิด (open circuit current)

V_{oc} ค่า V_{oc} ของ นี้หาได้โดยพิจารณาว่า

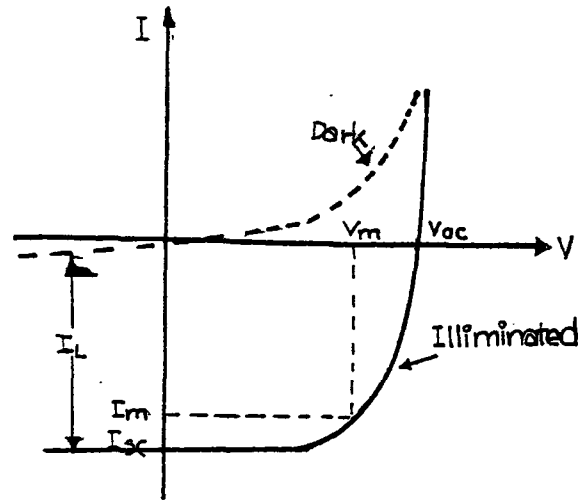
เมื่อเซลล์ถูกเปิดวงจร $I=0$ สมการ 2.8 เขียนใหม่ได้ว่า

$$0 = I_0 (e^{qV_A/kT} - 1) - I_p$$

ดังนั้น $V_A = V_{oc} = kT/q (\ln I_p/I_0 + 1)$

หรือ $V_A = kt/q (\ln I_{sc}/I_0 + 1)$ (2.11)

ค่าของ I_{sc} และ V_{oc} แสดงไว้ในกราฟคุณสมบัติของเซลล์แสงอาทิตย์ ดังแสดงในรูปที่ 2.13



รูปที่ 2.13 แสดงคุณสมบัติของเซลล์แสงอาทิตย์และพารามิเตอร์ที่สำคัญ

กระแสนี้เนื่องจากแสงที่เกิดขึ้นจะมีขนาดมากหรือน้อยขึ้นอยู่กับพารามิเตอร์ต่างๆ ดังนี้คือ ขนาดของพื้นที่บริเวณรอยต่อพี-เอ็นซึ่งได้รับแสง, สัมประสิทธิ์ในการดูดกลืนแสงเพื่อเกิดประจุพาหะคู่อิเล็กตรอน-โฮล, ระยะเวลาพักของรอยต่อพี-เอ็น, ขนาดความกว้างของบริเวณปลอดพาหะ, ค่าความคล่องตัวของประจุพาหะในเนื้อสารกึ่งตัวนำ, ค่าความเร็วในการรวมตัวของประจุพาหะที่ผิว และค่าความต้านทานอนุกรมของเซลล์ โดยทั่วไปกระแสลัดวงจรในเซลล์แสงอาทิตย์แบบรอยต่อพี-เอ็นของซิลิกอนจะมีค่าประมาณ $35-40 \text{ mA/cm}^2$ และในกรณีของแกเลียมอาเซนไนด์ค่า จะอยู่ในราว 20 mA/cm^2 โดยวัดที่ Air mass 0 (AMO)

ค่าของแรงดันวงจรเปิด (open circuit current) V_{oc} จะมีค่ามากหรือน้อยขึ้นอยู่กับขนาดของช่องว่างพลังงาน (Energy gap) ของสารกึ่งตัวนำที่ใช้ทำเป็นเซลล์อย่างไรก็คือค่า แรงดันวงจรเปิด V_{oc} นี้จะมีขนาดจำกัด คือสูงสุดไม่เกินค่าของความกว้างของช่องว่างพลังงานและค่าปกติของ V_{oc} ในเซลล์แสงอาทิตย์แบบซิลิกอนมีค่าประมาณ 0.5-0.6 โวลต์ และกรณีของแกเลียมอาเซนไนด์ V_{oc} จะมีค่าราว 0.9 โวลต์

อย่างไรก็ดีขณะที่นำเซลล์ไปใช้งาน เซลล์จะไม่อยู่ในภาวะลัดวงจรหรือเปิดวงจร ทั้งนี้เนื่องจากเซลล์จะต้องถูกต่อเข้ากับโหลดซึ่งมีค่าความต้านทานค่าหนึ่ง ดังนั้นแรงดันและกระแสที่เซลล์จ่ายออกมาให้แก่โหลดจะมีค่าน้อยกว่า และ โหลดซึ่งนำมาต่อเมื่อมีค่าความต้านทานที่เหมาะสมค่าหนึ่ง จะทำให้ผลคูณของแรงดันและกระแสที่เซลล์จ่ายออกมามีค่าสูงสุด หรือที่เรียกว่า "ค่ากำลังงานสูงสุด" (maximum power) ที่เซลล์จ่ายให้กับโหลดได้ P_m ค่าของกระแสและแรงดันที่ทำให้เกิดกำลังไฟฟ้าสูงสุด I_m และ V_m ตามลำดับ

$$\text{นั่นคือ } P_m = I_m V_m \quad (2.12)$$

และค่าความต้านทานของโหลดที่เหมาะสมหาได้โดยสมการ 2.13

$$R_{load} = V_m / I_m \quad (2.13)$$

ค่าของ $P_m V_m$ และ I_m บนกราฟคุณสมบัติของเซลล์แสงอาทิตย์แสดงได้ดังรูปที่ 2.13

คุณสมบัติอีกอย่างหนึ่งของเซลล์แสงอาทิตย์คือค่าฟิลแฟคเตอร์ (Fill factor) FF ค่านี้ถูกนิยามว่าเป็นอัตราส่วนระหว่างค่าพลังงานสูงสุดที่เซลล์จ่ายให้แก่โหลดได้จริงกับค่าพลังงานสูงสุดทางอุดมคติที่เซลล์จ่ายได้นั้นคือ

$$F.F = P_m/P_o = (I_m V_m)/(I_{sc} V_{oc}) \quad (2.14)$$

ค่าของฟิลแฟคเตอร์นี้จะไม่เกิน 1 ถ้ามีค่าเข้าใกล้ 1 แสดงว่าเซลล์สามารถจ่ายพลังงานไฟฟ้าออกมาได้ใกล้เคียงกับเซลล์ในทางอุดมคติได้ โดยทั่วไปจะมีค่าประมาณ 0.6-0.8

นอกจากนี้คุณสมบัติประการสำคัญยิ่งของเซลล์แสงอาทิตย์ก็คือ ค่าประสิทธิภาพของการเปลี่ยนพลังงาน (energy conversion efficiency) ประสิทธิภาพของเซลล์ถูกนิยามว่าเป็นอัตราส่วนระหว่างพลังงานสูงสุดที่ได้จากเซลล์กับพลังงานแสงที่ตกกระทบบนเซลล์

$$\begin{aligned} \eta &= (\text{พลังงานไฟฟ้าสูงสุดที่ได้จากเซลล์})/(\text{พลังงานแสงที่เซลล์ได้รับ}) * 100 \% \\ &= I_m V_m / P_m * 100\% \end{aligned}$$

$$\text{หรือ } \eta = (F.F * I_{sc} V_{oc}) / P_m * 100\% \quad (2.15)$$

โดยที่ P_m คือพลังงานรวมของแสงที่ตกกระทบบนเซลล์

ในปัจจุบันนี้เซลล์แสงอาทิตย์แบบรอยต่อพี-เอ็นของผลึกซิลิคอนที่ใช้งานทั่วไปจะมีประสิทธิภาพในการเปลี่ยนพลังงานในช่วง 12-14 %

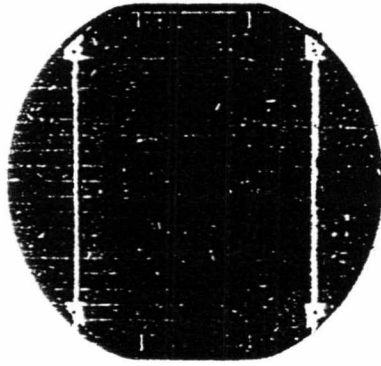
เซลล์แสงอาทิตย์ที่ดีควรมีค่าพารามิเตอร์ต่างๆ เช่น I_{sc} , V_{oc} , P_m , F.F และ ซึ่งมีค่าสูงๆ ใดๆ ก็ดีค่าพารามิเตอร์ต่างๆ เหล่านี้ถูกจำกัดด้วยแฟคเตอร์อื่นๆ มากมาย ซึ่งบางแฟคเตอร์ก็ไม่สามารถเปลี่ยนแปลงได้บางแฟคเตอร์ก็สามารถปรับปรุงได้

2.7 โครงสร้างของเซลล์แสงอาทิตย์แบบรอยต่อพี-เอ็นและวงจรมุมอ้อย

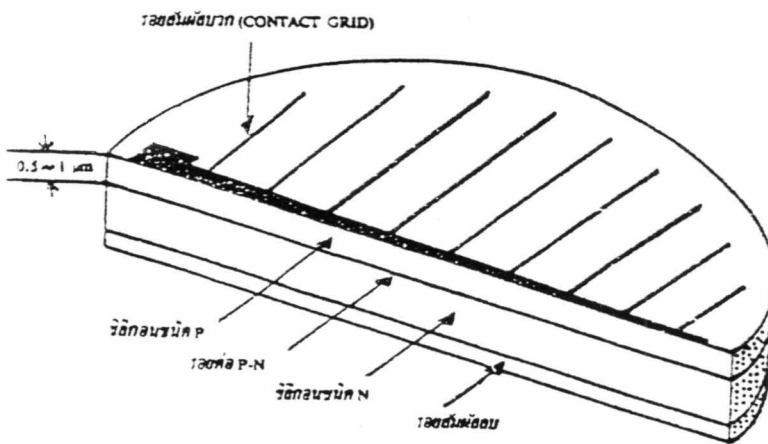
ลักษณะโครงสร้างโดยทั่วไปของเซลล์แสงอาทิตย์แบบรอยต่อพี-เอ็น แสดงได้ดังรูปที่

2.14

โดยการแพร่สารเจือชนิดพีลงไปบนแผ่นผลึกซิลิคอนชนิดเอ็น จะทำให้เกิดรอยต่อพี-เอ็น ความลึกของรอยต่อพี-เอ็นจะมีผลต่อประสิทธิภาพของเซลล์ ปกติความลึกของรอยต่อนี้จะมีค่าไม่น้อยกว่า 1 micrometre เช่น 0.3-0.5 micrometre เพื่อให้พลังงานจากโฟตอนของลำแสงสามารถผ่านเข้าไปถึงบริเวณรอยต่อได้โดยสะดวก ชั้นป้องกันการสะท้อนของแสงมีหน้าที่ช่วยดูดกลืนแสงและช่วยลดการสะท้อนของแสง จึงมีผลช่วยเพิ่มปริมาณการดูดกลืนแสง รอยสัมผัสทางด้านหน้าของเซลล์มักใช้โลหะอะลูมิเนียมทำเป็นลายนิ้วมือหรือลายก้างปลา ทำหน้าที่รับกระแสออกมาจากรอยต่อ ส่วนทางด้านล่างของเซลล์จะถูกฉาบด้วยอะลูมิเนียมเช่นกัน เพื่อทำหน้าที่เป็นขั้วไฟฟ้าลบของเซลล์ อย่างไรก็ตามเซลล์ไปต่อร่วมกันหลายๆ เซลล์นิยมใช้วิธีการบัดกรี ดังนั้นเพื่อให้สามารถบัดกรีต่อสายร่วมกันได้ จึงนิยมนำเซลล์ไปชุบนิเกิล เพื่อให้ส่วนที่เป็นขั้วไฟฟ้าบวกและลบของเซลล์บัดกรีต่อสายร่วมกันได้



ภาพถ่ายด้านบนของ เซลล์แสงอาทิตย์



รูปที่ 2.14 แสดงโครงสร้างภายในของเซลล์แสงอาทิตย์แบบซิลิกอน

จากลักษณะของเซลล์ดังกล่าว เราสามารถเขียนวงจรสมมูลได้ดังแสดงในรูปที่ 2.15

โดยที่ I_p : กระแสเนื่องจากแสง

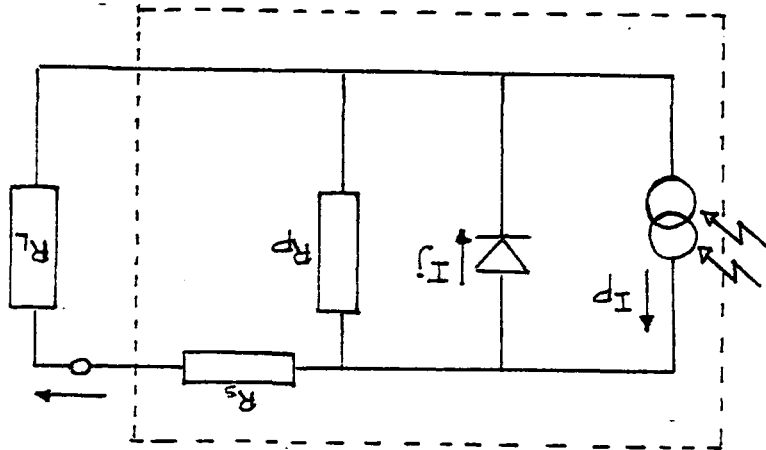
I_j : กระแสที่ไหลผ่านรอยต่อพี-เอ็นขณะไม่มีแสง

I : กระแสรวมที่ไหลผ่านโหลดในวงจร

R_L : โหลด

R_s : ค่าความต้านทานอนุกรมของเซลล์แสงอาทิตย์

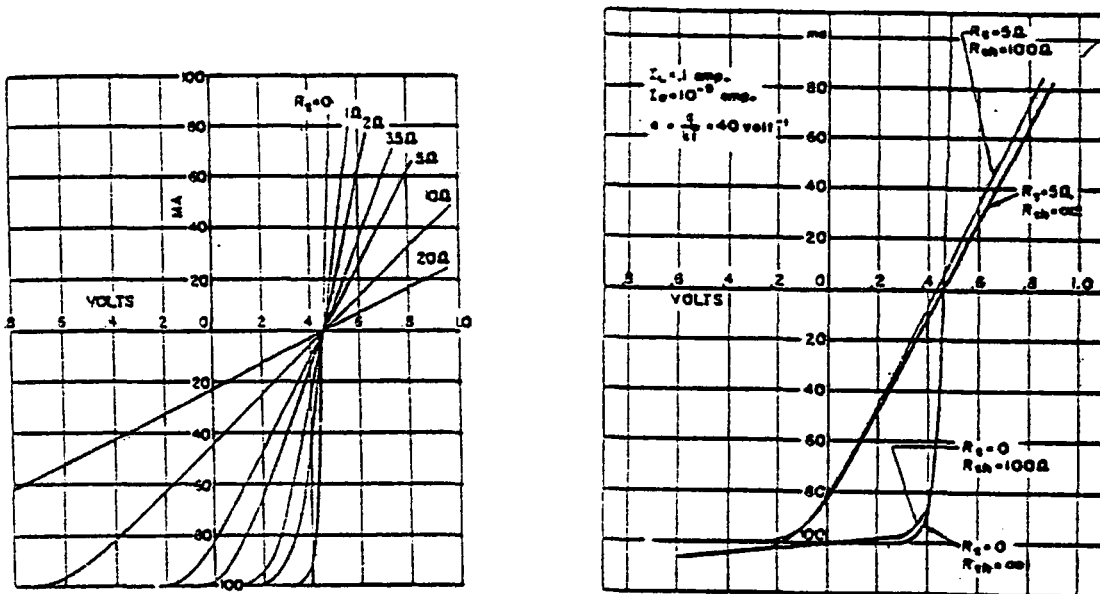
R_p : ค่าความต้านทานขนานของเซลล์แสงอาทิตย์



รูปที่ 2.15 แสดงลักษณะวงจรสมมูลของเซลล์แสงอาทิตย์แบบรอยต่อพี-เอ็น

2.8 ผลของความต้านทานอนุกรมและความต้านทานขนานของเซลล์แสงอาทิตย์

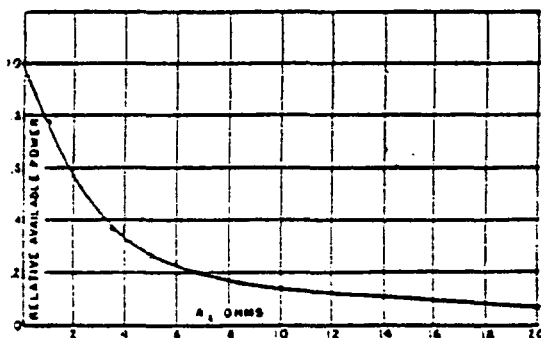
จากวงจรสมมูลของเซลล์แสงอาทิตย์ในขณะใช้งาน จะเห็นว่ากระแสเนื่องจากแสง (Photo current) I_p ซึ่งจะจ่ายกระแสออกมาในทิศทางตรงกันข้ามกับกระแสที่ไหลผ่านรอยต่อพี-เอ็น ในทางอุคมคติ I_p ค่าความต้านทานอนุกรม (Series resistance) R_s เกิดขึ้นได้เนื่องจากค่าความต้านทานของเนื้อสารกึ่งตัวนำ, ค่าความต้านทานของบริเวณรอยต่อสัมผัสโอมห์มิก (ohmic contact) ระหว่างโลหะกับส่วนพีและส่วนเอ็น ค่าความต้านทานของเส้นลวดตัวนำที่ใช้ต่อ ผลรวมของค่าความต้านทานอนุกรมทั้งหมดคือ, ค่าความต้านทานขนานหรือ R_p (Parallel resistance หรือ Shunt resistance) ซึ่งเป็นค่าความต้านทานสมมติที่ขนานกับรอยต่อ ในรอยต่อพี-เอ็นที่สมบูรณ์ในทางอุคมคติ ค่าของ R_p จะมีค่าเป็นอนันต์ และ R_s จะมีค่าเป็นศูนย์ แต่ในทางปฏิบัติเนื่องจากผลึกของสารกึ่งตัวนำที่ใช้มีจุดเสียเกิดขึ้น หรือกล่าวอีกนัยหนึ่งก็คือความไม่สมบูรณ์ของรอยต่อ โดยเฉพาะรอยต่อที่มีพื้นที่ขนาดใหญ่ย่อมมีส่วนที่ไม่สมบูรณ์ปรากฏอยู่จึงทำให้รอยต่อพี-เอ็นไม่สมบูรณ์ดังนั้นค่า R_p จึงไม่สูงเป็นอนันต์ และค่า R_s ก็มีค่าไม่เป็นศูนย์ ผลของค่า R_s และ R_p จะทำให้คุณสมบัติของเซลล์เปลี่ยนแปลงไปดังแสดงได้ดังรูป 2.16



รูปที่ 2.16 ก) แสดงผลของความต้านทานอนุกรม

ข) ผลของความต้านทานขนาน

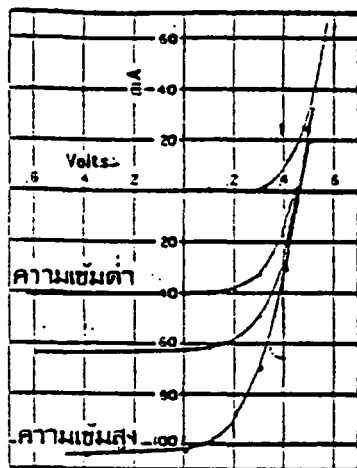
อย่างไรก็ดีโดยทั่วไปแล้วจะพบว่าในเซลล์แสงอาทิตย์ที่ใช้งานค่าความต้านทานขนาน R_p จะมีค่าสูงพอที่ไม่พิจารณาผลที่เกิดขึ้น แต่ค่าความต้านทานอนุกรม R_s จะมีผลและบทบาทที่สำคัญยิ่งต่อคุณสมบัติของเซลล์ ในการออกแบบลักษณะโครงสร้าง การสร้างจึงพิจารณาผลของค่า R_s อย่างรอบคอบ และพยายามให้มีค่าน้อยที่สุด ขณะที่ R_s สูงขึ้นพลังงานสูงสุดซึ่งเซลล์สามารถจะจ่ายได้จะมีค่าลดลงและแสดงได้ดังรูป 2.17



รูปที่ 2.17 แสดงการลดลงของพลังงานขณะที่ความต้านทานอนุกรมเพิ่มขึ้น

2.9 ผลของความเข้มแสงที่มีต่อเซลล์แสงอาทิตย์

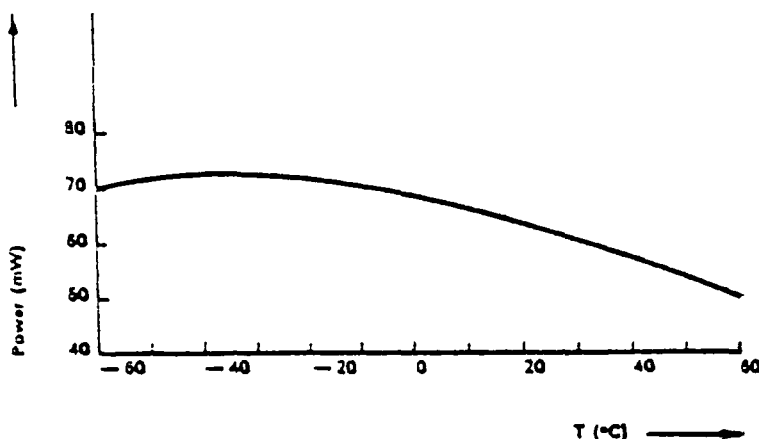
เนื่องจากเซลล์แสงอาทิตย์ขณะทำงานจำเป็นต้องมีแสงมากระตุ้นให้อิเล็กตรอนได้รับพลังงานสูงพอที่จะเป็นอิเล็กตรอนอิสระและทิ้งโฮลให้เกิดขึ้น ดังนั้นถ้าหากแสงที่เข้ามาตกกระทบบนมีความเข้มสูงพอ หรือก็คือปริมาณความหนาแน่นของโฟตอนมีค่าสูง จะทำให้เกิดคู่ประจุพาหะอิเล็กตรอน-โฮลเป็นจำนวนมาก ผลที่ได้จะทำให้ปริมาณกระแสเนื่องจากแสงมีค่าเพิ่มมากขึ้นตามความเข้มแสง ดังแสดงในรูป 2.18

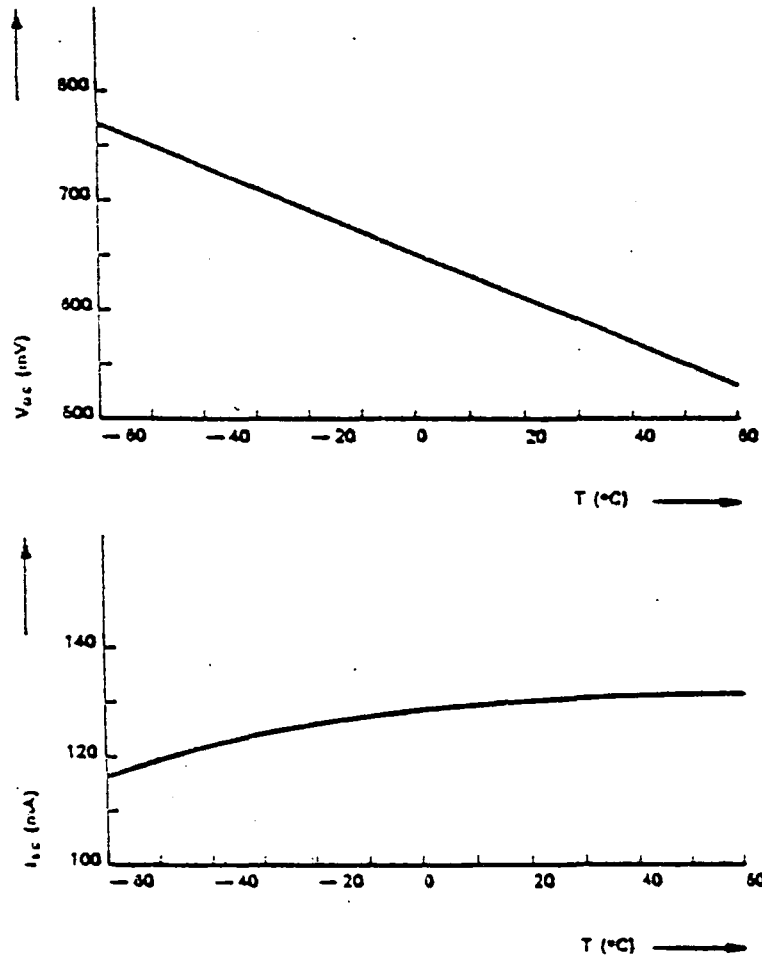


รูปที่ 2.18 แสดงผลของความเข้มแสงที่มีต่อคุณสมบัติของเซลล์แสงอาทิตย์

2.10 ผลของอุณหภูมิที่มีต่อเซลล์แสงอาทิตย์

ในการนำเซลล์แสงอาทิตย์ไปใช้งานจริง เซลล์จะต้องได้รับความร้อนจากแสงอาทิตย์ด้วย ดังนั้นอุณหภูมิของเซลล์จึงเพิ่มขึ้น พารามิเตอร์ที่สำคัญของเซลล์คือ I_{sc} จะมีค่าเพิ่มขึ้น แต่ค่า V_{oc} จะมีค่าลดลง และผลดังกล่าวจะทำให้ค่าของพลังงานที่เซลล์จะจ่ายได้จะมีค่าลดลง ดังแสดงในรูปที่ 2.19





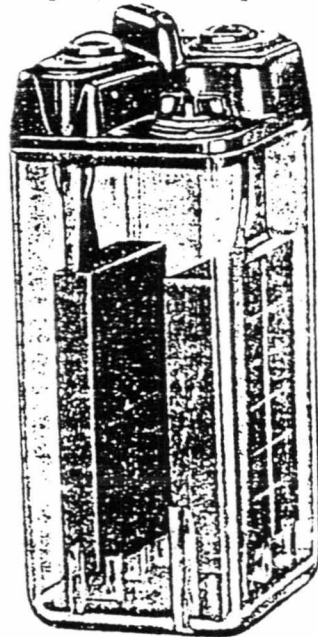
รูปที่ 2.19 แสดงผลของอุณหภูมิที่มีต่อพารามิเตอร์ต่างๆ ของเซลล์แสงอาทิตย์

บทที่ 3

แบตเตอรี่ และอินเวอร์เตอร์

3.1 แบตเตอรี่

แบตเตอรี่เป็นเซลล์ไฟฟ้าเคมีโดยพลังงานไฟฟ้าจะอยู่ในรูปไฟฟ้ากระแสตรงที่จ่ายให้กับแบตเตอรี่ในช่วงสภาวะอัดประจุ (charging) ซึ่งจะทำให้เกิดการเปลี่ยนแปลงขบวนการทางเคมีในแบตเตอรี่ และพลังงานทางเคมีที่สะสมอยู่ก็จะเปลี่ยนเป็นพลังงานไฟฟ้าเมื่ออยู่ในสภาวะคายประจุ (discharging) โดยทั่วไปแบตเตอรี่มีมากมายหลายชนิด แต่ในที่นี้จะขอกล่าวถึงเฉพาะ Lead Acid Battery ซึ่งประกอบด้วยแผ่นเพลทหรือแท่ง electrodes กุ่มอยู่ในสารละลาย electrolyte ขั้วบวกจะเป็น lead dioxide(PbO₂) ขั้วลบเป็น Spongy lead (Pb)กุ่มอยู่ในสารละลายกรดซัลฟูริก Sulphuric Acid (H₂SO₄) และน้ำ (H₂O) ดังรูปที่ 3.1

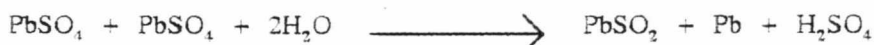


รูปที่ 3.1 แสดงโครงสร้างของแบตเตอรี่แบบ Lead - Acid

ในสภาวะอัดประจุและคายประจุสามารถเขียนเป็นสมการทางเคมีได้ดังนี้

discharge

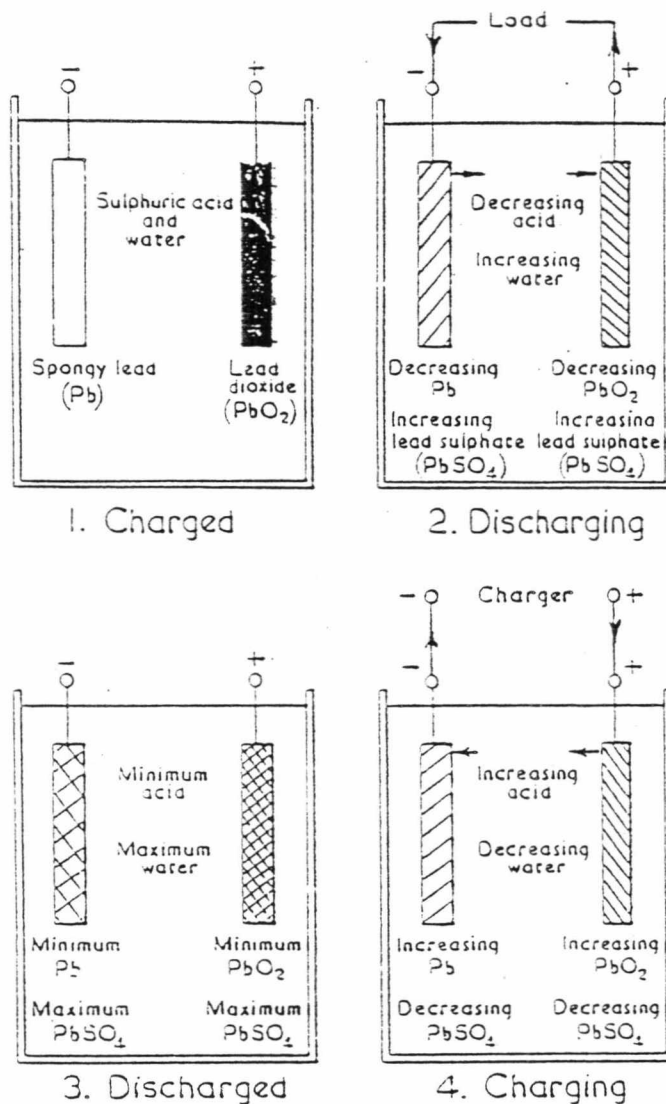
charge



โดยสามารถแสดงปฏิกิริยาทางเคมีในสภาวะอัดประจุและคายประจุได้ดังรูปที่ 3.2

จากที่กล่าวมาแล้วว่าแบตเตอรี่เป็นแหล่งจ่ายพลังงานสะสมของระบบสะสมพลังงานไฟฟ้าจากเซลล์แสงอาทิตย์คั้งนั้นช่วงเวลาการ back up ขึ้นอยู่กับขนาดโวลตของเครื่องและขนาดของแบตเตอรี่ แบตเตอรี่ที่นิยมใช้มีสองแบบคือ นิกเกิล-แคดเมียม และ ตะกั่ว-สังกะสี โดยชนิดนิกเกิล-แคดเมียมมีอัตราการอัดประจุและคายประจุดีกว่า ช่วงอุณหภูมิใช้งานที่กว้างและมีอายุการใช้งานยาวกว่า แต่มีราคาสูงกว่า ชนิดตะกั่ว-สังกะสี มีข้อดีอยู่ในแง่ความปลอดภัยและการผูกเรือน

ของอุปกรณ์มีมากกว่า ปัจจุบันมีแบตเตอรี่ชนิดที่ไม่ต้องเติมน้ำกลั่น และไม่ต้องบำรุงรักษา (maintenance-free) ซึ่งกำลังเป็นที่นิยมอย่างแพร่หลาย



รูปที่ 3.2 แสดงปฏิกิริยาทางเคมีของแบตเตอรี่แบบ Lead - Acid

แบตเตอรี่ทั้งสองชนิดแบ่งตามอัตราการอัดประจุ คายประจุได้ 3 ประเภทคือ สูง(H) กลาง (M) ต่ำ(L) ประเภทอัตราการอัดประจุ-คายประจุสูง (H) เหมาะกับงานที่ต้องการกระแสสูงในช่วงเวลาอันสั้น ส่วนอัตราต่ำ (L) เหมาะกับงานที่ต้องจ่ายกระแสต่ำแต่ใช้งานเป็นเวลานาน การกำหนดขนาดของแบตเตอรี่มักกำหนดจากผลคูณของกระแสที่แบตเตอรี่จ่ายแก่อุปกรณ์กับเวลาที่แบตเตอรี่จ่ายกระแสหรือ Ah (Ampere-hours) ซึ่งขึ้นอยู่กับขนาดและอัตราการอัดประจุ-คายประจุของแบตเตอรี่ การเลือกแบตเตอรี่ต้องเลือกชนิดก่อนแล้วจึงเลือกขนาด ชนิดของแบตเตอรี่ยังต้องคำนึงถึงความเหมาะสม ประสิทธิภาพ อายุการใช้งาน ตลอดจนการบำรุงรักษา สำหรับการเลือกขนาดจำเป็นต้องมีข้อมูล ต่อไปนี้

กำลังของโหลด (P)

ช่วงเวลาการแบคอัพ (t_b)

เพาเวอร์แฟคเตอร์ของโหลด (PF)

ประสิทธิภาพของอินเวอร์เตอร์ (N_{in})

แรงดันต่ำสุดของอินเวอร์เตอร์ (V_{min})

แรงดันต่ำสุดของแบคเตอร์ต่อเซลล์ (End voltage or final voltage: $V_{(min)}/Cell$)

แล้วจึงนำมาคำนวณตามขั้นตอนดังนี้

1. กระแสออกสูงสุดของแบคเตอร์ (I_b)

$$I_b = P * PF / N_{in}$$

2. จำนวนเซลล์ของแบคเตอร์ที่ต้องนำมาอนุกรมกัน (N)

$$N = V_{min} / cell$$

3. จำนวนวัตต์ของแบคเตอร์แต่ละตัวที่ต้องจ่าย (watt/cell)

$$watt/cell = P * PF / N_{in} * N$$

การใช้ I_b ในการเลือกขนาดของแบคเตอร์ก็เพื่อเป็นการชดเชยความจุที่จะลดลงของแบคเตอร์เมื่อมีอายุการใช้งานมากขึ้นแล้ว เนื่องจากแรงดันแบคเตอร์ต่อเซลล์โหลดมีค่าสูงกว่าแรงดันต่ำสุดที่ใช้คำนวณ แต่ถ้าไม่ต้องการเลือกขนาดแบคเตอร์ก็สามารถใช้กำลังวัตต์ต่อเซลล์ในการเลือกก็ได้ ทำให้สามารถเลือกได้เหมาะสมกับงานได้อย่างถูกต้อง

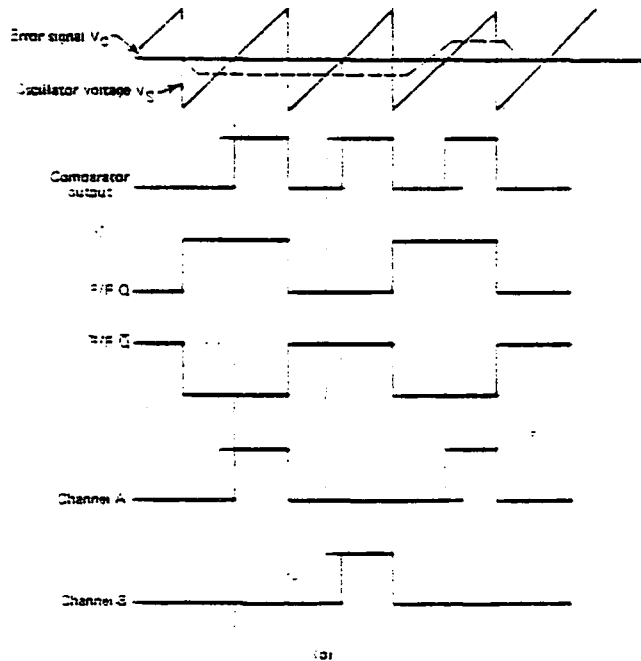
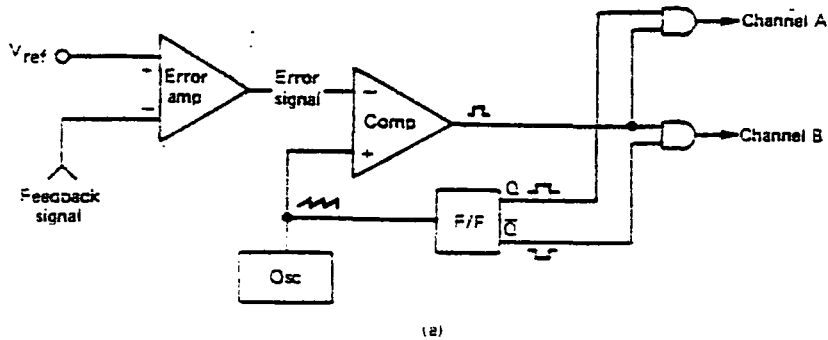
3.2 อินเวอร์เตอร์

วงจรอินเวอร์เตอร์ในแต่ละวงจรนั้นมีหลักการที่เหมือนกันนั่นคือจะผลิตสัญญาณรูปคลื่นสี่เหลี่ยมซึ่งมีความถี่ 100 Hz แล้วนำมาผ่านวงจรกลับเฟสเพื่อที่จะให้ได้สัญญาณรูปคลื่นสี่เหลี่ยมขนาด 50 Hz สองชุดซึ่งต่างเฟสกันอยู่ 180 องศา นำมาขยายกระแสด้วยทรานซิสเตอร์แบบพหุ-พหุ ผ่านการเพิ่มระดับแรงดันด้วยการเหนี่ยวนำของหม้อแปลง และในส่วนรักษาระดับแรงดันเอาต์พุตให้คงที่นั่น ก็จะมีแรงดันควบคุมจากเอาต์พุตซึ่งจะแปลงให้เป็นไฟตรงนำมาเปรียบเทียบกับส่วนกำเนิดสัญญาณเพื่อให้มีขนาดลูกคลื่นที่เล็ก ใหญ่ตามค่าของ โหลดโดยลักษณะของ โหลดค่าต่ำจะมีแอมพลิจูดของเอาต์พุตสูง ความกว้างของรูปคลื่นต่ำ และในลักษณะของ โหลดที่สูงขึ้นก็จะมีค่าแอมพลิจูดของเอาต์พุตลดลงความกว้างของรูปคลื่นกว้างขึ้น จนถึงค่าโหลดสูงสุดจะมีค่าแอมพลิจูดต่ำสุด ความกว้างของรูปคลื่นมากที่สุด ในรายละเอียดปลีกย่อยเพื่อความสมบูรณ์ของวงจร ซึ่งก็แล้วแต่การออกแบบวงจร และจุดประสงค์ของงานบางอย่างเช่น การควบคุมอุณหภูมิของทรานซิสเตอร์ในวงจรเพื่อป้องกันการพังของทรานซิสเตอร์ หรือการหยุดทำงานเมื่อไม่มีโหลดเป็นต้น

การทำงานของวงจรควบคุม PWM จะประกอบด้วยชุดสร้างสัญญาณรูปฟันเลื่อย (Saw Tooth Waveform) ซึ่งจะนำเอาสัญญาณ saw tooth มาทำการเปรียบเทียบกับ error voltage ซึ่ง

ได้มาจากวงจรขยายความผิดพลาด (Error Amplifier) สัญญาณเอาต์พุตที่ได้จาก PWM comparator จะเป็น Square wave ที่มีความกว้างของพัลส์เปลี่ยนแปลงไปตามสัญญาณควบคุม (Control Signal)

Error Amplifier ในวงจร PWM จะทำหน้าที่เหมือนกับวงจร Error Amplifier ใน Linear Regulator Power Supply คือ นำแรงดันที่เอาต์พุตมาเปรียบเทียบกับแรงดันอ้างอิง (Reference Voltage) จะทำให้ได้ error voltage ขึ้นค่าหนึ่ง ซึ่ง error voltage นี้จะถูกขยายโดย Error Amplifier และมีระดับไฟตรงเปลี่ยนแปลงไปตามระดับของสัญญาณที่นำมาเปรียบเทียบกับระดับสัญญาณไฟตรงมาเปรียบเทียบกับสัญญาณ saw tooth ใน PWM comparator เมื่อสัญญาณ saw tooth มีระดับสูงกว่า Error Amplifier ทรานซิสเตอร์ก็จะ ON และในทางตรงข้ามเมื่อระดับสัญญาณ Error Amplifier มีระดับสูงกว่าทรานซิสเตอร์ก็จะ OFF ซึ่งสามารถดูได้จาก Timing Diagram



รูปที่ 3.3 ก) แสดง PWM Control Circuit

ข) แสดง Timing Diagram

บทที่ 4

การออกแบบ และการทดสอบ

วงจรควบคุมการทำงานของระบบสะสมพลังงานไฟฟ้าจากเซลล์แสงอาทิตย์นี้สามารถแบ่งการทำงานออกเป็น 4 ภาค คือ

- 4.1 ภาคอินเวอร์เตอร์ (Inverter)
- 4.2 ภาค COMPARATOR
- 4.3 ภาคควบคุมการอัดประจุของแบตเตอรี่ (Battery Charging Controller)
- 4.4 ภาคควบคุมระดับไฟตรง 24 V (DC-to -DC)

4.1 ภาคอินเวอร์เตอร์ (Inverter)

ภาคอินเวอร์เตอร์ประกอบด้วยส่วนสำคัญ 6 ส่วน คือ

- 4.1.1 ภาคควบคุมความกว้างของพัลส์เอ๊าท์พุท (PWM)
- 4.1.2 ภาคกรองสัญญาณ (Filter)
- 4.1.3 ภาคขับเกจ (Gate Driver) และวงจรหน่วงเวลา (Delay Time Circuit)
- 4.1.4 ภาคกำลัง (Power Circuit)
- 4.1.5 ภาคไฟเลี้ยง (Power Supply)
- 4.1.6 หม้อแปลง (Transformer)

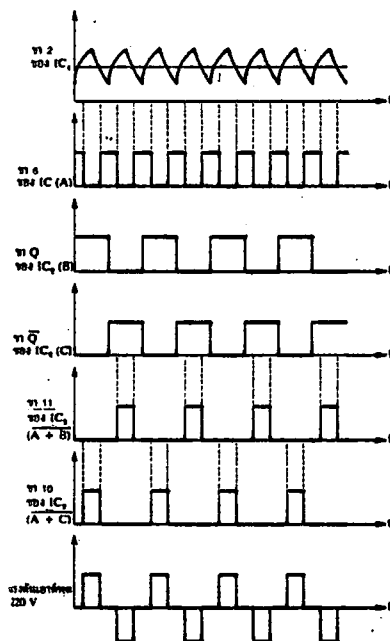
4.1.1 ภาคควบคุมความกว้างของพัลส์เอ๊าท์พุท (PWM)

สัญญาณสี่เหลี่ยมจาก IC 555 จะถูกทำให้กลายเป็นสัญญาณฟันเลื่อยโดยผ่านการลดขนาดและขจัดระดับแรงดันให้กับสัญญาณฟัลท์ด้วย R4, R5, R6 ผ่านตัวเก็บประจุ C6 และ C5 เป็นตัวลดค่าสจวร์ตของ CA 3130 ซึ่งเป็นไอซีออปแอมป์เข้ามาเปรียบเทียบกับสัญญาณไฟตรงที่ถูกป้อนกลับมาจากวงจรกรองสัญญาณที่ CA3130 ถ้าหากค่าแรงดันป้อนกลับมีค่าสูงก็จะทำให้ความกว้างแรงดันเอ๊าท์พุทแคบ และกว้างขึ้นเมื่อค่าแรงดันป้อนกลับลดลง และสัญญาณเอ๊าท์พุทนี้จะมา NOR กับสัญญาณสี่เหลี่ยม 50 Hz ทั้งสองเฟสเพื่อให้ได้เอ๊าท์พุทเป็นสัญญาณไฟสลับพิจารณาได้จากรูปแสดงสัญญาณความกว้างของพัลส์เอ๊าท์พุท

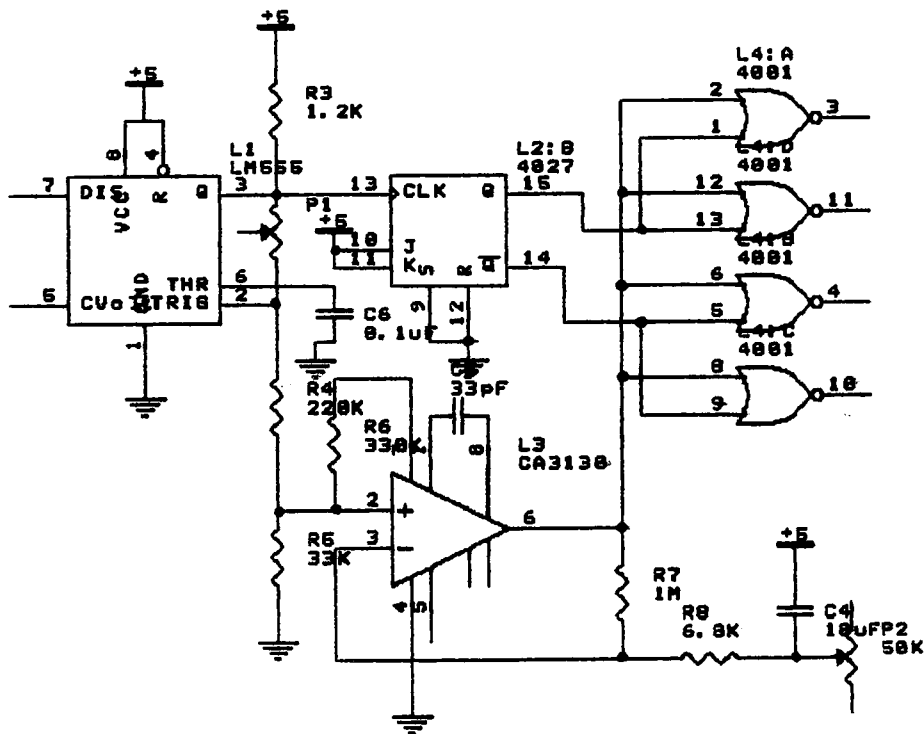
ส่วนในช่วงแรกของการทำงานของวงจรที่ยังไม่มีสัญญาณป้อนกลับจะมีตัวเก็บประจุ C4 ต่ออยู่กับ 6 โวลท์ เพื่อเป็นแรงดันอ้างอิงให้กับไอซีออปแอมป์

4.1.2 ภาคกรองสัญญาณ (Filter)

สัญญาณในการป้อนกลับเพื่อที่นำมาควบคุมความกว้างของพัลส์จะต้องเป็นสัญญาณไฟตรง โดยการกรองสัญญาณด้วย Bridge diode ซึ่งประกอบด้วยไดโอด 1N4148 จำนวน 4 ตัว และต่อเข้ากับตัวเก็บประจุ C₇



รูปที่ 4.1 แสดงสัญญาณ ณ. จุดต่างๆ ของการควบคุมการปรับความกว้างพัลส์เอาต์พุต



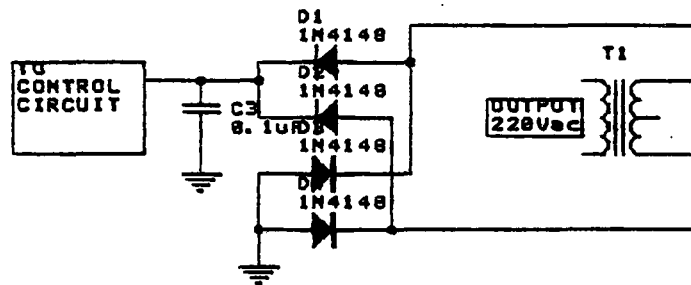
รูปที่ 4.2 แสดงวงจรควบคุมความกว้างของพัลส์เอาต์พุต

4.1.3 ภาคขับเคลื่อน (Gate Driver) และวงจรหน่วงเวลา (Delay Time Circuit)

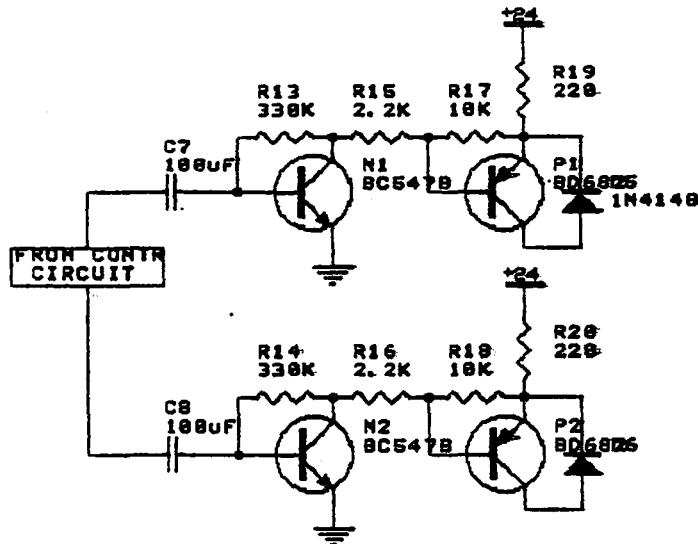
การต่อวงจรขับเคลื่อนซึ่งมีไฟเลี้ยง 24 โวลต์ เข้ากับสัญญาณที่ได้จาก NOR gate ซึ่งมีชุด

สัญญาณไฟเลี้ยง 6 โวลต์ นั้นจะใช้วิธีต่อแบบ Capacitor coupling โดยใช้ C_7 และ C_8 แยกวงจรทั้งสองออกจากกัน วงจรขับเกททำหน้าที่ขับสัญญาณเกทของเพาเวอร์ทรานซิสเตอร์ เพื่อให้ทรานซิสเตอร์ทำงานที่จุดที่เหมาะสมที่สุด ในช่วง on นั้น Q_1 และ Q_2 จะนำกระแส ส่วนในช่วง off นั้น Q_2 และ Q_1 จะนำกระแสโดยวงจรขับเกทจะมี time delay เล็กน้อยเป็น ns

ช่วงการนำกระแสของ Q_1 และ Q_2 นั้นจะต้องเกิดขึ้นไม่พร้อมกันที่จุดเปลี่ยนเฟสของสัญญาณนาฬิกาเพราะฉะนั้นจึงต้องมีการใช้ NOR gate สองตัวในการเปรียบเทียบ 1 เฟส เพราะใน NOR gate แต่ละตัวจะทำงานด้วยเวลาที่ไม่ว่ากัน ทำให้เกิดการหน่วงเวลารูปคลื่นทางค่านเอาต์พุต จึงไม่เป็นรูปสี่เหลี่ยมที่สมบูรณ์อย่างแน่นอน



รูปที่ 4.3 แสดงวงจรกรองสัญญาณ

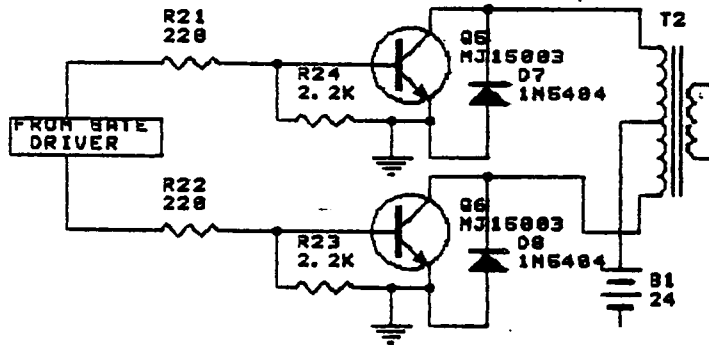


รูปที่ 4.4 แสดงวงจรขับเกท

4.1.4 ภาคกำลัง (Power Circuit)

ในการทำงานของภาคกำลังซึ่งใช้ทรานซิสเตอร์กำลังสูง (Power transistor) MJ 15003 ซึ่งต่ออยู่กับหม้อแปลงนั้นจะต้องคำนึงถึงผลของแรงดันเหนี่ยวนำซึ่งมีค่าสูงและอาจเป็นอันตรายต่อวงจรกำลัง การป้องกันแรงดันเหนี่ยวนำนี้จะใช้ D_7 และ D_8 (1N 5404) ในการรับกระแส

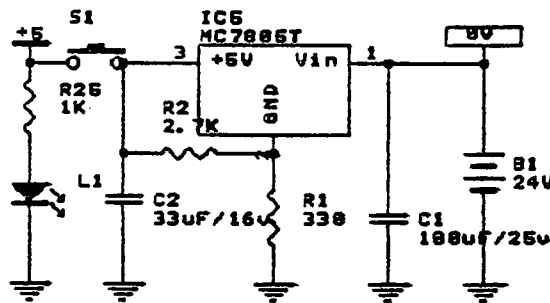
เหนี่ยวนำของหม้อแปลง T_1



รูปที่ 4.5 แสดงวงจรภาคกำลัง

4.1.5 ภาคไฟเลี้ยง (Power Supply)

ในวงจรอิเวอเตอร์ชุดนี้ต้องการไฟเลี้ยง 6 โวลต์ และ 24 โวลต์สำหรับภาคขับเกทและภาคกำลัง ชุดไฟเลี้ยง 6 โวลต์จะได้ออกมาจากการแปลงของ ไอซีเร็กกูเรเตอร์ 7805 ซึ่งจะ ได้แรงดันไฟบวกเอาต์พุตประมาณ 5 โวลต์ ส่วนแรงดัน 24 โวลท์ จะขึ้นอยู่กับว่าขณะนั้นระบบได้ทำงานอยู่ในสถานะใช้เซตแสงอาทิตย์หรือไม่ใช้เซตแสงอาทิตย์



รูปที่ 4.6 แสดงวงจรจ่ายไฟเลี้ยง

4.1.6 หม้อแปลง (Transformer)

หม้อแปลงที่ใช้ในวงจรนี้เป็นหม้อแปลงชนิดแกนเทอร์รอยด์ขนาด 18V-0-18V / 220V 300VA ,3V 1VA ซึ่งเป็นหม้อแปลงที่มีเอาต์พุต 2 ภาค ภาคแรกคือ 220 โวลต์ และภาคที่สองคือ 3 โวลต์ ซึ่งจะถูกนำไปใช้ป้อนสัญญาณป้อนกลับเพื่อมาควบคุมความกว้างของพัลส์

การเลือกชนิดของแกนมีความสำคัญมากเนื่องจากชนิดของแกนจะมีผลต่อค่า Q และแบนด์วิดท์ของหม้อแปลงหรือขดลวดด้วย แกนเทอร์รอยด์เป็นแกนที่สามารถนำไปใช้งานได้ในช่วงความถี่ไม่กี่ร้อยเฮิร์ต ไปจนถึงย่าน UHF ปกติแล้วจะพบการนำแกนเทอร์รอยด์ไปใช้ในการทำหม้อแปลงธรรมดาอยู่มาก ทั้งนี้เนื่องจากคุณสมบัติของแกนเทอร์รอยด์นั้นจะมีการป้องกันฟลักซ์รั่วไหลได้ในตัวเอง และยังมีขนาดเล็กกว่าหม้อแปลงปกติ และสามารถใช้งานได้ในช่วงความถี่สูงได้ดีมาก

4.2 ภาค COMPARATOR

เพื่อเลือกโหมดการทำงานของ โหลดจะใช้แหล่งพลังงานจากเซลล์แสงอาทิตย์หรือจะใช้พลังงานจากแบตเตอรี่

ภาค Comparator จะประกอบด้วยสองส่วน คือ

1. วงจรเปรียบเทียบสัญญาณ โวลต์เฉจ DC-to-DC 24 โวลต์ (ซึ่งเป็นแรงดันที่เข้ามาจากเซลล์แสงอาทิตย์)

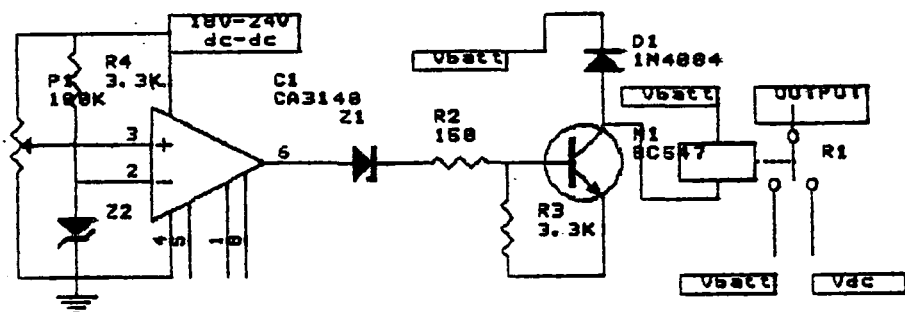
2. วงจรขับสำหรับรีเลย์ในการเลือกโหมดการทำงาน

- ใช้พลังงานจากเซลล์แสงอาทิตย์
- ใช้พลังงานจากแหล่งพลังงานสำรอง (แบตเตอรี่)

การทำงานสำหรับวงจรเปรียบเทียบจะใช้ IC ออปแอมป์ทำเป็นตัวเปรียบเทียบแรงดัน จาก DC-to-DC ต่อเข้ากับขา INVERTING ของออปแอมป์มาเปรียบเทียบกับแรงดันอ้างอิงซึ่งกำหนดได้โดยซีเนอร์โคโอดที่ขา 3 ซึ่งเป็นขา NON-INVERTING

ถ้าแรงดันอินพุตมีค่ามากกว่าแรงดันอ้างอิง จะได้เอาต์พุตเป็นค่าลบ และถ้าสัญญาณลบนี้มีค่ามากกว่า V_{ZD2} สัญญาณนี้จะสามารถผ่านซีเนอร์โคโอดและจะทำให้ทรานซิสเตอร์แอคทีฟ ทำให้มีกระแสไหล และเกิดการเหนี่ยวนำขึ้นภายในขดลวดทำให้หน้าสัมผัสของรีเลย์ซึ่งแต่เดิมต่ออยู่กับขั้วของแบตเตอรี่เปลี่ยนมาสัมผัสกับขั้วที่ออกมาจาก DC-to-DC แทน

และในกรณีที่สัญญาณจากเซลล์แสงอาทิตย์มีค่าน้อยมากกว่า 18 โวลต์ ซึ่งเป็นแรงดันที่ DC-to-DC นั้นคือแรงดันอินพุตน้อยกว่าแรงดันอ้างอิง จะได้เอาต์พุตจาก IC ออปแอมป์เป็นบวกนั่นคือทรานซิสเตอร์ไม่อยู่ในสถานะแอคทีฟ จะไม่มีกระแสเหนี่ยวนำขดลวดทำให้หน้าสัมผัสของรีเลย์กลับมาอยู่ที่เดิม คือต่อกับขั้วของแบตเตอรี่



รูปที่ 4.8 แสดงวงจรภาค Comparater เพื่อเลือกการทำงานของระบบสะสมพลังงาน

โดยมีโหมดให้เลือก 2 โหมด 1. ใช้เซลล์แสงอาทิตย์

2. ไม่ใช้เซลล์แสงอาทิตย์

4.3 ภาควงจรควบคุมการอัดประจุของแบตเตอรี่

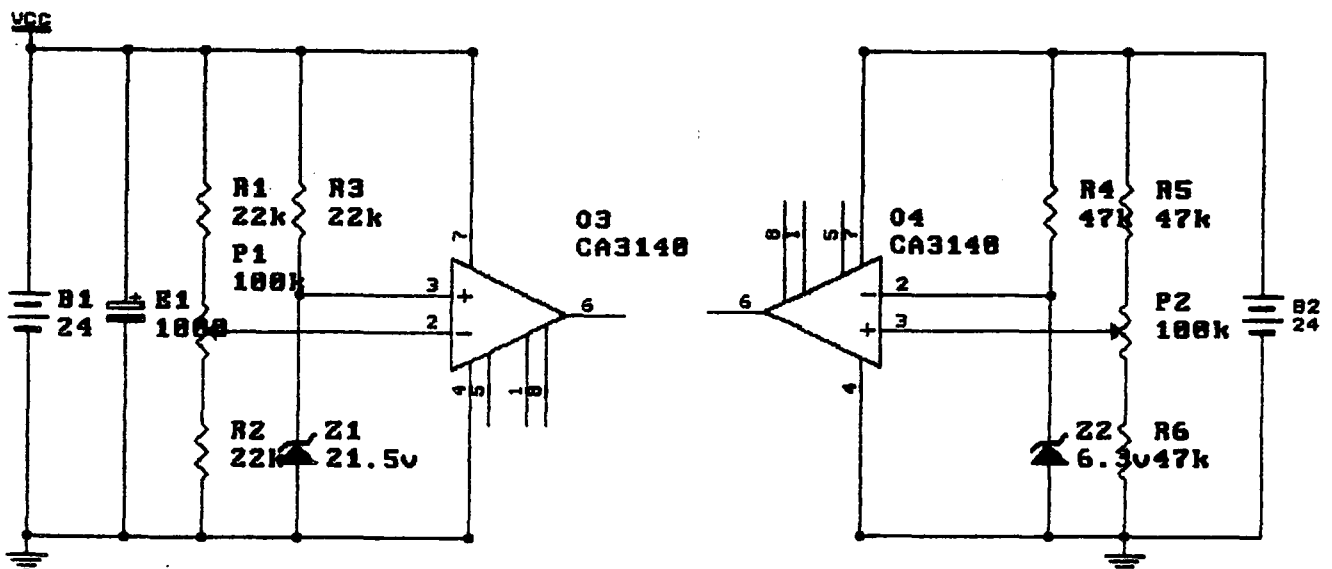
ภาค BATTERY CHARGING CONTROLLER ควบคุมการประจุไฟของแบตเตอรี่นี้จะประกอบไปด้วยสองส่วนสำคัญ คือ

1. วงจรเปรียบเทียบแรงดันจากแบตเตอรี่
2. วงจร LATCH

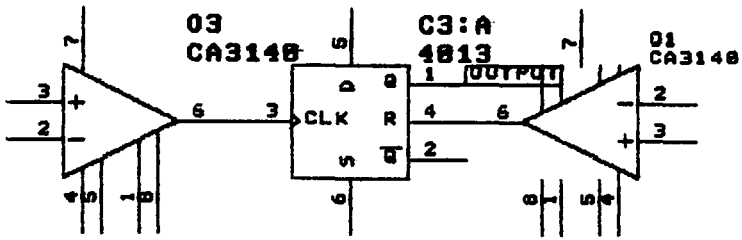
วงจรถือเปรียบเทียบแรงดันจากแบตเตอรี่จะใช้หลักการเดียวกับวงจรถือเปรียบเทียบแรงดันจาก DC-to-DC แต่มีสองจุดเพราะในการควบคุมการชาร์จแบตเตอรี่ต้องควบคุมเป็นช่วง คือ

Comparater ชุดที่1: จะตั้งแรงดันอ้างอิงที่แรงดันต่ำ (แรงดันเริ่มชาร์จ) การทำงานของวงจรถือเปรียบเทียบจะใช้ IC ออปแอมป์ 3140 เป็นตัวเปรียบเทียบแรงดันจากแบตเตอรี่ต่อเข้ากับขา inverting มาเปรียบเทียบแรงดันอ้างอิงที่กำหนดได้โดยซีเนอร์ไดโอดที่ขา 3 ซึ่งเป็นขา non-inverting ถ้าแรงดันอินพุตมีค่ามากกว่าแรงดันอ้างอิง จะได้เอาต์พุตเป็นค่าลบ และถ้าสัญญาณลบนี้มีค่ามากกว่า V_{ZD2} สัญญาณนี้จะสามารถผ่านซีเนอร์ไดโอดได้และจะทำให้ทรานซิสเตอร์แอกทิฟ ทำให้มีกระแสไหลภายในและเกิดการเหนี่ยวนำของขดลวด ทำให้น้ำรีเลย์ซึ่งแต่เดิมเป็นการตัดวงจรเปลี่ยนมาสัมผัสกับขั้วที่ออกมาจากแบตเตอรี่แทน

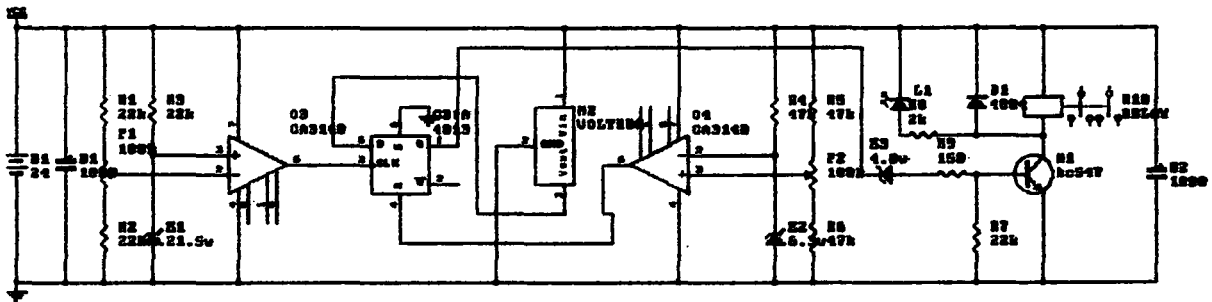
Comparater ชุดที่2: จะตั้งแรงดันอ้างอิงไว้ที่ค่าแรงดันสูง (แรงดันหยุดชาร์จ) จะอยู่ในโหมดหยุดชาร์จก็ต่อเมื่อมีสัญญาณ reset มาทริกที่ขา รีเซทของ IC LATCH (CA 4013) นั่นคือจะอยู่ในโหมดชาร์จต่อไปจนกว่าจะมีแรงดันอินพุตที่มีค่ามากกว่าแรงดันอ้างอิงของ Comparater ชุดที่สองเข้ามา



รูปที่ 4.9 แสดงวงจรถือเปรียบเทียบแรงดันจากแบตเตอรี่



รูปที่ 4.10 แสดงวงจร LATCH



รูปที่ 4.11 แสดงวงจรควบคุมการชาร์จแบตเตอรี่

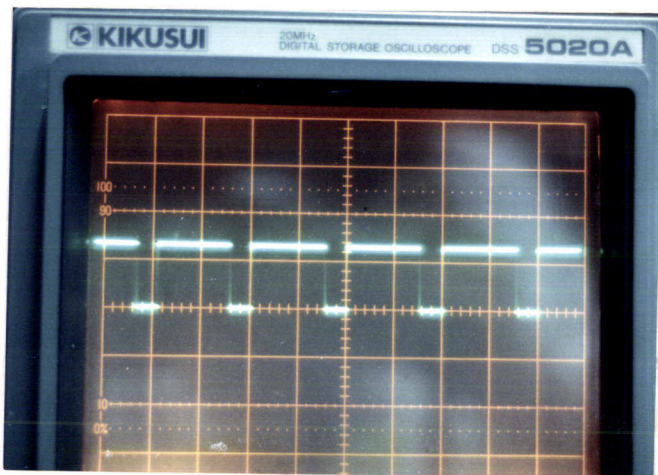
บทที่ 5

ผลการทดลอง และสรุป

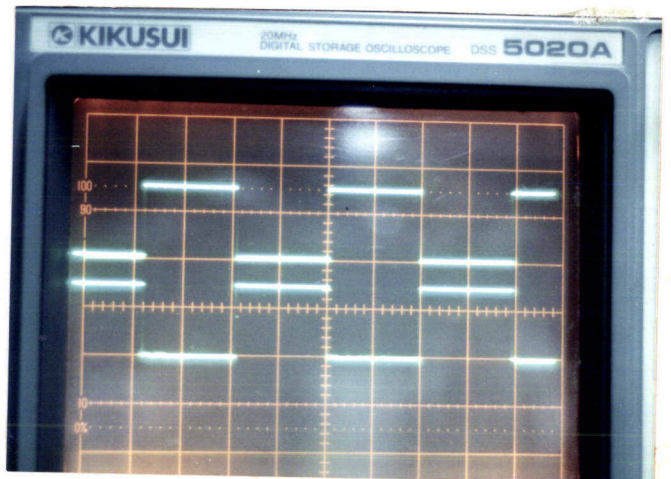
จากการออกแบบ และทดสอบ ทำให้สามารถสรุปผลการทดลองได้ดังต่อไปนี้

5.1 การทำงานของภาคกำเนิดสัญญาณ

ในการกำเนิดสัญญาณรูปสี่เหลี่ยม โดยใช้ IC 555 นั้น สามารถทำการปรับแต่งความถี่ให้มีค่า 100 Hz ได้ แต่ไม่สามารถควบคุม DUTY CYCLE ให้มีค่า 100% ได้ ดังแสดงได้ในรูปที่ 5.1



รูปที่ 5.1



รูปที่ 5.2

5.2 การทำงานของส่วนหารสัญญาณ และกลับเฟส

ฟลิปฟล็อปที่ต่ออยู่ใน IC 4027 ในลักษณะของวงจรหารสอง จะทำการหารสัญญาณจากความถี่ 100 Hz ให้เหลือ 50 Hz และในขณะเดียวกันก็จะทำการกลับเฟสของสัญญาณทั้งสองให้ต่างกัน 180° และสามารถสร้าง DUTY CYCLE 100% ดังแสดงในรูปที่ 5.2

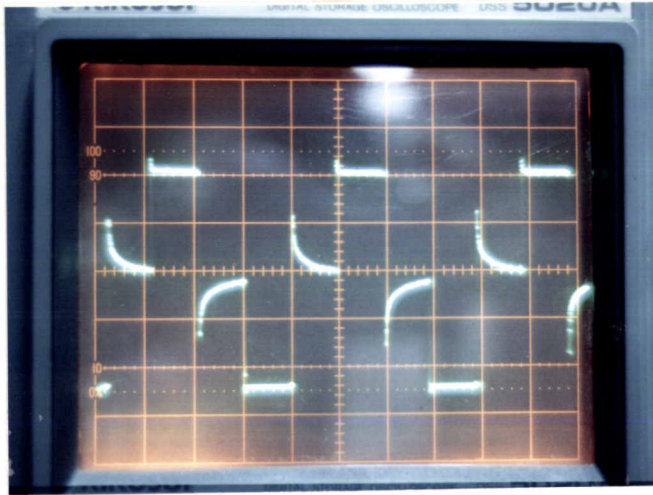
5.3 การทำงานของ NOR gate

NOR gate สามารถทำการหน่วงและป้องกันการทำงานของทรานซิสเตอร์ไม่ให้เกิดการทำงานพร้อมกัน ซึ่งสามารถสังเกตได้จากรูปที่ 5.3 จะมีการ DELAY สัญญาณไว้ขณะหนึ่ง

5.4 การทำงานในลักษณะสวิตช์ของทรานซิสเตอร์ BD 682

BD 682 จะทำงานสวิตช์สัญญาณไฟ DC 24 V ให้มีลักษณะเป็นพัลส์สี่เหลี่ยม ดังแสดงในรูปที่ 5.4 โดยอาศัยการเพิ่มกระแสเบสจากทรานซิสเตอร์ BC 547 และผ่านสัญญาณนั้นไปทำการไบอัสขาเบสของทรานซิสเตอร์กำลัง MJ 15003 ต่อไปดังรูปที่ 5.5 ซึ่งจะวัดค่าได้

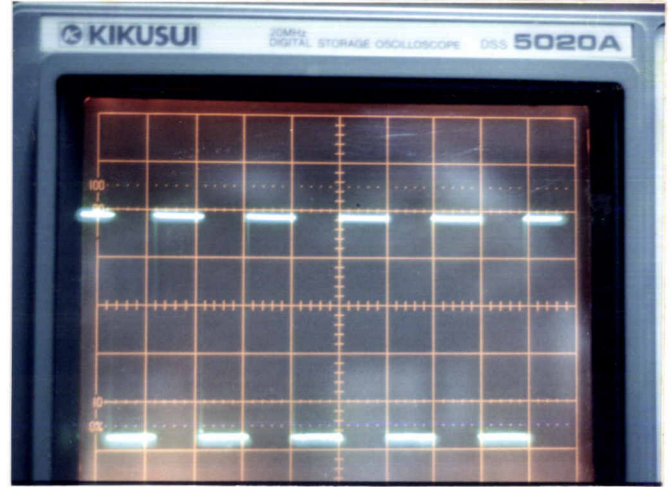
ประมาณ 0.7 V



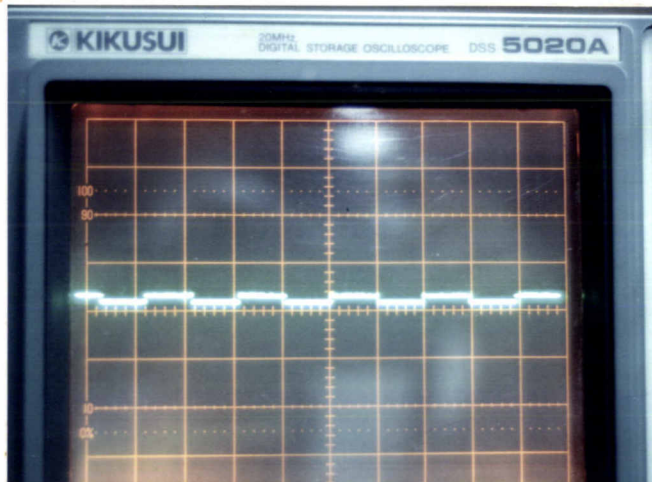
รูปที่ 5.3

5.5 ภาคเอาต์พุต

เมื่อหม้อแปลงทำการแปลงสัญญาณจากทรานซิสเตอร์กำลัง MJ 15003 ซึ่งมีค่า 18 V ในลักษณะของพัลส์รูปสี่เหลี่ยม ก็จะให้เอาต์พุต 220 V ที่ขดทุติยภูมิ แต่จะไม่มีลักษณะเป็นไซน์ดังแสดงในรูปที่ 5.6 เนื่องจากวิธีการที่ใช้ในการ Modulation นี้เป็นแบบ Single Pulse Width Modulate และสัญญาณที่นำมา Modulate มีความถี่เพียง 50 Hz



รูปที่ 5.4



รูปที่ 5.5

5.6 การทำงานของ CA 3130

ไอซีออปแอมป์ CA 3130 สามารถทำการเปรียบเทียบสัญญาณที่ได้จากด้านเอาต์พุตกับสัญญาณที่ได้จาก IC 555 และส่งเอาต์พุตจากขา 6 ไปควบคุมการปรับความกว้างพัลส์โดยการทำงานร่วมกัน NOR gate ในรูปที่ 5.7 เป็นการแสดงการเปรียบเทียบสัญญาณโดยนำสัญญาณไฟตรงจากเอาต์พุตมาเปรียบเทียบกับสัญญาณ Saw tooth จาก IC 555 ส่วนในรูปที่

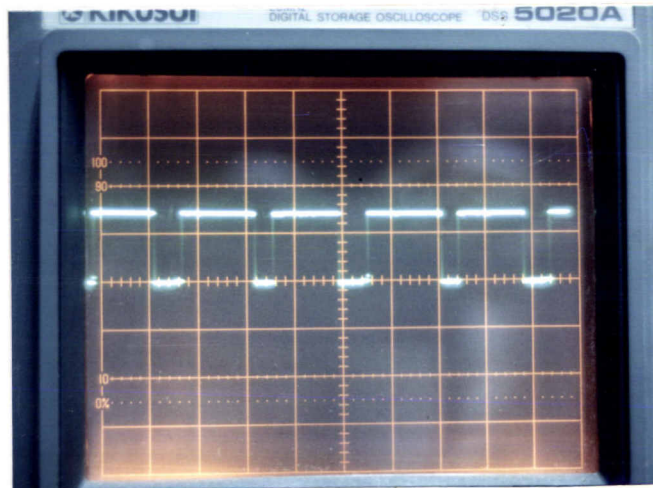


รูปที่ 5.6

5.8 เป็นรูปแสดงสัญญาณพัลส์ซึ่งมีความกว้างต่าง ๆ เนื่องจากการควบคุมของ CA 3130



รูปที่ 5.7



รูปที่ 5.8

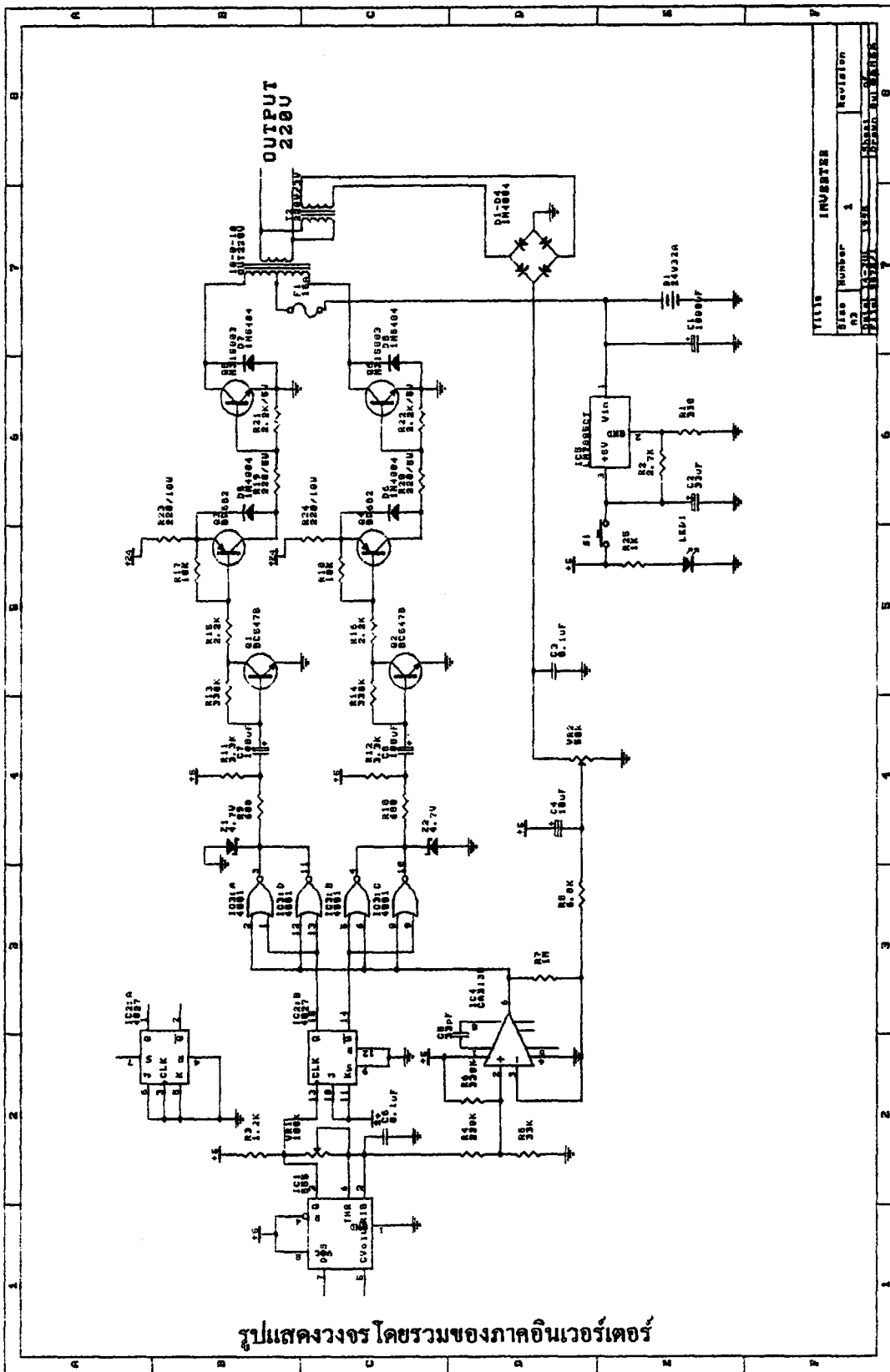
ในโครงการนี้เป็นการสร้างและออกแบบระบบสะสมพลังงานไฟฟ้าจากเซลล์แสงอาทิตย์ (Electrical Energy Storage System From Solar Cells) ซึ่งมีขนาด 300 วัตต์ เอาร์ทพุท 220 V ที่ความถี่ 50 Hz โดยที่สามารถอัดประจุแบตเตอรี่ได้อัตโนมัติมีการทำงาน 2 โหมด ดังกล่าวไว้ในบทที่ 1 โดยที่โครงการนี้สร้างขึ้นเสร็จสมบูรณ์แล้ว แต่ยังไม่ได้มีการทดสอบกับเซลล์แสงอาทิตย์จริงเนื่องจากต้องใช้งานกับเซลล์แสงอาทิตย์เป็นจำนวนมาก ผู้จัดทำไม่สามารถที่จะจัดหาได้จึงไม่สามารถอัดประจุแบตเตอรี่ได้ แต่ได้เคยทดสอบกับเซลล์แสงอาทิตย์ขนาดเล็กแล้ว ผลที่ได้พบว่าสามารถกำเนิดไฟฟ้ากระแสสลับได้ตามต้องการ และพบว่าโครงการนี้ยังมีปัญหาอีกหลายอย่าง เช่น

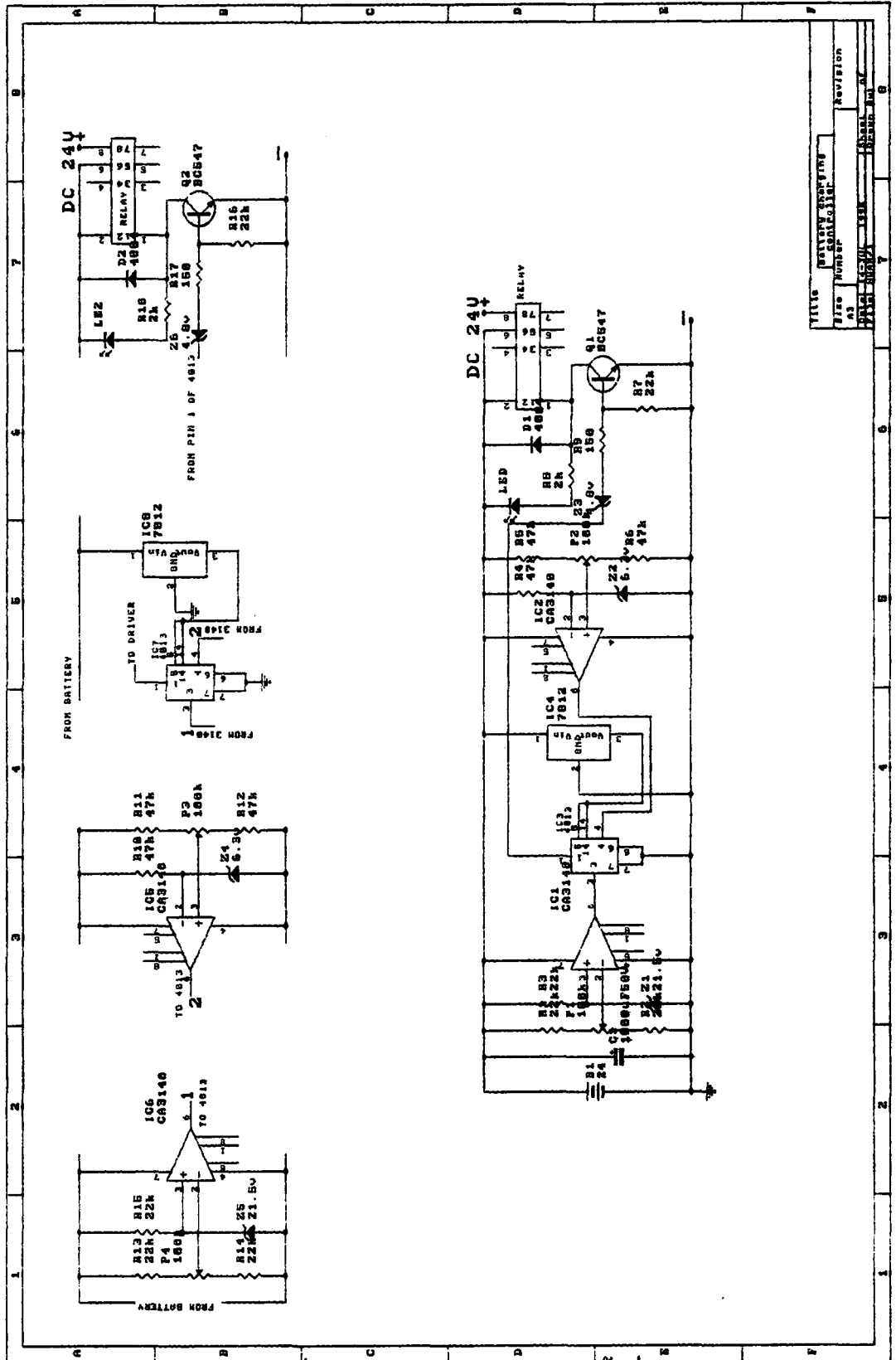
1. Voltage Regulation ของภาคอินเวอร์เตอร์ไม่ดี เมื่อทำการทดสอบกับโหลดหนักๆ แล้วพบว่าไม่สามารถจ่ายกระแสได้ตามที่ต้องการ ทำให้แรงดันเอาร์ทพุทตกลงไปมาก
2. ขาดการป้องกันในลักษณะของการเกิดไฟกระชาก (Transient)
3. หม้อแปลงกำลังที่ใช้ในโครงการนี้เป็นหม้อแปลงเทอร์รอยด์ ซึ่งก่อให้เกิดเสียงรบกวนอย่างมากเมื่อเทียบกับหม้อแปลงที่ใช้แกนเหล็ก แต่หม้อแปลงเทอร์รอยด์มีข้อได้เปรียบคือ มีขนาดเล็ก และมีน้ำหนักเบากว่า

เอกสารอ้างอิง

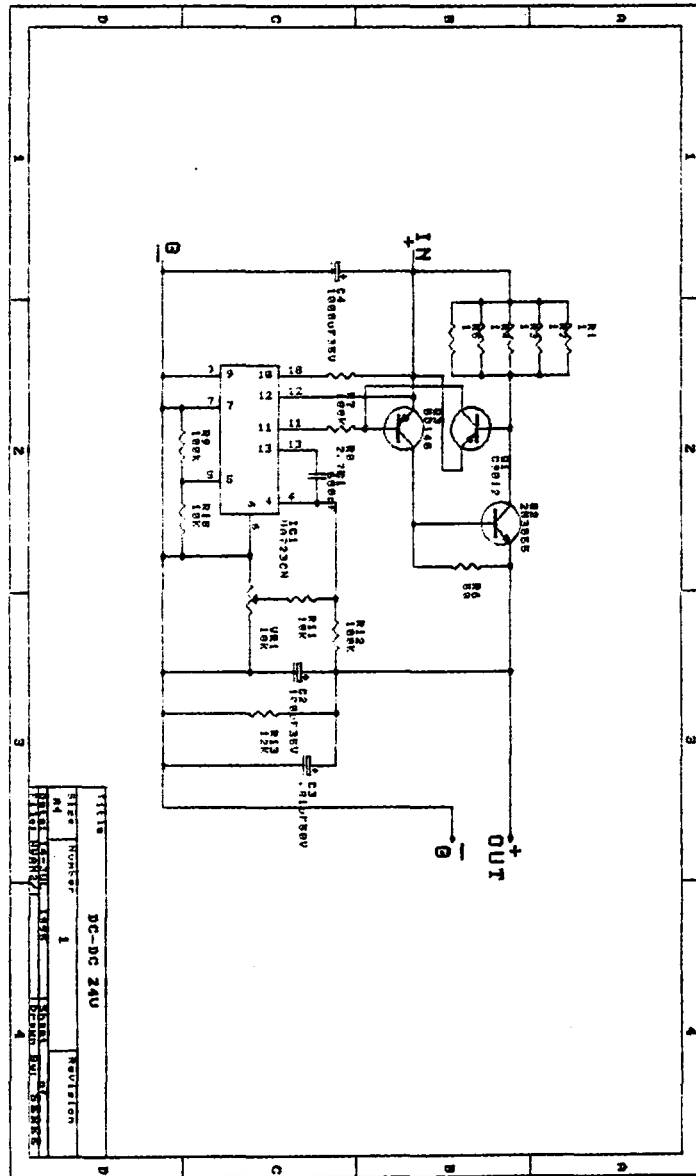
1. ศูนย์วิจัยอิเล็กทรอนิกส์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง, เทคโนโลยีการสร้างและการใช้งานเซลล์แสงอาทิตย์
2. Simon Roberts , Solar electricity. A practical Guide to Designing and Installing Small Photovoltaic Systems , Prentice Hall International Ltd , 1991
3. การใช้แผงโซลาร์เซลล์และลิเธียมไอออน , เรียบเรียงโดย วิโรจน์ อัครรังสี ... , SE-EDUCATION Public co.Ltd.
4. ปรินญานิพนธ์ “ อินเวอร์เตอร์สำหรับเซลล์แสงอาทิตย์ “ , พิษณุ สำเภารเงิน ภาควิชาวิศวกรรมไฟฟ้า สถาบันเทคโนโลยีพระจอมเกล้า พระนครเหนือ
5. วารสารเซมิคอนดักเตอร์อิเล็กทรอนิกส์ ฉบับที่ 97 หน้า 206-211

ภาคผนวก ก





รูปแสดงวงจรของภาคควบคุมการตัดประจุ



รูปแสดงวงจรของภาคควบคุมแรงดันคงที่

ט' תמונות
DATA SHEET

**μA723M, μA723C
PRECISION VOLTAGE REGULATORS**

D1083, AUGUST 1972—REVISED OCTOBER 1988

- 150-mA Load Current Without External Power Transistor
- Typically 0.02% Input Regulation and 0.03% Load Regulation (μA723M)
- Adjustable Current Limiting Capability
- Input Voltages to 40 V
- Output Adjustable from 2 to 37 V
- Direct Replacement for Fairchild μA723M and μA723C

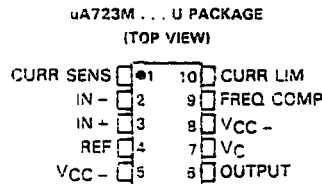
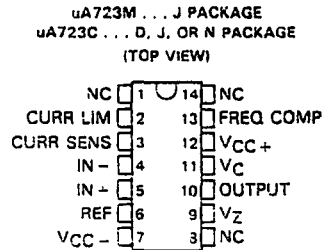
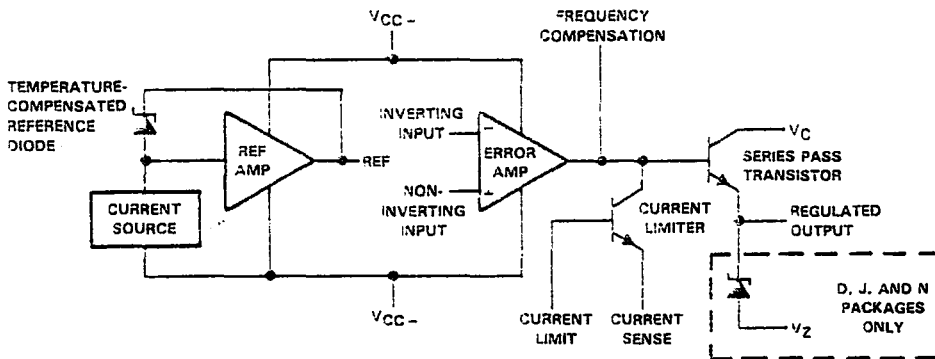
description

The μA723M and μA723C are monolithic integrated circuit voltage regulators featuring high ripple rejection, excellent input and load regulation, excellent temperature stability, and low standby current. The circuit consists of a temperature-compensated reference voltage amplifier, an error amplifier, a 150-mA output transistor, and an adjustable output current limiter.

The μA723M and μA723C are designed for use in positive or negative power supplies as a series, shunt, switching, or floating regulator. For output currents exceeding 150 mA, additional pass elements may be connected as shown in Figures 4 and 5.

The μA723M is characterized for operation over the full military temperature range of -55°C to 125°C. The μA723C is characterized for operation from 0°C to 70°C.

functional block diagram



NC—No internal connection

2
Data Sheets

PRODUCTION DATA documents contain information current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

TEXAS INSTRUMENTS
POST OFFICE BOX 955012 • DALLAS, TEXAS 75295

Copyright © 1982, Texas Instruments Incorporated

2-211

**μA723M, μA723C
PRECISION VOLTAGE REGULATORS**

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

| | |
|--|--|
| Peak voltage from V_{CC+} to V_{CC-} ($t_w \leq 50$ ms) | 50 V |
| Continuous voltage from V_{CC+} to V_{CC-} | 40 V |
| Input-to-output voltage differential | 40 V |
| Differential input voltage to error amplifier | ± 5 V |
| Voltage between noninverting input and V_{CC-} | 8 V |
| Current from V_Z | 25 mA |
| Current from REF | 15 mA |
| Continuous total dissipation (see Note 1) | See Dissipation Rating Table |
| Operating free-air temperature range: $\mu A723M$ Circuits | -55°C to 125°C |
| $\mu A723C$ Circuits | 0°C to 70°C |
| Storage temperature range | -65°C to 150°C |
| Lead temperature 1,6 mm (1/16 inch) from case for 60 seconds: J or U package | 300°C |
| Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds: D or N package | 260°C |

NOTE 1: Power dissipation = $I_{(standby)} + I_{(ref)} V_{CC} + (V_C - V_O) I_O$.

DISSIPATION RATING TABLE

| PACKAGE | $T_A \leq 25^\circ\text{C}$ POWER RATING | DERATING FACTOR | DERATE ABOVE T_A | $T_A = 70^\circ\text{C}$ POWER RATING | $T_A = 125^\circ\text{C}$ POWER RATING |
|------------------------|---|---------------------------|-----------------------|--|---|
| D | 950 mW | 7.6 mW/ $^\circ\text{C}$ | 25°C | 608 mW | |
| J ($\mu\text{A-M}$) | 1000 mW | 11.0 mW/ $^\circ\text{C}$ | 59°C | 880 mW | 275 mW |
| J ($\mu\text{A-CI}$) | 1000 mW | 8.2 mW/ $^\circ\text{C}$ | 28°C | 656 mW | |
| N | 1000 mW | 9.2 mW/ $^\circ\text{C}$ | 41°C | 736 mW | |
| U | 875 mW | 5.4 mW/ $^\circ\text{C}$ | 25°C | 432 mW | 135 mW |

recommended operating conditions

| | MIN | MAX | UNIT |
|---|-----|-----|------|
| Input voltage, V_I | 9.5 | 40 | V |
| Output voltage, V_O | 2 | 37 | V |
| Input-to-output voltage differential, $V_C - V_O$ | 3 | 38 | V |
| Output current, I_O | | 150 | mA |

2

Data Sheets

**μA723M, μA723C
PRECISION VOLTAGE REGULATORS**

electrical characteristics at specified free-air temperature (see Notes 2 and 3)

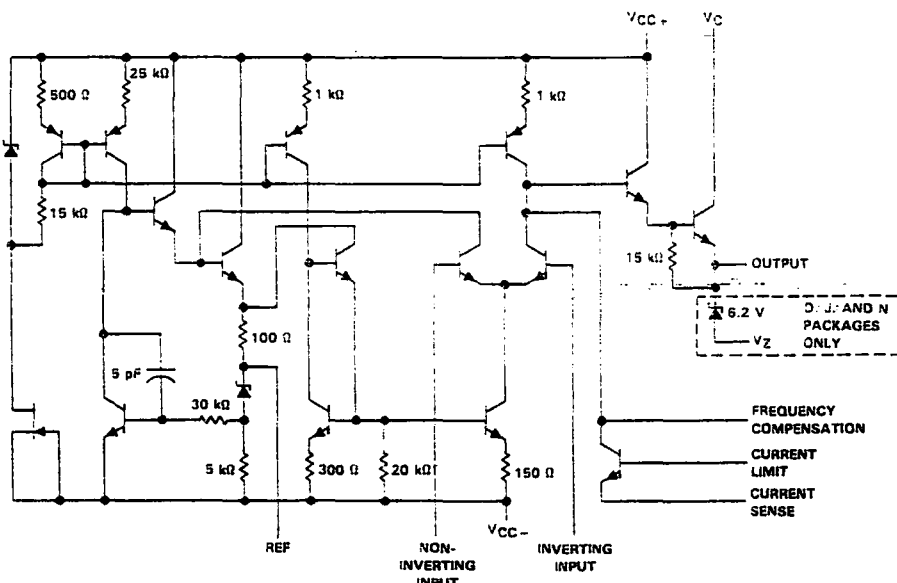
| PARAMETER | TEST CONDITIONS† | μA723M | | | μA723C | | | UNIT | |
|---|---|------------|-------|--------|--------|--------|--------|------|---------------|
| | | MIN | TYP | MAX | MIN | TYP | MAX | | |
| Input regulation | $V_I = 12\text{ V to }V_I = 15\text{ V}$ | 25°C | | 0.01% | 0.1% | 0.01% | 0.1% | | |
| | $V_I = 12\text{ V to }V_I = 40\text{ V}$ | 25°C | | 0.02% | 0.2% | 0.1% | 0.5% | | |
| | $V_I = 12\text{ V to }V_I = 15\text{ V}$ | Full range | | 0.3% | | 0.3% | | | |
| Ripple rejection | $f = 50\text{ Hz to }10\text{ kHz}, C_{(ref)} = 0$ | 25°C | | 74 | | | dB | | |
| | $f = 50\text{ Hz to }10\text{ kHz}, C_{(ref)} = 5\text{ }\mu\text{F}$ | 25°C | | 86 | | | | | |
| Output regulation | $I_O = 1\text{ mA to }I_O = 50\text{ mA}$ | 25°C | | -0.03% | -0.15% | -0.03% | -0.2% | | |
| | | Full range | | -0.6% | | | | | |
| Reference voltage, $V_{(ref)}$ | | 25°C | 6.95 | 7.15 | 7.35 | 6.8 | 7.15 | 7.5 | V |
| Standby current | $V_I = 30\text{ V}, I_O = 0$ | 25°C | 2.3 | 3.5 | 2.3 | 4 | mA | | |
| Temperature coefficient of output voltage | | Full range | 0.002 | 0.015 | 0.003 | 0.015 | % / °C | | |
| Short-circuit output current | $R_{SC} = 10\text{ }\Omega, V_O = 0$ | 25°C | 85 | | 85 | | mA | | |
| Output noise voltage | $BW = 100\text{ Hz to }10\text{ kHz}, C_{(ref)} = 0$ | 25°C | 20 | | | 20 | | | μV |
| | $BW = 100\text{ Hz to }10\text{ kHz}, C_{(ref)} = 5\text{ }\mu\text{F}$ | 25°C | 2.5 | | | 2.5 | | | |

† Full range for μA723M is -55°C to 125°C and for μA723C is 0°C to 70°C.

NOTES: 2. For all values in this table, the device is connected as shown in Figure 1 with the divider resistance as seen by the error amplifier $\leq 10\text{ k}\Omega$. Unless otherwise specified, $V_I = V_{CC+} = V_C = 12\text{ V}, V_{CC-} = 0, V_O = 5\text{ V}, I_O = 1\text{ mA}, R_{SC} = 0$, and $C_{(ref)} = 0$.

3. Pulse testing techniques must be used that will maintain the junction temperature as close to the ambient temperature as possible.

schematic



RESISTOR AND CAPACITOR VALUES SHOWN ARE NOMINAL.

Data Sheets **2**

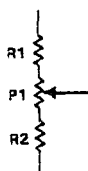
**μA723M, μA723C
PRECISION VOLTAGE REGULATORS**

TYPICAL APPLICATION DATA

TABLE 1. RESISTOR VALUES (kΩ) FOR STANDARD OUTPUT VOLTAGES

| OUTPUT VOLTAGE (V) | APPLICABLE FIGURES (SEE NOTE 3) | FIXED OUTPUT ± 5% | | OUTPUT ADJUSTABLE ± 10% (SEE NOTE 4) | | | OUTPUT VOLTAGE (V) | APPLICABLE FIGURES (SEE NOTE 3) | FIXED OUTPUT ± 5% | | OUTPUT ADJUSTABLE ± 10% (SEE NOTE 4) | | |
|--------------------|---------------------------------|-------------------|---------|--------------------------------------|---------|---------|--------------------|---------------------------------|-------------------|---------|--------------------------------------|---------|---------|
| | | R1 (kΩ) | R2 (kΩ) | R1 (kΩ) | P1 (kΩ) | P2 (kΩ) | | | R1 (kΩ) | R2 (kΩ) | R1 (kΩ) | P1 (kΩ) | P2 (kΩ) |
| +3.0 | 1,5,6,9,11, 12 (4) | 4.12 | 3.01 | 1.8 | 0.5 | 1.2 | -100 | 7 | 3.57 | 105 | 2.2 | 10 | 91 |
| +3.6 | 1,5,6,9,11, 12 (4) | 3.57 | 3.65 | 1.5 | 0.5 | 1.5 | +250 | 7 | 3.57 | 255 | 2.2 | 10 | 240 |
| +5.0 | 1,5,6,9,11, 12 (4) | 2.15 | 4.99 | 0.75 | 0.5 | 2.2 | -6 (Note 5) | 3, (10) | 3.57 | 2.43 | 1.2 | 0.5 | 0.75 |
| +6.0 | 1,5,6,9,11, 12 (4) | 1.15 | 6.04 | 0.5 | 0.5 | 2.7 | -9 | 3, 10 | 3.48 | 5.36 | 1.2 | 0.5 | 2.0 |
| +9.0 | 2,4, (5,6, 9, 12) | 1.87 | 7.15 | 0.75 | 1.0 | 2.7 | -12 | 3, 10 | 3.57 | 9.45 | 1.2 | 0.5 | 3.3 |
| +12 | 2,4, (5,6, 9, 12) | 4.87 | 7.15 | 2.0 | 1.0 | 3.0 | -15 | 3, 10 | 3.57 | 11.5 | 1.2 | 0.5 | 4.3 |
| +15 | 2,4, (5, 6, 9, 12) | 7.37 | 7.15 | 3.3 | 1.0 | 3.0 | -28 | 3, 10 | 3.57 | 24.3 | 1.2 | 0.5 | 10 |
| -28 | 2,4, (5, 6, 9, 12) | 21.0 | 7.15 | 5.6 | 1.0 | 2.0 | -45 | 3 | 3.57 | 41.2 | 2.2 | 10 | 33 |
| -45 | 7 | 3.57 | 48.7 | 2.2 | 10 | 39 | -100 | 3 | 3.57 | 95.3 | 2.2 | 10 | 91 |
| -75 | 7 | 3.57 | 78.7 | 2.2 | 10 | 68 | -250 | 3 | 3.57 | 249 | 2.2 | 10 | 240 |

NOTES: 3. The R1/R2 divider may be across either V_O or V_{ref} . If the divider is across V_{ref} , use the figure numbers without parentheses. If the divider is across V_O , use the figure numbers in parentheses.
 4. To make the voltage adjustable, the R1/R2 divider shown in the figures must be replaced by the divider shown below.



ADJUSTABLE OUTPUT CIRCUIT

5. The device requires a minimum of 9 V between V_{CC+} and V_{CC-} when V_O is equal to or more positive than -9 V.

2 Data Sheets

uA723M, uA723C
PRECISION VOLTAGE REGULATORS

TYPICAL APPLICATION DATA

TABLE 2. FORMULAS FOR INTERMEDIATE OUTPUT VOLTAGES

| | | |
|--|---|--|
| <p>Outputs from +2 to +7 V (Figures 1, 5, 6, 9, 11, 12, (4))</p> $V_O = V_{(ref)} \times \frac{R_2}{R_1 + R_2}$ | <p>Outputs from -4 to +250 V (Figure 7)</p> $V_O = \frac{V_{(ref)}}{2} \times \frac{R_2 - R_1}{R_1}$ <p>$R_3 = R_4$</p> | <p>Current Limiting</p> $I_{(limit)} = \frac{0.65 \text{ V}}{R_{SC}}$ |
| <p>Outputs from -7 to +37 V (Figures 2, 4, (5, 6, 9, 11, 12))</p> $V_O = V_{(ref)} \times \frac{R_1 - R_2}{R_2}$ | <p>Outputs from -6 to -250 V (Figures 3, 8, 10)</p> $V_O = -\frac{V_{(ref)}}{2} \times \frac{R_1 - R_2}{R_1}$ <p>$R_3 = R_4$</p> | <p>Foldback Current Limiting (Figure 8)</p> $I_{(knee)} = \frac{V_O R_3 - (R_3 - R_4) 0.65 \text{ V}}{R_{SC} R_4}$ $I_{OS} = \frac{0.65 \text{ V}}{R_{SC}} \times \frac{R_3 - R_4}{R_4}$ |

2

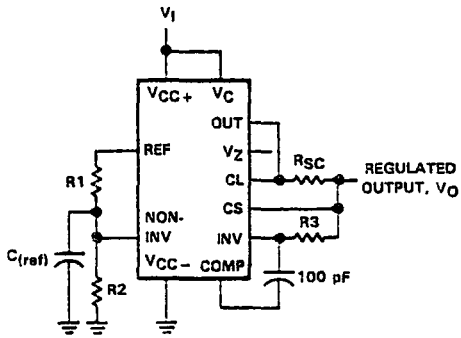
Data Sheets

- NOTES: 3. The R1-R2 divider may be across either V_O or $V_{(ref)}$. If the divider is across $V_{(ref)}$ and uses figures without parentheses, use figures with parentheses when the divider is across V_O .
4. To make the voltage adjustable, the R1-R2 divider shown in the figures must be replaced by the divider shown at the right.
5. The device requires a minimum of 9 V between V_{CC-} and V_{CC+} when V_O is equal to or more positive than -9 V.

μA723M, μA723C
PRECISION VOLTAGE REGULATORS

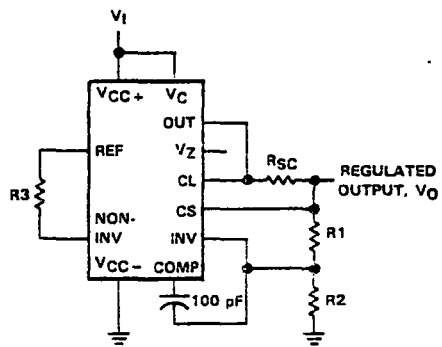
TYPICAL APPLICATION DATA

2
Data Sheets



NOTES: A. $R_3 = \frac{R_1 \cdot R_2}{R_1 + R_2}$ for minimum αV_O .
 B. R_3 may be eliminated for minimum component count. Use direct connection (i.e., $R_3 = 0$).

FIGURE 1. BASIC LOW-VOLTAGE REGULATOR
 ($V_O = 2$ TO 7 VOLTS)



NOTES: A. $R_3 = \frac{R_1 \cdot R_2}{R_1 - R_2}$ for minimum αV_O .
 B. R_3 may be eliminated for minimum component count. Use direct connection (i.e., $R_3 = 0$).

FIGURE 2. BASIC HIGH-VOLTAGE REGULATOR
 ($V_O = 7$ TO 37 VOLTS)

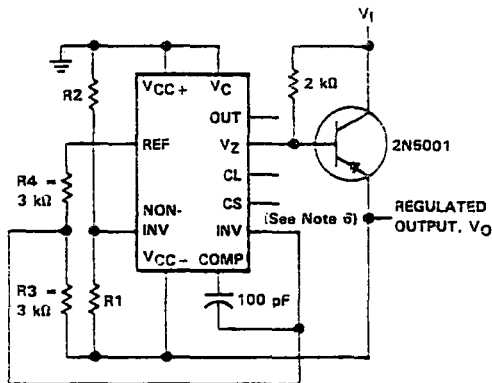


FIGURE 3. NEGATIVE-VOLTAGE REGULATOR

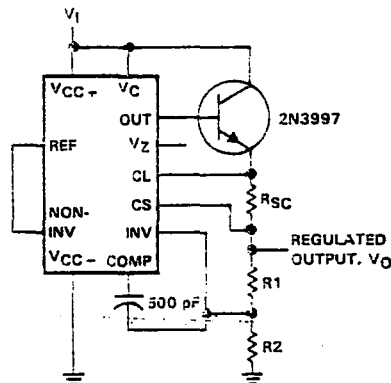


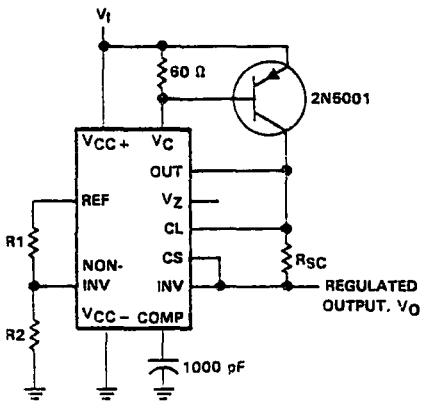
FIGURE 4. POSITIVE-VOLTAGE REGULATOR
 (EXTERNAL N-P-N PASS TRANSISTOR)

NOTE 8: When 10-lead μA723U devices are used in applications requiring V_Z , an external 6.2-V regulator diode must be connected in series with the OUT terminal.

**uA723M, uA723C
PRECISION VOLTAGE REGULATORS**

TYPICAL APPLICATION DATA

2
Data Sheets



**FIGURE 5. POSITIVE-VOLTAGE REGULATOR
(EXTERNAL P-N-P PASS TRANSISTOR)**

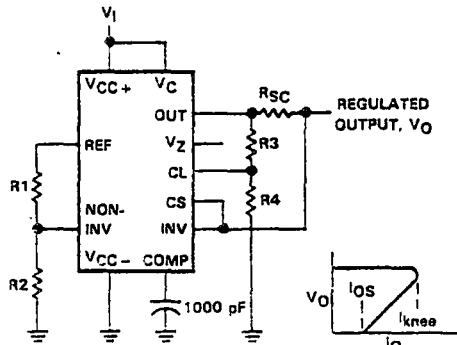


FIGURE 6. FOLDBACK CURRENT LIMITING

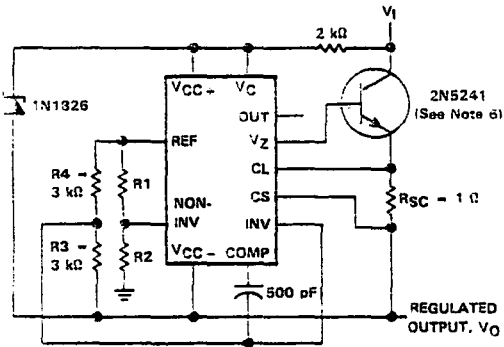


FIGURE 7. POSITIVE FLOATING REGULATOR

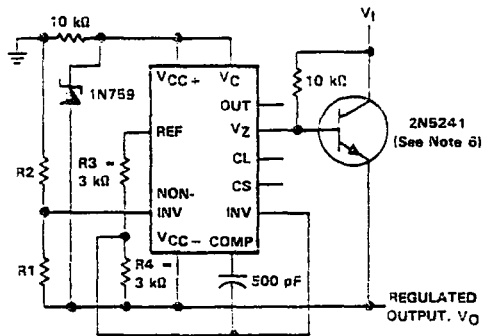


FIGURE 8. NEGATIVE FLOATING REGULATOR

NOTE 6: When 10-lead uA723U devices are used in applications requiring V_Z , an external 6.2-V regulator diode must be connected in series with the OUT terminal.

uA723M, uA723C
PRECISION VOLTAGE REGULATORS

TYPICAL APPLICATION DATA

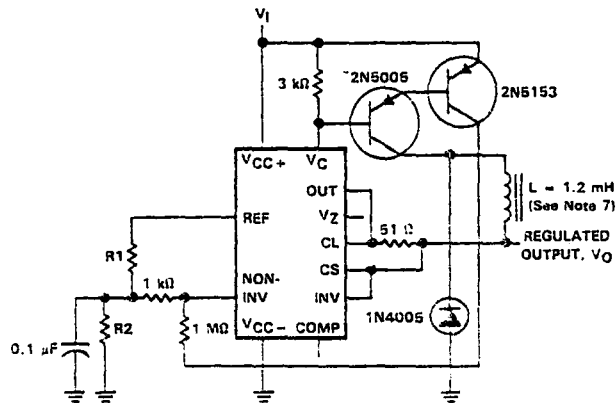


FIGURE 9. POSITIVE SWITCHING REGULATOR

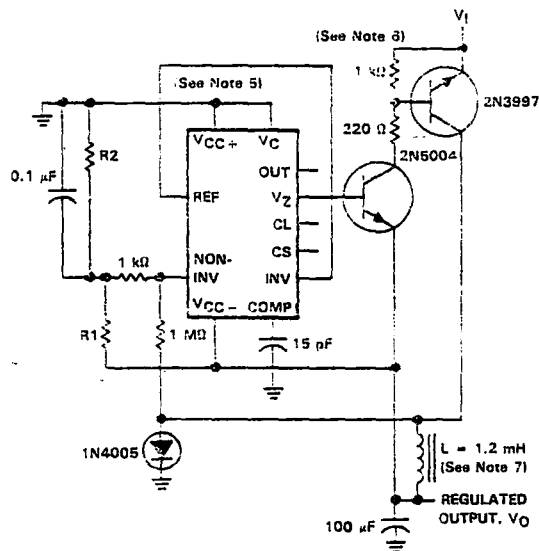
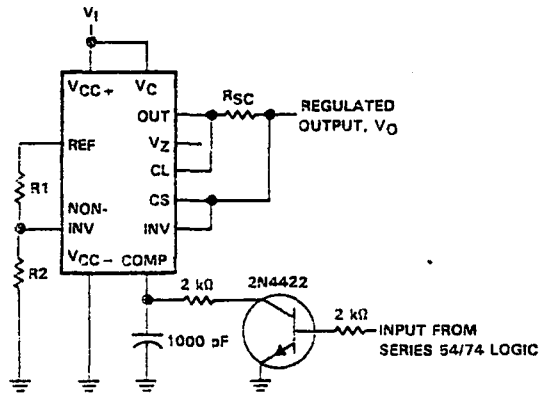


FIGURE 10. NEGATIVE SWITCHING REGULATOR

- NOTES:**
5. The device requires a minimum of 9 V between V_{CC+} and V_{CC-} when V_O is equal to or more positive than -9 V.
 6. When 10-lead uA723U devices are used in applications requiring V_Z , an external 6.2-V regulator diode must be connected in series with the OUT terminal.
 7. L is 40 turns of No. 20 enameled copper wire wound on Ferroxcube P36/22-3B7 potted core, or equivalent, with an 0.009-inch air gap.

**μA723M, μA723
PRECISION VOLTAGE REGULATOR**

TYPICAL APPLICATION DATA



NOTE A: Current limit transistor may be used for shutdown if current limiting is not required.

FIGURE 11. REMOTE SHUTDOWN REGULATOR WITH CURRENT LIMITING

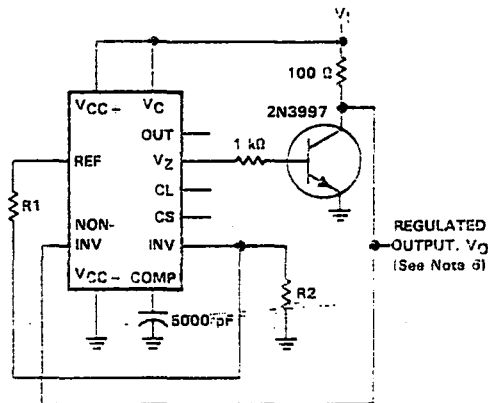


FIGURE 12. SHUNT REGULATOR

NOTE 6: When 10-lead μA723U devices are used in applications requiring V_Z, an external 6.2-V regulator diode must be connected in series with the OUT terminal.



CA3140

BiMOS Operational Amplifier with MOSFET Input/Bipolar Output

© 1993

Features

- MOSFET Input Stage
- Very High Input Impedance (Z_{IN}) -1.5T Ω (Typ.)
- Very Low Input Current (I_i) -10pA (Typ.) at $\pm 15V$
- Wide Common Mode Input Voltage Range (VICR) - Can be Swung 0.5V Below Negative Supply Voltage Rail
- Output Swing Complements Input Common Mode Range
- Directly Replaces Industry Type 741 in Most Applications

Applications

- Ground-Referenced Single Supply Amplifiers in Automobile and Portable Instrumentation
- Sample and Hold Amplifiers
- Long Duration Timers/Multivibrators (Microseconds-Minutes-Hours)
- Photocurrent Instrumentation
- Peak Detectors
- Active Filters
- Comparators
- Interface in 5V TTL Systems and Other Low Supply Voltage Systems
- All Standard Operational Amplifier Applications
- Function Generators
- Tone Controls
- Power Supplies
- Portable Instruments
- Intrusion Alarm Systems

Description

The CA3140A and CA3140 are integrated circuit operational amplifiers that combine the advantages of high voltage PMOS transistors with high voltage bipolar transistors on a single monolithic chip. Because of this unique combination of technologies, this device can now provide designers, for the first time, with the special performance features of the CA3130 CMOS operational amplifiers and the versatility of the 741 series of industry standard operational amplifiers.

The CA3140A and CA3140 BiMOS operational amplifiers feature gate protected MOSFET (PMOS) transistors in the input circuit to provide very high input impedance, very low input current, and high speed performance. The CA3140A and CA3140 operate at supply voltage from 4V to 36V (either single or dual supply). These operational amplifiers are internally phase compensated to achieve stable operation in unity gain follower operation, and additionally, have access terminal for a supplementary external capacitor if additional frequency roll-off is desired. Terminals are also provided for use in applications requiring input offset voltage nulling. The use of PMOS field effect transistors in the input stage results in common mode input voltage capability down to 0.5V below the negative supply terminal, an important attribute for single supply applications. The output stage uses bipolar transistors and includes built-in protection against damage from load terminal short circuiting to either supply rail or to ground.

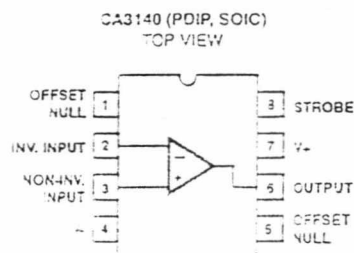
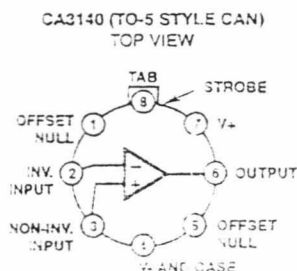
The CA3140 Series has the same 8-lead pinout used for the "741" and other industry standard op amps. The CA3140A and CA3140 are intended for operation at supply voltages up to 36V ($\pm 18V$).

Ordering Information

| PART NUMBER | TEMP. RANGE | PACKAGE |
|-------------|-----------------|------------------------|
| CA3140AE | -55°C to +125°C | 3 Lead Plastic DIP |
| CA3140AM | -55°C to +125°C | 3 Lead SOIC |
| CA3140AS | -55°C to +125°C | 3 Pin Can, Lead Formed |
| CA3140AT | -55°C to +125°C | 3 Pin Can |
| CA3140BT | -55°C to +125°C | 3 Pin Can |
| CA3140E | -55°C to +125°C | 3 Lead Plastic DIP |
| CA3140M | -55°C to +125°C | 3 Lead SOIC |
| CA3140M96 | -55°C to +125°C | 3 Lead SOIC* |
| CA3140T | -55°C to +125°C | 3 Pin Can |

* Denotes Tape and Reel

Pinouts



OPERATIONAL AMPLIFIERS

CAUTION: These devices are sensitive to electrostatic discharge. Users should follow proper ESD handling procedures.

File Number 97

Copyright © Harris Corporation, 1993

2-123

Specifications CA3140, CA3140A

Absolute Maximum Ratings

| | |
|---|------------|
| DC Supply Voltage (Between V+ and V- Terminals) | ±36V |
| Differential Mode Input Voltage | ±3V |
| DC Input Voltage (V+ +8V) To (V- -0.5V) | |
| Input Terminal Current | ±1mA |
| Output Short Circuit Duration | Indefinite |
| Junction Temperature | +175°C |
| Junction Temperature (Plastic Package) | +150°C |
| Lead Temperature (Soldering 10 Sec.) | +300°C |

* Short circuit may be applied to ground or to either supply.

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

Operating Conditions

| | |
|---|-----------------|
| Operating Temperature Range (All Types) | -55°C to +125°C |
| Storage Temperature Range (All Types) | -65°C to +150°C |

Electrical Specifications $V_+ = +15V, V_- = -15V, T_A = -25^\circ C$

| PARAMETERS | SYMBOL | TEST CONDITIONS | CA3140A | CA3140 | UNITS |
|--|------------|--|---------|--------|-----------|
| Input Offset Voltage Adjustment Resistor | | Typical Value of Resistor Between Term. 4 and 5 or 4 and 1 to Adjust Max. V_{IO} | 18 | 4.7 | Ω |
| Input Resistance | R_I | | 1.5 | 1.5 | $T\Omega$ |
| Input Capacitance | C_I | | 4 | 4 | pF |
| Output Resistance | R_O | | 60 | 60 | Ω |
| Equivalent Wideband Input Noise Voltage (See Figure 35) | e_N | BW = 140kHz $R_S = 1 M\Omega$ | 48 | 48 | nV |
| Equivalent Input Noise Voltage (See Figure 7) | e_N | $f = 1kHz$ $R_S = 100\Omega$ | 40 | 40 | nV/√Hz |
| | | $f = 10 kHz$ | 12 | 12 | nV/√Hz |
| Short Circuit Current to Opposite Supply | | | | | |
| Source | I_{OUT+} | | 40 | 40 | mA |
| Sink | I_{OUT-} | | 18 | 18 | mA |
| Gain-Bandwidth Product, (See Figures 2 & 15) | f_T | | 4.5 | 4.5 | MHz |
| Slew Rate, (See Figure 3) | SR | | 9 | 9 | V/μs |
| Sink Current From Terminal 3 To Terminal 4 to Swing Output Low | | | 220 | 220 | μA |
| Transient Response: | | $R_L = 2k\Omega$ $C_L = 100pF$ | | | |
| Rise Time | t_R | | 0.08 | 0.08 | μs |
| Overshoot (See Figure 34) | OS | | 10 | 10 | % |
| Settling Time at 10 V_{pp} , (See Figure 14) | t_S | $R_L = 2k\Omega$ $C_L = 100pF$ Voltage Follower | | | |
| 1mV | | | 4.5 | 4.5 | μs |
| 10mV | | | 1.4 | 1.4 | μs |

Specifications CA3140, CA3140A

Electrical Specifications For Equipment Design. At $V_+ = 15V$, $V_- = 15V$, $T_A = +25^\circ C$, Unless Otherwise Specified

| PARAMETERS | SYMBOL | LIMITS | | | | | | UNITS |
|--|------------|---------|----------------------|-----|--------|----------------------|-----|------------------|
| | | CA3140A | | | CA3140 | | | |
| | | MIN | TYP | MAX | MIN | TYP | MAX | |
| Input Offset Voltage | $ V_{IO} $ | - | 2 | 5 | - | 5 | 15 | mV |
| Input Offset Current | $ I_{IO} $ | - | 0.5 | 20 | - | 0.5 | 30 | pA |
| Input Current | I_I | - | 10 | 40 | - | 10 | 50 | pA |
| Large Signal Voltage Gain (Note 1) (See Figures 1, 15) | A_{OL} | 20 | 100 | - | 20 | 100 | - | kV/V |
| | | 86 | 100 | - | 86 | 100 | - | dB |
| Common Mode Rejection Ratio (See Figure 6) | CMRR | - | 32 | 320 | - | 32 | 320 | $\mu V/V$ |
| | | 70 | 30 | - | 70 | 90 | - | dB |
| Common Mode Input Voltage Range (See Figure 17) | V_{ICR} | -15 | -15.5 to -12.5 | 12 | -15 | -15.5 to -12.5 | 11 | V |
| Power-Supply Rejection Ratio, $\Delta V_{IO}/\Delta V_S$ (See Figure 6) | PSRR | - | 100 | 150 | - | 100 | 150 | $\mu V/V$ |
| | | 76 | 30 | - | 76 | 30 | - | dB |
| Max. Output Voltage (Note 2) (See Figures 10, 17) | V_{OUT+} | +12 | 13 | - | +12 | 13 | - | V |
| | V_{OUT-} | -14 | -14.4 | - | -14 | -14.4 | - | V |
| Supply Current (See Figure 4) | I_+ | - | 4 | 6 | - | 4 | 6 | mA |
| Device Dissipation | P_D | - | 120 | 180 | - | 120 | 180 | mW |
| Input Offset Voltage Temp. Drift, $\Delta V_{IO}/\Delta T$ | | - | 6 | - | - | 6 | - | $\mu V/^\circ C$ |

NOTES:

1. At $V_D = 26V_{D+}$, $-12V$, $14V$ and $R_I = 2k\Omega$
2. At $R_I = 2k\Omega$.

Electrical Specifications For Design Guidance. At $V_+ = 5V$, $V_- = 0V$, $T_A = +25^\circ C$

| PARAMETERS | SYMBOL | CA3140A | CA3140 | UNITS |
|----------------------|------------|---------|--------|------------|
| Input Offset Voltage | $ V_{IO} $ | 2 | 5 | mV |
| Input Offset Current | $ I_{IO} $ | 0.1 | 0.1 | pA |
| Input Current | I_I | 2 | 2 | pA |
| Input Resistance | R_I | 1 | 1 | T Ω |

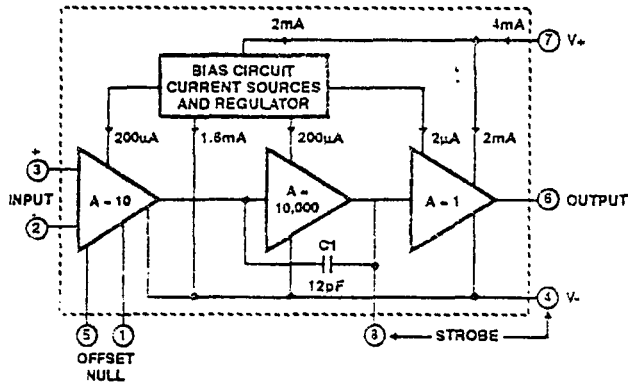
Specifications CA3140, CA3140A

Electrical Specifications For Design Guidance. At $V_+ = 5\text{ V}$, $V_- = 0\text{ V}$, $T_A = +25^\circ\text{C}$ (Continued)

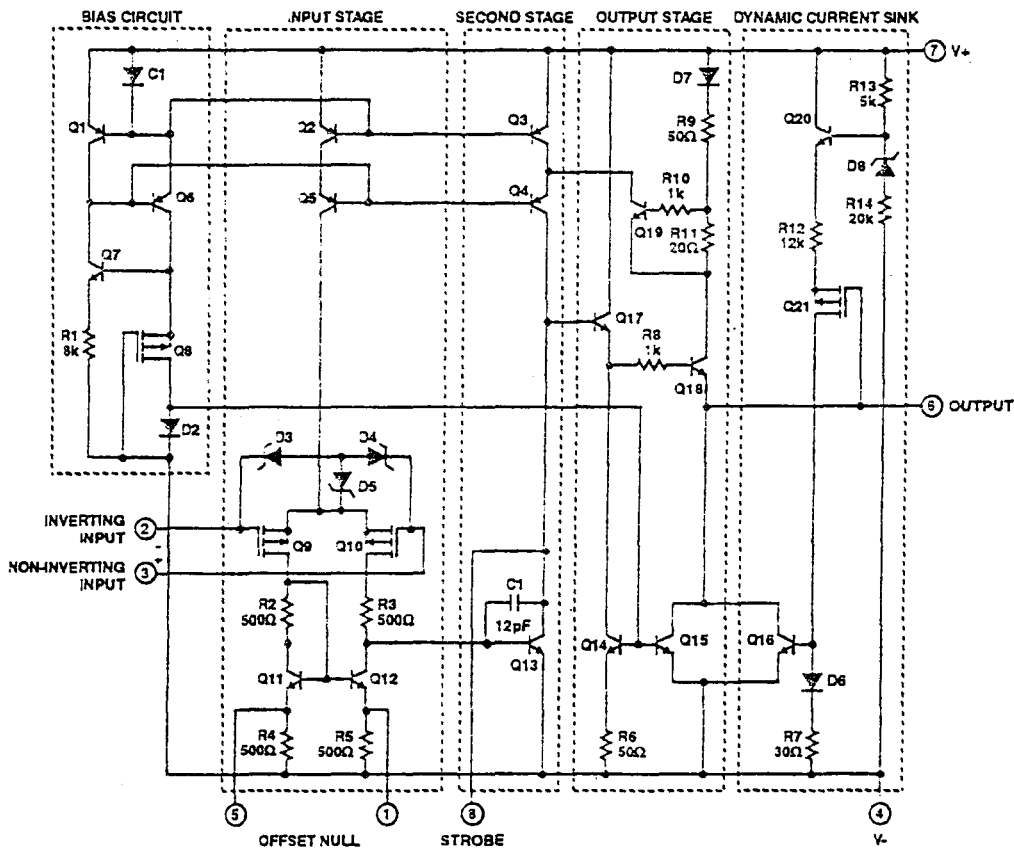
| PARAMETERS | SYMBOL | CA3140A | CA3140 | UNITS |
|--|---------------------------------|---------|--------|--------------|
| Large Signal Voltage Gain (See Figures 1, 15) | A_{OL} | 100 | 100 | $\times V/V$ |
| | | 100 | 100 | dB |
| Common Mode Rejection Ratio, | CMRR | 32 | 32 | $\mu V/V$ |
| | | 90 | 30 | dB |
| Common Mode Input Voltage Range (See Figure 17) | V_{ICR} | -0.5 | -0.5 | V |
| | | 2.6 | 2.6 | V |
| Power Supply Rejection Ratio | PSRR $\Delta V_O/\Delta V_S$ | 100 | 100 | $\mu V/V$ |
| | | 30 | 30 | dB |
| Maximum Output Voltage (See Figures 10, 17) | V_{OM+} | 3 | 3 | V |
| | V_{OM-} | 0.13 | 0.13 | V |
| Maximum Output Current: | | | | |
| Source | I_{CM+} | 10 | 10 | mA |
| Sink | I_{CM-} | 1 | 1 | mA |
| Slew Rate (See Figure 21) | SR | 7 | 7 | $V/\mu s$ |
| Gain-Bandwidth Product (See Figure 21) | f_T | 3.7 | 3.7 | MHz |
| Supply Current (See Figure 4) | I_+ | 1.5 | 1.5 | mA |
| Device Dissipation | P_D | 3 | 3 | mW |
| Sink Current from Term. 3 to Term. 4 to Swing Output Low | | 200 | 200 | μA |

CA3140A, CA3140

Block Diagram



Schematic Diagram



ALL RESISTANCE VALUES ARE IN Ω

OPERATIONAL AMPLIFIERS

CA3140A, CA3140

Circuit Description

As shown in the block diagram, the input terminals may be operated down to 0.5V below the negative supply rail. Two class A amplifier stages provide the voltage gain, and a unique class AB amplifier stage provides the current gain necessary to drive low-impedance loads.

A biasing circuit provides control of cascoded constant current flow circuits in the first and second stages. The CA3140 includes an on chip phase compensating capacitor that is sufficient for the unity gain voltage follower configuration.

Input Stages

The schematic diagram consists of a differential input stage using PMOS field-effect transistors (Q9, Q10) working into a mirror pair of bipolar transistors (Q11, Q12) functioning as load resistors together with resistors R2 through R5. The mirror pair transistors also function as a differential-to-single-ended converter to provide base current drive to the second stage bipolar transistor (Q13). Offset nulling, when desired, can be effected with a 10k Ω potentiometer connected across terminals 1 and 5 and with its slider arm connected to terminal 4. Cascode connected bipolar transistors Q2, Q5 are the constant current source for the input stage. The base biasing circuit for the constant current source is described subsequently. The small diodes D3, D4, D5 provide gate oxide protection against high voltage transients, e.g., static electricity.

Second Stage

Most of the voltage gain in the CA3140 is provided by the second amplifier stage, consisting of bipolar transistor Q13 and its cascode connected load resistance provided by bipolar transistors Q3, Q4. On-chip phase compensation, sufficient for a majority of the applications is provided by C1. Additional Miller-Effect compensation (roll off) can be accomplished, when desired, by simply connecting a small capacitor between terminals 1 and 8. Terminal 8 is also used to strobe the output stage into quiescence. When terminal 8 is tied to the negative supply rail (terminal 4) by mechanical or electrical means, the output terminal 6 swings low, i.e., approximately to terminal 4 potential.

Output Stage

The CA3140 Series circuits employ a broad band output stage that can sink loads to the negative supply to complement the capability of the PMOS input stage when operating near the negative rail. Quiescent current in the emitter-follower cascode circuit (Q17, Q18) is established by transistors (Q14, Q15) whose base currents are "mirrored" to current flowing through diode D2 in the bias circuit section.

When the CA3140 is operating such that output terminal 6 is sourcing current, transistor Q13 functions as an emitter-follower to source current from the V+ bus (terminal 7), via D7, R9, and R11. Under these conditions, the collector potential of Q13 is sufficiently high to permit the necessary flow of base current to emitter follower Q17 which, in turn, drives Q18.

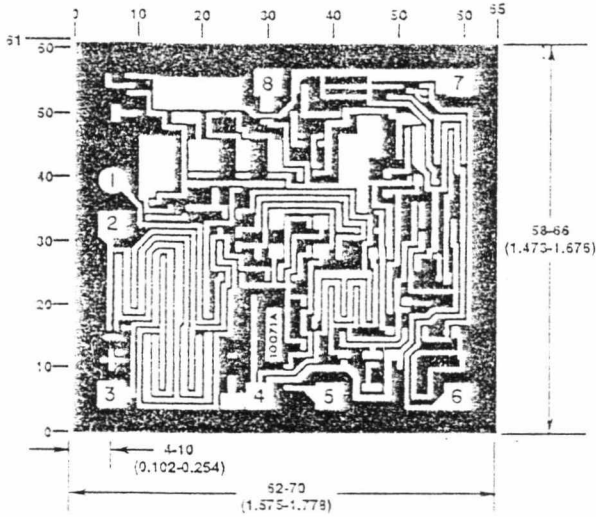
When the CA3140 is operating such that output terminal 6 is sinking current to the V- bus, transistor Q16 is the current sinking element. Transistor Q16 is mirror connected to D6, R7, with current fed by way of Q21, R12, and Q20. Transistor Q20, in turn, is biased by current flow through R13, zener D8, and R14. The dynamic current sink is controlled by voltage level sensing. For purposes of explanation, it is assumed that output terminal 6 is quiescently established at the potential midpoint between the V+ and V- supply rails. When output current sinking mode operation is required, the collector potential of transistor Q13 is driven below its quiescent level, thereby causing Q17, Q18 to decrease the output voltage at terminal 6. Thus, the gate terminal of PMOS transistor Q21 is displaced toward the V- bus, thereby reducing the channel resistance of Q21. As a consequence, there is an incremental increase in current flow through Q20, R12, Q21, D6, R7, and the base of Q16. As a result, Q16 sinks current from terminal 6 in direct response to the incremental change in output voltage caused by Q18. This sink current flows regardless of load; any excess current is internally supplied by the emitter-follower Q18. Short circuit protection of the output circuit is provided by Q19, which is driven into conduction by the high voltage drop developed across R11 under output short circuit conditions. Under these conditions, the collector of Q19 diverts current from Q4 so as to reduce the base current drive from Q17, thereby limiting current flow in Q18 to the short circuited load terminal.

Bias Circuit

Quiescent current in all stages (except the dynamic current sink) of the CA3140 is dependent upon bias current flow in R1. The function of the bias circuit is to establish and maintain constant current flow through D1, Q6, Q8 and D2. D1 is a diode connected transistor mirror connected in parallel with the base emitter junctions of Q1, Q2, and Q3. D1 may be considered as a current sampling diode that senses the emitter current of Q6 and automatically adjusts the base current of Q6 (via Q1) to maintain a constant current through Q6, Q8, D2. The base currents in Q2, Q3 are also determined by constant current flow D1. Furthermore, current in diode connected transistor Q2 establishes the currents in transistors Q14 and Q15.

CA3140, CA3140A

Metallization Mask Layout



Dimensions in parenthesis are in millimeters and are derived from the basic inch dimensions as indicated. Grid graduations are in mils (10^{-3} inch).

The photographs and dimensions represent a chip when it is part of the water. When the water is cut into chips, the cleavage angles are 37° instead of 90° with respect to the face of the chip. Therefore, the isolated chip is actually 7 mils (0.17mm) larger in both dimensions.



Typical Performance Curves

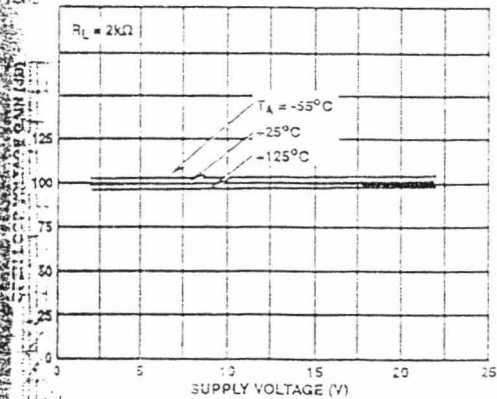


FIGURE 1. OPEN LOOP VOLTAGE GAIN vs SUPPLY VOLTAGE AND TEMPERATURE

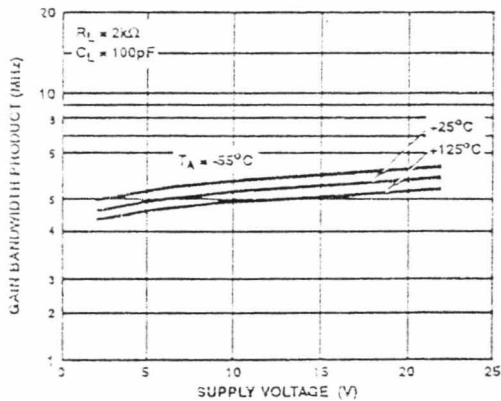


FIGURE 2. GAIN BANDWIDTH PRODUCT vs SUPPLY VOLTAGE AND TEMPERATURE

CA3140, CA3140A

Typical Performance Curves (Continued)

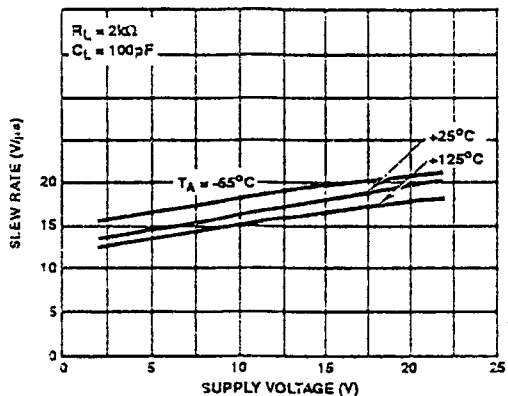


FIGURE 3. SLEW RATE vs SUPPLY VOLTAGE AND TEMPERATURE

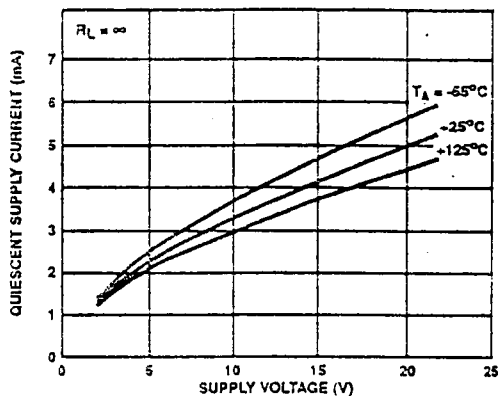


FIGURE 4. QUIESCENT SUPPLY CURRENT vs SUPPLY VOLTAGE AND TEMPERATURE

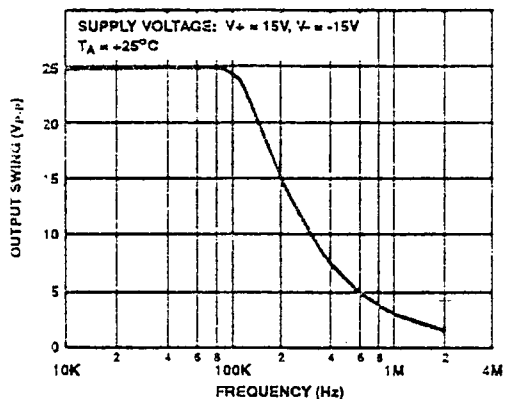


FIGURE 5. MAXIMUM OUTPUT VOLTAGE SWING vs FREQUENCY

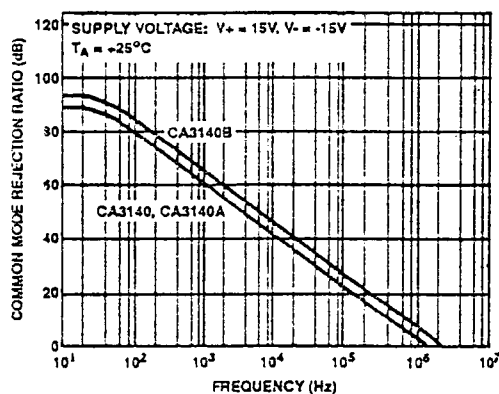


FIGURE 5. COMMON MODE REJECTION RATIO vs FREQUENCY

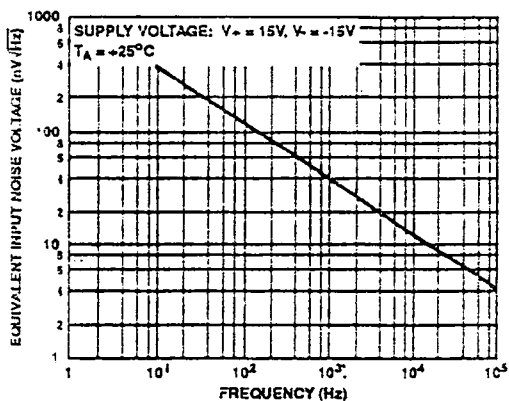


FIGURE 7. EQUIVALENT INPUT NOISE VOLTAGE vs FREQUENCY

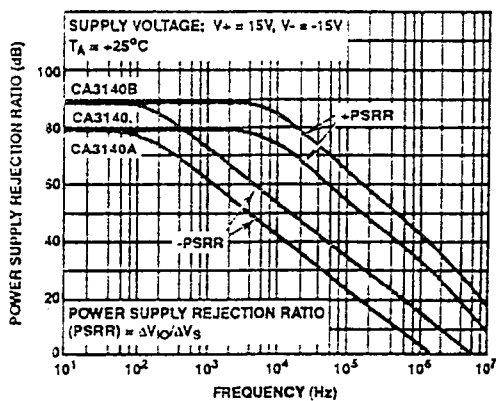


FIGURE 8. POWER SUPPLY REJECTION RATIO vs FREQUENCY

CA3140, CA3140A

Applications Considerations

The dynamic range of input and output characteristics with the most desirable high input impedance characteristics is achieved in the CA3140 by the use of a unique design based upon the PMOS Bipolar process. Input common mode voltage range and output swing capabilities are complementary, allowing operation with the single supply down to 4V.

The wide dynamic range of these parameters also means that this device is suitable for many single supply applications, such as, for example, where one input is driven below the potential of terminal 4 and the phase sense of the output signal must be maintained - a most important consideration in comparator applications.

Output Circuit Considerations

Excellent interfacing with TTL circuitry is easily achieved with a single 5.2V zener diode connected to terminal 8 as shown in Figure 9. This connection assures that the maximum output signal swing will not go more positive than the zener voltage minus two base-to-emitter voltage drops within the CA3140. These voltages are independent of the operating supply voltage.

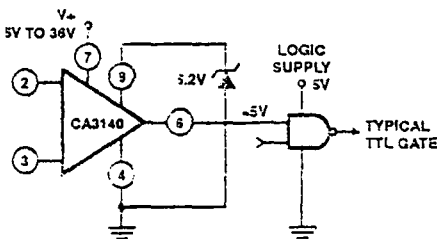


FIGURE 9. ZENER CLAMPING DIODE CONNECTED TO TERMINALS 8 AND 4 TO LIMIT CA3140 OUTPUT SWING TO TTL LEVELS

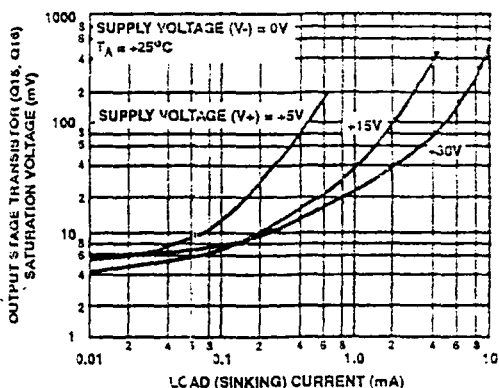


FIGURE 10. VOLTAGE ACROSS OUTPUT TRANSISTORS Q15 AND Q16 vs. LOAD CURRENT

Figure 10 shows output current sinking capabilities of the CA3140 at various supply voltages. Output voltage swing to the negative supply rail permits this device to operate both power transistors and thyristors directly without the need for level shifting circuitry usually associated with the 741 series of operational amplifiers.

Figure 13 shows some typical configurations. Note that a series resistor, R_L , is used in both cases to limit the drive available to the driven device. Moreover, it is recommended that a series diode and snub diode be used at the thyristor input to prevent large negative transient surges that can appear at the gate of thyristors, from damaging the integrated circuit.

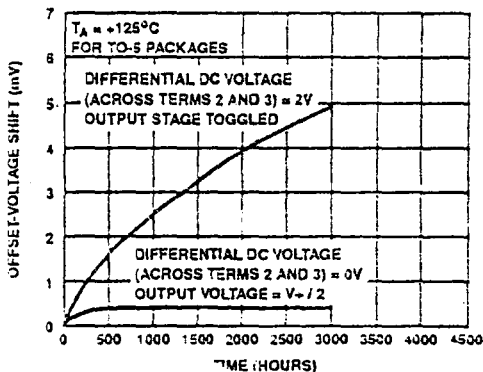


FIGURE 11. TYPICAL INCREMENTAL OFFSET VOLTAGE SHIFT vs. OPERATING LIFE

Offset Voltage Nulling

The input offset voltage can be nulled by connecting a 10kΩ potentiometer between terminals 1 and 5 and returning its wiper arm to terminal 4, see Figure 12(A). This technique, however, gives more adjustment range than required and therefore, a considerable portion of the potentiometer rotation is not fully utilized. Typical values of series resistors that may be placed at either end of the potentiometer, see Figure 12(B), to optimize its utilization range are given in the table 'Electrical Specifications' shown in this bulletin.

An alternate system is shown in Figure 12(C). This circuit uses only one additional resistor of approximately the value shown in the table. For potentiometers, in which the resistance does not drop to zero Ω at either end of rotation, a value of resistance 10% lower than the values shown in the table should be used.

Low Voltage Operation

Operation at total supply voltages as low as 4V is possible with the CA3140. A current regulator based upon the PMOS threshold voltage maintains reasonable constant operating current and hence consistent performance down to these lower voltages.

The low voltage limitation occurs when the upper extreme of the input common mode voltage range extends down to the

OPERATIONAL AMPLIFIERS

CA3140, CA3140A

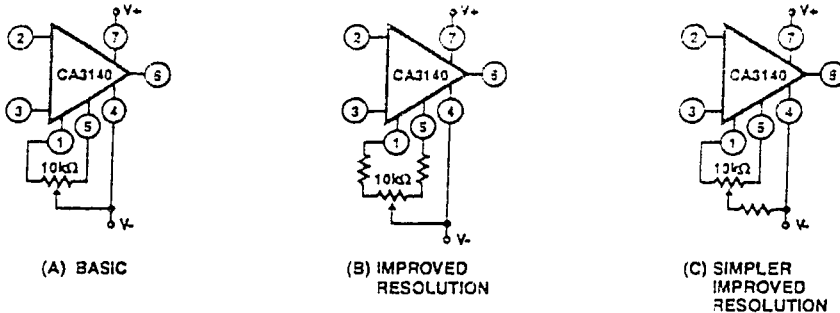


FIGURE 12. THREE OFFSET VOLTAGE NULLING METHODS

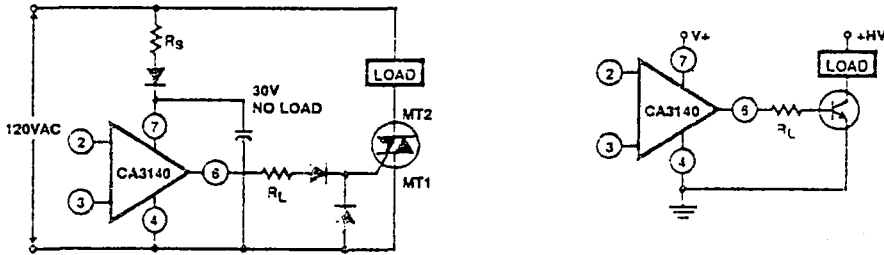


FIGURE 13. METHODS OF UTILIZING THE V_{CE(SAT)} SINKING CURRENT CAPABILITY OF THE CA3140 SERIES

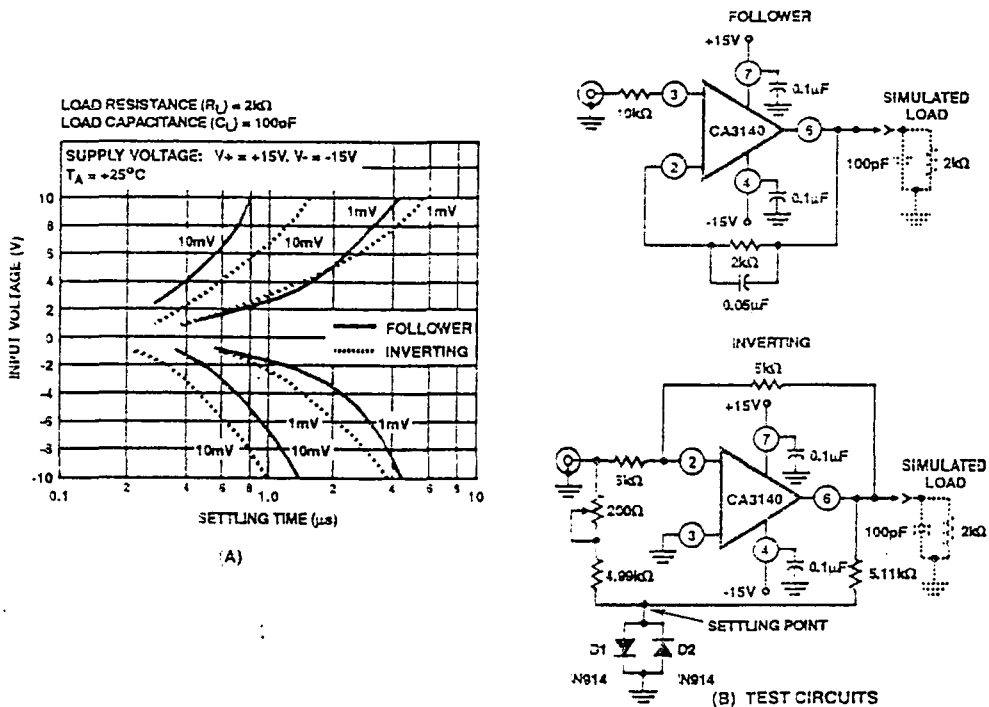


FIGURE 14. INPUT VOLTAGE vs SETTLING TIME

CA3140, CA3140A

voltage at terminal 4. This limit is reached at a total supply voltage just below 4V. The output voltage range also begins to extend down to the negative supply rail, but is slightly higher than that of the input. Figure 17 shows these characteristics and shows that with 2V dual supplies, the lower extreme of the input common mode voltage range is below ground potential.

Bandwidth and Slew Rate

For those cases where bandwidth reduction is desired, for example, broadband noise reduction, an external capacitor connected between terminals 1 and 8 can reduce the open loop -3dB bandwidth. The slew rate will, however, also be proportionally reduced by using this additional capacitor. Thus, a 20% reduction in bandwidth by this technique will also reduce the slew rate by about 20%.

Figure 14 shows the typical settling time required to reach 1mV or 10mV of the final value for various levels of large signal inputs for the voltage follower and inverting unity gain

amplifiers. The exceptionally fast settling time characteristics are largely due to the high combination of high gain and wide bandwidth of the CA3140; as shown in Figure 15.

Input Circuit Considerations

As mentioned previously, the amplifier inputs can be driven below the terminal 4 potential, but a series current limiting resistor is recommended to limit the maximum input terminal current to less than 1mA to prevent damage to the input protection circuitry.

Moreover, some current limiting resistance should be provided between the inverting input and the output when the CA3140 is used as a unity gain voltage follower. This resistance prevents the possibility of extremely large input signal transients from forcing a signal through the input protection network and directly driving the internal constant current source which could result in positive feedback via the output terminal. A 3.9kΩ resistor is sufficient.

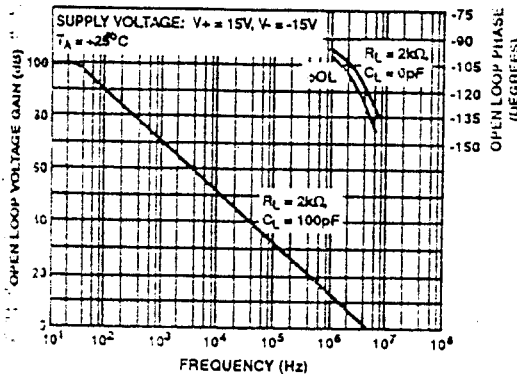


FIGURE 15. OPEN LOOP VOLTAGE GAIN AND PHASE vs FREQUENCY

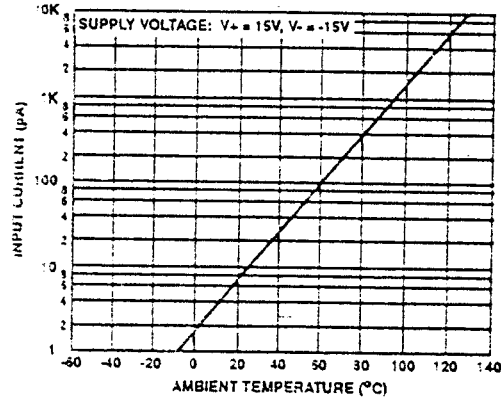


FIGURE 16. INPUT CURRENT vs AMBIENT TEMPERATURE

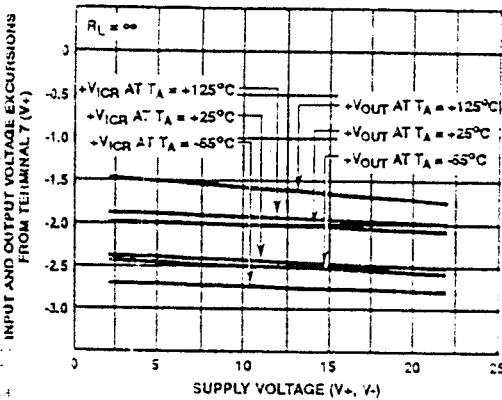
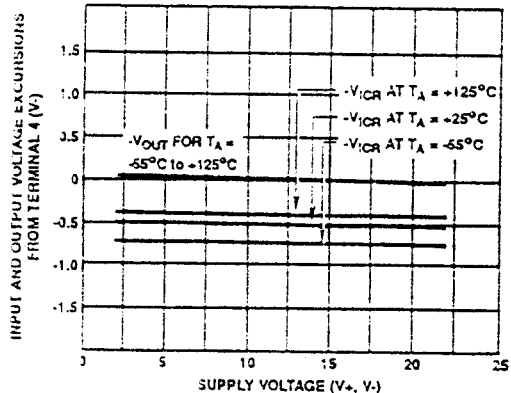


FIGURE 17. OUTPUT VOLTAGE SWING CAPABILITY AND COMMON MODE INPUT VOLTAGE RANGE vs SUPPLY VOLTAGE AND TEMPERATURE



OPERATIONAL AMPLIFIERS

CA3140, CA3140A

The typical input current is in the order of 100A when the inputs are centered at nominal device dissipation. As the output supplies load current, device dissipation will increase, raising the chip temperature and resulting in increased input current. Figure 16 shows typical input terminal current versus ambient temperature for the CA3140.

It is well known that MOSFET devices can exhibit slight changes in characteristics (for example, small changes in input offset voltage) due to the application of large differential input voltages that are sustained over long periods at elevated temperatures.

Both applied voltage and temperature accelerate these changes. The process is reversible and offset voltage shifts of the opposite polarity reverse the offset. Figure 11 shows the typical offset voltage change as a function of various stress voltages at the maximum rating of $+125^{\circ}\text{C}$ (for TO-5); at lower temperatures (TO-5 and plastic), for example, at $+85^{\circ}\text{C}$, this change in voltage is considerably less. In typical linear applications, where the differential voltage is small and symmetrical, these incremental changes are of about the same magnitude as those encountered in an operational amplifier employing a bipolar transistor input stage.

Super Sweep Function Generator

A function generator having a wide tuning range is shown in Figure 18. The 1,000,000/1 adjustment range is accomplished by a single variable potentiometer or by an auxiliary sweeping signal. The CA3140 functions as a non-inverting readout amplifier of the triangular signal developed across the integrating capacitor network connected to the output of the CA3080A current source.

Buffered triangular output signals are then applied to a second CA3080 functioning as a high speed hysteresis switch. Output from the switch is returned directly back to the input of the CA3080A current source, thereby, completing the positive feedback loop.

The triangular output level is determined by the four 1N914 level limiting diodes of the second CA3080 and the resistor divider network connected to terminal No. 2 (input) of the CA3080. These diodes establish the input trip level to this switching stage and, therefore, indirectly determine the amplitude of the output triangle.

Compensation for propagation delays around the entire loop is provided by one adjustment on the input of the CA3080. This adjustment, which provides for a constant generator amplitude output, is most easily made while the generator is sweeping. High frequency ramp linearity is adjusted by the single 7-to-60pF capacitor in the output of the CA3080A.

It must be emphasized that only the CA3080A is characterized for maximum output linearity in the current generator function.

Meter Driver and Buffer Amplifier

Figure 19 shows the CA3140 connected as a meter driver and buffer amplifier. Low driving impedance is required of the CA3080A current source to assure smooth operation of

the Frequency Adjustment Control. This low-driving impedance requirement is easily met by using a CA3140 connected as a voltage follower. Moreover, a meter may be placed across the input to the CA3080A to give a logarithmic analog indication of the function generator's frequency.

Analog frequency readout is readily accomplished by the means described above because the output current of the CA3080A varies approximately one decade for each 60mV change in the applied voltage, V_{ABO} (voltage between terminals 5 and 4 of the CA3080A of the function generator). Therefore, six decades represent 360mV change in V_{ABO} .

Now, only the reference voltage must be established to set the lower limit on the meter. The three remaining transistors from the CA3036 Array used in the sweep generator are used for this reference voltage. In addition, this reference generator arrangement tends to track ambient temperature variations, and thus compensates for the effects of the normal negative temperature coefficient of the CA3080A V_{ABO} terminal voltage.

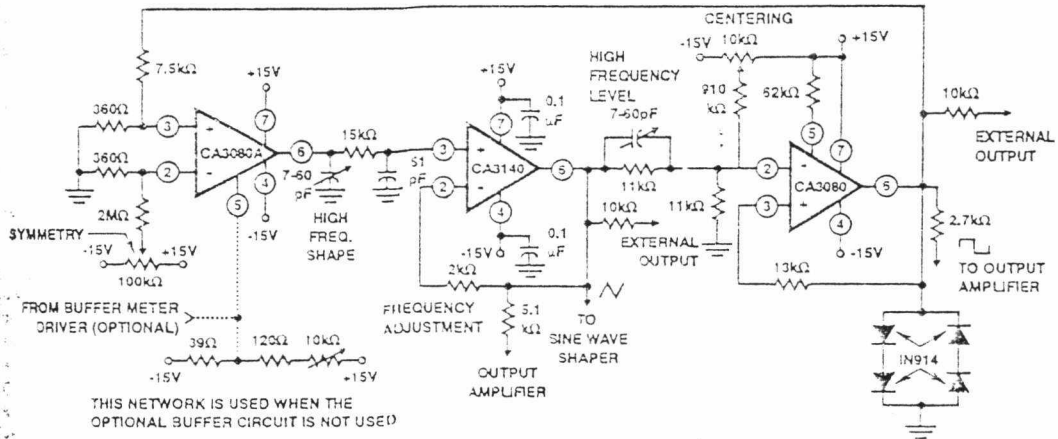
Another output voltage from the reference generator is used to insure temperature tracking of the lower end of the Frequency Adjustment Potentiometer. A large series resistance simulates a current source, assuring similar temperature coefficients at both ends of the Frequency Adjustment Control.

To calibrate this circuit, set the Frequency Adjustment Potentiometer at its low end. Then adjust the Minimum Frequency Calibration Control for the lowest frequency. To establish the upper frequency limit, set the Frequency Adjustment Potentiometer to its upper end and then adjust the Maximum Frequency Calibration Control for the maximum frequency. Because there is interaction among these controls, repetition of the adjustment procedure may be necessary. Two adjustments are used for the meter. The meter sensitivity control sets the meter scale width of each decade, while the meter position control adjusts the pointer on the scale with negligible effect on the sensitivity adjustment. Thus, the meter sensitivity adjustment control calibrates the meter so that it deflects $1/5$ of full scale for each decade change in frequency.

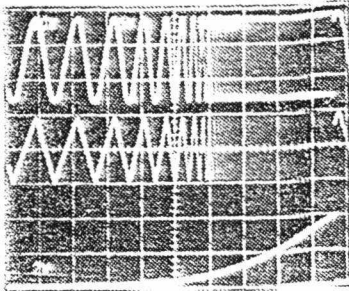
Sine Wave Shaper

The circuit shown in Figure 20 uses a CA3140 as a voltage follower in combination with diodes from the CA3019 Array to convert the triangular signal from the function generator to a sine-wave output signal having typically less than 2% THD. The basic zero crossing slope is established by the 100 potentiometer connected between terminals 2 and 6 of the CA3140 and the 9.1k Ω resistor and 10k Ω potentiometer from terminal 2 to ground. Two break points are established by diodes D_1 through D_4 . Positive feedback via D_3 and D_4 establishes the zero slope at the maximum and minimum levels of the sine wave. This technique is necessary because the voltage follower configuration approaches unity gain rather than the zero gain required to shape the sine wave at the two extremes.

CA3140, CA3140A



(A) CIRCUIT

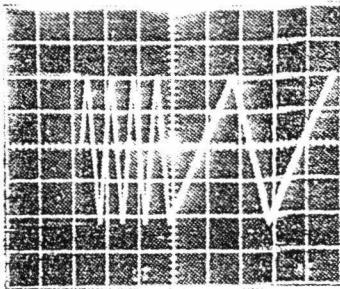


(B1) FUNCTION GENERATOR SWEEPING

Top Trace: Output at junction of 2.7kΩ and 51Ω resistors 5V/Div and 500ms/Div

Center Trace: External output of triangular function generator 2V/Div and 500ms/Div

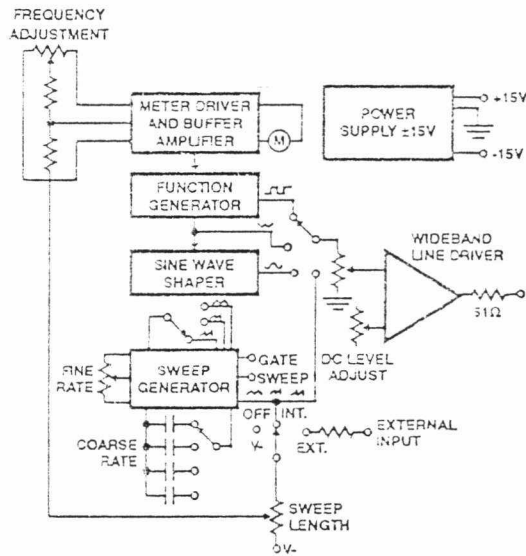
Bottom Trace: Output of "Log" generator; 10V/Div and 500ms/Div



(B2) FUNCTION GENERATOR WITH FIXED FREQUENCIES

10V/Div and 1sec/Div

The trace test signals, highest frequency 20 MHz. Note the slight asymmetry at the three second/cycle signal. This asymmetry is due to slightly different positive and negative integration from the CA3080A and from the pc board and component leakages at the 100pA level.



(C) INTERCONNECTIONS

FIGURE 18. FUNCTION GENERATOR

OPERATIONAL AMPLIFIERS

CA3140, CA3140A

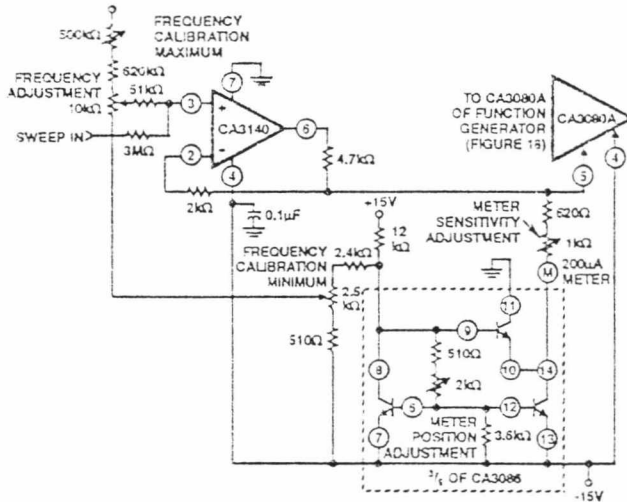


FIGURE 19. METER DRIVER AND BUFFER AMPLIFIER

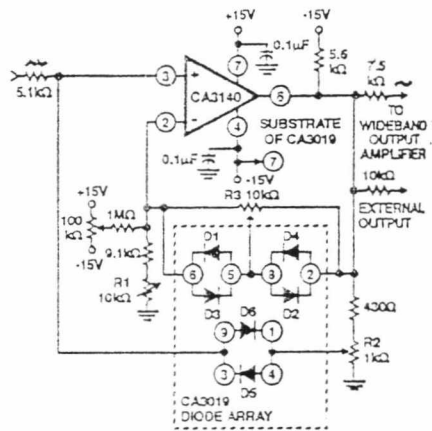


FIGURE 20. SINE WAVE SHAPER

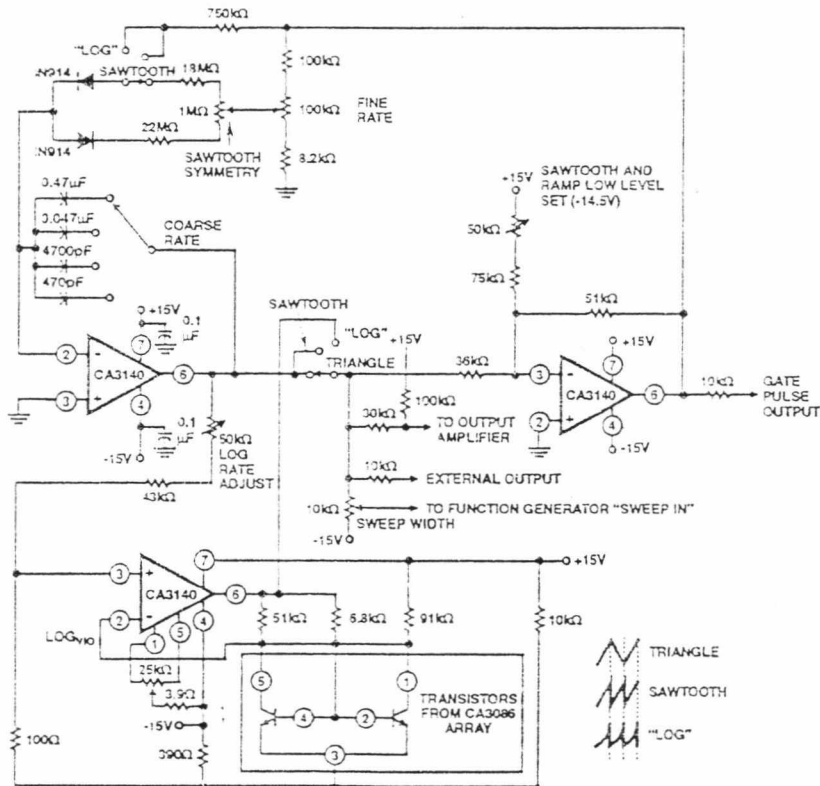


FIGURE 21. SWEEPING GENERATOR

CA3140, CA3140A

This circuit can be adjusted most easily with a distortion analyzer, but a good first approximation can be made by comparing the output signal with that of a sine wave generator. The initial slope is adjusted with the potentiometer R_1 , followed by an adjustment of R_2 . The final slope is established by adjusting R_3 , thereby adding additional segments that are contributed by these diodes. Because there is some interaction among these controls, repetition of the adjustment procedure may be necessary.

Sweeping Generator

Figure 21 shows a sweeping generator. Three CA3140's are used in this circuit. One CA3140 is used as an integrator, a second device is used as a hysteresis switch that determines the starting and stopping points of the sweep. A third CA3140 is used as a logarithmic shaping network for the log function. Rates and slopes, as well as sawtooth, triangle, and logarithmic sweeps are generated by this circuit.

Wideband Output Amplifier

Figure 22 shows a high slew rate, wideband amplifier suitable for use as a 50 Ω transmission line driver. This circuit, when used in conjunction with the function generator and sine wave shaper circuits shown in Figures 18 and 20 provides 18V peak-to-peak output open circuited, or 9V peak-to-peak output when terminated in 50 Ω . The slew rate required of this amplifier is 28V/ μ s (18V peak-to-peak $\times \pi \times 0.5$ MHz).

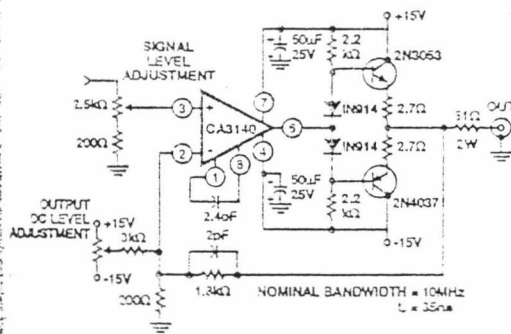


FIGURE 22. WIDEBAND OUTPUT AMPLIFIER

Power Supplies

High input impedance, common mode capability down to the negative supply and high output drive current capability are key factors in the design of wide range output voltage supplies that use a single input voltage to provide a regulated output voltage that can be adjusted from essentially 0V to 24V.

Unlike many regulator systems using comparators having a NPN transistor input stage, a high impedance reference voltage divider from a single supply can be used in connection with the CA3140 (see Figure 23).

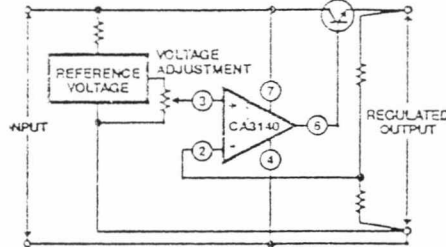


FIGURE 23. BASIC SINGLE SUPPLY VOLTAGE REGULATOR SHOWING VOLTAGE FOLLOWER CONFIGURATION

Essentially, the regulators, shown in Figures 24 and 25, are connected as non inverting power operational amplifiers with a gain of 3.2. An 8V reference input yields a maximum output voltage slightly greater than 25V. As a voltage follower, when the reference input goes to 0V the output will be 0V. Because the offset voltage is also multiplied by the 3.2 gain factor, a potentiometer is needed to null the offset voltage.

Series pass transistors with high I_{CEO} levels will also prevent the output voltage from reaching zero because there is a finite voltage drop (V_{CEsat}) across the output of the CA3140 (see Figure 10). This saturation voltage level may indeed set the lowest voltage obtainable.

The high impedance presented by terminal 8 is advantageous in effecting current limiting. Thus, only a small signal transistor is required for the current-limit sensing amplifier. Resistive decoupling is provided for this transistor to minimize damage to it or the CA3140 in the event of unusual input or output transients on the supply rail.

Figures 24 and 25, show circuits in which a D2201 high speed diode is used for the current sensor. This diode was chosen for its slightly higher forward voltage drop characteristic, thus giving greater sensitivity. It must be emphasized that heat sinking of this diode is essential to minimize variation of the current trip point due to internal heating of the diode. That is, 1A at 1V forward drop represents one watt which can result in significant regenerative changes in the current trip point as the diode temperature rises. Placing the small signal reference amplifier in the proximity of the current sensing diode also helps minimize the variability in the trip level due to the negative temperature coefficient of the diode. In spite of those limitations, the current limiting point can easily be adjusted over the range from 10mA to 1A with a single adjustment potentiometer. If the temperature stability of the current limiting system is a serious consideration, the more usual current sampling resistor type of circuitry should be employed.

A power Darlington transistor (in a heat sink TO-3 case), is used as the series pass element for the conventional current limiting system, Figure 24, because high power Darlington dissipation will be encountered at low output voltage and high currents.

A small heat sink VERSAWATT transistor is used as the series pass element in the fold back current system, Figure 25, since dissipation levels will only approach 10W. In this system, the D2201 diode is used for current sampling. Fold-



OPERATIONAL AMPLIFIERS

CA3140, CA3140A

back is provided by the 3kΩ and 100kΩ divider network connected to the base of the current sensing transistor.

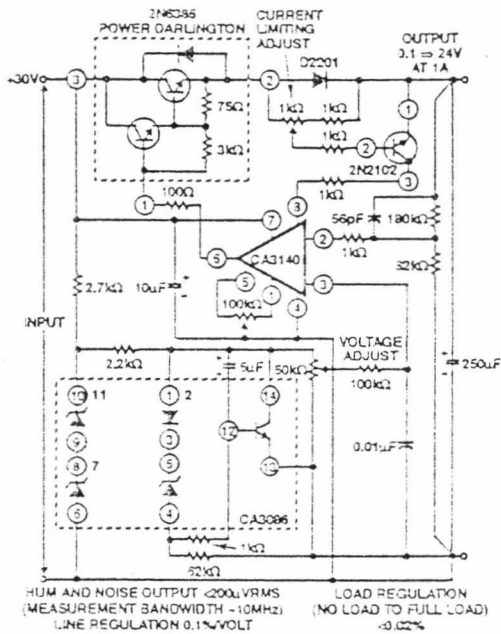


FIGURE 24. REGULATED POWER SUPPLY

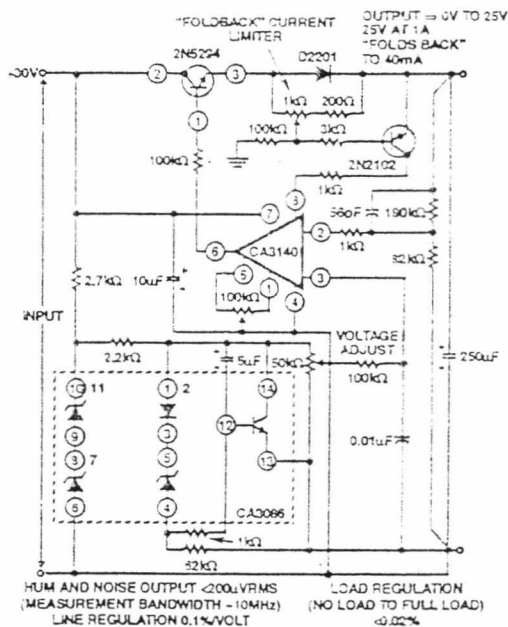
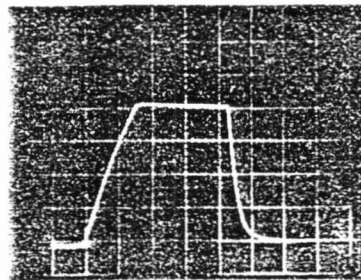


FIGURE 25. REGULATED POWER SUPPLY WITH "FOLDBACK" CURRENT LIMITING

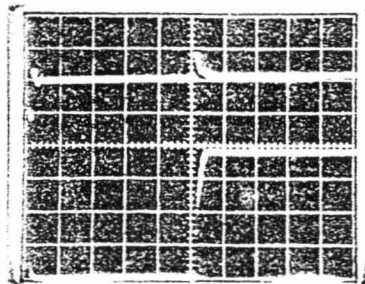
Both regulators, Figures 24 and 25, provide better than 0.02% load regulation. Because there is constant loop gain at all voltage settings, the regulation also remains constant. Line regulation is 0.1% per volt. Hum and noise voltage is less than 200μV as read with a meter having a 10MHz bandwidth.

Figure 26 (a) shows the turn ON and turn OFF characteristics of both regulators. The slow turn on rise is due to the slow rate of rise of the reference voltage. Figure 26 (b) shows the transient response of the regulator with the switching of a 20Ω load at 20V output.



(A) SUPPLY TURN-ON AND TURNS-OFF CHARACTERISTICS

5V/Div and 1s/Div



(B) TRANSIENT RESPONSE

Top Trace: Output voltage
200mV/Div and 5μs/Div

Bottom Trace: Collector of load switching transistor, load = 1A
5V/Div and 5μs/Div

FIGURE 26. WAVEFORMS OF DYNAMIC CHARACTERISTICS OF POWER SUPPLY CURRENTS SHOWN IN FIGURES 24 AND 25

Tone Control Circuits

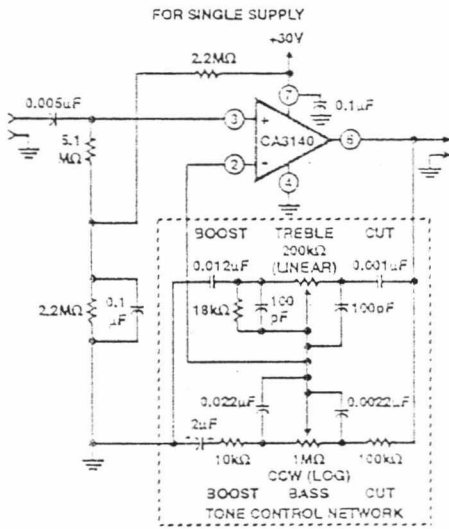
High slew rate, wide bandwidth, high output voltage capability and high input impedance are all characteristics required of tone control amplifiers. Two tone control circuits that exploit these characteristics of the CA3140 are shown in Figures 27 and 28.

CA3140, CA3140A

The first circuit, shown in Figure 23, is the Baxandall tone control circuit which provides unity gain at midband and uses standard linear potentiometers. The high input impedance of the CA3140 makes possible the use of low-cost, low-value, small size capacitors, as well as reduced load of the driving stage.

Bass treble boost and cut are $\pm 15\text{dB}$ at 100Hz and 10kHz, respectively. Full peak-to-peak output is available up to at least 20kHz due to the high slew rate of the CA3140. The amplifier gain is 3dB down from its "flat" position at 70kHz.

Figure 27 shows another tone control circuit with similar boost and cut specifications. The wideband gain of this circuit is equal to the ultimate boost or cut plus one, which in this case is a gain of eleven. For 20dB boost and cut, the input loading of this circuit is essentially equal to the value of the resistance from terminal No. 3 to ground. A detailed analysis of this circuit is given in "An IC Operational Transconductance Amplifier (OTA) With Power Capability" by L. Kaplan and H. Wittlinger, IEEE Transactions on Broadcast and Television Receivers, Vol. BTR-18, No. 3, August, 1972.



20dB Flat Position Gain
 $\pm 15\text{dB}$ Bass and Treble Boost and Cut at 100Hz and 10kHz, respectively
 25V_{pp} output at 20kHz
 -3dB at 24kHz from 1kHz reference

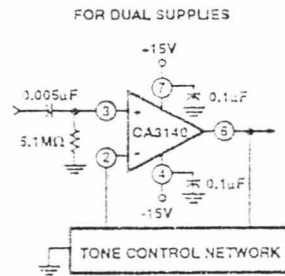
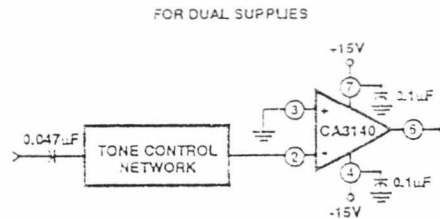
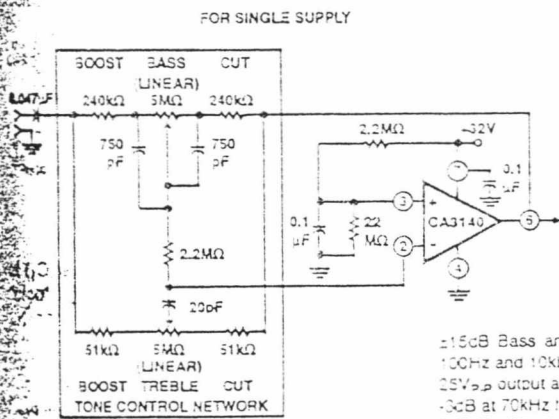


FIGURE 27. TONE CONTROL CIRCUIT USING CA3130 SERIES (20dB MIDBAND GAIN)

OPERATIONAL AMPLIFIERS



$\pm 15\text{dB}$ Bass and Treble Boost and Cut at 100Hz and 10kHz, respectively
 25V_{pp} output at 20kHz
 -3dB at 70kHz from 1kHz reference
 0dB Flat Position Gain

FIGURE 23. BAXANDALL TONE CONTROL CIRCUIT USING CA3140 SERIES

CA3140, CA3140A

Wien Bridge Oscillator

Another application of the CA3140 that makes excellent use of its high input impedance, high slew rate, and high voltage qualities is the Wien Bridge sine wave oscillator. A basic Wien Bridge oscillator is shown in Figure 29. When $R_1 = R_2 = R$ and $C_1 = C_2 = C$, the frequency equation reduces to the familiar $f = 1/2\pi RC$ and the gain required for oscillation, A_{OSC} is equal to 3. Note that if C_2 is increased by a factor of four and R_2 is reduced by a factor of four, the gain required for oscillation becomes 1.5, thus permitting a potentially higher operating frequency closer to the gain bandwidth product of the CA3140.

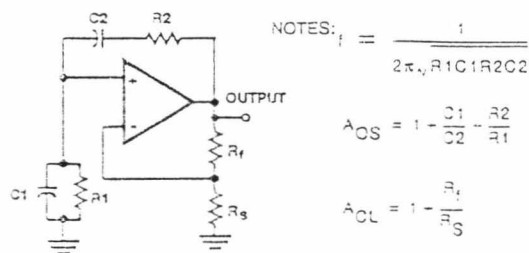


FIGURE 29. BASIC WIEN BRIDGE OSCILLATOR CIRCUIT USING AN OPERATIONAL AMPLIFIER

Oscillator stabilization takes on many forms. It must be precisely set, otherwise the amplitude will either diminish or reach some form of limiting with high levels of distortion. The element, R_s , is commonly replaced with some variable resistance element. Thus, through some control means, the value of R_s is adjusted to maintain constant oscillator output. A FET channel resistance, a thermistor, a lamp bulb, or other device whose resistance is made to increase as the output amplitude is increased are a few of the elements often utilized.

Figure 30 shows another means of stabilizing the oscillator with a zener diode shunting the feedback resistor (R_f of Figure 29). As the output signal amplitude increases, the zener diode impedance decreases resulting in more feedback with consequent reduction in gain; thus stabilizing the amplitude of the output signal. Furthermore, this combination of a monolithic zener diode and bridge rectifier circuit tends to provide a zero temperature coefficient for this regulating system. Because this bridge rectifier system has no time constant, i.e., thermal time constant for the lamp bulb, and RC time constant for filters often used in detector networks, there is no lower frequency limit. For example, with $1\mu F$ polycarbonate capacitors and $22M\Omega$ for the frequency determining network, the operating frequency is 0.007Hz.

As the frequency is increased, the output amplitude must be reduced to prevent the output signal from becoming slew-rate limited. An output frequency of 120kHz will reach a slew rate of approximately $9V/\mu s$ when its amplitude is 18V peak-to-peak.

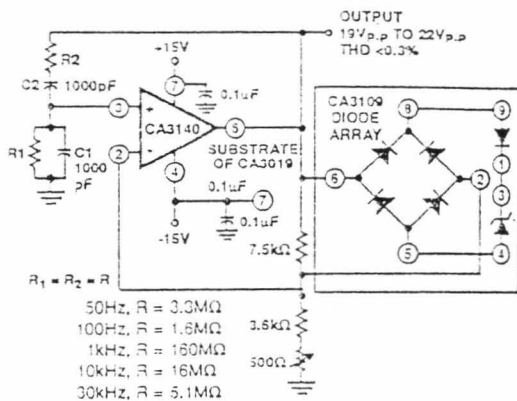


FIGURE 30. WIEN BRIDGE OSCILLATOR CIRCUIT USING CA3140 SERIES

Simple Sample-and-Hold System

Figure 31 shows a very simple sample-and-hold system using the CA3140 as the readout amplifier for the storage capacitor. The CA3080A serves as both input buffer amplifier and low feed-through transmission switch.* System offset nulling is accomplished with the CA3140 via its offset nulling terminals. A typical simulated load of $2k\Omega$ and $300pF$ is shown in the schematic.

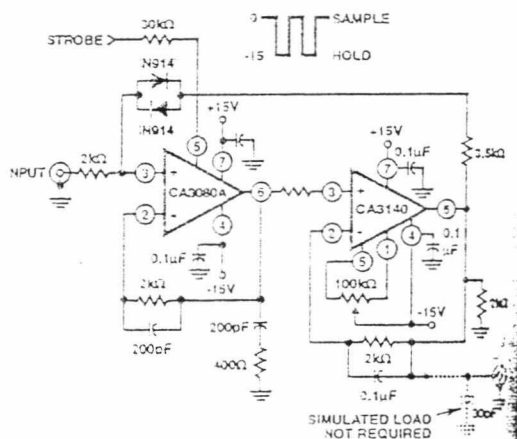


FIGURE 31. SAMPLE AND HOLD CIRCUIT

In this circuit, the storage compensation capacitance (C_1) is only 200pF. Larger value capacitors provide longer hold periods but with slower slew rates. The slew rate

$$\frac{dV}{dt} = \frac{i}{C} = \frac{0.5mA}{200pF} = 2.5V/\mu s$$

* ICAN-6668 "Applications of the CA3080 and CA 3080A High Performance Operational Transconductance Amplifiers".

Pulse "droop" during the hold interval is $170pA/200pF$ which is $= 0.85\mu V/\mu s$; (i.e., $170pA/200pF$). In this case, $170pA$

CA3140, CA3140A

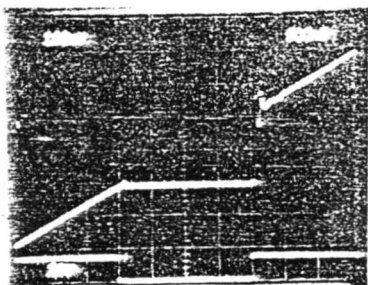
represents the typical leakage current of the CA3080A when strobed off. If C_1 were increased to 2000 pF, the "hold-droop" rate will decrease to 0.085 $\mu\text{V}/\mu\text{s}$, but the slew rate would decrease to 0.25 $\text{V}/\mu\text{s}$. The parallel diode network connected between terminal 3 of the CA3080A and terminal 6 of the CA3140 prevents large input signal feedthrough across the output terminals of the CA3080A to the 200 pF storage capacitor when the CA3080A is strobed off. Figure 32 shows dynamic characteristic waveforms of this sample-and-hold system.



Top Trace: Output; 50mV/Div and 200ns/Div
Bottom Trace: Input; 50mV/Div and 200ns/Div



LARGE SIGNAL RESPONSE AND SETTLING TIME
Top Trace: Output Signal; 5V/Div and 2 μs /Div
Center Trace: Difference of Input and Output Signals through Tektronix Amplifier 7A10; 5mV/Div and 2 μs /Div
Bottom Trace: Input Signal; 5V/Div and 2 μs /Div



SAMPLING RESPONSE
Top Trace: Output; 100mV/Div and 500ns/Div
Bottom Trace: Input; 20V/Div and 500ns/Div

FIGURE 32. SAMPLE AND HOLD SYSTEM DYNAMIC CHARACTERISTICS WAVEFORMS

Current Amplifier

The low input terminal current needed to drive the CA3140 makes it ideal for use in current amplifier applications such as the one shown in Figure 33.* In this circuit, low current is supplied at the input potential as the power supply to load resistor R_L . This load current is increased by the multiplication factor R_2/R_1 , when the load current is monitored by the power supply meter M. Thus, if the load current is 100 nA, with values shown, the load current presented to the supply will be 100 μA ; a much easier current to measure in many systems.

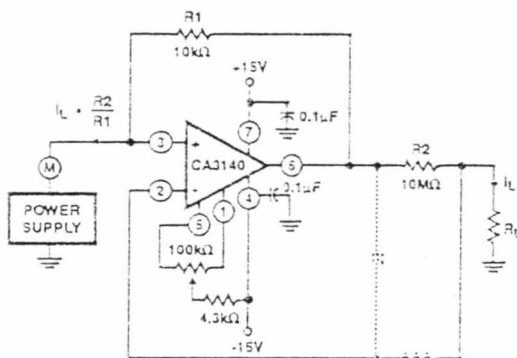


FIGURE 33. BASIC CURRENT AMPLIFIER FOR LOW CURRENT MEASUREMENT SYSTEMS

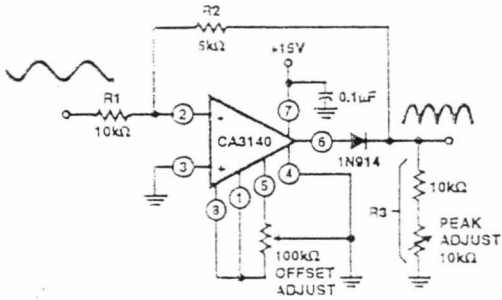
Note that the input and output voltages are transferred at the same potential and only the output current is multiplied by the scale factor.

The dotted components show a method of decoupling the circuit from the effects of high output load capacitance and the potential oscillation in this situation. Essentially, the necessary high frequency feedback is provided by the capacitor with the dotted series resistor providing load decoupling.

Figure 34 shows a single supply, absolute value, ideal full-wave rectifier with associated waveforms. During positive excursions, the input signal is fed through the feedback network directly to the output. Simultaneously, the positive excursion of the input signal also drives the output terminal (No. 6) of the inverting amplifier in a negative going excursion such that the 1N914 diode effectively disconnects the amplifier from the signal path. During a negative going excursion of the input signal, the CA3140 functions as a normal inverting amplifier with a gain equal to $-R_2/R_1$. When the equality of the two equations shown in Figure 34 is satisfied, the full wave output is symmetrical.

* "Operational Amplifiers Design and Applications", J. G. Graeme, McGraw-Hill Book Company, page 308 - "Negative Impedance Converter Circuits".

CA3140, CA3140A



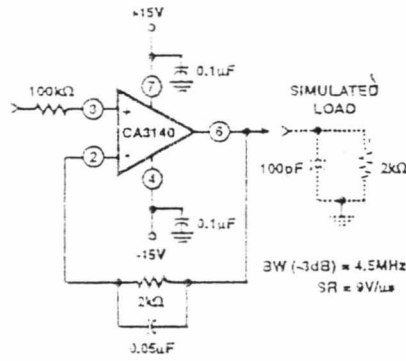
$$GAIN = \frac{R2}{R1} = X = \frac{R3}{R1 - R2 + R3}$$

$$R3 = \left(\frac{X + X^2}{1 - X} \right) R1$$

$$FOR X = 0.5 \quad \frac{5k\Omega}{10k\Omega} = \frac{R2}{R1}$$

$$R3 = 10k\Omega \left(\frac{0.75}{0.5} \right) = 15k\Omega$$

20Vp-p Input BW(-3dB) = 290kHz, DC Output (Avg) = 3.2V



3W (-3dB) = 4.5MHz
SR = 9V/μs

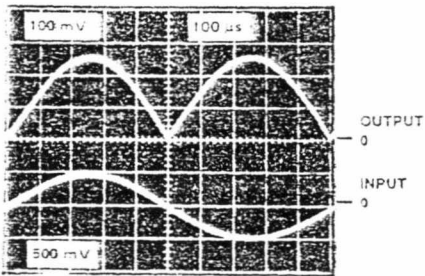
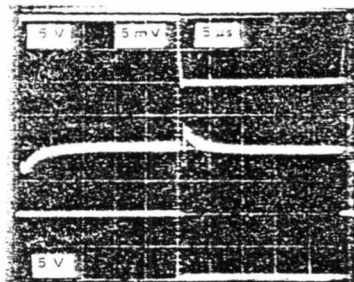


FIGURE 34. SINGLE SUPPLY, ABSOLUTE VALUE, IDEAL FULL WAVE RECTIFIER WITH ASSOCIATED WAVEFORMS



(A) SMALL SIGNAL RESPONSE
50mV/Div and 200ns/Div

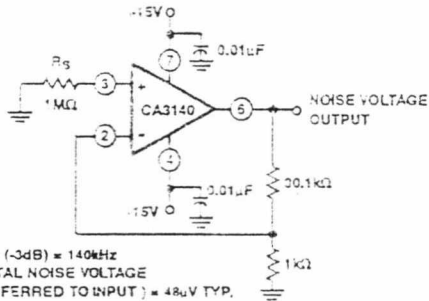
Top Trace: Output; 50mV/Div and 200ns/Div
Bottom Trace: Input; 50mV/Div and 200ns/Div



(B) INPUT-OUTPUT DIFFERENCE SIGNAL
SHOWING SETTLING TIME

(measurement made with Tektronix 7A13 differential amplifier)

Top Trace: Output Signal; 5V/Div and 5μs/Div
Center Trace: Difference Signal; 5mV/Div and 5μs/Div
Bottom Trace: Input Signal; 5V/Div and 5μs/Div



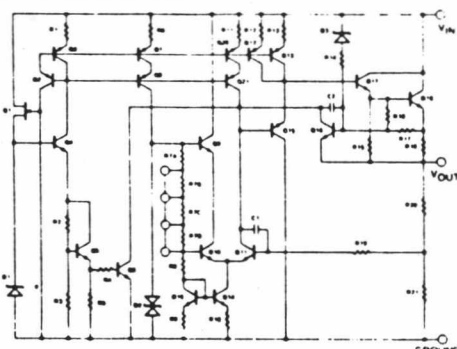


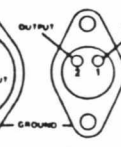
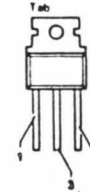

BW (-3dB) = 140kHz
TOTAL NOISE VOLTAGE
(REFERRED TO INPUT) = 48μV TYP.

FIGURE 35. TEST CIRCUIT AMPLIFIER (20dB GAIN) USED FOR WIDEBAND NOISE MEASUREMENT

FIGURE 36. SPLIT SUPPLY VOLTAGE FOLLOWER TEST CIRCUIT AND ASSOCIATED WAVEFORMS

Three-Terminal Positive Regulators

SG7800A/7800AC/7800/7800C/140/240/340

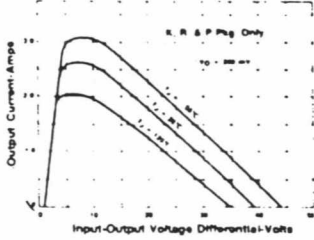
| <p>DESCRIPTION</p> <p>The SG7800A/7800/140 series of positive regulators offer self contained, fixed-voltage capability with up to 1.5 amps of load current and input voltages up to 50 volts (SG7800A series only).</p> <p>These units feature a unique on-chip trimming system to set the output voltages to within $\pm 1.5\%$ of nominal on the SG7800A series, $\pm 2.0\%$ on the SG140/240 series, and $\pm 4.0\%$ on the SG7800/340 series. The SG7800A versions also offer much improved line and load regulation characteristics.</p> <p>All protective features of thermal shutdown, current limiting, and safe-area control have been designed into these units and since these regulators require only a small output capacitor for satisfactory performance, ease of application is assured.</p> <p>Although designed as fixed-voltage regulators, the output voltage can be increased through the use of a simple voltage divider. The low quiescent drain current of the device insures good regulation when this method is used.</p> <p>Product is available in hermetically sealed TO-3, TO-39 and TO-66 power packages as well as the plastic TO-220 package.</p> | <p>FEATURES</p> <ul style="list-style-type: none"> • Output voltage set internally to $\pm 1.5\%$ on SG7800A • Input voltage range to 50 volts max. on SG7800A • Two volt input-output differential • Excellent line and load regulation • Foldback current limiting • Thermal overload protection • Voltages available — 5V, 6V, 8V, 12V, 15V, 18V, 20V, 24V | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
|---|---|---|--|---|--|----|-----|-----|-----|----|-----|-----|-----|----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|------------------|-----------------|-------|---------------|--------------------|---------------|---------|----------|-----------|------------|-----------|-----------------------|-----|-----|-----|----|--------------------------|------|------|------|------|----------------|------|------|------|------|----------------------------------|-----|-----|-----|----|----------------------|----|----|----|-----|
| <p>SIMPLIFIED SCHEMATIC</p>  | <p>ABSOLUTE MAXIMUM RATINGS</p> <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>Device Output Voltage</th> <th>Input Voltage (operating)</th> <th>7800A Series Input Voltage (transient)*</th> <th>Input Voltage (Output shorted to ground)</th> </tr> </thead> <tbody> <tr><td>5V</td><td>35V</td><td>50V</td><td>35V</td></tr> <tr><td>6V</td><td>35V</td><td>50V</td><td>35V</td></tr> <tr><td>8V</td><td>35V</td><td>50V</td><td>35V</td></tr> <tr><td>12V</td><td>35V</td><td>50V</td><td>35V</td></tr> <tr><td>15V</td><td>35V</td><td>50V</td><td>35V</td></tr> <tr><td>18V</td><td>35V</td><td>50V</td><td>35V</td></tr> <tr><td>20V</td><td>35V</td><td>50V</td><td>35V</td></tr> <tr><td>24V</td><td>40V</td><td>50V</td><td>35V</td></tr> </tbody> </table> <p>* see note next page</p> <p>Operating Junction Temperature Range</p> <table border="0" style="width: 100%;"> <tr> <td>SG7800A/7800/140</td> <td style="text-align: right;">-55°C to +150°C</td> </tr> <tr> <td>SG240</td> <td style="text-align: right;">0°C to +150°C</td> </tr> <tr> <td>SG7800AC/7800C/340</td> <td style="text-align: right;">0°C to +125°C</td> </tr> </table> <p>Storage Temperature Range -65°C to +150°C</p> <p>Typical Power/Thermal Characteristics</p> <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>Package</th> <th>S (TO-3)</th> <th>A (TO-66)</th> <th>P (TO-220)</th> <th>T (TO-39)</th> </tr> </thead> <tbody> <tr> <td>25°C Case Rated Power</td> <td>20W</td> <td>15W</td> <td>15W</td> <td>2W</td> </tr> <tr> <td>25°C Ambient Rated Power</td> <td>4.3W</td> <td>3.0W</td> <td>2.0W</td> <td>1.0W</td> </tr> <tr> <td>Design Current</td> <td>1.5A</td> <td>1.5A</td> <td>1.0A</td> <td>0.5A</td> </tr> <tr> <td>Therm. Res. θ_{JC} (°C/W)</td> <td>3.0</td> <td>5.0</td> <td>3.0</td> <td>15</td> </tr> <tr> <td>θ_{JA} (°C/W)</td> <td>35</td> <td>40</td> <td>60</td> <td>120</td> </tr> </tbody> </table> | Device Output Voltage | Input Voltage (operating) | 7800A Series Input Voltage (transient)* | Input Voltage (Output shorted to ground) | 5V | 35V | 50V | 35V | 6V | 35V | 50V | 35V | 8V | 35V | 50V | 35V | 12V | 35V | 50V | 35V | 15V | 35V | 50V | 35V | 18V | 35V | 50V | 35V | 20V | 35V | 50V | 35V | 24V | 40V | 50V | 35V | SG7800A/7800/140 | -55°C to +150°C | SG240 | 0°C to +150°C | SG7800AC/7800C/340 | 0°C to +125°C | Package | S (TO-3) | A (TO-66) | P (TO-220) | T (TO-39) | 25°C Case Rated Power | 20W | 15W | 15W | 2W | 25°C Ambient Rated Power | 4.3W | 3.0W | 2.0W | 1.0W | Design Current | 1.5A | 1.5A | 1.0A | 0.5A | Therm. Res. θ_{JC} (°C/W) | 3.0 | 5.0 | 3.0 | 15 | θ_{JA} (°C/W) | 35 | 40 | 60 | 120 |
| Device Output Voltage | Input Voltage (operating) | 7800A Series Input Voltage (transient)* | Input Voltage (Output shorted to ground) | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 5V | 35V | 50V | 35V | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 6V | 35V | 50V | 35V | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 8V | 35V | 50V | 35V | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 12V | 35V | 50V | 35V | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 15V | 35V | 50V | 35V | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 18V | 35V | 50V | 35V | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 20V | 35V | 50V | 35V | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 24V | 40V | 50V | 35V | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| SG7800A/7800/140 | -55°C to +150°C | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| SG240 | 0°C to +150°C | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| SG7800AC/7800C/340 | 0°C to +125°C | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| Package | S (TO-3) | A (TO-66) | P (TO-220) | T (TO-39) | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 25°C Case Rated Power | 20W | 15W | 15W | 2W | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 25°C Ambient Rated Power | 4.3W | 3.0W | 2.0W | 1.0W | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| Design Current | 1.5A | 1.5A | 1.0A | 0.5A | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| Therm. Res. θ_{JC} (°C/W) | 3.0 | 5.0 | 3.0 | 15 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| θ_{JA} (°C/W) | 35 | 40 | 60 | 120 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| <p>CONNECTION DIAGRAMS</p> <div style="display: flex; justify-content: space-around;"> <div style="text-align: center;">  <p>T-Package TO-39</p> </div> <div style="text-align: center;">  <p>S-Package TO-3</p> </div> <div style="text-align: center;">  <p>A-Package TO-66</p> </div> </div> <div style="text-align: center; margin-top: 10px;">  <p>P-Package TO-220 FRONT VIEW</p> <p>1 - Input 2 - Output 3 - Ground Tab - Ground</p> </div> | <p>CHIP LAYOUT</p>  | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |

Three Terminal Positive Regulators

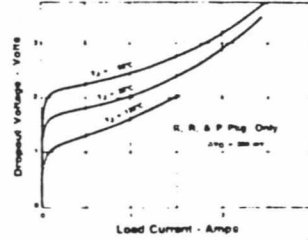
SG7800A/7800AC/7800C/140/240/340

CHARACTERISTIC CURVES

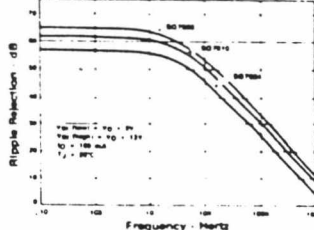
PEAK OUTPUT CURRENT vs INPUT-OUTPUT DIFFERENTIAL



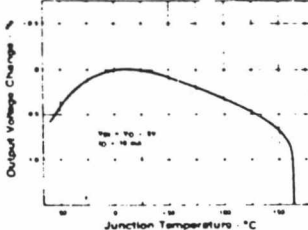
MINIMUM INPUT-OUTPUT VOLTAGE vs LOAD CURRENT



RIPPLE REJECTION vs FREQUENCY



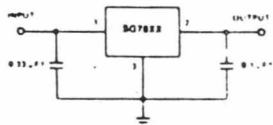
TEMPERATURE COEFFICIENT OF OUTPUT VOLTAGE



Note: Operation at high input voltages is dependent upon load current. When load current is less than 5 mA, output will rise out of regulation as input output differential increases beyond 30 volts. Note also from curve above that maximum load current is reduced at high voltages. The 50 volt input rating of the SG7800A series refers to ability to withstand high line or transient conditions without damage. Since the regulator's maximum current capability is reduced, the output may fall out of regulation at high input voltages under nominal loading.

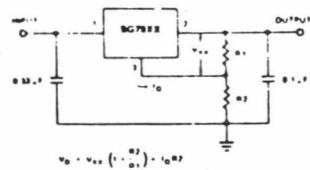
APPLICATIONS

FIXED OUTPUT REGULATOR

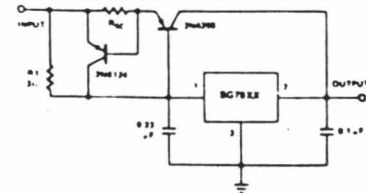


*INCREASING VALUE OF OUTPUT CAPACITOR IMPROVES SYSTEM TRANSIENT RESPONSE
 *REQUIRED ONLY IF REGULATOR IS LOCATED AN APPRECIABLE DISTANCE FROM POWER SUPPLY FILTER

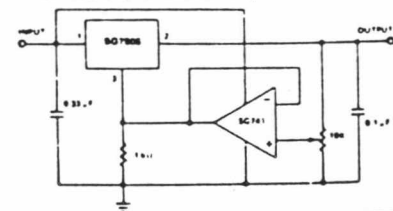
CIRCUIT FOR INCREASING OUTPUT VOLTAGE



HIGH OUTPUT CURRENT, SHORT CIRCUIT PROTECTED



ADJUSTABLE OUTPUT REGULATOR, 7 TO 30 VOLTS





SE555-F, T, V NE555-F, T, V

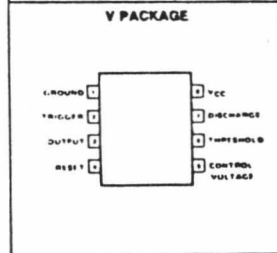
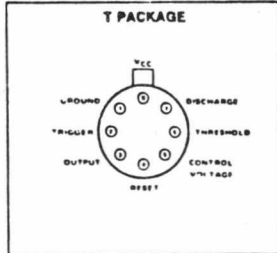
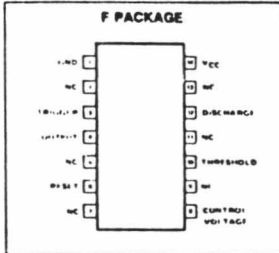
FEATURES

- TIMING FROM MICROSECONDS THROUGH HOURS
- OPERATES IN BOTH ASTABLE AND MONOSTABLE MODES
- ADJUSTABLE DUTY CYCLE
- HIGH CURRENT OUTPUT CAN SOURCE OR SINK 200mA
- OUTPUT CAN DRIVE TTL
- TEMPERATURE STABILITY OF 0.005% PER °C
- NORMALLY ON AND NORMALLY OFF OUTPUT

APPLICATIONS

- PRECISION TIMING
- PULSE GENERATION
- SEQUENTIAL TIMING
- TIME DELAY GENERATION
- PULSE WIDTH MODULATION
- PULSE POSITION MODULATION
- MISSING PULSE DETECTOR

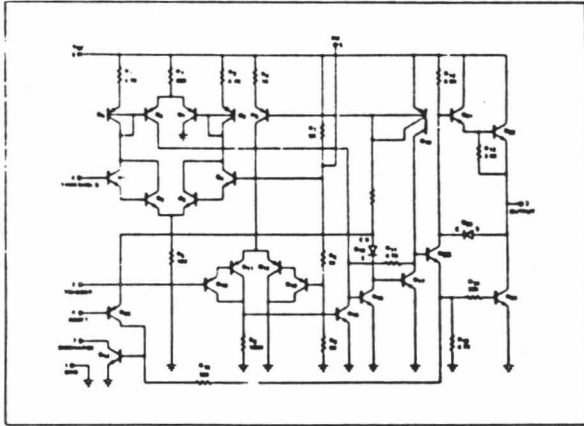
PIN CONFIGURATION



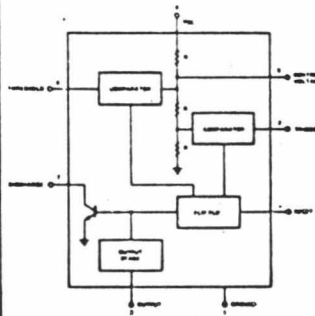
ABSOLUTE MAXIMUM RATINGS

| | | |
|--|-------|-----------------|
| Supply Voltage | SE555 | +18V |
| | NE555 | +15V |
| Power Dissipation | | 800 mW |
| Operating Temperature Range | NE555 | 0°C to +70°C |
| | SE555 | -55°C to +125°C |
| Storage Temperature Range | | -65°C to +150°C |
| Lead Temperature (Soldering, 60 seconds) | | +300°C |

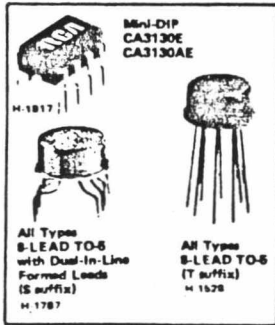
EQUIVALENT CIRCUIT



BLOCK DIAGRAM



Operational Amplifier ^{LI}
CA3130, CA3130A, CA3130B



BIMOS Operational Amplifiers

With MOS/FET Input/ COS/MOS Output

FEATURES:

- MOS/FET input stage provides:
very high $Z_i = 1.5 T\Omega$ ($1.5 \times 10^{12}\Omega$) typ.
very low $I_i = 5 \text{ pA}$ typ. at 15-V operation
 2 pA typ. at 5-V operation
 - Common-mode input-voltage range includes negative supply rail; input terminals can be swung 0.5 V below negative supply rail
 - COS/MOS output stage permits signal swing to either (or both) supply rails
- } Ideal for single-supply applications

RCA-CA3130T, CA3130E, CA3130S, CA-3130AT, CA3130AS, CA3130AE, CA3130BT, and CA3130BS are integrated-circuit operational amplifiers that combine the advantages of both COS/MOS and bipolar transistors on a monolithic chip.

Gate-protected p-channel MOS/FET (PMOS) transistors are used in the input circuit to provide very-high-input impedance, very-low-input current, and exceptional speed performance. The use of PMOS field-effect transistors in the input stage results in common-mode input-voltage capability down to 0.5 volt below the negative-supply terminal, an important attribute in single-supply applications.

A complementary-symmetry MOS (COS/MOS) transistor-pair, capable of swinging the output voltage to within 10 millivolts of either supply-voltage terminal (at very high values of load impedance), is employed as the output circuit.

The CA3130 Series circuits operate at supply voltages ranging from 5 to 18 volts, or ± 2.5 to ± 8 volts when using split supplies. They can be phase compensated with a single external capacitor, and have terminals for adjustment of offset voltage for applications requiring offset-null capability. Terminal provisions are also made to permit strobing of the output stage.

The CA3130 Series is supplied in standard 8-lead TO-5 style packages (T suffix), 8-lead dual-in-line formed lead TO-5 style "DIL-CAN" packages (S suffix). The CA3130 is available in chip form (H suffix). The CA3130 and CA3130A are also available in the Mini-DIP 8-lead dual-in-line plastic

- Low V_{IO} : 2 mV max. (CA3130B)
- Wide BW: 15 MHz typ. (unity-gain crossover)
- High SR: 10 V/ μs typ. (unity-gain follower)
- High output current (I_O): 20 mA typ.
- High A_{OL} : 320,000 (110 dB) typ.
- Compensation with single external capacitor

APPLICATIONS:

- Ground-referenced single-supply amplifiers
- Fast sample-and-hold amplifiers
- Long-duration timers/monostables
- High-input-impedance comparators (ideal interface with digital COS/MOS)
- High-input-impedance wideband amplifiers
- Voltage followers (e.g., follower for single-supply D/A converter)
- Voltage regulators (permits control of output voltage down to zero volts)
- Peak detectors
- Single-supply full-wave precision rectifiers
- Photo-diode sensor amplifiers

package (E suffix). All types operate over the full military temperature range of -55°C to $+125^\circ\text{C}$. The CA3130B is intended for applications requiring premium-grade specifications. The CA3130A offers superior input characteristics over those of the CA3130.

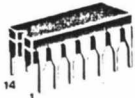


Fig. 1 - Functional diagrams for the CA3130 series.


MOTOROLA
B-SUFFIX SERIES CMOS GATES

The B Series logic gates are constructed with P and N channel enhancement mode devices in a single monolithic structure (Complementary MOS). Their primary use is where low power dissipation and/or high noise immunity is desired.

- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- All Outputs Buffered
- Capable of Driving Two Low-power TTL Loads or One Low-power Schottky TTL Load Over the Rated Temperature Range.
- Double Diode Protection on All Inputs
- Pin-for-Pin Replacements for Corresponding CD4000 Series B Suffix Devices



L SUFFIX
CERAMIC PACKAGE
CASE 632



P SUFFIX
PLASTIC PACKAGE
CASE 646

ORDERING INFORMATION

A Series -55°C to +125°C
MC14XXXBAL (Ceramic Package Only)

C Series -40°C to +85°C
MC14XXXBCP (Plastic Package)
MC14XXXBCL (Ceramic Package)

MAXIMUM RATINGS* (Voltages Referenced to V_{SS})

| Symbol | Parameter | Value | Unit |
|----------------------|--|------------------------|------|
| V_{DD} | DC Supply Voltage | -0.5 to +18.0 | V |
| V_{in} , V_{out} | Input or Output Voltage (DC or Transient) | -0.5 to $V_{DD} + 0.5$ | V |
| I_{in} , I_{out} | Input or Output Current (DC or Transient), per Pin | ±10 | mA |
| P_D | Power Dissipation, per Package† | 500 | mW |
| T_{stg} | Storage Temperature | -65 to +150 | °C |
| T_L | Lead Temperature (8-Second Soldering) | 260 | °C |

*Maximum Ratings are those values beyond which damage to the device may occur.
†Temperature Derating: Plastic "P" Package - 12mW/°C from 65°C to 85°C
Ceramic "L" Package - 12mW/°C from 100°C to 125°C

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range $V_{SS} \leq (V_{in} \text{ or } V_{out}) \leq V_{DD}$. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}). Unused outputs must be left open.

MC14001B
Quad 2-Input NOR Gate

MC14002B
Dual 4-Input Nor Gate

MC14011B
Quad 2-Input NAND Gate

MC14012B
Dual 4-Input NAND Gate

MC14023B
Triple 3-Input NAND Gate

MC14025B
Triple 3-Input NOR Gate

MC14068B
8-Input NAND Gate

MC14071B
Quad 2-Input OR Gate

MC14072B
Dual 4-Input OR Gate

MC14073B
Triple 3-Input AND Gate

MC14075B
Triple 3-Input OR Gate

MC14078B
8-Input NOR Gate

MC14081B
Quad 2-Input AND Gate

MC14082B
Dual 4-Input AND Gate

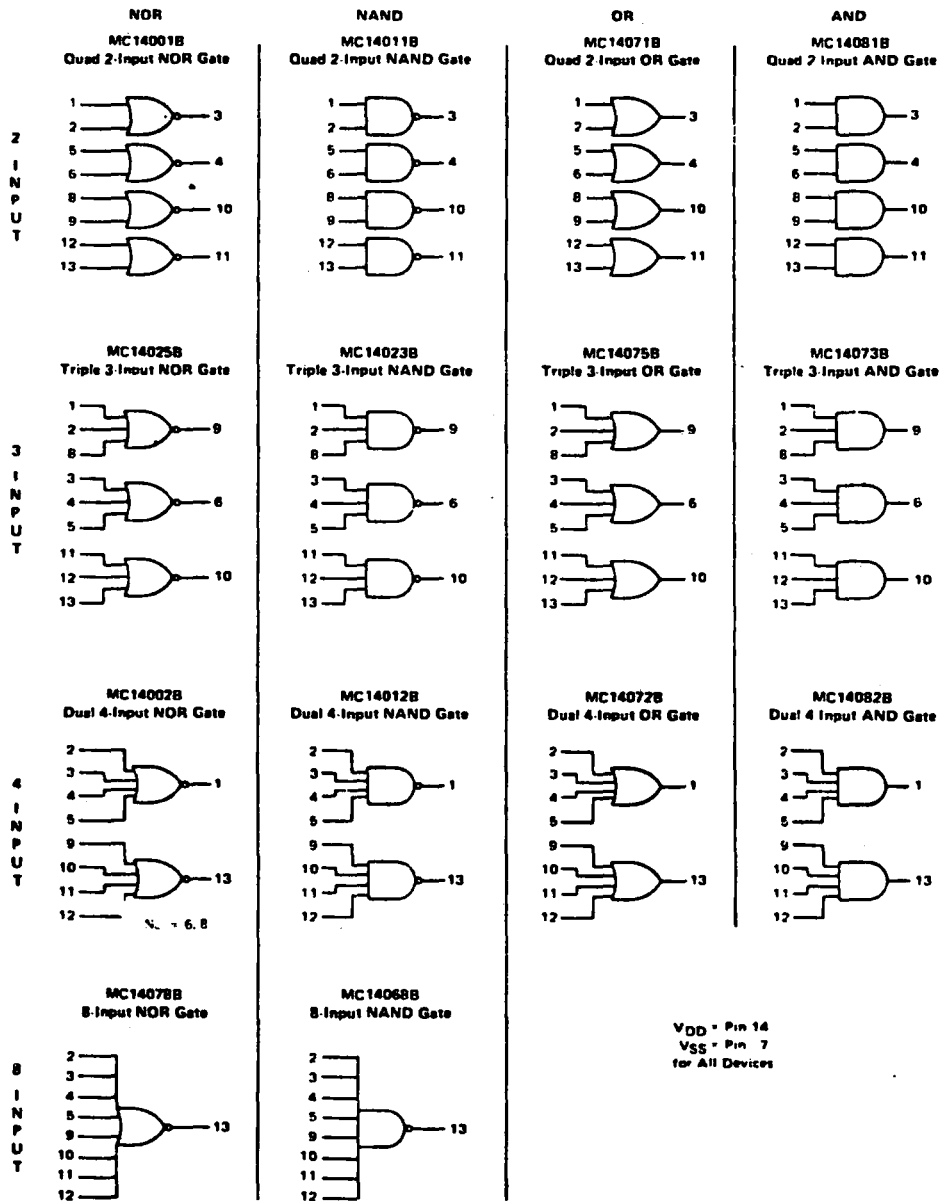
CMOS SSI

(LOW-POWER COMPLEMENTARY MOS)

B-SERIES GATES

CMOS B-SERIES GATES

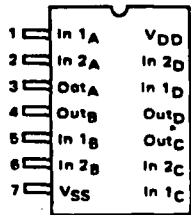
LOGIC DIAGRAMS



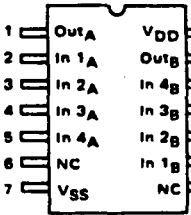
CMOS B-SERIES GATES

PIN ASSIGNMENTS

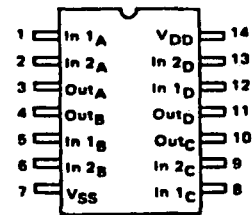
MC14001B
Quad 2-Input NOR Gate



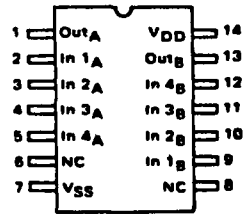
MC14002B
Dual 4-Input NOR Gate



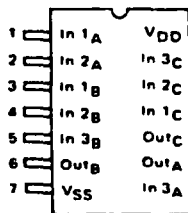
MC14011B
Quad 2-Input NAND Gate



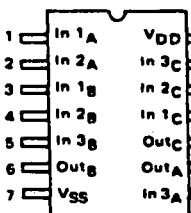
MC14012B
Dual 4-Input NAND Gate



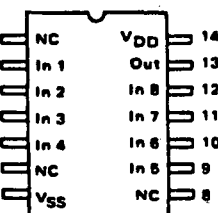
MC14023B
Triple 3-Input NAND Gate



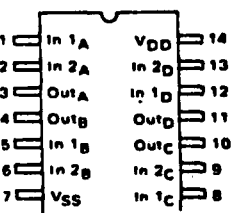
MC14025B
Triple 3-Input NOR Gate



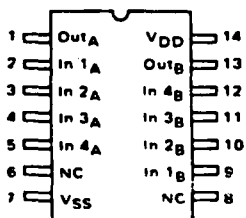
MC14068B
8-Input NAND Gate



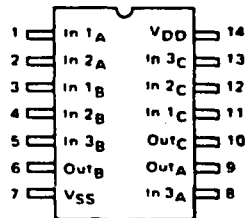
MC14071B
Quad 2-Input OR Gate



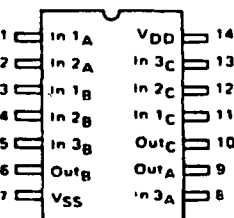
MC14072B
Dual 4-Input OR Gate



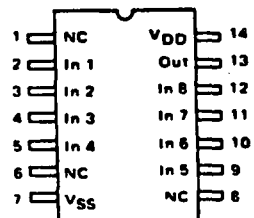
MC14073B
Triple 3-Input AND Gate



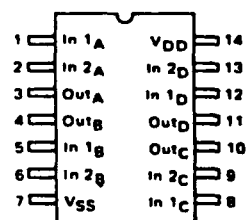
MC14075B
Triple 3-Input OR Gate



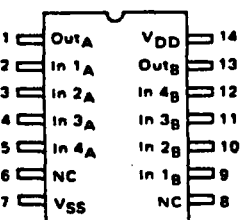
MC14078B
8-Input NOR Gate



MC14081B
Quad 2-Input AND Gate



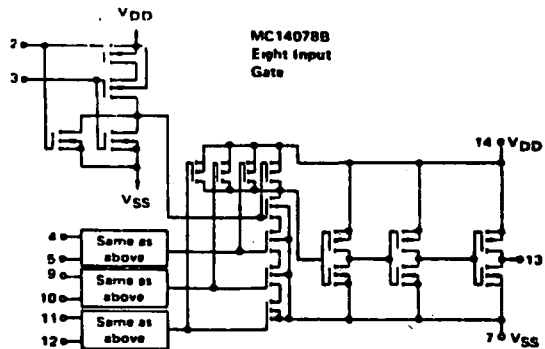
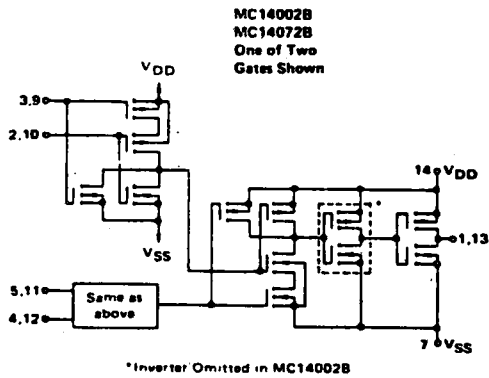
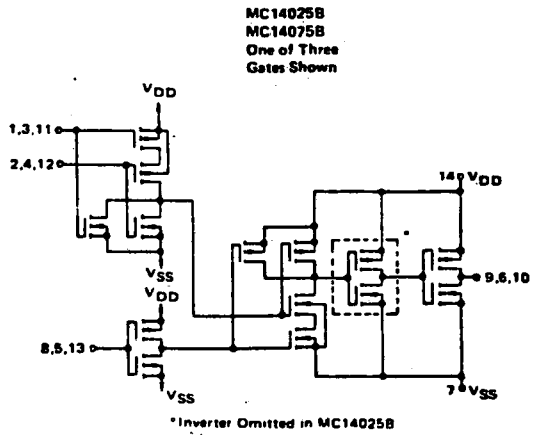
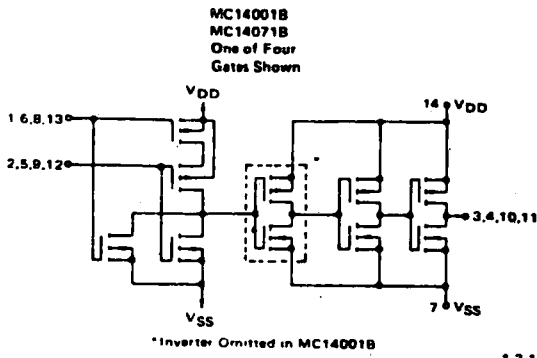
MC14082B
Dual 4-Input AND Gate



NC = No Connection

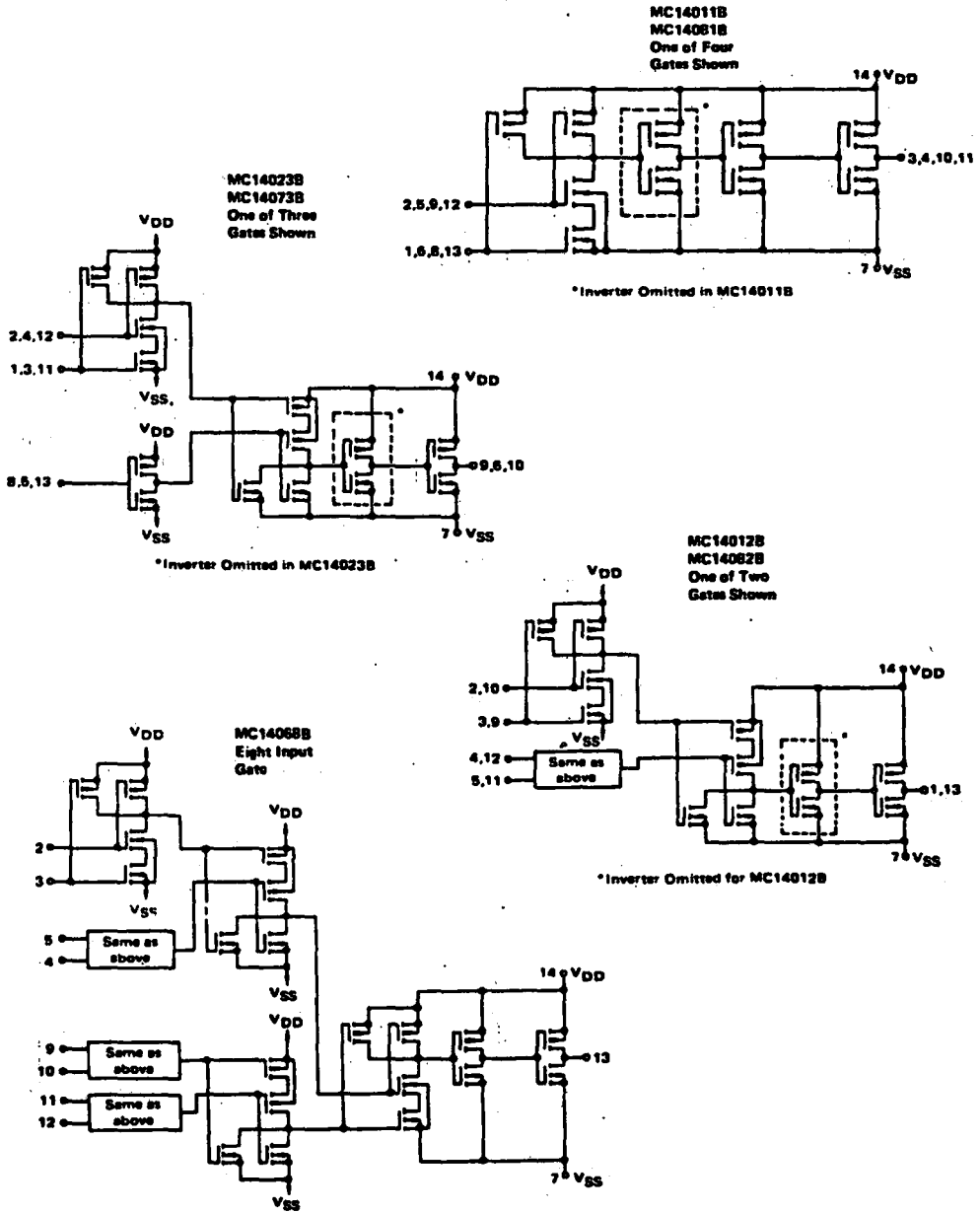
CMOS B-SERIES GATES

CIRCUIT SCHEMATIC NOR, OR Gates



CMOS B-SERIES GATES

CIRCUIT SCHEMATICS NAND, AND Gates

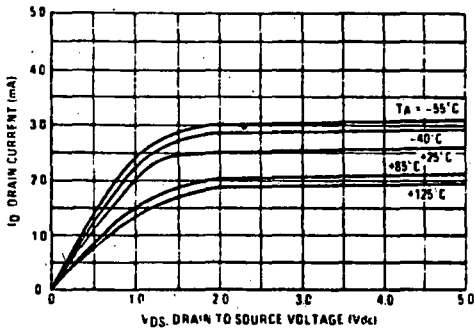


CMOS B-SERIES GATES

TYPICAL B-SERIES GATE CHARACTERISTICS

N-CHANNEL DRAIN CURRENT (SINK)

FIGURE 2 - $V_{GS} = 5.0 \text{ Vdc}$



P-CHANNEL DRAIN CURRENT (SOURCE)

FIGURE 3 - $V_{GS} = -5.0 \text{ Vdc}$

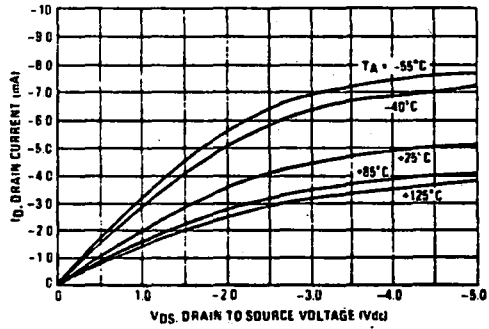


FIGURE 4 - $V_{GS} = 10 \text{ Vdc}$

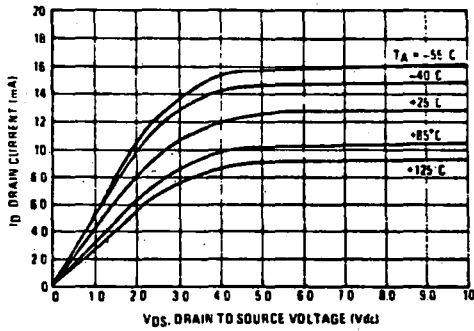


FIGURE 5 - $V_{GS} = -10 \text{ Vdc}$

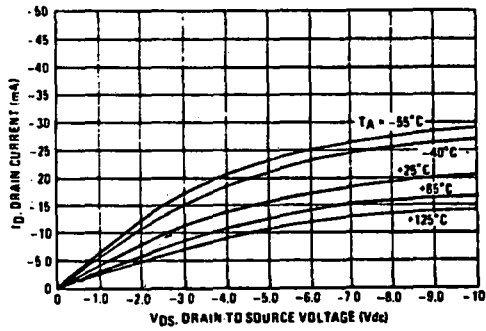


FIGURE 6 - $V_{GS} = 15 \text{ Vdc}$

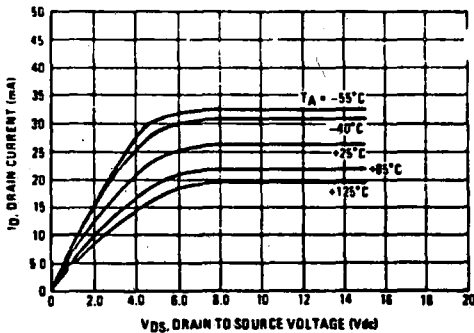
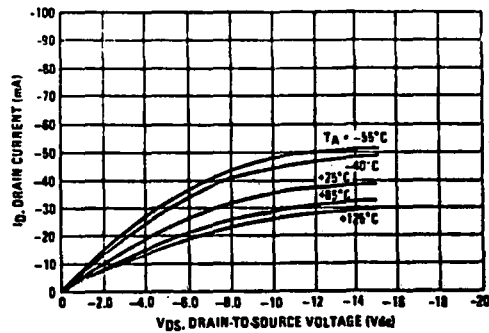


FIGURE 7 - $V_{GS} = -15 \text{ Vdc}$



These typical curves are not guarantees, but are design aids.
 Caution: The maximum rating for output current is 10 mA per pin.

CMOS B-SERIES GATES

TYPICAL B-SERIES GATE CHARACTERISTICS (cont'd)

VOLTAGE TRANSFER CHARACTERISTICS

FIGURE 8 - $V_{DD} = 5.0$ Vdc

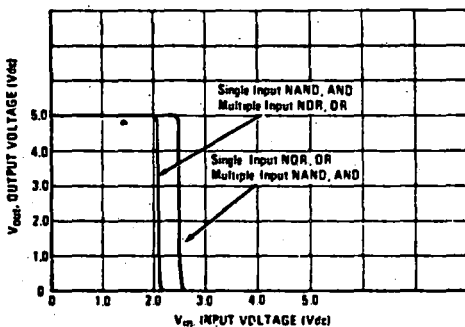


FIGURE 9 - $V_{DD} = 10$ Vdc

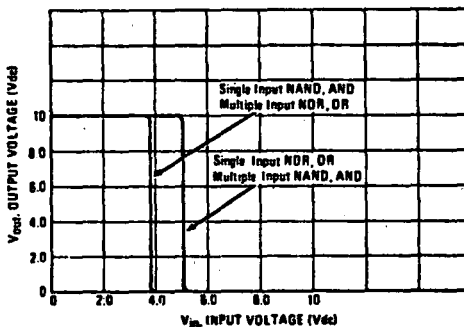
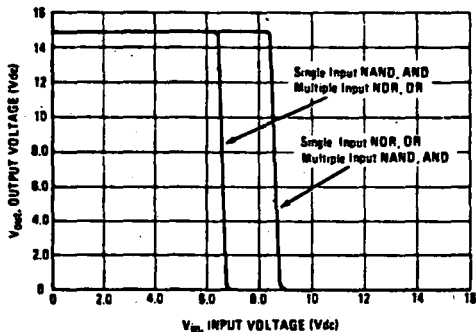


FIGURE 10 - $V_{DD} = 15$ Vdc



DC NOISE MARGIN

The DC noise margin is defined as the input voltage range from an ideal "1" or "0" input level which does not produce output state change(s). The typical and guaranteed limit values of the input values V_{IL} and V_{IH} for the output(s) to be at a fixed voltage V_O are given in the Electrical Characteristics table. V_{IL} and V_{IH} are presented graphically in Figure 11.

Guaranteed minimum noise margins for both the "1" and "0" levels =

- 1.0 V with a 5.0 V supply
- 2.0 V with a 10.0 V supply
- 2.5 V with a 15.0 V supply

FIGURE 11 - DC NOISE IMMUNITY

