

วงจรมุขสแปรปซึ่มอสอินแวลเตอรทสวิงได้เต็มย่านและใช้แหล่งจ่ายแรงดันต่ำ

LOW VOLTAGE FULL SWING BOOTSTRAPPED CMOS
INVERTER CIRCUIT

ศุภชัย ลีลาโสภิต
SUPHACHAI LEELASOPHIT

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า
บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. ๒๕๒๖

ISBN 074-324-195-7

วงจรมุขสแปรปซิมอสอินเวอร์เตอร์ที่สวิงได้เต็มย่านและใช้แหล่งจ่ายแรงดันต่ำ

LOW VOLTAGE FULL SWING BOOTSTRAPPED CMOS
INVERTER CIRCUIT



ศุภชัย ลีลาโสภิต

SUPHACHAI LEELASOPHIT

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

ISBN 974-324-195-7

ขหม.....
ขทะเบียน 45894
เดือน, ปี 1.9 ค.พ. 2546

.b.....
.i.....

**LOW VOLTAGE FULL SWING BOOTSTRAPPED CMOS
INVERTER CIRCUIT**

SUPHACHAI LEELASOPHIT

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR DEGREE OF
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2003

ISBN 974-324-195-7

COPYRIGHT 2003

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ วงจรบูตสเตรปซิมอสอินเวอเตอร์ที่สวิงได้เต็มย่านและใช้แหล่งจ่ายแรงดันต่ำ
LOW VOLTAGE FULL SWING BOOTSTRAPPED CMOS INVERTER
CIRCUIT

ชื่อนักศึกษา นายศุภชัย ลีลาโสภิต

รหัสประจำตัว 42061114

ปริญญา วิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชา วิศวกรรมไฟฟ้า

อาจารย์ผู้ควบคุมวิทยานิพนธ์ รศ.ดร.กอบชัย เดชหาญ

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
รศ.ดร.สุวิพล	สิทธิชีวกาศ	
รศ.สมยศ	จุนณะปิยะ	
ผศ.เกรียงไกร	วงศ์โรจนภรณ์	
รศ.ดร.พุศศักดิ์	ชีวิสุวิทย์	
รศ.ดร.กอบชัย	เดชหาญ	

วัน/เดือน/ปี ที่สอบ 27 ธันวาคม 2545 เวลา 10.30-12.30 น.

สถานที่สอบ ณ อาคาร 12 ชั้น ชั้น 4 (ห้อง E12-403)



วันที่.....๑๑.....เดือน.....ธันวาคม.....พ.ศ.๒๕๔๕.....

หัวข้อวิทยานิพนธ์	วงจรมุขสแตมป์ซีมอสอินเวอเตอร์ที่สวิงได้เต็มย่าน และใช้แหล่งจ่ายแรงดันต่ำ
นักศึกษา	นายสุภชัย ลีลาโสภิต
รหัสประจำตัว	42061114
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2546
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ.ดร. กอบชัย เฉลยหาญ

บทคัดย่อ

วิทยานิพนธ์นี้นำเสนอวงจรมุขสแตมป์ซีมอสอินเวอเตอร์ที่สามารถสวิงได้เต็มช่วงและทำงานได้ด้วยแหล่งจ่ายแรงดันต่ำ การออกแบบจะใช้ตัวขับมอสทรานซิสเตอร์เหมือนกับวงจรมุขอินเวอเตอร์มาตรฐานทั้งส่วน Pull up และ Pull down ในส่วน Pull up จะใช้ระดับแรงดันไฟฟ้าที่สูงไปขับที่ขาเกตของมอสทรานซิสเตอร์ด้วยวงจรมุขสแตมป์จึงทำให้ระดับสัญญาณด้านเข้าพุทมีการแกว่งได้เต็มย่านและมีความเร็วในการทำงานสูงและยังสามารถทำงานได้ที่แรงดันต่ำถึง 1 โวลท์ โดยออกแบบโดยใช้พารามิเตอร์ 0.25 μm ซีมอส Level 3 ของ MOSIS ผลการทดสอบคุณสมบัติทางด้านรูปแบบสัญญาณทางเข้าพุทและค่าการหน่วงเวลาได้กระทำโดยการจำลองการทำงานด้วยโปรแกรม PSpice

Thesis Title	Low Voltage Full Swing Bootstrapped CMOS Inverter Circuit
Student	Mr. Suphachai Leelasophit
Student ID.	42061114
Degree	Master of Engineering
Programme	Electrical Engineering
Year	2003
Thesis Advisor	Assoc.Prof.Dr. Kobchai Dejhan

ABSTRACT

This thesis proposes a low voltage and full swing bootstrapped CMOS inverter circuit, designed by using the output drive CMOS transistors same as the conventional CMOS inverter in both pull up and pull down section. In pull up section, the overdrive at gate of pull up section is used by bootstrapping scheme. The circuit has the high speed full swing operation and this circuit operates on 1 volt supply voltage with possible by using 0.25 μm CMOS parameters of MOSIS, the simulations output waveforms and time delay are investigated by using PSpice program.

กิตติกรรมประกาศ

ณ โอกาสนี้ ผู้เขียนขอขอบพระคุณครูอาจารย์ทุกท่านตั้งแต่ในอดีตจนถึงปัจจุบันที่ได้กรุณา
ประสิทธิ์ประสาทวิชาความรู้ให้แก่ผู้เขียนรวมทั้งขอขอบพระคุณคณาจารย์ในภาควิชาโทรคมนาคม
ทุกท่านที่ได้กรุณาช่วยเหลือและสนับสนุนจนกระทั่งสำเร็จการศึกษา โดยเฉพาะอย่างยิ่งขอ
ขอบพระคุณ รองศาสตราจารย์ ดร. กอบชัย เดชหาญ เป็นอย่างสูงที่ได้กรุณาให้คำปรึกษาและคำ
แนะนำด้วยดีตลอดการศึกษาในระดับปริญญาโท

สุดท้ายนี้ผู้เขียนขอมอบความดีและประโยชน์ทั้งหลายที่เกิดขึ้นจากผลงานของผู้เขียนตั้งแต่
ในอดีตจนถึงปัจจุบันให้แก่บิดา มารดา และผู้มีพระคุณทุกท่าน

ศุภชัย ลีลาโสภิต

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 บทนำ.....	1
1.2 ที่มาของงานวิจัย.....	2
1.3 วัตถุประสงค์งานวิจัย.....	3
1.4 รายละเอียดในวิทยานิพนธ์.....	3
1.5 สรุป.....	3
บทที่ 2 ทฤษฎีการทำงานของมอเตอร์และการใช้งาน.....	4
2.1 บทนำ.....	4
2.2 โครงสร้างของมอเตอร์.....	5
2.3 การทำงานของมอเตอร์.....	9
2.3.1 คุณสมบัติการทำงานทั่วไปของมอเตอร์.....	9
2.4 สรุป.....	14
บทที่ 3 หลักการทำงานวงจรมอเตอร์.....	15
3.1 บทนำ.....	15
3.2 วงจรมอเตอร์มาตรฐาน.....	16
3.3 การคำนวณความเร็วของวงจร.....	26
3.3.1 ช่วงลง.....	27
3.3.2 ช่วงขึ้น.....	30

สารบัญ (ต่อ)

หน้า

3.3.3 ช่วงหน่วง.....	31
3.4 การคำนวณกำลังของวงจร.....	31
3.5 การสวิงได้เต็มช่วงของวงจรอินเวอร์เตอร์.....	33
3.5.1 วิธีการบวมสเตรปวงจรซิมอส.....	34
3.6 วงจรซิมอสอินเวอร์เตอร์ที่ใช้อ้างอิง.....	36
3.7 สรุป.....	37
บทที่ 4 วงจรซิมอสอินเวอร์เตอร์ที่นำเสนอ.....	38
4.1 บทนำ.....	38
4.2 วงจรบวมสเตรปซิมอสอินเวอร์เตอร์ที่นำเสนอ.....	39
4.3 การจำลองการทำงานและผลการจำลองการทำงาน.....	40
4.4 สรุป.....	49
บทที่ 5 การประยุกต์ใช้งานวงจรซิมอสอินเวอร์เตอร์.....	50
5.1 บทนำ.....	50
5.2 วงจรบัฟเฟอร์.....	50
5.3 วงจรไดนามิกเลทซ์.....	55
5.4 วงจรสเตติกเลทซ์.....	58
5.5 Fan-out.....	61
5.4 สรุป.....	63
บทที่ 6 สรุปและข้อเสนอแนะ.....	64
6.1 บทนำ.....	64
6.3 ข้อเสนอแนะ.....	65

สารบัญ (ต่อ)

หน้า

บรรณานุกรม.....	66
ภาคผนวก.....	68
ภาคผนวก ก. ผลงานที่ได้รับการตีพิมพ์ระหว่างศึกษา.....	69
ประวัติผู้เขียน.....	74

สารบัญตาราง

ตารางที่	หน้า
3.1 แสดงค่าตรรกะของวงจรอินเวอร์เตอร์.....	15
3.2 แสดงความสัมพันธ์ระหว่างแรงดันของวงจรอินเวอร์เตอร์ที่ทำงานสามแบบ.....	17
4.1 แสดงขนาดของมอเตอร์านซิสเตอร์.....	41

สารบัญรูป

รูปที่	หน้า
1.1 แสดงวงจรอินเวอร์เตอร์ที่ใช้อ้างอิง.....	2
2.1 แสดงโครงสร้างของมอสทรานซิสเตอร์.....	5
2.2 แสดงสัญลักษณ์ของมอสทรานซิสเตอร์.....	9
2.3 แสดงการสร้างช่องทางเดินกระแสให้กับมอสทรานซิสเตอร์แบบ N-Channel เอ็นฮาร์นเมนต์โหมด.....	10
2.4 แสดงคุณสมบัติของมอสทรานซิสเตอร์ในแต่ละช่วงการทำงาน.....	12
3.1 แสดงสัญลักษณ์ของวงจรอินเวอร์เตอร์.....	12
3.2 แสดงวงจรซีมอสอินเวอร์เตอร์แบบมาตรฐาน.....	16
3.3 แสดงการพหุคูณสมบัติของวงจรซีมอสอินเวอร์เตอร์.....	18
3.4 กราฟพหุคูณสมบัติและช่วงการทำงานทางไฟตรงของวงจรซีมอสอินเวอร์เตอร์.....	20
3.5 แสดงวงจรเสมือนของซีมอสทรานซิสเตอร์.....	21
3.6 แสดงแบบจำลองสำหรับการคำนวณความเร็วของวงจรซีมอส.....	26
3.7 แสดงช่วงเวลาการเปลี่ยนแปลงของแรงดันขาออกและแรงดันขาเข้า.....	27
3.8 แสดงวงจรเสมือนสำหรับคำนวณระยะเวลาของวงจรในรูปที่ 3.7.....	28
(ก) วงจรเสมือนเมื่อ V_{in} เพิ่มจาก 0 เป็น V_{DD} (สำหรับคำนวณช่วง t_f).....	28
(ข) วงจรเสมือนเมื่อ V_{in} เพิ่มจาก V_{DD} เป็น 0 (สำหรับคำนวณช่วง t_r).....	28
3.9 แสดงหน้าตัดของวงจรอินเวอร์เตอร์แบบซีมอส.....	32
3.10 แสดงวงจรอินเวอร์เตอร์ที่สามารถสวิงได้เต็มช่วงโดยใช้แหล่งจ่าย 1.5 โวลต์.....	34
3.11 แสดงรูปคลื่นของซีมอสอินเวอร์เตอร์.....	35
3.12 แสดงรูปคลื่นผลการจำลองการทำงานวงจรรูปที่ 10.....	36
3.13 แสดงวงจรอินเวอร์เตอร์ที่ใช้อ้างอิง.....	37
4.1 แสดงวงจรบูทสแตรปซีมอสอินเวอร์เตอร์ที่นำเสนอ.....	39
4.2 แสดงรูปสัญญาณเข้าพุทของวงจรอินเวอร์เตอร์ทั้งสามวงจรเมื่อศักดาไฟเลี้ยง เท่ากับ 1 โวลต์ และโหลดตัวเก็บประจุเท่ากับ 2 pF.....	42
4.3 แสดงรูปสัญญาณของวงจรซีมอสอินเวอร์เตอร์ที่นำเสนอเมื่อเปลี่ยนค่าตัวเก็บประจุ เป็นค่าต่าง ๆ.....	43

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.4 แสดงการหน่วงเวลาที่ช่วงขาขึ้นของวงจรถึงสามวงจรมือแหล่งจ่ายแรงดัน เท่ากับ 1 โวลต์ และตัวเก็บประจุเท่ากับ 2 pF.....	44
4.5 แสดงค่าเฉลี่ยของการหน่วงเวลาเมื่อแหล่งจ่ายแรงดันเท่ากับ 1 โวลต์.....	45
4.6 แสดงรูปคลื่นสัญญาณเมื่อแหล่งจ่ายเท่ากับ 0.75 โวลต์.....	46
4.7 แสดงค่าการหน่วงเวลาเมื่อโหลดตัวเก็บประจุเท่ากับ 2 pF และทำการปรับเปลี่ยน แหล่งจ่ายแรงดันของวงจร.....	47
4.8 แสดงการใช้กำลังงานของวงจรมือเปลี่ยนค่าแหล่งจ่ายแรงดันเป็นค่าต่าง ๆ.....	48
5.1 แสดงสัญลักษณ์ของวงจรมัลติเพลอร์.....	50
5.2 แสดงสัญญาณของวงจรมัลติเพลอร์ที่แหล่งจ่ายแรงดัน 1 โวลต์ (ก) สัญญาณที่อินพุท (ข) สัญญาณที่เอาพุท.....	51
5.3 แสดงค่าการหน่วงเวลาที่ช่วงขาขึ้นของวงจรมัลติเพลอร์ที่แหล่งจ่าย 1 โวลต์.....	52
5.4 แสดงสัญญาณของวงจรมัลติเพลอร์เมื่อแหล่งจ่ายเท่ากับ 0.75 โวลต์ (ก) สัญญาณที่อินพุท (ข) สัญญาณที่เอาพุท.....	53
5.5 แสดงค่าการหน่วงเวลาที่ช่วงขาขึ้นของวงจรมัลติเพลอร์เมื่อแหล่งจ่ายเท่ากับ 0.75 โวลต์.....	54
5.6 แสดงวงจรไดนามิกแลทซ์ครึ่งบิท.....	55
5.7 แสดงสัญญาณของวงจรไดนามิกแลทซ์ (ก) สัญญาณนาฬิกา..... (ข) สัญญาณอินพุท..... (ค) สัญญาณเอาพุท.....	56 56 57
5.8 แสดงค่าการหน่วงเวลาของวงจรไดนามิกแลทซ์.....	57
5.9 แสดงวงจรสแตติกแลทซ์แบบครึ่งบิท.....	58
5.10 แสดงสัญญาณของวงจรสแตติกแลทซ์ (ก) สัญญาณนาฬิกา..... (ข) สัญญาณอินพุท..... (ค) สัญญาณเอาพุท.....	58 59 59
5.11 แสดงค่าการหน่วงเวลาของวงจรสแตติกแลทซ์.....	60

บทที่ 1

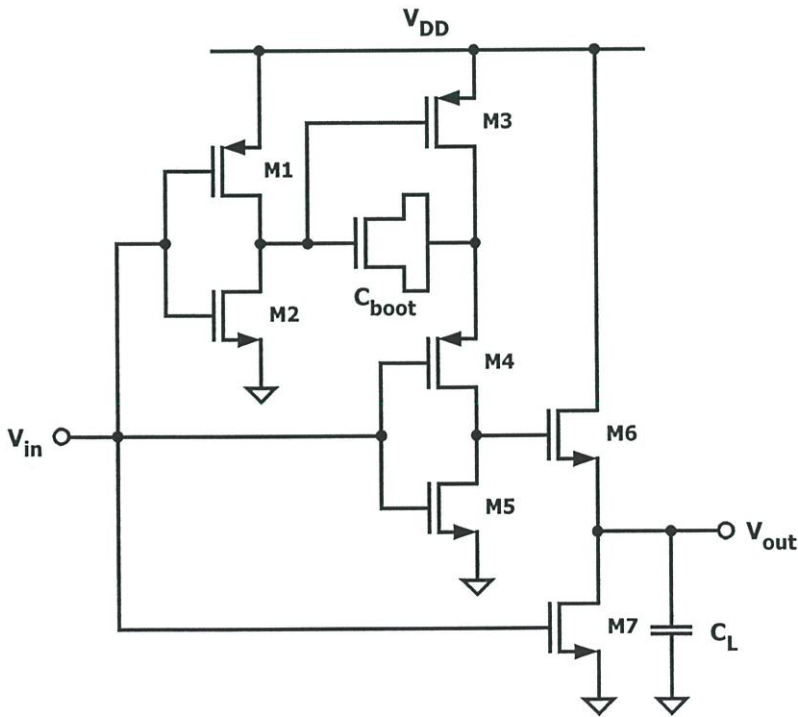
บทนำ

1.1 บทนำ

อินเวอร์เตอร์คือโลจิกที่สำคัญสำหรับวงจรประเภทดิจิทัลที่สามารถนำไปประยุกต์ใช้งานได้มากมายซึ่งในวงจรดิจิทัลจะเรียกโลจิกชนิดนี้ว่า “Not Gate” คุณสมบัติของอินเวอร์เตอร์คือ จะให้เอาพุทเป็น “1” หรือ “high” เมื่อป้อนอินพุทเป็น “0” หรือ “low” ในทางกลับกันถ้าป้อนอินพุทเป็น “1” หรือ “high” ก็จะทำให้เอาพุทเป็น “0” หรือ “low” ซึ่งสรุปได้ง่าย ๆ ว่าอินเวอร์เตอร์จะให้เอาพุทตรงข้ามกับอินพุทที่ป้อนให้กับมัน เมื่อเอาพุทเป็น 1 หรือ high หมายถึงมีระดับแรงดันไปปรากฏทางเอาพุทของอินเวอร์เตอร์ซึ่งในทางอุดมคติควรจะเท่ากับแหล่งจ่ายที่จ่ายให้กับวงจรอินเวอร์เตอร์นั้นและเมื่อเอาพุทเป็น “0” หรือ “low” เอาพุทควรจะเป็นศูนย์โวลท์ การที่วงจรอินเวอร์เตอร์สามารถขับแรงดันออกมาที่เอาพุทได้ใกล้เคียงกับแหล่งจ่ายหรือเท่ากับแหล่งจ่ายจะเรียกว่าวงจรสามารถสวิงได้เต็มย่าน (Full-swing) วงจรที่สามารถสวิงได้เต็มย่านจะมีความสำคัญมากสำหรับวงจรโลจิกที่ทำงานได้ที่แหล่งจ่ายแรงดันต่ำเพราะความแตกต่างระหว่าง high และ low จะน้อย และจะมีประโยชน์เมื่อนำวงจรอินเวอร์เตอร์มาต่อแบบคาเดค (Cascade) เช่น ทำเป็นวงจรบัฟเฟอร์ (Buffer) ดังนั้นเพื่อช่วยรักษาช่วงความห่างระหว่าง high และ low ให้มากที่สุดเท่าที่จะเป็นไปได้เอาพุทจะต้องมีแรงดันเท่ากับแหล่งจ่ายเมื่อมีสถานะเป็น high และเท่ากับศูนย์โวลท์เมื่อมีสถานะเป็น low สำหรับวงจรประเภทที่ใช้กำลังงานต่ำในปัจจุบันมีความสำคัญมากเพราะทิศทางความต้องการเครื่องมือประเภทพกพามีความต้องการสูงมากเช่น โทรศัพท์เคลื่อนที่ คอมพิวเตอร์แบบกระเป๋าหิ้ว (Computer Notebook) เป็นต้น วิธีการหนึ่งที่มีประสิทธิภาพสำหรับนำไปใช้ในการลดอัตราการใช้กำลังงานของวงจรลงคือการลดระดับแหล่งจ่ายที่ให้กับวงจรลง และจากความเจริญก้าวหน้าทางด้านเทคโนโลยีสารกึ่งตัวในปัจจุบันนี้มีการพัฒนาไปอย่างรวดเร็วมาก วงจรอิเล็กทรอนิกส์ที่ซับซ้อนสามารถสร้างให้อยู่ในลักษณะวงจรรวมหรือ IC (Integrated Circuit) ได้ ซึ่งเทคโนโลยีที่นำมาสร้างวงจรได้แก่ เทคโนโลยีไบโพลาร์ เทคโนโลยีไบซีมอส และเทคโนโลยีซีมอส เป็นต้น จากเทคโนโลยีทั้งสามที่กล่าวมาเทคโนโลยีซีมอสคือเทคโนโลยีที่น่าสนใจมากที่สุดเพราะหากเปรียบเทียบกันในด้านต่าง ๆ เช่นมีราคาถูกกว่าเมื่อเทียบกับเทคโนโลยีไบซีมอส ลดการใช้พื้นที่ได้ง่ายกว่าเมื่อเปรียบเทียบกับเทคโนโลยีไบโพลาร์ เป็นต้น

1.2 ที่มาของงานวิจัย

จากความสำคัญของวงจรรีเลย์ที่กล่าวมาแล้วและความสำคัญของแหล่งจ่ายกำลังงานจึงเป็นที่มาของวิทยานิพนธ์นี้ที่จะนำเสนอวงจรรีเลย์ที่ทำงานได้ด้วยแหล่งจ่ายแรงดันต่ำซึ่งเข้าพุทสามารถสวิงได้เต็มย่านโดยวงจรได้พัฒนามาจากวงจรมอสอินเวอร์เตอร์ที่ใช้วงจรมุสแทรปที่ถูกนำเสนอใน [3] ซึ่งแสดงวงจรได้ดังรูปที่ 1.1 วงจรดังกล่าวมีข้อเสียเนื่องจากใช้มอสทรานซิสเตอร์ชนิด N-channel ในด้าน Pull-up ซึ่งจะทำให้ผลของแรงดันสูญเสียไปอันเนื่องมาจากแรงดันแทรชโฮลต์จึงทำให้วงจรไม่สามารถสวิงได้เต็มย่านที่แหล่งจ่ายแรงดันต่ำและที่ตัวเก็บประจุโหลดที่มีค่าความจุสูง ๆ จากข้อเสียดังกล่าวได้ถูกนำมาแก้ไขและพัฒนาในวิทยานิพนธ์นี้ โดยการออกแบบจะให่วงจรสามารถสวิงได้เต็มย่านที่แหล่งจ่ายแรงดัน 1 โวลต์ ซึ่งสามารถเป็นไปได้โดยออกแบบโดยใช้พารามิเตอร์ $0.25 \mu\text{m}$ ซีมอส Level 3 ของ MOSIS ซึ่งมีค่า $V_{T(NMOS)} = 0.42$ โวลต์ และ $V_{T(PMOS)} = 0.55$ โวลต์ ซึ่งเทคโนโลยีซีมอสนี้เป็นเทคโนโลยีที่นิยมนำมาออกแบบวงจรประเภทดิจิทัลกันมากเนื่องจากมีราคาถูก สามารถลดขนาดของพื้นที่ลงได้ง่าย



รูปที่ 1.1 แสดงวงจรรีเลย์ที่ใช้อ้างอิง

1.3 วัตถุประสงค์ของงานวิจัย

จุดมุ่งหมายของของงานวิจัยที่นำเสนอนี้คือต้องการออกแบบวงจรซีมอสอินเวอร์เตอร์ที่สามารถสวิงได้เต็มย่าน ทำงานได้ที่แหล่งจ่ายแรงดันต่ำ โดยการออกแบบจะใช้เทคโนโลยีซีมอส ซึ่งเป็นเทคโนโลยีที่มีราคาไม่แพงและเป็นที่ยอมรับนำมาใช้ออกแบบ วงจรสามารถทำงานได้ดีเมื่อตัวเก็บประจุเป็นโหลดที่มีค่ามาก และวงจรมีขนาดเล็กใช้พื้นที่น้อย โดยจะทำการศึกษาวิเคราะห์ประสิทธิภาพของวงจรโดยใช้โปรแกรม PSpice ในการจำลองการทำงานของวงจรเพื่อยืนยันประสิทธิภาพของวงจรที่นำเสนอในวิทยานิพนธ์นี้

1.4 รายละเอียดในวิทยานิพนธ์

สำหรับวิทยานิพนธ์นี้แบ่งเนื้อหาออกเป็น 6 บท บทที่ 1 จะกล่าวถึงที่มาของงานวิจัยและวัตถุประสงค์ของงานวิจัย ส่วนเนื้อหาในบทต่อมาคือดังต่อไปนี้

บทที่ 2 จะกล่าวถึงทฤษฎีการทำงานของมอสทรานซิสเตอร์

บทที่ 3 จะกล่าวถึงหลักการการทำงานและการออกแบบวงจรซีมอสอินเวอร์เตอร์ วงจรซีมอสอินเวอร์เตอร์แบบแรงดันสวิงได้เต็มช่วง และหลักการของบูทสแตรป

บทที่ 4 จะกล่าวถึงวงจรซีมอสอินเวอร์เตอร์ที่นำเสนอและผลการจำลองการทำงานของวงจรที่นำเสนอ

บทที่ 5 จะกล่าวถึงการประยุกต์ใช้งานวงจรซีมอสอินเวอร์เตอร์เป็นวงจรบัฟเฟอร์และวงจรไดนามิกแลทช์

บทที่ 6 จะกล่าวถึงบทสรุปและข้อเสนอแนะ

1.5 สรุป

ในบทนี้จะกล่าวถึงที่มาและวัตถุประสงค์ของงานวิจัยและรายละเอียดของวิทยานิพนธ์ซึ่งประกอบด้วยเนื้อหาที่สำคัญคือหลักการและการออกแบบวงจรอินเวอร์เตอร์ที่ใช้ในการออกแบบวงจรซีมอสอินเวอร์เตอร์ที่นำเสนอในวิทยานิพนธ์นี้ การจำลองและผลการจำลองการทำงานของซีมอสอินเวอร์เตอร์

บทที่ 2

ทฤษฎีการทำงานของมอสทรานซิสเตอร์

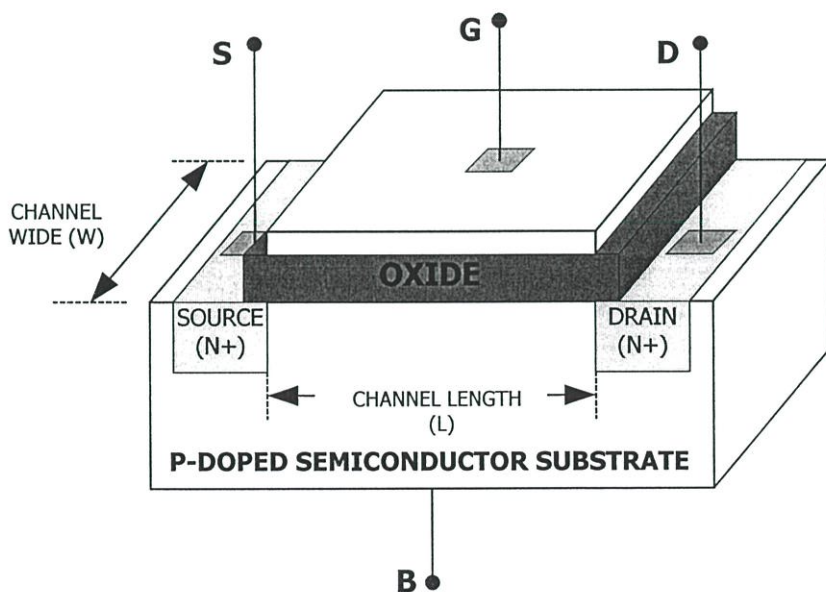
2.1 บทนำ

เทคโนโลยีซีมอส (CMOS : Complementary Metal Oxide Silicon) เป็นเทคโนโลยีที่รู้จักและนิยมนำมาออกแบบวงจรประเภทดิจิทัลกันอย่างแพร่หลาย ซึ่งเทคโนโลยีซีมอสนี้ยังเป็นเทคโนโลยีที่รองรับการนำไปสู่ระบบเทคโนโลยี VLSI (Very Large Scale Integration) ได้เป็นอย่างดี เทคโนโลยีซีมอสจะช่วยให้วงจรที่มีคุณสมบัติใช้กำลังงานต่ำเมื่อเปรียบเทียบกับเทคโนโลยีไบโพลาร์ (Bipolar), เอ็นมอส (NMOS), หรือ GaAs เทคโนโลยีซีมอสนี้เมื่อนำมาสร้างเป็นวงจรมีความสามารถสร้างอุปกรณ์ (Device) ได้สองชนิด คือ มอสทรานซิสเตอร์ชนิด N-Channel และ มอสทรานซิสเตอร์ชนิด P-Channel ซึ่งอุปกรณ์ทั้งสองชนิดนี้ถือได้ว่าเป็นโครงสร้างบล็อกพื้นฐานของเทคโนโลยีซีมอส การสร้างนิยมนำมาสร้างเป็นไอซี (Integrated Circuit) ด้วยการใช้เทคโนโลยี VLSI เพราะว่ามีข้อดีหลายประการเมื่อเปรียบเทียบกับเทคโนโลยีแบบอื่น ๆ เช่นการสูญเสียของพลังงานต่ำ มีอินพุตอิมพีแดนซ์ต่ำมาก การออกแบบง่าย เป็นต้น ความจำเป็นอย่างหนึ่งที่ทำให้กระตุ้นให้การพัฒนาเทคโนโลยี VLSI พัฒนาไปอย่างรวดเร็วคือ ความเจริญเติบโตทางด้านอุตสาหกรรมและเศรษฐกิจซึ่งต้องการวงจรที่มีความเร็วสูง มีการประยุกต์ใช้งานหลายอย่างและวงจรมีความซับซ้อนมากขึ้นเช่น หน่วยความจำ (Memory) หน่วยประมวลผล (Microprocessor) เป็นต้น โดยทั่วไปชิปหนึ่งตัวที่สร้างขึ้นด้วยเทคโนโลยี VLSI จะสามารถบรรจุทรานซิสเตอร์ได้มากกว่า 10,000 ตัวขึ้นไป ดังนั้นจากข้อดีที่กล่าวมาวิทยานิพนธ์นี้จึงใช้เทคโนโลยีซีมอสมาออกแบบวงจรอินเวอร์เตอร์โดยโครงสร้างของอุปกรณ์ที่สร้างจากเทคโนโลยีมีดังนี้

2.2 โครงสร้างของมอสทรานซิสเตอร์

มอสทรานซิสเตอร์ (MOS Transistor) เป็นอุปกรณ์ที่ทำงานโดยใช้ศักย์ไฟฟ้าเป็นตัวกำหนดช่องทางเดินของกระแสระหว่างขาคาเรนกับซอร์ส ซึ่งมอสทรานซิสเตอร์สามารถแบ่งออกเป็น 2 แบบ คือแบบเอ็นฮานเมนท์ (Enhancement-Type) และแบบดีพลีชัน (Depletion-Type) ซึ่งโดยปกติเราจะใช้งานขาของมอสทรานซิสเตอร์ด้วยกัน 3 ขา คือ ขาคาเรน ขาเกต และขาซอร์ส ส่วนขาบัลค (Bulk) หรือบริเวณฐานรอง (Substrate) นั้นจะถูกใช้ในการกำหนดค่าแรงดันแธรชโฮลด์ (Threshold voltage) ที่เป็นค่าคงที่ ซึ่งปกติจะต่อขาบัลคเข้ากับขาซอร์สเพื่อให้ผลของแรงดันแธรชโฮลด์มีค่าที่ต่ำที่สุดเท่ากับ V_{TO} จากการออกแบบวงจรในปัจจุบันจะเห็นได้ว่าเทคโนโลยีซีมอสเข้ามามีบทบาทสำคัญทั้งอนาล็อกและดิจิทัล เนื่องจากสามารถสร้างได้ง่ายใช้เนื้อที่บนชิปน้อย, ใช้กำลังไฟฟ้าต่ำและคุณสมบัติที่ดีอื่น ๆ อีกหลายประการดังนั้นจึงได้มีการวิจัยและพัฒนาการออกแบบวงจรโดยใช้เทคโนโลยีซีมอสกันมากขึ้นซึ่งมีลักษณะเด่นคือ มีความต้องการกำลังไฟฟ้าต่ำและให้ประสิทธิภาพในการทำงานสูงเมื่อเปรียบเทียบกับสิ่งประดิษฐ์สารกึ่งตัวประเภทอื่น ๆ ที่มีลักษณะการใช้งานแบบเดียวกันจึงทำให้มอสทรานซิสเตอร์เป็นที่นิยมใช้ในการออกแบบวงจร

จากรูปที่ 2.1 เป็นภาพของมอสทรานซิสเตอร์แบบเอ็นฮานเมนท์ชนิด N-Channel ซึ่งประกอบด้วยส่วนคาเรน (Drain Region), ส่วนเกต (Gate Region), ส่วนซอร์ส (Source Region) และส่วนบัลคหรือฐานรอง (Bulk Region) โดยแต่ละส่วนมีหน้าที่การทำงานดังนี้



รูปที่ 2.1 แสดงโครงสร้างของมอสทรานซิสเตอร์

- ส่วนเดรน (Drain Region) เป็นบริเวณของสารกึ่งตัวนำที่ต่างชนิดกับ bulk แต่เป็นสารกึ่งตัวนำชนิดเดียวกันกับซอร์ส ซึ่งทำหน้าที่เป็นช่องทางการไหลของกระแสที่มาจากส่วนซอร์ส
- ส่วนซอร์ส (Source Region) เป็นบริเวณของสารกึ่งตัวนำที่ต่างชนิดกันกับฐานรองหรือส่วนของ bulk จะทำหน้าที่เป็นแหล่งจ่ายประจุพาหะที่ทำให้เกิดกระแสไหลระหว่างขาเดรนกับขาซอร์ส (I_{DS})
- ส่วนเกต (Gate Region) เป็นพื้นที่เชื่อมต่ออยู่ระหว่างส่วนเดรนกับส่วนซอร์สมีโครงสร้างทั่ว ๆ ไป ประกอบด้วยชั้นบนสุดเป็นโลหะตัวนำ ชั้นรองลงมาเป็นฉนวนได้แก่ออกไซด์ของสารกึ่งตัวนำที่ใช้ในการสร้างและชั้นล่างสุดเป็นสารกึ่งตัวนำซึ่งใช้เป็นฐานรอง ส่วนเกตนี้จะทำหน้าที่เป็นส่วนควบคุมประจุที่เคลื่อนที่จากส่วนซอร์สไปยังส่วนเดรนตามความต้องการ
- ส่วนบัลคหรือฐานรอง (Bulk region or substrate) ซึ่งเป็นสารกึ่งตัวนำที่ใช้เป็นฐานรองของช่องทางเดินกระแส โดยใช้กำหนดช่องทางเดินของกระแสในรูปของแรงดันแธรชโฮลด์ (Threshold Voltage; V_{th}) ลักษณะการทำงานเหมือนกับเกตของเจฟเฟตคือใช้หลักการของบริเวณปลอดประจุ (Depletion Region) ในการกำหนดช่องทางเดินกระแส ซึ่งโดยปกติแล้วส่วนของ bulk หรือฐานรองนี้จะถูกต่อเข้ากับส่วนซอร์สเพื่อให้ผลของแรงดันแธรชโฮลด์มีค่าต่ำกว่า V_{TO}

จากลักษณะโครงสร้างดังกล่าวจะเห็นว่ากระแสไหลผ่านส่วนเกตไปได้้น้อยมาก ๆ เนื่องจากมีชั้นของฉนวนป้องกันอยู่นั่นเอง ดังนั้นในขณะที่ใช้งานส่วนเกตจึงต้องการแหล่งจ่ายแรงดันเท่านั้น ซึ่งไม่จำเป็นต้องใช้แหล่งจ่ายกระแสจึงทำให้มอสทรานซิสเตอร์มีความต้องการกำลังในขณะใช้งานต่ำนั่นเอง สำหรับส่วนเดรนและซอร์สนั้น โดยปกติแล้วจะมีโครงสร้างเหมือนกันทุกประการซึ่งสามารถใช้สลับกันได้ อันเป็นคุณสมบัติพิเศษอีกประการหนึ่งของมอสทรานซิสเตอร์ซึ่งเรียกว่ามีความสมมาตร (Bilaterally Symmetric) แต่โดยทั่วไปสำหรับในโครงสร้างของมอสทรานซิสเตอร์ตัวเดียวกันนั้น เพื่อความสะดวกในการใช้งานจึงสร้างให้ส่วนซอร์สต่อเชื่อมกับขา bulk หรือละเว้นไม่เขียนขา bulk เลยโดยให้เข้าใจเองว่าส่วนของบัลคถูกต่อกับส่วนซอร์ส เมื่อให้ไบอัสที่เหมาะสมกับส่วนต่าง ๆ ของมอสทรานซิสเตอร์แล้วประจุพาหะจากส่วนซอร์สจะเคลื่อนผ่านช่องทางเดินกระแสในส่วนเกตไปยังส่วนเดรน ซึ่งทำให้เกิดกระแสไหลระหว่างขาเดรนกับขาซอร์ส (I_{DS}) โดยช่องทางเดินกระแสนี้จะเกิดจากการเปลี่ยนชนิดของสารกึ่งตัวนำที่อยู่บริเวณพื้นผิวของฐานรองภายใต้แผ่นฉนวนของเกต (Inversion Layer) ไปเป็นสารชนิดเดียวกันกับส่วนของเดรนและซอร์สและการเคลื่อนที่ของประจุพาหะที่ผ่านทางช่องทางเดินกระแสที่นั่นเกิดจากสนามไฟฟ้าที่ตกคร่อมตลอดจากส่วนซอร์สถึงส่วนเดรนและอันเนื่องมาจากความต่างศักย์ระหว่างส่วนทั้งสองนั้น โดยที่กระแสดังกล่าวจะถูกเรียกว่ากระแสครีฟท์ ซึ่งขึ้นอยู่กับสนามไฟฟ้าที่ตกคร่อมบริเวณช่องทางเดินกระแส กระแสครีฟท์ที่เกิดขึ้นนี้เกิดจากการเคลื่อนที่ของประจุพาหะส่วนมากที่มีอยู่ในสารกึ่งตัวนำชนิดนั้นเพียงชนิดเดียว เหตุนี้มอสทรานซิสเตอร์จึงถูกเรียกอีกแบบหนึ่งว่าทรานซิสเตอร์แบบยูนิโพลาร์ (Unipolar Transistor) และเนื่องจากประจุพาหะส่วนมากในสารกึ่งตัวนำมีสองชนิดคือ

อิเล็กตรอนหรือประจุลบในสารกึ่งนำชนิดเอ็นและโฮลหรือประจุบวกในสารกึ่งตัวนำชนิดพี ดังนั้นจึงสามารถแบ่งมอสทรานซิสเตอร์ตามชนิดของประจุพาหะที่ทำให้กระแส โดยพิจารณาที่ชนิดของประจุพาหะที่บริเวณช่องทางเดินกระแสในขณะที่เกิดกระแสครีฟท์ได้เป็นสองชนิดคือ

- เอ็นแชนแนลมอสทรานซิสเตอร์ (N-Channel MOS Transistor : NMOS) ซึ่งหมายถึงมอสทรานซิสเตอร์ที่มีประจุลบหรืออิเล็กตรอนเป็นประจุพาหะส่วนมากที่ทำให้เกิดกระแสครีฟท์ ดังนั้นมอสทรานซิสเตอร์ชนิดนี้จึงมีส่วนของเดรนและส่วนซอร์สที่เป็นสารกึ่งตัวนำชนิดเอ็น (N-Type Semiconductor)

- พีแชนแนลมอสทรานซิสเตอร์ (P-Channel MOS Transistor : PMOS) ซึ่งหมายถึงมอสทรานซิสเตอร์ที่มีประจุบวกหรือโฮลเป็นประจุพาหะส่วนมากที่ทำให้เกิดกระแสครีฟท์ ดังนั้นมอสทรานซิสเตอร์ชนิดนี้จึงมีส่วนของเดรนและส่วนของซอร์สที่เป็นสารกึ่งตัวนำชนิดพี (P-Type Semiconductor)

อย่างไรก็ตามในสภาวะปกติก่อนให้ไบอัสของมอสทรานซิสเตอร์ทั่ว ๆ ไป สารกึ่งตัวนำบริเวณช่องทางเดินกระแสกับสารกึ่งตัวนำบริเวณส่วนเดรนและซอร์สอาจจะเป็นสารชนิดเดียวกันหรือต่างกันได้ซึ่งแต่ละแบบจะมีผลต่อคุณสมบัติในขณะใช้งานต่างกัน ดังนั้นจึงมีนิยามคำศัพท์เพื่อบอกประเภทของสารกึ่งตัวนำบริเวณช่องทางเดินกระแสไว้ดังนี้

- ดีพลีทชัน (Depletion) หมายถึงสารกึ่งตัวนำบริเวณช่องทางเดินกระแสที่มีคุณสมบัติเป็นสารกึ่งตัวนำชนิดเดียวกันกับสารกึ่งตัวนำส่วนซอร์สและเดรน

- เอ็นฮาร์นเมนท์ (Enhancement) หมายถึงสารกึ่งตัวนำบริเวณช่องทางเดินกระแสที่มีคุณสมบัติเป็นสารกึ่งตัวนำต่างชนิดกันกับสารกึ่งตัวนำส่วนซอร์สและเดรน

ดังนั้นจึงสามารถที่จะแบ่งมอสทรานซิสเตอร์ตามลักษณะการควบคุมปริมาณประจุพาหะในช่องทางเดินกระแสได้เป็น 4 แบบ คือ

1. เอ็นแชนแนลเอ็นฮาร์นเมนท์โหมดมอสทรานซิสเตอร์ (N-Channel Enhancement Mode MOS Transistor) หมายถึง เอ็นแชนแนลมอสทรานซิสเตอร์ที่ในสภาวะปกติก่อนให้ไบอัสที่ขาเกตจะมีสารกึ่งตัวนำในบริเวณช่องทางเดินกระแสเป็นชนิดพี ดังนั้นในขณะใช้งานจึงจำเป็นต้องเหนี่ยวนำให้สารกึ่งตัวนำชนิดพีที่บริเวณช่องทางเดินกระแสให้เปลี่ยนเป็นสารกึ่งตัวนำชนิดเอ็นก่อน โดยการให้แรงดันไฟฟ้าที่เกิดเป็นบวกเมื่อเปรียบเทียบกับ bulk

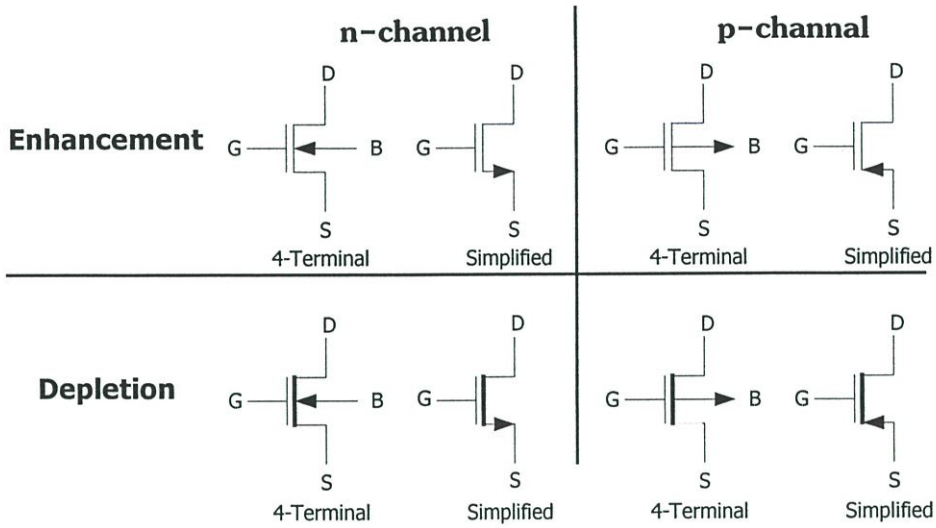
2. เอ็นแชนแนลดีพลีทชันโหมดมอสทรานซิสเตอร์ (N-Channel Depletion Mode MOS Transistor) หมายถึง เอ็นแชนแนลมอสทรานซิสเตอร์ที่ในสภาวะปกติก่อนให้ไบอัสที่เกตจะมีสารกึ่งตัวนำบริเวณช่องทางเดินกระแสเป็นชนิดเอ็น ทำให้เกิดการเชื่อมต่อเนื้อสารกึ่งตัวนำระหว่างส่วนซอร์สกับส่วนเดรน อันเป็นผลให้เกิดกระแสครีฟท์ขึ้นทันทีเมื่อมีความต่างศักย์ระหว่างส่วนเดรนกับส่วนซอร์ส ในการควบคุมปริมาณกระแสครีฟท์นี้ทำได้โดยควบคุมแรงดันไฟฟ้าที่เกิดเมื่อเปรียบเทียบกับบัลคโดยเมื่อต้องการให้กระแสครีฟท์เพิ่มขึ้นก็ควบคุมให้แรงดันที่เกิดเป็นบวกเมื่อ

เทียบกับ bulk และเมื่อต้องการให้กระแสครีฟท์ลดลงก็โดยการให้แรงดันไฟฟ้าที่เกิดเป็นลบเมื่อเทียบกับ

3. พีเชนแนลเอ็นฮาร์ตเมนต์โหมดมอสทรานซิสเตอร์ (P-Channel Enhancement Mode MOS Transistor) หมายถึงพีเชนแนลมอสทรานซิสเตอร์ที่อยู่ในสภาวะปกติก่อนให้ไบแอสที่ส่วนเกตจะมีสารกึ่งตัวนำในบริเวณช่องทางเดินกระแสเป็นชนิดเอ็น ดังนั้นในขณะที่ใช้งานจึงจำเป็นต้องเหนี่ยวนำให้สารกึ่งตัวนำเอ็นที่บริเวณช่องทางเดินกระแสให้เปลี่ยนเป็นสารกึ่งตัวนำชนิดพีก่อน โดยการให้แรงดันไฟฟ้าที่เกิดเป็นลบ

4. พีเชนแนลดีพลีชันโหมดมอสทรานซิสเตอร์ (P-Channel Depletion Mode MOS Transistor) หมายถึง พีเชนแนลมอสทรานซิสเตอร์ ที่ในสภาวะปกติก่อนให้ไบแอสที่ส่วนเกตมีสารกึ่งตัวนำบริเวณช่องทางเดินกระแสเป็นชนิดพี ดังนั้นทำนองเดียวกับเอ็นเชนแนลดีพลีชันโหมดมอสทรานซิสเตอร์ คือ ทำให้เกิดการเชื่อมต่อเนื้อสารกึ่งตัวนำระหว่างส่วนซอร์สกับส่วนเดรนอันเป็นผลให้เกิดกระแสครีฟท์ขึ้นทันทีเมื่อมีความต่างศักย์ระหว่างส่วนซอร์สกับส่วนเดรน โดยในการควบคุมปริมาณกระแสครีฟท์ก็ทำได้โดยการควบคุมแรงดันไฟฟ้าที่เกิดเมื่อเปรียบเทียบกับ bulk โดยเมื่อต้องการให้กระแสครีฟท์เพิ่มขึ้นก็คือการควบคุมให้แรงดันที่เกิดเป็นลบเมื่อเปรียบเทียบกับบัลค และเมื่อต้องการให้กระแสครีฟท์ลดลงก็โดยการให้แรงดันไฟฟ้าที่เกิดเป็นบวกเมื่อเปรียบเทียบกับ bulk นั่นเอง

ลักษณะทั่ว ๆ ไปของสัญลักษณ์ของมอสทรานซิสเตอร์ทั้ง 4 แบบ ดังแสดงไว้ดังภาพที่ 2.2 ซึ่งจะเห็นว่าสัญลักษณ์ของมอสทรานซิสเตอร์ตัวเดียว ๆ ทั่วไปจะลากเส้นเชื่อมต่อถึงกันระหว่างขาเดรนกับซอร์สและมีเพียง 3 ขา โดยแยกมอสทรานซิสเตอร์แบบเอ็นฮาร์ตเมนต์โหมดกับดีพลีชันโหมดออกจากกันคือสัญลักษณ์ของดีพลีชันโหมดจะถูกลากเส้นระหว่างขาเดรนและซอร์สเป็นเส้นทึบแต่สัญลักษณ์ของเอ็นฮาร์ตเมนต์โหมดจะถูกลากเส้นระหว่างขาเดรนและซอร์สเป็นเส้นปกติ

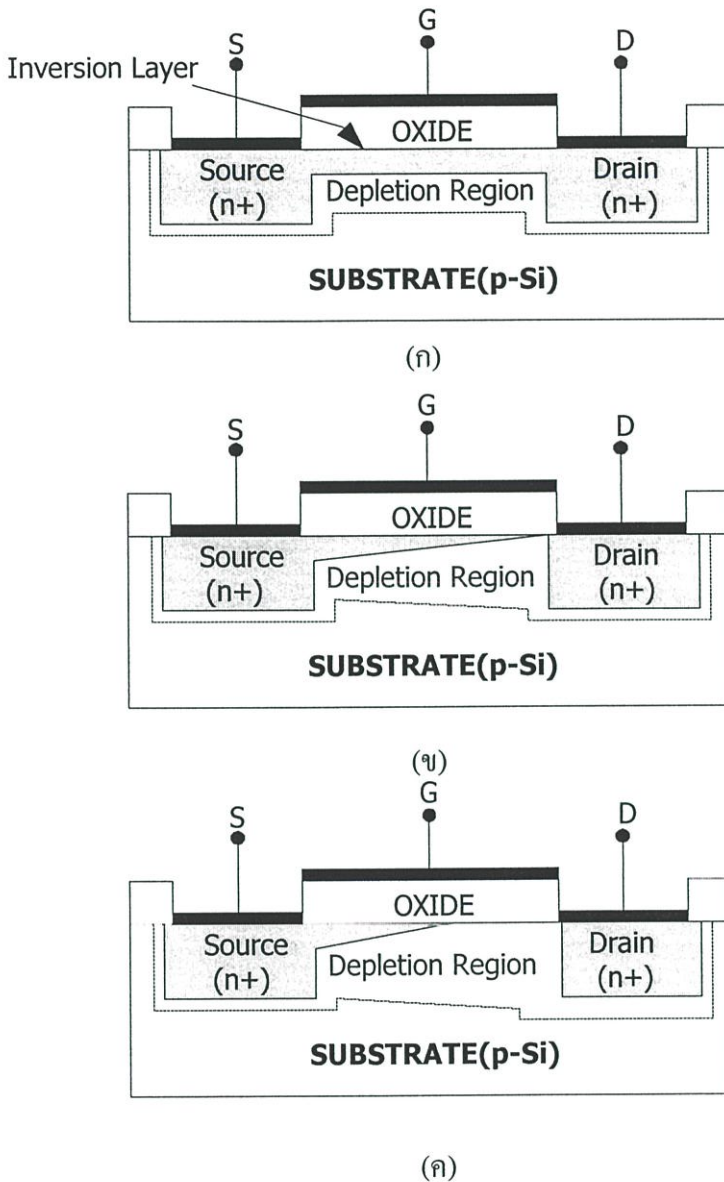


รูปที่ 2.2 แสดงสัญลักษณ์ของมอสทรานซิสเตอร์

2.3 การทำงานของมอสทรานซิสเตอร์

2.3.1 คุณสมบัติการทำงานทั่วไปของมอสทรานซิสเตอร์

การนำมอสทรานซิสเตอร์ไปใช้งานนั้นต้องทำการกำหนดจุดการทำงานให้เหมาะสมซึ่งในที่นี้จะศึกษาคุณสมบัติการทำงานในแต่ละช่วงเวลาการทำงานของมอสทรานซิสเตอร์ดังนี้ โดยเป็นที่ทราบกันอยู่แล้วว่าในการควบคุมกระแสที่ไหลในช่องทางเดินกระแสของมอสทรานซิสเตอร์นั้น จะทำได้โดยการป้อนแรงดันไฟฟ้าที่บริเวณเกตของมอสทรานซิสเตอร์ ในที่นี้จะยกตัวอย่างการกำหนดจุดการทำงานของมอสทรานซิสเตอร์แบบเอ็นฮาร์มันเมนต์โหมดดังรูปที่ 2.3 เป็นการกำหนดจุดการทำงานให้กับมอสทรานซิสเตอร์



รูปที่ 2.3 แสดงการสร้างช่องทางเดินกระแสให้กับมอสทรานซิสเตอร์แบบ N-Channel
เอ็นฮาร์นเมนท์โหมด

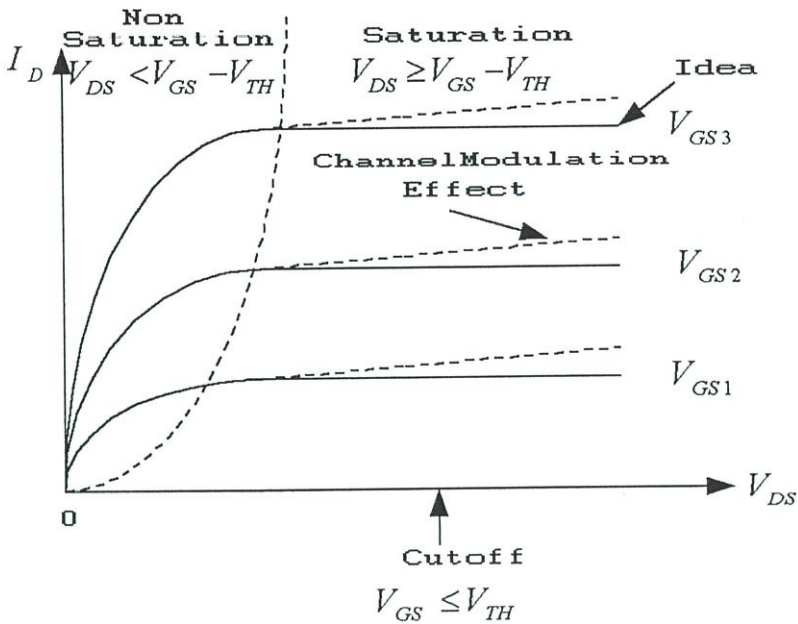
จากรูปที่ 2.3 (ก) จะเห็นว่าเป็นการสร้างช่องทางเดินกระแสให้เกิดขึ้นโดยการป้องกันแรงดันค่าบวกเข้าที่เกตเทียบกับซอร์สในที่นี้ยกตัวอย่างกรณีขอร์สเชื่อมต่อกับฐานรองทำให้เกิดการเรียงตัวของประจุลบที่บริเวณช่องทางเดินกระแส ดังนั้นทำให้เกิดการเชื่อมต่อกันระหว่างส่วนเดรนและซอร์สที่เป็นสารเอ็นที่มีพาหะข้างมากเป็นประจุลบหรืออิเล็กตรอนซึ่งค่าของแรงดันที่เกตเทียบกับซอร์สที่เพียงพอที่จะทำให้เกิดช่องทางเดินของกระแสได้นั้นจะถูกเรียกว่าแรงดันแทรชโฮล

(Threshold Voltage : V_{TH}) โดยการป้อนแรงดันบวกเข้าที่บริเวณระหว่างขาเกตเทียบกับขาซอร์ส และเมื่อป้อนแรงดันค่าน้อย ๆ ($V_{DS} < V_{GS} - V_{TH}$) เข้าที่ขาเดรนเทียบกับขาซอร์สทำให้เกิดความต่างศักย์ขึ้นระหว่างขั้วทั้งสอง ซึ่งจะมีกระแสเดรนไหลผ่านช่องทางเดินกระแสจากขาเดรนไปยังขาซอร์ส โดยคุณสมบัติของกระแสเดรน (I_D) เมื่อเทียบกับแรงดันค่าน้อย ๆ ที่ตกคร่อมระหว่างขาเดรนและซอร์ส (V_{DS}) จะเป็นแบบเชิงเส้น ซึ่งลักษณะการทำงานของมอสทรานซิสเตอร์ช่วงนี้เป็นแบบความต้านทานเชิงเส้นที่ถูกควบคุมโดยแรงดันที่ขาเกตเทียบกับซอร์ส (V_{GS})

จากรูปที่ 2.3 (ข) เมื่อปรับแรงดันที่ตกคร่อมระหว่างขาเดรนและซอร์ส (V_{DS}) เพิ่มขึ้นเรื่อย ๆ และคงค่าแรงดันที่บริเวณขาเกตเทียบกับขาซอร์สให้มีค่ามากกว่าแรงดันขีดเริ่มไว้ $V_{GS} > V_{TH}$ ค่าหนึ่งไว้ จะเห็นว่าลักษณะของช่องทางเดินกระแสจะเปลี่ยนไปโดยจะมีลักษณะที่ลาดเอียงไปทางส่วนของซอร์สซึ่งช่องทางเดินกระแสทางด้านขาเดรนจะแคบขึ้นเรื่อยๆ จนถึงจุดที่เรียกว่าจุดพินช์ออฟ (Pinch off) โดยที่จุดนี้จะมีค่า $V_{GS} - V_{DS} = V_{TH}$ หรือ $V_{DS} = V_{GS} - V_{TH}$

และรูปที่ 2.3 (ค) เมื่อค่าของแรงดัน V_{DS} เพิ่มขึ้นไปอีกจนกระทั่งมีค่า $V_{DS} > V_{GS} - V_{TH}$ ในกรณีนี้แรงดันที่ตกคร่อมแซนแนลที่ปลายด้านเดรนมีค่าสูงกว่า $V_{GS} - V_{TH}$ จะทำให้เกิดสถานะพินช์ออฟ กล่าวคือ แซนแนลที่เป็นช่องทางเดินกระแสจะขาดออกเริ่มจากบริเวณด้าน เดรน ทั้งนี้เนื่องจากไม่มีสนามไฟฟ้าจะมาเหนี่ยวนำให้มีการสะสมของประจุลบ เพื่อทำหน้าที่เป็นแซนแนล ดังนั้นช่องทางเดินกระแสจึงขาดออกจากกันแต่ก็ยังคงมีการแพร่กระแส (Diffusion Current) อยู่จากส่วนของซอร์สไปยังเดรน ซึ่งช่องทางเดินกระแสดังกล่าวจะมีคุณสมบัติเหมือนค่าความต้านทานสูงและคล้ายกับเป็นแหล่งจ่ายกระแสที่คงที่แม้ว่า V_{DS} จะมีค่าเพิ่มขึ้นก็ตาม

จากคุณสมบัติการทำงานเมื่อกำหนดจุดการทำงานค่าต่าง ๆ ให้มอสทรานซิสเตอร์ที่กล่าวมาแล้วข้างต้น จะเห็นว่าเราสามารถที่จะกำหนดช่วงการทำงานของมอสทรานซิสเตอร์โดยดูได้จากกราฟรูปที่ 2.4 ดังนี้



รูปที่ 2.4 แสดงคุณสมบัติของมอสทรานซิสเตอร์ในแต่ละช่วงการทำงาน

ช่วงแรกคือช่วงที่แรงดัน $V_{GS} < V_{DS}$ ซึ่งช่วงการทำงานนี้มอสทรานซิสเตอร์จะไม่ทำงาน (Cut-off Region) เป็นผลให้ค่ากระแสเดรนมีค่าเป็นศูนย์

$$I_D = 0, V_{GS} < V_{TH} \quad (2.1)$$

ช่วงต่อมาคือช่วงที่ $V_{GS} > V_{TH}$ และ $0 < V_{DS} < (V_{GS} - V_{TH})$ ซึ่งมอสทรานซิสเตอร์จะเริ่มนำกระแสโดยสมการกระแสเดรนจะเป็น

$$I_D = \frac{K'W}{2L} \left[(V_{GS} - V_{TH}) - \frac{V_{DS}}{2} \right] V_{DS} (1 + \lambda V_{DS}) \quad (2.2)$$

โดยเรียกกระแสเดรนในช่วงนี้ว่าช่วงไม่อิ่มตัว (Non-Saturation Region) หรือช่วงการทำงานที่เป็นเชิงเส้น (Linear Region หรือ Triode Region) ซึ่งการทำงานของมอสทรานซิสเตอร์ในช่วงการทำงานนี้อ้างอิงจากสมการที่ (2.2) จะเห็นว่าถ้าค่าแรงดันระหว่างเดรนและซอร์ส (V_{DS}) มีค่าน้อย ๆ จะทำให้ค่าของกระแสเดรน (I_D) มีความเป็นเชิงเส้นเมื่อเทียบกับแรงดันระหว่างเดรนและซอร์ส (V_{DS}) ดังรูปที่ 2.4 และเส้นกราฟจะโค้งงอขึ้นเรื่อย ๆ ตามค่าของแรงดันระหว่างเดรนและซอร์ส

(V_{DS}) ที่เพิ่มขึ้น ซึ่งเป็นผลมาจากความต้านทานบริเวณช่องทางเดินของกระแสที่เพิ่มขึ้นในขณะที่เพิ่มแรงดันระหว่างเกตและซอร์ส (V_{DS}) โดยการเปลี่ยนรูปร่างของช่องทางเดินกระแสที่เป็นลักษณะลาดเอียงและเล็กขึ้นในบริเวณใกล้กับส่วนเดรนก็จะทำให้เกิดช่วงต่อมาอีกช่วงหนึ่งคือช่วงที่ $V_{GS} > V_{TH}$ และ $V_{DS} \geq V_{GS} - V_{TH}$ ซึ่งเรียกช่วงการทำงานนี้ว่าช่วงอิ่มตัว (Saturation region) โดยสามารถเขียนสมการกระแสได้ดังนี้

$$I_D = \frac{K'W}{2L} (V_{GS} - V_{TH})^2 (1 + \lambda V_{DS}) \quad (2.3)$$

โดยที่

$$K' = \mu_n C_{OX} \quad (2.4)$$

- เมื่อ I_D คือกระแสเดรน (Drain current)
 V_{GS} คือแรงดันไฟฟ้าระหว่างเกตกับซอร์ส (Gate – Source voltage)
 V_{DS} คือแรงดันไฟฟ้าระหว่างเดรนกับซอร์ส (Drain – Source voltage)
 K' คือค่าสัมประสิทธิ์ความนำ (transconductance parameter) มีค่าเท่ากับ $\mu_n C_{OX}$
 μ_n คือค่าความสภาพความคล่องตัวของอิเล็กตรอน (Electron mobility)
 C คือค่าความจุต่อหน่วยพื้นที่ของเกตออกไซด์ (Oxide capacitance)
 W คือความกว้างของแชนแนล (Channel width)
 L คือความยาวของแชนแนล (Channel length)
 V_{TH} คือแรงดันเทรชโฮลด์ (Threshold voltage)
 λ คือแชนแนลเลนจัมมอดูเลชันพารามิเตอร์ (Channel length modulation parameter)

จากรูปกราฟที่แสดงในรูปที่ 2.4 เมื่อทำการเพิ่มแรงดันระหว่างเดรนและซอร์ส (V_{DS}) จากศูนย์จนถึงจุดพริ้นซ์ออฟ (Pinch Off) จะทำให้มอสทรานซิสเตอร์ทำงานในช่วงอิ่มตัว (Saturation Region) ดังสมการที่ (2.3) จะเห็นว่าถ้าละเลยผลของ แชนแนลเลนจัมมอดูเลชันพารามิเตอร์ (Channel length modulation ; λ) ค่าของกระแสเดรน (I_D) จะไม่ขึ้นกับแรงดันที่ตกคร่อมระหว่างเกตและซอร์ส (V_{DS}) ซึ่งรูปกราฟในช่วงอิ่มตัว (Saturation Region) ในรูปที่ 2.4 นั้นควรที่จะเป็นเส้นตรงที่มีความชันเป็นศูนย์แต่เนื่องจากในความเป็นจริงแล้วในการทำงานของมอสทรานซิสเตอร์จะเกิดผลของแชนแนลเลนจัมมอดูเลชันพารามิเตอร์ ดังนั้นรูปกราฟการทำงานในช่วงอิ่มตัว (Saturation Region) จึงมีความชันบ้างเล็กน้อยเพื่อง่ายต่อการวิเคราะห์และการคำนวณในการออกแบบจะประมาณให้ผลของแชนแนลเลนจัมมอดูเลชันพารามิเตอร์มีค่าเท่ากับศูนย์

2.4 สรุป

จากทฤษฎีการทำงานของมอสทรานซิสเตอร์ที่ได้กล่าวมาในข้างต้นทำให้ทราบถึงรายละเอียดและโครงสร้างการทำงานที่สามารถแบ่งช่วงการทำงานได้เป็น 3 ช่วงใหญ่ ๆ ด้วยกันคือช่วงหยุดการทำงาน (Cut-off Region) ช่วงการทำงานแบบไม่อิ่มตัว (Non-Saturation) และสุดท้ายคือช่วงอิ่มตัว (Saturation) โดยในแต่ละช่วงฟังก์ชันของกระแสเดรนก็แตกต่างกันออกไปซึ่งในการออกแบบจะต้องกำหนดจุดการทำงานให้ตรงกับสมการในช่วงนั้น ๆ ด้วย

บทที่ 3

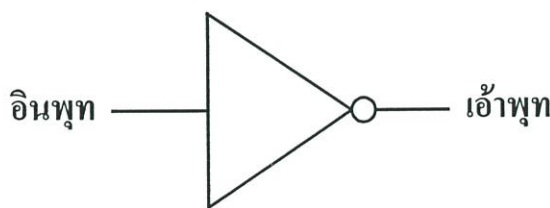
หลักการทํางานวงจรซีมอสอินเวอร์เตอร์

3.1 บทนำ

วงจรมอสอินเวอร์เตอร์นับได้ว่าเป็นวงจรมอสฟิสิกส์พื้นฐานที่มีความสำคัญเป็นอย่างมากซึ่งเป็นบ่อเกิดของการออกแบบวงจรมอสฟิสิกส์อย่างแท้จริงเพราะการออกแบบวงจรมอสฟิสิกส์ที่มีโครงสร้างที่เข้าใจยากเช่น วงจรมอส NAND Gate, วงจรมอสบวก (Adder), วงจรมอสคูณ (Multiplier), ไมโครโปรเซสเซอร์ คุณสมบัติทางไฟฟ้าของวงจรมอสที่มีความซับซ้อนเหล่านี้สามารถเป็นไปได้โดยวงจรมอสอินเวอร์เตอร์เป็นส่วนประกอบสำคัญ การทํางานและคุณสมบัติของวงจรมอสอินเวอร์เตอร์นั้นเราสามารถเข้าใจได้ง่าย ๆ ดังนั้นหากเราสามารถออกแบบวงจรมอสอินเวอร์เตอร์ที่มีประสิทธิภาพดีก็จะช่วยให้วงจรมอสอื่น ๆ ที่ออกแบบมาได้มีประสิทธิภาพดีตามไปด้วย วงจรมอสอินเวอร์เตอร์เป็นวงจรมอสที่มีอินพุตเพียงอินพุตเดียวและเอาพุตจะมีสถานะตรงข้ามกับอินพุตซึ่งความสัมพันธ์ระหว่างอินพุตและเอาพุตที่แสดงอยู่ในรูปแบบระดับสัญญาณสามารถแสดงได้ดังตารางที่ 3.1 ส่วนรูปที่ 3.1 แสดงสัญลักษณ์ของวงจรมอสอินเวอร์เตอร์

ตารางที่ 3.1 แสดงค่าตรรกะของวงจรมอสอินเวอร์เตอร์

อินพุต	เอาพุต
0	1
1	0

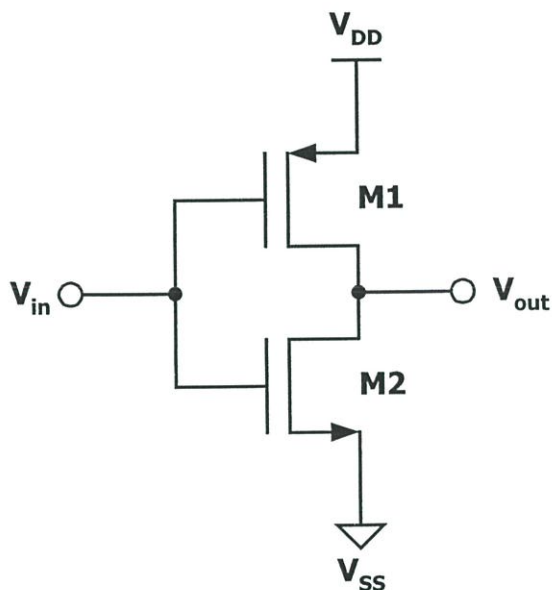


รูปที่ 3.1 แสดงสัญลักษณ์ของวงจรมอสอินเวอร์เตอร์

โดยเนื้อหาที่จะกล่าวถึงในบทนี้เป็นหลักการที่จะนำมาใช้ออกแบบและวัดค่าประสิทธิภาพของวงจรมอส โดยเนื้อหา ดังนี้

3.2 วงจรซีมอสอินเวอร์เตอร์มาตรฐาน

เพื่อเป็นการทำความเข้าใจเกี่ยวกับคุณสมบัติและการทำงานของวงจรมอสอินเวอร์เตอร์ในส่วนนี้จึงได้นำวงจรมอสอินเวอร์เตอร์มาตรฐานมาอธิบายเพื่อทำความเข้าใจการทำงานแบบพื้นฐานของวงจรมอสอินเวอร์เตอร์นี้ซึ่งวงจรมอสอินเวอร์เตอร์มาตรฐานที่จะนำมากล่าวถึงในที่นี้คือวงจรมอสอินเวอร์เตอร์ที่ประกอบเป็นวงจรแบบคอมพลิเมนทารี (Complementary) โดยใช้มอสทรานซิสเตอร์ชนิด N-Channel และ P-Channel ซึ่งสามารถแสดงได้ดังรูปที่ 3.2



รูปที่ 3.2 แสดงวงจรมอสอินเวอร์เตอร์แบบมาตรฐาน

ในการอธิบายคุณสมบัติทางคิซีของวงจรมอสอินเวอร์เตอร์เราสามารถเริ่มต้นได้จากตารางที่ 3.2 ซึ่งเนื้อหาจะเปลี่ยนแปลงไปตามการทำงานของมอสทรานซิสเตอร์ทั้งสองชนิดคือ ชนิด N-Channel และ P-Channel จากตาราง V_{th} เป็นค่าแรงดันเทรชโฮลของมอสทรานซิสเตอร์ชนิด N-Channel และ V_{tp} เป็นค่าแรงดันเทรชโฮลของมอสทรานซิสเตอร์ชนิด P-Channel ซึ่งในส่วนนี้จะมีจุดมุ่งหมายเพื่อหาแรงดันเอาพุท (V_{out}) ที่เปลี่ยนแปลงเมื่อแรงดันอินพุท (V_{in}) เปลี่ยนไป

ตารางที่ 3.2 แสดงความสัมพันธ์ระหว่างแรงดันของวงจรรวมอินเวอร์เตอร์ที่ทำงานสามแบบ

	คัทออฟ	ไม่อิ่มตัว	อิ่มตัว
P-Channel	$V_{gsp} > V_{tp}$	$V_{gsp} < V_{tp}$ $V_{in} < V_{tp} + V_{DD}$	$V_{gsp} < V_{tp}$ $V_{in} < V_{tp} + V_{DD}$
	$V_{in} > V_{tp} + V_{DD}$	$V_{dsp} > V_{gsp} - V_{tp}$ $V_{out} > V_{in} - V_{tp}$	$V_{dsp} < V_{gsp} - V_{tp}$ $V_{out} < V_{in} - V_{tp}$
N-Channel	$V_{gsn} < V_{tn}$	$V_{gsp} > V_{tn}$ $V_{in} > V_{tn} + V_{DD}$	$V_{gsn} > V_{tn}$ $V_{in} > V_{tn}$
	$V_{in} < V_{tn}$	$V_{dsn} < V_{gsn} - V_{tn}$ $V_{out} < V_{in} - V_{tn}$	$V_{dsn} > V_{gsn} - V_{tn}$ $V_{out} > V_{in} - V_{tn}$

อุปกรณ์มอสทรานซิสเตอร์สามารถแบ่งการทำงานออกเป็นสามช่วงคือ

ช่วงคัทออฟ (Cut-off) :

$$I_{ds} = 0, V_{gs} \leq V_t \tag{3.1}$$

ช่วงไม่อิ่มตัว, ช่วงเชิงเส้น (Linear) หรือช่วงไตรโอด (Triode) :

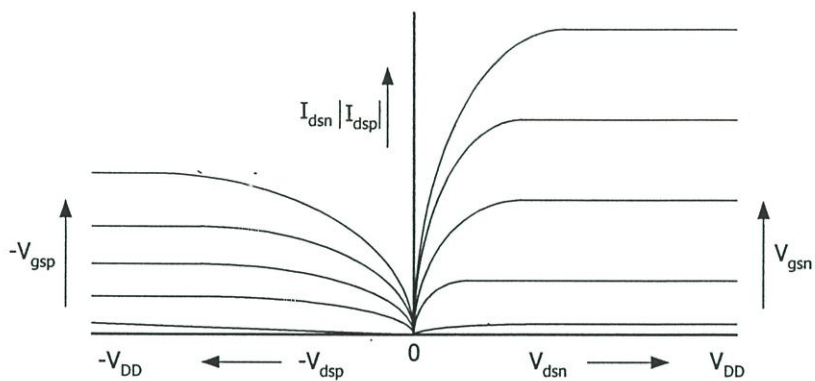
$$I_{ds} = \beta \left[(V_{gs} - V_t) V_{ds} - \frac{V_{ds}^2}{2} \right], \quad 0 < V_{ds} < V_{gs} - V_t \tag{3.2}$$

สำหรับการทำงานในช่วงนี้มักจะเรียกว่าช่วงเชิงเส้น (Linear region) จะเห็นว่า I_{ds} จะเปลี่ยนแปลงเป็นเชิงเส้นกับ V_{gs} และ V_{ds} เมื่อ $V_{ds}^2/2$ มีค่าน้อยมาก ($V_{ds} \ll V_{gs} - V_t$)

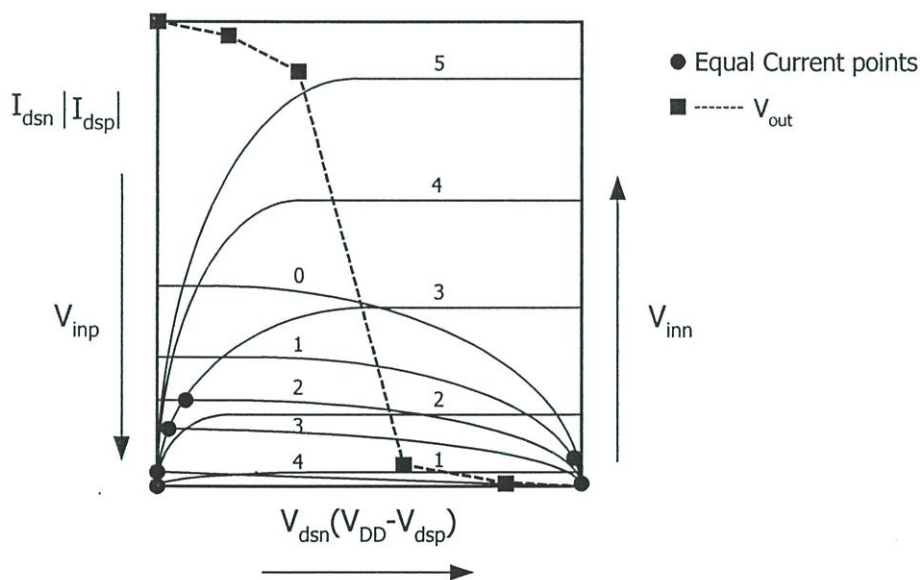
ช่วงอิ่มตัว (Saturation region) :

$$I_{ds} = \beta \frac{(V_{gs} - V_t)^2}{2}, \quad 0 < V_{gs} - V_t < V_{ds} \tag{3.3}$$

เมื่อ I_{ds} คือกระแสที่ไหลจากขาเดรนไปขาซอร์ส, V_{gs} คือแรงดันระหว่างเกตและซอร์ส, V_t คือแรงดันเทรชโฮล และ β คือค่าเกณฑ์เฟคเตอร์ (Gain factor) มีค่าเท่ากับ

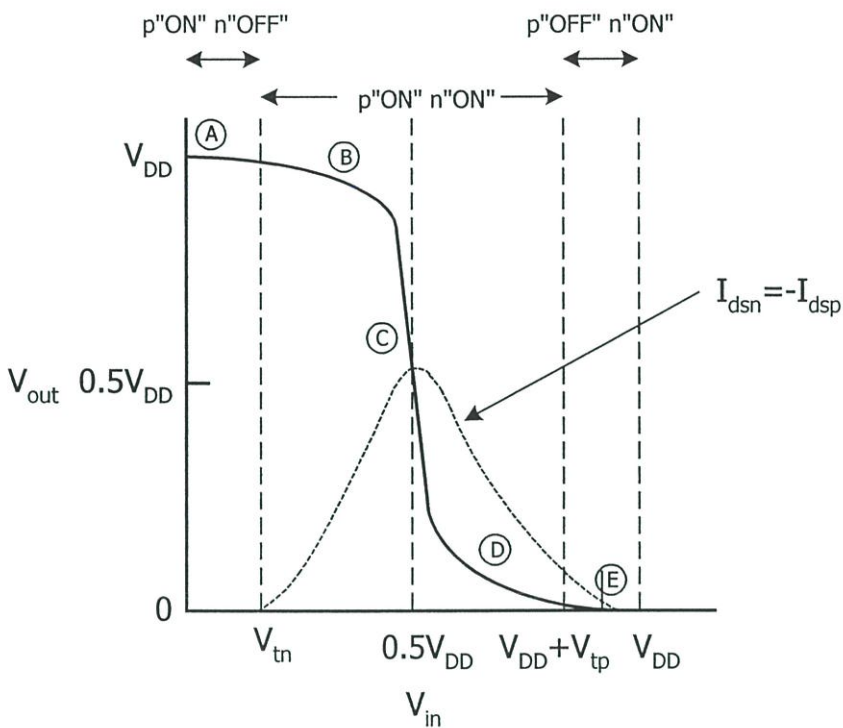


(จ)



(ค)

รูปที่ 3.3 (ต่อ) แสดงกราฟคุณสมบัติของวงจรซีมอสอินเวอร์เตอร์



รูปที่ 3.4 แสดงกราฟคุณสมบัติและช่วงการทำงานทางไฟตรงของวงจรมอสอินเวอร์เตอร์

จากรูปที่ 3.4 การทำงานของวงจรมอสอินเวอร์เตอร์สามารถแบ่งออกเป็น 5 ช่วง ซึ่งคุณลักษณะของมอสทรานซิสเตอร์ชนิด N-Channel และ P-Channel ในแต่ละช่วงกำหนดจากตารางที่ 3.2

ช่วง A ช่วงนี้กำหนดโดย $0 \leq V_{in} \leq V_{tn}$ ซึ่งมอสทรานซิสเตอร์ N-Channel จะกัท่อฟ ($I_{dsn} = 0$) และมอสทรานซิสเตอร์ชนิด P-Channel ทำงานในช่วงเชิงเส้น เมื่อ $I_{dsn} = -I_{dsp}$ การเส I_{dsp} ของมอสทรานซิสเตอร์ชนิด P-Channel เท่ากันศูนย์แต่สำหรับ $V_{dsp} = V_{out} - V_{DD}$ ซึ่งถ้า $V_{dsp} = 0$ แรงดันเข้าทุกคือ

$$V_{out} - V_{DD} \quad (3.5)$$

ช่วง B ช่วงนี้เป็นคุณสมบัติที่กำหนดโดย $V_{tn} \leq V_{in} \leq V_{DD}/2$ ซึ่งมอสทรานซิสเตอร์ชนิด P-Channel จะทำงานในช่วงไม่อิ่มตัว ($V_{ds} \neq 0$) ในขณะที่มอสทรานซิสเตอร์ชนิด N-Channel ทำงานในช่วงอิ่มตัว วงจรเสมือนสำหรับซีมอสอินเวอร์เตอร์ในช่วงนี้สามารถแสดงได้โดยให้มอสทรานซิสเตอร์ชนิด P-Channel เป็นตัวต้านทานและมอสทรานซิสเตอร์ N-Channel เป็นแหล่งจ่าย

กระแส (Current source) ซึ่งวงจรเสมือนแสดงได้ดังรูปที่ 3.4 กระแสในช่วงอิมิต์ว (I_{dsn}) ของมอสทรานซิสเตอร์ชนิด N-Channel กำหนดโดยให้ $V_{gs} = V_{in}$ เขียนได้

$$I_{dsn} = \beta_n \frac{(V_{in} - V_{tn})^2}{2} \quad (3.6)$$

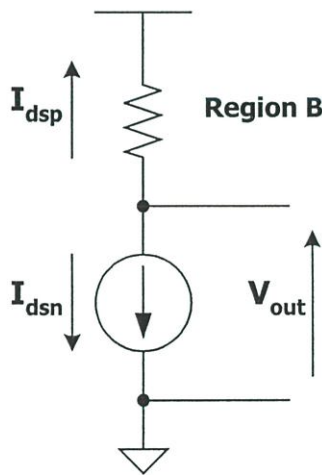
เมื่อ $\beta_n = \mu_n C_{OX} \left(\frac{W_n}{L_n} \right)$

และ V_{th} = แรงดันแทรชโฮลของมอสทรานซิสเตอร์ชนิด N-Channel

μ_n = ค่าสภาพความคล่องของอิเล็กตรอน (Mobility of electrons)

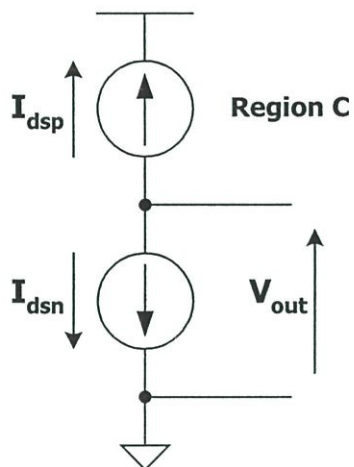
W_n = ค่าความกว้างของแกนแนลมอสทรานซิสเตอร์ชนิด N-Channel

L_n = ค่าความยาวของเซลล์แนลมอสทรานซิสเตอร์ชนิด P-Channel

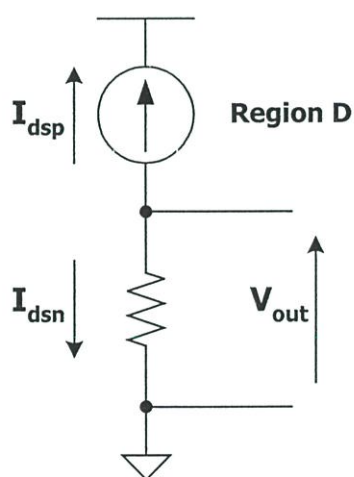


(ก)

รูปที่ 3.5 แสดงวงจรเสมือนของซีมอสทรานซิสเตอร์



(จ)



(ค)

รูปที่ 3.5 (ต่อ) แสดงวงจรเสมือนของซีมอสทรานซิสเตอร์

สำหรับกระแสที่ไหลผ่านมอสทรานซิสเตอร์ชนิด P-Channel กำหนดได้จาก

$$V_{gs} = (V_{in} - V_{DD}) \quad (3.7)$$

และ

$$V_{ds} = (V_{out} - V_{DD}) \quad (3.8)$$

จะได้สมการ

$$I_{dsp} = \beta_p \left[(V_{in} - V_{DD} - V_{tp})(V_{out} - V_{DD}) - \frac{(V_{out} - V_{DD})^2}{2} \right] \quad (3.9)$$

เมื่อ
$$\beta_p = \mu_p C_{ox} \left(\frac{W_p}{L_p} \right)$$

และ V_{tp} = แรงดันแตรชโฮลของมอสทรานซิสเตอร์ชนิด P-Channel

μ_p = ค่าสภาพความคล่องของโฮล (Mobility of holes)

W_p = ค่าความกว้างของมอสทรานซิสเตอร์ชนิด P-Channel

L_p = ค่าความยาวของมอสทรานซิสเตอร์ชนิด P-Channel

และเมื่อแทน

$$I_{dsn} = -I_{dsp}$$

แรงดันเอาพุท (V_{out}) สามารถแสดงได้

$$V_{out} = (V_{in} - V_{tp}) + \sqrt{(V_{in} - V_{tp})^2 - 2(V_{in} - \frac{V_{DD}}{2} - V_{tp})V_{DD} - \frac{\beta_n}{\beta_p}(V_{in} - V_{tn})^2} \quad (3.10)$$

ช่วง C ในช่วงนี้มอสทรานซิสเตอร์ทั้งคู่จะทำงานในช่วงอิ่มตัว ซึ่งสามารถแสดงเป็นวงจรเสมือนได้ดังรูป 3.4(ข) ซึ่งแสดงได้เป็นแหล่งจ่ายกระแสต่ออนุกรมกับกระแสใน ช่วงอิ่มตัวของมอสทรานซิสเตอร์ทั้งคู่กำหนดโดย

$$I_{dsp} = -\frac{\beta_p}{2} (V_{in} - V_{DD} - V_{tp})^2 \quad (3.11)$$

$$I_{dsn} = \frac{\beta_n}{2} (V_{in} - V_{tn})^2 \quad (3.12)$$

เมื่อ

$$I_{dsp} = -I_{dsn}$$

จะได้

$$V_{in} = \frac{V_{DD} + V_{tp} + V_m \sqrt{\frac{\beta_n}{\beta_p}}}{1 + \sqrt{\frac{\beta_n}{\beta_p}}} \quad (3.13)$$

โดยกำหนด

$$\beta_n = \beta_p \text{ และ } V_{tn} = -V_{tp}$$

$$V_{in} = \frac{V_{DD}}{2} \quad (3.14)$$

หมายความว่าช่วง C จะคงอยู่เฉพาะค่าหนึ่งของ V_{in} เท่านั้น ค่า V_{out} ที่เป็นไปได้ของช่วงนี้สามารถพิจารณาจาก

$$\text{N-Channel : } V_{in} - V_{out} < V_{in}$$

$$V_{out} > V_{in} - V_{tn}$$

$$\text{N-Channel : } V_{in} - V_{out} > V_{tp}$$

$$V_{out} < V_{in} - V_{tp}$$

เมื่อนำมารวมกันจะได้

$$V_{in} - V_{tn} < V_{out} < V_{in} - V_{tp} \quad (3.15)$$

แสดงได้ว่า $V_{in} = \frac{V_{DD}}{2}$, V_{out} จะเปลี่ยนช่วง เราสามารถสมมติว่ามอสทรานซิสเตอร์ทำงานในช่วงอิมิตัวมีลักษณะเหมือนเป็นแหล่งจ่ายกระแสในทางอุดมคติ ซึ่งไม่ขึ้นอยู่กับแรงดันระหว่างขาเกรนและขาซอร์ส ในความเป็นจริงเมื่อ V_{ds} เพิ่ม I_{ds} จะเพิ่มขึ้นด้วย ดังนั้นช่วง C จึงถูกจำกัดความชัน สิ่งที่เป็นตัวบอกถึงลักษณะของช่วง C คือจะเสมือนมีแหล่งจ่ายกระแสอนุกรมกัน ซึ่งเป็นเงื่อนไขของการไม่เสถียร (unstable) ดังนั้นแรงดันอินพุตเพียงเล็กน้อยจะมีผลต่อเอาพุตอย่างมาก นี่คือเหตุผลที่ทำให้เอาพุตมีการเปลี่ยนเร็วมาก

ช่วง D ช่วงนี้มีลักษณะ $\frac{V_{DD}}{2} < V_{in} \leq V_{DD} - V_{tp}$ มอสทรานซิสเตอร์ชนิด P-Channel ทำงานแบบอิมิตัว ในขณะที่ชนิด N-Channel ทำงานแบบไม่อิมิตัว เงื่อนไขนี้แสดงได้โดยวงจรเสมือนแสดงในรูปที่ 3.4 (ค) กระแสที่ไหลผ่านมอสทรานซิสเตอร์ทั้งสองเขียนได้

$$I_{dsp} = -\frac{1}{2} \beta_p (V_{in} - V_{DD} - V_{tp})^2 \quad (3.16)$$

$$\text{และ } I_{dsn} = \beta_n \left[(V_{in} - V_{th}) V_{out} - \frac{V_{out}^2}{2} \right] \quad (3.17)$$

$$\text{ซึ่ง } I_{dsp} = -I_{dsn}$$

แรงดันเอาพุตจะได้

$$V_{out} = (V_{in} - V_{tn}) - \sqrt{(V_{in} - V_{tn})^2 - \frac{\beta_p}{\beta_n} (V_{in} - V_{DD} - V_{tp})^2} \quad (3.18)$$

ช่วง E เป็นช่วงที่กำหนดโดยเงื่อนไขอินพุต $V_{in} \geq V_{DD} - V_{tp}$, ซึ่งมอสทรานซิสเตอร์ชนิด P-Channel จะคัทออฟและ N-Channel ทำงานในช่วงเชิงเส้น, $V_{gsp} = V_{in} - V_{DD}$ ซึ่งมีค่าเป็นบวกมากกว่า V_{tp} แรงดันเอาพุตของช่วงนี้คือ

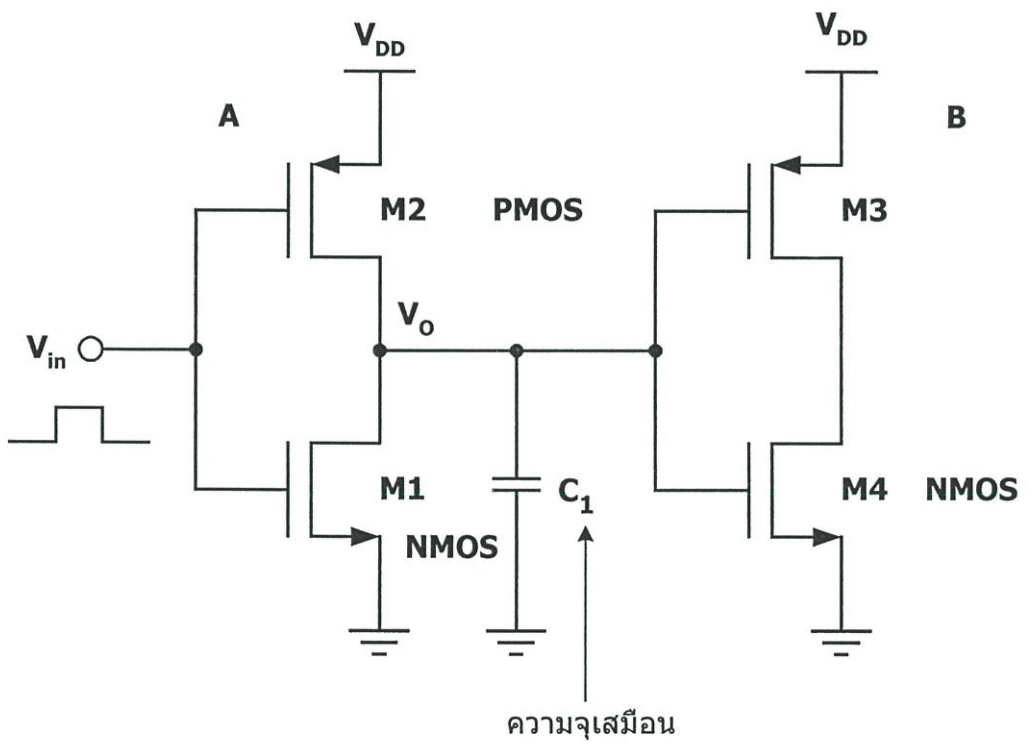
$$V_{out} = 0 \quad (3.19)$$

3.3 การคำนวณความเร็วของวงจร

การคำนวณความเร็วของวงจรซิมอสที่เราจะอาศัยวงจรอินเวอร์เตอร์เป็นวงจรหลักช่วงเวลาของวงจรที่เราสนใจมีอยู่ 3 ช่วง คือ

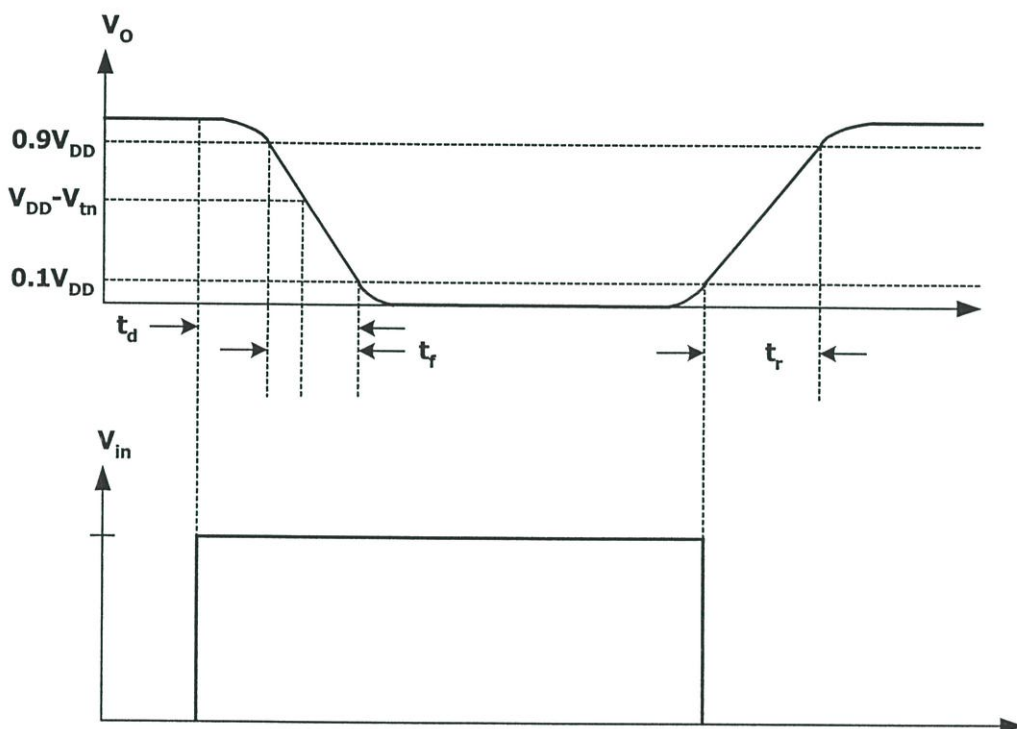
1. ช่วงขึ้น (t_r) คือ ช่วงเวลาที่แรงดันขาออกขึ้นจาก 10 ถึง 90 เปอร์เซ็นต์ของ V_{DD}
2. ช่วงลง (t_f) คือ ช่วงเวลาที่แรงดันขาออกลดลงจาก 90 ถึง 10 เปอร์เซ็นต์ของ V_{DD}
3. ช่วงหน่วง (t_d) คือ ช่วงเวลาที่อยู่ระหว่างการเปลี่ยนแปลงของแรงดันขาเข้าและขาออก

ที่ 50 เปอร์เซ็นต์ เราสนใจว่าต้องใช้เวลานานเท่าไรสำหรับแรงดันขาเข้าที่จะทำให้แรงดันขาออกเปลี่ยนแปลง ตัวประกอบที่กำหนดค่าเหล่านี้คือ ความจุขาออก ความต้านทานของ t_{pu} และความต้านทานของ t_{pd} รูปที่ 3.6 แสดงแบบจำลองของวงจร ซึ่งใช้คำนวณความเร็ว



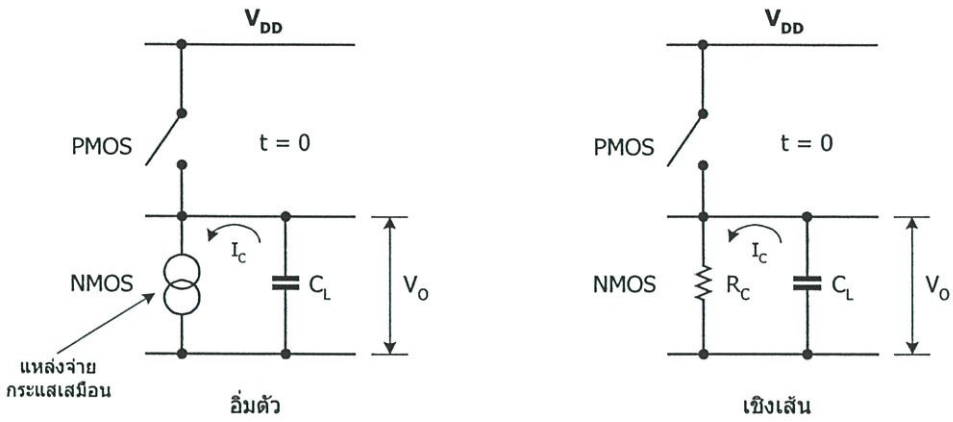
รูปที่ 3.6 แสดงแบบจำลองสำหรับการคำนวณความเร็วของวงจรซิมอส

3.3.1 ช่วงลง (t_p) จากรูปที่ 3.6 คือวงจรที่เราสนใจซึ่งประกอบด้วยทรานซิสเตอร์ T_1 แบบ NMOS และทรานซิสเตอร์ T_2 แบบ PMOS C_1 คือตัวเก็บประจุ ซึ่งใช้แทนความจุทั้งหมดที่ขาออกของวงจร A ค่า C_1 ประกอบไปด้วยค่าความจุของสายที่ต่อระหว่างวงจร A และวงจร B รวมกับค่าความจุที่อยู่ระหว่างเกตและเกรนของทรานซิสเตอร์ T_4 ของวงจร B ช่วงเวลาของการเปลี่ยนแปลงระหว่างแรงดันขาออกและแรงดันขาเข้าสรุปดังในรูปที่ 3.6

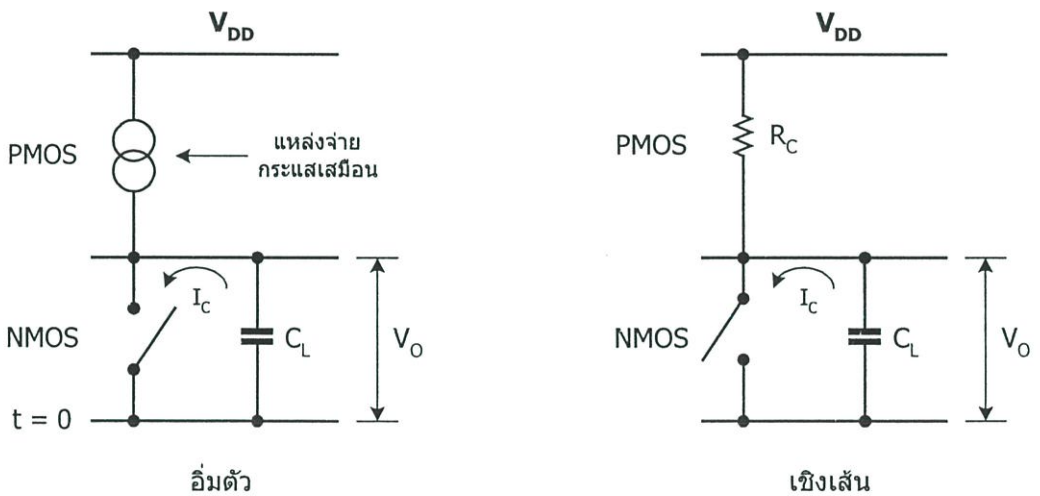


รูปที่ 3.7 แสดงช่วงเวลาการเปลี่ยนแปลงของแรงดันขาออกและแรงดันขาเข้า

สัญญาณ V_{in} ที่ป้อนเข้าวงจรเป็นสัญญาณจังหวะที่มีช่วงเวลานานพอที่จะให้วงจร A ทำงานได้ตามปกติ ในขณะที่วงจร A เปลี่ยนแปลงตามช่วงเวลาในรูปที่ 3.7 สถานะของทรานซิสเตอร์ T_1 และ T_2 สามารถอธิบายได้โดยอาศัยวงจรเสมือนในรูปที่ 3.8



(ก)



(ข)

รูปที่ 3.8 แสดงวงจรเสมือนสำหรับคำนวณระยะเวลาของวงจรในรูปที่ 3.7

(ก) วงจรเสมือนเมื่อ V_{in} เพิ่มขึ้นจาก 0 เป็น V_{DD} (สำหรับคำนวณช่วง t_f)

(ข) วงจรเสมือนเมื่อ V_{in} เพิ่มขึ้นจาก V_{DD} เป็น 0 (สำหรับคำนวณช่วง t_f)

เวลาที่แรงดันขาออก V_O ลดลงจาก V_{DD} มาเป็น $0.1 V_{DD}$ สามารถแบ่งย่อยออกได้ 2 ช่วง คือ ช่วงแรก ซึ่งเป็นช่วงที่แรงดันขาออก V_O ลดลงจาก $0.9 V_{DD}$ มาถึง $V_{DD} - V_{tn}$ และช่วงสอง ซึ่งเป็นช่วงที่แรงดันขาออก V_O ลดลง $V_{DD} - V_{tn}$ หมายถึง $0.1 V_{DD}$ จากรูปที่ 3.8 (ก) เมื่อเริ่มต้นก่อนที่ V_O จะลดลงจาก V_{DD} ทรานซิสเตอร์ PMOS จะอยู่ในสภาวะวงจรขาด ในขณะที่ทรานซิสเตอร์

NMOS อยู่ในสภาวะอิ่มตัว C_L จะคลายผ่าน NMOS ดังนั้นเราจะได้ว่ากระแสที่ไหลผ่าน NMOS จะเท่ากับกระแสที่คลายออกจาก C_L นั่นคือ

$$C_L \frac{dV_O}{dt} + \frac{\beta_n}{2} (V_{DD} - V_{tn})^2 = 0 ; V_O \geq V_{DD} - V_{tn} \quad (3.20)$$

ช่วง t_{f1} คำนวณได้จากค่าของ V_O ระหว่าง $0.9 V_{DD}$ ถึง $V_{DD} - V_{tn}$ ดังนั้นเราแก้สมการข้างต้นจะได้ว่า

$$t_{f1} = \frac{2C_L}{\beta_n (V_{DD} - V_{tn})^2} \int_{V_{DD} - V_{tn}}^{0.9V_{DD}} dV_O \quad (3.21)$$

$$\text{หรือ } t_{f1} = \frac{2C_L (V_{tn} - 0.1V_{DD})}{\beta_n (V_{DD} - V_{tn})^2} \quad (3.22)$$

สำหรับช่วงเวลา t_{f2} NMOS จะเข้าสู่สภาพเชิงเส้น ซึ่งถ้าหลังจากช่วงนี้ไปแล้ว NMOS จะกลายเป็นสภาวะวงจรถาด จากรูปที่ 3.8 เมื่อ NMOS อยู่ในสภาวะเชิงเส้น กระแสไหลผ่าน NMOS จะเท่ากับ

$$I_{dsn} = \beta [(V_{DD} - V_{tn})V_O - \frac{1}{2}V_O^2] \quad (3.23)$$

$$\text{ซึ่งจะเท่ากับ } C_L \frac{dV_O}{dt} = \beta [(V_{DD} - V_{tn})V_O - \frac{1}{2}V_O^2]$$

ค่าของ t_{f2} สามารถคำนวณได้จากการกำหนดค่าของ V_O ระหว่าง $V_{DD} - V_{tn}$ และ $0.1 V_{DD}$ ดังนั้น ถ้าเราแก้สมการข้างต้น เราจะได้ว่า

$$T_{f2} = \frac{C_L}{\beta_n (V_{DD} - V_{tn})} \int_{0.1V_{DD}}^{V_{DD} - V_{tn}} \frac{dV_O}{\frac{V_O^2}{2(V_{DD} - V_{tn})} - V_O} \quad (3.24)$$

$$= \frac{C_L}{\beta_n (V_{DD} - V_{tn})} \ln \frac{19V_{DD} - V_{tn}}{V_{DD}} \quad (3.25)$$

รวมเวลาทั้งหมด $t_f = t_{f1} + t_{f2}$

$$= \frac{C_L}{\beta_n (V_{DD} - V_{th})} \left[\frac{V_{tn} - 0.1V_{DD}}{V_{DD} - V_{tn}} + \ln \left(\frac{19V_{DD} - 20V_{tn}}{V_{DD}} \right) \right] \quad (3.26)$$

$$\approx \frac{4C_L}{\beta_n V_{DD}} \quad (3.27)$$

3.3.2 ช่วงขึ้น (t_r) จากสูตรที่ 3.8 (ข) เราสามารถคำนวณช่วงเวลารับขึ้นได้ในทำนองเดียวกับ t_f ดังนั้น t_r จะมีค่าเท่ากับ

$$t_r = \frac{2C_L}{\beta_p (V_{DD} - |V_{tp}|)} \left[\frac{|V_{tp}| - 0.1V_{DD}}{V_{DD} - |V_{tp}|} + \frac{1}{2} \ln \left(\frac{19V_{DD} - 10|V_{tp}|}{V_{DD}} \right) \right] \quad (3.28)$$

ซึ่งประมาณเท่ากับ

$$t_r \approx \frac{4C_L}{\beta_p V_{DD}} \quad (3.29)$$

ถ้าขนาดของทรานซิสเตอร์ PMOS และ NMOS เท่ากัน ระยะเวลา t_r และ t_f จะไม่เท่ากัน เนื่องจากว่าความเร็วของอิเล็กตรอนใน NMOS จะเร็วกว่าความเร็วของอิเล็กตรอนใน PMOS ประมาณ 2 เท่า นั่นหมายความว่า $\beta_n = 2\beta_p$ ดังนั้นเราจะได้ความสัมพันธ์ของ t_r และ t_f ดังนี้

$$t_f = \frac{t_r}{2} \quad (3.30)$$

การจับค่าของ t_r และ t_f ทำได้โดยการปรับขนาดของ β_n และ β_p นั่นคือ ปรับอัตราส่วนของความกว้างและความยาวของทรานซิสเตอร์ทั้ง 2 แบบ

3.3.3 ช่วงหน่วง (t_d) ช่วงหน่วงสำหรับกรณีที่แรงดันขาออกเพิ่มขึ้นจาก 0 ไปสู่ V_{DD} ประมาณได้จาก

$$t_{dr} = \frac{t_r}{2} \quad (3.31)$$

และสำหรับกรณีที่แรงดันขาออกลดลงจาก V_{DD} เป็น 0 ประมาณได้จาก

$$t_{dr} = \frac{t_f}{2} \quad (3.32)$$

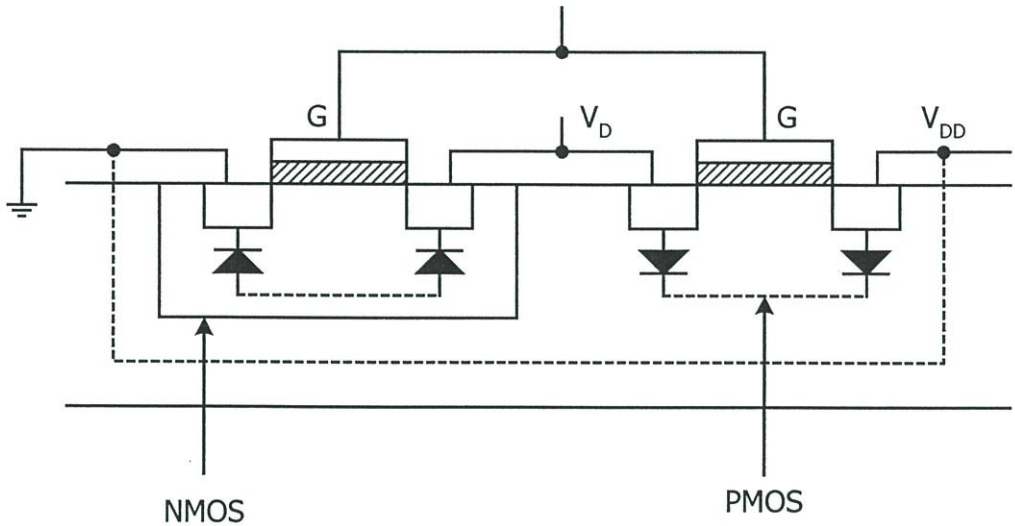
ดังนั้น ช่วงหน่วยทั้งหมดโดยเฉลี่ยคือ $t_d = \frac{t_{dr} + t_{df}}{2} = \frac{t_r + t_f}{4}$

3.4 การคำนวณกำลังของวงจรถ่าย

กำลังที่ใช้ไปในวงจรถ่ายสามารถคำนวณได้จากสองสถานะคือ เมื่อบางวงจรถ่ายอยู่ในสถานะอิ่มตัวทั้ง PMOS และ NMOS และเมื่อบางวงจรถ่ายอยู่ในสถานะเชิงเส้น เมื่อบางวงจรถ่ายอยู่ในสถานะอิ่มตัวตามรูปที่ 3.2 จะมีเพียงทรานซิสเตอร์ตัวเดียวที่ทำงาน ดังนั้นกระแสที่ไหลในวงจรถ่ายจะมีค่าประมาณ 0 ถ้าสังเกตวงจรถ่ายอินเวอร์เตอร์แบบซีมอสที่ตัดขวางอยู่ในรูปที่ 3.9 แล้ว จะเห็นว่าโครงสร้างของวงจรถ่ายคล้ายกับวงจรถ่ายไดโอด กระแสของวงจรถ่ายไดโอดสามารถคำนวณได้จาก

$$i_o = i_s (e^{qv/kT} - 1) \quad (3.33)$$

- เมื่อ
- i_s คือกระแสของไดโอดเมื่อป้องกันแรงดันกลับทิศทางกับทิศทางของไดโอด
 - v คือค่าแรงดันที่ป้อนให้ไดโอด
 - q คือค่าประจุของอิเล็กตรอน
 - k คือค่าคงที่ของ
 - T คืออุณหภูมิของ



รูปที่ 3.9 แสดงหน้าตัดของวงจรรวมอินเวอร์เตอร์แบบซีมอส

หลังจากที่คำนวณกระแสผ่านไดโอดกำลังที่กินไปในไดโอดสามารถคำนวณได้จากผลคูณของกระแสและแรงดัน เพราะฉะนั้น $P_s = i_o \cdot V_{DD}$ เมื่อ V_{DD} คือแรงดันที่คร่อมไดโอด

เมื่ วงจรอยู่ในสภาวะเปลี่ยนแปลงคือ อาจจะเปลี่ยนจากสภาวะวงจรไม่ทำงานมาเป็นสภาวะอิมพัลส์หรือจากสภาวะอิมพัลส์มาเป็นสภาวะไม่ทำงาน ในช่วงการเปลี่ยนแปลงดังกล่าวทรานซิสเตอร์จะอยู่สภาวะเชิงเส้นทั้ง PMOS และ NMOS ดังนั้นกำลังที่สูญเสียไปในวงจรจะคำนวณได้จาก

$$P_d = \frac{1}{t_p} \int_0^{t_p} i_n(t) V_0 dt + \frac{1}{t_p} \int_0^{t_p} i_p(t) (V_{DD} - V_0) dt \quad (3.34)$$

เมื่อ t_p คือช่วงเวลาที่แรงดันขาเข้าเปลี่ยนจาก 0 มาเป็น 1

i_n คือกระแสที่ไหลใน NMOS ซึ่งเท่ากับ $C_L \frac{dV_0}{dt}$

i_p คือกระแสที่ไหลใน PMOS ซึ่งเท่ากับ $\frac{C_L d(V_{DD} - V_0)}{dt}$

$$\text{ดังนั้น } P_d = \frac{C_L V_{DD}}{t_p} \int_0^{V_{DD}} V_O dV_O + \frac{C_L}{t_p} \int_{V_{DD}}^0 (V_{DD} - V_O) d(V_{DD} - V_O) \quad (3.35)$$

หรือ

$$= \frac{C_L V_{DD}^2}{t_p} \quad (3.36)$$

การวัดค่า P_d จะวัดจากขณะที่แรงดันขาเข้าเปลี่ยนแปลงกลับไปกลับมาระหว่าง 0 กับ V_{DD} ค่า t_p จะคำนวณจากค่าความถี่ของแรงดันขาเข้าซึ่งเท่ากับ $\frac{1}{f_p}$ เมื่อ f_p คือความถี่ของแรงดันขาเข้าดังนั้น

$$P_d = C_L V_{DD}^2 f_p \quad (3.37)$$

เพราะฉะนั้นกำลังทั้งหมดของวงจรคือ $P = P_s + P_d$

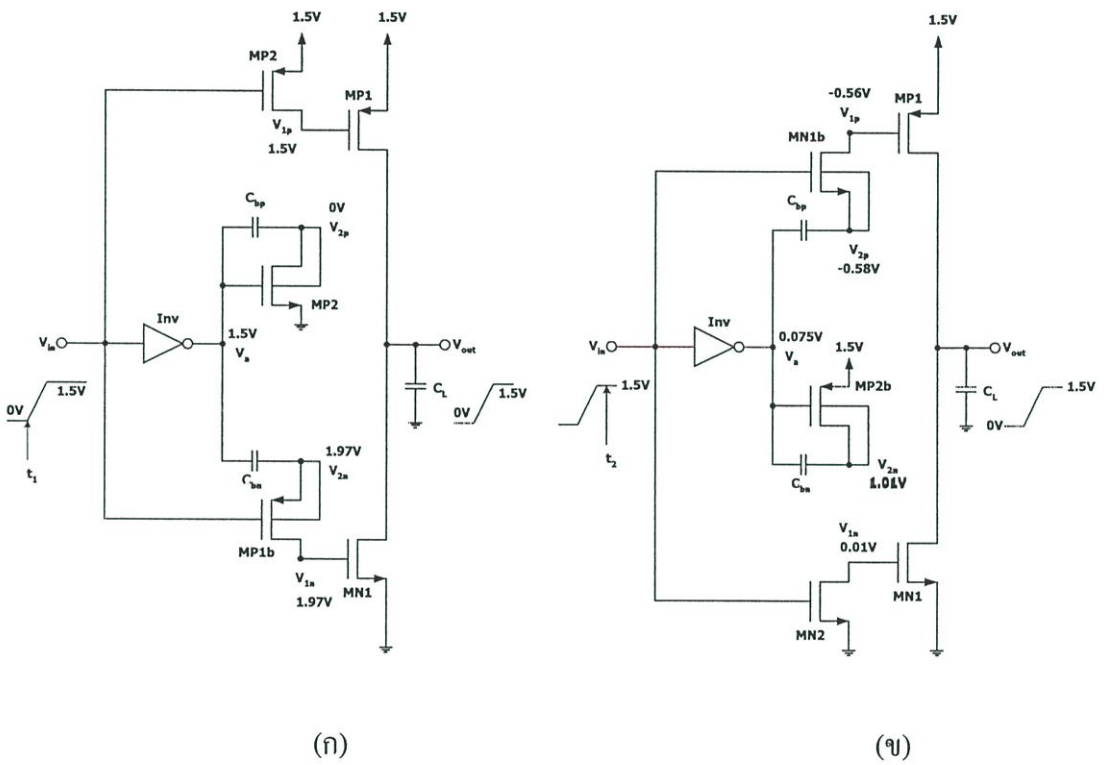
3.5 การสวิงได้เต็มช่วงของวงจรอินเวอร์เตอร์

การสวิงได้เต็มช่วง (Full-swing) ของวงจรซีมอสอินเวอร์เตอร์คือคุณสมบัติที่สำคัญอีกประการหนึ่งซึ่งช่วยให้ประสิทธิภาพของวงจรอินเวอร์เตอร์ดีขึ้น แรงดันค่าหนึ่งที่มีผลกับการสวิงของวงจรซีมอสอินเวอร์เตอร์คือแรงดันแทรชโฮล (Threshold voltage) ซึ่งค่าแรงดันแทรชโฮลนี้จะมีผลทำให้การสวิงได้ไม่เต็มช่วงและจะทำให้มีสัมประสิทธิ์ของแรงดันที่ใช้ขั้ววงจรลดลง ค่าแรงดันแทรชโฮลนี้จะไม่สามารถลดลงได้โดยการลดแหล่งจ่ายแรงดันเพราะเป็นค่าแรงดันที่เป็นคุณสมบัติประจำตัวของอุปกรณ์ (device) ที่นำมาสร้างวงจร ผลที่เกิดขึ้นคือจะทำให้ประสิทธิภาพของวงจรลดต่ำลงโดยเฉพาะเมื่อแหล่งจ่ายแรงดันอยู่ในระดับต่ำ จากวงจรในรูปที่ 2 เป็นวงจรที่ใช้มอสทรานซิสเตอร์ชนิด N-channel ทำงานในด้าน Pull-up จึงทำให้วงจรมีความสามารถในการขับสัญญาณด้านเข้าพุทได้ดีกว่าวงจรอินเวอร์เตอร์แบบมาตรฐาน แต่วงจรที่ออกแบบโดยใช้มอสทรานซิสเตอร์ชนิด N-channel ทำงานในด้าน Pull-up จะทำให้ระดับสัญญาณเข้าพุทไม่สามารถสวิงได้เต็มย่าน โดยเฉพาะที่แหล่งจ่ายแรงดัน ๆ และโหลดที่เป็นตัวเก็บประจุที่มีค่าสูง ๆ

สำหรับวิธีการที่ใช้ทำให้เข้าพุทสวิงได้เต็มย่านและช่วยลดการหน่วงสัญญาณที่ได้มีการนำมาใช้โดยทั่วไปมีดังนี้ [4]

- (ก) ใช้วิธีวงจรไบเอินมอส (BiNMOS)
- (ข) ใช้วิธีการป้อนกลับและขนาน (Feedback and Shunting)
- (ค) ใช้วิธีวงจรคอมพลีเมนทารีและวงจรควอซีคอมพลีเมนทารี

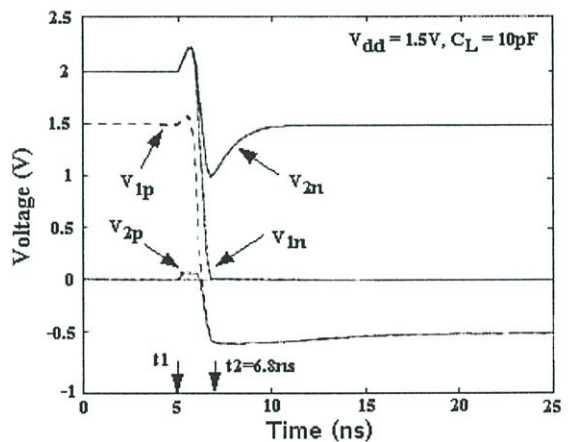
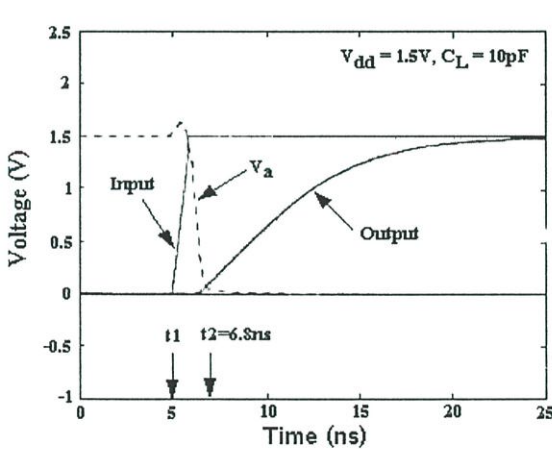
วงจรในรูปที่ 3.10 คือวงจรที่จะใช้อธิบายหลักการการทำงานและโครงสร้างของวงจร โดยเป็นวงจรที่สามารถสวิงได้เต็มช่วงด้วยวิธีการบูทสเตรปและใช้แหล่งจ่ายแรงดัน 1.5 โวลต์ โดยวงจรประกอบขึ้นจากสองส่วน คือส่วนที่เป็นพื้นฐานและ ส่วนของบูทสเตรปในส่วนที่เป็นพื้นฐานจะใช้มอสทรานซิสเตอร์ชนิด P-Channel สองตัว (MP1 และ MP2) ในส่วนของบูทสเตรปมีมอสทรานซิสเตอร์ MN16 และ MN26 ซึ่งเป็นชนิด N-Channel และมอสทรานซิสเตอร์ MP16 และ MP26 ซึ่มีอินเวอร์เตอร์และค่าความจุบูทสเตรป (Bootstrap Capacitance) C_{bp} และ C_{bn} จะรวมไว้ในส่วนบูทสเตรปด้วย โดยที่ MN16, MN26 และ C_{bp} จะถูกใช้ใน ช่วง Pull-up ในขณะที่ MP16, MP26 และ C_{bn} จะถูกใช้ใน ช่วง Pull-down



รูปที่ 3.11 แสดงรูปคลื่นของซิมอสอินเวอร์เตอร์

รูปที่ 3.11 แสดงรูปคลื่นที่จุดต่าง ๆ ของวงจรซิมอสอินเวอร์เตอร์ที่ใช้วิธีบูทสเตรปและในช่วง Pull-up เข้าพุทโหลด 10 pF ในรูปที่ 3.11(ก) คาบเวลาที่ช่วง Pull-up ที่เวลา t_1 อินพุทเป็น 0 โวลต์ และที่เข้าพุทของอินเวอร์เตอร์ V_{in} คือ 1.5 โวลต์ โดยที่ MN16 และ MN26 หยุดนำกระแส ส่วน MN26 นำกระแส ที่เข้าพุทของตัวขับ (V_{out}) ซึ่งถูกขับโดย MP16 ในส่วนของบูทสเตรปคือ 0 โวลต์ ส่วน MN26 และ C_{bp} ของส่วนบูทสเตรปจะถูกแยกโดย MP2 และ MP1 ผลก็คือตัวเก็บ

ประจุทาสเตรป C_{bp} จะเปลี่ยนไป $1.5C_{bp}$ คูლობ์ เมื่อทางด้านซ้ายมือแรงดันเพิ่มขึ้นเป็น 1.5 โวลต์ และทางด้านขวามือ V_{2p} เป็น 0 โวลต์ (MN26 ทำงาน) รูปที่ 3.11(ข) แสดงวงจรเสมือนของวงจรซีมอสอินเวอร์เตอร์ที่เวลาหลังจากคาบเวลาอินพุตผ่านไปเป็น t_2 หลังจากคาบเวลาอินพุตค่อย ๆ เพิ่มขึ้น เอ้าพุทของอินเวอร์เตอร์ (V_a) จะเปลี่ยนเป็น 0.075 โวลต์ โดยที่ด้านขวามือของตัวเก็บประจุทาสเตรป (C_{bp}) จะถูกถอดออกจากกราวด์เมื่อ MN26 หยุดนำกระแส แต่จะถูกนำมาต่อกับขาเกตของ MP1 เมื่อ MN16 นำกระแส แรงดันที่ตัวเก็บประจุทาสเตรปทางด้านซ้ายมือเปลี่ยนแปลงจาก 1.5 โวลต์ เป็น 0.075 โวลต์ ($V_a = 1.5 \text{ V} - 0.075 \text{ V}$) จาก t_1 ถึง t_2 ด้านขวามือของตัวเก็บประจุทาสเตรป (C_{bp}) เปลี่ยนแปลงจาก 0 โวลต์ ถึง -0.58 โวลต์ ($V_{2p} = 0 \text{ V}$ ถึง -0.58 V) ซึ่งเป็นแรงดันที่พุ่งต่ำลงมา (undershoot) ซึ่งจะมีค่าน้อยเพียงไรกำหนดได้จากอัตราส่วนของ C_{bp} ผลก็คือแรงดันเอ้าพุทสามารถสวิตช์ (Switch) ได้อย่างรวดเร็ว เมื่อขาเกตของ MP1 ถูกขับด้วยแรงดัน -0.56 โวลต์ ซึ่งแรงดันเอ้าพุทสามารถเพิ่มสูงขึ้นจนเต็มช่วงที่ค่า 1.5 โวลต์ได้ ส่วนช่วง Pull-down ก็จะมีลักษณะตรงกันข้าม

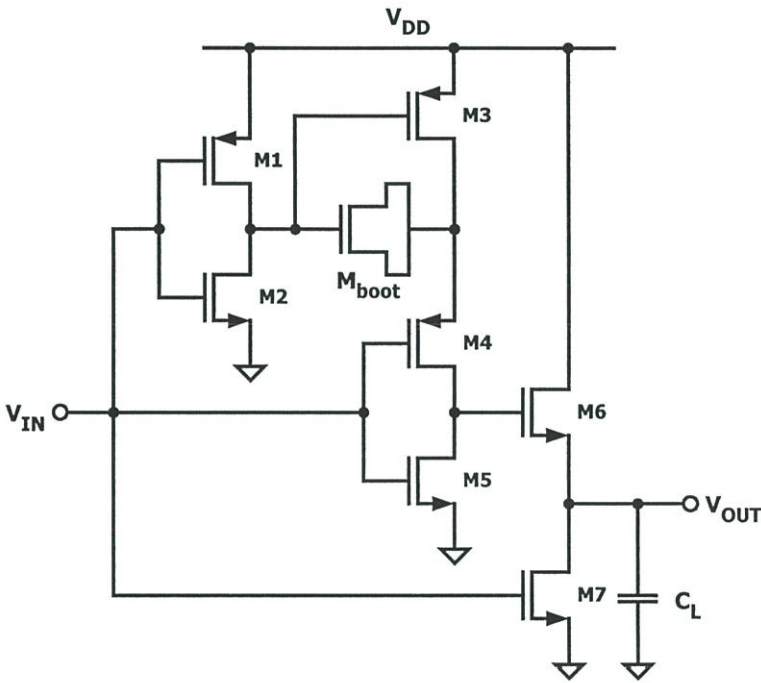


รูปที่ 3.12 แสดงรูปคลื่นผลการจำลองการทำงานวงจรรูปที่ 10

3.6 วงจรซีมอสอินเวอร์เตอร์ที่ใช้อ้างอิง

วงจรอินเวอร์เตอร์ที่นำเสนอใน [3] แสดงได้ดังรูปที่ 3.13 วงจรนี้จะใช้ M6 ซึ่งเป็นมอสทรานซิสเตอร์ชนิด N-Channel ทำหน้าที่ทางด้าน Pull-up ในขณะที่ M5 จะใช้สำหรับคายประจุแรงดันที่ขาเกตของมอสทรานซิสเตอร์เอ้าพุท การบูทสเตรป (bootstrapping) จะใช้มอสทรานซิสเตอร์ M1, M2, M3 และ M_{boot} โดย M_{boot} จะใช้มอสทรานซิสเตอร์ชนิด P-Channel ทำหน้าที่เป็นตัวเก็บประจุการบูทสเตรป (bootstrapping capacitor) การทำงานของวงจรซีมอสอินเวอร์เตอร์มีดังนี้ เริ่มจากเมื่ออินพุตเป็น “high” M6 จะหยุดนำกระแสในขณะที่ M7 นำกระแสแรงดัน

เอาที่พู่จะมีการคายออกมา ในเวลาเดียวกันที่โหนด V_1 จะถูกขับ (drive) โดยอินเวอร์เตอร์ชุด M1 และ M2 ให้เป็น 0 โวลต์ ในขณะที่โหนด V_2 จะได้รับประจุที่ผ่าน M3 จาก V_{DD} เมื่ออินพุทเปลี่ยนสถานะจาก “high” ไปเป็น “low” โหนด V_1 จะเปลี่ยนเป็นเท่ากับ V_{DD} และ โหนด V_2 จะลอย (เนื่องจาก M3 หยุดนำกระแส) ผลก็คือ ทำให้แรงดันที่โหนด V_2 มีค่ามากกว่า V_{DD} เนื่องจากมีแรงดันที่ M_{boot} รวมเข้าไปด้วย ในขณะเดียวกันนั้น M4 จะนำกระแสจึงทำให้มีแรงดันไปขับที่ขาเกตของ M6



รูปที่ 3.13 แสดงวงจรอินเวอร์เตอร์ที่ใช้บูตสตรัป

3.7 สรุป

เนื้อหาในบทนี้ได้กล่าวถึงคุณสมบัติและหลักการพื้นฐานของวงจรอินเวอร์เตอร์ โดยเริ่มจากการทำงานของวงจรอินเวอร์เตอร์แบบพื้นฐานที่ใช้ซีมอสประกอบเป็นวงจรแบบคอมพลิเมนต์ารี จากนั้นจะเป็นเนื้อหาเกี่ยวกับการวัดค่าการหน่วงสัญญาณของวงจรอินเวอร์เตอร์และการคำนวณการใช้กำลังงาน วิธีการสวิงได้เต็มช่วงของอินเวอร์เตอร์โดยการบูตสตรัป และสุดท้ายได้กล่าวถึงการทำงานของวงจรที่นำเสนอใน [3] เพราะเป็นวงจรที่จะนำมาจำลองการทำงานเพื่อเปรียบเทียบกับผลกับวงจรที่นำเสนอ

บทที่ 4

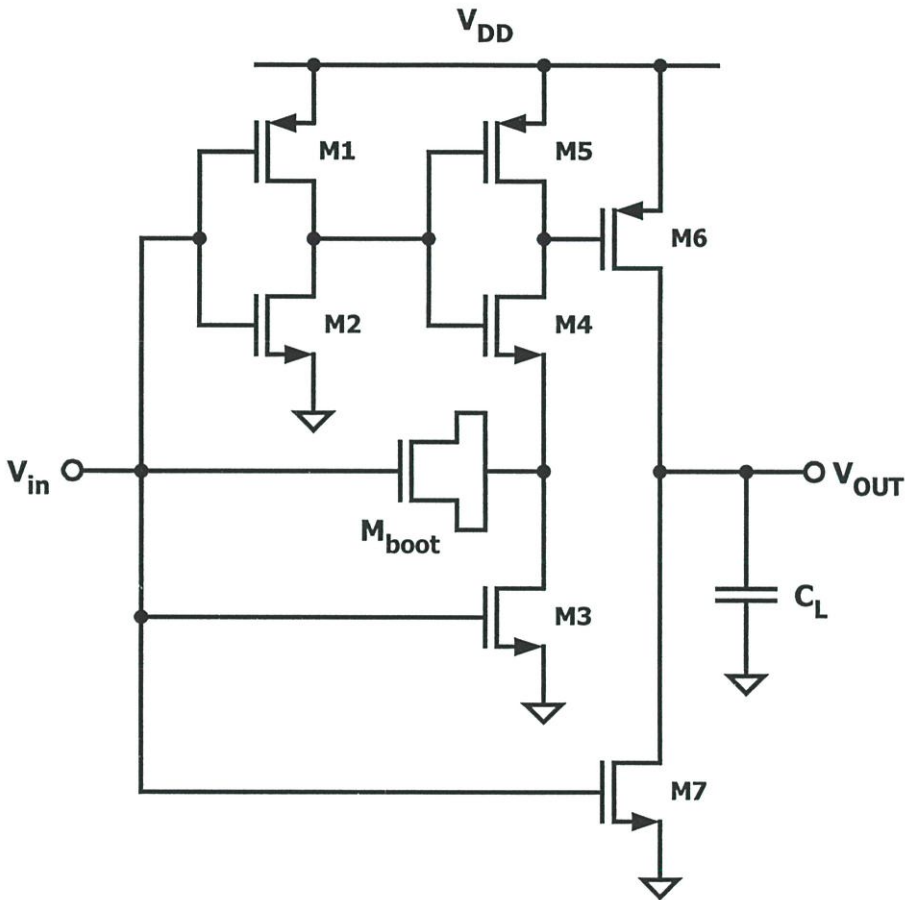
วงจรซีมอสอินเวอร์เตอร์ที่นำเสนอ

4.1 บทนำ

จากหลักการของวงจรซีมอสอินเวอร์เตอร์ที่ได้กล่าวมาแล้วในบทที่ 3 ซึ่งมีเนื้อหาเกี่ยวกับเรื่องต่าง ๆ ที่เกี่ยวข้องกับวงจรอินเวอร์เตอร์เพื่อเป็นการทำความเข้าใจหลักการทำงานและค่าพารามิเตอร์ ที่ต้องคำนึงถึงในการออกแบบ สำหรับในบทนี้จะนำเอาหลักการที่ได้กล่าวมาแล้วมาออกแบบเป็นวงจรอินเวอร์เตอร์อีกแบบหนึ่งที่มีคุณสมบัติแรงดันเอาพุทสวิงได้เต็มช่วงซึ่งเป็นการแก้ปัญหาการสวิงได้ไม่เต็มช่วงในกรณีที่โหลดตัวเก็บประจุมีค่ามากของวงจรที่นำเสนอใน [3] โดยใช้วิธีการบูทสแตรป (Bootstrapped) โดยตัวเก็บประจุที่สร้างจากมอสทรานซิสเตอร์ วงจรใช้แหล่งจ่ายแรงดัน 1 โวลต์ ซึ่งเป็นแรงดันค่อนข้างต่ำมากจึงเหมาะนำมาประยุกต์ใช้งานในเครื่องมือประเภทพกพาได้เป็นอย่างดี ในการออกแบบจะใช้หลักการของวงจรรวมซึ่งอุปกรณ์ทุกตัวสามารถสร้างได้บนชิป (Chip) ด้วยเทคโนโลยี VLSI

4.2 วงจรบูทสแตรปซีมอสอินเวอร์เตอร์ที่นำเสนอ

วงจรซีมอสอินเวอร์เตอร์แบบแรงดันเข้าพุทสวิงได้เต็มช่วงแสดงได้ดังรูปที่ 4.1 จากวงจรมอสทรานซิสเตอร์เข้าพุท (M6 และ M7) จะใช้มอสทรานซิสเตอร์ต่างชนิดกัน โดย M6 จะใช้มอสทรานซิสเตอร์ชนิด P-Channel เป็นตัวขับทางด้าน Pull-up และใช้มอสทรานซิสเตอร์ชนิด N-Channel เป็นตัวขับทางด้าน Pull-down ซึ่งเหมือนกับวงจรอินเวอร์เตอร์มาตรฐาน



รูปที่ 4.1 แสดงวงจรบูทสแตรปซีมอสอินเวอร์เตอร์ที่นำเสนอ

จากวงจรในรูปที่ 4.1 แสดงวงจรอินเวอร์เตอร์ที่นำเสนอในบทความนี้ ในส่วนตัวขับมอสทรานซิสเตอร์จะใช้มอสทรานซิสเตอร์ชนิด P-Channel (M6) เป็นตัวขับในด้าน pull up และใช้มอสทรานซิสเตอร์ชนิด N-Channel (M7) เป็นตัวขับในด้าน Pull down ซึ่งจะเหมือนกับวงจรอินเวอร์เตอร์มาตรฐาน ในขณะที่มอสทรานซิสเตอร์ชนิด P-Channel (M5) จะใช้ในการคายประจุที่ขาเกิดของมอสทรานซิสเตอร์ M6 ในส่วนด้าน Pull up จะเพิ่มวงจรบูทสแตรปเพื่อใช้ในการเพิ่มระดับแรงดันที่จะไปขับที่ขาเกิดของมอสทรานซิสเตอร์ M6 ซึ่งประกอบด้วย M1, M2, M3, M4 และ

M_{boot} โดย ตัวเก็บประจุ M_{boot} จะใช้มอสทรานซิสเตอร์ต่อลัดวงจรระหว่างขาเดรนกับขาซอร์ส ซึ่งการทำงานของวงจรที่นำเสนอมีดังนี้

ในช่วงสภาวะ Pull-down ค่าแรงดันไฟฟ้าที่ขาเกตของมอสทรานซิสเตอร์ M7 จะอยู่ในสภาวะ High เป็นผลทำให้มอสทรานซิสเตอร์ M7 ทำงานโดยทำการคายประจุที่ด้านเข้าพุททำให้ค่าแรงดันไฟฟ้าที่เข้าพุทเป็นศูนย์ ในขณะที่ทางด้าน Pull-up มอสทรานซิสเตอร์ M6 จะถูกขับโดยอินเวเตอร์ 2 ชุด คือมอสทรานซิสเตอร์ M1 กับ มอสทรานซิสเตอร์ M2 และมอสทรานซิสเตอร์ M4 กับมอสทรานซิสเตอร์ M5 ผลจากอินเวเตอร์จะทำให้ค่าแรงดันที่ของมอสทรานซิสเตอร์ M6 มีค่าเป็น V_{DD} ทำให้มอสทรานซิสเตอร์ M6 ไม่ทำงานส่วนมอสทรานซิสเตอร์ M3 จะทำงานทำให้ M_{boot} ถูกลัดวงจรลงกราวด์ผ่านมอสทรานซิสเตอร์ M3 ทำให้ M_{boot} ทำการคายประจุโดยมีค่าแรงดันเท่ากับ V_{DD} เมื่อถึงช่วงสภาวะที่สัญญาณอินพุทเปลี่ยนสถานะจาก High ไปเป็น Low จะทำให้ตัวเก็บประจุ M_{boot} ลอยเนื่องจากมอสทรานซิสเตอร์ M3 หยุดนากะแส แต่ยังคงมีแรงดันที่เก็บไว้ในช่วง Pull down ในเวลาเดียวกันมันจะเป็นตัวทำให้ค่าแรงดันที่ขาเกตของมอสทรานซิสเตอร์ M6 มีค่าสูงกว่า V_{DD} โดยผ่านมอสทรานซิสเตอร์ M4 ซึ่งอยู่ในสภาวะทำงาน ซึ่งผลจากค่าแรงดันที่เพิ่มขึ้นนี้จะทำให้ระดับสัญญาณด้านเข้าพุทสามารถสวิงได้เต็มย่านของแหล่งจ่ายแรงดัน

4.3 การจำลองการทำงานและผลการจำลองการทำงาน

การจำลองการทำงานของวงจรจะกระทำโดยการเปรียบเทียบผลที่ได้จากวงจรทั้งสามวงจรคือวงจรอินเวเตอร์มาตรฐาน, วงจรอินเวเตอร์ที่นำเสนอโดย [3] และวงจรอินเวเตอร์ที่นำเสนอในบทความนี้ โดยใช้การเขียนแบบการทำงานด้วยโปรแกรม PSpice ซึ่งใช้เทคโนโลยีซีมอสขนาด $0.35\mu\text{A}$ Level 3 โดยมอสทรานซิสเตอร์มีค่าแรงดันแทรชโฮลเท่ากับ 0.5 โวลต์ โดยการออกแบบกำหนดค่าแหล่งจ่ายแรงดัน 1 โวลต์ มอสทรานซิสเตอร์ในรูปที่ 4.1 มีค่าความกว้างต่อความยาวของแชนแนล (W/L) ดังตารางที่ 4.1 โหลดตัวเก็บประจุมีค่าเท่ากับ 2 pF การทดลองกระทำโดยป้อนสัญญาณพัลส์ขนาด 1 โวลต์ ที่มีค่า pulse width (pw) เท่ากับ 5 ps และ period (pr) เท่ากับ 5 ps ให้กับอินพุทวงจรอินเวอร์เตอร์ทั้งสามวงจร สัญญาณเข้าพุทของทั้งสามวงจรแสดงได้ดังรูปที่ 4.2

ตารางที่ 4.1 แสดงขนาดของมอสทรานซิสเตอร์

มอสทรานซิสเตอร์	ขนาดความกว้างของแซนแนล (μm)
M1, M4	1 /0.25
M2	8/0.25
M3	2.2 /0.25
M5	45/0.25
M6	15/0.25
M7	20 /4
M _{boot}	20 /4

จากรูปที่ 4.2 จะเห็นได้ว่าความเร็วของสัญญาณในช่วงขาขึ้นของวงจรถูกนำเสนอโดยที่ผ่าน มา [3] และวงจรถูกนำเสนอในบทความนี้จะมีความเร็วที่ไม่แตกต่างกัน เนื่องจากวงจรถูกใช้วงจรถูก ทแปรในด้าน Pull up ที่เหมือนกัน แต่รูปแบบสัญญาณเข้าพุทของวงจรถูกนำเสนอโดยบทความที่ ผ่านมา [3] จะสวิงไม่เต็มย่านของแหล่งจ่ายแรงดันที่จ่ายให้กับวงจรถูก จากนั้นได้ทำการจำลอง การทำงานของวงจรถูกโดยปรับค่าโหลดที่เป็นตัวเก็บประจุจาก 0.8 pF จนถึง 3.0 pF แล้วทำการตรวจวัด สัญญาณทางเข้าพุทในช่วงขาขึ้นแล้วเปรียบเทียบกันโดยใช้แหล่งจ่ายเท่าเดิมคือ 1 โวลต์ ผลที่ได้ จากการจำลองการทำงานแสดงได้ดังรูปที่ 4.3 และที่ 4.4 ซึ่งจะเป็นค่าเฉลี่ยของการหน่วงเวลาเมื่อ เปรียบเทียบกับตัวเก็บประจุ ถ้าสมการการประจุของโหลดตัวเก็บประจุคือ

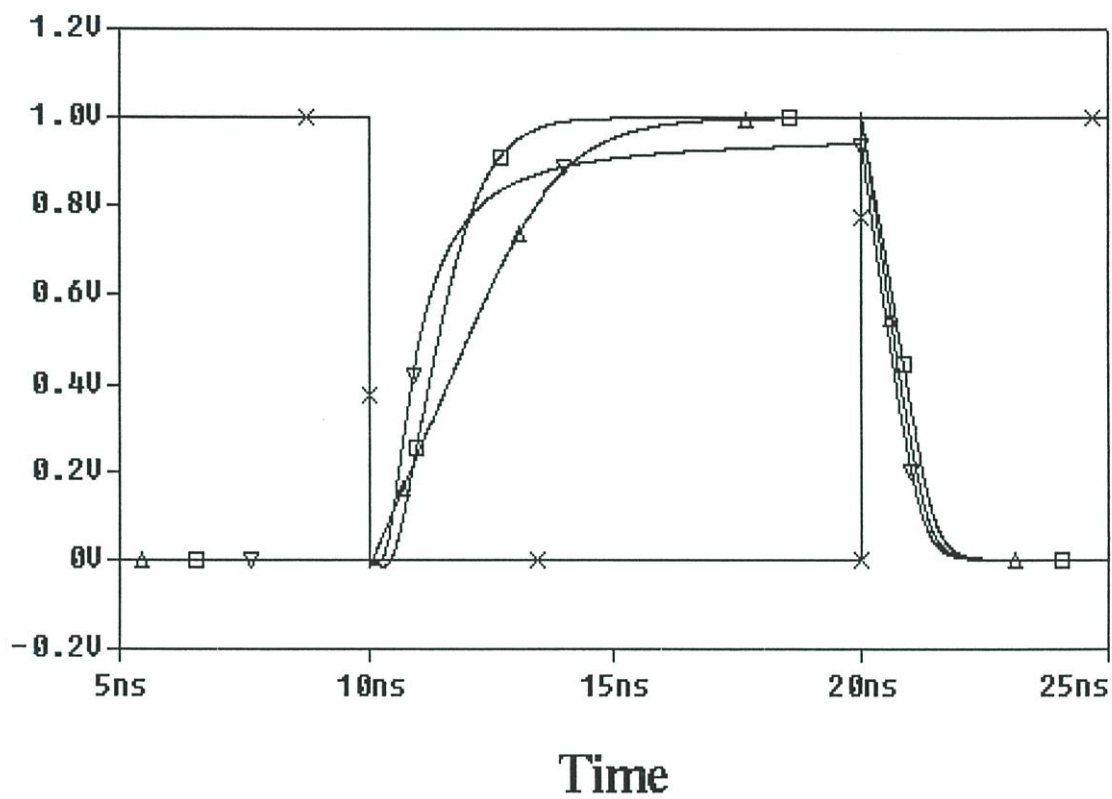
$$I_d = C_L \frac{dV}{dt} \quad (4.1)$$

โดยที่ I_d คือกระแสเดรนของมอสทรานซิสเตอร์

C_L คือโหลดตัวเก็บประจุ

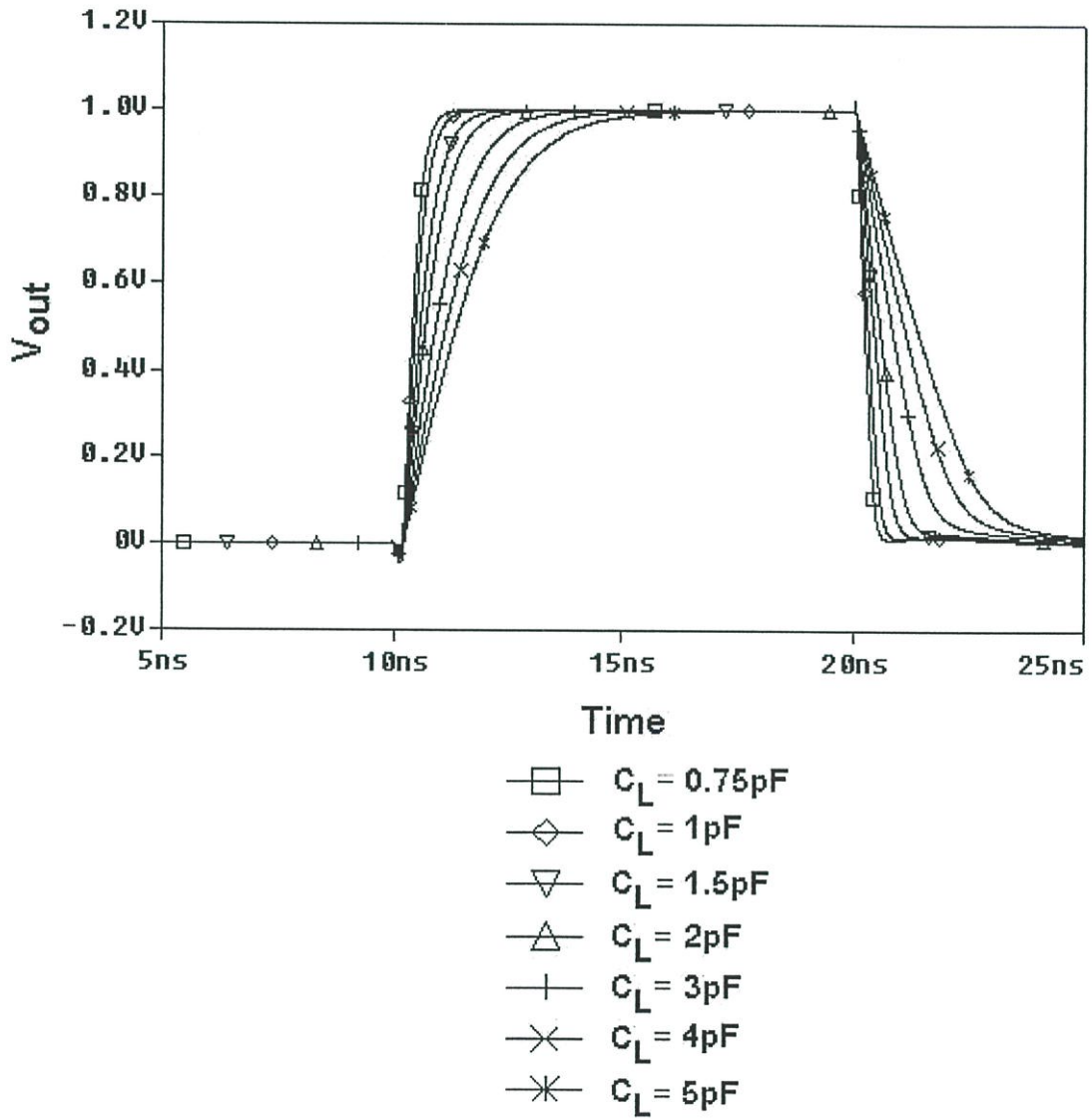
$\frac{dV}{dt}$ คืออัตราการเปลี่ยนแปลงของแรงดันทางด้านเข้าพุทต่อเวลา

เมื่อ C_L เป็นค่าคงที่ จะพบว่าที่ค่าอัตราการเปลี่ยนแปลงของเวลาเท่ากัน (dt) อัตราการ เปลี่ยนแปลงของแรงดันด้านเข้าพุทของวงจรถูกนำเสนอจะมีการเปลี่ยนแปลงมากที่สุดแสดงว่าที่ค่า โหลดตัวเก็บประจุเท่ากัน ค่าการหน่วงเวลาของวงจรถูกนำเสนอจะมีค่าน้อยที่สุด ผลที่ได้จากการ ทดลองสามารถเขียนกราฟได้ดังรูปที่ 4.3 และรูปที่ 4.4

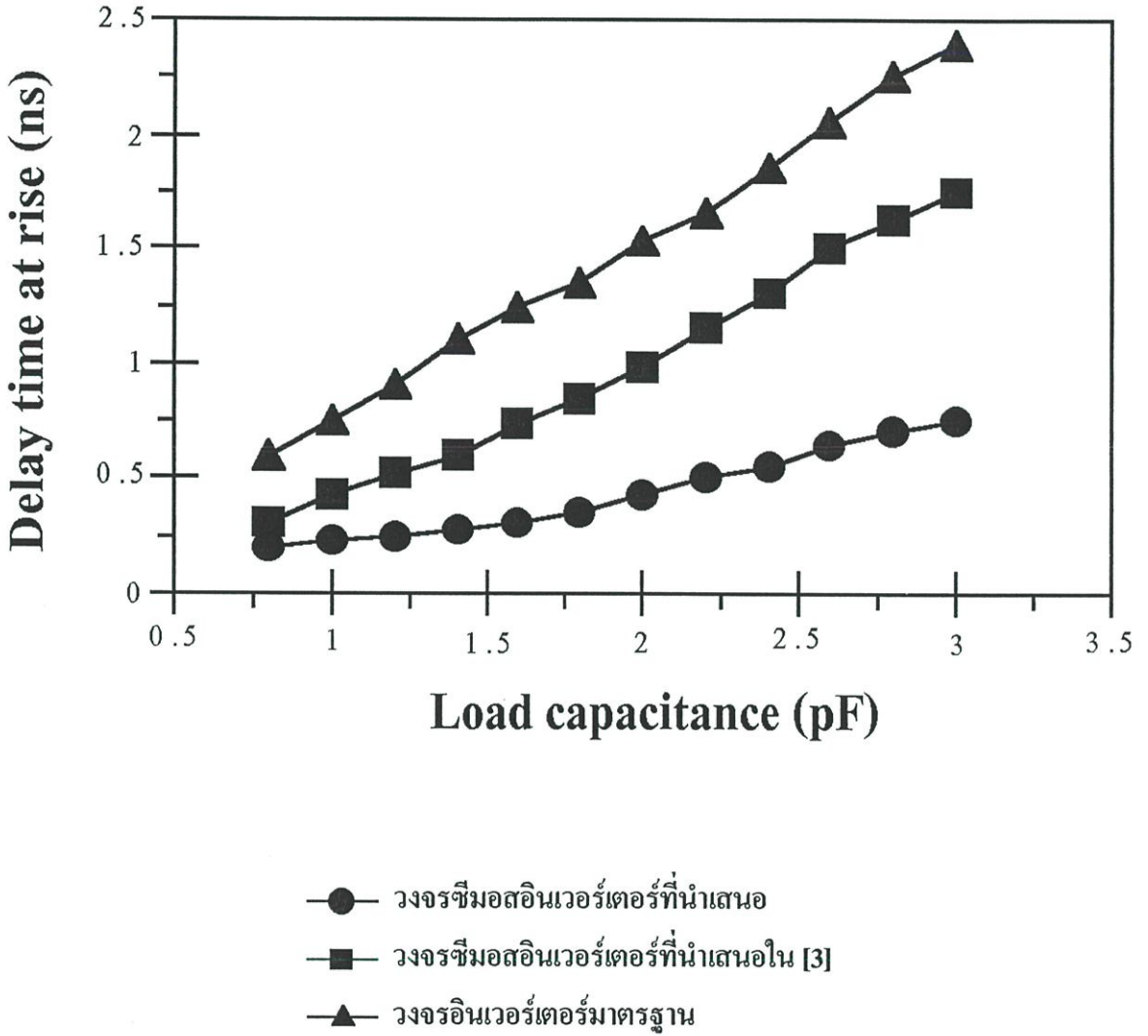


- x— อินพุต
- △— ซีมอสอินเวอร์เตอร์มาตรฐาน
- ▽— ซีมอสอินเวอร์เตอร์ที่นำเสนอนใน [3]
- ซีมอสอินเวอร์เตอร์ที่นำเสนอ

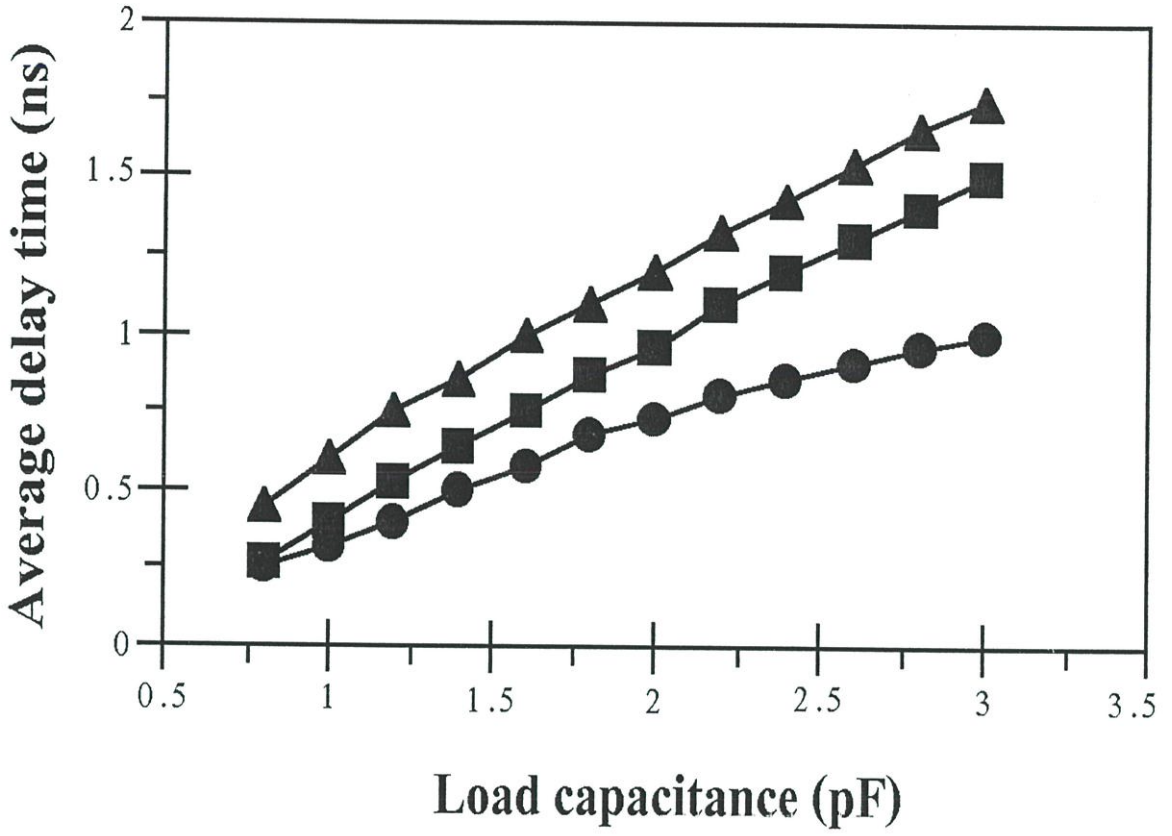
รูปที่ 4.2 แสดงรูปสัญญาณเข้าพุทของวงจรมอสอินเวอร์เตอร์ทั้งสามวงจรมื่อคักคาไฟเลี้ยงเท่ากับ 1 โวลท์ และโหลดตัวเก็บประจุเท่ากับ 2 pF



รูปที่ 4.3 แสดงรูปสัญญาณของวงจรซิมูเลชันอินเวอร์เตอร์ที่นำเสนอเมื่อเปลี่ยนค่าตัวเก็บประจุเป็นค่าต่าง ๆ

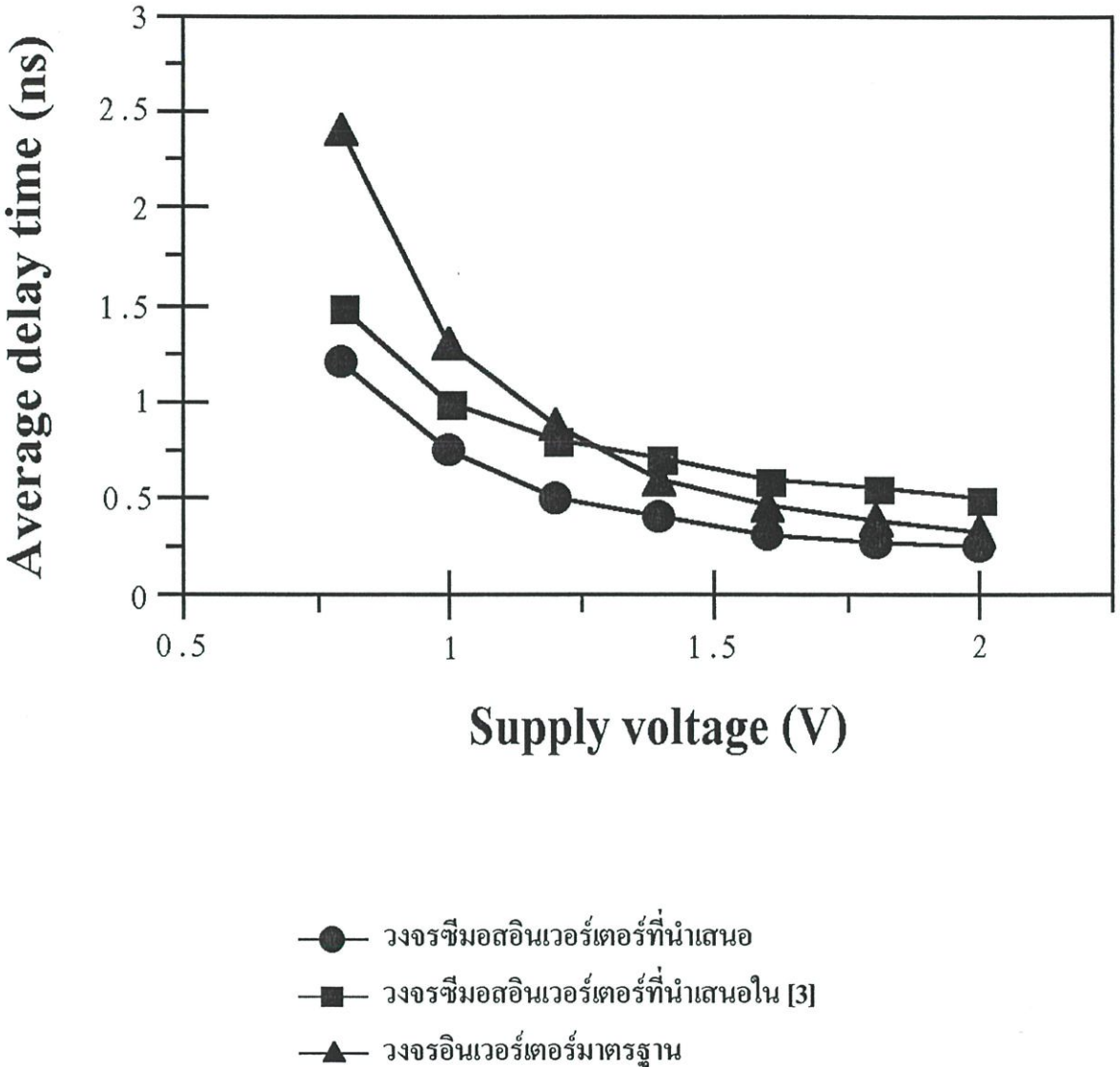


รูปที่ 4.4 แสดงการหน่วงเวลาที่ช่วงขาขึ้นของวงจรทั้งสามวงจรเมื่อแหล่งจ่ายแรงดันคงที่เท่ากับ 1 โวลต์ และตัวเก็บประจุเท่ากับ 2 pF



- วงจรซีมอสอินเวอร์เตอร์ที่นำเสนอ
- วงจรซีมอสอินเวอร์เตอร์ที่นำเสนอนิ [3]
- ▲ วงจรอินเวอร์เตอร์มาตรฐาน

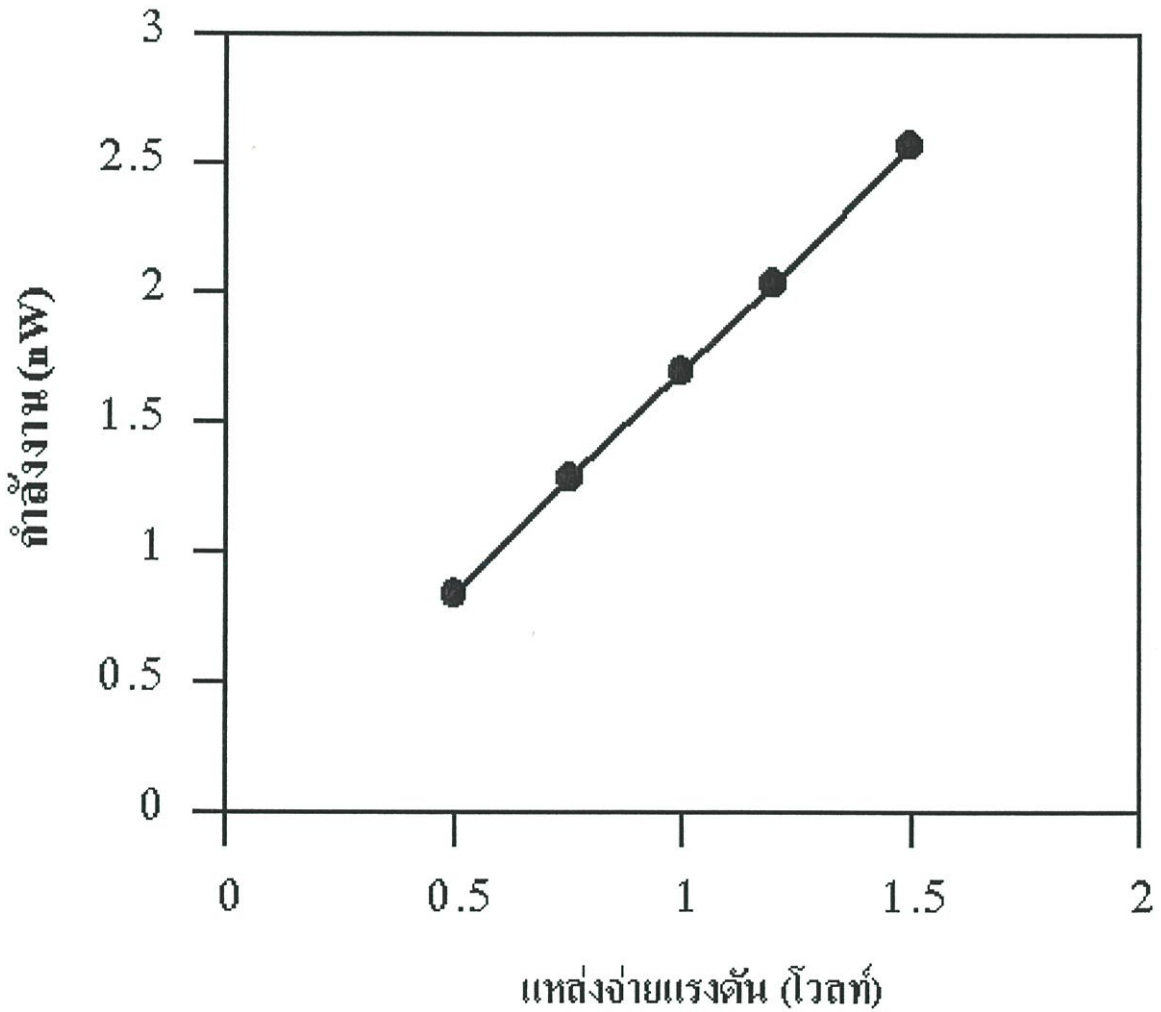
รูปที่ 4.5 แสดงค่าเฉลี่ยของการหน่วงเวลาเมื่อแหล่งจ่ายแรงดันเท่ากับ 1 โวลต์



รูปที่ 4.7 แสดงค่าการหน่วงเวลาเมื่อ โหลดตัวเก็บประจุเท่ากับ 2 pF และทำการปรับเปลี่ยนแหล่งจ่ายแรงดันของวงจรมอสอินเวอร์เตอร์

จากรูปที่ 4.7 จะแสดงให้เห็นว่าค่าแหล่งจ่ายแรงดันจะมีผลทำให้ค่าการหน่วงเวลาของวงจรมอสอินเวอร์เตอร์มีค่ามากขึ้น เนื่องจากอัตราการประจุของโหนดตัวเก็บประจุมีค่าเพิ่มขึ้น แต่วงจรมอสอินเวอร์เตอร์ที่นำเสนอยังสามารถทำงานได้เร็วกว่าวงจรมอสอินเวอร์เตอร์ที่นำเสนอมาก่อน โดยเฉพาะเมื่อแหล่งจ่ายแรงดันต่ำ ๆ และ

ระดับสัญญาณทางด้านเข้าพุทยังสามารถสวิงได้เต็มย่านแหล่งจ่ายแรงดัน ซึ่งเป็นผลมาจากการใช้ มอสทรานซิสเตอร์ชนิด P-channel เป็นตัวขับในด้าน Pull up จึงทำให้ผลของแรงดันที่สูญเสียไป เนื่องจากค่าแรงดันเทรซโสลของมอสทรานซิสเตอร์มีค่าน้อยกว่าการใช้มอสทรานซิสเตอร์ชนิด N-channel เป็นตัวขับในด้าน Pull up



รูปที่ 4.8 แสดงการใช้กำลังงานของวงจรเมื่อเปลี่ยนค่าแหล่งจ่ายแรงดันเป็นค่าต่าง ๆ

4.4 สรุป

วงจรบัพทสแทรกซ์ชันอินเวอร์เตอร์ที่นำเสนอในบทความนี้แสดงให้เห็นว่าค่าการหน่วงเวลาของสัญญาณเข้าพุทที่ค่าแหล่งจ่ายแรงดันต่ำ ๆ และที่โหลดตัวเก็บประจุมีค่าสูง ๆ ค่าการหน่วงเวลาสัญญาณเข้าพุทที่มีค่าน้อยกว่าวงจรที่เคยนำเสนอมา [3] และการแกว่งของสัญญาณเข้าพุทยังสามารถแกว่งได้เต็มย่านที่ระดับแหล่งจ่ายแรงดันต่ำ ๆ

บทที่ 5

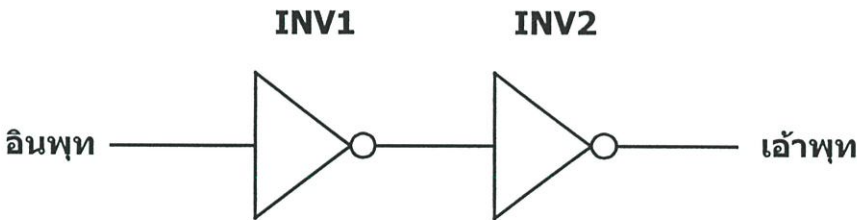
การประยุกต์ใช้งานวงจรซีมอสอินเวอร์เตอร์

5.1 บทนำ

ในบทนี้จะกล่าวถึงการประยุกต์ใช้งานวงจรซีมอสอินเวอร์เตอร์ โดยในบทนี้จะกล่าวถึงการประยุกต์ใช้งานเป็นวงจรบัฟเฟอร์ วงจรแลทช์ และ Fan-out ซึ่งวงจรเหล่านี้คือวงจรที่สำคัญสำหรับวงจรประเภทดิจิทัล โดยนำวงจรอินเวอร์เตอร์ที่นำเสนอมาใช้งานเป็นวงจรต่าง ๆ ดังกล่าว

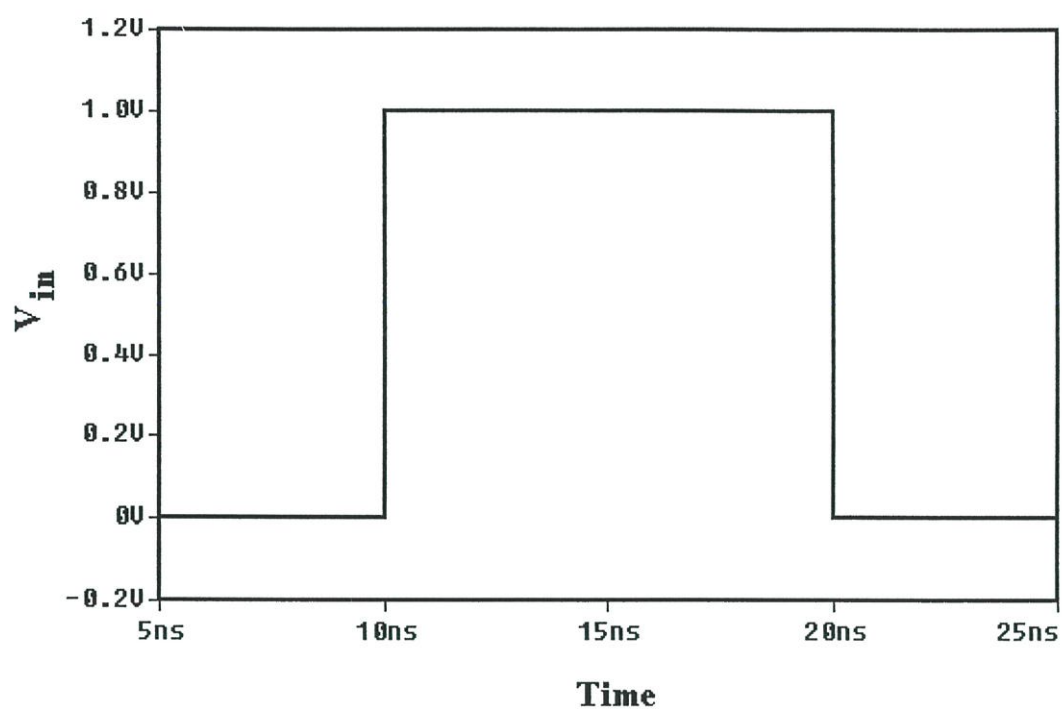
5.2 วงจรบัฟเฟอร์

วงจรบัฟเฟอร์เป็นวงจรพื้นฐานอีกวงจรหนึ่งที่มีการใช้งานมาก วงจรบัฟเฟอร์นี้เอาพุทจะมีสถานะเดียวกับอินพุท ซึ่งวงจรบัฟเฟอร์ที่ดีควรมีค่าอินพุทอิมพีแดนซ์สูงและมีค่าเอาพุทอิมพีแดนซ์ต่ำ ทั้งนี้เพื่อให้วงจรบัฟเฟอร์ไปลดทอนสัญญาณเมื่อผ่านตัวมันลง วงจรบัฟเฟอร์ที่สร้างจากวงจรอินเวอร์เตอร์สามารถทำได้โดยใช้วงจรอินเวอร์เตอร์มาต่อแบบคาสเคด (cascade) ซึ่งแสดงเป็นสัญลักษณ์ได้ดังรูปที่ 5.1

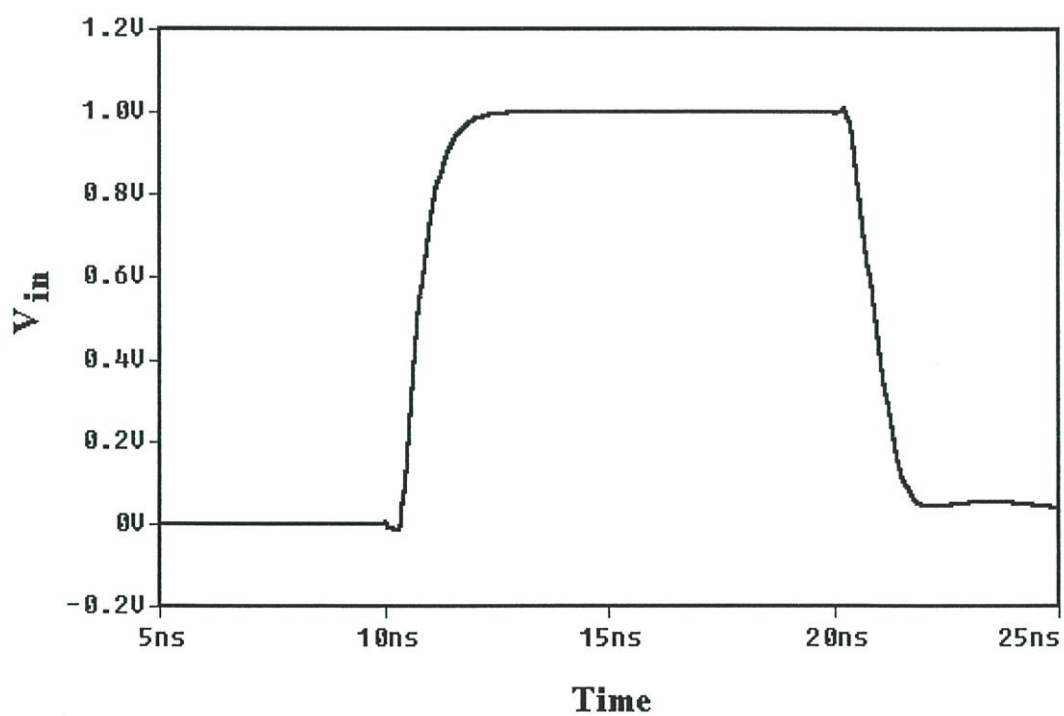


รูปที่ 5.1 แสดงสัญลักษณ์ของวงจรบัฟเฟอร์

ในการจำลองการทำงานของวงจรบัฟเฟอร์ จะใช้วงจรอินเวอร์เตอร์ที่นำเสนอในรูปที่ 4.1 มาประกอบเป็นวงจรโดยมีคุณสมบัติเหมือนเดิมทุกประการ ในการจำลองได้ใช้โปรแกรม PSpice มาช่วยตรวจสอบการทำงาน โดยวงจรมีโหลด C_L เท่ากับคือ 2 pF

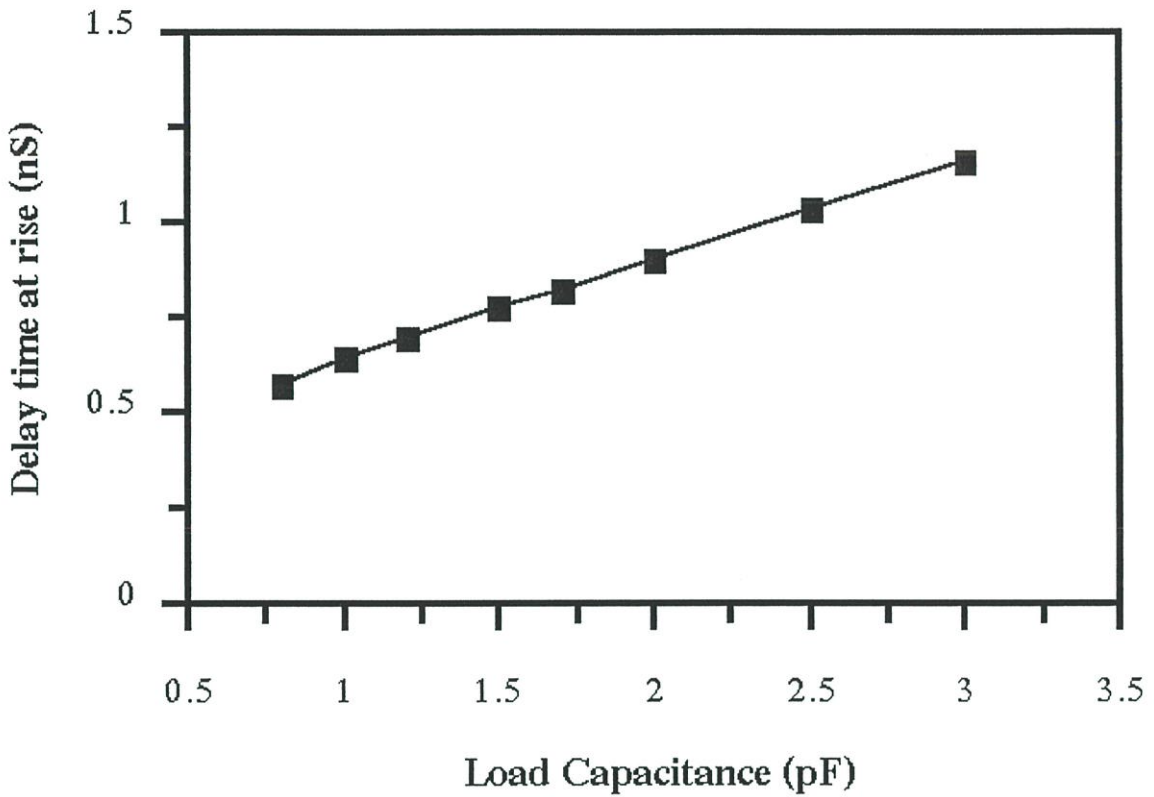


(ก)



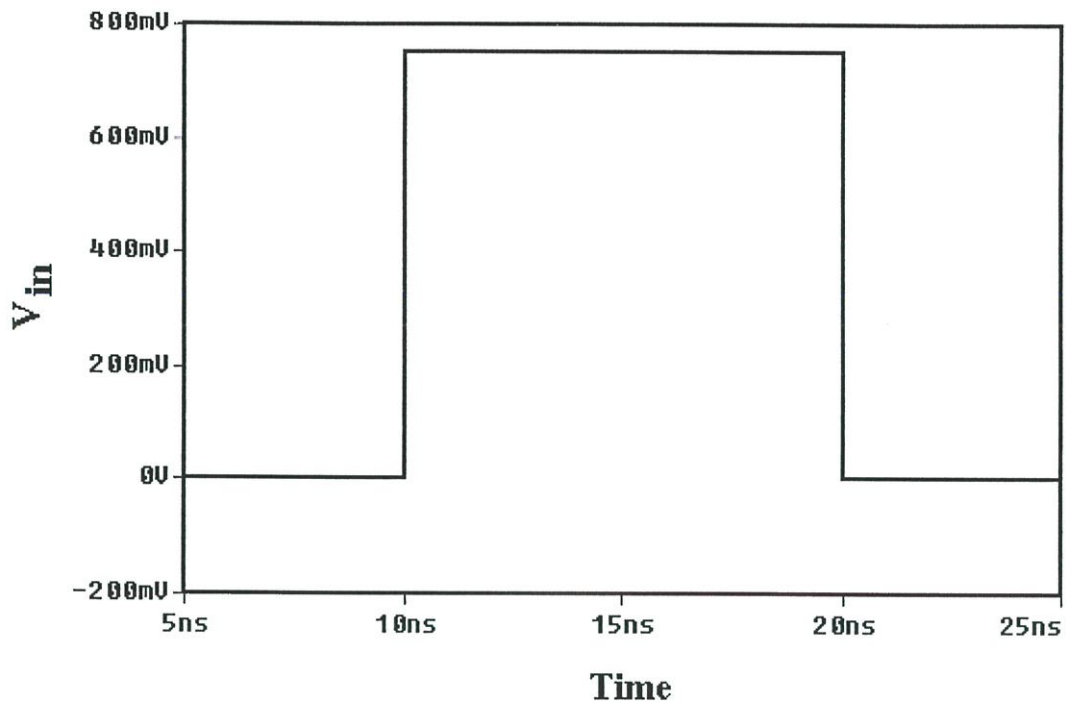
(ข)

รูปที่ 5.2 แสดงสัญญาณของวงจรบัฟเฟอร์ที่แหล่งจ่ายแรงดัน 1 โวลต์ (ก) สัญญาณที่อินพุท
(ข) สัญญาณที่เอาพุท

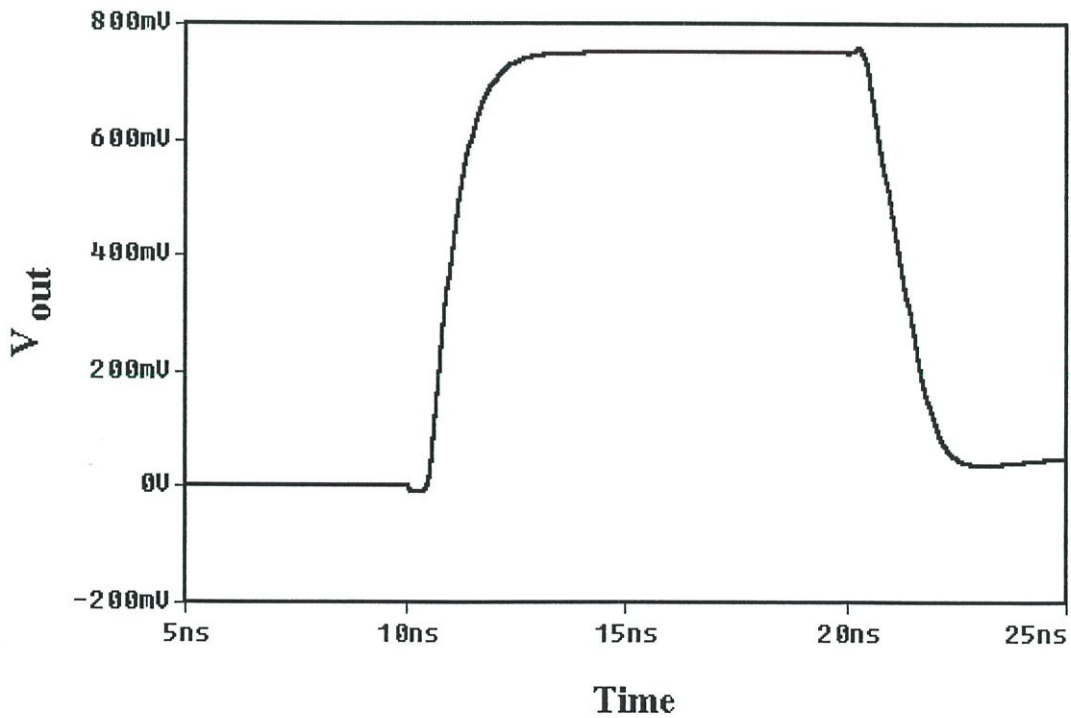


รูปที่ 5.3 แสดงค่าการหน่วงเวลาที่ช่วงขาขึ้นของวงจรบัฟเฟอร์ที่แหล่งจ่าย 1 โวลต์

ในรูปที่ 5.2 แสดงสัญญาณของวงจรซิมอสอินเวอร์เตอร์ทางเข้าพุท โดยเทียบกับสัญญาณทางอินพุทโดยวงจรใช้แหล่งจ่ายแรงดัน 1 โวลต์ และโหลด C_L เท่ากับ 2 pF จากรูป 5.2(ข) จะเห็นว่าสัญญาณสามารถสวิงได้เต็มช่วง จากนั้นได้ทดลองปรับเปลี่ยนโหลด C_L เป็นค่าต่าง ๆ อยู่ในช่วง 0.75 pF ถึง 3 pF แล้ววัดค่าการหน่วงเวลาที่ช่วงขาขึ้น ผลการจำลองการทำงานแสดงได้ดังรูปที่ 5.3

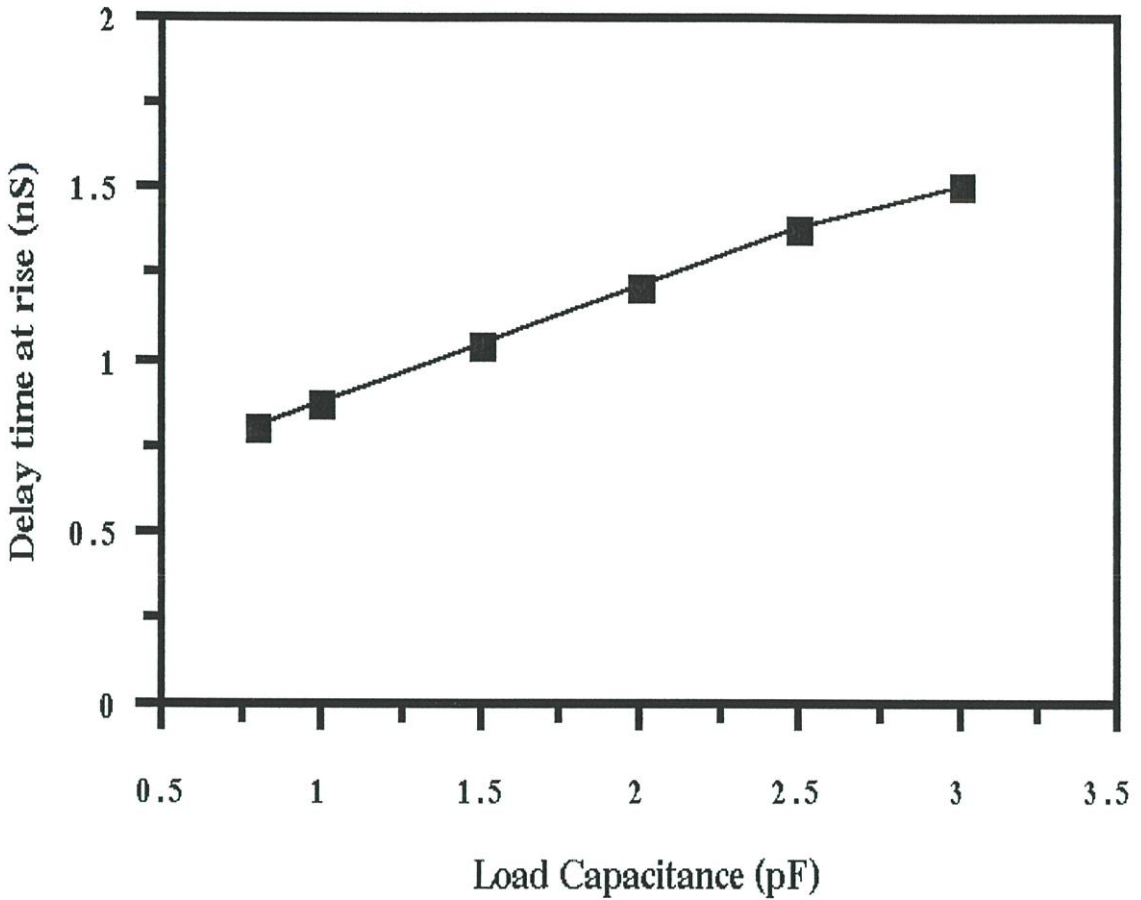


(ก)



(ข)

รูปที่ 5.4 แสดงสัญญาณของวงจรบัฟเฟอร์เมื่อแหล่งจ่ายเท่ากับ 0.75 โวลต์ (ก) สัญญาณที่อินพุต (ข) สัญญาณที่เอาพุต

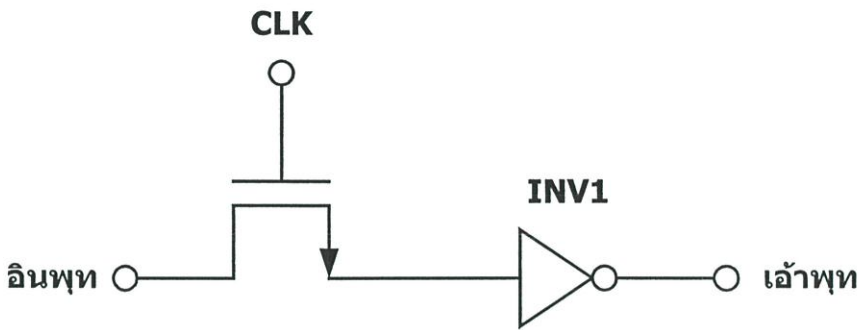


รูปที่ 5.5 แสดงค่าการหน่วงเวลาที่ช่วงขาขึ้นของวงจรมัลติเพล็กซ์เมื่อแหล่งจ่ายเท่ากับ 0.75 โวลต์

ในรูปที่ 5.4 แสดงสัญญาณของวงจรมัลติเพล็กซ์เมื่อแหล่งจ่ายลดลงเหลือ 0.75 โวลต์ แต่ค่า C_L ยังมีค่าเท่าเดิมคือ 2 pF โดยสัญญาณทางเข้าพุทแสดงได้ดังรูป 5.4(ข) โดยได้เปรียบเทียบกับสัญญาณทางอินพุทในรูปที่ 5.4(ก) จากรูปจะเห็นว่าวงจรมัลติเพล็กซ์สามารถสวิงได้เต็มช่วง จากนั้นจึงได้ทำการจำลองการทำงานโดยทดลองเปลี่ยนค่า C_L เป็นค่าต่าง ๆ อยู่ในช่วง 0.75 pF ถึง 3 pF แล้ววัดการหน่วงเวลาที่ช่วงขาขึ้น ซึ่งผลการจำลองแสดงได้ดังรูปที่ 5.5

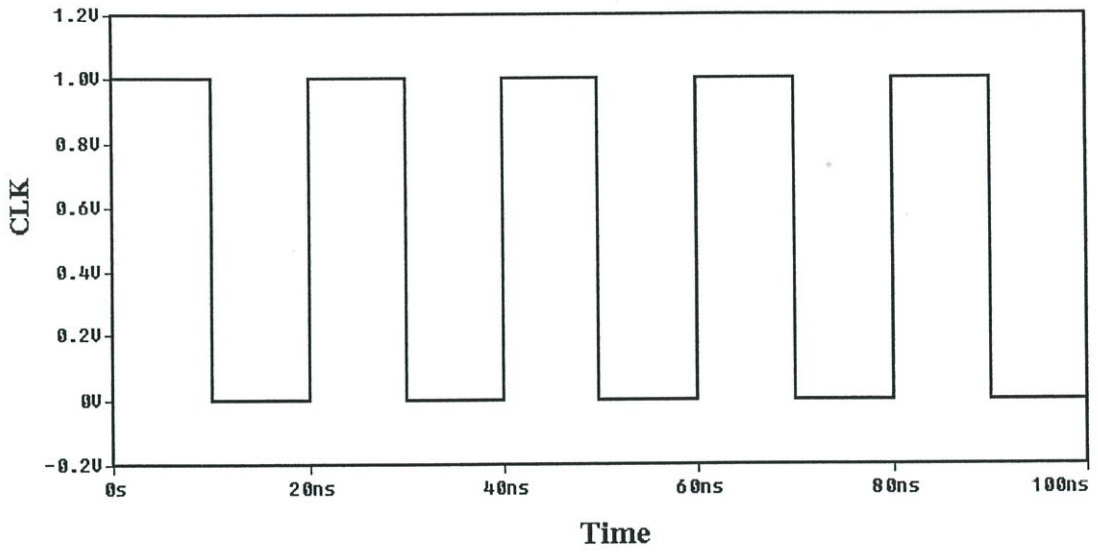
5.3 วงจรไดนามิกแลตซ์

วงจรไดนามิกโลจิกเป็นวิธีการหนึ่งที่ใช้เก็บข้อมูลเพื่อจะสามารถนำไปใช้งานโดยใช้ประโยชน์จากค่าความจุแฝงที่โนดต่าง ๆ ภายในวงจร โดยจะต้องออกแบบให้วงจรมีความต้านทานขาเข้าสูง ๆ เพื่อป้องกันการรั่วของประจุและถึงแม้ว่าค่าความต้านทานจะสูงเพียงใดแต่คาบเวลาสูงสุดในการเก็บค่าก็อยู่ในระดับนาโนวินาทีเท่านั้น ดังนั้นวงจรไดนามิกจึงจำเป็นต้องมีการป้อนข้อมูลใหม่ตามคาบเวลาทุกครั้งซึ่งวงจรสามารถแสดงได้ดังรูป 5.6

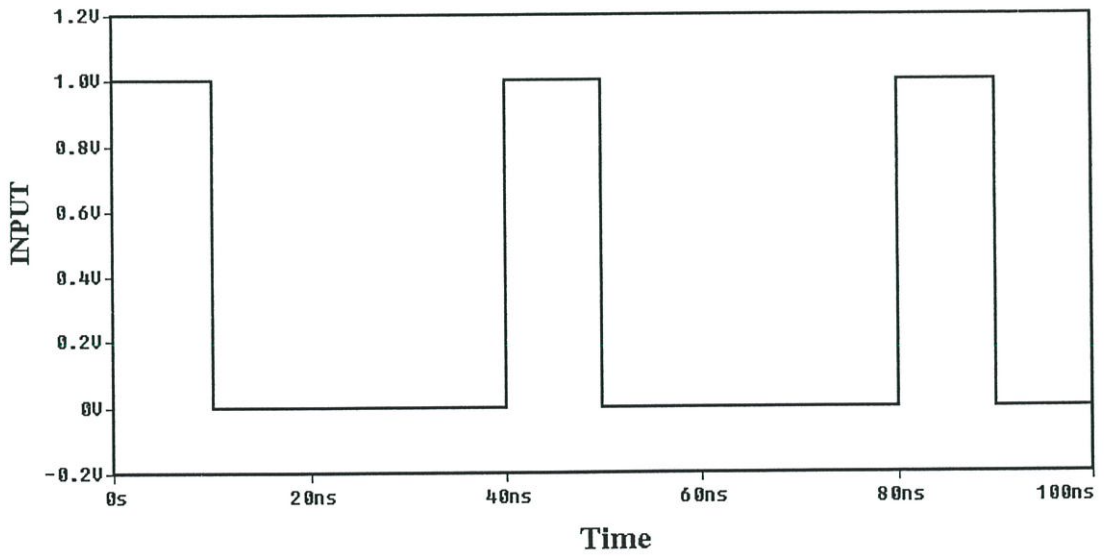


รูปที่ 5.6 แสดงวงจรไดนามิกแลตซ์ครึ่งบิท

จากวงจรในรูปที่ 5.6 วงจรอินเวอร์เตอร์จะถูกแทนโดยวงจรซิมอสอินเวอร์เตอร์ที่นำเสนอโดยสัญญาณอินพุตมีค่า rise time และ fall time มีค่า 0.1 ns แหล่งจ่าย 1 โวลต์ โดยมีค่า C_L เท่ากับ 2 pF โดยสัญญาณทางเอาพุตแสดงได้ดังรูปที่ 5.7(ค) โดยได้วัดเทียบกับสัญญาณอินพุตและสัญญาณนาฬิกา (CLK) จากนั้นได้ทำการทดลองโดยเปลี่ยนค่า C_L เป็นค่าต่าง ๆ จาก 0 ถึง 3 pF แล้ววัดการหน่วงเวลาโดยผลการจำลองแสดงได้ดังรูปที่ 5.7

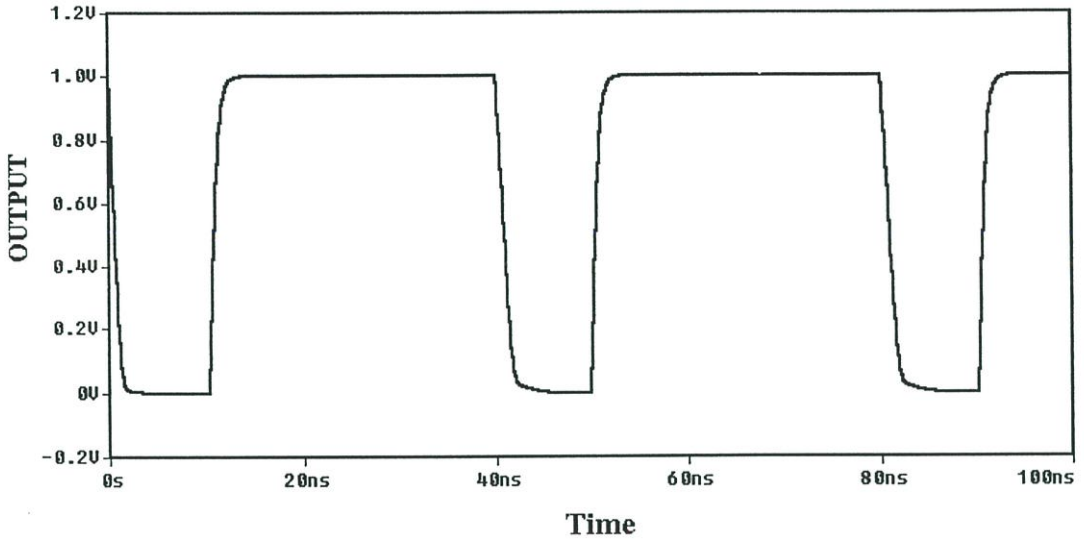


(ก)



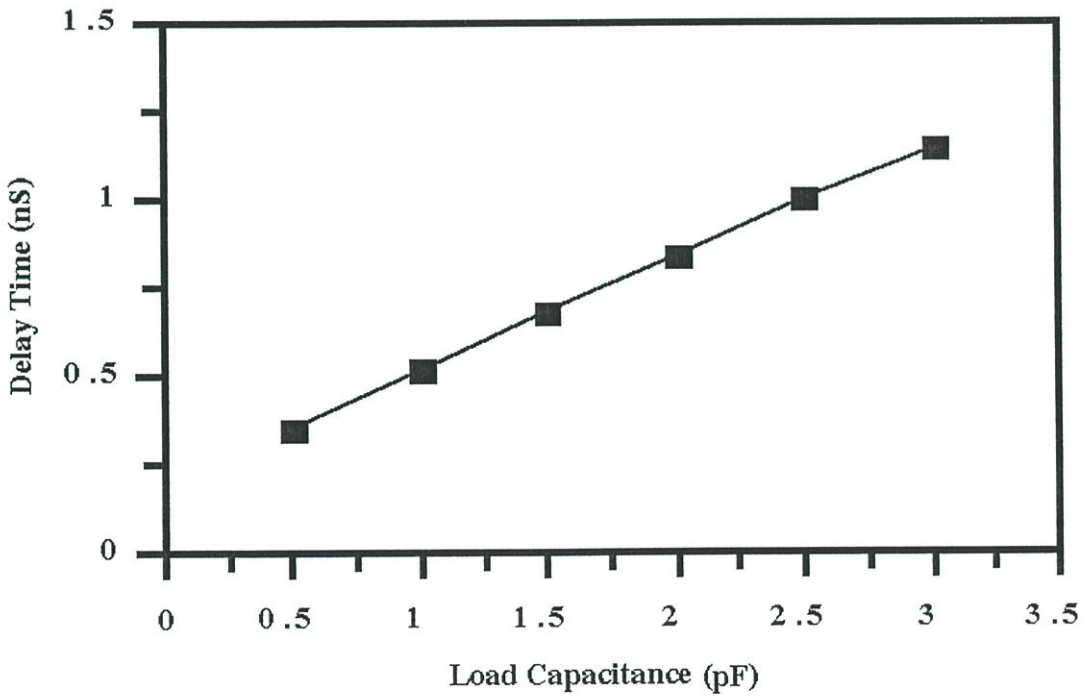
(ข)

รูปที่ 5.7 แสดงสัญญาณของวงจรไดนามิกแลตช์ (ก) สัญญาณนาฬิกา (ข) สัญญาณอินพุต



(ค)

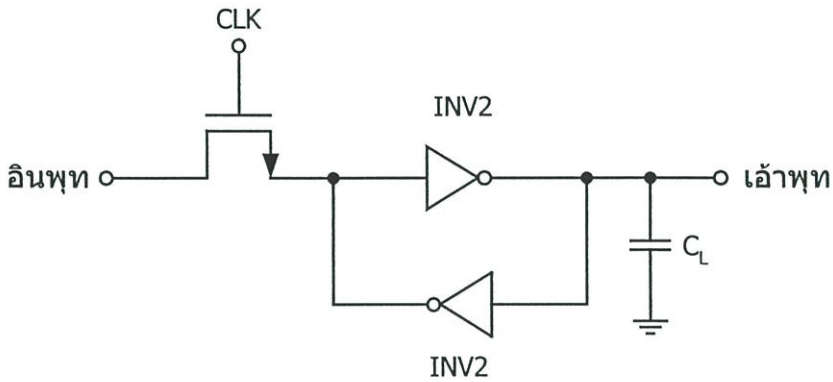
รูปที่ 5.7 (ต่อ) แสดงสัญญาณของวงจรไดนามิกแลทช์ (ค) สัญญาณเข้าพุท



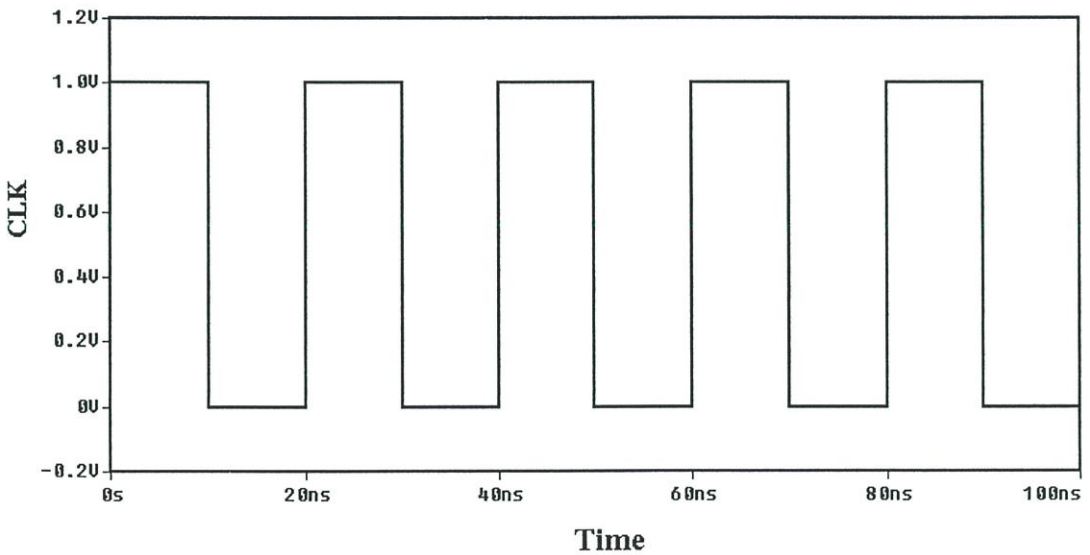
รูปที่ 5.8 แสดงค่าการหน่วงเวลาของวงจรไดนามิกแลทช์

5.4 วงจรสแตติกแลตซ์

วงจรสแตติกแลตซ์เป็นวงจรหนึ่งที่น่ามาใช้ในการออกแบบเป็นวงจรรวม VLSI โดยจะทำหน้าที่เก็บค่าระดับสัญญาณและหน่วงเวลาในวงจรประมวลสัญญาณต่าง ๆ ซึ่งประกอบด้วยทรานซิสเตอร์ผ่านและวงจรถ่ายกลับซึ่งต่ออนุกรมแบบ Cross-couple โดยที่ทรานซิสเตอร์ผ่านจะทำหน้าที่เป็นสวิตช์ผ่านสัญญาณและแยกสัญญาณซึ่งวงจรสามารถแสดงได้ดังรูปที่ 5.9

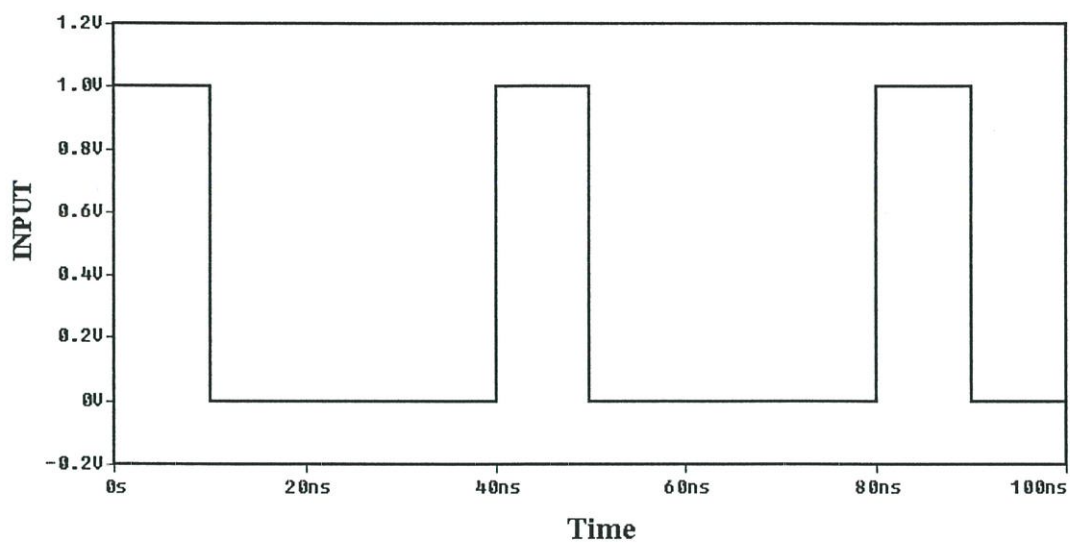


รูปที่ 5.9 แสดงวงจรสแตติกแลตซ์แบบครึ่งบิต

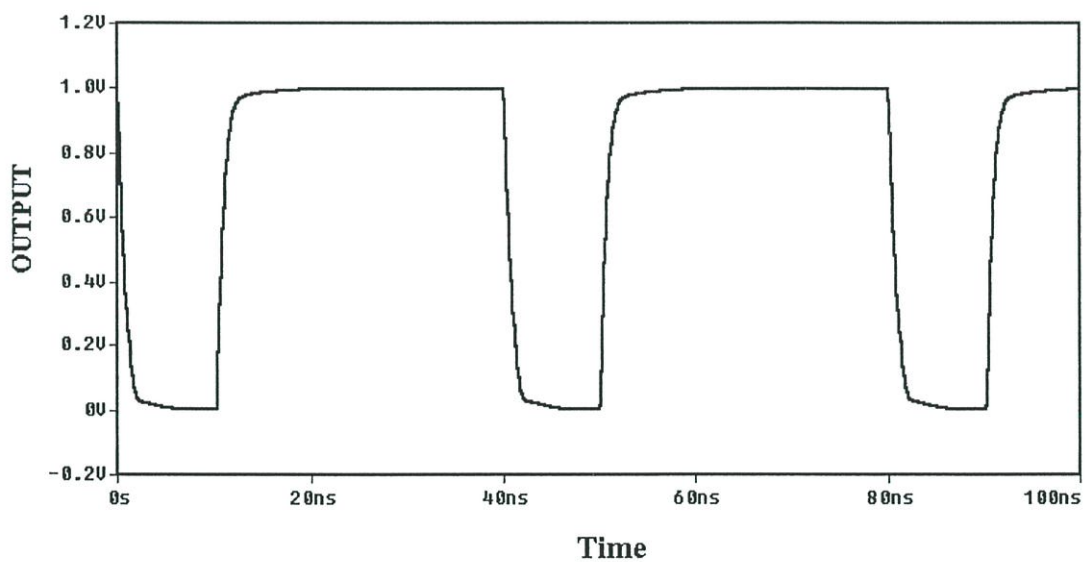


(ก)

รูปที่ 5.10 แสดงสัญญาณของวงจรสแตติกแลตซ์ (ก) สัญญาณนาฬิกา

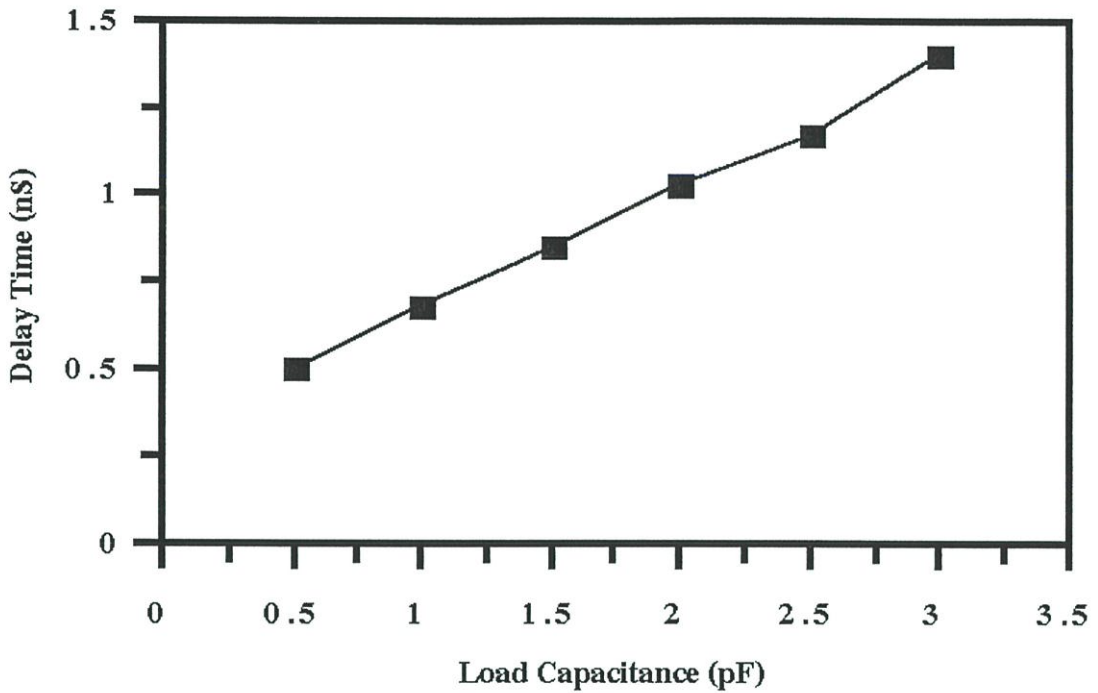


(ข)



(ค)

รูปที่ 5.10 (ต่อ) แสดงสัญญาณของวงจรสแตติกเกตซ์ (ข) สัญญาณอินพุท (ค) สัญญาณเอาพุท



รูปที่ 5.11 แสดงค่าการหน่วงเวลาของวงจรสแตติกแลทซ์

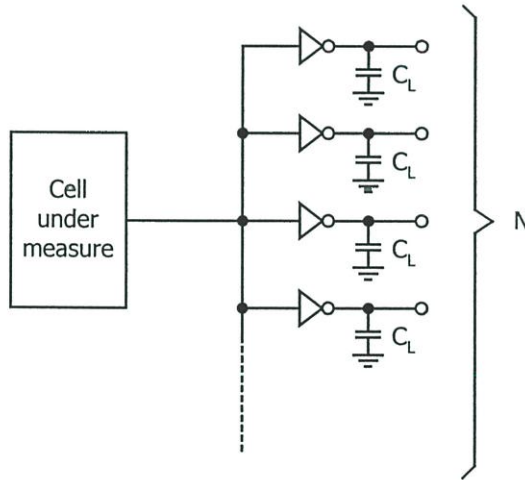
วงจรในรูปที่ 5.9 วงจรอินเวอร์เตอร์จะถูกแทนโดยวงจรซีมอสอินเวอร์เตอร์ที่นำเสนอโดยสัญญาณอินพุตมีค่า rise time และ fall time มีค่า 1 ps แหล่งจ่าย 1 โวลต์ โดยมีค่า C_L เท่ากับ 2 pF โดยสัญญาณทางเข้าพุทแสดงได้ดังรูปที่ 5.10(ค) โดยได้วัดเทียบกับสัญญาณอินพุทและสัญญาณนาฬิกา (CLK) จากนั้นได้ทำการทดลองโดยเปลี่ยนค่า C_L เป็นค่าต่าง ๆ จาก 0.5 pF ถึง 3 pF แล้ววัดการหน่วงเวลาโดยผลการจำลองแสดงได้ดังรูปที่ 5.11

5.5 Fan-out

ในบางครั้งเราอาจต้องการเกตที่มีหลายอินพุทและในขณะเดียวกันอาจต้องการเกตที่มีหลายเอาพุทด้วยเช่นกัน ดังนั้น Fan-in และ Fan-out จึงเป็นเรื่องของเกตที่มีหลายอินพุทและหลายเอาพุท เทรม Fan-in กำหนดได้จากจำนวนที่มากที่สุดของลอจิกเกตที่สามารถเชื่อมต่อกับอินพุทของเกตโดยไม่มีการสลับคุณสมบัติกัน เทรม fan-out กำหนดได้จากจำนวนที่มากที่สุดของลอจิกเกตที่สามารถเชื่อมต่อกับเอาพุทของเกตโดยไม่สลับคุณสมบัติกัน ข้อจำกัดของ Fan-in และ Fan-out ของลอจิกเกตมีสาเหตุมาจากเกตมีคุณสมบัติไม่เป็นไปตามสเปก (Specification) ที่กำหนดคือ

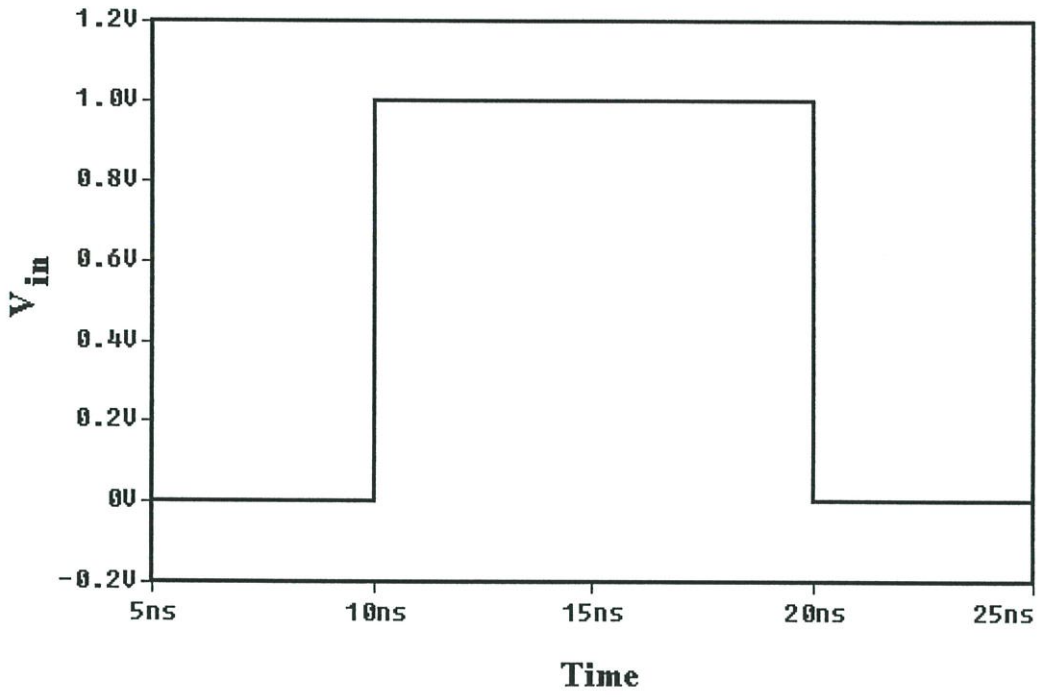
- (1) ทางสแตติก (Statically) หมายถึงการสวิงของสัญญาณไม่เต็มช่วง
- (2) ทางไดนามิก (Dynamically) หมายความว่าเวลาที่ใช้ในการสวิงไปสู่เต็มช่วงใช้เวลามากกว่าเวลาการเปลี่ยน (Transition) ของอินพุท

วงจรอินเวอร์เตอร์สามารถนำไปประยุกต์ใช้งานใน Fan-in และ Fan-out โดยที่ Fan-in เป็นจำนวนเกตของขาอินพุทและ Fan-out เป็นจำนวนเกตทั้งหมดของขาเอาพุทซึ่งวงจรสามารถแสดงได้ดังรูปที่ 5.12

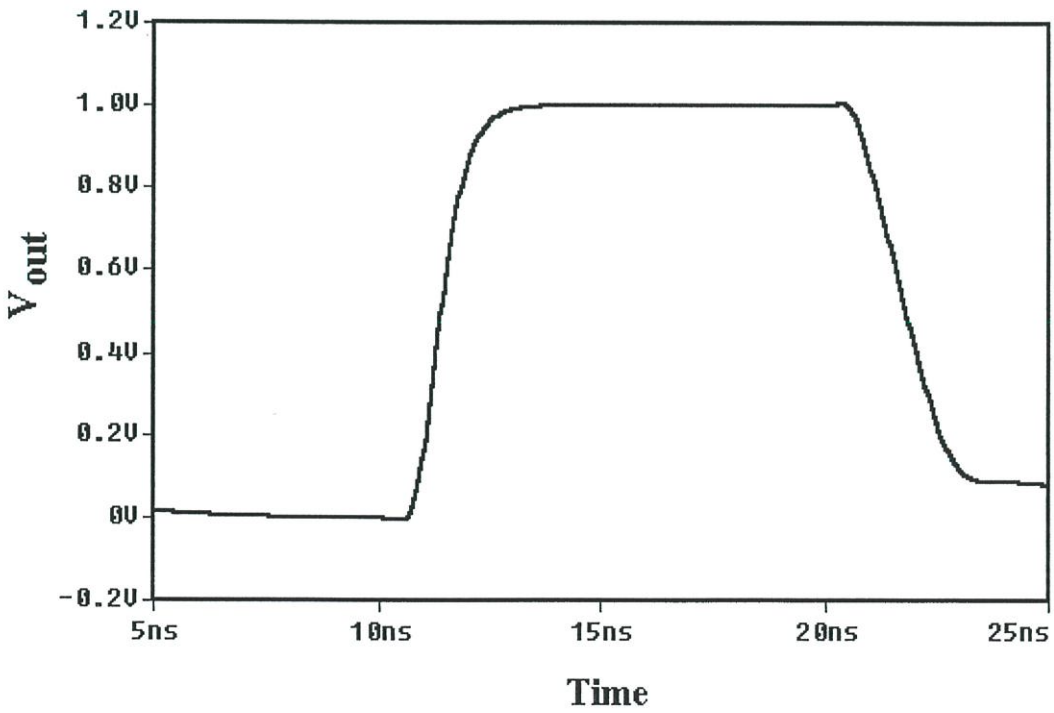


รูปที่ 5.12 แสดง Fan-out

วงจรในรูปที่ 5.12 วงจรอินเวอร์เตอร์จะถูกแทน โดยวงจรซีมอสอินเวอร์เตอร์ที่นำเสนอ โดยในการจำลองการทำงานได้ทดลองต่อเป็น Fan-out เท่ากับ 8 แหล่งจ่าย 1 โวลต์ โดยมีค่า C_L เท่ากับ 2 pF โดยสัญญาณทางเอาพุทแสดงได้ดังรูปที่ 5.13(ข) โดยได้วัดเทียบกับสัญญาณอินพุท จากนั้นได้ทำการทดลองโดยลด Fan-out ลงทีละหนึ่ง แล้ววัดการหน่วงเวลาโดยผลการจำลองแสดงได้ดังรูปที่ 5.14

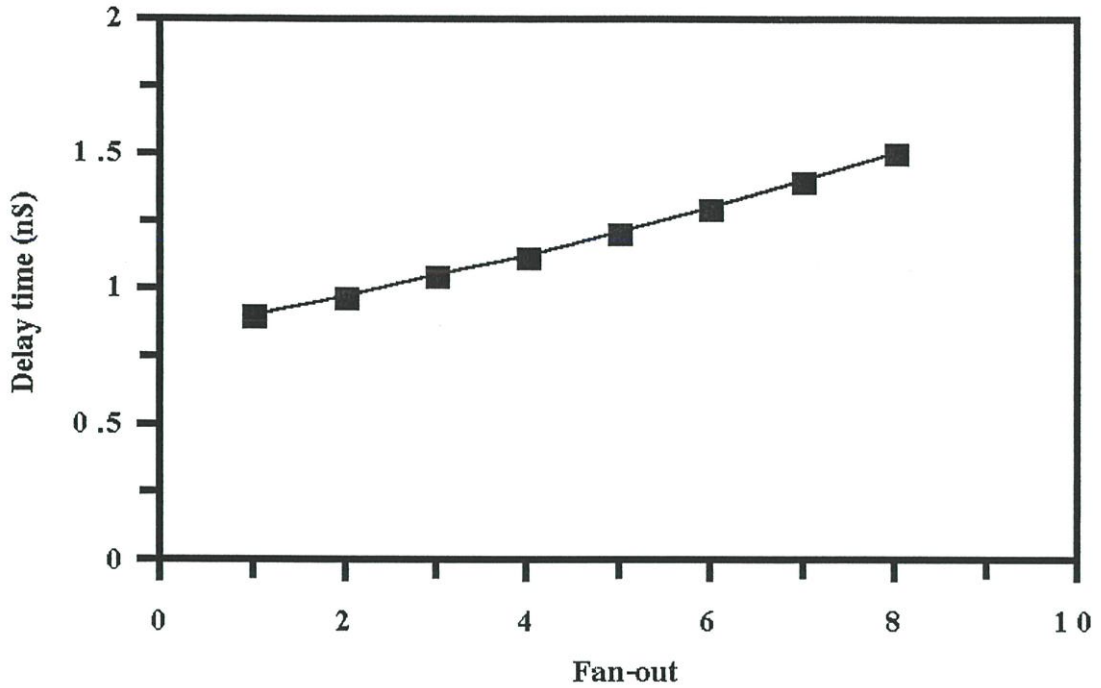


(ก)



(ข)

รูปที่ 5.13 แสดงสัญญาณของ Fan-out (ก) สัญญาณอินพุท (ข) สัญญาณเอาพุท



รูปที่ 5.14 แสดงค่าการหน่วงเวลาของ Fan-out

5.6 สรุป

วงจรอินเวอร์เตอร์คือวงจรที่สำคัญสำหรับวงจรประเภทดิจิทัลในวิทยานิพนธ์นี้ได้ แสดงการนำวงจรอินเวอร์เตอร์มาใช้งานเป็นวงจรบัฟเฟอร์ วงจรไดนามิกแลตช์ วงจรสแตติกแลตช์ และ Fan-out โดยรายละเอียดได้กล่าวถึงในบทที่ 5 นี้ วงจรดังกล่าวจะถูกจำลองการทำงานโดยโปรแกรม PSpice และผลการจำลองจะวัดสัญญาณที่เข้าพุทและการหน่วงเวลา

บทที่ 6

บทสรุปและข้อเสนอแนะ

6.1 บทนำ

ในวิทยานิพนธ์ฉบับนี้ได้เสนอวงจรซิมอสอินเวอร์เตอร์ที่สามารถสวิงได้เต็มช่วงโดยใช้วิธีการบวทสแตรป ซึ่งวงจรอินเวอร์เตอร์ที่นำเสนอนี้สามารถนำไปสร้างเป็นวงจรรวมได้ โดยการออกแบบได้คำนึงถึงการใช้แหล่งจ่ายแรงดันของวงจรซึ่งวงจรที่นำเสนอในวิทยานิพนธ์นี้ใช้แหล่งจ่ายแรงดัน 1 โวลต์เท่านั้นโดยแนวทางที่ได้กระทำเพื่อพัฒนาวงจรอินเวอร์เตอร์มีดังนี้

1. เป็นวงจรอินเวอร์เตอร์ที่สามารถสวิงได้เต็มช่วงโดยพัฒนามาจากงานวิจัยใน [3] ซึ่งวงจรดังกล่าวยังใช้มอสทรานซิสเตอร์ชนิด N-Channel ในช่วง Pull-up จึงทำให้เกิดผลของแรงดันที่สูญเสียไปเนื่องจากค่าแรงดันแตรซโวลจึงทำให้วงจรไม่สามารถสวิงได้เต็มช่วงเมื่อค่าความจุที่โหลดมีค่ามาก ๆ และเมื่อแรงดันแหล่งจ่ายมีค่าต่ำ ๆ ดังนั้นวงจรอินเวอร์เตอร์ที่นำเสนอในวิทยานิพนธ์นี้จึงสามารถสวิงได้เต็มช่วงที่โหลดที่มีค่าความจุสูง ๆ และที่แหล่งจ่ายแรงดันต่ำ
2. เป็นวงจรที่ออกแบบโดยใช้เทคโนโลยีซิมอสเพราะเป็นเทคโนโลยีที่มีราคาไม่แพงสามารถบิบบการใช้พื้นที่ลงได้ง่ายและเป็นเทคโนโลยีที่ได้รับความนิยมมาก โดยวงจรที่ออกแบบควรใช้แรงดันและกำลังงานต่ำเพื่อให้เหมาะกับทิศทางในสภาวะปัจจุบันที่ผู้คนจำนวนมากหันมาใส่ใจในเรื่องแหล่งพลังงานและสภาพแวดล้อมกันมากขึ้น

และเนื่องจากอินเวอร์เตอร์คือ โลจิกที่สำคัญสำหรับวงจรประเภทดิจิทัลที่สามารถนำไปประยุกต์ใช้งานได้มากมายวิทยานิพนธ์นี้จึงได้ทดลองนำวงจรซิมอสอินเวอร์เตอร์มาประยุกต์ใช้งานเป็นวงจรบัฟเฟอร์ วงจรไดนามิกแลทซ์ วงจรสแตติกแลทซ์ และ Fan-out โดยการจำลองการทำงานได้ใช้โปรแกรม PSpice เพื่อตรวจสอบการทำงาน โดยวงจรอินเวอร์เตอร์ที่นำมาใช้กับวงจรดังกล่าวคือวงจรซิมอสอินเวอร์เตอร์ที่นำเสนอที่มีคุณสมบัติเหมือนกันทุกวงจร

6.2 ข้อเสนอแนะ

1. ต้องยอมรับว่าวงจรอินเวอร์เตอร์ที่ใช้เทคโนโลยีซีมอสนี้ยังมีค่าหน่วยเวลามากกว่าวงจรอินเวอร์เตอร์ที่สร้างจากเทคโนโลยีไบซีมอสเพราะว่าวงจรอินเวอร์เตอร์ที่สร้างจากเทคโนโลยีไบซีมอสจะใช้ไบโพล่าเป็นตัวขับซึ่งมีคุณสมบัติเป็นตัวขับที่มากกว่าเทคโนโลยีซีมอสซึ่งคุณสมบัตินี้คือคุณสมบัติการสวิชชิ่งที่ดีของเทคโนโลยีไบซีมอสแต่ข้อดีดังกล่าวอาจจะต้องแลกมาด้วยมูลราคาในการผลิตที่สูงเพราะเทคโนโลยีไบซีมอสเป็นเทคโนโลยีที่มีขั้นตอนการผลิตที่ยุ่งยากซับซ้อน
2. ถ้าใช้เทคโนโลยีที่มีค่าแรงดันแตรชโวลต์ต่ำ ๆ วงจรก็จะสามารถทำงานได้ที่แรงดันต่ำกว่านี้

บรรณานุกรม

- [1] J. H. Lou and J. B. Kuo, "A 1.5-V full-swing bootstrapped CMOS large capacitive-load driver circuit suitable for low-voltage CMOS VLSI," *IEEE J. Solid-State Circuit*, vol.3, no. 1, pp. 119-121, January 1997.
- [2] C.-F. Law, K.-S. Yeo and S. S. Samir, "Sub-1V bootstrapped CMOS driver for giga-scale-integration area," *Electronic Letters.*, vol.35, no. 5, pp. 392-394, March 1999.
- [3] Y. Moisiadis, I. Bouras, A. Efthymiou and C. Papadas, "Fast 1v bootstrapped inverter suitable for standard CMOS technologies," *Electronic Letters.*, vol.35, no. 2, pp. 109-111, January 1999.
- [4] R.Y. V. Chik and C. A. T. Salama, "Design of a 1.5V full-swing bootstrapped BiCMOS logic circuit," *IEEE J. Solid-State Circuit*, vol.30, pp. 119-121, January 1997.
- [5] P. C. Chen and J. B. Kuo, "Sub-1V CMOS large capacitive-load driver circuit using direct bootstrap technique for low-voltage CMOS VLSI," *Electronic Letters.*, vol.38, no. 6, pp. 265-266, March 2002.
- [6] A. D. Chandrakasan, S. Sheng and R. W. Brodersen, "Low power CMOS digital design," *IEEE J. Solid-State Circuit*, vol. 27, no. 4, pp. 473-483, January 1992.
- [7] K.-S. Yeo, J.-G. Ma and M.-A. Do, "Ultra-low-voltage bootstrapped CMOS driver for high] performance applications," *Electronic Letters.*, vol.36, no. 8, pp. 706-708, April 2000.
- [8] B. S. Cherkauer and E. G. Friedman, "Design of tapered buffers with local interconnect capacitance," *IEEE J. Solid-State Circuit*, vol. 30, pp. 151-155, February 1995.
- [9] S. H. K. Embami, A. Bellaouar and K. Islam, "A bootstrapped bipolar CMOS gate for low-voltage applications," *IEEE J. Solid-State Circuit*, vol. 30, pp. 47-53, January 1995.
- [10] S. M. Kang, "Accurate simulation of power dissipation in VLSI circuit," *IEEE J. Solid-State Circuit*, vol. SC-21, no. 5, pp. 889-891, October 1986.
- [11] J. B. Kuo and H. J. Liao, "A BiCMOS tristate buffer," *IEEE J. Solid-State Circuit*, vol. 40, pp. 440-443, January 1993.
- [12] H. J. Shin, "Full-swing logic circuits with complementary BiCMOS emitter-follower driver configuration," *IEEE J. Solid-State Circuit*, vol. 26, no. 4, pp. 578-584, April 1991.

- [13] A. Bellaouar and M. I. Elmasry, Low power digital VLSI design circuits and systems, Kluwer Academic Publishers, 1995
- [14] J. P. Uyemura, Circuit Design for CMOS VLSI, Kluwer Academic Publishers, 1993
- [15] J. M. Rabaey, Digital Integrated Circuits, Prentice-Hall, Inc., 1996.

ภาคผนวก

ภาคผนวก ก.

ผลงานที่ได้รับการตีพิมพ์ระหว่างศึกษา

- [1] Suphachai Leelasophit, Kobchai Dejhan, Somkak Mitatha, Fusak Cheevasuvit, Somyot Junnapiya, Chuae Nokyoo, Krit Angkaew and Chatcharin Soonyeechan, ISIC-2001, 3-5 September 2001.

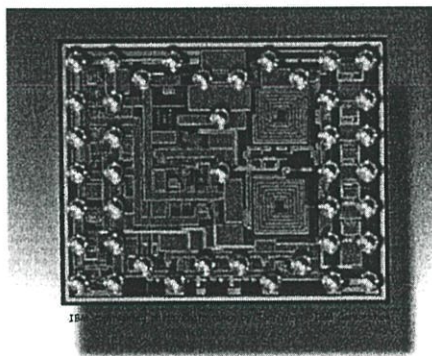
ISIC-2001

9th International Symposium on
Integrated Circuits, Devices & Systems

3 -5 September 2001
Marina Mandarin, Singapore

PROCEEDINGS

Low Power and Low Voltage Integrated Systems



Organised by:

**Nanyang Technological University
School of Electrical and Electronic Engineering**

Supported by:

**IEEE Singapore Section
IEE Singapore Centre
Singapore Exhibition & Convention Bureau**

Sponsored by:

Celestry Design Technologies (former BTA-Ultima)

Nanyang
Technological University



IEEE
Singapore Section



IEE
Singapore Centre



Singapore Exhibition & Convention Bureau
A Division of the Singapore Tourism Board

celestry

LOW VOLTAGE, FULL SWING BOOTSTRAPPED CMOS INVERTER CIRCUIT

Suphachai Leelasophit, Kobchai Dejhan, Somsak Mitatha,
Fusak Cheevasuvit, Somyot Junnapiya, Chuae Nokyoo,
Krit Angkaew* and Chatcharin Soonyeeakan**

Faculty of Engineering and Research Center for Communication and Information Technology
King Mongkut's Institute of Technology Ladkrabang, Bangkok, 10520, Thailand
E-mail : kobchai@telelan.telecom.kmitl.ac.th

Tel : 66-2-3269967, 66-2-3269081, Fax : 66-2-3269086

*Faculty of Engineering, Siam University, Petchkasem Road, Bangkok 10163

**Aeronautical Radio of Thailand, 102 Ngamduplee, Tungmahamek,
Bangkok 10120, Thailand

Abstract: This paper proposes a low voltage and full swing bootstrapped CMOS inverter circuit, designed by using the output drive CMOS transistors same as the conventional CMOS inverter in both pull up and pull down section. In pull up section, the overdrive at gate of pull up section is used by bootstrapping scheme. The circuit has the high speed full-swing operation and this circuit operates on 1 volt supply voltage, the simulations output waveforms and time delay are investigated by using PSpice program.

1. THEORY

The trend to design the digital circuit concentrates with the low power dissipation. A technique is to reduce the voltage supply level but it may have the drive ability problem of signal according to the CMOS transistor. The compensation is to use the high voltage level to drive the gate of CMOS transistor by using bootstrapped circuit [1-2]. The previous paper [3] proposed the improvement of CMOS inverter by using bootstrapped circuit in order to have the high speed operation when compared with the standard inverter as shown in Fig. 1.

The improved circuit is shown in Fig. 2, it is improved by using NMOS transistor for pull up operation in order to high drive ability of the output signal better than the standard inverter. The proposed circuit uses NMOS transistor for pull up and the loss voltage effect with the threshold level of the CMOS transistor is important for output signal. The lower voltage supply operates at low voltage supply level [3], the output signal level cannot have the full swing at low voltage supply level and the high capacitance. Therefore, this paper proposes a design of bootstrapped CMOS inverter circuit which has the full swing of the output signal and high speed operation better than the previous circuit [3]. The proposed circuit uses only 1 volt supply, it is designed by using PMOS transistor for pull up operation and increase the voltage to drive the gate of PMOS transistor with bootstrapped circuit. Thus, the speed is higher, the signal is full swing operation at low voltage supply.

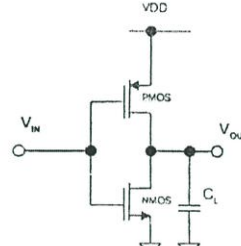


Fig. 1 Standard inverter

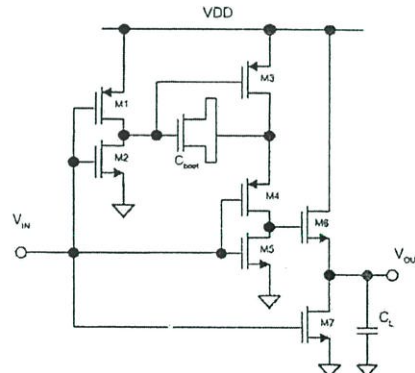


Fig. 2 Bootstrapped CMOS inverter as in reference [3]

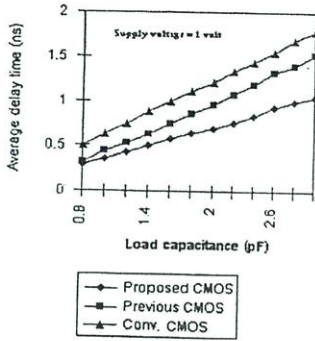


Fig. 6 Load capacitance versus average delay time

It should be noted that the relationship of the drain current (I_d) of CMOS transistor and the load capacitance (C_L) is as follows.

$$I_d = C_L [dV/dt] \quad (1)$$

dV/dt = rate of change of the voltage with respect to time

Suppose C_L is constant, the rate of change of time is equal. The rate of change of time of the output of the proposed circuit is the most change, it means the load capacitance is equal and the delay time of proposed circuit is the least.

Fig. 5 and 6 show that the proposed circuit will have the less delay time at the circuit output when compared with the previous paper [3]. Fig. 7 shows the supply voltage versus the average delay time with load capacitance 2 pF, the supply voltage is varied from 0.8 volt until 2.0 volt.

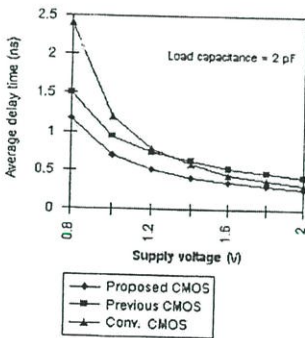


Fig. 7 Supply voltage variation versus average delay time

Fig. 7 also shows the effect of supply voltage versus the average delay time. For the small supply voltage, the signal is full swing because of PMOS transistor is driver for pull up operation. Then, the loss voltage according to the threshold voltage of NMOS transistor is used to drive for pull up operation.

3. CONCLUSION

The proposed bootstrapped in this paper shows the best delay time with low supply voltage at high load capacitance. The characteristics of the proposed circuit are better than the previous paper.

REFERENCES

- [1] J. H. Lou and J. B. Kuo, "A 1.5-V full-swing bootstrapped CMOS large capacitive-load driver circuit suitable for low-voltage CMOS VLSI," *IEEE J. Solid-State Circuit*, Vol.3, No.1, pp.119-121, January 1997.
- [2] C.-F. Law, K.-S. Yeo and S. S. Samir, "Sub-1V bootstrapped CMOS driver for giga-scale-integration area," *Electron Letts.*, Vol.35, No.5, pp.392-394, March 1999.
- [3] Y. Moisiadis, I. Bouras, A. Efthymiou and C. Papadas, "Fast 1V bootstrapped inverter suitable for standard CMOS technologies," *Electron Letts.*, Vol.35, No.2, pp.109-111, January 1999.

ประวัติผู้เขียน

ชื่อ - นามสกุล	ร.อ. ศุภชัย ลีลาโสมิต
วัน เดือน ปี เกิด	26 พฤษภาคม 2509
สถานภาพ	โสด
ประวัติการศึกษา	มัธยมศึกษา โรงเรียนเทพศิรินทร์ ปริญญาตรี สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ประวัติการทำงาน	เจ้าหน้าที่ฝ่ายคอมพิวเตอร์ ธนาคารกสิกรไทย นายช่างโทรคมนาคม ศูนย์ระบบทางไกลนครหลวง องค์กรโทรศัพท์แห่งประเทศไทย
ปัจจุบัน	หัวหน้าส่วนควบคุมระบบ กรมการสื่อสารทหาร กองบัญชาการทหารสูงสุด