

ฟuzzy พีดี-พีแอลแอล สำหรับการควบคุมความเร็วมอเตอร์กระแสตรง

FUZZY PD-PLL SPEED CONTROL FOR DC MOTORS

ภูวนาท ดำรงพร
PHUWANAT DAMRONGPORN

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

ISBN 974-324-261-0

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ฟัซซีพีดี-พีแอลแอล สำหรับการควบคุมความเร็วมอเตอร์กระแสตรง

FUZZY PD-PLL SPEED CONTROL FOR DC MOTORS



ภูวนาท ดำรงพร

PHUWANAT DAMRONGPORN

เลขหมู่.....
เลขทะเบียน 47517
วัน, เดือน, ปี 19 ส.ค. 2546

.b.....
.i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

ISBN 974-324-261-9

FUZZY PD-PLL SPEED CONTROL FOR DC MOTORS

PHUWANAT DAMRONGPORN

**A THESIS SUMMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
2003
ISBN 974-324-261-9**






COPYRIGHT 2003

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ ฟูซซี่พีดี-พีแอลแอล สำหรับควบคุมความเร็วมอเตอร์กระแสตรง
FUZZY PD-PLL SPEED CONTROL FOR DC MOTORS
ชื่อนักศึกษา นายภูวนาท ดำรงพร
รหัสประจำตัว 43061135
ปริญญา วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา วิศวกรรมไฟฟ้า
อาจารย์ผู้ควบคุมวิทยานิพนธ์ ผศ.ดร.ปิติเขต ผู้รักษา

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
รศ.ดร.กนก	เจนจิระพงศ์เวช	
ผศ.ดร.อรรถสิทธิ์	เหล่าสกุล	
ผศ.นภพินท์	อนันตศิริชัย	
รศ.ดร.วันชัย	วีรจจา	
ผศ.ดร.ปิติเขต	ผู้รักษา	

วัน/เดือน/ปี ที่สอบ 27 กุมภาพันธ์ 2546 เวลา 14.00-16.00 น.

สถานที่สอบ ณ อาคาร 12 ชั้น ชั้น 4 (ห้อง E12-404)

บัณฑิตวิทยาลัยรับรองแล้ว

(รศ.ดร.บุญวัฒน์ อัครชู)
คณบดีบัณฑิตวิทยาลัย

วันที่.....๒๗.....เดือน.....ธันวาคม.....พ.ศ.....๒๕๔๖.....

หัวข้อวิทยานิพนธ์	ฟัซซีพีดี-พีแอลแอล สำหรับการควบคุมความเร็ว มอเตอร์กระแสตรง
นักศึกษา	นายภูวนาท คำรองพร
รหัสประจำตัว	43061135
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2546
อาจารย์ผู้ควบคุมวิทยานิพนธ์	ผศ. ดร. ปิติเขต สุรักษา

บทคัดย่อ

ทิศทางหนึ่งของงานวิจัยทางด้านระบบควบคุมก็คือการปรับปรุงคุณภาพของตัวควบคุมให้มีความฉลาดมากขึ้น ในงานวิจัยนี้เสนอหลักการของตัวควบคุมฟัซซีพีแอลแอล (fuzzy-based phase-locked loop controller) ซึ่งเป็นหลักการใหม่สำหรับการควบคุมความเร็วของมอเตอร์ไฟฟ้ากระแสตรง การนำเอาระบบตรรกศาสตร์ฟัซซีมาใช้ทำให้ระบบมีผลตอบสนองที่ดีขึ้นและช่วยเพิ่มประสิทธิภาพของระบบ ในขณะที่เฟสล๊อคูปทำให้ระบบมีสถานะอยู่ตัวที่ดีขึ้น งานวิจัยนี้ต่างจากงานอื่น ๆ ที่เคยทำมาโดยจะใช้ตัวควบคุมแบบฟัซซีพีดี ซึ่งได้มาจากการวิเคราะห์ทางคณิตศาสตร์แทนการใช้ตาราง (look-up table) ซึ่งผลการทดลองแสดงให้เห็นว่าระบบฟัซซีฟอสานพีแอลแอลที่นำเสนอในงานวิจัยนี้มีประสิทธิภาพดีกว่าเมื่อเปรียบเทียบกับระบบพีไอดีแบบดั้งเดิม

Thesis Title	Fuzzy PD-PLL Speed Control for DC motors
Student	Mr. Phuwanat Damrongporn
Student ID.	43061135
Degree	Master of Engineering
Programme	Electrical Engineering
Year	2003
Thesis Adviser	Asst. Prof. Dr. Pitikhate Sooraksa

ABSTRACT

Some research work has been heading to the promising direction of enhancing conventional controllers with various powerful intelligent features. In this pursuit, this paper presents a new fuzzy-based phase-locked loop (FPLL) controller for DC servomotor speed control. Fuzzy logic provides fast response and enhances robustness of the system while PLL control gives excellent steady state system performance. Unlike the past literatures, this fuzzy-based controller employs a proportional-derivative (FPD) controller, which is constructed precisely based on rigorous mathematical analysis instead of using look-up tables, with stability guaranteed. Simulation and experimental results have signified the design objectives and been accomplished. The proposed new fuzzy-based PLL controller gives a better dynamic performance compared to a conventional PID controller.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้ด้วยดีเพราะได้รับความช่วยเหลือจากบุคคลต่าง ๆ โดยเฉพาะอย่างยิ่งได้รับความเมตตาจาก ผศ. ดร. ปิติเขต สุรักษา ที่กรุณาให้คำชี้แนะและเป็นที่ปรึกษาแก่ผู้วิจัย ด้วยดีตลอดมา อีกทั้งยังเอื้อเฟื้ออุปกรณ์และเครื่องมือต่าง ๆ ในการทำวิทยานิพนธ์ ผู้วิจัยรู้สึกซาบซึ้งและขอกราบขอบพระคุณเป็นอย่างสูงมา ณ โอกาสนี้ด้วย

ขอขอบคุณ Asst. Prof. C. W. Li แห่ง City University of Hong Kong ที่ได้ช่วยเหลือหาข้อมูลพารามิเตอร์ของมอเตอร์ Super U ซึ่งไม่สามารถสืบค้นได้ในประเทศไทย หากปราศจากความช่วยเหลือนี้ การจำลองผลด้วยคอมพิวเตอร์ด้วยค่าพารามิเตอร์ที่ถูกต้อง คงเป็นไปได้ยาก

ขอขอบคุณ คณาจารย์ภาควิชาวิศวกรรมสารสนเทศทุกท่าน ที่ได้ให้คำแนะนำอันเป็นประโยชน์ต่อการทำวิทยานิพนธ์ พร้อมกันนี้ขอขอบคุณเพื่อน ๆ พี่ ๆ และน้อง ๆ ที่คอยให้ความช่วยเหลือและเป็นกำลังใจมาตลอด

และสุดท้ายที่จะลืมเสียไม่ได้คือ กราบขอบพระคุณ คุณพ่อ คุณแม่ อันเป็นที่รักยิ่ง ที่คอยอบรมเลี้ยงดูตั้งแต่เด็กจนสำเร็จในสิ่งที่มุ่งหวังไว้ ฉะนั้นคุณงามความดีใด ๆ ก็ตามที่เกิดจากวิทยานิพนธ์ฉบับนี้ขอมอบแก่ทุก ๆ ท่านที่ได้กล่าวมาแล้วข้างต้น

ภูวนาด คำรงพร

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VI
สารบัญรูป.....	VII
รายการสัญลักษณ์.....	IX
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของงานวิจัย.....	1
1.2 วัตถุประสงค์ของงานวิจัย.....	3
1.3 ขอบเขตของงานวิจัย.....	3
1.4 ขั้นตอนของงานวิจัย.....	3
1.5 สมมติฐานเบื้องต้น.....	3
บทที่ 2 ทฤษฎีเฟสล็อกกลุ่มควบคุมมอเตอร์กระแสตรง.....	4
2.1 ทฤษฎีเฟสล็อกกลุ่มแบบดั้งเดิม.....	4
2.2 ทฤษฎีเฟสล็อกกลุ่มสำหรับการควบคุมความเร็วมอเตอร์กระแสตรง.....	6
2.2.1 เฟสดีเทคเตอร์.....	7
2.2.2 ลูปฟีดแบ็ค.....	10
2.2.3 ข้อพิจารณาในการออกแบบระบบ.....	11
2.2.4 การออกแบบการควบคุมความเร็วมอเตอร์.....	12
บทที่ 3 การออกแบบระบบควบคุมแบบฟuzzy.....	15
3.1 โครงสร้างของตัวควบคุมแบบฟuzzy.....	15
3.2 การทำฟuzzyฟิเคชัน กฎพื้นฐาน และดีฟuzzyฟิเคชัน.....	18

สารบัญ (ต่อ)

	หน้า
บทที่ 4 หลักการทำงานของระบบพีซีพีดี-พีแอลแอล.....	25
4.1 รูปแบบของระบบ.....	25
4.2 เงื่อนไขการเปลี่ยน.....	26
4.3 การจำลองผลด้วยคอมพิวเตอร์.....	27
บทที่ 5 ผลการทดลอง.....	31
5.1 การทดลองควบคุมมอเตอร์ด้วยตัวควบคุมแบบพีซีพีดี-พีแอลแอล.....	31
5.2 ผลการทดลองการควบคุมมอเตอร์ด้วยตัวควบคุมแบบพีซีพีดี-พีแอลแอล.....	35
บทที่ 6 สรุปผลการวิจัยและข้อเสนอแนะ.....	43
6.1 สรุปผลการทดลอง.....	43
6.2 ข้อเสนอแนะในการวิจัย.....	44
6.3 แนวทางพัฒนาในอนาคต.....	44
เอกสารอ้างอิง.....	45
ภาคผนวก ก.....	48
ประวัติผู้เขียน.....	49

สารบัญตาราง

ตารางที่	หน้า
5.1 ค่าพารามิเตอร์ต่าง ๆ ของตัวควบคุมแบบพีไอดี.....	35
5.2 ค่าพารามิเตอร์ต่าง ๆ ของตัวควบคุมแบบพีซีพีดี.....	36
5.3 ประสิทธิภาพของตัวควบคุมแบบต่าง ๆ โดยไม่มีภาระ.....	39
5.4 ประสิทธิภาพของตัวควบคุมแบบต่าง ๆ โดยมีภาระ 2 กิโลกรัม.....	40

สารบัญรูป

รูปที่	หน้า
2.1 แผนภาพบล็อกของเฟสบล็อกกลูป.....	4
2.2 ระบบควบคุมความเร็วมอเตอร์แบบเฟสบล็อกกลูป.....	6
2.3 คุณสมบัติของเฟสดีเทคเตอร์แบบอิเล็กทรอนิกส์ซีฟ-ออร์.....	8
2.4 คุณสมบัติของเฟสดีเทคเตอร์แบบกระตุ้นขอบ.....	8
2.5 คุณสมบัติของเฟสดีเทคเตอร์แบบเฟสพีเคเวนซีดีเทคเตอร์.....	9
2.6 การต่อวงจรของลูปฟิลเตอร์.....	11
2.7 ความสัมพันธ์ระหว่างผลตอบสนองภาวะชั่วครู่กับตำแหน่งของ โพล.....	12
2.8 แผนภาพบล็อกของเฟสบล็อกกลูปควบคุมความเร็วมอเตอร์และตำแหน่งของ โพล.....	13
3.1 ตัวควบคุมพีดีแบบดั้งเดิมที่เวลาต่อเนื่อง.....	15
3.2 ตัวควบคุมพีดีแบบดั้งเดิม.....	17
3.3 ตัวควบคุมแบบพีซีพีดี.....	17
3.4 ฟังก์ชันความเป็นสมาชิกของ $e(nT)$, $r(nT)$ และ $u_{pd}(nT)$	19
3.5 พื้นที่ความเป็นไปได้ของคู่ลำดับสัญญาณผิดพลาดและอัตราเปลี่ยนสัญญาณของระบบพีซีพีดี.....	20
3.6 พื้นที่ความเป็นไปได้ของคู่ลำดับสัญญาณผิดพลาดและอัตราเปลี่ยนสัญญาณของระบบพีซีพีดีที่มีการลดรูปแล้ว.....	23
4.1 แผนภาพบล็อกของระบบควบคุมแบบพีซีพีดี-พีแอลแอล.....	25
4.2 แผนผังเงื่อนไขของการเปลี่ยนการควบคุม.....	26
4.3 แผนภาพบล็อกของตัวควบคุมความเร็วมอเตอร์แบบเฟสบล็อกกลูป.....	28
4.4 เปรียบเทียบผลการตอบสนองของการควบคุมแบบพีซีพีดีและเฟสบล็อกกลูป.....	29
4.5 การทำงานร่วมกันระหว่างพีซีพีดีและเฟสบล็อกกลูป โดยที่ตัวควบคุมแบบพีซีพีดีเลือกจุดเปลี่ยนเมื่อเอาท์พุทมีค่าเท่ากับ 90 % ของค่าปรับตั้ง.....	29
5.1 การจัดตั้งเครื่องมือจริงของตัวควบคุมแบบพีซีพีดี-พีแอลแอล.....	32
5.2 การจัดตั้งเครื่องมือจริงของโพลดสปริงที่เพิ่มภาระให้กับมอเตอร์กระแสตรง.....	32
5.3 แผนภาพบล็อกของการออกแบบระบบควบคุมแบบพีซีพีดี-พีแอลแอล.....	33
5.4 การต่อใช้งานของ โลว์พาสฟิลเตอร์แบบพาสซีฟ.....	34
5.5 หน้าต่างที่รับค่าพารามิเตอร์ของพีซีพีดี-พีแอลแอล.....	35
5.6 ผลตอบสนองของตัวควบคุมแบบพีไอดีเมื่อเปลี่ยนค่าพารามิเตอร์ต่าง ๆ.....	36

สารบัญญรูป (ต่อ)

รูปที่	หน้า
5.7 ผลตอบสนองของตัวควบคุมแบบพีชชีพีดีเมื่อเปลี่ยนค่าพารามิเตอร์ต่าง ๆ.....	37
5.8 ผลตอบสนองของตัวควบคุมแบบเฟสล็อกลูปเพียงอย่างเดียว.....	38
5.9 ผลการตอบสนองของตัวควบคุมแบบต่าง ๆ โดยไม่มีภาระ.....	39
5.10 ผลการตอบสนองของตัวควบคุมแบบต่าง ๆ โดยมีภาระ 2 กิโลกรัม.....	40
5.11 ผลการตอบสนองของตัวควบคุมแบบต่าง ๆ ขณะเปลี่ยนความเร็ว โดยไม่มีภาระ.....	41
5.12 ผลการตอบสนองของตัวควบคุมแบบต่าง ๆ ขณะเปลี่ยนความเร็ว โดยมีภาระ 2 กิโลกรัม.....	42

รายการสัญลักษณ์

สัญลักษณ์	ความหมาย
$u_1(t)$	สัญญาณอ้างอิงหรือสัญญาณอินพุท
ω_1	ความถี่เชิงมุมของสัญญาณอ้างอิง
$u_2(t)$	สัญญาณเอาต์พุทของออสซิลเลเตอร์ควบคุมแรงดัน
ω_2	ความถี่เชิงมุมของสัญญาณเอาต์พุท
$u_d(t)$	สัญญาณเอาต์พุทของเฟสดีเทคเตอร์
$u_f(t)$	สัญญาณเอาต์พุทของโวลท์พาสฟิลเตอร์
θ_e	ความแตกต่างเชิงมุมระหว่างสัญญาณอินพุทกับสัญญาณเอาต์พุท
ω_0	ความถี่กลางของออสซิลเลเตอร์ควบคุมแรงดัน
K_0	อัตราขยายของออสซิลเลเตอร์ควบคุมแรงดัน
K_ϕ	อัตราขยายของเฟสดีเทคเตอร์
α	คือค่าอัตราการอ่อนกำลังลงของค่าภาวะชั่วคราว
ζ	สัดส่วนการหน่วง
ω_n	อัตราส่วนของอัตราการหน่วงกับความถี่ธรรมชาติไร้การหน่วง
β	ความถี่ธรรมชาติ
K_p	เกนสัดส่วน
K_d	เกนอนุพันธ์
$e(t)$	สัญญาณผิดพลาด
T	คาบเวลาในการสุ่มสัญญาณ
e_p	ค่าสัญญาณผิดพลาดทางด้านบวก
e_n	ค่าสัญญาณผิดพลาดทางด้านลบ
r_p	ค่าอัตราการเปลี่ยนแปลงของสัญญาณผิดพลาดทางด้านบวก
r_n	ค่าอัตราการเปลี่ยนแปลงของสัญญาณผิดพลาดทางด้านลบ
o_z	ค่าสัญญาณเอาต์พุทที่ศูนย์
o_p	ค่าสัญญาณเอาต์พุททางด้านบวก
o_n	ค่าสัญญาณเอาต์พุททางด้านลบ
τ_M	เวลาเชิงกลคงที่ของมอเตอร์
a	เงื่อนไขการเปลี่ยนจากพีชคณิตเป็นเฟสล็อกดูป

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของงานวิจัย

หลักทฤษฎีและการนำเอาระบบควบคุมแบบเฟสล็อกลูป (phase-locked loop, PLL) ไปประยุกต์ใช้ในการควบคุมมอเตอร์ประสบความสำเร็จเป็นอย่างมากในช่วงระยะเวลา 10 ปีที่ผ่านมา [1-9] ได้มีการศึกษาและสำรวจเทคนิคต่าง ๆ ของเฟสล็อกลูป [10] โดยใช้หลักการออกแบบใน [11-14] ประกอบกับการศึกษาและปรับปรุงส่วนประกอบของมอเตอร์และอุปกรณ์ทางอิเล็กทรอนิกส์ที่ใช้ในวงจรเฟสล็อกลูป เช่น เฟสดีเทคเตอร์ (phase detector) ลูปฟิลเตอร์ (loop filter) ได้มีการพัฒนามากขึ้นทำให้วิศวกรสามารถออกแบบระบบควบคุมแบบเฟสล็อกลูปได้ง่ายกว่าเดิม ซึ่งระบบเฟสล็อกลูปที่กล่าวมาข้างต้นนั้นเรียกว่าเป็นระบบแบบดั้งเดิม

หลักการของระบบควบคุมแบบฟัซซี (fuzzy control) ถือเป็นแนวคิดใหม่ที่น่ามาใช้ในการระบบวิศวกรรม รายงานที่แสดงถึงความสำเร็จในการนำเอาระบบฟัซซีไปประยุกต์ใช้ในระบบควบคุมศึกษาได้จาก [15-17] และได้แสดงให้เห็นว่าระบบฟัซซีสามารถนำไปใช้กับระบบควบคุมแบบไม่เป็นเชิงเส้น (non-linear) ได้เป็นอย่างดี โดยสามารถแก้ปัญหาความไม่แน่นอนของค่าพารามิเตอร์ในระบบและสามารถควบคุมระบบไดนามิกที่ซับซ้อนได้ นอกจากนี้การออกแบบระบบตัวควบคุมแบบฟัซซี ยังใช้เวลาน้อยกว่าระบบอื่น ๆ จึงทำให้ระบบควบคุมแบบฟัซซีเป็นเครื่องมือที่ประสิทธิภาพสูง มีความง่ายในการออกแบบ มีความเสถียร และประหยัดเวลาในการทำงาน

ในระยะเวลาที่ผ่านมา ได้มีการวิเคราะห์ความเสถียรของระบบโดยนำทฤษฎีตรรกศาสตร์ฟัซซี ไปใช้เพื่อให้แน่ใจว่า การใช้ฟัซซีในระบบจะไม่ก่อให้เกิดความเสียหายในระหว่างที่ระบบทำงานและในปัจจุบันได้มีการพัฒนาในส่วนของเทคโนโลยีการนำระบบฟัซซีไปประยุกต์ใช้ และมีผลิตภัณฑ์ที่ใช้ทฤษฎีตรรกศาสตร์ฟัซซีออกมาจำหน่ายมากขึ้น

หากระบบที่เราพิจารณามีลักษณะไม่ซับซ้อนและเป็นแบบเชิงเส้น โดยมีการระบุแบบจำลองทางคณิตศาสตร์ไว้แล้ว การออกแบบระบบสามารถใช้ทฤษฎีระบบควบคุมแบบดั้งเดิมได้ อย่างไรก็ตามแม้ระบบจะไม่เป็นเชิงเส้น ภายในระบบก็จะมีส่วนประกอบบางส่วนที่เป็นแบบเชิงเส้นเช่นกัน จึงสามารถนำทฤษฎีแบบดั้งเดิมมาใช้กับระบบที่ไม่เป็นเชิงเส้น ได้ด้วย

แนวความคิดในการนำทฤษฎีตรรกศาสตร์ฟัซซีมาทำงานร่วมกับระบบควบคุมแบบดั้งเดิม เพื่อเพิ่มประสิทธิภาพของระบบนั้น ซึ่งได้มีรายงานจากผลการทดลองว่า การนำทฤษฎีตรรกศาสตร์ฟัซซีมาผสมผสานในระบบ จะทำให้ระบบมีประสิทธิภาพที่ดีกว่า เมื่อเปรียบเทียบกับการใช้ระบบควบคุมแบบดั้งเดิมเพียงอย่างเดียว

สำหรับระบบควบคุมความเร็วของมอเตอร์นั้น ทฤษฎีตรรกศาสตร์ฟัซซีจะใช้เพื่อเพิ่มผลตอบสนองและประสิทธิภาพของระบบ และในเฟสลือกูปลจะปรับปรุงในส่วนสถานะอยู่ตัว (steady state) ให้มีความแม่นยำขึ้น การนำเฟสลือกูปลมาทำงานร่วมกับระบบฟัซซีจะทำให้ระบบมีผลตอบสนองในช่วงสภาวะชั่วคราว (transient response) ที่ดีขึ้น ซึ่งการผสมผสานระหว่างสองระบบนี้จะช่วยแก้ไขข้อบกพร่องของกันและกัน ตัวอย่างเช่น ข้อบกพร่องของระบบเฟสลือกูปล คือ จะมีช่วงเวลาคอบสนอง (response time) ที่กว้างมาก และมีความยากในการทำงานช่วงการเริ่มต้นของระบบ ส่วนข้อบกพร่องของระบบตรรกศาสตร์ฟัซซีคือ มักจะมีผลกระทบของการแกว่งของสัญญาณอินพุท (chattering) ในการทำงานในช่วงสถานะอยู่ตัว

เมื่อพิจารณาการนำเอาเฟสลือกูปลไปทำงานร่วมกับระบบควบคุมอื่น ๆ ที่เคยมีมาแล้ว [18] ระบบที่นำเอาฟัซซีมาใช้ร่วมกับเฟสลือกูปลจะไม่มีมากนัก ในปี ค.ศ. 1996 Lai และคณะ [19-21] ได้นำเสนอวิธี ฟัซซีพีแอลแอล (fuzzy-pll) เพื่อนำมาใช้ในการควบคุมความเร็วของมอเตอร์ไฟฟ้ากระแสตรง ซึ่งถ้าเปรียบเทียบกับเทคโนโลยีในปัจจุบันแล้ว วิธีนี้เรียกได้ว่ายังเป็นวิธีแบบดั้งเดิม

สำหรับในงานวิจัยนี้ จะนำวิธีแบบดั้งเดิมดังกล่าว มาปรับปรุงโดยใช้แนวคิดใหม่ โดยการใช้ตัวควบคุมฟัซซีพีดีแบบสูตรแม่นยำตรง (closed-form based fuzzy proportional-derivative (FPD) controller) ที่ได้ออกแบบใน [22] มาแทนที่การใช้ตัวควบคุมแบบฟัซซีโดยอาศัยตาราง (look-up-table based fuzzy controller) ซึ่งระบบควบคุมแบบฟัซซีพีดีนี้จะมีโครงสร้างเหมือนกับระบบควบคุมพีดีแบบดั้งเดิมแต่จะสามารถทำงานเป็นระบบที่ไม่เป็นเชิงเส้นได้ด้วย มีรายงานผลการทดลองที่แสดงให้เห็นว่าระบบควบคุมแบบฟัซซีพีดีมีผลตอบสนองที่เร็วและมีความเสถียรมากขึ้นใน [23] เมื่อเปรียบเทียบกับระบบควบคุมแบบฟัซซีพีไอใน [24] และระบบพีไอดีแบบดั้งเดิม งานวิจัยที่นำเสนอนี้ ต่างจากงานอื่น ๆ ที่เคยทำมาโดยจะใช้ตัวควบคุมแบบฟัซซีพีดี ซึ่งได้มาจากการวิเคราะห์กระบวนการทางคณิตศาสตร์ที่มีความถูกต้องแม่นยำแทนการใช้ตาราง ซึ่งจะทำได้วิเคราะหวิเคราะหเสถียรภาพมากขึ้น แม้แต่วิศวกรที่ไม่มีพื้นฐานความรู้เกี่ยวกับทฤษฎีระบบควบคุมแบบฟัซซีพีดีก็สามารถทำการทดลองจากการหาค่าผิดพลาด (trial and error) เพื่อปรับค่าที่ใช้ในตัวควบคุมแบบฟัซซีได้ แม้จะไม่มีข้อมูลเกี่ยวกับมอเตอร์เลย ผลการทดลองในงานวิจัยนี้แสดงให้เห็นถึงประสิทธิภาพของระบบที่ดีขึ้น ทั้งในกรณีที่ระบบมีและไม่มีผลกระทบจากภาระ (load)

1.2 วัตถุประสงค์ของงานวิจัย

1. เพื่อปรับปรุงระบบควบคุมที่มีอยู่เดิมให้มีประสิทธิภาพสูงขึ้น
2. นำระบบฟuzzyพีดี-พีแอลแอลไปประยุกต์ใช้ในงานด้านระบบควบคุมได้

1.3 ขอบเขตของงานวิจัย

1. ออกแบบและสร้างชุดควบคุมแบบต่าง ๆ โดยสามารถควบคุมความเร็วของมอเตอร์ให้มีความแม่นยำได้
2. เปรียบเทียบผลตอบสนองของระบบควบคุมแบบต่าง ๆ ในสภาวะมีและไม่มีภาระ

1.4 ขั้นตอนของงานวิจัย

1. ค้นคว้าหาเอกสารและข้อมูลที่เกี่ยวข้อง
2. ศึกษาเอกสารและข้อมูลที่รวบรวมได้พร้อมทั้งเตรียมอุปกรณ์ต่าง ๆ ที่เกี่ยวข้อง
3. ออกแบบและสร้างระบบควบคุมแบบต่าง ๆ
4. ทำการทดลองระบบควบคุมแบบต่าง ๆ และเก็บผลเพื่อเปรียบเทียบกัน
5. สรุปผลและเรียบเรียงวิทยานิพนธ์

1.5 สมมติฐานเบื้องต้น

1. จากคุณสมบัติของระบบเฟสล็อกลูบทำให้สามารถควบคุมความเร็วในช่วงสถานะอยู่ตัวได้อย่างแม่นยำ
2. จากคุณสมบัติของระบบฟuzzyพีดีสามารถปรับปรุงช่วงเวลาที่ขาขึ้น (rise time) ให้มีผลตอบสนองที่รวดเร็ว
3. เมื่อนำคุณสมบัติของระบบเฟสล็อกลูบและระบบฟuzzyพีดีมาทำงานร่วมกันจะสามารถปรับปรุงส่วนค้อยของกันและกันและส่งผลให้ระบบมีประสิทธิภาพมากขึ้น

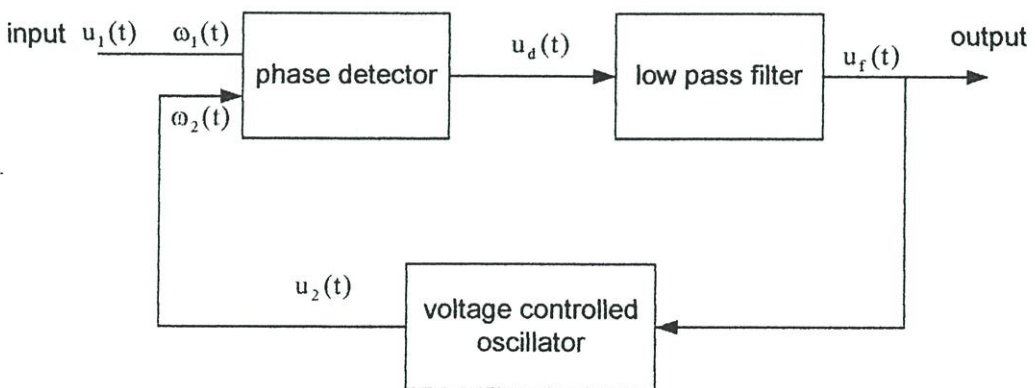
บทที่ 2

ทฤษฎีเฟสล็อกควบคุมมอเตอร์กระแสตรง

ทฤษฎีเฟสล็อกถูกเกิดขึ้นตั้งแต่ 70 ปีมาแล้ว อุปกรณ์ตัวแรกที่ใช้คือเครื่องรับ Homodyne ซึ่งทำหน้าที่เข้าจังหวะ (synchronous) สัญญาณวิทยุสองสัญญาณ ทฤษฎีเฟสล็อกเริ่มมีการนิยมใช้อย่างแพร่หลายในระบบรับสัญญาณ โทรทัศน์ โดยทำหน้าที่กำหนดขอบเขตของตัวสร้างความถี่ให้ตรงกัน (synchronize sweep oscillator) ทั้งในแนวตั้งและแนวนอนเพื่อส่งสัญญาณซิงพัลส์ (sync pulse) ต่อมาเฟสล็อกแบบแถบแคบ (narrow-band) ได้ถูกนำมาใช้ในระบบการติดตามค่าจางหาย (weak) ของสัญญาณดาวเทียมเนื่องจากสามารถแก้ปัญหาสัญญาณรบกวนได้ อย่างไรก็ตาม ในสมัยนั้นเฟสล็อกยังไม่นิยมนำมาใช้มากนัก จนกระทั่งมาถึงยุคปัจจุบัน มีการนำเฟสล็อกมาใช้มากขึ้น เนื่องจากการสร้างวงจรดิจิทัลมีราคาไม่แพง ทำให้การออกแบบระบบเพื่อควบคุมความเร็วของมอเตอร์ทำได้ง่ายมีความเที่ยงตรงสูงและประหยัดขึ้นเมื่อเทียบกับระบบอื่น

2.1 ทฤษฎีเฟสล็อกแบบดั้งเดิม

เฟสล็อกเป็นวงจรไฟฟ้าที่นิยมใช้กันมาอย่างแพร่หลายในทางวิศวกรรมสื่อสาร สามารถอธิบายหลักการง่าย ๆ ได้โดย เมื่อความถี่ของสัญญาณอ้างอิงกับสัญญาณป้อนกลับตรงกันแล้ว แสดงว่าเฟสอยู่ในสถานะล็อก ซึ่งสามารถอธิบายด้วยบล็อกพื้นฐาน 3 บล็อกด้วยกันคือ 1. ออสซิลเลเตอร์ควบคุมแรงดัน (voltage controlled oscillator) 2. เฟสดีเทคเตอร์ (phase detector) 3. โลว์พาสฟิลเตอร์ (low pass filter) ซึ่งแสดงไว้ดังรูปที่ 2.1



รูปที่ 2.1 แผนภาพบล็อกของเฟสล็อก

โดยที่สัญญาณต่าง ๆ ที่เกี่ยวกับวงจรเฟสล็อกสามารถจำแนกได้ดังนี้

1. สัญญาณอ้างอิง หรือสัญญาณอินพุต $u_1(t)$
2. ความถี่เชิงมุมของสัญญาณอ้างอิง ω_1
3. สัญญาณเอาต์พุตของออสซิลเลเตอร์ควบคุมแรงดัน $u_2(t)$
4. ความถี่เชิงมุมของสัญญาณเอาต์พุต ω_2
5. สัญญาณเอาต์พุตของเฟสดีเทคเตอร์ $u_d(t)$
6. สัญญาณเอาต์พุตของโลว์พาสฟิลเตอร์ $u_f(t)$
7. ความแตกต่างเชิงมุมระหว่างสัญญาณอินพุตกับสัญญาณเอาต์พุต θ_e

แผนภาพบล็อกรูปที่ 2.1 แสดงหน้าที่การทำงานของ บล็อกทั้ง 3 โดยที่ออสซิลเลเตอร์ควบคุมแรงดันจะผลิตความถี่ ω_2 ซึ่งถูกกำหนดไว้ด้วยสัญญาณเอาต์พุตของโลว์พาสฟิลเตอร์ โดยที่ความถี่เชิงมุมของสัญญาณเอาต์พุตหาได้จาก

$$\omega_2(t) = \omega_0 + K_0 u_f(t) \quad (2.1)$$

โดยที่ ω_0 เป็นความถี่กลางของออสซิลเลเตอร์ควบคุมแรงดัน

K_0 คืออัตราขยายของออสซิลเลเตอร์ควบคุมแรงดัน

เฟสดีเทคเตอร์ทำหน้าที่เปรียบเทียบเฟสของสัญญาณเอาต์พุตกับเฟสของสัญญาณอ้างอิง และปรับสัญญาณเอาต์พุตของเฟสดีเทคเตอร์ซึ่งเป็นสัดส่วนกับค่าสัญญาณผิดพลาด (error) โดยแสดงดังสมการ

$$u_d(t) = K_\phi \theta_e \quad (2.2)$$

โดยที่ K_ϕ คืออัตราขยายของเฟสดีเทคเตอร์มีหน่วยเป็นโวลท์

สัญญาณเอาต์พุตของเฟสดีเทคเตอร์มีส่วนประกอบของสัญญาณกระแสตรงและสัญญาณกระแสสลับ โดยส่วนของสัญญาณกระแสสลับนั้นไม่นำมาใช้จึงถูกกำจัดออกด้วยโลว์พาสฟิลเตอร์ โดยที่การทำงานร่วมกันระหว่างบล็อกต่าง ๆ สามารถอธิบายได้โดย สมมติว่าความถี่เชิงมุมของสัญญาณอินพุต $u_1(t)$ มีค่าเท่ากับความถี่กลาง ω_0 ดังนั้นค่าของความต่างเฟสจะมีค่าเท่ากับศูนย์ และถ้า θ_e มีค่าเท่ากับศูนย์แล้ว สัญญาณเอาต์พุตของเฟสดีเทคเตอร์จะเท่ากับศูนย์ด้วย เป็นผลให้

สัญญาณเอาต์พุตของโลว์พาสฟิลเตอร์ $u_f(t)$ เท่ากับศูนย์เช่นกัน และนี่คือสถานะที่ออสซิลเลเตอร์ควบคุมแรงดันปฏิบัติการในความถี่กลาง (center frequency)

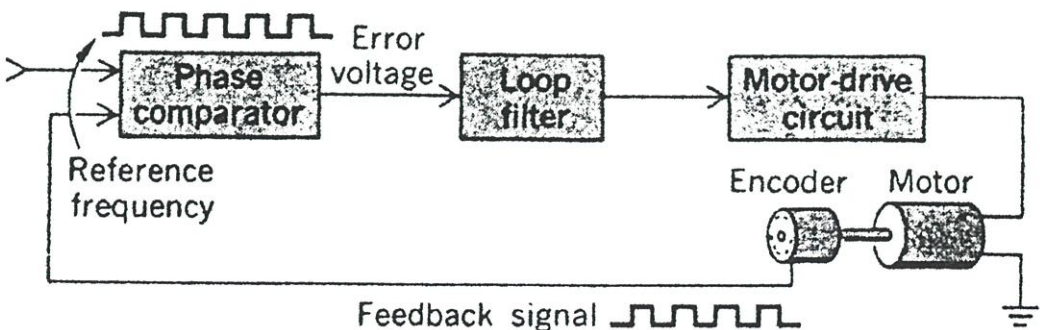
ถ้าค่าของความต่างเฟสไม่เท่ากับศูนย์ในสถานะแรกแล้วเฟสดีเทคเตอร์จะทำการปรับสัญญาณเอาต์พุตส่งผ่านไปยัง โลว์พาสฟิลเตอร์เพื่อทำให้ออสซิลเลเตอร์ควบคุมแรงดันผลิตความถี่จนกว่าสัญญาณความต่างเฟสจะเป็นศูนย์

2.2 ทฤษฎีเฟสล็อกลูปลำหรับการควบคุมความเร็วมอเตอร์กระแสตรง

ทฤษฎีเฟสล็อกลูปลำดับถูกนำมาประยุกต์ใช้งานในหลาย ๆ ระบบ การควบคุมความเร็วของมอเตอร์ก็เป็นอีกระบบหนึ่งที่สามารถนำทฤษฎีเฟสล็อกลูปลำมาใช้ หลักการล็อกค่าเฟสของความถี่มอเตอร์กับความถี่อ้างอิง ทำให้ความคลาดเคลื่อนของค่าความเร็วของมอเตอร์ มีค่าเพียง 0.002 เปอร์เซ็นต์ ซึ่งเป็นค่าที่แสดงถึงประสิทธิภาพที่ดีขึ้นถึง 100 เท่าเมื่อเทียบกับระบบควบคุมความเร็วแบบดั้งเดิม

วิธีควบคุมความเร็วของมอเตอร์แบบดั้งเดิมจะใช้แบบอนาลอกเซอร์โว (analog servo) ปัจจุบันอุปกรณ์อิเล็กทรอนิกส์มีราคาถูกลงทำให้การสร้างวงจรดิจิทัลเฟสล็อกลูปลำทำได้ง่าย ประหยัดขึ้น ทฤษฎีเฟสล็อกลูปลำสามารถใช้ได้กับมอเตอร์ทุกขนาด เมื่อนำเฟสล็อกลูปลำทำงานร่วมกับมอเตอร์ถึงแตกต่างกันในสองระบบ คือขนาดของเอาต์พุตทรานซิสเตอร์ การทำงานมอเตอร์จะต้องเข้าจังหวะกับระบบเฟสล็อกลูปลำและสัญญาณนาฬิกา

โครงสร้างพื้นฐานของเฟสล็อกลูปลำแสดงในรูปที่ 2.2 ในวงจรประกอบด้วย : มอเตอร์ เอนโคเดอร์ซึ่งทำหน้าที่สร้างสัญญาณดิจิทัลพัลส์จากความเร็วของมอเตอร์ เฟสดีเทคเตอร์ทำหน้าที่เปรียบเทียบความเร็วของมอเตอร์กับความถี่อ้างอิง ลูปลำเพื่อกำจัดสัญญาณรบกวน และวงจรขับมอเตอร์ทำหน้าที่เพิ่มระดับกำลังงานและควบคุมมอเตอร์



รูปที่ 2.2 ระบบควบคุมความเร็วมอเตอร์แบบเฟสล็อกลูปลำ

ส่วนประกอบทั้งหมดที่กล่าวมานั้น จะอยู่ในรูปของวงจร IC ถึงแม้วิศวกรมีความรู้พื้นฐานทางด้านการควบคุมความเร็วมอเตอร์ไม่มากนัก ก็สามารถออกแบบระบบเฟสล็อกกลูปได้ ระบบจะมีคุณสมบัติคล้ายเซอร์โวลูป (Servo loop) โดยมีการรับค่าความเร็วมอเตอร์มาเปรียบเทียบกับค่าอ้างอิง และปรับค่าความเร็วที่ผิดพลาดไปให้ถูกต้อง รูปแบบของวงจรมีลักษณะคล้ายกับวงจรสังเคราะห์ความถี่ (frequency synthesizer) เพราะมีการทำงานเหมือนกันคือ กำเนิดและควบคุมความถี่ที่กำหนด ดังนั้นวิธีการออกแบบระบบเฟสล็อกกลูป จึงมีวิธีคล้ายกับการออกแบบวงจรสังเคราะห์ความถี่ ซึ่งจะกล่าวในรายละเอียดต่อไป

ขั้นตอนการออกแบบที่สำคัญจะเกี่ยวข้องกับวงจรที่ทำหน้าที่ควบคุมและเป็นอุปกรณ์ต่อรวม (interface) ของอุปกรณ์แต่ละส่วนของวงจร เพื่อให้แน่ใจว่าผลตอบสนองของลูปทำหน้าที่ควบคุมความเร็วมอเตอร์ได้ถูกต้อง เนื่องจากระบบนี้เป็นระบบกำเนิดความถี่จึงควรออกแบบวงจรที่มีการทำงานแบบทางเดินราก (root-locus) ลักษณะดังกล่าวพบได้ในการออกแบบลูปฟิลเตอร์

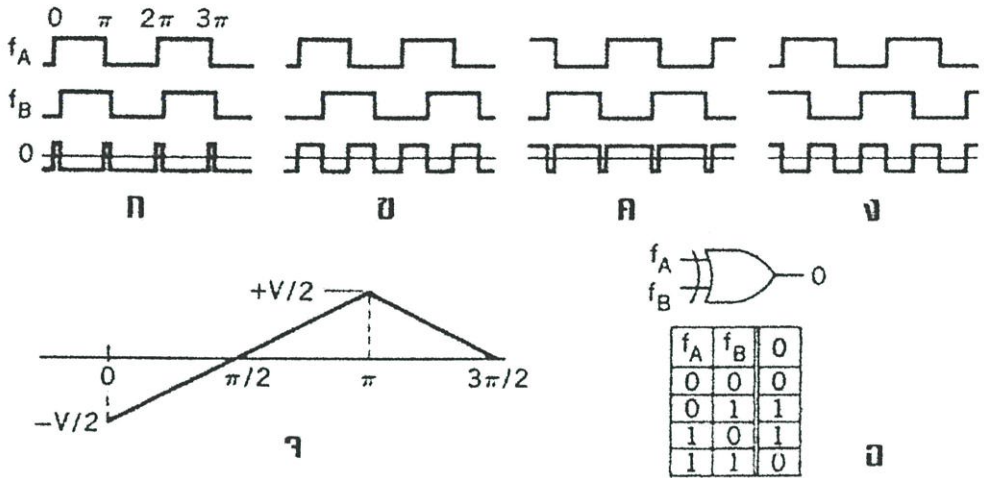
ความแตกต่างที่สำคัญระหว่างเฟสล็อกกลูปกับเซอร์โวลูปแบบเก่า คือค่าอ้างอิงของเฟสล็อกกลูปจะเป็นสัญญาณแบบแรงดันคงที่ (fixed voltage) สัญญาณป้อนกลับจึงมีลักษณะเป็นพัลส์ซึ่งถูกสร้างโดยเอนโคเดอร์โดยค่าพัลส์จะเป็นสัดส่วนกับค่าความเร็วของมอเตอร์ เฟสดีเทคเตอร์ทำหน้าที่ตรวจสอบค่าความแตกต่างระหว่างเฟส แล้วสร้างสัญญาณผิดพลาดทางแรงดัน (error voltage) ที่เป็นสัดส่วนกับความต่างเฟส สัญญาณผิดพลาดทางแรงดันจะทำการเปลี่ยนค่าความเร็วมอเตอร์ เพื่อลดความต่างเฟสระหว่างสัญญาณอ้างอิงกับสัญญาณป้อนกลับ

2.2.1 เฟสดีเทคเตอร์

เฟสดีเทคเตอร์ที่นิยมใช้มี 3 ประเภท ได้แก่ : วงจรเอ็กซ์คลูซีฟ-ออร์ (Exclusive-OR), ฟลิปฟลอปแบบกระตุ้นขอบ (Edge-trigger Flipflop) และวงจรที่มีรูปแบบการทำงานคล้ายกับฟลิปฟลอปแต่มีฟังก์ชันมากกว่า วงจรทั้ง 3 แบบนี้จะอยู่ในระบบเฟสล็อกกลูป แต่ก็มีบางระบบที่ใช้เฟสดีเทคเตอร์ แบบอนาลอก

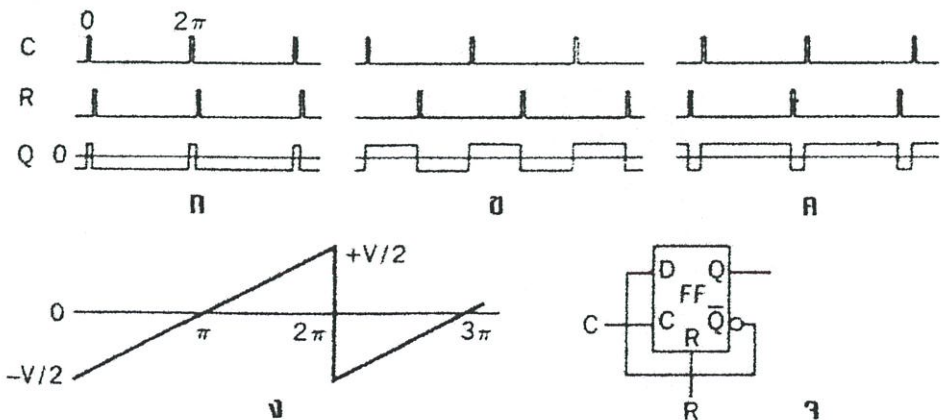
เฟสดีเทคเตอร์แบบเอ็กซ์คลูซีฟ-ออร์ที่มีสัญญาณเอาต์พุตโวลต์เดจแบบสามเหลี่ยม จะสร้างเอาต์พุตโวลต์เดจเป็นฟังก์ชันของความต่างเฟส ดังแสดงในรูปที่ 2.3 การพล็อตค่าเฉลี่ยของสัญญาณเอาต์พุตจะพล็อตจากฟังก์ชันของความต่างเฟสที่ได้จากการเปรียบเทียบระหว่างสัญญาณอินพุตสองสัญญาณ จากรูปที่ 2.3 ใน ก ข ค และ ง แกวที่ 3 เป็นสัญญาณเอาต์พุตที่ได้จากความต่างเฟสของสัญญาณอินพุตทั้ง 4 แบบ ในระบบลอคส่วนใหญ่จะแทนสถานะเป็นค่าศูนย์และค่าคงที่บวกหรือลบ อย่างไรก็ตามเพื่อให้เห็นภาพของค่าเฉลี่ยได้ง่ายขึ้น กำหนดให้จุดกึ่งกลางของเอาต์พุตโวลต์เดจมีค่ากราวด์ (ground) เป็นค่าอ้างอิง ตัวอย่างเช่น ในรูป 2.3ข เฟสของ fa จะล่าหลังเฟสของ Fb อยู่ 90 องศา ($\pi/2$ เรเดียน) ซึ่งทำให้ค่าเฉลี่ยของเอาต์พุตเป็นศูนย์ เมื่อความต่างเฟสของอินพุตมีค่าเพิ่มขึ้นถึง π เรเดียน ค่าเฉลี่ยของเอาต์พุตโวลต์เดจจะมีค่าสูงสุดเท่ากับ $V/2$ หากมีการ

เพิ่มค่าความต่างเฟสของอินพุตอีกจะทำให้เอาต์พุตโวลเตจลดลงเรื่อย ๆ จนกระทั่งความต่างเฟสเพิ่มค่าถึง $3\pi/2$ เรเดียน จะทำให้เอาต์พุตมีค่ากลับเป็นศูนย์อีกครั้ง



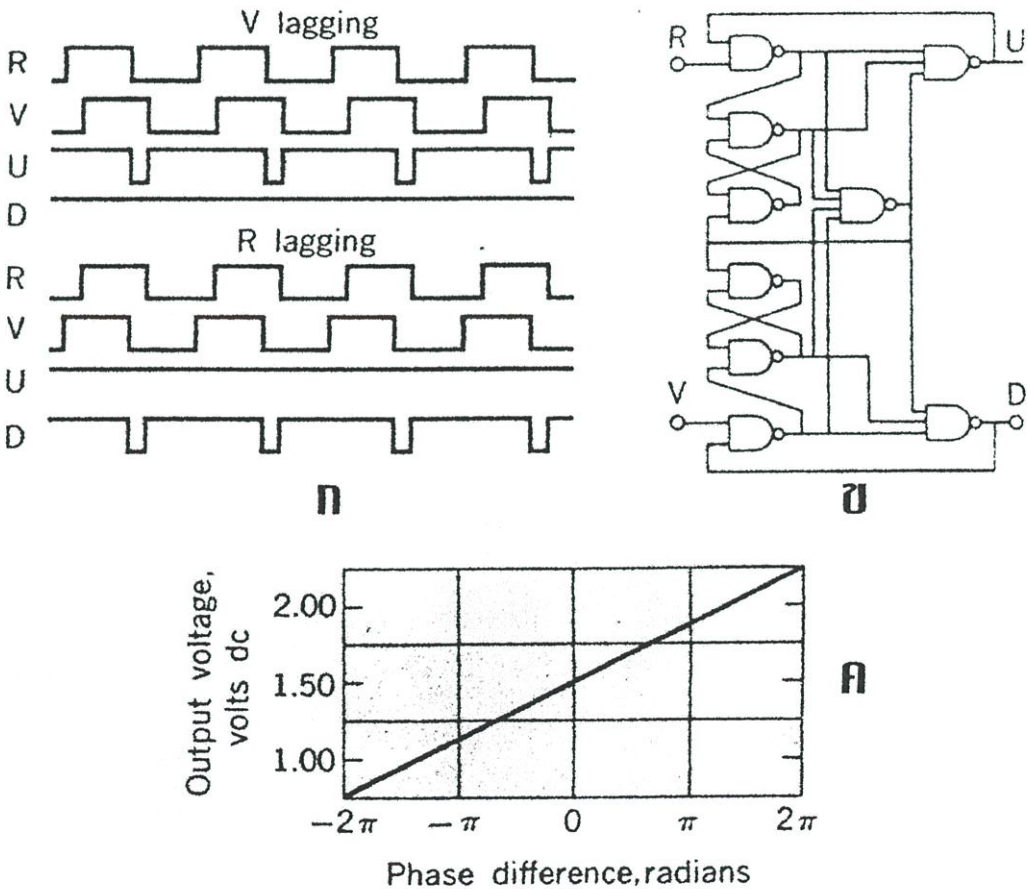
รูปที่ 2.3 คุณสมบัติของเฟสดีเทคเตอร์แบบเอ็กซ์คลูซีฟ-ออร์

สำหรับระบบดิจิทัลที่ต้องการความซับซ้อนมากขึ้นและมีคุณสมบัติเป็นเชิงเส้นจะเหมาะกับเฟสดีเทคเตอร์ฟลิปฟลอปแบบกระตุ้นขอบ ดังรูปที่ 2.4 วงจรฟลิปฟลอปจะมีการรีเซ็ต 1 ครั้งในแต่ละรอบ (cycle) โดยค่าอินพุต R และจะท็อกเกิล (Toggle) 1 ครั้งในแต่ละรอบโดยสัญญาณอินพุตป้อนกลับ C เมื่อทำการพล็อตค่าเฉลี่ยที่เป็นฟังก์ชันของความต่างเฟส กราฟที่ได้จะมีลักษณะเป็นฟันเลื่อย (Sawtooth) ดังรูป 3g นอกจากนี้จะมีช่วงเชิงเส้นที่กว้างกว่าอย่างเห็นได้ชัดแล้ว ระบบนี้ยังมีคุณสมบัติที่สำคัญคือ มี พูลอิน (Pull-in) แทรคกิง (Tracking) และ โฮลอิน (Hold-in) ที่ดีกว่าเมื่อเทียบกับระบบที่ใช้รูปสัญญาณแบบไซน์ (Sinusoid) หรือแบบสามเหลี่ยม (Triangular)



รูปที่ 2.4 คุณสมบัติของเฟสดีเทคเตอร์แบบกระตุ้นขอบ

ระบบวงจรของเฟสดีเทคเตอร์ที่กล่าวมาทั้งสองแบบนี้ มีลักษณะเหมือนกันคือ มีความไวต่อฮาร์โมนิก (harmonic) ซึ่งมีผลทำให้เกิดการล็อกค่าความถี่ที่ใกล้เคียงกับค่าความถี่อ้างอิง ถึงแม้ว่าลักษณะแบบนี้จะมีประโยชน์ในวงจรดิจิทัลแบบผสมแต่อาจเกิดปัญหาในระบบแบบเข้าจังหวะ เช่น การควบคุมความเร็วของมอเตอร์ ลักษณะสำคัญอีกอย่างหนึ่งของวงจรทั้งสองแบบนี้ คือ มีความไวต่อการเปลี่ยนแปลงรอบการทำงาน (duty cycle) ของสัญญาณอินพุต สำหรับวงจรเอ็กซ์คลูซีฟ-ออร์ นั้น ค่าความเบี่ยงเบนใด ๆ ตั้งแต่ 50 เปอร์เซ็นต์จะทำให้เกิดความผิดพลาดเฟสและยังทำให้วงจรฟลิปฟล็อปเกิดความผิดพลาดในการทำการกระตุ้น เว้นเสียแต่ว่าจะมีการป้องกันปัญหานี้ไว้ก่อน ในวงจรประเภทนี้ค่าอินพุตเริ่มต้นไม่ตรงกับค่าอินพุตสัญญาณนาฬิกา ค่า R อินพุตควรต้องมีค่าสูง (เนื่องจาก 50% ของรอบการทำงานอินพุต) ขณะที่ค่า C อินพุตสัญญาณนาฬิกาเกิดขึ้น วงจรจึงจะไม่เปลี่ยนสถานะ (toggle) ซึ่งสามารถแก้ปัญหานี้ได้โดยการแปลงค่าอินพุตที่เป็นบวกให้เป็นพัลส์ที่มีขนาดสั้น



รูปที่ 2.5 คุณสมบัติของเฟสดีเทคเตอร์แบบเฟสเฟ็ควนซีดีเทคเตอร์

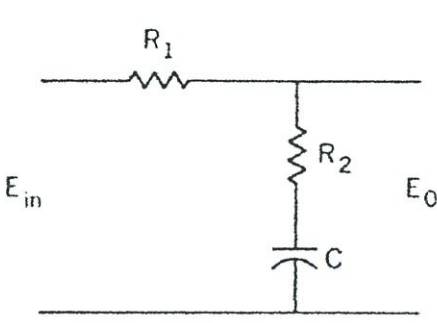
การเลือกใช้วงจรแบบที่สามเป็นการหลีกเลี่ยงปัญหาในเรื่องของฮาร์มอนิกและรอบการทำงาน ดังรูปที่ 2.5 แสดงลักษณะของวงจรและรูปสัญญาณ ซึ่งจะคล้ายกับวงจรแบบฟลิปฟล็อป แต่มีช่วงปฏิบัติการเชิงเส้น (linear operating) ที่กว้างกว่า รูปวงจรที่แสดงเป็นของ MC4344/4044 ซึ่งเป็นวงจรที่สร้างขึ้นเพื่อใช้เป็นเฟสดีเทคเตอร์โดยเฉพาะ ในวงจรมีส่วนที่เป็นเฟสดีเทคเตอร์แบบควอดเรเจอร์ (quadrature phase detector) เพิ่มขึ้นมา ซึ่งคล้ายกับในวงจรเอ็กซ์คลูซีฟ-ออร์สามารถใช้ในการบอกค่าที่คลาดเคลื่อนไปของการล็อกเฟสในรูป นอกจากนี้ยังมีวงจรที่ทำหน้าที่แปลงสัญญาณดิจิทัลเอาต์พุตไปเป็นสัญญาณแรงดันผิดพลาดแบบอนาล็อก

เทคนิคที่ใช้ในการหลีกเลี่ยงปัญหาฮาร์มอนิก มีเงื่อนไขว่าในสัญญาณอินพุตสองสัญญาณมีเพียงหนึ่งสัญญาณที่ทำงาน ตัวอย่างเช่น ถ้าความถี่ของสัญญาณป้อนกลับ V (Variable) ถ้าหลังสัญญาณอ้างอิง R (Reference) อยู่ สัญญาณเอาต์พุตจะแสดงในแถว U (Up) ในทางกลับกัน ถ้า R ถ้าหลัง V สัญญาณเอาต์พุตจะแสดงในแถว D (Down) วงจรจะตอบสนองเฉพาะการเปลี่ยนแปลงของค่าที่เป็นลบของสัญญาณอินพุตและทำการล็อกดู (ความต่างเฟสเป็นศูนย์) ในขณะที่ค่าลบของอินพุตทั้งสองตรงกันพอดี สำหรับเงื่อนไข สัญญาณเอาต์พุตทั้งสองมีค่าสูง และสำหรับเงื่อนไขอื่น ๆ ค่าเฉลี่ยของสัญญาณของเอาต์พุตหนึ่งในสองสัญญาณนั้นเป็นสัดส่วนกับเฟสหรือความถี่ของสัญญาณอินพุต

นอกจากสามารถแก้ปัญหาการทำงานและฮาร์มอนิกได้แล้ว เทคนิคในการแบ่งคำสั่งความผิดพลาดยังมีประโยชน์อื่น ๆ อีกด้วย ช่วงพูลอินของวงจรมีจะถูกจำกัดโดยชนิดของตัวแปรควบคุม ซึ่งต่างจากเฟสดีเทคเตอร์ตัวอื่น ๆ ยกตัวอย่างเช่น ในกรณีของตัวสังเคราะห์ความถี่สามารถปรับค่าของออสซิลเลเตอร์ควบคุมแรงดันให้เป็นความถี่ใดก็ได้ที่อยู่ภายในช่วงของมัน ประโยชน์ที่น่าสนใจคือ สามารถปรับค่าความเร็วมอเตอร์ให้เป็นความเร็วที่ต้องการ โดยที่ไม่มีผลต่อระบบการทำงานของรูป

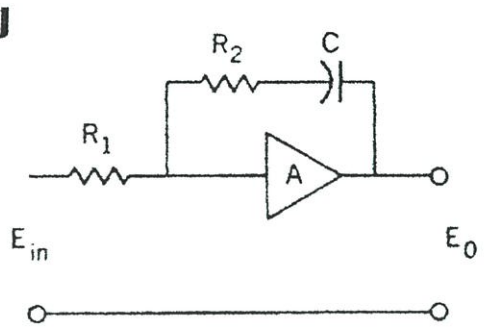
2.2.2 รูปฟิลเตอร์

หน้าที่พื้นฐานของรูปฟิลเตอร์คือกำจัดสัญญาณรบกวนและส่วนของสัญญาณที่มีความถี่เกินที่ต้องการออกจากสัญญาณผิดพลาดทางแรงดัน (voltage error) และยังเป็นตัวบอกความเสถียรและประสิทธิภาพของรูป วงจรพาสซีฟฟิลเตอร์ที่แสดงในรูปที่ 2.6ก สามารถนำไปประยุกต์ใช้ได้ ในหลาย ๆ ระบบ โดยทั่วไปแล้วสามารถใช้แอกทีฟฟิลเตอร์ได้แต่ต้องมีการเพิ่มในส่วนของการขยายสัญญาณมากขึ้น รูปแอกทีฟฟิลเตอร์ที่ใช้กันมากและฟังก์ชันถ่ายโอนแสดงในรูปที่ 2.6ข ผลกระทบของวงจรต่อประสิทธิภาพของระบบกล่าวถึงในหัวข้อต่อไป โดยมีการพิจารณา ระบบชนิดอันดับสอง (type 2 second-order) ด้วยชนิดของหมายเลข ซึ่งหมายถึงจำนวนของโพลที่อยู่ในทางเดินรากและลำดับของหมายเลขหมายถึง ค่าเอกซ์โพเนนเชียล ของกำลังสูงสุดของตัวดำเนินการลาปลาซ s ที่ปรากฏอยู่ในสมการคุณลักษณะของระบบ



$$\frac{E_0(s)}{E_{in}(s)} = \frac{T_2s + 1}{(T_1 + T_2)s + 1}$$

โดยที่ $T_1 = R_1C$
 $T_2 = R_2C$



$$\frac{E_0(s)}{E_{in}(s)} = \frac{T_2s + 1}{T_1s}$$

โดยที่ $T_1 = R_1C$
 $T_2 = R_2C$

รูปที่ 2.6 การต่อวงจรของลูฟฟิลเตอร์

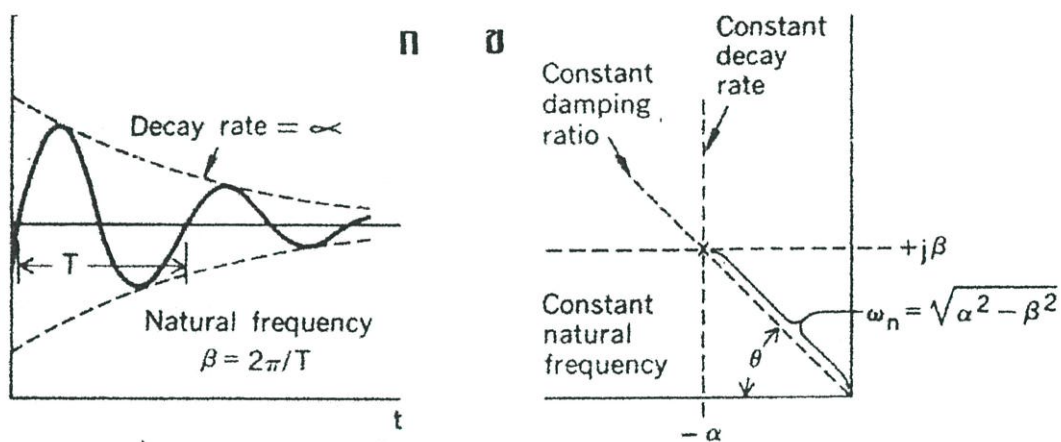
2.2.3 ข้อพิจารณาในการออกแบบระบบ

ในการควบคุมความเร็วมอเตอร์ ต้องมีการพิจารณาคูสมบัติของมอเตอร์ เช่น โหลด, ขอบเขตของค่าความเร็วที่ต้องการและอื่น ๆ ถ้าสัญญาณควบคุมเป็นแบบดิจิทัล สามารถใช้ประโยชน์จากวงจรที่เป็นดิจิทัลมาแก้ปัญหาเกี่ยวกับค่าเกนของเฟสดีเทคเตอร์ ดังนั้นสิ่งที่เหลือในการออกแบบซึ่งต้องพิจารณาคือลูฟฟิลเตอร์และเกนของวงจรควบคุมมอเตอร์ ผลกระทบต่อระบบสามารถศึกษาได้ในหลายวิธี และวิธีทางเดินราก เป็นวิธีที่คืออีกวิธีหนึ่ง วิธีทางเดินราก คือ การพล็อตแบบระนาบเชิงซ้อนของโพลในสมการคุณลักษณะ ซึ่งใช้เป็นฟังก์ชันของเกนระบบ ตำแหน่งของโพลจะเกี่ยวข้องกับประสิทธิภาพของวงรอบปิด และในทางทฤษฎีสามารถใช้เป็นตัวพิจารณาผลตอบสนองทั้งในส่วนของภาวะชั่วคราวและสถานะอยู่ตัวของระบบใด ๆ ได้

การพิจารณาลักษณะของระบบโดยมากแล้วจะดูที่พารามิเตอร์ที่ใช้อธิบายค่าผลตอบสนองภาวะชั่วคราวของระบบออสซิลเลเตอร์ ซึ่งจำเป็นต้องทราบความสัมพันธ์ระหว่างพารามิเตอร์เหล่านี้กับตำแหน่งของโพลวงรอบปิดในระนาบเชิงซ้อนก่อน จึงจะเข้าใจลักษณะของระบบได้ ผลตอบสนองภาวะชั่วคราวของตัวกำเนิดความถี่ต่ออินพุตลำดับขั้น ดังแสดงในรูป 2.7ก ค่าความถี่ธรรมชาติแทนด้วย $\beta = 2\pi/T$ และ α คือค่าอัตราการอ่อนกำลังลงของค่าภาวะชั่วคราว โดยค่าพารามิเตอร์ที่ใช้บ่อยอีกตัวหนึ่งคือค่าที่แทนปริมาณที่ลดลง หรือสัดส่วนการหน่วง ζ ซึ่งแทนค่าอัตราส่วนของอัตราการหน่วง กับความถี่ธรรมชาติไร้การหน่วง ω_n โดย ω_n มีความสัมพันธ์ดังนี้

$$\omega_n = \sqrt{\alpha^2 + \beta^2} \tag{2.3}$$

โพลวงรอบปิดที่ตำแหน่ง $s = \alpha + j\beta$ ในรูป 2.7 ข แสดงถึงตำแหน่งของโพลในเทอมของพารามิเตอร์ภาวะชั่วคราว โพลนี้จะเกี่ยวข้องกับค่าภาวะอยู่ตัวในรูปของ $Ae^{(\alpha+j\beta)t}$ โดยที่ α คืออัตราการอ่อนกำลังและ β คือความถี่ธรรมชาติ จากรูปที่ 2.7 โพลทั้งหมดที่อยู่เส้นในแนวตั้งจะเสื่อมลงในอัตราเดียวกัน ยิ่งแกนจินตภาพไปทางซ้ายมากเท่าไรยิ่งมีการเสื่อมลงเร็วขึ้นเท่านั้น โพลทั้งหมดที่อยู่ในแกนแนวนอนจะมีความถี่เท่ากัน ยิ่งอยู่เหนือแกนจริงมากเท่าไร ยิ่งมีความถี่มากขึ้น จากสมการก่อนหน้า $\zeta = \alpha / \sqrt{\alpha^2 + \beta^2} = \cos\theta$ และเส้นรังสีจากจุดกำเนิดแทนค่าคงที่สัดส่วนการหน่วง โดยที่ค่าสัดส่วนมาก ๆ อยู่ใกล้แกนจริงลบและสัดส่วนน้อยอยู่ใกล้แกนจริงบวก



รูปที่ 2.7 ความสัมพันธ์ระหว่างผลตอบสนองภาวะชั่วคราวกับตำแหน่งของโพล

2.2.4 การออกแบบการควบคุมความเร็วมอเตอร์

หัวข้อนี้เป็นการนำเทคนิคทั้งหมดที่ได้อธิบายมาแล้วมาใช้ในการควบคุมความเร็วของมอเตอร์ ยกเว้นในส่วนของออสซิลเลเตอร์ควบคุมแรงดันถูกแทนที่ด้วยมอเตอร์ ดังนั้นระบบต้องมีการคำนวณ ฟังก์ชันส่งผ่านของมอเตอร์เพิ่มขึ้นมา ดังแสดงในรูปที่ 2.8 ก เนื่องจากเฟสถูกเปรียบเทียบกับเฟสอ้างอิงในรูป เทอม $1/s$ ที่เป็นค่าของความเร็วเชิงมุมต้องถูกรวมอยู่ในระบบและแทนที่วงรอบเปิด โดยที่โพลของออสซิลเลเตอร์เป็นตัวควบคุมแรงดัน ที่จุดกำเนิดมอเตอร์ทำให้เกิดโพลสองตัวเพิ่มขึ้นมาบนแกนจริงลบ ที่ตำแหน่ง $-1/T_m$ และ $-R/L$ โพลที่ได้จากค่าคงที่ทางไฟฟ้า R/L นั้นแทบไม่มีผลกระทบต่อระบบเลยดังแสดงในรูปที่ 2.8 ข ดังนั้นจึงพิจารณาเฉพาะโพลที่ได้จากค่าคงที่ทางเครื่องกล ทำให้ได้สมการดังนี้

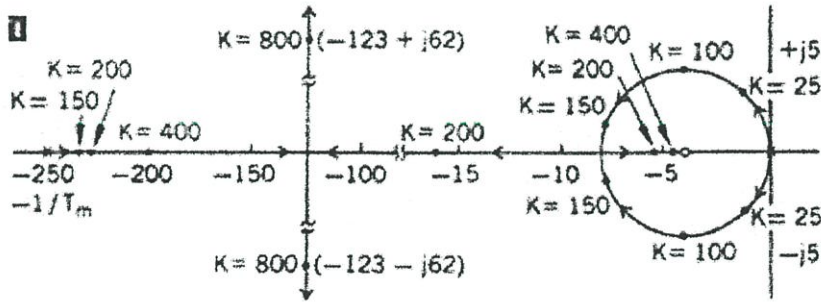
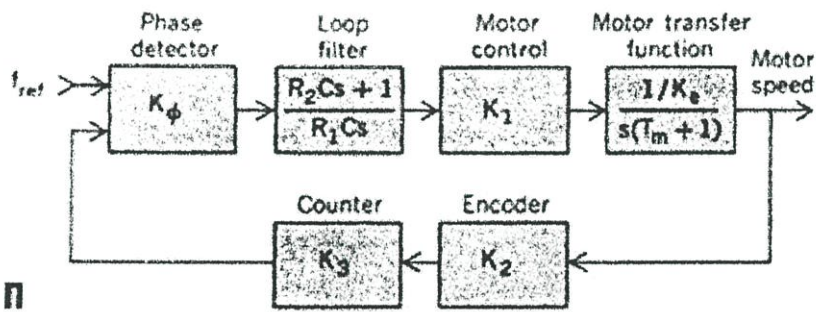
$$GH = K_\phi \frac{(R_2 Cs + 1)}{R_1 Cs} K_1 \frac{1/K_c}{s(T_m s + 1)} K_2 K_3 \quad (2.4)$$

$$GH = \frac{K(R_2Cs + 1)}{R_1Cs(T_ms + 1)} \tag{2.5}$$

โดยที่ $K = \frac{K_\phi K_1 K_2 K_3}{K_c}$ จะได้สมการคุณสมบัตินี้

$$1 + GH = s^3 + \frac{1}{T_m}s^2 + K \frac{R_2}{R_1}s + \frac{K}{R_1CT_m} = 0 \tag{2.6}$$

ถ้าตำแหน่งของซีโรที่ได้จากฟิลเตอร์อยู่ใกล้กับจุดกำเนิดมากกว่าโพลของมอเตอร์ ทางเดินรากจะมีรูปแบบดังรูปที่ 2.8 โพลของมอเตอร์มีผลกระทบน้อยมากต่อผลตอบสนองของค่าน้อย ๆ ของลูเกน ซึ่งหมายความว่าลูเกนไม่ได้มีผลในการควบคุมมอเตอร์มากนัก



รูปที่ 2.8 แผนภาพบล็อกของเฟสล็อกควบคุมความเร็วมอเตอร์และตำแหน่งของโพล

ค่าลูเกนสามารถปรับเพื่อหาค่าตำแหน่งของโพลวงรอบปิดบนส่วนวงกลมของทางเดินราก ด้วยค่าแบนด์วิดแคบได้ ผลคือทำให้การกรองสัญญาณดีขึ้นแต่รับข้อมูลได้น้อยลง หรืออีกนัยหนึ่ง หากค่าเกนเพิ่มขึ้นเพื่อให้โพลอยู่ในตำแหน่งที่มีรัศมีของสัดส่วนการหน่วง และอยู่ในแกนแนวตั้ง

ของทางเดินราก แล้ว ω_n จะเร็วขึ้น เวลาที่ได้เร็วขึ้น และการกรองสัญญาณของความผิดพลาดแรงดันมีประสิทธิภาพลดลง

นอกจากนี้ ทางเดินรากยังสามารถใช้เป็นตัวประเมินผลกระทบของการเปลี่ยนคุณลักษณะของฟิลเตอร์ ถ้าคุณลักษณะของฟิลเตอร์คือ $F(s) = (R_2Cs + 1)/R_1Cs$ เขียนแทนเป็น $F(s) = R_2/R_1 + 1/R_1Cs$ มันอาจถูกพิจารณาเป็นตัวอินทิเกรตแบบตัวป้อนความต้านทานวงกลับ (resistive feed-around) นั่นคือ มีคุณสมบัติแบบโลวพาสแต่เสนอค่าเกน ของ R_2/R_1 ต่อความถี่ที่มากกว่าแถบผ่าน (passband) ซึ่งหมายความว่าสำหรับการกรองสัญญาณความถี่สูง R_2 ควรน้อยกว่า R_1 มาก ๆ

บทที่ 3

การออกแบบระบบควบคุมแบบพีชชีพีดี

บทนี้อธิบายตัวควบคุมแบบพีชชีพีดีอย่างง่าย โดยใช้หลักการทางคณิตศาสตร์ ซึ่งสามารถกำหนดโครงสร้างของการออกแบบเป็นขั้นตอนหลัก ๆ ได้คือ พีชชีพีเคชัน กฎการควบคุม และดีพีชชีพีเคชัน

3.1 โครงสร้างของตัวควบคุมแบบพีชชีพีดี

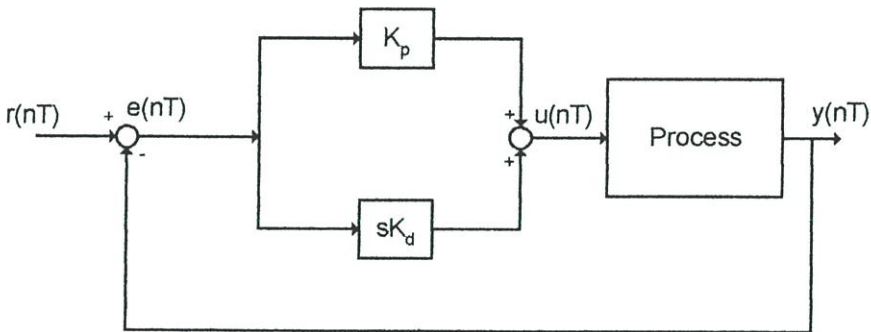
จากพื้นฐานกฎการควบคุมพีดีที่เวลาต่อเนื่องแบบดั้งเดิมสามารถอธิบายได้ดังนี้

$$u(t) = K_p e(t) + K_d \dot{e}(t) \tag{3.1}$$

โดยที่ K_p เป็นเกนสัดส่วน

K_d เป็นเกนอนุพันธ์

$e(t)$ เป็นสัญญาณผิดพลาดซึ่งหาได้จาก สัญญาณอ้างอิงลบด้วยเอาต์พุตของระบบ



รูปที่ 3.1 ตัวควบคุมพีดีแบบดั้งเดิมที่เวลาต่อเนื่อง

โครงสร้างของตัวควบคุมแบบพีดีได้แสดงในรูปที่ 3.1 โดยที่ $u(t)$ คือค่าเอาต์พุตของตัวควบคุม และ s คือตัวแปรความถี่เชิงซ้อนของการแปลงลาปลาซ ซึ่งในลักษณะเดียวกันกับตัวควบคุมแบบพีดีโดยกำหนดค่า T คือคาบเวลาในการสุ่มสัญญาณ (sampling period) หาได้โดยใช้การส่งคงรูป (conformal mapping) จาก $s = \frac{2}{T} \left[\frac{z-1}{z+1} \right]$ สามารถจัดรูปใหม่ได้ดังนี้

$$U_{pd}(z) = \left[K_p + K_d \left(\frac{1-z^{-1}}{1+z^{-1}} \right) \right] E(z) \quad (3.2)$$

จากสมการได้เป็นเกนสัดส่วนและเกนอนุพันธ์ของเวลาไม่ต่อเนื่องดังนี้

$$(1+z^{-1})U_{pd}(z) = (1+z^{-1})K_p E(z) + K_d(1-z^{-1})E(z) \quad (3.3)$$

ซึ่งหลังจากทำอินเวอร์สการแปลงแบบ ซี (Inverse z-transform) จะได้

$$\frac{u_{pd}(nT) + u_{pd}(nT - T)}{T} = \frac{K_p}{T} [e(nT) + e(nT - T)] + \frac{K_d}{T} [e(nT) - e(nT - T)] \quad (3.4)$$

โดยกำหนดให้

$$\Delta u_{pd}(nT) = \frac{u_{pd}(nT) + u_{pd}(nT - T)}{T} \quad (3.5)$$

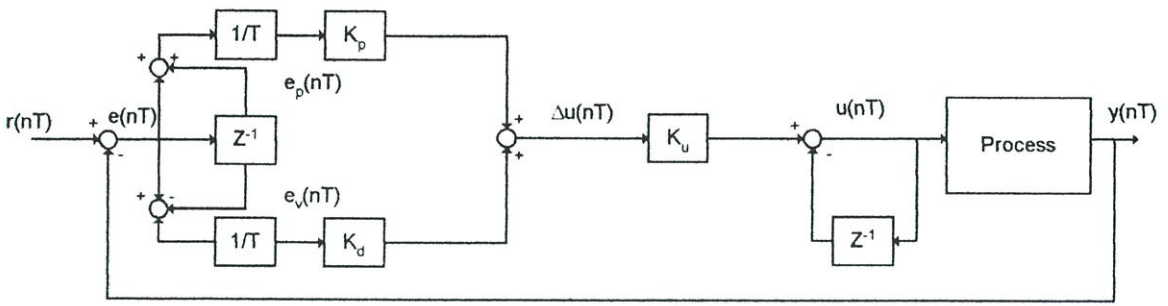
$$r(nT) = \frac{e(nT) - e(nT - T)}{T} \quad (3.6)$$

$$d(nT) = \frac{e(nT) + e(nT - T)}{T} \quad (3.7)$$

โดยที่ $\Delta u_{pd}(nT)$ เป็นการเพิ่มขึ้นของตัวควบคุม $r(nT)$ เป็นอัตราการเปลี่ยนแปลงและ $d(nT)$ เป็นค่าเฉลี่ยการเปลี่ยนแปลงของสัญญาณผิดพลาด ตามลำดับ

นำ (3.5) ถึง (3.7) แล้วแทนใน (3.4) จะได้

$$\Delta u_{pd}(nT) = K_p d(nT) + K_d r(nT) \quad (3.8)$$



รูปที่ 3.2 ตัวควบคุมพีดีแบบดั้งเดิม

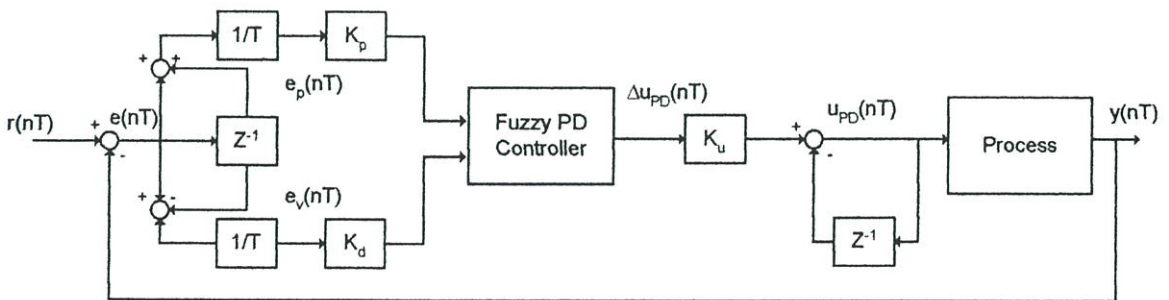
อัตราการเปลี่ยนแปลงของสัญญาณผิดพลาดของตัวควบคุมแบบพีดี จากรูปที่ 3.2 สามารถเขียนสมการใหม่ได้เป็น

$$u_{pd}(nT) = -u_{pd}(nT - T) + T\Delta u_{pd}(nT) \quad (3.9)$$

ในการออกแบบตัวควบคุมแบบฟัซซีสามารถแทนที่เทอมของ $T\Delta u_{pd}(nT)$ ด้วยตัวกระทำการควบคุมแบบฟัซซี $K_{upd}\Delta u_{pd}(nT)$ โดยที่ K_{upd} คือเกนตัวควบคุมฟัซซี ดังนั้น

$$u_{pd}(nT) = -u_{pd}(nT - T) + K_{upd}\Delta u_{pd}(nT) \quad (3.10)$$

ตัวควบคุมฟัซซีจะแทรกไปในระบบดิจิทัลพีดีแบบดั้งเดิมดังแสดงในรูปที่ 3.3 ซึ่งจะคล้ายคลึงกับตัวควบคุมพีดีแบบดั้งเดิม เพียงแต่มีเกน K_p และ K_d เป็นเกนของระบบควบคุม



รูปที่ 3.3 ตัวควบคุมแบบฟัซซีพีดี

3.2 การทำฟัซซีฟิเคชัน กฎพื้นฐาน และดีฟัซซีฟิเคชัน

ขั้นตอนของการทำฟัซซีฟิเคชัน ทำได้โดยใช้สองอินพุต คือ สัญญาณผิดพลาด $e(nT)$ และ อัตราการเปลี่ยนแปลงของสัญญาณผิดพลาด $r(nT)$ ร่วมกับเอาต์พุตของตัวควบคุม $u_{pd}(nT)$ โดยที่อินพุตของตัวควบคุมฟัซซีฟิเคชัน คือ สัญญาณผิดพลาด (error) และ อัตราสัญญาณผิดพลาด (rate) โดยที่ฟังก์ชันแสดงความเป็นสมาชิกของสัญญาณอินพุตและเอาต์พุตแสดงดังรูปที่ 3.4 โดยพื้นฐานของฟังก์ชันความเป็นสมาชิกได้แสดงตามกฎการควบคุมต่อไปนี้

(r1) If error = ep AND rate =rp THEN output = oz

(r2) If error = ep AND rate =rm THEN output = op

(r3) If error = en AND rate =rp THEN output = on

(r4) If error = en AND rate =rm THEN output = oz

โดยที่

ep คือ ค่าสัญญาณผิดพลาดทางด้านบวก

en คือ ค่าสัญญาณผิดพลาดทางด้านลบ

rp คือ ค่าอัตราการเปลี่ยนแปลงของสัญญาณผิดพลาดทางด้านบวก

rm คือ ค่าอัตราการเปลี่ยนแปลงของสัญญาณผิดพลาดทางด้านลบ

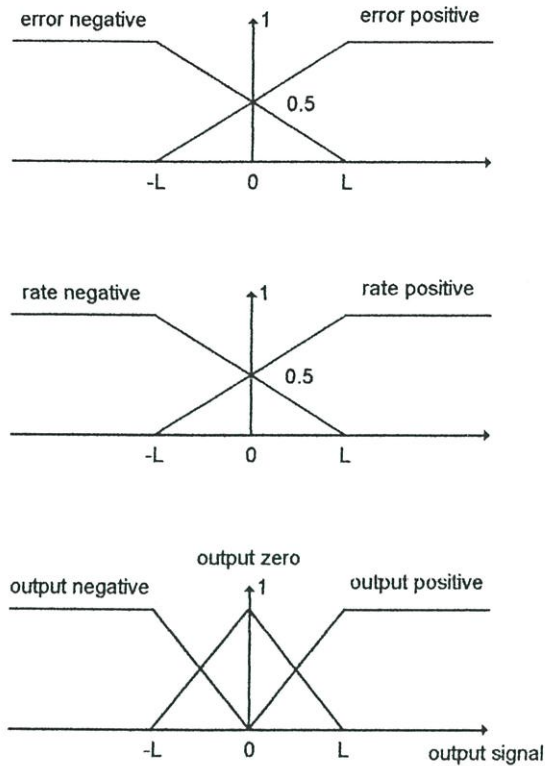
oz คือ ค่าสัญญาณเอาต์พุตที่ศูนย์

op คือ ค่าสัญญาณเอาต์พุตทางด้านบวก

on คือ ค่าสัญญาณเอาต์พุตทางด้านลบ

และเอาต์พุตของระบบฟัซซีฟิเคชันคือ $\Delta u_{pd}(nT)$ โดยจะใช้ “AND” ซึ่งเป็นตรรกศาสตร์ Zadeh’s logical “AND” สามารถหาได้จาก

$$\mu_A \text{ AND } \mu_B = \min\{\mu_A, \mu_B\} \quad (3.11)$$



รูปที่ 3.4 ฟังก์ชันความเป็นสมาชิกของ $e(nT)$, $r(nT)$ และ $u_{pd}(nT)$

กฎข้อที่ 1 (r_1) เงื่อนไข ep (สัญญาณผิดพลาดเป็นค่าบวก) หมายถึง เอาท์พุทของระบบมีค่ามากกว่าจุดที่กำหนด ($sp > y$) และเงื่อนไข rp (อัตราการเปลี่ยนแปลงของสัญญาณผิดพลาดเป็นบวก) ในกรณีนี้เอาท์พุทของระบบก่อนหน้านี้มีลักษณะลดลง ดังนั้นตัวควบคุมจะปรับให้อเอาท์พุทของระบบมีค่าเพิ่มขึ้นโดยอัตโนมัติ จากกฎข้อที่หนึ่งเอาท์พุทที่ได้เท่ากับศูนย์ ($output = oz$)

กฎข้อที่ 2 (r_2) เงื่อนไข ep (สัญญาณผิดพลาดเป็นค่าบวก) หมายถึง เอาท์พุทมีค่ามากกว่าจุดที่กำหนด ($sp > y$) และเงื่อนไข rm (อัตราการเปลี่ยนแปลงของสัญญาณผิดพลาดเป็นลบ) ในกรณีนี้ตัวควบคุมขั้นก่อนหน้ามีการปรับให้เพิ่มขึ้น จากกฎข้อสองเอาท์พุทที่ได้มีค่าเป็นบวก ($output = op$)

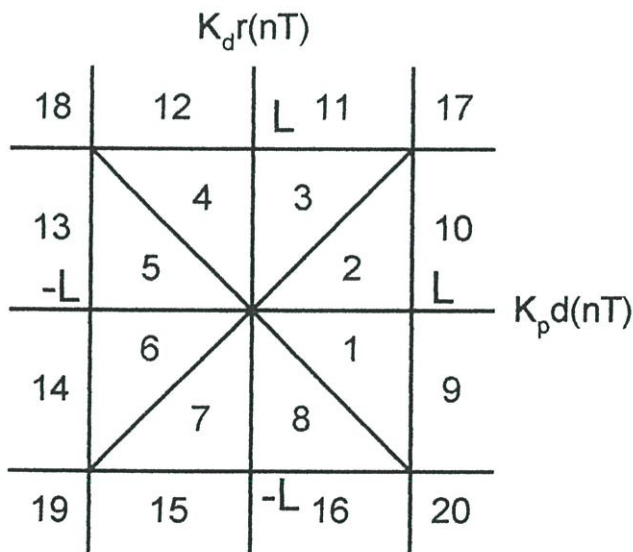
กฎข้อที่ 3 (r_3) เงื่อนไข en (สัญญาณผิดพลาดเป็นค่าลบ) หมายถึง เอาท์พุทมีค่าต่ำกว่าจุดที่กำหนด ($sp < y$) และเงื่อนไข rp (อัตราการเปลี่ยนแปลงของสัญญาณผิดพลาดเป็นบวก) ในกรณีนี้ตัวควบคุมขั้นก่อนหน้ามีการปรับให้ลดลง ดังนั้นทำการควบคุมเหมือนกฎข้อที่ 2 จากกฎข้อที่สามเอาท์พุทที่ได้มีค่าเป็นลบ ($output = on$)

กฎข้อที่ 4 (r4) เงื่อนไข en (สัญญาณผิดพลาดเป็นค่าบวก) หมายถึง เอาท์พุทมีค่าต่ำกว่าจุดที่กำหนด ($sp < y$) และเงื่อนไข m (อัตราการเปลี่ยนแปลงของสัญญาณผิดพลาดเป็นลบ) ในกรณีนี้ตัวควบคุมขึ้นก่อนหน้านี้ได้ปรับให้ระบบเพิ่มขึ้น 2 จากกฎข้อที่สี่เอาท์พุทที่ได้เท่ากับศูนย์ (output = oz)

ในขั้นตอนการทำดีฟัซซิฟิเคชัน เราใช้เป็นตรรกศาสตร์ Zadeh's logical "AND" และฟังก์ชันความเป็นสมาชิกแสดงในภาพที่ 3.4 ค่าที่ใช้โดยทั่วไปใช้หลักจุดกึ่งกลางมวล (center of mass) และนำมาใช้ในการดีฟัซซิฟิเคชันดังแสดงในสมการที่ 3.12 ดังนี้

$$\Delta u_{pd}(nT) = \frac{\sum \{\text{membership value of input} \times \text{membership value of output}\}}{\sum \{\text{membership value of input}\}} \quad (3.12)$$

การทำดีฟัซซิฟิเคชันทำได้โดยสังเกตจากฟังก์ชันความเป็นสมาชิกของค่าเฉลี่ยสัญญาณผิดพลาดและอัตราของสัญญาณผิดพลาด ซึ่งจำแนกย่านของค่าเหล่านี้ได้ 20 พื้นที่ดังแสดงในรูปที่ 3.5



รูปที่ 3.5 พื้นที่ความเป็นไปได้ของคู่ลำดับสัญญาณผิดพลาดและอัตราเปลี่ยนสัญญาณของระบบฟัซซีฟิดี

จากรูปกำหนดสัญญาณผิดพลาดเป็นแกนนอนคือ $K_p d(nT)$ และฟังก์ชันความเป็นสมาชิกของอัตราการเปลี่ยนแปลงค่าสัญญาณผิดพลาดเป็นแกนตั้งคือ $K_d r(nT)$ โดยที่ความเป็นสมาชิกทั้งคู่จะซ้อนกันเสมือนภาพสามมิติ เช่นหากมองในพื้นที่ IC1 ถ้ามองขึ้นไปยังแกน $K_p d(nT)$ จะเห็นโดเมน $[0, L]$ และฟังก์ชันความเป็นสมาชิก $[0, L]$ ของสัญญาณผิดพลาด และถ้ามองจากทางด้านซ้ายไปยังแกน $K_d r(nT)$ จะได้โดเมน $[-L, 0]$ และฟังก์ชันความเป็นสมาชิก

[-L,0] ของอัตราการเปลี่ยนแปลงของสัญญาณผิดพลาด หลังจากที่แบ่งตำแหน่งของสัญญาณผิดพลาดและอัตราของสัญญาณผิดพลาดในพื้นที่ IC1 และ IC2 แล้วสามารถใช้ตรรกศาสตร์ Zadeh's logical "AND" ได้ดังนี้

$$\{ \text{"error = ep AND rate = rp"} \} = \min\{ep, rp\} = rp$$

จากกฎข้อที่ 1 ผลที่ได้คือ

- (r1) เลือกค่าความเป็นสมาชิกของอินพุทเป็น rp และค่าความเป็นสมาชิกของเอาต์พุทที่ตรงกันคือ oz และในทำนองเดียวกัน บริเวณพื้นที่ IC1 โดยใช้กฎข้อที่ 2 ถึงข้อที่ 4 ได้
- (r2) เลือกค่าความเป็นสมาชิกของอินพุทเป็น m และค่าความเป็นสมาชิกของเอาต์พุทที่ตรงกันคือ op
- (r3) เลือกค่าความเป็นสมาชิกของอินพุทเป็น en และค่าความเป็นสมาชิกของเอาต์พุทที่ตรงกันคือ on
- (r4) เลือกค่าความเป็นสมาชิกของอินพุทเป็น en และค่าความเป็นสมาชิกของเอาต์พุทที่ตรงกันคือ oz

ซึ่งสามารถพิสูจน์ได้ว่าทั้งพื้นที่ IC1 และ IC2 เป็นจริง โดยใช้หลักจุดกึ่งกลางมวลดังนี้

$$\Delta u_{pd}(nT) = \frac{rp \times oz + m \times op + en \times on + en \times oz}{rp + m + en + en}$$

ในขั้นตอนสุดท้ายนำ $op = L, on = -L, oz = 0$ และสมการเส้นตรงของฟังก์ชันความเป็นสมาชิกซึ่งสัมพันธ์กับรูปที่ 3.5 สามารถเขียนได้ดังนี้

$$ep = \frac{K_p d(nT) + L}{2L} \qquad en = \frac{-K_p d(nT) + L}{2L}$$

$$rp = \frac{K_d r(nT) + L}{2L} \qquad rn = \frac{-K_d r(nT) + L}{2L}$$

จะได้

$$\Delta u_{pd}(nT) = \frac{L}{2(2L - K_p d(nT))} [K_p d(nT) - K_d r(nT)] \quad (3.13)$$

ในที่นี้กำหนดให้ $d(nT) \geq 0$ ในพื้นที่ IC1 และ IC2 ในกรณีเดียวกัน ซึ่งสามารถพิสูจน์พื้นที่ IC5 และ IC6 ได้ว่า

$$\Delta u_{pd}(nT) = \frac{L}{2(2L + K_p d(nT))} [K_p d(nT) - K_d r(nT)] \quad (3.14)$$

ในที่นี้กำหนดให้ $d(nT) \leq 0$ ในพื้นที่ IC5 และ IC6 ดังนั้นเมื่อรวมสูตรของ IC1, IC2, IC5 และ IC6 เข้าด้วยกันจัดเป็นสมการใหม่ได้ดังนี้

$$\Delta u_{pd}(nT) = \frac{L}{2(2L - K_p |d(nT)|)} [K_p d(nT) - K_d r(nT)] \quad (3.15)$$

ในทำนองเดียวกันถ้า $K_p d(nT)$ และ $K_d r(nT)$ เป็นค่าแห่งในพื้นที่ IC3, IC4, IC7 และ IC8 จะได้

$$K_p |d(nT)| \leq K_d |r(nT)| \leq L \quad (3.16)$$

ในกรณีนี้จะได้

$$\Delta u_{pd}(nT) = \frac{L}{2(2L - K_d |d(nT)|)} [K_p d(nT) - K_d r(nT)] \quad (3.17)$$

และสุดท้ายในบริเวณพื้นที่ IC9 – IC20 ได้สูตรที่ตรงกันกับสมการดังกล่าว ดังนี้

$$\Delta u_{pd}(nT) = \frac{1}{2} [L - K_d r(nT)] \quad \text{ในพื้นที่ IC9, IC10} \quad (3.18)$$

$$= \frac{1}{2} [-L + K_p d(nT)] \quad \text{ในพื้นที่ IC11, IC12} \quad (3.19)$$

$$= \frac{1}{2} [-L - K_d r(nT)] \quad \text{ในพื้นที่ IC13, IC14} \quad (3.20)$$

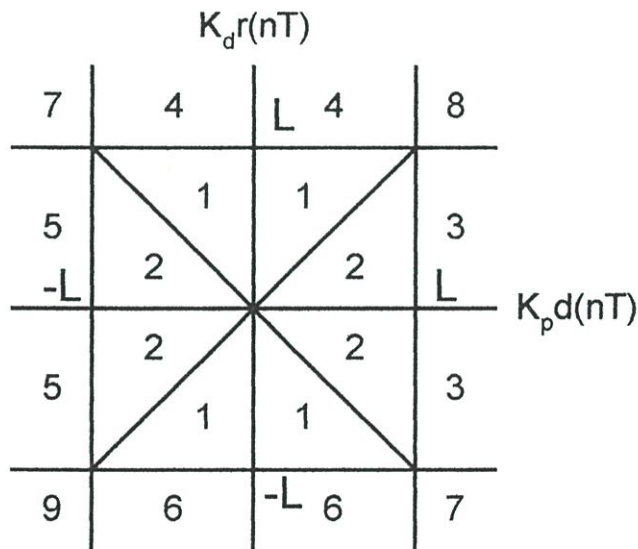
$$= \frac{1}{2} [L + K_p d(nT)] \quad \text{ในพื้นที่ IC15, IC16} \quad (3.21)$$

$$= 0 \quad \text{ในพื้นที่ IC17, IC19} \quad (3.22)$$

$$= -L \quad \text{ในพื้นที่ IC18} \quad (3.23)$$

$$= L \quad \text{ในพื้นที่ IC20} \quad (3.24)$$

จากรูปที่ 3.5 และสมการพื้นที่ข้างต้นสามารถแบ่งพื้นที่ได้ใหม่ดังรูปที่ 3.6 โดยลดรูปให้เหลือสมการเพียง 9 สมการเท่านั้น



รูปที่ 3.6 พื้นที่ความเป็นไปได้ของคู่ลำดับสัญญาณผิดพลาดและอัตราเปลี่ยนสัญญาณของระบบพีซีพีดีที่มีการลดรูปแล้ว

$$\Delta u_{pd}(nT) = \frac{L}{2(2L - K_p |d(nT)|)} [K_p d(nT) - K_d r(nT)] \quad \text{ในพื้นที่ที่ 1} \quad (3.25)$$

$$\Delta u_{pd}(nT) = \frac{L}{2(2L - K_d |d(nT)|)} [K_p d(nT) - K_d r(nT)] \quad \text{ในพื้นที่ที่ 2} \quad (3.26)$$

$$\Delta u_{pd}(nT) = \frac{1}{2} [L - K_d r(nT)] \quad \text{ในพื้นที่ที่ 3} \quad (3.27)$$

$$\Delta u_{pd}(nT) = \frac{1}{2}[-L + K_p d(nT)] \quad \text{ในพื้นที่ที่ 4} \quad (3.28)$$

$$\Delta u_{pd}(nT) = \frac{1}{2}[-L - K_d r(nT)] \quad \text{ในพื้นที่ที่ 5} \quad (3.29)$$

$$\Delta u_{pd}(nT) = \frac{1}{2}[L + K_p d(nT)] \quad \text{ในพื้นที่ที่ 6} \quad (3.30)$$

$$\Delta u_{pd}(nT) = 0 \quad \text{ในพื้นที่ที่ 7} \quad (3.31)$$

$$\Delta u_{pd}(nT) = -L \quad \text{ในพื้นที่ที่ 8} \quad (3.32)$$

$$\Delta u_{pd}(nT) = L \quad \text{ในพื้นที่ที่ 9} \quad (3.33)$$

จากที่กล่าวมาทั้งหมด เป็นการบรรยายทฤษฎีเฟสล็อกจูปและทฤษฎีระบบควบคุมพีชซีพีดีที่ใช้ในงานวิจัยนี้ ในบทต่อไปเป็นการนำเอาทฤษฎีทั้งหมดมาประยุกต์ใช้งานจริง โดยเป็นการผสมผสานระหว่างตัวควบคุมแบบพีชซีพีดี และตัวควบคุมแบบเฟสล็อกจูป

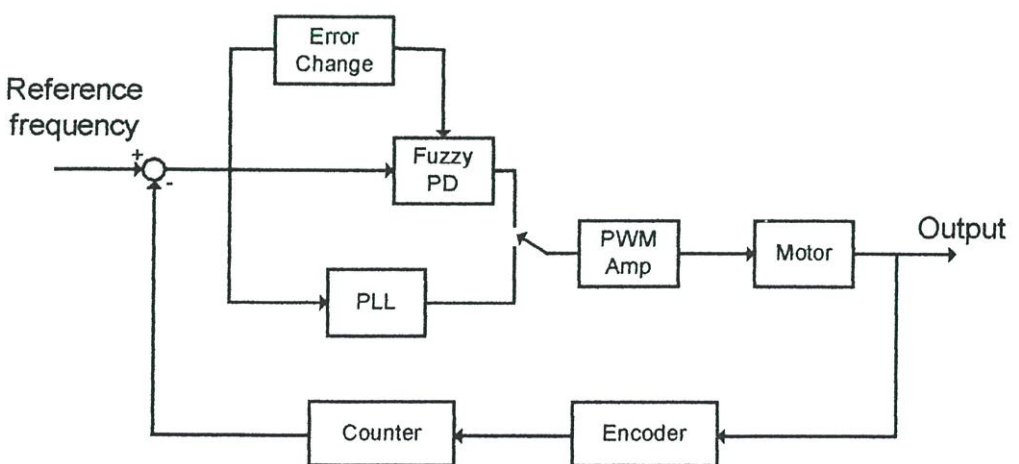
บทที่ 4

หลักการการทำงานของระบบฟัซซีพีดี-พีแอลแอล

ในการนำหลักการของระบบควบคุมทั้งสองระบบดังกล่าวมาทำงานร่วมกันเพื่อให้ได้เป็นระบบใหม่นั้น จำเป็นต้องมีข้อพิจารณา 3 หัวข้อ ในหัวข้อย่อย 4.1 อธิบายถึงรูปแบบโดยรวมของระบบ หัวข้อ 4.2 กล่าวถึงหลักการของเงื่อนไขของการเปลี่ยน (switching condition) และหัวข้อที่ 4.3 เป็นการสรุปโดยสร้างแบบจำลองแสดงให้เห็นถึงการทดลองที่นำทฤษฎีไปใช้จริง

4.1 รูปแบบของระบบ

พิจารณาแผนภาพในรูปที่ 4.1 เห็นได้ว่าระบบควบคุมทั้งหมดประกอบด้วยตัวควบคุมสองชนิดด้วยกันคือ ตัวควบคุมแบบเฟสล็อกลูปและตัวควบคุมแบบฟัซซีพีดี ซึ่งตัวควบคุมทั้งสองนี้ถูกออกแบบมาให้ไม่สามารถทำงานในเวลาเดียวกันได้ หลักการที่ใช้ในการสลับการทำงานระหว่างตัวควบคุมทั้งสองตัวนี้จะอธิบายในหัวข้อย่อยถัดไป เนื่องจากคุณสมบัติของฟัซซีพีดีให้การตอบสนองในช่วงเริ่มต้นที่ดี ดังนั้นจึงให้ฟัซซีพีดีทำงานในช่วงเริ่มต้นของระบบ และในช่วงของการสลับการทำงานไปเป็นเฟสล็อกลูปนั้นฟัซซีพีดีจะส่งค่าความผิดพลาดไปเพื่อให้เฟสล็อกลูปเริ่มการทำงาน ในระหว่างที่ระบบทำงาน ตัวควบคุมแต่ละตัวจะส่งสัญญาณควบคุมไปยังพัลส์วิดิมอดูเลชัน (PWM) และด้วยขยายกำลังขับ (power amp) เพื่อขับเคลื่อนมอเตอร์ และสัญญาณเอาต์พุตที่ได้ใช้เป็นสัญญาณป้อนกลับ (feedback) กลับเข้าสู่ เอนโคเดอร์ (encoder) ในระบบ



รูปที่ 4.1 แผนภาพบล็อกของระบบควบคุมแบบฟัซซีพีดี-พีแอลแอล

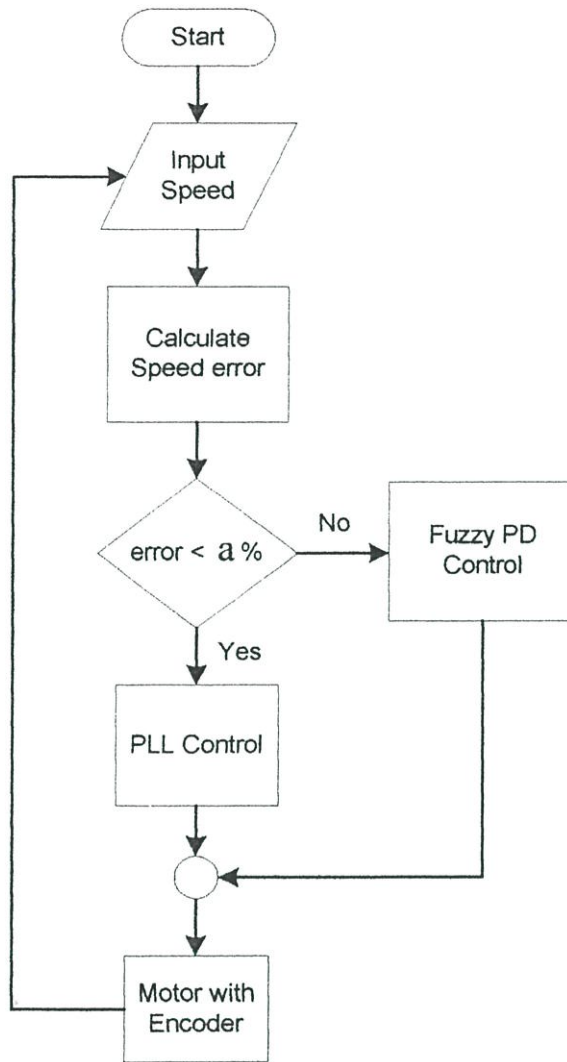
งานวิจัยนี้ ในส่วนของพีซีพีดีเป็นการทำงานโดยซอฟต์แวร์และในส่วนของเฟสลือกูป อยู่ในรูปแบบของฮาร์ดแวร์ ส่วนประกอบและรายละเอียดของระบบฮาร์ดแวร์เฟสลือกูปที่ใช้ในการทดลองนี้อธิบายในบทต่อไป

4.2 เงื่อนไขการเปลี่ยน

จากประสบการณ์และทฤษฎีของระบบควบคุมของระบบทั้งสองที่ได้กล่าวมาแล้วในบทก่อนหน้านี้นี้พบว่า อัตราการตอบสนองของตัวควบคุมทั้งสองชนิดที่นำมาทำงานร่วมกันนี้ หากต้องการให้เวลาของการตอบสนองของระบบสูง ค่าสัญญาณอินพุทของตัวควบคุมแบบพีซีพีดีต้องมากกว่าของเฟสลือกูปในกรณีที่สัญญาณความผิดพลาดเท่ากัน และถ้าค่าของสัญญาณอินพุทของตัวควบคุมแบบพีซีพีดีมากกว่าของเฟสลือกูป ต้องมีการกำหนดขอบเขตของค่าอินพุทให้เท่ากับจุดที่จะสลับการทำงานระหว่างตัวควบคุมทั้งสองตัวนี้

เนื่องจากเสถียรภาพของระบบทั้งสองชนิดนั้นแตกต่างกัน [22, 25] ดังที่ได้กล่าวไว้ในบทก่อนหน้านี้นี้ ค่าสัญญาณควบคุมและอัตราสัญญาณที่เปลี่ยนแปลง จะมีขอบเขตอยู่ที่จุดเปลี่ยนการทำงานของทั้งสองระบบดังนั้นจึงสามารถออกแบบระบบได้ง่าย โดยขั้นแรกเริ่มการทำงานให้ระบบทำงานเองและกำหนดจุดเปลี่ยนการทำงาน โดยมีพื้นฐานจากประสิทธิภาพของระบบที่ต้องการ โดยขั้นตอนนี้แสดงในหัวข้อถัดไป

เมื่อได้กำหนดจุดเปลี่ยนการทำงานแล้ว สามารถดำเนินการต่อตามแผนผัง ดังรูปที่ 4.2 และหลังจากกำหนดค่าเริ่มต้นของพารามิเตอร์ ค่าเริ่มต้นของสัญญาณป้อนกลับ และค่าความถี่อ้างอิงแล้ว ระบบจะเริ่มเปรียบเทียบค่าความเร็วที่ผิดพลาดและทำการเช็คเงื่อนไขในแผนผัง ตัวอย่างเช่น ถ้าเห็นว่าเฟสลือกูปสามารถตอบสนองโดยไม่เกิดค่าพุ่งเกิน และสามารถเข้าสู่ค่าปรับตั้ง (set point) ได้อย่างรวดเร็วและราบเรียบในขณะที่เปอร์เซ็นต์ของค่าผิดพลาด เท่ากับ $a\%$ ของค่าปรับตั้ง สามารถเปลี่ยนการทำงานจากพีซีพีดีมาเป็นเฟสลือกูปในจุดนี้ได้ โดยจุดที่บอกว่าควรเปลี่ยนการทำงานของตัวควบคุมทั้ง 2 ตัวได้มาจากการทดลองหาผลตอบสนองของระบบควบคุมแต่ละตัวเพื่อการประมาณค่า โดยที่ค่าพารามิเตอร์ที่ถูกต้องในระบบเป็นส่วนสำคัญมาก หากมีความถูกต้องสูงจะช่วยลดเวลาในการหาจุดเปลี่ยนได้



รูปที่ 4.2 แผนผังเงื่อนไขของการเปลี่ยนการควบคุม

4.3 การจำลองผลด้วยคอมพิวเตอร์

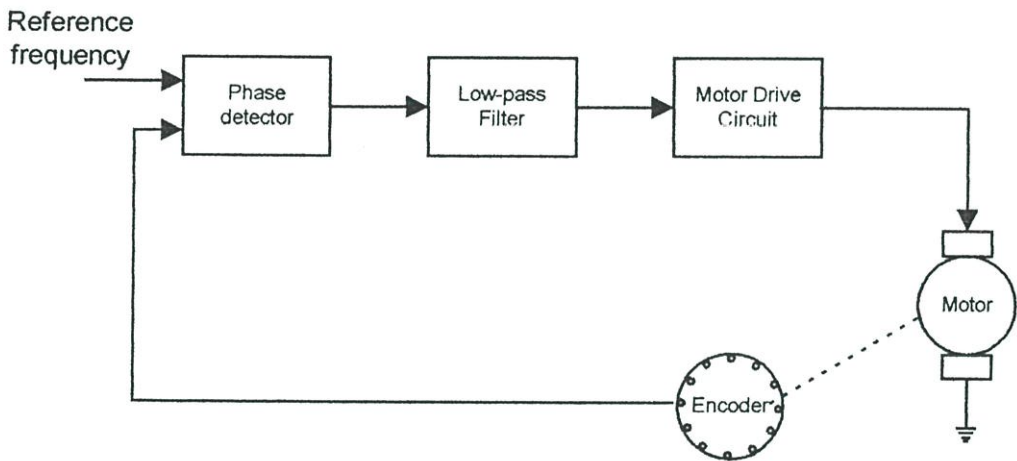
ในหัวข้อนี้แสดงตัวอย่างและผลการจำลอง เพื่อให้เห็นประสิทธิภาพของระบบที่ออกแบบในการทดลองได้มีการนำแบบจำลองของมอเตอร์ซึ่งแสดงได้โดยสมการดังนี้

$$G(s) = \frac{1/K_E}{(1 + \tau_M)s} \quad (4.1)$$

จากสมการที่ 4.1 เป็นระบบของมอเตอร์ยี่ห้อ Sanyo Denki รุ่น Super U ชนิด DC เซอร์โว [26] มีค่าคงที่แรงดัน $K_E = 0.2197 \text{ V/rad/s}$ และเวลาเชิงกลคงที่ (mechanical time constant) $\tau_M = 0.012 \text{ s}$.

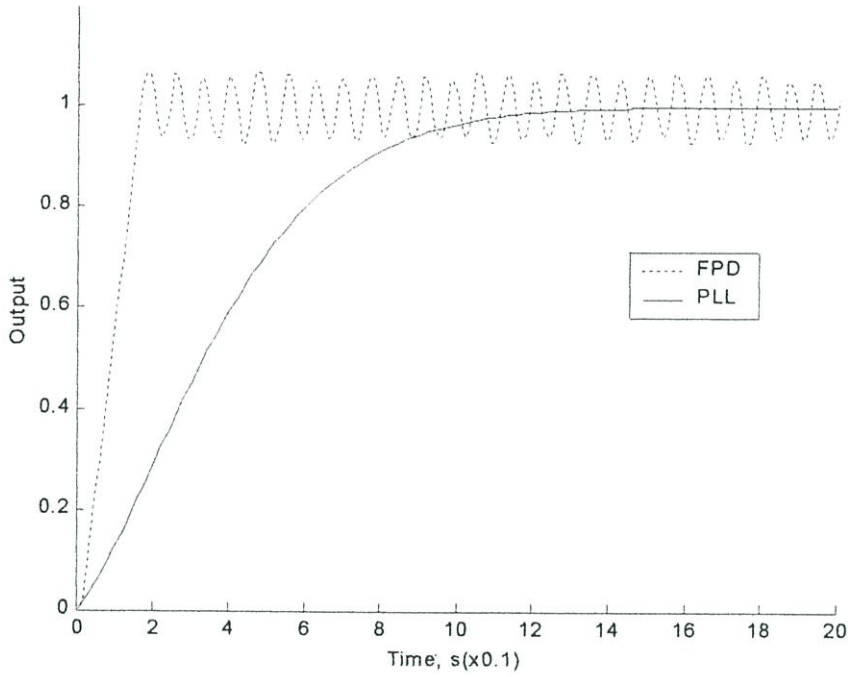
ค่าพารามิเตอร์ที่ออกแบบสำหรับตัวควบคุมแบบพีซีพีดี คือ: $L=5$; $K_p=1$; $K_d=0.1$; $K_{ppd}=2$; มีค่าเวลาสุ่ม $T = 0.01s$.

ค่าพารามิเตอร์ที่ออกแบบสำหรับตัวควบคุมแบบเฟสล็อกกลูป คือ $K_\phi = 0.111 \text{ V/rad}$ (ค่าเกนคงที่โดยสมมติว่าใช้เฟสดีเทคเตอร์ของ MC4044/4344 [14] ซึ่งให้ผลการจำลองใกล้เคียงกับเฟสดีเทคเตอร์ของ MC14046B), $R_1 = 10 \text{ M}\Omega$, $R_2 = 1.5 \text{ M}\Omega$, $C = 0.1 \text{ }\mu\text{F}$ (ค่าพารามิเตอร์สำหรับพาสซีฟลูปฟิลเตอร์), $K_1 = 1.2 \text{ V/V}$ (ค่าเกนการขับเคลื่อนมอเตอร์ สมมติให้ใช้กับความเร็วค่า) $K_2 = 5.73 \text{ พัลส์/เรเดียน}$ (สำหรับเอนโคเดอร์) $K_3 = 0.1$ (วงจรรนับสิบ) โดยที่พารามิเตอร์ที่ใช้แสดงได้ดังรูป 4.3

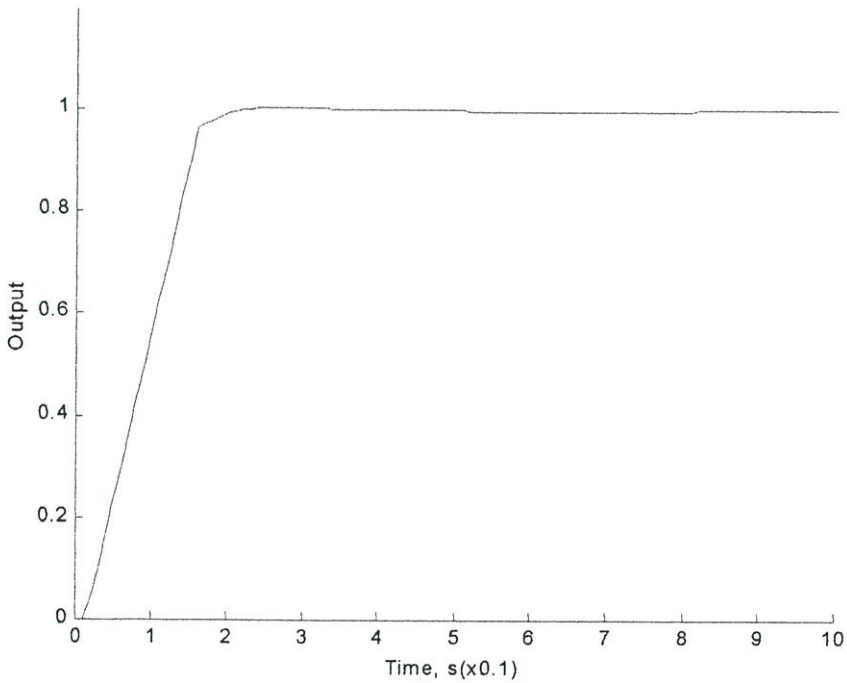


รูปที่ 4.3 แผนภาพบล็อกของตัวควบคุมความเร็วมอเตอร์แบบเฟสล็อกกลูป

ในงานวิจัยนี้ได้มีการใช้โปรแกรม MATLAB เพื่อทำการสร้างการจำลอง โดยรูปที่ 4.4 แสดงค่าการตอบสนองของเอาต์พุตต่ออินพุตที่เป็นฟังก์ชันหนึ่งหน่วย (unit step) โดยเปรียบเทียบกันระหว่างตัวควบคุมสองตัว ผลการจำลองที่ได้เป็นไปตามที่คาดไว้ คือพีซีพีดีมีการตอบสนองเร็วในช่วงเริ่มต้น ในขณะที่เฟสล็อกกลูปมีการตอบสนองในช่วงสถานะอยู่ตัวที่ดีกว่า สามารถสรุปได้ว่าจุดที่เราใช้ในการเปลี่ยนระหว่างตัวควบคุมทั้งสองอยู่ที่ $a = 90\%$ ของ ค่าปรับตั้ง



รูปที่ 4.4 เปรียบเทียบผลการตอบสนองของการควบคุมแบบฟีดแบ็คและเฟสล็อกลูป



รูปที่ 4.5 การทำงานร่วมกันระหว่างฟีดแบ็คและเฟสล็อกลูป โดยที่ตัวควบคุมแบบฟีดแบ็คเลือกจุดเปลี่ยนเมื่อเอาต์พุตมีค่าเท่ากับ 90 % ของค่าปรับตั้ง

และเมื่อได้ทำการทดลองเพิ่มเติม โดยนำทั้ง 2 ระบบคือระบบพีซีพีดีและระบบเฟสติก
 ลูปมาทำงานร่วมกัน โดยแสดงผลการจำลองในรูปที่ 4.5 ผลที่ได้มีการตอบสนองที่ดีทั้งในช่วงเริ่ม
 ต้นของระบบเนื่องจากพีซีพีดีและช่วงสถานะอยู่ตัวเนื่องจากเฟสติกลูป โดยมีจุดเปลี่ยนการ
 ทำงานระหว่างตัวควบคุมทั้งสองที่ 90 % ดังจะเห็นได้ว่าการสลับการทำงานระหว่างการควบคุมทั้ง
 สองนี้อาศัยการพิจารณาโดยการสังเกตการตอบสนองของระบบควบคุมทั้งสองในรูปที่ 4.4 เป็น
 หลัก และเลือกจุดสลับที่เห็นว่าเป็นจุดเปลี่ยนจากการควบคุมแบบหนึ่งไปเป็นอีกแบบหนึ่ง ณ จุดที่
 ทำงานโดยก่อให้เกิดผลของการตอบสนองที่ให้ความพึงพอใจสูงสุด ที่เลือกโดยผู้ออกแบบ

อนึ่งแนวคิดที่ได้จากการจำลองผลบหานี้ จะนำไปใช้สร้างจริงและทดสอบแนวคิดกับ
 อุปกรณ์จริงในบทที่ 5 ต่อไป

บทที่ 5

ผลการทดลอง

หลังจากที่ได้มีการศึกษาหลักการทำงานของระบบควบคุมแบบพีซีพีดี-พีแอลแอลในบทที่ผ่านมาแล้วเพื่อทดสอบแนวคิดดังกล่าว ในบทนี้เป็นการกล่าวถึงการประยุกต์ใช้งานการควบคุมความเร็วของมอเตอร์กระแสตรง โดยมีภาระและไม่มีภาระ 2 กิโลกรัม และมีการปรับเปลี่ยนความเร็วของมอเตอร์เพื่อทดสอบผลตอบสนอง โดยผลได้ที่จะนำไปเปรียบเทียบกับตัวควบคุมแบบต่าง ๆ

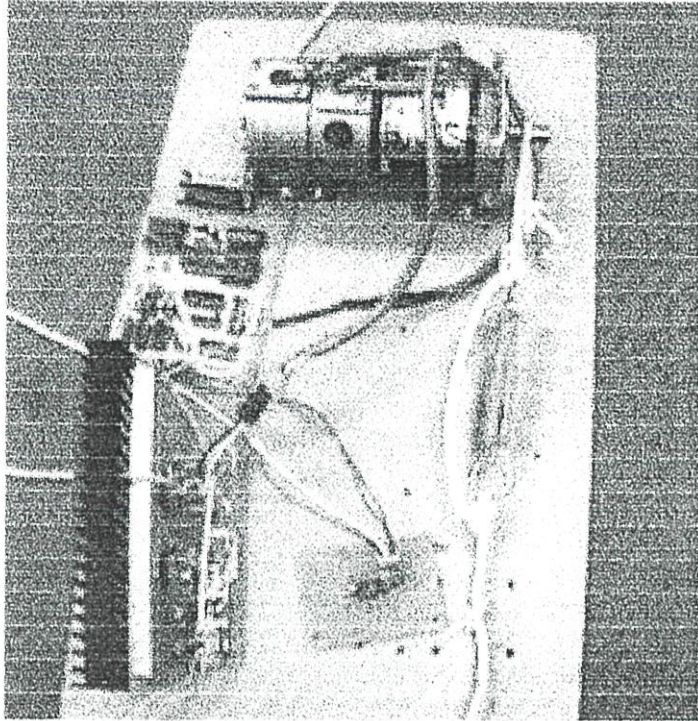
อุปกรณ์ที่ใช้ในการทดลองและเก็บผลมีดังต่อไปนี้

1. เซอร์โวมอเตอร์กระแสตรงยี่ห้อ Sanyo Denki รุ่น Super U 180W, 75V, 3.4 Amp, 3000 rpm กับเอนโคเดอร์รุ่น E681000V 00B 1000 พัลส์/รอบ
2. IC เฟสล็อกดูปเบอ์ MC14046B
3. ตัวต้านทานและตัวเก็บประจุ
4. วงจรพัลส์วิดมอดูเลชัน MCS-51
5. วงจรแปลงความถี่เป็นแรงดัน LM331
6. วงจรกำลังขับมอเตอร์ L298
7. วงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล ADC0804
8. วงจรหารความถี่ 74LS90
9. ISA Card
10. โหลดสปริง
11. มัลติมิเตอร์
12. ออสซิลโลสโคป
13. คอมพิวเตอร์ส่วนบุคคล

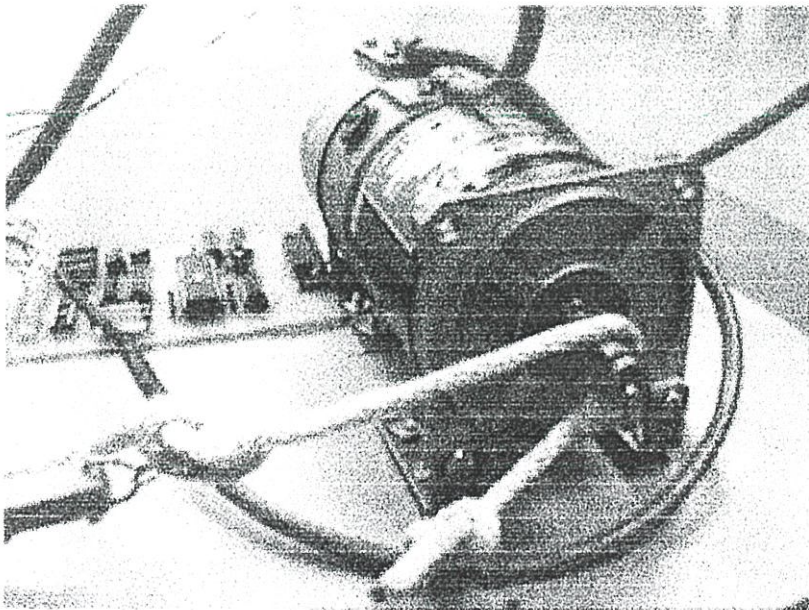
5.1 การทดลองควบคุมมอเตอร์ด้วยตัวควบคุมแบบพีซีพีดี-พีแอลแอล

หลังจากได้ศึกษาหลักการทำงานของพีซีพีดี-พีแอลแอลแล้ว ต่อไปนี้เป็นการควบคุมจริงโดยใช้ตัวควบคุมแบบพีซีพีดี-พีแอลแอลมาควบคุมความเร็วของมอเตอร์ดังแสดงการต่อใช้งานจริงในรูปที่ 5.1 โดยมีค่าพารามิเตอร์ของเฟสล็อกดูปเหมือนกับผลการจำลองในบทที่แล้ว และทำยทดสอบได้เสนอผลตอบสนองของการควบคุมความเร็วที่ความเร็ว 588 รอบต่อนาที (rpm) โดยมีการเพิ่ม

ภาระให้กับมอเตอร์ 2 กิโลกรัมซึ่งใช้โหลดสปริงดึงรั้งไว้ดังแสดงในรูปที่ 5.2 เพื่อเป็นการทดสอบสนองของระบบต่าง ๆ

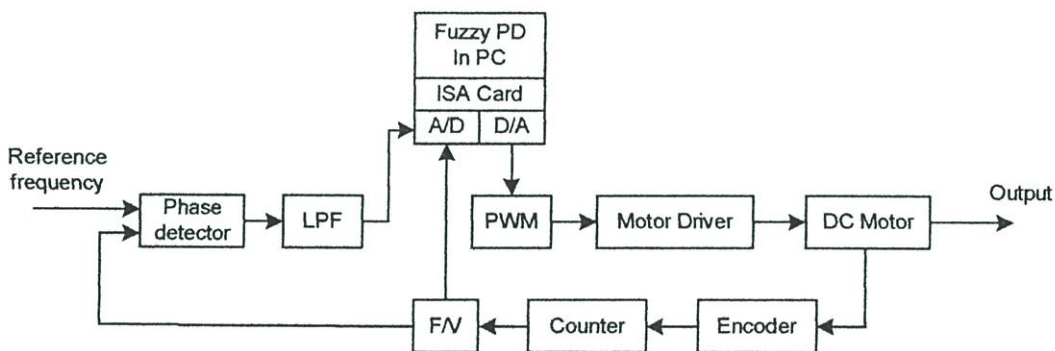


รูปที่ 5.1 การจัดตั้งเครื่องมือจริงของตัวควบคุมแบบพีซีพีดี-พีแอลแอล



รูปที่ 5.2 การจัดตั้งเครื่องมือจริงของ โหลดสปริงที่เพิ่มภาระให้กับมอเตอร์กระแสตรง

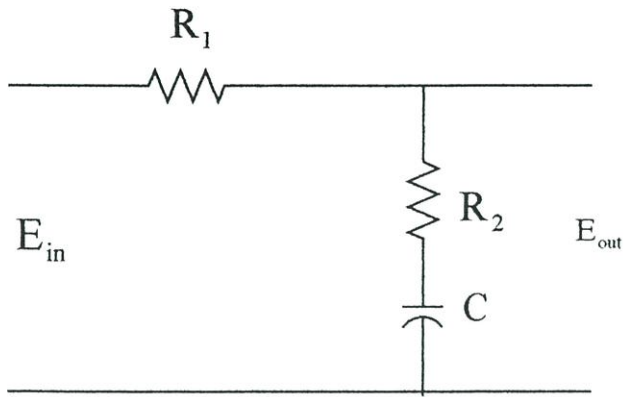
ขั้นตอนการทดลองทำได้โดยนำเอาระบบควบคุมแบบฟัซซีพีดี-พีแอลแอลมาทดลองในเซอร์โวมอเตอร์กระแสตรงซึ่งแสดงการต่อใช้งานในแผนภาพบล็อกรูปที่ 5.3 โดยสามารถอธิบายการทำงานของระบบได้ คือเริ่มแรกป้อนความถี่อ้างอิงเข้าไปในบล็อกของเฟสดีเทคเตอร์หลังจากนั้นสัญญาณจะส่งผ่านไปโลว์พาสฟิลเตอร์เพื่อกรองความถี่สูงออกไปเหลือแต่สัญญาณไฟกระแสตรงเพื่อแปลงเป็นสัญญาณดิจิทัลส่งผ่านไปยังคอมพิวเตอร์ผ่าน ISA การ์ด โดยในคอมพิวเตอร์มีโปรแกรมฟัซซีพีดีเขียนไว้ด้วยภาษาซีซึ่งเป็นตัวประมวลผลของฟัซซีพีดีโดยมีค่าเวลาในการเก็บเท่ากับ 0.4 วินาที ผลที่ได้จากตัวการประมวลผลนั้นส่งผ่านไปยังวงจรพัลส์วิดโมดูเลชันเพื่อควบคุมความเร็วโดยมีวงจรกำลังขั้วมอเตอร์เป็นตัวส่งกำลังให้มอเตอร์หมุน ความถี่ป้อนกลับได้มาจากเอนโคเดอ์ ส่งผ่านมายังตัวหารความถี่ 10 เท่าเพื่อลดความถี่ลง หลังจากนั้นป้อนให้เฟสดีเทคเตอร์และส่งผ่านไปยังตัวแปลงสัญญาณความถี่เป็นสัญญาณแรงดัน เพื่อส่งกลับไปให้โปรแกรมคำนวณการเปลี่ยนจากระบบฟัซซีพีดีเป็นระบบเฟสล็อกดูป



รูปที่ 5.3 แผนภาพบล็อกของการออกแบบระบบควบคุมแบบฟัซซีพีดี-พีแอลแอล

ในขั้นตอนการออกแบบส่วนของระบบควบคุมแบบฟัซซีพีดีนั้นไม่ต้องใช้ค่าพารามิเตอร์ของมอเตอร์ เนื่องจากใช้ซอฟต์แวร์ในการประมวลผลการทดลอง โดยค่าพารามิเตอร์ได้จากการทดลองผิดลองถูกเพื่อให้ได้ค่าที่ดีที่สุด (trial-and-error) และค่าพารามิเตอร์ที่ใช้ในระบบควบคุมแบบฟัซซีพีดีในงานวิจัยนี้คือ $K_p = 1$, $K_d = 0.1$, $K_{upd} = 2$, $L = 5$ และ $T = 0.01s$

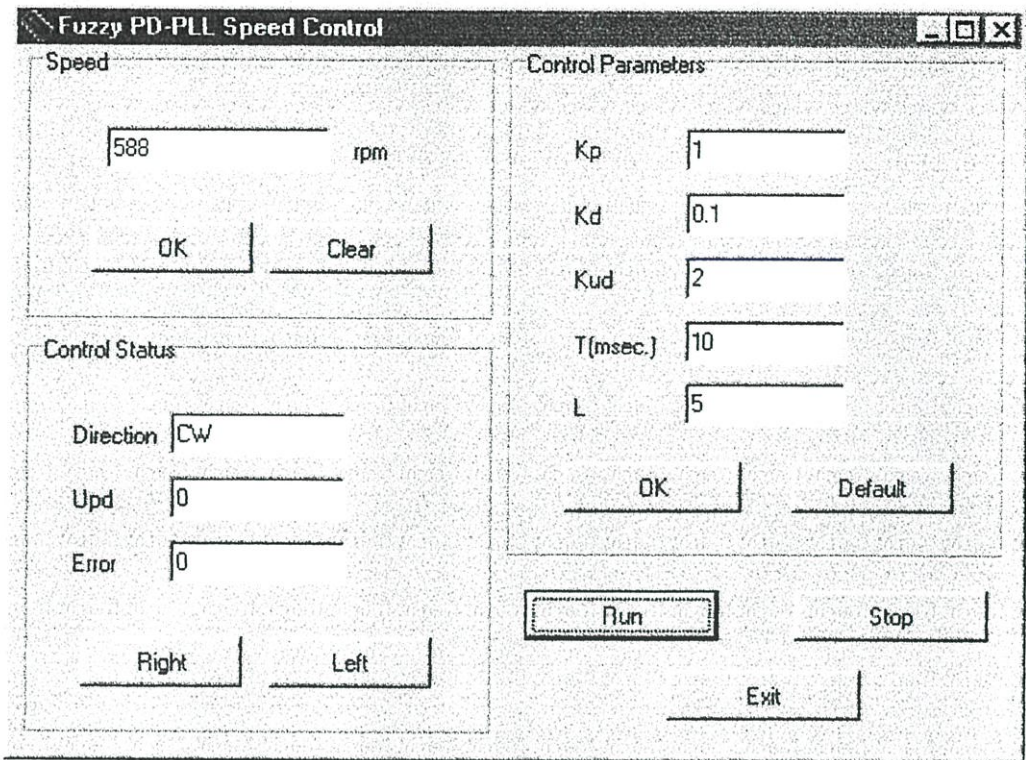
สำหรับมอเตอร์ไฟฟ้ากระแสตรงใช้เอกสารอ้างอิง จากบริษัท [26] ที่ผลิตเพื่อประมาณค่าในส่วนของฮาร์ดแวร์ในระบบ และลูปฟิลเตอร์ได้กำหนดค่าของตัวต้านทานและตัวเก็บประจุไว้คือ $R_1 = 10M$, $R_2 = 1.5M$ และ $C = 0.1\mu F$ ดังแสดงในรูปที่ 5.4



รูปที่ 5.4 การต่อใช้งานของโลว์พาสฟิลเตอร์แบบพาสซีฟ

การทดลองทำตามขั้นตอนที่ได้เสนอไว้ในบทที่แล้ว โดยกำหนดค่าจุดเปลี่ยนไว้ที่ 90% ของจุดอ้างอิง ซึ่งจะสอดคล้องกับค่าความเร็ว 588 รอบต่อนาที ได้มีการทดลองโดยใช้ตัวควบคุมแบบพีไอดีและตัวควบคุมแบบเฟสล็อกซึ่งเป็นส่วนของฮาร์ดแวร์เพื่อเปรียบเทียบประสิทธิภาพ หลังจากทำการปรับค่าพารามิเตอร์แล้ว ได้ค่าที่เหมาะสมของตัวควบคุมแบบพีไอดี คือ $K_p = 0.2$, $K_i = 0.1$, $K_d = 0.05$ และ $T = 0.01s$

ค่าพารามิเตอร์ต่าง ๆ ที่ใช้ถูกเขียนขึ้นโดยซอฟต์แวร์เดลไฟ (delphi) เพื่อให้ง่ายต่อการทดลองซึ่งแสดงดังรูปที่ 5.5 แสดงหน้าต่างที่รับค่าพารามิเตอร์ของพีซีพีดี-พีแอลแอล เพื่อเป็นค่าอินพุทให้ซอฟต์แวร์ ในส่วนโปรแกรมของพีซีพีดีเขียนโดยใช้ภาษาซีและเชื่อมต่อกับหน้าต่างของเดลไฟ จากรูปที่ 5.5 ประกอบด้วยหน้าต่างควบคุม 3 ส่วนด้วยกันคือ ส่วนแรกเป็นส่วนของจุดอ้างอิง เป็นส่วนที่สามารถกำหนดความเร็วรอบของมอเตอร์ที่ต้องการได้ ส่วนที่สองเป็นส่วนของสถานะควบคุม จากส่วนนี้สามารถกำหนดค่าทิศทางการหมุนของมอเตอร์ว่าจะให้หมุนทวนเข็มนาฬิกาหรือตามเข็มนาฬิกาซึ่งสามารถทราบค่าพารามิเตอร์ป้อนกลับที่ได้จากการควบคุมอีกด้วย ส่วนสุดท้ายเป็นส่วนของพารามิเตอร์ควบคุม ซึ่งสามารถป้อนค่าพารามิเตอร์ต่าง ๆ ของตัวควบคุมแบบพีซีพีดี-พีแอลแอลได้



รูปที่ 5.5 หน้าต่างที่รับค่าพารามิเตอร์ของฟัซซีพีดี-พีแอลแอล

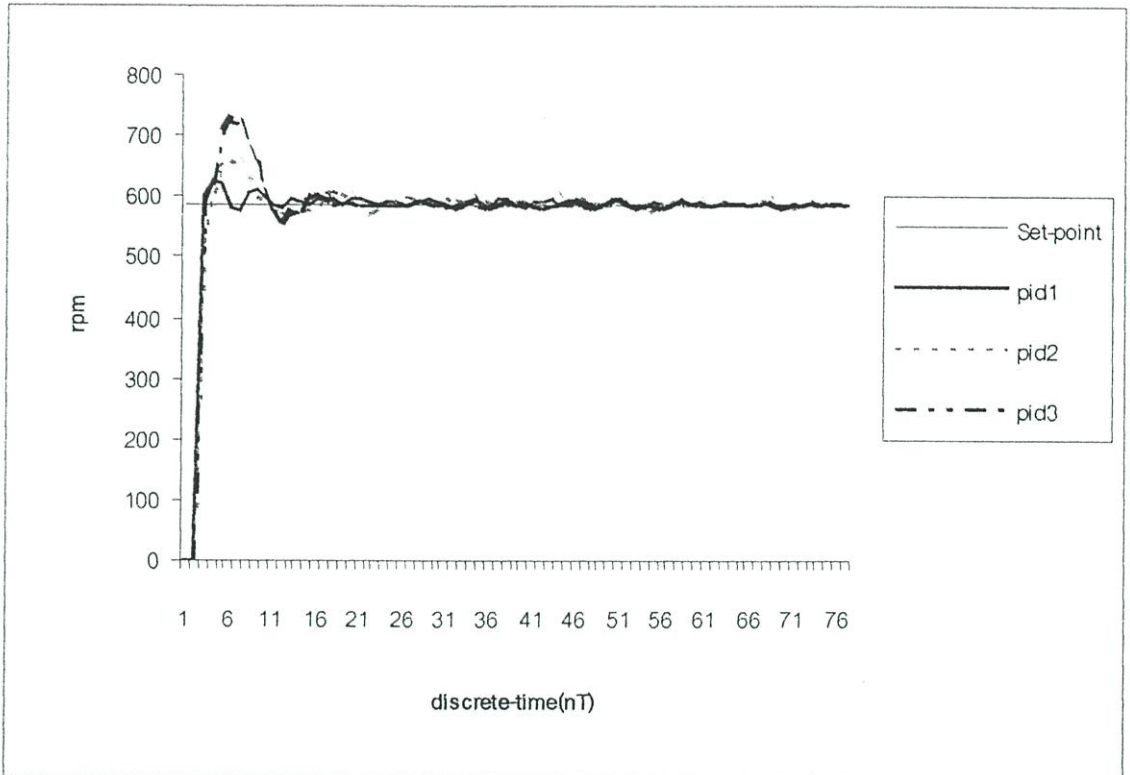
5.2 ผลการทดลองการควบคุมมอเตอร์ด้วยตัวควบคุมแบบฟัซซีพีดี-พีแอลแอล

ผลการทดลองกระทำได้โดยการเก็บค่าพารามิเตอร์ต่าง ๆ ด้วยการลองผิดลองถูกเพื่อให้ได้ค่าที่ดีที่สุดจากตัวควบคุมหลายแบบแล้วเลือกค่าพารามิเตอร์ที่ดีที่สุดของแต่ละระบบเพื่อนำมาเปรียบเทียบกับตารางที่ 5.1 แสดงค่าพารามิเตอร์ต่าง ๆ ของตัวควบคุมแบบพีไอดี

ตารางที่ 5.1 ค่าพารามิเตอร์ต่าง ๆ ของตัวควบคุมแบบพีไอดี

ลำดับของข้อมูล	ค่าเกณฑ์ของตัวควบคุมแบบพีไอดี		
	K_p	K_i	K_d
pid1	0.2	0.1	0.05
pid2	0.5	0.05	0.1
pid3	1	0.2	0.5

จากการทดลองผลด้วยการเปลี่ยนค่าพารามิเตอร์ต่าง ๆ ตามลำดับของข้อมูลในตารางที่ 5.1 สามารถเห็นผลการตอบสนองของระบบดังแสดงในรูปที่ 5.6 จะเห็นได้ว่าเมื่อมีการปรับเกณฑ์ที่ไม่เหมาะสมหรือมากเกินไปจะทำให้ระบบเกิดค่าพุ่งเกินมาก



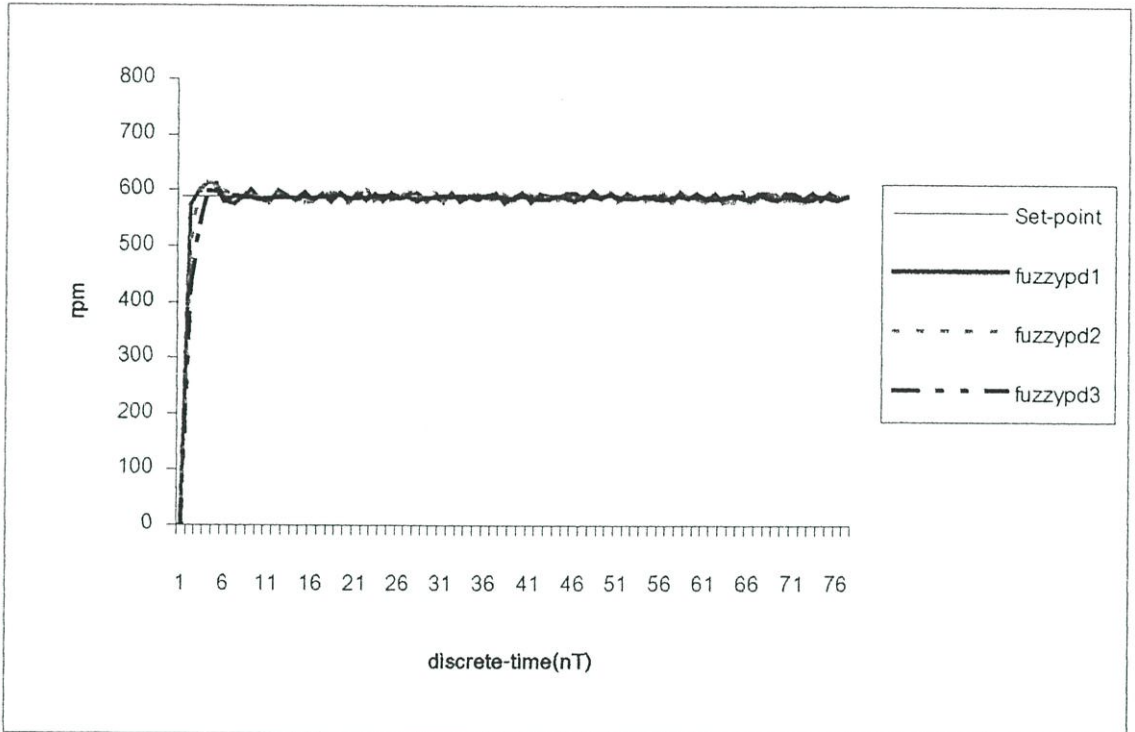
รูปที่ 5.6 ผลตอบสนองของตัวควบคุมแบบพีไอดีเมื่อเปลี่ยนค่าพารามิเตอร์ต่าง ๆ

ผลการทดลองเมื่อทำการเปลี่ยนค่าพารามิเตอร์ต่าง ๆ ของตัวควบคุมแบบฟัซซีพีดีซึ่งกระทำด้วยการลองผิดลองถูกเพื่อให้ได้ค่าที่ดีที่สุดเช่นเดียวกับตัวควบคุมแบบพีไอดีดังแสดงค่าพารามิเตอร์ต่าง ๆ ไว้ในตารางที่ 5.2

ตารางที่ 5.2 ค่าพารามิเตอร์ต่าง ๆ ของตัวควบคุมแบบฟัซซีพีดี

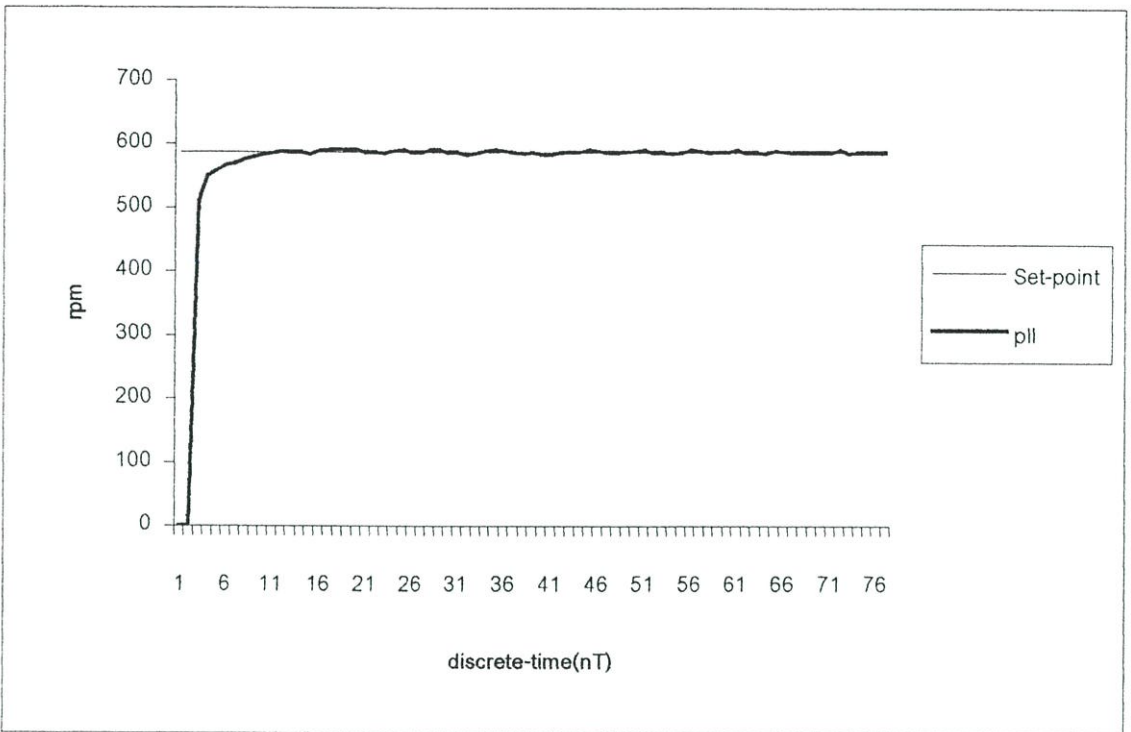
ลำดับของข้อมูล	ค่าเกณฑ์ของตัวควบคุมแบบฟัซซีพีดี				
	K_p	K_d	K_{upd}	T	L
fuzzypd1	1	0.1	2	0.01	5
fuzzypd2	5	0.5	1	0.01	10
fuzzypd3	1	0.1	0.2	0.01	5

จากการทดลองผลด้วยการเปลี่ยนค่าพารามิเตอร์ต่าง ๆ ตามลำดับของข้อมูลในตารางที่ 5.2 สามารถแสดงให้เห็นผลการตอบสนองของระบบดังแสดงในรูปที่ 5.7 จะเห็นได้ว่าเราเลือกค่าพารามิเตอร์ที่มีผลตอบสนองช่วงเวลาขาขึ้นที่ดีที่สุดโดยไม่คำนึงถึงสถานะอยู่ตัว



รูปที่ 5.7 ผลตอบสนองของตัวควบคุมแบบฟัซซีพีดีเมื่อเปลี่ยนค่าพารามิเตอร์ต่าง ๆ

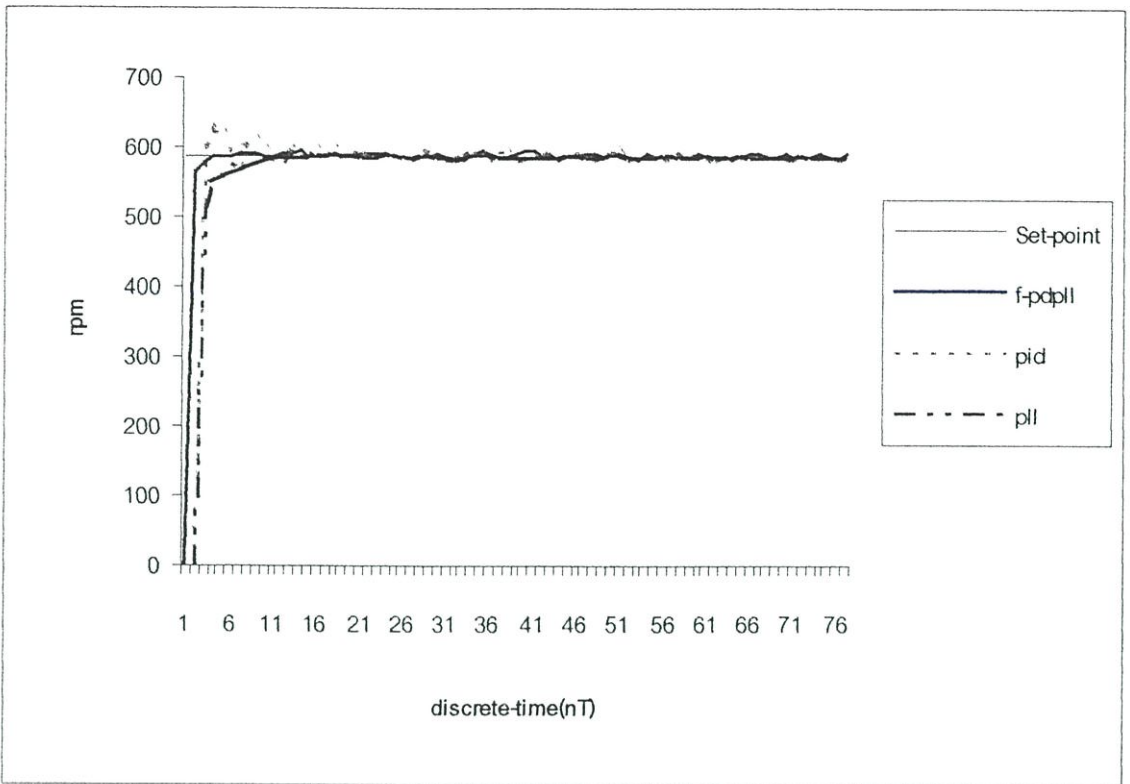
จากการทดลองผลด้วยตัวควบคุมแบบเฟสล๊อคลูปซึ่งประกอบจากใช้ฮาร์ดแวร์สามารถเห็นผลการตอบสนองของระบบดังแสดงในรูปที่ 5.8 โดยจะเห็นว่าผลตอบสนองในช่วงเวลาขาขึ้นช้ากว่าระบบอื่น แต่ในช่วงสถานะอยู่ตัวจะเห็นได้ว่าสามารถรักษาระดับได้อย่างดี



รูปที่ 5.8 ผลตอบสนองของตัวควบคุมแบบเฟสล็อกกลูบเพียงอย่างเดียว

จากรูปที่ 5.6 ถึงรูปที่ 5.8 นั้นเห็นได้ว่าเมื่อเปลี่ยนค่าพารามิเตอร์ที่แตกต่างกัน ทำให้ผลการตอบสนองของระบบมีการตอบสนองที่ต่างกันดังเช่นผลการตอบสนองในรูปที่ 5.6 ตัวควบคุมแบบพีไอดีจะมีการแกว่งของสัญญาณมากในช่วงเวลาขาขึ้นผิดกับตัวควบคุมแบบพีซีพีดีในรูปที่ 5.7 ที่มีการแกว่งของสัญญาณน้อยกว่าและให้ผลตอบสนองในช่วงเวลาขาขึ้นที่รวดเร็วกว่า แต่ยังมีปัญหาในช่วงสถานะอยู่ตัวซึ่งมีการแกว่งของสัญญาณอยู่บ้าง และรูปที่ 5.8 ตัวควบคุมแบบเฟสล็อกกลูบให้ผลการตอบสนองในช่วงเวลาขาขึ้นที่ช้ากว่าระบบอื่นแต่ให้ผลตอบสนองในช่วงสถานะคงตัวที่ดีกว่าระบบอื่นซึ่งเกิดจากเฟสล็อกกลูบมีการล็อกความถี่

เมื่อได้รวบรวมค่าพารามิเตอร์ที่ดีที่สุด โดยดูผลการตอบสนองของแต่ละระบบควบคุมแล้ว จากนั้นทำการเลือกค่าควบคุมที่ดีที่สุดของตัวควบคุมแบบพีซีพีดีเพื่อมาใช้งานร่วมกับเฟสล็อกกลูบ โดยที่เลือกค่าพารามิเตอร์ที่มีผลตอบสนอง ในช่วงเวลาขาขึ้น ให้ดีที่สุด โดยไม่ต้องคำนึงถึงช่วงสถานะคงตัวเพราะตัวควบคุมแบบเฟสล็อกกลูบเมื่อนำมาทำงานร่วมกันแล้วสามารถขจัดปัญหาตรงนี้ได้ แล้วนำผลที่ได้มาเทียบกับตัวควบคุมแบบพีไอดีเพื่อเปรียบเทียบประสิทธิภาพของระบบดังแสดงให้เห็นในรูปที่ 5.9 ถึงรูปที่ 5.12



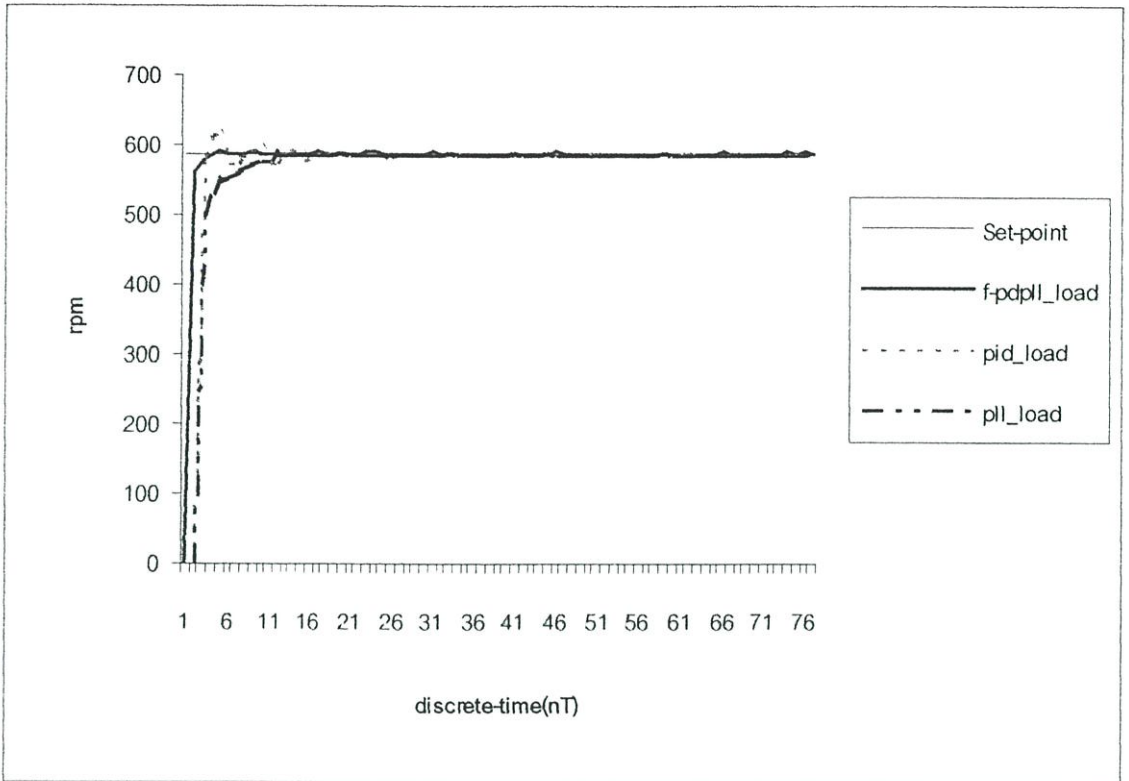
รูปที่ 5.9 ผลการตอบสนองของตัวควบคุมแบบต่าง ๆ โดยไม่มีภาระ

จากรูปที่ 5.9 แสดงผลการตอบสนองของตัวควบคุมแบบต่าง ๆ โดยไม่มีภาระ เห็นได้ว่าตัวควบคุมแบบฟัซซีพีดี-พีแอลแอลให้ผลตอบสนองในช่วงเวลาขาขึ้นและช่วงสถานะคงตัวที่ดีกว่าระบบอื่นที่ความเร็วรอบ 588 รอบต่อนาที โดยที่ตัวควบคุมแบบพีไอดีมีการแกว่งของสัญญาณมากกว่า และตัวควบคุมแบบเฟสล็อกลูปมีการตอบสนองในช่วงเวลาขาขึ้นช้ากว่าระบบอื่น ผลการเปรียบเทียบประสิทธิภาพของระบบควบคุมแบบต่าง ๆ ในสถานะที่ไม่มีภาระแสดงไว้ดังตารางที่ 5.3

ตารางที่ 5.3 ประสิทธิภาพของตัวควบคุมแบบต่าง ๆ โดยไม่มีภาระ

ตัวควบคุม	Fuzzy PD-PLL	PLL	PID
t_r (s)	0.38	1.85	0.98
t_s (s)	0.77	3.11	1.20
M_p (%)	1.36	0.85	6.29

จากนั้นทำการเพิ่มภาระ 2 กิโลกรัมแล้วทำการทดลองแบบเดิมผลตอบสนองของระบบควบคุมแบบต่าง ๆ แสดงไว้ดังรูปที่ 5.10



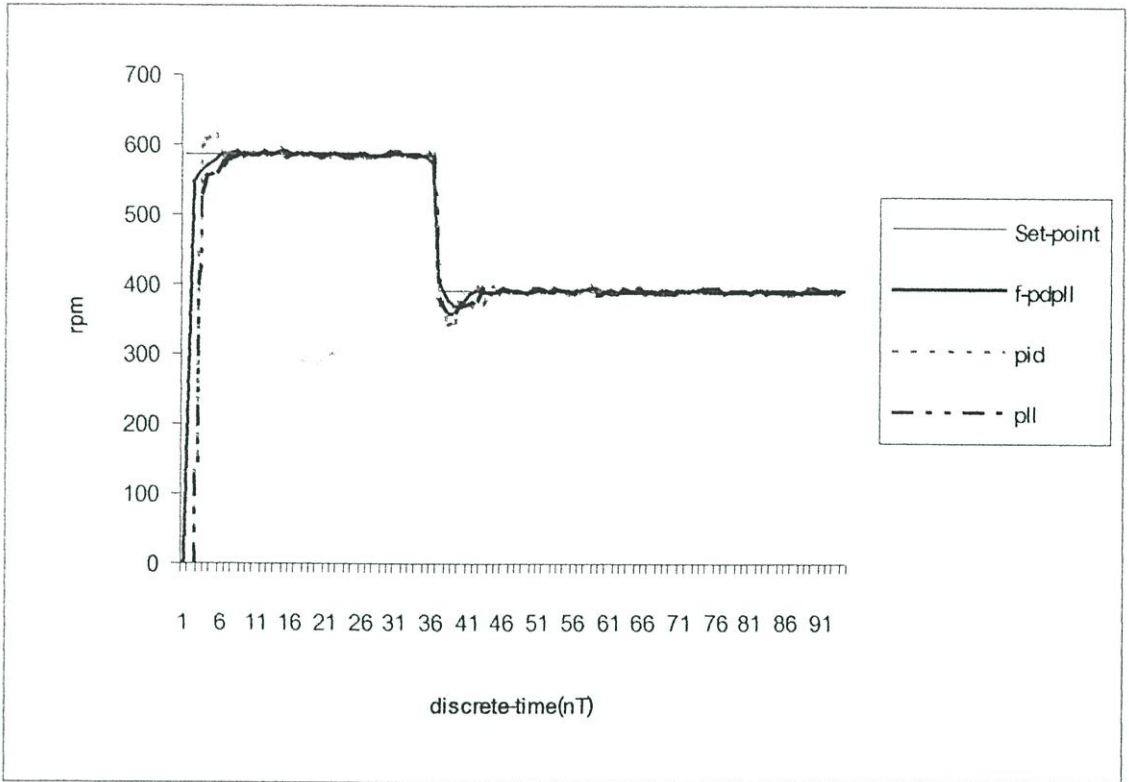
รูปที่ 5.10 ผลการตอบสนองของตัวควบคุมแบบต่าง ๆ โดยมีภาระ 2 กิโลกรัม

จากรูปที่ 5.10 แสดงผลการตอบสนองของตัวควบคุมแบบต่าง ๆ โดยมีภาระ 2 กิโลกรัม เห็นได้ว่าตัวควบคุมแบบฟัซซีพีดี-พีแอลแอล ให้ผลตอบสนองในช่วงเวลาขาขึ้นช้ากว่าแบบไม่มีภาระเล็กน้อย ซึ่งเป็นผลมาจากมีภาระทำให้ต้องใช้กำลังขับมากขึ้นในช่วงสตาร์ท แต่ช่วงสถานะคงตัวนั้นมีการแกว่งที่น้อยกว่าที่ความเร็วรอบ 588 รอบต่อนาที โดยที่ตัวควบคุมแบบพีไอก็ยังคงมีการแกว่งที่มากกว่าเช่นเดิม และตัวควบคุมแบบเฟสล็อกกลูบมีการตอบสนองในช่วงเวลาขาขึ้นที่ช้ากว่าระบบอื่น ผลการเปรียบเทียบประสิทธิภาพของระบบควบคุมแบบต่าง ๆ ในสถานะที่มีภาระ 2 กิโลกรัมแสดงไว้ดังตารางที่ 5.4

ตารางที่ 5.4 ประสิทธิภาพของตัวควบคุมแบบต่าง ๆ โดยมีภาระ 2 กิโลกรัม

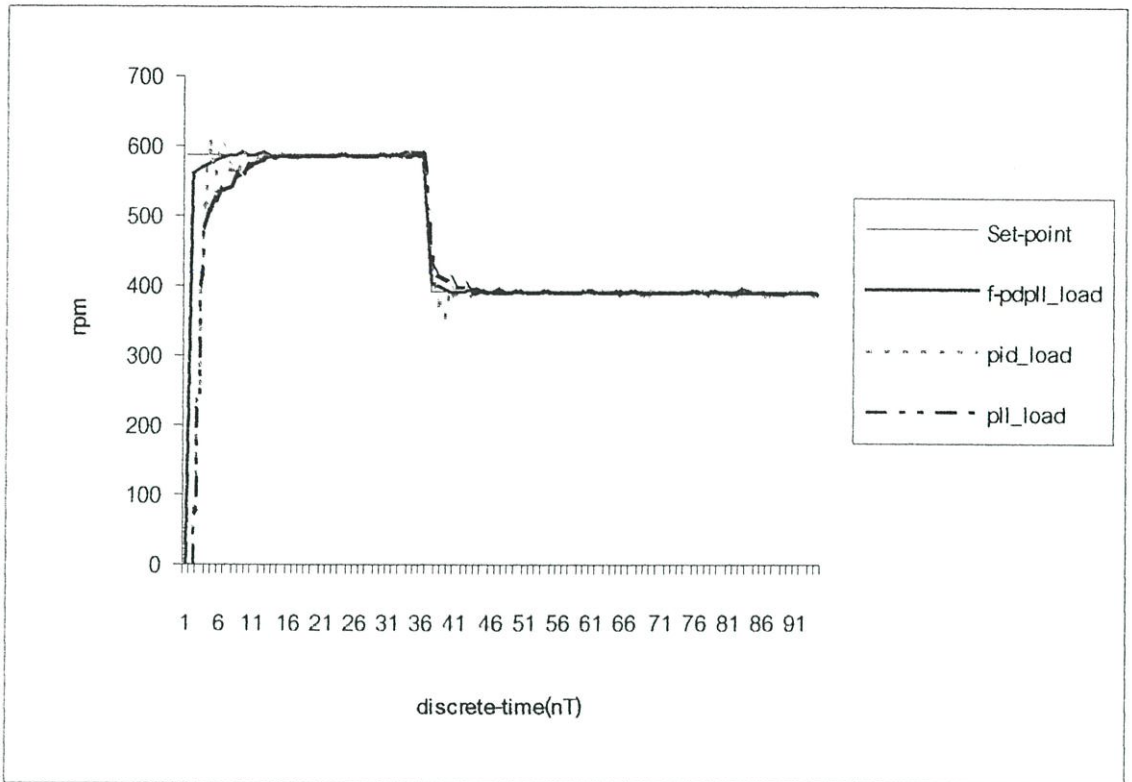
ตัวควบคุม	Fuzzy PD-PLL	PLL	PID
t_r (s)	0.42	2.02	0.85
t_s (s)	0.81	3.25	1.15
M_p (%)	0.68	0.68	4.93

ในรูปที่ 5.11 และรูปที่ 5.12 แสดงถึงการตอบสนองเมื่อมีการปรับเปลี่ยนความเร็วโดยทันทีที่ทันใดจาก 588 รอบต่อนาที เป็น 392 รอบต่อนาที



รูปที่ 5.11 ผลการตอบสนองของตัวควบคุมแบบต่าง ๆ ขณะเปลี่ยนความเร็วโดยไม่มีภาวะ

จากรูปที่ 5.11 แสดงผลการตอบสนองของตัวควบคุมแบบต่าง ๆ ขณะเปลี่ยนความเร็วโดยไม่มีภาวะ เห็นได้ว่าในตอนแรกตั้งความเร็วของระบบไว้ที่ 588 รอบต่อนาทีและเมื่อถึงจุดหนึ่งได้ทำการปรับความเร็วรอบลงเหลือ 392 รอบต่อนาทีโดยทันทีทันใด เห็นได้ว่าตัวควบคุมแบบพีซีพีดี-พีแอลแอล สามารถรักษาความเร็วให้คงที่ได้อย่างรวดเร็วโดยมีค่าพุงเกินเพียงเล็กน้อยเท่านั้นซึ่งเกิดจากการเปลี่ยนความเร็วโดยฉับพลันต่างกับตัวควบคุมแบบอื่น ๆ ที่มีค่าพุงเกินสูงกว่า



รูปที่ 5.12 ผลการตอบสนองของตัวควบคุมแบบต่าง ๆ ขณะเปลี่ยนความเร็ว โดยมีภาระ 2 กิโลกรัม

จากรูปที่ 5.12 แสดงผลการตอบสนองของตัวควบคุมแบบต่าง ๆ ขณะเปลี่ยนความเร็วโดยมีภาระ 2 กิโลกรัม เห็นได้ว่าในตอนแรกมีการตั้งความเร็วของระบบไว้ที่ 588 รอบต่อนาทีและพอถึงจุดหนึ่งปรับความเร็วรอบลงเหลือ 392 รอบต่อนาทีโดยมีภาระ 2 กิโลกรัม เป็นผลให้มีการตอบสนองที่ช้ากว่าไม่มีภาระเพียงเล็กน้อยในช่วงที่มอเตอร์มีการสตาร์ท แต่เมื่อถึงช่วงที่มีการเปลี่ยนความเร็ว จะเห็นว่าไม่มีค่าพุ่งเกินอันเนื่องมาจากภาระ 2 กิโลกรัม ทั้งยังรักษาสถานะคงตัวให้มีความคงทนอีกด้วย สำหรับสรุปผลงานวิจัยและข้อเสนอแนะ กล่าวถึงในบทที่ 6

บทที่ 6

สรุปผลการวิจัยและข้อเสนอแนะ

งานวิจัยการสร้างตัวควบคุมแบบฟัซซีพีดี-พีแอลแอลนี้ เป็นการสร้างตัวควบคุมแบบใช้งานได้จริงเพื่อแสดงประสิทธิภาพของระบบ โดยนำมาใช้กับการควบคุมมอเตอร์กระแสตรงทั้งในสถานะที่มีภาระและไม่มีภาระ และมีการปรับเปลี่ยนค่าเป้าหมายเพื่อทดสอบความเสถียรภาพของระบบ โดยผลที่ได้จากการทดสอบนำมาเปรียบเทียบกับตัวควบคุมพีไอดีแบบดั้งเดิม จากผลการทดลองจะเห็นว่าสามารถนำไปประยุกต์ใช้ในงานอุตสาหกรรม ที่ต้องมีการควบคุมความเร็วของมอเตอร์กระแสตรง เช่น งานในสาขาของอิเล็กทรอนิกส์เชิงกล (mechatronics) และหุ่นยนต์ เทคนิคนี้อาจนำไปดัดแปลงเพื่อนำไปใช้กับมอเตอร์ชนิดอื่น ๆ ได้ [27]

6.1 สรุปผลการทดลอง

จากผลการทดลองตัวควบคุมแบบฟัซซีพีดี-พีแอลแอล ซึ่งนำมาใช้กับมอเตอร์กระแสตรงนั้น ได้มีการทดลองในสถานะที่มีภาระและไม่มีภาระ โดยภาระที่ใช้ในการทดลองนี้เท่ากับสองกิโลกรัมและยังมีการปรับเปลี่ยนความเร็วโดยทันทีทันใดจากความเร็ว 588 รอบต่อนาทีเป็นความเร็ว 392 รอบต่อนาทีเพื่อทดสอบสนอง ปรากฏว่าในช่วงที่มอเตอร์มีการสตาร์ทหรือมีการเปลี่ยนแปลงความเร็ว มอเตอร์มีการตอบสนองในการเข้าสู่ความเร็วรอบที่กำหนดได้อย่างรวดเร็ว ซึ่งเป็นผลมาจากฟัซซีพีดี และระบบส่งต่อไปยังเฟสล็อกดูปลงผลให้มอเตอร์สามารถรักษาความเร็วได้อย่างดีเยี่ยม โดยมีจุดสลับเปลี่ยนการทำงานจากระบบฟัซซีพีดีเป็นระบบเฟสล็อกดูปลงที่สัญญาณความผิดพลาดของระบบเท่ากับ 90 % คือเมื่อสัญญาณผิดพลาดของระบบมีค่ามากกว่า 90 % แล้วจะให้ฟัซซีพีดีเป็นตัวควบคุมและถ้าสัญญาณผิดพลาดของระบบน้อยกว่า 90 % จะให้เฟสล็อกดูปลงเป็นตัวควบคุม

จากนั้นทำการเก็บผลการทดลองที่ได้เปรียบเทียบกับตัวควบคุมแบบพีไอดี โดยจากผลการทดลองจะเห็นว่าในช่วงแรกที่มอเตอร์มีการสตาร์ทหรือช่วงที่มอเตอร์ทำการเปลี่ยนแปลงความเร็ว ตัวควบคุมแบบพีไอดีจะมีลักษณะแกว่งเมื่อเข้าสู่สถานะคงตัวและยังมีผลตอบสนองที่ช้ากว่าในขณะที่ตัวควบคุมแบบฟัซซีพีดี-พีแอลแอลสามารถขจัดปัญหานี้ได้ ทำให้ระบบมีประสิทธิภาพสูงขึ้นและรักษาความเร็วได้อย่างเที่ยงตรง

6.2 ข้อเสนอแนะในการวิจัย

การออกแบบและสร้างตัวควบคุมแบบฟัซซีพีดี-พีแอลแอลนี้จำเป็นต้องมีการศึกษาถึงข้อมูลและรายละเอียดของตัวควบคุมในแบบต่าง ๆ อย่างละเอียด เนื่องจากตัวควบคุมแบบนี้เป็นการทำงานร่วมกันระหว่างฟัซซีพีดีกับเฟสล็อกลูปซึ่งอาจเกิดปัญหาในช่วงที่มีการเปลี่ยนและส่งผลให้ระบบไม่มีเสถียรภาพดังนั้นการจำลองด้วยโปรแกรม MATLAB จึงเป็นแนวทางที่จะลดความผิดพลาดได้ อนึ่งการวิเคราะห์เสถียรภาพของระบบในช่วงเปลี่ยนการควบคุมยังคงเป็นปัญหาปลายเปิดที่ยังไม่ได้นำมาพิจารณา ดังนั้นปัญหานี้จึงเป็นหัวข้อที่น่าสนใจและใส่ใจเพื่อเป็นแนวทางในการวางรากฐานการออกแบบระบบให้สมบูรณ์ยิ่งขึ้น

6.3 แนวทางพัฒนาในอนาคต

เนื่องจากตัวควบคุมแบบฟัซซีมีค่าพารามิเตอร์หลายค่าการปรับแต่งแบบลองผิดลองถูกอาจใช้เวลาพอสมควร ดังนั้นอาจใช้วิธีคำนวณแบบชาญฉลาดอื่น ๆ เช่น วิธีทางพันธุศาสตร์ (Genetic Algorithm) ช่วยในการปรับแต่งหาค่าพารามิเตอร์ในการควบคุมเพื่อให้ได้เกณฑ์ที่ดีที่สุด

เอกสารอ้างอิง

- [1] TH. L. LAOPOULOS and C. A. KARYBAKAS. "A Phase Locked Motor Speed Control System With a Sample-And-Hold Phase Detector." IEEE Trans. Ind. Electronics, vol. 35, 1988. pp. 245-252.
- [2] TH.L. LAOPOULOS and C.A. KARYBAKAS. "Speed-Adaptive Phase Locked Scheme for DC Motor Speed Control." Proc. of the IEEE Int. Workshop on Intelligent Motion Control, vol. 2, 1990. pp. 623-627.
- [3] A. TAKANO. "Quick-response torque-controlled induction motor drives using phase-locked loop speed control with disturbance compensation." IEEE Trans. on Industrial Electronics, vol. 43, 1996. pp. 640-646.
- [4] N. MARGARIS, P. MASTOUOCOSTAS, M. LAI, NAKANO and GUAN-CHYUN HSIEH. "On the nonlinear behavior of the analog phase-locked loop: synchronization." IEEE Trans. on Industrial Electronics, vol. 43, 1996. pp. 621-629.
- [5] LIU WEI-PING and CHIANG CHIN-KAN. "Phase-locked loop with neurocontroller" Proc. of the 37th SICE Annual Conf. Int. Session Papers, 1998. pp. 1133-1138.
- [6] C.C. CHAN, XUE FENG, WU JIE and W.C. LO. "Sliding-mode controlled induction motor drive using gain-adaptive phase-locked loop speed control." The 25th Annual Conf. of the IEEE Industrial Electronics Society, 1999. pp. 608-613.
- [7] J. CROWE and M.A. JOHNSON. "Automated PI controller tuning using a phase locked loop identifier module." IEEE Conf. Industrial Electronics Society, 2000. pp. 1463-1468.
- [8] F. XUE, J. YANG, J. WU, C.C. CHAN and GU. SHUYING. "Passivity-based control for phase-locked loop induction motor drive." Proc. IEEE Int. Sym. on Industrial Electronics, vol. 2, 2001. pp. 1130-1134.
- [9] Y. FOUZAR, Y. SAVARIA and M. SAWAN. "A new controlled gain phase-locked loop technique." IEEE Int. Symp. Circuits and Syst, vol. 4, 2001. pp. 810-813.
- [10] G-C. HSIEH and J. C. HUNG. "Phase-locked loop techniques ——A survey." Trans. IEEE Industrial Electronics, vol. 43, 1996. pp. 609-615.
- [11] A. W MOORE. "Phase-locked loops for motor-speed control." IEEE Spectrum, vol. 10, 1973. pp. 61-67.

- [12] N. K. SINHA and N. H. BAILEY. "Speed control of a DC servomotor using phase-locked loop: Some test results of a practical design." *Trans. IEEE, Industrial Electronics and Control Instrumentation*, 1976. pp. 22-67.
- [13] D. F. GEIGER. "Phase lock loops for DC motor speed control." John Wiley & Sons, New York, 1981.
- [14] G. NASH. "Phase-locked loop design fundamentals." Motorola Semiconductor Application Note, AN535, Motorola, Inc. 1994.
- [15] C.M. LIAW and S. Y. CHENG. "Fuzzy Two-Degrees-of-Freedom Speed Controller for Motor Drives." *IEEE Trans. on Industrial Electronics*, vol. 42, 1995. pp. 209-216.
- [16] G. CHEN and T. T. PHAM. "Introduction to Fuzzy Sets." *Fuzzy Logic and Fuzzy Control Systems*, 2000.
- [17] A. Rubaai, D. Ricketts, and M.D. Kankam. "Laboratory implementation of a microprocessor-based fuzzy logic tracking controller for motion controls and drives." *IEEE Trans. on Industry Applications*, vol. 38, 2002. pp. 448-456.
- [18] D. SIMON and H. EL-SHERIEF. "Fuzzy logic for digital phase-locked loop filter design." *IEEE Trans. on Fuzzy Systems*, vol. 3, 1995. pp. 211-218.
- [19] M-F. LAI, M. NAKANO, G-C. HSIEH, V. SAEHCOUT and W.-Y. CHIU. "Design of fuzzy logic controller in PLL-based servo motor speed drive." *IEEE Int. Conf. on Industrial Electronics Control and Instrumentation*, 1996. pp. 353-358.
- [20] M-F. LAI, M. NAKANO and G-C. HSIEH. "Application of fuzzy logic in the phase-locked loop speed control of induction motor drive." *IEEE Trans. on Industrial Electronics*, vol. 43, 1996. pp. 630-639.
- [21] M-F. LAI and C. CHANG. "Fuzzy logic in the phase-locked loop DC motor speed control system." *Proc. of the IEEE Int. Sym. Industrial Electronics*, vol. 3, 1997. pp. 1222-1227.
- [22] H. A. MALKI, H. LI and G. CHEN. "New design and stability analysis of fuzzy proportional-derivative control systems." *IEEE Trans. on Fuzzy Systems*, vol. 2, 1994. 245-254.
- [23] T. PATTARADEJ, P. CHANDANG, M. LERTWATECHAKUL, P. SOORAKSA, and G. CHEN. "A speed evaluation for conventional PID and fuzzy controllers." *Proceedings of the 2nd International Conference on Intelligent Technologies*, 2001 pp. 91-96.

- [24] G. CHEN and H. YING. "BIBO stability of nonlinear fuzzy PI control systems." *Journal of Fuzzy Syst*, vol. 5, 1997. pp. 3-21.
- [25] A. RANTZER. "Almost global stability of phase-locked loops." *IEEE Conf. Decision and Control*, 2001. pp. 899-900.
- [26] User Manual, DC Servomotors Super U, SANYO DENKI CO., LTD.
- [27] M. KIM, J-G. CHOI, J-L. LEE, H-S. YOON, Y-S. KIM and I-S. CHA. "A Study on the DC Motor Speed Control for Electric Bicycle with the Load Induction Unit." *IEEE Int. Symposium Ind. Elec*, vol. 1, 2000. pp. 141-144.

ภาคผนวก ก

ผลงานทางวิชาการที่ได้รับการตีพิมพ์

- [1] **Phuwanat Damrongporn** and Pitikhate Sooraksa. "Multi-Dynamic Models of a Thin Single-link Flexible Manipulator." *Ladkrabang Engineering Journal.*" vol. 17, no.1, 2000. pp. 61-66.
- [2] Thana Pattaradej, **Phuwanat Damrongporn**, and Pitikhate Sooraksa. "Basic concept of a Low-cost Biped Robot." Student Conference Research and Development (SCORED 2001), Kuala Lumpur, Malasia, 2001. Paper No. 191.
- [3] **P. Damrongporn**, T, Pattaradaj, and P.Sooraksa. "An Appropriated Degree-of-Freedom Functional and Kinematics for Biped Robot." Student Conference Research and Development (SCORED 2001), Kuala Lumpur, Malasia, 2001. Paper No. 192.
- [4] **Phuwanat Damrongporn** and Pitikhate Sooraksa, "Fuzzy PI-PLL Control for DC Motors." International Conference on Control, Automation and Systems." Jeju Korea, October 2001. pp. 507-509.

ประวัติผู้เขียน

นายภูวนาท คำรงพร เกิดเมื่อวันที่ 9 พฤศจิกายน 2519 ที่อำเภอเมือง จังหวัดยะลา สำเร็จการศึกษาประกาศนียบัตรวิชาชีพชั้นสูง จากสถาบันเทคโนโลยีราชมงคล วิทยาเขตพระนครเหนือ สาขาอิเล็กทรอนิกส์ ปีการศึกษา 2539 การศึกษาปริญญาอุตสาหกรรมศาสตรบัณฑิต สาขาวิชาเทคโนโลยีอิเล็กทรอนิกส์ จากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ปีการศึกษา 2542

ฝึกงานที่ City University of Hong Kong เป็นเวลา 6 เดือน ทำงานวิจัยเกี่ยวกับหุ่นยนต์ อำนวยความสะดวกในโรงพยาบาล