

วงจรมอสติฟเฟอเรนเชียลขยายความแตกต่างโดยอินพุตปฏิบัติงานแบบ
Rail-to-Rail ที่งานที่แหล่งจ่ายแรงดันต่ำ

A LOW-VOLTAGE RAIL-TO-RAIL CMOS DIFFERENTIAL DIFFERENCE
AMPLIFIER CIRCUIT

พงษ์ยศ คีรวานานนท์

PONGYOS KEEREEWANANONT

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

ISBN 974-324-336-4

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

วงจรซีมอสดีฟเฟอเรนเชียลขยายความแตกต่างโดยอินพุตปฏิบัติงานแบบ
Rail-to-Rail ทำงานที่แหล่งจ่ายแรงดันต่ำ

A LOW-VOLTAGE RAIL-TO-RAIL CMOS DIFFERENTIAL DIFFERENCE
AMPLIFIER CIRCUIT



พงศัยศ คีรีวานานนท์

PONGYOS KEEREEWANANONT

เลขหมู่.....
เลขทะเบียน 47543
วัน, เดือน, ปี 19 ส.ค. 2546

.b.....
.i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

ISBN 974-324-336-4

**A LOW-VOLTAGE RAIL-TO-RAIL CMOS DIFFERENTIAL DIFFERENCE
AMPLIFIER CIRCUIT**

PONGYOS KEEREEWANANONT

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR DEGREE OF
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2003

ISBN 974-324-336-4

COPYRIGHT 2003

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ วงจรซีมอสคิฟเฟอเรนเชียลขยายความแตกต่างโดยอินพุตปฏิบัติงานแบบ
RAIL-TO-RAIL ทำงานที่แหล่งจ่ายแรงดันต่ำ
A LOW VOLTAGE RAIL-TO-RAIL CMOS DIFFERENTIAL DIFFERENCE
AMPLIFIER CIRCUIT

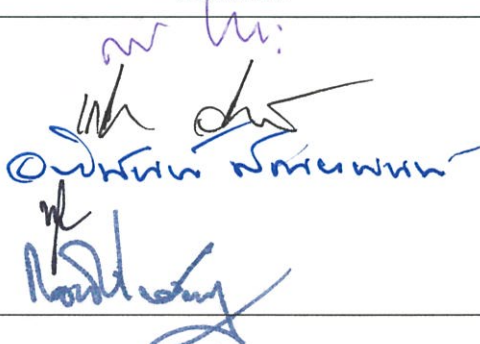
ชื่อนักศึกษา นายพงศัยศ ศิริวนานนท์

รหัสประจำตัว 42061182

ปริญญา วิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชา วิศวกรรมไฟฟ้า

อาจารย์ผู้ควบคุมวิทยานิพนธ์ รศ.ดร.กอบชัย เดชหาญ

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
รศ.สมยศ	จตุณณะปิยะ	
ผศ.เกรียงไกร	วงศ์โรจนภรณ์	
ผศ.อภิวัฒน์	มัญยานนท์	
รศ.ดร.ฟูศักดิ์	ชีวิสุวิทย์	
รศ.ดร.กอบชัย	เดชหาญ	

วัน/เดือน/ปี ที่สอบ 24 เมษายน 2546 เวลา 10.30-12.30 น.

สถานที่สอบ ณ อาคาร 12 ชั้น ชั้น 4 (ห้อง E12-402)



วันที่.....9.....เดือน.....พฤษภาคม.....พ.ศ.....๒๕๔๖.....

หัวข้อวิทยานิพนธ์	วงจรมอสติฟเฟอเรนเชียลขยายความแตกต่าง โดยอินพุตปฏิบัติ งานแบบ Rail-to-Rail ทำงานที่แหล่งจ่ายแรงดันต่ำ
นักศึกษา	นายพงษ์ศ ศิริวนานนท์
รหัสประจำตัว	42061182
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2546
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ. ดร. กอบชัย เดชหาญ

บทคัดย่อ

วิทยานิพนธ์นี้นำเสนอวงจรมอสติฟเฟอเรนเชียลขยายความแตกต่าง (CMOS Differential Difference : DDA) ที่มีช่วงอินพุตปฏิบัติงานแบบ Rail-to-Rail อินพุตของวงจรมอสติฟเฟอเรนเชียลขยายความแตกต่างนี้ประกอบด้วยวงจรถ่ายแปลงแรงดันเป็นกระแสแบบ Rail-to-Rail สองวงจรถ่ายแปลงแรงดันเป็นกระแสอินพุตจะถูกกระตุ้นเข้าที่ขา Bulk ของมอสทรานซิสเตอร์ชนิด P-Channel จึงทำให้สามารถปฏิบัติงานแบบ Rail-to-Rail ได้ โดยวงจรถ่ายแปลงแรงดันเพียง 1 โวลต์ ผลการจำลองการทำงานของวงจรมอสติฟเฟอเรนเชียลขยายความแตกต่างจะใช้โปรแกรม PSpice เพื่อตรวจสอบการทำงาน ผลการจำลองได้แสดงอินพุตที่ปฏิบัติงานแบบ rail-to-rail อัตราการขยายแบบลูเปิดซึ่งเท่ากับ 84 dB ค่า phase margin เท่ากับ 55° และมีค่า GBW (Gain-bandwidth product) เท่ากับ 3.8 MHz ที่โหลด $C_L = 25 \text{ pF}$ โดยใช้พารามิเตอร์ 0.25 μm Level 3 ของ MOSIS.

Thesis Title	A Low Voltage Rail-to-Rail CMOS Differential Difference Amplifier Circuit
Student	Mr. Pongyos Keereewanant
Student ID.	42061182
Degree	Master of Engineering
Programme	Electrical Engineering
Year	2003
Thesis Advisor	Assoc. Prof. Dr. Kobchai Dejhan

ABSTRACT

This thesis proposes a low-voltage rail-to-rail CMOS differential difference amplifier (DDA). The input stage of this circuit comprises of two rail-to-rail V-I converters. In each V-I converter, an input bulk driven p-type MOS transistor, so that this V-I converter is rail-to-rail operation. The proposed circuit is designed based on $0.25\mu\text{m}$ CMOS parameter with level 3 of MOSIS. All simulation results have been carried out by using PSpice simulation program, the obtained open-loop DC gain is 84 dB for 3.8 MHz gain-bandwidth product, 55° phase margin, and rail-to-rail input operation for 1 volt supply voltage and 25 pF load capacitance.

กิตติกรรมประกาศ

การทำวิจัยนี้สำเร็จลุล่วงไปได้ด้วยดี ผู้วิจัยขอกราบขอบพระคุณ รศ.ดร.กอบชัย เดชหาญ ซึ่งเป็นอาจารย์ผู้ควบคุมการวิจัยที่กรุณาให้แนวความคิดและคำปรึกษาแนะนำในการดำเนินงานวิจัยตลอดจนการแก้ปัญหาต่างๆ จนทำให้งานวิจัยนี้ออกมาได้สำเร็จสมบูรณ์

ผู้วิจัยขอขอบพระคุณ คุณครูบาอาจารย์ ที่ประสิทธิ์ประสาทวิชา ทุกๆ ท่าน ที่ให้ความรู้และคำแนะนำต่างๆ คุณไพบูรณ์ ผู้ประกาย คุณมนตรี กำเงิน และคุณศรวัฒน์ ชิวปรีชา ที่กรุณาให้คำแนะนำในการเขียนวิทยานิพนธ์และให้ความช่วยเหลือในด้านต่างๆ ด้วยดีมาตลอด เพื่อนๆ น้องๆ ที่รู้จักทุกท่านในห้องปฏิบัติการ Communication Circuit Design ภาควิชาวิศวกรรมโทรคมนาคม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ขอขอบพระคุณ พี่และน้อง ของผู้วิจัยที่ให้การสนับสนุน เอื้อเฟื้อ ในทุกๆ ด้านมาโดยตลอด

ขอขอบพระคุณ บิดา-มารดา ที่ได้อบรมสั่งสอน ดูแล ด้วยดีมาตลอด ที่เป็นพลังและกำลังใจ และมีความหวังดี ซึ่งไม่มีคำพูดคำใด ที่จะนำมาบรรยายความรู้สึก ในส่วนลึกของหัวใจที่ผมมี ให้กับคนทั้ง 2 คน ที่เป็นคนให้กำเนิดตัวผมนี้ ว่าผมรักเค้าและภูมิใจที่โชคดี ไม่ว่าจะวันและเวลาจะผ่านไปนานสักเท่าไร แต่ความรักที่เค้าให้กับผมนี้ ไม่เคยจะเปลี่ยนความอบอุ่นจากอ้อมแขนที่แสนดี นี่คือการแท้จาก 2 คนนี้ พระคุณเปรียบดังท้องฟ้า และมีค่ากว่าทุกสิ่งที่มี มากกว่าชีวิต มากกว่าร่างกาย คือความอบอุ่นอยากตอบแทนความรักนั้น ที่ได้ทำให้ทุกวันเป็นผมนี้ กราบลงตรงเท้า เอ่ยจากหัวใจ ว่าขอบพระคุณ

ประโยชน์อันใดที่เกิดจากงานวิจัยนี้ย่อมเป็นผลมาจากความกรุณาของท่านดังกล่าวข้างต้น ผู้วิจัยรู้สึกทราบบ้างเป็นอย่างยิ่งจึงใคร่ขอขอบพระคุณเป็นอย่างสูงไว้ ณ โอกาสนี้

คุณค่าและประโยชน์อันพึงมีจากวิทยานิพนธ์ฉบับนี้ ผู้วิจัยขอมอบแด่ผู้มีพระคุณทุกท่าน

พงศัศ คีรีวานานนท์

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 บทนำ.....	1
1.2 ที่มาของงานวิจัย.....	2
1.3 วัตถุประสงค์งานวิจัย.....	2
1.4 รายละเอียดในวิทยานิพนธ์.....	2
1.5 สรุป.....	3
บทที่ 2 ทฤษฎีการทำงานของมอเตอร์และการใช้งาน.....	4
2.1 บทนำ.....	4
2.2 โครงสร้างและการทำงานของมอเตอร์.....	4
2.3 สัญลักษณ์ของมอเตอร์.....	6
2.4 คุณสมบัติการทำงานของมอเตอร์.....	7
2.5 ผลของอุณหภูมิในมอเตอร์.....	10
2.6 การวิเคราะห์มอเตอร์.....	11
2.6.1 การวิเคราะห์หาค่าความจุไฟฟ้าแฝงในมอเตอร์.....	11
2.6.2 การวิเคราะห์สัญญาณขนาดเล็ก.....	13
2.7 สรุป.....	14

สารบัญ (ต่อ)

	หน้า
บทที่ 3 คุณสมบัติและหลักการของวงจร.....	15
3.1 บทนำ.....	15
3.2 คุณสมบัติของวงจรถิฟเฟอเรนเชียลขยายความแตกต่าง.....	16
3.2.1 ลักษณะทั่วไปของออปแอมป์.....	16
3.2.2 ลักษณะทั่วไปวงจรถิฟเฟอเรนเชียลขยายความแตกต่าง.....	17
3.3 วงจรถิฟเฟอเรนเชียลปฏิบัติงานแบบ Rail-to-Rail.....	18
3.4 วงจรถิฟเฟอเรนเชียลโดยอินพุทกระตุ้นที่ขา Bulk.....	20
3.4.1 หลักการกระตุ้นอินพุทเข้าที่ขา Bulk.....	20
3.4.2 วงจรถิฟเฟอเรนเชียลอินพุทกระตุ้นเข้าที่ขา Bulk.....	23
3.5 วงจรเลื่อนระดับแรงดัน.....	24
3.6 วงจรภาคเข้าพุทแบบคลาส AB.....	27
3.7 การชดเชยของวงจรถิฟเฟอเรนเชียลขยายความแตกต่าง.....	30
3.5 สรุป.....	33
บทที่ 4 วงจรซิมอสติฟเฟอเรนเชียลขยายความแตกต่าง.....	34
4.1 บทนำ.....	34
4.2 วงจรซิมอสติฟเฟอเรนเชียลขยายความแตกต่างที่นำเสนอ.....	35
4.3 การจำลองและผลการจำลองการทำงานของวงจร.....	36
4.3.1 การจำลองวัดช่วงแรงดันอินพุทคอมมอน โหมด.....	36
4.3.2 การจำลองวัดการตอบสนองความถี่ของวงจร.....	38
4.4 การจำลองวัดคุณสมบัติต่าง ๆ ของวงจร.....	40
4.5 สรุป.....	44
บทที่ 5 การประยุกต์ใช้งาน.....	45
5.1 บทนำ.....	45
5.2 วงจรแรงดันควบคุมแหล่งจ่ายกระแส.....	46

สารบัญ (ต่อ)

	หน้า
5.3 วงจรอินทิเกรเตอร์.....	48
5.4 วงจรเลื่อนระดับแรงดัน.....	49
5.5 สรุป.....	51
บทที่ 6 สรุปและข้อเสนอแนะ.....	52
6.1 บทนำ.....	52
6.2 ข้อเสนอแนะ.....	53
บรรณานุกรม.....	54
ภาคผนวก.....	56
ภาคผนวก ก. ผลงานที่ได้รับการตีพิมพ์ระหว่างศึกษา.....	57
ประวัติผู้เขียน.....	71

สารบัญตาราง

ตารางที่	หน้า
4.1 แสดงค่า W/L ของมอสทรานซิสเตอร์.....	36
6.1 แสดงพารามิเตอร์ของวงจรถิฟเฟอเรนเชียลขยายความแตกต่าง ของวิทยานิพนธ์นี้และงานวิจัยที่ [2-3]	52

สารบัญรูป

รูปที่	หน้า
2.1 แสดงโครงสร้างของมอสทรานซิสเตอร์ชนิด N-Channel.....	4
2.2 แสดงโครงสร้างของมอสทรานซิสเตอร์ชนิด P-Channel.....	5
2.3 แสดงการไบอัสแรงดัน.....	5
(ก) ชนิด N-Channel.....	5
(ข) ชนิด P-Channel.....	6
2.4 แสดงสัญลักษณ์ของมอสทรานซิสเตอร์.....	7
2.5 แสดงกราฟคุณสมบัติของมอสทรานซิสเตอร์.....	9
2.6 แสดงกราฟความสัมพันธ์ระหว่าง I_D แรงดัน V_{GS}	9
(ก) มอสทรานซิสเตอร์ชนิด P-Channel.....	9
(ข) มอสทรานซิสเตอร์ชนิด N-Channel.....	9
2.7 แสดงค่าความจุไฟฟ้าแฝงในมอสทรานซิสเตอร์.....	11
2.8 แสดงวงจรสมมูลย์ของการวิเคราะห์สัญญาณขนาดเล็กสำหรับมอสทรานซิสเตอร์.....	13
3.1 แสดงลักษณะทั่วไปของออปแอมป์.....	16
3.2 แสดงสัญลักษณ์วงจรดิฟเฟอเรนเชียลขยายความแตกต่าง.....	17
3.3 แสดงภาคอินพุตที่ใช้มอสทรานซิสเตอร์ชนิด P-channel หรือ N-channel.....	18
3.4 แสดงวงจรภาคอินพุตดิฟเฟอเรนเชียลแบบคอมพลิเมนทารี.....	19
3.5 แสดงความสัมพันธ์โดยทั่วไประหว่างค่า g_m และแรงดันอินพุตคอมมอนโหมด.....	20
3.6 (ก) แสดง โครงสร้างของมอสทรานซิสเตอร์ชนิด N-Channel (ข) แสดงสัญลักษณ์.....	21
3.7 (ก) วงจรที่ใช้จำลอง (ข) ผลการจำลองแสดงความสัมพันธ์กระแสแตรน (I_D) ต่อแรงดันระหว่าง เกตและซอร์ส (V_{GS}) เมื่อเปลี่ยนค่าแรงดันระหว่าง Bulk และซอร์ส (V_{BS}) เป็นค่าต่าง ๆ.....	22
3.8 แสดงวงจรแปลงแรงดันเป็นกระแสอินพุตกระตุ้นที่ขาBulk ของมอสทรานซิสเตอร์.....	23
3.9 แสดงวงจรเลื่อนระดับ (ก) เมื่อไบอัสโดย M2 ต่อเป็นไดโอด (ข) เมื่อไบอัส M2 โดยใช้แหล่งจ่ายแรงดันอิสระ	25
3.10 แสดงฟังก์ชันการถ่ายโอนของคลาส AB ที่ต้องการ.....	28
3.11 แสดงหลักการเบื้องต้นของวงจรแบบคลาส AB (ก) เมื่อไบอัสจากแรงดันอิสระ (ข) เมื่อไบอัสด้วยกระแส.....	29

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.12 แสดงระบบการป้อนกลับ.....	30
3.13 แสดงการตอบสนองทางความถี่และทางเฟสของระบบอันดับที่สอง.....	32
4.1 แสดงวงจรซีมอสคิฟเฟอเรนเชียลขยายความแตกต่างที่นำเสนอ.....	35
4.2 แสดงวงจรตามแรงดันที่ใช้วัดช่วงแรงดันอินพุตคอมมอน โหมด.....	37
4.3 แสดงกราฟความสัมพันธ์ของแรงดันอินพุตคอมมอน โหมด (V_{icm}) และแรงดันเอาพุต เมื่อวงจรเป็นแบบวงจรตามแรงดัน.....	37
4.4 แสดงการสวิงของสัญญาณขนาด $0.96 V_{p,p}$	38
4.5 แสดงการตอบสนองความถี่ของวงจร.....	39
4.6 แสดงการตอบสนองทางเฟสของวงจร.....	39
4.7 แสดงการตอบสนองของ PSRR.....	40
4.8 แสดงค่าอัตราการใช้พลังงาน.....	40
4.9 แสดงวงจรที่ใช้วัดคุณสมบัติเป็นวงจรอินเวอร์เตอร์.....	41
4.10 แสดงกราฟความสัมพันธ์ระหว่างอินพุตต่อเอาพุตของวงจรอินเวอร์เตอร์.....	41
4.11 แสดงวงจรที่ใช้วัดคุณสมบัติเป็นวงจรทวีแรงดัน.....	42
4.12 แสดงกราฟอินพุตต่อเอาพุตของวงจรทวีแรงดัน.....	43
4.13 แสดงกราฟความเป็นเชิงเส้นของวงจร.....	43
5.1 แสดงวงจรคิฟเฟอเรนเชียลขยายความแตกต่าง (ก) วงจร (ข) สัญลักษณ์.....	44
5.2 แสดงวงจรแรงดันควบคุมแหล่งจ่ายกระแส.....	45
5.3 แสดงความสัมพันธ์ของแรงดัน V_{in} และกระแส I_{out} เมื่อ $R=1k\Omega$	46
5.4 แสดงความสัมพันธ์ของแรงดัน V_{in} และกระแส I_{out} เมื่อ $R=10k\Omega$	47
5.5 แสดงความสัมพันธ์ของแรงดัน V_{in} และกระแส I_{out} เมื่อ $R=100k\Omega$	47
5.6 แสดงวงจรแรงดันควบคุมแหล่งจ่ายกระแส.....	48
5.7 แสดงการตอบสนองความถี่ของวงจรอินทิเกรเตอร์.....	49
5.8 แสดงวงจรเลื่อนระดับแรงดัน.....	49
5.9 แสดงความสัมพันธ์ของแรงดันของวงจรเลื่อนระดับแรงดัน.....	50

บทที่ 1

บทนำ

1.1 บทนำ

วงจรรดิฟเฟอเรนเชียลขยายความแตกต่าง (Differential difference amplifier : DDA) คือวงจรรขยายสัญญาณที่มีอินพุตที่อินพุตซึ่งวงจรรดิฟเฟอเรนเชียลขยายความแตกต่างนี้คือบล็อกพื้นฐานสำหรับประยุกต์ใช้งานในระบบวงจรรอนาลอก หากจะให้เห็นภาพชัดเจนยิ่งขึ้นวงจรรดิฟเฟอเรนเชียลขยายความแตกต่างควรจะนำมาเปรียบเทียบกับออปเปอร์เรชันแนลแอมพลิไฟเออร์ โดยออปเปอร์เรชันแนลแอมพลิไฟเออร์จะมีอินพุตเพียงสองอินพุตเท่านั้นดังนั้นการออกแบบใช้งานจึงต้องการอุปกรณ์ที่เป็นส่วนประกอบจากภายนอกมากกว่าวงจรรดิฟเฟอเรนเชียลขยายความแตกต่างและถ้าหากต้องใช้อุปกรณ์ที่เป็นส่วนประกอบจากภายนอกวงจรรดิฟเฟอเรนเชียลขยายความแตกต่างจะไม่ต้องการความสมพงษ์ (Matching) ของอุปกรณ์ส่วนประกอบนั้น สำหรับการออกแบบวงจรรขยายสัญญาณที่ทำงานได้ที่แรงดันต่ำ แหล่งจ่ายแรงดันจะถูกลดลงมาในขณะที่แรงดันแทรกโซล (V_T) ไม่ได้ลดตามลงมาด้วยซึ่งผลก็คือทำให้ช่วงของแรงดันอินพุตคอมมอนโหมด (Common-mode input voltage) แคบลงอย่างมาก ดังนั้นเพื่อให้ค่าอัตราส่วนของสัญญาณต่อออสส์ (Signal-to-noise ratio) มีค่ามากที่สุดเท่าที่จะเป็นไปได้ แรงดันอินพุตคอมมอน โหมดจึงควรมีช่วงกว้างที่สุดเท่าที่จะเป็นไปได้ซึ่งวิธีการที่จะรักษาช่วงอินพุตให้กว้างที่สุดเท่าที่จะเป็นไปได้คือให้อินพุตปฏิบัติงานแบบ Rail-to-Rail และในปัจจุบันนี้เทคโนโลยีซีมอสเป็นเทคโนโลยีที่น่าสนใจเพราะหากเปรียบเทียบกันในด้านต่าง ๆ มีข้อดี เช่น มีราคาถูกเมื่อเปรียบเทียบกับเทคโนโลยีไบซีมอส สามารถลดการใช้พื้นที่ลงได้ง่ายเมื่อเปรียบเทียบกับเทคโนโลยีไบโพลาร์ นอกจากนี้ยังมีข้อดีอื่น ๆ เช่น มีอินพุตอิมพีแดนซ์สูง (High input impedance) การสูญเสียกำลังงานต่ำ เป็นต้น การสร้างจะใช้เทคโนโลยี VLSI เพราะเป็นเทคโนโลยีที่ใช้สร้างวงจรรวมในปัจจุบัน

1.2 ที่มาของงานวิจัย

จากความสำคัญของวงจรมัลติเพลกซ์ความแตกต่างที่เป็นอุปกรณ์สำคัญสำหรับวงจรทางด้านอนาล็อกและข้อดีต่าง ๆ ของเทคโนโลยีซีมอสจึงทำให้นำมาออกแบบวงจรมัลติเพลกซ์ความแตกต่างที่มีช่วงอินพุตและเอาพุตปฏิบัติงานแบบ Rail-to-Rail โดยวงจรถูกออกแบบจะมีคุณสมบัติคือ (1) เป็นวงจรมัลติเพลกซ์ความแตกต่างสามารถทำงานได้ด้วยแรงดันที่ต่ำ (2) อินพุตปฏิบัติงานแบบ Rail-to-Rail ซึ่งเป็นไปได้โดยกระตุ้นอินพุตเข้าที่ขา Bulk ของมอสทรานซิสเตอร์ [2-3] (3) เอาพุตสามารถปฏิบัติงานแบบ Rail-to-Rail ได้โดยจัดวงจรเป็นแบบคลาส AB (4) วงจรมีคุณสมบัติคือค่า DC gain ค่า Gain-bandwidth product (GBW) ดีกว่างานวิจัยที่เคยนำเสนอมา [2-3]

1.3 จุดประสงค์ของงานวิจัย

จุดมุ่งหมายของงานวิจัยที่นำเสนอมานี้คือต้องการออกแบบวงจรมัลติเพลกซ์ความแตกต่างซีมอสดีฟเฟอเรนเชียลที่ทำงานได้ด้วยแหล่งจ่ายแรงดันต่ำ อินพุตและเอาพุตปฏิบัติงานแบบ Rail-to-Rail โดยใช้เทคโนโลยีซีมอส วงจรสามารถทำงานได้ด้วยแหล่งจ่ายแรงดัน 1 โวลต์ โดยจะศึกษาวิเคราะห์คุณภาพของวงจรและใช้โปรแกรม PSpice ในการจำลองการทำงานของวงจรเพื่อยืนยันประสิทธิภาพของวงจร

1.4 รายละเอียดในวิทยานิพนธ์

สำหรับวิทยานิพนธ์นี้แบ่งเนื้อหาออกเป็น 6 บท บทที่ 1 จะกล่าวถึงที่มาของงานวิจัยและวัตถุประสงค์ของงานวิจัย ส่วนเนื้อหาในบทต่อมามีดังต่อไปนี้

บทที่ 2 จะกล่าวถึงทฤษฎีการทำงานของมอสทรานซิสเตอร์

บทที่ 3 จะกล่าวถึงคุณสมบัติและหลักการที่ใช้ออกแบบวงจร เช่น วงจรแปลงแรงดันเป็นกระแสปฏิบัติงานแบบ Rail-to-Rail วงจรเลื่อนระดับแรงดัน และภาคเอาพุตแบบคลาส AB

บทที่ 4 จะกล่าวถึงวงจรมัลติเพลกซ์ความแตกต่างที่นำเสนอ การจำลองและผลการจำลองการทำงานของวงจร

บทที่ 5 จะกล่าวถึงการประยุกต์ใช้งานวงจรมัลติเพลกซ์ความแตกต่างออกแบบเป็นวงจรต่าง ๆ

บทที่ 6 จะกล่าวถึงบทสรุปและข้อเสนอแนะ

1.5 สรุป

ในบทนี้ได้กล่าวถึงที่มาและวัตถุประสงค์ของงานวิจัยและรายละเอียดในวิทยานิพนธ์ซึ่งประกอบด้วยเนื้อหาที่สำคัญคือทฤษฎีต่าง ๆ ที่ใช้ในการออกแบบวงจรคิฟเฟอเรนเชียลขยายความแตกต่างที่นำเสนอในวิทยานิพนธ์นี้ การจำลองและผลการจำลองการทำงานวงจรคิฟเฟอเรนเชียลขยายความแตกต่าง

บทที่ 2

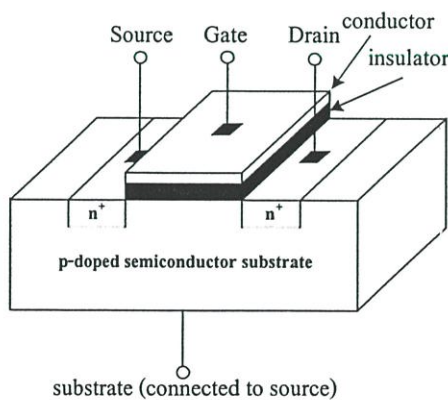
ทฤษฎีการทำงานของมอสทรานซิสเตอร์

2.1 บทนำ

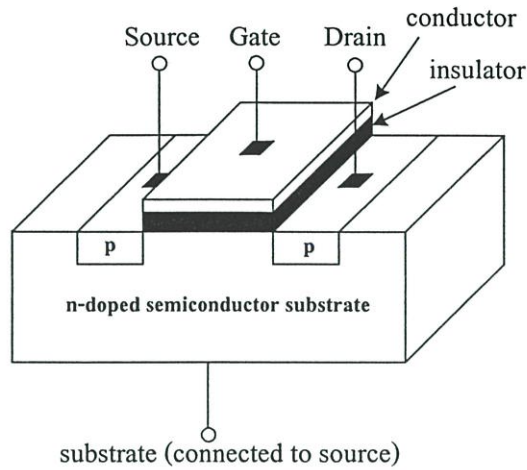
มอสทรานซิสเตอร์คือบล็อกพื้นฐานที่สร้างขึ้นได้จากเทคโนโลยีซีมอส โดยการทำงานจะอาศัยการทำงานของพาหะข้างมาก (Majority Carrier) ชนิดใดชนิดหนึ่ง จึงเรียกได้ว่าเป็นอุปกรณ์ Unipolar โดยที่กระแสเข้าพุทของมอสทรานซิสเตอร์ถูกควบคุมด้วยสนามไฟฟ้า (Electric field) โดยปัจจุบันนิยมกันมากและได้เข้ามาแทนไบโพลาร์ทรานซิสเตอร์ เนื่องจากโครงสร้างง่ายมีขั้นตอนการผลิตน้อย มีขนาดเล็กได้ปริมาณการผลิตต่อชิปหนึ่งชิปมาก มีความต้านทานอินพุตสูง การสูญเสียก็ยังคงต่ำ สัญญาณรบกวนต่ำ เป็นต้น จึงทำให้เทคโนโลยีซีมอสได้รับความนิยมอย่างมากในปัจจุบัน

2.2 โครงสร้างและการทำงานของมอสทรานซิสเตอร์

มอสทรานซิสเตอร์แบ่งชนิดตามการทำงานได้ 2 ชนิด คือ เอ็นฮานเม้นท์มอสทรานซิสเตอร์ (Enhancement MOS transistor) และดีพลีชันมอสทรานซิสเตอร์ (Depletion MOS transistor) ซึ่งแต่ละชนิดนี้สามารถแบ่งออกได้อีก 2 ชนิดคือ P-Channel หรือเรียกว่า PMOS และ N-Channel หรือเรียกว่า NMOS โดยโครงสร้างของ NMOS ได้แสดงไว้ในรูปที่ 2.1 ส่วนโครงสร้างของ PMOS แสดงไว้ในรูปที่ 2.2

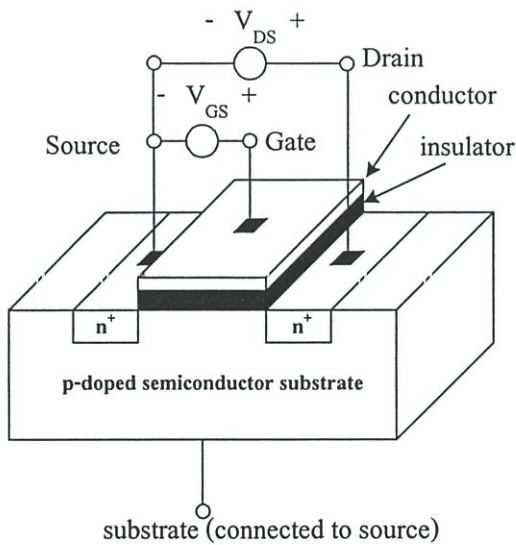


รูปที่ 2.1 แสดงโครงสร้างของมอสทรานซิสเตอร์ชนิด N-Channel



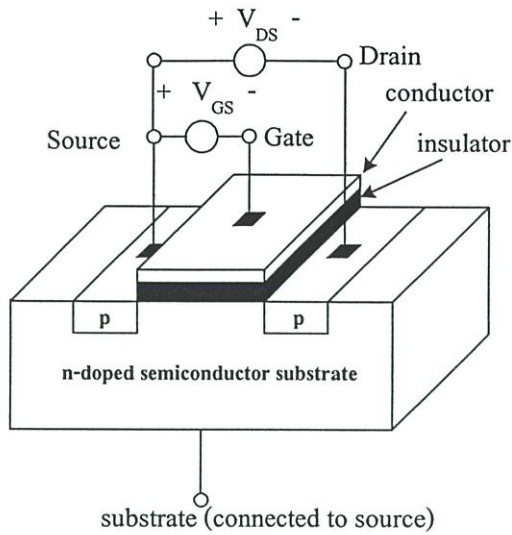
รูปที่ 2.2 แสดงโครงสร้างของมอสทรานซิสเตอร์ชนิด P-Channel

NMOS ประกอบด้วยส่วนฐานของที่เป็นสารกึ่งตัวนำชนิด พี (P-Type) ซึ่งมีสารกึ่งตัวนำชนิด เอ็น 2 ชุด ถูกแพร่ลงบนฐานรอง สารกึ่งตัวนำชนิดเอ็นนี้ถูกเรียกว่า ซอร์ส (Source) และเดรน (Drain) บนผิวหน้าระหว่างซอร์สกับเดรนจะมีแผ่นฟิล์มบาง ๆ ของซิลิกอนไดออกไซด์ (SiO_2) ส่วนบนของซิลิกอนไดออกไซด์จะมีโพลีซิลิกอนทำเป็นขาคท (Gate) ถ้าส่วนของฐานรองทำด้วยสารกึ่งตัวนำชนิด เอ็น (N-Type) และสารกึ่งตัวนำชนิดพีถูกแพร่ลงบนฐานรองเป็นส่วนของซอร์สและเดรน โครงสร้างชนิดนี้จะเรียกว่า PMOS



(ก)

รูปที่ 2.3 แสดงการไบอัสแรงดัน (ก) ชนิด N-Channel



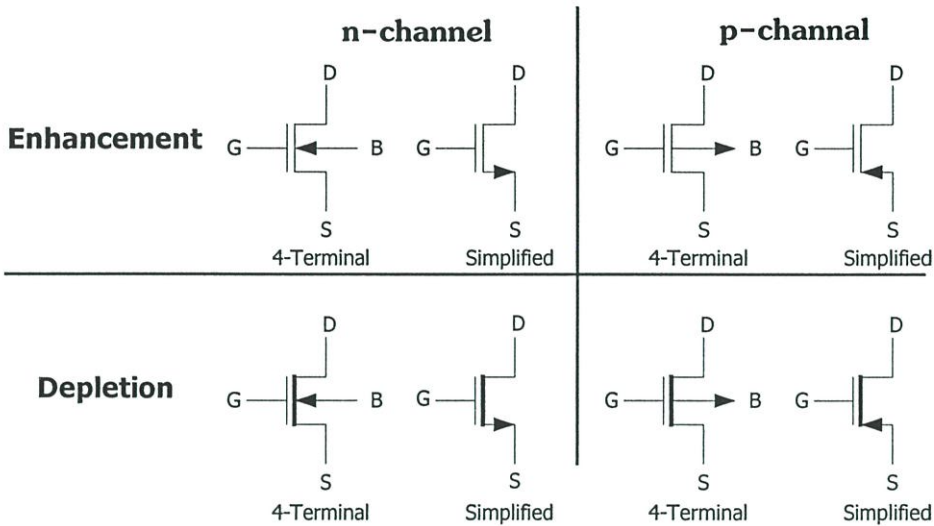
(จ)

รูปที่ 2.3 (ต่อ) แสดงการไบอัสแรงดันของ (จ) ชนิด P-Channel

รูปที่ 2.3(ก) แสดงการไบอัสของ NMOS ขณะที่ให้แรงดัน $|V_{GS} - V_T| > 0$ ทำให้เกิดการเหนี่ยวนำอิเล็กตรอนซึ่งเป็นพาหะส่วนน้อยในฐานรองชนิดพี (P-Type Substrate) เกิดเป็นแชนแนลขึ้นเมื่อให้ไบอัสที่ขั้วเกรนเป็นบวกเทียบกับซอส กระแสอิเล็กตรอนซึ่งเป็นพาหะส่วนมากของซอร์สจะไหลไปยังเกรน เกิดเป็นกระแสเกรน ส่วนในรูปที่ 2.3(จ) แสดงการไบอัสของ PMOS ซึ่งจะแตกต่างกับ NMOS ที่ขั้วของแรงดันไบอัส และทิศทางกรไหลของกระแสเกรนอันเกิดจากการเคลื่อนที่ของโฮลซึ่งเป็นส่วนมากของเกรนไหลไปยังซอร์ส

2.3 สัญลักษณ์ของมอสทรานซิสเตอร์

สัญลักษณ์ของมอสทรานซิสเตอร์สามารถบอกให้ทราบได้ว่า เป็นมอสทรานซิสเตอร์ชนิด N-channel หรือ P-Channel โดยดูที่หัวลูกศรที่ขาซอร์ส ถ้าหัวลูกศรหันเข้าหาขาเกตแสดงว่าเป็น PMOS ถ้าหัวลูกศรหันออกแสดงว่าเป็น NMOS หรือดูที่ทิศทางของหัวลูกศรที่ขาฐานรอง ถ้าหัวลูกศรหันเข้าหาขาเกตแสดงว่าเป็น NMOS ถ้าหัวลูกศรหันออกแสดงว่าเป็น PMOS สัญลักษณ์ของมอสทรานซิสเตอร์ยังสามารถบอกได้อีกว่ามอสทรานซิสเตอร์ชนิดเอ็นฮานเม้นท์มอสทรานซิสเตอร์หรือดีฟิชั่นมอสทรานซิสเตอร์อีกด้วยดังแสดงในรูปที่ 2.4



รูปที่ 2.4 แสดงสัญลักษณ์ของมอสทรานซิสเตอร์

2.4 คุณสมบัติการทำงานของมอสทรานซิสเตอร์

การทำงานของมอสทรานซิสเตอร์เป็นลักษณะใช้ศักดาไฟฟ้าควบคุมปริมาณของกระแส สมการพื้นฐานของมอสทรานซิสเตอร์สามารถแสดงคุณสมบัติได้ดังแสดงในสมการที่ 2.1

$$I_D = \frac{K'W}{L} \left((V_{GS} - V_T) - \frac{V_{DS}}{2} \right) V_{DS} ; \text{เมื่อ } V_{GS} \geq V_T \quad (2.1)$$

โดยที่ K' คือค่าทรานส์คอนดักแตนซ์ (Transconductance) มีค่าเท่ากับ $\mu_0 C_{ox}$

- μ_0 = ค่าความคล่องของโฮลหรืออิเล็กตรอน
- C_{ox} = ค่าความจุต่อพื้นที่ของเกตออกไซด์ (Capacitance per Unit Area of the Gate Oxide)
- W = ความกว้างของแชนแนล (Channel Width)
- L = ความยาวของแชนแนล (Channel Length)
- V_{GS} = ความต่างศักย์ระหว่างเกตกับซอส
- V_T = แรงดันขีดเริ่ม (Threshold Voltage)
- V_{DS} = ความต่างศักย์ระหว่างเดรนกับซอส
- I_D = กระแสเดรน

สำหรับในการออกแบบวงจรในวิทยานิพนธ์นี้ จะใช้มอสทรานซิสเตอร์ชนิด N-Channel ในการออกแบบซึ่งมีการทำงานแบ่งเป็น 3 ช่วง โดยแต่ละช่วงการทำงานจะขึ้นอยู่กับค่า $(V_{GS} - V_T)$ และค่า V_{DS} สำหรับ NMOS ถ้า $(V_{GS} - V_T)$ เป็นศูนย์หรือเป็นค่าลบ มอสทรานซิสเตอร์จะอยู่ในช่วงไม่นำกระแส (Cut-off)

$$I_D = 0 \quad \text{เมื่อ} \quad (V_{GS} - V_T) \leq 0 \quad (2.2)$$

ในช่วงไม่นำกระแสนี้ ช่องนำกระแสจะทำตัวเหมือนวงจรเปิด (Open Circuit) ถ้า $(V_{GS} - V_T) > 0$ และ $0 < (V_{DS}) < (V_{GS} - V_T)$ แล้วมอสทรานซิสเตอร์จะอยู่ในช่วงของการนำกระแสที่ไม่อิ่มตัว (Non-Saturation) ดังนั้นความสัมพันธ์ระหว่างกระแส I_D กับแรงดัน V_{DS} จะแสดงได้ดังสมการที่ (2.2)

ช่วงต่อมาคือช่วงที่ $V_{GS} > V_{TH}$ และ $0 < V_{DS} < (V_{GS} - V_{TH})$ ซึ่งมอสทรานซิสเตอร์จะเริ่มนำกระแส โดยสมการกระแสเดรนจะเป็น

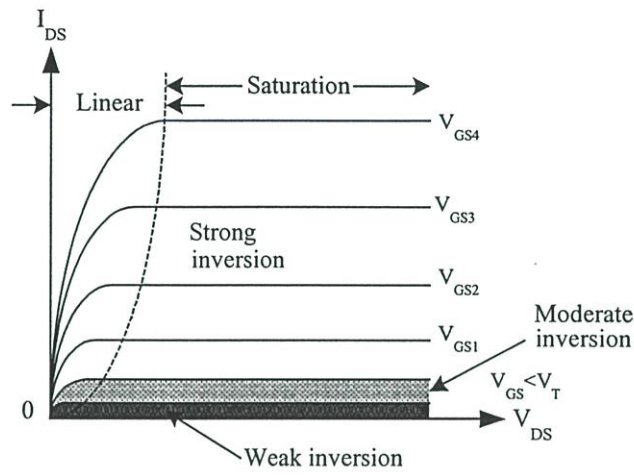
$$I_D = \frac{K'W}{2L} \left[(V_{GS} - V_{TH}) - \frac{V_{DS}}{2} \right] V_{DS} (1 + \lambda V_{DS}) \quad (2.3)$$

โดยเรียกกระแสเดรนในช่วงนี้ว่าช่วงไม่อิ่มตัว (Non-Saturation Region) หรือช่วงการทำงานที่เป็นเชิงเส้น (Linear Region หรือ Triode Region) ซึ่งการทำงานของมอสทรานซิสเตอร์ในช่วงการทำงานนี้อ้างอิงจากสมการที่ (2.3) จะเห็นว่าถ้าค่าแรงดันระหว่างเดรนและซอร์ส (V_{DS}) มีค่าน้อยๆ จะทำให้ค่าของกระแสเดรน (I_D) มีความเป็นเชิงเส้นเมื่อเทียบกับแรงดันระหว่างเดรนและซอร์ส (V_{GS})

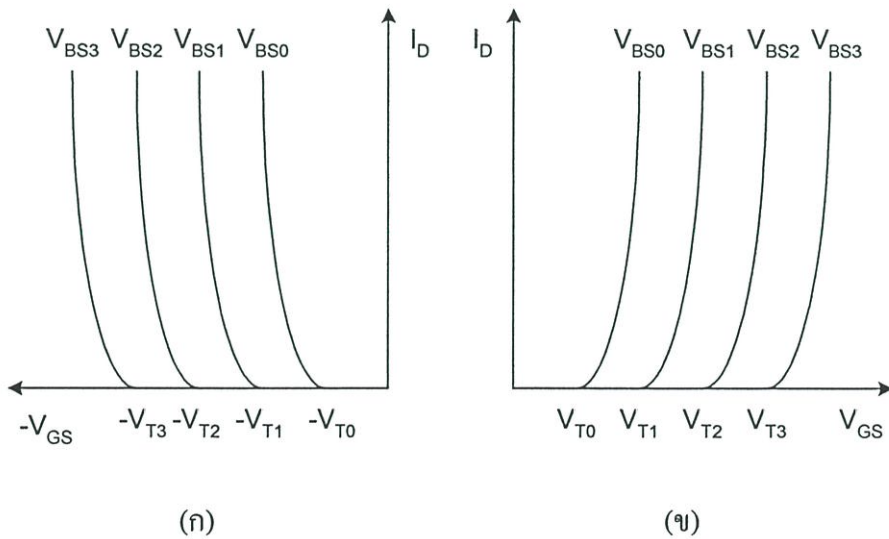
ถ้า $(V_{GS} - V_T) > 0$ และ $V_{DS} \geq (V_{GS} - V_T)$ แล้วมอสทรานซิสเตอร์จะทำงานในช่วงของการนำกระแสอิ่มตัว (Saturation) ทำให้สมการความสัมพันธ์ระหว่างกระแส I_D กับแรงดัน V_{DS} จะแสดงได้ดังสมการที่ (2.4)

$$I_D = \frac{KW}{2L} (V_{GS} - V_T)^2 \quad (2.4)$$

กราฟคุณสมบัติของมอสทรานซิสเตอร์แสดงดังรูปที่ 2.5



รูปที่ 2.5 แสดงกราฟคุณสมบัติของมอสทรานซิสเตอร์



รูปที่ 2.6 แสดงกราฟความสัมพันธ์ระหว่าง I_D แรงดัน V_{GS} (ก) มอสทรานซิสเตอร์ชนิด P-Channel (ข) มอสทรานซิสเตอร์ชนิด N-Channel

คุณสมบัติของมอสทรานซิสเตอร์ที่สำคัญอีกอย่างหนึ่งคือการแสดงความสัมพันธ์ระหว่าง I_D กับ V_{GS} โดยใช้สมการที่ (2.2) ดังรูปที่ 2.5 คุณสมบัติของมอสทรานซิสเตอร์แบบนี้ถูกเรียกว่าทรานส์คอนดักเตอร์ จากรูปที่ 2.6 เป็นการแสดงผลของสัปดาห์ระหว่างซอร์สกับฐานรอง (V_{SB}) ขณะที่ V_{SB} มีการเพิ่มขึ้นค่าของแรงดันขีดเริ่ม (V_T) สำหรับมอสทรานซิสเตอร์แบบเอ็นแชนแนลจะเพิ่มขึ้นซึ่งเป็นผลทำให้ค่าของ V_{GS} ที่จะทำให้กระแส I_D ไหลคงที่ที่ค่า ๆ หนึ่งเพิ่มขึ้นตามด้วย แต่สำหรับมอสทรานซิสเตอร์แบบพีแชนแนลขณะที่ V_{SB} มีการเพิ่มขึ้น ค่าของแรงดัน V_T จะมีค่าเป็นลบเพิ่มขึ้น ซึ่งเป็นผลทำให้ค่าของ V_{GS} ที่จะทำให้ค่ากระแส I_D ไหลคงที่มีค่าเป็นลบเพิ่มขึ้น

2.5 ผลของอุณหภูมิในมอสทรานซิสเตอร์

ผลของอุณหภูมิที่มีการเปลี่ยนแปลงมีผลให้กระแสเดรนในมอสทรานซิสเตอร์มีการเปลี่ยนแปลงเกิดขึ้น อันเนื่องมาจากว่ามีพารามิเตอร์ที่สำคัญ 2 ตัว ที่มีผลขึ้นกับอุณหภูมิซึ่งได้แก่

1. ค่าของสภาพความคล่องตัวหรือ μ ซึ่งขึ้นกับอุณหภูมิดังสมการ (2.5) โดยที่ค่าของ Tr ในสมการเป็นค่าของอุณหภูมิห้องและ K_3 เป็นค่าคงที่มีค่าอยู่ระหว่าง 1.5 ถึง 2.0 จากสมการจะเห็นว่า $\mu(T)$ จะมีค่าลดลงเมื่ออุณหภูมิเพิ่มขึ้น

$$\mu(T) = \mu(Tr) \left(\frac{T}{Tr} \right)^{-K_3} \quad (2.5)$$

2. ค่าของแรงดันขีดเริ่มหรือ V_T ซึ่งมีสมการแสดงความสัมพันธ์กับอุณหภูมิแสดงในสมการที่ (2.6) โดยมีค่าของ K_4 เป็นค่าคงที่มีค่าอยู่ระหว่าง 0.5mV/K ถึง 4mV/K จากสมการจะพบว่าค่า $V_T(T)$ จะมีค่าลดลงเมื่ออุณหภูมิเพิ่มขึ้น

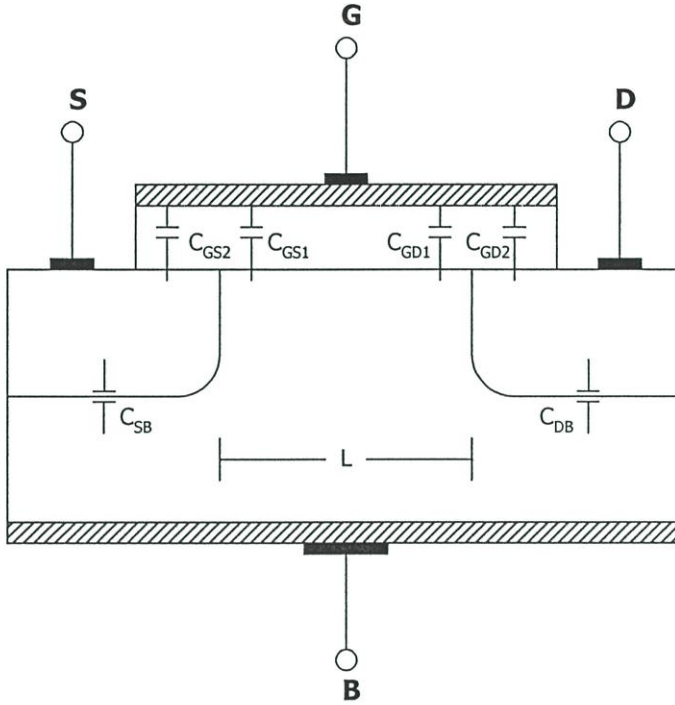
$$V_T(T) = V_T(Tr) - K_4(T - Tr) \quad (2.6)$$

ความสัมพันธ์ระหว่างกระแสเดรนของมอสทรานซิสเตอร์ที่ทำงานในช่วงอิ่มตัว (Saturation Region) กับผลของอุณหภูมิที่มีการเปลี่ยนแปลงเกิดขึ้น จะเห็นว่ากระแสเดรนมีค่าขึ้นอยู่กับอุณหภูมิซึ่งจะมีความสัมพันธ์เป็นแบบเส้นตรง โดยมีค่าของความชัน ($\sqrt{I_D/V_{GS}}$) ที่แตกต่างกันโดยที่อุณหภูมิต่ำจะมีค่าของ $\mu(T)$ และ $V_T(T)$ ค่ามาก ซึ่งการเปลี่ยนแปลงของ $\mu(T)$ จะมียิ่งกว่าการเปลี่ยนแปลงของ $V_T(T)$ ดังแสดงให้เห็นในสมการ (2.5) และ (2.6) ตามลำดับ ฉะนั้นจะเห็นได้ว่าเมื่อมอสทรานซิสเตอร์มีการทำงานในช่วงอิ่มตัวที่อุณหภูมิสูง ๆ การเปลี่ยนแปลงของกระแสเดรนมีค่าเปลี่ยนไปไม่มากนักเมื่อ V_{GS} มีการเปลี่ยนแปลงไปซึ่งอันเนื่องมาจากค่าความชันของ ($\sqrt{I_D/V_{GS}}$) มีค่าน้อย

2.6 การวิเคราะห์ห่อมอสทรานซิสเตอร์

2.6.1 การวิเคราะห์หาค่าความจุไฟฟ้าแฝงในมอสทรานซิสเตอร์

มีค่าความจุไฟฟ้าแฝงหลายค่าที่เกี่ยวข้องกับ โครงสร้างของมอสทรานซิสเตอร์ซึ่งสามารถแสดงได้ดังรูปที่ 2.7 โดยแสดงเป็นภาพตัดขวาง



รูปที่ 2.7 แสดงค่าความจุไฟฟ้าแฝงในมอสทรานซิสเตอร์

จากรูปที่ 2.7 ค่าความจุไฟฟ้าแฝงจากขาทะกถึงขาทอรวรสรวมทงหกดหาได้จาก

$$C_{GS} = C_{GS1} + C_{GS2} \quad (2.7)$$

C_{GS1} คือค่าความจุไฟฟ้าแฝงระหว่างเกตและอ็อกไซด์ซึ่งมี 2 ลักษณะ

$$C_{GS1} = C_{OX1} WL \left\{ 1 - \left[\frac{V_{GS} - V_{TH} - V_{DS}}{1(V_{GS} - V_{TH})mV_{DS}} \right]^2 \right\} ; \text{Non-sat} \quad (2.8)$$

$$C_{GS1} = \frac{2}{3} C_{OX1} WL ; \text{sat} \quad (2.9)$$

C_{GS2} คือค่าความจุไฟฟ้าแฝงที่หาได้จาก $C_{GS2} = C_{OX1} WX_{ji}$ ส่วนค่าความจุไฟฟ้าแฝงรวมจากขาเกตถึงเดรน (C_{GD}) หาได้จาก

$$C_{GD} = C_{GD1} + C_{GD2} \quad (2.10)$$

ซึ่งค่าความจุไฟฟ้าแฝงระหว่างเกตและอ็อกไซด์หาได้จาก

$$C_{GD1} = C_{OX1} WL \left\{ 1 - \left[\frac{V_{GS} - V_{TH} - V_{DS}}{1(V_{GS} - V_{TH})mV_{DS}} \right]^2 \right\} ; \text{Non-sat} \quad (2.11)$$

$$C_{GD1} = 0 ; \text{sat} \quad (2.12)$$

ส่วนค่าความจุไฟฟ้าแฝงระหว่างเกตและเดรนหาได้จาก

$$C_{GD2} = C_{OX1} WX_{ji} \quad (2.13)$$

C_{SB} และ C_{DB} คือค่าความจุไฟฟ้าแฝงที่รอยต่อ (PN junction) ระหว่างขาซอร์สและโครงสร้าง (Body หรือ Substrate ; C_{SB}) ส่วน C_{DB} คือค่าความจุไฟฟ้าแฝงระหว่างขาเดรนและโครงสร้าง (Body) หาได้จาก

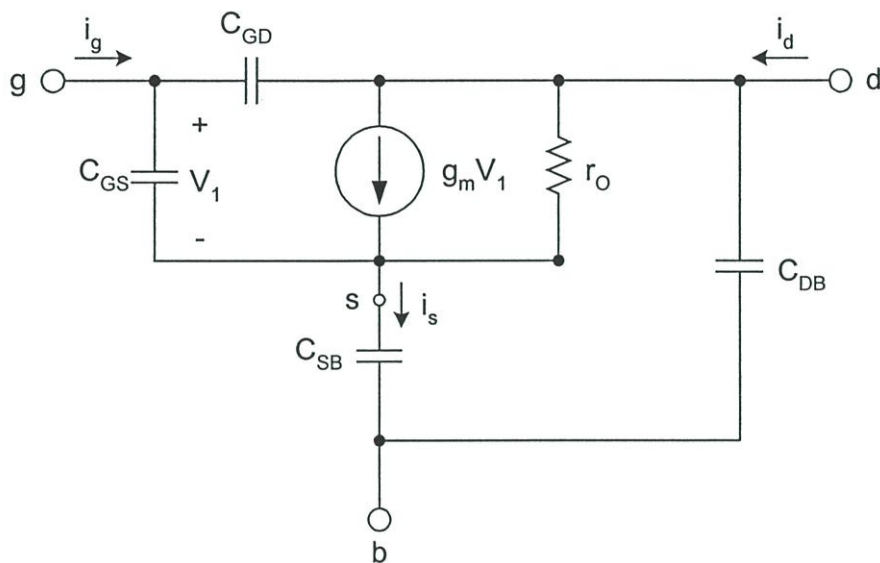
$$C_{SB}(V_{SB}) = \frac{C_{SB}(0)}{(1 + V_{SB} / \phi_i)^{1/2}} \quad (2.14)$$

$$C_{DB}(V_{DB}) = \frac{C_{DB}(0)}{(1 + V_{DB} / \phi_i)^{1/2}} \quad (2.15)$$

ซึ่ง $C_{SB}(0)$ และ $C_{DB}(0)$ คือค่าความจุไฟฟ้าขณะยังไม่มีกรไบอัส

2.6.2 การวิเคราะห์สัญญาณขนาดเล็ก

วงจรสมมูลของการวิเคราะห์สัญญาณขนาดเล็กสำหรับมอสทรานซิสเตอร์ทั้งในช่วงอิมิต์และไม้อิมิต์สามารถแสดงได้ดังรูปที่ 2.8



รูปที่ 2.8 แสดงวงจรสมมูลของการวิเคราะห์สัญญาณขนาดเล็กสำหรับมอสทรานซิสเตอร์

ค่าความนำ (Transconductance) ของมอสทรานซิสเตอร์หาได้จาก

$$g_m = \left. \frac{dI_d}{dV_{GS}} \right|_{V_{GS}=0} = \begin{cases} \frac{\mu_n C'_{OX} W}{L} V_{DS} & ; V_{DS} < V_{GS} - V_{TH} \\ \frac{\mu_n C'_{OX} W}{L} (V_{GS} - V_{TH}) (1 + \lambda V_{DS}) & ; V_{DS} \geq V_{GS} - V_{TH} \end{cases} \quad (2.16)$$

ในช่วงอิมิต์เขียนสมการได้เป็น

$$g_m = \frac{2I_d}{V_{GS} - V_{TH}} \approx \sqrt{2\mu_n C'_{OX} \frac{W}{L} I_d} \quad (2.17)$$

ถ้า $\lambda V_{ds} \ll 1$ ค่าความนำจะเป็นรากที่สองของกระแสครน

ส่วนค่าความต้านทานทางด้านเข้าพุทหาได้จาก

$$\frac{1}{r_0} = g_0 = \left. \frac{dI_d}{dV_{DS}} \right|_{V_{ds}=0} = \begin{cases} \frac{\mu_n C'_{OX} W}{L} (V_{GS} - V_{TH} - V_{DS}) & ; V_{DS} < V_{GS} - V_{TH} \\ \lambda I_d & ; V_{DS} \geq V_{GS} - V_{TH} \end{cases} \quad (2.18)$$

ซึ่งจะพบว่าสมการที่ (2.7)-(2.9) และสมการ (2.10)-(2.13) ใช้หาค่า C_{GS} และ C_{GD} ตามลำดับ ส่วนสมการที่ (2.16)-(2.17) เป็นการหาค่าพารามิเตอร์คอนดักแตนซ์ของมอสทรานซิสเตอร์ ค่าความยาวของแชนแนล (L) จะมีผลต่อคุณสมบัติของวงจรโดยตรงซึ่งถ้าขบวนการผลิตสามารถลดความยาว (L) ได้ก็จะมีผลต่อขนาดของอุปกรณ์ และความเร็วในการทำงาน

2.7 สรุป

ในบทนี้ได้กล่าวถึงเรื่องเกี่ยวกับมอสทรานซิสเตอร์เป็นหลักโดยได้กล่าวถึง โครงสร้างการทำงานและสมการที่เกี่ยวข้องเป็นสำคัญ ชนิดของมอสทรานซิสเตอร์และสัญลักษณ์ ผลของอุณหภูมิที่มีต่อมอสทรานซิสเตอร์ และสุดท้ายการวิเคราะห์มอสทรานซิสเตอร์ในด้านต่าง ๆ เช่น การวิเคราะห์หาค่าความจุไฟฟ้าแฝงและการวิเคราะห์สัญญาณขนาดเล็ก เป็นต้น

บทที่ 3

คุณสมบัติและหลักการของวงจร

3.1 บทนำ

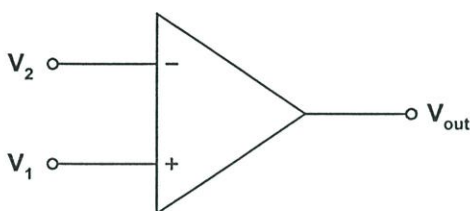
ออปเปอเรชันแนลแอมพลิไฟเออร์หรือมักเรียกสั้นๆว่าออปแอมป์เป็นอุปกรณ์ที่มีการนำมาใช้งานอย่างหลากหลายสำหรับวงจรทางด้านอนาล็อก เช่น ใช้ออกแบบเป็นวงจรผสมสัญญาณ วงจรกรองความถี่ วงจรขยายสัญญาณ เป็นต้น ดังนั้นออปแอมป์จึงเป็นอุปกรณ์ที่จำเป็นสำหรับการประยุกต์ใช้งานในด้านต่าง ๆ ออปแอมป์แต่ละเบอร์ที่ขายกันอยู่ในท้องตลาดต่างมีคุณสมบัติที่แตกต่างกันออกไป ดังนั้นการเข้าใจคุณสมบัติและพารามิเตอร์ของออปแอมป์จึงมีความจำเป็นสำหรับผู้ออกวงจรออปแอมป์ วงจรดิฟเฟอเรนเชียลขยายความแตกต่าง (Differential Difference Amplifier : DDA) คือวงจรขยายที่ออกแบบขึ้นมาเพื่อแก้ปัญหาข้อเสียของออปแอมป์โดยออกแบบให้มีอินพุต 4 อินพุตจึงทำให้เมื่อนำไปใช้งานจึงต้องการอุปกรณ์ส่วนประกอบจากภายนอกน้อยหรืออุปกรณ์ที่ใช้อาจจะไม่มีความสมพงษ์ (Matching) กันก็ได้ สำหรับคุณสมบัติและพารามิเตอร์ของวงจรดิฟเฟอเรนเชียลขยายความแตกต่างจะเหมือนกันกับออปแอมป์ดังนั้นการเข้าใจคุณสมบัติของออปแอมป์จึงจำเป็นอย่างมาก

ดังนั้นในบทนี้จะกล่าวถึงคุณสมบัติและหลักการของวงจรดิฟเฟอเรนเชียลขยายความแตกต่างซึ่งคุณสมบัติโดยทั่วไปจะเหมือนกับออปแอมป์เพียงแต่ออปแอมป์มีอินพุตเพียง 2 อินพุตเท่านั้นส่วนวงจรดิฟเฟอเรนเชียลขยายความแตกต่างจะมีอินพุต 4 อินพุต ดังนั้นจึงสามารถใช้งานได้หลากหลายกว่าออปแอมป์ ส่วนหลักการของวงจรจะกล่าวถึงวงจรต่าง ๆ ที่ใช้เป็นส่วนประกอบของวงจร เช่น วงจรแปลงแรงดันเป็นกระแส วงจรเลื่อนระดับแรงดัน (Level Shift Voltage) วงจรสะท้อนกระแสที่ใช้เป็นโหลดให้กับวงจรแปลงแรงดันเป็นกระแสและสุดท้ายเป็นวงจรภาคเข้าพุทแบบคลาส AB

3.2 คุณสมบัติของวงจรดิฟเฟอเรนเชียลขยายความแตกต่าง

3.2.1 ลักษณะทั่วไปของออปแอมป์

ลักษณะของออปแอมป์โดยทั่วไปจะประกอบด้วยขั้วจำนวน 3 ขั้ว คือขั้วอินพุต 2 ขั้ว และขั้วเอาต์พุต 1 ขั้ว โดยตัวออปแอมป์จะใช้สัญลักษณ์เป็นรูปสามเหลี่ยมที่สามารถแสดงได้ดังรูป 3.1 ออปแอมป์ส่วนมากมักต้องการแหล่งจ่ายไฟตรงสองแหล่งจ่ายคือแหล่งจ่ายกระแสตรงบวกและไฟลบ นอกจากนี้ขั้วสัญญาณทั้ง 3 ขั้วและขั้วจ่ายไฟ 2 ขั้วแล้วออปแอมป์อาจเป็นขั้วอื่น ๆ เพื่อวัตถุประสงค์เฉพาะงานเช่น ขั้วสำหรับการชดเชยความถี่ขั้วสำหรับปรับออฟเซต เป็นต้น แต่สำหรับรูปที่ 3.1 แสดงไว้เพียง 3 ขั้วเท่านั้น ซึ่งเป็นลักษณะโดยทั่วไปของออปแอมป์ที่มักใช้กันอยู่ทั่วไป



รูปที่ 3.1 แสดงลักษณะทั่วไปของออปแอมป์

จากรูปที่ 3.1 เลขหมายที่กำกับตามจุดต่างๆ ของออปแอมป์เป็นตำแหน่งขาของอุปกรณ์เมื่อถูกสร้างเป็นวงจรรวมซึ่งนิยามวางรูปตำแหน่งดังรูป 3.1 ออปแอมป์ที่มีคุณสมบัติใกล้เคียงค่าทางอุดมคติมากที่สุดคือออปแอมป์ที่ดี ซึ่งคุณสมบัติทางอุดมคติดังนี้

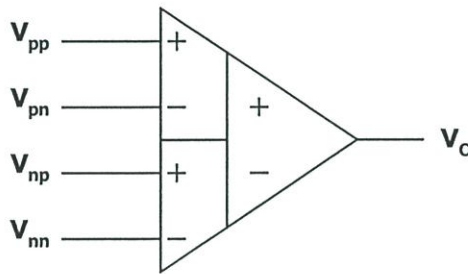
- อินพุตอิมพีแดนซ์ที่ขั้ว V_1 และขั้ว V_2 ควรมีค่าเป็นอนันต์
- กระแสที่อินพุตขั้ว V_1 และขั้ว V_2 มีค่าเท่ากับศูนย์
- เอาต์พุตอิมพีแดนซ์ที่ขั้ว V_{out} ควรเท่ากับศูนย์
- อัตราการขยายผลต่างมีค่าเท่ากับอนันต์
- แรงดันเอาต์พุตที่ขั้ว V_{out} เท่ากับ $A(V_1 - V_2)$ และไม่ขึ้นกับกระแสที่ไหลไปยังโหลด
- สัญญาณทางเอาต์พุต V_{out} กับอินพุต V_1 มีเฟสเหมือนกันและกลับเฟสกับอินพุต $V_2 = 180^\circ$ ขั้ว V_2 จึงเรียกว่าขาอินเวอร์ตติ้ง (Inverting) และขั้ว V_1 จึงเรียกว่าขาอนอินเวอร์ตติ้ง (Non-Inverting) โดยจะใช้สัญลักษณ์เครื่องหมายลบและบวกแทนตามลำดับ
- ค่าอัตราการจัด โหมคร่วมเท่ากับอนันต์
- แบนด์วิดท์มีค่าเป็นอนันต์

3.2.2 ลักษณะทั่วไปวงจรดิฟเฟอเรนเชียลขยายความแตกต่าง

วงจรดิฟเฟอเรนเชียลขยายความแตกต่าง (Differential Difference Amplifier : DDA) นี้เป็นบล็อกพื้นฐานที่สำคัญสำหรับวงจรประเภทอนาล็อก โดยสัญลักษณ์ของวงจรดิฟเฟอเรนเชียลขยายความแตกต่างสามารถแสดงได้ดังรูปที่ 3.2 และแรงดันเข้าพุทของวงจรดิฟเฟอเรนเชียลขยายความแตกต่างสามารถเขียนได้คือ

$$V_O = A_O [(V_{pp} - V_{pn}) - (V_{np} - V_{nn})] \tag{3.1}$$

โดย A_O เป็นอัตราขยายแบบรูปเปิดของวงจรดิฟเฟอเรนเชียลขยายความแตกต่าง



รูปที่ 3.2 แสดงสัญลักษณ์วงจรดิฟเฟอเรนเชียลขยายความแตกต่าง

สิ่งที่ไม่เหมือนกันของวงจรดิฟเฟอเรนเชียลขยายความแตกต่าง (DDA) และออปแอมป์คือวงจรดิฟเฟอเรนเชียลขยายความแตกต่างจะมีอินพุทสี่อินพุทส่วนออปแอมป์จะมีเพียงสองอินพุทเท่านั้น ดังนั้นเมื่อนำมาใช้งานวงจรดิฟเฟอเรนเชียลขยายความแตกต่างจะต้องการส่วนประกอบจากอุปกรณ์ภายนอกน้อยและไม่ต้องการความสมพียงกัน (matching) ของส่วนประกอบเหล่านั้น ความสัมพันธ์ของแรงดันทางอินพุทสามารถแสดงได้ดังสมการที่ (3.2) เมื่อทำการป้อนกลับแบบลบให้กับวงจรดิฟเฟอเรนเชียลขยายความแตกต่างและค่า A_O มีค่ามากเข้าใกล้อนันต์แรงดันความแตกต่างระหว่างอินพุททั้งสองจะเท่ากับ

$$V_{pp} - V_{pn} = V_{np} - V_{nn} \tag{3.2}$$

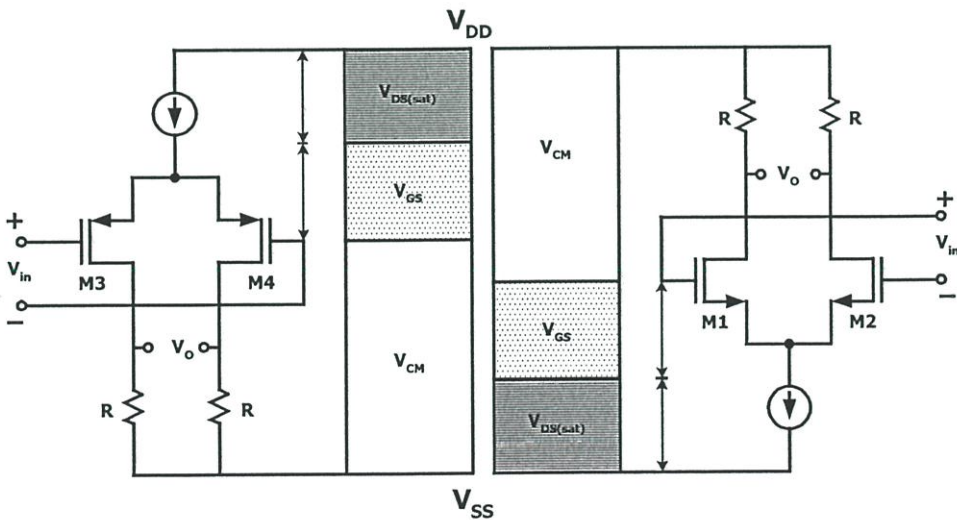
สำหรับคุณสมบัติและพารามิเตอร์ที่เป็นคุณสมบัติที่ต้องการจะเหมือนออปแอมป์แต่จะแตกต่างเพียงทางอินพุทเท่านั้นซึ่งคุณสมบัติจะเป็นไปตามสมการที่ (3.2)

3.3 วงจรดิฟเฟอเรนเชียลปฏิบัติการแบบ Rail-to-Rail

ภาคอินพุทของวงจรรายความแตกต่างโดยทั่วไปจะประกอบด้วยคู่ของดิฟเฟอเรนเชียลแอมพลิไฟเออร์ คู่ของดิฟเฟอเรนเชียลสามารถประกอบขึ้นจากมอสทรานซิสเตอร์ชนิด N-Channel M1-M2 หรือใช้ชนิด P-Channel M3-M4 ซึ่งแสดงได้ดังรูปที่ 3.3 ซึ่งคู่ดิฟเฟอเรนเชียลแอมพลิไฟเออร์นี้สัญญาณอินพุทจะแตกต่างกันและไม่ยอมรับแรงดันอินพุทแบบคอมมอนโหมด ช่วงแรงดันอินพุทคอมมอนโหมดคือพารามิเตอร์ที่เป็นกุญแจสำคัญสำหรับภาคอินพุท มันจะเป็นตัวกำหนดช่วงแรงดันคอมมอนโหมดซึ่งเป็นช่วงที่ภาคอินพุทสามารถตอบสนองสัญญาณความแตกต่างของอินพุทได้เป็นอย่างดี สำหรับช่วงแรงดันอินพุทคอมมอนโหมดของออปแอมป์ควรจะกว้างที่สุดเท่าที่เป็นไปได้ จากรูปที่ 3.3 สามารถเขียนช่วงแรงดันอินพุทคอมมอนโหมดของมอสทรานซิสเตอร์ชนิด P-Channel ได้คือ

$$V_{SS} < V_{common} < V_{DD} - V_{DS(sat)} - V_{sgp} \quad (3.3)$$

เมื่อ V_{sgp} คือค่าแรงดันระหว่างซอร์สและเกตของมอสทรานซิสเตอร์อินพุท V_{DS} คือค่าแรงดันที่ตกคร่อมแหล่งจ่ายกระแสส่วน V_{DD} และ V_{SS} คือแหล่งจ่ายแรงดัน



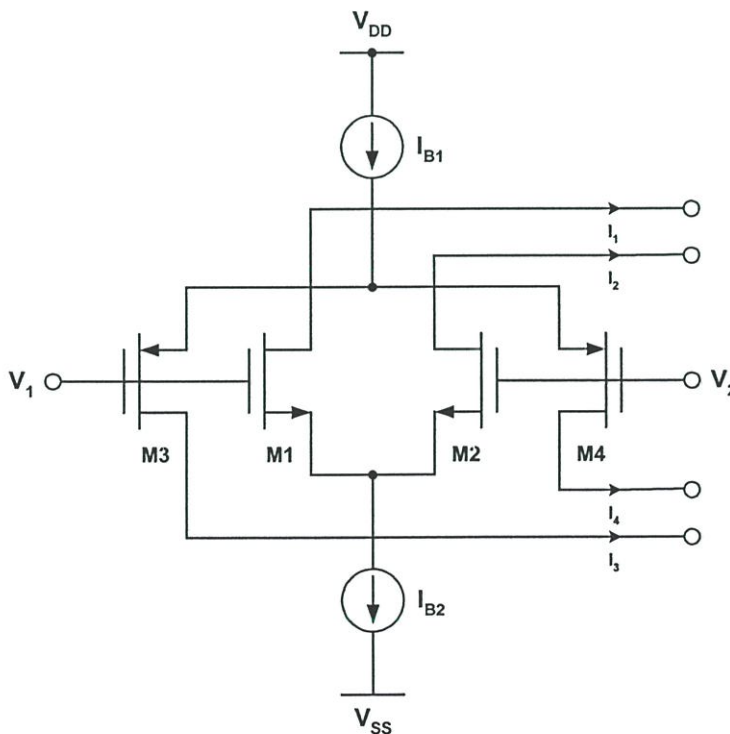
รูปที่ 3.3 แสดงภาคอินพุทที่ใช้มอสทรานซิสเตอร์ชนิด P-channel หรือ N-channel

และช่วงแรงดันอินพุตคอมมอน โหมดของอินพุตที่เป็นมอสทรานซิสเตอร์ชนิด N-Channel ในรูปที่ 3.3 สามารถกำหนดได้

$$V_{DD} - V_{DS(sat)} - V_{gsn} < V_{common} < V_{DD} \quad (3.4)$$

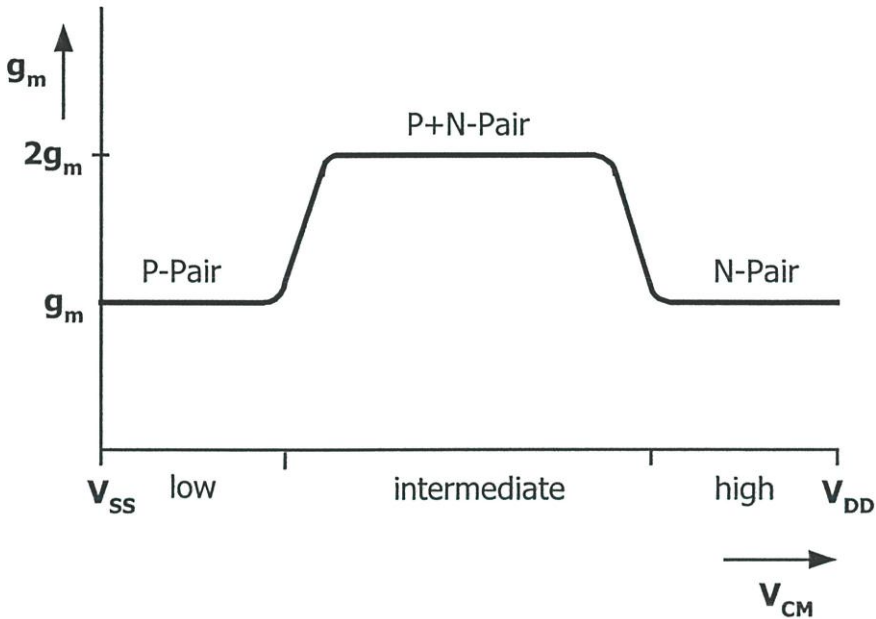
ในการออกแบบวงจรประเภทที่ใช้แรงดันต่ำ ช่วงแรงดันอินพุตคอมมอน โหมดของคู่ดิฟเฟอเรนเชียลแบบเดี่ยว (Single differential pair) จะมีค่าน้อยมากเนื่องจากภาคอินพุตไม่สามารถมีแรงดันพอเพียงสำหรับแรงดันอินพุตคอมมอน โหมดที่มากได้ สำหรับการเพิ่มค่าช่วงแรงดันอินพุตคอมมอน โหมดจะใช้มอสทรานซิสเตอร์ชนิด N-channel M1-M2 และชนิด P-channel M3-M4 โดยวางคู่อินพุตทั้งสองขนานกันซึ่งแสดงได้ดังรูปที่ 3.4 ลักษณะการต่อแบบนี้มักจะเรียกว่า ภาคอินพุตดิฟเฟอเรนเชียลแบบคอมพลิเมนทารี (Differential complementary input stage) ช่วงของแรงดันอินพุตคอมมอน โหมดของภาคอินพุตแบบคอมพลิเมนทารีสามารถแบ่งการทำงานออกเป็นสามช่วงคือ

- แรงดันอินพุตคอมมอน โหมดด้านต่ำ มอสทรานซิสเตอร์ชนิด P-Channel เท่านั้นที่ทำงาน
- แรงดันอินพุตคอมมอน โหมดที่บริเวณช่วงกลาง มอสทรานซิสเตอร์ชนิด P-Channel และ N-Channel ทำงานทั้งคู่
- แรงดันอินพุตคอมมอน โหมดด้านสูง มอสทรานซิสเตอร์ชนิด N-Channel เท่านั้นที่ทำงาน



รูปที่ 3.4 แสดงวงจรภาคอินพุตดิฟเฟอเรนเชียลแบบคอมพลิเมนทารี

จากรูปที่ 3.4 ที่มีช่วงอินพุตคอมมอนโหมคปฏิบัติงานแบบ Rail-to-Rail ช่วงอินพุตคอมมอนโหมคสามารถมีช่วงกว้างเกือบจะถึงแหล่งจ่ายไฟในแต่ละด้านได้ในทางปฏิบัติแต่ข้อเสียของภาคอินพุตแบบคอมพลิเมินทารีคือค่าทรานส์คอนดักแตนซ์ (g_m) จะมีการเปลี่ยนแปลงเป็นสองเท่าที่บริเวณช่วงกลางของอินพุตคอมมอนโหมคเนื่องจากมอสทรานซิสเตอร์ทั้งสองชนิดจะทำงานพร้อมกันซึ่งแสดงในรูปที่ 3.5 เมื่อสมมติว่าค่า g_m ของคู่มอสทรานซิสเตอร์ชนิด P-Channel และค่า g_m ของมอสทรานซิสเตอร์ชนิด N-Channel เท่ากัน

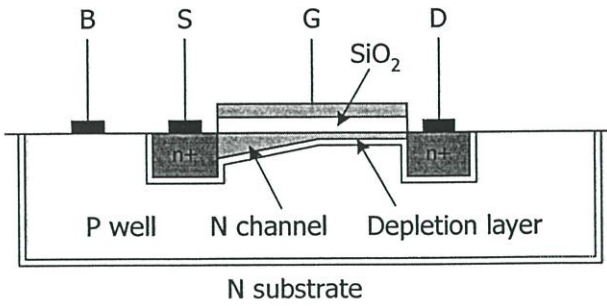


รูปที่ 3.5 แสดงความสัมพันธ์โดยทั่วไประหว่างค่า g_m และแรงดันอินพุตคอมมอน โหมค

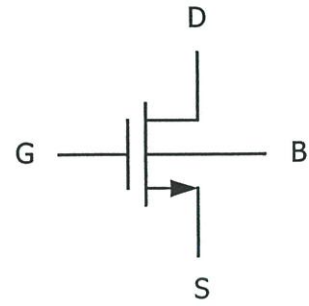
3.4 วงจรดิฟเฟอเรนเชียลโดยอินพุตกระตุ้นที่ขา Bulk

3.4.1 หลักการกระตุ้นอินพุตเข้าที่ขา Bulk

มอสทรานซิสเตอร์คือบล็อกพื้นฐานที่สร้างขึ้นจากซีมอสซึ่งจะมีขาสำหรับไบอัสอยู่สี่ขาคือขาเกต ขาเดรน ขาซอร์ส และขา Bulk ซึ่งโครงสร้างและการไบอัสได้กล่าวมาแล้วในบทที่ 2 สำหรับในส่วนนี้เราจะมาให้ความสนใจกับขา Bulk ซึ่งเป็นขาที่เราจะป้อนอินพุตเข้าที่ขา Bulk นี้ โดยโครงสร้างของมอสทรานซิสเตอร์ที่จะกระตุ้นอินพุตเข้าที่ขา Bulk จะต้องถูกสร้างอยู่ในชั้นของ well เท่านั้น ซึ่งโครงสร้างสามารถแสดงได้ดังรูป 3.6 เมื่อเรากระตุ้นอินพุตเข้าที่ขา Bulk จะมีคุณสมบัติเหมือนเจฟเทวิทยานิพนธ์นี้จะใช้วิธีกระตุ้นอินพุตเข้าที่ขา Bulk ซึ่งเป็นวิธีการที่ทำได้กับเทคโนโลยีซีมอสมาตรฐานทั่ว ๆ ไปที่ไม่ต้องใช่วิธีการพิเศษเข้ามาช่วย การกระตุ้นกระแสที่ขา Bulk แสดงได้ดังรูปที่ 3.6 โดยรูปที่ 3.6(ก) แสดงโครงสร้างมอสทรานซิสเตอร์ที่สร้างอยู่ในชั้นของ well และรูปที่ 3.6(ข) แสดงสัญลักษณ์



(ก)



(ข)

รูปที่ 3.6 (ก) แสดงโครงสร้างของมอสทรานซิสเตอร์ชนิด N-Channel (ข) แสดงสัญลักษณ์

ค่าแรงดันแตรชโวลของมอสทรานซิสเตอร์ที่แสดงอยู่ในฟังก์ชันของแรงดันระหว่าง Bulk และซอร์ส V_{BS} กำหนดได้โดย

$$V_{th} = V_{th0} + \gamma \left(\sqrt{|2\phi_F - V_{BS}|} - \sqrt{|2\phi_F|} \right) \quad (3.5)$$

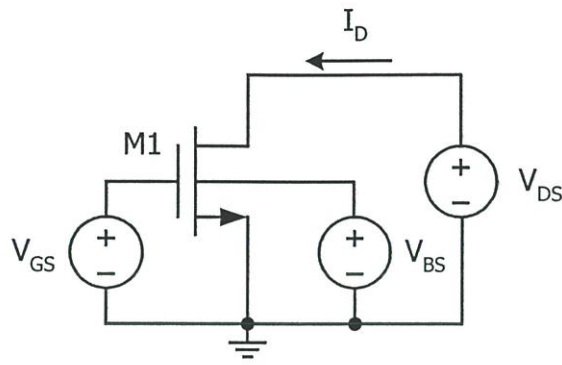
โดยที่

V_{th0} คือแรงดันแตรชโวลเมื่อ $V_{BS} = 0$

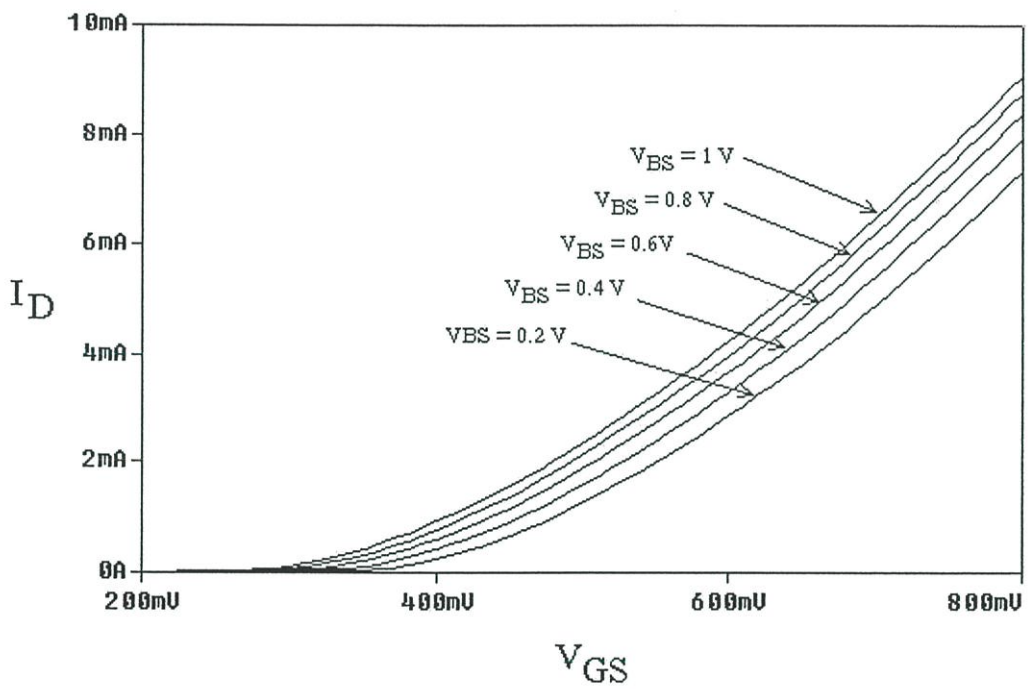
γ คือค่าสัมประสิทธิ์จาก body effect

ϕ_F คือค่า Fermi potential

สำหรับซิมอสขนาด 0.25 ไมคอนที่ใช้ในวิทยานิพนธ์นี้ มอสทรานซิสเตอร์ชนิด P-Channel มีค่า $2\phi_F$ เท่ากับ -0.7 V มีค่า γ เท่ากับ -0.634 V^{1/2} และมีค่า V_{th0} เท่ากับ -0.553 V และมอสทรานซิสเตอร์ชนิด N-channel มีค่า $2\phi_F$ เท่ากับ 0.7 V มีค่า γ เท่ากับ 0.431 V^{1/2} และมีค่า V_{th0} เท่ากับ 0.423 V เมื่อได้ทำการจำลองโดยใช้มอสทรานซิสเตอร์ชนิด P-channel ใช้พารามิเตอร์ซิมอส 0.25 ไมคอน ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันระหว่างเกตและซอร์สเมื่อทำการเปลี่ยนค่าแรงดันระหว่าง Bulk และซอร์สเป็นค่าต่าง ๆ แสดงได้ดังรูปที่ 3.7 โดยจำลองจากมอสทรานซิสเตอร์ชนิด P-Channel ขนาด $W/L=200 \mu\text{m} / 0.5 \mu\text{m}$ โดยแรงดัน V_{DS} เท่ากับ 1.5 โวลต์



(ก)

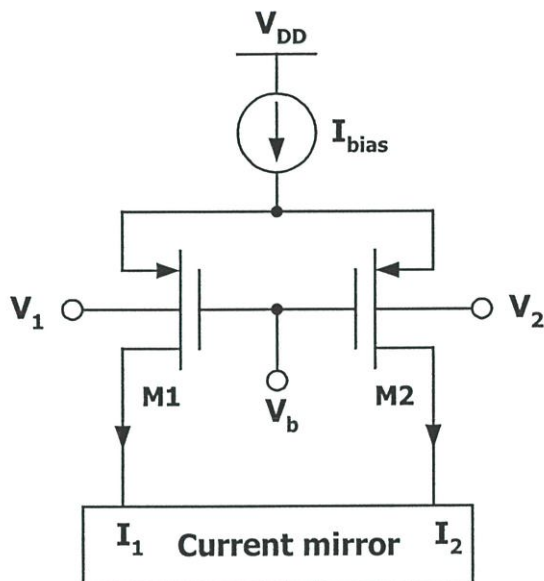


(ข)

รูปที่ 3.7 (ก) วงจรที่ใช้จำลอง (ข) ผลการจำลองแสดงความสัมพันธ์กระแสเดรน (I_D) ต่อแรงดันระหว่างเกตและซอร์ส (V_{GS}) เมื่อเปลี่ยนค่าแรงดันระหว่าง Bulk และซอร์ส (V_{BS}) เป็นค่าต่าง ๆ

3.4.2 วงจรดิฟเฟอเรนเชียลอินพุทกระตุ้นเข้าที่ขา Bulk

วงจรดิฟเฟอเรนเชียลขยายความแตกต่างจะประกอบด้วยวงจรแปลงแรงดันเป็นกระแสสองวงจรมินพุทของแต่ละวงจรแปลงแรงดันเป็นกระแสนี้จะถูกกระตุ้น (Drive) เข้าที่ขา bulk ซึ่งวงจรแสดงได้ดังรูปที่ 3.8



รูปที่ 3.8 แสดงวงจรแปลงแรงดันเป็นกระแสอินพุทกระตุ้นที่ขาBulk ของมอสทรานซิสเตอร์

จากวงจรแปลงแรงดันเป็นกระแสรูปที่ 3.8 จะใช้อินพุทกระตุ้นเข้าที่ขา Bulk ของมอสทรานซิสเตอร์ชนิด P-Channel จึงทำให้อินพุทสามารถปฏิบัติงานแบบ rail-to-rail [2-3] จากวงจรในรูปที่ 3.8 จะเห็นว่า $V_{GS1} = V_{GS2}$, $V_{BS1} = V_{BS2}$ ดังนั้นสัญญาณความแตกต่างทางอินพุทกำหนดได้

$$V_1 - V_2 = V_{BS1} - V_{BS2} \quad (3.6)$$

และ

$$V_{GS1} - V_{BS1} = V_{GS1} - V_{BS2} \quad (3.7)$$

ถ้าสมมติมอสทรานซิสเตอร์ทำงานในช่วงอิ่มตัว กระแสเดรนของ M1 และ M2 คือ

$$I_D = K'_p (V_{GS} - |V_{Tp}|)^2 \quad (3.8)$$

เมื่อ $K'_p = \frac{\mu_p C_{OX}}{2} \left(\frac{W}{L} \right)$ และเมื่อแทนค่า V_{GS} ลงในสมการที่ (3.8) จะได้

$$I_1 - I_2 = \sqrt{\frac{I_B}{K'_p}} (V_1 - V_2 + V_{T1} - V_{T2}) \quad (3.9)$$

ค่าแรงดันเทรชโฮล (V_T) สามารถเขียนได้

$$V_T = V_{TO} + \gamma \sqrt{2\phi_F + V_{BS}} - \sqrt{2\phi_F} \quad (3.10)$$

โดยใช้การประมาณจาก $\sqrt{1+X} = 1 + \frac{X}{2}$ จากสมการที่ (3.10) จึงสามารถเขียนได้ [4]

$$V_T = V_{TO} + \left(\frac{\gamma V_{BS}}{2\sqrt{2\phi_F}} \right) \quad (3.11)$$

เมื่อแทนสมการที่ (3.11) ลงในสมการที่ (3.9) จะเขียนสมการได้คือ

$$I_1 - I_2 = \frac{\gamma \sqrt{8K'_p I_B}}{\sqrt{2\phi_F}} (V_1 - V_2) \quad (3.12)$$

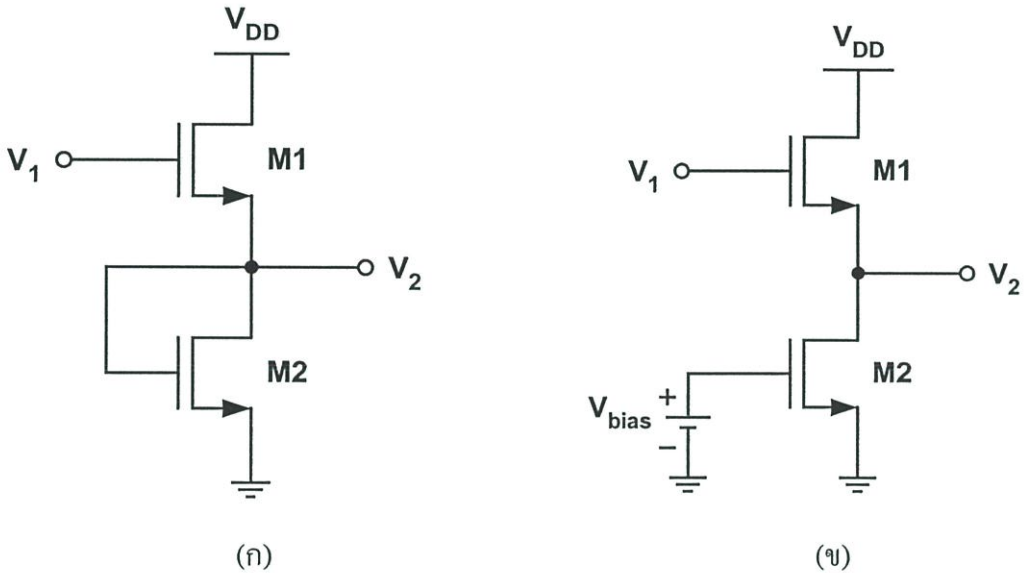
$$= \frac{\gamma g_m}{\sqrt{2\phi_F}} (V_1 - V_2) \quad (3.13)$$

เมื่อ $\frac{\gamma g_m}{\sqrt{2\phi_F}}$ เป็นค่าคงที่ดังนั้นจะเห็นว่าเป็นสมการแปลงแรงดันเป็นกระแสที่เป็นเชิงเส้น โดยวงจรแปลงแรงดันเป็นกระแสในรูปที่ 3.8 นี้จะถูกนำมาใช้เป็นอินพุทของวงจรดิฟเฟอเรนเชียลขยายความแตกต่างต่อไป

3.5 วงจรเลื่อนระดับแรงดัน

วงจรเลื่อนระดับคือวงจรที่ใช้เชื่อมต่อระหว่างเอาพุทของวงจรหนึ่งกับอินพุทของอีกวงจรหนึ่งเข้าด้วยกัน มีหลายวิธีการที่จะทำการปรับแรงดันให้ได้ตามต้องการ สำหรับออปแอมป์จะนำวงจรเลื่อนระดับมาเป็นวงจรเชื่อมต่อระหว่างภาคอินพุทและภาคเอาพุทเข้าด้วยกันตามปกติเมื่อไม่มีสัญญาณไฟสถับป้อนเข้ามาจุดสงบ (Quiescent point) ของแรงดันด้านเอาพุทของออปแอมป์จะต้องเป็นศูนย์ ถ้าผล

ต่างของแรงดันทางด้านอินพุตเป็นศูนย์ แต่ในวงจรจริงแรงดันทางด้านเข้าพุทของภาคอินพุทจะมีค่าไม่เป็นศูนย์ดังนั้นจึงต้องใช้วงจรเลื่อนระดับนี้เพื่อปรับแรงดัน วงจรเลื่อนระดับสามารถจัดวงจรได้หลายรูปแบบ แต่สำหรับในวิทยานิพนธ์นี้จะเป็นวงจรแบบตามขาซอร์ส (Source follower) ดังนั้นจึงขออธิบายแต่เพียงวงจรลักษณะนี้เท่านั้นซึ่งวงจรได้แสดงดังรูปที่ 3.9



รูปที่ 3.9 แสดงวงจรเลื่อนระดับ (ก) เมื่อไบอัสโดย M2 ต่อเป็นไดโอด (ข) เมื่อไบอัส M2 โดยใช้แหล่งจ่ายแรงดันอิสระ

จากรูปวงจรเลื่อนระดับจะใช้มอสทรานซิสเตอร์ชนิด N-channel มอสทรานซิสเตอร์ M1 ทำงานเป็นแบบตามขาซอร์ส (Source follower) ส่วนมอสทรานซิสเตอร์ M2 ทำหน้าที่ไบอัสกระแสระดับแรงดันที่เลื่อนไปเท่ากับ V_{GS1} และจะคงค่าอยู่อย่างนั้นตลอดไปถ้า $V_1 \leq (V_{DD} - V_{TH})$ M1 จะทำงานในช่วงอิ่มตัว ถ้าสมการกระแสของมอสทรานซิสเตอร์ทำงานในช่วงอิ่มตัวโดยให้ $\lambda = 0$ วงจรรูปที่ 3.9(ก) จะเขียนสมการได้

$$I_{D1} = K_1' \left(\frac{W}{L} \right)_1 (V_1 - V_2 - V_{T1})^2 \quad (3.14)$$

$$I_{D1} = K_2' \left(\frac{W}{L} \right)_2 (V_2 - V_{T2})^2 \quad (3.15)$$

ถ้าสมมติให้มอสทรานซิสเตอร์ทั้งสองมีคุณสมบัติเหมือนกันทุกประการ $K_1' = K_2'$ และ $V_{T1} = V_{T2} = V_{TH}$ ดังนั้นจากวงจร $I_{D1} = I_{D2}$ จะได้

$$V_2 = \frac{V_1}{1 + \sqrt{\frac{\left(\frac{W}{L}\right)_2}{\left(\frac{W}{L}\right)_1}}} - V_{TH} \left(\frac{1 - \sqrt{\frac{\left(\frac{W}{L}\right)_2}{\left(\frac{W}{L}\right)_1}}}{1 + \sqrt{\frac{\left(\frac{W}{L}\right)_2}{\left(\frac{W}{L}\right)_1}}} \right) \quad (3.16)$$

ถ้า $\left(\frac{W}{L}\right)_2 \ll \left(\frac{W}{L}\right)_1$ สมการที่ 3.16 จะประมาณได้เท่ากับ

$$V_2 = V_1 - V_{TH} \quad (3.17)$$

และถ้าในกรณีที่ $\left(\frac{W}{L}\right)_1 = \left(\frac{W}{L}\right)_2$ วงจรนี้จะเป็นวงจรแบ่งแรงดันเขียนได้เป็น

$$V_2 = \frac{1}{2} V_1 \quad (3.18)$$

และถ้าใช้แรงดันไบอัสอิสระดังแสดงในรูปที่ 3.9(ข) มอสทรานซิสเตอร์ M2 ทำงานในช่วงอิ่มตัวจะได้

$$I_{D1} = K_1' \left(\frac{W}{L}\right)_1 (V_1 - V_2 - V_{T1})^2 \quad (3.19)$$

$$I_{D2} = K_2' \left(\frac{W}{L}\right)_2 (V_{bias} - V_{T2})^2 \quad (3.20)$$

ถ้าสมมติให้มอสทรานซิสเตอร์ทั้งสองมีคุณสมบัติเหมือนกันทุกประการดังนั้น $K_1' = K_2'$ และ $V_{T1} = V_{T2} = V_{TH}$

$$V_2 \leq \frac{V_1}{1 + \sqrt{\frac{\left(\frac{W}{L}\right)_2}{\left(\frac{W}{L}\right)_1}}} - \left(\frac{1 - \sqrt{\frac{\left(\frac{W}{L}\right)_2}{\left(\frac{W}{L}\right)_1}}}{1 + \sqrt{\frac{\left(\frac{W}{L}\right)_2}{\left(\frac{W}{L}\right)_1}}} \right) V_{TH} \quad (3.21)$$

และแรงดันเลื่อนระดับคือ

$$V_2 = V_1 - \left(1 - \sqrt{\frac{\left(\frac{W}{L}\right)_2}{\left(\frac{W}{L}\right)_1}} \right) V_{TH} - \sqrt{\frac{\left(\frac{W}{L}\right)_2}{\left(\frac{W}{L}\right)_1}} V_{bias} \quad (3.22)$$

ถ้า $\left(\frac{W}{L}\right)_1 = \left(\frac{W}{L}\right)_2$ จะได้

$$V_1 = V_2 = V_{bias} \quad (3.23)$$

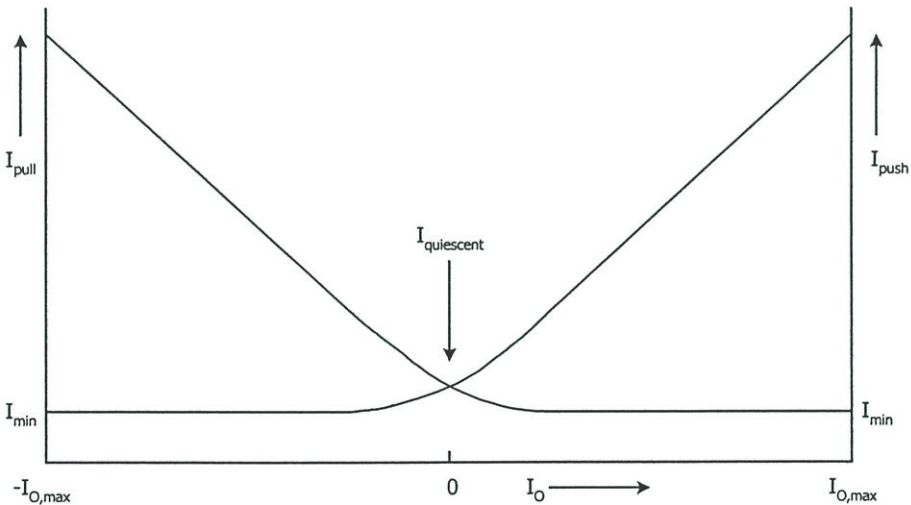
3.6 วงจรภาคเข้าพุทแบบคลาส AB

สำหรับการใช้แหล่งจ่ายพลังงานภาคเข้าพุทควรจะมีกระแสไหลได้สูงสุดและมีกระแสสงบ (quiescent current) ที่ต่ำเพื่อตอบสนองความต้องการนี้สามารถไปอัสด้วยคลาส B เพราะภาคเข้าพุทที่จัดด้วยคลาส B นี้จะให้กระแสเข้าพุทที่มากได้และมีกระแสสงบใกล้ที่ประมาณศูนย์ ในการกำหนดประสิทธิภาพการใช้พลังงาน (power-efficiency) ของภาคเข้าพุทแบบคลาส B สามารถกำหนดได้จากประสิทธิภาพการใช้พลังงานของภาคเข้าพุทเท่ากับค่าเฉลี่ยของสัญญาณและหารโดยพลังงานจากแหล่งจ่าย

การใช้ข้อกำหนดนี้สามารถคำนวณจาก ประสิทธิภาพการใช้พลังงานของภาคเอาพุทคลาส B ที่ปฏิบัติงานแบบ rail-to-rail ซึ่งประมาณ 75% เอาพุทของคลื่นไซน์ (sine wave) แบบ rail-to-rail

แต่ข้อเสียในการไบอัสแบบคลาส B ที่กล่าวมาคือ ความเพี้ยนที่บริเวณช่วงรอยต่อของสัญญาณ ซีกบวกและซีกลบ (cross-over distortion) การลดความเพี้ยนนี้ให้ต่ำสุดสามารถใช้คลาส A ได้แต่อย่างไรก็ตามกระแสเอาพุทสูงสุดของคลาส A จึงยังไม่สูงเท่าที่ต้องการ

สำหรับเพื่อให้ได้ความลงตัวระหว่าง ความเพี้ยนและกระแสสูง ที่สูญเสียไปจึงต้องไบอัสให้ภาคเอาพุทอยู่ระหว่างคลาส A และคลาส B ซึ่งวิธีการนี้จะเรียกว่าเป็นการไบอัสแบบคลาส AB รูปที่ 3.10 แสดงการถ่ายโอน (transfer function) คลาส AB ที่ต้องการ จากกราฟจะเห็นทรานซิสเตอร์ถูกไบอัสด้วยกระแสสูงที่ต่ำ ซึ่งทำให้ลดความเพี้ยนของสัญญาณที่บริเวณรอยต่อซีกบวกและซีกลบเมื่อเปรียบเทียบกับภาคเอาพุทแบบคลาส B กระแสสูงสุดของภาคเอาพุทจะมีค่ามากกว่ากระแสสูงของมัน ซึ่งทำให้เพิ่มค่าประสิทธิภาพเมื่อเทียบกับภาคเอาพุทแบบคลาส A รูปที่ 3.10 แสดงเอาพุททรานซิสเตอร์ซึ่งต้องไบอัสด้วยกระแสที่น้อย (I_{\min}) ซึ่งกระแสที่ไหลในระดับต่ำ ๆ นี้จะช่วยป้องกันการหน่วงของทรานซิสเตอร์เอาพุทจากการหยุดนำกระแสมาเป็นนำกระแสซึ่งจะทำให้ลดการเพี้ยนที่บริเวณรอยต่อซีกบวกและซีกลบ (cross-over distortion)

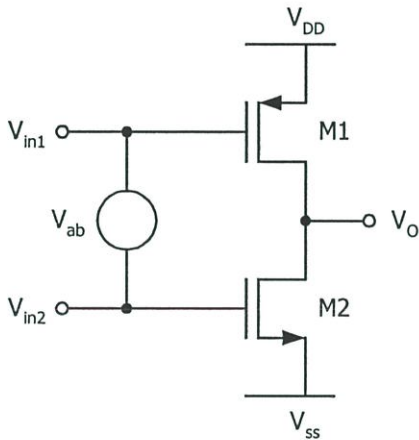


รูป 3.10 แสดงฟังก์ชันการถ่ายโอนของคลาส AB ที่ต้องการ

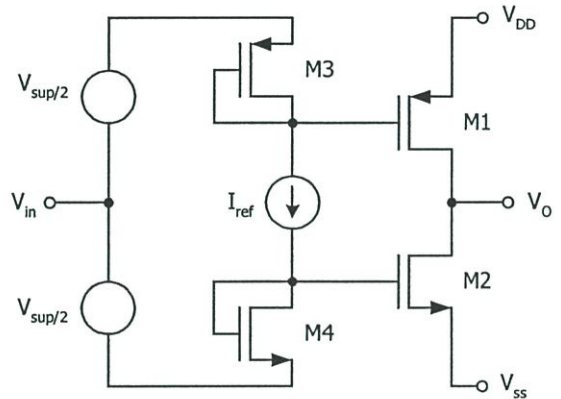
ภาคเอาพุทปฏิบัติงานแบบ Rail-to-Rail การโอนถ่าย Class-AB สามารถเป็นจริงได้โดยรักษาแรงดันระหว่างเกตของทรานซิสเตอร์เอาพุทให้คงที่หลักการนี้แสดงได้ดังรูปที่ 3.11(ก) ซึ่งแสดงความสัมพันธ์ระหว่างกระแสในช่วง Push และ Pull ของทรานซิสเตอร์เอาพุท แหล่งจ่ายกระแส V_{AB} สามารถสร้างขึ้นจากวงจรในรูปที่ 3.11(ข) จากวงจร M3-M4 เป็นไดโอดที่ไบอัสจากแหล่งจ่ายกระแสคงที่ I_{ref}

และแหล่งจ่ายแรงดันคงที่สองแหล่งจ่ายคือ $V_{sup}/2$ ความสัมพันธ์ระหว่างกระแสช่วง push (I_{d1}) และกระแสช่วง pull (I_{d2}) ของ ทรานซิสเตอร์กำหนดได้โดย

$$\sqrt{I_{push}} + \sqrt{I_{pull}} = 2\sqrt{I_q} \quad (3.24)$$



(ก)



(ข)

รูปที่ 3.11 แสดงหลักการเบื้องต้นของวงจรแบบคลาส AB (ก) เมื่อไบอัสจากแรงดันอิสระ (ข) เมื่อไบอัสด้วยกระแส

เมื่อสมมติว่าทรานซิสเตอร์เข้าพุททำงานใน Strong inversion ค่าทรานส์คอนดักแตนซ์เขียนได้

$$K \frac{W}{L} = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L} \right)_n = \frac{1}{2} \mu_p C_{ox} \left(\frac{W}{L} \right)_p \quad (3.25)$$

และกระแสสงบ I_q ของภาคเข้าพุทกำหนดได้จาก

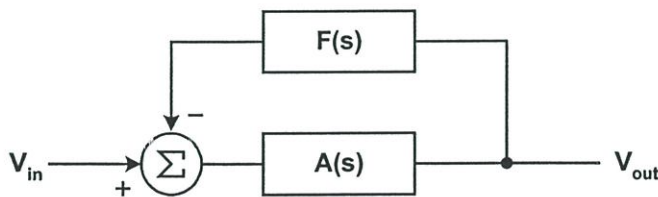
$$I_q = \frac{\left(\frac{W}{L}\right)_1}{\left(\frac{W}{L}\right)_3} I_{ref} \quad (3.26)$$

3.7 การชดเชยของวงจรถิฟเฟอร์นเซียลขยายความแตกต่าง

การออกแบบวงจรถยายสัญญาณสิ่งหนึ่งที่ต้องคำนึงถึงก็คือเสถียรภาพของวงจรถยายซึ่งการทำให้วงจรถยายมีเสถียรภาพก็คือการป้อนกลับรูปที่ 3.12 แสดงลักษณะทั่วไปของการป้อนกลับแบบลบ $A(s)$ คืออัตราขยายของแอมพลิไฟเออร์ซึ่งโดยปกติจะเป็นอัตราขยายความแตกต่างแบบเปิดโดย $F(s)$ เป็นฟังก์ชันการถ่ายโอนสำหรับการป้อนกลับภายนอกจากเอาพุทกลับมาที่อินพุทของออปแอมป์อัตราขยายของลูปของระบบนี้กำหนดได้

$$\text{Loop Gain} = L(s) = -A(s)F(s) \quad (3.27)$$

ถ้าพิจารณาในกรณีเมื่ออัตราขยายจาก V_{in} สู่ V_{out} เป็นหนึ่ง ดังนั้นจะสามารถแสดงไว้ได้ว่า ถ้าอัตราขยายแบบเปิดที่คิซี (DC) $A(0)$ คืออยู่ระหว่าง 1,000 และ 2,000 และ F เท่ากับ 1 อัตราขยายแบบป้อนไปข้างหน้าจะเปลี่ยนแปลงจาก 0.999 ถึง 0.9995 สำหรับลูปที่มีอัตราขยายสูง ๆ การหาค่าฟังก์ชันถ่ายโอน $\frac{V_{out}}{V_{in}}$ ที่มีความแน่นอนจะถูกควบคุมโดยโครงสร้างป้อนกลับซึ่งวิธีการนี้จะถูกนำมาใช้กับออปแอมป์



รูปที่ 3.12 แสดงระบบการป้อนกลับ

เงื่อนไขที่ต้องการสำหรับหลีกเลี่ยงการไม่เสถียรของออปแอมป์ กำหนดได้ตาม

$$|A(j\omega_{0\circ})F(j\omega_{0\circ})| = |L(j\omega_{0\circ})| < 1 \quad (3.28)$$

เมื่อ $\omega_{0\circ}$ หาค่าได้จาก

$$\text{Arg}[-A(j\omega_{0\circ})F(j\omega_{0\circ})] = \text{Arg}[L(j\omega_{0\circ})] = 0^\circ \quad (3.29)$$

เงื่อนไขที่ต้องการคือ

$$\text{Arg}[-A(j\omega_{0dB})F(j\omega_{0dB})] = \text{Arg}[L(j\omega_{0dB})] > 0^\circ \quad (3.30)$$

เมื่อ ω_{0dB} หาค่าได้จาก

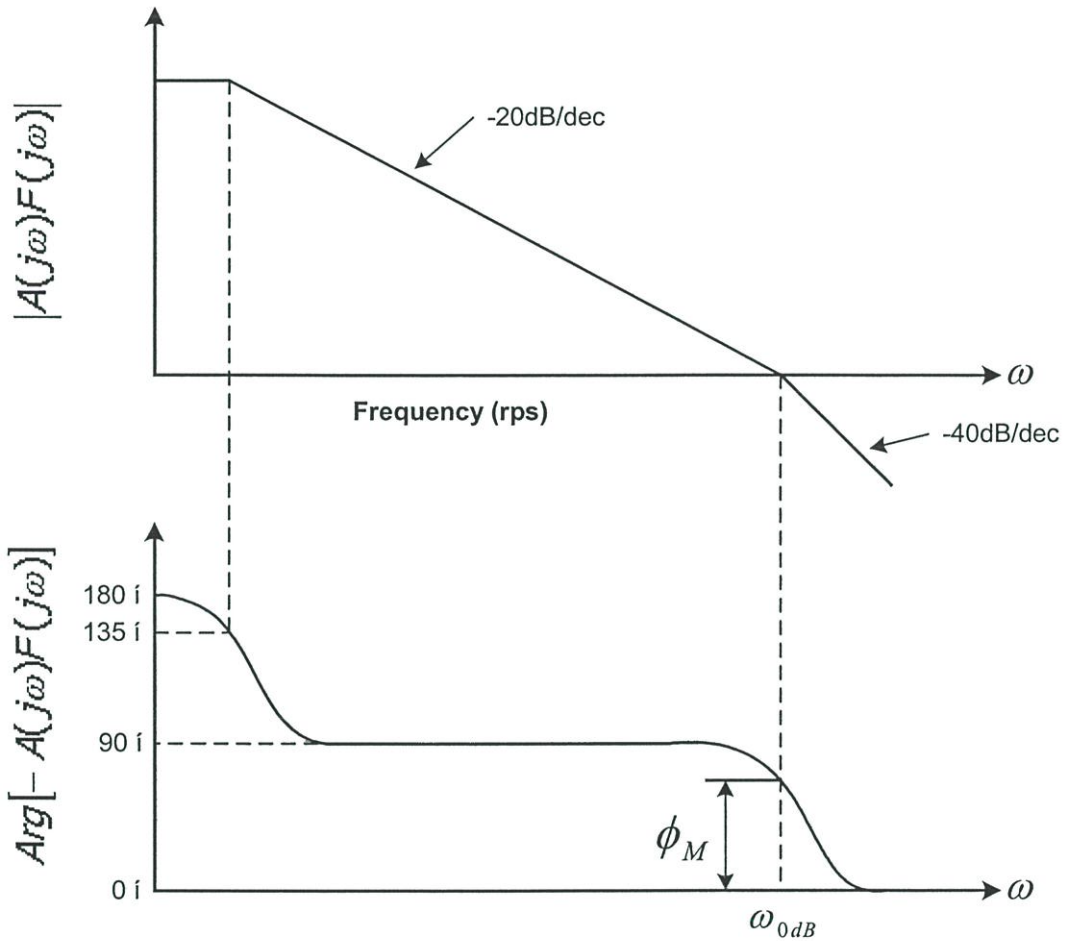
$$|A(j\omega_{0dB})F(j\omega_{0dB})| = |L(j\omega_{0dB})| = 1 \quad (3.31)$$

ถ้าเป็นไปตามเงื่อนไขดังกล่าว เราจะพูดได้ว่าระบบป้อนกลับมีความเสถียร จากรูปแสดงการตอบสนองของ $|A(j\omega)F(j\omega)|$ และ $\text{Arg}[-A(j\omega)F(j\omega)]$ เทียบกับฟังก์ชันของความถี่ ระบบมีความเสถียรกราฟของ $|A(j\omega)F(j\omega)|$ จะตัดกับจุด 0 dB ก่อนที่ $\text{Arg}[-A(j\omega)F(j\omega)]$ จะตัดกับ 0 degree การวัดเสถียรภาพของระบบถูกกำหนดโดยค่าของเฟสเมื่อ $|A(j\omega)F(j\omega)|$ เป็นหนึ่งซึ่งการวัดลักษณะนี้เรียกว่า phase margin และถูกกำหนดโดย

$$\begin{aligned} \text{Phase margin} &= \text{Arg}[-A(j\omega_{0dB})F(j\omega_{0dB})] \\ &= \text{Arg}[L(j\omega_{0dB})] \end{aligned} \quad (3.32)$$

สิ่งสำคัญของระบบที่มีเสถียรภาพที่ดี กำหนดได้จากค่า phase margin ที่เพียงพอซึ่งเป็นการพิจารณาจากการตอบสนองของระบบลูปปิดในโดเมนของเวลา รูปที่ 3.13 แสดงการตอบสนองของเวลาของระบบลูปปิดอันดับที่สองโดยได้เปลี่ยนค่า Phase margin เป็นค่าต่างๆ จะเห็นว่าถ้า phase margin มี

ค่ามากผลก็คือเกิดการ “ringing” น้อยที่เข้าพุทการเกิด ringing มากที่เข้าพุทสามารถแก้ไขได้ ดังนั้นสิ่งที่สำคัญคือเราจะต้องรักษาค่า Phase margin ไว้ที่การ ringing ในระดับที่ยอมรับได้



รูปที่ 3.13 แสดงการตอบสนองทางความถี่และทางเฟสของระบบอันดับที่สอง

3.8 สรุป

ในบทนี้ได้กล่าวถึงทฤษฎีและวงจรส่วนประกอบที่ใช้ออกแบบวงจรซีมอสขยายความแตกต่างดิฟเฟอเรนเชียลในวิทยานิพนธ์นี้ โดยจะใช้หลักการต่าง ๆ คือ วงจรภาคอินพุตดิฟเฟอเรนเชียลแบบคอมพลิเมนทารี การกระตุ้นอินพุตเข้าที่ขา bulk ของมอสทรานซิสเตอร์ วงจรเลื่อนระดับแรงดัน และสุดท้ายวงจรภาคเอาพุตแบบคลาส AB จากนั้นเป็นหลักการและขั้นตอนของการออกแบบวงจรซึ่งวงจรที่จะได้ออกแบบมานั้นเป็นวงจรที่มีภาคอินพุตและเอาพุตปฏิบัติงานแบบ Rail-to-Rail

บทที่ 4

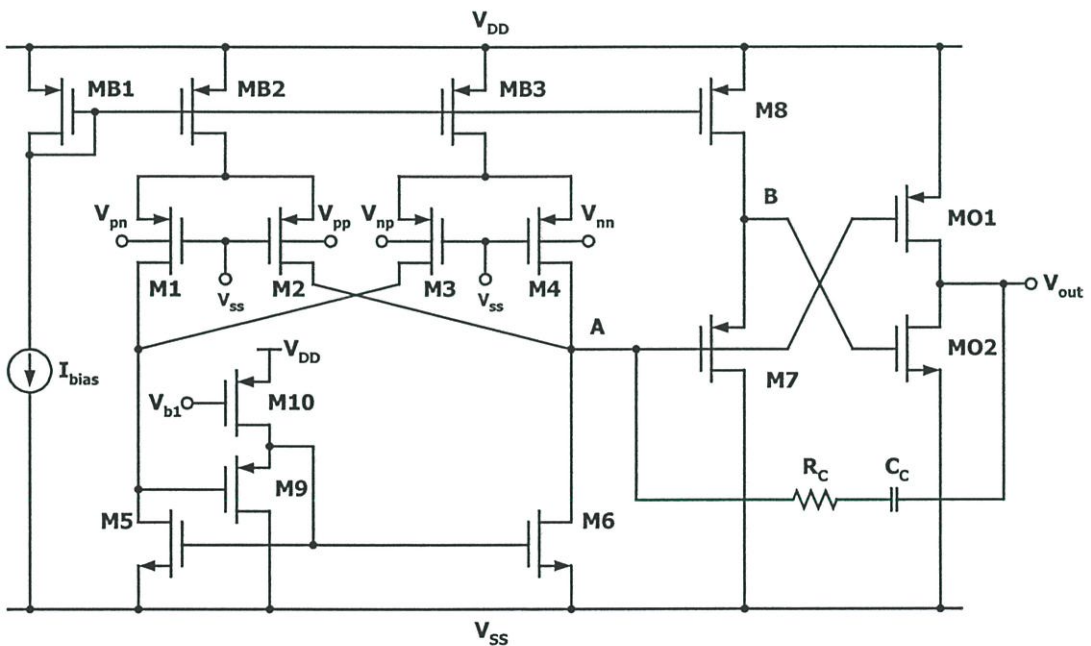
วงจรซีมอสดิฟเฟอเรนเชียลขยายความแตกต่าง

4.1 บทนำ

วงจรดิฟเฟอเรนเชียลขยายความแตกต่าง (Differential difference amplifier : DDA) ที่นำเสนอในบทที่ 4 นี้ อินพุตจะถูกกระตุ้นเข้าที่ขา Bulk ของมอสทรานซิสเตอร์ซึ่งมอสทรานซิสเตอร์จะมีคุณสมบัติเหมือนดีฟิชั่นมอสทรานซิสเตอร์ ดังนั้นจึงสามารถลดแหล่งจ่ายแรงดันลงมาได้โดยวงจรที่นำเสนอจะใช้แหล่งจ่าย 1 โวลต์ โครงสร้างของวงจรจะใช้วงจรดิฟเฟอเรนเชียลสองชุดเพื่อสร้างขั้วอินพุตสี่อินพุตให้กับวงจรดิฟเฟอเรนเชียลขยายความแตกต่าง ที่โหนดของวงจรอินพุตดิฟเฟอเรนเชียลจะใช้วงจรสะท้อนกระแสแบบใช้วงจรเลื่อนระดับซึ่งจะช่วยลดการใช้แหล่งจ่ายแรงดันลงได้มาก สัญญาณจากภาคอินพุตจะถูกส่งมาที่ภาคเอาพุตที่จัดเป็นแบบคลาส AB โดยใช้วงจรเลื่อนระดับแรงดันมาช่วยกำหนดจุดไบอัสให้กับภาคเอาพุตนี้ วงจรดิฟเฟอเรนเชียลขยายความแตกต่างจะถูกออกแบบด้วยเทคโนโลยีซีมอสมาตรฐานทั่วไปโดยไม่ต้องใช้วิธีการที่พิเศษเข้ามาช่วย วงจรจะถูกตรวจสอบโดยใช้โปรแกรม PSpice เพื่อยืนยันการทำงานของวงจร โดยการจำลองได้วัดคุณสมบัติการปฏิบัติงานแบบ Rail-to-Rail ของวงจร การตอบสนองความถี่ของวงจร การตอบสนองทางเฟสของวงจร คุณสมบัติเป็นวงจรอินเวอร์เตอร์ และคุณสมบัติเป็นวงจรทวีแรงดัน

4.2 วงจรซีมอสดีฟเฟอเรนเชียลขยายความแตกต่างที่นำเสนอ

วงจรดีฟเฟอเรนเชียลขยายความแตกต่างซึ่งแสดงได้ดังรูปที่ 4.1 โดย M5 และ M6 ทำหน้าที่เป็นโหลด M9 จะกำหนดให้ทำงานในช่วงต่ำกว่าแรงดันแทรกชโฮล(Subthreshold region) โดยใช้แรงดัน V_{b1} และ M10 เป็นตัวกำหนด ซึ่งบทความนี้ V_{GS9} จะมีค่าประมาณ 0.5 โวลต์ ดังนั้น M5 และ M6 จะทำงานในช่วงอิมิตัวเพราะกระแสที่ไหลผ่านมอสทรานซิสเตอร์แต่ละตัวจะประมาณ $80 \mu\text{A}$ ดังนั้น V_{DS} ของแต่ละตัวจึงน้อยมาก ส่วนทางภาคเข้าพุทจะเป็นวงจรขยายแบบคลาส AB โดย M7 ถึง M8 เป็นวงจรบัฟเฟอร์ โดยจัดเป็นวงจรเลื่อนระดับแรงดัน (Level-shifting voltage) เนื่องจากแรงดันที่จุด A ยังไม่สามารถไบอัสให้กับภาคเข้าพุททั้งคู่ได้โดยตรงดังนั้นจึงต้องใช้วงจรเลื่อนระดับแรงดันมาทำการปรับระดับแรงดันให้เหมาะกับภาคเข้าพุทโดยแรงดันที่ไบอัสให้กับมอสทรานซิสเตอร์ภาคเข้าพุท MO2 สามารถทำได้โดยปรับ W/L ของ M7 ให้แรงดันที่จุด B มีค่าที่เหมาะสมกับการทำงานแบบคลาส AB สำหรับบทความนี้ใช้ค่ากำหนดประมาณ 0.52 โวลต์ ตาม Level 3 ของ MOSIS [17]



รูปที่ 4.1 แสดงวงจรซีมอสดีฟเฟอเรนเชียลขยายความแตกต่างที่นำเสนอ

4.3 การจำลองและผลการจำลองการทำงานของวงจร

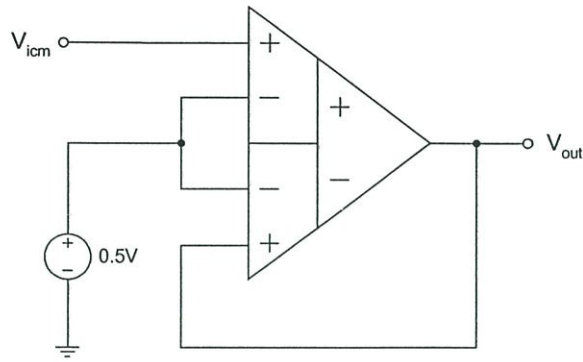
วงจรดิฟเฟอเรนเชียลขยายความแตกต่างในรูปแบบที่ 4.1 ได้นำมาทำการทดสอบการทำงานโดยใช้โปรแกรม PSpice ซึ่งใช้ค่าพารามิเตอร์ซีมอส ขนาด $0.25 \mu\text{m}$ Level 3 ของ MOSIS โดยมีค่าความกว้างต่อความยาว (W/L) ของเซนแนลแสดงได้ดังตารางที่ 4.1 โดยกำหนดแหล่งจ่ายแรงดันคือ $V_{DD}=1$ โวลต์ และ $V_{SS}=GND$ แรงดันไบอัส $V_{bi}=0.5$ โวลต์ แรงดันที่จุด B เท่ากับ 0.52 โวลต์ มอสทรานซิสเตอร์ชนิด N-Channel และ P-Channel มีค่าแรงดันแทรนซิส (V_T) เท่ากับ 0.45 โวลต์ และ 0.522 โวลต์ ตามลำดับ กระแส I_{bias} เท่ากับ $80 \mu\text{A}$ R_C เท่ากับ $2k\Omega$ และ C_C เท่ากับ 25pF

ตารางที่ 4.1 แสดงค่า W/L ของมอสทรานซิสเตอร์

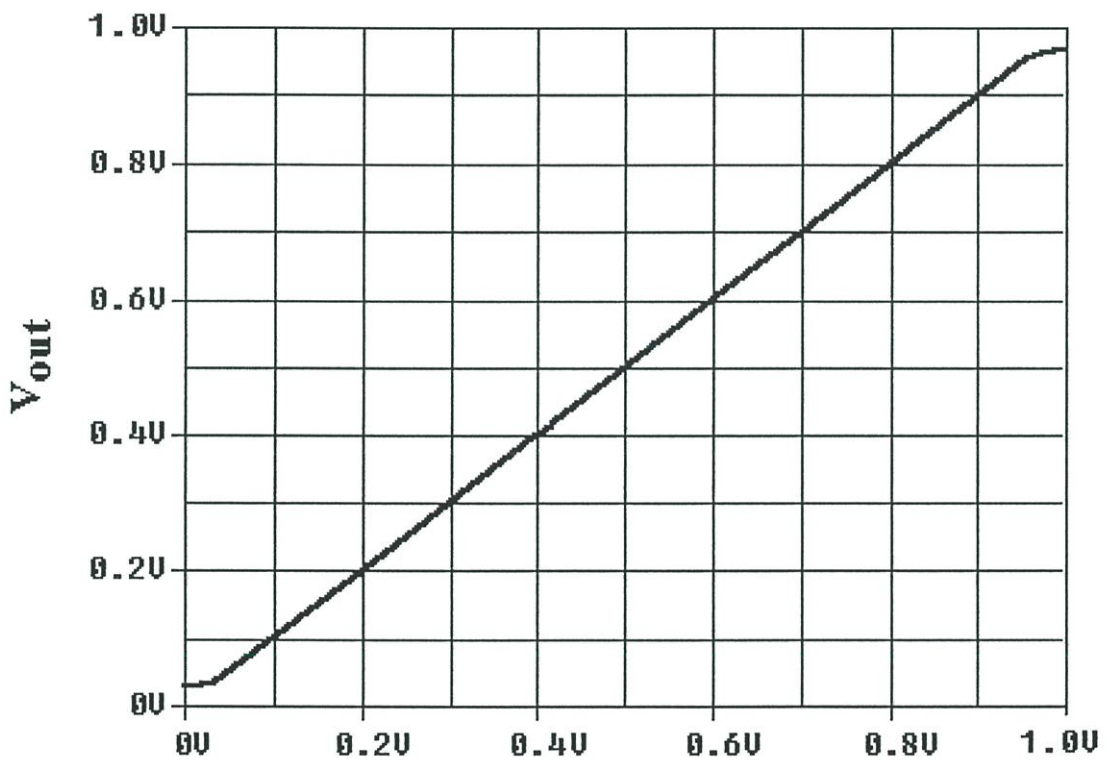
มอสทรานซิสเตอร์	ค่า W/L (μm)
M1, M2, M3, M4	400/0.5
M5, M6	200/4
M7	150/0.25
M8	1.2/0.25
M9	300/0.5
M10	5/0.5
MO1	20/1
MO2	20/1
MB1, MB2, MB3	1200/5

4.3.1 การจำลองวัดช่วงแรงดันอินพุทคอมมอนโหมด

เป็นการจำลองการทำงานเพื่อแสดงคุณสมบัติอินพุทปฏิบัติงานแบบ Rail-to-Rail โดยการจำลองได้ต่อวงจรเป็นแบบวงจรตามแรงดัน (voltage follower) ดังแสดงในรูปแบบที่ 4.2 ดังนั้นอัตราขยายของวงจรจะเท่ากับหนึ่ง โดยกำหนดให้ให้ V_{in} ต่อเข้าที่ขั้ว V_{pp} ส่วน V_{nn} และ V_{pn} ต่อกับแรงดัน 0.5 โวลต์ โดย V_{out} ถูกป้อนกลับมาขั้ว V_{pp} แล้ววัดสัญญาณที่ V_{out}



รูปที่ 4.2 แสดงวงจรตามแรงดันที่ใช้วัดช่วงแรงดันอินพุตคอมมอน โหมด

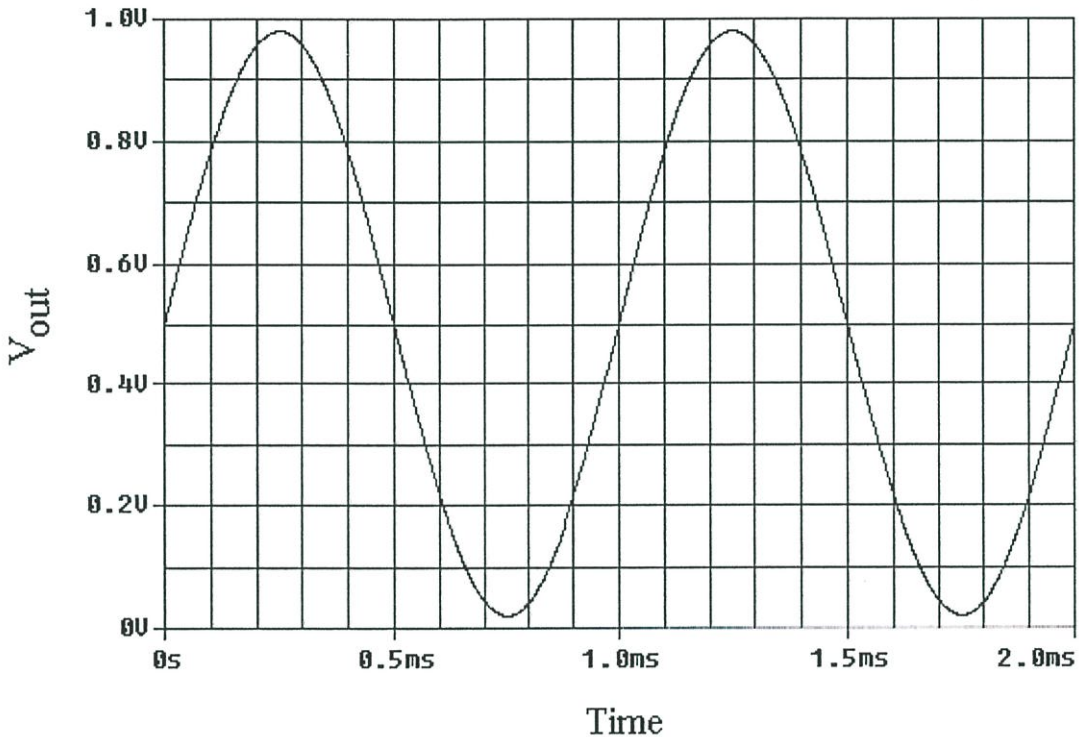


รูปที่ 4.3 แสดงกราฟความสัมพันธ์ของแรงดันอินพุตคอมมอน โหมด (V_{icm}) และแรงดันเอาพุตเมื่อวงจรเป็นแบบวงจรตามแรงดัน

ผลการจำลองในรูปที่ 4.3 เป็นการจำลองการทำงานเพื่อแสดงคุณสมบัติการปฏิบัติงานแบบ Rail-to-Rail โดยได้ป้อนแรงดัน V_{in} จาก 0 ถึง 1 โวลต์ ซึ่งแรงดันที่ป้อนเข้าไปนี้จะเรียกว่าแรงดันอินพุตคอมมอน โหมด (V_{CM}) ซึ่งวงจรที่สามารถปฏิบัติงานได้แบบ Rail-to-Rail แรงดันเอาพุตจะเปลี่ยนแปลง

มีความสัมพันธ์เป็นเชิงเส้นกับแรงดัน V_{in} ได้จากแหล่งจ่ายด้านต่ำถึงด้านแหล่งจ่ายด้านสูง ซึ่งผลการจำลองในรูปที่ 4.3 วงจรมีช่วงอินพุตปฏิบัติงานจาก 0.03 โวลต์ ถึง 0.97 โวลต์

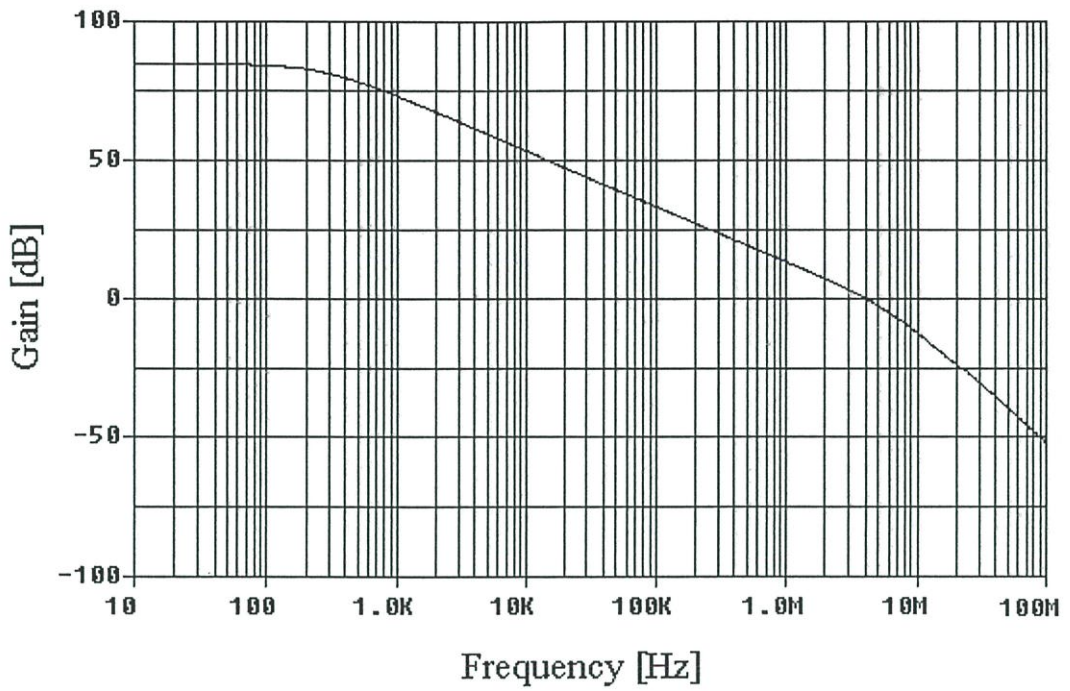
รูปที่ 4.4 แสดงการสวิงของสัญญาณเพื่อตรวจสอบการปฏิบัติงานแบบ Rail-to-Rail ของวงจรอีกแบบ โดยทดลองป้อนสัญญาณขนาดใหญ่ $0.48 V_{p-p}$ แล้ววัดสัญญาณที่เอาพุตซึ่งสัญญาณที่ได้จะต้องไม่ถูกคลิป์ที่บริเวณยอดของรูปคลื่น



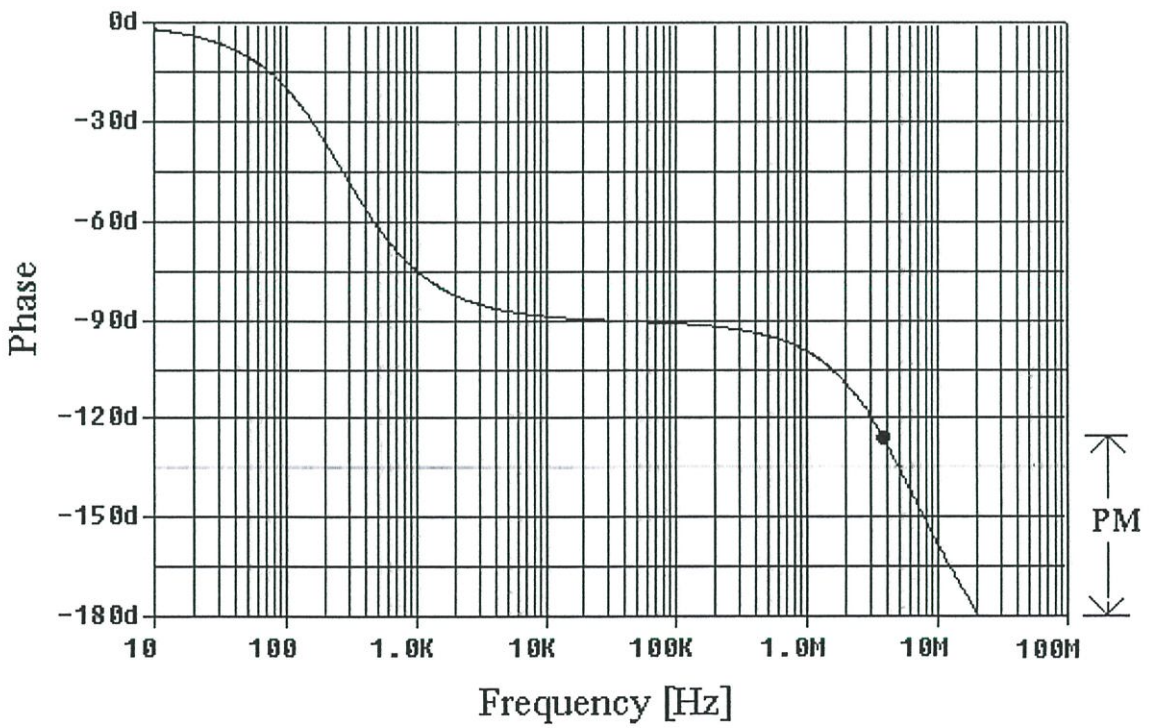
รูปที่ 4.4 แสดงการสวิงของสัญญาณขนาด $0.96 V_{p-p}$

4.3.2 การจำลองการวัดการตอบสนองความถี่ของวงจร

การจำลองการวัดการตอบสนองความถี่และการตอบสนองทางเฟสของวงจรโดยต่อวงจรเป็นแบบรูปเปิดและป้อนค่าแรงดันอินพุตคอมมอนโหมด (V_{CM}) เท่ากับ 0.5 โวลต์ และโหลด $C_L = 25$ pF ผลการจำลองแสดงดังรูปที่ 4.5 และ 4.6 จากการจำลองการทำงานวงจรมีค่าอัตราขยาย 84 dB ค่า GBW เท่ากับ 3.8 MHz และ Phase Margin (PM) เท่ากับ 55°

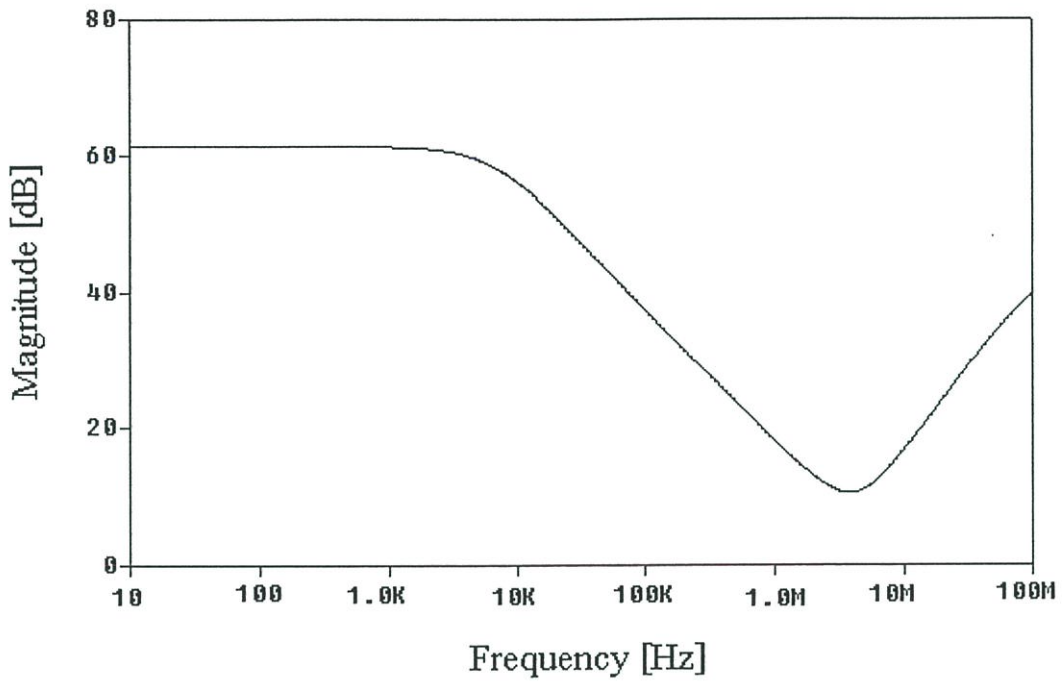


รูปที่ 4.5 แสดงการตอบสนองความถี่ของวงจร

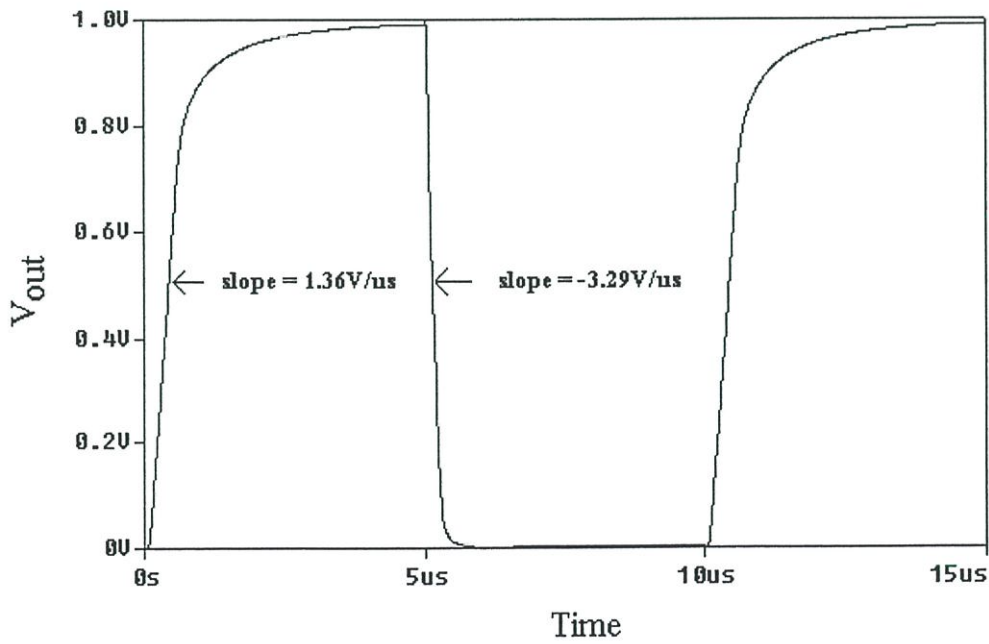


รูปที่ 4.6 แสดงการตอบสนองทางเฟสของวงจร

4.4 การจำลองวัดคุณสมบัติต่างๆ ของวงจร

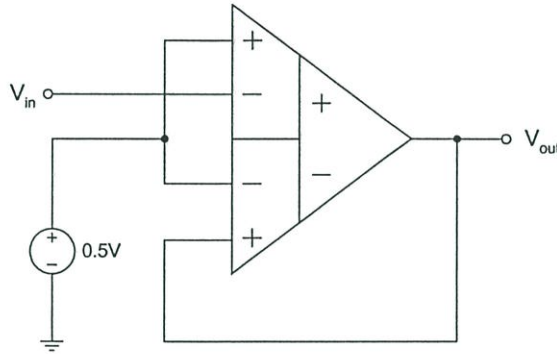


รูปที่ 4.7 แสดงการตอบสนองของ PSRR

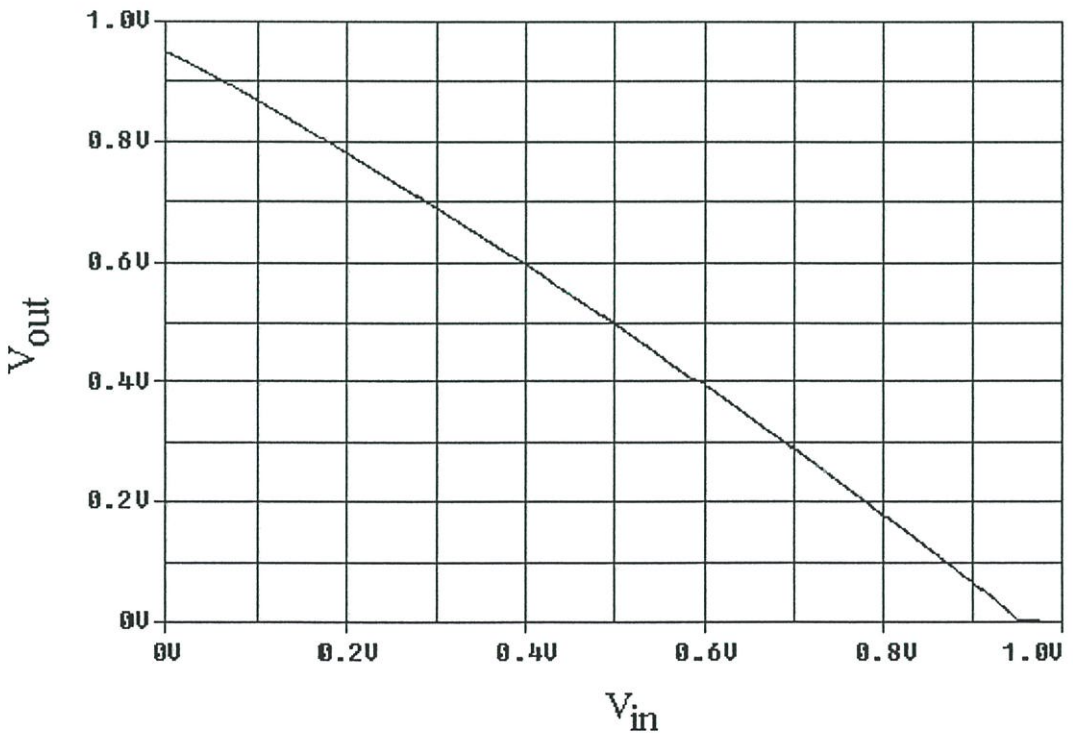


รูปที่ 4.8 แสดงค่าอัตราการใช้พลังงาน

จากการจำลองค่า PSRR ที่ 50Hz มีค่า 61 dB และที่ -3dB ความถี่เท่ากับ 6.35kHz และวงจรมี อัตราการสลับเร็วช่วงขาขึ้น (SR^+) = 1.36 V/ μ s และช่วงขาลง (SR^-) = -3.29 V/ μ s โดยการจำลองยังคง ใช้โหลดตัวเก็บประจุ (C_L) เท่ากับ 25 pF ซึ่งผลการจำลองแสดงดังรูปที่ 4.7 และ 4.8 ตามลำดับ



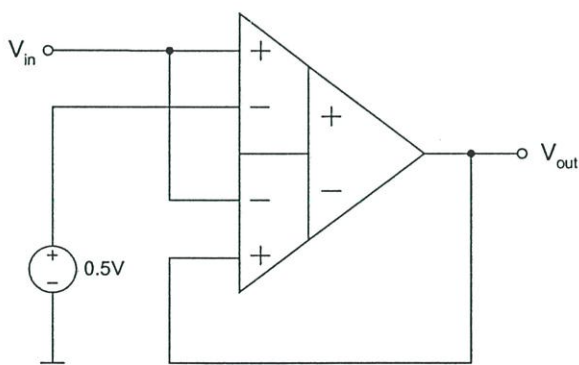
รูปที่ 4.9 แสดงวงจรที่ใช้วัดคุณสมบัติเป็นวงจรอินเวอร์เตอร์



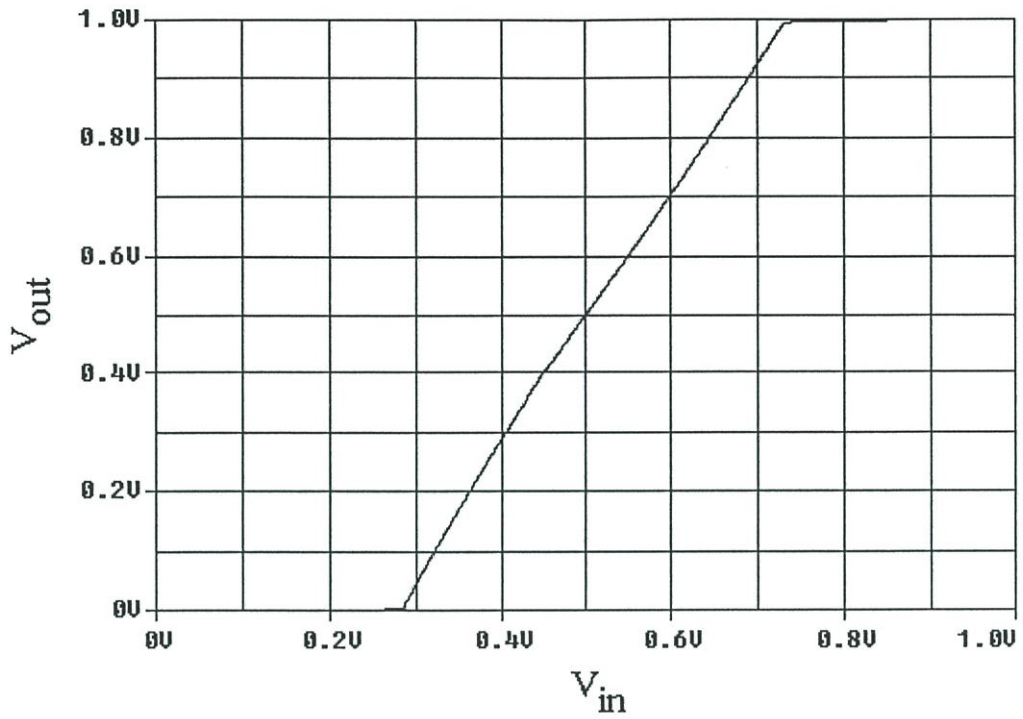
รูปที่ 4.10 แสดงกราฟความสัมพันธ์ระหว่างอินพุตต่อเอาพุทของวงจรอินเวอร์เตอร์

ต่อมาเป็นการจำลองเพื่อตรวจสอบคุณสมบัติเป็นวงจรมอนิเตอร์และคุณสมบัติเป็นวงจรวีแรงดัน โดยการจำลองได้ต่อวงจรดังรูปที่ 4.9 และรูปที่ 4.11 ตามลำดับ ผลการจำลองเป็นวงจรมอนิเตอร์แสดงได้ดังรูปที่ 4.10 และเป็นวงจรวงจรวีแรงดันแสดงได้ดังรูปที่ 4.12 จากคุณสมบัติเป็นวงจรมอนิเตอร์ในรูปที่ 4.10 จะเห็นว่าที่ V_{in} จาก 0 ถึง 0.5 โวลต์ แรงดันเข้าพุทจะลดลงจาก 0.95 โวลต์ ถึง 0.5 โวลต์ ซึ่งเป็นคุณสมบัติอินเวอร์เตอร์เพราะป้อนแรงดันอินพุทค่าแรงดันเข้าพุทออกสูง ในขณะที่อินพุทจาก 0.5 โวลต์ถึง 1 โวลต์ เข้าพุทจะลดลงจาก 0.5 โวลต์ถึง 0 แต่จากผลการจำลองแรงดันทางเข้าพุทยังมีความผิดพลาดซึ่งสาเหตุน่าจะมาจากมีแรงดันไปตกคร่อมระหว่างขาเดรนและขาซอร์ส (V_{DS}) ของมอสทรานซิสเตอร์เข้าพุทซึ่งเป็นปกติของวงจรรอปแอมป์อยู่แล้วเพราะจะไม่สามารถจ่ายแรงดันทางเข้าพุทเท่ากับแหล่งจ่ายได้

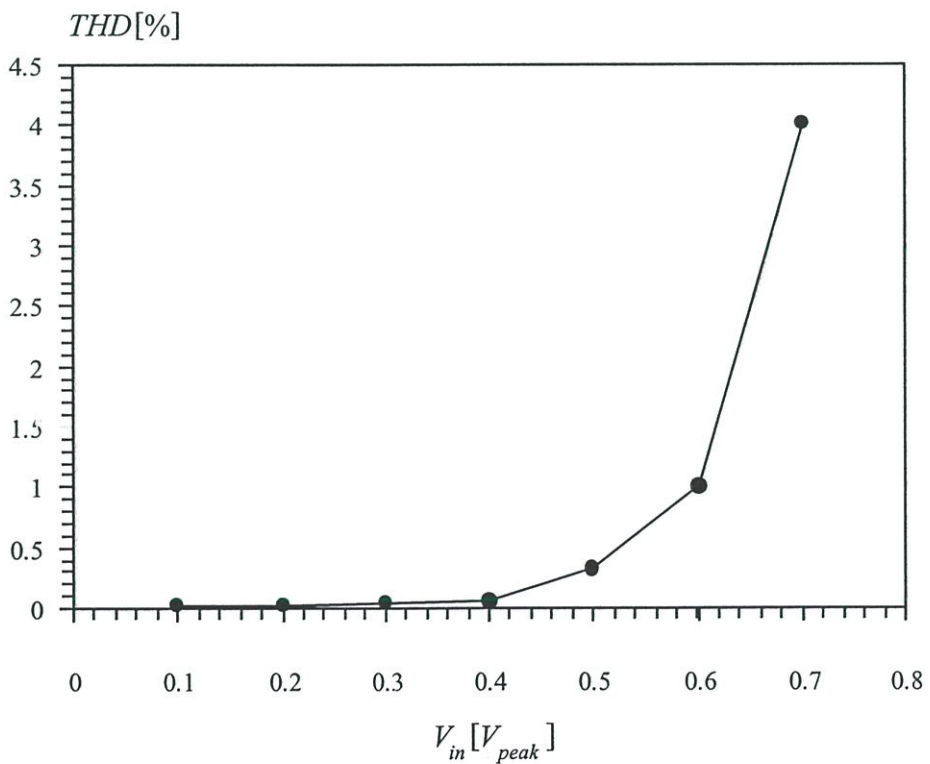
สำหรับคุณสมบัติเป็นวงจรวีแรงดันในรูปที่ 4.12 ให้พิจารณาที่แรงดัน V_{in} เท่ากับ 0.5 โวลต์ ซึ่งเป็นแรงดันกึ่งกลางของแหล่งจ่าย เข้าพุทเท่ากับ 0.5 โวลต์ ที่แรงดัน 0.6 โวลต์ ซึ่งเทียบได้เท่ากับ 0.1 โวลต์ มีแรงดันเข้าพุท 0.7 โวลต์ ซึ่งเทียบได้ 0.2 โวลต์ จะเห็นว่ามีความสัมพันธ์เป็นสองเท่า และเมื่อพิจารณาที่แรงดัน V_{in} เท่ากับ 0.7 โวลต์ ซึ่งเทียบได้เท่ากับ 0.2 โวลต์ มีแรงดันเข้าพุท 0.9 โวลต์ ซึ่งเทียบได้ 0.4 โวลต์ จะเห็นว่ามีความสัมพันธ์เป็นสองเท่ากับอินพุท แรงดันอินพุทที่มากกว่านี้วงจรจะไม่สามารถจ่ายออกมาได้ อย่างไรก็ตามการจำลองนี้เป็นการจำลองเพื่อตรวจสอบคุณสมบัติของวงจรถ่า นั้นซึ่งการนำใช้งานจะเป็นแรงดันในช่วงแคบเท่านั้น



รูปที่ 4.11 แสดงวงจรที่ใช้วัดคุณสมบัติเป็นวงจรวีแรงดัน



รูปที่ 4.12 แสดงกราฟอินพุตต่อเอาพุตของวงจรทวีแรงดัน



รูปที่ 4.13 แสดงกราฟความเป็นเชิงเส้นของวงจรรูปที่ 4.2

รูปที่ 4.13 แสดงค่าเปอร์เซ็นต์ THD ของวงจรคิฟเฟอเรนเชียลขยายความแตกต่าง โดยการจำลองได้ต่อเป็นวงจรตามแรงดันตามรูปที่ 4.2 แล้วทำการป้อนสัญญาณความถี่ 1 KHz ขนาดต่างๆ เข้าที่อินพุตแล้ววัดค่าเปอร์เซ็นต์ THD ทางด้านเอาพุต จากการจำลองที่ขนาดของสัญญาณ $0.6 V_{peak}$ มีค่าเปอร์เซ็นต์ THD เท่ากับ 1%

4.5 สรุป

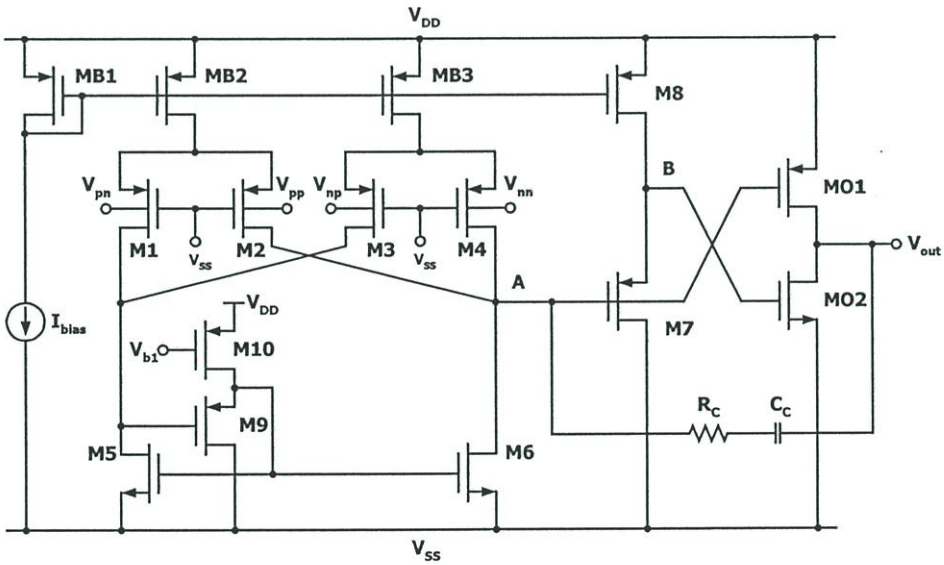
ในบทนี้เป็นเรื่องเกี่ยวกับวงจรคิฟเฟอเรนเชียลขยายความแตกต่างที่นำเสนอโดยวงจรสามารถทำงานที่แหล่งจ่าย 1 โวลต์ อินพุตและเอาพุตปฏิบัติงานแบบ Rail-to-Rail วงจรที่นำเสนอจะถูกจำลองการทำงานโดยโปรแกรม PSpice เพื่อตรวจสอบการทำงาน โดยการจำลองการทำงานได้วัดการตอบสนองของวงจร การตอบสนองทางเฟส คุณสมบัติเป็นวงจรอินเวอร์เตอร์และวงจรทวิแรงดัน ซึ่งวงจรสามารถทำงานได้ดี

บทที่ 5

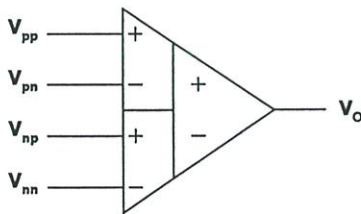
การประยุกต์ใช้งาน

5.1 บทนำ

วงจรมัลติเพล็กซ์ความแตกต่าง (DDA) สามารถนำไปประยุกต์ใช้งานได้หลากหลาย เช่นเดียวกับออปแอมป์ อาจจะกล่าวได้ว่าวงจรมัลติเพล็กซ์ความแตกต่างเฟอเรนเชียลปรับปรุงมาจากออปแอมป์ เพื่อให้เป็นอุปกรณ์ที่มีความสามารถมากขึ้นดังนั้นทุกอย่างที่ออปแอมป์นำไปประยุกต์ใช้งานได้วงจรมัลติเพล็กซ์ความแตกต่างก็สามารถนำไปใช้งานได้เหมือนกัน เช่น วงจรมัลติเพล็กซ์สัญญาณ วงจรอินทิเกรเตอร์ วงจรกรองความถี่ วงจรเปรียบเทียบแรงดัน เป็นต้น สำหรับในบทนี้จะเป็นการนำวงจรมัลติเพล็กซ์ความแตกต่างมาประยุกต์ใช้งานเป็นวงจรมัลติเพล็กซ์ควบคุมแหล่งจ่ายกระแส (Voltage-controlled current source) วงจรอินทิเกรเตอร์ และวงจรมัลติเพล็กซ์ระดับแรงดัน (Level shifter) โดยวงจรมัลติเพล็กซ์ที่นำมาประยุกต์ใช้งานเป็นวงจรมัลติเพล็กซ์ความแตกต่างที่นำเสนอในบทที่ 4 ซึ่งมีคุณสมบัติเหมือนเดิมทุกประการ ดังแสดงในรูปที่ 5.1



(ก)



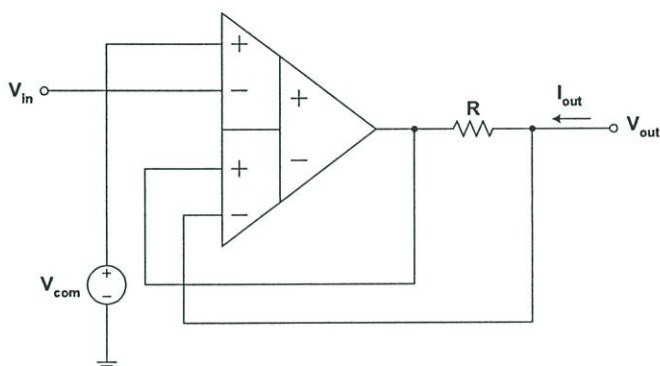
(ข)

รูปที่ 5.1 แสดงวงจรมัลติเพล็กซ์ความแตกต่าง (ก) วงจร (ข) สัญลักษณ์

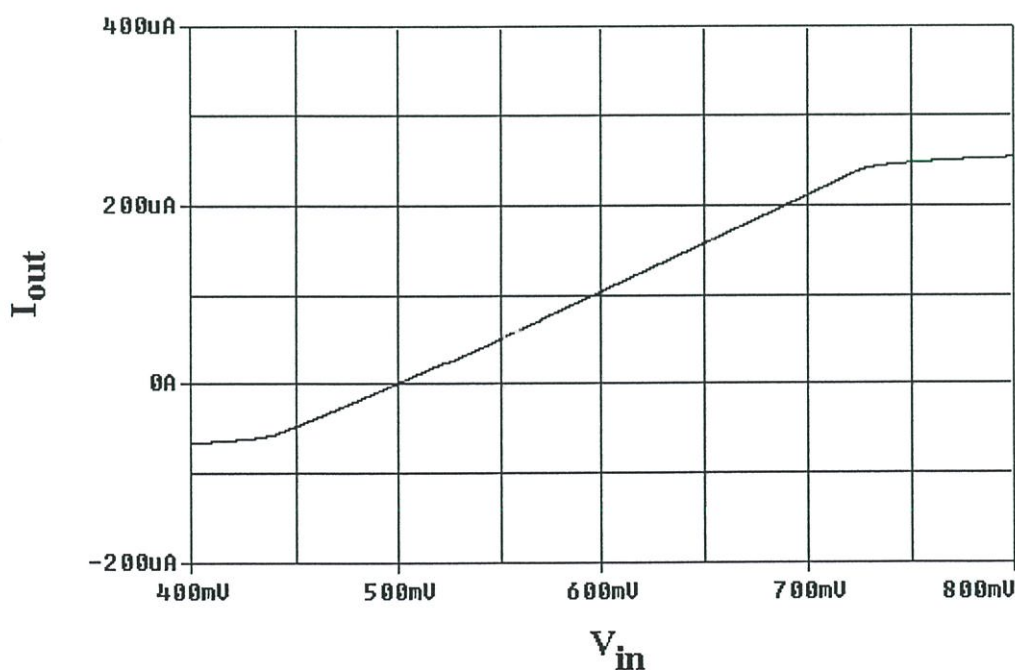
5.2 วงจรแรงดันควบคุมแหล่งจ่ายกระแส

วงจรแรงดันควบคุมแหล่งจ่ายกระแส (Voltage-controlled current source : VCCS) ที่ใช้วงจรถิฟเฟอเรนเชียลขยายความแตกต่างแสดงได้ดังรูปที่ 5.2 จากวงจรแรงดัน V_{in} จะควบคุมการไหลของกระแสเข้าพุท (I_{out}) โดยมีความสัมพันธ์คือ $I_{out} = V_{in} / R$

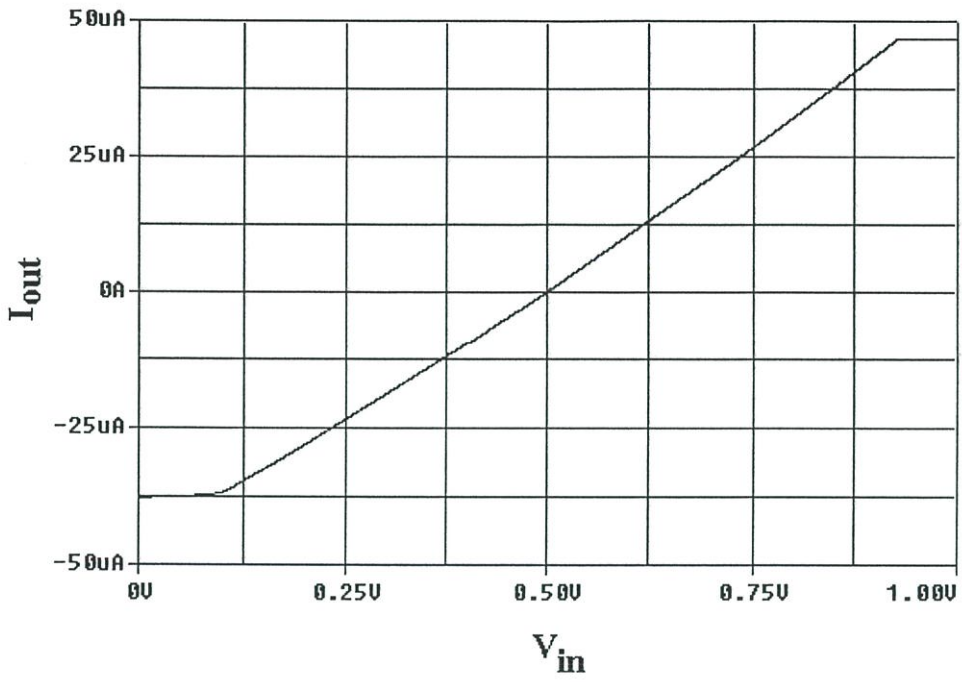
การจำลองกำหนดแหล่งจ่าย $V_{DD} = 1$ โวลต์ $V_{SS} = 0$ โวลต์ $V_{com} = V_{DD}/2 = 0.5$ โวลต์ ที่ V_{out} ต่อด้วยแรงดันคงที่ 0.5 โวลต์ จากนั้นได้ทดลองป้อนแรงดัน V_{in} มีค่า 0 ถึง 1 โวลต์ แล้ววัดกระแสที่เข้าพุท (I_{out}) โดยได้ทดลองเปลี่ยนค่า R เป็นค่าต่าง ๆ คือ $1k\Omega$, $10k\Omega$ และ $100k\Omega$ ซึ่งผลการจำลองการทำงานแสดงได้ดังนี้



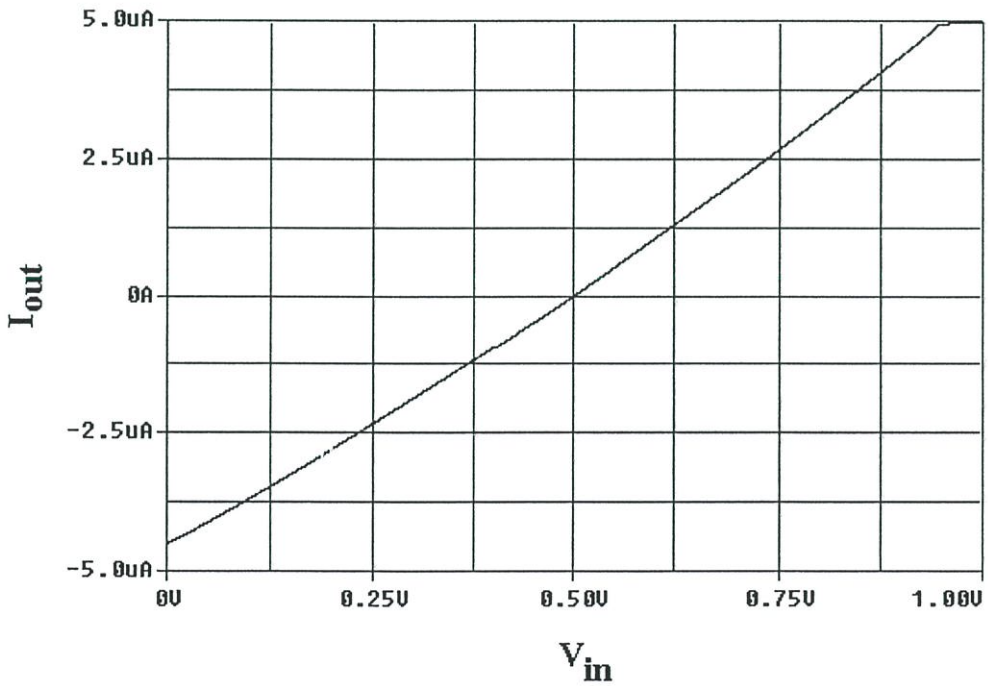
รูปที่ 5.2 แสดงวงจรแรงดันควบคุมแหล่งจ่ายกระแส



รูปที่ 5.3 แสดงความสัมพันธ์ของแรงดัน V_{in} และกระแส I_{out} เมื่อ $R=1k\Omega$



รูปที่ 5.4 แสดงความสัมพันธ์ของแรงดัน V_{in} และกระแส I_{out} เมื่อ $R=10k\Omega$



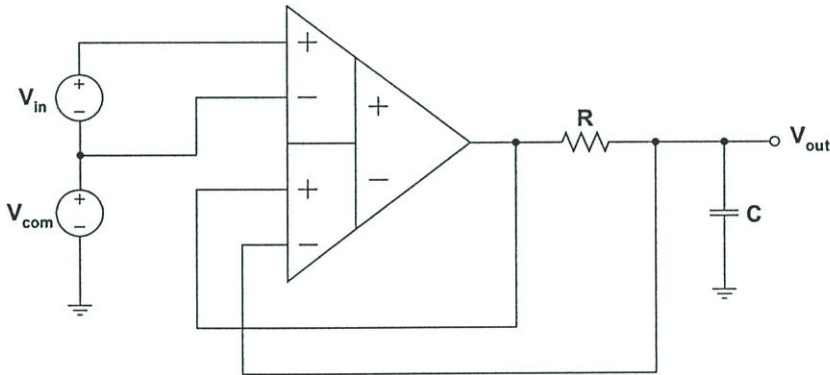
รูปที่ 5.5 แสดงความสัมพันธ์ของแรงดัน V_{in} และกระแส I_{out} เมื่อ $R=100k\Omega$

จากผลการจำลองการทำงาน เมื่อ $R=1k\Omega$ จะมีความสัมพันธ์ที่เป็นเชิงเส้นอยู่ในช่วง V_{in} จาก 0.5 โวลต์ ถึง 0.725 โวลต์ โดยจะจ่ายกระแส I_{out} จาก 0 ถึงประมาณ 250 ไมโครแอมป์ เมื่อ $R=10k\Omega$ จะมีความสัมพันธ์ที่เป็นเชิงเส้นอยู่ในช่วง V_{in} จาก 0.5 โวลต์ ถึง 0.9 โวลต์ โดยจะจ่ายกระแส I_{out} จาก 0 ถึงประมาณ 46 ไมโครแอมป์ และเมื่อ $R=100k\Omega$ จะมีความสัมพันธ์ที่เป็นเชิงเส้นอยู่ในช่วง V_{in} จาก 0.5 โวลต์ ถึง 0.95 โวลต์ โดยจะจ่ายกระแส I_{out} จาก 0 ถึงประมาณ 5 ไมโครแอมป์ แต่ผลการจำลองมีความผิดพลาดเล็กน้อยซึ่งมีสาเหตุมาจากค่าความต้านทานทางเข้าพุทของวงจร DDA ที่ไม่เท่ากับศูนย์

5.3 วงจรอินทิเกรเตอร์

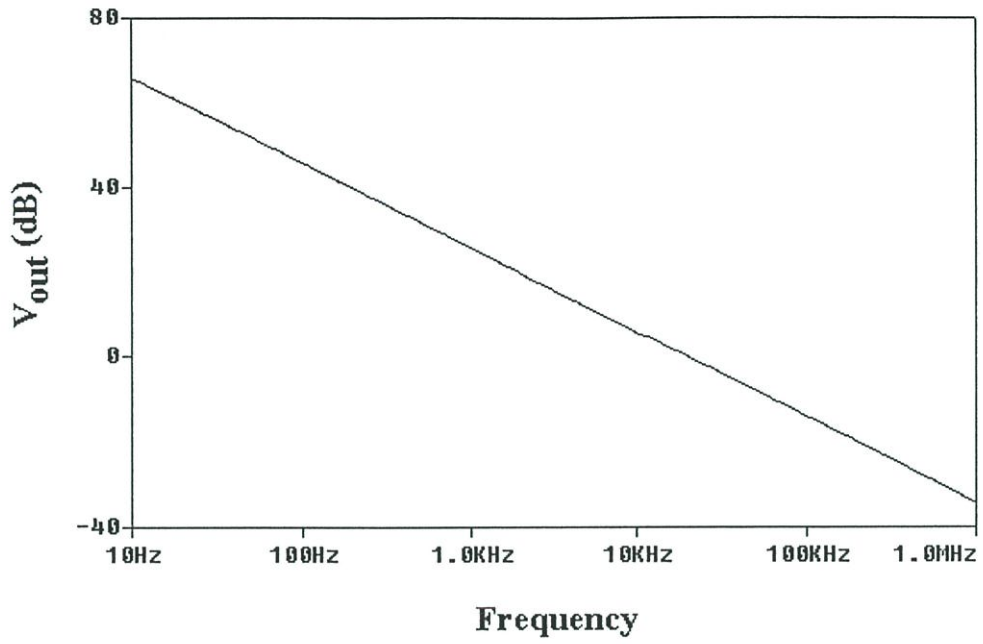
รูปที่ 5.6 แสดงวงจรอินทิเกรเตอร์ที่ใช้วงจรถิฟเฟอเรนเชียลขยายความแตกต่าง โดยจะใช้ตัวเก็บประจุและตัวความต้านทานอย่างละหนึ่งตัว แรงดันทางเข้าพุทของวงจรอินทิเกรเตอร์คือ

$$V_{out} = \frac{V_{in}}{sRC} \quad (5.1)$$



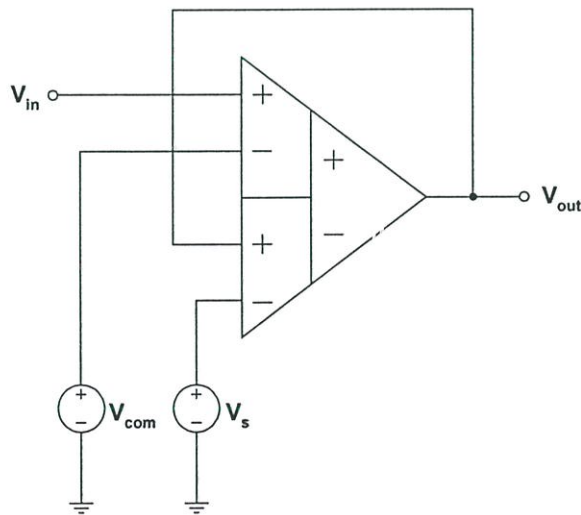
รูปที่ 5.6 แสดงวงจรอินทิเกรเตอร์

การจำลองการทำงานกำหนด $V_{com} = 0.5$ โวลต์ ตัวต้านทาน (R) เท่ากับ $100k\Omega$ และตัวเก็บประจุ (C) เท่ากับ $0.1nF$ โดยที่ V_{in} ป้อนสัญญาณ AC 1 โวลต์ ผลการจำลองแสดงได้ดังรูปที่ 5.7 โดยที่ 0dB ความถี่เท่ากับ 19.5 kHz ส่วนที่ความถี่ 10Hz มีอัตราการขยาย 65 dB



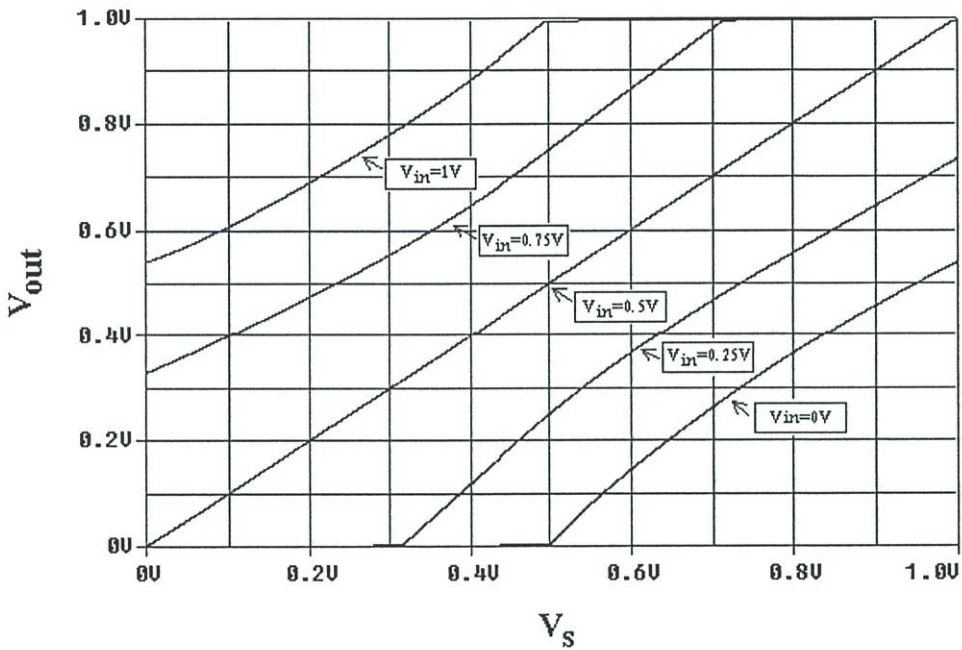
รูปที่ 5.7 แสดงการตอบสนองความถี่ของวงจรรวมอินทิเกรเตอร์

5.4 วงจรเลื่อนระดับแรงดัน



รูปที่ 5.8 แสดงวงจรถ่ายระดับแรงดัน

วงจรเลื่อนระดับแรงดันแสดงดังรูปที่ 5.8 โดยแรงดันอินพุท (V_{in}) ที่ป้อนเข้ามาจะถูกเลื่อนโดยแรงดัน V_s เป็นแรงดันทางเข้าพุท (V_{out}) จากวงจรจะเห็นว่าวงจรไม่ต้องใช้อุปกรณ์จากภายนอกเลย การจำลองการทำงานกำหนด V_{com} เท่ากับ 0.5 โวลต์ แล้วป้อนแรงดัน V_{in} อยู่ในช่วง 0 ถึง 1 โวลต์ โดยเพิ่มทีละ 0.25 โวลต์ จากนั้นได้ให้ V_s เลื่อนระดับแรงดันอินพุทโดยป้อนแรงดันจาก 0 ถึง 1 โวลต์ แล้ววัดสัญญาณทางเข้าพุท (V_{out})



รูปที่ 5.9 แสดงความสัมพันธ์ของแรงดันของวงจรเลื่อนระดับแรงดัน

จากผลการจำลองในรูปที่ 5.9 เมื่อ V_{in} เท่ากับ 0.5 โวลต์ ซึ่งเป็นค่ากึ่งกลางของแหล่งจ่าย แรงดันเข้าพุทจะมีความสัมพันธ์แปรผันตามแรงดัน V_s ซึ่งมีคุณสมบัติเหมือนวงจรตามแรงดัน เมื่อ V_{in} ลดลงเหลือ 0.25 โวลต์ จะมีแรงดันปรากฏทางเข้าพุทเมื่อ V_s มากกว่า 0.3 โวลต์ และเมื่อ V_{in} เท่ากับศูนย์ จะมีแรงดันปรากฏทางเข้าพุทเมื่อ V_s มากกว่า 0.5 โวลต์ ส่วนกรณีที่ V_{in} เท่ากับ 0.75 โวลต์ และ 1 โวลต์ จะให้แรงดันตรงข้ามกัน จากผลการจำลองจะเห็นว่า V_{in} จะถูกกำหนดโดย V_s ดังนั้นในการใช้งานจะสามารถกำหนดแรงดันทางเข้าพุทได้โดยแรงดัน V_s

5.5 สรุป

ในบทนี้เป็นการนำวงจรคิฟเฟอเรนเชียลขยายความแตกต่างมาประยุกต์ใช้งานโดยในวิทยานิพนธ์นี้ได้นำมาใช้เป็นวงจรแรงดันควบคุมแหล่งจ่ายกระแส วงจรอินทิเกรเตอร์ วงจรเลื่อนระดับแรงดัน ซึ่งวงจรสามารถทำงานได้ดีโดยได้ยืนยันการทำงานโดยใช้โปรแกรม PSpice

บทที่ 6

สรุปและข้อเสนอแนะ

6.1 บทสรุป

จากวงจรดิฟเฟอเรนเชียลขยายความแตกต่างที่สามารถทำงานได้ด้วยแหล่งจ่ายแรงดันต่ำโดยที่อินพุตและเอาพุตปฏิบัติงานแบบ Rail-to-Rail ที่ได้นำเสนอในวิทยานิพนธ์นี้จะใช้วิธีการกระตุ้นอินพุตเข้าที่ขา Bulk ของมอสทรานซิสเตอร์ ดังนั้นภาคอินพุตจึงสามารถปฏิบัติงานแบบ Rail-to-Rail จึงทำให้การสวิงของอินพุตกว้าง ส่วนภาคเอาพุตเป็นแบบคลาส AB ซึ่งจะช่วยให้การสวิงเอาพุตสูงเช่นกัน โหลดของ วงจรอินพุตดิฟเฟอเรนเชียลจะใช้วงจรสะท้อนกระแสที่ใช้วงจรเลื่อนระดับแรงดันมาใช้ซึ่งจะช่วยลดการใช้แหล่งจ่ายแรงดันลงมาได้ โดยวงจรดิฟเฟอเรนเชียลขยายความแตกต่างที่เสนอในวิทยานิพนธ์นี้สามารถทำงานได้ที่แหล่งจ่ายแรงดันต่ำ 1 โวลต์ ซึ่งสามารถใช้ได้กับแหล่งจ่ายพลังงานเทคโนโลยีแบตเตอรี่ประเภท NiCd และ NiMH [1] ที่สามารถจ่ายแรงดันประมาณ 1 โวลต์ออกมาได้ ส่วนประสิทธิภาพของวงจรสามารถยืนยันผลการจำลองด้วยโปรแกรม PSpice โดยได้แสดงผลการถ่ายโอนระหว่างแรงดันอินพุตและเอาพุตของวงจร การตอบสนองความถี่และการตอบสนองทางเฟสของวงจร จากผลการจำลองมีช่วงอินพุตคอมมอนโหมคกว้างเป็นที่น่าพอใจ เพราะมีช่วงกว้างเกือบจะถึงแหล่งจ่าย ทั้งซีบกวและลบ มีค่าอัตราขยายแบบ DC gain เท่ากับ 84 dB, Phase Margin=55°, GBW=3.8 MHz ซึ่งดีกว่างานวิจัยที่อ้างอิงใน [2-3] ซึ่งคุณสมบัติโดยรวมของวงจรดิฟเฟอเรนเชียลขยายความแตกต่าง แสดงได้ดังตารางที่ 6.1

ตารางที่ 6.1 แสดงพารามิเตอร์ของวงจรดิฟเฟอเรนเชียลขยายความแตกต่าง
ของวิทยานิพนธ์นี้และงานวิจัยที่ [2-3]

พารามิเตอร์	วิทยานิพนธ์นี้ ($C_L=25\text{pF}$)	งานวิจัยที่ [2] ($C_L=25\text{pF}$)	งานวิจัยที่ [3]
Open loop gain (50Hz)	84 dB	44.6 dB	45.1 dB
-3dB Frequency	120 Hz	-	-
Unity-gain frequency	3.8 MHz	1.3 MHz	1.7 MHz
Phase Margin	55°	68°	63.4°
Common mode input range	0.03V to 0.97V	-0.395V to 0.47V	-0.5V to 0.5V
Output swing	0.5V to 0.9V	-0.485V to 0.498V	-
Slew Rate(+)	1.36V/ μsec	0.82V/ μsec	1.31V/ μsec
Slew Rate (-)	-3.29V/ μsec	-2.2V/ μsec	-2.51V/ μsec
Power dissipation	276 μW	-	-

6.2 ข้อเสนอแนะ

วงจรถิฟเฟอเรนเซียลขยายความแตกต่างที่สามารถทำงานได้ด้วยแหล่งจ่ายแรงดันต่ำเน้นการนำเสนอเพื่อเป็นอีกทางเลือกหนึ่งที่สามารถนำมาประยุกต์ใช้งานหรือออกแบบวงจรต่าง ๆ ที่ใช้ในงานด้านวิศวกรรมไฟฟ้าซึ่งมีคุณสมบัติดังที่ได้กล่าวมาแล้ว วงจรถิฟเฟอเรนเซียลขยายความแตกต่างนี้สามารถพัฒนาให้มีประสิทธิภาพการทำงานดีขึ้นได้โดย

1 ภาคเข้าพุทแบบคลาส AB ของวงจรมีขั้วไม่ค้อยสมบูรณ์เท่าที่ควรเพราะแหล่งจ่าย 1 โวลต์ค่อนข้างต่ำมากสำหรับภาคเข้าพุท ดังนั้นถ้าออกแบบวงจรทางเข้าพุทให้ซับซ้อนกว่านี้คาดว่าจะได้วงจรถิฟเฟอเรนเซียลแบบคลาส AB ที่สมบูรณ์ขึ้น

2 วงจรถิฟเฟอเรนเซียลขยายความแตกต่างนี้ค่าทรานส์คอนดักแตนซ์ยังไม่คงที่ โดยที่บริเวณช่วงอินพุทคอมมอนโมดด้านต่ำค่าทรานส์คอนดักแตนซ์จะตกลงไป ดังนั้นถ้าควบคุมค่าทรานส์คอนดักแตนซ์ให้คงที่ได้จะทำให้วงจรมีค่าอัตราขยายคงที่และความถี่ที่ Unity-gain ไม่เปลี่ยนแปลงรวมไปถึงค่า Common-mode rejection ratio (CMRR) ไม่ลดลงและค่าสตูว์เรตคงที่ด้วย

บรรณานุกรม

- [1] R. Griffith, R. L. Vyne, R. N. Dotson and T. Petty, "A 1-V BiCMOS Rail-to-Rail Amplifier with n-Channel Depletion Mode Input Stage," IEEE J. Solid-State Circuits, vol. 35, pp. 2012-2022, December 1997.
- [2] B. J. Blalock, P. E. Allen and G. A. Rincon-Mora, "Designing 1-V op-amp using standard digital CMOS Technology," IEEE Trans. Circuits Syst. II, vol. 45, pp. 769-780, July 1998.
- [3] F. Bahmani, S. M. Fakhraie and A. Khakifirooz, "A Rail-to-Rail, Constant- G_m , 1-Volt CMOS op-amp," IEEE Int. Symp. Circuits and Systems, pp. 669-672, May 28-30, 2000.
- [4] B. J. Blalock and S. A. Jackson, "A 1.2 V CMOS Four-Quadrant Analog Multiplier," Proc. 1999 IEEE Mixed-Signal Design, pp. 1-4, 1999.
- [5] E. Sackinger and W. Guggenbuhl, "A Versatile Building Block : The CMOS Differential Difference Amplifier," IEEE J. Solid-State Circuit, vol. SC-22, pp. 287-294, April 1987.
- [6] J. Fonderie, M. Maris, E. Schnitger and J. Huijsing, "1-V operational amplifier with rail-to-rail input and output ranges," IEEE J. Solid-State Circuits, vol. 24, pp. 1551-1559, December 1989.
- [7] J. Ramirez-Angulo, R. G. Carvajal, J. Tombs and A. Torralba, "Low-Voltage CMOS Op-Amp with Rail-to-Rail Input and Output Signal Swing for Continuous-Time Signal Processing Using Multiple- Input Floating-Gate Transistors," IEEE Trans. Circuits Syst. II, vol. 48, pp. 111-116, January 2001.
- [8] Y. Berg, D. T. Wisland and T. S. Lande, "Ultra low-voltage/low-power digital floating-gate circuits," IEEE Trans. Circuits Syst. II, vol. 46, pp. 930-936, May 1999.
- [9] T. Lehmann and M. Cassia, "1-V power supply CMOS cascode amplifier," IEEE J. Solid-State Circuit, vol. 36, pp. 1082-1086, July 2001.
- [10] F. Thus, "A compact bipolar class-AB output stage using 1-V power supply," IEEE J. Solid-State Circuits, vol. 27, pp. 1718-1722, December 1992.
- [11] A. Baschiroto and R. Castello, "A 1-V 1.8-MHz CMOS switched-opamp SC filter with rail-to-rail output swing," IEEE J. Solid-State Circuits, vol. 32, pp. 1979-1986, December 1997.
- [12] A. Matsuzawa, "Low-voltage and low-power circuit design for mixed analog/digital systems in portable equipment," IEEE J. Solid-State Circuits, vol. SC-29, pp. 470-480, April 1994.

- [13] P. E. Allen and D. R. Holberg, CMOS Analog Circuit Design, New York, NY : Holt,Rinehart and Winston, 1987.
- [14] K. R. Laker and W. M. C. Sansen, Design of Analog Integrated Circuits, McGraw-Hill, 1987.
- [15] M. Ismail and T. Fiez, Analog VLSI signal & information processing, McGraw-Hill, 1994.
- [16] R. Hogervorst and J. H. Huijsing, Design of low-voltage, low-power operational amplifier cells, Kluwer Academic Publishers, 1996.
- [17] www.mosis.com/technical/testdata/t14y_tsmc_025_level3.txt

ภาคผนวก

ภาคผนวก ก.

ผลงานที่ได้รับการตีพิมพ์ระหว่างศึกษา

- [1] บุญยิ่ง นบนอบ, พงศ์ยศ กีรีวนานนท์, กอบชัย เดชหาญ และวิษณุ กอพักฉินทร์ “วิศวกรรมลาดกระบัง” ปีที่ 16, ฉบับที่ 4, หน้า 82-86, ธันวาคม 2542.
- [2] มนตรี คำเงิน, พงศ์ยศ กีรีวนานนท์, กอบชัย เดชหาญ และ ขรรค์ชัย ตูลละสกุล “วิศวกรรมลาดกระบัง” ปีที่ 19, ฉบับที่ 3, หน้า 30-35, กันยายน 2545.



ลาดกระบัง

ENGINEERING

ปีที่ 16 ฉบับที่ 4

ธันวาคม 2542

1.	การวิเคราะห์และเลือกใช้หม้อแปลงจำหน่ายเพื่อลดค่าพลังงานสูญเสีย <i>อัครวุฒิ วงศ์ใหญ่ ศุภี บรรจงจิตร นิพัทธ์ กฤษณจินดา บุญเลิศ สือเดช เจนศักดิ์ เอกบุรณวัฒน์</i>	1
2.	การควบคุมมอเตอร์ไฟฟ้ากระแสตรงด้วยพีซีชนิดปรับค่าหัวเอง <i>ชัยรัตน์ วิสุทธิรัตน์ ศุภี บรรจงจิตร นิพัทธ์ บุญภิรมย์</i>	8
3.	การออกแบบระบบสายส่งแรงสูง 500 kV. กรณีศึกษาแม่แรง 3 - ท่าตะโก โดยใช้คอมพิวเตอร์ <i>ธานี ไชยประดิษฐ์ธรรม ศุภี บรรจงจิตร นพทศ สติลาจินดาโรจนกุล</i>	12
4.	การวางแผนระบบไฟฟ้ากำลังโดยใช้โปรแกรมของ Poolsco <i>จิรภัทร อุบลวัฒน์ นพทศ สติลาจินดาโรจนกุล</i>	18
5.	การพัฒนาการออกแบบตัวเหนี่ยวนำไฟฟ้าที่เหนาะสม <i>สุนัน นพองเหล็ก ชัยวุฒิ ฉัตรอุทัย</i>	24
6.	โหลดไฟฟ้ากระแสสลับแบบอิเล็กทรอนิกส์ <i>ประภาส ไพรสวรรณา อุวัฒน์ จงวานิชเลิศ ยุทธนา ลวกพูนผล</i>	30
7.	การปรับปรุงการตอบสนองของวงจรถักเก็บประจุในตัววงจรโอสเทร็กเกตเตอร์แบบ 2 อินพุต <i>คมกฤตย์ สมสุวรรณ ประภาส ไพรสวรรณา อุวัฒน์ จงวานิชเลิศ</i>	36
8.	วิเคราะห์ค่าสูญเสียทางสายส่งของสายเคเบิลต่อประสิทธิภาพของเคเบิลทีวีในระบบสายส่งผสมแบบ HFC <i>นพวัฒน์ ประเสริฐศักดิ์ กฤตจักร กล่อมการ สมผล โกศลวิเศษ</i>	41
9.	การวิเคราะห์ประสิทธิภาพของเสาอากาศในโครงข่าย HFC ภายใต้สภาพแวดล้อมของสัญญาณรบกวนแบบอินเทอร์เฟอเรนซ์แบบเส้นทางกลับ <i>กัญจน์ สิทธิประเสริฐ ทิษณู งานเชษฐานา ชวสิทธิ์ ชัยใหญ่ย์ ไกรสินธุ์ สวัสดิ์มา อภิสิทธิ์ อรุณศรีแสงไชย</i>	47
10.	วิธีการเปิดช่องผิดพลาดในการถอดรหัสโคเดอโมดัม H.261 โดยการใช้อัลกอริทึมการประมวลผลค่าของเวกเตอร์การเคลื่อนที่ <i>นงนุช สุทธิจันทร์ เกษมศักดิ์ ธนกิจประภา ไกรสินธุ์ สวัสดิ์มา</i>	53
11.	การศึกษาคุณภาพของสัญญาณในระบบประชุมทางไกลที่ส่งผ่าน HDSL <i>วิเศษตา ดอกไม้ กอบชัย เศษหาญ วราภรณ์ อัครสมบูรณ์ ราชนิษฐ์ บุญเจือจันทร์ ณรงค์ อาจอุทธิ</i>	59
12.	การส่งผ่านจตหมายถึงอิเล็กทรอนิกส์เป็นแพคเกจจิ้ง <i>ณัฐพงษ์ พัฒนพงษ์ กอบชัย เศษหาญ ทรงพล บุญชูชัย ณรงค์ อาจอุทธิ</i>	65
13.	การวิเคราะห์สมรรถนะของ DS-SSMA โดยใช้สัญญาณการจางแบบนวมการเป็นแบบสหสัมพันธ์ <i>นฤมล สมบุญ กอบชัย เศษหาญ สมยศ จุณณะปิยะ</i>	70
14.	การสร้างระบบประมวลผลสัญญาณดิจิทัลที่ราคาจางแบบขนาน <i>สายมาลี หอมจันทร์ สุวัฒน์ นิรมิต พิเศษกุล ศรีสังข์งาม กอบชัย เศษหาญ มนูญ พ่วงพูน</i>	76
15.	การออกแบบวงจรประมวลผลสัญญาณอนาล็อกเป็นดิจิทัลที่ทำงานในโหมดของกระแสโดยใช้วงจรสะท้อนกระแสแบบอิเล็กทรอนิกส์ <i>บุญชัย นบหนอง พศศศ ศรีวานิชณ์ กอบชัย เศษหาญ วิษณุ กอพัศฉินทร์</i>	82
16.	วงจรกรองผ่านทุกความถี่ที่ปรับค่าได้ในโหมดกระแส <i>อนุสรณ์ มงคลศรีศรีวิชัย จิวิทย์ เลิศจริยวัฒน์ วิภา แสงพิสิทธิ์ ปราวินท์ วาดเขียน</i>	87
17.	ระบบควบคุมแบบดิจิทัลของมอเตอร์ขับเคลื่อนควบคุมแบบเคลื่อนที่ทางเดียว <i>ศุภวิวัฒน์ นิธิรังษี ชวสิทธิ์ เกตุจางคประเสริฐ สุเกียรติ เกียรติสุนทร</i>	93
18.	การออกแบบและทดสอบ SNMP Agent <i>จิรเมธ พรพัฒน์จิรวัฒน์ บรรจง ปิยะวีระ</i>	100
19.	การตรวจจับเครื่องแม่เหล็กไฟฟ้าภายในขั้วหม้อแปลงเพื่อให้เกิดแรงดันต่ำสุด <i>มงคล มงคลศรีวิชัย วิหิตกร กัญเมือง</i>	106
20.	สมรรถนะทางพฤติกรรมสติกของหม้อแปลงอินพุตแรงดันสูงสำหรับมอเตอร์อินเวอร์เตอร์ <i>มงคล มงคลศรีวิชัย สุทัศน์ มนูญรัตน์</i>	112
21.	การทดสอบการไหลของความร้อนในระบบการจาง <i>อภิสิทธิ์ เสมตรี</i>	118
22.	การศึกษาทางแม่เหล็กของแม่เหล็กถาวรที่เป็นขั้วหม้อแปลง <i>อัครเดช อิมศักดิ์ เมื่อนันท์ วัชร</i>	119
23.	สมรรถนะการไหลของความร้อนของหม้อแปลงแบบขนาน <i>อัครเดช อิมศักดิ์ เมื่อนันท์ วัชร</i>	126
24.	การคำนวณอุณหภูมิของหม้อแปลงในระบบการจางแบบขนานที่มีอุณหภูมิของหม้อแปลงแตกต่างกัน <i>กฤษณ์ ศรีงามมอ อัครเดช วิหิตกร กัญเมือง</i>	136
25.	การวิเคราะห์การไหลของความร้อนในระบบการจางแบบขนานที่มีอุณหภูมิของหม้อแปลงแตกต่างกัน <i>อภิสิทธิ์ เสมตรี เมื่อนันท์ วัชร</i>	141
26.	การคำนวณอุณหภูมิของหม้อแปลงในระบบการจางแบบขนานที่มีอุณหภูมิของหม้อแปลงแตกต่างกัน <i>อภิสิทธิ์ เสมตรี เมื่อนันท์ วัชร</i>	147
27.	การคำนวณอุณหภูมิของหม้อแปลงในระบบการจางแบบขนานที่มีอุณหภูมิของหม้อแปลงแตกต่างกัน <i>อภิสิทธิ์ เสมตรี เมื่อนันท์ วัชร</i>	153

การออกแบบวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอลที่ทำงานในโหมด ของกระแสโดยใช้วงจรสะท้อนกระแสแบบแอคทีฟ

Current-Mode Analog-to-Digital Converter Circuit Using Active Current Mirror Design

บุญยัง นบนอบ พงศ์ศ ศิริวนานนท์ กอบชัย เชนหาญ

คณะวิศวกรรมศาสตร์และสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

วิษณุ กอพิชคณิต

คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเซนต์จอห์น

บทคัดย่อ

ในบทความวิจัยนี้ได้นำเสนอวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอลที่ทำงานในโหมดกระแสโดยใช้วงจรสะท้อนกระแสแบบแอคทีฟส่งกระแสเพื่อนำไปเปรียบเทียบกับกระแสโดยใช้วงจร Track & Hold เป็นตัวโวลต์กระแสเพื่อทำการแปลงบิตต่อไปวงจรที่ออกแบบใหม่มีขนาด 8 บิตอัตราการแปลง 16 MHz ต่อ 1 บิตและช่วงปฏิบัติงานย่านกระแสอินพุต 0 - 200 μ A วงจรนี้สามารถขยายจำนวนบิตโดยการเพิ่มจำนวนสัญญาณนาฬิกาเมื่อถูกนำไปใช้ในการเพิ่มจำนวนบิตที่สูงขึ้นผลการทดสอบได้กระทำโดยใช้โปรแกรมเลียนแบบการทำงาน PSpice

Abstract

This paper proposes a current mode analog-to-digital converter circuit. The active current mirror is used for comparing the current, the track and hold circuit is used to convert the bit and shift the compared bit to the shift register. This proposed 8 bit circuit with 16 MHz/bit converting rate uses the controlling current 0 to 200 μ A. This proposed circuit is able to extend the bit by increasing the clock signal and the shift register in order to obtain the higher number of bits.

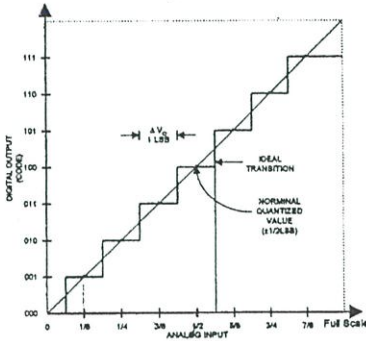
1. บทนำ

ในปัจจุบันวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอลมีการนำไปประยุกต์ใช้งานอย่างกว้างขวางและการเสนองานวิจัยเกี่ยวกับวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอลมีออกมามาก [1-6] แต่เมื่อจำนวนบิตทางเข้าพุดมากขึ้น วงจรจะมีพื้นที่มาก สิ้นเปลืองกำลังสูง [2-3] มีช่วงการปฏิบัติงานย่านกระแสอินพุตต่ำ [2-6] อัตราการแปลงต่ำ [1-6] หลักการออกแบบวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอลโหมดกระแสจะใช้วงจรสะท้อนกระแสแบบแอคทีฟ เพื่อความเที่ยงตรงของสัญญาณเข้าพุดเพราะมีความสำคัญมากในวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอลที่ทำงานในโหมด

กระแสโดยงานวิจัยที่นำเสนอวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอล โหมดกระแสจะประกอบด้วยวงจรร้อยคือ วงจรสะท้อนกระแสแบบแอคทีฟ (Active Current Mirror) วงจรเปรียบเทียบกระแส (Current Comparator) และวงจรแทร็คและโฮลด์ (Track & Hold) โดยถูกเลียนแบบการทำงานให้มีขนาด 8 บิต อาศัยโปรแกรม PSpice

2. หลักการเบื้องต้น

การแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอลคือการแปลงรูปแบบของสัญญาณต่อเนื่องค่าหนึ่งๆที่เป็นศักดาหรือกระแสเป็นสัญญาณดิจิตอลที่มีค่าตอคคั้งกัน



รูปที่ 1 กราฟความสัมพันธ์ระหว่างสัญญาณอนาล็อกอินพุตและสัญญาณดิจิทัลเอาพุต

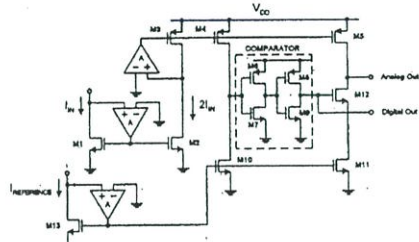
ความสัมพันธ์ระหว่างสัญญาณอนาล็อกอินพุตและสัญญาณดิจิทัลเอาพุตของตัวแปลงสัญญาณในอุดมคติแสดงดังรูปที่ 1 จากรูปกำหนดคิดิจิทัลเอาพุตมีค่า 3 บิตโดยที่ N บิตของคิดิจิทัลเอาพุตมีค่า $2^N - 1$ บิต

2.1 อัลกอริทึมของตัวแปลงสัญญาณ 1 บิต

วงจรแปลงสัญญาณอนาล็อกเป็นคิดิจิทัลโหมคระแแต่ 1 บิต มีลักษณะโครงสร้างของบิตเซลดังรูปที่ 2 หลักการทำงานของบิตเซลเมื่อกระแส I_{IN} ผ่านมายัง M1 จะสะท้อนกระแสไปยัง M2 กระแแต่ $2I_{IN}$ มายังวงจระสะท้อนกระแส M3และM4 เพื่อเปรียบเทียบกระแแต่ที่วงจระเปรียบเทียบกระแสและ M12 เป็นอนาล็อกเอาพุตวงจระเปรียบเทียบกระแส $2I_{IN}$ จาก M4 กับ I_{REF} จาก M10 คึงเงื่อนไข $2I_{IN}$ น้อยกว่า I_{REF} คิดิจิทัลเอาพุตจะเป็น "0" M12 จะ OFF จะได้ออนาล็อกเอาพุตเท่ากับ $2I_{IN}$ ถ้า $2I_{IN}$ มากกว่า I_{REF} คิดิจิทัลเอาพุตจะเป็น "1" M12 จะ ON I_{REF} จาก M11 จะลบ $2I_{IN}$ จาก M5 จะได้ออนาล็อกเอาพุตเท่ากับ $(2I_{IN} - I_{REF})$

ซึ่งเงื่อนไขที่กล่าวมาจะแสดงคึงสมการที่ (1)

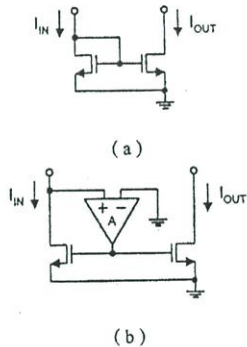
$$\text{Digital output: } \begin{cases} 2I_{IN} - I_{REF}, & D_i = 1 \text{ for } 2I_{IN} > I_{REF} \\ 2I_{IN}, & D_i = 0 \text{ for } 2I_{IN} \leq I_{REF} \end{cases} \quad (1)$$



รูปที่ 2 อัลกอริทึมของตัวแปลงสัญญาณ 1 บิตเซล

2.2 วงจระสะท้อนกระแส

ในวงจระแปลงสัญญาณอนาล็อกเป็นคิดิจิทัลความเที่ยงตรงจะขึ้นอยู่กับวงจระสะท้อนกระแสเพราะฉะนั้นวงจระสะท้อนกระแสต้องแม่นยำกันในอุดมคติจากรูปที่ 2 จะแสดงกระแแต่ของวงจระสะท้อนกระแสคึงรูปที่ 3



รูปที่ 3 (a) วงจระสะท้อนกระแสแบบพื้นฐาน (b) วงจระสะท้อนกระแสแบบแอดคิทฟ

จากวงจระสะท้อนกระแสแบบแอดคิทฟในรูปที่ 3 (b) จะได้สมการ

$$\frac{I_O}{I_{IN}} = \frac{R_O}{R_O + 1/Ag_m} \quad (2)$$

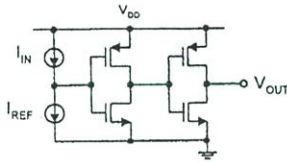
- I_O คือกระแสเอาพุตของวงจระสะท้อนกระแส
- I_{IN} คือกระแสเอาพุตของวงจระสะท้อนกระแส
- R_O คือความต้านทานเอาพุต
- A คืออัตราขยาย
- g_m คือทรานคอนคิตแดนซ์ของทรานซิสเตอร์

$$I_{IN} - I_O = \frac{I/Ag_m}{R_O + I/Ag_m} \quad (3)$$

$$I_{IN} - I_O \cong \frac{I}{AR_O g_m} \quad (4)$$

2.3 วงจรเปรียบเทียบกระแส

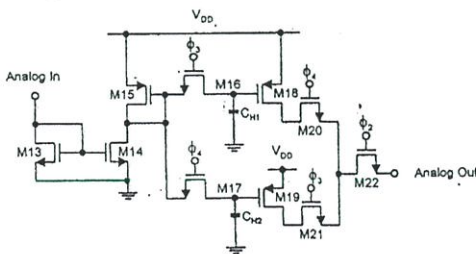
วงจรเปรียบเทียบกระแสแสดงดังรูปที่ 4 ซึ่งใช้วงจรอินเวอร์เตอร์มาคาสโคดกันวงจรเปรียบเทียบกระแสและเปรียบเทียบกระแสให้เป็นไปตามเงื่อนไขในสมการที่ (1)



รูปที่ 4 วงจรเปรียบเทียบกระแส

2.4 วงจร Track & Hold

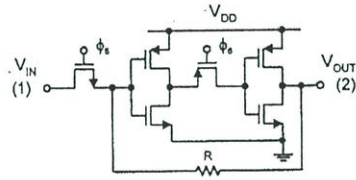
วงจร Track & Hold แสดงดังรูปที่ 5 ซึ่งมีหลักการทำงานเมื่อป้อนกระแสเข้ายังอินพุตของ วงจร Track & Hold เมื่อกระแสผ่าน M13 จะสะท้อนกระแสไปยัง M14, M15, M18 และ M19 โดยใช้ M16, M17, M20 และ M21 เป็นสวิทช์ควบคุมการสะท้อนกระแสจาก M13 ตามจังหวะของสัญญาณ ϕ_1 และ ϕ_2 โดย M16 และ M17 ทำหน้าที่เป็นตัวควบคุมการหน่วงสัญญาณของคาปาซิเตอร์ C_{H1} และ C_{H2} ที่ได้ค่า V_{CS} จากมอสทรานซิสเตอร์ M15 ส่วน M22 ทำหน้าที่เป็นสวิทช์ควบคุมกระแสจาก M13 ตามจังหวะการควบคุมของสัญญาณ ϕ_2 ที่ได้จากมอส M20 และ M21 เพื่อนำไปแปลงที่บิต 0, 1, (N-1) ตามลำดับ



รูปที่ 5 วงจร Track & Hold

2.5 วงจรซีพรีจิสเตอร์

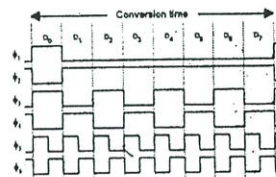
วงจรซีพรีจิสเตอร์ 1 บิตแสดงดังรูปที่ 6 โครงสร้างของวงจรซีพรีจิสเตอร์โดยการนำเอาวงจรอินเวอร์เตอร์มาคาสโคดกันและใช้สัญญาณนาฬิกา 1 คาบเวลาควบคุมบิตต่อ 1 บิต



รูปที่ 6 วงจรซีพรีจิสเตอร์ 1 บิต

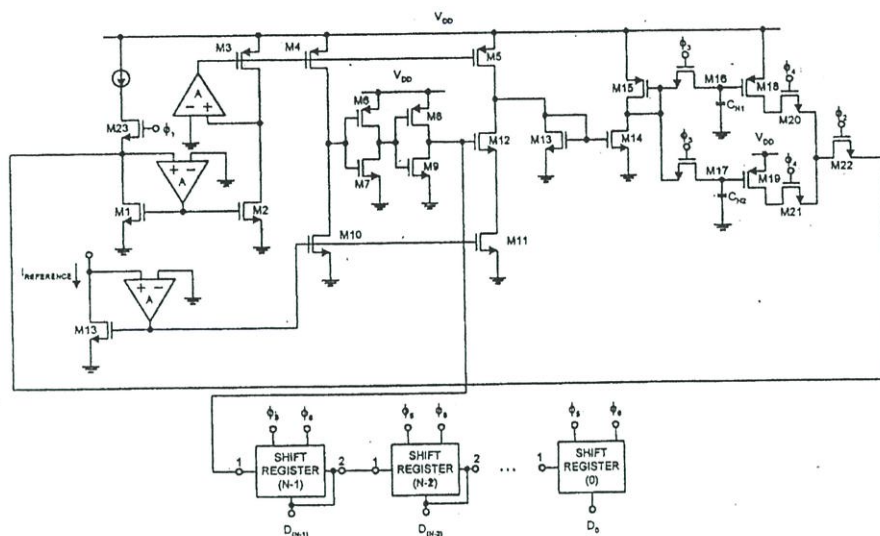
3. การทำงานของตัวแปลงสัญญาณอนาล็อกเป็นดิจิทัลที่ N บิต

วงจรแปลงสัญญาณอนาล็อกเป็นดิจิทัลที่ N บิตแสดงดังรูปที่ 8 ซึ่งนำวงจรบิตเซลในรูปที่ 2 มาต่อร่วมกับวงจร Track & Hold ในรูปที่ 5 และต่อคิจิตอลเข้าชุดจากบิตเซลต์เข้าวงจรซีพรีจิสเตอร์เพื่อแสดงค่าต่อ 1 บิตในรูปที่ 6 โดยแสดงค่าที่บิต 0, 1, (N-1) ตามลำดับ



รูปที่ 7 ไคอะแกรมสัญญาณควบคุม

เมื่อป้อนสัญญาณควบคุม ϕ_1 - ϕ_2 และกระแส I_{IN} ให้กับวงจรแปลงสัญญาณอนาล็อกเป็นดิจิทัลตัวแปลงสัญญาณจะทำการแปลงที่บิต 0 ก่อนผลการแปลงสัญญาณจะได้คิจิตอลเข้าชุดเลื่อนเข้าวงจรซีพรีจิสเตอร์ส่วนอนาล็อกเข้าชุดผ่านไปยังวงจร Track & Hold ซึ่ง M16 จะทำงาน C_{H1} จะโฮลสัญญาณเมื่อพัลส์ลูกที่ 2 เข้ามา M20 ไม่ทำงาน M22 ทำงานจะได้อนาล็อกเข้าชุดที่จะเป็น I_{IN} ให้กับวงจรบิตเซลตามรูปที่ 8 โดยที่ C_{H1} กับ C_{H2} สลับกันทำงานตามสัญญาณ ϕ_1 - ϕ_2

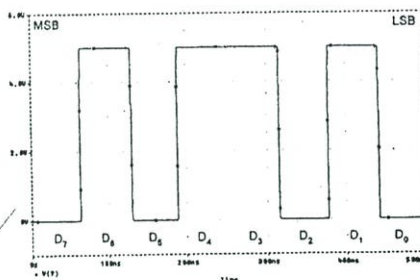


รูปที่ 8 วงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอลขนาด N บิต

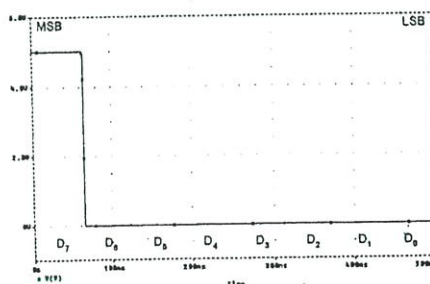
4. การทดสอบและผลการทดสอบ

ในบทความนี้ได้ใช้การเขียนแบบการทำงานด้วยโปรแกรม PSpice โดยการกำหนดค่า W/L ของทรานซิสเตอร์เท่ากับ $8 \mu\text{m}/0.8 \mu\text{m}$ ยกเว้นทรานซิสเตอร์ที่ทำหน้าที่เป็นสวิทช์ M16, M17, M20, M21, M22 และ M23 มีค่าเท่ากับ $16 \mu\text{m}/0.8 \mu\text{m}$, C_{H1} และ $C_{H2} = 20\text{pF}$, $V_{DD} = 5\text{V}$ และ $\text{GND} = 0\text{V}$

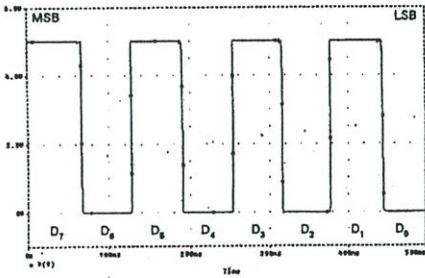
การทดสอบโดยป้อนสัญญาณ $\phi_1 - \phi_2$ วงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอลขนาด N บิตขนาด 8 บิตให้ $I_{IN} = 70 \mu\text{A}$, $I_{REF} = 200 \mu\text{A}$ จะได้ดิจิตอลเข้าหุต = $(01011010)_2$ ดังแสดงในรูปที่ 9(a), ให้ $I_{IN} = 100 \mu\text{A}$, $I_{REF} = 200 \mu\text{A}$ ดิจิตอลเข้าหุต = $(10000000)_2$ ดังแสดงในรูปที่ 9 (b), ให้ $I_{IN} = 133 \mu\text{A}$, $I_{REF} = 200 \mu\text{A}$ ดิจิตอลเข้าหุต = $(10101010)_2$ ดังแสดงในรูปที่ 9 (c) และให้ $I_{IN} = 170 \mu\text{A}$, $I_{REF} = 200 \mu\text{A}$ ดิจิตอลเข้าหุต = $(11011010)_2$ ดังแสดงในรูปที่ 9 (d)



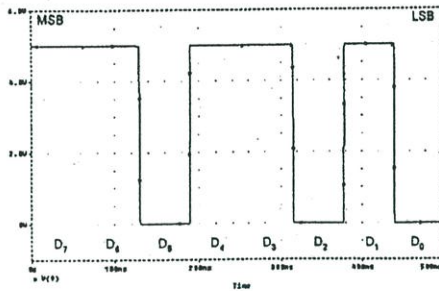
$I_{IN} = 70 \mu\text{A}$, $I_{REF} = 200 \mu\text{A}$
(a)



$I_{IN} = 100 \mu\text{A}$, $I_{REF} = 200 \mu\text{A}$
(b)



$I_{IN} = 133 \mu A, I_{REF} = 200 \mu A$
(c)



$I_{IN} = 170 \mu A, I_{REF} = 200 \mu A$
(d)

รูปที่ 9 คิวคิตออกเอาต์พุต D_7-D_0

5. สรุป

ผลการทดสอบวงจรแปลงสัญญาณอนาล็อกเป็น คิวคิตออกโหมคกระแสที่ 8 บิต อัตราการแปลง 16 MHz ต่อ 1 บิตซึ่งเร็วกว่าบทความ [1] เป็นสองเท่า, เอาต์พุตอิมพีแดนซ์ต่ำและช่วงปฏิบัติงานย่านกระแสอินพุต 0 - 200 μA จากรูปที่ 9(a)และ(d) มีค่าความผิดพลาด 0.44 % ซึ่งเป็นค่าที่น้อยและสามารถยอมรับได้ วงจรนี้สามารถที่ขยายจำนวนบิตที่สูงขึ้น โดยการเพิ่มจำนวนสัญญาณนาฬิกาและจำนวนวงจรซีพรีจิสเตอร์เหมาะสำหรับนำไปทางจรรวม

6. เอกสารอ้างอิง

[1] B. Nobnob, K. Dejhan, S. Mitatha and F.Cheevasvit, and C. Soonyeean, "High Conversion Time Current-Mode 8-Bit Analog-to-Digital Converter Circuit,"

Proc. of the 8th ISIC, Singapore, pp. 525-528, Sep. 8-10, 1999.

[2] D.G Nairn and C.A.T. Samala, "Algorithmic Analog/Digital Converter Based on Current Mirrors," Electron. Letts., Vol. 24, pp. 471-472, Apr. 1988.

[3] Z. Wang, "Design Methodlogy of CMOS Algorithmic Currents A/D Converters in View of Transistor Mismatches," IEEE Trans. Circuits syst., Vol. 38, pp. 660-667, June 1991.

[4] D.G. Nairn and C.A.T. Salama, "Current-Mode Algorithmic Analog-to -Digital Converters," IEEE J. Solid-State Circuits, Vol. 25, pp.997-1004, Aug. 1990.

[5] D.G Nairn and C.A.T. Salama, "High-Resolution Current-Mode A/D Convertors Using Active Current Mirrors,"Electron. Lett., Vol. 24, pp. 1331-1332, Oct. 1988.

[6] C.-C. Chen and C.-Y. Wu, "Design Techniques for 1.5-V Low Power CMOS Current -Mode Cyclic Analog-to-Digital Converters," IEEE Trans. Circuits Syst., Vol. 45, pp. 28-40, Jan. 1998.

[7] M. Nayeibi and B. A. Wooley, "A 10-bit Video BiCMOS Track-and-Hold Amplifier," IEEE J. Solid-State Circuits, Vol. 24, pp. 1507 -1516, Dec. 1989.

[8] A.C. Ipri and J.C. Sarace, "CMOS/SOS Semi-Static Shift Registers," IEEE J.Solid-State Circuits, pp.337-338, Apr. 1976.



ลาดกระบัง

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ENGINEERING

ปีที่ 19 ฉบับที่ 3

กันยายน 2546

1. การพัฒนาวิธีคิดเพื่อนำใช้กับวิธีแก้สมการสำหรับเครื่องดนตรีเชลโลโดยการจัดทรงเข้าห้องนำวง	1
อภิชาติ เหมศรี, จันทรา เจริญพราหมณีชัย	
2. วิธีหนึ่งในการคำนวณเพื่อประหยัดพลังงานในการอบแห้งโลหะแบบบดต่อเนื่อง	7
ธีรโชติ สุขสิน, มิ่ง เคียงแสงทอง	
3. Effects of Central Inclusion on Copper Shaped-Wire Drawing by FEA	13
Somchai Noravethasophon	
4. การวิเคราะห์ความสัมพันธ์ระหว่างความถี่เสียงของสัญญาณไฟฟ้ากับเนื้อเยื่อไขมันในการวินิจฉัย	18
ชาวิตรี สุวรรณรัตน์, ชุตติศักดิ์ สิมสกกุล, บุญเจริญ วงศ์กิตติศึกษา, อธิสร ศิววัฒนประ	
5. วงจรเปรียบเทียบกระแสช็อกโดยใช้แรงดันไฟเลี้ยงต่ำ	24
ทรรพล บุญสุขชัย, กอบชัย เดชหาญ, สมยศ จงณะปิง, สุชาติ คุณภักดิ์	
6. วงจรขยายความแตกต่างของระดับแรงดันเพื่อเชื่อมต่อกับโครงข่าย Rail-to-Rail ใช้พลังงานต่ำ	30
มนตรี สำราญ, พงศยศ ศิริวานานนท์, กอบชัย เดชหาญ, ทรรพล บุญสุขชัย	
7. การศึกษาอนุกรมของเซลล์แสงอาทิตย์ในโหมดโวลต์เพิ่มขี้นาฬิกาเพื่อทำงานเป็นคาบเวลาในสภาวะโหลดเกินปกติ	36
ทรรพล บุญสุขชัย, ศุภสิทธิ์ บุญทัญชัย, สมโภชน์ ประไพ	
8. มอเตอร์เหนี่ยวนำแบบฟีดแบ็คเปลี่ยนโหมดของพลังงานด้วยการใช้ตัวเหนี่ยวนำอินดัก	42
จิรศักดิ์ ศรีบุญทวน, เอกพงศ์ จันทร์เจริญ, อัญชลินี จารวณิชเลิศ	
9. เทคนิค Predictor-Corrector Primal-Dual Interior Point สำหรับการวิเคราะห์ค่าคงที่ของไฟฟ้า	48
สุนทร มานะนันทน์, ศศิ บวรเจริญ, นิกิตน์ กฤษณะจันทา, วิมลชัย มงคละสิน	
10. การวิเคราะห์เชิงเส้นในระนาบเฟสกำลังโดยวิธีฮันดา-เมดวิกส์ เทียบกับ วิธีไลเนียร์เซมิดีฟิไนต์เฟกเตอร์	54
สิทธิเดช วัชรวิจิตรกุล, มณฑล อิศรางกูรไกรฤกษ์	
11. การทดสอบและประเมินสมรรถนะของวงจรขับเคลื่อนมอเตอร์เหนี่ยวนำแบบฟลูฟี่ 1 เฟส สำหรับการใช้บนเครื่องเล่น	60
วิวัฒน์ เอกสวัสดิ์สินธุระ, วิจิตร กัญจน	
12. การวิเคราะห์และเปรียบเทียบผลกระทบของฟิลเตอร์	66
ไพโรจน์ วัฒนาอราม, วิจิตร กัญจน	
13. การควบคุมความเร็วของมอเตอร์เหนี่ยวนำ 3 เฟส แบบเฟสเซอร์โดยใช้ตัวแปลงแรงดันของสัญญาณดิจิทัลโดยไมโครคอนโทรลเลอร์	72
จิตร วัฒนศิริกุล, เอกภรณ์ นามิถอง, วิจิตร กัญจน	
14. การควบคุมแยกตัวที่ปรับได้ในการควบคุมอุณหภูมิของหม้อไอน้ำโดยคอมพิวเตอร์แบบฝัง (ไมโครคอนโทรลเลอร์)	78
ปราโมทย์ สารภีณวลัย, วิภากร ศุภศิริธรรมะ, วิจิตร กัญจน	
15. การทำโมเดลของโมเดล Sobolj Index Analysis สำหรับศึกษาโดยใช้คอมพิวเตอร์	84
ณัฐกร อิ่มนวล, สุวัฒน์ บุญชัย, กอบชัย เดชหาญ	

วงจรรขยายความแตกต่างซีมอสดิฟเฟอเรนเชียลปฏิบัติงานแบบ Rail-to-Rail ใช้แหล่งจ่ายแรงดันต่ำ

A Low-Voltage Rail-to-Rail CMOS Differential Difference Amplifier

มนตรี คำเงิน พงศ์ยศ ศิริวานานนท์ กอบชัย เฉลยหาญ ขรรค์ชัย ตูลละตฤกษ์
คณะวิศวกรรมศาสตร์และสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
* คณะวิศวกรรมศาสตร์อุตสาหกรรม มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี

บทคัดย่อ

บทความนี้นำเสนอวงจรมอสดิฟเฟอเรนเชียลขยายความแตกต่าง (CMOS Differential Difference : DDA) ที่มีช่วงอินพุตปฏิบัติงานแบบ rail-to-rail อินพุตของวงจรมอสดิฟเฟอเรนเชียลขยายความแตกต่างนี้ประกอบด้วยวงจรแปลงแรงดันเป็นกระแสแบบ rail-to-rail สองวงจร ในแต่ละวงจรแปลงแรงดันเป็นกระแสอินพุตจะถูกกระตุ้นเข้าที่ขา Bulk ของมอสทรานซิสเตอร์ชนิด P-Channel จึงทำให้สามารถปฏิบัติงานแบบ rail-to-rail ได้ โดยวงจรทำงานที่แหล่งจ่ายแรงดันเพียง 1 โวลต์ ผลการจำลองการทำงานของวงจรมอสดิฟเฟอเรนเชียลขยายความแตกต่างจะใช้โปรแกรม PSpice เพื่อตรวจสอบการทำงาน ผลการจำลองได้แสดงอินพุตที่ปฏิบัติงานแบบ rail-to-rail อัตราการขยายแบบรูปเปิดซึ่งเท่ากับ 88 dB ค่า phase margin เท่ากับ 53° และมีค่า GBW (Gain-bandwidth product) เท่ากับ 3.7 MHz ที่โหลด $C_L = 25$ pF โดยใช้พารามิเตอร์ 0.25 μ m Level 3 ของ MOSIS.

Abstract

This paper proposes a low-voltage rail-to-rail CMOS differential difference amplifier (DDA). The input stage of this circuit comprises of two rail-to-rail V-I converters. In each V-I converter, an input bulk driven p-type MOS transistor, so that this V-I converter is rail-to-rail operation. The proposed circuit is designed based on 0.25 μ m CMOS parameter with level 3 of MOSIS. All simulation results have been carried out by using PSpice simulation program, the obtained open-loop DC gain is 88 dB for 3.7 MHz gain- bandwidth product, 53° phase margin, and rail-to-rail input operation for 1 volt supply voltage and 25 pF load capacitance.

1. บทนำ

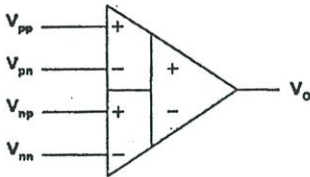
ในบทความนี้นำเสนอวงจรมอสดิฟเฟอเรนเชียลขยายความแตกต่าง (Differential difference amplifier : DDA)

ที่มีอินพุตปฏิบัติงานแบบ rail-to-rail โดยวงจรใช้แหล่งจ่ายแรงดันต่ำเพียง 1 โวลต์ วงจรมอสดิฟเฟอเรนเชียลขยายความแตกต่างนี้เป็นบล็อกพื้นฐานที่สำคัญสำหรับวงจรประเภท

อนาล็อก โดยสัญลักษณ์ของวงจรถิฟเฟอเรนเชียลขยายความแตกต่างสามารถแสดงได้ดังรูปที่ 1 และแรงดันเข้าพุทของวงจรถิฟเฟอเรนเชียลขยายความแตกต่างสามารถเขียนได้คือ

$$V_O = A_O[(V_{pp} - V_{pn}) - (V_{np} - V_{nn})] \quad (1)$$

โดย A_O เป็นอัตราขยายแบบรูปเปิดของวงจรถิฟเฟอเรนเชียลขยายความแตกต่าง



รูปที่ 1 แสดงสัญลักษณ์วงจรถิฟเฟอเรนเชียลขยายความแตกต่าง (DDA)

สิ่งที่ไม่เหมือนกันของวงจรถิฟเฟอเรนเชียลขยายความแตกต่าง (DDA) และออปแอมป์คือวงจรถิฟเฟอเรนเชียลขยายความแตกต่างจะมีอินพุทที่อินพุทส่วนออปแอมป์จะมีเพียงสองอินพุทเท่านั้น ดังนั้นเมื่อนำมาใช้งานจะวงจรถิฟเฟอเรนเชียลขยายความแตกต่างจะต้องการส่วนประกอบจากอุปกรณ์ภายนอกน้อยและไม่ต้องการความสมพ้องกัน (matching) ของส่วนประกอบเหล่านั้น ความสัมพันธ์ของแรงดันทางอินพุทสามารถแสดงได้ดังสมการที่ (2) เมื่อทำการป้อนกลับแบบลบให้กับวงจรถิฟเฟอเรนเชียลขยายความแตกต่างและค่า A_O มีค่ามากเข้าใกล้อนันต์ แรงดันความแตกต่างระหว่างอินพุททั้งสองจะเท่ากับ

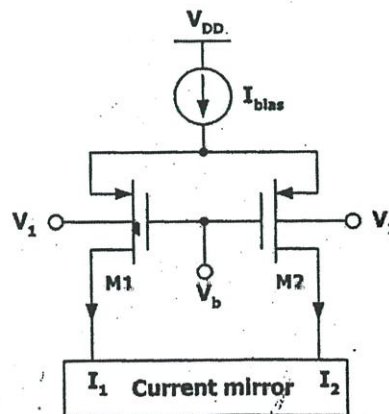
$$V_{pp} - V_{pn} = V_{np} - V_{nn} \quad (2)$$

สำหรับการออกแบบวงจรขยายสัญญาณที่ทำงานได้ที่แรงดันต่ำ แหล่งจ่ายแรงดันจะถูกลดลงมาซึ่งการลดค่า

แหล่งจ่ายแรงดันลงมานั้นจะมีผลทำให้ช่วงของแรงดันอินพุทคอมมอนโหมด (Common mode input voltage) มีค่าน้อยลงไปด้วย ดังนั้นเพื่อให้ค่าอัตราส่วนของสัญญาณต่อออสส์ (Signal-to-noise ratio) มีค่ามากที่สุดเท่าที่จะเป็นไปได้ แรงดันอินพุทคอมมอนโหมดจึงควรมีช่วงกว้างที่สุดเท่าที่จะเป็นไปได้ ซึ่งวิธีการที่จะรักษาช่วงอินพุทให้กว้างที่สุดเท่าที่จะเป็นไปได้คือให้อินพุทปฏิบัติงานแบบ rail-to-rail ดังนั้นจุดประสงค์ของบทความนี้จะนำเสนอวงจรถิฟเฟอเรนเชียลขยายความแตกต่างที่ทำงานได้ด้วยแรงดันต่ำในช่วงแรงดันอินพุทคอมมอนโหมดกว้างด้วยอินพุทปฏิบัติงานแบบ rail-to-rail เพื่อเป็นบล็อกโครงสร้างพื้นฐานสำหรับวงจรประเภทอนาล็อกนอกเหนือจากออปแอมป์ที่มีอยู่แล้วโดยการออกแบบจะใช้วงจรแปลงแรงดันเป็นกระแสสองวงจรและภาคเข้าพุทแบบคลาส AB เพื่อประหยัดพลังงาน [4-5]

2. การออกแบบวงจร

วงจรถิฟเฟอเรนเชียลขยายความแตกต่างจะประกอบด้วยวงจรแปลงแรงดันเป็นกระแสสองวงจร อินพุทของแต่ละวงจรแปลงแรงดันเป็นกระแสนี้จะถูกกระตุ้น (Drive) เข้าที่ขา bulk ซึ่งวงจรแสดงได้ดังรูปที่ 2



รูปที่ 2 แสดงวงจรแปลงแรงดันเป็นกระแสอินพุทกระตุ้นที่ขา bulk ของมอสทรานซิสเตอร์

จากวงจรแปลงแรงดันเป็นกระแสรูปที่ 2 จะใช้อินพุทกระตุ้นเข้าที่ขา bulk ของมอสทรานซิสเตอร์ชนิด P-Channel จึงทำให้อินพุทสามารถปฏิบัติงานแบบ rail-to-rail [2-4] จากวงจรในรูปที่ 2 จะเห็นว่า $V_{GS1} = V_{GS2}$, $V_{BS1} = V_{BS2}$ ดังนั้นสัญญาณความแตกต่างทางอินพุทกำหนดได้

$$V_1 - V_2 = V_{BS1} - V_{BS2} \quad (3)$$

และ

$$V_{GS1} - V_{BS1} = V_{GS2} - V_{BS2} \quad (4)$$

ถ้าสมมติมอสทรานซิสเตอร์ทำงานในช่วงอิ่มตัว กระแสเดรนของ M1 และ M2 คือ

$$I_D = K'_p (V_{GS} - |V_{Tp}|)^2 \quad (5)$$

เมื่อ $K'_p = \frac{\mu_p C_{OX}}{2} \left(\frac{W}{L} \right)$ และเมื่อแทนค่า V_{GS} ลงในสมการที่ (4) จะได้

$$I_1 - I_2 = \sqrt{\frac{I_B}{K'_p}} (V_1 - V_2 + V_{T1} - V_{T2}) \quad (6)$$

ค่าแรงดันเทรชโฮล (V_T) สามารถเขียนได้

$$V_T = V_{TO} + \gamma \sqrt{2\phi_F + V_{BS}} - \sqrt{2\phi_F} \quad (7)$$

โดยใช้การประมาณจาก $\sqrt{1+X} = 1 + \frac{X}{2}$ จากสมการที่

(7) จึงสามารถเขียนได้ [3]

$$V_T = V_{TO} + \left(\frac{\gamma V_{BS}}{2\sqrt{2\phi_F}} \right) \quad (8)$$

เมื่อแทนสมการที่ (8) ลงในสมการที่ (6) จะเขียนสมการได้คือ

$$I_1 - I_2 = \frac{\gamma \sqrt{8K'_p I_B}}{\sqrt{2\phi_F}} (V_1 - V_2) \quad (9)$$

$$= \frac{\gamma g_m}{\sqrt{2\phi_F}} (V_1 - V_2) \quad (10)$$

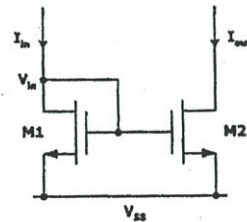
เมื่อ $\frac{\gamma g_m}{\sqrt{2\phi_F}}$ เป็นค่าคงที่ดังนั้นจะเห็นว่าเป็นสมการแปลง

แรงดันเป็นกระแสที่เป็นเชิงเส้นโดยวงจรแปลงแรงดันเป็นกระแสในรูปที่ 2 นี้จะถูกนำมาใช้เป็นอินพุทของวงจรถิฟเพื่อเรนเรียลขยายความแตกต่างต่อไป

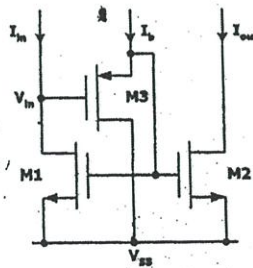
วงจระสะท้อนกระแสคือวงจรที่ถูกนำมาใช้เป็นโหนดให้กับวงจรแปลงแรงดันเป็นกระแส วงจระสะท้อนกระแสในรูปที่ 3(ก) นั้นยังไม่เหมาะกับวงจระประเภทใช้แรงดันต่ำเพราะต้องการ V_{in} มีค่ามากกว่าหนึ่ง V_T (แรงดันเทรชโฮล) ดังนั้นจึงใช้วงจระสะท้อนกระแสที่เหมาะสมกับวงจระประเภทใช้แรงดันต่ำซึ่งแสดงได้ดังรูปที่ 3(ข) โดย M3 จะเป็นตัวเลื่อนระดับแรงดัน (Level-shifter voltage) โดยใช้ I_b เป็นตัวกำหนด จากวงจระรูปที่ 3(ข) จะเขียนสมการได้

$$V_{DS1} - V_{GS1} = V_{GS3} \quad (11)$$

เมื่อ V_{DS1} และ V_{GS1} คือแรงดันที่ตกคร่อมระหว่างเดรนและซอร์ส และระหว่างเกตและซอร์สตามลำดับ V_{GS3} คือแรงดันที่ตกคร่อมระหว่างเกตและซอร์สของ M3

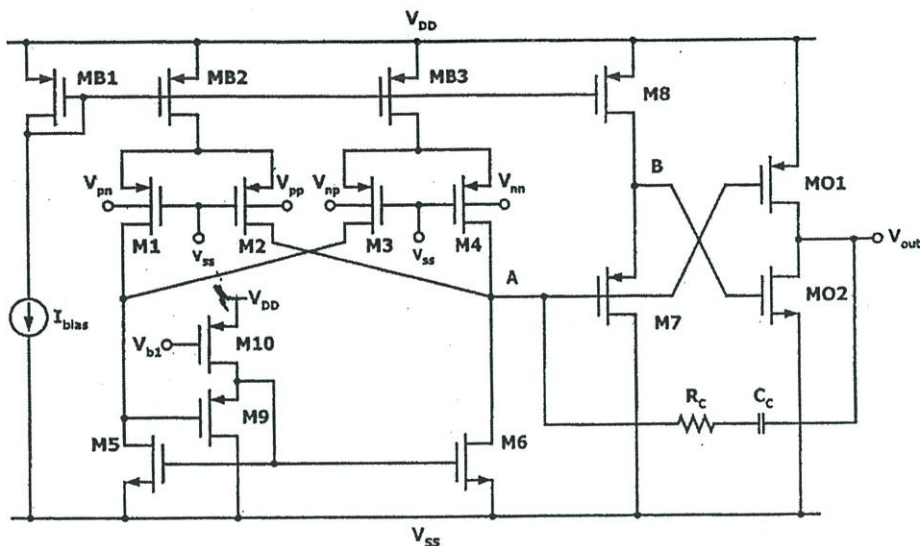


(ก)



(ข)

รูปที่ 3 แสดงวงจระสะท้อนกระแส



รูปที่ 4 แสดงวงจรซีมอสคิฟเฟอเรนเชียลขยายความแตกต่าง

จากวงจรในรูปที่ 3(ข) จะนำมาใช้เป็นโหลดให้กับวงจรแปลงแรงดันเป็นกระแสที่ใช้ในวงจรคิฟเฟอเรนเชียลขยายความแตกต่างซึ่งแสดงได้ดังรูปที่ 4 โดย M5 และ M6 ทำหน้าที่เป็นโหลด M9 จะกำหนดให้ทำงานในช่วงต่ำกว่าแรงดันทรานซิสเตอร์(Subthreshold region) โดยใช้แรงดัน V_{b1} และ M10 เป็นตัวกำหนด ซึ่งบทความนี้ V_{GS9} จะมีค่าประมาณ 0.5 โวลต์ ดังนั้น M5 และ M6 จะทำงานในช่วงอิมิตัวเพราะกระแสที่ไหลผ่านมอสทรานซิสเตอร์แต่ละตัวจะประมาณ 80 μA ดังนั้น V_{DS} ของแต่ละตัวจึงน้อยมาก ส่วนทางภาคเข้าพุทจะเป็นวงจรขยายแบบคลาส AB โดย M7 ถึง M8 เป็นวงจรบัฟเฟอร์โดยจัดเป็นวงจรเลื่อนระดับแรงดัน (Level-shifter voltage) เนื่องจากแรงดันที่จุด A ยังไม่ตามารดไบอัสให้กับภาคเข้าพุททั้งคู่ได้โดยตรงดังนั้นจึงต้องใช้วงจรเลื่อนระดับแรงดันมาทำการปรับระดับแรงดันให้เหมาะกับภาคเข้าพุท โดยแรงดันที่ไบอัสให้กับมอสทรานซิสเตอร์ภาคเข้าพุท MO2 สามารถทำได้โดยปรับ W/L ของ M7 ให้แรงดันที่จุด B มีค่าที่เหมาะสมกับการทำงานแบบคลาส AB สำหรับบทความนี้กำหนดประมาณ 0.52 โวลต์

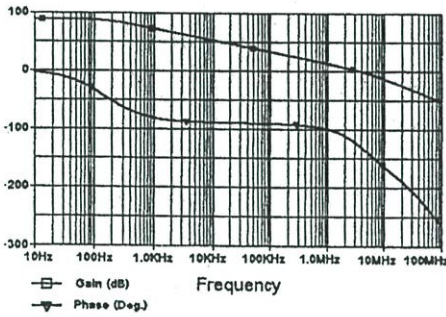
3. ผลการจำลองการทำงาน

วงจรคิฟเฟอเรนเชียลขยายความแตกต่างในรูปที่ 4 ได้นำมาทำการทดสอบการทำงานด้วยโปรแกรม PSpice ซึ่งใช้ค่าพารามิเตอร์ซีมอส ขนาด 0.25 μm Level 3 ของ MOSIS โดยมีค่าความกว้างต่อความยาว (W/L) ของแชนแนลแสดงได้ดังตารางที่ 1

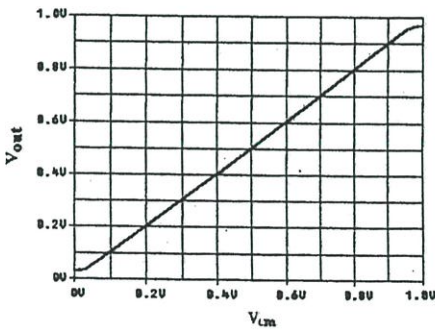
ตารางที่ 1 แสดงค่า W/L ของมอสทรานซิสเตอร์

มอสทรานซิสเตอร์	ค่า W/L (μm)
M1, M2, M3, M4	400/0.5
M5, M6	200/4
M7	150/0.25
M8	1.2/0.25
M9	300/0.5
M10	5/0.5
MO1	20/1
MO2	20/1
MB1, MB2, MB3	1200/5

โดยกำหนดแหล่งจ่ายแรงดันคือ $V_{DD}=1$ โวลต์ และ $V_{SS}=GND$ แรงดันไบอัส $V_{bi}=0.5$ โวลต์ แรงดันที่จุด B Q-point เท่ากับ 0.52 โวลต์ มอดทรานซิสเตอร์ชนิด N-Channel และ P-Channel มีค่าแรงดันแทรนซิส (V_T) เท่ากับ 0.45 โวลต์ และ 0.522 โวลต์ ตามลำดับ กระแส I_{bias} เท่ากับ 80 μA R_C เท่ากับ 2k Ω และ C_C เท่ากับ 25pF จากการจำลองการทำงานได้ผลการจำลองแสดงได้ดังนี้ รูปที่ 4 ได้แสดงการตอบสนองของควมถี่และการตอบสนองทางเฟสของวงจร โดยต้องจบบนรูปเปิดและป้อนค่าแรงดันอินพุตคอมมอนโหมด (V_{CM}) เท่ากับ 0.5 โวลต์ และ โหลด $C_L = 25$ pF

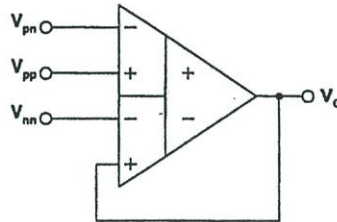


รูปที่ 4 แสดงการตอบสนองของควมถี่และการตอบสนองทางเฟสของวงจรเพื่อเรนเขียนขยายความแตกต่าง

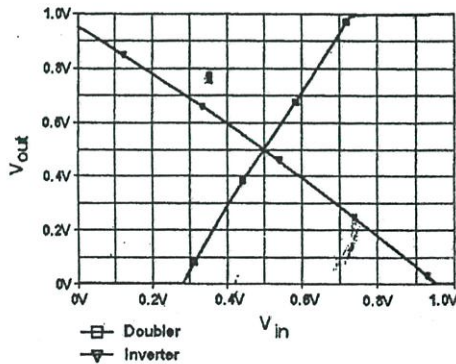


รูปที่ 5 แสดงกราฟความสัมพันธ์ของแรงดันอินพุตคอมมอนโหมด (V_{CM}) และแรงดันเข้าพุทเมื่อวงจรเป็นแบบวงจรตามแรงดัน'

จากการจำลองการทำงานวงจรมีค่าอัตราขยาย 88 dB ค่า GBW เท่ากับ 3.7 MHz และ phase margin เท่ากับ 53° โดยวัดจากแกนแนวตั้งที่เป็นสเกล dB และ Degree รูปที่ 5 แสดงการสวิงของแรงดันเข้าพุทเพื่อแสดงคุณสมบัติอินพุทปฏิบัติงานแบบ rail-to-rail โดยการจำลองได้ต้องจบบนแบบวงจรตามแรงดัน (voltage follower) คือให้ V_{in} ต่อเข้าที่ขั้ว V_{pp} ส่วน V_{pn} และ V_{nn} ต่อกับแรงดัน 0.5 โวลต์ โดย V_o ถูกป้อนกลับมายังขั้ว V_{pp} ส่วนรูปที่ 6 เป็นวงจรที่ใช้ในการจำลองเป็นวงจรอินเวอร์เตอร์ (Inverter), วงจรทวีแรงดัน (Doubler) โดยใช้เงื่อนไขตามสมการที่ (2) ซึ่งผลการจำลองแสดงได้ดังรูปที่ 7



รูปที่ 6 แสดงสัญลักษณ์วงจรขยายความแตกต่างที่ใช้จำลองเป็นวงจรอินเวอร์เตอร์และวงจรทวีแรงดัน



รูปที่ 7 แสดงกราฟอินพุทต่อเข้าพุทของวงจรอินเวอร์เตอร์และวงจรทวีแรงดัน

4. สรุป

วงจรซีมอสคิฟเฟอเรนเชียลขยายความแตกต่างที่นำเสนอนี้นับบทความนี้ทำงานที่แหล่งจ่ายแรงดัน 1 โวลท์ ซึ่งสามารถเป็นไปได้อีกโดยใช้เทคโนโลยีซีมอส 0.25 μm โดยกระตุ้นอินพุตเข้าที่ขา bulk ซึ่งทำให้ช่วงแรงดันอินพุตโหมคร่วม (CMR) มีความกว้าง วงจรทางอินพุตจะใช้วงจรแปลงแรงดันเป็นกระแสต่อวงจรทำให้ได้อินพุตคิฟเฟอเรนเชียลของอินพุต ($(V_{pp} - V_{pn})$ และ $(V_{np} - V_{nm})$) ภาควิทยาศาสตร์ไฟฟ้า AB และจากผลการจำลองการทำงาน วงจรมีอัตราขยายคิฟเฟอเรนเชียล (DC gain) แบบรูปเปิดเท่ากับ 88 dB มีค่า GBW เท่ากับ 3.7 MHz ที่โหลด C_L เท่ากับ 25 pF ซึ่งผลแสดงได้ดังรูปที่ 4

5. เอกสารอ้างอิง

- [1] R. Griffith, R. L. Vyne, R. N. Dotson and T. Petty, "A 1-V BiCMOS Rail-to-Rail Amplifier with n-Channel Depletion Mode Input Stage," IEEE J. Solid-State Circuit, vol. 35, no. 12 pp. 2012-2022, December 1997.
- [2] B. J. Blalock, P. E. Allen and G. A. Rincon-Mora, "Designing 1-V op-amp using standard digital CMOS Technology," IEEE Trans. Circuits Syst. II, vol. 45, pp. 769-780, July 1998.
- [3] B. J. Blalock, and S. A. Jackson, "A 1.2 V CMOS Four-Quadrant Analog Multiplier," Proc. 1999 IEEE Mixed-Signal Design, pp. 1-4.
- [4] F. Bahmani, S. M. Fakhraie and A. Khakifirooz, "A Rail-to-Rail, Constant- G_m , 1-Volt CMOS op-amp," IEEE Int. Symp. Circuits and Systems, pp. 669-672, May 28-30, 2000.
- [5] J. Ramirez-Angulo, R. G. Carvajal, J. Tombs and A. Torralba, "Low-Voltage CMOS Op-Amp with Rail-to-Rail Input and Output Signal Swing for Continuous-Time Signal Processing Using Multiple-Input Floating-Gate Transistors," IEEE Trans. Circuits Syst. II, vol. 48, pp. 111-116, January 2001.
- [6] E. Sackinger and W. Guggenbuhl, "A Versatile Building Block : The CMOS Differential Difference Amplifier," IEEE J. Solid-State Circuit, vol. SC-22, no. 2, pp. 287-294, April 1987.

ประวัติผู้เขียน

นายพงษ์ศ ศีร์วานานนท์ เกิดเมื่อวันที่ 1 สิงหาคม 2516 ที่จังหวัดกรุงเทพฯ สำเร็จการศึกษาปริญญาครุศาสตรอุตสาหกรรมบัณฑิต สาขาวิชาไฟฟ้า-สื่อสาร จากสถาบันเทคโนโลยีปทุมวัน (ช่างกลปทุมวัน) ปีการศึกษา 2538