

การออกแบบตัวรับส่งสัญญาณกระแสแบบหนึ่งคู่สาย
สำหรับงานควบคุมและการวัดระยะไกล

DESIGN OF TWO WIRES CURRENT SIGNAL TRANSCEIVERS
FOR REMOTE CONTROL AND TELEMETERING

สมชาย สุภาพ
SOMCHAI SUPAPH

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

ISBN 974-324-508-1

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การออกแบบตัวรับส่งสัญญาณกระแสแบบหนึ่งคู่สาย
สำหรับงานควบคุมและการวัดระยะไกล

DESIGN OF TWO WIRES CURRENT SIGNAL TRANSCEIVERS
FOR REMOTE CONTROL AND TELEMETERING



สมชาย สุภาพ

SOMCHAI SUPAPH

เลขหมู่.....
เลขทะเบียน 47525
วัน, เดือน, ปี 19 ส.ค. 2546

.b.....
.i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

ISBN 974-324-508-1

**DESIGN OF TWO WIRES CURRENT SIGNAL TRANSCEIVERS
FOR REMOTE CONTROL AND TELEMETERING**

SOMCHAI SUPAPH

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING
GRADUATE SCHOOL
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
2003
ISBN 974-324-508-1**

หัวข้อวิทยานิพนธ์	การออกแบบตัวรับส่งสัญญาณกระแสแบบหนึ่งคู่สาย สำหรับงานควบคุม และการวัดระยะไกล
ชื่อนักศึกษา	นายสมชาย สุภาพ
รหัสประจำตัว	41061103
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2546
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ.ดร. วันชัย ธีรรัฐจา

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้เสนอหลักการ การออกแบบตัวรับส่งสัญญาณกระแสที่ใช้สายสัญญาณเพียงหนึ่งคู่สายในการควบคุมและการวัดระยะไกล โดยสัญญาณที่รับและส่งจะเป็นสัญญาณกระแสแบบอนาล็อก สามารถที่จะรับและส่งได้ในเวลาเดียวกัน การออกแบบตัวรับส่งสัญญาณที่นำเสนอจะประกอบไปด้วย วงจรสายพานกระแสแบบลบบชนิดที่มีจุดออกสองจุด 1 ตัว และวงจรสายพานกระแสแบบลบบชนิดที่มีจุดออกหนึ่งจุดอีก 1 ตัว ต่อกับตัวต้านทาน 2 ตัว และทดสอบสมรรถนะการทำงานของวงจรที่ออกแบบ โดยใช้โปรแกรม PSPICE เลียนแบบการทำงานของวงจร

Thesis Title	Design of Two Wires Current Signal Transceivers For Remote Control and Telemetry
Student	Somchai Supaph
Student ID.	41061103
Degree	Master of Engineering
Programme	Electrical Engineering
Year	2003
Thesis Advisor	Assoc. Prof. Dr. Vanchai Riewruja

ABSTRACT

This thesis presents the design of an analog current signal transceivers using two wires connection for remote control and telemetry. The proposed transceiver consist of transmit and receive the current signal at the same time. The design consists of one dual output negative current conveyors(CCII-), one single output negative current conveyors and two resistors. PSPICE simulation results confirm that the performance of the proposed circuits.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้ด้วยดี ด้วยคำแนะนำและคำปรึกษาชี้แนะแนวทางในการแก้ไขปัญหาดังกล่าว จาก รศ. ดร. วันชัย ธีรรัฐจา ซึ่งเป็นอาจารย์ที่ปรึกษา ผู้วิจัยรู้สึกซาบซึ้งในความอนุเคราะห์จากท่านและขอกราบขอบพระคุณเป็นอย่าง

ขอกราบขอบพระคุณ คุณพ่อ คุณแม่ ญาติพี่น้องที่คอยห่วงใยและเป็นกำลังใจให้การสนับสนุนในการศึกษามาตลอด

ขอขอบคุณพี่ๆ น้องๆ ทีมงานห้อง B420/2 และเพื่อนทุกท่านที่ได้เอื้อเฟื้ออุปกรณ์เครื่องมือสถานที่และแรงใจในการทำวิจัยและการเรียบเรียงวิทยานิพนธ์

สุดท้ายนี้ขอขอบคุณ สำนักงานพัฒนาวิทยาศาสตร์และเทคโนโลยีแห่งชาติภายใต้โครงการทุนส่งเสริมวิชาชีพนักวิจัย ประเภทรางวัลพัฒนาวิชาชีพนักวิจัย และศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติภายใต้โครงการสนับสนุนการออกแบบวงจรรวมในสถาบันศึกษา ที่ให้ทุนและเครื่องมือสนับสนุนในการทำวิทยานิพนธ์นี้ และขอขอบคุณทบวงมหาวิทยาลัยสำหรับทุนสนับสนุนในการจัดทำวิทยานิพนธ์ มา ณ โอกาสนี้ด้วย

สมชาย สุภาพ

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญรูปภาพ.....	VI
บทที่ 1 บทนำ.....	1
1.1 กล่าวนำ.....	1
1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์.....	1
1.3 หลักการใหม่ในวิทยานิพนธ์.....	1
1.4 รายละเอียดของวิทยานิพนธ์.....	2
บทที่ 2 หลักการของการรับส่งสัญญาณ.....	3
2.1 กล่าวนำ.....	3
2.2 หลักการของการรับส่งสัญญาณ.....	3
2.3 การออกแบบตัวรับส่งสัญญาณทั่วไป.....	3
2.3.1 วงจรรับส่งสัญญาณคู่กระแสระบบดิจิทัล.....	3
2.3.1.1 วงจรจ่ายกระแสคงที่.....	6
2.3.1.2 วงจรจำกัดกระแสของวงจรสวิทช์กระแส.....	7
2.3.1.3 วงจรจำกัดกระแสของวงจรตรวจจับกระแส.....	7
2.3.1.4 การเชื่อมต่อวงจรคู่กระแส.....	8
2.3.2 วงจรรับส่งสัญญาณคู่กระแสระบบอนาล็อก.....	9
2.4 สรุป.....	10
บทที่ 3 ทฤษฎีการทำงานของสายพานกระแส.....	11
3.1 กล่าวนำ.....	11
3.2 วงจรสายพานกระแส.....	11
3.3 วงจรสายพานกระแสรุ่นที่สอง.....	13
3.4 หลักการทรานส์ลิเนียร์.....	15

สารบัญ(ต่อ)

	หน้า
3.5 วงจรสะท้อนกระแส	19
3.6 วงจรสายพานกระแสร่นที่สองที่ควบคุมด้วยกระแส	21
3.7 โครงสร้างและการทำงานของวงจร CCCII	24
3.7.1 การวิเคราะห์หาความสัมพันธ์ของกระแสและแรงดันที่พอร์ตอินพุต	24
3.7.2 การวิเคราะห์ค่าความต้านทานภายในของวงจร CCCII	26
3.7.3 การส่งผ่านกระแสจากพอร์ต X ไปยังพอร์ต Z	29
3.8 สรุป.....	32
บทที่ 4 การออกแบบตัวรับส่งสัญญาณกระแส.....	33
4.1 กล่าวนำ.....	33
4.2 หลักการเบื้องต้น.....	33
4.3 สมรรถนะของวงจรรับส่งสัญญาณกระแส.....	37
4.3.1 การวิเคราะห์หาช่วงปฏิบัติงานของวงจร.....	37
4.3.2 การวิเคราะห์หาค่าความต้านทานขาเข้าและค่าความต้านทานขาออก.....	39
4.3.3 การวิเคราะห์หาค่าความผิดพลาดของวงจร.....	40
4.3.4 การวิเคราะห์หาช่วงปฏิบัติงานทางความถี่.....	42
4.4 ผลการเลียนแบบการทำงานของตัวรับส่งสัญญาณ ด้วย โปรแกรม PSPICE.....	45
4.5 สรุป.....	51
บทที่ 5 บทสรุปและข้อเสนอแนะ.....	52
5.1 บทสรุปและข้อเสนอแนะ.....	52
5.2 แนวทางวิจัยและพัฒนาต่อ.....	52
เอกสารและหนังสืออ้างอิง.....	53
ภาคผนวก ก. ผลงานวิจัยที่ได้รับการตีพิมพ์.....	54
ประวัติผู้เขียน.....	90

สารบัญรูป

รูปที่	หน้า
2.1 วงจรรูปกระแสสองทิศทาง 20 mA.	4
2.2 วงจรรูปกระแส 20 mA. อย่างง่าย.....	4
2.3 แสดงระดับสัญญาณในวงจรรับส่งแบบ RS-232 และ วงจรรูปกระแส 20 mA.	5
2.4 วงจรรูปกระแสทิศทางเดียวอย่างง่าย ๆ	5
2.5 วงจรสร้างแหล่งจ่ายกระแสคงที่ 20 mA. จากวงจรรักษาระดับแรงดัน	6
2.6 วงจรส่งสัญญาณแบบจำกัดกระแส	7
2.7 วงจรรับสัญญาณแบบจำกัดกระแส	7
2.8 การเชื่อมต่อวงจร RS-232 รูปกระแสเข้ากับ วงจรรูปกระแสแบบ Active side	8
2.9 การเชื่อมต่อวงจร RS-232 รูปกระแสเข้ากับ วงจรรูปกระแสแบบ Passive side	8
2.10 การเชื่อมต่อวงจรรูปกระแสแบบ Active side สองวงจรเข้าด้วยกัน	9
2.11 วงจรรูปกระแสแบบอนาล็อก 4 – 20 mA.	9
2.12 วงจรรูปกระแสระบบอนาล็อก 4 – 20 mA. + HART Protocol	10
3.1 วงจรสายพานกระแส รุ่นที่ 1 แบบพื้นฐาน	12
3.2 สัญลักษณ์ของวงจรสายพานกระแส	12
3.3 การประยุกต์ใช้งานวงจรสายพานกระแสรุ่นที่สอง	13
3.4 วงจรเทียบเท่าของวงจรสายพานกระแสรุ่นที่สอง	14
3.5 สัญลักษณ์ของวงจรสายพานกระแสรุ่นที่สอง	15
3.6 ทรานส์ลิเนียร์แบบรูปเดี่ยว	17
3.7 วงจรสะท้อนอย่างง่าย	20
3.8 วงจรเทียบเท่าของวงจร CCCII	22
3.9 โครงสร้างของวงจร CCCII ชนิดบวก	23
3.10 โครงสร้างวงจร CCCII ชนิดลบ	23
3.11 สัญลักษณ์ของวงจร CCCII	23
3.12 โครงสร้างของวงจร CCCII ที่ประกอบด้วยกลุ่มทรานซิสเตอร์	24
3.13 ความสัมพันธ์ของกระแสและแรงดันภายในรูปทรานส์ลิเนียร์ที่ประกอบในวงจร CCCII	24
3.14 ประกอบการวิเคราะห์ค่าความต้านทานภายใน	26
3.15 ประกอบการอธิบายการส่งผ่านกระแสของวงจร CCCII แบบบวก	29
3.16 ประกอบการอธิบายการส่งผ่านกระแสของวงจร CCCII แบบลบ	31
4.1 วงจรขยายคลาส AB แบบพหุพหุ.....	33

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.2 วงจรรับส่งสัญญาณกระแส.....	34
4.3 วงจรประยุกต์การใช้งานตัวรับส่งสัญญาณกระแส.....	36
4.4 วงจรสายพานกระแสแบบลบบชนิดมีจุดออกสองจุด.....	36
4.5 วงจรสายพานกระแสแบบลบ.....	37
4.6 วงจรสมมูลของวงจรสายพานกระแส.....	38
4.7 วงจรสมมูลของวงจรรับส่งสัญญาณกระแสในรูปที่ 4.3.....	39
4.8 วงจรสมมูลทางความถี่ของวงจรรับส่งสัญญาณกระแส.....	42
4.9 ผลการเลียนแบบการทำงาน ที่จุดอินพุต I_1 และที่จุดเอาต์พุต R_5	45
4.10 ผลการเลียนแบบการทำงาน ที่จุดอินพุต I_2 และที่จุดเอาต์พุต R_6	46
4.11 ผลการเลียนแบบการทำงาน ของกระแสที่ไหลผ่านตัวต้านทาน R_2	46
4.12 ผลการเลียนแบบการทำงาน ที่จุดอินพุต I_1 และที่จุดเอาต์พุต R_5	47
4.13 ผลการเลียนแบบการทำงาน ที่จุดอินพุต I_2 และที่จุดเอาต์พุต R_6	47
4.14 ผลการเลียนแบบการทำงาน ของกระแสที่ไหลผ่านตัวต้านทาน R_2	48
4.15 ผลการเลียนแบบการทำงาน ที่จุดอินพุต I_1 และที่จุดเอาต์พุต R_5	48
4.16 ผลการเลียนแบบการทำงาน ที่จุดอินพุต I_2 และที่จุดเอาต์พุต R_6	49
4.17 ผลการเลียนแบบการทำงาน ของกระแสที่ไหลผ่านตัวต้านทาน R_2	49
4.18 ผลการเลียนแบบกระแสคิติดอลที่ไหลผ่านตัวต้านทาน R_5 เกิดผลหน่วงเวลาขึ้น-ลง.....	50
4.19 ผลการเลียนแบบการทำงาน ของช่วงปฏิบัติการทางความถี่.....	50
4.20 ผลการเลียนแบบการทำงาน ของการข้ามช่องสัญญาณ.....	50

บทที่ 1

บทนำ

1.1 กล่าวนำ

การวัดสัญญาณและการควบคุมระยะไกลเป็นส่วนสำคัญเป็นอย่างมาก สำหรับการควบคุมและการตรวจวัดสัญญาณในระบบอุตสาหกรรมขนาดใหญ่ เช่น การควบคุมการหมุนของลูกทึบ อ้อย การควบคุมอุณหภูมิในหม้อไอน้ำ การควบคุมการเผาไหม้ของเชื้อเพลิงในโรงจักรไฟฟ้า การควบคุมอุณหภูมิของหม้อต้มผ้าเป็นต้น การวัดสัญญาณระยะไกลจะทำการส่งสัญญาณจากจุดที่ต้องการจะวัดไปยังห้องควบคุม ซึ่งจุดที่ต้องการจะวัดสัญญาณ โดยทั่วไปจะเป็นบริเวณที่ค่อนข้างอันตรายหรือบริเวณที่ไม่สามารถเข้าถึงได้ จึงจำเป็นที่จะต้องนำเครื่องมือไปติดตั้งบริเวณที่จะวัดสัญญาณ ในขณะที่อุปกรณ์ที่ใช้สำหรับควบคุมส่วนใหญ่จะไม่ได้อยู่ในบริเวณเดียวกับจุดที่จะทำการวัดสัญญาณ ดังนั้นการวัดสัญญาณและการควบคุมจึงจะต้องใช้การรับส่งสัญญาณระยะไกล ปัจจุบันการรับสัญญาณที่วัดได้และส่งสัญญาณควบคุมนิยมใช้การส่งแบบกระแสเพื่อให้การส่งสัญญาณสามารถส่งได้ในระยะทางไกลและมีการรบกวนของสัญญาณรบกวนต่ำ ทำให้สัญญาณที่รับได้หรือส่งออกไปมีความเที่ยงตรงสูง การรับส่งสัญญาณแบบกระแสโดยทั่วไปจะแยกสายสัญญาณออกเป็นสองชุดคือ สายสำหรับส่งหนึ่งชุดและรับหนึ่งชุด ในขณะเดียวกันก็จะต้องมีสายสำรองอีกอย่างละหนึ่งชุดสำหรับใช้ในกรณีฉุกเฉิน ที่สายสัญญาณเดิมเกิดปัญหา ทำให้จะต้องสิ้นเปลืองสายสัญญาณ และค่าใช้จ่ายมากขึ้น

1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์

วิทยานิพนธ์นี้มีวัตถุประสงค์เพื่อที่จะศึกษาคุณสมบัติและหลักการออกแบบวงจรรับส่งสัญญาณแบบกระแส โดยใช้วงจรสายพานกระแสเป็นอุปกรณ์หลักในการออกแบบ

1.3 หลักการใหม่ในวิทยานิพนธ์

วิทยานิพนธ์ฉบับนี้เสนอการออกแบบตัวรับส่งสัญญาณกระแสที่ใช้สายสัญญาณหนึ่งคู่ สำหรับการรับและส่งสัญญาณสำหรับงานวัดและควบคุมระยะไกล โดยสัญญาณกระแสที่รับและส่งจะเป็นแบบอนาล็อกและสามารถรับและส่งได้ในเวลาเดียวกัน ทำให้สามารถที่จะลดจำนวนของสายนำสัญญาณและลดค่าใช้จ่ายลงได้ หลักการของวงจรที่นำเสนอจะมีรูปแบบที่ง่ายไม่ซับซ้อน

และมีขนาดเล็ก สามารถที่จะทำงานได้อย่างมีประสิทธิภาพ มีช่วงผลตอบสนองทางความถี่ที่กว้าง

1.4 รายละเอียดของวิทยานิพนธ์

ในวิทยานิพนธ์นี้แบ่งเนื้อหาออกเป็น 5 บท โดยในแต่ละบทจะมีรายละเอียดดังต่อไปนี้

บทที่ 1 เป็นบทนำและวัตถุประสงค์ในการทำวิทยานิพนธ์

บทที่ 2 กล่าวถึงหลักการของการรับส่งสัญญาณ

บทที่ 3 เป็นการวิเคราะห์วงจรสายพานกระแส ซึ่งเป็นส่วนสำคัญในการนำมาประยุกต์ออกแบบเป็นวงจรรับส่งสัญญาณรูปกระแส

บทที่ 4 กล่าวถึงหลักการออกแบบวงจรรับส่งสัญญาณกระแส

บทที่ 5 ซึ่งเป็นบทสุดท้ายจะเป็นการสรุปผลงานที่ได้นำเสนอในวิทยานิพนธ์นี้และแนวทางการทำวิจัยต่อ

บทที่ 2

หลักการของการรับส่งสัญญาณ

2.1 กล่าวนำ

ในระบบการวัดสัญญาณ อุปกรณ์เครื่องมือวัดที่ใช้วัดสัญญาณที่ได้ส่งไปยังห้องควบคุมนั้น เราสามารถที่จะแยกประเภทของการรับและส่งสัญญาณ ตามคุณลักษณะของสัญญาณที่ใช้ส่งหรือ โหมดการทำงานของตัวส่งได้ 2 ประเภท คือ

1. วงจรรับส่งสัญญาณแรงดัน คือ ให้สัญญาณที่วัดได้ในรูปของแรงดันไฟฟ้า เช่น 0-5 V, 1-5V, 0-10V, 1-10V เป็นต้น ซึ่งใช้ในการวัดสัญญาณในระยะใกล้
2. วงจรรับส่งสัญญาณกระแส คือ ให้สัญญาณที่วัดได้ในรูปของกระแสไฟฟ้า เช่น 0-20mA, 4-20mA เป็นต้น ซึ่งจะนิยมใช้กันมากในกรณีระยะทางไกลๆ

2.2 หลักการของการรับส่งสัญญาณ

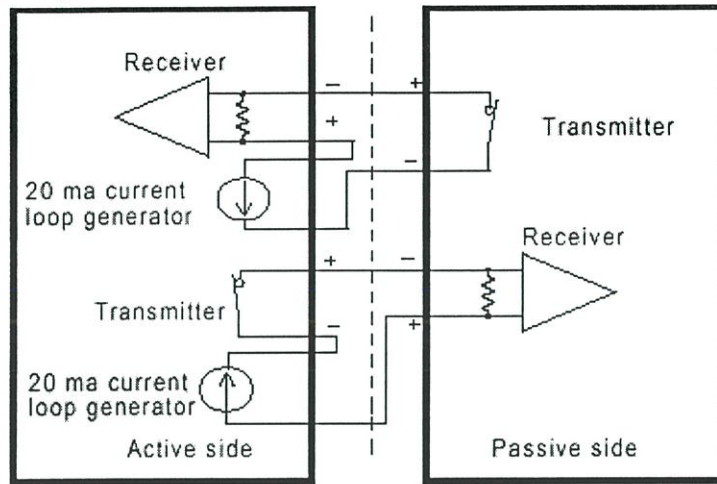
สำหรับวิทยานิพนธ์ฉบับนี้จะขอกล่าวถึงการรับส่งสัญญาณกระแสเป็นหลัก โดยที่หลักการที่ใช้ในการรับและส่งสัญญาณกระแสในอุตสาหกรรมนั้น ยังสามารถที่จะแยกตามวิธีการที่ใช้ในการรับส่งได้ 2 ระบบ คือ

1. การรับส่งสัญญาณกระแระบบดิจิตอล
2. การรับส่งสัญญาณกระแระบบอนาลอก

2.3 การออกแบบตัวรับส่งสัญญาณทั่วไป

2.3.1 วงจรรับส่งสัญญาณลูปกระแสระบบดิจิตอล

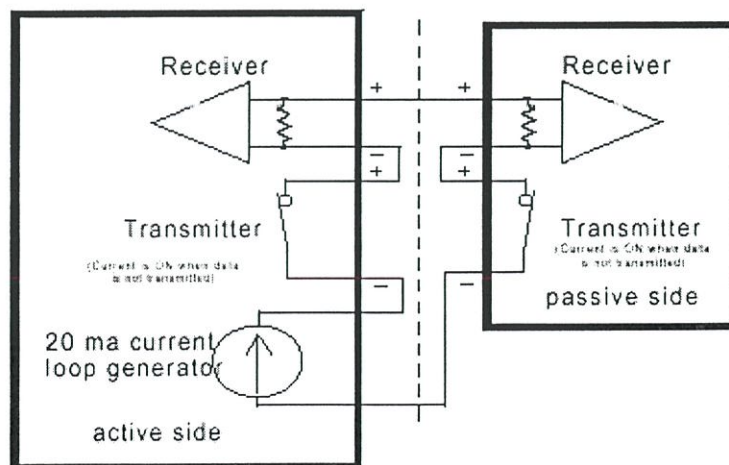
รูปที่ 2.1 เป็นวงจรลูปกระแส(current loop) 20 mA. ใช้ในการรับและส่งสัญญาณดิจิตอลโดยที่สามารถส่งสัญญาณและรับสัญญาณนี้จะเกิดขึ้นได้พร้อมกันหรือในเวลาเดียวกัน ซึ่งวงจรจะต้องอาศัยแหล่งกำเนิดกระแสจำนวน 2 ชุด ใช้ในการรับสัญญาณหนึ่งชุด และใช้ในการส่งสัญญาณอีกหนึ่งชุด ซึ่งจำเป็นต้องใช้สายในการเชื่อมต่อ สองคู่ด้วยกัน



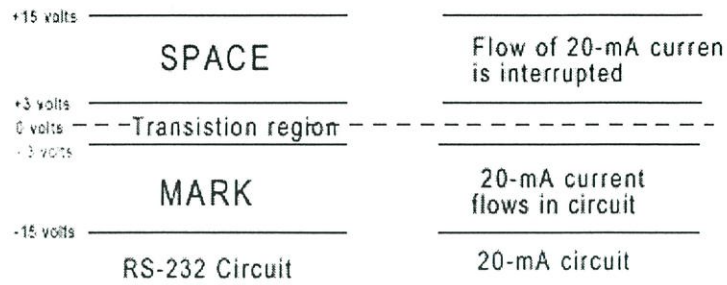
รูปที่ 2.1 วงจรรูปกระแสสองทิศทาง 20 mA.

รูปที่ 2.2 เป็นการต่อวงจรอย่างง่าย ๆ ของวงจรรูปกระแส 20 mA. ซึ่งในวงจรประกอบด้วย วงจรสร้างแหล่งกำเนิดกระแส (current source) 20 mA. เป็นตัวจ่ายกระแสให้ในลูปวงจรปิด วงจร สวิตช์กระแส (current switch) เป็นตัวส่งสัญญาณดิจิทัลและวงจรตรวจจับกระแส (current detector) เป็นตัวรับสัญญาณดิจิทัล เราจะเรียกอุปกรณ์เชื่อมต่อ ที่มีแหล่งจ่ายกระแสเป็นตัวจ่ายกระแสให้กับ วงจรรูปกระแสนี้ว่า “Active” และเรียกอุปกรณ์ตัวอื่น ๆ ที่ถูกต่ออยู่ในวงจรรูปกระแสนี้ว่า “Passive”

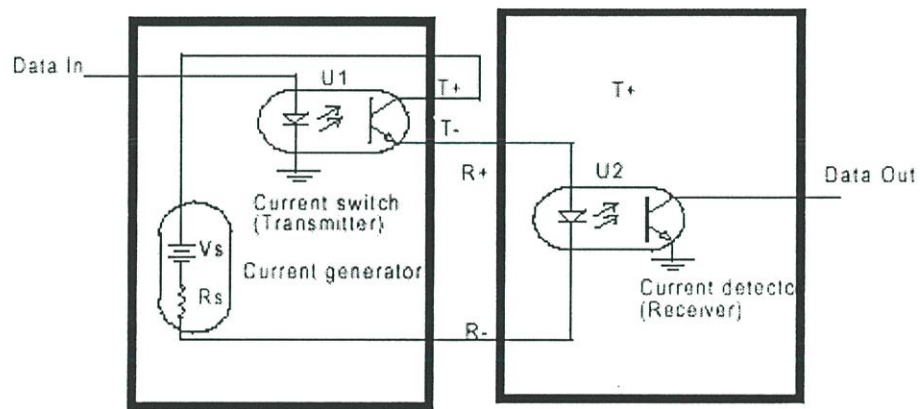
รูปที่ 2.3 เป็นการเปรียบเทียบระหว่าง ระดับแรงดันและสถานะที่ใช้งานในระบบ RS-232 กับ การไหลของกระแสในวงจรรูปกระแส โดยที่ถ้ามีกระแส 20 mA. ไหลในลูปเรียกว่า “Idle” (ไม่มีการส่งข้อมูล) ถ้าวงจรในรูปที่ 2.2 วงจรส่งข้อมูลและรับข้อมูลต่อกันเป็นลักษณะของวงจร อนุกรม โดยต่อเรียงกันไปในลูปกระแส กรณีที่มีการส่งข้อมูลจากอุปกรณ์ตัวใดก็ตาม สามารถที่จะ ส่งได้เพียง ตัวเดียวในเวลานั้นเท่านั้น ส่วนอุปกรณ์ที่เหลือทั้งหมดในลูปกระแสจะรับข้อมูลได้ทุก ตัว (ไม่สามารถที่จะรับและส่งพร้อมกันได้ในเวลาเดียวกัน)



รูปที่ 2.2 วงจรรูปกระแส 20 mA. อย่างง่าย



รูปที่ 2.3 แสดงระดับสัญญาณในวงจรรับส่งแบบ RS-232 และ วงจรลูประแส 20 mA.



รูปที่ 2.4 วงจรลูประแสทิศทางเดียวอย่างง่าย

ปัญหาที่ส่วนใหญ่จะเกิดขึ้นในวงจรลูประแส 20 mA. คือ การไม่มีข้อกำหนดมาตรฐานของสัญญาณและอุปกรณ์ในการเชื่อมต่อ ดังนั้นในการติดตั้งและการเชื่อมต่อ ผู้ใช้จำเป็นต้องทราบคุณสมบัติของวงจรที่ใช้ในการเชื่อมต่อ ในรูปที่ 2.4 แสดงวงจรลูประแสทิศทางเดียวอย่างง่าย โดยการใช้อุปกรณ์ดังนี้ ออปโตคัปเปอ์(opto cuplers) 2 ชุด, แหล่งจ่ายแรงดัน(voltage source) และตัวต้านทาน(resistor) โดยที่ ออปโตคัปเปอ์ U1 ทำหน้าที่เป็นสวิตช์กระแสสำหรับการส่งข้อมูล ส่วนออปโตคัปเปอ์ U2 ทำหน้าที่เป็นตัวตรวจจับกระแสที่ไหลในวงจรลูประแส(รับข้อมูล) โดยที่ค่าของกระแสที่ไหลในลูประแสสามารถที่จะคำนวณหาได้ดังนี้

$$I_{\text{loop}} = (V_S - V_{\text{transmitter}} - V_{\text{receiver}})/R_S \quad (2.1)$$

$$V_{\text{transmitter}} (U1) = 0.2 \text{ V} \quad \text{เมื่อทำงานเป็นสวิตช์ ON}$$

$$V_{\text{receiver}} (U2) = 1.8 \text{ V}$$

กำหนดให้ $V_s = 12 \text{ V}$. และ $R_s = 470 \text{ ohm}$ จะได้

$$\begin{aligned} I_{\text{loop}} &= (12 - 0.2 - 1.8)/470 \\ I_{\text{loop}} &= 10/470 &= 21.3 \text{ mA.} \end{aligned}$$

ถ้าเปลี่ยน $V_s = 60 \text{ V}$. และ $R_s = 470 \text{ ohm}$ จะได้

$$I_{\text{loop}} = (60 - 0.2 - 1.8)/470 = 123 \text{ mA.}$$

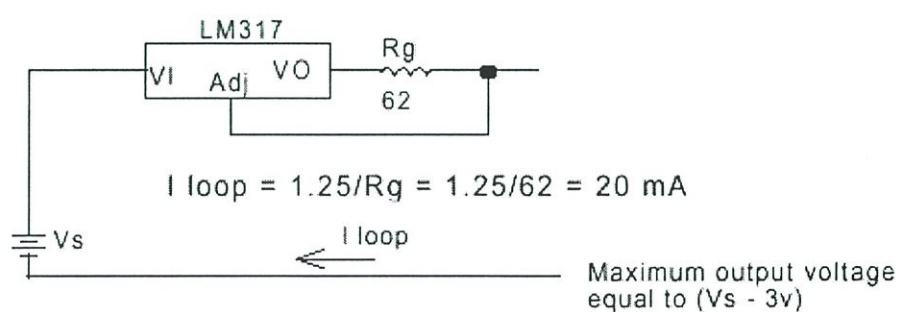
และถ้าเปลี่ยน $V_s = 5 \text{ V}$. และ $R_s = 470 \text{ ohm}$ จะได้

$$I_{\text{loop}} = (5 - 0.2 - 1.8)/470 = 6.4 \text{ mA.}$$

เราสามารถที่จะเปลี่ยนค่า ของ V_s และ R_s ให้ได้ค่ากระแสที่ไหลในลูป ประมาณ 20 mA. แต่จะขอเสนอวิธีการพื้นฐานในการควบคุมปริมาณกระแสที่ไหลผ่านในลูปแบบต่างๆ

2.3.1.1 วงจรจ่ายกระแสคงที่

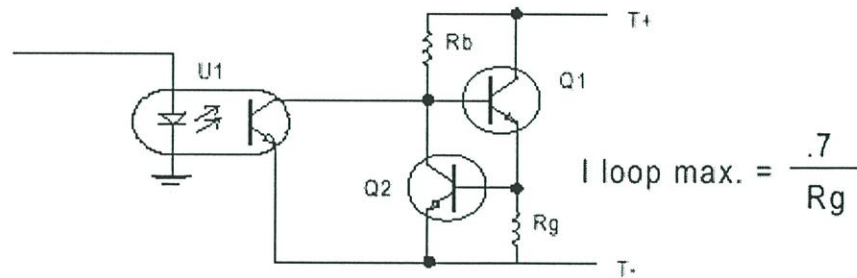
รูปที่ 2.5 เป็นการประยุกต์ใช้วงจรรักษาระดับแรงดันคงที่(voltage regulator) ซึ่งอาจจะใช้วงจรรักษาระดับแรงดันแบบคงที่หรือแบบปรับค่าได้ โดยตัวอย่างในรูปที่ 2.5 จะใช้ IC เบอร์ LM317 (IC รักษาระดับแรงดันแบบปรับค่าได้) เนื่องจากมีค่าแรงดันตกคร่อมที่ตัว IC ต่ำคือประมาณ 3 โวลต์ จากตัวอย่างในวงจร ถ้า $V_s = 12$ โวลต์ ค่าแรงดันที่จะจ่ายให้กับวงจรลูปกระแสเป็น 9 โวลต์ ส่วนที่ใช้ค่าความต้านทาน 62 โอห์ม ที่ต่ออยู่ในวงจรรักษาระดับแรงดันนั้น ก็เพราะว่าแรงดันอ้างอิงภายใน IC LM317 ที่ขา V_o กับขา Adj มีค่าเท่ากับ 1.25 โวลต์



รูปที่ 2.5 วงจรสร้างแหล่งจ่ายกระแสคงที่ 20 mA. จากวงจรรักษาระดับแรงดัน

ในวงจรลูปกระแส ผลรวมของแรงดันตกคร่อมของอุปกรณ์ทุกตัวในลูปต้องมีค่าเท่ากับแหล่งจ่ายแรงดัน V_s กล่าวคือ อุปกรณ์ทุกๆตัวที่อยู่ในวงจรลูปกระแสนี้ ไม่ว่าจะเป็นตัวส่งข้อมูล (วงจรสวิตช์กระแส) หรือตัวรับข้อมูล(วงจรตรวจจับกระแส)จะต้องมีแรงดันตกคร่อมที่ตัวมัน เช่น

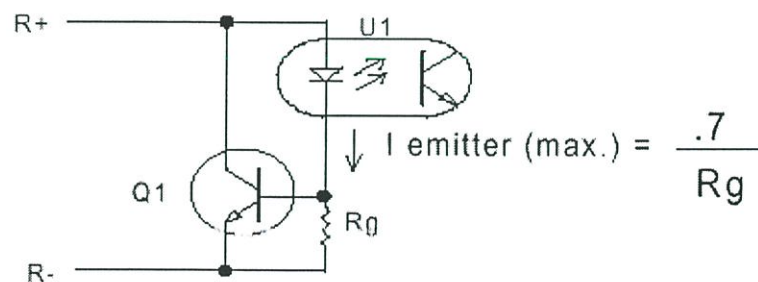
วงจรสวิตช์กระแส คือ สวิตช์ทรานซิสเตอร์โดยขณะที่มันทำงานเป็นสวิตช์ ON นั้นจะมีแรงดันตกคร่อมอยู่ประมาณ 0.2 – 2.3 โวลต์ และเมื่อสวิตช์ทรานซิสเตอร์ทำงานเป็นสวิตช์ OFF นั้นจะมีแรงดันตกคร่อมน้อยกว่าหรือเท่ากับแหล่งจ่ายแรงดัน V_s ส่วนวงจรตรวจจับกระแส คือ ไดโอดที่อยู่ภายใน ออปโตคัปเปอ์ โดยที่เมื่อมีกระแสไหลผ่านจะมีแรงดันตกคร่อมประมาณ 1.2 – 2.0 โวลต์



รูปที่ 2.6 วงจรส่งสัญญาณแบบจำกัดกระแส

2.3.1.2 วงจรจำกัดกระแสของวงจรสวิตช์กระแส

รูปที่ 2.6 เป็นวงจรจำกัดกระแสของวงจรสวิตช์กระแส ความต้านทาน R_g เป็นตัวกำหนดไบอัสกระแสให้กับทรานซิสเตอร์ Q_2 โดย ถ้ามีกระแสไหลในลูบจนถึง 20 mA. หรือค่ากระแสสูงสุดในลูบ จะทำให้ทรานซิสเตอร์ Q_2 ทำงาน จะทำการดึงให้กระแสที่ไบอัสที่ขาเบสของทรานซิสเตอร์ Q_1 น้อยลงทำให้ทรานซิสเตอร์ Q_1 ไม่นำกระแสมากกว่า 20 mA.



รูปที่ 2.7 วงจรรับสัญญาณแบบจำกัดกระแส

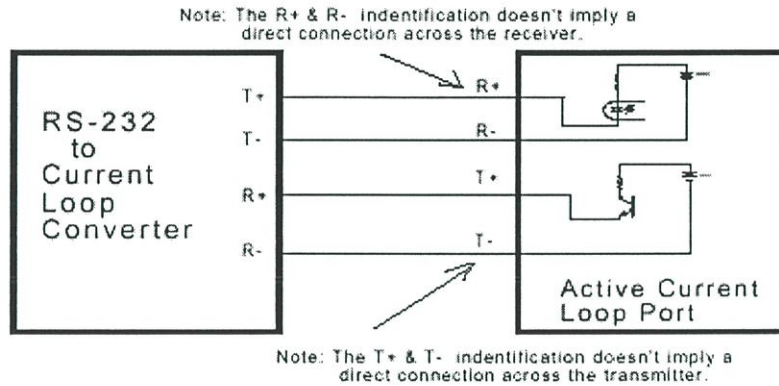
2.3.1.3 วงจรจำกัดกระแสของวงจรตรวจจับกระแส

รูปที่ 2.7 ไม่ได้เป็นตัวควบคุมการแสที่ไหลภายในวงจรลูบกระแส แต่จะเป็นตัวควบคุมกระแสสูงสุดที่ขาอิมิตเตอร์ภายในออปโตคัปเปอ์ เพราะไดโอดภายในของออปโตคัปเปอ์ต้องการกระแสไหลน้อยกว่า 20 mA เพื่อให้สามารถทำงานที่ความเร็วสูงๆ ส่วนทรานซิสเตอร์ Q_1

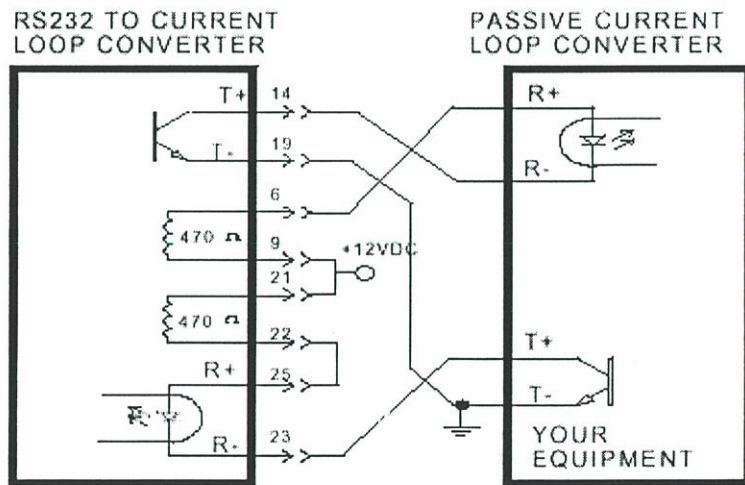
จะเป็นตัวช่วยส่งผ่านกระแสภายในวงจรกระแสแทนในกรณีที่ตั้งค่าสูงสุดของกระแสอิมิตเตอร์ของออปโตคัปเปอร์

2.3.1.4 การเชื่อมต่อวงจรกระแส

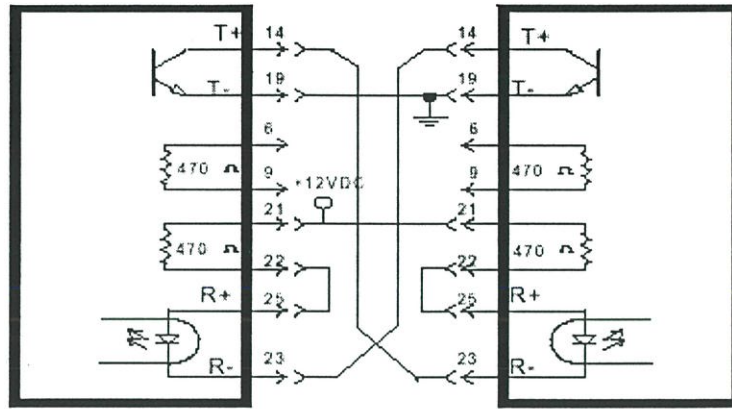
รูปที่ 2.8, 2.9 และ 2.10 เป็นรูปแสดงวิธีการต่อใช้งานวงจรกระแสระบบดิจิทัล ในแบบต่างๆ สามารถที่จะส่งสัญญาณและรับสัญญาณได้ในระยะไกลๆ หลายกิโลเมตร



รูปที่ 2.8 การเชื่อมต่อวงจร RS-232 คู่กระแสเข้ากับ วงจรกระแสแบบ Active side



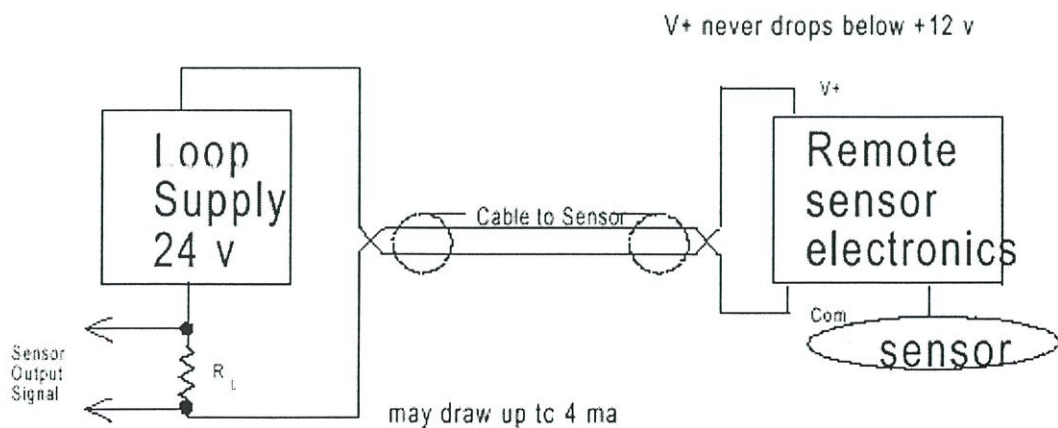
รูปที่ 2.9 การเชื่อมต่อวงจร RS-232 คู่กระแสเข้ากับ วงจรกระแสแบบ Passive side



รูปที่ 2.10 การเชื่อมต่อวงจรรูปกระแสแบบ Active side สองวงจรเข้าด้วยกัน

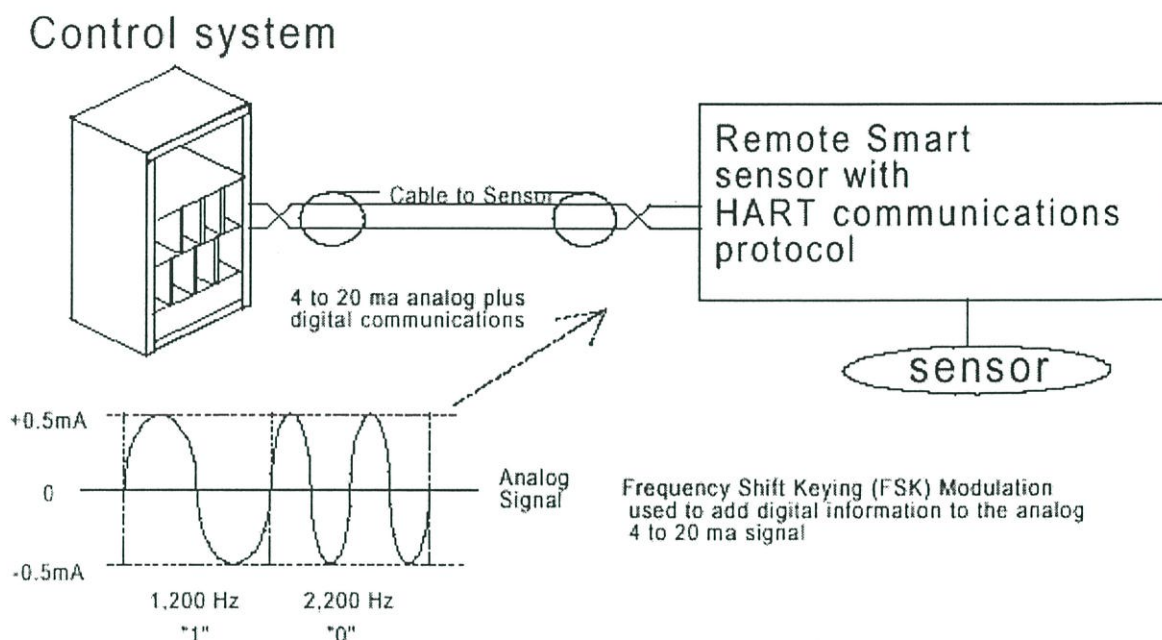
2.3.2 วงจรรับส่งสัญญาณรูปกระแสระบบอนาลอก

วงจรรูปกระแสอนาลอก 4 – 20 mA. ในรูปที่ 2.11 แสดงผังการต่อใช้งานวงจรรูปกระแส อนาลอก โดยที่วัตต์ประสงค์ของวงจรรูปกระแสอนาลอก 4 – 20 mA. นั้นเพื่อที่จะใช้ส่งสัญญาณจากอุปกรณ์ตรวจจับสัญญาณอนาลอก (analog sensor) ในระยะทางไกลๆ ในรูปของสัญญาณกระแส (current signal) ซึ่งอุปกรณ์ตรวจจับสัญญาณอนาลอกนั้นต้องการสาย 2 เส้น เพื่อที่จะใช้ในการส่งสัญญาณอนาลอกและใช้เป็นแหล่งจ่ายพลังงานมาให้กับอุปกรณ์วัดสัญญาณด้วย ในรูปแหล่งจ่ายแรงดัน 24 โวลต์ เป็นตัวจ่ายกำลังงานให้แก่อุปกรณ์วัดสัญญาณระยะไกล โดยที่ตัวอุปกรณ์วัดสัญญาณจะเป็นตัวควบคุมให้กระแสที่ไหลภายในลูปมีค่าตามค่าพารามิเตอร์ที่วัดได้จาก อุปกรณ์วัดสัญญาณ เช่น อุปกรณ์วัดสัญญาณให้เอาว์พุตกระแส 4-20mA. ที่อุณหภูมิ 0-200 องศาเซลเซียส



รูปที่ 2.11 วงจรรูปกระแสแบบอนาลอก 4 – 20 mA.

รูปที่ 2.12 วงจรรูปกระแสนาลอก 4-20 mA. ที่มีการมอดูเลท(modulate) สัญญาณดิจิทัลเข้าไปในระบบรูปกระแสนาลอก 4 – 20 mA. เพื่อให้สามารถสื่อสารระบบดิจิทัลบนสายสัญญาณสองเส้นนั้นกับอุปกรณ์วัดสัญญาณดิจิทัล โดยสัญญาณที่เพิ่มเข้าไปคือ เสียงสองความถี่ two-tone Frequency Shift Keyed (FSK) แบบสัญญาณกระแสดิจิทัล(digital current signal)



รูปที่ 2.12 วงจรรูปกระแสะระบบนาลอก 4 – 20 mA. + HART Protocol

2.4 สรุป

ในการส่งสัญญาณกระแสที่เป็นลักษณะวงจรูปปิดโดยใช้สายสัญญาณหนึ่งคู่ นั้นไม่สามารถที่จะใช้รับข้อมูลและส่งข้อมูลได้ พร้อมๆกันในเวลาเดียวกัน ถ้าต้องการใช้งานพร้อมกันจำเป็นจะต้องเพิ่มสัญญาณกระแสขึ้นอีกหนึ่งคู่ นั้นก็หมายถึงจะต้องเพิ่มสายสัญญาณอีกหนึ่งคู่เช่นเดียวกัน หรือถ้าไม่ต้องการที่จะเพิ่มสายสัญญาณ ก็อาจจะใช้วิธีการมอดูเลทสัญญาณดิจิทัลเข้าไปในสายชุดเดิมก็ได้ แต่ก็ต้องเปลี่ยนอุปกรณ์วัดสัญญาณด้วยเช่นเดียวกัน

บทที่ 3

วงจรสายพานกระแส

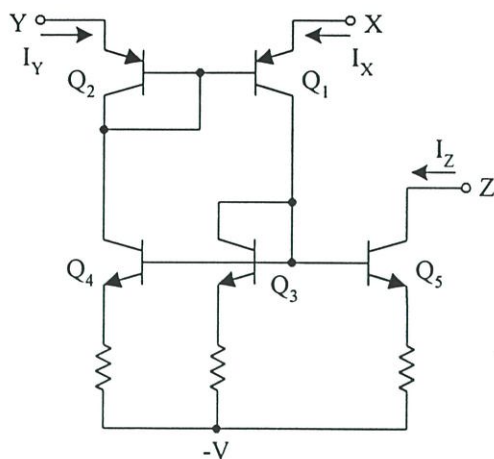
3.1 กล่าวนำ

เนื่องจากในวิทยานิพนธ์ฉบับนี้มุ่งเน้นในการนำเสนอการออกแบบตัวรับส่งสัญญาณกระแสหนึ่งคู่สาย เพื่อใช้ในงานควบคุมและการวัดระยะไกล ซึ่งสร้างขึ้นจากวงจรสายพานกระแสรุ่นที่สอง เป็นอุปกรณ์สำคัญในการออกแบบ และเพื่อที่จะให้เข้าใจในการทำงานของวงจรที่นำเสนอ ดังนั้นในบทนี้จะกล่าวถึง ที่มา โครงสร้าง และหลักการ การทำงานของ วงจรสายพานกระแสพอสังเขป

3.2 วงจรสายพานกระแส

วงจรสายพานกระแสเป็นอุปกรณ์แอกทีฟชนิดหนึ่งที่สามารถนำไปประยุกต์เป็นวงจรอนุบาลอกแบบต่างๆ ได้หลากหลายรูปแบบ ทั้งวงจรที่ประมวลผลสัญญาณในโหมดแรงดัน และโหมดกระแส วงจรสายพานกระแสรุ่นแรกอาศัยหลักการสำคัญคือการจัดให้มีการส่งผ่านกระแสระหว่างพอร์ตสองพอร์ตที่มีระดับค่าอิมพีแดนซ์ที่ต่างกันมากๆ กล่าวคือพอร์ตอินพุตที่รับสัญญาณเป็นพอร์ตที่มีอินพุตอิมพีแดนซ์ค่าต่ำมาก ในขณะที่พอร์ตเอาต์พุตเป็นพอร์ตที่มีค่าอิมพีแดนซ์ที่สูงมาก และอัตราการส่งผ่านกระแสจากพอร์ตอินพุตไปพอร์ตเอาต์พุตมีค่าตามทฤษฎี คือ หนึ่ง

วงจรสายพานกระแสเสนอขึ้นเป็นครั้งแรกโดย Smith และ Sedra [1] ประกอบด้วยกลุ่มทรานซิสเตอร์จำนวน 5 ตัว ที่ต่อกันในลักษณะดังรูปที่ 3.1 โดยวงจรดังกล่าวมีชื่อว่าวงจรสายพานกระแสรุ่นที่ 1 (First generation current conveyor) และมีชื่อย่อว่า CCI สัญลักษณ์ “1” เป็นอักษรโรมันที่ใช้แทน “1” การทำงานของวงจรตามรูปที่ 3.1 นั้น ถ้าสมมติให้ทรานซิสเตอร์ทุกตัวมีอัตราขยายกระแสไฟตรง (forward dc current gain : β) ที่สูงมากและค่าความต้านทานทุกตัวมีค่าเท่ากัน จะพบว่ากระแสที่ไหลผ่านทรานซิสเตอร์ Q_3 มีค่าประมาณเท่ากับกระแส I_x และกระแสดังกล่าวจะถูกส่งผ่านไปยังพอร์ต Y และพอร์ต Z เพราะว่าทรานซิสเตอร์ Q_3 , Q_4 และ Q_5 ทำหน้าที่เป็นวงจรสะท้อนกระแส ดังนั้น $I_x = I_y = I_z$ และ เนื่องจากกระแสคอลเลกเตอร์ของทรานซิสเตอร์ Q_1 และ Q_2 มีค่าเท่ากันจึงทำให้เกิดแรงดันเบสอีมีตเตอร์ที่เท่ากันเสมอ ซึ่งหมายถึงแรงดัน $V_x = V_y$

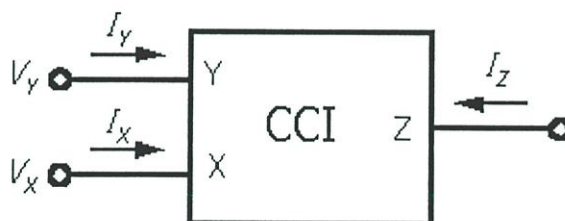


รูปที่ 3.1 วงจรสายพานกระแส รุ่นที่ 1 แบบพื้นฐาน

จากการทำงานของวงจรดังกล่าวทำให้ได้ความสัมพันธ์เชิงคณิตศาสตร์ดังนี้

$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \end{bmatrix} \tag{3.1}$$

และสัญลักษณ์ที่ใช้แทนวงจร CCI แสดงได้ดังรูปที่ 3.2



รูปที่ 3.2 สัญลักษณ์ของวงจรสายพานกระแส

วงจรสายพานกระแสในยุคแรกๆได้ถูกนำไปใช้งานด้านเครื่องมือวัด วงจรกลับค่าอิมพีแดนซ์ (negative impedance convertor) วงจรเปลี่ยนแรงดันเป็นกระแส (voltage to current conversion) เพื่อให้วงจรสายพานกระแสสามารถนำไปประยุกต์ใช้งานได้หลากหลายมากกว่านี้จึงต้องมีการพัฒนาวงจรสายพานกระแสขึ้นอีก [2] เช่นการใช้วงจรสะท้อนกระแสที่มีความแม่นยำมากยิ่งขึ้น การออกแบบให้วงจรสามารถทำงานในคลาส AB หรือการนำเสนองจรสายพานกระแสในรูปแบบใหม่ที่สร้างขึ้นโดยเทคโนโลยีของมอส จนในที่สุดวงจรสายพานกระแสรุ่นที่ 1 ได้ถูก

พัฒนาไปเป็น วงจรสายพานกระแสรุ่นที่ 2 ซึ่งเป็นวงจรที่สามารถนำไปประยุกต์ใช้งานได้หลากหลายมากกว่าเดิม

3.3 วงจรสายพานกระแสรุ่นที่สอง (Second generation conveyor)

ถึงแม้ว่าวงจรสายพานกระแสรุ่นที่สองได้ถูกนำเสนอขึ้นในปี ค.ศ. 1970 แต่ก็ไม่ได้ได้รับความสนใจ สำหรับการนำไปสร้างเป็นวงจรรวม ทั้งนี้เนื่องจากขาดแรงจูงใจและในขณะนั้นอุตสาหกรรมสารกึ่งตัวนำนั้นก็มุ่งเน้นในการสร้างออปแอมป์เป็นวงจรรวมเท่านั้น จนกระทั่งนักออกแบบวงจรรวมได้ออกแบบวงจรไดคัมพบข้อดีของวงจรสายพานกระแสรุ่นที่สองที่เหนือกว่าออปแอมป์ในด้านต่างๆ อาทิเช่น แบนด์วิดท์ ความคล่องตัวในการทำงาน อีกทั้งยังใช้สร้างเป็นวงจรรวมประเภทต่างๆ ได้หลากหลายรูปแบบดังแผนภาพในรูปที่ 3.3 จากข้อดีดังกล่าวจึงทำให้วงจรสายพานกระแสรุ่นที่สองเป็นทางเลือกใหม่ของนักออกแบบวงจรที่นอกเหนือไปจากออปแอมป์



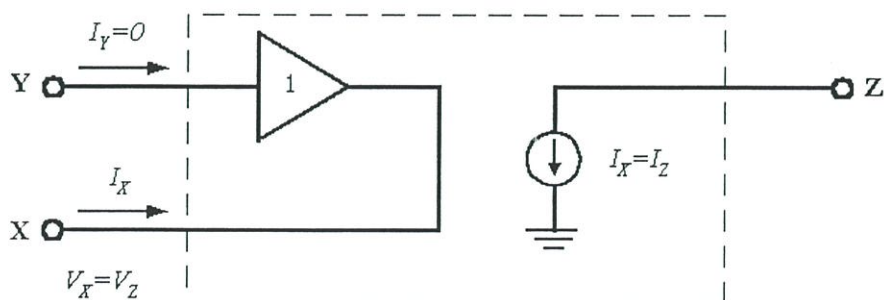
รูปที่ 3.3 การประยุกต์ใช้งานวงจรสายพานกระแสรุ่นที่สอง [3]

วงจรสายพานกระแสรุ่นที่สองเป็นวงจรที่รวมคุณสมบัติของวงจรตามแรงดัน (voltage follower) และวงจรตามกระแส (current follower) เข้าไว้ด้วยกันซึ่งแนวความคิดของวงจรดังกล่าวถูกเสนอโดย Sedra และ Smith[2,3] โดยการปรับเปลี่ยนค่าอิมพีแดนซ์ที่พอร์ต Y ของวงจรสายพานกระแสรุ่นที่ 1 ใหม่ จากเดิมที่มีค่าอินพุทอิมพีแดนซ์ต่ำ ให้มีค่าที่สูงมากๆ ซึ่งมีความสัมพันธ์เชิงเมตริกซ์ระหว่างกระแสและแรงดันระหว่างพอร์ตต่างๆดังนี้

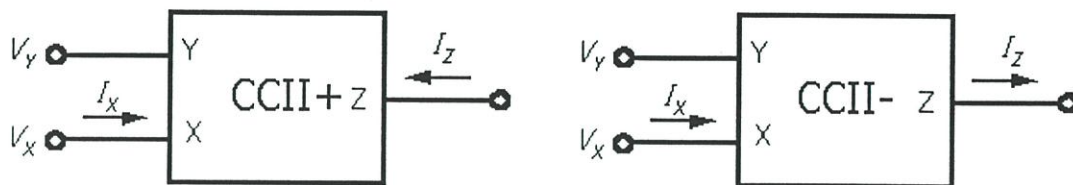
$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \end{bmatrix} \quad (3.2)$$

การทำงานของวงจรสายพานกระแสสามารถอธิบายได้ดังนี้ คือ จะไม่มีกระแสไหลเข้าที่พอร์ต Y ได้เลยเนื่องจากที่พอร์ตมีค่าอิมพีแดนซ์ทางด้านอินพุทที่สูงมากๆเป็นอนันต์ (Infinity) ซึ่งคุณสมบัติดังกล่าวเป็นคุณสมบัติที่ต่างจากวงจรสายพานกระแสรุ่นที่ 1 ส่วนค่าแรงดันไฟฟ้าที่ตกคร่อมพอร์ต X และพอร์ต Y มีค่าเท่ากันเสมอ ซึ่งเป็นคุณสมบัติของวงจรตามแรงดัน กระแสที่ไหลผ่านพอร์ต X นั้นจะถูกส่งผ่านไปยังพอร์ต Z ซึ่งเป็นพอร์ตที่มีค่าอิมพีแดนซ์สูง มีลักษณะการทำงานเป็นวงจรตามกระแส คือ กระแสที่พอร์ต X และพอร์ต Z จะมีค่าเท่ากันเสมอ ในกรณีที่กระแสไหลผ่านพอร์ต Z มีทิศทางเดียวกันกับกระแสที่ไหลผ่านพอร์ต X จะถูกให้เป็นวงจรสายพานกระแสแบบบวกใช้สัญลักษณ์ CCII+ และในกรณีที่กระแสไหลผ่านพอร์ต Z มีทิศทางตรงกันข้ามกับกระแสที่ไหลผ่านพอร์ต X จะถูกกำหนดให้เป็นวงจรสายพานกระแสแบบลบใช้สัญลักษณ์ CCII-

ความสัมพันธ์กระแสและแรงดันระหว่างพอร์ตต่างๆ สามารถที่จะเขียนเป็นวงจรเทียบเท่าและสัญลักษณ์ของวงจรสายพานกระแสได้ดังรูปที่ 3.4 และรูปที่ 3.5 ตามลำดับ



รูปที่ 3.4 วงจรเทียบเท่าของวงจรสายพานกระแสรุ่นที่สอง



ก) สัญลักษณ์ของวงจร CCII ชนิดบวก

ข) สัญลักษณ์ของวงจร CCII ชนิดลบ

รูปที่ 3.5 สัญลักษณ์ของวงจรสายพานกระแสรุ่นที่สอง

จากแนวความคิดและหลักการของวงจรสายพานกระแสรุ่นที่สองดังกล่าว ได้มีผู้นำมาสร้างเป็นวงจรในทางปฏิบัติหลากหลายรูปแบบ [4-8] โดยที่แต่ละรูปแบบใช้วงจรที่ทำหน้าที่เป็นพอร์ตอินพุท (พอร์ต X และพอร์ต Y) ที่ต่างกัน ซึ่งส่วนมากแล้วใช้อุปกรณ์เป็นองค์ประกอบหลักในการสร้างพอร์ตอินพุทให้มีลักษณะการทำงานเป็นวงจรตามแรงดัน วงจรสายพานกระแสรุ่นที่สองที่สร้างขึ้นจากออปแอมป์ดังกล่าวมีข้อด้อยคือให้ค่าแบนด์วิดท์ที่ต่ำ ใช้อุปกรณ์แอกทีฟและพาสซีฟจำนวนมากในการสร้าง เพื่อลดข้อด้อยดังกล่าว Fabre ได้เสนอวงจร CCII รุ่นใหม่ [2,7] ที่ใช้หลักการทรานส์ลิเนียร์ในการออกแบบวงจรส่วนที่ทำหน้าที่เป็นพอร์ตอินพุท ซึ่งประสบความสำเร็จเป็นวงจร CCII ที่ให้ผลตอบสนองทางความถี่ที่มากกว่าวงจร CCII ที่สร้างขึ้นจากออปแอมป์ อีกทั้งยังไม่มีการใช้อุปกรณ์พาสซีฟ

แต่อย่างไรก็ตาม วงจร CCII ดังกล่าวเกิดความคาดเคลื่อนในการทำงานที่พอร์ต X เมื่อ Fabre ได้วิเคราะห์วงจรอย่างละเอียดพบว่ามี ความต้านทานแฝงที่พอร์ต X เกิดขึ้น เขาจึงเสนอแนวความคิดที่จะนำค่าความต้านทานนี้มาใช้ให้เกิดประโยชน์ต่างๆ เนื่องจากค่าความต้านทานดังกล่าวสามารถควบคุมค่าได้ โดยได้เสนอเป็นวงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแสขึ้น ก่อนที่จะกล่าวถึงรายละเอียดของวงจรถัดไปนั้น จะกล่าวถึงหลักการทรานส์ลิเนียร์และวงจรสะพานกระแสก่อน ทั้งนี้เนื่องจากว่าหลักการทั้งสองนี้เป็นหลักการพื้นฐานที่สำคัญในการสร้างวงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแส

3.4 หลักการทรานส์ลิเนียร์

หลักการทรานส์ลิเนียร์เป็นหลักการที่โดดเด่น มีคุณสมบัติเฉพาะตัวที่สามารถนำไปสร้างเป็นวงจรที่ทำหน้าที่เป็นฟังก์ชันทางคณิตศาสตร์ใดๆที่มีความซับซ้อนได้ด้วยการใช้อุปกรณ์เพียงไม่กี่ตัว หลักการดังกล่าวเสนอขึ้นครั้งแรกในปี ค.ศ. 1975 โดย Gibert [9] ซึ่งเล็งเห็นถึงข้อดีของคุณสมบัติความเป็นเชิงเส้นระหว่างค่าทรานส์คอนดักแตนซ์และกระแส

วงจรที่สร้างขึ้นจากหลักการทรานสลิเนียร์นี้เป็นวงจรที่ทำงานในโหมดกระแสโดยคำนึงถึงสัญญาณอินพุตและสัญญาณเอาต์พุตในรูปกระแสเป็นหลัก ส่วนค่าแรงดันของสัญญาณภายในวงจรทรานสลิเนียร์จะมีค่าน้อยมากและไม่ให้ความสำคัญมากนัก เช่นวงจรทรานสลิเนียร์ที่สร้างขึ้นจากไบโพลาร์ทรานซิสเตอร์ ค่าแรงดันเบส-อิมิตเตอร์ จะมีการเปลี่ยนแปลงน้อยมากถึงแม้ว่าค่ากระแสคอลเล็กเตอร์จะมีการเปลี่ยนแปลงไปหลายดีเคด (decade) ค่าแรงดันที่มีค่าจำกัดนี้จะทำให้เกิดการอัด หรือการคายประจุของตัวเก็บประจุแฝงภายในวงจรน้อยมาก ซึ่งส่งผลให้วงจรทรานสลิเนียร์มีความเร็วสูงในการทำงาน อีกทั้งยังส่งผลให้วงจรทรานสลิเนียร์มีผลตอบสนองทางความถี่ที่กว้างกว่าวงจรที่ทำงานในโหมดแรงดัน นอกจากนี้แล้ววงจรทรานสลิเนียร์ยังไม่มีผลกระทบต่อการทำงานเมื่ออุณหภูมิภายนอกเปลี่ยนแปลงไป

หลักการทรานสลิเนียร์เกิดขึ้นจากการอาศัยคุณสมบัติความเป็นเชิงเส้นระหว่างค่าทรานส์คอนดักแตนซ์และกระแสคอลเล็กเตอร์ในไบโพลาร์ทรานซิสเตอร์ซึ่งมีรายละเอียดดังนี้

เมื่อพิจารณากระแสคอลเล็กเตอร์ในกรณีของไบแอสไปหน้า(forward bias)ค่ากระแสที่ได้มีค่าประมาณ

$$I_C = I_S \left[\exp\left(\frac{V_{bc}}{V_T}\right) \right] \quad (3.3)$$

เมื่อ I_S : ค่ากระแสอิ่มตัวย้อนกลับ(reverse saturation current)

V_T : แรงดันเชิงอุณหภูมิ(thermal voltage) มีค่าเท่ากับ kT/q

k : ค่าคงที่โบลท์มานน์(Boltzmann's constant) มีค่า 1.38×10^{-23}

T : อุณหภูมิในหน่วยเคลวิน

q : ค่าเก็บประจุไฟฟ้าของอิเล็กตรอนมีค่าเท่ากับ 1.602×10^{-19} คูลอมป์

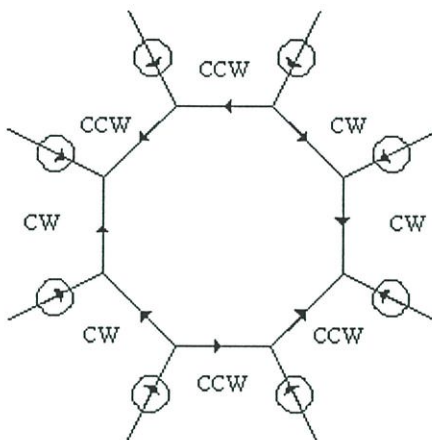
เมื่อหาอนุพันธ์ของสมการที่ (3.3) จะได้

$$\frac{\partial I_C}{\partial V_{bc}} = \frac{I_S}{V_T} \exp\left(\frac{V_{bc}}{V_T}\right) \quad (3.4)$$

แทนค่าสมการที่ (3.3) ลงในสมการที่ (3.4) จะได้

$$g_m = \frac{I_C}{V_T} \quad (3.5)$$

นั่นคือ ค่าทรานส์คอนดักแตนซ์ของไบโพลาร์ทรานซิสเตอร์ g_m แปรผันเป็นเชิงเส้นกับกระแสคอลเล็กเตอร์ ในการวิเคราะห์หลักการทรานส์ลิเนียร์พิจารณาได้จากรูปที่ 3.6



รูปที่ 3.6 ทรานส์ลิเนียร์แบบลูปเดี่ยว

สัญลักษณ์วงกลมแทนด้วยกระแสคอลเล็กเตอร์ของไบโพลาร์ทรานซิสเตอร์ ส่วนสัญลักษณ์ของไดโอดแทนด้วยรอยต่อเบส-อิมิตเตอร์ที่ได้รับการไบแอสจนเกิดกระแสไหลในทิศทางทวนเข็มนาฬิกา (counter clockwise:CCW) และรอยต่อเบส-อิมิตเตอร์ที่ได้รับการไบแอสจนเกิดกระแสไหลในทิศทางตามเข็มนาฬิกา (clockwise: CW) เมื่อรอยต่อทั้งสองชนิดมีจำนวนที่เท่ากันถูกเรียงต่อกันเป็นลูปปิด จะทำให้เกิดลูปทรานส์ลิเนียร์ขึ้นได้ เมื่อคิดผลรวมภายในลูปปิดจะได้

$$\sum_{j=1}^N V_{hej} = 0 \tag{3.6}$$

$$\sum_{CW} V_{hej} = \sum_{CCW} V_{hej} \tag{3.7}$$

โดยที่

$$V_{hej} = \frac{KT}{q} \ln \left(\frac{I_{cj}}{I_{sj}} + 1 \right) \tag{3.8}$$

เมื่อ V_{hej} :แรงดันตกคร่อมรอยต่อเบสอิมิตเตอร์ของทรานซิสเตอร์ตัวที่ j

I_{cj} : กระแสคอลเล็กเตอร์ของทรานซิสเตอร์ตัวที่ j

I_{sj} : กระแสอิมิตตัวย้อนกลับของทรานซิสเตอร์ตัวที่ j

ถ้ากำหนดให้กระแสคอลเล็กเตอร์มีค่ามากกว่ากระแสอิมตัวย้อนกลับมากๆ ทำให้สามารถละทิ้งพจน์ 1 จากสมการที่ (3.8) ไปได้ พร้อมทั้งกำหนดให้อุปกรณ์ที่ต่อภายในรูปทุกตัวผ่านกระบวนการผลิตเหมือนกัน และทำงานที่อุณหภูมิเดียวกัน พจน์ร่วมที่เกิดจากอุปกรณ์ทุกตัวนั้นจะเกิดการหักล้างกันเองจนหมดไป ทำให้ไม่มีผลของอุณหภูมิเข้ามาเกี่ยวข้อง ดังนี้

$$\sum_{CW} \ln \left(\frac{I_{Cj}}{I_{Sj}} \right) = \sum_{CCW} \ln \left(\frac{I_{Cj}}{I_{Sj}} \right) \quad (3.9)$$

$$\prod_{CW} \frac{I_{Cj}}{I_{Sj}} = \prod_{CCW} \frac{I_{Cj}}{I_{Sj}} \quad (3.10)$$

เนื่องจากกระแส I_{Sj} ในสมการที่ (3.10) มีค่าเป็น

$$I_{Sj} = J_{Sj} A_j \quad (3.11)$$

โดยที่ J_{Sj} : ความหนาแน่นของกระแสอิมตัวย้อนกลับของทรานซิสเตอร์ตัวที่ j

A_j : พื้นที่อิมิตอร์ของทรานซิสเตอร์ตัวที่ j

ถ้ากำหนดให้ J_{Sj} ของทรานซิสเตอร์ทุกตัวมีค่าเท่ากันจะได้

$$\prod_{CW} I_{Cj} = \lambda \prod_{CCW} I_{Cj} \quad (3.12)$$

โดยที่

$$\lambda = \frac{\prod_{CW} A_j}{\prod_{CCW} A_j} \quad (3.13)$$

จะเห็นว่าผลรวมของแรงดันเบส-อิมิตอร์ภายในรูปปิดก่อให้เกิดผลคูณของกระแสคอลเล็กเตอร์โดยที่ผลคูณของกระแสคอลเล็กเตอร์ที่กระแสในรอยต่อเบส-อิมิตอร์ไหลในทิศทางตามเข็มนาฬิกาเป็นสัดส่วนโดยตรงกับผลคูณของกระแสคอลเล็กเตอร์ที่กระแสในรอยต่อเบส-อิมิตอร์ไหลในทิศทางทวนเข็มนาฬิกา ซึ่งผลคูณนี้ไม่ขึ้นอยู่กับอิทธิพลของอุณหภูมิและขบวนการผลิต

ส่วน λ คือตัวประกอบอัตราส่วนพื้นที่ (area ratio factor) ที่เป็นค่าคงที่ไม่เปลี่ยนแปลงตามอุณหภูมิและขบวนการผลิตเช่นกันอัตราส่วนพื้นที่ที่มีสเตอร์นี้ใช้ในการปรับอัตราการใช้ของกระแสซึ่งสามารถทำให้มีอัตราการใช้ของกระแสเพิ่มมากขึ้นหรือลดน้อยลงได้

อย่างไรก็ตามวงจรทรานส์ลิเนียร์จะทำงานได้ถูกต้องแม่นยำเมื่ออยู่ภายใต้เงื่อนไขที่สำคัญดังต่อไปนี้

- 1) อุปกรณ์ที่ใช้ในการสร้างวงจรทรานส์ลิเนียร์จะต้องมีความสัมพันธ์ของแรงดันและความหนาแน่นกระแสในรูปของลอการิทึมดังนี้

$$V_{bej} = V_T \ln \left(\frac{J}{J_s} + 1 \right)$$

- 2) ความหนาแน่นของกระแสจะต้องมีค่ามากกว่าความหนาแน่นของกระแสอิ่มตัวย้อนกลับเพื่อที่สามารถตัดพจน์ 1 ทิ้งไปได้
- 3) แต่ละรูปของวงจรทรานส์ลิเนียร์จะต้องประกอบด้วยอุปกรณ์เป็นจำนวนคู่และจำนวนอุปกรณ์ที่ต่อในทิศทางตามเข็มนาฬิกาจะต้องมีจำนวนเท่ากับจำนวนอุปกรณ์ที่ต่อในทิศทางทวนเข็มนาฬิกา
- 4) อุปกรณ์ที่ต่อกันในทิศทางตรงกันข้ามจะต้องมีค่าความหนาแน่นกระแสอิ่มตัวที่เท่ากัน
- 5) อุปกรณ์ทุกตัวต้องทำงานที่อุณหภูมิเดียวกัน

3.5 วงจรสะท้อนกระแส

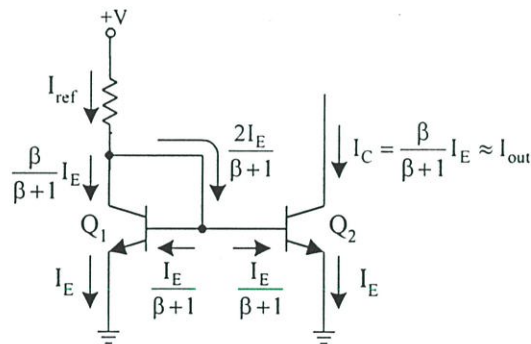
วงจรสะท้อนกระแสเป็นวงจรไฟฟ้าที่สร้างขึ้นโดยง่ายจากไบโพลาร์ทรานซิสเตอร์ ถูกนำไปใช้งานกันอย่างแพร่หลายในวงจรรวม (integrated circuit) เนื่องจากวงจรสะท้อนกระแสมีหน้าที่จ่ายกระแสไบอัสหรือดึงกระแสให้กับวงจรส่วนต่าง ๆ เพราะทำให้ค่ากระแสที่ไม่มีการเปลี่ยนแปลงไปเมื่อค่าของแหล่งจ่ายไปหรืออุณหภูมิเปลี่ยนแปลง นอกจากนี้แล้ววงจรสะท้อนกระแสยังถูกนำมาใช้แทนตัวความต้านทานในวงจรรวมเพื่อเป็นการประหยัดพื้นที่ของชิพ (chip) [19]

ได้มีการพัฒนาวงจรสะท้อนกระแสแบบต่างๆ ขึ้นเพื่อให้ได้วงจรสะท้อนกระแสที่กระแสเอาต์พุตใกล้เคียงกับกระแสอ้างอิงมากที่สุด พร้อมทั้งมีค่าความต้านทานเอาต์พุตสูง โดยเริ่มต้นจากวงจรสะท้อนกระแสรูปแบบพื้นฐานที่สร้างขึ้นจากทรานซิสเตอร์ 2 ตัว หรือแบบไดโอดทรานซิสเตอร์ (diode transistor current mirror) วงจรสะท้อนกระแสดังกล่าวให้กระแสเอาต์พุตแตกต่างไปจากค่ากระแสอ้างอิงเล็กน้อย เนื่องจากผลของเบสวิทช์มอดูเลชัน อีกทั้งค่าความต้านทานเอาต์พุตที่จำกัดของวงจรสะท้อนกระแส เกิดผลให้กระแสเอาต์พุตมีการเปลี่ยนแปลงไปตามแรงดัน

เอาต์พุท ซึ่งก็มีวงจรสะท้อนกระแสที่ได้ถูกดัดแปลงและพัฒนาขึ้น เพื่อลดผลของเบส-วิทช์ มอดูเลชัน และเพิ่มค่าความต้านทานเอาต์พุทให้สูงมากยิ่งขึ้น วงจรสะท้อนกระแสดังกล่าวนี้คือวงจรสะท้อนกระแสแบบคาสโคดที่ใช้ทรานซิสเตอร์ 4 ตัว และวงจรสะท้อนกระแสแบบวิลสัน ที่ใช้ทรานซิสเตอร์ 3 ตัว ค่าความต้านทานของวงจรสะท้อนกระแสแบบวิลสันใกล้เคียงหนึ่งมากกว่าวงจรสะท้อนแบบคาสโคด แต่วงจรสะท้อนกระแสทั้งสองนั้นก็ให้อัตราขยายกระแสมากกว่าอัตราขยายกระแสของวงจรสะท้อนกระแสแบบธรรมดา

ในวิทยานิพนธ์นี้จะกล่าวถึงวงจรสะท้อนอย่างง่ายพอสังเขปเพื่อเป็นพื้นฐานในการวิเคราะห์วงจร CCCII ต่อไป

วงจรสะท้อนกระแสอย่างง่าย (simple current mirror) แสดงดังรูปที่ 3.7 กำหนดเงื่อนไขในการเลือกทรานซิสเตอร์ Q_1 และ Q_2 ให้มีพารามิเตอร์ที่เท่ากันรวมทั้งรวมทั้งอัตราขยายกระแสไฟตรงของทรานซิสเตอร์ทั้งสองก็เท่ากันด้วย ทรานซิสเตอร์ Q_1 ถูกต่อในลักษณะของไดโอด เกิดการบังคับให้แรงดันระหว่างขาคอลเล็กเตอร์และขาเบสมีค่าเป็นศูนย์ การต่อในลักษณะเช่นนี้ ทรานซิสเตอร์ Q_1 ยังสามารถทำงานอยู่ในช่วงแอกทีฟได้ และจะพบว่า แรงดันตกคร่อมขาเบสกับขาอีมิเตอร์ของทรานซิสเตอร์ Q_1 และ Q_2 มีค่าเท่ากัน ทำให้กระแสคอลเล็กเตอร์ของทรานซิสเตอร์ทั้งสองเท่ากันด้วย



รูปที่ 3.7 วงจรสะท้อนอย่างง่าย

กระแสคอลเล็กเตอร์ของทรานซิสเตอร์ Q_2 มีค่า

$$I_C = I_E - I_B \quad (3.14)$$

$$I_{out} = I_C = I_E - \frac{I_E}{\beta + 1} = \frac{\beta I_E}{\beta + 1} \quad (3.15)$$

เมื่อคิดผลรวมกระแสที่ขาคอลเล็กเตอร์ของทรานซิสเตอร์ Q_1 จะได้

$$I_{ref} = \left(\frac{\beta}{\beta+1} + \frac{2}{\beta+1} \right) I_E \quad (3.16)$$

นั่นคือกระแสเอาต์พุตจะประมาณได้เท่ากับกระแสอ้างอิง

$$I_{ref} \approx I_{out} \quad (3.17)$$

ดังนั้นอัตราขยายกระแสของวงจรสะท้อนกระแสดังกล่าวถูกกำหนดโดย

$$A = \frac{I_{out}}{I_m} = \left(\frac{\beta I_E}{\beta+1} \right) \left(\frac{\beta+1}{I_E(\beta+2)} \right) \quad (3.18)$$

$$A = \frac{1}{1+2/\beta} \approx 1 \quad (3.19)$$

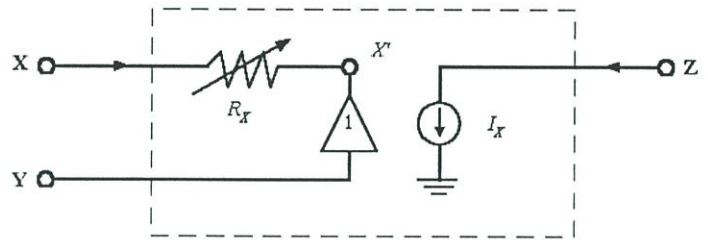
จากสมการที่ (3.19) จะเห็นได้ว่า อัตราขยายกระแสของวงจรสะท้อนกระแส ประมาณเท่ากับหนึ่งได้ ถ้าอัตราขยายไฟตรงของทรานซิสเตอร์มีค่ามาก ๆ

3.6 วงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแส (second generation current controlled conveyer)

วงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแส (CCCII) [8] เป็นวงจรที่พัฒนาจากวงจร CCII ที่สร้างขึ้นจากหลักการทรานส์ลิเนียร์แต่ได้ใช้เงื่อนไขของกระแสไบอัสเพื่อที่จะปรับค่าความต้านทานภายในที่พอร์ต์ X โดยพบว่าค่าความต้านทานดังกล่าวนี้สามารถควบคุมด้วยกระแสไบอัสของวงจร ซึ่งเมื่อนำวงจร CCCII มาประกอบร่วมกับอุปกรณ์พาสซีฟในรูปแบบที่เหมาะสมและออกแบบให้ใช้ค่าความต้านทานภายในดังกล่าวจะทำให้เกิดเป็นวงจรที่สามารถควบคุมด้วยกระแสได้

วงจร CCCII เป็นอุปกรณ์ 3 พอร์ต์ คือมีพอร์ต์ X พอร์ต์ Y เป็นพอร์ต์รับสัญญาณอินพุต และพอร์ต์ Z เป็นพอร์ต์ส่งสัญญาณเอาต์พุต สังเกตวงจรเทียบเท่าของวงจร CCCII ในรูปที่ 3.8 จะเห็นว่าที่พอร์ต์ X มีสัญลักษณ์ของตัวความต้านทานปรับค่าได้ต่อเพิ่มเข้ามา ซึ่งเป็นความแตกต่างระหว่างวงจร CCII และวงจร CCCII ความสัมพันธ์กระแสและแรงดันระหว่างพอร์ต์ต่าง ๆ มี

คุณสมบัติเช่นเดียวกับวงจร CCII คือ พอร์ต X เป็นพอร์ตที่สามารถรับสัญญาณเป็นกระแส หรือ แรงดันได้ ส่วนพอร์ต Y เป็นพอร์ตที่ใช้รับสัญญาณแรงดันเพียงอย่างเดียวเนื่องจากพอร์ตนี้มี อิมพีแดนซ์ทางด้านขาเข้าสูงมากจึงทำให้ไม่มีกระแสไหลเข้าหรือออกจากพอร์ต Y ได้เลย โหนด x' และ พอร์ต y' ยังคงคุณสมบัติของวงจรตามแรงดันเช่นเดียวกับวงจร CCII ส่วนของวงจรตามกระแสยังคงเกิดขึ้นที่พอร์ต X และพอร์ต Z โดยกระแสที่พอร์ต X จะถูกถ่ายโอนไปยังพอร์ต Z ด้วยค่าที่เท่ากัน ซึ่งจะได้ความสัมพันธ์เชิงเมตริกซ์ระหว่างกระแสและแรงดันดังสมการที่ (3.20)

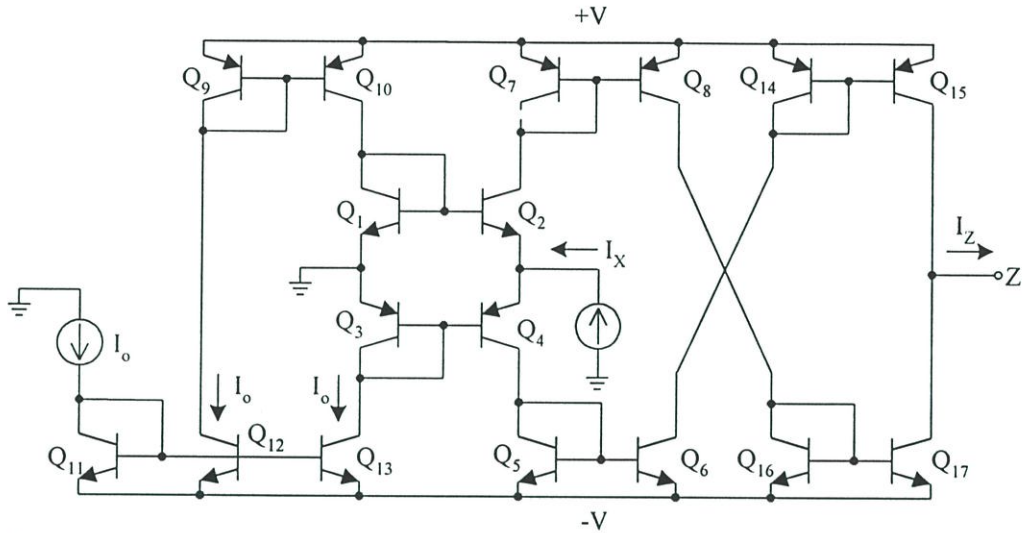


รูปที่ 3.8 วงจรเทียบเท่าของวงจร CCCII

$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & R_X & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \end{bmatrix} \quad (3.20)$$

โดยที่เครื่องหมาย \pm แสดงถึงทิศทางการไหลของกระแส ถ้ากระแสที่พอร์ต X และพอร์ต Z ไหลในทิศทางเดียวกันคือไหลเข้าหรือไหลออกเหมือนกันจะจัดเป็นวงจร CCCII ชนิดบวก และในทางกลับกันถ้ากระแสที่พอร์ต X และพอร์ต Y ไหลในทิศทางตรงกันข้าม เช่นกระแสที่พอร์ต X ไหลเข้าส่วนกระแสที่พอร์ต Z ไหลออก หรือกระแสที่พอร์ต X ไหลออก ส่วนกระแสที่พอร์ต Z มีทิศทางไหลเข้าจะจัดเป็นวงจร CCCII แบบลบ ซึ่งโครงสร้างของวงจร CCCII แบบบวกและ วงจร CCCII แบบลบ แสดงได้ดังรูปที่ 3.9 และรูปที่ 3.10 ตามลำดับ ส่วนสัญลักษณ์ของวงจร CCCII แสดงได้ดังรูปที่ 3.11 ซึ่งความแตกต่างระหว่างสัญลักษณ์ของวงจร CCCII แบบบวก หรือ แบบลบนั่นต่างกันเพียงตัวอักษรกำกับไว้เท่านั้นคือวงจร CCCII ชนิดบวก มีตัวอักษรกำกับเป็น CCCII+ ส่วนวงจร CCCII ชนิดลบก็จะมีตัวอักษรกำกับไว้เป็น CCCII-

3.7 โครงสร้างและการทำงานของวงจร CCCII

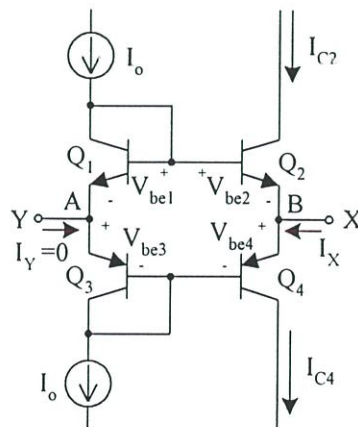


รูปที่ 3.12 โครงสร้างของวงจร CCCII ที่ประกอบด้วยกลุ่มทรานซิสเตอร์

จากรูปที่ 3.12 จะเห็นวงจร CCCII มีส่วนประกอบที่สำคัญคือ

- 1) พอร์ตอินพุต คือพอร์ต X และพอร์ต Y ประกอบขึ้นจากทรานซิสเตอร์ Q_1-Q_2 ต่อร่วมกันเป็นคู่อุปกรณ์ทรานซิสเตอร์ ซึ่งส่วนนี้ของวงจรที่ทำให้เกิดค่าความต้านทานแฝงภายในขึ้น
- 2) ส่วนของวงจรสะท้อนกระแสคือกลุ่มทรานซิสเตอร์ Q_5-Q_6 ทำหน้าที่สะท้อนกระแสไบอัส I_0 ให้กับคู่อุปกรณ์ทรานซิสเตอร์ และทรานซิสเตอร์ $Q_{10}-Q_{13}$ ทำหน้าที่สะท้อนกระแสจากพอร์ต X ไปยังพอร์ต Z

3.7.1 การวิเคราะห์หาความสัมพันธ์ของกระแสและแรงดันที่พอร์ตอินพุต



รูปที่ 3.13 ความสัมพันธ์ของกระแสและแรงดันภายในคู่อุปกรณ์ทรานซิสเตอร์ที่ประกอบในวงจร CCCII

ถ้ากำหนดให้ทรานซิสเตอร์ทุกตัวมีค่าพารามิเตอร์ที่เท่ากัน และมีอัตราขยายกระแสไฟตรงมากกว่าหนึ่งมาก ๆ ($\beta \gg 1$) จึงทำให้สามารถละทิ้งผลของกระแสเบสได้ เมื่อคิดผลรวมของแรงดันภายในรูป จะได้

$$\sum_{CCW} V_{bej} = \sum_{CW} V_{bej}$$

$$V_{be2} + V_{be4} = V_{be1} + V_{be3}$$

$$V_{T2} \ln\left(\frac{I_{C2}}{I_{S2}}\right) + V_{T4} \ln\left(\frac{I_{C4}}{I_{S4}}\right) = V_{T1} \ln\left(\frac{I_{C1}}{I_{S1}}\right) + V_{T3} \ln\left(\frac{I_{C3}}{I_{S3}}\right) \quad (3.21)$$

ถ้ากำหนดให้ทรานซิสเตอร์ทุกตัวทำงานที่อุณหภูมิเดียวกัน ($V_{T1} = V_{T2} = V_{T3} = V_{T4}$) และกระแสอิมิตต์ย้อนกลับที่เท่ากัน ($I_{S1} = I_{S2} = I_{S3} = I_{S4}$) จากสมการที่ (3.21) จะได้

$$I_{C2}I_{C4} = I_{C3}I_{C1} \quad (3.22)$$

จากรูปที่ 3.13 จะเห็นว่ากระแส $I_{C1} = I_{C3}$ มีค่าประมาณเท่ากับ I_0 จากสมการที่ (3.22) จะได้

$$I_0^2 = I_{C2}I_{C4} \quad (3.23)$$

จากสมการข้างต้นจะเห็นว่าผลคูณของกระแส I_{C2} และ I_{C4} นั้นสอดคล้องตามหลักการทรานสลิเนียร์ ซึ่งความสัมพันธ์ดังกล่าวสามารถนำไปใช้ในการวิเคราะห์หาค่าความต้านทานภายในต่อไป จากนั้นคิดผลรวมของกระแสที่โหนด A จะได้

$$I_Y + I_{C1} - I_{C3} = 0 \quad (3.24)$$

เนื่องจากทรานซิสเตอร์ Q_5 - Q_9 ต่อประกอบรวมเป็นวงจรสะท้อนกระแสจะได้

$$I_{C6} = I_{C5} = I_{C8} = I_{C9} = I_{C1} = I_{C3} = I_0 \quad (3.25)$$

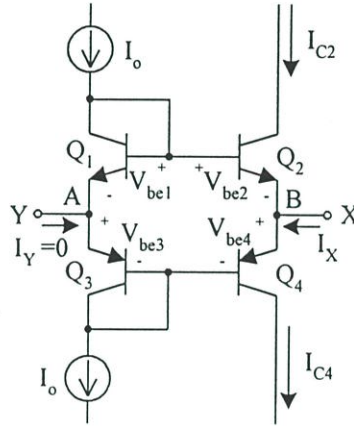
เมื่อแทนค่าสมการที่ (3.25) ลงในสมการที่ (3.24) จะได้

$$I_Y = 0 \quad (3.26)$$

จากสมการที่ (3.26) จะเห็นว่ากระแสที่ไหลเข้าพอร์ต Y มีค่าเท่ากับศูนย์ นั่นคือพอร์ต Y มีค่าอิมพีแดนซ์ขาเข้าที่สูงเป็นอนันต์

3.7.2 การวิเคราะห์ค่าความต้านทานภายในของวงจร CCCII

จุดเด่นที่น่าสนใจของวงจร CCCII คือค่าความต้านทานภายใน ที่สามารถควบคุมได้ ดังนั้นในหัวข้อนี้ จะนำเสนอการวิเคราะห์ค่าความต้านทานภายใน โดยมีรายละเอียดดังนี้



รูปที่ 3.14 ประกอบการวิเคราะห์ค่าความต้านทานภายใน

พิจารณาลูปทรานส์ลิเนียร์ในรูปที่ 3.14 เมื่อกำหนดให้ทรานซิสเตอร์ ทุกตัวสมพงษ์กันและมีอัตราขยายกระแสไฟตรง $\beta \gg 1$ เมื่อคิดผลรวมของกระแสที่โหนด B จะได้

$$I_X = I_{C4} = I_{C2} \quad (3.27)$$

แรงดันตกคร่อมระหว่างขาเบสและขาอีมิเตอร์ของทรานซิสเตอร์ Q2 มีค่าเป็น

$$V_{BE2} = V_{BE1} - (V_X - V_Y) \quad (3.28)$$

จากคุณสมบัติของไบโพลาร์ทรานซิสเตอร์จะได้ว่า

$$V_{BE1} = V_T \ln \quad (3.29)$$

แทนค่าสมการที่ (3.29) ลงในสมการที่ (3.28) จะได้

$$V_{BE} = V_T \ln \left(\frac{I_O}{I_S} \right) - V_{XY} \quad (3.30)$$

เมื่อ $V_{XY} = V_X - V_Y$

จากสมการ (3.30) จะได้กระแสที่ไหลผ่านขาคอลเล็กเตอร์ของทรานซิสเตอร์ Q_2 เป็น

$$\begin{aligned} I_{C2} &= I_S e^{V_{BE2}/V_T} \\ &= I_S e^{V_{BE2}/V_T} \\ &= I_O e^{-V_{XY}/V_T} \end{aligned} \quad (3.31)$$

สืบเนื่องจากการวิเคราะห์ลูปทรานสลิเนียร์ ตามหัวข้อที่ 3.7.1 ได้ความสัมพันธ์ของกระแสคอลเล็กเตอร์ของทรานซิสเตอร์ดังนี้

$$\begin{aligned} I_O^2 &= I_{C2} I_{C4} \\ I_{C4} &= \frac{I_O^2}{I_{C2}} \end{aligned} \quad (3.32)$$

แทนค่าสมการที่ (3.3) และ (3.32) ลงในสมการที่ (3.27) จะได้

$$\begin{aligned} I_X &= \frac{I_O^2}{I_O e^{-V_{XY}/V_T}} - I_O e^{-V_{XY}/V_T} \\ &= I_O e^{V_{XY}/V_T} - I_O e^{-V_{XY}/V_T} \\ &= 2I_O \frac{(e^{V_{XY}/V_T} - e^{-V_{XY}/V_T})}{2} \end{aligned} \quad (3.33)$$

จัดรูปสมการ (3.33) ใหม่โดยใช้ความสัมพันธ์ $\sinh x = \frac{e^x - e^{-x}}{2}$ จะได้

$$I_x = 2I_0 \sinh\left(\frac{V_{XY}}{V_T}\right) \quad (3.34)$$

จากอนุกรมเทย์เลอร์ (Taylor's series) ของ $\sinh x = x + \frac{x^3}{3!} + \frac{x^5}{5!} + \frac{x^7}{7!} + \dots$

ถ้ากำหนดเงื่อนไขให้ $V_{XY} \ll V_T$ มาก ๆ จะทำให้สามารถละทิ้งพจน์ที่มีกำลังมากกว่าหนึ่งของอนุกรม $\sinh\left(\frac{V_{XY}}{V_T}\right)$ ได้ดังนี้

$$\sinh\left(\frac{V_{XY}}{V_T}\right) \approx \frac{V_{XY}}{V_T} \quad (3.35)$$

จากความสัมพันธ์ดังกล่าวทำให้สามารถประมาณสมการที่ (3.34) ได้เป็น

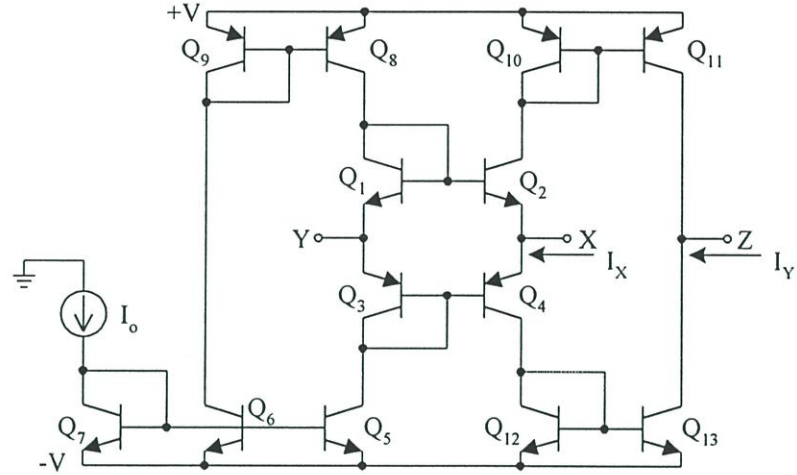
$$I_x = \frac{2I_0 V_{XY}}{V_T} \quad (3.36)$$

ถ้ากำหนดให้ $R_x = \frac{V_{XY}}{I_x}$ เป็นค่าความต้านทานภายในที่พอร์ต X จากสมการที่ (3.36) จะได้ว่า

$$R_x = \frac{V_T}{2I_0} \quad (3.37)$$

จากสมการที่ 3.37 จะเห็นว่า R_x มีพจน์ I_0 ประกอบรวมอยู่ด้วยนั้นหมายถึง ค่าความต้านทานดังกล่าว สามารถควบคุมได้ด้วยกระแสไบอัสของวงจร CCCII โดยค่าความต้านทานนี้แปรผกผันกับค่ากระแสไบอัส คือค่า R_x จะมีค่ามากเมื่อกระแสไบอัสมีค่าต่ำ ๆ และจะมีค่าน้อยเมื่อกระแสไบอัสมีค่ามาก ๆ ด้วยเหตุนี้เองวงจร CCCII จึงมีเงื่อนไขการใช้ค่ากระแสไบอัสที่ต่างไปจากวงจร CCII แบบทรานสลิเนียร์ คือวงจร CCCII นั้นจำเป็นต้องใช้ค่ากระแสไบอัสให้มีค่าต่ำ ๆ เพื่อให้ค่าความต้านทานภายในตามสมการที่ (3.7) มีค่าพอที่จะมีให้ประมาณเท่ากับศูนย์ได้

3.7.3 การส่งผ่านกระแสจากพอร์ต X ไปยังพอร์ต Z



รูปที่ 3.15 ประกอบการอธิบายการส่งผ่านกระแสของวงจร CCCII แบบบวก

ส่วนกระแสจากพอร์ต X จะถูกส่งผ่านไปยังพอร์ต Z ได้โดยพิจารณาความสัมพันธ์ของกระแสที่พอร์ต X จากรูปที่ 3.15 จะได้

$$I_{C4} = I_{C2} + I_X \quad (3.38)$$

$$I_{C2} = I_{C4} - I_X \quad (3.39)$$

จากความสัมพันธ์ของกระแสคอลเลกเตอร์ในรูปทรานสลิเนียร์ในหัวข้อ 3.7.1 จะได้

$$I_O^2 = I_{C2} I_{C4}$$

$$I_{C2} = \frac{I_O^2}{I_{C4}} \quad (3.40)$$

แทนค่าสมการ (3.40) ลงในสมการ (3.39) จะได้

$$\frac{I_O^2}{I_{C4}} = I_{C4} - I_X$$

$$I_{C4}^2 - I_X I_{C4} - I_O^2 = 0 \quad (3.41)$$

หาค่ากระแส I_{C4} ได้ดังนี้คือ

$$I_{C4} = \frac{I_X \pm \sqrt{I_X^2 + 4I_O^2}}{2} \quad (3.42)$$

ถ้ากำหนดให้ $I_X \ll 2I_O$ จากสมการที่ (3.42) จะได้

$$I_{C4} = \frac{I_X}{2} + I_O \quad (3.43)$$

แทนค่าสมการที่ (3.43) ลงในสมการที่ (3.39) จะได้

$$I_{C2} = I_O - \frac{I_X}{2} \quad (3.44)$$

เนื่องจาก $Q_{10}-Q_{11}$ และ $Q_{12}-Q_{13}$ ต่อรวมกันเป็นวงจรสะท้อนกระแสจึงบังคับให้

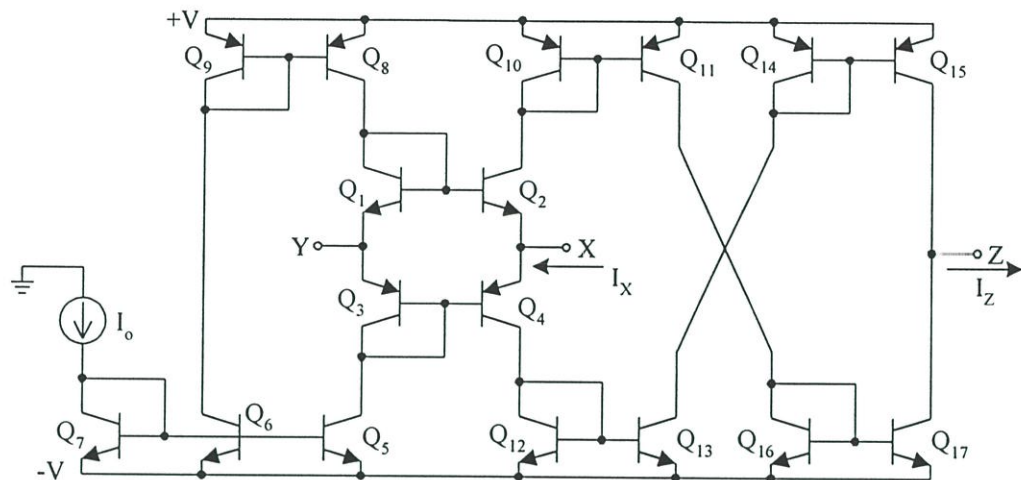
$$I_{C11} = I_{C2} \quad (3.45)$$

$$I_{C13} = I_{C4} \quad (3.46)$$

กระแสที่พอร์ต Z มีทิศทางไหลเข้าเช่นเดียวกับกระแส IX เนื่องจากเป็นวงจร CCCII ชนิดบวกและมีค่าเท่ากับ

$$\begin{aligned} I_Z &= I_{C13} - I_{C11} \\ &= I_{C4} - I_{C2} \\ &= I_X \end{aligned} \quad (3.47)$$

นั่นคือกระแสที่พอร์ต Z มีทิศทางไหลเข้าและมีค่าประมาณเท่ากับกระแสที่พอร์ต X ส่วนโครงสร้างของวงจร CCCII แบบลบทำได้โดยการต่อวงจรสะท้อนกระแสแบบไขว้ให้กับวงจร CCCII แบบบวก ดังแสดงในรูปที่ 3.1



รูปที่ 3.16 ประกอบการอธิบายการส่งผ่านกระแสของวงจร CCCII แบบลบ

วงจร CCCII แบบลบมีคุณสมบัติต่างจากวงจร CCCII แบบบวกคือ กระแสที่พอร์ต X และพอร์ต Z มีทิศทางการไหลที่ตรงข้ามกันเสมอ ซึ่งจะเห็นได้จากการวิเคราะห์ดังนี้

เนื่องจาก $Q_{10}-Q_{11}$, $Q_{12}-Q_{13}$, $Q_{14}-Q_{15}$ และ $Q_{16}-Q_{17}$ เป็นวงจรสะท้อนกระแสจะได้

$$I_{C2} = I_{C11} = I_{C17} \quad (3.48)$$

$$I_{C4} = I_{C13} = I_{C15} \quad (3.49)$$

จะได้

$$\begin{aligned} I_Z &= I_{C17} - I_{C15} \\ &= I_{C2} - I_{C4} \end{aligned} \quad (3.50)$$

แทนค่าสมการที่ (3.43) และ (3.44) ลงในสมการที่ (3.50) จะได้

$$I_Z = -I_X \quad (3.51)$$

จะเห็นได้ว่ากระแส I_x และ I_z มีทิศทางไหลที่ตรงข้ามกันซึ่งเป็นคุณสมบัติของวงจร CCCII แบบลบนั่นเอง

3.8 สรุป

สาระสำคัญของบทนี้ได้กล่าวถึง ที่มา โครงสร้าง และหลักการทำงานของวงจรสายพานกระแส โดยเน้นที่วงจร CCCII เป็นหลัก ซึ่งวงจรมีความสัมพันธ์ของกระแสและแรงดันระหว่างพอร์ตต่าง ๆ อยู่ในรูปสมการเชิงเมตริกซ์ พอร์ตอินพุทของวงจรสร้างขึ้นจากหลักการทรานส์ลิเนียร์ และใช้วงจรสะท้อนกระแสในการลำเลียงกระแสจากพอร์ต X ไปยัง พอร์ต Z ซึ่งนับว่าเป็นวงจรที่มีโครงสร้างและหลักการที่เรียบง่าย นอกจากนี้วงจรยังมีจุดเด่นอีกประการคือค่าความต้านทานภายในที่เกิดขึ้น ซึ่งสามารถควบคุมได้ง่ายด้วยกระแสไบอัสของตัวเอง และมีค่าเท่ากับ $V_T/2I_0$ ได้ เมื่อ V_{xy} มีค่าน้อยกว่า V_T มาก ๆ

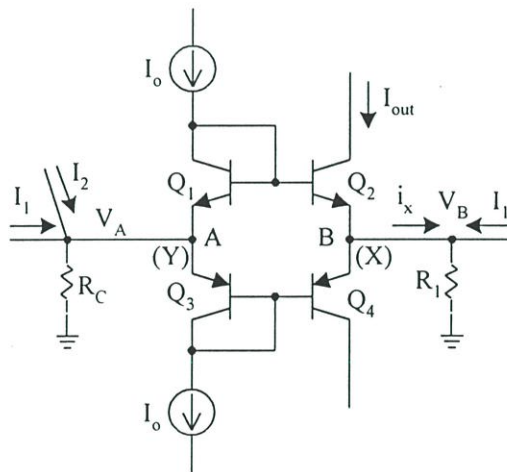
บทที่ 4

การออกแบบตัวรับส่งสัญญาณกระแส

4.1 กล่าวนำ

ในบทนี้จะกล่าวถึง หลักการออกแบบวงจรรับส่งสัญญาณกระแส โดยใช้วงจรถ่ายพิกัดกระแสเป็นหลัก วงจรสายพานกระแสที่ใช้เป็นแบบลบชนิดที่มีจุดออกสองจุด ปรับปรุงขึ้นจากวงจรถ่ายพิกัดกระแสรุ่นที่สองแบบลบที่ได้กล่าวไปแล้วในบทที่ 3 โดยเพิ่มเติมส่วนของวงจรถ่ายพิกัดกระแสแบบคาสโคดที่จุดออก เพื่อออกแบบสร้างวงจรรับส่งสัญญาณกระแสใช้ในการรับส่งสัญญาณในระยะทางไกลๆ ส่วนท้ายบทมีการแสดงผลการเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE

4.2 หลักการเบื้องต้น



รูปที่ 4.1 วงจรขยายคลาส AB แบบพุชพูล

จากวงจรถ่ายพิกัดกระแส ถ้าพิจารณาวงจรถ่ายพิกัดคลาส AB ที่พอร์ต X และพอร์ต Y โดยกำหนดให้ที่พอร์ต Y มีความต้านทาน R_C ต่อลงกราวด์ และที่พอร์ต X มีความต้านทาน R_1 ต่อลงกราวด์แสดงดังรูปที่ 4.1 สมมติให้กระแส I_1 ไหลเข้าที่พอร์ต X และ Y มีขนาดเท่ากัน ส่วนกระแส I_2 ไหลเข้าที่พอร์ต Y และ I_0 เป็นกระแสไบอัส เราสามารถที่จะหากระแส I_{out} ได้ดังนี้

พิจารณาที่จุด A

$$V_A = (I_1 + I_2)R_C \tag{4.1}$$

พิจารณาที่จุด B

$$V_B = (I_1 + i_x)R_1 \tag{4.2}$$

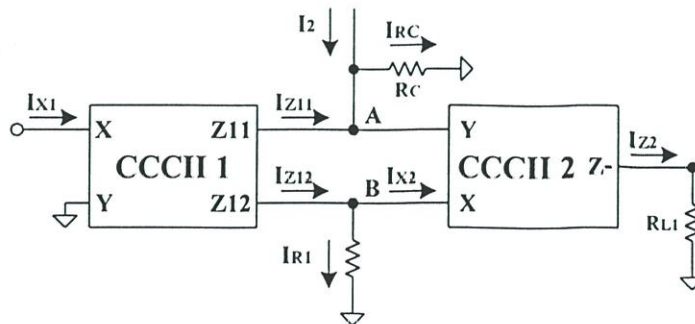
เมื่อ $V_B = V_A$ และ $R_1 = R_C$ ดังนั้น

$$i_x = I_2 \tag{4.3}$$

และจะได้รับความสัมพันธ์ของกระแสเอาต์พุต I_{out} กับกระแสอินพุต I_x เป็น

$$i_{out} = I_2 \tag{4.4}$$

จากวงจรรูปที่ 4.1 ถ้าทำการเพิ่มวงจรสายพานกระแสอีก 1 ตัว โดยที่ออกแบบให้มีกระแสที่จุดออก 2 จุด เพื่อถ่ายโอนกระแสอินพุต (I_{x1}) ไปเป็นกระแส I_{z11} และ I_{z12} ป้อนให้กับวงจรสายพานกระแสในรูปที่ 4.1 แทนกระแส I_1 เข้าที่พอร์ต์ X และพอร์ต์ Y จะได้วงจรรับส่งสัญญาณกระแสดังแสดงในรูปที่ 4.2



รูปที่ 4.2 วงจรรับส่งสัญญาณกระแส

จากวงจรรูปที่ 4.2 กระแส I_{x1} คือกระแสอินพุตที่ต้องการจะส่ง และส่วนกระแส I_2 คือกระแสที่ส่งมาจากวงจรรับส่งสัญญาณกระแสอีกชุดหนึ่ง เราสามารถหากระแสเอาต์พุต I_{22} ดังนี้

พิจารณากระแสที่จุด A

$$I_{RC} = I_{Z11} + I_2 \quad (4.5)$$

$$V_A = (I_{Z11} + I_2)R_C \quad (4.6)$$

พิจารณากระแสที่จุด B

$$I_{X2} = I_{Z12} - I_{R1}$$

$$I_{X2} = I_{Z12} - (V_B/R_1) \quad (4.7)$$

จากคุณสมบัติของวงจรสายพานกระแส

$$V_B = V_A \quad ; I_B \gg 2V_T \quad (4.8)$$

จากสมการ (4.7) และ (4.8) จะได้

$$I_{X2} = I_{Z12} - ((I_{Z11} + I_2)R_C / R_1) \quad (4.9)$$

กำหนดให้ $R_1 = R_C$ ดังนั้น

$$I_{X2} = -I_2 \quad (4.10)$$

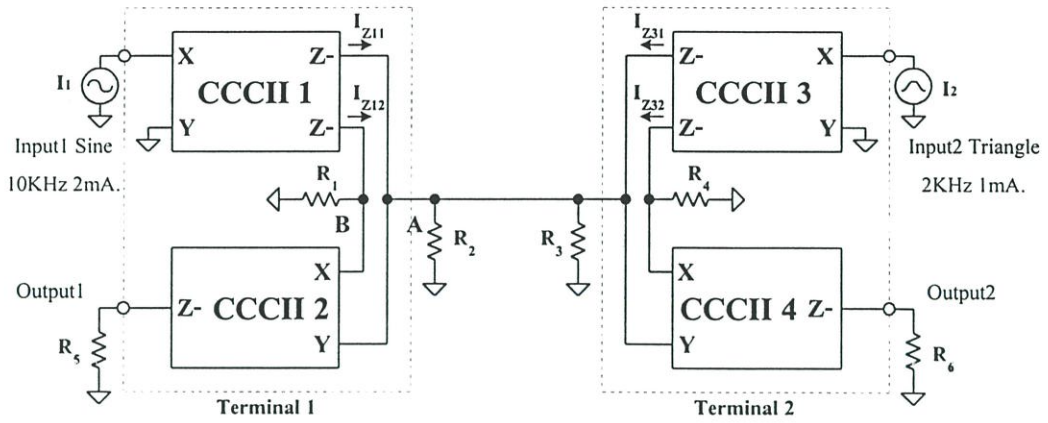
กระแสเอาต์พุตของ CCCII2 เป็น

$$I_{Z2} = -I_{X2} \quad (4.11)$$

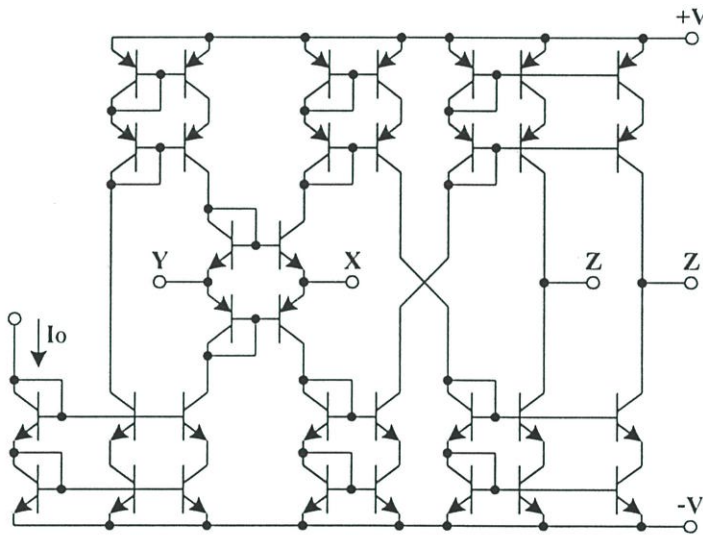
แทนสมการ (4.11) ลงสมการ (4.10) จะได้

$$I_{Z2} = I_2 \quad (4.12)$$

ในการประยุกต์ใช้งานวงจรรับส่งสัญญาณกระแส เพื่อใช้รับส่งสัญญาณสองจุดที่ระยะไกลๆ โดยการนำวงจรรูปที่ 4.2 จำนวนสองชุดมาต่อกันดังรูปที่ 4.3



รูปที่ 4.3 วงจรประยุกต์การใช้งานตัวรับส่งสัญญาณกระแส



รูปที่ 4.4 วงจรสายพานกระแสแบบลบชนิดมีจุดออกสองจุด

รูปที่ 4.3 เป็นการประยุกต์ใช้งานในการรับส่งสัญญาณกระแส ซึ่งวงจรสายพานกระแสตัวที่ 1 และตัวที่ 3 มีโครงสร้างภายในดังรูปที่ 4.4 กล่าวคือ เป็นวงจรที่มีจุดออกสองจุด อีกทั้งได้ปรับปรุงให้มีความต้านทานขาออกที่สูง โดยใช้วงจรสะท้อนกระแสแบบคาสโคด ส่วนวงจรสายพานกระแสตัวที่ 2 และตัวที่ 4 เป็นวงจรสายพานกระแสชนิดที่มีจุดออกหนึ่งจุด โดยสามารถอธิบายการทำงานของวงจรในรูปที่ 4.3 เป็นดังนี้ ถ้าสมมุติสถานะที่ 1 ทำการส่งสัญญาณกระแสคลื่นไซน์ (I_1) เข้าที่พอร์ต์ X ของวงจรสายพานกระแสตัวที่ 1 วงจรสายพานกระแสตัวที่ 1 จะถ่ายโอนกระแสไปยังเอาต์พุตคือ I_{z11} และ I_{z12} โดยที่กระแสเอาต์พุต I_{z11} จะถูกส่งต่อไปยังสถานะที่ 2 ทำให้เกิดแรงดันตกคร่อมตัวต้านทาน R_2 และกระแสเอาต์พุต I_{z12} จะถูกส่งไปยังพอร์ต์ X ของวงจรสายพานกระแสตัวที่ 2 ซึ่งวงจรสายพานกระแสตัวที่ 2 ทำหน้าที่ถ่ายโอนผลต่างของกระแสที่ไหลเข้าจุด A และกระแสที่ไหลเข้าจุด B ในขณะเดียวกันสมมติให้สถานะที่ 2 ทำการส่งสัญญาณกระแสรูปสามเหลี่ยม (I_2) เข้า

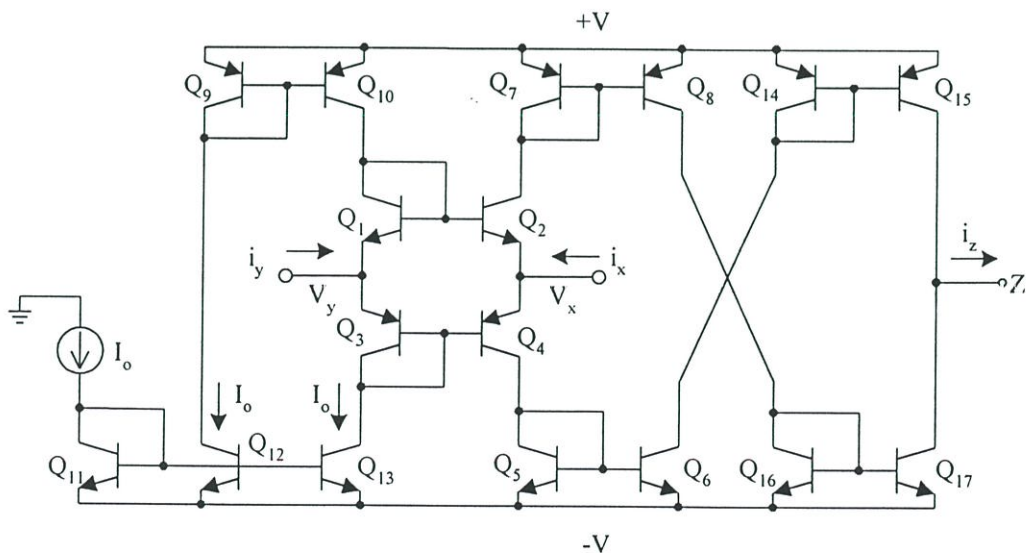
ที่พอร์ต X ของวงจรสายพานกระแสตัวที่ 3 สัญญาณกระแสรูปสามเหลี่ยมจะถูกถ่ายโอนกระแสไปยังเอาต์พุตคือ I_{z31} และ I_{z32} โดยที่กระแสเอาต์พุต I_{z31} จะถูกส่งต่อไปยังสถานีที่ 1 ทำให้เกิดแรงดันตกคร่อมตัวต้านทาน R_3 ส่วนกระแสเอาต์พุต I_{z32} จะถูกส่งไปยังพอร์ต X ของวงจรสายพานกระแสตัวที่ 4 ซึ่งทำหน้าที่เช่นเดียวกับวงจรสายพานกระแสตัวที่ 2 และกำหนดให้

ตัวต้านทาน $R_2 = R_3 = 2R_1$ และ $R_1 = R_4$ นั่นคือ ที่จุด A จะเกิดสัญญาณกระแสรูปคลื่นไซน์ (I_1) บวกกับกระแสรูปสามเหลี่ยม (I_2) ส่วนที่จุด B จะมีสัญญาณกระแสรูปคลื่นไซน์ (I_1) ดังนั้น เอาต์พุตของวงจรสายพานกระแสตัวที่ 2 จะถูกถ่ายโอนผลต่างของกระแสระหว่างจุด A กับ B นั่นคือ สัญญาณรูปสามเหลี่ยม (I_2) ก็จะถูกถ่ายโอนไปยังเอาต์พุตของวงจรสายพานกระแสตัวที่ 2 และในทำนองเดียวกันเอาต์พุตของวงจรสายพานกระแสตัวที่ 4 ก็จะมีสัญญาณกระแสรูปคลื่นไซน์ (I_1) ปรากฏออกมานั่นเอง

4.3 สมรรถนะของวงจรรับส่งสัญญาณกระแส

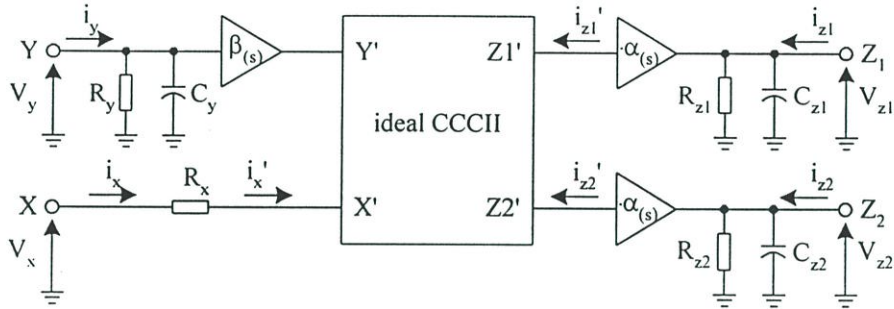
การวิเคราะห์หาความสามารถและขีดจำกัดของวงจร เช่น ช่วงปฏิบัติการของกระแส ความต้านทานขาเข้าและขาออก ค่าความผิดพลาดของวงจร และช่วงความถี่ปฏิบัติการ เพื่อหาประสิทธิภาพการทำงานของวงจรสามารถแสดงได้ดังนี้

4.3.1 การวิเคราะห์หาช่วงปฏิบัติการของวงจร



รูปที่ 4.5 วงจรสายพานกระแสแบบลบ

การทำงานของวงจรรับส่งสัญญาณกระแสนั้น ใช้วงจรสายพานกระแสแบบลบเป็นองค์ประกอบหลัก ดังนั้น ช่วงปฏิบัติงานของวงจรสามารถที่จะอธิบายด้วย วงจรสมมูลของวงจรสายพานกระแสรุ่นที่สอง โดยที่ทรานซิสเตอร์แต่ละตัวจะมีคุณสมบัติในทางอุดมคติ สำหรับในทางปฏิบัติค่าความนำถ่ายโอน g_m ของทรานซิสเตอร์แต่ละตัวจะมีค่าไม่เป็นอนันต์และทรานซิสเตอร์แต่ละตัวไม่สมพงษ์กัน เป็นผลให้สมรรถนะของวงจรไม่เป็นไปตามต้องการ ในการวิเคราะห์จะใช้วงจรสมมูลของสัญญาณขนาดเล็กแทนดังรูปที่ 4.6



รูปที่ 4.6 วงจรสมมูลของวงจรสายพานกระแส

รูปที่ 4.6 สามารถที่จะอธิบายความสัมพันธ์ได้จากสมการ (4.13)

$$\begin{bmatrix} i_y \\ V_x \\ i_z \end{bmatrix} = \begin{bmatrix} 1/(R_y // C_y) & 0 & 0 \\ \beta_{(s)} & R_x & 0 \\ 0 & \pm \alpha_{(s)} & 1/(R_z // C_z) \end{bmatrix} \times \begin{bmatrix} V_y \\ i_x \\ V_z \end{bmatrix} \quad (4.13)$$

โดย $\beta_{(s)}$ คือ ค่าสัดส่วนการโอนถ่ายแรงดันจากพอร์ต Y ไป พอร์ต X ($\frac{V_x}{V_y}$ เมื่อ $i_x = 0$)

$$\beta_{(s)} = \frac{\beta_0}{1 + s/\omega_\beta} \quad (4.14)$$

และ $\alpha_{(s)}$ คือ ค่าสัดส่วนการโอนถ่ายกระแสจากพอร์ต X ไป พอร์ต Z ($\frac{i_z}{i_x}$ เมื่อ $V_z = 0$)

$$\alpha_{(s)} = \frac{\alpha_0}{1 + s/\alpha_\beta} \quad (4.15)$$

4.3.3 การวิเคราะห์หาค่าความผิดพลาดของวงจร

กรณีที่ 1 พิจารณาค่าความผิดพลาดจากการถ่ายโอน $\frac{i_{out1}}{i_{in2}}$ โดยให้ $i_{in1} = 0$

จากวงจรสมมูลรูปที่ 4.7 จะให้ความสัมพันธ์ของกระแสเอาต์พุต I_{out1} และกระแส I_{x2} ดังนี้

$$i_{out1} = \frac{r_{z2}\alpha_2}{r_{z2} + R_5} i_{x2} \quad (4.20)$$

$$i_{x2} = \frac{V_A - V_{y2}\beta_2}{r_{x2}} \quad (4.21)$$

พิจารณาที่จุด V_A

$$-\alpha_1 i_{x1} - i_{x2} - \frac{V_A}{r_{z12} // R_1} = 0$$

$$V_A = -(\alpha_1 i_{x1} + i_{x2}) R_A \quad (4.22)$$

เมื่อ

$$R_A = r_{z12} // R_1$$

พิจารณาที่จุด V_C

$$-\alpha_1 i_{x1} - \alpha_3 i_{x3} - \frac{V_C}{r_{z11} // r_{y2} // r_{z31} // r_{y4} // R_C} = 0$$

$$V_C = -(\alpha_1 i_{x1} + \alpha_3 i_{x3}) R_{CC} \quad (4.23)$$

เมื่อ

$$R_{CC} = r_{z11} // r_{y2} // r_{z31} // r_{y4} // R_C$$

และ

$$V_{y2} = V_C \quad (4.24)$$

แทนสมการ (4.22), (4.23) และ (4.24) ลงในสมการ (4.21) จะได้

$$i_{x2} = \frac{-(\alpha_1 i_{x1} + i_{x2}) R_A + (\alpha_1 i_{x1} + \alpha_3 i_{x3}) R_{CC} \beta_2}{r_{x2}}$$

$$i_{x2} = \frac{(R_{CC}\beta_2 - R_A)\alpha_1 i_{x1} + R_A\beta_2\alpha_3 i_{x3}}{r_{x2} + R_A} \quad (4.25)$$

แทนสมการ (4.25) ลงในสมการ (4.20) จะได้

$$i_{out1} = \frac{r_{z2}\alpha_2}{r_{z2} + R_5} \left[\frac{(R_{CC}\beta_2 - R_A)\alpha_1 i_{x1}}{r_{x2} + R_A} + \frac{R_{CC}\beta_2\alpha_3 i_{x3}}{r_{x2} + R_A} \right] \quad (4.26)$$

กำหนดให้

$$R_{CC} \cong R_C \quad : \quad R_C = r_{z11} // r_{y2} // r_{z31} // r_{y4}$$

$$R_A = R_1 \quad : \quad R_1 = r_{z12}$$

$$r_{z2} ? R_5$$

จะได้

$$i_{out1} = \frac{(R_C\beta_2 - R_1)\alpha_1\alpha_2}{r_{x2} + R_1} i_{x1} + \frac{R_C\beta_2\alpha_3\alpha_2}{r_{x2} + R_1} i_{x3} \quad (4.27)$$

กำหนดให้

$$R_C = \frac{R_1}{\beta_2} \quad (4.28)$$

จะได้

$$i_{out1} = \frac{R_1\alpha_3\alpha_2}{r_{x2} + R_1} i_{x3} \quad (4.29)$$

พิจารณาจากรูปที่ 4.7 จะได้ $i_{x3} = i_{m2}$ ดังนั้นความสัมพันธ์ระหว่างกระแสเอาต์พุต i_{out1} และ กระแสอินพุต i_{in2} คือ

$$\frac{i_{out1}}{i_{in2}} = \frac{R_1}{r_{x2} + R_1} \alpha_3\alpha_2 \quad (4.30)$$

จากสมการ (4.30) ทำให้ทราบว่าค่าความผิดพลาดจากการโอนถ่ายกระแส i_{m2} ไปยัง i_{out1} เกิดจากผลของค่าความต้านทานที่ขา X ของวงจรถ่ายพาสกระแสตัวที่ 2 และค่าโอนถ่ายกระแสจากขา X ไปยังขา Z ของวงจรถ่ายพาสกระแสตัวที่ 2 และ 3

เปอร์เซ็นต์ค่าความผิดพลาดที่เกิดจากผลของความต้านทาน r_x สามารถที่จะหาได้จากสมการที่ 4.30 เมื่อกำหนดให้ค่าการโอนถ่ายกระแสเท่ากับหนึ่ง กระแสไบอัสของวงจรสายพานกระแสเท่ากับ 1 mA ($r_x = 13 \text{ Ohm}$) และความต้านทาน R_1 มีค่าเท่ากับ 100 Ohm จะได้เปอร์เซ็นต์ความผิดพลาดเท่า 11.5 %

กรณีที่ 2 พิจารณาผลการข้ามช่องสัญญาณ $\frac{i_{out1}}{i_{in1}}$ โดยกำหนดให้ $i_{in2} = 0$

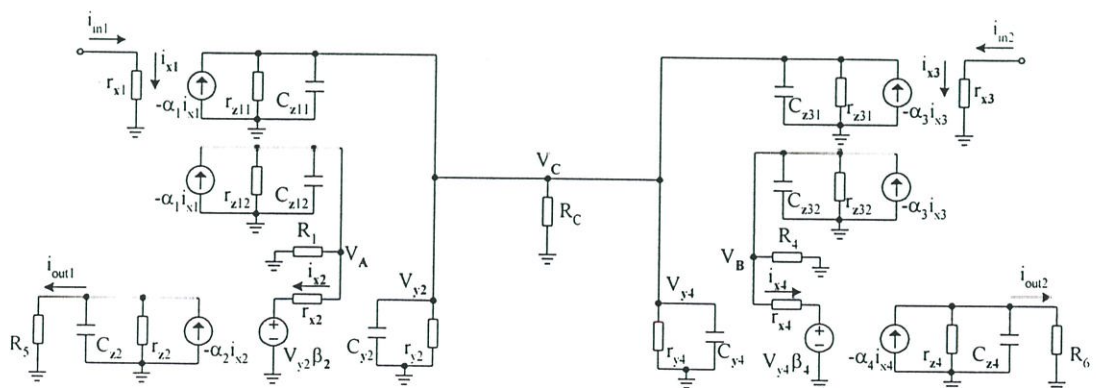
พิจารณาสมการที่ (4.27) และ $i_{x1} = i_{in1}$, $i_{x3} = i_{in2} = 0$ จะได้

$$\frac{i_{out1}}{i_{in1}} = \frac{(R_C \beta_2 - R_1) \alpha_1 \alpha_2}{r_{x2} + R_1} \tag{4.31}$$

จากสมการ (4.28) จะมีส่วนของ β_2 อยู่ด้วยนั่นคือ ที่ความถี่ต่ำกว่า $\frac{\omega \beta}{2\pi}$ จะทำให้ผลของสมการ (4.28) เป็นจริงคือ

$$R_C = 2R_1 \tag{4.32}$$

4.3.4 การวิเคราะห์หาช่วงปฏิบัติการทางความถี่



รูปที่ 4.8 วงจรสมมูลทางความถี่ของวงจรรับส่งสัญญาณกระแส

พิจารณาที่กระแสเอาต์พุต i_{out2}

$$i_{out2} = -\frac{r_{z4} // c_{z4}}{(r_{z4} // c_{z4}) + R_6} \alpha_4 i_{x4} \quad (4.33)$$

พิจารณาที่จุด V_B

$$i_{x4} = \frac{V_B - V_{y4} \beta_4}{r_{x4}} \quad (4.34)$$

KCL จะได้

$$-\alpha_3 i_{x3} - i_{x4} - \frac{V_B}{R_B} = 0$$

$$V_B = (\alpha_3 i_{x3} + i_{x4}) R_B \quad (4.35)$$

เมื่อ

$$R_B = R_4 // r_{z32} // c_{z32}$$

$$R_B \cong \frac{1 + sR_4 C_{z32}}{R_4} \quad : \quad R_4 = r_{z32}$$

พิจารณาที่จุด V_C

$$-\alpha_1 i_{x1} - \alpha_3 i_{x3} - \frac{V_C}{R_{CC}} = 0$$

$$V_C = (\alpha_1 i_{x1} + \alpha_3 i_{x3}) R_{CC} \quad (4.36)$$

เมื่อ

$$R_{CC} \cong \frac{1 + sR_C (c_{z11} + c_{z31} + c_{y2} + c_{y4})}{R_C}$$

โดยที่ $R_{CC} = R_C // r_{z11} // c_{z11} // r_{y2} // c_{y2} // r_{z31} // c_{z31} // r_{y4} // c_{y4} \quad : \quad R_C = r_{z11} // r_{z31} // r_{y2} // r_{y4}$

จากรูปที่ 4.8 จะได้ว่า $V_{y4} = V_C$ แทนสมการ (4.35) และสมการ (4.36) แล้ว

$$i_{x4} = \frac{(\alpha_3 i_{x3} + i_{x4})R_B - (\alpha_1 i_{x1} + \alpha_3 i_{x3})R_{CC}\beta_4}{r_{x4}}$$

$$i_{x4} = \frac{(R_B - R_{CC}\beta_4)\alpha_3}{r_{x4} - R_B} i_{x3} - \frac{R_{CC}\beta_4\alpha_1}{r_{x4} - R_B} i_{x1} \quad (4.37)$$

แทนสมการ (4.37) ในสมการ (4.33) จะได้ว่า

$$i_{out2} = -\frac{r_{z4} // c_{z4}}{(r_{z4} // c_{z4}) + R_6} \alpha_4 \left[\frac{(R_B - R_{CC}\beta_4)\alpha_3}{r_{x4} - R_B} i_{x3} - \frac{R_{CC}\beta_4\alpha_1}{r_{x4} - R_B} i_{x1} \right] \quad (4.38)$$

จากสมการ (4.38) กำหนดให้ $R_B = R_{CC}\beta_4$ จะได้ว่ากระแสเอาต์พุต I_{out2} เป็น

$$i_{out2} = \frac{(r_{z4} // c_{z4})R_{CC}\beta_4\alpha_4\alpha_1}{((r_{z4} // c_{z4}) + R_6)(r_{x4} - R_{CC}\beta_4)} i_{x1} \quad (4.39)$$

พิจารณาจากรูปที่ 4.8 $i_{in1} = i_{x1}$ แทนลงในสมการ (4.39) จะได้ว่า

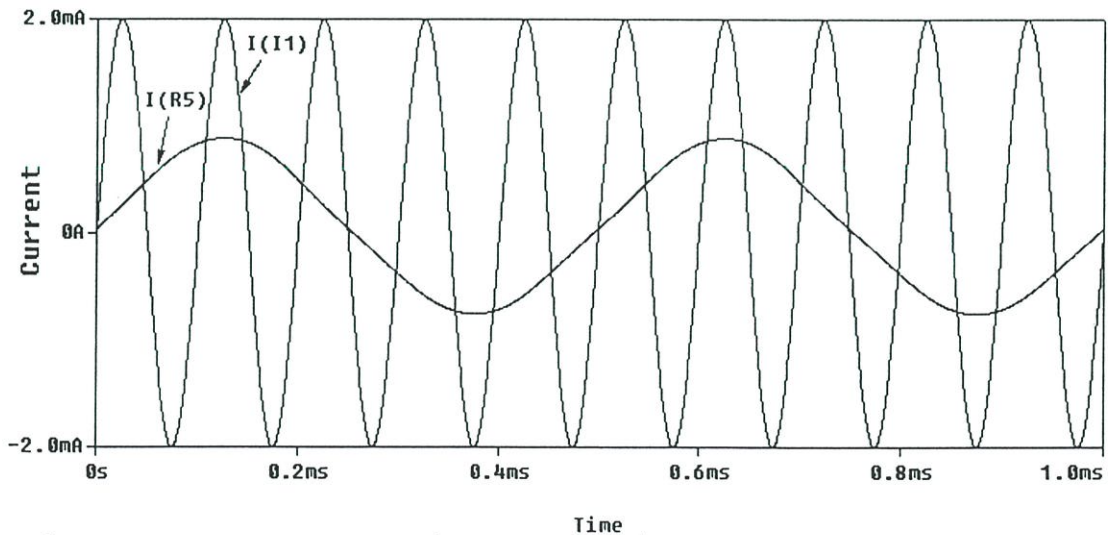
$$\frac{i_{out2}}{i_{in1}} = \frac{(r_{z4} // c_{z4})R_{CC}\beta_4\alpha_4\alpha_1}{((r_{z4} // c_{z4}) + R_6)(r_{x4} - R_{CC}\beta_4)} \quad (4.40)$$

และกำหนดให้ $r_{x4} = R_{CC}\beta_4$ จะได้ว่าความสัมพันธ์ระหว่างกระแสเอาต์พุต I_{out2} และกระแสอินพุต I_{in1} ดังนี้

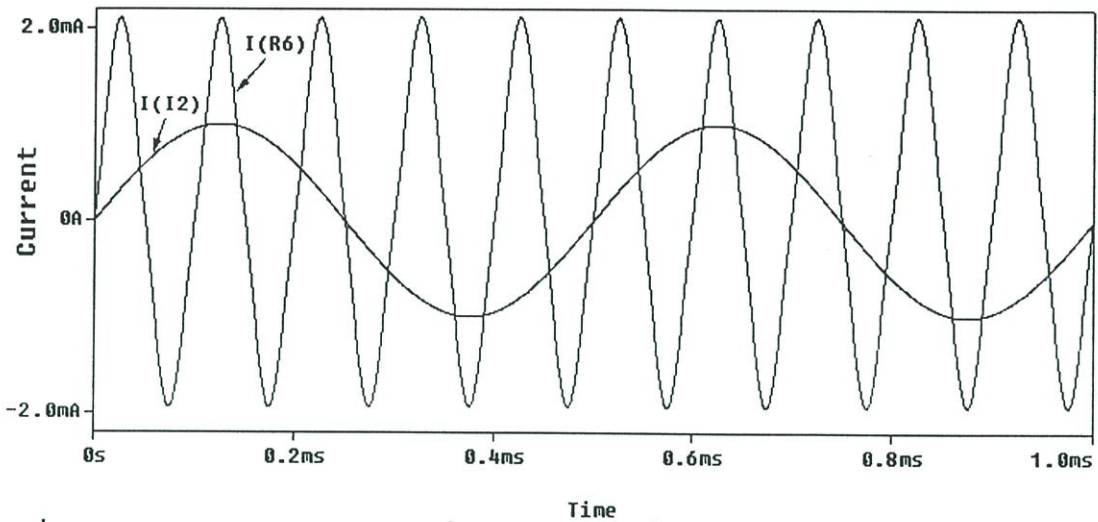
$$\frac{i_{out2}}{i_{in1}} = \frac{(1 + sC_{z4}r_{z4})\alpha_4\alpha_1}{(1 + sC_{z4}r_{z4}) + R_6r_{z4}} \quad (4.41)$$

4.4 ผลการเลียนแบบการทำงานของวงจรรับส่งสัญญาณ ด้วยโปรแกรม PSPICE

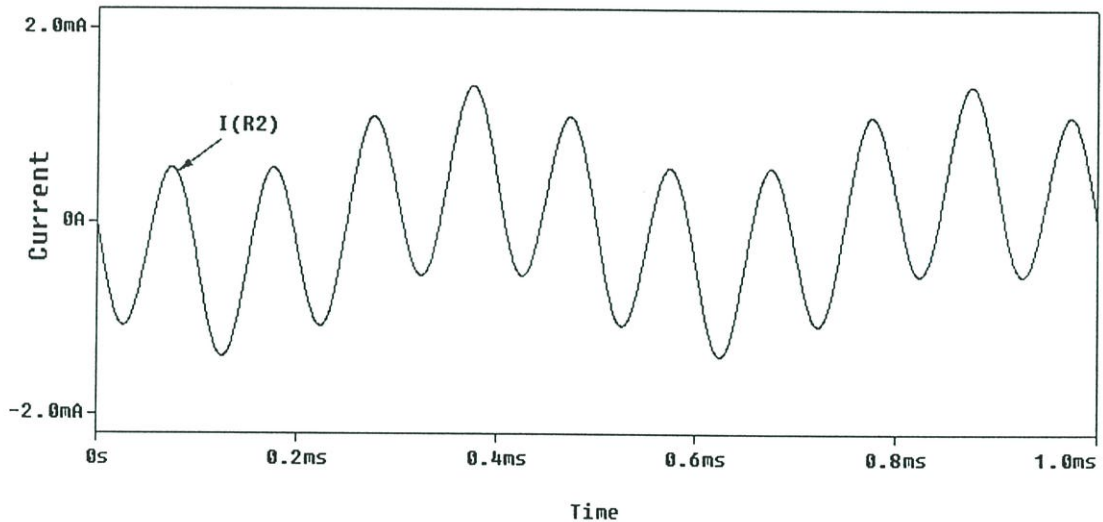
ใช้โปรแกรม PSPICE เลียนแบบการทำงานของวงจรโดยสร้างวงจรสายพานกระแสแบบ ลบชนิดมีจุดออก 2 จุดในวงจรรูปที่ 4.4 โดยใช้ทรานซิสเตอร์ชนิด PNP เบอร์ 2N3906, ชนิด NPN เบอร์ 2N3904, $V_{CC} = 10 \text{ V.}$, $V_{EE} = -10 \text{ V.}$ และ $I_o = 100 \mu\text{A}$ ต่อดังรูปที่ 4.3 โดยกำหนด ให้กระแสอินพุท(I_1) เป็นสัญญาณกระแสคลื่นไซน์ ความถี่ 10 kHz ขนาด 2mA. และกระแส อินพุท(I_2) เป็นสัญญาณกระแสคลื่นไซน์ ความถี่ 2 kHz ขนาด 1 mA. ป้อนให้กับวงจรสายพาน กระแสตัวที่ 1 และ 3 ตามลำดับ โดยให้ผลการเลียนแบบการทำงานดังนี้ ในรูปที่ 4.9 เป็นการวัด สัญญาณกระแส $I(I1)$ ที่จุดอินพุทของวงจรสายพานกระแสตัวที่ 1 และสัญญาณกระแส $I(R5)$ ที่จุด เอาท์พุทของวงจรสายพานกระแสตัวที่ 2 ส่วนรูปที่ 4.10เป็นการวัดสัญญาณกระแส $I(I2)$ ที่จุด อินพุทของวงจรสายพานกระแสตัวที่ 3 และสัญญาณกระแส $I(R6)$ ที่จุดเอาท์พุทของวงจรสายพาน กระแสตัวที่ 4 จะเห็นได้ว่ารูปสัญญาณกระแสที่ไหลผ่านตัวต้านทาน R_5 เป็นสัญญาณกระแส (I_2) ที่ ถูกส่งมาจากอินพุทของวงจรสายพานกระแสตัวที่ 3 และรูปสัญญาณกระแสที่ไหลผ่านตัวต้านทาน R_6 เป็นสัญญาณกระแส (I_1) ที่ถูกส่งมาจากอินพุทของวงจรสายพานกระแสตัวที่ 1 ซึ่งเป็นไปตาม หลักการที่กล่าวมาแล้วข้างต้น รูปที่ 4.11เป็นการวัดสัญญาณกระแส $I(R2)$ ที่ไหลผ่านตัวต้านทาน R_2 จะเห็นได้ว่าเป็นสัญญาณที่เกิดจากผลบวกของสัญญาณกระแสอินพุท I_1 และ I_2 นั่นเอง



รูปที่ 4.9 ผลการเลียนแบบการทำงาน ที่จุดอินพุท I_1 และที่จุดเอาท์พุท R_5



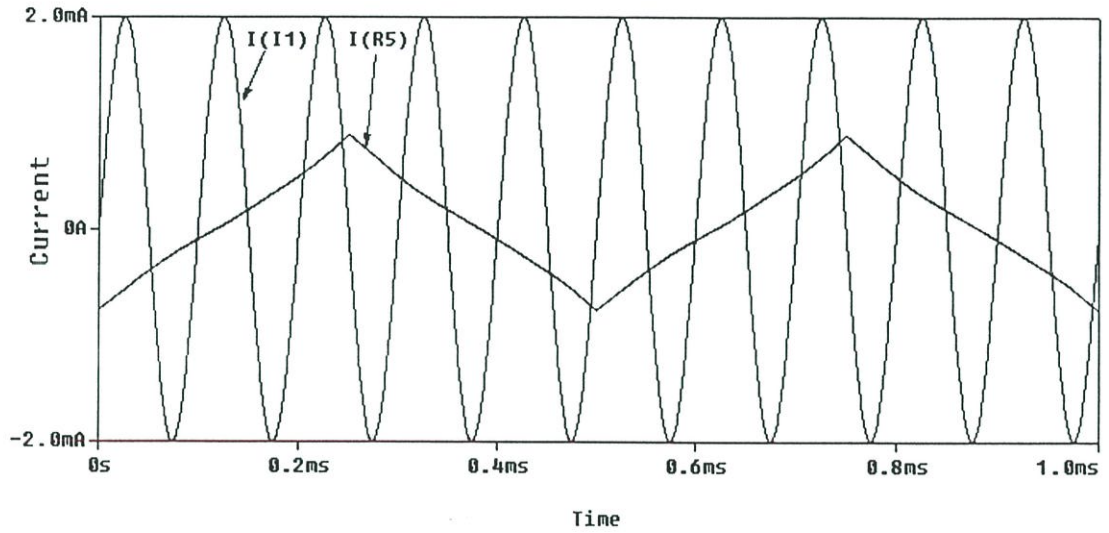
รูปที่ 4.10 ผลการเลียนแบบการทำงาน ที่จุดอินพุท I_2 และที่จุดเอาต์พุท R_6



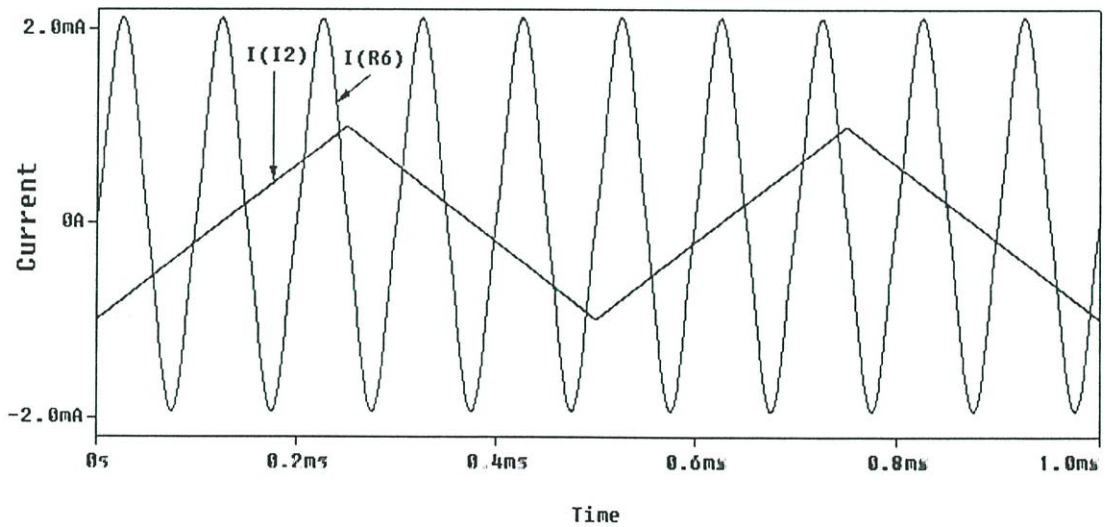
รูปที่ 4.11 ผลการเลียนแบบการทำงาน ของกระแสที่ไหลผ่านตัวต้านทาน R_2

รูปที่ 4.12 - 4.14 เป็นผลการเลียนแบบการทำงานโดยการป้อนกระแสอินพุท(I_1) เป็นสัญญาณกระแสคลื่นไซน์ ความถี่ 10 kHz ขนาด 2mA. และกระแสอินพุท(I_2) เป็นสัญญาณกระแสรูปสามเหลี่ยม ความถี่ 2 kHz ขนาด 1 mA. ป้อนให้กับวงจรสายพานกระแสตัวที่ 1 และ 3 ตามลำดับ โดยให้ผลการเลียนแบบการทำงานดังนี้ ในรูปที่ 4.11 เป็นการวัดสัญญาณกระแส $I(I1)$ ที่จุดอินพุทของวงจรสายพานกระแสตัวที่ 1 และสัญญาณกระแส $I(R5)$ ที่จุดเอาต์พุทของวงจรสายพานกระแสตัวที่ 2 ส่วนรูปที่ 4.13 เป็นการวัดสัญญาณกระแส $I(I2)$ ที่จุดอินพุทของวงจรสายพานกระแสตัวที่ 3 และสัญญาณกระแส $I(R6)$ ที่จุดเอาต์พุทของวงจรสายพานกระแสตัวที่ 4 จะเห็นได้ว่าสัญญาณกระแสรูปสามเหลี่ยมที่ไหลผ่านตัวต้านทาน R_5 เป็นสัญญาณกระแส (I_2) ที่ส่งมาจากอินพุทของวงจรสายพานกระแสตัวที่ 3 และสัญญาณกระแสรูปคลื่นไซน์ที่ไหลผ่านตัวต้านทาน R_6

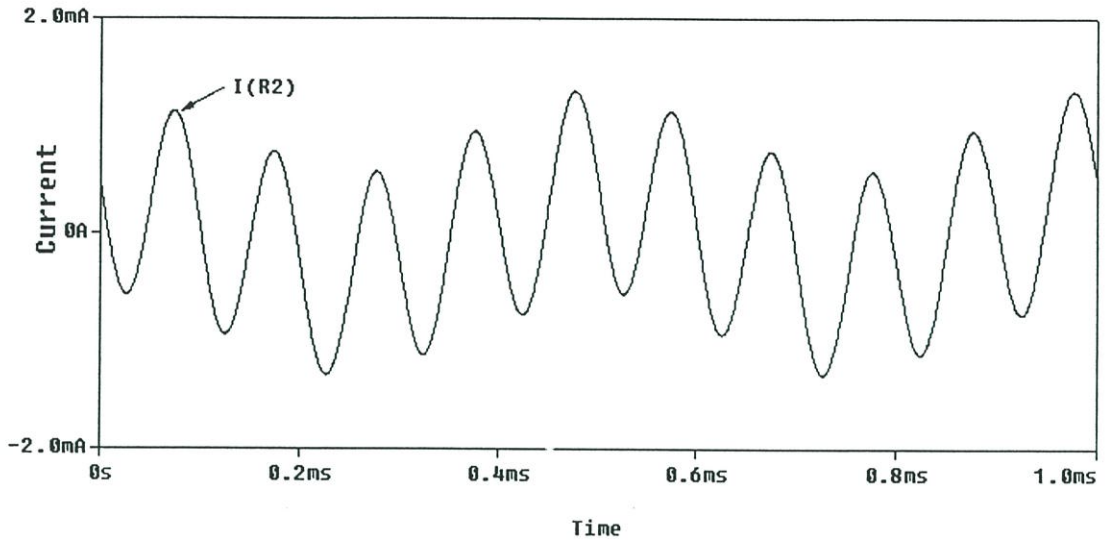
เป็นสัญญาณกระแส (I_1) ที่ส่งมาจากอินพุทของวงจรสายพานกระแสตัวที่ 1 ส่วนรูปที่ 4.14 เป็นการวัดสัญญาณกระแส $I(R2)$ ที่ไหลผ่านตัวต้านทาน R_2 จะเห็นได้ว่าเป็นสัญญาณที่เกิดจากผลบวกของสัญญาณกระแสรูปคลื่นซายน์ที่อินพุท I_1 และสัญญาณกระแสรูปสามเหลี่ยม I_2 นั้นเอง



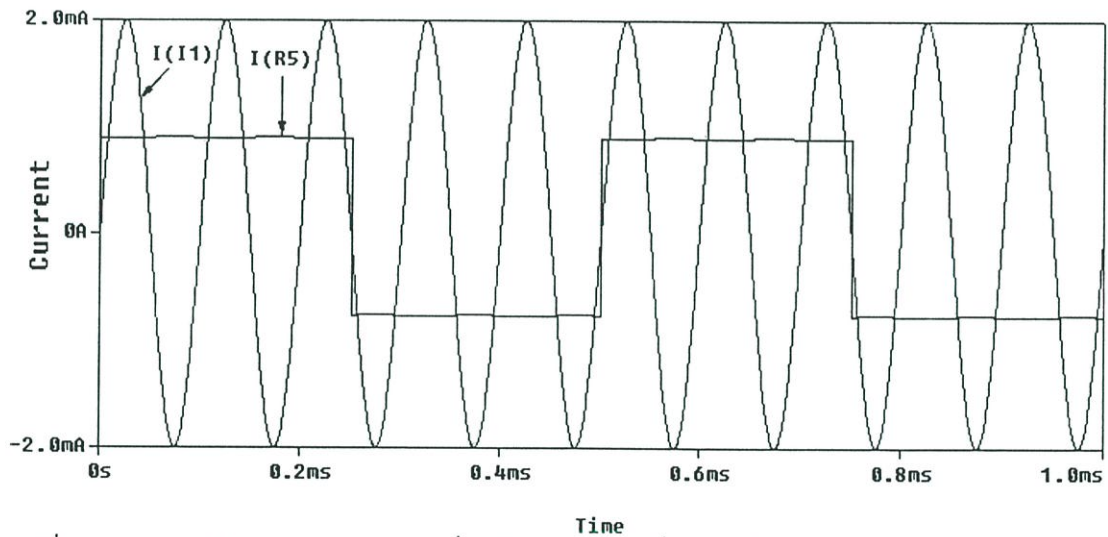
รูปที่ 4.12 ผลการเลียนแบบการทำงาน ที่จุดอินพุท I_1 และที่จุดเอาต์พุท R_5



รูปที่ 4.13 ผลการเลียนแบบการทำงาน ที่จุดอินพุท I_2 และที่จุดเอาต์พุท R_6



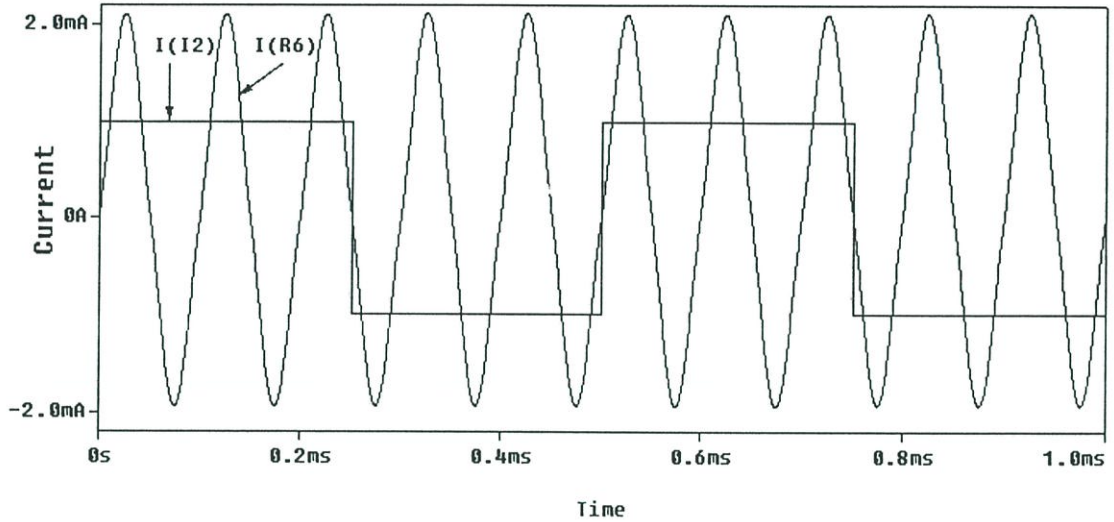
รูปที่ 4.14 ผลการเดินแบบการทำงานของกระแสที่ไหลผ่านตัวต้านทาน R_2



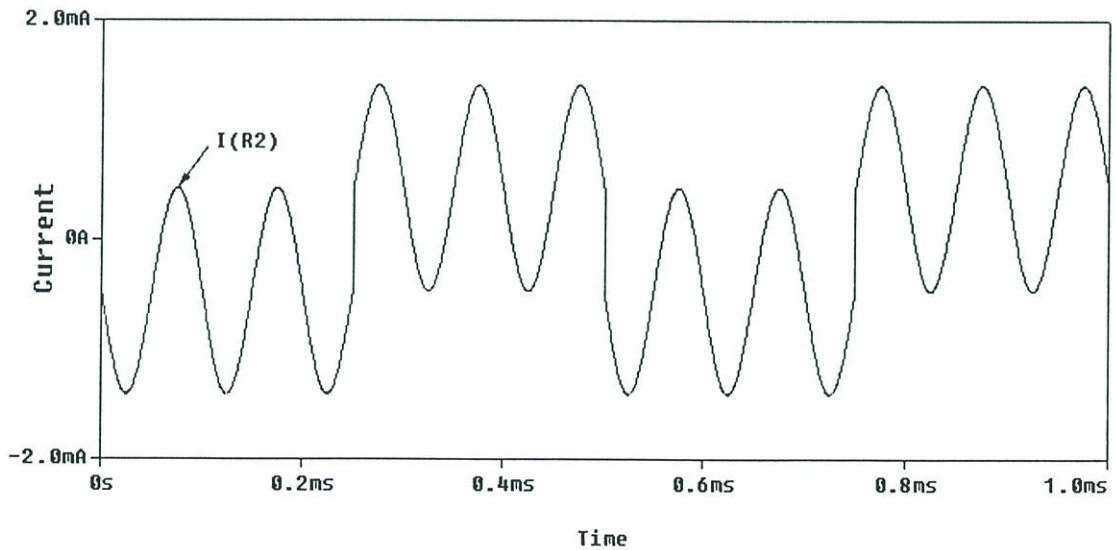
รูปที่ 4.15 ผลการเดินแบบการทำงาน ที่จุดอินพุท I_1 และที่จุดเอาต์พุท R_5

รูปที่ 4.15 - 4.17 เป็นผลการเดินแบบการทำงานโดยการป้อนกระแสอินพุท(I_1) เป็นสัญญาณกระแสคลื่นไซน์ ความถี่ 10 kHz ขนาด 2mA. และกระแสอินพุท(I_2) เป็นสัญญาณกระแสรูปสี่เหลี่ยม ความถี่ 2 kHz ขนาด 1 mA. ป้อนให้กับวงจรสายพานกระแสตัวที่ 1 และ 3 ตามลำดับ โดยให้ผลการเดินแบบการทำงานดังนี้ ในรูปที่ 4.15 เป็นการวัดสัญญาณกระแส $I(I_2)$ ที่จุดอินพุทของวงจรสายพานกระแสตัวที่ 1 และสัญญาณกระแส $I(R_5)$ ที่จุดเอาต์พุทของวงจรสายพานกระแสตัวที่ 2 ส่วนรูปที่ 4.16 เป็นการวัดสัญญาณกระแส $I(I_1)$ ที่จุดอินพุทของวงจรสายพานกระแสตัวที่ 3 และสัญญาณกระแส $I(R_6)$ ที่จุดเอาต์พุทของวงจรสายพานกระแสตัวที่ 4 จะเห็นได้ว่าสัญญาณกระแสรูปสี่เหลี่ยมที่ไหลผ่านตัวต้านทาน R_5 เป็นสัญญาณกระแส (I_2) ที่ถูกส่งมาจากอินพุทของวงจรสายพานกระแสตัวที่ 3 และสัญญาณกระแสรูปคลื่นไซน์ที่ไหลผ่านตัวต้านทาน R_6 เป็น

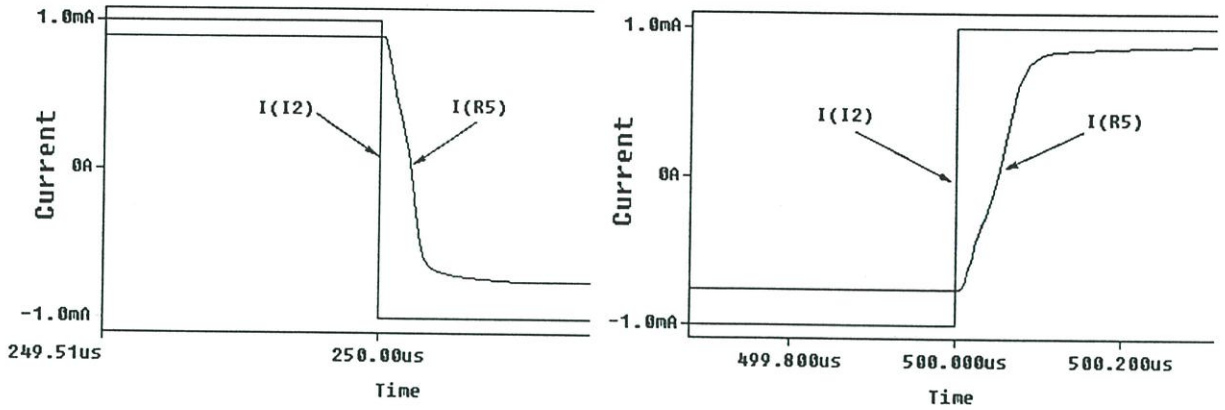
สัญญาณกระแส (I_1) ที่ถูกส่งมาจากอินพุทของวงจรสายพานกระแสตัวที่ 1 ส่วนรูปที่ 4.17 เป็นการวัดสัญญาณกระแส $I(R2)$ ที่ไหลผ่านตัวต้านทาน R_2 จะเห็นได้ว่าเป็นสัญญาณที่เกิดจากผลบวกของสัญญาณกระแสรูปคลื่นไซน์ที่อินพุท I_1 และสัญญาณกระแสรูปสี่เหลี่ยม I_2 จากผลการเขียนแบบในกรณีนี้จะเห็นว่าสามารถที่จะส่งสัญญาณในรูปแบบของสัญญาณดิจิทัลได้ โดยที่ให้ผลของเวลาหน่วงขึ้น T_r (rise time) และเวลาหน่วงลง T_f (falling time) เท่ากับ 70 ns.



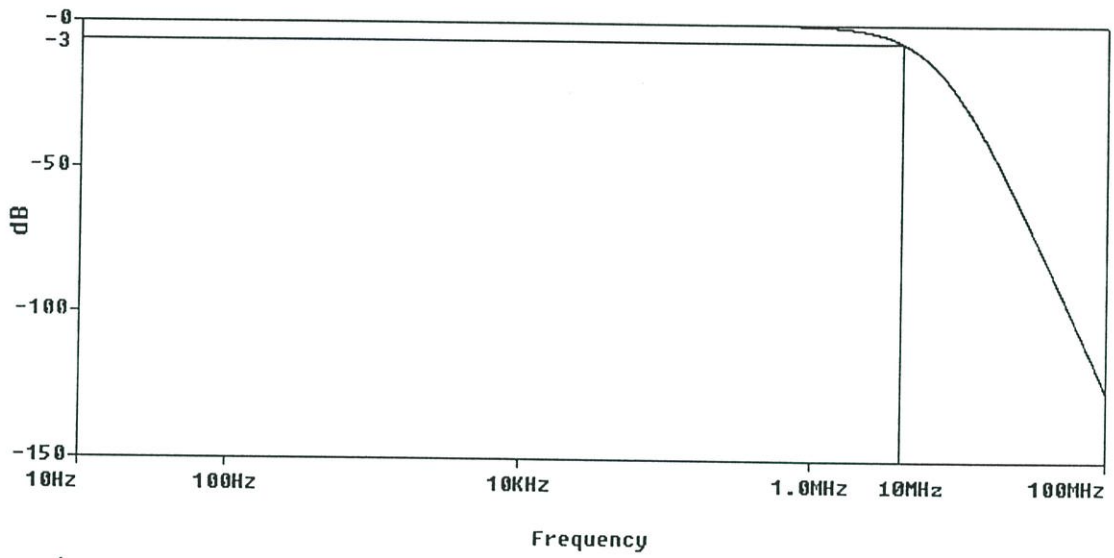
รูปที่ 4.16 ผลการเขียนแบบการทำงาน ที่จุดอินพุท I_2 และที่จุดเอาต์พุท R_6



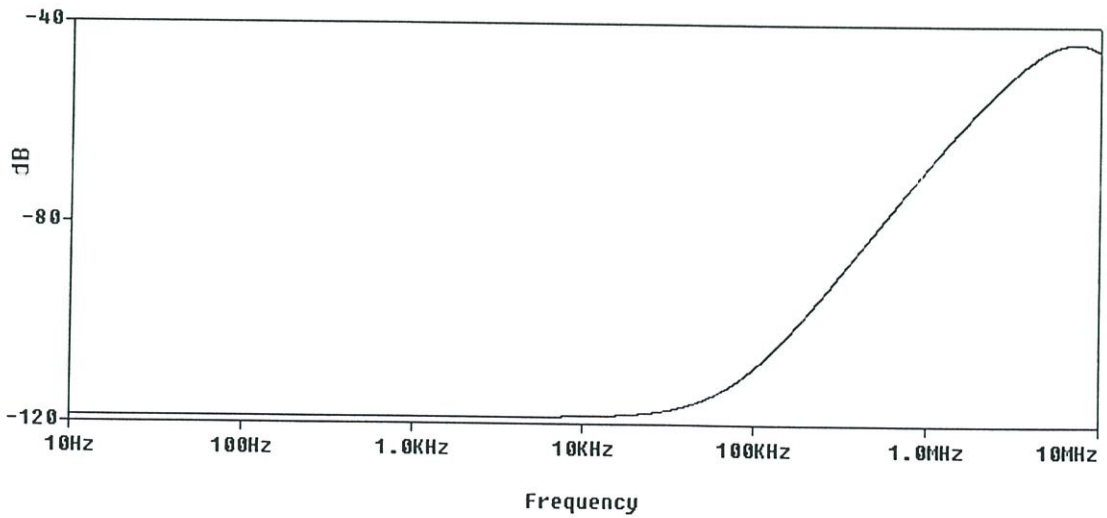
รูปที่ 4.17 ผลการเขียนแบบการทำงาน ของกระแสที่ไหลผ่านตัวต้านทาน R_2



รูปที่ 4.18 ผลการเดินแบบกระแสคิติดอลที่ไหลผ่านตัวต้านทาน R_5 เกิดผลหน่วงเวลาขึ้น-ลง



รูปที่ 4.19 ผลการเดินแบบการทำงานของช่วงปฏิบัติการทางความถี่



รูปที่ 4.20 ผลการเดินแบบการทำงานของ การข้ามช่องสัญญาณ

รูปที่ 4.19 เป็นผลการเลียนแบบการปฏิบัติการทางความถี่ของวงจรที่ได้ทำการออกแบบ ซึ่งสามารถที่จะทำงานได้ในช่วงกว้าง ที่ 10 MHz โดยสามารถที่จะนำไปประยุกต์ใช้ในการรับส่ง สัญญาณภาพและเสียงได้ รูปที่ 4.20 เป็นผลการเลียนแบบการข้ามช่องสัญญาณ โดยการป้อน สัญญาณรูปคลื่นไซน์ ความถี่ 10 kHz ขนาด 2mA. เข้าอินพุทของวงจรสายพานกระแสตัวที่ 1 และ ให้กระแสอินพุทของวงจรสายพานกระแสตัวที่ 3 เท่ากับ 0 mA. แล้ววัดสัญญาณกระแสที่จุด เอาท์พุทของวงจรสายพานกระแสตัวที่ 2 จะเกิดสัญญาณกระแสข้ามช่องที่ -113 dB. ซึ่งเป็นผลมา จากการถ่ายโอนแรงดันที่ขา Y ของวงจรสายพานกระแส ไปยังขา X ของวงจรสายพานกระแสซึ่งมี ค่าไม่เท่ากัน

4.5 สรุป

ผลการเลียนแบบการทำงานจะแสดงให้เห็นว่าตัวรับส่งสัญญาณแบบกระแสที่ออกแบบขึ้น นี้สามารถทำงานได้ตามหลักการ และมีข้อดีคือ ให้ผลตอบสนองแบบเวลาจริง, ความผิดเพี้ยนของ รูปสัญญาณต่ำ มีช่วงปฏิบัติการที่กว้าง และค่าใช้จ่ายในการเชื่อมต่อสายนำสัญญาณน้อย

ในการใช้งานควรจ่ายแรงดันไม่ต่ำกว่า 5 V เนื่องจากค่าความต้านทาน R_1 ที่ใช้มีค่า 100 Ohm อีกทั้งกระแสที่ไหลทั้งสองข้างประมาณข้างละ 20 mA ซึ่งรวมกันจะทำให้แรงดันตกคร่อม ตัวต้านทาน R_1 มีค่ามากกว่า 5 V

บทที่ 5

บทสรุปและข้อเสนอแนะ

5.1 บทสรุปและข้อเสนอแนะ

วิทยานิพนธ์ฉบับนี้ได้นำเสนอ การออกแบบตัวรับส่งสัญญาณกระแส หนึ่งลูประแส แบบสองทิศทางในเวลาเดียวกัน

บทที่ 1 ได้กล่าวถึง วัตถุประสงค์และความจำเป็นที่จะต้อง ออกแบบสร้างวงจรตัวรับและ ตัวส่งสองทิศทางในลูประแส

ในบทที่ 2 ได้กล่าวถึง หลักการของวงจรลูประแสที่ใช้ในการสื่อสาร หรือการรับส่ง สัญญาณนั้นมีด้วยกัน 2 ระบบ คือ

ระบบแรก เป็นการรับส่งสัญญาณลูประแสแบบดิจิทัล

ระบบที่สอง เป็นการรับส่งสัญญาณลูประแสแบบอนาลอก

ในบทที่ 3 ได้กล่าวถึง ที่มา และหลักการทำงานพื้นฐานของวงจรสายพานกระแส

ในบทที่ 4 ได้กล่าวถึง การทำงานของวงจร รับและส่งสัญญาณลูประแสแบบอนาลอก บน สายสัญญาณหนึ่งคู่ โดยการประยุกต์วงจรสายพานกระแสมาต่อร่วมกันสร้างเป็นวงจรรับส่ง สัญญาณกระแส พร้อมทั้งผลการเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE

5.2 แนวทางวิจัยและพัฒนาต่อ

ในวิทยานิพนธ์ฉบับนี้ จะเป็นการเชื่อมต่อระหว่างอุปกรณ์รับส่ง กับอุปกรณ์รับส่ง(Point To Point)ได้เพียง 2 จุดเท่านั้น ในการพัฒนาในอนาคตน่าจะสมารถที่จะทำให้สามารถติดต่อได้ มากกว่า 2 จุด(Multi Point) เพื่อเป็นการประหยัดค่าใช้จ่ายในการติดตั้งสายสัญญาณในระยะทางไกล

เอกสารอ้างอิง

- [1] Smith K.C., Sedra A., "The current conveyer – A new circuit building block." Proc. IEEE vol. 56, 1968. pp. 1368-1369
- [2] Sedra A.S, Roberts G.W., Gohh F. "The current conveyer : history progress and new result." Proc. IEEE vol.137, pt.G, no.2, Apr.1990. pp. 78-87
- [3] Sedra A., Smith K.C., "Second-generation current conveyors and its application." IEEE Trans. Circuit Theory, vol. CT-17 , 1970. pp. 132-134
- [4] Sharif-Bakhtial M., Aronhime P. "A current conveyer realization using operational amplifiers." Int.J.Electron., vol 45, no. 3 , 1978 . pp.283-288
- [5] Huertas J.L., "Circuit implementation of current conveyer." Electronic Letters, vol.16, no.6 1980. pp.225-226
- [6] Senani R., "Novel circuit implement of current conveyors using O.A. and O.T.A." Electronic Letters, vol.16, no.1 , 1998. pp.2-3
- [7] Fabre A., "Translinear current conveyer implementation ." Int.J.Electron., vol 59, no.5 , 1985. Pp.619-623
- [8] Febre A., Saaid O., Wiest F. and Boucheron C. "High frequency applications base on a new current controlled conveyer." IEEE Trans.Circuit Syst.I, vol.43 ,1996. pp.82-91
- [9] Gilbert B., "Translinear circuit : a proposed classification." Electronic Letters ,vol. 11, no.1, 1974. pp.14-19
- [10] C. Toumazou, F.J. Lidgey, and D.G. Haigh, "Analogue IC design : the current-mode approach", Peter Peeregrinus Lttd, April,1990.
- [11] Edwin W. Greeneich, "Analog Integrated circuits", Chapman & Hall, 1997.

ภาคผนวก ก.

ผลงานวิจัยที่ได้รับการตีพิมพ์

บทความที่ได้รับการตีพิมพ์ลงในวารสารมี บทความดังต่อไปนี้

- [1] สมชาย สุภาพ, วันชัย รีวรุจา, อนุชา แก้วพุดสุข, ธาตรี คัมภีระ และ สุจินต์ อันพันลำ, “ตัวรับส่งสัญญาณกระแสแบบหนึ่งคู่สาย สำหรับงานควบคุมและการวัดระยะไกล”, การประชุมวิชาการของมหาวิทยาลัยเกษตรศาสตร์ ครั้งที่ 38, 2543
- [2] สมชาย สุภาพ, วันชัย รีวรุจา, อนุชา แก้วพุดสุข และวันชัย รีวรุจา, “วงจรตรวจจับขอดีสัญญาณกระแส”, การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 22, 2542
- [3] ธวัชชัย ฉิมภาลี, วันชัย รีวรุจา, สมชาย สุภาพ และ วรรณดี เพชรณณิลำคำ, “วงจรเลือกค่าสูงสุดต่ำสุดความเร็วสูง”, การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 23, 2543
- [4] สมชาย สุภาพ, วันชัย รีวรุจา, อนุชา แก้วพุดสุข, ธาตรี คัมภีระ และ ธิภาพรรณ แซ่ลี, “วงจรถ่ายโอนเฟสที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์แบบซิมอส”, การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 23, 2543
- [5] V. Riewruja, A. Linthong, A. Kaewpoonsuk, R. Guntapong and S. Supaph, “A Current-mode peak detector circuit” Proceeding of the 15th, KACC’2000, Oct., 2000, pp. 49-51
- [6] V. Riewruja, T. Chimpalee, A. Chaikla and S. Supaph, “A High-speed Max/Min circuit” Proceeding of the 15th, KACC’2000, Oct., 2000, pp. 512-513

การประชุมทางวิชาการของมหาวิทยาลัยเกษตรศาสตร์ ครั้งที่ 38
The 38th Kasetsart University Annual Conference

สาขาวิศวกรรมศาสตร์ และ
สาขาอุตสาหกรรมเกษตร

1-4 กุมภาพันธ์ 2543

1-4 February 2000

จัดโดย

มหาวิทยาลัยเกษตรศาสตร์

ร่วมกับ

กระทรวงเกษตรและสหกรณ์

กระทรวงวิทยาศาสตร์ เทคโนโลยีและสิ่งแวดล้อม

ทบวงมหาวิทยาลัย



การประชุมทางวิชาการของมหาวิทยาลัยเกษตรศาสตร์ ครั้งที่ 38

ตัวรับส่งสัญญาณกระแสแบบหนึ่งคู่สาย สำหรับงานควบคุมและการวัดระยะไกล	206
<i>Two Wires Current Signal Transceiver For Remote Control And Telemetry</i>	
สมชาย สุภาพ วันชัย ธีรวิภา อนุชา แก้วพุดสุข และ สุจินต์ อันพันลำ	
Somchai Supaph, Vanchai Riewruja, Anucha Kaewpoonsuk and Sujin Anphanlam	
วงจรรขยายสัญญาณรบกวนต่ำ 2 สเตจสำหรับระบบการสื่อสารไมโครเวฟ.....	213
<i>2-Stage Low Noise Amplifier For Microwave Communication System</i>	
ณัฐพล จินดา มนต์ชัย ชำมช้อย สถาพร พรหมวงศ์ และ ประกิจ คงศิลาพันธ์	
Nuttapol Chinda, Monchai Chamchoy, Sathaporn Promwong and Prakrit Tangtisanon	
การเหนี่ยวนำกระแสอากาศปั่นป่วนระหว่างกระแสน้ำในระนาบ และทรงกระบอกอิสระเรียงกัน 2 อัน.....	220
<i>Flow-Induced Turbulence Between A Plane Jet And Two Abreast Small Cylinders</i>	
ศานติ วิริยะวิทย์ วิชิต ฉายประดิษฐ์ และบรรพต ศิริทรานูช	
Santi Wiriyawit, Wichit Laipradit and Banphot Sirinthanuch	
การออกแบบระบบเซลล์แสงอาทิตย์เพื่อเพิ่มสมรรถนะของหลังคาติดตั้งสู้อาทิตย์	230
<i>Design Of A Simple Pv System To Enhance The Role Of Roof Solar Collector</i>	
สหรัฐ อิงคะวานิช จงจิตร์ หิรัญลาภ และโจเซฟ เคดารี	
Saharat Ingkawanich, Jongjit Hirunlabh and Joseph Khedari	
การพัฒนาเตาปิ้งอาหารพลังงานแสงอาทิตย์.....	238
<i>Development Of A Solar Grill</i>	
สิทธิศักดิ์ พันธุ์บุญนาจจจจิตร หิรัญลาภ และโจเซฟ เคดารี	
Sittisak Panbunnak, Jongjit Hirunlabh and Joseph Khedari	
การพัฒนาหม้อหุงข้าวพลังงานแสงอาทิตย์	244
<i>Development Of A Solar Rice Cooker</i>	
สมภพ ปัญญาสมพรรค์ จงจิตร์ หิรัญลาภ และโจเซฟ เคดารี	
Sompop Punyasompuk, Jongjit Hirunlabh and Joseph Khedari	
การศึกษาปฏิกิริยาออกซิเดชันของไฮโดรเจนในเครื่องปฏิกรณ์ แบบอินเนอร์ทเมมเบรน.....	252
<i>Oxidative Dehydrogenation Of Butane In A Ceramic Membrane Reactor</i>	
ถาวร เจริญชลาณสาร สุทธิชัย อัสสะบำรุงรัตน์ Shigeo Goto และ ปิยะสาร ประเสริฐธรรม	
Tavorn Rienchalanusam, Suttichai Assabumrungrat, Shigeo Goto and Piyasan Praserthdam	

ตัวรับส่งสัญญาณกระแสแบบหนึ่งคู่สาย สำหรับงานควบคุมและการวัดระยะไกล Two Wires Current Signal Transceiver For Remote Control And Telemetry

สมชาย สุภาพ วันชัย ธีรจุฑา อรุษา แก้วพูลสุข และ สุจินต์ อันพันลำ

Somchal Supaph, Vanchal Riewruja, Anucha Kaewpoonsuk and Sujin Anphanlam *

ภาควิชาวิศวกรรมระบบควบคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

Department of Control Engineering, Faculty of Engineering,

King Mongkut's Institute of Technology Ladkrabang

บทคัดย่อ

บทความนี้เป็นการนำเสนอตัวรับส่งสัญญาณแบบกระแสที่ใช้สายสัญญาณเพียงคู่เดียวในการควบคุมและการวัดสัญญาณระยะไกล โดยที่สัญญาณที่รับและส่งจะเป็นสัญญาณกระแสแบบอนาล็อก และสามารถที่จะรับและส่งได้ในเวลาเดียวกัน การออกแบบตัวรับส่งสัญญาณที่นำเสนอจะประกอบไปด้วยวงจรถ่ายพาน-กระแสแบบลบชนิดมีจุดออก 2 จุด 2 ชุด และความต้านทาน 2 ตัว สมรรถนะของวงจรถ่ายพานนี้จะยืนยันได้ด้วยผลการเลียนแบบการทำงานด้วยโปรแกรม PSPICE

ABSTRACT

In this article, an analog current signal transceiver using two wires connection for remote control and telemetry is proposed. The proposed transceiver can transmit and receive the current signal at the same time. The design consists of two dual output negative current conveyors (CCII-) and two resistors. Simulation results demonstrating the circuit performance are confirmed by using PSPICE analogue simulation program.

คำนำ

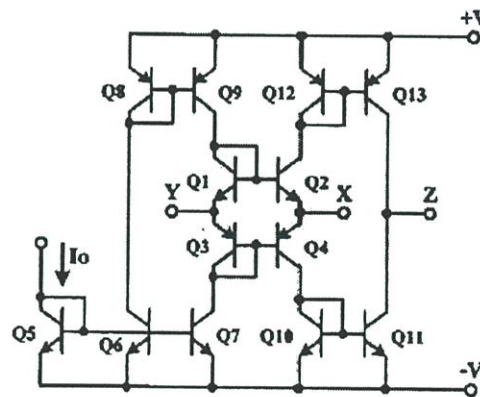
การวัดสัญญาณและการควบคุมระยะไกลเป็นส่วนสำคัญเป็นอย่างมาก สำหรับการควบคุมและตรวจวัดสัญญาณในระบบอุตสาหกรรมขนาดใหญ่ เช่น การควบคุมการหมุนของลูกทึบอ้อย การควบคุมอุณหภูมิในหม้อไอน้ำ การควบคุมการเผาไหม้ของเชื้อเพลิงในโรงจักรไฟฟ้า การควบคุมอุณหภูมิของหม้อย้อมผ้า เป็นต้น การวัดสัญญาณระยะไกลจะทำการส่งสัญญาณจากจุดที่ต้องการจะวัดไปยังห้องควบคุม ซึ่งจุดที่ต้องการจะวัดสัญญาณโดยทั่วไปจะเป็นบริเวณที่ค่อนข้างอันตรายหรือบริเวณที่ไม่สามารถเข้าถึงได้ จึงจำเป็นต้องนำเครื่องมือไปติดตั้งบริเวณที่จะวัดสัญญาณ ในขณะที่อุปกรณ์ที่ใช้สำหรับควบคุมส่วนใหญ่จะอยู่ในบริเวณเดียวกับจุดที่จะทำการวัดสัญญาณ ดังนั้นการวัดสัญญาณและการควบคุมจึงจะใช้การรับส่งสัญญาณระยะไกล ในการส่งสัญญาณที่วัดได้และสัญญาณสำหรับควบคุมจึงนิยมใช้การส่งแบบกระแสเพื่อให้การส่งสัญญาณสามารถส่งได้ในระยะทางไกลและมีการรบกวนของสัญญาณรบกวนต่ำ ทำให้สัญญาณที่รับได้หรือส่งออกไปเข้ามามีความเที่ยงตรงสูง การรับส่งสัญญาณแบบกระแสโดยทั่วไปจะแยกสายสัญญาณออกเป็นสองชุดคือ สายสำหรับส่งหนึ่งชุดและรับหนึ่งชุด ในขณะที่เดียวกันก็จะ

การประชุมทางวิชาการของมหาวิทยาลัยเกษตรศาสตร์ ครั้งที่ 38

ต้องมีสายสำรองอีกอย่างละหนึ่งชุดสำหรับใช้ในกรณีฉุกเฉินที่สายสัญญาณเดิมเกิดปัญหา ทำให้จะต้องสิ้นเปลืองสายสัญญาณ และค่าใช้จ่ายมากขึ้น ในบทความนี้จะเป็นการนำเสนอการรับส่งสัญญาณกระแสที่ใช้สายสัญญาณชุดเดียวสำหรับการรับและส่งสัญญาณสำหรับงานวัดและควบคุมระยะไกล โดยสัญญาณกระแสที่รับและส่งจะเป็นแบบอนาล็อกและสามารถรับและส่งได้ในเวลาเดียวกัน ทำให้สามารถที่จะลดจำนวนของสายนำสัญญาณและลดค่าใช้จ่ายลงได้ หลักการของวงจรที่นำเสนอจะมีรูปแบบที่ง่ายไม่ซับซ้อนและมีขนาดเล็ก สามารถที่จะทำงานได้อย่างมีประสิทธิภาพ มีช่วงผลตอบสนองทางความถี่ที่กว้าง และยังสามารถรับส่งสัญญาณแบบดิจิทัลได้อีกด้วย

หลักการทํางาน

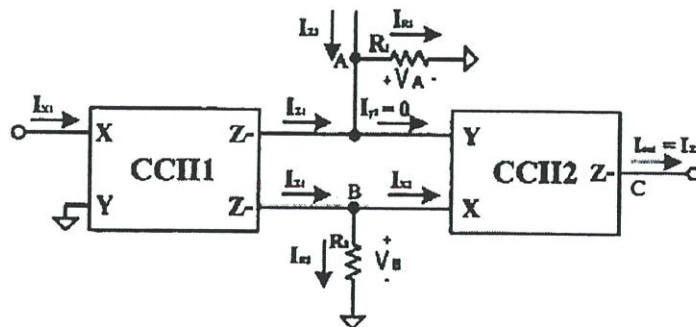
ตัวรับส่งสัญญาณกระแสแบบอนาล็อก แสดงดังรูปที่ 2 โดยที่ CCH1 และ CCH2 คือวงจรสายพานกระแสแบบลบขั้วมีจุดออก 2 จุด และ 1 จุดตามลำดับ จากคุณสมบัติของวงจรสายพานกระแสรุ่นที่สอง ดัง แสดงในรูปที่ 1 คือ



รูปที่ 1 วงจรสายพานกระแสรุ่นที่สองแบบบวก

$$\begin{bmatrix} i_y \\ V_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & V_T/2I_O & 0 \\ 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} V_y \\ i_x \\ V_z \end{bmatrix} \quad (1)$$

เมื่อ \$V_T\$ คือ ศักย์ตาความร้อน (thermal voltage)



รูปที่ 2 ตัวรับส่งสัญญาณอนาล็อกแบบกระแส

การประชุมทางวิชาการของมหาวิทยาลัยเกษตรศาสตร์ ครั้งที่ 38

จากวงจรในรูปที่ 2 จะได้ความสัมพันธ์ที่จุดต่าง ๆ ดังนี้
ที่จุด A

$$V_A = (I_{R1})R_1$$

$$V_A = (I_{z1} + I_{z3} - I_{z2})R_1 \tag{2}$$

จากคุณสมบัติของ CCI คือ $I_{z1} = -I_{x1}$ และ $I_{z2} = 0$ ดังนั้นสมการที่ 2 จะได้

$$V_A = (I_{z3} - I_{x1})R_1 \tag{3}$$

ที่จุด B

$$V_B = (I_{R2})R_2 = (I_{z1} - I_{z2})R_2$$

$$V_B = (-I_{x1} - I_{z2})R_2 \tag{4}$$

และ $V_B = V_A$ เมื่อ $2I_O \gg V_T I_x$ $\tag{5}$

แทนค่าสมการที่ (3) และ (4) ลงในสมการที่ (5) และกำหนดให้ $R_1 = R_2$ จะได้

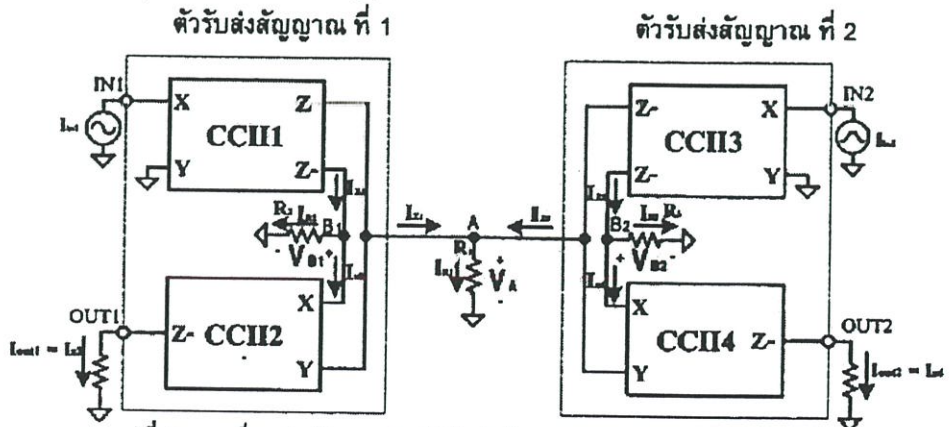
$$I_{x2} = -I_{z3} \tag{6}$$

ที่จุด C

$$I_{out} = I_{z2} = -I_{x2} = I_{z3}$$

$\therefore I_{out} = I_{z3}$ $\tag{7}$

จากสมการที่ (2) ถึง (7) เมื่อให้ I_{x1} คือ สัญญาณกระแสอินพุท (I_{in}) ที่ต้องการส่งและ I_{z3} คือ สัญญาณกระแสที่ต้องการรับจากตัวรับส่งสัญญาณอีกชุดหนึ่ง สัญญาณกระแส I_{z3} จะมาปรากฏที่พอร์ท Z ของ CCI2 (จุด C) ซึ่งจะใช้เป็นจุดแสดงสัญญาณที่รับเข้ามา ดังนั้นวงจรดังกล่าวนี้จึงสามารถนำไปใช้เป็นตัวรับส่งสัญญาณอนาล็อกแบบกระแสสำหรับการควบคุมและการวัดระยะไกลผ่านสายสัญญาณเพียงคู่เดียวได้ดังแสดงในรูปที่ 3 โดยที่รูปที่ 4 แสดงวงจรสายพานกระแสรุ่นที่สองแบบลบนิกที่มีจุดออกสองจุดที่นำมาประกอบขึ้นเป็นตัวรับส่งสัญญาณอนาล็อกแบบกระแส สำหรับวงจรสายพานกระแสชนิดที่มีจุดออกจุดเดียวจะอาศัยหลักการเดียวกันเพียงแต่จะมีจุดออก ที่พอร์ท Z จุดเดียวเท่านั้น จากรูปที่ 3 จะได้ความสัมพันธ์ของกระแสที่จุดออกของตัวรับส่งสัญญาณทั้งสองตัวดังนี้



รูปที่ 3 การเชื่อมต่อกันระหว่างตัวรับส่งสัญญาณอนาล็อกแบบกระแส

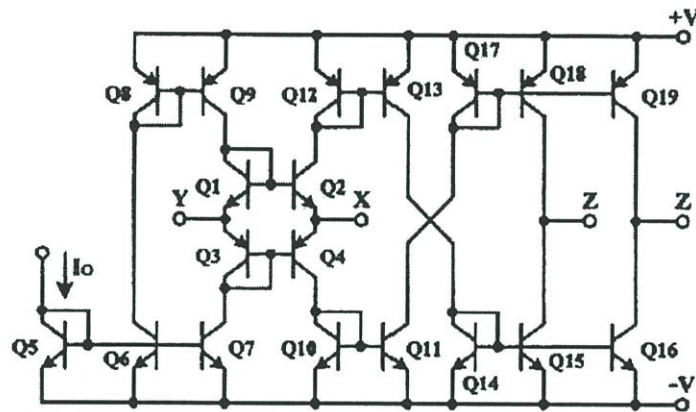
การประชุมทางวิชาการของมหาวิทยาลัยเกษตรศาสตร์ ครั้งที่ 38

$$I_{out1} = I_{in2} \quad (8)$$

และ

$$I_{out2} = I_{in1} \quad (9)$$

จากสมการที่ (8) และ (9) I_{in1} และ I_{in2} คือสัญญาณกระแสที่ตัวรับส่งสัญญาณ ชุดที่ 1 ต้องการส่งไปให้ตัวรับส่งสัญญาณ ชุดที่ 2 และสัญญาณกระแสที่ตัวรับส่งสัญญาณ ชุดที่ 2 ต้องการส่งไปให้ตัวรับส่งสัญญาณ ชุดที่ 1 ตามลำดับ สำหรับ I_{out1} และ I_{out2} คือสัญญาณกระแสที่ตัวรับส่งสัญญาณทั้งสองรับได้

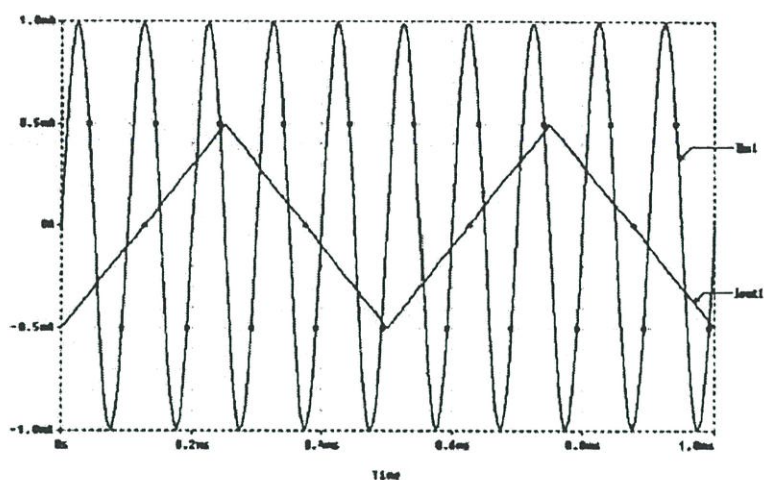


รูปที่ 4 วงจรของวงจรสายพานกระแสรุ่นที่ 2 แบบลบ ชนิดมีจุดออกสองจุดที่ปรับปรุงจากรูปที่ 1

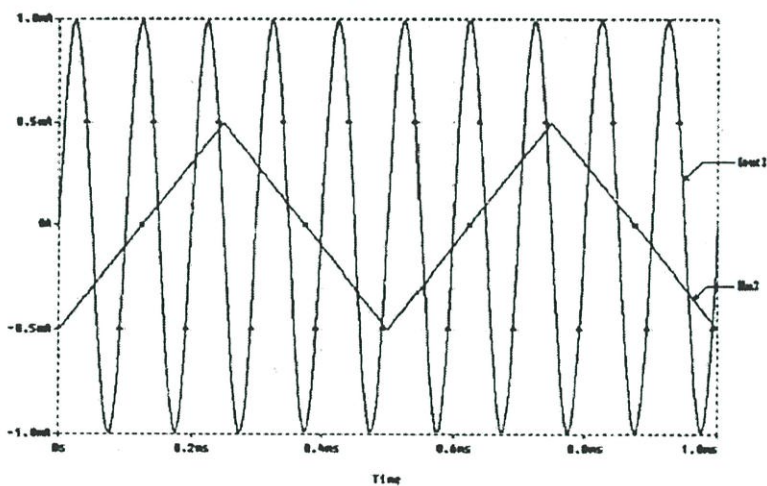
ผลการเลียนแบบการทำงานของตัวรับส่งสัญญาณ

ในการยืนยันถึงสมรรถนะของวงจรที่นำเสนอจะใช้โปรแกรม PSPICE เลียนแบบการทำงานของวงจรในรูปที่ 3 โดยใช้วงจรสายพานกระแสรุ่นที่สองในรูปที่ 4 เป็นหลัก โดยได้เลือกใช้ทรานซิสเตอร์ชนิด PNP เบอร์ 2N3906 และชนิด NPN เบอร์ 2N3904 , $I_o = 1\text{mA}$, $V_{CC} = 15\text{V}$, $V_{EE} = -15\text{V}$, $R_1 = R_2 = R_3 = 100\Omega$

รูปที่ 5 แสดงผลการเลียนแบบการทำงานของตัวรับส่งสัญญาณในรูปที่ 3 เมื่อป้อน I_{in1} เป็นสัญญาณกระแสกลืนขานัย ขนาด 1mA ความถี่ 10kHz ที่จุดเข้า IN1 ของตัวรับส่งสัญญาณตัวที่ 1 และป้อน I_{in2} เป็นสัญญาณกระแสรูปคลื่นตามเหลี่ยม ขนาด 0.5mA ความถี่ 2kHz ที่จุดเข้า IN2 ของตัวรับส่งสัญญาณตัวที่ 2 ซึ่งจะได้ กระแสเอาต์พุต I_{out1} และ I_{out2} ที่จุดออก OUT1 และ OUT2 ของตัวรับส่งสัญญาณทั้งสองตามลำดับ โดย I_{in1} ในรูปที่ 5(ก) จะปรากฏเป็น I_{out2} ในรูปที่ 5(ข) ในทำนองเดียวกัน I_{in2} ในรูปที่ 5(ข) จะปรากฏเป็น I_{out1} ในรูปที่ 5(ก) ซึ่งจะเห็นได้ว่าวงจรที่นำเสนอสามารถที่จะรับส่งสัญญาณได้อย่างถูกต้อง



(ก) ตัวรับส่งสัญญาณ ตัวที่ 1

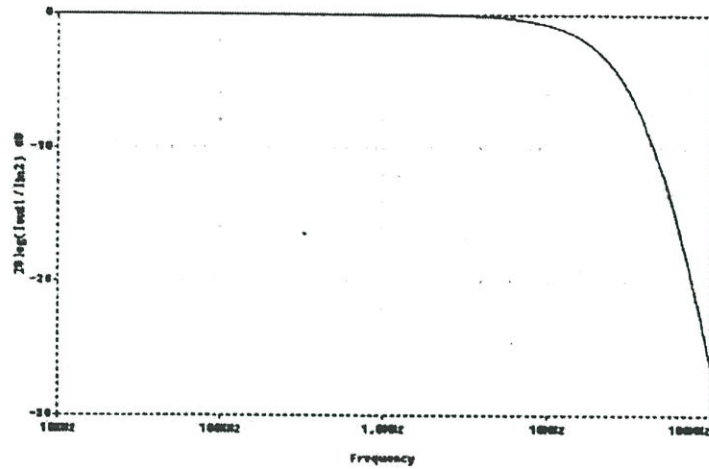


(ข) ตัวรับส่งสัญญาณ ตัวที่ 2

รูปที่ 5 ผลการเขียนแบบการทำงานของตัวรับส่งสัญญาณด้วยโปรแกรม PSPICE

ในรูปที่ 6 แสดงให้เห็นถึงผลตอบสนองทางความถี่ของวงจรที่นำเสนอ จะเห็นได้ว่าผลตอบสนองทางความถี่จะมีค่าประมาณ 20 MHz

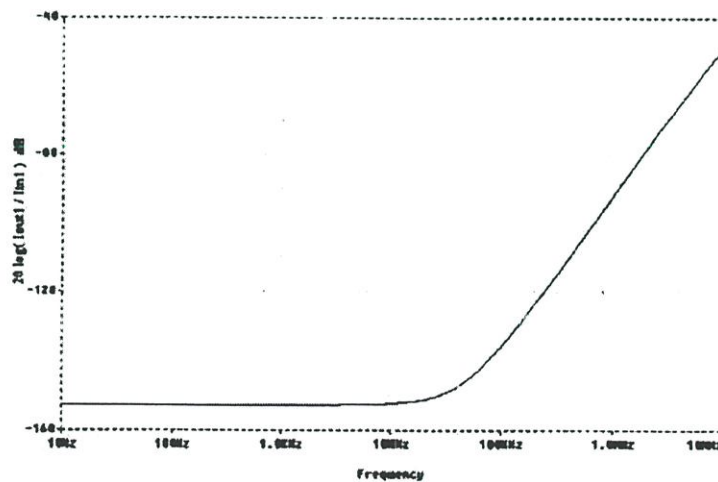
การประชุมทางวิชาการของมหาวิทยาลัยเกษตรศาสตร์ ครั้งที่ 38



รูปที่ 6 ผลตอบสนองทางความถี่ของตัวรับส่งสัญญาณทั้งสอง

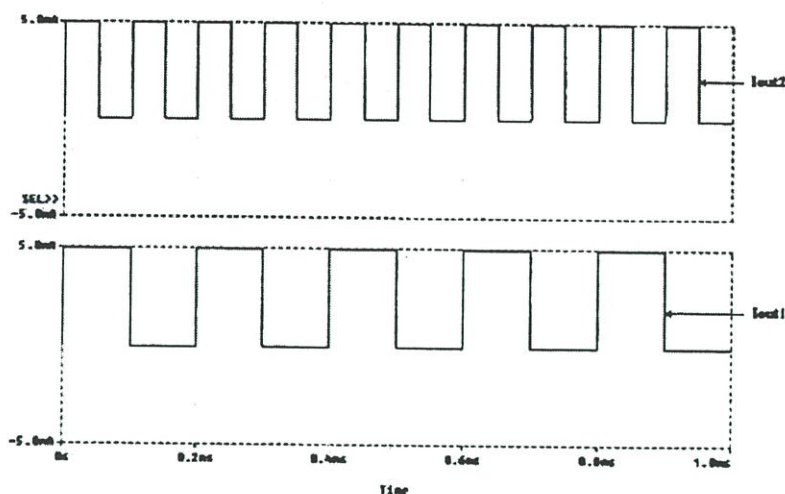
สำหรับผลการรบกวนกันระหว่างจุดเข้าและจุดออกของตัวรับส่งสัญญาณเมื่อป้อนสัญญาณเข้าที่จุดเข้าและวัดสัญญาณที่จุดออกของตัวรับส่งสัญญาณแล้วเดียวกัน โดยจะได้สัญญาณรบกวนกันระหว่างจุดเข้าและจุดออกมีค่าเท่ากับ -153dB ซึ่งเป็นค่าน้อยมาก ดังแสดงในรูปที่ 7

ในรูปที่ 8 เป็นผลการเลียนแบบการทำงานของวงจร เมื่อป้อนสัญญาณเป็นรูปสี่เหลี่ยมขนาด 5mA ความถี่ 10kHz และ 5kHz เข้าที่จุดเข้า IN1 และจุดเข้า IN2 ของตัวรับส่งสัญญาณทั้งสองตามลำดับ โดยจะได้กระแสที่จุดออก OUT1 เท่ากับกระแสที่จุดเข้า IN2 และกระแสที่จุดออก OUT2 เท่ากับกระแสที่จุดเข้า IN1



รูปที่ 7 การรบกวนกันระหว่างจุดเข้าและจุดออก

การประชุมทางวิชาการของมหาวิทยาลัยเกษตรศาสตร์ ครั้งที่ 38



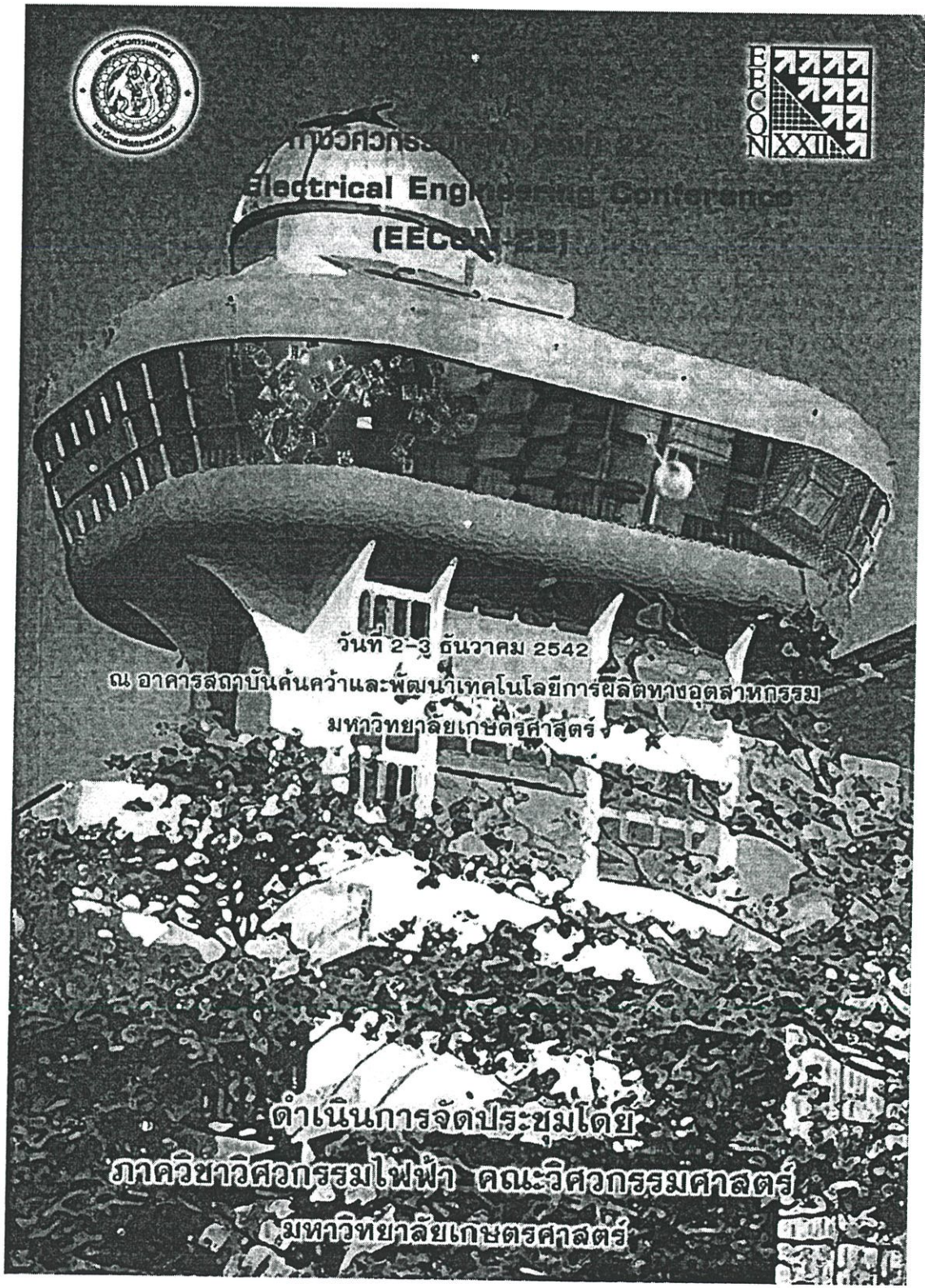
รูปที่ 8 สัญญาณจุดออกของตัวรับส่งสัญญาณทั้ง 2 ชุด เมื่อสัญญาณจุดเข้าเป็นสัญญาณรูปสี่เหลี่ยม

สรุป

บทความนี้เป็นนำเสนอการออกแบบตัวรับส่งสัญญาณอนาล็อกแบบกระแสสำหรับการควบคุมและการวัดระยะไกล โดยใช้วงจรสายพานกระแสรุ่นที่ 2 สองชุดประกอบกับตัวต้านทานแค่สองตัว ทำให้ได้ตัวรับส่งสัญญาณที่สามารถรับและส่งสัญญาณกระแส ที่ขนาดและความถี่ต่างๆได้ในเวลาเดียวกัน โดยผ่านทางสายสัญญาณเพียงเส้นเดียว ตัวรับส่งสัญญาณที่นำเสนอจะมีผลตอบสนองทางความถี่ที่กว้างและมีความเที่ยงตรงสูง

เอกสารอ้างอิง

- C. Toumazou, F.J. Lidgey, and D.G. Haigh, April, 1990. Analogue IC design : the current-mode approach, Peter Peeregrinus Ltd.
- Edwin W. Greeneich, 1997. Analog Integrated circuits, Chapman & Hall.
- Fabre, O. Saaid, F. Wicst and C. Boucheron, 1996. High frequency applications based on a new current controlled conveyor, IEEE Trans Circuit & Systems, CAS vol. 43, no. 2, 82-91



การประชุมวิศวกรรมไฟฟ้า
Electrical Engineering Conference
(EECON XXIII)

วันที่ 2-3 ธันวาคม 2542

ณ อาคารสถาบันค้นคว้าและพัฒนาเทคโนโลยีการผลิตทางอุตสาหกรรม
 มหาวิทยาลัยเกษตรศาสตร์

ดำเนินการจัดประชุมโดย

ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์

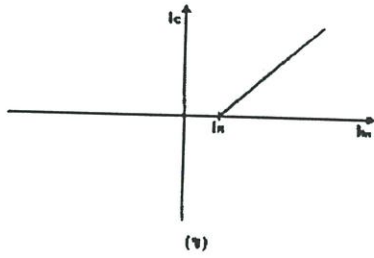
มหาวิทยาลัยเกษตรศาสตร์

วันศุกร์ที่ 3 ธันวาคม 2542

14.20-14.40	การประยุกต์ใช้ชุดประมวลผลเชิงดิจิทัลในการออกแบบชุดควบคุมอินเวอร์เตอร์แบบอาร์คิเทคเจอร์แบบเบ็ดเสร็จ DSP Application for RWDIM Inverters ลักษณะ กิจจารักษ์ พรชัย ภววงศ์ศักดิ์ มหาวิทยาลัยเทคโนโลยีมหานคร (DS043)	528
14.40-15.00	อัลกอริทึมค่าเฉลี่ยกำลังน้อยที่สุดแบบมีการหน่วงสัมประสิทธิ์การปรับค่า The LMS Algorithms with Delayed Coefficient Update พุทธพงศ์ สมใจ มหาวิทยาลัยเทคโนโลยีมหานคร (DS044)	532
DAY THREE: 3rd December 2000, A.T.		
09.00-09.20	เครื่องควบคุมสัญญาณไฟจราจรแบบอัตโนมัติโดยใช้ไมโครคอนโทรลเลอร์ Automatic Traffic Light Controller using Microcontroller ณรงค์ กวาทก พิสิฐ บุญศรีเมือง พิเชฐ ม่วงนวล และ ถวิล พึ่งพา สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง (CT027)	536
09.20-09.40	วงจรตรวจจับสนัยขยสัญญาณกระแส A Peak Detector for Current Signal สมชาย สุภาพ อนุชา แก้วพูลสุข และวันชัย จีร์จจา สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง (CT028)	540
09.40-10.00	วงจรเรียงกระแสแบบเต็มคลื่นโดยใช้ OTA OTA based precision full-wave rectifier นรินทร์ ธรรมารักษ์วัฒน์ วันชัย จีร์จจา วิมลกล สุระกำพลกร พรชัย ทลายพล สุจินต์ อินพันลำ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง (CT029)	544
10.00-10.20	การควบคุมแบบปรับตัวสำหรับแขนกลข้อต่อเดียวแบบอ่อนตัวโดยใช้ข่ายงานเวฟเล็ต Adaptive control of One-Link Flexible Robot Arms Using Wavelet Networks จิตโกมุท ส่งศิริ นภจักร ฆาสุกวนิช กันต์ สมบัติวิไลวานิช วพนม อภิชาติวัลลภ และ วัชรพงษ์ ไชวีฑูรกิจ จุฬาลงกรณ์มหาวิทยาลัย (CT030)	548
DAY FOUR: 4th December 2000, C.T.		
10.40-11.00	การควบคุมแบบตรวจสอบล่วงหน้าด้วยเครือข่ายนิวรอลฐานรีคมีสำหรับตัวแลกเปลี่ยนความร้อน Radial Basis Neural Networks Based Predictive Control for Heat Exchanger อรรถสิทธิ์ สิริมงคล และ วราภรณ์ เขาวีศิษุ จุฬาลงกรณ์มหาวิทยาลัย (CT031)	552
11.00-11.20	ระบบลอบเทียบอุณหภูมิแบบอัตโนมัติ An Automatic Temperature Calibration System อรรถพล ชัมภกุล และ กฤษดา วิศวะอินทร์ จุฬาลงกรณ์มหาวิทยาลัย (CT032)	556
11.20-11.40	การออกแบบระบบควบคุมวิกฤตสำหรับรถไฟฟ้านามแม่เหล็ก Critical control system design for a MagLev vehicle ดร.สุชิน อรุณสวัสดิ์วงศ์ และ อภินันท์ อรรถรรณไพรัช จุฬาลงกรณ์มหาวิทยาลัย (CT033)	560
11.40-12.00	การกำลุปใหม่ และการควบคุม H ที่ infinite สำหรับแขนกลแบบอ่อนตัว Loopshaping and H-infinity Control for Flexible Robot Arm ศักดิ์วารีย์ แซ่โค้ว และ เดวิด บรรเจิดพงศ์ชัย จุฬาลงกรณ์มหาวิทยาลัย (CT035)	564

การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 22

วงจรรววจับยอดสัญญาณกระแส



รูปที่ 1 (ก) วงจรรววจับกระแส
(ข) คุณสมบัติ

วงจรรูปที่ 1(ก) แสดงวงจรรววจับกระแส โดยที่ทรานซิสเตอร์ Q_1, Q_2, Q_3 และ Q_4 คือร่วมกันเป็นวงจรรววจับกระแสแบบลบ ที่มีอัตราส่วนส่งผ่านกระแสเท่ากันหนึ่ง แหล่งจ่ายกระแสคงที่ I_m ไหลผ่านทรานซิสเตอร์ Q_1 เป็นตัวสร้างแรงดันไบอัส ให้ทรานซิสเตอร์ Q_1 และ Q_2 ทำงานในช่วงคั่นของคลาต AB เพื่อลดผลของค่าหม้อเวลาในช่วงคั่นต้นศูนย์ที่กีดกันกับ Q_1 และ Q_2 แหล่งจ่ายกระแส I_m คือกระแสต้นเริ่มต้นที่จะทำให้อุปกรณ์กระแสจ่ายกระแส I_c ยังจุดออกที่จุด C สมมติให้ทรานซิสเตอร์ทุกตัวมีคุณสมบัติเหมือนกันทุกประการ เมื่อมีสัญญาณกระแสอินพุต I_m ให้กับวงจรที่จุด A จะให้ความสัมพันธ์ของกระแสจุดเข้าที่จุด A และจุดออก C ดังนี้

จุดเข้า A

$$I_A = I_m - I_R \quad (1)$$

จุดออก C

$$I_c = I_2 \quad (2)$$

พิจารณาสมการที่ (1) กระแส I_A เป็นลบเมื่อ $I_m < I_R$ ทำให้ทรานซิสเตอร์ Q_1 นำกระแส เกิดกระแส $I_1 = -I_A$ ไหลผ่าน Q_1 และกระแส I_2 จะเท่ากับศูนย์, ถ้า $I_m > I_R$ ทำให้กระแส I_A เป็นบวก เกิดเป็นกระแส I_1 ไหลผ่านทรานซิสเตอร์ Q_2 และกระแส I_2 จะเท่ากับศูนย์ เมื่อแทนสมการที่ (1) ลงในสมการที่ (2) ตามความสัมพันธ์นี้จะได้

$$I_c = \begin{cases} 0 & \text{เมื่อ } I_m \leq I_R \\ I_m - I_R & \text{เมื่อ } I_m > I_R \end{cases} \quad (3)$$

จากวงจรรูปที่ 1(ก) และสมการที่ (3) จะได้กราฟคุณสมบัติของวงจรรววจับกระแส ดังแสดงในรูปที่ 1(ข)

2.2 วงจรรววจับยอดสัญญาณกระแส

จากพื้นฐานของวงจรรววจับกระแสในรูปที่ 1 สามารถนำมาประกอบกับตัวเก็บประจุ C, และวงจรรววจับยอดสัญญาณกระแสแรงดันเป็นกระแส สร้างเป็นวงจรรววจับยอดสัญญาณกระแส ดังแสดงในรูปที่ 2 โดยที่ I_m ซึ่งเป็นค่ากระแสเริ่มต้นที่จะทำให้อุปกรณ์กระแสเริ่มจ่ายกระแส เกิดจากการส่งผ่านค่าสัญญาณกระแส I_m ในอัตราส่วน 1:1 ป้อนกลับมายังจุดเข้า A จากกรณีที่ทรานซิสเตอร์ Q_1 และ Q_2 คัดกันแบบคาร์ลิงตัน ซึ่งมีอินพุตที่แคบสูงมาก(3-4) ดังนั้นกระแสที่ไหลผ่านตัวเก็บประจุ C, จึงมีค่าประมาณ I_1 และจากเงื่อนไขของวงจรรววจับกระแสตามสมการที่ (3) ทำให้ได้ความสัมพันธ์ของแรงดันที่ตกคร่อมตัวเก็บประจุ C, คือ

$$V_{C1}(t) = \begin{cases} V_{C1}(t_0) & \text{เมื่อ } I_m \leq I_R \\ \frac{1}{C_1} \int_{t_0}^t (I_m - I_R) \cdot dt + V_{C1}(t_0) & \text{เมื่อ } I_m > I_R \end{cases} \quad (4)$$

เมื่อ $V_{C1}(t_0)$ คือแรงดันตกคร่อมตัวเก็บประจุ C, ในสภาวะก่อนหน้า

จากสมการที่ (4) แรงดัน $V_{C1}(t)$ ที่จุด C จะถูกส่งผ่านไปยังขาอินพุตของ Q_3 (จุด D) ให้มีค่าเท่ากับ $V_{C1}(t) - 2V_{BE}$ (เมื่อ V_{BE} คือ แรงดันตกคร่อมระหว่างขาเบสกับขาอีมิเตอร์ของทรานซิสเตอร์) ซึ่งจะถูกแปลงเป็นกระแสที่มีค่าเท่ากับ $(V_{C1}(t) - 2V_{BE}) / R_1$ ไหลผ่านตัวต้านทาน R_1 แหล่งจ่ายกระแสที่ I_{B2} ทำหน้าที่เป็นตัวสร้างแรงดันไบอัสให้กับทรานซิสเตอร์ Q_3 และ Q_4 ทำให้สามารถส่งผ่านแรงดันจากจุด C มายังจุด D ได้อย่างถูกต้อง เมื่อพิจารณาจุดออก(E) ซึ่งทรานซิสเตอร์ $Q_3 - Q_4$ คือร่วมกันเป็นวงจรรววจับกระแสที่มีอัตราส่วนส่งผ่านกระแสเท่ากันหนึ่ง เราจะได้ความสัมพันธ์ของกระแสดังนี้

$$I_{out} = I_E - I_{B1} = I_D - I_{B2}$$

$$I_{out} = (I_{R1} + I_{B2}) - I_{B1} \quad (5)$$

เมื่อกำหนดให้ $I_{B1} = I_{B2}$ ดังนั้นจะได้

$$I_{out} = I_{R1} \quad (6)$$

จากสมการที่ (6), I_{R1} คือกระแสที่ไหลผ่านตัวต้านทาน R_1 อันเกิดจากแรงดันที่ส่งผ่านมาจากจุด C ซึ่งจะมีค่าเพิ่มขึ้นเมื่อสัญญาณกระแสอินพุต (I_m) ถูกดึงออกจากวงจรรววจับมากกว่ากระแส I_m ที่ป้อนกลับ

CT028

วงจรตรวจจับยอดสัญญาณกระแส

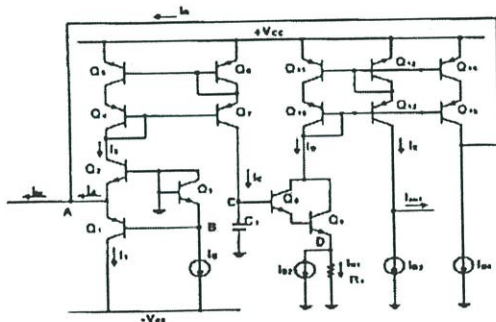
ไป และจะคงค่าไว้เมื่อสัญญาณกระแส I_L มีขนาดน้อยกว่ากระแส I_m จากพฤติกรรมดังกล่าวนี้แสดงถึงว่าวงจรในรูปที่ 2 แสดงคุณสมบัติเป็น วงจรตรวจจับค่ายอดสุดของสัญญาณกระแสแน่นอน

3 ผลการทำงานของวงจร

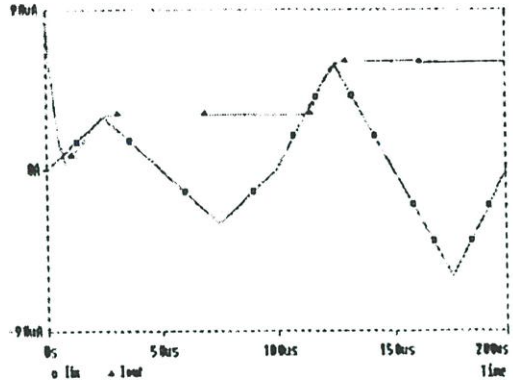
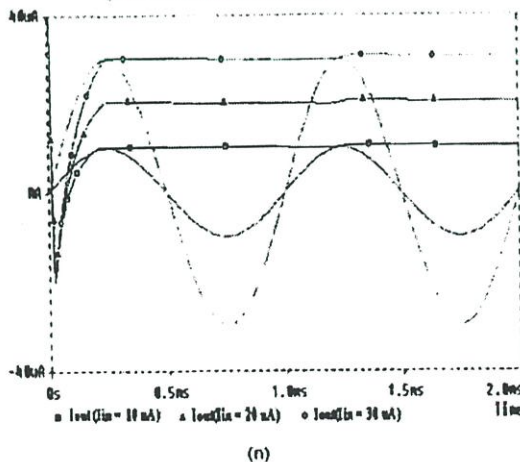
จากวงจรในรูปที่ 2 ได้ใช้โปรแกรม PSPICE เขียนแบบการทำงานโดยเลือกใช้ทรานซิสเตอร์ชนิด PNP เบอร์ 2N3906, ชนิด NPN เบอร์ 2N3904, $V_{CC} = 15\text{ V}$, $V_{EE} = -15\text{ V}$, $I_{B1} = 1\text{ mA}$, $I_{B2} = I_{B3} = I_{B4} = 100\text{ }\mu\text{A}$, $R_1 = 20\text{ k}\Omega$

ในรูปที่ 3(ก) แสดงผลการเขียนแบบการทำงานเมื่อป้อนสัญญาณกระแส I_L ขนาด 10 μA , 20 μA และ 30 μA ที่ความถี่ 1 kHz โคอไซค์ C_1 เท่ากับ 1 nF, รูปที่ 3(ข) เป็นผลการเขียนแบบการทำงานเมื่อ I_L เป็นสัญญาณรูปสามเหลี่ยมขนาด 30 μA และ 60 μA ที่ความถี่ 10 kHz โคอไซค์ C_1 เท่ากับ 0.1 nF และในรูปที่ 3(ค) แสดงผลของสัญญาณกระแส I_L ขนาด 200 μA , 300 μA และ 400 μA ที่ความถี่ 100 kHz เมื่อใช้ C_1 เท่ากับ 0.01 nF

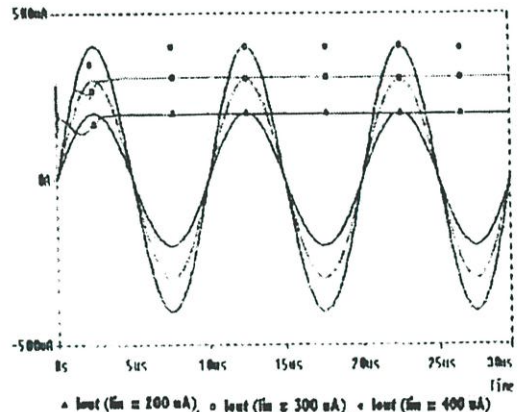
จะเห็นได้ว่าผลการเขียนแบบการทำงานของวงจรจะให้ผลเป็นไปตามหลักการที่ได้นำเสนอ



รูปที่ 2 วงจรตรวจจับยอด สัญญาณกระแส



(ข)



(ค)

รูปที่ 3 การใช้โปรแกรม PSPICE เขียนแบบการทำงาน

- (ก) อินพุตเป็นสัญญาณกระแสสลับไซน์ ความถี่ 1 kHz ขนาด 10 μA , 20 μA และ 30 μA ตามลำดับ ($C_1 = 1\text{ nF}$)
- (ข) อินพุตเป็นสัญญาณกระแสตรัสรูปสามเหลี่ยม ความถี่ 10 kHz ขนาด 30 μA และ 60 μA ($C_1 = 0.1\text{ nF}$)
- (ค) อินพุตเป็นสัญญาณกระแสสลับไซน์ ความถี่ 100 kHz ขนาด 200 μA , 300 μA และ 400 μA ตามลำดับ ($C_1 = 0.01\text{ nF}$)

4 สรุป

บทความนี้ได้นำเสนอ หลักการออกแบบวงจรตรวจจับยอดสัญญาณ สำหรับสัญญาณกระแสโดยปรกษจากการใช้เอาแมมเป็น ส่วนประกอบ ทำให้เป็นวงจรที่มีความคิดเห็นของสัญญาณต่ำ สามารถใช้งานกับสัญญาณกระแสขนาดต่ำของรูปคลื่นต่างๆได้ ตลอดจนมีขั้ว ปฏิบัติการทางความถี่ที่กว้าง เหมาะสำหรับการนำไปเป็นส่วนประกอบของ วงจรที่ต้องการพัฒนาในรูปของสัญญาณกระแสต่อไป

5 ถักตีกรรมประกาศ

ขอขอบคุณสำนักงานพัฒนาวิทยาศาสตร์และเทคโนโลยีแห่งชาติ(สวทช) ภายใต้โครงการส่งเสริมวิชาชีพนักวิจัย ประเภทรางวัลพัฒนาวิชาชีพนักวิจัย และศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติภายใต้โครงการการออกแบบวงจรรวมขนาดใหญ่ และ Japan International Cooperation Agency (JICA) ที่ให้ทุนและเครื่องมือสนับสนุนในการทำวิจัย

เอกสารอ้างอิง

- [1] S. Franco, "Design with operational amplifier and analog integrated circuits", New York: McGraw Hill, 1988.
- [2] W.D. sttanley, "Operatinal ampliifceers with linear inttegrated circuit", Merrll Publishing Company, 1984
- [3] C. Toumazou, F.J. Lidgcy, and D.G. Haigh, "Analogue IC design : the current-mode approach", Peter Peregrinus Ltd., April, 1990.
- [4] Edwin W. Greeneich, "Analog Integrated circuits", Chapman & Hall, 1997.
- [5] V. Riewruja, W. Surakamponorn and C. Surawatpunya, "Integrable voltage-controlled and current-controlled nonlinear resistances", IEE Proceedings, vol. 137, pp. 238-246, August, 1990.



การประชุมวิชาการ
ทางวิศวกรรมไฟฟ้า ครั้งที่ 23



23rd Electrical Engineering Conference
(EECON-23)



วันที่ 23-24 พฤศจิกายน 2543 โรงแรมดิเอ็มเพรส เชียงใหม่

ดำเนินการจัดประชุมโดย

ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์

มหาวิทยาลัยเชียงใหม่

- E13 : Improved Intelligent Adaptive Control System by Auto-Tuning Reference Model 613
 Phornsuk Ratiroch-anant Hiroshi Hirata
 Jongkol Ngamwiwit and Vipap Prejapanij
King Mongkut's Institute of Technology Ladkrabang and Tokai University
- E14 : วงจรถูกเลือกค่าสูงสุดค่าสุดความเร็วสูง 617
 ชวิชัย ฉิมภาณี วันชัย ธีรวิฑูลา สมชาย สุภาพ และ วรณดี เพชรมณีล้ำค่า
 สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
- E15 : การเปรียบเทียบสมรรถนะของวงจรรองแบบปรับค่านิตต่าง ๆ 621
 ในการควบคุมผกผันแบบปรับตัว
 ทวัฒน์ ไชยศรี และ วัชรพงษ์ ไชยวิฑูกริก
 จุฬาลงกรณ์มหาวิทยาลัย
- E16 : Design of Fuzzy Controllers Using Genetic Algorithms 625
 Achula Rajapakse
Asian Institute of Technology
- E17 : วงจรเลื่อนเฟสที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ แบบซิมอส 629
 สมชาย สุภาพ วันชัย ธีรวิฑูลา อนุชา แก้วพูลสุข
 ชชาติ กันกัระ และ ธิภาพรรณ แซ่ลี
 สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
- หมวด F : อิเล็กทรอนิกส์ (Electronics : EL)**
- F01 : วงจรรองความถี่หลายรูปแบบโดยใช้วงจรสายพานกระแสรูนที่สอง 633
 ที่ถูกควบคุมด้วยกระแส
 วุฒิพร เดิควาสนา อนุริ หล่อสวัสดิ์ศิริ
 ราฐ หันธฉลาด และ กนก เจนจิระพงค์เวช
 มหาวิทยาลัยเทคโนโลยีมหานคร และ
 สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
- F02 : วงจรรองสัญญาณหลายหน้าที่โหมคกระแสที่มีพื้นฐานอยู่บน 637
 ทรานสลิเนียร์คอนเวเยอร์
 วิจิตราทะชกริก อังดรารรณ เณิงนิตย์
 วิวัฒน์ กิรานนท์ และ วิภา แซงพิพิทธิ์
 มหาวิทยาลัยสยาม และ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

วงจรถูกเลือกค่าสูงสุดต่ำสุดความเร็วสูง

A High-speed Max/Min circuit

ชวรัชช์ ฉิมภาณี วันชัย วีระชา สมชาย สุภาพ และวรรณศิริ เพชรพันธ์์คำ

ภาควิชาวิศวกรรมระบบควบคุม คณะวิศวกรรมศาสตร์ และสำนักวิจัยเพื่อการก่อสร้างและเทคโนโลยีสารสนเทศ

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ถนนลาดกระบัง เขตลาดกระบัง กรุงเทพฯ 10520 โทร.(02) 739-1362, E-mail: vanchai@mvlsi.eng.kmitl.ac.th

บทคัดย่อ

บทความนี้ได้นำเสนอการออกแบบวงจรถูกเลือกค่าสูงสุดหรือค่าต่ำสุดความเร็วสูงสำหรับสัญญาณกระแสไอซีเทคโนโลยีไอซีของวงจรที่ได้ออกมาซึ่งประกอบด้วย วงจรสะท้อนกระแส, วงจรสวิทช์อิเล็กทรอนิกส์ที่รวมกับวงจรถูกเลือกค่าต่ำสุด วงจรที่ได้ออกมาซึ่งสามารถจะทำการเลือกค่าสูงสุดหรือค่าต่ำสุดได้ โดยการควบคุมสายสัญญาณแรงดันจากภายนอกและมีช่วงปฏิบัติการที่กว้างมีผลตอบสนองความถี่ได้ถึง 10MHz และการทำงานที่ไฟเลี้ยงค่าคือ 3โวลต์ สมรรถนะของวงจรถูกเลือกค่าต่ำสุดได้ด้วยการจำลองการทำงานของวงจรด้วยโปรแกรม PSPICE

คำสำคัญ : วงจรถูกเลือกค่าต่ำสุด, มอสทรานซิสเตอร์

Abstract

A High-speed Max/Min circuit, using CMOS technology, is proposed in this article. The proposed circuit comprises current mirror and switch electronic circuit connected with current minimum circuit. The circuit can be select maximum or minimum value. This circuit achieves wide dynamic range that is frequency response can be up to 10 MHz and uses to low voltage supply 3 Volts. The performance of circuit have been demonstrated by PSPICE simulation.

Keywords : A Max/Min circuit, Mos Transistor

1. บทนำ

วงจรมีหลักการทำงานในลักษณะของการหาค่าสูงสุดหรือค่าต่ำสุดของสัญญาณกระแส มีการประยุกต์ใช้งานอย่างกว้างขวางในด้านของการประมวลผลสัญญาณทางอนาล็อก, การประมวลผลสัญญาณภาพและการควบคุมแบบพีซี วงจรถูกเลือกค่าสูงสุดและค่าต่ำสุดของสัญญาณกระแสได้มีการพัฒนาอย่างต่อเนื่องมาโดยตลอด[1]-[3] แต่

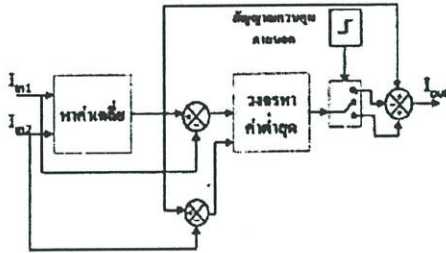
วงจรมีการพัฒนาขึ้นมาที่สามารถทำงานได้เฉพาะการหาค่าสูงสุดหรือค่าต่ำสุดเพียงอย่างเดียวอย่างหนึ่งเท่านั้น ในการประยุกต์ใช้งานทางด้านวงจรในกรณีที่มีการตัดสินใจในการสั่งการให้วงจรถูกเลือกค่าสูงสุดหรือค่าต่ำสุดจะสามารถทำได้โดยการนำวงจรถูกเลือกค่าสูงสุดและค่าต่ำสุดมาค่านวงจรถูกเลือกค่าต่ำสุดหรือค่าสูงสุด เพื่อเลือกค่าสูงสุดหรือค่าต่ำสุดตามต้องการแต่วิธีดังกล่าวเกิดปัญหาทางด้านความเร็วในการทำงานและค่าผิดพลาดที่เกิดขึ้นในช่วงสวิทช์อิเล็กทรอนิกส์ที่ทำงาน, ค่าผิดพลาดที่เกิดจากวงจรถูกเลือกค่าต่ำสุดและค่าสูงสุดเองและเกิดจากการทำงานของมอสทรานซิสเตอร์ทางด้านจุดออกของวงจรถูกเลือกค่าสูงสุดและค่าต่ำสุดจะมีการเปลี่ยนแปลงสถานะการทำงานจากช่วงอิ่มตัวเป็นช่วงไม่อิ่มตัวชั่วขณะ ที่ผ่านมามีการนำเสนองานวงจรถูกเลือกค่าต่ำสุดสำหรับสัญญาณแรงดัน[5] ซึ่งประกอบด้วยวงจรถูกเลือกค่าต่ำสุด, วงจรจ่ายกระแสและวงจรถูกเลือกค่าต่ำสุด เนื่องจากวงจรมีการทำงานในรูปของแรงดันเป็นผลให้ความเร็วในการทำงานและผลตอบสนองทางความถี่ถูกจำกัดโดยตัววงจรถูกเลือกค่าต่ำสุดและวงจรถูกเลือกค่าต่ำสุด[5] ทำให้การประยุกต์ใช้งานได้ในช่วงแคบ ในปัจจุบันได้มีการพัฒนาวงจรมีการทำงานในรูปกระแสและวงจรถูกเลือกค่าต่ำสุดซึ่งก็เนื่องมาจากวงจรมีการทำงานในรูปของกระแสและมีช่วงปฏิบัติการทางความถี่ที่กว้างและยังสามารถพัฒนาให้ใช้กับแหล่งจ่ายไฟแรงดันต่ำลงได้

ในบทความนี้จึงเป็นการนำเสนอวงจรถูกเลือกค่าสูงสุดและค่าต่ำสุดสำหรับสัญญาณกระแสโดยสามารถเลือกได้ด้วยสัญญาณควบคุมจากภายนอก โดยจากหลักการที่นำเสนอวงจรมีความแม่นยำและเที่ยงตรงสูงมีความเร็วในช่วงสลับเปลี่ยนจากการหาค่าสูงสุดและค่าต่ำสุดที่สูงและมีผลตอบสนองทางความถี่ที่กว้าง

2. หลักการทำงาน

แผนผังการทำงานของวงจรถูกเลือกค่าสูงสุดและค่าต่ำสุดสำหรับสัญญาณกระแส 2 อินพุตโดยสามารถควบคุมได้จากสัญญาณภายนอกแสดงดังรูปที่ 1 ซึ่งสามารถอธิบายหลักการการทำงานได้ดังนี้สัญญาณกระแสอินพุต I_{in1} และ I_{in2} จะถูกนำมาหาค่าเฉลี่ยซึ่งจะได้ $I_{avg} = (I_{in1} + I_{in2}) / 2$ จากนั้นกระแสเฉลี่ยจะถูกนำมาเปรียบเทียบกับกระแสอินพุตแต่ละตัวและป้อนให้กับวงจรถูกเลือกค่าต่ำสุด เนื่องจากผลต่างระหว่างกระแสเฉลี่ยกับกระแส

อินพุตทั้งสองจะมีขนาดเท่ากันแต่เครื่องหมายตรงข้าม $(I_{in1} - I_{in2}) - (I_{in1} - I_{in2})$ ดังนั้นจะได้กระแสที่ไหลออกจากวงจรถรหาค่าต่ำสุดเป็น $\Delta I = |I_{in1} - I_{in2}| - |I_{in1} - I_{in2}|$ พิจารณาที่จุดออกหากต้องการค่ากระแสเอาต์พุตของวงจร (I_{out}) เป็นค่าสูงสุดก็สามารถทำได้โดยนำค่ากระแสเฉลี่ย (I_{avg}) บวกกับกระแสที่ไหลออกจากวงจรถรหาค่าต่ำสุด (ΔI) ในทางตรงกันข้ามหากต้องการกระแสเอาต์พุตที่เป็นค่าต่ำสุดก็สามารถทำได้โดยนำกระแสเฉลี่ยมาลบด้วย ΔI



รูปที่ 1 แผนผังการทำงานของวงจรถ

ในรูปที่ 2 แสดงวงจรถรหาค่าต่ำสุดและสูงสุดตามแผนผังและหลักการที่ได้นำเสนอในรูปที่ 1 โดยสามารถอธิบายรายละเอียดการคำนวณได้ดังนี้ทรานซิสเตอร์ $M_1 - M_2$ ทำหน้าที่เป็นวงจรถรหาค่าต่ำสุดระหว่างกระแสอินพุต I_{in1} และ I_{in2} [4] โดยมีวงจรถรหาค่าต่ำสุดระหว่าง $M_1 - M_2$ และ $M_3 - M_4$ ทำหน้าที่สะท้อนกระแส I_{in1} และ I_{in2} มารวมกันไหลผ่านขาเดรนของ M_3 และ M_4 ถ้ากำหนดให้ทรานซิสเตอร์แต่ละตัว ($M_1 - M_4$) มีความสมพจน์กันทุกประการจะได้กระแสเดรนของ M_3, M_4 และ M_5 ซึ่งเป็นค่ากระแสเฉลี่ยดังนี้คือ

$$I_{avg} = I_{d3} = I_{d4} = I_{d5} = \frac{I_{in1} + I_{in2}}{2} \quad (1)$$

สำหรับวงจรถรหาค่าต่ำสุด [4] ประกอบขึ้นมาจากแหล่งจ่ายกระแสคงที่ I_{bias} สามจุด ทำงานร่วมกับวงจรถรหาค่าสูงสุดแบบกระแส 2 อินพุต ซึ่งจะได้กระแสเดรนของ M_{21} เป็นค่าสูงสุดระหว่างกระแสเดรนของ M_{11} และ M_{12} ดังนั้นถ้ากำหนดให้ $|I_{in1}| \geq |I_{in2}|$ จะได้กระแสที่ออกของวงจรถรหาค่าต่ำสุด $\Delta I = I_{in1} - I_{in2}$ เป็นกระแสซึ่งเป็นค่าต่ำสุดระหว่างกระแส I_{in1} และ I_{in2} พิจารณาที่จุดเข้าของวงจรถรหาค่าต่ำสุด (A และ B) กระแสอินพุตของวงจรถรหาค่าต่ำสุด (I_{in1} และ I_{in2}) ทั้งสองเกิดจากกระแสเฉลี่ยด้วยกระแสอินพุตทั้งสองตามลำดับซึ่งผลต่างจะมีขนาดเท่ากันแต่เครื่องหมายตรงกัน ดังนั้นจะได้กระแสที่ออกของวงจรถรหาค่าต่ำสุดดังนี้

$$\Delta I = |I_{avg} - I_{in1}| = |I_{avg} - I_{in2}| \quad (2)$$

จากรูปที่ 2 และสมการที่ 2 กระแส ΔI จะไหลเข้าจุด C เสมอ และจะไหลผ่าน M_{21} หรือ M_{11} อย่างใดอย่างหนึ่งโดยมีสัญญาณควบคุมจากภายนอก ($V_{con} = \pm V_{DD}$) เป็นตัวตัดสินใจเมื่อศักดา V_{con} เป็นสัญญาณซิกเนลบวก ($+V_{DD}$) ทำให้ศักดาที่ขาเกตของ M_{21} เป็นบวกโดยที่ทรานซิสเตอร์ M_{11} และ M_{21} ค่อยร่วมกันเป็นอินเวอร์เตอร์ทำให้ศักดาที่ขาเกตของ M_{11} มีค่าตรงกันข้ามกับค่าคือเป็นสัญญาณซิกเนลลบ ($-V_{DD}$) ซึ่งจะทำให้เกิดกระแสไหลผ่าน M_{11} และมีค่าอิมิต์เท่ากับกระแส ΔI และจะถูกรวมกระแสที่อินกระแส $M_{21} - M_{11}$ และ $M_{21} - M_{11}$ ส่งผ่านไปยังจุดออก D ในทางตรงกันข้ามหากสัญญาณควบคุมจากภายนอก V_{con} เป็นสัญญาณซิกเนลลบ ($-V_{DD}$) จะทำให้ศักดาที่ขาเกตของ M_{21} และ M_{11} เป็นสัญญาณซิกเนลลบและซิกเนลบวกตามลำดับกระแส ΔI จะถูกส่งผ่านไปยังวงจรถรหาค่าต่ำสุด $M_{21} - M_{11}$ เพื่อที่กระแสจะออกจากรู D เมื่อพิจารณาที่จุดออก D กระแสเอาต์พุตของวงจรถรหาค่าต่ำสุด

$$I_{out} = I_{d30} + I_{avg} - I_{d26} \quad (3)$$

และเนื่องจาก

$$I_{d30} = \begin{cases} 0 & \text{เมื่อ } V_{con} = -V_{DD} \\ \Delta I & \text{เมื่อ } V_{con} = +V_{DD} \end{cases} \quad (4.1)$$

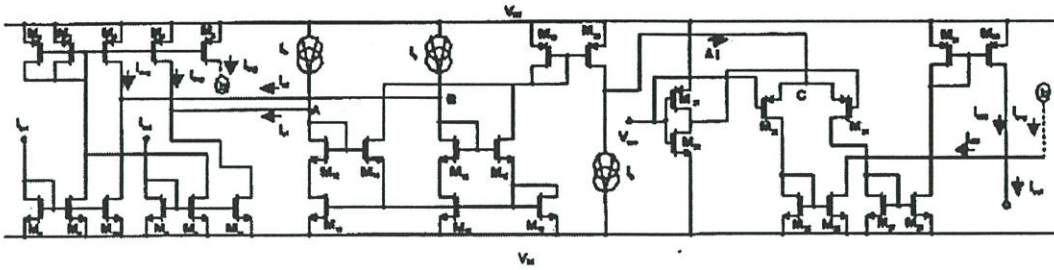
$$I_{d26} = \begin{cases} \Delta I & \text{เมื่อ } V_{con} = -V_{DD} \\ 0 & \text{เมื่อ } V_{con} = +V_{DD} \end{cases} \quad (4.2)$$

แทนค่า สมการที่ (4.1) และ (4.2) ลงในสมการที่ (3) จะได้

$$I_{out} = \begin{cases} I_{avg} + \Delta I & \text{เมื่อ } V_{con} = +V_{DD} \\ I_{avg} - \Delta I & \text{เมื่อ } V_{con} = -V_{DD} \end{cases} \quad (5)$$

จากสมการที่ (1) - (5) ดังนั้นจาก I_{avg} คือค่าที่อยู่ตรงกลางระหว่างค่าสูงสุด (I_{in1}) และค่าต่ำสุด (I_{in2}) จากกระแสอินพุตทั้งสอง (I_{in1} และ I_{in2}) ส่วน ΔI คือขนาดความแตกต่างของ I_{in1} กับค่ากระแสสูงสุดหรือค่าต่ำสุดดังนั้นสมการที่ (5) จะสามารถเขียนใหม่ได้เป็น

$$I_{out} = \begin{cases} I_{in Max} & \text{เมื่อ } V_{con} = +V_{DD} \\ I_{in Min} & \text{เมื่อ } V_{con} = -V_{DD} \end{cases} \quad (6)$$



รูปที่ 2 วงจรเลือกค่าสูงสุดค่าต่ำสุดความเร็วสูง

จากสมการที่ (6) นั่นคือวงจรในรูปที่ 2 ประสิทธิภาพเป็นวงจรถูกค้ำต่ำสุดและสูงสุดสำหรับสัญญาณกระแสสองอินพุตซึ่งสามารถควบคุมได้จากสัญญาณควบคุมภายนอก (V_{in})

เมื่อพิจารณาที่จุดออกของวงจรถูกค้ำต่ำสุดที่ใช้เป็นส่วนประกอบในรูปที่ 2 จะเห็นได้ว่าทรานซิสเตอร์ M_{12} จะมีกรทำงานอยู่ในช่วงอิ่มตัวตลอดเวลาทำงานซึ่งจะส่งผลให้ประสิทธิภาพด้านความเร็วในการทำงานของวงจรโดยรวมเร็วกว่าวิธีการใช้สวิทช์อิเล็กทรอนิกส์เลือกการทำงานระหว่างวงจรถูกค้ำต่ำสุดและค่าต่ำสุดที่ต่อกัน อันเนื่องมาจากมีการเปลี่ยนสถานะการทำงานจากอิ่มตัวและไม่อิ่มตัวชั่วขณะระหว่างสวิทช์อิเล็กทรอนิกส์ที่พาน

3. ผลการเขียนแบบการทำงานของวงจร

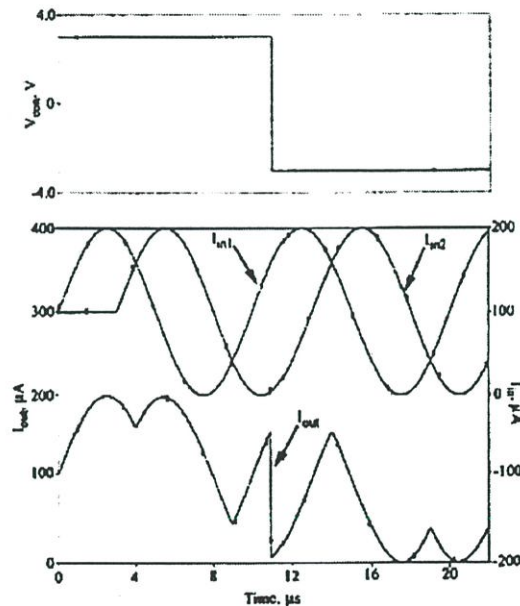
จากวงจรในรูปที่ 2 ได้ใช้โปรแกรม PSPICE เขียนแบบการทำงานของวงจรโดยใช้ $V_{DD} = -V_{SS} = 3V$, $I_{D1} = 100\mu A$ และมอดูลทรานซิสเตอร์เทคโนโลยี $0.5\mu m$ ซึ่งกำหนดคิปรากว้นความกว้างต่อความยาวของแชนแนลของทรานซิสเตอร์ดังนี้

ทรานซิสเตอร์	W/L(μm)
$M_1 - M_3$	2.9/1.7
$M_6 - M_{11}$	2.5/1.7
$M_{12} - M_{20}$	2/0.5
$M_{21} - M_{30}$	0.8/0.5

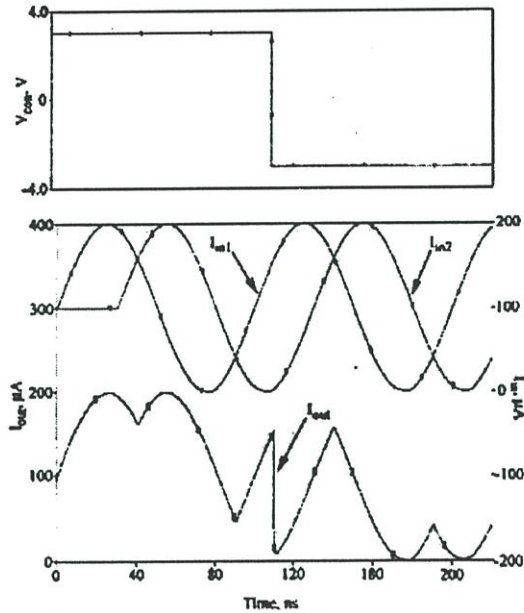
ตารางที่ 1 อัตราส่วนความกว้างต่อความยาวของแชนแนล

ในรูปที่ 3 แสดงผลการเขียนแบบการทำงานของวงจรเมื่อป้อนสัญญาณกระแสอินพุต I_{in1} และ I_{in2} เป็นสัญญาณรูปซายน์ขนาด

$100\mu A$ ความถี่ 100 kHz เฟสต่างกัน $37\pi/4$ เรเดียน รูปที่ 4 แสดงผลการเขียนแบบการทำงานของวงจรเมื่อป้อนสัญญาณกระแสอินพุต I_{in1} และ I_{in2} เป็นสัญญาณรูปซายน์ขนาด $100\mu A$ ความถี่ 10 MHz เฟสต่างกัน $37\pi/4$ เรเดียน จากผลการเขียนแบบการทำงานในรูปที่ 3 และ 4 แสดงให้เห็นว่าวงจรที่ได้มีขบวนการช่วงปฏิบัติการที่กว้างมีความถูกต้องแม่นยำในการทำงานสูงและมีความเร็วในการทำงานในขณะเปลี่ยนการเลือกค่าระหว่างค่าสูงสุดหรือค่าต่ำสุด



รูปที่ 3 ผลการเขียนแบบการทำงาน โคสที่ I_{in1} และ I_{in2} เป็นสัญญาณกระแสรูปซายน์ ขนาด ความถี่ 100 kHz



รูปที่ 4 ผลการเดินแบบครุททานโดยที่ I_{in1} และ I_{in2} เป็นสัญญาณกระแสรูปคลื่นไซน์ ความถี่ 10 MHz

4. สรุป

บทความนี้ได้นำเสนอเทคนิคเรออกแบบวงจรหาค่าต่ำสุดและค่าสูงสุดซึ่งสามารถควบคุมได้จากสัญญาณภายนอกโดยอาศัยวงจรสวิทช์อิเล็กทรอนิกส์ที่ทำงานร่วมกับวงจรหาค่าเฉลี่ยและวงจรหาค่าต่ำสุดจากเทคนิคที่นำเสนอจะจะมีรูปปฏิบัติการหาค่าที่กว้างมีความถูกต้องแม่นยำในการทำงานและมีความเร็วสูงในขณะที่เปลี่ยนการเลือกค่าระหว่างค่าสูงสุดหรือค่าต่ำสุด

5. กิตติกรรมประกาศ

ขอขอบคุณสำนักงานพัฒนาวิทยาศาสตร์และเทคโนโลยีแห่งชาติ (สวทช) ภายใต้โครงการส่งเสริมวิชาชีพนักวิจัย ประเภทรางวัลพัฒนาวิชาชีพนักวิจัย และศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ ภายใต้โครงการการออกแบบวงจรรวมขนาดใหญ่ และ Japan International Cooperation Agency (JICA) ที่ได้ให้ทุนและเครื่องมือสนับสนุนในการทำวิจัย

เอกสารอ้างอิง

- [1] BATURONE L, HUERTAS J. L., BARRIGA A. and SANCHEZ-SOLANO S. : "Current-mode multiple-input Max circuit", Electron. Lett., 1994, 30, (9), pp. 678-680.

- [2] SASAKI, M., INOUE, T., SHIRAI, Y., and UENO, F.: "Fuzzy multiple-input maximum and minimum circuits in current mode and their analyses using bounded-difference equations", IEEE Trans., 1990, C-39, (6), pp. 768-774.
- [3] BATURONE, L., BARRIGA, A., and HUERTAS, J.L.: "Multi-input voltage and current-mode min/max circuits", Proc. 3rd Int. Conf. On Fuzzy Logic, Neural Sets and Soft Computing, 1994. (Iizuka, Japan), pp.649-650.
- [4] VLASSIS S. and SISKOS S.: "CMOS analogue median circuit", Electron. Lett., 1999, 35, (13), pp. 1038-1040.
- [5] SHEN-IUAN LIU, POKI CHEN, CHIN-YANG CHEN and JENN-GWO HWU.: "Analog Maximum, Median and Minimum circuit", IEEE International Symposium on Circuit and Systems', June 9-12, 1997, Hong Kong.
- [6] C. Toumazou, F.J. Lidgcy, and D.G. Haigh, Analogue IC Design : the current-mode approach, Peter Peregrinus Ltd., Apirl, 1990.

- E13 : Improved Intelligent Adaptive Control System by Auto-Tuning Reference Model 613
 Phornsuk Ratiroch-anant Hiroshi Hirata
 Jongkol Ngamwiwit and Vipap Prejapanij
King Mongkut's Institute of Technology Ladkrabang and Tokai University
- E14 : วงจรเลือกค่าสูงสุดค่าสุดความเร็วสูง 617
 ธวัชชัย นิคมภลั วันชัย ธีวรุจา สมชาย สุภาพ และ วรณดี เพชรหมณีล้ำค่า
 สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
- E15 : การเปรียบเทียบสมรรถนะของวงจรกรองแบบปรับค่านิคมต่าง ๆ 621
 ในการควบคุมหกด้นแบบปรับค้ว
 ทวัฒน์ ไชยศรี และ วัชรพงษ์ โขวิจุงกริจ
 จุฬาลงกรณ์มหาวิทยาลัย
- E16 : Design of Fuzzy Controllers Using Genetic Algorithms 625
 Athula Rajapakse
Asian Institute of Technology
- E17 : วงจรเลื่อนเฟสที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ แบบซิมอส 629
 สมชาย สุภาพ วันชัย ธีวรุจา อนุษา แก้วชุตสุข
 ธาตรี คัมภีระ และ ธิกาพรรณ แซ่ลี่
 สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
- หมวด F : อิเล็กทรอนิกส์ (Electronics : EL)
- F01 : วงจรกรองความถี่หลายรูปแบบโดยใช้วงจรสายพานกระแสร่นที่สอง 633
 ที่ถูกควบคุมด้วยกระแส
 วุฒิพร เลิศวาสนา อนุรี หล่อสวัสดิ์ศิริ
 ราชุ พันธุ์ฉลาด และ กนก เจนจิระพงศ์เวษ
 มหาวิทยาลัยเทคโนโลยีมหานคร และ
 สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
- F02 : วงจรกรองสัญญาณหลายหน้าที่โหมคกระแสที่มีพื้นฐานอยู่บน 637
 ทรานสลิเนียร์คอนเวเยอร์
 วิจิตราเทษกริจ อัจฉรวรรณ เนิองนิคย์
 วิวัฒน์ กิรานนท์ และ วิภา แสงพิธิธิ์
 มหาวิทยาลัยสยาม และ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

วงจรถ่ายโอนเฟสที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ แบบซิมมอส

Electronically Tunable Phase-Shifter Based on CMOS Technology

สมชาย สุภาพ วันชัย วีรวิภา อนุชา แก้วพุดตุช อาศรี คัมภีระ และ อิกาทพรณ แซ่ที
ภาควิชาวิศวกรรมระบบควบคุม คณะวิศวกรรมศาสตร์ และสำนักวิจัยเพื่อการสื่อสารและเทคโนโลยีสารสนเทศ
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ถนนจตุรพักตรพิมาน เขตลาดกระบัง กรุงเทพฯ 10501 โทร.(02) 739-1362, E-mail: vanchai@mvlsi.eng.kmitl.ac.th

บทคัดย่อ

ในบทความนี้ได้นำเสนอการออกแบบวงจรถ่ายโอนเฟสสำหรับสัญญาณกระแส โดยใช้เทคโนโลยีอิมมอสทรานซิสเตอร์ในรูปแบบของวงจรรวมเป็นหลัก ซึ่งวงจรที่ได้ทำการออกแบบอาศัยหลักการของค่าความต้านทานจุดเข้าของวงจรถ่ายโอนกระแสแบบมอสทรานซิสเตอร์ทำงานร่วมกับวงจรถ่ายโอนค่าสัมประสิทธิ์ความนำ (K^p) จากเทคนิคดังกล่าวทำให้ได้วงจรถ่ายโอนเฟสที่สามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ นอกจากนี้ยังสามารถลดผลของอุณหภูมิลงได้ และเพื่อเป็นการยืนยันถึงสมรรถนะการทำงานของวงจรถ่ายโอนเฟส ได้ใช้โปรแกรม PSPICE เอ็มแบบการทำงานของวงจรถ่ายโอนเฟสที่ได้เป็นไปตามหลักการที่ได้นำเสนอ

คำสำคัญ : วงจรถ่ายโอนเฟส, วงจรรวมแบบซิมมอส

Abstract

A current-mode electronically tunable phase shifter based on CMOS technology is presented. The proposed circuit makes use of the input resistance of the current mirror and the transconductance parameter compensated circuit to provide an electronically tunable phase-shifter. The temperature effect to the circuit performance is compensated. PSPICE simulation results demonstrating the characteristic of the proposed circuit also are included.

Keywords : Phase-Shifter, All-pass filter, CMOS integrated circuits

1. บทนำ

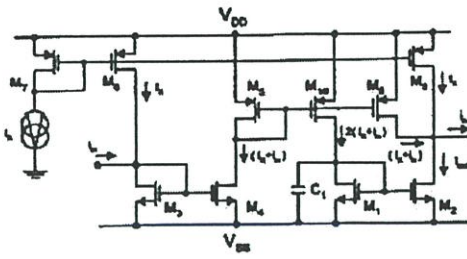
วงจรถ่ายโอนเฟสเป็นวงจรถ่ายโอนที่สำคัญและมีประโยชน์มากอย่างหนึ่ง สำหรับการจัดการและการประมวลผลสัญญาณ ตัวอย่างการประยุกต์ใช้งานเช่น นำไปใช้เป็นวงจรถ่ายโอนเฟสในระบบเครื่องมอดิวเลชันหรือนำไปเป็นส่วนประกอบของวงจรถ่ายโอนสัญญาณไซน์สัญญาณ (Sinusoidal signals) [1] ในการออกแบบวงจรถ่ายโอนเฟสแบบพื้นฐานแบบหนึ่ง คือการใช้อุปกรณ์ที่ประกอบด้วยตัวต้านทานและตัวเก็บประจุ [2]

แต่เนื่องจากความถูกต้องแม่นยำของวงจรถ่ายโอนเฟสจะขึ้นอยู่กับความสัมพันธ์ของตัวต้านทานที่ใช้เป็นส่วนประกอบ ดังนั้นจึงได้มีการพัฒนาการออกแบบวงจรถ่ายโอนเฟสโดยใช้อุปกรณ์ที่ทำงานร่วมกับขนาดของตัวเก็บประจุ (3) โดยอาศัยหลักการค่าคงตัวของตัวเก็บประจุเพื่อสังเคราะห์ค่าความต้านทาน แทนการสร้างตัวต้านทานจริง ทำให้วงจรมีความถูกต้องแม่นยำขึ้น และสามารถควบคุมได้ด้วยค่าของสัญญาณนาฬิกา แต่เนื่องจากวงจรถ่ายโอนเฟสที่ใช้อุปกรณ์ที่ทำงานร่วมกับตัวเก็บประจุ ไม่เหมาะสมในการสร้างเป็นวงจรรวม ต่อมาได้มีการนำเสนอการออกแบบวงจรถ่ายโอนเฟสโดยใช้อุปกรณ์สายทอนกระแส (CCII) หรือใช้อุปกรณ์ความนำ (OTA) คู่ร่วมกับตัวเก็บประจุ [4-5] โดยอาศัยคุณสมบัติค่าความต้านทานที่ขึ้นอยู่กับค่ากระแสไบอัสที่ใช้การเลื่อนเฟสสามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์และมีช่วงปฏิบัติการทางความถี่ที่กว้าง อีกสองหลักการที่ได้มีการนำเสนอไว้เป็นการอาศัยคุณสมบัติความต้านทานจุดเข้าของวงจรถ่ายโอนกระแสแบบไบโพลาร์ทรานซิสเตอร์เป็นหลัก [6-7] วงจรมีการทำงานในรูปแบบของสัญญาณกระแส (Current mode) สามารถควบคุมการเลื่อนเฟสได้โดยปรับกระแสไบอัส ในบทความนี้เป็นการนำเสนอการออกแบบวงจรถ่ายโอนเฟส โดยใช้เทคโนโลยีอิมมอสทรานซิสเตอร์ในรูปแบบของวงจรรวมเป็นหลัก โดยอาศัยหลักการของความต้านทานจุดเข้าของวงจรถ่ายโอนกระแสแบบซิมมอสทรานซิสเตอร์ แต่จากการที่ค่าความต้านทานดังกล่าวขึ้นอยู่กับค่าที่สองของค่ากระแสไบอัสและค่าสัมประสิทธิ์ความนำของมอสทรานซิสเตอร์ (K^p) ทำให้การพัฒนาพอทำได้ยาก เช่น การลดผลของอุณหภูมิของวงจรถ่ายโอนเฟส อีกทั้งค่า K^p ยังขึ้นอยู่กับผลของอุณหภูมิด้วย ดังนั้นบทความนี้จึงได้เพิ่มส่วนของวงจรถ่ายโอนค่า K^p และปรับปรุงค่ากระแสควบคุม ทำให้วงจรถ่ายโอนเฟสที่ได้ทำการพัฒนาสามารถควบคุมได้อย่างแม่นยำและสามารถลดผลของอุณหภูมิ อันเนื่องมาจากค่า K^p ลงได้

2. หลักการทำงานของวงจรถ่ายโอน

2.1 วงจรถ่ายโอนแบบซิมมอส

จากวงจรในรูปที่ 1 กำหนดให้ทรานซิสเตอร์ทุกตัวมีการทำงานอยู่ในช่วงอิ่มตัว (Saturation region) วงจรจะทำงานที่โหมด $M_1 - M_1$ คู่ร่วมกับตัวเก็บประจุ C_1 ที่ทำหน้าที่เป็นวงจรถ่ายโอนค่าความนำ (Low



รูปที่ 1 วงจรเชื่อมเฟสแบบซิมมอล

pass filter) สำหรับสัญญาณกระแสอินพุต(i_L) กำหนดค่าให้ วงจรสะท้อนกระแส $M_1 - M_2$ มีอัตราขยายที่อินพุตเท่ากับ 1 และ M_3 มีอัตราขยายที่อินพุตเท่ากับ 2 จะให้ความสัมพันธ์ระหว่างกระแสของ M_1 (i_{M1}) กับสัญญาณกระแสอินพุต(i_L) เป็น

$$i_{M1} = 2i_L + 2 \left(\frac{i_L}{sC_1 r_1 + 1} \right) \quad (1)$$

เมื่อ

$$r_1 = \sqrt{\frac{L_1}{4K'_p W_1 I_1}} \quad (2)$$

จากสมการที่ (2) r_1 คือ ความต้านทานจุดเข้าของวงจรสะท้อนกระแส $M_1 - M_2$ พิจารณาที่จุดออก เนื่องจาก $i_{M3} = I_1$ และ $i_{M4} = I_1 + i_L$ ดังนั้นจะได้

$$i_{out} = \left(\frac{sC_1 r_1 - 1}{sC_1 r_1 + 1} \right) i_L \quad (3)$$

จากสมการที่ (3) แสดงให้เห็นว่าวงจรในรูปที่ 1 แสดงคุณสมบัติเป็นวงจรเชื่อมเฟสสำหรับสัญญาณกระแส i_L โดยมีค่าการเชื่อมเฟสเป็น

$$\begin{aligned} \theta &= -2 \tan^{-1} (2\pi f C_1 r_1) \\ &= -2 \tan^{-1} \left(\pi f C_1 \sqrt{\frac{L_1}{K'_p W_1 I_1}} \right) \end{aligned} \quad (4)$$

2.2 วงจรชดเชยค่า K'p

ในรูปที่ 2 แสดงวงจรชดเชยค่า K'p สำหรับวงจรเชื่อมเฟสในรูปที่ 1 ซึ่งสามารถอธิบายการทำงานได้ดังนี้เมื่อทรานซิสเตอร์ทุกตัวมีค่าพารามิเตอร์ในขั้วเดียวกัน กำหนดค่าให้ที่โหนดที่ขั้วของ $M_{11} - M_{12}$ เท่ากับ $V_A + V_o, V_A - V_o$ และ V_A ตามลำดับ และวงจรสะท้อนกระแส $M_{11} - M_{12}$ มีอัตราขยายที่อินพุตเท่ากับ 1 จะให้ความสัมพันธ์ดังนี้คือ

$$\begin{aligned} i_{M11} &= i_{M12} = i_{M11} + i_{M12} \\ &= \beta_{11} (V_A + V_o - V_{DS} - V_i)^2 \\ &\quad + \beta_{12} (V_A - V_o - V_{DS} - V_i)^2 \end{aligned} \quad (5)$$

และ

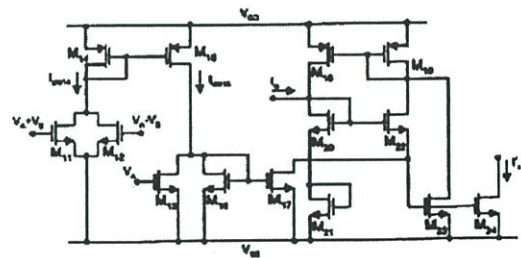
$$i_{M11} = \beta_{11} (V_A - V_{DS} - V_i)^2 \quad (6)$$

เมื่อ

$$\beta_{11} = \left(\frac{K'_p W}{2L} \right)_1 \quad (7)$$

จากสมการที่ (5) - (7) กำหนดค่าให้ $\beta_{11} = 2 \beta_{12} = 2\beta_{11}$ จะได้กระแสของ M_{11} เป็น

$$\begin{aligned} i_{M11} &= i_{M11} - i_{M12} \\ &= 2\beta_{11} V_o^2 \end{aligned} \quad (8)$$



รูปที่ 2 วงจรชดเชยค่า K'p

จากรูปวงจรในรูปที่ 2 พิจารณา $M_{11} - M_{12}$ อาศัยหลักการทรานส์จันเนียร์แบบบอสทรานซิสเตอร์[8-9] กำหนดค่าให้ $(W/L)_{M11,12} = 4(W/L)_{M3}$ จะได้

$$i'_L = i_{M11} = \frac{I_1^2}{I_{M12}} \quad (9)$$

แทนค่าสมการ (8) ลงในสมการที่ (9) เมื่อ $I_{out} = I_{out1} - I_{out2}$ จะได้

$$\therefore I_c = \frac{I_c^2}{2\beta_n V_a^2} \quad (10)$$

จากสมการที่ (10) จะเห็นว่ากระแส خروجของวงจรในรูปที่ 2 แปรผันตรงกับกระแส I_c และแปรศกผันกับค่า K_p ดังนั้นเมื่อวงจรในรูปที่ 2 มาประกอบกับวงจรในรูปที่ 1 โดยกำหนดให้ $I_c = I_c$ และ $\beta_{n1} = \beta_{n2} = \beta_n$ จะได้วงจรเลื่อนเฟสที่ไม่ขึ้นกับ K_p โดยมีค่าการเลื่อนเฟสคือ

$$\theta = -2 \tan^{-1} \left(\frac{\pi f C_1 V_a}{I_c} \right) \quad (11)$$

3. ผลการเขียนแบบการทำงานของวงจร

เพื่อทดสอบสมรรถนะการทำงานของวงจรเลื่อนเฟสสำหรับสัญญาณกระแสที่ได้นำเสนอ ให้ใช้โปรแกรม PSPICE เขียนแบบการทำงานของวงจร โดยใช้ขบวนการทางวิศวกรรมเทคโนโลยี 0.5µm, $V_{DD} = -V_{SS} = 2.4V$, $V_A = -1V$, $V_B = 0.3V$, $C_1 = 30pF$ และกำหนดอัตราส่วนความกว้างต่อความยาวขดลวด (W/L) ของทรานซิสเตอร์แต่ละตัวดังที่แสดงในตารางที่ 1

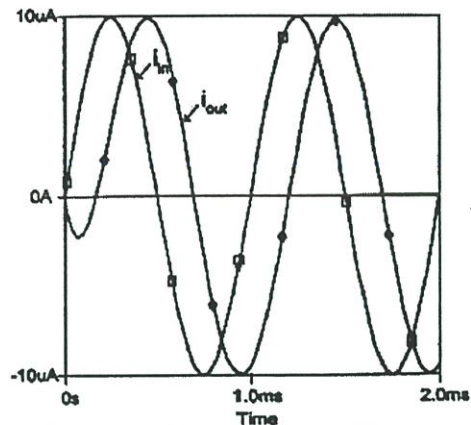
ทรานซิสเตอร์	ค่า (W/L)
$M_{11}, M_{12}, M_{13}, M_{14}, M_{15}, M_{16}$	16/8 µm/µm
$M_{21}, M_{22}, M_{23}, M_{24}, M_{25}$	32/8 µm/µm
M_{27}, M_{28}	8/8 µm/µm

ตารางที่ 1 อัตราส่วนความกว้างต่อความยาวขดลวด (W/L)

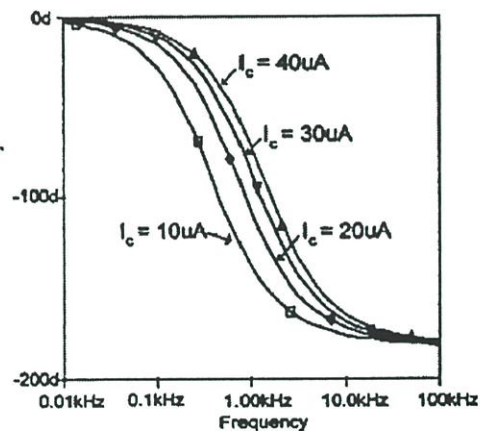
ในรูปที่ 3-5 แสดงผลการเขียนแบบการทำงานของวงจรโดยที่ในรูปที่ 3 แสดงผลการทำงานเมื่อ I_c เป็นกระแสต้นขนาด 10µA ความถี่ 1kHz และกำหนด $I_c = 40µA$ รูปที่ 4 แสดงการเลื่อนเฟสที่ความถี่และกระแสควบคุม (I_c) ต่างๆ เมื่อ I_c เป็นสัญญาณกระแสต้นขนาด 10µA ในรูปที่ 5 แสดงผลตอบสนองต่อสัญญาณที่มีความถี่ต่างๆ โดยเปรียบเทียบการทำงานของวงจรในรูปที่ 1 ระหว่างการใช้นะโมใช้วงจรของค่า K_p ในรูปที่ 2 ($I_c = I_c = 97µA$)

จากผลเขียนแบบการทำงานจะเห็นว่าวงจรเลื่อนเฟสที่ได้นำเสนอสามารถควบคุมการเลื่อนเฟสได้โดยการปรับค่ากระแสควบคุม และเมื่อใช้วงจรในรูปที่ 1 ทำงานร่วมกับวงจรในรูปที่ 2 ทำให้การนำไปประยุกต์ใช้งานสามารถทำได้ง่ายขึ้น เช่น การนำไปทำงานร่วมกับวงจร

เปลี่ยนความถี่เป็นกระแสสำหรับการขดลวดความถี่ นอกจากนี้ยังสามารถลดผลของอุณหภูมิขึ้นเนื่องมาจากพารามิเตอร์ K_p ลงได้



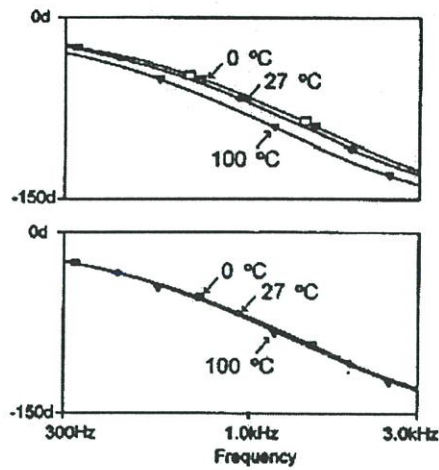
รูปที่ 3 ผลการทำงานเมื่อ I_c เป็นกระแสต้นขนาด 10µA ความถี่ 1kHz และกำหนด $I_c = 40µA$



รูปที่ 4 การเลื่อนเฟสของสัญญาณที่ความถี่และกระแสควบคุมต่างๆ

4. สรุป

วงจรเลื่อนเฟสที่ได้นำเสนอในบทความนี้เป็นทางเลือกแบบโดยอาศัยคุณสมบัติการทำงานของทรานซิสเตอร์ในรูปแบบของวงจรรวมเป็นหนึ่ง จากผลการเขียนแบบการทำงานของวงจรแสดงให้เห็นว่า มีคุณสมบัติเป็นไปตามหลักการที่ได้นำเสนอคือ สามารถควบคุมได้ด้วยการใช้เทคนิคการปรับ และยังสามารถลดผลของอุณหภูมิขึ้นเนื่องมาจากพารามิเตอร์ K_p ลงได้



รูปที่ 5 ผลตอบสนองต่อความถี่ที่ความถี่ 300 Hz – 3kHz
(รูปบน) ไม่ได้ใช้วงจรของค่า K'p ต่อร่วม
(รูปล่าง) ใช้วงจรของค่า K'p ต่อร่วม

5. กิตติกรรมประกาศ

ขอขอบคุณสำนักงานพัฒนาวิทยาศาสตร์และเทคโนโลยีแห่งชาติ(สวทช) ภายใต้โครงการส่งเสริมวิชาชีพนักวิจัย ประเภทรางวัลพัฒนาวิชาชีพนักวิจัย และศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติภายใต้โครงการการออกแบบวงจรรวมขนาดใหญ่มาก และ Japan International Cooperation Agency (JICA) ที่ได้ให้ทุนและเครื่องมือสนับสนุนในการทำวิจัย

เอกสารอ้างอิง

- [1] R. Boylestad and L. Nashelsky, Electronic Devices and Circuit Theory, Prentice Hall, pp.759-762, 1992.
- [2] A.M. Soliman, "Generation of Current Conveyor-Based All-Pass Filter From Op Amp-Based Circuit", IEEE Transaction on Circuit and System : Analog and Digital Signal Processing, vol.44, no.4, 1997.
- [3] C.A. Karybakas and G.A. Micholitis, "A Circuit for Constant Phase Shift Using a Narrow Pulse Duty Cycle All-Pass Filter", IEEE Transaction on Instrumentation and Measurement, vol.39, no.4, 1999
- [4] อนันต์ นิลลัดวิฑิตศิริ, วิทยา แสงพิลาธิ, ปราโมทย์ วัฒนเขื่อน และวิวัฒน์ ธีรพนธ์ "วงจรเก็มนพัลและวงจรรวมขั้วต่อที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์" การประชุมทางวิชาการทางไฟฟ้าครั้งที่ 20, 2540.

[5] T.Tsukutani, M.Ishida, S.Tauki and Y.Fukui, "Versatile current mode biquad filter using multiple current output OTA", INT.J. Electronics, vol.80, no.4, pp.533-541, 1996.

[6] S.Pookaiyaudom, K.Djhan and C.Watanachaiprateep, "An Integrable Electronically Variable Phase Shifter", Proceeding of the IEEE, vol.67, no.1, 1979.

[7] S.Pookaiyaudom, K.Samootrut, "A Differential-current electronically-Variable Current-Mirror Phase-Shifter", INT.J. Electronics, vol.65, no.1, pp.130-136, 1988.

[8] Weixin Gai, Hongyi Chen and E.Seevinck, "Quadratic-Translinear CMOS multiplier-divider circuit", Electronics Letters, vol.33, no.10, pp.860-861, 1997.

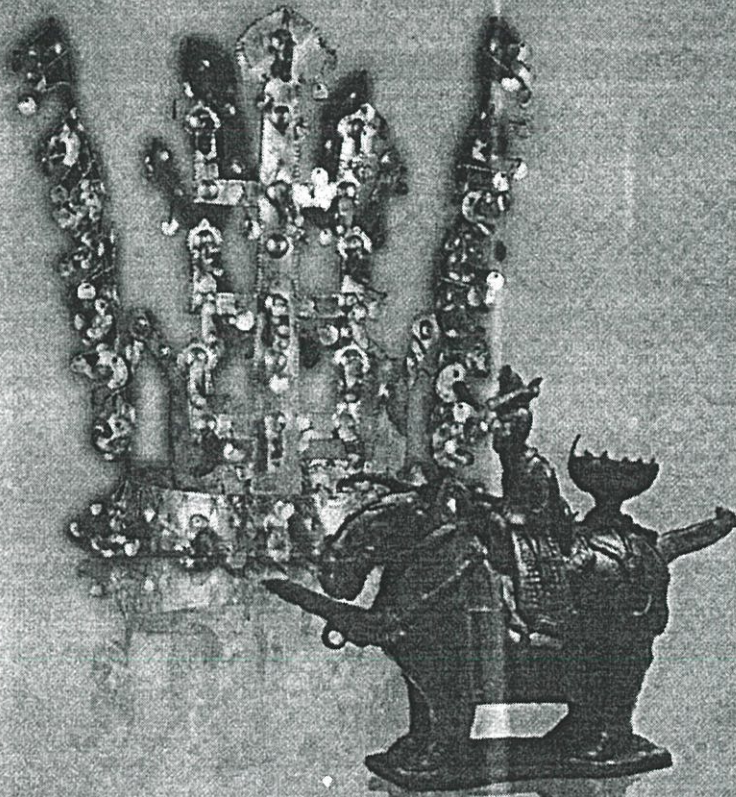
[9] E.Seevinck, "Advanced Analog Circuit Design", Kluwer Academic Publishers, Dordrecht, 1997.

KACC 2000 Abstract Book

KACC 2000 제 15회 한국자동제어학술회의 요약문집

15th Korea Automatic Control Conference

- 일시 : 2000년 10월 19일(목)~10월 21일(토)
- 장소 : 현대인재개발원(용인)



ICASE 제어·자동화·시스템공학회
Institute of Control, Automation and Systems Engineers, Korea

Chair: Anong Linthong (KMIL)

14:00 Page 509
Linear 3-Terminals Voltage Control Current Source
 Jirawath Parnklang, Annard Jenjiropipat and
 Surasak Niumcharoen, *KMITL, Thailand*

14:20 Page 510
High-Speed BiCMOS Comparator
 Jirawath Parnklang and Wanchana Thongungsai, *KMITL, Thailand*

14:40 Page 511
Solar Cells Characteristics Tester
 Jirawath Parnklang, Annard Jenjiropipat and Sani Hanklar
KMITL, Thailand

15:00 Page 512
A Current-mode peak detector circuit
 Vanchai Riewruja, Anong Linthong, Anucha Kaewpoonsuk,
 Rojanakorn Guntapong and Somchai Supaph, *KMITL, Thailand*

15:20 Page 513
A High-speed Max/Min circuit
 Thawachai Chimpalee, Vanchai Riewruja,
 Amphawan Chaikla and Somchai Supaph, *KMITL, Thailand*

15:40 Page 514
A High frequency CMOS precision full-wave rectifier
 Vanchai Riewruja, Chaleompun Wangwiwattana,
 Rojanakorn Guntapong, Amphawan Chaikla and
 Anong Linthong, *KMITL, Thailand*

FPI09 : Room(502)

Robotics and Bio-Systems (I)

Chair: Jong-Hyeon Park (Hanyang Univ.)

14:00 Page 515
Dynamic Robust Path-Following Using Temporary Path Generator for Mobile Robots with Nonholonomic Constraints
 Seunghye Lee, Jongguk Yim, and Jong Hyeon Park,
Hanyang Univ., Korea

14:20 Page 516
Learning-possibility for neuron model in Medical Superior Temporal area
 Yasuhiro SEKIYA, Tomoo AOYAMA, and Hanxi ZHU,
Miyazaki University, Japan, Zheng TANG, Toyama University, Japan

14:40 Page 517
Development of a Simulator for Off-Line Programming of Gantry-Robot Welding System
 Choei Ki Ahn, Min-Cheol Lee, Kwon Son, and Jae-Won Choi, *Pusan National University, Korea, Chang-Wook Jung and Hyung-Sik Kim, Hyundai Heavy Industries co., Ltd, Korea*

15:00 Page 518
Quantitative structure activity relationships for medicines based on use of neural networks
 Tomoo AOYAMA and Hanxi ZHU, *Miyazaki University, Japan, Umpei NAGASHIMA, National Institute for Advanced Interdisciplinary Research, Japan*

15:20 Page 519
A Bilateral Teleoperation Control Scheme for 2-DOF Manipulators with High Reduction Ratio Joints
 Sung Ho Ahn and Ji Sup Yoon, *Korea Atomic Energy Research Institute, Korea, Sang Jeong Lee, Chungnam National Univ., Korea*

15:40 Page 520
The running experiment of the wheel type mobile robot
 Masanori Sugisaka and Hisashi Aito, *Oita University, Japan*

FPI18 : Room(501)

Identification and Estimation

Chair: Oh-Kyn Kwon(Inha Univ.)

16:10 Page 521
Robust H_∞ Infinity FIR Sampled-Data Filtering
 Hee-Seob Ryu, Kyung-Sang Yoo, and Oh-Kyu Kwon,
Inha Univ., Korea

16:30 Page 522
Pre-filtering and Location Estimation of a Loose Part
 Jung-Soo Kim and Tae-Wan Kim, *Korea Atomic Energy Research Institute, Korea, Joon Lyoo, Chungnam National Univ., Korea*

16:50 Page 523
An Application of GP-based Prediction Model to Sunspots
 Hiroshi YANO, Ikuo YOSHIHARA, and
 Tomoo AOYAMA, *Miyazaki University, Japan,*
 Makoto NUMATA,
Tohoku University, Moritoshi YASUNAGA, Tsukuba University, Japan

17:10 Page 524
Financial Application of Time Series Prediction based on Genetic Programming
 Ikuo YOSHIHARA, Tomoo AOYAMA,
 and Moritoshi YASUNAGA, *Miyazaki University, Japan*

17:30 Page 525
Recursive State Space Model Identification Algorithms Using Subspace Extraction via Schur Complement
 Yoshinori TAKEI, Jun IMAI, and Kiyoshi WADA,
Kyushu University, Japan

17:50 Page 526
Direct estimation of physical parameters of an RLC electrical circuit by sixteen continuous-time methods
 Michel Mensler and Kiyoshi Wada, *Kyushu University, Japan*

18:10 Page 527
Structural Dynamic System Reconstruction for Modal Parameter Estimation
 Hyeung Yun Kim and Woonbong Hwang, *Changwon Proving Ground/ADD*

A Current-mode peak detector circuit

V. Riewruja., A. Linthong., A. Kaewpoonsuk., R. Guntapong and S. Supaph

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang,
Ladkrabang, Bangkok 10520, Thailand.
(Tel: 66-2-739-1362; Fax:66-2-326-9989; E-mail: vanchai@cs.eng.kmitl.ac.th)

Abstract

In this article, a current mode peak detector circuit is presented. The simple circuit configuration comprises four MOS transistors and one external capacitor. The realization method is suitable for fabrication using CMOS technology and all transistors are operated in their saturation region. The proposed circuit exhibits a very low drop rate and provides high accuracy, high-speed and wide dynamic range. The proposed circuit has very low power dissipation and operates using a single 2.5V supply. Simulation results confirmed the characteristic of the proposed circuit are also included.

1. Introduction

A peak detector is a useful circuit building block used in electronic systems, analog measurement and instrumentation. For example, it can be used in AC voltmeter to measure non-sinusoidal waveform [1], [2], an automatic voltage regulation loop of an uninterruptible power supply [3], a nuclear pulse spectroscopy [4], an automatic voltage gain control in radio receiver [5] and a floppy and hard disk drives [6]. Classical approach that can usually be employed to realize peak detector is through the use of diode and capacitor. The limitation of this approach is the detecting signal amplitude must greater than the diode "on" voltage to avoid an inaccuracy. Usually, the application of peak detector requires the signal amplitude in the order of millivolts or microampere. The use of diode in the feedback loop of an operational amplifier (op-amp) has been used to improve an accuracy of the classical approach. However, in practice it is not economical for integrated circuit design, particularly for the case of op-amp type, since each op-amp requires a substantial chip area in itself. Recently, the high frequency peak detector realizable in monolithic form is introduced [5]. The realization technique is based on bipolar technology and provides a differential output to eliminate the output offset voltage. In CMOS technology, the further references on the realization of a peak detector can be found in [6] - [8]. The MOS precision current peak detector is proposed in [6]. The advantage of this approach is a simple circuit configuration and a low voltage operation. However, the

use of MOS transistors operate in class B and MOS diode are effected the speed of the peak detector. The purpose of this article is to propose a CMOS circuit technique for the realization of a current peak detector. The realization method can result in fully integrated peak detector. The resulting performances of the circuit have high accuracy, high speed and wide dynamic range.

2. Circuit description

The proposed current-mode CMOS peak detector is shown in figure 1. Assuming that the transistors M_1 and M_2 are well matched and all transistors operate in their saturation regions. The operation of the circuit can be explained as follows. The transistors $M_1 - M_3$ form as a unity gain current mirror. The transistors M_3 and M_4 function as a current follower to provided a charge current to the capacitor C_1 and a path of the negative current I_{in} , respectively. If the positive input signal current $I_{in} > 0$, the current I_{in} flows through the input of the current mirror $M_1 - M_3$ that cause the voltage at node A to increase and the gate-source voltage of the transistor M_4 to decrease effecting the transistor M_4 to cutoff. The gate-source voltage of the transistor M_1 , V_C , is risen and held by the capacitor C_1 with the charge current from the transistor M_3 . The voltage V_C can be written as

$$V_C = \sqrt{\frac{2I_{in}}{\beta_1}} + V_T \quad (1)$$

where β_1 and V_T are the transconductance parameter ($K'_P W/L$) and the threshold voltage, respectively, of the transistor M_1 . The gate-source of the transistor M_2 is connected to the capacitor C_1 then the drain current of the transistor M_2 , I_{out} , can be stated as

$$I_{out} = I_{d1} = K'_P \frac{W}{2L} (V_C - V_T)^2 \quad (2)$$

where I_{d1} is the drain current of the transistor M_1 . When the capacitor voltage rises to the steady voltage V_C that causes the transistor M_3 to cutoff. The voltage V_C still forces the transistors M_1 and M_2 to operate equal drain current. If the

input signal current is less than the previous input signal current causes the voltage at node A to decrease. Therefore the transistor M_3 still turns "off" and the voltage V_C is unchanged. The drain current of the transistor M_1 and the output current I_{out} are equal to the previous input signal current. If the input signal current exceeds the output current I_{out} than the voltage at node A is increased and the transistor M_3 is active. The voltage V_C is risen to force the drain current of the transistors M_1 and M_2 equal to the input signal current and held.

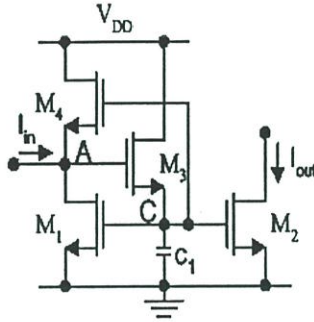


Figure 1. The proposed circuit

For the negative input signal current $I_{in} < 0$, the voltage at node A is decreased causes the transistor M_3 to cutoff. The negative input signal current flows through the transistor M_4 and uneffects to the voltage V_C . Therefore the drain current of the transistor M_1 and the current I_{out} are equal to the previous hold current. It should be noted that the current I_{out} is the peak of the input signal current. The equivalent parallel resistance of the capacitor C_1 causes the decay of the voltage V_C . The drop rate of the voltage V_C , $\Delta V_C / \Delta t$, can be expressed as

$$\frac{\Delta V_C}{\Delta t} = \frac{I_{leakage}}{C_1} \quad (3)$$

where $I_{leakage}$ is the leakage current of the capacitor C_1 . The drop rate can be minimized by using a large value of the capacitor C_1 . However, the response time of the peak detector is increased with the increasing capacitance.

3. Simulation Results

The performance of the proposed circuit in figure 1 was observed using the PSPICE analogue simulation program. The BSIM MOS model of the $0.5\mu\text{m}$ double-poly CMOS process were used for circuit simulation. The ratio of channel widths and lengths (W/L) of the devices used are shown in table 1. The power supply, V_{DD} , were set to 2.5V and $R_{load} = 1\text{k}\Omega$. Figure 2 shows the transient response of

the circuit for the input current I_{in} which is varied from $0\mu\text{A}$ to $400\mu\text{A}$ and $C_1 = 0.1\text{nF}$. The result shows that the transfer characteristic of the circuit is linear over a entire dynamic range. Figure 3 shows the transient response for amplitude variable triangle waveform input current I_{in} . The capacitor C_1 was set to 0.1nF . The simulated transient response for sinusoidal waveform input current I_{in} for the frequencies 1kHz, 100kHz and 1MHz are shown in figure 4. It is evident that the performance of the proposed circuit is a very low drop rate and provide high accuracy and high-speed.

Transistors	(W/L)
M_1 - M_2	4/2 $\mu\text{m}/\mu\text{m}$
M_3	0.5/0.5 $\mu\text{m}/\mu\text{m}$
M_4	50/2 $\mu\text{m}/\mu\text{m}$

Table 1. The ratio of channel widths and lengths of the MOS transistors

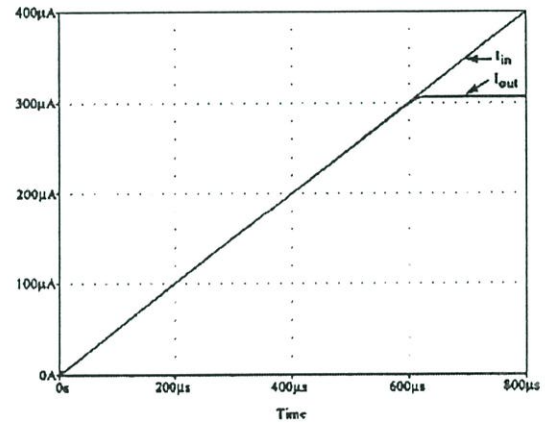


Figure 2. Transient response of the proposed circuit for the input current I_{in} which is varied from $0\mu\text{A}$ to $400\mu\text{A}$

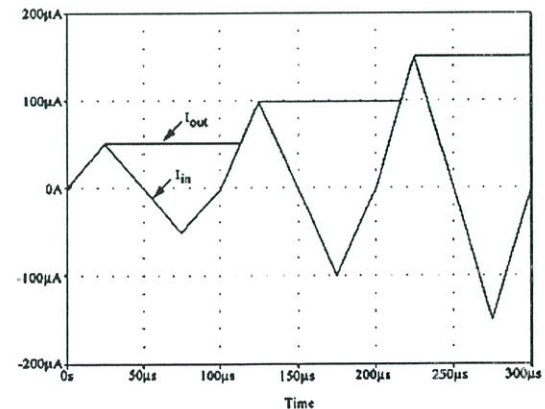
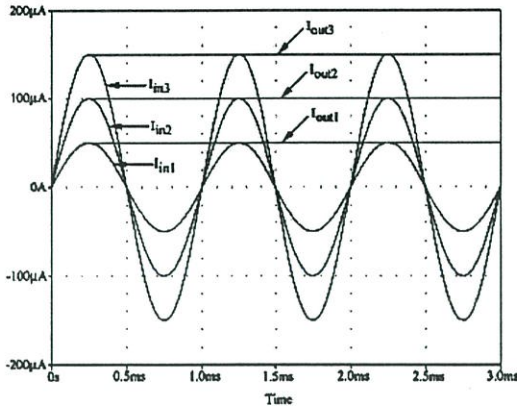
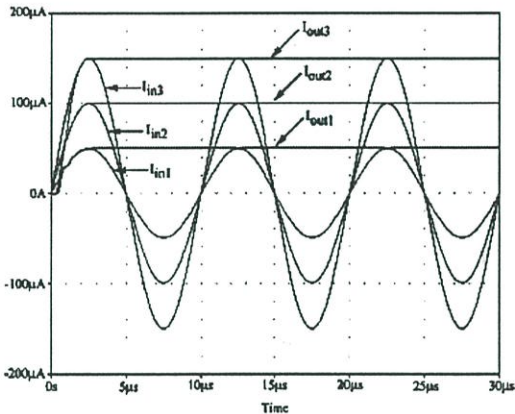


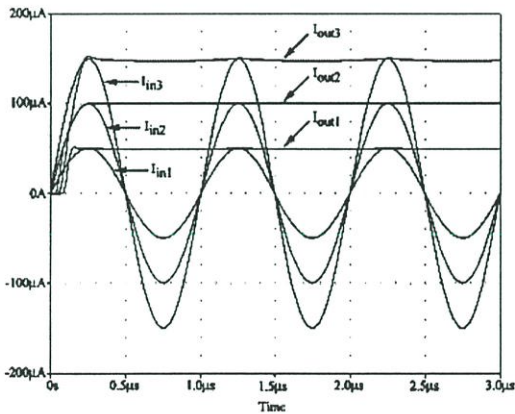
Figure 3. Transient response of the proposed circuit for amplitude variable triangle waveform input current I_{in}



(a)



(b)



(c)

Figure 4. Transient response of the proposed circuit for the peak Amplitude $I_{in1} = 50\mu A$, $I_{in2} = 100\mu A$ and $I_{in3} = 150\mu A$
 (a) for frequency 1kHz and $C_1 = 0.1nF$
 (b) for frequency 100kHz and $C_1 = 0.1nF$
 (c) for frequency 1MHz and $C_1 = 0.01nF$

4. Conclusion

A new current-mode peak detector circuit has been introduced. The circuit comprises four NMOS transistors and one external capacitor. The realization method is suitable for fabrication using CMOS technology. The simulation results have shown that the circuit performance is very low drop rate and provides high accuracy, high-speed and wide dynamic range.

5. Acknowledgments

The authors would like to express sincere gratitude to the National Science Technology Development Agency (NASTDA), and the National Electronics and Computer Technology Center (NECTEC), Thailand.

References

- [1] J. Franco, Design with operational amplifier and analog integrated circuit, *New York: McGraw Hill*, 1988
- [2] W. D. Stanley, Operational amplifier with linear integrated circuit, *Merril Publishing Company*, 1984
- [3] C. T. Pan and M. C. Jiang, "A Quick Response Peak Detector for Variable Frequency Three-Phase Sinusoidal Signals" *IEEE Transactions on Industrial Electronics*, vol. 41, no. 4, 1994
- [4] M. N. Ericson, M. L. Simpson, C. L. Britton, M. D. Allen, R. A. Kroeger and S. E. Inderhees, "A Low-Power, CMOS Peak Detect and Hold Circuit for Nuclear" *IEEE Transactions on Nuclear Science*, vol. 42, no. 4, 1995
- [5] R. G. Meyer, "Low-Power Monolithic RF Peak Detector Analysis" *IEEE Journal of Solid State Circuits*, Vol. 30, no. 1, 1995
- [6] K. Koli and K. Halonen, "Low voltage MOS-transistor-only precision current peak detector with signal independent discharge time constant" *IEEE International Symposium on Circuit and System*, Hong Kong, June, 1987
- [7] B. Linares-Barranco, A. Rodriguez-Vazquez, E. Sanchez-Sinencio and J. Ramirez-Angulo, "Generation, design and tuning of OTA-C high-frequency sinusoidal oscillators" *IEE Proceedings-G*, vol. 139, no. 5, pp. 557-568, 1992
- [8] M. Ismail, T. Tiez (ed.), *Analog VLSI Signal and Information Processing*, *McGraw Hill*, pp. 290-293, 1994

Chair:	Anong Linthong (<i>KMITL</i>)		
14:00	Page 509		
Linear 3-Terminals Voltage Control Current Source			
Jirawath Parkklang, Amnard Jenjirojpipat and Surasak Nieumcharoen, <i>KMITL, Thailand</i>			
14:20	Page 510		
High-Speed BICMOS Comparator			
Jirawath Parkklang and Wanchana Thongungsai, <i>KMITL, Thailand</i>			
14:40	Page 511		
Solar Cells Characteristics Tester			
Jirawath Parkklang, Amnard Jenjirojpipat and Santi Hanklar <i>KMITL, Thailand</i>			
15:00	Page 512		
A Current-mode peak detector circuit			
Vanchai Riewruja, Anong Linthong, Anucha Kaewpoonsuk, Rojanakorn Guntapong and Somchai Supaph, <i>KMITL, Thailand</i>			
15:20	Page 513		
A High-speed Max/Min circuit			
Thawachai Chimpalce, Vanchai Riewruja, Amphawan Chaikla and Somchai Supaph, <i>KMITL, Thailand</i>			
15:40	Page 514		
A High frequency CMOS precision full-wave rectifier			
Vanchai Riewruja, Chaleompun Wangwiwattana, Rojanakorn Guntapong, Amphawan Chaikla and Anong Linthong, <i>KMITL, Thailand</i>			
<hr/>			
FPI09 : Room(502)			
Robotics and Bio-Systems (I)			
Chair:	Jong-Hyeon Park (<i>Hanyang Univ.</i>)		
14:00	Page 515		
Dynamic Robust Path-Following Using Temporary Path Generator for Mobile Robots with Nonholonomic Constraints			
Seunghee Lee, Jongguk Yim, and Jong Hyeon Park, <i>Hanyang Univ., Korea</i>			
14:20	Page 516		
Learning-possibility for neuron model in Medical Superior Temporal area			
Yasuhiro SEKIYA, Tomoo AOYAMA, and Hanxi ZHU, <i>Miyazaki University, Japan</i> , Zheng TANG, <i>Toyama University, Japan</i>			
14:40	Page 517		
Development of a Simulator for Off-Line Programming of Gantry-Robot Welding System			
Choei Ki Ahn, Min-Cheol Lee, Kwon Son, and Jae-Won Choi, <i>Pusan National University, Korea</i> , Chang-Wook Jung and Hyung-Sik Kim, <i>Hyundai Heavy Industries co., Ltd, Korea</i>			
15:00	Page 518		
Quantitative structure activity relationships for medicines based on use of neural networks			
Tomoo AOYAMA and Hanxi ZHU, <i>Miyazaki University, Japan</i> , Umpei NAGASHIMA, <i>National Institute for Advanced Interdisciplinary Research, Japan</i>			
15:20	Page 519		
A Bilateral teleoperation Control Scheme for 2-DOF Manipulators with High Reduction Ratio Joints			
Sung Ho Ahn and Ji Sup Yoon, <i>Korea Atomic Energy Research Institute, Korea</i> , Sang Jeong Lee, <i>Chungnam National Univ., Korea</i>			
15:40	Page 520		
The running experiment of the wheel type mobile robot			
Masanori Sugisaka and Hisashi Aito, <i>Oita University, Japan</i>			
<hr/>			
FPI18 : Room(501)			
Identification and Estimation			
Chair:	Oh-Kyn Kwon (<i>Inha Univ.</i>)		
16:10	Page 521		
Robust H_∞ infinity FIR Sampled-Data Filtering			
Hee-Seob Ryu, Kyung-Sang Yoo, and Oit-Kyu Kwon, <i>Inha Univ., Korea</i>			
16:30	Page 522		
Pre-filtering and Location Estimation of a Loose Part			
Jung-Soo Kim and Tae-Wan Kim, <i>Korea Atomic Energy Research Institute, Korea</i> , Joon Lyou, <i>Chungnam National Univ., Korea</i>			
16:50	Page 523		
An Application of GP-based Prediction Model to Sunspots			
Hiroshi YANO, Ikuo YOSHIHARA, and Tomoo AOYAMA, <i>Miyazaki University, Japan</i> , Mskoto NUMATA, <i>Tohoku University, Moriotoshi YASUNAGA, Tsukuba University, Japan</i>			
17:10	Page 524		
Financial Application of Time Series Prediction based on Genetic Programming			
Ikuo YOSHIHARA, Tomoo AOYAMA, and Moriotoshi YASUNAGA, <i>Miyazaki University, Japan</i>			
17:30	Page 525		
Recursive State Space Model Identification Algorithms Using Subspace Extraction via Schur Complement			
Yoshinori TAKEI, Jun IMAI, and Kiyoshi WADA, <i>Kyushu University, Japan</i>			
17:50	Page 526		
Direct estimation of physical parameters of an RLC electrical circuit by sixteen continuous-time methods			
Michel Mensler and Kiyoshi Wada, <i>Kyushu University, Japan</i>			
18:10	Page 527		
Structural Dynamic System Reconstruction for Modal Parameter Estimation			
Hyeung Yun Kim and Woonbong Hwang, <i>Changwon Proving Ground/ADD</i>			

A High-speed Max/Min circuit

V. Riewruja, T. Chimpalee, A. Chaikla,
S. Supaph

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang,
Ladkrabang, Bangkok 10520, Thailand

(Tel: 66-2-739-1362; Fax: 66-2-326-9989; E-mail: vanchai@cs.eng.kmitl.ac.th)

Abstract

An integrable circuit technique for implementing high-speed analog two-input Max/Min circuit is described. The realization method is suitable for fabrication using CMOS technology. The proposed circuit comprises a current mirror and electronic switch connected with a absolute value circuit. The maximum or minimum operation of the proposed circuit can be selected by an external control voltage. The proposed analog Max/Min circuit has a very sharp transfer characteristic and is suitable for real-time systems. Simulation results verified the circuit performances are agreed with the expected values.

1. Introduction

A maximum (Max) and minimum (Min) operations are most frequently used in the fuzzy inference systems. Recently, the applications of the fuzzy inference in industry, robotics, image processing and home electronics are receiving much attention [1]. Usually, the approach of the fuzzy inference systems is implemented in the form of software on digital computers. The processing speed of a digital computer is inefficient for the real-time application. An analog circuit technique can provide the advantage of high-speed operation. The realizations of Max/Min operations in analog circuit form so far have been implemented by using either a second generation current conveyor (CCII) [2] or an operational transconductance amplifier (OTA) [3] as a basic active circuit element. These approaches require diode function as an electronic switch to eliminate undesirable signal to provide Max/Min operations. However, the high-speed performance of these approaches is limited by the delay caused by the transition between "on" and "off" state of diodes. The dynamic range of the Max/Min circuits using OTA are also limited by the input stage of an OTA. Another approach is based on the use of CMOS circuit technique to provide Max/Min circuit [4]. The disadvantage of this approach is some of MOS transistors change the operation regions, saturation and nonsaturation region, that causes the distortion on the output signal and limits the operating speed.

The most reported realizations of Max/Min circuits so far have been implemented either maximum or minimum circuits. If both Max and Min circuits can integrate into same circuit scheme, then there are advantages to be gained. The purpose of this article is to propose a CMOS circuit technique for realization of the selectable Max/Min circuit. The proposed circuit consists of a current mirror and electronic switch connected with an absolute value circuit. The realization method can result in high accuracy and high-speed. The maximum or minimum operations can be selected by using an external voltage control.

2. Circuit description

The block diagram of the proposed principle is shown in figure 1. The input current I_{in1} and I_{in2} is taken to find average value, $I_{avg} = (I_{in1} + I_{in2})/2$. The output current of fullwave rectifier [8] resulted from the difference value of I_{avg} and I_{in1} , ΔI . The output current I_{out} produced by this circuit has two condition, the first condition is the maximum value of the summation of I_{avg} and $|\Delta I|$ and the second condition is the minimum value of the difference between I_{avg} and $|\Delta I|$.

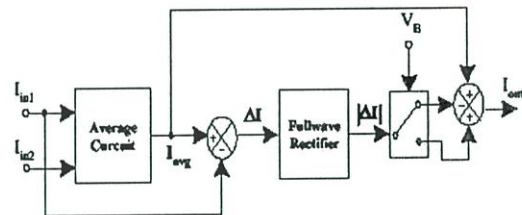


Fig. 1. The block diagram of the proposed circuit

Figure 2 shows the circuit that follows by the proposed principle in figure 1. An average value circuit [5-6] comprised two unity current mirrors of the transistors $M_5 - M_7$ and $M_8 - M_9$ that provide the summation of I_{in1} and I_{in2} through node A. Denote that the transistor $M_1 - M_4$ form as a current mirror with current gain equal to 0.5 and the transistors are all matched and operated in their saturation region. The drain current of the transistors M_3 and M_4 can

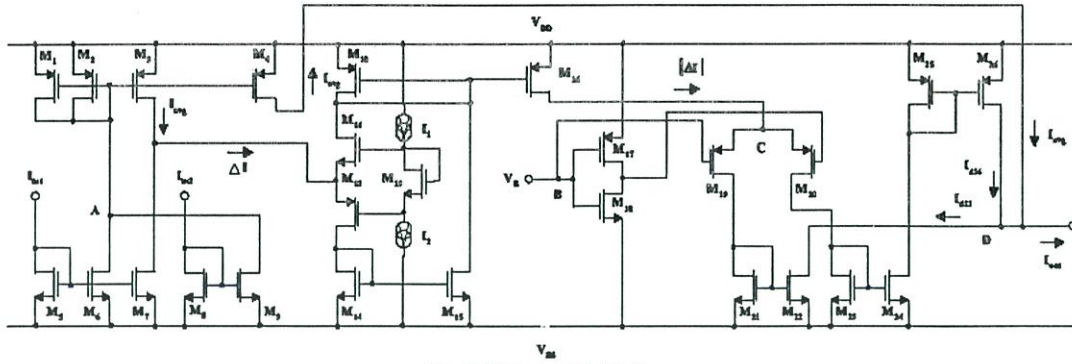


Fig. 2. The proposed circuit

be stated as

$$I_{d3} = I_{d4} = I_{avg} = \frac{I_{in1} + I_{in2}}{2} \quad (1)$$

where I_{di} is the drain current of the transistors M_i . The transistors $M_{19} - M_{24}$ form as an electronic switch that is used to select a Max or Min operation. The input current of an electronic switch provides only positive current flow through it. Then the transistors $M_{10} - M_{16}$ function as a fullwave rectifier [8] to provide an absolute value of the current ΔI for the input of the electronic switch. The transistors M_{17} and M_{18} are operated in class B that function as an inverter. For the positive control voltage V_B , the transistors M_{18} and M_{19} are turned "on" and the transistor M_{17} and M_{20} are turned "off". Therefore the current $|\Delta I|$ flows through the transistor M_{20} and is mirrored to node D by the current mirrors $M_{23} - M_{24}$ and $M_{25} - M_{26}$. Similarly, the negative control voltage V_B causes the transistors M_{17} and M_{19} to turn "on", and the current $|\Delta I|$ flows through the transistors M_{19} and mirrors to node D by the current mirror $M_{21} - M_{22}$. Considering at node D the output current of this circuit is given by

$$I_{out} = I_{d26} + I_{avg} - I_{d22} \quad (2)$$

The drain current of the transistor M_{22} and M_{26} can be written as

$$I_{d22} = \begin{cases} 0 & \text{when } V_B = V_{DD} \\ |\Delta I| & \text{when } V_B = V_{SS} \end{cases} \quad (3.1)$$

$$I_{d26} = \begin{cases} |\Delta I| & \text{when } V_B = V_{DD} \\ 0 & \text{when } V_B = V_{SS} \end{cases} \quad (3.2)$$

From the equation (2), (3.1) and (3.2) then the result can be written as

$$I_{out} = \begin{cases} I_{avg} + |\Delta I| & \text{when } V_B = V_{DD} \\ I_{avg} - |\Delta I| & \text{when } V_B = V_{SS} \end{cases} \quad (4)$$

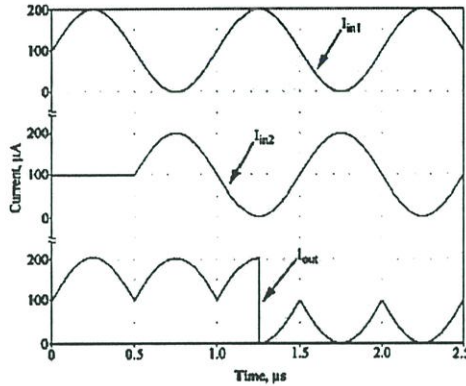
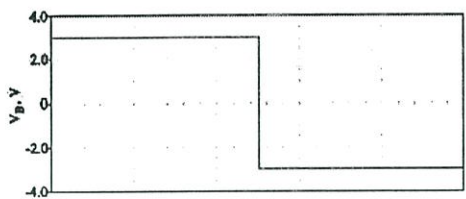
Due to I_{avg} is the middle value between maximum input current, $I_{in(max)}$ and minimum input current, $I_{in(min)}$, for the current $|\Delta I|$ is the difference value between the average current I_{avg} and the input current I_{in} then the equation (4) can be rewritten as

$$I_{out} = \begin{cases} I_{in(max)} & \text{when } V_B = V_{DD} \\ I_{in(min)} & \text{when } V_B = V_{SS} \end{cases} \quad (5)$$

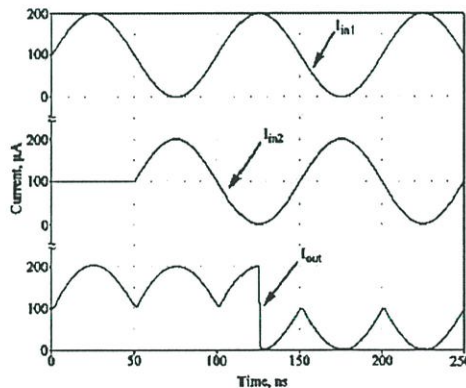
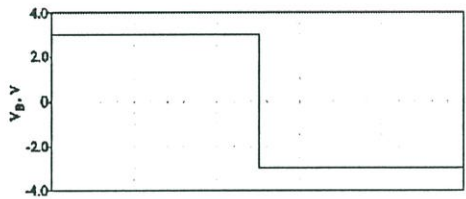
It should be noted that the proposed circuit in figure 2 has a characteristic as two input current domain Max/Min circuit and can be controlled by external control voltage.

3. Simulation results

The performance of the proposed circuit were observed using the PSPICE analogue simulation program. The supply voltage $V_{DD} = -V_{SS} = 3V$. The current source I_1 and I_2 are set to $30\mu A$. The sinusoidal input signal current I_{in1} is $200\mu A$ peak-to-peak and I_{in2} is $200\mu A$ peak-to-peak with phase shift $\pi/2$ radius. The CMOS $0.5\mu m$ process parameters were used for the circuit simulation. The ratio of channel widths and lengths (W/L) of devices are shown in Table 1. The simulated transient response for two input frequencies, 1 MHz and 10MHz, are shown in figure 3. It is evident that the performance of the proposed circuit is almost consistent with ideal case.



(a)



(b)

Fig.3. Transient response of the proposed circuit
 (a) for frequency 1MHz
 (b) for frequency 10MHz

Transistor	W/L(μm)
M_1 - M_4	2.9/1.7
M_5 - M_9	2.3/1.7
M_{10} - M_{16}	2.5/0.7
M_{21} - M_{26}	1/1

Table 1 The ratio of channel widths and lengths

4. Conclusion

A high speed Max/Min circuit is presented. The Max or Min operation can be selected by an external control voltage. PSPICE analogue simulation program confirmed the circuit performance is high accuracy and high speed operation.

5. Acknowledgments

The authors would like to express sincere gratitude to the National Science Technology Development Agency (NASTDA), and the National Electronics and Computer Technology Center (NECTEC), Thailand.

References

- [1]H. J. Zimmermann, *Fuzzy Set Theory and to applications*, Kluwer Academic Publishes, 1991
- [2]S.-I. Liu, Y.-S. Hwang and J.-H. Tsay, "CCII-BASED FUZZY MEMBERSHIP FUNCTION AND MAX/MIN CIRCUITS", *Electronics Lett.*, vol. 29 no. 1, pp. 116-118, 1993
- [3]T. INOUE, T. MOTOMURA, R. MATSUO, and F. UENO, "New OTA-based analog circuits for fuzzy membership functions and MAX/MIN operations", *IEICE Trans.*, vol. 74 no. 11, pp. 3619-3621, 1991
- [4]C.-Y. Hung, B.-D. Liu, "Current-mode multiple input maximum circuit for fuzzy logic controllers", *Electronics Lett.*, vol. 30 no. 23, pp. 1924-1925, 1994
- [5]S. Vlassis and S. Siskos, "CMOS analogue median circuit", *Electronics Lett.*, vol. 35 no 13, pp. 1038-1040, 1999
- [6]S.-I. LIU, P. CHEN, C.-Y. CHEN and J.-G. HWU, "Analog Maximum Median and Minimum circuit", *IEEE International Symposium on Circuit and Systems*, Hong Kong, Jun 9-12, pp. 257-260, 1997
- [7]C. Toumazou, F. J. Lidgley and D. G. Haigh, *Analogue IC Design : the current-mode approach*, Peter Peregrinus LTd., April, 1990
- [8]R. Guntapong, V. Riewruja, C. Fongsamut and A. Kaewpoonsuk, "High frequency CMOS precision full-wave rectifier circuit", *ISIC-99*, Singapore, Sep 8-10, pp. 13-15, 1999

ประวัติผู้เขียน

นายสมชาย สุภาพ เกิดเมื่อวันที่ 20 กันยายน 2517 ที่จังหวัดสุพรรณบุรี สำเร็จการศึกษา
อุตสาหกรรมศาสตรบัณฑิต สาขาเทคโนโลยีไฟฟ้าอุตสาหกรรม คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ เมื่อปีการศึกษา 2540