

เครื่องส่งสำหรับสถานีฐานระบบ WCDMA ความถี่ 2.1 GHz

2.1 GHz RF TRANSMITTER FOR WCDMA BASE STATION

ณฤทธิ์ ยู้งธนิศรา

NARIT YOUNGTHANISARA

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

ISBN 974-324-888-0

เครื่องส่งสำหรับสถานีฐานระบบ WCDMA ความถี่ 2.1 GHz

2.1 GHz RF TRANSMITTER FOR WCDMA BASE STATION



ณฤทธิ ญ้งธนิศรา

NARIT YOUNGTHANISARA

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

ISBN 974-324-888-9

ดขหม
ดขทะเบียน 48942
ัน, เดือน, ปี 13 ส.ค. 2547

.b.....
.i.....

2.1 GHz RF TRANSMITTER FOR WCDMA BASE STATION

NARIT YOUNGTHANISARA

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
2003
ISBN 974-324-888-9**

COPYRIGHT 2003

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ เครื่องส่งสำหรับสถานีฐานระบบ WCDMA ความถี่ 2.1 GHz
2.1 GHz RF TRANSMITTER FOR WCDMA BASE STATION


ชื่อนักศึกษา นายณฤทธิ์ ญิงธนิศรา

รหัสประจำตัว 42061073

ปริญญา วิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชา วิศวกรรมไฟฟ้า

อาจารย์ผู้ควบคุมวิทยานิพนธ์ ผศ.ดร.ทองทอด วานิชศรี

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
รศ.ดร.ยุทธพงษ์	รังสรรค์เสรี	
ดร.พรชัย	ทรัพย์นิธิ	
รศ.ดร.สมผล	โกศลวิตร	
ผศ.ดร.ทองทอด	วานิชศรี	

วัน/เดือน/ปี ที่สอบ 27 ตุลาคม 2546 เวลา 10.30-12.30 น.

สถานที่สอบ ณ อาคาร 12 ชั้น ชั้น 4 (ห้อง E12-403)



วันที่.....15.....เดือน.....ธันวาคม.....พ.ศ.....2546.....

หัวข้อวิทยานิพนธ์	เครื่องส่งสำหรับสถานีฐานระบบ WCDMA ความถี่ 2.1 GHz
นักศึกษา	นายณฤทธิ์ ญ้งธนิศรา
รหัสประจำตัว	42061073
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2546
อาจารย์ผู้ควบคุมวิทยานิพนธ์	ผศ. ดร. ทองทศ วานิชศรี

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบและการสร้าง วงจรเครื่องส่งสำหรับสถานีฐานระบบ WCDMA ช่วงความถี่ 2.11 ถึง 2.17 GHz (เฉพาะส่วนวงจรความถี่สูง) โดยอาศัยการทำงาน ของวงจรโคเร็กคิออนเวอร์ชันควอเดรเจอร์มอดูเลเตอร์ที่มีโครงสร้างแบบไมโครสตริปและการเลือก ใช้อุปกรณ์แอกทิฟหรือทรานซิสเตอร์ในวงจรขยายกำลังชนิดแอลดีมอส (LDMOS) เนื่องจาก สามารถจ่ายกำลังงานได้สูงในย่านความถี่ 2 GHz มีความทนทาน และมีราคาถูกลง ความเป็นเชิงเส้น ของวงจรขยายกำลังเป็นคุณสมบัติที่สำคัญสำหรับวงจรเครื่องส่งในระบบ WCDMA ดังนั้นการลิ เนียไลเซชันแบบป้อนไปหน้าจึงถูกนำมาประยุกต์ใช้กับวงจรขยายกำลังในเครื่องส่งเพื่อช่วยลด ความผิดเพี้ยนในสัญญาณเอาต์พุตจากวงจรขยายกำลัง ส่งผลให้ค่าการมอดูเลตระหว่างกันของวงจร ขยายกำลังมีค่าต่ำลง วงจรเครื่องส่งสำหรับสถานีฐานระบบ WCDMA ออกแบบและสร้างขึ้นโดย อาศัยโครงสร้างแบบไมโครสตริปทั้งหมด

โครงสร้างภายในเครื่องส่งสำหรับสถานีฐานระบบ WCDMA ประกอบด้วย ก) วงจร สังกะเร้าความถี่ระบบเฟสล็อกคูลูปช่วงความถี่ 2.11 ถึง 2.17 GHz ข) วงจรโคเร็กคิออนเวอร์ชันควอเดรเจอร์มอดูเลเตอร์แบบไมโครสตริป ค) วงจรขับกำลัง ง) วงจรขยายกำลัง และ จ) วงจรลิเนียไลเซชันแบบ ป้อนไปหน้า

จากผลการวัดคุณสมบัติรวมของวงจรเครื่องส่งที่ออกแบบและสร้างขึ้น พบว่า วงจรเครื่อง ส่งมีค่าระดับสัญญาณรบกวนทางเฟสต่ำกว่า -112 dBc/Hz ที่ความถี่ออฟเซต 100 kHz ค่าขนาดเวก เตอร์ความผิดพลาดมีค่าต่ำกว่า 8.47% ค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดมีค่าต่ำกว่า -40 dBc ค่าอัตราการกีดกันการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ของวงจรลิเนียไลเซชันแบบ ป้อนไปหน้ามีค่าสูงกว่า 10 dB สัญญาณเอาต์พุตจากเครื่องส่งสำหรับสถานีฐานระบบ WCDMA มี ผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ต่ำกว่า -44 dBc ที่กำลังงานเอาต์พุต 1W

Thesis Title	2.1 GHz RF Transmitter for WCDMA Base Station
Student	Mr.Narit Youngthanisara
Student ID.	42061073
Degree	Master of Engineering
Programme	Electrical Engineering
Year	2003
Thesis Advisor	Assist. Prof. Dr.Tongtod Vanisri

ABSTRACT

The thesis presents the design and implementation of 2.11-2.17 GHz WCDMA base station transmitter circuit (the high frequency circuit only). The direct-conversion quadrature modulator with the microstrip structure is employed in the transmitter architecture. Also, the LDMOS active device technology which is capable of delivering the high power output at the frequency range of 2 GHz is selected due to its ruggedness and low cost. Since the linearity of the amplifier circuit plays an important role for the WCDMA transmitter circuit, the feedforward linearization technique is employed to decrease the distortion of output signals from the amplifier circuit. Hence, the intermodulation distortion is reduced.

Besides, the use of the microstrip structure for all the circuit results in its compact size. The internal transmitter circuits consist of a) the 2.11-2.17 GHz frequency synthesizer b) the microstrip direct-conversion quadrature modulator c) the driver amplifier d) the power amplifier and e) the feedforward linearization circuit.

From the measured results, it is found that the phase noise of the transmitter is less than -112 dBc/Hz at 100 kHz offset frequency. The error vector magnitude and the adjacent channel power ratio are less than 8.47% and -40 dBc, respectively. The feedforward linearization circuit can suppress the two-tone third order intermodulation product for the value more than 10 dB. Finally, the two-tone third order intermodulation product measured from the output signal of the transmitter is -44 dBc at 1 W output power.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้ด้วยดี ด้วยคำแนะนำและการช่วยเหลือด้านการออกแบบและการสร้าง วงจรเครื่องส่งสำหรับสถานีฐานในระบบ WCDMA ความถี่ 2.1 GHz จากท่าน ผศ. ดร. ทองทศ วานิชศรี ซึ่งเป็นอาจารย์ผู้ควบคุมวิทยานิพนธ์ ผู้วิจัยรู้สึกทราบบ้างในความอนุเคราะห์จากท่านและขอกราบขอบพระคุณไว้ ณ ที่นี้เป็นอย่างสูง

ขอขอบคุณโครงการพัฒนาระบบโทรศัพท์เคลื่อนที่ยุคที่ 3 ของศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ (NECTEC) สำหรับทุนสนับสนุนการวิจัยและการบริการด้านเครื่องมือวัดซึ่งทำให้วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้ด้วยดี

ขอขอบคุณ ผศ.ดร.หทัยชนก วานิชศรี สำหรับการดูแล สนับสนุน และให้ความช่วยเหลือในด้านต่างๆต่อการจัดทำวิทยานิพนธ์

ขอขอบพระคุณ คุณพ่อและคุณแม่ ที่เป็นกำลังใจต่อผู้วิจัยที่ดีตลอดมา

ณฤทธิ์ ณัฐนิศรา

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	IX
สารบัญรูป.....	X
บทที่ 1 บทนำ.....	1
1.1 กล่าวนำ.....	1
1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์.....	3
1.3 รายละเอียดของวิทยานิพนธ์.....	3
บทที่ 2 เครื่องส่งสำหรับสถานีฐานระบบ WCDMA.....	5
2.1 กล่าวนำ.....	5
2.2 โครงสร้างของเครื่องส่งสำหรับสถานีฐานระบบ WCDMA.....	6
2.2.1 วงจรสังเคราะห์ความถี่ระบบเฟสล็อกคูลูป.....	7
2.2.2 วงจรไดเร็กคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์.....	8
2.2.3 วงจรขยายกำลัง.....	8
2.2.4 วงจรขับกำลัง.....	8
2.2.5 วงจรลิเนียไลเซชันแบบป้อนไปหน้า.....	8
2.3 คุณสมบัติสำคัญสำหรับเครื่องส่ง.....	9
2.3.1 จุดกคอัตราขยาย 1 dB.....	9
2.3.2 จุดตัดลำดับ 3 สัญญาณคู่.....	10
2.3.3 ค่าสัญญาณรบกวนทางเฟส.....	11
2.3.4 ค่าอัตราส่วนกำลังงานช่องสัญญาณประชิด.....	12
บทที่ 3 วงจรสังเคราะห์ความถี่ระบบเฟสล็อกคูลูป.....	14
3.1 กล่าวนำ.....	14

สารบัญ (ต่อ)

	หน้า
3.2 ทฤษฎีและหลักการ.....	16
3.2.1 ระบบเฟสลือกูลูป.....	16
3.2.2 วงจรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้า.....	18
3.3 การออกแบบวงจร.....	21
3.3.1 การออกแบบวงจรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้า.....	21
3.3.2 การออกแบบวงจรเฟสลือกูลูป.....	24
3.3.3 แผ่นวงจรพิมพ์ของวงจรสังเคราะห์ความถี่ระบบเฟสลือกูลูป.....	26
3.4 การทดลองและผลการทดลอง.....	27
3.5 สรุป.....	30
บทที่ 4 วงจรไดเร็กคอนเวอร์ชันควอเดรเจอร์มอดูเลเตอร์แบบไมโครสตริป.....	31
4.1 กล่าวนำ.....	31
4.2 ทฤษฎีและหลักการ.....	33
4.2.1 หลักการทำงานของวงจรเลื่อนเฟส $+90^\circ$ หรือ -90°	34
4.2.2 หลักการทำงานของวงจรไดเร็กคอนเวอร์ชันควอเดรเจอร์มอดูเลเตอร์.....	38
4.3 การออกแบบวงจรและผลการจำลองแบบการทำงาน.....	40
4.3.1 การออกแบบและผลการจำลองแบบการทำงานของ วงจรแบ่งกำลังแบบ 2 ทาง.....	41
4.3.2 การออกแบบและผลการจำลองแบบการทำงานของวงจรไดโอดสวิตช์.....	44
4.3.3 การออกแบบและผลการจำลองแบบการทำงานของ วงจรเลื่อนเฟส $+90^\circ$ หรือ -90°	49
4.3.4 การออกแบบและผลการจำลองแบบการทำงานของ วงจรรวมสัญญาณแบบฉาก.....	53
4.3.5 ผลการจำลองแบบการทำงานของวงจรไดเร็กคอนเวอร์ชัน ควอเดรเจอร์มอดูเลเตอร์.....	56
4.3.6 แผ่นวงจรพิมพ์ของวงจรไดเร็กควอเดรเจอร์มอดูเลเตอร์.....	58
4.4 การทดลองและผลการทดลอง.....	60
4.5 สรุป.....	67

สารบัญ (ต่อ)

	หน้า
บทที่ 5 วงจรขยายกำลัง.....	69
5.1 กล่าวนำ.....	69
5.2 ทฤษฎีและหลักการ.....	70
5.2.1 วงจรขยายแบบแมตซ์สัญญาณ.....	71
5.2.2 วงจรขยายแบบป้อนกลับ.....	72
5.3 การออกแบบวงจรและผลการจำลองแบบการทำงานของ.....	73
5.3.1 การออกแบบและผลการจำลองแบบการทำงานของ วงจขยายกำลังภาคที่ 1.....	73
5.3.2 การออกแบบและผลการจำลองแบบการทำงานของ วงจขยายกำลังภาคที่ 2.....	82
5.3.3 การออกแบบและผลการจำลองแบบการทำงานของ วงจขยายกำลังภาคที่ 3.....	89
5.3.4 การออกแบบและผลการจำลองแบบการทำงานของ วงจขยายกำลังรวม.....	94
5.3.5 แผ่นวงจรพิมพ์ของวงจขยายกำลัง.....	95
5.4 การทดลองและผลการทดลอง.....	96
5.4.1 ผลการทดลองของวงจขยายกำลังภาคที่ 1.....	96
5.4.2 ผลการทดลองของวงจขยายกำลังภาคที่ 2.....	98
5.4.3 ผลการทดลองของวงจขยายกำลังภาคที่ 3.....	99
5.4.4 ผลการทดลองของวงจขยายกำลังรวม.....	100
5.5 สรุป.....	104
บทที่ 6 วงจรขับกำลัง.....	105
6.1 กล่าวนำ.....	105
6.2 การออกแบบวงจร.....	105
6.2.1 การออกแบบและผลการจำลองแบบการทำงานของวงจขับกำลังภาคที่ 1.....	105
6.2.2 การออกแบบและผลการจำลองแบบการทำงานของวงจขับกำลังภาคที่ 2.....	106
6.2.3 การออกแบบและผลการจำลองแบบการทำงานของวงจขับกำลังรวม.....	107

สารบัญ (ต่อ)

	หน้า
6.2.4 แผ่นวงจรพิมพ์ของวงจรจับกำลัง.....	108
6.3 การทดลองและผลการทดลอง.....	109
6.4 สรุป.....	113
บทที่ 7 วงจรลิเนียร์ไลเซชันแบบป้อนไปหน้า.....	114
7.1 กล่าวนำ.....	114
7.2 ทฤษฎีและหลักการ.....	115
7.3 การออกแบบวงจรและผลการจำลองแบบการทำงาน.....	116
7.3.1 การออกแบบวงจรแบ่งกำลังแบบ 2 ทาง.....	116
7.3.2 การออกแบบวงจรรวมกำลังแบบ 2 ทาง.....	117
7.3.3 การออกแบบและผลการจำลองแบบการทำงาน ของวงจรเชื่อมต่อแบบเส้นขนาน.....	118
7.3.4 การออกแบบและผลการจำลองแบบการทำงาน ของวงจรเวกเตอร์มอดูเลเตอร์.....	120
7.3.5 การออกแบบวงจรขยายความผิดพลาด.....	124
7.3.6 การออกแบบและผลการจำลองแบบการทำงานของวงจรเชื่อมต่อ แบบปรับค่าสัมประสิทธิ์การเชื่อมต่อได้.....	125
7.3.7 แผ่นวงจรพิมพ์ของวงจรลิเนียร์ไลเซชันแบบป้อนไปหน้า.....	127
7.4 การทดลองและผลการทดลอง.....	129
7.4.1 ผลการทดลองของวงจรรวมกำลังและวงจรแบ่งกำลัง.....	129
7.4.2 ผลการทดลองของวงจรขยายความผิดพลาด.....	130
7.4.3 ผลการทดลองของวงจรขยายเชื่อมต่อแบบเส้นขนาน.....	131
7.4.4 ผลการทดลองของวงจรเชื่อมต่อแบบปรับค่า สัมประสิทธิ์การเชื่อมต่อได้.....	132
7.4.5 ผลการทดลองของวงจรเวกเตอร์มอดูเลเตอร์.....	133
7.4.6 ผลการทดลองของวงจรลิเนียร์ไลเซชันแบบป้อนไปหน้า.....	135
7.5 สรุป.....	137

สารบัญ (ต่อ)

	หน้า
บทที่ 8 คุณสมบัติรวมของเครื่องส่งสำหรับสถานีฐานระบบ WCDMA ความถี่ 2.1 GHz.....	138
บทที่ 9 สรุปผลและแนวทางการพัฒนา.....	143
เอกสารอ้างอิง.....	145
ภาคผนวก.....	150
ประวัติผู้เขียน.....	149

สารบัญตาราง

ตารางที่	หน้า
2.1 คุณสมบัติของเครื่องส่งสำหรับสถานีฐานระบบ WCDMA.....	9
4.1 ความสัมพันธ์ระหว่างระยะห่าง ความกว้าง และความยาวเส้นขนานของ วงจรมอดูเลเตอร์ที่สัมพันธ์กับการเชื่อมต่อค่าต่างๆ.....	49
4.2 ค่าความผิดพลาดเฟส ค่าความผิดพลาดขนาด และค่าขนาดเวกเตอร์ความผิดพลาด ของวงจรมอดูเลเตอร์.....	63
4.3 ค่ากำลังงานรวม และค่าแบนด์วิดท์ช่องสัญญาณของสเปกตรัมเอาต์พุต จากวงจรมอดูเลเตอร์.....	65
4.4 ค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดของวงจรมอดูเลเตอร์.....	66
5.1 ค่า S-พารามิเตอร์ของทรานซิสเตอร์ PTF10107.....	73
5.2 ค่า S-พารามิเตอร์ของทรานซิสเตอร์ PTF10107 หลังแมตซ์สูญเสียด้วยตัวต้านทาน 10Ω อนุกรมด้านอินพุต.....	77
5.3 ค่า S-พารามิเตอร์ของทรานซิสเตอร์ PTF10053.....	82
5.4 ค่า S-พารามิเตอร์ของทรานซิสเตอร์ PTF10053 หลังป้อนกลับด้วยตัวต้านทาน 10Ω.....	85
5.5 ค่า S-พารามิเตอร์ของทรานซิสเตอร์ PTF10035.....	90
8.1 คุณสมบัติรวมของวงจรมอดูเลเตอร์ส่งสำหรับสถานีฐานระบบ WCDMA.....	139

สารบัญญรูป

รูปที่	หน้า
2.1 การจัดวางแผนผังความถี่และการจัดแบ่งช่องสัญญาณสำหรับระบบ WCDMA.....	6
2.2 โครงสร้างของเครื่องส่งสำหรับสถานีฐานระบบ WCDMA.....	7
2.3 จุดคอคอ์ตราขยาย 1 dB ของวงจรถยาย.....	10
2.4 จุดตัดลำดับ 3 สัญญาณคู่ของวงจรถยาย.....	10
2.5 ระดับสัญญาณรบกวนทางเฟสของออสซิลเลเตอร์.....	11
2.6 ค่าอัตราส่วนกำลังงานช่องสัญญาณประชิด.....	12
3.1 บล็อกไดอะแกรมของวงจรถยายสังเคราะห์ความถี่ระบบเฟสล็อกแบบรูปเดี่ยว.....	15
3.2 บล็อกไดอะแกรมของวงจรถยายสมมูลเชิงเส้นสำหรับระบบเฟสล็อกแบบรูปเดี่ยว.....	17
3.3 ค่าความต้านทานที่เกิดขึ้นในวงจรไฟฟ้า.....	18
3.4 วงจรรออสซิลเลเตอร์ที่อาศัยการป้อนกลับด้วยตัวเก็บประจุ (Clapp-Gouriet Oscillator).....	19
3.5 วงจรรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้า.....	20
3.6 โครงสร้างวงจรรออสซิลเลเตอร์แบบแคลป์ที่สามารถปรับความถี่ได้ด้วยแรงดันไฟฟ้า.....	21
3.7 ผลการจำลองแบบการทำงานของค่าอินพุตอิมพีแดนซ์จากวงจรรออสซิลเลเตอร์ที่ค่า ตัวเก็บประจุป้อนกลับทั้งสองเท่ากับ 3 pF และกระแสคอลเลกเตอร์เท่ากับ 10 mA.....	22
3.8 วงจรรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้าที่สมบูรณ์.....	23
3.9 โครงสร้างของวงจรถยายสังเคราะห์ความถี่ระบบเฟสล็อกแบบรูปเดี่ยวที่ใช้ในวิทยานิพนธ์.....	24
3.10 แผ่นลายวงจรมิซของวงจรถยายสังเคราะห์ความถี่ระบบเฟสล็อกแบบรูปเดี่ยวที่มีการจัดวางอุปกรณ์.....	26
3.11 ความสัมพันธ์ระหว่างแรงดันปรับเปลี่ยนความถี่และความถี่ของสัญญาณเอาต์พุต ของวงจรรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้า.....	27
3.12 ความสัมพันธ์ระหว่างความถี่สัญญาณเอาต์พุตและกำลังงานสัญญาณเอาต์พุตของ วงจรรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้า.....	28
3.13 ระดับสัญญาณรบกวนทางเฟสที่ความถี่ออฟเซตค่าต่างๆของสัญญาณเอาต์พุตจาก วงจรถยายสังเคราะห์ความถี่.....	29
3.14 สเปกตรัมของสัญญาณเอาต์พุตจากวงจรถยายสังเคราะห์ความถี่ระบบ เฟสล็อกแบบรูปเดี่ยวที่ 2.11 GHz (ตัวลดทอนภายนอกที่ 20 dB).....	29
3.15 สเปกตรัมของสัญญาณเอาต์พุตจากวงจรถยายสังเคราะห์ความถี่ระบบเฟสล็อกแบบรูป เดี่ยวที่ 2.11 GHz เมื่อพิจารณาในช่วงกว้าง (ตัวลดทอนภายนอกที่ 20 dB).....	30
4.1 เวกเตอร์ความผิดพลาดและปริมาณความผิดพลาดอื่นๆที่เกี่ยวข้อง.....	33

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.2 โครงสร้างของวงจรเชื่อมต่อแบบมีทิศทางชนิดเส้นขนาน.....	34
4.3 วงจรเลื่อนเฟส -90°	35
4.4 วงจรเลื่อนเฟส $+90^\circ$	36
4.5 โครงสร้างของวงจรไดเร็กคอนเวกชันควอเดรเจอร์มอดูเลเตอร์แบบไมโครสตริป.....	39
4.6 วงจรแบ่งกำลังแบบ 2 ทางของวิลคินสัน.....	41
4.7 ผลการจำลองแบบของขนาดอัตราการส่งผ่าน S_{21} S_{31} S_{32} และ S_{23} ของวงจรแบ่งกำลัง.....	42
4.8 ผลการจำลองแบบของเฟสอัตราการส่งผ่าน S_{21} และ S_{31} ของวงจรแบ่งกำลัง.....	43
4.9 ผลการจำลองแบบของขนาดการสูญเสียย้อนกลับอินพุตและเอาต์พุต ของวงจรแบ่งกำลัง.....	43
4.10 วงจรสมมูลเชิงเส้นของไดโอดชอตต์กี.....	44
4.11 วงจรสมมูลเชิงเส้นของไดโอดชอตต์กี HSMS-2810.....	45
(ก) วงจรสมมูลเชิงเส้นขณะไบแอสไปหน้า.....	45
(ข) วงจรสมมูลเชิงเส้นขณะไบแอสย้อนกลับ.....	45
4.12 วงจรสมบรูณ์ของวงจรไดโอดสวิตช์.....	46
4.13 ผลการจำลองแบบของขนาดอัตราการส่งผ่านจาก S_{21} หรือ S_{31} ขณะเปิดและปิดสวิตช์ของวงจรสวิตช์.....	47
4.14 ผลการจำลองแบบของขนาดการสูญเสียย้อนกลับอินพุตและเอาต์พุตของวงจรสวิตช์.....	47
4.15 ผลการจำลองแบบของขนาดอัตราการส่งผ่าน S_{41} ของวงจรสวิตช์.....	48
4.16 ผลการจำลองแบบของเฟสอัตราการส่งผ่าน S_{21} หรือ S_{31} ของวงจรสวิตช์.....	48
4.17 วงจรเลื่อนเฟส $+90^\circ$ หรือ -90° ที่สมบรูณ์.....	50
4.18 ผลการจำลองแบบของขนาดอัตราการส่งผ่าน S_{21} และ S_{31} ของวงจรเลื่อนเฟส.....	51
4.19 ผลการจำลองแบบของเฟสอัตราการส่งผ่าน S_{21} และ S_{31} ของวงจรเลื่อนเฟส.....	52
4.20 ผลการจำลองแบบของขนาดการสูญเสียย้อนกลับอินพุตและเอาต์พุต ของวงจรเลื่อนเฟส.....	52
4.21 โครงสร้างของวงจรเชื่อมต่อแบบมีทิศทางชนิดเส้นกิ่ง.....	53
4.22 ผลการจำลองแบบของขนาดอัตราการส่งผ่าน S_{21} S_{24} และ S_{41} จាកวงจรรวมสัญญาณ.....	54

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.23 ผลการจำลองแบบของเฟสอัตรการส่งผ่าน S_{21} และ S_{24} จากวงจรรวมสัญญาณ.....	55
4.24 ผลการจำลองแบบของขนาดอัตรการสูญเสียย้อนกลับ $ S_{11} $ $ S_{22} $ $ S_{33} $ และ $ S_{44} $ ของวงจรรวมสัญญาณ.....	56
4.25 ผลการจำลองแบบขนาดอัตรการส่งผ่าน S_{21} ขนาดอัตรการสูญเสียย้อนกลับ S_{11} และ S_{22} ของวงจรควอแดรเจอร์มอดูเลเตอร์.....	56
4.26 ผลการจำลองแบบของเฟสอัตรการส่งผ่าน S_{21} ของวงจรควอแดรเจอร์มอดูเลเตอร์ ที่ข้อมูลเบสแบนด์ค่าต่างๆ.....	57
4.27 ผลการจำลองแบบสัญญาณเอาต์พุตของวงจรควอแดรเจอร์มอดูเลเตอร์เมื่อพิจารณา ขนาดของสัญญาณที่เปลี่ยนแปลงตามเวลา.....	58
4.28 ไลน่วงจรพิมพ์และตำแหน่งของอุปกรณ์ต่างๆ สำหรับวงจรโคเร็กคอนเวอร์ชัน ควอแดรเจอร์มอดูเลเตอร์แบบ ไมโครสตริป.....	59
4.29 วงจรโคเร็กคอนเวอร์ชันควอแดรเจอร์มอดูเลเตอร์ที่ประกอบอุปกรณ์แล้ว.....	59
4.30 ผลการวัดขนาดอัตรการสูญเสียย้อนกลับที่พอร์ตอินพุตและพอร์ตเอาต์พุตและ ขนาดอัตรการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตของวงจรมอดูเลเตอร์.....	60
4.31 ผลการวัดเฟสอัตรการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตของ วงจรควอแดรเจอร์มอดูเลเตอร์.....	61
4.32 สเปกตรัมที่ได้จากการทดสอบหาค่าอัตรส่วนคลื่นพาร์วและค่าอัตรส่วนเงา (ตัวลดทอนภายนอกที่ 20 dB).....	61
4.33 สัญญาณข้อมูลเบสแบนด์เฟส I และ Q ที่ใช้ทดสอบวงจรควอแดรเจอร์มอดูเลเตอร์.....	62
4.34 เวกเตอร์โพลาร์ I/Q ของสัญญาณเอาต์พุตจากวงจรควอแดรเจอร์มอดูเลเตอร์ ที่ความถี่คลื่นพาร์ว 2.11 GHz ซึ่งมีค่าขนาดเวกเตอร์ความผิดพลาดสูงที่สุด.....	64
4.35 เวกเตอร์โพลาร์ I/Q ของสัญญาณเอาต์พุตจากวงจรควอแดรเจอร์มอดูเลเตอร์ ที่ความถี่คลื่นพาร์ว 2.16 GHz ซึ่งมีค่าขนาดเวกเตอร์ความผิดพลาดต่ำที่สุด.....	64
4.36 สเปกตรัมของสัญญาณเอาต์พุตจากวงจรควอแดรเจอร์มอดูเลเตอร์ที่ความถี่ 2.13 GHz (ตัวลดทอนภายนอกที่ 20 dB).....	66
4.37 สเปกตรัมของสัญญาณเอาต์พุตจากวงจรควอแดรเจอร์มอดูเลเตอร์ที่ความถี่ 2.17 GHz (ตัวลดทอนภายนอกที่ 20 dB).....	67
5.1 โครงสร้างพื้นฐานของวงจรขยายที่ใช้การแมตซ์แบบสูญเสีย.....	71

สารบัญรูป (ต่อ)

รูปที่	หน้า
5.2	โครงสร้างพื้นฐานแบบป้อนกลับ.....72
5.3	ค่าตัวประกอบเสถียรภาพและค่าตัวประกอบเคลตาของทรานซิสเตอร์ PTF10107.....74
5.4	ค่าตัวประกอบเสถียรภาพของทรานซิสเตอร์ PTF10107 หลังแมตซ์แบบสูญเสียด้วยตัวต้านทานอนุกรมค่าต่างๆ.....75
5.5	ค่าตัวประกอบเคลตาของทรานซิสเตอร์ PTF10107 หลังแมตซ์แบบสูญเสียด้วยตัวต้านทานอนุกรมค่าต่างๆ.....76
5.6	ค่าอัตราขยายสูงสุดของทรานซิสเตอร์ PTF10107 หลังแมตซ์แบบสูญเสีย ด้วยตัวต้านทานอนุกรม 10 Ω.....78
5.7	วงจรถายกำลังภาคการขยายที่ 1 ที่สมบูรณ์.....79
5.8	ผลการจำลองแบบการทำงานของขนาดอัตราการส่งผ่าน S_{21} (อัตราขยาย) และขนาด อัตราการส่งผ่านย้อนกลับ S_{12} (ไอโซเลชัน) ของวงจรถายกำลังภาคการขยายที่ 1.....80
5.9	ผลการจำลองแบบการทำงานของขนาดอัตราการสูญเสียย้อนกลับอินพุต ($ S_{11} $) และขนาดอัตราการสูญเสียย้อนกลับเอาต์พุต ($ S_{22} $) ของวงจรถายกำลังภาคที่ 1.....81
5.10	ค่าตัวประกอบเสถียรภาพและค่าตัวประกอบเคลตาของทรานซิสเตอร์ PTF10053.....82
5.11	ค่าตัวประกอบเสถียรภาพของทรานซิสเตอร์ PTF10053 หลังป้อนกลับ ด้วยตัวต้านทานแบบขนานค่าต่างๆ.....83
5.12	ค่าอัตราขยายสูงสุดของทรานซิสเตอร์ PTF10053 เมื่อป้อนกลับ ด้วยตัวต้านทานค่าต่างๆ.....84
5.13	ตำแหน่งวงกลมเสถียรภาพอินพุต เอาต์พุต และวงกลมอัตราขยายคงที่ 13 dB.....86
5.14	วงจรถายกำลังภาคการขยายที่ 2 ที่สมบูรณ์.....87
5.15	ผลการจำลองแบบการทำงานของขนาดอัตราการส่งผ่าน S_{21} (อัตราขยาย) และขนาด อัตราการส่งผ่านย้อนกลับ S_{12} (ไอโซเลชัน) ของวงจรถายกำลังภาคการขยายที่ 2.....88
5.16	ผลการจำลองแบบการทำงานของขนาดอัตราการสูญเสียย้อนกลับอินพุต ($ S_{11} $) และขนาดอัตราการสูญเสียย้อนกลับเอาต์พุต ($ S_{22} $) ของวงจรถายกำลังภาคที่ 2.....89
5.17	ค่าตัวประกอบเสถียรภาพและค่าตัวประกอบเคลตาของทรานซิสเตอร์ PTF10035.....90
5.18	ค่าอัตราขยายสูงสุดของทรานซิสเตอร์ PTF10035.....91
5.19	วงจรถายกำลังภาคการขยายที่ 3 ที่สมบูรณ์.....91

สารบัญรูป (ต่อ)

รูปที่	หน้า
5.20 ผลการจำลองแบบการทำงานของขนาดอัตราการส่งผ่าน S_{21} (อัตราขยาย) และขนาดอัตราการส่งผ่านย้อนกลับ S_{12} (ไอโซเลชัน) ของวงจรถยายกำลังภาคการขยายที่ 3.....	93
5.21 ผลการจำลองแบบการทำงานของขนาดอัตราการการสูญเสียย้อนกลับอินพุต ($ S_{11} $) และขนาดอัตราการสูญเสียย้อนกลับเอาต์พุต ($ S_{22} $) ของวงจรถยายกำลังภาคที่ 3.....	93
5.22 ผลการจำลองแบบการทำงานของขนาดอัตราการส่งผ่าน S_{21} (อัตราขยาย) และขนาดอัตราการส่งผ่าน S_{12} (ไอโซเลชัน) ของวงจรถยายกำลังรวม.....	94
5.23 ผลการจำลองแบบการทำงานของขนาดอัตราการการสูญเสียย้อนกลับอินพุต ($ S_{11} $) และขนาดอัตราการสูญเสียย้อนกลับเอาต์พุต ($ S_{22} $) ของวงจรถยายกำลังรวม.....	95
5.24 ลายแผ่นวงจรพิมพ์ของวงจรถยายกำลังรวม 3 ภาคการขยาย.....	95
5.25 วงจรถยายกำลังทั้ง 3 ภาคการขยายที่ประกอบอุปกรณ์แล้ว.....	96
5.26 ผลการวัดค่าขนาดอัตราขยายของวงจรถยายกำลังภาคที่ 1.....	97
5.27 ผลการวัดค่าขนาดอัตราการสูญเสียย้อนกลับอินพุตของวงจรถยายกำลังภาคที่ 1.....	97
5.28 ผลการวัดค่าขนาดอัตราขยายของวงจรถยายกำลังภาคที่ 2.....	98
5.29 ผลการวัดค่าขนาดอัตราการสูญเสียย้อนกลับอินพุตของวงจรถยายกำลังภาคที่ 2.....	98
5.30 ผลการวัดค่าขนาดอัตราขยายของวงจรถยายกำลังภาคที่ 3.....	99
5.31 ผลการวัดค่าขนาดอัตราการสูญเสียย้อนกลับอินพุตของวงจรถยายกำลังภาคที่ 3.....	100
5.32 ผลการวัดค่าขนาดอัตราขยายของวงจรถยายกำลังรวม.....	100
5.33 ผลการวัดค่าขนาดอัตราการสูญเสียย้อนกลับอินพุตของวงจรถยายกำลังรวม.....	101
5.34 ค่ากำลังงานเอาต์พุตสูงสุดและค่าประสิทธิภาพเดรนสูงสุดของวงจรถยายกำลังรวม.....	101
5.35 ความสัมพันธ์ระหว่างกำลังงานของสัญญาณอินพุตและกำลังงานของสัญญาณเอาต์พุตของวงจรถยายกำลังรวม.....	102
5.36 ผลการวัดค่าการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ของวงจรถยายกำลังรวม.....	103
5.37 สเปกตรัมของผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ที่ความถี่ $2.11 \pm 5\text{MHz}$ กำลังงานเอาต์พุต +42 dBm (ตัวลดทอนและการสูญเสียภายนอกที่ 65 dB).....	103
6.1 วงจรขับกำลังภาคที่ 1 ที่สมบูรณ์.....	106
6.2 วงจรขับกำลังภาคที่ 2 ที่สมบูรณ์.....	106
6.3 ผลการจำลองแบบการทำงานของขนาดอัตราการส่งผ่าน S_{21} (อัตราขยาย) และขนาดอัตราการส่งผ่านย้อนกลับ S_{12} (ไอโซเลชัน) ของวงจรถับกำลังรวม.....	107

สารบัญรูป (ต่อ)

รูปที่	หน้า
6.4 ผลการจำลองแบบการทำงานของขนาดอัตราการการสูญเสียย้อนกลับอินพุต ($ S_{11} $) และขนาดอัตราการสูญเสียย้อนกลับเอาต์พุต ($ S_{22} $) ของวงจรขับกำลังรวม.....	108
6.5 ลายแผ่นวงจรพิมพ์ของวงจรขับกำลังรวม 2 ภาคการขยาย.....	108
6.6 วงจรขับกำลังทั้ง 2 ภาคการขยายที่ประกอบอุปกรณ์แล้ว.....	109
6.7 ผลการวัดค่าขนาดอัตราขยายของวงจรขับกำลังรวม.....	110
6.8 ผลการวัดค่าขนาดอัตราการสูญเสียย้อนกลับอินพุตของวงจรขับกำลังรวม.....	110
6.9 ความสัมพันธ์ระหว่างกำลังงานอินพุตและกำลังงานของเอาต์พุต ของวงจรขยายกำลังรวม.....	111
6.10 ผลการวัดค่าการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ของวงจรขับกำลังรวม.....	112
6.11 สเปกตรัมของผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ที่ความถี่ 2.14±5MHz กำลังงานเอาต์พุต +20 dBm (ตัวลดทอนภายนอกที่ 20 dB).....	112
7.1 โครงสร้างของวงจรลิเนียไลเซชันแบบป้อนไปหน้า.....	115
7.2 โครงสร้างของวงจรแบ่งกำลังแบบ 2 ทางของวิลคินสัน.....	117
7.3 โครงสร้างของวงจรรวมกำลังแบบ 2 ทางของวิลคินสัน.....	117
7.4 วงจรเชื่อมต่อแบบมีทิศทางชนิดเส้นขนานที่สัมพันธ์กับการเชื่อมต่อเท่ากับ -20 dB.....	118
7.5 ผลการจำลองแบบขนาดอัตราการส่งผ่าน S_{21} S_{31} และ S_{41} ของวงจรเชื่อมต่อ แบบเส้นขนานในวงจรลิเนียไลเซชัน.....	119
7.6 ผลการจำลองแบบของขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตต่างๆ ของวงจรเชื่อมต่อแบบเส้นขนานในวงจรลิเนียไลเซชัน.....	119
7.7 วงจรเลื่อนเฟสแบบแปรค่าได้ตามแรงดันไฟฟ้าในวงจรเวกเตอร์มอดูเลเตอร์.....	120
7.8 ผลการจำลองแบบของเฟสอัตราการส่งผ่าน S_{21} ของวงจรเลื่อนเฟส แบบแปรค่าได้ที่แรงดันควบคุมเฟสค่าต่างๆ.....	121
7.9 ผลการจำลองแบบของขนาดอัตราการส่งผ่าน S_{21} ของวงจรเลื่อนเฟส แบบแปรค่าได้ที่แรงดันควบคุมเฟสค่าต่างๆ.....	121
7.10 วงจรลดทอนแบบแปรค่าอัตราการลดทอนได้ในวงจรเวกเตอร์มอดูเลเตอร์.....	122
7.11 ผลการจำลองแบบของขนาดอัตราการส่งผ่าน S_{21} ของวงจรลดทอน แบบแปรค่าได้ในวงจรเวกเตอร์มอดูเลเตอร์.....	123

สารบัญรูป (ต่อ)

รูปที่	หน้า
7.12 ผลการจำลองแบบของเฟสอัตรการส่งผ่าน S_{21} ของวงจรถดทอนแบบแปรค่าได้ในวงจรเวกเตอร์มอดูเลเตอร์.....	124
7.13 โครงสร้างของวงจรถดทอนความผิดพลาดของวงจรถดทอนแบบป้อนไปหน้า.....	125
7.14 โครงสร้างของวงจรถดทอนแบบปรับค่าสัมประสิทธิ์การเชื่อมต่อได้เพื่อใช้เป็นวงจรรวมกำลังภาคสุดท้าย.....	126
7.15 แผ่นวงจรพิมพ์ของวงจรถดทอนความผิดพลาดที่ประกอบอุปกรณ์แล้ว.....	127
7.16 แผ่นวงจรพิมพ์ของวงจรถดทอนมอดูเลเตอร์ วงจรถดทอน และวงจรถดทอนกำลังที่ประกอบอุปกรณ์แล้ว.....	128
7.17 แผ่นวงจรพิมพ์ของวงจรถดทอนแบบปรับค่าสัมประสิทธิ์การเชื่อมต่อได้ที่ประกอบอุปกรณ์แล้ว.....	128
7.18 ผลการวัดขนาดอัตรการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตของวงจรรวมกำลังและวงจรถดทอนแบบ 2 ทางของวิลคินสัน.....	129
7.19 ผลการวัดขนาดอัตรการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุต ($ S_{21} $) หรือค่าอัตรการขยายของวงจรถดทอนความผิดพลาด.....	130
7.20 ผลการวัดขนาดอัตรการสูญเสียย้อนกลับอินพุต ($ S_{11} $) ของวงจรถดทอนความผิดพลาด.....	131
7.21 ผลการวัดขนาดอัตรการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตตรงของวงจรถดทอนแบบเส้นขนานในวงจรถดทอนแบบป้อนไปหน้า.....	131
7.22 ผลการวัดขนาดอัตรการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเชื่อมต่อของวงจรถดทอนแบบเส้นขนานในวงจรถดทอนแบบป้อนไปหน้า.....	132
7.23 ผลการวัดขนาดอัตรการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตของวงจรถดทอนแบบปรับค่าสัมประสิทธิ์การเชื่อมต่อได้ที่ -3 dB ในวงจรถดทอนแบบป้อนไปหน้า.....	133
7.24 ผลการวัดเฟสอัตรการส่งผ่าน ($ S_{21} $) และขนาดอัตรการส่งผ่าน ($\angle S_{21}$) ของวงจรถดทอนแบบแปรค่าได้ที่แรงดันควบคุมค่าต่างๆ.....	133
7.25 ผลการวัดเฟสอัตรการส่งผ่าน ($ S_{21} $) และขนาดอัตรการส่งผ่าน ($\angle S_{21}$) ของวงจรถดทอนแบบแปรค่าได้ที่แรงดันควบคุมค่าต่างๆ.....	134
7.26 สเปกตรัมของสัญญาณเอาต์พุตจากวงจรถดทอนกำลังหลักเมื่อทดสอบผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณก่อนการถดทอนแบบป้อนไปหน้า (ตัวถดทอนภายนอก 30 dB).....	135

สารบัญรูป (ต่อ)

รูปที่	หน้า
7.27 สเปกตรัมของสัญญาณเอาต์พุตจากวงจรขยายกำลังหลักเมื่อทดสอบผลการมอดูเลต ระหว่างกันลำดับที่ 3 สัญญาณคู่หลังการถี่ไอเซชัน (ตัวลดทอนภายนอก 30 dB).....	135
7.28 ประสิทธิภาพแตรนสูงสุดและกำลังงานเอาต์พุตสูงสุดของวงจรขยายกำลังหลัก หลังการถี่ไอเซชันแบบป้อนไปหน้า.....	136
8.1 การจัดวางวงจรและการเชื่อมโยงสัญญาณภายในเครื่องส่งสำหรับสถานีฐาน ระบบ WCDMA ความถี่ 2.1 GHz.....	140
8.2 เครื่องส่งสำหรับสถานีฐานระบบ WCDMA ความถี่ 2.1 GHz ที่มุมมองต่างๆ.....	141
8.3 วงจรปรับระดับไฟเลี้ยงในวงจรเครื่องส่งสถานีฐานระบบ WCDMA ความถี่ 2.1 GHz.....	142

บทที่ 1

บทนำ

1.1 กล่าวนำ

โทรศัพท์เคลื่อนที่ในยุคแรกช่วยให้ผู้ใช้บริการโทรศัพท์สามารถพูดคุยสนทนาถึงกันได้อย่างรวดเร็ว ปัจจุบันโทรศัพท์เคลื่อนที่ที่กลายอุปกรณ์สื่อสารที่มีความจำเป็นในชีวิตประจำวันของบุคคลหลายคน พัฒนาการของโทรศัพท์เคลื่อนที่มีแนวโน้มตอบรับความต้องการนอกเหนือเพียงการพูดคุยสนทนาเท่านั้น นั่นคือโทรศัพท์เคลื่อนที่ในยุคปัจจุบันต้องมีความสามารถในการสื่อสารข้อมูลดิจิทัล แม้ในระบบโทรศัพท์เคลื่อนที่ในยุคก่อนถูกออกแบบมาสำหรับการพูดคุยสนทนา แต่ระบบโทรศัพท์เคลื่อนที่ในยุคก่อนก็มีความสามารถในการรับส่งข้อมูลดิจิทัลได้เช่นกัน การรับส่งข้อมูลดิจิทัลของโทรศัพท์เคลื่อนที่ในยุคก่อนเป็นไปด้วยความล่าช้า แต่ถือได้ว่าจุดเริ่มต้นในการกระตุ้นให้เกิดความต้องการใช้งานของผู้บริโภคมากขึ้น ความสามารถในการรับส่งข้อมูลดิจิทัลของโทรศัพท์เคลื่อนที่เริ่มดึงดูดความสนใจของผู้ใช้บริการในปัจจุบันมากขึ้น เห็นได้จากบริการเสริมต่างๆที่เกี่ยวข้องกับการรับส่งข้อมูลดิจิทัลหรือระบบมัลติมีเดียต่างๆที่ผู้ให้บริการนำเสนอแก่ผู้ใช้บริการมากขึ้นทุกวัน ระบบโทรศัพท์เคลื่อนที่ที่มีการเจริญเติบโตอย่างรวดเร็วในปัจจุบันมีจำนวนผู้ใช้โทรศัพท์หลายร้อยล้านคนทั่วโลกและคาดว่าจำนวนผู้ใช้บริการจะเพิ่มสูงขึ้นประมาณ 1000 ล้านคนในปี พ.ศ. 2553 [1] จากการสำรวจในประเทศญี่ปุ่นพบว่า เมื่อเดือนมีนาคม พ.ศ. 2541 มีจำนวนผู้ใช้โทรศัพท์เคลื่อนที่ประมาณ 31.5 ล้านคนและมีอัตราการเพิ่มของผู้ใช้บริการเฉลี่ยประมาณ 0.8 ถึง 1 ล้านคนต่อเดือน [2]

เนื่องจากจำนวนผู้ใช้บริการโทรศัพท์เคลื่อนที่มีจำนวนสูงขึ้นเพื่อเป็นการรองรับความต้องการใช้งานโทรศัพท์เคลื่อนที่ในอนาคต ได้มีการวางแผนเพื่อพัฒนาข้อกำหนดและเทคนิคของระบบโทรศัพท์ในยุคที่ 3 หรือ 3G (Third Generation Mobile Phone) ขึ้นเพื่อเป็นแนวทางในการพัฒนาขีดความสามารถของระบบโทรศัพท์เคลื่อนที่ในยุคที่ 3 ให้มีขีดความสามารถที่สูงกว่าระบบโทรศัพท์เคลื่อนที่ในปัจจุบัน (ยุคที่ 2) ดังนั้น “สหพันธ์โทรคมนาคมนานาชาติ” หรือ “ITU (International Telecommunication Union)” ซึ่งเป็นหน่วยงานหนึ่งที่ทำหน้าที่ในการวางข้อกำหนดด้านเทคนิคและมาตรฐานสำหรับระบบโทรศัพท์เคลื่อนที่ในยุคที่ 3 จึงมีการประกาศแผนการศึกษาวิจัยและพัฒนาภายใต้ชื่อโครงการที่ว่า “ระบบสื่อสารโทรคมนาคมสำหรับระบบโทรศัพท์เคลื่อนที่นานาชาติปี 2000” หรือ “IMT-2000 (International Mobile Telecommunication – 2000)” โดยผลจากความพยายามในการกำหนดมาตรฐานโทรศัพท์เคลื่อนที่ภายใต้โครงการ IMT-2000 ทำให้เกิดมาตรฐานของ “ระบบสื่อสารโทรคมนาคมสำหรับระบบโทรศัพท์เคลื่อนที่สากล” หรือ “UMTS (Universal Mobile Telecommunication System)” มาตรฐาน UMTS ได้ผลตอบรับต่อการนำไปใช้

งานกับระบบสื่อสารข้อมูลไร้สายผ่านเครือข่ายโทรศัพท์เคลื่อนที่ในประเทศต่างๆทั่วโลก โดยคาดว่ามาตรฐานดังกล่าวนี้จะเริ่มใช้พร้อมกันทั่วโลกในปี พ.ศ. 2545 [3] ในประเทศญี่ปุ่นได้มีการพัฒนาระบบโทรศัพท์เคลื่อนที่ในยุคที่ 3 ตามมาตรฐานของ IMT-2000 ขึ้นตั้งแต่เดือนพฤษภาคมปี พ.ศ. 2541 [4] นอกจากนั้น ITU ยังมีบทบาทในการกำหนดย่านความถี่สำหรับการใช้งานตามมาตรฐาน UMTS แต่เนื่องจากการจัดสรรความถี่ในแต่ละประเทศแตกต่างกันจึงเกิดข้อจำกัดในเรื่องย่านความถี่เกิดขึ้น ซึ่งพบว่าบางประเทศมีการนำย่านความถี่นั้นๆไปใช้งานในกิจการอื่นๆแล้ว จึงทำให้ต้องมีการแยกกลุ่มการทำงานเพื่อปรับเปลี่ยนข้อกำหนดต่างๆให้มีความเหมาะสมกับย่านความถี่ในแต่ละภูมิภาค เช่น มาตรฐานระบบโทรศัพท์เคลื่อนที่ CDMA2000 ที่ถูกพัฒนาขึ้นในทวีปอเมริกา โดยหน่วยงานที่ทำหน้าที่พัฒนามีชื่อว่า “สมาคมอุตสาหกรรมระบบสื่อสารโทรคมนาคมแห่งสหรัฐอเมริกา” หรือ “TIA” (Telecommunications Industry Association of USA) หรือมาตรฐานระบบโทรศัพท์เคลื่อนที่ WCDMA ที่ถูกพัฒนาขึ้นในทวีปยุโรป โดยหน่วยงานที่พัฒนามีชื่อเรียกว่า “สถาบันมาตรฐานระบบสื่อสารโทรคมนาคมแห่งยุโรป” หรือ “ETSI (European Telecommunication Standards Institute of Europe)” [5] มาตรฐานระบบ WCDMA เป็นมาตรฐานระบบโทรศัพท์เคลื่อนที่ในยุคที่ 3 ที่ถูกพัฒนาขึ้นโดยกลุ่ม SMG2 ของ ETSI โดยพัฒนามาจากมาตรฐานของ UMTS ซึ่ง UMTS เคยประสบความสำเร็จมาแล้วในการวางมาตรฐานระบบโทรศัพท์เคลื่อนที่ในยุคที่ 2 หรือระบบ GSM (Global System for Mobile communication) ที่มีใช้กันอย่างแพร่หลายในปัจจุบัน (แต่มีผู้ใช้จำนวนน้อยในทวีปอเมริกา) [5] ระบบ WCDMA เป็นระบบที่ออกแบบขึ้นเพื่อรองรับอัตราการรับส่งข้อมูลที่มีอัตราความเร็วสูงได้ เช่น การเชื่อมโยงเข้าสู่ระบบอินเทอร์เน็ตความเร็วสูงหรือการประชุมผ่านจอภาพ เป็นต้น

ในปัจจุบันมีงานวิจัยจากประเทศต่างๆทั้งในยุโรป ญี่ปุ่น อเมริกา และเกาหลี ออกมาเป็นจำนวนมาก [6] โดยงานวิจัยที่เกี่ยวข้องกับเครื่องส่งสถานีฐานส่วนใหญ่อยู่ในรูปแบบของผลการจำลองแบบการทำงานของระบบ [7]-[8] หรืออยู่ในรูปแบบของวงจรรวม [9] ซึ่งผลงานวิจัยทั้งสองลักษณะดังกล่าวยากต่อการนำไปใช้งานจริง เนื่องจากเงื่อนไขต่างๆที่กำหนดขึ้นในการจำลองแบบการทำงานไม่สามารถจำกัดขอบเขตได้เมื่อนำไปใช้งานในสภาวะแวดล้อมจริง นอกจากนั้นอุปกรณ์ในระบบวงจรรวมยังไม่สามารถปรับเปลี่ยนให้มีความเหมาะสมตามพื้นที่ใช้งานและยังไม่สามารถปรับแต่งคุณสมบัติได้เองจากภายนอก

ปัจจุบันหน่วยงานต่างๆในประเทศรวมถึงบริษัทผู้ให้บริการระบบโทรศัพท์เคลื่อนที่เริ่มให้ความสนใจต่อการเปลี่ยนแปลงระบบโทรศัพท์เคลื่อนที่จากยุคที่ 2 มาเป็นระบบโทรศัพท์เคลื่อนที่ในยุคที่ 3 (WCDMA) ส่งผลให้เกิดการค้นคว้าและวิจัยภายในประเทศเพื่อผลิตอุปกรณ์สื่อสารสำหรับระบบ WCDMA มากขึ้น จากจุดนี้เองจึงเป็นแนวความคิดของวิทยานิพนธ์นี้ต่อการค้นคว้า วิจัย พัฒนา และผลิตอุปกรณ์สื่อสารสำหรับเครื่องส่งสถานีฐานในระบบ WCDMA ขึ้นโดยอาศัยอุปกรณ์และเทคโนโลยีที่มีภายในประเทศเพื่อลดการพึ่งพาเทคโนโลยีจากต่างชาติ

1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์

วิทยานิพนธ์ฉบับนี้จัดทำขึ้น โดยมีจุดประสงค์ เพื่อนำเสนอขั้นตอนการออกแบบและการสร้างวงจรเครื่องส่งสำหรับสถานีฐานระบบ WCDMA ช่วงความถี่ 2.11 ถึง 2.17 GHz ซึ่งระบบของเครื่องส่งที่นำเสนอในวิทยานิพนธ์นี้เป็นระบบโคเร็กคองเวอร์ชัน วงจรเครื่องส่งสำหรับสถานีฐานระบบ WCDMA ที่นำเสนอประกอบด้วยวงจรหลักทั้งสิ้น 5 วงจร ได้แก่ ก) วงจรสังเคราะห์ความถี่ระบบเฟสล็อกกลุ๊ป ข) วงจรโคเร็กคองเวอร์ชันควอดเรเจอร์มอดูเลเตอร์แบบไมโครสตริป ค) วงจรขยายกำลัง ง) วงจรขับกำลัง และ จ) วงจรลิเนียไลเซชันแบบป้อนไปหน้า

1.3 รายละเอียดของวิทยานิพนธ์

เพื่อความเข้าใจที่ดีและเป็นระบบ วิทยานิพนธ์ฉบับนี้ได้แบ่งเนื้อหาออกเป็นบทรวมทั้งสิ้นจำนวน 9 บท โดยแต่ละบทมีรายละเอียดดังนี้

บทที่ 1 กล่าวถึง ความสำคัญ ประสิทธิภาพเป็นมาของระบบ WCDMA วัตถุประสงค์ในการทำวิทยานิพนธ์และรายละเอียดภายในวิทยานิพนธ์ ทั้งนี้เพื่อให้ง่ายต่อการเข้าใจและแสดงให้เห็นภาพรวมของระบบเครื่องส่งที่ต้องการนำเสนอในวิทยานิพนธ์

บทที่ 2 กล่าวถึง โครงสร้าง มาตรฐาน ข้อกำหนดต่างๆ และบล็อกโคอะแกรมของวงจรเครื่องส่งสำหรับสถานีฐานในระบบ WCDMA โดยวงจรเครื่องส่งสำหรับสถานีฐานนี้ถูกออกแบบขึ้นด้วยใช้โครงสร้างของเครื่องส่งในระบบโคเร็กคองเวอร์ชัน เพื่อลดความยุ่งยากซับซ้อนของเครื่องส่ง

บทที่ 3 กล่าวถึง ทฤษฎี หลักการทำงาน การออกแบบ การสร้าง รวมถึงผลการทดลองของวงจรสังเคราะห์ความถี่ระบบเฟสล็อกกลุ๊ปซึ่งสามารถตั้งค่าความถี่ด้วยวิธีการทางดิจิทัล นอกจากนี้วงจรสังเคราะห์ความถี่ที่สร้างขึ้นยังให้สัญญาณเอาต์พุตที่มีคุณสมบัติด้านสัญญาณรบกวนทางเฟสต่ำเพื่อการประยุกต์ใช้เป็นเครื่องกำเนิดความถี่หรือเป็นวงจรออสซิลเลเตอร์ประจำเครื่อง

บทที่ 4 กล่าวถึง ทฤษฎี หลักการทำงาน การออกแบบ การสร้าง รวมถึงผลการทดลองของวงจรโคเร็กคองเวอร์ชันควอดเรเจอร์มอดูเลเตอร์ที่มีโครงสร้างแบบไมโครสตริป ซึ่งมีความทนทานและสามารถปรับแต่งคุณสมบัติทางกายภาพได้ คุณสมบัติที่สำคัญของวงจรโคเร็กคองเวอร์ชันควอดเรเจอร์มอดูเลเตอร์ที่สร้างขึ้นในวิทยานิพนธ์นี้คือ เป็นวงจรมอดูเลเตอร์ที่ให้ค่าขนาดแอมพลิจูดความผิดพลาดต่ำซึ่งส่งผลให้ค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดมีค่าลดลง

บทที่ 5 กล่าวถึง ทฤษฎี การออกแบบ การสร้าง รวมถึงผลการทดลองของวงจรขยายกำลังทั้ง 3 ภาคการขยาย วงจรขยายกำลังสร้างขึ้นด้วยเทคโนโลยีของทรานซิสเตอร์ชนิด แอลดีมอส ส่งผลให้วงจรขยายกำลังที่สร้างได้มีความทนทานสูง มีความเป็นเชิงเส้นที่ดี มีการสูญเสียกำลังงานในรูปความร้อนต่ำและไม่มีสารประกอบที่ก่อให้เกิดอันตรายแก่ผู้ใช้ เป็นต้น

บทที่ 6 กล่าวถึง การออกแบบ การสร้าง รวมถึงผลการทดลองของวงจรขับกำลังที่สร้างขึ้น โดยมีโครงสร้างเดียวกันกับวงจรขยายกำลังใน 2 ภาคการขยายแรก

บทที่ 7 กล่าวถึง ทฤษฎี หลักการทำงาน การออกแบบ การสร้าง รวมถึงผลการทดลองของวงจรลิเนียร์ไลเซชันแบบป้อนไปหน้าที่นำมาใช้กับวงจรขยายกำลังที่ออกแบบได้ในบทที่ 5 ทั้งนี้เพื่อเพิ่มพิสัยพลวัตให้กับวงจรขยายกำลัง จากการอาศัยการป้อนไปหน้าของสัญญาณความผิดเพี้ยนจากวงจรขยายกำลังสามารถลดความผิดเพี้ยนในสัญญาณเอาต์พุตของวงจรขยายกำลังได้

บทที่ 8 กล่าวถึง คุณสมบัติรวมของเครื่องส่งสำหรับสถานีฐานระบบ WCDMA ความถี่ 2.1 GHz ที่ออกแบบและสร้างขึ้นได้ในวิทยานิพนธ์ฉบับนี้

บทที่ 9 กล่าวถึง การสรุปผลการดำเนินงานต่างๆที่ผ่านมา รวมทั้งปัญหาที่พบจากวงจรต่างๆที่ออกแบบและสร้างขึ้น นอกจากนั้นยังให้ข้อเสนอแนะในการพัฒนางจรต่างๆในเครื่องส่งสำหรับสถานีฐานให้มีคุณสมบัติที่ดีในลำดับต่อไป

บทที่ 2

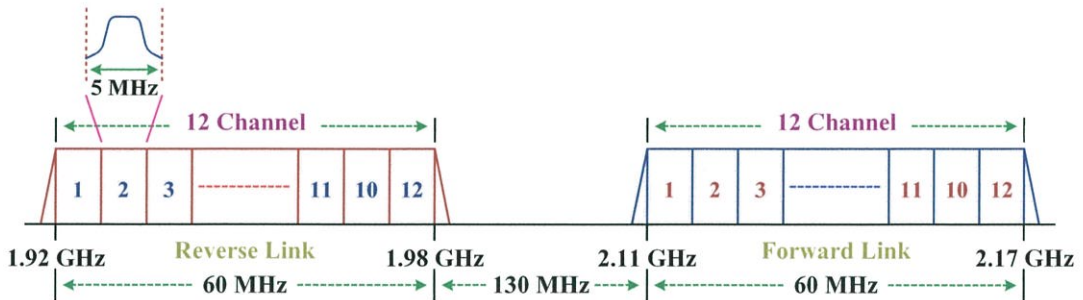
เครื่องส่งสำหรับสถานีฐานระบบ WCDMA

2.1 กล่าวนำ

ระบบโทรศัพท์เคลื่อนที่ยุคที่ 1 เช่น ระบบ AMPS (Advanced Mobile Phone Service) หรือระบบ NMT-450 (Nordic Mobile Telephone System) ถูกออกแบบขึ้น โดยมีจุดประสงค์เพื่อส่งเสริมในการพูดคุยสนทนาระหว่างผู้ใช้บริการโทรศัพท์เคลื่อนที่ ระบบโทรศัพท์เคลื่อนที่ในยุคที่ 1 อาศัยการมัลติเพล็กซ์แบบแบ่งความถี่ (Frequency Division Multiple Access: FDMA) ในการรวมข้อมูลของสัญญาณจากผู้ให้บริการโทรศัพท์เคลื่อนที่หลายๆเครื่องเข้าด้วยกัน ทำให้ผู้ใช้บริการสามารถพูดคุยสนทนาได้พร้อมกันหลายเครื่องในเวลาเดียวกัน แต่เนื่องจากความแคบของแบนด์วิดท์ช่องสัญญาณและประเภทของการมัลติเพล็กซ์ที่ยังคงเป็นแบบแอนะล็อก โทรศัพท์เคลื่อนที่ในยุคแรกนี้จึงไม่เหมาะสมต่อการรับส่งข้อมูลดิจิทัลที่มีความเร็วสูง ระบบโทรศัพท์เคลื่อนที่ในยุคถัดมาหรือระบบโทรศัพท์เคลื่อนที่ในยุคที่ 2 เช่น ระบบ GSM (Global System for Mobile communication) ถูกออกแบบขึ้น โดยใช้เทคนิคการมอดูเลตแบบดิจิทัล GMSK (Gaussian Minimum Shift Keying) ระบบโทรศัพท์เคลื่อนที่ในยุคนี้อาศัยการมัลติเพล็กซ์ผสมระหว่างการมัลติเพล็กซ์แบบแบ่งความถี่กับการมัลติเพล็กซ์แบบแบ่งเวลา (Time Division Multiple Access: TDMA) ทำให้โทรศัพท์เคลื่อนที่ในยุคที่ 2 นี้สามารถส่งสัญญาณเสียงพูดและข้อมูลได้ แต่อัตราการรับส่งข้อมูลเป็นไปด้วยความล่าช้าคือ มีอัตราการรับส่งข้อมูลสูงสุดสำหรับระบบ GSM เพียง 9.6 kbps เท่านั้น [10] ปัจจุบันระบบ GSM ได้พัฒนาตนเองให้มีขีดความสามารถในการรับส่งข้อมูลดิจิทัลด้วยอัตราเร็วสูงขึ้นด้วยเทคโนโลยีที่เรียกว่า GPRS (General Packet Radio System) สามารถรับส่งข้อมูลดิจิทัลได้ด้วยอัตราเร็วที่สูงขึ้นคือสามารถรับส่งข้อมูลได้ด้วยอัตราเร็วสูงสุด 171.2 kbps [11] แต่อย่างไรก็ตามอัตราเร็วของระบบ GSM ก็ยังคงถูกจำกัด ทั้งนี้เนื่องจากแบนด์วิดท์ของช่องสัญญาณที่มีจำกัดและระบบการมัลติเพล็กซ์ที่เป็นการผสมระหว่างระบบแอนะล็อกและระบบดิจิทัล

UMT จึงได้มีการกำหนดมาตรฐาน IMT-2000 ขึ้นเพื่อเป็นมาตรฐานสำหรับระบบโทรศัพท์เคลื่อนที่ในยุคที่ 3 เพื่อให้การค้นคว้าวิจัยและพัฒนาในระบบอ้างอิงอยู่บนมาตรฐานเดียวกันทั่วโลก มาตรฐาน WCDMA เป็นมาตรฐานระบบโทรศัพท์เคลื่อนที่ยุคที่ 3 ที่พัฒนาขึ้นในฝั่งยุโรป ระบบ WCDMA อาศัยการมอดูเลตข้อมูลข่าวสารเข้ากับคลื่นพาห้ความถี่วิทยุแบบดิจิทัล QPSK และใช้การมัลติเพล็กซ์แบบ WCDMA (Wideband Code Division Multiple Access) ชนิด DS-SS (Direct Sequence-Spread Spectrum) คุณสมบัติของการมัลติเพล็กซ์รูปแบบนี้คือ สัญญาณข้อมูลของแต่ละช่องสัญญาณหรือแต่ละสถานีจะอยู่บนความถี่เดียวกันทั้งหมด ดังนั้นจึงไม่มีการแบ่งแยกความถี่หรือแบ่งแยกช่วงเวลาของแต่ละเครื่องสถานีฐานหรือแต่ละเครื่องสถานีเคลื่อนที่ออกจากกัน ซึ่งคุณ

สมบัติที่สำคัญสำหรับสถานีฐานระบบ WCDMA คือ สถานีฐานที่อยู่ติดกันสามารถใช้ความถี่เดียวกันได้ เนื่องจากรหัสที่ใช้ในการเข้ารหัสก่อนส่งข้อมูลออกจากสถานีฐานแต่ละที่มีความแตกต่างกัน ดังนั้นสถานีฐานในระบบ WCDMA จึงสามารถนำความถี่เดิมกลับมาใช้ใหม่ได้ บริการในระบบ WCDMA สามารถครอบคลุมถึงการรับส่งข้อมูลเกี่ยวกับคอมพิวเตอร์ การสื่อสารโทรคมนาคมชนิดต่างๆ และการรับส่งสัญญาณภาพและเสียงคุณภาพ เป็นต้น



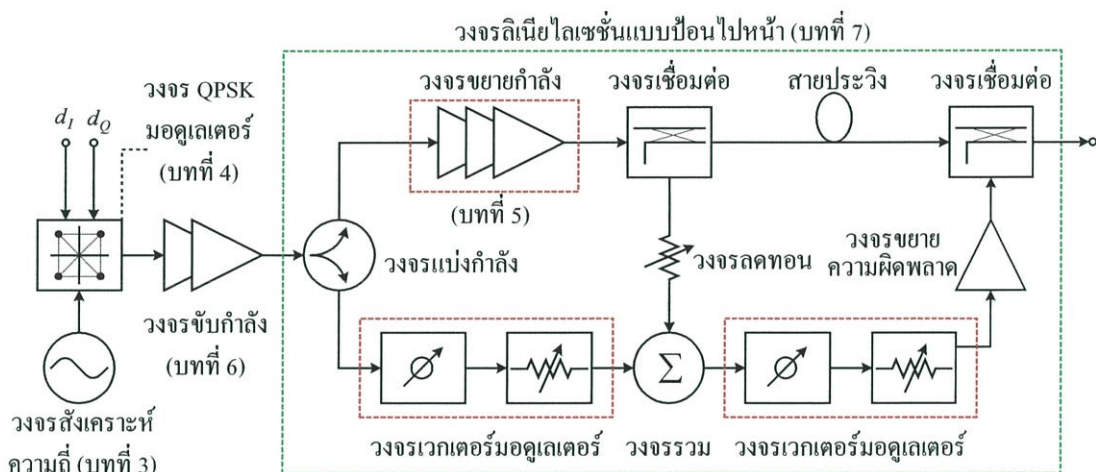
รูปที่ 2.1 การจัดวางแผนผังความถี่และการจัดแบ่งช่องสัญญาณสำหรับระบบ WCDMA

รูปที่ 2.1 แสดงการจัดวางแผนผังความถี่และการจัดแบ่งช่องสัญญาณในระบบ WCDMA ระบบ WCDMA แบ่งการเชื่อมโยงไปหน้า (Forward Link) สำหรับสถานีฐานไปยังสถานีเคลื่อนที่ ออกจากการเชื่อมโยงย้อนกลับ (Reverse Link) สำหรับสถานีเคลื่อนที่กลับไปยังสถานีฐานตามช่วงความถี่หรือ FDD (Frequency Division Duplex) โดยสถานีฐานในระบบ WCDMA ใช้ช่วงความถี่ 2.11 ถึง 2.17 GHz ในการติดต่อจากสถานีฐานไปยังสถานีเคลื่อนที่ และช่วงความถี่ 1.92 ถึง 1.98 GHz ในการติดต่อจากสถานีเคลื่อนที่ไปยังสถานีฐาน ในหนึ่งช่วงการเชื่อมโยงประกอบด้วยช่องสัญญาณ 12 ช่องสัญญาณ โดยแต่ละช่องสัญญาณมีความกว้างและระยะห่างเท่ากับ 5 MHz ระบบ WCDMA ใช้รหัสกระจายแถบความถี่ที่อัตราเร็ว 3.84 Mcps แต่ละสถานีฐานและสถานีเคลื่อนที่ที่ใช้รหัสที่มีลักษณะตั้งฉากกันเพื่อให้ค่าการประสาน (Correlation) ระหว่างรหัสมีค่าเป็นศูนย์ ดังนั้นระบบจึงอาศัยค่าการประสานของรหัสในการแยกแยะช่องสัญญาณที่ต้องการรับ ออกจากสัญญาณรวมในระบบ ระบบ WCDMA มีอัตราเร็วในการรับส่งข้อมูลสูงสุดที่ 384 kbps [12]

2.2 โครงสร้างของเครื่องส่งสำหรับสถานีฐานระบบ WCDMA

เครื่องส่งสำหรับสถานีฐานระบบ WCDMA ในวิทยานิพนธ์นี้อาศัยโครงสร้างของวงจรเครื่องส่งในระบบไดเร็กคอนเวอร์ชัน (Direct-Conversion) ซึ่งเป็นระบบของเครื่องส่งที่ทำการมอดูเลตข้อมูลข่าวสารดิจิทัลเข้ากับคลื่นพาห้ความถี่วิทยุโดยตรง ข้อดีของระบบไดเร็กคอนเวอร์ชันคือ ก) สามารถตัดส่วนวงจรความถี่กลางลงได้ทั้งหมดทำให้ระบบเครื่องส่งมีความง่ายไม่ยุ่งยากซับซ้อน ข) เครื่องส่งมีขนาดเล็กลง ค) สิ้นเปลืองกำลังงานน้อยลง ง) คุณสมบัติความเป็นเชิงเส้น

ของวงจรในส่วนความถี่กลางไม่มีผลต่อคุณสมบัติรวมของระบบ และ จ) ลดผลการสะสมของสัญญาณรบกวนภายในระบบส่งผลให้อัตราส่วนสัญญาณต่อสัญญาณรบกวนของสัญญาณเอาต์พุตจากเครื่องส่งมีค่าสูงขึ้น อย่างไรก็ตามเครื่องส่งในระบบโคเดรีกอนเวอร์ชันก็มีข้อเสียเช่นกันนั่นคือ วงจรมอดูเลเตอร์ที่สามารถทำงานที่ความถี่วิทยุซึ่งมีความถี่สูง สามารถออกแบบให้มีคุณสมบัติความเป็นเชิงเส้นได้ยากกว่าที่ความถี่ต่ำ นอกจากนั้นอัตราส่วนคลื่นพาหรั่วของวงจรมอดูเลเตอร์แบบโคเดรีกอนเวอร์ชันยังมีค่ามากกว่า ส่งผลให้เกิดการสูญเสียกำลังงานของสัญญาณเอาต์พุตโดยไร้ประโยชน์ [13]



รูปที่ 2.2 โครงสร้างของเครื่องส่งสำหรับสถานีฐานระบบ WCDMA

รูปที่ 2.2 แสดงโครงสร้างของวงจรเครื่องส่งสำหรับสถานีฐานระบบ WCDMA ที่ใช้ในวิทยานิพนธ์ วงจรเครื่องส่งประกอบด้วยวงจรหลัก 5 วงจรด้วยกัน ได้แก่

2.2.1 วงจรสังเคราะห์ความถี่ระบบเฟสล็อกกลูป

วงจรสังเคราะห์ความถี่ระบบเฟสล็อกกลูปทำหน้าที่สร้างสัญญาณความถี่วิทยุช่วง 2.11 ถึง 2.17 GHz เพื่อใช้เป็นสัญญาณคลื่นพาหให้กับวงจรเครื่องส่ง วงจรที่สำคัญในวงจรสังเคราะห์ความถี่ระบบเฟสล็อกกลูปคือวงจรออสซิลเลเตอร์ปรับค่าความถี่ได้ด้วยแรงดันไฟฟ้า ทั้งนี้เนื่องมาจากคุณสมบัติของสัญญาณรบกวนทางเฟสจากวงจรออสซิลเลเตอร์ ส่งผลต่อค่าอัตราส่วนกำลังงานสัญญาณต่อสัญญาณรบกวน (SNR) ของสัญญาณเอาต์พุตจากเครื่องส่งและยังส่งผลต่อค่าความผิดพลาดบิต (BER) ที่เครื่องรับ ดังนั้นการออกแบบวงจรสังเคราะห์ความถี่จึงต้องอาศัยโครงสร้างของวงจรออสซิลเลเตอร์ที่มีระดับสัญญาณรบกวนทางเฟสต่ำ เพื่อให้สมรรถนะของเครื่องส่งมีประสิทธิภาพสูง วงจรสังเคราะห์ความถี่ระบบเฟสล็อกกลูปที่ออกแบบและสร้างขึ้นได้ในวิทยานิพนธ์นี้สามารถปรับเปลี่ยนความถี่ได้ด้วยวิธีการทางดิจิทัล ซึ่งง่ายต่อการเชื่อมโยงวงจรสังเคราะห์ความถี่เข้ากับส่วนควบคุมทางดิจิทัลต่างๆ ตามมาตรฐานในระบบ WCDMA ระดับสัญญาณรบกวนทางเฟสของเครื่องส่งควรมีค่าต่ำกว่า -105 dBc/Hz ที่ความถี่ออฟเซต 100 kHz [14]

2.2.2 วงจรโคเร็กคอนเวอร์ชันควอเทรเจอร์มอดูเลเตอร์

วงจร QPSK มอดูเลเตอร์ในวิทยานิพนธ์นี้ทำการมอดูเลตข้อมูลที่มีอัตราเร็ว 3.84 Mcps เข้ากับสัญญาณคลื่นพาห์ที่สร้างได้จากวงจรสังเคราะห์ความถี่ระบบเฟสล็อกคูลูป (หัวข้อที่ 2.2.1) เพื่อตัดลดวงจรส่วนความถี่กลางตามโครงสร้างของเครื่องส่งระบบโคเร็กคอนเวอร์ชัน วงจรโคเร็กคอนเวอร์ชันควอเทรเจอร์มอดูเลเตอร์ที่สร้างขึ้นมีโครงสร้างแบบไมโครสตริป เพื่อให้วงจรสามารถปรับเปลี่ยนคุณสมบัติได้ทางกายภาพและมีเสถียรภาพที่ดี วงจรโคเร็กคอนเวอร์ชันควอเทรเจอร์มอดูเลเตอร์ที่ดีควรให้ค่าความผิดพลาดเฟส ค่าความผิดพลาดขนาด และค่าขนาดเวกเตอร์ความผิดพลาดต่ำเพื่อให้ค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดของสัญญาณเอาต์พุตจากวงจรมอดูเลเตอร์มีค่าต่ำ ซึ่งตามมาตรฐานค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดควรมีค่าต่ำกว่า -30 dBc ที่ความถี่ออฟเซตจากความถี่ศูนย์กลางของช่องสัญญาณเท่ากับ 5 MHz [15]

2.2.3 วงจรขยายกำลัง

วงจขยายกำลังสร้างขึ้นเพื่อทำหน้าที่ในการเพิ่มกำลังงานของสัญญาณก่อนส่งออกอากาศจากเครื่องส่ง คุณสมบัติที่สำคัญของวงจขยายกำลังในระบบ WCDMA คือเป็นวงจขยายกำลังที่มีความเป็นเชิงเส้นสูงกว่าในระบบอื่นๆ เนื่องจากความผิดเพี้ยนในวงจขยายกำลังส่งผลให้ค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดมีค่าเพิ่มสูงขึ้น ทำให้ค่าความผิดพลาดบิตที่เครื่องรับมีค่าสูงขึ้น ดังนั้นวงจขยายกำลังในวิทยานิพนธ์นี้จึงเลือกการทำงานของทรานซิสเตอร์ในวงจขยายกำลังในโหมดหรือคลาส เอ ทั้งนี้เพื่อความเป็นเชิงเส้นที่ดีของวงจขยายกำลัง สัญญาณเอาต์พุตจากวงจขยายกำลังควรมีค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดต่ำกว่า -30 dBc [15] (ตามมาตรฐานของระบบ WCDMA) ทรานซิสเตอร์ที่ใช้ในวงจขยายกำลังทั้ง 3 ภาคการขยายใช้เทคโนโลยีของทรานซิสเตอร์ชนิดแอลดีมอส (รายละเอียดพิจารณาได้ในหัวข้อที่ 5.2)

2.2.4 วงจรขับกำลัง

วงจขับกำลังทำหน้าที่เพิ่มกำลังงานให้กับสัญญาณเอาต์พุตจากวงจรโคเร็กคอนเวอร์ชันควอเทรเจอร์มอดูเลเตอร์แบบไมโครสตริปเพื่อให้มีกำลังงานสูงพอในการขับวงจขยายกำลังให้ทำงานและให้เอาต์พุตในระดับกำลังที่ต้องการได้ คุณสมบัติของวงจขับกำลังที่ต้องการมีลักษณะเดียวกันกับวงจขยายกำลัง (รายละเอียดพิจารณาได้ในบทที่ 6)

2.2.5 วงจรลิเนียร์ไลเซชันแบบป้อนไปหน้า

วงจรถิเนียร์ไลเซชันแบบป้อนไปหน้า (Feedforward Linearization) เป็นระบบของการลดความผิดเพี้ยนในสัญญาณเอาต์พุตของวงจขยายกำลัง โดยอาศัยหลักการป้อนสัญญาณความผิดเพี้ยนที่ได้จากสัญญาณเอาต์พุตของวงจขยายกำลัง หักล้างกับความผิดเพี้ยนในสัญญาณเอาต์พุตของวงจขยายกำลังเอง การลิเนียร์ไลเซชันแบบป้อนไปหน้าส่งผลต่อกำลังงานเอาต์พุตสูงสุดและ

ประสิทธิภาพสูงสุดของวงจรรขยายกำลัง โดยจะมีค่าลดลง ทั้งนี้เนื่องจากต้องทำการแบ่งสัญญาณเอาต์พุตส่วนหนึ่งเพื่อแยกแยะเอาความผิดเพี้ยนออกมา ระบบการลิเนียร์ไลเซชันแบบป้อนไปหน้า เป็นระบบที่ช่วยในลดความผิดเพี้ยนของสัญญาณเอาต์พุตได้ดี ตารางที่ 2.1 แสดงการสรุปคุณสมบัติรวมของเครื่องส่งตามมาตรฐานเครื่องส่งสถานีฐานระบบ WCDMA

ตารางที่ 2.1 คุณสมบัติของเครื่องส่งสำหรับสถานีฐานระบบ WCDMA

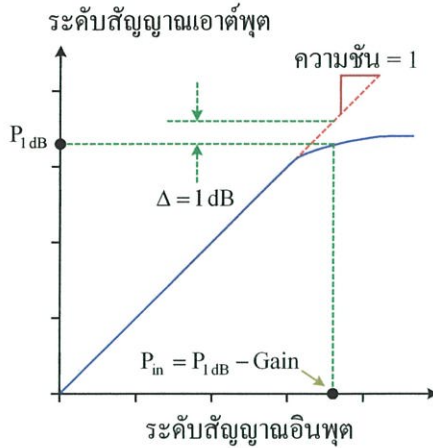
คุณสมบัติ	WCDMA
ช่วงความถี่	2.11-2.17 GHz
ระยะห่างระหว่างช่องสัญญาณ	5 MHz
การมอดูเลชัน	QPSK
ความเร็วของรหัสกระจายแถบความถี่	3.84 Mcps
อัตราเร็วข้อมูลสูงสุด	384 kbps
กำลังงานเอาต์พุตสูงสุด [16]	46 dBm
ระดับสัญญาณรบกวนทางเฟส	< -105 dBc/Hz @ 100 kHz offset
อัตราส่วนกำลังงานช่องสัญญาณประชิด	< -30 dBc
ระบบการมัลติเพลกซ์	DS-SS
ระบบการคูเพลกซ์	FDD

2.3 คุณสมบัติสำคัญสำหรับเครื่องส่ง

ค่าพารามิเตอร์แสดงคุณสมบัติของเครื่องส่งที่สำคัญ สำหรับการเปรียบเทียบประสิทธิภาพของเครื่องส่งประกอบด้วย

2.3.1 จุดกดอัตรายาย 1 dB

เมื่อพิจารณาความสัมพันธ์ระหว่างกำลังงานเอาต์พุตต่อกำลังงานอินพุตพบว่า เมื่อกำลังงานอินพุตเพิ่มขึ้น 1 dB กำลังงานเอาต์พุตของวงจรรขยายควรเพิ่มขึ้น 1 dB ด้วยเช่นกัน แต่ในทางปฏิบัติเมื่อกำลังงานอินพุตเพิ่มขึ้นถึงจุดหนึ่งวงจรรขยายจะเกิดการอิมิตัว ส่งผลให้อัตรายายมีค่าลดลง จุดที่กำลังงานเอาต์พุตลดต่ำกว่าที่ควรจะเป็นเท่ากับ 1 dB เมื่อเปรียบเทียบกับเส้นอ้างอิงที่มีความชันเท่ากับ 1 แล้ว เรียกจุดนั้นว่า “จุดกดอัตรายาย 1 dB (1 dB Gain Compression Point)” จุดกดอัตรายาย 1 dB (P_{1dB}) เป็นจุดที่ใช้กำหนดขอบเขตสูงสุดของช่วงพิสัยพลวัตของวงจรรขยาย ในขณะที่ขอบเขตต่ำสุดของพิสัยพลวัตสามารถกำหนดได้จากระดับสัญญาณรบกวนในระบบ (ใช้กับระบบเครื่องรับ) วงจรรขยายกำลังหรือวงจรรขยายกำลังที่ดีควรมีจุดกดอัตรายาย 1 dB ที่สูงเพื่อให้ช่วงการทำงานของวงจรรขยายมีค่ามากและสามารถรองรับอัตรากำลังของสัญญาณเอาต์พุตได้สูง

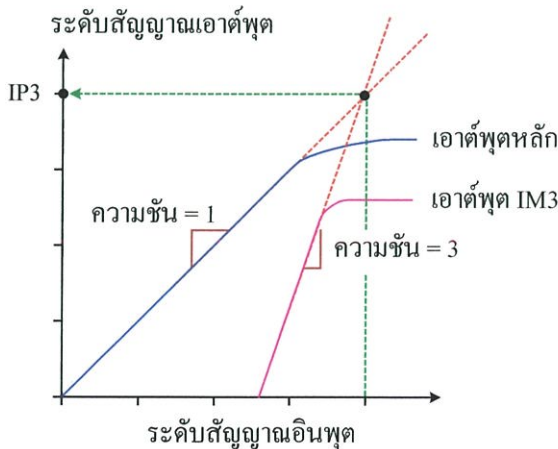


รูปที่ 2.3 จุดกอดัตร้าขยาย 1 dB ของวงจรรขยาย

รูปที่ 2.3 แสดงความสัมพันธ์ระหว่างกำลังงานอินพุตและเอาต์พุตจากวงจรรขยายเพื่อหาจุดกอดัตร้าขยาย 1 dB เมื่อต้องการเปรียบเทียบคุณสมบัติด้านพิสัยพลวัตของวงจรรขยายสามารถพิจารณาได้จากจุดกอดัตร้าขยาย 1 dB

2.3.2 จุดตัดลำดับ 3 สัญญาณคู่

วิธีการวัดความไม่เป็นเชิงเส้นหรือความผิดเพี้ยนของวงจรรขยาย สามารถกระทำได้หลายวิธีวิธีหนึ่งคือการป้อนสัญญาณคู่อินพุตเข้ายังวงจรรขยาย สำหรับระบบในทางอุดมคติเอาต์พุตที่ได้จากการป้อนสัญญาณคู่อินพุตจะปรากฏเอาต์พุตเป็นสัญญาณคู่เช่นกัน แต่ในความเป็นจริงเมื่อทำการป้อนสัญญาณคู่เข้ายังอินพุตของวงจรรขยายเอาต์พุตที่ได้จะปรากฏคู่สัญญาณที่มีจำนวนเพิ่มขึ้น ทั้งนี้มีสาเหตุเนื่องมาจากความผิดเพี้ยนของวงจรรขยาย สัญญาณคู่ที่อยู่ใกล้กับสัญญาณเอาต์พุตหลักมากที่สุดมีชื่อเรียกว่า “ผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ (Two-Tone 3rd order Intermodulation Product: IM3)”

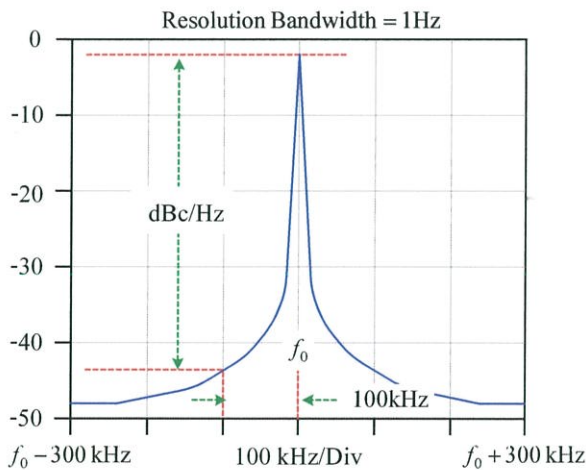


รูปที่ 2.4 จุดตัดลำดับ 3 สัญญาณคู่ของวงจรรขยาย

จากรูปที่ 2.4 พบว่า อัตราการเพิ่มของผลการมอดูเลตระหว่างกันลำดับที่ 3 มีค่ามากกว่า อัตราการเพิ่มของสัญญาณเอาต์พุตหลักอยู่ 3 เท่า (ความชันเท่ากับ 3) และจุดที่เอาต์พุตหลักควรจะ ตัดกับผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่เรียกว่า “จุดตัดลำดับ 3 สัญญาณคู่ (Two-Tone Third Order Intercept Point)” วงจรขยายที่มีความเป็นเชิงเส้นสูงหรือมีความผิดเพี้ยนต่ำจะมีค่าจุด ตัดลำดับ 3 สัญญาณคู่สูงกว่าวงจรขยายที่มีความเป็นเชิงเส้นต่ำหรือมีความผิดเพี้ยนมาก ดังนั้นค่าจุด ตัดลำดับ 3 สัญญาณคู่จึงเป็นค่าพารามิเตอร์หนึ่งที่ใช้เปรียบเทียบประสิทธิภาพของวงจรขยายได้

2.3.3 ค่าสัญญาณรบกวนทางเฟส

สัญญาณรบกวนทางเฟสเกิดขึ้นจากสัญญาณรบกวนที่ความถี่ต่ำภายในอุปกรณ์แอกทีฟที่ทำหน้าที่กำเนิดสัญญาณความถี่มีชื่อเรียกว่าสัญญาณรบกวนกระพริบ (Flicker Noise) อุปกรณ์แอกทีฟชนิดไบโพลาร์มีค่าความถี่หักมุมของสัญญาณรบกวนที่ต่ำกว่าอุปกรณ์แอกทีฟชนิดอื่นๆ [17] ในวงจรออสซิลเลเตอร์สัญญาณรบกวนกระพริบในทรานซิสเตอร์ส่งผลให้เกิดสัญญาณรบกวนทางเฟส (Phase Noise) เกิดขึ้น การวัดค่าสัญญาณรบกวนทางเฟสของวงจรออสซิลเลเตอร์วัดได้จากผลต่างระหว่างกำลังงานสูงสุดของคลื่นพาห้กับกำลังงานสัญญาณรบกวนทางเฟสที่ความถี่ออฟเซตที่พิจารณา โดยวัดที่แบนด์วิดท์ความละเอียด (Resolution Bandwidth) เท่ากับ 1 Hz รูปที่ 2.5 แสดง การวัดค่าสัญญาณรบกวนทางเฟสของวงจรออสซิลเลเตอร์



รูปที่ 2.5 การอ่านค่าระดับสัญญาณรบกวนทางเฟสของวงจรออสซิลเลเตอร์

ระดับสัญญาณรบกวนทางเฟสที่ความถี่ออฟเซตค่าต่างๆจากความถี่ของคลื่นพาห้ สามารถอธิบายได้จากสมการของ Leeson [18] คือ

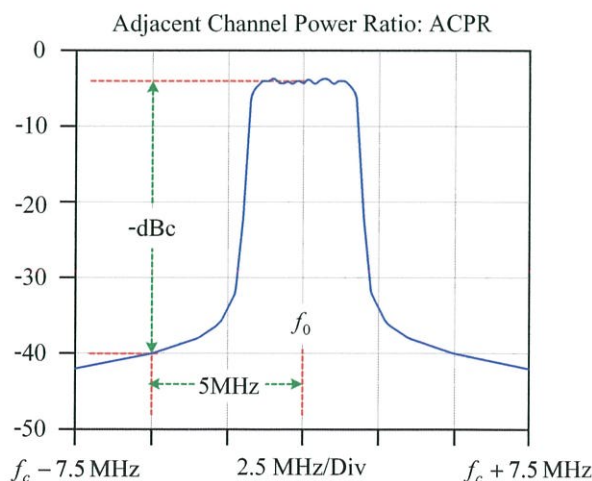
$$L(f) = 10 \log \left\{ \frac{1}{2} \left[1 + \frac{1}{f_m^2} \left(\frac{f_0}{2Q_L} \right)^2 \right] \frac{FKT}{P_{avs}} \left(1 + \frac{f_c}{f_m} \right) \right\} \quad (2.1)$$

- เมื่อ f_0 คือ ความถี่กลาง
 f_m คือ ความถี่ออฟเซตจากความถี่กลาง
 f_c คือ ความถี่หักมุมของสัญญาณรบกวน ($1/f$) ของอุปกรณ์แอกทีฟ
 Q_L คือ ตัวประกอบคุณภาพขณะมีโหลดของเรโซเนเตอร์
 F คือ ตัวเลขสัญญาณรบกวน (Noise Figure) ของอุปกรณ์แอกทีฟ
 k คือ ค่าคงที่ของโบลต์ซมันน์
 T คือ อุณหภูมิในหน่วยเคลวิน
 P_{avs} คือ กำลังงานเอาต์พุตของสัญญาณความถี่กลาง

จากสมการที่ 2.1 พบว่า ระดับสัญญาณรบกวนทางเฟสขึ้นอยู่กับองค์ประกอบ 3 ส่วน ได้แก่ ความถี่หักมุมของอุปกรณ์แอกทีฟ ค่าตัวเลขสัญญาณรบกวนของอุปกรณ์แอกทีฟ และกำลังงานของสัญญาณเอาต์พุตที่ความถี่กลาง ค่าระดับสัญญาณรบกวนทางเฟสของวงจรรออสซิลเลเตอร์มีความสำคัญ เนื่องจากเป็นพารามิเตอร์หนึ่งในการกำหนดอัตราส่วนสัญญาณต่อสัญญาณรบกวนของสัญญาณเอาต์พุตจากวงจรเครื่องส่ง เนื่องจากเครื่องส่งทุกเครื่องต้องประกอบด้วยวงจรรออสซิลเลเตอร์ประจำเครื่อง (Local Oscillator) ดังนั้นการเปรียบเทียบประสิทธิภาพของวงจรเครื่องส่งจึงสามารถพิจารณาได้จากค่าระดับสัญญาณรบกวนทางเฟสของสัญญาณเอาต์พุตจากวงจรเครื่องส่งได้

2.3.4 อัตราส่วนกำลังงานช่องสัญญาณประชิด

เมื่อทำการมอดูเลตข้อมูลข่าวสารที่อัตราเร็ว 3.84 Mcps เข้ากับคลื่นพาห้ความถี่วิทยุจะเกิดการแผ่กระจายของแถบความถี่เกิดขึ้น สเปกตรัมที่ได้ในระบบ WCDMA อาจเกิดความผิดเพี้ยนได้เนื่องจากความไม่เป็นเชิงเส้นของวงจรขยาย ดังนั้นจึงมีการวัดระดับสัญญาณที่พื้นของสเปกตรัมในระบบ WCDMA ที่ความถี่ออฟเซตเท่ากับ 5 MHz (เท่ากับช่วงห่างระหว่างช่องสัญญาณ) เพื่อป้องกันระดับสัญญาณที่รบกวนช่องสัญญาณข้างเคียงว่ามีค่ามากน้อยเพียงใด



รูปที่ 2.6 การวัดค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดของสเปกตรัมในระบบ WCDMA

ค่าการรบกวนของสัญญาณช่องสัญญาณปัจจุบันไปยังช่องสัญญาณข้างเคียงมีชื่อเรียกว่า “อัตราส่วนกำลังงานช่องสัญญาณประชิด (Adjacent Channel Power Ratio: ACPR)” รูปที่ 2.6 แสดงการวัดค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดของสเปกตรัมในระบบ WCDMA เมื่อวงจรถยายกำลังในเครื่องส่งมีความผิดเพี้ยนมากขึ้น พบว่า อัตราส่วนกำลังงานช่องสัญญาณประชิดมีค่าเพิ่มสูงขึ้นส่งผลให้การรบกวนของสัญญาณข้างเคียงมีมากขึ้น ดังนั้นค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดของสเปกตรัมเอาต์พุต จึงเป็นพารามิเตอร์หนึ่งที่สามารถใช้ในการพิจารณาเปรียบเทียบประสิทธิภาพของวงจรถยายในวงจรเครื่องส่งได้

บทที่ 3

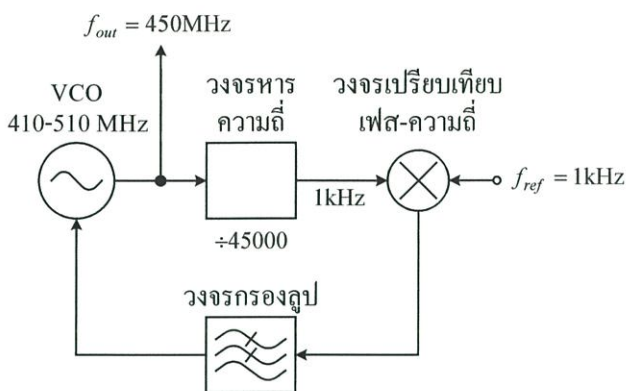
วงจรสังเคราะห์ความถี่ระบบเฟสล็อกกลูบ

3.1 กล่าวนำ

วงจรสังเคราะห์ความถี่มีบทบาทมากขึ้นในระบบหลายๆระบบ เช่น ระบบสื่อสารไร้สาย ช่วงความถี่วิทยุหรือช่วงความถี่ไมโครเวฟ แม้แต่ในอุปกรณ์เครื่องมือวัดก็ยังประกอบด้วยวงจรสังเคราะห์ความถี่ เป็นต้น การสังเคราะห์ความถี่คือการสร้างสัญญาณความถี่ขึ้นโดยอาศัยสัญญาณจากแหล่งกำเนิดความถี่ค่าอื่นที่มีเสถียรภาพสูงเป็นสัญญาณอ้างอิง การสังเคราะห์ความถี่โดยทั่วไปแบ่งวิธีการสังเคราะห์ออกได้ 2 แบบ คือ

การสังเคราะห์แบบไม่ร่วมนัย (Incoherent Synthesis) การสังเคราะห์ความถี่แบบนี้อาศัยพื้นฐานด้านการผสมความถี่เป็นหลัก อุปกรณ์ในวงจรสังเคราะห์ความถี่แบบไม่ร่วมนัยประกอบด้วยวงจรถูกคือ วงจรกำเนิดความถี่อ้างอิงที่มีเสถียรภาพสูง วงจรผสมความถี่ วงจรหารความถี่ และวงจรกรองความถี่ การสังเคราะห์ความถี่แบบไม่ร่วมนัยอาศัยวงจรถูกกำเนิดความถี่ที่มีเสถียรภาพสูงเช่น คริสตัล จำนวนหลายวงจร ซึ่งแต่ละตัวทำหน้าที่กำเนิดสัญญาณความถี่โดยเอาต์พุตที่ได้จากวงจรถูกกำเนิดความถี่ด้วยคริสตัลแต่ละตัวจะถูกนำมาผสมความถี่ด้วยวงจรถูกผสมความถี่ เอาต์พุตที่ได้จากวงจรถูกผสมความถี่ประกอบด้วยผลบวกและผลต่างของความถี่อินพุต ซึ่งจะถูกละเลือกโดยวงจรถูกกรองแบบแถบผ่านที่เอาต์พุตของวงจรถูกผสมความถี่เพื่อเลือกเฉพาะช่วงความถี่ที่ต้องการ ส่วนของความถี่ละเอียดในการปรับความถี่ของวิธีการสังเคราะห์ความถี่แบบไม่ร่วมนัยนี้ ขึ้นอยู่กับการเลือกความถี่และจำนวนวงจรถูกกำเนิดความถี่ด้วยคริสตัล [19]

การสังเคราะห์แบบร่วมนัย (Coherent Synthesis) การสังเคราะห์ความถี่ในรูปแบบนี้อาศัยวงจรถูกกำเนิดความถี่อ้างอิงที่มีเสถียรภาพสูงเพียงวงจรถูกเดียว การสังเคราะห์ความถี่แบบร่วมนัยนี้ยังแบ่งออกได้เป็น 2 ประเภท คือ ก) การสังเคราะห์ตรงแบบร่วมนัย (Coherent Direct Synthesis) การสังเคราะห์ความถี่แบบนี้ อาศัยการคูณและหารความถี่ของสัญญาณอ้างอิงเพื่อให้ได้สัญญาณความถี่หลายค่า โดยความถี่ที่ได้จากการคูณและหารความถี่นี้จะถูกนำไปผสมความถี่ด้วยวงจรถูกผสมความถี่อีกทีหนึ่ง ความถี่ของสัญญาณเอาต์พุตที่ได้จากวงจรถูกผสมความถี่คือผลบวกและผลต่างของความถี่ของสัญญาณอินพุต ความถี่ของเอาต์พุตจากวงจรถูกผสมความถี่จะถูกละเลือกโดยวงจรถูกกรองความถี่ และ ข) การสังเคราะห์อ้อมแบบร่วมนัย (Coherent Indirect Synthesis) การสังเคราะห์ความถี่รูปแบบนี้อาศัยคุณสมบัติของสัญญาณจากวงจรถูกกำเนิดสัญญาณอ้างอิงที่มีเสถียรภาพสูงเป็นตัวอ้างอิงให้กับสัญญาณที่กำเนิดได้จากวงจรถูกออสซิลเลเตอร์ วงจรที่อาศัยหลักการสังเคราะห์นี้เช่น วงจรสังเคราะห์ความถี่ระบบเฟสล็อกกลูบ เป็นต้น หากเปรียบเทียบกับวิธีการสังเคราะห์แบบไม่ร่วมนัยแล้วข้อดีของการสังเคราะห์แบบร่วมนัยคือเฟสของสัญญาณเอาต์พุตจะตรงกับเฟสของสัญญาณอ้างอิงเสมอ [19]



รูปที่ 3.1 บล็อกไดอะแกรมของวงจรสังเคราะห์ความถี่ระบบเฟสล็อกแบบรูปเดี่ยว

ตัวอย่างของวงจรสังเคราะห์ความถี่ระบบเฟสล็อกแบบรูปเดี่ยวแสดงดังรูปที่ 3.1 ระบบสังเคราะห์ความถี่แบบเฟสล็อกแบบรูปเดี่ยวในรูปที่ 3.1 อาศัยหลักการทำงานพื้นฐานของการหารแบบเศษส่วน N (Fractional-N-Division) ซึ่งขนาดการเปลี่ยนความถี่หรือช่วงห่างระหว่างช่องสัญญาณมีค่าเท่ากับความถี่ของสัญญาณอ้างอิง

หลักการทำงานของระบบดังกล่าวอธิบายได้โดย หากกำหนดให้สัญญาณเอาต์พุตจากวงจรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้า (Voltage Controlled Oscillator: VCO) กำเนิดสัญญาณเอาต์พุตที่มีความถี่ในช่วง 410 ถึง 510 MHz สัญญาณเอาต์พุตของวงจรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้างี้จะถูกหารความถี่ลง ด้วยวงจรหารความถี่ที่สามารถตั้งค่าการหารได้ จากนั้นเอาต์พุตจากวงจรหารความถี่จะถูกป้อนเข้าที่อินพุตด้านหนึ่งของวงจรถองรูปเฟสและความถี่ เพื่อเปรียบเทียบกับอินพุตอีกด้านหนึ่งของวงจรถองรูปเฟสและความถี่ อินพุตอีกด้านหนึ่งของวงจรถองรูปเฟสและความถี่จะถูกป้อนด้วยสัญญาณอ้างอิงที่มีเสถียรภาพสูง เช่น วงจรกำเนิดความถี่ด้วยคริสตัล เป็นต้น วงจรถองรูปที่เอาต์พุตของวงจรถองรูปเฟสและความถี่ทำหน้าที่กวดงค์ประกอบของความถี่ที่ใช้เปรียบเทียบกับ โดยสร้างขึ้นได้จากวงจรอินทิเกรต เป็นต้น แรงดันไฟฟ้าตรงที่ได้จากเอาต์พุตของวงจรถองรูปทำหน้าที่ในการปรับแต่งความถี่ของสัญญาณเอาต์พุตจากวงจรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้า จนกระทั่งความถี่ที่หารได้จากวงจรหารความถี่มีค่าเท่ากับความถี่ของสัญญาณอ้างอิง ตัวอย่างเช่นจากรูปที่ 3.1 หากค่าการหารของวงจรหารความถี่มีค่าเท่ากับ 45,000 และความถี่ของสัญญาณอ้างอิงมีค่าเท่ากับ 1 kHz แล้วความถี่ที่ได้จากการสังเคราะห์ความถี่จะมีค่าเท่ากับ 450 MHz โดยสามารถปรับค่าความถี่ที่เอาต์พุตของวงจรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้าได้จากการเปลี่ยนค่าการหารของวงจรหารความถี่ ซึ่งขนาดการเปลี่ยนความถี่มีค่าเท่ากับความถี่ของสัญญาณอ้างอิงคือ 1 kHz นั้นเอง

ปัจจุบันการสังเคราะห์ความถี่อาศัยหลักการของระบบเฟสล็อก โดยส่วนใหญ่สร้างขึ้นในรูปแบบของวงจรรวมที่มีขนาดเล็กและมีราคาถูก ในบทที่ 3 ของวิทยานิพนธ์ฉบับนี้เป็นการออกแบบวงจรสังเคราะห์ช่วงความถี่ 2.11 ถึง 2.17 GHz เพื่อใช้เป็นวงจรถองรูปประจำเครื่อง

3.2 ทฤษฎีและหลักการ

วงจรสังเคราะห์ความถี่ในวิทยานิพนธ์นี้อาศัยระบบเฟสล็อกกลูปในการทำงาน ดังนั้นในหัวข้อนี้จึงกล่าวถึง ระบบเฟสล็อกกลูป และวงจรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้า (VCO) ซึ่งมีความสำคัญมากสำหรับระบบสังเคราะห์ความถี่

3.2.1 ระบบเฟสล็อกกลูป

การอธิบายระบบเฟสล็อกกลูปสามารถอธิบายได้ด้วยวงจรสมมูลเชิงเส้นซึ่งมีประสิทธิภาพและมีความถูกต้องสูง ในขณะที่ลูปล็อกความถี่ผลตอบสนองของระบบสามารถอธิบายได้โดย

$$\frac{\theta_c(s)}{\theta_r(s)} \equiv B(s) = \frac{\text{Forward gain}}{1 + \text{Open - Loop gain}} \quad (3.1ก)$$

$$= \frac{G(s)}{1 + G(s)/N} \quad (3.1ข)$$

เมื่อ $G(s) = G_1(s)G_2(s)F(s)/s$ และ θ_c และ θ_r คือเฟสของสัญญาณจากออสซิลเลเตอร์ที่ถูกควบคุมและเฟสของสัญญาณอ้างอิงตามลำดับ

ในขณะที่ลูปล็อกความถี่ หากสมมุติให้แรงดันเอาต์พุตของวงจรเปรียบเทียบเฟสมีค่าขึ้นอยู่กับตามผลต่างระหว่างเฟสของสัญญาณอินพุตนั้นคือ

$$V_o = K_\theta(\theta_r - \theta_i) \quad (3.2)$$

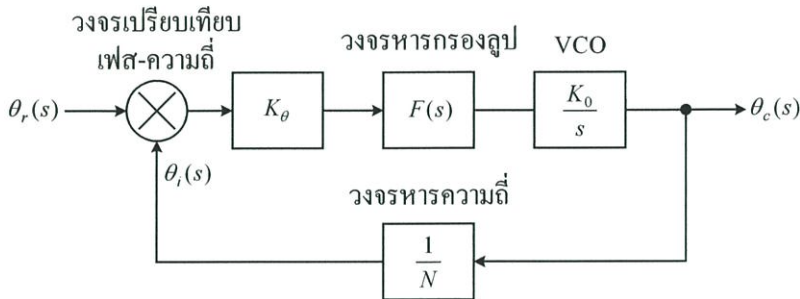
เมื่อ V_o คือแรงดันเอาต์พุตของวงจรเปรียบเทียบเฟส และ θ_r และ θ_i คือเฟสของสัญญาณอ้างอิงและเฟสของสัญญาณเอาต์พุตจากวงจรหารความถี่ที่ได้จากการหารความถี่ของวงจรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้า K_θ คือตัวประกอบอัตราขยายของวงจรเปรียบเทียบเฟสซึ่งมีหน่วยเป็น V/rad หากกำหนดให้ความถี่เอาต์พุตของวงจรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้ามีค่าแตกต่างจากความถี่เริ่มต้นอยู่เท่ากับ

$$2\pi\Delta f = K_0V_c \quad (3.3)$$

เมื่อ V_c คือแรงดันเอาต์พุตจากวงจรกรองแบบต่ำผ่าน และ K_0 คือตัวประกอบอัตราขยายของวงจรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้าซึ่งมีหน่วยเป็น rad/(sV) และเนื่องจากความถี่คืออัตราการเปลี่ยนแปลงเฟสในหนึ่งหน่วยเวลา ดังนั้นการทำงานของวงจรออสซิลเลเตอร์จึงมีค่าเป็น

$$2\pi\Delta f \equiv \frac{d\theta_c}{dt} = K_0 V_c \tag{3.4}$$

ด้วยสมมุติฐานต่างๆที่กล่าวมาแล้วข้างต้นนี้ ระบบเฟสล็อกคูลูปจึงสามารถอธิบายในรูปวงจรมุมลเชิงเส้นดังแสดงในรูปที่ 3.2



รูปที่ 3.2 บล็อกไดอะแกรมของวงจรมุมลเชิงเส้นสำหรับระบบเฟสล็อกคูลูป

ฟังก์ชันถ่ายโอนของ $\theta_c(s)$ และ $\theta_r(s)$ ในระบบสังเคราะห์ความถี่ด้วยเฟสล็อกคูลูปตามรูปที่ 3.2 คือ

$$B(s) \equiv \frac{\theta_c(s)}{\theta_r(s)} = \frac{K_\theta K_0 F(s) / s}{1 + K_\theta K_0 F(s) / Ns} \tag{3.5}$$

เมื่ออัตราขยายไปหน้า (Forward Gain) คือ

$$G(s) = \frac{K_\theta K_0 F(s)}{s} \tag{3.6}$$

และอัตราขยายลูปเปิด (Open-Loop Gain) มีค่าเท่ากับ

$$G(s)H(s) = \frac{K_\theta K_0 F(s)}{Ns} \tag{3.7}$$

ผลตอบสนองของวงจรรองลูป $F(s)$ มีด้วยกันหลายรูปแบบ และเนื่องจากวงจรรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้ามีคุณสมบัติเป็นวงจรรีโวลูชันที่เรตอยู่แล้ว วงจรรอง RC ธรรมดาจึงสามารถนำมาใช้ต่อที่เอาต์พุตของวงจรถ่ายเฟสและความถี่ได้ การออกแบบและสร้างวงจรรสังเคราะห์ความถี่จริงนั้น อาจเกิดการเลื่อนของเฟสสัญญาณเอาต์พุตของวงจรถ่าย

เทียบเฟสและความถี่ซึ่งเป็นผลมาจากตัวเก็บประจุป้อนผ่าน (Feedthrough Capacitor) หรือค่าความจุแอบแฝง (Stray Capacitance) ซึ่งส่งผลต่อเสถียรภาพของวงจรสังเคราะห์ความถี่ได้ ในวงจรสังเคราะห์ความถี่ส่วนใหญ่อาศัยวงจรกรองแบบแอกทีฟอินทริเกรเตอร์ในการออกแบบเป็นวงจรกรองรูป [20]

3.2.2 วงจรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้า

วงจรออสซิลเลเตอร์เป็นวงจรที่มีความสำคัญมากในวงจรสังเคราะห์ความถี่ เนื่องจากสัญญาณรบกวนในวงจรสังเคราะห์ความถี่ส่วนใหญ่เกิดขึ้นมาจากวงจรออสซิลเลเตอร์ คุณสมบัติที่สำคัญของวงจรออสซิลเลเตอร์คือการให้สัญญาณเอาต์พุตที่มีระดับสัญญาณรบกวนทางเฟสดำ เพื่อให้อัตราส่วนสัญญาณต่อสัญญาณรบกวนของสัญญาณเอาต์พุตจากเครื่องส่งมีค่าสูง ซึ่งส่งผลโดยตรงต่อค่าความผิดพลาดบิดทางเครื่องรับ การอธิบายเงื่อนไขการออสซิลเลตของวงจรออสซิลเลเตอร์สามารถอธิบายได้ 2 รูปแบบ คือ การอธิบายการออสซิลเลตในรูปแบบของค่า S-พารามิเตอร์ (Scattering Parameter) และการอธิบายการออสซิลเลตในรูปของค่าความต้านทานลบ

ในวิทยานิพนธ์นี้อาศัยหลักของความต้านทานลบในการสร้างวงจรออสซิลเลเตอร์ วงจรออสซิลเลเตอร์เป็นวงจรที่แปลงพลังงานกระแสตรงให้เป็นพลังงานกระแสสลับ โดยปกติหากแรงดันที่ตกคร่อมตัวต้านทานมีค่าเป็น $+V$ แล้ว กรณีที่ความต้านทานมีค่าเป็นบวกระแสจะไหลผ่านตัวต้านทานจากด้านที่มีศักย์สูงกว่าไปยังด้านที่มีศักย์ต่ำกว่าดังแสดงในรูปที่ 3.3 ก ซึ่งในกรณีนี้จะเกิดการหมดเปลืองกำลังงานไปกับตัวต้านทาน แต่ในทางตรงกันข้ามหากแรงดันที่ตกคร่อมตัวต้านทานมีค่าเป็น $+V$ และกระแสไหลผ่านออกตัวต้านทานจากด้านที่มีศักย์สูงไปยังด้านที่มีศักย์ต่ำตามรูปที่ 3.3 ข ซึ่งในกรณีนี้ตัวต้านทานจะมีค่าเป็นลบ โดยทำหน้าที่เสมือนจ่ายกำลังงานออกจากตัวต้านทาน



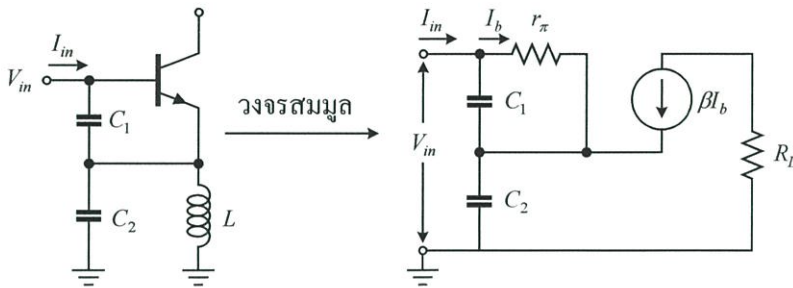
รูปที่ 3.3 ค่าความต้านทานที่เกิดขึ้นในวงจรไฟฟ้า

(ก) ค่าความต้านทานบวก

(ข) ค่าความต้านทานลบ

ทฤษฎีของวงจรออสซิลเลเตอร์ที่กล่าวถึงนี้ อาศัยหลักการจ่ายกำลังงานออกจากความต้านทานที่ลบ โดยพิจารณาว่าหากวงจรซึ่งอินพุตอิมพีแดนซ์ในส่วนความต้านทานมีค่าเป็นลบแล้ว เงื่อนไขการออสซิลเลตจึงเกิดขึ้น

วงจรรอสซิลเลเตอร์ประกอบด้วยองค์ประกอบพื้นฐาน 3 ส่วน ได้แก่ ความต้านทานลบ ($-R$) วงจรโซเนเตอร์ และโหลด (R_L) เงื่อนไขเริ่มต้นสำหรับการอสซิลเลตคือ $|-R| > R_L$ และเมื่อเข้าสู่สภาวะคงที่เงื่อนไขจะเป็น $|-R| = R_L$ การสร้างค่าความต้านทานลบในวงจรรอสซิลเลเตอร์ป้อนกลับแบบบวก ในรูปที่ 3.4 แสดงวงจรรอสซิลเลเตอร์ของ Clapp-Gouriet ที่อาศัยการป้อนกลับแบบบวกด้วยตัวเก็บประจุจำนวน 2 ตัวซึ่งเป็นที่นิยมใช้สำหรับวงจรรอสซิลเลเตอร์ความถี่สูง [21]



รูปที่ 3.4 วงจรรอสซิลเลเตอร์ที่อาศัยการป้อนกลับด้วยตัวเก็บประจุ (Clapp-Gouriet Oscillator)

จากรูปที่ 3.4 สามารถคำนวณหาค่าอินพุตอิมพีแดนซ์ (Z_{in}) ของวงจรได้จาก

$$V_{in} = I_{in}(X_{C1} + X_{C2}) - I_b(X_{C1} - \beta X_{C2}) \quad (3.8)$$

$$0 = -I_{in}(X_{C1}) + I_b(X_{C1} + r_{\pi}) \quad (3.9)$$

แทนค่าสมการที่ 3.9 ในสมการที่ 3.8 จะได้

$$Z_{in} = \frac{V_{in}}{I_{in}} = \frac{(1 + \beta)X_{C1}X_{C2} + r_{\pi}(X_{C1} + X_{C2})}{X_{C1} + r_{\pi}} \quad (3.10)$$

ถ้า $X_{C1} \ll r_{\pi}$ ค่าอินพุตอิมพีแดนซ์ของวงจรจะมีค่าเท่ากับ

$$Z_{in} \approx -\frac{g_m}{\omega^2 C_1 C_2} + \frac{1}{j\omega[C_1 C_2 / (C_1 + C_2)]} \quad (3.11)$$

นั่นคือค่าอินพุตอิมพีแดนซ์ของวงจรในรูปที่ 3.4 มีค่าความต้านทานที่เป็นลบโดยมีค่าเท่ากับ

$$R = -\frac{g_m}{\omega^2 C_1 C_2} \quad (3.12)$$

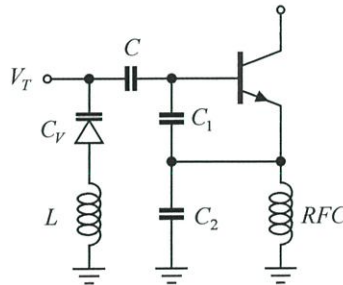
และอนุกรมอยู่กับตัวเก็บประจุที่มีค่าเท่ากับ

$$C_m = \frac{C_1 C_2}{C_1 + C_2} \quad (3.13)$$

จากสมการที่ 3.13 พบว่า ค่าความจุที่มองเข้าวงจรในรูปที่ 3.4 เปรียบเสมือนตัวเก็บประจุทั้งสองต่ออนุกรมกันอยู่ โดยหากใช้ตัวเหนี่ยวนำ (L) ที่มีความต้านทานแฝงภายในเท่ากับ R_s แล้วสามารถนำตัวเหนี่ยวนำดังกล่าวต่อขนานเข้าไปที่พอร์ตอินพุตของวงจรดังกล่าว เพื่อทำให้เกิดการเรโซแนนซ์ขึ้นโดยความถี่ของการออสซิลเลตคือ

$$f_0 = \frac{1}{2\pi\sqrt{L(C_1 C_2 / (C_1 + C_2))}} \quad (3.14)$$

จากสมการที่ 3.14 พบว่า ความถี่ของการออสซิลเลตของวงจรออสซิลเลเตอร์ที่อาศัยการป้อนกลับด้วยตัวเก็บประจุ C_1 และ C_2 ถูกกำหนดด้วยตัวเก็บประจุที่ใช้ป้อนกลับเองและตัวเหนี่ยวนำภายนอก ดังนั้นหากนำตัวเก็บประจุที่สามารถแปรค่าได้ตามแรงดัน วงจรในรูปที่ 3.4 จึงสามารถปรับความถี่ของสัญญาณเอาต์พุตได้ด้วยแรงดัน รูปที่ 3.5 แสดงวงจรออสซิลเลเตอร์ปรับค่าความถี่ได้ด้วยแรงดันไฟฟ้าโดยอาศัยวาระกเตอร์ไดโอด (Varactor Diode) ในการปรับความถี่



รูปที่ 3.5 วงจรออสซิลเลเตอร์ปรับค่าความถี่ได้ด้วยแรงดันไฟฟ้า

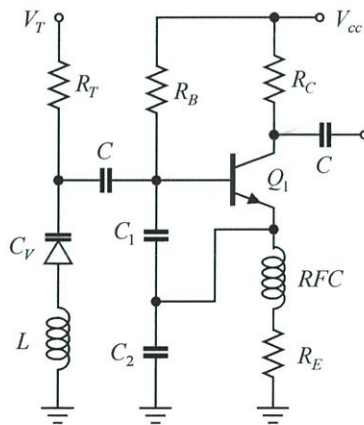
วงจรในรูปที่ 3.5 การปรับค่าความถี่ของสัญญาณเอาต์พุตอาศัยการเปลี่ยนแปลงค่าความจุไฟฟ้าภายในตัววาระกเตอร์ไดโอด (C_V) ซึ่งวาระกเตอร์ไดโอดสามารถแปรค่าความจุไฟฟ้าในตัวได้จากการแปรค่าแรงดันย้อนกลับที่ให้แก่ตัววาระกเตอร์ไดโอด (V_T) ตัวเหนี่ยวนำที่ใช้ทำให้เกิดการเรโซแนนซ์ของวงจรออสซิลเลเตอร์ เพื่อป้องกันแรงดันย้อนกลับที่ใช้ควบคุมค่าความจุไฟฟ้าภายในของวาระกเตอร์ไดโอด ไปเปลี่ยนแปลงค่าการไบแอสของทรานซิสเตอร์ ตัวเก็บประจุ C ในวงจรจึงถูกนำมาใช้ป้องกันแรงดันย้อนกลับดังกล่าว

3.3 การออกแบบวงจร

จากทฤษฎีที่กล่าวถึงในหัวข้อที่ 3.2 ถูกนำมาใช้ออกแบบและสร้างขึ้นเป็นวงจรจริง โดยแบ่งการออกแบบวงจร ออกเป็น 2 ส่วน ได้แก่

3.3.1 การออกแบบวงจรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้า

การออกแบบวงจรออสซิลเลเตอร์ที่สามารถปรับค่าความถี่ของสัญญาณเอาต์พุตได้ด้วยแรงดันไฟฟ้าแบบย้อนกลับ (Reverse Voltage) หรือเรียกว่า “แรงดันปรับเปลี่ยนความถี่ (V_T)” การออกแบบวงจรออสซิลเลเตอร์เริ่มต้นจากการพิจารณาค่าอินพุตอิมพีแดนซ์ของวงจรรขยายที่มีการป้อนกลับแบบบวกด้วยตัวเก็บประจุตามหัวข้อที่ 3.2.2 การเริ่มต้นทำงานของวงจรออสซิลเลเตอร์อาศัยสัญญาณรบกวนในวงจรเป็นตัวกระตุ้นให้เกิดการออสซิลเลต โครงสร้างของวงจรออสซิลเลเตอร์มีด้วยกันหลายโครงสร้าง เช่น วงจรออสซิลเลเตอร์แบบโคลพิตต์ (Colpitts Oscillator) วงจรออสซิลเลเตอร์แบบฮาร์ตลีย์ (Hartley Oscillator) หรือ วงจรออสซิลเลเตอร์แบบแคลปปี้ (Clapp Oscillator) เป็นต้น วงจรออสซิลเลเตอร์ในวิทยานิพนธ์นี้เลือกโครงสร้างแบบแคลปปี้ เนื่องจากสามารถอธิบายในรูปของความต้านทานลบง่าย วงจรมีความซับซ้อนน้อย และใช้งานที่ความถี่สูงได้ดี เป็นต้น [21] รูปที่ 3.6 แสดงโครงสร้างของวงจรออสซิลเลเตอร์แบบแคลปปี้ที่สามารถปรับความถี่ได้ด้วยวาระกเตอร์ไดโอดซึ่งใช้ในวงจรสังเคราะห์ความถี่ระบบเฟสล็อกกลูป

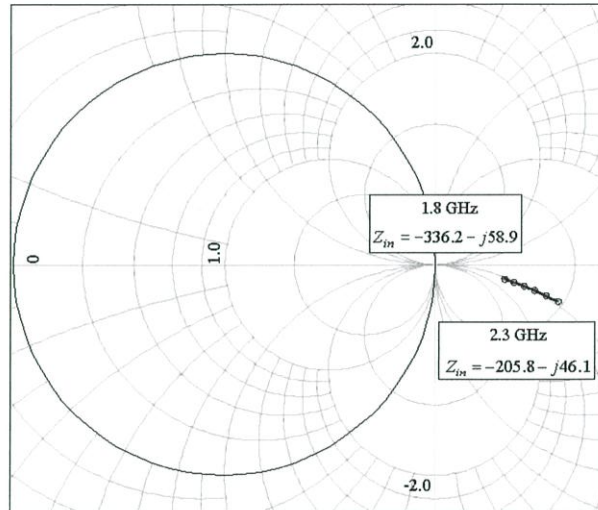


รูปที่ 3.6 โครงสร้างวงจรออสซิลเลเตอร์แบบแคลปปี้ที่สามารถปรับความถี่ได้ด้วยแรงดันไฟฟ้า

วงจรออสซิลเลเตอร์ที่ต้องการออกแบบต้องการช่วงความถี่ใช้งานช่วง 2.11 ถึง 2.17 GHz การออกแบบวงจรออสซิลเลเตอร์ อาศัยการพิจารณาความต้านทานลบที่อินพุตอิมพีแดนซ์ของวงจรรขยายที่มีการป้อนกลับแบบบวก หรือที่ขาเบสของทรานซิสเตอร์ Q_1 โดยเลือกอุปกรณ์แอคทีฟในวงจรเป็นทรานซิสเตอร์ชนิดซิลิกอนไบโพลาร์เบอร์ BFP420 ซึ่งมีอัตราทนกำลังสูงสุด 160 mW กระแสคอลเลกเตอร์สูงสุด 35 mA มีความถี่จุดเปลี่ยน (f_T) ที่ 25 GHz และมีค่าสัญญาณรบกวน

$1/f$ ต่ำกว่า 10 kHz และตัวเก็บประจุที่ใช้ในการป้อนกลับแบบบวก C_1 และ C_2 มีค่าเท่ากับ 3pF และเลือกกระแสคอลเลกเตอร์ที่ 10 mA จาก $g_m = I_C / V_T$ ค่า g_m ที่คำนวณได้เมื่อ V_T มีค่าเท่ากับ 25mV ที่ 25°C มีค่าเท่ากับ 0.38 S จากการคำนวณหาค่าความต้านทานอินพุตที่ขาเบสของวงจรรออสซิลเลเตอร์ด้วยสมการที่ 3.12 ที่ความถี่ 2.1 GHz พบว่า ค่าความต้านทานที่คำนวณได้มีค่าเป็นลบ โดยมีค่าเท่ากับ -242.5Ω ส่วนของค่ารีแอกแตนซ์ที่คำนวณได้จากสมการที่ 3.13 มีค่าคำนวณได้เท่ากับ $-j50.5$ หรือเทียบเท่ากับค่าความจุไฟฟ้าของตัวเก็บประจุค่า 1.5 pF ดังนั้นวงจรในรูปที่ 3.6 จึงสามารถใช้งานเป็นวงจรกำเนิดค่าความต้านทานลบเพื่อใช้เป็นวงจรรออสซิลเลเตอร์ในลำดับถัดไปได้

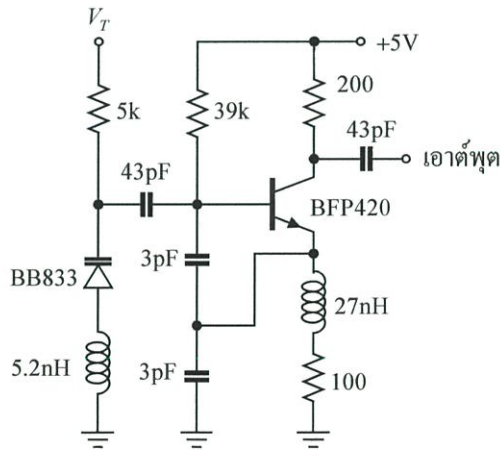
ผลการจำลองแบบการทำงานของค่าอินพุตอิมพีแดนซ์วงจรออสซิลเลเตอร์แบบแคลมป์ที่ใช้การป้อนกลับแบบบวกด้วยค่าตัวเก็บประจุ C_1 และ C_2 เท่ากับ 3 pF เมื่อกระแสคอลเลกเตอร์ของทรานซิสเตอร์ BFP420 (Q_1) เท่ากับ 10 mA แสดงได้ดังรูปที่ 3.7



รูปที่ 3.7 ผลการจำลองแบบการทำงานของค่าอินพุตอิมพีแดนซ์จากวงจรรออสซิลเลเตอร์ที่ค่าตัวเก็บประจุป้อนกลับทั้งสองเท่ากับ 3 pF และกระแสคอลเลกเตอร์เท่ากับ 10 mA

จากผลการจำลองแบบการทำงานด้วยโปรแกรมไมโครเวฟออปติกในรูปที่ 3.6 เพื่อดูค่าอินพุตอิมพีแดนซ์ของวงจรรออสซิลเลเตอร์ที่ทำการป้อนกลับแบบบวกด้วยตัวเก็บประจุ 3 pF จำนวน 2 ตัว ซึ่งจากผลการจำลองแบบการทำงาน พบว่า ค่าอินพุตอิมพีแดนซ์ที่ขาเบสของวงจรมีค่าในช่วง $-336.2-j58.9$ ถึง $-205.8-j46.1$ ที่ความถี่ 1.8 ถึง 2.3 GHz ตามลำดับ ซึ่งจะเห็นได้ว่าวงจรมีค่าอินพุตอิมพีแดนซ์เป็นลบตลอดช่วงความถี่ที่ใช้งานนอกจากนั้นยังครอบคลุมทั้งด้านความถี่สูงและทั้งด้านความถี่ต่ำอีกด้วย ดังนั้นวงจรในรูปที่ 3.6 หากประกอบไปด้วยวาเรกเตอร์ไดโอดและตัวเหนี่ยวนำจะสามารถใช้งานเป็นวงจรรออสซิลเลเตอร์ปรับค่าความถี่ได้ด้วยแรงดันไฟฟ้าในช่วงความถี่ 2.11 ถึง 2.17GHz ของระบบส่งเคราะห์ความถี่ได้

การคำนวณหาค่าตัวเหนี่ยวนำที่ใช้เป็นวงจรเรโซเนเตอร์ พิจารณาได้จากค่าความจุไฟฟ้าของตัวเก็บประจุ 3 pF จำนวน 2 ตัวอนุกรมกันดังตามสมการที่ 3.13 วาเรกเตอร์ไดโอดที่ใช้ในวิทยานิพนธ์นี้เลือกใช้วาเรกเตอร์ไดโอดชนิดซิลิคอน เนื่องจากอุปกรณ์แอกทีฟหรืออุปกรณ์คิสิกส์ เช่น ทรานซิสเตอร์หรือวาเรกเตอร์ไดโอด ที่สร้างจากสารกึ่งตัวนำชนิดซิลิคอนจะให้ค่าสัญญาณรบกวน $1/f$ ต่ำกว่าอุปกรณ์ชนิดอื่น [17] วาเรกเตอร์ไดโอด BB833 ถูกนำมาใช้ในวงจรออสซิลเลเตอร์เพื่อปรับค่าความถี่ของวงจรเรโซเนเตอร์ ค่าความจุไฟฟ้าภายในของวาเรกเตอร์ไดโอด BB833 มีค่าระหว่าง 0.75 ถึง 9.3 pF ซึ่งมีค่าแปรตามแรงดันปรับแต่งความถี่แบบย้อนกลับที่ไบแอสให้กับวาเรกเตอร์ไดโอด (V_T) หากเลือกใช้ค่าความจุไฟฟ้าของวาเรกเตอร์ไดโอดในช่วงเริ่มต้นหรือที่ประมาณ 2 pF แล้วสามารถคำนวณหาค่าตัวเหนี่ยวนำที่ใช้ได้โดยเริ่มต้นจากการคำนวณหาค่าของตัวเก็บประจุรวม (C_T) ซึ่งมีค่าเท่ากับตัวเก็บประจุ 3 pF (C_1) อนุกรมกับตัวเก็บประจุ 3 pF (C_2) และอนุกรมกับค่าตัวเก็บประจุภายในวาเรกเตอร์ไดโอด (C_V) ที่ 2 pF ดังนั้นผลรวมของค่าตัวเก็บประจุจึงมีค่าประมาณ 1.1 pF หากต้องการให้วงจรออสซิลเลเตอร์กำเนิดความถี่ที่ 2.1 GHz ค่าตัวเหนี่ยวนำสามารถคำนวณได้จาก $f = 1/2\pi\sqrt{LC_T}$ ซึ่งพบว่ามีความถี่เท่ากับ 5.2 nH รูปที่ 3.8 แสดงวงจรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้าที่สมบูรณ์



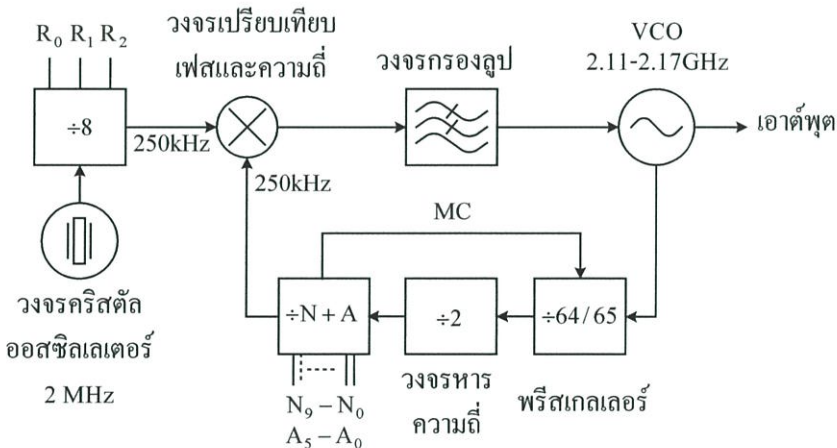
รูปที่ 3.8 วงจรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้าที่สมบูรณ์

จากรูปที่ 3.8 วงจรออสซิลเลเตอร์ปรับความถี่ด้วยแรงดันไฟฟ้าประกอบด้วยทรานซิสเตอร์ชนิด NPN เบอร์ BFP420 โดยทำการไบแอสให้มีความถี่คอลเลกเตอร์เท่ากับ 10 mA และแรงดันตกคร่อมขาคอลเลกเตอร์เทียบกับขาคิมิตเตอร์ (V_{CE}) มีค่าเท่ากับ 2V ความต้านทานที่ขาคอลเลกเตอร์ (R_C) มีค่าเท่ากับ 200Ω ความต้านทานที่ขาคิมิตเตอร์ (R_E) มีค่าเท่ากับ 100Ω ความต้านทานที่ขาเบส (R_B) ทำหน้าที่กำหนดจุดไบแอสของทรานซิสเตอร์มีค่าเท่ากับ 39kΩ ใช้ความถี่วิทยุที่ขาคิมิตเตอร์มีค่าเท่ากับ 27 nH ตัวเก็บประจุที่ป้อนกลับแบบบวก (C_1 และ C_2) มีค่าเท่ากันคือ 3 pF ตัวเก็บประจุค่า 43 pF ทำหน้าที่ป้องกันแรงดันไฟตรงย้อนกลับจากแรงดันปรับเปลี่ยนความถี่ (V_T)

ไปยังขาเบสของทรานซิสเตอร์ วาเรกเตอร์ไดโอดเบอร์ BB833 ถูกอนุกรมอยู่กับตัวเหนี่ยวนำแบบสายส่งบาง (Flat Wire Inductor) [22] ซึ่งมีค่าเท่ากับ 5.2 nH แรงดันไฟฟ้าของวงจรรอสซิลเลเตอร์มีค่าเท่ากับ 5V และแรงดันปรับเปลี่ยนความถี่ (V_T) มีค่าไม่เกิน 20V เพื่อป้องกันการพังเสียหายของวาเรกเตอร์ไดโอด ตัวเก็บประจุค่า 43 pF ที่เอาต์พุตทำหน้าที่ป้องกันแรงดันไฟตรงรั่วไหลออกไปยังเอาต์พุต

3.3.2 การออกแบบวงจรเฟสล็อกกลุ๊ป

วงจรเฟสล็อกกลุ๊ปทำหน้าที่ล็อกความถี่และเฟสของสัญญาณเอาต์พุตจากวงจรรอสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้าให้มีค่าคงที่และมีเสถียรภาพอยู่ตลอดเวลา วงจรเฟสล็อกกลุ๊ปสำหรับระบบสังเคราะห์ความถี่ประกอบวงจร 4 ส่วนได้แก่ วงจรหารความถี่แบบโมดูลัสคู่ วงจรหารความถี่แบบตั้งค่าได้ วงจรเปรียบเทียบเฟสและความถี่ วงจรกำเนิดสัญญาณอ้างอิง และวงจรกรองรูป รูปที่ 3.9 แสดงโครงสร้างของวงจรสังเคราะห์ความถี่ระบบเฟสล็อกกลุ๊ป



รูปที่ 3.9 โครงสร้างของวงจรสังเคราะห์ความถี่ระบบเฟสล็อกกลุ๊ปที่ใช้ในวิทยานิพนธ์

สัญญาณเอาต์พุตที่ได้รับจากวงจรรอสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้าจะถูกส่งต่อไปยังวงจรเชื่อมต่อแบบมีทิศทางชนิดเส้นขนานที่มีสัมประสิทธิ์การเชื่อมต่อที่ 20 dB (รายละเอียดการออกแบบพิจารณาได้ในหัวข้อที่ 4.3.3) เพื่อแยกสัญญาณออกเป็นสองส่วน โดยส่วนที่หนึ่งถูกส่งต่อไปยังเอาต์พุตที่พอร์ตตรงของวงจรเชื่อมต่อซึ่งมีวงจรขยายสัญญาณ VNA-25 [23] ต่ออยู่เพื่อทำหน้าที่ขยายสัญญาณและทำหน้าที่เป็นวงจรบัฟเฟอร์ สัญญาณเอาต์พุตที่พอร์ตตรงหลังถูกขยายและบัฟเฟอร์สัญญาณด้วยวงจรขยาย VNA-25 แล้วจะถูกส่งต่อไปให้กับวงจรไดเร็กคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์แบบไมโครสตริปในลำดับต่อไป สัญญาณส่วนที่สองจากวงจรรอสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้าจะถูกส่งไปปรากฏยังพอร์ตเชื่อมต่อของวงจรเชื่อมต่อแบบเส้นขนานเพื่อขยายสัญญาณและบัฟเฟอร์สัญญาณให้กับวงจรหารความถี่ในลำดับต่อไป

วงจรรหารความถี่แบบมอดูเลตัสคู (Dual Modulus Prescaler) เป็นวงจรรวมเบอร์ MC12054 สามารถหารความถี่อินพุตได้สองคู่การหาร คือ หาร 64 หรือ 65 และหาร 128 หรือ 129 คู่การหารสามารถเลือกได้โดยลอจิกควบคุมอินพุตที่ขา SW โดยค่าการหารสามารถควบคุมได้จากขา MC (Modulus Control) ซึ่งปกติขา MC นี้จะถูกควบคุมด้วยสัญญาณลอจิกที่สร้างขึ้นจากวงจรรหารความถี่แบบโปรแกรมค่าการหารได้ วงจรรวม MC12054 สามารถรองรับการหารสัญญาณอินพุตได้ในช่วงความถี่ 0.1 ถึง 2.5 GHz และมีความไวของการหารสัญญาณอินพุตประมาณ 100 mV_p MC12054 มีหน้าที่หารความถี่ของสัญญาณเอาต์พุตจากวงจรรออสซิลเลเตอร์ให้มีค่าต่ำลงเพื่อส่งต่อไปให้วงจรรหาร 2 ความถี่ซึ่งใช้วงจรรวมเบอร์ 74HC112 โดยเอาต์พุตของวงจรรหาร 2 ความถี่นี้และถูกส่งต่อไปให้วงจรรหารความถี่แบบตั้งค่าการหารได้ในลำดับถัดไป

วงจรรหารความถี่แบบตั้งค่าการหารได้ (Programmable Frequency Divider) เป็นวงจรรหารความถี่ที่สามารถตั้งค่าการหารได้โดยใช้หลักของการหารแบบเศษ N (Fractional-N-Division) [24] วงจรรหารแบบตั้งค่าการหารได้เป็นวงจรรวมหนึ่งในของวงจรรวม MC145152-2 การตั้งค่าการหารสามารถตั้งค่าได้ผ่านทางบิต N และบิต A ของวงจรรหารความถี่ วงจรรหารความถี่แบบตั้งค่าการหารได้ทำหน้าที่หารความถี่ของสัญญาณเอาต์พุตที่ได้จากวงจรรหารความถี่แบบมอดูเลตัสคูให้ต่ำลง เพื่อนำไปเทียบกับเฟสและความถี่กับสัญญาณจากวงจรรำเนิดสัญญาณอ้างอิงในลำดับต่อไป วงจรรหารความถี่แบบตั้งค่าการหารได้นี้รองรับความถี่อินพุตได้สูงสุด 25 MHz

วงจรถ่ายเทียบเฟสและความถี่ (Phase-Frequency Detector) เป็นส่วนหนึ่งภายในวงจรรวม MC145152-2 เปรียบเทียบเฟสและความถี่ของสัญญาณได้สูงสุด 2 MHz โดยทำการเปรียบเทียบเฟสและความถี่ของสัญญาณเอาต์พุตจากวงจรรหารความถี่แบบตั้งค่าการหารได้กับสัญญาณความถี่อ้างอิงที่กำเนิดได้ในลำดับต่อไป

วงจรรำเนิดสัญญาณอ้างอิงสร้างขึ้นโดยอาศัยคริสตัลเป็นตัวกำหนดค่าความถี่ เนื่องจากมีเสถียรภาพสูง [19] วงจรรำเนิดสัญญาณอ้างอิงอาศัยอุปกรณ์แอกทิฟในวงจรรวม MC145152-2 ในการจ่ายกำลังงานและทำให้เกิดการออสซิลเลชัน เอาต์พุตจากวงจรรำเนิดสัญญาณอ้างอิงถูกหารความถี่ลงด้วยวงจรรหารความถี่ภายใน MC145152-2 ค่าการหารสามารถตั้งค่าได้จากบิต R₀ R₁ และ R₂ ของวงจรรวม MC145152-2

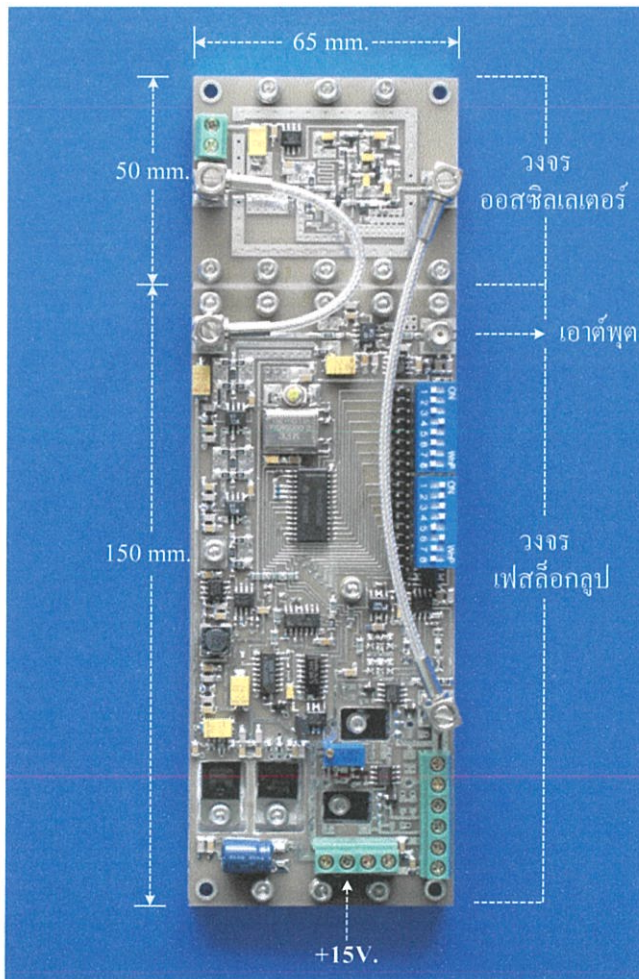
วงจรรองรับ (Loop Filter) ทำหน้าที่เลือกเฉพาะองค์ประกอบทางไฟตรง (ผลต่างทางเฟสของสัญญาณ 2 สัญญาณตามสมการที่ 3.2) และตัดองค์ประกอบของสัญญาณที่ใช้เปรียบเทียบทั้งวงจรรองรับที่ใช้สร้างขึ้นจากวงจรรองแบบต่ำผ่านชนิดแอกทิฟที่ลำดับที่ 2 โดยใช้โอปแอมป์เบอร์ LM358 รายละเอียดการออกแบบพิจารณาได้ตามเอกสารอ้างอิงลำดับที่ 24 [24]

วงจรถ่ายเทียบความถี่ระบบเฟสล็อกกลูบในวิทยานิพนธ์นี้ตั้งค่าต่างๆดังนี้คือ วงจรรำเนิดสัญญาณอ้างอิงใช้คริสตัลความถี่ 2 MHz ในการกำหนดความถี่ ตั้งค่าการหารความถี่สัญญาณอ้างอิงที่ 8 หรือ R₀ R₁ และ R₂ มีค่าลอจิกเท่ากับ 0 0 และ 0 ตามลำดับ (ลอจิก 0 มีค่าเท่ากับ 0V และลอจิก 1

มีค่าเท่ากับ $+V_{CC}$) จะได้ความถี่เปรียบเทียบที่ 250 kHz ค่าการหารของวงจรรหารความถี่แบบตั้งค่า การหารได้ถูกตั้งไว้ที่ค่า 8440 สำหรับความถี่เอาต์พุตของวงจрсังเคราะห์ความถี่ที่ 2.11 GHz (N_9 ถึง N_0 เท่ากับลอจิก 0 0 0 1 0 0 0 0 1 และ A_5 ถึง A_0 เท่ากับลอจิก 1 1 1 1 0 0 ตามลำดับ) และค่าการหารของวงจรรหารความถี่แบบตั้งค่าการหารได้ตั้งไว้ที่ค่า 8680 สำหรับความถี่เอาต์พุตของวงจрсังเคราะห์ความถี่ที่ 2.17 GHz (N_9 ถึง N_0 เท่ากับลอจิก 0 0 0 1 0 0 0 0 1 1 และ A_5 ถึง A_0 เท่ากับลอจิก 1 1 0 1 0 0 ตามลำดับ) วงจรกรองรูปใช้ค่า ζ (Damping Factor) เท่ากับ 0.8 และค่าความถี่ตัดของวงจรรองรูปมีค่าเท่ากับ 0.01 เท่าของความถี่เปรียบเทียบ (250 kHz)

3.3.3 แผ่นวงจรพิมพ์ของวงจрсังเคราะห์ความถี่ระบบเฟสล็อกกลุ่

วงจрсังเคราะห์ความถี่ระบบเฟสล็อกกลุ่ที่ออกแบบได้ ถูกสร้างขึ้นบนวัสดุฐานรองชนิดกลาสอีพ็อกซี (FR-4) ซึ่งมีค่าคงตัวไดอิเล็กตริกสัมพัทธ์ (ϵ_r) เท่ากับ 4.7 ความหนาของแผ่นไดอิเล็กตริก (h) เท่ากับ 0.762 mm และมีความหนาของแผ่นตัวนำเคลือบผิว (t) ซึ่งทำจากทองแดงเท่ากับ 35 μm วงจрсังเคราะห์ความถี่ระบบเฟสล็อกกลุ่ที่ออกแบบและสร้างขึ้น แสดงไว้ในรูปที่ 3.10

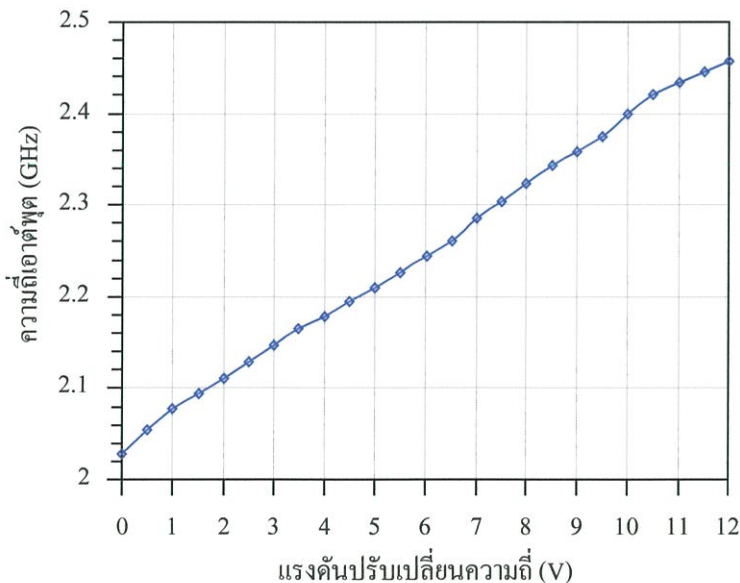


รูปที่ 3.10 แผ่นลายวงจรพิมพ์ของวงจрсังเคราะห์ความถี่ระบบเฟสล็อกกลุ่ที่มีการจัดวางอุปกรณ์

แผ่นลายวงจรของวงจรสังเคราะห์ความถี่ระบบเฟสล็อกตามรูปที่ 3.10 ประกอบด้วย วงจร 2 ส่วนคือ ก) วงจรออสซิลเลเตอร์สร้างขึ้น โดยมีขนาดกว้าง 65 mm และยาว 50 mm ข) วงจรเฟสล็อกสร้างขึ้น โดยมีขนาดกว้าง 65 mm และยาว 150 mm วงจรทั้งสองประกอบขึ้นโดยวางอยู่บนแผ่นอลูมิเนียม โดยมีจุดประสงค์เพื่อการระบายความร้อนที่ดีและมีความทนทาน อุปกรณ์ทั้งหมดในวงจรใช้เป็นแบบเซอร์เฟสเมต ทั้งหมดนี้เพื่อลดผลขององค์ประกอบปรสิติภายในตัวอุปกรณ์ การเชื่อมโยงสัญญาณจากวงจรออสซิลเลเตอร์มายังวงจรเฟสล็อกและแรงดันควบคุมการปรับเปลี่ยนความถี่ที่ได้จากเอาต์พุตของวงจรกรองรูป ใช้สายนำสัญญาณชนิดโคแอกเซียลเพื่อป้องกันสัญญาณรบกวนจากภายนอก การตั้งค่าความถี่อาศัยสวิทช์ในการตั้งค่า หัวต่อสัญญาณคลื่นพาห์เอาต์พุตจากวงจรออสซิลเลเตอร์ใช้หัวต่อชนิด SMA วงจรทั้งหมดใช้ไฟเลี้ยงค่าเดียวคือ +15V หลังจากนั้นจะถูกปรับระดับแรงดันลงด้วยเรกูเลเตอร์ภายในให้เหลือ +5V เพื่อเป็นไฟเลี้ยงให้กับวงจรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้า วงจรสังเคราะห์ความถี่ระบบเฟสล็อกทุกตัวมีขนาดทั้งสิ้นกว้าง 65 mm และยาว 200 mm

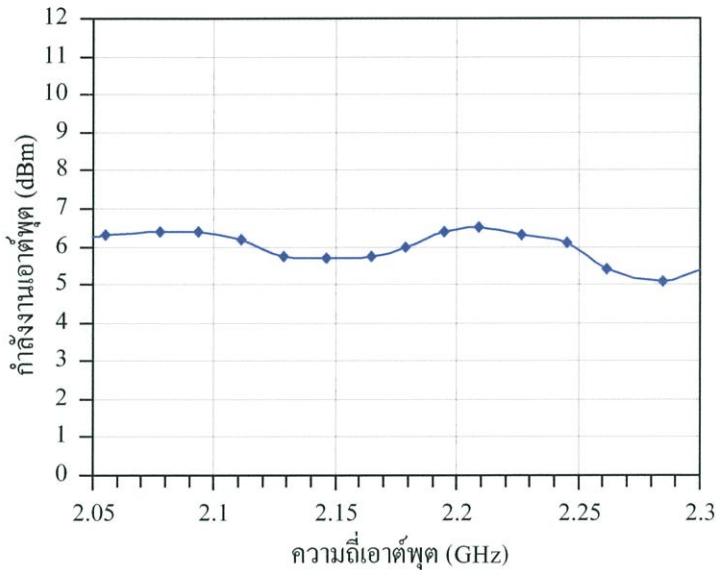
3.4 การทดลองและผลการทดลอง

วงจรสังเคราะห์ความถี่ระบบเฟสล็อกช่วงความถี่ 2.11 ถึง 2.17 GHz ที่วางอุปกรณ์แล้ว เมื่อทำการล็อกความถี่แล้วถูกนำมาวัดผลตอบสนอง และคุณสมบัติของสัญญาณสัญญาณด้วยสเปกตรัมแอนะไลเซอร์ HP8596E ผลการทดลองแสดงดังรูปที่ 3.11 ถึงรูปที่ 3.15



รูปที่ 3.11 ความสัมพันธ์ระหว่างแรงดันปรับเปลี่ยนความถี่และความถี่ของสัญญาณเอาต์พุตของวงจรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้า

รูปที่ 3.11 แสดงความสัมพันธ์ระหว่างแรงดันปรับเปลี่ยนความถี่ (V_T) และความถี่ของสัญญาณเอาต์พุตจากวงจรรอสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้า จากผลการทดลองพบว่า วงจรรอสซิลเลเตอร์มีการเปลี่ยนแปลงความถี่ของสัญญาณเอาต์พุตเป็นเชิงเส้นที่ดี โดยที่แรงดันปรับเปลี่ยนความถี่ 0 ถึง 12V ความถี่ของสัญญาณเอาต์พุตของวงจรรอสซิลเลเตอร์มีค่าเท่ากับ 2.02 และ 2.45 GHz ตามลำดับ ค่า K_{VCO} เฉลี่ยของวงจรรอสซิลเลเตอร์มีค่าประมาณ 35.8 MHz/V ค่าแบนวิดท์การเปลี่ยนความถี่มีค่าประมาณ 1.21:1

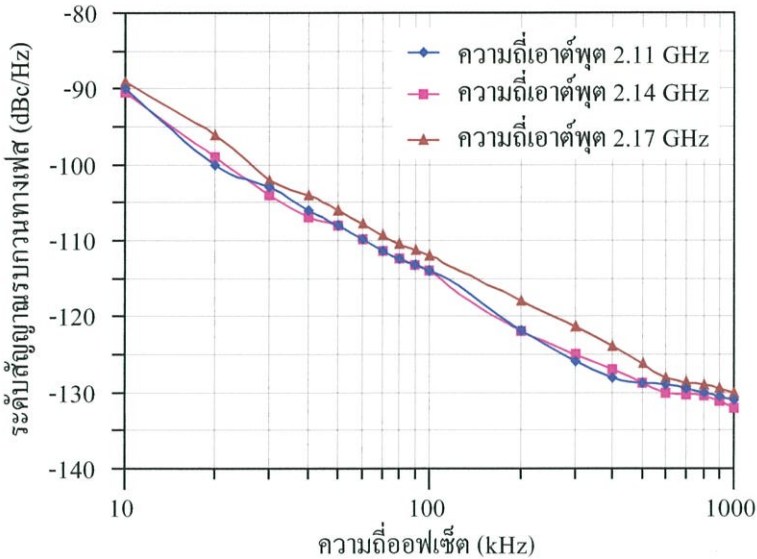


รูปที่ 3.12 ความสัมพันธ์ระหว่างความถี่สัญญาณเอาต์พุตและกำลังงานสัญญาณเอาต์พุตของวงจรรอสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้า

รูปที่ 3.12 แสดงความสัมพันธ์ระหว่างกำลังของสัญญาณเอาต์พุตที่ความถี่เอาต์พุตค่าต่างๆของวงจรรอสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้า จากผลการทดลองพบว่า วงจรรอสซิลเลเตอร์มีค่ากำลังงานของสัญญาณเอาต์พุตเฉลี่ยประมาณ +6 dBm ตลอดช่วงความถี่ วงจรรอสซิลเลเตอร์ให้กำลังงานของสัญญาณเอาต์พุตสูงสุด 6.49 dBm ที่ความถี่ 2.2 GHz และให้กำลังงานของสัญญาณเอาต์พุตต่ำสุด 5.07 dBm ที่ความถี่ 2.28 GHz ซึ่งพบว่าสัญญาณเอาต์พุตของวงจรรอสซิลเลเตอร์มีการกระเพื่อมของกำลังงานต่ำกว่า 1.42 dB ตลอดช่วงความถี่ สัญญาณเอาต์พุตของวงจรรอสซิลเลเตอร์จะถูกขยายขึ้นด้วยวงจรขยายในวงจรสังเคราะห์ความถี่ที่อัตราขยายประมาณ 10 dB

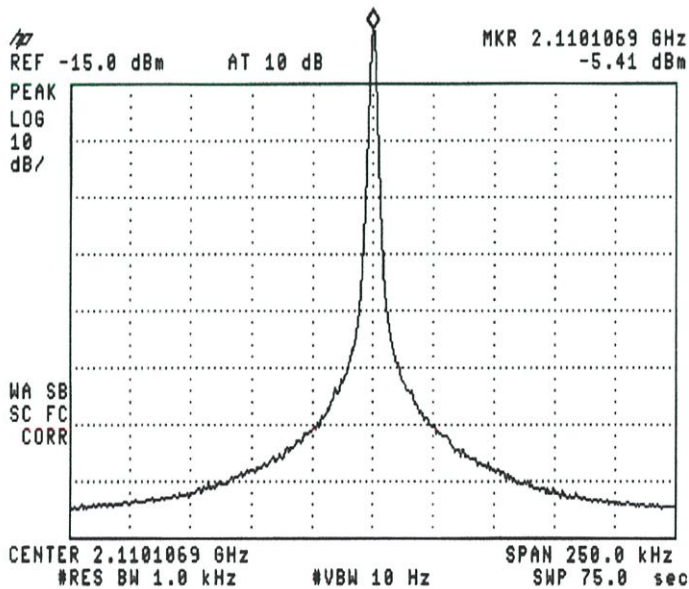
รูปที่ 3.13 แสดงระดับสัญญาณรบกวนทางเฟสที่ความถี่ออฟเซตจากสัญญาณเอาต์พุตค่าต่างๆของวงจรสังเคราะห์ความถี่ระบบเฟสล็อกกลุ๊ป จากผลการทดลองพบว่า ก) ที่ความถี่เอาต์พุต 2.11 GHz วงจรมีระดับสัญญาณรบกวนทางเฟสเท่ากับ -90 dBc/Hz -114 dBc/Hz และ -131dBc/Hz ที่ความถี่ออฟเซตจากสัญญาณเอาต์พุตเท่ากับ 10 kHz 100 kHz และ 1 MHz ตามลำดับ ข) ที่ความถี่เอาต์พุต 2.14 GHz วงจรมีระดับสัญญาณรบกวนทางเฟสเท่ากับ -90.5 dBc/Hz -114 dBc/Hz และ

-132 dBc/Hz ที่ความถี่ออฟเซตจากสัญญาณเอาต์พุตเท่ากับ 10 kHz 100 kHz และ 1 MHz ตามลำดับ และ ค) ที่ความถี่เอาต์พุต 2.17 GHz วงจรมีระดับสัญญาณรบกวนทางเฟสเท่ากับ -89 dBc/Hz -112 dBc/Hz และ -130 dBc/Hz ที่ความถี่ออฟเซตจากสัญญาณเอาต์พุตเท่ากับ 10 kHz 100 kHz และ 1 MHz ตามลำดับ

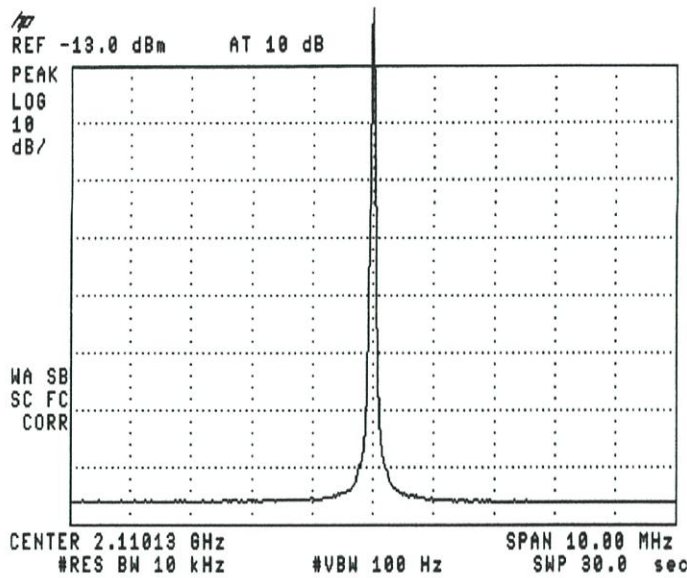


รูปที่ 3.13 ระดับสัญญาณรบกวนทางเฟสที่ความถี่ออฟเซตค่าต่างๆของสัญญาณเอาต์พุตจากวงจรสังเคราะห์ความถี่

รูปที่ 3.14 แสดงสเปกตรัมของสัญญาณเอาต์พุตจากวงจรสังเคราะห์ความถี่ระบบเฟสล็อกที่ความถี่ 2.11 GHz เมื่อพิจารณาในช่วงกว้างความถี่เท่ากับ 250 kHz



รูปที่ 3.14 สเปกตรัมของสัญญาณเอาต์พุตจากวงจรสังเคราะห์ความถี่ระบบเฟสล็อกที่ 2.11 GHz (ตัวลดทอนภายนอกที่ 20 dB)



รูปที่ 3.15 สเปกตรัมของสัญญาณเอาต์พุตจากวงจรสังเคราะห์ความถี่ระบบเฟสล็อกที่ 2.11 GHz เมื่อพิจารณาในช่วงกว้าง (ตัวลดทอนภายนอกที่ 20 dB)

รูปที่ 3.15 แสดงสเปกตรัมของสัญญาณเอาต์พุตจากวงจรสังเคราะห์ความถี่ระบบเฟสล็อกที่ความถี่ 2.11 GHz เมื่อพิจารณาในช่วงกว้างความถี่เท่ากับ 10 MHz

3.5 สรุป

ในบทที่ 3 ของวิทยานิพนธ์นี้ได้ทำการออกแบบและสร้างวงจรสังเคราะห์ความถี่ระบบเฟสล็อกคู่ขึ้น โดยประกอบด้วยวงจรหลักภายใน 2 ส่วน คือ วงจรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้าและวงจรเฟสล็อกคู่ วงจรสังเคราะห์ความถี่ที่สร้างขึ้นสรุปคุณสมบัติได้ดังนี้คือ

- ช่วงความถี่ใช้งาน 2.11 ถึง 2.17 GHz
- กำลังงานเอาต์พุต $> 14 \pm 1.4$ dBm
- ช่วงห่างระหว่างช่องความถี่ 0.5 MHz
- ระดับสัญญาณรบกวนทางเฟส
 - < -89 dBc/Hz ที่ความถี่ออฟเซต 10 kHz
 - < -112 dBc/Hz ที่ความถี่ออฟเซต 100 kHz
 - < -130 dBc/Hz ที่ความถี่ออฟเซต 1MHz
- ระดับไฟเลี้ยง 15 V (300 mA)

หากเปรียบเทียบคุณสมบัติของวงจรออสซิลเลเตอร์ที่สร้างขึ้นกับวงจรออสซิลเลเตอร์ในเชิงพาณิชย์ พบว่า วงจรออสซิลเลเตอร์ที่สร้างขึ้นมีระดับสัญญาณรบกวนทางเฟสที่ดีกว่าวงจรออสซิลเลเตอร์ของบริษัท Varil (VCO190-1925T) [25] ซึ่งมีระดับสัญญาณรบกวนทางเฟสที่ -110

dBc/Hz ที่ความถี่ออฟเซตเท่ากับ 100 kHz อยู่ไม่น้อยกว่า 2 dB และหากเปรียบเทียบกับวงจรรอสซิลเลเตอร์ของบริษัท Micronetics (M3500-1324) [26] ซึ่งมีระดับสัญญาณรบกวนทางเฟสที่ -106 dBc/Hz ที่ความถี่ออฟเซตเท่ากับ 100 kHz พบว่าวงจรรอสซิลเลเตอร์ที่สร้างขึ้นมีระดับสัญญาณรบกวนทางเฟสดีกว่าประมาณ 6 dB

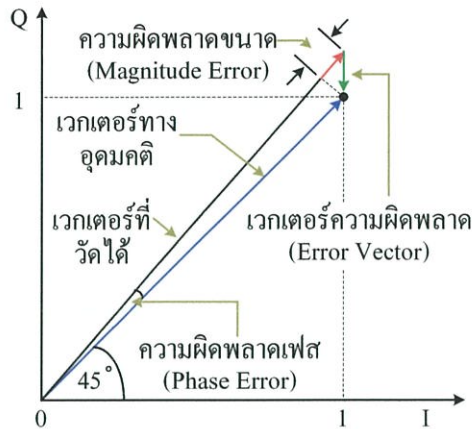
บทที่ 4

วงจรรีดิคคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์ แบบไมโครสตริป

4.1 กล่าวนำ

วงจรมอดูเลเตอร์เป็นวงจหลักที่สำคัญในระบบสื่อสาร ระบบรับส่งที่เครื่องส่งประกอบด้วยวงจรมอดูเลเตอร์ที่มีประสิทธิภาพนั้นข่าวสารที่ปรากฏทางเครื่องรับจะมีความถูกต้องสูงนั่นคือ ข่าวสารจะมีความผิดเพี้ยนต่ำในกรณีการสื่อสารข้อมูลแบบแอนะล็อก หรือมีอัตราความผิดพลาดบิตต่ำในกรณีการสื่อสารข้อมูลแบบดิจิทัล ส่งผลให้ระบบรับส่งมีความเชื่อถือได้สูง ระบบสื่อสารแต่ละระบบต้องการระดับคุณภาพของวงจรมอดูเลเตอร์ที่แตกต่างกันขึ้นอยู่กับประเภทของการมอดูเลชัน อัตราเร็วในการรับส่งข้อมูล และอัตราความผิดพลาดที่ยอมรับได้ เป็นต้น วงจรมอดูเลเตอร์นั้นอาจประกอบขึ้นจากอุปกรณ์แอคทีฟหรืออุปกรณ์พาสซีฟ วงจรมอดูเลเตอร์ที่สร้างขึ้นจากอุปกรณ์พาสซีฟมีคุณสมบัติที่ได้เปรียบกว่าวงจรมอดูเลเตอร์ที่สร้างขึ้นจากอุปกรณ์แอคทีฟคือ มีเสถียรภาพในการทำงานสูงกว่า มีการแปรผันตามอุณหภูมิที่ต่ำกว่า หมดเปลืองกำลังงานน้อยกว่า และสามารถปรับแต่งคุณสมบัติได้ทางกายภาพ เป็นต้น

ในระบบ WCDMA เครื่องส่งสำหรับสถานีฐานถูกกำหนดให้ใช้การมอดูเลตแบบ QPSK โดยสามารถรองรับอัตราเร็วบิตของข้อมูลได้หลายค่า คือ 12.2 kbps 64 kbps 144 kbps และ 384 kbps จากนั้นข้อมูลจะถูกกระจายแถบความถี่ด้วยรหัสที่มีอัตราเร็ว 3.84 Mcps [12] และเนื่องจากระบบมีอัตราเร็วในการส่งข้อมูลสูง ระบบจึงต้องการวงจรรีดิคควอดเรเจอร์มอดูเลเตอร์ที่ดีเพื่อลดอัตราความผิดพลาดบิตทางเครื่องรับลงให้น้อยที่สุด ในบทที่ 4 ของวิทยานิพนธ์ฉบับนี้จึงเป็นการนำเสนอการออกแบบและการสร้างวงจรรีดิคควอดเรเจอร์มอดูเลเตอร์แบบไมโครสตริป วงจรรีดิคควอดเรเจอร์มอดูเลเตอร์ที่นำเสนอใช้ระบบการมอดูเลตข้อมูลเข้ากับคลื่นพาห์โดยตรง หรือเรียกว่า “ระบบรีดิคคอนเวอร์ชัน” ทำให้เครื่องส่งสามารถตัดวงจรในส่วนความถี่กลางลงได้ทั้งหมดส่งผลให้เครื่องส่งลดความซับซ้อนลง หมดเปลืองกำลังงานน้อยลง ลดความผิดเพี้ยนของสัญญาณ และลดการสะสมของสัญญาณรบกวนในเครื่องส่ง ส่งผลให้ค่าอัตราส่วนสัญญาณต่อสัญญาณรบกวนของสัญญาณเอาต์พุตจากเครื่องส่งมีค่าสูงขึ้น [13] คุณสมบัติของวงจรรีดิคควอดเรเจอร์มอดูเลเตอร์ที่ดีควรให้เอาต์พุตที่มีค่าความผิดพลาดขนาด (Magnitude Error) และความผิดพลาดเฟส (Phase Error) ต่ำ ส่งผลให้ค่าขนาดเวกเตอร์ความผิดพลาด (Error Vector Magnitude : EVM) และอัตราส่วนกำลังงานช่องสัญญาณประชิด (Adjacent Channel Power Ratio : ACPR) มีค่าลดลง [27] รูปที่ 4.1 แสดงค่าเวกเตอร์ความผิดพลาดและปริมาณความผิดพลาดอื่นๆที่เกี่ยวข้องสำหรับการมอดูเลตแบบ QPSK



รูปที่ 4.1 เวกเตอร์ความผิดพลาดและปริมาณความผิดพลาดอื่นๆที่เกี่ยวข้อง

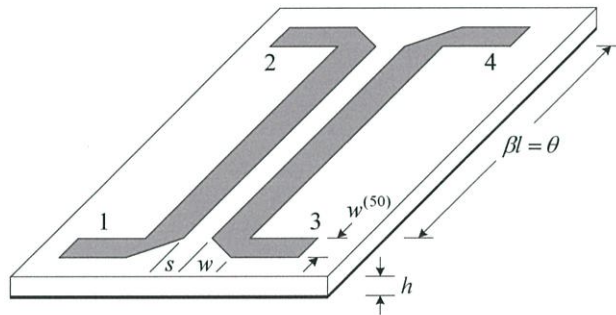
จากผลงานวิจัยต่างๆที่ผ่านมาพบว่า งานวิจัยที่เกี่ยวข้องกับวงจรควอดเรเจอร์มอดูเลเตอร์ส่วนใหญ่อาศัยหลักการทำงานของวงจรมอดูเลเตอร์แบบแอนะล็อก แม้จะมีนักวิจัยหลายท่านพยายามนำเสนอวงจรควอดเรเจอร์มอดูเลเตอร์ที่อาศัยหลักการทำงานในระบบดิจิทัล เช่น วงจรดิจิทัลควอดเรเจอร์มอดูเลเตอร์ของ P.F. Lin และคณะ [28] แต่วงจรดิจิทัลมอดูเลเตอร์ดังกล่าวยังคงมีข้อจำกัดในเรื่องความเร็วของการทำงานของวงจรแปลงสัญญาณดิจิทัลเป็นแอนะล็อก ซึ่งส่งผลกระทบต่อประสิทธิภาพของข้อมูลและความถี่ของคลื่นพาห้ ดังนั้นวงจรดิจิทัลมอดูเลเตอร์จึงไม่สามารถประยุกต์ใช้กับระบบไครเรคคอนเวอร์ชันได้ นอกจากนี้งานวิจัยส่วนใหญ่ที่เกี่ยวข้องกับวงจรไครเรคคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์เป็นงานวิจัยในรูปแบบของวงจรรวม (Integrated Circuit) เช่น วงจรซีมอสไครเรคคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์ของ C.Y. Wu และคณะ [29] ที่สร้างขึ้นโดยเน้นให้วงจรที่ออกแบบมีคุณสมบัติเพียงพอต่อการใช้งานและมีราคาถูกเมื่อนำไปผลิตในเชิงพาณิชย์ หรือวงจรแกลตเลียมอาร์เซनाйдไครเรคคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์ของ K. Yamamoto และคณะ [30] ที่สร้างขึ้นโดยเน้นให้วงจรที่ออกแบบได้มีคุณสมบัติที่ดีในการใช้งานแต่มีราคาสูงกว่าหากเปรียบเทียบกับวงจรมอดูเลเตอร์ที่สร้างจากวงจรรวมชนิดซีมอส สำหรับสถานีฐานแล้วข้อจำกัดในเรื่องขนาด น้ำหนัก และการหมดเปลืองกำลังงานมีน้อย ดังนั้นวงจรไครเรคคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์ในรูปแบบของวงจรรวม จึงเหมาะสมกับการประยุกต์ใช้งานในสถานีเคลื่อนที่มากกว่าในสถานีฐาน

4.2 ทฤษฎีและหลักการ

ก่อนการออกแบบและสร้างวงจร ทฤษฎี หลักการการทำงาน และโครงสร้างของวงจรไครเรคคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์แบบไมโครสตริปถูกนำมาอธิบาย โดยอาศัยสมการทางคณิตศาสตร์เพื่อแสดงให้เห็นว่า วงจรสามารถทำงานเป็นวงจรควอดเรเจอร์มอดูเลเตอร์ได้อย่างไร การอธิบายสามารถแบ่งออกได้เป็น 2 หัวข้อ คือ

4.2.1 หลักการทำงานของวงจรถ่ายโอนเฟส $+90^\circ$ หรือ -90°

วงจรถ่ายโอนเฟส $+90^\circ$ หรือ -90° มีโครงสร้างแบบไมโครสตริป สร้างขึ้นโดยอาศัยหลักการ ทำงานของวงจรถ่ายโอนเฟสแบบมีทิศทางชนิดเส้นขนาน (Parallel-Line Directional Coupler) ซึ่งมี โครงสร้างแสดงดังรูปที่ 4.2 วงจรถ่ายโอนเฟสแบบมีทิศทางชนิดเส้นขนานประกอบด้วยพอร์ตจำนวน ทั้งสิ้น 4 พอร์ต ได้แก่ พอร์ตที่ 1 พอร์ตอินพุต (Input Port) พอร์ตที่ 2 พอร์ตตรง (Direct Port) พอร์ต ที่ 3 พอร์ตเชื่อมต่อ (Coupled Port) และพอร์ตที่ 4 พอร์ตแยก (Isolated Port) ความสัมพันธ์ของ สัญญาณแต่ละพอร์ตทางอุดมคติ เมื่อ $\theta = \pi/2$ และอิมพีแดนซ์ของโหลดที่เชื่อมต่อแต่ละพอร์ตมี ค่าเท่ากับ 50Ω แสดงได้ดังสมการที่ 4.1 ถึง 4.4 [31]



รูปที่ 4.2 โครงสร้างของวงจรถ่ายโอนเฟสแบบมีทิศทางชนิดเส้นขนาน

$$\text{เมื่อ} \quad V_1 = 1 \quad (4.1)$$

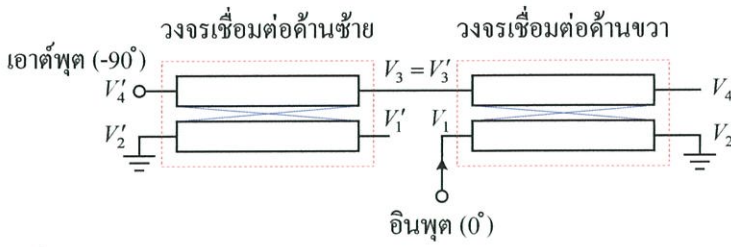
$$\text{แล้ว} \quad V_2 = -j\sqrt{1-c^2} \quad (4.2)$$

$$V_3 = c \quad (4.3)$$

$$V_4 = 0 \quad (4.4)$$

โดย c คือ สัมประสิทธิ์การเชื่อมต่อ (Coupling Coefficient)

วงจรถ่ายโอนเฟส $+90^\circ$ หรือ -90° สร้างขึ้นจากวงจรถ่ายโอนเฟสแบบมีทิศทางชนิดเส้นขนาน จำนวน 2 วงจร โดยพอร์ตเชื่อมต่อของวงจรถ่ายโอนเฟสทั้งสองถูกต่อเข้าหากัน พอร์ตตรงของวงจรถ่ายโอนเฟสทั้งสองถูก ต่อลงกราวด์ พอร์ตแยกของวงจรถ่ายโอนเฟสทั้งสองด้านขวาถูกเปิด และดึงสัญญาณเอาต์พุตที่พอร์ตแยกของ วงจรถ่ายโอนเฟสด้านซ้าย การถ่ายโอนเฟสสามารถกระทำได้จากการเลือกป้อนสัญญาณเข้าที่พอร์ตอินพุต ของวงจรถ่ายโอนเฟสด้านใดด้านหนึ่งและเปิดพอร์ตอินพุตของวงจรถ่ายโอนเฟสที่เหลือไว้ [32]



รูปที่ 4.3 วงจรเลื่อนเฟส -90°

กรณีที่ 1 พิจารณาตามรูปที่ 4.3 หากป้อนสัญญาณจากแหล่งกำเนิดสัญญาณเข้าทางพอร์ตอินพุตของวงจรเชื่อมต่อด้านขวาแล้วพบว่า สัญญาณถูกแยกออกเป็นสองส่วนโดยส่วนที่หนึ่งถูกส่งไปยังพอร์ตเชื่อมต่อของวงจรเชื่อมต่อด้านขวา ซึ่งจากสมการที่ 4.3 สัญญาณอินพุตที่ถูกส่งไปยังพอร์ตเชื่อมต่อของวงจรเชื่อมต่อด้านขวามีขนาดเท่ากับ

$$V_3 = V_3' = 1 \times c = c \quad (4.5)$$

สัญญาณส่วนที่สองถูกส่งไปยังพอร์ตตรงของวงจรเชื่อมต่อด้านขวา ซึ่งจากสมการที่ 4.2 พบว่า สัญญาณที่ตกกระทบยังพอร์ตตรงของวงจรเชื่อมต่อด้านขวามีขนาดเท่ากับ $-j\sqrt{1-c^2}$ แต่เนื่องจากพอร์ตตรงของวงจรเชื่อมต่อด้านขวาถูกต่อลงกราวด์ (Γ เท่ากับ -1) ดังนั้นสัญญาณจึงสะท้อนกลับโดยมีขนาดเท่ากับ $j\sqrt{1-c^2}$

สัญญาณที่สะท้อนกลับนี้ถูกแยกออกเป็นสองส่วนเช่นเดิมคือ ส่วนที่หนึ่งถูกส่งต่อไปยังพอร์ตอินพุตของวงจรเชื่อมต่อด้านขวา แต่เนื่องจากพอร์ตอินพุตของวงจรเชื่อมต่อด้านขวานี้ถูกต่อกับแหล่งจ่ายซึ่งมีอิมพีแดนซ์เท่ากับ 50Ω ดังนั้นสัญญาณจึงไม่มีการสะท้อนกลับจากพอร์ตนี้ และสัญญาณส่วนที่สองซึ่งสะท้อนกลับจากพอร์ตตรงถูกส่งต่อไปยังพอร์ตแยกของวงจรเชื่อมต่อด้านขวา โดยสัญญาณที่ตกกระทบยังพอร์ตแยกของวงจรเชื่อมต่อด้านขวามีขนาดเท่ากับ

$$V_4 = j\sqrt{1-c^2} \times c = jc\sqrt{1-c^2} \quad (4.6)$$

เนื่องจากพอร์ตแยกของวงจรเชื่อมต่อด้านขวาถูกเปิด (Γ เท่ากับ 1) ดังนั้นสัญญาณที่ตกกระทบจึงสะท้อนกลับทั้งหมดโดยมีขนาดเท่าเดิมคือ $jc\sqrt{1-c^2}$ สัญญาณที่สะท้อนกลับนี้ถูกแบ่งออกเป็นสองส่วนเช่นเดิม โดยส่วนหนึ่งถูกส่งไปยังพอร์ตเชื่อมต่อของวงจรเชื่อมต่อด้านขวาโดยมีขนาดเท่ากับ

$$V_3 = V_3' = jc\sqrt{1-c^2} \times -j\sqrt{1-c^2} = c - c^3 \quad (4.7)$$

สัญญาณส่วนที่สองที่สะท้อนจากพอร์ตแยกของวงจรเชื่อมต่อด้านขวานี้ ถูกส่งต่อไปยังพอร์ตตรงของวงจรเชื่อมต่อด้านขวาโดยมีค่าขนาดเท่ากับ $jc\sqrt{1-c^2} \times c = jc^2\sqrt{1-c^2}$ และเช่นเดียวกัน สัญญาณส่วนนี้จะตกกระทบยังพอร์ตตรงของวงจรเชื่อมต่อด้านขวาและสะท้อนกลับทั้งหมดโดยมีค่าขนาดเท่ากับ $-jc^2\sqrt{1-c^2}$ และด้วยวิธีการคำนวณเช่นเดิม สัญญาณที่สะท้อนจากพอร์ตนี้ถูกส่งไปยังพอร์ตแยกและสะท้อนไปยังพอร์ตเชื่อมต่อกของวงจรเชื่อม โดยมีขนาดเท่ากับ

$$V_3 = V'_3 = (-jc^2\sqrt{1-c^2}) \times c \times 1 \times (-j\sqrt{1-c^2}) = -c^3 + c^5 \quad (4.8)$$

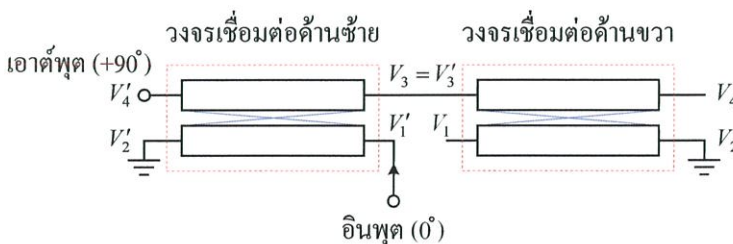
จากสมการที่ 4.5 สมการที่ 4.7 สมการที่ 4.8 และจากการคำนวณค่าของสัญญาณที่สะท้อนจากพอร์ตตรงและพอร์ตแยกของวงจรเชื่อมต่อด้านขวานี้เข้าไปเข้ามา สามารถคำนวณหาสัญญาณรวมที่พอร์ตเชื่อมต่อกของวงจรเชื่อมต่อด้านขวาได้โดยมีขนาดเท่ากับ

$$V_3 = V'_3 = 2(c - c^3 + c^5 - c^7 + \dots) \quad (4.9)$$

จากสมการที่ 4.9 สัญญาณที่พอร์ตเชื่อมต่อนี้ถูกส่งไปยังพอร์ตแยกของวงจรเชื่อมต่อด้านซ้าย (เอาต์พุตของวงจรเลื่อนเฟส -90°) โดยมีขนาดเท่ากับ

$$\begin{aligned} V'_4 &= (-j\sqrt{1-c^2}) \times V_3 \\ &= (-j\sqrt{1-c^2}) \times 2(c - c^3 + c^5 - c^7 + \dots) \\ &= -2j\sqrt{1-c^2}(c - c^3 + c^5 - c^7 + \dots) \end{aligned} \quad (4.10)$$

จากสมการที่ 4.10 พบว่า หากป้อนสัญญาณอินพุตเข้าที่พอร์ตอินพุตของวงจรเชื่อมต่อด้านขวาแล้ว สัญญาณเอาต์พุตที่พอร์ตแยกของวงจรเชื่อมต่อด้านซ้ายจะมีเฟสตามหลังสัญญาณอินพุตอยู่ -90° ดังนั้นวงจรในรูปที่ 4.3 จึงสามารถใช้เป็นวงจรเลื่อนเฟส -90° ได้



รูปที่ 4.4 วงจรเลื่อนเฟส $+90^\circ$

กรณีที่ 2 พิจารณาตามรูปที่ 4.4 หากทำการป้อนสัญญาณจากแหล่งกำเนิดสัญญาณเข้าทางพอร์ตอินพุตของวงจรเชื่อมต่อด้านซ้ายแล้วพบว่า สัญญาณถูกแยกออกเป็นสองส่วน โดยส่วนที่หนึ่งถูกส่งไปกระทบยังพอร์ตตรงของวงจรเชื่อมต่อด้านซ้ายโดยมีขนาดเท่ากับ $-j\sqrt{1-c^2}$ แต่พอร์ตตรงนี้ของวงจรเชื่อมต่อด้านซ้ายถูกต่อลงกราวด์ (Γ เท่ากับ -1) ดังนั้นสัญญาณที่จึงสะท้อนกลับทั้งหมดโดยมีขนาดเท่ากับ $j\sqrt{1-c^2}$ สัญญาณที่สะท้อนกลับนี้ถูกส่งไปยังพอร์ตแยกของวงจรเชื่อมต่อด้านซ้ายโดยมีขนาดเท่ากับ

$$V'_4 = (j\sqrt{1-c^2}) \times c = jc\sqrt{1-c^2} \quad (4.11)$$

สัญญาณส่วนที่สองที่ถูกส่งจากพอร์ตอินพุตของวงจรเชื่อมต่อด้านซ้ายนั้น ถูกส่งมายังพอร์ตเชื่อมต่อกของวงจรเชื่อมต่อด้านขวาโดยมีขนาดเท่ากับ c หลังจากนั้นจะถูกส่งไปกระทบยังพอร์ตแยกของวงจรเชื่อมต่อด้านขวาโดยมีขนาดเท่ากับ $-jc\sqrt{1-c^2}$ แต่สัญญาณที่ตกกระทบจะสะท้อนกลับทั้งหมดเนื่องจากพอร์ตถูกเปิด (Γ เท่ากับ 1) ดังนั้นสัญญาณสะท้อนกลับจึงมีขนาดเป็น $-jc\sqrt{1-c^2}$ สัญญาณสะท้อนกลับนี้ถูกแยกออกเป็นสองส่วน ส่วนที่หนึ่งส่งกลับมายังพอร์ตเชื่อมต่อกของวงจรเชื่อมต่อด้านขวาโดยมีขนาดเท่ากับ

$$V_3 = V'_3 = (-jc\sqrt{1-c^2}) \times (-j\sqrt{1-c^2}) = -c + c^3 \quad (4.12)$$

สัญญาณที่สะท้อนกลับจากพอร์ตแยกส่วนที่สองถูกส่งต่อมาระทบยังพอร์ตตรงของวงจรเชื่อมต่อด้านขวาโดยมีขนาดสัญญาณเท่ากับ $(-jc\sqrt{1-c^2}) \times c = -jc^2\sqrt{1-c^2}$ แต่เนื่องจากพอร์ตตรงของวงจรเชื่อมต่อกถูกต่อลงกราวด์ (Γ เท่ากับ -1) ดังนั้นสัญญาณจึงสะท้อนกลับโดยมีขนาดเท่ากับ $jc^2\sqrt{1-c^2}$ สัญญาณที่สะท้อนกลับถูกส่งต่อไปกระทบยังพอร์ตแยกของวงจรเชื่อมต่อด้านขวาโดยมีขนาดเท่ากับ $(jc^2\sqrt{1-c^2}) \times c = jc^3\sqrt{1-c^2}$ แต่เนื่องจากพอร์ตแยกถูกเปิดสัญญาณจึงสะท้อนกลับโดยมีขนาดเท่าเดิม ซึ่งสัญญาณที่สะท้อนกลับนี้ถูกส่งไปยังพอร์ตเชื่อมต่อกของวงจรเชื่อมต่อด้านขวาโดยมีขนาดเท่ากับ

$$V_3 = V'_3 = (jc^3\sqrt{1-c^2}) \times (-j\sqrt{1-c^2}) = c^3 - c^5 \quad (4.13)$$

จากสมการที่ 4.12 สมการที่ 4.13 และจากการคำนวณค่าสัญญาณที่สะท้อนที่พอร์ตตรงและพอร์ตแยกของวงจรเชื่อมต่อด้านขวานี้เข้าไปเข้ามา สัญญาณรวมที่พอร์ตเชื่อมต่อกของวงจรเชื่อมต่อด้านขวาก็มีค่าเท่ากับ

$$V_3 = V_3' = -c + 2(c^3 - c^5 + c^7 - \dots) \quad (4.14)$$

จากสมการที่ 4.14 สัญญาณรวมที่พอร์ตเชื่อมต่อจะถูกส่งไปยังพอร์ตแยกของวงจรเชื่อมต่อด้านซ้ายโดยมีขนาดเท่ากับ

$$\begin{aligned} V_4' &= (-j\sqrt{1-c^2}) \times [-c + 2(c^3 - c^5 + c^7 - \dots)] \\ &= (jc\sqrt{1-c^2}) - [2j\sqrt{1-c^2}(c^3 - c^5 + c^7 - \dots)] \end{aligned} \quad (4.15)$$

จากสมการที่ 4.11 และ 4.15 สามารถคำนวณหาผลรวมของสัญญาณเอาต์พุตที่พอร์ตแยกของวงจรเชื่อมต่อด้านซ้ายได้โดยมีขนาดเท่ากับ

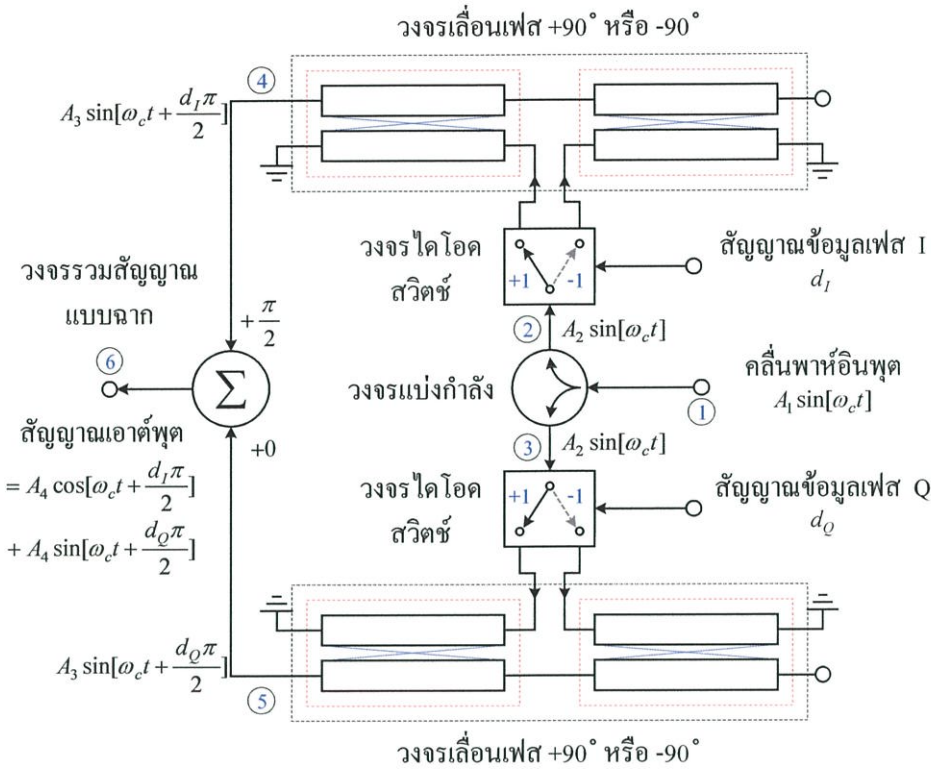
$$V_4' = 2j\sqrt{1-c^2}(c - c^3 + c^5 - c^7 + \dots) \quad (4.16)$$

จากสมการที่ 4.16 พบว่า หากป้อนสัญญาณอินพุตเข้าที่พอร์ตอินพุตของวงจรเชื่อมต่อด้านซ้ายแล้ว สัญญาณเอาต์พุตที่พอร์ตแยกของวงจรเชื่อมต่อด้านซ้ายจะมีเฟสหน้าสัญญาณอินพุตอยู่ $+90^\circ$ ดังนั้นวงจรในรูปที่ 4.4 จึงสามารถใช้เป็นวงจรเลื่อนเฟส $+90^\circ$ ได้

4.2.2 หลักการทำงานของวงจรไคเร็กคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์

จากสมการที่ 4.10 และสมการที่ 4.16 ในหัวข้อที่ 4.2.1 วงจรเลื่อนเฟสสามารถเลื่อนเฟสได้ $+90^\circ$ หรือ -90° ขึ้นอยู่กับทิศทางการป้อนสัญญาณเข้ายังพอร์ตอินพุตของวงจรเลื่อนเฟส โดยหากป้อนสัญญาณเข้าทางพอร์ตอินพุตด้านขวาของวงจรเลื่อนเฟส สัญญาณเอาต์พุตที่ได้จะมีเฟสเลื่อนจากสัญญาณอินพุตอยู่ -90° และหากป้อนสัญญาณเข้าทางพอร์ตอินพุตด้านซ้ายของวงจรเลื่อนเฟส สัญญาณเอาต์พุตที่ได้จะมีเฟสเลื่อนจากสัญญาณอินพุตอยู่ $+90^\circ$ ซึ่งพบว่าสัญญาณเอาต์พุตจากวงจรเลื่อนเฟสทั้งสองกรณีมีเฟสต่างกัน 180° จากผลลัพธ์ดังกล่าวนี้หากสัญญาณอินพุตคือคลื่นพาห้ความถี่สูงซึ่งถูกป้อนผ่านวงจรสวิตช์ที่สามารถกำหนดทิศทางการสวิตช์ได้จากสัญญาณข้อมูลแล้ว วงจรเลื่อนเฟส $+90^\circ$ หรือ -90° ที่มีโครงสร้างไมโครสตริปซึ่งทำงานร่วมกับวงจรสวิตช์ดังกล่าวจึงสามารถใช้งานเป็นวงจรมอดูเลเตอร์แบบ BPSK ได้

จากหลักการทำงานของวงจรมอดูเลเตอร์แบบ BPSK ดังกล่าวจึงเป็นแนวความคิดในการออกแบบและสร้างวงจรไคเร็กคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์แบบไมโครสตริปขึ้น โดยโครงสร้างของวงจรไคเร็กคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์แบบไมโครสตริปแสดงได้ดังรูปที่ 4.5 วงจรไคเร็กคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์สร้างขึ้นจากวงจรหลักทั้งสิ้น 4 วงจร ได้แก่ วงจรแบ่งกำลัง วงจรไคโอดสวิตช์ วงจรเลื่อนเฟส $+90^\circ$ หรือ -90° และวงจรรวมสัญญาณแบบจาก



รูปที่ 4.5 โครงสร้างของวงจรโคเร็กคอนเวกชันควอดเรเจอร์มอดูเลเตอร์แบบไมโครสตริป

การทำงานของวงจรโคเร็กคอนเวกชันควอดเรเจอร์มอดูเลเตอร์ เริ่มต้นจากสัญญาณอินพุต คือคลื่นพาห้ซึ่งมีความถี่ตรงกับความถี่ส่ง โดยหากกำหนดให้สัญญาณอินพุตมีค่าเป็น

$$S_1 = A_1 \sin(\omega_c t) \tag{4.17}$$

สัญญาณอินพุตนี้ถูกป้อนผ่านวงจรแบ่งกำลัง ซึ่งทำหน้าที่แบ่งสัญญาณอินพุตออกเป็นสองส่วน โดยแบ่งให้มีขนาดและมีเฟสที่เท่ากัน ดังนั้นสัญญาณเอาต์พุตจากวงจรแบ่งกำลังจึงมีค่าเป็น

$$S_2 = S_3 = A_2 \sin(\omega_c t) \tag{4.18}$$

เมื่อ A_2 คือขนาดของสัญญาณเอาต์พุตที่ได้จากการแบ่งกำลังสัญญาณอินพุตออกเป็นสองส่วนเท่าๆกัน โดยหากสัญญาณอินพุตของวงจรแบ่งกำลังมีขนาดเป็น A_1 และวงจรแบ่งกำลังไม่มีการสูญเสียภายในวงจรแล้ว A_2 จึงมีค่าเท่ากับ $0.707 A_1$ (-3dB)

สัญญาณอินพุตที่ถูกแบ่งออกเป็นสองส่วนนี้ ส่วนที่หนึ่งถูกส่งไปยังวงจรโคโอดสวิตช์ในเฟส I และส่วนที่สองถูกส่งลงมายังวงจรโคโอดสวิตช์ในเฟส Q วงจรโคโอดสวิตช์ทั้งในเฟส I และเฟส Q ทำหน้าที่สวิตช์เพื่อเลือกพอร์ตของการป้อนสัญญาณอินพุตให้กับวงจรเลื่อนเฟส +90° หรือ

-90° ซึ่งการสวิตช์ของวงจรไดโอดจะถูกควบคุมด้วยสัญญาณข้อมูลเบสแบนด์ในเฟสของตน โดยสัญญาณข้อมูลเบสแบนด์ที่ถูกป้อนมายังวงจรไดโอดสวิตช์นี้จำเป็นต้องมีลักษณะเป็นสัญญาณแบบสองขั้วทั้งนี้เพื่อให้ไดโอดในวงจรสวิตช์ทำงานสลับกัน

สัญญาณเอาต์พุตจากวงจรไดโอดสวิตช์ถูกส่งต่อไปยังวงจรเลื่อนเฟส $+90^\circ$ หรือ -90° โดยสัญญาณเอาต์พุตจากวงจรเลื่อนเฟสด้านเฟส I จะมีค่าเท่ากับ

$$S_4 = A_3 \sin(\omega_c t + \frac{d_1 \pi}{2}) \quad (4.19)$$

และสัญญาณเอาต์พุตจากวงจรเลื่อนเฟสด้านเฟส Q จะมีค่าเท่ากับ

$$S_5 = A_3 \sin(\omega_c t + \frac{d_0 \pi}{2}) \quad (4.20)$$

เมื่อ d_1 คือ ข้อมูลเบสแบนด์ทางเฟส I

และ d_0 คือ ข้อมูลเบสแบนด์ทางเฟส Q

สัญญาณเอาต์พุตจากวงจรเลื่อนเฟสทั้งในเฟส I และเฟส Q มีลักษณะเป็นสัญญาณ BPSK ซึ่งสัญญาณเอาต์พุตทั้งสองนี้จะมีเฟสอ้างอิงเดียวกัน ดังนั้นวงจรรวมสัญญาณในภาคถัดมาจึงจำเป็นต้องให้ผลรวมของสัญญาณเอาต์พุตทั้งสองมีเฟสที่ตั้งฉากซึ่งกันและกัน ซึ่งสามารถกระทำได้โดยใช้วงจรรวมสัญญาณที่มีการเลื่อนเฟสของสัญญาณอินพุตด้านหนึ่งออกไป 90° หรือ $\pi/2$ ดังนั้นเอาต์พุตของวงจรรวมสัญญาณแบบฉากจึงเท่ากับ

$$\begin{aligned} S_6 &= A_4 \sin(\omega_c t + \frac{d_1 \pi}{2} + \frac{\pi}{2}) + A_4 \sin(\omega_c t + \frac{d_0 \pi}{2}) \\ &= A_4 \cos(\omega_c t + \frac{d_1 \pi}{2}) + A_4 \sin(\omega_c t + \frac{d_0 \pi}{2}) \end{aligned} \quad (4.21)$$

จากสมการที่ 4.21 พบว่าเอาต์พุตของวงจรรวมสัญญาณแบบฉากคือสัญญาณเอาต์พุตที่ได้จากการมอดูเลตข้อมูลเบสแบนด์ d_1 และข้อมูลเบสแบนด์ d_0 แบบ QPSK นั้นเอง

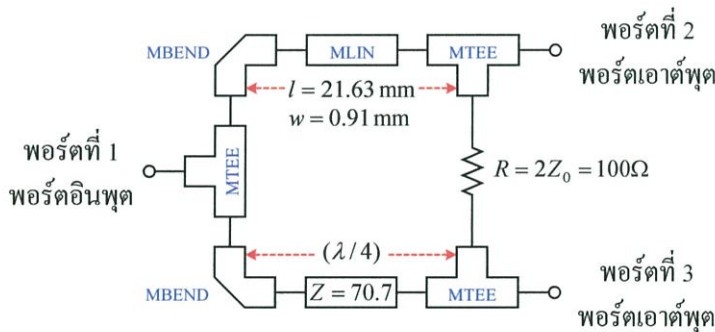
4.3 การออกแบบวงจรและผลการจำลองแบบการทำงาน

หลักการการทำงานของวงจรไดเร็กคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์ในหัวข้อที่ 4.2.2 ถูกนำมาใช้ออกแบบและสร้างเป็นวงจรควอดเรเจอร์มอดูเลเตอร์ที่มีโครงสร้างแบบไมโครสตริป

โดยวงจรมอดูเลเตอร์ถูกออกแบบและสร้างขึ้นบนวัสดุฐานรองชนิด ไฮโดรคาร์บอนเซรามิก (Hydrocarbon Ceramic) ซึ่งมีค่าคงตัวไดอิเล็กตริกสัมพัทธ์ (ϵ_r) เท่ากับ 3.48 ความหนาของแผ่น ไดอิเล็กตริก (h) เท่ากับ 0.76 mm และมีความหนาของแผ่นตัวนำเคลือบผิว (t) ซึ่งทำจากทองแดง เท่ากับ 35 μm วงจรที่ออกแบบในแต่ละส่วนมีโครงสร้างแบบไมโครสตริปทั้งหมด วงจรที่ออกแบบได้ถูกจำลองแบบการทำงาน เพื่อดูผลตอบสนองก่อนการออกแบบและสร้างขึ้นเป็นวงจรจริง การออกแบบวงจรใช้โปรแกรมไมโครเวฟออปทิคส์ช่วยในการคำนวณ และจำลองแบบการทำงาน การออกแบบวงจรและผลการจำลองแบบการทำงานของวงจรแต่ละส่วนมีดังนี้

4.3.1 การออกแบบและผลการจำลองแบบการทำงานของวงจรแบ่งกำลังแบบ 2 ทาง

วงจรแบ่งกำลังสามารถออกแบบและสร้างขึ้นจากวงจรต่างๆเช่น วงจรเชื่อมต่อ วงจรบาลัน เป็นต้น แต่เนื่องจากเอาต์พุตของวงจรแบ่งกำลังที่สร้างขึ้นจากวงจรถังกล่าว แม้จะให้เอาต์พุตที่มีขนาดเท่ากันแต่จะมีเฟสที่ต่างกัน วงจรแบ่งกำลังที่สามารถแบ่งกำลังงานของสัญญาณอินพุตโดยให้สัญญาณเอาต์พุตที่มีขนาดเท่ากันและมีเฟสที่ตรงกันได้แก่ วงจรแบ่งกำลังของวิลคินสัน (Wilkinson Power Divider) โครงสร้างของวงจรแบ่งกำลังแบบ 2 ทางของวิลคินสัน แสดงดังรูปที่ 4.6



รูปที่ 4.6 วงจรแบ่งกำลังแบบ 2 ทางของวิลคินสัน

วงจรแบ่งกำลังแบบ 2 ทางของวิลคินสันเป็นที่นิยมเนื่องจากออกแบบได้ง่ายและมีโครงสร้างไม่ซับซ้อน วงจรแบ่งกำลังแบบ 2 ทางของวิลคินสันประกอบด้วยพอร์ตอินพุต 1 พอร์ต และพอร์ตเอาต์พุต 2 พอร์ต โดยมีสายส่งสัญญาณ 2 เส้นอนุกรมอยู่ระหว่างพอร์ตอินพุตและพอร์ตเอาต์พุตทั้งสอง ซึ่งสายส่งแต่ละเส้นมีความยาวเท่ากับ $\lambda/4$ และมีอิมพีแดนซ์ลักษณะเท่ากับ [33]

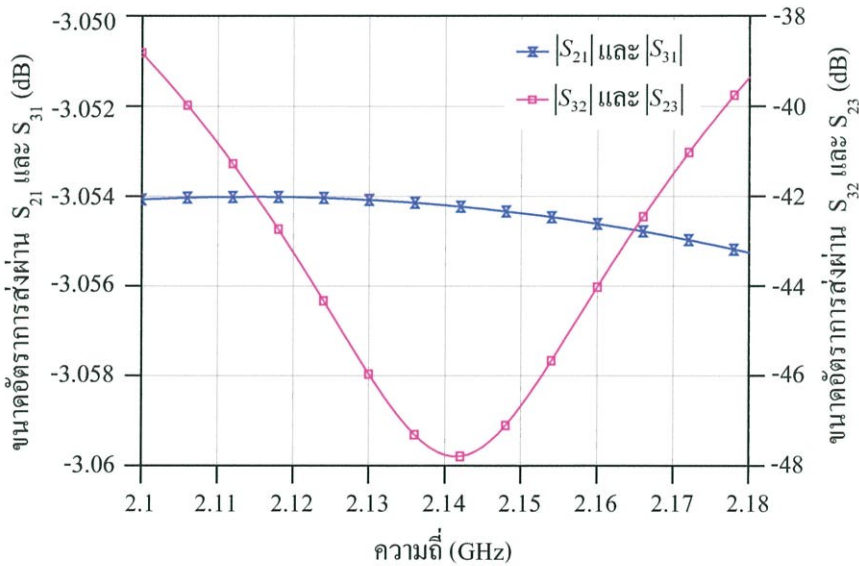
$$Z = \sqrt{N}Z_0 \quad (4.22)$$

ตัวต้านทาน 1 ตัว (ตัวต้านทานแยก) อนุกรมอยู่ระหว่างพอร์ตเอาต์พุตทั้งสอง ทำหน้าที่แยกพอร์ตเอาต์พุตทั้งสองออกจากกัน โดยตัวต้านทานแยกดังกล่าวนี้มีค่าความต้านทานเท่ากับ [33]

$$R = 2Z_0 \quad (4.23)$$

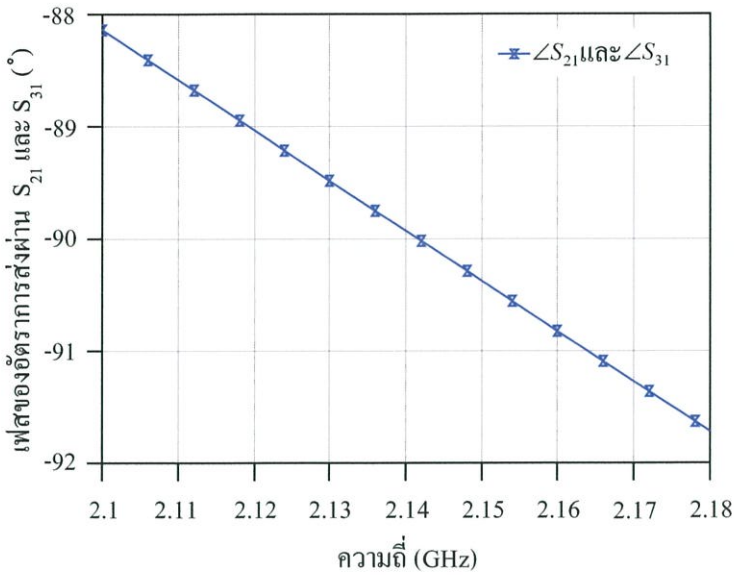
เมื่อ N คือ จำนวนพอร์ตเอาต์พุตของวงจรแบ่งกำลัง
และ Z_0 คือ อิมพีแดนซ์ของระบบซึ่งมีค่าเท่ากับ 50Ω

เมื่อต้องการแบ่งกำลังงานของสัญญาณอินพุตออกเป็นสองส่วน N จึงมีค่าเท่ากับ 2 และจากสมการที่ 4.22 อิมพีแดนซ์คุณลักษณะของสายส่งทั้งสองจึงมีค่าเท่ากับ $\sqrt{2} \times 50 = 70.7\Omega$ โดยความยาวของสายส่งทั้งสองมีค่าเท่ากับหนึ่งในสี่ของความยาวคลื่น จากสมการที่ 4.23 ตัวต้านทานแยกมีค่าเท่ากับ $2 \times 50 = 100\Omega$ จากการคำนวณหาความกว้างของสายส่งสัญญาณด้วยโปรแกรมไมโครเวฟออฟฟิศ พบว่า ที่ความถี่กลาง 2.14 GHz สายส่งที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 70.7Ω มีความกว้างเท่ากับ 0.91 mm และหนึ่งในสี่ของความยาวคลื่นของสายส่งมีความยาวเท่ากับ 21.63 mm



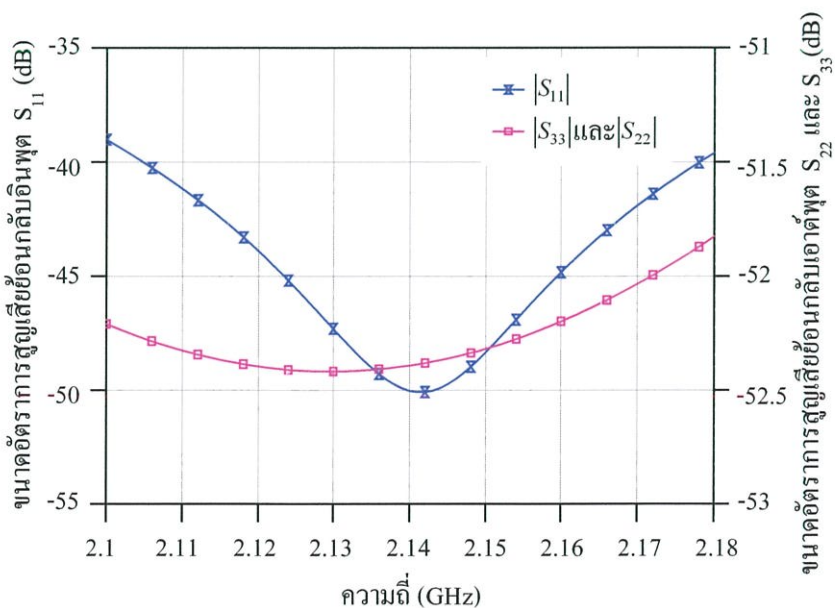
รูปที่ 4.7 ผลการจำลองแบบของขนาดอัตราส่งผ่าน S_{21} S_{31} S_{32} และ S_{23} ของวงจรแบ่งกำลัง

รูปที่ 4.7 แสดงผลการจำลองแบบการทำงานของขนาดอัตราส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตทั้งสอง ($|S_{21}|$ และ $|S_{31}|$) และขนาดอัตราส่งผ่านระหว่างพอร์ตเอาต์พุตทั้งสอง ($|S_{32}|$ และ $|S_{23}|$) ของวงจรแบ่งกำลังแบบ 2 ทางของวิลคินสัน ซึ่งจากผลการจำลองแบบการทำงานพบว่า สัญญาณอินพุตถูกแบ่งเป็นสองส่วนและถูกส่งไปยังพอร์ตเอาต์พุตทั้งสองด้วยขนาดที่เท่ากัน โดยมีขนาดอัตราส่งผ่านระหว่าง -3.054 ถึง -3.055 dB ในช่วงความถี่ 2.11 ถึง 2.17 GHz ซึ่งมีค่าต่ำกว่าทางอุดมคติ (-3 dB) อยู่ 0.054 ถึง 0.055 dB ความสามารถในการแยกพอร์ตเอาต์พุตทั้งสองออกจากกัน พิจารณาจากค่าขนาดอัตราส่งผ่านระหว่างพอร์ตเอาต์พุต ซึ่งพบว่ามีค่าต่ำกว่า -41 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าต่ำที่สุดคือ -47.5 dB ที่ความถี่ 2.14 GHz



รูปที่ 4.8 ผลการจำลองแบบของเฟสอัตราส่วน S_{21} และ S_{31} ของวงจรแบ่งกำลัง

รูปที่ 4.8 แสดงผลการจำลองแบบการทำงานของเฟสอัตราส่วนจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุต ($\angle S_{21}$ และ $\angle S_{31}$) ของวงจรแบ่งกำลังแบบ 2 ทางของวิลคินสัน ซึ่งจากผลการจำลองแบบการทำงานพบว่า สัญญาณที่พอร์ตเอาต์พุตทั้งสองมีเฟสตรงกัน โดยมีเฟสตามหลังสัญญาณอินพุตอยู่ 88.6° ที่ความถี่ 2.11 GHz 89.9° ที่ความถี่ 2.14 GHz และ 91.2° ที่ความถี่ 2.17 GHz โดยตลอดช่วงความถี่ใช้งานพบว่า เฟสของสัญญาณเอาต์พุตมีการเปลี่ยนแปลงต่ำกว่า 2.6° และเฟสอัตราส่วนมีค่าตามหลังเพิ่มมากขึ้นเมื่อความถี่มีค่าสูงขึ้น

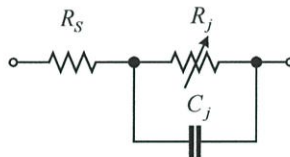


รูปที่ 4.9 ผลการจำลองแบบของขนาดการสูญเสียย้อนกลับอินพุตและเอาต์พุตของวงจรแบ่งกำลัง

รูปที่ 4.9 แสดงผลการจำลองแบบการทำงานของขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตอินพุต ($|S_{11}|$) และขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตเอาต์พุต ($|S_{22}|$ และ $|S_{33}|$) ของวงจรแบ่งกำลังแบบ 2 ทางของวิลคินสัน ซึ่งจากผลการจำลองแบบการทำงานพบว่า ขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตอินพุตมีค่าต่ำกว่า -41 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าต่ำที่สุดที่ -50 dB ที่ความถี่ 2.14 GHz นอกจากนี้ยังพบว่า ขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตเอาต์พุตทั้งสองมีค่าต่ำกว่า -52 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีขนาดอัตราการสูญเสียต่ำสุด -52.4 dB ที่ความถี่ 2.13 GHz

4.3.2 การออกแบบและผลการจำลองแบบการทำงานของวงจรไดโอดสวิตช์

วงจรไดโอดสวิตช์มีหน้าที่สวิตช์เลือกพอร์ตการป้อนสัญญาณคลื่นพาห้ซึ่งได้รับจากวงจรแบ่งกำลังในภาคก่อนหน้าให้แก่วงจรเลื่อนเฟส $+90^\circ$ หรือ -90° ทั้งในเฟส I และเฟส Q การทำงานของวงจรไดโอดสวิตช์มีความสัมพันธ์กับข้อมูลเบสแบนด์ โดยข้อมูลเบสแบนด์ต้องมีลักษณะเป็นสัญญาณข้อมูลแบบไบโพลาร์ ($\pm V_p$) คือมีขนาดเท่ากับ $+V_p$ สำหรับลอจิก 1 หรือมีขนาดเท่ากับ $-V_p$ สำหรับลอจิก 0 ทั้งนี้เพื่อให้ไดโอดในวงจรสวิตช์ทำงานสลับกัน นั่นคือหากไดโอดชอตต์กัตัวหนึ่งถูกไบแอสไปหน้าแล้วไดโอดชอตต์กัอีกตัวหนึ่งจะถูกไบแอสย้อนกลับ ภายในวงจรสวิตช์ประกอบด้วยไดโอดจำนวน 2 ตัวทำหน้าที่สวิตช์ตามข้อมูลเบสแบนด์ที่ได้รับ และวงจรใช้ทวิความถี่วิทยุทำหน้าที่ป้องกันคลื่นพาห้ย้อนกลับไปรบกวนการทำงานของวงจรข้อมูลเบสแบนด์



รูปที่ 4.10 วงจรสมมูลเชิงเส้นของไดโอดชอตต์กั

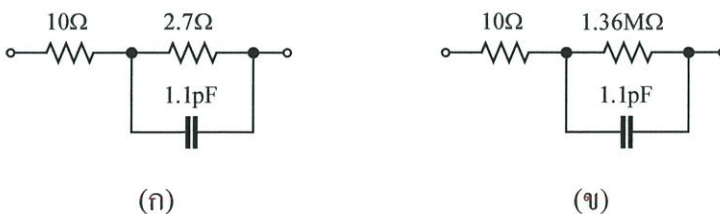
ไดโอดในวงจรสวิตช์ใช้ไดโอดชนิดชอตต์กัเบอร์ HSMS-2810 ซึ่งมีคุณสมบัติทนแรงดันเบรกคาว์นย้อนกลับ (Reverse-Breakdown Voltage: V_{BR}) ได้สูงกว่า 20V สามารถนำกระแสไปหน้า (Forward Current: I_F) ได้สูงสุด 35 mA และมีค่าแรงดันไปหน้า (Forward Voltage: V_F) ที่ 0.4V คุณสมบัติต่างๆ เหล่านี้ส่งผลต่อการทำงานของวงจรไดโอดสวิตช์ โดยค่าแรงดันเบรกคาว์นเป็นตัวกำหนดขนาดสูงสุดของสัญญาณข้อมูลเบสแบนด์ ซึ่งหากข้อมูลมีขนาดสูงกว่าแรงดันเบรกคาว์นแล้วไดโอดในวงจรสวิตช์จะพังเสียหาย ในขณะที่กระแสไปหน้าสูงสุดกำหนดค่าอิมพีแดนซ์ภายในต่ำที่สุดของไดโอดขณะนำกระแสซึ่งส่งผลโดยตรงต่อค่าการสูญเสียเนื่องจากการใส่แทรกของวงจรไดโอดสวิตช์ ค่าแรงดันไปหน้าเป็นตัวกำหนดขนาดต่ำสุดของสัญญาณข้อมูลเบสแบนด์ซึ่งหากข้อมูลมีขนาดต่ำกว่าแรงดันไปหน้าวงจรสวิตช์จะไม่สามารถทำงานได้

รูปที่ 4.10 แสดงวงจรสมมูลเชิงเส้นของขอตต์กีไดโอด HSMS-2810 ซึ่งใช้ในการจำลองแบบการทำงานของวงจรวจรสวิตช์ เมื่อความต้านทานอนุกรม (Series Resistance: R_s) มีค่าเท่ากับ 10Ω ความจุรอยต่อ (Junction Capacitance: C_j) มีค่าเท่ากับ 1.1 pF กระแสรั่วย้อนกลับสูงสุด (Maximum Reverse leakage current: I_R) ที่แรงดันย้อนกลับ 5 V มีค่าเท่ากับ 15 nA และความต้านทานรอยต่อ (Junction Resistance: R_j) มีค่าเท่ากับ [34]

$$R_j = \frac{8.33 \times 10^{-5} nT}{I_b + I_s} \quad (4.24)$$

เมื่อ I_b คือ กระแสไบแอสจากภายนอกในหน่วย A ($I_b = I_R$ เมื่อไดโอดถูกไบแอสย้อนกลับ)
 I_s คือ กระแสอิ่มตัว (Saturation Current) มีค่าเท่ากับ 4.8 nA
 T คือ อุณหภูมิในหน่วยเคลวิน ($^{\circ}\text{K}$)
 n คือ ตัวประกอบอุดมคติ (Ideality Factor) มีค่าเท่ากับ 1.08

จากสมการที่ 4.24 และคุณสมบัติของไดโอดขอตต์กี HSMS-2810 ดังกล่าวมาแล้วข้างต้น สามารถคำนวณหาค่าความต้านทานรอยต่อสูงสุด (R_{jm}) ขณะไดโอดขอตต์กีถูกไบแอสย้อนกลับ และค่าความต้านทานรอยต่อต่ำสุด (R_{jn}) ขณะไดโอดขอตต์กีถูกไบแอสไปหน้า เมื่อสัญญาณข้อมูลเบสแบนด์แบบไบโพลาร์มีขนาดเท่ากับ $\pm 5V_p$ และกำหนดจุดไบแอสของไดโอดขณะไบแอสไปหน้าที่ 10 mA โดย R_{jn} ที่คำนวณได้มีค่าเท่ากับ 2.7Ω และ R_{jm} มีค่าเท่ากับ $1.36\text{ M}\Omega$ ค่าความต้านทานรอยต่อที่คำนวณได้ถูกป้อนกลับไปยังวงจรสมมูลเชิงเส้นของไดโอดขอตต์กีตามรูปที่ 4.10 เพื่อสร้างแบบจำลองสำหรับการจำลองแบบการทำงานของวงจรวจรไดโอดสวิตช์ต่อไป รูปที่ 4.11 แสดงวงจรสมมูลเชิงเส้นสำหรับไดโอดขอตต์กีเบอร์ HSMS-2810 ในขณะถูกไบแอสไปหน้าและขณะถูกไบแอสย้อนกลับ

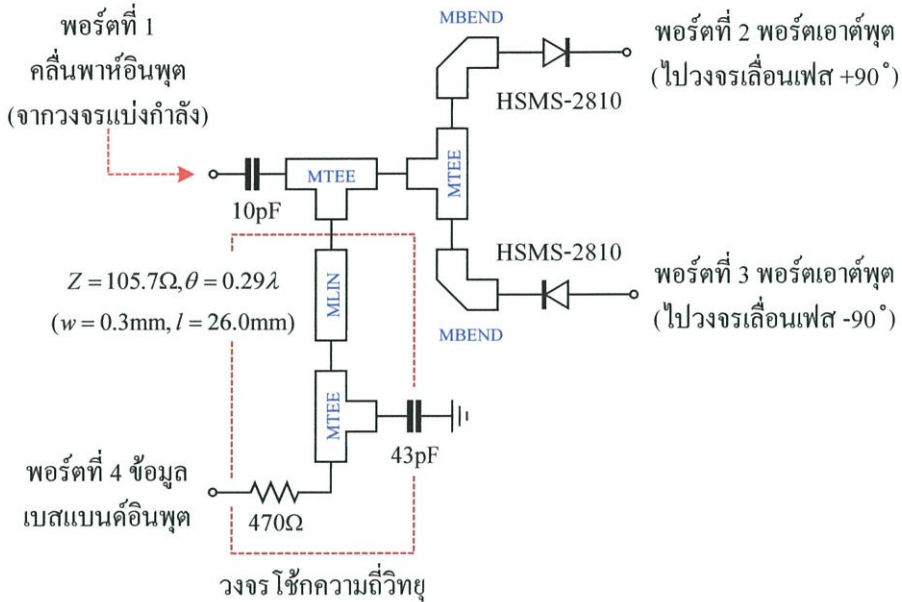


รูปที่ 4.11 วงจรสมมูลเชิงเส้นของไดโอดขอตต์กี HSMS-2810

(ก) วงจรสมมูลเชิงเส้นขณะไบแอสไปหน้า

(ข) วงจรสมมูลเชิงเส้นขณะไบแอสย้อนกลับ

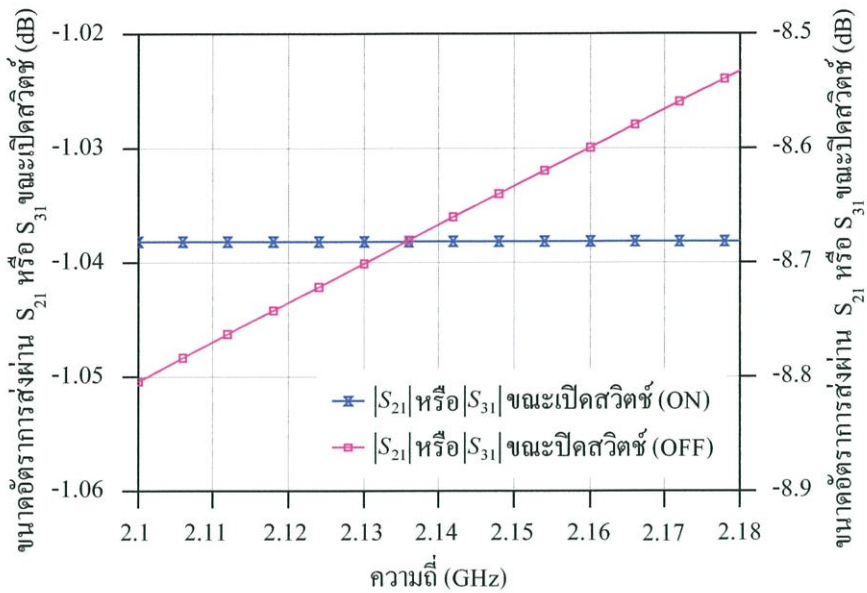
การออกแบบวงจรสวิตช์ความต้านทานรอยต่อมีความสำคัญ เนื่องจากความต้านทานรอยต่อสูงสุดส่งผลต่อค่าไอโซเลชันของวงจรไดโอดสวิตช์ และค่าอัตราส่วนคลื่นพาห้รั่ว (Carrier Leakage Ratio) ของวงจรควอเทรเจอร์มอดูเลเตอร์ ในขณะที่ความต้านทานรอยต่อต่ำสุดส่งผลต่อค่าการสูญเสียเนื่องจากการใส่แทรกของวงจรไดโอดสวิตช์



รูปที่ 4.12 วงจรสมบูรณของวงจรไดโอดสวิตช์

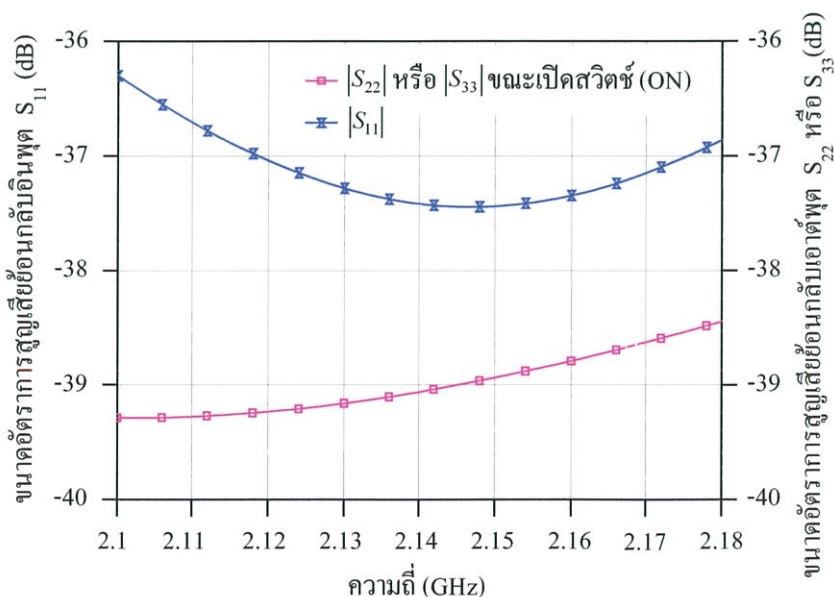
รูปที่ 4.12 แสดงวงจรไดโอดสวิตช์ที่สมบูรณ สัญญาณคลื่นพาห้ที่ได้จากวงจรแบ่งกำลังในภาคก่อนหน้าถูกป้อนเป็นอินพุตให้วงจรไดโอดสวิตช์ วงจรสวิตช์ประกอบด้วย ก) ไดโอดชอตต์กีเบอร์ HSMS-2810 จำนวน 2 ตัว ต่อกลับขั้วกัน ข) ตัวเก็บประจุ 10 pF ทำหน้าที่ป้องกันแรงดันไฟตรงย้อนกลับและช่วยในการปรับปรุค่าการสูญเสียย้อนกลับอินพุต และ ค) วงจรใช้ความถี่วิทยุประกอบด้วยสายส่งสัญญาณที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 105.7 Ohm มีความยาวเท่ากับ 0.29 เท่าของความยาวคลื่นที่ความถี่ 2.14 GHz (หรือกว้างเท่ากับ 0.3 mm และยาวเท่ากับ 26 mm) ตัวเก็บประจุค่า 43 pF ทำหน้าที่บายพาสส์ความถี่สูงลงกราวด์ และตัวต้านทาน 470 Ohm ทำหน้าที่จำกัดกระแสไหลผ่านไดโอดชอตต์กี

รูปที่ 4.13 แสดงผลการจำลองแบบการทำงานของขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตของวงจรไดโอดสวิตช์ ($|S_{21}|$ หรือ $|S_{31}|$) ขณะเปิด (Switch ON) และปิดสวิตช์ (Switch OFF) จากผลการจำลองแบบการทำงานพบว่า ขณะเปิดสวิตช์วงจรมีอัตราการส่งผ่านคงที่ -1.04 dB ตลอดช่วงความถี่ (หรือค่าการสูญเสียเนื่องจากการใส่แทรกเท่ากับ 1.04 dB) และขณะปิดสวิตช์วงจรมีอัตราการส่งผ่านระหว่าง -8.5 ถึง -8.8 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz (หรือค่าไอโซเลชันมีค่าระหว่าง 8.5 ถึง 8.8 dB) โดยมียกเว้นมากขึ้นเมื่อความถี่สูงขึ้น ทั้งนี้เนื่องมาจากคลื่นพาห้สามารถรั่วไหลผ่านตัวเก็บประจรรอยต่อภายในไดโอดชอตต์กีได้มากขึ้นเมื่อความถี่มีค่าสูงขึ้น

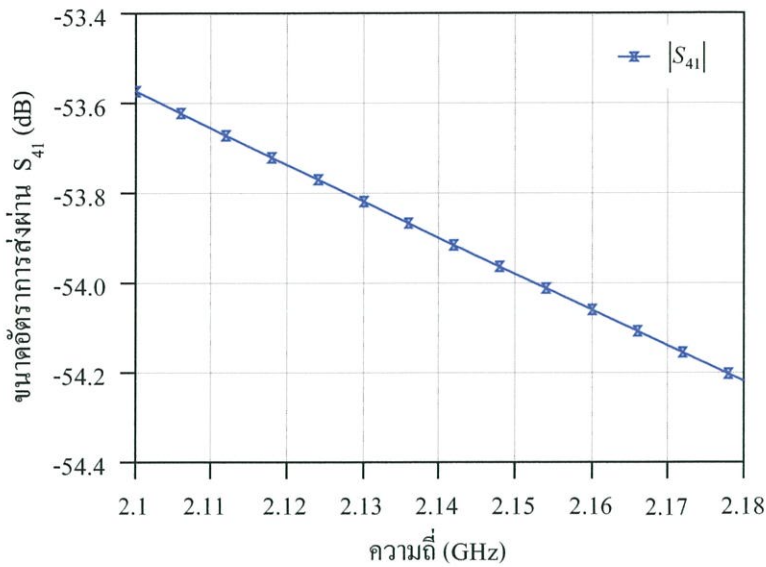


รูปที่ 4.13 ผลการจำลองแบบของขนาดอัตราการส่งผ่านจาก S_{21} หรือ S_{31} ขณะเปิดและปิดสวิตช์ของวงจรสวิตช์

รูปที่ 4.14 แสดงผลการจำลองแบบการทำงานของขนาดอัตราการสูญเสียย้อนกลับอินพุต ($|S_{11}|$) และขนาดอัตราการสูญเสียย้อนกลับเอาต์พุต ($|S_{22}|$ และ $|S_{33}|$) ของวงจรถิโคไดโอดสวิตช์ขณะเปิดสวิตช์ ซึ่งจากผลการจำลองแบบการทำงานพบว่า ขนาดอัตราการสูญเสียย้อนกลับอินพุตมีค่าต่ำกว่า -36.5 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าต่ำที่สุดที่ -37.5 dB ที่ความถี่ 2.14 GHz นอกจากนี้ยังพบว่าขนาดอัตราการสูญเสียย้อนกลับเอาต์พุตมีค่าต่ำกว่า -38.5 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าต่ำที่สุดที่ -39.3 dB ที่ความถี่ 2.11 GHz

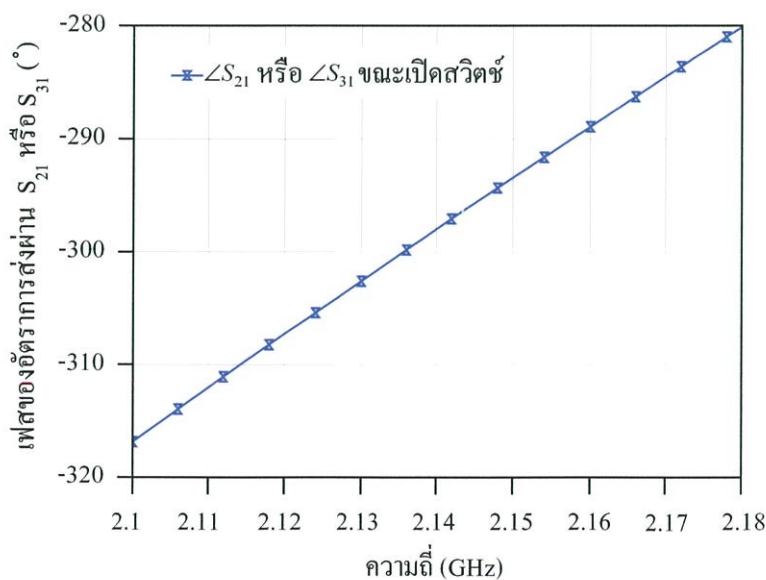


รูปที่ 4.14 ผลการจำลองแบบของขนาดการสูญเสียย้อนกลับอินพุตและเอาต์พุตของวงจรสวิตช์



รูปที่ 4.15 ผลการจำลองแบบของขนาดอัตรการส่งผ่าน S_{41} ของวงจรสวิตช์

รูปที่ 4.15 แสดงผลการจำลองแบบการทำงานของขนาดอัตรการส่งผ่านจากพอร์ตคลื่นพาห์อินพุตไปยังพอร์ตข้อมูลเบสแบนด์อินพุต ($|S_{41}|$) ค่าขนาดอัตรการส่งผ่านนี้มีความสำคัญเนื่องจากคลื่นพาห์เป็นอินพุตของวงจรไดโอดสวิตช์ และต้องการให้รั่วไหลออกไปยังพอร์ตอินพุตของข้อมูลเบสแบนด์น้อยที่สุด เพื่อไม่ให้รบกวนต่อการทำงานของวงจรในส่วนข้อมูลเบสแบนด์ จากผลการจำลองแบบการทำงานพบว่า คลื่นพาห์สามารถรั่วไหลจากพอร์ตคลื่นพาห์อินพุตไปยังพอร์ตข้อมูลเบสแบนด์อินพุตได้ต่ำกว่า -53.6 dB ตลอดช่วงความถี่ โดยมีการรั่วไหลที่ต่ำลงเมื่อความถี่มีค่าสูงขึ้น ทั้งนี้เนื่องจากตัวเก็บประจุที่ทำหน้าที่บายพาสส์ทำงานได้ดีเมื่อความถี่มีค่าสูงขึ้น



รูปที่ 4.16 ผลการจำลองแบบของเฟสอัตรการส่งผ่าน S_{21} หรือ S_{31} ของวงจรสวิตช์

ผลตอบสนองทางเฟสมีความสำคัญ เนื่องจากวงจรไดโอดสวิตช์ควรรักษาเฟสของสัญญาณเอาต์พุตที่เท่ากันทั้งสองด้านไม่ว่าด้านใดจะเปิดสวิตช์ ทั้งนี้เพื่อให้ค่าความผิดพลาดเฟสและค่าขนาดแวกเตอร์ความผิดพลาดมีค่าต่ำ รูปที่ 4.8 แสดงผลการจำลองแบบการทำงานของเฟสอัตรการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุต ($\angle S_{21}$ หรือ $\angle S_{31}$) ขณะเปิดสวิตช์ จากผลการจำลองแบบการทำงานพบว่า ไม่ว่าด้านใดจะเปิดสวิตช์ก็ตามสัญญาณที่พอร์ตเอาต์พุตทั้งสองมีเฟสตรงกัน โดยมีเฟสตามหลังสัญญาณอินพุตอยู่ 310.2° ที่ความถี่ 2.11 GHz 298.0° ที่ความถี่ 2.14 GHz และ 284.0° ที่ความถี่ 2.17 GHz นอกจากนี้ยังพบว่า เฟสอัตรการส่งผ่านมีค่าตามหลังสัญญาณอินพุตน้อยลงเมื่อความถี่มีค่าสูงขึ้น

4.3.3 การออกแบบและผลการจำลองแบบการทำงานของวงจรเลื่อนเฟส $+90^\circ$ หรือ -90°

จากหัวข้อที่ 4.2.1 วงจรเลื่อนเฟส $+90^\circ$ หรือ -90° ถูกสร้างขึ้นจากวงจรเชื่อมต่อแบบมีทิศทางชนิดเส้นขนานจำนวน 2 วงจร การออกแบบและการสร้างวงจรเชื่อมต่อชนิดเส้นขนานให้มีความสัมพันธ์การเชื่อมต่อตามต้องการอาศัยความสัมพันธ์ระหว่างความยาวเส้นขนาน (l) ระยะห่างระหว่างเส้นขนาน (s) และความกว้างของเส้นขนาน (w) รายละเอียดการออกแบบวงจรเชื่อมต่อชนิดเส้นขนานให้ได้ค่าสัมประสิทธิ์การเชื่อมต่อตามต้องการพิจารณาได้ตาม [31]

ตารางที่ 4.1 แสดงค่าความยาวของเส้นขนาน ระยะห่างระหว่างเส้นขนาน ความกว้างของเส้นขนานที่ค่าสัมประสิทธิ์การเชื่อมต่อค่าต่างๆ

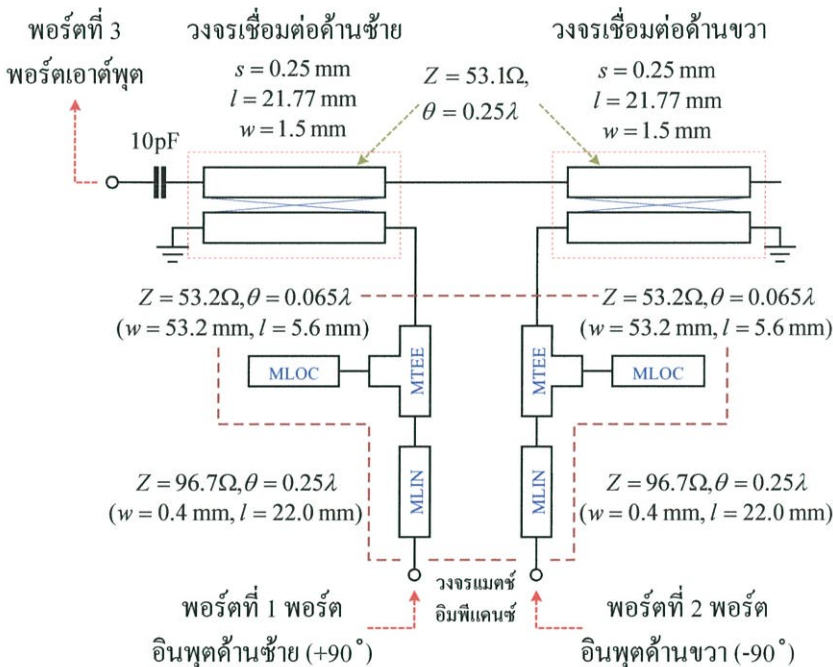
ตารางที่ 4.1 ความสัมพันธ์ระหว่างระยะห่าง ความกว้าง และความยาวเส้นขนานของวงจรเชื่อมต่อชนิดเส้นขนานที่สัมประสิทธิ์การเชื่อมต่อค่าต่างๆ

สัมประสิทธิ์การเชื่อมต่อ (c)	ความสัมพันธ์ของเส้นขนาน		
	ระยะห่าง (s)	ความกว้าง (w)	ความยาว (l)
0.39 (-8 dB)	0.08 mm	1.14 mm	22.60 mm
0.31 (-10 dB)	0.15 mm	1.37 mm	22.03 mm
0.22 (-13 dB)	0.25 mm	1.50 mm	21.77 mm
0.17 (-15 dB)	0.42 mm	1.58 mm	20.82 mm
0.10 (-20 dB)	0.87 mm	1.61 mm	19.87 mm

จากสมการที่ 4.10 หรือสมการที่ 4.16 ค่าการสูญเสียเนื่องจากการใส่แทรกของวงจรเลื่อนเฟส $+90^\circ$ หรือ -90° ขึ้นอยู่กับค่าสัมประสิทธิ์การเชื่อมต่อ โดยหากสัมประสิทธิ์การเชื่อมต่อมีค่าต่ำลงแล้ว ค่าการสูญเสียเนื่องจากการใส่แทรกของวงจรเลื่อนเฟส $+90^\circ$ หรือ -90° จะมีค่าเพิ่มสูงขึ้นหรือในทางตรงกันข้าม หากสัมประสิทธิ์การเชื่อมต่อมีค่าสูงขึ้นแล้ว ค่าการสูญเสียเนื่องจากการใส่

แทรกของวงจรเลื่อนเฟส $+90^\circ$ หรือ -90° จะมีค่าลดลง การเลือกค่าสัมประสิทธิ์การเชื่อมต่อของวงจรเชื่อมต่อชนิดเส้นขนานถูกกำหนดด้วยความสามารถในการผลิตแผ่นลายวงจร สำหรับในประเทศไทยความละเอียดสูงสุดในการผลิตแผ่นลายวงจรโดยทั่วไปอยู่ที่ 0.25 mm ดังนั้นวงจรเชื่อมต่อชนิดเส้นขนานที่มีสัมประสิทธิ์การเชื่อมต่อที่ 0.22 หรือ -13 dB จึงถูกเลือก

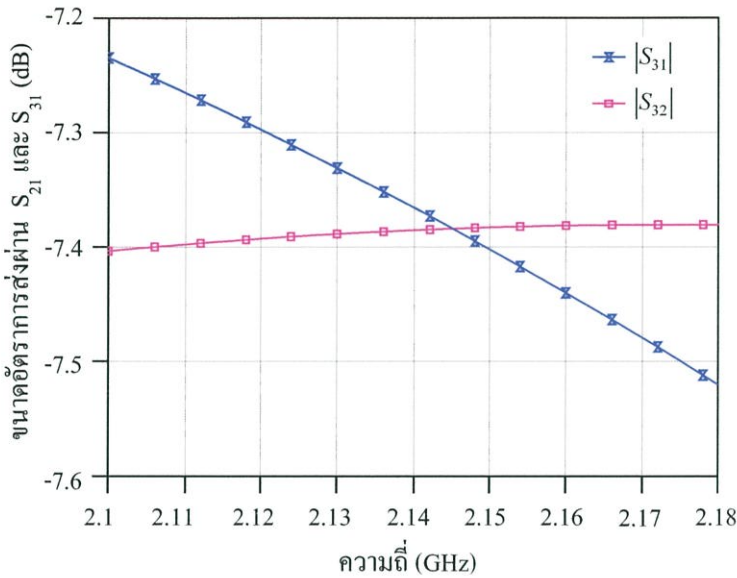
จากสมการที่ 4.10 หรือสมการ 4.16 สามารถคำนวณหาขนาดอัตราการส่งผ่านจากอินพุตไปยังเอาต์พุตของวงจรเลื่อนเฟสได้โดยมีค่าเท่ากับ $2\sqrt{1-0.22^2}(0.22-0.22^3+0.22^5-0.22^7+\dots) \approx 0.41$ หรือมีค่าเท่ากับ $20\log 0.41 = -7.75 \text{ dB}$ ดังนั้นการประมาณค่าการสูญเสียเนื่องจากการใส่แทรกของวงจรเลื่อนเฟส $+90^\circ$ หรือ -90° จึงมีค่าเท่ากับ 7.75 dB นั้นเอง



รูปที่ 4.17 วงจรเลื่อนเฟส $+90^\circ$ หรือ -90° ที่สมบูรณ์

รูปที่ 4.17 แสดงวงจรเลื่อนเฟส $+90^\circ$ หรือ -90° ที่สมบูรณ์ วงจรเลื่อนเฟสที่สมบูรณ์ประกอบด้วย ก) วงจรแมตซ์อิมพีแดนซ์อินพุต ทำหน้าที่ในการลดการสูญเสียย้อนกลับระหว่างวงจรไดโอดสวิตช์และวงจรเลื่อนเฟสทั้งสองด้าน วงจรแมตซ์อิมพีแดนซ์ที่ภาคอินพุตสร้างขึ้นจากสายส่งสัญญาณซึ่งมีอิมพีแดนซ์คุณลักษณะเท่ากับ 96.7Ω มีความยาวเท่ากับ 0.25 เท่าของความยาวคลื่นที่ความถี่ 2.14 GHz (หรือมีความกว้างเท่ากับ 0.4 mm และยาวเท่ากับ 22.0 mm) และสายส่งสัญญาณแบบเปิดปลายสายที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 53.2Ω มีความยาวเท่ากับ 0.065 เท่าของความยาวคลื่นที่ความถี่ 2.14 GHz (หรือมีความกว้างเท่ากับ 5.6 mm และยาวเท่ากับ 53.2 mm) ข) วงจรเชื่อมต่อชนิดเส้นขนานที่มีสัมประสิทธิ์การเชื่อมต่อที่ 0.22 หรือ -13 dB จำนวน 2 วงจรสร้างขึ้นจากสายส่งสัญญาณที่วางขนานกัน สายส่งสัญญาณแต่ละเส้นมีอิมพีแดนซ์คุณลักษณะเท่า

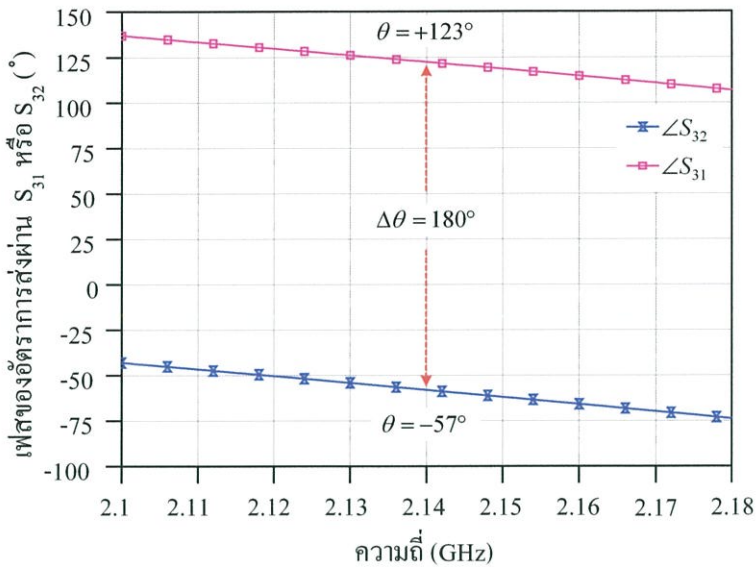
กับ 53.2Ω และมีความยาวเท่ากับ 0.25 เท่าของความยาวคลื่นที่ความถี่ 2.14 GHz (หรือมีความกว้างเท่ากับ 1.5 mm และยาวเท่ากับ 21.77 mm) สายส่งสัญญาณวางขนานกัน โดยมีระยะห่างระหว่างเส้นขนานเท่ากับ 0.25 mm และ ค) วงจรแมตซ์อิมพีแดนซ์เอาต์พุต ประกอบด้วยตัวเก็บประจุ 10 pF ทำหน้าที่ลดการสูญเสียย้อนกลับระหว่างเอาต์พุตของวงจรเลื่อนเฟสและวงจรรวมสัญญาณแบบฉาก



รูปที่ 4.18 ผลการจำลองแบบของขนาดอัตราการส่งผ่าน S_{21} และ S_{31} ของวงจรเลื่อนเฟส

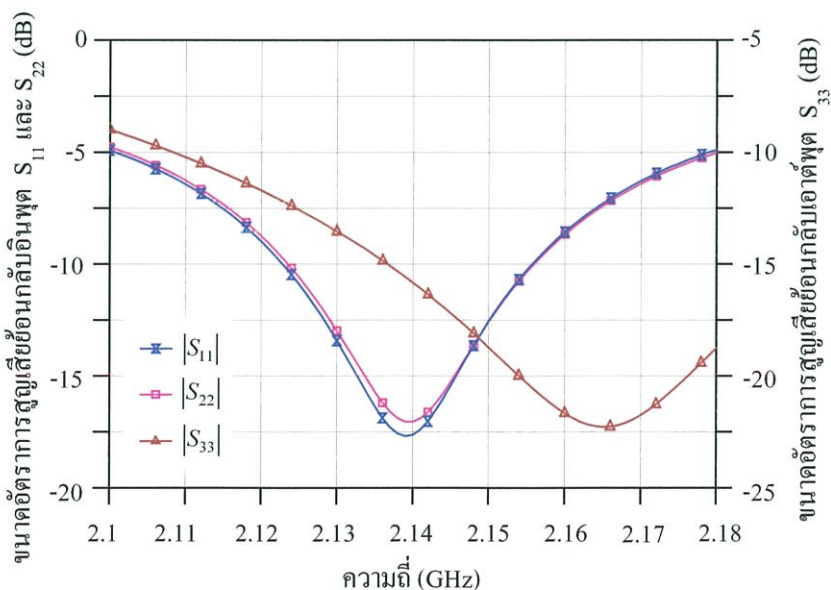
รูปที่ 4.18 แสดงผลการจำลองแบบการทำงานของขนาดอัตราการส่งผ่านจากพอร์ตอินพุตทั้งสองไปยังพอร์ตเอาต์พุตของวงจรเลื่อนเฟส ($|S_{21}|$ และ $|S_{31}|$) จากผลการจำลองแบบการทำงานพบว่า ค่าขนาดอัตราการส่งผ่านมีค่าใกล้เคียงกับที่คำนวณได้คือ ขนาดอัตราการส่งผ่านจากพอร์ตอินพุตด้านซ้ายไปยังพอร์ตเอาต์พุตของวงจรเลื่อนเฟส ($|S_{21}|$) มีค่าระหว่าง -7.26 ถึง -7.47 dB ในช่วงความถี่ 2.11 ถึง 2.17 GHz ซึ่งมีค่าต่ำลงเมื่อความถี่มีค่าสูงขึ้น และขนาดอัตราการส่งผ่านจากพอร์ตอินพุตด้านขวาไปยังพอร์ตเอาต์พุตของวงจรเลื่อนเฟส ($|S_{31}|$) มีค่อนข้างคงที่ -7.4 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz

รูปที่ 4.19 แสดงผลการจำลองแบบการทำงานของเฟสอัตราการส่งผ่านจากพอร์ตอินพุตทั้งสองไปยังพอร์ตเอาต์พุตของวงจรเลื่อนเฟส ($\angle S_{21}$ และ $\angle S_{31}$) จากผลการจำลองแบบการทำงานพบว่า หากป้อนสัญญาณเข้าที่พอร์ตอินพุตด้านซ้าย (พอร์ตที่ 1) แล้ว เอาต์พุตที่ได้มีเฟสตามหลังสัญญาณอินพุตอยู่ 57.0° ที่ความถี่ 2.14 GHz และหากป้อนสัญญาณเข้าที่พอร์ตอินพุตด้านขวา (พอร์ตที่ 2) แล้ว เอาต์พุตจะมีเฟสนำหน้าสัญญาณอินพุตอยู่ 123.0° ซึ่งพบว่าเอาต์พุตที่ได้จากการป้อนสัญญาณสลับพอร์ตกันนี้ มีผลต่างทางเฟสเท่ากับ 180° โดยผลต่างทางเฟสนี้มีค่าคงที่ที่ 180° ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz ซึ่งสอดคล้องตามการพิสูจน์ในหัวข้อที่ 4.2.1



รูปที่ 4.19 ผลการจำลองแบบของเฟสอัตรการส่งผ่าน S_{21} และ S_{31} ของวงจรเลื่อนเฟส

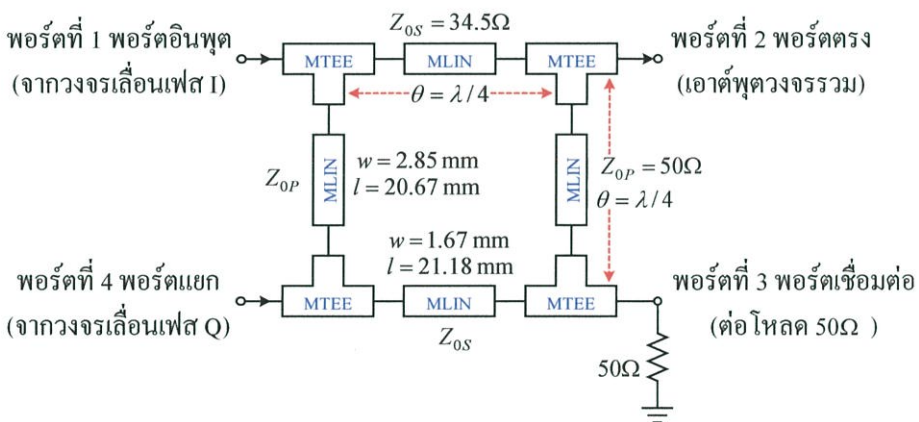
รูปที่ 4.20 แสดงผลการจำลองแบบการทำงานของขนาดอัตรการสูญเสียย้อนกลับที่พอร์ตอินพุต ($|S_{11}|$ และ $|S_{22}|$) และพอร์ตเอาต์พุต ($|S_{33}|$) ของวงจรเลื่อนเฟส จากผลการจำลองแบบการทำงานพบว่า ขนาดอัตรการสูญเสียย้อนกลับที่พอร์ตอินพุตด้านซ้ายมีค่าต่ำกว่า -7 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าต่ำที่สุดที่ -17.5 dB ที่ความถี่ 2.14 GHz และขนาดอัตรการสูญเสียย้อนกลับที่พอร์ตอินพุตด้านขวามีค่าต่ำกว่า -7 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าต่ำที่สุดที่ -17.0 dB ที่ความถี่ 2.14 GHz เช่นกัน นอกจากนี้ยังพบว่า ขนาดอัตรการสูญเสียย้อนกลับที่พอร์ตเอาต์พุตมีค่าต่ำกว่า -10 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีขนาดอัตรการสูญเสียต่ำที่สุดที่ -22.5 dB ที่ความถี่ 2.17 GHz



รูปที่ 4.20 ผลการจำลองแบบของขนาดการสูญเสียย้อนกลับอินพุตและเอาต์พุตของวงจรเลื่อนเฟส

4.3.4 การออกแบบและผลการจำลองแบบการทำงานของวงจรรวมสัญญาณแบบฉาก

วงจรรวมสัญญาณที่ให้ผลรวมของสัญญาณสองสัญญาณที่มีทิศทางตั้งฉากกันสร้างขึ้นจากวงจรเชื่อมต่อแบบมีทิศทางที่มีสัมประสิทธิ์การเชื่อมต่อที่ 0.707 หรือ -3 dB เพื่อให้สัญญาณอินพุตของวงจรรวมสัญญาณถูกส่งไปยังเอาต์พุตด้วยสัดส่วนเดียวกัน จากตารางที่ 4.1 พบว่าสัมประสิทธิ์การเชื่อมต่อของวงจรเชื่อมต่อชนิดเส้นขนานที่สามารถสร้างจริงได้มีค่ามากที่สุดอยู่ที่ 0.22 หรือ -13 dB ดังนั้นโครงสร้างวงจรเชื่อมต่อชนิดเส้นขนานจึงไม่สามารถใช้งานเป็นวงจรรวมสัญญาณแบบฉากได้ วงจรเชื่อมต่อแบบมีทิศทางชนิดเส้นกิ่ง (Branch-Line Directional Coupler) จึงถูกนำมาประยุกต์ใช้ รูปที่ 4.21 แสดงโครงสร้างของวงจรเชื่อมต่อแบบมีทิศทางชนิดเส้นกิ่ง คุณสมบัติที่สำคัญของวงจรเชื่อมต่อชนิดเส้นกิ่งที่มีสัมประสิทธิ์การเชื่อมต่อที่ 0.707 หรือ -3 dB คือ สัญญาณพอร์ตอินพุตที่ 1 และสัญญาณพอร์ตอินพุตที่ 4 จะถูกส่งไปยังพอร์ตเอาต์พุตที่ 2 ด้วยอัตราส่วนเดียวกันแต่มีเฟสต่างกัน 90° นอกจากนั้นสัญญาณพอร์ตอินพุตที่ 1 ต้องไม่ถูกส่งไปรบกวนพอร์ตอินพุตที่ 4 (ทางอุดมคติ)



รูปที่ 4.21 โครงสร้างของวงจรเชื่อมต่อแบบมีทิศทางชนิดเส้นกิ่ง

จากรูปที่ 4.21 วงจรเชื่อมต่อชนิดเส้นกิ่งประกอบด้วยสายส่งสัญญาณ 4 เส้น คือ ก) สายส่งสัญญาณที่ขนานระหว่างพอร์ตอินพุตและพอร์ตเอาต์พุต (ระหว่างพอร์ตที่ 1 และพอร์ตที่ 4 และระหว่างพอร์ตที่ 2 และพอร์ตที่ 3) มีอิมพีแดนซ์คุณลักษณะเท่ากับ Z_{OP} จำนวน 2 เส้น และ ข) สายส่งที่อนุกรมระหว่างพอร์ตอินพุตและพอร์ตเอาต์พุต มีอิมพีแดนซ์คุณลักษณะเท่ากับ Z_{OS} จำนวน 2 เส้น สายส่งทั้ง 4 เส้นมีความยาวเท่ากับหนึ่งในสี่ของความยาวคลื่นในสายส่งนั้นๆ ค่าอิมพีแดนซ์คุณลักษณะของสายส่ง Z_{OP} และ Z_{OS} สามารถคำนวณได้จาก [35]

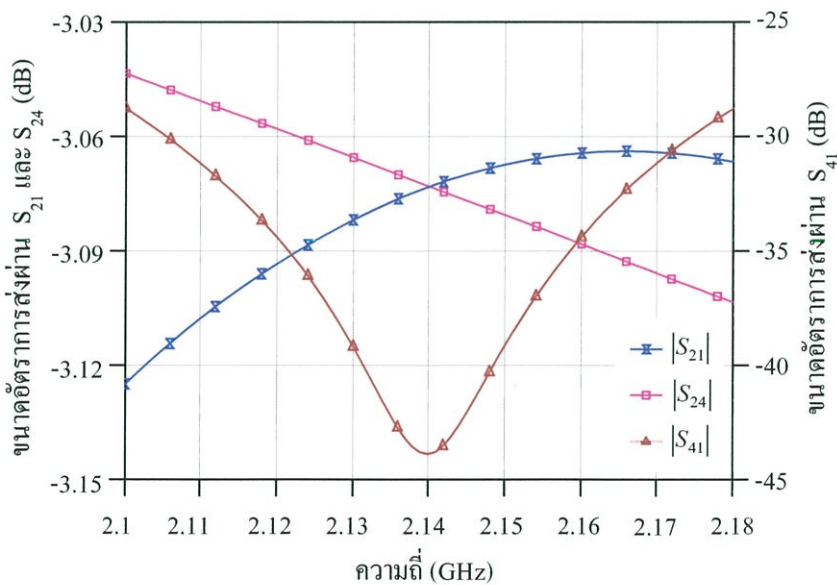
$$Z_{OS} = Z_0 |S_{21}| = Z_0 \sqrt{1 - |S_{31}|^2} \quad (4.25)$$

และ

$$Z_{0P} = \frac{Z_{0S}}{|S_{31}|} = \frac{Z_{0S}}{\sqrt{1-|S_{21}|^2}} \quad (4.26)$$

เมื่อ Z_0 คือ อิมพีแดนซ์ของระบบมีค่าเท่ากับ 50Ω
 $|S_{21}|$ คือ ขนาดอัตราส่วนการส่งผ่านจากพอร์ตอินพุตที่ 1 ไปยังพอร์ตเอาต์พุตที่ 2 ในหน่วยเท่า
 $|S_{31}|$ คือ ขนาดอัตราส่วนการส่งผ่านจากพอร์ตอินพุตที่ 1 ไปยังพอร์ตเอาต์พุตที่ 3 ในหน่วยเท่า
 และมีค่าเท่ากับสัมประสิทธิ์การเชื่อมต่อ

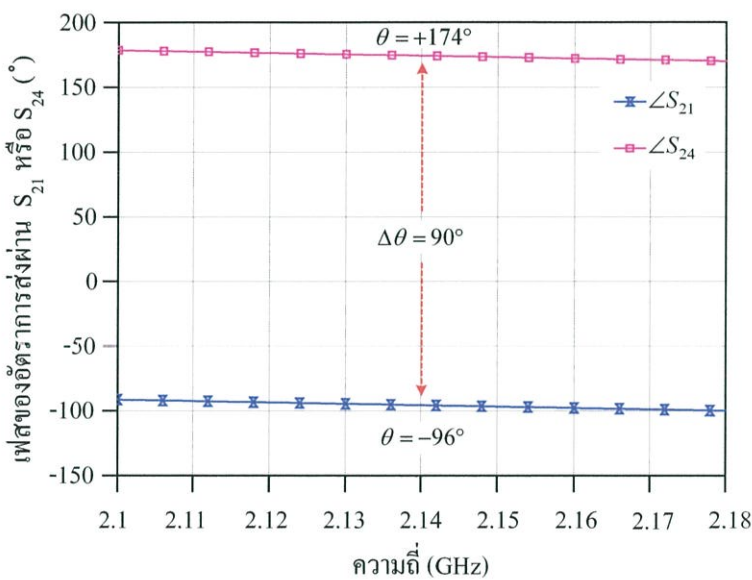
จากสมการที่ 4.25 และสมการที่ 4.26 สำหรับวงจรเชื่อมต่อชนิดเส้นกึ่งที่สัมประสิทธิ์การเชื่อมต่อ ($|S_{31}|$) เท่ากับ 0.707 (-3 dB) ค่าอิมพีแดนซ์คุณลักษณะของสายส่งอนุกรม Z_{0S} ทั้งสองเส้นมีค่าเท่ากับ $50 \times \sqrt{1-0.707^2} = 34.5\Omega$ และอิมพีแดนซ์คุณลักษณะของสายส่งขนาน Z_{0P} ทั้งสองเส้นมีค่าเท่ากับ $24.5/0.707 = 50\Omega$ จากการคำนวณหาความกว้างและความยาวของสายส่งที่มีโครงสร้างแบบไมโครสตริปด้วยโปรแกรมไมโครเวฟออฟฟิศ พบว่า ที่ความถี่กลาง 2.14 GHz สายส่ง Z_{0S} ซึ่งมีอิมพีแดนซ์คุณลักษณะ 34.5Ω มีความกว้างเท่ากับ 2.85 mm โดยหนึ่งในสี่ของความยาวคลื่นในสายส่งมีค่าเท่ากับ 20.67 mm และสายส่ง Z_{0P} ซึ่งมีอิมพีแดนซ์คุณลักษณะเท่ากับ 50Ω มีความกว้างเท่ากับ 1.67 mm และหนึ่งในสี่ของความยาวคลื่นในสายส่งมีค่าเท่ากับ 21.18 mm



รูปที่ 4.22 ผลการจำลองแบบของขนาดอัตราส่วนการส่งผ่าน S_{21} S_{24} และ S_{41} จากวงจรรวมสัญญาณ

รูปที่ 4.22 แสดงผลจากการจำลองแบบการทำงานของขนาดอัตราส่วนการส่งผ่านจากพอร์ตอินพุตทั้งสองไปยังพอร์ตเอาต์พุต และขนาดอัตราส่วนการส่งผ่านระหว่างพอร์ตอินพุต (ค่าไอโซเลชัน)

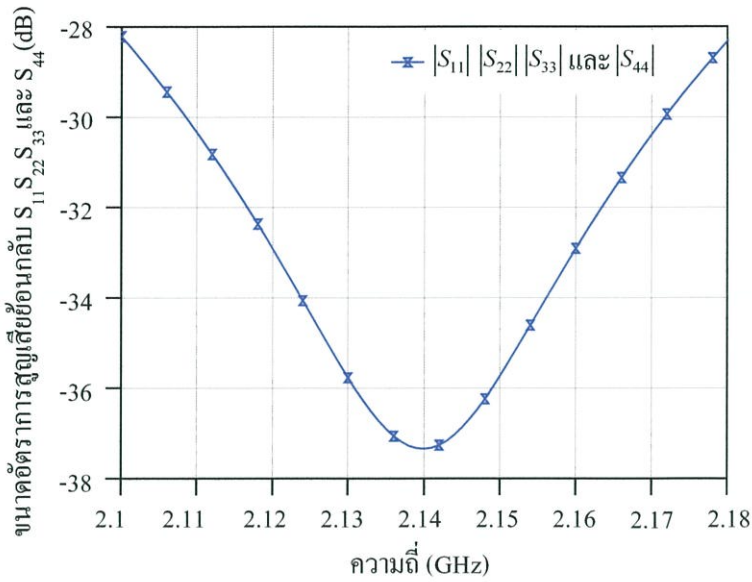
ของวงจรรวมสัญญาณแบบฉาก จากผลการจำลองแบบการทำงานพบว่า วงจรรวมสัญญาณให้ขนาดอัตราการส่งผ่านจากพอร์ตอินพุตที่ 1 ไปยังพอร์ตเอาต์พุตที่ 2 ($|S_{21}|$) ใกล้เคียงกับขนาดอัตราการส่งผ่านจากพอร์ตอินพุตที่ 4 ไปยังพอร์ตเอาต์พุตที่ 2 ($|S_{24}|$) โดย $|S_{21}|$ มีค่าระหว่าง -3.06 ถึง -3.11 dB และ $|S_{24}|$ มีค่าระหว่าง -3.05 ถึง -3.10 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz ค่าความแตกต่างของขนาดอัตราการส่งผ่านทั้งสองมีค่าต่ำกว่า 0.6 dB ตลอดช่วงความถี่ นอกจากนี้ยังพบว่าขนาดอัตราการส่งผ่านระหว่างพอร์ตอินพุตที่ 1 ไปยังพอร์ตอินพุตที่ 4 มีค่าเท่ากับขนาดอัตราการส่งผ่านระหว่างพอร์ตอินพุตที่ 4 ไปยังพอร์ตอินพุตที่ 1 (ไอโซเลชันระหว่างพอร์ตอินพุต) โดยมีค่าต่ำกว่า -31.5 dB ตลอดช่วงความถี่ โดยมีค่าต่ำที่สุด -44.0 dB ที่ความถี่ 2.14 GHz



รูปที่ 4.23 ผลการจำลองแบบของเฟสอัตราการส่งผ่าน S_{21} และ S_{24} จากวงจรรวมสัญญาณ

รูปที่ 4.23 แสดงผลการจำลองแบบการทำงานของเฟสอัตราการส่งผ่าน จากพอร์ตอินพุตที่ 1 ไปยังพอร์ตเอาต์พุตที่ 2 ($\angle S_{21}$) และจากพอร์ตอินพุตที่ 4 ไปยังพอร์ตเอาต์พุตที่ 2 ($\angle S_{24}$) จากผลการจำลองแบบการทำงานพบว่า ที่ความถี่ 2.14 GHz วงจรรวมสัญญาณให้เฟสของอัตราการส่งผ่าน $\angle S_{21}$ เท่ากับ -96° และเฟสของอัตราการส่งผ่าน $\angle S_{24}$ เท่ากับ $+174^{\circ}$ ซึ่งมีค่าผลต่างทางเฟส ($\Delta\theta$) เท่ากับ 90° ดังนั้นจึงสามารถใช้วงจรเชื่อมต่อชนิดเส้นกึ่งที่มีอัตราการเชื่อมต่อเท่ากับ 0.707 (-3 dB) เป็นวงจรรวมสัญญาณอินพุต 2 สัญญาณที่ให้เอาต์พุตตั้งฉากกันได้ นอกจากนี้ยังพบว่าค่าผลต่างทางเฟสมีค่าคงที่ 90° ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz อีกด้วย

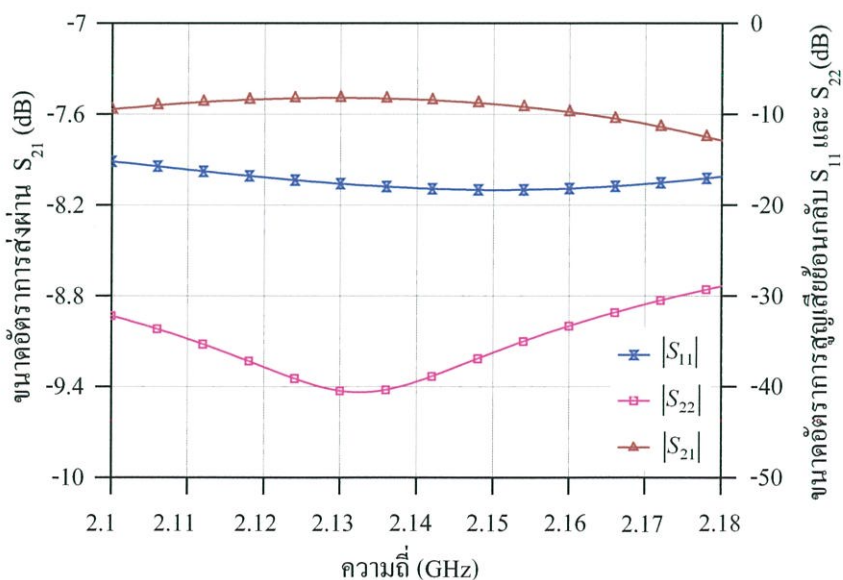
รูปที่ 4.24 แสดงผลการจำลองแบบการทำงานของขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตอินพุตและพอร์ตเอาต์พุต จากผลการจำลองแบบการทำงานพบว่า ขนาดอัตราการสูญเสียย้อนกลับมีค่าเท่ากันทุกพอร์ต คือมีค่าต่ำกว่า -30 dB ตลอดช่วงความถี่ โดยมีค่าต่ำสุด -37.3 dB ที่ 2.14 GHz



รูปที่ 4.24 ผลการจำลองแบบของขนาดอัตราการสูญเสียย้อนกลับ $|S_{11}|$ $|S_{22}|$ $|S_{33}|$ และ $|S_{44}|$ ของวงรวมสัญญาณ

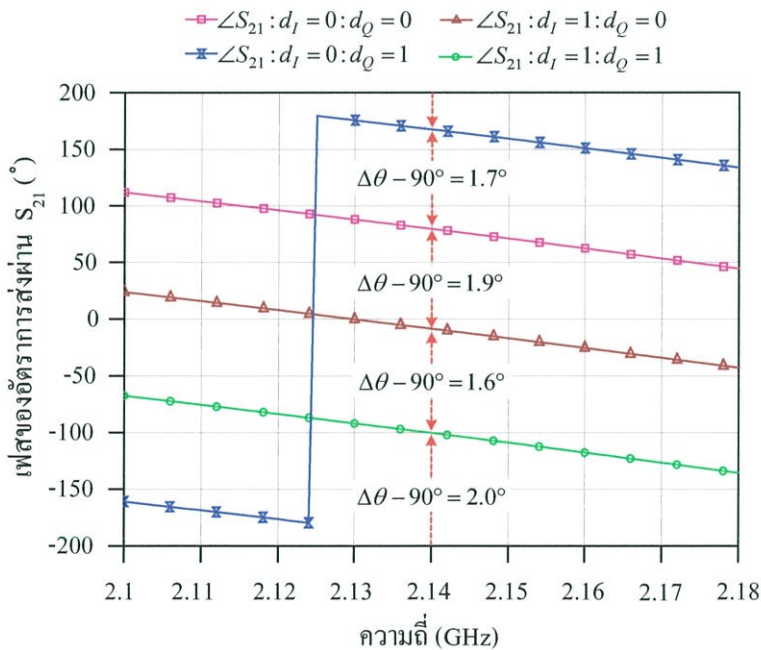
4.3.5 ผลการจำลองแบบการทำงานของวงจรโคเร็กคอนเวอร์ชันควอเดรเจอร์มอดูเลเตอร์

วงจrab่งกำลัง วงจรโคโอสวิตช์ วงจรเลื่อนเฟส $+90^\circ$ หรือ -90° และวงรวมสัญญาณแบบฉากที่ออกแบบได้ ถูกนำมาต่อรวมกันเป็นวงจrabเร็กคอนเวอร์ชันควอเดรเจอร์มอดูเลเตอร์ เพื่อทดสอบของวงจrab หากกำหนดให้พอร์ตที่ 1 ของวงจrabควอเดรเจอร์มอดูเลเตอร์เป็นพอร์ตคลื่นพาห้อนพุตและให้พอร์ตที่ 2 ของวงจrabควอเดรเจอร์มอดูเลเตอร์เป็นพอร์ตเอาต์พุตแล้ว ผลการจำลองแบบการทำงานของวงจrabมอดูเลเตอร์แสดงได้ดังรูปที่ 4.25 ถึงรูปที่ 4.27



รูปที่ 4.25 ผลการจำลองแบบขนาดอัตราการส่งผ่าน S_{21} ขนาดอัตราการสูญเสียย้อนกลับ S_{11} และ S_{22} ของวงจrabควอเดรเจอร์มอดูเลเตอร์

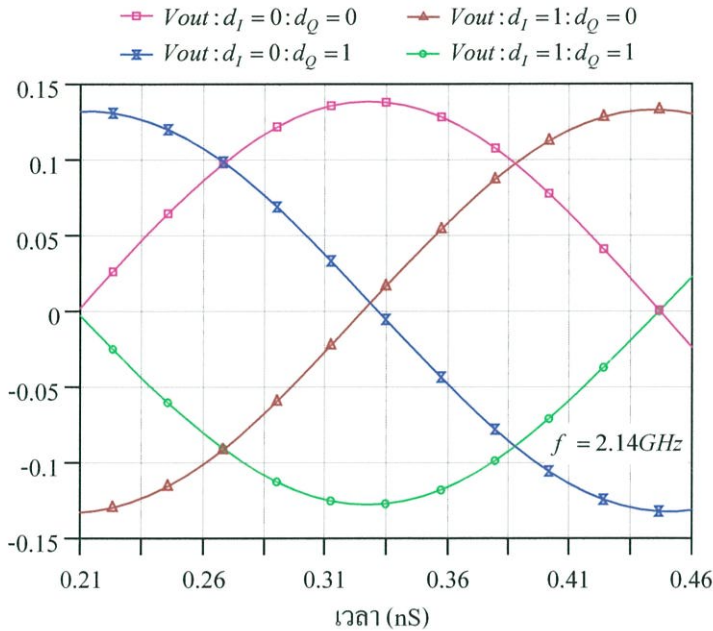
รูปที่ 4.25 แสดงผลการจำลองแบบการทำงานของขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตของวงจรควอดเรเจอร์มอดูเลเตอร์ ($|S_{21}|$) และขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตอินพุต ($|S_{11}|$) และพอร์ตเอาต์พุต ($|S_{22}|$) ผลการจำลองแบบการทำงานของขนาดอัตราการส่งผ่านพบว่า วงจรควอดเรเจอร์มอดูเลเตอร์มีขนาดอัตราการส่งผ่านระหว่าง -7.5 ถึง -7.7 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz (อัตราการสูญเสียเนื่องจากการใส่แทรกมีค่าระหว่าง 7.5 ถึง 7.7 dB) ผลการจำลองแบบขนาดอัตราการสูญเสียย้อนกลับพบว่า วงจรควอดเรเจอร์มอดูเลเตอร์มีขนาดอัตราการสูญเสียย้อนกลับอินพุตระหว่าง -16.1 ถึง -18.1 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าต่ำที่สุดที่ -18.1 dB ที่ความถี่ 2.14 GHz และมีค่าสูงที่สุดที่ -16.1 dB ที่ความถี่ 2.11 GHz และขนาดอัตราการสูญเสียย้อนกลับเอาต์พุตมีค่าระหว่าง -30.1 ถึง -40.5 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าต่ำที่สุดที่ -40.5 dB ที่ความถี่ 2.13 GHz และมีค่าสูงที่สุดที่ -31.0 dB ที่ความถี่ 2.17 GHz



รูปที่ 4.26 ผลการจำลองแบบของเฟสอัตราการส่งผ่าน S_{21} ของวงจรควอดเรเจอร์มอดูเลเตอร์ที่ข้อมูลเบสแบนด์ค่าต่างๆ

รูปที่ 4.26 แสดงผลการจำลองแบบการทำงานของเฟสอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุต ($\angle S_{21}$) ของวงจรควอดเรเจอร์มอดูเลเตอร์ เมื่อ d_I คือข้อมูลเบสแบนด์เฟส I และ d_Q คือข้อมูลเบสแบนด์เฟส Q จากผลการจำลองแบบการทำงานที่ความถี่ 2.14 GHz พบว่า ก) เฟสอัตราการส่งผ่านมีค่าเท่ากับ 168° ที่ $d_I=0$ และ $d_Q=0$ ข) เฟสอัตราการส่งผ่านมีค่าเท่ากับ 79.7° ที่ $d_I=0$ และ $d_Q=1$ ค) เฟสอัตราการส่งผ่านมีค่าเท่ากับ -8.4° ที่ $d_I=1$ และ $d_Q=0$ และ ง) เฟส

อัตราการส่งผ่านมีค่าเท่ากับ -100° ที่ $d_I=1$ และ $d_Q=1$ นอกจากนั้นยังพบว่าวงจรมอดูเลเตอร์มีค่าความผิดพลาดเฟสน้อยกว่า 2° ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz และวงจรมอดูเลเตอร์ยังให้ค่าการเปลี่ยนแปลงเฟสในช่วงความถี่แบนด์วิดท์ (5 MHz) ที่ต่ำกว่า 2° อีกด้วย



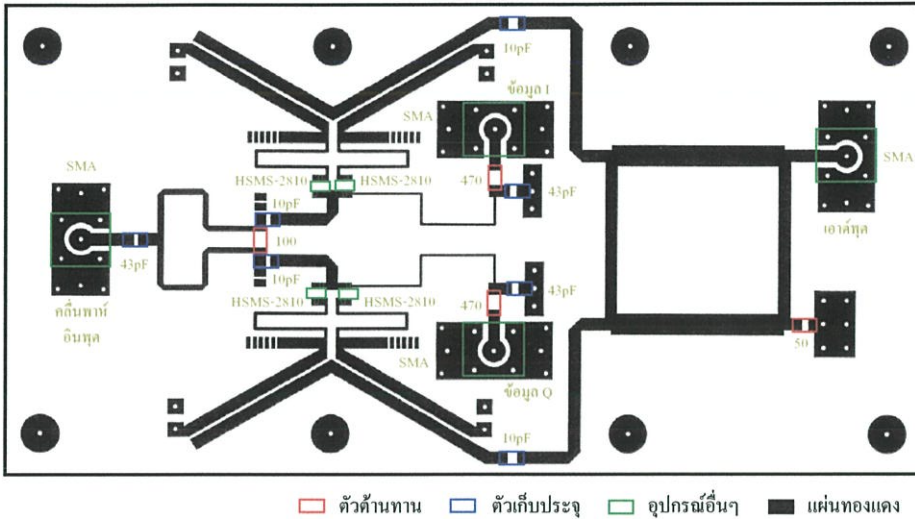
รูปที่ 4.27 ผลการจำลองแบบสัญญาณเอาต์พุตของวงจรควอดเรเจอร์มอดูเลเตอร์เมื่อพิจารณาขนาดที่เปลี่ยนแปลงตามเวลา

รูปที่ 4.27 แสดงผลการจำลองแบบการทำงานของสัญญาณเอาต์พุตจากวงจรโคเร็กคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์ เมื่อพิจารณาขนาดของสัญญาณเอาต์พุตที่เปลี่ยนแปลงตามเวลา จากผลการจำลองแบบการทำงานพบว่า เมื่อป้อนข้อมูลเบสแบนด์ d_I และ d_Q ค่าต่างๆสัญญาณเอาต์พุตเกิดการเปลี่ยนแปลงขนาดแปรตามข้อมูลได้ทั้งสิ้น 4 รูปแบบ เป็นไปตามทฤษฎีของการมอดูเลตแบบ QPSK นอกจากนั้นยังพบว่า หากป้อนสัญญาณอินพุตที่ 333 mV_p (0 dBm) เอาต์พุตที่ได้จะมีขนาดเท่ากับ 139 mV_p (-7.6 dB) เป็นไปตามการพิสูจน์ในหัวข้อที่ 4.3.3

4.3.6 แผ่นวงจรพิมพ์ของวงจรโคเร็กคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์

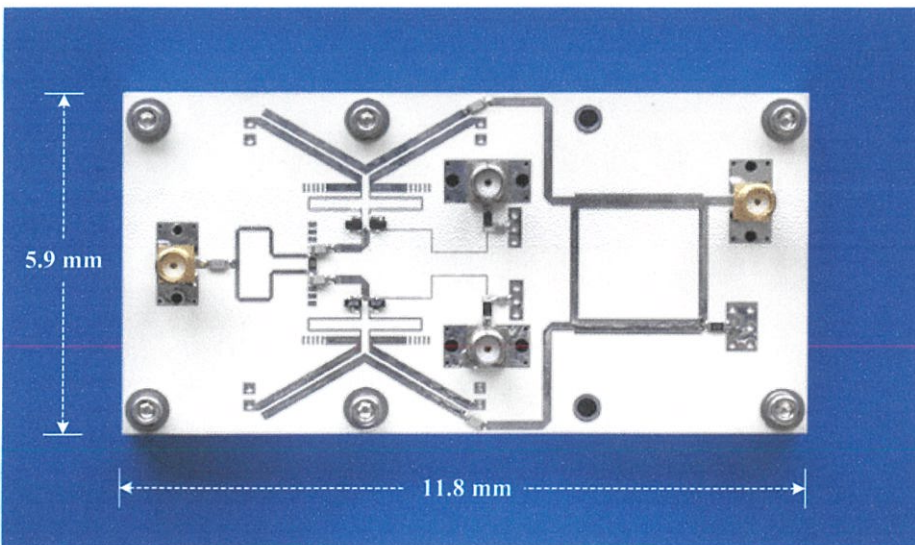
วงจรที่ออกแบบและจำลองแบบการทำงานจากหัวข้อที่ 4.3.1 ถึงหัวข้อที่ 4.3.5 ถูกออกแบบและสร้างขึ้นเป็นลายแผ่นวงจรพิมพ์ โดยใช้วัสดุฐานรองชนิดไฮโดรคาร์บอนเซรามิก ซึ่งมีค่าคงตัวไดอิเล็กตริกสัมพัทธ์ (ϵ_r) เท่ากับ 3.48 ความหนาของแผ่นไดอิเล็กตริก (h) เท่ากับ 0.76 mm และมีความหนาของแผ่นตัวนำเคลือบผิว (t) ซึ่งทำจากทองแดงเท่ากับ $35 \mu\text{m}$ การออกแบบลายแผ่นวงจรพิมพ์ใช้โปรแกรม PROTEL ในการออกแบบ ลายแผ่นวงจรพิมพ์ออกแบบขึ้นสำหรับการวางอุปกรณ์ชนิดเซอร์เฟสเมาต์ทั้งหมดและเพื่อความสามารถในการนำสัญญาณที่ดีและมีการสูญเสียต่ำ

สัญญาณคลื่นพาห่อื่นๆ สัญญาณเอาต์พุต และสัญญาณข้อมูลเบสแบนด์อินพุต ถูกป้อนผ่านหัวต่อชนิด SMA ทั้งหมด รูปที่ 4.28 แสดงลายแผ่นวงจรพิมพ์และตำแหน่งของอุปกรณ์ต่างๆของวงจรไคร์คคอนเวอร์ชันควอแดรเจอร์มอดูเลเตอร์แบบไมโครสตริปที่ออกแบบได้



รูปที่ 4.28 ลายแผ่นวงจรพิมพ์และตำแหน่งของอุปกรณ์ต่างๆ สำหรับวงจรไคร์คคอนเวอร์ชันควอแดรเจอร์มอดูเลเตอร์แบบไมโครสตริป

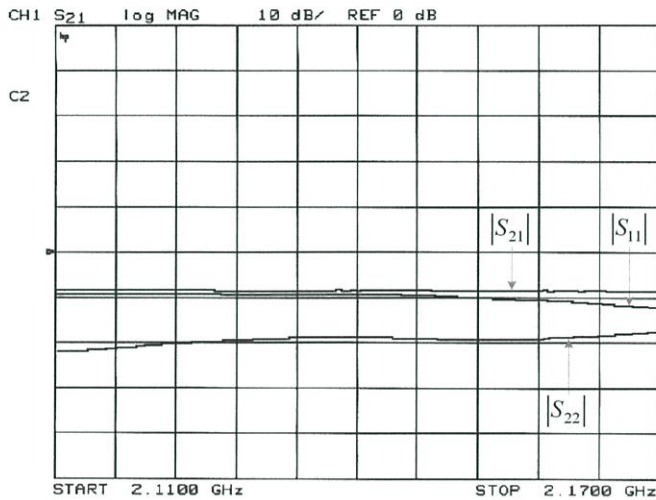
รูปที่ 4.29 แสดงแผ่นวงจรพิมพ์ของวงจรมอดูเลเตอร์ที่ประกอบอุปกรณ์แล้ว โดยแผ่นวงจรพิมพ์ที่ออกแบบและสร้างได้มีความกว้างเท่ากับ 5.9 cm และมีความยาวเท่ากับ 11.8 cm ตัวต้านทานและตัวเก็บประจุทั้งหมดในวงจรเลือกใช้ชนิดเซอร์เฟสเมตต์ทั้งนี้เพื่อลดผลขององค์ประกอบปรสิติกภายในตัวอุปกรณ์ลง วงจรถูกวางบนแผ่นอลูมิเนียมเพื่อความทนทานและกราวนด์ที่ดี



รูปที่ 4.29 วงจรไคร์คคอนเวอร์ชันควอแดรเจอร์มอดูเลเตอร์ที่ประกอบอุปกรณ์แล้ว

4.4 การทดลองและผลการทดลอง

วงจรโคเร็กคอนเวอร์ชันควอเดรเจอร์มอดูเลเตอร์แบบไมโครสตริปที่วางอุปกรณ์แล้ว ถูกปรับแต่งคุณสมบัติที่ดีที่สุด เพื่อวัดผลตอบสนองของค่าขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตอินพุต ขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตเอาต์พุต ขนาดและเฟสอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุต ด้วยเนตเวิร์กแอนะไลเซอร์ (HP8720C) ผลการวัดการตอบสนอง แสดงได้ดังรูปที่ 4.30 และรูปที่ 4.31

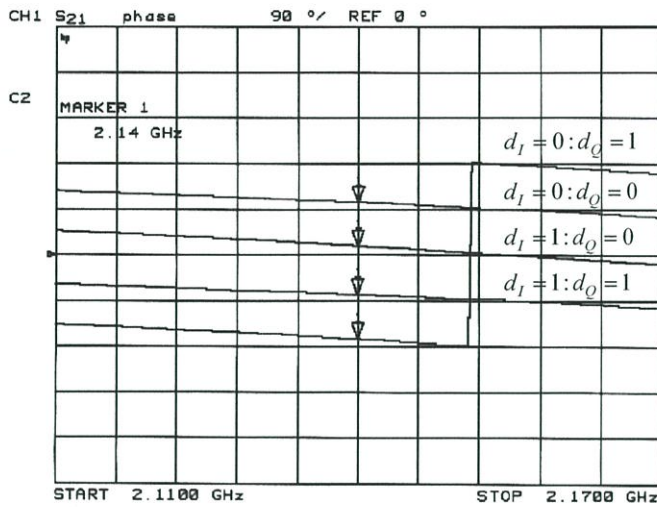


รูปที่ 4.30 ผลการวัดขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตอินพุตและพอร์ตเอาต์พุต และขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตของวงจรมอดูเลเตอร์

รูปที่ 4.30 แสดงผลการวัดขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตอินพุต ($|S_{11}|$) ขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตเอาต์พุต ($|S_{22}|$) และขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังเอาต์พุต ($|S_{21}|$) ของวงจรโคเร็กคอนเวอร์ชันควอเดรเจอร์มอดูเลเตอร์แบบไมโครสตริปที่ความถี่ต่างๆ ด้วยเนตเวิร์กแอนะไลเซอร์ พบว่า ก) ขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตอินพุตมีค่าต่ำลงเมื่อความถี่สูงขึ้น โดยมีค่าต่ำกว่า -9 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz และมีค่าต่ำสุด -13 dB ที่ความถี่ 2.17 GHz ข) ขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตเอาต์พุตมีค่าสูงขึ้นเมื่อความถี่สูงขึ้น โดยมีค่าต่ำกว่า -18 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz และมีค่าต่ำสุด -22 dB ที่ความถี่ 2.11 GHz และ ค) ขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตมีค่าคงที่ -8 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz (ค่าการสูญเสียเนื่องจากการใส่แทรกต่ำกว่า -8 dB ตลอดช่วงความถี่)

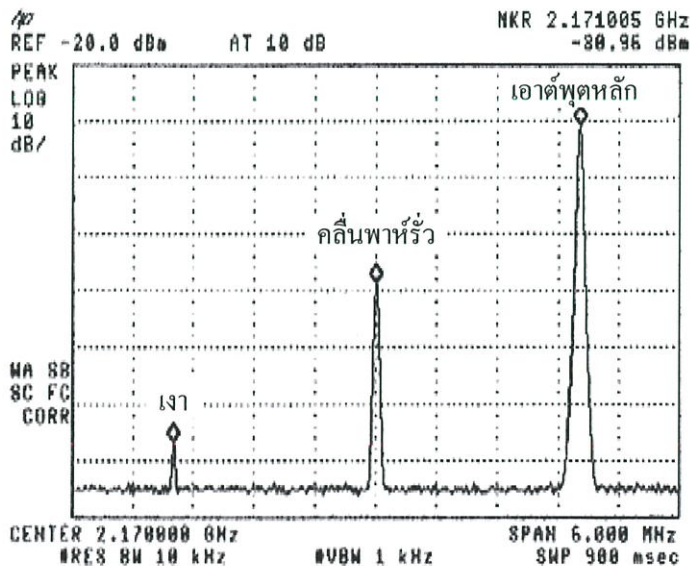
รูปที่ 4.31 แสดงผลการวัดเฟสอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตของวงจรโคเร็กคอนเวอร์ชันควอเดรเจอร์มอดูเลเตอร์แบบไมโครสตริปที่ข้อมูลเบสแบนด์เฟส I (d_I) และข้อมูลเบสแบนด์เฟส Q (d_Q) ค่าต่างๆ ด้วยเนตเวิร์กแอนะไลเซอร์ พบว่า วงจรควอเดรเจอร์มอดูเลเตอร์ให้ค่าความผิดพลาดเฟส ($\Delta\theta$) น้อยกว่า 5° ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz และมี

อัตราการกระเพื่อมของเฟสอัตราส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุต ในช่วงความถี่แบนด์วิดท์ (5MHz) น้อยกว่า 3° ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz



รูปที่ 4.31 ผลการวัดเฟสอัตราส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตของวงจรควอดเรเจอร์มอดูเลเตอร์

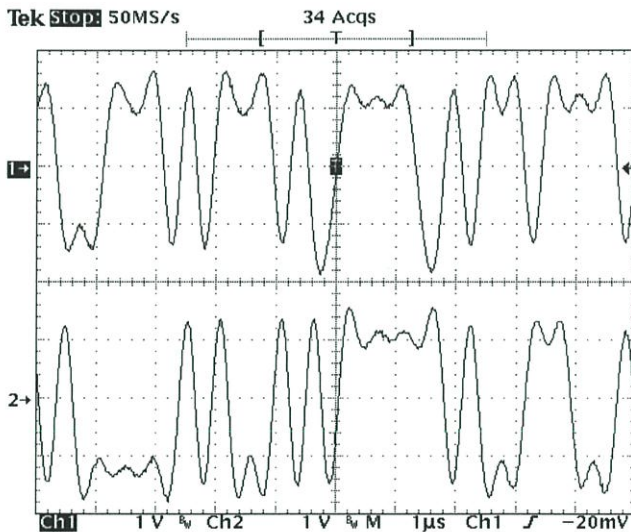
การทดลองหาค่าอัตราส่วนคลื่นพาหรัว (Carrier Leakage Ratio) และค่าอัตราส่วนเงา (Image Ratio) ของวงจรโคเร็กคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์แบบไมโครสตริป กระจกทำได้ โดยการป้อนสัญญาณรูปสี่เหลี่ยมที่มีเฟสต่างกัน 90° และมีความถี่เท่ากับ 2 MHz เข้าที่พอร์ตข้อมูลเบสแบนด์ ผลการวัดแสดงดังรูปที่ 4.32



รูปที่ 4.32 สเปกตรัมที่ได้จากการทดสอบหาค่าอัตราส่วนคลื่นพาหรัวและค่าอัตราส่วนเงา (ตัวลดทอนภายนอกที่ 20 dB)

รูปที่ 4.32 แสดงสเปกตรัมของสัญญาณเอาต์พุตที่ได้จากการทดลอง เพื่อหาค่าอัตราส่วนคลื่นพาห้รั่วและอัตราส่วนเงา โดยใช้สเปกตรัมแอนะไลเซอร์ (HP8596E) จากผลการทดลองที่คลื่นพาห้ความถี่ 2.17 GHz พบว่า วงจรมอดูเลเตอร์มีค่าอัตราส่วนคลื่นพาห้รั่วเท่ากับ -28 dBc และมีค่าอัตราส่วนเงาเท่ากับ -55 dBc และจากการทดลองตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz พบว่า วงจรควอเดรเจอร์มอดูเลเตอร์มีค่าอัตราส่วนคลื่นพาห้รั่วต่ำกว่า -28 dBc ตลอดช่วงความถี่และมีค่าอัตราส่วนเงาต่ำกว่า -40 dBc ตลอดช่วงความถี่

การทดสอบวงจรโคเร็กคอนเวอร์ชันควอเดรเจอร์มอดูเลเตอร์แบบไมโครสตริป ตามมาตรฐานในระบบ WCDMA เพื่อหาค่าความผิดพลาดเฟส ค่าความผิดพลาดขนาด ค่าขนาดเวกเตอร์ ความผิดพลาด และค่าอัตราส่วนกำลังงานช่องสัญญาณประชิด กระทำได้โดยป้อนสัญญาณข้อมูลเบสแบนด์ทั้งเฟส I และเฟส Q ที่มีอัตราเร็วของข้อมูลที่ 3.84 Mcps ($\alpha=0.22$) จากแหล่งกำเนิดสัญญาณข้อมูลเบสแบนด์เข้ายังวงจรควอเดรเจอร์มอดูเลเตอร์ รูปที่ 4.33 แสดงสัญญาณข้อมูลเบสแบนด์เฟส I และเฟส Q ที่ได้จากเครื่องกำเนิดสัญญาณข้อมูลเบสแบนด์ (YOGOGAWA) เพื่อใช้ทดสอบวงจรควอเดรเจอร์มอดูเลเตอร์



รูปที่ 4.33 สัญญาณข้อมูลเบสแบนด์เฟส I และ Q ที่ใช้ทดสอบวงจรควอเดรเจอร์มอดูเลเตอร์

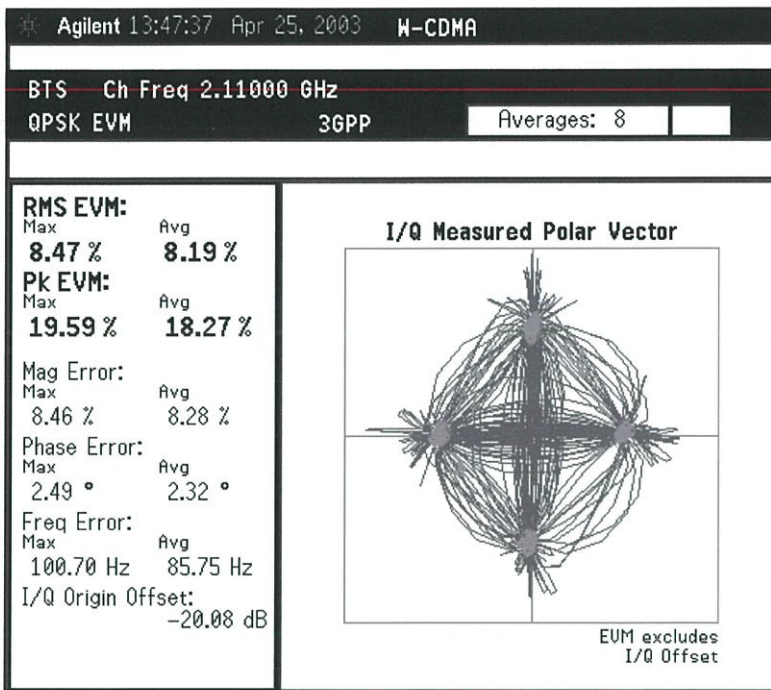
อาศัยแหล่งกำเนิดสัญญาณ (HP8648C) ในช่วงความถี่ 2.11 ถึง 2.17 GHz ที่ระดับสัญญาณ $+10$ dBm เป็นสัญญาณคลื่นพาห้ให้กับวงจรควอเดรเจอร์มอดูเลเตอร์ และข้อมูลเบสแบนด์ที่ได้จากแหล่งกำเนิดสัญญาณข้อมูลเบสแบนด์ สามารถทำการวัดค่าความผิดพลาดต่างๆได้โดยใช้สเปกตรัมแอนะไลเซอร์ (HP E4440A) ที่มีตัวเลือก (Option) ในการดีมอดูเลตสัญญาณดิจิทัลแบบ QPSK และแสดงผลในรูปแบบของเวกเตอร์โพลาร์ I และเวกเตอร์โพลาร์ Q ผลการวัดค่าความผิดพลาดเฟสค่าความผิดพลาดขนาด และค่าขนาดเวกเตอร์ความผิดพลาดของวงจรควอเดรเจอร์มอดูเลเตอร์ แสดงได้ดังตารางที่ 4.2

ตารางที่ 4.2 ค่าความผิดพลาดเฟส ค่าความผิดพลาดขนาด และค่าขนาดเวกเตอร์ความผิดพลาดของวงจรควอดเรเจอร์มอดูเลเตอร์

ความถี่ (GHz)	ค่าความผิดพลาดเฟส		ค่าความผิดพลาดขนาด		ค่าขนาดเวกเตอร์ความผิดพลาด	
	สูงสุด	เฉลี่ย	สูงสุด	เฉลี่ย	สูงสุด	เฉลี่ย
2.11	2.49 °	2.32 °	6.46 %	6.28 %	8.47 %rms	8.19 %rms
2.12	3.00 °	2.82 °	6.25 %	5.84 %	8.12 %rms	7.64 %rms
2.13	2.76 °	2.72 °	5.88 %	5.71 %	7.52 %rms	7.43 %rms
2.14	3.59 °	3.39 °	5.45 %	5.23 %	8.03 %rms	7.93 %rms
2.15	3.06 °	2.88 °	4.88 %	4.64 %	7.17 %rms	6.86 %rms
2.16	2.66 °	2.36 °	4.68 %	4.64 %	6.50 %rms	6.02 %rms
2.17	2.71 °	2.54 °	4.96 %	4.37 %	6.74 %rms	6.46 %rms

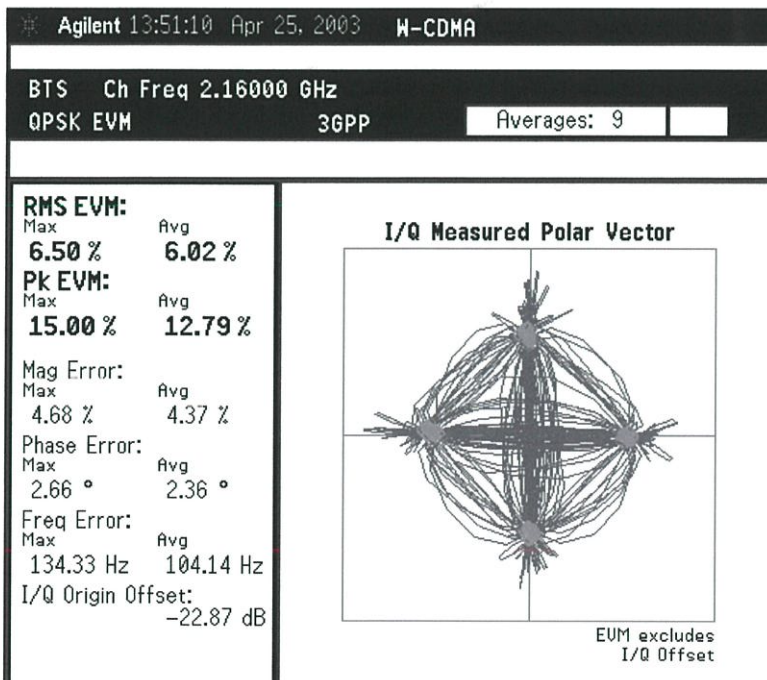
ตารางที่ 4.2 แสดงผลการวัดค่าความผิดพลาดเฟส ค่าความผิดพลาดขนาด และค่าขนาดเวกเตอร์ความผิดพลาดที่ได้จากวงจรควอดเรเจอร์มอดูเลเตอร์ ซึ่งพบว่า ก) ค่าความผิดพลาดเฟสสูงสุดของวงจรควอดเรเจอร์มอดูเลเตอร์มีค่าต่ำกว่า 3.59 ° ตลอดช่วงความถี่ โดยมีค่าต่ำที่สุดที่ 2.49 ° ที่ความถี่ 2.11 GHz มีค่าสูงสุดที่ 3.59 ° ที่ความถี่ 2.14 GHz และค่าความผิดพลาดเฟสเฉลี่ยของวงจรควอดเรเจอร์มอดูเลเตอร์มีค่าต่ำกว่า 3.39 ° ตลอดช่วงความถี่ โดยมีค่าต่ำที่สุดที่ 2.32 ° ที่ความถี่ 2.11 GHz มีค่าสูงสุดที่ 3.39 ° ที่ความถี่ 2.14 GHz ข) ค่าความผิดพลาดขนาดสูงสุดของวงจรควอดเรเจอร์มอดูเลเตอร์มีค่าต่ำกว่า 6.46 % ตลอดช่วงความถี่ โดยมีค่าต่ำที่สุดที่ 4.68 % ที่ความถี่ 2.16 GHz มีค่าสูงสุดที่ 6.46 % ที่ความถี่ 2.11 GHz และค่าความผิดพลาดขนาดเฉลี่ยของวงจรควอดเรเจอร์มอดูเลเตอร์มีค่าต่ำกว่า 6.28 % ตลอดช่วงความถี่ โดยมีค่าต่ำที่สุดที่ 4.64 % ที่ความถี่ 2.16 GHz มีค่าสูงสุดที่ 6.28 % ที่ความถี่ 2.11 GHz ค) ค่าขนาดเวกเตอร์ความผิดพลาดสูงสุดของวงจรควอดเรเจอร์มอดูเลเตอร์มีค่าต่ำกว่า 8.47 %rms ตลอดช่วงความถี่ โดยมีค่าต่ำที่สุดที่ 6.50 %rms ที่ความถี่ 2.16 GHz มีค่าสูงสุดที่ 8.47 %rms ที่ความถี่ 2.11 GHz และค่าขนาดเวกเตอร์ความผิดพลาดเฉลี่ยของวงจรควอดเรเจอร์มอดูเลเตอร์มีค่าต่ำกว่า 8.19 %rms ตลอดช่วงความถี่ โดยมีค่าต่ำที่สุดที่ 6.02 %rms ที่ความถี่ 2.16 GHz มีค่าสูงสุดที่ 8.19 %rms ที่ความถี่ 2.11 GHz

ผลการวัดคุณภาพของสัญญาณ QPSK และแสดงผลการวัดในรูปของเวกเตอร์โพลาไรซ์ I/Q ด้วยเครื่องวิเคราะห์สัญญาณเวกเตอร์ (Vector Signal Analyzer: VSA) แสดงได้ดังรูปที่ 4.34 และรูปที่ 4.35 รูปที่ 4.34 แสดงเวกเตอร์โพลาไรซ์ I/Q ของสัญญาณเอาต์พุตจากวงจรควอดเรเจอร์มอดูเลเตอร์ที่คลื่นพาห้ความถี่ 2.11 GHz ซึ่งมีค่าขนาดเวกเตอร์ความผิดพลาดสูงสุดในช่วงความถี่ใช้งาน



รูปที่ 4.34 เวกเตอร์โพลาไรซ์ I/Q ของสัญญาณเอาต์พุตจากวงจรควอดเรเจอร์มอดูเลเตอร์ที่ความถี่คลื่นพาห์ 2.11 GHz ซึ่งมีค่าขนาดเวกเตอร์ความผิดพลาดสูงสุด

รูปที่ 4.35 แสดงเวกเตอร์โพลาไรซ์ I/Q ของสัญญาณเอาต์พุตจากวงจรควอดเรเจอร์มอดูเลเตอร์ที่ความถี่คลื่นพาห์ความถี่ 2.16 GHz ซึ่งมีค่าขนาดเวกเตอร์ความผิดพลาดต่ำสุดในช่วงความถี่ใช้งาน



รูปที่ 4.35 เวกเตอร์โพลาไรซ์ I/Q ของสัญญาณเอาต์พุตจากวงจรควอดเรเจอร์มอดูเลเตอร์ที่ความถี่คลื่นพาห์ 2.16 GHz ซึ่งมีค่าขนาดเวกเตอร์ความผิดพลาดต่ำที่สุด

ค่ากำลังงานรวม (Total Power) และค่าแบนด์วิidthที่ช่องสัญญาณ (Occupied Bandwidth) อาศัยสเปกตรัมแอนะไลเซอร์ทำการวัด ผลการทดลองวัดค่ากำลังงานรวมและค่าแบนด์วิidthที่ช่องสัญญาณของสเปกตรัมเฮตซ์พุตที่ได้จากการมอดูเลตข้อมูลเบสแบนด์ที่มีอัตราเร็วข้อมูล 3.84 Mcps ($\alpha=0.22$) จากเครื่องกำเนิดข้อมูลเบสแบนด์ เข้ากับคลื่นพาห้ช่วงความถี่ 2.11 ถึง 2.17 GHz ที่มีระดับสัญญาณ +10 dBm จากเครื่องกำเนิดสัญญาณแสดงได้ดังตารางที่ 4.3

ตารางที่ 4.3 ค่ากำลังงานรวม และค่าแบนด์วิidthที่ช่องสัญญาณของสเปกตรัมเฮตซ์พุตจากวงจรควอเดรเจอร์มอดูเลเตอร์

ความถี่คลื่นพาห้ (GHz)	ค่าแบนด์วิidthที่ช่องสัญญาณ (MHz)	ค่ากำลังงานช่องสัญญาณ (dBm)
2.11	4.2796	0.44
2.12	4.2355	0.67
2.13	4.2256	0.35
2.14	4.2796	0.63
2.15	4.2319	0.65
2.16	4.2736	0.28
2.17	4.2903	0.22

ตารางที่ 4.3 แสดงผลการทดลองวัดค่ากำลังงานรวม และค่าแบนด์วิidthที่ช่องสัญญาณที่ได้จากวงจรควอเดรเจอร์มอดูเลเตอร์ จากการทดลองพบว่า ค่าแบนด์วิidthที่ช่องสัญญาณมีค่าระหว่าง 4.2256 ถึง 4.2903 MHz โดยแบนด์วิidthที่ช่องสัญญาณมีค่าสูงสุดเท่ากับ 4.2903 MHz ที่ความถี่คลื่นพาห้ 2.17 GHz และแบนด์วิidthที่ช่องสัญญาณมีค่าต่ำสุดเท่ากับ 4.2256 MHz ที่ความถี่คลื่นพาห้ 2.13 GHz ซึ่งพบว่าแบนด์วิidthที่ช่องสัญญาณมีค่าค่อนข้างคงที่ตลอดช่วงความถี่คลื่นพาห้ โดยค่าแบนด์วิidthที่ช่องสัญญาณมีค่าเปลี่ยนแปลงต่ำกว่า 1.50% จากค่าแบนด์วิidthเฉลี่ย (4.2594 MHz) ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz

จากผลการทดลองวัดค่ากำลังงานรวมของช่องสัญญาณ พบว่า มีค่าระหว่าง 0.22 ถึง 0.65 dBm โดยค่ากำลังงานรวมของช่องสัญญาณมีค่าต่ำสุดเท่ากับ 0.22 dBm ที่ความถี่คลื่นพาห้ 2.17 GHz และมีค่าสูงสุดเท่ากับ 0.65 dBm ที่ความถี่คลื่นพาห้ 2.15 GHz ซึ่งพบว่าค่ากำลังงานรวมของช่องสัญญาณมีค่าค่อนข้างคงที่ตลอดช่วงความถี่ โดยค่ากำลังงานรวมของช่องสัญญาณมีการเปลี่ยนแปลงต่ำกว่า 0.43 dBm ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz

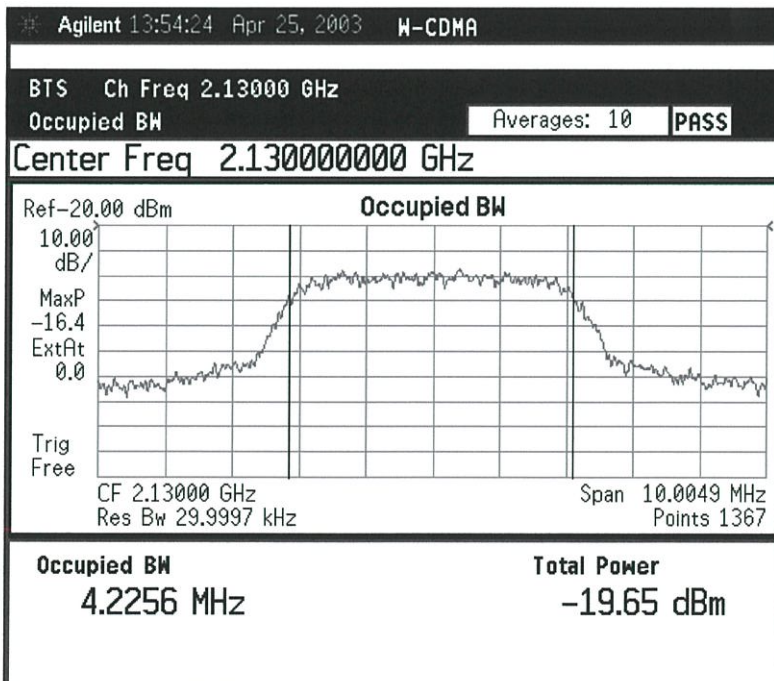
ผลการทดลองวัดค่าอัตราส่วนกำลังงานช่องสัญญาณประชิด ของสเปกตรัมเฮตซ์พุตที่ได้จากวงจรมอดูเลเตอร์ที่ความถี่ออฟเซต 5 MHz จากคลื่นพาห้ แสดงได้ดังตารางที่ 4.4

ตารางที่ 4.4 ค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดของวงจรควอดเรเจอร์มอดูเลเตอร์

ความถี่คลื่นพาห้ (GHz)	ค่าอัตราส่วนกำลังงาน ช่องสัญญาณประชิด (dBc)
2.11	-41
2.12	-43
2.13	-45
2.14	-44
2.15	-41
2.16	-42
2.17	-40

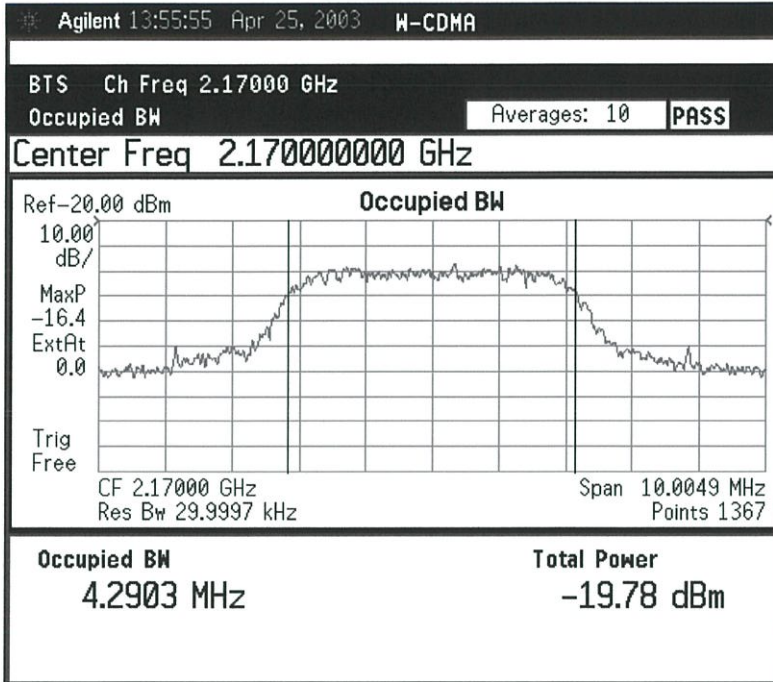
ผลการวัดค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดตามตารางที่ 4.4 พบว่า ค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดของวงจรควอดเรเจอร์มอดูเลเตอร์มีค่าต่ำกว่า -40 dBc ตลอดช่วงความถี่คลื่นพาห้ 2.11 ถึง 2.17 GHz โดยมีค่าสูงสุดเท่ากับ -40 dBc ที่ความถี่คลื่นพาห้ 2.17 GHz และมีค่าต่ำสุดที่ -45 dBc ที่ความถี่คลื่นพาห้ 2.13 GHz

รูปที่ 4.36 และรูปที่ 4.37 แสดงสเปกตรัมของสัญญาณเอาต์พุตจากวงจรควอดเรเจอร์มอดูเลเตอร์ที่ความถี่คลื่นพาห้เท่ากับ 2.13 และ 2.17 GHz ตามลำดับ



รูปที่ 4.36 สเปกตรัมของสัญญาณเอาต์พุตจากวงจรควอดเรเจอร์มอดูเลเตอร์ที่ความถี่ 2.13 GHz (ตัวลดทอนภายนอกที่ 20 dB)

จากรูปที่ 4.36 พบว่า ที่ความถี่คลื่นพาห์เท่ากับ 2.13 GHz สเปกตรัมของสัญญาณเอาต์พุต จากวงจรควอดเรเจอร์มอดูเลเตอร์มีค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดต่ำที่สุด โดยมีค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดเท่ากับ -45 dBc ค่าแบนด์วิดท์ช่องสัญญาณมีค่าเท่ากับ 4.2256 MHz และค่ากำลังงานรวมมีค่าเท่ากับ 0.35 dBm



รูปที่ 4.37 สเปกตรัมของสัญญาณเอาต์พุตจากวงจรควอดเรเจอร์มอดูเลเตอร์ที่ความถี่ 2.17 GHz (ตัวลดทอนภายนอกที่ 20 dB)

จากรูปที่ 4.37 พบว่า ที่ความถี่คลื่นพาห์เท่ากับ 2.17 GHz สเปกตรัมของสัญญาณเอาต์พุต จากวงจรควอดเรเจอร์มอดูเลเตอร์มีค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดสูงที่สุด โดยมีค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดเท่ากับ -40 dBc ค่าแบนด์วิดท์ช่องสัญญาณมีค่าเท่ากับ 4.2903 MHz และค่ากำลังงานรวมมีค่าเท่ากับ 0.22 dBm

4.5 สรุป

ในบทที่ 4 ของวิทยานิพนธ์ฉบับนี้ได้มีการนำเสนอการออกแบบและการสร้างวงจรโคเร็กคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์แบบไมโครสตริปขึ้น โดยอาศัยองค์ประกอบของวงจรภายใน 4 วงจร ได้แก่ วงจรแบ่งกำลังแบบ 2 ทางของวิลกินสัน วงจรชอตต์กีไดโอดสวิตช์ วงจรเลื่อนเฟสสัญญาณ $+90^\circ$ หรือ -90° ที่สร้างจากวงจรเชื่อมต่อแบบมีทิศทางชนิดเส้นขนาน และวงจรรวมสัญญาณแบบฉากที่สร้างจากวงจรเชื่อมต่อแบบมีทิศทางชนิดเส้นกึ่ง วงจรมอดูเลเตอร์ออกแบบและสร้างขึ้นจากวัสดุฐานรองชนิดไฮโดรคาร์บอนเซรามิก วงจรที่ออกแบบและสร้างได้ถูกวัดผลการ

ทดลองในรูปของค่าต่างๆ โดยใช้เนตเวิร์กแอนะไลเซอร์ เครื่องกำเนิดสัญญาณ และสเปกตรัมแอนะไลเซอร์ คุณสมบัติของวงจรควอดเรเจอร์มอดูเลเตอร์ที่สร้างจริงสามารถสรุปได้ดังนี้คือ

- ช่วงความถี่ใช้งาน	2.11 ถึง 2.17 GHz
- ขนาดของวงจร	5.9×11.8 cm
- ค่าการสูญเสียย้อนกลับอินพุต	< -9 dB
- ค่าการสูญเสียย้อนกลับเอาต์พุต	< -18 dB
- ค่าการสูญเสียเนื่องจากการใส่แทรก	< -8 dB
- ค่าความผิดพลาดเฟส	$< 3.59^\circ$
- ค่าความผิดพลาดขนาด	$< 6.46\%$
- ค่าขนาดเวกเตอร์ความผิดพลาด	$< 8.47\%$ rms
- ค่าอัตราส่วนกำลังงานช่องสัญญาณประชิด	< -40 dBc

หากเปรียบเทียบคุณสมบัติของวงจรโคเร็กคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์ที่สร้างขึ้นกับวงจรควอดเรเจอร์มอดูเลเตอร์ของ T. Sakata และคณะ [36] ซึ่งมีค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดน้อยกว่า -30 dBc พบว่า วงจรมอดูเลเตอร์ที่สร้างขึ้นมีค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดดีกว่าวงจรควอดเรเจอร์มอดูเลเตอร์ของ T. Sakata ถึง 10 dB หรือหากเปรียบเทียบกับวงจรควอดเรเจอร์มอดูเลเตอร์ของ M. Muraguchi และคณะ [37] ซึ่งมีอัตราส่วนน้อยกว่า -37 dBc พบว่า วงจรควอดเรเจอร์มอดูเลเตอร์ที่สร้างขึ้นมีค่าอัตราส่วนเงาดีกว่าวงจรควอดเรเจอร์มอดูเลเตอร์ของ M. Muraguchi และคณะเท่ากับ 3 dB และหากเปรียบเทียบค่าอัตราส่วนส่วนกำลังงานช่องสัญญาณประชิดกับวงจรควอดเรเจอร์มอดูเลเตอร์ของ T. Maruyama และคณะ [38] พบว่ามีค่าใกล้เคียงกัน ดังนั้นวงจรโคเร็กคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์ที่สร้างขึ้นจึงมีคุณสมบัติที่ดีต่อการประยุกต์ใช้งานกับเครื่องส่งสถานีฐานในระบบ WCDMA

บทที่ 5

วงจรรขยายกำลัง

5.1 กล่าวนำ

ในระบบเครื่องรับส่งวงจรรขยายมีหน้าที่เพิ่มกำลังงานให้กับสัญญาณในระบบ วงจรรขยายแต่ละประเภทมีคุณสมบัติที่แตกต่างกันขึ้นอยู่กับคุณสมบัติของวงจรรขยายเองและจุดประสงค์การนำไปใช้งาน ในระบบสื่อสารไร้สายคุณภาพของสัญญาณเอาต์พุตจากวงจรเครื่องส่งขึ้นอยู่กับคุณสมบัติของวงจรรขยายกำลังด้วยเช่นกัน หน้าที่หลักของวงจรรขยายกำลังคือเพิ่มกำลังงานให้กับสัญญาณอินพุตที่เข้าวงจรรขยายกำลังและให้เอาต์พุตจากวงจรรขยายกำลังที่มีกำลังงานเพิ่มขึ้น โดยยังคงคุณสมบัติของสัญญาณอินพุตไว้ นั่นคือวงจรรขยายกำลังควรให้สัญญาณเอาต์พุตที่มีความผิดเพี้ยนไปจากสัญญาณอินพุตต่ำที่สุด ความผิดเพี้ยนของสัญญาณเอาต์พุตจากวงจรรขยายกำลังขึ้นอยู่กับคุณสมบัติความเป็นเชิงเส้นของวงจรรขยายกำลัง นอกจากความเป็นเชิงเส้นของวงจรรขยายกำลังแล้วสิ่งที่ต้องคำนึงถึงอย่างยิ่งสำหรับวงจรรขยายกำลังคือ ประสิทธิภาพของวงจรรขยายกำลัง วงจรรขยายกำลังที่ดีควรมีประสิทธิภาพสูง ทั้งนี้เพื่อให้กำลังงานที่จ่ายเข้าสู่วงจรรขยายหมดเปลืองในรูปแบบอื่นๆ น้อยที่สุด

คุณสมบัติความเป็นเชิงเส้นและประสิทธิภาพของวงจรรขยายกำลังขึ้นอยู่กับโหมดการทำงานหรือคลาสของวงจรรขยายกำลัง โหมดการทำงานของวงจรรขยายกำลังความถี่สูงที่เป็นที่รู้จักและใช้งานอย่างแพร่หลายได้แก่

วงจรรขยายกำลังคลาส เอ (Class A Power Amplifier) วงจรรขยายกำลังในโหมดการทำงานนี้ อุปกรณ์แอกทิฟหรือทรานซิสเตอร์ในวงจรจะถูกไบแอสด้วยกระแสที่มากกว่าวงจรรขยายกำลังในโหมดอื่นๆ คุณสมบัติที่สำคัญของวงจรรขยายกำลังในคลาส เอ นี้คือ มีความเป็นเชิงเส้นสูงที่สุดหากเปรียบเทียบกับวงจรรขยายกำลังในคลาสอื่นๆ แต่มีข้อเสียเปรียบหากคือมีประสิทธิภาพต่ำที่สุด โดยประสิทธิภาพสูงสุดที่ได้รับจากวงจรรขยายกำลังในคลาส เอ มีค่าเพียง 50 % เท่านั้น ดังนั้นวงจรรขยายกำลังในคลาส เอ จึงเหมาะสมกับการประยุกต์ใช้งานกับระบบที่ต้องการวงจรรขยายกำลังที่มีความเป็นเชิงเส้นสูง และไม่สำคัญกับประสิทธิภาพของวงจรรขยายกำลังมากนัก เช่นในระบบ WCDMA เป็นต้น [39]

วงจรรขยายกำลังคลาส บี (Class B Power Amplifier) วงจรรขยายกำลังในโหมดนี้ สร้างขึ้นโดยประกอบด้วยทรานซิสเตอร์ในวงจร 2 ตัว ที่มีชนิดตรงกันข้ามกัน และต่อกันแบบคู่ประกอบ (Complementary) หรือทรานซิสเตอร์ชนิดเดียวกันจำนวน 2 ตัวและหม้อแปลงรวมสัญญาณด้านเอาต์พุต การทำงานของวงจรรขยายกำลังในโหมดนี้ทรานซิสเตอร์ภายในจะทำงานสลับกัน วงจรรขยายกำลังในคลาสบีนี้ไม่เหมาะสมกับวงจรรขยายความถี่สูงนัก เนื่องจากใช้ทรานซิสเตอร์จำนวน 2

ตัวที่มีชนิดตรงกันข้ามกัน ซึ่งหาได้ยากในงานกำลังสูงช่วงความถี่สูง วงจรขยายกำลังในคลาสบีพบเห็นบ่อยกับวงจรขยายกำลังช่วงความถี่เสียง เนื่องจากที่ความถี่ต่ำวงจรขยายกำลังมีอัตราขยายสูงจึงสามารถอาศัยการป้อนกลับแบบลบเพื่อลดทอนความผิดเพี้ยนของวงจรขยายกำลังลงได้ วงจรขยายกำลังในคลาส บี นี้มีประสิทธิภาพสูงกว่าในคลาส เอ คือมีประสิทธิภาพสูงสุดเท่ากับ 79% [39]

วงจรรขยายกำลังคลาส ซี (Class C) วงจรรขยายกำลังในคลาสนี้ถือได้ว่าเป็นวงจรรขยายกำลังที่ให้ประสิทธิภาพในการทำงานสูงสุด คือมีประสิทธิภาพสูงสุดเท่ากับ 100% แต่วงจรรขยายกำลังในคลาสนี้ต้องการกำลังงานของสัญญาณอินพุตที่เข้าวงจรรขยายกำลังที่สูง เพื่อทำให้วงจรรขยายกำลังทำงานได้ นอกจากนั้นวงจรรขยายกำลังในคลาส ซี นี้ยังมีความผิดเพี้ยนมากที่สุดอีกด้วย [39]

นอกเหนือจากวงจรรขยายกำลังในคลาสที่กล่าวมาแล้วนี้ ยังมีวงจรรขยายกำลังในคลาสอื่นที่อาศัยการทำงานที่คาบเกี่ยวระหว่างคลาส เช่น วงจรรขยายกำลังคลาส เอบี (Class AB Power Amplifier) ซึ่งเป็นการทอนกระแสไบแอสของวงจรรขยายกำลังในคลาส เอ ลง เพื่อให้วงจรรขยายกำลังทำงานเพียงครึ่งซีกของสัญญาณอินพุตเท่านั้น ซึ่งวงจรรขยายกำลังในคลาสนี้ต้องการขนาดสัญญาณอินพุตที่สูงเช่นกัน ดังนั้นวงจรรขยายกำลังในคลาส เอบี จึงเหมาะสมกับการประยุกต์ใช้กับระบบที่ไม่ต้องการความเป็นเชิงเส้นของวงจรรขยายกำลังมากนัก

เนื่องจากสเปกตรัมของสัญญาณระบบ WCDMA มีความไวต่อความเป็นเชิงเส้นของวงจรรขยายกำลังมาก ดังนั้นหากวงจรรขยายกำลังมีความผิดเพี้ยนสูงแล้วสเปกตรัมในระบบ WCDMA จะเกิดการแผ่กระจายของแถบความถี่ที่สูงขึ้น ส่งผลให้ค่าความผิดพลาดบิตที่เครื่องรับมีค่าเพิ่มมากขึ้น นอกจากนั้นแล้ว ความไม่เป็นเชิงเส้นที่เกิดขึ้นจากวงจรรขยายกำลังยังทำให้ค่าอัตราส่วนกำลังงานช่องสัญญาณประชิด (ACPR) มีค่าเพิ่มมากขึ้น การที่ค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดมีค่าสูงขึ้นเปรียบเสมือนระดับสัญญาณรบกวนในช่องสัญญาณข้างเคียงมีค่าสูงขึ้น ด้วยสาเหตุต่างๆ ที่กล่าวมานี้วงจรรขยายกำลังในระบบ WCDMA จึงต้องการความเป็นเชิงเส้นสูงเพื่อลดค่าความผิดพลาดต่างๆ ที่เกิดขึ้นให้น้อยลงที่สุด

5.2 ทฤษฎีและหลักการ

วงจรรขยายกำลังมีองค์ประกอบหลักที่สำคัญ ซึ่งทำหน้าที่ขยายกำลังงานให้กับสัญญาณคือ ทรานซิสเตอร์ในวงจร ทรานซิสเตอร์ในวงจรรขยายกำลังความถี่สูงมีทั้งชนิดที่เป็นหลอดสุญญากาศและทรานซิสเตอร์กึ่งตัวนำ ซึ่งในปัจจุบันทรานซิสเตอร์กึ่งตัวนำเช่น ทรานซิสเตอร์ เป็นที่นิยมรับมากกว่า เนื่องจากหมดเปลืองกำลังงานในรูปความร้อนน้อยกว่า มีราคาถูก และใช้แหล่งจ่ายแรงดันในการทำงานต่ำกว่า เป็นต้น

ทรานซิสเตอร์ในวงจรรขยายกำลังความถี่สูงอาจเกิดการออสซิลเลตได้ หากอิมพีแดนซ์ของแหล่งจ่ายสัญญาณที่อินพุตของทรานซิสเตอร์ หรืออิมพีแดนซ์ของโหลดเอาต์พุตของทรานซิสเตอร์ มีค่าไม่เหมาะสม การพิจารณาความเป็นไปได้ต่อการออสซิลเลตของทรานซิสเตอร์ในวงจรรขยาย

กำลังความถี่สูง พิจารณาจากค่า “ตัวประกอบเสถียรภาพของโรลเลต” (Rollet’s Stability Factor: K) และค่าตัวประกอบช่วยเสถียรภาพ (Auxiliary Stability Factor: Δ) หรือตัวประกอบเดลตา (Delta Factor) ของทรานซิสเตอร์นั้นๆ โดยหาก

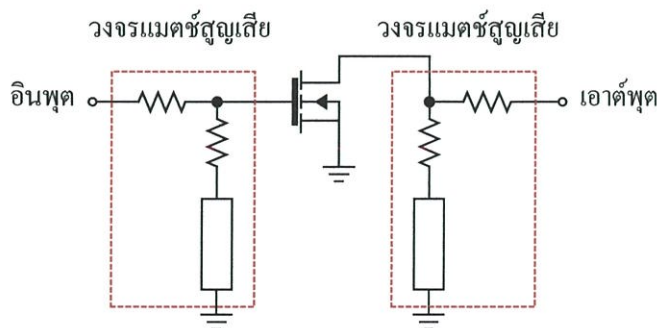
ค่า $K > 1$ และ $\Delta < 1$ หมายความว่า อิมพีแดนซ์ทุกค่าหากถูกต้องที่อินพุตหรือที่เอาต์พุตของทรานซิสเตอร์ในวงจรขยายกำลังแล้ว จะไม่ก่อให้เกิดการออสซิลเลตของทรานซิสเตอร์ขึ้นไม่ว่ากรณีใดๆ ซึ่งเรียกว่าเสถียรภาพกรณีนี้ว่า “เสถียรภาพแบบไม่มีเงื่อนไข” (Unconditionally Stable) ดังนั้นการออกแบบวงจรขยายกำลังในกรณีที่ทรานซิสเตอร์ในวงจรขยายมีค่าตัวประกอบเสถียรภาพมากกว่า 1 และมีค่าตัวประกอบช่วยเสถียรภาพน้อยกว่า 1 จึงกระทำได้ง่าย [33]

ค่า $K < 1$ และ $\Delta < 1$ หรือ ค่า $K > 1$ และ $\Delta > 1$ หมายความว่า มีอิมพีแดนซ์บางค่าหากถูกต้องเข้าที่อินพุตหรือเอาต์พุตของทรานซิสเตอร์แล้วทรานซิสเตอร์จะเกิดการออสซิลเลต ซึ่งเรียกว่าเสถียรภาพแบบนี้ว่า “เสถียรภาพแบบมีเงื่อนไข” (Conditionally Stability) ดังนั้นการออกแบบวงจรขยายกำลังในกรณีนี้จึงมีความยุ่งยากซับซ้อนมากกว่ากรณีที่ค่า $K > 1$ และ $\Delta < 1$ [33]

โดยทั่วไปตัวประกอบเสถียรภาพของทรานซิสเตอร์ที่ความถี่สูงมักมีค่าน้อยกว่า 1 ดังนั้นขบวนการในการเพิ่มเสถียรภาพให้กับทรานซิสเตอร์จึงถูกนำมาใช้ เพื่อให้ค่าตัวประกอบเสถียรภาพของทรานซิสเตอร์มีค่ามากกว่า 1 แม้ว่าจะต้องแลกกับอัตราขยายของทรานซิสเตอร์ที่มีค่าลดลงก็ตาม วงจรขยายที่อาศัยการเพิ่มเสถียรภาพให้กับทรานซิสเตอร์ภายในวงจรเช่น

5.2.1 วงจรขยายแบบแมตช์สูญเสีย (Lossy Match Amplifiers)

วงจรขยายแบบแมตช์สูญเสียอาศัยตัวต้านทานในการแมตช์อิมพีแดนซ์ด้านอินพุตของทรานซิสเตอร์ให้มีค่าสูงขึ้นเพื่อลดผลของความต้านทานลบที่อาจเกิดขึ้นที่อินพุตของทรานซิสเตอร์ นอกจากนี้ยังเป็นการลดอัตราขยายของทรานซิสเตอร์ที่ความถี่ต่ำลง โดยยังคงรักษาอัตราการสูญเสียย้อนกลับให้มีค่าคงที่ตลอดช่วงความถี่ไว้ อัตราขยายที่ได้รับจากวงจรขยายที่ใช้การแมตช์แบบสูญเสียนี้มีค่าน้อยกว่าอัตราขยายของวงจรขยายที่ใช้การแมตช์แบบบริแอกทีฟ รูปที่ 5.1 แสดงโครงสร้างพื้นฐานของวงจรขยายที่ใช้การแมตช์แบบสูญเสีย [40]

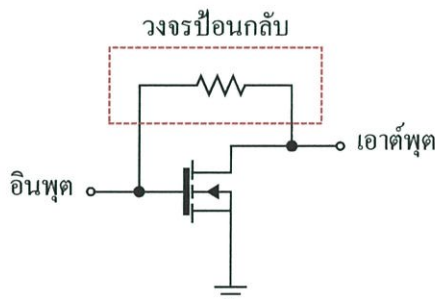


รูปที่ 5.1 โครงสร้างพื้นฐานของวงจรขยายที่ใช้การแมตช์แบบสูญเสีย

คุณสมบัติที่สำคัญของวงจรรขยายแบบแมตซ์สูญเสียซึ่งได้เปรียบกว่าวงจรรขยายที่อาศัยการเพิ่มเสถียรภาพรูปแบบอื่นๆคือ ก) ให้อัตราการขยายที่มีเสถียรภาพรวมทั้งให้ค่าการสูญเสียย้อนกลับที่อินพุตและเอาต์พุตต่ำตลอดช่วงความถี่ ข) หมดเปลืองกำลังงานต่ำ ค) มีขนาดเล็ก และ ง) สามารถนำมาต่อкасцепกันได้ง่าย แต่วงจรรขยายที่ใช้การแมตซ์แบบสูญเสียก็มีข้อเสียเช่นกัน คือ ก) มีอัตราขยายต่ำหากเปรียบเทียบกับวงจรรขยายที่ใช้การแมตซ์ด้วยอุปกรณ์รีแอกทีฟ ข) ให้กำลังงานเอาต์พุตต่ำกว่าวงจรรขยายรูปแบบอื่นๆ และ ค) วงจรรขยายมีค่าตัวเลขสัญญาณรบกวนสูงกว่าวงจรรขยายรูปแบบอื่นๆ [40]

5.2.2 วงจรรขยายแบบป้อนกลับ (Feedback Amplifier)

อาศัยการป้อนกลับแบบลบจากขาเดรนมาขาเกตสำหรับทรานซิสเตอร์ชนิดเฟดหรือจากขาคอลเล็กเตอร์มาขาเบสสำหรับทรานซิสเตอร์ชนิดไบโพลาร์ สามารถเพิ่มเสถียรภาพให้กับวงจรรขยายได้ วิธีการนี้มีประสิทธิภาพเพราะเป็นการลดอัตราขยายของทรานซิสเตอร์ลง ส่งผลให้ความเสี่ยงต่อการออสซิลเลตของทรานซิสเตอร์มีค่าลดลง นอกจากนี้วิธีการนี้ยังเป็นการทำให้อัตราขยายของทรานซิสเตอร์มีค่าคงที่ตลอดช่วงความถี่อีกด้วย รูปที่ 5.2 แสดงโครงสร้างพื้นฐานของวงจรรขยายแบบป้อนกลับ [40]



รูปที่ 5.2 โครงสร้างพื้นฐานแบบป้อนกลับ

คุณสมบัติที่สำคัญของวงจรรขยายแบบป้อนกลับซึ่งได้เปรียบกว่าวงจรรขยายที่อาศัยการเพิ่มเสถียรภาพรูปแบบอื่นๆคือ ก) ใช้อุปกรณ์จำนวนน้อย ข) วงจรรขยายมีแบนด์วิดท์กว้าง ค) มีขนาดเล็ก และ ง) สามารถนำมาต่อкасцепกันได้ง่าย แต่วงจรรขยายป้อนกลับก็มีข้อเสียเช่นกัน คือ ก) ต้องการตัวเก็บประจุกันกระแสดรย่นกลับจากเอาต์พุตมายังอินพุต และ ข) เกิดการสูญเสียในตัวต้านทานที่ใช้ป้อนกลับทำให้กำลังงานเอาต์พุตมีค่าลดลงและตัวเลขสัญญาณรบกวนมีค่าสูงขึ้น [40]

หากอัตราขยายของทรานซิสเตอร์ก่อนการป้อนกลับมีค่าสูงแล้ว อัตราขยายหลังการป้อนกลับแบบลบด้วยตัวต้านทาน (R_f) ประมาณเท่ากับ $G \approx R_f Z_0$ [41] แต่ในความเป็นจริงอัตราขยายของทรานซิสเตอร์ที่ความถี่สูงมีค่าไม่มากนัก ดังนั้นการประมาณค่าดังกล่าวจึงได้ค่าไม่ถูกต้องนัก วิธีการคำนวณหาอัตราขยายหลังการป้อนกลับแบบลบด้วยตัวต้านทานแสดงไว้ในหัวข้อ 5.3.2

5.3 การออกแบบวงจรและผลการจำลองแบบการทำงาน

วงจรรขยายกำลังที่สร้างขึ้นในวิทยานิพนธ์นี้เลือกใช้ทรานซิสเตอร์ชนิด แอลดีมอส (Laterally Diffused Metal Oxide Semi-conductor: LDMOS) ซึ่งจากงานวิจัยต่างๆ [42]-[43] พบว่า ทรานซิสเตอร์แอลดีมอสมีคุณสมบัติที่ดีกว่าทรานซิสเตอร์ชนิดอื่นๆ คือ มีอัตราขยายสูง มีประสิทธิภาพสูง มีความทนทาน มีความผิดเพี้ยนต่ำ มีการสูญเสียกำลังงานงานในรูปความร้อนน้อย และไม่มีสารประกอบของเบอริลเลียมออกไซด์ (Beryllium Oxide: BeO) ซึ่งเป็นสารที่ก่อให้เกิดอันตรายแก่ผู้ใช้ เพื่อให้วงจรรขยายกำลังที่ออกแบบมีอัตราขยายสูงจึงทำการออกแบบวงจรรขยายกำลังทั้งสิ้น 3 ภาคการขยายด้วยกัน การลำดับอัตราทกำลังของทรานซิสเตอร์แอลดีมอสจะลำดับจากน้อยไปมากโดยเรียงจากอินพุตไปยังเอาต์พุตของวงจรรขยายกำลังรวม วงจรรขยายกำลังทั้ง 3 ภาคการขยายนี้ ถูกออกแบบและสร้างขึ้นบนวัสดุฐานรองวงจรรชนิด พีทีเอฟอี (Polytetrafluoroethylene: PTFE) ซึ่งมีค่าคงตัวไดอิเล็กตริกสัมพัทธ์ (ϵ_r) เท่ากับ 3.5 ความหนาของแผ่นไดอิเล็กตริก (h) เท่ากับ 0.76 mm และมีความหนาของแผ่นตัวนำเคลือบผิว (t) ซึ่งทำจากทองแดงเท่ากับ $70 \mu\text{m}$ วงจรรขยายกำลังที่ออกแบบมีโครงสร้างแบบไมโครสตริปทั้งหมด โดยวงจรรขยายกำลังที่ออกแบบได้ถูกจำลองแบบการทำงานเพื่อตรวจสอบก่อนการออกแบบและสร้างขึ้นเป็นวงจรรจริง การออกแบบวงจรรใช้โปรแกรมไมโครเวฟออฟฟิศช่วยในการคำนวณและจำลองแบบการทำงาน การออกแบบวงจรรและผลการจำลองแบบการทำงานของวงจรรขยายกำลังในแต่ละภาคการขยายมีดังนี้ [44]

5.3.1 การออกแบบและผลการจำลองแบบการทำงานของวงจรรขยายกำลังภาคที่ 1

วงจรรขยายกำลังภาคแรกนี้เลือกใช้ทรานซิสเตอร์ชนิด แอลดีมอสเบอร์ PTF10107 แบบ N-Channel ซึ่งมีอัตราทกำลังสูงสุด 5 W และถูกต่อแบบซอร์สร่วม (Common Source) เลือกการทำงานของทรานซิสเตอร์ในคลาส เอ โดยแรงดันเดรนซอร์สมีค่าเท่ากับ 26 V และไบแอสให้มีกระแสเดรนเท่ากับ 300 mA ตารางที่ 5.1 แสดงค่า S-พารามิเตอร์ของทรานซิสเตอร์ PTF10107

ตารางที่ 5.1 ค่า S-พารามิเตอร์ของทรานซิสเตอร์ PTF10107

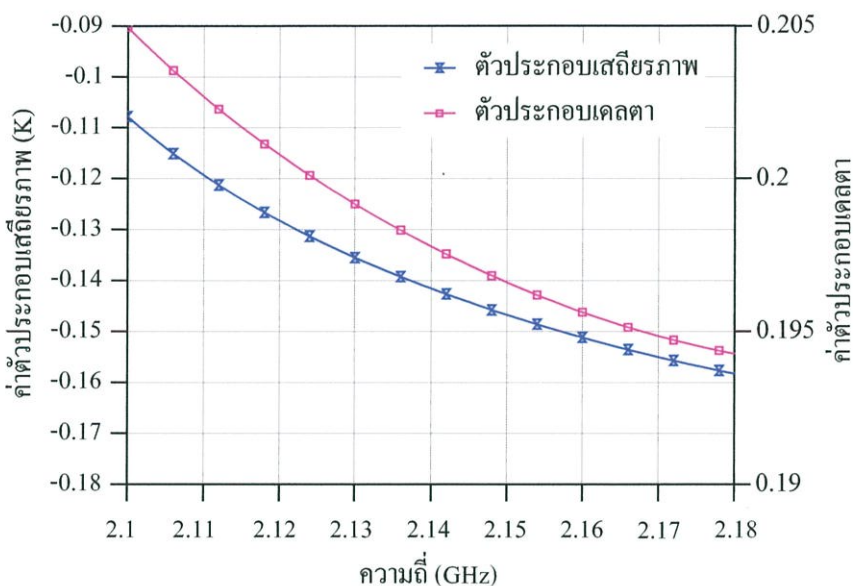
ความถี่ (GHz)	ค่า S-พารามิเตอร์			
	S_{11}	S_{21}	S_{12}	S_{22}
2.11	$0.93 \angle 161.7^\circ$	$1.52 \angle -28.5^\circ$	$0.01 \angle 70.5^\circ$	$0.93 \angle -179.3^\circ$
2.14	$0.93 \angle 160.8^\circ$	$1.48 \angle -30.0^\circ$	$0.01 \angle 69.5^\circ$	$0.93 \angle -179.7^\circ$
2.17	$0.93 \angle 159.9^\circ$	$1.45 \angle -31.5^\circ$	$0.02 \angle 68.7^\circ$	$0.93 \angle 178.8^\circ$

ค่า S-พารามิเตอร์ในตารางที่ 5.1 (จาก Data Sheet) ถูกนำมาคำนวณหาค่าตัวประกอบเสถียรภาพ (K) และค่าตัวประกอบเคลตา (Δ) ของทรานซิสเตอร์ PTF10107 โดย [45]

$$\text{ตัวประกอบเสถียรภาพ} \quad K = \frac{1 + |\Delta|^2 - |S_{11}|^2 - |S_{22}|^2}{2|S_{12}||S_{21}|} \quad (5.1)$$

$$\text{และ} \quad \Delta = S_{11}S_{22} - S_{12}S_{21} \quad (5.2)$$

เพื่อความรวดเร็วในการคำนวณ โปรแกรมไมโครเวฟออฟฟิศถูกนำมาใช้เพื่อคำนวณหาค่าตัวประกอบเสถียรภาพและค่าตัวประกอบเคลตาของทรานซิสเตอร์ PTF10107 รูปที่ 5.3 แสดงค่าตัวประกอบเสถียรภาพและค่าตัวประกอบเคลตาของทรานซิสเตอร์ PTF10107 ที่ความถี่ค่าต่างๆ ซึ่งได้จากการคำนวณค่า S-พารามิเตอร์ในตารางที่ 5.1 ด้วยสมการที่ 5.1 และสมการที่ 5.2



รูปที่ 5.3 ค่าตัวประกอบเสถียรภาพและค่าตัวประกอบเคลตาของทรานซิสเตอร์ PTF10107

จากรูปที่ 5.3 ในช่วงความถี่ 2.11 ถึง 2.17 GHz พบว่า ทรานซิสเตอร์มีค่าตัวประกอบเสถียรภาพในช่วง -0.11 ถึง -0.16 ซึ่งมีค่าน้อยกว่า 1 จึงสามารถสรุปได้โดยไม่ต้องพิจารณาค่าตัวประกอบเคลตาว่าทรานซิสเตอร์ PTF10107 นั้นอาจไม่มีเสถียรภาพได้ ดังนั้นขบวนการในการเพิ่มเสถียรภาพให้กับทรานซิสเตอร์จึงถูกนำมาใช้

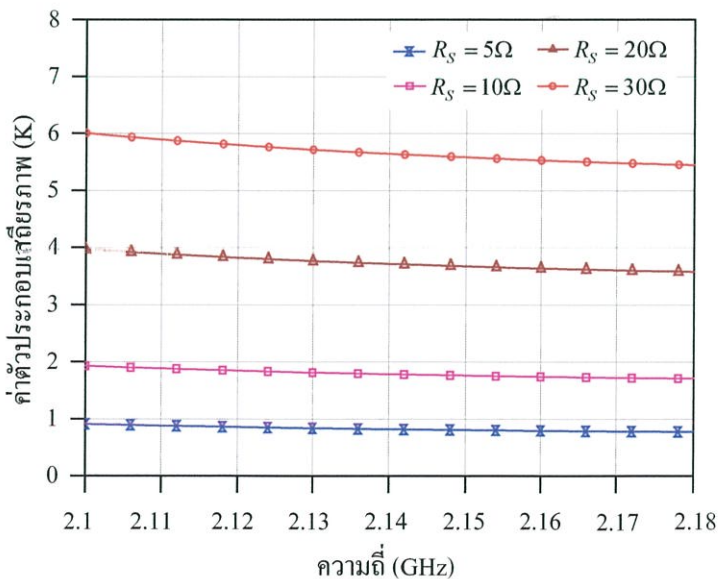
จากการทดลองพบว่า วิธีการเพิ่มเสถียรภาพให้กับทรานซิสเตอร์ PTF10107 อย่างได้ผลคือการเลือกโครงสร้างของวงจรขยายที่เป็นแบบแมตซ์สัญญาณ โดยประกอบด้วยตัวต้านทานอนุกรมอยู่ระหว่างอินพุตของทรานซิสเตอร์และแหล่งจ่ายสัญญาณ (การที่ไม่เลือกโครงสร้างวงจรที่ประกอบด้วยตัวต้านทานอนุกรมที่เอาต์พุตนั้น เนื่องมาจากที่เอาต์พุตของทรานซิสเตอร์ต้องรองรับกำลังงานที่มากกว่าอินพุต ดังนั้นตัวต้านทานที่ใช้จึงต้องสามารถทนกำลังได้มากกว่าซึ่งทำให้ตัวต้านทานดังกล่าวมีขนาดใหญ่ ส่งผลให้องค์ประกอบปรสิตกภายในเด่นชัดขึ้นมาซึ่งยากต่อการนำไปใช้งาน)

การคำนวณหาค่าตัวประกอบเสถียรภาพและค่าตัวประกอบเคลตาของทรานซิสเตอร์หลังทำการแมตซ์แบบสูญเสียด้วยตัวต้านทานอนุกรมที่อินพุตสามารถคำนวณได้ตามลำดับดังนี้คือ ก) แปลงค่า S-พารามิเตอร์ตามตารางที่ 5.1 ให้อยู่ในรูปของค่า ABCD-พารามิเตอร์โดยใช้เมตริกซ์ช่วยในการแปลง ข) เขียนค่า ABCD-พารามิเตอร์ของตัวต้านทานซึ่งอนุกรมด้านอินพุตของทรานซิสเตอร์ขึ้น ตามรูปที่ 5.1 หากวงจรขยายแบบแมตซ์สูญเสียประกอบด้วยตัวต้านทานอนุกรมที่อินพุตเพียงอย่างเดียวและกำหนดให้ตัวต้านทานอนุกรมดังกล่าวมีค่าเท่ากับ R_S แล้ว ค่า ABCD-พารามิเตอร์ของตัวต้านทานอนุกรมซึ่งเขียนในรูปเมตริกซ์มีค่าเท่ากับ [45]

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix}_{R_S} = \begin{bmatrix} 1 & R \\ 0 & 1 \end{bmatrix} \quad (5.3)$$

ค) คำนวณหาผลคูณระหว่างเมตริกซ์ซึ่งได้จากการแปลง S-พารามิเตอร์เป็น ABCD-พารามิเตอร์กับเมตริกซ์ของตัวต้านทานอนุกรมตามสมการที่ 5.3 ง) แปลงค่า ABCD-พารามิเตอร์ของผลลัพธ์ดังกล่าวให้อยู่ในรูปของค่า S-พารามิเตอร์ และ จ) นำค่า S-พารามิเตอร์ในข้อ ง. ไปคำนวณหาค่าตัวประกอบเสถียรภาพและค่าตัวประกอบเคลตาใหม่อีกครั้ง

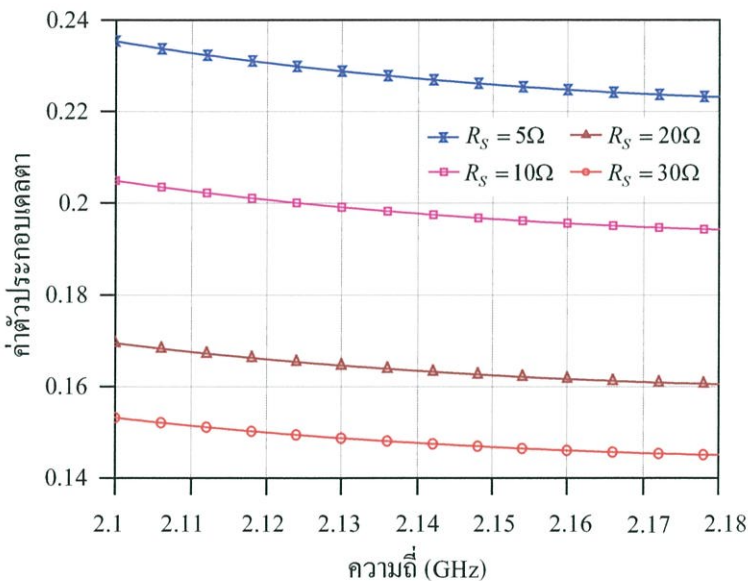
เนื่องจากการคำนวณหาค่าตัวประกอบเสถียรภาพและค่าตัวประกอบเคลตา ตามขั้นตอนดังกล่าวนี้เป็นไปด้วยความยุ่งยากและใช้เวลานาน ดังนั้นการใช้โปรแกรมไมโครเวฟออปทิคส์ช่วยในการคำนวณจึงเป็นวิธีการที่มีประสิทธิภาพ โดยในรูปที่ 5.4 แสดงค่าตัวประกอบเสถียรภาพของทรานซิสเตอร์ที่คำนวณได้หลังแมตซ์แบบสูญเสียด้วยตัวต้านทานอนุกรมค่าต่างๆ



รูปที่ 5.4 ค่าตัวประกอบเสถียรภาพของทรานซิสเตอร์ PTF10107 หลังแมตซ์แบบสูญเสียด้วยตัวต้านทานอนุกรมค่าต่างๆ

จากรูปที่ 5.4 พบว่า การแมตช์แบบสูญเสียด้วยตัวต้านทานอนุกรมค่าต่างๆ ค่าตัวประกอบเสถียรภาพของทรานซิสเตอร์หลังการแมตช์แบบสูญเสียจะมีค่าเปลี่ยนแปลงตามค่าความต้านทาน โดยในช่วงความถี่ 2.11 ถึง 2.17 GHz ก) หากใช้ค่าความต้านทานอนุกรมเท่ากับ 5Ω แล้ว ค่าตัวประกอบเสถียรภาพจะมีค่าระหว่าง 0.88 ถึง 0.78 ข) หากใช้ค่าความต้านทานอนุกรมเท่ากับ 10Ω แล้ว ค่าตัวประกอบเสถียรภาพจะมีค่าระหว่าง 1.80 ถึง 1.73 ค) หากใช้ค่าความต้านทานอนุกรมเท่ากับ 20Ω แล้ว ค่าตัวประกอบเสถียรภาพจะมีค่าระหว่าง 3.89 ถึง 3.61 และ ง) หากใช้ค่าความต้านทานอนุกรมเท่ากับ 30Ω แล้ว ค่าตัวประกอบเสถียรภาพจะมีค่าระหว่าง 5.95 ถึง 5.49

ดังที่กล่าวมาแล้วข้างต้นว่า เมื่อค่าตัวประกอบเสถียรภาพมีค่ามากกว่า 1 แล้วทรานซิสเตอร์อาจไม่เสถียรได้เช่นกันหากค่าตัวประกอบเดลตามีค่ามากกว่า 1 ดังนั้นจึงจำเป็นต้องกำหนดหาค่าตัวประกอบเดลตาของทรานซิสเตอร์เพื่อใช้ในการพิจารณาเป็นลำดับต่อไป



รูปที่ 5.5 ค่าตัวประกอบเดลตาของทรานซิสเตอร์ PTF10107 หลังแมตช์แบบสูญเสียด้วยตัวต้านทานอนุกรมค่าต่างๆ

จากรูปที่ 5.5 พบว่า ค่าตัวประกอบเดลตาของทรานซิสเตอร์ที่แมตช์แบบสูญเสียด้วยค่าตัวต้านทานอนุกรมในช่วง 5Ω ถึง 30Ω ให้ค่าตัวประกอบเดลตาน้อยกว่า 1 เสมอ โดยหากเลือกตัวต้านทานอนุกรมในวงจรแมตช์สูญเสียที่ภาคอินพุตของทรานซิสเตอร์ PTF10107 ที่ 10Ω แล้วค่าตัวประกอบเสถียรภาพจากวงจรขยายจะมีค่ามากกว่า 1.73 ตลอดช่วงความถี่และค่าตัวประกอบเดลตาจะมีค่าน้อยกว่า 0.21 ตลอดช่วงความถี่ ดังนั้นวงจรขยายกำลังที่สร้างขึ้นจึงมีเสถียรภาพแบบไม่มีเงื่อนไข ค่า S-พารามิเตอร์ของทรานซิสเตอร์ PTF10107 หลังอนุกรมด้วยตัวต้านทาน 10Ω แสดงได้ตามตารางที่ 5.2

ตารางที่ 5.2 ค่า S-พารามิเตอร์ของทรานซิสเตอร์ PTF10107 หลังแมตซ์สูญเสียด้วยตัวต้านทาน 10Ω อนุกรมด้านอินพุต

ความถี่ (GHz)	ค่า S-พารามิเตอร์			
	S_{11}	S_{21}	S_{12}	S_{22}
2.11	$0.62\angle 160.71^\circ$	$1.52\angle -71.9^\circ$	$0.01\angle 71.9^\circ$	$0.92\angle -179.4^\circ$
2.14	$0.62\angle 159.7^\circ$	$1.48\angle -28.5^\circ$	$0.01\angle 71.0^\circ$	$0.93\angle -179.6^\circ$
2.17	$0.62\angle 158.8^\circ$	$1.45\angle -29.9^\circ$	$0.01\angle 70.2^\circ$	$0.93\angle 178.7^\circ$

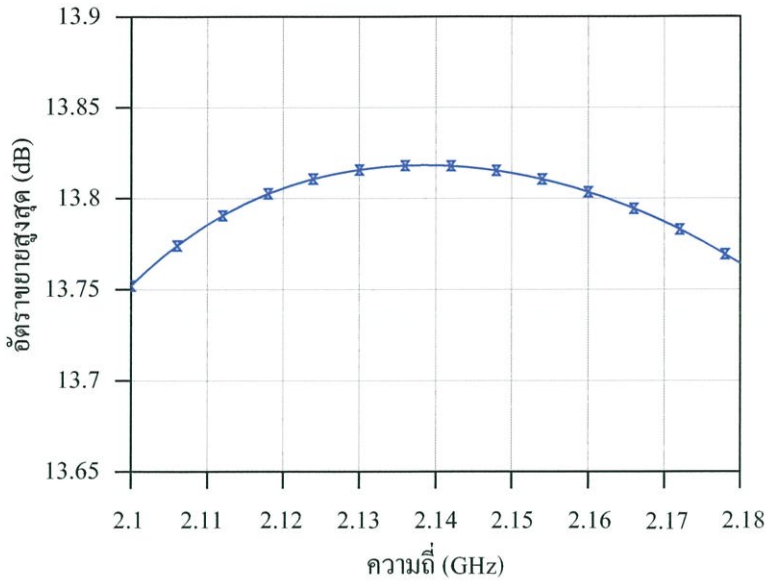
หากเปรียบเทียบค่า S-พารามิเตอร์ของทรานซิสเตอร์ PTF10107 ก่อนแมตซ์แบบสูญเสียด้วยตัวต้านทานอนุกรม (ในตารางที่ 5.1) กับค่า S-พารามิเตอร์ของทรานซิสเตอร์ PTF10107 หลังแมตซ์แบบสูญเสียด้วยตัวต้านทาน 10Ω อนุกรมที่ภาคอินพุต (ตารางที่ 5.2) พบว่า ค่าขนาดอัตรา การสูญเสียย้อนกลับอินพุตมีค่าต่ำลง โดยมีค่าเปลี่ยนจาก 0.93 มาเป็น 0.62 ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz ซึ่งจะเห็นได้ว่าความน่าจะเป็นที่อินพุตของทรานซิสเตอร์จะเกิดความต้านทานลบขึ้น นั้นมีค่าต่ำลง กล่าวได้อีกนัยหนึ่งว่าทรานซิสเตอร์มีเสถียรภาพมากขึ้นนั่นเอง

ค่า S-พารามิเตอร์ของทรานซิสเตอร์หลังการแมตซ์สูญเสียด้วยตัวต้านทานอนุกรม 10Ω ที่ภาคอินพุตถูกนำมาใช้คำนวณหาค่าอัตราขยายสูงสุด (Maximum Gain) ที่ได้รับจากทรานซิสเตอร์ โดยสามารถคำนวณได้จาก [33]

$$G_{s,\max} = \frac{|S_{21}|}{|S_{12}|} (K - \sqrt{K^2 - 1}) \quad (5.4)$$

ผลการคำนวณค่าอัตราขยายสูงสุดของทรานซิสเตอร์ PTF10107 หลังการแมตซ์แบบสูญเสียด้วยตัวต้านทานอนุกรม 10Ω ที่ภาคอินพุตของทรานซิสเตอร์ด้วยโปรแกรมไมโครเวฟออฟฟิศ แสดงดังรูปที่ 5.6

จากรูปที่ 5.6 พบว่า อัตราขยายสูงสุดของทรานซิสเตอร์ PTF10107 หลังแมตซ์สูญเสียด้วยตัวต้านทานอนุกรม 10Ω มีค่าระหว่าง 13.7 ถึง 13.8 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยทรานซิสเตอร์ให้อัตราขยายสูงสุดที่ 13.82 dB ที่ความถี่ 2.14 GHz ซึ่งอัตราขยายดังกล่าวนี้เพียงพอต่อการนำไปใช้งาน ในกรณีที่ค่าอัตราขยายสูงสุดที่คำนวณได้มีค่าไม่เพียงพอต่อการใช้งานต้องทำการเลือกค่าของตัวต้านทานอนุกรมใหม่ โดยลดค่าความต้านทานลงเพื่อให้ได้อัตราขยายที่สูงขึ้น การลดค่าตัวต้านทานลงให้อัตราขยายสูงขึ้นดังที่กล่าวแล้วในหัวข้อที่ 5.2.1 แต่ขอควรระวัง สำหรับการลดค่าของตัวต้านทานอนุกรมคือ ไม่ควรลดค่าจนค่าตัวประกอบเสถียรภาพมีค่าต่ำกว่า 1 เพราะอาจก่อให้เกิดความไม่เสถียรภาพได้ (Unstable)



รูปที่ 5.6 ค่าอัตราขยายสูงสุดของทรานซิสเตอร์ PTF10107 หลังแมตซ์แบบสูญเสียด้วยตัวต้านทานอนุกรม 10Ω

ค่า S-พารามิเตอร์ในตารางที่ 5.2 ถูกนำมาคำนวณหาค่าสัมประสิทธิ์การสะท้อนอินพุตและเอาต์พุตของทรานซิสเตอร์ซึ่งให้ค่าอัตราขยายสูงสุด (13dB) โดยค่าสัมประสิทธิ์การสะท้อนที่ให้อัตราขยายสูงสุดที่อินพุตของทรานซิสเตอร์ ($T_{i,m}$) มีค่าเท่ากับ [33]

$$\Gamma_{i,m} = C_S \left[\frac{B_S \pm \sqrt{B_S^2 - 4|C_S|^2}}{2|C_S|^2} \right] \quad (5.5)$$

เมื่อ $C_S = S_{11} - \Delta S_{22}^*$ (5.6)

และ $B_S = 1 + |S_{11}|^2 - |S_{22}|^2 - |\Delta|^2$ (5.7)

จากการคำนวณหาค่าสัมประสิทธิ์การสะท้อนที่อินพุตซึ่งวงจรถูกให้อัตราขยายสูงสุดจากทรานซิสเตอร์ หลังการแมตซ์อิมพีแดนซ์แบบสูญเสียด้วยตัวต้านทานอนุกรม 10Ω ที่อินพุตด้วยสมการที่ 5.5 ถึงสมการที่ 5.7 พบว่าที่ความถี่ 2.14 GHz $T_{i,m}$ มีค่าเท่ากับ $0.73 \angle -169.8^\circ$ หลังจากนั้นทำการเปลี่ยนค่าสัมประสิทธิ์การสะท้อนอินพุตเป็นค่าอินพุตอิมพีแดนซ์ (Z_m) โดย [45]

$$Z = Z_0 \left[\frac{1 + \Gamma}{1 - \Gamma} \right] \quad (5.8)$$

จากการคำนวณหาค่าอินพุตอิมพีแดนซ์ที่ให้ค่าสัมประสิทธิ์การสะท้อนเท่ากับ $T_{i,m}$ คือ $0.73 \angle -169.8^\circ$ ตามสมการที่ 5.8 พบว่า ค่าอินพุตอิมพีแดนซ์ของทรานซิสเตอร์ PTF10107 หลังแมตซ์อิมพีแดนซ์แบบสูญเสียด้วยตัวต้านทานอนุกรม 10Ω มีค่าเท่ากับ $7.65-j4.35$ ค่าอินพุตอิมพีแดนซ์นี้ถูกนำไปแมตซ์อิมพีแดนซ์เข้ากับอิมพีแดนซ์ของระบบ (Z_0) ซึ่งมีค่า 50Ω ในลำดับต่อไป

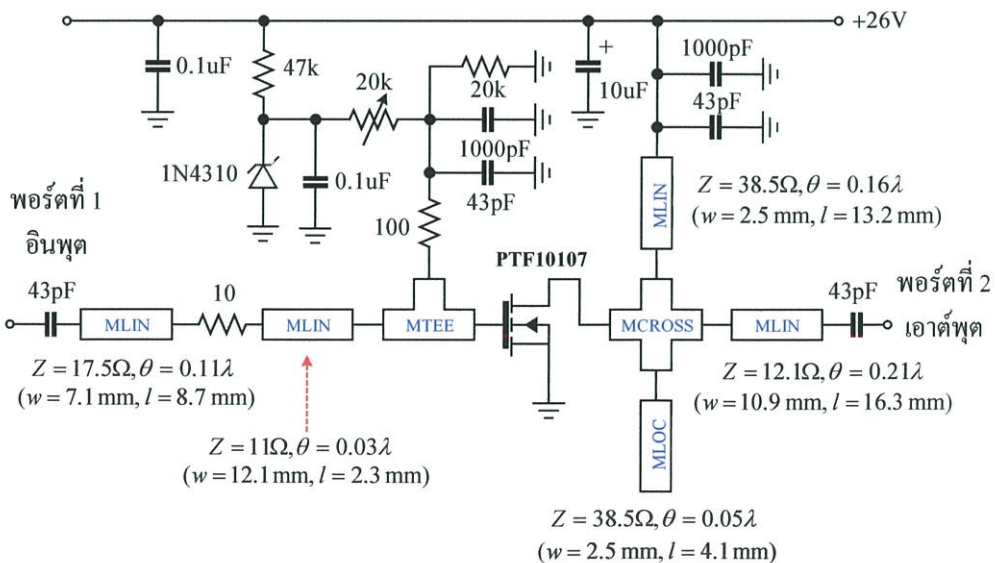
ค่าสัมประสิทธิ์การสะท้อนที่ให้อัตราขยายสูงสุดที่เอาต์พุตของทรานซิสเตอร์ ($T_{o,m}$) มีค่าเท่ากับ [33]

$$\Gamma_{o,m} = C_L \left[\frac{B_L \pm \sqrt{B_L^2 - 4|C_L|^2}}{2|C_L|^2} \right] \tag{5.9}$$

เมื่อ $C_L = S_{22} - \Delta S_{11}^*$ (5.10)

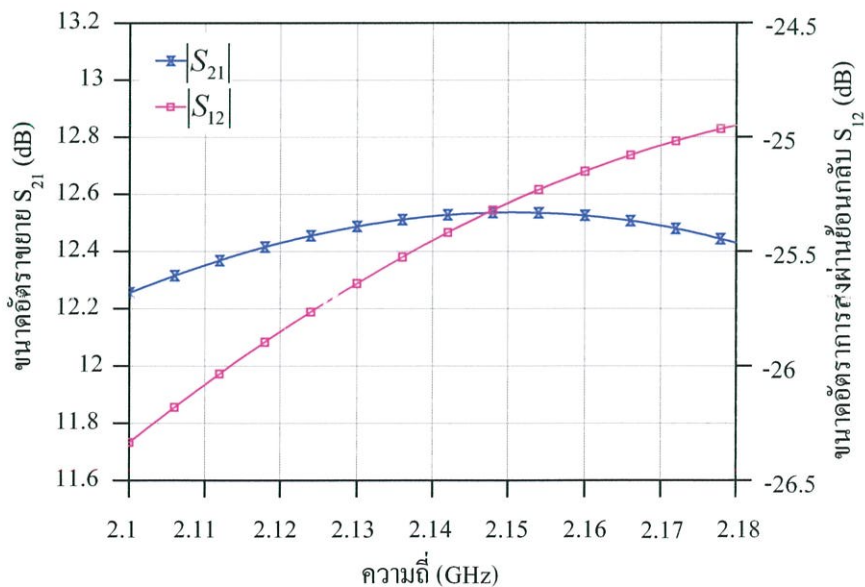
และ $B_L = 1 + |S_{22}|^2 - |S_{11}|^2 - |\Delta|^2$ (5.11)

จากการคำนวณค่าสัมประสิทธิ์การสะท้อนที่เอาต์พุต ซึ่งให้อัตราขยายสูงสุดจากทรานซิสเตอร์ตามสมการที่ 5.9 ถึงสมการที่ 5.11 พบว่าที่ความถี่ 2.14 GHz $T_{o,m}$ มีค่าเท่ากับ $0.95 \angle 179.3^\circ$ หลังจากนั้นทำการเปลี่ยนค่าสัมประสิทธิ์การสะท้อนเอาต์พุตนี้ให้อยู่ในรูปของเอาต์พุตอิมพีแดนซ์ (Z_{out}) ด้วยสมการที่ 5.8 ซึ่งจากการคำนวณ ค่าเอาต์พุตอิมพีแดนซ์มีค่าเท่ากับ $1.25+j0.3$ เช่นเดียวกับค่าอินพุตอิมพีแดนซ์ ค่าเอาต์พุตอิมพีแดนซ์นี้จะถูกนำไปแมตซ์อิมพีแดนซ์เข้ากับอิมพีแดนซ์ของระบบ (Z_0) ซึ่งมีค่าเท่ากับ 50Ω รูปที่ 5.7 แสดงวงจรสมบูรณ์ของวงจรขยายกำลังภาคการขยายที่ 1 หลังทำการแมตซ์อิมพีแดนซ์ทั้งด้านอินพุตและด้านเอาต์พุตเข้ากับอิมพีแดนซ์ 50Ω แล้ว



รูปที่ 5.7 วงจรขยายกำลังภาคการขยายที่ 1 ที่สมบูรณ์

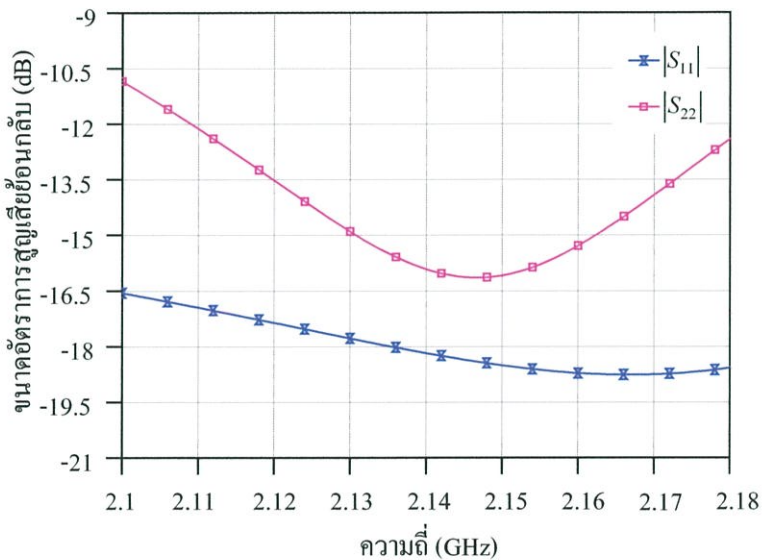
วงจรรขยายกำลังภาคที่ 1 ที่สมบูรณ์ ซึ่งแสดงในรูปที่ 5.7 ภาคอินพุตประกอบด้วย ก) ตัวเก็บประจุ 43 pF ทำหน้าที่ป้องกันกระแสตรง ข) ตัวต้านทาน 10Ω ทำหน้าที่เพิ่มเสถียรภาพและใช้ในการแมตซ์อิมพีแดนซ์ ค) สายส่งสัญญาณที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 17.5Ω และยาวเท่ากับ 0.11 เท่าของความยาวคลื่นที่ 2.14 GHz (ไมโครสตริปกว้าง 7.1 mm และยาว 8.7 mm) ทำหน้าที่แมตซ์อิมพีแดนซ์ที่อินพุต และ ง) สายส่งสัญญาณที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 11Ω และยาวเท่ากับ 0.03 เท่าของความยาวคลื่นที่ 2.14 GHz (ไมโครสตริปกว้าง 12.1 mm และยาว 2.3 mm) ทำหน้าที่แมตซ์อิมพีแดนซ์ที่อินพุตเช่นกัน ในส่วนของภาคเอาต์พุตประกอบด้วย ก) สายส่งสัญญาณที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 38.5Ω และยาวเท่ากับ 0.16 เท่าของความยาวคลื่นที่ 2.14 GHz (ไมโครสตริปกว้าง 2.5 mm และยาว 13.2 mm) ทำหน้าที่แมตซ์อิมพีแดนซ์ที่เอาต์พุตและป้อนกระแสเข้าที่ขาเดรนของทรานซิสเตอร์ ข) สายส่งสัญญาณแบบเปิดปลายสายส่งซึ่งมีอิมพีแดนซ์คุณลักษณะเท่ากับ 38.5Ω และยาวเท่ากับ 0.05 เท่าของความยาวคลื่นที่ 2.14 GHz (ไมโครสตริปกว้าง 12.1 mm และยาว 4.1 mm) ทำหน้าที่แมตซ์อิมพีแดนซ์ที่เอาต์พุต ค) สายส่งสัญญาณที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 12.1Ω และยาวเท่ากับ 0.21 เท่าของความยาวคลื่นที่ 2.14 GHz (ไมโครสตริปกว้าง 10.9 mm และยาว 16.3 mm) ทำหน้าที่แมตซ์อิมพีแดนซ์ที่เอาต์พุตเช่นกัน และ ง) ตัวเก็บประจุ 43 pF ทำหน้าที่ป้องกันกระแสตรงที่เอาต์พุตของวงจรรขยายกำลัง อุปกรณ์นอกเหนือจากที่ได้กล่าวมาแล้วทำหน้าที่ในการปรับไบแอสให้มีกระแสเดรนตามที่กำหนด และทำหน้าที่ในการบายพาสสัญญาณความถี่สูงให้กับวงจรรขยายกำลัง เพื่อไม่ให้สัญญาณย้อนกลับไปรบกวนวงจรอื่นๆที่อยู่ในเครื่องส่งด้วยกัน



รูปที่ 5.8 ผลการจำลองแบบการทำงานของขนาดอัตราส่างผ่าน S_{21} (อัตราขยาย) และขนาดอัตราส่างผ่านย้อนกลับ S_{12} (ไอโซเลชัน) ของวงจรรขยายกำลังภาคการขยายที่ 1

ผลการจำลองแบบการทำงานของวงจรรขยายกำลังในภาคการขยายที่ 1 ด้วยโปรแกรม ไมโครเวฟออปติกส์แสดงได้ดังรูปที่ 5.8 และรูปที่ 5.9

รูปที่ 5.8 แสดงผลการจำลองแบบการทำงานของขนาดอัตราการส่งผ่านจากพอร์ตอินพุต ไปยังพอร์ตเอาต์พุต ($|S_{21}|$) และขนาดอัตราการส่งผ่านจากพอร์ตเอาต์พุตกลับมายังพอร์ตอินพุต ($|S_{12}|$) ของวงจรรขยายกำลังในภาคการขยายที่ 1 จากผลการจำลองแบบการทำงานพบว่า วงจรรขยาย กำลังมีขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุต หรืออัตราขยายมีค่าประมาณ 12.4 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz นอกจากนี้ยังพบว่า ค่าขนาดอัตราการส่งผ่านจาก พอร์ตเอาต์พุตย้อนกลับมายังพอร์ตอินพุตมีค่าต่ำกว่า -25 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz (หรือกล่าวได้ว่าวงจรรขยายกำลังมีค่าไอโซเลชันย้อนกลับสูงกว่า 25 dB ตลอดช่วงความถี่)



รูปที่ 5.9 ผลการจำลองแบบการทำงานของขนาดอัตราการการสูญเสียย้อนกลับอินพุต ($|S_{11}|$) และขนาดอัตราการสูญเสียย้อนกลับเอาต์พุต ($|S_{22}|$) ของวงจรรขยายกำลังภาคที่ 1

รูปที่ 5.9 แสดงผลการจำลองแบบการทำงานของขนาดอัตราการสูญเสียย้อนกลับอินพุต ($|S_{11}|$) และขนาดอัตราการสูญเสียย้อนกลับเอาต์พุต ($|S_{22}|$) ของวงจรรขยายกำลังภาคการขยายที่ 1 จากผลการจำลองแบบการทำงานพบว่า วงจรรขยายกำลังที่ออกแบบได้มีขนาดอัตราการสูญเสียย้อน กลับอินพุตระหว่าง -16.9 ถึง -18.8 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าต่ำสุดที่ -18 dB ที่ความถี่ 2.17 GHz นอกจากนี้วงจรรขยายกำลังที่ออกแบบได้ยังมีค่าขนาดอัตราการสูญเสีย ย้อนกลับเอาต์พุตระหว่าง -12.3 ถึง -16.5 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าต่ำสุด -16.4 dB ที่ความถี่ 2.15 GHz ซึ่งจากการออกแบบวงจรและผลการจำลองแบบการทำงานที่ผ่านมา วงจรรขยายกำลังภาคที่ 1 มีคุณสมบัติเพียงพอต่อการนำไปออกแบบและสร้างขึ้นจริง

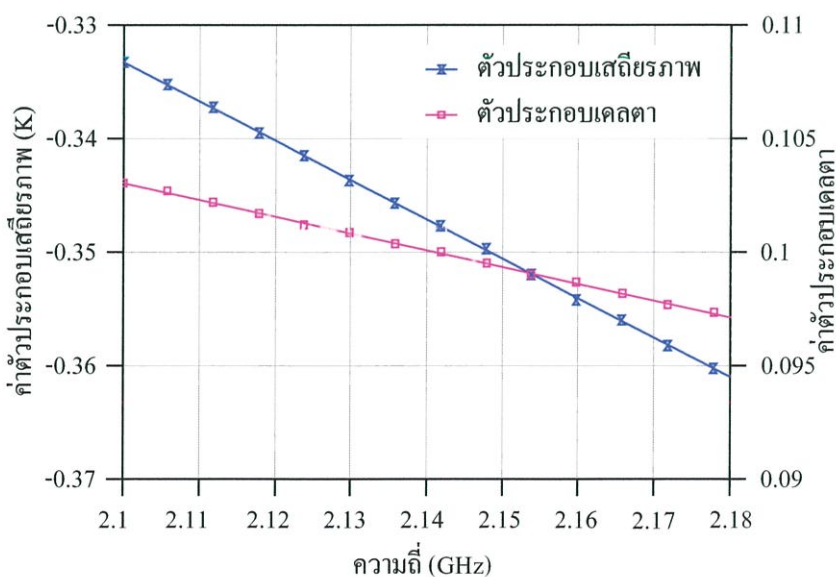
5.3.2 การออกแบบและผลการจำลองแบบการทำงานของวงจรถยายกำลังภาคที่ 2

วงจรถยายกำลังภาคที่ 2 เลือกใช้ทรานซิสเตอร์ชนิด แอลดีมอสเบอร์ PTF10053 แบบ N-Channel ซึ่งมีอัตราทนกำลังสูงสุด 12 W และถูกต่อแบบซอร์สรว่ม (Common Source) เลือกการทำงานของทรานซิสเตอร์ในคลาส เอ โดยแรงดันเดรนซอร์สมีค่าเท่ากับ 26 V และไบแอสให้กระแสเดรนเท่ากับ 500 mA ตารางที่ 5.3 แสดงค่า S-พารามิเตอร์ของทรานซิสเตอร์ PTF10053

ตารางที่ 5.3 ค่า S-พารามิเตอร์ของทรานซิสเตอร์ PTF10053

ความถี่ (GHz)	ค่า S-พารามิเตอร์			
	S_{11}	S_{21}	S_{12}	S_{22}
2.11	$0.97 \angle 158.8^\circ$	$0.45 \angle -44.4^\circ$	$0.01 \angle 68.8^\circ$	$0.97 \angle 168.8^\circ$
2.14	$0.97 \angle 158.2^\circ$	$0.44 \angle -45.6^\circ$	$0.01 \angle 68.3^\circ$	$0.97 \angle 168.3^\circ$
2.17	$0.97 \angle 157.6^\circ$	$0.43 \angle -46.7^\circ$	$0.01 \angle 67.6^\circ$	$0.97 \angle 167.6^\circ$

ค่า S-พารามิเตอร์ในตารางที่ 5.3 (จาก Data Sheet) ถูกนำมาคำนวณหาค่าตัวประกอบเสถียรภาพ (K) และค่าตัวประกอบเดลตา (Δ) ของทรานซิสเตอร์ PTF10053 โดยใช้สมการที่ 5.1 และสมการที่ 5.2 และ เพื่อความรวดเร็วในการคำนวณ โปรแกรมไมโครเวฟออฟฟิศถูกนำมาใช้เพื่อคำนวณหาค่าตัวประกอบเสถียรภาพและค่าตัวประกอบเดลตาของทรานซิสเตอร์ PTF10053 โดยในรูปที่ 5.10 แสดงค่าตัวประกอบเสถียรภาพและค่าตัวประกอบเดลตาของทรานซิสเตอร์ PTF10053 ที่คำนวณได้ที่มีความถี่ค่าต่างๆ



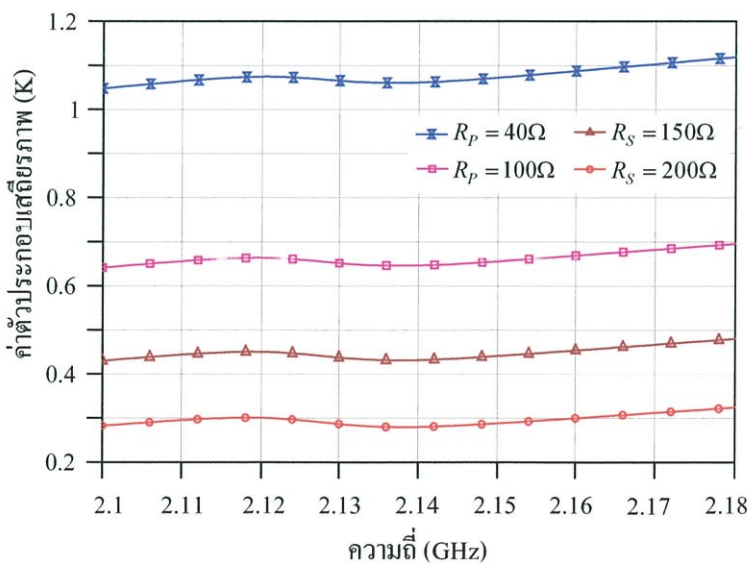
รูปที่ 5.10 ค่าตัวประกอบเสถียรภาพและค่าตัวประกอบเดลตาของทรานซิสเตอร์ PTF10053

จากรูปที่ 5.10 ในช่วงความถี่ 2.11 ถึง 2.17 GHz พบว่า ทรานซิสเตอร์มีค่าตัวประกอบเสถียรภาพระหว่าง -0.33 ถึง -0.35 ซึ่งมีค่าน้อยกว่า 1 จึงสามารถสรุปได้โดยไม่ต้องพิจารณา ค่าตัวประกอบเคลตาว่าทรานซิสเตอร์ PTF10053 นั้นอาจไม่มีเสถียรภาพได้ ขบวนการในการเพิ่มเสถียรภาพให้กับทรานซิสเตอร์จึงถูกนำมาใช้ จากการทดลองพบว่า วิธีการเพิ่มเสถียรภาพให้กับทรานซิสเตอร์ คือการเลือกโครงสร้างของวงจรขยายที่มีการป้อนกลับด้วยตัวต้านทานแบบขนาน

วิธีการคำนวณค่าตัวประกอบเสถียรภาพ และค่าตัวประกอบเคลตาของทรานซิสเตอร์ หลังทำการป้อนกลับแบบลบด้วยตัวต้านทานแบบขนาน สามารถคำนวณได้ตามลำดับดังนี้คือ ก) แปลงค่า S-พารามิเตอร์ตามตารางที่ 5.3 ให้อยู่ในรูปของค่า Y-พารามิเตอร์โดยใช้เมตริกซ์ช่วยในการแปลง ข) เขียนค่า Y-พารามิเตอร์ของตัวต้านทานใช้ในการป้อนกลับแบบขนานระหว่างอินพุตและเอาต์พุตของทรานซิสเตอร์ (ตามรูปที่ 5.2) ซึ่งหากกำหนดให้ตัวต้านทานที่ใช้ในการป้อนกลับจากขาเดรนมายังขาเกตของทรานซิสเตอร์ PTF10053 มีค่าเท่ากับ R_p ค่า Y-พารามิเตอร์ของตัวต้านทานขนานซึ่งเขียนในรูปเมตริกซ์ Y-พารามิเตอร์มีค่าเท่ากับ [45]

$$\begin{bmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{bmatrix}_{R_p} = \begin{bmatrix} 1/R_p & -1/R_p \\ -1/R_p & 1/R_p \end{bmatrix} \quad (5.12)$$

ค) คำนวณหาผลคูณระหว่างเมตริกซ์ซึ่งได้จากการแปลงค่า S-พารามิเตอร์เป็นค่า Y-พารามิเตอร์กับเมตริกซ์ของตัวต้านทานที่ใช้ป้อนกลับ ตามสมการที่ 5.12 ง) แปลงค่า Y-พารามิเตอร์ของผลลัพธ์ดังกล่าวให้อยู่ในรูปของค่า S-พารามิเตอร์ และ จ) นำค่า S-พารามิเตอร์ในข้อ ง. ไปคำนวณหาค่าตัวประกอบเสถียรภาพและค่าตัวประกอบเคลตาใหม่อีกครั้ง

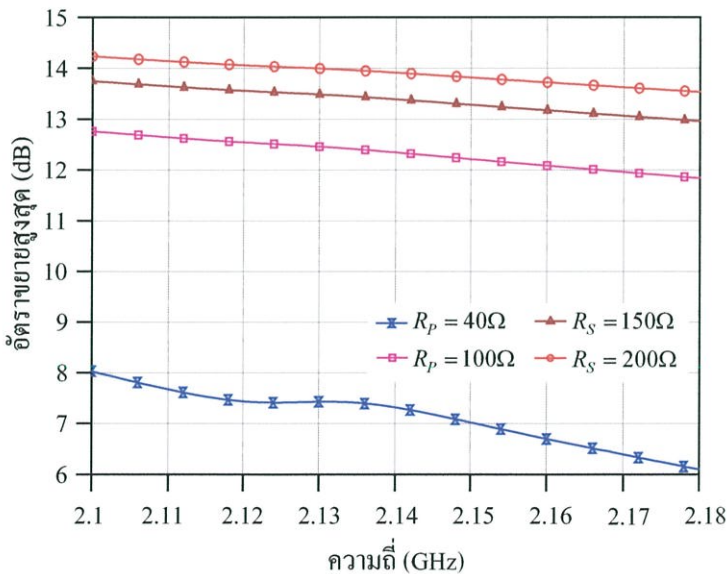


รูปที่ 5.11 ค่าตัวประกอบเสถียรภาพของทรานซิสเตอร์ PTF10053 หลังป้อนกลับด้วยตัวต้านทานแบบขนานค่าต่างๆ

จากผลการคำนวณพบว่า ก) หากใช้ค่าความต้านทานป้อนกลับเท่ากับ 200Ω วงจรมีค่าตัวประกอบเสถียรภาพระหว่าง 0.28 ถึง 0.31 ข) หากใช้ค่าความต้านทานป้อนกลับเท่ากับ 150Ω วงจรมีค่าตัวประกอบเสถียรภาพระหว่าง 0.44 ถึง 0.46 ค) หากใช้ค่าความต้านทานป้อนกลับเท่ากับ 100Ω วงจรมีค่าตัวประกอบเสถียรภาพระหว่าง 0.78 ถึง 0.82 และ ง) หากใช้ค่าความต้านทานป้อนกลับเท่ากับ 40Ω วงจรมีค่าตัวประกอบเสถียรภาพระหว่าง 1.06 ถึง 1.1 หลังจากนั้นคำนวณหาค่าอัตราขยายสูงสุดเมื่อตัวประกอบเสถียรภาพมีค่ามากกว่า 1 ด้วยสมการที่ 5.4 และคำนวณหาอัตราขยายเสถียรภาพสูงสุด (Maximum Stable Gain: MSG) เมื่อตัวประกอบเสถียรภาพมีค่าน้อยกว่า 1 ได้จาก [33]

$$G_{ms} = \frac{|S_{21}|}{|S_{12}|} \quad (5.13)$$

รูปที่ 5.12 แสดงผลการคำนวณค่าอัตราขยายสูงสุด (G_{ms}) ของทรานซิสเตอร์ PTF10053 หลังป้อนกลับแบบลบด้วยตัวต้านทานค่าต่างๆ



รูปที่ 5.12 ค่าอัตราขยายสูงสุดของทรานซิสเตอร์ PTF10053 เมื่อป้อนกลับด้วยตัวต้านทานค่าต่างๆ

ผลการคำนวณค่าอัตราขยายสูงสุด (เมื่อ $K < 1$) และอัตราขยายเสถียรภาพสูงสุด (เมื่อ $K < 1$) ตลอดช่วงความถี่ พบว่า ก) หากใช้ตัวต้านทานป้อนกลับ 40Ω อัตราขยายสูงสุดมีค่าระหว่าง 7.6 ถึง 6.4 dB ข) หากใช้ตัวต้านทานป้อนกลับ 100Ω อัตราขยายสูงสุดมีค่าระหว่าง 12.6 ถึง 12 dB ค) หากใช้ความต้านทานป้อนกลับ 150Ω อัตราขยายสูงสุดมีค่าระหว่าง 13.6 ถึง 13.0 dB และ ง) หากใช้ค่าความต้านทานป้อนกลับ 200Ω อัตราขยายสูงสุดมีค่าระหว่าง 14.1 ถึง 13.6 dB

เนื่องจากการเลือกค่าของตัวต้านทานที่ใช้ป้อนกลับแบบขนาน ควรเลือกค่าที่เมื่อป้อนกลับแล้ววงจรมีค่าตัวประกอบเสถียรภาพมากกว่า 1 และมีอัตราขยายเพียงพอต่อการใช้งาน แต่ในกรณีนี้พบว่า หากเลือกค่าตัวต้านทานป้อนกลับเท่ากับ 40Ω แล้ว วงจรขยายมีอัตราขยายสูงสุดเพียง 7.6 dB ซึ่งไม่เพียงพอต่อการนำไปใช้งานและเมื่อนำไปแมตช์อิมพีแดนซ์แล้ววงจรจะได้อัตราขยายลดต่ำลงอีก ดังนั้นวงจรขยายกำลังในภาคที่ 2 นี้จึงต้องยอมให้เกิดเสถียรภาพแบบมีเงื่อนไขขึ้น โดยอาศัยตัวต้านทานป้อนกลับที่ 150Ω ซึ่งให้ค่าตัวประกอบเสถียรภาพของทรานซิสเตอร์หลังป้อนกลับที่ 0.44 และมีอัตราขยายเสถียรภาพสูงสุดไม่ต่ำกว่า 13.0 dB ตารางที่ 5.4 แสดงค่า S-พารามิเตอร์ของทรานซิสเตอร์

ตารางที่ 5.4 ค่า S-พารามิเตอร์ของทรานซิสเตอร์ PTF10053 หลังป้อนกลับด้วยตัวต้านทาน 150Ω

ความถี่ (GHz)	ค่า S-พารามิเตอร์			
	S_{11}	S_{21}	S_{12}	S_{22}
2.11	$0.97\angle 158.8^\circ$	$0.45\angle -44.4^\circ$	$0.01\angle 68.8^\circ$	$0.97\angle 168.8^\circ$
2.14	$0.97\angle 158.2^\circ$	$0.44\angle -45.6^\circ$	$0.01\angle 68.3^\circ$	$0.97\angle 168.3^\circ$
2.17	$0.97\angle 157.6^\circ$	$0.43\angle -46.7^\circ$	$0.01\angle 67.6^\circ$	$0.97\angle 167.6^\circ$

วงกลมเสถียรภาพ (Stability Circle) ถูกนำมาใช้เพื่อแบ่งส่วนอิมพีแดนซ์ซึ่งหากถูกต่อเข้ากับอินพุตหรือเอาต์พุตของทรานซิสเตอร์ที่มีการป้อนกลับแล้วจะทำให้เกิดการออสซิลเลตเกิดขึ้น และวงกลมอัตราขยายคงที่ (Constant Gain Circle) ถูกนำมาใช้เพื่อช่วยในการตัดสินใจเลือกค่าเอาต์พุตอิมพีแดนซ์ที่ให้อัตราขยายเสถียรภาพสูงสุด ตำแหน่งของวงกลมเสถียรภาพอินพุต (Input Stability Circle) คำนวณได้จาก [45]

$$c_s = \frac{C_s}{|S_{11}|^2 - |\Delta|^2} \quad (5.14)$$

โดยมีรัศมีเท่ากับ

$$r_s = \frac{|S_{12}S_{21}|}{\left| |S_{11}|^2 - |\Delta|^2 \right|} \quad (5.15)$$

จากการคำนวณหาตำแหน่งและรัศมีของวงกลมเสถียรภาพอินพุตด้วยค่า S-พารามิเตอร์ในตารางที่ 5.4 พบว่า วงกลมเสถียรภาพอินพุตมีตำแหน่งที่ $1.07\angle 195^\circ$ และมีรัศมีเท่ากับ 0.1 ในทำนองเดียวกัน ตำแหน่งของวงกลมเสถียรภาพเอาต์พุต (Output Stability) สามารถคำนวณได้จาก [45]

$$c_L = \frac{C_S}{|S_{11}|^2 - |\Delta|^2} \quad (5.16)$$

โดยมีรัศมีเท่ากับ

$$r_L = \frac{|S_{12}S_{21}|}{||S_{11}|^2 - |\Delta|^2|} \quad (5.17)$$

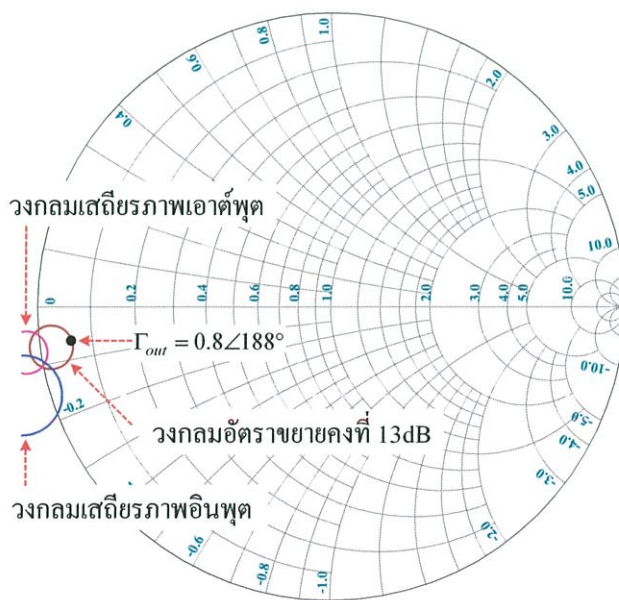
จากการคำนวณหาตำแหน่งและรัศมีวงกลมเสถียรภาพเอาต์พุตด้วยค่า S-พารามิเตอร์ในตารางที่ 5.4 พบว่า วงกลมเสถียรภาพเอาต์พุตมีตำแหน่งที่ $1.02 \angle 188^\circ$ และมีรัศมีเท่ากับ 0.07 จากนั้น คำนวณหาตำแหน่งวงกลมอัตราขยายคงที่ โดยหาต้องการอัตราขยาย (G_p) ที่ 13.0 dB (13dB Constant Gain Circle) ตำแหน่งวงกลมอัตราขยายคงที่ 13 dB สามารถคำนวณได้จาก [33]

$$d_{pL} = \frac{G_p C_S}{|1 + G_p (|S_{11}|^2 - |\Delta|^2)|} \quad (5.18)$$

โดยมีรัศมีเท่ากับ

$$r_{pL} = \frac{(1 - 2K|S_{12}S_{21}|G_p + |S_{12}S_{21}|^2 G_p^2)^{1/2}}{|1 + G_p (|S_{22}|^2 - |\Delta|^2)|} \quad (5.19)$$

จากการคำนวณหาตำแหน่งและรัศมีวงกลมอัตราขยายคงที่ 13 dB ด้วยค่า S-พารามิเตอร์ในตารางที่ 5.4 พบว่า วงกลมอัตราขยายคงที่ 13 dB มีตำแหน่ง $0.9 \angle 188^\circ$ และมีรัศมีเท่ากับ 0.07

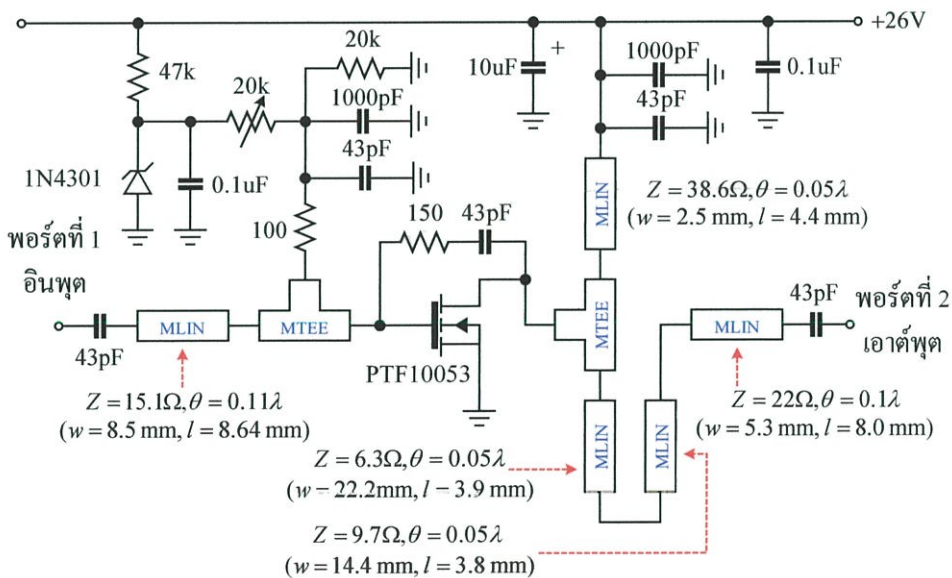


รูปที่ 5.13 ตำแหน่งวงกลมเสถียรภาพอินพุต เอาต์พุต และวงกลมอัตราขยายคงที่ 13 dB

การเลือกสัมประสิทธิ์การสะท้อนเอาต์พุตของทรานซิสเตอร์ (Γ_{out}) จากจุดหนึ่งจุดใดบน วงกลมอัตราขยายคงที่ ทรานซิสเตอร์จะให้อัตราขยายที่ 13 dB เท่ากัน ดังนั้นเลือกสัมประสิทธิ์การ สะท้อนที่เอาต์พุตของทรานซิสเตอร์ให้เท่า $0.8\angle 188^\circ$ เนื่องจากเป็นจุดที่ให้ค่า Q ของวงจรรขยายต่ำ ที่สุด (หรือมีค่าใกล้เคียง 50Ω มากที่สุด) ค่าสัมประสิทธิ์การสะท้อนเอาต์พุตที่เลือกนี้สามารถนำมา คำนวณหาค่าสัมประสิทธิ์การสะท้อนที่อินพุต (Γ_{in}) ได้จาก

$$\Gamma_{in} = S_{11} + \frac{S_{12}S_{21}\Gamma_{out}}{1 - S_{22}\Gamma_{out}} \quad (5.20)$$

จากการคำนวณพบว่า ค่าสัมประสิทธิ์การสะท้อนที่อินพุตซึ่งทำให้ทรานซิสเตอร์มีอัตรา ขยายที่ 13 dB มีค่าเท่ากับ $0.87\angle -163.9^\circ$ ค่าสัมประสิทธิ์การสะท้อนทั้งสองถูกแปลงเป็นค่าอินพุต และเอาต์พุตอิมพีแดนซ์ของทรานซิสเตอร์ด้วยสมการที่ 5.8 จากการคำนวณ อินพุตอิมพีแดนซ์มีค่า เท่ากับ $3.5 - 7j$ และเอาต์พุตอิมพีแดนซ์มีค่าเท่ากับ $2.5 - 3j$ จากนั้นทำการแมตช์อิมพีแดนซ์ทั้งสองเข้า กับอิมพีแดนซ์ของระบบคือ 50Ω รูปที่ 5.14 แสดงวงจรสมบูรณ์ของวงจรรขยายกำลังในภาคการ ขยายที่ 2 หลังทำการแมตช์อิมพีแดนซ์ทั้งด้านอินพุตและด้านเอาต์พุตเข้ากับอิมพีแดนซ์ 50Ω แล้ว

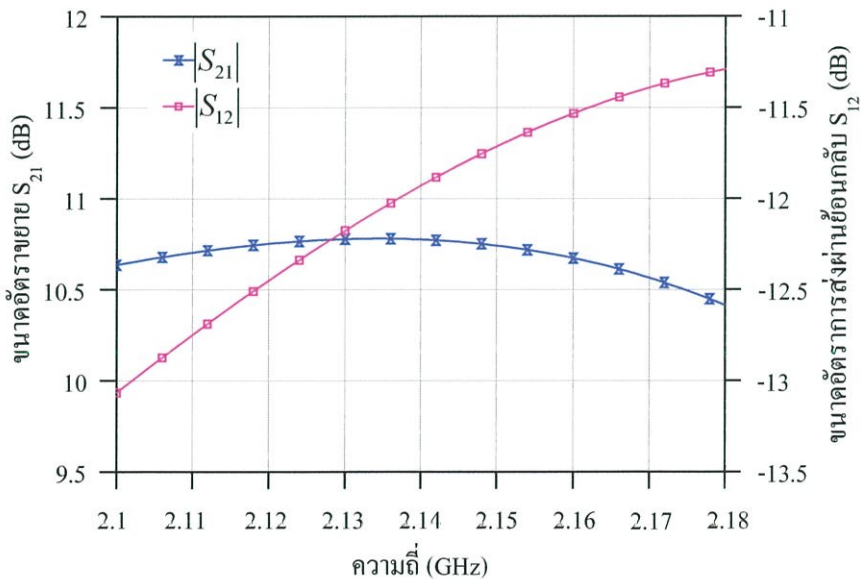


รูปที่ 5.14 วงจรรขยายกำลังภาคการขยายที่ 2 ที่สมบูรณ์

วงจรรขยายกำลังภาคที่ 2 ที่สมบูรณ์ ซึ่งแสดงในรูปที่ 5.14 ภาคอินพุตประกอบด้วย ก) ตัว เก็บประจุ 43 pF ทำหน้าที่ป้องกันกระแสตรง และ ข) สายส่งสัญญาณที่มีอิมพีแดนซ์คุณลักษณะเท่า กับ 15.1Ω และยาวเท่ากับ 0.11 เท่าของความยาวคลื่นที่ 2.14 GHz (ไมโครสตริปกว้าง 8.5 mm และ ยาว 8.64 mm) ทำหน้าที่แมตช์อิมพีแดนซ์ที่อินพุต ในส่วนของภาคเอาต์พุตประกอบด้วย ก) สายส่ง

สัญญาณที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 38.6Ω และยาวเท่ากับ 0.05 เท่าของความยาวคลื่นที่ 2.14 GHz (ไมโครสตริปกว้าง 2.5 mm และยาว 4.4 mm) ทำหน้าที่แมตซ์อิมพีแดนซ์ที่เอาต์พุตและป้อนกระแสเข้าที่ขาเดรนของทรานซิสเตอร์ ข) สายส่งสัญญาณที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 6.3Ω และยาวเท่ากับ 0.05 เท่าของความยาวคลื่นที่ 2.14 GHz (ไมโครสตริปกว้าง 22.2 mm และยาว 3.9 mm) ทำหน้าที่แมตซ์อิมพีแดนซ์ที่เอาต์พุต ค) สายส่งสัญญาณที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 9.7Ω และยาวเท่ากับ 0.05 เท่าของความยาวคลื่นที่ 2.14 GHz (ไมโครสตริปกว้าง 14.4 mm และยาว 3.8 mm) ทำหน้าที่แมตซ์อิมพีแดนซ์ที่เอาต์พุต ง) สายส่งสัญญาณที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 22Ω และยาวเท่ากับ 0.1 เท่าของความยาวคลื่นที่ 2.14 GHz (ไมโครสตริปกว้าง 5.3 mm และยาว 8 mm) ทำหน้าที่แมตซ์อิมพีแดนซ์ที่เอาต์พุตเช่นกัน จ) ตัวเก็บประจุ 43 pF ทำหน้าที่ป้องกันกระแสตรงที่เอาต์พุตของวงจรถยายกำลัง อุปกรณ์นอกเหนือจากที่กล่าวถึงทำหน้าที่ในการปรับค่าไบแอสให้มีกระแสเดรนตามที่กำหนด และทำหน้าที่ในการบายพาสสัญญาณความถี่สูงให้กับวงจรถยายกำลังเพื่อไม่ให้สัญญาณย้อนกลับไปรบกวนวงจรอื่นๆที่อยู่ในเครื่องส่งด้วยกัน

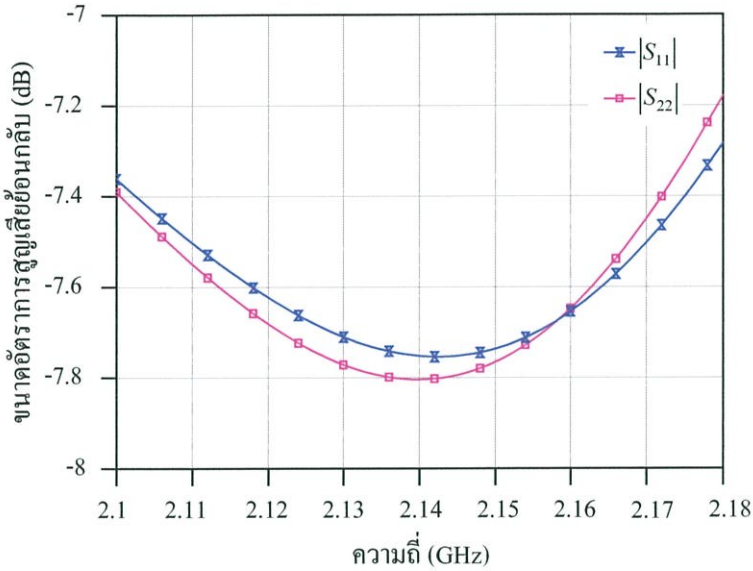
ผลการจำลองแบบการทำงานของวงจรถยายกำลังในภาคการขยายที่ 2 ด้วยโปรแกรมไมโครเวฟออปติกส์แสดงได้ดังรูปที่ 5.15 และรูปที่ 5.16



รูปที่ 5.15 ผลการจำลองแบบการทำงานของขนาดอัตราการส่งผ่าน S_{21} (อัตราขยาย) และขนาดอัตราการส่งผ่านย้อนกลับ S_{12} (ไอโซเลชัน) ของวงจรถยายกำลังภาคการขยายที่ 2

รูปที่ 5.15 แสดงผลการจำลองแบบการทำงานของขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุต ($|S_{21}|$) และขนาดอัตราการส่งผ่านจากพอร์ตเอาต์พุตกลับมายังพอร์ตอินพุต ($|S_{12}|$) ของวงจรถยายกำลังในภาคการขยายที่ 2 จากผลการจำลองแบบการทำงานพบว่า วงจรถยาย

กำลังมีขนาดอัตราส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตหรืออัตราขยายมีค่าประมาณ 10.5 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz นอกจากนี้ยังพบว่า ค่าขนาดอัตราส่งผ่านจากพอร์ตเอาต์พุตย้อนกลับมายังพอร์ตอินพุตมีค่าต่ำกว่า -11.5 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz (หรือกล่าวได้ว่าวงจรมีค่าไอโซเลชันย้อนกลับสูงกว่า 11.5 dB ตลอดช่วงความถี่)



รูปที่ 5.16 ผลการจำลองแบบการทำงานของขนาดอัตราการสูญเสียย้อนกลับอินพุต ($|S_{11}|$) และขนาดอัตราการสูญเสียย้อนกลับเอาต์พุต ($|S_{22}|$) ของวงจรมีกำลังภาคที่ 2

รูปที่ 5.16 แสดงผลการจำลองแบบการทำงานของขนาดอัตราการสูญเสียย้อนกลับอินพุต ($|S_{11}|$) และขนาดอัตราการสูญเสียย้อนกลับเอาต์พุต ($|S_{22}|$) ของวงจรมีกำลังภาคการขยายที่ 2 จากผลการจำลองแบบการทำงานพบว่า วงจรมีกำลังที่ออกแบบได้มีขนาดอัตราการสูญเสียย้อนกลับอินพุตและขนาดอัตราการสูญเสียย้อนกลับเอาต์พุตระหว่าง -7.5 ถึง -7.8 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz ซึ่งจากผลการจำลองแบบการทำงานที่ผ่านมา วงจรมีกำลังภาคที่ 2 นั้นมีคุณสมบัติเพียงพอต่อการนำไปออกแบบและสร้างขึ้นเป็นวงจรจริง

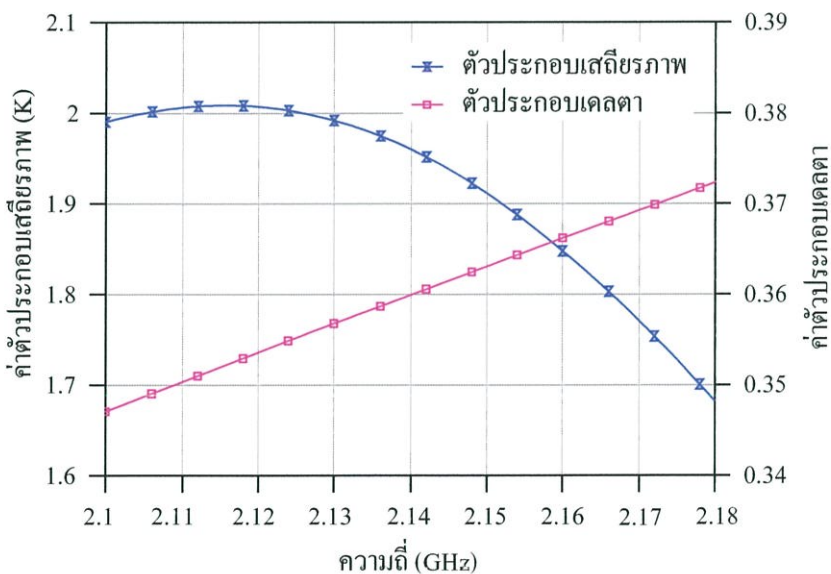
5.3.3 การออกแบบและผลการจำลองแบบการทำงานของวงจรมีกำลังภาคที่ 3

วงจรมีกำลังภาคแรกนี้เลือกใช้ทรานซิสเตอร์ชนิด แอลคีมอสเบอร์ PTF10035 แบบ N-Channel ซึ่งมีอัตราทนกำลังสูงสุด 30 W และถูกต่อแบบซอร์สรวม (Common Source) เลือกการทำงานของทรานซิสเตอร์ในคลาส เอ โดยแรงดันเดรนซอร์สมีค่าเท่ากับ 28 V และไบแอสให้กระแสเดรนเท่ากับ 1000 mA ตารางที่ 5.5 แสดงค่า S-พารามิเตอร์ของทรานซิสเตอร์ PTF10035

ตารางที่ 5.5 ค่า S-พารามิเตอร์ของทรานซิสเตอร์ PTF10035

ความถี่ (GHz)	ค่า S-พารามิเตอร์			
	S_{11}	S_{21}	S_{12}	S_{22}
2.11	$0.72\angle 177.3^\circ$	$1.29\angle -134.8^\circ$	$0.01\angle 45.3^\circ$	$0.88\angle 168.8^\circ$
2.14	$0.76\angle 178.0^\circ$	$1.19\angle -143.0^\circ$	$0.01\angle 50.3^\circ$	$0.88\angle 168.2^\circ$
2.17	$0.80\angle 178.2^\circ$	$1.09\angle -150.7^\circ$	$0.01\angle 55.6^\circ$	$0.88\angle 167.6^\circ$

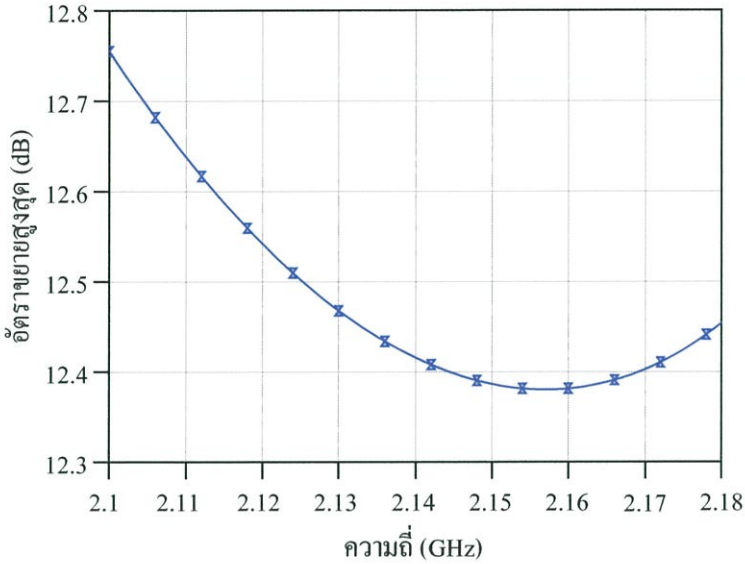
ค่า S-พารามิเตอร์ในตารางที่ 5.5 (จาก Data Sheet) ถูกนำมาคำนวณหาค่าตัวประกอบเสถียรภาพ (K) และค่าตัวประกอบเดลตา (Δ) ของทรานซิสเตอร์ PTF10035 ด้วยสมการที่ 5.1 และ 5.2 และเพื่อความรวดเร็วในการคำนวณ โปรแกรมไมโครเวฟออปติกถูกนำมาใช้เพื่อคำนวณหาค่าตัวประกอบเสถียรภาพและค่าตัวประกอบเดลตาของทรานซิสเตอร์ PTF10035 โดยในรูปที่ 5.17 แสดงค่าตัวประกอบเสถียรภาพและค่าตัวประกอบเดลตาของทรานซิสเตอร์ PTF10035 ที่คำนวณได้ที่มีความถี่ค่าต่างๆ



รูปที่ 5.17 ค่าตัวประกอบเสถียรภาพและค่าตัวประกอบเดลตาของทรานซิสเตอร์ PTF10035

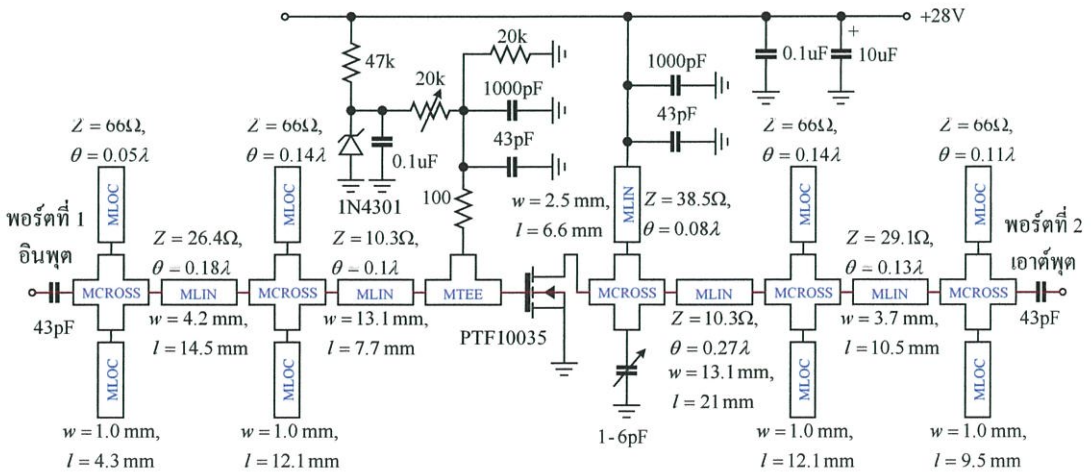
จากรูปที่ 5.17 ค่าตัวประกอบเสถียรภาพของทรานซิสเตอร์ PTF10035 มีค่ามากกว่า 1 ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz และค่าตัวประกอบเดลตามีค่าน้อยกว่า 1 ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz เช่นกัน ดังนั้นทรานซิสเตอร์ PTF10035 จึงมีเสถียรภาพแบบไม่มีเงื่อนไข และด้วยสาเหตุนี้การเพิ่มเสถียรภาพให้กับวงจรขยายกำลังในภาคการขยายที่ 3 จึงไม่จำเป็น

จากการคำนวณค่าอัตราขยายสูงสุดของทรานซิสเตอร์ PTF10035 ด้วยค่า S-พารามิเตอร์ในตารางที่ 5.5 และสมการที่ 5.4 แสดงได้ดังรูปที่ 5.18 ซึ่งพบว่าทรานซิสเตอร์ PTF10035 สามารถให้อัตราขยายสูงสุดได้มากกว่า 12.4 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz



รูปที่ 5.18 ค่าอัตราขยายสูงสุดของทรานซิสเตอร์ PTF10035

คำนวณหาค่าสัมประสิทธิ์การสะท้อนที่อินพุตและเอาต์พุตของทรานซิสเตอร์ที่ให้อัตราขยายสูงสุดด้วยสมการที่ 5.5 ถึงสมการที่ 5.11 จากการคำนวณพบว่า อินพุตและเอาต์พุตอิมพีแดนซ์ของทรานซิสเตอร์ PTF10035 ที่ให้อัตราขยายสูงสุดมีค่าเท่ากับ 5.5-3.5j และ 2.5-6j ตามลำดับ ค่าอิมพีแดนซ์ทั้งสองถูกนำไปใช้เพื่อทำการแมตช์อิมพีแดนซ์ทั้งอินพุตและเอาต์พุตให้มีค่าเท่ากับอิมพีแดนซ์ของระบบ (50Ω)

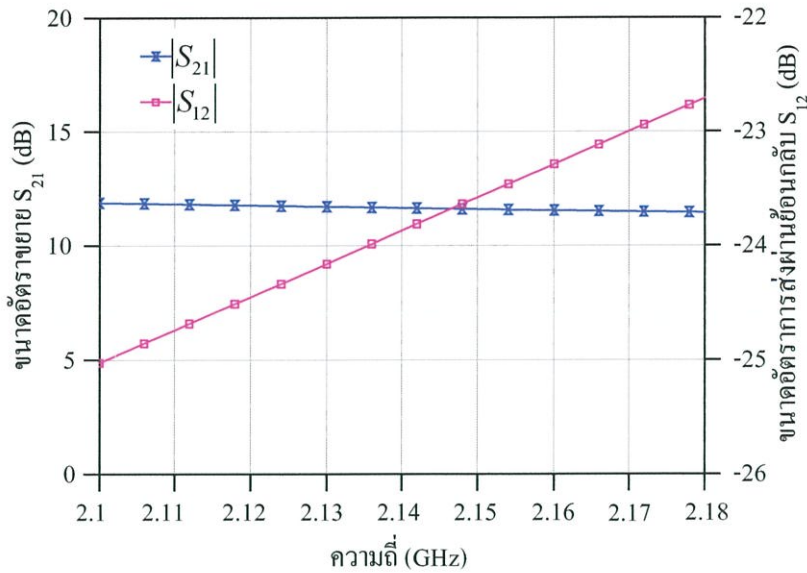


รูปที่ 5.19 วงจรขยายกำลังภาคการขยายที่ 3 ที่สมบูรณ์

วงจรรขยายกำลังภาคที่ 3 ที่สมบูรณ์ แสดงในรูปที่ 5.19 ภาคอินพุตประกอบด้วย ก) ตัวเก็บประจุ 43 pF ทำหน้าที่ป้องกันกระแสตรง และ ข) สายส่งสัญญาณแบบเปิดปลายสายที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 66.1Ω และยาวเท่ากับ 0.05 เท่าของความยาวคลื่นที่ 2.14 GHz (ไมโครสตริปกว้าง 1.0 mm และยาว 4.3 mm) ทำหน้าที่แมตซ์อิมพีแดนซ์ที่อินพุต ค) สายส่งสัญญาณที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 26.4Ω และยาวเท่ากับ 0.18 เท่าของความยาวคลื่นที่ 2.14 GHz (ไมโครสตริปกว้าง 4.2 mm และยาว 14.5 mm) ทำหน้าที่แมตซ์อิมพีแดนซ์ที่อินพุต ง) สายส่งสัญญาณแบบเปิดปลายสายที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 66.1Ω และยาวเท่ากับ 0.14 เท่าของความยาวคลื่นที่ 2.14 GHz (ไมโครสตริปกว้าง 1.0 mm และยาว 12.1 mm) ทำหน้าที่แมตซ์อิมพีแดนซ์ที่อินพุตและ จ) สายส่งสัญญาณที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 10.3Ω ยาวเท่ากับ 0.1 เท่าของความยาวคลื่นที่ 2.14 GHz (ไมโครสตริปกว้าง 13.1 mm และยาว 7.7 mm) ทำหน้าที่แมตซ์อิมพีแดนซ์ที่อินพุต

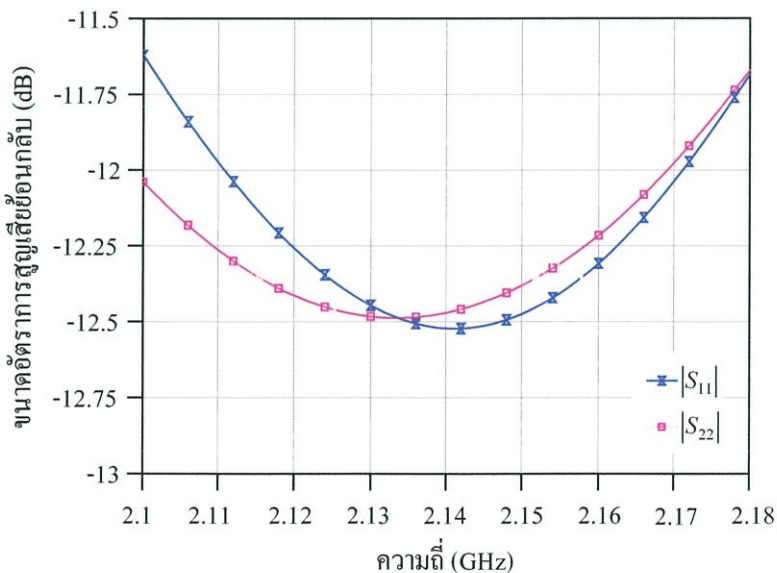
ในส่วนของภาคเอาต์พุตประกอบ ก) สายส่งสัญญาณที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 38.5Ω และยาวเท่ากับ 0.08 เท่าของความยาวคลื่นที่ 2.14 GHz (ไมโครสตริปกว้าง 2.5 mm และยาว 6.6 mm) ทำหน้าที่แมตซ์อิมพีแดนซ์ที่เอาต์พุตและป้อนกระแสตรงให้ทรานซิสเตอร์ ข) สายส่งสัญญาณที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 10.3Ω และยาวเท่ากับ 0.27 เท่าของความยาวคลื่นที่ 2.14 GHz (ไมโครสตริปกว้าง 13.1 mm และยาว 21 mm) ทำหน้าที่แมตซ์อิมพีแดนซ์ที่เอาต์พุต ค) สายส่งสัญญาณแบบเปิดปลายสายที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 66.1Ω และยาวเท่ากับ 0.14 เท่าของความยาวคลื่นที่ 2.14 GHz (ไมโครสตริปกว้าง 1.0 mm และยาว 12.1 mm) ทำหน้าที่แมตซ์อิมพีแดนซ์ที่เอาต์พุต ง) สายส่งสัญญาณที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 19.1Ω ยาวเท่ากับ 0.13 เท่าของความยาวคลื่นที่ 2.14 GHz (ไมโครสตริปกว้าง 3.7 mm และยาว 10.5 mm) ทำหน้าที่แมตซ์อิมพีแดนซ์ที่เอาต์พุต จ) สายส่งสัญญาณแบบเปิดปลายสายที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 66.1Ω และยาวเท่ากับ 0.11 เท่าของความยาวคลื่นที่ 2.14 GHz (ไมโครสตริปกว้าง 1.0 mm และยาว 9.5 mm) ทำหน้าที่แมตซ์อิมพีแดนซ์ที่เอาต์พุต และสุดท้าย ฉ) ตัวเก็บประจุ 43 pF ทำหน้าที่ป้องกันกระแสตรงที่เอาต์พุตของวงจรรขยายกำลัง อุปกรณ์นอกเหนือจากที่กล่าวถึง ทำหน้าที่ในการปรับค่าไบแอสให้มีกระแสตรงตามที่กำหนด และทำหน้าที่ในการบายพาสสัญญาณความถี่สูงให้กับวงจรรขยายกำลัง เพื่อให้สัญญาณความถี่สูงย้อนกลับไปรบกวนวงจรอื่นๆที่อยู่ในเครื่องส่งด้วยกัน

ผลการจำลองแบบการทำงานของวงจรรขยายกำลังในภาคการขยายที่ 3 ด้วยโปรแกรมไมโครเวฟออฟฟิศแสดงได้ดังรูปที่ 5.20 และรูปที่ 5.21 โดยในรูปที่ 5.20 แสดงผลการจำลองแบบการทำงานของขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปเอาต์พุต ($|S_{21}|$) และจากเอาต์พุตกลับมาอินพุต ($|S_{12}|$) จากผลการจำลองแบบการทำงานพบว่า วงจรรขยายกำลังมีขนาดอัตราการส่งผ่านจากอินพุตไปยังเอาต์พุต (อัตราขยาย) มีค่าประมาณ 12 dB นอกจากนั้นยังพบว่า ค่าอัตราการส่งผ่านจากเอาต์พุตย้อนกลับมาอินพุตยังมีค่าต่ำกว่า -27.5 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz (หรือกล่าวได้ว่าวงจรรขยายกำลังมีค่าไอโซเลชันย้อนกลับสูงกว่า 27.5 dB ตลอดช่วงความถี่)



รูปที่ 5.20 ผลการจำลองแบบการทำงานของขนาดอัตราการส่งผ่าน S_{21} (อัตราขยาย) และขนาดอัตราการส่งผ่านย้อนกลับ S_{12} (ไอโซเลชัน) ของวงจรถายกำลังภาคการขยายที่ 3

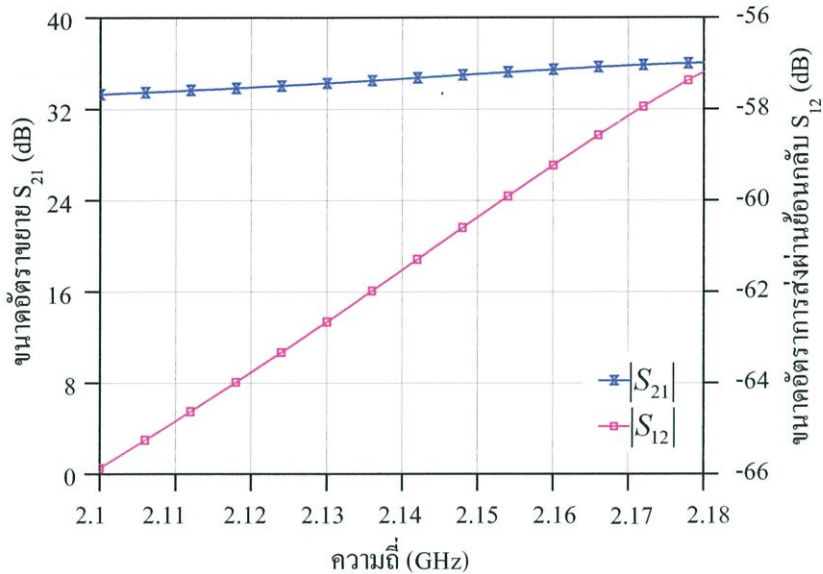
รูปที่ 5.21 แสดงผลการจำลองแบบการทำงานของขนาดอัตราการสูญเสียย้อนกลับอินพุต ($|S_{11}|$) และขนาดอัตราการสูญเสียย้อนกลับเอาต์พุต ($|S_{22}|$) ของวงจรถายกำลังภาคการขยายที่ 3 จากผลการจำลองแบบการทำงานพบว่า วงจรถายกำลังที่ออกแบบได้มีขนาดอัตราการสูญเสียย้อนกลับอินพุตและเอาต์พุตระหว่าง -12 ถึง -13 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz จากผลการจำลองแบบการทำงาน วงจรถายกำลังภาคที่ 3 มีคุณสมบัติเพียงพอต่อการนำไปสร้างชิ้นจริง



รูปที่ 5.21 ผลการจำลองแบบการทำงานของขนาดอัตราการการสูญเสียย้อนกลับอินพุต ($|S_{11}|$) และขนาดอัตราการสูญเสียย้อนกลับเอาต์พุต ($|S_{22}|$) ของวงจรถายกำลังภาคที่ 3

5.3.4 การออกแบบและผลการจำลองแบบการทำงานของวงจรรขยายกำลังรวม

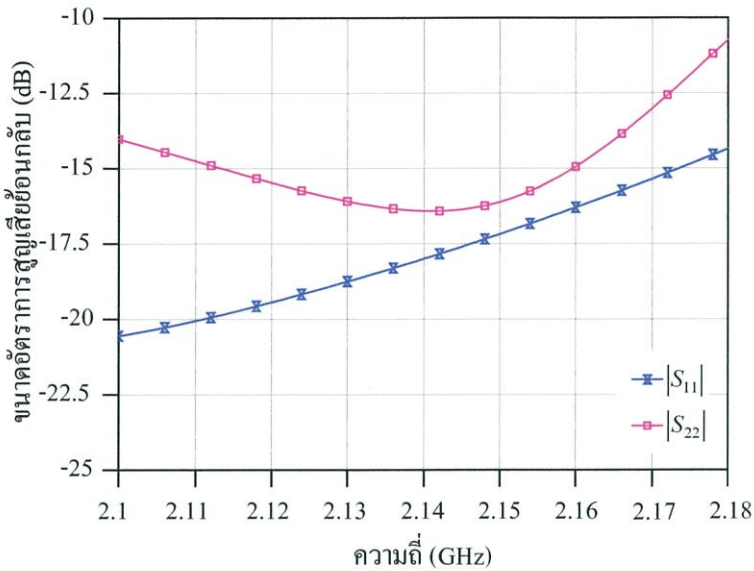
วงจรรขยายกำลังทั้ง 3 ภาคการขยายที่ออกแบบได้ ถูกนำมาต่อรวมกันเพื่อจำลองแบบการทำงาน ผลการจำลองแบบการทำงานแสดงได้ดังรูปที่ 5.22 และรูปที่ 5.23



รูปที่ 5.22 ผลการจำลองแบบการทำงานของขนาดอัตราการส่งผ่าน S_{21} (อัตราขยาย) และขนาดอัตราการส่งผ่าน S_{12} (ไอโซเลชัน) ของวงจรรขยายกำลังรวม

รูปที่ 5.22 แสดงผลการจำลองแบบการทำงานของขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุต ($|S_{21}|$) และจากพอร์ตเอาต์พุตกลับมายังพอร์ตอินพุต ($|S_{12}|$) ของวงจรรขยายกำลังรวม 3 ภาคการขยาย จากผลการจำลองแบบการทำงานพบว่า วงจรรขยายกำลังมีขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตหรือมีอัตราขยายประมาณ 34 dB และมีการกระเพื่อมของอัตราขยายต่ำกว่า 2.2 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 dB นอกจากนี้ยังพบว่า ค่าขนาดอัตราการส่งผ่านจากพอร์ตเอาต์พุตย้อนกลับมายังพอร์ตอินพุตยังมีค่าต่ำกว่า -58.1 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz (หรือกล่าวได้ว่าวงจรรขยายกำลังมีค่าไอโซเลชันย้อนกลับสูงกว่า 58 dB ตลอดช่วงความถี่นั่นเอง)

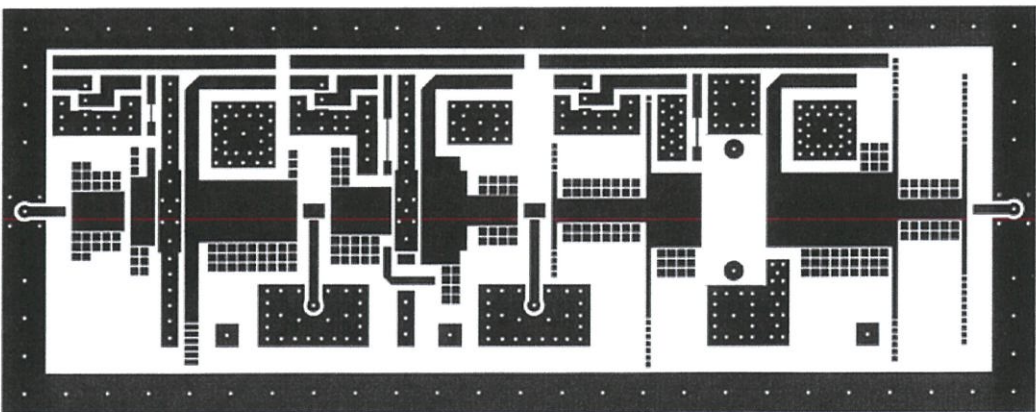
รูปที่ 5.23 แสดงผลการจำลองแบบการทำงานของขนาดอัตราการสูญเสียย้อนกลับอินพุต ($|S_{11}|$) และขนาดอัตราการสูญเสียย้อนกลับเอาต์พุต ($|S_{22}|$) ของวงจรรขยายกำลังรวม 3 ภาคการขยาย จากผลการจำลองแบบการทำงานพบว่า วงจรรขยายกำลังรวมมีขนาดอัตราการสูญเสียย้อนกลับอินพุตต่ำกว่า -15.3 dB ขนาดอัตราการสูญเสียย้อนกลับเอาต์พุตต่ำกว่า -13.1 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz ซึ่งจากผลการจำลองแบบการทำงาน วงจรรขยายกำลังรวมทั้ง 3 ภาคการขยายมีคุณสมบัติเพียงพอต่อการนำไปออกแบบและสร้างขึ้นจริงในลำดับต่อไป



รูปที่ 5.23 ผลการจำลองแบบการทำงานของขนาดอัตราการการสูญเสียย้อนกลับอินพุต ($|S_{11}|$) และขนาดอัตราการสูญเสียย้อนกลับเอาต์พุต ($|S_{22}|$) ของวงจรถยายกำลังรวม

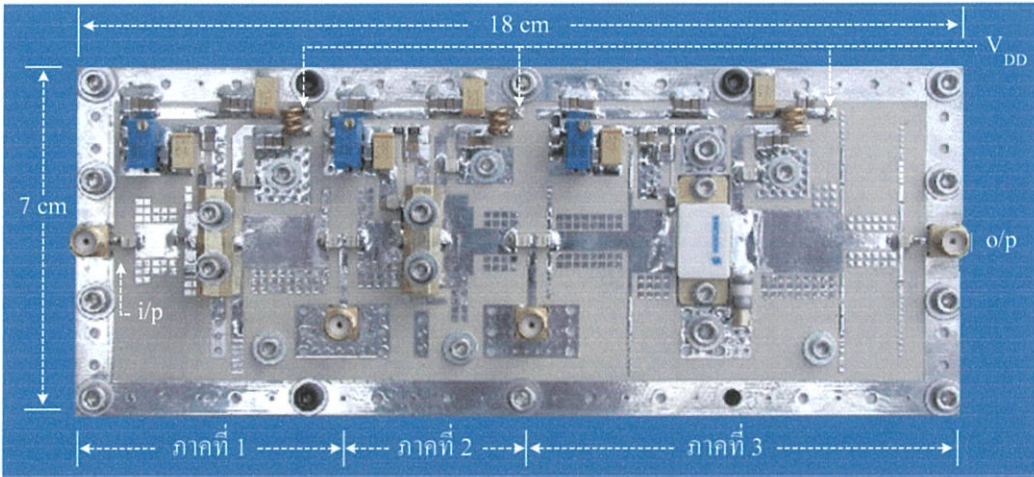
5.3.5 แผ่นวงจรพิมพ์ของวงจรถยายกำลัง

วงจรถยายกำลังที่ออกแบบและจำลองแบบการทำงานจากหัวข้อที่ 5.3.1 ถึงหัวข้อที่ 5.3.4 ถูกออกแบบและสร้างขึ้นเป็นลายแผ่นวงจรพิมพ์ โดยใช้วัสดุฐานรองชนิด พีทีเอฟอี (PTFE) ซึ่งมีค่าคงตัวไดอิเล็กตริกสัมพัทธ์ (ϵ_r) เท่ากับ 3.48 ความหนาของแผ่นไดอิเล็กตริก (h) เท่ากับ 0.76 mm และมีความหนาของแผ่นตัวนำเคลือบผิว (t) ซึ่งทำจากทองแดงเท่ากับ 35 μm การออกแบบลายแผ่นวงจรพิมพ์ใช้โปรแกรม PROTEL ในการออกแบบ ลายแผ่นวงจรพิมพ์ออกแบบขึ้นสำหรับการวางอุปกรณ์ชนิดเซอร์เฟสเมาต์ทั้งหมด เพื่อความสามารถในการนำสัญญาณที่ดีและมีการสูญเสียต่ำ หัวต่อสัญญาณทั้งด้านอินพุต เอาต์พุต และระหว่างภาคการขยายเลือกใช้หัวต่อชนิด SMA ทั้งหมด รูปที่ 5.24 แสดงลายแผ่นวงจรพิมพ์ของวงจรถยายกำลังทั้ง 3 ภาคการขยายที่ออกแบบและสร้างได้



รูปที่ 5.24 ลายแผ่นวงจรพิมพ์ของวงจรถยายกำลังรวม 3 ภาคการขยาย

รูปที่ 5.25 แสดงแผ่นวงจรพิมพ์ของวงจรรขยายกำลังที่ประกอบอุปกรณ์แล้ว โดยแผ่นวงจรพิมพ์ที่ออกแบบและสร้างขึ้นมีความกว้างเท่ากับ 7.0 cm และมีความยาวเท่ากับ 18.0 cm ตัวต้านทานและตัวเก็บประจุทั้งหมดในวงจรเลือกใช้ชนิดเซอร์เฟสเมตต์ทั้งนี้เพื่อลดผลขององค์ประกอบปรสิติกภายในตัวอุปกรณ์ลง วงจรรขยายกำลังรวมทั้ง 3 ภาคการขยายถูกวางบนแผ่นอลูมิเนียมเพื่อเป็นตัวกลางในการนำความร้อนจากทรานซิสเตอร์ลงไปยังแผ่นอลูมิเนียม และช่วยในการระบายความร้อนให้รวดเร็วขึ้น



รูปที่ 5.25 วงจรรขยายกำลังทั้ง 3 ภาคการขยายที่ประกอบอุปกรณ์แล้ว

5.4 การทดลองและผลการทดลอง

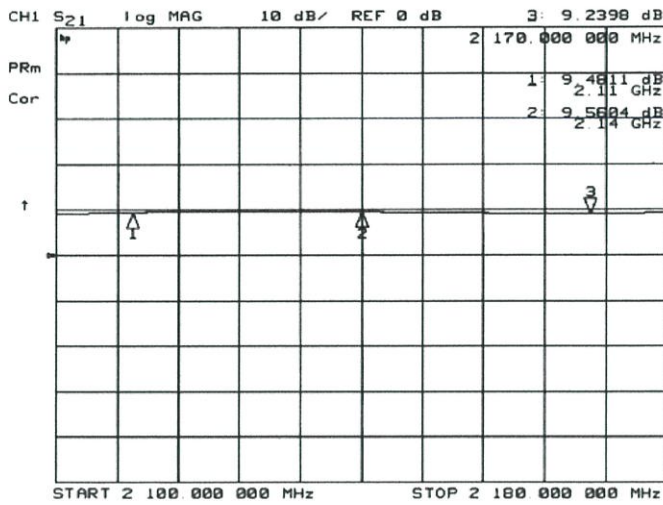
วงจรรขยายกำลังทั้ง 3 ภาคการขยายที่ออกแบบและสร้างได้ถูกนำมาวัดผลตอบสนองของค่าขนาดอัตราขยาย ($|S_{21}|$) และค่าขนาดอัตราการสูญเสียย้อนกลับอินพุต ($|S_{11}|$) ในช่วงความถี่ 2.11 ถึง 2.17 GHz ด้วยการทำงานร่วมระหว่างเน็ตเวิร์กแอนะไลเซอร์ (HP8753ES) และวงจรเชื่อมต่อที่สัมประสิทธิ์การเชื่อมต่อที่ 20 dB (Dual-Direction Coupler: HP778D) ผลการทดลองวัดการตอบสนองของวงจรรขยายกำลังในแต่ละภาคการขยาย และผลการทดลองวงจรรขยายกำลังรวมทั้ง 3 ภาคการขยายมีผลการทดลองดังนี้

5.4.1 ผลการทดลองของวงจรรขยายกำลังภาคที่ 1

ผลการวัดการตอบสนองความถี่ของค่าขนาดอัตราส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตหรือค่าขนาดอัตราขยาย และค่าขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตอินพุตของวงจรรขยายกำลังในภาคการขยายที่ 1 แสดงได้ดังรูปที่ 5.26 และรูปที่ 5.27

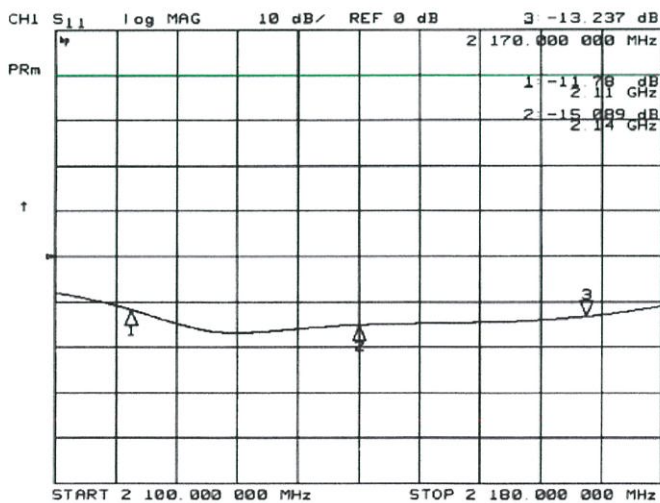
รูปที่ 5.26 แสดงผลการวัดการตอบสนองของค่าขนาดอัตราขยาย ($|S_{21}|$) ของวงจรรขยายกำลังในภาคที่ 1 จากผลการทดลองพบว่า วงจรรขยายกำลังภาคที่ 1 มีค่าอัตราขยายระหว่าง 9.2 dB ถึง 9.5 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าขนาดอัตราขยายที่ 9.4 dB 9.5 dB และ 9.2

dB ที่ความถี่ 2.11 GHz 2.14 GHz และ 2.17 GHz ตามลำดับ จากผลการทดลองวงจรขยายกำลังภาคที่ 1 มีการกระเพื่อมของค่าขนาดอัตราขยายต่ำกว่า 0.25 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz



รูปที่ 5.26 ผลการวัดค่าขนาดอัตราขยายของวงจรขยายกำลังภาคที่ 1

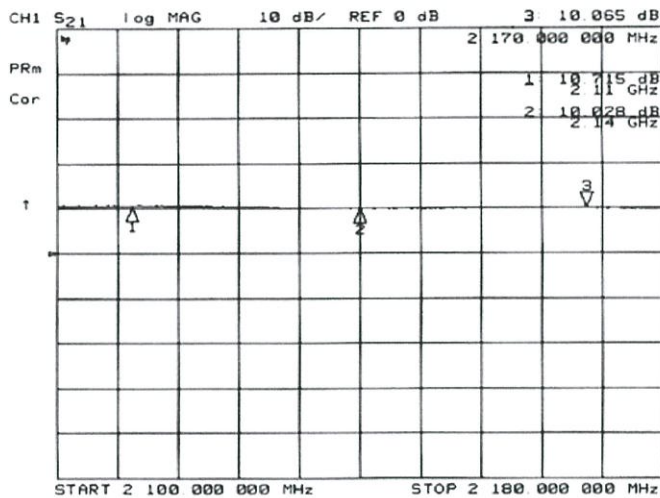
รูปที่ 5.27 แสดงผลการวัดการตอบสนองของค่าขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตอินพุต ($|S_{11}|$) ของวงจรขยายกำลังในภาคที่ 1 จากผลการทดลองพบว่า วงจรขยายกำลังในภาคที่ 1 มีค่าอัตราการสูญเสียย้อนกลับอินพุตระหว่าง -11.7 dB ถึง -16.0 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าขนาดอัตราการสูญเสียย้อนกลับที่ -11.7 dB -16.0 dB และ -13.2 dB ที่ความถี่ 2.11 GHz 2.14 GHz และ 2.17 GHz ตามลำดับ



รูปที่ 5.27 ผลการวัดค่าขนาดอัตราการสูญเสียย้อนกลับอินพุตของวงจรขยายกำลังภาคที่ 1

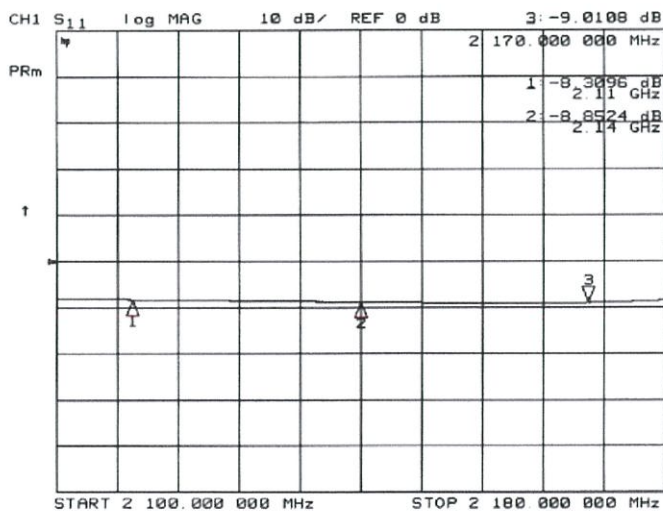
5.4.2 ผลการทดลองของวงจรมายกกำลังภาคที่ 2

ผลการวัดการตอบสนองความถี่ของค่าขนาดอัตราส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตหรือค่าขนาดอัตราขยาย และค่าขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตอินพุตของวงจรมายกกำลังในภาคการขยายที่ 2 แสดงได้ดังรูปที่ 5.28 และรูปที่ 5.29



รูปที่ 5.28 ผลการวัดค่าขนาดอัตราขยายของวงจรมายกกำลังภาคที่ 2

รูปที่ 5.28 แสดงผลการวัดการตอบสนองของค่าขนาดอัตราขยาย ($|S_{21}|$) ของวงจรมายกกำลังในภาคที่ 2 จากผลการทดลองพบว่า วงจรมายกกำลังภาคที่ 2 มีค่าอัตราขยายระหว่าง 10.0 dB ถึง 10.7 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าขนาดอัตราขยายที่ 10.7 dB 10.0 dB และ 10.0 dB ที่ความถี่ 2.11 GHz 2.14 GHz และ 2.17 GHz ตามลำดับ นอกจากนี้ยังพบว่าวงจรมายกกำลังมีการกระเพื่อมของค่าขนาดอัตราขยายต่ำกว่า 0.7 dB ตลอดช่วงความถี่

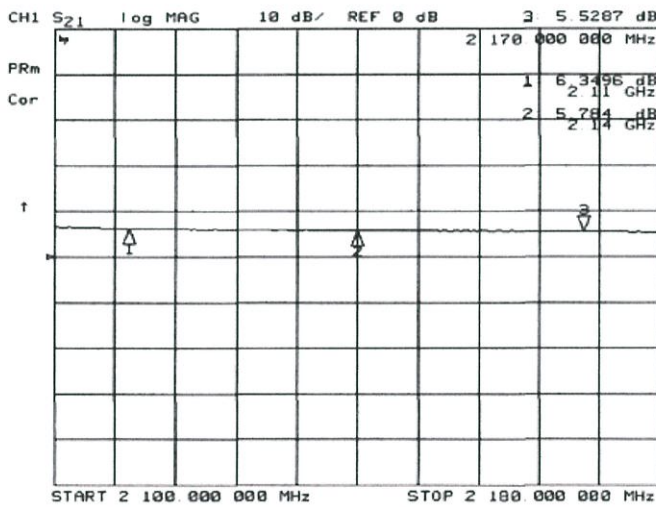


รูปที่ 5.29 ผลการวัดค่าขนาดอัตราการสูญเสียย้อนกลับอินพุตของวงจรมายกกำลังภาคที่ 2

รูปที่ 5.29 แสดงผลการวัดการตอบสนองของค่าขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตอินพุต ($|S_{11}|$) ของวงจรถ่ายกำลังในภาคที่ 2 จากผลการทดลองพบว่า วงจรถ่ายกำลังในภาคที่ 2 มีค่าอัตราการสูญเสียย้อนกลับอินพุตระหว่าง -8.3 dB ถึง -9.0 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าขนาดอัตราการสูญเสียย้อนกลับที่ -8.3 dB -8.8 dB และ -9.0 dB ที่ความถี่ 2.11 GHz 2.14 GHz และ 2.17 GHz ตามลำดับ

5.4.3 ผลการทดลองของวงจรถ่ายกำลังภาคที่ 3

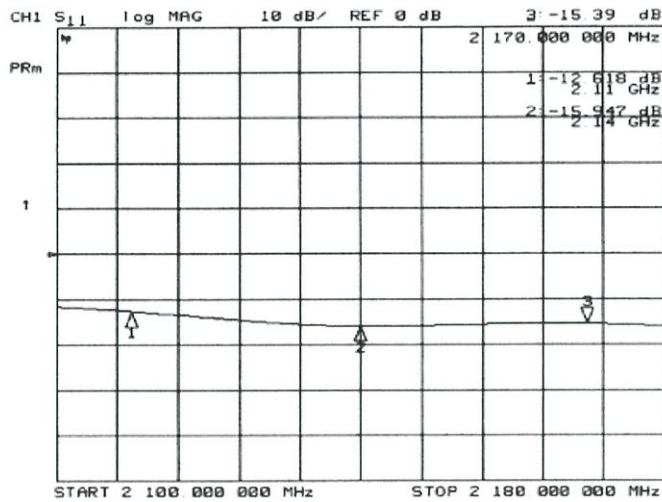
ผลการวัดการตอบสนองความถี่ของค่าขนาดอัตราส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตหรือค่าขนาดอัตราขยาย และค่าขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตอินพุตของวงจรถ่ายกำลังในภาคการขยายที่ 3 แสดงได้ดังรูปที่ 5.30 และรูปที่ 5.31



รูปที่ 5.30 ผลการวัดค่าขนาดอัตราขยายของวงจรถ่ายกำลังภาคที่ 3

รูปที่ 5.30 แสดงผลการวัดการตอบสนองของค่าขนาดอัตราขยาย ($|S_{21}|$) ของวงจรถ่ายกำลังในภาคที่ 3 จากผลการทดลองพบว่า วงจรถ่ายกำลังภาคที่ 3 มีค่าอัตราขยายระหว่าง 5.5 dB ถึง 6.3 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าขนาดอัตราขยายที่ 6.3 dB 5.7 dB และ 5.5 dB ที่ความถี่ 2.11 GHz 2.14 GHz และ 2.17 GHz ตามลำดับ จากผลการทดลองวงจรถ่ายกำลังภาคที่ 3 มีการกระเพื่อมของค่าขนาดอัตราขยายต่ำกว่า 0.8 dB ตลอดช่วงความถี่

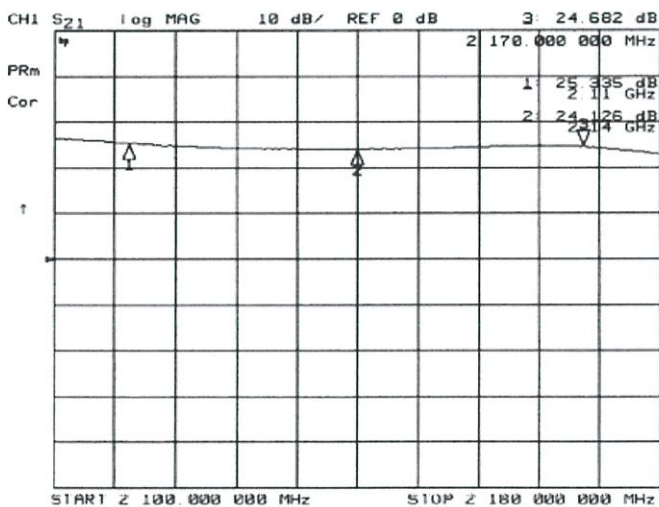
รูปที่ 5.31 แสดงผลการวัดการตอบสนองของค่าขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตอินพุต ($|S_{11}|$) ของวงจรถ่ายกำลังในภาคที่ 3 จากผลการทดลองพบว่า วงจรถ่ายกำลังในภาคที่ 3 มีค่าอัตราการสูญเสียย้อนกลับอินพุตระหว่าง -12.6 dB ถึง -15.9 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าขนาดอัตราการสูญเสียย้อนกลับที่ -12.6 dB -15.9 dB และ -15.3 dB ที่ความถี่ 2.11 GHz 2.14 GHz และ 2.17 GHz ตามลำดับ



รูปที่ 5.31 ผลการวัดค่าขนาดอัตรการสูญเสียย้อนกลับอินพุตของวงจรถายกำลังภาคที่ 3

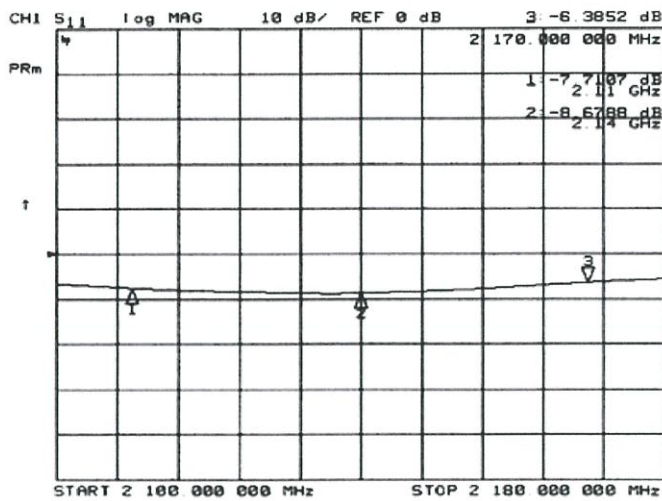
5.4.4 ผลการทดลองของวงจรถายกำลังรวม

ผลการวัดการตอบสนองความถี่ของค่าขนาดอัตราส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตหรือค่าขนาดอัตราขยาย และค่าขนาดอัตรการสูญเสียย้อนกลับที่พอร์ตอินพุตของวงจรถายกำลังรวม 3 ภาคการขยายแสดงได้ดังรูปที่ 5.32 และรูปที่ 5.33



รูปที่ 5.32 ผลการวัดค่าขนาดอัตรขยายของวงจรถายกำลังรวม

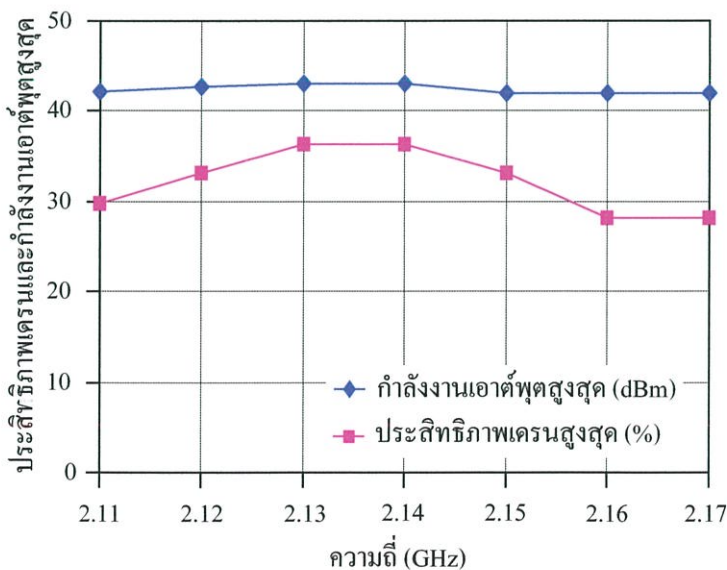
รูปที่ 5.32 แสดงผลการวัดการตอบสนองของค่าขนาดอัตรขยาย ($|S_{21}|$) ของวงจรถายกำลังรวม 3 ภาคการขยาย จากผลการทดลองพบว่า วงจรถายกำลังรวมมีค่าอัตรขยายระหว่าง 24.1 dB ถึง 25.3 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าขนาดอัตรขยายที่ 25.3 dB 24.1 dB และ 24.6 dB ที่ความถี่ 2.11 GHz 2.14 GHz และ 2.17 GHz ตามลำดับ จากผลการทดลองวงจรถายกำลังรวมมีการกระเพื่อมของค่าขนาดอัตรขยายต่ำกว่า 1.2 dB ตลอดช่วงความถี่



รูปที่ 5.33 ผลการวัดค่าขนาดอัตราการสูญเสียย้อนกลับอินพุตของวงจรถ่ายกำลังรวม

รูปที่ 5.33 แสดงผลการวัดการตอบสนองของค่าขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตอินพุต ($|S_{11}|$) ของวงจรถ่ายกำลังรวม 3 ภาคการขยาย จากผลการทดลองพบว่า วงจรถ่ายกำลังรวมมีค่าอัตราการสูญเสียย้อนกลับอินพุตระหว่าง -6.3 dB ถึง -7.7 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าขนาดอัตราการสูญเสียย้อนกลับอินพุตที่ -7.7 dB -8.6 dB และ -6.3 dB ที่ความถี่ 2.11 GHz 2.14 GHz และ 2.17 GHz ตามลำดับ

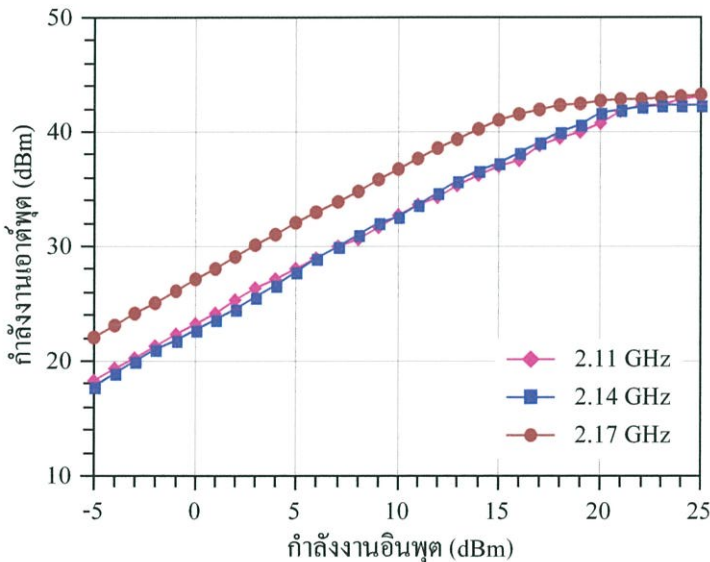
ผลการวัดค่ากำลังงานเอาต์พุตสูงสุด (Maximum Output Power: P_{max}) และค่าประสิทธิภาพเดรนสูงสุด (Maximum Drain Efficiency: η_D) โดยใช้เครื่องกำเนิดสัญญาณ (HP8648C) ร่วมกับวงจรถ่ายกำลังที่สร้างขึ้น (ในบทที่ 6) แสดงได้ดังรูปที่ 5.34



รูปที่ 5.34 ค่ากำลังงานเอาต์พุตสูงสุดและค่าประสิทธิภาพเดรนสูงสุดของวงจรถ่ายกำลังรวม

จากผลการวัดค่ากำลังงานเอาต์พุตสูงสุดจากวงจรรขยายกำลังรวม พบว่า วงจรรขยายกำลังรวมสามารถจ่ายกำลังงานเอาต์พุตได้สูงกว่า 42.1 dBm หรือจ่ายกำลังงานเอาต์พุตได้มากกว่า 16 W ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยสามารถจ่ายกำลังงานเอาต์พุตได้สูงสุดที่ 43.1 dBm หรือ 20.4 W ที่ความถี่ 2.14 GHz จากผลการวัดค่าประสิทธิภาพแตรนสูงสุด พบว่า วงจรรขยายกำลังรวมมีค่าประสิทธิภาพแตรนสูงสุดมากกว่า 28 % ตลอดช่วงความถี่ 2.11 ถึง 2.14 GHz โดยวงจรรขยายกำลังรวมมีประสิทธิภาพแตรนสูงสุด 36 % ที่ความถี่ 2.14 GHz

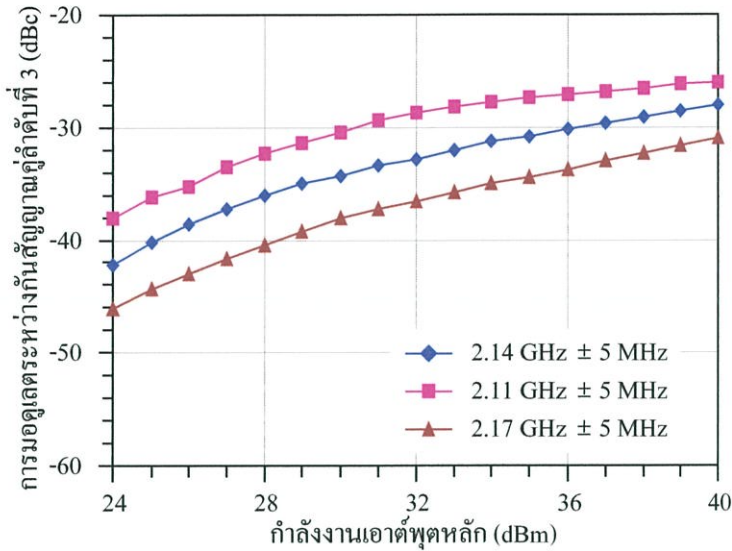
ผลการวัดค่าความสัมพันธ์ระหว่างกำลังงานของสัญญาณอินพุตและกำลังงานของสัญญาณเอาต์พุตของวงจรรขยายกำลังรวมด้วยเครื่องกำเนิดสัญญาณ (HP8648C) และวงจรรขยายกำลังที่สร้างขึ้น (ในบทที่ 6) แสดงได้รูปที่ 5.35



รูปที่ 5.35 ความสัมพันธ์ระหว่างกำลังงานของสัญญาณอินพุตและกำลังงานของสัญญาณเอาต์พุตของวงจรรขยายกำลังรวม

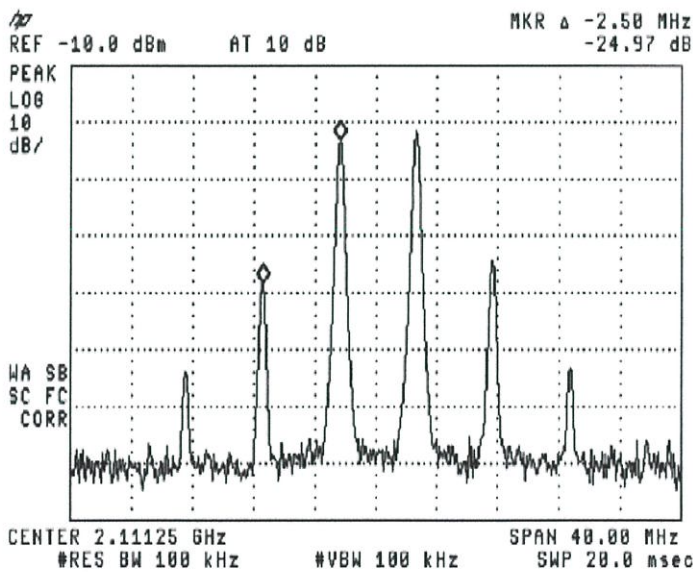
รูปที่ 5.35 แสดงความสัมพันธ์ระหว่างกำลังงานของสัญญาณอินพุตและกำลังงานเอาต์พุตของวงจรรขยายกำลังรวม จากผลการทดลองของวงจรรขยายกำลังรวม พบว่า วงจรรขยายกำลังรวมมีจุดกดอัตราขยาย 1 dB (1dB Gain Compression Point) สูงกว่า 38.5 dBm ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยวงจรรขยายกำลังรวมมีจุดกดอัตราขยาย 1 dB ที่ 38.5 dBm 40.0 dBm และ 39 dBm ที่ความถี่ 2.11 GHz 2.14 GHz และ 2.17 GHz ตามลำดับ

การวัดเพื่อหาค่าผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ (Two-Tone 3rd Order Intermodulation Product: IM3) ด้วยเครื่องกำเนิดสัญญาณ HP8620C เครื่องกำเนิดสัญญาณ HP8648C และวงจรรวมกำลัง โดยใช้ความถี่ต่างกันเท่ากับ 5 MHz และใช้วงจรรวมกำลังในการรวมสัญญาณทั้งสองเข้าด้วยกันผลการวัดแสดงได้ดังรูปที่ 5.36



รูปที่ 5.36 ผลการวัดค่าการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ของวงจรถายกำลังรวม

จากการวัดค่าผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ พบว่า วงจรถายกำลังรวมให้ผลการมอดูเลตระหว่างลำดับที่ 3 สัญญาณคู่ต่ำกว่า -26 dBc ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าเท่ากับ -26 dBc -28 dBc และ -31 dBc ที่ความถี่กลางเท่ากับ 2.11 GHz 2.14 GHz และ 2.17 GHz ตามลำดับ ผลการคำนวณหาค่าจุดตัดสัญญาณคู่ลำดับที่ 3 (Two-Tone 3rd Order Intercept Point: IP3) พบว่า มีค่าสูงกว่า 50 dBm ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz



รูปที่ 5.37 สเปกตรัมของผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ที่ความถี่ 2.11GHz±5MHz กำลังงานเอาต์พุต +42 dBm (ตัวลดทอนและการสูญเสียภายนอกที่ 65 dB)

รูปที่ 5.37 แสดงสเปกตรัมของสัญญาณเอาต์พุตจากวงจรถายกำลังรวมเมื่อทำการทดสอบหาค่าผลการมอดูเลตระหว่างกันลำดับที่ 3 ที่ความถี่กลาง 2.11 GHz กำลังงานเอาต์พุต 42 dBm

5.5 สรุป

บทที่ 5 ของวิทยานิพนธ์ฉบับนี้ได้นำเสนอการออกแบบและการสร้างวงจรรขยายกำลังที่ทำงานในคลาส เอ จำนวนทั้งสิ้น 3 ภาคการขยาย นอกจากนี้วงจรรขยายกำลังทั้ง 3 ภาคยังถูกสร้างขึ้นจากทรานซิสเตอร์ชนิดแอลคิมอสทั้งสิ้น โดยจุดประสงค์ของการออกแบบวงจรรขยายกำลังในบทที่ 5 นี้คือการนำวงจรรขยายกำลังทั้ง 3 ภาคต่ออาศัยเครื่อร่วมกัน คุณสมบัติของวงจรรขยายกำลังรวมสามารถสรุปได้ดังนี้

- ช่วงความถี่ใช้งาน	2.11-2.17 GHz
- จำนวนภาคการขยาย	3
- อัตราการขยาย	24.7 ± 0.6 dB
- ค่าขนาดอัตราสูญเสียย้อนกลับอินพุต	< -6.3 dB
- กำลังงานเอาต์พุต	> 42.1 dBm (16W.)
- ประสิทธิภาพเดรน	> 28 %
- จุดกดอัตราขยาย 1 dB	> 38.5 dBm
- ค่าการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ (IM3)	< -26 dBc ที่ $P_{out}=40$ dBm
- จุดตัดสัญญาณคู่ลำดับที่ 3 (IP3)	> 50 dBm
- แรงดันไฟเลี้ยง	26 V และ 28 V
- ขนาด	7×18 cm.

วงจรรขยายกำลังที่ออกแบบและสร้างขึ้นนั้นมีความสามารถและมีคุณสมบัติที่ดีเพียงพอต่อการนำไปประยุกต์ใช้กับเครื่องส่งสำหรับสถานีฐานในระบบ WCDMA ได้ โดยหากต้องการคุณสมบัติของวงจรรขยายกำลังรวมที่ดีกว่านี้ สามารถใช้วิธีการลดความผิดเพี้ยนวิธีต่างๆเพื่อลดค่าของผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ลง

บทที่ 6

วงจรขับกำลัง

6.1 กล่าวนำ

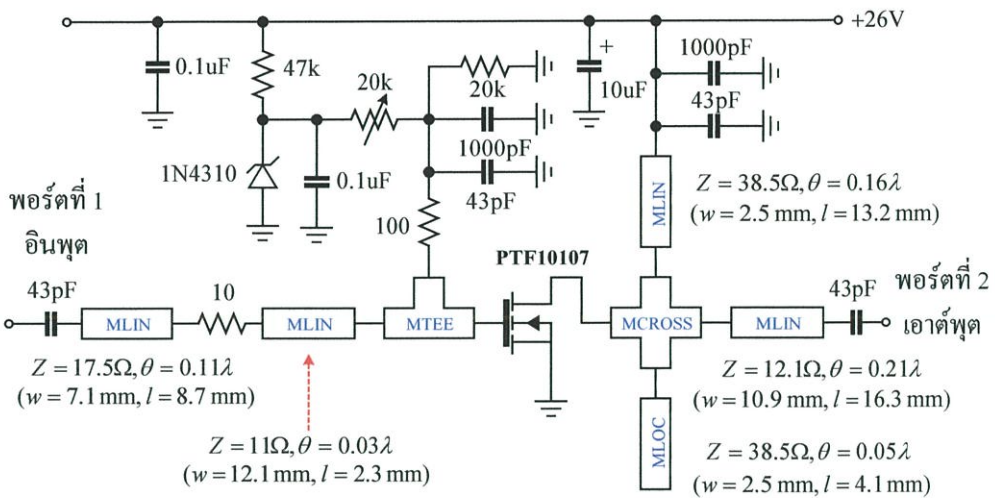
วงจรขับกำลังสร้างขึ้นเพื่อจุดประสงค์ในการเพิ่มกำลังงานให้กับสัญญาณเอาต์พุตจากวงจรมอดูเลเตอร์ให้มีขนาดกำลังงานสูงขึ้นเพื่อเพียงพอต่อการขับวงจรขยายกำลัง ซึ่งส่งผลให้กำลังงานของสัญญาณเอาต์พุตจากวงจรขยายกำลังมีค่าสูงเพียงพอต่อการสื่อสาร คุณสมบัติความเป็นเชิงเส้นของวงจรขับกำลังมีความสำคัญเช่นเดียวกับวงจรขยายกำลัง วงจรขับกำลังสามารถสร้างขึ้นในโหมดการทำงานหรือคลาสต่างๆ แต่เนื่องจากในระบบ WCDMA ต้องการความเป็นเชิงเส้นของวงจรขยายมากกว่าในระบบสื่อสารอื่นๆ ดังนั้นวงจรขับกำลังในคลาส เอ จึงถูกนำมาใช้เช่นเดียวกับวงจรขยายกำลัง ทฤษฎีและหลักการของการเพิ่มเสถียรภาพให้กับทรานซิสเตอร์ถูกนำมาใช้เพื่อเพิ่มเสถียรภาพให้กับวงจรขยาย รายละเอียดพิจารณาได้จากหัวข้อที่ 5.2

6.2 การออกแบบวงจร

วงจรขับกำลังประกอบด้วยวงจรขยาย 2 ภาค สร้างขึ้นด้วยวงจรเดียวกันกับวงจรขยายกำลัง 2 ภาคแรกในบทที่ 5 ดังนั้นขั้นตอนการออกแบบโดยละเอียดสามารถพิจารณาได้จากหัวข้อที่ 5.3 วงจรขับกำลังสร้างขึ้นจากทรานซิสเตอร์ชนิด แอลดีมอส เช่นเดียวกับกับวงจรขยายกำลัง เนื่องจากคุณสมบัติที่แตกต่าง เช่น ให้อัตราขยายสูง มีความเป็นเชิงเส้นสูง มีการหมดเปลืองกำลังงานในรูปความร้อนน้อย และไม่มีสารประกอบให้เกิดอันตรายแก่ผู้ใช้เป็นต้น วงจรขับกำลังสร้างขึ้นบนวัสดุฐานรองวงจรชนิด พีทีเอฟอี (Polytetrafluoroethylene: PTFE) ซึ่งมีค่าคงตัวไดอิเล็กตริกสัมพัทธ์ (ϵ_r) เท่ากับ 3.5 ความหนาของแผ่นไดอิเล็กตริก (h) เท่ากับ 0.762 mm และมีความหนาของแผ่นตัวนำเคลือบผิว (t) ซึ่งทำจากทองแดงเท่ากับ 70 μm การออกแบบวงจรขับกำลังทั้งสองภาคการขยายมีรายละเอียดดังนี้

6.2.1 การออกแบบและผลการจำลองแบบการทำงานวงจรขับกำลังภาคที่ 1

วงจรขับกำลังภาคแรกนี้เลือกใช้ทรานซิสเตอร์ชนิด แอลดีมอส เบอร์ PTF10107 แบบ n-Channel ซึ่งมีอัตราทนกำลังสูงสุด 5 W และถูกต่อแบบซอร์สร่วม (Common Source) เลือกการทำงานของทรานซิสเตอร์ในคลาส เอ โดยแรงดันเดรนซอร์สมีค่าเท่ากับ 26 V และไบแอสให้มีกระแสเดรนเท่ากับ 300 mA ขั้นตอนการออกแบบวงจรขับกำลังภาคที่ 1 มีขั้นตอนการออกแบบเดียวกันกับวงจรขยายกำลังภาคที่ 1 รายละเอียดสามารถพิจารณาได้จากหัวข้อที่ 5.3.1 ในรูปที่ 6.1 แสดงวงจรขับกำลังภาคที่ 1 ที่ใช้ในวิทยานิพนธ์

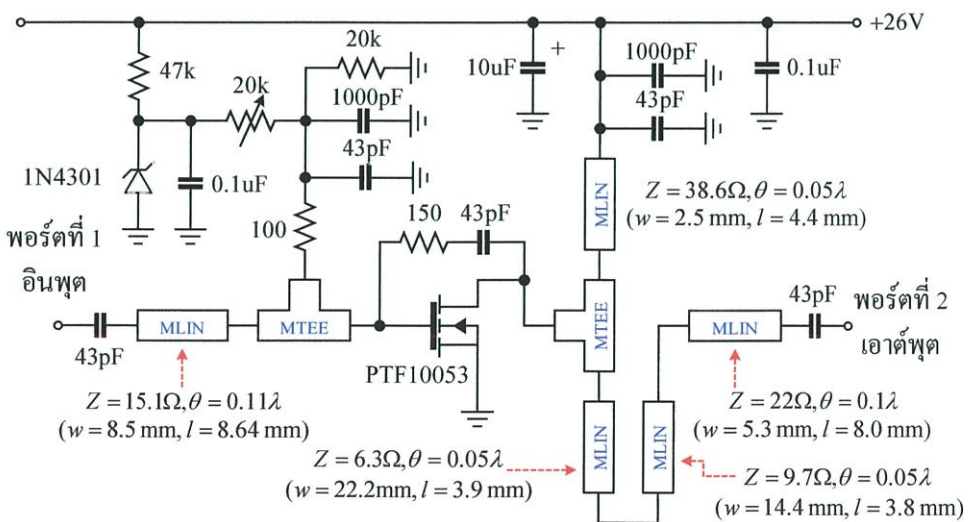


รูปที่ 6.1 วงจรขับกำลังภาคที่ 1 ที่สมบูรณ์

รายละเอียดของวงจรและผลการจำลองแบบการทำงานของวงจรขับกำลังภาคที่ 1 มีผลตอบสนองเช่นเดียวกับวงจรถยายกำลังภาคที่ 1 รายละเอียดสามารถพิจารณาได้ในหัวข้อที่ 5.3.1

6.2.2 การออกแบบและผลการจำลองแบบการทำงานของวงจรขับกำลังภาคที่ 2

วงจรขับกำลังภาคที่ 2 นี้เลือกใช้ทรานซิสเตอร์ชนิด แอลดีเอ็มเอส เบอร์ PTF10053 แบบ n-Channel ซึ่งมีอัตราทนกำลังสูงสุด 12 W และถูกต่อแบบซอร์สร่วม (Common Source) เลือการทำงานของทรานซิสเตอร์ในคลาส เอ โดยแรงดันเดรนซอร์สมีค่าเท่ากับ 26 V และไบแอสให้กระแสเดรนเท่ากับ 500 mA ขั้นตอนการออกแบบวงจรขับกำลังภาคที่ 2 มีขั้นตอนการออกแบบเดียวกันกับวงจรถยายกำลังภาคที่ 2 รายละเอียดสามารถพิจารณาได้จากหัวข้อที่ 5.3.2 ในรูปที่ 6.2 แสดงวงจรขับกำลังภาคที่ 2 ที่ใช้ในวิทยานิพนธ์

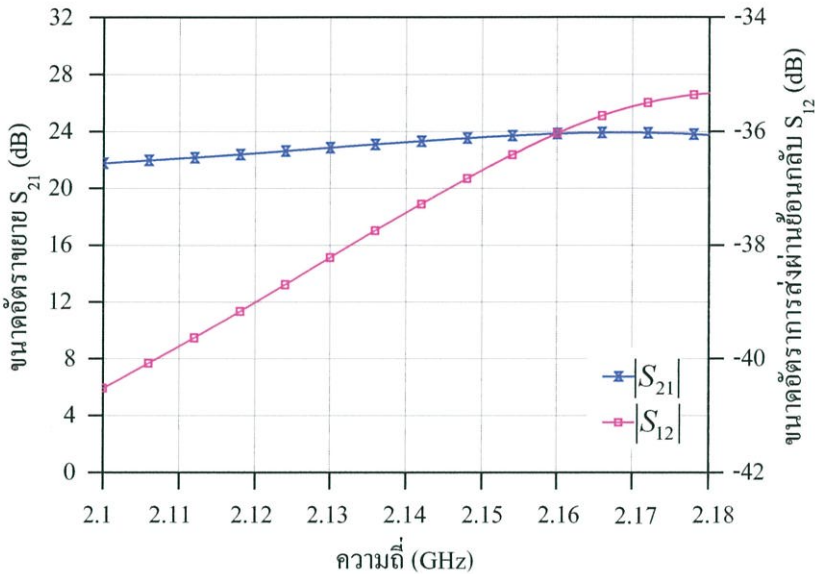


รูปที่ 6.2 วงจรขับกำลังภาคที่ 2 ที่สมบูรณ์

รายละเอียดของวงจรและผลการจำลองแบบการทำงานของวงจรขับกำลังภาคที่ 2 มีผลตอบสนองเช่นเดียวกับวงจรขยายกำลังภาคที่ 2 รายละเอียดสามารถพิจารณาได้ในหัวข้อที่ 5.3.2

6.2.3 การออกแบบและผลการจำลองแบบการทำงานของวงจรขับกำลังรวม

วงจรขับกำลังทั้ง 2 ภาคการขยายที่ออกแบบได้ ถูกนำมาต่อรวมกันเพื่อจำลองแบบการทำงาน ผลการจำลองแบบการทำงานแสดงได้ดังรูปที่ 6.3 และรูปที่ 6.4

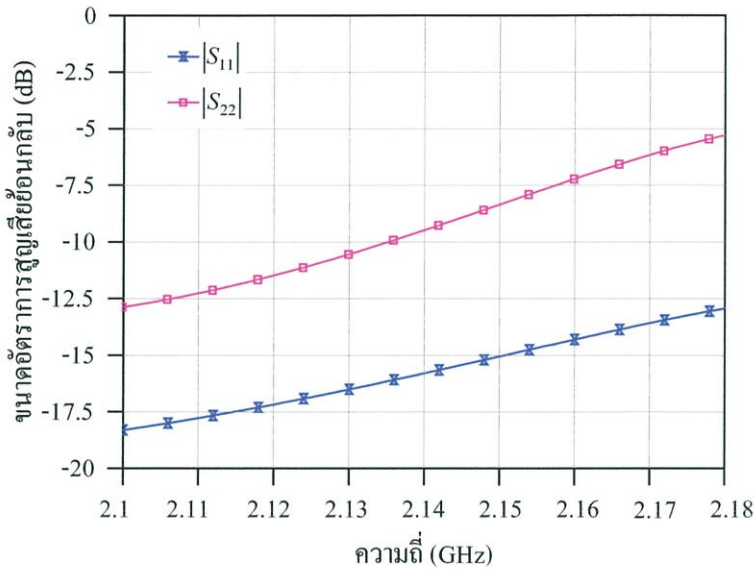


รูปที่ 6.3 ผลการจำลองแบบการทำงานของขนาดอัตราการส่งผ่าน S_{21} (อัตราขยาย) และขนาดอัตราการส่งผ่านย้อนกลับ S_{12} (ไอโซเลชัน) ของวงจรขับกำลังรวม

รูปที่ 6.3 แสดงผลการจำลองแบบการทำงานของขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุต ($|S_{21}|$) และจากพอร์ตเอาต์พุตกลับมายังพอร์ตอินพุต ($|S_{12}|$) ของวงจรขับกำลังรวม 2 ภาคการขยาย จากผลการจำลองแบบการทำงานพบว่า วงจรขับกำลังมีขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตหรือมีอัตราขยายประมาณ 22 dB และมีการกระเพื่อมของอัตราขยายต่ำกว่า 1.9 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 dB นอกจากนี้ยังพบว่า ขนาดอัตราการส่งผ่านจากพอร์ตเอาต์พุตย้อนกลับมายังพอร์ตอินพุตนั้นมีค่าต่ำกว่า -35.6 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz (หรือกล่าวได้ว่าวงจรขับกำลังมีค่าไอโซเลชันย้อนกลับสูงกว่า 35.6 dB ตลอดช่วงความถี่นั่นเอง)

รูปที่ 6.4 แสดงผลการจำลองแบบการทำงานของขนาดอัตราการสูญเสียย้อนกลับอินพุต ($|S_{11}|$) และขนาดอัตราการสูญเสียย้อนกลับเอาต์พุต ($|S_{22}|$) ของวงจรขับกำลังรวม 2 ภาคการขยาย จากผลการจำลองแบบการทำงานพบว่า วงจรขับกำลังรวมมีขนาดอัตราการสูญเสียย้อนกลับอินพุตต่ำกว่า -13.5 dB ขนาดอัตราการสูญเสียย้อนกลับเอาต์พุตต่ำกว่า -7.0 dB ตลอดช่วงความถี่ 2.11 ถึง

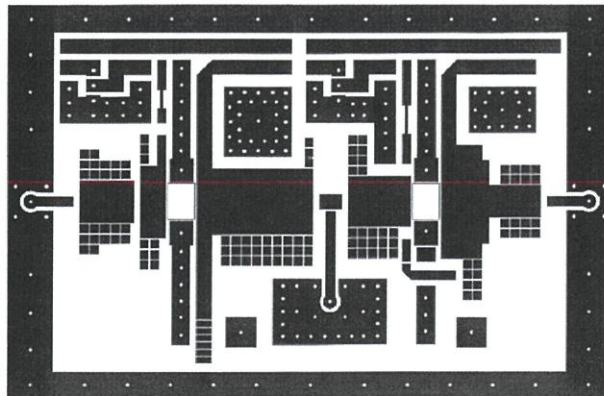
2.17 GHz ซึ่งจากผลการจำลองแบบการทำงาน วงจรจับกำลังรวมทั้ง 2 ภาคการขยายที่ออกแบบได้ มีคุณสมบัติเพียงพอต่อการนำไปออกแบบและสร้างขึ้นเป็นวงจรจริงในลำดับต่อไป



รูปที่ 6.4 ผลการจำลองแบบการทำงานของขนาดอัตราการสูญเสียย้อนกลับอินพุต ($|S_{11}|$) และขนาดอัตราการสูญเสียย้อนกลับเอาต์พุต ($|S_{22}|$) ของวงจรจับกำลังรวม

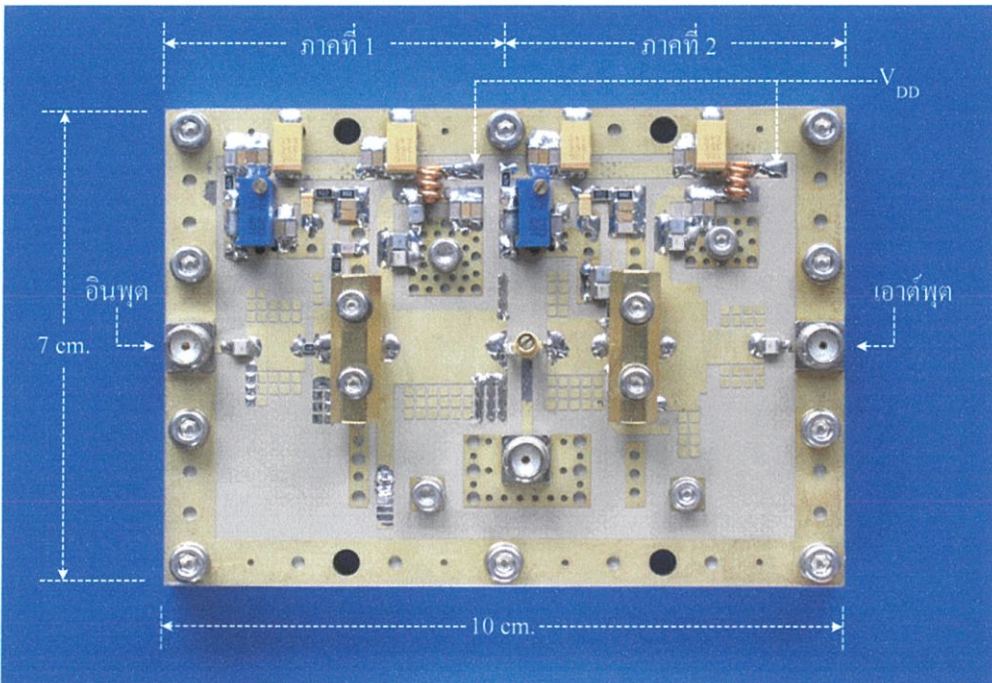
6.2.4 แผ่นวงจรพิมพ์ของวงจรจับกำลัง

วงจรจับกำลังที่ออกแบบและจำลองแบบการทำงาน ถูกออกแบบและสร้างขึ้นเป็นลายแผ่นวงจรพิมพ์ โดยใช้วัสดุฐานรองชนิด พีทีเอฟอี (PTFE) การออกแบบลายแผ่นวงจรพิมพ์ใช้โปรแกรม PROTEL ในการออกแบบ ลายแผ่นวงจรพิมพ์ถูกออกแบบขึ้นสำหรับการวางอุปกรณ์ชนิดเซอร์เฟสเมตต์ทั้งหมด และเพื่อความสามารถในการนำสัญญาณที่ดีและมีการสูญเสียต่ำ หัวต่อสัญญาณทั้งด้านอินพุต เอาต์พุต และระหว่างภาคการขยายเลือกใช้หัวต่อชนิด SMA ทั้งหมด รูปที่ 6.5 แสดงลายแผ่นวงจรพิมพ์ของวงจรจับกำลังที่ออกแบบและสร้างได้



รูปที่ 6.5 ลายแผ่นวงจรพิมพ์ของวงจรจับกำลังรวม 2 ภาคการขยาย

รูปที่ 6.6 แสดงแผ่นวงจรพิมพ์ของวงจรจับกำลังที่ประกอบอุปกรณ์แล้ว โดยแผ่นวงจรพิมพ์ที่ออกแบบและสร้างขึ้นมีความกว้างเท่ากับ 7.0 cm และมีความยาวเท่ากับ 10.0 cm ตัวต้านทานและตัวเก็บประจุทั้งหมดในวงจรเลือกใช้ชนิดเซอร์เฟสเมตต์ทั้งนี้เพื่อลดผลขององค์ประกอบปรสิติกภายในตัวอุปกรณ์ลง วงจรจับกำลังรวมทั้ง 2 ภาคการขยายถูกวางบนแผ่นอลูมิเนียมเพื่อเป็นตัวกลางในการนำความร้อนจากทรานซิสเตอร์ลงไปยังแผ่นอลูมิเนียม และช่วยในการระบายความร้อนให้รวดเร็วขึ้น



รูปที่ 6.6 วงจรจับกำลังทั้ง 2 ภาคการขยายที่ประกอบอุปกรณ์แล้ว

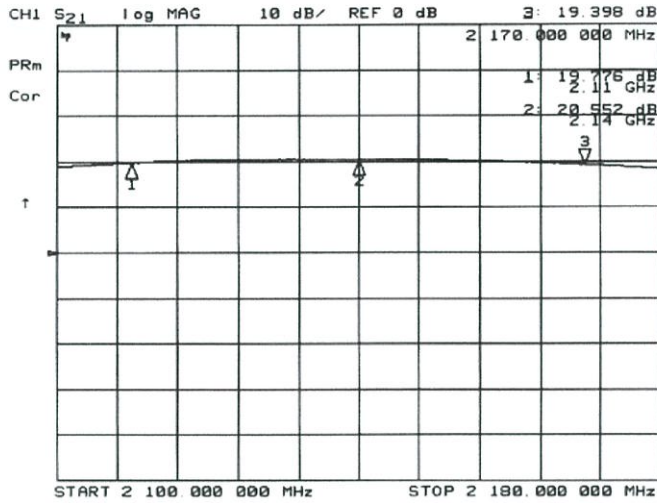
6.3 การทดลองและผลการทดลอง

วงจรจับกำลังทั้ง 2 ภาคที่ออกแบบและสร้างได้ถูกนำมาวัดผลตอบสนองของค่าขนาดอัตราขยาย ($|S_{21}|$) และค่าขนาดอัตราการสูญเสียย้อนกลับอินพุต ($|S_{11}|$) ในช่วงความถี่ 2.11 ถึง 2.17 GHz ด้วยเนตเวิร์กแอนะไลเซอร์ (HP8753ES) และวงจรเชื่อมต่อที่สัมพันธ์การเชื่อมต่อที่ 20 dB (Dual-Direction Coupler HP778D) ผลการทดลองวัดการตอบสนองของวงจรจับกำลังในแต่ละภาคการขยายพิจารณาได้จากหัวข้อที่ 5.4 ผลการทดลองวงจรจับกำลังรวมมีผลการทดลองดังนี้

ผลการวัดการตอบสนองความถี่ของค่าขนาดอัตราส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตหรือค่าขนาดอัตราขยาย และค่าขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตอินพุตของวงจรจับกำลังรวมแสดงได้ดังรูปที่ 6.7 และรูปที่ 6.8

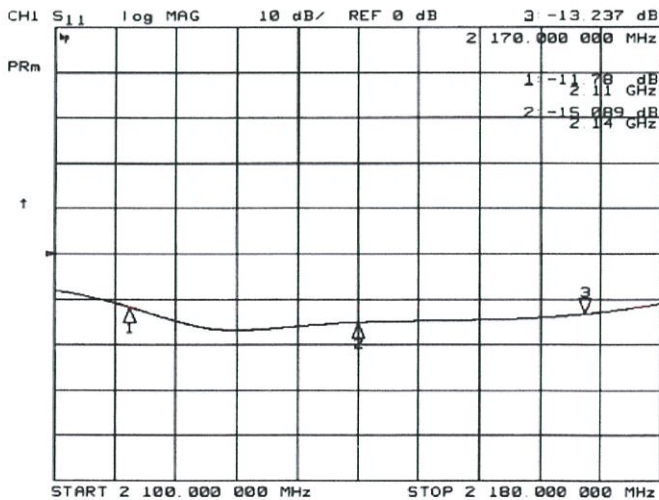
รูปที่ 6.7 แสดงผลการวัดการตอบสนองของค่าขนาดอัตราขยาย ($|S_{21}|$) ของวงจรจับกำลังรวม จากผลการทดลองพบว่า วงจรจับกำลังรวมมีค่าอัตราขยายระหว่าง 19.3 dB ถึง 20.5 dB ตลอด

ช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าขนาดอัตราขยายที่ 19.7 dB 20.5 dB และ 19.3 dB ที่ความถี่ 2.11 GHz 2.14 GHz และ 2.17 GHz ตามลำดับ นอกจากนี้จากผลการทดลองของวงจรขับกำลังรวมยังพบว่า วงจรขับกำลังรวมมีการกระเพื่อมของค่าขนาดอัตราขยายต่ำกว่า 1.2 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz



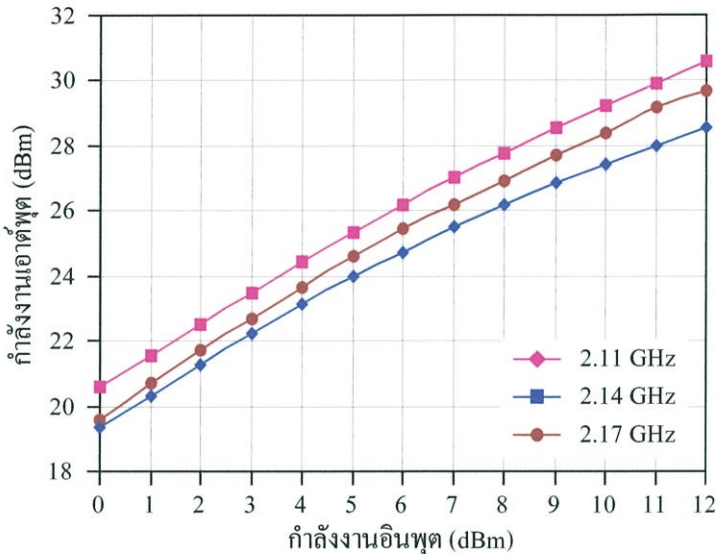
รูปที่ 6.7 ผลการวัดค่าขนาดอัตราขยายของวงจรขับกำลังรวม

รูปที่ 6.8 แสดงผลการวัดการตอบสนองของค่าขนาดอัตราการสูญเสียย้อนกลับที่พอร์ตอินพุต ($|S_{11}|$) ของวงจรขับกำลังรวม จากผลการทดลองพบว่า วงจรขับกำลังมีค่าขนาดอัตราการสูญเสียย้อนกลับอินพุตระหว่าง -11.7 dB ถึง -16.0 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีค่าขนาดอัตราการสูญเสียย้อนกลับที่ -11.7 dB -16.0 dB และ -13.2 dB ที่ความถี่ 2.11 GHz 2.14 GHz และ 2.17 GHz ตามลำดับ



รูปที่ 6.8 ผลการวัดค่าขนาดอัตราการสูญเสียย้อนกลับอินพุตของวงจรขับกำลังรวม

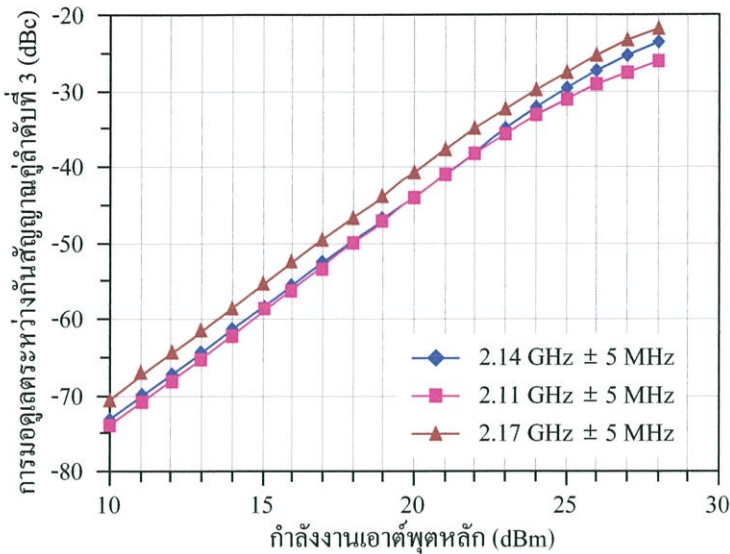
ผลการวัดค่ากำลังงานเอาต์พุตสูงสุด (Maximum Output Power: P_{max}) และค่าประสิทธิภาพทรานสดิวชันสูงสุด (Maximum Drain Efficiency: η_D) โดยใช้เครื่องกำเนิดสัญญาณ (HP8648C) จากผลการวัด พบว่า วงจรขับกำลังรวมสามารถจ่ายกำลังงานเอาต์พุตได้สูงกว่า 28.5 dBm หรือจ่ายกำลังงานเอาต์พุตได้มากกว่า 5.7 W ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz จากผลการวัดค่าประสิทธิภาพทรานสดิวชัน พบว่า วงจรขับกำลังรวมมีค่าประสิทธิภาพทรานสดิวชันสูงกว่า 22 % ตลอดช่วงความถี่ 2.11 ถึง 2.14 GHz โดยวงจรขับกำลังรวมมีประสิทธิภาพทรานสดิวชันสูงสุด 31.5 % ที่ความถี่ 2.11 GHz



รูปที่ 6.9 ความสัมพันธ์ระหว่างกำลังงานอินพุตและกำลังงานของเอาต์พุตของวงจรขยายกำลังรวม

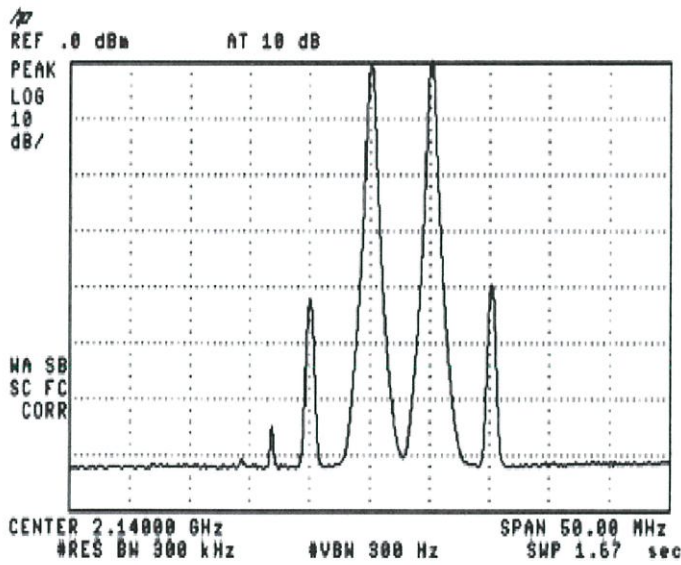
ผลการวัดค่าความสัมพันธ์ระหว่างกำลังงานของสัญญาณอินพุตและกำลังงานของสัญญาณเอาต์พุตของวงจรขับกำลังรวมด้วยเครื่องกำเนิดสัญญาณ (HP8648C) แสดงได้รูปที่ 6.9 จากผลการทดลองของวงจรขับกำลังรวม พบว่า วงจรขับกำลังรวมมีจุดกอดอัตราขยาย 1 dB (1dB Gain Compression Point) สูงกว่า 28 dBm ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz

การวัดเพื่อหาค่าผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ (Two-Tone 3rd Order Intermodulation Product: IM3) ด้วยเครื่องกำเนิดสัญญาณ HP8620C เครื่องกำเนิดสัญญาณ HP8648C และวงจรรวมกำลัง โดยใช้ความถี่ต่างกันเท่ากับ 5 MHz และใช้วงจรรวมกำลังในการรวมสัญญาณทั้งสองเข้าด้วยกัน ผลการทดลองแสดงได้ดังรูปที่ 6.10 จากผลการทดลองพบว่า วงจรขับกำลังรวมให้ผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ที่กำลังงานเอาต์พุตสูงสุดต่ำกว่า -22 dBc ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz และพบว่า ค่าการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่มีค่าเท่ากับ -43 dBc -43 dBc และ -41 dBc ที่ความถี่กลางเท่ากับ 2.11 GHz 2.14 GHz และ 2.17 GHz ที่กำลังงานเอาต์พุต 20 dBm ผลการคำนวณหาค่าจุดตัดลำดับที่ 3 สัญญาณคู่ (Two-Tone 3rd Order Intercept Point: IP3) พบว่ามีค่าสูงกว่า 39 dBm ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz



รูปที่ 6.10 ผลการวัดค่าการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ของวงจรขับกำลังรวม

รูปที่ 6.11 แสดงสเปกตรัมของสัญญาณเอาต์พุตจากวงจรขับกำลังรวมเมื่อทำการทดสอบหาค่าผลการมอดูเลตระหว่างกันลำดับที่ 3 ที่ความถี่กลาง 2.14 GHz กำลังงานเอาต์พุต +20 dBm



รูปที่ 6.11 สเปกตรัมของผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ที่ความถี่ 2.14GHz±5MHz กำลังงานเอาต์พุต +20 dBm (ตัวลดทอนภายนอกที่ 20 dB)

6.4 สรุป

บทที่ 6 ของวิทยานิพนธ์ฉบับนี้ได้นำเสนอ การออกแบบและการสร้างวงจรขับกำลังที่ทำงานในคลาส เอ จำนวนทั้งสิ้น 2 ภาคการขยายด้วยกัน โดยใช้เทคโนโลยีของทรานซิสเตอร์ชนิด แอลดีมอส จุดประสงค์ของการออกแบบวงจรขับกำลังในบทที่ 6 คือการนำวงจรขับกำลังทั้ง 2 ภาค

ต่อคาดเคลื่อนกันเพื่อขับกำลังให้แก่วงจรขยายกำลังที่ออกแบบได้ในบทที่ 5 คุณสมบัติของวงจรถับกำลังที่สร้างขึ้นสามารถสรุปได้ดังนี้

- ช่วงความถี่ใช้งาน	2.11-2.17 GHz
- จำนวนภาคการขยาย	2
- อัตราการขยาย	20 ± 1.2 dB
- ค่าขนาดอัตราสูญเสียย้อนกลับอินพุต	< -11 dB
- กำลังงานเอาต์พุตสูงสุด	> 37.5 dBm (5.7 W.)
- ประสิทธิภาพเดรนสูงสุด	> 31.5 %
- จุดกอดอัตราขยาย 1 dB	> 28 dBm
- ค่าการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ (IM3)	< -22 dBc ที่ $P_{out} = 28$ dBm
- จุดตัดสัญญาณคู่ลำดับที่ 3 (IP3)	> 39 dBm
- แรงดันไฟเลี้ยง	26 V
- ขนาด	7×10 cm.

วงจรถับกำลังที่ออกแบบและสร้างขึ้นมีคุณสมบัติที่ดีต่อการนำไปใช้งานเพื่อขับวงจรถ่ายกำลังให้สามารถจ่ายกำลังงานเอาต์พุตที่สูงและมีความผิดเพี้ยนของสัญญาณเอาต์พุตที่ต่ำ

บทที่ 7

วงจรถิณียไลเซชันแบบป้อนไปหน้า

7.1 กล่าวนำ

คุณสมบัติความเป็นเชิงเส้นของวงจรถายกำลังเป็นคุณสมบัติที่สำคัญสำหรับเครื่องส่งในระบบ WCDMA โดยทั่วไปเมื่อวงจรถายกำลังจ่ายกำลังงานเอาต์พุตสูงขึ้นวงจรถายกำลังจะแสดงความผิดเพี้ยนให้เห็นเพิ่มมากขึ้น ค่าความผิดเพี้ยนของวงจรถายกำลังสามารถพิจารณาได้จากการทดสอบหาค่าการมอดูเลตระหว่างกันลำดับ 3 สัญญาณคู่ (IM3) หรือพิจารณาได้จากค่าอัตราส่วนกำลังงานช่องสัญญาณประชิด (ACPR) ของสเปกตรัมเอาต์พุตจากวงจรถายส่ง ความผิดเพี้ยนของสเปกตรัมเอาต์พุตจากเครื่องส่งระบบ WCDMA ส่งผลต่อความผิดพลาดบิตที่เครื่องรับ นั่นคือเมื่อสัญญาณเอาต์พุตของวงจรถายส่งมีความผิดเพี้ยนมากค่าความผิดพลาดบิต (BER) ที่เครื่องรับจะมีค่าสูงขึ้น นอกจากนั้นความผิดเพี้ยนที่เกิดขึ้นในวงจรถายกำลังยังส่งผลต่อค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดให้มีค่าสูงขึ้น ซึ่งเปรียบเสมือนสัญญาณรบกวนในช่องสัญญาณข้างเคียงมีค่าสูงขึ้นด้วย การลดความผิดเพี้ยนของวงจรถายกำลังสามารถกระทำได้ในขั้นตอนการออกแบบโดยการเลือกอุปกรณ์แอกทิฟหรือทรานซิสเตอร์ในวงจรถายกำลังให้มีอัตราทนกำลังที่สูง แต่วิธีการนี้มีการหมดเปลืองกำลังงานสูง ส่งผลให้ประสิทธิภาพการใช้กำลังงานของระบบเครื่องส่งลดลงและวิธีการนี้ยังใช้ต้นทุนการผลิตสูงอีกด้วย วิธีการลดความผิดเพี้ยนของสเปกตรัมเอาต์พุตจากวงจรถายกำลังจึงถูกคิดค้นขึ้น โดยเน้นการลดความผิดเพี้ยนจากวงจรถายกำลังลงและยังคงอัตรากำลังของอุปกรณ์แอกทิฟหรือทรานซิสเตอร์ที่ค่าเดิมไว้ การลดความผิดเพี้ยนจากวงจรถายกำลังเปรียบเสมือนการเพิ่มพิสัยพลวัตของวงจรถายกำลังโดยมีชื่อเรียกว่า “การถิณียไลเซชัน (Linearization)”

วิธีการถิณียไลเซชันมีด้วยกันหลายวิธี เช่น การป้อนกลับ (Feedback) การป้อนกลับแบบเอนVELOPE (Envelope Feedback) หรือการป้อนกลับแบบลูปโพลาร์ (Polar Loop Feedback) วิธีการถิณียไลเซชันที่กล่าวมาแล้วนี้มีความซับซ้อนและอาจเกิดการออสซิลเลตได้ง่ายเนื่องจากอาศัยการป้อนกลับแบบลบในการลดความผิดเพี้ยนของวงจรถายกำลัง วิธีการถิณียไลเซชันที่ปราศจากการป้อนกลับ เช่น การทำให้ผิดเพี้ยนก่อน (Predistortion) อาศัยการทำให้สัญญาณอินพุตของวงจรถายกำลังมีความผิดเพี้ยนที่ตรงกันข้ามกับวงจรถายกำลัง สามารถลดความผิดเพี้ยนของสัญญาณที่เอาต์พุตจากวงจรถายกำลังลงได้ แต่วิธีการถิณียไลเซชันรูปแบบนี้กระทำได้ยาก เนื่องจากการหาวงจรถายที่มีคุณสมบัติความผิดเพี้ยนตรงกันข้ามกับวงจรถายกำลังโดยสมบูรณ์นั้นกระทำได้ยาก ดังนั้นการลดความผิดเพี้ยนหรือการถิณียไลเซชันกับวงจรถายกำลังในวิทยานิพนธ์นี้จึงเลือกใช้วิธีการถิณียไลเซชันแบบป้อนไปหน้า (Feedforward Linearization) เนื่องจากกระทำได้ง่าย มีเสถียรภาพสูงกว่าการป้อนกลับ และอาศัยอุปกรณ์แอกทิฟจำนวนน้อยกว่าวิธีการถิณียไลเซชันรูปแบบอื่นๆ [46]

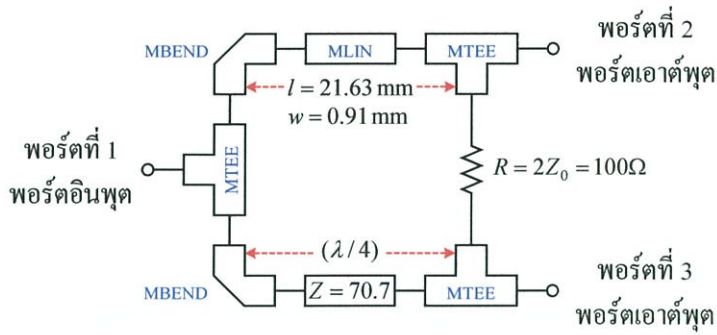
และถูกขยายให้มีขนาดสูงขึ้นด้วยวงจรขยายความผิดพลาด (Error Amplifier) สัญญาณความผิดเพี้ยนที่ถูกขยายด้วยวงจรขยายความผิดพลาดแล้ว ถูกส่งต่อไปยังวงจรรวมกำลังที่อาจสร้างขึ้นจากวงจรเชื่อมต่อที่มีสัมประสิทธิ์การเชื่อมต่อที่เหมาะสม เพื่อทำการหักล้างสัญญาณผิดเพี้ยนดังกล่าวกับความผิดเพี้ยนในสัญญาณเอาต์พุตจากวงจรขยายกำลังหลัก ส่งผลให้สัญญาณเอาต์พุตจากวงจรขยายกำลังมีค่าความผิดเพี้ยนที่ต่ำลง จากการวิเคราะห์ไลเซชันแบบป้อนไปหน้าดังกล่าวนี้ พบว่าสามารถลดความผิดเพี้ยนในสัญญาณเอาต์พุตจากวงจรขยายกำลังลงได้ แต่ประสิทธิภาพของระบบรวมจะมีค่าลดลง ทั้งนี้เนื่องมาจากต้องมีการจ่ายกำลังงานเพิ่มขึ้นให้กับวงจรขยายความผิดพลาด ในขณะที่เอาต์พุตของวงจรขยายกำลังยังคงเดิม ส่งผลให้ประสิทธิภาพมีค่าลดลงนั่นเอง [47]

7.3 การออกแบบวงจรและผลการจำลองแบบการทำงาน

วงจรรวมกำลังที่ถูกออกแบบและสร้างขึ้นในบทที่ 5 ของวิทยานิพนธ์นี้อาศัยการวิเคราะห์ไลเซชันแบบป้อนไปหน้า ซึ่งจากงานวิจัยต่างๆที่ผ่านมา [48]-[52] พบว่า การวิเคราะห์ไลเซชันแบบป้อนไปหน้าสามารถลดความผิดเพี้ยนในวงจรรวมกำลังลงได้ดี และระบบยังมีเสถียรภาพในการทำงานสูงกว่าวิธีการวิเคราะห์ไลเซชันรูปแบบอื่นๆ วงจรวิเคราะห์ไลเซชันแบบป้อนไปหน้าในวิทยานิพนธ์นี้ถูกออกแบบและสร้างขึ้นโดยใช้วัสดุฐานรองวงจรรชนิด พีทีเอฟอี (PTFE) ซึ่งมีค่าคงตัวไดอิเล็กตริกสัมพัทธ์ (ϵ_r) เท่ากับ 3.5 ความหนาของแผ่นไดอิเล็กตริก (h) เท่ากับ 0.76 mm และมีความหนาของแผ่นตัวนำเคลือบผิว (t) ซึ่งทำจากทองแดงเท่ากับ 70 μm วงจรที่ออกแบบในแต่ละส่วนมีโครงสร้างแบบไมโครสตริปทั้งสิ้น วงจรที่ออกแบบได้จะถูกจำลองแบบการทำงานเพื่อตรวจสอบสนองก่อนการสร้างขึ้นเป็นวงจรจริง การออกแบบวงจรรอาศัยโปรแกรมไมโครเวฟออฟฟิศช่วยในคำนวณและจำลองแบบการทำงานของวงจร การออกแบบวงจรและผลการจำลองแบบการทำงานของวงจรวิเคราะห์ไลเซชันแบบป้อนไปหน้าในแต่ละส่วนมีดังนี้

7.3.1 การออกแบบวงจรรแบ่งกำลังแบบ 2 ทาง

วงจรรแบ่งกำลังในวงจรรวิเคราะห์ไลเซชันแบบป้อนไปหน้าทำหน้าที่แบ่งกำลังงานของสัญญาณอินพุตออกเป็น 2 ส่วน สร้างขึ้นโดยใช้โครงสร้างของวงจรรแบ่งกำลังแบบ 2 ทางของวิลคินสัน รายละเอียดการออกแบบวงจรรแบ่งกำลังแบบ 2 ทางของวิลคินสัน พิจารณาได้ในหัวข้อที่ 4.3.1 วงจรรแบ่งกำลังแบบ 2 ทางของวิลคินสันที่มีโครงสร้างแบบไมโครสตริปประกอบด้วยสายส่งสัญญาณจำนวน 2 เส้น อนุกรมอยู่ระหว่างพอร์ตอินพุตกับพอร์ตเอาต์พุตของวงจรรแบ่งกำลัง โดยสายส่งสัญญาณทั้งสองมีอิมพีแดนซ์คุณลักษณะ (Z_0) เท่ากับ 70.7 Ω และยาวเท่ากับหนึ่งในสี่เท่าของความยาวคลื่นที่ 2.14 GHz จากการคำนวณด้วยโปรแกรมไมโครเวฟออฟฟิศ พบว่า สายส่งที่มีอิมพีแดนซ์คุณลักษณะเท่ากับ 70.7 Ω มีความกว้างเท่ากับ 0.91 mm และหนึ่งในสี่เท่าของความยาวคลื่นที่ 2.14 GHz มีค่าเท่ากับ 21.63 mm รูปที่ 7.2 แสดงโครงสร้างของวงจรรแบ่งกำลังแบบ 2 ทาง

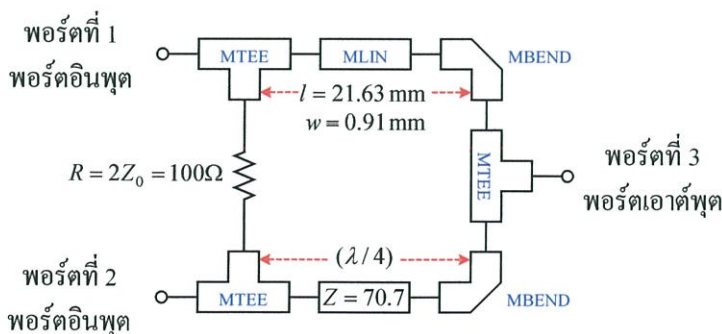


รูปที่ 7.2 โครงสร้างของวงจรแบ่งกำลังแบบ 2 ทางของวิลคินสัน

ความต้านทานแยกระหว่างพอร์ตเอาต์พุตมีค่าเท่ากับ 100Ω ทำหน้าที่แยกพอร์ตเอาต์พุตทั้งสองออกจากกัน ค่าขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุต ($|S_{21}|$ หรือ $|S_{31}|$) ทางอุดมคติของวงจรแบ่งกำลังแบบ 2 ทางมีค่าเท่ากับ -3 dB หรือกล่าวได้ว่าค่าการสูญเสียเนื่องจากการใส่แทรกมีค่าเท่ากับ 3 dB ดังนั้นอัตราขยายรวมสูงสุดของวงจรนี้เลยเซชันแบบป้อนไปหน้าจึงมีค่าต่ำกว่าอัตราขยายของวงจรขยายกำลังหลักอยู่ 3 dB ผลการจำลองแบบการทำงานของวงจรแบ่งกำลังแบบ 2 ทางของวิลคินสันสามารถพิจารณาได้จากหัวข้อที่ 4.3.1

7.3.2 การออกแบบวงจรรวมกำลังแบบ 2 ทาง

วงจรรวมกำลังแบบ 2 ทางทำหน้าที่รวมสัญญาณ ระหว่างสัญญาณเอาต์พุตจากวงจรเวกเตอร์มอดูเลเตอร์กับสัญญาณที่ได้จากการซัดตัวอย่างสัญญาณเอาต์พุตของวงจรขยายกำลังด้วยวงจรเชื่อมต่อ แต่เนื่องจากสัญญาณเอาต์พุตจากวงจรเวกเตอร์มอดูเลเตอร์ถูกประวิงเฟสด้วยสายประวิงและวงจรเลื่อนเฟสที่แปรค่าได้ สัญญาณเอาต์พุตที่ได้จากวงจรรวมกำลังจึงมีลักษณะหักล้างกัน โดยเอาต์พุตที่ได้จากวงจรรวมกำลัง คือ สัญญาณความผิดเพี้ยนในสัญญาณเอาต์พุตจากวงจรขยายกำลังวงจรรวมกำลังใช้วงจรรวมกำลังแบบ 2 ทางของวิลคินสัน โดยมีโครงสร้างเดียวกันกับวงจรแบ่งกำลังแบบ 2 ทางของวิลคินสัน ซึ่งต่างกันตรงการสลับพอร์ตคือจากพอร์ตอินพุตเป็นพอร์ตเอาต์พุตและจากพอร์ตเอาต์พุตเป็นพอร์ตอินพุต

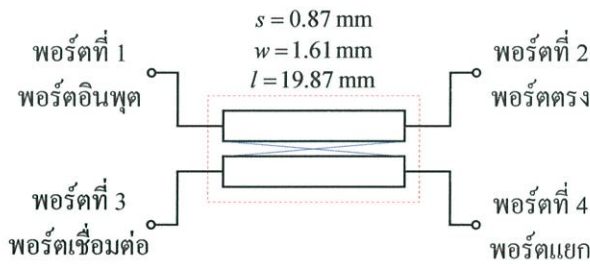


รูปที่ 7.3 โครงสร้างของวงจรรวมกำลังแบบ 2 ทางของวิลคินสัน

รูปที่ 7.3 แสดงโครงสร้างของวงจรรวมกำลังแบบ 2 ทางของวิลคินสัน ค่าอิมพีแดนซ์คุณลักษณะ ค่าความยาวของสายส่ง และค่าความต้านทานแยกมีค่าเท่ากับกับวงจรแบ่งกำลังแบบ 2 ทางของวิลคินสัน ผลการจำลองแบบการทำงานของวงจรรวมกำลังแบบ 2 ทางของวิลคินสันมีผลตอบสนองเช่นเดียวกันกับวงจรแบ่งกำลังแบบ 2 ทางของวิลคินสัน

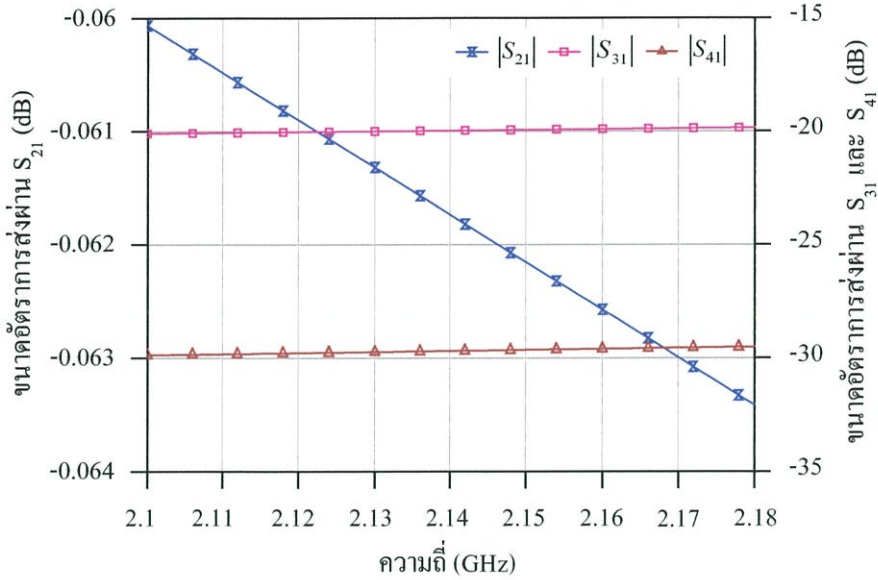
7.3.3 การออกแบบและผลการจำลองแบบการทำงานของวงจรเชื่อมต่อแบบเส้นขนาน

วงจรเชื่อมต่อ (Directional Coupler) ถูกนำมาใช้เพื่อชดเชยอย่างสัญญาณเอาต์พุตจากวงจรขยายกำลังบางส่วนเพื่อป้อนเข้าวงจรรวมกำลังแบบ 2 ทาง วงจรเชื่อมต่อที่ใช้ในวงจรลิเนียไลเซชันเป็นวงจรเชื่อมต่อแบบมีทิศทางชนิดเส้นขนาน จากการออกแบบวงจรเชื่อมต่อแบบมีทิศทางชนิดเส้นขนานในหัวข้อที่ 4.3.3 และตารางที่ 4.1 พบว่า วงจรเชื่อมต่อแบบเส้นขนานที่มีสัมประสิทธิ์การเชื่อมต่อ -20 dB ($c=0.10$) ประกอบด้วยสายส่งสัญญาณจำนวน 2 เส้นที่มีความกว้างเท่ากับ 1.61 mm และยาว 19.87 mm วางขนานกัน โดยมีระยะห่างระหว่างเส้นขนานเท่ากับ 0.87 mm รูปที่ 7.4 แสดงวงจรเชื่อมต่อแบบมีทิศทางชนิดเส้นขนานที่มีสัมประสิทธิ์การเชื่อมต่อที่ -20 dB



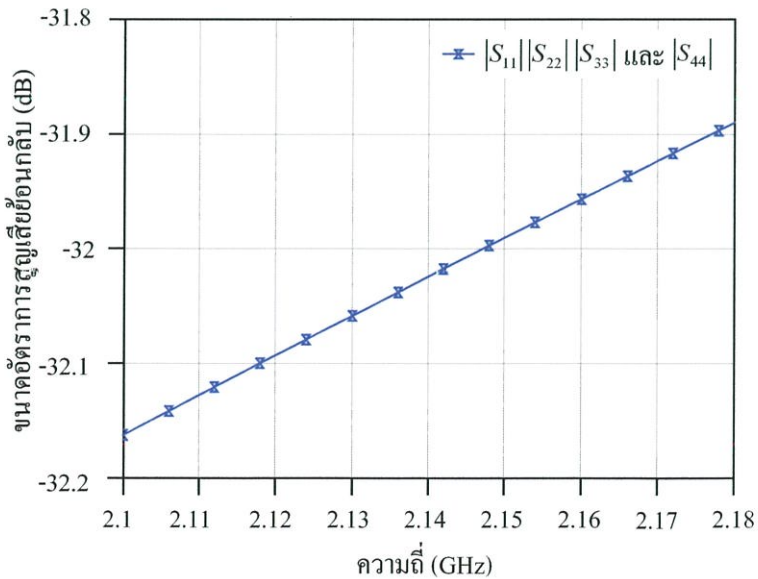
รูปที่ 7.4 วงจรเชื่อมต่อแบบมีทิศทางชนิดเส้นขนานที่มีสัมประสิทธิ์การเชื่อมต่อเท่ากับ -20 dB

รูปที่ 7.5 แสดงผลการจำลองแบบการทำงานของขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตตรง ($|S_{21}|$) จากพอร์ตอินพุตไปยังพอร์ตเชื่อมต่อ ($|S_{31}|$) และจากพอร์ตอินพุตไปยังพอร์ตแยก ($|S_{41}|$) ของวงจรเชื่อมต่อแบบมีทิศทางชนิดเส้นขนานในวงจรลิเนียไลเซชัน จากผลการจำลองแบบการทำงาน พบว่า วงจรเชื่อมต่อมีขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตตรงอยู่ที่ -0.061 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz วงจรเชื่อมต่อมีขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเชื่อมต่ออยู่ที่ -20 dB ตลอดช่วงความถี่ และวงจรเชื่อมต่อมีขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตแยกต่ำกว่า -29.5 dB ตลอดช่วงความถี่ จากผลการจำลองแบบการทำงานพบว่า วงจรเชื่อมต่อมีการสูญเสียภายในต่ำ ดังนั้นจึงเหมาะสมต่อการนำไปใช้ชดเชยอย่างสัญญาณที่เอาต์พุตของวงจรขยายกำลัง สำหรับการนำไปใช้งานนั้นพอร์ตอินพุตของวงจรเชื่อมต่อถูกต่อเข้ากับเอาต์พุตของวงจรขยายกำลัง พอร์ตตรงถูกต่อไปยังวงจรรวมสัญญาณที่สร้างจากวงจรเชื่อมต่อที่เอาต์พุตของวงจรลิเนียไลเซชัน พอร์ตแยกถูกต่อด้วยตัวต้านทาน 50Ω และพอร์ตเชื่อมต่อถูกลดทอนด้วยตัวลดทอนก่อนส่งไปยังวงจรรวมกำลังในหัวข้อที่ 7.3.2



รูปที่ 7.5 ผลการจำลองแบบขนาดอัตราสักร่างส่งผ่าน S_{21} S_{31} และ S_{41} ของวงจรเชื่อมต่อแบบเส้นขนานในวงจรลิเนียโรเซชัน

รูปที่ 7.6 แสดงผลการจำลองแบบการทำงานของขนาดอัตราสูญเสียย้อนกลับที่พอร์ตต่างๆของวงจรเชื่อมต่อแบบมีทิศทางชนิดเส้นขนานที่สัมประสิทธิ์การเชื่อมต่อ -20 dB จากผลการจำลองแบบการทำงานพบว่า วงจรเชื่อมต่อแบบเส้นขนานมีค่าขนาดอัตราสูญเสียย้อนกลับเท่ากันทุกพอร์ต โดยมีขนาดอัตราสูญเสียย้อนกลับต่ำกว่า -31.9 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz และมีค่าเพิ่มสูงขึ้นเมื่อความถี่มีค่าสูงขึ้น

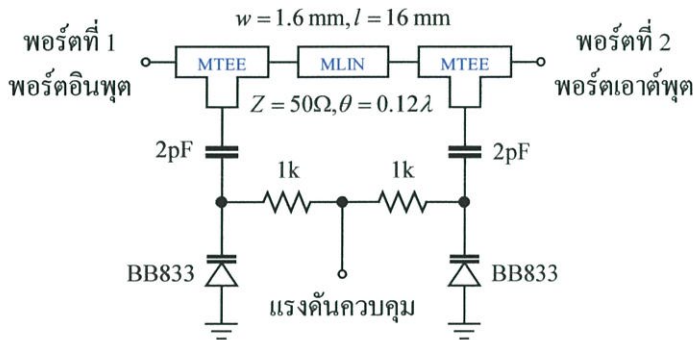


รูปที่ 7.6 ผลการจำลองแบบของขนาดอัตราสูญเสียย้อนกลับที่พอร์ตต่างๆของวงจรเชื่อมต่อแบบเส้นขนานในวงจรลิเนียโรเซชัน

7.3.4 การออกแบบและผลการจำลองแบบการทำงานของวงจรถ่วงเฟสแบบแปรค่าได้

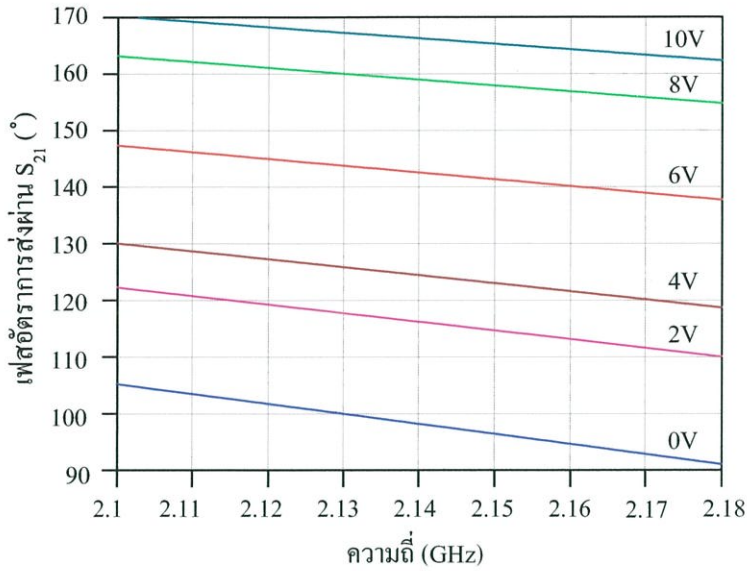
วงจรถ่วงเฟสแบบแปรค่าได้ประกอบด้วยวงจรถ่วงเฟส 2 ส่วน คือ วงจรถ่วงเฟสแบบแปรค่าได้และวงจรถ่วงเฟสแบบแปรค่าได้ วงจรถ่วงเฟสแบบแปรค่าได้มีหน้าที่ปรับขนาดและเฟสของสัญญาณให้มีความเหมาะสมเพื่อนำไปเข้ายังวงจรรวมกำลังแบบ 2 ทาง เพื่อแยกเอาสัญญาณความถี่ออกจากสัญญาณที่ได้จากการซัดตัวอย่างด้วยวงจรถ่วงเฟสแบบแปรค่าได้ที่เอาต์พุตของวงจรถ่วงเฟสแบบแปรค่าได้

วงจรถ่วงเฟสแบบแปรค่าได้ (Variable Phase Shifter) ในวงจรอิเล็กทรอนิกส์แบบป้อนไปหน้าในวิทยานิพนธ์ฉบับนี้อาศัยโครงสร้างของวงจรถ่วงเฟสแบบแปรค่าได้ผ่าน [53] รูปที่ 7.7 แสดงวงจรถ่วงเฟสแบบแปรค่าได้ตามแรงดันไฟฟ้าในวงจรถ่วงเฟสแบบแปรค่าได้



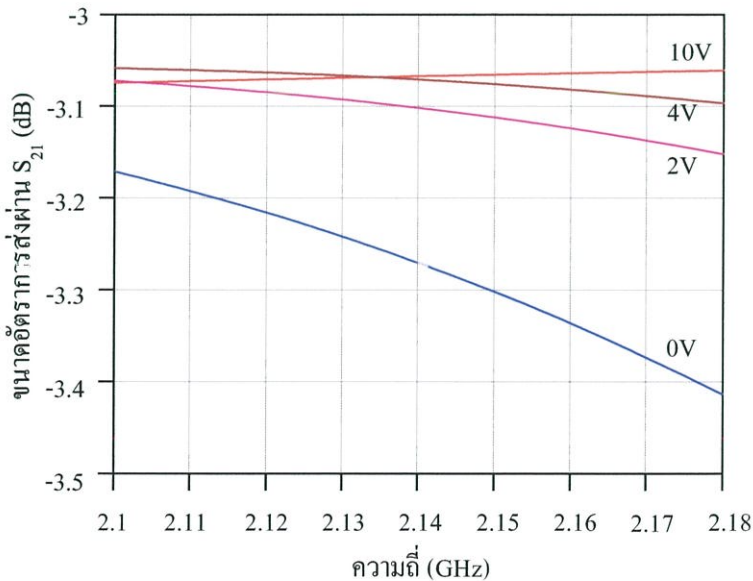
รูปที่ 7.7 วงจรถ่วงเฟสแบบแปรค่าได้ตามแรงดันไฟฟ้าในวงจรถ่วงเฟสแบบแปรค่าได้

วงจรถ่วงเฟสแบบแปรค่าได้ตามแรงดันไฟฟ้าอาศัยแรงดันควบคุมเฟสในการเลื่อนเฟสของสัญญาณที่พอร์ตเอาต์พุต วงจรถ่วงเฟสแบบแปรค่าได้ตามแรงดันไฟฟ้าประกอบด้วย ก) สายส่งสัญญาณที่มีอิมพีแดนซ์ลักษณะเท่ากับ 50Ω และยาวเท่ากับ 0.12 เท่าของความยาวคลื่นในสายส่งที่ 2.14 GHz (หรือกว้างเท่ากับ 1.6 mm และยาวเท่ากับ 16 mm) ข) วาแรกเตอร์ไดโอดเบอร์ BB833 ที่สามารถแปรค่าความจุภายในช่วง 0.73 pF ถึง 9.3 pF ตามแรงดันควบคุมย้อนกลับช่วง $0V$ ถึง $10V$ ตามลำดับ ค) ตัวเก็บประจุ 2 pF ทำหน้าที่ป้องกันแรงดันไฟตรงจากแรงดันควบคุมและทำหน้าที่ลดช่วงการแปรค่าความจุไฟฟ้าในวาแรกเตอร์ไดโอด และ ง) ตัวต้านทาน 1 k Ω ทำหน้าที่เป็นโศกความถี่วิทยุแทนตัวเหนี่ยวนำและจำกัดกระแสย้อนกลับเพื่อป้องกันวาแรกเตอร์ไดโอดเสียหาย การต่อวงจรถ่วงเฟสแบบแปรค่าเพื่อใช้งานจริงอาศัยวงจรถ่วงเฟสตามรูปที่ 7.7 จำนวน 2 ตัวต่อคาสเคดกันเพื่อให้สามารถแปรค่าเฟสของสัญญาณที่พอร์ตเอาต์พุตได้ในช่วงกว้างขึ้น และระหว่างภาคของวงจรถ่วงเฟสอาศัยวงจรถ่วงเฟสขนาด 3 dB ขึ้นกลางระหว่างภาคเพื่อลดอัตราสูญเสียย้อนกลับระหว่างภาคของวงจรถ่วงเฟสลง ดังนั้นวงจรถ่วงเฟสจำนวน 2 ภาคที่ออกแบบจะมีขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังเอาต์พุตต่ำสุดเท่ากับ -3 dB แรงดันควบคุมเฟสที่ป้อนให้วงจรถ่วงเฟสแบบแปรค่าได้มีค่าในช่วง 0 ถึง $10V$ ผลการจำลองแบบการทำงานของ วงจรถ่วงเฟสแบบแปรค่าได้แสดงดังรูปที่ 7.8 และ รูปที่ 7.9



รูปที่ 7.8 ผลการจำลองแบบของเฟสอัตราส่งผ่าน S_{21} ของวงจรถ่ายเฟสแบบแปรค่าได้ที่แรงดันควบคุมเฟสค่าต่างๆ

จากผลการจำลองแบบการทำงานของเฟสอัตราส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุต ($\angle S_{21}$) ของวงจรถ่ายเฟสแบบแปรค่าได้ด้วยโปรแกรมไมโครเวฟออฟฟิศ พบว่า วงจรถ่ายเฟสสามารถแปรค่าเฟสของสัญญาณเอาต์พุตในช่วงแรงดันควบคุมเฟส 0 ถึง 10V ได้มากกว่า 68° ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz นอกจากนี้วงจรถ่ายเฟสยังให้ค่าการกระเพื่อมของเฟสต่ำกว่า 10° ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz อีกด้วย

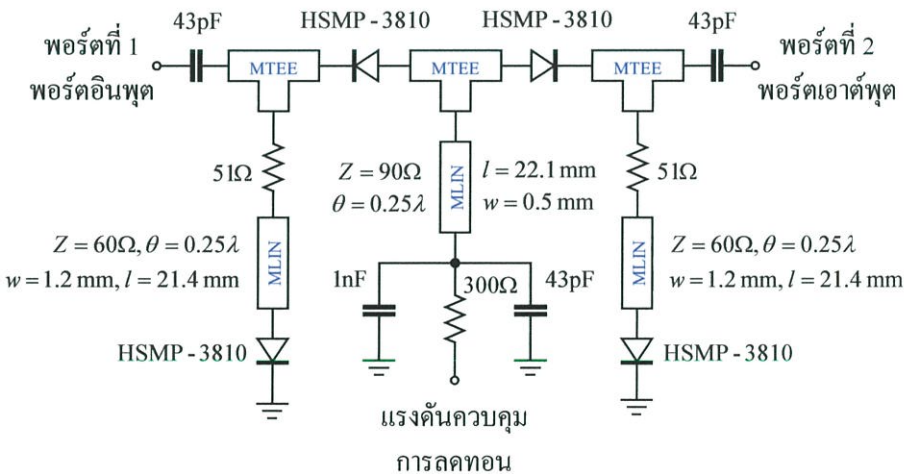


รูปที่ 7.9 ผลการจำลองแบบของขนาดอัตราส่งผ่าน S_{21} ของวงจรถ่ายเฟสแบบแปรค่าได้ที่แรงดันควบคุมเฟสค่าต่างๆ

รูปที่ 7.9 แสดงผลการจำลองแบบการทำงานของขนาดอัตรการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุต ($|S_{21}|$) ของวงจรเลื่อนเฟสแบบแปรค่าได้ตามแรงดันควบคุม จากผลการจำลองแบบการทำงาน พบว่า วงจรเลื่อนเฟสแบบแปรค่าได้มีขนาดอัตรการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตในช่วงแรงดันควบคุมเฟส 0 ถึง 10V ที่ -3.05 ถึง -3.37 dB โดยวงจรเลื่อนเฟสแบบแปรค่าได้นี้มีค่าการกระเพื่อมของขนาดอัตรการส่งผ่านต่ำกว่า 0.32 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz

นอกจากนั้นจากผลการจำลองแบบการทำงานของขนาดอัตรการสูญเสียย้อนกลับอินพุตและขนาดอัตรการสูญเสียย้อนกลับเอาต์พุต พบว่า วงจรเลื่อนเฟสแบบแปรค่าได้มีค่าขนาดอัตรการสูญเสียย้อนกลับอินพุต ($|S_{11}|$) เท่ากับค่าขนาดอัตรการสูญเสียย้อนกลับเอาต์พุต ($|S_{22}|$) โดยมีค่าต่ำกว่า -13.8 dB ที่ทุกค่าแรงดันควบคุมเฟสและตลอดช่วงความถี่

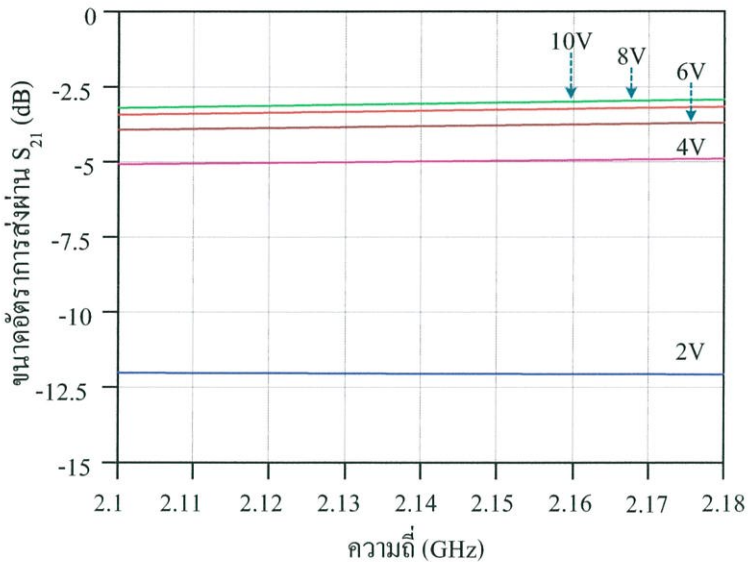
วงจรส่วนที่สองของวงจรเวกเตอร์มอดูเลเตอร์คือ วงจรลดทอนแปรค่าได้ตามแรงดันไฟฟ้า (Voltage Variable Attenuator) วงจรลดทอนแปรค่าได้ตามแรงดันไฟฟ้าอาศัยการแปรค่าความต้านทานภายในของพินไดโอด (PIN Diode) ในการแปรค่าอัตรการลดทอนสัญญาณของวงจรลดทอนวงจรลดทอนแบบแปรค่าได้ตามแรงดันไฟฟ้าแสดงดังรูปที่ 7.10 [54]



รูปที่ 7.10 วงจรลดทอนแบบแปรค่าอัตรการลดทอนได้ในวงจรเวกเตอร์มอดูเลเตอร์

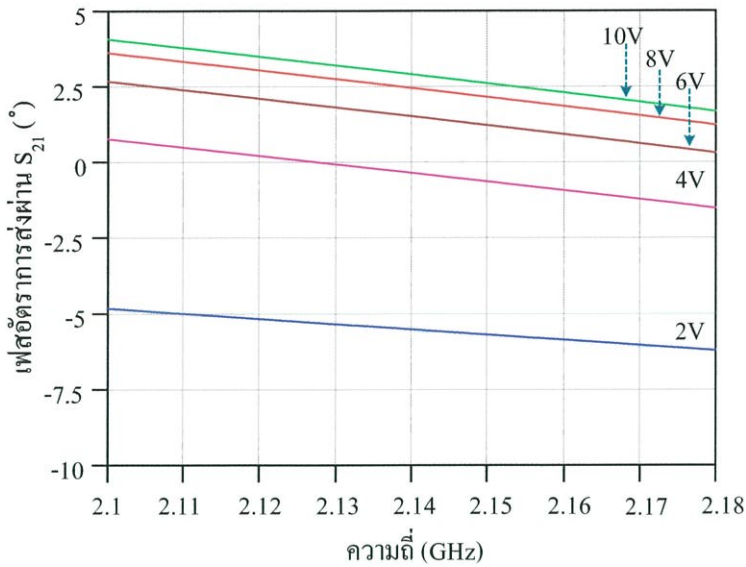
วงจรลดทอนแบบแปรค่าอัตรการลดทอนได้ในวงจรเวกเตอร์มอดูเลเตอร์ประกอบด้วย ก) ตัวเก็บประจุ 43 pF จำนวน 2 ตัวที่พอร์ตอินพุตและพอร์ตเอาต์พุตทำหน้าที่ป้องกันแรงดันไฟตรง ข) สายส่งสัญญาณที่มีอิมพีแดนซ์ลักษณะเท่ากับ 90 Ohm และยาวหนึ่งในสี่เท่าของความยาวคลื่นในสายส่งที่ความถี่ 2.14 GHz (หรือกว้างเท่ากับ 0.5 mm และยาวเท่ากับ 22.1 mm) ทำหน้าที่เป็นโഴกความถี่วิทยุและการป้อนกระแสให้กับพินไดโอด ค) สายส่งสัญญาณที่มีอิมพีแดนซ์ลักษณะเท่ากับ 60 Ohm และยาวหนึ่งในสี่เท่าของความยาวคลื่นที่ความถี่ 2.14 GHz (หรือกว้างเท่ากับ 1.2 mm และยาวเท่ากับ 21.4 mm) ทำหน้าที่แปรค่าอิมพีแดนซ์ภายในของพินไดโอดให้มีค่าตามต้นแบบตัว

ลดทอนแบบ π [55] ง) ตัวต้านทาน 51Ω ทำหน้าที่จำกัดอัตราการลดทอนสูงสุดของวงจรลดทอนแบบแปรค่าได้ตามแรงดัน จ) ตัวต้านทาน 300Ω ทำหน้าที่จำกัดกระแสที่ไหลผ่านพินไดโอดให้มีค่าไม่เกิน 15 mA ในช่วงแรงดันควบคุม 0V ถึง 10V ซึ่งกระแสดังกล่าวนี้ใช้เพื่อการแปรค่าความต้านทานภายในของพินไดโอด [56] ส่งผลให้ค่าอัตราการลดทอนของวงจรเกิดการเปลี่ยนแปลง และ ฉ) ตัวเก็บประจุ 43 pF และ 1 nF ทำหน้าที่บายพาสส์ความถี่สูง ผลการจำลองแบบการทำงานของวงจรลดทอนแบบแปรค่าอัตราการลดทอนได้ตามแรงดันแสดงดังรูปที่ 7.11 และรูปที่ 7.12



รูปที่ 7.11 ผลการจำลองแบบของขนาดอัตราการส่งผ่าน S_{21} ของวงจรลดทอนแบบแปรค่าได้ในวงจรเวกเตอร์โมดูลเตอร์

ผลการจำลองแบบการทำงานของขนาดอัตราการส่งจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุต (S_{21}) ของวงจรลดทอนแบบแปรค่าได้ตามแรงดันควบคุม พบว่า ที่แรงดันควบคุมขนาดเท่ากับ 0V พินไดโอดจะถูกไบแอสด้วยกระแสที่เป็นศูนย์ ส่งผลให้ขนาดอัตราการส่งผ่านของวงจรลดทอนมีค่าต่ำที่สุดคือ -28 dB เมื่อแรงดันควบคุมมีค่ามากกว่า 2V วงจรจึงเกิดการเปลี่ยนแปลงค่าขนาดอัตราการส่งผ่าน ผลการจำลองแบบการทำงานของขนาดอัตราการส่งผ่านแสดงได้ดังรูปที่ 7.11 จากผลการจำลองแบบการทำงานพบว่า วงจรลดทอนสามารถลดทอนขนาดสัญญาณ โดยมีอัตราการลดทอนคงที่ตลอดช่วงความถี่ โดยอัตราการลดทอนหรือขนาดอัตราการส่งผ่านสูงสุดของวงจรลดทอนอยู่ที่ -3.2 dB ที่แรงดันควบคุม 10V อัตราการลดทอนหรือขนาดอัตราการส่งผ่านที่แรงดันควบคุม 2V อยู่ที่ -12 dB นอกจากนี้ยังพบว่า วงจรลดทอนแบบแปรค่าได้ตามแรงดันให้อัตราการลดทอนคงที่ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz และมีการกระเพื่อมของขนาดอัตราการส่งผ่านต่ำกว่า 0.3 dB ตลอดช่วงความถี่



รูปที่ 7.12 ผลการจำลองแบบของเฟสอัตรการส่งผ่าน S_{21} ของวงจรถดทอนแบบแปรค่าได้ในวงจรเวกเตอร์มอดูเลเตอร์

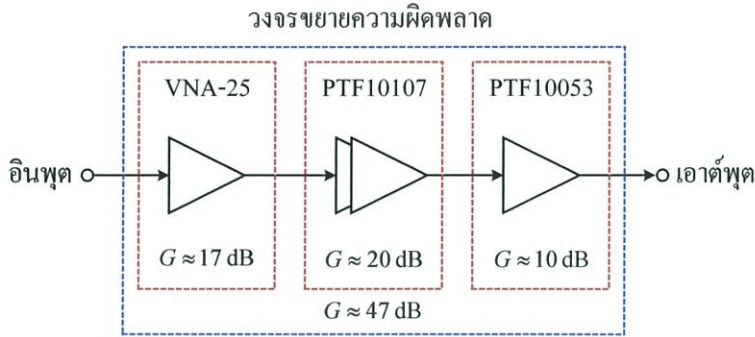
รูปที่ 7.12 แสดงผลการจำลองแบบการทำงานของเฟสอัตรการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุต ($\angle S_{21}$) ของวงจรถดทอนแบบแปรค่าได้ตามแรงดัน จากผลการจำลองแบบการทำงานพบว่า เฟสของอัตรการส่งมีค่าเปลี่ยนแปลงไม่เกิน 8.5° ที่ทุกค่าแรงดันควบคุมและตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz นอกจากนี้ยังพบว่า เฟสอัตรการส่งผ่านมีการกระเพื่อมต่ำกว่า 2° ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz

จากผลการจำลองแบบการทำงานของค่าขนาดอัตรการสูญเสียย้อนกลับอินพุตและเอาต์พุต ($|S_{11}|$ และ $|S_{22}|$) ของวงจรถดทอนเฟสแบบแปรค่าได้ตามแรงดันพบว่า วงจรมีค่าขนาดอัตรการสูญเสียย้อนกลับอินพุตและเอาต์พุตที่เท่ากัน โดยมีค่าต่ำกว่า -14 dB ตลอดช่วงความถี่และที่ทุกค่าของอัตรการลดทอน

7.3.5 การออกแบบวงจรรขยายความผิดพลาด

วงจรรขยายความผิดพลาดสร้างขึ้นเพื่อเพิ่มขนาดสัญญาณความผิดพลาดให้มีขนาดสูงขึ้นเทียบเท่ากับขนาดความผิดพลาดในสัญญาณเอาต์พุตของวงจรรขยายกำลังเพื่อให้สัญญาณทั้งสองหักล้างกัน เอาต์พุตของวงจรรขยายความผิดพลาดถูกส่งต่อไปยังวงจรรวมสัญญาณที่เอาต์พุตของวงจรถดทอนไปข้างหน้า อัตราขยายที่ต้องการได้รับจากวงจรรขยายความผิดพลาดสามารถคำนวณได้ โดยมีค่าเท่ากับผลรวมของอัตรการสูญเสียภายในวงจรแบ่งกำลัง+อัตรการสูญเสียในวงจรรวมกำลัง+อัตรการสูญเสียในวงจรเวกเตอร์มอดูเลเตอร์ทั้งสอง+อัตรการขยายของวงจรรขยายกำลังหลัก จากการออกแบบและจากการจำลองแบบการทำงานของวงจรทั้ง 3 ที่ผ่านมา สามารถประมาณอัตรการขยายที่ต้องการจากของวงจรรขยายความผิดพลาดได้เท่ากับ $3+3+2(6)+25=43$ dB ดัง

นั้นวงจรมีความผิดพลาดควรมีอัตราขยายอย่างน้อย 43 dB ซึ่งจะเห็นได้ว่าอัตราขยายของวงจรมีความผิดพลาดขึ้นตรงกับอัตราขยายของวงจรมีกำลังหลัก ในกรณีที่อัตราขยายของวงจรมีกำลังหลักมีค่ามากการสร้างวงจรมีความผิดพลาดจะกระทำได้ยาก เนื่องจากการสร้างวงจรมีความผิดพลาดที่ให้อัตราขยายสูงนั้นอาจเกิดการออสซิลเลตของวงจรมีได้ รูปที่ 7.13 แสดงโครงสร้างของวงจรมีความผิดพลาดในวงจรลิเนียร์ไลเซนซ์แบบป้อนไปหน้า



รูปที่ 7.13 โครงสร้างของวงจรมีความผิดพลาดของวงจรลิเนียร์ไลเซนซ์แบบป้อนไปหน้า

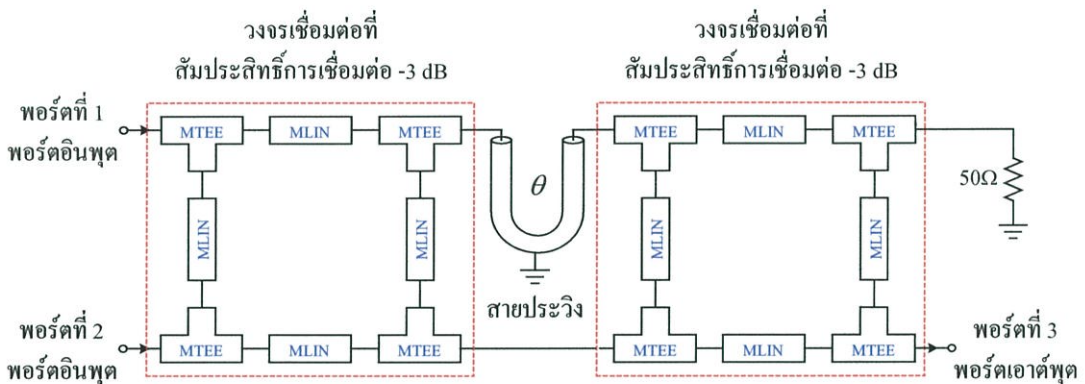
โครงสร้างของวงจรมีความผิดพลาดประกอบด้วยวงจรมีจำนวน 4 ภาคการขยาย โดย ก) วงจรมีความผิดพลาดภาคที่ 1 สร้างขึ้นจากวงจรมีสัญญาณชนิดวงจรมรวมเบอร์ VNA-25 ของบริษัท MiniCircuits [23] โดยมีวงจรมีอัตราขยายที่ความถี่ 2.14 GHz ประมาณ 17 dB ข) วงจรมีความผิดพลาดภาคที่ 2 สร้างขึ้นโดยใช้วงจรมีที่มีโครงสร้างเดียวกันกับวงจรมีกำลังภาคการขยายที่ 1 (รายละเอียดพิจารณาได้ในหัวข้อที่ 5.3.1) วงจรมีความผิดพลาดภาคที่ 2 และ 3 สร้างขึ้นจากทรานซิสเตอร์ชนิดแอลคิมอสเบอร์ PTF10107 จากการออกแบบพบว่า วงจรมีความผิดพลาดในภาคที่ 2 และ 3 นี้มีอัตราขยายประมาณ 20 dB และ ค) วงจรมีความผิดพลาดภาคที่ 4 สร้างขึ้นโดยใช้วงจรมีที่มีโครงสร้างเดียวกันกับวงจรมีกำลังภาคการขยายที่ 2 (รายละเอียดพิจารณาได้ในหัวข้อที่ 5.3.2) วงจรมีความผิดพลาดในภาคที่ 4 นี้สร้างขึ้นจากทรานซิสเตอร์ชนิดแอลคิมอสเบอร์ PTF10053 จากการออกแบบพบว่า วงจรมีความผิดพลาดในภาคที่ 4 มีอัตราขยายประมาณ 10 dB ดังนั้นวงจรมีความผิดพลาดจึงมีอัตราขยายรวมทั้ง 4 ภาคประมาณ 47 dB ซึ่งเพียงพอต่อการนำไปใช้งาน

7.3.6 การออกแบบและผลการจำลองแบบการทำงานของวงจรมีเชื่อมต่อแบบปรับค่า

สัมประสิทธิ์การเชื่อมต่อได้

วงจรมีเชื่อมต่อแบบปรับค่าสัมประสิทธิ์การเชื่อมต่อได้สร้างขึ้นจากวงจรมีเชื่อมต่อแบบเส้นกึ่งที่มีสัมประสิทธิ์การเชื่อมต่อที่ -3 dB จำนวน 2 วงจรมีและสายประวิงอีกจำนวน 1 เส้น วงจรมีเชื่อมต่อแบบปรับค่าสัมประสิทธิ์การเชื่อมต่อได้ สร้างขึ้นเพื่อทำหน้าที่รวมสัญญาณระหว่างสัญญาณ

เอาต์พุตจากวงจรขยายกำลังหลักและสัญญาณความผิดพลาด (ที่ถูกขยายด้วยวงจรขยายความผิดพลาดแล้ว) โดยเอาต์พุตของวงจรเชื่อมต่อก็คือเอาต์พุตของวงจรลิเนียร์ไลเซนซ์แบบป้อนไปหน้าและเอาต์พุตที่ได้จากการรวมสัญญาณทั้งสองเข้าด้วยกันจะมีความผิดพลาดเพียงลดลง หรือกล่าวได้ว่าค่าการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ของระบบจะมีค่าลดลง วงจรเชื่อมต่อบนแบบปรับค่าสัมประสิทธิ์การเชื่อมต่อได้ถูกนำมาใช้ เนื่องจากสามารถปรับค่าสัมประสิทธิ์การเชื่อมต่อให้เหมาะสมกับอัตราขยายและอัตราการสูญเสียในระบบได้ง่ายกว่าวงจรเชื่อมต่อที่มีสัมประสิทธิ์การเชื่อมต่อคงที่ รูปที่ 7.14 แสดงโครงสร้างของวงจรเชื่อมต่อบนแบบปรับค่าสัมประสิทธิ์การเชื่อมต่อได้เพื่อใช้เป็นวงจรรวมกำลังภาคสุดท้าย



รูปที่ 7.14 โครงสร้างของวงจรเชื่อมต่อบนแบบปรับค่าสัมประสิทธิ์การเชื่อมต่อได้เพื่อใช้เป็นวงจรรวมกำลังภาคสุดท้าย

วงจรเชื่อมต่อบนแบบปรับค่าสัมประสิทธิ์การเชื่อมต่อได้ประกอบด้วยวงจรเชื่อมต่อบนแบบเส้นกิ่งที่มีสัมประสิทธิ์การเชื่อมต่อที่ -3 dB จำนวน 2 วงจร สายประวิง 1 เส้น และตัวต้านทาน 50Ω จำนวน 1 ตัว สัมประสิทธิ์การเชื่อมต่อจากพอร์ตอินพุตที่ 1 ไปยังพอร์ตเอาต์พุตหรือจากพอร์ตอินพุตที่ 2 ไปยังพอร์ตเอาต์พุตสัมพันธ์กับระยะหน่วงเฟสของสายประวิง (θ) การออกแบบวงจรเชื่อมต่อบนแบบเส้นกิ่งที่มีสัมประสิทธิ์การเชื่อมต่อที่ -3 dB สามารถพิจารณาได้ในหัวข้อที่ 4.3.4 ขนาดของสัญญาณที่พอร์ตเอาต์พุต (พอร์ตที่ 3) สามารถคำนวณได้จาก [57]

$$V_3 = V_1 \sqrt{\frac{1}{2} + \frac{1}{2} \cos \theta} + V_2 \sqrt{\frac{1}{2} - \frac{1}{2} \cos \theta} \quad (7.1)$$

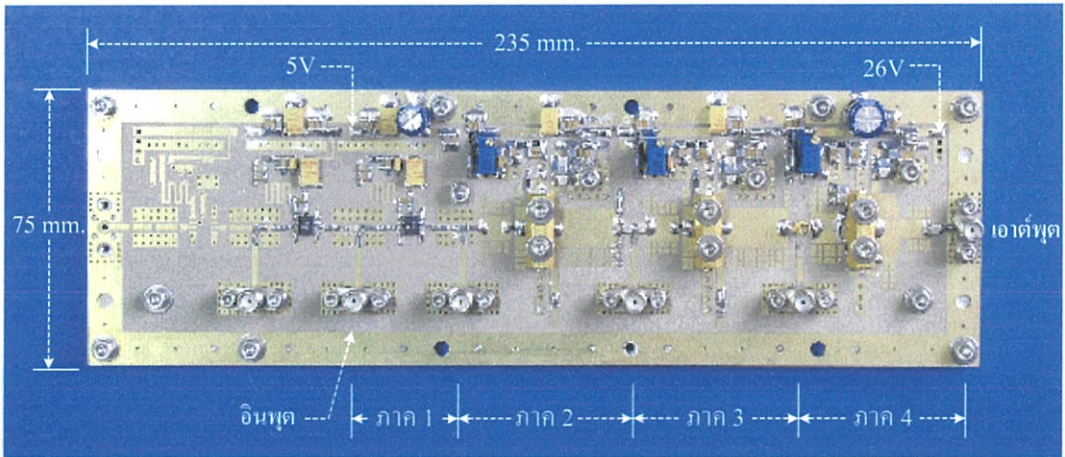
เมื่อ θ คือเฟสที่เกิดจากการหน่วงของสายประวิง

V_3 คือสัญญาณที่พอร์ตเอาต์พุต (พอร์ตที่ 3)

V_1 และ V_2 คือขนาดของสัญญาณอินพุตที่พอร์ตที่ 1 และพอร์ตที่ 2 ตามลำดับ

7.3.7 แผ่นวงจรพิมพ์ของวงจรเลียนิยไลเซชันแบบป้อนไปหน้า

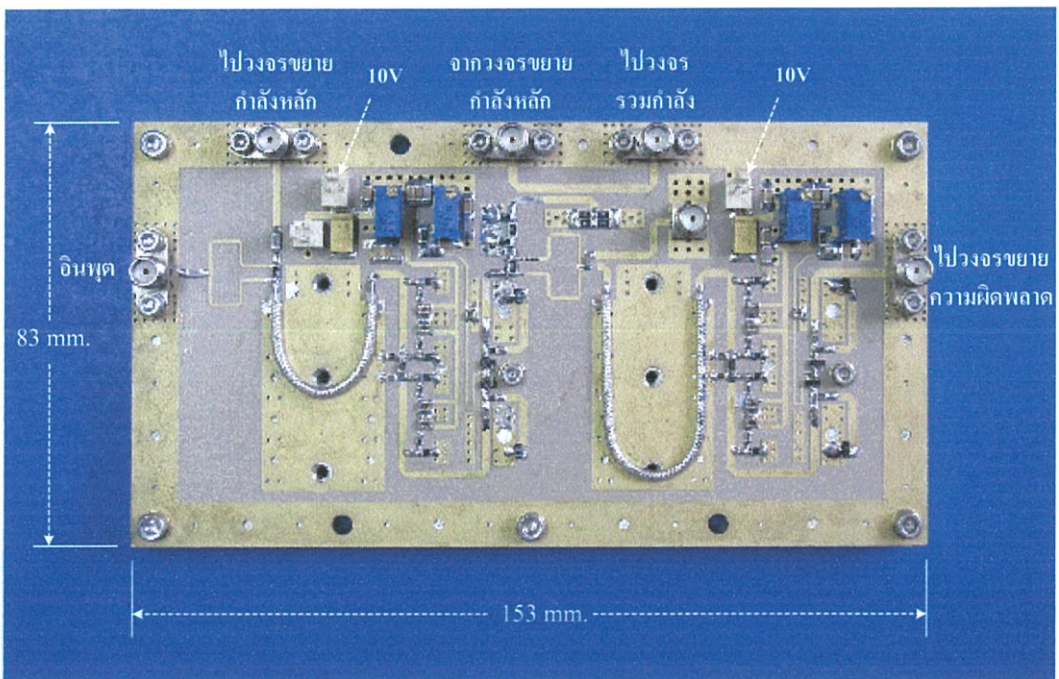
วงจรที่ออกแบบและจำลองแบบการทำงานถูกสร้างขึ้นเป็นวงจรจริง โดยสามารถออกแบบวงจรทั้งหมดบนแผ่นวงจรพิมพ์จำนวน 3 แผ่นลายวงจร คือ ก) แผ่นวงจรพิมพ์วงจรขยายความผิดพลาด ข) แผ่นวงจรพิมพ์ของวงจรเวกเตอร์มอดูเลเตอร์ วงจรรวมกำลัง วงจรแบ่งกำลัง และวงจรเชื่อมต่อแบบเส้นขนาน และสุดท้าย ค) แผ่นวงจรพิมพ์ของวงจรเชื่อมต่อแบบปรับค่าสัมประสิทธิ์การเชื่อมต่อได้ แผ่นวงจรพิมพ์ทั้งหมดสร้างขึ้นโดยใช้วัสดุฐานวงจรของวงจรชนิดพีทีเอฟอี



รูปที่ 7.15 แผ่นวงจรพิมพ์ของวงจรขยายความผิดพลาดที่ประกอบอุปกรณ์แล้ว

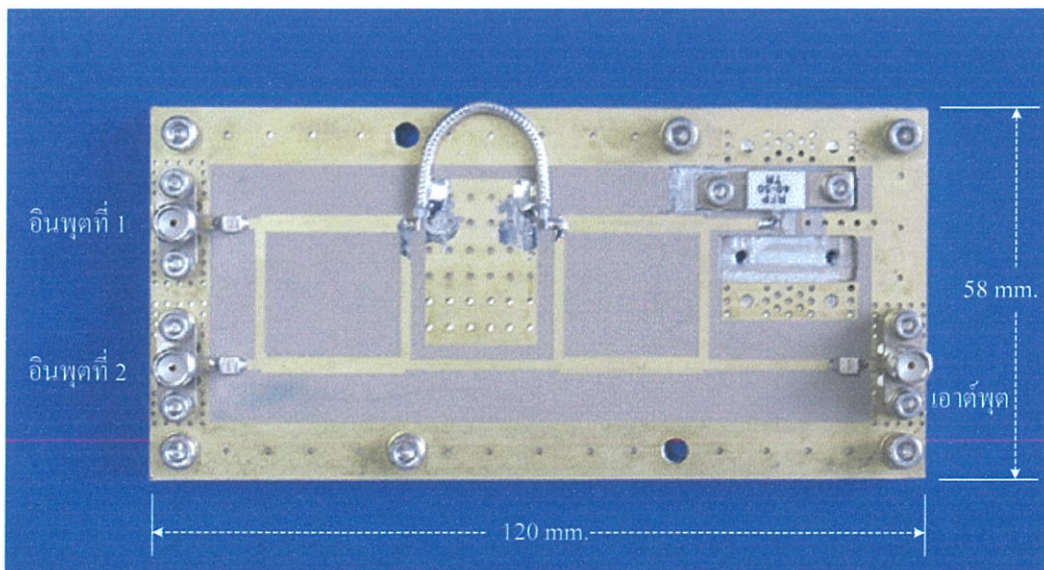
รูปที่ 7.15 แสดงแผ่นวงจรพิมพ์ของวงจรขยายความผิดพลาดที่ประกอบอุปกรณ์แล้ว วงจรขยายความผิดพลาดที่ออกแบบได้มีขนาดกว้างเท่ากับ 75 mm และยาวเท่ากับ 235 mm อุปกรณ์ที่ใช้ในวงจรทั้งหมดเป็นชนิดเซอร์เฟซเมาต์เพื่อลดผลขององค์ประกอบปรสิติกภายในตัวอุปกรณ์ หัวต่อสัญญาณที่พอร์ตอินพุต พอร์ตเอาต์พุต และระหว่างภาคการขยายใช้หัวต่อชนิด SMA ทั้งสิ้น ทั้งนี้เพื่อให้ค่าการสูญเสียภายในหัวต่อสัญญาณมีค่าต่ำ วงจรขยายความผิดพลาดประกอบด้วยวงจรขยายจำนวน 4 ภาคการขยายด้วยกันเพื่อให้ได้อัตราขยายมากกว่า 43 dB โดยวงจรขยายความผิดพลาดถูกวางบนแผ่นอลูมิเนียมเพื่อความทนทาน และช่วยในการเป็นสื่อนำความร้อนจากอุปกรณ์แอคทีฟหรือทรานซิสเตอร์ไปยังแผ่นระบายความร้อน แรงดันไฟเลี้ยงวงจรขยายความผิดพลาดใช้แหล่งจ่ายไฟเลี้ยง 2 ค่า คือ 5V และ 26V หัวต่อสัญญาณชนิด SMA ถูกวางไว้ระหว่างภาคการขยายทุกภาคเพื่อให้สามารถปรับแต่งคุณสมบัติของวงจรขยายในแต่ละภาคได้โดยอิสระ

รูปที่ 7.16 แสดงแผ่นวงจรพิมพ์ของวงจรเวกเตอร์มอดูเลเตอร์ วงจรเชื่อมต่อแบบเส้นขนาน วงจรรวมและวงจรแบ่งกำลังที่ออกแบบขึ้นบนแผ่นวงจรเดียวกัน โดยในรูปแสดงแผ่นวงจรพิมพ์ที่ประกอบอุปกรณ์แล้ว วงจรที่สร้างได้มีขนาดกว้างเท่ากับ 83 mm และยาวเท่ากับ 153 mm หัวต่อสัญญาณทั้งหมดใช้หัวต่อสัญญาณชนิด SMA อุปกรณ์ในวงจรทั้งหมดเป็นชนิดเซอร์เฟซเมาต์ วงจรใช้แหล่งจ่ายไฟเลี้ยงเพียงค่าเดียวที่ 10V วงจรที่สร้างได้วางอยู่บนแผ่นอลูมิเนียม



รูปที่ 7.16 แผ่นวงจรพิมพ์ของวงจรเวกเตอร์มอดูเลเตอร์ วงจรเชื่อมต่อ วงจรรวมและวงจรแบ่งกำลังที่ประกอบอุปกรณ์แล้ว

รูปที่ 7.17 แสดงวงจรเชื่อมต่อแบบปรับค่าสัมประสิทธิ์การเชื่อมต่อได้ที่วางอุปกรณ์แล้ว วงจรที่สร้างได้มีขนาดกว้างเท่ากับ 58 mm และยาวเท่ากับ 120 mm หัวต่อสัญญาณที่พอร์ตอินพุตและพอร์ตเอาต์พุตใช้หัวต่อสัญญาณชนิด SMA ทั้งสิ้น อุปกรณ์ในวงจรเป็นชนิดเซอร์เฟซเมาต์ทั้งหมดและวงจรที่สร้างได้วางอยู่บนแผ่นอลูมิเนียม



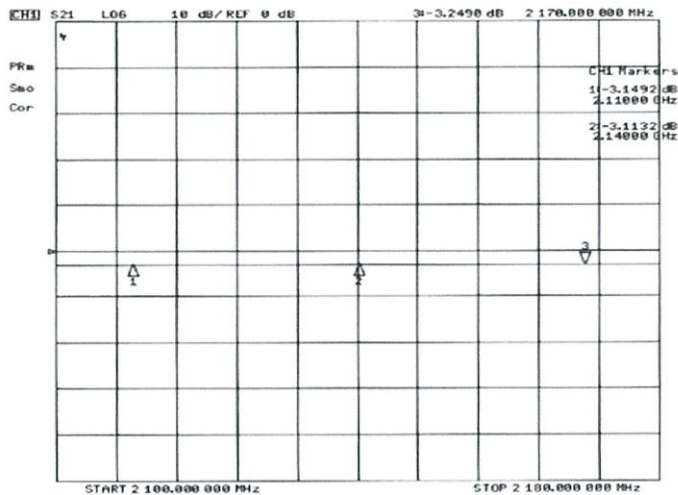
รูปที่ 7.17 แผ่นวงจรพิมพ์ของวงจรเชื่อมต่อแบบปรับค่าสัมประสิทธิ์การเชื่อมต่อได้ที่ประกอบอุปกรณ์แล้ว

7.4 การทดลองและผลการทดลอง

วงจรต่างๆที่ออกแบบและสร้างได้ในระบบการลิเนียร์ไลเซชันแบบป้อนไปหน้าในหัวข้อที่ 7.3 ถูกนำมาวัดผลตอบแทนของแต่ละวงจรโดยใช้เนตเวิร์กแอนะไลเซอร์ (HP8753ES) ร่วมกับวงจรเชื่อมต่อคู่ที่มีสัมประสิทธิ์การเชื่อมต่อที่ -20 dB (HP778D Dual Directional Coupler) ผลการวัดผลตอบแทนความถี่ของวงจรแต่ละส่วนมีดังนี้

7.4.1 ผลการทดลองของวงจรรวมกำลังและวงจรแบ่งกำลัง

วงจรรวมกำลังและวงจรแบ่งกำลังแบบ 2 ทางของวิลคินสันมีโครงสร้างของวงจรรูปแบบเดียวกัน ดังนั้นจึงทำการวัดผลตอบแทนพร้อมกัน ซึ่งพบว่ามียังวงจรทั้งสองผลตอบแทนใกล้เคียงกัน ผลการวัดการตอบสนองความถี่ของวงจรรวมกำลังและวงจรแบ่งกำลังแบบ 2 ทางของวิลคินสันแสดงดังรูปที่ 7.18



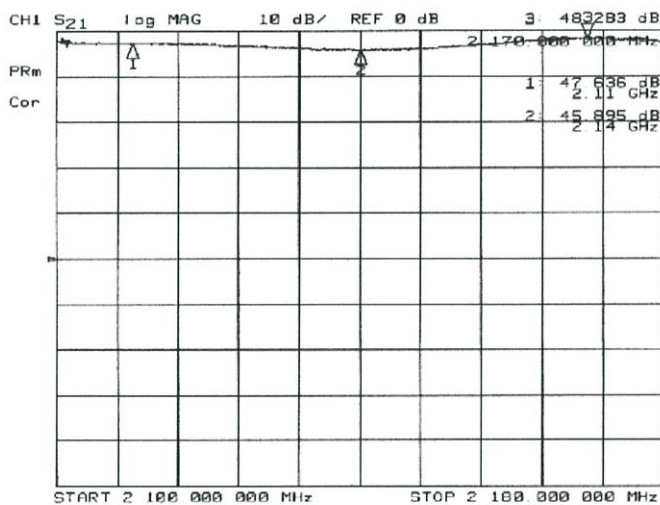
รูปที่ 7.18 ผลการวัดขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตของวงจรรวมกำลังและวงจรแบ่งกำลังแบบ 2 ทางของวิลคินสัน

รูปที่ 7.18 แสดงผลการวัดการตอบสนองขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตของวงจรรวมกำลังและวงจรแบ่งกำลังแบบ 2 ทางของวิลคินสัน พบว่า วงจรมีขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตระหว่าง -3.11 ถึง -3.24 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz วงจรรวมกำลังและวงจรแบ่งกำลังมีขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตใกล้เคียงกันโดยมีค่าแตกต่างกันไม่เกิน 0.2 dB และจากผลการวัดยังพบว่า วงจรทั้งสองมีขนาดอัตราการส่งผ่านคงที่ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยมีกระเปาะของขนาดอัตราการส่งผ่านต่ำกว่า 0.13 dB ตลอดช่วงความถี่ นอกจากนั้นจากผลการวัดขนาดอัตราการสูญเสียย้อนกลับอินพุตและขนาดอัตราการสูญเสียย้อนกลับเอาต์พุตของวงจรรวมกำลังและวงจรแบ่งกำลัง

แบบ 2 ทางของวิลคินสันยังพบว่า ขนาดอัตรการสูญเสียย้อนกลับมีค่าต่ำกว่า -15.1 dB ที่ทุกพอร์ต อินพุตและพอร์ตเอาต์พุตตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz ผลการวัดขนาดอัตรการส่งผ่านระหว่างพอร์ตเอาต์พุตของวงจรแบ่งกำลังหรือระหว่างพอร์ตอินพุตของวงจรรวมกำลังพบว่า วงจรมีขนาดอัตรการส่งผ่านระหว่างพอร์ตต่ำกว่า -26.6 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz

7.4.2 ผลการทดลองของวงจรขยายความผิดพลาด

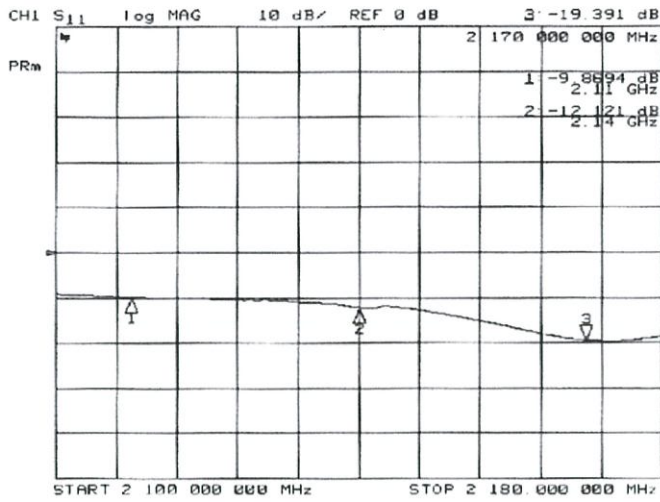
ผลการวัดการตอบสนองความถี่ของค่าขนาดอัตรการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตและค่าขนาดอัตรการสูญเสียย้อนกลับที่พอร์ตอินพุตของวงจรขยายความผิดพลาด ด้วยเนตเวิร์กแอนะไลเซอร์แสดงดังรูปที่ 7.19 และรูปที่ 7.20



รูปที่ 7.19 ผลการวัดขนาดอัตรการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุต ($|S_{21}|$) หรือค่าอัตรขยายของวงจรขยายความผิดพลาด

รูปที่ 7.19 แสดงผลการวัดค่าขนาดอัตรการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตหรือค่าอัตรขยายของวงจรขยายความผิดพลาด ($|S_{21}|$) ซึ่งจากผลการวัดพบว่า วงจรขยายความผิดพลาดมีค่าอัตรขยายระหว่าง 45.8 ถึง 48.2 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz โดยอัตรขยายมีค่าเท่ากับ 47.6 dB 45.8 dB และ 48.2 dB ที่ความถี่ 2.11 GHz 2.14 GHz และ 2.17 GHz ตามลำดับ นอกจากนี้ยังพบว่า วงจรขยายความผิดพลาดมีค่าการกระเพื่อมของอัตรขยายต่ำกว่า 2.4 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz

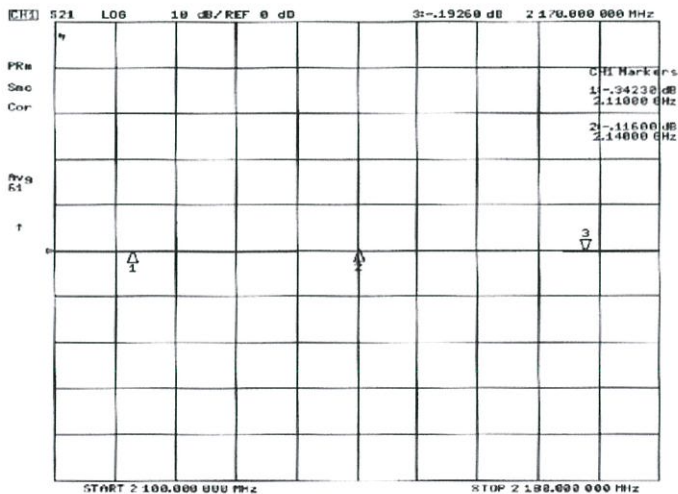
รูปที่ 7.20 แสดงผลการวัดค่าขนาดอัตรการสูญเสียย้อนกลับที่พอร์ตอินพุตของวงจรขยายความผิดพลาด ($|S_{11}|$) ซึ่งจากผลการวัดพบว่า ค่าขนาดอัตรการสูญเสียย้อนกลับอินพุตของวงจรขยายความผิดพลาดมีค่าระหว่าง -9.8 ถึง -19.3 dB โดยมีค่าเท่ากับ -9.8 dB -12.1 dB และ -19.3 dB ที่ความถี่ 2.11 GHz 2.14 GHz และ 2.17 GHz ตามลำดับ



รูปที่ 7.20 ผลการวัดขนาดอัตราการสูญเสียย้อนกลับอินพุต ($|S_{11}|$) ของวงจรรขยายความผิดพลาด

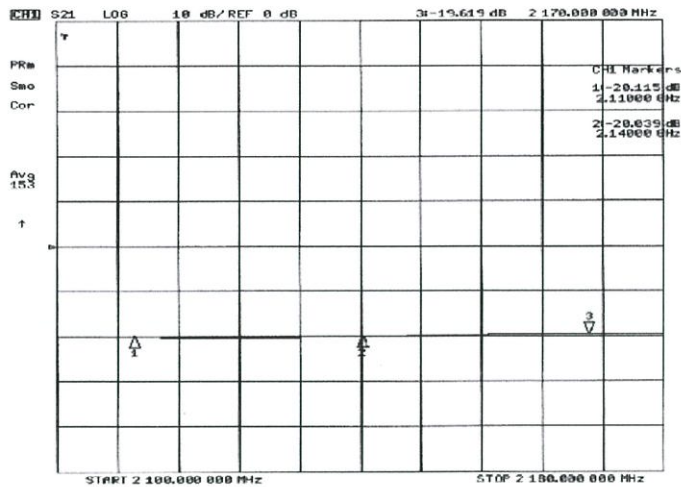
7.4.3 ผลการทดลองของวงจรรขยายเชื่อมต่อแบบเส้นขนาน

ผลการวัดขนาดอัตราการส่งผ่านของวงจรเชื่อมต่อแบบเส้นขนานที่มีสัมประสิทธิ์การเชื่อมต่อที่ -20 dB ด้วยเนตเวิร์กแอนะไลเซอร์แสดงได้ดังรูปที่ 7.21 และรูปที่ 7.22



รูปที่ 7.21 ผลการวัดขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตตรงของวงจรเชื่อมต่อแบบเส้นขนานในวงจรลิเนียลไซเซชัน

รูปที่ 7.21 แสดงผลการวัดขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตตรง ($|S_{21}|$) ของวงจรเชื่อมต่อแบบเส้นขนานที่มีสัมประสิทธิ์การเชื่อมต่อที่ -20 dB (ดังรูปที่ 7.4) จากผลการวัดการตอบสนองความถี่พบว่า วงจรเชื่อมต่อมีขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตตรง (พอร์ตที่ 2 ตามรูปที่ 7.4) ก่อนข้างคงที่โดยมีขนาดอัตราการส่งผ่านระหว่าง -0.16 ถึง -0.34 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz และมีการกระเพื่อมของขนาดอัตราการส่งผ่านต่ำกว่า 0.15 dB



รูปที่ 7.22 ผลการวัดขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเชื่อมต่อของวงจรเชื่อมต่อแบบเส้นขนานในวงจรลิเนียลไจเซชัน

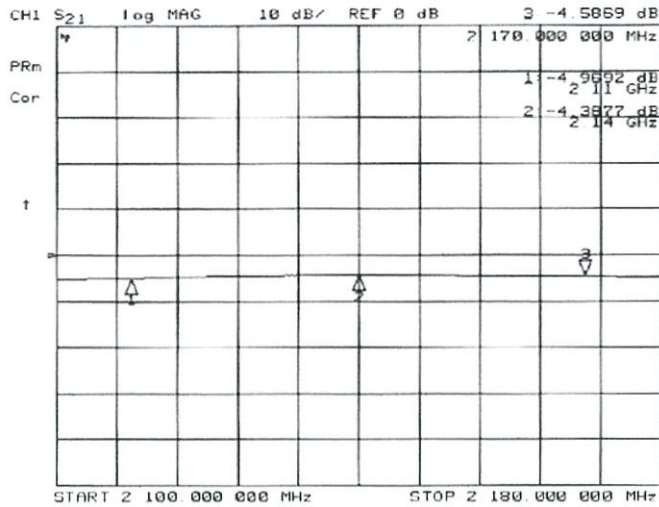
รูปที่ 7.22 แสดงผลการวัดขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเชื่อมต่อ ($|S_{31}|$) ของวงจรเชื่อมต่อแบบเส้นขนานที่มีสัมประสิทธิ์การเชื่อมต่อที่ -20 dB (ดังรูปที่ 7.4) จากผลการวัดการตอบสนองความถี่พบว่า วงจรเชื่อมต่อมีขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเชื่อมต่อ (พอร์ตที่ 3 ตามรูปที่ 7.4) ก่อนข้างคงที่โดยมีขนาดอัตราการส่งผ่านระหว่าง -19.6 ถึง -20.11 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz และมีการกระเพื่อมของขนาดอัตราการส่งผ่านต่ำกว่า 0.5 dB ตลอดช่วงความถี่

7.4.4 ผลการทดลองของวงจรเชื่อมต่อแบบปรับค่าสัมประสิทธิ์การเชื่อมต่อได้

วงจรเชื่อมต่อที่ทำหน้าที่รวมกำลังระหว่างสัญญาณเอาต์พุตของวงจรขยายกำลังและสัญญาณความผิดพลาดเพื่อลดความผิดพลาดในสัญญาณเอาต์พุตของวงจรขยายกำลังสร้างขึ้นจากวงจรเชื่อมต่อแบบมีทิศทางที่สามารถปรับค่าสัมประสิทธิ์การเชื่อมต่อได้ด้วยความยาวของสายประวิง ซึ่งจากการทดลองในระบบพบว่า อัตราขยายของวงจรขยายความผิดพลาดมีค่าใกล้เคียงค่าความสูญเสียรวมในวงจรต่างๆ ดังนั้นวงจรเชื่อมต่อนี้จึงถูกออกแบบให้มีสัมประสิทธิ์การเชื่อมต่อที่ -3 dB หรือความยาวของสายประวิง (θ) มีค่าเป็นจำนวนเท่าของความยาวคลื่นในสายประวิง

รูปที่ 7.18 แสดงผลการวัดขนาดอัตราการส่งผ่านของวงจรเชื่อมต่อแบบปรับค่าสัมประสิทธิ์การเชื่อมต่อได้ที่ -3 dB จากผลการวัดพบว่า วงจรมีขนาดอัตราการส่งผ่านจากพอร์ตอินพุตที่ 1 ไปยังพอร์ตเอาต์พุต ($|S_{31}|$) ของวงจรในรูปที่ 7.14) ใกล้เคียงกับขนาดอัตราการส่งผ่านจากพอร์ตอินพุตที่ 2 ไปยังพอร์ตเอาต์พุต ($|S_{32}|$) ของวงจรในรูปที่ 7.14) โดยมีค่าขนาดอัตราการส่งผ่านระหว่าง -4.38 ถึง -4.96 dB และขนาดอัตราการส่งผ่านที่แตกต่างกันระหว่างพอร์ตอินพุตทั้ง 2 มีค่าแตกต่างกันต่ำกว่า 0.25 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz นอกจากนี้วงจรเชื่อมต่อยังมีการกระเพื่อมของขนาดอัตราการส่งผ่านต่ำกว่า 0.6 dB ตลอดช่วงความถี่อีกด้วย จากผลการวัด

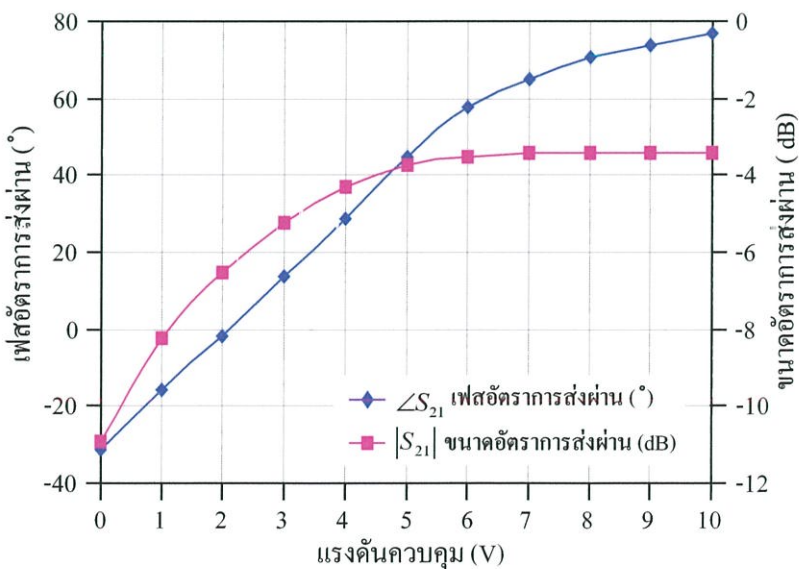
ขนาดอัตราการสูญเสียย้อนกลับอินพุต ($|S_{11}|$ และ $|S_{22}|$) ของวงจรในรูปที่ 7.14 และขนาดอัตราการสูญเสียย้อนกลับที่เอาต์พุตของวงจรรวมเชื่อมต่อ ($|S_{33}|$) ของวงจรในรูปที่ 7.14 พบว่า ขนาดอัตราการสูญเสียย้อนกลับอินพุตและเอาต์พุตมีค่าต่ำกว่า -10.2 dB ตลอดช่วงความถี่และผลการวัดขนาดอัตราการส่งผ่านระหว่างพอร์ตอินพุตพบว่า (ไอโซเลชัน) มีค่าต่ำกว่า -14.4 dB ตลอดช่วงความถี่



รูปที่ 7.23 ผลการวัดขนาดอัตราการส่งผ่านจากพอร์ตอินพุตไปยังพอร์ตเอาต์พุตของวงจรเชื่อมต่อแบบปรับค่าสัมประสิทธิ์การเชื่อมต่อได้ที่ -3 dB ในวงจรลิเนียร์ไอโซเลชัน

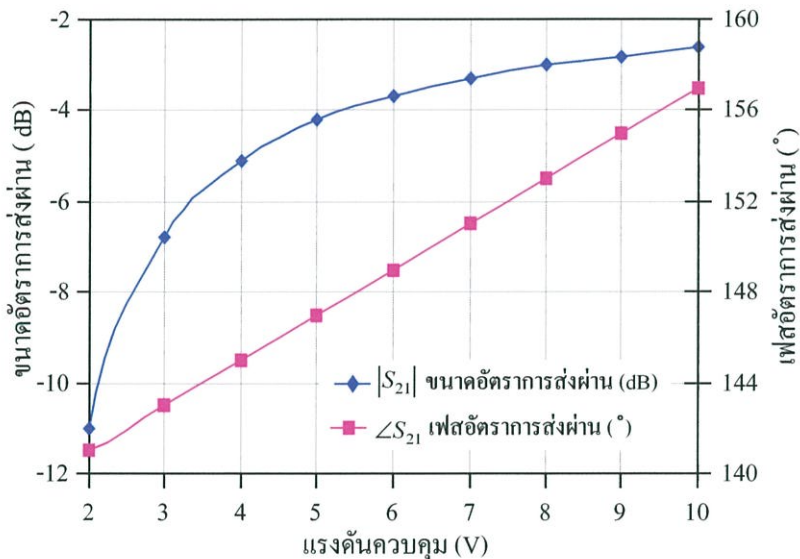
7.4.5 ผลการทดลองของวงจรเวกเตอร์มอดูเลเตอร์

ผลการทดลองของวงจรเวกเตอร์มอดูเลเตอร์ประกอบด้วย ผลการทดลองของวงจรเลื่อนเฟสแบบแปรค่าได้ตามแรงดันและวงจรลดทอนแบบแปรค่าได้ตามแรงดัน



รูปที่ 7.24 ผลการวัดเฟสอัตราการส่งผ่าน ($|S_{21}|$) และขนาดอัตราการส่งผ่าน ($\angle S_{21}$) ของวงจรเลื่อนเฟสแบบแปรค่าได้ที่แรงดันควมคุมค่าต่างๆ

ผลการวัดเฟสอัตรการส่งผ่าน ($\angle S_{21}$) และขนาดอัตรการส่งผ่าน ($|S_{21}|$) ของวงจรเลื่อนเฟสสัญญาณแบบแปรค่าได้ตามแรงดัน (วงจรในรูปที่ 7.7) ที่ความถี่ 2.14 GHz แสดงได้ดังรูปที่ 7.24 จากผลการทดลองพบว่า วงจรมีเฟสอัตรการส่งผ่านในช่วง -31° ถึง 76.7° ที่แรงดันควบคุม 0 ถึง 10V หรือกล่าวได้ว่าวงจรสามารถเลื่อนเฟสได้ในช่วงกว้าง 107.7° ตลอดช่วงแรงดันควบคุม นอกจากนี้จากผลการวัดขนาดอัตรการส่งผ่านของวงจรเลื่อนเฟสยังพบว่า วงจรเลื่อนเฟสมีค่าขนาดอัตรการส่งผ่านระหว่าง -10.9 ถึง -3.4 dB ตลอดช่วงแรงดันควบคุม 0 ถึง 10V โดยหากใช้งานวงจรเลื่อนเฟสในช่วงแรงดันควบคุมตั้งแต่ 4V เป็นต้นไป วงจรเลื่อนเฟสจะมีขนาดอัตรการส่งผ่านค่อนข้างคงที่คือมีการกระเพื่อมของขนาดอัตรการส่งผ่านเพียง 0.9 dB ผลการวัดค่าขนาดอัตรการสูญเสียย้อนกลับอินพุตและเอาต์พุตของวงจรเลื่อนเฟสพบว่ามีค่าต่ำกว่า -10.2 dB

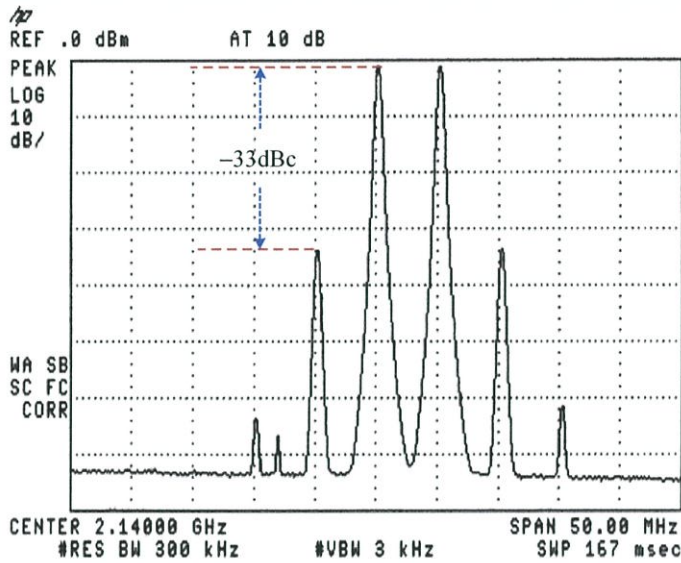


รูปที่ 7.25 ผลการวัดเฟสอัตรการส่งผ่าน ($|S_{21}|$) และขนาดอัตรการส่งผ่าน ($\angle S_{21}$) ของวงจรเลื่อนเฟสแบบแปรค่าได้ตามแรงดันควบคุมค่าต่างๆ

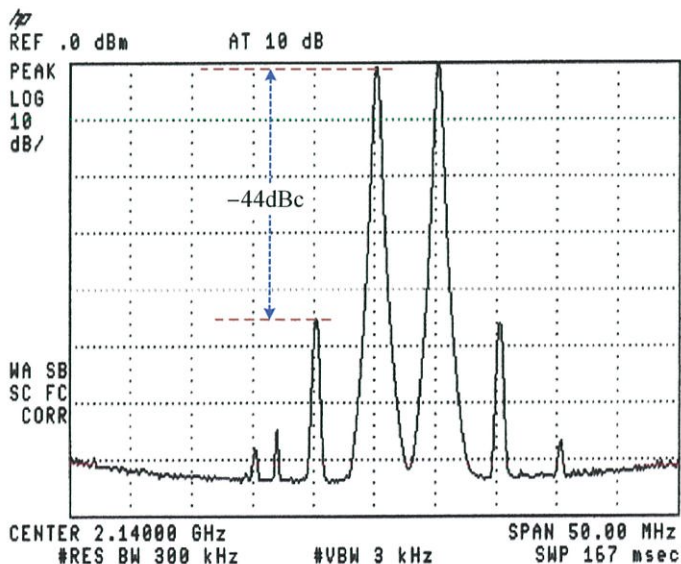
ผลการวัดขนาดอัตรการส่งผ่าน ($|S_{21}|$) และเฟสอัตรการส่งผ่าน ($\angle S_{21}$) ของวงจรลดทอนแบบแปรค่าได้ตามแรงดัน (วงจรในรูปที่ 7.10) ที่ความถี่ 2.14 GHz แสดงได้ดังรูปที่ 7.25 จากผลการทดลองพบว่า วงจรมีขนาดอัตรการส่งผ่านในช่วง -11 ถึง -2.6 dB ที่แรงดันควบคุม 2 ถึง 10V หรือกล่าวได้ว่าวงจรสามารถลดทอนขนาดสัญญาณได้ในช่วงกว้าง 8.5 dB นอกจากนี้จากผลการวัดเฟสอัตรการส่งผ่านของวงจรลดทอนแบบแปรค่าได้ตามแรงดันพบว่า วงจรลดทอนมีค่าเฟสอัตรการส่งผ่านระหว่าง 141° ถึง 157° ตลอดช่วงแรงดันควบคุม 2 ถึง 10V หรือกล่าวได้ว่าวงจรลดทอนให้เฟสอัตรการส่งผ่านคงที่โดยมีการกระเพื่อมของเฟสอัตรการส่งผ่านต่ำกว่า 16° ตลอดช่วงแรงดันควบคุม ผลการวัดค่าขนาดอัตรการสูญเสียย้อนกลับอินพุตและเอาต์พุตของวงจรลดทอนแบบแปรค่าได้ตามแรงดันไฟฟ้าพบว่า มีค่าต่ำกว่า -13.7 dB ตลอดช่วงความถี่

7.4.6 ผลการทดลองของวงจรลิเนียร์ไลเซนซ์แบบป้อนไปหน้า

วงจรส่วนต่างๆ ที่ออกแบบได้ทั้งหมดถูกนำมาต่อรวมกันเป็นระบบการลิเนียร์ไลเซนซ์แบบป้อนไปหน้า โดยทำการวัดผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ก่อนและหลังการลิเนียร์ไลเซนซ์ด้วยเครื่องกำเนิดสัญญาณ HP8648C เครื่องกำเนิดสัญญาณ HP8620C วงจรรวมกำลังและสเปกตรัมแอนะไลเซอร์ HP8596E ผลการวัดแสดงได้ดังรูปที่ 7.26 และรูปที่ 7.27

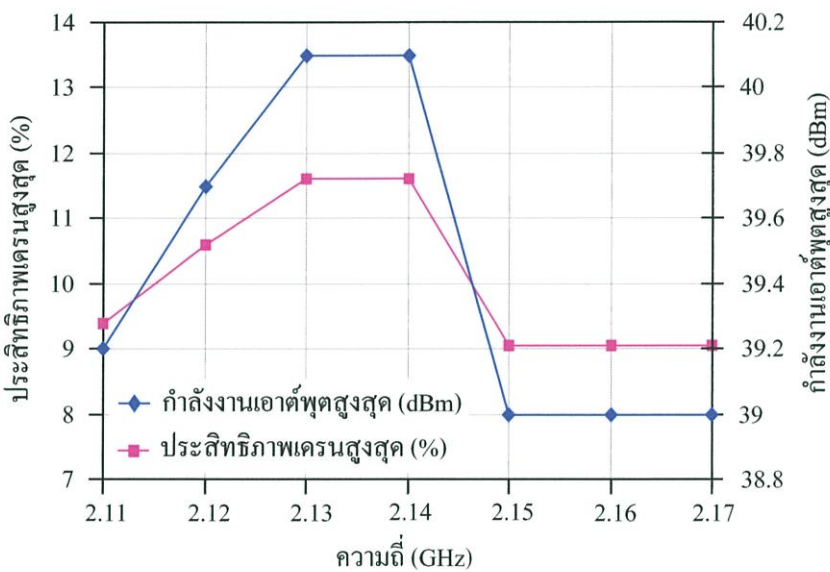


รูปที่ 7.26 สเปกตรัมของสัญญาณเอาต์พุตจากวงจรขยายกำลังหลักเมื่อทดสอบผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ก่อนการลิเนียร์ไลเซนซ์ที่กำลังเอาต์พุต 30 dBm (1W) (ตัวลดทอนภายนอก 30 dB)



รูปที่ 7.27 สเปกตรัมของสัญญาณเอาต์พุตจากวงจรขยายกำลังหลักเมื่อทดสอบผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่หลังการลิเนียร์ไลเซนซ์ที่กำลังเอาต์พุต 30 dBm (1W) (ตัวลดทอนภายนอก 30 dB)

รูปที่ 7.26 และรูปที่ 7.27 แสดงสเปกตรัมของสัญญาณเอาต์พุตจากวงจรถยายกำลังหลักเมื่อทำการทดสอบหาผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ก่อนและหลังการลิเนียไลเซชันแบบป้อนไปหน้า จากผลการทดลองพบว่า ผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ก่อนการลิเนียไลเซชันมีค่าเท่ากับ -33 dBc แต่เมื่อทำการลิเนียไลเซชันแล้วพบว่า ผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่มีค่าเท่ากับ -44 dBc ดังนั้นจึงสรุปได้ว่าวงจรถยายกำลังหลักแบบป้อนไปหน้าสามารถลดความผิดเพี้ยนในสัญญาณเอาต์พุตของวงจรถยายกำลังหลักได้ 11 dB และจากผลการทดลองตลอดช่วงความถี่โดยการปรับแต่งเฟสและขนาดที่เหมาะสมพบว่า วงจรถยายกำลังหลักแบบป้อนไปหน้าสามารถลดความผิดเพี้ยนได้มากกว่า 10 dB ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz



รูปที่ 7.28 ประสิทธิภาพเครื่องสูงสุดและกำลังงานเอาต์พุตสูงสุดของวงจรถยายกำลังหลักหลังการลิเนียไลเซชันแบบป้อนไปหน้า

ผลการวัดค่าประสิทธิภาพเครื่องสูงสุด (η) และกำลังงานเอาต์พุตสูงสุด (P_{max}) ของวงจรถยายกำลังหลักหลังการลิเนียไลเซชันแสดงได้ดังรูปที่ 7.28 จากผลการวัดพบว่า วงจรถยายกำลังหลักมีประสิทธิภาพเครื่องต่ำลงจากเดิมคือมีประสิทธิภาพเครื่องสูงสุดเพียง 11.6% ที่ความถี่ 2.13 และ 2.14 GHz และมีค่ามากกว่า 9.04 % ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz นอกจากนั้นยังพบว่า วงจรถยายกำลังหลักสามารถจ่ายกำลังงานเอาต์พุตได้ลดลง ทั้งนี้เนื่องมาจากการสูญเสียภายในวงจรต่างๆที่สัญญาณเอาต์พุตของวงจรถยายกำลังหลักต้องผ่านสัญญาณ นอกจากนั้นยังเกิดการสูญเสียในสายนำสัญญาณและหัวต่อสัญญาณที่ใช้ในระบบการลิเนียไลเซชันเป็นจำนวนมากอีกด้วย โดยวงจรถยายกำลังหลักสามารถจ่ายกำลังงานเอาต์พุตได้สูงสุดเพียง 40.1 dBm หรือ 10 W ที่ความถี่ 2.13 และ 2.14 GHz และสามารถจ่ายกำลังงานเอาต์พุตได้สูงกว่า 39 dBm หรือ 7.8 W ตลอดช่วงความถี่ 2.11 ถึง 2.17 GHz

7.5 สรุป

บทที่ 7 ของวิทยานิพนธ์ฉบับนี้มีจุดประสงค์เพื่อการออกแบบและการสร้างวงจรที่สามารถลดผลความผิดเพี้ยนของสัญญาณเอาต์พุตจากวงจรรขยายกำลังให้มีค่าต่ำลง วงจรลิเนียร์ไลเซชันแบบป้อนไปหน้าจึงถูกนำมาใช้ เนื่องจากวิธีการนี้ระบบจะมีเสถียรภาพที่ดีกว่าวิธีการลิเนียร์ไลเซชันรูปแบบอื่นๆ วงจรลิเนียร์ไลเซชันที่ออกแบบและสร้างขึ้นประกอบด้วย วงจรแบ่งกำลัง วงจรรวมกำลัง วงจรเวกเตอร์มอดูเลเตอร์ วงจรรขยายความผิดพลาด วงจรเชื่อมต่อแบบเส้นขนาน และวงจรเชื่อมต่อที่สามารถปรับค่าสัมประสิทธิ์การเชื่อมต่อได้ วงจรทั้งหมดถูกนำมาประกอบกันเพื่อทำหน้าที่ลดความผิดเพี้ยนของสัญญาณเอาต์พุตจากวงจรรขยายกำลัง จากผลการทดลองที่ผ่านมาสามารถสรุปคุณสมบัติของวงจรรขยายกำลังหลังผ่านการลิเนียร์ไลเซชันแบบป้อนไปหน้าได้คือ

- ช่วงความถี่ใช้งาน 2.11 ถึง 2.17 GHz
- กำลังงานเอาต์พุตสูงสุด > 39 dBm (7.8 W)
- ประสิทธิภาพเดรนสูงสุด > 9.04 %
- ผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ < -40 dBc ที่ $P_{out} = 39\text{dBm}$
- อัตราการกกดผลการมอดูเลตระหว่างลำดับที่ 3 สัญญาณคู่ > 10 dB

จากผลการลิเนียร์ไลเซชันแบบป้อนไปหน้ากับวงจรรขยายกำลังหลักที่ออกแบบได้ในบทที่ 5 พบว่า วงจรรขยายกำลังมีค่าผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่จากเดิม -33 dBc ที่กำลังงานเอาต์พุต 30 dBm (1 W) เป็น -44 dBc ที่กำลังงานเอาต์พุต 30 dBm (1 W) ซึ่งจะเห็นได้ว่าวงจรลิเนียร์ไลเซชันแบบป้อนไปหน้าที่ออกแบบและสร้างขึ้นสามารถลดความผิดเพี้ยนจากวงจรรขยายกำลังลงได้ถึง 11 dB และจากการทดลองปรับแต่งตลอดช่วงความถี่วงจรสามารถกกดผลการมอดูเลตระหว่างกันได้มากกว่า 10 dB ตลอดช่วงความถี่ โดยเอาต์พุตของวงจรรขยายกำลังที่ทำการลิเนียร์ไลเซชันแบบป้อนไปหน้าจะมีค่าผลการมอดูเลตระหว่างกันต่ำกว่า -40 dBc ตลอดช่วงความถี่และตลอดช่วงกำลังงานเอาต์พุต

บทที่ 8

คุณสมบัติรวมของเครื่องส่งสำหรับสถานีฐาน ระบบ WCDMA ความถี่ 2.1 GHz

ในวิทยานิพนธ์ฉบับนี้ได้ทำการออกแบบและทำการสร้างวงจรเครื่องส่งสำหรับสถานีฐานระบบ WCDMA ย่านความถี่ 2.11 ถึง 2.17 GHz ขึ้นเพื่อให้วงจรเครื่องส่งดังกล่าวเป็นวงจรต้นแบบสำหรับการพัฒนาเครื่องส่งสถานีฐานระบบ WCDMA ให้ดียิ่งขึ้นในอนาคต ภายในวงจรเครื่องส่งประกอบด้วยวงจรหลักทั้งสิ้น 5 วงจร ได้แก่ ก) วงจรสังเคราะห์ความถี่ระบบเฟสล็อกถูปรูปร่างขึ้นเพื่อทำหน้าที่เป็นวงจรรอสซิงเกิลเตอร์ประจำเครื่อง โดยสามารถกำเนิดความถี่ที่มีค่าคงที่ในช่วง 2.11 ถึง 2.17 GHz ได้เป็นอย่างดี นอกจากนั้นยังสามารถปรับความถี่ได้ละเอียดถึง 500 kHz ด้วยวิธีการทางดิจิทัลอีกด้วย วงจรสังเคราะห์ความถี่ที่สร้างขึ้นมีเสถียรภาพทางความถี่ที่ดีนั้นคือมีระดับสัญญาณรบกวนทางเฟสที่ต่ำซึ่งสอดคล้องกับมาตรฐานที่กำหนด กำลังงานเอาต์พุตจากวงจรสังเคราะห์ความถี่ระบบเฟสล็อกถูปรูปร่างขึ้นมีค่าค่อนข้างคงที่ตลอดช่วงความถี่ใช้งาน ข) วงจรไดเร็กคอนเวอร์ชันควอเดรเจอร์มอดูเลเตอร์แบบไมโครสตริป ถูกสร้างขึ้นเพื่อทำการมอดูเลตสัญญาณข้อมูลเบสแบนด์เข้ากับคลื่นพาห้ความถี่วิทยุโดยตรง ทำให้สามารถตัดวงจรส่วนความถี่กลางลงได้ทั้งหมด ส่งผลดีต่อโครงสร้างของระบบเครื่องส่งคือ มีขนาดเล็ก ไม่ซับซ้อน ลดการสะสมของสัญญาณรบกวนในระบบได้เป็นอย่างดี นอกจากนั้นวงจรไดเร็กคอนเวอร์ชันควอเดรเจอร์มอดูเลเตอร์ที่สร้างขึ้นมีโครงสร้างแบบไมโครสตริปวงจรจึงมีเสถียรภาพในการทำงานสูงและมีการหมดเปลืองกำลังงานจากภายนอกต่ำ ค) วงจรขยายกำลัง ถูกสร้างขึ้นเพื่อเพิ่มกำลังงานให้กับสัญญาณที่ผ่านการมอดูเลตแบบ QPSK จากวงจรควอเดรเจอร์มอดูเลเตอร์ในหัวข้อที่แล้ว ทั้งนี้การเพิ่มกำลังงานให้กับสัญญาณควรมีระดับความผิดเพี้ยนที่ต่ำ ดังนั้นเทคโนโลยีทรานซิสเตอร์ชนิดแอลดีมอสจึงถูกหยิบยกมาใช้ ซึ่งจากวงจรขยายกำลังที่สร้างขึ้นวงจรขยายกำลังสามารถจ่ายกำลังงานเอาต์พุตได้สูง มีความผิดเพี้ยนต่ำ และมีประสิทธิภาพสูงตลอดช่วงความถี่ ง) วงจรขับกำลัง ถูกสร้างขึ้นเพื่อทำหน้าที่ขับวงจรขยายกำลังให้สามารถจ่ายกำลังงานเอาต์พุตได้ตามต้องการ วงจรขับกำลังสร้างขึ้นโดยใช้โครงสร้างเดียวกันกับวงจรขยายกำลัง 2 ภาคการขยายแรก วงจรขับกำลังถูกสร้างขึ้นโดยใช้เทคโนโลยีทรานซิสเตอร์ชนิดแอลดีมอสเช่นเดียวกับวงจรขยายกำลัง ดังนั้นวงจรขับกำลังที่สร้างขึ้นจึงมีคุณสมบัติความเป็นเชิงเส้นที่ดีเช่นเดียวกับวงจรขยายกำลัง และ จ) วงจรลิเนียไลเซชันแบบป้อนไปหน้า ถูกสร้างขึ้นเพื่อลดความผิดเพี้ยนในสัญญาณเอาต์พุตของวงจรขยายกำลัง วงจรลิเนียไลเซชันที่สร้างขึ้นสามารถลดความผิดเพี้ยนในสัญญาณเอาต์พุตของวงจรขยายกำลังได้เป็นอย่างดี ตารางที่ 8.1 แสดงคุณสมบัติรวมของเครื่องส่งสำหรับสถานีฐานระบบ WCDMA ที่สร้างได้

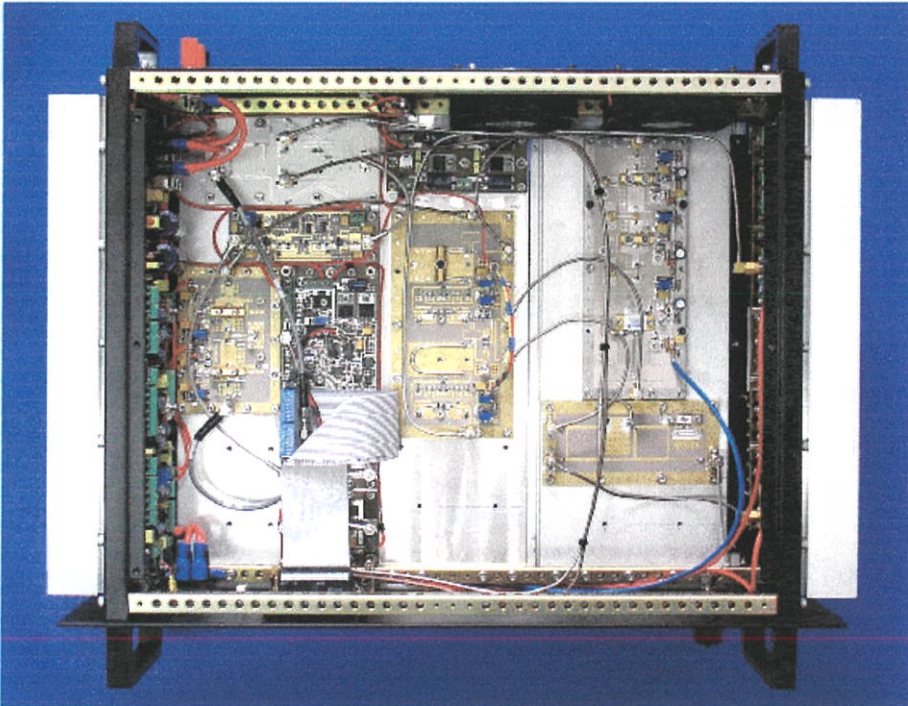
ตารางที่ 8.1 คุณสมบัติรวมของวงจรเครื่องส่งสำหรับสถานีฐานระบบ WCDMA

วงจร	คุณสมบัติของวงจร	ผลการวัด
วงจรสังเคราะห์ความถี่ระบบเฟสล็อกกลุ่	- ช่วงความถี่ใช้งาน	2.11-2.17 GHz
	- ความละเอียดในการเปลี่ยนความถี่	500 kHz
	- กำลังงานเอาต์พุต	14 ± 1.4 dBm
	- สัญญาณรบกวนทางเฟส	< -112 dBc/Hz @ 100 kHz offset
วงจรไดเร็กคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์แบบไมโครสตริป	- การสูญเสียย้อนกลับอินพุต	< -9 dB
	- การสูญเสียย้อนกลับเอาต์พุต	< -18 dB
	- การสูญเสียเนื่องจากการใส่แทรก	< -8 dB
	- ความผิดพลาดเฟส	$< 3.59^\circ$
	- ความผิดพลาดขนาด	< 6.64 %
	- ขนาดเวกเตอร์ความผิดพลาด	< 8.47 %rms
	- อัตราส่วนกำลังงานช่องสัญญาณประชิด	< -40 dBc
วงจรรขยายกำลัง	- อัตราขยาย	24.7 ± 0.5 dB
	- การสูญเสียย้อนกลับอินพุต	< 6.3 dB
	- กำลังงานเอาต์พุต	> 42.1 dBm (16W)
	- ประสิทธิภาพเดรน	> 28 %
	- ผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ที่กำลังงานเอาต์พุต 40 dBm	< -26 dBc
	- จุดตัดลำดับที่ 3 สัญญาณคู่	> 50 dBm
	-	
วงจรรขับกำลัง	- อัตราขยาย	20 ± 1.2 dB
	- การสูญเสียย้อนกลับอินพุต	< -11 dB
	- กำลังงานเอาต์พุต	> 37.5 dBm (5.7W)
	- ประสิทธิภาพเดรน	> 31.5 %
	- ผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ที่กำลังงานเอาต์พุต 28 dBm	< -20 dBc
	- จุดตัดลำดับที่ 3 สัญญาณคู่	> 39 dBm

ตารางที่ 8.1 (ต่อ) คุณสมบัติรวมของวงจรเครื่องส่งสำหรับสถานีฐานระบบ WCDMA

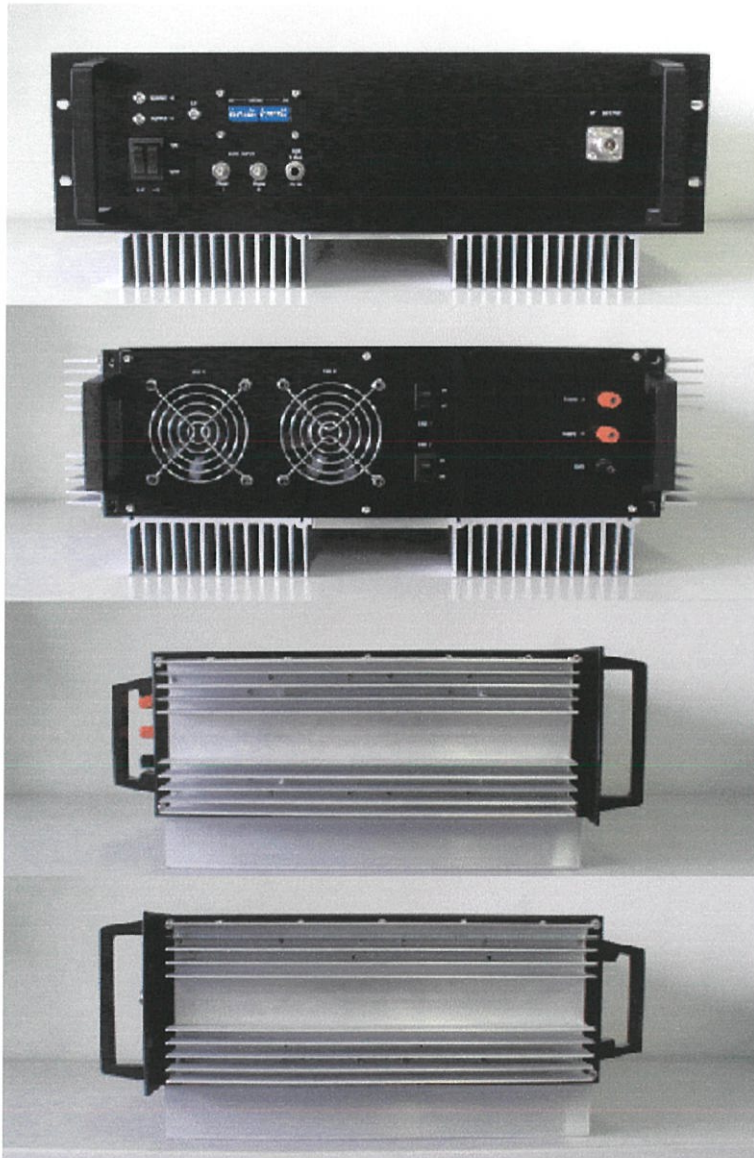
วงจร	คุณสมบัติของวงจร	ผลการวัด
วงจรลิเนียร์ไลเซนซ์แบบ ป้อนไปหน้า	<ul style="list-style-type: none"> - อัตราการกวดผลการมอดูเลตระหว่างกัน ลำดับที่ 3 สัญญาณคู่ - ผลการมอดูเลตระหว่างกันลำดับที่ 3 สัญญาณคู่ที่กำลังงานเอาต์พุต 39 dBm - กำลังงานเอาต์พุต - ประสิทธิภาพแคเรน 	<ul style="list-style-type: none"> > 10 dB < -40 dBc > 39 dBm (7.8W) > 9.04 %

วงจรทั้งหมดที่ออกแบบและสร้างขึ้นถูกประกอบรวมลงในกล่องโลหะเพื่อการนำไฟฟ้าที่ดี มีความทนทาน สะดวกต่อการบำรุงรักษา และช่วยในการป้องกันสัญญาณรบกวนจากภายนอก รูปที่ 8.1 แสดงการจัดวางวงจรภายในเครื่องส่งสถานีฐานระบบ WCDMA ความถี่ 2.1 GHz วงจรที่ออกแบบและสร้างขึ้นถูกวางลงในกล่องโลหะดังแสดงในรูปที่ 8.1 โดยอาศัยสายนำสัญญาณชนิดโคแอกเซียลและหัวต่อชนิด SMA ในการเชื่อมโยงสัญญาณจากวงจรต่างๆเข้าหากัน



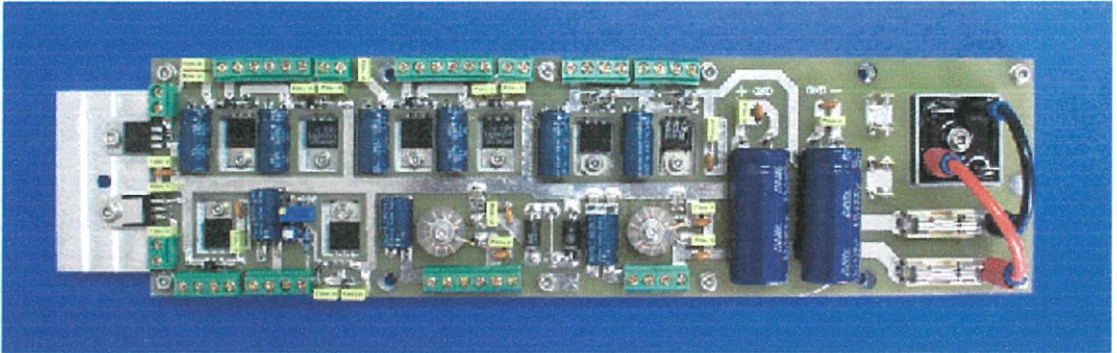
รูปที่ 8.1 การจัดวางวงจรและการเชื่อมโยงสัญญาณภายในเครื่องส่งสำหรับสถานีฐานระบบ WCDMA ความถี่ 2.1 GHz

รูปที่ 8.2 แสดงเครื่องส่งสำหรับสถานีฐานระบบ WCDMA ที่มุมมองต่างๆ วงจรที่ออกแบบและสร้างขึ้นถูกจัดวางลงในกล่องโลหะที่ภายนอกถูกติดตั้งด้วยแผงอลูมิเนียมระบายความร้อนทั้งด้านล่างและด้านข้างของเครื่องส่ง ทั้งนี้เพื่อช่วยในการระบายความร้อนโดยเฉพาะอย่างยิ่งกับความร้อนที่เกิดขึ้นในวงจรขยายกำลัง วงจรขับกำลัง และวงจรขยายความผิดพลาด โดยมีจุดประสงค์เพื่อให้อุณหภูมิภายในเครื่องส่งมีค่าไม่สูงนัก พัดลมระบายอากาศจึงถูกติดตั้งเพื่อช่วยระบายความร้อนจากภายในเครื่องส่งออกสู่ภายนอกเครื่อง วงจรเครื่องส่งมีขนาดความสูงเท่ากับ 18 cm. มีความกว้างเท่ากับ 50 cm. และมีความยาวเท่ากับ 34 cm.



รูปที่ 8.2 เครื่องส่งสำหรับสถานีฐานระบบ WCDMA ความถี่ 2.1 GHz ที่มุมมองต่างๆ

เนื่องจากวงจรต่างๆที่สร้างขึ้นภายในเครื่องส่งใช้ไฟเลี้ยงวงจรไม่เท่ากัน ดังนั้นวงจรที่ช่วย
 จัดระดับไฟเลี้ยงในเครื่องส่งจึงถูกสร้างขึ้น เพื่อปรับระดับไฟเลี้ยงจากภายนอกให้มีระดับตามที่
 วงจรภายในต่างๆต้องการ รูปที่ 8.3 แสดงวงจรปรับระดับไฟเลี้ยงในวงจรเครื่องส่งสถานีฐาน



รูปที่ 8.3 วงจรปรับระดับไฟเลี้ยงในวงจรเครื่องส่งสถานีฐานระบบ WCDMA ความถี่ 2.1 GHz

วงจรปรับระดับไฟเลี้ยงภายในเครื่องส่งอาศัยแหล่งจ่ายไฟเลี้ยงจากภายนอกที่ 30V เพียงค่า
 เดียวและทำการลดระดับไฟเลี้ยงให้เหลือเพียง 28V 26V 10V และ 5V ตามที่วงจรภายในต่างๆ
 ต้องการ วงจรเครื่องส่งใช้กระแสในสภาวะทำงานเท่ากับ 5.1 A และใช้กระแสในสภาวะเตรียม
 พร้อม (Standby) เท่ากับ 1.3 A วงจรปรับระดับไฟเลี้ยงนี้มีฟิวส์ที่ช่วยในการป้องกันการลัดวงจร ดั
 งนั้นวงจรเครื่องส่งที่สร้างขึ้นจึงมีความปลอดภัยในการทำงานสูง สรุปได้ว่าวงจรเครื่องส่งสำหรับ
 สถานีฐานระบบ WCDMA ความถี่ 2.1 GHz ที่สร้างขึ้นมีคุณสมบัติและมีความสมบูรณ์เพียงพอต่อ
 การนำไปประยุกต์ใช้งานจริง

บทที่ 9

สรุปผลและแนวทางการพัฒนา

การออกแบบและสร้างวงจรต่างๆในวงจรเครื่องสำหรับสถานีฐานระบบ WCDMA ความถี่ 2.1 GHz ที่ผ่านมาอ้างอิงกับมาตรฐานของระบบที่กำหนดขึ้น วงจรต่างๆในเครื่องส่งที่สร้างขึ้นผู้ทำวิจัยพบทั้งข้อดี ข้อเสีย และแนวทางการพัฒนาวงจรให้วงจรมีคุณสมบัติที่ดีขึ้นซึ่งสามารถสรุปผลและแนวทางการพัฒนาตามประเภทของวงจรต่างๆดังนี้คือ

วงจรสังเคราะห์ความถี่ระบบเฟสล็อกถูกสร้างขึ้นโดยประกอบด้วยส่วนของวงจรเฟสล็อกและวงจรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้า คุณสมบัติที่สำคัญของวงจรขึ้นตรงกับคุณสมบัติของวงจรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้า ซึ่งจากผลการทดลองที่ผ่านมาพบว่า วงจรออสซิลเลเตอร์ให้ระดับสัญญาณรบกวนทางเฟสที่ดีคือมีค่าต่ำกว่า -112 dBc/Hz ที่ความถี่ออฟเซต 100 kHz ในกรณีที่ต้องการระดับสัญญาณรบกวนทางเฟสที่ดีกว่าสามารถกระทำได้โดยการเปลี่ยนชนิดของวงจรเรโซเนเตอร์ให้มีค่าตัวประกอบคุณภาพ (Q) ที่สูงขึ้น เช่น เรโซเนเตอร์ชนิด YIG (Yttrium Iron Garnet) ที่มีค่าตัวประกอบคุณภาพสูงประมาณ 500 ถึง 2000 [12] สามารถนำมาใช้เป็นวงจรเรโซเนเตอร์ในวงจรออสซิลเลเตอร์ได้โดยให้ค่าสัญญาณรบกวนทางเฟสที่ต่ำมาก แต่ข้อเสียของวงจรออสซิลเลเตอร์ที่ใช้เรโซเนเตอร์ชนิด YIG คือ วงจรออสซิลเลเตอร์มีขนาดใหญ่ มีน้ำหนักมาก และปรับเปลี่ยนความถี่ด้วยความเข้มของสนามแม่เหล็กซึ่งเปลี่ยนแปลงได้ช้า การลดค่าสัญญาณรบกวนทางเฟสของสัญญาณเอาต์พุตจากวงจรออสซิลเลเตอร์ยังสามารถกระทำได้โดยการเปลี่ยนชนิดของอุปกรณ์แอกทีฟหรือทรานซิสเตอร์ในวงจรออสซิลเลเตอร์ มาเป็นชนิดที่มีความถี่หักมุม ($1/f$) ต่ำกว่าเช่น ทรานซิสเตอร์ชนิด SiGe ที่มีความถี่หักมุมต่ำกว่าทรานซิสเตอร์ชนิด Si [12] วงจรออสซิลเลเตอร์ที่สร้างขึ้นในวิทยานิพนธ์นี้ยังขาดการป้องกันสัญญาณรบกวนจากภายนอก ดังนั้นการใช้โลหะชิลด์วงจรออสซิลเลเตอร์จึงเป็นอีกวิธีหนึ่งในการเพิ่มเสถียรภาพในการทำงานให้กับวงจรสังเคราะห์ความถี่ระบบเฟสล็อกถูกได้

วงจรไดเร็กคอนเวอร์ชันควอดเรเจอร์มอดูเลเตอร์แบบไมโครสตริปสร้างขึ้นโดยเน้นให้วงจรมอดูเลเตอร์ที่สร้างได้มีเสถียรภาพการทำงานสูง ทั้งนี้เนื่องมาจากวงจรมอดูเลเตอร์ใช้อุปกรณ์พาสซีฟทั้งหมดซึ่งจากการทดลองพบว่า วงจรมอดูเลเตอร์ที่สร้างขึ้นยังคงมีค่าความผิดพลาดขนาดและค่าความผิดพลาดเฟสที่สูงอยู่ ส่งผลให้ค่าขนาดแวกเตอร์ความผิดพลาดและค่าอัตราส่วนกำลังงานช่องสัญญาณประชิดของสเปกตรัมเอาต์พุตจากวงจรมอดูเลเตอร์มีค่าสูง ปัญหาดังกล่าวนี้เกิดขึ้นในกระบวนการผลิตแผ่นวงจรพิมพ์ที่มีความละเอียดไม่เพียงพอและปัญหาดังกล่าวนี้จะเด่นชัดมากขึ้นเมื่อความถี่มีค่าสูงขึ้น ทั้งนี้เนื่องมาจากความยาวคลื่นมีค่าต่ำลงเมื่อความถี่มีค่าสูงขึ้น การแก้ไขปัญหาดังกล่าวนี้สามารถกระทำได้โดยการลดค่าคงตัวไดอิเล็กตริกสัมพัทธ์ (ϵ_r) ของวัสดุที่ใช้ทำ

แผ่นวงจรพิมพ์ลง เนื่องจากความยาวคลื่นจะมีค่าสูงขึ้นเมื่อค่าคงตัวไดอิเล็กตริกสัมพัทธ์มีค่าลดลง นอกจากนั้นปัญหาในเรื่องของค่าอัตราส่วนคลื่นพาห้รั่วของวงจรไดเร็กคอนเวอร์ชันควอแดรเจอร์มอดูเลเตอร์ยังสามารถแก้ไขได้ด้วยการเปลี่ยนชนิดของไดโอดที่ใช้สร้างวงจรสวิตช์ในวงจรควอแดรเจอร์มอดูเลเตอร์มาเป็นไดโอดชนิดที่มีค่าความจรรอยต่อที่ต่ำกว่า เช่น ไดโอดที่สร้างจากสารกึ่งตัวนำชนิด GaAs เป็นต้น

วงจรขับกำลังและวงจรขยายกำลัง ถูกสร้างขึ้นจากเทคโนโลยีของทรานซิสเตอร์ชนิดแอลดีมอสซึ่งสามารถให้อัตราขยายสูง มีความเป็นเชิงเส้นสูง มีความผิดเพี้ยนต่ำ และไม่มีสารประกอบที่ก่อให้เกิดอันตรายแก่ผู้ใช้ จากผลการทดลองพบว่า วงจรขับกำลังและวงจรขยายกำลังให้กำลังงานเอาต์พุตเพียงพอต่อการใช้งานและเหมาะสมกับประสิทธิภาพที่ได้รับ แนวทางการพัฒนางจรขยายกำลังให้มีคุณสมบัติที่ดีขึ้นอาจทำได้โดยการเพิ่มอัตรากำลังของทรานซิสเตอร์ที่ใช้ให้มีค่าสูงขึ้น ซึ่งจะส่งผลให้ค่าความผิดเพี้ยนของสัญญาณเอาต์พุตจากวงจรขยายกำลังมีค่าลดลง แต่วิธีการนี้จะมีการหมดเปลืองกำลังงานมากกว่าและมีประสิทธิภาพลดลง นอกจากนั้นการพัฒนางจรขยายกำลังยังสามารถกระทำได้โดยการเปลี่ยนทรานซิสเตอร์มาเป็นชนิด GaAs ซึ่งเป็นทรานซิสเตอร์ที่มีประสิทธิภาพสูงแต่มีราคาแพง

วงจรลิเนียร์แบบป้อนไปหน้า ถูกสร้างขึ้นเพื่อลดความผิดเพี้ยนในสัญญาณเอาต์พุตของวงจรขยายกำลัง จากผลการทดลองวงจรสามารถลดความผิดเพี้ยนของสัญญาณได้สูงกว่า 10 dB ซึ่งปัญหาที่พบจากการทดลองคือ วงจรขยายกำลังมีอัตราขยายสูงส่งผลให้วงจรขยายความผิดพลาดต้องมีอัตราขยายสูงขึ้น ซึ่งการออกแบบวงจรขยายที่มีอัตราขยายสูงมากกระทำได้ยากเพราะอาจเกิดการออสซิลเลตจากวงจรขยายได้ง่าย นอกจากนั้นยังพบว่ามี การสูญเสียจากสายนำสัญญาณและหัวต่อสัญญาณที่ถูกใช้เป็นจำนวนมากในระบบ แนวทางการแก้ปัญหาสำหรับระบบลิเนียร์แบบป้อนไปหน้าสามารถกระทำได้หลายวิธี เช่น การลดอัตราขยายของวงจรขยายกำลังเพื่อให้อัตราขยายความผิดพลาดมีอัตราขยายที่ต้องการต่ำลง ซึ่งส่งผลให้อัตราขยายความผิดพลาดง่ายต่อการออกแบบและการสร้างมากขึ้นและยังช่วยลดระดับสัญญาณรบกวนในระบบลงอีกด้วย นอกจากนั้นการสูญเสียที่เกิดขึ้นในสายส่งสัญญาณและหัวต่อสัญญาณยังแก้ไขได้โดยใช้สายส่งสัญญาณหรือหัวต่อสัญญาณที่มีการสูญเสียภายในต่ำซึ่งวิธีการนี้ต้องใช้ต้นทุนสูงกว่า นอกจากนั้นยังควรใช้โลหะในการยึดตัววงจรต่างๆแยกจากกันเพื่อลดการรบกวนกันระหว่างวงจรลง

จากผลการทดลองทั้งหมดที่ผ่านมาจะเห็นได้ว่าปัญหาต่างๆที่เกิดขึ้นมีแนวโน้มว่าสามารถแก้ไขให้ดีขึ้นได้ โดยจำเป็นต้องใช้เวลาและทุนในการวิจัยและพัฒนาเครื่องส่งสำหรับสถานีฐานให้มีคุณสมบัติที่ดีๆขึ้นไป ดังนั้นผู้วิจัยจึงหวังเป็นอย่างยิ่งว่าวงจรต้นแบบของเครื่องส่งสำหรับสถานีฐานระบบ WCDMA นี้จะเป็นจุดเริ่มต้นในการพัฒนาเทคโนโลยีและลดการพึ่งพาเทคโนโลยีจากต่างชาติลง

เอกสารอ้างอิง

- [1] Callendar M.H. "International Mobile Telecommunications-2000 Standards Efforts of the ITU." IEEE Personal Communications, vol. 4, August 1997, pp. 6-7.
- [2] Sasaki A., Yabusaki M. and Inada S. "The Current Situation of IMT-2000 Standardization Activities in Japan." IEEE Communications Magazine, vol. 36, September 1998, pp. 145-153.
- [3] Shin H.S., Park J.H., Kim J.H. and Yoo H.J. "System-Level Performance Analysis and Design of RF Receiver for W-CDMA User Equipment." International Conference on Microwave and Millimeter Wave Technology, 2002, pp. 319-322.
- [4] Matsuya Y., Izumiya S. and Murata J. "Summary of IMT-2000 Experiments." Vehicular Technology Conference, vol. 1, May 2000, pp. 123-127.
- [5] Parameshwar N. and Rajagopalan R. "A Comparative Study of CDMA2000 and W-CDMA." Emerging Technologies Symposium Wireless Communications and Systems, April 1999, pp. 1-9.
- [6] Prasad R., Delft University of Technology, The Netherlands Tero Ojanpera and Nokia Reserch Center "A Survey on CDMA: Evolution Towards Wideband CDMA." IEEE 5th International Symposium on Spread Spectrum Techniques and Applications, vol. 1, September 1998, pp. 323-331.
- [7] Fisher R.E., Fukasawa A., Sato T., Takizawa Y., Kato T. and Kawabe M. "Wideband CDMA system for personal communications services." IEEE 46th Vehicular Technology Conference, vol. 3, April-May 1996, pp. 1652-1655.
- [8] Wacker A., Steffens J.L., Sapilla K. and Heiska K. "The Compact of The Base Station Sectorisation on WCDMA Radio Network Performance." IEEE 50th Vehicular Technology Conference, vol. 5, September 1999, pp. 2611-2615.
- [9] Liu J., Zhou J., Zhu X., Chen J. and Hong W. "W-CDMA RF Module Design with Direct Modulator." Asia-Pacific Microwave Conference, December 2002, pp. 1602-1604.
- [10] Zhao J., Zhu X., Zhou J. and Liu J. "An RF Module Design for a Multi-mode Handset." Microwave Journal, January 2003.
- [11] "GPRS Data rate", www.vocal.com/data_sheets/gprs_rat.html

- [12] Gudmundson B. "UMTS/IMT2000 Based on Wideband CDMA." International Conference on Communication Technology, October 1998, pp. S22-02-1-S22-02-5.
- [13] Itoh J., Nishitsuji M., Ishikawa O. and Ueda D., "2.1GHz Direct-Conversion GaAs Quadrature Modulator IC for W-CDMA Base Station." Solid-State Circuit Conference, 1999, pp. 226-227.
- [14] มิ่งขวัญ ชนะชัยพันธ์. "วงจรรออสซิลเลเตอร์สัญญาณรบกวนต่ำสำหรับระบบ W-CDMA." วิทยานิพนธ์วิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2546.
- [15] Lilja H. and Mattila H. "WCDMA Power Amplifier Requirement and Efficiency Optimization Criteria." IEEE MTT-S International Microwave Symposium, vol. 4, June 1999, pp. 1843-1846.
- [16] Technical Liaison Group "Design Requirements for The Technical Framework for 2 GHz IMT-2000 Bands." Australian Communications Authority, August 2000.
- [17] Goldberg B.G. "Phase Noise Theory and Measurement: A Short Review." Microwave Journal, January 2000, pp. 112-222.
- [18] Vendelin G.D., Pavidio A.M. and Rohde U.L. **Microwave Circuit Design Using Linear and Nonlinear Technique.** New York: John Wiley & Sons. 1990.
- [19] Manassewitsch V. **Frequency Synthesizers: Theory and Design.** 3rd edition. New York: John Wiley & Sons, Inc. 1987.
- [20] Rohde U.L. and Newkirk D.P. **RF/Microwave Circuit Design for Wireless Applications.** New York: John Wiley & Sons, Inc. 2000.
- [21] Rohde U.L. "Oscillator Basics and Low-Noise Techniques for Microwave Oscillators and VCOs." The European Gallium Arsenide and Related III-V Compounds Application Symposium [GAAS99], October 1999.
- [22] Vidmar M. "Microstrip Resonant Phase Shifters." Microwave Journal, September 1999.
- [23] "VNA-25", Minicircuits, <http://www.minicircuits.com>
- [24] Rohde U.L. **Microwave and Wireless Synthesizers: Theory and Design.** New York: John Wiley & Sons, Inc. 1997.
- [25] "VCO190-1925T", Varil, <http://www.vari-l.com>
- [26] "M3500-1324", Miconetics, <http://www.mwireless.com>
- [27] Iglesias M. "Understanding W-CDMA Modulation Quality Measurements." Microwave Journal, December 2002.

- [28] Lin P.F., Lou J.H. and Kuo J.B. "A CMOS quadrature modulator for wireless communication IC." IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications, vol. 44, June 1997, pp. 559-561.
- [29] Wu C.Y. and Kao H.S. "A 3V 1.9GHz CMOS Low-Distortion Direct-Conversion Quadrature Modulator with a RF Amplifier." The 6th IEEE International Conference on Electronics, Circuits and Systems, vol. 2, September 1999, pp. 777-780.
- [30] Yamamoto K., Maemura K., Andoh N., Noda M., Oki K., Ishida H., Mitsui Y., Otsubo M. and Mitsui S. "A 1.9GHz-Band GaAs Direct-Quadrature Modulator IC with a Phase Shifter." GaAs IC Symposium, 1992, pp. 37-40.
- [31] Fooks E.H. and Zakarevicius R.A. **Microwave Engineering Using Microstrip Circuits.** New York: Prentice-Hall, Inc. 1990.
- [32] ณฤทธิ ญิงชนิสรา และ ทองทศ วานิชศรี "วงจรรีดิเร็กควอดราเจอรัมอดูเลเตอร์แบบไมโครสตริปสำหรับสถานีฐาน W-CDMA ความถี่ 2.1 จิกกะเฮิร์ตซ์." การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 24, เล่มที่ 2, หน้า 770-775.
- [33] Liao S.Y. **Microwave Circuit Analysis and Amplifier Design.** New Jersey: Prentice-Hall, Inc. 1987.
- [34] "HSMP-2810", <http://www.agilent.com>
- [35] Gipprich J.W. "A New Class of Branch-line Directional Coupler." Microwave Symposium Digest, vol. 2, 1993, pp. 589 -592.
- [36] Sakata T., Seki K., Kubota S. and Kato S. " $\pi/4$ -shift QPSK digital modulator LSIC for personal communication terminals." 5th IEEE International Symposium on Personal, Indoor and Mobile Radio Communications, vol. 2, September 1994, pp. 472-475.
- [37] Muraguchi M., Tsukahara T., Nakatsugawa M., Yamaguchi Y. and Tokumitsu T. "1.9 GHz-band low voltage and low power consumption RF IC chip-set for personal communications." IEEE 44th Vehicular Technology Conference, vol. 1, June 1994, pp. 504-507.
- [38] Maruyama T., Kaneki K., Takahashi K., Sato H., Iga T. and Kato N. "Single-chip IF transceiver IC with wide dynamic range variable gain amplifiers for wideband CDMA applications." 2001 Symposium on VLSI Circuits, June 2001, pp. 11-14.
- [39] Razavi B. **RF Microelectronics.** New Jersey: Prentice-Hall, Inc. 1998.
- [40] Sweet A.A. **MIC & MMIC Amplifier and Oscillator Circuit Design.** Boston: Artech House, Inc. 1990.

- [41] ณฤทธิ ญิงธนีสรา และ ทองทศ วานิชศรี “วงจรรขยายกำลังช่วงความถี่กว้าง 1 จิกกะเฮิร์ตซ์.” การประชุมทางวิชาการของมหาวิทยาลัยเกษตรศาสตร์ครั้งที่ 39, หน้าที่ 495-503.
- [42] Wood A. and Brakensiek W. “Application of RF LDMOS Power Transistors for 2.2 GHz Wideband-CDMA.” Radio and Wireless Conference, 1998, pp. 309–312.
- [43] Wood A., Warren B., Dragon C. and Burger W. “120 Watt, 2GHz, Si LDMOS RF Power Transistor for PCS Base Station Application.” IEEE MTT-S International Microwave Symposium, vol. 2, June 1998, pp. 707-710.
- [44] ณฤทธิ ญิงธนีสรา และ ทองทศ วานิชศรี “วงจรรขยายกำลังขนาด 10 วัตต์สำหรับสถานีฐานระบบ W-CDMA ย่านความถี่ 2.1 จิกกะเฮิร์ตซ์.” การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 24, เล่มที่ 2, หน้าที่ 693-698.
- [45] Vendelin G.D. **Design of Amplifier and Oscillator by S-Parameter Method.** New York: John Wiley & Sons, Inc. 1982.
- [46] Pothecary N. **Feedforward Linear Power Amplifier.** Artech House, Inc. 1999.
- [47] Kang S.G., Lee I.L. and Yoo K.S. “Analysis and Design of Feedforward Power Amplifier.” IEEE MTT-S International Microwave Symposium, vol. 3, June 1997, pp. 1519-1522.
- [48] Hau Y.K.G., Postoyalko V. and Richardson J.R. “A Microwave Feedforward Amplifier with Improve Phase Compensation and Wideband Distortion Cancellation.” IEEE MTT-S Symposium on Technologies for Wireless Applications, February 1997, pp. 75-78.
- [49] Parsons K.J. and Kenington P.B. “The Efficiency of a feedforward Amplifier with Delay Loss.” IEEE Transactions on Vehicular Technology, vol. 43, May 1994, pp. 407-412.
- [50] Yoo K., Kang S., Choi J.I. and Chae J.S. “Adaptive Feed-forward Linear Power Amplifier (LPA) for The IMT-2000 Frequency Band.” IEEE International Symposium on Circuits and Systems, vol. 6, May-June 1999, pp. 45-48.
- [51] Woo Y.Y., Yang Y., Yi J., Nam J., Cha J. and Kim B. “An Adaptive Feedforward amplifier for WCDMA Base Station Using Imperfect Signal Cancellation.” Microwave Journal, April 2003.
- [52] Thornton W.T. and Larson L.E. “An Improved 5.7 GHz ISM-Band Feedforward Amplifier Utilizing Vector Modulators for Phase and Attenuation Control.” Microwave Journal, December 1999.

- [53] Cheng Q., Yiyuan C. and Xiaowei Z. "A 1.9GHz Adaptive Feedforward Power Amplifier" Microwave Journal, November 1998.
- [54] RF & MW Components Group and M/A-COM Inc. "A Voltage Variable Attenuator Using Silicon PIN Diodes and a Passive GaAs MMIC in a Plastic SMT Package." Microwave Journal, November 2000.
- [55] Maoz B. "A Novel , Linear Voltage Variable MMIC Attenuator." IEEE Transactions on Microwave Theory and Techniques, vol. 38, November 1990, pp. 1675-1683.
- [56] Jang B.J. and Yom I.B. "A Voltage-controlled PIN Diode Attenuator Using an Accurate PIN Diode Model." Microwave Journal, April 2003.
- [57] Catoiu M. "A novel 3-way hybrid combiner/divider for high power C-class microwave amplifiers." IEEE MTT-S International Microwave Symposium, May 2001, pp. 31-34

ภาคผนวก

การออกแบบวงจรสังเคราะห์ความถี่ระบบเศษส่วน N และการออกแบบวงจรกรองรูป

วงจรสังเคราะห์ความถี่ระบบเฟสล็อกที่ใช้ระบบเศษส่วน N (Fractional-N-Division) สร้างขึ้นโดยอาศัยการทำงานร่วมกัน ระหว่างวงจรหารความถี่ที่สามารถตั้งค่าการหารได้และวงจรหารความถี่แบบมอดูลัสคู่ (Dual Modulus Prescaler) การคำนวณค่าการหารรวมของวงจรสังเคราะห์ความถี่สามารถคำนวณได้ โดยมีค่าเท่ากับความถี่ที่ต้องการล็อกจากวงจรรอสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้า (VCO) ส่วนด้วยความถี่ของสัญญาณอ้างอิง เอาต์พุตที่ได้จากวงจรหารดังกล่าวมีความถี่เท่ากับสัญญาณอ้างอิง เพื่อใช้เปรียบเทียบเฟสและความถี่กับสัญญาณอ้างอิงที่มีเสถียรภาพทางความถี่สูงเช่นคริสตอล เป็นต้น ตามรูปที่ 3.9 เอาต์พุตก่อนเข้าวงจรหารความถี่แบบตั้งค่าการหารได้ควรมีค่าต่ำกว่า 25 MHz ทั้งนี้เนื่องจากวงจรรวม MC145152-2 สามารถรองรับความถี่ของสัญญาณอินพุตก่อนการหารด้วยวงจรหารความถี่ภายในได้สูงสุดเพียง 25 MHz เท่านั้น ดังนั้นในวิทยานิพนธ์ฉบับนี้จึงอาศัยวงจรหาร 2 ความถี่ซึ่งใช้วงจรรวมชนิดซีมอสเบอร์ 74HC112 ทำการหารความถี่เอาต์พุตของวงจรหารความถี่แบบมอดูลัสคู่ เปรียบเสมือนช่วงความถี่ของวงจรรอสซิลเลเตอร์ปรับค่าความถี่ได้ด้วยแรงดันควบคุมมีค่าลดลงครึ่งหนึ่ง และค่าการหารของวงจรหารความถี่แบบมอดูลัสคู่เปลี่ยนจากหาร 64/65 เป็นหาร 128/130 จะเห็นได้ว่าช่วงการขยับความถี่ซึ่งมีค่าเท่ากับผลต่างของค่าการหารของวงจรหารความถี่แบบมอดูลัสคู่คูณด้วยความถี่ของสัญญาณอ้างอิงมีค่าเพิ่มขึ้นสองเท่า ดังนั้นจากการตั้งค่าการขยับความถี่ในวิทยานิพนธ์ที่ 250 kHz จึงเปลี่ยนเป็น 500 kHz การตั้งค่าการล็อกความถี่จึงสามารถคำนวณได้โดยหากกำหนดให้วงจรสังเคราะห์ความถี่ล็อกความถี่ที่ 2.11 GHz ค่าการหารจึงมีค่าเท่ากับ

$$M = \frac{f_{\text{locked}}}{2f_{\text{ref}}} \quad (1)$$

- เมื่อ M คือ ค่าการหารรวมของวงจรสังเคราะห์ความถี่
 f_{locked} คือ ความถี่ของวงจรรอสซิลเลเตอร์ปรับความถี่ได้ตามแรงดันไฟฟ้าที่ต้องการล็อก
 f_{ref} คือ ความถี่ของสัญญาณเปรียบเทียบ

จากการออกแบบวงจรสังเคราะห์ความถี่ในวิทยานิพนธ์ ความถี่เปรียบเทียบของระบบมีค่าเท่ากับ 250 kHz ความถี่ที่ต้องการล็อกมีค่าในช่วง 2.11 ถึง 2.17 GHz ดังนั้นจากสมการที่ 1 ค่าการหารรวมของวงจรหารความถี่ในระบบสังเคราะห์ความถี่จึงมีค่าในช่วง 4220 ถึง 4340 ค่าการหารรวมนี้ถูกแปลงเป็นการตั้งค่าการหารในระบบเศษส่วน N โดย

$$M = 64N + A \quad (2)$$

เมื่อ N คือ จำนวนเต็มของค่าการหารความถี่

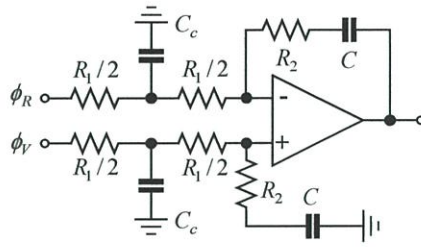
และ A คือ เศษของค่าการหารความถี่

จากค่าการหารความถี่ช่วง 4220 ถึง 4340 ถูกแปลงเป็นระบบเศษส่วน N ได้โดยที่ความถี่ 2.11 GHz มีค่าการหารความถี่เท่ากับ 4220 หรือ N มีค่าเท่ากับ 65 และ A มีค่าเท่ากับ 60 ที่ความถี่ 2.14 GHz มีค่าการหารความถี่เท่ากับ 4280 หรือ N มีค่าเท่ากับ 66 และ A มีค่าเท่ากับ 56 ที่ความถี่ 2.17 GHz มีค่าการหารความถี่เท่ากับ 4340 หรือ N มีค่าเท่ากับ 67 และ A มีค่าเท่ากับ 52 ค่า N และ A ถูกแปลงเป็นระบบเลขฐานสองเพื่อป้อนเข้าวงจรหารความถี่ทางบิต N_9 ถึง N_0 และ A_5 ถึง A_0 ของวงจรรวม MC145152-2 จะได้ว่า

- **ที่ความถี่ 2.11 GHz** ค่าการหารรวมเท่ากับ 4220 ค่า N_9 ถึง $N_0 = 0001000001$ (65) และ A_5 ถึง $A_0 = 111100$ (60)
- **ที่ความถี่ 2.14 GHz** ค่าการหารรวมเท่ากับ 4280 ค่า N_9 ถึง $N_0 = 0001000010$ (66) และ A_5 ถึง $A_0 = 111000$ (56)
- **ที่ความถี่ 2.17 GHz** ค่าการหารรวมเท่ากับ 4340 ค่า N_9 ถึง $N_0 = 0001000011$ (67) และ A_5 ถึง $A_0 = 110100$ (52)

ความถี่ของสัญญาณอ้างอิงในระบบสังเคราะห์ความถี่ในวิทยานิพนธ์มีค่าเท่ากับ 250 kHz สร้างขึ้นจากวงจรกำเนิดความถี่ที่ใช้คริสตัลเป็นตัวกำหนดความถี่ เนื่องจากมีเสถียรภาพทางความถี่สูงและมีระดับสัญญาณรบกวนทางเฟสต่ำ สัญญาณที่กำเนิดได้จากวงจรคริสตัลอสซิลเลเตอร์มีค่าความถี่เท่ากับ 2 MHz ซึ่งจะถูกหารลงด้วยวงจรหารความถี่ภายในวงจรรวม MC145152-2 เพื่อนำไปเปรียบเทียบกับเฟสและความถี่กับสัญญาณที่หารได้จากวงจรออสซิลเลเตอร์ปรับความถี่ได้ด้วยแรงดันไฟฟ้า การตั้งค่าการหารความถี่ของวงจรหารความถี่อ้างอิงกระทำผ่านบิต R_0 ถึง R_1 ในวงจรรวม MC145152-2 สำหรับการตั้งค่าการหารในระบบสังเคราะห์ความถี่แบบเฟสล็อกกลูบในวิทยานิพนธ์นี้มีค่าเท่ากับ 8 ดังนั้นจึงตั้งค่า R_0 R_1 และ R_2 เท่ากับ 0 0 และ 0 ตามลำดับ

วงจรกรองรูปทำหน้าทีเลือกเฉพาะองค์ประกอบไปตรงของสัญญาณเอาต์พุตจากวงจรกรองรูปซึ่งได้จากการเปรียบเทียบความถี่และเฟสของสัญญาณอ้างอิงกับสัญญาณเอาต์พุตของวงจรหารความถี่แบบมอดูลัสคู่ที่ได้จากการหารความถี่ของวงจรออสซิลเลเตอร์ปรับความถี่ได้ตามแรงดัน วงจรกรองรูปมีโครงสร้างเป็นวงจรกรองแบบต่ำผ่านชนิดเอกทีฟ โดยมีออปแอมป์เป็นอุปกรณ์หลักในวงจรกรอง รูปที่ 1 แสดงโครงสร้างของวงจรกรองรูปลำดับที่ 2 ซึ่งใช้ในการสังเคราะห์ความถี่ระบบเฟสล็อกกลูบในวิทยานิพนธ์



รูปที่ 1 โครงสร้างของวงจรกรองรูปชนิดแอกทีฟลำดับที่ 2

วงจรกรองรูปในรูปที่ 1 มีข้อดีคือ สามารถปรับค่าความถี่ธรรมชาติ (Natural Frequency: ω_n) ของวงจรกรองรูปเป็นอิสระจากค่าตัวประกอบการหน่วง (Damping Factor: ξ) ของวงจรกรองรูป ค่าความถี่ธรรมชาติของวงจรกรองรูปในวิทยานิพนธ์ถูกกำหนดให้มีค่าเท่ากับ 0.01 เท่าของความถี่เปรียบเทียบและค่าตัวประกอบการหน่วงถูกกำหนดให้มีค่าเท่ากับ 0.8 ค่าองค์ประกอบภายในวงจรกรองรูปตามรูปที่ 1 สามารถคำนวณได้จาก

$$R_1 = \frac{K_\phi K_{VCO}}{C \omega_n^2 M} \quad (3)$$

$$R_2 = \frac{2\xi}{\omega_n C} \quad (4)$$

และ
$$C_c = \frac{1}{0.1 R_1 f_{ref}} \quad (5)$$

เมื่อ ω_n คือ ความถี่ธรรมชาติของวงจรกรองรูป (rad)

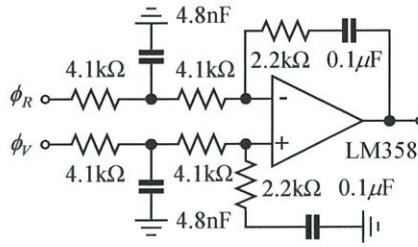
M คือ ค่าการหารรวมของวงจรรวมความถี่ (ตามสมการที่ 1)

ξ คือ ค่าตัวประกอบการหน่วงของวงจรกรองรูป

K_ϕ คือ ค่าคงที่วงจรถ่ายเทียบเฟสและความถี่มีค่าเท่ากับ $5/(2\pi) - 0.795$ V/rad

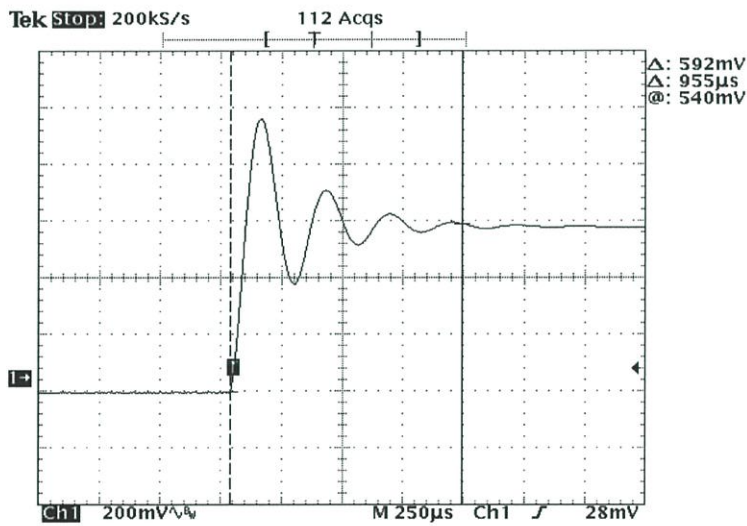
K_{VCO} คือ ค่าคงที่ของวงจรรอสซซิลเลเตอร์ปรับความถี่ได้ตามแรงดันไฟฟ้า (rad/V)

หากกำหนดให้ค่า M ซึ่งเป็นค่าการหารรวมความถี่รวมที่ 2.11 GHz มีค่าตามคำนวณเท่ากับ 4220 และค่า C ในวงจรกรองรูปมีค่าเท่ากับ 0.1 μ F ค่าตัวประกอบการหน่วงเท่ากับ 0.8 และค่าความถี่ธรรมชาติของวงจรกรองรูปมีค่าเท่ากับ 0.01 เท่าของความถี่เปรียบเทียบ (250 kHz) แล้วสามารถคำนวณหาค่า R_1 R_2 และ C ได้เท่ากับ 8.18 k Ω 2.2 k Ω และ 4.8 nF ตามลำดับ รูปที่ 2 แสดงวงจรกรองรูปในวงจรสังเคราะห์ความถี่ที่ออกแบบได้โดยใช้อปแอมป์เบอร์ LM358



รูปที่ 2 โครงสร้างของวงจรกรองรูปชนิดแอกทีฟลำดับที่ 2 ที่ออกแบบได้

รูปที่ 3 แสดงผลการวัดช่วงเวลาเข้าที่ (Settling Time) ในการลือกความถี่ของวงจรสังเคราะห์ความถี่ระบบเฟสล็อกคูลูปที่ออกแบบและสร้างขึ้น



รูปที่ 3 ช่วงเวลาเข้าที่ในการลือกความถี่ของวงจรสังเคราะห์ความถี่ระบบเฟสล็อกคูลูป

ผลการวัดช่วงเวลาเข้าที่ของวงจรสังเคราะห์ความถี่ระบบเฟสล็อกคูลูป พบว่า วงจรมีช่วงเวลาเข้าที่ในการลือกความถี่ที่ 95% น้อยกว่า 1 ms

ประวัติผู้เขียน

นายณฤทธิ์ ญึงธนิสรา เกิดเมื่อวันที่ 5 กันยายน พ.ศ.2519 ที่จังหวัดกรุงเทพมหานครฯ และสำเร็จการศึกษาระดับปริญญาตรีในหลักสูตรวิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมโทรคมนาคม จากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

บทความที่ได้รับการตีพิมพ์

1. ณฤทธิ์ ญึงธนิสราและ ทองทศ วานิชศรี, “วงจรมัลติเพล็กซ์ช่วงความถี่กว้าง 1 จิกกะเฮิรตซ์,” การประชุมทางวิชาการของมหาวิทยาลัยเกษตรศาสตร์ครั้งที่ 39, หน้า 495-503.
2. ณฤทธิ์ ญึงธนิสรา และ ทองทศ วานิชศรี, “วงจรรอสวิตเลเตอร์ปรับความถี่ได้ย่าน W-CDMA,” การประชุมทางวิชาการของมหาวิทยาลัยเกษตรศาสตร์ครั้งที่ 40, หน้า 368-375.
3. ณฤทธิ์ ญึงธนิสรา และ ทองทศ วานิชศรี, “วงจรรีเลย์ควอดราเจอร์มอดูเลเตอร์แบบไมโครสตริปสำหรับสถานีฐาน W-CDMA ความถี่ 2.1 จิกกะเฮิรตซ์,” การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 24, หน้า 770-775.
4. ณฤทธิ์ ญึงธนิสรา และ ทองทศ วานิชศรี, “วงจรมัลติเพล็กซ์ขนาด 10 วัตต์สำหรับสถานีฐานระบบ W-CDMA ย่านความถี่ 2.1 จิกกะเฮิรตซ์,” การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 24, หน้า 693-698.