

วงจรเลียนแบบขดลวดเหนี่ยวนำ
ที่ใช้ทรานซิสเตอร์แบบซีเอ็มอสในย่านความถี่สูง
VERY HIGH FREQUENCY CMOS ACTIVE INDUCTOR

สมคิด แซงิ้ว
SOMKID SAE-NGOW

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

ISBN 974-324-791-2

วงจรเลียนแบบขดลวดเหนี่ยวนำ
ที่ใช้ทรานซิสเตอร์แบบซิมอสในย่านความถี่สูง

VERY HIGH FREQUENCY CMOS ACTIVE INDUCTOR



สมคิด แซ่โจ้ว

SOMKID SAE-NGOW

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์
บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

ISBN 974-324-791-2

.b.....
.i.....

เลขหมู่.....
เลขทะเบียน 48904
วัน, เดือน, ปี 12 ส.ค. 2547

VERY HIGH FREQUENCY CMOS ACTIVE INDUCTOR

SOMKID SAE-NGOW

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRONIC ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2003

ISBN 974-324-791-2

COPYRIGHT 2003

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ วงจรเลียนแบบขดลวดเหนี่ยวนำ ที่ใช้ทรานซิสเตอร์แบบซีมอสในย่านความถี่สูง
VERY HIGH FREQUENCY CMOS ACTIVE INDUCTOR

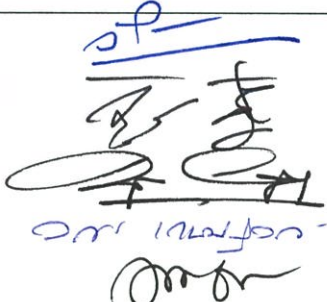
ชื่อนักศึกษา นายสมคิด แซ่โจ้ว

รหัสประจำตัว 43061308

ปริญญา วิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชา วิศวกรรมอิเล็กทรอนิกส์

อาจารย์ผู้ควบคุมวิทยานิพนธ์ ผศ.ดร.อภินันท์ ธนชยานนท์

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
ศ.ดร.วัลลภ	สุระกำพลธร	
รศ.ดร.วิสุทธิ	จิติรุ่งเรือง	
ผศ.พลผดุง	ผดุงกุล	
ผศ.ดร.วรากร	เกษมสุวรรณี	
ผศ.ดร.อภินันท์	ธนชยานนท์	

วัน/เดือน/ปี ที่สอบ 28 กรกฎาคม 2546 เวลา 14.00-16.00 น.

สถานที่สอบ ณ อาคาร 12 ชั้น ชั้น 4 (ห้อง E12-404)


บัณฑิตวิทยาลัยรับรองแล้ว
(รศ.ดร.บุญวัฒน์ อัครชู)
คณบดีบัณฑิตวิทยาลัย

วันที่.....๒.....เดือน.....๓๗๐๖.....พ.ศ.....๒๕๔๖

หัวข้อวิทยานิพนธ์	วงจรถ่ายแบบขดลวดเหนี่ยวนำที่ใช้ทรานซิสเตอร์แบบซิมอสในย่านความถี่สูง
นักศึกษา	นายสมคิด แซ่โจ้ว
รหัสนักศึกษา	43061308
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมอิเล็กทรอนิกส์
พ.ศ.	2546
อาจารย์ผู้ควบคุมวิทยานิพนธ์	ผศ.ดร. อภินันท์ ธนชยานนท์

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ นำเสนอเกี่ยวกับวิธีการและการออกแบบวงจรถ่ายแบบขดลวดเหนี่ยวนำที่มีค่าตัวประกอบคุณภาพสูงที่ใช้ทรานซิสเตอร์แบบซิมอสในย่านความถี่สูงและเหมาะสมสำหรับการใช้งานที่แหล่งจ่ายแรงดันต่ำ วงจรที่นำเสนอนี้ใช้โครงสร้างของไจเรเตอร์-ซีและใช้ตัวเก็บประจุที่แอบแฝงในทรานซิสเตอร์เพื่อให้วงจรสามารถทำงานที่ความถี่สูงได้ วงจรถ่ายแบบขดลวดเหนี่ยวนำที่นำเสนอในวิทยานิพนธ์ประกอบด้วยวงจรถ่ายแบบขดลวดเหนี่ยวนำแบบเทียบกราวด์และแบบลอยตัว เทคนิคในการปรับปรุงค่าพิสัยพลวัตของวงจรถ่ายแบบขดลวดเหนี่ยวนำถูกนำเสนอโดยใช้โครงสร้างของอินพุทผลต่างสองด้านและโครงสร้างคลาสเอบี วงจรถ่ายแบบขดลวดเหนี่ยวนำที่นำเสนอในวิทยานิพนธ์ทั้งหมดนี้ถูกออกแบบและจำลองผลการทำงานโดยใช้ HSPICE โดยใช้แบบจำลองการทำงาน BSIM3V3 ของเทคโนโลยีซิมอส 0.35 μm สำหรับในการแสดงศักยภาพของวงจรถ่ายแบบขดลวดเหนี่ยวนำในงานวิทยานิพนธ์ วงจรเหล่านี้ถูกออกแบบเพื่อใช้ในสร้างวงจรกรองแถบความถี่ผ่านและแบบนอกรีตโดยใช้คุณลักษณะทางความถี่ของเครื่องรับในระบบ DECT และ GSM ตามลำดับ

Thesis Title	Very High Frequency CMOS Active Inductor
Student	Mr. Somkid Sae-Ngow
Student ID.	43061308
Degree	Master of Engineering
Programme	Electronic Engineering
Year	2003
Thesis Advisor	Asst.Prof.Dr. Apinunt Thanachayanont

ABSTRACT

This thesis is concerned with the design and implementation of low-voltage , high-Q very high frequency CMOS active inductors. The proposed active inductors are based on the gyrator-C architecture and exploit intrinsic capacitances of transistors to obtain very high frequency operation. Both grounded and floating active inductor were designed. Dynamic range and linearity of active inductor enhancement can be obtained by using fully differential floating active inductor and class AB structure. The proposed active inductors were designed and simulated by using HSPICE with BSIM3V3 model and parameters from a 0.35 μm CMOS technology. Bandpass and notch filters were designed to demonstrate the potential of the proposed active inductors where the frequency specifications of a DECT and GSM receivers respectively.

กิตติกรรมประกาศ

ความเข้าใจถึงระยะเวลาอีกกี่วัน ก็เดือน ก็ปีในหนทางสู่ความสำเร็จคงไม่ได้มาง่ายๆ เหมือนคำเปรียบเปรยที่ว่า “หนทางสู่ชัยชนะนั้นไม่ได้โรยด้วยกลีบกุหลาบ” ซึ่งเป็นส่วนหนึ่งของบทเพลงของคณะ QUEEN วงร็อกชื่อดัง หลักสูตรวิศวกรรมศาสตรมหาบัณฑิตของผมใช้เวลา 3 ปี (2543-2546) ในต้นปี พ.ศ. 2544 ผมเริ่มทำงานในอาชีพอาจารย์ที่วิทยาลัยการอาชีพพนมวินทรราชูทิศ ซึ่งตลอดระยะเวลา 2 ปีในที่แห่งนี้ ผมทำงานวิจัยพร้อมกับงานสอนหนังสือ เก็บเกี่ยวประสบการณ์ทางด้านวิชาการและด้านชีวิต ทำให้เกิดการพัฒนาคำรู้และแนวความคิดใหม่ อย่างไรก็ตามจากเรื่องราวที่กล่าวมาทั้งหมดนี้หนทางสู่ความสำเร็จคงอาจเกิดขึ้นไม่ได้ถ้าปราศจากบุคคลเหล่านี้

ขอขอบพระคุณผู้ช่วยศาสตราจารย์ ดร. อภินันท์ ธนชยานนท์ อาจารย์ที่ปรึกษาของผม ซึ่งตลอดระยะเวลา 3 ปี ท่านเอาใจใส่ ให้ความอนุเคราะห์ ให้คำปรึกษาและชี้แนะแนวทางในการแก้ไขปัญหาต่างๆอย่างเต็มที่ ตลอดจนการฝึกฝนให้ผู้เขียนมีความสามารถในการทำงานวิจัยและพัฒนาได้อย่างมีประสิทธิภาพ รวมถึงความประทับใจในการเรียนวิชา Integrated Circuit Techniques และ Modern filter Theory ซึ่งทำให้ผมเข้าใจสถาปัตยกรรมของวงจรรากอนาลอกและวงจรรองความถี่ ซึ่งก่อให้เกิดแรงผลักดันในการทำงานวิจัยของบทความวิชาการสำหรับงานวิทยานิพนธ์นี้

ขอขอบคุณ อ. สาทร ทองถึง แห่งวิทยาลัยการอาชีพพนมวินทรราชูทิศและอ.วรินทร์ สุกคณิ่ง แห่งสถาบันเทคโนโลยีราชมงคลวิทยาเขตเทเวศร์สำหรับการชักชวนเข้าสู่วงการศึกษาระดับปริญญาโทและโอกาสที่ดีในการทำงานด้านวิชาการและขอบคุณสมาชิก MDRD LAB สำหรับความเป็นมิตรที่ดีต่อกระผม

ขอขอบคุณครอบครัวของผม พ่อเฮียงและแม่สังวาลย์ที่คอยให้การสนับสนุนจนกระผมสำเร็จในครั้งนี้ จากเหตุผลทั้งหมดนี้ผมจำเป็นอย่างยิ่งที่ต้องขอขอบพระคุณบุคคลที่กล่าวถึงทั้งหมดอีกครั้ง ขอให้ความเจริญก้าวหน้าจงมีแต่ทุกท่าน

ขอขอบคุณคณะวิศวกรรมศาสตร์ สำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศและ JICA ที่ให้การสนับสนุนในการเดินทางไปประชุมวิชาการทั้งในประเทศและต่างประเทศ ตลอดจนเครื่องมือต่างๆในการจัดทำวิทยานิพนธ์นี้

ขอขอบคุณตัวกระผมเองที่มีความมุ่งมั่นในการทำงานวิทยานิพนธ์ครั้งนี้จนสำเร็จลุล่วงไปด้วยดี และนี่เป็นจุดเริ่มต้นของผมในเส้นทางของงานทางการศึกษาและงานวิจัยต่อไป

สมคิด แซ่โจ้ว

15.00 น. 4/06/2546 ReCCIT

สารบัญ

หน้า

บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VI
สารบัญภาพ.....	VII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ในการศึกษา.....	3
1.3 ทฤษฎีและแนวคิดที่ใช้ในงานวิจัย.....	3
1.4 รายละเอียดของวิทยานิพนธ์.....	3
บทที่ 2 วงจรเลียนแบบขดลวดเหนี่ยวนำในวงจรรวม.....	5
2.1 คำนำ.....	5
2.2 ขดลวดเหนี่ยวนำ.....	5
2.3 ขดลวดเหนี่ยวนำในวงจรรวมแบบเวียนกันหอย.....	12
2.4 หลักการทั่วไปของการเลียนแบบขดลวดเหนี่ยวนำ.....	15
2.5 การเลียนแบบขดลวดเหนี่ยวนำโดยใช้โครงสร้างของใจเรเตอร์-ซี.....	21
2.6 การเลียนแบบขดลวดเหนี่ยวนำโดยใช้ตัวเก็บประจุแอบแฝง.....	35
2.7 คุณสมบัติพิเศษพลวัตของวงจรเลียนแบบขดลวดเหนี่ยวนำ.....	42
บทที่ 3 วงจรเลียนแบบขดลวดเหนี่ยวนำที่ใช้ชิมอสในย่านความถี่สูง.....	46
3.1 บทนำ.....	46
3.2 วิธีการออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำในย่านความถี่สูง.....	46
3.3 วงจรเลียนแบบขดลวดเหนี่ยวนำในรูปแบบ CS-CD.....	49
3.4 วงจรเลียนแบบขดลวดเหนี่ยวนำในรูปแบบ CG-CS.....	54
3.5 บทสรุป.....	62

บทที่ 4	วงจรถอดแบบขดลวดเหนี่ยวนำที่นำเสนอในวิทยานิพนธ์.....	67
4.1	บทนำ.....	67
4.2	วงจรถอดแบบขดลวดเหนี่ยวนำที่มีค่าตัวประกอบคุณภาพสูงในย่านความถี่สูง.....	68
4.3	การปรับปรุงค่าพิสัยพลวัตของวงจรถอดแบบขดลวดเหนี่ยวนำ.....	84
4.4	บทสรุป.....	96
บทที่ 5	การใช้งานของวงจรถอดแบบขดลวดเหนี่ยวนำในย่านความถี่สูง.....	97
5.1	บทนำ.....	97
5.2	วงจรถอดแบบความถี่ผ่าน.....	97
5.3	วงจรถอดความถี่แบบนอตซ์.....	110
5.4	วงจรถอดแบบกรอดแบบความถี่ผ่านที่มีวงจรถอดความถี่แบบนอตซ์.....	117
5.5	บทสรุป.....	121
บทที่ 6	บทสรุป.....	122
5.1	สรุปผลงานวิจัย.....	122
5.2	แนวทางของงานในอนาคต.....	123
	เอกสารอ้างอิงและหนังสืออ้างอิง.....	124
ภาคผนวก ก	การวิเคราะห์วงจรถอดอินพุทอิมพีแดนซ์ของวงจรถอดแบบขดลวดเหนี่ยวนำ.....	121
ภาคผนวก ข	การสเกลค่าวงจรถอดความถี่ของวงจรถอดแบบ.....	130
ภาคผนวก ค	การวิเคราะห์วงจรถอดฟังก์ชันถ่ายโอนของวงจรถอดแบบความถี่ผ่าน.....	132
ภาคผนวก ง	การวิเคราะห์วงจรถอดฟังก์ชันถ่ายโอนของวงจรถอดแบบความถี่ที่มีนอตซ์.....	134
ภาคผนวก จ	การวิเคราะห์วงจรถอดความถี่แบบบริดจ์-ที.....	136
ภาคผนวก ฉ	ผลงานวิจัยที่ได้รับการตีพิมพ์.....	138
	ประวัติผู้เขียน.....	152

สารบัญตาราง

ตารางที่	หน้า
2.1 ความสัมพันธ์ของแรงดันกับกระแสของ โครงสร้างของวงจรเลียนแบบขดลวดเหนี่ยวนำ.....	18
3.1 สรุปคุณสมบัติของวงจรเลียนแบบขดลวดเหนี่ยวนำแบบลอยตัวไม่สมบูรณ์.....	85
3.2 สรุปคุณสมบัติของวงจรเลียนแบบขดลวดเหนี่ยวนำแบบลอยตัวสมบูรณ์.....	88
3.3 เงื่อนไขการไบอัสของวงจรเลียนแบบขดลวดเหนี่ยวนำ.....	93
3.4 คุณสมบัติของวงจรเลียนแบบขดลวดเหนี่ยวนำแบบคลาสเอบี.....	93
5.1 สรุปคุณลักษณะของวงจรกรองแถบความถี่ผ่าน.....	98
5.2 สรุปคุณลักษณะของวงจรกรองแถบความถี่ผ่านที่ใช้โครงสร้าง G_m -LC.....	102
5.3 สรุปคุณลักษณะของวงจรกรองแถบความถี่ผ่านที่ใช้วงจรเลียนแบบขดลวดเหนี่ยวนำ.....	105
5.4 แบบจำลองของทรานซิสเตอร์แบบซีมอสของ TMEC&ERC.....	107
5.5 เงื่อนไขของพารามิเตอร์และการไบอัสของวงจรขยายแบบกรองแถบความถี่ผ่าน.....	108
5.6 สรุปคุณลักษณะของวงจรกรองความถี่แบบนอตช์.....	115
5.7 สรุปคุณสมบัติของวงจรขยายแบบกรองความถี่ผ่านที่มีวงจรกรองความถี่แบบนอตช์.....	120

สารบัญญรูป

รูปที่	หน้า
1.1 ระบบการสื่อสารแบบไร้สาย.....	1
1.2 โครงสร้างของเครื่องรับแบบซูเปอร์เฮโรเทอดายน์.....	2
2.1 สัญลักษณ์ของขดลวดเหนี่ยวนำ.....	6
2.2 วงจรสมมูลของขดลวดเหนี่ยวนำในทางปฏิบัติ.....	6
2.3 ผลการตอบสนองทางความถี่ของขดลวดเหนี่ยวนำในทางปฏิบัติ.....	9
2.2 ผลการตอบสนองทางความถี่ของขดลวดเหนี่ยวนำในทางปฏิบัติ.....	10
2.5 ค่าอินดักแตนซ์และค่าความต้านทานของขดลวดเหนี่ยวนำในทางปฏิบัติ.....	11
2.6 ค่าตัวประกอบคุณภาพของขดลวดเหนี่ยวนำในทางปฏิบัติ.....	11
2.7 ขดลวดเหนี่ยวนำแบบเวียนกันหอย.....	12
2.8 ขดลวดเหนี่ยวนำแบบเวียนกันหอยที่สร้างในวงจรรวม.....	13
2.9 หลักการเขียนแบบขดลวดเหนี่ยวนำ.....	15
2.10 โครงสร้างโดยทั่วไปของการเขียนแบบขดลวดเหนี่ยวนำ.....	17
2.11 การเขียนแบบขดลวดเหนี่ยวนำโดยใช้คุณสมบัติของออปแอมป์.....	20
2.12 สัญลักษณ์ของไจเรเตอร์.....	21
2.13 โพลของไจเรเตอร์.....	23
2.14 วงจรสมมูลของไจเรเตอร์ที่มีค่าความต้านทาน.....	24
2.15 โครงสร้างของไจเรเตอร์ที่ใช้ VCCS ที่เป็น 2 ตัวเชิงเส้น.....	26
2.16 ไจเรเตอร์แบบที่ใช้ความต้านทาน.....	26
2.17 การเขียนแบบขดลวดเหนี่ยวนำแบบลอยตัวโดยใช้ไจเรเตอร์ 2 ตัวต่อแบบเรียงกัน.....	27
2.18 ไจเรเตอร์แบบกึ่งลอยตัว.....	28
2.19 หลักการของไจเรเตอร์โดยใช้ออปแอมป์.....	29
2.20 การสร้างไจเรเตอร์โดยใช้ออปแอมป์.....	30
2.21 รูปแบบทั่วไปของไจเรเตอร์ที่ใช้ออปแอมป์ 2 ตัว.....	31
2.22 โครงสร้างของวงจรเขียนแบบขดลวดเหนี่ยวนำโดยใช้ทรานส์คอนดักเตอร์.....	32
2.23 ผลของความไม่เป็นอุดมคติของไจเรเตอร์ที่เกิดจากทรานซิสเตอร์.....	33
2.24 โครงสร้างของวงจรเขียนแบบขดลวดเหนี่ยวนำแบบลอยตัว.....	34
2.25 วงจรเขียนแบบขดลวดเหนี่ยวนำโดยใช้ผลพาราซิติคที่เกิดจากทรานซิสเตอร์.....	35
2.26 การเขียนแบบขดลวดเหนี่ยวนำโดยใช้การป้อนกลับ.....	37

2.27	วงจรถอดแบบขดลวดเหนี่ยวนำของ Hara และคณะ.....	37
2.28	วงจรถอดแบบขดลวดเหนี่ยวนำแบบ CCII.....	40
2.29	วงจรถอดแบบขดลวดเหนี่ยวนำของ Kaunisto และคณะ.....	40
2.30	ความสัมพันธ์ของอินดักเตนซ์กับความต้านทานของวงจรถอดของ Hara และคณะ.....	41
2.31	ความสัมพันธ์ของอินดักเตนซ์กับความต้านทานของวงจรถอดของ Kaunisto และคณะ.....	41
2.32	การทดสอบ 3 rd intermodulation ของวงจรถอดแบบขดลวดเหนี่ยวนำ.....	45
3.1	วงจรถอดแบบขดลวดเหนี่ยวนำในย่านความถี่สูงโดยใช้ทรานซิสเตอร์ 2 ตัว.....	47
3.2	แบบจำลองทรานซิสเตอร์อย่างง่าย.....	48
3.3	วงจรถอดของวงจรถอดแบบขดลวดเหนี่ยวนำ.....	48
3.4	วงจรถอดแบบขดลวดเหนี่ยวนำในรูปแบบ CS-CD:ชนิด n-n และ p-p.....	49
3.5	วงจรถอดสำหรับสัญญาณขนาดเล็กของวงจรถอดรูปที่ 3.4(ก).....	49
3.6	วงจรถอดแบบขดลวดเหนี่ยวนำในรูปแบบ CS-CD ที่ถูกปรับปรุงให้มีค่าตัวประกอบคุณภาพสูง.....	51
3.7	วงจรถอดแบบขดลวดเหนี่ยวนำในรูปแบบ CS-CD:ชนิด n-p และชนิด p-n.....	53
3.8	วงจรถอดสำหรับสัญญาณขนาดเล็กของวงจรถอดรูปที่ 3.7(ก).....	53
3.9	วงจรถอดแบบขดลวดเหนี่ยวนำในรูปแบบ CG-CS:ชนิด n-p และชนิด p-n.....	54
3.10	วงจรถอดสำหรับสัญญาณขนาดเล็กของวงจรถอดรูปที่ 3.9(ก).....	54
3.11	วงจรถอดแบบพาสซีฟที่มีสัญญาณรบกวน.....	56
3.12	วงจรถอดแบบขดลวดเหนี่ยวนำแบบ CG-CS โดยใช้เทคนิคคาสโคด.....	57
3.13	วงจรถอดสำหรับสัญญาณขนาดเล็กของวงจรถอดรูปที่ 3.12(ก).....	57
3.14	วงจรถอดแบบขดลวดเหนี่ยวนำในรูปแบบ CG-CS :ชนิด n-p และชนิด p-n.....	59
3.15	วงจรถอดแบบขดลวดเหนี่ยวนำในรูปแบบ CG-CS :ชนิด p-p และชนิด n-n.....	59
3.16	วงจรถอดสำหรับสัญญาณขนาดเล็กของวงจรถอดรูปที่ 3.15(ก).....	60
3.17	ผลการตอบสนองทางความถี่ของขนาดและเฟส.....	63
3.18	ความสัมพันธ์ระหว่างค่าอินดักเตนซ์กับค่าความต้านทานอนุกรม.....	64
3.19	ค่าตัวประกอบคุณภาพของวงจรถอดแบบขดลวดเหนี่ยวนำ.....	64
3.20	การปรับค่าตัวประกอบคุณภาพของวงจรถอดแบบขดลวดเหนี่ยวนำ.....	65
3.21	การปรับค่าอินดักเตนซ์ของวงจรถอดแบบขดลวดเหนี่ยวนำ.....	65
3.22	ความสัมพันธ์ระหว่างการตอบสนองของแรงดันอินพุทกับค่า THD ที่ค่าตัวประกอบคุณภาพต่างกัน.....	66
3.23	การทดสอบความเป็นเชิงเส้นของวงจรถอดแบบขดลวดเหนี่ยวนำ.....	66

4.1	วงจรถอดแบบขดลวดเหนี่ยวนำในรูปแบบ CS-CD ที่มีค่าตัวประกอบคุณภาพสูงที่แหล่งจ่ายแรงดันต่ำ: ชนิด n-p และ p-n.....	68
4.2	ทรานคอนดักเตอร์แบบขดลวดสร้างโดยใช้วงจรถอดตามแรงดัน.....	69
4.3	วงจรถอดสำหรับสัญญาณขนาดเล็กของวงจรถอดในรูปแบบที่ 4.1(ก).....	69
4.4	ผลการตอบสนองทางขนาดและเฟสของวงจรถอดแบบขดลวดเหนี่ยวนำ.....	72
4.5	ความสัมพันธ์ระหว่างค่าอินดักแตนซ์กับค่าความต้านทานอนุกรม.....	73
4.6	ค่าตัวประกอบคุณภาพของวงจรถอดแบบขดลวดเหนี่ยวนำ.....	73
4.7	การปรับค่าตัวประกอบคุณภาพของวงจรถอดแบบขดลวดเหนี่ยวนำ.....	74
4.8	การปรับค่าอินดักแตนซ์ของวงจรถอดแบบขดลวดเหนี่ยวนำ.....	74
4.9	การเปรียบเทียบการตอบสนองของสัญญาณอินพุทกับค่า THD ที่ค่าตัวประกอบคุณภาพต่างกัน.....	75
4.10	การทดสอบความเป็นเชิงเส้นของวงจรถอดแบบขดลวดเหนี่ยวนำ.....	75
4.11	ทรานคอนดักเตอร์ที่มีความต้านทานเอาต์พุทสูง.....	76
4.12	วงจรถอดแบบขดลวดเหนี่ยวนำในรูปแบบ CG-CS โดยใช้เทคนิคโพเค็ดคาสโอด.....	77
4.13	วงจรถอดสำหรับสัญญาณขนาดเล็กของวงจรถอดในรูปแบบที่ 4.21(ก).....	77
4.14	ผลการตอบสนองทางความถี่ของขนาดและเฟสของวงจรถอดแบบขดลวดเหนี่ยวนำ.....	80
4.15	ความสัมพันธ์ระหว่างค่าอินดักแตนซ์กับค่าความต้านทานอนุกรม.....	81
4.16	ค่าตัวประกอบคุณภาพของวงจรถอดแบบขดลวดเหนี่ยวนำ.....	81
4.17	การปรับค่าตัวประกอบคุณภาพของวงจรถอดแบบขดลวดเหนี่ยวนำ.....	82
4.18	การปรับค่าอินดักแตนซ์ของวงจรถอดแบบขดลวดเหนี่ยวนำ.....	82
4.19	ความสัมพันธ์ระหว่างการตอบสนองของสัญญาณอินพุทกับค่า THD(%) ที่ค่าตัวประกอบคุณภาพที่มีค่าต่างกัน.....	83
4.20	การทดสอบความเป็นเชิงเส้นของวงจรถอดแบบขดลวดเหนี่ยวนำ.....	83
4.21	วงจรถอดแบบขดลวดเหนี่ยวนำแบบลอยตัวไม่สมมาตร.....	85
4.22	วงจรถอดแบบขดลวดเหนี่ยวนำแบบลอยตัวผลต่างสองด้านแบบสมมาตร.....	87
4.23	ผลการตอบสนองทางความถี่ของวงจรถอดแบบขดลวดเหนี่ยวนำในรูปแบบที่ 4.22(ค).....	89
4.24	ความสัมพันธ์ระหว่างอินดักแตนซ์และความต้านทานอนุกรมของวงจรถอดในรูปแบบที่ 4.22(ค).....	89
4.25	ค่าตัวประกอบคุณภาพของวงจรถอดแบบขดลวดเหนี่ยวนำของวงจรถอดในรูปแบบที่ 4.22(ค).....	90
4.26	การปรับค่าตัวประกอบคุณภาพของวงจรถอดในรูปแบบที่ 4.22(ค) โดยการปรับค่ากระแส I_3	90
4.27	วงจรถอดแบบขดลวดเหนี่ยวนำแบบคลาสเอบี.....	91
4.28	วงจรถอดแบบขดลวดเหนี่ยวนำแบบคลาสเอบีที่มีอินพุทผลต่างสองด้าน.....	92
4.29	ผลการตอบสนองทางความถี่ของวงจรถอดแบบขดลวดเหนี่ยวนำแบบคลาสเอบีอินพุทผลต่าง	

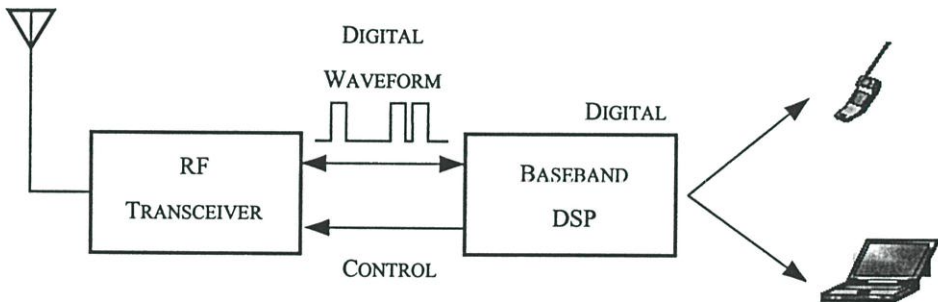
สองด้าน.....	94
4.30 การปรับค่าตัวประกอบคุณภาพของวงจรเลียนแบบขดลวดเหนี่ยวนำในรูปที่ 4.28.....	94
4.31 การเปรียบเทียบการตอบสนองของการแกว่งของสัญญาณแรงดันอินพุทกับค่า THD ที่ความถี่ 1GHz.....	95
4.32 การทดสอบความเป็นเชิงเส้นของวงจรเลียนแบบขดลวดเหนี่ยวนำในรูปที่ 4.28.....	95
5.1 วงจรกรองแถบความถี่อันดับที่ 4 แบบที่มีอินพุทผลต่างสองด้าน.....	98
5.2 ผลการตอบสนองทางความถี่ของวงจรกรองแถบความถี่ผ่าน.....	99
5.3 การปรับค่าตัวประกอบคุณภาพของวงจรกรองแถบความถี่ผ่าน.....	99
5.4 การปรับค่าความถี่กึ่งกลางของวงจรกรองแถบความถี่ผ่าน.....	100
5.5 การทดสอบความเป็นเชิงเส้นของวงจรกรองแถบความถี่ผ่าน.....	100
5.6 โครงสร้างของวงจรขยายแบบกรองแถบความถี่แบบใช้ G_m -LC.....	101
5.7 โครงสร้างของวงจรขยายแบบกรองแถบความถี่ผ่านแบบไบควอด.....	102
5.8 วงจรขยายแบบกรองแถบความถี่โดยใช้วงจรเลียนแบบขดลวดเหนี่ยวนำ.....	103
5.9 ผลการตอบสนองทางความถี่ของวงจรขยายกรองแถบความถี่ผ่าน.....	105
5.10 การปรับค่าความถี่กึ่งกลางของวงจรขยายกรองแถบความถี่ผ่าน.....	106
5.11 การทดสอบความเป็นเชิงเส้นของวงจรขยายแบบกรองแถบความถี่ผ่าน.....	106
5.12 ภาพเลเอาต์ของวงจรขยายแบบกรองความถี่ผ่านในรูปที่ 5.8.....	108
5.13 ผลการตอบสนองทางความถี่ของวงจรกรองแถบความถี่โดยใช้แบบจำลองทรานซิสเตอร์ที่ต่างกัน.....	109
5.14 โครงสร้างของวงจรกรองแถบความถี่แบบนอตช์ในวงจรรวม.....	111
5.15 วงจรสมมูลของวงจรในรูปที่ 5.12(จ).....	113
5.16 วงจรขยายแบบกรองแถบความถี่ที่มีวงจรกรองความถี่นอตช์แบบซอร์ส-ดีเจนเนเรชั่น.....	117
5.17 การปรับค่าความถี่ของนอตช์.....	118
5.18 การปรับค่าตัวประกอบคุณภาพของของวงจรกรองแถบความถี่ผ่าน.....	118
5.19 วงจรขยายแบบกรองแถบความถี่ที่มีวงจรกรองความถี่แบบนอตช์แบบบริดจ์-ที.....	119
5.20 การปรับค่าความถี่ของนอตช์โดยความต้านทาน R_x	120

บทที่ 1

บทนำ

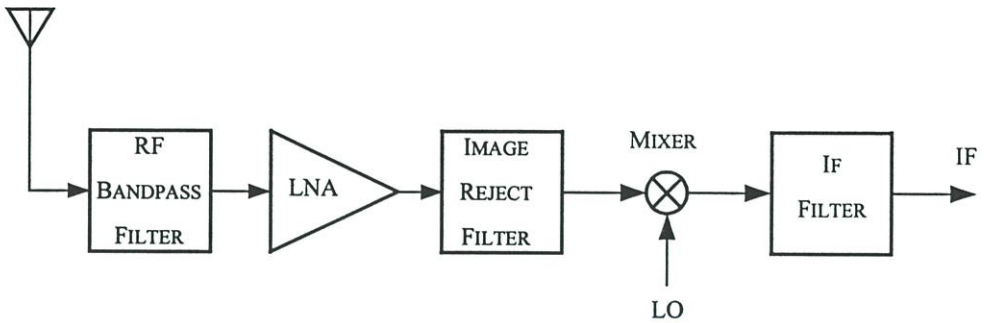
1.1 ความเป็นมาและความสำคัญของปัญหา

ปัจจุบันในอุตสาหกรรมที่เกี่ยวข้องของระบบการสื่อสารแบบไร้สาย มีการขยายตัวอย่างรวดเร็ว ความต้องการที่จะมีสินค้าที่มีต้นทุนการผลิตต่ำ มีขนาดเล็ก มีน้ำหนักเบาและการใช้กำลังงานที่ต่ำ ซึ่งจะทำให้ลดพลังงานของแบตเตอรี่และทำให้ระบบมีอายุในการทำงานที่นานขึ้น [1]-[2] ในระบบเครื่องรับ-ส่งสัญญาณแบบไร้สาย ซึ่งจะประกอบไปด้วยส่วนของอนาล็อก :RF Transceiver และส่วนของดิจิทัล : Baseband DSP ดังรูปที่ 1.1 ซึ่งโดยปกติแล้วในปัจจุบันในส่วนของระบบประมวลสัญญาณจะถูกสร้างโดยใช้เทคโนโลยีซีมอส (CMOS : Complementary-Metal-Oxide-Semiconductor) ซึ่งเป็นเทคโนโลยีที่นิยมที่ถูกเลือกใช้อย่างมากเนื่องจากสามารถบรรจุวงจรมาก ต้นทุนการผลิตต่ำเมื่อเปรียบเทียบกับการใช้เทคโนโลยี Si Bipolar BICMOS Ga-As (Gallium-Arsenide) และอุปกรณ์ที่มีสารเจือ III-V



รูปที่ 1.1 ระบบการสื่อสารแบบไร้สาย

เมื่อพิจารณาในส่วนทางด้านอนาล็อกในเครื่องรับสัญญาณแบบไร้สาย โดยปกติแล้วจะใช้โครงสร้างซูเปอร์เฮเทอโรไดน์ (superheterodyne) ดังรูปที่ 1.2 ซึ่งประกอบด้วยวงจรกรองแถบความถี่วิทยุและไอเอฟ (RF/IF) วงจรขยายที่สัญญาณรบกวนต่ำ (Low Noise Amplifier: LNA) วงจรกำเนิดความถี่ (Oscillator) วงจรกรองแถบความถี่หยุด (Image Rejection Filter) และมิกเซอร์ ในส่วนของวงจรกรองแถบความถี่วิทยุและไอเอฟ (RF/IF) และวงจรกรองแถบความถี่หยุด มีความจำเป็นต้องใช้ขดลวดเหนี่ยวนำที่มีค่าตัวประกอบคุณภาพสูง (Quality Factor:Q) สำหรับสร้างเป็นวงจรเรโซเนเตอร์ เพื่อใช้ในการเลือกช่องและแถบความถี่สูงผ่านและกำจัดแถบความถี่ ตามลำดับ ดังนั้นขดลวดเหนี่ยวนำแบบในชิพ (On-chip) ที่มีค่าอินดักแตนซ์และค่าตัวประกอบคุณภาพสูง จึงมีบทบาทสำคัญในเครื่องรับ-ส่งสัญญาณแบบไร้สาย [3]-[5]



รูปที่ 1.2 โครงสร้างของเครื่องรับแบบซูเปอร์เฮเทอโรไดน์

อย่างไรก็ตามการใช้ตัวเหนี่ยวนำแบบเวียนกันหอยมีข้อเสียคือมีค่าอินดักแตนซ์ต่อพื้นที่และค่าตัวประกอบคุณภาพต่ำเนื่องจากผลของค่าความสูญเสียที่เกิดจากโลหะและฐานรอง (Substrate) อีกทั้งยังมีข้อจำกัดในเรื่องของขนาดของพื้นที่และการปรับค่าอินดักแตนซ์ ซึ่งจะทำให้วงจรมีขนาดใหญ่และต้นทุนการผลิตสูง ส่งผลทำให้ไม่สอดคล้องกับแนวโน้มในอุตสาหกรรมของระบบการสื่อสารแบบไร้สายในปัจจุบัน

ในปัจจุบันได้มีการนำเสนอสร้างวงจรกรองแถบความถี่วิทยุและไอเอฟ (RF/IF) ที่มีค่าตัวประกอบคุณภาพสูง [6]-[8] และวงจรกรองแถบความถี่หยุด (Image-Rejection Filter) [9]-[11] และใช้ส่วนของวงจรแอคทีฟมาชดเชยค่าตัวประกอบคุณภาพให้สูงขึ้น แต่อย่างไรผลที่ตามมาก็คือจะทำให้วงจรมีสัญญาณรบกวน ความไม่เป็นเชิงเส้นและการกินกำลังงานที่เพิ่มขึ้นด้วย นอกจากนี้ยังพบการนำตัวเหนี่ยวนำแบบในชิปไปใช้งานในส่วนวงจรกำเนิดความถี่และ LNA [12]-[14]

เมื่อไม่นานมานี้ มีการนำเสนองจรเลียนแบบเป็นขดลวดเหนี่ยวนำโดยใช้ทรานซิสเตอร์แบบซีมอส [15] หรือที่เราเรียกว่าแอคทีฟอินดักเตอร์ (Active Inductor) โดยวงจรดังกล่าวมีอินพุทอิมพีแดนซ์ที่มีคุณลักษณะทางความถี่เหมือนกับขดลวดเหนี่ยวนำ แต่อย่างไรก็ตามวงจรดังกล่าวยังมีคุณสมบัติบางประการในเรื่องของพิสัยพลวัต (Dynamic Range) ตัวประกอบคุณภาพและแหล่งจ่ายแรงดัน ซึ่งยังไม่เพียงพอสำหรับการนำใช้งานที่ความถี่สูง ในปัจจุบันวงจรถเลียนแบบขดลวดเหนี่ยวนำเป็นหัวข้อในงานวิจัยและมีการพัฒนาอย่างต่อเนื่อง เนื่องจากข้อดีของมันคือสามารถให้ค่าอินดักแตนซ์ และค่าตัวประกอบคุณภาพสูง สามารถปรับค่าอินดักแตนซ์และตัวประกอบคุณภาพได้และที่สำคัญคือใช้พื้นที่ขนาดเล็กเมื่อเปรียบเทียบกับตัวเหนี่ยวนำแบบในชิป แต่อย่างไรก็ตาม วงจรดังกล่าวมีข้อเสียคือสัญญาณรบกวนและความไม่เป็นเชิงเส้น เนื่องจากวงจรดังกล่าวถูกสร้างด้วยทรานซิสเตอร์ แต่อย่างไรก็ตามการใช้ทรานซิสเตอร์แบบซีมอสสามารถสร้างได้ง่ายและเป็นเทคโนโลยีเดียวกันกับในส่วนของดิจิทัล อีกทั้งในอุตสาหกรรมทางด้านวงจรรวมในระบบสื่อสารจะมีแนวโน้มที่จะใช้เทคโนโลยีซีมอสซึ่งทำให้ขนาดของทรานซิสเตอร์ลดลงและพยายามกำจัดอุปกรณ์แบบพาสซีฟที่อยู่นอกชิป (off-chip) เพื่อรวบรวมวงจรต่างๆให้อยู่ในชิปเดียวกันและด้วยความมุ่งหวังที่ทำให้วงจรในส่วนของอนาล็อกและดิจิทัลให้อยู่ในชิปเดียวกัน

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

จุดมุ่งหมายของการศึกษางานในวิทยานิพนธ์เล่มนี้คือ เพื่อศึกษา วิจัยและค้นคว้าเกี่ยวกับวิธีการสร้างของวงจรเลียนแบบขดลวดเหนี่ยวนำที่ใช้ทรานซิสเตอร์แบบซีมอส โดยมีโครงสร้างของวงจรที่เหมาะสมสำหรับนำไปใช้งานที่แหล่งจ่ายแรงดันต่ำ คุณสมบัติที่สำคัญสำหรับการออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำคือ ค่าตัวประกอบคุณภาพสูง สามารถปรับค่าได้และมีพิสัยพลวัตกว้าง

รวมไปถึงนำเสนอตัวอย่างวิธีการใช้งานของวงจรเลียนแบบขดลวดเหนี่ยวนำ โดยการนำไปสร้างวงจรรขยายแบบกรองแถบความถี่ผ่านและแถบความถี่หยุด ซึ่งวงจรดังกล่าวนี้เป็นส่วนหนึ่งของภาคแรกในเครื่องรับสัญญาณแบบไร้สายในระบบ GSM และ DECT

1.3 ทฤษฎีและแนวคิดที่ใช้ในงานวิจัย

จากการศึกษาในรายงานของวารสารต่างๆในช่วง 30 ปีที่ผ่านมา พบว่าวงจรเลียนแบบขดลวดเหนี่ยวนำจะถูกสร้างโดยอาศัยโครงสร้างของไจเรเตอร์-ซี ซึ่งแนวคิดของโครงสร้างนี้ถูกเลือกใช้ในวงจรเลียนแบบตัวเหนี่ยวนำในงานวิทยานิพนธ์นี้ อย่างไรก็ตามการพิจารณาผลของตัวเก็บประจุที่แอบแฝงและเอาต์พุตคอนดักแตนซ์ของทรานซิสเตอร์เป็นสิ่งสำคัญเนื่องจากคุณสมบัติดังกล่าวจะมีผลกระทบต่อคุณสมบัติโดยตรงของวงจรเลียนแบบขดลวดเหนี่ยวนำที่ความถี่สูง ดังนั้นการออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำที่ใช้จำนวนทรานซิสเตอร์ที่น้อย จะส่งผลทำให้โครงสร้างของไจเรเตอร์-ซี สามารถทำงานที่ความถี่สูงมากถึง f_T ของทรานซิสเตอร์

เทคนิคในการปรับปรุงคุณสมบัติของวงจรเลียนแบบขดลวดเหนี่ยวนำถูกศึกษาและค้นคว้าจากหนังสือและรายงานในวารสารต่างประเทศ ซึ่งเทคนิคเหล่านี้มีประโยชน์ที่ช่วยปรับปรุงคุณลักษณะของวงจรเลียนแบบตัวเหนี่ยวนำให้ดีขึ้น

1.4 รายละเอียดของวิทยานิพนธ์

ในเนื้อหาของวิทยานิพนธ์เล่มนี้ ประกอบด้วย 6 บทและ 6 ภาคผนวก โดยรายละเอียดของวิทยานิพนธ์มีดังนี้

บทที่ 2 กล่าวถึงคุณลักษณะและคุณสมบัติของขดลวดเหนี่ยวนำที่ถูกใช้ในวงจรรวม หลักการทั่วไปในการเลียนแบบขดลวดเหนี่ยวนำ วงจรเลียนแบบขดลวดเหนี่ยวนำที่ใช้โครงสร้างของไจเรเตอร์-ซีและใช้ผลตัวเก็บประจุที่แอบแฝงในทรานซิสเตอร์ โดยเฉพาะในส่วนของไจเรเตอร์จะถูกกล่าวถึงวิธีการสร้างไจเรเตอร์ ความไม่เป็นอุดมคติ รวมไปถึงงานวิจัยที่เกี่ยวข้องกับวงจรเลียนแบบขดลวดเหนี่ยวนำแบบต่างๆที่ถูกนำเสนอมาก่อนหน้านี้

บทที่ 3 กล่าวถึงวิธีการและการออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำในย่านความถี่สูงโดยใช้โครงสร้างของไจเรเตอร์-ซีในเทคโนโลยีซีมอส นับตั้งแต่ปี ค.ศ. 1991 เป็นต้นมามีผลงานวิจัยที่นำเสนอเกี่ยวกับวงจรเลียนแบบขดลวดเหนี่ยวนำที่ใช้ทรานซิสเตอร์แบบซีมอส ในบทนี้จะนำเสนอถึงการวิเคราะห์ห้วงจรเลียนแบบขดลวดเหนี่ยวนำดังกล่าวและพิจารณาคุณสมบัติในเรื่องของตัวประกอบคุณภาพและความต้องการใช้แหล่งจ่ายแรงดันต่ำสุด

บทที่ 4 กล่าวถึงวงจรเลียนแบบขดลวดเหนี่ยวนำที่นำเสนอในงานวิทยานิพนธ์เล่มนี้ ซึ่งจะประกอบด้วยวงจรเลียนแบบขดลวดเหนี่ยวนำแบบเทียบกราวด์และแบบลอยตัวที่ใช้ทรานซิสเตอร์แบบซีมอส และจะกล่าวถึงวิธีการปรับปรุงคุณสมบัติพัสพวัตต์ให้มีค่ากว้างขึ้นโดยใช้โครงสร้างอินพุตผลต่างสองด้านและแบบคลาสเอบี ผลการจำลองการทำงานเพื่อแสดงคุณสมบัติของวงจรที่นำเสนอจะใช้โปรแกรม HSPICE ในการวิเคราะห์โดยใช้แบบจำลองการทำงาน BSIM3V3 เทคโนโลยีซีมอส $0.35\mu\text{m}$ และส่วนสุดท้ายของบทนี้จะกล่าวถึงบทสรุปต่อไป

บทที่ 5 กล่าวถึงการประยุกต์ใช้งานของวงจรเลียนแบบขดลวดเหนี่ยวนำ กล่าวถึงวิธีการสร้างวงจรขยายแบบกรองแถบความถี่ผ่านและแถบความถี่หยุด โดยใช้วงจรเลียนแบบขดลวดเหนี่ยวนำ ทั้งนี้เพื่อแสดงศักยภาพของวงจรเลียนแบบขดลวดเหนี่ยวนำที่นำเสนอในวิทยานิพนธ์นี้ และกล่าวถึงวิธีการที่เหมาะสมในการสร้างวงจรขยายแบบกรองแถบความถี่ที่มีวงจรกรองแถบความถี่แบบนอกรีตโดยใช้วงจรเลียนแบบขดลวดเหนี่ยวนำ

บทที่ 6 เป็นบทสุดท้ายซึ่งกล่าวสรุปงานของวิทยานิพนธ์เล่มนี้และกล่าวถึงข้อเสนอแนะแนวทางในการพัฒนาวงจรต่อไป

บทที่ 2

วงจรเลียนแบบขดลวดเหนี่ยวนำในวงจรรวม

2.1 คำนำ

ขดลวดเหนี่ยวนำเป็นอุปกรณ์พื้นฐานที่สำคัญในงานของเครื่องรับ-ส่งสัญญาณแบบไร้สาย ซึ่งถูกนำไปใช้ในการสร้างวงจรเรโซเนเตอร์ [16] การใช้ขดลวดเหนี่ยวนำแบบเวียนกันหอยแบบในชิปมีข้อดีในเรื่องของเสถียรภาพและสัญญาณรบกวน แต่อย่างไรก็ตามข้อจำกัดของการใช้ขดลวดเหนี่ยวนำแบบนี้คือมีค่าตัวประกอบคุณภาพต่ำ ใช้พื้นที่ขนาดใหญ่ การแทนที่วงจรเลียนแบบขดลวดเหนี่ยวนำ (Active Inductor) ในตัวเหนี่ยวนำแบบพาสซีฟเป็นบทบาทใหม่ที่สำคัญสำหรับงานในเครื่องรับ-ส่งสัญญาณแบบไร้สาย เนื่องจากข้อดีของมันคือสามารถสร้างเป็นวงจรรวมได้ มีขนาดเล็ก สามารถมีค่าตัวประกอบคุณภาพสูงและปรับค่าอินดักแตนซ์ได้ วิทยนาการของงานวิจัยที่เกี่ยวข้องกับการเลียนแบบขดลวดเหนี่ยวนำเริ่มตั้งแต่ปี ค.ศ. 1950 เป็นต้นมา ในวิทยานิพนธ์นี้จะศึกษาถึงงานวิจัยที่เกี่ยวข้องกับการเลียนแบบขดลวดเหนี่ยวนำทั้งหมด โดยรายละเอียดของบทที่ 2 มีดังต่อไปนี้

หัวข้อที่ 2.2 กล่าวถึงคุณลักษณะของตัวเหนี่ยวนำในย่านความถี่สูง และอธิบายถึงวงจรสมมูลของตัวเหนี่ยวนำที่ใช้ในวงจรรวม ส่วนที่ 2.3 จะกล่าวถึงขดลวดเหนี่ยวนำแบบเวียนกันหอยที่ใช้ในวงจรรวมและจะกล่าวถึงประวัติความเป็นมาของตัวเหนี่ยวนำแบบเวียนกันหอยในเทคโนโลยีซิลิกอน ในหัวข้อที่ 2.4 กล่าวถึงหลักการทั่วไปสำหรับการออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำ หัวข้อ 2.5 และ 2.6 จะกล่าวถึงการเลียนแบบขดลวดเหนี่ยวนำโดยใช้โครงสร้างของไจเรเตอร์-ซี และการใช้ผลของตัวเก็บประจุแอมแปงในตัวทรานซิสเตอร์ ตามลำดับ และส่วนสุดท้ายกล่าวถึงคุณสมบัติพิเศษพลวัตของวงจรเลียนแบบขดลวดเหนี่ยวนำ

2.2 ขดลวดเหนี่ยวนำ

ในรูปที่ 2.1 แสดงสัญลักษณ์ของขดลวดเหนี่ยวนำ อิมพีแดนซ์ของขดลวดเหนี่ยวนำในอุดมคติสามารถเขียนได้ว่า

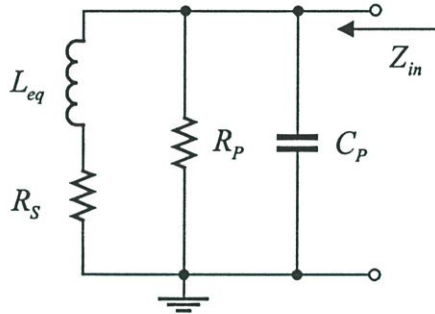
$$Z_L = j\omega L \quad (2.1)$$

โดยที่ L คือค่าอินดักแตนซ์ มีหน่วยเป็นเฮนรี (Henrys) ใช้สัญลักษณ์ H ในอุดมคติอิมพีแดนซ์ของขดลวดเหนี่ยวนำจะเพิ่มขึ้นเป็นเชิงเส้นกับความถี่ ω และมุมเฟสของแรงดันที่ตกคร่อมตัวเหนี่ยวนำจะนำหน้ามุมเฟสของกระแสอยู่ 90 องศา ขดลวดเหนี่ยวนำในวงจรรวมจะมีผลของความต้านทานและตัวเก็บประจุแอมแปง ดังนั้นจะทำให้คุณลักษณะของตัวเหนี่ยวนำมีข้อจำกัดใน

เรื่องของค่าอินดักแตนซ์ ตัวประกอบคุณภาพและการตอบสนองทางความถี่ ในทางปฏิบัติขดลวดเหนี่ยวนำในวงจรรวมถูกจำลองแทนเป็นวงจรสมมูลแบบพาสซีฟดังในรูปที่ 2.2 โดยที่ L_{eq} คือตัวเหนี่ยวนำในอุดมคติ R_s คือความต้านทานที่แอบแฝงแบบอนุกรม R_p ความต้านทานที่แอบแฝงในลักษณะขนานและ C_p ตัวเก็บประจุแอบแฝงในลักษณะขนาน



รูปที่ 2.1 สัญลักษณ์ของขดลวดเหนี่ยวนำ



รูปที่ 2.2 วงจรสมมูลของขดลวดเหนี่ยวนำในทางปฏิบัติ

อินพุทอิมพีแดนซ์ของวงจรในรูปที่ 2.2 มีค่าเท่ากับ

$$Z_{in}(s) = \frac{\frac{1}{C_p} \left(s + \frac{R_s}{L_{eq}} \right)}{s^2 + s \left(\frac{1}{R_p C_p} + \frac{R_s}{L_{eq}} \right) + \left(1 + \frac{R_s}{R_p} \right) \frac{1}{L_{eq} C_p}} \quad (2.2)$$

ฟังก์ชันถ่ายโอนของ $Z_{in}(s)$ คือวงจรเรโซแนนซ์อันดับที่ 2 ที่มีความถี่กึ่งกลาง ω_o และแบนด์วิดท์ ω_o/Q_o ดังสมการที่ (2.3)

$$\omega_o = \sqrt{\left(1 + \frac{R_s}{R_p} \right) \frac{1}{L_{eq} C_p}} \quad (2.3ก)$$

$$\frac{\omega_o}{Q_o} = \frac{1}{R_p C_p} + \frac{R_s}{L_{eq}} \quad (2.3ข)$$

ซึ่งโดยปกติแล้วขดลวดเหนี่ยวนำแบบที่ใกล้เคียงกับอุดมคติจะสมมติให้ $R_p \gg R_s$ ดังนั้นสมการที่ (2.3ก) เขียนใหม่ได้ว่า

$$\omega_o \approx \sqrt{\frac{1}{L_{eq}C_p}} = \omega_{SR} \quad (2.4)$$

โดยที่ค่า ω_o ถูกกำหนดให้เป็นความถี่เรโซแนนซ์ ω_{SR} ของขดลวดเหนี่ยวนำ เมื่อพิจารณาในส่วนจริงและส่วนจินตภาพของสมการที่ (2.2) จะได้ว่า

$$\begin{aligned} \text{Im}(Z_{in}) &= \omega \frac{R_p^2}{(R_s + R_p)^2} \left[\frac{L_{eq} - R_s^2 C_p - \omega^2 C_p L_{eq}^2}{\left(1 - \omega^2 \frac{C_p R_p L_{eq}}{R_s + R_p}\right)^2 + \omega^2 \left(\frac{L_{eq} + R_s C_p R_p}{R_s + R_p}\right)^2} \right] \\ &= \omega \cdot L \end{aligned} \quad (2.5ก)$$

$$\begin{aligned} \text{Re}(Z_{in}) &= \frac{R_p}{(R_s + R_p)} \frac{R_s + \omega^2 \frac{L_{eq}^2}{R_s + R_p}}{\left(1 - \frac{\omega^2 C_p R_p L_{eq}}{(R_s + R_p)}\right)^2 + \omega^2 \left(\frac{L_{eq} + C_p R_p R_s}{R_s + R_p}\right)^2} \\ &= R \end{aligned} \quad (2.5ข)$$

จากสมการที่ (2.5) แสดงให้เห็นว่าอินพุทอิมพีแดนซ์ Z_{in} ของวงจรในรูปที่ 2.2 สามารถแทนให้อยู่ในรูปของตัวเหนี่ยวนำ (L) อนุกรมกับค่าความต้านทาน (R) (ไม่ต้องกร) และเมื่อพิจารณาสมการที่ (2.5) ที่ความถี่ต่ำ $\omega \ll \omega_{SR}$ จะได้ว่า (สมมติให้ $R_p \gg R_s$)

$$R = R_s \quad (2.6ก)$$

$$L = L_{eq} - R_s^2 C_p \quad (2.6ข)$$

ถ้าเราพิจารณาค่าตัวประกอบคุณภาพของขดลวดเหนี่ยวนำซึ่งมีนิยามว่า

$$Q_L(\omega) \cong \frac{\text{Im}[Z_{in}(j\omega)]}{\text{Re}[Z_{in}(j\omega)]} \quad (2.7)$$

ซึ่ง $\text{Re}[Z_{in}(j\omega)]$ และ $\text{Im}[Z_{in}(j\omega)]$ คือส่วนจริงและส่วนของจินตภาพของขดลวดเหนี่ยวนำคั้งนั้นจากนิยามของค่าตัวประกอบคุณภาพในสมการที่ (2.7) ค่าตัวประกอบคุณภาพของขดลวดเหนี่ยวนำที่ถูกแทนในวงจรสมมูลแบบพาสซีฟมีค่าเท่ากับ

$$Q_L(\omega) = \omega \frac{R_p}{(R_p + R_s)} \frac{(L_{eq} - R_s^2 C_p - \omega^2 C_p L_{eq}^2)}{\left(R_s + \omega^2 \frac{L_{eq}^2}{R_s + R_p}\right)} \quad (2.8)$$

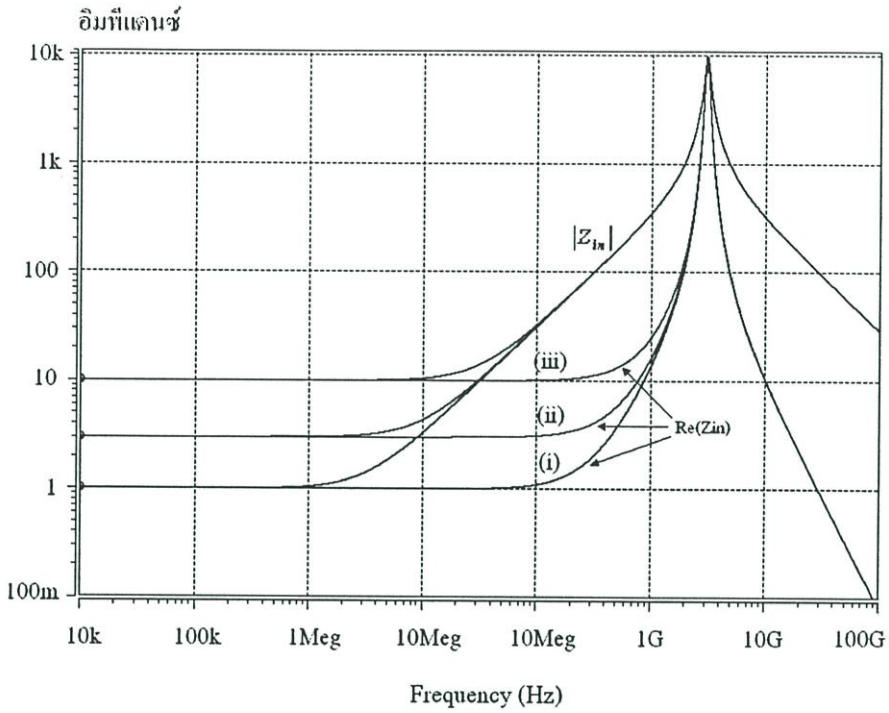
จากสมการที่ (2.8) แสดงให้เห็นว่าค่าตัวประกอบคุณภาพของวงจรจะมีค่าขึ้นอยู่กับความถี่กับค่าความต้านทาน R_s และ R_p ดังนั้นเราสามารถหาค่าความถี่ ω_{max} ที่ทำให้ค่าตัวประกอบคุณภาพมีค่าสูงสุด Q_{max} ได้จากสมการที่ (2.8) ได้ดังนี้

$$Q_{max} \approx \frac{1}{\frac{R_s}{R_p} \sqrt{1 + \frac{R_p}{R_s}}} \left(\frac{1 - \frac{C_p R_s^2}{L_{eq}}}{1 + \frac{1}{C_p}} \right) \quad (2.9ก)$$

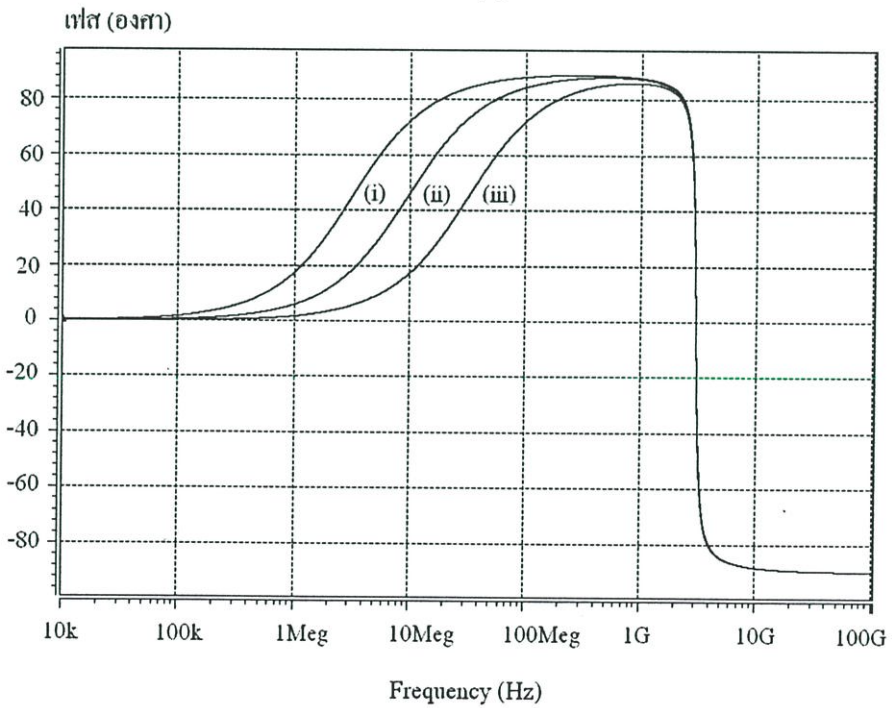
$$\omega_{max} \approx \frac{R_s}{L_{eq}} \sqrt{1 + \frac{R_p}{R_s}} \quad (2.9ข)$$

ผลการตอบสนองทางความถี่ของตัวเหนี่ยวนำในทางปฏิบัติในรูปที่ 2.2 สามารถจำลองการทำงานโดยใช้โปรแกรม HSPICE [17] กำหนดให้ $L_{eq}=50\text{nH}$ $C_p=0.055\text{pF}$ $R_p=10\text{k}\Omega$ และเปลี่ยนค่า R_s จาก 1 ถึง 10 Ω แสดงเห็นว่าค่าความต้านทาน R_s มีผลกระทบต่อค่าความต้านทาน R ของขดลวดเหนี่ยวนำที่ความถี่ต่ำ ($\omega \ll \omega_{SR}$) และกรณีที่ค่า R_s มีค่าต่ำจะทำให้เบนควิคร์และมุมเฟสของการตอบสนองทางความถี่ของตัวเหนี่ยวนำกว้างขึ้นดูในรูปที่ 2.3(ก)และ(ข) สำหรับผลการทดลองในรูปที่ 2.4 เป็นการกำหนดให้ค่าอินดักแตนซ์ $L_{eq}=50\text{nH}$ $C_p=0.055\text{pF}$ $R_s=1\Omega$ และเปลี่ยนค่า R_p จาก 1 ถึง 100 $\text{k}\Omega$ ในรูปที่ 2.4(ก)และ(ข) แสดงให้เห็นว่าค่าความต้านทาน R_p มีผลกระทบต่อค่าความต้านทาน R ของขดลวดเหนี่ยวนำที่บริเวณใกล้กับความถี่เรโซแนนซ์ ($\omega < \omega_{SR}$) ในรูปที่ 2.5 เป็นความสัมพันธ์ของค่าอินดักแตนซ์ L และความต้านทาน R กับความถี่ และในรูปที่ 2.6 เป็นความสัมพันธ์ของค่า Q_L ของตัวเหนี่ยวนำกับความถี่ ซึ่งผลการทดลองในรูปที่ 2.5 และ 2.6 ถูกกำหนดให้ $L_{eq}=50\text{nH}$ $C_p=0.055\text{pF}$ $R_p=10\text{k}\Omega$ และ $R_s=1\Omega$ (ความถี่เรโซแนนซ์เท่ากับ 3GHz)

จากผลการทดลองที่กล่าวมาทั้งหมดนี้จะเห็นได้ว่าคุณสมบัติของการตอบสนองทางความถี่ดังกล่าวสอดคล้องกับสมการที่ถูกวิเคราะห์ไว้ข้างต้น

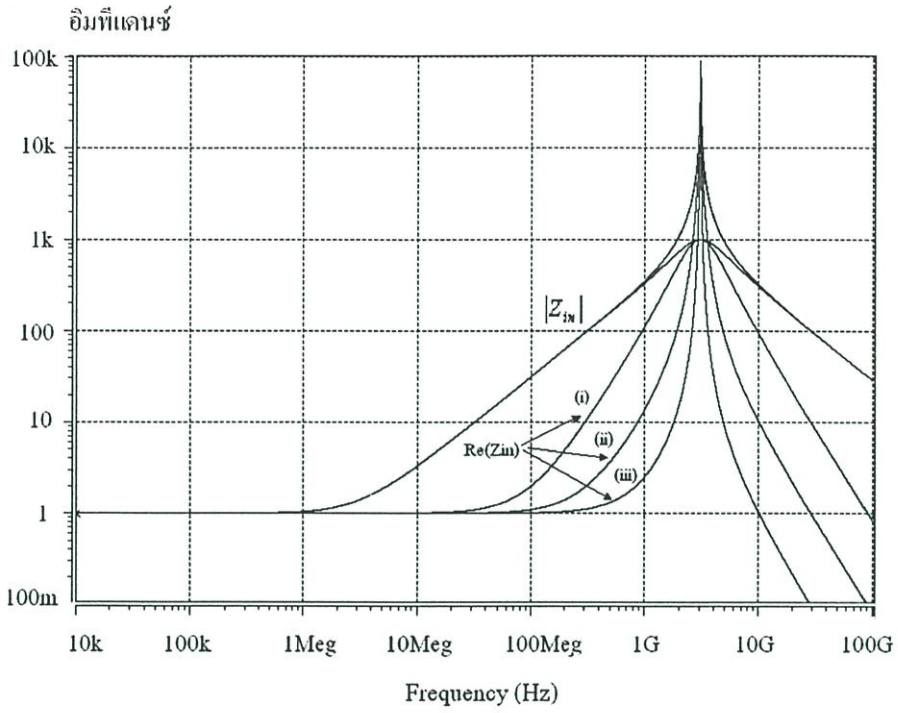


(ก)

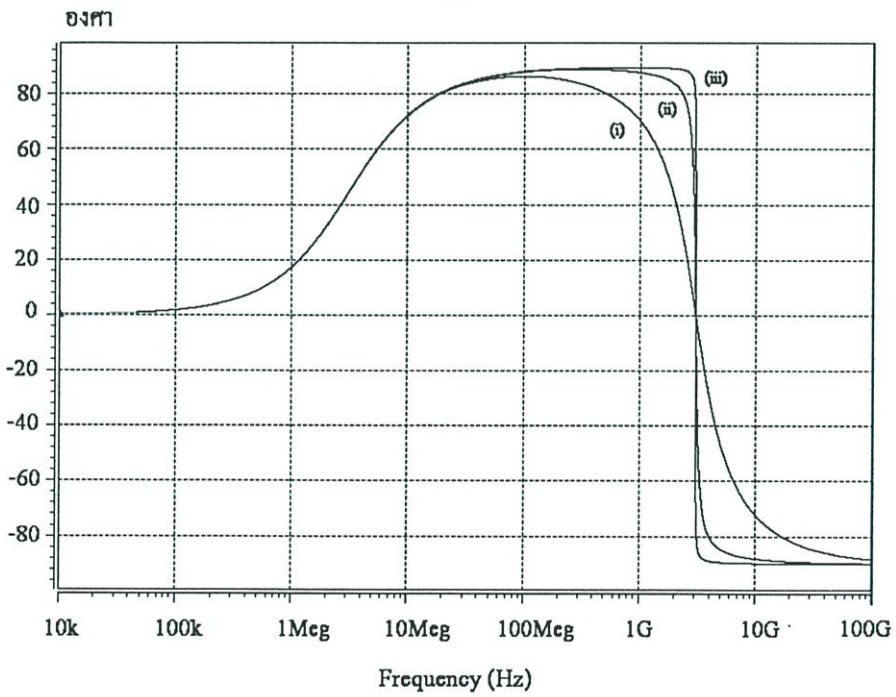


(ข)

รูปที่ 2.3 ผลการตอบสนองทางความถี่ของขดลวดเหนี่ยวนำในทางปฏิบัติ ก) ขนาด ข) มุมเฟส ความต้านทาน $R_p=10\text{k}\Omega$ โดยที่ R_s คือ (i) 1Ω (ii) 3Ω (iii) 10Ω

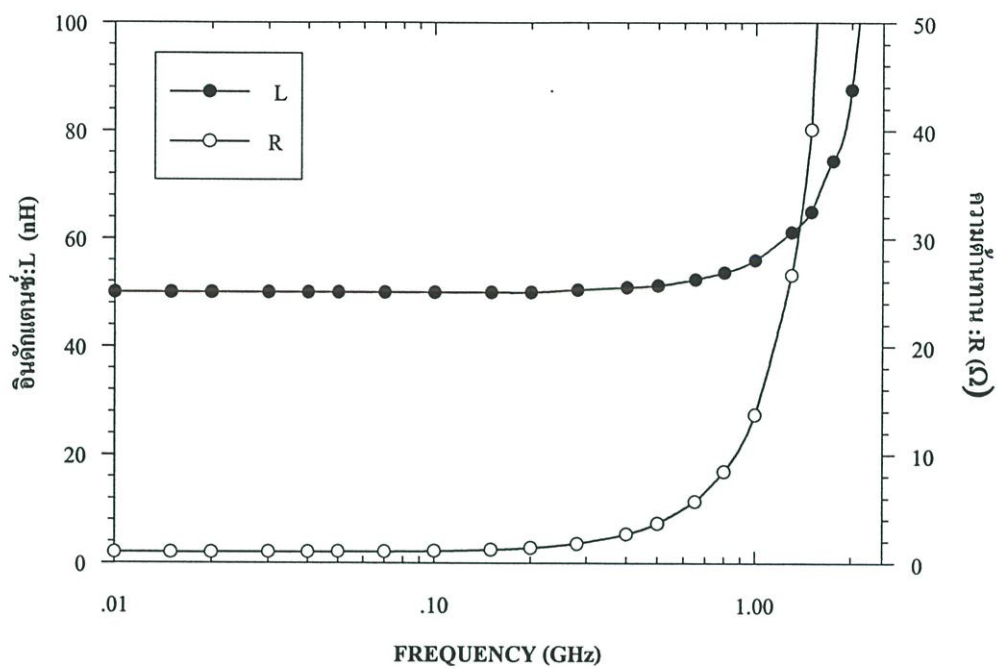


(ก)

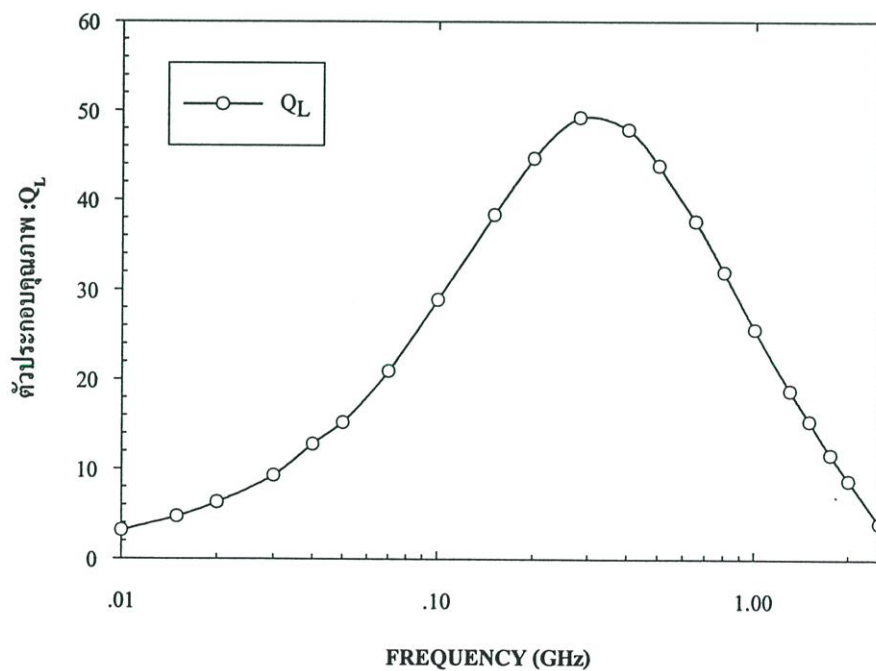


(ข)

รูปที่ 2.4 ผลการตอบสนองทางความถี่ของขดลวดเหนี่ยวนำในทางปฏิบัติ (ก) ขนาด (ข) มุมเฟส ความต้านทาน $R_s=1\Omega$ โดยที่ R_p คือ (i) $1k\Omega$ (ii) $10k\Omega$ (iii) $100k\Omega$



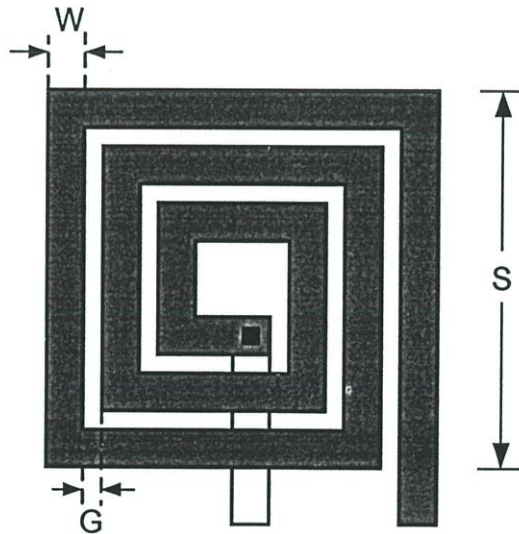
รูปที่ 2.5 ค่าอินดักแตนซ์และความต้านทานของขดลวดเหนี่ยวนำในทางปฏิบัติ



รูปที่ 2.6 ค่าตัวประกอบคุณภาพของขดลวดเหนี่ยวนำในทางปฏิบัติ

2.3 ขดลวดเหนี่ยวนำในวงจรรวมแบบเวียนกันหอย

การสร้างขดลวดเหนี่ยวนำแบบเวียนกันหอย (spiral inductor) ในเทคโนโลยีซิลิกอนเป็นหัวข้อที่มีการสนใจในการศึกษาและการพัฒนา พารามิเตอร์ที่สำคัญของตัวเหนี่ยวนำแบบในชิปคือค่าอินดักแตนซ์ ค่าตัวประกอบคุณภาพ ความถี่ f_{SR} ขนาดของพื้นที่ การเลเอาท์ (layout) และคุณสมบัติของเทคโนโลยีที่ใช้ ค่าตัวประกอบคุณภาพของขดลวดเหนี่ยวนำเป็นตัวกำหนดคุณสมบัติของวงจรรزون ความถี่วิทยุตัวอย่างเช่น อัตราส่วนของอัตราขยายต่อกำลังงานของ LNA การใช้ตัวเหนี่ยวนำที่มีค่าตัวประกอบคุณภาพสูงจะทำให้การกินกำลังงานต่ำกว่าและในส่วนของวงจรรزون VCO มีการใช้ขดลวดเหนี่ยวนำแบบในชิป โดยที่ค่าตัวประกอบคุณภาพของวงจรรزونเฟสเนตเตอร์เป็นตัวกำหนด phase noise ซึ่งส่วนใหญ่แล้วเกิดจากค่าตัวประกอบคุณภาพของตัวเหนี่ยวนำ โดยปกติแล้วขดลวดเหนี่ยวนำจะถูกสร้างโดยใช้โครงสร้างแบบเวียนกันหอยดังในรูปที่ 2.7



รูปที่ 2.7 ขดลวดเหนี่ยวนำแบบเวียนกันหอย

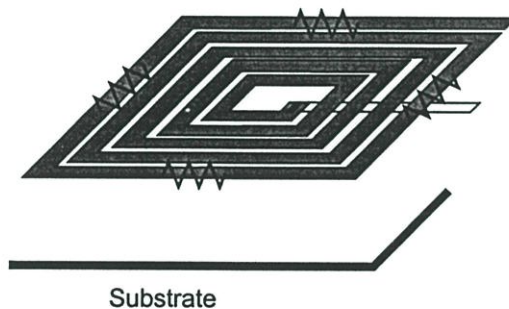
โดยที่ W คือความกว้างของสายโลหะ

G คือระยะห่างของสายโลหะ

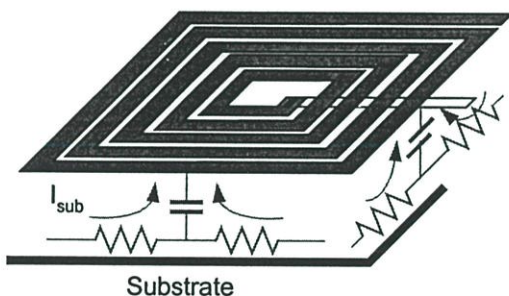
S คือความยาวของสายโลหะ

ค่าอินดักแตนซ์เกิดจากการใช้หลักการของการเหนี่ยวนำตัวเอง (self-inductance) ของสายและการเหนี่ยวนำร่วม (mutual-inductance) ระหว่างคู่ของสาย การรวบรวมสูตรและตารางการคำนวณค่าอินดักแตนซ์ถูกสรุปไว้โดย Grover [18] จากพื้นฐานของสูตรของ Grover นาย Greenhouse ได้พัฒนาลำดับขั้นตอนสำหรับการคำนวณค่าอินดักแตนซ์ของขดลวดเหนี่ยวนำแบบเวียนกันหอยสี่เหลี่ยม 2 มิติ [19]

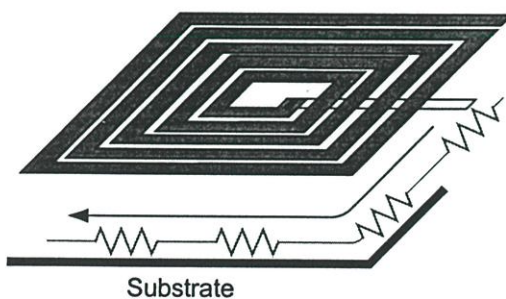
ค่าความสูญเสีย (ความต้านทาน) ของขดลวดเหนี่ยวนำเกิดขึ้นในวงจรรวมโดยมีปัจจัย 3 อย่าง ดังรูปที่ 2.8 ปัจจัยแรกคือความต้านทานของโลหะ ปัจจัยที่สองคือการเชื่อมต่อโดยตัวเก็บประจุแผ่น (capacitive coupling) กับฐานรองและสุดท้ายเป็นผลของการเชื่อมต่อของสนามแม่เหล็ก (magnetic coupling) กับฐานรอง ผลกระทบในข้อ 2 และ 3 เป็นข้อจำกัดของค่าตัวประกอบคุณภาพของตัวเหนี่ยวนำที่ความถี่สูง [20]



(ก)



(ข)



(ค)

รูปที่ 2.8 ขดลวดเหนี่ยวนำแบบเวียนกันหอยที่สร้างในวงจรรวม

ประวัติความเป็นมาของขดลวดเหนี่ยวนำแบบเวียนกันหอยในเทคโนโลยีซิลิกอน

ขดลวดเหนี่ยวนำแบบเวียนกันหอยมีการศึกษาและวิจัยตั้งแต่ปี ค.ศ. 1960 แต่ในขณะนั้นถูกลดความเห็นว่ายังไม่เหมาะสมสำหรับการสร้างตัวเหนี่ยวนำบนเทคโนโลยีซิลิกอน [21] จนกระทั่งในปี ค.ศ. 1990 นาย Nguyen และ Meyer สร้างขดลวดเหนี่ยวนำแบบเวียนกันหอยโดยใช้เทคโนโลยีของซิลิกอน [22] และถูกนำไปใช้ในวงจรกรองความถี่ต่ำผ่าน วงจรขยายแถบความถี่ย่านวิทยุผ่าน [6] และ VCO [23] ขดลวดเหนี่ยวนำที่นำเสนอนี้มีค่าอินดักแตนซ์เท่ากับ 1.9nH และ 9.7nH ที่ความถี่ f_{SR} เท่ากับ 9.7 และ 2.47 GHz ตามลำดับ อย่างไรก็ตาม ขดลวดเหนี่ยวนำที่นำเสนอนี้มีค่าตัวประกอบคุณภาพต่ำ ซึ่งในเวลาต่อมาได้มีการนำเสนอวิธีปรับปรุงค่าตัวประกอบคุณภาพโดยใช้วงจรแอกทีฟในการชดเชย [24-25]

ปี ค.ศ. 1993 นาย Chang และคณะ นำเสนอขดลวดเหนี่ยวนำแบบ suspended [26] ในเทคโนโลยีของซิลิกอน โดยใช้หลักการของการชดเชยเอาฐานรองที่อยู่ใต้ตัวเหนี่ยวนำออกเพื่อกำจัดผลตัวเก็บประจุที่แอบแฝงระหว่างขดลวดเหนี่ยวนำกับฐานรองให้มีค่าลดลง ดังนั้นส่งผลทำให้ความถี่ f_{SR} มีค่าสูงขึ้น ขดลวดเหนี่ยวนำที่ถูกนำเสนอนี้มีค่าอินดักแตนซ์เท่ากับ 100nH ในช่วงความถี่ 800MHz ถึง 3 GHz และตัวอย่างในการนำไปใช้ในงานวงจรขยายแถบความถี่วิทยุ ใน LNA ของเครื่องรับแบบไร้สายแบบไดเรกต์คอนเวอร์ชัน (direct-conversion) [14]

ปี ค.ศ. 1995 นาย Merril และคณะนำเสนอขดลวดเหนี่ยวนำแบบ stacked [27] ซึ่งเป็นการสร้างขดลวดเหนี่ยวนำโดยใช้ชั้นโลหะหลายชั้น แต่อย่างไรก็ตามก็จะทำให้เกิดตัวเก็บประจุที่แอบแฝงระหว่างชั้นโลหะขึ้นด้วย ต่อมาขดลวดเหนี่ยวนำแบบนี้ถูกปรับปรุงโดยนาย Zolfaghari และคณะ โดยการเพิ่มระยะห่างระหว่างชั้นโลหะขึ้นด้วยเพื่อลดค่าคาปาซิแตนซ์ที่แอบแฝงระหว่างชั้นโลหะเพื่อทำให้ความถี่ f_{SR} สูงขึ้น [28] ตัวอย่างการนำขดลวดเหนี่ยวนำแบบนี้ไปใช้ใน LNA และ RF มิกเซอร์ [29-30]

ปี ค.ศ. 1998 นาย Yue และ Wong นำเสนอขดลวดเหนี่ยวนำแบบ pattern ground shield [31] ขดลวดเหนี่ยวนำแบบนี้ถูกออกแบบโดยใช้ตัวนำวางอยู่ระหว่างตัวเหนี่ยวนำกับฐานรองเพื่อกำจัดผลของสนามแม่เหล็กไปเชื่อมต่อกับฐานรองเพื่อเพิ่มค่าตัวประกอบคุณภาพของขดลวดเหนี่ยวนำและตัวอย่างของการประยุกต์ใช้งานซึ่งถูกนำไปใช้สร้าง VCO ในงานเฟสล็อกกลูป [32]

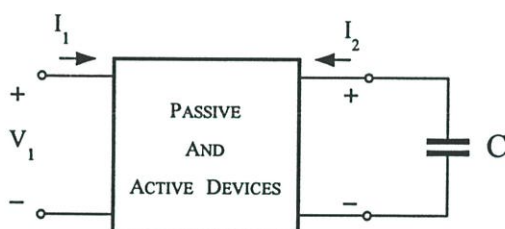
จากรายงานที่นำเสนอตั้งแต่ปีค.ศ. 1990 เป็นต้นมาการนำเสนอขดลวดเหนี่ยวนำที่มีค่าตัวประกอบคุณภาพอยู่ไม่เกิน 10 ทั้งนี้ขึ้นอยู่กับเทคโนโลยีที่ใช้ด้วย และมีวิธีการต่างๆในการปรับปรุงคุณสมบัติของขดลวดเหนี่ยวนำให้เหมาะสมสำหรับการนำไปใช้งานในเครื่องรับ-ส่งสัญญาณแบบไร้สาย

2.4 หลักการทั่วไปของการเลียนแบบขดลวดเหนี่ยวนำ

ความสัมพันธ์ของกระแสและแรงดันของขดลวดเหนี่ยวนำในอุดมคติสามารถแสดงให้อยู่ในรูปสมการเชิงอนุพันธ์แบบเชิงเส้นอันดับ 1 ดังนี้

$$V_L = L \frac{dI_L}{dt} \quad (2.10)$$

โดยที่ V_L คือแรงดันที่ตกคร่อมขดลวดเหนี่ยวนำและ I_L คือกระแสที่ไหลเข้าขดลวดเหนี่ยวนำ วิธีการเลียนแบบขดลวดเหนี่ยวนำ ทำได้โดยใช้วงจรข่าย 2 ขั้วซึ่งอาจจะประกอบด้วยอุปกรณ์แบบพาสซีฟหรือแอคทีฟ โดยที่ขั้วที่ 2 ถูกต่อกับตัวเก็บประจุและต้องการอินพุทอิมพีแดนซ์ที่ขั้ว 1 เป็นค่าความเหนี่ยวนำ ดังรูปที่ 2.9



รูปที่ 2.9 หลักการเลียนแบบขดลวดเหนี่ยวนำ

จากรูปที่ 2.9 ความสัมพันธ์ระหว่างแรงดันกับกระแสที่ขั้ว 1 และ 2 มีค่าดังนี้

$$V_1 = L \frac{dI_1}{dt} \quad (2.11ก)$$

$$I_2 = -C \frac{dV_2}{dt} \quad (2.11ข)$$

จากระบบสมการของวงจรข่าย 2 ขั้ว จะได้ว่า

$$V_1 = R_{11}I_1 + R_{12}I_2 \quad (2.12ก)$$

$$V_2 = R_{21}I_1 + R_{22}I_2 \quad (2.12ข)$$

โดยที่ R_{11} ความต้านทานอินพุทเมื่อเปิดวงจรที่เอาต์พุท

R_{12} ความต้านทานส่งผ่านเมื่อเปิดวงจรที่อินพุท

R_{21} ความต้านทานส่งผ่านเมื่อเปิดวงจรที่เอาต์พุท

R_{22} ความต้านทานเอาต์พุทเมื่อเปิดวงจรที่อินพุท

นำสมการที่ (2.11ข) และผลจากการหาอนุพันธ์ของสมการที่ (2.12ข) แทนลงในสมการที่ (2.12ก) จะได้ว่า

$$V_1 = R_{11}I_1 - CR_{12}R_{21} \frac{dI_1}{dt} - CR_{12}R_{22} \frac{dI_2}{dt} \quad (2.13)$$

เมื่อเปรียบเทียบกับสมการที่ (2.11ก) และ (2.13) เราพบว่าสมการที่ (2.13) จะต้องมีเงื่อนไขดังนี้

$$R_{11} = R_{22} = 0 \quad (2.14ก)$$

$$R_{12}R_{21} = -\frac{L}{C} \quad (2.14ข)$$

เราพบว่าถ้าต้องการอินพุทอิมพีแดนซ์เป็นค่าอินดักแตนซ์ที่เป็นบวกสมการที่ (2.14ข) จะต้องมีเงื่อนไขดังนี้

$$R_1 = -R_{12}, R_2 = R_{21} \quad (2.15)$$

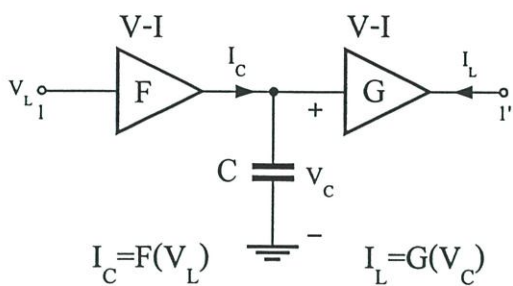
ดังนั้นค่าอินดักแตนซ์เท่ากับ CR_1R_2

จากระบบสมการที่ (2.12) และเงื่อนไขในสมการที่ (2.15) ดังนั้นสามารถเขียนเป็นระบบสมการใหม่ได้ดังนี้

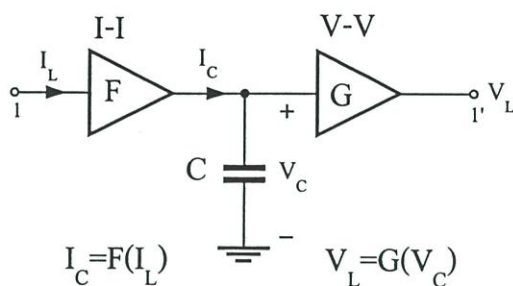
$$\frac{V_1}{-R_1} = I_2 = F(V_1) \quad (2.16ก)$$

$$\frac{V_2}{R_2} = I_1 = G(V_2) \quad (2.16ข)$$

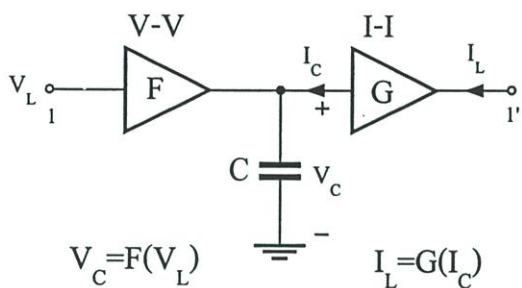
จากสมการที่ (2.16) แสดงให้เห็นว่าในการสร้างวงจรเลียนแบบขดลวดเหนี่ยวนำนั้นจะต้องใช้อุปกรณ์ในการสร้างความสัมพันธ์ของแรงดันของขั้วที่ 1 ไปยังขั้วที่ 2 ในรูปของกระแสและใช้อุปกรณ์ในการสร้างความสัมพันธ์แรงดันที่ขั้ว 2 ไปยังขั้วที่ 1 ในรูปของกระแส โดยที่ขั้วที่ 2 ถูกต่อกับตัวเก็บประจุ อย่างไรก็ตามความสัมพันธ์ระหว่างขั้วที่ 1 ไปยังขั้วที่ 2 อาจอยู่ในรูปของกระแสกับกระแส และสัมพันธ์ขั้วที่ 2 ไปยังขั้วที่ 1 อาจอยู่ในรูปของแรงดันกับแรงดัน จากที่กล่าวทั้งหมดนี้เราสามารถสรุปความเป็นไปได้ของโครงสร้างการเลียนแบบขดลวดเหนี่ยวนำดังในรูปที่ 2.10 [33]



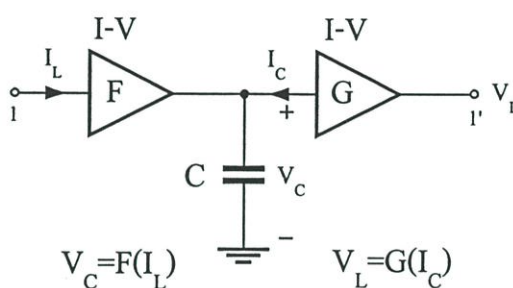
(ก)



(ข)



(ค)



(ง)

รูปที่ 2.10 โครงสร้างโดยทั่วไปของการเลียนแบบขดลวดเหนี่ยวนำ

เมื่อพิจารณาโครงสร้างของการเลียนแบบขดลวดเหนี่ยวนำในรูปที่ 2.10(ก) โดยที่ F และ G คือตัวผันแปรแรงดันเป็นกระแส (V-I Converter) ตัวอย่างเช่น กระแส I_C เป็นฟังก์ชันของแรงดันที่ตกคร่อมตัวเหนี่ยวนำ V_L และกระแสเอาต์พุต I_L เป็นฟังก์ชันของแรงดันที่ตกคร่อม V_C ดังนี้

$$I_C = F(V_L) \tag{2.17ก}$$

$$I_L = G(V_C) \tag{2.17ข}$$

หาอนุพันธ์ของสมการที่ (2.17) ทั้งสองข้างเทียบกับเวลา จะได้ว่า

$$\frac{dI_L}{dt} = \frac{dG(V_C)}{dt} \cdot \frac{dV_C}{dt} \tag{2.18}$$

แทนค่า $\frac{dV_C}{dt} = \frac{I_C}{C}$ และ I_C จากสมการที่ (2.17ก) ลงในสมการที่ (2.18) จะได้ว่า

$$\frac{dI_L}{dt} = \frac{dG(V_C)}{dV_C} \cdot \frac{F(V_L)}{C} \tag{2.19}$$

เมื่อ $\frac{dI_L}{dt} = \frac{V_L}{L}$ จะได้ว่า

$$\frac{V_L}{L} = \frac{dG(V_C)}{dV_C} \cdot \frac{F(V_L)}{C} \quad (2.20)$$

จากสมการที่ (2.20) แสดงให้เห็นว่าเราสามารถสร้างวงจรถ่ายแบบขดลวดเหนี่ยวนำ เมื่อกำหนดให้ฟังก์ชัน G มา ดังนั้นค่าอินดักแตนซ์ก็จะขึ้นอยู่กับฟังก์ชันของ F ในลักษณะคล้ายกันฟังก์ชัน F หรือ G ของโครงสร้างการเลียนแบบขดลวดเหนี่ยวนำในรูปที่ 2.10(ข) (ค) และ(ง) สามารถสร้างได้ โดยใช้ความสัมพันธ์ระหว่างแรงดันและกระแสที่สรุปไว้ในตารางที่ 2.1

ตารางที่ 2.1 ความสัมพันธ์ของแรงดันกับกระแสของโครงสร้างวงจรถ่ายแบบขดลวดเหนี่ยวนำ

	สัมพันธ์ระหว่างแรงดันและกระแส
$I_C = F(V_L) , I_L = G(V_C)$	$\frac{dI_L}{dt} = \frac{dG(V_C)}{dV_C} \cdot \frac{dV_C}{dt} \& \frac{dV_C}{dt} = \frac{F(V_C)}{C}$
$I_C = F(I_L) , V_L = G(V_C)$	$\frac{dI_L}{dt} = \frac{\frac{dI_C}{dt}}{\frac{dF(I_L)}{dI_L}} \& \frac{dI_C}{dt} = C \frac{d}{dt} \frac{\frac{dV_L}{dt}}{\frac{dG(V_C)}{dV_C}}$
$V_C = F(V_L) , I_L = G(I_C)$	$\frac{dI_L}{dt} = \frac{dG(I_C)}{dI_C} \cdot \frac{dI_C}{dt} \& C \frac{d^2V_C}{dt^2} = C \frac{d}{dt} \left(\frac{dF(V_L)}{dV_L} \frac{dV_L}{dt} \right)$
$V_C = F(I_L) , V_L = G(I_C)$	$\frac{dI_L}{dt} = \frac{\frac{dV_C}{dt}}{\frac{dF(I_L)}{dI_L}} \& \frac{dI_C}{dt} = \frac{1}{C} I_C = \frac{G^{-1}(V_L)}{C}$

จากโครงสร้างในรูปที่ 2.10(ก) ในที่นี้สมมติให้ G คือ ฟังก์ชันเชิงเส้น ดังนั้น I_L มีค่าเท่ากับ

$$I_L = G(V_L) \equiv G_{m2} V_C \quad (2.21)$$

จากสมการที่ (2.20) ดังนั้นจะได้ F เป็นฟังก์ชันของ V_L มีค่าเท่ากับ

$$I_C = F(V_L) = \left(\frac{C}{LG_{m2}} \right) V_L \quad (2.22)$$

จากสมการที่ (2.22) ฟังก์ชัน F ที่ได้มีความสัมพันธ์ระหว่าง I_C กับ V_L อย่างเป็นเชิงเส้น ดังนั้นฟังก์ชัน F เราสามารถสร้างโดยใช้ทรานคอนคักเตอร์

$$I_C \equiv G_{m1} V_L \quad (2.23)$$

จากความสัมพันธ์ระหว่างสมการที่ (2.22) และ (2.23) ทำให้ค่าอินดักแตนซ์ $L=C/G_{m1}G_{m2}$ จากโครงสร้างดังกล่าวเป็นการใช้ตัวผันแปรแรงดันเป็นกระแส 2 ตัวกับตัวเก็บประจุ ดังนั้นเราอาจเรียกโครงสร้างแบบนี้ว่า “ไจเรเตอร์-ซี” ต่อไปจะกล่าวถึงตัวอย่างในกรณีที่กำหนดให้ F หรือ G เป็นฟังก์ชันที่ไม่เป็นเชิงเส้น ตัวอย่างแรกเมื่อพิจารณาโครงสร้างวงจรในรูปที่ 2.10(ก) และกำหนดให้ G เป็นฟังก์ชันกำลังสอง ดังนั้นกระแส I_L จะเท่ากับ

$$I_L = G(V_C) = KV_C^2 \quad (2.24)$$

จากสมการที่ (2.20) ดังนั้นจะได้ F เป็นฟังก์ชันของ V_L มีค่าเท่ากับ

$$I_C = F(V_L) = \frac{C}{2KL} \cdot \frac{V_L}{V_C} \quad (2.25)$$

ดังนั้นในการสร้างฟังก์ชัน F ทำได้โดยใช้วงจร geometric-mean ในโหมดกระแส [34] จะได้ว่า

$$I_C = I_o \sqrt{\frac{I_1}{I_L}} \quad (2.26)$$

โดยที่ $I_1 = KV_L^2$ ดังนั้นค่าอินดักแตนซ์ $L = \frac{C}{2KI_o}$

ในตัวอย่างที่ 2 เมื่อกำหนดให้ G เป็นฟังก์ชันเอ็กซ์โปเนนเชียล ดังนั้นกระแส I_L จะเท่ากับ

$$I_L = G(V_C) = I_s e^{\frac{V_C}{V_T}} \quad (2.27)$$

จากสมการที่ (2.20) ดังนั้นจะได้ F เป็นฟังก์ชันของ V_L

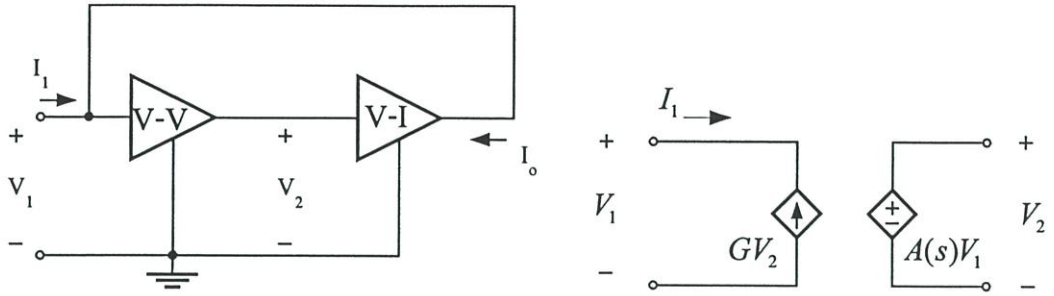
$$I_C = F(V_L) = \frac{CV_T}{L} \cdot \frac{V_L}{I_L} \quad (2.28)$$

ดังนั้นในการสร้างฟังก์ชัน F ทำได้โดยใช้หลักการของวงจรทรานสิเนียร์ [35] จะได้ว่า

$$I_C = \frac{I_o I_1}{I_L} \quad (2.29)$$

โดยที่ $I_1 = G_m V_L$ ดังนั้นค่าอินดักแตนซ์ $L = \frac{CV_T}{I_o G_m}$

วงจรเลียนแบบขดลวดเหนี่ยวนำในรูปที่ 2.11 ถูกนำเสนอโดย [36] เป็นการใช่วงจรขยายแรงดันเป็นแรงดันต่อแบบเรียงกันกับวงจรขยายแรงดันเป็นกระแส



รูปที่ 2.11 การเขียนแบบขดลวดเหนี่ยวนำโดยใช้คุณสมบัติของออปแอมป์

พิจารณาวงจรในรูปที่ 2.11 สมมติให้อัตราขยายของตัวผันแปรแรงดันเป็นกระแสมีค่าคงที่และมีค่าเท่ากับ G และอัตราขยายของออปแอมป์มีค่าเท่ากับ

$$A(s) = \frac{A_o p_1}{s + p_1} \quad (2.30)$$

โดยที่ A_o คืออัตราขยายทางไฟตรงและ p_1 คือแบนด์วิดท์ของออปแอมป์ เมื่อพิจารณากระแสอินพุต I_1 มีค่าเท่ากับ

$$I_1 = G_m \frac{A_o p_1}{s + p_1} V_1 \quad (2.31)$$

ด้วยเหตุนี้อินพุตอิมพีแดนซ์ของวงจรจะมีค่าเท่ากับ

$$Z_m(s) = \frac{V_1}{I_1} = \frac{1}{G_m A_o} + s \frac{1}{G_m A_o p_1} \quad (2.32)$$

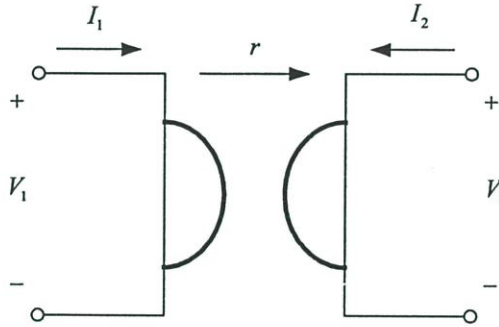
จากสมการที่ (2.32) จะเห็นได้ว่าอินพุตอิมพีแดนซ์อยู่ในรูปแบบการต่ออนุกรมกันระหว่างตัวเหนี่ยวนำ $L_{eq} = 1/(G_m A_o p_1)$ กับความต้านทาน(ไม่ต้องการ) $R_s = 1/G_m A_o$ แต่อย่างไรก็ตาม สำหรับการวิเคราะห์เมื่อคำนึงถึงผลของความต้านทานอินพุตและเอาต์พุตของวงจรขยาย การวิเคราะห์วงจรจะซับซ้อนมากขึ้นซึ่งสิ่งเหล่านี้จะมีผลต่อค่าตัวประกอบคุณภาพของตัวเหนี่ยวนำ

2.5 การเลียนแบบขดลวดเหนี่ยวนำโดยใช้โครงสร้างของไจเรเตอร์-ซี

ไจเรเตอร์-ซีเป็นโครงสร้างที่ถูกใช้ในการเลียนแบบขดลวดเหนี่ยวนำ การศึกษาคุณสมบัติของไจเรเตอร์เป็นเรื่องที่ควรพิจารณา ความไม่เป็นอุดมคติของไจเรเตอร์จะมีผลกระทบต่อคุณสมบัติของการเลียนแบบขดลวดเหนี่ยวนำ ในหัวข้อนี้จะกล่าวถึงคุณสมบัติของไจเรเตอร์ในอุดมคติและในทางปฏิบัติ และจะกล่าวถึงวิธีการสร้างไจเรเตอร์ซึ่งไจเรเตอร์สามารถสร้างได้โดยใช้อุปกรณ์ VCCS ออปแอมป์หรือทรานคอนดักเตอร์

2.5.1 คุณสมบัติของไจเรเตอร์ในอุดมคติ

ในปี ค.ศ. 1948 นาย Tellegen ได้นำเสนอไจเรเตอร์ [37] ซึ่งไจเรเตอร์แบบอุดมคติจะเป็นแบบพาสซีฟและสามารถเขียนเป็นโครงข่ายที่มี 2 ขั้วดังในรูปที่ 2.12 ความสัมพันธ์ระหว่างแรงดันกับกระแสของไจเรเตอร์แบบอุดมคติสามารถจัดให้อยู่ในรูปของเมทริกซ์ในสมการที่ (2.33)



รูปที่ 2.12 สัญลักษณ์ของไจเรเตอร์

$$\begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = \begin{bmatrix} 0 & -r_1 \\ r_2 & 0 \end{bmatrix} \begin{bmatrix} I_1 \\ I_2 \end{bmatrix} \quad (2.33)$$

โดยที่ r_1 และ r_2 คือเป็นค่าความต้านทานและจากสมการที่ (2.33) สามารถเขียนให้อยู่ในรูปค่าคอนดักแตนซ์ได้ดังนี้

$$\begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} 0 & -g_2 \\ g_1 & 0 \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \end{bmatrix} \quad (2.34)$$

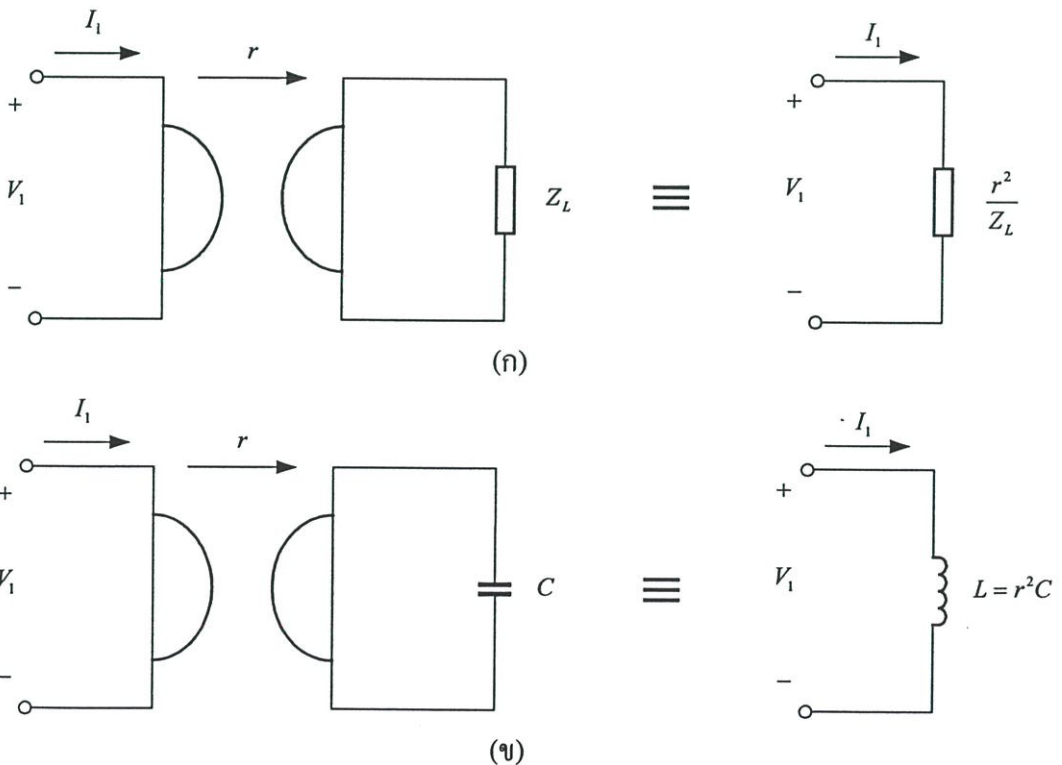
โดยที่ g_1 และ g_2 คือค่าคอนดักแตนซ์ ถ้าโหลดของไจเรเตอร์แบบอุดมคติคืออิมพีแดนซ์ Z_{load} และสมมติให้ $r_1 = r_2 = r$ แสดงในรูปที่ 2.13(ก) และจากผลของสมการที่ (2.33) จะได้อินพุทอิมพีแดนซ์เท่ากับ

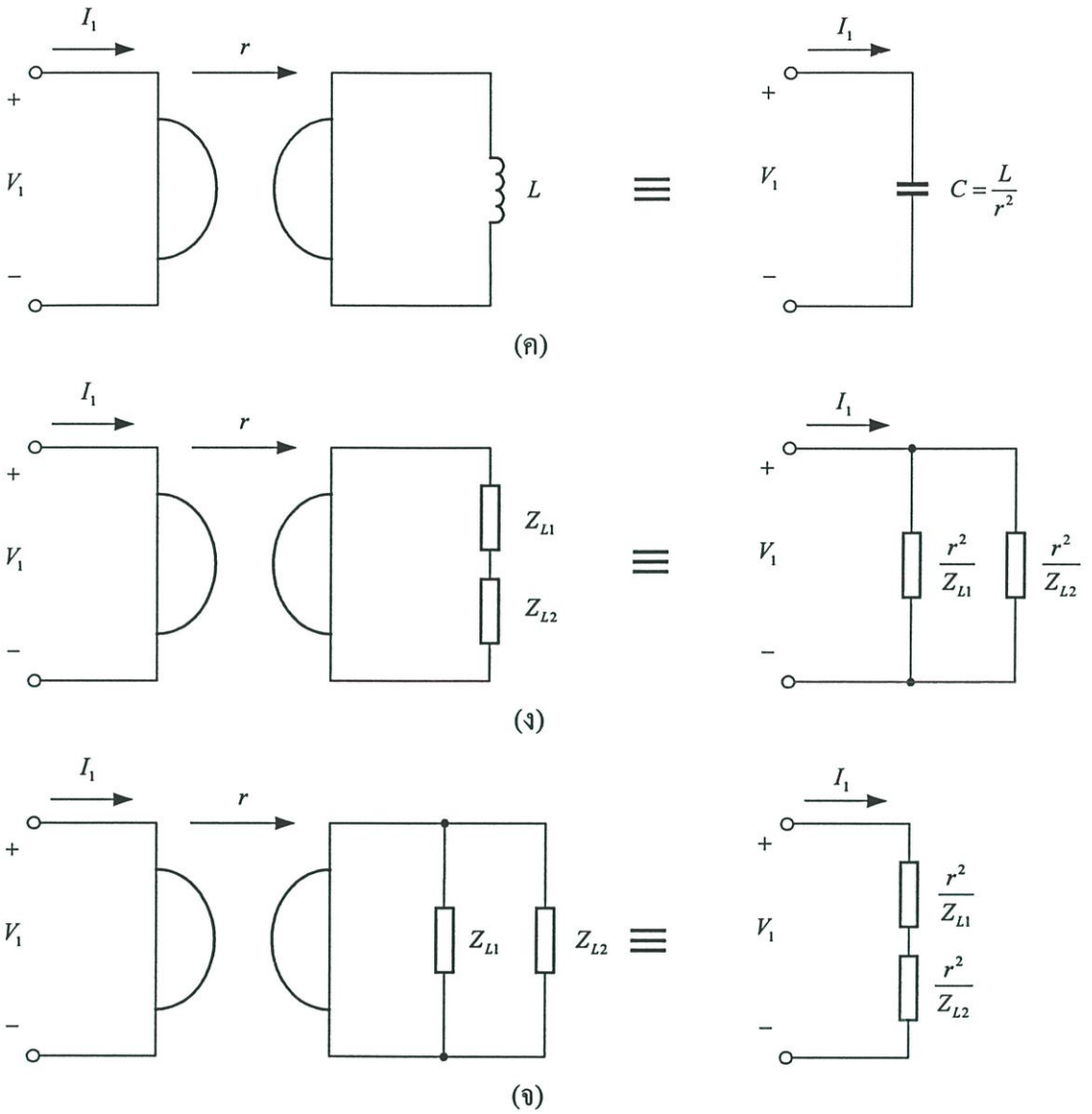
$$Z_{in} = \frac{V_1}{I_1} = \frac{r^2}{Z_{load}} \quad (2.35)$$

ในรูปที่ 2.13(ข) (ค) (ง) และ (จ) เป็นการสรุปผลของอินพุทอิมพีแดนซ์เมื่ออิมพีแดนซ์ Z_{load} คือตัวเก็บประจุ ขดลวดเหนี่ยวนำ อิมพีแดนซ์ 2 ตัวต่อในลักษณะอนุกรมและอิมพีแดนซ์ 2 ตัวต่อขนานกัน ตามลำดับ กรณีถ้าโหลด Z_{load} ของไจเรเตอร์เป็นตัวเก็บประจุ ($Z_{load} = 1/j\omega C$) โครงสร้างนี้จะถูกเรียกว่าไจเรเตอร์-ซีและมีอินพุทอิมพีแดนซ์เป็นตัวเหนี่ยวนำซึ่งมีค่าเท่ากับ

$$Z_{in} = \frac{V_1}{I_1} = j\omega Cr^2 \quad (2.36)$$

โดยที่ $L = Cr^2$ ในรูปที่ 2.13(ค) กรณีที่โหลดเป็นตัวเหนี่ยวนำ อินพุทอิมพีแดนซ์จะเป็นตัวเก็บประจุและในรูปที่ 2.13(ง) ในกรณีที่โหลดเป็น Z_{load1} กับ Z_{load2} ต่ออนุกรมกัน อินพุทอิมพีแดนซ์จะเป็นอิมพีแดนซ์ที่ขนานกัน เท่ากับ r^2/Z_{load1} และ r^2/Z_{load2} ตามลำดับ ในรูปที่ 2.13(จ) ในกรณีที่โหลดเป็น Z_{load1} กับ Z_{load2} ต่อขนานกัน อินพุทอิมพีแดนซ์จะได้อิมพีแดนซ์ที่อนุกรมกันเท่ากับ r^2/Z_{load1} และ r^2/Z_{load2} ตามลำดับ มันเป็นสิ่งที่น่าสนใจถ้ากำหนดให้โหลดของไจเรเตอร์คือตัวเหนี่ยวนำกับตัวเก็บประจุต่ออนุกรมกัน ดังนั้นอินพุทอิมพีแดนซ์ของไจเรเตอร์จะกลายเป็นตัวเหนี่ยวนำต่อขนานกับตัวเก็บประจุ [38] จากที่กล่าวมาทั้งหมดนี้เราสามารถสรุปได้ว่าอินพุทอิมพีแดนซ์ของไจเรเตอร์จะแปรผกผันกับโหลด Z_{load} ซึ่งบางครั้งเราอาจเรียกว่าโครงสร้างแบบนี้ว่าตัวแปรผันอิมพีแดนซ์ (Impedance Inverter)





รูปที่ 2.13 โหลดของไจเรเตอร์

2.5.2 ไจเรเตอร์ในทางปฏิบัติ

ในทางความเป็นจริง ไจเรเตอร์จะไม่สมบูรณ์แบบและมันสามารถแสดงเป็นแบบจำลองโดยเมทริกซ์ของ Y ดังนี้

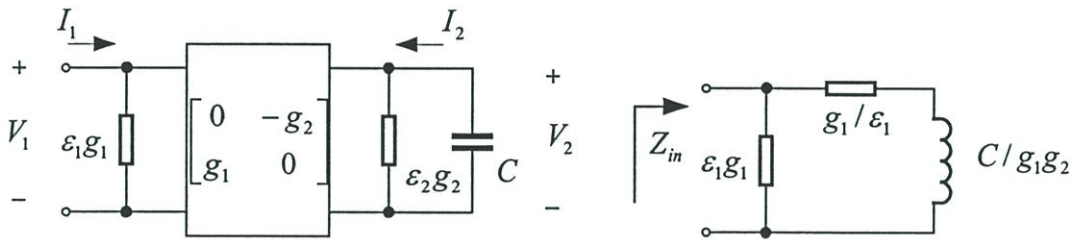
$$Y = \begin{bmatrix} \varepsilon_1 g_1 & -g_2 e^{-j\phi_2} \\ g_1 e^{-j\phi_1} & \varepsilon_2 g_2 \end{bmatrix} \quad (2.37)$$

จากสมการที่ (2.37) สมาชิกที่อยู่ในแนวทแยงมุมของเมทริกซ์ Y (Y_{11} และ Y_{22}) และมีค่าไม่เท่ากับศูนย์ซึ่งถูกจำลองเป็นค่าคอนดักแตนซ์ของไจเรเตอร์ (โดยที่ ε_1 และ ε_2 คือ ค่าน้อยกว่าหนึ่ง) ดังนั้น $\varepsilon_1 g_1$ และ $\varepsilon_2 g_2$ เป็นค่าคอนดักแตนซ์ของไจเรเตอร์ และ ϕ_1 กับ ϕ_2 เป็นมุมของไจเรเตอร์ที่เกิดจากผลของพาราซิติคของอุปกรณ์ ในขั้นตอนแรกของการวิเคราะห์คุณสมบัติของไจเรเตอร์เรา

สมมติให้ค่าคอนดักแตนซ์ของไจเรเตอร์มีเฉพาะค่าคอนดักแตนซ์เพียงอย่างเดียว (ϕ_1 และ ϕ_2 เท่ากับ 0) ดังนั้นเราสามารถแยกเมทริกซ์ Y ได้คือ

$$Y = \begin{bmatrix} 0 & -g_2 \\ g_1 & 0 \end{bmatrix} + \begin{bmatrix} \varepsilon_1 g_1 & 0 \\ 0 & \varepsilon_2 g_2 \end{bmatrix} \quad (2.38)$$

จากสมการที่ (2.38) สามารถเขียนเป็นวงจรสมมูลแบบพาสซีฟได้ดังรูปที่ 2.14



รูปที่ 2.14 วงจรสมมูลของไจเรเตอร์ที่มีค่าความต้านทาน

ดังนั้นอินพุทอิมพีแดนซ์จะมีค่าเท่ากับ

$$Z_{in}(j\omega) = \frac{j\omega C + \varepsilon_2 g_2}{j\omega C \varepsilon_1 g_1 + g_1 g_2 (1 + \varepsilon_1 \varepsilon_2)} \quad (2.39)$$

เมื่อพิจารณาส่วนจริงและส่วนจินตภาพของ Z_{in} ในสมการที่ (2.39) จะได้ว่า

$$L_{eq}(\omega) = \frac{C g_1 g_2}{g_1^2 g_2^2 (1 + \varepsilon_1 \varepsilon_2)^2 + (\omega C \varepsilon_1 g_1)^2} \quad (2.40ก)$$

$$R_{eq}(\omega) = \frac{\varepsilon_1 g_1 g_2^2 (1 + \varepsilon_1 \varepsilon_2) + \omega^2 C^2 \varepsilon_1 g_1}{g_1^2 g_2^2 (1 + \varepsilon_1 \varepsilon_2)^2 + (\omega C \varepsilon_1 g_1)^2} \quad (2.40ข)$$

จากสมการที่ (2.40) จะได้ว่า L_{eq} และ R_{eq} ต่อกันและมีค่าอินดักแตนซ์และความต้านทานซึ่งขึ้นอยู่กับความถี่ ω ด้วยเหตุนี้ค่าตัวประกอบคุณภาพของขดลวดเหนี่ยวนำจะมีค่าเท่ากับ

$$Q_L(\omega) = \frac{\omega L_{eq}(\omega)}{R_{eq}(\omega)} = \frac{\omega C \varepsilon_1 g_1}{\varepsilon_1 g_1 g_2^2 (1 + \varepsilon_1 \varepsilon_2) + \omega^2 C^2 \varepsilon_1 g_1} \quad (2.41)$$

จากสมการที่ (2.41) เราสามารถหาค่า Q_{max} และ ω_{max} ได้คือ

$$Q_{max}(\omega) = \frac{1}{2\sqrt{\varepsilon_1 \varepsilon_2 (1 + \varepsilon_1 \varepsilon_2)}} \quad (2.42)$$

และที่ความถี่

$$\omega_{\max} = \frac{\varepsilon_2 g_2}{C} \sqrt{1 + \frac{1}{\varepsilon_1 \varepsilon_2}} \quad (2.43)$$

ดังนั้นค่าความสูญเสียของไจเรเตอร์จะทำให้เกิดความต้านทานที่ขึ้นอยู่กับความถี่ ซึ่งจะทำให้เกิดผลกระทบต่อค่าตัวประกอบคุณภาพของขดลวดเหนี่ยวนำและช่วงแถบความถี่ในการทำงานแคบลง ดังนั้นสมการที่ (2.42) และ (2.43) แสดงให้เห็นว่าค่าความสูญเสีย $\varepsilon_1 g_1$ และ $\varepsilon_2 g_2$ ควรจะมีค่าลดลงเพื่อให้ตัวเหนี่ยวนำมีค่าตัวประกอบคุณภาพสูงและช่วงการทำงานทางความถี่มีค่ากว้างขึ้น สำหรับขั้นตอนการวิเคราะห์ต่อไปเราพิจารณาสมมติให้ ε_1 และ ε_2 เท่ากับ 0 และพิจารณาผลกระทบของเฟสของคอนดักเตอร์ ซึ่งสามารถแสดงอินพุทอิมพีแดนซ์ที่ข้อ 1 ดังนี้

$$Z_{in}(j\omega) = \frac{j\omega C}{g_1 g_2} e^{j(\phi_1 + \phi_2)} \quad (2.44)$$

เมื่อ ϕ มีค่าน้อย สมการที่ (2.44) สามารถใช้อนุกรมเทย์เลอร์กระจายให้อยู่ในรูปของผลบวกและจะพิจารณา 2 เทอมแรก จะได้ว่า

$$Z_{in}(j\omega) = -\frac{\omega C}{g_1 g_2} (\phi_1 + \phi_2) + j\omega \frac{C}{g_1 g_2} \quad (2.45)$$

จากสมการที่ (2.45) จะเห็นได้ว่ามุมเฟสของไจเรเตอร์มีค่าเป็นบวกจะทำให้เกิดความต้านทานเป็นลบต่ออนุกรมกับขดลวดเหนี่ยวนำและค่าตัวประกอบคุณภาพของตัวเหนี่ยวนำจะมีค่าเป็นลบเท่ากับ

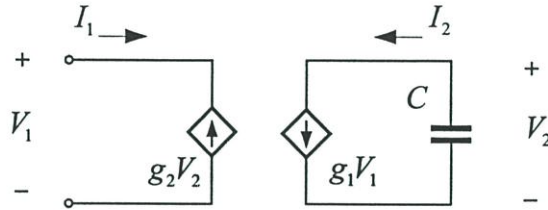
$$Q_L = -\frac{1}{(\phi_1 + \phi_2)} \quad (2.46)$$

เมื่อพิจารณาความไม่เป็นอุดมคติของไจเรเตอร์ทั้งสองกรณี ด้วยเหตุนี้ ϕ_1 และ ϕ_2 ที่เป็นบวกจะเป็นผลทำให้เกิด FDNR และค่าตัวประกอบคุณภาพที่เป็นลบ ดังนั้น

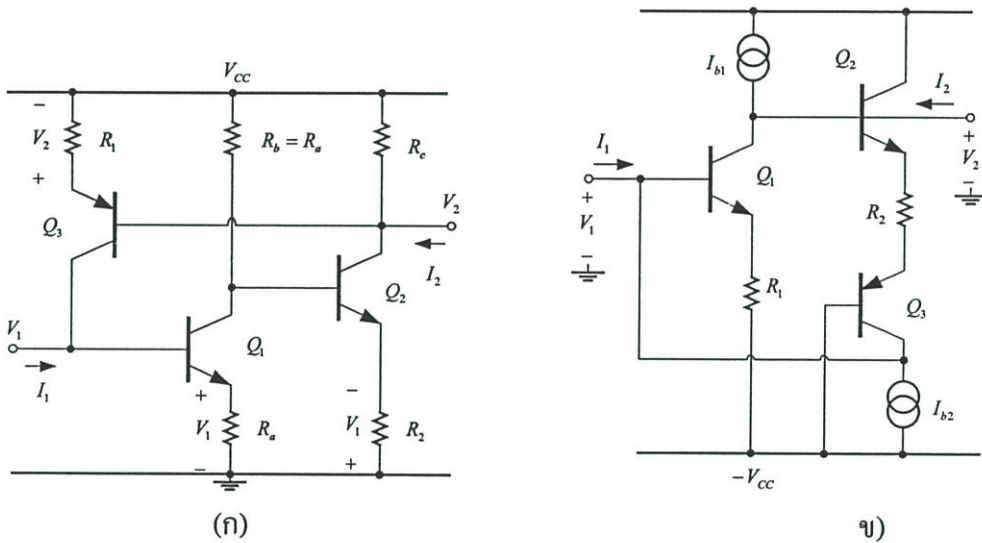
$$Q_{eff}(\omega) = \frac{1}{2\sqrt{\varepsilon_1 \varepsilon_2 (1 + \varepsilon_1 \varepsilon_2) - (\phi_1 + \phi_2)}} \quad (2.47)$$

2.5.3 โครงสร้างไจเรเตอร์ที่ใช้อุปกรณ์ VCCS

อุปกรณ์ VCCS เป็นอุปกรณ์ที่ทำหน้าที่เป็นแหล่งจ่ายกระแสที่ถูกควบคุมด้วยแรงดัน (Voltage Control Current Source) จากสมการที่ (2.33) เราสามารถสร้างไจเรเตอร์โดยใช้ อุปกรณ์ VCCS 2 ตัว โดยที่อุปกรณ์ VCCS ตัวที่ 1 และ 2 มีเฟสเท่ากับ 0 และ 180 องศา ตามลำดับ แสดงดังรูปที่ 2.15 โดยที่ g_1 และ g_2 คือค่าคอนดักแตนซ์



รูปที่ 2.15 ไจเรเตอร์โดยใช้ VCCS ที่เป็น 2 ตัวเชิงเส้น



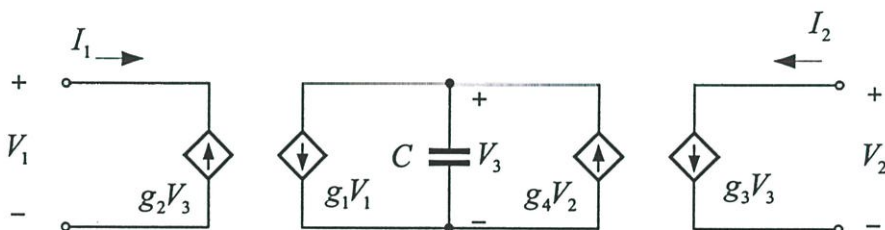
รูปที่ 2.16 ไจเรเตอร์แบบที่ใช้ความต้านทาน ก) [39] ปี 1965. ข) [40] ปี 1967.

ไจเรเตอร์ที่ถูกสร้างด้วย VCCS จะประกอบด้วยวงจรขยายที่มีทรานซิสเตอร์ 2 ตัวที่ถูกใช้สร้างเป็นอุปกรณ์ VCCS และตัวผันแปรเพื่อใช้ในการเปลี่ยนเฟส [39]-[41] แสดงดังรูปที่ 2.16 วงจรในรูปที่ 2.16(ก) อุปกรณ์ VCCS ตัวที่ 1 ถูกสร้างโดยใช้ทรานซิสเตอร์ Q_1 และ Q_2 และตัวที่ 2 ถูกสร้างโดยใช้ทรานซิสเตอร์ Q_3 ซึ่งทำให้เกิดมุมเฟส 180° เช่นเดียวกับในรูปที่ 2.16(ข) อุปกรณ์ VCCS ตัวที่ 1 ถูกสร้างโดยใช้ทรานซิสเตอร์ Q_1 และตัวที่ 2 ถูกสร้างโดยใช้ทรานซิสเตอร์ Q_2 กับ Q_3 ซึ่งทำให้เกิดมุมเฟส 180° จากคุณลักษณะของวงจรเหล่านี้สามารถเขียนให้อยู่ในรูปของเมทริกซ์ คือ

$$\begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{R_2} \\ \frac{1}{R_1} & 0 \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \end{bmatrix} \quad (2.48)$$

ไจเรเตอร์ที่ใช้อุปกรณ์ VCCS ที่สร้างจากทรานซิสเตอร์แบบ BJT ถูกสรุปไว้ใน [42] เมื่อพิจารณาคุณสมบัติของไจเรเตอร์แบบนี้ สมาชิกของเมทริกซ์แอดมิตแตนซ์ของไจเรเตอร์ (Y_{11} และ Y_{22}) ควรจะมีค่าลดลงเพื่อให้ตัวเหนี่ยวนำมีค่าตัวประกอบคุณภาพสูง ซึ่งทำได้โดยการทำให้อินพุตและเอาต์พุตอิมพีแดนซ์ของ VCCS มีค่ามาก ด้วยเหตุนี้เอาต์พุตอิมพีแดนซ์ของวงจรขยายสามารถทำให้เพิ่มขึ้นได้โดยใช้วงจรพหุ-พูลและอินพุตอิมพีแดนซ์สามารถทำให้เพิ่มขึ้นโดยใช้ทรานซิสเตอร์แบบมอสเฟตแทนที่ทรานซิสเตอร์แบบ BJT [43] ส่วนวิธีการอื่นๆที่ทำให้วงจรเลียนแบบตัวเหนี่ยวนำมีค่าตัวประกอบคุณภาพสูงคือการใช้ความต้านทานแบบลบในการหักล้างองค์ประกอบ Y_{11} และ Y_{22} ของเมทริกซ์แอดมิตแตนซ์ของไจเรเตอร์ ซึ่งแสดงตัวอย่างใน [44] อย่างไรก็ตาม วิธีการดังกล่าวนี้จะทำให้เกิดสัญญาณรบกวน [45] ด้วยเหตุนี้วงจรเหล่านี้จึงไม่เหมาะสมสำหรับการนำไปใช้งานที่ต้องการคุณสมบัติขั้นสูง

การสร้างขดลวดเหนี่ยวนำแบบลอยตัวจะต้องใช้ไจเรเตอร์แบบลอยตัวกับตัวเก็บประจุ ซึ่งสามารถสร้างได้โดยใช้ไจเรเตอร์แบบเทียบกราวด์ต่อแบบเรียงกัน 2 ตัว ซึ่งถูกนำเสนอใน [46-47] ดังในรูปที่ 2.17

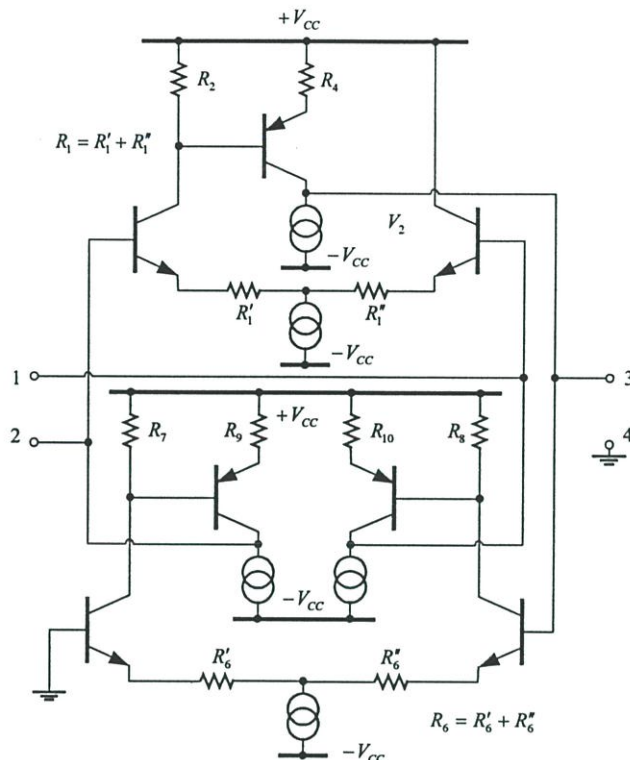


รูปที่ 2.17 การเลียนแบบขดลวดเหนี่ยวนำแบบลอยตัวโดยใช้ ไจเรเตอร์ 2 ตัวต่อแบบเรียงกัน

และในอีกทางหนึ่งของวิธีการสร้างตัวเหนี่ยวนำแบบลอยตัวโดยใช้ขั้วลอย (Floating Port) ถูกสร้างขึ้นโดยใช้วงจรขยายผลต่างที่ส่วนของภาคเอาต์พุต [48] ดังรูปที่ 2.18 จากรูปที่ 2.18 อินพุตอิมพีแดนซ์ที่ขั้ว 1 กับ 2 จะเป็นตัวเหนี่ยวนำแบบลอยตัว เมื่อจุดต่อที่ 3 ถูกต่อกับตัวเก็บประจุเทียบกับกราวด์ อย่างไรก็ตามวงจรดังกล่าวมีโครงสร้างเดียวกันกับการใช้ไจเรเตอร์ 2 ตัวต่อแบบเรียงกัน ซึ่งมีพารามิเตอร์ที่อิสระคือ g_1 , g_2 , g_3 และ g_4 ในขณะที่วงจรรูปที่ 2.18 มีพารามิเตอร์ 3 ตัวที่เป็นอิสระโดยที่ $g_1 = g_4$ ตามโครงสร้างของวงจร

โดยปกติแล้ว อุปกรณ์ VCCS ที่ใช้สร้างไจเรเตอร์จะต้องมีทรานคอนดักเตอร์ที่เป็นเชิงเส้นสูงซึ่งสามารถใช้เทคนิคการสร้างทรานคอนดักเตอร์แบบเชิงเส้นเพื่อให้ได้ความสัมพันธ์ของแรงดัน

กับกระแสแบบเชิงเส้นซึ่งสามารถสร้างเป็นไจเรเตอร์ได้ทั้งแบบเทคโนโลยีไบโพลาร์ [49] และซีมอส [50]



รูปที่ 2.18 ไจเรเตอร์แบบกิ่งลอยตัว

2.5.4 โครงสร้างไจเรเตอร์ที่ใช้อปแอมป์

โดยทั่วไปแล้ว ออปแอมป์เป็นอุปกรณ์แบบ VCVS ซึ่งจะทำหน้าที่เป็นแหล่งจ่ายแรงดันที่ถูกควบคุมด้วยแรงดัน (Voltage Control Voltage Source) ที่มีอัตราขยายสูงและใช้วิธีการป้อนกลับแบบลบในการควบคุมและทำให้อัตราขยายคงที่ โดยปกติแล้วออปแอมป์ที่มีลููปปิด (closed loop) จะมีอุปกรณ์ชนิด VCVS ที่เป็นเชิงเส้นด้วยอัตราขยาย k_1 แสดงดังรูปที่ 2.19(ก)

จากโครงสร้างของออปแอมป์เราสามารถนำมาสร้างเป็นไจเรเตอร์ได้ซึ่งในโครงสร้างของไจเรเตอร์ เราต้องการแหล่งจ่ายกระแสที่ถูกควบคุมด้วยแรงดัน ดังนั้นวิธีการควบคุมแหล่งจ่ายกระแสจะต้องมีความต้านทาน R_1 กับ R_2 ต่อเพิ่มแบบอนุกรมเข้าไปในอุปกรณ์ VCVS 2 ตัว ดังรูปที่ 2.19(ข) โดยการไหลของกระแสที่ถูกควบคุมจะไหลไปยังขั้ว 1 และ 2 ของวงจร ซึ่งจะถูกกำหนดโดย

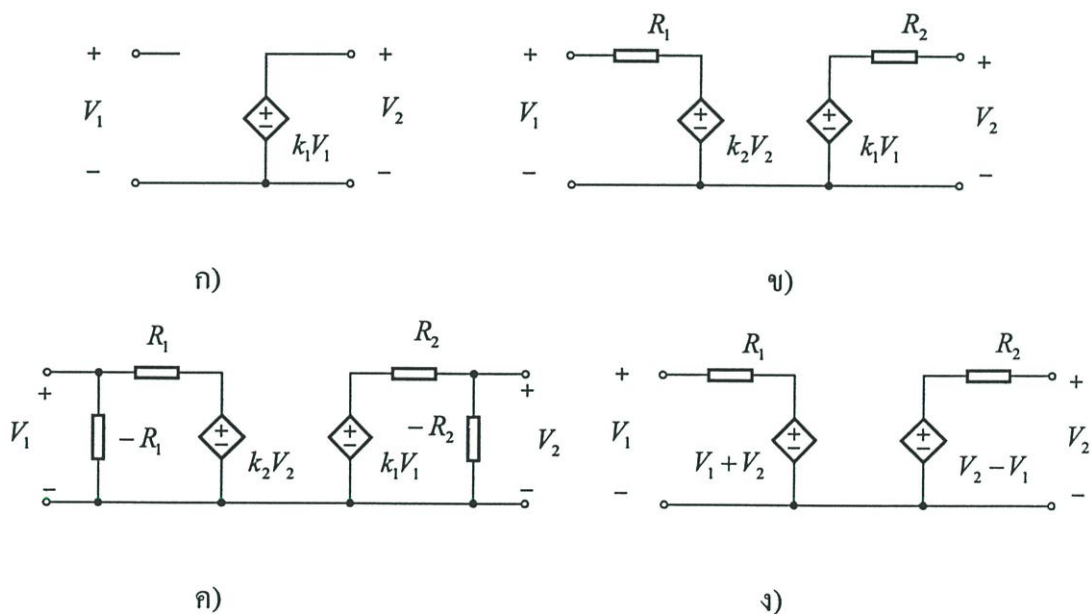
$$I_1 = \frac{V_1 - k_2 V_2}{R_1} \quad (2.49)$$

$$I_2 = \frac{V_2 - k_1 V_1}{R_2} \tag{2.50}$$

ด้วยเหตุนี้เมทริกซ์แอดมิตแตนซ์ของวงจรในรูปที่ 2.19(ข) สามารถเขียนได้เป็น

$$Y = \begin{bmatrix} \frac{1}{R_1} & -\frac{k_2}{R_1} \\ \frac{k_1}{R_2} & \frac{1}{R_2} \end{bmatrix} \tag{2.51}$$

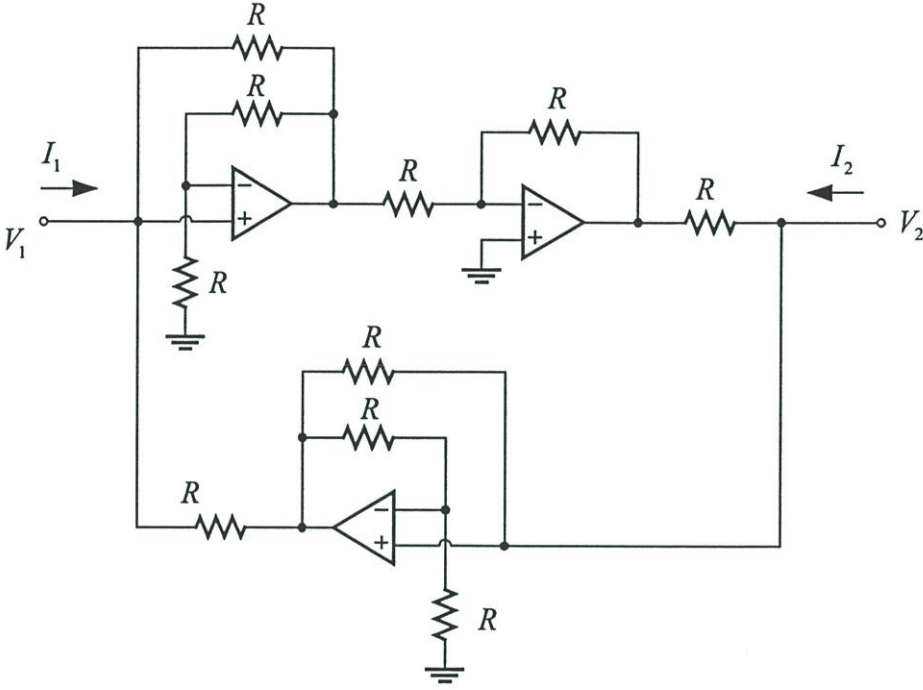
เมื่อเปรียบเทียบกับสมการ (2.49-50) และ (2.51) สรุปได้ว่าจะต้องทำให้สมาชิกของ Y_{11} และ Y_{22} ของเมทริกซ์ Y มีค่าเป็นศูนย์และ $k_1 = -k_2$ ซึ่งจะทำให้วงจรสามารถทำหน้าที่เป็นไจเรเตอร์ได้เมื่อพิจารณาเงื่อนไขดังกล่าวที่ $k_1 = -k_2$ เราสามารถทำได้ง่ายโดยใช้วงจรขยายแบบกลับเฟสและไม่กลับเฟสที่มีอัตราขยายเท่ากันและในส่วนของการลดค่า Y_{11} และ Y_{22} ทำได้โดยการวิธีการหักล้าง ซึ่งอาจจะใช้วิธีการหักลบทางความต้านทานหรือแรงดันดังรูปที่ 2.19(ค) และ(ง)



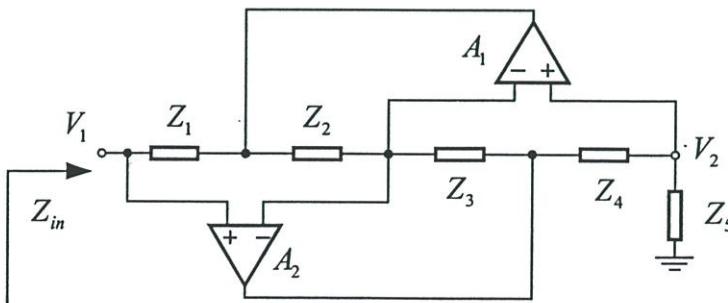
รูปที่ 2.19 หลักการของไจเรเตอร์โดยใช้ออปแอมป์ ก) แบบจำลองการทำงานของ closed-loop Amplifier ข) ไจเรเตอร์อย่างง่ายโดยใช้ VCVS ค) ไจเรเตอร์โดยใช้ VCVS ด้วยการชดเชยความต้านทาน ง) ไจเรเตอร์โดยใช้ VCVS ด้วยการชดเชยโดยแรงดัน

ความต้านทาน R_1 กับ R_2 จะต้องถูกหักล้างโดยใช้ความต้านทานแบบลบซึ่งสามารถทำได้โดยใช้ออปแอมป์ซึ่งจะต้องมีความเหมาะสมกัน วิธีของการหักล้างทางแรงดันในรูปที่ 2.19(ง) ต้องใช้อัตราขยายที่มีแรงดันเท่ากันโดยกำหนดโดยค่าความต้านทานแสดงในรูปที่ 2.20

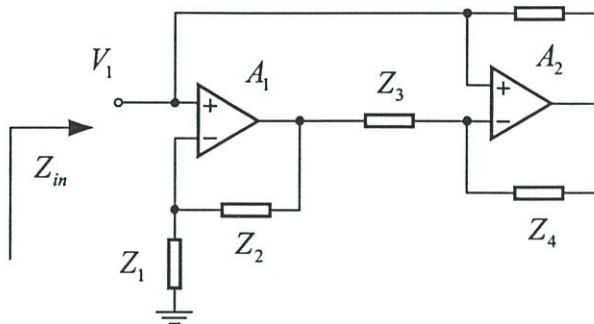
จากพื้นฐานของหลักการที่แสดงในรูปที่ 2.19 ไจเรเตอร์ที่มีโครงสร้างโดยใช้ออปแอมป์ถูกนำเสนอโดยนาย Orchard [51] และต่อมาถูกนำเสนอโดยวิธีการของนาย Riordan [52] ซึ่งพิสูจน์จากวิธีการของการชดเชยแรงดันและการใช้ออปแอมป์ 2 ตัวที่แสดงในรูปที่ 2.21 ในลักษณะของไจเรเตอร์ที่คล้ายกัน นาย Antoniou [53] ใช้พื้นฐานวิธี singular (nullator และ norator) ในการสร้างตัวเหนี่ยวนำที่ใช้ออปแอมป์ 2 ตัว



รูปที่ 2.20 การสร้างไจเรเตอร์โดยใช้ออปแอมป์



(ก)



(ก)

รูปที่ 2.21 รูปแบบทั่วไปของไจเรเตอร์โดยใช้ออปแอมป์ 2 ตัว

เมื่อพิจารณาวงจรในรูปที่ 2.21(ก) และสมมุติให้ออปแอมป์เป็นอุดมคติ ดังนั้นอินพุทอิมพีแดนซ์จะเท่ากับ

$$Z_{in} = \frac{Z_1 Z_3 Z_5}{Z_2 Z_4} \quad (2.52)$$

เมื่อ Z_2 หรือ Z_4 คือตัวเก็บประจุและอุปกรณ์ตัวอื่นๆเป็นตัวต้านทาน R

ดังนั้นจากสมการที่ (2.52) อินพุทอิมพีแดนซ์จะกลายเป็น

$$Z_{in} = j\omega CR^2 \quad (2.53)$$

ดังนั้น $L = CR^2$ ในทางปฏิบัติคุณสมบัติของไจเรเตอร์จะมีคุณสมบัติที่ไม่ดีเนื่องจากออปแอมป์ทำให้เกิดความต้านทานอนุกรมและขนานที่แอบแฝง และตัวเก็บประจุที่อนุกรมและขนานที่แอบแฝงกับตัวเหนี่ยวนำ ผลก็คือทำให้ค่าตัวประกอบคุณภาพและช่วงการทำงานของตัวเหนี่ยวนำมีค่าต่ำลงและส่งผลทำให้เกิดความไม่เสถียรภาพ เมื่อพิจารณาวงจรในรูปที่ 2.21(ก)และ(ข) อีกครั้งสามารถมองสมการที่ (2.52) ในรูปของ

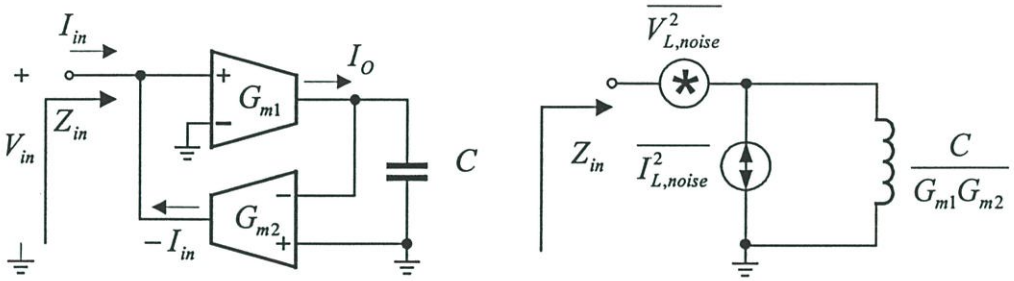
$$Z_{in} = \left(\frac{Z_1 Z_3}{Z_2 Z_4} \right) Z_5 = b(s) Z_5 \quad (2.54)$$

กำหนดให้ฟังก์ชัน $b(s)$ เป็นฟังก์ชันเขียนแบบอิมพีแดนซ์ โครงสร้างนี้สามารถถูกใช้ในการสร้างฟังก์ชันอิมพีแดนซ์ โดยการเลือกค่าอุปกรณ์ให้เหมาะสม ตัวอย่างเช่นค่าอินดักแตนซ์และ FDNR

ค่าอินดักแตนซ์ที่ได้จากการเขียนแบบขดลวดเหนี่ยวนำโดยใช้ออปแอมป์สามารถทำให้ค่าอินดักแตนซ์มีค่าสูง (mH ถึง H) และค่าตัวประกอบคุณภาพสูง (100-2000) ที่ความถี่ต่ำ แต่อย่างไรก็ตามทั้งนี้ขึ้นอยู่กับ f_T ของเทคโนโลยีในการสร้างออปแอมป์

2.5.5 โครงสร้างไจเรเตอร์ที่ใช้ทรานคอนดักเตอร์

วงจรถ่ายแบบขดลวดเหนี่ยวนำสามารถใช้ไจเรเตอร์ที่ถูกสร้างด้วยทรานซันคอนดักเตอร์จากสมการที่ (2.34) ค่าคอนดักแตนซ์สามารถถูกแทนที่ด้วยค่าทรานคอนดักแตนซ์แสดงในสมการที่ (2.55) และสามารถสร้างเป็นวงจรถ่ายแบบขดลวดเหนี่ยวนำโดยใช้ทรานคอนดักเตอร์ 2 ตัว (G_{m1} กับ G_{m2}) ต่อในรูปแบบป้อนกลับแสดงให้เห็นดังรูปที่ 2.22



รูปที่ 2.22 โครงสร้างของวงจรถ่ายแบบขดลวดเหนี่ยวนำโดยใช้ทรานซันคอนดักเตอร์

$$\begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} 0 & -G_{m2} \\ G_{m1} & 0 \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \end{bmatrix} \quad (2.55)$$

จากสมการที่ (2.55) เมื่อโหลดของไจเรเตอร์เป็นตัวเก็บประจุ ดังนั้นอินพุทอิมพีแดนซ์จะมีค่าเท่ากับ

$$Z_{in} = j\omega \frac{C}{G_{m1}G_{m2}} \quad (2.56)$$

โดยที่ค่าอินดักแตนซ์จะมีค่าเท่ากับ $C/G_{m1}G_{m2}$ และ G_{m1} กับ G_{m2} คือค่าทรานคอนดักแตนซ์ 1 และ 2 ตามลำดับ แต่อย่างไรก็ตามในทางปฏิบัติ ทรานคอนดักเตอร์เตอร์ถูกสร้างด้วยทรานซิสเตอร์ ดังนั้นสิ่งที่ต้องคำนึงถึงความไม่เป็นอุดมคติของทรานซิสเตอร์ ในเรื่องผลของสัญญาณรบกวน Channel length modulation และตัวเก็บประจุแอบแฝงในตัวทรานซิสเตอร์ [54]-[55] ในกรณีแรกจะเริ่มต้นด้วยการวิเคราะห์สัญญาณรบกวนที่เกิดขึ้นจากทรานคอนดักเตอร์ดังรูปที่ 2.22(ข) จะได้ว่า

$$\overline{V_{L,noise}^2} = \frac{4kTF\Delta f}{G_{m1}} \quad (2.57ก)$$

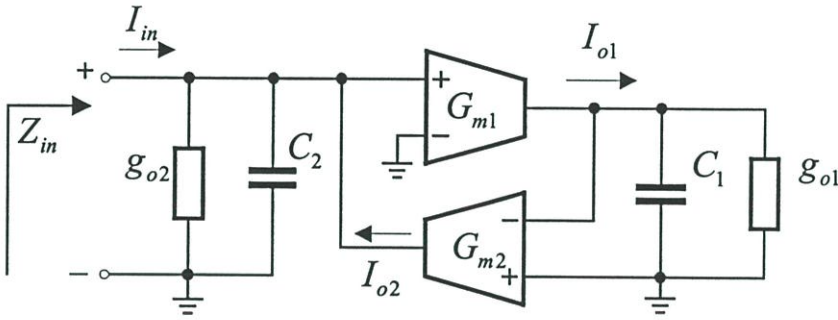
$$\overline{I_{L,noise}^2} = 4kTFG_{m2}\Delta f \quad (2.57ข)$$

โดยที่ k คือ ค่าคงที่ Boltzmann T คือ อุณหภูมิ

F คือ noise factor G_m คือ ค่าทรานคอนดักแตนซ์

จากสมการที่ (2.57) จะเห็นได้ว่าค่า G_{m1} ควรจะมีค่าสูงและ G_{m2} ควรจะมีค่าต่ำสำหรับการทำงานของวงจรที่มีสัญญาณรบกวนต่ำ

เมื่อพิจารณาผลของค่า g_{o1} g_{o2} C_1 และ C_2 ซึ่งค่าเหล่านี้จะเกิดจาก Channel length modulation ตัวเก็บประจุแอมแปงในตัวทรานซิสเตอร์ ดังรูปที่ 2.23 โดยที่ g_{o1} และ g_{o2} คือเอาต์พุตคอนดักแตนซ์ของทรานซิสเตอร์ตัวที่ 1 และ 2 ตามลำดับและ C_2 คือตัวเก็บประจุที่แอมแปงที่ขั้วอินพุต



รูปที่ 2.23 ผลของความไม่เป็นอุดมคติของไจเรเตอร์ที่เกิดจากทรานซิสเตอร์

เมื่อพิจารณาอินพุตอิมพีแดนซ์จะได้ว่า

$$Z_{in}(s) = \frac{sC_1 + g_{o1}}{s^2C_2C_1 + s(g_{o2}C_1 + C_2g_{o1}) + g_{o1}g_{o2} + G_{m1}G_{m2}} \quad (2.58)$$

และเมื่อพิจารณาในส่วนของจำนวนจินตภาพและจำนวนจริงของ Z_{in} (กำหนดให้ $G_{mi} \gg g_{oi}$) จะได้ว่า

$$\text{Im}[Z_{in}(j\omega)] = \omega \frac{C_1}{G_{m1}G_{m2}} \frac{\left(1 - \omega^2 C_2 \frac{C_1}{G_{m1}G_{m2}}\right)}{\left(1 - \frac{\omega^2 C_2 C_1}{G_{m1}G_{m2}}\right)^2 + \left(\frac{g_{o2}C_1 + C_2g_{o1}}{G_{m1}G_{m2}}\right)^2 \omega^2} \quad (2.59a)$$

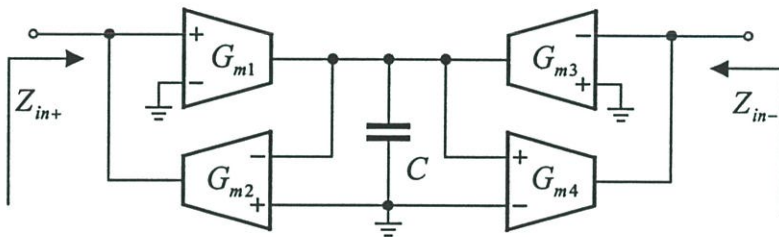
$$\equiv \omega L$$

$$\text{Re}[Z_{in}(j\omega)] = \frac{\left(\frac{g_{o1}}{G_{m1}G_{m2}}\right) + g_{o2} \left[\frac{C_1}{G_{m1}G_{m2}} \omega\right]^2}{\left(1 - \frac{\omega^2 C_2 C_1}{G_{m1}G_{m2}}\right)^2 + \left(\frac{g_{o2}C_1 + C_2g_{o1}}{G_{m1}G_{m2}}\right)^2 \omega^2} \quad (2.59b)$$

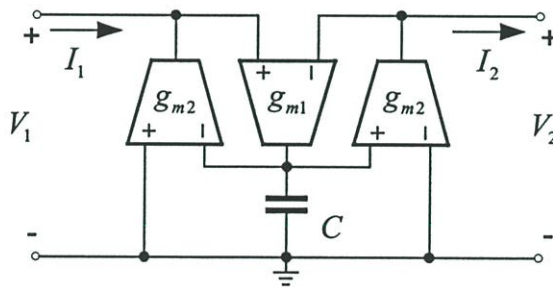
$$\equiv R$$

จากสมการที่ (2.58) ซึ่งให้เห็นว่าอินพุทอิมพีแดนซ์ของวงจรจะประกอบไปด้วยค่าอินดักแตนซ์ต่ออนุกรมกับความต้านทาน (ที่ไม่ต้องการ) ที่ขึ้นอยู่กับความถี่ ดังนั้นเมื่อพิจารณาที่ความถี่ต่ำ (ไม่สนใจเทอม ω^2) ค่าอินดักแตนซ์และความต้านทานของ Z_{in} จะมีค่าเท่ากับ $C_1/G_{m1}G_{m2}$ และ $g_{o1}/G_{m1}G_{m2}$ ตามลำดับ เราสามารถควบคุมค่าอินดักแตนซ์และความต้านทานนี้ได้โดยการเปลี่ยนค่า G_{m2} (หรือ G_{m1}) และ g_{o1} ตามลำดับ อย่างไรก็ตามการทำให้ค่าตัวประกอบคุณภาพของขดลวดเหนี่ยวนำมีค่ามากคือการลดค่า g_{o1} และพิจารณาที่ความถี่สูงในเทอม ω^2 การลดค่า g_{o1} มีการเปลี่ยนแปลงค่าความต้านทานน้อยมาก ดังนั้นจากสมการที่ (2.59ข) ซึ่งให้เห็นว่าเราสามารถลดค่าความต้านทานของ Z_{in} นี้ โดยการลดค่า g_{o2}

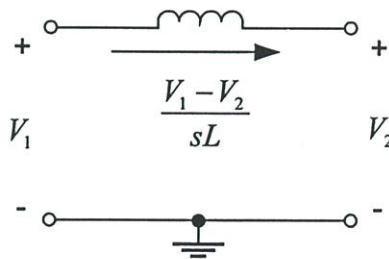
จากโครงสร้างของการเลียนแบบขดลวดเหนี่ยวนำแบบลอยตัวที่ได้กล่าวในหัวข้อ 2.5.3 โดยใช้ไจเรเตอร์แบบเทียบกราวด์ 2 ตัวต่อแบบเรียงกัน ในทำนองเดียวกันเราสามารถใช้อัตราคอนดักเตอร์แทนที่ VCCS แสดงในรูปที่ 2.24(ก)



(ก)



(ข)



(ค)

รูปที่ 2.24 โครงสร้างของวงจรเลียนแบบขดลวดเหนี่ยวนำแบบลอยตัว

อย่างไรก็ตามเราสามารถที่สร้างวงจรเลียนแบบขดลวดเหนี่ยวนำแบบลอยตัวได้อีกรูปแบบหนึ่งโดยใช้ทรานคอนดักเตอร์ที่มีอินพุตเป็นแบบผลต่างสองด้านแทนทรานคอนดักเตอร์แบบเทียบกราวด์ G_{m1} และ G_{m3} ซึ่งสามารถอธิบายได้เป็นสมการดังนี้

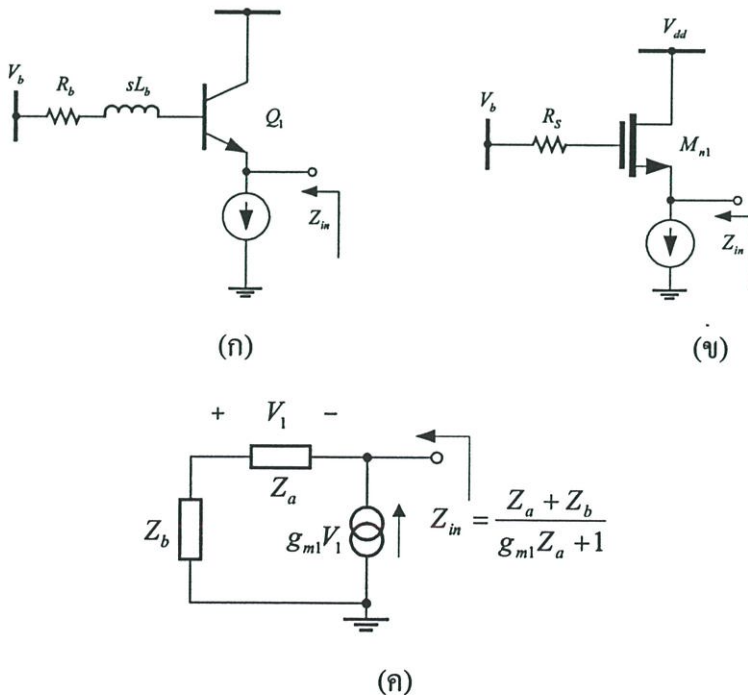
$$\begin{bmatrix} I_1(s) \\ I_2(s) \end{bmatrix} = \frac{G_{m1}}{sC} \begin{bmatrix} G_{m2} & -G_{m2} \\ G_{m2} & -G_{m2} \end{bmatrix} \begin{bmatrix} V_1(s) \\ V_2(s) \end{bmatrix} \quad (2.60)$$

ดังนั้นค่าอินดักแตนซ์จะมีค่าเท่ากับ $L = C / G_{m1} G_{m2}$

จากหัวข้อดังกล่าว เราสามารถพบการประยุกต์ใช้งานของไจเรเตอร์ที่ใช้ทรานคอนดักแตนซ์ใน [56] จากโครงสร้างนี้ถูกเลือกใช้ในการสร้างวงจรเลียนแบบขดลวดเหนี่ยวนำในวิทยานิพนธ์เล่มนี้ ซึ่งข้อดีของการใช้ค่าทรานคอนดักเตอร์คือสามารถควบคุมค่าทรานคอนดักแตนซ์ได้ และสามารถตอบสนองที่ความถี่สูงได้และสามารถสร้างในวงจรรวมได้

2.6 การเลียนแบบขดลวดเหนี่ยวนำโดยใช้ตัวเก็บประจุแอบแฝง

อินพุตอิมพีแดนซ์ของทรานซิสเตอร์ที่แสดงเป็นคุณลักษณะของตัวเหนี่ยวนำมีการนำศึกษาและเสนอใน [57]-[58] ในช่วงปี ค.ศ. 1956 เป็นต้นมา ในปี ค.ศ. 1969 นาย Adam และ Ho นำเสนอวงจรเลียนแบบขดลวดเหนี่ยวนำในที่มีค่าตัวประกอบคุณภาพสูงในย่านความถี่ไมโครเวฟ [59] โดยใช้ผลของพาราซิติคส์ที่แอบแฝงในตัวทรานซิสเตอร์ ซึ่งใช้ทรานซิสเตอร์ที่ต่อในรูปแบบคอลเลกเตอร์ร่วมแสดงในรูปที่ 2.24 (ก) และสามารถแสดงวงจรสมมูลในรูปที่ 2.24(ค)



รูปที่ 2.25 วงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้ผลพาราซิติคส์ที่เกิดจากทรานซิสเตอร์

วงจรมีอินพุทอิมพีแดนซ์มีค่าเท่ากับ (กำหนดให้ $Z_a = \frac{1}{sC_\pi}$ และ $Z_b = R_b + sL_b$)

$$Z_{in}(j\omega) = \frac{g_{m1} + \omega^2 C_\pi (R_b C_{gs} - L g_{m1})}{(g_{m1})^2 + (\omega C_\pi)^2} + j\omega \frac{C_{gs} (R_b g_{m1} - 1 + \omega^2 L C_\pi)}{(g_{m1})^2 + (\omega C_\pi)^2} \quad (2.61)$$

ดังนั้นอินพุทอิมพีแดนซ์จะอยู่ในรูปความต้านทานต่ออนุกรมกับตัวเหนี่ยวนำมีค่าเท่ากับ

$$R_S(\omega) = \frac{g_{m1} + \omega^2 C_\pi (R_b C_{gs} - L g_{m1})}{(g_{m1})^2 + (\omega C_\pi)^2} \quad (2.62ก)$$

$$L_{eq}(\omega) = \frac{C_{gs} (R_b g_{m1} - 1 + \omega^2 L C_\pi)}{(g_{m1})^2 + (\omega C_\pi)^2} \quad (2.62ข)$$

ค่าตัวประกอบคุณภาพของวงจรสามารถมีค่าเป็นสูงมากเมื่อกำหนดให้เงื่อนไขคือ $R_b C_{gs} = L g_{m1}$

สำหรับตัวอย่างของทรานซิสเตอร์แบบซีมอส เมื่อพิจารณาวงจรในรูปที่ (2.25ก) ซึ่งใช้ทรานซิสเตอร์แบบซีมอสที่ต่อในรูปแบบวงจรขยายแบบครนร่วม [60] และสามารถเขียนเป็นวงจรสมมูลดังรูปที่ 2.25(ค) โดยที่ $Z_a = 1/sC_{gs}$ และ $Z_b = R_G$ ดังนั้นอินพุทอิมพีแดนซ์ที่ขาซอสจะมีค่าเท่ากับ

$$Z_{in}(j\omega) = \frac{g_{m1} + \omega^2 C_{gs}^2 R_G}{(g_{m1})^2 + (\omega C_{gs})^2} + j\omega \frac{C_{gs} (R_G g_{m1} - 1)}{(g_{m1})^2 + (\omega C_{gs})^2} \quad (2.63)$$

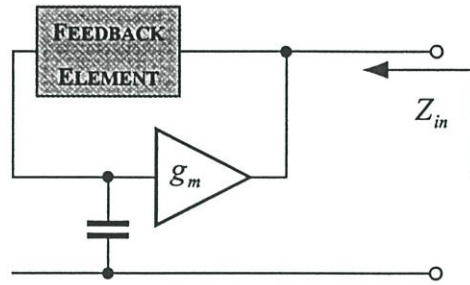
ดังนั้นอินพุทอิมพีแดนซ์ที่ขาซอสจะเป็นตัวความต้านทานต่ออนุกรมกับตัวเหนี่ยวนำที่ขึ้นอยู่กับความถี่ ดังในสมการที่ (2.62)

$$R_S(\omega) = \frac{g_{m1} + \omega^2 C_{gs}^2 R_G}{(g_{m1})^2 + (\omega C_{gs})^2} \quad (2.64ก)$$

$$L_{eq}(\omega) = \frac{C_{gs} (R_G g_{m1} - 1)}{(g_{m1})^2 + (\omega C_{gs})^2} \quad (2.64ข)$$

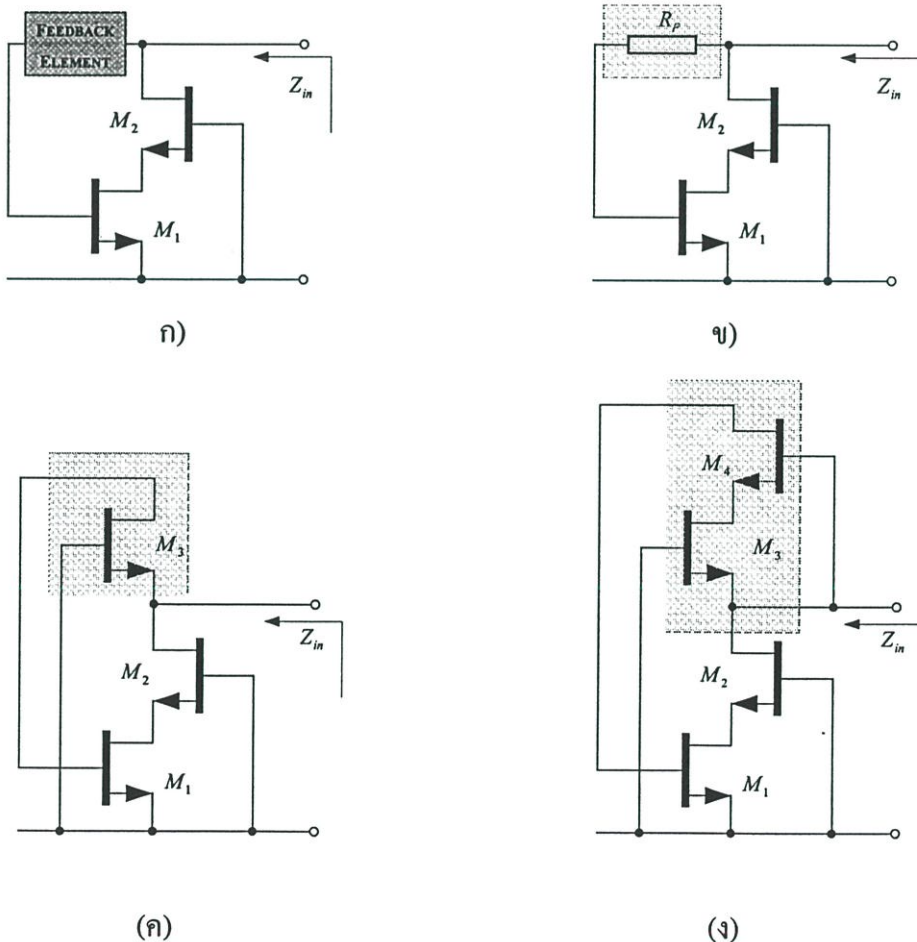
อย่างไรก็ตามคุณลักษณะความเป็นตัวเหนี่ยวนำจะถูกกำหนดโดยเงื่อนไขคือ $R_x > 1/g_{m1}$ ขนาดของอินพุทจะค่อยๆเพิ่มจาก $1/g_{m1}$ จนถึงค่า R_x แต่อย่างไรก็ตามวงจรนี้มีค่าตัวประกอบคุณภาพต่ำ

ในปี ค.ศ. 1988 นาย Hara และคณะในกลุ่ม MMIC ที่ใช้ GaAs FET ได้เสนอวิธีในการสร้างวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้หลักการของวงจรขยายแบบกลับเฟสและการป้อนกลับแบบบวกแสดงในรูปที่ 2.26 โดยหลักการนี้ใช้ความสามารถของตัวเก็บประจุภายในตัวทรานซิสเตอร์เพื่อให้ได้คุณลักษณะของตัวเหนี่ยวนำ



รูปที่ 2.26 การเลียนแบบขดลวดเหนี่ยวนำโดยใช้การป้อนกลับ

หลักการนี้ถูกนำเสนอโดย Hara และคณะ [61]-[62] โดยที่วงจรขยายแบบกลับเฟสถูกแทนที่ด้วยวงจรขยายซอสร่วมแบบคาสโคด (ทรานซิสเตอร์ M_1 และ M_2) และใช้องค์ประกอบของการป้อนกลับเป็นความต้านทาน (R_p) วงจรขยายเกตร่วมและวงจรขยายเกตร่วมแบบคาสโคด ดังรูปที่ 2.27



รูปที่ 2.27 วงจรเลียนแบบขดลวดเหนี่ยวนำของ Hara

เมื่อพิจารณาอินพุทอิมพีแดนซ์ของวงจรในรูปที่ 2.27(ข) จะได้ว่า

$$Z_{in}(j\omega) = \frac{1 + j\omega C_{gs1} R_F}{g_{m1} + j\omega \left[C_{gs1} - C_{gs2} \left(\frac{g_{m1}}{g_{m2}} \right) + \omega^2 C_{gs2} \left(\frac{C_{gs1} C_{gs2}}{g_{m1} g_{m2}} \right) \right]} \quad (2.65)$$

เมื่อทรานซิสเตอร์ M_1 และ M_2 เป็นวงจรถายแบบคาสโคดและถูกกำหนดให้ค่า $g_{m1} = g_{m2} = g_m$ และ $C_{gs1} = C_{gs2} = C_{gs}$ ดังนั้นจากสมการที่ (2.65) สามารถเขียนใหม่ได้ว่า

$$Z_{in}(j\omega) = \frac{1 + j\omega C_{gs} R_F}{g_m + j\omega C_{gs} \left(\omega \frac{C_{gs}}{g_m} \right)^2} \quad (2.66)$$

ในทางเป็นจริงของทรานซิสเตอร์แบบ FET's ที่ใช้ในย่านไมโครเวฟ

$$g_m \gg \omega C_{gs} \left(\omega \frac{C_{gs}}{g_m} \right)^2 \quad (2.67)$$

ด้วยเหตุนี้จึงสามารถทำงานในย่านความถี่ไมโครเวฟได้ จากสมการที่ (2.67) สามารถเขียนเป็นสมการดังนี้

$$(f/f_T)^3 \ll 1 \quad (2.68)$$

โดยที่ความถี่คัทออฟ $f_T (= g_m / 2\pi C_{gs})$: จากสมการที่ (2.68) ความถี่สูงสุดของวงจรมีค่าครึ่งหนึ่งของ f_T จากเหตุผลเหล่านี้สมการที่ (2.66) อินพุทอิมพีแดนซ์สามารถเขียนใหม่ได้ว่า

$$Z_{in}(j\omega) = \frac{1}{g_m} + j\omega \frac{C_{gs} R_F}{g_m} \quad (2.69)$$

จากสมการที่ (2.69) แสดงให้เห็นว่าอินพุทอิมพีแดนซ์จะอยู่ในรูปตัวเหนี่ยวนำต่ออนุกรมกับความต้านทานมีค่าอินดักแตนซ์และความต้านทานเท่ากับ $C_{gs} R_F / g_m$ และ $1/g_m$ ตามลำดับ ค่าอินดักแตนซ์สามารถปรับค่าโดย R_F และความต้านทานที่อนุกรมกับตัวเหนี่ยวนำสามารถทำให้ลดลงได้โดยใช้ส่วนที่ใช้ในการป้อนกลับแบบเกตร่วมหรือการป้อนกลับแบบเกตคาสโคดแทนที่ความต้านทาน R_F ดังรูปที่ 2.27 (ค) และ (ง) ตามลำดับ สำหรับอินพุทอิมพีแดนซ์ของวงจรถายที่ใช้การป้อนกลับแบบเกตร่วม

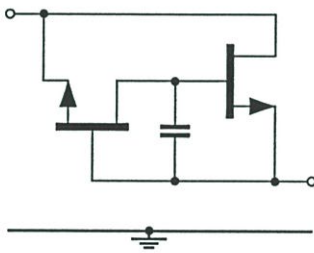
$$Z_{in}(j\omega) = j\omega \frac{C_{gs}}{g_m g_{mf}} \quad (2.70)$$

และที่ใช้การป้อนกลับแบบเกตร่วมคาสโคด

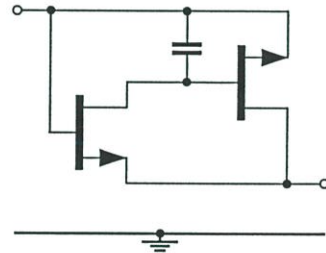
$$Z_{in}(j\omega) = j\omega \frac{C_{gs}}{g_m g_{mf}} \parallel -\frac{C_{gs}}{g_m C_{gsf}} \quad (2.71)$$

ในการวิเคราะห์ห้วงจรดังกล่าวไม่ได้รวมผลของเอาต์พุตคอนดักแตนซ์ เมื่อมีการรวมผลของเอาต์พุตคอนดักแตนซ์ของทรานซิสเตอร์ จะทำให้คุณสมบัติของวงจรแย่งลงและการวิเคราะห์มีความซับซ้อนขึ้น อย่างไรก็ตามวงจรเลียนแบบขดลวดเหนี่ยวนำในรูปที่ 2.27(ง) ถูกสร้างโดยใช้เทคโนโลยี GaAs MESFET มีค่าอินดักแตนซ์อยู่ในช่วง 1-8 nH (ที่ความถี่ 1GHz) ที่มีความถี่เรโซแนนซ์ประมาณ 10 GHz ค่าตัวประกอบคุณภาพเท่ากับ 65 ที่ความถี่ 8 GHz

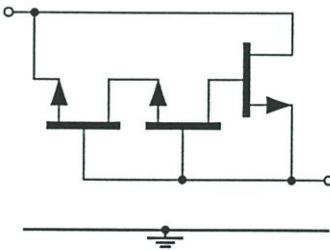
จากการนำเสนอวงจรเลียนแบบขดลวดเหนี่ยวนำของ Hara และคณะทำให้มีการพัฒนาวงจรเกิดขึ้น จากหลักการพื้นฐานนี้เองทำให้งานวิจัยที่เกี่ยวกับวงจรเลียนแบบขดลวดเหนี่ยวนำเกิดขึ้นในปี ค.ศ. 1991 ในกลุ่มของ G.F. Zhang ของคณะ ESIEE [63]-[64] และ Khoury [65]-[66] นำเสนอรูปแบบของวงจรเลียนแบบขดลวดเหนี่ยวนำแบบลอยตัว โดยใช้วิธีการของ CCII (second generation floating inductor) ดังรูปที่ 2.28 อย่างไรก็ตามคุณสมบัติวงจรเหล่านี้ก็คล้ายคลึงกับวงจรของ Hara และคณะ



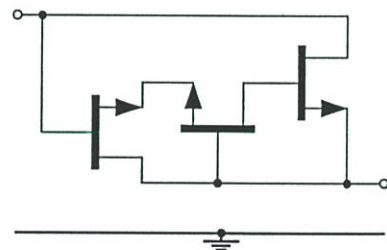
ก) Khoury



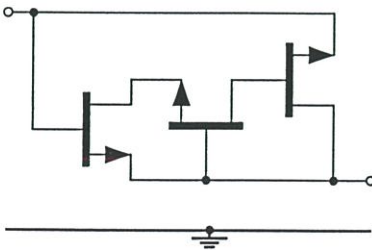
ข) Khoury



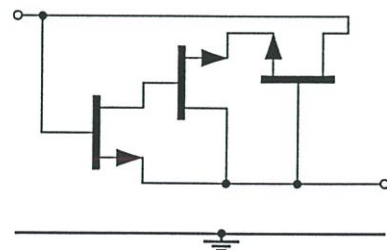
ค) Zhang 1991



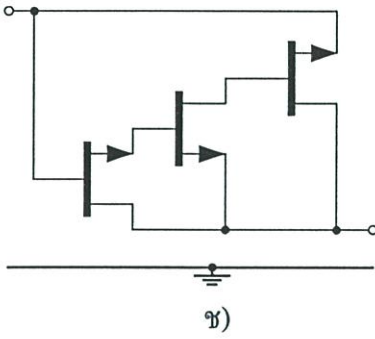
ง)



จ) Zhang 1993

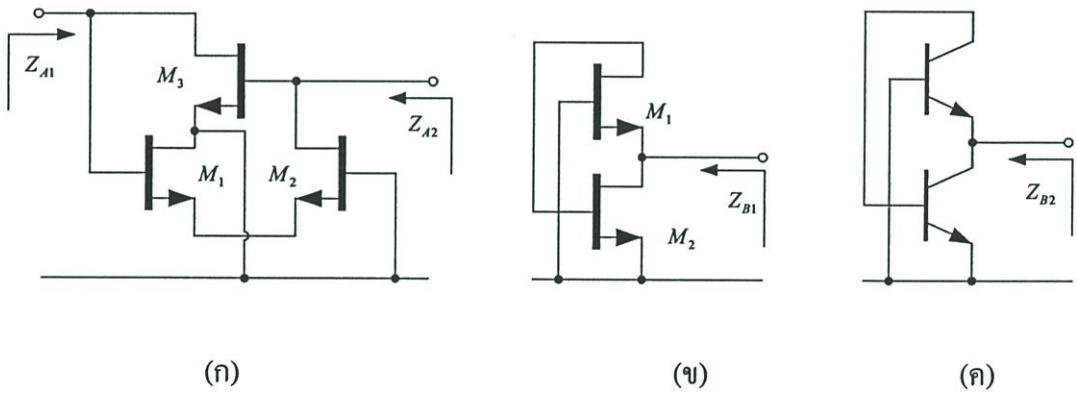


ฉ)



รูปที่ 2.28 วงจรเลียนแบบขดลวดเหนี่ยวนำ CCII

ในปี ค.ศ. 1993 ในกลุ่มของมหาวิทยาลัยเทคโนโลยี Helsinki ของประเทศฟินแลนด์ได้นำเสนอวงจรในรูปแบบใหม่โดยใช้หลักการของไจเรเตอร์ที่ใช้ทรานซิสเตอร์แบบ GaAs MESFET และแบบ ซิลิกอน BJT [67] และ [68] ตามลำดับ ดังรูปที่ 2.29 ในการวิเคราะห์ห้วงจรดังกล่าวโดยคำนึงถึงผลของตัวเก็บประจุแอมแปง C_{gs} , C_{gd} และ g_{ds} ภายในทรานซิสเตอร์ซึ่งให้ผลเป็นคุณลักษณะเป็นตัวเหนี่ยวนำ

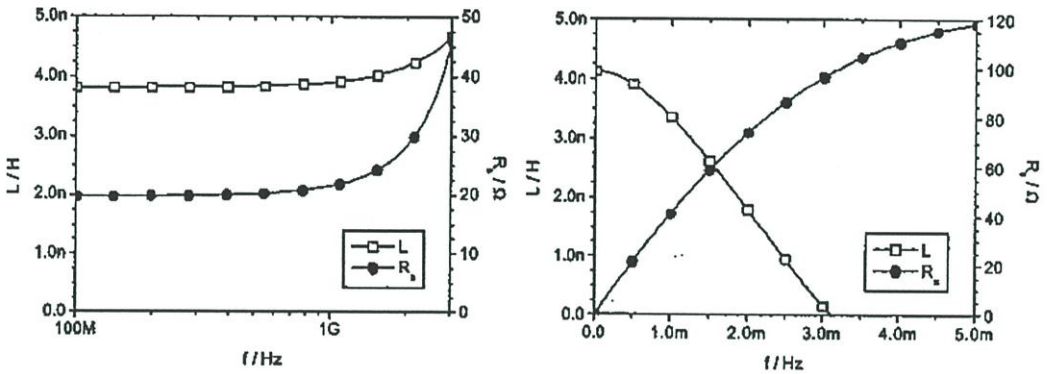


รูปที่ 2.29 วงจรเลียนแบบขดลวดเหนี่ยวนำ (ก) กับ (ข) GaAs MESFET และ (ค) BJT

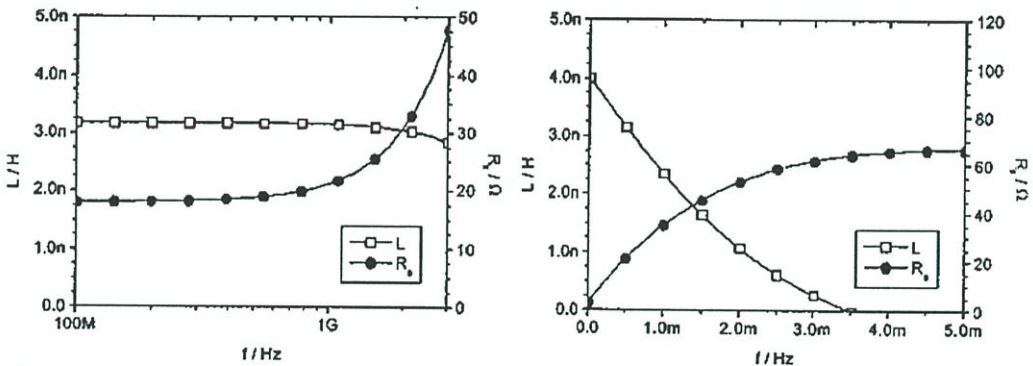
เมื่อพิจารณาวงจรในรูปที่ 2.29(ก) เมื่อพิจารณา Z_{A1} ค่าทรานคอนดักเตอร์แบบบวกได้จากการใช้ทรานซิสเตอร์ M_1 และ M_2 ในรูปแบบครนร่วมกับเกตร่วมตามลำดับ และทรานคอนดักเตอร์แบบลบถูกต้องในลักษณะคอมมอนซอส ในลักษณะคล้ายกันรูปที่ 2.29 (ข) ก็คือการใช้วงจรขยายแบบเกตร่วมและวงจรขยายแบบซอสร่วม ซึ่งเป็นวิธีการของไจเรเตอร์ ซึ่งข้อดีของวิธีการนี้คือมีขนาดเล็กและง่ายต่อการไบอัส ส่วนในรูปที่ 2.29(ค) ใช้หลักการเดียวกันแต่ใช้ทรานซิสเตอร์แบบ BJT

$$L_{eq} = \frac{C_{gs}}{g_m^2 \left(1 - \frac{g_{ds}^2}{g_m^2}\right)}, C_P = C_{gs}, R_S = \frac{1}{g_m \left(\frac{g_m}{g_{ds}} - \frac{g_{ds}}{g_m}\right)}, R_S = \frac{1}{g_m \left(2 \frac{g_{ds}}{g_m} + 1\right)} \quad (2.72)$$

ในการเปรียบเทียบวงจรในรูปที่ 2.27(ค) และ 2.29(ข) ผลการจำลองการทำงานแสดงในรูปที่ 2.30 และ 2.31 ตามลำดับโดยกำหนดให้ $g_{m1} = g_{m2} = g_{m3} = 5 \text{ mS}$ $g_{ds1} = g_{ds2} = g_{ds3} = 500 \text{ } \mu\text{S}$ และ $C_{gs1} = C_{gs2} = C_{gs3} = 0.1 \text{ pF}$ เมื่อความถี่เพิ่มขึ้นค่าอินดักแตนซ์ของ R. Kaunisto ค่อนข้างคงที่และผลกระทบของเอาต์พุตคอนดักแตนซ์ของทรานซิสเตอร์มีค่าน้อยกว่าเนื่องจากใช้จำนวนทรานซิสเตอร์ที่น้อยกว่า



รูปที่ 2.30 วงจรของ Hara ก) ความสัมพันธ์ของ L และ R_s กับความถี่ ข) ความสัมพันธ์ของ L และ R_s กับ g_{ds} ที่ความถี่ 1GHz



รูปที่ 2.31 วงจรของ R. Kaunisto ก) ความสัมพันธ์ของ L และ R_s กับความถี่ ข) ความสัมพันธ์ของ L และ R_s กับ g_{ds} ที่ความถี่ 1GHz

อย่างไรก็ตามข้อเสียหลักที่สำคัญของการใช้ GaAs FET คือ เอาต์พุตคอนดักแตนซ์ g_{ds} ซึ่งมีค่ามากส่งผลทำให้คุณสมบัติของตัวเหนี่ยวนำแย่ง ค่าตัวประกอบคุณภาพของวงจรเลียนแบบขดลวดเหนี่ยวนำสามารถทำให้เพิ่มขึ้นโดยการใช้ความต้านทานแบบลบ [69]-[70] ในหัวข้อนี้นำเสนอวิธีการวิเคราะห์วงจรโดยใช้ทรานซิสเตอร์แบบ MESFET ซึ่งเทคโนโลยีเหล่านี้เหมาะสำหรับการทำงานที่ความถี่สูงประมาณ f_T ของทรานซิสเตอร์ และใช้ผลของตัวเก็บประจุที่แอบแฝงในตัวทรานซิสเตอร์ จากหลักการนี้จะถูกนำไปใช้ในบทที่ 3 ต่อไป

2.7 คุณสมบัติพิเศษพลวัตของวงจรเลียนแบบขดลวดเหนี่ยวนำ

การใช้วงจรเลียนแบบขดลวดเหนี่ยวนำแทนที่ตัวเหนี่ยวนำแบบพาสซีฟในวงจรกรองความถี่ซึ่งที่ต้องคำนึงคือ การกินกำลังงานต่ำ มีความเป็นเชิงเส้นและคุณสมบัติของสัญญาณรบกวน เนื่องจากวงจรเลียนแบบตัวเหนี่ยวนำถูกสร้างด้วยทรานซิสเตอร์ ดังนั้นคุณสมบัติความเป็นเชิงเส้นและคุณสมบัติของสัญญาณรบกวน จะต้องถูกพิจารณาเป็นส่วนสำคัญและสิ่งสำคัญคือการยอมรับช่วงของสัญญาณอินพุตและพิสัยพลวัต ดังนั้นในหัวข้อนี้จะกำหนดมาตรฐานที่สำคัญของวงจรเลียนแบบขดลวดเหนี่ยวนำที่ใช้ในวงจรกรองความถี่แบบอนาล็อก

2.7.1 สัญญาณรบกวนในวงจรเลียนแบบขดลวดเหนี่ยวนำ

เมื่อพิจารณาขดลวดเหนี่ยวนำแบบเชิงเส้น ถ้าป้อนสัญญาณกระแสที่เป็นสัญญาณไซน์เข้าที่อินพุตของวงจร เป็นที่ทราบดีว่าสัญญาณแรงดันที่ตกคร่อมวงจรจะมีรูปร่างเป็นสัญญาณไซน์ที่มีความถี่เดียวกันและมีมุมเฟส 90 องศา แต่มันอาจจะมีความแตกต่างที่ขนาดก็ได้ซึ่งขึ้นอยู่กับขนาดของอิมพีแดนซ์ของอินพุต อย่างไรก็ตามถ้าป้อนอินพุตเข้าที่ตัวเหนี่ยวนำที่ไม่เป็นเชิงเส้น สัญญาณแรงดันที่อินพุตจะมีองค์ประกอบฮาร์โมนิกที่ 1 ดังนั้นในการกำหนดมาตรฐานของการตอบสนองของวงจรเลียนแบบขดลวดเหนี่ยวนำ จึงให้คำนิยามว่า ผลรวมความผิดเพี้ยนที่เกิดจากฮาร์โมนิก (THD: Total Harmonic Distortion) ของสัญญาณถูกกำหนดว่า อัตราส่วนของผลรวมของกำลังงานของฮาร์โมนิกที่ 2 และองค์ประกอบฮาร์โมนิกที่สูงกว่าต่อกำลังงานของความถี่มูลฐาน [71] โดยกำหนดให้อยู่ในรูปของหน่วย dB จะได้ว่า

$$\text{THD} = 10 \log \left(\frac{V_{h2}^2 + V_{h3}^2 + V_{h4}^2 + \dots}{V_f^2} \right) \quad (2.73)$$

ที่ซึ่ง V_f คือขนาดของสัญญาณที่ความถี่มูลฐานและ V_{hi} คือขนาดของสัญญาณของฮาร์โมนิกที่ 1 บางครั้งเราสามารถแสดงค่า THD ให้อยู่ในรูปเปอร์เซ็นต์ จะได้ว่า

$$\text{THD} = \frac{\sqrt{V_{h2}^2 + V_{h3}^2 + V_{h4}^2 + \dots}}{V_f} \times 100 \quad (2.74)$$

ตัวอย่างเช่นค่า THD=0.1 % หมายความว่าขนาดของสัญญาณที่ความถี่มูลฐานมากกว่าขนาดของสัญญาณฮาร์โมนิก 1000 เท่า ค่า THD 0.1 % มีค่าเท่ากับ -60dB

ถ้าขนาดของการตอบสนองของสัญญาณแรงดันที่ยอมรับได้ถูกกำหนดให้เป็น V_{\max} โดยปกติแล้ว THD = 1 % และระดับสัญญาณรบกวนที่ตกคร่อมตัวเหนี่ยวนำมีค่าเท่ากับ V_{noise} ดังนั้นช่วงของการตอบสนองของสัญญาณแรงดันคือพิสัยพลวัตมีค่าเท่ากับ

$$DR = 20 \log \frac{V_{\max}}{V_{\text{noise}}} \quad (2.75)$$

2.7.2 จุดตัดของความถี่มูลฐานกับฮาร์โมนิกอันดับที่ 3 : Third-Order Intercept Point (IP3)

สำหรับวงจรเลียนแบบขดลวดเหนี่ยวนำแบบอินพุตผลต่างสองด้าน องค์ประกอบของการบิดเบี้ยวในอันดับเลขคู่ของสัญญาณแรงดันจะเป็นศูนย์ และด้วยเหตุนี้องค์ประกอบการบิดเบี้ยวอันดับเลขคี่จะมีบทบาทที่สำคัญที่ควรพิจารณา โดยเฉพาะอันดับที่ 3 เมื่อพิจารณาสัญญาณอินพุตตัวเหนี่ยวนำด้วยสัญญาณอินพุตที่เป็นกระแสกับสัญญาณแรงดัน ซึ่งสามารถเขียนให้อยู่ในรูปอนุกรมเทย์เลอร์ของสัญญาณอินพุตได้ว่า

$$V_L(t) = z_1 I_L(t) + z_2 I_L^2(t) + z_3 I_L^3(t) + z_4 I_L^4(t) + \dots \quad (2.76)$$

โดยที่เทอมของเชิงเส้นคือ z_1 ส่วน z_2 , z_3 และ z_4 เป็นเทอมแสดงคุณลักษณะการบิดเบี้ยวในอันดับที่ 2, 3 และ 4 ตามลำดับ เมื่อพิจารณาอินพุตแบบผลต่างสองด้านซึ่งในกรณี z_2 และ z_4 มีค่าน้อยมาก ดังนั้นเราสามารถประมาณค่าสัญญาณแรงดันอินพุตใหม่ได้ว่า

$$V_L(t) = z_1 I_L(t) + z_3 I_L^3(t) \quad (2.77)$$

ถ้ากำหนดให้ $I_L(t)$ เป็นสัญญาณไซน์มีค่าเท่ากับ

$$I_L(t) = A \cos \omega t \quad (2.78)$$

ดังนั้นสัญญาณแรงดันอินพุตสามารถประมาณได้ว่า

$$V_L(t) = z_1 A \cos \omega t + \frac{z_3 A^3}{4} (3 \cos \omega t + \cos 3\omega t) \quad (2.79)$$

โดยที่เทอม 1 และ 3 คือเทอมของมูลฐานและฮาร์โมนิกที่ 3 เราสามารถกำหนดตัวแปรใหม่คือ H_{D1} และ H_{D3} แทนค่าขนาดของเทอมมูลฐานและเทอมฮาร์โมนิกที่ 3 จากสมการที่ (2.79) เราสามารถเขียนได้ดังนี้

$$V_L(t) = H_{D1} \cos(\omega t) + H_{D3} \cos(3\omega t) \quad (2.80)$$

ซึ่งโดยปกติแล้วค่า $(3/4)z_3 A^3 \ll z_1 A$ เราสามารถประมาณในเทอมเชิงเส้นได้ว่า

$$H_{D1} = z_1 A \quad (2.81)$$

และเทอมของฮาร์โมนิกอันดับ 3

$$H_{D3} = \frac{z_3}{4} A^3 \quad (2.82)$$

ดังนั้น HD3 ถูกกำหนดให้เป็นอัตราส่วนของค่า

$$HD3 \equiv \frac{H_{D3}}{H_{D1}} = \left(\frac{z_3}{z_1} \right) \left(\frac{A^2}{4} \right) \quad (2.83)$$

จากสมการที่ (2.83) แสดงให้เห็นว่าค่า HD3 เป็นตัวบ่งบอกบอกลถึงการเกิดฮาร์โมนิกที่ 3 แรงดันตกคร่อมขดลวดเหนี่ยวนำเปรียบเทียบกับสัญญาณที่ความถี่มูลฐาน อย่างไรก็ตามฮาร์โมนิกที่ 3 จะแปรผันตามกำลังกับขนาดของสัญญาณของกระแสอินพุท เมื่อพิจารณาในกรณีการทดสอบความเป็นเชิงเส้นเมื่อสัญญาณกระแสอินพุทประกอบด้วยสัญญาณไซน์ 2 ความถี่ที่มีขนาดเท่ากัน

$$I_L(t) = A \cos(\omega_1 t) + A \cos(\omega_2 t) \quad (2.84)$$

จากสมการที่ (2.77) จะได้สัญญาณแรงดันอินพุทเท่ากับ

$$\begin{aligned} V_L(t) \equiv & \left(z_1 A + \frac{9z_3 A^3}{4} \right) (\cos \omega_1 t + \cos \omega_2 t) \\ & + \left(\frac{z_3 A^3}{4} \right) (\cos 3\omega_1 t + \cos 3\omega_2 t) \\ & + \left(\frac{z_3 A^3}{4} \right) (\cos(2\omega_1 t + \omega_2 t) + \cos(2\omega_2 t + \omega_1 t)) \\ & + \left(\frac{z_3 A^3}{4} \right) (\cos(\omega_1 t - \Delta\omega t) + \cos(\omega_2 t + \Delta\omega t)) \end{aligned} \quad (2.85)$$

โดยที่ $\Delta\omega$ คือความแตกต่างของสัญญาณอินพุท ดังนั้นระดับการผิดเพี้ยนแบบ Intermodulation มีค่าดังนี้

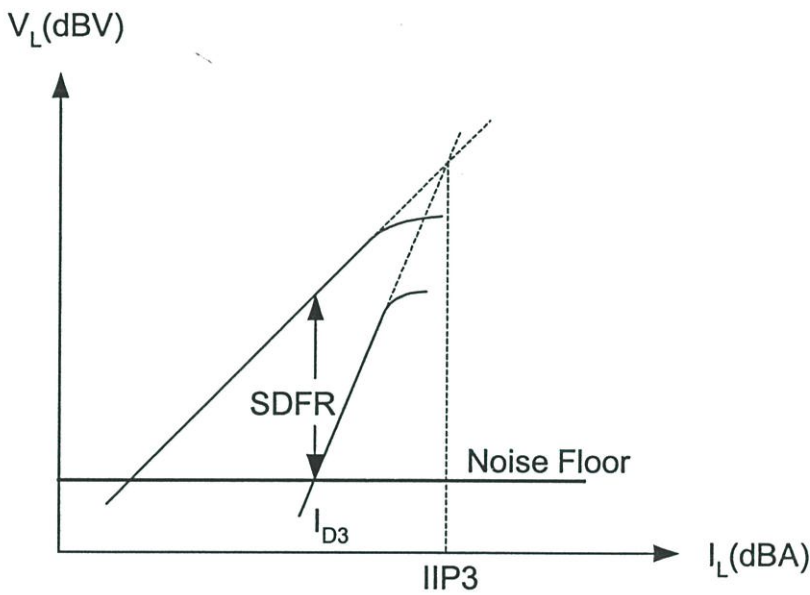
$$I_{D1} = z_1 A \quad (2.86)$$

$$I_{D3} = \frac{3z_3}{4} A^3 \quad (2.87)$$

โดยที่ ID3 คืออัตราส่วนของระดับสัญญาณแรงดันที่เกิดจากอินพุท 2 ความถี่ที่ฮาร์โมนิก $2\omega_2 - \omega_1$ กับระดับสัญญาณแรงดันอินพุทที่ความถี่มูลฐาน มีค่าเท่ากับ

$$ID3 \cong \frac{I_{D3}}{I_{D1}} = \left(\frac{z_3}{z_1} \right) \left(\frac{3A^3}{4} \right) \quad (2.88)$$

จุดตัดอันดับที่ 3 (Third order Intercept point :IIP3) เป็นจุดตัดระหว่างเส้นตรง 2 เส้น ดังในรูปที่ 2.32 จากสมการที่ (2.88) และจะเห็นได้ว่าขนาดของสัญญาณแรงดันอินพุทจะเพิ่มขึ้นเมื่อขนาดของ A เพิ่มขึ้น Spurious-Free Dynamic Range มีนิยามว่าอัตราส่วนของสัญญาณอินพุทต่อสัญญาณรบกวนเมื่อระดับสัญญาณแรงดันอินพุทฮาร์โมนิกที่ 3 ID3 และมีค่าเท่ากับสัญญาณรบกวน Noise Floor



รูปที่ 2.32 การทดสอบ 3rd intermodulation

บทที่ 3

วงจรเลียนแบบขดลวดเหนี่ยวนำในย่านความถี่สูง

3.1 บทนำ

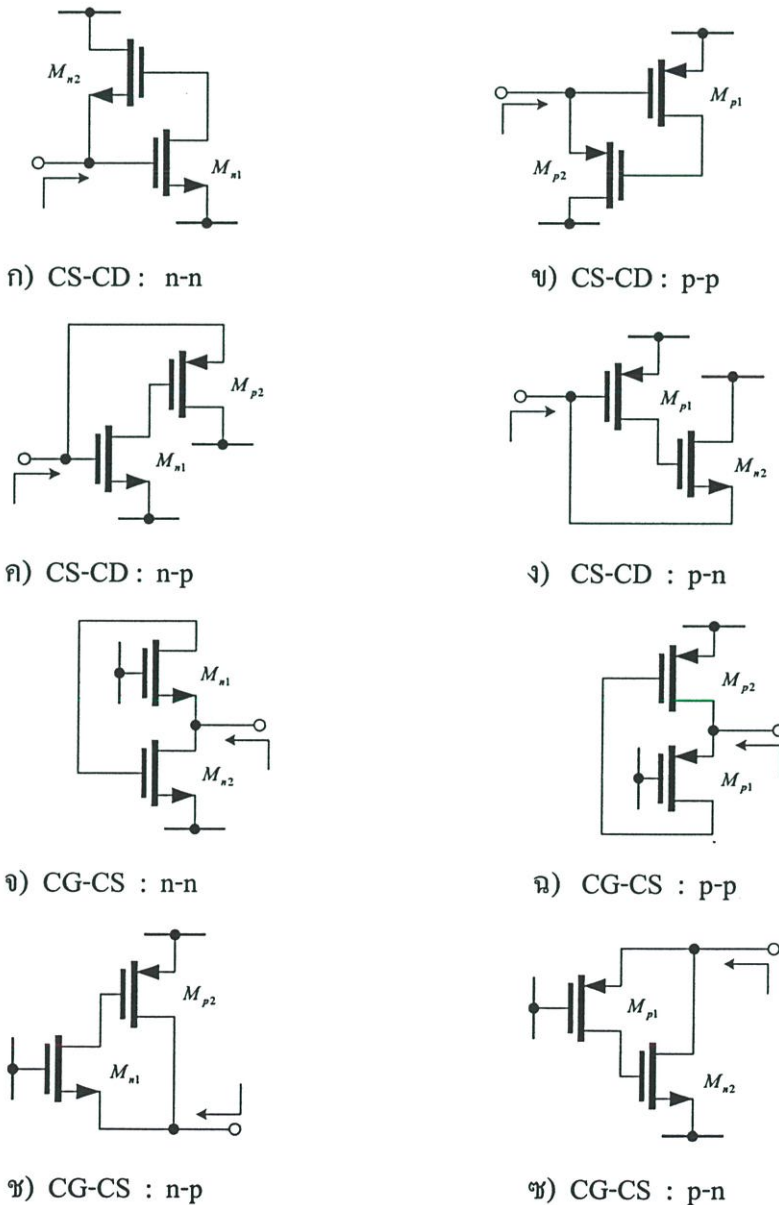
ปี ค.ศ. 1991 นาย Ismail และคณะ [15] ได้นำเสนอวงจรกรองแถบความถี่ผ่านโดยใช้วงจรเลียนแบบขดลวดเหนี่ยวนำแทนตัวเหนี่ยวนำแบบพาสซีฟ วงจรเลียนแบบขดลวดเหนี่ยวนำดังกล่าวถูกสร้างขึ้นโดยใช้โครงสร้างของไจเรเตอร์-ซีและใช้ผลของตัวเก็บประจุที่แอบแฝงในตัวทรานซิสเตอร์แบบซีมอส งานวิจัยชิ้นนี้มีคุณสมบัติของวงจรกรองแถบความถี่ที่ยังห่างไกลกับความจริงมากและไม่เหมาะสมสำหรับการนำไปใช้งานเนื่องจากมีข้อจำกัดของค่าตัวประกอบคุณภาพ แต่สิ่งที่น่าสนใจอย่างมากสำหรับงานนี้คือการแทนที่ตัวเหนี่ยวนำแบบพาสซีฟด้วยทรานซิสเตอร์แบบซีมอสซึ่งใช้พื้นที่ขนาดเล็กเมื่อเปรียบเทียบกับ โครงสร้างของตัวเหนี่ยวนำแบบพาสซีฟ และจนกระทั่งในอดีตจนถึงปัจจุบันมีการนำเสนอวิธีต่างๆ ในการปรับปรุงคุณสมบัติของวงจรเลียนแบบขดลวดเหนี่ยวนำที่ใช้ทรานซิสเตอร์แบบซีมอส อาทิเช่นการนำเสนอเทคนิคที่ใช้ในการปรับปรุงค่าตัวประกอบคุณภาพ และการนำเสนอวงจรเลียนแบบขดลวดเหนี่ยวนำที่มีโครงสร้างของแหล่งจ่ายแรงดันที่ต่ำ

ในบทนี้จะศึกษาถึงวิธีการสร้างวงจรเลียนแบบขดลวดเหนี่ยวนำที่ใช้ทรานซิสเตอร์แบบซีมอสและพิจารณาคุณสมบัติของวงจรเลียนแบบขดลวดเหนี่ยวนำที่ถูกนำเสนอมาก่อนหน้านี้ โดยเริ่มต้นหัวข้อที่ 3.2 จะกล่าวถึงรูปแบบวิธีการสร้างวงจรเลียนแบบขดลวดเหนี่ยวนำที่เหมาะสมสำหรับการทำงานในย่านความถี่สูงโดยใช้ทรานซิสเตอร์แบบซีมอส หัวข้อที่ 3.3 และ 3.4 อธิบายเกี่ยวกับวงจรเลียนแบบขดลวดเหนี่ยวนำที่ใช้โครงสร้างของไจเรเตอร์-ซีในรูปแบบต่างๆ ที่ได้ถูกนำเสนอในรายงานที่ผ่านมา รวมไปถึงการพิจารณาวิธีการปรับปรุงคุณสมบัติของวงจรเลียนแบบขดลวดเหนี่ยวนำ การวิเคราะห์หาอินพุทอิมพีแดนซ์และการพิจารณาข้อดีและข้อเสียของวงจรดังกล่าวเพื่อใช้ศึกษาและเปรียบเทียบกับงานในวิทยานิพนธ์ และในหัวข้อสุดท้ายจะกล่าวถึงบทสรุป

3.2 วิธีการออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำในย่านความถี่สูง

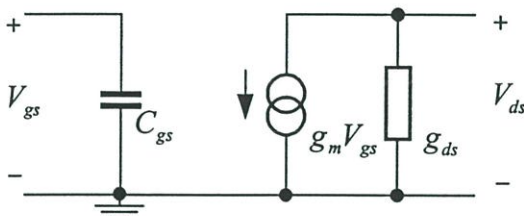
โครงสร้างของไจเรเตอร์เป็น โครงสร้างพื้นฐานสำหรับการออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำ และเมื่อพิจารณาโครงสร้างของไจเรเตอร์-ซีในรูปแบบที่ 2.23 ความเป็นไปได้ของไจเรเตอร์ที่เหมาะสมสำหรับการทำงานของวงจรที่ความถี่สูงคือการใช้ทรานซิสเตอร์ 1 ตัว แทนทรานคอนดักเตอร์ 1 ตัว ดังนั้นวงจรดังกล่าวจะสามารถทำงานที่ความถี่สูงมากๆ ประมาณที่ความถี่ f_T ของทรานซิสเตอร์ ค่าทรานส์คอนดักแตนซ์ G_{m1} และ G_{m2} จะถูกสร้างขึ้น โดยใช้วงจรขยายที่มีทรานซิสเตอร์หนึ่งตัวเช่นวงจรขยายซอร์่วม (Common Source : CS) วงจรขยายเดรนร่วม

(Common Drain : CD) และวงจรถ่ายยแก้คร่วม (Common-Gate:CG) และใช้ตัวเก็บประจุที่เกิดขึ้นภายในทรานซิสเตอร์เหล่านั้นเป็น C_1 และ C_2 เมื่อพิจารณาในส่วนของ CS ทำให้เกิดทรานคอนคักแดนซ์แบบลบ (กระแสเอาต์พุตไหลเข้าไปในวงจรถ่ายย เมื่อป้อนแรงดันอินพุตเป็นบวก) ในขณะที่ส่วนของ CD และ CG ทำให้เกิดทรานคอนคักแดนซ์แบบบวก (กระแสเอาต์พุตไหลออกจากวงจรถ่ายยเมื่อป้อนแรงดันอินพุตเป็นบวก) ด้วยเหตุนี้วงจรถ่ายยแบบขดลวดเหนี่ยวนำสามารถสร้างขึ้นโดยใช้วงจรถ่ายยแบบ CS กับ CD หรือ CS กับ CG และในแต่ละส่วนอาจจะสร้างโดยใช้อุปกรณ์แบบพี-แซนแนลหรือเอ็น-แซนแนลอันใดอันหนึ่ง ดังนั้นความเป็นไปได้ของวงจรถ่ายยแบบขดลวดเหนี่ยวนำที่ใช้ทรานซิสเตอร์ 2 ตัว สามารถสรุปแสดงให้เห็นภาพในรูปที่ 3.1 (ก)-(ข) โดยวงจรถ่ายยเหล่านี้ปราศจากการไบอัสทาง DC

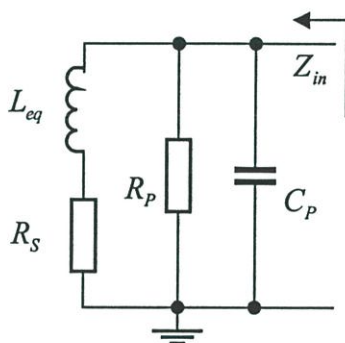


รูปที่ 3.1 วงจรถ่ายยแบบขดลวดเหนี่ยวนำในย่านความถี่สูงโดยใช้ทรานซิสเตอร์ 2 ตัว

พิจารณาการวิเคราะห์สัญญาณขนาดเล็กของวงจรในรูปที่ 3.1 เราสามารถใช้แบบจำลองทรานซิสเตอร์อย่างง่ายในรูปที่ 3.2 แทนลงในทรานซิสเตอร์ M_1 และ M_2 ดังนั้นอินพุทอิมพีแดนซ์ของวงจรในรูปที่ 3.1 สามารถอธิบายเป็นวงจรสมมูลแบบพาสซีฟได้ดังรูปที่ 3.3 โดยที่อุปกรณ์แต่ละตัวมีค่าดังนี้



รูปที่ 3.2 แบบจำลองทรานซิสเตอร์อย่างง่าย



รูปที่ 3.3 วงจรสมมูลของวงจรเลียนแบบขดลวดเหนี่ยวนำ

$$L_{eq} \approx \frac{C_{gs2}}{g_{m1}g_{m2}} \tag{3.1}$$

$$R_S \approx \frac{g_{ds1}}{g_{m1}g_{m2}} \tag{3.2}$$

$$R_P \approx \frac{1}{g_{ds2}} \tag{3.3}$$

$$C_P \approx C_{gs1} \tag{3.4}$$

โดยที่

g_{m1} และ g_{m2} คือ ค่าทรานคอนดักแตนซ์ของทรานซิสเตอร์ M_1 และ M_2 ตามลำดับ

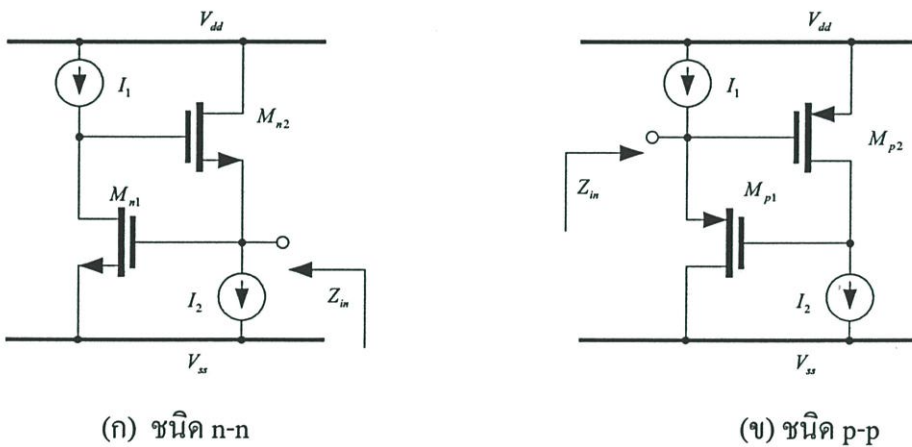
C_{gs1} และ C_{gs2} คือ ค่าคาปาซิแตนซ์ที่เกิดกับขอสของทรานซิสเตอร์ M_1 และ M_2 ตามลำดับ

g_{ds1} และ g_{ds2} คือ ค่าคอนดักแตนซ์ของเดรนกับขอสของทรานซิสเตอร์ M_1 และ M_2 ตามลำดับ

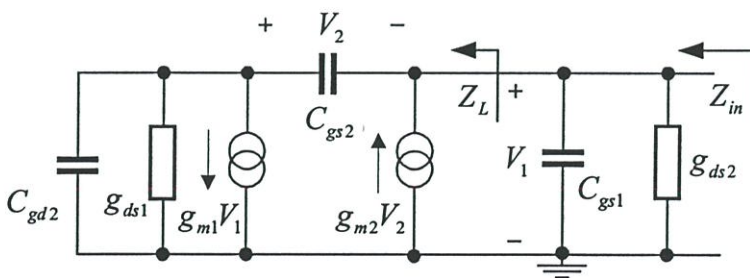
จากรายงานการวิจัยที่ผ่านมาพบว่าการนำเสนอวงจรถ่ายแบบขดลวดเหนี่ยวนำในรูปแบบของ CD-CS และ CG-CS จากกลุ่มนักวิจัยต่างๆ ซึ่งวงจรถ่ายแบบขดลวดเหนี่ยวนำที่ถูกนำเสนอเหล่านี้มีเอกลักษณ์ของโครงสร้างของวงจร คุณสมบัติของวงจร และข้อจำกัดบางประการที่แตกต่างกัน ซึ่งในหัวข้อต่อไปเราจะกล่าวถึงวงจรถ่ายแบบขดลวดเหนี่ยวนำที่ใช้โครงสร้าง CS-CD และ CG-CS และจะเปรียบเทียบข้อดีและข้อเสียของคุณลักษณะต่างๆของวงจรถ่ายแบบขดลวดเหนี่ยวนำในรูปแบบเหล่านี้ ตามลำดับ

3.3 วงจรถ่ายแบบขดลวดเหนี่ยวนำในรูปแบบ CS-CD

วงจรถ่ายแบบขดลวดเหนี่ยวนำในรูปแบบที่ 3.4 เป็นการใช่วงจรทรานซิสเตอร์ 2 ตัวแบบชนิดเดียวกันต่อในรูปแบบซอร์สรวมและเดรนร่วม (CS-CD) วงจรในรูปแบบนี้ถูกนำเสนอโดย Ismail และคณะ [15] เมื่อพิจารณาวงจรในรูปแบบที่ 3.4(ก) ทรานซิสเตอร์ถูกสร้างขึ้นโดยมีทรานซิสเตอร์ M_{n1} ต่อในลักษณะแบบซอร์สรวมและทรานซิสเตอร์ M_{n2} ถูกต่อในลักษณะเดรนร่วม ซึ่งทรานซิสเตอร์ทั้งสองนี้ทำหน้าที่เป็นทรานคอนดักเตอร์แบบลบและแบบบวก ตามลำดับ โดยมีแหล่งจ่ายกระแส I_1 และ I_2 ทำหน้าที่ไบอัสกระแสให้กับทรานซิสเตอร์ M_{n1} และ M_{n2} ตามลำดับ



รูปที่ 3.4 วงจรถ่ายแบบขดลวดเหนี่ยวนำในรูปแบบ CS-CD



รูปที่ 3.5 วงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจรรูปที่ 3.4(ก)

ในรูปที่ 3.5 แสดงวงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจรในรูปที่ 3.4(ก) อินพุทอิมพีแดนซ์ของวงจรเกิดจากการขนานกันระหว่างตัวเก็บประจุ $C_p = C_{gs1}$ กับความต้านทาน $R_p = 1/g_{ds2}$ และอิมพีแดนซ์ Z_L ซึ่งแสดงในสมการที่ (3.5) (สมมุติให้ $g_m \gg g_{ds}$ และ $C_{gs} \gg C_{gd}$)

$$Z_L(s) = \frac{g_{ds1} + sC_{gs2}}{(g_{m1} + sC_{gd2})(g_{m2} + sC_{gs2})} \quad (3.5)$$

คุณลักษณะของอิมพีแดนซ์ Z_L ซึ่งประกอบด้วย 1 ซีโรและ 2 โพล โดยมีความถี่ซีโร $\omega_z = g_{ds1}/C_{gs2}$ และความถี่โพลเด่นคือ $\omega_p = g_{m2}/C_{gs2}$ ค่ายเหตุนี้อินพุทอิมพีแดนซ์จะแสดงความเป็นตัวเหนี่ยวนำ โดยเริ่มจาก ω_z จนถึงความถี่ ω_p ซึ่งก็คือความถี่ f_T ของทรานซิสเตอร์ M_{n2} นั้นเอง ดังนั้นเพื่อให้วงจรแสดงคุณลักษณะของความตัวเหนี่ยวนำในช่วงแถบความถี่ให้กว้างขึ้นค่า g_{ds1} จะต้องถูกทำให้มีค่าลดลง และเมื่อพิจารณาส่วนจริงกับส่วนจินตภาพของสมการที่ (3.5) อิมพีแดนซ์ Z_L สามารถแสดงให้อยู่ในรูปความต้านทาน(ไม่ต้องการ) ต่ออนุกรมกับตัวเหนี่ยวนำ แสดงในสมการที่ 3.6(ก) และ(ข) ตามลำดับ

$$R_S(\omega) = \frac{\frac{g_{ds1}}{g_{m1}g_{m2}} + \omega^2 \frac{C_{gs2}}{g_{m1}g_{m2}} \left(\frac{C_{gs2}}{g_{m2}} + \frac{C_{gd2}}{g_{m1}} \right)}{\left(1 - \omega^2 \frac{C_{gd2}C_{gs2}}{g_{m1}g_{m2}} \right)^2 + \omega^2 \left(\frac{g_{m1}C_{gs2} + C_{gd2}g_{m2}}{g_{m1}g_{m2}} \right)^2} \quad (3.6ก)$$

$$L_{eq}(\omega) = \frac{\frac{C_{gs2}}{g_{m1}g_{m2}} - \omega^2 \left(\frac{C_{gs2}}{g_{m1}g_{m2}} \right)^2 C_{gd2}}{\left(1 - \omega^2 \frac{C_{gd2}C_{gs2}}{g_{m1}g_{m2}} \right)^2 + \omega^2 \left(\frac{g_{m1}C_{gs2} + C_{gd2}g_{m2}}{g_{m1}g_{m2}} \right)^2} \quad (3.6ข)$$

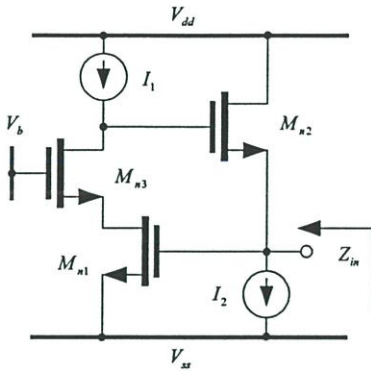
เมื่อพิจารณาสมการที่ (3.6ก) และ (3.6ข) ที่ความถี่ต่ำ ($\omega \ll \omega_T$) จะได้ว่า

$$R_S \approx \frac{g_{ds1}}{g_{m1}g_{m2}} \quad (3.7ก)$$

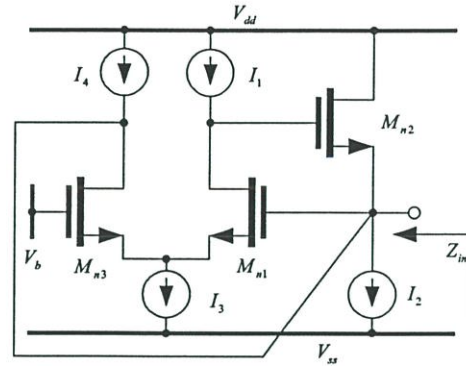
$$L_{eq} \approx \frac{C_{gs2}}{g_{m1}g_{m2}} \quad (3.7ข)$$

ค่าอินดักแตนซ์ของวงจรสามารถควบคุมได้โดยค่า g_{m1} หรือ g_{m2} ซึ่งทำได้โดยการปรับค่ากระแสไบอัส I_1 และ I_2 ตามลำดับ อย่างไรก็ตามตัวเหนี่ยวนำที่ถูกลำเสนอในรูปแบบนี้มีค่าตัวประกอบคุณภาพต่ำ เนื่องจากผลของความต้านทาน R_S และค่า R_p วิธีการหนึ่งในการปรับปรุงค่าตัวประกอบคุณภาพของวงจรคือการลดค่าความต้านทานอนุกรม R_S (ลดค่า g_{ds1}) การลดค่าเอาต์พุท

คอนดักแตนซ์ของทรานซิสเตอร์ M_{n1} ทำให้โดยใช้เทคนิคคาสโคดซึ่งถูกนำเสนอโดย Thanachayanont และ Payne [72] รูปที่ 3.6(ก)



ก) ใช้เทคนิคคาสโคด



ข) ใช้การป้อนกลับแบบบวก

รูปที่ 3.6 วงจรเลียนแบบขดลวดเหนี่ยวนำแบบ CS-CD ที่ถูกปรับปรุงให้มีค่าตัวประกอบคุณภาพสูง

ทรานซิสเตอร์ M_{n3} ถูกต่อแบบเกตร่วมและถูกวางซ้อนบนทรานซิสเตอร์ M_{n1} ผลก็คือทำให้ทรานซิสเตอร์แบบลบ G_{m1} มีค่าเอาต์พุตอิมพีแดนซ์ที่สูงกว่าการใช้ทรานซิสเตอร์ 1 ตัว และเป็นการลดผลของปรากฏการณ์ของมิลเลอร์ (Miller effect) เมื่อวิเคราะห์วงจรสมมูลสำหรับสัญญาณขนาดเล็กในรูปที่ 3.6(ก) สามารถอธิบายเป็นวงจรสมมูลแบบพาสซีฟโดยมีอินพุตอิมพีแดนซ์เกิดจากการขนานกันระหว่าง $R_p = 1/g_{ds2}$ $C_p = C_{gs1}$ และอิมพีแดนซ์ $Z_L (R_s + j\omega L_{eq})$ โดยที่อินดักแตนซ์และความต้านทานมีค่าเท่ากับ ($g_{m1} \gg g_{ds1}$ และ ไม่พิจารณา C_{gd})

$$R_S(\omega) = \frac{\frac{g_{ds1}g_{ds3}}{g_{m1}g_{m2}g_{m3}} + \left(\omega \frac{C_{gs2}}{g_{m2}}\right)^2 \left(\frac{g_{m3}}{C_{gs3}} - \frac{g_{m2}}{C_{gs2}}\right) \frac{g_{m3}}{C_{gs3}} \frac{g_{m1}}{g_{ds3}} + \omega^4 \left(\frac{g_{ds3}C_{gs2}C_{gs3}}{g_{m3}g_{m2}g_{m1}}\right)^2}{\left(1 - \omega^2 \frac{g_{ds3}C_{gs2}C_{gs3}}{g_{m3}g_{m2}g_{m1}}\right)^2 + \omega^2 \left(\frac{g_{ds3}C_{gs3}}{g_{m3}g_{m1}} + \frac{C_{gs2}}{g_{m2}}\right)^2} \quad (3.8ก)$$

$$L_{eq}(\omega) = \frac{C_{gs2}}{g_{m1}g_{m2}} \cdot \frac{1 + \omega^2 \left(\frac{g_{ds3}C_{gs3}}{g_{m3}g_{m1}} + \frac{C_{gs2}}{g_{m2}}\right) \frac{1}{g_{m1}}}{\left(1 - \omega^2 \frac{g_{ds3}C_{gs2}C_{gs3}}{g_{m3}g_{m2}g_{m1}}\right)^2 + \omega^2 \left(\frac{g_{ds3}C_{gs3}}{g_{m3}g_{m1}} + \frac{C_{gs2}}{g_{m2}}\right)^2} \quad (3.8ข)$$

เมื่อพิจารณาที่ความถี่ต่ำ ($\omega \ll \omega_T$) จากสมการที่ (3.8ก) และ (3.8ข) จะได้ว่า

$$R_S = \frac{g_{ds1}g_{ds3}}{g_{m1}g_{m2}g_{m3}} \quad (3.9ก)$$

$$L_{eq} = \frac{C_{gs2}}{g_{m1}g_{m2}} \quad (3.9\text{ข})$$

จากสมการที่ (3.9ก) แสดงให้เห็นว่าค่าความต้านทานอนุกรมสามารถควบคุมได้ซึ่งขึ้นอยู่กับอัตราส่วน g_{ds3}/g_{m3} และเมื่อเปรียบเทียบกับสมการที่ (3.7ก) จะเห็นได้ว่าค่าความต้านทานอนุกรม R_s ของวงจรรูปที่ 3.6(ก) จะมีค่าต่ำกว่าวงจรรูปที่ 3.4 อยู่ g_{m3}/g_{ds3} เท่า และเมื่อพิจารณาความถี่สูงขึ้นไป (พิจารณาในเทอม ω^2) วงจรสามารถมีค่าตัวประกอบคุณภาพที่สูงมาก ถ้ากำหนดให้

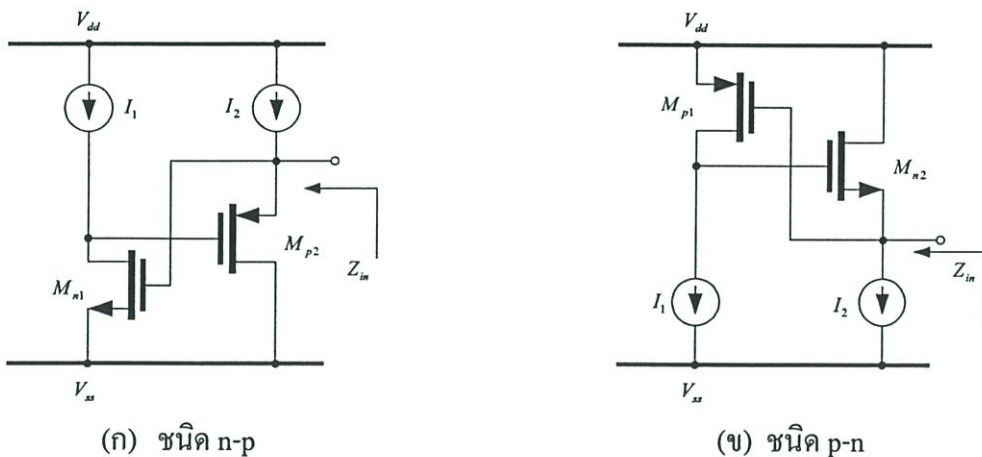
$$\frac{g_{m3}}{C_{gs3}} - \frac{g_{m2}}{C_{gs2}} = 0 \quad (3.10)$$

สำหรับทางเลือกหนึ่งในการปรับปรุงค่าตัวประกอบคุณภาพของวงจรเลียนแบบขดลวดเหนี่ยวนำ แสดงให้เห็นในรูปที่ 3.6(ข) ซึ่งเป็นการใช้วิธีการของการป้อนกลับ 2 ครั้ง (double-feedback) ซึ่งถูกนำเสนอโดย Yodprasit และ Ngarmnil [73] วิธีดังกล่าวจะใช้วงจรความต้านทานแบบลบ R_n มาหักล้างกับความต้านทาน R_p โดยตรงซึ่งความต้านทานแบบลบนี้ออกสร้างขึ้นโดยใช้วงจรขยายผลต่างแบบซอสร์วมโดยทรานซิสเตอร์ M_{n1} และ M_{n3} แสดงให้เห็นในสมการที่ (3.11) โดยทรานซิสเตอร์เหล่านี้จะทำหน้าที่แปลงสัญญาณแรงดันอินพุทให้เป็นสัญญาณกระแสในทิศทางตรงกันข้ามกับกระแสอินพุทนี้คือวิธีการป้อนกลับแบบบวก (กำหนดให้ $g_{m1} = g_{m3} = g_m$)

$$R_n = -\frac{2}{g_m} \quad (3.11)$$

สำหรับการป้อนกลับแบบลบคือวิธีการของไจเรเตอร์-ซี จากการนำเสนอทั้งสองวิธีนี้จะทำให้วงจรเลียนแบบขดลวดเหนี่ยวนำมีค่าตัวประกอบคุณภาพสูงแต่อย่างไรก็ตามเมื่อพิจารณาความต้องการใช้แหล่งจ่ายแรงดันต่ำที่สุดของวงจรในรูปที่ 3.6(ก) และ(ข) คือ $2V_{GS} + V_{DSAT}$ ซึ่งทั้งสองวงจรมีไม่เหมาะสมสำหรับการนำไปใช้งานที่ความถี่สูงและที่แหล่งจ่ายแรงดันต่ำ

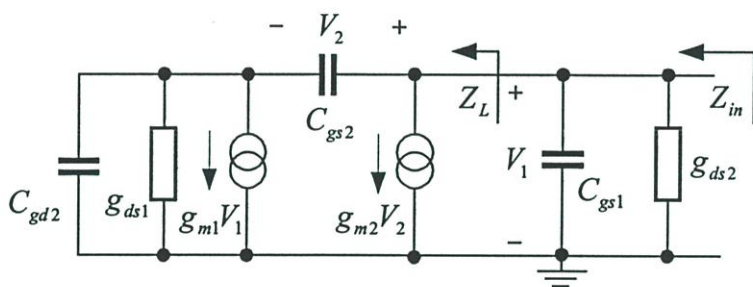
เมื่อพิจารณาวงจรเลียนแบบขดลวดเหนี่ยวนำในรูปแบบเดียวกันแต่ใช้ทรานซิสเตอร์แบบต่างชนิดกันคือ n-p และ p-n แสดงในรูปที่ 3.7(ก) และ (ข) ตามลำดับ ซึ่งในรูปแบบนี้ถูกนำเสนอโดย Lin และ Payne [74] เมื่อพิจารณาวงจรในรูปที่ 3.7(ก) โครงสร้างไจเรเตอร์-ซีถูกสร้างขึ้นโดยใช้ทรานซิสเตอร์ M_{n1} ถูกต่อในลักษณะซอสร์วมกับทรานซิสเตอร์ M_{p2} ถูกต่อในลักษณะเดรนร่วมและใช้ตัวเก็บประจุ C_{gs2} ของทรานซิสเตอร์ M_{p2} ในรูปที่ 3.8 แสดงวงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจรในรูปที่ 3.7(ก) จะเห็นได้ว่าวงจรมีคล้ายคลึงกับวงจรสมมูลสำหรับสัญญาณขนาดเล็กในรูปที่ 3.5 ด้วยเหตุนี้อินพุทอิมพีแดนซ์ของวงจรมีค่าเหมือนกันกับวงจรในรูปที่ 3.4 ดังในสมการที่ (3.5)



(ก) ชนิด n-p

(ข) ชนิด p-n

รูปที่ 3.7 วงจรเลียนแบบขดลวดเหนี่ยวนำในรูปแบบ CS-CD



รูปที่ 3.8 วงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจรในรูปที่ 3.7

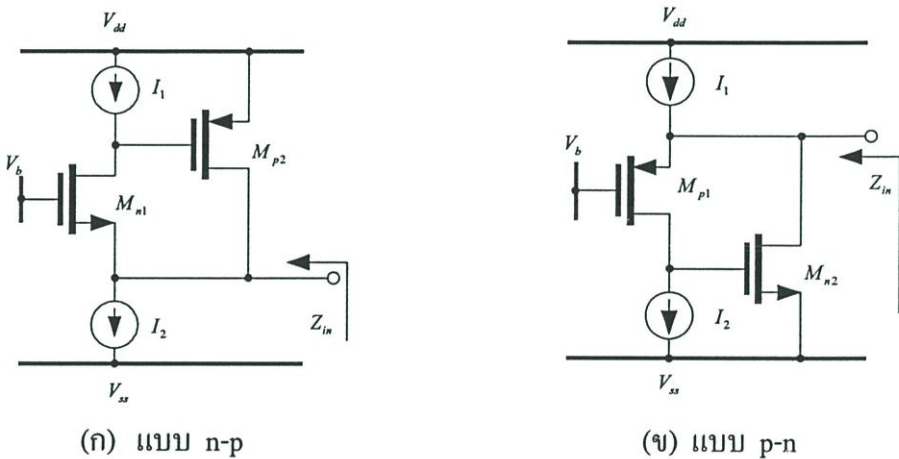
เมื่อพิจารณาเงื่อนไขการไบอัสให้กับวงจรในรูปที่ 3.7(ก) สำหรับทรานซิสเตอร์ทำงานในย่านอิมิตัววงจรนี้ต้องการเงื่อนไขดังนี้

$$V_{DSAT2} < |V_{THn1}| - |V_{THp2}| \tag{3.12}$$

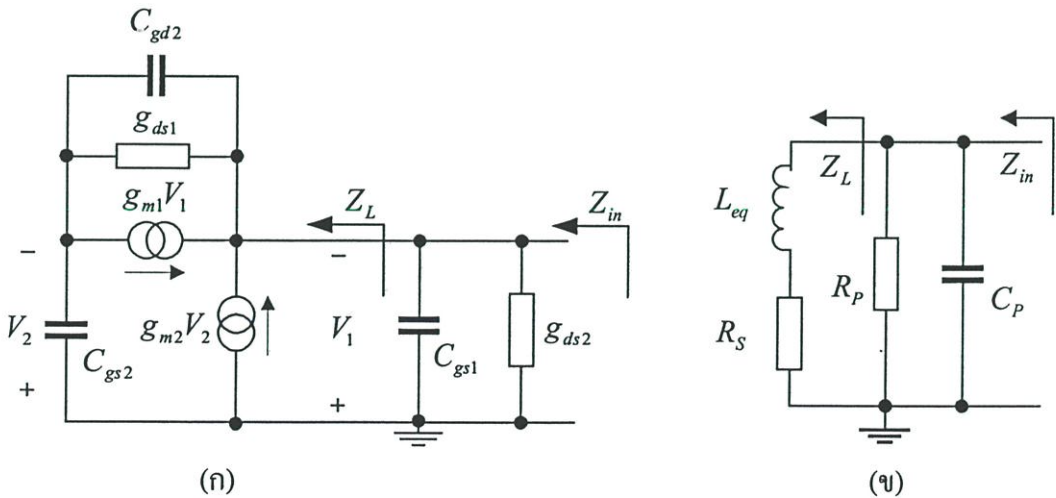
ในขบวนการผลิตในเทคโนโลยีซีมอสสมัยใหม่ ความแตกต่างของแรงดันขีดเริ่มของทรานซิสเตอร์ชนิด n และ p โดยปกติจะมีค่าประมาณ 50mV ด้วยเหตุนี้ผลก็คือ f_T ของทรานซิสเตอร์ M_{p2} จะมีค่าต่ำทำให้มีขีดจำกัดในการทำงานของวงจรเลียนแบบขดลวดเหนี่ยวนำที่ความถี่สูง ซึ่งจะเห็นได้ว่าขบวนการผลิตที่แรงดันขีดเริ่มมากกว่าหรือเท่ากับ ทรานซิสเตอร์ M_{p2} จะถูกบังคับให้ทำงานในย่าน weak inversion ส่งผลทำให้วงจรไม่สามารถทำงานในย่านความถี่สูงได้ ข้อเสียอีกอย่างหนึ่งของวงจรเลียนแบบขดลวดเหนี่ยวนำที่นำโดย Lin และ Payne นี้คือมีค่าตัวประกอบคุณภาพต่ำ เนื่องจากผลค่าเอาต์พุตคอนดักแตนซ์ของทรานซิสเตอร์ อย่างไรก็ตามเมื่อพิจารณาความต้องการใช้แหล่งจ่ายแรงดันต่ำสุดของวงจรนี้มีค่าเท่ากับ $V_{GS} + 2V_{DSAT}$ ซึ่งมีความต้องการใช้แหล่งจ่ายแรงดันต่ำกว่าโครงสร้างของวงจรในรูปแบบ CD-CS ที่ใช้ทรานซิสเตอร์ชนิดเดียวกัน

3.4 วงจรเลียนแบบขดลวดเหนี่ยวนำในรูปแบบ CG-CS

เมื่อพิจารณาโครงสร้างวงจรเลียนแบบขดลวดเหนี่ยวนำที่ใช้ทรานซิสเตอร์ต่อในลักษณะเกตร่วมกับขอสระร่วม (CG-CS) และใช้ทรานซิสเตอร์ต่างชนิดกันถูกนำเสนอโดย Thanachayanont [75] แสดงในรูปที่ 3.9 พิจารณาวงจรในรูปที่ 3.9(ก) ใจเรเตอร์สามารถสร้างได้โดยใช้ทรานซิสเตอร์ (M_{n1}) ชนิด NMOS ต่อแบบเกตร่วมและทรานซิสเตอร์ (M_{p2}) ชนิด PMOS ต่อเป็นแบบขอสระร่วม โดยที่ I_1 และ I_2 คือแหล่งจ่ายกระแสไบอัสให้กับทรานซิสเตอร์ M_{n1} และ M_{p2} ตามลำดับ ส่วนในรูปที่ 3.9(ข) สามารถอธิบายในลักษณะคล้ายกัน



รูปที่ 3.9 วงจรเลียนแบบขดลวดเหนี่ยวนำในรูปแบบ CG-CS



รูปที่ 3.10 วงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจรในรูปที่ 3.9(ก)

ในการวิเคราะห์วงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจรในรูปที่ 3.9(ก) สามารถแสดงให้เห็นในรูปที่ 3.10 ซึ่งเป็นการแสดงอิมพีแดนซ์ของ Z_{in} ที่อยู่ในรูปของการขนานกันระหว่าง

$C_p = C_{gs1}$ กับ $R_p = 1/g_{ds2}$ และอิมพีแดนซ์ Z_L ซึ่งสามารถเขียนได้ในสมการที่ (3.13) (กำหนดให้ $g_m \gg g_{ds}$ และ $C_{gs} \gg C_{gd}$)

$$Z_L(s) = \frac{g_{ds1} + sC_{gs2}}{(g_{m2} + sC_{gs2})(g_{m1} + sC_{gd2})} \quad (3.13)$$

อิมพีแดนซ์ Z_L ในสมการที่ (3.13) แสดงคุณลักษณะของตัวเหนี่ยวนำที่มี 2 โพลและ 1 ซีโร กล่าวคือที่ตำแหน่งซีโรและโพลคือ $\omega_{z1} = g_{ds1}/C_{gs2}$ $\omega_{p1} = g_{m2}/C_{gs2}$ และ $\omega_{p2} = g_{m1}/C_{gd2}$ ตามลำดับ ดังนั้นคุณลักษณะความเป็นตัวเหนี่ยวนำวงจรจะมีแบนด์วิดท์เริ่มจาก ω_{z1} ขึ้นไปจนถึง ω_{p1} ซึ่งมีค่าเท่ากับ $\omega_T (= 2\pi f_T = g_{m2}/C_{gs2})$ ของทรานซิสเตอร์ M_{p2} และเมื่อพิจารณาในส่วนจริงและจินตภาพของ Z_L สามารถที่อธิบายให้อยู่ในรูปผลของตัวเหนี่ยวนำและความต้านทาน (R_S) ต่ออนุกรมกันโดยสามารถเขียนอย่างประมาณได้ว่า (กำหนดให้ $g_m \gg g_{ds}$ และ $C_{gs} \gg C_{gd}$)

$$\begin{aligned} \text{Im}[Z_L(j\omega)] &= \omega \cdot \frac{C_{gs2}}{g_{m1}g_{m2}} \frac{1 - \omega^2 \left[\frac{C_{gs2}}{g_{m1}g_{m2}} \right] C_{gd2}}{\left(1 - \omega^2 \frac{C_{gd2}C_{gs2}}{g_{m1}g_{m2}} \right)^2 + \omega^2 \left(\frac{C_{gd2}}{g_{m1}} + \frac{C_{gs2}}{g_{m2}} \right)^2} \\ &\equiv \omega \cdot L_{eq} \end{aligned} \quad (3.14ก)$$

$$\begin{aligned} \text{Re}[Z_L(j\omega)] &= \frac{\frac{g_{ds1}}{g_{m1}g_{m2}} + \left(\omega \frac{C_{gs2}}{g_{m2}} \right)^2 \cdot \frac{1}{g_{m1}} \left(1 + \frac{g_{m2}C_{gd2}}{g_{m1}C_{gs2}} \right)^2}{\left(1 - \omega^2 \frac{C_{gd2}C_{gs2}}{g_{m1}g_{m2}} \right)^2 + \omega^2 \left(\frac{C_{gd2}}{g_{m1}} + \frac{C_{gs2}}{g_{m2}} \right)^2} \\ &\equiv R_S \end{aligned} \quad (3.14ข)$$

จากสมการที่ (3.14ก) และ (3.14ข) พิจารณาที่ความถี่ต่ำ ($\omega \ll \omega_T$) ผลของค่าอินดักแตนซ์ L_{eq} และค่าความต้านทาน R_S จะมีค่าเท่ากับ

$$L_{eq} = \frac{C_{gs2}}{g_{m1}g_{m2}} \quad (3.15ก)$$

$$R_S = \frac{g_{ds1}}{g_{m1}g_{m2}} \quad (3.15ข)$$

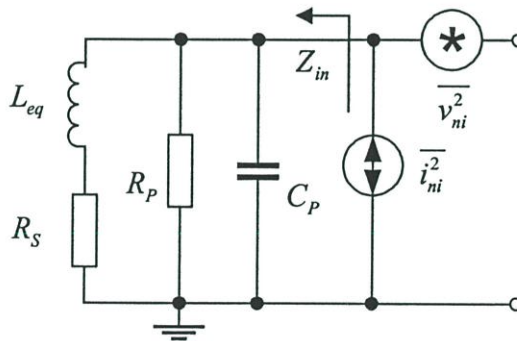
สมการที่ (3.15ก) และ (3.15ข) แสดงให้เห็นว่าที่ความถี่ต่ำทั้งค่าอินดักแตนซ์และค่าความต้านทานสามารถควบคุมได้โดยขึ้นอยู่กับค่า g_{m2} (หรือ g_{m1}) และ g_{ds1} ตามลำดับ จะเห็นได้ว่าค่า g_{ds1} เป็นตัว

กำหนดคุณลักษณะของค่าความเป็นตัวเหนี่ยวนำที่ความถี่ทางด้านต่ำ ด้วยเหตุนี้การลดค่า g_{ds1} จะทำให้ช่วงทางความถี่ของตัวเหนี่ยวนำกว้างขึ้นและมีค่าตัวประกอบคุณภาพสูงขึ้น แต่เมื่อพิจารณาที่ความถี่สูงขึ้นไปในเทอม ω^2 การลดค่า g_{ds1} อย่างเดียวยังมีผลทำให้ค่าความต้านทาน R_S มีค่าเปลี่ยนแปลงน้อยมาก จากที่กล่าวมาแล้วในหัวข้อ 2.2 แล้วว่าความต้านทาน R_p ($1/g_{ds2}$) จะมีผลต่อค่าตัวประกอบคุณภาพที่ความถี่สูงคั้งนั้นการลดค่า g_{ds2} จึงมีผลต่อค่าตัวประกอบคุณภาพที่ความถี่ใกล้กับความถี่ self-resonance

เมื่อพิจารณาความสามารถในการแกว่งของสัญญาณของวงจรในรูปที่ 3.9(ก) ถูกจำกัดโดยแรงดัน gate overdrive $V_{gt} = V_{gs} - V_{TH}$ ถ้า V_{gt} มีค่ามากวงจรจะมีความเป็นเชิงเส้นสูง อย่างไรก็ตามจะทำให้แหล่งจ่ายแรงดันและกำลังงานที่ใช้เพิ่มขึ้นตามไปด้วย แหล่งจ่ายสัญญาณรบกวน input-referred ของวงจรแสดงในรูปที่ 3.11 เขียนเป็นสมการที่ (3.16ก) และ (3.16ข) โดยค่าพารามิเตอร์ทั้งหมดมีความหมายดังนี้ γ คือ noise factor ของ FET channel length และ $\overline{i_{b1}^2}$ กับ $\overline{i_{b2}^2}$ คือสัญญาณกระแสรบกวน mean-squared ของ I_1 และ I_2 ตามลำดับ จะเห็นได้ว่าค่า g_{m1} ควรจะมีค่าสูงและ g_{m2} ควรจะมีค่าต่ำสำหรับการทำงานของวงจรที่มีสัญญาณรบกวนต่ำ

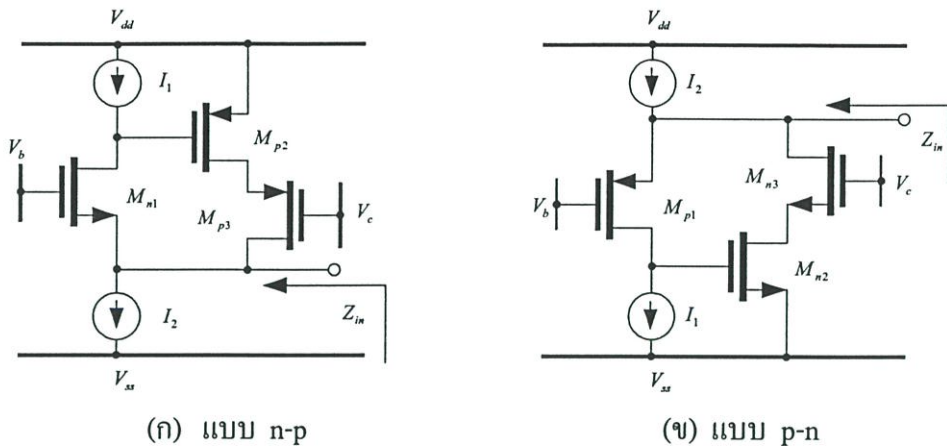
$$\overline{i_{ni}^2} = 4kT\gamma g_{m2}\Delta f + \overline{i_{b2}^2} \quad (3.16ก)$$

$$\overline{v_{ni}^2} = \frac{4kT\gamma g_{m1}\Delta f + 4kT\gamma g_{mnb}\Delta f + \overline{i_{b1}^2}}{(g_{m1} + g_{mb1})^2} \quad (3.16ข)$$



รูปที่ 3.11 วงจรสมมูลแบบพาสซีฟที่มีสัญญาณรบกวน

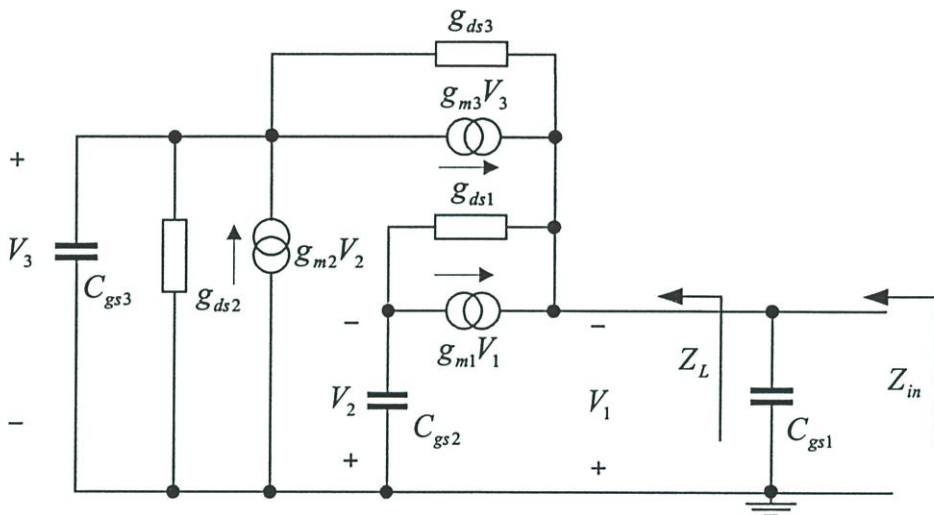
วงจรเลียนแบบขดลวดเหนี่ยวนำในรูปที่ 3.9 สามารถปรับปรุงค่าตัวประกอบคุณภาพให้สูงขึ้น โดยการใช้เทคนิคการคาสโคดแสดง ดังรูปที่ 3.12 (ก) และ (ข) พิจารณาในรูปที่ 3.12(ก) ทรานซิสเตอร์ M_{p3} ถูกต่อแบบเกตร่วม คั้งนั้นความต้านทานเอาต์พุตของทรานคอนดักเตอร์ G_{m2} ที่ถูกใช้สร้างเป็นไจเรเตอร์จะมีค่าสูงมากกว่าการใช้ทรานซิสเตอร์ 1 ตัว ซึ่งหลักการนี้เป็นการเพิ่มความต้านทาน R_p ซึ่งจะทำให้ค่าตัวประกอบคุณภาพของวงจรเลียนแบบขดลวดเหนี่ยวนำมีค่าสูงขึ้นด้วย



(ก) แบบ n-p

(ข) แบบ p-n

รูปที่ 3.12 วงจรเลียนแบบขดลวดเหนี่ยวนำแบบ CG-CS โดยใช้เทคนิคคาสโคด



รูปที่ 3.13 วงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจรในรูปที่ 3.12(ก)

เมื่อพิจารณาอินพุทอิมพีแดนซ์ของวงจรในรูปที่ 3.12 สามารถแสดงเป็นวงจรสมมูลสำหรับสัญญาณขนาดเล็กในรูปที่ 3.13 โดยมีตัวเก็บประจุ $C_p = C_{gs1}$ ขนานกับอิมพีแดนซ์ Z_L ซึ่งสามารถเขียนเป็นสมการดังนี้ (ส่วนรายละเอียดในการวิเคราะห์หาค่าจากภาคผนวก ข)

$$Z_L(s) = \frac{g_{ds1}g_{m3} + s(C_{gs2}g_{m3} + g_{ds1}C_{gs3}) + s^2C_{gs2}C_{gs3}}{g_{m1}g_{m2}g_{m3} + s(g_{m1}g_{m3}C_{gs2} + g_{ds1}g_{ds3}C_{gs3}) + s^2(g_{m1}C_{gs3}C_{gs2})} \quad (3.17)$$

เมื่อพิจารณาส่วนจริงและส่วนจินตภาพของอิมพีแดนซ์ Z_L ในสมการที่ (3.17) มีค่าเท่ากับ

$$\text{Re}(Z_L) = \frac{\frac{g_{ds1}}{g_{m1}g_{m2}} + \omega^2 \frac{C_{gs3}}{g_{m3}g_{m1}} \left(\frac{C_{gs2}}{g_{m2}}\right)^2 \left(\frac{g_{m3}}{C_{gs3}} - \frac{g_{m2}}{C_{gs2}}\right) + \omega^4 \frac{1}{g_{m1}} \left(\frac{C_{gs2}C_{gs3}}{g_{m2}g_{m3}}\right)^2}{\left(1 - \frac{\omega^2 g_{m1}C_{gs3}C_{gs2}}{(g_{m1}g_{m2}g_{m3})^2}\right)^2 + \omega^2 \left(\frac{g_{m1}g_{m3}C_{gs2} + g_{ds1}g_{ds3}C_{gs3}}{g_{m1}g_{m2}g_{m3}}\right)^2} \quad (3.18)$$

$$\text{Im}(Z_L) = \omega \frac{\frac{C_{gs2}}{g_{m1}g_{m2}} + \frac{g_{ds1}C_{gs3}}{g_{m1}g_{m2}g_{m3}} - \omega^2 \frac{g_{ds1}C_{gs2}}{g_{m1}} \left(\frac{C_{gs3}}{g_{m2}g_{m3}} \right)^2}{\left(1 - \frac{\omega^2 g_{m1}C_{gs3}C_{gs2}}{(g_{m1}g_{m2}g_{m3})^2} \right)^2 + \omega^2 \left(\frac{g_{m1}g_{m3}C_{gs2} + g_{ds1}g_{ds3}C_{gs3}}{g_{m1}g_{m2}g_{m3}} \right)^2}} \quad (3.18ข)$$

เมื่อพิจารณาที่ความถี่ต่ำ ($\omega \ll \omega_T$) ของสมการที่ (3.18ก) และ (3.18ข) มีค่าเท่ากับ

$$R_S = \frac{g_{ds1}}{g_{m1}g_{m2}} \quad (3.19ก)$$

$$L_{eq} = \frac{C_{gs2}}{g_{m1}g_{m2}} \quad (3.19ข)$$

จากสมการที่ (3.19ก) และ (3.19ข) จะเห็นได้ว่าค่าอินดักแตนซ์และค่าความต้านทานอนุกรม (ส่วนที่ไม่ต้องการ) มีค่าเหมือนกับกรณีที่ยังไม่มีการใช้เทคนิคสโตนโคด แต่เมื่อพิจารณาสมการที่ (3.18ก) ที่ความถี่สูงในเทอมกลาง (เทอม ω^2) จะเห็นได้ว่าความต้านทานอนุกรมจะขึ้นอยู่กับค่าอัตราส่วนของทรานคอนดักแตนซ์กับตัวเก็บประจุที่ขาเข้ากับซอสของทรานซิสเตอร์ M_{p2} และ M_{p3} ดังนั้นถ้าต้องการให้วงจรเลียนแบบขดลวดเหนี่ยวนำมีค่าตัวประกอบคุณภาพสูงมากทำได้โดยการให้

$$\frac{g_{m3}}{C_{gs3}} - \frac{g_{m2}}{C_{gs2}} = 0 \quad (3.20)$$

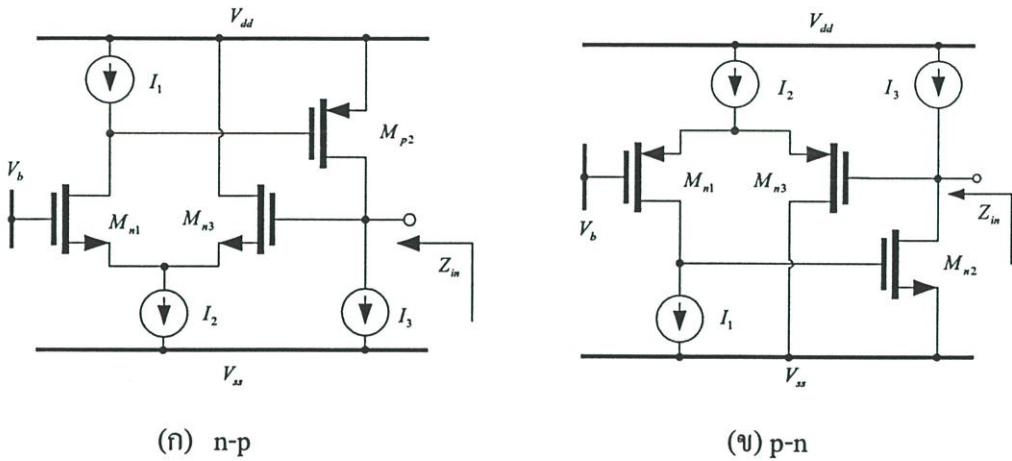
ในทางปฏิบัติวงจรนี้ต้องถูกออกแบบให้ $g_{m3}/C_{gs3} > g_{m2}/C_{gs2}$ เพื่อหลีกเลี่ยงการเกิดความต้านทานแบบลบ การปรับค่าตัวประกอบคุณภาพของวงจรทำได้โดยการควบคุมค่า g_{m3} ซึ่งทำได้โดยการปรับค่า V_c วงจรเลียนแบบขดลวดเหนี่ยวนำแบบนี้มีความต้องการใช้แหล่งจ่ายแรงดันต่ำสุดเท่ากับ $V_{GS} + 2V_{DS,SAT}$

เมื่อพิจารณาวงจรเลียนแบบขดลวดเหนี่ยวนำที่ใช้ทรานซิสเตอร์คู่ในลักษณะเกตร่วมและซอสร่วมและใช้ทรานซิสเตอร์แบบต่างชนิดกันอีกรูปแบบหนึ่งซึ่งถูกนำเสนอโดย Karsilayan และ Schaumann [76] แสดงในรูปที่ 3.14 ใจเรเตอร์ของวงจรนี้มีลักษณะคล้ายคลึงกับวงจรในรูปที่ 3.9 แต่แตกต่างกันที่การใช้วงจรขยายผลต่าง (M_{n1} และ M_{n3}) แทนทรานคอนดักแตนซ์แบบบวก ความต้านทานเอาต์พุตของทรานคอนดักเตอร์แบบบวกมีค่าเท่ากับ (กำหนดให้ $g_m \gg g_{ds}$)

$$R_o = (1 + R_x g_{m1}) r_{o1} \quad (3.21)$$

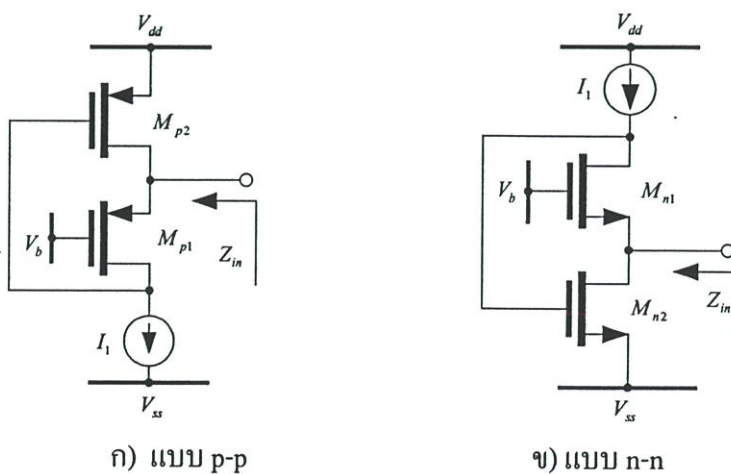
โดยที่ R_o คือความต้านทานเอาต์พุตของทรานคอนดักเตอร์แบบบวกและ R_x คือ $1/g_{m3}$ จากสมการที่ (3.21) แสดงให้เห็นว่าการสร้างทรานคอนดักเตอร์แบบบวกโดยใช้วงจรขยายผลต่างจะทำให้ความต้านทานเอาต์พุตสูงขึ้น $(1 + g_{m1}/g_{m3})$ เท่า เมื่อเปรียบเทียบกับการสร้างโดยใช้ทรานซิสเตอร์ 1 ตัว

อย่างไรก็ตาม โครงสร้างแบบนี้จะมีความต้านทานเอาต์พุตต่ำกว่าทรานคอนดักเตอร์ที่ถูกสร้างโดยใช้วงจรรขยายแบบคาสโคด ($R_x=1/g_{ds}$) เมื่อพิจารณาความต้องการใช้แหล่งจ่ายแรงดันต่ำสุด ขอบวงจรถูกกล่าวนี้คือ $V_{GS}+2V_{DS,SAT}$



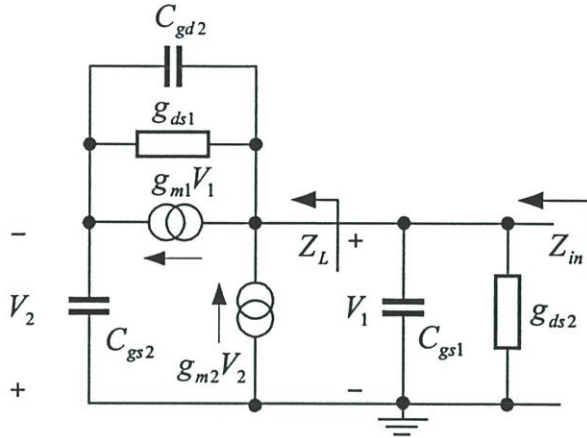
รูปที่ 3.14 วงจรเลียนแบบขดลวดเหนี่ยวนำในรูปแบบ CG-CS

วงจรถ่ายแบบขดลวดเหนี่ยวนำในรูปแบบ CG-CS สามารถสร้างโดยใช้ทรานซิสเตอร์แบบชนิดเดียวกันได้คือแบบ n-n และ p-p ซึ่งแสดงให้เห็นในรูปที่ 3.15(ก) และ (ข) โดยวิธีการนี้ถูกนำเสนอโดย Wu และคณะ [77] วงจรนี้สามารถอธิบายโดยใช้โครงสร้างของไจเรเตอร์-ซีพิจารณาในรูปที่ 3.15(ก) กล่าวคือเมื่อมีสัญญาณอินพุตที่ขาของทรานซิสเตอร์ M_{p1} ซึ่งจะทำให้เกิดกระแส $g_{m1}V_i$ ไหลที่เดรนของ M_{p1} ซึ่งกระแสนี้จะไหลไปสะสมทำให้เกิดแรงดันตกคร่อมตัวเก็บประจุ C_{gs2} แรงดันนี้จะถูกแปลงให้อยู่ในรูปกระแสอินพุต I_{in} โดยทรานซิสเตอร์ M_{p2} นี้คือหลักการทำงานของไจเรเตอร์-ซี ดังนั้นวงจรนี้จะมีอินพุตอิมพีแดนซ์เหมือนกับตัวเหนี่ยวนำ วงจรรูปที่ 3.30(ข) สามารถอธิบายได้ในลักษณะคล้ายกัน



รูปที่ 3.15 วงจรเลียนแบบขดลวดเหนี่ยวนำแบบ CG-CS

สำหรับการวิเคราะห์หาอินพุทอิมพีแดนซ์ของวงจรในรูปที่ 3.15(ก) สามารถแสดงเป็นวงจรสมมูลสำหรับสัญญาณขนาดเล็กดังในรูปที่ 3.16 จะเห็นว่าโครงสร้างของวงจรในรูปแบบนี้มีลักษณะเหมือนกันกับวงจรในรูปที่ 3.9(ก) แต่แตกต่างกันที่ชนิดของทรานซิสเตอร์ที่ใช้ ดังนั้นอินพุทอิมพีแดนซ์สามารถอธิบายได้ในลักษณะเดียวกัน



รูปที่ 3.16 วงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจรในรูปที่ 3.10(ก)

เมื่อพิจารณาความถี่ self-resonance ของวงจรในรูปที่ 3.15 มีค่าเท่ากับ

$$\omega_T^2 = \frac{g_{m1}g_{m2}}{C_{gs1}C_{gs2}} = \omega_{T1}\omega_{T2} \quad (3.22)$$

โดยที่ ω_{T1} และ ω_{T2} คือความถี่ที่มีอัตราขยายกระแสเป็นหนึ่ง (unit current gain frequency) ของทรานซิสเตอร์ M_1 และ M_2 ตามลำดับจากสมการที่ (3.22) จะเห็นได้ว่า ถ้าเรากำหนดให้ขนาดของทรานซิสเตอร์มีขนาดเล็กลงและกระแสไบอัสเพิ่มขึ้นจะทำให้ ω_T เพิ่มขึ้น ข้อดีของวงจรที่ใช้โครงสร้างนี้คือไบอัสง่ายและใช้แหล่งจ่ายแรงดันต่ำสุดคือ $V_{GS} + V_{DS,SAT}$ แต่อย่างไรก็ตามค่าตัวประกอบคุณภาพของตัวเหนี่ยวนำมีค่าต่ำเนื่องจากผลของ body effect ของทรานซิสเตอร์ การใช้วงจรความต้านทานแบบลบบมาหักล้างเพื่อเพิ่มค่าตัวประกอบคุณภาพของตัวเหนี่ยวนำจะทำให้มีการกินกำลังงานเพิ่มขึ้นและทำให้ความถี่ self-resonance มีค่าลดลงด้วย

ผลการจำลองการทำงาน

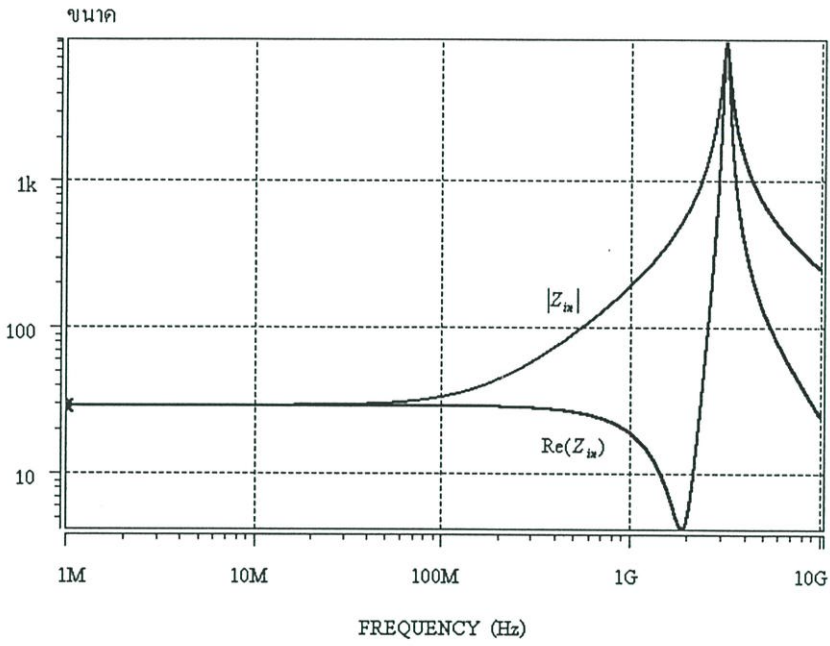
ผลการจำลองการทำงานของวงจรในรูปแบบที่ 3.12(ก) ใช้โปรแกรม HSPICE ในการวิเคราะห์ทรานซิสเตอร์ถูกใช้แบบจำลองการทำงาน BSIM3V3 เทคโนโลยีซีมอส 0.35 μm วงจรใช้แหล่งจ่ายแรงดัน 2 V และกินกำลังงาน 1mW ค่าความยาว (length) ของทรานซิสเตอร์ทุกตัวมีค่าเท่ากับ 0.35 μm ส่วนความกว้าง (width) ของทรานซิสเตอร์และค่าแรงดันและกระแสไบอัสถูกเลือกให้วงจรมีการตอบสนองทางความถี่สูงสุด ผลการตอบสนองทางความถี่ของขนาดและเฟสของตัวเหนี่ยวนำแสดงในรูปแบบที่ 3.17 คุณลักษณะความเป็นตัวเหนี่ยวนำเริ่มจาก 10 MHz ถึงความถี่ self-resonance ที่ความถี่ 3.16 GHz ในรูปที่ 3.18 แสดงความสัมพันธ์ของค่าอินดักแตนซ์และค่าความต้านทานอนุกรมของตัวเหนี่ยวนำซึ่งจะมีค่าเท่ากับ 22 nH และมีค่าความต้านทานเท่ากับ 36 Ω แต่เมื่อความถี่สูงขึ้นใกล้กับความถี่รีโซแนนซ์ที่ความถี่ 2 GHz ค่าความต้านทานอนุกรมจะมีค่าลดลงต่ำสุดเท่ากับ 5 Ω ในช่วงบริเวณแถบความถี่นี้เป็นช่วงที่ถูกนำไปใช้งาน ในรูปที่ 3.19 แสดงค่าตัวประกอบคุณภาพของวงจรเลียนแบบตัวเหนี่ยวนำ โดยที่ค่าตัวประกอบคุณภาพของวงจรมีค่ามากที่สุด (Q_{max}) คือ 129 ที่ความถี่ 1.9 GHz

เมื่อพิจารณาคูณสมบัติของการปรับค่าอินดักแตนซ์และค่าตัวประกอบคุณภาพของวงจรเลียนแบบตัวเหนี่ยวนำ ในรูปที่ 3.20 เป็นการปรับค่าตัวประกอบคุณภาพของตัวเหนี่ยวนำที่ความถี่ 2 GHz โดยการปรับค่าแรงดันไบอัสที่ขาเกตของทรานซิสเตอร์ M_{p3} โดยการเปลี่ยนค่าแรงดัน V_c จาก 0.35 ถึง 0.5 V ทำให้ค่าตัวประกอบคุณภาพเปลี่ยนจาก 230 ถึง 37 ตามลำดับในการปรับค่าตัวประกอบคุณภาพของวงจรจะทำให้ค่าอินดักแตนซ์ของวงจรเปลี่ยนแปลง 5% ส่วนในรูปที่ 3.21 เป็นการปรับค่าอินดักแตนซ์ โดยการปรับค่ากระแสไบอัส โดยการเปลี่ยนค่ากระแส I_2 จาก 300 μA ถึง 580 μA ทำให้ค่าอินดักแตนซ์เปลี่ยนจาก 110 nH ถึง 50 nH ที่ความถี่ 2 GHz ตามลำดับ

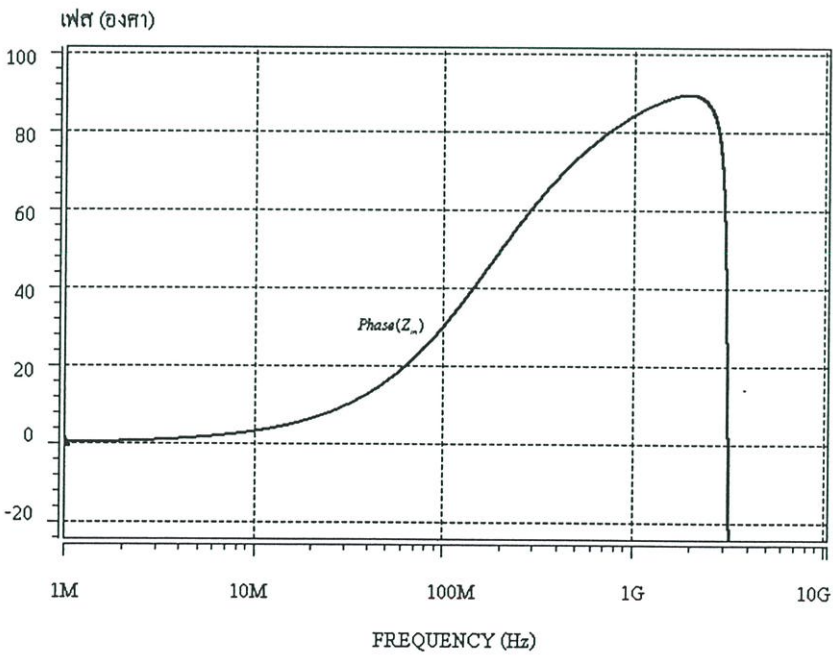
ผลรวมของสัญญาณรบกวนที่เกิดจากตัวเหนี่ยวนำที่แบนด์วิดท์ 500MHz (จาก 1.75 GHz ถึง 2.25 GHz) มีค่าเท่ากับ $132\mu\text{V}_{\text{rms}}$ วงจรมีการตอบสนองของการแกว่งของสัญญาณอินพุทที่ค่า $\text{THD}=1\%$ เท่ากับ $5.6\text{mV}_{\text{peak}}$ ดังนั้นพิสัยพลวัตของตัวเหนี่ยวนำเท่ากับ 30 dB ในรูปที่ 3.22 แสดงการเปรียบเทียบการแกว่งของสัญญาณแรงดันกับค่า $\text{THD}(\%)$ ที่ค่าตัวประกอบคุณภาพต่างกัน โดยที่ค่าตัวประกอบคุณภาพสูงจะมีผลการตอบสนองทางแรงดันต่ำกว่าที่ค่าตัวประกอบคุณภาพต่ำ กล่าวคือเนื่องจากที่ค่าตัวประกอบคุณภาพสูงค่าแรงดัน V_c จะมีค่าต่ำส่งผลทำให้แรงดัน V_{gs} ของทรานซิสเตอร์ M_{n1} มีค่าน้อย ทำให้การตอบสนองสัญญาณแรงดันอินพุทมีค่าต่ำด้วย การทดสอบความเป็นเชิงเส้นโดยการป้อนสัญญาณกระแส 2 ความถี่ที่มีขนาดเท่ากัน ที่ความถี่ 1.95 GHz และ 2 GHz ดังนั้นค่า IIP3 เท่ากับ -69 dB (0.35mA) และระดับสัญญาณรบกวนเท่ากับ -84 dB ($57\mu\text{V}_{\text{rms}}$) ดังนั้น SFDR เท่ากับ 47 dB

3.5 บทสรุป

ในบทนี้เป็นการนำเสนอการวิเคราะห์และวิธีการสร้างวงจรเลียนแบบขดลวดเหนี่ยวนำที่ใช้ทรานซิสเตอร์แบบซิมอสในย่านความถี่สูง ซึ่งสามารถสรุปได้ว่าโครงสร้างของไอเรเตอร์ที่ใช้ทรานซิสเตอร์แบบซิมอสสามารถแบ่งรูปแบบการต่อเป็น 2 รูปแบบคือแบบซอสร่วมกับแบบครนร่วมและแบบเกตร่วมกับแบบซอสร่วม โดยแต่ละแบบสามารถสร้างโดยใช้ทรานซิสเตอร์ต่างชนิดกันหรือเหมือนกันดังที่ได้กล่าวไว้ข้างต้น จากการที่ได้นำเสนอการวิเคราะห์วงจรในรูปแบบของวงจรดังกล่าวพบว่าในโครงสร้างของวงจรเลียนแบบขดลวดเหนี่ยวนำในรูปแบบ CS-CD ที่ใช้ทรานซิสเตอร์ต่างชนิดกันกับในรูปแบบ CG-CS ที่ใช้ทรานซิสเตอร์ชนิดเดียวกันและต่างชนิดกันมีโครงสร้างของวงจรที่เหมาะสมสำหรับการใช้แหล่งจ่ายแรงดันต่ำ เทคนิคการคาสโคดเป็นเทคนิคที่ใช้ในการเพิ่มความต้านทานเอาต์พุตของทรานคอนดักเตอร์ ซึ่งทำให้ค่าตัวประกอบคุณภาพของตัวเหนี่ยวนำมีค่าสูง อีกหนึ่งวิธีสำหรับการทำให้ค่าตัวประกอบคุณภาพมีค่าสูงคือการใช้ความต้านทานแบบลบในการหักล้างค่าความต้านทานที่ขนานกับตัวเหนี่ยวนำ ซึ่งเทคนิคเหล่านี้มีความสำคัญต่อวงจรเลียนแบบขดลวดเหนี่ยวนำ วงจรเลียนแบบขดลวดเหนี่ยวนำในรูปที่ 3.12 ที่ใช้โครงสร้างแบบ CG-CS ที่ใช้เทคนิคคาสโคดมีคุณสมบัติที่ดีที่สุดจากการเปรียบเทียบกับวงจรอื่นๆ ในเรื่องของตัวประกอบคุณภาพและความต้องการใช้แหล่งจ่ายแรงดันที่ต่ำ ผลการจำลองการทำงานของวงจรในรูปที่ 3.12 ใช้โปรแกรม HSPICE คุณสมบัติที่ได้มีคุณลักษณะถูกต้องตามที่ได้กล่าวไว้ข้างต้น

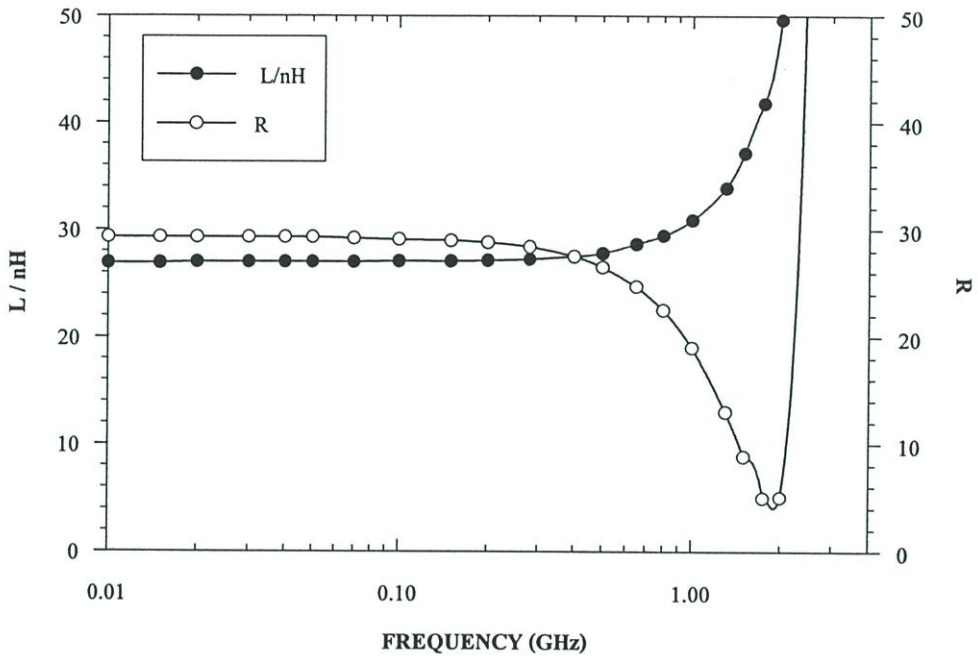


(ก) ขนาด

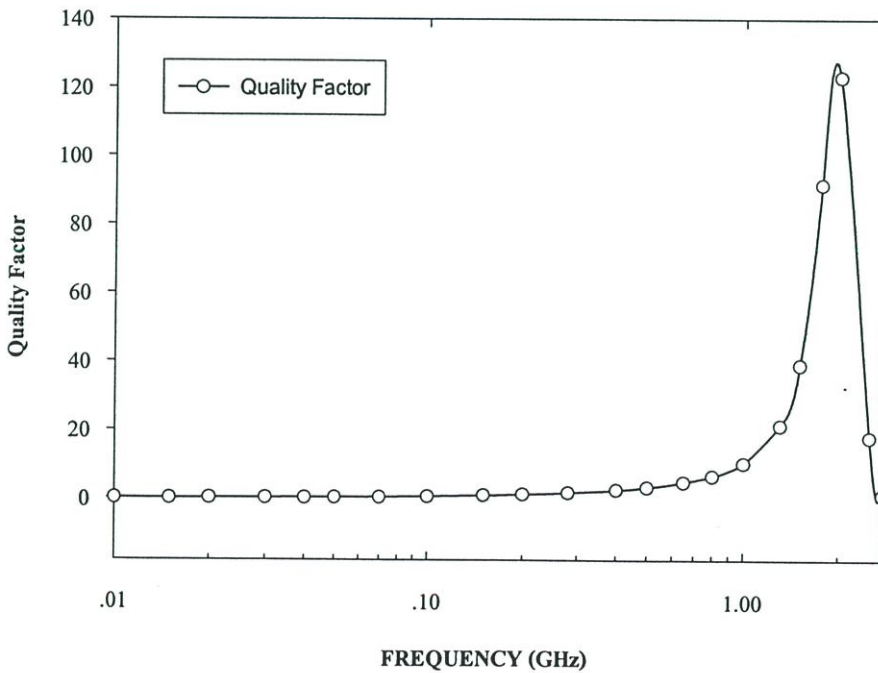


(ข) เฟส

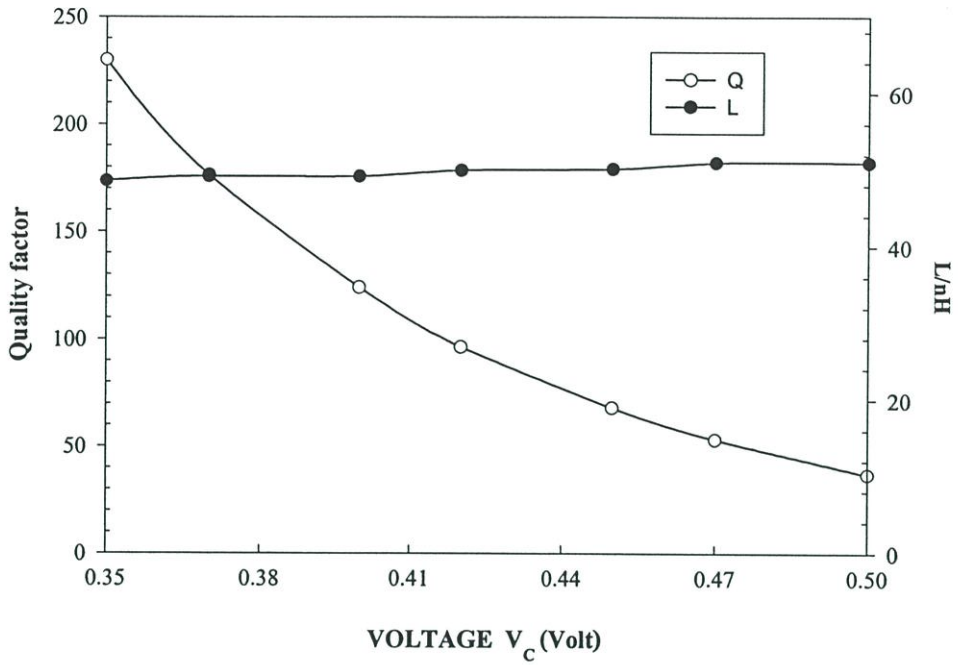
รูปที่ 3.17 ผลการตอบสนองทางความถี่ของขนาดและเฟส



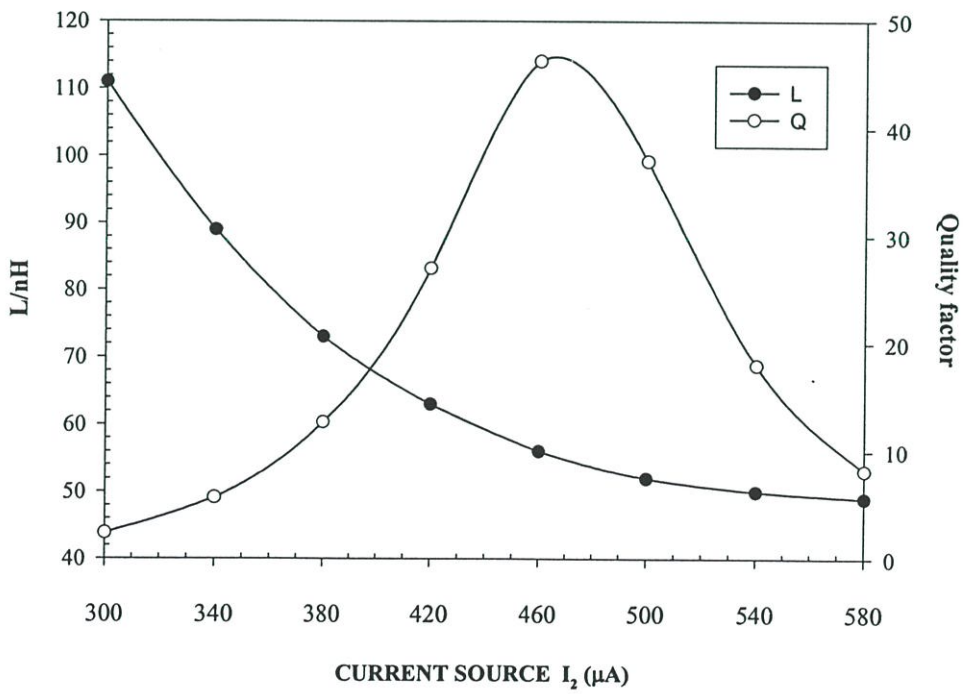
รูปที่ 3.18 ความสัมพันธ์ระหว่างค่าอินดักแตนซ์กับค่าความต้านทานอนุกรม



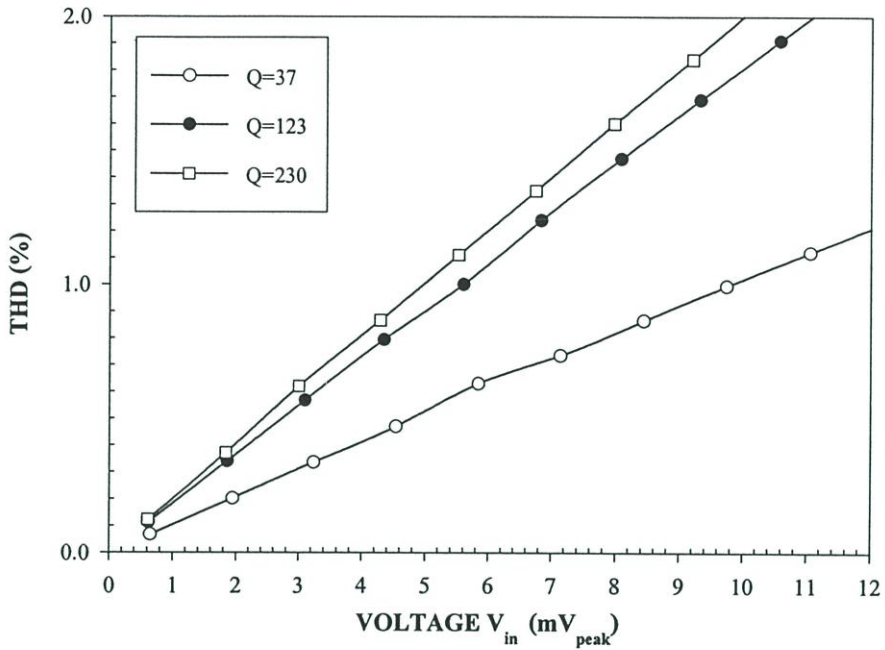
รูปที่ 3.19 ค่าตัวประกอบคุณภาพของวงจรเลียนแบบขดลวดเหนี่ยวนำ



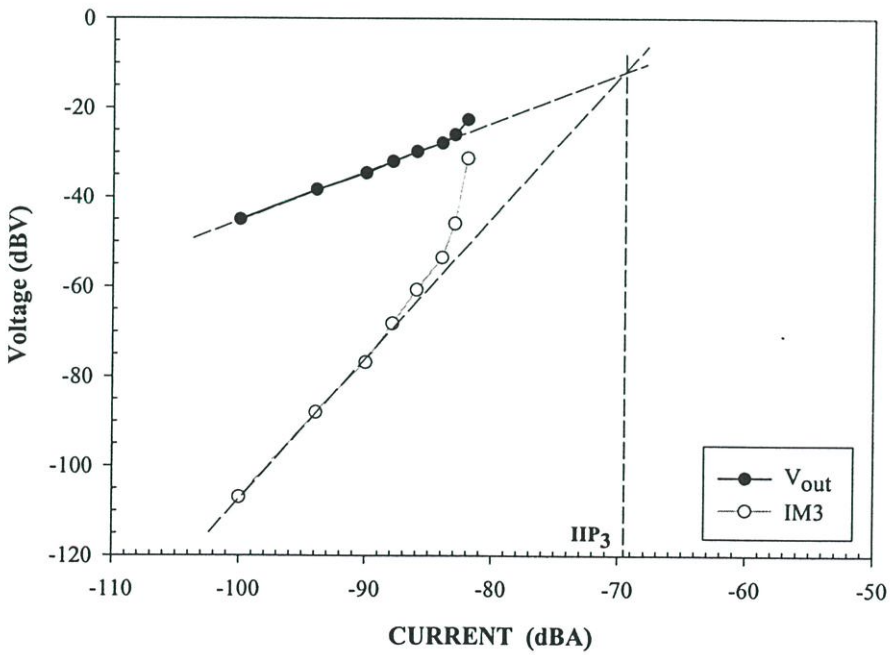
รูปที่ 3.20 การปรับค่าตัวประกอบคุณภาพของวงจรเลียนแบบขดลวดเหนี่ยวนำ



รูปที่ 3.21 การปรับค่าอินดักแตนซ์ของวงจรเลียนแบบขดลวดเหนี่ยวนำ



รูปที่ 3.22 ความสัมพันธ์ระหว่างการตอบสนองของแรงดันอินพุตกับค่า THD ที่ค่าตัวประกอบ
คุณภาพต่างกัน



รูปที่ 3.23 การทดสอบความเป็นเชิงเส้นของวงจรเลียนแบบขดลวดเหนี่ยวนำ

บทที่ 4

วงจรถ่ายแบบขดลวดเหนี่ยวนำที่มีค่าตัวประกอบคุณภาพสูง ในย่านความถี่สูง

4.1 บทนำ

คุณลักษณะที่จำเป็นและเป็นจุดเด่นที่สำคัญของวงจรถ่ายแบบขดลวดเหนี่ยวนำก็คือสามารถมีค่าอินดักแตนซ์และค่าตัวประกอบคุณภาพสูงเมื่อเปรียบเทียบกับพื้นที่ที่ใช้สร้างวงจรซึ่งมีขนาดเล็ก อย่างไรก็ตามเนื่องจากวงจรถ่ายแบบขดลวดเหนี่ยวนำถูกสร้างขึ้นโดยใช้อุปกรณ์แบบแอคทีฟซึ่งมีความต้องการใช้กำลังงาน จากการนำเสนอการวิเคราะห์วงจรถ่ายแบบขดลวดเหนี่ยวนำที่ใช้ทรานซิสเตอร์แบบซีมอสที่ผ่านมานั้น โครงสร้างของวงจรในรูปแบบ CD-CS ที่ใช้ทรานซิสเตอร์ต่างชนิดกันกับรูปแบบ CG-CS ที่ใช้ทรานซิสเตอร์ต่างชนิดหรือชนิดเดียวกันมีความเหมาะสมสำหรับทำงานที่แหล่งจ่ายแรงดันต่ำ ความต้านทานเอาต์พุตของทรานคอนดักเตอร์จะมีผลกระทบต่อค่าตัวประกอบคุณภาพของวงจรถ่ายแบบขดลวดเหนี่ยวนำเนื่องจากผลของความไม่เป็นอุดมคติของทรานซิสเตอร์ ซึ่งรวมไปถึงทรานซิสเตอร์เหล่านี้จะก่อให้เกิดสัญญาณรบกวนและการตอบสนองสัญญาณอินพุตแบบไม่เป็นเชิงเส้น

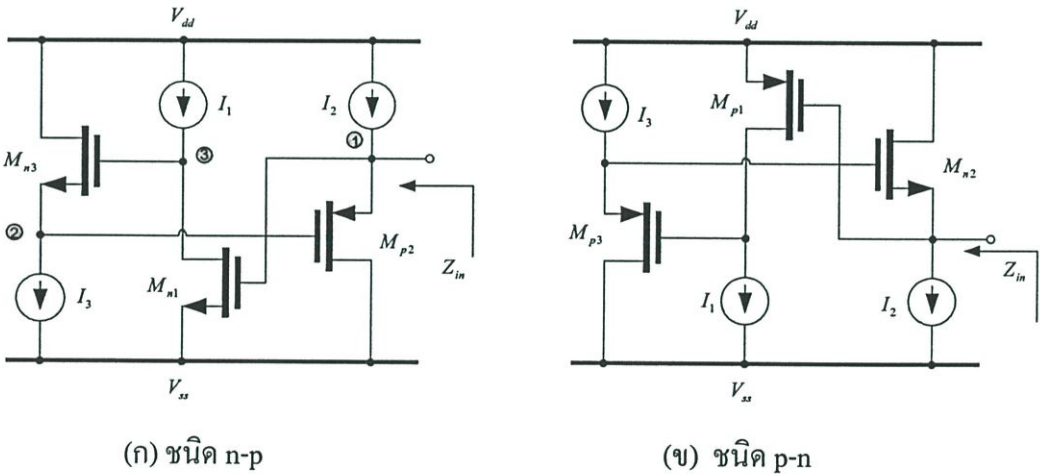
สำหรับงานในวิทยานิพนธ์เล่มนี้เป็นการนำเสนอวงจรถ่ายแบบขดลวดเหนี่ยวนำในรูปแบบ CD-CS กับ CG-CS ในรูปแบบใหม่ที่มีคุณสมบัติของค่าตัวประกอบคุณภาพสูงโดยปราศจากวงจรถ่ายนอกมาชดเชยและเหมาะสมสำหรับการนำไปใช้งานที่แหล่งจ่ายแรงดันต่ำ ทรานคอนดักเตอร์ที่มีความต้านทานเอาต์พุตสูงและมีโครงสร้างที่เหมาะสมสำหรับใช้ในวงจรถ่ายแบบขดลวดเหนี่ยวนำรูปแบบ CD-CS และ CG-CS จะถูกใช้ในงานวิทยานิพนธ์นี้ โดยในหัวข้อที่ 4.2 จะกล่าวถึงวงจรถ่ายแบบขดลวดเหนี่ยวนำในรูปแบบ CD-CS และ CG-CS ที่มีค่าตัวประกอบคุณภาพสูงและใช้แหล่งจ่ายแรงดันต่ำ หัวข้อที่ 4.3 จะกล่าวถึงวิธีการปรับปรุงคุณสมบัติพัสซีฟพลวัตของวงจรถ่ายแบบขดลวดเหนี่ยวนำซึ่งสามารถทำได้โดยการใช้โครงสร้างแบบอินพุตผลต่างสองด้านและแบบคลาสเอบี ตามลำดับ

คุณลักษณะของวงจรถ่ายแบบขดลวดเหนี่ยวนำที่นำเสนอในงานวิทยานิพนธ์นี้ถูกจำลองผลการทำงาน โดยใช้ HSPICE ในการวิเคราะห์โดยใช้แบบจำลองการทำงาน BSIM3V3 ในเทคโนโลยีซีมอส 0.35 μm คุณลักษณะต่างๆของวงจรถ่ายแบบขดลวดเหนี่ยวนำถูกแสดงผลและใช้เป็นตัวกำหนดมาตรฐานของคุณลักษณะของวงจรถ่ายแบบขดลวดเหนี่ยวนำที่ใช้ทรานซิสเตอร์แบบซีมอส

4.2 วงจรเลียนแบบขดลวดเหนี่ยวนำที่มีค่าตัวประกอบคุณภาพสูงในย่านความถี่สูง

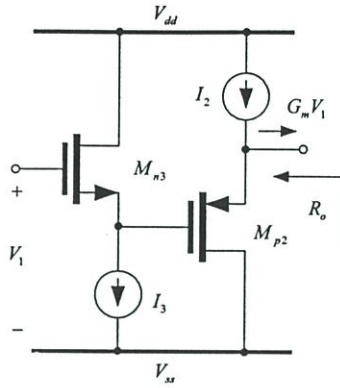
4.2.1 วงจรเลียนแบบขดลวดเหนี่ยวนำในรูปแบบ CD-CS

ปัญหาของวงจรเลียนแบบขดลวดเหนี่ยวนำในรูปแบบ CD-CS ที่ถูกนำเสนอโดย Lin และ Payne ได้ถูกกล่าวไว้ในบทที่แล้ว ซึ่งวงจรเลียนแบบขดลวดเหนี่ยวนำดังกล่าวมีคุณลักษณะเป็นตัวเหนี่ยวนำที่มีค่าตัวประกอบคุณภาพต่ำและมีขีดจำกัดในการทำงานในงานความถี่สูง อย่างไรก็ตาม วงจรดังกล่าวมีโครงสร้างที่เหมาะสมสำหรับแหล่งจ่ายแรงดันที่ต่ำ ในส่วนหนึ่งของวิทยานิพนธ์ฉบับนี้ นำเสนอวงจรเลียนแบบขดลวดเหนี่ยวนำที่มีค่าตัวประกอบคุณภาพสูงและทำงานที่ความถี่สูง [78] แสดงให้เห็นในรูปแบบที่ 4.1 โดยการเพิ่มระดับแรงดัน DC ซึ่งถูกสร้างขึ้นโดยใช้วงจรตามแรงดัน (source follower)



รูปที่ 4.1 วงจรเลียนแบบขดลวดเหนี่ยวนำแบบ CS-CD ที่มีค่าตัวประกอบคุณภาพสูงที่แหล่งจ่ายแรงดันต่ำ

พิจารณาวงจรในรูปแบบที่ 4.1(ก) ทรานคอนดักเตอร์แบบบวกและลบถูกสร้างโดยใช้วงจรตามแรงดัน (M_{p2} และ M_{n3}) และวงจรขยายชอสร่วม (M_{n1}) ตามลำดับ เมื่อพิจารณาทรานคอนดักเตอร์แบบบวกถูกสร้างด้วยวงจรตามแรงดันแสดงดังรูปที่ 4.2 ความต้านทานเอาต์พุต (R_o) ของทรานคอนดักเตอร์แบบบวกที่ความถี่ต่ำมีค่าเท่ากับ $1/g_{m2}$ และเมื่อความถี่สูงขึ้น $R_o = 1/g_{m3}$ (เนื่องจากตัวเก็บประจุ C_{gs2} จะถูกลัดวงจรที่ขาเกตและชอส) ด้วยเหตุผลนี้ทรานคอนดักเตอร์แบบบวกสามารถมีค่าความต้านทานเอาต์พุตที่สูงได้ถ้ากำหนดให้ค่า g_{m3} มีค่าต่ำและ $g_{m2} \gg g_{m3}$

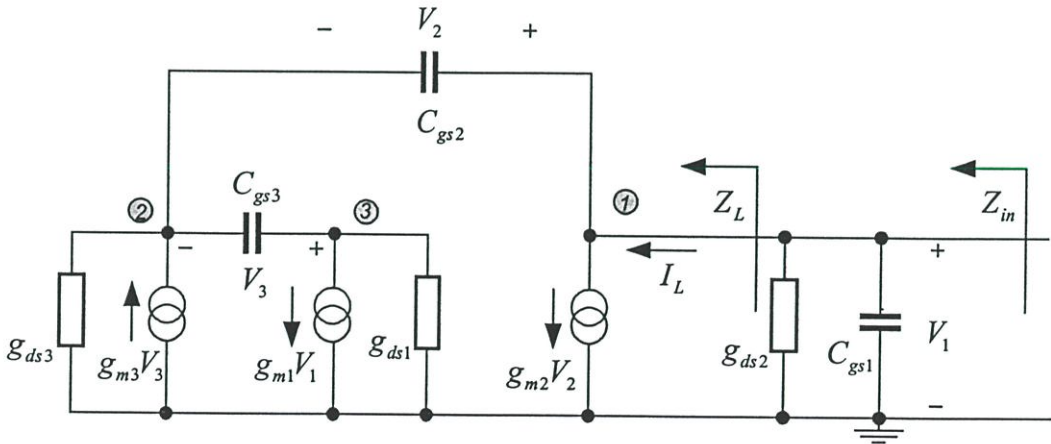


รูปที่ 4.2 ทรานคอนดักเตอร์แบบบวกถูกสร้างโดยใช้วงจรตามแรงดัน

สำหรับปัญหาอีกอย่างหนึ่งของวงจรเลียนแบบขดลวดเหนี่ยวนำที่ถูกนำเสนอโดย Lin และ Payne คือเงื่อนไขการไบอัสให้กับทรานซิสเตอร์ M_{p2} ข้อดีของการใช้วงจรตามแรงดันคือการยก ระดับแรงดันระหว่างขาเกตของทรานซิสเตอร์ M_{p2} กับขาเดรนของทรานซิสเตอร์ M_{n1} ให้มีค่าเท่ากับแรงดัน V_{GS} ซึ่งทำให้วงจรมีเงื่อนไขดังนี้

$$V_{GS3} + V_{TH1} - |V_{TH2}| > V_{DSAT2} \quad (4.1)$$

จากสมการที่ (4.1) แสดงให้เห็นว่าแรงดัน V_{GS3} ถูกเพิ่มเข้าไปเพื่อทำให้ทรานซิสเตอร์ M_{p2} สามารถทำงานในย่านอิมิตัวได้ ด้วยเหตุผลนี้วงจรเลียนแบบขดลวดเหนี่ยวนำในรูปที่ 4.1(ก) จึงสามารถทำงานในย่านความถี่สูงได้ วงจรในรูปที่ 4.1(ข) สามารถอธิบายโดยใช้หลักการเดียวกัน



รูปที่ 4.3 วงจรสมมูลสำหรับสัญญาณขนาดเล็ของวงจรในรูปที่ 4.1(ก)

เมื่อพิจารณาการวิเคราะห์ห้วงจรสมมูลสำหรับสัญญาณขนาดเล็ของวงจรในรูปที่ 4.1(ก) แสดงในรูปที่ 4.3 อินพุทอิมพีแดนซ์ของวงจรจะอยู่ในรูปของตัวความต้านทาน $R_p = 1/g_{ds2}$ ขนานกับ

$C_P = C_{gs1}$ และอิมพีแดนซ์ Z_L ซึ่งสามารถเขียนได้ดังสมการที่ (4.2) (สมมุติให้ $g_m \gg g_{ds}$ และละเลยค่า C_{gd})

$$Z_L(s) = \frac{1}{g_{m1}} \frac{g_{m3}g_{ds1} + s^2 C_{gs2}C_{gs3} + s(g_{ds1}C_{gs3} + g_{ds1}C_{gs2} + g_{ds3}C_{gs3})}{g_{m2}g_{m3} + s^2 C_{gs2}C_{gs3} + s(C_{gs2}g_{m3} + C_{gs3}g_{m2})} \quad (4.2)$$

เมื่อพิจารณาในส่วนจริงและส่วนจินตภาพของ Z_L ในสมการที่ (4.2) จะได้ว่า

$$\text{Re}(Z_L) = \frac{1}{g_{m1}} \frac{\frac{g_{ds1}}{g_{m2}} + \left(\frac{\omega}{g_{m2}g_{m3}}\right)^2 A + \left(\frac{\omega^2 C_{gs2}C_{gs3}}{g_{m2}g_{m3}}\right)^2}{\left(1 - \omega^2 \frac{C_{gs2}C_{gs3}}{g_{m2}g_{m3}}\right)^2 + \omega^2 \left(\frac{C_{gs2}g_{m3} + C_{gs3}g_{m2}}{g_{m2}g_{m3}}\right)^2} \quad (4.3ก)$$

โดยที่ $A = (C_{gs2}C_{gs2}g_{ds1}g_{m3} + C_{gs3}C_{gs3}g_{ds1}g_{m2} + C_{gs3}C_{gs3}g_{ds3}g_{m2} - C_{gs2}C_{gs3}g_{m2}g_{m3})$

$$\text{Im}(Z_L) = \omega \cdot \frac{1}{g_{m1}} \cdot \frac{\frac{C_{gs2}g_{ds1}}{g_{m2}g_{m3}} + \frac{C_{gs3}g_{ds3}}{g_{m2}g_{m3}} - \frac{C_{gs2}g_{ds1}}{(g_{m2})^2} + \omega^2 \frac{C_{gs3}C_{gs2}}{(g_{m2}g_{m3})^2} (C_{gs2}g_{m3} + C_{gs3}g_{m2})}{\left(1 - \omega^2 \frac{C_{gs2}C_{gs3}}{g_{m2}g_{m3}}\right)^2 + \omega^2 \left(\frac{C_{gs2}g_{m3} + C_{gs3}g_{m2}}{g_{m2}g_{m3}}\right)^2} \quad (4.3ข)$$

จากสมการที่ (4.3ก) และ (4.3ข) พิจารณาที่ความถี่ต่ำ ($\omega \ll \omega_T$) จะได้ว่า

$$R_S = \frac{g_{ds1}}{g_{m1}g_{m2}} \quad (4.4ก)$$

$$L_{eq} = \frac{1}{g_{m1}} \cdot \frac{C_{gs2}g_{ds1}}{g_{m2}g_{m3}} + \frac{C_{gs3}g_{ds3}}{g_{m2}g_{m3}} - \frac{C_{gs2}g_{ds1}}{(g_{m2})^2} \quad (4.4ข)$$

ค่าอินดักแตนซ์ของวงจรเลียนแบบขดลวดเหนี่ยวนำสามารถควบคุมได้โดยการควบคุมค่า g_{m1} ซึ่งทำได้โดยการปรับค่ากระแสไบอัส I_1 ส่วนค่าตัวประกอบคุณภาพของวงจรสามารถควบคุมโดยค่า g_{m3} ซึ่งทำได้โดยการปรับค่ากระแสไบอัส I_3 วงจรที่นำเสนอนี้มีความต้องการใช้แหล่งจ่ายแรงดันต่ำสุดคือ $V_{GS} + 2V_{DS,SAT}$

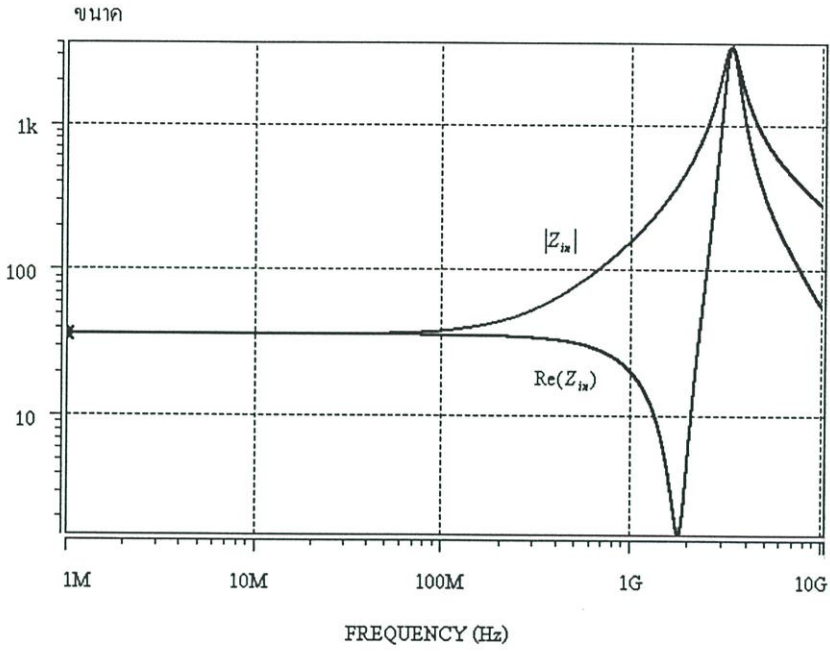
ผลการจำลองการทำงานของวงจรเลียนแบบขดลวดเหนี่ยวนำในรูปที่ 4.1(ก) ใช้โปรแกรม HSPICE ในการวิเคราะห์โดยใช้แบบจำลองการทำงาน BSIM3V3 ในเทคโนโลยีซีมอส 0.35 μm วงจรใช้แหล่งจ่ายแรงดัน 2 V และกินกำลังงาน 1.32 mW ค่าความยาว (length) ของทรานซิสเตอร์ทุกตัวมีค่าเท่ากับ 0.35 μm ส่วนความกว้าง (width) ของทรานซิสเตอร์และค่าแรงดันและกระแสไบอัสถูกเลือกให้วงจรมีการตอบสนองทางความถี่สูงสุด ผลการตอบสนองทางความถี่ของขนาด

และเฟสของวงจรแสดงในรูปที่ 4.4 คุณลักษณะความเป็นตัวเหนี่ยวนำเริ่มจาก 10 MHz ถึงความถี่ self-resonance ที่ความถี่ 3.3 GHz ในรูปที่ 4.5 แสดงความสัมพันธ์ของค่าอินดักแตนซ์และค่าความต้านทานอนุกรมของตัวเหนี่ยวนำซึ่งจะมีค่าเท่ากับ 22 nH และมีค่าความต้านทานอนุกรม (R) เท่ากับ 36Ω แต่เมื่อความถี่สูงขึ้นใกล้กับความถี่เรโซแนนซ์ที่ความถี่ 1.8 GHz ค่าความต้านทานอนุกรมจะมีค่าลดลงต่ำสุดเท่ากับ 2Ω ในรูปที่ 4.6 แสดงค่าตัวประกอบคุณภาพของวงจรเลียนแบบตัวเหนี่ยวนำซึ่งจะเห็นได้ว่าค่าตัวประกอบคุณภาพของตัวเหนี่ยวนำมีค่ามากที่สุด (Q_{max}) คือ 240 ที่ความถี่ 1.8 GHz

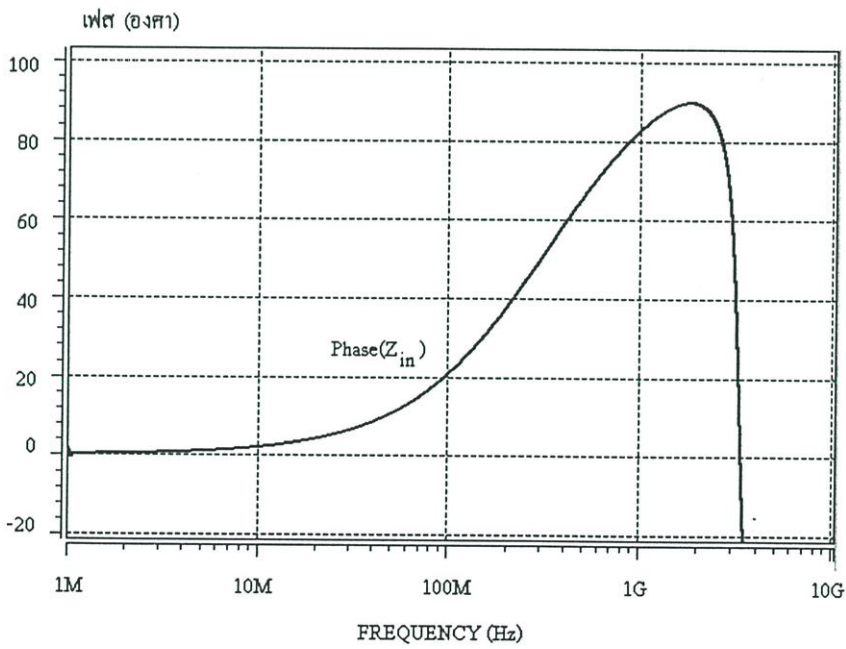
เมื่อพิจารณาคูสมบัติของการปรับค่าอินดักแตนซ์และค่าตัวประกอบคุณภาพของวงจรเลียนแบบตัวเหนี่ยวนำ ในรูปที่ 4.7 เป็นการปรับค่าตัวประกอบคุณภาพของตัวเหนี่ยวนำที่ความถี่ 2 GHz โดยการปรับค่ากระแส I_3 โดยการเปลี่ยนค่าจาก $165 \mu A$ ถึง $205 \mu A$ ทำให้ค่าตัวประกอบคุณภาพเปลี่ยนจาก 160 ถึง 18 ตามลำดับในการปรับค่าตัวประกอบคุณภาพนี้ทำให้ค่าอินดักแตนซ์เปลี่ยนแปลง 8.3% ส่วนในรูปที่ 4.8 เป็นการปรับค่าอินดักแตนซ์โดยการปรับค่ากระแสไบอัส I_1 โดยการเปลี่ยนค่ากระแส I_1 จาก $230 \mu A$ ถึง $390 \mu A$ ทำให้ค่าอินดักแตนซ์เปลี่ยนจาก 58 nH ถึง 38 nH และค่าตัวประกอบคุณภาพเปลี่ยนจาก 160 ถึง 18 ที่ความถี่ 2 GHz ตามลำดับ ผลจากการจำลองการทำงานแสดงให้เห็นว่าคุณสมบัติของการปรับค่าตัวประกอบคุณภาพและค่าอินดักแตนซ์ของวงจรเลียนแบบขดลวดเหนี่ยวนำสอดคล้องกับการวิเคราะห์ไว้ข้างต้น การลดค่ากระแสไบอัส I_3 จะมีผลทำให้ค่า g_{m3} มีค่าลดลงส่งผลให้ความต้านทานเอาต์พุตของทรานคอนดักเตอร์มีค่าสูงขึ้นในช่วงแถบความถี่สูง อย่างไรก็ตามการปรับค่า g_{m3} ก็จะมีผลต่อค่าอินดักแตนซ์ซึ่งแสดงให้เห็นในสมการที่ (4.3) อย่างไรก็ตามการปรับค่ากระแสไบอัส I_1 สามารถควบคุมค่าอินดักแตนซ์ได้แต่ก็จะทำให้แรงดัน V_{GS} ของทรานซิสเตอร์ M_{p2} เปลี่ยนแปลงไปซึ่งมีผลทำให้ค่า g_{m2} เปลี่ยนไปด้วยส่งผลกระทบต่อค่าตัวประกอบคุณภาพของวงจรเปลี่ยนแปลงไปด้วยเช่นกัน

สำหรับคุณสมบัติของสัญญาณรบกวนของวงจรเลียนแบบขดลวดเหนี่ยวนำ ในที่นี้สนใจในช่วงแถบความถี่สูงบริเวณที่มีค่าตัวประกอบคุณภาพสูง ผลการจำลองการทำงานแสดงให้เห็นผลรวมของสัญญาณรบกวนที่เกิดจากตัวเหนี่ยวนำที่แบนด์วิดท์ 500MHz (จาก 1.75 GHz ถึง 2.25GHz) มีค่าเท่ากับ $127 \mu V_{rms}$ วงจรเลียนแบบขดลวดเหนี่ยวนำมีการตอบสนองของการแกว่งของสัญญาณอินพุตที่ค่า $THD = 1\%$ เท่ากับ $1.1 mV_{peak}$ ดังนั้นพิสัยพลวัตของตัวเหนี่ยวนำเท่ากับ 16 dB ในรูปที่ 4.9 แสดงการเปรียบเทียบการแกว่งของสัญญาณแรงดันกับค่า $THD (\%)$ ที่ค่าตัวประกอบคุณภาพต่างกัน

การทดสอบความเป็นเชิงเส้นของวงจรเลียนแบบขดลวดเหนี่ยวนำ ทำได้โดยการป้อนสัญญาณกระแส 2 ความถี่ที่มีขนาดเท่ากัน ที่ความถี่ 1.96GHz และ 2 GHz ดังนั้นค่า IIP3 เท่ากับ -74 dBA (0.2mA) ระดับสัญญาณรบกวนเท่ากับ -86 dB ดังนั้น SFDR เท่ากับ 45 dB แสดงดังรูปที่ 4.10

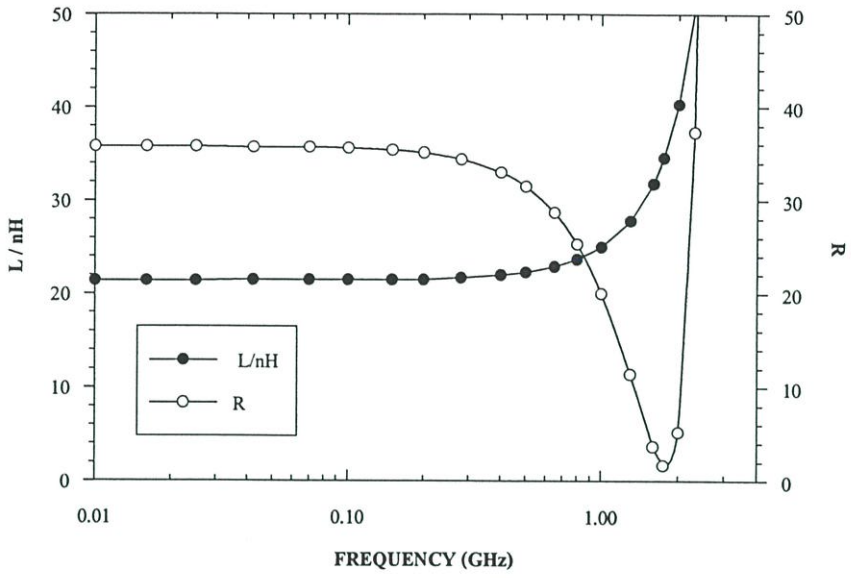


(ก) ขนาด

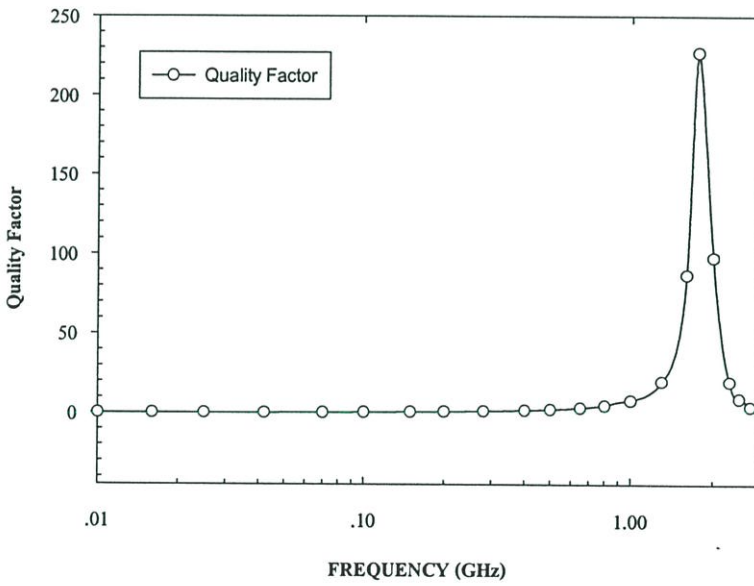


(ข) เฟส

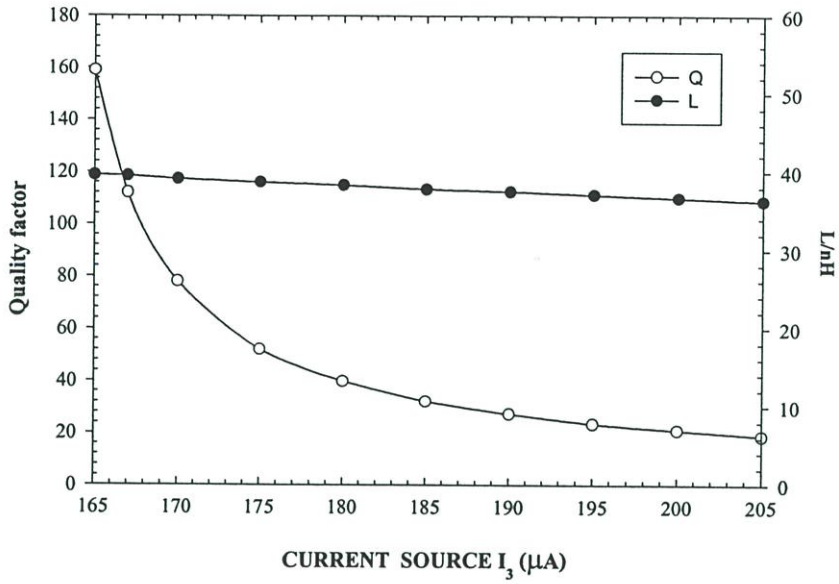
รูปที่ 4.4 ผลการตอบสนองทางขนาดและเฟสของวงจรเลียนแบบตัวเหนี่ยวนำ



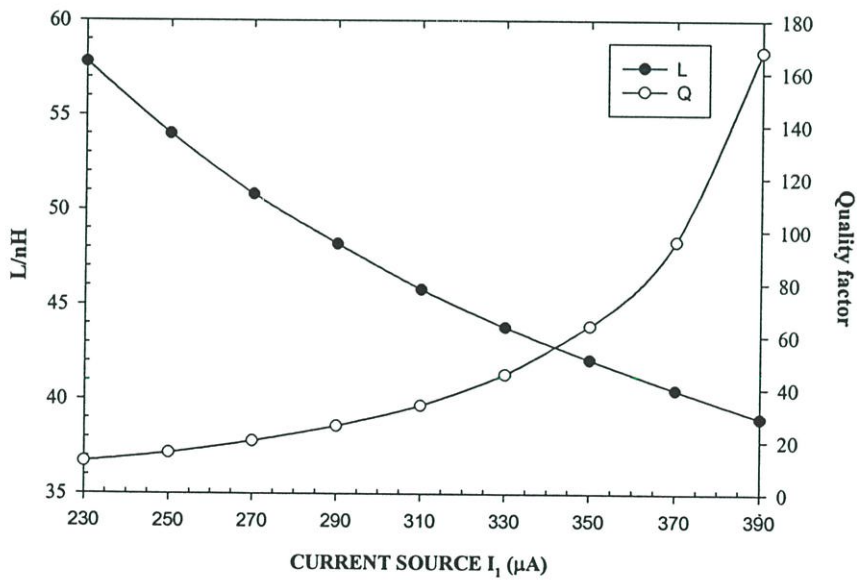
รูปที่ 4.5 ความสัมพันธ์ระหว่างค่าอินดักแตนซ์กับค่าความต้านทานอนุกรม



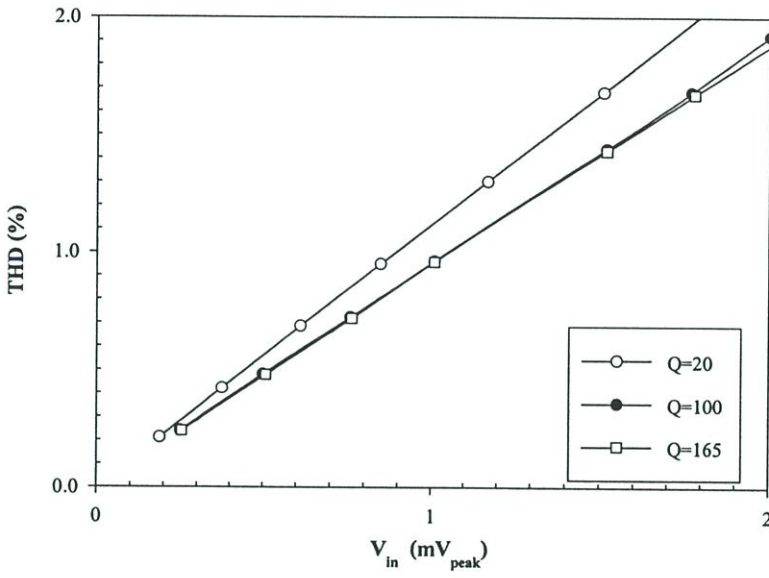
รูปที่ 4.6 ค่าตัวประกอบคุณภาพของวงจรเลียนแบบตัวเหนี่ยวนำ



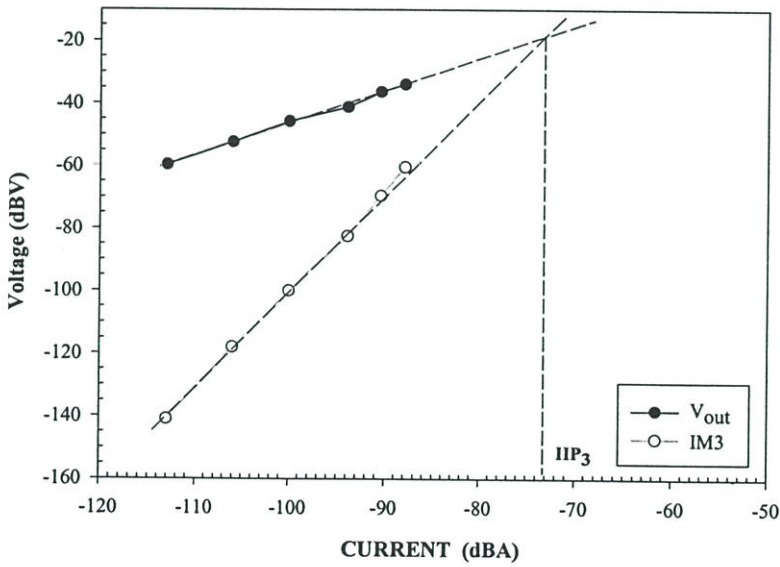
รูปที่ 4.7 การปรับค่าตัวประกอบคุณภาพของวงจรเลียนแบบตัวเหนี่ยวนำ



รูปที่ 4.8 การปรับค่าอินดักแตนซ์ของวงจรเลียนแบบขดลวดเหนี่ยวนำ



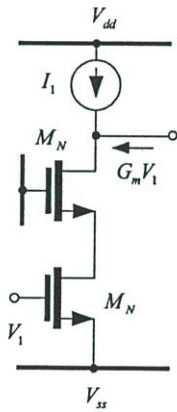
รูปที่ 4.9 การเปรียบเทียบการตอบสนองของสัญญาณอินพุตกับค่า THD ที่ค่าตัวประกอบคุณภาพต่างกัน



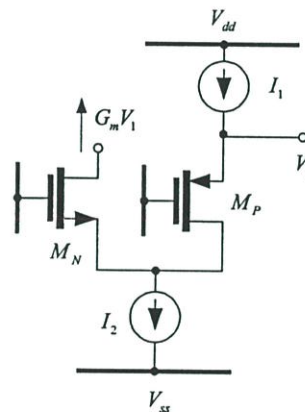
รูปที่ 4.10 การทดสอบความเป็นเชิงเส้นของวงจรเลียนแบบขดลวดเหนี่ยวนำ

4.2.2 วงจรเลียนแบบขดลวดเหนี่ยวนำในรูปแบบ CG-CS

วงจรรขยายชอสร่วมแบบคาสโคดแสดงดังรูปที่ 4.11(ก) ทำหน้าที่เป็นทรานคอนดักเตอร์แบบลบและถูกใช้การสร้างวงจรถอดเหนี่ยวนำในรูปแบบ CD-CS ที่ใช้ทรานซิสเตอร์เดียวกันและแบบ CG-CS ที่ใช้ทรานซิสเตอร์ต่างชนิดกัน อย่างไรก็ตามข้อดีของวงจรถอดเหนี่ยวนำในรูปแบบ CG-CS คือมีความเหมาะสมสำหรับการใช้งานที่แหล่งจ่ายแรงดันต่ำและข้อดีของการใช้วงจรรขยายคาสโคดคือเอาต์พุตของวงจรรขยายแบบคาสโคดมีค่าสูงกว่าวงจรรขยายที่ใช้ทรานซิสเตอร์ 1 ตัวอยู่ $(g_m + g_{mb})r_o$ เท่า (สมมติให้ $g_m r_o \gg 1$) แนวความคิดของโครงสร้างคาสโคดคือการแปลงสัญญาณอินพุตให้อยู่ในรูปกระแสแล้วป้อนให้กับวงจรรขยายแบบเกตร่วม อย่างไรก็ตามทรานซิสเตอร์ที่ใช้เป็นอินพุตกับทรานซิสเตอร์คาสโคดไม่จำเป็นต้องเป็นชนิดเดียวกันแสดงให้เป็นในรูปที่ 4.11(ข) โครงสร้างแบบนี้เป็นที่รู้จักดีและมีชื่อเรียกว่า โฟลด์แคสโคด (folded cascode)



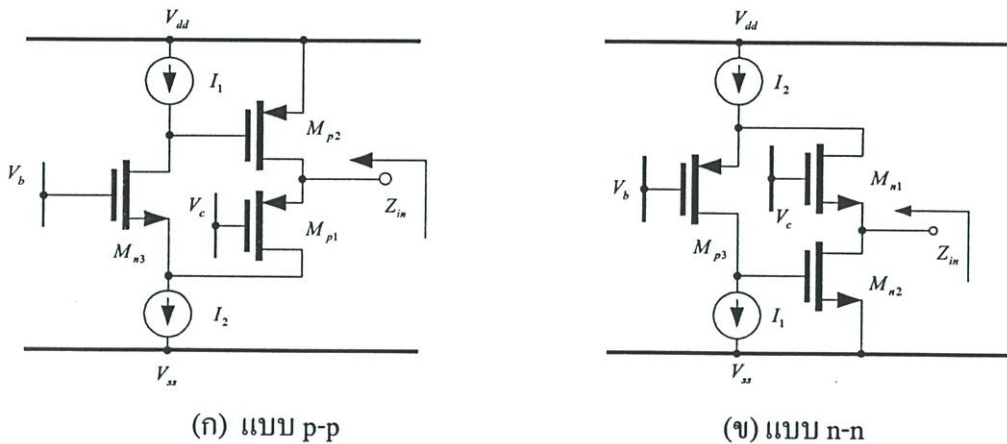
(ก) คาสโคด



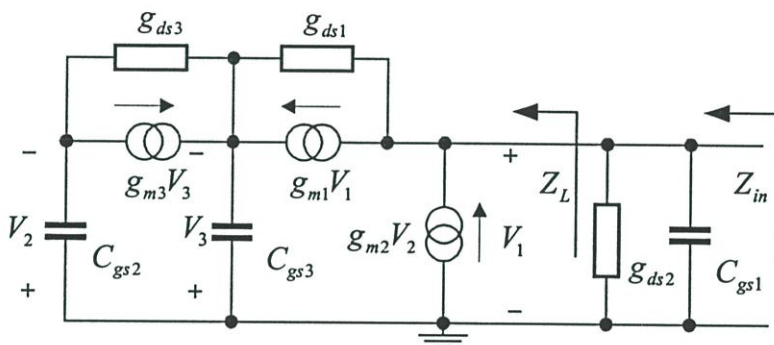
(ข) โฟลด์แคสโคด

รูปที่ 4.11 ทรานคอนดักเตอร์ที่มีความต้านทานเอาต์พุตสูง

ในงานวิทยานิพนธ์นี้นำเสนอวงจรถอดเหนี่ยวนำในรูปแบบ CG-CS ในรูปแบบใหม่ซึ่งแสดงในรูปที่ 4.12 [79] พิจารณาวงจรในรูปที่ 4.12(ก) ไซเรเตอร์-ซีประกอบด้วยทรานคอนดักเตอร์แบบบวกถูกสร้างโดยใช้วงจรรขยายแบบโฟลด์แคสโคด (M_{p1} และ M_{n3}) ส่วนทรานคอนดักเตอร์แบบลบถูกสร้างขึ้นโดยใช้วงจรรขยายแบบชอสร่วม (M_{p2}) และใช้ผลของตัวเก็บประจุที่แอบแฝงระหว่างขาเกตและชอสของทรานซิสเตอร์ M_{p2} เมื่อพิจารณาวงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจรในรูปที่ 4.12 แสดงให้เห็นในรูปที่ 4.13 ดังนั้นอินพุทอิมพีแดนซ์ของวงจรถอดเหนี่ยวนำจะเกิดจากการขนานกันระหว่างตัวเก็บประจุ $C_p = C_{gs1}$ $R_p = 1/g_{ds2}$ และอิมพีแดนซ์ Z_L ซึ่งสามารถเขียนเป็นสมการที่ (4.5) ส่วนรายละเอียดในการหาอินพุทอิมพีแดนซ์เขียนไว้อยู่ในภาคผนวก ข



รูปที่ 4.12 วงจรเลียนแบบขดลวดเหนี่ยวนำแบบ CG-CS โดยใช้เทคนิคโฟลด์แคสโค้ด



รูปที่ 4.13 วงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจรในรูปที่ 4.12(ก)

$$Z_L(s) = \frac{g_{ds3}g_{ds1} + (g_{ds3}C_{gs3} + g_{m3}C_{gs2})s + s^2C_{gs3}C_{gs2}}{g_{m1}g_{m2}g_{m3} + (g_{m1}g_{ds3}C_{gs3} + g_{m1}g_{m3}C_{gs2})s + g_{m1}s^2C_{gs3}C_{gs2}} \quad (4.5)$$

เมื่อพิจารณาในส่วนจริงและส่วนจินตภาพของ Z_L สามารถอธิบายผลของค่าอินดักแตนซ์และค่าความต้านทานอนุกรม R_s ได้โดยสมการที่(4.6ก) และ (4.6ข) ตามลำดับ (กำหนดให้ $g_m \gg g_{ds}$ และละเลยค่า C_{gd})

$$\text{Re}(Z_L) = \frac{\frac{g_{ds1}g_{ds3}}{g_{m1}g_{m2}g_{m3}} + \frac{g_{m3}C_{gs3}}{g_{m1}} \left(\frac{C_{gs2}}{g_{m3}g_{m2}} \right)^2 \left(\frac{g_{m3}}{C_{gs3}} - \frac{g_{m2}}{C_{gs2}} \right) \omega^2 + \frac{1}{g_{m1}} \left(\frac{C_{gs3}C_{gs2}}{g_{m3}g_{m2}} \right)^2 \omega^4}{\left(1 - \frac{\omega^2 C_{gs3}C_{gs2}}{g_{m3}g_{m2}} \right)^2 + \left(\frac{g_{m1}g_{ds3}C_{gs3} + g_{m1}g_{m3}C_{gs2}}{g_{m1}g_{m2}g_{m3}} \right)^2 \omega^2} \quad (4.6ก)$$

$$\text{Im}(Z_L) = \omega \frac{\left(\frac{g_{ds3} C_{gs3}}{g_{m1} g_{m2} g_{m3}} + \frac{C_{gs2}}{g_{m2} g_{m1}} \right)}{\left(1 - \frac{\omega^2 C_{gs3} C_{gs2}}{g_{m3} g_{m2}} \right)^2 + \left(\frac{g_{m1} g_{ds3} C_{gs3} + g_{m1} g_{m3} C_{gs2}}{g_{m1} g_{m2} g_{m3}} \right)^2} \omega^2 \quad (4.6\text{ข})$$

พิจารณาสมการที่ (4.6ก) และ (4.6ข) ที่ความถี่ต่ำ ($\omega \ll \omega_T$) ผลของค่าอินดักแตนซ์ L_{cq} และค่าความต้านทาน R_s จะมีค่าเท่ากับ

$$L_{eq} = \frac{C_{gs2}}{g_{m1} g_{m2}} \quad (4.7\text{ก})$$

$$R_s = \frac{g_{ds1} g_{ds3}}{g_{m1} g_{m2} g_{m3}} \quad (4.7\text{ข})$$

พิจารณาสมการที่ (4.7ก) และ (4.7ข) ค่าอินดักแตนซ์และค่าความต้านทาน(ไม่ต้องการ) มีค่าคล้ายคลึงกับวงจรเลียนแบบขดลวดเหนี่ยวนำในรูปแบบ CG-CS ในรูปที่ 3.12(ก) แต่แตกต่างกันที่ค่าความต้านทานอนุกรม R_s ซึ่งมีค่าต่ำมาก (ขึ้นอยู่กับตัวประกอบ g_{m3}/g_{ds3}) ตัวประกอบนี้จะมีผลทำให้วงจรเลียนแบบขดลวดเหนี่ยวนำมีคุณลักษณะความถี่เหนี่ยวนำที่กว้างขึ้น เมื่อพิจารณาความต้านทานอนุกรม R_s ที่ความถี่สูง (ในเทอมของ ω^2 ซึ่งเป็นเทอมกลางของเศษของสมการที่ (4.6ก) ค่าความต้านทาน R_s สามารถมีค่าต่ำลงได้ขึ้นอยู่กับตัวประกอบ g_m/g_{ds} ของทรานซิสเตอร์ M_{p2} และ M_{n3} ดังนั้นวงจรเลียนแบบขดลวดเหนี่ยวนำที่นำเสนอนี้สามารถมีค่าตัวประกอบคุณภาพสูงและคุณลักษณะความเป็นตัวเหนี่ยวนำที่แถบความถี่กว้าง ถ้ากำหนดให้

$$\frac{g_{m3}}{C_{gs3}} - \frac{g_{m2}}{C_{gs2}} = 0 \quad (4.8)$$

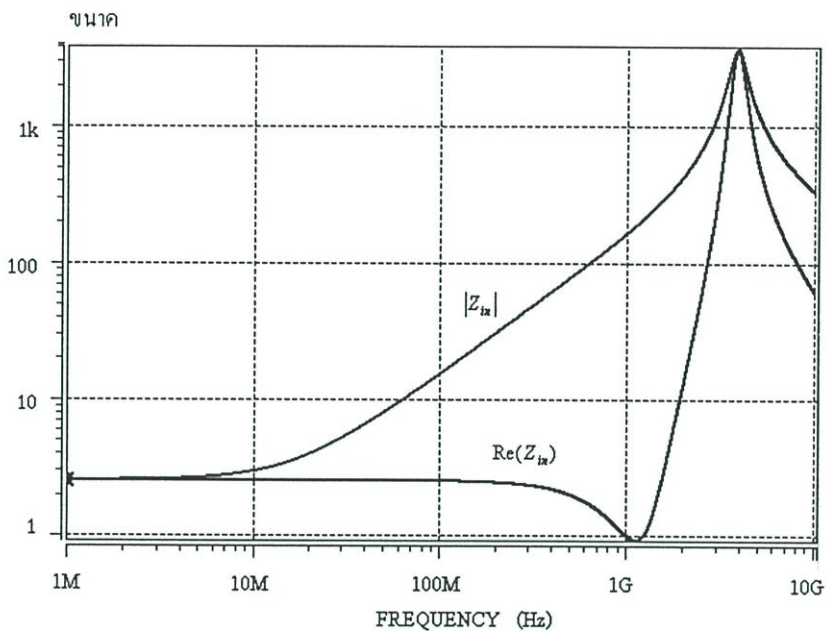
สำหรับค่าตัวประกอบคุณภาพของตัวเหนี่ยวนำนี้สามารถปรับค่าได้โดยการเปลี่ยนค่า g_{m3} ซึ่งทำได้โดยปรับค่า V_{GS} ของทรานซิสเตอร์ M_{n3} โดยการปรับค่า V_b หรือ V_c สำหรับค่าอินดักแตนซ์ของวงจรสามารถปรับค่าได้โดยค่า g_{m1} หรือ g_{m2} โดยการปรับกระแสไบอัส I_1 หรือ I_2 อย่างไรก็ตามการปรับค่ากระแสไบอัสจะส่งผลทำให้ค่า g_m ของทรานซิสเตอร์และทำให้ตัวประกอบคุณภาพของตัวเหนี่ยวนำเปลี่ยนแปลงไป ในทางปฏิบัติแหล่งจ่ายกระแสสามารถสร้างได้โดยใช้วงจรสะท้อนกระแสอย่างง่ายซึ่งข้อดีสำหรับวงจรเลียนแบบตัวเหนี่ยวนำแบบนี้คือเอาต์พุตคอนดักแตนซ์ของวงจรสะท้อนกระแสมีผลกระทบต่อค่าตัวประกอบคุณภาพของตัวเหนี่ยวนำน้อยกว่าวงจรที่กล่าวมาทั้งหมด กล่าวคือเอาต์พุตคอนดักแตนซ์ของแหล่งจ่ายกระแส I_2 ถูกกำหนดค่าแรงดันคงที่ด้วยแรงดัน V_b และเอาต์พุตคอนดักแตนซ์ของแหล่งจ่ายกระแส I_1 จะมีผลกระทบต่อค่าความต้านทาน

อนุกรมที่ความถี่ต่ำซึ่งสามารถควบคุมได้โดยตัวประกอบ g_m/g_{ds} ของทรานซิสเตอร์ M_{n3} สำหรับความต้องการใช้แหล่งจ่ายแรงดันต่ำสุดของวงจรนี้มีค่าเท่ากับ $V_{GS} + 2V_{DS,SAT}$

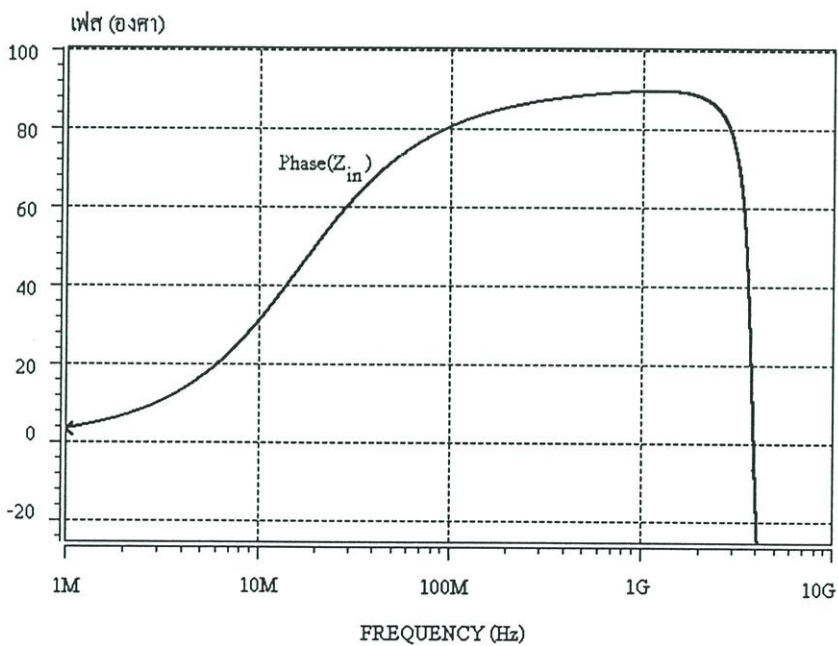
ผลการจำลองการทำงานของวงจรในรูปแบบที่ 4.12(ก) ใช้โปรแกรม HSPICE ในการวิเคราะห์ที่ใช้แบบจำลองการทำงาน BSIM3V3 เทคโนโลยีซีมอส $0.35 \mu\text{m}$ วงจรใช้แหล่งจ่ายแรงดัน 2 V และกินกำลังงาน 1mW ค่าความยาว (Length) ของทรานซิสเตอร์ทุกมีค่าเท่ากับ $0.35 \mu\text{m}$ ส่วนความกว้าง (Width) ของทรานซิสเตอร์และค่าแรงดันและกระแสไบอัสถูกเลือกให้วงจรมีการตอบสนองทางความถี่สูงสุด ผลการตอบสนองทางความถี่ของขนาดและเฟสของตัวเหนี่ยวนำแสดงในรูปแบบที่ 4.14 คุณลักษณะความเป็นตัวเหนี่ยวนำเริ่มจาก 1 MHz ถึงความถี่ self-resonance ที่ความถี่ 3.87 GHz ในรูปที่ 4.15 แสดงความสัมพันธ์ของค่าอินดักแตนซ์และค่าความต้านทานอนุกรมของตัวเหนี่ยวนำซึ่งจะมีค่าเท่ากับ 24 nH และมีค่าความต้านทาน R_s เท่ากับ 2.5Ω แต่เมื่อความถี่สูงขึ้นใกล้กับความถี่เรโซแนนซ์ที่ความถี่ 1 GHz ค่าความต้านทานอนุกรมจะมีค่าลดลงต่ำสุดเท่ากับ 1Ω ในรูปที่ 4.16 แสดงค่าตัวประกอบคุณภาพของวงจรเลียนแบบตัวเหนี่ยวนำจะเห็นได้ว่าค่าตัวประกอบคุณภาพของวงจรมีค่ามากที่สุด (Q_{max}) คือ 200 ที่ความถี่ 1.3 GHz

เมื่อพิจารณาคูสมบัติของการปรับค่าอินดักแตนซ์และค่าตัวประกอบคุณภาพของวงจรเลียนแบบตัวเหนี่ยวนำ ในรูปที่ 4.17 เป็นการปรับค่าตัวประกอบคุณภาพของตัวเหนี่ยวนำที่ความถี่ 1GHz โดยการปรับค่าแรงดันไบอัสที่ขาเกตของทรานซิสเตอร์ M_{p3} โดยการเปลี่ยนค่าจาก 0.19 ถึง 0.37 V ทำให้ค่าตัวประกอบคุณภาพเปลี่ยนจาก 248 ถึง 39 ตามลำดับ ผลจากการปรับค่าตัวประกอบคุณภาพ ทำให้ค่าอินดักแตนซ์เปลี่ยนแปลง 7.2% ส่วนในรูปที่ 4.18 เป็นการปรับค่าอินดักแตนซ์โดยการปรับค่ากระแสไบอัส I_2 โดยการเปลี่ยนค่ากระแส I_2 จาก $400 \mu\text{A}$ ถึง $540 \mu\text{A}$ ค่าอินดักแตนซ์เปลี่ยนจาก 33.6 nH ถึง 25.9 nH และทำให้ค่าตัวประกอบคุณภาพเปลี่ยนจาก 58 ถึง 35 ที่ความถี่ 1 GHz ตามลำดับ

ผลรวมของสัญญาณรบกวนที่เกิดจากตัวเหนี่ยวนำที่แบนด์วิดท์ 500MHz (จาก 750MHz ถึง 1.25 GHz) มีค่าเท่ากับ $92 \mu\text{V}_{rms}$ วงจรเลียนแบบขดลวดเหนี่ยวนำที่นำเสนอมีการตอบสนองของการแกว่งของสัญญาณอินพุตที่ค่า THD 1% เท่ากับ 5.31mV_{peak} ดังนั้นพิสัยพลวัตของตัวเหนี่ยวนำมีค่าเท่ากับ 32 dB ในรูปที่ 4.19 แสดงการเปรียบเทียบการแกว่งของสัญญาณแรงดันกับค่า THD (%) ที่ค่าตัวประกอบคุณภาพที่ค่าต่างกัน สำหรับค่าตัวประกอบคุณภาพสูงจะมีผลการตอบสนองทางแรงดันสูงกว่าที่ค่าตัวประกอบคุณภาพต่ำ กล่าวคือที่แรงดัน V_c จะมีค่าต่ำส่งผลทำให้แรงดัน V_{GS} ของทรานซิสเตอร์ M_{p1} มีค่าสูง ทำให้การตอบสนองสัญญาณแรงดันอินพุตมีค่าสูง การทดสอบความเป็นเชิงเส้นโดยการป้อนสัญญาณกระแส 2 ความถี่ที่มีขนาดเท่ากัน ที่ความถี่ 0.98 GHz และ 1 GHz ดังนั้นค่า IIP3 เท่ากับ -66dB (0.5mA) และมีระดับสัญญาณรบกวนที่อินพุตของวงจรเลียนแบบขดลวดเหนี่ยวนำเท่ากับ 25V_{rms} (-92dB) ดังนั้น SFDR เท่ากับ 47 dB แสดงในรูปแบบที่ 4.20

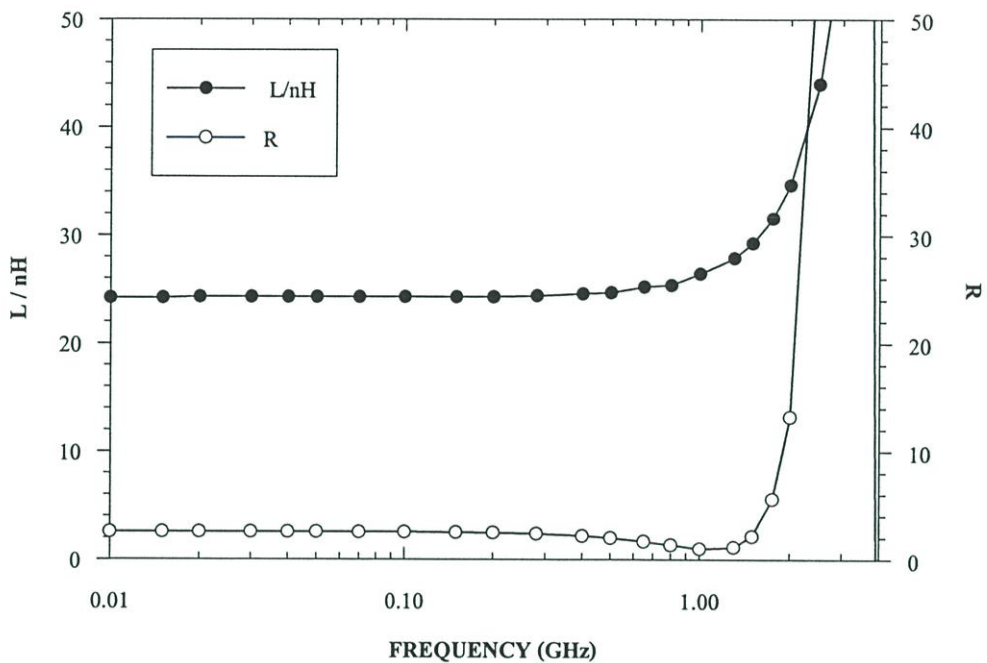


(ก) ขนาด

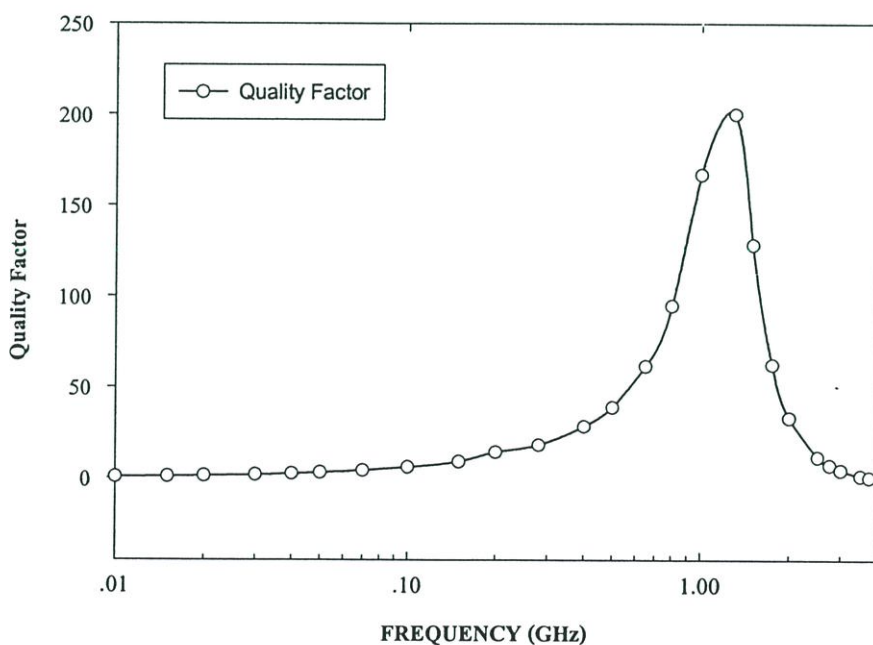


(ข) เฟส

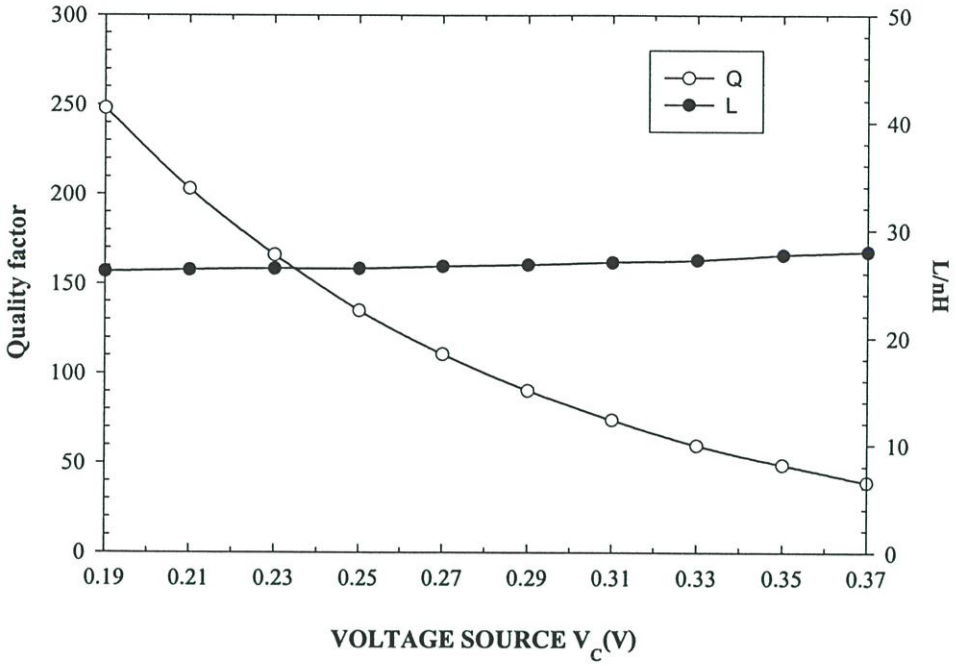
รูปที่ 4.14 ผลการตอบสนองทางความถี่ของขนาดและเฟสของวงจรในรูปที่ 4.12(ก)



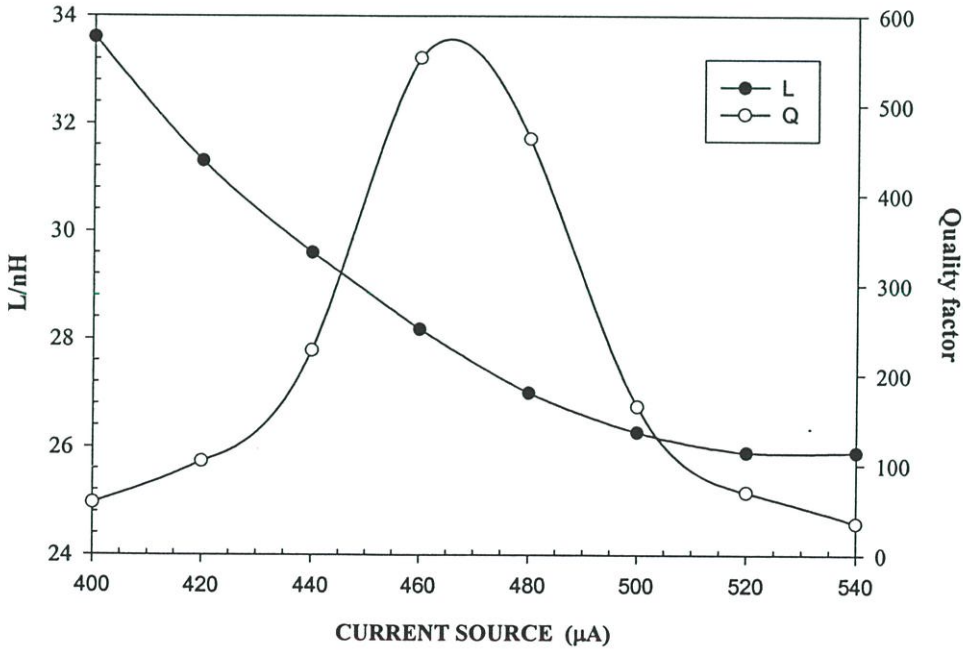
รูปที่ 4.15 ความสัมพันธ์ระหว่างค่าอินดักแตนซ์ (L) กับค่าความต้านทานอนุกรม (R)



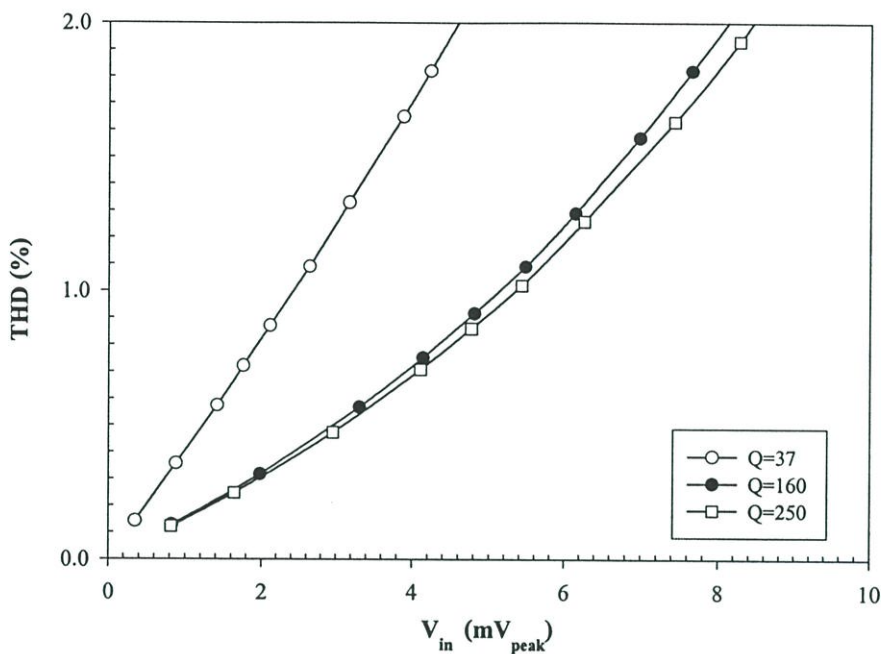
รูปที่ 4.16 ค่าตัวประกอบคุณภาพของวงจรเรโซแนนซ์แบบขดลวดเหนี่ยวนำ



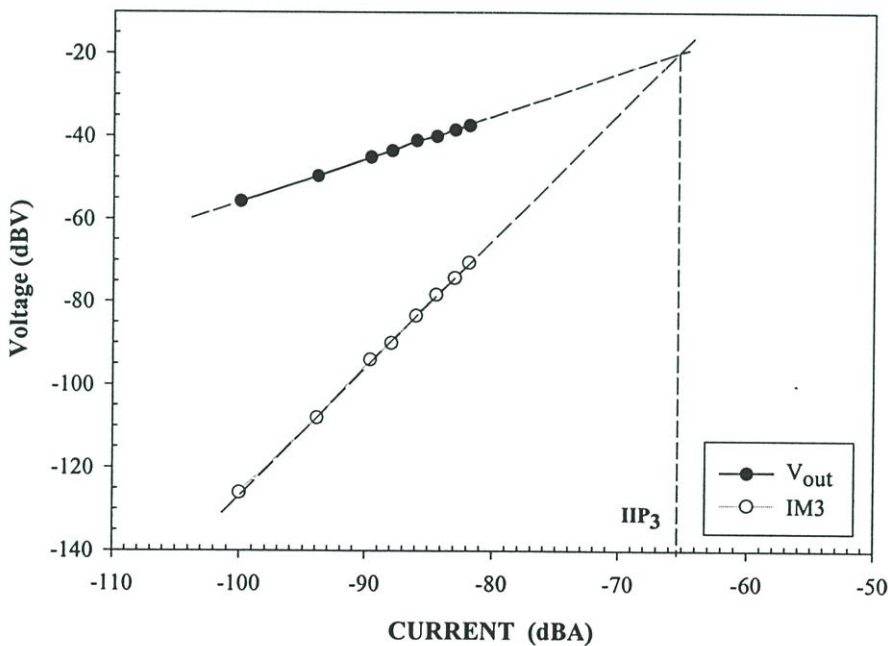
รูปที่ 4.17 การปรับค่าตัวประกอบคุณภาพของวงจรเรขาคณิตแบบขดลวดเหนี่ยวนำ



รูปที่ 4.18 การปรับค่าอินดักแตนซ์ของวงจรเรขาคณิตแบบขดลวดเหนี่ยวนำ



รูปที่ 4.19 ความสัมพันธ์ระหว่างการตอบสนองของแรงดันอินพุตกับค่า THD(%) ที่ค่าตัวประกอบคุณภาพที่มีค่าต่างกัน



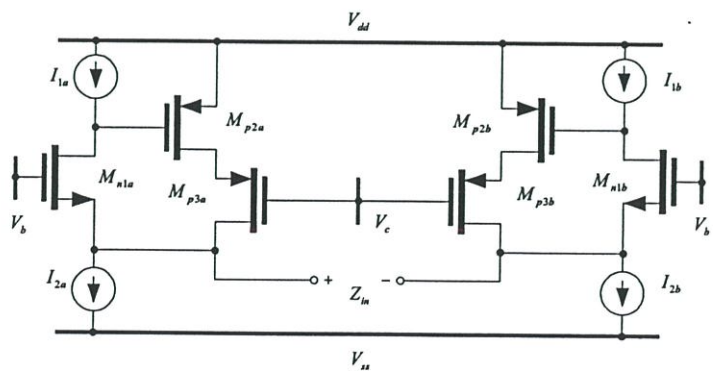
รูปที่ 4.20 การทดสอบความเป็นเชิงเส้นของวงจรถ่ายแบบขดลวดเหนี่ยวนำ

4.3 การปรับปรุงค่าพิสัยพลวัตของวงจรเลียนแบบขดลวดเหนี่ยวนำ

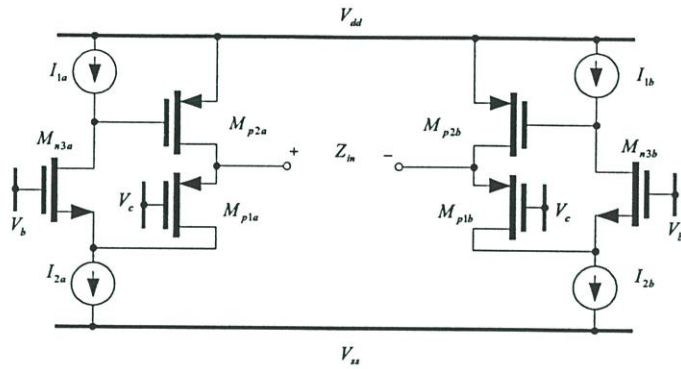
ข้อดีของวงจรเลียนแบบตัวเหนี่ยวนำแบบเทียบกราวด์ที่ได้นำเสนอในวิทยานิพนธ์นี้คือมีค่าตัวประกอบคุณภาพสูง สามารถปรับค่าอินดักแตนซ์ได้ มีความซับซ้อนของวงจรมีน้อย มีโครงสร้างเหมาะสมสำหรับการทำงานที่แหล่งจ่ายแรงดันต่ำ แต่อย่างไรก็ตามคุณสมบัติของวงจรเลียนแบบขดลวดเหนี่ยวนำดังกล่าวจะมีขีดจำกัดในการทำงานเฉพาะแบบเทียบกราวด์ และการเพิ่มคุณสมบัติพิสัยพลวัตจะถูกจำกัดโดยการทำงานแบบคลาสเอ ข้อเสียเหล่านี้สามารถแก้ไขได้โดยโครงสร้างของอินพุทผลต่างสองด้าน (fully differential) และโครงสร้างของคลาสเอบี ซึ่งจะกล่าวในหัวข้อต่อไป ตามลำดับ

4.3.1 วงจรเลียนแบบขดลวดเหนี่ยวนำแบบลอยตัวไม่สมมาตร (pseudo-differential)

เราสามารถนำวงจรเลียนแบบขดลวดเหนี่ยวนำแบบเทียบกราวด์ 2 ชุดที่เหมือนกันมาสร้างเป็นตัวเหนี่ยวนำแบบลอยตัวที่มีอินพุทผลต่างสองด้านแบบ pseudo differential แสดงให้เห็นดังในรูปที่ 4.21 โดยที่ (ก) แบบ CG-CS ชนิด n-p และ (ข) แบบ CG-CS ชนิด p-p สำหรับค่าอินดักแตนซ์ของวงจรเลียนแบบขดลวดเหนี่ยวนำที่ได้นี้จะมีค่าเพิ่มขึ้นเป็น 2 เท่าเมื่อเปรียบเทียบกับตัวเหนี่ยวนำแบบเทียบกราวด์ที่ถูกนำมาสร้าง ข้อดีที่สำคัญของโครงสร้างที่มีอินพุทผลต่างสองด้านคือมีการตอบสนองของสัญญาณแรงดันที่ตกคร่อมตัวเหนี่ยวนำจะไม่มีผลของสัญญาณผิดเพี้ยนฮาร์โมนิกคู่จากเหตุผลนี้จึงเองทำให้วงจรเลียนแบบขดลวดเหนี่ยวนำในรูปแบบนี้มีพิสัยพลวัตกว้าง อย่างไรก็ตามข้อจำกัดของโครงสร้างแบบนี้คือตัวเหนี่ยวนำแบบนี้จะต้องถูกขับเคลื่อนด้วยสัญญาณอินพุทเป็นแบบผลต่างสองด้านเท่านั้น ซึ่งสำหรับโครงสร้างของวงจรกรองความถี่บางประเภทจำเป็นต้องการใช้ตัวเหนี่ยวนำแบบลอยตัวที่มีคุณลักษณะเหมือนกับตัวเหนี่ยวนำจริงคือตัวเหนี่ยวนำจะต้องถูกขับเคลื่อนด้วยสัญญาณอินพุทแบบเทียบกราวด์ได้ (ข้างเดียว) ในหัวข้อต่อไปเราจะนำเสนอวิธีแก้ไขข้อจำกัดนี้



(ก) แบบ CG-CS :n-p [76]



(ข) แบบ CG-CS :p-p

รูปที่ 4.21 วงจรเลียนแบบขดลวดเหนี่ยวนำแบบลอยตัวแบบไม่สมมาตร

ตารางที่ 4.1 สรุปคุณสมบัติของวงจรเลียนแบบขดลวดเหนี่ยวนำแบบลอยตัวไม่สมมาตร

พารามิเตอร์	วงจรเลียนแบบขดลวดเหนี่ยวนำรูปที่ 4.21	
เทคโนโลยี	0.35- μm CMOS	
รูปแบบ	CG-CS ชนิด n-p	CG-CS ชนิด p-p
แหล่งจ่ายแรงดัน	2 V	
การกินกำลังงาน	2 mW	
f_{max}	3.16GHz	3.87GHz
ค่าอินดักแตนซ์	98.7nH ⁽¹⁾	52.7nH ⁽²⁾
R_s (ที่ความถี่ต่ำ)	58.5 Ω	5.12 Ω
Q_L	124 ⁽¹⁾	165 ⁽²⁾
แบนด์วิดท์	10MHz - 3.13GHz	1MHz - 3.87GHz
สัญญาณรบกวน ⁽³⁾ (μV_{rms})	188 ⁽¹⁾	130 ⁽²⁾
แรงดันอินพุต ⁽⁴⁾ (mV_{peak})	154 ⁽¹⁾	13.3 ⁽²⁾
พิสัยพลวัต	55 dB	37 dB

¹⁾ ความถี่ 2 GHz

²⁾ ความถี่ 1 GHz

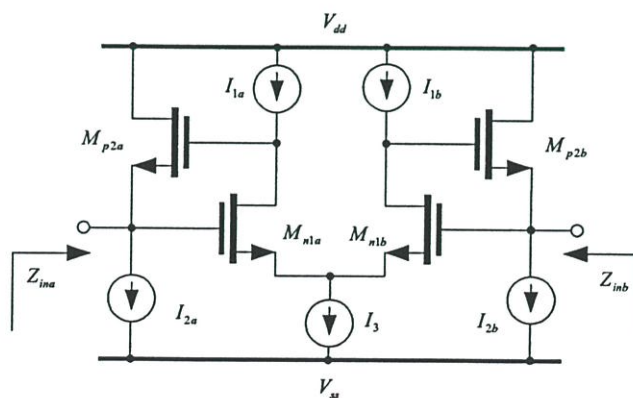
³⁾ แบนด์วิดท์ = 500 MHz

⁴⁾ THD = 1%

ผลการจำลองการทำงานของวงจรในรูปที่ 4.21 ใช้โปรแกรม HSPICE ในการวิเคราะห์ โดยใช้แบบจำลองการทำงาน BSIM3V3 เทคโนโลยีซีมอส 0.35 μm วงจรดังกล่าวถูกกำหนดให้มีกำลังงานที่เท่ากันซึ่งมีค่าเท่ากับ 2 mW ภายใต้แหล่งจ่ายแรงดัน 2 V ในตารางที่ 4.1 เป็นการสรุปคุณลักษณะของวงจรเลียนแบบขดลวดเหนี่ยวนำ วงจรเลียนแบบขดลวดเหนี่ยวนำที่ใช้โครงสร้างแบบนี้จะมีพิสัยพลวัตเพิ่มขึ้นและจะมีค่าอินดักแตนซ์และค่าความต้านทานอนุกรมเพิ่มขึ้นเป็นสองเท่าเมื่อเปรียบเทียบกับตัวเหนี่ยวนำแบบเทียบกราวด์ เมื่อพิจารณาคุณลักษณะการปรับค่าอินดักแตนซ์และค่าตัวประกอบคุณภาพจะมีคุณลักษณะเหมือนกันกับวงจรเลียนแบบขดลวดเหนี่ยวนำแบบเทียบกราวด์ที่ถูกนำมาใช้สร้าง

4.3.2 วงจรเลียนแบบขดลวดเหนี่ยวนำแบบลอยตัวสมบรูณ์ (differential-pair)

เป็นที่ทราบดีแล้วว่าโครงสร้างของวงจรเลียนแบบขดลวดเหนี่ยวนำแบบลอยตัวในหัวข้อ 4.3.1 มีขีดจำกัดสำหรับการนำไปแทนที่ตัวเหนี่ยวนำแบบลอยตัวสมบรูณ์ เนื่องจากโครงสร้างของวงจรดังกล่าวไม่สามารถที่ถูกขับเคลื่อนด้วยสัญญาณอินพุตแบบเทียบกราวด์ได้ หนึ่งทางที่เป็นไปได้ในการสร้างวงจรเลียนแบบขดลวดเหนี่ยวนำแบบสมบรูณ์คือการใช้โครงสร้างของวงจรเลียนแบบขดลวดเหนี่ยวนำแบบลอยตัวในรูปที่ 2.24(ข) ทรานคอนดักเตอร์ตัวที่ 1 สามารถสร้างได้โดยใช้วงจรขยายผลต่างสองด้าน (differential-pair) ซึ่งพื้นฐานของวงจรนี้มาจากวงจรขยายแบบขอสร่วม ดังนั้นจากรูปแบบของวงจรเลียนแบบขดลวดเหนี่ยวนำในแบบที่ใช้วงจรขยายแบบขอสร่วมจะสามารถสร้างตัวเหนี่ยวนำแบบสมบรูณ์ได้ถ้ากำหนดให้อินพุตของวงจรเลียนแบบขดลวดเหนี่ยวนำเป็นวงจรขยายแบบขอสร่วม แสดงให้เห็นดังรูปที่ 4.22 โดยที่ (ก) เป็น โครงสร้างที่ใช้วงจรเลียนแบบตัวเหนี่ยวนำแบบ CS-CD ชนิด n-n (ข) แบบ CS-CG ชนิด n-p (ค) แบบ CS-CD ชนิด n-p



(ก) แบบ CS-CD ชนิด n-n [33]

ตารางที่ 4.2 สรุปคุณสมบัติของวงจรเลียนแบบขดลวดเหนี่ยวนำแบบลอยตัวแบบสมบูรณ์

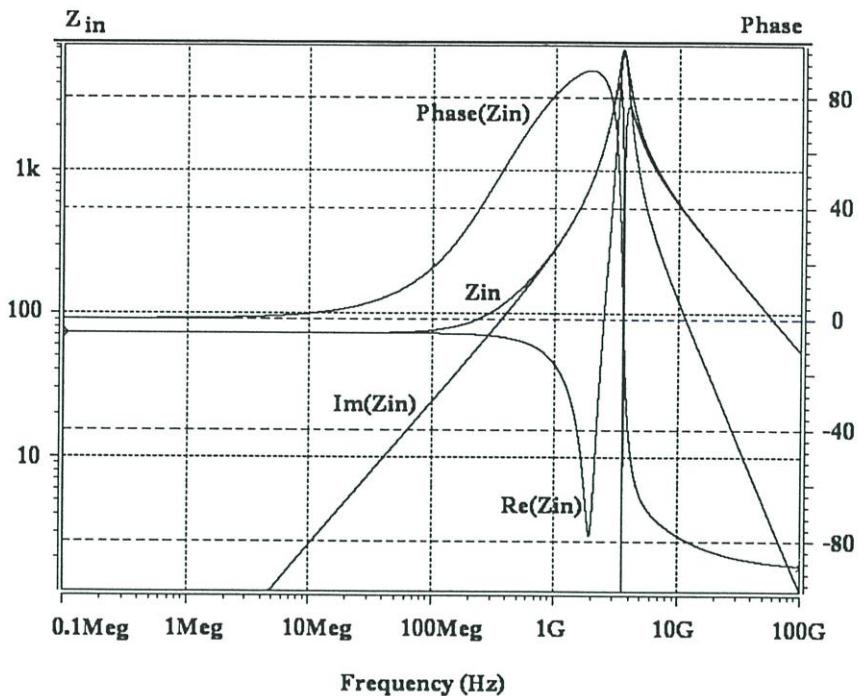
พารามิเตอร์	[80]	รูปที่ 4.22		
		(ก)CS-CD: n-n	(ข)CS-CG: n-p	(ค)CS-CD : n-p
เทคโนโลยี	0.3 μ m	0.35 μ m CMOS		
แหล่งจ่ายแรงดัน	2.5 V	2 V	2 V	1.5 V
การกินกำลังงาน	15 mW	0.84 mW	2 mW	2 mW
Self-resonance	5.6 GHz	4.04 GHz	3.7 GHz	3.54 GHz
R_s (ที่ความถี่ต่ำ)	ไม่ได้ระบุ	76	1.24 k	72
อินดักแตนซ์	10 nH	70 nH ⁽²⁾	34.5 nH ⁽²⁾	68 nH ⁽¹⁾
Q_{Lmax}	600(ที่ 2GHz)	2 ⁽²⁾	<1 ⁽²⁾	243 ⁽¹⁾
สัญญาณรบกวน ⁽³⁾	25 pA/ \sqrt{Hz} ⁽¹⁾	123 μ V _{rms}	114 μ V _{rms}	163.8 μ V _{rms}
แรงดันอินพุต ⁽⁴⁾	80mV THD=1.3% ที่ f =1.2GHz	3.43 mV _{rms} ⁽²⁾	81 mV _{rms} ⁽²⁾	64.9 mV _{rms} ⁽¹⁾
พิสัยพลวัต	ไม่ได้ระบุ	28.9 dB	57 dB	52 dB

¹⁾ ความถี่ 2 GHz

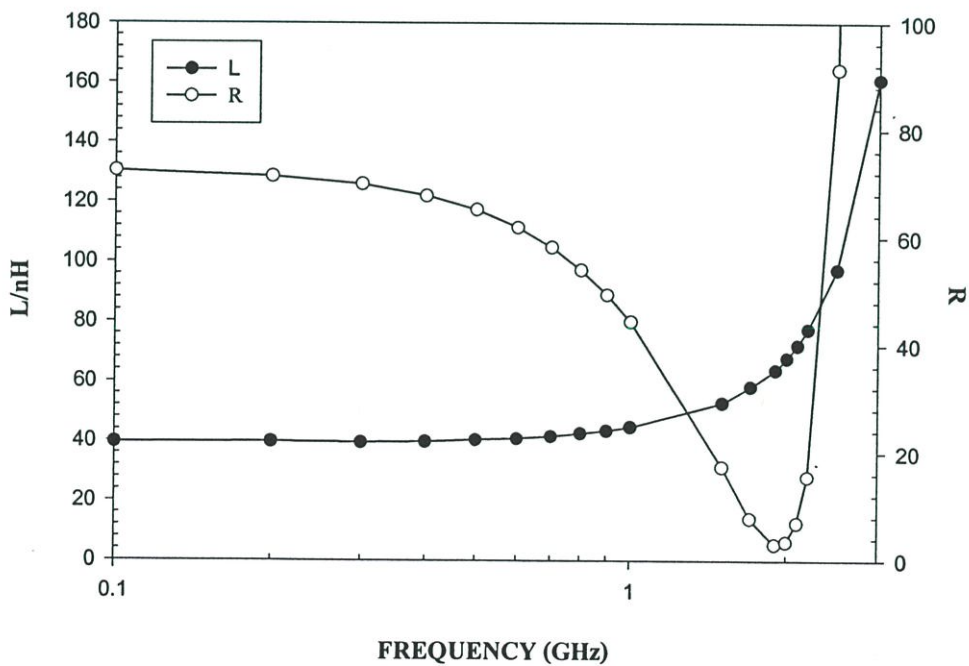
²⁾ ความถี่ 1 GHz

³⁾ แบนด์วิดท์ 500 MHz

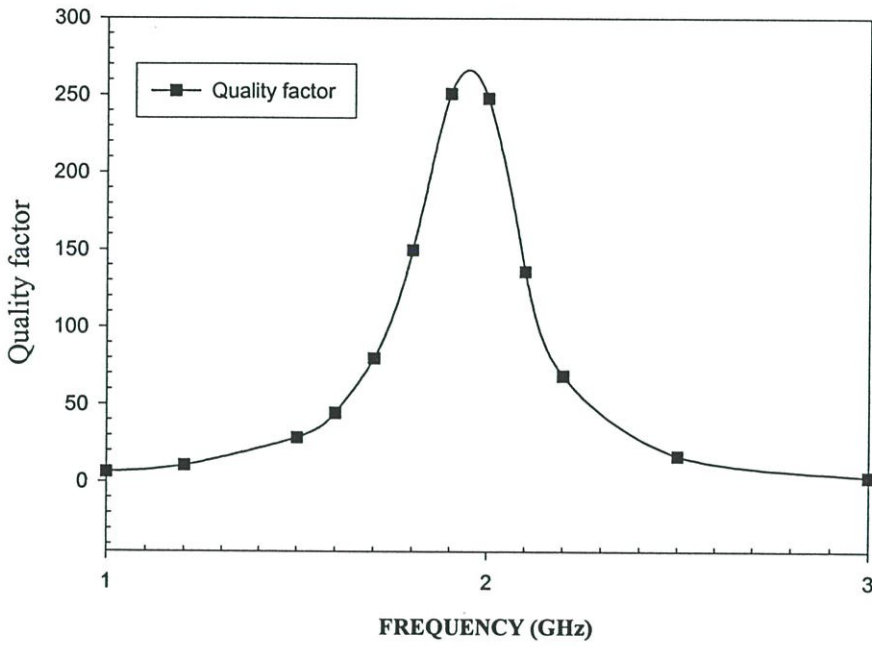
⁴⁾ THD = 1%



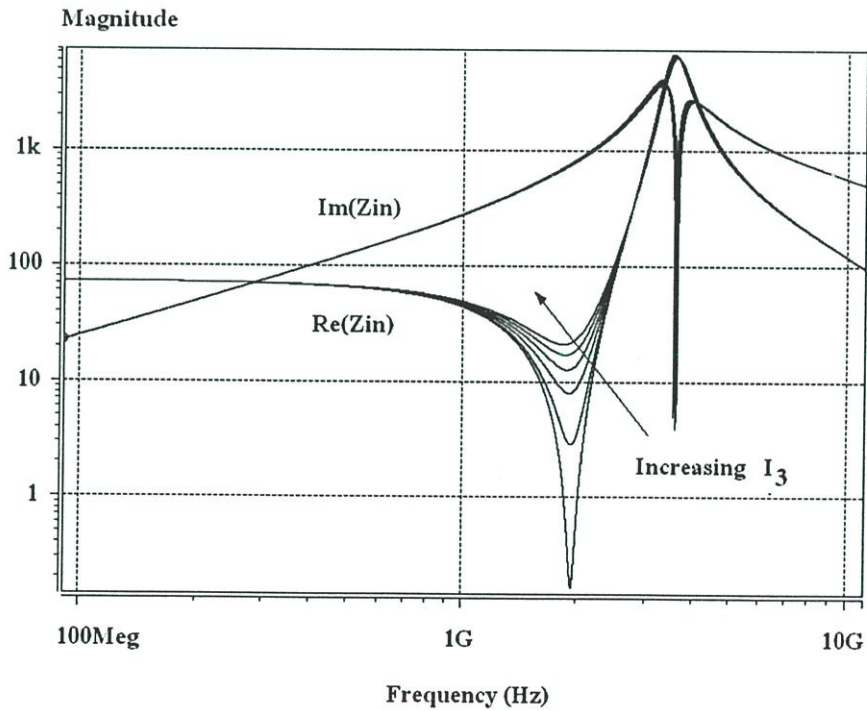
รูปที่ 4.23 ผลการตอบสนองทางความถี่ของวงจรเลียนแบบขดลวดเหนี่ยวนำในรูปที่ 4.22(ค)



รูปที่ 4.24 ความสัมพันธ์ระหว่างอินดักแตนซ์และความต้านทานอนุกรมของวงจรในรูปที่ 4.22(ค)



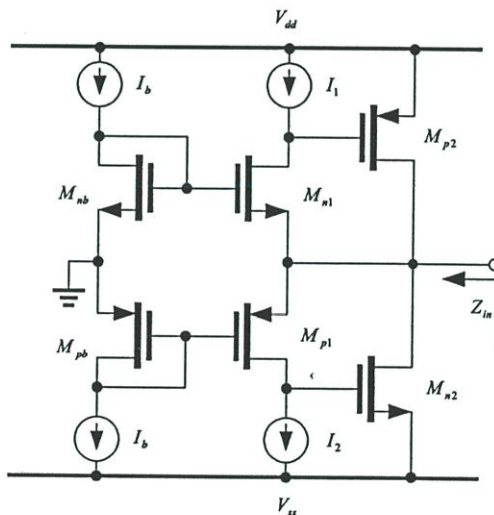
รูปที่ 4.25 ค่าตัวประกอบคุณภาพของวงจรเลียนแบบขดลวดเหนี่ยวนำของวงจรรูปที่ 4.22(ค)



รูปที่ 4.26 การปรับค่าตัวประกอบคุณภาพของวงจรในรูปที่ 4.22(ค) โดยการปรับค่ากระแส I_3

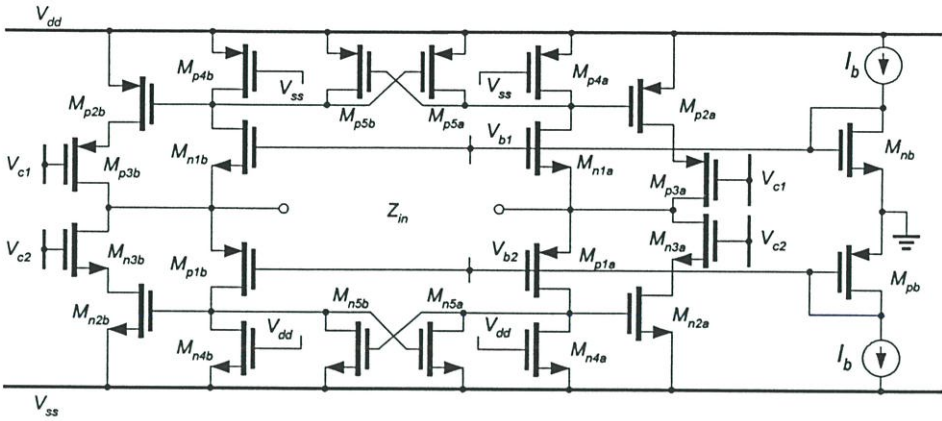
4.3.3 วงจรเลียนแบบขดลวดเหนี่ยวนำแบบคลาสเอบี

วงจรเลียนแบบขดลวดเหนี่ยวนำแบบคลาสเอบีถูกสร้างขึ้นโดยใช้วงจรเลียนแบบขดลวดเหนี่ยวนำในรูปแบบ CG-CS ชนิด n-p และ p-n ในรูปที่ 3.9 ต่อในลักษณะดังรูปที่ 4.27 [81] ผลที่ได้ของวงจรมีความคล้ายคลึงกับส่วนบัพเฟอร์แบบคลาสเอบี ทรานซิสเตอร์ M_{nb} M_{pb} ถูกต่อแบบไดโอด (diode-connected) เพื่อทำหน้าที่เป็นวงจรไบอัสแรงดันให้กับขาเกตของทรานซิสเตอร์ M_{n1} และ M_{p1} ตามลำดับ อินพุตอิมพีแดนซ์ของวงจรเกิดจากการขนานกันระหว่างอินพุตอิมพีแดนซ์ของวงจรชนิด n-p และ p-n เพื่อให้ผลการแกว่งของสัญญาณมีความเท่าเทียมกัน เราต้องกำหนดให้ค่าอิมพีแดนซ์ของวงจรชนิด n-p และ p-n มีค่าเหมือนกันซึ่งค่าอิมพีแดนซ์นี้จะขึ้นอยู่กับ การเลือกใช้ขนาดและกระแสไบอัสให้กับทรานซิสเตอร์ ค่าอินดักแตนซ์ของวงจรมีสามารถควบคุมได้โดยแหล่งจ่ายกระแส I_b ข้อดีที่สำคัญของวงจรเลียนแบบตัวเหนี่ยวนำแบบคลาสเอบีที่นำเสนอในงานวิทยานิพนธ์นี้ จะช่วยให้มีการแกว่งแรงดันของสัญญาณแรงดันที่อินพุตสูงขึ้น แต่อย่างไรก็ตามวงจรมีข้อจำกัดต้องการใช้แหล่งจ่ายแรงดันค่อนข้างสูง



รูปที่ 4.27 วงจรเลียนแบบขดลวดเหนี่ยวนำแบบคลาสเอบี

เราสามารถนำวงจรเลียนแบบขดลวดเหนี่ยวนำแบบคลาสเอบีนำมาต่อในลักษณะที่มีอินพุตผลต่างสองด้านเพื่อเพิ่มค่าพิสัยพลวัตแสดงให้เห็นดังรูปที่ 4.28 โดยใช้วงจรเลียนแบบขดลวดเหนี่ยวนำแบบคลาสเอบี 2 ชุด วงจรดังกล่าวสามารถใช้เทคนิคการสโคดและความต้านทานแบบลบในการลดค่าความต้านทานอนุกรมของตัวเหนี่ยวนำ โดยใช้ทรานซิสเตอร์ $M_{p5a,b}$ กับ $M_{n5a,b}$ ทำหน้าที่เป็นความต้านทานแบบลบเพื่อลดค่า R_s (ลดค่า g_{ds1}) ในช่วงความถี่ต่ำและทรานซิสเตอร์ $M_{p3a,b}$ และ $M_{n3a,b}$ ใช้เพื่อเพิ่มความต้านทานเอาต์พุต R_p ที่ขนานกับตัวเหนี่ยวนำ กระแสไบอัสทางไฟตรง I_1 และ I_2 ถูกแทนที่ด้วยทรานซิสเตอร์ $M_{p4a,b}$ และ $M_{n4a,b}$ ซึ่งทำงานในย่าน ไตร โอดเพื่อให้ทรานซิสเตอร์ $M_{p1a,b}$ และ $M_{n2a,b}$ ทำงานตามวิธีการของคลาสเอบี



รูปที่ 4.28 วงจรเลียนแบบขดลวดเหนี่ยวนำแบบคลาสเอบีที่มีอินพุตผลต่างสองด้าน

เงื่อนไขทางไฟตรงของวงจรจะถูกควบคุมโดยกระแสไบอัสที่เกิดจากทรานซิสเตอร์ M_{pb} , M_{nb} และกระแส I_b แรงดันไฟตรงของขั้วตัวเหนี่ยวนำถูกกำหนดให้เป็นกราวด์ วงจรเลียนแบบขดลวดเหนี่ยวนำในรูปที่ 4.28 ถูกออกแบบให้ทำงานที่แหล่งจ่ายแหล่งดิน ± 1.5 V ทรานซิสเตอร์ทั้งหมดมีความยาวแขนแนลเท่ากับ $0.35 \mu\text{m}$ ส่วนความกว้าง (Width) กับค่ากระแสและแรงดันไบอัส DC ถูกเลือกให้วงจรมีการตอบสนองทางความถี่สูงสุด ตารางที่ 4.3 แสดงเงื่อนไขในการไบอัส ทรานซิสเตอร์ของวงจรเลียนแบบขดลวดเหนี่ยวนำในรูปที่ 4.28 ผลการจำลองในการทำงานของวงจรเลียนแบบขดลวดเหนี่ยวนำในรูปที่ 4.28 โดยใช้โปรแกรม HSPICE ในการวิเคราะห์โดยใช้แบบจำลองการทำงาน BSIM3V3 ด้วยขบวนการผลิตของเทคโนโลยีซีมอส $0.35 \mu\text{m}$ คุณลักษณะของวงจรเลียนแบบตัวเหนี่ยวนำสามารถสรุปในตารางที่ 4.4 จะเห็นได้ว่ารูปแบบของโครงสร้างคลาสเอบี มีผลทำให้พัลส์พลวัตเพิ่มขึ้น 12 dB เมื่อเปรียบเทียบกับแบบคลาสเอและถูกเปรียบเทียบกับกรณีกำลังและค่าอินดักแตนซ์ที่เท่ากัน ในรูปที่ 4.29 เป็นผลการตอบสนองทางความถี่และเฟสของวงจรเลียนแบบตัวเหนี่ยวนำแบบคลาสเอบีแบบอินพุตผลต่างสองด้าน ในรูปที่ 4.30 เป็นการปรับค่าตัวประกอบคุณภาพของตัวเหนี่ยวนำโดยปรับค่า V_{c2} เพิ่มขึ้นจาก -0.3 ถึง 0.4 V ครั้งละ 0.1 V ซึ่งทำให้ตัวประกอบคุณภาพของตัวเหนี่ยวนำเปลี่ยนจาก 2,565 ถึง 62 ตามลำดับ ในรูปที่ 4.31 เป็นการเปรียบเทียบการตอบสนองการแกว่งของแรงดันอินพุตของวงจรเลียนแบบขดลวดเหนี่ยวนำกับค่า THD(%) ที่ความถี่ 1 GHz จะเห็นได้ว่าการตอบสนองแรงดันอินพุตของวงจรเลียนแบบตัวเหนี่ยวนำแบบคลาสเอบีมีค่ามากกว่าแบบคลาสเออยู่ 3.5 เท่าและการใช้โครงสร้างของวงจรเลียนแบบขดลวดเหนี่ยวนำที่มีอินพุตผลต่าง 2 ด้านจะทำให้สัญญาณความถี่เพี้ยนฮาร์โมนิกหายไปทำให้พัลส์พลวัตเพิ่มขึ้นอีก สำหรับการทดสอบความเป็นเชิงเส้นของวงจรเลียนแบบขดลวดเหนี่ยวนำทำได้โดยการป้อนสัญญาณกระแสอินพุต 2 ความถี่ ที่ $f_1 = 0.98$ GHz และ $f_2 = 1$ GHz ดังนั้น IIP3 เท่ากับ -55 dB (1.78mA) แสดงให้เห็นในรูปที่ 4.32

ตารางที่ 4.3 เงื่อนไขการไบอัสของวงจรเลียนแบบขดลวดเหนี่ยวนำ

แรงดัน DC ไบอัส	$V_{c1}=V_{c2}=0V$
ความกว้าง	$M_{n1a,b} = 10$ $M_{p2a,b} = 32$
W (μm)	$M_{p1a,b} = 19$ $M_{n2a,b} = 25$
	$M_{p4a,b} = 1.1$ $M_{n4a,b} = 0.5$
	$M_{p3a,b} = 35$ $M_{n3a,b} = 35$
	$M_{p5a,b} = 3.6$ $M_{n5a,b} = 2.1$

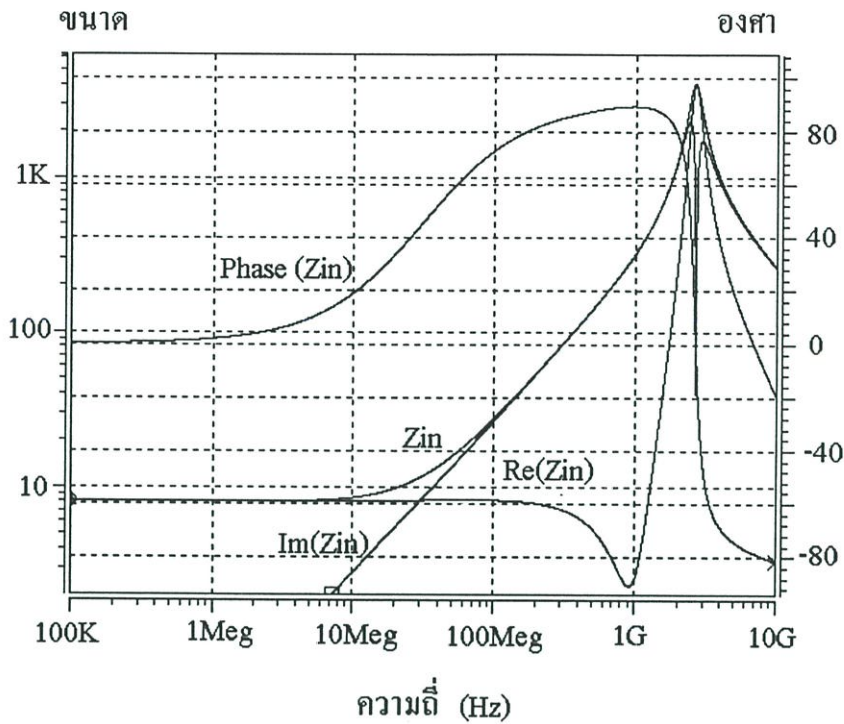
ตารางที่ 4.4 คุณสมบัติของวงจรเลียนแบบขดลวดเหนี่ยวนำแบบคลาสเอบี

พารามิเตอร์	คลาสเอ (รูปที่ 3.9ก)	คลาสเอบี (รูปที่ 4.27)	คลาสเอบี ผลต่างสองด้าน (รูปที่ 4.28)
แหล่งจ่ายแรงดัน (V)	1.5	+/- 1.5	+/- 1.5
การกินกำลังงาน (mW)	1.7	1.7	2.7
f_o (GHz)	4.14	4.45	2.6
อินดักแตนซ์ ⁽¹⁾ (nH)	15.11	15.67	53
$Q^{(1)}$	3	3.4	120
สัญญาณรบกวน (μV_{rms})	108	104	136
$V_L^{(1,3)}$ (mV_{pk})	2	7.5	75
พิสัยพลวัต (dB)	22.3	34.2	51.8

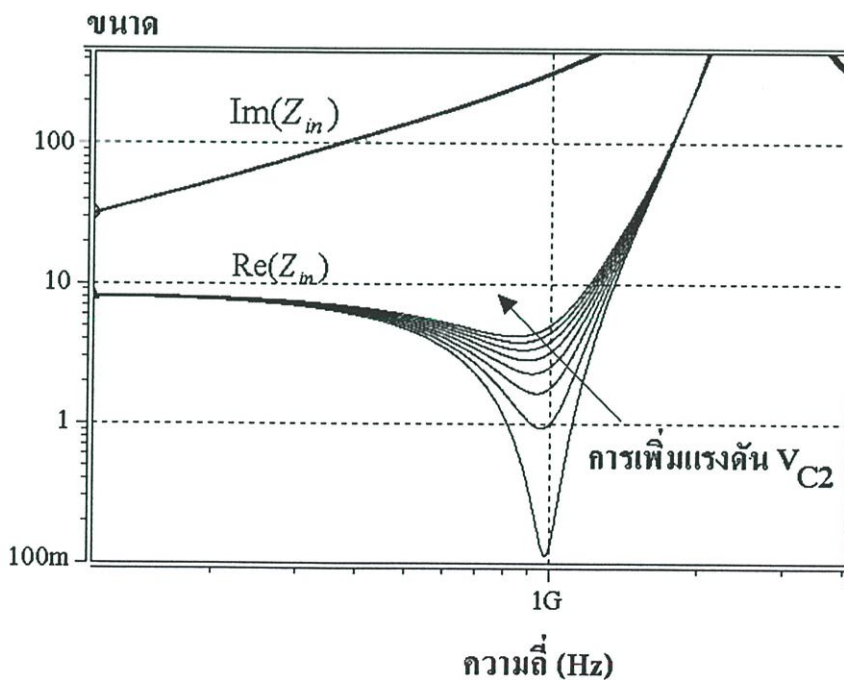
¹⁾ ความถี่ 1 GHz

²⁾ แบนด์วิดท์ 500MHz

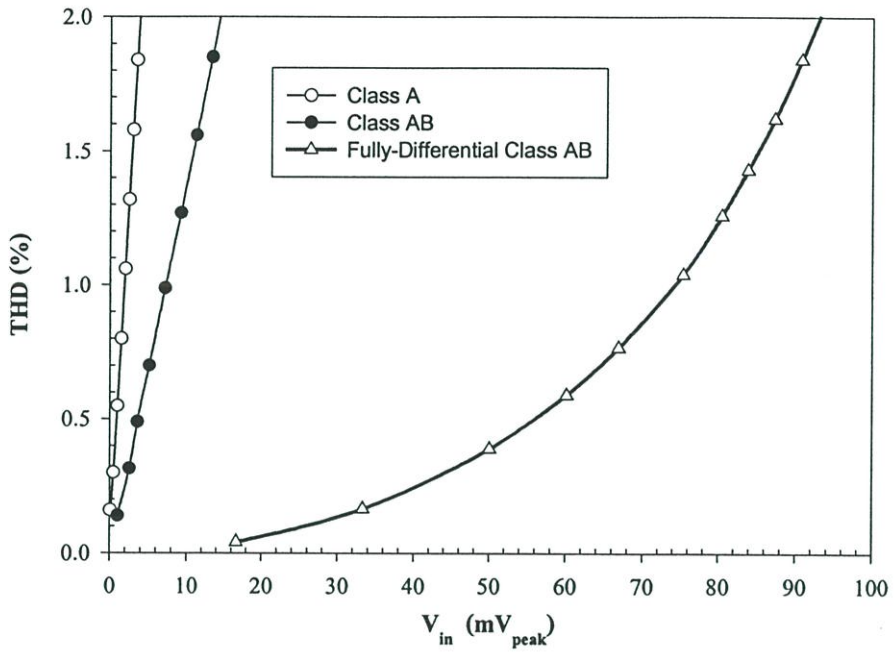
³⁾ THD = 1 %



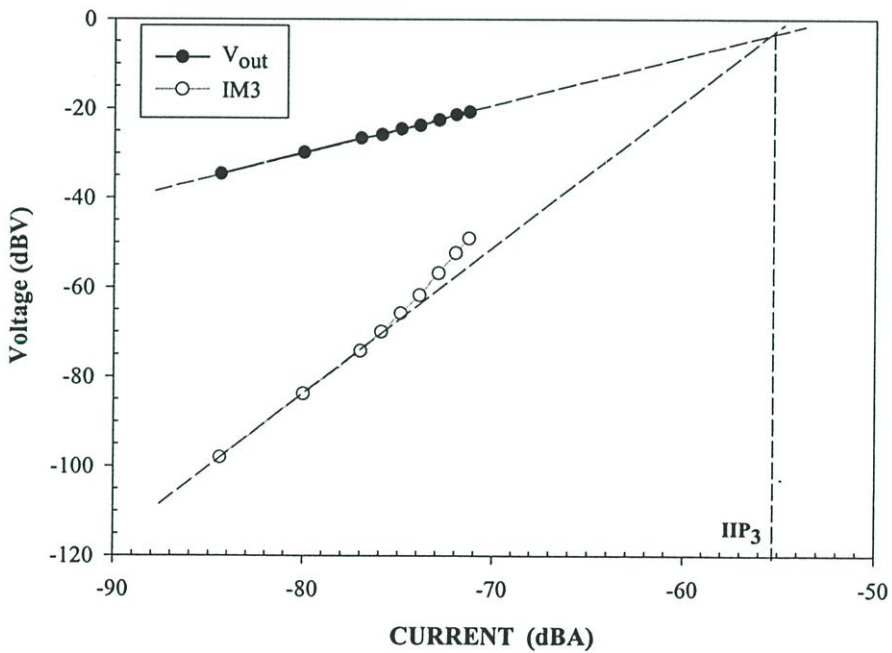
รูปที่ 4.29 ผลการตอบสนองทางความถี่ของวงจรเลียนแบบตัวเหนี่ยวนำแบบคลาสเอบีอินพุทผลต่างสองด้าน



รูปที่ 4.30 การปรับค่าตัวประกอบคุณภาพของตัวเหนี่ยวนำในรูปที่ 4.28



รูปที่ 4.31 การเปรียบเทียบการตอบสนองการแกว่งของแรงดันอินพุตกับค่า THD ที่ความถี่ 1 GHz



รูปที่ 4.32 การทดสอบความเป็นเชิงเส้นของวงจรเลียนแบบขดลวดเหนี่ยวนำในรูปที่ 4.28

4.4 บทสรุป

ในบทนี้แนะนำเสนอวิธีการสร้างและการออกแบบของวงจรถ่ายโอนแบบขดลวดเหนี่ยวนำแบบ เทียบกราวด์และแบบลอยตัวที่มีค่าตัวประกอบคุณภาพสูงและมีโครงสร้างสำหรับใช้แหล่งจ่ายแรงดันต่ำสุดเท่ากับ $V_{GS} + 2V_{DS,SAT}$ การใช้ผลของตัวเก็บประจุที่แอบแฝงในตัวทรานซิสเตอร์จะทำให้วงจรถ่ายโอนแบบสามารถทำงานที่ความถี่สูงประมาณ f_T ของทรานซิสเตอร์ การใช้วงจรถ่ายโอนแบบ โฟลตเคาสโคดและวงจรถ่ายโอนแบบต้านทานคอนดักเตอร์ในโครงสร้างของไจเรเตอร์จะช่วยทำให้ลดค่าความสูญเสียและช่วยเพิ่มช่วงการทำงานทางความถี่ให้กับวงจรถ่ายโอนแบบขดลวดเหนี่ยวนำ สำหรับความเป็นเชิงเส้นและพิสัยพลวัตของวงจรถ่ายโอนแบบขดลวดเหนี่ยวนำสามารถปรับปรุงโดยใช้โครงสร้างอินพุตผลต่างสองด้านและโครงสร้างแบบคลาสเอบี อย่างไรก็ตามการใช้โครงสร้างของอินพุตผลต่างสองด้านและแบบคลาสเอบีจะส่งผลทำให้วงจรถ่ายโอนกำลังงานเพิ่มขึ้น

ในหัวข้อต่อไปจะกล่าวถึงวิธีการสร้างวงจรถ่ายโอนแบบความถี่และกรองความถี่แบบนอตซ์ โดยใช้วงจรถ่ายโอนแบบขดลวดเหนี่ยวนำ

บทที่ 5

การใช้งานของวงจรเลียนแบบขดลวดเหนี่ยวนำในย่านความถี่สูง

5.1 บทนำ

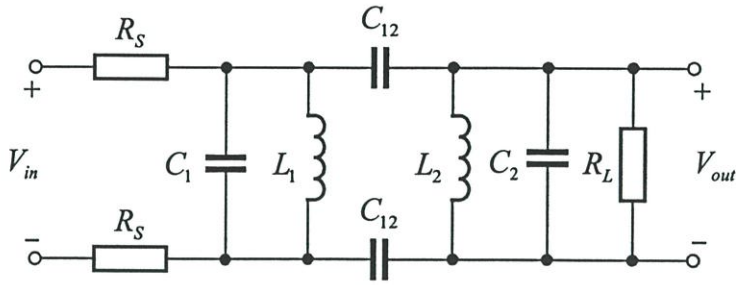
วงจรกรองความถี่แบบเลือกช่องสัญญาณและวงจรขจัดความถี่อิมเมจเป็นส่วนประกอบหลักที่สำคัญของเครื่องรับ-ส่งสัญญาณแบบไร้สายที่ใช้โครงสร้างแบบเฮดเทอโรคายน์ โดยปกติแล้ววงจรเหล่านี้มีความจำเป็นต้องใช้ตัวเหนี่ยวนำที่มีค่าตัวประกอบคุณภาพสูง อย่างไรก็ตามเนื่องจากคุณลักษณะของตัวเหนี่ยวนำมีข้อจำกัดในเรื่องของขนาด ราคาต้นทุน จากข้อจำกัดเหล่านี้ในวิทยานิพนธ์นี้ได้นำเสนอการสร้างวงจรเลียนแบบขดลวดเหนี่ยวนำที่มีค่าตัวประกอบคุณภาพสูง ดังนั้นเพื่อทดสอบและแสดงศักยภาพของวงจรเลียนแบบขดลวดเหนี่ยวนำที่แนะนำให้เสนอในวิทยานิพนธ์ ในบทนี้จะกล่าวถึงการการใช้งานของวงจรเลียนแบบขดลวดเหนี่ยวนำโดยการนำไปสร้างเป็นวงจรกรองแถบความถี่ผ่านและขจัดความถี่อิมเมจ การเปรียบเทียบโครงสร้างของวงจรกรองแถบความถี่และแถบหยุดแบบต่างๆที่เหมาะสมสำหรับใช้วงจรเลียนแบบขดลวดเหนี่ยวนำจะถูกกล่าวไว้ในบทนี้ โดยในหัวข้อที่ 5.2 จะกล่าวถึงวิธีการสร้างวงจรกรองแถบความถี่ผ่านโดยใช้วงจรเลียนแบบขดลวดเหนี่ยวนำ หัวข้อที่ 5.3 อธิบายเกี่ยวกับโครงสร้างของวงจรกรองความถี่แบบนอคซ์ และหัวข้อที่ 5.4 นำเสนอวงจรขยายแถบความถี่ที่มีวงจรกรองความถี่แบบนอคซ์โดยใช้วงจรเลียนแบบขดลวดเหนี่ยวนำที่นำเสนอในงานวิทยานิพนธ์ และส่วนสุดท้ายจะกล่าวถึงบทสรุป

5.2 วงจรกรองแถบความถี่ผ่าน

ในหัวข้อนี้จะกล่าวถึงวิธีการสร้างวงจรกรองแถบความถี่ผ่านโดยใช้วงจรเลียนแบบขดลวดเหนี่ยวนำซึ่งกล่าวในหัวข้อต่อไปนี้

5.2.1 วงจรกรองแถบความถี่ผ่านเรโซแนนซ์แบบเข้าคู่

จากวงจรต้นแบบวงจรกรองแถบความถี่ผ่านเรโซแนนซ์แบบเข้าคู่ [82] เราสามารถนำวงจรเลียนแบบขดลวดเหนี่ยวนำในรูปที่ 4.28 แทนที่ตัวเหนี่ยวนำแบบพาสซีฟในรูปที่ 5.1 ซึ่งเป็นวงจรกรองแถบความถี่ผ่านที่มีอินพุตผลต่างสองด้าน วงจรกรองแถบความถี่ดังกล่าวถูกออกแบบให้มีความถี่กึ่งกลาง 1GHz และแบนด์วิดท์ 17 MHz ดังนั้นจะต้องใช้อุปกรณ์ที่มีค่าดังนี้ $R_s = 12 \text{ k}\Omega$ $R_L = 24 \text{ k}\Omega$ $C_1 = C_2 = 0.5 \text{ pF}$ $C_{12} = 0.01 \text{ pF}$ และ $L_1 = L_2 = 54 \text{ nH}$ ซึ่งรายละเอียดของวิธีการแปลงจากวงจรต้นแบบให้เป็นวงจรในรูปที่ 5.1 ให้อ่านภาคผนวก (ก)

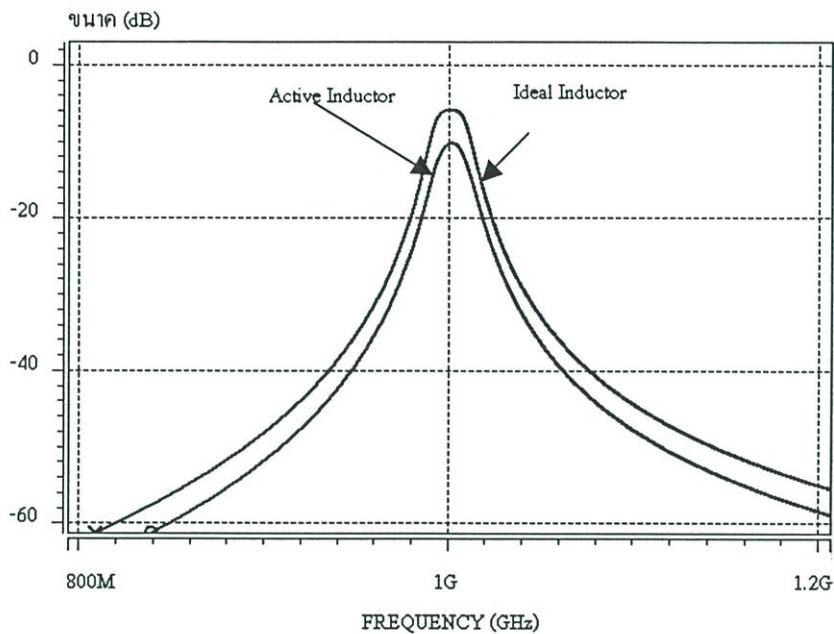


รูปที่ 5.1 วงจรกรองแถบความถี่อันดับที่ 4 แบบอินพุตผลต่างสองด้าน

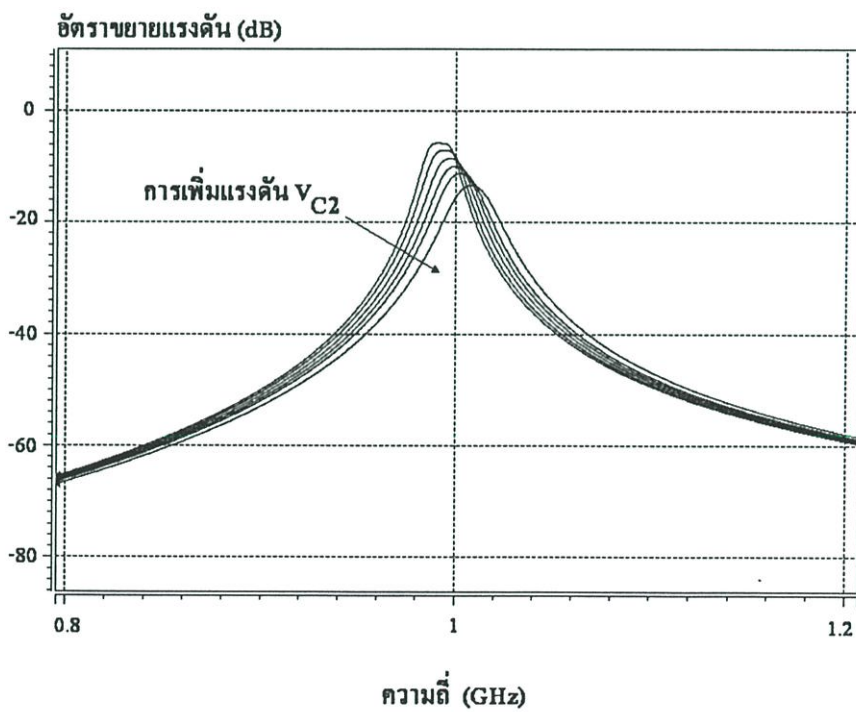
ผลการจำลองการทำงานของวงจรในรูปที่ 5.1 ใช้โปรแกรม HSPICE ในการวิเคราะห์โดยใช้แบบจำลองการทำงาน BSIM3V3 ในเทคโนโลยีซีมอส 0.35 μ m วงจรกรองแถบความถี่ผ่านกินกำลังงาน 5.4 mW ภายใต้แหล่งจ่ายแรงดัน ± 1.5 V ในตารางที่ 5.1 เป็นการสรุปคุณลักษณะของวงจรกรองแถบความถี่อันดับ 4 แบบอินพุตผลต่างสองด้าน ในรูปที่ 5.2 เป็นผลการตอบสนองทางความถี่ของวงจรกรองแถบความถี่ระหว่างกรณีที่ใช้วงจรเลียนแบบขดลวดเหนี่ยวนำกับตัวเหนี่ยวนำแบบพาสซีฟ ในรูปที่ 5.3 แสดงการปรับค่าตัวประกอบคุณภาพของวงจรกรองแถบความถี่โดยการปรับค่า V_{c2} โดยเปลี่ยนค่า 0.4 ถึง -0.18 ทำให้ค่าตัวประกอบคุณภาพเปลี่ยนจาก 53 ถึง 62 ตามลำดับ ในรูปที่ 5.4 แสดงการปรับค่าความถี่กึ่งกลางของวงจรกรองแถบความถี่โดยการปรับค่าอินดักแตนซ์ของวงจรเลียนแบบขดลวดเหนี่ยวนำ อย่างไรก็ตามในการปรับค่าอินดักแตนซ์จะมีผลกระทบต่อค่าตัวประกอบคุณภาพ ในที่นี้จะทำการปรับค่าตัวประกอบคุณภาพพร้อมๆกันกับค่าอินดักแตนซ์ของวงจรเลียนแบบขดลวดเหนี่ยวนำ สำหรับการทดสอบความเป็นเชิงเส้นของวงจรโดยการป้อนสัญญาณอินพุต 2 ความถี่คือ 992MHz และ 1 GHz ดังนั้น IIP3 = -9 dBV แสดงในรูปที่ 5.5

ตารางที่ 5.1 สรุปคุณลักษณะของวงจรกรองแถบความถี่ผ่าน

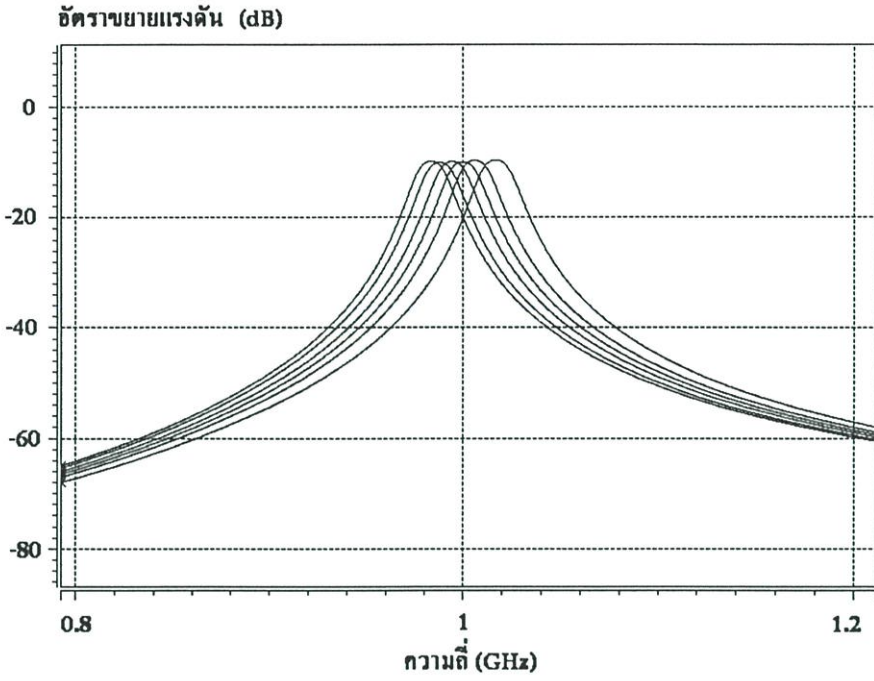
พารามิเตอร์	รูปที่ 5.1
เทคโนโลยี	0.35 μ m CMOS
แหล่งจ่ายแรงดัน	± 1.5 V
การกินกำลังงาน	5.4 mW
ความถี่กึ่งกลาง	1 GHz
อัตราขยาย	-10 dB
ตัวประกอบคุณภาพ	58
IIP3	-7 dBV



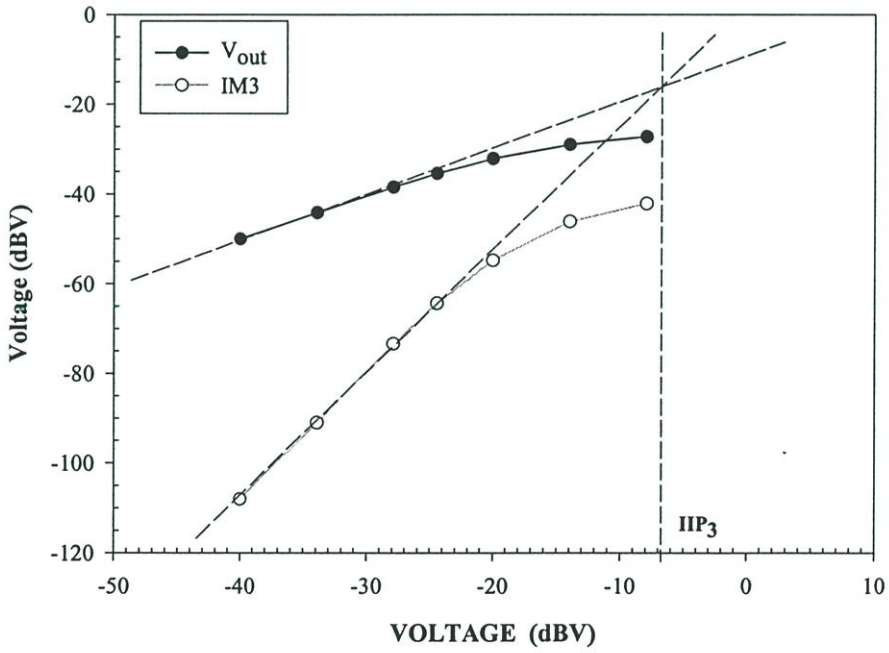
รูปที่ 5.2 ผลการตอบสนองทางความถี่ของวงจรกรองแถบความถี่ผ่าน



รูปที่ 5.3 การปรับค่าตัวประกอบคุณภาพของวงจรกรองแถบความถี่ผ่าน



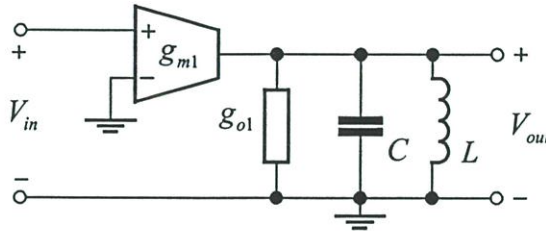
รูปที่ 5.4 การปรับค่าความถี่กึ่งกลางของวงจรกรองแถบความถี่ผ่าน



รูปที่ 5.5 3rd Intermodulation ของวงจรกรองแถบความถี่

5.2.2 ทรานคอนดักเตอร์-LC

วิธีการหนึ่งสำหรับสร้างวงจรขยายแบบกรองแถบความถี่ผ่านคือการใช้ทรานคอนดักเตอร์จับโหนดที่เป็นเรโซเนเตอร์ LC แบบขนาน แสดงให้เห็นดังรูปที่ 5.6



รูปที่ 5.6 โครงสร้างของวงจรขยายแบบกรองแถบความถี่แบบใช้ G_m -LC

โดยที่ g_{m1} คือค่าทรานคอนดักแตนซ์

g_{o1} คือผลรวมระหว่างเอาต์พุตคอนดักแตนซ์ของทรานคอนดักเตอร์กับค่าคอนดักแตนซ์ของตัวเหนี่ยวนำ

ฟังก์ชันถ่ายโอนของวงจรที่ใช้โครงสร้างในรูปที่ 5.6 สามารถเขียนเป็นสมการดังนี้

$$\frac{V_{out}}{V_{in}}(s) = \frac{s \frac{g_{m1}}{C}}{s^2 + s \frac{g_{o1}}{C} + \frac{1}{LC}} \quad (5.1)$$

โดยที่ $\omega_o = \sqrt{\frac{1}{LC}}$

$$Q_o = \frac{C}{g_{o1}} \sqrt{\frac{1}{LC}}$$

ในสมการที่ (5.1) แสดงให้เห็นว่าค่าเอาต์พุตคอนดักแตนซ์ของทรานคอนดักเตอร์มีผลต่อค่าตัวประกอบคุณภาพของวงจรกรองแถบความถี่ผ่าน และค่าทรานคอนดักแตนซ์จะเป็นตัวกำหนดอัตราขยายแถบผ่านของวงจรกรองแถบความถี่ผ่าน

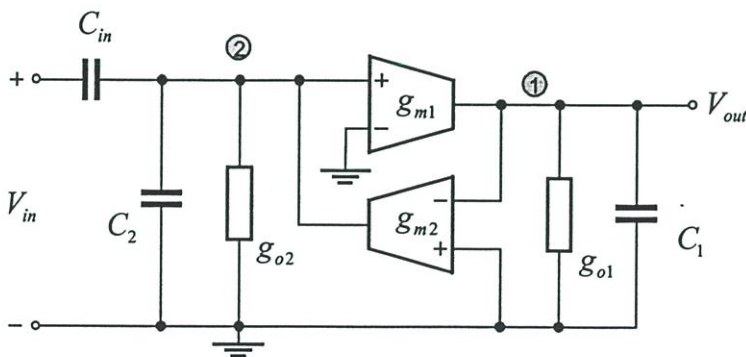
การสร้างวงจรขยายแบบกรองแถบความถี่ผ่าน โดยใช้วงจรเลียนแบบขดลวดเหนี่ยวนำแบบที่ใช้โครงสร้าง G_m -LC ถูกนำเสนอในบทความ [75] และ [77] ซึ่งเป็นการใช้ทรานคอนดักเตอร์ที่มีอินพุตผลต่างสองด้านจับโหนดเรโซเนเตอร์แบบขนาน เรโซเนเตอร์แบบขนานสามารถสร้างได้โดยการใช้วงจรเลียนแบบขดลวดเหนี่ยวนำแทนที่ตัวเหนี่ยวนำแบบพาสซีฟกับตัวเก็บประจุคุณลักษณะของวงจรดังกล่าวสามารถสรุปไว้ในตารางที่ 5.2

ตารางที่ 5.2 สรุปคุณลักษณะของวงจรกรองแถบความถี่ผ่านที่ใช้ G_m -LC

พารามิเตอร์	[77]	[75]
เทคโนโลยี	AMS0.35 μ m	0.35 μ m CMOS
แหล่งจ่ายแรงดัน	2 V	1.5 V
การกินกำลังงาน	12 mW	46 mW
ความถี่กึ่งกลาง	916 MHz	1 GHz
อัตราขยาย	20 dB	50 dB
ตัวประกอบคุณภาพ	31	50
IIP3	-30 dBm	-16 dBm
NF	ไม่ได้ระบุ	4.2 dB

5.2.3 วงจรกรองแถบความถี่แบบไบควอด

วิธีการสร้างวงจรขยายแบบกรองแถบความถี่ผ่านที่เหมาะสมสำหรับการทำงานในย่านความถี่สูงประมาณ f_T ของทรานซิสเตอร์อีกรูปแบบหนึ่งคือการใช้โครงสร้างของไจเรเตอร์-ซี [83] โดยการต่อตัวเก็บประจุอนุกรมกับขั้วอินพุทของไจเรเตอร์และอีกขั้วหนึ่งเป็นเอาต์พุทของวงจรขยายแสดงให้เห็นในรูปที่ 5.7



รูปที่ 5.7 โครงสร้างของวงจรขยายแบบกรองแถบความถี่ผ่านแบบไบควอด

โดยที่ C_1 กับ C_2 คือ ตัวเก็บประจุที่ขั้ว 1 และขั้ว 2 ตามลำดับ

g_{o1} กับ g_{o2} คือ เอาต์พุทคอนดักแตนซ์ของทรานคอนดักเตอร์ตัวที่ 1 และ 2 ตามลำดับ

ฟังก์ชันถ่ายโอนในรูปที่ 5.7 สามารถเขียนเป็นสมการดังนี้

$$\frac{V_{out}(s)}{V_{in}(s)} = \frac{s \left(\frac{g_{m1}}{C} \right)}{s^2 + \left(\frac{g_{o1}}{C_1} + \frac{g_{o2}}{C_2 + C_{in}} \right) + \frac{g_{m1}g_{m2}}{C_1(C_2 + C_{in})}} \quad (5.2)$$

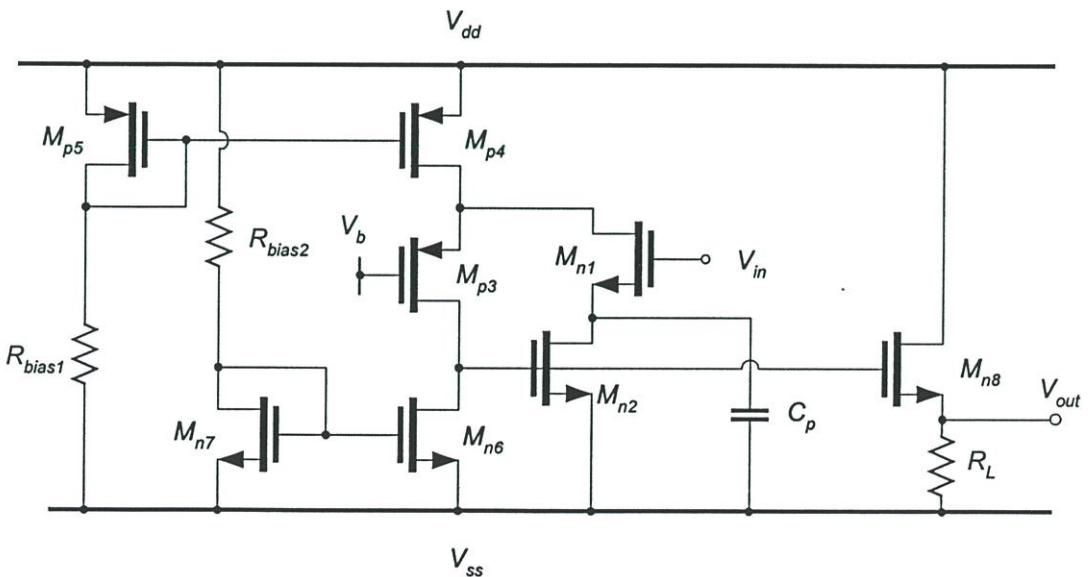
โดยที่

$$\omega_o = \sqrt{\frac{g_{m1}g_{m2}}{C_1(C_2 + C_{in})}} \quad (5.3)$$

$$Q_o = \frac{\omega_o}{\frac{g_{o1}}{C_1} + \frac{g_{o2}}{C_2 + C_{in}}} \quad (5.4)$$

$$K_o = \frac{\frac{g_{m1}}{C_1}}{\frac{g_{o1}}{C_1} + \frac{g_{o2}}{C_2 + C_{in}}} \quad (5.5)$$

จากโครงสร้างของวงจรขยายแบบกรองแถบความถี่ผ่านในรูปที่ 5.7 ในหลักการเดียวกัน ในวิทยานิพนธ์นี้จะใช้ความสามารถของโครงสร้างของไอเรเตอร์-ซีในการสร้างวงจรขยายแบบกรองแถบความถี่ผ่าน แสดงดังรูปที่ 5.8



รูปที่ 5.8 วงจรขยายแบบกรองแถบความถี่ผ่าน

สมการฟังก์ชันถ่ายโอนของวงจรขยายแบบกรองแถบความถี่ผ่านแสดงให้เห็นในสมการที่ (5.6)

$$\frac{V_{out}}{V_{in}}(s) = \frac{\frac{-g_{m1}}{c_{gs2}(C_p + c_{gs1})} \left(s^2 c_{gs1} + s g_{m3} \left(1 + \frac{C_p}{c_{gs3}} \right) + \frac{g_{m3} g_{ds2}}{c_{gs3}} \right)}{s^3 + s^2 \left(\frac{g_{m1}}{C_p + c_{gs1}} + \frac{g_{m3}}{c_{gs3}} \right) + \alpha s + \frac{g_{m1} g_{m2} g_{m3}}{(C_p + c_{gs1}) c_{gs2} c_{gs3}}} \quad (5.6)$$

$$\text{โดยที่ } \alpha = \frac{1}{(C_p + c_{gs1})} \left(\frac{g_{m1} g_{ds3}}{c_{gs3}} + \frac{g_{m1} g_{ds3}}{c_{gs3}} + \frac{g_{m3} g_{ds2}}{c_{gs3}} \right)$$

โดยที่ความถี่กึ่งกลางสามารถประมาณได้ว่า

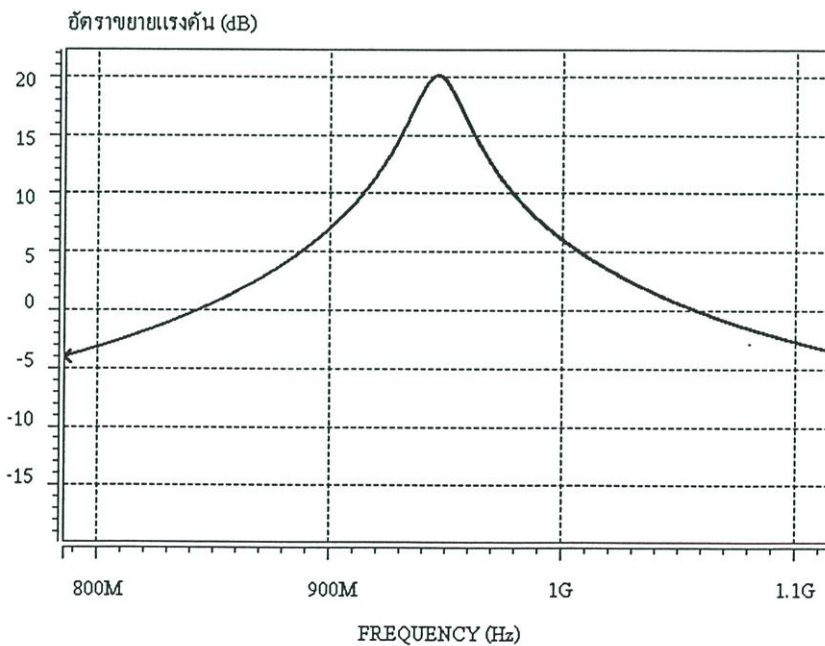
$$\omega_{bp} = \sqrt{\frac{g_{m1} g_{m2}}{(C_p + c_{gs1}) c_{gs2}}} \quad (5.7)$$

ในงานวิทยานิพนธ์ วงจรขยายแบบกรองแถบความถี่ถูกออกแบบสำหรับคุณลักษณะทางความถี่ในเครื่องรับแบบ GSM ที่มีความถี่ IF เท่ากับ 71MHz วงจรเลียนแบบขดลวดเหนี่ยวนำถูกเลือกใช้ในรูปแบบ CG-CS ในรูปที่ 4.12(ข) โดยที่อินพุตถูกป้อนที่ขาเกตของทรานซิสเตอร์ M_{n1} และเอาต์พุตของวงจรกรองถูกขับออกที่ขาเกตของทรานซิสเตอร์ M_{n2} ทรานซิสเตอร์ M_{n8} ทำหน้าที่เป็นวงจรกันชน (buffer) เพื่อขับโหลด 50Ω วงจรดังกล่าวถูกออกแบบสำหรับทำงานที่ความถี่กึ่งกลางเท่ากับ 947MHz ดังนั้นค่าอินดักแตนซ์ L_{eq} เท่ากับ 20nH และตัวเก็บประจุ C_{in} เท่ากับ 1.38pF ค่าความกว้าง (Width) ของทรานซิสเตอร์ถูกออกแบบให้เหมาะสมกับคุณลักษณะทางความถี่ที่กำหนดให้โดยที่ค่าความต้านทาน R_{bias1} และ R_{bias2} มีค่าเท่ากับ 1k Ω และ 3.3k Ω ตามลำดับ

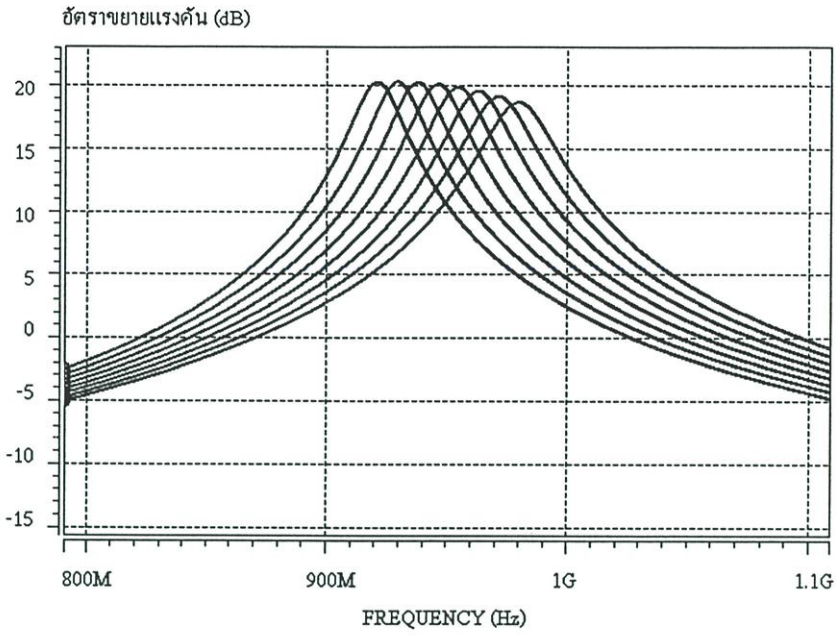
ผลการจำลองการทำงานของวงจรในรูปที่ 5.8 โดยใช้โปรแกรม HSPICE ในการวิเคราะห์ โดยใช้เทคโนโลยีซีมอส 0.35 μ m วงจรใช้กำลังงาน 4.5mW ในรูปที่ 5.9 เป็นการตอบสนองทางความถี่ของวงจรขยายแบบกรองแถบความถี่ผ่าน การปรับความถี่กึ่งกลางโดยการปรับค่าอินดักแตนซ์ของวงจรเลียนแบบขดลวดเหนี่ยวนำ ซึ่งสามารถทำได้โดยการเปลี่ยนค่ากระแสไบอัสของวงจรซึ่งทำได้โดยการปรับค่าความต้านทาน R_{bias1} แสดงให้เห็นในรูปที่ 5.10 โดยที่ปรับค่าความต้านทานเริ่มจาก 1.06k Ω ถึง 920 Ω ทำให้ความถี่กึ่งกลางเปลี่ยนจาก 920MHz ถึง 980MHz โดยที่อัตราขยายแถบผ่านเปลี่ยนแปลง 1.5dB ในรูปที่ 5.11 เป็นการทดสอบความเป็นเชิงเส้น 3rd intermodulation โดยป้อนสัญญาณอินพุต 2 ความถี่ โดยมีขนาดเท่ากัน ($f_1=935$ MHz กับ $f_2=947$ MHz) ดังนั้น IIP3 เท่ากับ -21 dBV ในตารางที่ 5.4 เป็นการสรุปคุณลักษณะของวงจรกรองขยายแถบความถี่

ตารางที่ 5.3 สรุปคุณลักษณะของวงจรกรองแถบความถี่ผ่านที่ใช้วงจรเลียนแบบขดลวดเหนี่ยวนำ

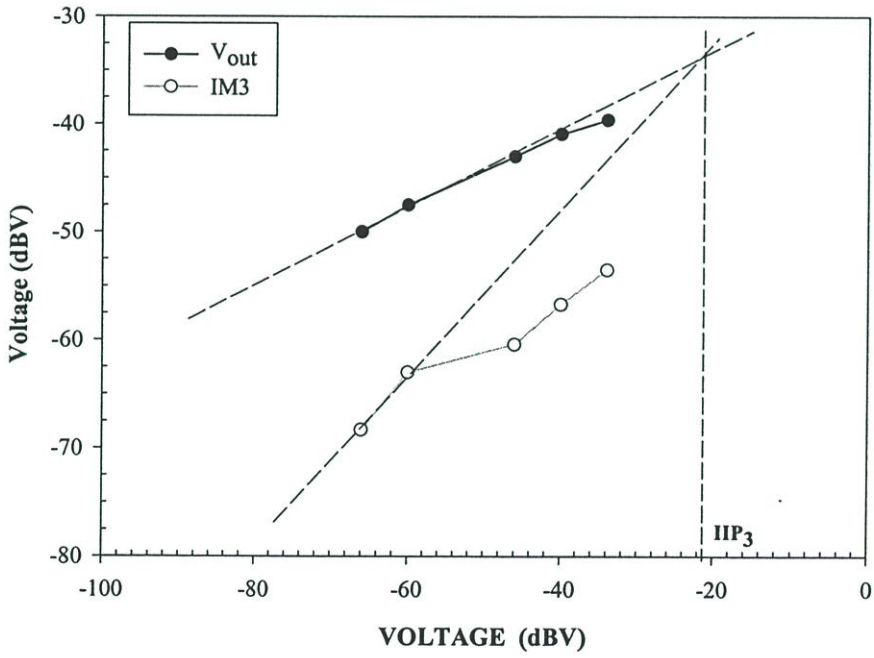
พารามิเตอร์	รูปที่ 5.8
เทคโนโลยี	0.35 μm CMOS
แหล่งจ่ายแรงดัน	2 V
การกินกำลังงาน	4.5 mW
ความถี่กึ่งกลาง	947MHz
อัตราขยายแถบผ่าน	20dB
ตัวประกอบคุณภาพ	45
SDFR	20dB
IIP3	-21dBV
NF	17.8dB
Input referred noise	34.6 μV_{rms}
In-band noise	302 μV_{rms}



รูปที่ 5.9 ผลการตอบสนองทางความถี่ของวงจรขยายแบบกรองแถบความถี่ผ่าน



รูปที่ 5.10 การปรับค่าความถี่กึ่งกลางของวงจรขยายแบบกรองแถบความถี่ผ่าน



รูปที่ 5.11 การทดสอบความเป็นเชิงเส้นของวงจรขยายแบบกรองแถบความถี่ผ่าน

ตัวอย่างการของภาพเลเอาต์ของวงจรรขยายแบบกรองความถี่

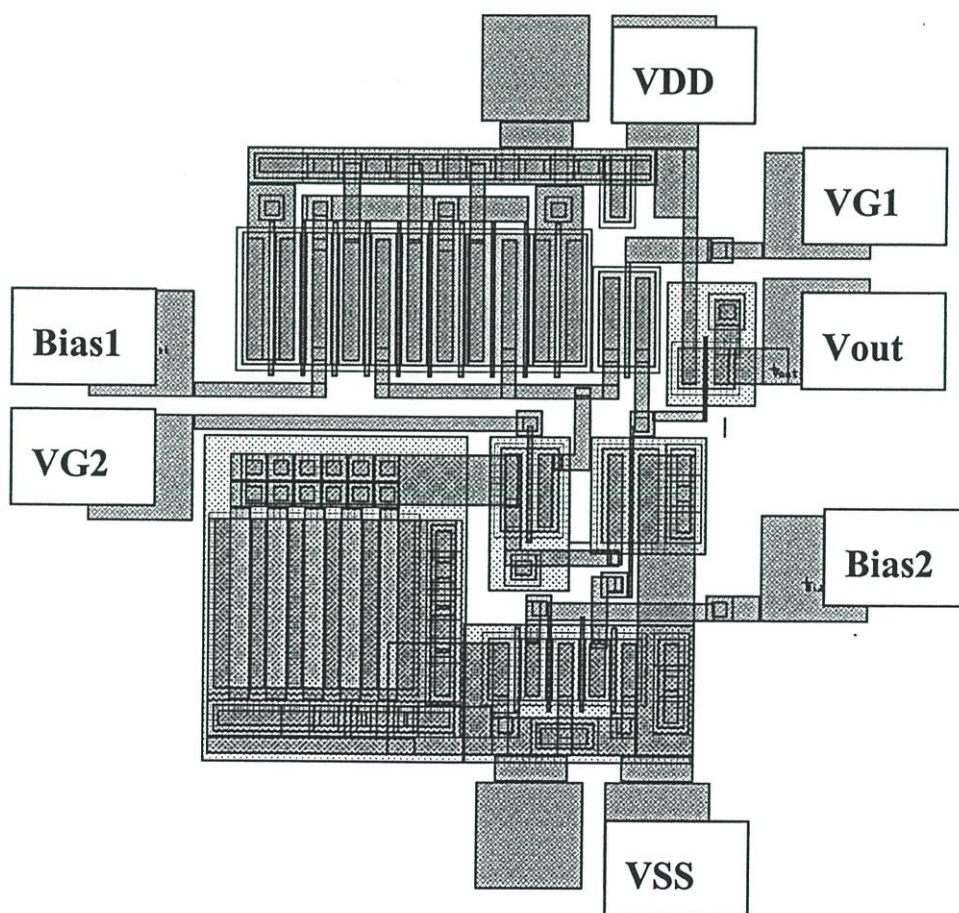
ในส่วนหนึ่งของวิทยานิพนธ์เล่มนี้ได้นำเสนอการออกแบบวงจรรขยายแบบกรองความถี่ในรูปที่ 5.8 โดยอ้างอิงแบบจำลองการทำงานของ TMEC&ERC (Thai Microelectronic center ของ NECTEC และ Electronic Research Center ภาควิชาอิเล็กทรอนิกส์ KMITL) ด้วยขบวนการผลิตของเทคโนโลยีซีมอส 5 μm p-well โดยออกแบบให้มีความถี่กึ่งกลาง 50 MHz ที่แหล่งจ่ายแรงดัน 5 V ผลการจำลองการทำงานโดยใช้ HSPICE โดยแบบจำลองการทำงานเทคโนโลยีซีมอส 5 μm p-well (ดูในตารางที่ 5.4) และตารางที่ 5.5 เป็นการสรุปค่าพารามิเตอร์ต่างๆของวงจรรและเงื่อนไขการไบอัสของวงจรร ในรูปที่ 5.12 เป็นภาพการเลเอาต์ของวงจรรขยายแบบกรองแถบความถี่ผ่านโดยใช้โปรแกรม L-Edit [84] ในการเลเอาต์ ในรูปที่ 5.13 แสดงผลการตอบสนองทางความถี่ของวงจรรขยายแบบกรองแถบความถี่ผ่าน

ตารางที่ 5.4 แบบจำลองของทรานซิสเตอร์แบบซีมอสของ TMEC&ERC

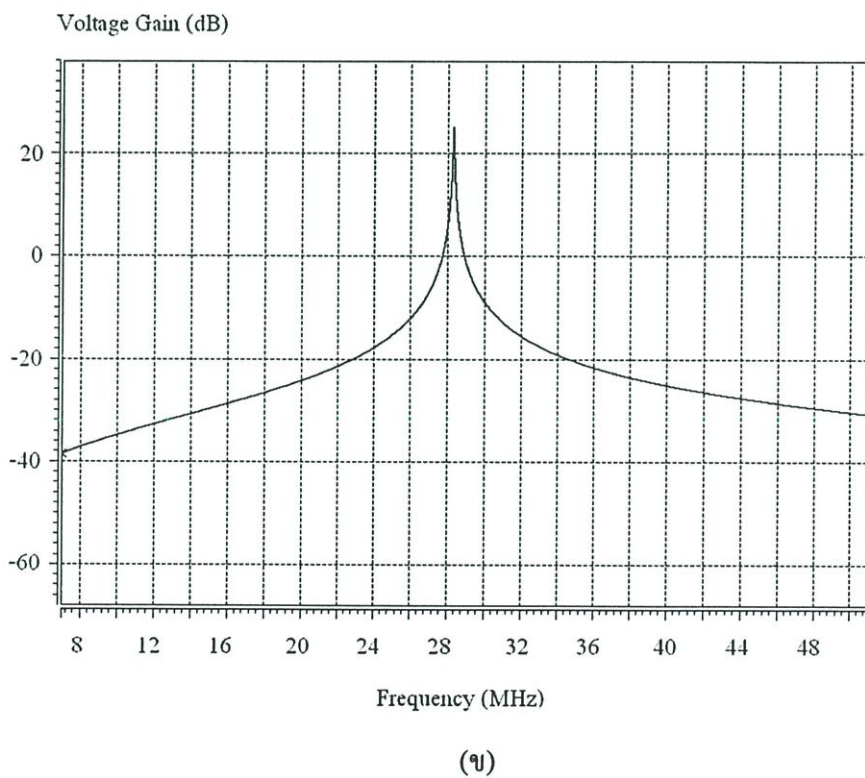
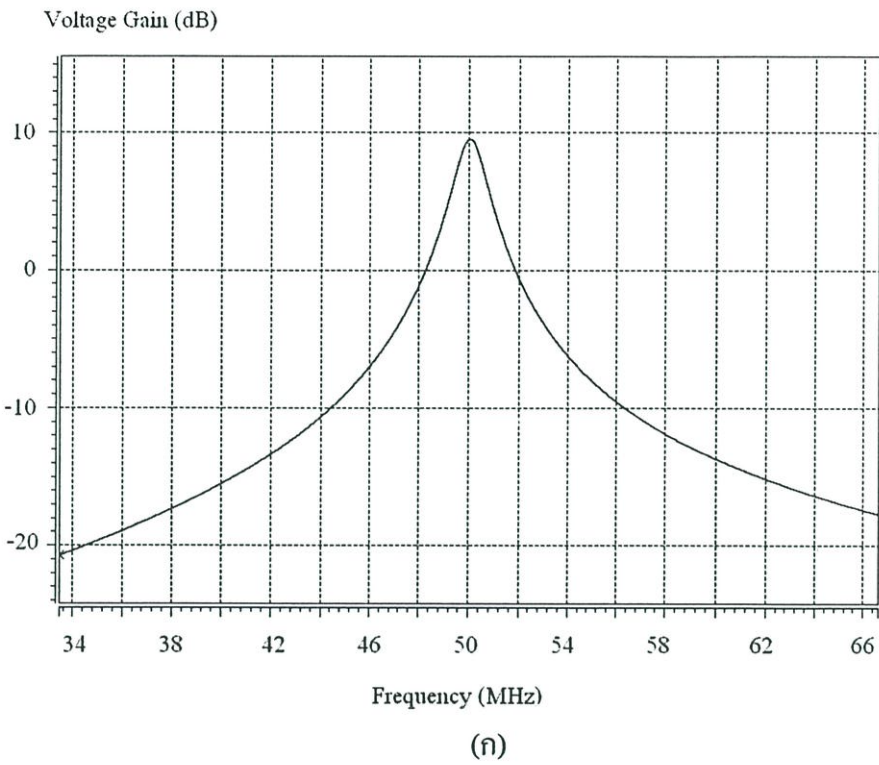
พารามิเตอร์	NMOS	PMOS	หน่วย	คำอธิบาย
VTO	1.17	-1.3	V	Zero bias threshold voltage
KP	4.13E-5	1.54E-5	A/V^2	Transconductance parameter
GAMMA	1.62	0.27	$\text{V}^{1/2}$	Bulk threshold parameter
BSUB	3.0E16	1E15	cm^{-3}	Substrate doping
TOX	56	52	nm	Gate oxide thickness
UO	673	231	$\text{cm}^2/\text{V}\cdot\text{s}$	Zero bias low field mobility
PHI	0.75	0.57	V	Surface potential
LAMBDA	0.02	0.05	V^{-1}	
LD	0.58E-6	0.5E-6	M	Lateral diffusion length
WD	1E-6	1.16E-6	M	Lateral diffusion width
THETA	0.02	0.08	V^{-1}	Mobility modulation
RD	83	270	Ω	Drain series resistance
RS	83	270	Ω	Source series resistance

ตารางที่ 5.5 เส้นไขของพารามิเตอร์และการไบอัสของวงจรรขยายแบบกรองแถบความถี่ผ่าน

พารามิเตอร์	ทรานซิสเตอร์
$\frac{W}{L}$	$M_{n1}=80/5$ $M_{n2}=90/5$ $M_{p3}=90/5$ $M_{p4}=500/5$ $M_{p5}=500/5$ $M_{n6}=60/5$ $M_{n7}=60/5$ $M_{n8}=40/5$ $M_{n9}=800/20$ (ตัวเก็บประจุ C_p)
$V_{dd}=5V$, $V_{ss}=0V$, $V_b=0.6V$, $V_{in}=4.1$ Volt	$R_1=3.3k$, $R_2=6.8K$, $R_L=50 \Omega$



รูปที่ 5.12 ภาพเลเอาท์ของวงจรรขยายแบบกรองแถบความถี่ผ่านในรูปที่ 5.8



รูปที่ 5.13 ผลการตอบสนองทางความถี่ของวงจรกรองแถบความถี่โดยใช้แบบจำลองทรานซิสเตอร์

ก) จากตารางที่ 5.4 ข) จากการเสแอด์ (extracted)

5.3 วงจรกรองความถี่แบบนอตร์

เมื่อพิจารณาสมการฟังก์ชันถ่ายโอนอันดับที่ 2 แบบทั่วไปของวงจรกรองความถี่แบบนอตร์ ซึ่งสามารถเขียนสมการได้ดังนี้

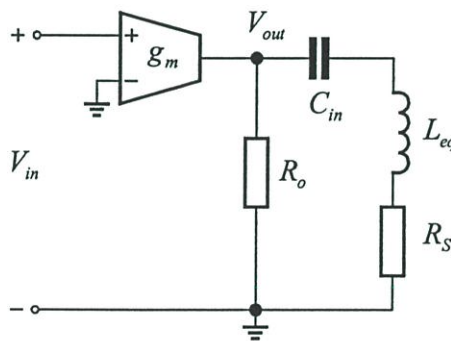
$$\frac{V_{out}}{V_{in}}(s) = K \cdot \frac{s^2 + \frac{\omega_z}{Q_z}s + \omega_z^2}{s^2 + \frac{\omega_p}{Q_p}s + \omega_p^2} \quad (5.8)$$

โดยที่ K คือค่าคงที่

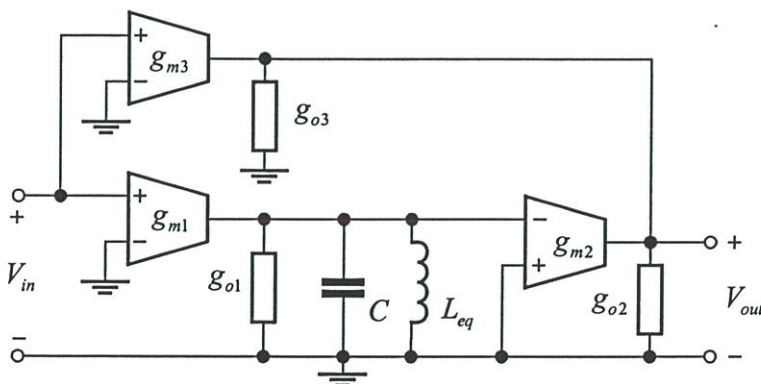
ω_z และ Q_z คือความถี่กึ่งกลางและค่า Q ของซีโรเชิงซ้อน (complex zero) ตามลำดับ

ω_p และ Q_p คือความถี่กึ่งกลางและค่า Q ของโพลเชิงซ้อน (complex pole) ตามลำดับ

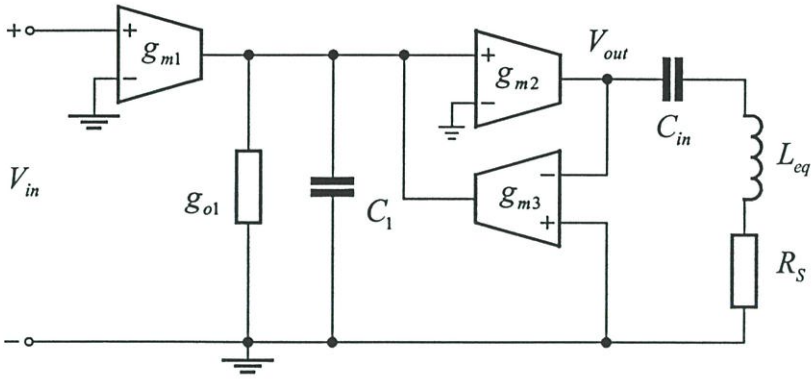
สำหรับวงจรกรองความถี่แบบนอตร์ ค่า Q_z จะเป็นตัวกำหนดระดับความลึกและค่า Q_p กำหนดรูปร่างของรอยบาก จากการสำรวจในรายงานของวารสารที่ผ่านมานั้นพบว่ามีหลายวิธีการในการสร้างวงจรให้มีความสัมพันธ์กับสมการที่ (5.8) ในงานวิทยานิพนธ์เล่มนี้สรุปถึงวิธีการในการสร้างวงจรกรองความถี่แบบนอตร์ซึ่งมีอยู่ 5 วิธีซึ่งเหมาะสมสำหรับการสร้างในวงจรรวมซึ่งแสดงในรูปที่ 5.14



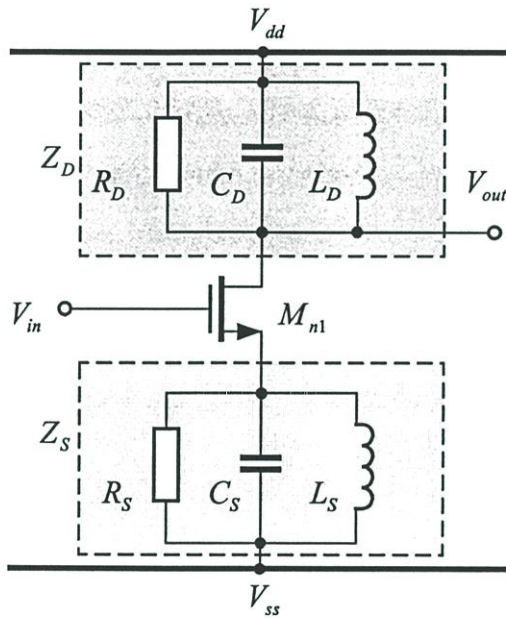
(ก)



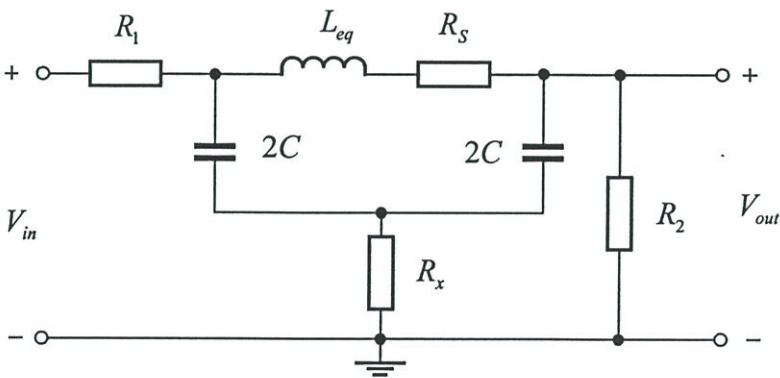
(ข)



(ก)



ง)



จ)

รูปที่ 5.14 โครงสร้างวงจรกรองความถี่แบบนอตช์

วิธีการที่ 1 แสดงในรูปที่ 5.14(ก) เป็นการใช้ทรานคอนคัทเตอร์ขับโพลเดเรโซเนเตอร์ LC แบบอนุกรมทำให้เกิดการตอบสนองทางความถี่แบบบอดซ์ โดยที่ R_o คือความต้านทานเอาต์พุตของทรานคอนคัทเตอร์และ R_s คือความต้านทานที่ต่ออนุกรมกับตัวเหนี่ยวนำ สำหรับตัวอย่างของการใช้โครงสร้างนี้ถูกนำเสนอโดยนาย Chang และคณะ [85]-[86] เมื่อพิจารณาฟังก์ชันถ่ายโอนของรูปที่ 5.14(ก) สามารถเขียนเป็นสมการดังนี้

$$\frac{V_{out}}{V_{in}}(s) = g_m R_o \frac{s^2 + s \left(\frac{R_s}{L_{eq}} \right) + \frac{1}{L_{eq} C_{in}}}{s^2 + s \left(\frac{R_s + R_o}{L_{eq}} \right) + \frac{1}{L_{eq} C_{in}}} \quad (5.9)$$

จากสมการที่ (5.9) แสดงให้เห็นว่าเราจะต้องกำหนดให้ $R_s \ll R_o$ จึงจะได้ความถี่ของรอยบากมากที่สุด อย่างไรก็ตามผลที่ตามมาคือจะทำให้ค่าตัวประกอบคุณภาพของโพลเชิงซ้อนมีค่าน้อยและจะทำให้รูปร่างของรอยบากกว้างขึ้น ด้วยเหตุนี้จึงเกิดความไม่สอดคล้องกันระหว่างความถี่และรูปร่างของรอยบาก วิธีการที่ 2 แสดงในรูปที่ 5.14(ข) ซึ่งทำได้โดยการลบกันระหว่างสัญญาณอินพุตกับสัญญาณเอาต์พุตแบบพาสซึ่งได้จากวงจรเรโซเนเตอร์ LC แบบขนาน ทำให้วงจรจะมีการตอบสนองความถี่แบบบอดซ์ สำหรับตัวอย่างของวิธีการนี้ถูกนำเสนอโดย [87]-[88] เมื่อพิจารณาฟังก์ชันถ่ายโอนสามารถเขียนเป็นสมการดังนี้

$$\frac{V_{out}}{V_{in}}(s) = \frac{g_{m3}}{g_{o2} + g_{o3}} \left(\frac{s^2 + \frac{s}{C_1} \left(g_{o1} - \frac{g_{m1} g_{m2}}{g_{m3}} \right) + \frac{1}{L_{eq} C_1}}{s^2 + s \left(\frac{g_{o1}}{C_1} \right) + \frac{1}{L_{eq} C_1}} \right) \quad (5.10)$$

เมื่อพิจารณารูปร่างของรอยบากซึ่งถูกกำหนดโดยคอนคัทแดนซ์ g_{o1} ซึ่งก็คือความสูญเสียของขดลวดเหนี่ยวนำ อย่างไรก็ตามความถี่ของรอยบากสามารถควบคุมได้อย่างอิสระโดยการปรับค่าทรานคอนคัทแดนซ์ การปรับระดับความถี่ให้มีค่ามากเป็นอันดับสามสามารถทำได้โดยการกำหนดให้ $g_{o1} = g_{m1} g_{m2} / g_{m3}$ แต่อย่างไรก็ตามวิธีการนี้จะมีข้อเสียเหมือนกับวิธีแรก ในทางปฏิบัติความถี่ของรอยบากจะถูกจำกัดโดยความไม่เหมือนกันของช่วงทั้งสองสัญญาณซึ่งมันไม่เหมาะสมสำหรับการทำงานที่ความถี่สูง

วิธีการที่ 3 แสดงในรูปที่ 5.14(ค) เป็นการใช้โครงสร้างนอตซ์ในรูปแบบแบบบัญญัติทรานคอนคัทแดนซ์-ซี (canonical G_m -C) วิธีการนี้ถูกนำเสนอใน [89] และฟังก์ชันถ่ายโอนแสดงในสมการที่ (5.11)

$$\frac{V_{out}(s)}{V_{in}} = \frac{\frac{g_{m1}/C_1}{g_{m3}(L_{eq} + C_2/g_{m2}g_{m3})} \left(s^2 + s \frac{R_S}{L_{eq}} + \frac{1}{L_{eq}C_1} \right)}{s^2 + s \left(\frac{\frac{g_o}{g_{m2}g_{m3}} + R_S}{L_{eq} + \frac{C_2}{g_{m2}g_{m3}}} \right) + \frac{1}{L_{eq} + \frac{C_2}{g_{m2}g_{m3}}}} \quad (5.11)$$

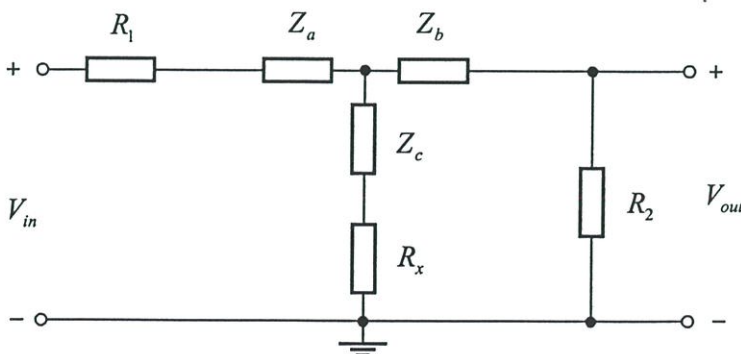
ความถี่และรูปร่างของนอตช์สามารถปรับได้อย่างอิสระ ซึ่งสามารถควบคุมได้โดยความต้านทาน R_S และเอาต์พุตคอนดักแตนซ์ g_o ตามลำดับ อย่างไรก็ตาม วิธีกรณีก่อนข้างซับซ้อนและไม่เหมาะสมสำหรับการทำงานในย่านความถี่สูง

วิธีการที่ 4 แสดงในรูปที่ 5.14(ง) เป็นการใช่วงจรขยายแบบซอสตีเจเนเรชัน (source-degeneration) โดยที่ Z_D และ Z_S คือเรโซเนเตอร์ LC แบบขนานและ $g_{m1}Z_S \gg 1$ สำหรับตัวอย่างวิธีการนี้ถูกนำเสนอใน [10] และเมื่อพิจารณาฟังก์ชันถ่ายโอนสามารถแสดงในสมการที่ (5.12)

$$\frac{V_{out}(s)}{V_{in}} = \left(\frac{C_S}{C_D} \right) \frac{s^2 + s \frac{1}{C_S R_S} + \frac{1}{C_S L_S}}{s^2 + s \frac{1}{C_D R_D} + \frac{1}{L_D C_D}} \quad (5.12)$$

จากสมการที่ (5.12) แสดงให้เห็นว่าคุณลักษณะของแถบผ่านและนอตช์สามารถถูกควบคุมได้อย่างอิสระ แต่อย่างไรก็ตาม เมื่อความถี่ ω_p เข้าใกล้ความถี่ ω_z (ตัวอย่างเช่นเครื่องรับที่มี IF ต่ำ) ซึ่งมันจะยากต่อการปรับคุณลักษณะทั้งสองให้เป็นอิสระต่อกัน ด้วยเหตุนี้ในรูป 5.14(ง) จึงไม่เหมาะสมสำหรับงานที่ใช้เครื่องรับแบบที่มี IF ต่ำ

ในรูปที่ 5.14(จ) คือวงจรถ่ายนอตช์แบบบริดจ์-ที (bridge-T) วิธีการนี้สามารถทำให้เกิดความถี่ของนอตช์มากขึ้นเป็นอนันต์และมีรูปร่างของนอตช์ก่อนข้างดี ซึ่งวิธีการนี้เหมาะสำหรับการใช้ขดลวดเหนี่ยวนำที่มีค่าตัวประกอบคุณภาพต่ำซึ่งวิธีการนี้ถูกนำเสนอโดย [11] เมื่อพิจารณาที่ความถี่เรโซแนนซ์ $\omega_0 = 1/(L_{\alpha}C)^{1/2}$ วงจรในรูปที่ 5.14(จ) ซึ่งสามารถเขียนเป็นวงจรสมมูลในรูปที่ 5.13



รูปที่ 5.15 วงจรสมมูลของวงจรในรูปที่ 5.12 (จ)

โดยที่

$$Z_a = Z_b = \frac{L}{2R_s C} + \frac{1}{j\omega_o 2C} \quad (5.13)$$

$$Z_c = \frac{-1}{4\omega_o^2 C^2 R_s} \quad (5.14)$$

ดังนั้นที่ความถี่เรโซแนนซ์ ω_o และกำหนดให้ $R_x = Z_c$ จะทำให้ความถี่ของนอตช์มีค่าเป็นอนันต์ ซึ่งรูปร่างของรอยบากจะคมกว่าที่ได้จากการใช้วงจรเรโซเนเตอร์แบบ LC แต่อย่างไรก็ตาม ค่าความต้านทาน R_x จะมีค่าขึ้นอยู่กับค่าตัวประกอบคุณภาพของขดลวดเหนี่ยวนำด้วย สำหรับคุณลักษณะนอตช์แบบความไวต่ำจะต้องใช้ขดลวดเหนี่ยวนำที่มีค่าตัวประกอบคุณภาพต่ำ แต่อย่างไรก็ตามรูปร่างของนอตช์ยังต้องมีการปรับปรุงโดยใช้วงจรขยายแถบความถี่ผ่านในการปรับปรุงรูปร่างของรอยบากและพยายามรักษาความถี่ของรอยบากด้วยซึ่งจะกล่าวในหัวข้อต่อไป จากโครงสร้าง 5 วิธีดังกล่าวสามารถสรุปคุณลักษณะของวงจรเหล่านี้ไว้ในตารางที่ 5.6

ตารางที่ 5.6 สรุปคุณลักษณะของวงจรรองความถี่แบบนอตช์

	[10] ⁽²⁾	[11]	[87] ⁽²⁾
เทคโนโลยี	0.35 μm CMOS	Si Bipolar	0.35 μm CMOS
แหล่งจ่ายแรงดัน	1V	2V	-
ผลรวมกระแสที่ใช้	32mA	-	6mA
การกินกำลังงาน	32mW	4 mw	-
ตัวเหนี่ยวนำ	Passive	On-chip	Passive
คุณลักษณะแบบนอตช์			
ความถี่กึ่งกลาง	-	2.5GHz	1.15GHz
Q_z	-	-	-
ความลึกของนอตช์	>60dB	>60dB	-26dB
คุณลักษณะแบบแถบผ่าน			
ความถี่กึ่งกลาง	2.4 GHz	1.9GHz	935-960 MHz
Q	-	-	-
อัตราขยายแถบผ่าน	18 dB	20dB	0 dB
สัญญาณรบกวนในแถบความถี่	-	-	Output=93 μV_{rms}
การแกว่งของสัญญาณแรงดันสูงสุด	-	-	-
พิสัยพลวัต	-	-	-
IIP3	-7dBm	-3.7dBm	12dBm
NF	4.6 dB	(50 Ω) 2.3dB	-

พารามิเตอร์	[88] ⁽¹⁾	[85] ⁽²⁾	[86] ⁽²⁾
เทคโนโลยี	0.5 μm MESFET Low noise	0.35 μm CMOS	0.6 μm CMOS
แหล่งจ่ายแรงดัน	-	-	-
ผลรวมกระแสที่ใช้	-	-	-
การกินกำลังงาน	-	34mW	27mW
ตัวเหนี่ยวนำ	On-chip	Active circuit	Active circuit
คุณลักษณะแบบนอตช์			
ความถี่กึ่งกลาง	2 GHz	1.482GHz	1089MHz
Q_z	40	37 – 1000 up	-
ความลึกของนอตช์	>35dB	70dB	60dB
คุณลักษณะแบบแถบผ่าน			
ความถี่กึ่งกลาง	-	1.9GHz	947MHz
Q_p	-	-	-
อัตราขยายแถบผ่าน	-	4.17dB	4.75dB
สัญญาณรบกวนในแถบความถี่	-	Output = 9.21 μV_{rms}	-
การแกว่งของสัญญาณแรงดันสูงสุด	-	-	-
พิสัยพลวัต	-	69dB	-
IIP3	-	-	-20dBm
NF	-	-	7.2dB

¹⁾ การวัด ²⁾ การจำลองผลการทำงาน

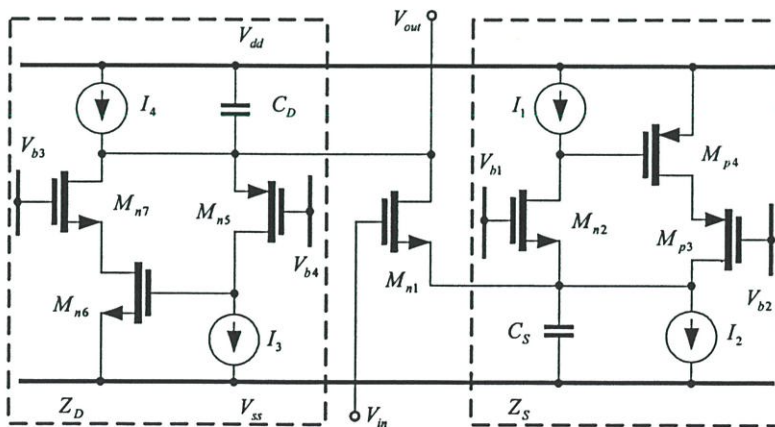
จากวิธีการสร้างวงจรกรองความถี่แบบนอตช์เหล่านี้ ตัวเหนี่ยวนำถูกแทนที่ด้วยวงจรเลียนแบบขดลวดเหนี่ยวนำและทรานคอนคักเตอร์ 1 ตัวถูกแทนที่ด้วยทรานซิสเตอร์แบบซีมอส 1 ตัว เมื่อพิจารณาคุณสมบัติต่างๆของวงจรดังกล่าว อาทิเช่น การกินกำลังงาน แหล่งจ่ายแรงดันและการปรับค่าตัวประกอบคุณภาพของเรโซเนเตอร์ กล่าวได้ว่าวงจรในรูปที่ 5.14(ง)และ(จ) เหมาะสมสำหรับการสร้างวงจรกรองความถี่แบบนอตช์ ดังนั้นในหัวข้อต่อไปเราจะออกแบบและสร้างวงจรขยายแบบกรองแถบความถี่ผ่านที่มีวงจรกรองความถี่แบบนอตช์โดยใช้วงจรเลียนแบบขดลวดเหนี่ยวนำแทนตัวเหนี่ยวนำแบบพาสซีฟ

5.4 วงจรขยายแบบกรองแถบความถี่ผ่านที่มีวงจรรองความถี่แบบนอกรีต

ในหัวข้อนี้จะกล่าวถึงการสร้างวงจรถ่ายแบบกรองแถบความถี่ผ่านที่มีวงจรรองความถี่แบบนอกรีต จากการนำเสนอของวงจรถ่ายแถบความถี่ผ่านในหัวข้อที่ 5.2 และในส่วนของวิธีการสร้างวงจรรองความถี่แบบนอกรีตในหัวข้อ 5.3 ในวิทยานิพนธ์นี้ ในหัวข้อนี้จะกล่าวถึงวงจรถ่ายแถบความถี่ผ่านที่มีวงจรรองความถี่แบบนอกรีต ซึ่งมีอยู่ 2 วิธีที่เหมาะสมคือวงจรถ่ายแบบกรองแถบความถี่ผ่านที่มีวงจรรองความถี่แบบซอร์สดีเจเนเรชันนอกรีตและแบบบริดจ์-ทีนอกรีต [90] โดยเลือกใช้คุณลักษณะทางความถี่ของเครื่องรับระบบ DECT และ GSM ตามลำดับ ซึ่งจะกล่าวดังต่อไปนี้

5.4.1 วงจรถ่ายแบบพาสแบบซอร์สดีเจเนเรชัน

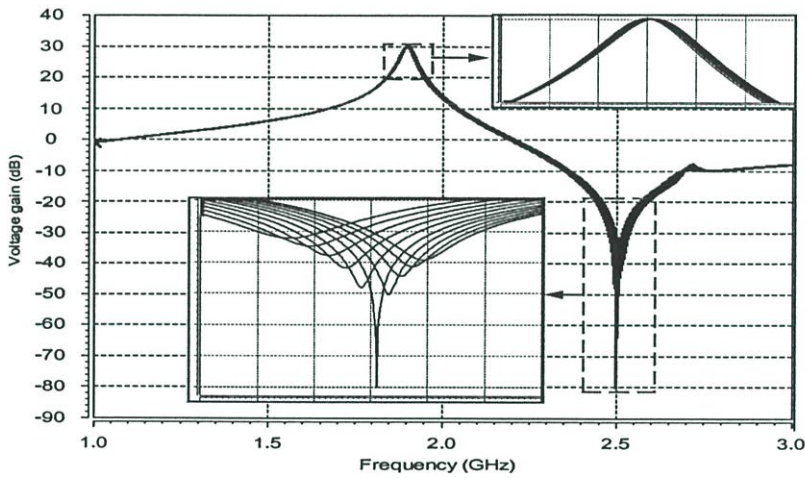
จากวิธีการของซอร์สดีเจเนเรชันในรูปที่ 5.14(ง) เราสามารถสร้างวงจรถ่ายแบบกรองแถบความถี่ผ่านที่มีวงจรรองความถี่แบบนอกรีตได้แสดงให้เห็นในรูปที่ 5.16 โดยทรานซิสเตอร์ M_2 - M_4 และ M_5 - M_7 ใช้สร้างเป็นขดลวดเหนี่ยวนำสำหรับ Z_S และ Z_D ตามลำดับ สำหรับงานในวิทยานิพนธ์จะเลือกใช้ความถี่ของเครื่องรับระบบ DECT (Digital European Cordless Telephone) ที่มี IF เท่ากับ 300-MHz ด้วยเหตุนี้ Z_S และ Z_D ถูกออกแบบให้เรโซแนนซ์ที่ความถี่ 2.5 GHz (ω_2) และ 1.9 GHz (ω_p) ตามลำดับ วงจรดังกล่าวถูกออกแบบให้ทำงานภายใต้แหล่งจ่ายแรงดัน 2 V ทรานซิสเตอร์มีความยาวของแกนแนลเท่ากับ 0.35 μm และขนาดของความกว้างของทรานซิสเตอร์และค่าแรงดันและกระแสไบอัสถูกเลือกให้เหมาะสมสำหรับที่ความถี่กำหนดไว้



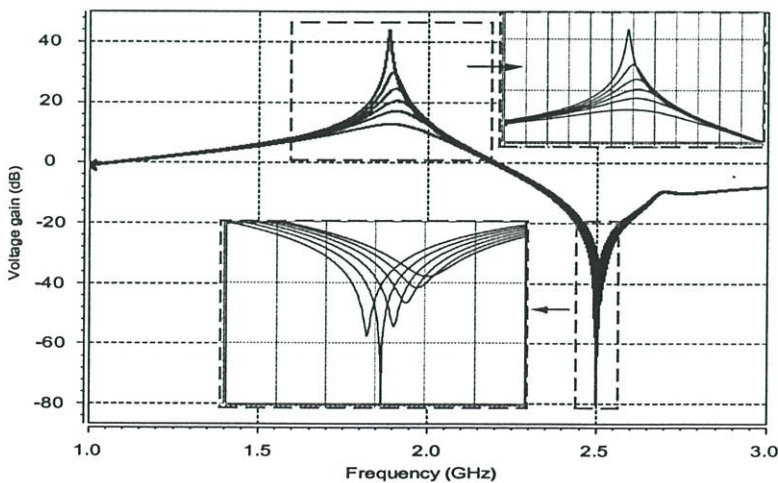
รูปที่ 5.16 วงจรถ่ายแบบพาสที่มีนอกรีตฟิลเตอร์แบบซอร์สดีเจเนเรชัน

ผลการจำลองการทำงานโดยใช้โปรแกรม HSPICE โดยใช้แบบจำลองการทำงานของ BSIM3V3 และใช้เทคโนโลยีซีมอส 0.35- μm digital วงจรกินกำลังงานเท่ากับ 2.85 mW ผลการจำลองการทำงานแสดงให้เห็นว่าวงจรสามารถทำให้เกิดความถี่ 80dB ที่ความถี่ 2.5 GHz และทำ

ให้เกิดอัตราขยายแถบผ่านเท่ากับ 40 dB ที่มีแบนด์วิดท์ 10 MHz ส่วนค่าความถี่ของน็อดซ์สามารถปรับค่าได้โดยการปรับค่าตัวประกอบคุณภาพของ Z_S ด้วยการปรับค่าแรงดัน V_{b2} ซึ่งแสดงให้เห็นในรูปที่ 5.17 โดยการปรับค่า V_{b2} จาก 0.4V ไปยัง 0.5V ซึ่งจะเปลี่ยนระดับความถี่จาก 32 dB ไปยัง 80 dB และไม่มีผลกระทบต่ออัตราขยายแถบผ่านและความถี่กึ่งกลาง ค่าตัวประกอบคุณภาพของอัตราขยายแถบผ่านสามารถปรับโดยการค่าตัวประกอบคุณภาพของ Z_D โดยการปรับค่าแรงดัน V_{b4} แสดงให้เห็นในรูปที่ 5.18 โดยการเพิ่มขึ้น V_{b4} จาก 0.3V ไปยัง 0.6V ทำให้อัตราขยายแถบผ่านเพิ่มขึ้นจาก 12 dB ไปยัง 44 dB และค่าตัวประกอบคุณภาพเปลี่ยนจาก 6 ไปยัง 188 ตามลำดับ ด้วยเหตุนี้คุณลักษณะของแถบผ่านและน็อดซ์สามารถปรับได้อย่างอิสระ ในการปรับค่าความถี่กึ่งกลางของแถบผ่านและน็อดซ์คือการปรับค่าอินดักแตนซ์ของวงจรเลียนแบบขดลวดเหนี่ยวนำ



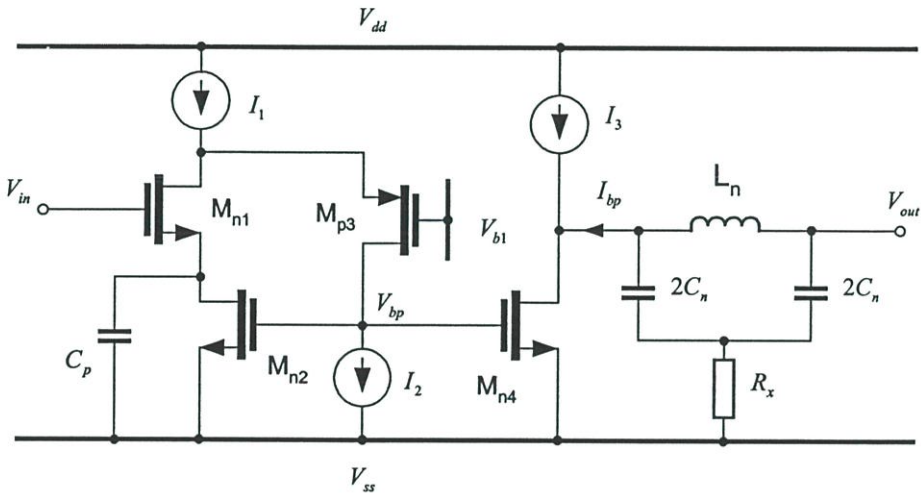
รูปที่ 5.17 การปรับค่าความถี่ของน็อดซ์



รูปที่ 5.18 การปรับค่าตัวประกอบคุณภาพของวงจรกรองแถบความถี่

5.4.2 วงจรขยายแถบความถี่แบบนอตช์บริดจ์-ที

วงจรรขยายแบบกรองแถบความถี่ที่มีวงจรรองความถี่แบบนอตช์โดยใช้โครงสร้างแบบบริดจ์-ที (bridge-T notch) แสดงดังรูปที่ 5.19 วงจรรขยายแบบกรองความถี่ผ่านถูกสร้างขึ้นโดยใช้ทรานซิสเตอร์ M_1 - M_3 โดยใช้โครงสร้างของวงจรถูกกล่าวไว้ในหัวข้อ 5.2.3 ทรานซิสเตอร์ M_{n4} ทำหน้าที่แปลงแรงดันเอาต์พุต (V_{bp}) ให้เป็นกระแสเอาต์พุต (I_{bp}) เพื่อที่จะขับวงจรรขยายแบบบริดจ์-ทีตัวหนึ่งขั้วนำ L_n ถูกสร้างขึ้นโดยใช้วงจรถอดแบบขดลวดเหนี่ยวนำแบบลอยตัวแบบอินพุทเป็นผลต่างสองด้านซึ่งถูกกล่าวไว้ใน [33] ความต้านทาน R_x สามารถสร้างขึ้นได้โดยใช้ทรานซิสเตอร์ทำงานในย่านไตรโอด ซึ่งสามารถควบคุมค่าความต้านทานโดยค่าแรงดัน

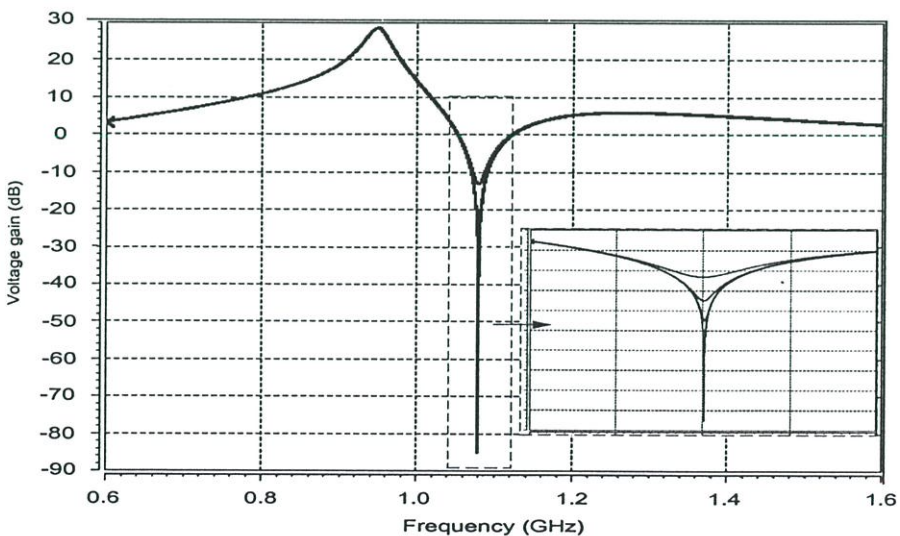


รูปที่ 5.19 วงจรรขยายแบบกรองความถี่ผ่านที่มีวงจรรองความถี่แบบนอตช์บริดจ์-ที

สำหรับงานในวิทยานิพนธ์ วงจรดังกล่าวถูกออกแบบโดยใช้คุณสมบัติทางความถี่ในเครื่องรับแบบ GSM ที่มีความถี่ 71-MHz ดังนั้นในช่วงแถบความถี่ผ่านและนอตช์จะถูกเลือกที่ความถี่ 947 MHz และ 1.089 GHz ตามลำดับ วงจรถูกออกแบบให้ทำงานภายใต้แหล่งจ่ายแรงดัน 2-V โดยทรานซิสเตอร์ทั้งหมดมีความยาวของแกนแนลเท่ากับ $0.35 \mu\text{m}$ ส่วนความกว้างของทรานซิสเตอร์ทั้งหมดและค่าแรงดันและกระแสไบอัสถูกหนดให้มีค่าที่ทำให้การตอบสนองทางความถี่ที่ระบุไว้ผลการจำลองการทำงาน โดยใช้โปรแกรม HSPICE โดยใช้แบบจำลองการทำงานของ BSIM3V3 และใช้เทคโนโลยีซิลิคอน 0.35- μm digital การใช้กำลังงานเท่ากับ 2.3 mW ผลการจำลองการทำงานแสดงให้เห็นว่าวงจรมีสามารถทำให้เกิดความลึก 80 dB ที่ความถี่ 1.089 GHz และทำให้เกิดอัตราขยายแถบผ่านเท่ากับ 30 dB ที่มีแบนด์วิดท์ 10 MHz ความลึกของนอตช์สามารถปรับค่าได้โดย R_x ซึ่งแสดงในรูปที่ 5.20 ในตารางที่ 5.7 ผลสรุปคุณสมบัติของวงจรรูปที่ 5.16 และ 5.19

ตารางที่ 5.7 สรุปคุณสมบัติของวงจรรขยายแบบกรองความถี่ที่มีวงจรรองความถี่แบบนอตช์

พารามิเตอร์	รูปที่ 5.16	รูปที่ 5.19
เทคโนโลยี	0.35- μm	
แหล่งจ่ายแรงดัน	2 V	
การกินกำลังงาน	2.8 mW	2.3 mW
คุณลักษณะแบบนอตช์		
ความถี่กึ่งกลาง	2.5 GHz	1.089 GHz
ตัวประกอบคุณภาพ	100 – 20,000	30 – 20,000
ความลึกของ	32 – 80 dB	10 – 85 dB
คุณลักษณะแบบแถบผ่าน		
ความถี่กึ่งกลาง	1.9 GHz	947 MHz
ตัวประกอบคุณภาพ	6 – 188	3 – 140
อัตราขยายแถบผ่าน	12 – 44 dB	10 – 40 dB
สัญญาณรบกวนในแถบความถี่	$70 \mu\text{V}_{\text{rms}}$	$15 \mu\text{V}_{\text{rms}}$
การแกว่งของสัญญาณแรงดันสูงสุด	$5.1 \text{ mV}_{\text{rms}}$	$2.5 \text{ mV}_{\text{rms}}$
พิสัยพลวัต	37.2 dB	41.9 dB



รูปที่ 5.20 การปรับความลึกของรอยบากโดยความต้านทาน R_x

5.5 บทสรุป

ในหัวข้อนี้กล่าวถึงวิธีการสร้างวงจรขยายแบบกรองแถบความถี่ผ่านและวงจรกรองความถี่แบบนอตช์โดยใช้วงจรเลียนแบบขดลวดเหนี่ยวนำ โครงสร้างของวงจรกรองแถบความถี่ผ่านและแบบนอตช์ถูกเลือกใช้โครงสร้างพื้นฐานที่มีการนำเสนอในรายงานต่างๆ ไว้ก่อนหน้าแล้ว คุณสมบัติของวงจรที่นำเสนอเหล่านี้ถูกกำหนดโดยคุณสมบัติของวงจรเลียนแบบขดลวดเหนี่ยวนำที่ใช้ ความไม่เป็นเชิงเส้นของวงจรกรองความถี่แบบนอตช์ที่เกิดจากวงจรเลียนแบบขดลวดเหนี่ยวนำอาจจะทำให้เกิดผลเสียมากขึ้น ซึ่งโดยปกติแล้วหน้าที่ของวงจรกรองความถี่แบบนอตช์จะขจัดเฉพาะความถี่อิมเมจออก แต่อาจจะทำให้เกิดสัญญาณรบกวนเกิดขึ้นถ้าวงจรเลียนแบบขดลวดเหนี่ยวนำไม่มีความเป็นเชิงเส้นพอ ดังนั้นการปรับปรุงคุณสมบัติของความเป็นเชิงเส้น และพิสัยพลวัตของวงจรเลียนแบบขดลวดเหนี่ยวนำจึงเป็นสิ่งที่ควรพิจารณาและพัฒนาต่อไป อย่างไรก็ตามจากการนำเสนอการเปรียบเทียบ โครงสร้างและวิธีการสร้างของวงจรกรองแถบความถี่ผ่านและแบบนอตช์แบบต่างๆ โดยใช้วงจรเลียนแบบขดลวดเหนี่ยวนำ การเลือกใช้โครงสร้างของวงจรกรองความถี่ที่เหมาะสมกับวงจรเลียนแบบขดลวดเหนี่ยวนำมีความสำคัญมากทั้งนี้เพื่อให้ได้ประสิทธิภาพของการทำงานของวงจรเลียนแบบขดลวดเหนี่ยวนำมีค่าสูงขึ้น

บทที่ 6

บทสรุปและข้อเสนอแนะ

6.1 สรุปผลงานวิจัย

วงจรกรองแถบความถี่ผ่านและวงจรกรองความถี่แบบนอตช์เป็นองค์ประกอบหลักที่สำคัญในเครื่องรับส่งสัญญาณแบบไร้สาย ความจำเป็นและความต้องการในการลดขนาดของอุปกรณ์ให้มีขนาดเล็ก ราคาต้นทุนต่ำ เป็นจุดมุ่งหมายสำหรับอุตสาหกรรมการสื่อสารในปัจจุบัน ในวิทยานิพนธ์นี้ได้นำเสนอความสอดคล้องของงานวิจัยในปัจจุบันคือการนำเสนอวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้ทรานซิสเตอร์แบบซีมอสทำงานในย่านความถี่สูง ด้วยข้อดีของวงจรเลียนแบบขดลวดเหนี่ยวนำที่ได้แนะนำนี้คือมีค่าตัวประกอบคุณภาพสูงและสามารถปรับค่าและค่าอินดักแตนซ์ได้ โดยใช้แหล่งจ่ายแรงดันต่ำ วงจรเลียนแบบขดลวดเหนี่ยวนำจึงเป็นบทบาทใหม่ที่สำคัญสำหรับการใช้งานแทนขดลวดเหนี่ยวนำแบบพาสซีฟในวงจรกรองแถบความถี่ผ่านและกรองความถี่แบบนอตช์

ความมุ่งหมายและวัตถุประสงค์สำหรับการศึกษาในงานวิทยานิพนธ์คือการนำเสนอวิธีการสร้างวงจรเลียนแบบขดลวดเหนี่ยวนำโดยใช้ทรานซิสเตอร์แบบซีมอส คุณสมบัติที่สำคัญในการออกแบบวงจรเลียนแบบขดลวดเหนี่ยวนำคือค่าตัวประกอบคุณภาพ ในวิทยานิพนธ์นี้แนะนำเสนอวิธีการสร้างวงจรเลียนแบบขดลวดเหนี่ยวนำแบบเทียบกรวดและแบบลอยตัวที่มีค่าตัวประกอบคุณภาพสูง แต่อย่างไรก็ตามด้วยข้อจำกัดทางโครงสร้างของทรานคอนดักเตอร์กับรูปแบบของวงจรเลียนแบบขดลวดเหนี่ยวนำ การใช้เทคนิคการคาสโคด โฟเด็คคาสโคดและวงจรตามแรงดันจึงเป็นวิธีที่เหมาะสมสำหรับการสร้างวงจรเลียนแบบขดลวดเหนี่ยวนำ

การนำเสนอวงจรเลียนแบบขดลวดเหนี่ยวนำที่ใช้โครงสร้างของคลาสเอบีเป็นวิธีการที่ทำให้การตอบสนองสัญญาณอินพุตของวงจรเลียนแบบขดลวดเหนี่ยวนำมีค่าสูง แต่อย่างไรก็ตามการแกว่งของสัญญาณที่มีขนาดใหญ่จะมีผลกระทบต่อค่าอินดักแตนซ์ของวงจร รวมไปถึงการปรับค่าอินดักแตนซ์และค่าตัวประกอบคุณภาพอย่างอิสระมีความจำเป็นสำหรับวงจรเลียนแบบขดลวดเหนี่ยวนำซึ่งปัญหาเหล่านี้จะต้องถูกกล่าวและแก้ไขในงานครั้งต่อไป ผลสรุปคุณสมบัติของวงจรเลียนแบบขดลวดเหนี่ยวนำในวิทยานิพนธ์นี้จะมีประโยชน์สำหรับการพัฒนางจรเลียนแบบขดลวดเหนี่ยวนำที่ใช้ซีมอสในงานวิจัยต่อไป

การสร้างวงจรต้นแบบของวงจรขยายแบบกรองแถบความถี่ผ่านที่มีวงจรขยายแบบนอตช์โดยใช้คุณลักษณะทางความถี่ของเครื่องรับในระบบ GSM และ DECT แสดงให้เห็นถึงความเป็นไปได้ของการแทนที่ตัวเหนี่ยวนำแบบพาสซีฟด้วยวงจรเลียนแบบขดลวดเหนี่ยวนำ รวมไปถึงความ

มุ่งหวังในการสร้างเครื่องรับ-ส่งสัญญาณแบบไร้สายแบบชิพเดี่ยว (single chip radio) คงใกล้จะเป็นความจริง

6.2 แนวทางของงานในอนาคต

งานในอนาคตต่อไปคือการเพิ่มคุณสมบัติของวงจรถ่ายแบบขดลวดเหนี่ยวนำให้ดีขึ้น

- เทคนิคในการเพิ่มพิสัยพลวัตและความเป็นเชิงเส้นของวงจรถ่ายแบบขดลวดเหนี่ยวนำจะต้องถูกปรับปรุง การสำรวจและศึกษาทรานคอนดักเตอร์ที่มีความเป็นเชิงเส้นสูงในย่านความถี่สูงเพื่อใช้ในโครงสร้างของไมโครเรเตอร์-ซีจะต้องถูกพิจารณาในงานต่อไป
- ความต้องการใช้แหล่งจ่ายแรงดันให้ต่ำลงจะต้องถูกพิจารณา ตัวอย่างเช่นการใช้เทคนิคโฟลตเคสโคดและ bulk-driven จะต้องถูกใช้ในงานครั้งต่อไป
- วงจรปรับค่าอัตโนมัติเพื่อใช้ในการปรับอินดักแตนซ์และตัวประกอบคุณภาพที่เป็นอิสระของวงจรถ่ายแบบขดลวดเหนี่ยวนำจะต้องถูกออกแบบ
- การสร้างวงจรถ่ายแบบขดลวดเหนี่ยวนำลงบนชิพและทดสอบชิพเพื่อวัดคุณสมบัติและทดสอบ เปรียบเทียบคุณสมบัติของวงจรถ่ายแบบขดลวดเหนี่ยวนำ

การปรับปรุงคุณสมบัติของวงจรถ่ายแบบขดลวดเหนี่ยวนำให้ดีขึ้น เราเชื่อว่าวงจรถ่ายแบบขดลวดเหนี่ยวนำจะสามารถใช้แทนตัวเหนี่ยวนำแบบพาสซีฟในเครื่องรับ-ส่งสัญญาณแบบไร้สายได้

เอกสารอ้างอิง

- [1] International Technology Roadmap for Semiconductor.1999 edition.
- [2] A. Abidi ,“ Low Power Radio-Frequency ICs for Portable Communications,” *Proceedings of the IEEE*, April.1995.
- [3] P. R. Gray, R. G. Meyer, “Future Directions in Silicon ICs for RF Personal Communications,” *IEEE Custom IC Conference*, pp.83-90 ,May.1995.
- [4] A. Abidi , G. Pottie , and W. Kaiser , “ Power-conscious design of wireless circuits and systems,” *Proc. IEEE*, Vol. 88, No. 10, pp.1528-1545, Oct. 2000.
- [5] C. Samori ,S. Levantino and A. Lacaita , “Integrated LC oscillators for frequency synthesis in wireless applications,” *IEEE Communications Magazine*, vol. 40, pp. 166-171, May. 2002.
- [6] N. M. Nguyen ,and R. G. Meyer, “A Si Bipolar Monolithic RF Bandpass Amplifier, ” *IEEE J. Solid-State Circuits*, Vol. 27, No.1, pp. 123 –127, Jan. 1992
- [7] S. Pipilos , Y. P. Tsvividis, J. Fenk , Y. Papananos, “ A Si 1.8 GHz RLC filter with tunable center frequency and quality factor,” *IEEE J. Solid-State Circuits*, Vol. 31, No. 10, pp.1517 – 1525, Oct. 1996.
- [8] C.-Y. Wu, and S.-Y. Hsiao , “ The design of a 3-V 900-MHz CMOS bandpass amplifier ,” *IEEE J. Solid-State Circuits*, Vol. 32 ,No. 2, pp. 159 –168, Feb. 1997.
- [9] J. E. Macedo and M. A. Copeland , “ A 1.9-GHz silicon receiver with monolithic image filtering,” *IEEE J. Solid-State Circuits*, vol. 33 ,Mar. 1998, pp. 378-386.
- [10] A. N. L. Chan , C. Guo and H. C. Luong , “ A 1-V 2.4-GHz CMOS LNA with source degeneration as image-rejection notch filter,” in *Proc. IEEE International Symposium on Circuits and Systems*, 2001, Vol. 4 , pp. 890-893.
- [11] B. Ray, J. S. Hamel ,T. Manku and J. J. Nisbet, “A highly selective passive band reject filter with low-Q lumped elements in a Si bipolar process,” in *Proc. IEEE Bipolar/BiCMOS Circuits and Technology Meeting* , 2000, pp. 168-171.
- [12] A. Rofougaran , J. Rael, M. Rofougaran, A. Abidi, “A 900MHz CMOS LC-Oscillator with Quadrature Outputs,” *IEEE International Solid-State Circuits Conference* , pp.316-317, Feb. 1996.
- [13] B. Razavi , “A 1.8GHz CMOS Voltage-Controlled Oscillator,” *IEEE International Solid-State Circuits Conference* , pp.388-389, Feb. 1997.
- [14] A. Rofougaran ,J.Y-C. Chang, M. Rofougaran, A. Abidi, “A 1GHz CMOS RF Front-End IC for a Direct-conversion Wireless Receiver,” *IEEE J. Solid-State Circuits*, vol. 31, No.7, pp.880-889, July 1996.

- [15] Ismail M., Wassenaar R., and Morrison W., "A high-speed continuous-time bandpass VHF filter in MOS technology," *Proc. IEEE ISCAS'91*, vol. 3, pp. 1761-1764, 1991.
- [16] B. Razavi, "RF Microelectronics," *Upper Saddle River Prentice Hall*.
- [17] Meta-Software ,Inc, *HSPICE user's manual 1998*.
- [18] F.W. Grover, " Inductance Calculations," Princeton, New Jersey: Van Nostrand ,1946. Reprinted by New York , New York : Dover Publications , 1962.
- [19] H. M. Greenhouse, " Design of planar rectangular microelectronic inductors," *IEEE Trans. on Parts, Hybrids, and Packing*, vol. PHP-10, no.2, pp. 101-109, June 1974.
- [20] B. Razavi, " Challenges in the Design of Frequency Synthesizers for Wireless Applications," *Proc. CICC* , pp. 395-402 , May 1997.
- [21] R.M. Warner and J.N. Fordemwalt , Eds., *Integrated Circuit , Design Principles and Fabrication*. New York :MaGraw-Hill,1965, p.267.
- [22] N. M. Nguyen and R. G. Meyer," Si IC-compatible inductors and LC passive filters," *IEEE J. Solid-State Circuits*, vol 25, No 4, pp. 1028-1031, Aug 1990.
- [23] N. M. Nguyen and R. G. Meyer," A 1.8-GHz Monolithic LC voltage-controlled oscillators," *IEEE J. Solid-State Circuits*, vol 27,No 3, pp.444-450, Mar 1992.
- [24] R. Duncan, K. Martin, and A. Sedra, " A Q-enhanced active RLC filter," *in Proc.ISCAS 1993*, pp.1416-1419.
- [25] S. Pipilos and Y. Tsvividis, "Design of active RLC integrated filters with application in the GHz range," *in Proc.ISCAS 1994* , pp.645-648.
- [26] J.Y-C. Chang, A. A. Abidi, and M. Gaitan , " Large suspended inductors on silicon and their use in 2- μ m CMOS RF amplifier," *IEEE Electron Device Letters*, vol.14 ,No 5, pp.246-248, May 1993.
- [27] R.B. Merril , T.W. Lee ,H. You, R. Rasmussen ,and L.A. Moberlym , " Optimization of high-Q inductors for multilevel metal CMOS," *in Proc.IEDM* , pp.38.7.1-38.7.1,Dec.1995.
- [28] A. Zolfaghari , A. Chan, and B. Razavi, " Stacked inductor and 1-to-2 Transformers in CMOS Technology," *in Proc. CICC* , pp.345-348, May. 2000.
- [29] A. Zolfaghari and B. Razavi, " A low-power 2.4GHz transmitter/Receiver CMOS IC ," *IEEE J. Solid-State Circuits*, vol. 38, No.2 , pp.176-183, Feb 2003.
- [30] L. Der and B. Razavi, " A 2-GHz CMOS Image-Reject Receiver with LMS Calibration," *IEEE J. Solid-State Circuits*, vol 38,No.2 , pp.167-175, Feb. 2003.

- [31] C.P. Yue and S.S. Wong, "On-Chip spiral inductors with patterned ground shields for Si-based RF ICs," *IEEE J. Solid-State Circuits*, vol 33, pp. 743-752, May. 1998.
- [32] C-M. Hung and K.O. Kenneth, "A fully integrated 1.5V 5.5GHz CMOS Phase-Locked Loop," *IEEE J. Solid-State Circuits*, vol 37, No.4, pp.521-525, Apr.2002.
- [33] A. Thanachayanont, Continuous-Time Integrated Bandpass filter and Oscillators for IF/RF Applications. PH.D.Thesis, Department of Electrical and Electronic Engineering, Imperial College of science, Technology, and Medicine, University of London, London, May 1999.
- [34] R. J. Wiegierink, *Analysis and synthesis of MOS translinear circuits*. Boston: Kluwer Academic, 1993.
- [35] B. Gillbert, "Translinear circuits: a proposed classification," *Electron Lett*, vol.11, no.1, pp.14-16, Jan.1975.
- [36] P.E. Allen and J.A. Means, "Inductor simulation derived from an amplifier rolloff characteristic," *IEEE Trans. Circuit Theory*, pp.395-397, July 1972.
- [37] B.D.H. Tellegen, "The gyrator, a new electric network element," *Philips Res. Rept.*, vol.3, no.2, pp.81-101, Apr.1948.
- [38] B. Nauta, *Analog CMOS filters for very high frequencies*, ch.2. Norwell, MA: Kluwer Academic Publishers, 1993.
- [39] B. A. Sheno, "Practical realization of a gyrator circuit and RC-gyrator filters," *IEEE Trans. Circuit Theory*, vol. 12, no.3, pp.374-380, Sept.1965.
- [40] W. New and R. Newcomb, "An integratable time-variable gyrator," *Proc. IEEE*, vol. 53, pp. 2161-2162, Dec.1965.
- [41] W.H. Holmes, S. Gruetzmann, and W.E. Heinlein, "High-performance direct coupled gyrators," *Electron Lett.*, vol. 3, no.2, pp.45-46, Feb.1967.
- [42] S.K. Mitra, "Equivalent circuits of gyrators," *Electron.Lett.*, vol. 3, no. 7, pp.333, July.1967.
- [43] D.J. Sheenan and H.J. Orchard, "Integratable gyrator using MOS and Bipolar transistors," *Electronic Letters*, Vol.2, No.10, pp.390-391, Oct.1966.
- [44] T. Yanagisawa, "Realisation of a lossless transistor gyrator," *Electron Lett.*, vol. 3, no. 4, pp.167-168, Apr.1967.
- [45] H.J. Orchard, and D.J. Sheenan, "Inductorless bandpass filters," *IEEE J. Solid-State Circuits*, vol 5, no.3, pp. 108-118, Mar. 1970.

- [46] A.G. J. Holt and J. Taylor , “Method of replacing ungrounded inductances by grounded gyrator ,” *Electron.Lett.*, vol. 1 , no.4, pp.105, June.1965
- [47] D. J. Sheanan , “Gyrator-floatation circuit ,” *Electron.Lett.*,vol. 3 , no.1, pp.39-40, Jan.1967.
- [48] W.H. Holmes, W.E. Heinlein, and S. Gruetzmann,“ Sharp-cutoff low-pass filters using floating gyrators,” *IEEE J. Solid-State Circuits* , vol 4,no.1 pp. 38-50, Feb 1969.
- [49] P.R. Gray and R.G. Meyer ,*Analysis and design of analog integrated circuits*. John Wiley& Sons,Inc.,third ed.,1993.
- [50] A.D. Sedra and G.W. Roberts, “ Current conveyer theory and practice ,” in *Analogue IC design:the current-mode approach* (C. Toumazou,F.J. Lidgley, and D.G. Haigh,eds.), IEE Circuits and System series,ch.3,Peter Peregrinus Ltd.,1990.
- [51] H.J. Orchard , “Gyrator circuits,” in *Active filters: lumped, distributed, integrated, digital and parametric* (L.P.Huelsman,ed.) ch.3 ,pp.90-127,New York:McGraw Hill ,1970
- [52] R.S.H. Riordan, “Simulated inductors using differential amplifiers,” *Electron.Lett.*, vol. 3, no.2, pp.50-51, Feb.1967.
- [53] A. Antoniou , “ Realisation of gyrators using operational amplifiers and their use in RC-active-network synthesis ,” *Proc IEE* , vol 116,no.11 pp. 1838-1850, Nov. 1969.
- [54] A. A. Abidi, “High frequency noise measurements on FET’s with small dimension,” *IEEE Trans. Electron Devices*, Vol. ED-33, pp. 1801-1805, 1986.
- [55] Y. Tsvividis, *Operation and Modeling of the MOS Transistor*, Second Ed., Boston: McGraw-Hill,1999.
- [56] Jose Silva-Martinez , M. Steyaert, W. Sansen, “ High-Performance CMOS Continuous-Time Filters,” Kluwer Academic Publishers
- [57] J. Yamaguchi, “ On the inductive reactance and negative resistance in the transistor,” *J.Phys. Soc.(Japan)*,vol.11,p.717,June1956.
- [58] J. Lindmayer and W. North,“The inductive effect in transistors,” *Solid-State Electron .*,vol.8, pp.409,1965.
- [59] D.K. Adams and R.Y.C. Ho, “ Active filters for UHF and microwave frequencies ,” *IEEE Trans. Microwave Theory Tech.*, vol 17, No.9, pp. 662-670, Sept 1969.

- [60] E. Säckinger and W. C. Fischer, "A 3-GHz 32-dB CMOS Limiting Amplifier for SONET OC-48 Receivers," *IEEE J. Solid-State Circuits*, Vol. 35, No. 12, pp. 1884-1888, Dec. 2000.
- [61] S. Hara, T. Tokumitsu, and M. Aikawa, "Broad-band monolithic microwave active inductor and its application to miniturised wide-band amplifiers," *IEEE Trans. Microwave Theory Tech.*, vol 36, No.12, pp. 1920-1924, Dec. 1988.
- [62] S. Hara, T. Tokumitsu, and M. Aikawa, "Lossless broad-band monolithic microwave active inductor," *IEEE Trans. Microwave Theory Tech.*, vol 37, No.12, pp. 1979-1984, Dec. 1989.
- [63] G.F. Zhang, C.S. Ripoll, M.L. Villegas, "GaAs Monolithic Microwave Floating Active Inductor," *Electronic Letter*, Vol.27, No. 20, pp 1860-1862. Sep.1991.
- [64] G.F. Zhang, C.S. Ripoll, M.L. Villegas, "New Broadband Tunable Monolithic Microwave Floating Active Inductor," *Electronic Letters*, Vol.27, No. 20, pp 78-80, Jan.1992.
- [65] S. El Khoury, "The Design of Active Floating Positive and Negative Inductors in MMIC Technology" *IEEE Microwave and guided wave letters.*, Vol. 5, No.10, pp. 321-323, Oct. 1995.
- [66] S. El Khoury, "New Approach to the Design of Active Floating Inductors in MMIC Technology," *IEEE Trans. Microwave Theory Tech.*, vol 44, No.4, pp. 505-512, April. 1996.
- [67] R. Kaunisto, P. Alinikula and K. Stadius, "Active inductors for GaAs and bipolar technologies," *Analog Integrated Circuits and Signal Processing*, Vol. 7, pp. 35-48, 1995.
- [68] R. Kaunisto, "Monolithic Active Resonator Filters For High Frequencies," Ph.D. Thesis, Department of Electrical and Communications Engineering, Helsinki University of Technology, Finland, Nov.2000.
- [69] S. Lucyszyn and I.D. Robertson, "Monolithic narrow-band filter using ultra high Q tunable active inductors," *IEEE Trans. Microwave Theory Tech.*, vol 42, No.12, pp. 2617-2622, Dec. 1994.
- [70] H. Hayashi, M. Muraguchi, Y. Umeda, and T. Enoki, "A high-Q broad-band active inductor and its application to a low-loss analog phase shifter," *IEEE Trans. Microwave Theory Tech.*, vol 44, No.12, pp. 2369-2374, Dec 1996.
- [71] D.A. Johns and K. Martin, *Analysis Integrated Circuit Design*. John Wiley & Sons, Inc., 1997
- [72] A. Thanachayanont and A. Payne, "VHF CMOS integrated active inductor," *Electronic Letters*, vol.32, no.11, pp.999-1000, May 1996.

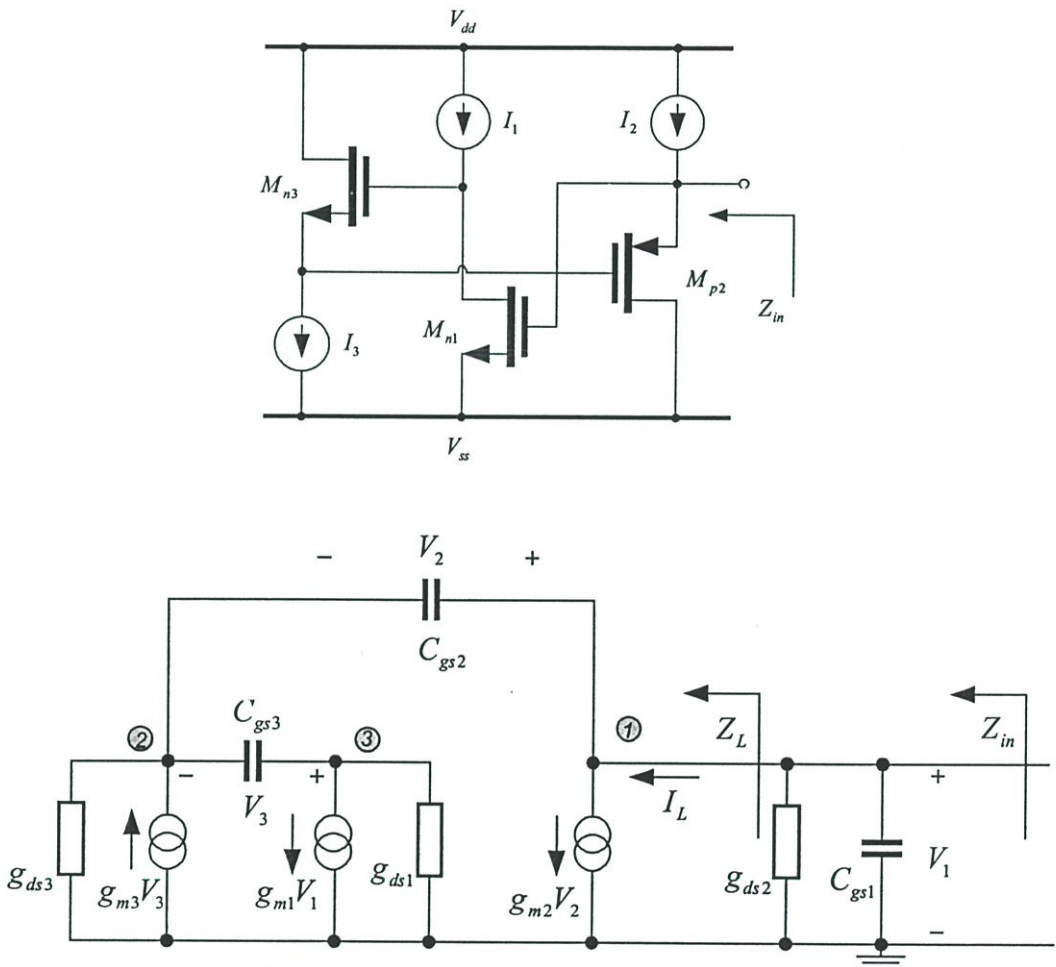
- [73] U. Yodprasit and J. Ngarmnil, "Q-enhancing technique for RF CMOS Active inductor", *Proc. IEEE ISCAS'2000*, vol.5, pp.589-592,2000.
- [74] T.Y.K Lin , A.J. Payne , " Design of a low-voltage, low-power, wide-tuning integrated oscillator," *Proc. ISCAS'2000*, vol. 5, pp.629-632, 2000
- [75] A. Thanachayanont, "A 1.5-V CMOS fully-differential inductorless RF bandpass amplifier," *Proc. IEEE ISCAS'2001*, Vol.1, pp.49-52 ,2001.
- [76] A. Karsilayan and R. Schaumann, " A high-frequency high-Q CMOS active inductor with DC bias control," *Proc. 43rd IEEE Midwest Symp. On Circuits and Systems*, pp.486-489, Aug.2000.
- [77] Y. Wu , M. Ismail, and Olsson H., " A novel CMOS fully-differential inductorless RF bandpass filter," *Proc. IEEE ISCAS'2000*, vol. 4, pp. 149-152, 2000.
- [78] S. Sae-Ngow , A.Thanachayanont, "A Low-Voltage,Wide Dynamic Range CMOS Floating Active Inductor" *International Technical Conference on Circuit/Systems Computers and Communications (ITC-CSCC)*,vol.1, pp 333-336,2003.
- [79] A. Thanachayanont , S. Sae-Ngow " Low Voltage , High-Q VHF CMOS Transistor-only Active Inductor," *Proc. 45th IEEE Midwest Symp. On Circuit and System*.Aug. 2002.
- [80] M. Gruzing, A. Pascht, M. Berroth," A 2.5 V CMOS Differential active inductor with tunable L and Q for frequency up to 5 GHz," *IEEE MTT-S Digest*, pp.575-578, 2001.
- [81] A. Thanachayanont and S. Sae Ngow , " Class AB VHF CMOS Active Inductor " in *Proc. 45th IEEE Midwest Symp On Circuit and System* ,Vol.1, pp. 64-67, 2002.
- [82] L. P. Huelsman," Active and passive analog filter design " *McGraw-Hill* 1993.
- [83] A. Thanachayanont ,"2.5GHz second-and fourth-order inductorless RF bandpass filters," *ITC-CSCC 2002* , pp.86-89 ,2002
- [84] Tanner Research ,Inc. *L-EDIT user's manual*.
- [85] Y. Chang, J. Choma and J. Wills, "An inductorless active notch filter for RF image rejection," in *Proc. IEEE Midwest Symposium on Circuits and Systems*, 1999, Vol. 1, pp. 166-169.
- [86] Y. Chang, J. Choma and J. Wills ,"A monolithic RF image-reject filter " in *Proc. IEEE Southwest Symposium Mixed-Signal Design*, pp. 41 -44,2000.
- [87] M. H. Koroglu and P. E. Allen, "LC notch filter for image-reject applications using on-chip inductors," *Electronics Letters*, Vol. 37, No. 5, Mar. 2001, pp. 267-268.

- [88] F. Giannini, E. Limiti, G. Orengo and P. Sanzi, "High-Q gyrator-based monolithic active tunable bandstop filter," *IEE Proc.-Circuits Devices Syst.*, Vol. 45, No. 4, Aug. 1998, pp. 243-246.
- [89] V. I. Prodanov, "Robust high-pass and notch Gm – (grounded) C biquads: How many different topologies are there?," in *Proc. IEEE International Symposium on Circuits and Systems*, 2001, Vol. 1, pp. 21-24.
- [90] A. Thanachayanont, S. Sae-Ngow, "Inductorless RF amplifier with tuneable band-selection and image rejection," in *Proc. IEEE International Symposium on Circuits and Systems*, 2003.

ภาคผนวก ก

การวิเคราะห์หาอินพุทอิมพีแดนซ์ของวงจรในรูปแบบต่างๆ

- การวิเคราะห์หาอินพุทอิมพีแดนซ์ Z_L ของวงจรในรูปที่ 4.1(ก)



รูปที่ ก.1 วงจรสมมูลสำหรับสัญญาณขนาดเล็ของวงจรเลียนแบบขดลวดเหนี่ยวนำในรูปแบบ

CS-CD:n-p (กำหนดให้ $g_m \gg g_{ds}$ และ $C_{gs} \gg C_{gd}$)

พิจารณา node 1

$$I_L = (g_{m2} + sC_{gs2})V_2 \quad (\text{ก.1})$$

พิจารณา node 2

$$(V_1 - V_2)g_{ds3} = g_{m3}V_3 + V_2sC_{gs2} + V_3sC_{gs3}$$

$$V_2 = \frac{V_1g_{ds3} - (g_{m3} + sC_{gs3})V_3}{(sC_{gs2} + g_{ds3})} \quad (\text{ก.2})$$

พิจารณา node 3

$$0 = (V_1 - V_2 + V_3)g_{ds1} + V_3sC_{gs3} + g_{m1}V_1$$

$$V_3 = \frac{V_2g_{ds1} - V_1g_{m1}}{(sC_{gs3} + g_{ds1})} \quad (ก.3)$$

นำสมการที่ (ก.3) แทนลงในสมการที่ (ก.2) จะได้ว่า

$$\frac{V_1g_{ds3}(sC_{gs3} + g_{ds1}) - V_2(g_{m3} + sC_{gs3})g_{ds1} + V_1g_{m1}(g_{m3} + sC_{gs3})}{(sC_{gs2} + g_{ds3})(sC_{gs3} + g_{ds1})} = V_2 \quad (ก.4)$$

จัดรูปสมการที่ (ก.4) ใหม่จะได้ว่า

$$V_2 = V_1 \frac{g_{ds3}(sC_{gs3} + g_{ds1}) + g_{m1}(g_{m3} + sC_{gs3})}{(g_{m3} + sC_{gs3})g_{ds1} + (sC_{gs2} + g_{ds3})(sC_{gs3} + g_{ds1})} \quad (ก.5)$$

นำสมการที่ (ก.5) แทนลงในสมการที่ (ก.1) ดังนั้น

$$I_L = (g_{m2} + sC_{gs2})V_1 \frac{g_{ds3}(sC_{gs3} + g_{ds1}) + g_{m1}(g_{m3} + sC_{gs3})}{(g_{m3} + sC_{gs3})g_{ds1} + (sC_{gs2} + g_{ds3})(sC_{gs3} + g_{ds1})} \quad (ก.6)$$

จากสมการที่ (ก.6) เราจะได้อินพุทอิมพีแดนซ์ Z_L มีค่าเท่ากับ

$$Z_L(s) = \frac{1}{g_{m1}} \cdot \frac{g_{m3}g_{ds1} + s(g_{ds1}C_{gs3} + g_{ds1}C_{gs2} + g_{ds3}C_{gs3}) + s^2C_{gs2}C_{gs3}}{g_{m2}g_{m3} + s(C_{gs2}g_{m3} + C_{gs3}g_{m2}) + s^2C_{gs2}C_{gs3}} \quad (ก.7)$$

จากสมการที่ (ก.7) แทนค่า $s = j\omega$ และพิจารณาหาส่วนจริงกับส่วนจินตภาพของอิมพีแดนซ์ $Z_L(j\omega)$ จะได้ว่า

ส่วนจริงของอิมพีแดนซ์ $Z_L(j\omega)$ คือ

$$\text{Re}(Z_L) = \frac{1}{g_{m1}} \frac{\frac{g_{ds1}}{g_{m2}} + \left(\frac{\omega}{g_{m2}g_{m3}}\right)^2 A + \left(\frac{\omega^2 C_{gs2} C_{gs3}}{g_{m2}g_{m3}}\right)^2}{\left(1 - \omega^2 \frac{C_{gs2} C_{gs3}}{g_{m2}g_{m3}}\right)^2 + \omega^2 \left(\frac{C_{gs2}g_{m3} + C_{gs3}g_{m2}}{g_{m2}g_{m3}}\right)^2} \quad (ก.8)$$

โดยที่

$$A = (C_{gs2}C_{gs2}g_{ds1}g_{m3} + C_{gs3}C_{gs3}g_{ds1}g_{m2} + C_{gs3}C_{gs3}g_{ds3}g_{m2} - C_{gs2}C_{gs3}g_{m2}g_{m3})$$

ส่วนจินตภาพของอิมพีแดนซ์ $Z_L(j\omega)$ คือ

$$\text{Im}(Z_L)g_{m1} = \frac{1}{g_{m1}} \frac{(g_{m3}g_{ds1} - \omega^2 C_{gs2}C_{gs3} + j\omega g_i C_i)(g_{m2}g_{m3} - \omega^2 C_{gs2}C_{gs3} - j\omega(C_{gs2}g_{m3} + C_{gs3}g_{m2}))}{(g_{m2}g_{m3} - \omega^2 C_{gs2}C_{gs3})^2 + \omega^2(C_{gs2}g_{m3} + C_{gs3}g_{m2})^2} \quad (\text{ก.9})$$

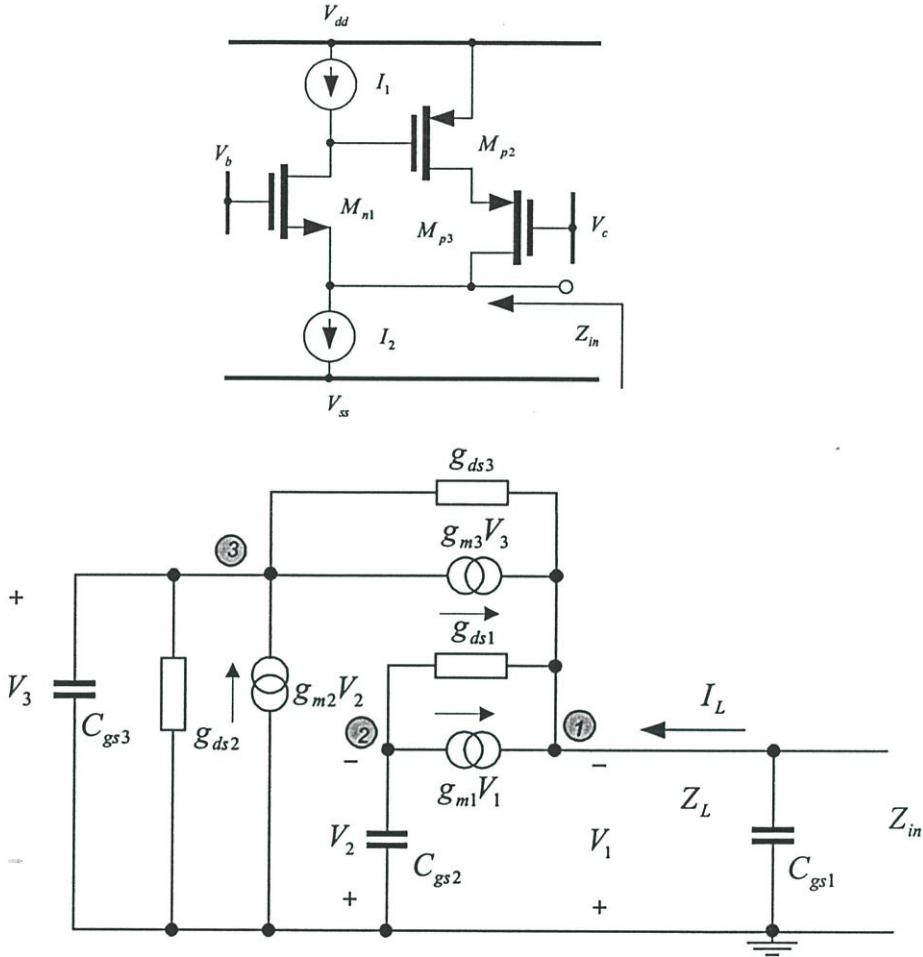
โดยที่ $g_i C_i = g_{ds1}C_{gs3} + g_{ds1}C_{gs2} + g_{ds3}C_{gs3}$

จัดรูปสมการที่ (ก.9) ใหม่จะได้ว่า

$$\text{Im}(Z_L) = \omega \cdot \frac{1}{g_{m1}} \cdot \frac{\frac{C_{gs2}g_{ds1}}{g_{m2}g_{m3}} + \frac{C_{gs3}g_{ds3}}{g_{m2}g_{m3}} - \frac{C_{gs2}g_{ds1}}{(g_{m2})^2} + \omega^2 \frac{C_{gs3}C_{gs2}}{(g_{m2}g_{m3})^2} (C_{gs2}g_{m3} + C_{gs3}g_{m2})}{\left(1 - \omega^2 \frac{C_{gs2}C_{gs3}}{g_{m2}g_{m3}}\right)^2 + \omega^2 \left(\frac{C_{gs2}g_{m3} + C_{gs3}g_{m2}}{g_{m2}g_{m3}}\right)^2} \quad (\text{ก.10})$$

ภาคผนวก ก (ต่อ)

- การวิเคราะห์อินพุทอิมพีแดนซ์ของวงจรเลียนแบบขดลวดเหนี่ยวนำในรูปที่ 3.12(ก)



รูปที่ ก.2 วงจรสมมูลสำหรับสัญญาณขนาดเล็กลงของวงจรเลียนแบบขดลวดเหนี่ยวนำในรูปแบบ CG-CS: n-p (กำหนดให้ $g_m \gg g_{ds}$ และ $C_{gs} \gg C_{gd}$)

พิจารณาที่โหนด 1 จะได้ว่า

$$I_L + g_{m3}V_3 + (V_3 + V_1)g_{ds3} + V_2sC_{gs2} = 0$$

$$-I_L = g_{m3}V_3 + g_{ds3}V_1 + V_2sC_{gs2} \tag{ก.11}$$

พิจารณาที่โหนด 2

$$sC_{gs2}V_2 = g_{m1}V_1 + (-V_2 + V_1)g_{ds1}$$

$$V_2 = \frac{g_{m1}}{(g_{ds1} + sC_{gs2})}V_1 \tag{ก.12}$$

พิจารณาที่โหนด 3

$$g_{m3}V_3 + (g_{ds3}V_3 + g_{ds3}V_1) + V_3(sC_{gs3} + g_{ds2}) = V_2g_{m2}$$

$$V_3 = \frac{g_{m1}g_{m2} - sC_{gs2}}{(g_{ds1} + sC_{gs2})(g_{m3} + sC_{gs3})}V_1 \quad (ก.13)$$

แทนค่าสมการที่ (ก.13) และ (ก.12) ลงในสมการที่ (ก.11)

$$-I_L = g_{m3} \frac{g_{m1}g_{m2} - sC_{gs2}}{(g_{ds1} + sC_{gs2})(g_{m3} + sC_{gs3})}V_1 + g_{ds3}V_1 + \left(\frac{g_{m1}}{g_{ds1} + sC_{gs2}}\right)V_1sC_{gs2} \quad (ก.14)$$

หาค่า Z_{in} จากสมการที่ (ก.14) จะได้ว่า

$$Z_L(s) = \frac{(g_{ds1}g_{m3} + s(C_{gs2}g_{m3} + g_{ds1}C_{gs3}) + s^2C_{gs2}C_{gs3})}{g_{m1}g_{m2}g_{m3} + s(g_{m1}g_{m3}C_{gs2} + g_{ds1}g_{ds3}C_{gs3}) + s^2(g_{m1}C_{gs3}C_{gs2})} \quad (ก.15)$$

แทนค่า $s = j\omega$ พิจารณาส่วนจริงของสมการที่ (ก.15)

$$\begin{aligned} \text{Re}(Z_L) = & \frac{(g_{ds1}g_{m3} - \omega^2C_{gs2}C_{gs3})(g_{m1}g_{m2}g_{m3} - \omega^2g_{m1}C_{gs3}C_{gs2})}{(g_{m1}g_{m2}g_{m3} - \omega^2g_{m1}C_{gs3}C_{gs2})^2 + \omega^2(g_{m1}g_{m3}C_{gs2} + g_{ds1}g_{ds3}C_{gs3})^2} \\ & + \frac{\omega^2(C_{gs2}g_{m3} + g_{ds1}C_{gs3})(g_{m1}g_{m3}C_{gs2} + g_{ds1}g_{ds3}C_{gs3})}{(g_{m1}g_{m2}g_{m3} - \omega^2g_{m1}C_{gs3}C_{gs2})^2 + \omega^2(g_{m1}g_{m3}C_{gs2} + g_{ds1}g_{ds3}C_{gs3})^2} \end{aligned} \quad (ก.16)$$

จัดรูปสมการที่ (ก.16) จะได้ว่า (กำหนดให้ $C_{gs2}C_{gs3}g_{m1}g_{m2}g_{m3} \gg g_{ds1}g_{ds3}C_{gs3}g_{ds1}C_{gs3}$)

$$\text{Re}(Z_L) = \frac{\left(\frac{g_{ds1}}{g_{m1}g_{m2}}\right) + \omega^2 \frac{C_{gs3}}{g_{m3}g_{m1}} \left(\frac{C_{gs2}}{g_{m2}}\right)^2 \left(\frac{g_{m3}}{C_{gs3}} - \frac{g_{m2}}{C_{gs2}}\right) + \omega^4 \frac{1}{g_{m1}} \left(\frac{C_{gs2}C_{gs3}}{g_{m2}g_{m3}}\right)}{\left(1 - \frac{C_{gs3}C_{gs2}}{g_{m1}} \left(\frac{\omega}{g_{m2}g_{m3}}\right)^2\right)^2 + \omega^2 \left(\frac{g_{m1}g_{m3}C_{gs2} + g_{ds1}g_{ds3}C_{gs3}}{g_{m1}g_{m2}g_{m3}}\right)^2} \quad (ก.17)$$

พิจารณาในส่วนจินตภาพของสมการที่ (ก.15)

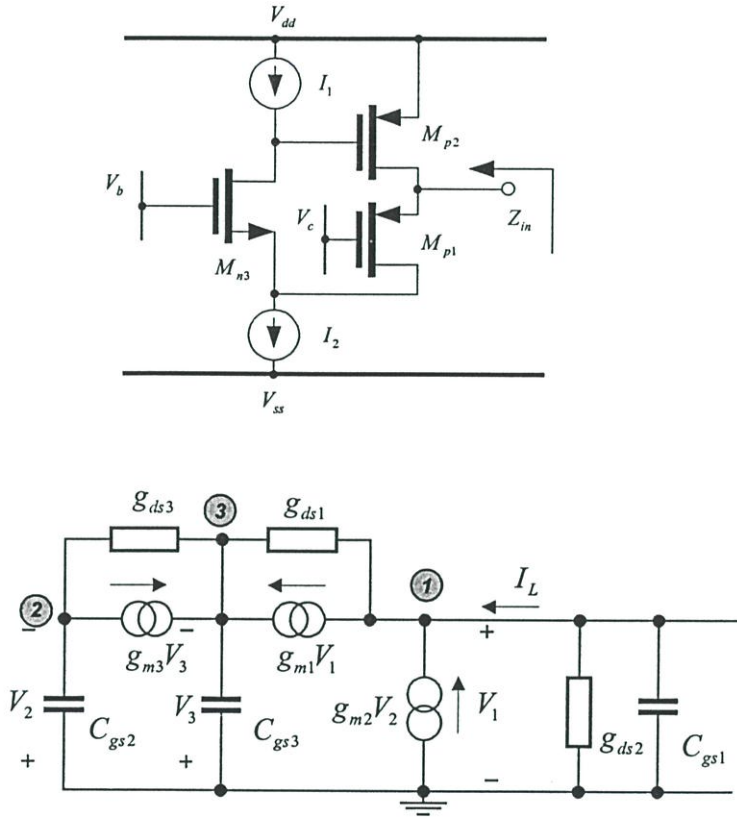
$$\begin{aligned} \text{Im}(Z_L) = & \frac{-j\omega(g_{ds1}g_{m3} - \omega^2 C_{gs2} C_{gs3})(g_{m1}g_{m3} C_{gs2} + g_{ds1}g_{ds3} C_{gs3})}{(g_{m1}g_{m2}g_{m3} - \omega^2 g_{m1} C_{gs3} C_{gs2})^2 + \omega^2 (g_{m1}g_{m3} C_{gs2} + g_{ds1}g_{ds3} C_{gs3})^2} \\ & + \frac{j\omega(C_{gs2}g_{m3} + g_{ds1} C_{gs3})(g_{m1}g_{m2}g_{m3} - \omega^2 g_{m1} C_{gs3} C_{gs2})}{(g_{m1}g_{m2}g_{m3} - \omega^2 g_{m1} C_{gs3} C_{gs2})^2 + \omega^2 (g_{m1}g_{m3} C_{gs2} + g_{ds1}g_{ds3} C_{gs3})^2} \end{aligned} \quad (\text{ก.18})$$

จัดรูปสมการที่ (ก.18) จะได้ว่า (สมมติให้ $g_{m3}g_{m1}g_{m2}g_{m3}C_{gs2} \gg g_{ds1}g_{m3}g_{m1}g_{m3}C_{gs2}$)

$$\text{Im}(Z_{in}) = \frac{\omega \left(\frac{C_{gs2}}{g_{m1}g_{m2}} + \frac{g_{ds1}C_{gs3}}{g_{m1}g_{m2}g_{m3}} - \omega^2 \frac{g_{ds1}C_{gs2}}{g_{m1}} \left(\frac{C_{gs3}}{g_{m2}g_{m3}} \right)^2 \right)}{\left(1 - \frac{\omega^2 g_{m1} C_{gs3} C_{gs2}}{(g_{m1}g_{m2}g_{m3})^2} \right)^2 + \omega^2 \left(\frac{g_{m1}g_{m3} C_{gs2} + g_{ds1}g_{ds3} C_{gs3}}{g_{m1}g_{m2}g_{m3}} \right)^2} \quad (\text{ก.19})$$

ภาคผนวก ก (ต่อ)

- การวิเคราะห์ห่อื่นพหุติมีที่แค้นซ่งของวงจรเลียนแบบขดลวดเหนี่ยวนำในรูปที่ 4.12(ก)



รูปที่ ก.3 วงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจรเลียนแบบขดลวดเหนี่ยวนำในรูปแบบ CS-CD:n-p (กำหนดให้ $g_m \gg g_{ds}$ และ $C_{gs} \gg C_{gd}$)

พิจารณา Node 1

$$g_{m2}V_2 + I_L = g_{m1}V_1 + (V_1 + V_3)g_{ds1}$$

$$I_L = g_{m1}V_1 + V_3g_{ds1} - g_{m2}V_2 \quad (\text{ก.20})$$

พิจารณา Node 2

$$sC_{gs2}V_2 = g_{m3}V_3 + (-V_2 + V_3)g_{ds3}$$

$$V_3 = \frac{(g_{ds3} + sC_{gs2})}{g_{m3}}V_2 \quad (\text{ก.21})$$

พิจารณา Node 3

$$sC_{gs3}V_3 + sC_{gs2}V_2 + g_{m1}V_1 + (V_1 + V_3)g_{ds1} = 0$$

$$(g_{ds1} + sC_{gs3})V_3 + sC_{gs2}V_2 + g_{m1}V_1 = 0 \quad (ก.22)$$

นำสมการที่ (ก.21) แทนใน V_3 ลงในสมการที่ (ก.22)

$$\frac{g_{m1}g_{m3}}{(g_{ds1} + sC_{gs3})(g_{ds3} + sC_{gs2}) + sC_{gs2}g_{m3}} \cdot V_1 = -V_2 \quad (ก.23)$$

นำสมการที่ (ก.23) และ (ก.21) แทนลงในสมการ (ก.20) จะได้ว่า

$$Z_L(s) = \frac{g_{ds3}g_{ds1} + (g_{ds3}C_{gs3} + g_{m3}C_{gs2})s + s^2C_{gs3}C_{gs2}}{g_{m1}g_{m2}g_{m3} + (g_{m1}g_{ds3}C_{gs3} + g_{m1}g_{m3}C_{gs2})s + s^2C_{gs3}C_{gs2}g_{m1}} \quad (ก.24)$$

พิจารณาในส่วนจริงของ $Z_L(j\omega)$ จะได้ว่า

$$\text{Re}(Z_L) = \frac{(g_{ds1}g_{ds3} - \omega^2C_{gs3}C_{gs2})(g_{m1}g_{m2}g_{m3} - g_{m1}\omega^2C_{gs3}C_{gs2}) + (g_{ds3}C_{gs3} + g_{m3}C_{gs2})(g_{m1}g_{ds3}C_{gs3} + g_{m1}g_{m3}C_{gs2})\omega^2}{(g_{m1}g_{m2}g_{m3} - g_{m1}\omega^2C_{gs3}C_{gs2})^2 + (g_{m1}g_{ds3}C_{gs3} + g_{m1}g_{m3}C_{gs2})^2\omega^2}$$

$$= \frac{g_{ds3}g_{ds1}g_{m1}g_{m2}g_{m3} - \omega^2C_{gs1}C_{gs2}g_{m1}g_{m2}g_{m3} + C_{gs1}C_{gs2}g_{m3}\omega^4C_{gs1}C_{gs2}}{(g_{m1}g_{m2}g_{m3} - g_{m1}\omega^2C_{gs3}C_{gs2})^2 + (g_{m1}g_{ds3}C_{gs3} + g_{m1}g_{m3}C_{gs2})^2\omega^2}$$

$$+ \frac{(g_{ds1}C_{gs1}g_{m3}g_{ds1}C_{gs1} + g_{m1}C_{gs2}g_{m3}g_{m1}C_{gs2})\omega^2}{(g_{m1}g_{m2}g_{m3} - g_{m1}\omega^2C_{gs3}C_{gs2})^2 + (g_{m1}g_{ds3}C_{gs3} + g_{m1}g_{m3}C_{gs2})^2\omega^2} \quad (ก.25)$$

จัดรูปสมการที่ (ก.25) ใหม่จะได้ว่า (กำหนดให้ $(g_{ds3}C_{gs3})^2 \ll (g_{m3}C_{gs2})^2$)

$$\text{Re}(Z_L) = \frac{\frac{g_{ds1}g_{ds3}}{g_{m1}g_{m2}g_{m3}} + \frac{g_{m3}C_{gs3}}{g_{m1}} \left(\frac{C_{gs2}}{g_{m3}g_{m2}} \right)^2 \left(\frac{g_{m3}}{C_{gs3}} - \frac{g_{m2}}{C_{gs2}} \right) \omega^2 + \frac{1}{g_{m1}} \left(\frac{C_{gs3}C_{gs2}}{g_{m3}g_{m2}} \right)^2 \omega^4}{\left(1 - \frac{\omega^2C_{gs3}C_{gs2}}{g_{m3}g_{m2}} \right)^2 + \left(\frac{g_{m1}g_{ds3}C_{gs3} + g_{m1}g_{m3}C_{gs2}}{g_{m1}g_{m2}g_{m3}} \right)^2 \omega^2} \quad (ก.26)$$

พิจารณาส่วนจินตภาพของ $\text{Im}(Z_L)$

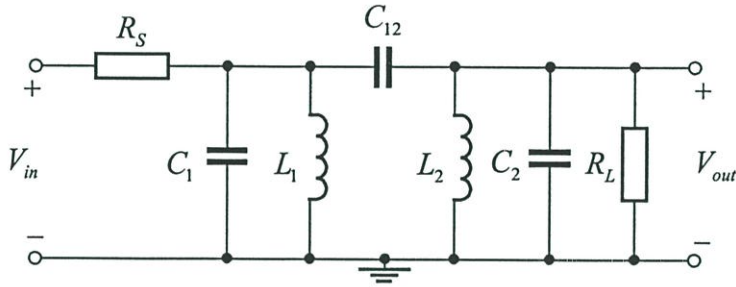
$$\begin{aligned} \text{Im}(Z_L) = & \frac{-(g_{ds1}g_{ds3} - \omega^2 C_{gs3} C_{gs2})(g_{m1}g_{ds3} C_{gs3} + g_{m1}g_{m3} C_{gs2})\omega}{(g_{m1}g_{m2}g_{m3} - g_{m1}\omega^2 C_{gs3} C_{gs2})^2 + (g_{m1}g_{ds3} C_{gs3} + g_{m1}g_{m3} C_{gs2})^2 \omega^2} \\ & + \frac{(g_{ds3} C_{gs3} + g_{m3} C_{gs2})(g_{m3}g_{m2}g_{m1} - g_{m1}\omega^2 C_{gs3} C_{gs2})\omega}{(g_{m1}g_{m2}g_{m3} - g_{m1}\omega^2 C_{gs3} C_{gs2})^2 + (g_{m1}g_{ds3} C_{gs3} + g_{m1}g_{m3} C_{gs2})^2 \omega^2} \end{aligned} \quad (\text{ก.27})$$

จัดรูปสมการที่ (ก.27) ใหม่จะได้ว่า

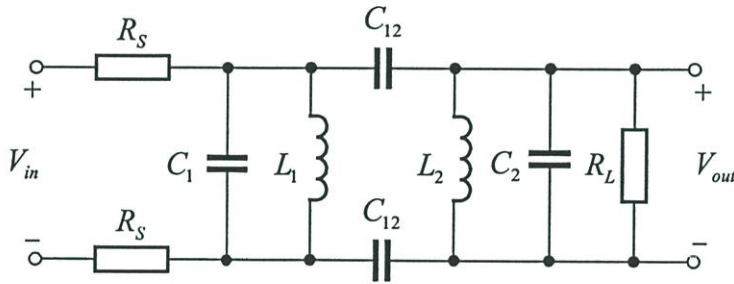
$$\text{Im}(Z_L) = \frac{\left(\frac{g_{ds3} C_{gs3}}{g_{m1}g_{m2}g_{m3}} + \frac{C_{gs2}}{g_{m2}g_{m1}} \right) \omega}{\left(1 - \frac{\omega^2 C_{gs3} C_{gs2}}{g_{m3}g_{m2}} \right)^2 + \left(\frac{g_{m1}g_{ds3} C_{gs3} + g_{m1}g_{m3} C_{gs2}}{g_{m1}g_{m2}g_{m3}} \right)^2 \omega^2} \quad (\text{ก.28})$$

ภาคผนวก ข

ขั้นตอนในการสเกลค่าของอุปกรณ์ที่ใช้ในวงจรกรองแถบความถี่ผ่านให้มีความถี่กึ่งกลางเป็น 1 GHz และแบนด์วิดท์เท่ากับ 17 MHz พิจารณาวงจรในรูปที่ ข.1 ซึ่งเป็นวงจรกรองแถบความถี่ผ่านแบบอินพุทเทียบกราวด์



รูปที่ ข.1 วงจรต้นแบบของวงจรกรองแถบความถี่ผ่าน



รูปที่ ข.2 วงจรกรองแถบความถี่ผ่านแบบอินพุทผลต่างสองด้าน

กำหนดให้

$$s = \Omega_n p \quad (\text{ข.1})$$

โดยที่ $p = 1 \text{ rad/s}$

จากวงจรต้นแบบนี้ เราสามารถถูกสเกลจากความถี่ $\omega_o = 1 \text{ rad/s} \rightarrow f_o = 1 \text{ GHz}$ ดังนั้นเราจะได้อัตรา $\Omega_n = 2\pi \times 10^9$ และจากค่าพารามิเตอร์ของอุปกรณ์จากวงจรต้นแบบเราสามารถหาค่าของอุปกรณ์ที่ความถี่ 1 GHz โดยใช้ความสัมพันธ์จากสมการที่ (ข.1)

$$L_1 = L_2 = 28.28 \text{ m} \rightarrow L_1 = \frac{28.28 \text{ m}}{2\pi \times 10^9} = 4.49 \text{ pH} \quad (\text{ข.2})$$

$$C_1 = C_2 = 35.35 \rightarrow C_1 = C_2 = \frac{35.35}{2\pi \times 10^9} = 5.623 \text{ nF} \quad (\text{ข.3})$$

$$C_{12} = 1 \rightarrow C_{12} = \frac{1}{2\pi \times 10^9} = 0.159 \text{ nF} \quad (\text{ข.4})$$

จากนั้นเราจะสเกลค่าอินดักแตนซ์ให้มีค่าเท่ากับ $51.54nH$ จากสมการที่ (ข.5)

$$Z = z_n Z_n \quad (\text{ข.5})$$

โดยที่ $Z_n = 4.49p$

ดังนั้น $z_n = \frac{51.54nH}{4.49pH} = 11.55k$ จะได้ว่า

$$R_s = 1\Omega \quad \rightarrow \quad R_s = 11.55k\Omega$$

$$L_1 = 4.49pH \quad \rightarrow \quad L_1 = L_2 = 51.54nH$$

$$C_1 = C_2 = 5.623nF \quad \rightarrow \quad C_1 = C_2 = \frac{5.623nF}{11.55k} = 0.486pF$$

$$C_{12} = 0.159nF \quad \rightarrow \quad C_{12} = \frac{0.159nF}{11.55k} = 0.01376pF$$

$$R_L = 2\Omega \quad \rightarrow \quad R_L = 23.11k\Omega$$

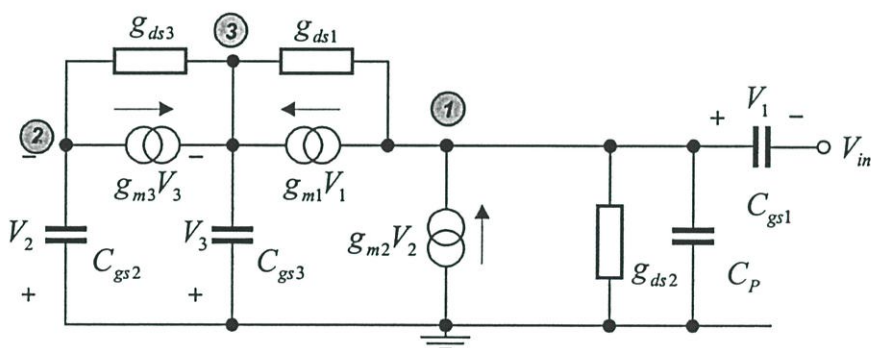
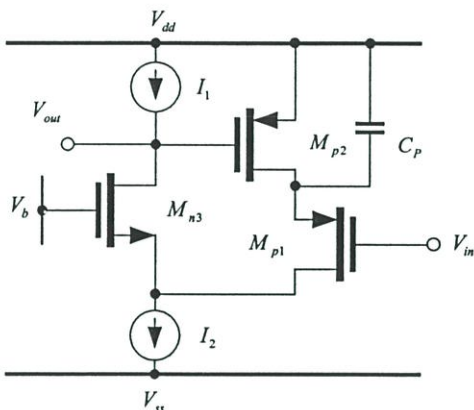
จากที่กล่าวมาทั้งหมดนี้เราสามารถสรุปดังตารางที่ ข.1

ตารางที่ ข.1

วงจรกรองแถบความถี่ผ่าน	R_s	C_1	L_1	C_{12}	L_2	C_2	R_L
วงจรต้นแบบแบบเทียบ กราวด์ $\omega_0=1 \text{ rad/s}$ $BW=0.02\text{rad/s}$	1	70.7	14.14m	1	14.14m	70.7	1
แบบลอยตัวผลต่างสองด้าน	1	35.35	28.28m	1	28.28m	35.35	2
แบบลอยตัวผลต่าง 2 ด้าน $f_0 = 1\text{GHz}$ $BW=17.6\text{MHz}$	12k	0.486p	51.54n	0.013p	51.54n	0.486p	24k

ภาคผนวก ค

- การวิเคราะห์หาค่าทรานเฟอร์ฟังก์ชันของวงจรกรองแถบความถี่แบบไบควอด



รูปที่ ค.1 วงจรสมมูลสำหรับสัญญาณขนาดเล็ของวงจรขยายแบบกรองแถบความถี่ในรูปที่ 5.8 (กำหนดให้ $g_m \gg g_{ds}$ และ $C_{gs} \gg C_{gd}$)

พิจารณา Node 1

$$\begin{aligned}
 g_{m1}V_1 + (V_1 + V_3)g_{ds1} + V_1(g_{ds2} + sC_p) &= g_{m2}V_2 + (V_{in} - V_1)sC_{gs1} \\
 V_1(g_{m1} + s(C_{gs1} + C_p)) - g_{m2}V_2 + g_{ds1}V_3 &= V_{in}sC_{gs1}
 \end{aligned}
 \tag{ค.1}$$

พิจารณา Node 2

$$\begin{aligned}
 sC_{gs2}V_2 &= g_{m3}V_3 + (-V_2 + V_3)g_{ds3} \\
 \frac{(g_{ds3} + sC_{gs2})}{g_{m3}}V_2 &= V_3
 \end{aligned}
 \tag{ค.2}$$

พิจารณา Node 3

$$sC_{gs3}V_3 + sC_{gs2}V_2 + g_{m1}V_1 + (V_1 + V_3)g_{ds1} = 0$$

$$V_1 = -V_2 \frac{(g_{ds1} + sC_{gs3})(g_{ds3} + sC_{gs2}) + sC_{gs2}g_{m3}}{g_{m1}g_{m3}} \quad (\text{ค.3})$$

นำสมการที่ (ค.3) และ (ค.2) แทนลงในสมการที่ (ค.1) และหาความสัมพันธ์ของฟังก์ชันถ่ายโอนระหว่างอินพุตและเอาต์พุตจะได้ว่า

$$\frac{V_{out}(s)}{V_{in}(s)} = \frac{\frac{-g_{m1}}{c_{gs2}(C_P + c_{gs1})} \left(s^2 c_{gs1} + s g_{m3} \left(1 + \frac{C_P}{c_{gs3}} \right) + \frac{g_{m3} g_{ds2}}{c_{gs3}} \right)}{s^3 + s^2 \left(\frac{g_{m1}}{C_P + c_{gs1}} + \frac{g_{m3}}{c_{gs3}} \right) + \alpha s + \frac{g_{m1} g_{m2} g_{m3}}{(C_P + c_{gs1}) c_{gs2} c_{gs3}}} \quad (\text{ค.4})$$

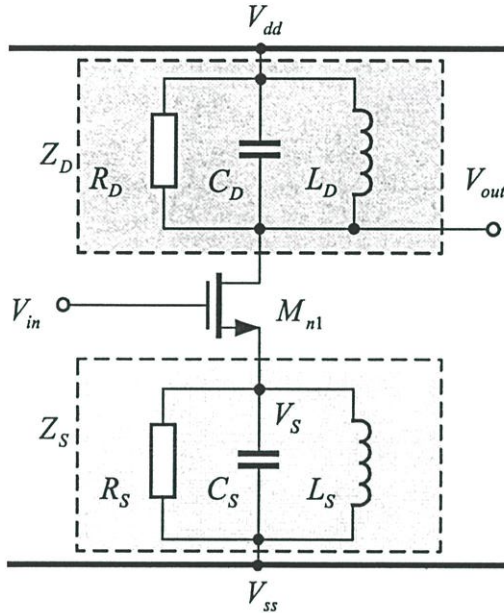
โดยที่ $\alpha = \frac{1}{(C_P + c_{gs1})} \left(\frac{g_{m1} g_{ds3}}{c_{gs3}} + \frac{g_{m1} g_{ds3}}{c_{gs3}} + \frac{g_{m3} g_{ds2}}{c_{gs3}} \right)$

โดยที่ความถี่กึ่งกลางสามารถประมาณได้ว่า

$$\omega_{bp} = \sqrt{\frac{g_{m1} g_{m2}}{(C_P + C_{gs1}) C_{gs2}}}$$

ภาคผนวก ง

- วิเคราะห์หาฟังก์ชันถ่ายโอนของวงจรขยายแถบความถี่ผ่านที่มีวงจรรองความถี่แบบชอร์สติเจนเนเรชันนอค์



รูปที่ ง.1 วงจรขยายแถบความถี่ผ่านที่มีวงจรรองความถี่แบบนอค์

$$(V_{in} - V_S)g_{m1}Z_D = V_{out} \quad (ง.1)$$

$$(V_{in} - V_S)g_{m1}Z_S = V_S$$

$$\frac{V_{in}g_{m1}Z_S}{(1 + g_{m1}Z_S)} = V_S \quad (ง.2)$$

นำสมการที่ (ง.2) แทนค่าลงในสมการที่ (ง.1) จะได้ว่า

$$\left(V_{in} - \frac{g_{m1}Z_S}{(1 + g_{m1}Z_S)} \right) g_{m1}Z_D = \frac{V_{out}}{V_{in}} \quad (ง.3)$$

จัดรูปสมการที่ (ง.3) ใหม่จะได้ว่า

$$\frac{V_{out}}{V_{in}}(s) = \frac{g_{m1}Z_D}{1 + g_{m1}Z_S} \quad (ง.4)$$

$$\text{โดยที่ } Z_S = \frac{sL_S R_S}{s^2 L_S C_S R_S + sL_S + R_S}$$

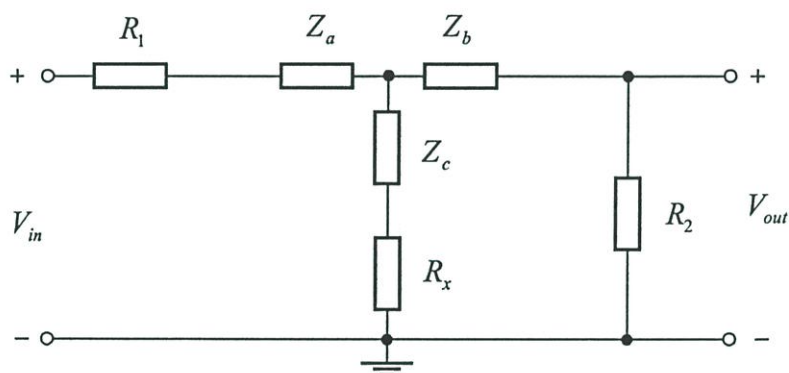
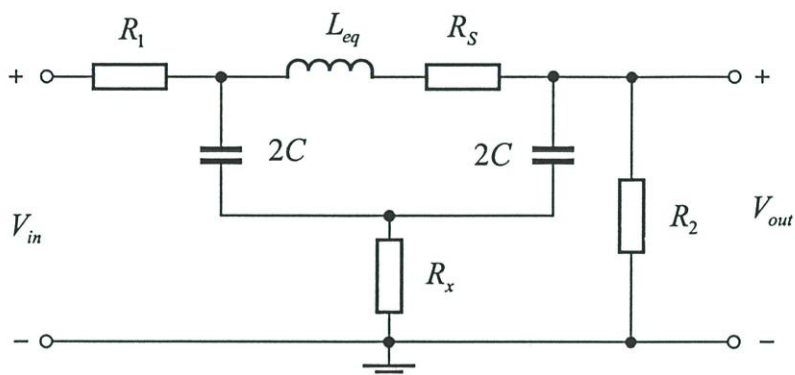
$$Z_D = \frac{sL_D R_D}{s^2 L_D C_D R_D + sL_D + R_D}$$

ในกรณีที่ $g_{m1} Z_S \gg 1$ สมการที่ (ง.4) สามารถเขียนเป็นฟังก์ชันถ่ายโอนใหม่ได้ว่า

$$\frac{V_{out}(s)}{V_{in}(s)} = \left(\frac{C_S}{C_D} \right) \frac{s^2 + s \frac{1}{C_S R_S} + \frac{1}{C_S L_S}}{s^2 + s \frac{1}{C_D R_D} + \frac{1}{L_D C_D}} \quad (\text{ง.5})$$

ภาคผนวก จ

- การวิเคราะห์ห้วงจรกรองความถี่แบบบริดจ์-ทีนอตซ์



จากหลักการแปลงรูปแบบ $\Delta \rightarrow Y$ เราจะได้ว่า

$$z_a = \frac{z_1 z_2}{z_1 + z_2 + z_3} = \frac{(sL + R_S) \frac{1}{s2C}}{R_S + sL + \frac{1}{s2C} + \frac{1}{s2C}} = \frac{sL + R_S}{2(s^2 LC + sCR_S + 1)} \quad (\text{จ.1})$$

$$z_b = \frac{z_1 z_3}{z_1 + z_2 + z_3} = \frac{(sL + R_S) \frac{1}{s2C}}{R_S + sL + \frac{1}{s2C} + \frac{1}{s2C}} = \frac{sL + R_S}{2(s^2 LC + sCR_S + 1)} \quad (\text{จ.2})$$

$$z_c = \frac{z_2 z_3}{z_1 + z_2 + z_3} = \frac{\frac{1}{s2C} \frac{1}{s2C}}{R_S + sL + \frac{1}{s2C} + \frac{1}{s2C}} = \frac{1}{4sC(s^2 LC + sCR_S + 1)} \quad (\text{จ.3})$$

แทน $s = j\omega$ และพิจารณาที่ความถี่เรโซแนนซ์ ($s^2 = -\omega_r^2$) ดังนั้นสมการที่ (จ.1) (จ.2) และ (จ.2) สมการเขียนใหม่ได้ว่า

$$z_a = z_b = \frac{L}{2R_s C} + \frac{1}{j\omega_o 2C} \quad (\text{จ.4})$$

$$z_c = \frac{-1}{4\omega_o^2 C^2 R_s} \quad (\text{จ.5})$$

ภาคผนวก ฉ

ผลงานวิจัยที่ได้รับการตีพิมพ์

บทความวิจัยที่ได้รับการตีพิมพ์ในวารสารในประเทศและต่างประเทศในวิทยานิพนธ์นี้มี 7 บทความ ดังต่อไปนี้

- A.Thanachayanont , S.Sae Ngow “Complementary VHF CMOS Active Inductor ” *International Technical Conference on Circuit/Systems Computers and Communications (ITC-CSCC)* ,pp. 345-348.2002.
- A. Thanachayanont and S. Sae Ngow , “Class AB VHF CMOS Active Inductor ” in *Proc. 45th IEEE Midwest Symp On Circuit and System* ,Vol.1, pp. 64-67, 2002.
- A. Thanachayanont and S. Sae Ngow , “Low Voltage High-Q VHF CMOS Transistor-only Active Inductor,” in *Proc. 45th IEEE Midwest Symp. On Circuit and System*,Vol.3, pp.552-555, 2002.
- A. Thanachayanont and S. Sae-Ngow , “ Inductorless RF Amplifier with tuneable Band-selection and Image-Rejection,” in *Proc. IEEE International Symposium on Circuits and Systems*, Vol.1,pp. 573-576,2003.
- S. Sae-Ngow and A. Thanachayanont , “A Low-Voltage, Wide Dynamic Range CMOS Floating Active Inductor ,” *ITC-CSCC2003*,Vol.1, pp.333-336,2003.
- สมคิด แซ่โจ้ว และ อภินันท์ ธนชยานนท์ “ แอคทีฟอินดักเตอร์ ที่มีค่า Q สูง และใช้ทรานซิสเตอร์แบบซีมอส โดยใช้แหล่งจ่ายแรงดันต่ำ ” การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 25 (EECON-25) มหาวิทยาลัยสงขลานครินทร์ หาดใหญ่
- สมคิด แซ่โจ้ว และ อภินันท์ ธนชยานนท์ “ แอคทีฟอินดักเตอร์ แบบคลาสเอบี ที่ใช้ซีมอสในย่านความถี่สูง ” การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 25 (EECON-25) มหาวิทยาลัยสงขลานครินทร์ หาดใหญ่

CD-ROM Technical Assistance Contact: MosArt Productions
 Email: mo@mbay.net Phone/ Fax: (831) 625-5257



The 2002 45th Midwest Symposium on Circuits and Systems

Conference Proceedings
 August 4-7, 2002
 Tulsa, Oklahoma

DOCUMENT GUIDE

TABLE OF CONTENTS

FOREWORD

AUTHORS

©2002 IEEE

SEARCH

IEEE CATALOG NO: 02CH37378C ISBN: 0-7803-7524-6



Co-Sponsored by the IEEE
 Circuits and Systems Society
 and the School of Electrical
 and Computer Engineering at
 Oklahoma State University



LOW VOLTAGE HIGH-Q VHF CMOS TRANSISTOR-ONLY ACTIVE INDUCTOR

A. Thanachayanont and S. Sae Ngow

Faculty of Engineering & Research Centre of Communication and Information Technology
King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, THAILAND
Tel: +66 2 3264222, Fax: +66 2 7392398, E-mail: ktapinun@kmitl.ac.th

ABSTRACT

This paper describes circuit topologies that are suitable for realising very high frequency transistor-only active inductor in CMOS technology. Based on a low voltage topology, a novel VHF CMOS active inductor is proposed. The proposed inductor can achieve high Q with minimum circuit complexity, thus minimizing noise and power consumption. Comparing to previously reported inductors, the proposed circuit achieves much higher Q for the same power consumption, noise and dynamic range.

1. INTRODUCTION

Large value and high quality inductor plays a vital role in the realization of low-power wireless transceivers [1]. Customarily, this necessitates the use of discrete off-chip devices due to their compelling performance in terms of stability and noise. However, there is an increasing need for high quality on-chip inductor as off-chip components are bulky and costly. In contemporary transceiver, on-chip inductor is typically implemented by spiral turns of low-loss metal traces on lossy substrate. The planar spiral inductor has small inductance value per area and low quality factor due to the wiring and substrate losses. Though active circuitry can enlarge the inductance value and quality factor [2], this is obtained at the cost of noise, linearity and power consumption. Another drawback is currently the lack of efficient modeling and software to design these spiral inductors.

Alternatively, active inductor provides large inductance value, high Q, small die area and tuneability. Though, in terms of noise and dynamic range, active inductor may not compete with its passive counterpart, it can be used in certain applications [3]-[5], where those requirements may be relaxed. Recently, considerable effort has been devoted to the realization of high frequency high-Q active inductor [6]-[10]. High-Q active inductor usually requires some forms of active compensation for the inductor loss. This requires extra active devices, which generally increase noise and power consumption. This paper describes circuit topologies for realising VHF CMOS active inductor and proposes a new circuit with high-Q, wide inductive characteristic and minimum circuit complexity under low power supply voltage operation. Section 2 describes circuit

topologies for VHF CMOS active inductors. Section 3 introduces the proposed active inductor circuit and describes its simulated performance comparing to those of other reported circuits. Section 4 gives an example of a simple bandpass filter using the proposed inductor. Conclusion is given in section 5.

2. VHF ACTIVE INDUCTOR TOPOLOGY

An active inductor can be realized by using the classical gyrator-C topology as shown in Fig. 1(a), where $G_{m1,2}$ and $G_{o1,2}$ are linear transconductors and their corresponding output conductance respectively, and C_1 and C_2 are port capacitances. It can be shown that, at frequencies well below the self-resonance, the simulated input impedance Z_{in} is equivalent to the passive circuit shown in Fig. 1(b), where $L = C_1/G_{o1}G_{m2}$, $C_p = C_2$, $R_s = G_{o1}/G_{m1}G_{m2}$, and $R_p = 1/G_{o2}$. Thus high-Q inductor can be obtained by reducing G_{o1} . However, near the self-resonant frequency and provided that G_{o1} is sufficiently small, it can be shown that high Q is better obtained by reducing G_{o2} [11].

To achieve very high frequency operation, approaching the f_T of the transistor, G_{m1} and G_{m2} are realized by using single-transistor amplifiers, i.e. common-source (CS), common-drain (CD) and common-gate (CG) stages, and their intrinsic capacitances are exploited for C_1 and C_2 . The CS stage provides a negative transconductor (i.e. the output current flows into the amplifier when applying a positive input voltage) while the CD and CG stages provide positive transconductors (i.e. the output current flows out of the amplifier when applying a positive input voltage). Thus a single-ended grounded active inductor can be realized by using either CS and CD stages or CS and CG stages. Each stage may be implemented with either p- or n-channel devices therefore all possible two-transistor realizations can be summarized as depicted in Fig. 2(a)-(h), excluding DC biasing. All circuits realize the same impedance, which can be approximated by the passive circuit shown in Fig. 1(b) with $L = C_{p1}/g_{m1}g_{m2}$, $C_p = C_{p1}$, $R_s = g_{o1}/g_{m1}g_{m2}$, and $R_p = 1/g_{o2}$.

Using the CS-CD configuration, the circuit in Fig. 2(a), which was firstly proposed by Ismail *et al.* in [12] and later improved by the author in [13], can achieve very high Q

and wide inductive frequency characteristic. However, for proper operation, the circuits require at least $2V_{GS}+V_{DSAT}$ thus they are not suitable for low supply voltage operation. On the other hand, the circuits in Fig. 2(c)-(d) [14] require only $V_{GS}+2V_{DSAT}$. However, for the transistors to be in saturation, the circuits require $V_{DSAT2} < |V_{TH1}| - |V_{TH2}|$. In modern CMOS processes, the difference in the threshold voltage of p- and n-channel devices is usually less than 50 mV, thus only a very small value of V_{DSAT2} is allowed. As a result, the transition frequency (f_T) of M_2 is low, limiting its capability to operate at very high frequencies. Note that, in a process where the threshold voltages are more or less equal, M_2 will be forced to operate in weak-inversion, rendering the circuit impractical at very high frequency.

Using the CG-CS configuration, the circuits in Fig. 2(e)-(f) reported in [15], only require $V_{GS}+V_{DSAT}$. Moreover, the same supply current is used to bias both amplifier stages therefore the circuits are suitable for low power and low voltage operation. However the Q-value of the circuits is quite small, necessitating the use of a negative resistance circuit for Q enhancement, which will reduce the self-resonant frequency due to extra parasitic capacitances, and increase power consumption and noise. The CG-CS configuration can also be implemented using different types of devices, as shown in Fig. 2(g)-(h). The circuits in Fig. 2(g)-(h) requires $V_{GS}+2V_{DSAT}$ thus also suitable for low voltage operation. Comparing to the circuits in Fig. 2(e)-(f), the drain currents for each amplifier stages are independently controlled, allowing greater flexibility in terms of inductance tuning at the cost of higher power dissipation. In summary, the circuits in Figs. 2(e)-(f) and Figs. 2(g)-(h) are most suitable for operating under low power supply voltages. The circuits can be implemented as shown in Figs. 3 (a)-(b).

3. A NOVEL HIGH-Q VHF ACTIVE INDUCTOR

A new CMOS active inductor is shown in Fig. 4, which is the same as the circuit shown in Figs. 2(f), except for M_3 . Though n-channel devices are better in terms of high-frequency performance (i.e. large g_m/I_d ratio), p-channel transistors are preferred here because they can be placed in separate n-wells, thus eliminating the non-linear body effect. Furthermore, p-channel devices typically have lower noise. If necessary, the body terminals can be biased to reduce the threshold voltage and increase the transconductance, thus boosting the self-resonant frequency with insignificant increase in power dissipation. M_3 increases the loop gain within the shunt-shunt negative feedback of the circuit, thereby reducing the series resistance of the inductor (i.e. increasing the Q) Therefore the proposed inductor can achieve high Q with a minimum number of devices.

The simulated impedance of the proposed inductor can be described by the equivalent passive circuit in Fig. 1(b), with $C_p = C_{p1}$, $R_p = 1/g_{ds2}$ and Z_L given by (1).

$$Z_L(s) = \frac{g_{ds1}g_{ds1} + (g_{ds1}C_{p1} + g_{m1}C_{p2})s + C_{p1}C_{p2}s^2}{g_{m1}s^2C_{p1}C_{p2} + (g_{m1}g_{ds1}C_{p1} + g_{m1}g_{m1}C_{p2})s + g_{m1}g_{m2}g_{m3}} \quad (1)$$

The simulated inductance and its series resistance are, respectively, equal to the imaginary and real parts of Z_L , given by (2) and (3) (assuming $g_m \gg g_{ds}$ and $c_p \gg c_{p2}$).

$$\text{Re}(Z_L) = \frac{\frac{g_{ds1}g_{ds1} + g_{m1}C_{p1}}{g_{m1}g_{m2}g_{m3}} + \frac{C_{p2}}{g_{m1}g_{m3}} \left(\frac{g_{m1} - g_{m2}}{C_{p1}C_{p2}} \right) \omega^2 + \frac{1}{g_{m1}} \left(\frac{C_{p1}C_{p2}}{g_{m1}g_{m3}} \right) \omega^4}{\left(1 - \frac{\omega^2 C_{p1}C_{p2}}{g_{m1}g_{m3}} \right)^2 + \left(\frac{g_{m1}g_{ds1}C_{p1} + g_{m1}g_{m1}C_{p2}}{g_{m1}g_{m2}g_{m3}} \right)^2} \omega^4 \quad (2)$$

$$\text{Im}(Z_L) = \frac{\left(\frac{g_{ds1}C_{p1}}{g_{m1}g_{m2}g_{m3}} + \frac{C_{p2}}{g_{m2}g_{m3}} \right) j\omega}{\left(1 - \frac{C_{p1}C_{p2}}{g_{m3}} \left[\frac{\omega}{g_{m1}g_{m2}} \right]^2 \right)^2 + \left(\frac{g_{m1}g_{ds1}C_{p1} + g_{m1}g_{m1}C_{p2}}{g_{m1}g_{m2}g_{m3}} \right)^2} \omega^3 \quad (3)$$

At low frequencies, the simulated inductance and series resistance are given by (4) and (5), which are similar to those obtained for the circuits in Fig. 2. However, the key advantage of the proposed inductor is that, the series resistance R_s is inherently much lower (i.e. by a factor of g_m/g_{ds}) than those of the circuits in Fig. 3, without extra active compensation devices. In another words, the proposed inductor achieves much higher Q and wider operating bandwidth for the same power consumption, noise, and dynamic range.

$$L = \frac{C_{p2}}{g_{m2}g_{m3}} \quad (4)$$

$$R_s = \frac{g_{ds1}g_{ds1}}{g_{m1}g_{m2}g_{m3}} \quad (5)$$

The inductance value can be tuned by changing g_{m2} and/or g_{m3} via the bias currents. This also changes the series resistance and Q value because g_{ds2} and/or g_{ds3} are simultaneously altered. For a given inductance, the bias currents are fixed and thus g_m ; the Q value can be tuned by changing g_{ds1} and/or g_{ds3} . This can be accomplished by varying V_b . Reducing V_b increases the drain-source voltages of M_{n1} and M_{p3} , thus reducing their g_{ds} and the inductor loss (see Fig. 5(a), where increasing V_b from 0.99 to 1.11 V changes the Q at 1 GHz from 222 to 16). The Q-tuning is limited by the voltage headroom required by I_2 . Note that an infinite Q is, in theory, attainable at a specific frequency. This can be deduced from (2), given that R_s is sufficiently small. In practice, this renders a frequency band in which Q can be exceptionally high. Q-tuning within this region is better performed by varying V_c (see Fig. 5(b), where increasing V_c from 0 to 0.1V changes Q at 1 GHz from 448 to 93).

The active inductor circuits in Figs. 2 and 3 were simulated by using HSPICE with BSIM3V3 model and parameters from a 0.35- μm digital CMOS process. To obtain a fair comparison, all circuits were designed to realize the same inductance, while drawing the same amount of current from a 1.5-V power supply voltage. All transistors have the minimum channel length and their widths are shown in Table 1. The current sources are realized by using simple current mirrors. Comparison of the simulated results shows that the proposed circuit in Fig. 4 achieves the highest Q, while having the same order of

noise and dynamic range. It might be argued that the Q value of the circuits in Fig. 3 could be further enhanced. However, if the Q-enhancement circuitry was included the noise and dynamic range would just be worsen.

4. SECOND-ORDER BANDPASS FILTER

To demonstrate the potential of the proposed active inductor, a simple 2nd-order bandpass filter is realised by adding a series capacitor, C_{in}, to the input port of the inductor and taking the output from the gate of M_{p2}. The bandpass transfer function is given by (6), assuming that all g_{ds} and c_{gs} are equal, g_m >> g_{ds} and c_{gs} >> c_{gd}.

$$\frac{V_{out}(s)}{V_{in}(s)} = \frac{s \frac{g_{m1}g_{m2}C_n}{c_p^2(C_n + c_p)}}{s^3 + s^2 \left(\frac{3g_{ds} + 2 \frac{g_{ds}}{C_n + c_p}}{c_p} \right) + s \frac{g_{m1}g_{m2}}{c_p(C_n + c_p)} + \frac{g_{m1}g_{m2}g_{m3}}{c_p^2(C_n + c_p)}} \quad (6)$$

For 1-GHz center frequency, C_{in} is equal to 0.7 pf. The filter Q can be tuned by varying the inductor Q, via V_b and/or V_c, while the center frequency can be tuned by changing the inductance, via I₁ and/or I₂. Simultaneous adjustment of gain and center frequency of the filter can be achieved from 0.93 to 1.03 GHz by varying I₂ and V_b, as shown in Fig. 6. Transient simulation with two-tone signals showed that the filter, centered at 1 GHz with Q = 25, had a spurious-free dynamic range of about 30 dB at 0.6-mW power consumption.

5. CONCLUSION

This paper has proposed a compact VHF CMOS active inductor that is capable of achieving high Q with low circuit complexity under low power supply voltage and power consumption. Since additional active compensation circuitry is not required, low noise and increased dynamic range can be attained, for a given Q, comparing to other active inductor.

Acknowledgements: The financial support of the Thailand Research Fund (PDF/39/2543) and Japan International Cooperation Agency (JICA) are gratefully acknowledged.

6. REFERENCES

[1] A. Abidi, G. Pottie, and W. Kaiser, "Power-conscious design of wireless circuits and systems," *Proc. IEEE*, Vol. 88, No. 10, pp. 1528-1545, Oct. 2000.
 [2] S. Pipilos, Y. P. Tsividis, J. Fenk, Y. Papananos, "A Si 1.8 GHz RLC filter with tunable center frequency and quality factor," *IEEE J. Solid-State Circuits*, Vol. 31, No. 10, pp. 1517-1525, Oct. 1996
 [3] F. Carreto-Castro, J. Silva-Martinez, and R. Murphy-Arteaga, "RF Low-Noise Amplifiers in BiCMOS Technologies," *IEEE Trans. Circuits and Syst.-II*, Vol.46, No. 7, pp. 974-977, Jul. 1999.
 [4] E. Säckinger and W. C. Fischer, "A 3-GHz 32-dB CMOS Limiting Amplifier for SONET OC-48 Receivers," *IEEE J. Solid-State Circuits*, Vol. 35, No. 12, pp. 1884-1888, Dec. 2000.
 [5] J. van der Tang, D. Kasperkovitz, and A. van Roermund, "A 9.8-11.5 GHz quadrature ring oscillator for optical receivers," *Proc. IEEE CICC 2001*, pp.323-326.

[6] A. Karsilayan and R. Schaumann, "A high-frequency high-Q CMOS active inductor with DC bias control," *Proc. 43rd IEEE Midwest Symp. on Circuits and Systems*, pp.486-489, Aug. 2000.
 [7] A. Thanachayanont, "A 1.5-V CMOS fully-differential inductorless RF bandpass amplifier," *Proc. IEEE ISCAS'2001*, Vol. 1, pp. 49-52, 2001.
 [8] Y. Wu, X. Ding, M. Ismail, and H. Olsson, "Inductorless CMOS RF bandpass filter," *Electronics Letters*, Vol. 37, No. 16, pp. 1027-1028, Aug. 2001.
 [9] W. Li, B. L. Ooi, Q. J. Xu, and P. S. Kooi, "High Q active inductor with loss compensation by feedback," *Electronics Letters*, Vol. 35, No. 16, pp. 1328-1329, Aug. 1999.
 [10] C. Leifso and J. W. Haslett, "A Fully Integrated Active Inductor with Independent Voltage Tunable Inductance and Series-Loss Resistance," *IEEE Trans. Microwave Theory and Techniques*, Vol. 49, No. 4, pp. 671-676, Apr. 2001
 [11] A. Thanachayanont and A. Payne, "CMOS floating active inductor and its applications to bandpass filter and oscillator designs," *IEE Proc. Circuits, Devices and Systems*, Vol. 147, No. 1, pp. 42-48, Feb. 2000.
 [12] Ismail M., Wassenaar R., and Morrison W., "A high-speed continuous-time bandpass VHF filter in MOS technology," *Proc. IEEE ISCAS'91*, vol. 3, pp. 1761-1764, 1991.
 [13] Thanachayanont A., and Payne A., "VHF CMOS integrated active inductor," *Electronics Letters*, vol. 32, no. 11, pp. 999-1000, May 1996.
 [14] Lin, T.Y.K.; Payne, A.J., "Design of a low-voltage, low-power, wide-tuning integrated oscillator," *Proc. ISCAS'2000*, vol. 5, pp. 629-632, 2000
 [15] Wu Y., Ismail M., and Olsson H., "A novel CMOS fully-differential inductorless RF bandpass filter," *Proc. IEEE ISCAS'2000*, vol. 4, pp. 149-152, 2000.

Table 1. Comparison of active inductor performance

Parameters	Fig. 3(a)	Fig. 3(b)	Fig. 4
Technology	0.35-µm CMOS		
V _{DD}	1.5 V		
P _{diss}	0.6 mW		
Transistor width	W _{n1} = 8µm W _{p2} =20µm W _{p3} =38µm	W _{n1} =52µm W _{n2} =45µm	W _{n1} = 8µm W _{p2} =20µm W _{p3} =38µm
Inductive Bandwidth	32 MHz - 2.95 GHz	10 MHz - 2.3 GHz	6.8 MHz- 2.97 GHz
R _s (at DC)	44.9 Ω	22.9 Ω	1.16 Ω
L (1GHz)	40.4 nH	31.65 nH	30.9 nH
Q _{L,max} (1GHz)	7	1.6	434
*Noise	95 µV	76.4 µV	91.3 µV
**Max. V _L	1.79 mV	2.7 mV	4.5mV
DR	25.5 dB	30.9 dB	30.8 dB

* integrated over 500 MHz bandwidth, **with THD < 1 %

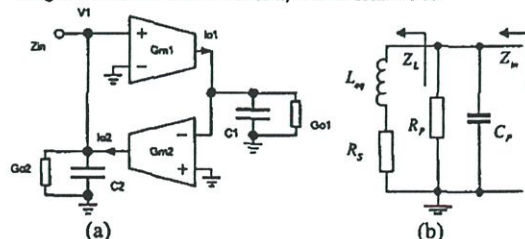


Fig. 1. Gyrator-C topology and its equivalent circuit.

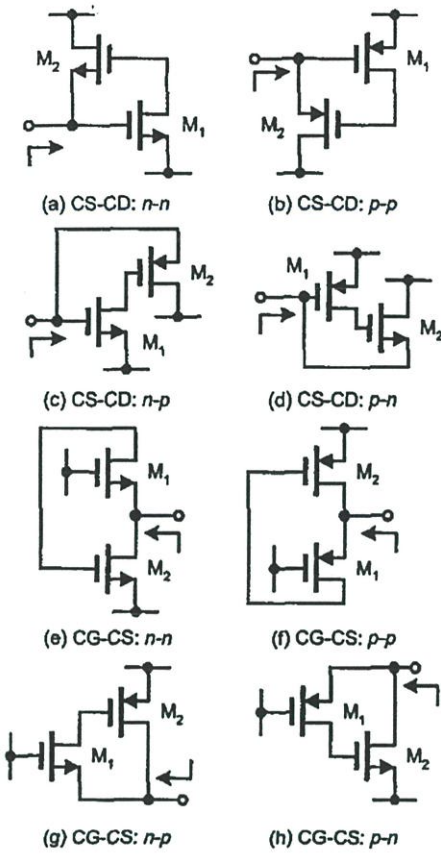


Fig. 2. Two-transistor realisations of VHF active inductor

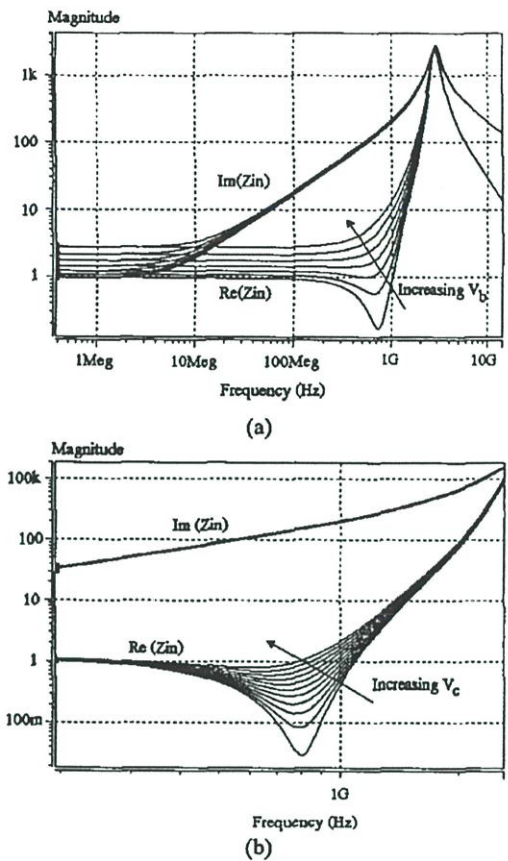


Fig. 5. Q-tuning of the inductor.

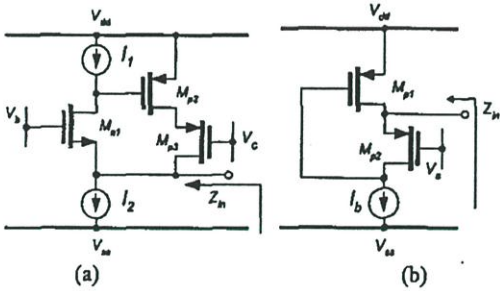


Fig. 3. Practical implementation of Figs. 2(f) and (g).

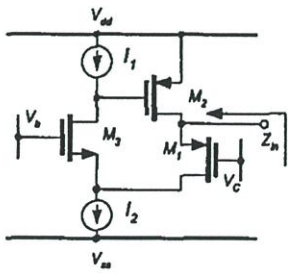


Fig. 4. High-Q compact CMOS active inductor.

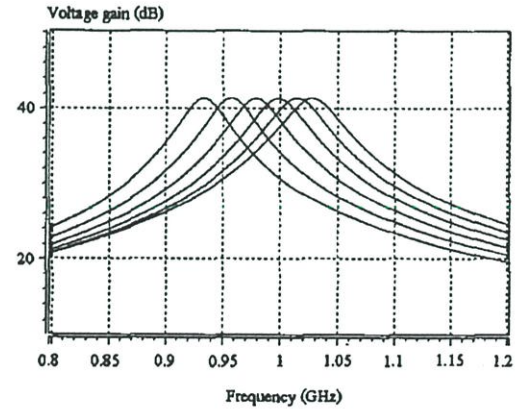


Fig. 6. Centre frequency tuning of the bandpass filter.

CLASS AB VHF CMOS ACTIVE INDUCTOR

A. Thanachayanont and S. Sae Ngow

Faculty of Engineering & Research Centre of Communications and Information Technology
King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, THAILAND
Tel: +66 2 3264222, Fax: +66 2 7392398, E-mail: ktapinun@kmitl.ac.th

ABSTRACT

A class AB VHF CMOS active inductor with increased signal handling capability is described. Comparing to a class A circuit with the same inductance value, Q factor, and power dissipation, the proposed circuit achieves about 12-dB improvement in dynamic range while maintaining high-frequency operation. Further enhancement is also obtained by using a fully differential floating inductor. HSPICE simulation using BSIM3V3 model with 0.35- μm process parameters shows that the fully differential floating active inductor achieves a 51.8-dB dynamic range while dissipating 2.7 mW from a +/-1.5 V supply voltage.

1. INTRODUCTION

Recently, considerable effort has been devoted to the realization of very high frequency active inductor [1]-[5]. Comparing to a typical on-chip spiral inductor, the advantages of an active inductor are large inductance value, high Q, small die area and tuneability. Typically, active inductors are realized by using the classical gyrator-C topology. To achieve very high frequency operation, approaching the f_T of the transistor, the gyrator is realized by using two single-transistor stages and the required integration capacitor is obtained by exploiting the device intrinsic capacitances. Using this approach in modern CMOS technology, one can achieve an inductor self-resonant frequency in the low GHz range. This renders active inductor a viable candidate for IF/RF wireless applications [6]-[8].

However, the limitation of an active inductor is usually on its inability to handle large signals. This paper presents a class AB CMOS active inductor with improved signal handling capability. Section 2 describes the VHF CMOS active inductor topology. Section 3 describes the proposed class AB inductor and reports its simulated performance. Section 4 presents the design of 2nd- and 4th-order coupled-resonator bandpass filters using a fully differential floating class AB active inductor. Finally, conclusion is given in section 5.

2. VHF CMOS ACTIVE INDUCTOR

Based on the classical gyrator-C topology, two VHF CMOS active inductors that exploit the device intrinsic

capacitance are shown in Fig. 1 [2]. Consider a 'p-type' circuit in Fig. 1(a); M_{n1} and M_{p2} realize an active gyrator while the gate-source capacitance of M_{p2} (C_{gs2}) performs the required integration. The circuit simulates a grounded inductor, which appears in parallel with the gate-source capacitance of M_{n1} (C_{gs1}). The equivalent small-signal input impedance Z_{in} is the parallel combination of C_{gs1} , $1/g_{ds2}$, and the impedance Z_L given by eqn. (1).

$$Z_L(j\omega) = \frac{g_{ds1} + j\omega(C_{gs2} + C_{gs1} + C_{gd2})}{(g_{m1} + g_{ds1} + j\omega C_{gd2})(g_{m2} + j\omega(C_{gs2} + C_{gd2}))} \quad (1)$$

The impedance Z_L is approximated by an inductance L_{eq} (i.e. the imaginary part of Z_L) in series with a resistance R_s (i.e. the real part of Z_L) as given by eqns. (2) and (3). The simulated impedance of the circuit in Fig. 1(b) can be derived in the same way.

$$L_{eq}(\omega) = \frac{C_{gs2}}{g_{m1}g_{m2}} \frac{1 - \omega^2 \frac{C_{gs2}}{g_{m1}g_{m2}} C_{gd2}}{\left(1 - \omega^2 \frac{C_{gs2}}{g_{m1}g_{m2}} C_{gs2}\right)^2 + \omega^2 \left(\frac{C_{gs2}}{g_{m2}} + \frac{C_{gd2}}{g_{m1}}\right)} \quad (2)$$

$$R_s(\omega) = \frac{g_{ds1}}{g_{m1}g_{m2}} + \frac{1}{g_{m1}} \left(1 + \frac{g_{m2}}{g_{p2}} \frac{g_{m1}}{C_{gd2}}\right) \left(\frac{\omega}{C_{gs2}}\right)^2 \frac{1}{\left(1 - \omega^2 \frac{C_{gs2}}{g_{m1}g_{m2}} C_{gd2}\right)^2 + \omega^2 \left(\frac{C_{gs2}}{g_{m2}} + \frac{C_{gd2}}{g_{m1}}\right)} \quad (3)$$

At frequencies well below the self-resonance, $L_{eq} = C_{gs2}/g_{m1}g_{m2}$ and $R_s = g_{ds1}/g_{m1}g_{m2}$, thus they can be tuned by varying g_{m2} (or g_{m1}) and g_{ds1} respectively. High-Q and wide operating bandwidth active inductors can be realized by reducing g_{ds1} . This can be achieved by applying either cascode or negative resistance cancellation techniques. At high frequencies, close to the self-resonance, R_s rises, and reducing g_{ds1} alone has little effect to the high-frequency loss of the inductor. It can be shown that decreasing g_{ds2} reduces the high-frequency loss of the inductor more effectively [9]. Again this can be obtained by using either cascode or negative resistance cancellation techniques.

The signal handling ability of the circuits in Fig. 1 are limited by the gate overdrive voltage, $V_{gt} = V_{gs} - V_{TH}$. Large V_{gt} is required for good linearity, however this increases supply voltage and power consumption.

The equivalent input-referred noise sources of the circuits in Fig. 1(c) are given in eqns (4) and (5), where all parameters have their usual meanings, γ is a noise factor associated with the FET channel length and bias [10] and $\overline{i_{b1}^2}$, $\overline{i_{b2}^2}$, and $\overline{i_{bb}^2}$ are the mean-squared current noise of I_1 , I_2 , and I_b respectively. It can be seen that large g_{m1} and small g_{m2} are required for low noise operation.

$$\overline{i_{ni}^2} = 4kT\gamma g_{m2}\Delta f + \overline{i_{b2}^2} \quad (4)$$

$$\overline{v_n^2} = \frac{4kT\gamma g_{m1}\Delta f + 4kT\gamma g_{mnb}\Delta f + \overline{i_{b1}^2} + \overline{i_{bb}^2}}{(g_{m1} + g_{mnb})^2} \quad (5)$$

3. CLASS AB VHF ACTIVE INDUCTOR

The 'p-type' and 'n-type' circuits in Fig. 1 can be combined to obtain a class AB active inductor, as shown in Fig. 2. Note that the resulting circuit is similar to the typical class AB buffer stage. The simulated input impedance of the class AB inductor is the parallel combination of the simulated impedances of the 'p-type' and 'n-type' circuits. To achieve a symmetrical inductor voltage swing, it is important that the 'p-type' and 'n-type' circuits realize the same impedance. This can be obtained by choosing proper transistors' size and bias currents. The principal advantage of the proposed class AB inductor is increased voltage swing however this is at the cost of larger supply voltage.

The active inductor circuits in Fig. 1(a) and Fig. 2 were simulated by using HSPICE with BSIM3V# model and parameters from a 0.35- μm CMOS technology, and under power supply voltages of 1.5 V and +/- 1.5 V respectively. To obtain a fair comparison, the transistors and bias currents were chosen to attain the same inductance value, Q factor, and power consumption. Table 1 summarizes the simulated performance of the active inductors. The class AB circuit can achieve more than three time increase in voltage swing and 12-dB increase in the dynamic range, comparing to the 'p-type' circuit. Note that both circuits have the same self-resonant frequency. This justifies the benefit of the class AB active inductor.

Further dynamic range enhancement can be obtained by using a fully differential floating active inductor as shown in Fig. 3, where two class AB circuits are employed. The floating inductor also incorporates cascode ($M_{n3a,b}$ and $M_{p3a,b}$) and negative resistance devices ($M_{n5a,b}$ and $M_{p5a,b}$) to enhance the Q value. The DC bias currents I_1 and I_2 are replaced by MOSFETs operating in the triode region in order to allow $M_{n1a,b}$ and $M_{p1a,b}$ to operate in true class AB manner. This further improves the signal handling capability. The DC condition of the circuit is controlled by a simple bias circuit comprising M_{nb} , M_{pb} and I_b . The DC voltages of the inductor terminals are fixed at ground. The current I_b can be used to tune the

inductance value, while the cascode bias voltages V_{c1} and V_{c2} control the inductor Q value.

Fig. 4 demonstrates the Q-enhancement of the inductor, which is obtained by varying V_{c2} . The maximum stable Q that can be obtained is over 2000. Table 1 summarizes the simulated performance of the class AB floating active inductor.

4. FOURTH-ORDER BANDPASS FILTER

A 4th-order coupled-resonator bandpass filter shown in Fig. 5 was designed to demonstrate the feasibility of the Q-enhanced fully differential floating active inductor. For 1-GHz center frequency and 17-MHz bandwidth, the required component values are: $R_S = 12 \text{ k}\Omega$, $R_L = 24 \text{ k}\Omega$, $C_1 = C_2 = 0.5 \text{ pF}$, $C_{12} = 0.01 \text{ pF}$, and $L_1 = L_2 = 54 \text{ nH}$. The filter dissipates 5.4 mW under +/- 1.5-V supply voltage. The peak passband gain is -10 dB, which is less than the ideal value (i.e. -6 dB) due to the inductor loss. Fig. 6 demonstrates tuning of the filter Q by varying V_{c2} , while Fig. 7 shows the center frequency tuning with gain adjustment of the filter. A third-order intermodulation test with two-tone signals at 0.99 and 1.01 GHz showed the filter's in-band third-order input-referred intercept point at -9 dBV (see Fig. 9).

5. CONCLUSION

A class AB VHF CMOS active inductor has been described. Simulation results have verified that the proposed class AB inductor can achieve enlarged signal handling ability. Further enhancement has been obtained by using a fully differential floating inductor structure. Overall, the proposed active inductor has improved dynamic range while retaining high frequency and high-Q operation.

Acknowledgements: The financial support of the Thailand Research Fund (PDF/39/2543) and Japan International Cooperation Agency (JICA) are gratefully acknowledged.

6. REFERENCES

- [1] A. Karsilayan and R. Schaumann, "A high-frequency high-Q CMOS active inductor with DC bias control," *Proc. 43rd IEEE Midwest Symp. on Circuits and Systems*, pp.486-489, Aug. 2000.
- [2] A. Thanachayanont, "A 1.5-V CMOS fully-differential inductorless RF bandpass amplifier," *Proc. IEEE ISCAS'2001*, Vol. 1, pp. 49-52, 2001.
- [3] Y. Wu, X. Ding, M. Ismail, and H. Olsson, "Inductorless CMOS RF bandpass filter," *Electronics Letters*, Vol. 37, No. 16, pp. 1027-1028, Aug. 2001.
- [4] W. Li, B. L. Ooi, Q. J. Xu, and P. S. Kooi, "High Q active inductor with loss compensation by feedback," *Electronics Letters*, Vol. 35, No. 16, pp. 1328-1329, Aug. 1999.

- [5] C. Leifso and J. W. Haslett, "A Fully Integrated Active Inductor with Independent Voltage Tunable Inductance and Series-Loss Resistance," *IEEE Trans. Microwave Theory and Techniques*, Vol. 49, No. 4, pp. 671-676, Apr. 2001
- [6] F. Carreto-Castro, J. Silva-Martinez, and R. Murphy-Arteaga, "RF Low-Noise Amplifiers in BiCMOS Technologies," *IEEE Trans. Circuits and Syst.-II*, Vol.46, No. 7, pp. 974-977, Jul. 1999.
- [7] E. Säckinger and W. C. Fischer, "A 3-GHz 32-dB CMOS Limiting Amplifier for SONET OC-48 Receivers," *IEEE J. Solid-State Circuits*, Vol. 35, No. 12, pp. 1884-1888, Dec. 2000.
- [8] J. van der Tang, D. Kasperkovitz, and A. van Roermund, "A 9.8-11.5 GHz quadrature ring oscillator for optical receivers," *Proc. IEEE CICC 2001*, pp.323-326.
- [9] A. Thanachayanont and A. Payne, "CMOS floating active inductor and its applications to bandpass filter and oscillator designs," *IEE Procs. Circuits, Devices and Systems*, Vol. 147, No. 1, pp. 42-48, Feb. 2000.
- [10] A. A. Abidi, "High frequency noise measurements on FET's with small dimension," *IEEE Trans. Electron Devices*, Vol. ED-33, pp. 1801-1805, 1986.

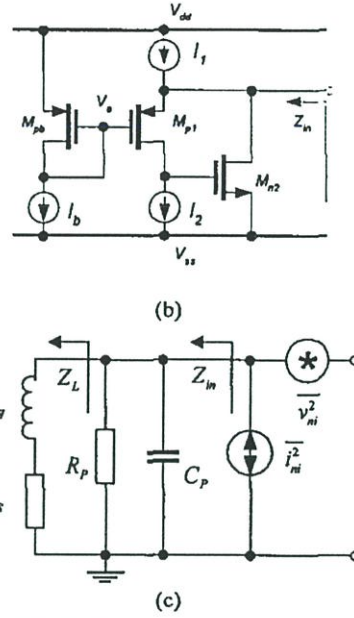


Figure 1. VHF CMOS active inductors: (a) 'p-type', (b) 'n-type', and (c) equivalent circuit including noise sources

Table 1. Simulated Performance of the active inductors

Parameters	Fig. 1(a)	Fig. 2	Fig. 3
V_{DD} (V)	1.5	+/- 1.5	+/- 1.5
P_{dist} (mW)	1.7	1.7	2.7
f_o (GHz)	4.14	4.45	2.6
1L (nH)	15.11	15.67	51.5
1Q (at 1 GHz)	3	3.4	126
2 Noise (μV_{rms})	108	104	134
1,3 Max. V_L (mV _{pk})	2	7.5	74
Dynamic range (dB)	22.3	34.2	51.8

¹at 1 GHz, ²integrated over 500 MHz bandwidth, ³THD < 1 %

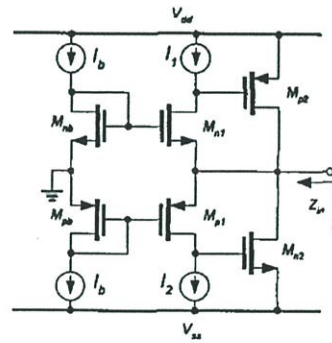


Figure 2. Class AB VHF active inductor.

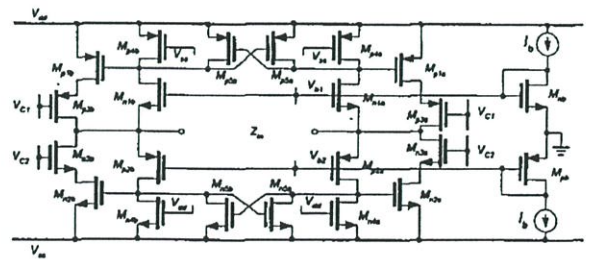
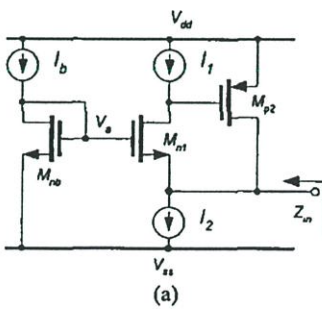


Figure 3. Q-enhanced class AB fully differential floating active inductor.

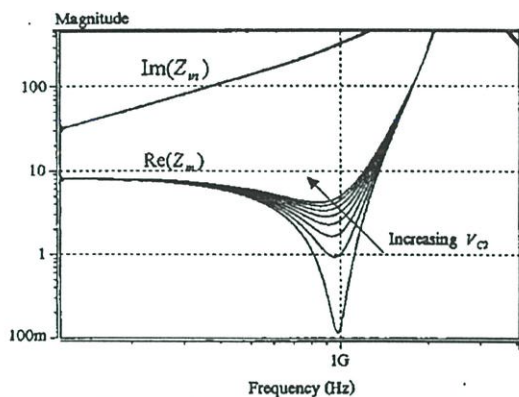


Figure 4. Q-tuning of the active inductor.

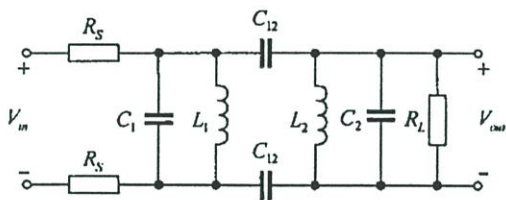


Figure 5. 4th-order coupled-resonator bandpass filter.

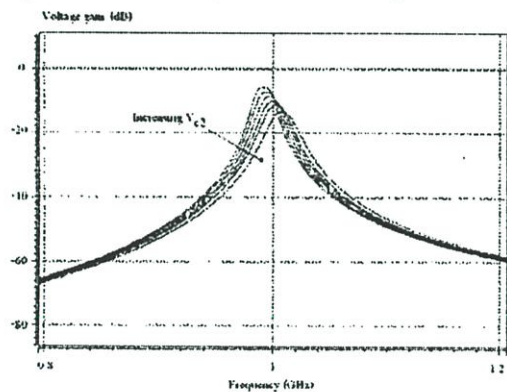


Figure 6. Q-tuning of the bandpass filter.

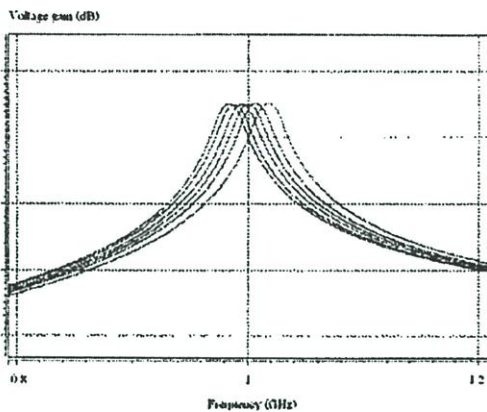


Figure 7. Centre frequency tuning with gain adjustment of the filter

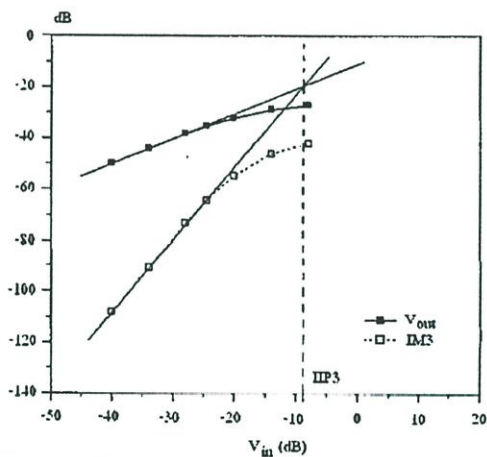
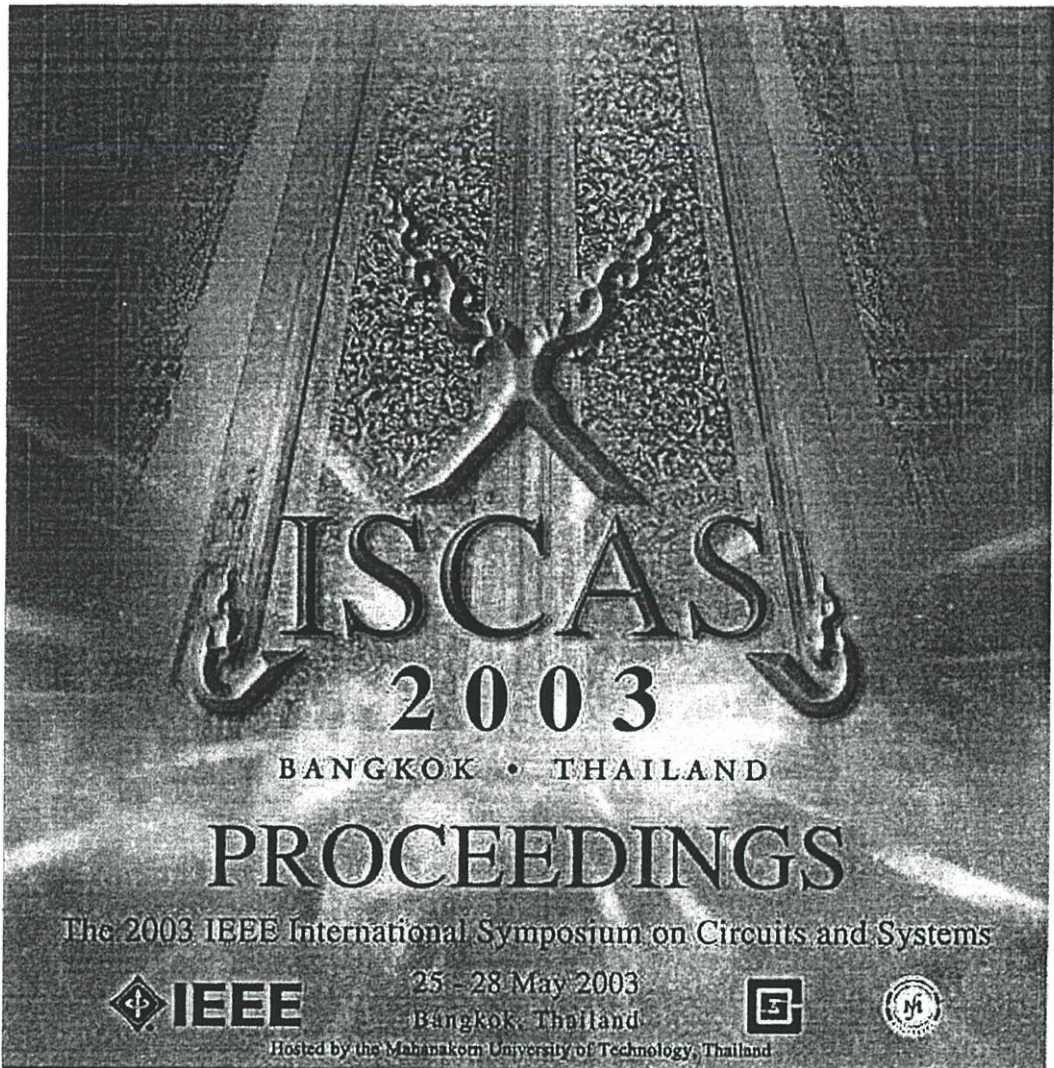


Figure 8. 3rd-order intermodulation of the filter.



INDUCTORLESS RF AMPLIFIER WITH TUNEABLE BAND-SELECTION AND IMAGE REJECTION

A. Thanachayanont and S. Sae-Ngow

Faculty of Engineering & Research Centre of Communication and Information Technology
King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, THAILAND
Tel: +66 2 3264222, Fax: +66 2 7392398, E-mail: ktapinun@kmitl.ac.th

ABSTRACT

This paper describes the design of two inductorless amplifiers that provide both band-selection and image-rejection, and thus can be used to perform the functions of bandpass filters, low-noise amplifier and image-rejection filter in the superheterodyne RF receiver front-end. Two topologies, namely the source-degeneration and bridge-T notch, are employed due to their excellent image rejection and independent control of the shape and depth. Simulation results using a 0.35- μm CMOS technology demonstrate the feasibility of both circuits for operation in the low GHz frequency range with passband gain around 30 dB and maximum image suppression of 80 dB.

1. INTRODUCTION

Many state-of-the-art wireless radio receivers employ the superheterodyne front-end architecture comprising a band-selection filter, a low-noise amplifier, an image-rejection filter, and a mixer, as shown in Fig. 1. Customarily, off-chip passive filters, such as surface acoustic-wave (SAW) filters or ceramic filters are employed for band-selection and image-rejection. To realise a compact, low-power and low-cost receiver, these off-chip components must be eliminated or replaced by their on-chip counterparts.

Recently, there has been a considerable interest in the design of on-chip and image-rejection filters [1]-[5], where high-Q is often obtained by employing passive spiral inductor with active Q-enhancement circuitry. This results in large die area and limited tuneability. Another drawback is currently the lack of efficient modeling and software to design these spiral inductors.

Alternatively, inductorless filter offers great tuneability and high Q under small die area. With the advance of CMOS technology, this has prompted a considerable interest in the design of high-Q inductorless filters for image-rejection [6], [7] and band-selection [8]. In this paper, we describe the design of tuneable low-power compact inductorless filters which provide both high-Q band-selection and image-rejection simultaneously. Section 2 compares the circuit topologies for image-rejection filter. Sections 3 and 4 describe the implementation of two bandpass amplifiers with image-rejection based on the source-degeneration and bridge-T notch topologies, respectively. Conclusion is given in section 5.

2. TOPOLOGIES FOR IMAGE REJECTION FILTERS

Consider a general 2nd-order filter transfer function given in (1), where K is a constant, ω_z and Q_z are the center frequency and quality factor of the complex zeros, and ω_p and Q_p are the center frequency and quality factor of the complex poles. For a notch filter, Q_z determines the notch depth while Q_p determines the notch shape. There are several circuit topologies that can realize (1). Five topologies suitable for a monolithic implementation are depicted in Fig. 2.

$$\frac{V_{out}}{V_{in}} = K \cdot \left(\frac{s^2 + s(\omega_z/Q_z) + \omega_z^2}{s^2 + s(\omega_p/Q_p) + \omega_p^2} \right) \quad (1)$$

Fig. 2(a) employs a series LC resonator to provide the notch response. An example of this method is reported in [7]. R_o is the output resistance of the transconductor and R_s is the series resistance of the inductor. The transfer function of Fig. 2(a) can be expressed in (2). To obtain maximum notch depth, $R_s \ll R_o$ is required. This results in a small quality factor of the complex poles and widening the shape of the notch. Thus there is a compromise between the depth and shape of the notch.

$$\frac{V_{out}}{V_{in}} = g_m R_o \frac{s^2 + s(R_s/L_{eq}) + 1/C_{in}L_{eq}}{s^2 + s(R_o + R_s)/L_{eq} + 1/C_{in}L_{eq}} \quad (2)$$

Fig. 2(b) achieves the notch characteristic, expressed in (3), by subtracting an input signal with its bandpass output obtained from a parallel LC resonator. Examples of this methods are demonstrated in [4], [6]. Again the notch shape is determined by g_{o1} , the inductor loss. However the notch depth can be controlled independently by tuning the transconductance values. An infinite notch depth is obtained when $g_{o1} = g_{m1}g_{m2}/g_{m3}$. This method overcomes the drawback in Fig. 2(a). In practice, the notch depth will be limited by matching of the delay in the two signal paths, which is not easy to achieve at very high frequencies.

$$\frac{V_{out}}{V_{in}} = \frac{g_{m3}}{g_{o2} + g_{o3}} \left(\frac{s^2 + \frac{s}{C_1} \left(g_{o1} - \frac{g_{m1}g_{m2}}{g_{m3}} \right) + \frac{1}{C_1L_{eq}}}{s^2 + s \frac{g_{o1}}{C_1} + \frac{1}{C_1L_{eq}}} \right) \quad (3)$$

Fig. 2(c), which has a transfer function given in (4), is an embodiment of the canonical G_m -C notch structure in [9]. To some extent, independent tuning of the notch depth and shape

can also be obtained by controlling R_s , i.e. the inductor loss, and g_o , i.e. the output conductance of the input transistor, respectively. However this topology is quite complicated and not really suitable for very high frequency operation.

$$\frac{V_{out}}{V_{in}} = \frac{\frac{g_{m1}/C_1}{g_{m3}(L_{eq} + C_2/g_{m2}g_{m3})} \left(s^2 + s \frac{R_s}{L_{eq}} + \frac{1}{L_{eq}C_1} \right)}{s^2 + s \left(\frac{\frac{g_o}{g_{m2}g_{m3}} + R_s}{L_{eq} + \frac{C_2}{g_{m2}g_{m3}}} \right) + \frac{1}{L_{eq} + \frac{C_2}{g_{m2}g_{m3}}}} \quad (4)$$

Fig. 2(d) is a source-degeneration amplifier. When both Z_D and Z_S are parallel LC resonators and $g_{m1}Z_S \gg 1$, (1) is realized with $K = R_D C_S / R_S C_D$, $\omega_z = \sqrt{1/L_S C_S}$, $Q_z = R_S \sqrt{C_S/L_S}$, $\omega_p = \sqrt{1/L_D C_D}$, and $Q_p = R_D \sqrt{C_D/L_D}$. The bandpass and bandnotch characteristics can be controlled independently. However, when ω_p is close to ω_z (i.e. in low IF receiver) it becomes impractical to tune both characteristics independently. Thus Fig. 2(d) is not suitable for use in a low-IF receiver. For high-Q characteristics, Z_D and Z_S must have small losses, i.e. large R_D and R_S .

Fig. 2(e) is the bridge-T notch network [3] which can provide an infinite notch depth and excellent shape with a low-quality factor inductor. The network resonates at $\omega_o = 1/\sqrt{L_{eq}C}$ where its equivalent circuit is shown in Fig. 3, with $Z_a = Z_b = (1/2C) \left[(L_{eq}/R_s) + (1/j\omega_o) \right]$ and $Z_c = -1/(4\omega_o^2 C^2 R_s)$.

Therefore an infinite notch depth at the resonant frequency of ω_o can be obtained when $R_x + Z_c = 0$. The notch shape is sharper than that obtained from LC resonator, but still depends on the quality factor of the inductor. For low-sensitivity notch characteristic, a low-Q inductor is required however this widens the notch shape. A bandpass function can be used to improve the notch shape while keeping its depth, as demonstrated in section 4.

The circuits in Fig. 2 were designed and implemented using VHF active inductors and single transistors as the transconductance elements. With the emphasis on size, tuneability, low-power and low-voltage aspects, we found that Fig. 2(d) and 2(e) are most suitable for operation at very high frequency. Thus the designs and implementations of Fig. 2(d) and 2(e) are described in sections 3 and 4.

3. BANDPASS AMPLIFIER WITH SOURCE-DEGENERATION NOTCH

Fig. 4 shows an inductorless implementation of Fig. 2(d). The transistors M_2 - M_4 and M_5 - M_7 realize the active inductors [8] for Z_S and Z_D respectively. For the work reported in this paper, the frequency specifications of a DECT (Digital European Cordless Telephone) receiver with 300-MHz IF were chosen, thus the Z_S and Z_D were designed to resonate at 2.5 GHz (ω_z) and 1.9 GHz (ω_p) respectively. The circuit was designed to operate under a 2-V single power supply voltage. All transistors have the minimum channel length of 0.35 μm . The width of the transistors and the

values of the DC bias currents and voltages were optimized for the operating frequency. The circuit was simulated by using HSPICE with BSIM3V3 models and process parameters from a 0.35- μm digital CMOS technology. The DC power dissipation is 2.85 mW. Simulation results with worst-case process parameters showed the circuit can achieve the maximum notch depth of 80 dB at 2.5 GHz while providing a maximum passband gain of 40 dB with 10 MHz bandwidth.

The notch depth is electronically tuneable by tuning the loss of Z_S , which can be achieved by varying the DC bias voltage V_{b2} . This is demonstrated in Fig. 5, where varying V_{b2} from 0.4 V to 0.5 V changes the notch depth from 32 dB to 80 dB, while the passband gain and center frequency is practically unaffected. The quality factor of the passband can also be tuned by tuning the loss of Z_D , again by varying the DC bias voltage V_{b4} . This is demonstrated in Fig. 6, where increasing V_{b4} from 0.3 V to 0.6 V increases the passband gain from 12 dB to 44 dB and the quality factor from 6 to 188. Thus the bandpass and bandnotch characteristics can be adjusted independently by: (i) adjust the circuit for the required bandpass center frequency and quality factor, and then (ii) optimize the bandnotch response for the desired notch depth. This greatly simplifies the design of automatic tuning circuit which is needed for a practical implementation. Note that the center frequencies for band-selection and image-rejection can be tuned by tuning the inductance value of the active inductor circuits. Table 1 summarises the simulated performance of the circuit in Fig. 4.

Note that it is assumed that the output of amplifier is connected to an integrated mixer therefore output impedance matching has not been considered.

4. BANDPASS AMPLIFIER WITH BRIDGE-T NOTCH

An inductorless bandpass amplifier with the bridge-T notch is shown in Fig. 7. The bandpass amplifier is realized by M_1 - M_3 with a transfer function given by (5). The center frequency of the passband is approximately given by (6).

$$\frac{V_{out}}{V_{in}}(s) = \frac{\frac{-g_{m1}}{c_{gs2}(C_p + c_{gs1})} \left(s^2 c_{gs1} + s g_{m3} \left(1 + \frac{C_p}{c_{gs3}} \right) + \frac{g_{m3} g_{ds2}}{c_{gs3}} \right)}{s^3 + s^2 \left(\frac{g_{m1}}{C_p + c_{gs1}} + \frac{g_{m3}}{c_{gs3}} \right) + \alpha s + \frac{g_{m1} g_{m2} g_{m3}}{(C_p + c_{gs1}) c_{gs2} c_{gs3}}} \quad (5)$$

$$\text{where } \alpha = \frac{1}{(C_p + c_{gs1})} \left(\frac{g_{m1} g_{ds3}}{c_{gs3}} + \frac{g_{m1} g_{ds3}}{c_{gs3}} + \frac{g_{m3} g_{ds2}}{c_{gs3}} \right)$$

$$\omega_{bp} = \frac{g_{m1} g_{m2}}{(C_p + c_{gs1}) c_{gs2}} \quad (6)$$

A bandpass output current is driven into the bridge-T network by M_4 . The inductor L_n is implemented by a fully-differential floating active inductor similar to that reported in [10], except for the negative resistance as high-Q is not required. This reduces the noise contributed by the floating inductor. A MOSFET operating in the triode region was used as a voltage-controlled resistor to realise R_x .

For the work reported in this paper, the frequency specifications of a GSM receiver with 71-MHz IF, thus the passband and notch center frequencies were chosen at 947 MHz and at 1.089 GHz, respectively. The circuit was designed and simulated under the same bias conditions as those in section 3. Table 1 summarises the simulated performance of the circuit in Fig. 7. The notch depth can be tuned by varying R_x as demonstrated in Fig. 8.

5. CONCLUSION

We have demonstrated two inductorless amplifiers with tuneable high-Q band-selection and image-rejection for operation in the low GHz frequency band. The band-selection and image-rejection characteristics can be tuned independently. This simplifies the design of automatic tuning circuitry which is required for a practical implementation. With the advantages of small size, electronic tuneability, low-voltage and low-power operation, the proposed RF front-end amplifiers are promising for short range wireless communications.

Table 1. Simulated performance of the proposed circuits.

Parameters		Fig. 4	Fig. 7
Technology		0.35- μm	
Supply voltage		2 V	
Power dissipation		2.8 mW	2.3 mW
notch characteristics	Center frequency	2.5 GHz	1.089 GHz
	Quality factor	100 – 20,000	30 – 20,000
	Notch depth	32 – 80 dB	10 – 85 dB
Passband characteristics	Center frequency	1.9 GHz	947 MHz
	Quality factor	6 – 188	3 – 140
	Passband gain	12 – 44 dB	10 – 40 dB
	In-band noise	70 μV_{rms}	15 μV_{rms}
	Max. input swing	5.1 mV _{rms}	2.5 mV _{rms}
	Dynamic range	37.2 dB	41.9 dB

6. REFERENCES

- [1] J. E. Macedo and M. A. Copeland, "A 1.9-GHz silicon receiver with monolithic image filtering," *IEEE J. Solid-State Circuits*, vol. 33, Mar. 1998, pp. 378-386.
- [2] A. N. L. Chan, C. Guo and H. C. Luong, "A 1-V 2.4-GHz CMOS LNA with source degeneration as image-rejection notch filter," in *Proc. IEEE International Symposium on Circuits and Systems*, 2001, Vol. 4, pp. 890-893.
- [3] B. Ray, J. S. Hamel, T. Manku and J. J. Nisbet, "A highly selective passive band reject filter with low-Q lumped elements in a Si bipolar process," in *Proc. IEEE Bipolar/BiCMOS Circuits and Technology Meeting*, 2000, pp. 168-171.
- [4] M. H. Koroglu and P. E. Allen, "LC notch filter for image-reject applications using on-chip inductors," *Electronics Letters*, Vol. 37, No. 5, Mar. 2001, pp. 267-268.
- [5] F. Svelto, G. Montagna, S. Deantoni, G. Braschi and R. Castello, "Solutions for image rejection CMOS LNA," in *Proc. IEEE International Symposium on Circuits and Systems*, 2000, Vol. 3, pp. 49-52.
- [6] F. Giannini, E. Limiti, G. Orenco and P. Sanzi, "High-Q gyrator-based monolithic active tuneable bandstop filter,"

IEE Proc.-Circuits Devices Syst., Vol. 45, No. 4, Aug. 1998, pp. 243-246.

- [7] Y. Chang, J. Choma and J. Wills, "An inductorless active notch filter for RF image rejection," in *Proc. IEEE Midwest Symposium on Circuits and Systems*, 2000, Vol. 1, pp. 166-169.
- [8] A. Thanachayanont, "1.5-V CMOS fully differential inductorless RF bandpass amplifier," in *Proc. IEEE International Symposium on Circuits and Systems*, 2001, Vol. 1, pp. 49-52.
- [9] V. I. Prodanov, "Robust high-pass and notch Gm – (grounded) C biquads: How many different topologies are there?," in *Proc. IEEE International Symposium on Circuits and Systems*, 2001, Vol. 1, pp. 21-24.
- [10] A. Thanachayanont and A. Payne, "CMOS floating active inductor and its applications to bandpass filter and oscillator designs," *IEE Proc.-Circuits Devices Syst.*, Vol. 147, No. 1, Feb. 2000, pp. 42-48.

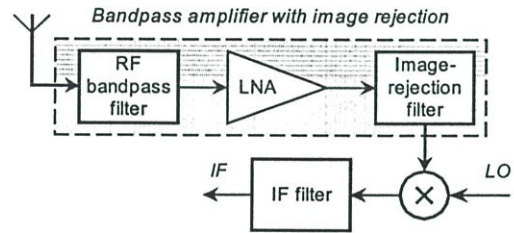
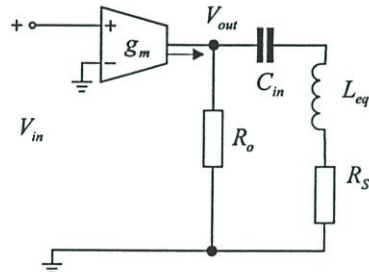
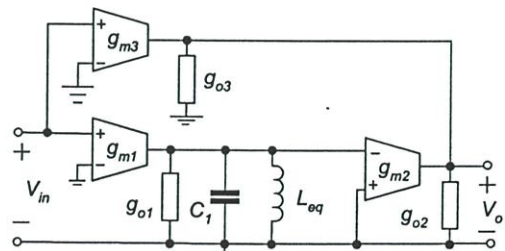


Figure 1. Superheterodyne RF receiver front-end.



(a)



(b)

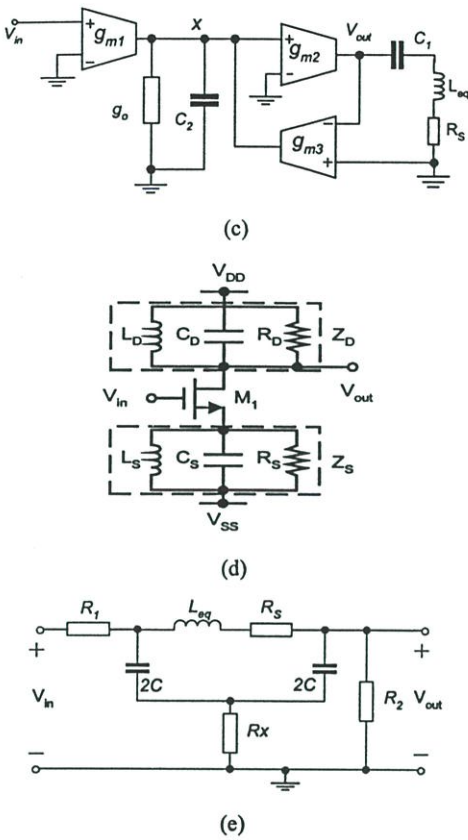


Figure 2. Circuit topologies for band-rejection filters.

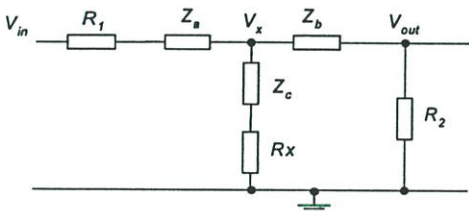


Figure 3. Equivalent circuit of Fig. 2(e) near the resonance.

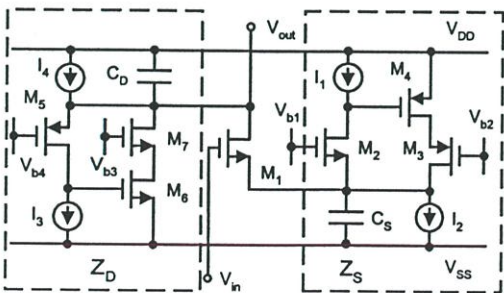


Figure 4. Bandpass amplifier with image rejection using the topology in Fig. 2(d).

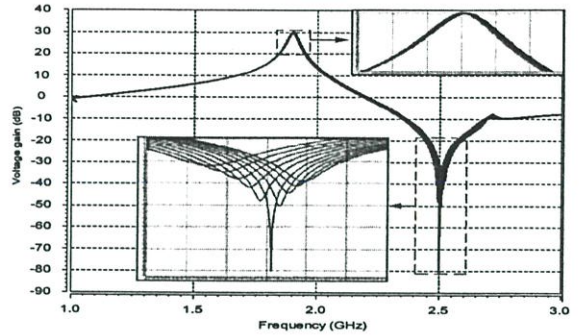


Figure 5. Simulated AC response of the circuit in Fig. 3 with tuning of the notch depth.

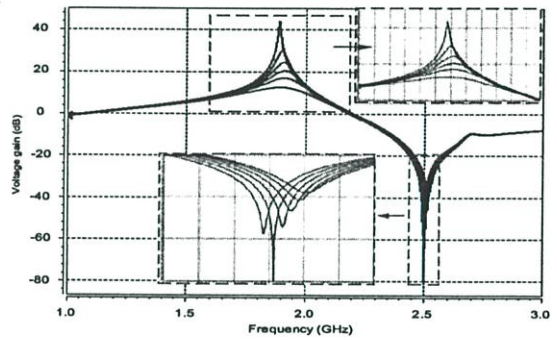


Figure 6. Simulated AC response of the circuit in Fig. 3 with the passband tuning.

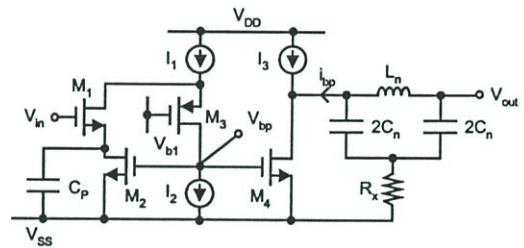


Figure 7. Bandpass amplifier with Bridge-T notch.

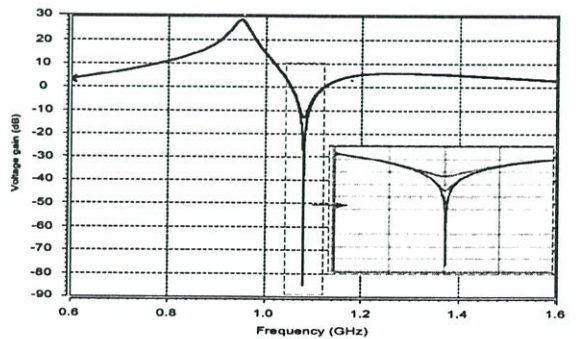
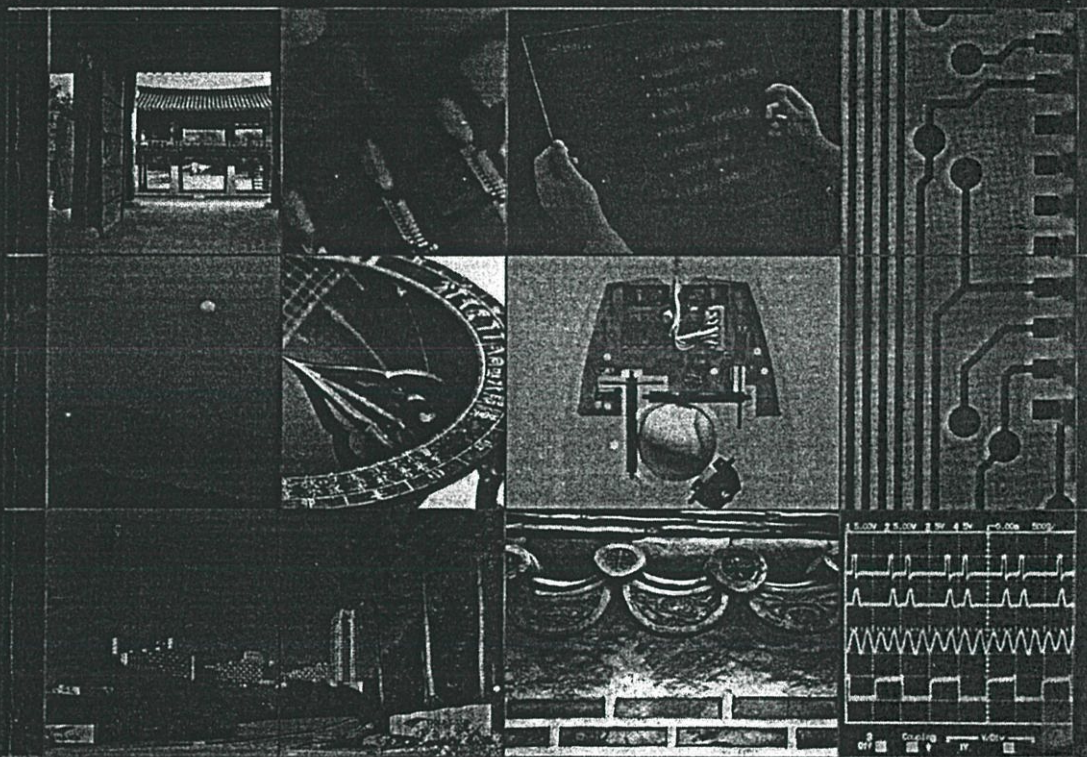


Figure 8. Simulated AC response of the circuit in Fig. 7 with tuning of the notch depth.

ITC-CSCC 2003

THE 2003 INTERNATIONAL TECHNICAL CONFERENCE
ON CIRCUITS / SYSTEMS, COMPUTERS AND COMMUNICATIONS



Proceedings
July 7-9, 2003

Phoenix Park, Kang-Won Do, Korea

volume

1

Organized by

The Institute of Electronics Engineers of Korea
The Institute of Electronics, Information and Communication Engineers,
Research Society of System and Signal Processing
The Institute of Electrical and Electronics Engineers, Thailand Section

Co-sponsored by

Samsung Electronics Co., Ltd.
Hanaro Telecom, Inc.
Korea National Tourism Organization

A LOW-VOLTAGE, WIDE DYNAMIC RANGE CMOS FLOATING ACTIVE INDUCTOR

S. Sae-Ngow and A. Thanachayanont

Faculty of Engineering & Research Centre of Communication and Information Technology
King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, THAILAND

Tel: +66 2 3264222, Fax: +66 2 7392398, E-mail: s_saengow@yahoo.com, ktapinun@kmitl.ac.th

ABSTRACT

This paper presents a novel low-voltage wide dynamic range high frequency floating active inductor in a 0.35- μm CMOS technology. The proposed circuit exhibits 52-dB spurious-free dynamic range while dissipation 2 mW from a single 1.5 V power supply voltage. Using the proposed inductor, a 4th-order bandpass filter was designed at 2-GHz center frequency and achieve Q of 25 with input-referred IP3 of -14 dBV.

1. INTRODUCTION

High-frequency inductorless filters in standard CMOS technology have received a considerable attention recently [1]-[7]. These filters employ active inductors realized by using simple transistor amplifier stage and exploit the device intrinsic capacitance to obtain very high frequency operation. The advantages of using active inductor are large inductance value, high Q, small die area and tuneability. However, the main drawbacks of using active inductor are relatively large noise and low dynamic range.

This paper presents the design of a low-voltage wide dynamic range floating active inductor in a 0.35- μm CMOS technology. Section 2 describes the basic grounded active inductor. Section 3 presents the proposed floating active inductor and its simulation result. Section 4 describes the application of the floating inductor to the design of a 2-GHz 4th-order bandpass filter. Finally, conclusion is given in section 5.

2. GROUNDED ACTIVE INDUCTOR

Fig. 1(a) shows the circuit diagram of a low voltage ground active inductor reported in [5]. The circuit is realized by using the common-source (M_{n1}) and common-drain (M_{p2}) stages as the required transconductors and exploiting the gate source capacitance of M_{p2} for the required integrating capacitor. It may seem that the minimum power supply voltage require by the circuit in Fig. 1(a) is only $V_{GS} + 2V_{DSAT}$. However, for the transistors to be in saturation, the circuit require $V_{DSAT2} < |V_{TH1}| - |V_{TH2}|$. In modern CMOS processes, the difference in the threshold voltage of p- and n-channel devices is usually less than 50 mV, thus only a very small V_{DSAT2} is allowed. As a result, the transition frequency (f_T) of M_{p2} is

low, limiting the ability of the circuit to operate at very high frequencies. Note that, in a process where the threshold voltages are more or less equal, M_{p2} will be forced to operate in weak-inversion, rendering the circuit impractical for high frequency operation.

The above problem can be mitigated, while retaining the low-voltage capability, by adding a DC level shifter realized by a source-follower stage, M_{n3} , as shown in Fig. 1(b). All transistors are now operating in saturation region, thus their f_T can be maximized.

The simulated impedance of the circuit in Fig.1(b) is equivalent to C_{gs1} , g_{ds2} and Z_L in parallel, where Z_L is given by (1). The simulated inductance and its series resistance are equal to the imaginary and real parts of Z_L , respectively, given in (2) and (3) (assuming $g_m \gg g_{ds}$ and $C_{gs} \gg C_{gd}$),

$$Z_L(s) = \frac{1}{g_{m1}} \frac{g_{m3}g_{ds1} + s^2 C_{gs2} C_{gs3} + s(g_{ds1} C_{gs3} + g_{ds1} C_{gs2} + g_{ds3} C_{gs3})}{g_{m2}g_{m3} + s^2 C_{gs2} C_{gs3} + s(C_{gs2} g_{m3} + C_{gs3} g_{m2})} \quad (1)$$

$$\text{Re}(Z_L) = \frac{1}{g_{m1}} \frac{\frac{g_{ds1}}{g_{m2}} + \left(\frac{\omega}{g_{m2}g_{m3}}\right)^2 A + \left(\frac{\omega^2 C_{gs2} C_{gs3}}{g_{m2}g_{m3}}\right)^2}{\left(1 - \omega^2 \frac{C_{gs2} C_{gs3}}{g_{m2}g_{m3}}\right)^2 + \omega^2 \left(\frac{C_{gs2} g_{m3} + C_{gs3} g_{m2}}{g_{m2}g_{m3}}\right)^2} \quad (2)$$

Where

$$A = (C_{gs2} C_{gs3} g_{ds1} g_{m3} + C_{gs3} C_{gs2} g_{ds1} g_{m2} + C_{gs3} C_{gs2} g_{ds3} g_{m2} - C_{gs2} C_{gs3} g_{m2} g_{m3}) \quad (3)$$

$$\text{Im}(Z_L) = \omega \frac{1}{g_{m1}} \frac{\frac{C_{gs2} g_{ds1}}{g_{m2}g_{m3}} + \frac{C_{gs3} g_{ds1}}{g_{m2}g_{m3}} - \frac{C_{gs2} g_{ds1}}{(g_{m2})^2} + \omega^2 \frac{C_{gs2} C_{gs3}}{(g_{m2}g_{m3})^2} (C_{gs2} g_{m3} + C_{gs3} g_{m2})}{\left(1 - \omega^2 \frac{C_{gs2} C_{gs3}}{g_{m2}g_{m3}}\right)^2 + \omega^2 \left(\frac{C_{gs2} g_{m3} + C_{gs3} g_{m2}}{g_{m2}g_{m3}}\right)^2}$$

Another advantage of the circuit in Fig.1(b) is that it renders a fully-differential inductor realization, which increases the dynamic range. This will be reported in the following section.

3. FLOATING ACTIVE INDUCTOR

A floating active inductor can be realized as shown in Fig.2. The circuit was simulated by using HSPICE with parameters from a 0.35- μm digital CMOS technology. The circuit is operates under a 1.5-V power supply voltage. All transistors have the minimum channel length and their

widths are as follow: $W_1=12\ \mu\text{m}$, $W_2=25\ \mu\text{m}$, and $W_3=32\ \mu\text{m}$. The current sources are realized by using simple current mirrors. Fig. 3 shows the AC frequency response of the simulated impedance. The circuit exhibits a self-resonant frequency of 3.54-GHz while dissipating only 2 mW. Fig. 4 show the inductance value and series resistance where the nominal inductance value is 68 nH at 2 GHz and can be tuned by varying the bias current I_1 . Fig. 5 show quality factor of active inductor where the maximum quality factor at 2-GHz is around 240. Fig. 6 demonstrates the Q-enhancement of the inductor, Where increasing I_3 from 163 μA 185 μA changes Q at 2-GHz from 1,487 to 34 respectively. The input-referred noise integrated over 500-MHz bandwidth is 163.8 μV_{rms} . The maximum voltage swing is 64.9mV_{rms} with less than 1% total harmonic distortion. Thus the spurious-free dynamic range is around 52 dB. This value is large than those reported earlier [1]-[7].

4. FOURTH-ORDER BANDPASS FILTER

To demonstrate the potential of the proposed active inductor, a fully-differential 4th-order bandpass filter is realised by using the doubly-terminated LC filter structure as shown in Fig. 7. The inductor L_1 is realized by using the floating active inductor. The filter was designed to have 2-GHz center frequency and 80-MHz bandwidth, with $R_S=10\ \text{k}\Omega$, $R_L=20\ \text{k}\Omega$, $C_1=C_2=93\ \text{fF}$, $C_{12}=7\ \text{fF}$, and $L_1=L_2=65\ \text{nH}$.

The center frequency of the filter can be adjusted by varying the inductance of L_1 and L_2 . This can be obtained by varying the current I_1 as demonstrated in Fig.8, where I_1 is increased from 300 μA to 460 μA and the center frequency is increased from 1.89 GHz to 2.09 GHz. The quality factor of the filter can be adjusted by tuning the loss of the inductor. This is demonstrated in Fig.9 where the Q of the filter is tuned from 19 to 30 by varying the current I_3 from 220 μA to 163 μA . Note that the passband gain of the filter approaches the ideal value of -6 dB when the inductor loss is very small (i.e. high-Q inductor)

Linearity of the filter was also examined by apply a two-tone signal at 1.96 GHz and 2 GHz. The third-order input-referred intercept point of the filter is about -14dBV as shown in Fig.10.

5. CONCLUSION

A new floating active inductor has been proposed. The floating active inductor achieves 52 dB spurious-free dynamic range while dissipating 2-mW from a single 1.5-V power supply voltage .We believe that the enhanced linearity renders the active inductor more practical for realising low-voltage low-power RF filter for wireless applications.

6. REFERENCES

- [1] A. Karsilayan and R. Schaumann, "A high-frequency high-Q CMOS active inductor with DC bias control," *Proc. 43rd IEEE Midwest Symp. on Circuits and Systems*, pp.486-489, Aug. 2000.
- [2] A. Thanachayanont, "A 1.5-V CMOS fully-differential inductorless RF bandpass amplifier," *Proc. IEEE ISCAS'2001*, Vol. 1, pp. 49-52, 2001.
- [3] Y. Wu, X. Ding, M. Ismail, and H. Olsson, "Inductorless CMOS RF bandpass filter," *Electronics Letters*, Vol. 37, No. 16, pp. 1027-1028, Aug. 2001.
- [4] A. Thanachayanont and S.Sae-Ngow, "Low Voltage High-Q VHF CMOS Transistor-only Active Inductor," *Proc. 45th IEEE Midwest Symp. on Circuits and Systems*, pp.486-489, Aug. 2002.
- [5] Lin, T.Y.K.; Payne, A.J., "Design of a low-voltage, low-power, wide-tuning integrated oscillator," *Proc. ISCAS'2000*, vol. 5, pp. 629-632, 2000
- [6] A. Thanachayanont and A. Payne, "CMOS floating active inductor and its applications to bandpass filter and oscillator designs," *IEE Procs. Circuits, Devices and Systems*, Vol. 147, No. 1, pp. 42 -48, Feb. 2000.
- [7] M. Gruzing, A. Pascht, M. Berroth, "A 2.5 V CMOS Differential active inductor with tunable L and Q for frequency up to 5 GHz," *IEEE MTT-S Digest*, pp.575-578, 2001

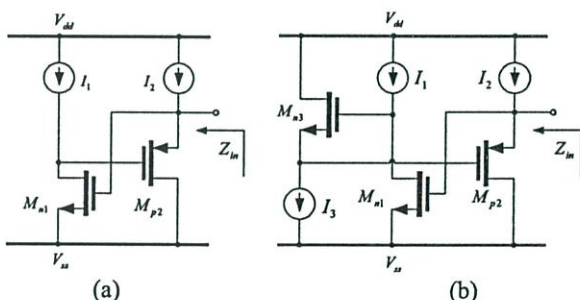


Figure 1. Low-voltage grounded active inductor.

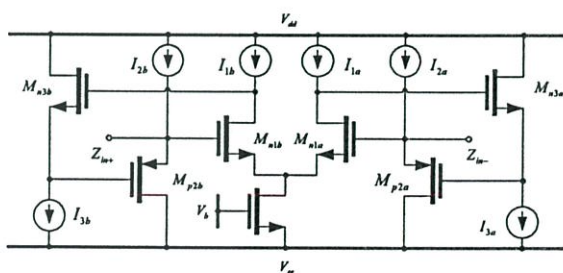


Figure 2. The proposed floating active inductor.

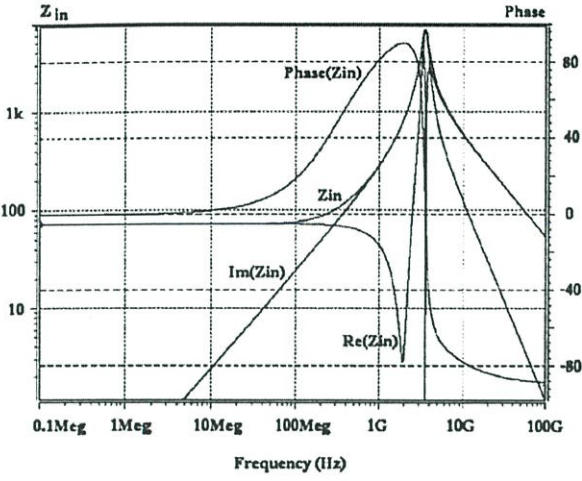


Figure 3. Frequency response of floating active inductor.

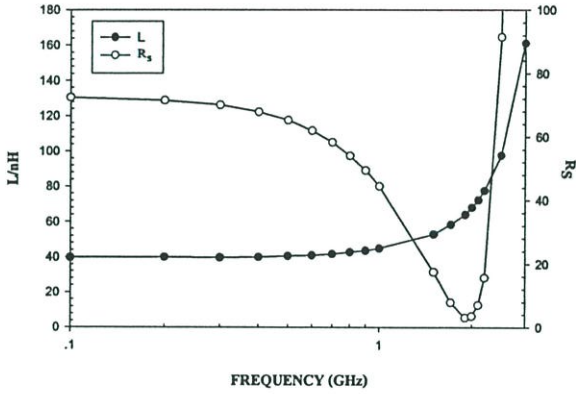


Figure 4. The simulated inductance value and series resistance of active inductor.

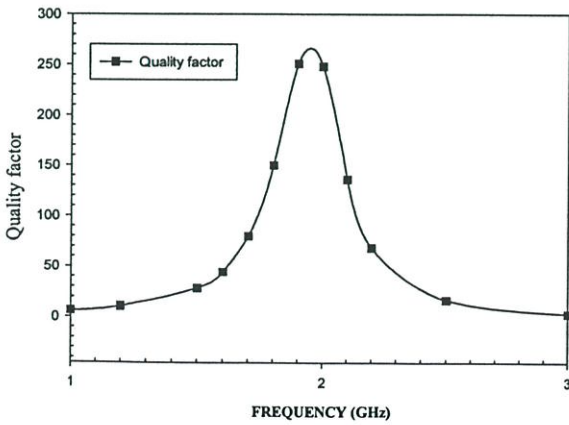


Figure 5. Quality factor of active inductor.

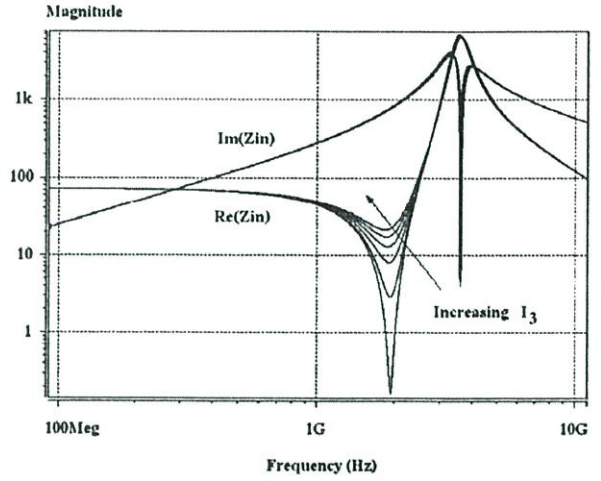


Figure 6. Q-tuning of the floating active inductor by varying I_3 .

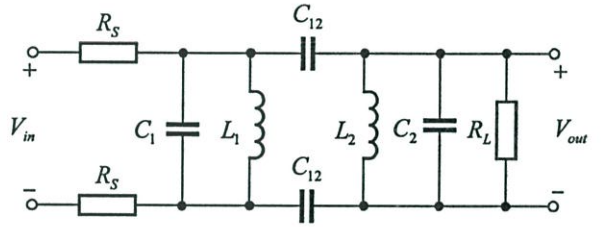


Figure 7. Fully differential 4th-order bandpass filter.

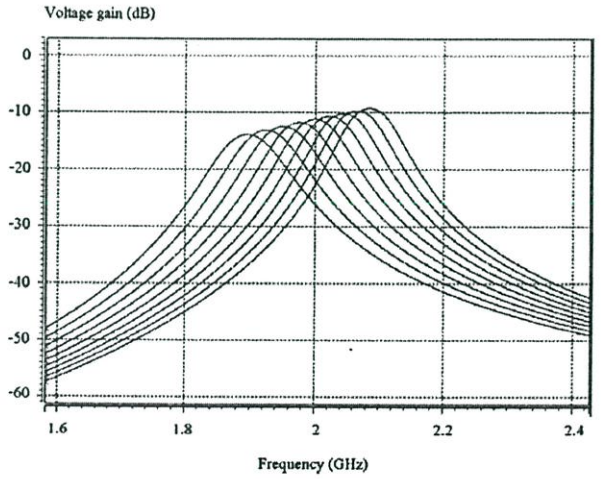


Figure 8. Centre frequency tuning of the filter.

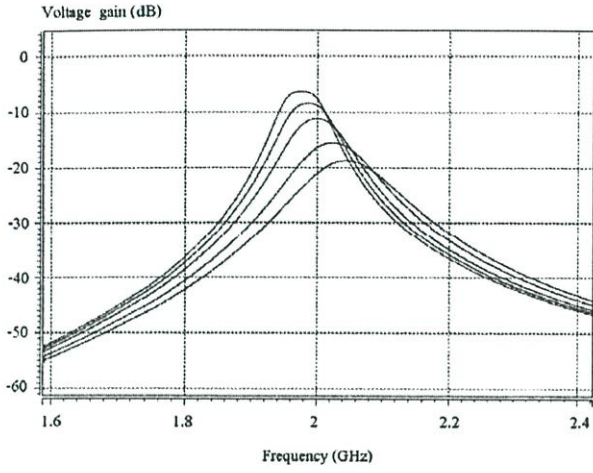


Figure 9. Q-tuning of the filter.

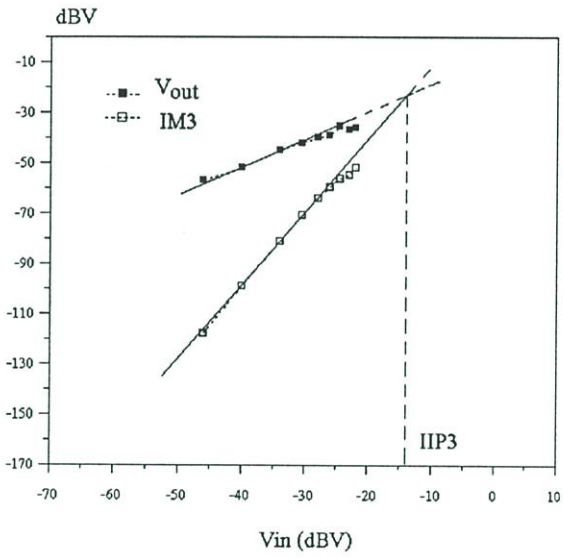


Figure 10. Simulated IIP_3 of the filter.

ประวัติผู้เขียน



นายสมคิด แซ่โจ้ว เกิดเมื่อวันที่ 28 กุมภาพันธ์ พ.ศ. 2518
จังหวัดสมุทรปราการ

ประวัติการศึกษา :

ปี 2535 ป.ว.ช. สาขาช่างไฟฟ้ากำลัง ร.ร.เทคโนโลยีสยาม
(ช่างกลสยาม 26)

ปี 2538 ป.ว.ศ. สาขาช่างอุปกรณ์การแพทย์ มหาวิทยาลัยมหิดล
ปี 2541 วศ.บ. สาขาวิศวกรรมอิเล็กทรอนิกส์และโทรคมนาคม
มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี

ประสบการณ์การทำงาน :

ปี 2544-2546 อาจารย์แผนกอิเล็กทรอนิกส์ วิทยาลัยการอาชีพนวมินทรราชูทิศ

ปัจจุบัน (2546) ทำงานเป็นนักวิจัยในโครงการ 3G สนใจการออกแบบวงจรรวมในเครื่องรับ-ส่ง
สัญญาณแบบไร้สายทางด้านอนาล็อกที่แหล่งจ่ายแรงดันต่ำ

ทุนการศึกษา : -