

วงจรรวมกำลังสองใช้ CMOS แรตซ์ขนาด 2 โวลท์ ที่ทำงานในช่วงอิ่มตัวโดย  
ไม่มีผลกระทบจากโครงสร้าง

DESIGN OF 2 VOLTS CMOS CURRENT SQUARING CIRCUIT FOR  
SATURATION REGION OPERATION WITHOUT BODY EFFECT

ธีรยุทธ จันทร์แจ่ม

THEERAYUT JANJAEM

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาค้นคว้าระดับปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

ISBN 974-324-208-2

วงจรกระแสกำลังสองใช้ CMOS แรงดันขนาด 2 โวลต์ ทำงานในช่วงอิ่มตัวโดย  
ไม่มีผลกระทบจากโครงสร้าง

DESIGN OF 2 VOLTS CMOS CURRENT SQUARING CIRCUIT FOR  
SATURATION REGION OPERATION WITHOUT BODY EFFECT



ธีรยุทธ จันทร์แจ่ม

THEERAYUT JANJAEM

เลขหมู่.....  
เลขทะเบียน 49635  
วัน, เดือน, ปี 25 ก.พ. 2547

b.....  
i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

ISBN 974-324-208-2

**DESIGN OF 2 VOLTS CMOS CURRENT SQUARING CIRCUIT FOR  
SATURATION REGION OPERATION WITHOUT BODY EFFECT**

**THEERAYUT JANJAEM**

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENTS FOR DEGREE OF  
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING  
SCHOOL OF GRADUATE STUDIES  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

**2003**

**ISBN 974-324-208-2**

**COPYRIGHT 2003**

**SCHOOL OF GRADUATE STUDIES**

**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

**บัณฑิตวิทยาลัย**  
**สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง**  
**ใบรับรองวิทยานิพนธ์**

---

**หัวข้อวิทยานิพนธ์**      วงจรกระแสกำลังสองใช้ CMOS แรงดันขนาด 2 โวลต์ทำงานในช่วงอิ่มตัวโดยไม่มีผลกระทบจากโครงสร้าง  
  
DESIGN OF 2 VOLTS CMOS CURRENT SQUARING CIRCUIT FOR SATURATION REGION OPERATION WITHOUT BODY EFFECT

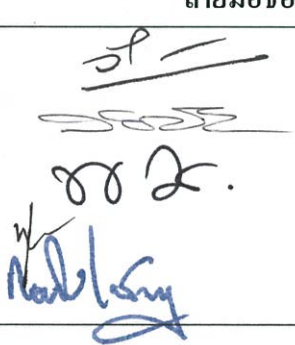
**ชื่อนักศึกษา**            นายธีรยุทธ จันทร์แจ่ม

**รหัสประจำตัว**            41061042

**ปริญญา**                    วิศวกรรมศาสตรมหาบัณฑิต

**สาขาวิชา**                วิศวกรรมไฟฟ้า

**อาจารย์ผู้ควบคุมวิทยานิพนธ์**    รศ.ดร.กอบชัย                    เฉลิมหาญ

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
ศ.ดร.วัลลภ	สุระกำพลธร	
รศ.ดร.วันชัย	วีรวุจา	
ดร.พิเชฐ	ม่วงนวล	
รศ.ดร.ฟูศักดิ์	ชีวิสุวิทย์	
รศ.ดร.กอบชัย	เฉลิมหาญ	

วัน/เดือน/ปี ที่สอบ 25 ธันวาคม 2545 เวลา 10.30-12.30 น.

สถานที่สอบ ณ อาคาร 12 ชั้น ชั้น 4 (ห้อง E12-404)

  
บัณฑิตวิทยาลัยรับรองแล้ว  
(รศ.ดร.บุญวัฒน์ อัครชู)  
คณบดีบัณฑิตวิทยาลัย

วันที่.....13.....เดือน.....กุมภาพันธ์.....พ.ศ.....2546.....

หัวข้อวิทยานิพนธ์	วงจรระแสกำลังสองใช้ CMOS แรงดันขนาด 2 โวลต์ ทำงานในช่วงอิมิตัวโดยไม่มีผลกระทบจากโครงสร้าง
นักศึกษา	นายธีรยุทธ จันทร์แจ่ม
รหัสประจำตัว	41061042
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2546
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ.ดร. กอบชัย เคชหาญ

### บทคัดย่อ

วิทยานิพนธ์นี้นำเสนอวงจรถ่ายสัญญาณโดยใช้ทรานซิสเตอร์แบบซีมอสที่ใช้แรงดันไฟเลี้ยงต่ำและเป็นอิสระจากผลของแรงดันที่ขา Body กับขาซอร์ส หลักการของวงจรถ่ายสัญญาณอาศัยคุณสมบัติความสัมพันธ์ของมอสทรานซิสเตอร์ชนิด N-Channel กับชนิด P-Channel ที่ทำงานในช่วงอิมิตัว โดยวงจรถ่ายแบบให้ทำงานในโหมดกระแส ผลการเลียนแบบการทำงานใช้โปรแกรม PSpice พบว่ามีคุณสมบัติดังนี้ มีช่วงกระแสอินพุตปฏิบัติงานเท่ากับ  $\pm 60\mu\text{A}$  และมีช่วงกระแสเอาพุตปฏิบัติงานเท่ากับ  $60\mu\text{A}$  ช่วงความถี่ปฏิบัติงานเท่ากับ 162MHz และแรงดันไฟเลี้ยงเท่ากับ 2V โดยใช้วงจรมีเหมือนของมอสทรานซิสเตอร์ที่มีแรงดันแทรชโฮล ( $V_T$ )  $\approx 0.7\text{V}$  ซึ่งเป็นพารามิเตอร์ 0.8 $\mu\text{m}$  Level 3 ของ MOSIS.

<b>Thesis Title</b>	Design of 2 Volts CMOS Current Squaring Circuit for Saturation Region Operation Without Body Effect
<b>Student</b>	Mr. Theerayut Janjaem
<b>Student ID.</b>	41061042
<b>Degree</b>	Master of Engineering
<b>Programme</b>	Electrical Engineering
<b>Year</b>	2003
<b>Thesis Advisor</b>	Assoc.Prof.Dr. Kobchai Dejhan

## ABSTRACT

This thesis proposes the CMOS squaring circuit using low supply voltage and free from body effect. The operation principle of the circuit based on the symmetry between n-channel and p-channel operating MOS transistors in saturation region. The proposed circuit operates in current mode. The simulation results of circuit by PSpice show in the  $\pm 60 \mu\text{A}$  input current range, the  $60 \mu\text{A}$  output current range, the frequency response is 162MHz for power supply is 2 V. The MOS transistor mode has threshold voltage about 0.7 V based on  $0.8 \mu\text{m}$  parameter of MOSIS.

## กิตติกรรมประกาศ

ผู้เขียนขอกราบขอบพระคุณท่าน รองศาสตราจารย์ ดร.กอบชัย เดชหาญ อาจารย์ผู้สอนและอาจารย์ที่ปรึกษา ที่ได้ให้โอกาส ให้กำลังใจ และคำแนะนำ สั่งสอน ตักเตือน และแนวทางในการศึกษา การเขียนงานวิจัยในครั้งนี้ ความสำเร็จในการศึกษาของผู้เขียน คือผลจากการทำงานหนัก และการเอาใจใส่ของท่าน จึงใคร่ขอเทิดทูน และจดจำเพื่อนำไปปฏิบัติในโอกาสต่อไป

ผู้เขียนขอกราบขอบพระคุณอย่างสูงต่อ คุณพ่อ คุณแม่ และพี่ ๆ ทุกคนในครอบครัวที่ให้การสนับสนุนในการศึกษาและกำลังใจตลอดมาและขอขอบพระคุณคณาจารย์ในคณะวิศวกรรมศาสตร์ มหาวิทยาลัยเกษตรศาสตร์ ทุกท่านที่โอกาส และสนับสนุนเวลาในการเรียน

สุดท้ายผู้เขียนใคร่ขอพรจากสิ่งศักดิ์สิทธิ์ จงปกป้อง รักษาให้ทุกท่านมีความสุขยิ่ง ๆ ขึ้นตลอดไปกับทุก ๆ เรื่อง

ธีรยุทธ จันทร์แจ่ม

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	VI
สารบัญรูป.....	VII
บทที่ 1 บทนำ.....	1
1.1 บทนำ.....	1
1.2 ที่มาของงานวิจัย.....	2
1.3 วัตถุประสงค์งานวิจัย.....	3
1.4 รายละเอียดในวิทยานิพนธ์.....	3
1.5 สรุป.....	3
บทที่ 2 ทฤษฎีการทำงานของมอเตอร์.....	4
2.1 บทนำ.....	4
2.2 โครงสร้างและการทำงานของมอเตอร์.....	4
2.3 สัญลักษณ์ของมอเตอร์.....	6
2.4 คุณสมบัติการทำงานของมอเตอร์.....	8
2.5 แบบจำลองของมอเตอร์.....	10
2.6 ผลของอุณหภูมิในมอเตอร์.....	11
2.7 การวิเคราะห์มอเตอร์.....	13
2.7.1 การวิเคราะห์หาค่าคาปาซิแตนซ์แฝงในมอเตอร์.....	13
2.7.2 การวิเคราะห์สัญญาณขนาดเล็ก.....	15
2.7.3 วิเคราะห์หาค่าความถี่คัทออฟของมอเตอร์.....	16
2.5 สรุป.....	17

## สารบัญ (ต่อ)

	หน้า
บทที่ 3 หลักการของวงจรถ้าตั้งสองสัญญาณ.....	18
3.1 บทนำ.....	18
3.2 วงจรคูณสัญญาณแบบพื้นฐาน.....	18
3.2.1 วงจรสะท้อนกระแสแบบพื้นฐาน.....	19
3.2.2 วงจรสะท้อนกระแสแบบคาตโคด.....	21
3.2.3 วงจรสะท้อนกระแสแบบ Wilson.....	23
3.2.4 วงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุง.....	24
3.3 ค่าผลกระทบจากโครงสร้าง (Body effect).....	25
3.4 การต่อวงจรวจรสะท้อนกระแสแบบ back-to-back.....	27
3.5 สรุป.....	28
บทที่ 4 วงจรถ้าตั้งสองสัญญาณกระแสที่เป็นอิสระจาก Body Effect.....	29
4.1 บทนำ.....	29
4.2 วงจรถ้าตั้งสองสัญญาณกระแสที่ใช้อ้างอิง.....	30
4.3 วงจรถ้าตั้งสองสัญญาณกระแสที่เป็นอิสระจาก Body Effect ที่นำเสนอ.....	34
4.4 การจำลองและผลการจำลองการทำงานของวงจรถ้าตั้งสองสัญญาณกระแส.....	37
4.4 การวิเคราะห์ประสิทธิภาพความเป็นเชิงเส้นของวงจรถ้าตั้งสองสัญญาณกระแสและผลการจำลอง.....	42
4.5 สรุป.....	44
บทที่ 5 การประยุกต์ใช้งาน.....	45
5.1 บทนำ.....	45
5.2 วงจรทวีความถี่.....	45
5.3 วงจรคูณสัญญาณ 4 ควอดแรนท์.....	49
5.4 สรุป.....	56

## สารบัญ (ต่อ)

	หน้า
บทที่ 6 สรุปและข้อเสนอแนะ.....	57
6.1 บทนำ.....	57
6.2 ข้อเสนอแนะ.....	58
บรรณานุกรม.....	59
ภาคผนวก.....	61
ภาคผนวก ก. ค่าพารามิเตอร์ของซีมอสขนาด 0.8 ไมครอน ของ MOSIS ที่ใช้ในการ จำลองการทำงานของวงจรด้วยโปรแกรม PSpice.....	62
ภาคผนวก ข. ผลงานที่ได้รับการตีพิมพ์ระหว่างศึกษา.....	63
ประวัติผู้เขียน.....	68

# สถาบันูรูป

รูปที่	หน้า
1.1 แสดงวงจรกำลังสองสัญญาณกรที่มีผลกระทบจากโครงสร้างที่ใช้อ้างอิง.....	2
2.1 แสดงโครงสร้างของ NMOS .....	4
2.2 แสดงโครงสร้างของ PMOS.....	5
2.3 ไบอัสแรงดัน (ก) NMOS.....	5
(ก) NMOS.....	5
(ข) PMOS.....	6
2.4 แสดงสัญลักษณ์แบบต่าง ๆ ของมอสทรานซิสเตอร์.....	7
2.5 กราฟแสดงคุณสมบัติของมอสทรานซิสเตอร์.....	9
2.6 กราฟแสดงความสัมพันธ์ระหว่าง $I_D$ แรงดัน $V_{GS}$ (ก) พีเชลแนลมอสทรานซิสเตอร์ (ข) เอ็นแซลแนลมอสทรานซิสเตอร์.....	9
2.7 กราฟแสดงความสัมพันธ์ระหว่าง $\sqrt{I_D}$ กับ $V_{GS}$ ของมอสทรานซิสเตอร์ที่มีค่าของ $V_T$ มากกว่าศูนย์และไบอัสให้ $V_{SB} = 0, V_{DS} = V_{GS}$ เมื่อมีการเปลี่ยนแปลงของอุณหภูมิเกิดขึ้น.....	12
2.8 แสดงคาปาซิแตนซ์ในมอสทรานซิสเตอร์.....	13
2.9 แสดงวงจรสมมูลย์ของการวิเคราะห์สัญญาณขนาดเล็กสำหรับมอสทรานซิสเตอร์.....	15
3.1 แสดงวงจรจ่ายกระแสแบบพื้นฐาน.....	19
3.2 แสดงคุณสมบัติกระแสเข้าพุท.....	21
3.3 แสดงวงจรจ่ายกระแสแบบคาคโคด.....	22
3.4 แสดงวงจรสะท้อนกระแสแบบ Wilson.....	23
3.5 แสดงวงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุง .....	24
3.6 แสดงค่าแรงดันแทรกโซลที่ขึ้นอยู่กัค่า Body-effect.....	26
3.7 แสดงการต่อวงจรแบบ Back-to-Back.....	27
4.1 แสดงวงจรพื้นฐาน.....	30
4.2 แสดงวงจรกำลังสองสัญญาณกระแส.....	31
4.3 แสดงวงจรกำลังสองสัญญาณกระแสที่สมบูรณ์ที่นำเสนอใน [3].....	32
4.4 แสดงวงจรกำลังสองสัญญาณกระแสที่ไม่มีผลกระทบจาก Body Effect ที่นำเสนอ.....	34
4.5 แสดงวงจรกำลังสองสัญญาณกระแสที่ปรับค่าแรงดันแทรกโซลด้วยแรงดัน $V_{BS}$ .....	35
4.6 แสดงคุณสมบัติกำลังสองของสัญญาณดีซี.....	37

## สถาปัตยกรรม (ต่อ)

รูปที่	หน้า
4.7 แสดงความสัมพันธ์ระหว่างกระแสอินพุทและแรงดันเอาพุท.....	38
4.8 แสดงการตอบสนองความถี่ของวงจร.....	39
4.9 แสดงคุณสมบัติกำลังสองของวงจรเมื่ออินพุทเป็นสัญญาณรูปคลื่นสี่เหลี่ยม	
(ก) สัญญาณอินพุท (ข) สัญญาณเอาพุท.....	40
4.10 แสดงคุณสมบัติกำลังสองของวงจรเมื่ออินพุทเป็นสัญญาณรูปคลื่นไซน์	
(ก) สัญญาณอินพุท (ข) สัญญาณเอาพุท.....	41
4.11 แสดงค่าเปอร์เซ็นต์ THD ต่อขนาดของกระแสอินพุท.....	43
5.1 แสดงวงจรทวิความถี่เป็นสองเท่า.....	46
5.2 แสดงสัญญาณทางอินพุทความถี่ 10kHz.....	46
5.3 แสดงสัญญาณทางเอาพุทเมื่ออินพุทความถี่ 10kHz.....	47
5.4 แสดงสัญญาณทางเอาพุทเมื่ออินพุทความถี่ 100kHz.....	47
5.5 แสดงสัญญาณทางเอาพุทเมื่ออินพุทความถี่ 1MHz.....	48
5.6 แสดงสัญญาณทางเอาพุทเมื่ออินพุทความถี่ 10MHz.....	48
5.7 แสดงวงจรกำลังสองและวงจรคัตตอกกระแส.....	49
5.8 แสดงวงจรคูณสัญญาณ 4 ควอดแรนท์.....	50
5.9 แสดงช่วงปฏิบัติงานของวงจรโดยป้อนกระแส $I_x$ อยู่ในช่วง $-20\mu A$ ถึง $20\mu A$ ส่วน $I_y$ เป็นกระแสช่วง $-20\mu A$ ถึง $20\mu A$ โดยเพิ่มทีละ $5\mu A$ .....	52
5.10 แสดงช่วงปฏิบัติงานของวงจรโดยป้อนกระแส $I_y$ อยู่ในช่วง $-20\mu A$ ถึง $20\mu A$ ส่วน $I_x$ เป็นกระแสช่วง $-20\mu A$ ถึง $20\mu A$ โดยเพิ่มทีละ $5\mu A$ .....	52
5.11 แสดงการตอบสนองความถี่ของวงจรเมื่อป้อนสัญญาณที่ขั้ว $I_x = 20\mu A \sin \omega t$ .....	53
5.12 แสดงการตอบสนองความถี่ของวงจรเมื่อป้อนสัญญาณที่ขั้ว $I_y = 20\mu A \sin \omega t$ .....	53
5.13 แสดงช่วงปฏิบัติงานของวงจรโดยป้อนกระแส $I_x$ อยู่ในช่วง $-20\mu A$ ถึง $20\mu A$ ส่วน $I_y$ เป็นกระแสช่วง $-20\mu A$ ถึง $20\mu A$ โดยเพิ่มทีละ $5\mu A$ เมื่อหักล้างค่าคงที่ด้วยกระแสคงที่.....	54
5.14 แสดงช่วงปฏิบัติงานของวงจรโดยป้อนกระแส $I_y$ อยู่ในช่วง $-20\mu A$ ถึง $20\mu A$ ส่วน $I_x$ เป็นกระแสช่วง $-20\mu A$ ถึง $20\mu A$ โดยเพิ่มทีละ $5\mu A$ เมื่อหักล้างค่าคงที่ด้วยกระแสคงที่.....	55
5.15 แสดงคุณสมบัติเป็นวงจรบาลานซ์มอดูเลเตอร์.....	55

# บทที่ 1

## บทนำ

### 1.1 บทนำ

วงจรกกำลังสองคือวงจรที่ให้สัญญาณทางเข้าพุทมีค่าเป็นสองเท่าของสัญญาณทางอินพุทซึ่งเป็นวงจรที่สามารถนำไปใช้ในการประมวลผลสัญญาณแบบอนาลอกในรูปแบบต่าง ๆ ได้มากมาย โดยการใช้งานจะนำมาประยุกต์ออกแบบเป็นวงจรต่าง ๆ เช่น วงจรทวีความถี่ (Frequency doubler circuit) วงจรคูณสัญญาณ (Multiplier circuit) และวงจรวกสัญญาณทางเวกเตอร์ (Vector summing circuit) เป็นต้น วงจรกกำลังสองสัญญาณนี้มีการนำมาใช้งานกันมานานแล้ว [1-4] ซึ่งในอดีตวงจรกำลังสองสามารถสร้างได้จาก BJT (Bipolar Junction Transistor) ซึ่งเป็นเทคโนโลยีที่นิยมนำมาสร้างเป็นวงจรประเภทอนาลอกกันมากแม้แต่ปัจจุบันนี้ก็ยังคงได้รับความนิยมไม่เสื่อมคลาย แต่เนื่องจากความเจริญก้าวหน้าทางด้านเทคโนโลยีทำให้ผู้ออกแบบมีทางเลือกในการใช้เทคโนโลยีที่จะนำมาออกแบบวงจรได้มากกว่าในอดีตซึ่งเทคโนโลยีอีกชนิดหนึ่งที่ได้รับคามนิยมมากในปัจจุบันคือเทคโนโลยีซีมอสโดยสามารถนำมาออกแบบได้ทั้งวงจรประเภทอนาลอกและดิจิทัลโดยเฉพาะวงจรประเภทดิจิทัลมีการนำเทคโนโลยีซีมอสมาใช้ออกแบบกันอย่างแพร่หลาย การสร้างจะสร้างให้อยู่ในลักษณะของวงจรรวมหรือ IC (Integrated Circuit) ซึ่งนอกจากเทคโนโลยีซีมอสแล้วเทคโนโลยีที่สามารถนำมาสร้างเป็นวงจรรวมได้ได้แก่ เทคโนโลยีไบโพลาร์ (Bipolar technology) และเทคโนโลยีไบซีมอส (BiCMOS technology) จากเทคโนโลยีทั้งสามที่กล่าวมาเทคโนโลยีซีมอสจะน่าสนใจมากที่สุดเพราะหากเปรียบเทียบกันในด้านต่าง ๆ มีข้อดี เช่น มีราคาถูกเมื่อเปรียบเทียบกับเทคโนโลยีไบซีมอส สามารถลดการใช้พื้นที่ลงได้ง่ายเมื่อเปรียบเทียบกับเทคโนโลยีไบโพลาร์ นอกจากนี้ยังมีข้อดีอื่น ๆ เช่น มีอินพุทอิมพีแดนซ์สูง (High input impedance) การสูญเสียกำลังงานต่ำ เป็นต้น การสร้างจะใช้เทคโนโลยี VLSI เพราะเป็นเทคโนโลยีที่ใช้สร้างวงจรรวมในปัจจุบัน



### 1.3 วัตถุประสงค์ของงานวิจัย

จุดมุ่งหมายของงานวิจัยที่นำเสนอนี้คือต้องการออกแบบวงจรกำลังสองสัญญาณกระแสที่มีความง่ายไม่ซับซ้อนและใช้อุปกรณ์น้อยที่สุด โดยการออกแบบจะใช้เทคโนโลยีซีมอสซึ่งเป็นเทคโนโลยีที่มีราคาไม่แพงและเป็นที่ยอมรับนำมาใช้ออกแบบ โดยมอสทรานซิสเตอร์ที่ใช้ออกแบบเป็นอิสระจากผลกระทบที่เกิดจากโครงสร้าง วงจรมีขนาดเล็กใช้พื้นที่น้อย โดยจะทำการศึกษาวิเคราะห์ประสิทธิภาพของวงจรโดยใช้โปรแกรม PSpice ในการจำลองการทำงานของวงจรเพื่อยืนยันคุณภาพของวงจรที่นำเสนอในวิทยานิพนธ์นี้

### 1.4 รายละเอียดในวิทยานิพนธ์

วิทยานิพนธ์นี้ได้ศึกษาวิจัยเพื่อออกแบบวงจรที่ทำงานในโหมดกระแสและการแก้ไขปัญหาค่ากระแสเดรนที่ได้รับผลกระทบแรงดันจากโครงสร้าง โดยที่จะแบ่งเนื้อหาออกเป็น 6 บท ซึ่งบทที่ 1 จะกล่าวถึงที่มาของงานวิจัยและวัตถุประสงค์ของงานวิจัย ส่วนเนื้อหาในบทต่อมามีดังต่อไปนี้

บทที่ 2 จะกล่าวถึงทฤษฎีการทำงานของมอสทรานซิสเตอร์

บทที่ 3 จะกล่าวถึงทฤษฎีวงจรกำลังสองสัญญาณและหลักการที่จะนำมาใช้ออกแบบวงจรกำลังสองสัญญาณคือ หลักการของวงจรสะท้อนกระแสและการต่อวงจรสะท้อนกระแสแบบ Back-to-Back

บทที่ 4 จะกล่าวถึงวงจรที่นำเสนอและการจำลองการทำงานของวงจรด้วยโปรแกรม PSpice

บทที่ 5 จะกล่าวถึงการประยุกต์ใช้งานวงจรกำลังสองเป็นวงจรทวีความถี่เป็นสองเท่าและวงจรคูณสัญญาณแบบ 4 ควอดแรนต์

บทที่ 6 จะเป็นบทสรุปและข้อเสนอแนะ

### 1.5 สรุป

ในบทนี้จะกล่าวถึงที่มา วัตถุประสงค์ของงานวิจัยและรายละเอียดของวิทยานิพนธ์ซึ่งประกอบด้วยเนื้อหาที่สำคัญคือหลักการของกำลังสองสัญญาณและหลักการที่ใช้ในการออกแบบวงจรกำลังสองสัญญาณ วงจรซีมอสกำลังสองสัญญาณกระแสที่นำเสนอในวิทยานิพนธ์นี้ การจำลองและผลการจำลองการทำงานของวงจรซีมอสกำลังสองสัญญาณกระแส

## บทที่ 2

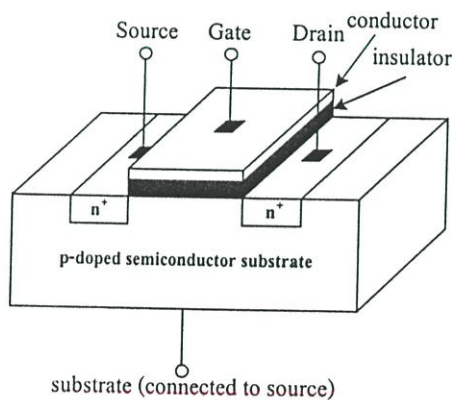
# ทฤษฎีการทำงานของมอสทรานซิสเตอร์

### 2.1 บทนำ

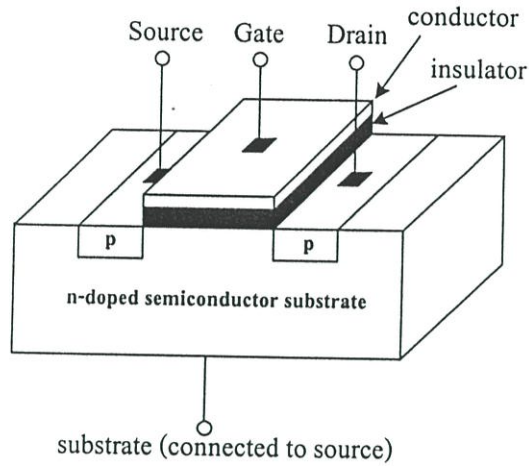
มอสทรานซิสเตอร์คือบล็อกพื้นฐานที่สร้างขึ้นได้จากเทคโนโลยีซีมอส โดยการทำงานจะอาศัยการทำงานของพาหะข้างมาก (Majority Carrier) ชนิดใดชนิดหนึ่ง จึงเรียกได้ว่าเป็นอุปกรณ์ Unipolar โดยที่กระแสเข้าพุทของมอสทรานซิสเตอร์ถูกควบคุมด้วยสนามไฟฟ้า (Electric field) โดยปัจจุบันนิยมกันมากและได้เข้ามาแทนไบโพลาร์ทรานซิสเตอร์ เนื่องจากโครงสร้างง่ายมีขั้นตอนการผลิตน้อย มีขนาดเล็กได้ปริมาณการผลิตต่อชิปหนึ่งชิปมาก มีความต้านทานอินพุตสูง การสูญเสียก็ยังคงต่ำ สัญญาณรบกวนต่ำ เป็นต้น ส่วนข้อดีก็มีอยู่บ้าง เช่น ทำงานที่ก่าลังต่ำ รักษาระยะต่ำ

### 2.2 โครงสร้างและการทำงานของมอสทรานซิสเตอร์

มอสทรานซิสเตอร์แบ่งชนิดตามการทำงานได้ 2 ชนิด คือ เอ็นฮานเม้นท์มอสทรานซิสเตอร์ (Enhancement MOS transistor) และดีพลีชันมอสทรานซิสเตอร์ (Depletion MOS transistor) ซึ่งแต่ละชนิดนี้สามารถแบ่งออกได้อีก 2 ชนิดคือ P-Channel หรือเรียกว่า PMOS และ N-Channel หรือเรียกว่า NMOS โดยโครงสร้างของ NMOS ได้แสดงไว้ในรูปที่ 1 ส่วนโครงสร้างของ PMOS โดยโครงสร้างของ NMOS ได้แสดงไว้ในรูปที่ 2.1 ของ PMOS แสดงไว้ในรูปที่ 2.2

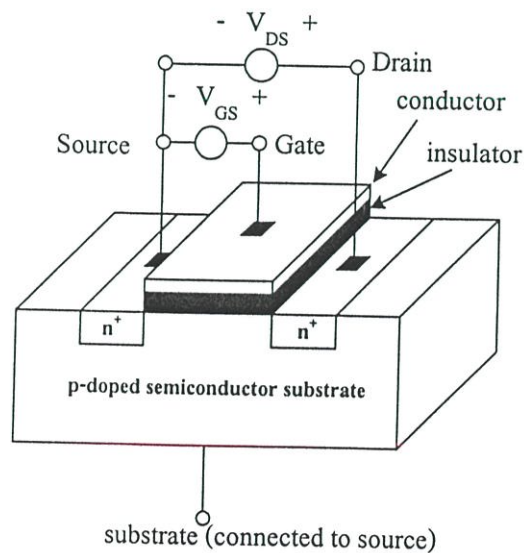


รูปที่ 2.1 แสดงโครงสร้างของ NMOS



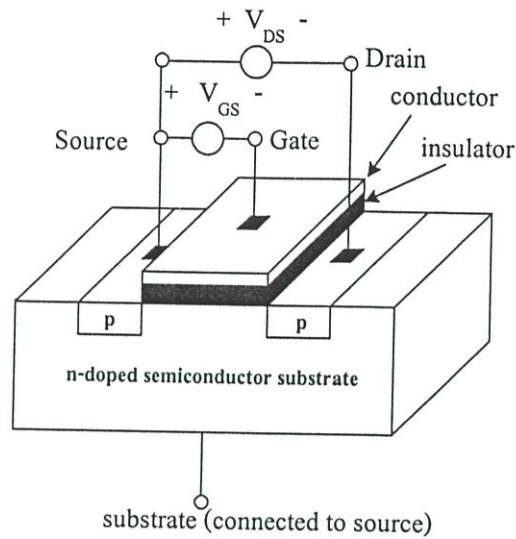
รูปที่ 2.2 แสดงโครงสร้างของ PMOS

NMOS ประกอบด้วยส่วนฐานของที่เป็นสารกึ่งตัวนำชนิด พี (P-Type) ซึ่งมีสารกึ่งตัวนำชนิดเอ็น 2 จุด ถูกแพร่ลงบนฐานรอง สารกึ่งตัวนำชนิดเอ็นนี้ถูกเรียกว่า ซอร์ส (Source) และเดรน (Drain) บนผิวหน้าระหว่าง ซอร์สกับเดรนจะมีแผ่นฟิล์มบาง ๆ ของซิลิกอนไดออกไซด์ ( $\text{SiO}_2$ ) ส่วนบนของซิลิกอนไดออกไซด์จะมีโพลีซิลิกอนทำเป็นขาคัท (Gate) ถ้าส่วนของฐานรองทำด้วยสารกึ่งตัวนำชนิดเอ็น (N-Type) และสารกึ่งตัวนำชนิดพีที่ถูกแพร่ลงบนฐานรองเป็นส่วนของซอร์สและเดรน โครงสร้างชนิดนี้จะเรียกว่า PMOS



(ก)

รูปที่ 2.3 แสดงการไบอัสแรงดัน (ก) NMOS



(ข)

รูปที่ 2.3 (ต่อ) แสดงการไบอัสแรงดันของ (ข) PMOS

รูปที่ 2.3(ก) แสดงการไบอัสของ NMOS ขณะที่ให้แรงดัน  $|V_{GS} - V_T| > 0$  ทำให้เกิดการเหนี่ยวนำอิเล็กตรอนซึ่งเป็นพาหะส่วนน้อยในฐานรองชนิดพี (P-Type Substrate) เกิดเป็นแชนแนลขึ้นเมื่อให้ไบอัสที่ขั้วเกรนเป็นบวกเทียบกับซอร์ส กระแสอิเล็กตรอนซึ่งเป็นพาหะส่วนมากของซอร์สจะไหลไปยังเกรน เกิดเป็นกระแสเกรน ส่วนในรูปที่ 2.3(ข) แสดงการไบอัสของ PMOS ซึ่งจะแตกต่างกับ NMOS ที่ขั้วของแรงดันไบอัส และทิศทางกรไหลของกระแสเกรนอันเกิดจากการเคลื่อนที่ของโฮลซึ่งเป็นส่วนมากของซอร์สไหลไปยังเกรน

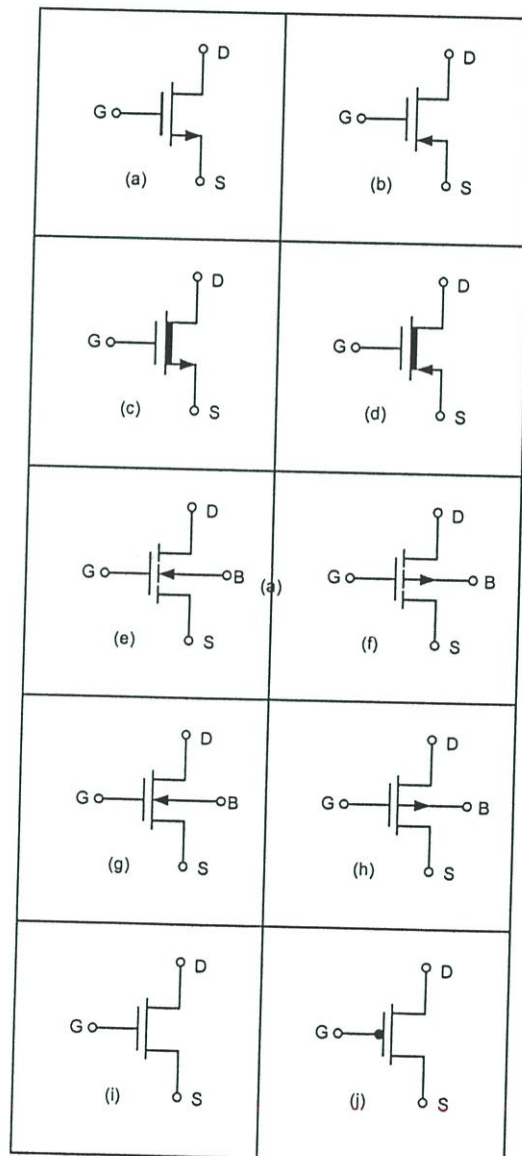
### 2.3 สัญลักษณะของมอสทรานซิสเตอร์

สัญลักษณ์ของมอสทรานซิสเตอร์สามารถบอกให้ทราบได้ว่า เป็นมอสทรานซิสเตอร์ชนิด N-channel หรือ P-Channel โดยดูที่หัวลูกศรที่ขาซอร์ส ถ้าหัวลูกศรหันเข้าหาขาเกตแสดงว่าเป็น PMOS ถ้าหัวลูกศรหันออกแสดงว่าเป็น NMOS หรือดูที่ทิศทางของหัวลูกศรที่ขาฐานรอง ถ้าหัวลูกศรหันเข้าหาขาเกตแสดงว่าเป็น NMOS ถ้าหัวลูกศรหันออกแสดงว่าเป็น PMOS หรือดูที่บนส่วนของเกต ถ้ามีวงกลมเล็ก ๆ กั้นอยู่แสดงว่าเป็น PMOS และถ้าไม่มีแสดงว่าเป็น NMOS สัญลักษณ์ของมอสทรานซิสเตอร์ยังสามารถบอกได้อีกว่ามอสทรานซิสเตอร์ชนิดเอ็นฮานเม้นท์มอสทรานซิสเตอร์หรือดีฟลิชันมอสทรานซิสเตอร์อีกด้วย ดังแสดงในรูปที่ 2.4

โดยในรูปที่ 2.4 จะแสดงสัญลักษณ์ของมอสทรานซิสเตอร์ชนิดต่าง ๆ สัญลักษณ์ในรูปที่ 2.4(a) และ 2.4(i) คือ Enhancement NMOS เมื่อโวลต์เตจระหว่างฐานรองและซอร์ส ( $V_{BS}$ ) เป็นศูนย์ สัญลักษณ์ในรูปที่ 2.4(b) และ 2.4(j) คือ Enhancement PMOS เมื่อ  $V_{BS} = 0$  สัญลักษณ์ในรูปที่ 2.4(c)

คือ Depletion NMOS เมื่อ  $V_{BS} = 0$  สัญลักษณ์ในรูปที่ 2.4(d) คือ Depletion PMOS เมื่อ  $V_{BS} = 0$  สัญลักษณ์ในรูปที่ 2.4(e) คือ Enhancement NMOS เมื่อ  $V_{BS} \neq 0$  สัญลักษณ์ในรูปที่ 2.4(f) คือ Enhancement PMOS เมื่อ  $V_{BS} \neq 0$  สัญลักษณ์ในรูปที่ 2.4(g) คือ Depletion NMOS เมื่อ  $V_{BS} \neq 0$  และสัญลักษณ์ในรูปที่ 2.4(h) คือ Depletion NMOS เมื่อ  $V_{BS} \neq 0$

เพื่อไม่ให้เกิดการสับสนเกี่ยวกับสัญลักษณ์ที่ใช้จึงแบ่งกลุ่มสัญลักษณ์ในการใช้แสดงออกเป็น 3 กลุ่ม คือ กลุ่มที่ 1 รูปที่ 2.4 (a) ถึง 2.4(d) กลุ่มที่ 2 คือรูปที่ 2.4(e) ถึง (h) และกลุ่มที่ 3 คือรูปที่ 2.4(i) ถึง 2.4(j)



รูปที่ 2.4 แสดงสัญลักษณ์แบบต่าง ๆ ของมอสทรานซิสเตอร์

## 2.4 คุณสมบัติการทำงานของมอสทรานซิสเตอร์

การทำงานของมอสทรานซิสเตอร์เป็นลักษณะใช้ศักดาไฟฟ้าควบคุมปริมาณของกระแส สมการของมอสทรานซิสเตอร์สามารถแสดงคุณสมบัติได้ดังแสดงในสมการที่ 2.1

$$I_D = \frac{KW}{L} \left( (V_{GS} - V_T) - \frac{V_{DS}}{2} \right) V_{DS} \quad ; \text{เมื่อ } V_{GS} > V_T \quad (2.1)$$

โดยที่  $K'$  คือค่าทรานส์คอนดักแตนซ์ (Transconductance) มีค่าเท่ากับ  $\mu_0 C_{ox}$

$\mu_0$	=	ค่าความคล่องของโฮลหรืออิเล็กตรอน
$C_{ox}$	=	ค่าความจุต่อพื้นที่ของเกตอ็อกไซด์ (Capacitance Per Unit Area Of The Gate Oxide)
$W$	=	ความกว้างของแชนแนล (Channel Width)
$L$	=	ความยาวของแชนแนล (Channel Length)
$V_{GS}$	=	ความต่างศักย์ระหว่างเกตกับซอส
$V_T$	=	แรงดันขีดเริ่ม (Threshold Voltage)
$V_{DS}$	=	ความต่างศักย์ระหว่างเดรนกับซอส
$I_D$	=	กระแสเดรน

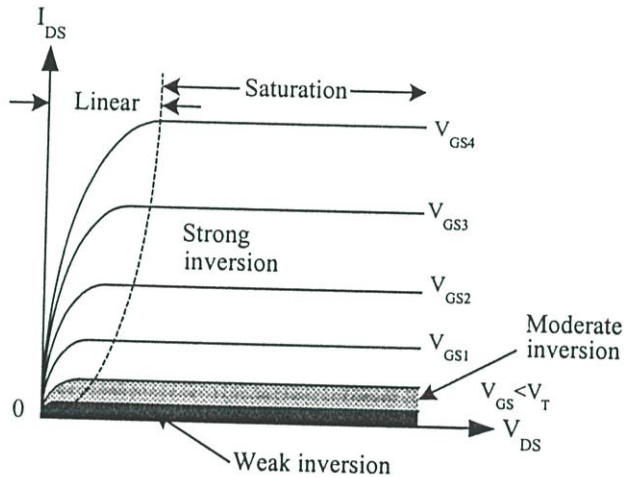
สำหรับการออกแบบวงจรในวิชานีพนธ์นี้ จะใช้มอสทรานซิสเตอร์ชนิด N-Channel ในการออกแบบซึ่งมีการทำงานแบ่งเป็น 3 ช่วง โดยแต่ละช่วงการทำงานจะขึ้นอยู่กับค่า  $(V_{GS} - V_T)$  และค่า  $V_{DS}$  สำหรับ NMOS ถ้า  $(V_{GS} - V_T)$  เป็นศูนย์หรือเป็นค่าลบ มอสทรานซิสเตอร์จะอยู่ในช่วงไม่นำกระแส (Cut-off)

$$I_D = 0 \quad \text{เมื่อ } (V_{GS} - V_T) \leq 0 \quad (2.2)$$

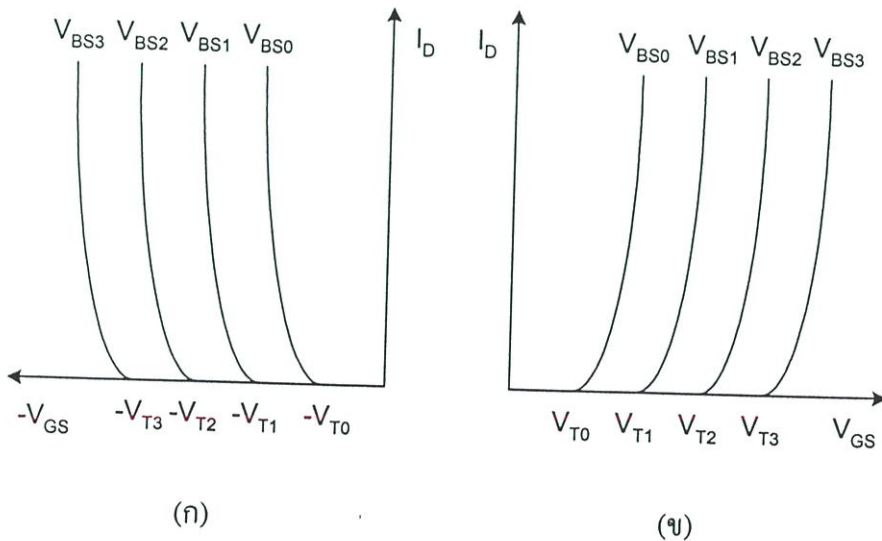
ในช่วงไม่นำกระแสนี้ ช่องนำกระแสจะทำตัวเหมือนวงจรเปิด (Open Circuit) ถ้า  $(V_{GS} - V_T) > 0$  และ  $0 < (V_{DS}) < (V_{GS} - V_T)$  แล้วมอสทรานซิสเตอร์จะอยู่ในช่วงของการนำกระแสที่ไม่อิ่มตัว (Non-Saturation) ดังนั้นความสัมพันธ์ระหว่างกระแส  $I_D$  กับแรงดัน  $V_{DS}$  จะแสดงได้ดังสมการที่ (2.2)

ถ้า  $(V_{GS} - V_T) > 0$  และ  $V_{DS} \geq (V_{GS} - V_T)$  แล้วมอสทรานซิสเตอร์จะทำงานในช่วงของการนำกระแสอิ่มตัว (Saturation) ทำให้สมการความสัมพันธ์ระหว่างกระแส  $I_D$  กับแรงดัน  $V_{DS}$  จะแสดงได้ดังสมการที่ (2.3) กราฟแสดงคุณสมบัติของมอสทรานซิสเตอร์แสดงดังรูปที่ 2.5

$$I_D = \frac{KW}{2L} (V_{GS} - V_T)^2 \tag{2.3}$$



รูปที่ 2.5 กราฟแสดงคุณสมบัติของมอสทรานซิสเตอร์



รูปที่ 2.6 กราฟแสดงความสัมพันธ์ระหว่าง  $I_D$  แรงดัน  $V_{GS}$  (ก) ที่เซลล์แชนแนลมอสทรานซิสเตอร์ (ข) เอ็นแชนแนลมอสทรานซิสเตอร์

คุณสมบัติของมอสทรานซิสเตอร์ที่สำคัญอีกอย่างหนึ่งคือการแสดงความสัมพันธ์ระหว่าง  $I_D$  กับ  $V_{GS}$  โดยใช้สมการที่ (2.2) ดังรูปที่ 2.5 คุณสมบัติของมอสทรานซิสเตอร์แบบนี้ถูกเรียกว่า ทรานส์คอนดักเตอร์จากรูปที่ 2.6 เป็นการแสดงผลของศักดาระหว่างซอร์สกับฐานรอง ( $V_{SB}$ ) ขณะที่  $V_{SB}$  มีการเพิ่มขึ้นค่าของแรงดันขีดเริ่ม ( $V_T$ ) สำหรับมอสทรานซิสเตอร์แบบเอ็นแชนแนลจะเพิ่มขึ้นซึ่งเป็นผลทำให้ค่าของ  $V_{GS}$  ที่จะทำให้กระแส  $I_D$  ไหลคงที่ ที่ค่า ๆ หนึ่งเพิ่มขึ้นตามด้วย แต่สำหรับมอสทรานซิสเตอร์แบบพีแชนแนลขณะที่  $V_{SB}$  มีการเพิ่มขึ้น ค่าของแรงดัน  $V_T$  จะมีค่าเป็นลบเพิ่มขึ้น ซึ่งเป็นผลทำให้ค่าของ  $V_{GS}$  ที่จะทำให้ค่ากระแส  $I_D$  ไหลคงที่ มีค่าเป็นลบเพิ่มขึ้น

## 2.5 แบบจำลองของมอสทรานซิสเตอร์

ในปัจจุบันนี้ได้มีการใช้โปรแกรมสำเร็จรูป วิเคราะห์และเลียนแบบการทำงานของวงจรต่าง ๆ กันอย่างกว้างขวาง โปรแกรม Spice (Simulation Program with Integrated Circuit Emphasis) เป็นโปรแกรมหนึ่งซึ่งถูกใช้มากและเป็นที่ยอมรับ โปรแกรมนี้ถูกคิดค้นและพัฒนาจากมหาวิทยาลัย Berkeley ที่รัฐแคลิฟอร์เนีย (California) ประเทศสหรัฐอเมริกา ในโปรแกรม Spice ได้แบ่งรูปแบบจำลอง (Model) การทำงานของมอสทรานซิสเตอร์ออกเป็น 3 รูปแบบคือ LEVEL 1, LEVEL 2 และ LEVEL 3

LEVEL 1 เป็นแบบจำลองการทำงานของมอสทรานซิสเตอร์แบบพื้นฐานที่มีความยาวของแชนแนลมากกว่า 10 ไมครอนขึ้นไป ใช้ประโยชน์เพื่อยืนยันความเป็นจริงที่จะไม่เกิดความผิดพลาด (Error) ขึ้นถึงแม้จะใช้การคำนวณด้วยมือหรือจากเครื่องคิดเลข

LEVEL 2 มีความถูกต้องมากกว่า LEVEL 1 คือ โมเดลนี้ออกแบบมาเพื่อปรับปรุงแก้ไขพฤติกรรม โดยเฉพาะอย่างยิ่งกับอุปกรณ์ที่มีขนาดแชนแนลเล็ก ซึ่งมีความยาวของแชนแนลหรือ  $L$  น้อยกว่า 3 ไมครอน ซึ่งเป็นลักษณะ Short Channel Effects ที่เกิดขึ้นในการพิจารณาใน 1 มิติ (One-Dimensional) หรือถ้าพิจารณาใน 2 มิติ (Two-Dimensional) จะคำนึงถึงผลของอุปกรณ์ที่มีความกว้างแชนแนลหรือ  $W$  น้อยกว่า 4 ไมครอน ซึ่งเป็นผลของ Narrow-Width Effect ที่เกิดขึ้นจากผลกระทบกับอุปกรณ์ที่มีขนาดแชนแนลเล็กดังที่กล่าวมาเป็นผลรวมที่เรียกว่า Second-Order Effects และอีกประการหนึ่งใน LEVEL 2 จะใช้เวลาที่ CPU คำนวณการเปลี่ยนแปลงการทำงานของมอสทรานซิสเตอร์ระหว่างช่วงการนำกระแสอิ่มตัวและช่วงการนำกระแสไม่อิ่มตัวมากขึ้น เพราะประกอบด้วย Rooting Routine ของสมการซึ่งมีความซับซ้อนอยู่จำนวนมาก (สมการดังกล่าว ไม่เหมาะสมกับการวิเคราะห์ด้วยมือหรือเครื่องคิดเลขได้)

LEVEL 3 เป็นแบบจำลองการทำงานของมอสทรานซิสเตอร์ ซึ่งออกแบบขึ้นโดยอาศัยผลจากการทดลอง, การสังเกตพฤติกรรมที่เกิดขึ้นและประสบการณ์ความชำนาญ (Semi-Empirical) เพื่อปรับปรุงค่าพารามิเตอร์ต่าง ๆ ให้มีความเหมาะสม (พารามิเตอร์จะไม่แน่ชัด เข้าใจได้ยาก พารามิเตอร์อาจจะต้องมีการปรับปรุงให้ดีขึ้นเพื่อความเหมาะสมอยู่เสมอ) ใน LEVEL3 ได้มีการลดเวลาการคำนวณเปลี่ยนแปลงระหว่าง รอยต่อของช่วงการนำกระแสอิ่มตัว และช่วงการนำกระแสไม่อิ่มตัว

## 2.6 ผลของอุณหภูมิในมอสทรานซิสเตอร์

ผลของอุณหภูมิที่มีการเปลี่ยนแปลงมีผลให้กระแสเดรนในมอสเฟทมีการเปลี่ยนแปลงเกิดขึ้น อันเนื่องมาจากว่ามีพารามิเตอร์ที่สำคัญ 2 ตัว ที่มีผลขึ้นกับอุณหภูมิซึ่งได้แก่

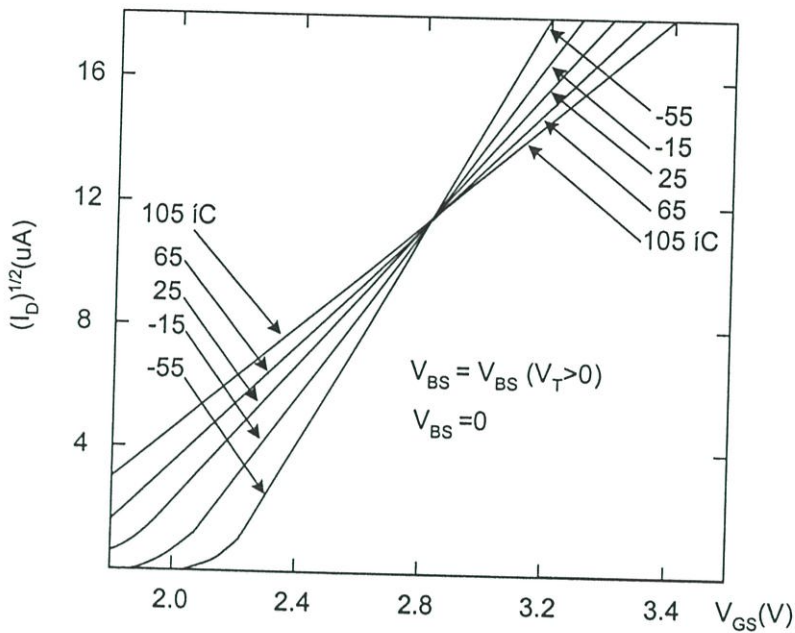
1. ค่าของสภาพความคล่องตัว หรือ  $\mu$  ซึ่งขึ้นกับอุณหภูมิดังสมการ (2.4) โดยที่ค่าของ  $T_r$  ในสมการเป็นค่าของอุณหภูมิห้อง (Room Absolute Temperature) และ  $K_3$  เป็นค่าคงที่มีค่าอยู่ระหว่าง 1.5 ถึง 2.0 จากสมการจะพบว่า  $\mu(T)$  จะมีค่าลดลงเมื่ออุณหภูมิเพิ่มขึ้น

$$\mu(T) = \mu(T_r) \left( \frac{T}{T_r} \right)^{-K_3} \quad (2.4)$$

2. ค่าของแรงดันขีดเริ่ม หรือ  $V_T$  ซึ่งมีสมการแสดงความสัมพันธ์กับอุณหภูมิต่างกันแสดงในสมการที่ (2.5) โดยมีค่าของ  $K_4$  เป็นค่าคงที่มีค่าอยู่ระหว่าง 0.5 mV/K (มิลลิโวลต์ต่อเคลวิน) ถึง 4 mV/K จากสมการจะพบว่าค่า  $V_T(T)$  จะมีค่าลดลงเมื่ออุณหภูมิเพิ่มขึ้น

$$V_T(T) = V_T(T_r) - K_4(T - T_r) \quad (2.5)$$

ตัวอย่างหนึ่งที่แสดงให้เห็นความสัมพันธ์ระหว่างกระแสเดรนของมอสทรานซิสเตอร์ที่มีการทำงานช่วงอิ่มตัว (Saturation Region) กับผลของอุณหภูมิที่มีการเปลี่ยนแปลงเกิดขึ้นดังแสดงในรูปที่ 2.7 จากรูปที่ 2.7 จะเห็นว่ากระแสเดรนมีค่าขึ้นอยู่กัอุณหภูมิซึ่งกราฟที่ปรากฏจะมีลักษณะเป็นเส้นตรง โดยมีค่าของความชัน ( $\sqrt{I_D / V_{GS}}$ ) ที่แตกต่างกันโดยที่อุณหภูมิต่ำจะมีค่าของ  $\mu(T)$  และ  $V_T(T)$  มีค่ามาก ซึ่งการเปลี่ยนแปลงของ  $\mu(T)$  จะมีมากกว่าการเปลี่ยนแปลงของ  $V_T(T)$  ดังแสดงให้เห็นในสมการ (2.4) และ (2.5) ตามลำดับ และจากสมการที่ (2.6) จะแสดงให้เห็นความสัมพันธ์ระหว่างการเปลี่ยนแปลงค่ากระแส  $I_D$  ตามค่า  $\mu(T)$  ได้ดังในสมการที่ (2.6) ทำให้ความชันซึ่งแสดงในสมการ (2.6) มีค่ามากเมื่ออุณหภูมิต่ำ และเมื่อมีอุณหภูมิสูงขึ้นจากเดิม ค่าของ  $\mu(T)$



รูปที่ 2.7 กราฟแสดงความสัมพันธ์ระหว่าง  $\sqrt{I_D}$  กับ  $V_{GS}$  ของมอสทรานซิสเตอร์ที่มีค่าของ  $V_T$  มากกว่าศูนย์และไบอัสให้  $V_{SB} = 0$ ,  $V_{DS} = V_{GS}$  เมื่อมีการเปลี่ยนแปลงของอุณหภูมิเกิดขึ้น

และ  $V_T(T)$  จะมีค่าน้อยลงทำให้ค่าความชันระหว่าง  $\sqrt{I_D}$  กับ  $V_{GS}$  มีค่าน้อยลง เพราะฉะนั้นจะเห็นได้ว่าเมื่อ MOS มีการทำงานในช่วงอิมิตัวที่อุณหภูมิสูง ๆ การเปลี่ยนแปลงของกระแสเดรนมีค่าเปลี่ยนไปไม่มากนักเมื่อ  $V_{GS}$  มีการเปลี่ยนแปลงไปอย่างมากอันเนื่องมาจากค่าความชันของ  $(\sqrt{I_D}/V_{GS})$  มีค่าน้อย

$$\sqrt{I_D} = \sqrt{\mu(T)} \left( \frac{WC_{ox}}{2L} \right)^{1/2} (V_{GS} - V_T(T)) \quad , V_{GS} > V_T \quad (2.6)$$

ดังนั้นความชันของกราฟเป็น

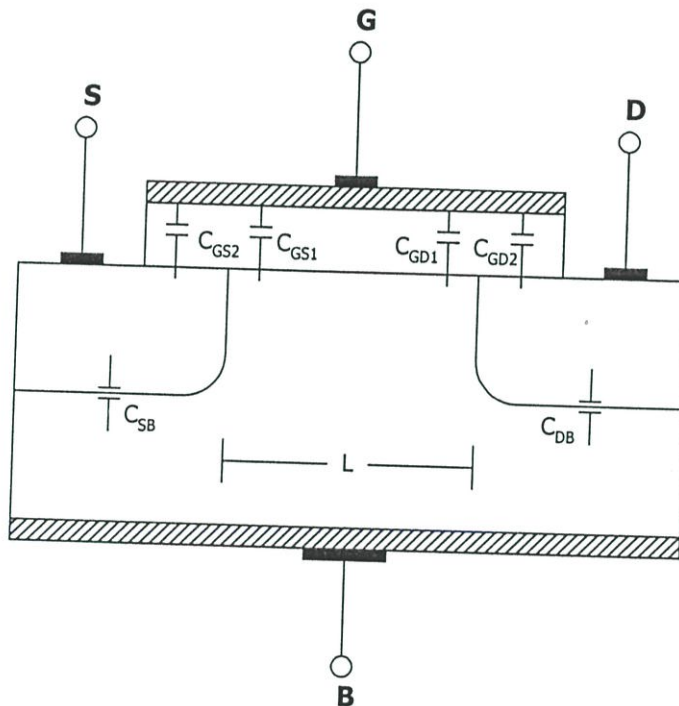
$$\frac{\sqrt{I_D}}{V_{GS}} = \sqrt{\mu(T)} \left( \frac{WC_{ox}}{2L} \right)^{1/2} \left( 1 - \frac{V_T(T)}{V_{GS}} \right) \quad (2.7)$$

## 2.7 การวิเคราะห์หม้อสทรานซิสเตอร์

### 2.7.1 การวิเคราะห์หาค่าคาปาซิแตนซ์แฝงในหม้อสทรานซิสเตอร์

มีคาปาซิแตนซ์หลายค่าที่เกี่ยวข้องกับโครงสร้างของหม้อสทรานซิสเตอร์ ซึ่งสามารถได้ดังรูปที่

2.8 โดยแสดงเป็นภาพตัดขวาง



รูปที่ 2.8 แสดงคาปาซิแตนซ์ในหม้อสทรานซิสเตอร์

จากรูปที่ 2.8 ค่าคาปาซิแตนซ์จากขาเกตถึงขาซอร์สรวมทั้งหมดหาได้จาก

$$C_{GS} = C_{GS1} + C_{GS2} \quad (2.8)$$

$C_{GS1}$  คือค่าคาปาซิเตอร์ระหว่างเกตและอ็อกไซด์ ซึ่งมี 2 ลักษณะ

$$C_{GS1} = C_{OX1} WL \left\{ 1 - \left[ \frac{V_{GS} - V_{TH} - V_{DS}}{1(V_{GS} - V_{TH})mV_{DS}} \right]^2 \right\} ; \text{Non-sat} \quad (2.9)$$

$C_{GS2}$  คือความจุไฟฟ้าแฝงที่หาได้จาก  $C_{GS2} = C_{OX1} W X_{ji}$  ส่วนคาปาซิแตนซ์รวมจากขาเกตถึงเดรน ( $C_{GD}$ ) หาได้จาก

$$C_{GD} = C_{GD1} + C_{GD2} \quad (2.11)$$

ซึ่งค่าคาปาซิแตนซ์ของเกตออกไซด์ หาได้จาก

$$C_{GD1} = C_{OX1} WL \left\{ 1 - \left[ \frac{V_{GS} - V_{TH} - V_{DS}}{1(V_{GS} - V_{TH})mV_{DS}} \right]^2 \right\} ; \text{Non-sat} \quad (2.12)$$

$$C_{GD1} = 0 : \text{sat} \quad (2.13)$$

ส่วนค่าคาปาซิแตนซ์แฝง (Parasitic capacitance) หาได้จาก

$$C_{GD2} = C_{OX1} W X_{ji} \quad (2.14)$$

$C_{SB}$  และ  $C_{DB}$  คือ คาปาซิแตนซ์ที่รอยต่อ (PN junction) ระหว่างชาซอร์สและโครงสร้าง (Body หรือ Substrate,  $C_{SB}$ ) ส่วน  $C_{DB}$  คือ คาปาซิแตนซ์ระหว่างชาเดรนและโครงสร้าง (Body) หาได้จาก

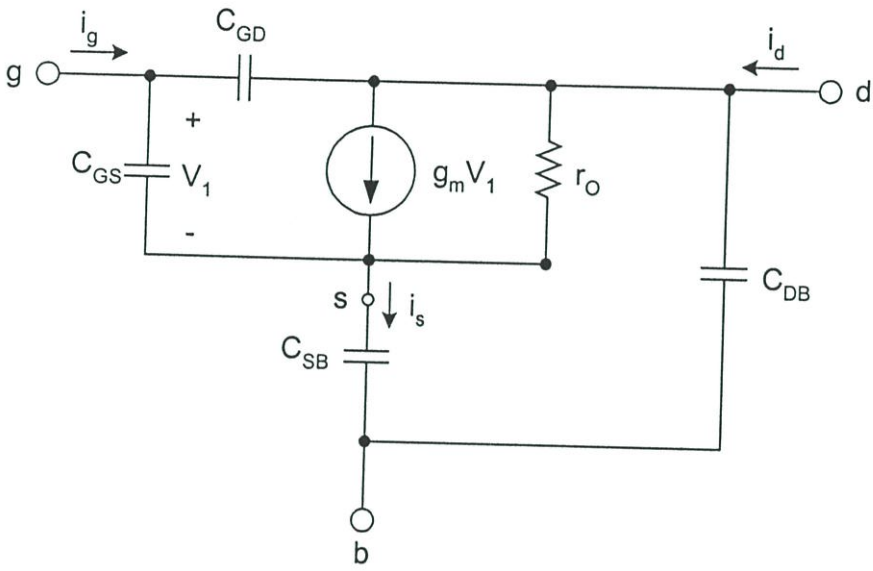
$$C_{SB}(V_{SB}) = \frac{C_{SB}(0)}{(1 + V_{SB} / \phi_i)^{1/2}} \quad (2.15)$$

$$C_{DB}(V_{DB}) = \frac{C_{DB}(0)}{(1 + V_{DB} / \phi_i)^{1/2}} \quad (2.16)$$

ซึ่ง  $C_{SB}(0)$  และ  $C_{DB}(0)$  คือ คาปาซิแตนซ์ขณะยังไม่มีกรไบอัส (Zero Bias)

2.7.2 การวิเคราะห์สัญญาณขนาดเล็ก

ในรูปที่ 2.9 แสดงวงจรสมมูลของการวิเคราะห์สัญญาณขนาดเล็กสำหรับมอสทรานซิสเตอร์ทั้งในช่วงอิมิต์และไม้อิมิต์



รูปที่ 2.9 แสดงวงจรสมมูลของการวิเคราะห์สัญญาณขนาดเล็กสำหรับมอสทรานซิสเตอร์

ค่าความนำหาได้จาก

$$g_m = \frac{dI_d}{dV_{GS}} \Big|_{V_{GS}=0} = \begin{cases} \frac{\mu_n C'_{ox} W}{L} V_{DS} & ; V_{DS} < V_{GS} - V_{TH} \\ \frac{\mu_n C'_{ox} W}{L} (V_{GS} - V_{TH})(1 + \lambda V_{DS}) & ; V_{DS} \geq V_{GS} - V_{TH} \end{cases} \quad (2.17)$$

ในช่วงอิมิต์เขียนสมการได้เป็น

$$g_m = \frac{2I_d}{V_{GS} - V_{TH}} \approx \sqrt{2\mu_n C'_{ox} \frac{W}{L} I_d} \quad (2.18)$$

ถ้า  $\lambda V_{ds} \ll 1$  ค่าความนำจะเป็นรากกำลังที่สองของกระแสเดรน

ส่วนค่าความต้านทานด้านเข้าพุทหาได้จาก

$$\frac{1}{r_o} = g_o = \left. \frac{dI_d}{dV_{DS}} \right|_{V_{GS}=0} = \begin{cases} \frac{\mu_n C_{OX} W}{L} (V_{GS} - V_{TH} - V_{DS}) & ; V_{DS} < V_{GS} - V_{TH} \\ \mu_n & ; V_{DS} \geq V_{GS} - V_{TH} \end{cases} \quad (2.19)$$

### 2.7.3 วิเคราะห์หาค่าความถี่คัทออฟของทรานซิสเตอร์

ค่าความถี่คัทออฟเมื่ออัตราขยายเป็นหนึ่งจะเหมือนกับ JFET นั่นคือ

$$F_T = \frac{g_m}{2\pi(C_{GS} + C_{GD})} \quad (2.20)$$

จากสมการที่ (2.20) สำหรับค่าความนำ ( $g_m$ ) ในช่วงอิมิตัว (เมื่อ  $V_{DS} \ll 1$ ) สามารถหาค่าความถี่คัทออฟ ( $F_T$ ) ได้จาก

$$F_T = \frac{\mu_n (V_{GS} - V_{TH})}{4\pi L^2 \left( \frac{1}{3} + \frac{X_{jl}}{L} \right)} ; V_{DS} \geq V_{GS} - V_{TH} \quad (2.21)$$

ซึ่งจะพบว่าสมการที่ (2.8)-(2.10) และสมการ (2.11)-(2.14) ใช้หาค่า  $C_{GS}$  และ  $C_{GD}$  ตามลำดับส่วนสมการที่ (2.20) เป็นการทดสอบพฤติกรรมของมอสทรานซิสเตอร์ที่ความถี่สูง ซึ่งจะเปลี่ยนตามความยาวของแชนแนล ( $L$ ) ยกกำลังสอง ซึ่งถ้าขบวนการผลิต สามารถลดความยาว ( $L$ ) ได้ก็จะมีผลต่อขนาดของอุปกรณ์ และความเร็วในการทำงาน

## 2.8 สรุป

ในบทนี้ได้กล่าวถึงเรื่องเกี่ยวกับมอสทรานซิสเตอร์เป็นหลักโดยได้กล่าวถึง โครงสร้างการทำงานและสมการที่เกี่ยวข้องเป็นสำคัญ จากนั้นได้ทำการเปรียบเทียบข้อดีและข้อเสียของมอสเมื่อเทียบกับไบโพลาร์ทรานซิสเตอร์ แบบจำลองของมอสเฟตที่ใช้ในการเลียนแบบการทำงานด้วยโปรแกรมคอมพิวเตอร์และผลของอุณหภูมิที่มีต่อมอสทรานซิสเตอร์ และสุดท้ายการวิเคราะห์มอสทรานซิสเตอร์ในด้านต่าง ๆ เช่น การวิเคราะห์หาค่าความจุไฟฟ้าแฝง การวิเคราะห์สัญญาณขนาดเล็ก เป็นต้น

## บทที่ 3

# หลักการของวงจรกำลังสองสัญญาณ

### 3.1 บทนำ

ที่ผ่านมาได้มีบทความวิจัยที่นำเสนอวงจรสร้างกระแสกำลังสองมาแล้วหลายบทความซึ่งแต่ละบทความต่างก็ใช้วิธีการที่แตกต่างกันออกไป เช่น วงจรสร้างกระแสกำลังสองโดยใช้ออปแอมป์ [16] วงจรสร้างกระแสกำลังสองโดยใช้วงจรคูณสัญญาณ [4] วงจรสร้างกระแสกำลังสองที่ใช้วงจรสายพานกระแส วงจรสร้างกระแสกำลังสองที่ใช้หลักการวงจรทรานส์ลิเนียร์ [15] วงจรต่าง ๆ ที่กล่าวมาต่างก็มีความเที่ยงตรงมีช่วงปฏิบัติงานที่กว้างและมีช่วงความถี่ปฏิบัติงานกว้าง แต่เนื่องจากวงจรเหล่านี้ใช้อุปกรณ์ที่มีขนาดใหญ่ เช่น ออปแอมป์ วงจรคูณสัญญาณ วงจรสายพานกระแส จึงทำให้วงจรที่ออกแบบมีขนาดใหญ่ตามไปด้วยอีกทั้งวงจรยังใช้แหล่งจ่ายค่อนข้างสูงอีกด้วยซึ่งในปัจจุบันนี้ค่อนข้างให้ความสำคัญกับสิ่งเหล่านี้มาก

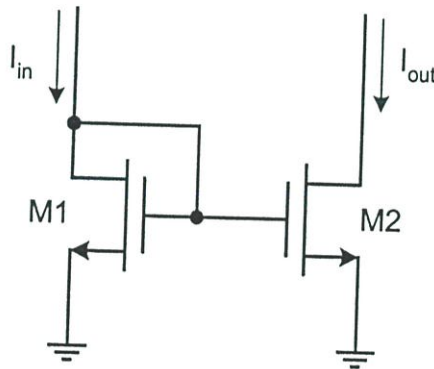
สำหรับในบทนี้จะกล่าวถึงหลักการของวงจรกำลังสองที่ทำงานในโหมดกระแส วงจรต่าง ๆ ที่ใช้เป็นส่วนประกอบของวงจร เช่น วงจรสะท้อนกระแส การต่อวงจรแบบ Back-to-Back และผลของ Body effect

### 3.2 วงจรสะท้อนกระแส

วงจรสะท้อนกระแส (Current mirror) สามารถทำได้โดยใช้อุปกรณ์ประเภทแอกทีฟ ซึ่งวงจรสะท้อนกระแสนี้คือวงจรที่มีความสำคัญกับวงจรรวมประเภทอนาล็อกที่สามารถนำมาใช้เป็นตัวไบอัสกระแสและเป็นโหลดของวงจรขยายสัญญาณ การใช้วงจรจ่ายกระแสในการไบอัสวงจรจะทำให้วงจรไม่มีความไวต่อการเปลี่ยนแปลงของแหล่งจ่ายและอุณหภูมิที่เปลี่ยนแปลงและเมื่อนำไปสร้างเป็นวงจรรวมวงจรจ่ายกระแสจะใช้พื้นที่ของชิปน้อยกว่าตัวต้านทานและเมื่อใช้เป็น โหลดของวงจรขยายสัญญาณ ค่าความต้านทานที่สูงของวงจรจ่ายกระแสจะทำให้วงจรมีอัตราขยายที่สูงที่แหล่งจ่ายแรงดันต่ำ

#### 3.2.1 วงจรสะท้อนกระแสแบบพื้นฐาน

วงจรสะท้อนกระแสแบบพื้นฐานสามารถแสดงได้ดังรูปที่ 3.1 โดยมีทรานซิสเตอร์ M1 ถูกต่อเป็นเหมือนไดโอดเพื่อทำหน้าที่สร้างกระแสอ้างอิงและสะท้อนมาที่ทรานซิสเตอร์ M2 ซึ่งเป็นกระแสทางเข้าพุทที่สามารถนำไปใช้งานในรูปแบบต่าง



รูปที่ 3.1 แสดงวงจรสะท้อนกระแสแบบพื้นฐาน

ส่วนความสัมพันธ์ของกระแสอินพุทและเอาพุทของวงจรสะท้อนกระแสที่ใช้ทรานซิสเตอร์ในรูปที่ 3.1 จะหาได้เมื่อทรานซิสเตอร์ทำงานในช่วงอิมิตัวซึ่งจะสามารถเขียนสมการกระแสครนได้คือ

$$I_D = \frac{\mu_n C_{OX} W}{2L} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad (3.1)$$

สมมติว่า  $I_{in} = I_{D1}$  และ  $V_{GS1} = V_{GS2} = V_{GS}$  ดังนั้นจะได้ความสัมพันธ์

$$I_{out} = \frac{(W/L)_2}{(W/L)_1} I_{in} \left( \frac{1 + \lambda V_{DS2}}{1 + \lambda V_{GS}} \right) \quad (3.2)$$

$\lambda$  คือ Channel length modulation กระแสเข้าพุทจะเปลี่ยนแปลงเมื่อปรับเปลี่ยนค่า  $W/L$  ของมอสทรานซิสเตอร์ซึ่งตามปกติค่า  $L$  จะถูกกำหนดไว้ ส่วนค่า  $W$  จะเปลี่ยนแปลงไป สมมติว่ามอสทรานซิสเตอร์ทั้งสองตัวมีคุณสมบัติเหมือนกันทุกประการจะสามารถเขียนสมการได้

$$\frac{I_{out}}{I_{in}} = B = \frac{(W/L)_2}{(W/L)_1} \quad (3.3)$$

$B$  คืออัตราส่วนระหว่างกระแสเข้าพุทต่อกระแสอินพุท สำหรับวงจรสะท้อนกระแสในทางอุดมคติควรมีคุณสมบัติดังนี้

- อัตราส่วนกระแส  $B$  มีความถูกต้อง จะใช้ได้โดยอัตราส่วน  $W/L$  และเป็นอิสระจากอุณหภูมิ
- ความต้านทานทางเข้าพุทมีค่าสูงมาก ( $R_{out}$  มีค่าสูงและ  $C_{out}$  มีค่าต่ำ) ผลก็คือจะทำให้กระแสเข้าพุทเป็นอิสระจากรงคั้นเข้าพุท DC และ AC
- ความต้านทานทางอินพุท ( $R_{in}$ ) ต่ำมาก ๆ
- แรงคั้นเข้าพุทมีค่าน้อยที่สุด

เมื่อพิจารณาในแบบสัญญาณขนาดเล็กทางเอซี (AC small signal) ความสัมพันธ์ระหว่างกระแสเข้าพุทและอินพุทสามารถเขียนได้

$$I_{out} = \frac{g_{m2}}{g_{m1}} I_{in} \quad (3.4)$$

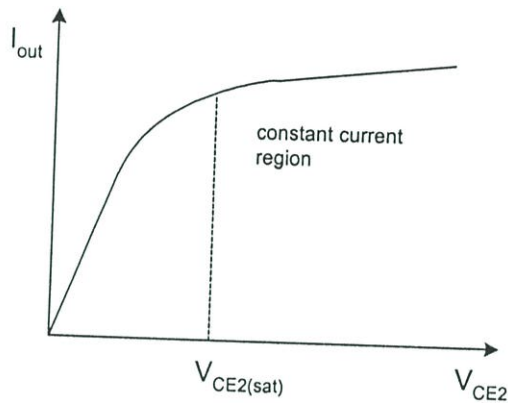
โดยที่  $g_{mi}$  คือค่าทรานส์คอนดักแตนซ์ของสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ตัวที่  $i$

จากสมการที่ (3.2) ถึงสมการที่ (3.4) จะเห็นว่ากระแสสะท้อนกระแสจะถูกค้ำมากที่สุดถ้ามอสทรานซิสเตอร์ทั้งสองตัวมีคุณสมบัติเหมือนกันมากที่สุด

ส่วนความต้านทานทางด้านเข้าพุทของวงจรมีค่าเท่ากับ

$$r_{out} = \frac{1}{g_{ds2}} \quad (3.5)$$

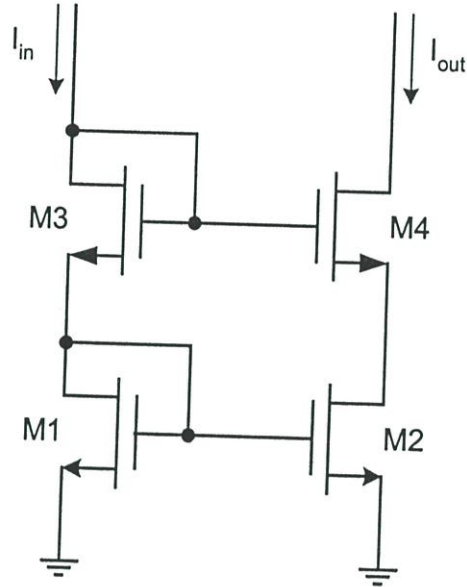
เมื่อ  $g_{ds2}$  คือค่าความนำระหว่างแตรนและซอร์สมอสทรานซิสเตอร์ M2



รูปที่ 3.2 แสดงคุณสมบัติกระแสเข้าพุท

### 3.2.2 วงจรสะท้อนกระแสแบบคาคโคด

ความผิดพลาดของวงจรสะท้อนกระแสที่สะท้อนกระแสผิดพลาดเกิดจากความต้านทานทางเข้าพุทของมอสทรานซิสเตอร์มีค่าจำกัด ซึ่งจะมีผลทำให้กระแสเข้าพุทเปลี่ยนแปลงเพราะแรงดันเข้าพุทไม่คงที่ซึ่งความผิดพลาดนี้สามารถแสดงได้ดังรูปที่ 3.2 กระแสที่เปลี่ยนแปลงไปเนื่องจากแรงดันนี้เกิดจากความต้านทานทางเข้าพุทของวงจรสะท้อนกระแสเอง ซึ่งวงจรสะท้อนกระแสแบบพื้นฐานจะใ้การสะท้อนกระแสแบบเบื้องต้นการเพิ่มค่าความต้านทานทางเข้าพุทมีหลายวิธีหนึ่งในหลายวิธีคือใช้วิธีการต่อมอสทรานซิสเตอร์แบบคาคโคดดังนั้นจะเรียกววงจรสะท้อนกระแสแบบนี้ว่าวงจรสะท้อนกระแสแบบคาคโคด



รูปที่ 3.3 แสดงวงจรจ่ายกระแสแบบคาสโคด

วงจรสะท้อนกระแสแบบคาสโคดที่ใช้มอสทรานซิสเตอร์ที่แสดงดังรูปที่ 3.3 ความสัมพันธ์ระหว่างกระแส  $I_{out}$  และ  $I_{in}$  ที่แสดงอยู่ในรูปของสัญญาณขนาดเล็กละสามารถแสดงได้

$$I_{out} = -\frac{g_{m2}g_{m3}}{g_{m1}g_{m4}} I_{in} \quad (3.6)$$

และค่าความต้านทานทางเข้าพุทเมื่อพิจารณาที่ขาเดรนของมอสทรานซิสเตอร์ M3 จะมีค่าเท่ากับ

$$r_{out} = r_{d2} + r_{d3} + g_{m3}r_{d2}r_{d3} = g_{m3}r_{d2}r_{d3} \quad (3.7)$$

เมื่อ  $r_{di}$  คือค่าความต้านทานระหว่างขาเดรนและขาซอร์สของมอสทรานซิสเตอร์  $M_i$

### 3.2.3 วงจรสะท้อนกระแสแบบ Wilson

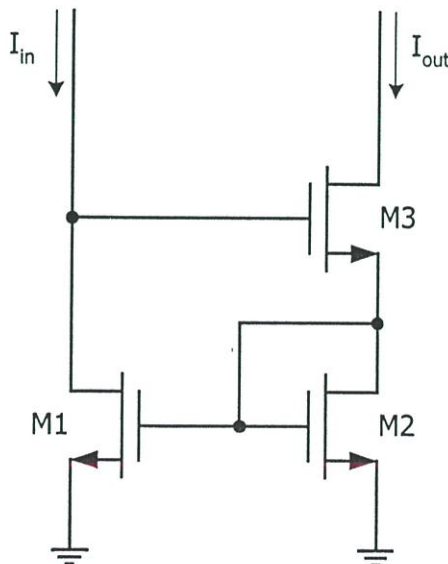
วงจรสะท้อนกระแสแบบ Wilson เป็นการปรับปรุงวงจรสะท้อนกระแสแบบพื้นฐานเพื่อให้วงจรมีความต้านทานทางเข้าพุทสูงขึ้นซึ่งวงจรสามารถแสดงได้ดังรูปที่ 3.4 โดยลักษณะของวงจรจะใช้ทรานซิสเตอร์หนึ่งตัวต่อเป็นไดโอดเพื่อใช้เป็นตัวป้อนกลับแบบลบให้กับส่วนทางเข้าพุทซึ่งจะช่วยรักษาเสถียรภาพของกระแส  $I_{out}$  ต่อ  $I_{in}$  วงจรสะท้อนกระแสแบบ Wilson ที่แสดงดังรูปที่ 3.4 ความสัมพันธ์ระหว่างกระแสทางอินพุทและเข้าพุทโดยพิจารณาอยู่ในรูปสัญลักษณ์ขนาดเล็กสามารถเขียนได้

$$I_{out} = -\frac{g_{m2}}{g_{m1}} I_{in} \quad (3.8)$$

และความต้านทานทางเข้าพุทของวงจรสะท้อนกระแสแบบ Wilson คือ

$$r_{out} = r_{d2} + r_{d3} + \left[ \frac{1 + g_{m3}r_{d3} + g_{m1}g_{m3}r_{d1}r_{d3}}{1 + g_{m2}r_{d2}} \right] \quad (3.9)$$

วงจรสะท้อนกระแสแบบ Wilson ในรูปที่ 3.4 คือวงจรในแบบแรก นอกจากนี้วงจรสะท้อนกระแสแบบ Wilson ยังได้รับการปรับปรุงให้มีคุณสมบัติดีขึ้นแต่สมการกระแสที่อินพุทเข้าพุทและความต้านทานทางเข้าพุทยังคงเหมือนเดิม

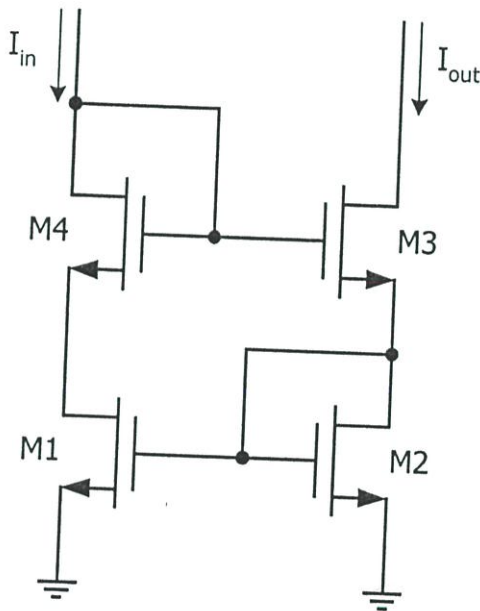


รูปที่ 3.4 แสดงวงจรสะท้อนกระแสแบบ Wilson

จากวงจรสะท้อนกระแสทั้งสามแบบวงจรที่มีความเหมาะสมกับวงจรประเภทใช้แหล่งจ่ายแรงดันต่ำคือวงจรสะท้อนกระแสแบบพื้นฐานเพราะถ้าใช้วงจรสะท้อนกระแสที่ใช้มอสทรานซิสเตอร์ต่อแบบคาบโคคจะทำให้มีช่วงปฏิบัติการของวงจรแคบ โดยเฉพาะเมื่อมอสทรานซิสเตอร์ทำงานในช่วงอิมิตัว

### 3.2.4 วงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุง

วงจรสะท้อนกระแสแบบ Wilson ที่แสดงในรูปที่ 3.4 ยังมีข้อเสียคือแรงดัน  $V_{DS1}$  ไม่เท่ากับ  $V_{DS2}$  โดยจะมีค่าแตกต่างกันอยู่หนึ่งแรงดัน  $V_{GS}$  ซึ่งจะมีผลทำให้กระแส  $I_{in}$  และ  $I_{out}$  ไม่เท่ากัน ดังนั้นจึงได้เพิ่มทรานซิสเตอร์ที่ต่อเป็นไดโอดเข้าไปอีกตัวหนึ่งเพื่อลดค่าแรงดันดังกล่าวโดยวงจรสามารถแสดงได้ดังรูปที่ 4.5 สำหรับคุณสมบัติกระแส  $I_{in}$  และ  $I_{out}$  และอื่น ๆ ยังคงเหมือนเดิม



รูปที่ 3.5 แสดงวงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุง

### 3.3 ค่าผลกระทบจากโครงสร้าง (Body effect)

แรงดันแทรกโซลของมอสทรานซิสเตอร์จะขึ้นอยู่กับศักย์ไฟฟ้าระหว่างขาซอร์สของมอสทรานซิสเตอร์และโครงสร้าง (body) จากรูปที่ 3.6 แสดงลักษณะเมื่อโครงสร้างของมอสทรานซิสเตอร์ชนิด N-Channel ต่ออยู่กับกราวด์และขาซอร์สของมอสทรานซิสเตอร์ถูกต่ออยู่กับกราวด์และขาซอร์สของมอสทรานซิสเตอร์ต่อด้วยแรงดัน  $V_{BS}$  ที่มีศักย์ไฟฟ้าสูงกว่ากราวด์ เมื่อ  $V_{BS}$  มีค่าสูงขึ้นแรงดัน  $V_{GS}$

ค่าสุจะต้องถูกป้อนเข้าไปเพื่อให้สมการนอร์มาไลซ์เราสามารถแสดงความสัมพันธ์ของ  $V_T$  ต่อแรงดัน  $V_{SB}$  โดยใช้สัมประสิทธิ์ของค่าผลกระทบจากโครงสร้าง,  $\gamma$  ได้โดย

$$V_T = V_{TO} + \gamma \sqrt{|2\phi_F| + V_{BS}} - \sqrt{|2\phi_F|} \quad (3.10)$$

เมื่อ  $V_{TO}$  คือแรงดันเทรชโวลต์เมื่อ  $V_{BS} = 0$  และ  $\phi_F$  คือ Fermi potential หรือถ้า  $2\phi_F$  จะเรียกว่า surface potential ซึ่งตามปกติประมาณ 300 mV จะเห็นว่าแรงดันเทรชโวลต์จะเปลี่ยนแปลงเล็กน้อยเมื่อเพิ่มศักย์ไฟฟ้าระหว่างซอร์สและฐานรอง (substrate) ส่วนค่าผลกระทบจากโครงสร้างคือ

$$\text{Body effect parameter } \gamma = \sqrt{\frac{2\epsilon_{si} q N_{sub}}{C_{OX}}} \quad (\text{มีหน่วยเป็น } V^{1/2}) \quad (3.11)$$

โดยที่

$N_{sub}$  คือ substrate doping

$q$  คือ ประจุไฟฟ้า =  $1.602 \times 10^{-19}$  C

$C_{OX}$  คือ ค่าความหนาแน่นความจุไฟฟ้าของรอยต่อระหว่างเกตและเซนแนล

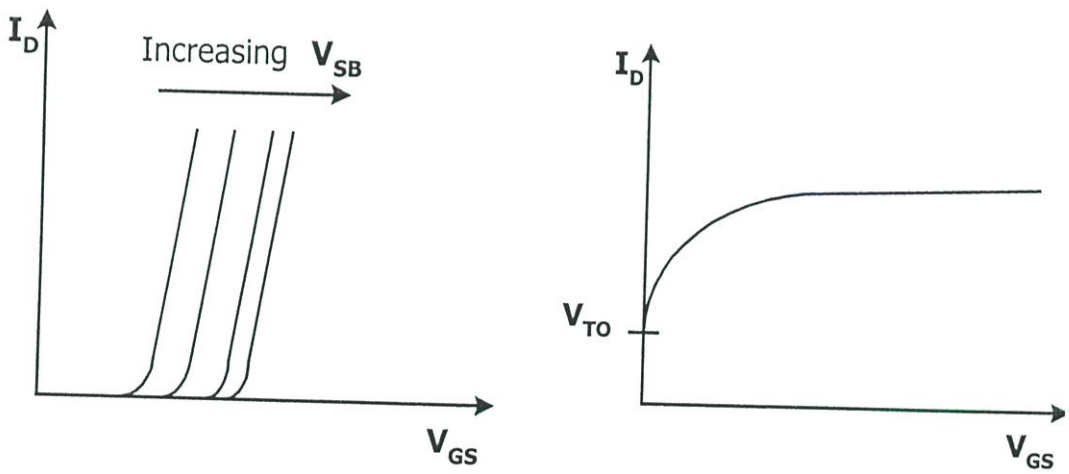
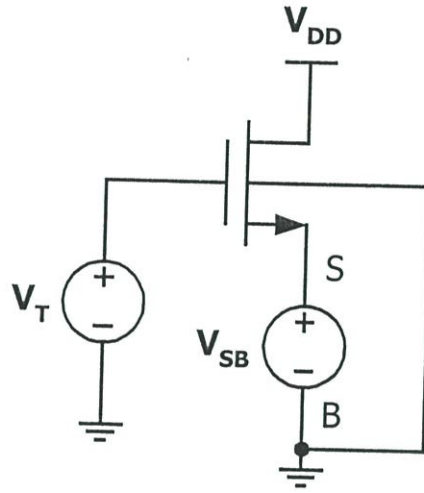
$\epsilon_{si}$  คือค่าคงที่ไดอิเล็กตริก (dielectric constant) ของซิลิกอนมีค่าประมาณ  $11.7\epsilon_0$  โดยที่  $\epsilon_0$  คือ

ค่า permittivity of free space มีค่าเท่ากับ  $8.86 \times 10^{-14}$  F/cm

จากสมการที่ (3.11) จะเห็นว่าค่า  $\gamma$  มีผลกับค่าแรงดันเทรชโวลต์โดยตรงซึ่งการเปลี่ยนแปลงของแรงดันเทรชโวลต์จะมีผลต่อการเปลี่ยนแปลงของกระแสและแรงดันของวงจร โดยตรงดังนั้นหากเราสามารถค่าพารามิเตอร์นี้ไปได้อย่างทำให้วงจรมีเสถียรภาพดีขึ้นแน่นอน ค่า  $\gamma$  นี้เป็นค่าผลกระทบอันดับที่สอง (Second order effect) ซึ่งนอกจากค่า  $\gamma$  แล้วยังมีค่าอีกหนึ่งซึ่งก็คือค่า Mobility reduction ซึ่งค่า Mobility reduction นี้จะสามารถแสดงอยู่ในพจน์ของ  $K$  (Transconductance parameter) คือ

$$K = \frac{K_0}{1 + \theta(V_{GS} - V_T)} \quad (3.12)$$

เมื่อ  $K_0 = (W/L)\mu_0 C_{OX}/2$ ,  $C_{OX}$  คือ Gate Oxide Capacitance per unit area,  $\mu_0$  คือ zero field mobility และ  $\theta$  คือค่าพารามิเตอร์ mobility สำหรับค่า Mobility reduction ในวิชานีพจน์นี้จะไม่ทำการลดทอนเพราะค่าพารามิเตอร์นี้มักจะมีความเป็นเชิงเส้นของวงจร ซึ่งบทความวิจัยที่มักจะทำการลดค่าพารามิเตอร์นี้มักจะเป็นวงจรถ่ายโอน OTA หรือวงจรถ่ายโอน  $G_m$



รูปที่ 3.6 แสดงค่าแรงดันเทรชโวลต์ที่ขึ้นอยู่กัค่า Body-effect

### 3.4 การต่อวงจรวงจรถ้าองกระแสแบบ Back-to-Back

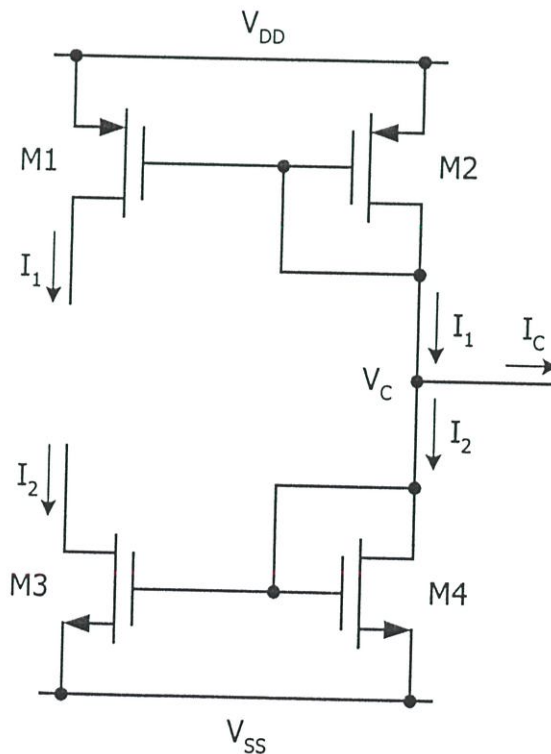
การต่อวงจรแบบ Back-to-Back [8] โดยใช้วงจรถ้าองกระแสสองวงจรถ้าองแสดงได้ดังรูปที่ 3.7 จากวงจรถ้าองที่กระแส  $I_C$  มีทิศทางไหลออกดังนั้นจึงมีศักย์เป็นบวกและเมื่อสมมติว่า  $K = K_{n1} = K_{n2} = K_{p1} = K_{p2}$  ดังนั้นจะสามารถหาความสัมพันธ์กระแสและแรงดันที่จุดต่าง ๆ ของวงจรถ้าองที่ 3.7 ได้คือ

$$I_1 = \frac{K}{2} (V_{DD} - V_C - |V_{TP}|)^2 \quad (3.13)$$

$$I_2 = \frac{K}{2} (V_C - V_{TN})^2 \quad (3.14)$$

จากรูป  $I_2 = I_1 - I_C$  ดังนั้น

$$V_C = \frac{V_{DD} - |V_{TP}| + V_{TN}}{2} - \frac{I_C}{K(V_{DD} - |V_{TP}| - V_{TN})} \quad (3.15)$$



รูปที่ 3.7 แสดงการต่อวงจรวงจรถ้าองกระแสแบบ Back-to-Back

กระแส  $I_1$  และ  $I_2$  สามารถหาได้

$$I_1 = \frac{K}{2} \left( \frac{V_{DD} - |V_{TP}| - V_{TN}}{2} + \frac{I_C}{K(V_{DD} - |V_{TP}| - V_{TN})} \right)^2 \quad (3.16)$$

$$I_2 = \frac{K}{2} \left( \frac{V_{DD} - |V_{TP}| - V_{TN}}{2} - \frac{I_C}{K(V_{DD} - |V_{TP}| - V_{TN})} \right)^2 \quad (3.17)$$

สมการที่ (3.15) และสมการที่ (3.16) เป็นสมการแสดงความสัมพันธ์ระหว่างกระแส  $I_C$  และ  $I_1$  และ  $I_2$  ตามลำดับ วงจรในรูปที่ 3.7 นี้คือวงจรพื้นฐานที่จะนำมาใช้ออกแบบเป็นวงจรกำลังสองสัญญาณกระแสต่อไป

### 3.5 สรุป

ในบทนี้ได้กล่าวถึงวงจรพื้นฐานที่จะนำมาใช้ออกแบบวงจรกำลังสองสัญญาณกระแส โดยในบทนี้ได้เริ่มจากวงจรสะท้อนกระแสแบบต่าง ๆ ผลของ Body Effect การต่อวงจรแบบ Back-to-Back โดยวงจรเหล่านี้คือวงจรที่นำมาใช้สร้างวงจรกำลังสองสัญญาณในบทต่อไป

## บทที่ 4

# วงจรกำลังสองสัญญาณกระแสที่เป็นอิสระจาก Body Effect

### 4.1 บทนำ

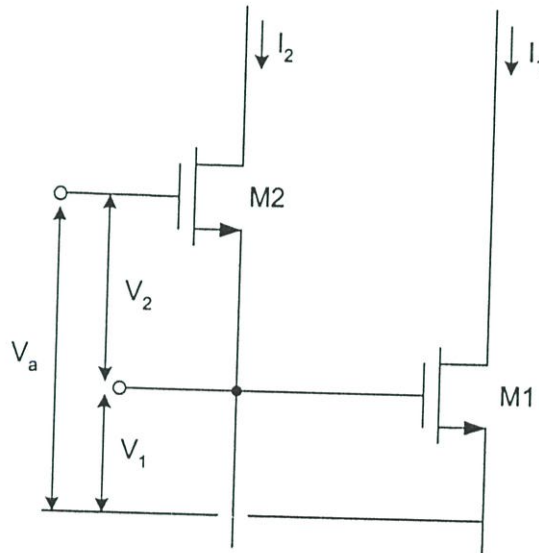
วงจรวทวิความถี่ วงจรคูณสัญญาณ วงจรบวกสัญญาณทางเวกเตอร์ วงจรเหล่านี้สามารถสร้างขึ้นได้โดยใช้พื้นฐานจากวงจรกำลังสองสัญญาณกระแสซึ่งในอดีตนั้นวงจรกำลังสองสามารถสร้างได้จาก BJT (Bipolar Junction Transistor) แต่ต่อมาเทคโนโลยีของซีมอสได้เจริญก้าวหน้าไปอย่างรวดเร็วจึงทำให้ผู้ออกแบบหันมาออกแบบโดยใช้ซีมอสกันมาก แต่ปัญหาหนึ่งของการออกแบบวงจรรวมโดยใช้เทคโนโลยีซีมอสคือผลของแรงดันที่ขา Bulk ที่มีผลต่อค่ากระแสเดรน การแก้ไขสามารถทำได้โดยให้ซีมอสทุกตัวต่อขา Bulk กับขาซอร์สเข้าด้วยกัน ซึ่งในการสร้างเป็นวงจรรวมจะทำได้ต้องสร้างบ่อแยกให้กับซีมอสบางตัว แต่นั่นหมายถึงการเพิ่มการใช้พื้นที่ของชิปด้วยแม้ว่าปัจจุบันเทคโนโลยีการสร้างจะสามารถช่วยลดปัญหานี้ได้ ซึ่งในบทนี้จะได้กล่าวถึงวงจรที่นำเสนอ โดยได้ออกแบบวงจรกำลังสองสัญญาณที่ใช้แหล่งจ่ายแรงดันต่ำที่ทำงานในโหมดกระแสโดยสามารถแก้ปัญหาผลกระทบจาก Body Effect ได้โดยไม่ต้องอาศัยเทคโนโลยีการสร้างมาช่วย ซึ่งการลดใช้แหล่งจ่ายแรงดันต่ำจะหมายถึงการลดการใช้กำลังงานของวงจรได้โดยตรงโดยใช้เทคโนโลยีซีมอสโดยการออกแบบจะใช้หลักการของวงจรรวมเพื่อให้สามารถนำไปสร้างเป็นวงจรรวมได้ด้วยเทคโนโลยี VLSI

## 4.2 วงจรกำลังสองสัญญาณกระแสที่ใช้อ้างอิง

วงจรที่ใช้อ้างอิงในวิทยานิพนธ์นี้เป็นวงจรกำลังสองสัญญาณกระแสที่นำเสนอโดย Bult [3] ซึ่งเป็นวงจรที่มีผลของ Body Effect โดยโครงสร้างของวงจรประกอบด้วยส่วนต่าง ๆ 2 ส่วนคือ วงจรไบอัสและวงจรกำลังสอง ซึ่งหลักการของวงจรกำลังสองสัญญาณกระแสสามารถแสดงโดยใช้วงจรพื้นฐานรูปที่ 4.1 เมื่อกำหนดให้มอสทรานซิสเตอร์ทำงานในช่วงอิมิตัวสามารถเขียนสมการได้

$$I_D = K(V_{GS} - V_T)^2 \quad (4.1)$$

โดยที่  $K = \frac{1}{2} \mu_o C_{ox} \left( \frac{W}{L} \right)$  และ  $V_T$  คือค่าแรงดันแทรชโฮลของมอสทรานซิสเตอร์



รูปที่ 4.1 แสดงวงจรพื้นฐาน

จากวงจรในรูปที่ 4.1 สมมติว่ามอสทรานซิสเตอร์ M1 และ M2 มีคุณสมบัติเหมือนกันทุกประการ โดยค่าแรงดันระหว่างเกตและซอร์สของมอสทรานซิสเตอร์ M1 และ M2 เท่ากับ  $V_1$  และ  $V_2$  ตามลำดับ ดังนั้นเมื่อใช้สมการที่ (4.1) จะเขียนสมการได้

$$I_1 = K(V_1 - V_T)^2 \quad (4.2)$$

$$I_2 = K(V_2 - V_T)^2 \quad (4.3)$$

$$\text{และ } V_2 = V_a - V_1$$

โดยใช้หลักการทางคณิตศาสตร์จะสามารถเขียนกระแสผลต่างได้คือ

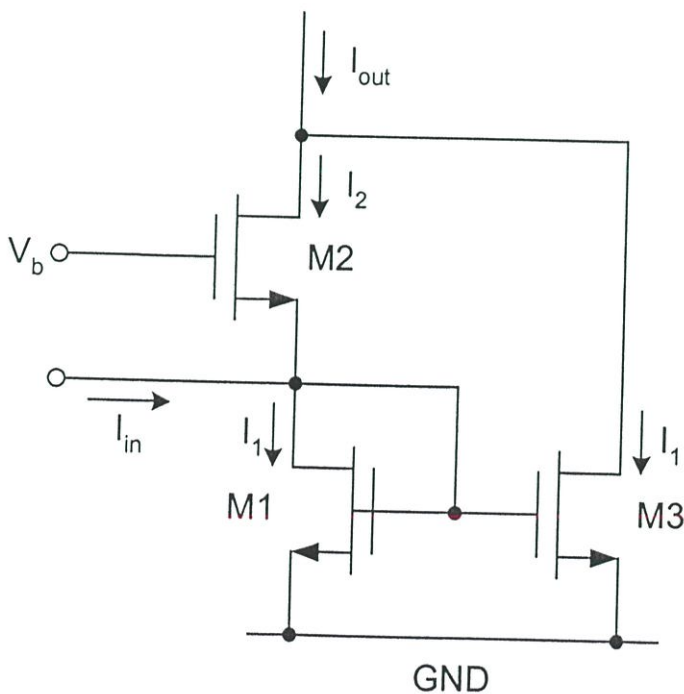
$$I_1 - I_2 = K(V_2 - 2V_T)(V_1 - V_2) \quad (4.3)$$

และกระแสผลรวมได้คือ

$$I_1 + I_2 = \frac{1}{2}K(V_a - 2V_T)^2 + \frac{(I_1 - I_2)^2}{2K(V_a - 2V_T)^2} \quad (4.4)$$

สมการที่ (4.4) คือสมการที่แสดงความสัมพันธ์ผลรวมของกระแสในรูปที่ 4.1 วงจรในรูปที่ 4.1 นี้คือวงจรที่เป็นหลักการพื้นฐานของวงจรกำลังสองสัญญาณกระแสที่นำเสนอใน [3] ซึ่งเราจะเรียกวงจรในลักษณะนี้ว่าเป็นวงจรแปลงแรงดันเป็นกระแส (V-I convertor)

จากวงจรพื้นฐานในรูปที่ 4.1 วงจรกำลังสองสัญญาณกระแสแสดงได้ดังรูปที่ 4.2 โดยกระแส  $I_1$  คือกระแสที่ไหลผ่าน M1 และ กระแส  $I_2$  คือกระแสที่ไหลผ่าน M2 กระแส  $I_1$  จะถูกคัดลอกเป็นกระแส  $I_1$  ที่ไหลผ่าน M3



รูปที่ 4.2 แสดงวงจรกำลังสองสัญญาณกระแส

จากรูปที่ 5 ผลรวมกระแส  $I_1 - I_2$  เท่ากระแสเข้าพุท  $I_{out}$  คือ

$$I_{out} = I_1 + I_2 \quad (4.5)$$

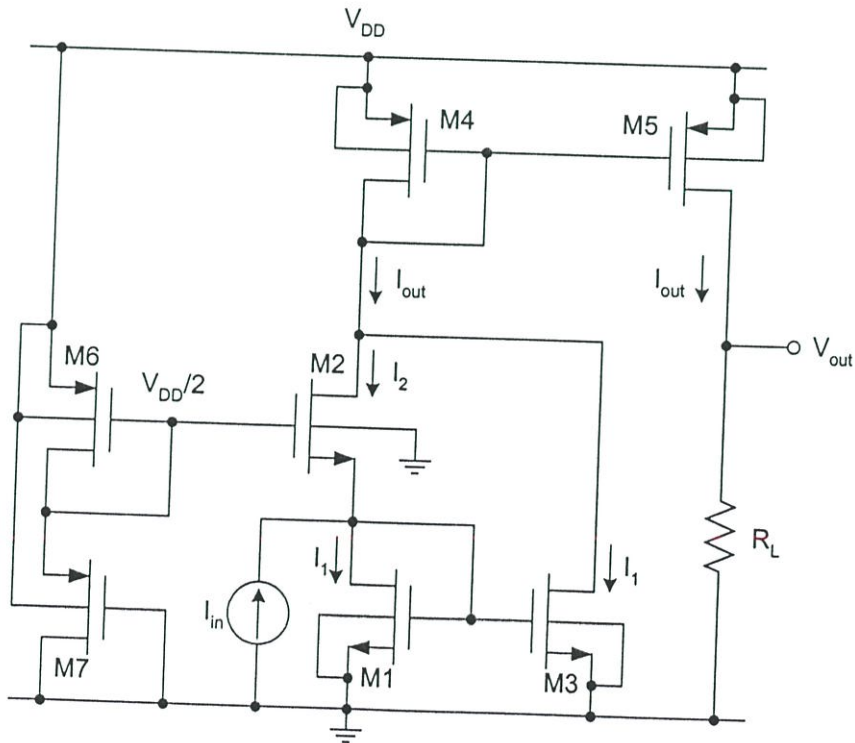
และกระแสอินพุท  $I_{in}$  คือ

$$I_{in} = I_1 - I_2 \quad (4.6)$$

เมื่อแทนสมการที่ (4.5) และสมการที่ (4.6) ลงในสมการที่ (4.4) จะได้

$$I_{out} = \frac{1}{2}K(V_a - 2V_T)^2 + \frac{I_{in}^2}{2K(V_a - 2V_T)^2} \quad (4.7)$$

จากสมการที่ (4.7) จะเห็นว่ากระแส  $I_{out}$  มีความสัมพันธ์เป็นรากที่สองกับ  $I_{in}$  โดยค่าแรงดันที่เป็นส่วนประกอบของสมการเป็นค่าคงที่ วงจรในรูปที่ 4.2 สามารถแสดงเป็นวงจรกำลังสองสัญญาณกระแสที่สมบูรณ์ได้ดังรูปที่ 4.3



รูปที่ 4.3 แสดงวงจรกำลังสองสัญญาณกระแสที่สมบูรณ์ที่นำเสนอใน [3]

จากรูปที่ 4.3 ถ้า M6 และ M7 มีขนาดความกว้างต่อความยาวเท่ากัน ดังนั้นสมการที่ (4.7) จะสามารถเขียนใหม่ได้คือ

$$I_{out} = \frac{1}{2}K(V_{DD}/2 - 2V_T)^2 + \frac{I_{in}^2}{2K(V_{DD}/2 - 2V_T)^2} \quad (4.8)$$

จากวงจรในรูปที่ 4.3 จะเห็นว่าส่วนสำคัญของวงจรมีคือวงจรในรูปที่ 4.2 ซึ่งประกอบด้วย มอสทรานซิสเตอร์ M1 ถึง M3 จากวงจรในรูปที่ 4.3 จะเห็นว่ามอสทรานซิสเตอร์ทุกตัวต่อขา body และขาซอร์สเข้าด้วยกันยกเว้นมอสทรานซิสเตอร์ M2 ซึ่งสาเหตุที่ไม่ต่อขา body และขาซอร์สเข้าด้วยกัน เพราะว่าที่ขาซอร์สของมอสทรานซิสเตอร์ M2 คือจุดที่กระแสอินพุทไหลเข้าดังนั้นถ้าต่อขา body เข้ากับขาซอร์สก็จะมีกระแสอินพุทบางส่วนรั่วไหลผ่านทางขา body นี้ ซึ่งจะเกิดปัญหา Degeneration ขึ้นในวงจรดังนั้นขา body มอสทรานซิสเตอร์ M2 จึงต้องต่อลงกราวด์ เมื่อขา body มอสทรานซิสเตอร์ M2 ต่อลงกราวด์ปัญหาที่เกิดขึ้นคือจะมีแรงดันระหว่างขา body และขาซอร์สเกิดขึ้นและวงจรจะได้รับผลกระทบจากโครงสร้างซึ่งค่านี้จะรวมอยู่ในพจน์ของค่าแรงดันแทรชโฮล ดังนั้นจะสมมติแรงดันแทรชโฮลมอสทรานซิสเตอร์ M2 เท่ากับ

$$V_T' = V_{TO} + \gamma \sqrt{|2\phi_F| + V_{BS}} - \sqrt{|2\phi_F|} \quad (4.9)$$

ส่วนมอสทรานซิสเตอร์ที่ต่อขา Body กับขาซอร์สเข้าด้วยกันแรงดันแทรชโฮลคือ

$$V_{TH} = V_{TO} \quad (4.10)$$

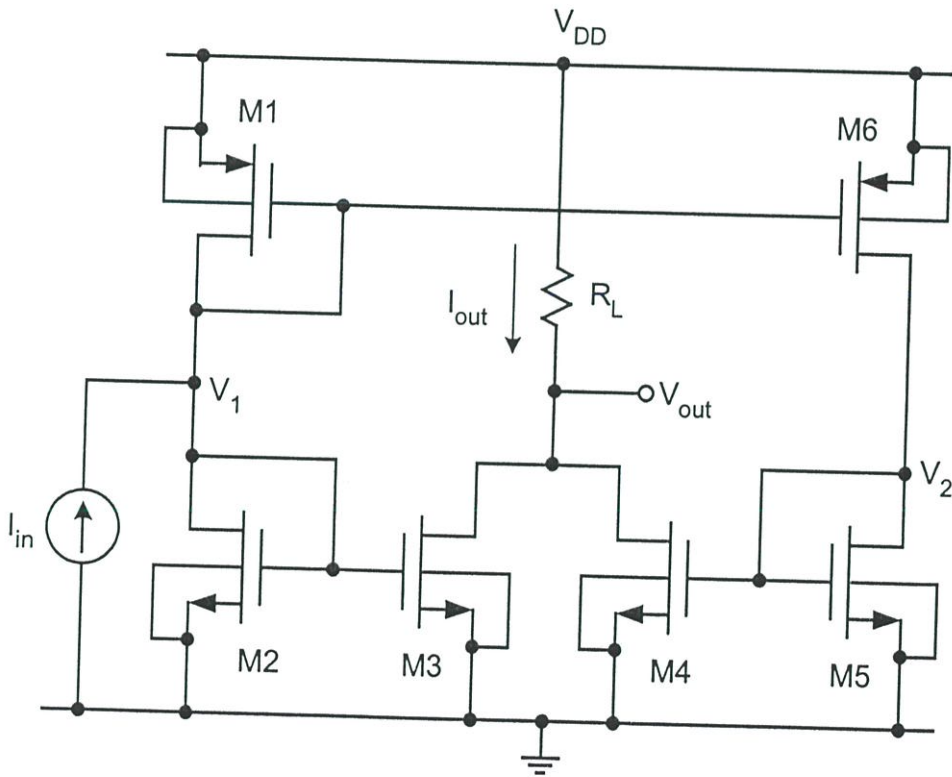
ดังนั้นวงจรในรูปที่ 4.3 จะแสดงสมการของวงจรกำลังสองสัญญาณกระแสที่มีผลกระทบจากโครงสร้างได้โดยแทนสมการที่ (4.9) และ (4.10) ลงในสมการที่ (4.8) และจะได้

$$I_{out} = \frac{1}{2}K(V_{DD}/2 - (V_{TH} + V_T'))^2 + \frac{I_{in}^2}{2K(V_{DD}/2 - (V_{TH} + V_T'))^2} \quad (4.11)$$

จากสมการที่ 4.11 จะเห็นว่าค่า  $\gamma$  ซึ่งเป็นค่า body effect ได้รวมอยู่ในสมการด้วยซึ่งแสดงว่าวงจรในรูปที่ 4.3 ได้รับผลกระทบจากโครงสร้าง

### 4.3 วงจรกำลังสองสัญญาณกระแสที่เป็นอิสระจาก Body Effect ที่นำเสนอ

วงจรในรูปที่ 4.4 คือวงจรกำลังสองสัญญาณกระแสที่นำเสนอซึ่งเป็นวงจรที่ไม่มีผลกระทบจาก Body Effect โดยมอสทรานซิสเตอร์ทุกตัวจะต่อขา Bulk กับขาซอร์สเข้าด้วยกันจึงทำให้ไม่เกิดผลของ Body effect ส่วนโครงสร้างของวงจรประกอบขึ้นจากวงจรสะท้อนกระแสที่ต่อในแบบ Back-to-Back โดยใช้วงจรสะท้อนแบบพื้นฐาน ใช้มอสทรานซิสเตอร์ทั้งหมด 6 ตัว โดยแบ่งเป็นมอสทรานซิสเตอร์ชนิด N-Channel 4 ตัวและมอสทรานซิสเตอร์ชนิด P-Channel 2 ตัว สำหรับการออกแบบวงจรในรูปที่ 4.4 นี้จะต้องใช้มอสทรานซิสเตอร์ที่มี  $K_N = K_P$  และ  $V_{TN} = V_{TP}$  ซึ่งในการออกแบบวงจรกำหนดให้มอสทรานซิสเตอร์ทุกตัวทำงานในช่วงอิมิตัว โดยสามารถทำให้  $K_N = K_P$  ได้โดยการปรับขนาดของความกว้างความยาวเซลล์แนล (W/L) ของมอสทรานซิสเตอร์ในกรณีที่มีค่า  $V_{TN} \neq V_{TP}$  จะสามารถทำให้  $V_{TN} = V_{TP}$  ได้โดยการปรับ  $V_{BS}$  ดังแสดงในรูปที่ 4.5



รูปที่ 4.4 แสดงวงจรกำลังสองสัญญาณกระแสที่ไม่มีผลกระทบจาก Body Effect ที่นำเสนอ



กำหนดให้  $K_p = K_n = K$  และ  $V_{TN} = V_{TP} = V_T$  ดังนั้นจะได้ความสัมพันธ์ของ  $I_{in}$  กับ  $V_1$  คือ

$$V_1 = \left[ \frac{I_{in}}{2K(V_{DD} - 2V_T)} \right] + \frac{V_{DD}}{2} \quad (4.16)$$

และเมื่อกำหนดให้  $V_{GS1} = V_{GS4}$  ความสัมพันธ์ของ  $I_{in}$  กับ  $V_2$  คือ

$$V_2 = \left[ \frac{-I_{in}}{2K(V_{DD} - 2V_T)} \right] + \frac{V_{DD}}{2} \quad (4.17)$$

ส่วนกระแสเข้าพุทของวงจรคือ

$$I_{out} = I_{D(M3)} + I_{D(M4)} \quad (4.18)$$

เมื่อ  $V_{GS(M3)} = V_1$  และ  $V_{GS(M4)} = V_2$  โดยใช้ความสัมพันธ์กระแสเดรนจากสมการที่ (4.13) จะได้สมการของวงจรกำลังสองสัญญาณกระแสคือ

$$I_{out} = \left[ \frac{I_{in}^2}{2K(V_{DD} - 2V_T)^2} + 2K \left( \frac{V_{DD}}{2} - V_T \right)^2 \right] \quad (4.19)$$

จากสมการที่ (4.18) จะเห็นได้ว่า  $I_{out}$  สัมพันธ์กับ  $I_{in}$  ยกกำลังสองบวกกับค่าคงที่  $2K \left( \frac{V_{DD}}{2} - V_T \right)^2$  ซึ่งค่าดังกล่าวนี้สามารถทำให้หมดไปได้โดยการใช้แหล่งจ่ายกระแสไฟตรงเข้าไปชดเชย ส่วนค่าของ Body effect จะไม่มีผลกระทบต่อวงจรเพราะมอสทรานซิสเตอร์ชนิด N-Channel ทุกตัวต่อขา body กับขาซอร์สเข้าด้วยกัน ดังนั้น  $V_T = V_{TO}$  ซึ่งค่า  $\gamma$  จะถูกกำจัดไป เมื่อพิจารณามอสทรานซิสเตอร์ชนิด P-Channel จะถูกต่อด้วยแรงดันคงที่เพื่อลดค่าแรงดันเทรชโวลตลงมาให้เท่ากับมอสทรานซิสเตอร์ชนิด N-Channel ซึ่งสมการแรงดันเทรชโวลตมอสทรานซิสเตอร์ชนิด P-Channel คือ

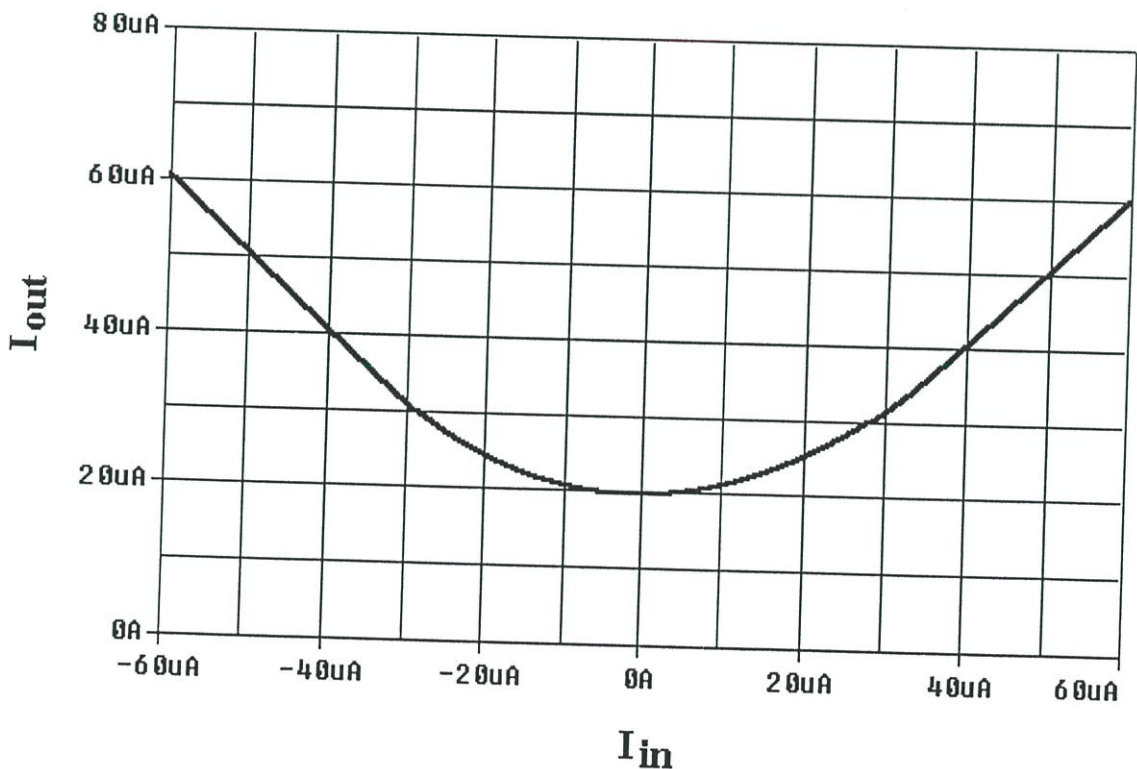
$$V_{TP} = -V_{TO} - \gamma \left( \sqrt{|2\phi_F| - V_{BS}} - \sqrt{|2\phi_F|} \right) \quad (4.20)$$

จากสมการที่ (4.20) ค่าพารามิเตอร์ที่ใช้ในวิชานีพจน์นี้คือ  $2\phi_F = 0.7$ ,  $V_{TO(PMOS)} = 0.909V$ ,  $V_{TO(NMOS)} = 0.69V$  และ  $\gamma = 0.4186$  ดังนั้นการจะลดค่าแรงดันแตรชโฮลมอสทรานซิสเตอร์ชนิด P-Channel ลงมาให้เท่ากับแรงดันแตรชโฮลมอสทรานซิสเตอร์ชนิด N-Channel จะต้องไปอัสแรงดันระหว่างขา body และซอร์สด้วยแรงดัน 0.6 โวลท์ ( $V_{BS} = 0.6V$ )

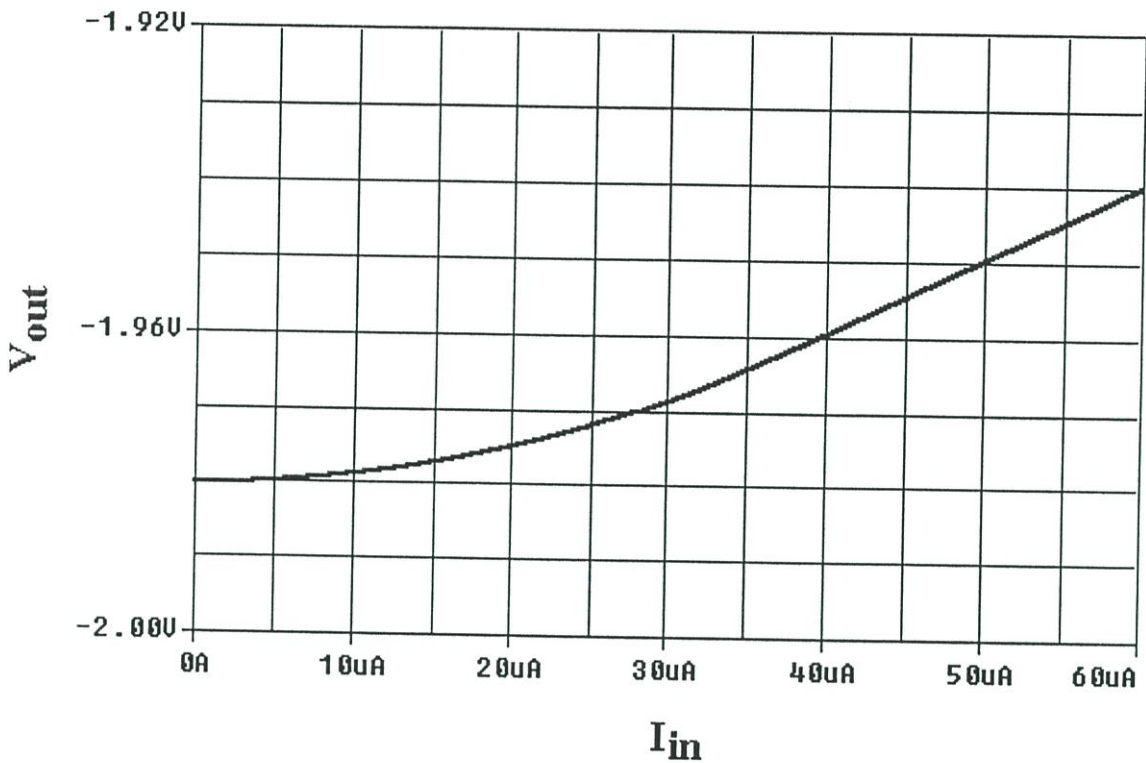
ส่วนผลของ body ของมอสทรานซิสเตอร์ชนิด P-Channel ที่มีต่อวงจรวจรในรูปที่ 4.4 วงจรจะไม่ได้รับผลกระทบจากโครงสร้างเพราะขา body ถูกต่ออยู่กับขาซอร์ส ส่วนวงจรวจรในรูปที่ 4.5 วงจรมีผลกระทบจากโครงสร้างแต่ไม่มีผลต่อแรงดันเข้าพุทเพราะขา body และขาซอร์สถูกต่อด้วยแรงดันคงที่ 0.6 โวลท์ ซึ่งจะไม่เปลี่ยนแปลง

#### 4.4 การจำลองและผลการจำลองการทำงานของวงจรวจร

การจำลองการทำงานจะกระทำโดยใช้โปรแกรม PSpice โดยใช้พารามิเตอร์ซีมอสขนาด  $0.8\mu\text{m}$  Level 3 ของ MOSIS ซึ่งมีขนาดความกว้างความยาวของเซลล์ (W/L) คือ NMOS =  $4\mu\text{m} / 2\mu\text{m}$  และ PMOS =  $16\mu\text{m} / 2\mu\text{m}$ ,  $V_{TP} = 0.69V$ ,  $V_{TN} = -0.909V$ ,  $V_{BS1} = V_{BS2} = 0.6V$  และ  $R_L = 1\text{ k}\Omega$



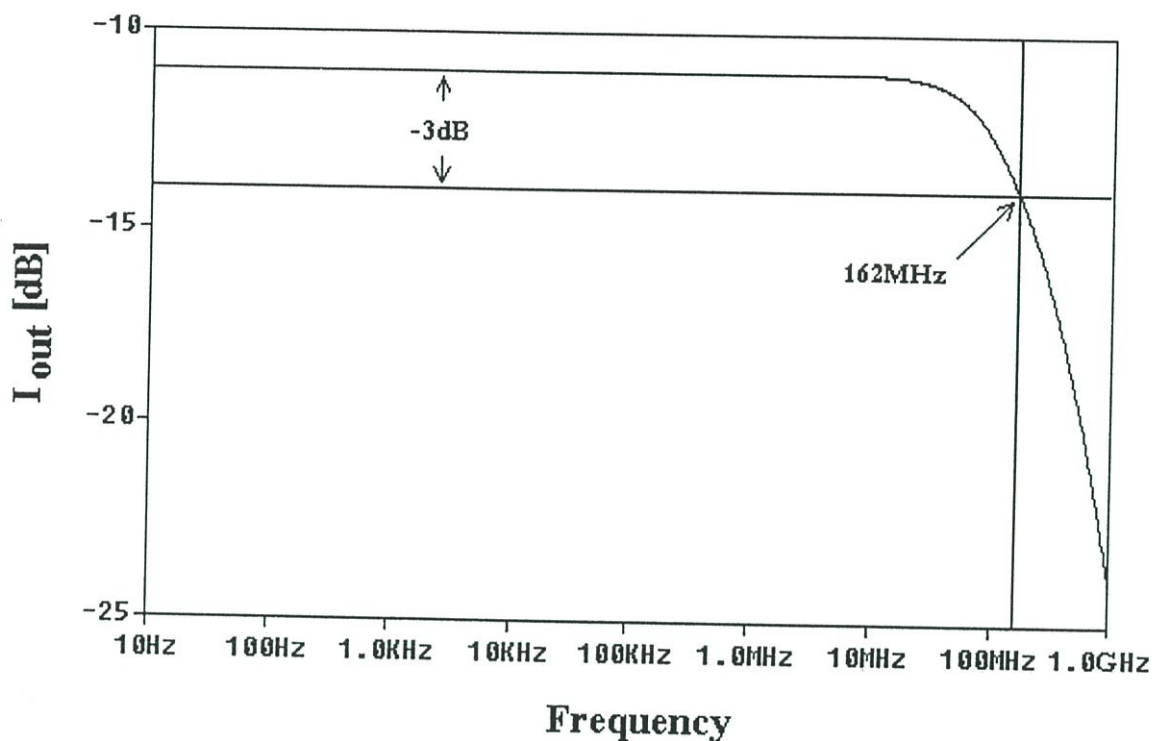
รูปที่ 4.6 แสดงคุณสมบัติกำลังสองของสัญญาณคี่



รูปที่ 4.7 แสดงความสัมพันธ์ระหว่างกระแสอินพุตและแรงดันเข้าพุท

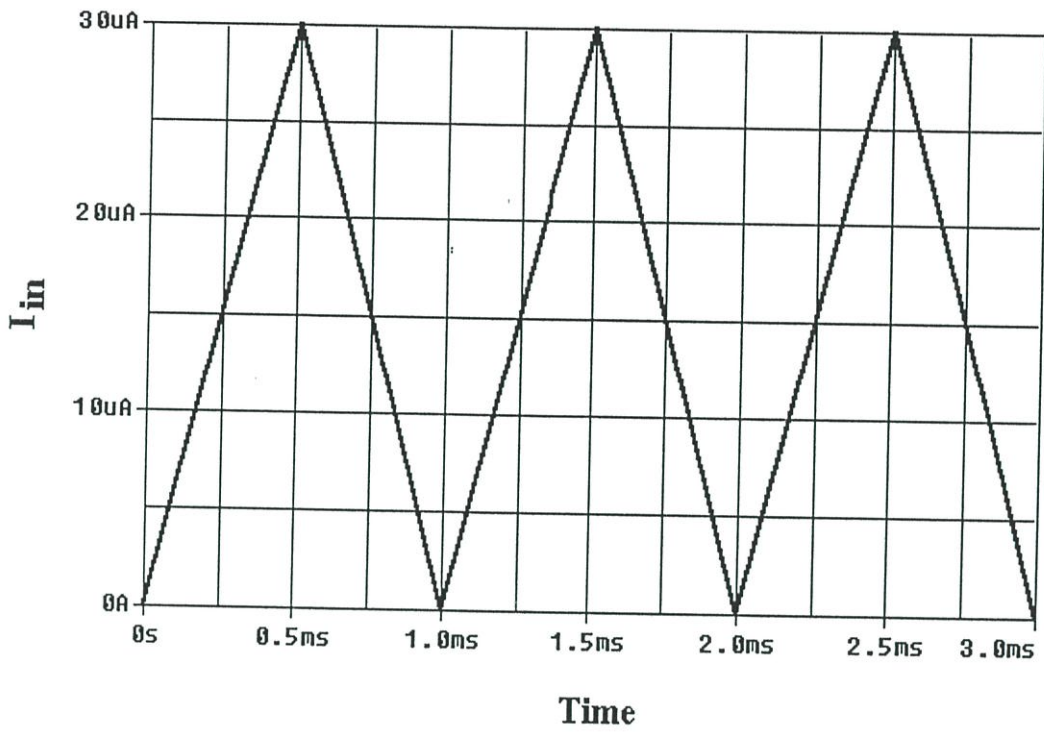
ผลการจำลองการทำงานมีดังนี้ ในรูปที่ 4.6 เป็นการจำลองการทำงานของวงจรเพื่อวัดค่าช่วงปฏิบัติการทางอินพุทของวงจร โดยได้จำลองในโหมดคิซี โดยป้อนสัญญาณคิซีทั้งค่าบวกและค่าลบเข้าที่อินพุท  $I_{in}$  แล้ววัดกระแสที่เข้าพุทซึ่งผลการจำลองพบว่าวงจรมีช่วงอินพุทปฏิบัติการ  $-60\mu A$  ถึง  $+60\mu A$  แต่ผลการจำลองกระแสเข้าพุทไม่สามารถลดลงมากที่สุดมาได้เนื่องจากคิซีที่ค่าคงที่เช่น ค่า  $K$  และค่าไฟตรงซึ่งค่านี้แสดงได้ดังสมการ (4.19)

ส่วนรูปที่ 4.7 เป็นการวัดสัญญาณที่จุด  $V_{out}$  เพื่อดูการเปลี่ยนแปลงของแรงดันเข้าพุทเมื่ออินพุท  $I_{in}$  เปลี่ยนค่าจาก 0 ถึง  $+60\mu A$

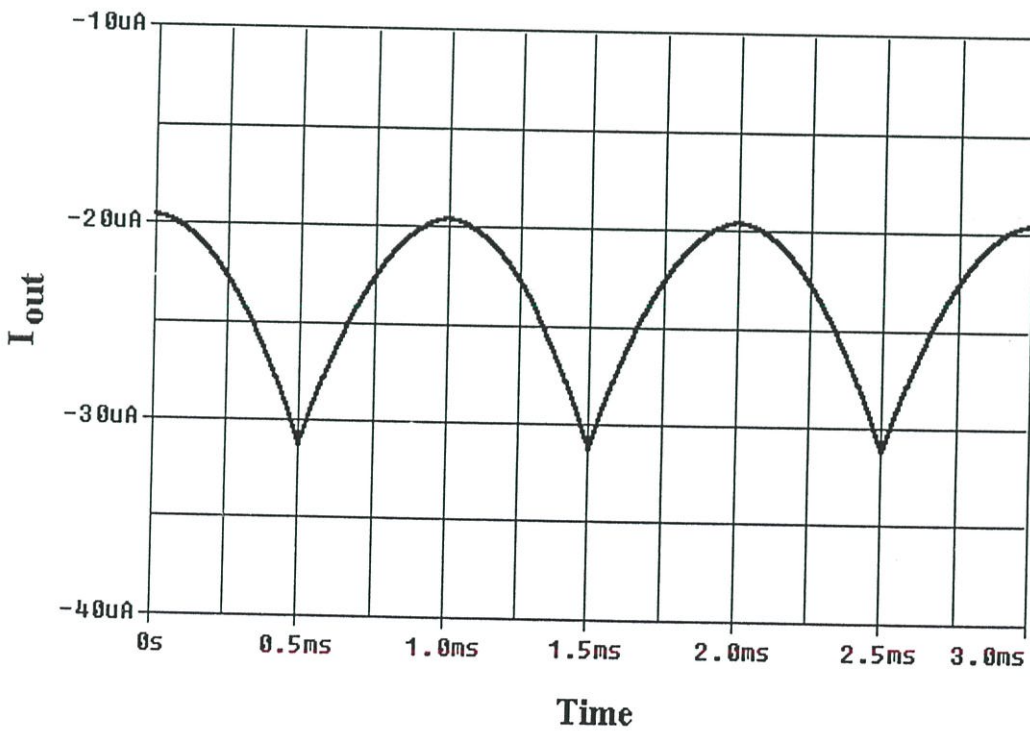


รูปที่ 4.8 แสดงการตอบสนองความถี่ของวงจร

ต่อมาได้ทำการจำลองการทำงานในโหมดเอซีโดยได้ทำการทดลองป้อนสัญญาณเอซีเข้าที่อินพุต  $I_{in}$  จากนั้นวัดสัญญาณที่เอาพุตเพื่อดูช่วงความถี่ปฏิบัติงานของวงจร ผลการจำลองแสดงได้ดังรูปที่ 4.8 จากผลการจำลองวงจรมีช่วงความถี่ปฏิบัติงาน 162MHz ที่ -3 dB และวงจรใช้กำลังงาน  $217\mu W$  จากนั้นจึงได้ทำการจำลองการทำงานของ วงจรโดยป้อนสัญญาณรูปสามเหลี่ยมความถี่ 1kHz เข้าที่อินพุต  $I_{in}$  แล้ววัดสัญญาณที่เอาพุตซึ่งผลการจำลองแสดงได้ดังรูปที่ 4.9 โดยรูปที่ 4.9(ก) เป็นสัญญาณอินพุตรูปคลื่นสามเหลี่ยมและรูปที่ 4.9(ข) เป็นสัญญาณเอาพุต จากนั้นได้ทำการเปลี่ยน  $I_{in}$  เป็นสัญญาณรูปคลื่นไซน์ ซึ่งผลการจำลองแสดงได้ดังรูปที่ 4.10 จากผลการจำลองสรุปวงจรในรูปที่ 4.5 เป็นวงจรกำลังสองสัญญาณเพราะว่าสัญญาณทางเอาพุตมีค่าความถี่เป็นสองเท่าของอินพุต

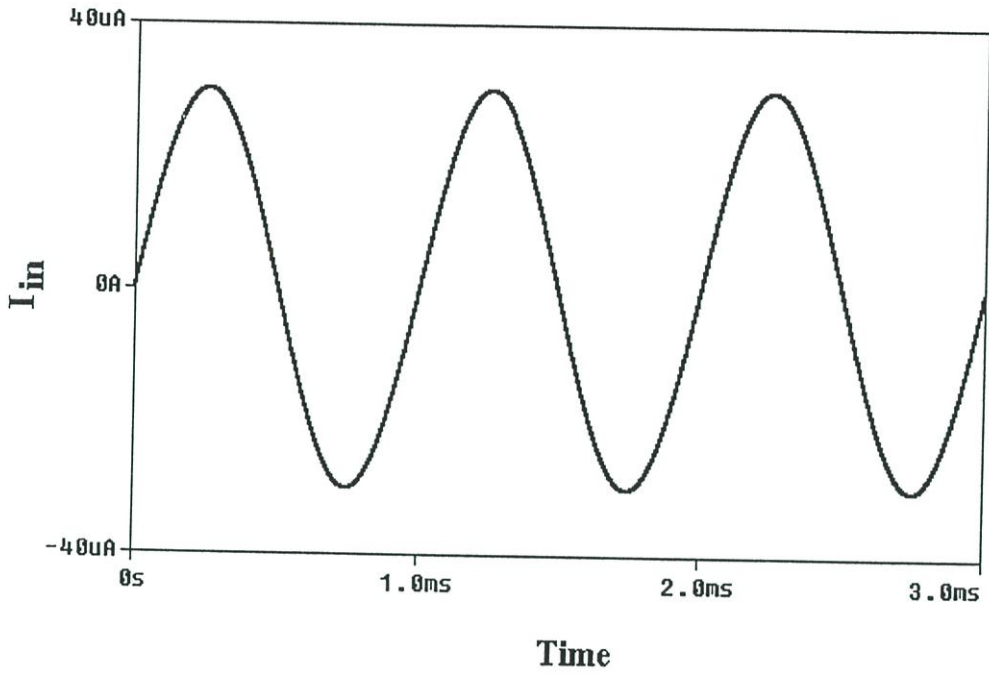


(ก)

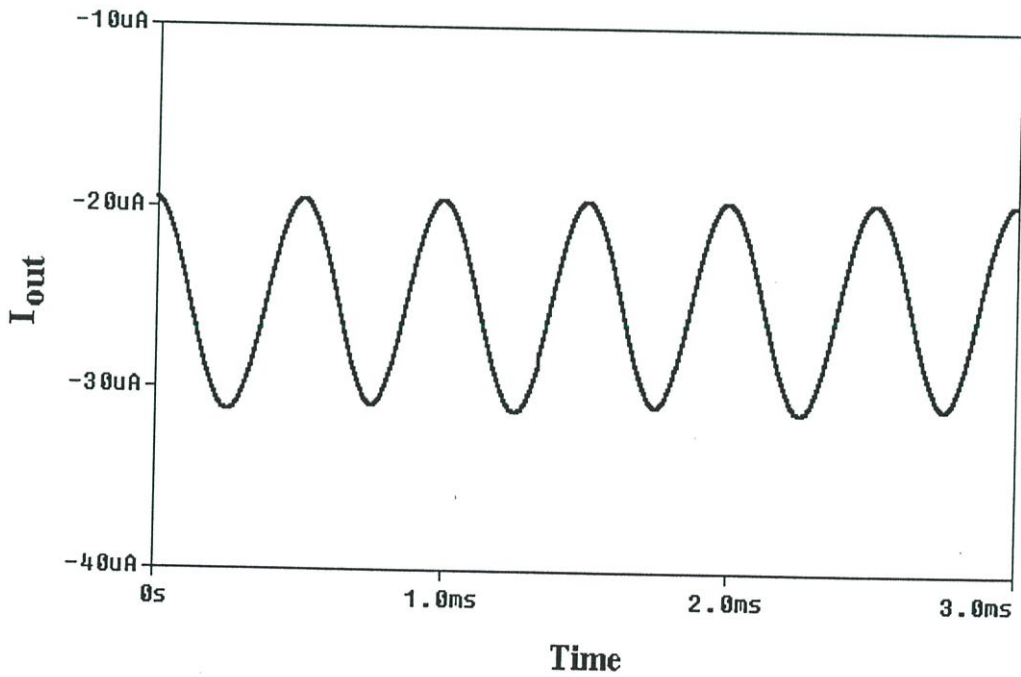


(ข)

รูปที่ 4.9 แสดงคุณสมบัติกำลังสองของวงจรเมื่ออินพุทเป็นสัญญาณรูปคลื่นสี่เหลี่ยม  
(ก) สัญญาณอินพุท (ข) สัญญาณเอาพุท



(ก)



(ข)

รูปที่ 4.10 แสดงคุณสมบัติกำลังสองของวงจรเมื่ออินพุตเป็นสัญญาณรูปคลื่นซายน์ (ก) สัญญาณอินพุต  
(ข) สัญญาณเอาพุต

#### 4.5 การวิเคราะห์ประสิทธิภาพความเป็นเชิงเส้นของวงจรและผลการจำลอง

ในระบบเชิงเส้นที่ไม่มีการเปลี่ยนแปลงทางเวลา (Linear Time-Invariant System) เมื่อป้อนรูปคลื่นไซน์ซอซอดอล (Sinusoidal Waveform) เข้าสู่ระบบ สัญญาณทางเอาต์พุตจะต้องมีรูปคลื่นไซน์ซอซอดอลเหมือนทางอินพุตที่ป้อนเข้าไปแต่อาจจะมีขนาดและเฟสแตกต่างกันก็ถือเป็นเรื่องปกติ แต่ถ้าอินพุตเดียวกันนี้ถูกป้อนให้กับระบบที่ไม่เป็นเชิงเส้น (Nonlinear System) สัญญาณเอาต์พุตจะมีความถี่ของส่วนประกอบต่าง ๆ ที่เป็นฮาร์โมนิก (Harmonic) ของรูปคลื่นทางอินพุตรวมอยู่ในพินคาเมนทอลฮาร์โมนิก (Fundamental Harmonic) ด้วย ตัวอย่างเช่น ถ้าป้อนสัญญาณรูปคลื่นไซน์ซอซอดอล 1 MHz ที่อินพุต สัญญาณทางเอาต์พุตจะมีกำลังของคลื่นพินคาเมนทอล 1 MHz คือเช่นเดียวกันกับกำลังของคลื่นฮาร์โมนิกที่ 2MHz, 3MHz, 4MHz, ..... ค่า Total Harmonic Distortion (THD) ของสัญญาณหาได้จากอัตราส่วนของกำลังฮาร์โมนิกอันดับที่สองและกำลังของส่วนประกอบต่าง ๆ ของฮาร์โมนิกที่มีอันดับสูงกว่าอันดับสองขึ้นไปรวมกันต่อกำลังของสัญญาณพินคาเมนทอล ค่า THD ในหน่วยของเดซิเบล (dB) หาได้จาก

$$THD = 10 \log \left( \frac{V_{h2}^2 + V_{h3}^2 + V_{h4}^2 + \dots}{V_f^2} \right) \quad (4.20)$$

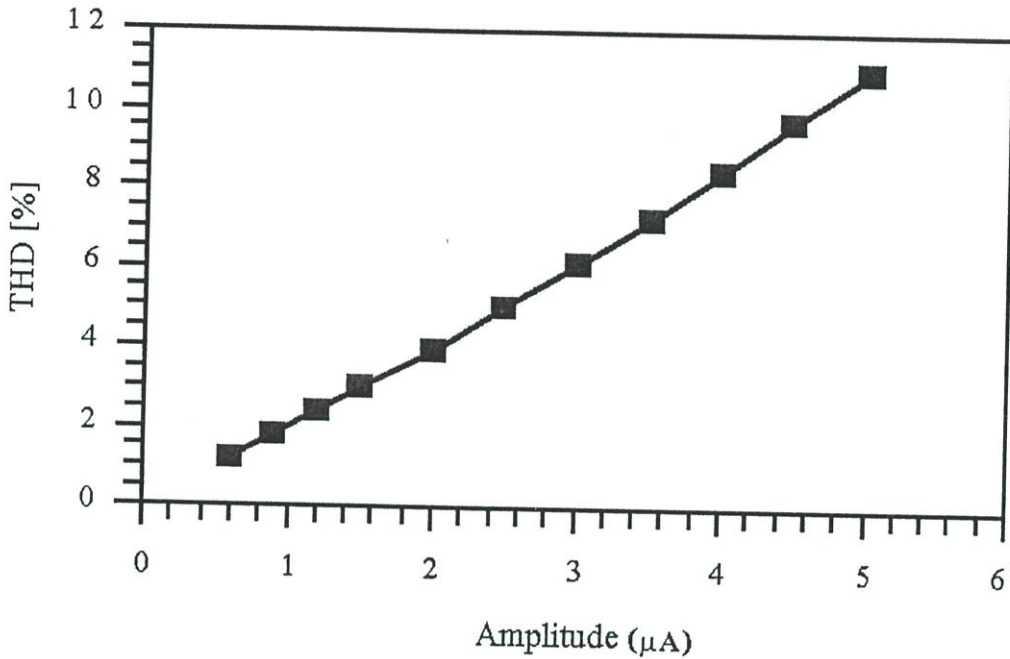
เมื่อ  $V_f$  คือแอมพลิจูดของคลื่นพินคาเมนทอลและ  $V_{hi}$  คือแอมพลิจูดของคลื่นส่วนประกอบต่าง ๆ ที่เป็นฮาร์โมนิกอันดับที่  $i$  และสามารถแสดงค่า THD เป็นเปอร์เซ็นต์ได้จาก

$$THD = \frac{\sqrt{V_{h2}^2 + V_{h3}^2 + V_{h4}^2 + \dots}}{V_f} \times 100 \quad (4.21)$$

ถ้าสมมุติว่าค่า THD เท่ากับ 0.1 เปอร์เซ็นต์ หมายความว่าแอมพลิจูดของคลื่นพินคาเมนทอลมีใหญ่กว่าแอมพลิจูดของส่วนประกอบต่าง ๆ ที่เป็นฮาร์โมนิกเป็น 1,000 เท่า โดยที่ THD เท่ากับ 0.1 เปอร์เซ็นต์นี้จะเท่ากับ -60 dB ในหน่วยเดซิเบล จะเห็นว่าค่า THD เป็นฟังก์ชันระดับแอมพลิจูดของสัญญาณเอาต์พุตที่เป็นสิ่งที่บ่งบอกประสิทธิภาพของวงจรได้ ในทางปฏิบัติวงจรที่ดีกำลังของฮาร์โมนิกอันดับที่หนึ่งเท่านั้นจะปรากฏทางเอาต์พุตส่วนฮาร์โมนิกที่มีอันดับสูงกว่านี้จะลดทอนลงอย่างรวดเร็ว

รูปที่ 4.11 เป็นผลการจำลองการทำงานของวงจรด้วยโปรแกรม PSpice โดยใช้การจำลองวิเคราะห์แบบ Transient (Fourier Analysis) ที่มีอยู่ในโปรแกรมดังกล่าวเพื่อตรวจสอบความเป็นเชิงเส้นของวงจรกำลังสองสัญญาณกระแสในรูปที่ 4.5 โดยการจำลองการทำงานได้ป้อนสัญญาณความถี่อินพุตเท่ากับ 1 kHz ที่มีแอมพลิจูดขนาดต่าง ๆ กันแล้ววัดสัญญาณทางเอาต์พุตเป็นเปอร์เซ็นต์ THD (Total

Harmonic Distortion) ซึ่งผลการจำลองแสดงได้ดังรูป 4.11 ผลการจำลองพบว่าที่ขนาดอินพุต  $3.5\mu\text{A}$  มีค่าเปอร์เซ็นต์ THD เท่ากับ 7.2 เปอร์เซ็นต์



รูปที่ 4.11 แสดงค่าเปอร์เซ็นต์ THD ต่อขนาดของกระแสอินพุต

สำหรับค่าพารามิเตอร์ที่มีผลกระทบกับความเป็นเชิงเส้นของวงจรกำลังสองสัญญาณกระแสในรูปที่ 4.3 น่าจะมีสาเหตุหลักมาจากวงจรสะท้อนกระแสที่ใช้เพราะวงจรสะท้อนกระแสที่ใช้ในการออกแบบในวิทยานิพนธ์เป็นวงจรสะท้อนกระแสแบบพื้นฐานทั้งนี้ก็เพื่อให้วงจรใช้แรงดันต่ำ แต่หากว่าใช้วงจรสะท้อนกระแสที่มีค่าความต้านทานทางเข้าพุทสูงขึ้น เช่นวงจรสะท้อนกระแสแบบคาตโอดหรือวงจรสะท้อนกระแสแบบ Wilson ก็น่าจะทำให้ความเป็นเชิงของวงจรดีขึ้นแต่ก็อาจจะทำให้วงจรใช้แรงดันเพิ่มขึ้นด้วย

#### 4.6 สรุป

ในบทนี้เป็นเรื่องเกี่ยวกับวงจรกำลังสองสัญญาณกระแสที่นำเสนอโดยวงจรใช้แหล่งจ่ายแบบเดี่ยว 2 โวลต์ และมอสทรานซิสเตอร์ทำงานในช่วงอิมิตัว วงจรสร้างขึ้นจากวงจรสะท้อนกระแสคั้งนั้น วงจรที่นำเสนอจึงมีความง่ายไม่ซับซ้อน วงจรที่นำเสนอจะถูกจำลองการทำงานโดยใช้โปรแกรม PSpice เพื่อตรวจสอบการทำงาน โดยการจำลองการทำงานได้วัดช่วงช่วงปฏิบัติงานของวงจร ช่วงการตอบสนองความถี่ของวงจรและค่าความเป็นเชิงเส้นของวงจร

## บทที่ 5

# การประยุกต์ใช้งาน

### 5.1 บทนำ

ในบทนี้เป็นเรื่องของการประยุกต์ใช้งานวงจรกำลังสองสัญญาณกระแส ซึ่งวงจรที่จะนำมาเป็นตัวอย่างของการประยุกต์ใช้งานในวิทยานิพนธ์นี้คือ ความถี่สองเท่า (Frequency doubler) และวงจรคูณสัญญาณแบบ 4 ควอดแรนท์ ซึ่งเป็นวงจรที่มีความสำคัญกับระบบสื่อสาร

### 5.2 วงจรทวีความถี่

วงจรทวีความถี่เป็นวงจรที่ให้สัญญาณทางเข้าพุทมีความถี่เป็น 2 เท่าของสัญญาณทางอินพุทซึ่งเป็นคุณสมบัติโดยตรงของวงจรกำลังสองอยู่แล้ว เมื่อป้อนสัญญาณที่อินพุทเป็นความถี่ค่าหนึ่งเข้าพุทที่ได้คือสัญญาณความถี่ที่เป็นสองเท่าของสัญญาณอินพุทซึ่งจะถูกกำหนดโดยสมการตรีโกณมิติ (Trigonometry Identity)

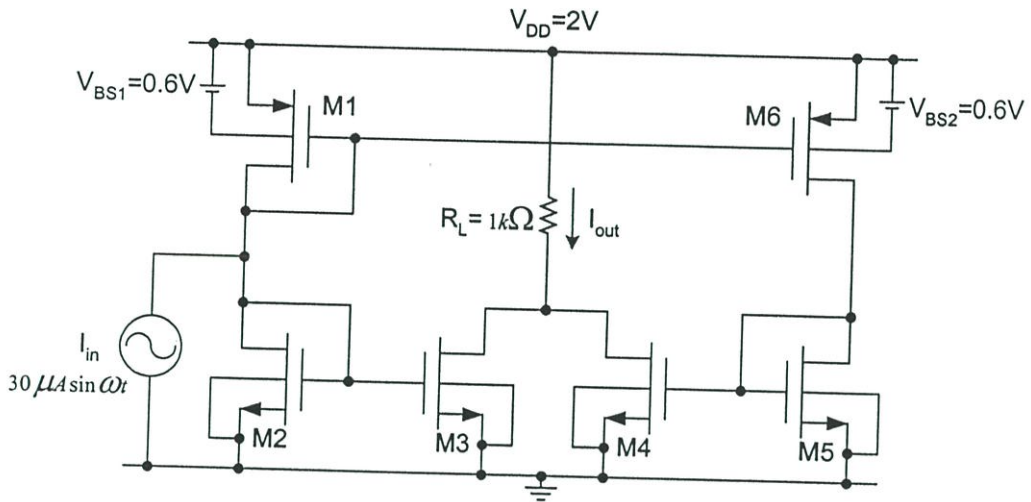
$$(\sin \omega t)^2 = \frac{1}{2} - \frac{\cos 2\omega t}{2} \quad (5.1)$$

จากสมการที่ 5.1 ถ้ากำลังสองของสัญญาณไซน์ความถี่ 1 kHz จะทำให้เกิดค่าลบของสัญญาณโคไซน์ความถี่ 2f หรือ 2 kHz บวกกับเทอมค่า DC ขนาด 1/2 โดย  $\omega = 2\pi f$

$$I_{out} = \left[ \frac{(30\mu\text{A} \sin \omega t)^2}{2K(V_{DD} - 2V_T)^2} + 2K \left( \frac{V_{DD}}{2} - V_T \right)^2 \right] \quad (5.2)$$

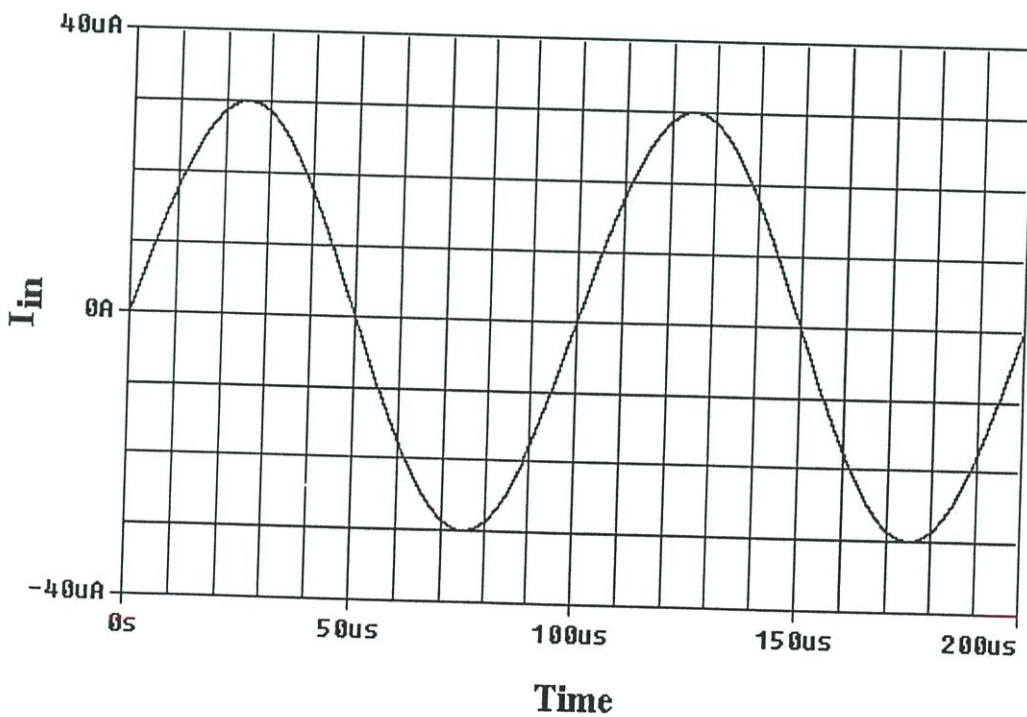
$$I_{out} = \left[ \frac{30\mu\text{A}(1 - \cos 2\omega t)}{2K(V_{DD} - 2V_T)^2} + 2K \left( \frac{V_{DD}}{2} - V_T \right)^2 \right] \quad (5.3)$$

วงจรทวีความถี่เป็นสองเท่าในรูปที่ 5.1 จะใช้วงจรกำลังสองสัญญาณกระแสรูปที่ 4.5 ซึ่งจะมีคุณสมบัติเหมือนกันทุกประการ เมื่อสร้างเป็นวงจรทวีความถี่จะสามารถแสดงเป็นสมการได้ดังสมการที่ (5.2) และ (5.3)

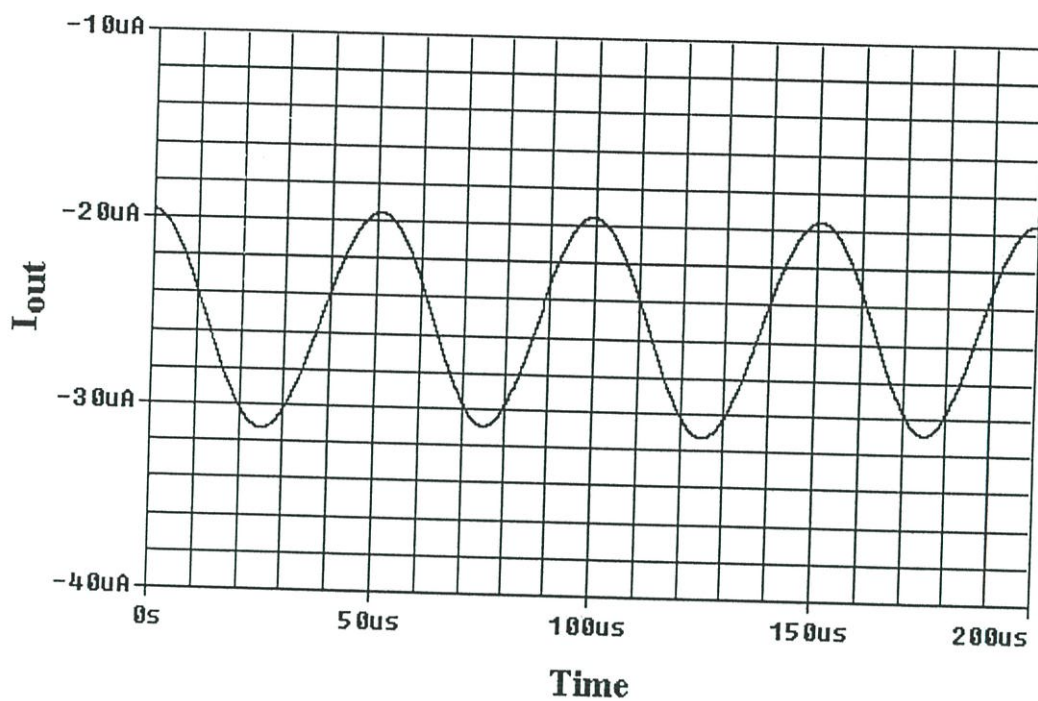


รูปที่ 5.1 แสดงวงจรทวีความถี่เป็นสองเท่า

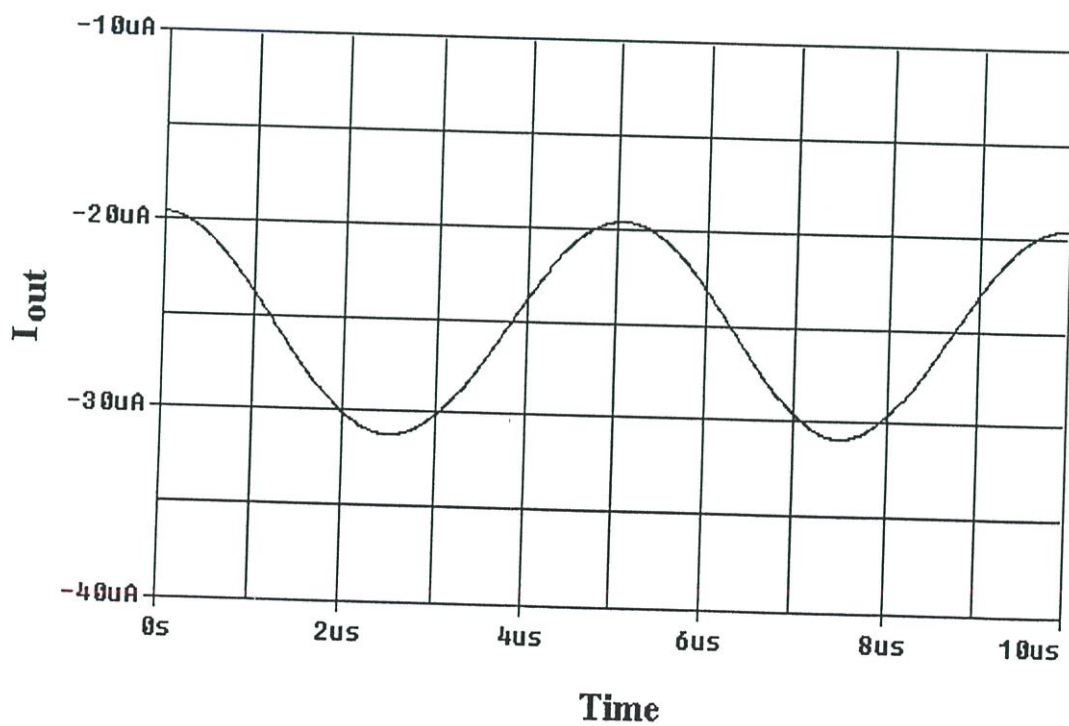
การจำลองการทำงานวงจรทวีความถี่ด้วยโปรแกรม PSpice จะใช้วงจรในรูปที่ 5.1 โดยป้อนสัญญาณรูปคลื่นไซน์เป็นกระแสขนาด  $30\mu\text{A}_p$  โดยผลการจำลองจะแสดงสอดคล้องตามสมการดังนี้



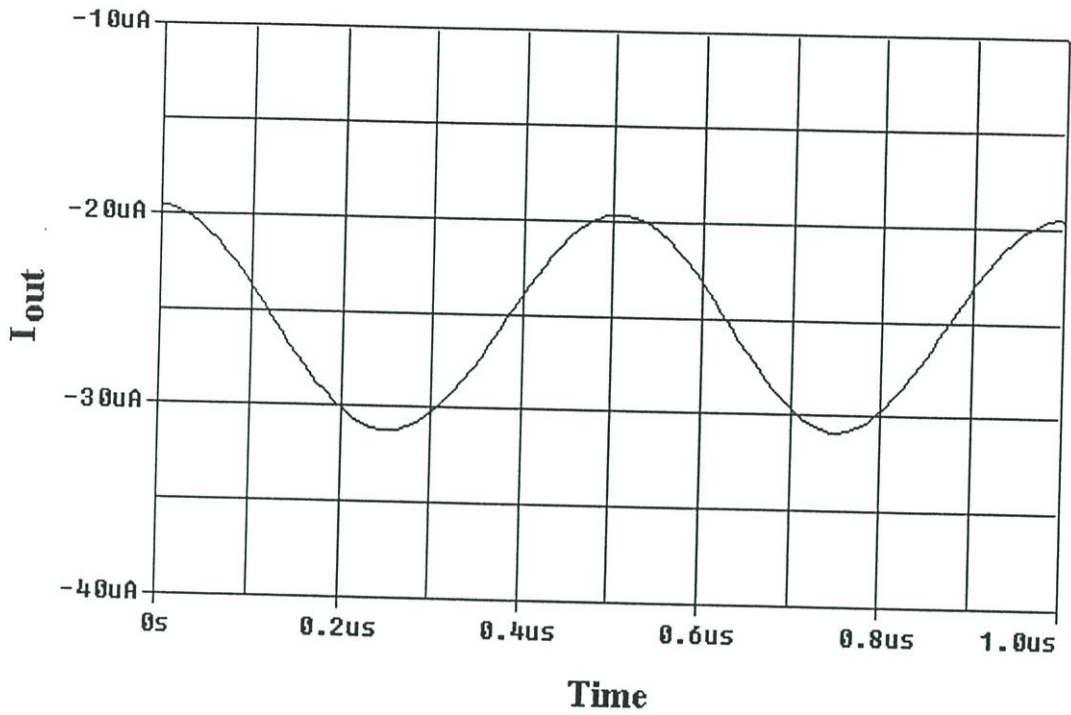
รูปที่ 5.2 แสดงสัญญาณทางอินพุตความถี่ 10kHz



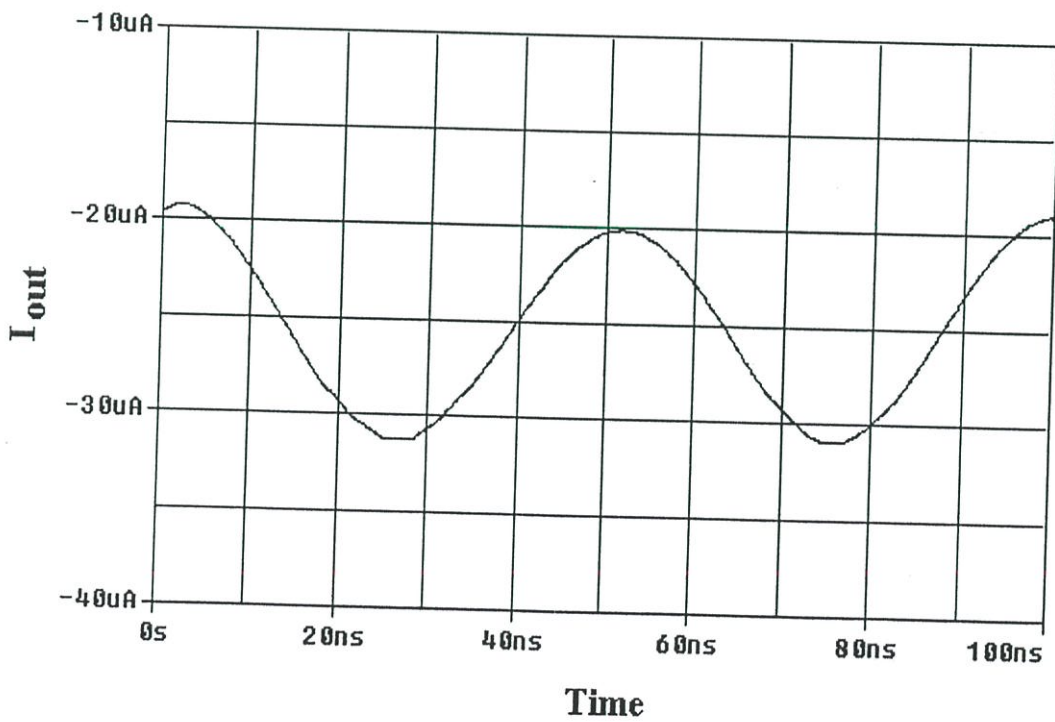
รูปที่ 5.3 แสดงสัญญาณทางเข้าพุทเมื่ออินพุทความถี่ 10kHz



รูปที่ 5.4 แสดงสัญญาณทางเข้าพุทเมื่ออินพุทความถี่ 100kHz



รูปที่ 5.5 แสดงสัญญาณทางเข้าพุทเมื่ออินพุทความถี่ 1MHz

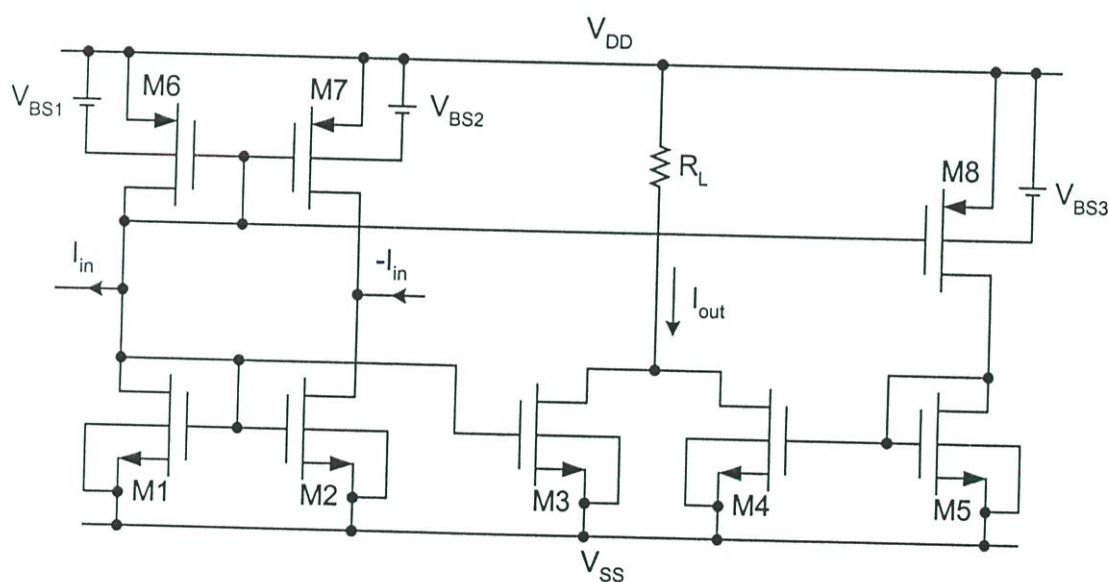


รูปที่ 5.6 แสดงสัญญาณทางเข้าพุทเมื่ออินพุทความถี่ 10MHz

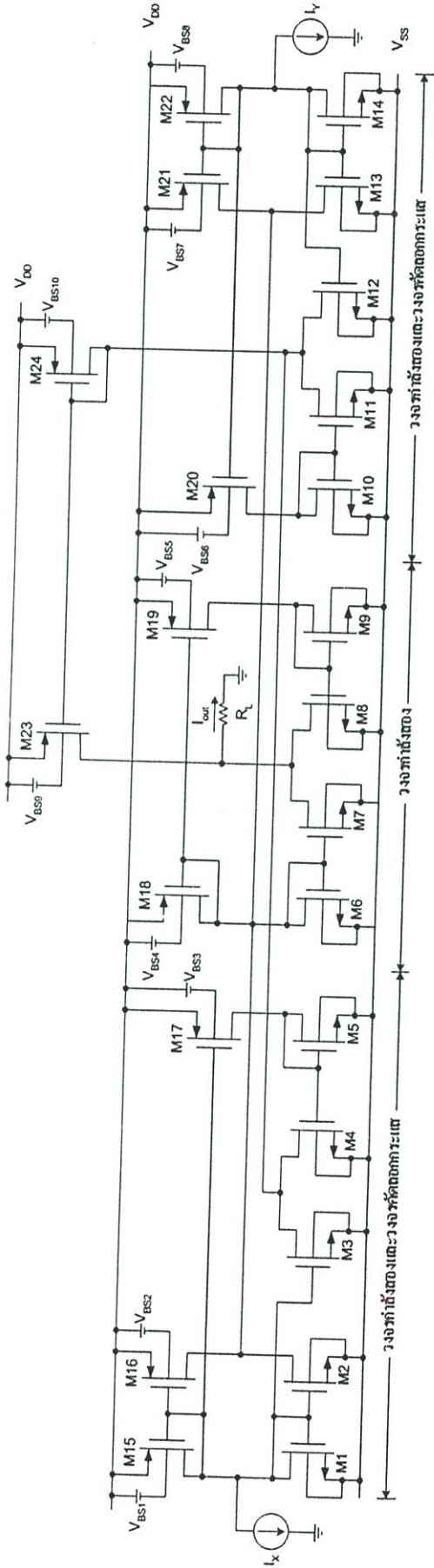
ในการจำลองการทำงานจะทดลองป้อนสัญญาณรูปคลื่นไซน์ขนาด  $30 \mu A_p$  ความถี่ 10kHz, 100kHz, 1MHz และ 10MHz แล้ววัดสัญญาณทางเข้าพุทโดยผลการจำลองแสดงได้ดังรูปที่ 5.3 ถึง รูปที่ 4.6 ซึ่งผลการจำลองวงจรสามารถให้สัญญาณความถี่เป็นสองเท่าของอินพุทแต่ขนาดของสัญญาณจะถูกลดทอนลงไปเนื่องจากถูกลดทอนโดยค่าคงที่ซึ่งแสดงได้ดังสมการที่ (5.3)

### 5.3 วงจรคูณสัญญาณ 4 ควอดแรนท์

การนำวงจรกำลังสองสัญญาณกระแสที่นำเสนอในรูปที่ 4.5 มาประยุกต์ใช้งานเป็นวงจรมคูณสัญญาณสามารถทำได้โดยเพิ่มวงจรคัดลอกกระแสเข้าไปซึ่งวงจรแสดงได้ดังรูปที่ 5.7 กระแส  $I_{in}$  ที่ป้อนเข้ามาจะถูกคัดลอกเป็นสัญญาณ  $-I_{in}$  ส่วนสัญญาณ  $I_{out}$  เป็นรากที่สองของ  $I_{in}$  ดังนั้นวงจรนี้จะทำหน้าที่สองอย่างคือ กำลังสองของสัญญาณอินพุทและคัดลอกกระแส



รูปที่ 5.7 แสดงวงจรกำลังสองและวงจรคัดลอกกระแส



รูปที่ 5.8 แสดงวงจรควบคุมสัญญาณ 4 ควอดแรนจ์

วงจรคุณสมบัติแบบ 4 ควอดแรนท์ที่แสดงในรูปที่ 5.8 เป็นวงจรคุณสมบัติที่สร้างขึ้นจากวงจรถูกตั้งสองและวงจรถูกตั้งสองคุณสมบัติในรูปที่ 5.7 สองวงจรถูกตั้งสองและวงจรถูกตั้งสองคุณสมบัติแบบสองวงจรถูกตั้งสอง โดยวงจรถูกตั้งสองใช้หลักการ  $(I_X - I_Y)^2 - I_X^2 - I_Y^2 = 2I_X I_Y$  [11] โดยวงจรถูกตั้งสองและวงจรถูกตั้งสองคุณสมบัติหนึ่งจะสร้างคุณสมบัติ  $I_X^2$  วงจรถูกตั้งสองและวงจรถูกตั้งสองคุณสมบัติอีกชุดหนึ่งจะสร้างคุณสมบัติ  $I_Y^2$  วงจรถูกตั้งสองจะสร้างคุณสมบัติ  $(I_X + I_Y)^2$  และเมื่อนำเอาพุทของวงจรถูกตั้งสองและวงจรถูกตั้งสองคุณสมบัติสองวงจรถูกตั้งสองมารวมกันจะได้คุณสมบัติ  $(I_X + I_Y)$  ดังนั้นจากสมการที่ (4.19) ของวงจรถูกตั้งสองคุณสมบัติคือ

$$I_{out} = \left[ \frac{I_{in}^2}{2K(V_{DD} - 2V_T)^2} + 2K \left( \frac{V_{DD}}{2} - V_T \right)^2 \right] \quad (5.4)$$

ถ้ากำหนดให้  $A = 2K(V_{DD} - 2V_T)^2$  และ  $B = 2K \left( \frac{V_{DD}}{2} - V_T \right)^2$  ดังนั้นจะสามารถเขียนสมการได้

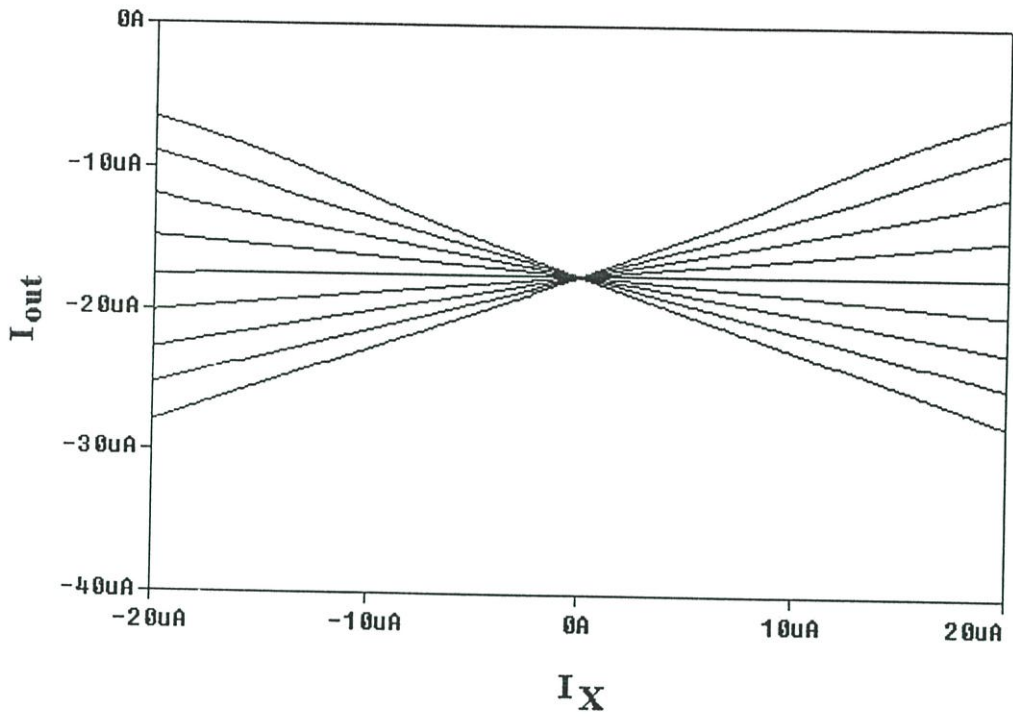
$$I_{out} = \frac{I_X^2}{A} + B + \frac{I_Y^2}{A} - \frac{(I_X + I_Y)^2}{A} \quad (5.5)$$

ดังนั้นจะได้สมการกระแสเอาพุท ( $I_{out}$ ) ของวงจรถูกตั้งสองคือ

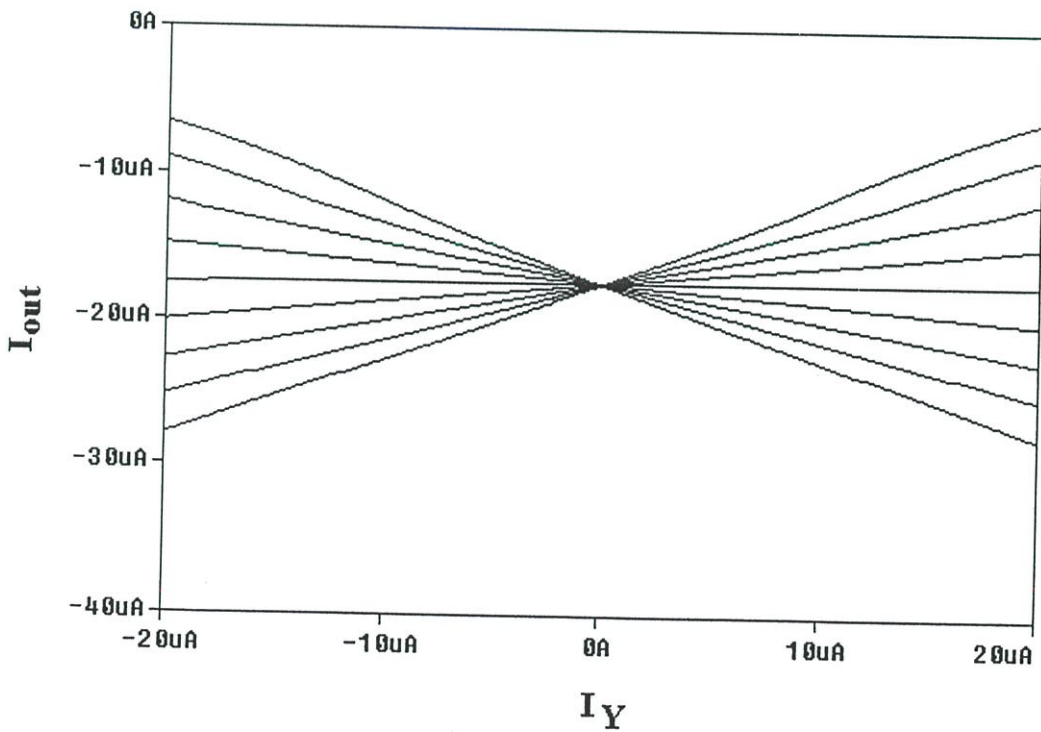
$$I_{out} = \frac{2I_X I_Y}{A} + B \quad (5.6)$$

การจำลองการทำงานวงจรถูกตั้งสองแบบ 4 ควอดแรนท์ในรูปที่ 5.8 จะกำหนดใช้แหล่งจ่าย  $V_{DD}=1$  โวลต์ และ  $V_{SS}=-1$  โวลต์ โดยมอสทรานซิสเตอร์ชนิด N-Channel มีค่าความกว้างต่อความยาว (W/L) เท่ากับ  $4\mu\text{m}/2\mu\text{m}$  และมอสทรานซิสเตอร์ชนิด P-Channel มีค่าความกว้างต่อความยาว (W/L) เท่ากับ  $14.5\mu\text{m}/2\mu\text{m}$

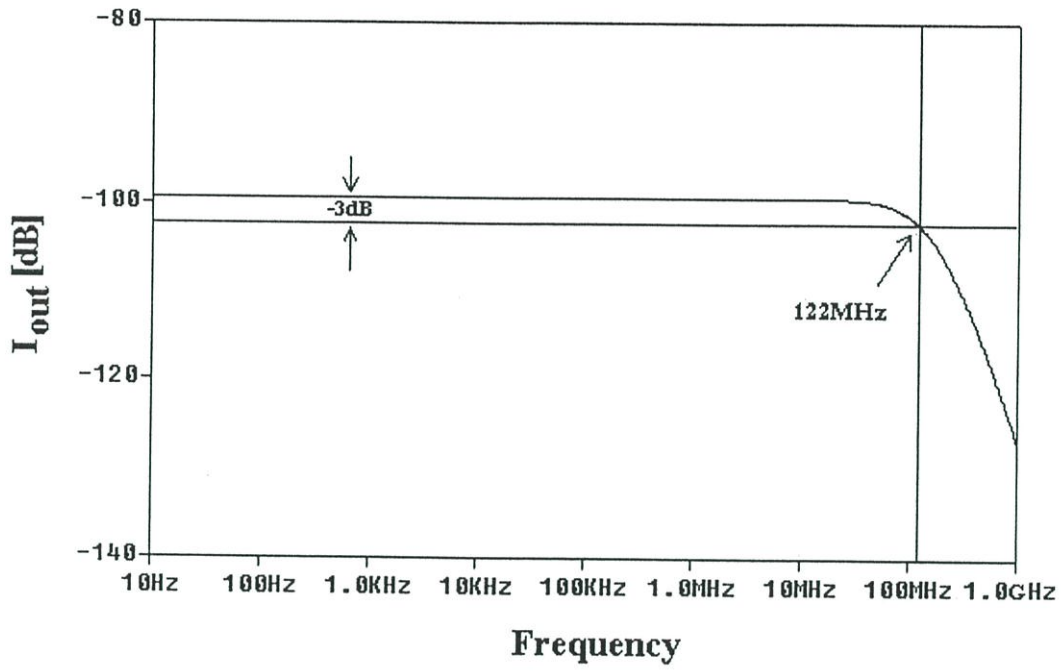
รูปที่ 5.9 เป็นการจำลองเพื่อวัดช่วงปฏิบัติการของวงจรถูกตั้งสองโดยป้อนกระแส  $I_X$  อยู่ในช่วง  $-20\mu\text{A}$  ถึง  $20\mu\text{A}$  ส่วน  $I_Y$  เป็นกระแสช่วง  $-20\mu\text{A}$  ถึง  $20\mu\text{A}$  โดยเพิ่มทีละ  $5\mu\text{A}$



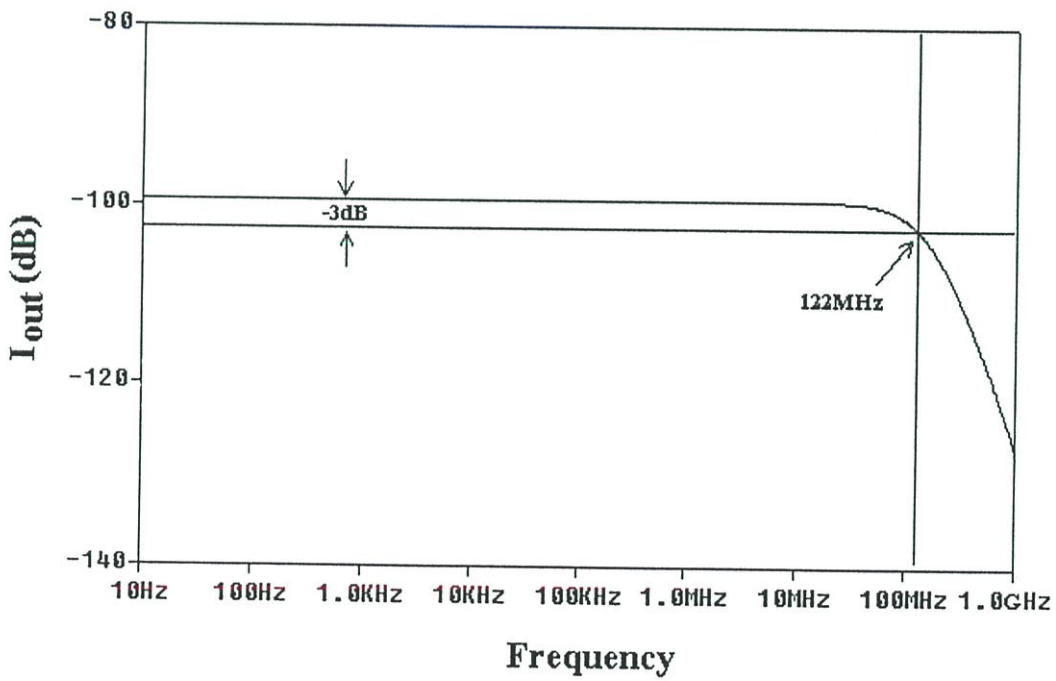
รูปที่ 5.9 แสดงช่วงปฏิบัติงานของวงจรโดยป้อนกระแส  $I_X$  อยู่ในช่วง  $-20\mu A$  ถึง  $20\mu A$  ส่วน  $I_Y$  เป็นกระแสช่วง  $-20\mu A$  ถึง  $20\mu A$  โดยเพิ่มทีละ  $5\mu A$



รูปที่ 5.10 แสดงช่วงปฏิบัติงานของวงจรโดยป้อนกระแส  $I_Y$  อยู่ในช่วง  $-20\mu A$  ถึง  $20\mu A$  ส่วน  $I_X$  เป็นกระแสช่วง  $-20\mu A$  ถึง  $20\mu A$  โดยเพิ่มทีละ  $5\mu A$



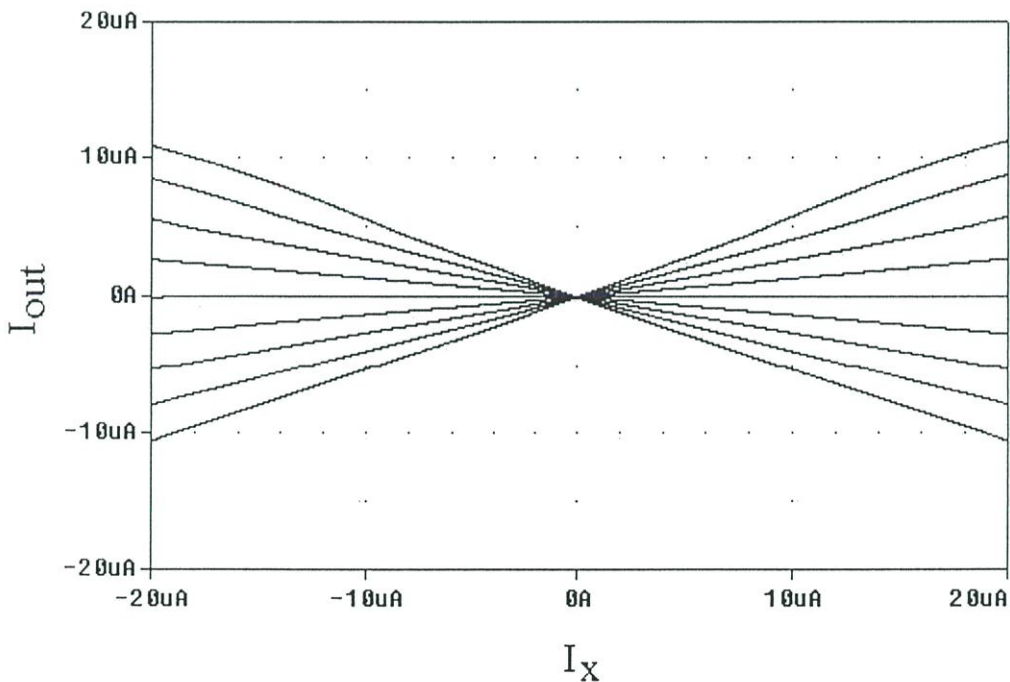
รูปที่ 5.11 แสดงการตอบสนองความถี่ของวงจรเมื่อป้อนสัญญาณที่ขั้ว  $I_x = 20 \mu A \sin \omega t$



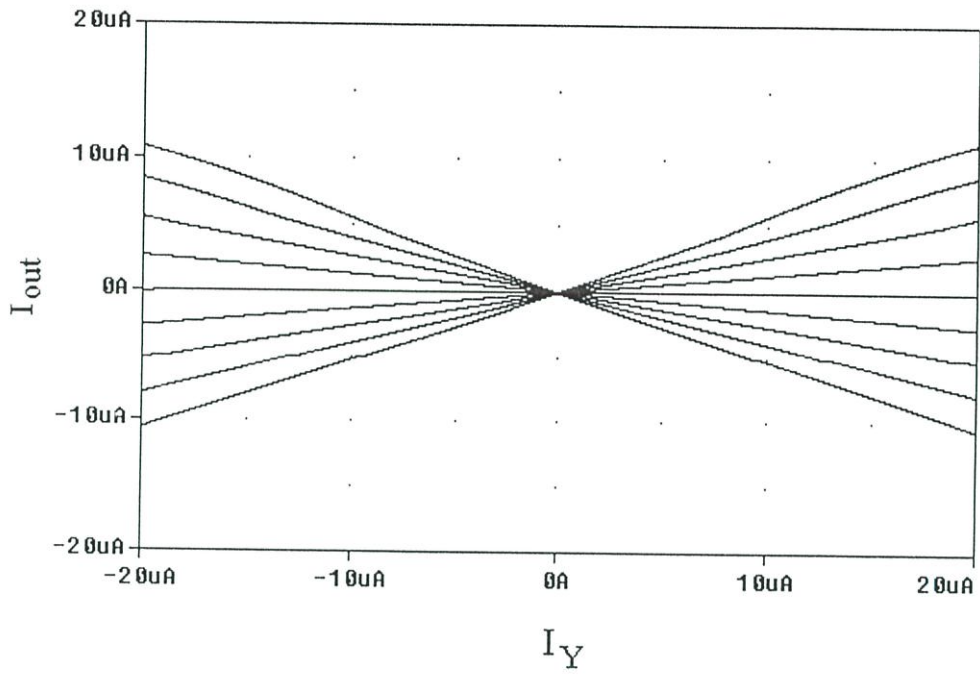
รูปที่ 5.12 แสดงการตอบสนองความถี่ของวงจรเมื่อป้อนสัญญาณที่ขั้ว  $I_y = 20 \mu A \sin \omega t$

ในรูปที่ 5.10 เป็นการจำลองการทำงานเพื่อวัดช่วงปฏิบัติการงานของวงจร โดยป้อนกระแส  $I_Y$  อยู่ใน ช่วง  $-20\mu\text{A}$  ถึง  $20\mu\text{A}$  ส่วน  $I_X$  เป็นกระแสช่วง  $-20\mu\text{A}$  ถึง  $20\mu\text{A}$  โดยเพิ่มทีละ  $5\mu\text{A}$  แล้ววัดกระแสเข้า พุทที่ไหลผ่านโหลดส่วนรูปที่ 5.11 และรูปที่ 5.12 เป็นการจำลองการทำงานของวงจรเพื่อวัดช่วงความถี่ ปฏิบัติงานของ วงจร จากผลการจำลองวงจรมีช่วงความถี่ปฏิบัติการงาน  $122\text{MHz}$

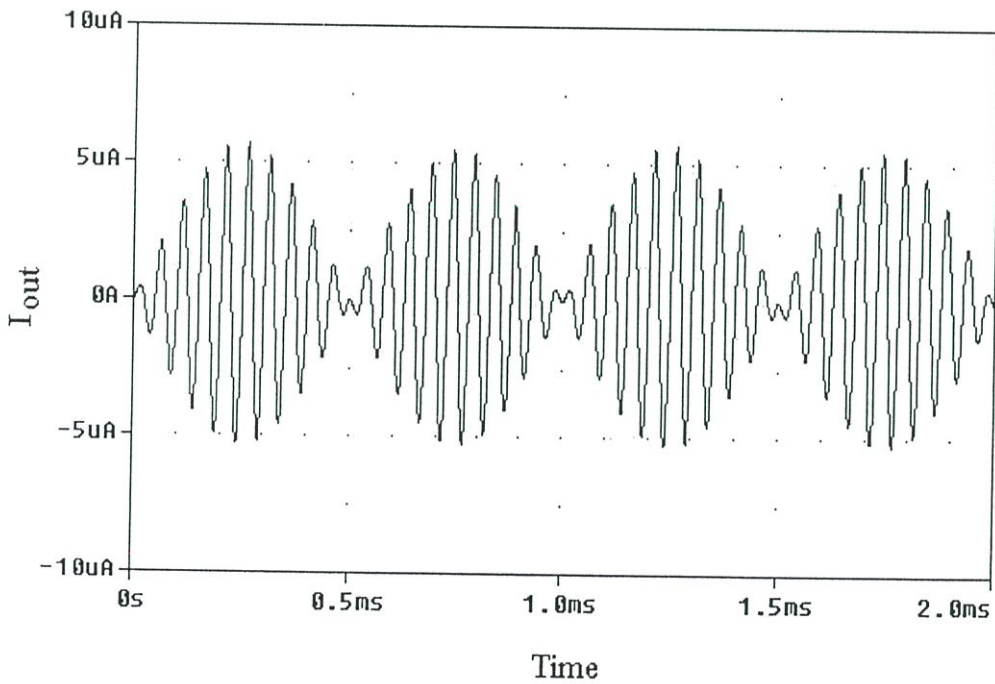
จากผลการจำลองในรูปที่ 5.9 และรูปที่ 5.10 กระแสเข้ามีค่าเป็นลบซึ่งหมายความว่ากระแสมีทิศ ทางไหลเข้าในวงจรและกระแสเข้าพุทเป็นผลคูณของสัญญาณ  $I_X$  และ  $I_Y$  แต่ผลการจำลองยังไม่เป็นไป ตามหลักทางคณิตศาสตร์คือเมื่ออินพุททั้งสองมีค่าเป็นศูนย์เข้าพุทยังไม่เป็นศูนย์แต่มีกระแส  $-17.4\mu\text{A}$  ไหลเข้าไป ทั้งนี้สาเหตุมาจากวงจรยังติดค่ากระแสคงที่ซึ่งเป็นค่าคงที่ที่ติดมาจากวงจรกำลังสองที่ใช้เป็น วงจรพื้นฐานซึ่งจะเห็นได้จากสมการที่ (5.6) วิธีแก้ไขสามารถทำได้โดยใช้กระแสคงที่  $17.4\mu\text{A}$  ต่อ ครอบที่  $R_L$  เพื่อหักล้างค่าคงที่นั้นออกไปและผลการจำลองแสดง ได้ดังรูปที่ 5.13 และรูปที่ 5.14



รูปที่ 5.13 แสดงช่วงปฏิบัติการงานของวงจร โดยป้อนกระแส  $I_X$  อยู่ใน ช่วง  $-20\mu\text{A}$  ถึง  $20\mu\text{A}$  ส่วน  $I_Y$  เป็นกระแสช่วง  $-20\mu\text{A}$  ถึง  $20\mu\text{A}$  โดยเพิ่มทีละ  $5\mu\text{A}$  เมื่อหักล้างค่าคงที่ด้วยกระแสคงที่



รูปที่ 5.14 แสดงช่วงปฏิบัติงานของวงจรโดยป้อนกระแส  $I_Y$  อยู่ในช่วง  $-20\mu\text{A}$  ถึง  $20\mu\text{A}$  ส่วน  $I_X$  เป็นกระแสช่วง  $-20\mu\text{A}$  ถึง  $20\mu\text{A}$  โดยเพิ่มทีละ  $5\mu\text{A}$  เมื่อหักล้างค่าคงที่ด้วยกระแสคงที่



รูปที่ 5.15 แสดงคุณสมบัติเป็นวงจรบาลานซ์มอดูเลเตอร์

รูปที่ 5.15 แสดงคุณสมบัติวงจรถูกสัญญาณเป็นวงจรถูกสัญญาณชั้มอคูเลเตอร์ โดยทดลองป้อนสัญญาณ baseband ความถี่ 1kHz ขนาด 20  $\mu$ A และสัญญาณพาหะความถี่ 20kHz ขนาด 20  $\mu$ A ผลการจำลองสรุปว่าเป็นวงจรถูกสัญญาณได้

## 5.5 สรุป

ในบทนี้เป็นการนำวงจรถูกสัญญาณกระแสมาประยุกต์ใช้งาน โดยในวิทยานิพนธ์นี้ได้นำมาใช้เป็นวงจรถูกสัญญาณเป็นสองเท่าและวงจรถูกสัญญาณแบบ 4 ควอดแรนท์ ซึ่งวงจรถูกสัญญาณได้ดี โดยได้ยืนยันการทำงานโดยใช้โปรแกรม PSpice

## บทที่ 6

# สรุปและข้อเสนอแนะ

### 6.1 บทสรุป

จากวงจรกำลังสองสัญญาณกระแสที่ใช้แหล่งจ่ายแรงดัน 2 โวลต์ ที่ได้นำเสนอในวิทยานิพนธ์นี้เป็นวงจรที่มีความง่ายไม่ซับซ้อน โดยโครงสร้างหลักของวงจรประกอบด้วยวงจรสะท้อนกระแสที่กำหนดให้มอสทรานซิสเตอร์ทำงานในช่วงอิมิตัว มอสทรานซิสเตอร์เป็นอิสระจาก Body effect และใช้แรงดัน  $V_{BS}$  มาปรับค่าแรงดันเทรชโฮลตมอสทรานซิสเตอร์ชนิด P-Channel ดังนั้นวงจรจึงใช้มอสทรานซิสเตอร์น้อยมากโดยวงจรทั้งหมดไม่ใช้อุปกรณ์ประเภทพาสซีฟเลยเพื่อให้วงจรเหมาะสำหรับนำมาสร้างเป็นวงจรรวม โดยวงจรที่นำเสนอใช้มอสทรานซิสเตอร์รวมทั้งหมด 6 ตัวเท่านั้น โดยแบ่งเป็นมอสทรานซิสเตอร์ชนิด N-Channel 4 ตัว และมอสทรานซิสเตอร์ชนิด P-Channel 2 ตัว โดยการออกแบบใช้เทคโนโลยีซีมอสขนาด  $0.8 \mu\text{m}$  Level 3 ของ MOSIS ซึ่งเทคโนโลยีซีมอสนี้เป็นเทคโนโลยีที่มีราคาไม่แพงเมื่อเทียบกับเทคโนโลยีแบบอื่น ๆ วงจรที่ออกแบบได้จำลองการทำงานโดยใช้โปรแกรม PSpice เพื่อตรวจสอบการทำงานโดยวัดหาช่วงปฏิบัติงานซึ่งวงจรที่นำเสนอ  $I_{in}$  เท่ากับ  $\pm 60 \mu\text{A}$  และเนื่องจากวงจรกำลังสองสัญญาณสามารถนำไปประยุกต์ใช้งานได้หลายอย่างวิทยานิพนธ์นี้จึงได้ทดลองนำมาประยุกต์ใช้งานเป็นวงจรคูณสัญญาณแบบ 4 ควอดแรนต์ วงจรเร็คติไฟ์เลอร์และวงจรทวีความถี่ซึ่งผลปรากฏว่าวงจรใช้งานได้ดี

## 6.2 ข้อเสนอแนะ

วงจรกำลังสองสัญญาณกระแสเป็นการนำเสนอเพื่อเป็นอีกทางเลือกหนึ่งที่สามารถนำมาประยุกต์ใช้งานหรือออกแบบวงจรต่าง ๆ ที่ใช้ในงานด้านวิศวกรรมไฟฟ้าได้กว้างขวางขึ้นซึ่งคุณสมบัติดังที่ได้กล่าวมาแล้วโดยเป็นวงจรที่สามารถสร้างขึ้นได้ง่ายไม่ซับซ้อน วงจรคุณสัญญาณกระแสกับแรงดันนี้สามารถพัฒนาให้มีประสิทธิภาพการทำงานดีขึ้นได้โดย

1. ใช้วงจรสะท้อนกระแสแบบแบบคาสโคด (cascode) จะทำให้วงจรมีความต้านทานทางเข้าพุทสูงขึ้นซึ่งจะทำให้การสวิงของสัญญาณทางเข้าพุทกว้างขึ้นและการสะท้อนของกระแสจะแน่นอนขึ้นแต่ก็จะทำให้การใช้แรงดันเพิ่มขึ้นด้วย
2. วงจรใช้แหล่งจ่าย 2 โวลต์ ซึ่งค่อนข้างสูงอยู่ ถ้าลดลงมาให้ใช้แหล่งจ่ายเพียงเซลล์เดียวมาตรฐาน (ประมาณ 1.2V-1.5V) ก็จะเป็นผลคืออย่างมาก ทั้งนี้จะต้องขึ้นอยู่กับพารามิเตอร์ที่ใช้ออกแบบด้วยซึ่งพารามิเตอร์ที่ใช้ในวิทยานิพนธ์นี้แรงดันเทรซโฮลของมอสทราซิสเตอร์ชนิด P-Channel ค่อนข้างสูง

## บรรณานุกรม

- [1] อธิธิพงษ์ ชัยสาขันธ์ และ กอบชัย เดชหาญ, “เทคนิคการออกแบบวงจรกำลังสองโดยใช้มอสเฟต,” การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 19, หน้า EL10-EL14, พฤศจิกายน 2539.
- [2] J. Bult and H. Wallinga, “A CMOS four-quadrant analog multiplier,” IEEE J. Solid-State Circuits, vol. SC-21, pp. 430-435, June 1986.
- [3] J. Bult and H. Wallinga, “A Class of Analog CMOS Circuit based on the Square-Law Characteristic of an MOS,” IEEE J. Solid-State Circuits, vol. SC-22, pp. 357-365, June 1987.
- [4] I. M. Filanovsky and H. P. Baltes, “Simple CMOS Analog Square-Rooting and Squaring Circuit,” IEEE Trans. Circuits Syst. I, vol. 39, no. 4, pp. 312-315, May 1992.
- [5] อธิธิพงษ์ ชัยสาขันธ์ และ กอบชัย เดชหาญ, “วงจรรวมความต้านทานแบบลอยตัวและวงจรรวมโดยใช้มอส,” การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 19, หน้า EL18-EL18, พฤศจิกายน 2539.
- [6] D. C. Soo and R. G. Meyer, “A four-quadrant MMOS analogue multiplier,” IEEE J. Solid-State Circuits, vol. SC-17, pp. 1174-1179, November 1984.
- [7] Z. Wang and W. Guggenbuhl, “A Voltage-Controllable Linear MOS Transconductor Using Bias Offset Technique,” IEEE J. Solid-State Circuits, vol. 25, pp. 315-317, February 1990.
- [8] A. Motamed, C. Hwang and M. Ismail, “CMOS exponential current-to-voltage converter,” Electronics Letters, vol.33, pp. 998-999, June 1997.
- [9] Z. Wang, “A four-transistor four-quadrant analog multiplier using MOS transistors operating in saturation region,” IEEE Trans. Instrum. Meas., vol. 42, pp. 75-77, February 1992.
- [10] H. Song and C. Kim, “An MOS four-quadrant analog multiplier using simple two-input squaring circuits with source followers,” IEEE J. Solid-State Circuits, vol. 25, pp. 841-848, June 1990.
- [11] H. Song and C. Kim, “A four-quadrant CMOS analog multiplier for analog neural networks,” IEEE J. Solid-State Circuits, vol. 29, pp. 746-749, June 1990.
- [12] Y. P. Tsividis, Operation and Modeling of the MOS Transistor, McGraw-Hill, New York, 1987

- [13] P. E. Allen and D. R. Holberg, CMOS Analog Circuit Design, New York, NY : Holt,Rinehart and Winston, 1987.
- [14] K. R. Laker and W. M. C. Sansen, Design of Analog Integrated Circuits, McGraw-Hill, 1987
- [15] E. W. Greeneich, Analog Integrated Circuit, Chapman&Hall, 1997

ภาคผนวก

## ภาคผนวก ก.

### ค่าพารามิเตอร์ของซีมอสขนาด 0.8 $\mu\text{m}$ ของ MOSIS ที่ใช้ในการจำลองการทำงานของวงจรรด้วยโปรแกรม PSpice

```
.MODEL CMOSN NMOS (LEVEL=3 PHI=0.700000 TOX=1.6600E-08 XJ=0.200000U TPG=1
VTO=0.7541 DELTA=1.7960E-01 LD=1.4870E-07 KP=1.2261E-04 UO=589.4 THETA=1.2350E-01
RSH=7.0680E+01 GAMMA=0.7311 NSUB=6.9670E+16 NFS=7.1500E+11 VMAX=1.8680E+05
ETA=3.0710E-02 KAPPA=5.9210E-02 CGDO=4.6399E-10 CGSO=4.6399E-10 CGBO=1.9940E-10
CJ=4.4845E-04 MJ=4.3367E-01 CJSW=3.3760E-10 MJSW=1.7402E-01 PB=9.2635E-01)
```

\* Weff = Wdrawn - Delta\_W

\* The suggested Delta\_W is 2.9940E-07

```
.MODEL CMOSP PMOS (LEVEL=3 PHI=0.700000 TOX=1.6600E-08 XJ=0.200000U TPG=-1
VTO=-0.9077 DELTA=6.9280E-01 LD=1.4920E-07 KP=3.1952E-05 UO=153.6 THETA=1.1310E-
01 RSH=8.3000E+01 GAMMA=0.4603 NSUB=2.7620E+16 NFS=7.1500E+11 VMAX=2.5080E+05
ETA=2.8980E-02 KAPPA=9.7440E+00 CGDO=4.6555E-10 CGSO=4.6555E-10 CGBO=1.7158E-10
CJ=6.2121E-04 MJ=4.8103E-01 CJSW=4.3268E-10 MJSW=4.4239E-01 PB=8.9224E-01)
```

\* Weff = Wdrawn - Delta\_W

\* The suggested Delta\_W is 1.8772E-07

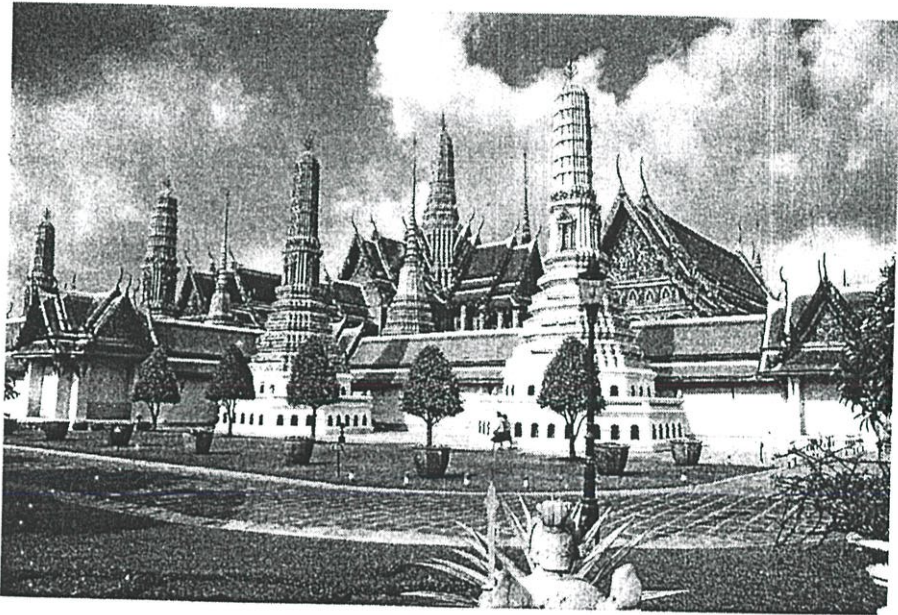
## ภาคผนวก ข.

### ผลงานที่ได้รับการตีพิมพ์ระหว่างศึกษา

- [1] T. Janjaem, K. Dejhan, F. Cheevasuvit, S. Mitatha, S. Junnapiya, C. Nokyoo, P. Rugrachagarn and C. Sooyeeakan. "Low Voltage CMOS Current Squaring Circuit Without Body Effect," Pro. 2001 IEEJ Int. Analog VLSI Workshop. May 14-15, 2001.

PROCEEDINGS

# 2001 IEEJ International Analog VLSI Workshop



May 14-15, 2001  
Fortune Hotel, Bangkok, Thailand



## Low Voltage CMOS Current Squaring Circuit Without Body Effect

T. Janjaem, K. Dejhan, F. Cheevasuvit, S. Mitatha, S. Junnapiya, C. Nokyoo,  
P. Rugrachagarn\*, C. Soonyeeek\*\*

Faculty of Engineering and Research Center for Communication and Information Technology  
King Mongkut's Institute of Technology Ladkrabang, Bangkok, 10520, Thailand  
E-mail : kobchai@teletan.telecom.kmitl.ac.th

Tel : 66-2-3269967, 66-2-3269081, Fax : 66-2-3269086

\*Faculty of Engineering, Siam University, Petchkasam road, Bangkok 10163

\*\*Aeronautical Radio of Thailand, 102 Ngamduplee, Tungmahamek,  
Bangkok 10120, Thailand

### Abstract

This paper proposes a design of low voltage CMOS squaring circuit with independence from body effect. The operation principle of proposed circuit is based on the symmetry of NMOS and PMOS, the proposed circuit operates on saturation region and in current mode. All simulation results of the proposed circuit have been carried out based on PSpice simulator with 2 volts supply voltage.

### Theory

The squaring circuit is widely used in signal processing for wide range applications such as frequency doubler circuit, multiplier circuit and etc. The previous technique is implemented by using bipolar junction transistors and then the CMOS transistors substitute. A problem due to use CMOS integrated circuit technology is the voltage at body will effect with the drain current of body effect [1-2], it can be solved by connecting all body CMOS transistors with source and it must be implemented the separated well for some CMOS transistors. The chip area increases, the present technology is used to reduce this problem. This paper proposes to use the circuit technique to solve this problem witho it processing technology.

The low voltage supply squaring circuits are shown in Fig. 1. Fig. 1(a), the body of transistor M7 is connected with ground, the threshold voltage of M7 varies with the source voltage of M7, the body effect will give to the output voltage of the circuit.

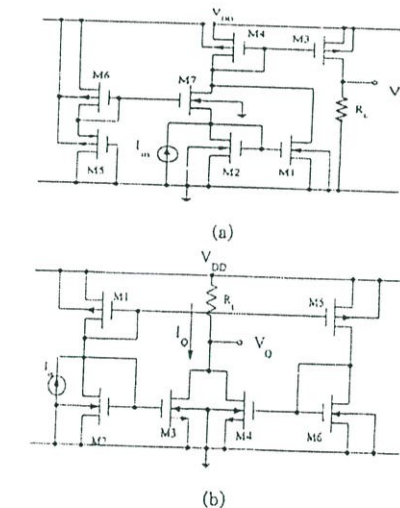


Fig. 1 Low voltage supply squaring circuits  
(a) with body effect [2]  
(b) without body effect

Fig. 1(b) shows all body transistors connected with source, then there has no body effect. The conditions are  $K_N = K_P$  and  $V_{TN} = V_{TP}$ .

$$\text{Where } K_N = \mu_N C_{OX} \left( \frac{W}{2L} \right)$$

$$K_P = \mu_P C_{OX} \left( \frac{W}{2L} \right)$$

$$V_T = \text{threshold voltage}$$

Suppose that all CMOS transistors operate in saturation region, then the drain current of NMOS is

$$I_D = K_N (V_{GS} - V_{TH})^2 \quad (1)$$

and

$$V_{TN} = V_{T0} + \gamma \left[ \sqrt{2\phi_F - V_{BS}} - \sqrt{2\phi_F} \right]$$

which is obtained from reference [3] for  $V_{T0}$  is threshold at body-to-source voltage;  $V_{BS} = 0$ .

$$\text{Where } \gamma = \sqrt{\frac{2\epsilon_{si} q N_A}{C_{OX}}}$$

$$\phi_F = \text{Fermi potential level}$$

Thus, the source current of PMOS transistor can be obtained as

$$I_S = K_N [V_{SG} - |V_{TP}|]^2 \quad (2)$$

The details of equation (2) are quite the same as in equation (1). To obtain  $K_N = K_P$  can be adjusted the W/L ratio of CMOS transistors and  $V_{TH} = V_{TP}$  can be done by adjusting  $V_{BS}$  as shown in Fig 2.

$$I_{DS} - I_{S1} = I_{in} \quad (3)$$

$$K_N (V_1 - V_{TN})^2 - K_P (V_{DD} - V_1 - |V_{TP}|)^2 = I_{in} \quad (4)$$

$$V_1 = \left[ \frac{I_{in}}{2K(V_{DD} - 2V_T)} \right] + \frac{V_{DD}}{2} \quad (5)$$

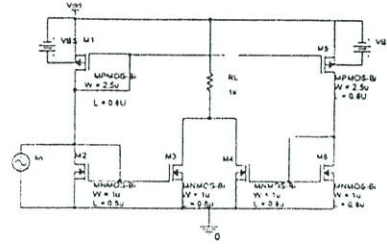


Fig. 2 Low voltage supply squaring circuit with  $V_{BS}$  adjustment.

In Fig. 2, the relations can be obtained as followings.

Suppose that  $K_P = K_N = K$  and  $V_{TN} = V_{TP} = V_T$ . From Fig. 2,

$$V_{SG1} = V_{GS1} \text{ and}$$

$$V_1 = \left[ \frac{-I_{in}}{2K(V_{DD} - 2V_T)} \right] + \frac{V_{DD}}{2} \quad (6)$$

The output current will be  $I_0 = I_{D3} + I_{D4}$  (7) or

$$I_0 = \left[ \frac{I_{in}^2}{2K(V_{DD} - 2V_T)^2} + 2K \left\{ \frac{V_{DD}}{2} - V_T \right\}^2 \right] \quad (8)$$

The relation of  $I_0$  versus  $I_{in}$  as shown in equation (8) is the squaring, the term

$$2K \left\{ \frac{V_{DD}}{2} - V_T \right\}^2$$

is constant and can be omitted by compensating the supply voltage. The body effect is not also in the term of  $V_T$ .

### Simulation Results

All simulation results have been carried out based on PSpice simulator program by using 0.8  $\mu\text{m}$  CMOS technology at 85  $^\circ\text{C}$ . All NMOS, PMOS transistors use  $W/L = 1/0.8 \mu\text{m}/\mu\text{m}$  and  $W/L = 2.5/0.8 \mu\text{m}/\mu\text{m}$ , respectively. The supply voltages are 2 and

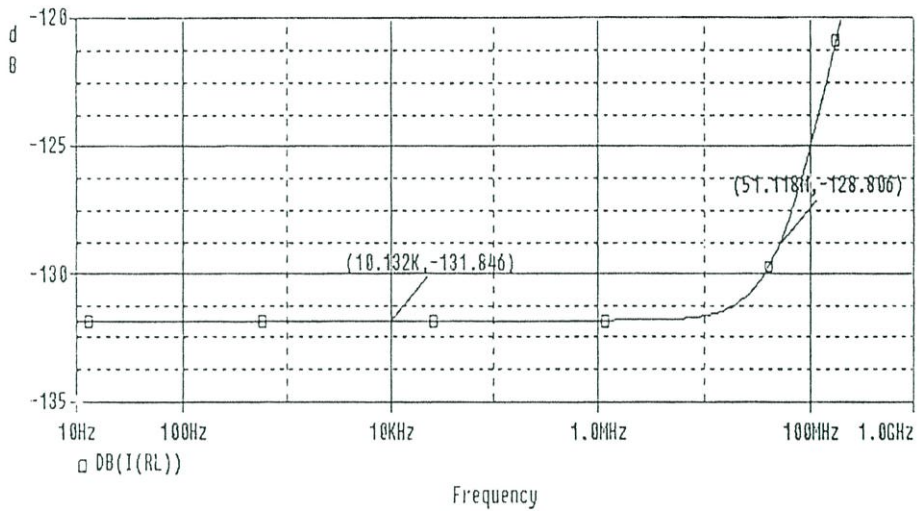


Fig. 5 Frequency response

Fig. 5 shows the frequency response of this proposed circuit. This circuit can be used for high frequency about 50 MHz.

#### Conclusion

The proposed circuit can be used for current squaring signal for 2 volt supply and for 50 MHz operating frequency. This proposed circuit has no effect with the body of CMOS technology.

#### References

- [1] K. Bult and H. Wallinga, "A CMOS Four-quadrant Analog Multiplier," IEEE J. Solid-State Circuit, vol. SC - 21, pp.430-435, June 1986.
- [2] K. Bult and H. Wallinga, "A Class of Analog CMOS Circuit Based on the Square - Law Characteristic of an MOS Transistor Saturation," IEEE J. Solid- State Circuit, vol. SC-22, No.3, pp. 357-365, June 1987.
- [3] E. W. Greneich, "Analog Integrated Circuits," Chapman&Hall, pp. 36, 1941.

## ประวัติผู้เขียน

นายธีรยุทธ จันทร์แจ่ม เกิดวันที่ 1 พฤศจิกายน 2513 ที่จังหวัดพะเยา จบการศึกษาระดับปริญญาตรี หลักสูตรอุตสาหกรรมศาสตรบัณฑิต สาขาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ จากมหาวิทยาลัยเกษมบัณฑิต ในปีการศึกษา 2540 ประวัติการทำงาน บริษัทมูราตะ อิเล็กทรอนิกส์ (ประเทศไทย) จำกัด จังหวัดลำพูน ปัจจุบันเป็นอาจารย์ประจำสาขาวิชาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเกษมบัณฑิต