

การชดเชยผลของอุณหภูมิในวงจรขยายโอทีเอแบบซีเอ็มอส
และการประยุกต์ใช้งาน

TEMPERATURE COMPENSATION OF CMOS OTA AND
ITS APPLICATIONS

ธাত্রี คัมภีระ
TATREE KOMPEERA

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

ISBN 974-324-635-5

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การชดเชยผลของอุณหภูมิในวงจรขยายโอทีเอแบบซีมอส
และการประยุกต์ใช้งาน

TEMPERATURE COMPENSATION OF CMOS OTA AND
ITS APPLICATIONS



http://ebook.lib.kmitl.ac.th/library/book_detail/09024856

ชาติรี คัมภีระ

TATREE KOMPEERA

เลขหมู่.....
เลขทะเบียน 47542
วัน, เดือน, ปี 19 ส.ค. 2546

.b.....
.i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

ISBN 974-324-635-5

**TEMPERATURE COMPENSATION OF CMOS OTA AND
ITS APPLICATIONS**

TATREE KOMPEERA

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2003

ISBN 974-324-635-5

COPYRIGHT 2003

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ การชดเชยผลของอุณหภูมิในวงจรถ่ายไอทีเอแบบซีมอสและการประยุกต์ใช้งาน
TEMPERATURE COMPENSATION OF CMOS OTA AND ITS
APPLICATIONS






ชื่อนักศึกษา นายชาติรี คัมภีระ

รหัสประจำตัว 42061200

ปริญญา วิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชา วิศวกรรมไฟฟ้า

อาจารย์ผู้ควบคุมวิทยานิพนธ์ รศ.ดร.วันชัย ธีรวิรุจ

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
ผศ.ดร.เกียรติศักดิ์	คมวัชระ	
ผศ.วรพงศ์	ตั้งศิริรัตน์	
ดร.คงศักดิ์	อนันตหิรัญรัตน์	
ผศ.ประสิทธิ์	จุลเสวีวงศ์	
รศ.ดร.วันชัย	ธีรวิรุจ	

วัน/เดือน/ปี ที่สอบ 25 เมษายน 2546 เวลา 15.00-17.00 น.

สถานที่สอบ ณ อาคาร 12 ชั้น ชั้น 4 (ห้อง E12-403)


บัณฑิตวิทยาลัยรับรองแล้ว
(รศ.ดร.บุญวัฒน์ อัครชู)
คณบดีบัณฑิตวิทยาลัย

วันที่.....24.....เดือน.....เมษายน.....พ.ศ.....2546

หัวข้อวิทยานิพนธ์	การชดเชยผลของอุณหภูมิในวงจรขยายโอทีเอแบบซิมอสและการประยุกต์ใช้งาน
ชื่อนักศึกษา	นายชาติรี คัมภีระ
รหัสประจำตัว	42061200
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขา	วิศวกรรมไฟฟ้า
พ.ศ.	2546
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ.ดร.วันชัย ธีรรัฐจา

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ได้นำเสนอหลักการของวงจรแหล่งจ่ายกระแสเพื่อใช้ชดเชยผลของอุณหภูมิในวงจรขยายโอทีเอแบบซิมอส โดยการชดเชยผลของอุณหภูมิอันเนื่องมาจากค่าทรานส์คอนดักแตนซ์พารามิเตอร์ (K') บนพื้นฐานการใช้เทคโนโลยีทรานซิสเตอร์แบบซิมอสที่มีการทำงานในช่วงอิมิตัววงจรที่ได้พัฒนาขึ้นอาศัยคุณสมบัติของวงจรรูปทรานส์ลิเนียร์แบบมอสเฟตสังเคราะห์ค่ากระแสเอาต์พุตที่มีค่าแปรผกผันกับผลของอุณหภูมิ เมื่อนำวงจรดังกล่าวนี้ไปใช้เป็นแหล่งจ่ายกระแสไบแอสให้กับวงจรขยายโอทีเอแบบซิมอสจะเป็นการชดเชยผลของอุณหภูมิที่เกิดขึ้นกับโอทีเอและยังทำให้ค่าทรานส์คอนดักแตนซ์ของโอทีเอมีค่าที่แปรผันตรงกับกระแสควบคุมด้วย เพื่อเป็นการยืนยันถึงสมรรถนะของวงจรวงจรดังกล่าวนี้ ได้ทดสอบการทำงานของวงจรโดยใช้โปรแกรม PSPICE เลียนแบบการทำงาน ผลการทดสอบการทำงานสามารถยืนยันได้ถึงความถูกต้องตามหลักการที่ได้นำเสนอ

Thesis Title	Temperature compensation of CMOS OTA and its applications
Student	Mr. Tatree Kompeera
Student ID.	42061200
Degree	Master of Engineering
Programme	Electrical Engineering
Year	2003
Thesis Advisor	Assoc. Prof. Dr. Vanchai Riewruja

ABSTRACT

This thesis aims to present the basis of designing of the temperature compensating current source circuit that is suitable for temperature compensation with term of K' transconductance parameter of the CMOS OTA. The basis of designing and this circuit are based on MOS integrated-circuit technology by using MOS transistors operated in saturation region. The proposed circuit has been held on MOS translinear rule for synthesizing the output current which give a inverse of transconductance parameter. As applied with CMOS OTA, the temperature sensitivity of the OTA is compensated and the transconductance can also be altered directly with the bias current. Performance of the proposed circuit is confirmed through PSpice simulation results that can be got along with the theoretical preciseness.

กิตติกรรมประกาศ

ความสำเร็จและสิ่งดีๆ ที่มีคุณค่าที่เกิดขึ้นในวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอกล่าวกราบ
ขอบพระคุณ รศ.ดร.วันชัย ธีรรัฐหา อาจารย์ที่ปรึกษา ที่ได้ให้ความเมตตา อบรมสั่งสอนให้คำแนะนำ
พร้อมทั้งช่วยเหลือในสิ่งต่างๆ มากมาย จนทำให้ข้าพเจ้าผ่านการศึกษาในขั้นนี้ได้ และขอขอบใจ
ทุกๆคน ในห้องทดลอง B420/2 ในความมีน้ำใจ ช่วยเหลือ เอื้อเฟื้อเผื่อแผ่ต่อข้าพเจ้าจนทำให้วิทยานิพนธ์ฉบับนี้สำเร็จได้ด้วยดี

ขอขอบคุณ รศ. สมศักดิ์ มิตะธา พร้อมทั้งขอขอบคุณผู้ร่วมงานที่ดีทุกๆ ท่าน ในภาควิชา
วิศวกรรมคอมพิวเตอร์ ที่ได้ช่วยเหลือ เกื้อกูล ข้าพเจ้าตลอดระยะเวลาที่ทำงานอยู่ มา ณ ที่นี้ด้วย

และขอขอบคุณคุณอมต หลวงพล คุณวิโรจน์ วุฒิ และคุณอมรเทพ กาพย์แก้ว ที่ช่วยอำนวยความสะดวกในการจัดพิมพ์วิทยานิพนธ์ฉบับนี้

ท้ายนี้ขอขอบคุณ ทุกท่านที่มีส่วนสนับสนุนในการศึกษาของข้าพเจ้าพร้อมทั้งให้ความช่วยเหลือด้วยดีตลอดมา

ธาศรี คัมภีระ

สารบัญ

หน้า

บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 แนวความคิดของวิทยานิพนธ์.....	1
1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์.....	2
1.3 หลักการที่นำเสนอในวิทยานิพนธ์.....	2
1.4 รายละเอียดในวิทยานิพนธ์.....	3
บทที่ 2 ทฤษฎีการทำงานของมอสทรานซิสเตอร์.....	4
2.1 กล่าวนำ.....	4
2.2 โครงสร้างของมอสทรานซิสเตอร์.....	4
2.3 สัญลักษณ์ของมอสทรานซิสเตอร์.....	9
2.4 การทำงานของมอสทรานซิสเตอร์.....	10
2.4.1 คุณสมบัติการทำงาน.....	10
2.4.2 สมการการไบแอสสำหรับสัญญาณขนาดใหญ่.....	15
2.4.3 ค่าความจุไฟฟ้าในมอสทรานซิสเตอร์.....	17
2.4.4 วงจรสมมูลและสมการแสดงความสัมพันธ์สำหรับสัญญาณขนาดเล็ก.....	19
2.5 ผลของอุณหภูมิในมอสทรานซิสเตอร์.....	20
2.6 กล่าวสรุป.....	21

สารบัญ(ต่อ)

หน้า

บทที่ 3 กลุ่มวงจรที่ใช้ในวิทยานิพนธ์.....	22
3.1 กล่าวนำ.....	22
3.2 วงจรสะท้อนกระแส.....	22
3.2.1 วงจรสะท้อนกระแสแบบพื้นฐาน.....	22
3.2.2 วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน.....	27
3.3 ซีมอสโอทีเอแบบพื้นฐาน.....	30
3.3.1 หลักพื้นฐาน.....	30
3.3.2 การทำงานของโอทีเอ.....	34
3.4 หลักการทรานส์ลีนีเยร์สำหรับมอสทรานซิสเตอร์.....	35
3.5 กล่าวสรุป.....	37
บทที่ 4 วงจรแหล่งจ่ายที่ใช้ชดเชยผลของอุณหภูมิในโอทีเอแบบซีมอส.....	38
4.1 กล่าวนำ.....	38
4.2 หลักการของวงจรแหล่งจ่ายกระแสที่ใช้ชดเชยผลของอุณหภูมิเนื่องจาก K'	38
4.3 การชดเชยผลของอุณหภูมิในวงจรขยายโอทีเอ.....	42
4.4 ผลการเลียนแบบการทำงานด้วยโปรแกรม PSPICE	43
4.5 ช่วงปฏิบัติงานของ V_{in}	46
4.6 ผลตอบสนองทางความถี่ของ OTA	48
4.6.1 การหาความถี่ปฏิบัติงานวงจรขยายโอทีเอ.....	48
4.6.2 ผลการทดสอบผลตอบสนองทางความถี่ของโอทีเอ.....	53
4.7 ค่าความไวและเสถียรภาพต่ออุณหภูมิ.....	54
4.8 กล่าวสรุป.....	55
บทที่ 5 การประยุกต์ใช้งาน	56
5.1 กล่าวนำ	56
5.2 วงจรเลียนแบบค่าความต้านทานแบบลอยตัว.....	56
5.3 วงจรกรองความถี่สูงผ่าน.....	58
5.4 กล่าวสรุป.....	60

สารบัญ(ต่อ)

หน้า

บทที่ 6 บทสรุปและวิจารณ์.....	61
6.1 บทสรุปและวิจารณ์.....	61
6.2 ข้อเสนอแนะและแนวทางการทำวิจัยและพัฒนาต่อ.....	61
เอกสารอ้างอิง.....	62
ภาคผนวก ก. การวิเคราะห์หาค่าความสัมพันธ์ระหว่างกระแส I_0 กับแรงดัน V_{in} และค่า g_m	65
ภาคผนวก ข. ความสัมพันธ์ของแรงดัน V_R และ V_A	68
ภาคผนวก ค. MOSFET Parameters	70
ภาคผนวก ง. ผลงานวิจัยที่ได้รับการตีพิมพ์.....	73
ประวัติผู้เขียน.....	88

สารบัญรูป

หน้า

รูปที่

2.1	โครงสร้างมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมด ชนิด N Channel.....	5
2.2	โครงสร้างมอสทรานซิสเตอร์แบบดีพลีทชันโหมด ชนิด N Channel.....	6
2.3	โครงสร้างมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมด ชนิด P Channel	7
2.4	โครงสร้างมอสทรานซิสเตอร์แบบดีพลีทชันโหมด ชนิด P Channel.....	8
2.5(ก)	การทำงานของมอสเฟตแบบเอ็นฮานซ์เมนต์โหมดชนิดเอ็นแชลเนล.....	11
2.5(ข)	การทำงานของมอสเฟตแบบเอ็นฮานซ์เมนต์โหมดชนิดเอ็นแชลเนล.....	11
2.5(ค)	การทำงานของมอสเฟตแบบเอ็นฮานซ์เมนต์โหมดชนิดเอ็นแชลเนล.....	12
2.5(ง)	การทำงานของมอสเฟตแบบเอ็นฮานซ์เมนต์โหมดชนิดเอ็นแชลเนล.....	12
2.6	กราฟแสดงความสัมพันธ์ระหว่าง I_D และ V_{DS} ของมอสเฟตแบบเอ็นฮานซ์เมนต์โหมด.....	14
2.7	ค่าความจุไฟฟ้าที่เกิดขึ้นจากโครงสร้างของมอสเฟต.....	17
2.8	วงจรมุมูลสำหรับสัญญาณขนาดเล็กของมอสเฟต.....	19
3.1	แสดงวงจระสะท้อนกระแสแบบพื้นฐานชนิดเอ็นแชลเนล.....	22
3.2	คุณสมบัติที่เอาท์พุทของวงจรรูปที่ 3.1 ในกรณี M_1 และ M_2 สมพียงกัน.....	24
3.3(ก)	แบบจำลองสัญญาณขนาดเล็กของ M_1	25
3.3(ข)	วงจรมุมูลของแบบจำลองสัญญาณขนาดเล็กของ M_1	25
3.4(ก)	แบบจำลองสัญญาณขนาดเล็กของวงจระสะท้อนกระแส.....	25
3.4(ข)	วงจรมุมูลของแบบจำลองสัญญาณขนาดเล็กของรูป (ก).....	25
3.5	วงจรมุมูลของสัญญาณขนาดเล็กของวงจระสะท้อนกระแสในรูปที่ 3.1.....	26
3.6	วงจระสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน.....	27
3.7	แบบจำลองสัญญาณขนาดเล็กของวงจระสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน.....	27
3.8	วงจรมุมูลของแบบจำลองสัญญาณขนาดเล็กของรูปที่ 3.7	28
3.9	วงจรมุมูลของสัญญาณขนาดเล็กของวงจรรูปที่ 3.6	28
3.10	บล็อกไดอะแกรมโครงสร้างพื้นฐานของโอทีเอ.....	30
3.11	แสดงวงจรมุมูลทางอุดมคติของโอทีเอ.....	31
3.12	สัญลักษณ์ของโอทีเอ.....	31
3.13	วงจระขยายความแตกต่าง.....	32
3.14	กราฟแสดงความสัมพันธ์ระหว่างกระแสจุดออกที่เป็นฟังก์ชันของแรงดันผลต่างของอินพุท.....	33
3.15	แสดงภาพโอทีเอพื้นฐานแบบซิมอส.....	34

3.16	ทรานส์ลิเนียร์รูปของมอสทรานซิสเตอร์.....	36
4.1	วงจรแหล่งจ่ายกระแสที่ใช้ชดเชยผลของอุณหภูมิอื่นเนื่องจาก K' ในโอทีเอแบบซิมอส.....	38
4.2	วงจรกำเนิดแหล่งจ่ายกระแสอ้างอิง.....	39
4.3	วงจรควอดรารัทิก-ทรานส์ลิเนียร์.....	41
4.4	การชดเชยผลของอุณหภูมิในวงจรขยายโอทีเอแบบซิมอสแบบพื้นฐาน.....	42
4.5	วงจรเปลี่ยนศักดาเป็นกระแสที่สร้างจากโอทีเอ.....	43
4.6	ผลการแปรค่ากระแสไบแอส I_B และกระแสไบแอส I_C	44
4.7	ผลการแปรค่าอุณหภูมิ.....	45
4.8	วงจรขยายโอทีเอที่มีการชดเชยผลของอุณหภูมิแล้ว.....	46
4.9	การกำหนดจุดในวงจรโอทีเอ.....	48
4.10	วงจรสมมูลวงจรขยายโอทีเอ.....	49
4.11	การเขียนแบบผลตอบสนองทางความถี่ $\frac{V_o}{V_{in}}$ ของ โอทีเอ.....	53
5.1	วงจรเขียนแบบค่าความต้านทานแบบลอยตัวที่สร้างจากโอทีเอ.....	56
5.2	วงจรภายในวงจรเขียนแบบค่าความต้านทานแบบลอยตัวที่สร้างจากโอทีเอ.....	57
5.3	ผลการเขียนการทำงานเมื่อทำการแปรค่าแรงดัน V_1	58
5.4	วงจรรองความถี่สูงผ่านที่สร้างจากโอทีเอ.....	58
5.5	วงจรภายในวงจรรองความถี่สูงผ่านที่สร้างจากโอทีเอ.....	59
5.6	ผลการเขียนการทำงานเมื่อทำการแปรค่าความถี่.....	59

สารบัญตาราง

หน้า

ตารางที่

1. สัญลักษณ์ของมอสทรานซิสเตอร์แบบต่างๆ.....9
2. ค่าอัตราส่วน W/L ของมอสทรานซิสเตอร์ของวงจรในรูปที่ 4.4.....45

บทที่ 1

บทนำ

1.1 แนวความคิดของวิทยานิพนธ์

เป็นที่ทราบกันโดยทั่วไปแล้วว่าในปัจจุบันนี้ การออกแบบวงจรรวม (Integrated Circuit) เพื่อใช้ในการประมวลผลของสัญญาณต่างๆ ทั้งทางด้านอนาลอกและดิจิตอลนั้นการออกแบบวงจรโดยใช้เทคโนโลยีทรานซิสเตอร์แบบซีมอสนั้น ได้รับความสนใจจากผู้ออกแบบวงจรโดยทั่วไปเพิ่มมากขึ้น เหตุผลข้อหนึ่งก็คือการมีเทคโนโลยีการผลิตที่ทันสมัยจากผู้ผลิตวงจรรวมสนับสนุนและรองรับการผลิตที่ได้ตามเกณฑ์ - ข้อกำหนดที่ผู้ออกแบบวงจรต้องการ นอกจากนี้แล้วเหตุผลในเชิงเทคนิคของการออกแบบวงจรโดยเทคโนโลยีซีมอสที่ได้เปรียบเทคโนโลยีอื่นๆ ก็เป็นส่วนสำคัญที่ทำให้มีผู้ออกแบบวงจรหันมาให้ความสนใจออกแบบวงจรโดยใช้เทคโนโลยีนี้มากขึ้นและหนึ่งในอุปกรณ์ที่ถูกออกแบบและผลิตขึ้นมาเหล่านั้น วงจรขยายความนำหรือโอทีเอเป็นอุปกรณ์ขึ้นหนึ่งที่มีผู้ออกแบบวงจรมานิยมนำมาประยุกต์ใช้ในการออกแบบเป็นวงจรต่างๆ มากมาย สำหรับในส่วนของซีมอสโอทีเอแบบพื้นฐานนั้น หากเราพิจารณาสมการกระแสเอาต์พุตของโอทีเอแล้ว จะเห็นว่าค่าทรานส์คอนดักแตนซ์พารามิเตอร์ (K') เป็นฟังก์ชันของค่าทรานส์คอนดักแตนซ์ (g_m) หรือค่าขยายความนำ ซึ่งเป็นพารามิเตอร์ที่สำคัญมากตัวหนึ่งที่มีผลต่อการทำงานของวงจรอย่างยิ่ง โดยค่า K' จะเปลี่ยนแปลงค่าเมื่ออุณหภูมิเกิดเปลี่ยนแปลง ซึ่งจะส่งผลทำให้ประสิทธิภาพการทำงานของวงจรลดลงหรือทำงานผิดเพี้ยนไปจากเดิมได้

ดังนั้นวิทยานิพนธ์นี้จึงได้เสนอวงจรแหล่งจ่ายกระแสเพื่อปรับปรุงค่าขยายความนำของวงจรขยายความนำโอทีเอแบบซีมอส โดยการชดเชยผลของอุณหภูมิอันเนื่องมาจากค่าทรานส์คอนดักแตนซ์พารามิเตอร์ K' ด้วยเทคโนโลยีทรานซิสเตอร์แบบซีมอส โดยมีมุ่งหมายที่จะให้วงจรมีขนาดโครงสร้างที่ไม่ใหญ่นัก มีประสิทธิภาพการทำงานดี โดยได้นำหลักการของอุปกรณ์ทรานส์ลิเนียร์เข้ามาประกอบการพิจารณาทำงานของวงจร จากนั้นจะทำการศึกษาถึงคุณสมบัติต่างๆ ของวงจรที่ทำการออกแบบ และทดสอบประสิทธิภาพของวงจรเมื่อนำไปประยุกต์ใช้งาน

1.2 วัตถุประสงค์ของวิทยานิพนธ์

ในการเสนอวิทยานิพนธ์เรื่อง “การชดเชยผลอุณหภูมิในวงจรขยายโอทีเอแบบซีมอสและการประยุกต์ใช้งาน” นั้น ได้กำหนดวัตถุประสงค์เอาไว้ 4 ประการคือ

1. ศึกษาและค้นคว้าเพื่อพัฒนางจรเพื่อชดเชยผลของอุณหภูมิในวงจรขยายโอทีเอแบบซีมอส โดยใช้คุณสมบัติการทำงานของมอสทรานซิสเตอร์ในช่วงอิมิต์
2. วงจรที่ออกแบบมีโครงสร้างที่เรียบง่าย ไม่ซับซ้อนมาก
3. วงจรสามารถทำงานได้อย่างมีประสิทธิภาพ

1.3 หลักการที่นำเสนอ

จากสมการทั่วไปที่แสดงความสัมพันธ์ของค่ากระแสเอาท์พุทและค่าทรานส์คอนดักแตนซ์ของวงจรขยายโอทีเอแบบซีมอสนั้น จะเห็นว่าพารามิเตอร์ K' เป็นตัวแปรฟังก์ชันที่ขึ้นอยู่กับอุณหภูมิ ซึ่งจะส่งผลต่อการทำงานของโอทีเอเมื่ออุณหภูมิเกิดการเปลี่ยนแปลง ดังนั้นในวิทยานิพนธ์ฉบับนี้ จึงได้นำเสนอหลักการการชดเชยผลของอุณหภูมิอันเนื่องมาจากค่าพารามิเตอร์ K' ในวงจรขยายโอทีเอแบบซีมอสแบบพื้นฐาน

วงจรที่ได้พัฒนาขึ้นนั้นจะประกอบด้วยวงจรร้อยที่สำคัญสองวงจร โดยวงจรร้อยส่วนแรกนั้นจะเป็นส่วนของวงจรที่สร้างแหล่งจ่ายกระแสคงที่ให้วงจรร้อยส่วนที่สอง สำหรับวงจรร้อยส่วนที่สองนั้นเป็นส่วนของวงจรทรานส์ลิเนียร์กำลังสอง ซึ่งทั้งหมดประกอบกันเป็นวงจรแหล่งจ่ายกระแสที่ให้ค่ากระแสที่มีส่วนกลับของค่าพารามิเตอร์ K' รวมอยู่ และเมื่อนำวงจรดังกล่าวนี้ไปใช้เป็นแทนแหล่งจ่ายกระแสคงที่เดิมในวงจรขยายโอทีเอแล้วจะทำให้ค่าพารามิเตอร์ K' ในวงจรขยายโอทีเอถูกกำจัดออก ทำให้วงจรขยายโอทีเอมีค่ากระแสเอาท์พุทที่เป็นอิสระต่ออุณหภูมิอันเนื่องมาจากค่าพารามิเตอร์ K' และค่าทรานส์คอนดักแตนซ์แปรผันตรงกับกระแสควม ซึ่งทำให้วงจรมีเสถียรภาพที่ดีต่ออุณหภูมิที่เปลี่ยนแปลง

1.4 รายละเอียดในวิทยานิพนธ์

ในวิทยานิพนธ์นี้ได้แบ่งเนื้อหาออกเป็น 6 บทและภาคผนวกอีก 2 ภาค ซึ่งมีรายละเอียดดังต่อไปนี้

บทที่ 1 คือบทนำ ซึ่งเป็นการกล่าวนำถึงวัตถุประสงค์ หลักการในวิทยานิพนธ์และรายละเอียดของวิทยานิพนธ์ในแต่ละบท

บทที่ 2 กล่าวถึงทฤษฎีโครงสร้างของมอสทรานซิสเตอร์ สัญลักษณ์ ทฤษฎีการทำงาน สมการกระแสในแต่ละช่วงการทำงาน โดยจะเน้นการทำงานในช่วงอิมิต์และผลของอุณหภูมิที่มีต่อมอสทรานซิสเตอร์

บทที่ 3 กล่าวถึงวงจรพื้นฐานที่เกี่ยวข้องและหลักการทรานส์ลีนีเยอร์ ที่ใช้ประกอบรวมสำหรับการออกแบบวงจรในวิทยานิพนธ์ฉบับนี้

บทที่ 4 กล่าวถึงวงจรแหล่งจ่ายกระแสที่ขึ้นที่ใช้ชดเชยผลของอุณหภูมิอันเนื่องมาจากค่า K' พร้อมผลการเขียนแบบการทำงานของวงจร เปรียบเทียบระหว่างการใช้และไม่ได้ใช้วงจรนี้มาร่วม ช่วงปฏิบัติงานของแรงดันอินพุต ผลตอบสนองทางความถี่ ความไวและเสถียรภาพต่ออุณหภูมิ

บทที่ 5 เสนอตัวอย่างเมื่อนำซิมอสโอทีเอไปประยุกต์ใช้งาน โดยมีวงจรชดเชยอุณหภูมินี้ต่อร่วมด้วย และแสดงผลการเขียนแบบการทำงาน

บทที่ 6 เป็นการสรุปผลงานภายในวิทยานิพนธ์ที่ได้นำเสนอและขอเสนอแนะ

ภาคผนวก ก. แสดงการวิเคราะห์หาค่าสัมพัทธ์ระหว่างค่ากระแส I_0 และแรงดัน V_{in} และค่า g_m ของวงจรขยายคิฟเฟอร์เรนเซียล

ภาคผนวก ข. ความสัมพันธ์ของการแรงดันไบแอส V_R และ V_A

ภาคผนวก ค. MOSFET Parameters ที่ใช้ในการคำนวณหาความถี่ตอบสนอง

ภาคผนวก ง. แสดงผลงานวิจัยที่ได้รับการตีพิมพ์

บทที่ 2

ทฤษฎีการทำงานของมอสทรานซิสเตอร์

2.1 กล่าวนำ

มอสทรานซิสเตอร์(MOS Transistor)หรือมอสเฟต (Metal Oxide Semiconductor Field Effect Transistor : MOSFET) เป็นสิ่งประดิษฐ์สารกึ่งตัวนำประเภทผลของสนามไฟฟ้า(Field Effect devices) โดยที่ขนาดของสนามไฟฟ้าขึ้นอยู่กับขนาดของความต่างศักย์และระยะห่างระหว่างส่วนเดรนกับส่วนซอส กระแสคริฟท์ที่เกิดขึ้นจึงถูกประมาณว่าเกิดจากการเคลื่อนที่ของประจุพาหะส่วนมากที่มีอยู่ในสารกึ่งตัวนำชนิดนั้นเพียงชนิดเดียวด้วยเหตุนี้มอสทรานซิสเตอร์ จึงถูกเรียกว่า “ยูนิโพล่าทรานซิสเตอร์” (Unipolar Transistor)

ในปัจจุบันมอสทรานซิสเตอร์ถูกสร้างจากขบวนการ “SILICON GATE TECHNOLOGY” โดยที่ใช้ “POLYSILICON” แทนโลหะที่เกท และเนื่องจากมอสทรานซิสเตอร์มีโครงสร้างที่ไม่ยุ่งยากมาก มีขบวนการการผลิตที่ใช้พื้นที่น้อย มีขนาดเล็ก ความต้านทานอินพุตสูง การสูญเสียกำลังต่ำ มีประสิทธิภาพในการทำงานสูง จึงทำให้มอสทรานซิสเตอร์เป็นที่นิยมใช้กันมากขึ้น โดยเฉพาะอย่างยิ่งวงจรในโครงสร้างของวงจรรวม ถึงกระนั้นมอสทรานซิสเตอร์ก็ยังมีข้อด้อยในการทำงานอยู่บ้าง เช่น มีอัตราขยายต่ำ

2.2 โครงสร้างของมอสทรานซิสเตอร์

เนื่องจากประจุพาหะส่วนมากในสารกึ่งตัวนำมี 2 ชนิดคือ ประจุลบหรืออิเล็กตรอนในสารกึ่งตัวนำชนิดเอ็นและประจุบวกหรือโฮลในสารกึ่งตัวนำชนิดพี จึงอาจแบ่งมอสทรานซิสเตอร์โดยพิจารณาที่ชนิดของประจุที่บริเวณช่องทางเดินกระแสในขณะที่เกิดกระแสคริฟท์ ได้เป็น 2 ชนิด คือ

1. เอ็น แชนเนล มอสทรานซิสเตอร์(N- Channel MOS Transistor : NMOS) หมายถึง มอสทรานซิสเตอร์ที่มีอิเล็กตรอนเป็นประจุพาหะส่วนมากที่ทำให้เกิดกระแสคริฟท์ ดังนั้นมอสทรานซิสเตอร์ชนิดนี้ส่วนเดรนและซอส จึงเป็นสารกึ่งตัวนำชนิดเอ็น

2. พี แชนเนล มอสทรานซิสเตอร์(P- Channel MOS Transistor : PMOS) หมายถึง มอสทรานซิสเตอร์ที่มีโฮลเป็นประจุพาหะส่วนมากที่ทำให้เกิดกระแสคริฟท์ ดังนั้นมอสทรานซิสเตอร์ชนิดนี้ส่วนเดรนและซอส จึงเป็นสารกึ่งตัวนำชนิดพี

อย่างไรก็ตามที่ ในสภาวะปกติก่อนการไบแอสของมอสทรานซิสเตอร์โดยทั่วๆ ไป สารกึ่งตัวนำบริเวณช่องทางเดินกระแสกับสารกึ่งตัวนำที่เป็นเดรนและซอส อาจจะเป็นสารชนิดเดียวกันหรือต่างชนิดกันก็ได้ ซึ่งในแต่ละแบบจะมีผลต่อคุณสมบัติทางไฟฟ้าในขณะใช้งานที่แตกต่างกันออกไป จึงมีคำศัพท์เพื่อบอกประเภทของสารกึ่งตัวนำบริเวณช่องทางเดินกระแสไว้ดังนี้

ดีพลีชัน (Depletion) หมายถึง สารกึ่งตัวนำบริเวณช่องทางเดินกระแสที่มีคุณสมบัติเป็น สารกึ่งตัวนำชนิดเดียวกับส่วนเดรนและซอส

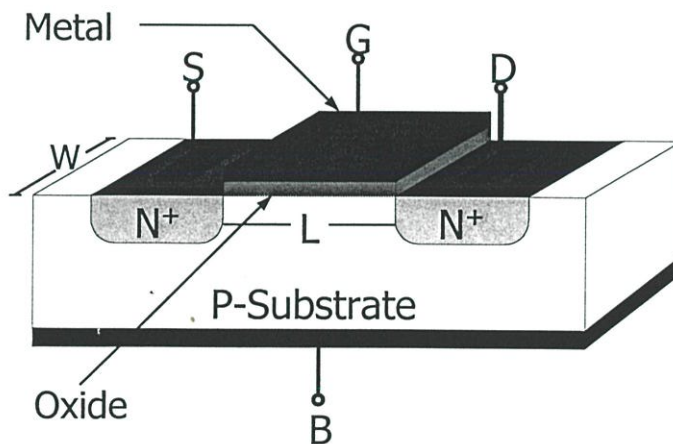
เอ็นฮานซ์เมนต์ (Enhancement) หมายถึง สารกึ่งตัวนำบริเวณทางเดินกระแสที่มีคุณสมบัติ เป็นสารกึ่งตัวนำต่างชนิดกันกับส่วนเดรนและซอส

จึงอาจแบ่งมอสทรานซิสเตอร์ เพื่อบอกประเภท ตามลักษณะการควบคุมปริมาณประจุ พาหะในช่องทางเดินกระแสได้ 4 แบบคือ

1. เอ็นแชนเนล เอ็นฮานซ์เมนต์โหมด มอสทรานซิสเตอร์

(N channel enhancement mode MOS transistor)

หมายถึง เอ็นแชนเนลมอสทรานซิสเตอร์ ที่ในสภาวะปกติก่อนไบแอสที่เกต มีสารกึ่งตัว นำในบริเวณช่องทางเดินกระแสเป็นชนิดพี ดังนั้นในขณะที่ใช้งาน จึงจำเป็นต้องเหนี่ยวนำให้สารกึ่ง ตัวนำชนิดพีบริเวณช่องทางเดินกระแสเปลี่ยนเป็นสารกึ่งตัวนำชนิดเอ็นก่อน โดยการให้แรงดันที่ เกตเป็นบวกเมื่อเทียบกับฐานรอง โครงสร้างเอ็น แชนเนล เอ็นฮานซ์เมนต์โหมด มอสทรานซิส เตอร์ แสดงไว้ในรูปที่ 2.1



รูปที่ 2.1 แสดง โครงสร้างมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมด ชนิด N Channel

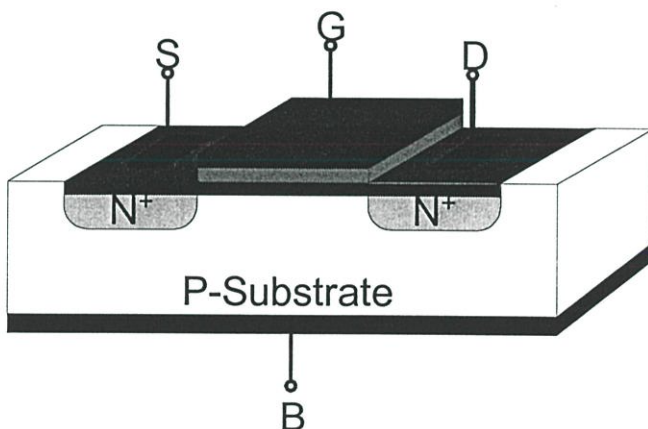
จากรูปโครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมด ชนิดเอ็นแชนเนล จะ ประกอบไปด้วยแผ่นฐานรองเป็นชนิดพี ความหนาแน่นน้อย (Lightly Doped P-Type Substrate) ที่มีอิเล็กโตรดบริเวณเดรนและซอส ที่ต่อกับบริเวณสารกึ่งตัวนำที่ทำการเติมสารเจือชนิดเอ็น ความหนาแน่นสูงเข้าไปในฐานรอง แต่บริเวณสารกึ่งตัวนำที่ถูกสารเจือนั้นจะไม่เชื่อมต่อกันเกิด เป็นแชนเนล เหมือนในกรณีของดีพลีชัน แต่จะเคลือบซิลิกอนไดออกไซด์ (SiO_2) เป็นฉนวนลง บนฐานรองแล้วทำการต่ออิเล็กโตรดที่เป็นโลหะเข้าที่เกต(G) โดยส่วนที่อยู่ระหว่างเดรน(D)และ

ซอส(S) จะเรียกว่าแชนเนลเหมือนเดิม โดยจะมีระยะห่างความยาวแชนเนล (Channel Length) เป็น L และระยะห่างความกว้าง(Channel Wide) เป็น W

2. เอ็น แชนเนล ดีพลีชัน โหมด มอสทรานซิสเตอร์

(N channel depletion mode MOS transistor)

หมายถึง เอ็น แชนเนล มอสทรานซิสเตอร์ ที่ในสภาวะปกติก่อนให้ไบแอสที่เกต มีสารกึ่งตัวนำในบริเวณช่องทางเดินกระแสเป็นชนิดเอ็น ทำให้เกิดการเชื่อมต่อเนื้อสารกึ่งตัวนำระหว่างส่วนซอสและเดรน อันเป็นผลให้เกิดกระแสรีฟท์ขึ้นทันทีที่มีความแตกต่างระหว่างส่วนเดรนกับส่วนซอส ในการควบคุมปริมาณกระแสรีฟท์นี้ สามารถทำได้ทั้งในทางที่ทำให้ปริมาณกระแสรีฟท์เพิ่มขึ้น ซึ่งทำโดยการให้แรงดันที่เกตเป็นบวกเมื่อเทียบกับฐานรองหรือในทางที่ทำให้กระแสรีฟท์ลดลง โดยการให้แรงดันที่เกตเป็นลบเมื่อเทียบกับฐานรอง โครงสร้างเอ็นแชนเนลดีพลีชัน โหมดมอสทรานซิสเตอร์ แสดงไว้ในรูปที่ 2.2



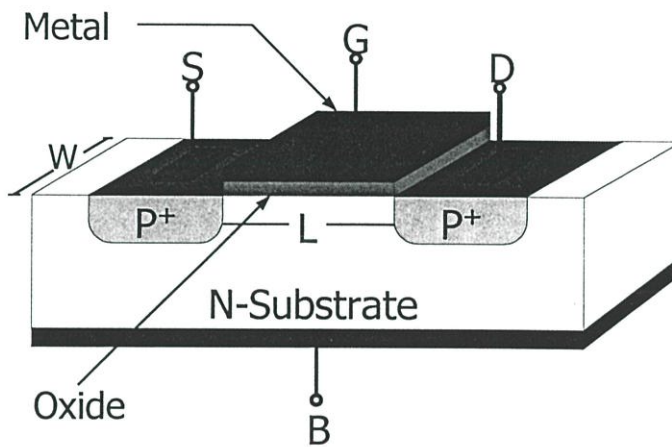
รูปที่ 2.2 โครงสร้างมอสทรานซิสเตอร์แบบดีพลีชัน โหมด ชนิด N Channel

จากรูปที่ 2.2 เป็นโครงสร้างของมอสทรานซิสเตอร์แบบดีพลีชัน โหมดชนิด N Channel ซึ่งประกอบด้วยแผ่นผลึกฐานรองชนิด P ความหนาแน่นน้อย ที่เป็น Single – Crystal Silicon Wafer ซึ่งจะเรียกว่า บอดี(Body) มีการต่ออิเล็กโทรดเข้าตรงบริเวณที่เป็นเดรนและซอสที่เป็นบริเวณ ที่มีสารกึ่งตัวนำชนิด N ที่มีความหนาแน่นมาก(Heavily Doped N-Type Region) โดยที่จะทำการเชื่อมต่อบริเวณเดรนและซอสด้วยสารกึ่งตัวนำชนิด N ความหนาแน่นน้อย (Lighty Doped N-Type Region) เรียกว่าแชนเนล โดยที่เหนือบริเวณแชนเนลนั้น จะมีฉนวนแผ่นบางๆ ซึ่งทำมาจาก SiO₂ วางอยู่ จากนั้นจึงวางอิเล็กโทรดเกตซึ่งเป็นโลหะบนซิลิกอนไดออกไซด์

3. พี แชนเนล เอ็นฮานซ์เมนต์โหมด โมสทรานซิสเตอร์

(P channel enhancement mode MOS transistor)

หมายถึง พี แชนเนล โมสทรานซิสเตอร์ ที่ในสภาวะปกติก่อนให้ไบแอสที่เกต มีสารกึ่งตัวนำในบริเวณช่องทางเดินกระแสเป็นชนิดเอ็น ในขณะที่ใช้งานจึงควบคุมปริมาณกระแสให้มากขึ้นน้อยลงได้ โดยการให้แรงดันที่เกตเป็นลบเมื่อเทียบกับฐานรอง โครงสร้างของพีแชนเนล เอ็นฮานซ์เมนต์ โหมด โมสทรานซิสเตอร์ แสดงไว้ในรูปที่ 2.3



รูปที่ 2.3 โครงสร้างมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมด ชนิด P Channel

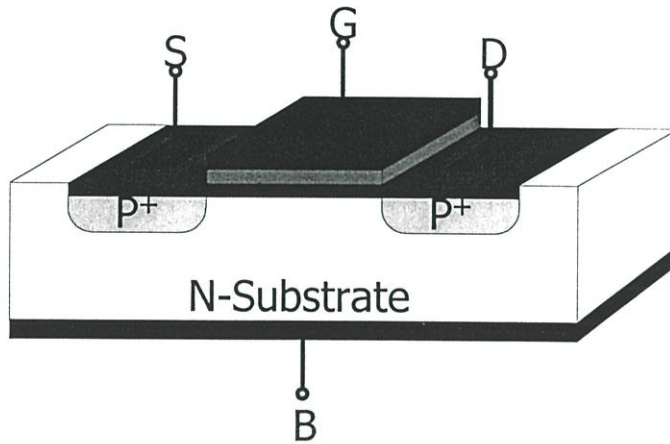
จากรูปโครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมดชนิดพีแชนเนล จะมีโครงสร้างที่คล้ายกับมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมดชนิดเอ็นแชนเนล เพียงแต่แผ่นฐานรองเป็นชนิดเอ็น ความหนาแน่นน้อยที่ประกอบด้วยสารกึ่งตัวนำชนิดพี ความหนาแน่นมากสองส่วนแพร่อยู่บนบอดีแทน

4. พี แชนเนล ดีพลีชันโหมด โมสทรานซิสเตอร์

(P channel depletion mode MOS transistor)

หมายถึง พีแชนเนล โมสทรานซิสเตอร์ทรานซิสเตอร์ ที่ในสภาวะปกติก่อนให้ไบแอสที่เกต มีสารกึ่งตัวนำในบริเวณช่องทางเดินกระแสเป็นชนิดพี ซึ่งมีความคล้ายคลึงกับมอสทรานซิสเตอร์ในเอ็นแชนเนลดีพลีชันโหมด ซึ่งในการควบคุมปริมาณกระแสคริปท์นี้จะควบคุมปริมาณกระแสให้ไหลมากขึ้น โดยการให้แรงดันที่เกตเป็นลบเทียบกับฐานรองและที่ทำให้ปริมาณกระแส-

คริปท์เพิ่มขึ้น โดยการให้แรงดันที่เกตเป็นบวกเมื่อเทียบกับฐานรอง โครงสร้างพีแชนเนลดีฟลิทชั้น โหมด มอสทรานซิสเตอร์



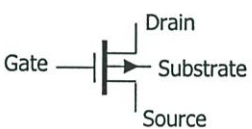
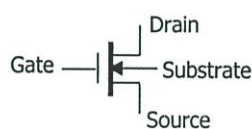
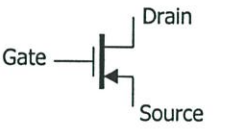
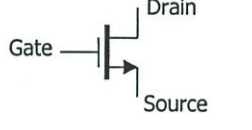
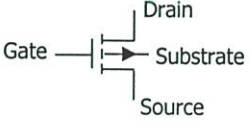
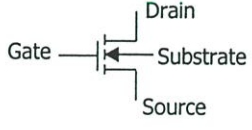
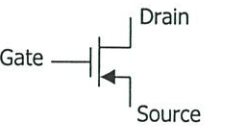
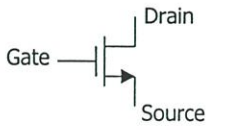
รูปที่ 2.4 โครงสร้างมอสทรานซิสเตอร์แบบดีฟลิทชั้น โหมด ชนิด P Channel

โครงสร้างมอสทรานซิสเตอร์แบบดีฟลิทชั้น โหมด ชนิดพีแชนเนลนั้น จะมีลักษณะทั่วไปที่คล้ายคลึงกันกับมอสทรานซิสเตอร์แบบดีฟลิทชั้น โหมด ชนิดเอ็นแชนเนล จะมีส่วนแตกต่างตรงที่ชนิดพีแชนเนลนั้นจะมีบริเวณฐานรองเป็นสารกึ่งตัวนำชนิดเอ็น และมีแชนเนลเป็นสารกึ่งตัวนำชนิดพีความหนาแน่นน้อย(Lighty Doped P-Type Region)

2.3 สัญลักษณ์ของมอสทรานซิสเตอร์

ในตารางที่ 1 แสดงสัญลักษณ์ของมอสทรานซิสเตอร์ชนิดต่างๆ โดยเริ่มจากมอสทรานซิสเตอร์ พีแชนเนล และเอ็นแชนเนล เมื่อแรงดันระหว่างฐานรองและซอสไม่เป็นศูนย์ ($V_{BS} \neq 0$) จากนั้นจะเป็นสัญลักษณ์มอสทรานซิสเตอร์แบบดีฟิชั่นชนิดพีแชนเนลและเอ็นแชนเนล เมื่อแรงดันเมื่อ $V_{BS} = 0$, สัญลักษณ์แสดงมอสทรานซิสเตอร์แบบเอ็นฮานเมนท์พีแชนเนลและเอ็นแชนเนล เมื่อแรงดันระหว่างฐานรองและซอสไม่เป็นศูนย์ ($V_{BS} \neq 0$) และสัญลักษณ์มอสทรานซิสเตอร์แบบเอ็นฮานเมนท์ ชนิด พีแชนเนล และ เอ็นแชนเนล เมื่อแรงดัน เมื่อ $V_{BS} = 0$

ตารางที่ 1 สัญลักษณ์ของมอสทรานซิสเตอร์แบบต่างๆ

ชนิดของมอสทรานซิสเตอร์		โหมดการทำงาน (Mode)
PMOS	NMOS	
		Depletion
		Depletion
		Enhancement
		Enhancement

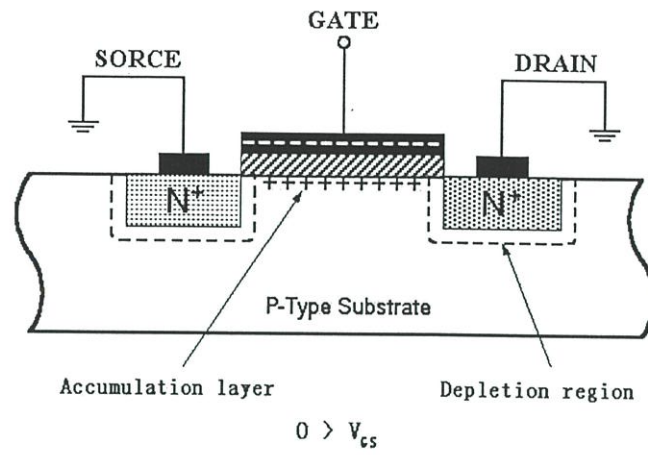
2.4 การทำงานของมอสทรานซิสเตอร์

2.4.1 คุณสมบัติการทำงาน

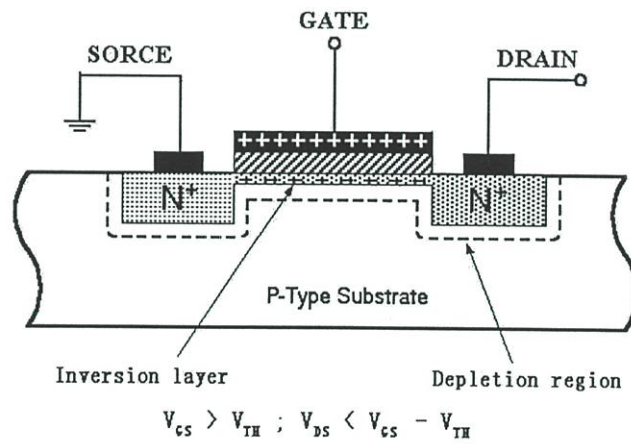
เนื่องด้วยมอสทรานซิสเตอร์ทั้ง 2 ชนิด คือ NMOS และ PMOS มีหลักการทำงานที่คล้ายคลึงกันมากจะแตกต่างกันบ้างก็ในเรื่องของการให้ไบแอสที่เป็นบวกหรือลบทิศทางของกระแสและค่าพารามิเตอร์บางตัวที่เป็นบวกหรือลบตามแต่ชนิดของมอสทรานซิสเตอร์ ดังนั้นในการอธิบายการทำงานของมอสทรานซิสเตอร์ในวิทยานิพนธ์ฉบับนี้ จึงอธิบายการทำงานของมอสทรานซิสเตอร์ โดยอ้างอิงชนิดเอ็นแชนเนลเป็นสำคัญ

ตามรูปโครงสร้างของมอสทรานซิสเตอร์ในรูปที่ 5 นั้น จะแสดงถึงการทำงานในช่วงต่างๆ เมื่อขาทเกต ขาเดรนและขาซอสถูกต่อไบแอสในลักษณะต่างๆ ในรูปที่ 5(ก) ขาซอส,ขาเดรนและฐานรองต่อลงกราวด์ ในลักษณะเช่นนี้ให้จะทำให้มอสทรานซิสเตอร์กระทำตัวกับคล้ายกับตัวเก็บประจุโดยที่เกตและผิวของซิลิกอนใต้ฉนวนซิลิกอนไดออกไซด์(SiO_2) ทำหน้าที่เสมือนแผ่นระนาบ (plate) ของตัวเก็บประจุ ที่มีซิลิกอนไดออกไซด์ทำหน้าที่เป็นฉนวนคั่นระหว่างกลาง ถ้า V_{GS} มีค่าเป็นลบ ประจุพาหะชนิดบวกหรือโฮลซึ่งเป็นพาหะส่วนใหญ่(Majority Carrier) จะถูกดึงดูดเข้ามาสะสมที่บริเวณแชนเนล เป็นผลให้บริเวณแชนเนล กลายเป็น p^+ และเรียกบริเวณแชนเนลนี้ว่า แชนเนลสะสม (Accumulated Channel) บริเวณซอสและเดรนที่เป็น n^+ จึงถูกแยกออกจากกันด้วยแชนเนล p^+ และถ้ามองในลักษณะวงจรมูลแล้ว จะพบว่าจะเสมือนมีไดโอดสองตัวต่อกันหลังชนกัน (back-to-back diodes) ดังนั้นถ้าจะเกิดกระแสไหลได้นั้น แรงดันที่ซอสและเดรนจะต้องมีค่ามากจนทำให้ทรานซิสเตอร์เกิดการเบรคดาวน์ [3] มีกระแสรั่วไหล (Leakage Current) เกิดขึ้น

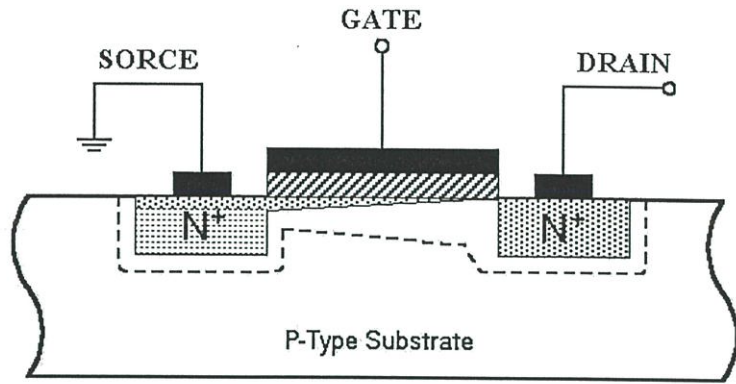
ในกรณีที่แรงดันเกตมีค่าเป็นบวกไม่มาก ประจุข้างใต้เกตจะถูกผลักออกไป ทำให้แชนเนลเปลี่ยนไปเป็น p^- และเป็นบริเวณปลอดพาหะ(Depletion region) ในที่สุดเมื่อแรงดันที่เกตเพิ่มมากขึ้น ประจุลบหรืออิเล็กตรอนซึ่งเป็นพาหะส่วนน้อย(Minority) จะถูกดึงดูดเข้ามาที่บริเวณแชนเนลและแปรสภาพเป็นบริเวณ n ตามรูปที่ 5(ข) เกิดเป็นแชนเนลที่เชื่อมต่อบริเวณซอสและเดรนเข้าด้วยกัน บริเวณ n ที่เกิดใหม่เป็นแชนเนลกลับ(Inverted Channel) ที่เรียกว่า “Inversion Layer” สำหรับแรงดันเกตที่ทำให้ความหนาแน่นของอิเล็กตรอนใต้เกตมีค่าเท่ากับความหนาแน่นของโฮลบริเวณฐานรองนั้น ได้กำหนดเป็นนิยามของแรงดันขีดเริ่มของทรานซิสเตอร์(Transistor Threshold Voltage) ซึ่งใช้สัญลักษณ์ V_{TH} และเมื่อค่าแรงดันระหว่างขาทเกตและซอสมีค่ามากกว่าแรงดัน V_{TH} จะมีแชนเนลเกิดขึ้นเป็นช่องทางสำหรับกระแสไฟฟ้าที่ไหลระหว่างเดรนและซอสได้



รูปที่ 2.5 (ก)

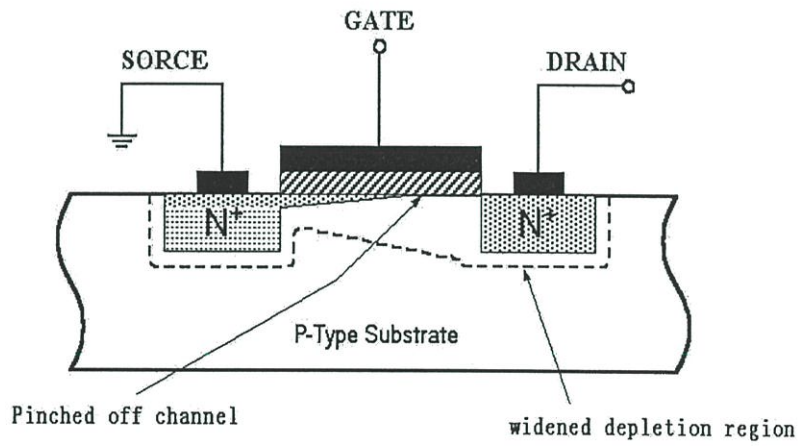


รูปที่ 2.5 (ข)



$$V_{GS} > V_{TH} ; V_{DS} < V_{GS} - V_{TH}$$

รูปที่ 2.5(ค)



$$V_{GS} > V_{TH} ; V_{DS} > V_{GS} - V_{TH}$$

รูปที่ 2.5(ง)

รูปที่ 2.5 การทำงานของมอสทรานซิสเตอร์แบบเอ็นชานซ์เมนต์โทมดชนิดเอ็นแชนแนล

ในทางทฤษฎีนั้นเมื่อแรงดันที่เกต-ซอส(V_{GS}) น้อยกว่าแรงดัน V_{TH} จะไม่มีกระแสไหลระหว่างขาซอสและขาเดรน ซึ่งจะถือว่าทรานซิสเตอร์ไม่ทำงานหรือไม่นำกระแส(โดยความเป็นจริงแล้วจะมีกระแสไหลบ้างเล็กน้อย เมื่อศักดาเกต-ซอสมีค่าเข้าใกล้ V_{TH} แต่ในที่นี้คิดว่าไม่มีกระแสไหล)

เมื่อแรงดัน V_{GS} มีค่ามากกว่าแรงดัน V_{TH} ทำให้เซลล์เกิดขั้วขึ้น ดังนั้นเมื่อแรงดัน V_{GS} เพิ่มขึ้น ความหนาแน่นของอิเล็กตรอนในเซลล์ก็จะเพิ่มขึ้นด้วย จึงสรุปได้ว่าค่าความหนาแน่นของประจุพาหะจะแปรผันตามผลต่างของแรงดัน $V_{GS} - V_{TH}$ ซึ่งนิยามเป็น“แรงดันเกต-ซอสประสิทธิผล”(Effective Gate-Source Voltage) ใช้สัญลักษณ์ V_{eff} ดังนั้นค่าความหนาแน่นของประจุอิเล็กตรอนแสดงได้ดังนี้

$$Q = C_{ox} (V_{GS} - V_{TH}) = C_{ox} V_{eff} \quad (2.1)$$

โดยที่ C_{ox} เป็นค่าความจุไฟฟ้าที่เกตต่อหนึ่งหน่วยพื้นที่

เมื่อแรงดันที่เดรนมีค่ามากกว่าศูนย์โวลต์เล็กน้อย ทำให้เกิดความต่างศักย์ระหว่างขาซอสและขาเดรนขึ้น มีผลทำให้เกิดกระแสไหลจากขาเดรนไปยังขาซอส ดังนั้นความสัมพันธ์ระหว่าง V_{DS} และกระแส I_D จะเหมือนกับกรณีของความต้านทาน โดยมีความสัมพันธ์ดังนี้

$$I_D = \mu_0 Q \frac{W}{L} V_{DS} \quad (2.2)$$

ขณะที่ μ_0 เป็นค่าความคล่องตัวของอิเล็กตรอนที่ผิวซิลิกอน และ Q เป็นค่าความหนาแน่นของประจุในเซลล์ต่อหนึ่งหน่วยพื้นที่ จากสมการ (2.1) และ (2.2) จะได้ว่า

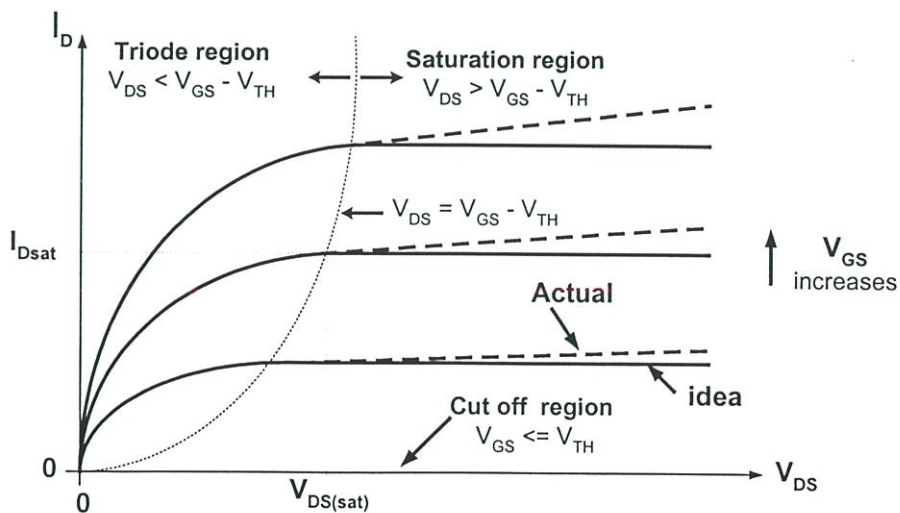
$$I_D = \mu_0 C_{ox} \frac{W}{L} (V_{GS} - V_{TH}) V_{DS} \quad (2.3)$$

สมการที่(2.3) เป็นสมการกระแส I_D ที่สามารถใช้ได้เพียงกรณีที่แรงดัน V_{DS} มีค่าเข้าใกล้ศูนย์เท่านั้น

การทำงานของทรานซิสเตอร์ในเชิงโครงสร้างอธิบายผ่านรูปที่ 2.5(จ) โดยที่แรงดัน V_{GS} มากกว่าแรงดัน V_{TH} และแรงดัน $V_{DS} = 0$ โวลต์ ซึ่งขณะนี้เซลล์ถูกเหนี่ยวนำให้เกิดขึ้นแต่ไม่มีกระแสไหล เนื่องจากแรงดันระหว่างซอสและเดรนมีค่าเป็นศูนย์โวลต์ และเมื่อแรงดัน V_{DS} มีค่าเพิ่มขึ้นจนถึงค่าน้อยๆ ค่าหนึ่งทีเพียงพอจะทำให้เกิดมีกระแสไหลผ่านเซลล์ได้ ซึ่งการทำงานของมอสทรานซิสเตอร์ในช่วงนี้จึงเสมือนเป็นตัวต้านทาน ที่มีความสัมพันธ์เป็นไปตามสมการ(2.3)

เมื่อแรงดันเดรน-ซอสเพิ่มมากขึ้น ความหนาแน่นของประจุพาหะที่ 채널เนลจะลดลงตามแนว 채널เนลจากซอสไปเดรน ตามรูปที่ 2.5 (ค). การลดลงของประจุพาหะใน 채널เนลนี้มีผลให้เกิดแรงดันตกคร่อม 채널เนลที่ตำแหน่งต่างๆ ไม่เท่ากัน กล่าวคือสมมุติว่าแรงดันที่เดรนมีค่ามากกว่าแรงดันที่ซอส จะมีการเพิ่มขึ้นของแรงดันจากซอสไปเดรนอย่างต่อเนื่องภายใน 채널เนล มีผลทำให้แรงดันตกคร่อมระหว่างเกตและ 채널เนลมีค่าสูงสุดเท่ากับ V_{GS} ที่ตำแหน่งด้านซอสและแรงดันเกตและ 채널เนลมีค่าต่ำสุดอยู่ที่ตำแหน่งปลายด้านเดรน แรงดันเกตที่ทำให้เกิด 채널เนลก็คือ $V_G = V_{GS} - V_{TH}$ เพื่อที่จะทำให้ 채널เนลเกิดขึ้นได้เป็นแนวยาวไปจนถึงจุดปลายด้านเดรน แรงดันเกตจะต้องมีค่ามากกว่า V_{DS} ($V_G > V_{DS}$ หรือ $(V_{GS} - V_T) > V_{DS}$) นั่นก็คือแรงดันที่เกตเมื่อเทียบกับทุกจุดในแนว 채널เนลจะต้องมีศักย์เป็นบวกจึงจะทำให้เกิด 채널เนล โดยในขณะนี้มีออสทรานซิสเตอร์จะทำงานในช่วงไม่อิ่มตัว (Nonsaturation Region) กระแสเดรน I_D จะมีค่าเพิ่มขึ้นตามการเพิ่มของแรงดัน V_{DS} อย่างไม่เป็นเชิงเส้นตามกราฟในรูปที่ 2.6 และเมื่อ V_{DS} มีค่ามากขึ้น จนกระทั่งมีค่า $V_{DS} = V_{GS} - V_{TH}$ ทรานซิสเตอร์เริ่มเข้าสู่ภาวะอิ่มตัว ลักษณะโครงสร้างของมอสทรานซิสเตอร์ในช่วงนี้แสดงได้ดังรูปที่ 2.5(ค)

และเมื่อค่าของแรงดัน V_{DS} เพิ่มขึ้นเรื่อยๆ จนกระทั่ง $V_{DS} > V_{GS} - V_{TH}$ ในกรณีนี้แรงดันที่ตกคร่อม 채널เนลที่ปลายด้านเดรนจะมีค่าสูงกว่า $V_{GS} - V_{TH}$ ซึ่งจะทำให้เกิดภาวะพินช์ออฟ (Pinch off) กล่าวคือ ช่องทางเดินกระแสจะขาดออกจากกัน โดยเริ่มจากบริเวณด้านเดรน ทั้งนี้เนื่องจากไม่มีสนามไฟฟ้าที่จะมาเหนี่ยวนำให้มีการสะสมของประจุลบเพื่อทำหน้าที่เป็น 채널 ดังนั้นช่องทางเดินกระแสจึงขาดออกจากกัน แสดงดังรูปที่ 2.5(ง) และจะมีกระแสแพร่ (Diffusion Current) จากส่วนของซอสไปยังเดรน ช่องทางเดินกระแสจะแสดงคุณสมบัติความต้านทานสูงและคล้ายกับเป็นแหล่งจ่ายกระแสคงที่ (Constant Current Source) กระแสเดรนในภาวะนี้จึงมีค่าคงที่ แม้ว่า V_{DS} จะมีค่าเพิ่มขึ้นก็ตามแสดงในกราฟตามรูปที่ 2.6 การทำงานของทรานซิสเตอร์ในช่วงนี้เรียกว่าช่วงอิ่มตัว (Saturation Region)



รูปที่ 2.6 กราฟแสดงความสัมพันธ์ระหว่าง I_D และ V_{DS} ของมอสแบบเอ็นชานส์เมนต์โหมด

2.4.2 สมการการไบแอสสำหรับสัญญาณขนาดใหญ่ [1]-[15]

จากคุณสมบัติของมอสทรานซิสเตอร์ที่ได้กล่าวมาแล้วข้างต้นสามารถแบ่งการไบแอสมอสทรานซิสเตอร์ได้เป็น 3 ช่วง โดยสมการทั้งหมดอ้างอิงการไบแอสกับ NMOS แบบ เอ็นฮานซ์เมนต์ และพิจารณาจากค่าแรงดัน $V_{GS}-V_{TH}$ และค่าแรงดัน V_{DS} เป็นหลัก ซึ่งจะสามารถเขียนสมการแสดงความสัมพันธ์สำหรับสัญญาณขนาดใหญ่ (Large-Signal Model) ได้ดังต่อไปนี้

1. ช่วงที่มอสทรานซิสเตอร์ไม่นำกระแส (Cut-off Region) เป็นช่วงที่ทำการไบแอสแรงดันที่ขาเกตกับขาซอส V_{GS} มีค่าน้อยกว่าแรงดันขีดเริ่ม (V_{TH}) มีผลทำให้กระแสตรงเป็นศูนย์

$$I_D = 0 \quad ; \quad V_{GS} \leq V_{TH} \quad (2.4)$$

2. ช่วงนำกระแสไม่อิ่มตัว (Nonsaturation Region) หรือช่วงไตรโอด (Triode Region) หรือช่วงเชิงเส้น (Linear region) มีเงื่อนไขการให้ไบแอสคือ แรงดัน V_{GS} มากกว่า V_{TH} ขณะเดียวกันแรงดัน V_{DS} ก็มีค่าน้อยกว่าแรงดันของ $V_{GS} - V_{TH}$ แสดงความสัมพันธ์ได้ดังนี้

$$V_{GS} > V_{TH} \quad [\text{Induced Channel}]$$

และคงค่าแรงดัน V_{DS} ให้มีค่าน้อยๆ เพื่อให้ Channel มีความต่อเนื่อง

$$V_{GD} = V_{TH} \quad [\text{Continuous channel}]$$

นั่นคือ

$$V_{GD} < V_{GS} + V_{SD}$$

$$V_{GD} < V_{GS} - V_{DS}$$

$$V_{TH} < V_{GS} - V_{DS}$$

ดังนั้น

$$V_{GS} - V_{TH} > V_{DS}$$

สมการการทำงานในย่านนี้สามารถประมาณค่าได้เท่ากับสมการ (2.5)

$$I_D = \frac{K'W}{L} \left[(V_{GS} - V_{TH})V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (2.5)$$

$$\text{โดยที่ } 0 < V_{GS} - V_T \text{ และ } V_{GS} - V_{TH} > V_{DS} > 0$$

ถ้า V_{DS} มีค่าน้อยๆ หรือไบแอสให้ $0 < V_{DS} < V_{GS} - V_T$ ก็สามารถที่จะตัดเทอม $\frac{V_{DS}^2}{2}$

ในสมการ (2.5) ออกได้และประมาณค่าสมการใหม่ได้เป็น

$$I_D = \frac{K'W}{L} (V_{GS} - V_{TH}) \cdot V_{DS} \quad (2.6)$$

โดยที่ $0 < V_{GS} - V_T$ และ $V_{GS} - V_{TH} > V_{DS} > 0$

3. ชุ่่งนำกระแสอิ่มตัว (Saturation Region) การทำงานในช่วงนี้จะให้ไบแอสแรงดัน V_{DS} มากกว่าหรือเท่ากับ $V_{GS} - V_{TH}$ จะได้สมการกระแสเดรนเป็น

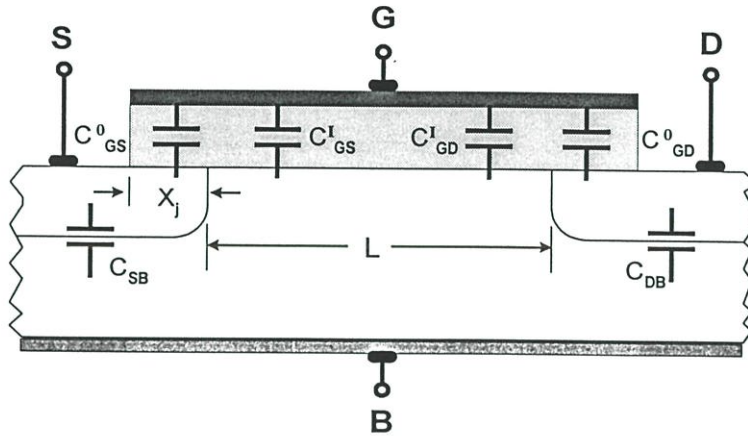
$$I_D = \frac{K'W}{2L} (V_{GS} - V_{TH})^2 \quad (2.7)$$

โดยที่ $0 < V_{GS} - V_T$ และ $V_{DS} \geq V_{GS} - V_{TH} > 0$

จากสมการนั้นพบว่ากระแสเดรนในช่วงนี้จะมีค่าคงที่ไม่ขึ้นกับแรงดัน V_{DS} แต่จะขึ้นกับค่าแรงดัน $(V_{GS} - V_T)^2$ ซึ่งทำให้ได้สมการที่เป็นไปตามกฎกำลังสอง (Square Law Equation) นั้นเอง

- I_D : ค่ากระแสเดรน (Drain Current) (amp)
- V_{GS} : ค่าศักดาตกรวมขาท-ซอส (Gate-Source Voltage) (volt)
- V_{DS} : ค่าศักดาตกรวมขาดเรน-ซอส (Drain-Source Voltage) (volt)
- V_{TH} : ค่าแรงดันขีดเริ่ม (Threshold Voltage) (volt)
- K' : ค่าทรานส์คอนดัคแตนซ์พารามิเตอร์ (Transconductance parameter)
มีค่าเท่ากับ μC_{ox} (amp/volt²)
- μ : ค่าสภาพความคล่องตัวของโฮลหรืออิเล็กตรอน (Surface Mobility of Carrier) (cm²/volt-sec)
- C_{ox} : ค่าความจุไฟฟ้าต่อพื้นที่ของเกตออกไซด์ (Capacitance Per Unit Area of the Gate Oxide) (F/cm²)
- W : ความกว้างประสิทธิผลของแชนเนล (Effective Channel Width) (meter)
- L : ความยาวประสิทธิผลของแชนเนล (Effective Channel Length) (meter)

2.4.3 ค่าความจุไฟฟ้าในมอสทรานซิสเตอร์ [1], [2], [8], [9]



รูปที่ 2.7 ค่าความจุไฟฟ้าที่เกิดขึ้นจากโครงสร้างของมอสทรานซิสเตอร์

สำหรับค่าความจุไฟฟ้าที่เกิดขึ้นจากโครงสร้างภายในของมอสทรานซิสเตอร์ สามารถพิจารณาได้ตามโครงสร้างในรูปที่ 2.7 โดยมีค่าดังต่อไปนี้

1. C_{GS} คือ ค่าความจุไฟฟ้ารวมระหว่าง เกทและซอส ซึ่งมีค่าเท่ากับ

$$C_{GS} = C_{GS}^I + C_{GS}^O \tag{2.8}$$

เมื่อ C_{GS}^I คือ gate-oxide capacitance associated with the source region of the intrinsic transistor structure

C_{GS}^O คือ parasitic capacitance resulting from the overlap of the gate and source

โดยที่

$$C_{GS}^I = \begin{cases} C_{ox} WL \left(1 - \left[\frac{V_{GS} - V_{TH} - V_{DS}}{2(V_{GS} - V_{TH})_m V_{DS}} \right] \right) & \text{Triode region} \\ \frac{2}{3} C_{ox} WL & \text{Saturation region} \end{cases} \tag{2.9}$$

และ $C_{GS}^O = C_{OX} W X_j$ (2.10)

2. C_{GD} คือ ค่าความจุไฟฟ้ารวมระหว่างเกตและเดรน ซึ่งมีค่าเท่ากับ

$$C_{GD} = C_{GD}^I + C_{GD}^O \quad (2.11)$$

เมื่อ C_{GD}^I คือ gate-oxide capacitance associated with the drain region of the intrinsic transistor structure

C_{GD}^O คือ parasitic capacitance resulting from the overlap of the gate and drain

โดยที่

$$C_{GD}^I = \begin{cases} C_{ox} WL \left(1 - \left[\frac{V_{GS} - V_{TH}}{2(V_{GS} - V_{TH}) - V_{DS}} \right]^2 \right) & \text{Triode region} \\ \approx 0 & \text{Saturation region} \end{cases} \quad (2.12)$$

$$C_{GD}^O = C_{ox} WX_j \quad (2.13)$$

3. C_{SB} คือ ค่าความจุไฟฟ้าที่เกิดขึ้นระหว่างซอสกับซับสเตรท ซึ่งมีค่าเท่ากับ

$$C_{SB}(V_{SB}) = \frac{C_{SB}(0)}{\sqrt{(1 + V_{SB}/\phi_o)}} \quad (2.14)$$

เมื่อ $C_{SB}(0)$ คือ the zero-bias capacitance of the source-body pn junctions

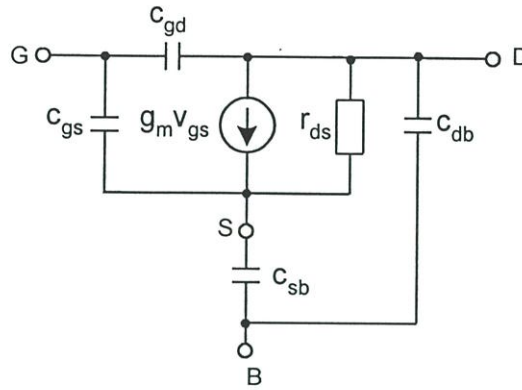
ϕ_o คือ the barrier potential

4. C_{DB} คือ ค่าความจุไฟฟ้าที่เกิดขึ้นระหว่างเดรนกับซับสเตรท ซึ่งมีค่าเท่ากับ

$$C_{DB}(V_{DB}) = \frac{C_{DB}(0)}{\sqrt{(1 + V_{DB}/\phi_o)}} \quad (2.15)$$

เมื่อ $C_{DB}(0)$ คือ the zero-bias capacitance of the drain-body pn junctions

2.4.4 วงจรสมมูลและสมการแสดงความสัมพันธ์สำหรับสัญญาณขนาดเล็ก [2],[16]-[22]



รูปที่ 2.8 วงจรสมมูลสำหรับสัญญาณขนาดเล็กของมอสทรานซิสเตอร์

ในรูปที่ 2.8 แสดงวงจรสมมูลสำหรับสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ที่ทำงานในช่วงอิมิตัวและไม่อิมิตัวโดยที่มีค่าของตัวเก็บประจุแต่ละตัวจะมีค่าเป็นไปตามสมการ(2.8)-(2.15) และค่าความนำของวงจรสามารถคำนวณหาได้จากสมการที่ (2.5) และสมการที่ (2.7) ซึ่งจะได้

$$g_m = \left. \frac{dI_d}{dV_{gs}} \right|_{V_{gs}=0} = \begin{cases} \frac{\mu_n C_{ox} W V_{DS}}{L} & \text{Triode region} \\ \frac{\mu_n C_{ox} W}{L} (V_{GS} - V_{TH}) & \text{Saturation region} \end{cases} \quad (2.16)$$

จากสมการที่ (2.16) สำหรับการทำงานในช่วงอิมิตัว ค่าความนำของวงจรสามารถเขียนความสัมพันธ์ให้อยู่ในรูปของกระแสได้เป็น

$$g_m = \sqrt{\frac{2\mu_n C_{ox} W I_d}{L}} \quad (2.17)$$

สำหรับค่าความต้านทานที่จุดออกของวงจรสามารถคำนวณหาได้ตามความสัมพันธ์ดังนี้คือ

$$\frac{1}{r_{ds}} = g_{ds} = \left. \frac{dI_d}{dV_{DS}} \right|_{V_{gs}=0} = \begin{cases} \frac{\mu_n C_{ox} W (V_{GS} - V_{TH} - V_{DS})}{L} & \text{Triode region} \\ \lambda I_D & \text{Saturation region} \end{cases} \quad (2.18)$$

เมื่อ λ คือ channel length modulation parameter (volts⁻¹)

จากวงจรในรูปที่ 2.8 ได้แสดงให้เห็นว่ามีตัวเก็บประจุจำนวนถึง 4 ตัวคือ C_{gs} , C_{gd} , C_{sb} และ C_{db} ซึ่งถ้าต้องการคำนวณ-วิเคราะห์ด้วยมือ นั้น จะยุ่งยาก ไม่สะดวก ดังนั้นค่าเหล่านี้จึงมักจะถูกใช้สำหรับในการวิเคราะห์โดยการจำลองการทำงานด้วยโปรแกรมคอมพิวเตอร์เท่านั้น และเนื่องจากในวิทยานิพนธ์ฉบับนี้วงจรชดเชยผลของอุณหภูมิในวงจรขยายโอทีเอแบบซีมอส นั้น ใช้มอสทรานซิสเตอร์ที่มีการทำงานอยู่ในช่วงอิมิตัวเป็นหลัก ค่าตัวเก็บประจุระหว่างเกตกับเดรน (C_{gd}) ตัวเก็บประจุระหว่างซอสกับซับสเตรท (C_{sb}) และตัวเก็บประจุระหว่างเดรนกับซับสเตรท (C_{db}) จึงถูกคิดว่าน้อยมีค่ามากๆ และจะไม่นำมาพิจารณา แต่จะพิจารณาเฉพาะค่าตัวเก็บประจุระหว่างเกต-ซอส (C_{gs}) ซึ่งจะมีค่าประมาณ $(2/3)C_{ox}WL$ และสำหรับค่าความต้านทานอันเป็นผลมาจากการที่ขาเกตของมอสทรานซิสเตอร์ถูกคั่นด้วยฉนวนนั้น ค่าความต้านทานที่เกิดขึ้นระหว่างขาเกตกับซอส (R_{gs}) และขาเกตกับเดรน (R_{gd}) จะมีค่าสูงมาก ดังนั้นจะพิจารณาเฉพาะค่าความต้านทานระหว่างขาเดรนกับซอส (R_{ds}) เท่านั้น และเพื่อความสะดวกสำหรับกรวิเคราะห์ด้วยมือ ภายในวิทยานิพนธ์ฉบับนี้จะใช้วงจรสมมูลของมอสทรานซิสเตอร์ที่กำหนดให้ C_{gd} , C_{sb} และ C_{db} มีค่าเท่ากับศูนย์ ซึ่งเป็นวงจรสมมูลที่เสนอโดย Gray และ Meyer [8]

2.5 ผลของอุณหภูมิในมอสทรานซิสเตอร์

เมื่อเราพิจารณาสมการกระแสเดรนของมอสทรานซิสเตอร์ในช่วงกระแสอิมิตัว ในสมการที่ 2.7 แล้ว จะพบว่า K' นั้นจะเกิดการเปลี่ยนแปลงค่าได้เมื่ออุณหภูมิเกิดการเปลี่ยนแปลงซึ่งจะส่งผลให้กระแสเดรนเกิดการเปลี่ยนแปลงตามไปด้วย โดยมีพารามิเตอร์ที่สำคัญที่ใช้คำนวณกันทั่วไปที่เกี่ยวข้องกับอุณหภูมินั้นก็คือ

1. ค่าความคล่อง μ (surface mobility of carrier) มีสมการแสดงความสัมพันธ์ระหว่างค่า μ และอุณหภูมิ คือ

$$\mu(T_2) = \mu(T_1) \left(\frac{T_1}{T_2} \right)^M \quad (2.19)$$

เมื่อ T_1 : ค่าอุณหภูมิ ณ อุณหภูมิห้อง ($^{\circ}K$)

T_2 : ค่าอุณหภูมิจนขณะพิจารณา ($^{\circ}K$)

M : ค่าคงที่ระหว่าง 1.5 – 2.0 ; ใน SPICE ใช้ 1.5

จากสมการ (2.19) จะพบว่าค่า $\mu(T)$ จะมีลดลงเมื่ออุณหภูมิเพิ่มขึ้น

2. ค่าแรงดันขีดเริ่ม (Threshold Voltage : V_{TH}) สามารถแสดงความสัมพันธ์ระหว่างค่าแรงดันขีดเริ่มและอุณหภูมิที่อยู่ในรูปของสมการ ได้ดังสมการที่ (2.20)

$$V_{TH} = V_T(T_1) - M_K(T_2 - T_1) \quad (2.20)$$

เมื่อ M_K : ค่าคงที่ที่มีอยู่ระหว่างช่วง $0.5 \text{ mV}/^\circ\text{K} - 4 \text{ mV}/^\circ\text{K}$

โดย V_{TH} จะมีค่าลดลงเมื่ออุณหภูมิมีค่าเพิ่มมากขึ้น

2.6 กล่าวสรุป

ในบทนี้ได้กล่าวถึงทฤษฎีการทำงานและสมการสำคัญของมอสทรานซิสเตอร์โดยจะเน้นที่มอสแบบเอ็นฮานซ์เมนต์โหนดที่มีการทำงานในช่วงอิมิตัวเป็นสำคัญ รวมทั้งได้กล่าวถึงพารามิเตอร์ที่สำคัญ ที่ใช้คำนวณกันทุกๆ ไป ซึ่งเกี่ยวข้องกับอุณหภูมิเอาไว้ด้วย เพื่อจะใช้เป็นแนวทางในการพิจารณาการทำงานของวงจรขดเซยผลอุณหภูมิในวงจรขยายโอทีเอแบบซีมอสในบทต่อไป

บทที่ 3

วงจรพื้นฐานและหลักการทรานส์ลีนีเยร์

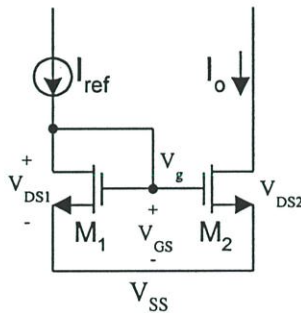
3.1 กล่าวนำ

วงจรแหล่งจ่ายกระแสเพื่อการชดเชยผลของอุณหภูมิในวงจรขยายโอทีเอแบบซีมอสในวิทยานิพนธ์ฉบับนี้ ประกอบขึ้นจากวงจรย่อยที่เป็นวงจรพื้นฐานทั่วไปและวงจรที่ใช้หลักการของทรานส์ลีนีเยร์รูป ดังนั้นในบทนี้จะได้กล่าวถึงวงจรพื้นฐานที่เกี่ยวข้องเพื่อใช้ประกอบการพิจารณาการทำงานของวงจรในบทต่อไป

3.2 วงจรสะท้อนกระแส[3,7]

3.2.1 วงจรสะท้อนกระแสแบบพื้นฐาน

วงจรสะท้อนกระแส (Current mirror) เป็นวงจรพื้นฐานที่สำคัญวงจรหนึ่งมีการนำไปใช้เป็นวงจรย่อยในวงจรต่างๆมากมาย เช่น ใช้เป็นแหล่งกำเนิดกระแสคงที่ (Constant current source) คุณสมบัติของวงจรสะท้อนกระแสที่ดีจะต้องให้ค่ากระแสที่ทางเข้าเท่ากับกระแสที่ทางออกและมีความต้านทานที่ทางเข้าของสัญญาณต่ำและความต้านทานที่ทางออกของสัญญาณสูง วงจรสะท้อนกระแสใช้หลักการที่ว่าถ้าแรงดันไบแอสที่เกต-ซอสของมอสทรานซิสเตอร์ที่เหมือนกันสองตัวมีค่าเท่ากันแล้วกระแสเดรนจะเท่ากันด้วย



รูปที่ 3.1 แสดงวงจรสะท้อนกระแสแบบพื้นฐานชนิดเอ็นแชนเนล

จากรูปที่ 3.1 แสดงวงจรสะท้อนกระแสแบบพื้นฐานชนิดเอ็นแชนเนล (N-channel current mirror) โดยมีแหล่งกำเนิดกระแสคงที่ I_{ref} เป็นกระแสที่ทางเข้าและ I_o เป็นกระแสที่ทางออกหรือกระแสที่ถูกสะท้อนโดยมอสทรานซิสเตอร์ M_1 ที่ $V_{DS1} = V_{GS}$ เมื่อสมมติให้มอสทรานซิสเตอร์ M_2 มีค่า $V_{DS2} \geq V_{GS} - V_T$ ดังนั้นมอสทรานซิสเตอร์ M_2 จะทำงานในช่วงอิ่มตัว มีค่ากระแสเดรนคือ

$$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad ; \quad 0 < (V_{GS} - V_T) \leq V_{DS} \quad (3.1)$$

และจะได้อัตราส่วนของกระแสเอาต์พุต I_o ต่อกระแสที่ทางเข้า I_{ref} ดังนี้

$$\frac{I_o}{I_{ref}} = \left(\frac{W_2 L_1}{L_2 W_1} \right) \left(\frac{V_{GS} - V_{T2}}{V_{GS} - V_{T1}} \right)^2 \left(\frac{1 + \lambda_2 V_{DS2}}{1 + \lambda_1 V_{DS1}} \right) \left(\frac{\mu_{o2} C_{ox2}}{\mu_{o1} C_{ox1}} \right) \quad (3.2)$$

เนื่องจากมอสทรานซิสเตอร์ทั้งสองตัวเป็นชนิดเดียวกัน โดยทางทฤษฎีแล้วมอสทรานซิสเตอร์ทั้งสองตัวจึงมีความสมพียงกันทุกประการ ซึ่งจะทำให้ค่าพารามิเตอร์ในเชิงโครงสร้าง (physical parameter) เช่น V_T , μ_o , C_{ox} มีค่าที่เท่ากันด้วย ดังนั้นสมการที่ (3.2) สามารถเขียนใหม่ได้ดังนี้

$$\frac{I_o}{I_{ref}} = \left(\frac{W_2 L_1}{L_2 W_1} \right) \left(\frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} \right) \quad (3.3)$$

ถ้า $V_{DS2} = V_{DS1}$ และมอสทรานซิสเตอร์ทั้งสองตัวมีความสมพียงกัน ค่า λ ก็จะไม่นำมาพิจารณา ทำให้ได้ว่าสมการใหม่คือ

$$\frac{I_o}{I_{ref}} = \frac{L_1 W_2}{W_1 L_2} \quad (3.4)$$

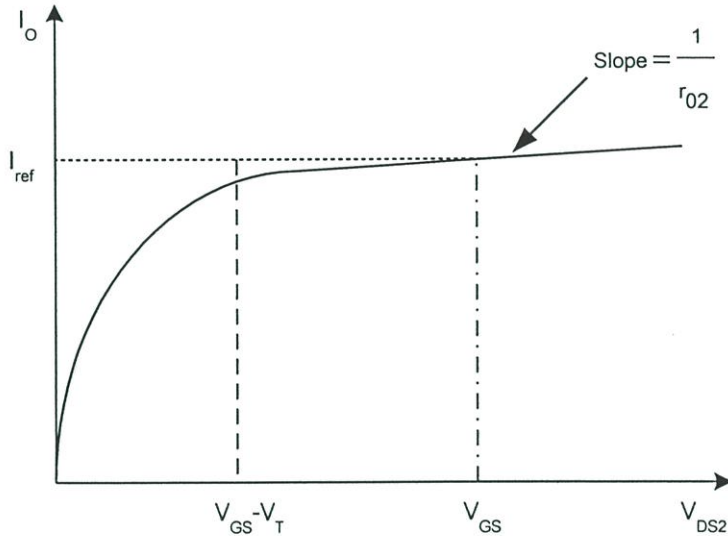
จากสมการที่ (3.4) จะเห็นว่าอัตราส่วน $\frac{I_o}{I_{ref}}$ จะขึ้นอยู่กับค่าความกว้างและความยาวของช่องทางเดินกระแส ซึ่งสามารถที่จะกำหนดค่าเหล่านี้ได้ในขั้นตอนของการออกแบบวงจร ถ้ากำหนดให้ $W_1/L_1 = W_2/L_2$ แล้ว จะได้กระแสที่เอาต์พุตเท่ากับกระแสที่อินพุต โดย M_2 จะทำหน้าที่เสมือนเป็นแหล่งจ่ายกระแสคงที่ที่เอาต์พุต

จากข้างต้นได้สมมติว่ามอสทรานซิสเตอร์ M_2 ทำงานอยู่ในช่วงอิ่มตัว จึงจะได้ความสัมพันธ์ ตามสมการ (3.4) ดังนั้นแรงดัน V_{DS2} ค่าต่ำสุดที่ทำให้วงจรทำงานได้อย่างเหมาะสมคือ

$$V_{DS2} = V_{GS} - V_T \quad (3.5)$$

ถ้าหรับในทางปฏิบัติแล้วนั้นจะมีผลของ channel length modulation effect เข้ามาเกี่ยวข้องด้วย ซึ่งจะมีผลต่อการเปลี่ยนแปลงการทำงานของแหล่งกำเนิดกระแสคงที่ แต่หากพิจารณาในกรณีที่มีมอสทรานซิสเตอร์ทั้งสองตัวสมพียงกันแล้ว กระแสเดรนของ M_2 จะเท่ากับกระแสเดรนของ M_1 โดยที่ค่าแรงดันเดรน-ซอสของ M_2 เท่ากับแรงดันเดรน-ซอสของ M_1 นั่นคือ $V_{DS2} = V_{GS}$ และเมื่อ

V_{DS2} มีค่าเพิ่มมากขึ้น ค่า I_o จะเพิ่มขึ้นตาม ค่าความต้านทานเอาต์พุตของ M_2 (r_{o2}) ที่เพิ่มขึ้น สามารถอธิบายได้จากกราฟในรูปที่ 3.2 เมื่อ M_2 ทำงานที่ V_{GS} คงที่ค่าหนึ่ง โดยขึ้นอยู่กับกระแส I_{ref} ที่ไหลผ่าน M_1



รูปที่ 3.2 แสดงคุณสมบัติที่เอาต์พุตของวงจรในรูปที่ 3.1 ในกรณี M_1 และ M_2 สมพงษ์กัน

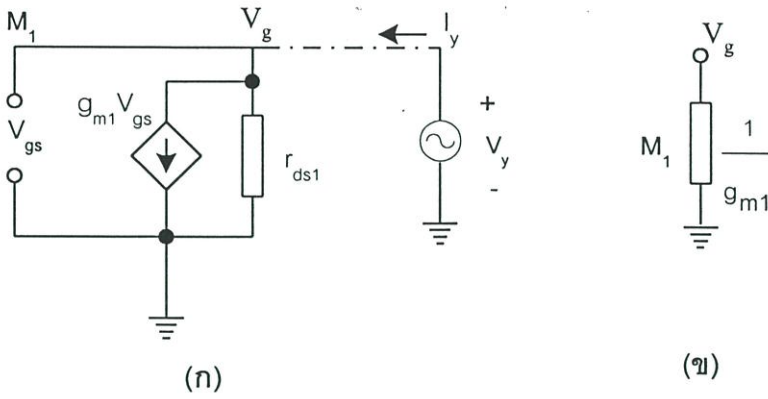
จากกราฟรูป 3.2 สามารถหาค่าความต้านทานเอาต์พุต R_o ได้ดังนี้

$$R_o = \frac{\Delta V_{DS2}}{\Delta I_o} = r_{o2} = \frac{V_{A2}}{I_o} = \frac{1}{\lambda I_o} \quad (3.6)$$

V_{A2} คือ Early Voltage ของ M_2 ซึ่งแปรผันตามค่าความยาวของช่องทางเดินกระแส

เมื่อพิจารณาแบบจำลองสัญญาณขนาดเล็กเฉพาะของ M_1 ในรูปที่ 3.3(ก) พบว่า M_1 ถูกต่อเสมือนเป็นไดโอดตัวหนึ่ง I_o ถูกแทนด้วยวงจรเปิด เอาต์พุตอิมพีแดนซ์ของ M_1 สามารถหาได้โดยป้อนสัญญาณแรงดันทดสอบ V_y ที่ขั้วต่อ V_g ได้สัญญาณกระแส I_y มีค่าเท่ากับ

$$I_y = \frac{V_y}{r_{ds1}} + g_{m1} v_{gs} = \frac{V_y}{r_{ds1}} + g_{m1} V_y \quad (3.7)$$



รูปที่ 3.3 (ก) แบบจำลองสัญญาณขนาดเล็กของ M_1

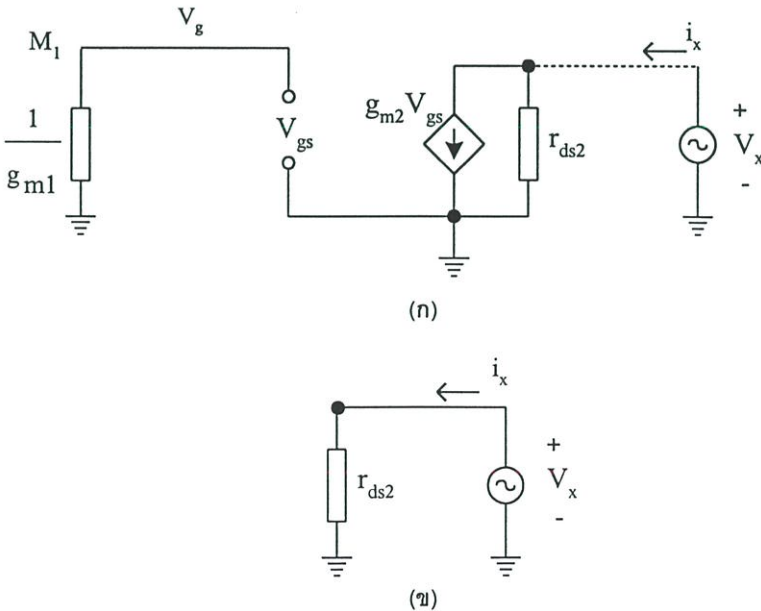
(ข) วงจรสมมูลของแบบจำลองสัญญาณขนาดเล็กของ M_1

และได้ค่าเอาต์พุตอิมพีแดนซ์ของ M_1 เท่ากับ $\frac{1}{g_{m1}} // r_{ds1}$ แต่เนื่องจาก $r_{ds1} \gg \frac{1}{g_{m1}}$ ดังนั้น

ค่าเอาต์พุตอิมพีแดนซ์จึงถูกประมาณว่ามีค่าเท่ากับ $\frac{1}{g_{m1}}$ ดังในรูปที่ 3.3 (ข) จากวงจรสมมูลของ

M_1 ในรูปที่ 3.4(ก) เมื่อ V_{gs} ต่อลงกราวด์จะทำให้ไม่มีกระแสไหลผ่านตัวต้านทาน $\frac{1}{g_{m1}}$ และ $g_{m2}V_{gs}$

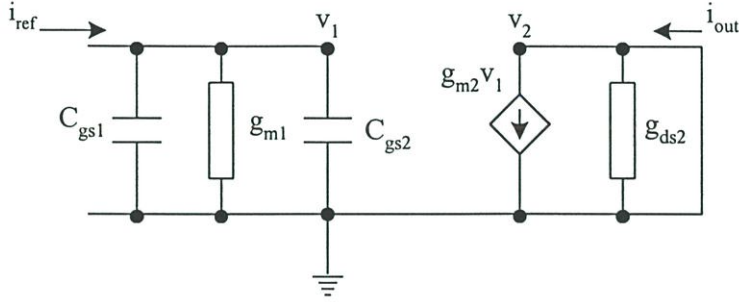
เท่ากับศูนย์ ได้วงจรสมมูลของแบบจำลองสัญญาณขนาดเล็กดังรูปที่ 3.4(ข) ค่าเอาต์พุตอิมพีแดนซ์ของสัญญาณขนาดเล็กก็คือ r_{ds2}



รูปที่ 3.4 (ก) แบบจำลองสัญญาณขนาดเล็กของวงจรสะท้อนกระแส

(ข) วงจรสมมูลของแบบจำลองสัญญาณขนาดเล็กของรูป (ก)

จากรูปที่ 3.5 สามารถหาฟังก์ชันการส่งผ่าน(transfer function) ได้โดยสมมติให้แหล่งกำเนิดกระแสที่ในรูป 3.1 เท่ากับ I_{ref}



รูปที่ 3.5 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรสะท้อนกระแสในรูปที่ 3.1

พิจารณาที่โหนด V_1

$$I_{ref}(s) = (sC_{gs1} + g_{m1} + sC_{gs2})V_1 \quad (3.8)$$

$$V_1 = \frac{I_{ref}(s)}{sC_{gs1} + g_{m1} + sC_{gs2}} \quad (3.9)$$

ที่โหนด V_2

$$I_{out}(s) = g_{m2}V_1 \quad (3.10)$$

แทนสมการ (3.9) ใน (3.10) จะได้ฟังก์ชันส่งผ่านดังนี้

$$\frac{I_{out}(s)}{I_{ref}(s)} = \frac{g_{m2}}{g_{m1} + s(C_{gs1} + C_{gs2})} \quad (3.11)$$

หรือ

$$\frac{I_{out}(s)}{I_{ref}(s)} = \frac{g_{m2}}{g_{m1}} \left[\frac{1}{1 + \frac{s(C_{gs1} + C_{gs2})}{g_{m1}}} \right] \quad (3.12)$$

กรณีความถี่ต่ำถึงความถี่ปานกลางจะได้ฟังก์ชันส่งผ่านดังนี้

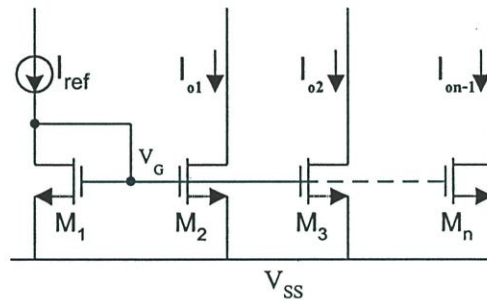
$$\frac{I_{out}}{I_{ref}} = \frac{g_{m2}}{g_{m1}} \tag{3.13}$$

3.2.2 วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน[7]

รูปที่ 3.6 แสดงวงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน ถ้ามอสทรานซิสเตอร์ทุกตัวมีความสมพียงกันแล้วจะได้สัมพันธ์ระหว่างกระแสจุดออก I_{on} กับกระแสจุดเข้า I_{ref} ดังนี้

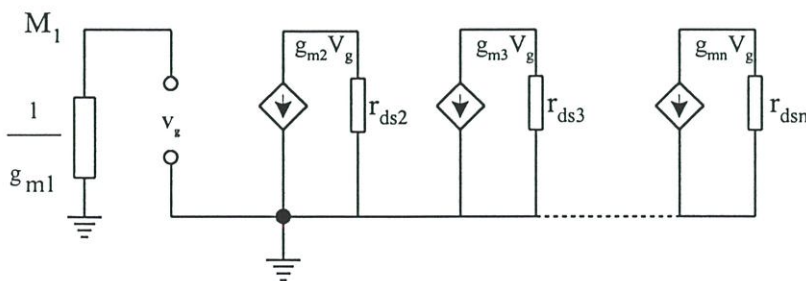
$$\frac{I_{on}}{I_{ref}} = \frac{W_n L_1}{L_n W_1} \tag{3.14}$$

เมื่อ $n-1$ คือลำดับจุดออกของกระแสของมอสทรานซิสเตอร์ลำดับที่ n



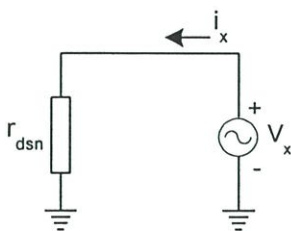
รูปที่ 3.6 วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน

สำหรับเงื่อนไขที่จะทำให้วงจรสะท้อนกระแสทำงานอยู่ในช่วงอิมิตัวจะมีเงื่อนไขเช่นเดียวกันกับวงจรสะท้อนกระแสแบบพื้นฐานดังที่กล่าวไว้แล้วในหัวข้อ 3.2.1



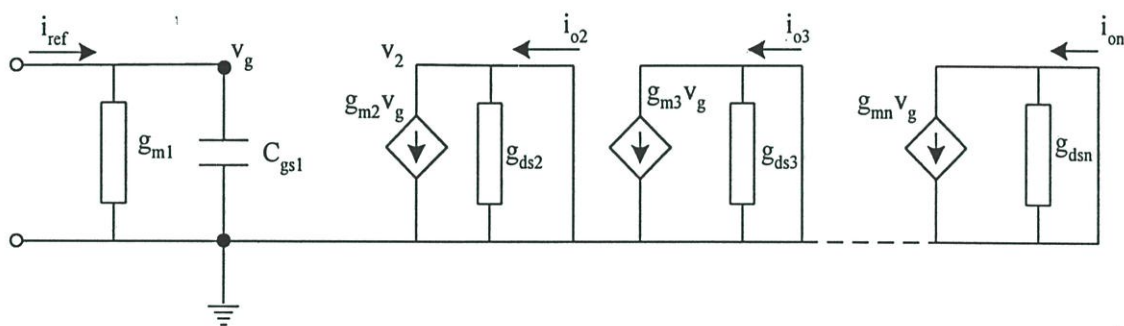
รูปที่ 3.7 แบบจำลองสัญญาณขนาดเล็กของวงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน

จากวงจรสมมูลของ M_1 ข้างต้น เมื่อ V_g ถูกต่อลงกราวด์จะทำให้ไม่มีกระแสไหลผ่านตัวต้านทาน $1/g_{m1}$ และทำให้ $g_{m2}V_g, g_{m3}V_g, \dots, g_{mn}V_g$ มีค่าเท่ากับศูนย์ ดังนั้นจะได้วงจรสมมูลของแบบจำลองสัญญาณขนาดเล็กตามรูปที่ 3.8



รูปที่ 3.8 วงจรสมมูลของแบบจำลองสัญญาณขนาดเล็กของรูปที่ 3.7

นั่นคือเอาท์พุทิมพีแดนซ์ของสัญญาณขนาดเล็กมีค่าเท่ากับ r_{dsn} ($n=1,2,3,\dots$)



รูปที่ 3.9 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรในรูปที่ 3.6

จากรูปที่ 3.9 เมื่อพิจารณากระแสตามโหนดต่างๆ จะได้ว่าที่โหนด V_g

$$I_{ref}(s) = (sC_{gs1} + g_{m1})V_g \quad (3.15)$$

$$V_g = \frac{I_{ref}(s)}{sC_{gs1} + g_{m1}} \quad (3.16)$$

ที่โหนด V_2

$$I_{o2}(s) = g_{m2}V_g \quad (3.17)$$

แทนสมการ (3.16) ใน (3.17) จะได้ฟังก์ชันส่งผ่านดังนี้

$$\frac{I_{o2}(s)}{I_{ref}(s)} = \frac{g_{m2}}{g_{m1} + sC_{gs1}} \quad (3.18)$$

$$\frac{I_{o2}(s)}{I_{ref}(s)} = \frac{g_{m2}}{g_{m1}} \left[\frac{1}{1 + \frac{sC_{gs1}}{g_{m1}}} \right] \quad (3.19)$$

เมื่อ I_{o3} และ I_{on} ถูกพิจารณาในลักษณะเดียวกันแล้ว สามารถแสดงฟังก์ชันการส่งผ่านของวงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐานในรูปทั่วไป ได้ดังสมการที่ (3.20)

$$\frac{I_{on}(s)}{I_{ref}(s)} = \frac{g_{mn}}{g_{m1} + sC_{gs1}} \quad ; n = 1, 2, \dots \quad (3.20)$$

หรือ

$$\frac{I_{on}(s)}{I_{ref}(s)} = \frac{g_{mn}}{g_{m1}} \left[\frac{1}{1 + \frac{sC_{gs1}}{g_{m1}}} \right] \quad (3.21)$$

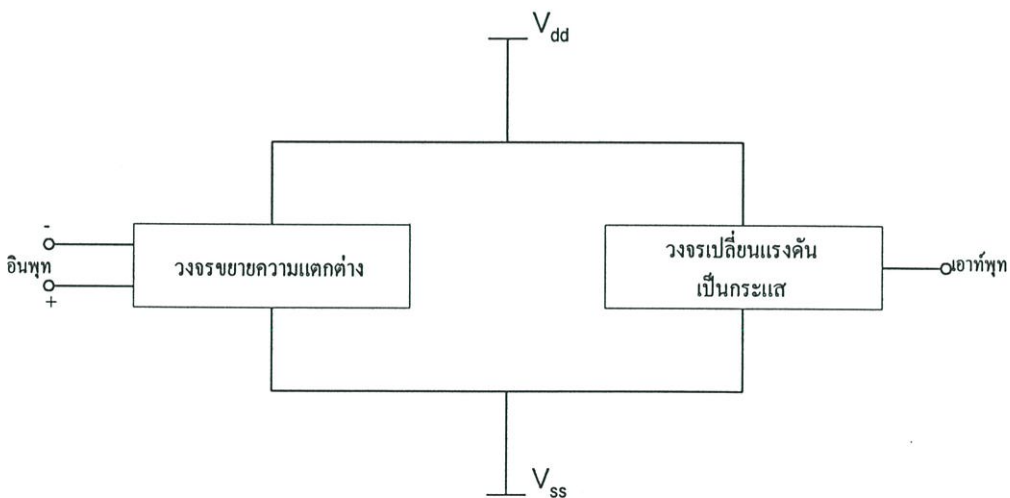
กรณีพิจารณาที่ความถี่ต่ำก็จะได้ฟังก์ชันการส่งผ่านดังสมการที่ (3.14) นั่นเอง

3.3 ซีมอสโอทีเอแบบพื้นฐาน

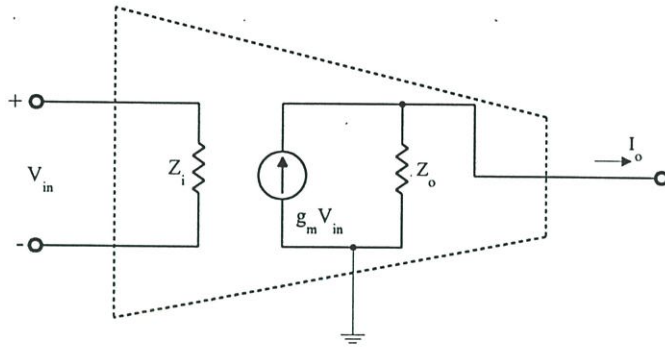
วงจรรขยายความนำโอทีเอ(Operational Transconductance Amplifier) หรือที่เรียกกันทั่วไปว่า “โอทีเอ(OTA)” เป็นอุปกรณ์ทางอิเล็กทรอนิกส์ตัวหนึ่งที่มีผู้นิยมนำมาประยุกต์ใช้งานสร้างเป็นวงจรต่างๆ อย่างกว้างขวาง เนื่องด้วยโอทีเอเป็นอุปกรณ์ที่ทำงานในรูปของสัญญาณจุดเข้าเป็นแรงดันและสัญญาณจุดออกอยู่ในรูปของกระแสและค่าความนำ(Transconductance) ของตัวโอทีเอเองที่สามารถแปรค่าด้วยวิธีการทางอิเล็กทรอนิกส์ ซึ่งเป็นเหตุผลหนึ่งที่ทำให้โอทีเอได้รับความสนใจโดยโอทีเอนั้นจะมีแบบทั้งที่เป็นไบโพลาร์และมอส แต่สำหรับในหัวข้อนี้จะพิจารณาเฉพาะในส่วนของโอทีเอแบบพื้นฐานที่เป็นมอสทรานซิสเตอร์เท่านั้น

3.3.1 หลักพื้นฐาน

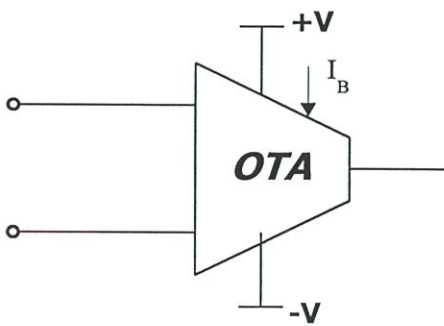
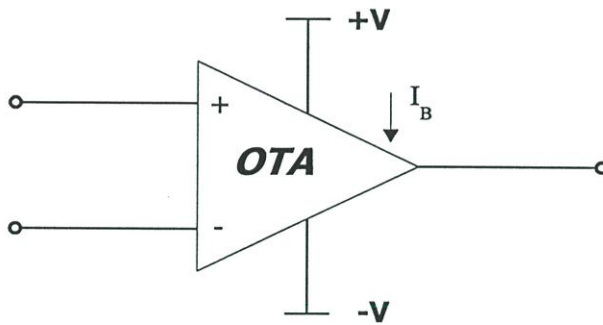
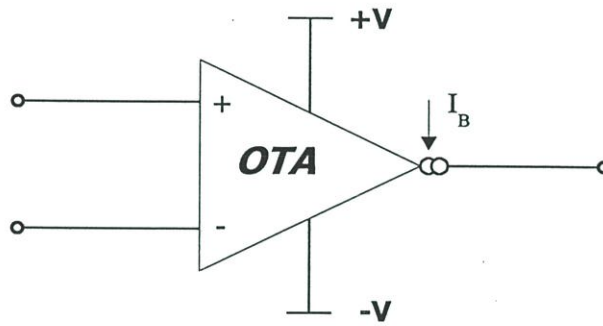
วงจรรขยายโอทีเอเป็นวงจรรขยายชนิดหนึ่งที่ทำงาานในลักษณะที่สัญญาณแรงดันอินพุตควบคุมกระแสเอาท์พุท(Voltage Control Current Source : VCCS) มีค่าความต้านทานขาเข้า(input impedance) และความต้านทานขาออก(Output Impedance) สูง โดยรูปที่ 3.10 จะแสดงบล็อกไดอะแกรมโครงสร้างพื้นฐานของโอทีเอ รูปที่3.11 แสดงวงจรมูลทางอุดมคติ และรูปที่ 3.12 แสดงสัญลักษณ์ของโอทีเอ



รูปที่ 3.10 บล็อกไดอะแกรมโครงสร้างพื้นฐานของโอทีเอ

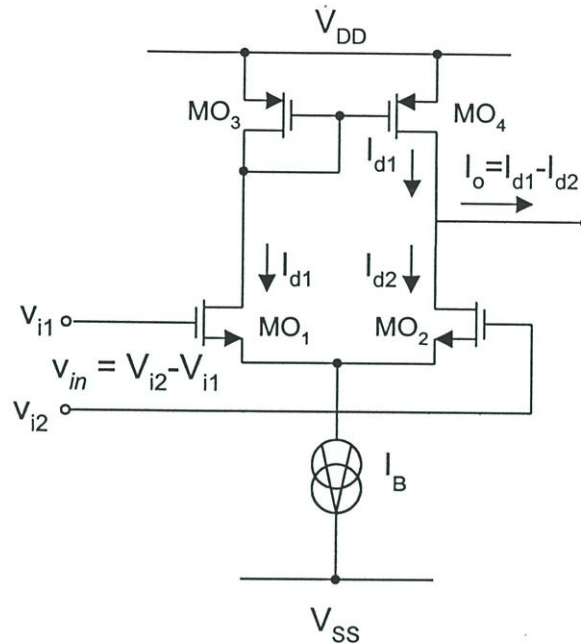


รูปที่ 3.11 แสดงวงจรสมมูลทางอุดมคติของโอทีเอ



รูปที่ 3.12 สัญลักษณ์ของโอทีเอ

วงจรรขยายโอทีเอมีพื้นฐานมาจากวงจรรขยายความแตกต่าง และแหล่งจ่ายกระแสคงที่ ดังรูปที่ 3.13



รูปที่ 3.13 วงจรรขยายความแตกต่าง

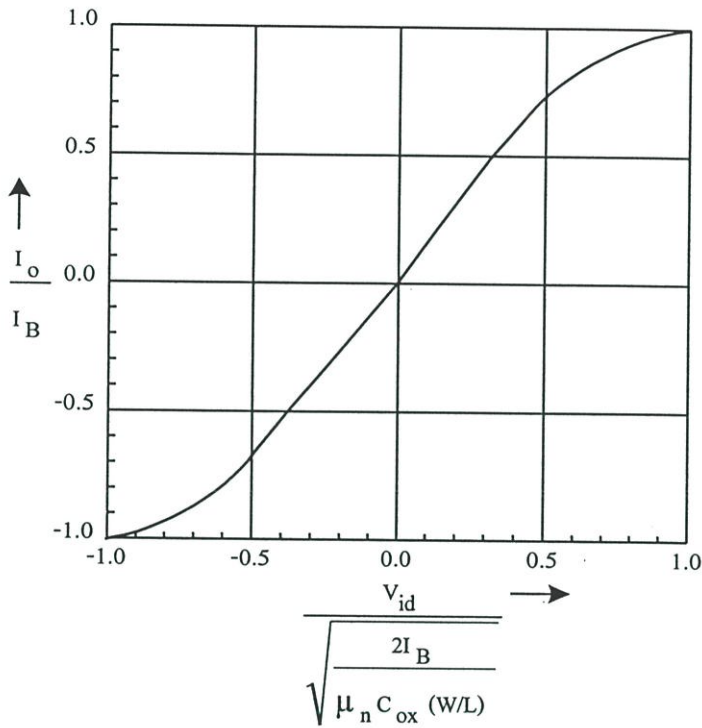
จากวงจรในรูปที่ 3.13 จะมีมอสทรานซิสเตอร์ MO_1 และ MO_2 เป็นวงจรรขยายความแตกต่างแบบดิฟเฟอเรนเชียล ซึ่งทำหน้าที่เปลี่ยนแรงดันเป็นกระแส ส่วน MO_3 และ MO_4 เป็นวงจรสะท้อนกระแส ซึ่งให้อัตราส่งผ่านกระแสเท่ากับหนึ่งโดยมีกระแส I_B เป็นกระแสไบแอสให้กับวงจร เมื่อป้อนสัญญาณแรงดัน V_{in} จะทำให้เกิดกระแส I_{d1} และ I_{d2} ขึ้นที่ MO_1 และ MO_2 ตามลำดับ กระแส I_{d1} ที่ถูกสะท้อนกระแสโดย MO_3 และ MO_4 เมื่อนำไปลบออกจากค่ากระแส I_{d2} ที่เกิดขึ้นที่มอสทรานซิสเตอร์ MO_2 จะได้กระแสจุดออก I_o มีค่าเท่ากับ กระแส $I_{d1} - I_{d2}$

ความสัมพันธ์ระหว่างค่ากระแส I_o กับค่าแรงดันที่จุดเข้า V_{in} ของวงจรรขยายความแตกต่างในรูปที่ 3.13 มีค่าดังสมการที่(3.22) (ดูการวิเคราะห์ในภาคผนวก ก.)

$$I_o = \frac{\mu_n C_{ox}}{2} \left(\frac{W}{L} \right) V_{in} \sqrt{\frac{4I_B}{\mu_n C_{ox} (W/L)} - V_{in}^2} \quad (3.22)$$

จากสมการที่ 3.22 สามารถเขียนกราฟแสดงความสัมพันธ์ระหว่างกระแสจุดออก I_o ซึ่งเป็นฟังก์ชันของแรงดันผลต่างของอินพุต(differential input voltage) V_{in} (I_o นอมอโลยีกับ I_B และ V_{in} นอมอโลยีกับ $\sqrt{2I_B / \mu_n C_{ox} (W/L)}$) ได้ดังรูปที่ 3.14 จากรูปกราฟค่าความนำแตกต่าง(effective

differential transconductance) ของมอสทรานซิสเตอร์คู่ขยายความต่างจะมีลักษณะคล้ายกับคู่ขยายความต่างในแบบไบโพลาร์(bipolar differential pair) และมีค่าสูงสุดเท่ากับค่า quiescent transconductance



รูปที่ 3.14 กราฟแสดงความสัมพันธ์ระหว่างกระแสจุกออกที่เป็นฟังก์ชันของแรงดันผลต่างของอินพุต

จากสมการที่ 3.22 สามารถหาค่าความนำ g_m ได้ดังนี้

$$g_m = \sqrt{\mu_n C_{ox} (W/L) I_B} \quad (3.23)$$

หรือ

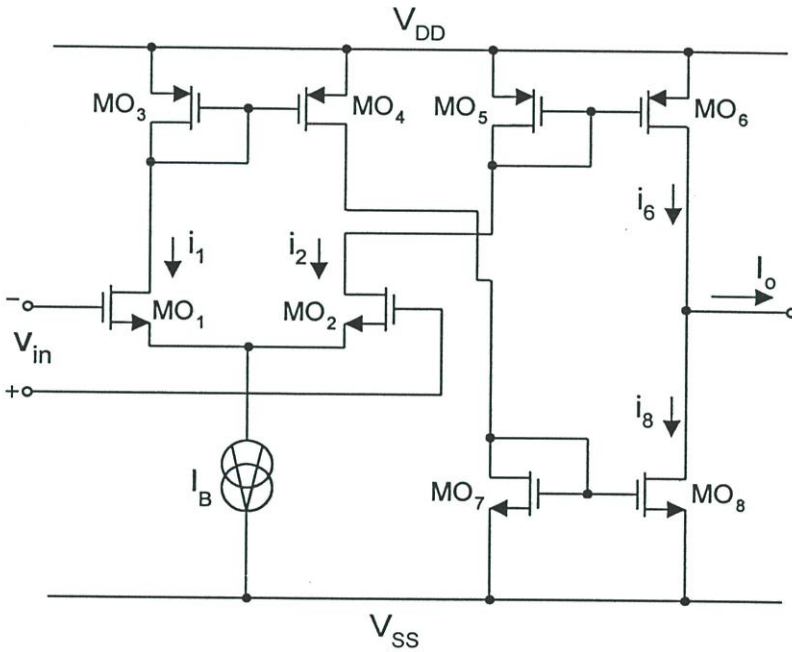
$$g_m = \sqrt{K' (W/L) I_B} \quad (3.24)$$

โดยที่ $K' = \mu_n C_{ox}$

จากค่าในสมการที่ 3.24 จะได้ว่าค่า g_m ของวงจรที่เกิดขึ้นนั้น สามารถที่จะควบคุมค่าได้ โดยการปรับค่ากระแสไบแอส I_B

3.3.2 การทำงานของโอทีเอ

ในรูปที่ 3.15 แสดงซิมอส โอทีเอแบบพื้นฐาน ที่มีรูปวงจรมีลักษณะเช่นเดียวกับแบบไบโพลาร์ กระแสไบแอสจากภายนอก I_B จะเป็นตัวกำหนดค่าความนำของอินพุตดิฟเฟอเรนเชียลซึ่งเป็นผลสะท้อนไปยังกระแสเอาต์พุต จากรูปวงจรมันกระแส i_2 เป็นกระแสที่อ้างอิงกับวงจรสะท้อนกระแสแบบแหล่งจ่ายกระแส(current source) ที่ประกอบด้วย MO_5 และ MO_6 เมื่อเราไม่คำนึงถึงผลของ channel length modulation แล้ว และสมมติว่ามอสทรานซิสเตอร์ทุกตัว มีความสมพียงกันตามอุมคคคค จะทำให้ได้ค่ากระแส i_6 เท่ากับกระแส i_2 ซึ่งกระแส i_1 ก็มีลักษณะเช่นเดียวกับกระแส i_2 คือ กระแส i_1 จะถูกที่อ้างอิงกับวงจรสะท้อนกระแสแบบแหล่งจ่ายกระแส ที่ประกอบด้วย MO_3 และ MO_4 ดังนั้น กระแส i_4 จะเท่ากับกระแส i_1 ด้วย กระแส i_4 จะถูกสะท้อนมายังมอสทรานซิสเตอร์ MO_7 และ MO_8 ทำให้ได้ค่ากระแส $i_8 = i_4$ ซึ่งค่ากระแสเอาต์พุตที่ได้คือ



รูปที่ 3.15 แสดงภาพ โอทีเอพื้นฐานแบบซิมอส

$$i_o = i_2 - i_1 = i_6 - i_8 \tag{3.25}$$

แต่กระแสเอาต์พุตยังคงเท่ากับผลต่างของกระแสในวงจรดิฟเฟอเรนเชียลของ MO_1 และ MO_2 ดังนั้น

$$i_o = g_m v_{in} \tag{3.26}$$

โดยที่ g_m มีค่าเท่ากับ $\sqrt{\mu_n C_{ox} (W/L) I_B}$ ในสมการที่(3.23)

เนื่องจากผลของ channel length modulation ที่ไม่นำมาพิจารณา ดังนั้นผลกระทบที่มีต่อค่าความนำของวงจรถายจะแตกต่างบ้างจากการคำนวณโดยใช้สมการ(3.23) เมื่อพิจารณาสมการ (3.23) จะพบว่าค่าความนำนั้นแปรค่ากับค่ารากที่สองของกระแสไบแอส ซึ่งต่างจากกับไบโพลาร์ที่แปรค่าอย่างเป็นเชิงเส้น นอกจากนี้แล้วค่าความนำยังคงขึ้นอยู่กับค่าพารามิเตอร์ K' ซึ่งจะเกิดการเปลี่ยนแปลงค่าเมื่ออุณหภูมิเกิดการเปลี่ยนแปลง ทำให้วงจรทำงานผิดเพี้ยนหรือประสิทธิภาพการทำงานของวงจรถดลง ดังนั้นในวิทยานพนธ์ฉบับนี้ จึงมุ่งแก้ไขปัญหาดังกล่าว โดยพัฒนาวงจรขึ้นมาเพื่อใช้เป็นแหล่งจ่ายกระแสไบแอสให้กับวงจรถายโอทีเอแบบซีมอส โดยสามารถชดเชยผลของอุณหภูมิที่เปลี่ยนแปลงอันเนื่องมาจากผลของพารามิเตอร์ K' ได้

3.4 หลักการทรานส์ลิเนียร์สำหรับมอสทรานซิสเตอร์

ในการวิเคราะห์การทำงานของวงจรถายโดยอาศัยหลักการทรานส์ลิเนียร์ได้รับการพัฒนาขึ้นตามลำดับ ไม่ได้จำกัดอยู่เฉพาะในทรานซิสเตอร์แบบไบโพลาร์เท่านั้น นับแต่ปี ค.ศ.1991 เป็นต้นมา หลักการทรานส์ลิเนียร์ก็ได้ขยายตัวจากเทคโนโลยีไบโพลาร์เข้าสู่มอสเทคโนโลยี[23] โดยพึ่งพาหลักการที่ว่าค่าทรานส์คอนดักแตนซ์ที่เป็นเชิงเส้นกับแรงดัน(transconductance linear with voltage) ซึ่งเป็นส่วนสมมูลต่อความสัมพันธ์กำลังสองระหว่างกระแสครอนอิมตัวและแรงดันเกต-ซอส อันนำไปสู่เทอมใหม่ที่เรียกว่า “ทรานส์ลิเนียร์กำลังสอง”(quadratic-translinear : QTL) [25] ซึ่งจะแตกต่างจากไบโพลาร์ที่อาศัยความสัมพันธ์ของค่าทรานส์คอนดักแตนซ์ที่เป็นเชิงเส้นกับกระแส(transconductance linear with current)

จากหลักการทรานส์ลิเนียร์ของมอสทรานซิสเตอร์ที่ได้กล่าวถึงข้างต้นนั้น ความสัมพันธ์ของค่าทรานส์คอนดักแตนซ์กับแรงดันแสดงได้ดังนี้ [2]

$$g_m = \frac{dI}{dV} = aV \quad (3.27)$$

โดยที่ a คือค่าคงที่ค่าหนึ่ง

เมื่ออินทิเกรตสมการที่ (3.27) ก็จะได้ความสัมพันธ์ของกระแส I และแรงดัน V ดังนี้

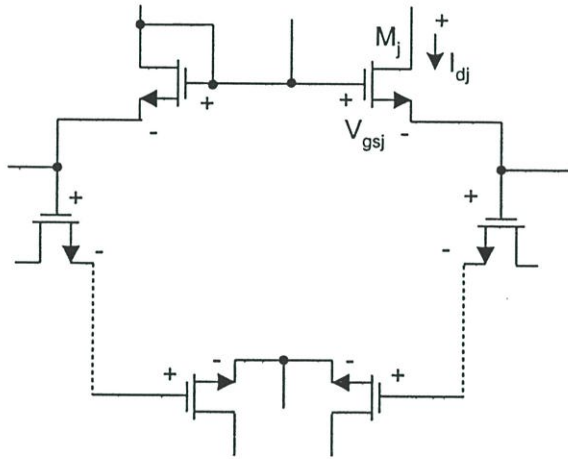
$$I = \frac{1}{2}aV^2 + b \quad (3.28)$$

โดยที่ b คือค่าคงที่อีกค่าหนึ่ง

จากสมการ(3.28) แสดงให้เห็นถึงคุณลักษณะระหว่าง I_D และ V_{GS} ที่ทำงานในย่านอิมตัว

ซึ่งคล้ายกับไบโพลาร์ โดยที่วงจรถูกอยู่ในรูปที่จุดต่อเกต-ซอสของมอสทรานซิสเตอร์ถูกต่อในแบบทรานส์ลิเนียร์ทั่วไป พิกัด(range) ของกระแสที่เกิดขึ้นที่ยังคงทำค่าทรานส์คอนดักแตนซ์เป็นเชิงเส้นกับแรงดันนั้นจะมีค่าน้อยกว่าไบโพลาร์

ในการต่อมอสทรานซิสเตอร์ตามหลักการทรานส์ลิเนียร์นั้นในหนึ่งรูปปิดของจุดต่อของมอสทรานซิสเตอร์นั้น จะประกอบด้วยจำนวนขั้วที่เท่ากัน ระหว่างขั้วที่มีทิศหมุนวนตามเข็มนาฬิกา (clockwise) กับขั้วที่มีทิศหมุนวนทวนเข็มนาฬิกา(counterclockwise) ซึ่งจะได้ผลรวมของแรงดันเท่ากัน



รูปที่ 3.16 ทรานส์ลิเนียร์รูปของมอสทรานซิสเตอร์

$$\sum_{CW} V_{gsj} = \sum_{CCW} V_{gsj} \quad (3.29)$$

และเนื่องจากค่า

$$V_{gsj} = V_{TH} + \sqrt{\frac{I_{dj}}{\frac{\mu_n C_{ox}}{2} \left(\frac{W}{L}\right)_j}} \quad (3.30)$$

เมื่อแทนค่าสมการที่ (3.30) ลงในสมการ(3.29) จะได้สมการดังนี้

$$\sum_{CW} \left(V_{THj} + \sqrt{\frac{I_{dj}}{\frac{\mu_n C_{ox}}{2} \left(\frac{W}{L}\right)_j}} \right) = \sum_{CCW} \left(V_{THj} + \sqrt{\frac{I_{dj}}{\frac{\mu_n C_{ox}}{2} \left(\frac{W}{L}\right)_j}} \right) \quad (3.31)$$

หรือ

$$\sum_{CW} \left(V_{THj} + \sqrt{\frac{I_{dj}}{\frac{K'}{2} \left(\frac{W}{L} \right)_j}} \right) = \sum_{CCW} \left(V_{THj} + \sqrt{\frac{I_{dj}}{\frac{K'}{2} \left(\frac{W}{L} \right)_j}} \right) \quad (3.32)$$

ในสมการ(3.32) นั้น เมื่อสมมติว่ามอสทรานซิสเตอร์ทุกตัวมีความสมพียงกันแล้ว เทอมของ V_{TH} และ $\mu_n C_{ox}$ นั้น สามารถละทิ้งไม่นำมาพิจารณาได้ ดังนั้นสมการ(3.32) จะเปลี่ยนเป็น

$$\sum_{CW} \left(\sqrt{\frac{I_d}{(W/L)}_j} \right) = \sum_{CCW} \left(\sqrt{\frac{I_d}{(W/L)}_j} \right) \quad (3.33)$$

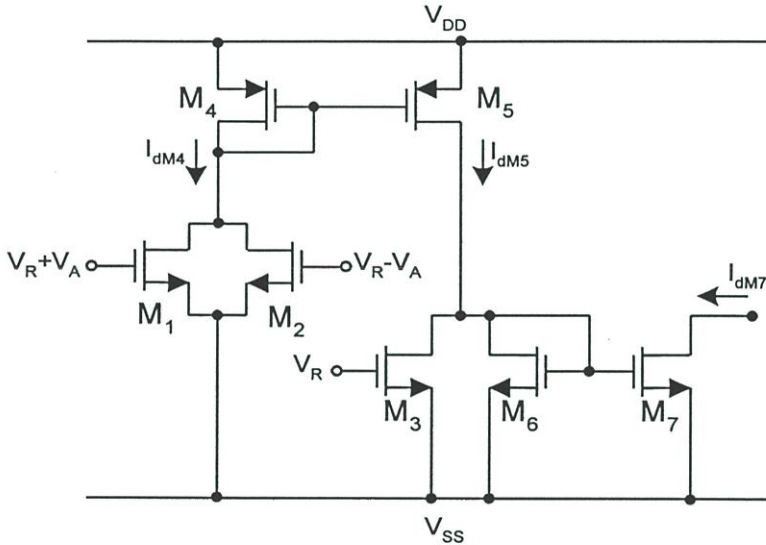
จากรูปที่3.16 และสมการ(3.33) กล่าวได้ว่า “ผลบวกของค่ารากที่สองของผลหารของค่ากระแสทรานสดักชันด้วยอัตราส่วนความกว้างต่อความยาวของแชนเนลในทิศหมุนวนตามเข็มนาฬิกากับในทิศหมุนวนทวนเข็มนาฬิกาจะมีค่าเท่ากัน”

จากหลักการของทรานส์ลิสเนียร์ที่ได้กล่าวอ้างนี้สามารถที่จะนำไปประยุกต์ใช้สำหรับการออกแบบวงจรเพื่อสังเคราะห์ฟังก์ชันทางคณิตศาสตร์หรือวงจรอื่นๆ ได้อีกมาก เช่น วงจรคูณ/หาร (Multiplier/Divider Circuits) วงจรกำลังสอง(Squarer Circuits) และวงจรความต้านทานแบบลบ เป็นต้น ซึ่งภายในวิทยานิพนธ์นี้ก็ได้อาศัยหลักการทรานส์ลิสเนียร์ของมอสทรานซิสเตอร์ที่มีการทำงานในช่วงอิมิตัวมาพัฒนาสร้างเป็นวงจรขึ้นมาเพื่อใช้เป็นแหล่งจ่ายกระแสไบแอสให้กับวงจรขยายโอทีเอแบบซิมอส เพื่อชดเชยผลของอุณหภูมิที่เปลี่ยนแปลงอันเนื่องมาจาก K' ดังที่จะได้กล่าวถึงในบทต่อไป

3.5 กล่าวสรุป

ในบทนี้ได้กล่าวถึงวงจรสะท้อนกระแส ซึ่งเป็นวงจรพื้นฐานสำคัญที่ต้องรู้ กล่าวถึงการทำงานของวงจรขยายโอทีเอแบบซิมอสที่เป็นแบบพื้นฐาน และหลักการทรานส์ลิสเนียร์ของมอสทรานซิสเตอร์ ซึ่งเป็นสิ่งที่จะช่วยในการพิจารณาการทำงานของวงจร ทำให้เกิดความเข้าใจในการทำงานของวงจรแหล่งจ่ายกระแสไบแอสเพื่อชดเชยผลของอุณหภูมิอันเนื่องมาจากผลของพารามิเตอร์ K' ในวงขยายนำโอทีเอแบบซิมอส ได้ดียิ่งขึ้น ทั้งยังสามารถจะนำความเข้าใจในวงจรเหล่านี้ไปปรับใช้ในวงจรอื่นๆ ได้อีกด้วย

จากวงจรในรูปที่ 4.1 นั้นเป็นวงจรแหล่งจ่ายกระแสที่ใช้ชดเชยผลของอุณหภูมิอันเนื่องมาจากค่าพารามิเตอร์ K' ในโอทีเอแบบซีมอส โดยจะให้ค่ากระแส I_B ที่มีความสัมพันธ์กับค่าส่วนกลับของพารามิเตอร์ $K' ((K')^{-1})$ และสามารถปรับค่ากระแสได้ด้วยวิธีการทางอิเล็กทรอนิกส์ เพื่อให้ง่ายต่อการทำความเข้าใจในการทำงานของวงจรดังกล่าวนี้ จึงได้แยกอธิบายการทำงานโดยการแบ่งเป็นวงจรย่อย 2 วงจร โดยวงจรแรกนั้นเป็นวงจรที่สร้างแหล่งกำเนิดกระแสอ้างอิงให้กับวงจรย่อยที่สอง สำหรับในวงจรที่สองนั้นเป็นวงจรควอดราติก-ทรานส์ลิเนียร์(Quadratic-Translinear Circuit : QTL)[24] ที่เป็นวงจรคูณและหารกระแส



รูปที่ 4.2 วงจรแหล่งกำเนิดกระแสอ้างอิง

ในส่วนของวงจรแหล่งกำเนิดกระแสอ้างอิง ได้แสดงไว้ในรูปที่ 4.2 วงจรมีการทำงานดังนี้ กล่าวคือ กำหนดแรงดันอ้างอิงคงที่เพื่อใช้ไบแอสให้มอสทรานซิสเตอร์ทำงานขึ้นมาสอง 2 ค่า คือ แรงดันที่ 1 มีค่า V_R volt และแรงดันที่ 2 มีค่า V_A volt โดยที่แรงดัน $V_R \leq V_{SS} + 2V_{TH} + \sqrt{2} V_A$ (ดูความสัมพันธ์ของ V_R และ V_A ที่ภาคผนวก ข.) แล้วจึงป้อนแรงดันที่ขาเกตของมอสทรานซิสเตอร์ M_1, M_2 และ M_3 มีค่าเท่ากับ $V_R + V_A, V_R - V_A$ และ V_R ตามลำดับ วงจรสะท้อนกระแส M_4 กับ M_5 และ M_6 กับ M_7 ให้อัตราส่งผ่านกระแสเท่ากับหนึ่ง ทำให้ได้ความสัมพันธ์ของกระแสที่ไหลผ่านวงจรดังนี้

$$I_{dM5} = I_{dM4} = I_{dM1} + I_{dM2} \quad (4.1)$$

โดยที่กระแส I_{dM1}, I_{dM2} และ I_{dM3} มีค่าเท่ากับ

$$I_{dM1} = \beta_{M1} (V_R + V_A - V_{SS} - V_{TH})^2 \quad (4.2)$$

$$I_{dM2} = \beta_{M2} (V_R - V_A - V_{SS} - V_{TH})^2 \quad (4.3)$$

และ
$$I_{dM3} = \beta_{M3} (V_R - V_{SS} - V_{TH})^2 \quad (4.4)$$

เมื่อแทนค่าของ กระแส I_{dM1} , I_{dM2} ในสมการที่(4.2) และ(4.3) ลงในสมการที่(4.1) จะได้ว่า

$$I_{dM5} = \beta_{M1} (V_R + V_A - V_{SS} - V_{TH})^2 + \beta_{M2} (V_R - V_A - V_{SS} - V_{TH})^2 \quad (4.5)$$

เมื่อ V_{TH} คือค่าแรงดันวิกฤติ (Threshold Voltage) ของมอสทรานซิสเตอร์ และ β_{Mi} คือค่า β ของมอสทรานซิสเตอร์ตัวที่ i โดยมีค่าเท่ากับ

$$\beta_{Mi} = \left(\frac{K'W}{2L} \right)_{Mi} = \left(\frac{\mu_n C_{ox} W}{2L} \right)_{Mi} \quad (4.6)$$

จากสมการที่ (4.2) ถึงสมการ (4.6) กำหนดให้ $\beta_{M3} = 2\beta_{M1} = 2\beta_{M2}$ โดยการปรับค่าอัตราส่วน W/L ของมอสทรานซิสเตอร์แต่ละตัวให้ได้ค่า β ตามที่กำหนด

เมื่อพิจารณาที่วงจรในรูปที่ 4.2 จะได้ค่าของ กระแสเดรนของ M_6 มีค่าเท่ากับ

$$I_{dM6} = I_{dM5} - I_{dM3} \quad (4.7)$$

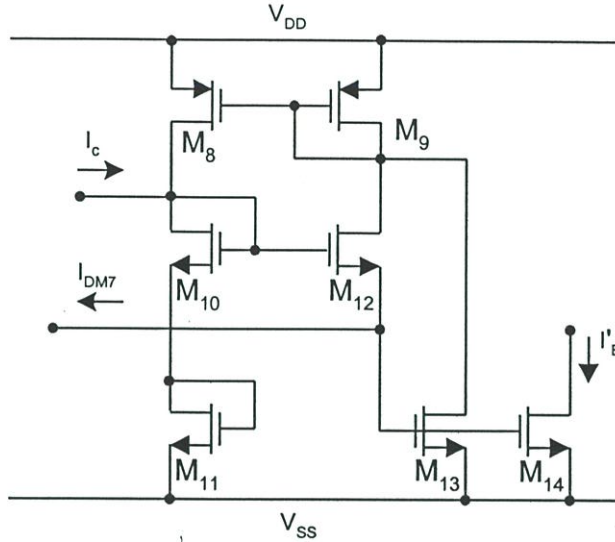
จากข้อกำหนด $\beta_{M3} = 2\beta_{M1} = 2\beta_{M2}$ เมื่อแทนค่า I_{dM3} ในสมการที่(4.4) และ I_{dM5} ในสมการที่(4.5) ลงในสมการที่ (4.7) จะได้ว่า

$$I_{dM6} = K' \left(\frac{W}{L} \right)_{M1} V_A^2 \quad (4.8)$$

จากการที่วงจรสะท้อนกระแส M_6 และ M_7 ให้อัตราส่งผ่านกระแสเท่ากับหนึ่งนั้น จะทำให้ได้ค่า I_{dM6} เท่ากับ I_{dM7} ด้วย

$$I_{dM6} = I_{dM7} = K' \left(\frac{W}{L} \right)_{M1} V_A^2 \quad (4.9)$$

ส่วนวงจรควอดรติก-ทรานส์ลิเนียร์ที่เป็นวงจรคูณและหารกระแส[24] แสดงได้ดังในรูปที่ 4.3 โดยที่กระแส I_c เป็นกระแสไบแอสของวงจรและกระแส I'_B เป็นกระแสเอาต์พุตของวงจร ซึ่งมอสทรานซิสเตอร์ M_{10} ถึง M_{13} ถูกต่อในลักษณะแบบทรานส์ลิเนียร์รูป



รูปที่ 4.3 วงจรควอดรติก-ทรานส์ลิเนียร์

จากวงจรในรูปที่ 4.3 เริ่มพิจารณาที่ M_{10} ถึง M_{13} โดยอาศัยหลักการทรานส์ลิเนียร์แบบซีมอสโดยกำหนดให้วงจรสะท้อนกระแส M_8 และ M_9 มีอัตรากระแสสะท้อนกระแสเท่ากับหนึ่ง จากสมการที่ (3.28) จะได้ความสัมพันธ์ของแรงดันเกต-ซอส ดังนี้

$$V_{gs10} + V_{gs11} = V_{gs12} + V_{gs13} \quad (4.10)$$

ในสมการ(4.10) นั้น เมื่ออาศัยความสัมพันธ์ในสมการที่ (3.32) จะได้ว่า

$$\sqrt{\frac{I_{d10}}{(W/L)_{M10}}} + \sqrt{\frac{I_{d11}}{(W/L)_{M11}}} = \sqrt{\frac{I_{d12}}{(W/L)_{M12}}} + \sqrt{\frac{I_{d13}}{(W/L)_{M13}}} \quad (4.11)$$

กำหนดค่า $\beta_{M10} = \beta_{M11} = 4\beta_{M12} = 4\beta_{M13}$ จะได้ว่า

$$\sqrt{\frac{I_{d10}}{4(W/L)_{12}}} + \sqrt{\frac{I_{d11}}{4(W/L)_{12}}} = \sqrt{\frac{I_{d12}}{(W/L)_{12}}} + \sqrt{\frac{I_{d13}}{(W/L)_{12}}}$$

$$\frac{\sqrt{I_{d10}}}{2} + \frac{\sqrt{I_{d11}}}{2} = \sqrt{I_{d12}} + \sqrt{I_{d13}} \quad (4.12)$$

เมื่อพิจารณาจากวงจรในรูปที่ 4.3 จะได้ว่า

$$I_{dM8} = I_{dM9} = I_{dM12} + I_{dM13} \quad (4.13)$$

$$I_{dM10} = I_{dM11} = I_c = I_{dM8} \quad (4.14)$$

แทนค่าสมการที่ (4.13) และ (4.14) ลงในสมการที่ (4.12) จะได้

$$I_{dM13} = \frac{I_c^2}{4I_{dM6}} \quad (4.15)$$

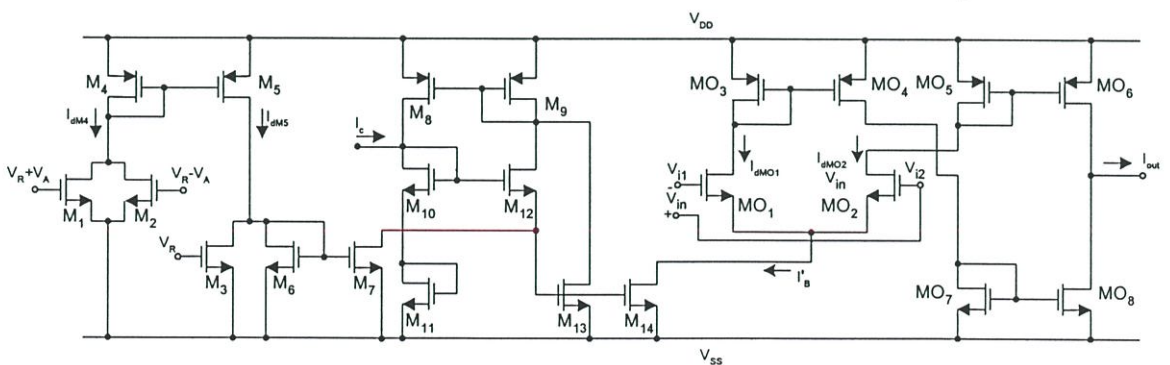
เนื่องจากแรงดันที่ขาเกต-ซอสของ M_{13} และ M_{14} มีค่าเท่ากัน ดังนั้นเมื่อกำหนดให้ $\beta_{M14} = 4\beta_{M13}$ และแทนค่าสมการที่ (4.9) ลงในสมการที่ (4.15) จะค่าได้กระแสที่จุดออกของวงจร I'_B หรือ I_{dM14} นั้นมีค่าเท่ากับ

$$I_{dM14} = 4I_{dM13} = \frac{4I_c^2}{4K' \left(\frac{W}{L}\right)_{M1} V_A^2}$$

$$I'_B = \frac{I_c^2}{K' \left(\frac{W}{L}\right)_{M1} V_A^2} \quad (4.16)$$

4.3 การชดเชยผลของอุณหภูมิในวงจรขยายโอทีเอ

จากรูปที่ 4.4 เป็นการชดเชยผลของอุณหภูมิในวงจรขยายโอทีเอแบบซิมอสแบบพื้นฐาน ซึ่งแหล่งจ่ายกระแสไบแอสเดิม I_B จะถูกแทนด้วยวงจรชดเชยผลของอุณหภูมิดังในรูปที่ 4.1



รูปที่ 4.4 การชดเชยผลของอุณหภูมิในวงจรขยายโอทีเอแบบซิมอสแบบพื้นฐาน

จากสมการที่ (4.16) จะเห็นว่ากระแสเอาต์พุตของวงจรในรูปที่ 4.3 แปรผันตรงกับค่ากระแส I_C^2 และแปรผกผันกับค่าพารามิเตอร์ความนำของมอสทรานซิสเตอร์ K' ซึ่งเมื่อนำวงจรดังกล่าวนี้ไปใช้เป็นแหล่งจ่ายกระแสไบแอสให้กับวงจรโอทีเอในรูปที่ 3.15 และแทนค่า I_B ในสมการที่ (3.22) ด้วย I_B' ในสมการที่(4.16) จะได้ค่าทรานส์คอนดักแตนส์ของวงจรขยายโอทีเอ กลายเป็น

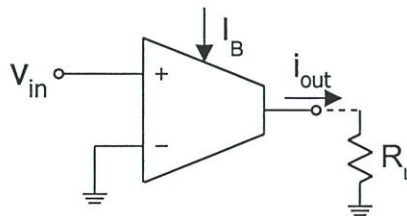
$$g_{m(\text{new})} = \sqrt{K'(W/L)_{MO1} \frac{I_C^2}{K' \left(\frac{W}{L}\right)_{M1} V_A^2}}$$

$$g_{m(\text{new})} = \frac{I_C}{V_A} \sqrt{\left(\frac{W}{L}\right)_{MO1} \left(\frac{L}{W}\right)_{M1}} \quad (4.17)$$

จากสมการที่ (4.17) แสดงให้เห็นว่าค่าทรานส์คอนดักแตนส์ ในกรณีนี้ไม่ขึ้นอยู่กับผลของอุณหภูมิ เนื่องจากค่า K' และยังแปรผันตรงกับกระแสไบแอส I_C อีกด้วย

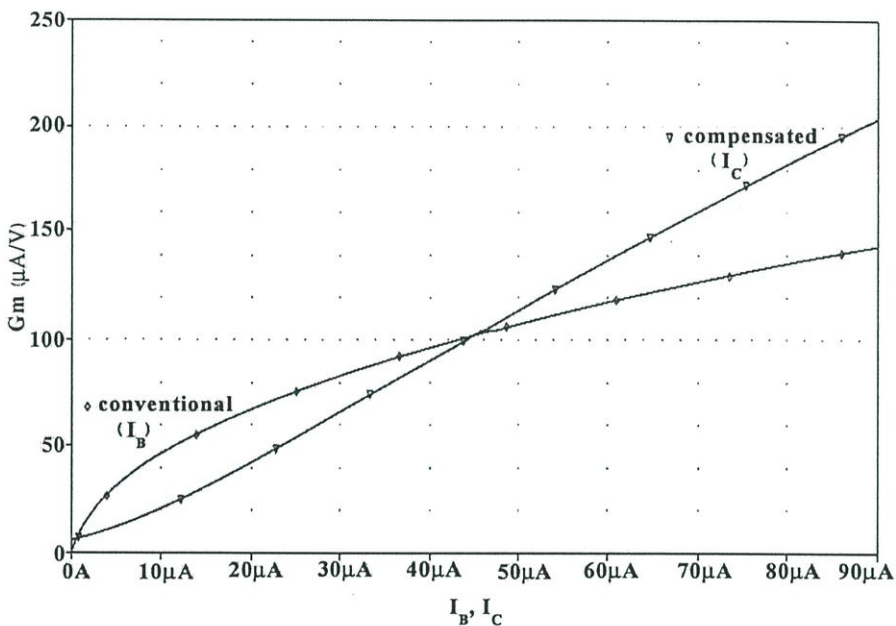
4.4 ผลการเลียนแบบการทำงานด้วยโปรแกรม PSPICE

จากวงจรที่ได้พัฒนาขึ้นตามหลักการที่ได้กล่าวถึงไปแล้วนั้น เพื่อเป็นการทดสอบและยืนยันว่าของวงจรที่ได้นำเสนอ สามารถทำงานได้ตามที่คาดการณ์เอาไว้ จึงเลียนแบบการทำงานโดยใช้โปรแกรม PSPICE เลียนแบบการทำงานของวงจร ด้วยการนำต่อโอทีเอมาต่อเป็นวงจรในลักษณะของวงจรเปลี่ยนแรงดันเป็นกระแส ดังรูปที่ 4.5 และกำหนดค่าต่างๆ ดังนี้คือ $V_{DD} = -V_{SS} = 2.5 \text{ V}$, $V_R = -1.0\text{V}$, $V_A = 0.5\text{V}$, $R_L = 1 \text{ k}\Omega$ สำหรับค่าอัตราส่วน W/L ของมอสทรานซิสเตอร์ของวงจรในรูปที่ 4.4 นั้น ได้แสดงไว้ในตารางที่ 2

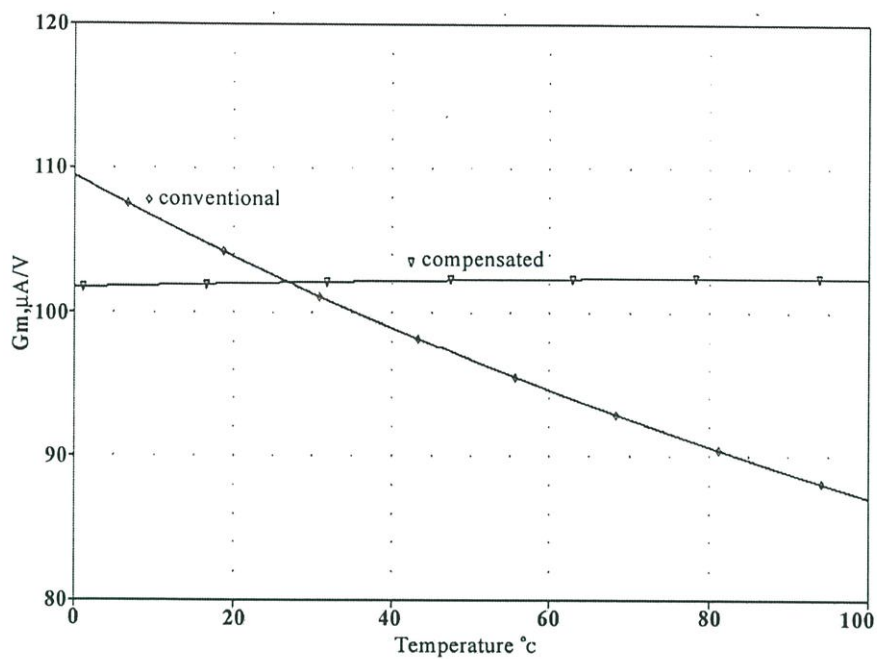


รูปที่ 4.5 วงจรเปลี่ยนแรงดันเป็นกระแสที่สร้างจากโอทีเอ

ในรูปที่ 4.6 และ 4.7 เป็นผลการทดสอบเปรียบเทียบค่าความนำของวงจรในรูปที่ 4.5 โดยเส้นกราฟ conventional แสดงผลการทดสอบของวงจรในรูปที่ 4.5 เมื่อยังไม่มีกระแสผลของอุณหภูมิด้วยวงจรในรูปที่ 4.1 ส่วนเส้นกราฟ compensated นั้น แสดงผลการทดสอบการทำงานเมื่อมีการชดเชยผลของอุณหภูมิด้วยวงจรในรูปที่ 4.1 แล้ว สำหรับผลการทดสอบการทำงานในรูปที่ 4.6 นั้น ได้ทำการแปรค่ากระแสไบแอส I_B สำหรับโอทีเอทีซึ่งไม่นำวงจรในรูปที่ 4.1 มาต่อร่วมและแปรค่ากระแสไบแอส I_C สำหรับโอทีเอทีที่ได้นำวงจรในรูปที่ 4.1 มาต่อร่วมด้วยแล้ว โดยกำหนดให้ $V_{in} = 10 \text{ mV}$ ส่วนในรูปที่ 4.7 จะแปรค่าอุณหภูมิเปรียบเทียบระหว่างระหว่างการนำและไม่นำวงจรชดเชยผลของอุณหภูมิที่นำเสนอนี้ต่อร่วม



รูปที่ 4.6 ผลการแปรค่ากระแสไบแอส I_B และกระแสไบแอส I_C



รูปที่ 4.7 ผลการแปรค่าอุณหภูมิ

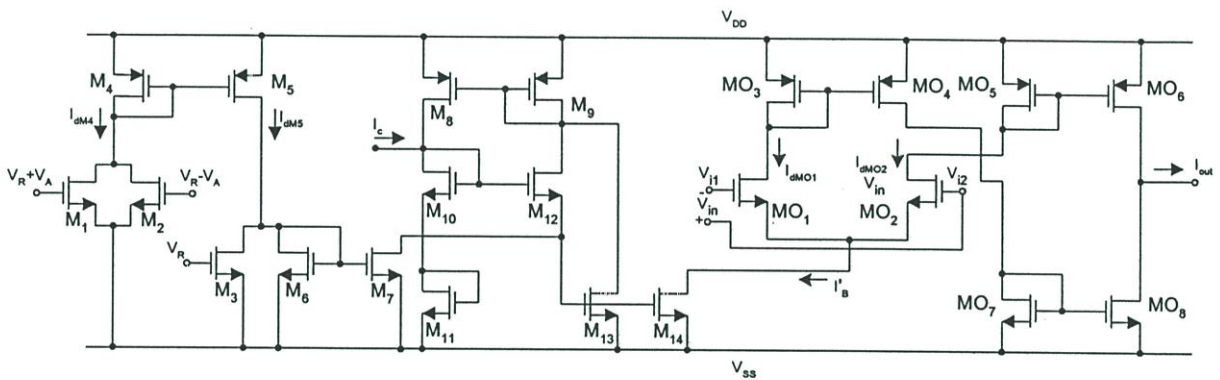
ตารางที่ 2 ค่าอัตราส่วน W/L ของมอสทรานซิสเตอร์ของวงจรในรูปที่ 4.4

ทรานซิสเตอร์	ค่า W/L ($\mu m/\mu m$)
MO ₁ ,MO ₂	6/5
MO ₃ ,MO ₄	10/5
MO ₅ ,MO ₆	10/6
MO ₇ ,MO ₈	6/5
M ₁ ,M ₂	6/5
M ₃	12/5
M ₄ ,M ₅	10/5
M ₆ ,M ₇	12/10
M ₈ ,M ₉	10/5
M ₁₀ ,M ₁₁	28/5
M ₁₂ ,M ₁₃	7/5
M ₁₄	28/5

จากรูปกราฟแสดงผลการทดสอบการทำงาน แสดงให้เห็นว่าวงจรถยายโอทีเอทีที่มีชดเชยผลของอุณหภูมิแล้วจะมีความไวต่ออุณหภูมิต่ำกว่าในกรณีที่ยังไม่มีชดเชยผลของอุณหภูมิมามาก นอกจากนี้แล้ว ค่าทรานส์คอนดักแตนซ์ยังได้รับการปรับปรุงให้มีความเป็นเชิงเส้นมากขึ้นด้วย

4.5 ช่วงปฏิบัติการงานของ V_{in}

ช่วงปฏิบัติการงานของแรงดัน V_{in} ของวงจรถยายโอทีเอทีในรูปที่ 4.4 นั้น จะพิจารณาจากวงจรสมมูลกรณีสัญญาณขนาดใหญ่ โดยกำหนดให้มอสทรานซิสเตอร์ทุกตัวทำงานในช่วงอิมิตัว สามารถวิเคราะห์หาช่วงปฏิบัติการงานของแรงดัน V_{in} ได้ดังนี้



รูปที่ 4.8 วงจรถยายโอทีเอทีที่มีการชดเชยผลของอุณหภูมิ

จากรูปในวงจรที่ 4.4 จะได้ว่า

$$I_{dMO1} + I_{dMO2} = I'_B \quad (4.18)$$

$$I_{dMO1} = \frac{K'}{2} (W/L)_1 (V_{gs1} - V_{TH})^2, \quad I_{dMO2} = \frac{K'}{2} (W/L)_2 (V_{gs2} - V_{TH})^2 \quad (4.19)$$

$$\begin{aligned} V_{in} &= (V_{i2} - V_{DSM14}) + (V_{DSM14} - V_{i1}) \\ &= V_{i2} - V_{i1} \end{aligned} \quad (4.20)$$

$$V_{DSMO1} = V_{DD} - V_{SGMO3} + V_{DSM14} \quad (4.21)$$

$$V_{DSMO2} = V_{DD} - V_{SGMO5} + V_{DSM14} \quad (4.22)$$

$$\text{แต่ } V_{GS} = \sqrt{\frac{I_d}{\beta}} + V_{TH}$$

จาก (4.21) และ (4.22) จะได้

$$V_{DSMO1} = V_{DD} - \left(-\sqrt{\frac{I_{dMO1}}{\beta_1}} + V_{TH} \right) + V_{DSM14} \quad (4.23)$$

$$V_{DSMO2} = V_{DD} - \left(-\sqrt{\frac{I_{dMO2}}{\beta_2}} + V_{TH} \right) + V_{DSM14} \quad (4.24)$$

จากเงื่อนไข ที่ทำให้มอสทรานซิสเตอร์ทำงานในช่วงอิ่มตัว คือ $V_{DS} \geq V_{GS} - V_{TH}$

$$V_{DSMO1} = V_{i1} - V_{DSM14} - V_{TH} \quad (4.25)$$

$$V_{DSMO2} = V_{i2} - V_{DSM14} - V_{TH} \quad (4.26)$$

ผลจากสมการที่(4.23) กับสมการที่(4.25) ,สมการที่(4.24) กับ(4.26)

$$V_{DD} + \sqrt{\frac{I_{dMO1}}{\beta_1}} \geq V_{i1} \quad (4.27)$$

$$V_{DD} + \sqrt{\frac{I_{dMO2}}{\beta_2}} \geq V_{i2} \quad (4.28)$$

หรือ

$$V_{in} \leq \sqrt{\frac{I_{dMO2}}{\beta_2}} - \sqrt{\frac{I_{dMO1}}{\beta_1}} \quad (4.29)$$

$$\text{โดยที่ } \beta = \frac{K'}{2}(W/L)$$

และจากสมการที่ (4.17) ,(4.18) ,(4.21) และ(4.22)

$$I_{dMO1} = \frac{I'_B}{2} - \frac{K'}{4}(W/L)_1 V_{in} \sqrt{\frac{4I'_B}{K'(W/L)_1} - V_{in}^2} \quad (4.30)$$

$$I_{dMO2} = \frac{I'_B}{2} + \frac{K'}{4}(W/L)_2 V_{in} \sqrt{\frac{4I'_B}{K'(W/L)_2} - V_{in}^2} \quad (4.31)$$

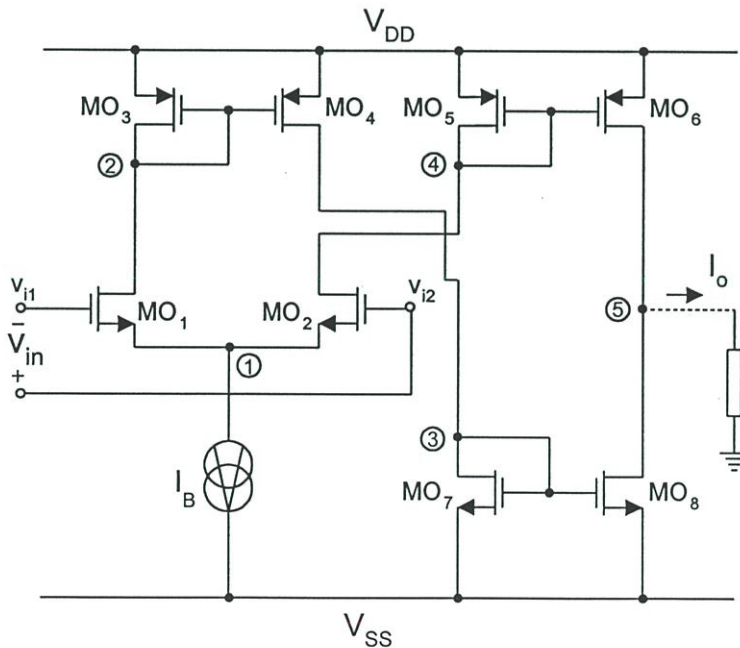
กระแสเดรนของมอสทรานซิสเตอร์ $M_{O1}(I_{dMO1})$ และ $M_{O2}(I_{dMO2})$ จะมีค่าสูงสุดเท่ากับ I'_B โดยจะเกิดขึ้นเมื่อ M_{O1} หรือ M_{O2} ตัวใดตัวหนึ่งอยู่ในสภาวะนำกระแสและอีกตัวหนึ่งอยู่ในสภาวะไม่นำกระแส ดังนั้นจากสมการที่ (4.29) ถึงสมการที่ (4.31) จะได้ช่วงปฏิบัติการของแรงดันอินพุทมีค่าเท่ากับ

$$-\sqrt{\frac{I'_B}{\beta_1}} \leq v_{in} \leq \sqrt{\frac{I'_B}{\beta_2}} \quad (4.32)$$

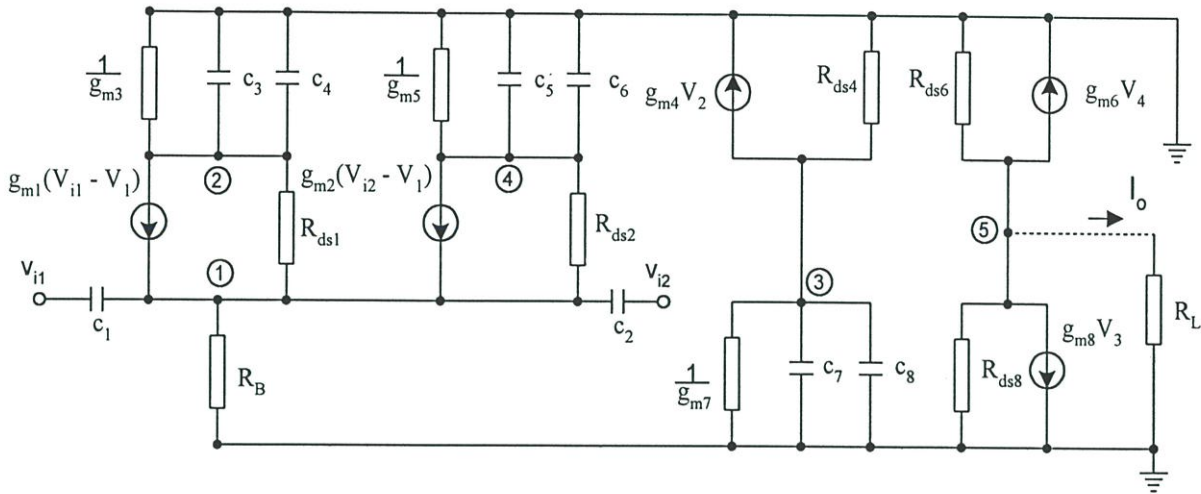
4.6 ผลตอบสนองทางความถี่ของวงจรรขยายโอทีเอ

4.6.1 การหาความถี่ปฏิบัติการวงจรรขยายโอทีเอ

ในหัวข้อนี้จะได้ทำการวิเคราะห์หาความถี่ปฏิบัติการวงจรรขยายโอทีเอ โดยการคำนวณจากวงจรสมมูลกรณีสัญญาณขนาดเล็ก



รูปที่ 4.9 การกำหนดจุดในวงจรรขยายโอทีเอ



รูปที่ 4.10 วงจรสมมูลวงจรมอนโพลีโพลี

ในการวิเคราะห์หาความถี่ปฏิบัติการนั้น จะใช้วงจรสมมูลของสัญญาณขนาดเล็กของมอสทรานซิสเตอร์มาพิจารณา โดยที่ขั้วเกต-ซอส จะมีความจุไฟฟ้าแฝงเกิดขึ้น ซึ่งเป็นส่วนสำคัญที่มีผลกับความถี่ตอบสนองของวงจร

จากรูปที่ 4.10 เริ่มพิจารณา ณ. จุดต่างๆ ของวงจรตามหมายเลขที่กำหนด เมื่อ C_i แทนความจุไฟฟ้าที่เกิดขึ้นที่ขั้วเกต-ซอส ของมอสทรานซิสเตอร์ MO ตัวที่ i ในรูปที่ 4.9 g_{mi} คือทรานส์คอนดักแตนซ์ของมอสทรานซิสเตอร์ MO ตัวที่ i R_{ds_i} คือ ความต้านทานที่เกิดระหว่างขั้วเดรน-ซอสของมอสทรานซิสเตอร์ MO ตัวที่ i R_B คือความต้านทานของแหล่งจ่ายกระแสที่ I_B และ R_L คือความต้านทานโหลด ซึ่งจะได้สมการที่จุดต่างๆ ของวงจร ดังนี้

ที่จุด ① เมื่อประมาณว่า R_B , R_{ds1} และ R_{ds2} มีค่ามาก จะได้สมการเป็น

$$sC_1(V_{i1} - V_1) + g_{m1}(V_{i1} - V_1) + sC_2(V_{i2} - V_1) + g_{m2}(V_{i2} - V_1) = 0$$

$$(sC_1 + sC_2 + g_{m1} + g_{m2})V_1 = (sC_1 + g_{m1})V_{i1} + (sC_2 + g_{m2})V_{i2} \quad (4.33)$$

ที่จุด ② เมื่อประมาณว่า R_{ds1} มีค่ามาก ได้สมการเป็น

$$(g_{m3} + sC_3 + sC_4)V_2 - g_{m1}V_1 = -g_{m1}V_{i1} \quad (4.34)$$

ที่จุด ③ เมื่อประมาณว่า R_{ds4} มีค่ามาก ได้สมการเป็น

$$g_{m4}V_2 + (g_{m7} + sC_7 + sC_8)V_3 = 0 \quad (4.35)$$

ที่จุด ④ เมื่อประมาณว่า R_{ds2} มีค่ามาก ได้สมการเป็น

$$(g_{m5} + sC_5 + sC_6)V_4 - g_{m2}V_1 = -g_{m2}V_{i2} \quad (4.36)$$

ที่จุด ⑤ ได้สมการเป็น

$$g_{m6}V_4 + g_{m8}V_3 = \frac{-V_o}{R_L} \quad (4.37)$$

และเมื่อประมาณว่ามอสทรานซิสเตอร์มีความสมพจน์กัน จะทำให้สมการข้างต้นเขียนใหม่ได้เป็น

คู่มอสทรานซิสเตอร์อินพุต M_{01} กับ M_{02} ได้ว่า

$$sC_1 = sC_2 = sC_x$$

$$g_{m1} = g_{m2} = g_{mx}$$

มอสทรานซิสเตอร์แอกทีฟโหลด M_{03} และ M_{04} ได้ว่า

$$sC_3 = sC_4 = sC_a$$

มอสทรานซิสเตอร์แอกทีฟโหลด M_{05} และ M_{06} ได้ว่า

$$sC_5 = sC_6 = sC_b$$

มอสทรานซิสเตอร์ M_{07} กับ M_{08} ได้ว่า

$$sC_7 = sC_8 = sC_c$$

ที่จุด ①

$$2(sC_x + g_{mx})V_1 = (sC_x + g_{mx})(V_{i1} + V_{i2}) \quad (4.38)$$

ที่จุด ②

$$(g_{m3} + 2sC_a)V_2 - g_{mx}V_1 = -g_{mx}V_{i1} \quad (4.39)$$

ที่จุด ③

$$g_{m4}V_2 = -(g_{m7} + 2sC_c)V_3 \quad (4.40)$$

ที่จุด ④

$$(g_{m5} + 2sC_b)V_4 - g_{mx}V_1 = -g_{mx}V_{i2} \quad (4.41)$$

ที่จุด ⑤

$$g_{m6}R_L V_4 + g_{m8}R_L V_3 = -V_o \quad (4.42)$$

จากสมการที่ (4.39) ถึงสมการที่ (4.41)

$$(g_{m3} + 2sC_a)V_2 - (g_{m5} + 2sC_b)V_4 = g_{mx}(V_{i2} - V_{i1}) \quad (4.43)$$

สมการที่ (4.39) + (4.41) และผลจากสมการที่ (4.38) ได้ว่า

$$(g_{m3} + 2sC_a)V_2 = -(g_{m5} + 2sC_b)V_4 \quad (4.44)$$

$$\therefore V_4 = -\frac{(g_{m3} + 2sC_a)V_2}{(g_{m5} + 2sC_b)} \quad (4.45)$$

แทนค่าสมการที่ (4.45) ลงในสมการที่ (4.43)

$$2(g_{m3} + 2sC_a)V_2 = g_{mx}(V_{i2} - V_{i1}) \quad (4.46)$$

แทนค่าสมการที่ (4.45) และค่า V_3 จากสมการที่ (4.40) ลงในสมการที่ (4.42)

$$\frac{-g_{m6}R_L(g_{m3} + 2sC_a)V_2}{(g_{m5} + 2sC_b)} + \frac{g_{m8}R_L(-g_{m4})V_2}{(g_{m7} + 2sC_c)} = -V_o \quad (4.47)$$

$$\left(\frac{g_{m6}R_L(g_{m3} + 2sC_a)}{(g_{m5} + 2sC_b)} + \frac{g_{m8}R_L g_{m4}}{(g_{m7} + 2sC_c)} \right) V_2 = V_o \quad (4.48)$$

สมการที่ (4.48) ถูกหารด้วย (4.45)

$$\frac{\left(\frac{g_{m6}R_L(g_{m3} + 2sC_a)}{(g_{m5} + 2sC_b)} + \frac{g_{m8}R_L g_{m4}}{(g_{m7} + 2sC_c)} \right) V_2}{\frac{2(g_{m3} + 2sC_a)V_2}{g_{mx}}} = \frac{V_o}{V_{i2} - V_{i1}} \quad (4.49)$$

$$\frac{g_{mx}}{2} \left(\frac{g_{m6}R_L}{(g_{m5} + 2sC_b)} + \frac{g_{m8}R_L g_{m4}}{(g_{m3} + 2sC_a)(g_{m7} + 2sC_c)} \right) = \frac{V_o}{V_{i2} - V_{i1}} \quad (4.50)$$

$$\frac{g_{mx}}{2} \left(\frac{g_{m6}R_L(g_{m3} + 2sC_a)(g_{m7} + 2sC_c) + g_{m4}g_{m8}R_L(g_{m5} + 2sC_b)}{(g_{m3} + 2sC_a)(g_{m5} + 2sC_b)(g_{m7} + 2sC_c)} \right) = \frac{V_o}{V_{i2} - V_{i1}} \quad (4.51)$$

$$\frac{V_o(s)}{V_i} = \frac{g_{mx}R_L}{2} \left(\frac{g_{m6}(g_{m3} + 2sC_a)(g_{m7} + 2sC_c) + g_{m4}g_{m8}(g_{m5} + 2sC_b)}{(g_{m3} + 2sC_a)(g_{m5} + 2sC_b)(g_{m7} + 2sC_c)} \right) \quad (4.52)$$

$$\frac{V_o(s)}{V_i} = \frac{g_{mx}R_L}{2} \left(\frac{\frac{g_{m6}}{2C_b} \left(\frac{g_{m3}}{2C_a} + s \right) \left(\frac{g_{m7}}{2C_c} + s \right) + \frac{g_{m4}g_{m8}}{4C_a C_c} \left(\frac{g_{m5}}{2C_b} + s \right)}{\left(\frac{g_{m3}}{2C_a} + s \right) \left(\frac{g_{m5}}{2C_b} + s \right) \left(\frac{g_{m7}}{2C_c} + s \right)} \right) \quad (4.53)$$

จากสมการที่ (4.53) แสดงให้เห็นว่ามีโพลอยู่ 3 โพล ซึ่งมีตำแหน่งความถี่คัทออฟ(cut-off frequency) อยู่ที่ $\omega_1 = \frac{g_{m3}}{2C_a}$ $\omega_2 = \frac{g_{m5}}{2C_b}$ และที่ $\omega_3 = \frac{g_{m7}}{2C_c}$ ตามลำดับ เมื่อคำนวณหาค่าความถี่คัทออฟ ด้วยสมการ ที่ (4.54) และค่าพารามิเตอร์ต่างๆ ของมอสทรานซิสเตอร์จากภาคผนวก ค.

$$f_c = \frac{\sqrt{2KP(W/L)I_D}}{(2\pi)\left(\frac{2}{3}WLC_{ox}\right)}$$

$$f_c = \frac{\sqrt{2KP(W/L)I_D}}{(2\pi)\left(\frac{2}{3}WL\frac{KP}{\mu_0}\right)} \quad (4.54)$$

ในวงจรขยายโอทีเอทียังไม่ได้ชดเชยผลของอุณหภูมิ จะได้ความถี่คัทออฟ ดังนี้

ที่ ω_1 , $KP=207.188600E-06$, $\mu_0 = 48.6428E-04$, $W=10\mu m$, $L=5\mu m$, $I=2.01E-05$ A

$$f_c = 22.01 \text{ MHz}$$

ที่ ω_2 , $KP=207.188600E-06$, $\mu_0=48.6428E-04$, $W= 10\mu m$, $L= 6\mu m$, $I=2.98E-05$ A

$$f_c = 20.4 \text{ MHz}$$

$$\text{ที่ } \omega_3, KP=207.188600E-06, \mu_0=588.4313E-04, W=6\mu\text{m}, L=5\mu\text{m}, I=2.23E-05 \text{ A}$$

$$f_c = 119.71 \text{ MHz}$$

ส่วนในวงจรรขยายโอทีเอที่ได้ชดเชยผลของอุณหภูมิแล้ว จะได้ความถี่คัทออฟ ดังนี้

$$\text{ที่ } \omega_1, KP=207.188600E-06, \mu_0=48.6428E-04, W=10 \mu\text{m}, L=5\mu\text{m}, I=8.25E-05 \text{ A}$$

$$f_c = 44.69 \text{ MHz}$$

$$\text{ที่ } \omega_2, KP=207.188600E-06, \mu_0=48.6428E-04, W=10 \mu\text{m}, L=6 \mu\text{m}, I=9.98E-05 \text{ A}$$

$$f_c = 37.31 \text{ MHz}$$

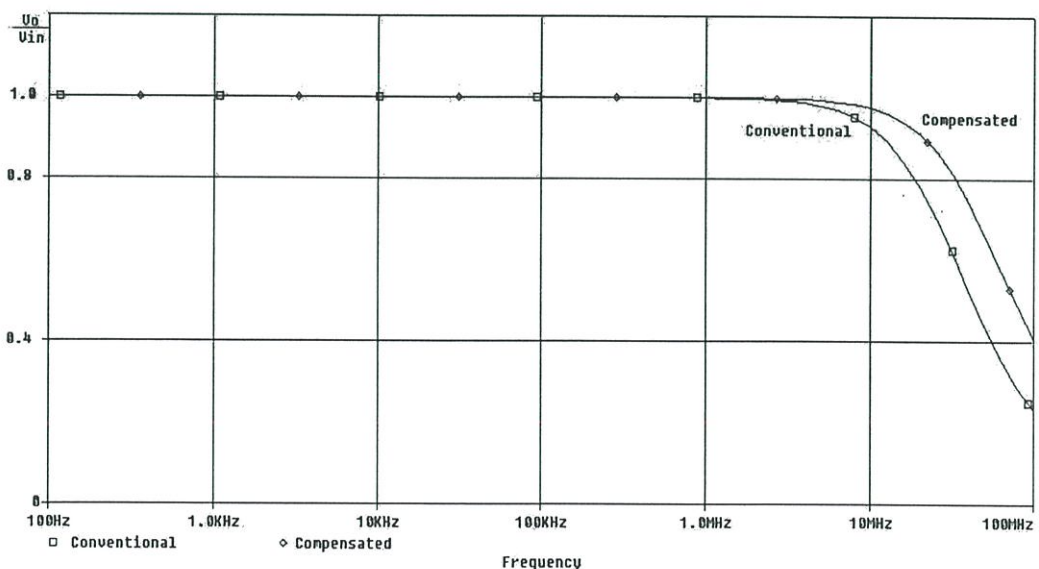
$$\text{ที่ } \omega_3, KP=207.188600E-06, \mu_0=588.4313E-04, W=6\mu\text{m}, L=5\mu\text{m}, I=8.67E-05 \text{ A}$$

$$f_c = 236.05 \text{ MHz}$$

และนำไปเปรียบเทียบกับผลการทดสอบการทำงานด้วยโปรแกรม PSPICE ความถี่คัทออฟที่ได้ออกมาจะมีค่าใกล้เคียงกันกับการคำนวณมาก และจะมีตำแหน่งความถี่คัทออฟอยู่ที่ ω_2

4.6.2 ผลการทดสอบผลตอบแทนทางความถี่ของโอทีเอ

ผลการทดสอบเพื่อหาผลตอบแทนทางความถี่ของโอทีเอนั้น ได้ทดสอบการทำงานโดยใช้วงจรในรูปที่ 4.5 เลียนแบบการทำงานเพื่อดูผลตอบแทนทางความถี่ของแรงดันที่จุดออกเทียบกับแรงดันที่จุดเข้า โดยกำหนดค่าต่างๆ ดังนี้ ความต้านทาน $R_L = 100 \text{ k}\Omega$ กระแส $I_B = I_C = 44.93 \mu\text{A}$ แปรค่าความถี่ ตั้งแต่ 100 Hz – 100 MHz ผลการทดสอบผลตอบแทนทางความถี่ แสดงได้ดังรูปที่ 4.11



รูปที่ 4.11 ผลการเลียนแบบผลตอบแทนทางความถี่ $\frac{V_o}{V_{in}}$ ของโอทีเอ

จากรูปที่ 4.11 ผลการเขียนแบบผลตอบสนองทางความถี่ของแรงดันที่จุดออกเทียบกับแรงดันที่จุดเข้าของวงจรเปลี่ยนแรงดันเป็นกระแสที่สร้างจากโอทีเอในรูปที่ 4.5 เส้นกราฟ conventional แสดงผลตอบสนองทางความถี่วงจรในรูปที่ 4.5 เมื่อยังไม่มีผลของอุณหภูมิด้วยวงจรในรูปที่ 4.1 ซึ่งความถี่คัทออฟมีค่าประมาณ 24 MHz ส่วนเส้นกราฟ compensated นั้นเป็นผลตอบสนองทางความถี่วงจรในรูปที่ 4.5 เมื่อได้มีการชดเชยผลของอุณหภูมิด้วยวงจรในรูปที่ 4.1 แล้ว ความถี่คัทออฟมีค่าประมาณ 43 MHz

4.7 ค่าความไวและเสถียรภาพต่ออุณหภูมิ

ในการหาค่าความไว(Sensitivity) ของวงจรที่ขึ้นกับอุณหภูมินั้น เป็นการหาค่าเปลี่ยนแปลงของคุณสมบัติของพารามิเตอร์ที่มีผลขึ้นกับอุณหภูมิที่เปลี่ยนแปลง แล้วส่งผลกระทบต่อการทำงานของวงจร โดยที่วงจรที่มีการชดเชยผลของอุณหภูมิแล้วควรจะให้ค่าความไวต่ำๆ เพื่อรักษาเสถียรภาพของวงจร นั่นคือ ค่าทรานส์คอนดักแตนส์ (g_m) ของวงจรขยายโอทีเอต่ออุณหภูมิ (Temperature ; T) จึงนิยามว่าเป็นอัตราร้อยละที่ g_m เปลี่ยนไปต่ออัตราร้อยละที่ T เปลี่ยนไป ซึ่งเขียนเป็นสมการได้คือ

$$\text{Sensitivity} = \frac{\Delta g_m / g_m}{\Delta T / T} \quad (4.55)$$

ลิมิต(Limit) ของสมการที่ (4.55) เมื่อ $g_m \rightarrow 0$ คือ

$$S_T^{g_m} = \frac{\partial g_m}{\partial T} \times \frac{T}{g_m} \quad (4.56)$$

ดังนั้นค่าความไวต่ออุณหภูมิของค่าทรานส์คอนดักแตนส์ของวงจรขยายซีมอสโอทีเอแบบพื้นฐานที่ยังไม่มีการชดเชยผลของอุณหภูมิกับ โอทีเอที่มีการชดเชยผลของอุณหภูมิแล้วจะถูกคำนวณจากกราฟผลการทดสอบการทำงานของวงจรซึ่งแสดงไว้ในรูปที่ 4.7 โดยคำนวณช่วงอุณหภูมิ 27°C - 100°C สำหรับวงจรขยายซีมอสโอทีเอที่ยังไม่มีการชดเชยผลของอุณหภูมิ ที่อุณหภูมิ 27°C (300°K) g_m มีค่าประมาณ $101.7 \mu\text{A/V}$ ที่อุณหภูมิ 100°C (373°K) g_m มีค่าประมาณ $87 \mu\text{A/V}$ เมื่อนำค่าที่ได้ไปแทนในสมการที่ (4.55) จะได้ค่าความไวต่ออุณหภูมิเท่ากับ

$$\left(\frac{87(\mu\text{A/V}) - 101.7(\mu\text{A/V})}{101.7(\mu\text{A/V})} \right) \bigg/ \left(\frac{373(^{\circ}\text{K}) - 300(^{\circ}\text{K})}{300(^{\circ}\text{K})} \right) = -0.594 \quad (4.57)$$

ส่วนค่าความไวของวงจรขยายซีมอสโอทีเอที่มีการชดเชยผลของอุณหภูมิแล้ว ที่อุณหภูมิ $27^{\circ}\text{C}(300^{\circ}\text{K})$ g_m มีค่าประมาณ $101.7 \mu\text{A/V}$ ที่อุณหภูมิ $100^{\circ}\text{C}(373^{\circ}\text{K})$ g_m มีค่าประมาณ $102.5 \mu\text{A/V}$ เมื่อนำค่าที่ได้ไปแทนในสมการที่ (4.56) จะได้ค่าความไวต่ออุณหภูมิเท่ากับ

$$\left(\frac{102.5(\mu\text{A/V}) - 101.7(\mu\text{A/V})}{101.7(\mu\text{A/V})} \right) \bigg/ \left(\frac{373(^{\circ}\text{K}) - 300(^{\circ}\text{K})}{300(^{\circ}\text{K})} \right) = 0.032 \quad (4.58)$$

ผลการคำนวณจากกราฟแสดงให้เห็นว่าวงจรขยายโอทีเอที่มีการชดเชยผลของอุณหภูมิแล้วจะมีค่าความไวต่ออุณหภูมิต่ำกว่าในกรณีที่ยังไม่มีการชดเชยอย่างมาก จึงทำให้วงจรมีเสถียรภาพต่อการเปลี่ยนแปลงของอุณหภูมิ

4.8 กล่าวสรุป

ในบทนี้ได้นำเสนอวงจรที่ได้พัฒนาขึ้นมาเพื่อใช้เป็นวงจรแหล่งจ่ายกระแสคงที่ที่มีค่าส่วนกลับของพารามิเตอร์ K' ที่อยู่ในสมการกระแสเอาท์พุท และผลจากการเลียนแบบการทำงานโดยใช้โปรแกรม PSPICE แสดงให้เห็นว่าเมื่อนำวงจรที่ได้พัฒนานี้ไปใช้แหล่งจ่ายกระแสคงที่ให้กับวงจรขยายโอทีเอจะสามารถช่วยลดผลอุณหภูมิเนื่องจากพารามิเตอร์ K' ได้ นอกจากนั้นแล้วยังเป็นการปรับปรุงค่าทรานส์คอนดักแตนส์ของโอทีเอไปพร้อมกันด้วย

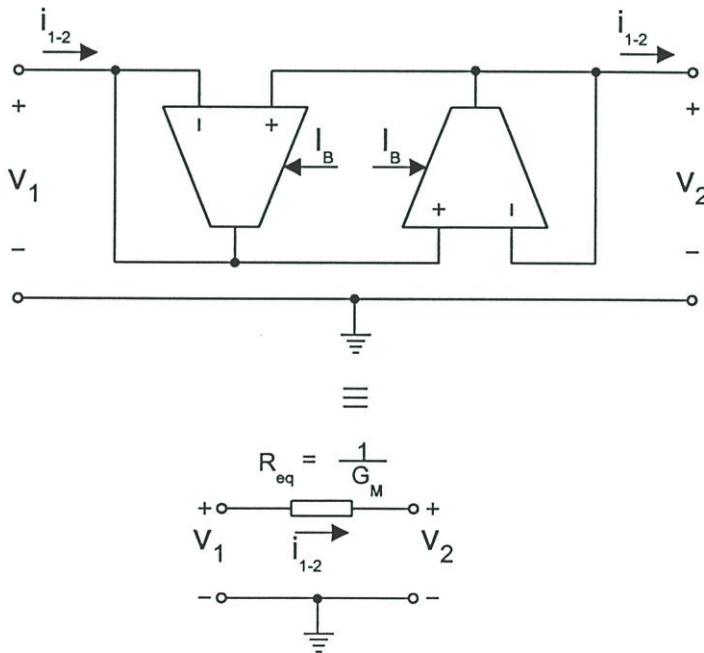
บทที่ 5

การต่อประยุกต์ใช้งาน

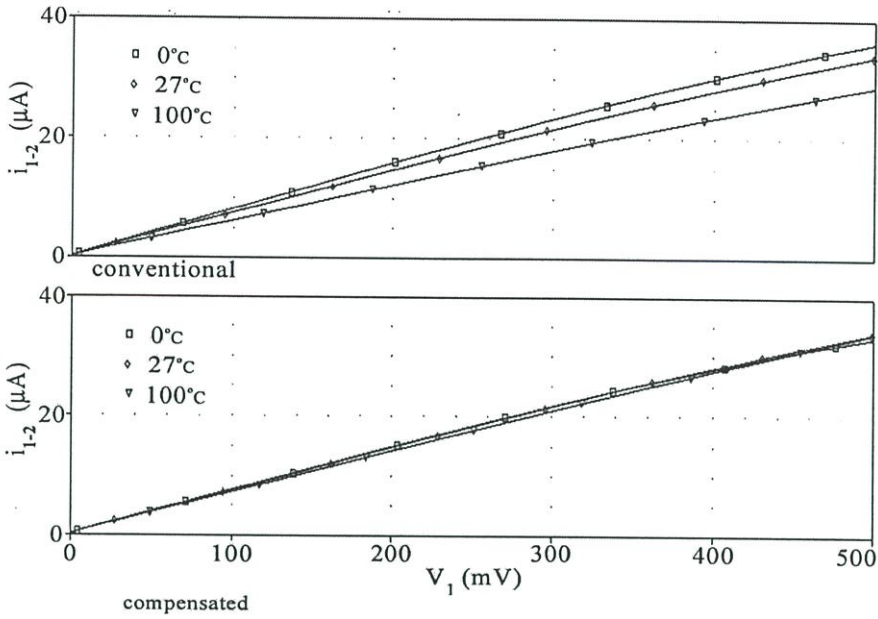
5.1 กล่าวนำ

วงจรขยายโอทีเอเป็นวงจรที่สามารถนำไปประยุกต์ใช้งานได้มากมายหลายแบบตามที่ได้กล่าวถึงไปแล้วนั้น เพื่อเป็นการทดสอบว่าวงจรชดเชยผลของอูณหภูมินี้สามารถนำไปประยุกต์ใช้งานได้กับโอทีเอที่มีการต่อประยุกต์เป็นวงจรต่างๆ ดังนั้นในบทนี้จะได้แสดงให้เห็นผลการเลียนแบบการของทำงาน โอทีเอที่มีการชดเชยผลของอูณหภูมิแล้วเทียบกับวงจรที่ยังไม่มีการชดเชยผลของอูณหภูมิที่ใช้อุทีเอต่อเป็นวงจรเลียนแบบค่าความต้านทานแบบลอยตัวและวงจรรองความถี่สูงผ่าน ตามลำดับ

5.2 วงจรเลียนแบบค่าความต้านทานแบบลอยตัว



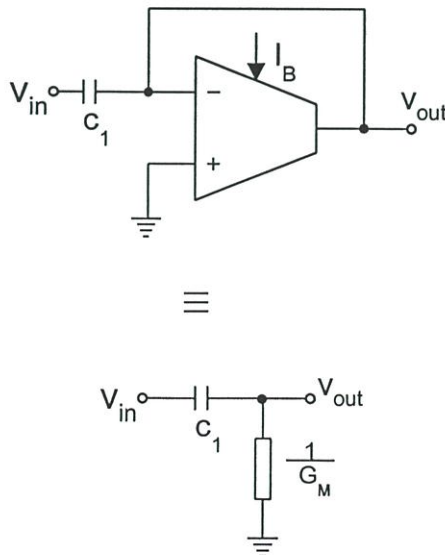
รูปที่ 5.1 วงจรเลียนแบบค่าความต้านทานแบบลอยตัวที่สร้างจากโอทีเอ



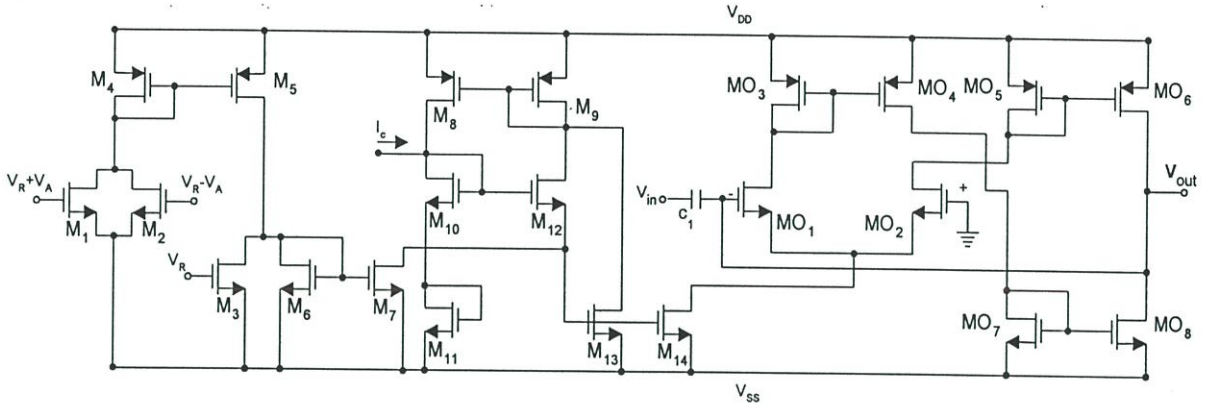
รูปที่ 5.3 ผลการเขียนแบบการทำงานเมื่อทำการแปรค่าแรงดัน V_1

จากภาพด้านบนที่ได้แสดงผลการเขียนแบบการทำงานของโอทีเอเมื่อถูกต่อเป็นวงจรเขียนแบบความต้านทานแบบลอยตัว โดยแปรค่าแรงดัน V_1 ที่อุณหภูมิต่างๆ นั้น แสดงให้เห็นว่ากระแส I_{1-2} ในวงจรเขียนแบบค่าความต้านทานแบบลอยตัวที่มีการชดเชยผลของอุณหภูมิด้วยวงจรที่ได้นำเสนอในวิทยานิพนธ์นี้นั้น จะทำให้กระแส I_{1-2} มีค่าเป็นเชิงเส้นกับแรงดันอินพุต V_1 และค่ากระแส I_{1-2} กับแต่ละค่าของแรงดันอินพุตที่เพิ่ม ที่อุณหภูมิต่างกันก็มีค่าใกล้เคียงกันมาก เมื่อเปรียบเทียบกับวงจรเขียนแบบค่าความต้านทานแบบลอยตัวที่ยังไม่ได้รับการชดเชยผลของอุณหภูมิ ซึ่งค่ากระแส I_{1-2} ที่อุณหภูมิต่างกันก็มีค่าแตกต่างกันเห็นได้อย่างชัดเจน

5.3 วงจรรองความถี่สูงผ่าน

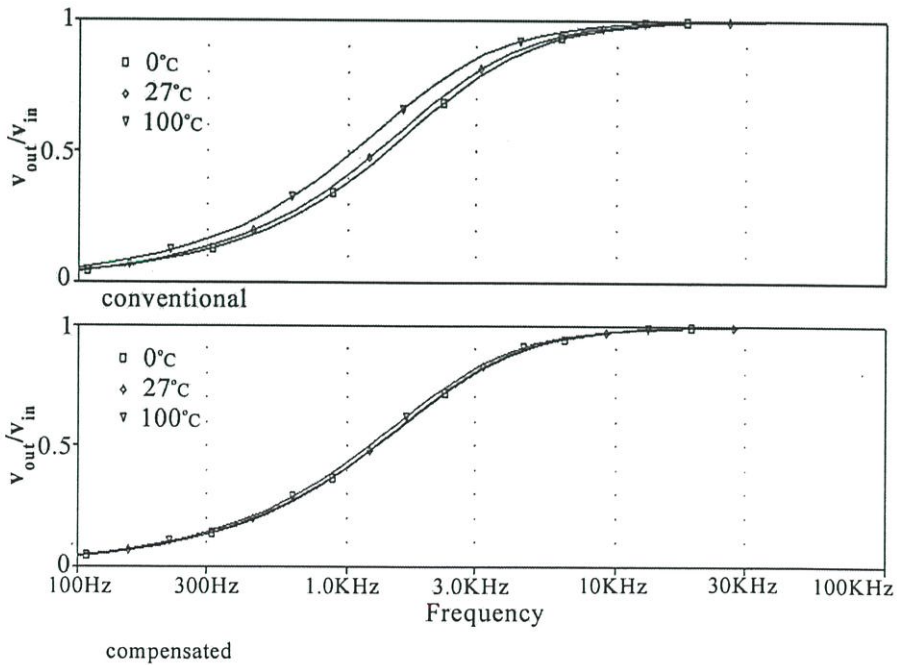


รูปที่ 5.4 วงจรรองความถี่สูงผ่านที่สร้างจากโอทีเอ



รูปที่ 5.5 วงจรภายในวงจรกรองความถี่สูงผ่านที่สร้างจากโอทีเอ

วงจรกรองความถี่สูงผ่านที่สร้างจากโอทีเอและวงจรถ่ายในนั้นได้แสดงไว้ในรูปที่ 5.4 และรูปที่ 5.5 ตามลำดับ ในการทดสอบการทำงานโดยการเลียนแบบการทำงานของวงจรมีด้วยโปรแกรม PSPICE นั้น ได้กำหนดค่าต่างๆ ดังนี้ คือ $I_B = I_C = 44.93 \mu A$ $C_1 = 10nF$ และแรงดัน V_{in} เป็นสัญญาณกระแสสลับขนาด 10 mV แปรค่าความถี่ ตั้งแต่ 100 Hz – 100 kHz ณ ที่อุณหภูมิ 0 °C, 27 °C, 100 °C ซึ่งผลการเลียนแบบการทำงานของวงจรมีดังกล่าวนี้อาจได้แสดงไว้ในรูปที่ 5.6



รูปที่ 5.6 ผลการเลียนแบบการทำงานเมื่อทำการแปรค่าความถี่

ในภาพด้านบนแสดงผลการเลียนแบบการทำงานของโอทีเอเมื่อถูกต่อเป็นวงจรกรองความถี่สูงผ่าน โดยแปรค่าอณูหภูมิที่ต่างกันนั้น ได้แสดงให้เห็นอย่างชัดเจนแล้วว่าอัตราขยายแรงดันของ V_{out}/V_{in} ในวงจรกรองความถี่สูงผ่านที่ได้รับการชดเชยผลของอณูหภูมิด้วยวงจรที่ได้นำเสนอในวิทยานิพนธ์ฉบับนี้แล้วนั้นจะมีอัตราขยายแรงดันเปลี่ยนแปลงน้อยมากๆ เมื่ออณูหภูมิเกิดการเปลี่ยนแปลง โดยเทียบกับวงจรกรองความถี่สูงผ่านเดิมที่ยังไม่ได้รับการชดเชยผลของอณูหภูมิ นอกจากนี้ยังแสดงให้เห็นว่าวงจรแหล่งจ่ายกระแสสำหรับใช้ชดเชยผลของอณูหภูมิในโอทีเอแบบซิมอสที่ได้นำเสนอนั้นจะไม่กระทบต่อความถี่ปฏิบัติงานของตัวโอทีเอเอง

5.4 กล่าวสรุป

ในการประยุกต์ใช้งานของวงจรแหล่งจ่ายกระแสสำหรับใช้ชดเชยผลของอณูหภูมิในวงจรขยายโอทีเอแบบซิมอสนั้น ได้ทดสอบการทำงานโดยนำต่อร่วมกับโอทีเอที่ถูกต่อประยุกต์เป็นวงจรเลียนแบบค่าความต้านทานแบบลอยตัวและวงจรกรองความถี่สูงผ่าน ภาพแสดงผลการเลียนแบบการทำงานด้วยโปรแกรม PSPICE ของวงจรเหล่านี้ ได้แสดงให้เห็นว่าวงจรที่ได้นำเสนอในวิทยานิพนธ์ฉบับนี้ จะช่วยทำให้โอทีเอมีเสถียรภาพที่ดีต่ออณูหภูมิที่เปลี่ยนแปลงมากกว่าแบบเดิมมาก นอกจากนี้แล้วผลกระทบอันเนื่องมาจากวงจรชดเชยผลของอณูหภูมิต่อคุณสมบัติเฉพาะตัวของโอทีเอเองก็มีน้อยมาก ซึ่งก็สอดคล้องกับคุณสมบัติของวงจรในทางทฤษฎีและผลที่ได้คาดหมายไว้

บทที่ 6

บทสรุปและวิจารณ์

6.1 บทสรุปและวิจารณ์

ในการนำเสนอวงจรแหล่งจ่ายกระแสเพื่อชดเชยผลอุณหภูมิในวงจรขยายโอทีเอแบบ ซีมอสและตัวอย่างการประยุกต์ใช้งานของวงจรแหล่งจ่ายกระแส ที่ได้นำเสนอในวิทยานิพนธ์ฉบับนี้นั้น เป็นแนวทางอีกแนวทางหนึ่งที่ได้ทำการวิจัยและพัฒนาขึ้นมา โดยวงจรที่ได้พัฒนาขึ้นนี้สามารถที่จะแยกพิจารณาออกเป็นวงจรย่อยที่สำคัญได้สองส่วน โดยในส่วนแรกนั้นจะประกอบด้วยมอสทรานซิสเตอร์ M_1 ถึง M_7 ซึ่งจะเป็นส่วนที่จะไปสร้างกระแสอ้างอิงให้กับวงจรย่อยในส่วนที่สอง วงจรย่อยในส่วนที่สองนั้นจะเป็นส่วนของวงจรควอดรติก-ทรานส์ลิเนียร์ ที่เป็นวงจรคูณ-หารกระแส เมื่อวงจรย่อยทั้งสองถูกต่อเข้าเป็นวงจรเดียวกัน ก็จะเป็นวงจรแหล่งจ่ายกระแสที่ให้ค่ากระแส I_B ที่มีส่วนกับพารามิเตอร์ K' รวมอยู่ด้วย และเมื่อนำไปใช้แทนแหล่งกระแสเดิมที่จ่ายให้กับวงจรขยายโอทีเอ ก็จะได้โอทีเอที่มีค่ากระแสเอาท์พุทที่เป็นอิสระจากผลการเปลี่ยนแปลงอุณหภูมิอันเนื่องมาจากค่า K' อีกทั้งยังได้ค่าทรานส์คอนดักแตนซ์ g_m ที่แปรผันตรงกับกระแสไบแอสและสามารถปรับค่าด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการปรับค่ากระแส I_c ประสิทธิภาพการทำงานของวงจรมีในการชดเชยอุณหภูมิในวงจรขยายโอทีเอตามค่ากล่าวข้างต้นสามารถยืนยันผ่านการคำนวณตามทฤษฎี และผลการเขียนแบบการทำงานด้วยโปรแกรม PSPICE

6.1 ข้อเสนอแนะแนวทางในการทำวิจัยและพัฒนาต่อ

ในปัจจุบันการประมวลผลสัญญาณในโหมคกระแสได้มีบทบาทอย่างมากเนื่องจากมีข้อดีกว่าโหมคแรงดันหลายประการ แนวทางการทำวิจัยและพัฒนาต่อจะต้องมีการปรับปรุงโหมคการทำงานของวงจรมีการทำงานในโหมคกระแสเพื่อลดข้อเสียเปรียบของวงจรมีการทำงานในโหมคแรงดัน นี้เป็นส่วนที่เกิดขึ้นในวงจรย่อยส่วนในแรกเท่านั้น นอกจากนี้แล้วในวงจรย่อยส่วนที่สองที่ทำงานโดยอาศัยหลักการทรานส์ลิเนียร์และการกำหนดค่าอัตราส่วน W/L เพื่อให้วงจรมีอัตรากระแสที่อ่อนกระแสที่เพิ่มขึ้นตามจำนวนเท่าที่ต้องการ ก็ยังผลให้เกิดความคลาดเคลื่อนขึ้นได้ จึงต้องได้รับการปรับปรุงแก้ไขให้ดีขึ้น สิ่งทีกล่าวมานั้นเป็นเพียงข้อเสนอเล็กน้อยเพื่อเป็นการแนะแนวทางให้สำหรับผู้สนใจที่จะทำการศึกษาค้นคว้าและวิจัยต่อไปในวันข้างหน้า

เอกสารอ้างอิง

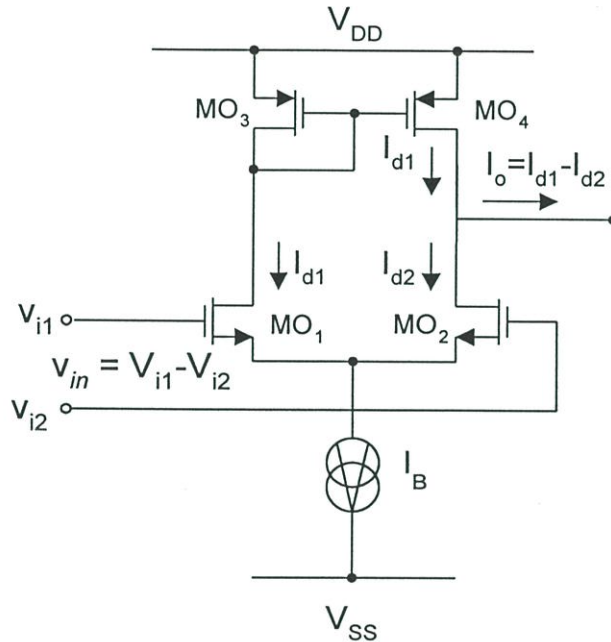
- [1] Toumazou C., Lidgey F.J. and Haigh D.G. **Analogue IC Design: The Current Mode Approach.**, London: Peter Peregrinus, 1990.
- [2] Greeneich E.W. **Analog Integrated Circuits.**, Chapman & Hall., 1997
- [3] David A. John, Ken Martin, **Analog Integrated Circuit Design**, John Wiley & Sons, Inc. 1997.
- [4] Sze S.M., **Physics of Semiconductor Devices.**, 2nd Ed. John Wiley & Sons, Inc. 1981.
- [5] Sah C.T., “Characteristics of the Metal-Oxide-Semiconductor transistor”, *IEEE Trans. Electron Devices*, Vol. ED-11, July 1964. pp. 324 – 325
- [6] เกียรติศักดิ์ คมวัชระ, “การสร้างวงจรสายพานกระแส และวงจรแปลงความต้านทานค่าลบด้วย CMOS” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง 2534
- [7] วันชัย ธีรรุจา, “การออกแบบและการวิเคราะห์วงจรถอดฟังก์ชันโดยใช้หลักการของวงจรรวม” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง 2535
- [8] Paul R. Gray, Robert G. Meyer, **Analysis and Design of Analog Integrated Circuits.**, 3rd Ed. John Wiley & Sons, Inc. 1993
- [9] Allen P.E. and Holberg D.R., **CMOS Analog Circuit Design**, Holt Rinehart and Winston, 1987. pp. 119 – 124.
- [10] Tsividis Y.P., **Operation and Modelling of The MOS Transistor**, Mc Graw-Hill, 1989. pp. 168 – 175.
- [11] Banu M., Tsividis Y., “Detailed analysis of nonidealities in MOS fully integrated active RC filters based on balanced networks”, *IEE Proc.*, Vol. 131, H.G., Oct, 1984. pp. 190 –196.
- [12] Adel S. Sedra, Kenneth C. Smith. **Microeletronic Circuits.**, 4th Ed. New York. Oxford University Press, Inc. 1998.
- [13] Coughlin R.F., **Principle and Application of Semiconductors and Circuits**, Prentice-Hall, 1971.
- [14] Ong D.G., **Modern MOS Technology**, Mc Graw-Hill Book Co., Inc. New York, 1986. pp. 1-9.

- [15] Wiegerink R.J. **Analysis and Synthesis of MOS Translinear Circuits**, Kluwer Academic Publishers, 1993
- [16] Toumazou C., Lidgey F.J. and Makris C.A. "Extending voltage-mode opamps to current-mode performance.", *IEE Proceedings.*, Vol. 137, No.2, April. 1990, pp. 116 - 130
- [17] Smith K.C. and Sedra A., "The Current Conveyor : A New Circuit Building Block", *Proc. IEEE.*, 1968. pp. 1369-1369.
- [18] Smith K.C. and Sedra A., "A New Simple Wide-Band Current Measuring Device", *IEEE Trans.*, IM-18, 1969. pp.125 - 128.
- [19] Smith K.C. and Sedra A. " A Second Generation Current Conveyor and its applications" *IEEE Trans.*, Vol. CT-17, 1970. pp. 132-154.
- [20] Aronheim P. and Bakhtiar M.S., "A Current Conveyor Realization Using an Operational Amplifier", *Int. J. Electron*, Vol. 45, 1978. pp. 283 – 288.
- [21] Senani R., "Novel Circuit Implementation of Current Conveyor Using an OA and OTA", *Electron. Lett.*, Vol. 16, 1980. pp. 2-3.
- [22] Sorakamponorn W. and Thitimajshima P., "Integrable Electronically Tunable Current Conveyor", *IEE Proc.*, Vol. 135, Pt.G, 1988. pp. 71 – 77.
- [23] E. Seevinck and R.J. Wiegerink, "Generalized Translinear Circuit Principle," *IEEE J. Solid-State Circuit*, vol.26,no.8,Aug 1991, pp 1098-1102
- [24] Gai W. , Chen W. and E. Seevinck, "Quadratic-translinear CMOS multiple-divider circuit," *Electron. Lett. Online*, No. 19970611, Mar .1997
- [25] E. Seevinck., **CMOS translinear circuits.**, in SANSEN, W., HUIJING, J.H. and VAN DE LASSCHE, R.J (Eds.), **Advanced analog circuit design.**, (Kluwer Academic Publishers Dordrecht, 1997)

ภาคผนวก

ภาคผนวก ก

การวิเคราะห์หาค่าความสัมพันธ์ระหว่างกระแส I_o กับแรงดัน V_{in} และค่าความนำ g_m ของวงจรรขยายความนำโอทีเอแบบซีมอส



รูปที่ ก.1 วงจรรขยายความแตกต่าง

จากวงจรที่จุดต่อร่วมจะได้ค่าของกระแสดังนี้

$$I_{s1} + I_{s2} = I_{d1} + I_{d2} = I_{ss} \quad (\text{ก.1})$$

เมื่อเราสมมุติว่าสมการทรานซิสเตอร์ทุกตัวสมพงษ์กัน ทำงานในช่วงอิมิตัวและไม่พิจารณาผลของ Channel length modulation จะได้ว่า

$$I_{d1} = \frac{\mu_n C_{ox}}{2} \left(\frac{W}{L} \right) (V_{gs1} - V_{TH})^2, \quad I_{d2} = \frac{\mu_n C_{ox}}{2} \left(\frac{W}{L} \right) (V_{gs2} - V_{TH})^2 \quad (\text{ก.2})$$

และที่ลูปของจุดต่อ เกท-ซอส จะมีค่าของแรงดันดังนี้

$$V_{in} = V_{gs1} - V_{gs2} = V_{i1} - V_{i2} \quad (ก.3)$$

จากสมการ (ก.2) และ (ก.3) เมื่อคิดว่ามอสทรานซิสเตอร์ทุกตัวสมพงษ์กัน ทำงานในช่วงอิมตัว สามารถตัดเทอม V_{TH} ออก จะได้ว่า

$$V_{in} = \sqrt{\frac{2I_{d1}}{\mu_n C_{ox} (W/L)}} - \sqrt{\frac{2I_{d2}}{\mu_n C_{ox} (W/L)}} \quad (ก.4)$$

จากสมการที่(ก.1) ร่วมกับ(ก.4) เมื่อแก้สมการโดยให้ผลลัพธ์ของกระแสเดรน เป็นฟังก์ชันกับแรงดันอินพุท จะได้ว่า

$$I_{d1} = \frac{I_B}{2} + \frac{\mu_n C_{ox}}{4} \left(\frac{W}{L}\right) V_{in} \sqrt{\frac{4I_B}{\mu_n C_{ox} (W/L)} - V_{in}^2} \quad (ก.5)$$

และ

$$I_{d2} = \frac{I_B}{2} - \frac{\mu_n C_{ox}}{4} \left(\frac{W}{L}\right) V_{in} \sqrt{\frac{4I_B}{\mu_n C_{ox} (W/L)} - V_{in}^2} \quad (ก.6)$$

ค่ากระแสเดรนสูงสุดที่มอสทรานซิสเตอร์ทั้งคู่จะมีได้นั้นมีค่าเท่ากับ I_B เมื่อ V_{in} มีค่ามากพอที่จะทำให้มอสทรานซิสเตอร์ตัวหนึ่งอยู่ในสภาวะไม่ทำงานและอีกตัวหนึ่งนำกระแส

$$-\sqrt{\frac{2I_B}{\mu_n C_{ox} (W/L)}} < V_{in} < \sqrt{\frac{2I_B}{\mu_n C_{ox} (W/L)}} \quad (ก.7)$$

ได้กระแสดิฟเฟอเรนเชียลเอาต์พุท(Differential output current) มีค่า

$$I_o = \frac{\mu_n C_{ox}}{2} \left(\frac{W}{L}\right) V_{in} \sqrt{\frac{4I_B}{\mu_n C_{ox} (W/L)} - V_{in}^2} \quad (ก.8)$$

ค่าความนำแตกต่าง(The effective differential transconductance) ที่เกิดจากมอสทรานซิสเตอร์ทั้งคู่ คือ

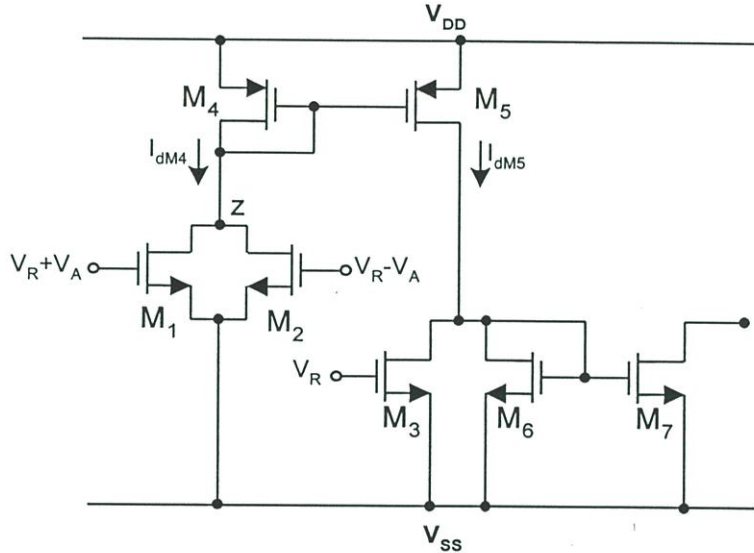
$$G_{\text{md}} = \frac{dI_o}{dV_{\text{in}}} = \frac{\mu_n C_{\text{ox}}}{2} \left(\frac{W}{L} \right) V_{\text{in}} \sqrt{\frac{4I_B}{\mu_n C_{\text{ox}} (W/L)} - V_{\text{in}}^2} \left[1 - \frac{V_{\text{in}}^2}{\frac{4I_B}{\mu_n C_{\text{ox}} (W/L)} - V_{\text{in}}^2} \right] \quad (\text{ก.9})$$

ค่าทรานส์คอนดักแตนส์ของมอสทรานซิสเตอร์คู่จะมีค่าสูงสุดเมื่อ V_{id} เข้าใกล้ศูนย์ แสดงสมการได้ดังนี้

$$g_m = \left. \frac{dI_o}{dV_{\text{in}}} \right|_{V_{\text{in}}=0} = \sqrt{\mu_n C_{\text{ox}} (W/L) I_B} \quad (\text{ก.10})$$

ภาคผนวก ข

ความสัมพันธ์ของการแรงดันไบแอส V_R และ V_A ในส่วนของวงจรกำเนิดกระแสอ้างอิง



รูปที่ ข.1 วงจรแหล่งกำเนิดกระแสอ้างอิง

เมื่อทรานซิสเตอร์ทั้งหมดทำงานในช่วงอิ่มตัว $V_{GS} - V_{TH} > 0$ และ $V_{DS} \geq V_{GS} - V_{TH}$ จะได้ว่า

$$\begin{aligned} V_{DS3} &\geq V_{GS3} - V_{TH} \\ V_{DS3} &\geq V_R - V_{SS} - V_{TH} \end{aligned} \quad (\text{ข.1})$$

จากรูปที่ ข.1 แสดงให้เห็นว่า $V_{DS3} = V_{GS6}$ นำ V_{GS6} มาแทน V_{DS3} ในสมการที่ (ข.1)

$$V_{GS6} \geq V_R - V_{SS} - V_{TH} \quad (\text{ข.2})$$

เมื่อพิจารณาที่ M_6 จะได้สมการกระแสของ M_6 ดังนี้

$$\begin{aligned} I_{DM6} &= \beta_{M6} (V_{GS6} - V_{TH})^2 \\ V_{GS6} &= \sqrt{\frac{I_{DM6}}{\beta_{M6}}} + V_{TH} \end{aligned} \quad (\text{ข.3})$$

จากสมการที่ (4.6) $\beta_{M1} = \left(\frac{K'W}{2L}\right)_{M1}$ และสมการที่ (4.8) $I_{DM6} = K' \left(\frac{W}{L}\right)_{M1} V_A^2$ จะได้ว่า

$$I_{DM6} = 2\beta_{M1} V_A^2 \quad (ข.4)$$

นำสมการที่ (ข.4) แทนลงในสมการที่ (ข.3)

$$\begin{aligned} V_{GS6} &= \sqrt{\frac{2\beta_{M1} V_A^2}{\beta_{M6}}} + V_{TH} \\ V_{GS6} &= \sqrt{2} V_A + V_{TH} \end{aligned} \quad (ข.5)$$

นำสมการที่ (ข.5) แทนลงในสมการที่ (ข.2)

$$\sqrt{2} V_A + V_{TH} \geq V_R - V_{SS} - V_{TH} \quad (ข.6)$$

$$V_R \leq V_{SS} + 2V_{TH} + \sqrt{2} V_A \quad (ข.7)$$

ภาคผนวก ก.

MOSFET Parameters

MOSFET MODEL PARAMETERS

	PMBT7	NMBT7
	PMOS	NMOS
T_Measured	27	27
T_Current	27	27
LEVEL	7	7
L	100.000000E-06	100.000000E-06
W	100.000000E-06	100.000000E-06
VTO	-.610347	.609746
KP	207.188600E-06	207.188600E-06
GAMMA	0	0
LAMBDA	0	0
RSH	2.1	2.3
IS	1.000000E-15	1.000000E-15
JS	800.000000E-06	705.000000E-06
PB	.78469	.7556
PBSW	.6935	.68638
CJ	815.770000E-06	775.870000E-06
CJSW	354.560000E-12	344.850000E-12
MJ	.36667	.35297
MJSW	.27422	.26477
CGSO	138.000000E-12	138.000000E-12
CGDO	138.000000E-12	138.000000E-12
CGBO	345.000000E-12	345.000000E-12
NSUB	40.000000E+15	40.000000E+15
TOX	10.000000E-09	10.000000E-09
XJ	300.000000E-09	235.000000E-09
UCRIT	10.000000E+03	10.000000E+03

DELTA	.01	.01
KF	20.000000E-30	367.000000E-30
AF	1.1	.91
DIOMOD	2	2
K1	.685133	.636932
K2	84.654070E-06	146.916500E-06
LETA	0	0
WETA	0	0
U0	148.6428	588.4313
XPART	.4	0
VTH0	-.610347	.609746
K3	21.94	29.501
W0	4.310000E-06	8.809842E-06
NLX	101.913000E-09	188.452600E-09
DVT0	5.414501	5.774999
DVT1	.477359	.447459
UA	2.266657E-09	2.155132E-09
UB	35.714090E-21	1.327310E-21
UC	-15.343300E-12	93.241840E-12
VSAT	666.642400E+03	112.884400E+03
RDSW	874.4421	283.6187
VOFF	-.11568	-.12456
NFACTOR	.733528	.842528
CDSC	-100.000000E-06	-100.000000E-06
PCLM	1.533237	.880485
PDIBL1	248.941800E-06	.013209
PDIBL2	738.399400E-06	1.273320E-03
DROUT	1	.153273
PSCBE1	600.000000E+06	452.617000E+06
PSCBE2	50.000000E-06	50.000000E-06
A0	1.257121	1.280555

NAME	M_MO3 conventional	M_MO3 compensated	M_MO5 conventional	M_MO5 compensated	M_MO7 conventional	M_MO7 compensated
MODEL	PMBT7	PMBT7	PMBT7	PMBT7	NMBT7	NMBT7
ID	-2.01E-05	-8.25E-05	-2.98E-05	-9.98E-05	2.23E-05	8.67E-05
VGS	-1.54E+00	-2.54E+00	-1.65E+00	-2.76E+00	1.20E+00	1.82E+00
VDS	-1.54E+00	-2.54E+00	1.65E+00	-2.76E+00	1.20E+00	1.82E+00
VBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
VTH	-6.30E-01	-6.30E-01	-6.29E-01	-6.29E-01	6.38E-01	6.38E-01
VDSAT	-6.91E-01	-1.49E+00	-7.76E-01	-1.67E+00	4.37E-01	8.91E-01
Lin0/Sat1	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00
if	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00
ir	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00
TAU	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00
GM	4.50E-05	8.13E-05	4.13E-05	7.39E-05	7.29E-05	1.35E-04
GDS	1.29E-07	4.55E-07	1.11E-07	3.82E-07	1.65E-07	4.31E-07
GMB	1.52E-05	2.53E-05	1.38E-05	2.27E-05	2.37E-05	4.14E-05
CBD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGSOV	1.38E-15	1.38E-15	1.38E-15	1.38E-15	8.28E-16	8.28E-16
CGDOV	1.38E-15	1.38E-15	1.38E-15	1.38E-15	8.28E-16	8.28E-16
CGBOV	1.73E-	1.73E-15	2.07E-15	2.07E-15	1.73E-15	1.73E-15
Derivatives of gate (dQg/dVxy) and bulk (dQb/dVxy) charges						
DQGDVGB	1.42E-13	1.42E-13	1.70E-13	1.70E-13	8.60E-14	8.60E-14
DQGDVDB	-1.41E-15	-1.41E-15	-1.41E-15	-1.41E-15	-8.43E-16	-8.43E-16
DQGDVSB	-1.32E-13	-1.40E-13	-1.60E-13	-1.70E-13	-7.81E-14	-8.06E-14
DQDDVGB	-4.80E-14	-4.80E-14	-5.74E-14	-5.74E-14	-2.88E-14	-2.88E-14
DQDDVDB	1.41E-15	1.41E-15	1.41E-15	1.41E-15	8.43E-16	8.43E-16
DQDDVSB	6.39E-14	6.39E-14	7.67E-14	7.67E-14	3.76E-14	3.76E-14
DQBDVGB	-2.32E-14	-2.32E-14	-2.75E-14	-2.75E-14	-1.44E-14	-1.44E-14
DQBDVDB	-1.49E-27	-1.49E-27	-5.35E-30	-5.35E-30	-3.97E-27	-3.97E-27
DQBDVSB	-2.86E-14	-2.11E-14	-3.37E-14	-2.36E-14	1.68E-14	-1.43E-14

ภาคผนวก ง.

บทความที่ได้รับตีพิมพ์ลงในวารสาร มีบทความดังต่อไปนี้

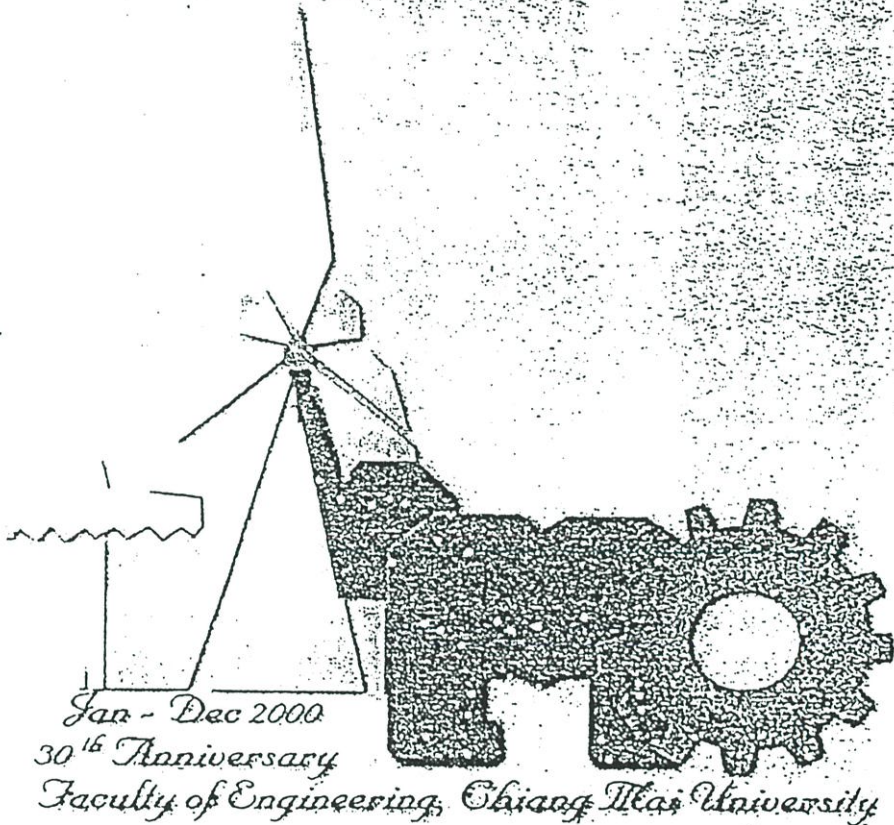
- [1] สมชาย สุภาพ, วันชัย รีวรุจา, อนุชา แก้วพุดสุข, ธาตรี คัมภีระ และ ธิภาพรรณ แซ่ลี, “วงจรเลื่อนเฟสที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์แบบซิมอส”, การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 23, 2543
- [2] ธาตรี คัมภีระ, อนุชา แก้วพุดสุข, ธวัชชัย คำศรี, ธิภาพรรณ แซ่ลี และ วันชัย รีวรุจา, “การชดเชยผลของอุณหภูมิในวงจรขยายโอทีเอแบบซิมอสและการประยุกต์ใช้งาน”, การประชุมวิชาการของมหาวิทยาลัยเกษตรศาสตร์ ครั้งที่ 39, 2544



การประชุมวิชาการ
ทางวิศวกรรมไฟฟ้า ครั้งที่ 23



23rd Electrical Engineering Conference
(EECON-23)

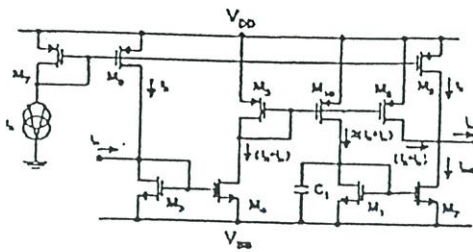


วันที่ 23-24 พฤศจิกายน 2543 โรงแรมดิเอ็มเพรส เชียงใหม่

ดำเนินการจัดประชุมโดย

ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์

มหาวิทยาลัยเชียงใหม่



รูปที่ 1 วงจรได้อานเฟตแบบวีบชต

pass filter) สำหรับสัญญาณกระแสตรง (DC) กำหนดให้ วงจรสะท้อนกระแส \$M_1 - M_2\$ มีอัตราการสะท้อนกระแสเท่ากับ 1 และ \$M_3\$ มีอัตราการสะท้อนเท่ากับ 2 จะให้ความสัมพันธ์ระหว่างกระแสของ \$M_1\$ (\$I_{D1}\$) กับสัญญาณกระแสตรง (\$I_{DC}\$) เป็น

$$I_{D1} = 2I_{DC} + 2 \left(\frac{I_{DC}}{sC_1 r_f + 1} \right) \quad (1)$$

เมื่อ

$$r_f = \sqrt{\frac{L_1}{4K'_p W_1 I_1}} \quad (2)$$

จากสมการที่ (2) \$r_f\$ คือ ความต้านทานจุกเข้าของวงจรสะท้อนกระแส \$M_1 - M_2\$ ที่จากรพที่จุดออก เนื่องจาก \$I_{D1} = I_1\$ และ \$I_{D3} = I_1 + i_{DC}\$ ดังนั้นจะได้

$$i_{DC} = \left(\frac{sC_1 r_f - 1}{sC_1 r_f + 1} \right) I_1 \quad (3)$$

จากสมการที่ (3) แสดงให้เห็นว่าวงจรในรูปที่ 1 แสดงคุณสมบัติเป็นวงจรได้อานเฟตสำหรับสัญญาณกระแส \$i_{DC}\$ โดยมีค่าการได้อานเฟตเป็น

$$\begin{aligned} \theta &= -2\omega r_f^{-1} (2\pi f C_1 r_f) \\ &= -2\omega r_f^{-1} \left(\pi f C_1 \sqrt{\frac{L_1}{K'_p W_1 I_1}} \right) \quad (4) \end{aligned}$$

2.2 วงจรชดเชยค่า \$K'p\$

ในรูปที่ 2 แสดงวงจรชดเชยค่า \$K'p\$ สำหรับวงจรได้อานเฟตในรูปที่ 1 ซึ่งสามารถปรับวงจรที่งานได้จึงมีผลต่อความถี่ตัดวงจรมีค่าที่แน่นอนในช่วงอื่นด้วย กำหนดให้เกนค่าที่ขงเกตของ \$M_{11} - M_{12}\$ เท่ากับ \$V_A + V_B - V_C - V_D\$ และ \$V_A\$ ตามลำดับ และวงจรสะท้อนกระแส \$M_{11} - M_{12}\$ มีอัตราการสะท้อนกระแสเท่ากับ 1 จะให้ความสัมพันธ์ดังนี้คือ

$$\begin{aligned} I_{D11} &= I_{D12} = I_{D11} + I_{D12} \\ &= \beta_{11} (V_A + V_B - V_C - V_D)^2 \\ &\quad + \beta_{12} (V_A - V_B - V_C - V_D)^2 \quad (5) \end{aligned}$$

และ

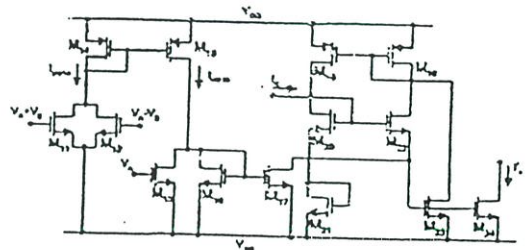
$$I_{D11} = \beta_{11} (V_A - V_B - V_D)^2 \quad (6)$$

เมื่อ

$$\beta_1 = \left(\frac{K'_p W}{2L} \right)_1 \quad (7)$$

จากสมการที่ (5) - (7) กำหนดให้ \$\beta_{11} = 2\beta_{11} = 2\beta_{12}\$ จะได้ว่ากระแสของ \$M_{11}\$ เป็น

$$\begin{aligned} I_{D11} &= I_{D11} - I_{D12} \\ &= 2\beta_{11} V_D^2 \quad (8) \end{aligned}$$



รูปที่ 2 วงจรชดเชยค่า \$K'p\$

จากปรุวงจรในรูปที่ 2 ที่จากรพ \$M_{11} - M_{12}\$ อาจสังเกตการทรานส์คอนดักแตนซ์แบบมอสทรานซิสเตอร์ (8-9) กำหนดให้ \$(W/L)_{M_{11}} = 4(W/L)_{M_{12}}\$ จะได้

$$I'_1 = I_{D11} = \frac{I_1^2}{I_{D12}} \quad (9)$$

แทนค่าสมการ (8) ลงในสมการที่ (9) เมื่อ $I_{out} = I_{out} - I_{out}$ จะได้

$$\therefore I'_1 = \frac{I_c^2}{2\beta_n V_n^2} \quad (10)$$

จากสมการที่ (10) จะเห็นว่ากระแสของวงจรในรูปที่ 2 แปรผันตรงกับกระแส I_c และแปรผกผันกับค่า K_p ดังนั้นเมื่อเราวางรูปในรูปที่ 2 มาประกอบกับวงจรในรูปที่ 1 โดยกำหนดให้ $I_c = I'_1$ และ $\beta_n = \beta_p = \beta_1 = \beta_2$ จะได้ว่าวงจรถ่ายโอนเฟสที่ไม่ขึ้นกับ K_p โดยมีค่าการเลื่อนเฟสคือ

$$\theta = -2 \tan^{-1} \left(\frac{\pi f C_1 V_n}{I_c} \right) \quad (11)$$

3. ผลการเขียนแบบการทำงานของวงจร

เพื่อทดสอบสมรรถนะการทำงานของวงจรที่ออกแบบสำหรับสัญญาณกระแสที่ได้มีขนาด ใช้โปรแกรม PSPICE เขียนแบบการทำงานของวงจร โดยใช้อัตราส่วนจัตตกรเทคโนโลยี 0.5µm, $V_{DD} = -V_{SS} = 2.4V$, $V_A = -1V$, $V_B = 0.3V$, $C_1 = 20pF$ และกำหนดค่าความกว้างของขั้วความยาวขดลวด (WL) ของทรานซิสเตอร์แต่ละตัวดังที่แสดงในตารางที่ 1

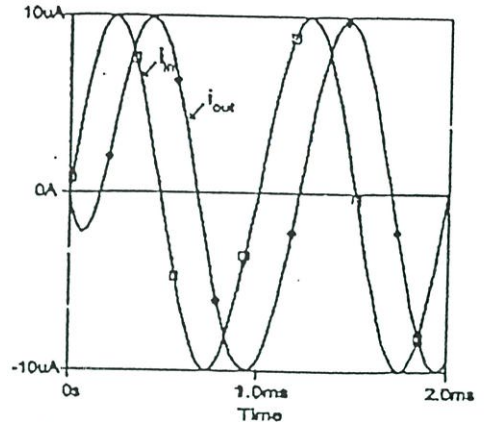
ทรานซิสเตอร์	ค่า (WL)
$M_1, M_2, M_{11}, M_{12}, M_{21}, M_{22}$	16/8 µm/µm
$M_{13}, M_{14}, M_{23}, M_{24}, M_{31}, M_{32}$	32/8 µm/µm
M_{33}, M_{34}	8/8 µm/µm

ตารางที่ 1 อัตราส่วนความกว้างขดลวดความยาวขดลวด (WL)

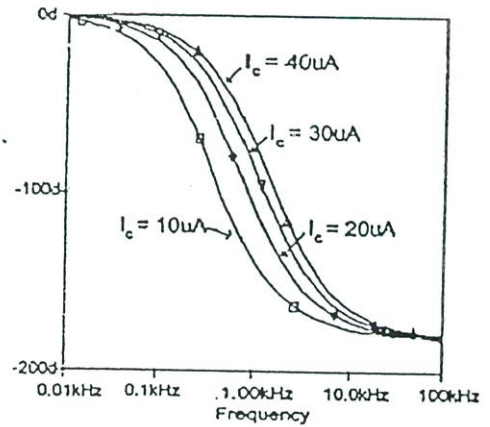
ในรูปที่ 3-5 แสดงผลการเขียนแบบการทำงานของวงจรโดยที่ในรูปที่ 3 แสดงผลการทำงานเมื่อ I_c เป็นกระแสเสถียรขนาด 10µA ความถี่ 1kHz และกำหนด $I_c = 40µA$ รูปที่ 4 แสดงการเลื่อนเฟสที่ความถี่และกระแสควบคุม (I_c) ต่างๆ เมื่อ I_c เป็นสัญญาณกระแสขนาด 10µA ในรูปที่ 5 แสดงผลตอบสนองของชุดหม้อแปลงที่มีค่าต่างๆ โดยเปรียบเทียบการทำงานของวงจรในรูปที่ 1 ระหว่างการใช้นะโมโซ้ววงจรขนาด K_p ในรูปที่ 2 ($I_c = I'_1 = 97µA$)

จากผลเขียนแบบการทำงานของวงจรได้เห็นได้ว่าวงจรเลื่อนเฟสที่ได้มีคุณสมบัติการควบคุมการเลื่อนเฟสได้โดยการปรับค่ากระแสควบคุม และเมื่อใช้วงจรในรูปที่ 1 ที่หาร่วมกับวงจรในรูปที่ 2 ทำให้การนำไปประยุกต์ใช้งานสามารถทำได้ง่ายขึ้น เช่น การนำไปที่หน่วยควบคุม

เปลี่ยนความถี่เป็นกระแสสำหรับการชดเชยค่าความถี่ นอกจากนี้ยังสามารถทดสอบชุดหม้อแปลงที่มีค่ามาจากทรานซิสเตอร์ K_p ก็ได้



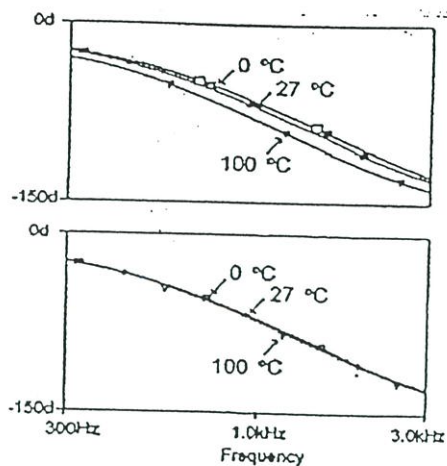
รูปที่ 3 ผลการทำงานเมื่อ I_c เป็นกระแสเสถียรขนาด 10µA ความถี่ 1kHz และกำหนด $I_c = 40µA$



รูปที่ 4 การเลื่อนเฟสของสัญญาณที่ความถี่และกระแสควบคุมต่างๆ

4. สรุป

วงจรเลื่อนเฟสที่ได้มีคุณสมบัติการออกแบบเป็นการออกแบบโดยอาศัยคุณสมบัติการทำงานของทรานซิสเตอร์ในรูปแบบของวงจรรวมเป็นหัตถ์ จากผลการเขียนแบบการทำงานของวงจรแสดงให้เห็นว่า มีคุณสมบัติเป็นไปตามที่กำหนดที่ได้มีคุณสมบัติ สามารถควบคุมได้ด้วยการปรับค่ากระแสควบคุม และสามารถทดสอบชุดหม้อแปลงที่มีค่ามาจากทรานซิสเตอร์ K_p ได้



รูปที่ 5 หากอุณหภูมิของอุณหภูมิที่ความถี่ 300 Hz - 3kHz (รูปบน) ไม่ใช้ตัวชดเชยค่า K_p คือตัวรวม (รูปล่าง) ใช้ตัวชดเชยค่า K_p คือตัวรวม

5. ทักษะการประมวลผล

ขอขอบคุณสำนักงานพัฒนาวิทยาศาสตร์และเทคโนโลยีแห่งชาติ (สวทช.) ภายใต้โครงการส่งเสริมวิสาหกิจวิสาหกิจ ประสิทธิภาพการผลิตวิสาหกิจวิสาหกิจ และศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติให้โครงการการออกแบบวงจรรวมรวมมาก และ Japan International Cooperation Agency (JICA) ที่ให้ทุนและเครื่องมือสนับสนุนในการทำวิจัย

เอกสารอ้างอิง

[1] R. Boylestad and L. Nashelsky, Electronic Devices and Circuit Theory, Prentice Hall, pp.759-762, 1992.
 [2] A.M. Soliman, "Generation of Current Conveyor-Based All-Pass Filter From Op Amp-Based Circuit", IEEE Transaction on Circuit and System Analog and Digital Signal Processing, vol.44, no.4, 1997.
 [3] C.A. Karybakos and G.A. Michalidis, "A Circuit for Constant Phase Shift Using a Narrow Pulse Duty Cycle All-Pass Filter", IEEE Transaction on Instrumentation and Measurement, vol.39, no.3, 1999
 เจริญ วัฒนวิเศษศิริ, วิภา แทนพิลาธิ, ปรางค์ วัฒนวิเศษ และวิวัฒน์ วัฒนวิเศษ "การชดเชยเฟสและวงจรรวมที่อุณหภูมิที่ความถี่ 300Hz ถึง 3kHz" วารสารวิศวกรรม การประชุมวิชาการวิศวกรรมไฟฟ้าครั้งที่ 20, 2540.

[3] T.Tsukubani, M.Ishida, S.Tsukida and Y.Fukui, "Versatile current mode biquad filter using multiple current output OTA", INT.J. Electronics, vol.80, no.4, pp.533-541, 1996.
 [6] S.Pookaiyaudom, K.Djhan and C.Watanachalprateep, "An Integrable Electronically Variable Phase Shifter", Proceeding of the IEEE, vol.67, no.1, 1979.
 [7] S.Pookaiyaudom, K.Samootrut, "A Differential-current electronically-Variable Current-Mirror Phase-Shifter", INT.J. Electronics, vol.65, no.1, pp.130-136, 1988.
 [8] Weixin Gu, Hongyi Chen and E.Seevinck, "Quadratic-Translinear CMOS multiplier-divider circuit", Electronics Letters, vol.33, no.10, pp.860-861, 1997.
 [9] E.Seevinck, "Advanced Analog Circuit Design", Kluwer Academic Publishers, Dordrecht, 1997.

การประชุมทางวิชาการของมหาวิทยาลัยเกษตรศาสตร์ ครั้งที่ 39
The 39th Kasetsart University Annual Conference

สาขาวิศวกรรมศาสตร์
(Subject : Engineering)

5-7 กุมภาพันธ์ 2544

5-7 February 2001

โดย

by

มหาวิทยาลัยเกษตรศาสตร์ Kasetsart University

ร่วมกับ

Co-operate with

กระทรวงศึกษาธิการ Ministry of Education

กระทรวงเกษตรและสหกรณ์ Ministry of Agriculture and Cooperatives

กระทรวงวิทยาศาสตร์เทคโนโลยีและสิ่งแวดล้อม

Ministry of Science, Technology and Environment

ทบวงมหาวิทยาลัย Ministry of University Affairs

ISBN 974-553-928-7

การชดเชยผลของอุณหภูมิในวงจรรขยายโอทีเอแบบซีมอส และการประยุกต์ใช้งาน

Temperature Compensation of CMOS OTA and It's Application

ทศกร์ คัมภีระ² อนุชา แก้วพูลสุข² ธวัชชัย คำศรี² ธิภาพรรณ แซ่ลี² และ วันชัย วีรจุจา¹

Tatree Kompeera², Anucha Kaewpoonsuk², Thawatthai Kamsri², Tipapan Lee², and Vanchai Riewruja¹

บทคัดย่อ

บทความนี้เป็นการนำเสนอ หลักการออกแบบวงจรรชดเชยผลของอุณหภูมิในวงจรรขยายโอทีเอแบบซีมอส (CMOS-based Operational Transconductance Amplifier) โดยวงจรถูกได้พัฒนาขึ้นเป็นการอาศัยคุณสมบัติของ วงจรทรานส์ลิเนียร์แบบซีมอสเพื่อสังเคราะห์ค่ากระแสเอาต์พุตที่มีค่าผกผันกับผลของอุณหภูมิ และเมื่อนำวงจรถูกกล่าวนี้ไปใช้เป็นแหล่งจ่ายกระแสไบอัสให้กับวงจรรขยายโอทีเอแบบซีมอส จะเป็นการชดเชยผลของอุณหภูมิที่เกิดขึ้นกับวงจรรขยายโอทีเอ นอกจากนี้ยังเป็นการทำให้ค่าความนำของวงจรรขยายโอทีเอมีค่าที่เป็นเชิงเส้นกับกระแสควบคุมด้วย เพื่อเป็นการยืนยันถึงสมรรถนะของวงจรถูกนำเสนอ ได้ใช้โปรแกรม PSPICE เลียนแบบการทำงานของวงจรร

ABSTRACT

In this article, a simple integrable circuit for implementing a temperature compensation circuit for CMOS OTA is introduced. The proposed circuit makes use of a CMOS translinear principle to provide a bias current for OTA, which is inversely proportional to the absolute temperature. As applied with CMOS OTA, the temperature sensitivity of the OTA is compensated and the transconductance gain can also be changed linearly with the bias current. Performance of the scheme is confirmed through PSPICE simulation results.

1 อาจารย์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

คำนำ

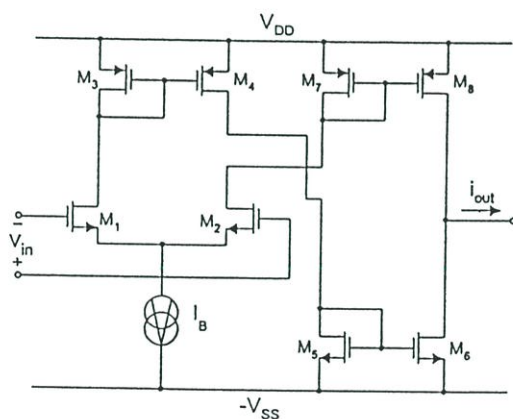
ปัจจุบันการออกแบบวงจรในรูปของวงจรรวม (Integrated Circuits) โดยใช้เทคโนโลยีทรานซิสเตอร์แบบซีมอสกำลังได้รับความนิยมและสนใจมากขึ้น เนื่องจากมีขั้นตอนการผลิตและการใช้พื้นที่บนชิพน้อยกว่าเมื่อเปรียบเทียบกับเทคโนโลยีแบบไมโครโพลาร์ ซึ่งทำให้มีต้นทุนที่ใช้ในการผลิตต่ำกว่ารวมทั้งเมื่อนำไปใช้งานยังใช้กำลังงานต่ำกว่าด้วย ดังจะเห็นได้จากกรณีที่ในปัจจุบันมีผู้นำเสนอการออกแบบวงจรโดยใช้เทคโนโลยีทรานซิสเตอร์แบบซีมอสเพื่อการจัดการและการประมวลผลสัญญาณต่างๆ เป็นจำนวนมาก รวมทั้งการออกแบบเพื่อเป็นอุปกรณ์มาตรฐาน เช่น วงจรออปแอมป์ (Operational Amplifier) วงจรสายพานกระแส (Current Conveyor) และวงจรโอทีเอ (Operational Transconductance Amplifier) เป็นต้น ในส่วนของวงจรโอทีเอนั้นเป็นวงจรที่ให้เอาต์พุตเป็นสัญญาณกระแสที่แปรผันกับความแตกต่างของศักดาอินพุตที่จุดเข้าทั้งสอง โดยมีค่าอัตราขยายของวงจรคือค่าความนำ (G_m) โครงสร้างภายในและสัญลักษณ์ของวงจรโอทีเอแบบพื้นฐานโดยใช้เทคโนโลยีแบบซีมอส (Greeneich 1997) แสดงดังรูปที่ 1 โดยมีสมการแสดงความสัมพันธ์ดังนี้คือ

$$i_{out} = G_m v_{in} \quad (1)$$

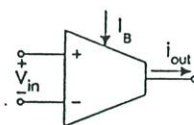
และ

$$G_m = \frac{1}{R_m} = \sqrt{\frac{K' p W I_B}{L}} \quad (2)$$

เมื่อ R_m คือ ค่าความต้านทานที่เป็นส่วนกลับของค่าความนำ G_m , I_B คือ ค่ากระแสไบอัส, $K'p$ คือ ค่าพารามิเตอร์ความนำ (Transconductance Parameter) ของมอสทรานซิสเตอร์, W และ L คือ ความกว้าง และความยาวเซลล์แนลของทรานซิสเตอร์ M_1 ตามลำดับ



(ก) โครงสร้างภายใน



(ข) สัญลักษณ์

รูปที่ 1 วงจรซีมอสโอทีเอแบบพื้นฐาน

จากสมการที่ (1) และ (2) จะเห็นได้ว่าค่าความนำ (G_m) ของวงจโรทีเอ สามารถปรับได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยการปรับค่ากระแสไบอัส I_B ดังนั้นจึงได้มีการนำวงจโรทีเอไปประยุกต์ใช้ในการออกแบบวงจรเพื่อสังเคราะห์ฟังก์ชันต่างๆ เป็นจำนวนมากทั้งฟังก์ชันที่เป็นเชิงเส้นและที่ไม่เป็นเชิงเส้น (Geiger and S'anchez-Sinencio 1985, S'anchez-Sinencio et al 1989 and Inoue, Ueno, Motomura, Setoguchi and Matsuo 1991) เช่น ใช้เป็นวงจรแปลงสัญญาณแรงดันเป็นสัญญาณกระแส วงจรสังเคราะห์ค่าความต้านทานและฟังก์ชันทางคณิตศาสตร์ต่างๆ วงจรหาค่าต่ำสุดและค่าสูงสุด หรือใช้ในการออกแบบเป็นวงจรกรองสัญญาณเป็นต้น จุดเด่นอีกประการหนึ่งของวงจโรทีเอคือมีแถบความถี่ใช้งานที่คงที่ไม่ขึ้นกับค่าอัตราขยายของวงจร แต่จากสมการที่ (2) จะเห็นว่าค่าความนำวงจโรทีเอแบบซิมอสไม่ได้เป็นค่าที่เป็นเชิงเส้นกับกระแสไบอัส I_B แต่จะติดอยู่ในรูปของค่าการที่สองของกระแส I_B นอกจากนี้ยังขึ้นกับค่าพารามิเตอร์ความนำ K'_p ของมอสทรานซิสเตอร์ ซึ่งจะช่วยให้กระแสเอาท์พุทของวงจโรทีเอขึ้นอยู่กับผลของอุณหภูมิอันเนื่องมาจากพารามิเตอร์ K'_p ด้วย บทความนี้จึงได้นำเสนองานวิจัยการออกแบบวงจรเพื่อปรับปรุงค่าความนำของวงจโรทีเอแบบซิมอส โดยการชดเชยผลของอุณหภูมิอันเนื่องมาจากพารามิเตอร์ K'_p และการทำให้ค่าความนำของวงจโรทีเอเป็นเชิงเส้นกับกระแสไบอัส พร้อมทั้งได้นำเสนอตัวอย่างการนำไปประยุกต์ใช้งานและการเปรียบเทียบระหว่างการใช่และไม่ใช้วงจรชดเชยผลของอุณหภูมิที่ได้ทำการพัฒนาต่อร่วม

ทฤษฎีและหลักการทำงานของวงจร

ในรูปที่ 2 แสดงวงจรชดเชยผลของอุณหภูมิที่ได้พัฒนาขึ้น โดยถือว่าทรานซิสเตอร์ทุกตัวมีความสมพงษ์กันและมีการทำงานอยู่ในช่วงอิมิต์ การทำงานของวงจรมารถอธิบายได้ดังนี้คือ กำหนดให้ศักดาที่ขาเกตของทรานซิสเตอร์ M_1 - M_3 เท่ากับ V_R+V_A , V_R-V_A และ V_R ตามลำดับ วงจรสะท้อนกระแส $M_4 - M_5$ มีอัตราการสะท้อนกระแสเท่ากับ 1 ซึ่งจะได้ความสัมพันธ์ดังนี้

$$I_{D13} = I_{D14} = I_{D11} + I_{D12} \quad (3)$$

$$I_{D13} = \beta_{M1}(V_R + V_A - V_{TH})^2 + \beta_{M2}(V_R - V_A - V_{TH})^2 \quad (4)$$

และ
$$I_{D13} = \beta_{M3}(V_R - V_{TH})^2 \quad (5)$$

เมื่อ V_{TH} คือ ค่าศักดาวิกฤติ (Threshold Voltage) ของมอสทรานซิสเตอร์ และค่า β_i คือ

$$\beta_{M_i} = \left(\frac{K'_p W}{2L} \right)_{M_i} = \left(\frac{\mu_n C_{ox} W}{2L} \right)_{M_i} \quad (6)$$

จากสมการที่ (4)-(6) กำหนดให้และ $\beta_{M3}=2\beta_{M1}=2\beta_{M2}$ จะได้กระแสเดรนของ M_6 คือ

$$I_{D14} = I_{D13} - I_{D15}$$

$$I_{D14} = \left(\frac{K'_p W}{L} \right)_{M1} V_A^2 \quad (7)$$

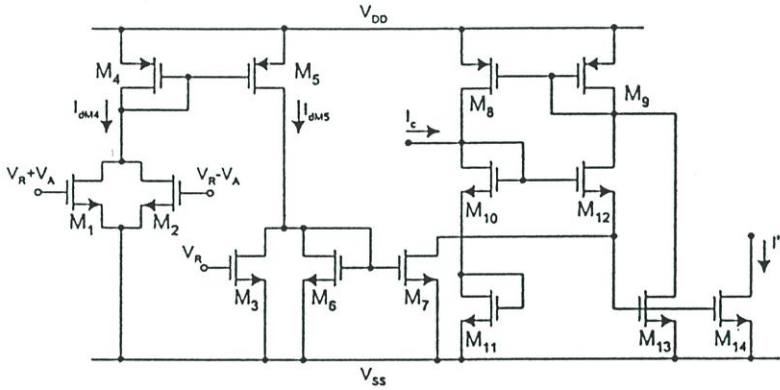
จากวงจรในรูปที่ 2 พิจารณาที่ M_{10} - M_{13} อาศัยหลักการทรานส์ซิสเตอร์แบบซีมอส (Greeneich 1997) โดยกำหนดให้วงจรสะท้อนกระแส M_8 - M_9 มีอัตรากระแสสะท้อนเท่ากับ 1 ซึ่งจะได้

$$V_{p10} + V_{p11} = V_{p12} + V_{p13} \quad (8)$$

โดยที่
$$V_{p1} = V_{TH} + \sqrt{\frac{I_{c1k}}{\beta_{sk}}} \quad (9)$$

และ
$$I_{dM12} = I_{c17} = I_{dM14} \quad (10)$$

$$I_{dM10} = I_{dM11} = I_c + I_{dM13} = I_c + I_{dM12} + I_{dM13} \quad (11)$$



รูปที่ 2 วงจรซดเซมผลของอุณหภูมิที่ได้พัฒนาขึ้น

แทนค่าสมการที่ (9)-(11) ลงในสมการที่ (8) โดยกำหนดให้ $\beta_{M10} = \beta_{M11} = 4\beta_{M12} = 4\beta_{M13}$ จะได้

$$I_{dM13} = \frac{I_c^2}{4I_{dM14}} \quad (12)$$

จากสมการที่ (12) เนื่องจากศักดิ์คาคกร่อมขาเท่ากับขอสของ M_{13} และ M_{14} ต่อร่วมกันดังนั้นเมื่อ กำหนดให้ $\beta_{M14} = 4\beta_{M13}$ และทำการแทนค่าสมการที่ (7) ลงในสมการที่ (12) จะค่าได้กระแสที่จุดออกของวงจร $I'_B = I_{dM14}$ เท่ากับ

$$I_s = \frac{I_c^2}{\left(K' \frac{W}{L}\right)_{M1} V_A^2} \quad (13)$$

จากสมการที่ (13) จะเห็นว่ากระแสเอาท์พุทของวงจรรูปที่ 2 แปรผันตรงกับค่ากระแส I_c และแปรผกผันกับค่าพารามิเตอร์ความนำของมอสทรานซิสเตอร์ (K') ซึ่งเมื่อนำวงจรรูปนี้ไปใช้เป็นแหล่งจ่ายกระแสไบอัสให้กับวงจโรทีเอในรูปที่ 1 จะได้ค่าความนำของวงจโรทีเอใหม่คือ

$$G_{m(\text{new})} = \frac{I_c}{V_A} \sqrt{\left(\frac{W}{L}\right)_{M1(\text{OTA})} \left(\frac{L}{W}\right)_{M1(K')}} \quad (14)$$

เมื่อ $(W/L)_{M1(\text{OTA})}$ คือ อัตราส่วนความกว้างต่อความยาวแชนแนลของ M_1 ในวงจโรทีเอ(รูปที่ 1)
 $(LW)_{M1(K')}$ คือ อัตราส่วนความยาวต่อความกว้างแชนแนลของ M_1 ในวงจรถดเชยผลของอุณหภูมิที่นำเสนอ (รูปที่ 2)

ผลการเลียนแบบการทำงานของวงจรถดเชย

ในการทดสอบสมรรถนะของวงจรถดเชยที่ได้ นำเสนอ ได้ใช้โปรแกรม PSPICE เลียนแบบการทำงานของวงจรถดเชยโดยได้ยกตัวอย่างการนำวงจโรทีเอในรูปที่ 1 มาต่อเป็นวงจรถดเชยเปลี่ยนศักดาเป็นกระแส วงจรถดเชยแบบค่าความต้านทานแบบลอยตัว และวงจรถดเชยความถี่สูงผ่าน ดังแสดงในรูปที่ 3(ก), 4(ก) และ 5(ก) ตามลำดับ โดยมีการกำหนดค่าพารามิเตอร์ต่างๆ ดังนี้คือ $V_{DD} = -V_{SS} = 2.5V$, $V_R = -1.0V$, $V_A = 0.5V$, $R_L = 1k\Omega$ และ $C_1 = 10nF$ สำหรับค่าอัตราส่วน W/L ของทรานซิสเตอร์ในวงจโรทีเอ (รูปที่ 1) และวงจรถดเชยผลของอุณหภูมิ (รูปที่ 2) แสดงดังตารางที่ 1 และ 2 ตามลำดับ ในรูปที่ 3(ข) และ 3(ค) เป็นผลการทดสอบเปรียบเทียบค่าความนำของวงจรถดเชยในรูปที่ 3(ก) ระหว่างการใช้และไม่ใช้วงจรถดเชยในรูปที่ 2 ต่อร่วมโดยการกำหนดค่า $V_{th} = 10mV$ ในรูปที่ 3(ข) เป็นผลจากการแปรค่ากระแสไบอัส I_b (วงจรถดเชยโอทีเอแบบดั้งเดิม) และ I_c (ใช้วงจรถดเชยในรูปที่ 2 ต่อร่วม) โดยกำหนดให้ $I_b = I_c$ แปรค่าจาก 0-90 μA ซึ่งจะเห็นได้ว่ากรณีที่ไม่วางจรถดเชยในรูปที่ 2 ต่อร่วมค่าความนำของวงจรถดเชยจะแปรผันกับค่ารากที่สองของกระแสไบอัส I_b และเมื่อใช้วงจรถดเชยในรูปที่ 2 ต่อร่วมค่าความนำของวงจรถดเชยจะแปรผันตรงกับค่ากระแสไบอัส I_c แต่ก็มีความผิดพลาดอยู่บ้างในช่วง $I_c < 10\mu A$ ในรูปที่ 3(ค) แสดงผลจากการแปรค่าอุณหภูมิตั้งแต่ 0-100 $^{\circ}C$ โดยกำหนดค่า $I_b = I_c = 44.925\mu A$ รูปที่ 4(ข) เป็นผลการทดสอบการทำงานของวงจรถดเชยของวงจรถดเชยในรูปที่ 4(ก) โดยกำหนดค่า $V_2 = 0V$, $I_b = I_c = 44.925\mu A$ ที่อุณหภูมิ 0 $^{\circ}C$, 27 $^{\circ}C$ และ 100 $^{\circ}C$ และทำการแปรค่าศักดา V_1 ตั้งแต่ 0-0.5V ในรูปที่ 5(ข) เป็นผลการทดสอบการทำงานของวงจรถดเชยของวงจรถดเชยในรูปที่ 5(ก) โดยกำหนดค่า V_{th} เป็นสัญญาณกระแสสลับขนาด 10mV, $I_b = I_c = 44.925\mu A$ ที่อุณหภูมิ 0 $^{\circ}C$, 27 $^{\circ}C$ และ 100 $^{\circ}C$ และทำการแปรค่าความถี่ตั้งแต่ 100Hz-100kHz จากผลการเลียนแบบการทำงานของวงจรถดเชยตั้งแต่ในรูปที่ 3(ข)-5(ข) จะเห็นได้ว่าเมื่อใช้วงจรถดเชยในรูปที่ 2 ต่อร่วมจะสามารถลดผลของอุณหภูมิที่เกิดขึ้นกับวงจรถดเชยโอทีเอแบบดั้งเดิมได้

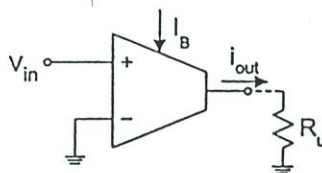
สาขาวิศวกรรมศาสตร์

ทรานซิสเตอร์	ค่า W/L ($\mu\text{m}/\mu\text{m}$)
M ₁ -M ₂ , M ₅ -M ₆	6/5
M ₃ -M ₄	10/5
M ₇ -M ₈	10/6

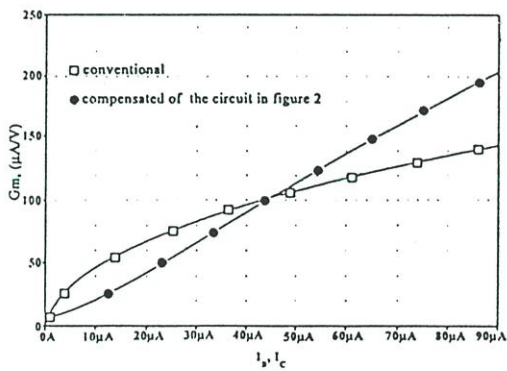
ตารางที่ 1 อัตราส่วน W/L ของทรานซิสเตอร์ในวงจรซีมอสไอทีเอ (รูปที่ 1)

ทรานซิสเตอร์	ค่า W/L ($\mu\text{m}/\mu\text{m}$)
M ₁ -M ₂	6/5
M ₃	12/5
M ₄ -M ₅ , M ₈ -M ₉	10/5
M ₆ -M ₇	12/10
M ₁₀ -M ₁₁ , M ₁₄	28/5
M ₁₂ -M ₁₃	7/5

ตารางที่ 2 อัตราส่วน W/L ของทรานซิสเตอร์ในวงจรชดเชยผลของอุณหภูมิ (รูปที่ 2)

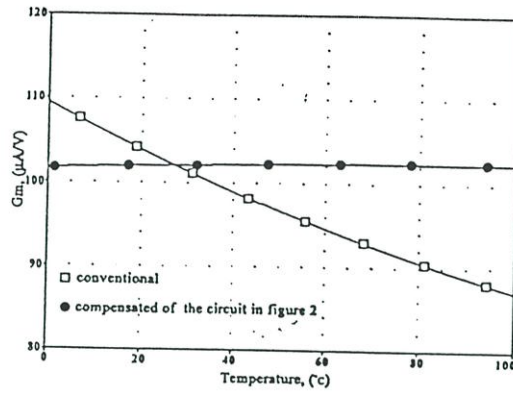


รูปที่ 3(ก) วงจรเปลี่ยนศักดาเป็นกระแส

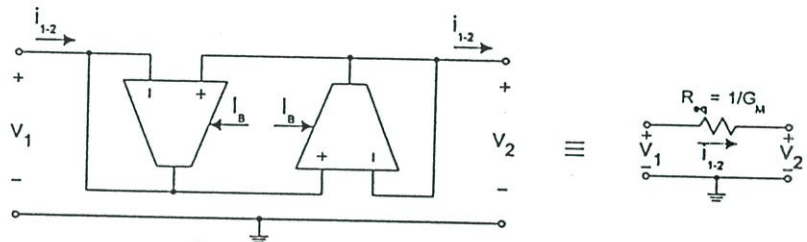


รูปที่ 3(ข) ผลการแปรค่ากระแสไบอัส I_B และ I_C

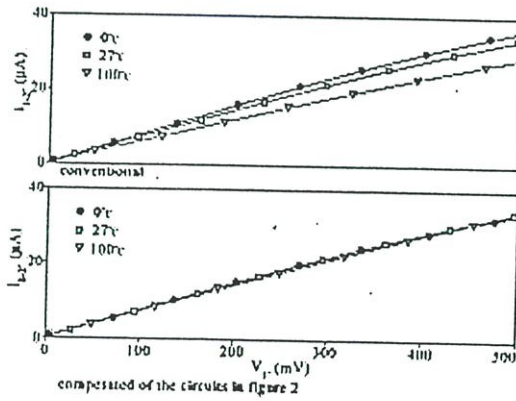
สาขาวิศวกรรมศาสตร์



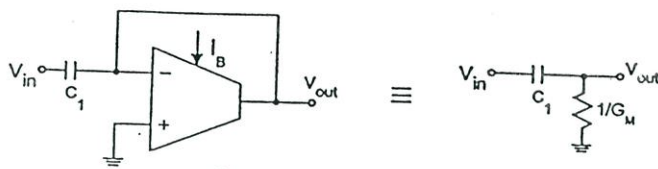
รูปที่ 3(ค) ผลการแปรค่าอุณหภูมิจ



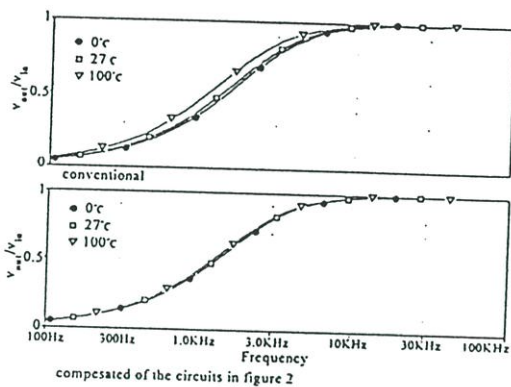
รูปที่ 4(ก) วงจรเลียนแบบค่าความต้านทานแบบลอยตัว



รูปที่ 4(ข) ผลการแปรค่าศักดา V_x



รูปที่ 5(ก) วงจรกรองความถี่สูงผ่าน



รูปที่ 5(ข) ผลการแปรค่าความถี่

สรุป

บทความนี้เป็นการนำเสนอการออกแบบวงจรออกแบบวงจรเพื่อปรับปรุงค่าความถี่ (G_m) ของวงจรขยายโอทีเอแบบซีมอส ซึ่งเมื่อเ้าวงจรดังกล่าวนี้ไปใช้เป็นแหล่งจ่ายกระแสไบอัสให้กับวงจรโอทีเอแบบซีมอส จะสามารถลดผลของอุณหภูมิอันเนื่องมาจากพารามิเตอร์ความถี่ (K_p) ของมอสทรานซิสเตอร์ และยังเป็นการทำให้ค่าความนำของ วงจรโอทีเอสามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์อย่างเป็นเชิงเส้นกับค่ากระแสควบคุม

เอกสารอ้างอิง

Edwin W. Greeneich. 1997. CMOS Transconductance Amplifier. Analog Integrated Circuits. 191-194.
 Randall L. Geiger and Edgar S'anchez-Sinencio. 1985. Active Filter Design Using Operational Transconductance Amplifier: A Tutorial. IEEE Circuits and Devices Magazine. 1:20-32.
 Edgar S'anchez-Sinencio, Jaime Ram'irez-Angulo, Bernab'e Linares-Barranco and Angel Rodr'iguez-V'zquez. 1989. Operational Transconductance Amplifier-Based Nonlinear Function Syntheses. IEEE Journal of Solid State Circuits. 24:1576-1989.
 T. Inoue, F. Ueno, T. Motomura, O. Setoguchi and R. Matsuo. 1991. New High-Speed Analogue Max and Min Circuits Using OTA-Based Bounded-Difference Operations. Electronics Letters. 27: 1034-1035.

ประวัติผู้เขียน

นายชาติรี คัมภีระ เกิดเมื่อวันที่ 15 พฤศจิกายน พ.ศ. 2516 จังหวัดกรุงเทพมหานคร สำเร็จการศึกษาในระดับปริญญาตรี อุตสาหกรรมศาสตรบัณฑิต(เทคโนโลยีอิเล็กทรอนิกส์) สถาบันเทคโนโลยีพระจอมเกล้าลาดกระบัง ในปีการศึกษา 2540 และในปีการศึกษา 2542 ได้เข้าศึกษาต่อระดับปริญญาโท หลักสูตร วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า สถาบันเทคโนโลยีพระจอมเกล้าลาดกระบัง

ประสบการณ์การทำงาน นายช่างอิเล็กทรอนิกส์ ภาควิชาวิศวกรรมคอมพิวเตอร์ พ.ศ. 2542 - พ.ศ. 2545