

การออกแบบวงจรโคเร็คบูตสเตรปรมิททริกเกอร์
ด้วยเทคโนโลยีซีมอส

A DESIGN OF DIRECT BOOTSTRAPPED CMOS
SCHMITT TRIGGER CIRCUIT

คำทอง คงสมบูรณ์
KHAMPHONG KHONGSOMBOON

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของภาสศึกษาคำถามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมโทรคมนาคม
บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ. 2546
ISBN 974-324-812-9

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การออกแบบวงจรไดเรกต์บูตสเตรปชมิททริกเกอร์
ด้วยเทคโนโลยีซีมอส

A DESIGN OF DIRECT BOOTSTRAPPED CMOS
SCHMITT TRIGGER CIRCUIT



คำผอง คงสมบูรณ์

KHAMPHONG KHONGSOMBOON

เลขหมู่.....
เลขทะเบียน 49300
วัน, เดือน, ปี 19 ก.พ. 2547

b.....
i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

ISBN 974-324-812-9

49300372

**A DESIGN OF DIRECT BOOTSTRAPPED CMOS
SCHMITT TRIGGER CIRCUIT**

KHAMPHONG KHONGSOMBOON

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT OF THE REQUIREMENTS FOR
THE DEGREE OF MASTER OF ENGINEERING IN TELECOMMUNICATION
ENGINEERING SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2003

ISBN 974-324-812-9

COPYRIGHT 2003

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ การออกแบบวงจรโคเร็คทสเตรปชมิททริกเกอร์ ด้วยเทคโนโลยีซีมอส
A DESIGN OF DIRECT BOOTSTRAPPED CMOS SCHMITT TRIGGER
CIRCUIT

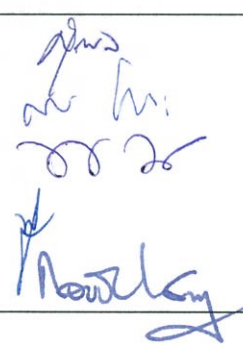
ชื่อนักศึกษา นายคำพอง คงสมบูรณ์

รหัสประจำตัว 44611216

ปริญญา วิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชา วิศวกรรมโทรคมนาคม

อาจารย์ผู้ควบคุมวิทยานิพนธ์ รศ.ดร.กอบชัย เดชหาญ

| คณะกรรมการสอบวิทยานิพนธ์ | | ลายมือชื่อ |
|--------------------------|--------------|--|
| รศ.ดร.สุวิพล | สิทธิชีวกภาค |  |
| รศ.สมยศ | จุนณะปิยะ | |
| ดร.พิเชฐ | ม่วงนวล | |
| รศ.ดร.พุศศักดิ์ | ชีวิสุวิทย์ | |
| รศ.ดร.กอบชัย | เดชหาญ | |

วัน/เดือน/ปี ที่สอบ 27 ตุลาคม 2546 เวลา 14.00-16.00 น.

สถานที่สอบ ณ อาคาร 12 ชั้น ชั้น 4 (ห้อง E12-404)

บัณฑิตวิทยาลัยรับรองแล้ว

(รศ.ดร.บุญวัฒน์ อัทธู)

คณบดีบัณฑิตวิทยาลัย

วันที่.....๒๘.....เดือน.....๑๐/๑๐/๒๕๔๖.....พ.ศ.....๒๕๔๖.....

| | |
|-----------------------------|--|
| หัวข้อวิทยานิพนธ์ | การออกแบบวงจรโคเร็คบูตสเตรปชมิททริกเกอร์ ด้วยเทคโนโลยีซีมอส |
| นักศึกษา | นายคำพอง กงสมบูรณ์ |
| รหัสประจำตัว | 44611216 |
| ปริญญา | วิศวกรรมศาสตรมหาบัณฑิต |
| สาขาวิชา | วิศวกรรมโทรคมนาคม |
| พ.ศ. | 2546 |
| อาจารย์ผู้ควบคุมวิทยานิพนธ์ | รศ.ดร. กอบชัย เดชหาญ |

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้เป็นการนำเสนอ การออกแบบวงจรโคเร็คบูตสเตรปชมิททริกเกอร์ โดยอาศัยหลักการ โคเร็ค บูตสเตรป เทคนิค ซึ่งเทคนิคดังกล่าวจะใช้บูตสเตรปคาปาซิเตอร์เพื่อบูตแรงดันให้สูงกว่าแหล่งจ่ายแรงดันไฟฟ้าไปจับเอาที่พุดของวงจรโดยตรง เพื่อปรับปรุงความเร็วในการจับโหนดคาปาซิเตอร์ ทำให้วงจรมีค่าหน่วยเวลาในการทำงานน้อยที่ 1.5ns มีค่ากำลังงานสูญเสียต่ำ และ สัญญาณทางด้านเอาท์พุดของวงจรสามารถแกว่งได้เต็มย่าน ที่ศักดาไฟฟ้า 1 โวลต์ และทำงานที่ความถี่ 100MHz ซึ่งมีค่าสูงกว่า 10 เท่า เมื่อเปรียบเทียบกับวงจร Conventional CMOS Schmitt trigger[1] และ วงจร Reshaping CMOS Schmitt trigger[2]

| | |
|-----------------------|--|
| Thesis Title | A Design of Direct Bootstrapped CMOS Schmitt Trigger Circuit |
| Student | Mr. Khamphong Khongsomboon |
| Student ID. | 44611216 |
| Degree | Master of Engineering |
| Programme | Telecommunicaton Engineering |
| Year | 2003 |
| Thesis Advisor | Assoc.Prof. Dr.Kobchai Dejhan |

ABSTRACT

This thesis presents a design of direct bootstrapped CMOS Schmitt trigger circuit by using direct bootstrapped technique, bootstrapped capacitor will be booted the higher voltage than power supply for driving output section to improve the switching speed in driving a high capacitive load. The propagation delay time of the proposed circuit becomes less at 1.5 ns, low power dissipation and gives a full swing output voltage at 1 volt power supply and also operates at 100MHz, it is higher than 10 times as a previous result when compared with the conventional CMOS Schmitt trigger circuit[1] and reshaping CMOS Schmitt trigger circuit[2].

กิตติกรรมประกาศ

ในการจัดทำวิทยานิพนธ์นี้ขอขอบพระคุณอาจารย์ รศ.ดร.กอบชัย เดชหาญ ที่ให้ความช่วยเหลือและให้คำแนะนำจนวิทยานิพนธ์สำเร็จลุล่วงได้ ตลอดจนบิดา มารดา ที่ให้การสนับสนุน และ ให้กำลังใจตลอดการศึกษา ขอขอบคุณ คุณไพบูรณ์ ผู้ประกาย และ พี่ ๆ น้อง ๆ ในห้อง Lab. T-211 ที่ได้ช่วยเหลือในการทำวิทยานิพนธ์ฉบับนี้

ขอขอบคุณ National University of Laos (NUOL) ที่ให้การสนับสนุนและให้โอกาสได้รับการศึกษาในครั้งนี้ และ AUN/SEED-Net (ASEAN University Network / Southeast Asia Engineering Education Development Network) ที่ให้ทุนการศึกษาเพื่อใช้ในการศึกษาครั้งนี้

คำผอง กงสมบูรณ์

สารบัญ

หน้า

| | |
|---|------|
| บทคัดย่อภาษาไทย..... | I |
| บทคัดย่อภาษาอังกฤษ..... | II |
| กิตติกรรมประกาศ..... | III |
| สารบัญ..... | IV |
| สารบัญตาราง..... | VII |
| สารบัญรูป..... | VIII |
| บทที่ 1 บทนำ..... | 1 |
| 1.1 บทนำ..... | 1 |
| 1.2 ที่มาของงานวิจัย..... | 1 |
| 1.3 วัตถุประสงค์ของการทำงานวิจัย..... | 2 |
| 1.4 รายละเอียดในวิทยานิพนธ์..... | 2 |
| บทที่ 2 โครงสร้างและการทำงานของมอสทรานซิสเตอร์..... | 3 |
| 2.1 บทนำ..... | 3 |
| 2.2 โครงสร้างของมอสทรานซิสเตอร์..... | 3 |
| 2.3 การทำงานของมอสทรานซิสเตอร์..... | 6 |
| 2.4 การหาค่าหน่วยเวลา..... | 10 |
| 2.5 การหาค่ากำลังงานสูญเสีย..... | 12 |
| 2.5.1 การจำลองวิธีการวัดกำลังงาน..... | 16 |
| 2.5.2 การหาค่า Delay-Power Product..... | 20 |
| 2.6 สรุป..... | 21 |
| บทที่ 3 วงจรหมิตริกเกอร์..... | 22 |
| 3.1 บทนำ..... | 22 |
| 3.2 วงจรหมิตริกเกอร์แบบไบโพลาร์..... | 22 |
| 3.3 วงจรหมิตริกเกอร์แบบซีมอส..... | 24 |
| 3.4 วงจรหมิตริกเกอร์แบบไบซีมอส..... | 28 |

สารบัญ (ต่อ)

| | หน้า |
|--|-----------|
| 3.5 วงจรขมิตริกเกอร์แบบกระแส..... | 32 |
| 3.6 สรุป..... | 36 |
| บทที่ 4 บุคสเตรปเทคนิค..... | 37 |
| 4.1 บทนำ..... | 37 |
| 4.2 อินไดเร็ก บุคสเตรปเทคนิค..... | 37 |
| 4.3 สรุป..... | 42 |
| บทที่ 5 วงจรไดเร็กบุคสเตรปซิมอสขมิตริกเกอร์ ที่ออกแบบใหม่..... | 43 |
| 5.1 บทนำ..... | 43 |
| 5.2 วงจรไดเร็กบุคสเตรปซิมอสขมิตริกเกอร์แบบไม่กลับเฟส..... | 44 |
| 5.2.1 หลักการทำงาน..... | 44 |
| 5.2.2 ผลการทดลองของวงจรไดเร็กบุคสเตรปซิมอสขมิตริกเกอร์ แบบไม่กลับเฟสด้วยโปรแกรม PSpice..... | 46 |
| 5.2.2.1 ผลการทดลองที่ความถี่ 50MHz..... | 46 |
| 5.2.2.2 ผลการทดลองที่ความถี่ 100MHz..... | 53 |
| 5.3 วงจรไดเร็กบุคสเตรปซิมอสขมิตริกเกอร์แบบกลับเฟส..... | 59 |
| 5.3.1 หลักการทำงาน..... | 59 |
| 5.3.2 ผลการทดลองของวงจรไดเร็กบุคสเตรปซิมอสขมิตริกเกอร์ แบบกลับเฟสด้วยโปรแกรม PSpice..... | 61 |
| 5.3.2.1 ผลการทดลองที่ความถี่ 50MHz..... | 61 |
| 5.3.2.2 ผลการทดลองที่ความถี่ 100MHz..... | 67 |
| 5.4 สรุป..... | 73 |
| บทที่ 6 สรุปผลและการประยุกต์ใช้งาน..... | 75 |
| 6.1 ค่าหน่วงเวลา (Propagation Delay Time)..... | 75 |
| 6.2 ค่า Delay-Power Product..... | 77 |
| 6.3 การประยุกต์ใช้งาน..... | 77 |

สารบัญ (ต่อ)

| | หน้า |
|---|------|
| บรรณานุกรม..... | 80 |
| ภาคผนวก ก ผลงานที่ได้รับการตีพิมพ์..... | 82 |
| ภาคผนวก ข โปรแกรม PSpice ที่ใช้วิเคราะห์..... | 83 |
| ภาคผนวก ค การหาค่า บุคสเตรปคาปาซิเตอร์..... | 85 |
| ประวัติผู้เขียน..... | 86 |

สารบัญตาราง

| ตารางที่ | หน้า |
|--|------|
| 3.1 แสดงค่าการจำลองการทำงานที่ใช้ PSpice พารามิเตอร์ | 36 |
| 4.1 แสดงค่าความยาวและความกว้างของมอสทรานซิสเตอร์ทั้งหมดที่อยู่ในรูปที่ 4.1 | 41 |
| 5.1 แสดงค่า W และ L ของทรานซิสเตอร์ ในวงจรไดเร็กต์สแตปซิมอสสมิทริกเกอร์ แบบไม่กลับเฟส | 46 |
| 5.2 แสดงค่า W และ L ของทรานซิสเตอร์ ในวงจรไดเร็กต์สแตปซิมอสสมิทริกเกอร์ แบบกลับเฟส | 60 |
| 6.1 แสดงจำนวนทรานซิสเตอร์ของวงจรต่างๆ | 76 |
| 6.2 แสดงตาราง Truth Table ของ NAND gate..... | 78 |
| 6.3 แสดงตาราง Truth Table ของ NOR gate..... | 79 |

สารบัญรูป

| รูปที่ | หน้า |
|--|------|
| 2.1 แสดงโครงสร้างของมอสทรานซิสเตอร์ | 4 |
| 2.2 แสดงสัญลักษณ์ของมอสทรานซิสเตอร์ | 5 |
| 2.3 แสดงการสร้างช่องทางเดินกระแสให้กับมอสทรานซิสเตอร์แบบ N-Channel เอ็นฮาร์นเมนต์ โหมด | 7 |
| 2.4 แสดงคุณสมบัติของมอสทรานซิสเตอร์ในแต่ละช่วงการทำงาน | 8 |
| 2.5 แสดงข้อของแรงดันและกระแสของทรานซิสเตอร์ เอ็นมอส และ พีมอส | 10 |
| 2.6 แสดงรูปคลื่นสัญญาณทางขาเข้า และ ขาออกของวงจรมอสอินเวอร์เตอร์ และ นิยามค่าหน่วงเวลา ต่างๆ โดยที่สัญญาณทางขาเข้าเป็นสัญญาณสี่เหลี่ยมทางทฤษฎี | 11 |
| 2.7 ช่วงเวลาขาขึ้นและขาลงของแรงดันขาออก | 12 |
| 2.8 วงจรซีมอสอินเวอร์เตอร์ ที่นำไปใช้ในการวิเคราะห์หาค่า Dynamic power dissipation | 13 |
| 2.9 รูปคลื่นสัญญาณทางขาเข้าและขาออก และ รูปคลื่นกระแสของคาปาซิเตอร์ระหว่างการสวิตช์ ของวงจรมอสอินเวอร์เตอร์ | 14 |
| 2.10 วงจรซีมอส Logic โดยทั่วไป | 15 |
| 2.11 วงจรการวัดกำลังงานที่นำมาใช้ในการจำลองการทำงาน เพื่อหาค่ากำลังงานสูญเสียเฉลี่ยของ อุปกรณ์หรือวงจร | 17 |
| 2.12 แสดงผลการจำลองการทำงาน | 19 |
| 3.1 แสดงวงจรพื้นฐานของวงจรมอสไมทริกเกอร์แบบไบโพลาร์ | 23 |
| 3.2 แสดงคุณสมบัติการโอนถ่ายสัญญาณของวงจรมอสไมทริกเกอร์แบบไบโพลาร์ | 23 |
| 3.3 แสดงความสัมพันธ์ของแรงดันอินพุตกับแรงดันเอาต์พุตที่จุดเปลี่ยนแปลงที่จุด V_{T+} และ V_{T-} | 24 |
| 3.4 แสดง 74HC14 HCMOS inverting Schmitt trigger circuit | 25 |
| 3.5 แสดงแรงดันเทรสโฮล V_{T+} และ V_{T-} กับ V_{CC} ของ 74HC14 | 27 |
| 3.6 วงจรไบซีมอสไมทริกเกอร์ | 29 |
| 3.7 แสดง Hysteresis ของวงจรมอสไมทริกเกอร์ | 29 |
| 3.8 แสดงรูปคลื่นสัญญาณทางขาเข้า V_{in} แรงดันตกคร่อม V_{BE2} และแรงดันทางด้านขาออก V_{out} | 30 |
| 3.9 แสดงรูปคลื่นแรงดัน V_{gs3} ที่เปลี่ยนแปลงตามเวลา | 31 |
| 3.10 แสดงวงจรมอสไมทริกเกอร์แบบใช้กระแส | 32 |
| 3.11 แสดงการจำลองคุณสมบัติการโอนถ่ายทาง DC และ AC | 35 |
| 3.12 แสดง เอ็นมอส ทรานซิสเตอร์ M5 | 35 |

สารบัญรูป (ต่อ)

| รูปที่ | หน้า |
|---|------|
| 4.1 แสดงวงจร Bootstrapped CMOS Driver Circuit ทำให้สัญญาณทางเอาต์พุตแกว่งได้เต็มย่านที่แหล่งจ่ายแรงดันไฟฟ้า 1.5 โวลต์..... | 37 |
| 4.2 รูปคลื่น Transient ของวงจร Bootstrapped CMOS Driver Circuit ระหว่าง ช่วง Pull up Transient..... | 39 |
| 4.3 วงจรเทียบเท่าของวงจร Bootstrapped CMOS Driver Circuit ทำให้สัญญาณ ทางเอาต์พุตแกว่งได้เต็มย่าน ที่แหล่งจ่ายแรงดันไฟฟ้า 1.5 โวลต์ ในช่วงเวลา (ก) Period to the pull-up transient และ (ข) after the input ramp-up period..... | 40 |
| 4.4 แสดงค่าหน่วงเวลา Pull up และ Pull down ที่ค่าโหลดคาปาซิเตอร์ต่างๆของวงจร Bootstrapped CMOS Driver Circuit ทำให้สัญญาณทางเอาต์พุตแกว่งได้เต็มย่าน ที่แหล่งจ่ายแรงดันไฟฟ้า 1.5 โวลต์..... | 41 |
| 5.1 แสดงวงจรซิมอสซมิตทริกเกอร์แบบไม่กลับเฟส..... | 43 |
| 5.2 แสดงวงจรซิมอสซมิตทริกเกอร์แบบกลับเฟส..... | 44 |
| 5.3 แสดงวงจรไดเร็กต์สเตรปซิมอสซมิตทริกเกอร์แบบไม่กลับเฟส..... | 45 |
| 5.4 แสดงกราฟคุณสมบัติการถ่ายโอน ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์..... | 46 |
| 5.5 แสดงรูปคลื่นสัญญาณอินพุตและเอาต์พุต ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์..... | 47 |
| 5.6 แสดงรูปคลื่นสัญญาณที่โหนด A โหนด B สัญญาณอินพุต และ สัญญาณเอาต์พุต ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ | 47 |
| 5.7 แสดงรูปคลื่นสัญญาณอินพุตและเอาต์พุต เมื่อเปลี่ยนแปลงโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์..... | 47 |
| 5.8 แสดงช่วงขอบเวลา (ก) ขาขึ้น และ (ข) ขาลง เมื่อเปลี่ยนแปลงโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์..... | 48 |
| 5.9 แสดงการเปรียบเทียบค่าหน่วงเวลาของวงจรไดเร็กต์สเตรปซิมอสซมิตทริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz กับวงจร Conventional CMOS Schmitt trigger circuit และ Reshaping CMOS Schmitt trigger circuit ที่ความถี่ 10MHz เมื่อโหลดคาปาซิเตอร์เปลี่ยนแปลงจาก 0.5pF ถึง 5pF..... | 49 |
| 5.10 แสดงการเปรียบเทียบค่าหน่วงเวลาของ วงจรไดเร็กต์สเตรปซิมอสซมิตทริกเกอร์ แบบไม่กลับเฟสที่ค่าแหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ และ 1.5 โวลต์..... | 49 |

สารบัญรูป (ต่อ)

| รูปที่ | หน้า |
|--|------|
| 5.11 แสดงการเปรียบเทียบค่าหน่วยเวลาของ วงจรโคเร็คทสเตรปซิมอสमितริกเกอร์ แบบไม่กลับเฟสที่ความถี่ 50MHz กับวงจร Conventional CMOS Schmitt trigger circuit และ Reshaping CMOS Schmitt trigger circuit ที่ความถี่ 10MHz เมื่อแหล่งจ่ายแรงดันไฟฟ้าเปลี่ยนแปลงจาก 1 โวลต์ ถึง 5 โวลต์..... | 50 |
| 5.12 แสดงค่า Delay-power product ของวงจรโคเร็คทสเตรปซิมอสमितริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz กับวงจร Conventional CMOS Schmitt trigger circuit และ Reshaping CMOS Schmitt trigger circuit ที่ความถี่ 10MHz เมื่อโหลดคาปาซิเตอร์เปลี่ยนแปลงจาก 0.5pF ถึง 5pF..... | 50 |
| 5.13 แสดงค่า Delay-power product ของวงจรโคเร็คทสเตรปซิมอสमितริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz กับวงจร Conventional CMOS Schmitt trigger circuit และ Reshaping CMOS Schmitt trigger circuit ที่ความถี่ 10MHz เมื่อแหล่งจ่ายแรงดันไฟฟ้าเปลี่ยนแปลงจาก 1 โวลต์ ถึง 5 โวลต์..... | 51 |
| 5.14 แสดงความสัมพันธ์ของแรงดันเทรสโฮลกับค่าฮิสเตอร์รีซิส เมื่อเปลี่ยนแปลงค่าโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF..... | 51 |
| 5.15 แสดงความสัมพันธ์ของแรงดันเทรสโฮลกับค่าฮิสเตอร์รีซิส เมื่อเปลี่ยนแปลงค่าแหล่งจ่ายแรงดันไฟฟ้าจาก 1 โวลต์ ถึง 5 โวลต์..... | 52 |
| 5.16 แสดงกราฟคุณสมบัติการถ่ายโอน ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์..... | 53 |
| 5.17 แสดงรูปคลื่นสัญญาณอินพุตและเอาต์พุต ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์..... | 53 |
| 5.18 แสดงรูปคลื่นสัญญาณที่โหนด A โหนด B สัญญาณอินพุต และ สัญญาณเอาต์พุต ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์..... | 53 |
| 5.19 แสดงรูปคลื่นสัญญาณอินพุตและเอาต์พุต เมื่อเปลี่ยนแปลงโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์..... | 54 |
| 5.20 แสดงช่วงขอบเวลา (ก) ขาขึ้น และ (ข) ขาลง เมื่อเปลี่ยนแปลงโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์..... | 54 |
| 5.21 แสดงการเปรียบเทียบค่าหน่วยเวลาของวงจรโคเร็คทสเตรปซิมอสमितริกเกอร์ แบบไม่กลับเฟสที่ความถี่ 100MHz กับวงจรโคเร็คทสเตรปซิมอสमितริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz เมื่อโหลดคาปาซิเตอร์เปลี่ยนแปลงจาก 0.5pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ และ 1.5 โวลต์..... | 55 |

สารบัญรูป (ต่อ)

| รูปที่ | หน้า |
|--------|--|
| 5.22 | แสดงการเปรียบเทียบค่าหน่วงเวลาของวงจรโคเร็คทูดสเตรปซิมอสซิมิททริกเกอร์ แบบไม่กลับเฟสที่ความถี่ 100MHz กับวงจรโคเร็คทูดสเตรปซิมอสซิมิททริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz เมื่อแหล่งจ่ายแรงดันไฟฟ้าเปลี่ยนแปลงจาก 1 โวลต์ ถึง 5 โวลต์ ที่โหลดคาปาซิเตอร์ 0.5pF.....56 |
| 5.23 | แสดงค่า Delay-power product ของวงจรโคเร็คทูดสเตรปซิมอสซิมิททริกเกอร์แบบไม่กลับเฟสที่ความถี่ 100MHz กับวงจรโคเร็คทูดสเตรปซิมอสซิมิททริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz เมื่อโหลดคาปาซิเตอร์เปลี่ยนแปลงจาก 0pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ และ 1.5 โวลต์.....56 |
| 5.24 | แสดงค่า Delay-power product ของวงจรโคเร็คทูดสเตรปซิมอสซิมิททริกเกอร์แบบไม่กลับเฟสที่ความถี่ 100MHz กับวงจรโคเร็คทูดสเตรปซิมอสซิมิททริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz เมื่อแหล่งจ่ายแรงดันไฟฟ้าเปลี่ยนแปลงจาก 1 โวลต์ ถึง 5 โวลต์ ที่โหลดคาปาซิเตอร์ 0.5pF57 |
| 5.25 | แสดงความสัมพันธ์ของแรงดันเทรตโซลกับค่าฮิสเตอร์รีซิส เมื่อเปลี่ยนแปลงค่าโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF.....57 |
| 5.26 | แสดงความสัมพันธ์ของแรงดันเทรตโซลกับค่าฮิสเตอร์รีซิส เมื่อเปลี่ยนแปลงค่าแหล่งจ่ายแรงดันไฟฟ้าจาก 1 โวลต์ ถึง 5 โวลต์.....58 |
| 5.27 | แสดงวงจรโคเร็คทูดสเตรปซิมอสซิมิททริกเกอร์แบบกลับเฟส.....59 |
| 5.28 | แสดงกราฟคุณสมบัติการถ่ายโอน ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์.....61 |
| 5.29 | แสดงรูปคลื่นสัญญาณอินพุตและเอาต์พุต ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์.....61 |
| 5.30 | แสดงรูปคลื่นสัญญาณที่โหนด A โหนด B สัญญาณอินพุต และ สัญญาณเอาต์พุต ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์.....61 |
| 5.31 | แสดงรูปคลื่นสัญญาณอินพุตและเอาต์พุต เมื่อเปลี่ยนแปลงโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์.....62 |
| 5.32 | แสดงช่วงขอบเวลา (ก) ขาขึ้น และ (ข) ขาลง เมื่อเปลี่ยนแปลงโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์.....62 |

สารบัญรูป (ต่อ)

| รูปที่ | หน้า |
|---|------|
| 5.33 แสดงการเปรียบเทียบค่าหน่วงเวลาของวงจรโคเร้คบูตสเตรปซิมอสซิมิทริกเกอร์ แบบไม่กลับเฟสที่ความถี่ 50MHz กับวงจร Conventional CMOS Schmitt trigger circuit และ Reshaping CMOS Schmitt trigger circuit ที่ความถี่ 10MHz เมื่อโหลดคาปาซิเตอร์เปลี่ยนแปลงจาก 0.5pF ถึง 5pF..... | 63 |
| 5.34 แสดงการเปรียบเทียบค่าหน่วงเวลาของวงจรโคเร้คบูตสเตรปซิมอสซิมิทริกเกอร์ แบบไม่กลับเฟสที่ค่าแหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ และ 1.5 โวลต์..... | 64 |
| 5.35 แสดงการเปรียบเทียบค่าหน่วงเวลาของวงจรโคเร้คบูตสเตรปซิมอสซิมิทริกเกอร์ แบบไม่กลับเฟสที่ความถี่ 50MHz กับวงจร Conventional CMOS Schmitt trigger circuit และ Reshaping CMOS Schmitt trigger circuit ที่ความถี่ 10MHz เมื่อแหล่งจ่ายแรงดันไฟฟ้าเปลี่ยนแปลงจาก 1 โวลต์ ถึง 5 โวลต์..... | 64 |
| 5.36 แสดงค่า Delay-power product ของวงจรโคเร้คบูตสเตรปซิมอสซิมิทริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz กับวงจร Conventional CMOS Schmitt trigger circuit และ Reshaping CMOS Schmitt trigger circuit ที่ความถี่ 10MHz เมื่อโหลดคาปาซิเตอร์เปลี่ยนแปลงจาก 0.5pF ถึง 5pF..... | 65 |
| 5.37 แสดงค่า Delay-power product ของวงจรโคเร้คบูตสเตรปซิมอสซิมิทริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz กับวงจร Conventional CMOS Schmitt trigger circuit และ Reshaping CMOS Schmitt trigger circuit ที่ความถี่ 10MHz เมื่อแหล่งจ่ายแรงดันไฟฟ้าเปลี่ยนแปลงจาก 1 โวลต์ ถึง 5 โวลต์..... | 65 |
| 5.38 แสดงความสัมพันธ์ของแรงดันเทรสโฮลกับค่าฮิสเตอร์รีซิส เมื่อเปลี่ยนแปลงค่าโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF..... | 66 |
| 5.39 แสดงความสัมพันธ์ของแรงดันเทรสโฮลกับค่าฮิสเตอร์รีซิส เมื่อเปลี่ยนแปลงค่าแหล่งจ่ายแรงดันไฟฟ้าจาก 1 โวลต์ ถึง 5 โวลต์..... | 66 |
| 5.40 แสดงกราฟคุณสมบัติการถ่ายโอน ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์..... | 67 |
| 5.41 แสดงรูปคลื่นสัญญาณอินพุตและเอาต์พุต ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์..... | 68 |
| 5.42 แสดงรูปคลื่นสัญญาณที่ โหนด A โหนด B สัญญาณอินพุต และ สัญญาณเอาต์พุต ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์..... | 68 |
| 5.43 แสดงรูปคลื่นสัญญาณอินพุตและเอาต์พุต เมื่อเปลี่ยนแปลงโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์..... | 68 |

สารบัญรูป (ต่อ)

| รูปที่ | หน้า |
|---|------|
| 5.44 แสดงช่วงขอบเวลา (ก) ขาขึ้น และ (ข) ขาลง เมื่อเปลี่ยนแปลงโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์..... | 69 |
| 5.45 แสดงการเปรียบเทียบค่าหน่วงเวลาของวงจรโคเร็คบูตสเตรปซิมอสซิมิททริกเกอร์ แบบกลับเฟสที่ความถี่ 100MHz กับวงจรโคเร็คบูตสเตรปซิมอสซิมิททริกเกอร์แบบกลับเฟสที่ความถี่ 50MHz เมื่อโหลดคาปาซิเตอร์เปลี่ยนแปลงจาก 0.5pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ และ 1.5 โวลต์..... | 70 |
| 5.46 แสดงการเปรียบเทียบค่าหน่วงเวลาของวงจรโคเร็คบูตสเตรปซิมอสซิมิททริกเกอร์ แบบกลับเฟสที่ความถี่ 100MHz กับวงจรโคเร็คบูตสเตรปซิมอสซิมิททริกเกอร์แบบกลับเฟสที่ความถี่ 50MHz เมื่อแหล่งจ่ายแรงดันไฟฟ้าเปลี่ยนแปลงจาก 1 โวลต์ ถึง 5 โวลต์ ที่โหลดคาปาซิเตอร์ 0.5pF..... | 70 |
| 5.47 แสดงค่า Delay-power product ของวงจรโคเร็คบูตสเตรปซิมอสซิมิททริกเกอร์แบบไม่กลับเฟสที่ความถี่ 100MHz กับวงจรโคเร็คบูตสเตรปซิมอสซิมิททริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz เมื่อโหลดคาปาซิเตอร์เปลี่ยนแปลงจาก 0pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ และ 1.5 โวลต์..... | 71 |
| 5.48 แสดงค่า Delay-power product ของวงจรโคเร็คบูตสเตรปซิมอสซิมิททริกเกอร์แบบไม่กลับเฟสที่ความถี่ 100MHz กับวงจรโคเร็คบูตสเตรปซิมอสซิมิททริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz เมื่อแหล่งจ่ายแรงดันไฟฟ้าเปลี่ยนแปลงจาก 1 โวลต์ ถึง 5 โวลต์ ที่โหลดคาปาซิเตอร์ 0.5pF..... | 71 |
| 5.49 แสดงความสัมพันธ์ของแรงดันเทรฮอลกับค่าฮิสเตอร์รีชีส เมื่อเปลี่ยนแปลงค่าโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF..... | 72 |
| 5.50 แสดงความสัมพันธ์ของแรงดันเทรฮอลกับค่าฮิสเตอร์รีชีส เมื่อเปลี่ยนแปลงค่าแหล่งจ่ายแรงดันไฟฟ้าจาก 1 โวลต์ ถึง 5 โวลต์..... | 72 |
| 5.51 แสดงการเปลี่ยนค่าแรงดันฮิสเตอร์รีชีส ที่ความถี่ต่างๆ..... | 74 |
| 6.1 แสดงค่าหน่วงเวลาของ วงจรโคเร็คบูตสเตรปซิมอสซิมิททริกเกอร์ โดยเปรียบเทียบกับวงจร Conventional CMOS Schmitt trigger circuit และ วงจร Reshaping CMOS Schmitt trigger circuit เมื่อเปลี่ยนค่าความถี่ต่างๆ..... | 76 |
| 6.2 แสดงวงจร NAND gate ที่สร้างจากวงจรโคเร็คบูตสเตรปซิมอสซิมิททริกเกอร์..... | 78 |

สารบัญรูป (ต่อ)

| รูปที่ | หน้า |
|---|------|
| 6.3 แสดงรูปคลื่นสัญญาณทางอินพุต (อินพุต X และ อินพุต Y) และ เอาท์พุต ของ NAND gate ที่สร้างวงจรไคเร้คบูลตสเตรปซี่มอสซมิทริกเกอร์..... | 78 |
| 6.4 แสดงวงจร NOR gate ที่สร้างจากวงจรไคเร้คบูลตสเตรปซี่มอสซมิทริกเกอร์..... | 79 |
| 6.5 แสดงรูปคลื่นสัญญาณทางอินพุต (อินพุต X และ อินพุต Y) และ เอาท์พุต ของ NOR gate ที่สร้างวงจรไคเร้คบูลตสเตรปซี่มอสซมิทริกเกอร์..... | 79 |

บทที่ 1

บทนำ

1.1 บทนำ

ในช่วงปี ค.ศ. 1930 ได้เกิดมีอุปกรณ์สารกึ่งตัวนำที่เรียกว่า Metal Oxide Semiconductor (MOS) โดย Lilienfeld และ Hiel เพื่อนำมาใช้เป็น Field-Effect Transistor และมีการพัฒนาทรานซิสเตอร์แบบไบโพลาร์ในช่วงปี ค.ศ. 1950 จนกระทั่งถึงปี ค.ศ. 1970 ทรานซิสเตอร์แบบไบโพลาร์ได้ถูกนำมาใช้ในวงจร Digital จากนั้นมาจนถึงในปี ค.ศ. 1980 วงจรซีมอส (Complementary Metal Oxide Semiconductor) ได้รับการพัฒนาจนเป็นเทคโนโลยีที่มีความสำคัญและได้ถูกนำมาใช้กันอย่างแพร่หลาย ในการออกแบบวงจรรวมที่มีกำลังงานสูญเสียต่ำ มีอินพุตอิมพีแดนซ์สูง สามารถทำงานที่ระดับแหล่งจ่ายแรงดันไฟฟ้าต่ำ ๆ สามารถลด Noise margin และมีความสามารถในการสร้างวงจรรวมที่มีฟังก์ชันซับซ้อนมากขึ้นโดยที่ให้ความเร็วของวงจรรวมยังเท่าเดิม นอกจากนี้ในการสร้างวงจรรวมด้วยเทคโนโลยีซีมอส ยังมีข้อดีอีกอย่างก็คือ High packing density ถ้ามอสทรานซิสเตอร์เป็นชนิดเดียวกันก็สามารถสร้างใน Well เดียวกันได้ ซึ่งจะทำให้ระยะห่างของทรานซิสเตอร์สั้นมาก เพื่อไม่ให้เกิด Field Oscillation Pitch และขั้นตอนในการสร้างวงจรรวมก็ง่ายอีกด้วย

1.2 ที่มาของงานวิจัย

ในปัจจุบันการออกแบบวงจรรวมจะคำนึงถึงความสิ้นเปลืองพลังงานของวงจรเป็นหลัก ทั้งนี้เนื่องจากการใช้งานอุปกรณ์อิเล็กทรอนิกส์ประเภทพกพาที่มีความต้องการสูงนั้น อุปกรณ์อิเล็กทรอนิกส์ประเภทพกพา จึงต้องมีการออกแบบให้มีการสิ้นเปลืองพลังงานต่ำที่สุดเพื่อที่จะได้ใช้งานนาน ๆ โดยไม่ต้องเปลี่ยนหรือชาร์จแบตเตอรี่บ่อย ๆ วิธีการหนึ่งที่มีประสิทธิภาพที่จะนำมาใช้ลดอัตราการสิ้นเปลืองพลังงานก็คือการลดแหล่งจ่ายแรงดันไฟฟ้าของวงจร แต่การทำเช่นนี้จะส่งผลโดยตรงต่อความเร็วและค่าหน่วยเวลาในการทำงานของวงจร ในที่นี้วงจรซีมอสทริกเกอร์ก็เป็นอีกวงจรหนึ่งที่นิยมนำมาใช้กันอย่างแพร่หลายทั้งทาง อนาล็อก และ ดิจิตอล ในการจัดรูปสัญญาณเพื่อแก้ไขปัญหาการลดทอนของสัญญาณและป้องกันสัญญาณรบกวน เช่น ใช้งานเป็นวงจรมิทริกเกอร์ Logic สร้างเป็นวงจร Oscillator แปลงรูปคลื่นสัญญาณ และออกแบบเป็นวงจรรวมอื่น ๆ สิ่งเหล่านั้นล้วนแต่เรียกร้องให้มีการออกแบบวงจรรวมที่มีกำลังงานสูญเสียต่ำ สามารถใช้พลังงานที่แหล่งจ่ายแรงดันไฟฟ้าต่ำ สามารถขับโหลดคาปาซิเตอร์ที่มีค่าสูง ๆ และใช้งานที่ความถี่สูง ๆ เพื่อให้วงจรมีประสิทธิภาพในการทำงานดีขึ้น แต่มีบางวงจรที่ได้ทำการนำเสนอออกมานั้น เช่น วงจร Conventional CMOS Schmitt trigger[1] และ วงจร Reshaping CMOS Schmitt trigger [2] ยัง

มีค่าหน่วยเวลาคอนข้างมาก มีกำลังงานสูญเสียมาก โดยใช้งานที่แหล่งจ่ายแรงดันไฟฟ้า 1.5 โวลต์ และที่ความถี่เพียง 10MHz เท่านั้น นอกจากนั้นบทความที่เคยนำเสนอใน[3-11] ก็ไม่สามารถทำงานที่แหล่งจ่ายแรงดัน 1 โวลต์ และใช้งานที่ความถี่คอนข้างต่ำ ฉะนั้นวิทยานิพนธ์ฉบับนี้ จึงได้ทำการออกแบบวงจรไครเร็กบดสเตรปซิมอสซิมิททริกเกอร์ ทำให้วงจร ซิมิททริกเกอร์นี้สามารถทำงานที่ระดับแหล่งจ่ายแรงดันไฟฟ้าต่ำ มีค่าหน่วยเวลาน้อยเมื่อโหลดคาปาซิเตอร์มากขึ้น มีกำลังงานสูญเสียน้อย สามารถใช้งานที่ความถี่สูง และ สัญญาณทางด้านเอาต์พุตสามารถแกว่งได้เต็มย่านจากกราวด์ไปหาค่าแหล่งจ่ายแรงดันไฟฟ้าด้วย

1.3 วัตถุประสงค์ของการทำงานวิจัย

เนื่องเพราะวงจรไครเร็กบดสเตรปซิมอสซิมิททริกเกอร์ เป็นการรอกแบบวงจรไครเร็กบดสเตรป ซิมิททริกเกอร์ ด้วยเทคโนโลยีซิมอส โดยอาศัยหลักการ ไครเร็ก บดสเตรป เทคนิค ซึ่งเทคนิคดังกล่าวจะเอาแรงดันที่สูงกว่าแหล่งจ่ายแรงดันไฟฟ้าไปขับขาออกของวงจรรวมโดยตรง เพื่อปรับปรุงความเร็วในการขับโหลดคาปาซิเตอร์ ทำให้วงจรซิมิททริกเกอร์แบบใหม่สามารถทำงานได้ที่ระดับแรงดันไฟเลี้ยง 1 โวลต์ มีค่าหน่วยเวลาน้อย และกำลังงานสูญเสียต่ำ นอกจากนั้นยังสามารถทำงานได้ที่ความถี่ 100MHz ดังนั้นจึงได้นำแนวทางดังกล่าวไปใช้ในการปรับปรุงวงจรรวมซิมอสซิมิททริกเกอร์ เพื่อให้วงจรมีประสิทธิภาพในการทำงานที่ดีขึ้น

1.4 รายละเอียดในวิทยานิพนธ์

วิทยานิพนธ์ฉบับนี้แบ่งออกเป็น 6 บท มีดังนี้

บทที่ 1 จะเป็นการกล่าวนำ ที่มาของงานวิจัย วัตถุประสงค์และรายละเอียดในวิทยานิพนธ์

บทที่ 2 จะกล่าวถึงโครงสร้างและการทำงานของมอสทรานซิสเตอร์ การหาค่าหน่วยเวลา หาค่ากำลังงานสูญเสีย และการจำลองการทำงานเพื่อหาค่ากำลังงานสูญเสียด้วยโปรแกรม PSpice

บทที่ 3 จะกล่าวถึงการทำงานของวงจรรวมซิมิททริกเกอร์แบบต่าง ๆ วงจรรวมซิมิททริกเกอร์แบบไบโพลาร์ วงจรรวมซิมิททริกเกอร์แบบซิมอส วงจรรวมซิมิททริกเกอร์แบบไบซิมอส และ วงจรรวมซิมิททริกเกอร์แบบกระแส

บทที่ 4 จะกล่าวถึงหลักการการทำงานของบดสเตรปเทคนิคที่เป็น อินไครเร็กบดสเตรปเทคนิค

บทที่ 5 จะเป็นการกล่าวถึงการออกแบบและหลักการการทำงานของวงจรรวมไครเร็กบดสเตรปซิมอสซิมิททริกเกอร์แบบใหม่ ทั้งวงจรรวมไครเร็กบดสเตรปซิมอสซิมิททริกเกอร์แบบไม่กลับเฟส และวงจรรวมไครเร็กบดสเตรปซิมอสซิมิททริกเกอร์แบบกลับเฟส และผลการทดสอบด้วยโปรแกรม PSpice

บทที่ 6 เป็นการสรุปรายละเอียดต่าง ๆ ของวิทยานิพนธ์ทั้งหมด ปัญหาที่เกิดขึ้นและแนวทางแก้ไข

บทที่ 2

โครงสร้างและการทำงานของมอสทรานซิสเตอร์

2.1. บทนำ

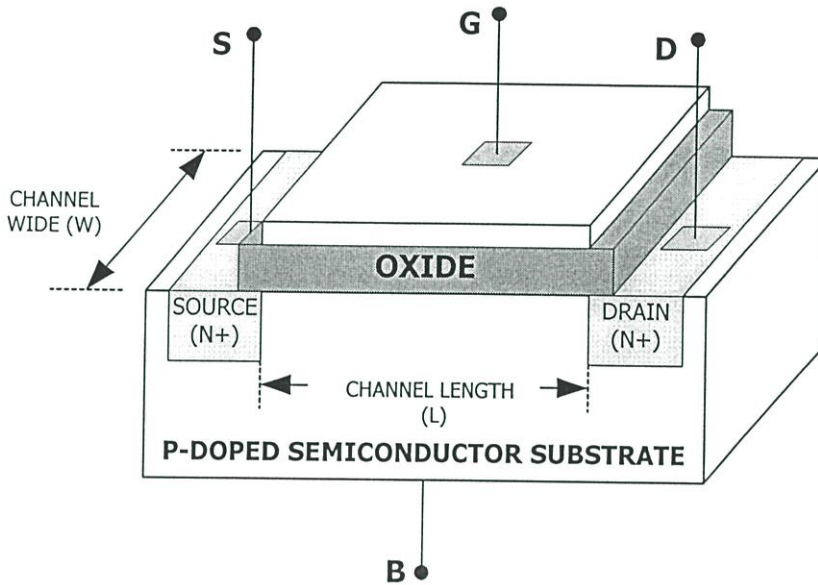
ในปัจจุบันนี้เทคโนโลยีซีมอสได้เข้ามามีบทบาทสำคัญเป็นอย่างมากทั้งทางอนาล็อก และ ดิจิตอล ในการสร้างวงจรรวม LSI (Large Scale Integration) และ VLSI (Very Large Scale Integration) เมื่อเปรียบเทียบกับทรานซิสเตอร์แบบไบโพลาร์เห็นว่ามอสทรานซิสเตอร์ใช้พื้นที่สารซีริกอนน้อยกว่า ใช้กำลังไฟฟ้าต่ำ และ ขบวนการสร้างก็ง่าย โดยส่วนมากมอสทรานซิสเตอร์จะถูกนำมาใช้งานทั้งเป็นตัวขยายและสวิตช์[22-24] จากคุณสมบัติดังกล่าวจึงได้มีการวิจัยและการพัฒนาการออกแบบวงจรรวม โดยใช้เทคโนโลยีซีมอสกันมากขึ้น เพื่อให้วงจรรวมดังกล่าวมีประสิทธิภาพในการทำงานสูงขึ้นและค่าใช้จ่ายในการสร้างวงจรถูก เมื่อเปรียบเทียบกับสิ่งประดิษฐ์สารกึ่งตัวประเภทอื่น ที่มีลักษณะการใช้งานแบบเดียวกัน ฉะนั้นจึงทำให้มอสทรานซิสเตอร์เป็นที่นิยมใช้ในการออกแบบวงจรรวมที่มีความสลับซับซ้อนมากขึ้น การออกแบบหน่วยความจำ (Memory) หน่วยประมวลผล (Microprocessor) เป็นต้น

2.2. โครงสร้างของมอสทรานซิสเตอร์

มอสทรานซิสเตอร์เป็นอุปกรณ์สารกึ่งตัวนำชนิดหนึ่ง ที่ใช้สนามไฟฟ้าในการควบคุมปริมาณการไหลของกระแสระหว่างขาคาเดรนและขาซอร์ส ซึ่งมอสทรานซิสเตอร์จะประกอบด้วยส่วนคาเดรน (Drain Region), ส่วนเกต (Gate Region), ส่วนซอร์ส (Source Region) และส่วนฐานรอง (Bulk Region) จากรูปที่ 2.1 แสดงรูปของมอสทรานซิสเตอร์แบบเอ็นชานเนลชนิด N-Channel โดยแต่ละส่วนมีหน้าที่การทำงานดังนี้

- ส่วนคาเดรน (Drain Region) เป็นบริเวณของสารกึ่งตัวนำที่ต่างชนิดกับฐานรอง แต่เป็นสารกึ่งตัวนำชนิดเดียวกันกับซอร์ส ซึ่งทำหน้าที่เป็นช่องทางไหลของกระแสที่มาจากส่วนซอร์ส
- ส่วนซอร์ส (Source Region) เป็นบริเวณของสารกึ่งตัวนำที่ต่างชนิดกันกับฐานรองหรือส่วนของฐานรอง จะทำหน้าที่เป็นแหล่งจ่ายประจุพาหะที่ทำให้เกิดกระแสไหลระหว่างคาเดรนกับขาซอร์ส (I_{DS})
- ส่วนเกต (Gate Region) เป็นพื้นที่เชื่อมอยู่ระหว่างส่วนคาเดรนกับส่วนซอร์สมีโครงสร้างทั่ว ๆ ไป ประกอบด้วยชั้นบนสุดเป็นโลหะตัวนำ ชั้นรองลงมาเป็นฉนวนได้แก่ออกไซด์ของสารกึ่งตัวนำที่ถูกใช้ในการสร้างและชั้นล่างสุดเป็นสารกึ่งตัวนำซึ่งใช้เป็นฐานรอง ส่วนเกตนี้จะทำหน้าที่เป็น ส่วนควบคุมประจุที่เคลื่อน จากส่วนซอร์สไปยังส่วนคาเดรน ตามความต้องการ

- ส่วนฐานรอง (Bulk region or substrate) ซึ่งเป็นสารกึ่งตัวนำที่ใช้เป็นฐานรองของช่องทางเดินกระแสโดยใช้กำหนดช่องทางเดินของกระแสในรูปของแรงดันแทreshold (Threshold Voltage; V_{th})



รูปที่ 2.1 แสดงโครงสร้างของมอสทรานซิสเตอร์

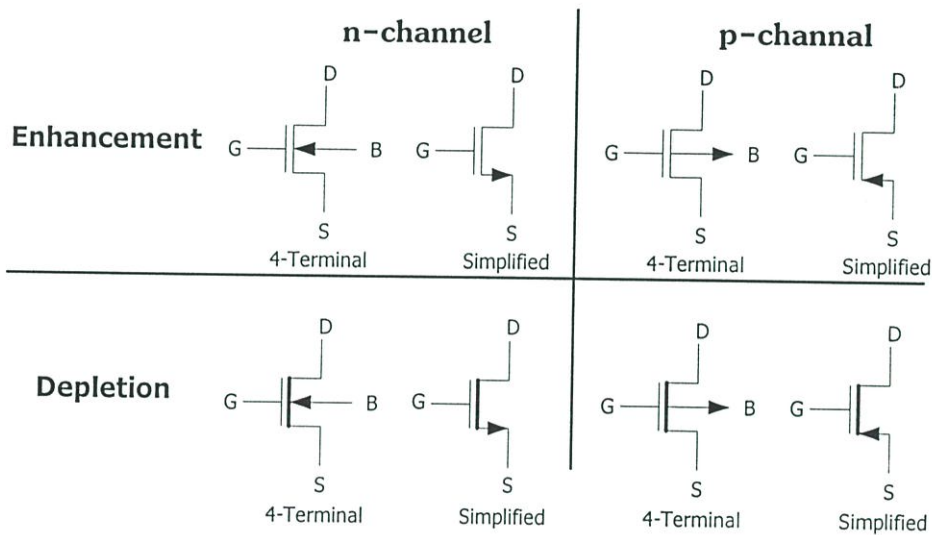
มอสทรานซิสเตอร์แบ่งออกเป็น 2 โหมด คือ เอ็นฮานซ์เมนท์โหมดมอสทรานซิสเตอร์ (Enhancement Mode) และดีพลีชันโหมดมอสทรานซิสเตอร์ (Depletion Mode) แต่ละแบบก็จะแบ่งออกเป็น ทรานซิสเตอร์แบบเอ็นมอส (N-Channel) และ ทรานซิสเตอร์แบบพีมอส (P-Channel) โดยปกติเราจะใช้งานของมอสเฟททรานซิสเตอร์ด้วยกัน 3 ขา คือ ขาเดรน ขาเกต และขาซอร์ส ส่วนขาฐานรอง หรือบริเวณฐานรอง (Substrate) นั้นจะถูกใช้ในการกำหนดค่าแรงดันแทreshold (Threshold voltage) ที่เป็นค่าคงที่ ซึ่งปกติจะต่อขาฐานรองเข้ากับขาซอร์สเพื่อให้ผลของแรงดันแทreshold มีค่าที่ต่ำที่สุดเท่ากับ V_{TO}

เอ็นแซนแนลเอ็นฮาร์นเมนท์โหมดมอสทรานซิสเตอร์ (N-Channel Enhancement Mode MOS Transistor) หมายถึง เอ็นแซนแนลมอสทรานซิสเตอร์ที่อยู่ในสภาวะปกติก่อนให้ไบอัสที่ขาเกต จะมีสารกึ่งตัวนำในบริเวณช่องทางเดินกระแสเป็นชนิดพี ดังนั้นในขณะที่ใช้งานจึงจำเป็นต้องเหนี่ยวนำให้สารกึ่งตัวนำชนิดพี ที่บริเวณช่องทางเดินกระแสให้เปลี่ยนเป็นสารกึ่งตัวนำชนิดเอ็น ก่อนโดยการให้แรงดันไฟฟ้าที่เกตเป็นบวกเมื่อเปรียบเทียบกับ ฐานรอง

เอ็นแซนแนลดีพลีชันโหมดมอสทรานซิสเตอร์ (N-Channel Depletion Mode MOS Transistor) หมายถึง เอ็นแซนแนลมอสทรานซิสเตอร์ที่อยู่ในสภาวะปกติก่อนให้ไบอัสที่เกตจะมีสารกึ่งตัวนำบริเวณช่องทางเดินกระแสเป็นชนิดเอ็น ทำให้เกิดการเชื่อมต่อเนื้อสารกึ่งตัวนำระหว่างส่วนซอร์สกับส่วนเดรน อันเป็นผลให้เกิดกระแสรั่วที่ขึ้นทันทีเมื่อมีความต่างศักย์ระหว่างส่วน

ตรงกับส่วนซอร์ส ในการควบคุมปริมาณกระแสคริปท์นี้ ทำได้โดยควบคุมแรงดันไฟฟ้าที่เกตเมื่อเปรียบเทียบกับฐานรองโดยเมื่อต้องการให้กระแสคริปท์เพิ่มขึ้นก็ควบคุมให้แรงดันที่เกต เป็นบวกเมื่อเทียบกับฐานรอง และเมื่อต้องการให้กระแสคริปท์ลดลงก็โดยการให้แรงดันไฟฟ้าที่เกต เป็นลบเมื่อเทียบกับ

พีเชนแนลเอ็นฮาร์ทเมนท์โหมดทรานซิสเตอร์ (P-Channel Enhancement Mode MOS Transistor) หมายถึงพีเชนแนลทรานซิสเตอร์ที่อยู่ในสภาวะปกติก่อนให้ไบแอสที่ส่วนเกต จะมีสารกึ่งตัวนำในบริเวณช่องทางเดินกระแสเป็นชนิดเอ็น ดังนั้นในขณะที่ใช้งานจึงจำเป็นต้องเหนี่ยวนำให้สารกึ่งตัวนำเอ็น ที่บริเวณช่องทางเดินกระแสให้เปลี่ยนเป็น สารกึ่งตัวนำชนิดพีก่อน โดยการให้แรงดันไฟฟ้าที่เกตเป็นลบ



รูปที่ 2.2 แสดงสัญลักษณ์ของมอสทรานซิสเตอร์

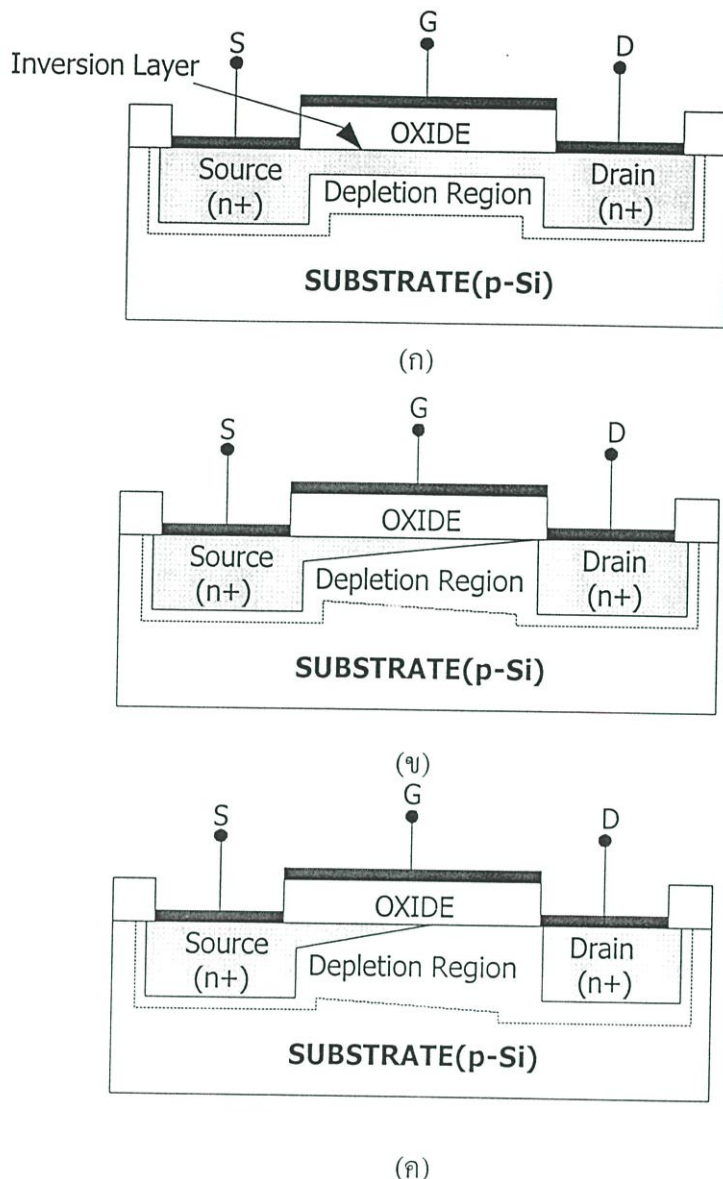
พีเชนแนลดีพลีทชันโหมดทรานซิสเตอร์ (P-Channel Depletion Mode MOS Transistor) หมายถึง พีเชนแนลทรานซิสเตอร์ ที่ในสภาวะปกติก่อนให้ไบแอสที่ส่วนเกตมีสารกึ่งตัวนำบริเวณช่องทางเดินกระแสเป็นชนิดพี ดังนั้นทำนองเดียวกับเอ็นเชนแนลดีพลีทชันโหมดทรานซิสเตอร์ คือ ทำให้เกิดการเชื่อมต่อเนื้อสารกึ่งตัวนำระหว่างส่วนซอร์สกับส่วนเดรนอันเป็นผลให้เกิดกระแสคริปท์ขึ้นทันทีเมื่อมีความต่างศักย์ระหว่าง ส่วนซอร์สกับส่วนเดรน โดยในการควบคุมปริมาณกระแสคริปท์ก็ทำได้โดยการควบคุมแรงดันไฟฟ้าที่เกต เมื่อเปรียบเทียบกับฐานรอง โดยเมื่อต้องการให้กระแสคริปท์เพิ่มขึ้นก็คือการควบคุมให้แรงดันที่เกตเป็นลบเมื่อเปรียบเทียบกับฐานรอง และเมื่อต้องการให้กระแสคริปท์ลดลงก็โดยการให้แรงดันไฟฟ้าที่เกตเป็นบวกเมื่อเปรียบเทียบกับฐานรอง นั่นเอง

ลักษณะทั่ว ๆ ไปของสัญลักษณ์ของมอสทรานซิสเตอร์ทั้ง 4 แบบ ดังแสดงไว้ดังรูปที่ 2.2 ซึ่งจะเห็นว่าสัญลักษณ์ของมอสทรานซิสเตอร์ตัวเดียว ๆ ทั่วไปจะลากเส้นเชื่อมต่อถึงกันระหว่างขาเดรนกับซอร์สและมีเพียง 3 ขา โดยแยกมอสทรานซิสเตอร์แบบเอ็นฮาร์นเมนท์โหมดกับคิพลิทชันโหมดออกจากกันคือสัญลักษณ์ของคิพลิทชันโหมดจะถูกลากเส้นระหว่าง ขาเดรนและซอร์สเป็นเส้นทึบแต่สัญลักษณ์ของเอ็นฮาร์นเมนท์โหมดจะถูกลากเส้นระหว่างขาเดรน และ ขาซอร์สเป็นเส้นปกติ

2.3 การทำงานของมอสทรานซิสเตอร์

การนำมอสทรานซิสเตอร์ไปใช้งานนั้นต้องทำการกำหนดจุดการทำงานให้เหมาะสม ซึ่งในที่นี้จะศึกษาคุณสมบัติการทำงานในแต่ละช่วงเวลาการทำงานของมอสทรานซิสเตอร์ดังนี้ โดยเป็นที่ทราบกันอยู่แล้วว่า ในการควบคุมกระแสที่ไหลในช่องทางเดินกระแสของมอสทรานซิสเตอร์นั้น จะทำได้โดยการป้อนแรงดันไฟฟ้าที่บริเวณเกตของมอสทรานซิสเตอร์ ในที่นี้จะยกตัวอย่างการกำหนดจุดการทำงานของมอสทรานซิสเตอร์แบบเอ็นฮาร์นเมนท์โหมดดังรูปที่ 2.3 เป็นการกำหนดจุดการทำงานให้กับมอสทรานซิสเตอร์

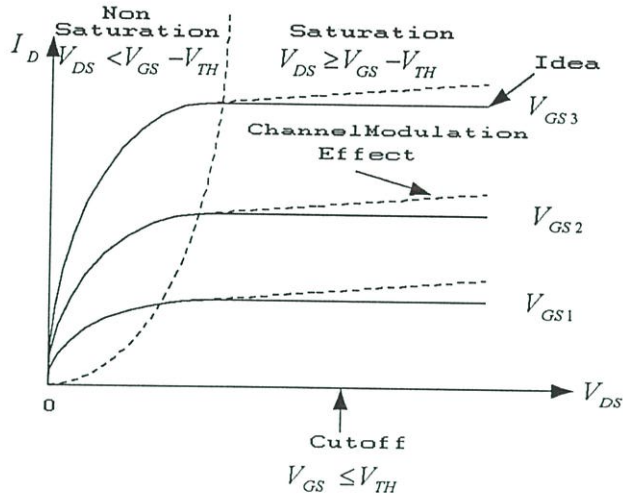
จากรูปที่ 2.3 (ก) จะเห็นว่าเป็นการสร้างช่องทางเดินกระแสให้เกิดขึ้น โดยการป้อนกันแรงดันค่าบวกเข้าที่เกตเทียบกับซอร์สในที่นี้ยกตัวอย่างกรณีขาซอร์สเชื่อมต่อกับฐานรอง ทำให้เกิดการเรียงตัวของประจุลบที่บริเวณช่องทางเดินกระแส ดังนั้นทำให้เกิดการเชื่อมต่อกันระหว่างส่วนเดรนและซอร์สที่เป็นสารเอ็นทีมีพาหะข้างมากเป็นประจุลบหรืออิเล็กตรอน ซึ่งค่าของแรงดันที่เกตเทียบกับซอร์สที่เพียงพอที่จะทำให้เกิดช่องทางเดินของกระแสได้นั้นจะถูกเรียกว่า แรงดัน แทรชโฮลด์ (Threshold Voltage : V_{th}) โดยการป้อนแรงดันบวกเข้าที่บริเวณระหว่างขาเกตเทียบกับขาซอร์ส และเมื่อป้อนแรงดันค่าบวกน้อย ๆ ($V_{DS} < V_{GS} - V_{th}$) เข้าที่ขาเดรนเทียบกับขาซอร์สทำให้เกิดความต่างศักย์ขึ้นระหว่างขั้วทั้งสอง ซึ่งจะมีกระแสเดรนไหลผ่านช่องทางเดินกระแสจากขาเดรนไปยังขาซอร์ส โดยคุณสมบัติของกระแสเดรน (I_D) เมื่อเทียบกับแรงดันค่าน้อย ๆ ที่ตกคร่อมระหว่างขาเดรนและซอร์ส (V_{DS}) จะเป็นแบบเชิงเส้น ซึ่งลักษณะการทำงานของมอสทรานซิสเตอร์ช่วงนี้เป็นแบบความต้านทานเชิงเส้น ที่ถูกควบคุมโดยแรงดันที่ขาเกตเทียบกับซอร์ส (V_{GS}) จากรูปที่ 2.3 (ข) เมื่อปรับแรงดันที่ตกคร่อมระหว่างขาเดรนและซอร์ส (V_{DS}) เพิ่มขึ้นเรื่อย ๆ และคงค่าแรงดันที่บริเวณขาเกตเทียบกับขาซอร์สให้มีค่ามากกว่าแรงดันขีดเริ่มไว้ $V_{GS} > V_{th}$ ค่าหนึ่งไว้ จะเห็นว่าลักษณะของช่องทางเดินกระแสจะเปลี่ยนไปโดยจะมีลักษณะที่ลาดเอียงไปทางส่วนของซอร์สซึ่งช่องทางเดินกระแสทางด้านขาเดรนจะแคบขึ้นเรื่อยๆ จนถึงจุดที่เรียกว่าจุดพรินท์ออฟ (Pinch off) โดยที่จุดนี้จะมีค่า $V_{GS} - V_{DS} = V_{th}$ หรือ $V_{DS} = V_{GS} - V_{th}$



รูปที่ 2.3 แสดงการสร้างช่องทางเดินกระแสให้กับมอสทรานซิสเตอร์แบบ N-Channel เอ็นฮาร์นเมนท์โหมด

และรูปที่ 2.3 (ค) เมื่อค่าของแรงดัน V_{DS} เพิ่มขึ้นไปอีกจนกระทั่งมีค่า $V_{DS} > V_{GS} - V_{th}$ ในกรณีนี้แรงดันที่ตกคร่อมแซนแนลที่ปลายด้านเดรนมีค่าสูงกว่า $V_{GS} - V_{th}$ จะทำให้เกิดสภาวะพินช้ออฟ กล่าวคือ แซนแนลที่เป็นช่องทางเดินกระแสจะขาดออกเริ่มจากบริเวณด้าน เดรนทั้งนี้เนื่องจากไม่มีสนามไฟฟ้าจะมาเหนี่ยวนำให้มีการสะสมของประจุลบ เพื่อทำหน้าที่เป็นแซนแนล ดังนั้นช่องทางเดินกระแสจึงขาดออกจากกันแต่ก็ยังมีกระแสแพร่กระแส (Diffusion Current) อยู่จากส่วนของซอร์สไปยังเดรน ซึ่งช่องทางเดินกระแสดังกล่าวจะมีคุณสมบัติเหมือนค่าความต้านทานสูงและคล้ายกับเป็นแหล่งจ่ายกระแสที่คงที่แม้ว่า V_{DS} จะมีค่าเพิ่มขึ้นก็ตาม

จากคุณสมบัติการทำงานเมื่อกำหนดจุดการทำงานค่าต่าง ๆ ให้มอสทรานซิสเตอร์ที่กล่าวมาแล้วข้างต้น จะเห็นว่าเราสามารถที่จะกำหนดช่วงการทำงานของมอสทรานซิสเตอร์โดยดูได้จากกราฟรูปที่ 2.4 ดังนี้



รูปที่ 2.4 แสดงคุณสมบัติของมอสทรานซิสเตอร์ในแต่ละช่วงการทำงาน

ช่วงแรกคือช่วงที่แรงดัน $V_{GS} < V_{DS}$ ซึ่งช่วงการทำงานนี้มอสทรานซิสเตอร์จะไม่ทำงาน (Cut-off Region) เป็นผลให้ค่ากระแสเดรนมีค่าเป็นศูนย์

$$I_D = 0, V_{GS} < V_{th} \quad (2.1)$$

ช่วงต่อมาคือช่วงที่ $V_{GS} > V_{th}$ และ $0 < V_{DS} < (V_{GS} - V_{th})$ ซึ่งมอสทรานซิสเตอร์จะเริ่มนำกระแสโดยสมการกระแสเดรนจะเป็น

$$I_D (lin) = \frac{\mu_n \cdot C_{ox}}{2} \cdot \frac{W}{L} \cdot [2 \cdot (V_{GS} - V_T(V_{SB})) \cdot V_{DS} - V_{DS}^2] \quad (2.2)$$

โดยเรียกระแสเดรนในช่วงนี้ว่าช่วงไม่อิ่มตัว (Non-Saturation Region) หรือช่วงการทำงานที่เป็นเชิงเส้น (Linear Region หรือ Triode Region) การทำงานของมอสทรานซิสเตอร์ในช่วงการทำงานนี้แสดงดังสมการที่ (2.2) จะเห็นว่าถ้าค่าแรงดันระหว่างเดรนและซอร์ส (V_{DS}) มีค่าน้อย ๆ จะทำให้ค่าของกระแสเดรน (I_D) มีความเป็นเชิงเส้นเมื่อเทียบกับแรงดันระหว่างเดรนและซอร์ส (V_{DS}) ดังรูปที่ 2.4 และเส้นกราฟจะโค้งขึ้นเรื่อย ๆ ตามค่าของแรงดันระหว่างเดรนและซอร์ส (V_{DS}) ที่เพิ่มขึ้น ซึ่งเป็นผลมาจากความต้านทานบริเวณช่องทางเดินของกระแสที่เพิ่มขึ้นในขณะที่เพิ่มแรงดันระหว่างเดรนและซอร์ส (V_{DS}) โดยการเปลี่ยนรูปร่างของช่องทางเดินกระแสที่เป็นลักษณะลาดเอียงและเล็ก ขึ้นในบริเวณใกล้กับส่วนเดรนก็จะทำให้เกิดช่วงต่อมาอีกช่วงหนึ่งคือช่วง

ที่ $V_{GS} > V_{th}$ และ $V_{DS} \geq V_{GS} - V_{th}$ ซึ่งเรียกช่วงการทำงานนี้ว่าช่วงอิ่มตัว (Saturation region) โดยสามารถเขียนสมการกระแสได้ดังนี้

$$I_D(sat) = \frac{\mu_n \cdot C_{ox}}{2} \cdot \frac{W}{L} \cdot (V_{GS} - V_T(V_{SB}))^2 \cdot (1 + \lambda \cdot V_{DS}) \quad (2.3)$$

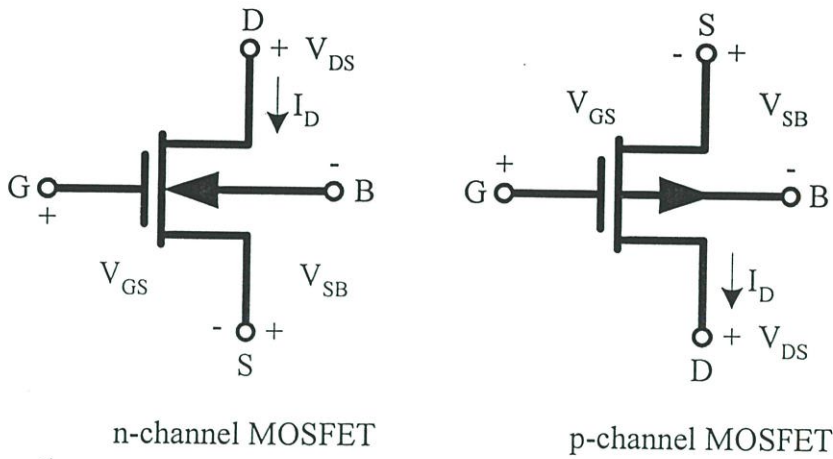
โดยที่

$$V_T(V_{SB}) = V_{TO} + \gamma \cdot \left(\sqrt{|2\phi_F| + V_{SB}} - \sqrt{|2\phi_F|} \right) \quad (2.4)$$

| | | |
|-------|---------------|--|
| เมื่อ | I_D | คือกระแสเดรน (Drain current) |
| | V_{GS} | คือแรงดันไฟฟ้าระหว่างเกตกับซอร์ส (Gate – Source voltage) |
| | V_{DS} | คือแรงดันไฟฟ้าระหว่างเดรนกับซอร์ส (Drain – Source voltage) |
| | $V_T(V_{SB})$ | คือแรงดันเทรชโวลต์เมื่อแรงดันระหว่างซอสและซบสเตรทไม่เป็นศูนย์ |
| | μ_n | คือค่าความสภาพคล่องตัวของอิเล็กตรอน (Electron mobility) |
| | C | คือค่าความจุต่อหน่วยพื้นที่ของเกตอ็อกไซด์ (Oxide capacitance) |
| | W | คือความกว้างของแชนแนล (Channel width) |
| | L | คือความยาวของแชนแนล (Channel length) |
| | V_{th} | คือแรงดันเทรชโวลต์ (Threshold voltage) |
| | λ | คือแชนแนลเลนจัมมอดูเลชันพารามิเตอร์ (Channel length modulation ตัวแปร) |

จากรูปกราฟที่แสดงในรูปที่ 2.4 เมื่อทำการเพิ่มแรงดันระหว่างเดรนและซอร์ส (V_{DS}) จากศูนย์จนถึงจุดพินช์ออฟ (Pinch Off) จะทำให้มอสทรานซิสเตอร์ทำงานในช่วงอิ่มตัว (Saturation Region) ดังสมการที่ (2.3) จะเห็นว่าถ้าไม่คิดผลของ แชนแนลเลนจัมมอดูเลชันพารามิเตอร์ (Channel length modulation ; λ) ค่าของกระแสเดรน (I_D) จะไม่ขึ้นกับแรงดันที่ตกคร่อมระหว่างเดรนและซอร์ส (V_{DS}) ซึ่งรูปกราฟในช่วงอิ่มตัว (Saturation Region) ในรูปที่ 2.4 นั้นควรที่จะเป็นเส้นตรงที่มีความชันเป็นศูนย์ แต่เนื่องจากในความเป็นจริงแล้วในการทำงานของมอสทรานซิสเตอร์จะเกิดผลของแชนแนลเลนจัมมอดูเลชันพารามิเตอร์ ดังนั้นรูปกราฟการทำงานในช่วงอิ่มตัว (Saturation Region) จึงมีความชันเล็กน้อย เพื่อให้่ายต่อการวิเคราะห์และการคำนวณ การออกแบบจะประมาณให้ผลของแชนแนลเลนจัมมอดูเลชันพารามิเตอร์มีค่าเท่ากับศูนย์

จากลักษณะของทรานซิสเตอร์ n-channel MOSFET และ ทรานซิสเตอร์ p-channel MOSFET ดังในรูปที่ 2.5 แสดงข้อของแรงดันและกระแสของทรานซิสเตอร์แบบเอ็นมอส และ พีมอส สามารถสรุปเพื่อเขียนสมการกระแส-แรงดันได้ดังนี้



รูปที่ 2.5 แสดงขั้วของแรงดันและกระแสของทรานซิสเตอร์แบบเอ็นมอส และ พีมอส

สมการกระแส-แรงดันของทรานซิสเตอร์ n-channel MOSFET

$$I_D = 0, \quad \text{เมื่อ} \quad V_{GS} < V_T \quad (2.5)$$

$$I_D(\text{lin}) = \frac{\mu_n \cdot C_{ox}}{2} \cdot \frac{W}{L} \cdot [2 \cdot (V_{GS} - V_T(V_{SB})) \cdot V_{DS} - V_{DS}^2] \quad \text{เมื่อ} \quad \begin{matrix} V_{GS} \geq V_T \\ V_{DS} < V_{GS} - V_T \end{matrix} \quad (2.6)$$

$$I_D(\text{sat}) = \frac{\mu_n \cdot C_{ox}}{2} \cdot \frac{W}{L} \cdot (V_{GS} - V_T(V_{SB}))^2 \cdot (1 + \lambda \cdot V_{DS}) \quad \text{เมื่อ} \quad \begin{matrix} V_{GS} \geq V_T \\ V_{DS} \geq V_{GS} - V_T \end{matrix} \quad (2.7)$$

สมการกระแส-แรงดันของทรานซิสเตอร์ p-channel MOSFET

$$I_D = 0, \quad \text{เมื่อ} \quad V_{GS} > V_T \quad (2.8)$$

$$I_D(\text{lin}) = \frac{\mu_p \cdot C_{ox}}{2} \cdot \frac{W}{L} \cdot [2 \cdot (V_{GS} - V_T(V_{SB})) \cdot V_{DS} - V_{DS}^2] \quad \text{เมื่อ} \quad \begin{matrix} V_{GS} \leq V_T \\ V_{DS} > V_{GS} - V_T \end{matrix} \quad (2.9)$$

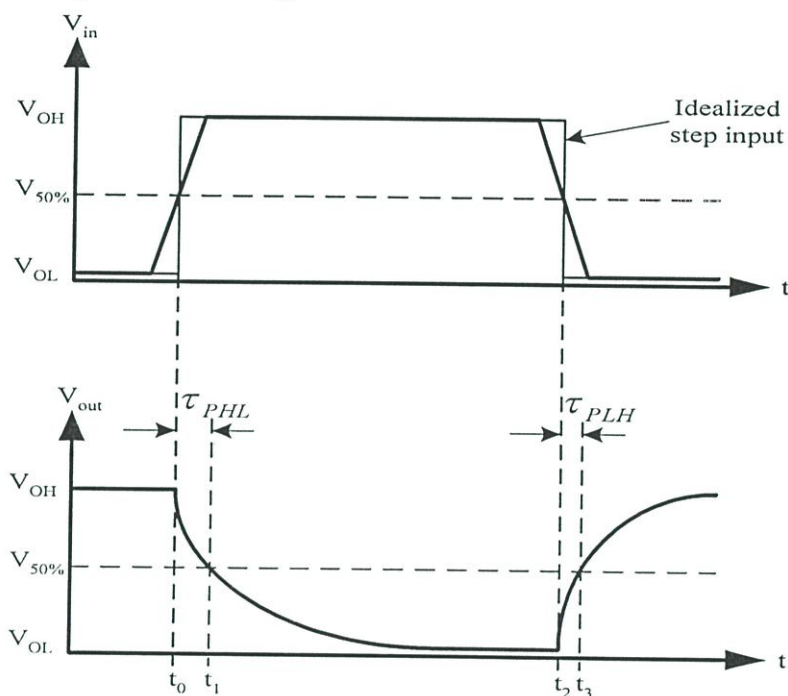
$$I_D(\text{sat}) = \frac{\mu_p \cdot C_{ox}}{2} \cdot \frac{W}{L} \cdot (V_{GS} - V_T(V_{SB}))^2 \cdot (1 + \lambda \cdot V_{DS}) \quad \text{เมื่อ} \quad \begin{matrix} V_{GS} \leq V_T \\ V_{DS} \leq V_{GS} - V_T \end{matrix} \quad (2.10)$$

2.4 การหาค่าหน่วยเวลา

วิธีการหาค่าหน่วยเวลาที่ใช้กันอย่างแพร่หลาย[22] คือรูปคลื่นสัญญาณทางอินพุตและเอาต์พุตของวงจรรีจิสเตอร์ ดังแสดงในรูปที่ 2.6 การหาค่าหน่วยเวลา τ_{PHL} และ τ_{PLH} เป็นค่าหน่วยเวลาที่เทียบระหว่างสัญญาณทางอินพุตและเอาต์พุตที่สภาวะเปลี่ยนจาก High เป็น Low และ Low เป็น High ตามลำดับ โดยมีนิยามดังนี้ τ_{PHL} เป็นค่าหน่วยเวลาเทียบระหว่างช่วงเปลี่ยนที่แรงดัน 50% ของขาขึ้นทางอินพุตกับช่วงเปลี่ยนที่แรงดัน 50% ของขาลงทางเอาต์พุต คล้ายคือกันนี้ τ_{PLH} เป็นนิยามค่าหน่วยเวลาเทียบระหว่างช่วงเปลี่ยนที่แรงดัน 50% ของขาลงทางอินพุตกับช่วงเปลี่ยนที่แรงดัน 50% ของขาขึ้นทางเอาต์พุต

เพื่อให้ง่ายขึ้นในการวิเคราะห์และเขียนสมการคำนวณเวลา สัญญาณรูปคลื่นทางอินพุตจะถูกสมมุติเป็นรูปคลื่นสี่เหลี่ยมทางทฤษฎีที่มีค่าหน่วยเวลาทางขาขึ้นและขาลงเป็นศูนย์ ภายใต้ข้อสมมุติฐาน τ_{PHL} เป็นค่าหน่วยเวลาที่ได้จากแรงดันทางเอาต์พุตที่เริ่มลดลงจาก V_{OH} ไปหาระดับแรงดัน $V_{50\%}$ และ τ_{PLH} เป็นค่าหน่วยเวลาที่ได้จากแรงดันทางเอาต์พุตที่เริ่มเพิ่มขึ้นจาก V_{OL} ไปหาระดับแรงดัน $V_{50\%}$ จากนั้นสามารถเขียนสมการ $V_{50\%}$ ได้ดังนี้

$$V_{50\%} = V_{OL} + \frac{1}{2}(V_{OH} - V_{OL}) = \frac{1}{2}(V_{OL} + V_{OH}) \quad (2.11)$$



รูปที่ 2.6 แสดงรูปคลื่นสัญญาณทางอินพุตและเอาต์พุตของวงจรอินเวอร์เตอร์ และนิยามค่าหน่วยเวลาต่างๆ โดยที่สัญญาณทางอินพุตเป็นสัญญาณสี่เหลี่ยมทางทฤษฎี

ดังนั้นค่าหน่วยเวลา τ_{PHL} และ τ_{PLH} จากรูปที่ 2.6 ได้ดังนี้

$$\begin{aligned} \tau_{PHL} &= t_1 - t_0 \\ \tau_{PLH} &= t_3 - t_2 \end{aligned} \quad (2.12)$$

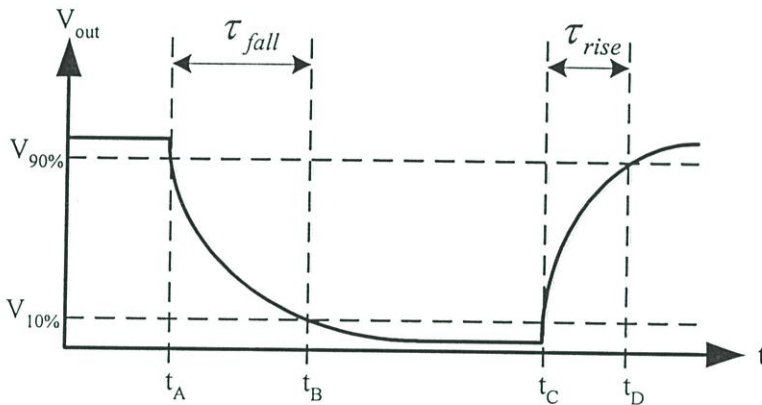
ค่าเฉลี่ยของค่าหน่วยเวลา τ_p ที่อยู่ในรูป อินเวอร์เตอร์ ค่าเฉลี่ยเวลาสำหรับสัญญาณทางอินพุตที่มีค่าหน่วยโดยผ่านวงจรอินเวอร์เตอร์

$$\tau_p = \frac{\tau_{PHL} + \tau_{PLH}}{2} \quad (2.13)$$

ในรูปที่ 2.7 เป็นการให้นิยามค่าห้วงเวลาทั้งทางขาขึ้นและขาลงของแรงดันทางเอาต์พุต ซึ่งค่าห้วงเวลาขาขึ้น τ_{rise} เป็นช่วงเวลาของแรงดันทางเอาต์พุตที่เพิ่มจากระดับแรงดัน $V_{10\%}$ จนถึงระดับแรงดัน $V_{90\%}$ คล้ายคือกันนี้ ค่าห้วงเวลาขาลง τ_{fall} เป็นช่วงเวลาของแรงดันทางเอาต์พุตที่ลดลงจากระดับแรงดัน $V_{90\%}$ จนถึงระดับแรงดัน $V_{10\%}$ และระดับแรงดัน $V_{10\%}$ และ $V_{90\%}$ มีสมการดังนี้

$$V_{10\%} = V_{OL} + 0.1 \cdot (V_{OH} - V_{OL}) \quad (2.14)$$

$$V_{90\%} = V_{OL} + 0.9 \cdot (V_{OH} - V_{OL}) \quad (2.15)$$



รูปที่ 2.7 ช่วงเวลาขาขึ้นและขาลงของแรงดันเอาต์พุต

ดังนั้นช่วงเวลาขาขึ้นและขาลงของแรงดันเอาต์พุตสามารถหาได้จากรูปที่ 2.7 ดังนี้

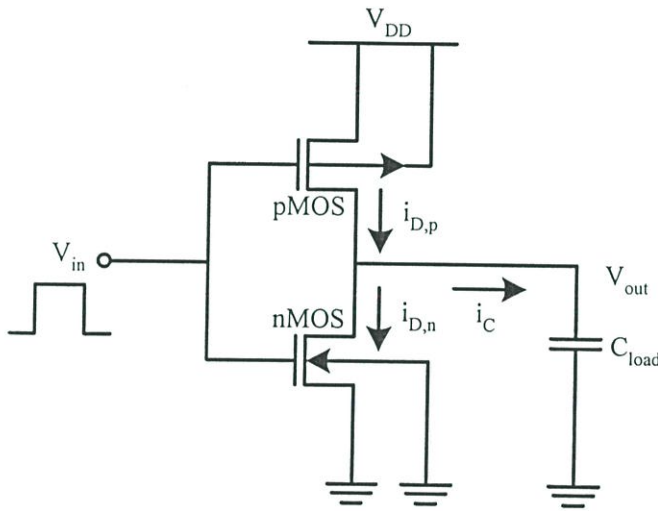
$$\begin{aligned} \tau_{fall} &= t_B - t_A \\ \tau_{rise} &= t_D - t_C \end{aligned} \quad (2.16)$$

หมายเหตุ : บางนิยามเกี่ยวกับค่าห้วงเวลาใช้ที่ระดับแรงดัน 20% และ 80% ก็มี

2.5 การหาค่ากำลังงานสูญเสีย

ในวงจรซีมอสจะแบ่งกำลังงานสูญเสียอยู่สองรูปแบบที่เรียกว่า Static และ Dynamic power dissipation ซึ่ง Static power dissipation หรือ DC power dissipation จะเกิดขึ้นเมื่อวงจรซีมอสอินเวอร์เตอร์ ทำงานในช่วง Steady-State ($V_{out} = V_{OH}$ and $V_{out} = V_{OL}$) แต่วงจรซีมอสจะไม่ดึงกระแสจากแหล่งจ่ายไฟเลี้ยง ฉะนั้นค่า DC power dissipation จึงไม่จำเป็นต้องคำนึงถึงเพราะมันมีค่าน้อยมากๆ ส่วนค่า dynamic power dissipation ในวงจร ซีมอส อินเวอร์เตอร์ เกิดขึ้นระหว่างสภาวะ การสวิตช์ ของโหนดคาปาซิเตอร์ทางเอาต์พุตในการเก็บประจุ และ คลายประจุ

พิจารณาวงจรซีมอสอินเวอร์เตอร์ ในรูปที่ 2.8 สมมุติแรงดันทางอินพุตเป็นรูปคลื่นสี่เหลี่ยมทางทฤษฎี โดยที่ไม่คำนึงถึงค่าหน่วงเวลาทั้งทางขาขึ้นและขาลง โดยทั่วไปรูปสัญญาณทางด้านอินพุตและเอาต์พุตและรูปคลื่นกระแสของโหลดคาปาซิเตอร์ที่แสดงในรูปที่ 2.9 เมื่อแรงดันทางอินพุตสวิตช์ จาก Low ไปหา High ทรานซิสเตอร์แบบพีมอส ในวงจรจะไม่ทำงาน แต่ทรานซิสเตอร์แบบเอ็นมอส เริ่มนำกระแส ในระหว่างเฟสนี้ โหลดคาปาซิเตอร์ C_{load} จะคายประจุโดยผ่านทางทรานซิสเตอร์แบบเอ็นมอส ดังนั้นกระแสของโหลดคาปาซิเตอร์จึงเท่ากับกระแสเดรนของทรานซิสเตอร์แบบเอ็นมอส เมื่อแรงดันทางอินพุตสวิตช์ จาก High ไปหา Low ทรานซิสเตอร์แบบเอ็นมอส ในวงจรจะหยุดทำงาน แต่ทรานซิสเตอร์แบบพีมอส เริ่มนำกระแส ในระหว่างเฟสนี้ โหลดคาปาซิเตอร์ C_{load} ก็จะเริ่มเก็บประจุโดยผ่านทางทรานซิสเตอร์แบบพีมอส ฉะนั้นกระแสของโหลดคาปาซิเตอร์เท่ากับกระแสเดรนของทรานซิสเตอร์แบบพีมอส



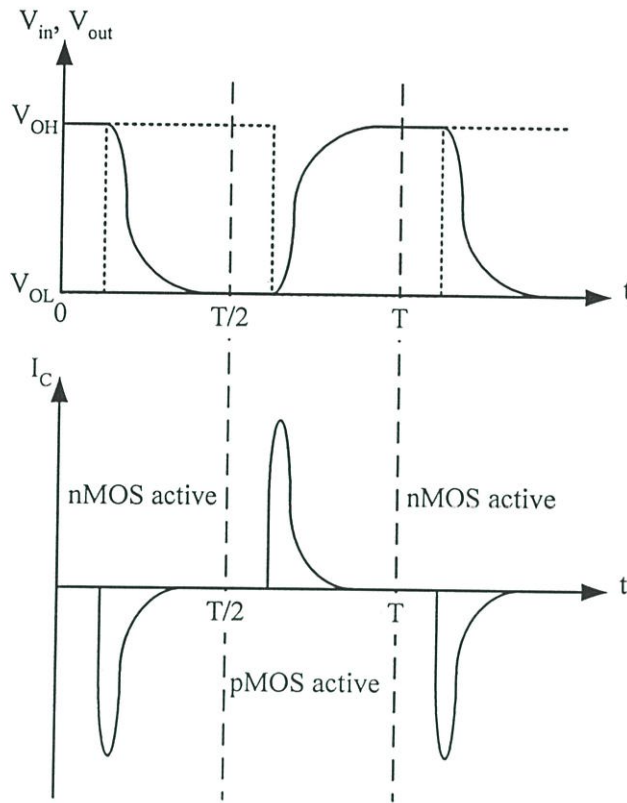
รูปที่ 2.8 วงจรซีมอสอินเวอร์เตอร์ ที่นำไปใช้ในการวิเคราะห์หา Dynamic power dissipation

สมมุติว่า T เป็นคาบเวลาหนึ่งคาบของรูปคลื่นสัญญาณทางอินพุตและเอาต์พุต ฉะนั้นค่าเฉลี่ย power dissipation ของหลายๆอุปกรณ์ในหนึ่งคาบเวลาสามารถหาได้ดังนี้

$$P_{avg} = \frac{1}{T} \int_0^T V(t) \cdot i(t) dt \quad (2.17)$$

ซึ่งระหว่างการสวิตช์ของทรานซิสเตอร์แบบเอ็นมอส และ พีมอส ในวงจรซีมอสอินเวอร์เตอร์ นำกระแสสำหรับทุกๆครั้งหนึ่งของคาบเวลา ดังนั้นค่าเฉลี่ย power dissipation ของ

วงจรมอสอินเวอร์เตอร์ สามารถคำนวณหาค่า power ที่ต้องการได้จากการเก็บประจุ และ กระจายประจุของโหลดคาปาซิเตอร์



รูปที่ 2.9 รูปคลื่นสัญญาณทางอินพุตและเอาต์พุต และ รูปคลื่นกระแสของคาปาซิเตอร์ ระหว่างการสวิตช์ ของวงจรมอสอินเวอร์เตอร์

$$P_{avg} = \frac{1}{T} \left[\int_0^{T/2} V_{out} \left(-C_{load} \frac{dV_{out}}{dt} \right) dt + \int_{T/2}^T (V_{DD} - V_{out}) \left(C_{load} \frac{dV_{out}}{dt} \right) dt \right] \quad (2.18)$$

การคำนวณ Integrate ในสมการที่ (2.17) เราจะได้

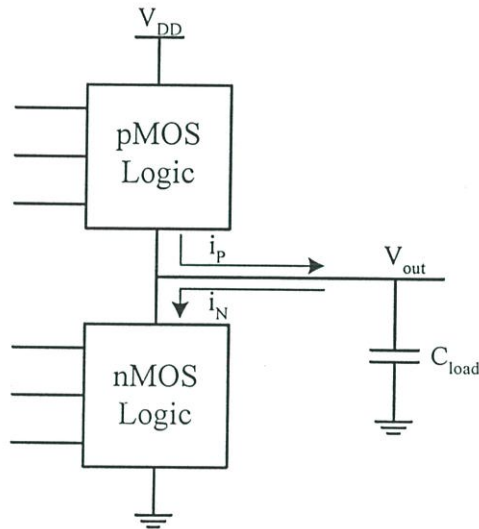
$$P_{avg} = \frac{1}{T} \left[\left(-C_{load} \frac{V_{out}^2}{2} \right) \Big|_0^{T/2} + \left(V_{DD} \cdot V_{out} \cdot C_{load} - \frac{1}{2} C_{load} V_{out}^2 \right) \Big|_{T/2}^T \right] \quad (2.19)$$

$$P_{avg} = \frac{1}{T} C_{load} V_{DD}^2 \quad (2.20)$$

ซึ่ง $f = \frac{1}{T}$ จากนั้นสามารถเขียนได้ดังนี้

$$P_{avg} = C_{load} V_{DD}^2 \cdot f \quad (2.21)$$

เห็นได้ชัดเจนว่าค่าเฉลี่ย Power dissipation ของวงจรมอสอินเวอร์เตอร์ เป็นอัตราส่วนกับความถี่การสวิตช์ f ฉะนั้น ข้อดีที่ใช้กำลังงานต่ำของวงจรมอสจึงเป็นจุดเด่นเพื่อการใช้งานทางด้านความเร็วสูง ซึ่งความถี่ในการสวิตช์ ก็จะสูงด้วย ทั้งหมดที่ได้กล่าวมานั้นค่าเฉลี่ย Power dissipation จะขึ้นอยู่กับลักษณะทั้งหมดของทรานซิสเตอร์และขนาดของทรานซิสเตอร์ เพราะนั้นค่าหนึ่งเวลาในการสวิตช์ จะเกิดขึ้นในกรณีที่ให้ผลรวมค่า Power consumption ระหว่างสถานะการสวิตช์ เหตุผลที่เป็นเช่นนี้ก็เพราะกำลังงานที่เกิดขึ้นในการสวิตช์ นั้นเป็นกำลังงานที่สูญเสีย จะเพราะการเก็บประจุและคลายประจุของคาปาซิเตอร์ทางเอาต์พุตจากค่า V_{OL} ไปหาค่า V_{OH} และ ความผิดพลาดในขบวนการสร้าง



รูปที่ 2.10 วงจรมอส Logic โดยทั่วไป

สำหรับเหตุผลนี้การเขียนสมการกำลังงานที่เกิดจากการสวิตช์ ของวงจรมอสอินเวอร์เตอร์ พร้อมทั้งนำไปใช้ได้ในทุกกรณีทั่วไปของทุกวงจรมอส ดังแสดงในรูปที่ 2.10 โดยทั่วไปวงจรมอส Logic จะประกอบด้วย nMOS logic block อยู่ระหว่างโหนดเอาต์พุตกับกราว และ pMOS logic block อยู่ระหว่างโหนดเอาต์พุตกับแรงดันไฟเลี้ยง V_{DD}

ในกรณีวงจรมอส อินเวอร์เตอร์ ทั่วไป ทั้งส่วน pMOS block หรือ nMOS block สามารถนำกระแสโดยที่ขึ้นอยู่กับสัญญาณทางอินพุตแต่ไม่ใช้เวลาเดียวกัน ดังนั้นกำลังงานสูญเสียที่เกิดจากการสวิตช์ เป็นการสูญเสียที่เกิดจากการเก็บประจุและคลายประจุของคาปาซิเตอร์ทางเอาต์พุต

สรุปผลโดยรวม ถ้าค่าคาปาซิเตอร์ทั้งหมดที่อยู่ภายในวงจรมีค่ามาก ที่โหนดเอาต์พุตจะทำให้เกิดผลกระทบกับประสิทธิภาพโดยรวมของวงจรมอสด้วย ถ้าแรงดันเอาต์พุตแกว่งในช่วง 0 ถึง V_{DD} และถ้ารูปคลื่นสัญญาณทางอินพุตเป็นรูปคลื่นสี่เหลี่ยมทางทฤษฎีค่าเฉลี่ย switching power dissipation สามารถแสดงได้ในสมการที่ (2.21) จะใช้ได้ในทุกๆวงจรมอส Logic

หมายเหตุ ภายใต้เงื่อนไขที่เป็นจริง เมื่อรูปคลื่นสัญญาณทางอินพุต step input ไม่เป็นอย่าง ทฤษฎี และค่าหน่วยเวลาทั้งทางขาขึ้นและขาลงไม่เป็น 0 สำหรับตัวอย่างทั้ง nMOS และ pMOS ทรานซิสเตอร์จะนำกระแสพร้อมกันซึ่งเป็นผลรวมของกระแสที่เกิดขึ้นระหว่างการสวิตช์ นี้เรียกว่า กระแสลัดวงจร ซึ่งในกรณีนี้ทรานซิสเตอร์จะนำกระแสจากไฟเลี้ยง V_{DD} ไปหากราว ฉะนั้นค่า กำลังงานสูญเสียที่เกิดขึ้นในเวลาวงจร Short circuit ไม่สามารถคำนวณตามสมการที่ (2.21) ดัง ข้างบนได้ ซึ่งกระแสที่เกิดจากการ short circuit ไม่ได้ทำให้เกิดการเก็บประจุหรือคลายประจุของคาปาซิเตอร์ทางเอาท์พุท เราจำเป็นต้องรู้ค่ากำลังงานสูญเสียในส่วนนี้ด้วยเพราะจะสามารถอธิบาย ลักษณะที่ไม่เป็นไปตามเงื่อนไขทางทฤษฎี ถ้าค่าโหนดคาปาซิเตอร์มีค่ามากขึ้น ในทางตรงกันข้าม ค่ากำลังงานสูญเสียที่เกิดจากการ Short circuit นี้ไม่จำเป็นต้องคำนึงถึงเพราะจะมีค่าน้อยมากๆถ้า เปรียบเทียบกับกำลังงานสูญเสียที่เกิดจากการเก็บประจุและคลายประจุของคาปาซิเตอร์

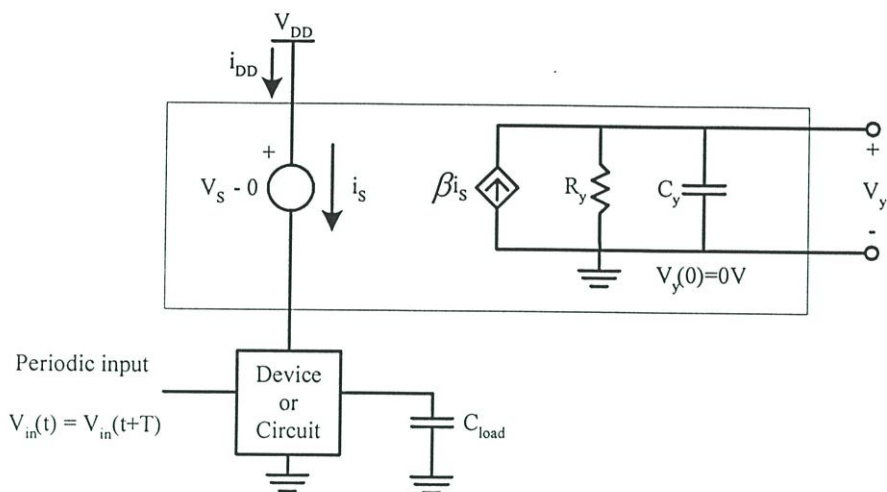
2.5.1 การจำลองวิธีการวัดกำลังงานสูญเสียของวงจร

การจำลองการทำงานของวงจรเพื่อหาค่าเฉลี่ยกำลังงานสูญเสียของวงจรที่สร้างเอง (ซึ่งรวม เอาทั้งผลที่เกิดจาก short circuit และ กระแสรั่วไหล) ภายใต้เงื่อนไขการทำงานจริง[22] อิงตาม สมการที่ (2.17) ค่าเฉลี่ยของกำลังงานสูญเสียของทุกอุปกรณ์ หรือ วงจร ที่ป้อนด้วยรูป คลื่นสัญญาณทางอินพุตสามารถหาได้จากการ Integrate แรงดันตามเวลา t และ กระแสตามเวลา t อยู่ในหนึ่งช่วงรูปคลื่นสัญญาณ ถ้าเราจำเป็นต้องหาค่าเฉลี่ย P_{avg} ที่ดึงจากแหล่งจ่ายไฟเลี้ยงในหนึ่งคาบ สัญญาณ ปัญหาที่เกิดขึ้นก็คือการลดค่าเวลาเฉลี่ยของกระแสจากแหล่งจ่ายไฟเลี้ยง ซึ่งแหล่งจ่ายไฟ เลี้ยงเป็นค่าคงที่

การนำใช้รูปแบบการจำลองการทำงาน[22] ที่เรียกว่า power meter เราสามารถแสดงค่า กำลังงานสูญเสียเฉลี่ยของอุปกรณ์หรือ วงจรที่เรากำหนดเองที่มีสัญญาณทางอินพุตหนึ่งคาบเวลา ด้วยวิธี transient circuit จำลองการทำงาน พิจารณาโครงสร้างวงจรดังในรูปที่ 2.11 ซึ่งในที่นี้แรงดัน *Zero-Volt* ไม่ขึ้นกับแหล่งจ่ายถูกต่ออนุกรมเข้ากับแหล่งจ่ายไฟเลี้ยง V_{DD} ของอุปกรณ์ เพราะฉะนั้นกระแสจากแหล่งจ่ายแรงดันไฟฟ้าที่เปลี่ยนแปลงตามเวลา $i_{DD}(t)$ เป็นการดึงกระแส จากวงจรจะไปผ่านแหล่งจ่าย *Zero-Volt* $i_s(t) = i_{DD}(t)$

วิธีการวัดกำลังงานของวงจรประกอบด้วย 3 ส่วนคือ กระแสควบคุมแหล่งจ่ายกระแสที่เป็น แบบเส้นตรง คาปาซิเตอร์ และ ตัวต้านทาน ทั้งหมดถูกต่อขนานกัน สมการกระแสสำหรับจุดรวม ของวงจรวิธีวัดกำลังงานสามารถเขียนได้ดังนี้

$$C_y \frac{dV_y}{dt} = \beta i_s - \frac{V_y}{R_y} \quad (2.22)$$



รูปที่ 2.11 วงจรการวัดกำลังงานที่นำมาใช้ในการจำลองการทำงาน เพื่อหาค่ากำลังงานสูญเสียเฉลี่ยของอุปกรณ์หรือวงจร

เงื่อนไขเริ่มต้นของจุดแรงดัน V_y จะถูกตั้งไว้ที่ $V_y(0) = 0V$ จากนั้นก็สามารถหาค่า $V_y(t)$ ตามค่าทางเวลาด้วยการ Integrate สมการที่ (2.22)

$$V_y(t) = \frac{\beta}{C_y} \int_0^t e^{-\frac{1}{R_y C_y}(t-\tau)} i_{DD}(\tau) d\tau \quad (2.23)$$

สมมติว่า $R_y C_y \gg T$ ค่าแรงดัน $V_y(T)$ ที่จุดสิ้นสุดของหนึ่งช่วงคาบเวลาสามารถประมาณค่าได้ดังนี้

$$V_y(T) = \frac{\beta}{C_y} \int_0^T i_{DD}(\tau) d\tau \quad (2.24)$$

ถ้าค่าสัมประสิทธิ์คงที่แหล่งจ่ายกระแสควบคุมแหล่งจ่ายกระแสสามารถให้ค่าเป็นดังนี้

$$\beta = V_{DD} \frac{C_y}{T} \quad (2.25)$$

ค่าแรงดัน $V_y(T)$ ที่จุดสิ้นสุดของหนึ่งคาบเวลาจะหาค่า Transient จำลองการทำงาน ดังนี้

$$V_y(T) = V_{DD} \frac{1}{T} \int_0^T i_{DD}(\tau) d\tau \quad (2.26)$$

หมายเหตุ จากสมการที่ (2.26) ทางด้านขวา เป็นผลของค่ากำลังงานเฉลี่ยที่ดึงจากแหล่งจ่ายไฟเพียงในหนึ่งคาบเวลา ดังนั้นค่าแรงดันโหนด $V_y(T)$ ที่ $t = T$ ได้เป็นค่ากำลังงานสูญเสียเฉลี่ย

วงจรวิธีการวัดกำลังงานที่แสดงในรูปที่ 2.11 สามารถนำมาใช้การจำลองการทำงานของวงจรทั่วไปได้ด้วยโปรแกรมการจำลองการทำงาน เช่น PSpice และเพื่อประเมินค่ากำลังงานสูญเสียเฉลี่ยของวงจรที่มีความซับซ้อนได้อย่างแม่นยำ อีกสิ่งหนึ่งที่คววนำมาพิจารณาคือ วงจรวิธีการวัดกำลังงานได้นำเอาผลรวมค่ากำลังงานสูญเสียที่เกิดจากกระแส short-circuit ซึ่งมันจะเกิดขึ้นเมื่อสัญญาณทางอินพุตไม่เป็นตามทฤษฎี

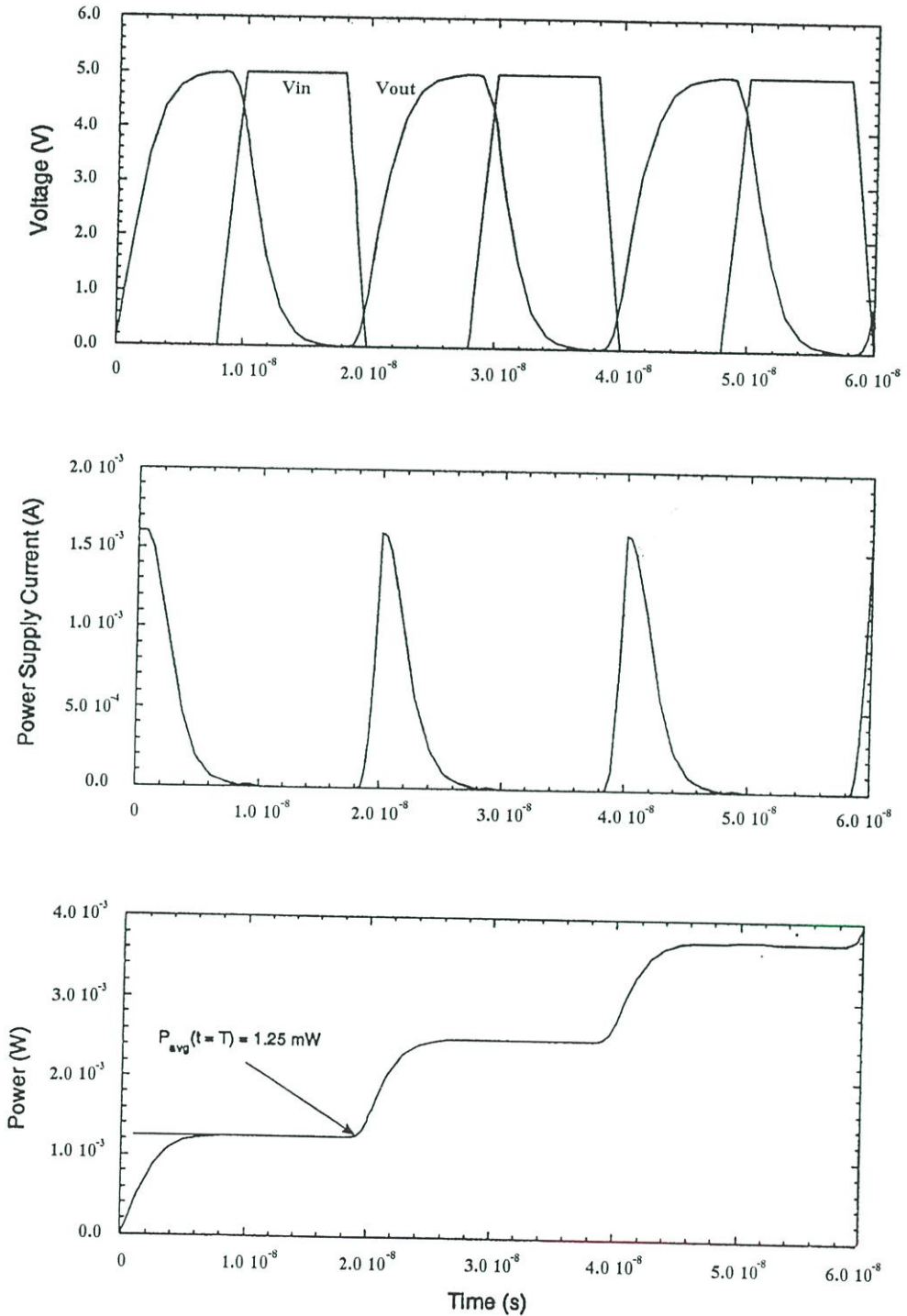
พิจารณาวงจรซิมอสอินเวอร์เตอร์ ดังในรูปที่ 2.11 สมมุติให้สัญญาณทางอินพุตเป็นรูปคลื่นสี่เหลี่ยมที่มีคาบเวลา $T = 20ns$ และค่าโพลคาปาซิเตอร์ทางเอาต์พุตทั้งหมดเท่ากับ $1pF$ แหล่งจ่ายไฟเลี้ยง 5 โวลต์ นำใช้สมการที่ (2.21) เป็นสมการหาค่ากำลังงานสูญเสียเฉลี่ยทาง dynamic เราสามารถหาค่าได้เท่า $P_{avg} = 1.25 mW$

ขณะนี้วงจรซิมอสอินเวอร์เตอร์ จะถูกรวมเข้ากับวงจรวัดกำลังงานเพื่อจำลองการทำงานด้วยโปรแกรม PSpice ค่าตัวแปร ต่างๆดังข้างล่าง ซึ่งค่าสัมประสิทธิ์ Controlled current source ได้จากการคำนวณมีค่าเท่ากับ 0.025 อิงตามสมการที่ (2.25) ส่วนค่าตัวต้านทาน R_y และ คาปาซิเตอร์ C_y เลือกเอาที่ $100k\Omega$ และ $100pF$ เพื่อให้ได้ตามเงื่อนไข $R_y C_y \gg T$

Power meter จำลองการทำงาน:

```
Mn      3      2      0      0      nmod  w=10u l=1u
Mp      3      2      4      1      pmod  w=20u l=1u
Vdd     1      0      5
Vtstp   1      4      0
.model  nmod  nmos(vto=1  kp=20u)
.model  pmod  pmos(vto=-1 kp=10u)
vin     2      0      pulse(0 5 8n 2n 2n 8n 20n)
cl      3      0      1p
fp      0      9      vtstp  0.025
rp      9      0      100k
cp      9      0      100p
.tran   1n     60n   uic
.print  tran   v(3)  v(2)
.print  tran   i(vtstp)
.print  tran   v(9)
.end
```

ผลของการจำลองการทำงานวงจรในรูปที่ 2.12 เห็นได้ว่าลักษณะรูปคลื่นกระแสของแหล่งจ่ายไฟฟ้าที่ดึงจากแหล่งจ่าย V_{DD} อยู่ระหว่างเฟสการเก็บประจุของคาปาซิเตอร์เอาต์พุต การวัดกำลังงานทางแรงดันเอาต์พุตคือกำหนดเอาจุดสิ้นสุดของคราบเวลาแรกที่มีค่าเท่ากับ 1.25mW



รูปที่ 2.12 แสดงผลการจำลองการทำงาน

2.5.2 การหาค่า Power delay product

ค่า power delay product (PDP) เป็นตัวแปรขั้นต้นที่เลือกใช้ในการวัดคุณภาพและประสิทธิภาพของขบวนการซิมอสหรือการออกแบบ gate ต่างๆ ในทาง Physical ค่า power delay product สามารถอธิบายถึงค่าพลังงานเฉลี่ยของเกตในการสวิตช์ ของแรงดันทางเอาต์พุตจาก Low ไปหา High และ จาก High ไปหา Low เราจะสามารถเห็นพลังงานที่สูญเสียในวงจรซิมอส Logic gate

1. โดย pMOS network ขณะที่โหลดคาปาซิเตอร์ทางเอาต์พุต C_{load} เริ่มเก็บประจุจาก 0 ไปหา V_{DD}
2. โดย nMOS network ขณะที่โหลดคาปาซิเตอร์ทางเอาต์พุต C_{load} เริ่มคลายประจุจาก V_{DD} ไปหา 0

ทำตามขั้นตอนการวิเคราะห์ที่ผ่านมา ซึ่งคล้ายคือกันอย่างหนึ่งคือการเขียนสมการ ค่าเฉลี่ย dynamic power dissipation (2.20) ในวงจรซิมอส Logic gate และ ไม่ต้องคำนึงถึงกระแสที่เกิดจากวงจร Short-circuit และกระแสรั่วไหล ผลรวมของพลังงานทางเอาต์พุตเวลาสวิตช์ สามารถเขียนได้ดังนี้

$$PDP = C_{load} V_{DD}^2 f \quad (2.27)$$

การอธิบายพลังงานด้วยสมการที่ (2.27) เป็นการสูญเสียหลักที่ทำให้เกิดความร้อนเมื่อทรานซิสเตอร์แบบเอ็นมอส และ พีมอส นำกระแสระหว่างการสวิตช์ เพราะฉะนั้นจากการออกแบบ point-of-view โดยทั่วไปสิ่งที่ปรารถนาก็คือมีค่า Power delay product ซึ่ง PDP เป็น function ของ โหลดคาปาซิเตอร์ทางเอาต์พุต และ แหล่งจ่ายแรงดันไฟฟ้า สำหรับนักออกแบบควมออกแบบวงจรซิมอส Logic gate ให้ทั้ง C_{load} และ V_{DD} มีค่าน้อยที่สุดเท่าที่ทำได้ ค่า power delay product สามารถนิยามได้ดังนี้

$$PDP = 2P_{avg}^* \tau_p \quad (2.28)$$

ซึ่ง P_{avg}^* เป็นค่าเฉลี่ยกำลังงานสูญเสียที่เกิดจากการสวิตช์ ที่มีความถี่ในการทำงานสูงสุด และ τ_p เป็นค่าหน่วยเวลาเฉลี่ย ซึ่งนิยามไว้ใน (2.13) โดยที่สอง factor ในสมการ (2.28) เป็นผลเกิดจากสองทรานซิสเตอร์ทางเอาต์พุตที่สวิตช์จาก Low ไปหา High และ High ไปหา Low นำใช้สมการที่ (2.20) และ (2.13) สามารถแสดงเป็นสมการได้ดังนี้

$$\begin{aligned} PDP &= 2(C_{load} V_{DD}^2 f_{max}) \tau_p \\ &= 2 \left[C_{load} V_{DD}^2 \left(\frac{1}{\tau_{PHL} + \tau_{PLH}} \right) \right] \left(\frac{\tau_{PHL} + \tau_{PLH}}{2} \right) \\ &= C_{load} V_{DD}^2 \end{aligned} \quad (2.29)$$

ซึ่งเห็นได้ว่าเหมือนกับสมการ (2.21) หมายเหตุ การคำนวณหาค่า PDP ด้วยค่า P_{avg} ในสมการที่ (2.21) บางทีผลที่ได้รับใน Misleading interpretation นั้นเป็นผลรวมของพลังงาน ต่อสถานะ การสวิตช์ ที่เป็นฟังก์ชัน ตามการทำงานทางความถี่

2.6 สรุป

จากทฤษฎีการทำงานของมอสทรานซิสเตอร์ที่ได้กล่าวมาในข้างต้นทำให้ทราบ ถึงรายละเอียดและโครงสร้างการทำงานที่สามารถแบ่งช่วงการทำงานได้เป็น 3 ช่วงใหญ่ ๆ ด้วยกันคือช่วงหยุดการทำงาน (Cut-off Region) ช่วงการทำงานแบบไม่อิ่มตัว (Non-Saturation) และสุดท้ายคือช่วงอิ่มตัว (Saturation) โดยในแต่ละช่วงฟังก์ชันของกระแสเดรนก็แตกต่างกันออกไปซึ่งในการออกแบบจะต้องกำหนดจุดการทำงานให้ตรงกับสมการในช่วงนั้น ๆ นอกจากนั้นยังได้เสนอวิธีการวัดค่าหน่วยเวลา การหาค่ากำลังงานสูญเสีย การจำลองการวัดกำลังงานสูญเสีย ด้วยโปรแกรม PSpice และการหาค่า Power Delay Product ของวงจร ซึ่งจะเป็นการบ่งบอกถึงประสิทธิภาพของวงจรมอส ที่ออกแบบอีกด้วย แต่ในบางกรณีของการออกแบบวงจร จะพิจารณา Area Power หรือ Power-Area Product (PAP) ขึ้นกับชนิดของวงจร โดยมักจะเป็นพวกวงจรถ่าย (Latch) ซึ่งค่า Delay จะเปลี่ยนค่าน้อย[26]

บทที่ 3

วงจรมิททริกเกอร์

3.1 บทนำ

วงจรมิททริกเกอร์เป็นวงจรที่ใช้ทั้งอนาล็อกและดิจิทัล ซึ่งเป็นหลักในการประยุกต์กำจัดการสั่นวงจรเปรียบเทียบในรูปร่างของสัญญาณรบกวนและการรบกวน วงจรมิททริกเกอร์ในความเป็นจริง คือวงจรเปรียบเทียบที่มีฮิสเตอร์รีซิส การแสดงค่าความแตกต่างการสวิตช์ระดับแรงดันอินพุทของคุณสมบัติการโอนถ่ายแรงดัน ซึ่งแรงดันเอาต์พุตมีการเปลี่ยนแปลงลอจิกสัญญาณอย่างรวดเร็วในสองสถานะต่ำและสูง (High และ Low) ขึ้นอยู่กับค่าความแตกต่างระหว่างอินพุทและแรงดันเทรฮอลด์ 2 ค่า ซึ่งวงจรมิททริกเกอร์มีความสำคัญเป็นอย่างมาก โดยเฉพาะอย่างยิ่งโฟโต้ดีเทคเตอร์ ออปติคัลรีโมทคอนโทรล และ เครื่องมือแพทย์ มีความพิเศษที่น่าสนใจในเทคโนโลยีซีมอสระหว่างอนาล็อกและดิจิทัลบนชิพ (Chip)

วงจรมิททริกเกอร์สามารถแบ่งออกเป็นแบบต่างๆ ได้ดังนี้คือ: วงจรมิททริกเกอร์แบบไบโพลาร์ วงจรมิททริกเกอร์แบบซีมอส[1] วงจรมิททริกเกอร์แบบไบซีมอส[4] และวงจรมิททริกเกอร์แบบใช้กระแส[11] ซึ่งวงจรแต่ละแบบจะมีข้อดีและข้อเสียแตกต่างกัน และขึ้นอยู่กับการใช้งานวงจรมิททริกเกอร์นั้นไปใช้งานด้วย

3.2 วงจรมิททริกเกอร์แบบไบโพลาร์

วงจรมิททริกเกอร์แบบไบโพลาร์ และกราฟแสดงคุณสมบัติการโอนถ่ายแรงดันแสดงไปตามรูปที่ 3.1 และ 3.2 ตามลำดับ สำหรับหลักการทำงานคือ ทรานซิสเตอร์ Q_1 และ Q_2 มีส่วนทำงานในจุดอิมิตต์ที่แตกต่างกัน เพราะ $R_1 > R_2$ ให้ V_{in} ในสถานะเริ่มต้นมีค่าต่ำทำให้ Q_1 ไม่ทำงาน กระแสไหลผ่าน R_1 ไปยังเบสของ Q_2 ทำให้เกิดการอิมิตต์ได้ว่า

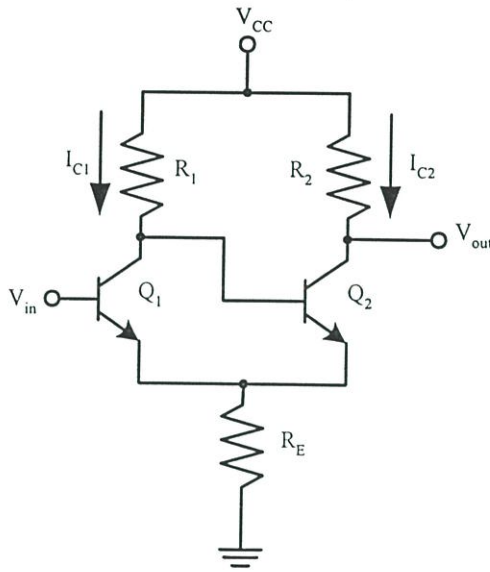
$$V_{out} = V_{OL} = V_E + V_{CE2}(sat) \quad (3.1)$$

ขณะที่แรงดันอินพุทเพิ่มขึ้นกระแสไหลผ่าน R_1 กลับจากเบส Q_2 ไปยัง Q_1 เมื่ออินพุทมีค่า

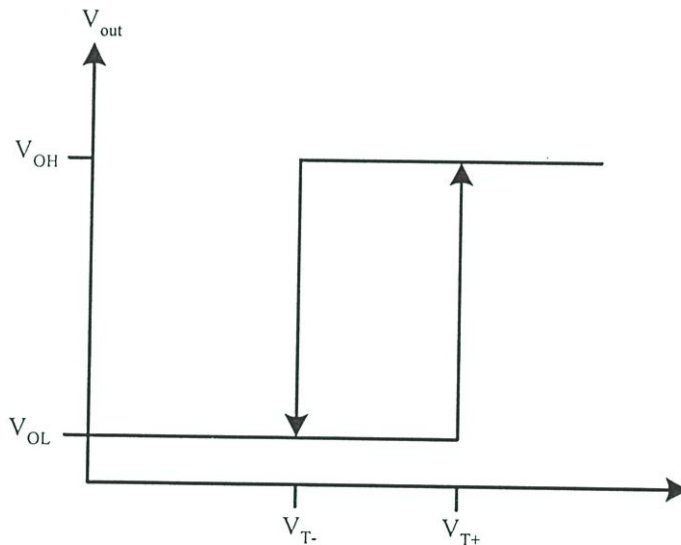
$$V_{in} = V_{T+} = V_E + V_{BE}(ON) \quad (3.2)$$

ทำให้กระแสเบสเพียงพอ เป็นเหตุให้ Q_2 ถัดจากการอิมิตต์ลง ทรานซิสเตอร์ Q_1 จะนำกระแส $V_{C1} = V_{B2}$ ถัดลง ดังนั้น Q_1 จะยังอิมิตต์แต่ Q_2 จะไม่ทำงาน และ

$$V_{out} = V_{OH} = V_{CC} \quad (3.3)$$



รูปที่ 3.1 แสดงวงจรพื้นฐานของวงจรหมิตริกเกอร์แบบไบโพลาร์



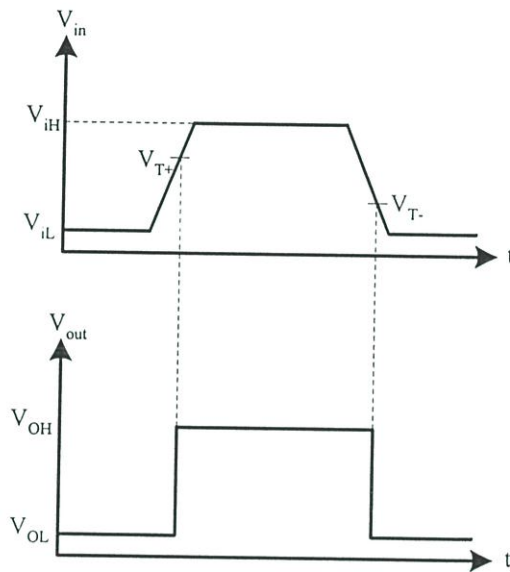
รูปที่ 3.2 แสดงคุณสมบัติการโอนถ่ายสัญญาณของวงจรหมิตริกเกอร์แบบไบโพลาร์

แล้วเมื่อกระแสคอลเลกเตอร์และอิมิตเตอร์ของ Q_2 ลดลง เป็นเหตุให้กระแสอิมิตเตอร์ไหลผ่าน Q_1 มากขึ้น เพราะ V_E ยังคงที่อยู่กับ $V_{BE}(ON)$ ของแรงดันอินพุท เหตุนี้ทำให้กระแสคอลเลกเตอร์ Q_1 เพิ่มขึ้น และกระแสเบสของ Q_2 เพิ่มขึ้น เป็นเหตุผลทำให้กลับสภาวะเดิมอีก เมื่อ Q_2 ไม่ทำงาน และ Q_1 อิมิตตัว ถ้าอินพุทเป็นแรงดันลบ แรงดันเอาต์พุทจะอยู่ในสภาวะ High ดังรูปที่ 3.3 จนกระทั่ง V_{in} เป็นแรงดันเทรซโฮลล

$$V_{in} = V_{T-} = V_E + V_{BE}(ON) \quad (3.4)$$

$$V_E \approx R_E I_{C1} \approx \frac{R_E}{R_1 + R_E} \cdot V_{CC} \quad (3.5)$$

จาก IC7414 ขมิททริกเกอร์แบบ TTL และ ณ อุณหภูมิปกติ 25°C ที่แรงดันไฟเลี้ยง $V_{CC} = 5\text{V}$ $V_{T+} = 1.7\text{V}$ และ $V_{T-} = 0.9\text{V}$ และจากกราฟคุณสมบัติการโอนถ่ายแรงดันจะไม่สามารถสวิงได้เต็มช่วง



รูปที่ 3.3 แสดงความสัมพันธ์ของแรงดันอินพุตกับแรงดันเอาต์พุตที่จุดเปลี่ยนแปลงที่จุด V_{T+} และ V_{T-}

3.3 วงจรขมิททริกเกอร์แบบซีมอส

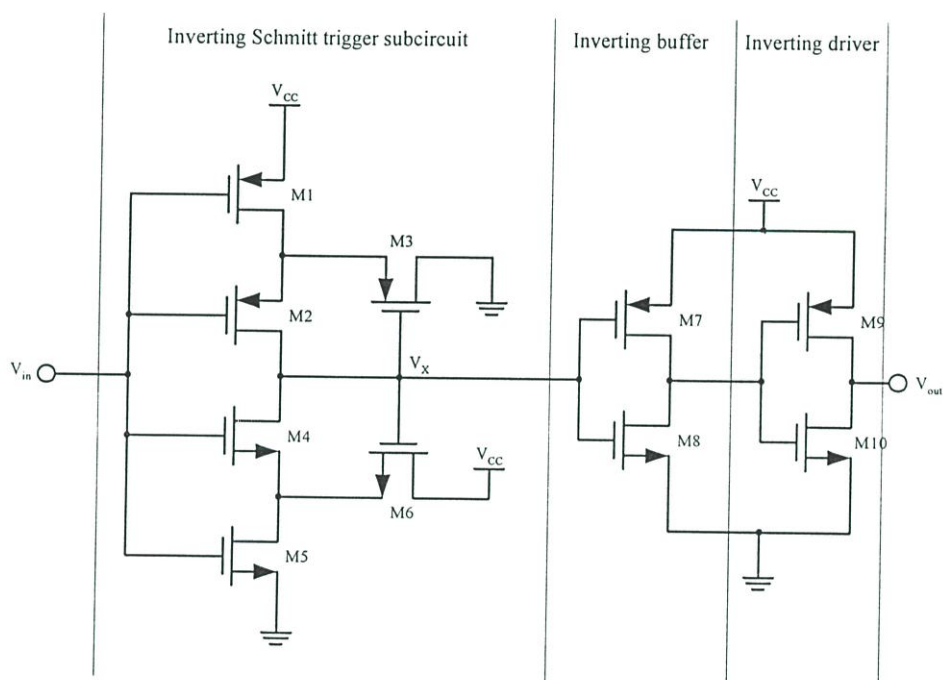
วงจรขมิททริกเกอร์แบบซีมอส[1] ใน IC74HC14 เป็นวงจรซีมอสความเร็วสูง มีเกทอยู่ 6 เกท เป็นแบบอินเวอร์เตอร์ขมิททริกเกอร์ ดังในรูปที่ 3.4 เป็นซีมอสทั้งหมด ส่วนด้านบนเป็น P-channel และด้านล่างเป็น N-channel ในที่นี้ มอสทรานซิสเตอร์ M3 และ M6 ทำงานในลักษณะ Source follower และทำให้เกิดฮิสเตอร์รีซิส โดยการป้อนแรงดันเอาต์พุตของขมิททริกเกอร์ กลับมาส่วนเอาต์พุตเป็นส่วนของโครพีเวอร์ 2 ตัวต่อกันอยู่

เมื่อ $V_{in} = 0\text{V}$ โดย M1 และ M2 จะนำกระแสเดรนเล็กน้อย แต่ M5 และ M4 จะไม่นำกระแส $V_x = V_{CC}$ ส่วน M3 ยังคงไม่ทำงาน และ M6 ทำงานและทำงานในลักษณะ Source follower หลังจากอินเวอร์เตอร์ 2 ชุด เอาต์พุต $V_{out} = V_{OH} = V_{CC}$ เดรนของ M1 มีค่าเป็น $V_{CC} - V_{Tn}$ เมื่อ V_{Tn} คือแรงดันเทรสโธลของ N-channel

เมื่อแรงดันอินพุตเพิ่มขึ้นถึง V_{Tn} โดย M5 ทำงาน และแรงดันเดรนตกลง ที่ V_{in} เพิ่มขึ้น แรงดันทริกเกอร์

$$V_{T+} = V_{GS2} + V_{DS1} = V_{Tn} + V_{DS1} \quad (3.5)$$

M4 จะทำงาน และกลับคืนอย่างรวดเร็ว ทั้ง M5 และ M4 จะนำกระแส V_x ลดลงเป็นศูนย์ M6 จะไม่ทำงาน แต่ M3 จะทำงาน การนำกระแสของ M3 ทำให้กระแสเดรนของ M2 ต่ำลงและอยู่ในสถานะไม่ทำงาน ตามอินเวอร์เตอร์ทั้ง 2 จุด $V_{out} = V_{OL} = 0V$



รูปที่ 3.4 แสดง 74HC14 HCMOS inverting Schmitt trigger circuit

V_{T+} อาจคำนวณโดยการประมาณค่ากระแสของทรานซิสเตอร์ ขณะที่ M4 ทำงาน

$$V_{DS5} = V_{GS5} - V_{Tn} \quad (3.6)$$

ดังนั้น M5 ยังใกล้ๆ จุดอิ่มตัว

$$I_{D5} \approx \frac{1}{2} k_{M5} (V_{T+} - V_{Tn})^2 \quad (3.7)$$

M6 ยังคงอิ่มตัวด้วย

$$\begin{aligned}
 I_{S6} &\approx \frac{1}{2} k_{M6} (V_{CC} - V_{Tn} - V_{DS5})^2 \\
 &\approx \frac{1}{2} k_{M6} (V_{CC} - V_{T+})^2
 \end{aligned} \tag{3.8}$$

แรงดันทรานซิสเตอร์แบบ forward

$$V_{T+} \approx \frac{V_{CC} + \sqrt{\frac{k_{M5}}{k_{M6}} V_{Tn}}}{1 + \sqrt{\frac{k_{M5}}{k_{M6}}}} \tag{3.9}$$

$$\frac{k_{M5}}{k_{M6}} = \frac{\left(\frac{W}{L}\right)_{M5}}{\left(\frac{W}{L}\right)_{M6}} \approx \left[\frac{V_{CC} - V_{T+}}{V_{T+} - V_{Tn}} \right]^2 \tag{3.10}$$

กำลังลดลงด้วยอัตราการเพิ่มขึ้น V_{T+}

เมื่อ V_{in} ลดลงจาก V_{CC} ไป 0V คล้ายกับวิธีการเดิม และ การกลับคืนอย่างรวดเร็วของแรงดันเทรสโวลต์ V_{T-} มาถึง เมื่อ $V_{in} = V_{CC}$ M1 และ M2 ไม่ทำงาน แต่ M5 และ M4 ทำงาน $V_X = 0V$ ดังนั้น M6 ไม่ทำงาน และ M3 ทำงาน ทำงานในสภาวะ Source follower ของ M1 คือ V_{CC}

เมื่อแรงดันอินพุตลดลง $V_{CC} = V_{Tp}$ ที่ V_{Tp} คือแรงดันทรานซิสเตอร์กลับ $V_{T-} = V_{DS1} - V_{Tp}$ โดยที่ M1 และ M2 เริ่มนำกระแส ซึ่ง V_X เพิ่มขึ้นจนถึง V_{CC} ทำให้ M6 ทำงาน แต่ M3 ไม่ทำงาน ที่เอาต์พุต $V_{out} = V_X = V_{OH} = V_{CC}$

M1 และ M3 อิมิตัว

$$I_{D1} \approx \frac{1}{2} K_{M1} (V_{CC} - V_{T-} - |V_{Tp}|)^2 \tag{3.11}$$

และ

$$I_{S3} \approx \frac{1}{2} k_{M3} (|V_{DS}| - |V_{Tp}|)^2 = \frac{1}{2} k_{M3} (V_{T-})^2 \tag{3.12}$$

ให้ $I_{D1} = I_{S3}$

$$V_{T-} \approx \frac{\sqrt{\frac{k_{M1}}{k_{M3}} (V_{CC} - |V_{Tp}|)}}{1 + \sqrt{\frac{k_{M1}}{k_{M3}}}} \tag{3.13}$$

แรงดันทรานซิสเตอร์แบบกลับเฟส จะได้สมการดังนี้

$$\frac{k_{M1}}{k_{M3}} = \frac{\left(\frac{W}{L}\right)_{M1}}{\left(\frac{W}{L}\right)_{M3}} \approx \left[\frac{V_{T-}}{V_{CC} - V_{T-} - |V_{Tp}|} \right]^2 \quad (3.14)$$

และให้

$$k_r = \frac{k_{M5}}{k_{M6}} = \frac{k_{M1}}{k_{M3}} \quad (3.15)$$

$$\text{และ } V_{Th} = |V_{Tp}| = V_T \quad (3.16)$$

ดังนั้นแรงดันฮิสเตอร์รีซิส

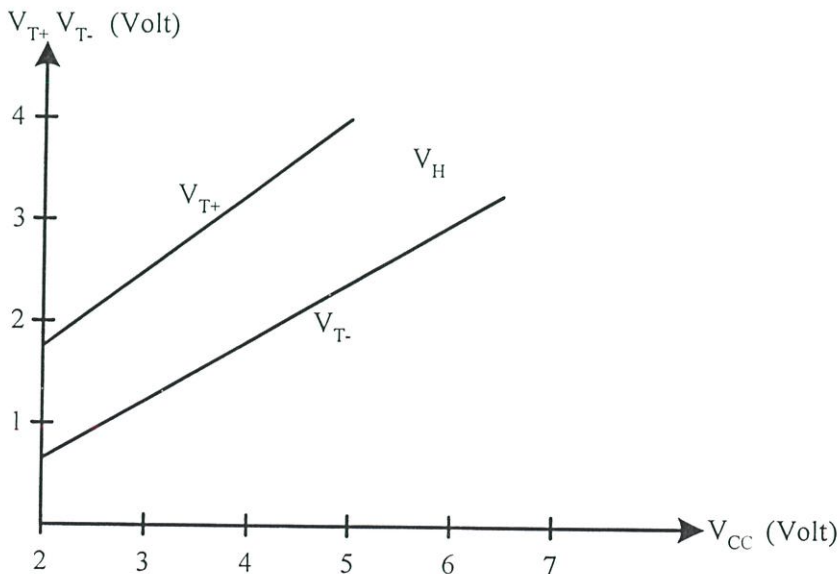
$$V_H = V_{T+} - V_{T-}$$

สมการ (3.9) และ (3.13)

$$V_H \approx \frac{(1 - \sqrt{k_r})V_{CC} + 2\sqrt{k_r}V_T}{1 + \sqrt{k_r}} > 0 \quad (3.17)$$

การออกแบบสมการใหม่

$$\sqrt{k_r} \approx \frac{V_{CC} - 2\Delta V}{V_{CC} + 2\Delta V - 2V_T} \quad (3.18)$$



รูปที่ 3.5 แสดงแรงดันเทรตโฮล V_{T+} และ V_{T-} กับ V_{CC} ของ 74HC14

สามารถใช้เป็นฮีสเตอร์รีซิสลูปได้แบบสมมาตร

ค่าแรงดันเทรสโลที่ $V_{CC} = 4.5V$ และอุณหภูมิปกติ $25^{\circ}C$ $V_{T+} = 2.7V$ $V_{T-} = 1.8V$ ดังนั้นแรงดันฮีสเตอร์รีซิสเท่ากับ $0.9V$ และเอาต์พุตลดลงเมื่อ V_{CC} ลดลง HCMOS ชมิตทริกเกอร์ มีสัญญาณลบกววนต่ำ

3.4 วงจรชมิตทริกเกอร์แบบไบซิมอส

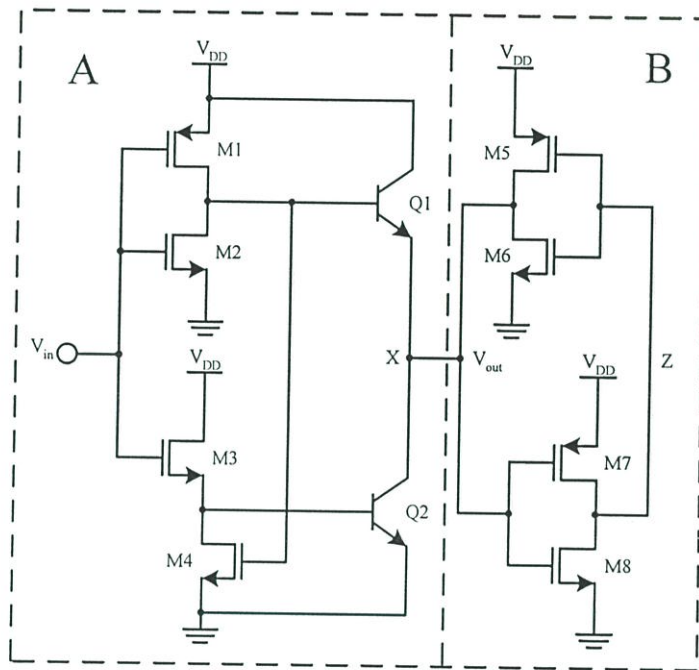
การออกแบบวงจรชมิตทริกเกอร์ด้วยเทคโนโลยีไบซิมอส[4] ซึ่งเป็นอีกเทคนิคหนึ่งที่น่าสนใจนำมาใช้กันอย่างแพร่หลาย ในการออกแบบวงจรชมิตทริกเกอร์ เพื่อให้วงจรสามารถทำงานได้เร็วขึ้น และใช้พลังงานต่ำ ดังในรูปที่ 3.6 เป็นการแสดงวงจรไบซิมอสชมิตทริกเกอร์แบบพื้นฐานที่ทำงานในช่วงแรงดันไฟเลี้ยง 1.5 โวลต์ ถึง 3.3 โวลต์ และในรูปที่ 3.7 แสดงค่า Hysteresis ของวงจรไบซิมอสชมิตทริกเกอร์

จากรูปที่ 3.6 แสดงวงจรไบซิมอสชมิตทริกเกอร์[4] ซึ่งประกอบด้วยวงจรไบซิมอสอินเวอร์เตอร์ และวงจรซิมอสอินเวอร์เตอร์ 2 ชุด (ที่เป็นวงจร Latch) ในวงจรไบซิมอสชมิตทริกเกอร์สามารถแบ่งออกเป็น 2 ส่วนคือ ส่วน A เป็นส่วนของวงจรไบซิมอสอินเวอร์เตอร์ และอีกส่วนหนึ่งเป็นส่วน B ที่เป็นวงจร Latch โดยที่แรงดันทางด้านเอาต์พุตจะถูกกำหนดด้วยแรงดันตกคร่อมระหว่างรอยต่อ Base-Emitter ของ BJT driver ในขณะที่วงจรในส่วน B มีหน้าที่ Pull up ให้กับแรงดันทางด้านเอาต์พุตที่เป็นวงจร Latch ฉะนั้นจึงทำให้แรงดันทางด้านเอาต์พุตของวงจรไบซิมอส ชมิตทริกเกอร์แกว่งได้เต็มย่าน พิจารณาการทำงานของวงจรไบซิมอสชมิตทริกเกอร์ดังนี้คือ ก่อนอื่นตั้งระดับแรงดัน V_{T1} และ V_{T2} ซึ่ง V_{T1} ต้องมีค่าน้อยกว่า V_{T2} เมื่อแรงดันทางด้านอินพุต V_{in} มีค่าเท่ากับ 0 โวลต์ ทรานซิสเตอร์ M1 และ M4 เริ่มนำกระแส แต่ทรานซิสเตอร์ M2 และ M3 ไม่ทำงาน ในขณะเดียวกัน Q2 ก็ไม่ทำงาน แต่ Q1 ทำงาน และแรงดันทางด้านเอาต์พุตที่โหนด X จะมีค่าเท่ากับ V_{DD} โดยที่โหนด Z ของวงจร Latch ทางเอาต์พุตมีค่าเป็น 0 โวลต์แล้ว เมื่อแรงดันทางด้านอินพุต V_{in} มีค่ามากขึ้นจนกระทั่งเท่ากับ V_{T2} ทรานซิสเตอร์ M1 และ M4 ไม่ทำงาน แต่ทรานซิสเตอร์ M2 และ M3 ทำงาน ในขณะเดียวกัน Q1 ก็ไม่ทำงาน Q2 ทำงาน ทำให้แรงดันทางด้านเอาต์พุตที่โหนด X ถูกดึงลงให้มีค่าเป็น 0 โวลต์ เมื่อแรงดันทางด้านอินพุต V_{in} มีค่าเท่ากับแรงดันไฟเลี้ยง V_{DD} ทำให้ ทรานซิสเตอร์ M1 และ M4 ยังไม่ทำงาน แต่ทรานซิสเตอร์ M2 และ M3 ยังทำงานอยู่ และ Q1 ไม่ทำงาน Q2 ทำงาน ฉะนั้นแรงดันทางด้านเอาต์พุตยังคงมีค่าเท่ากับ 0 โวลต์ แต่เมื่อ V_{in} มีค่าลดลงจาก V_{DD} จนมีค่าเท่ากับ V_{T1} ทรานซิสเตอร์ M1 และ M4 จะเริ่มทำงานใหม่ ส่วน ทรานซิสเตอร์ M2 และ M3 ไม่ทำงาน ในขณะเดียวกัน Q1 ทำงาน Q2 ไม่ทำงาน ทำให้แรงดันทางด้านเอาต์พุตมีค่าเท่ากับ V_{DD} เมื่ออยู่ในช่วงเปลี่ยน Transition ที่ V_{in} มีค่าต่ำกว่า V_{T1} และ มีค่าสูงกว่า V_{T2} แรงดันเทรสโล V_{T1} สามารถหาค่าได้จาก V_{IL} และ V_{IH} (สมมุติว่า $V_i = -V_{i1} = V_{i2}$) ได้ดังนี้

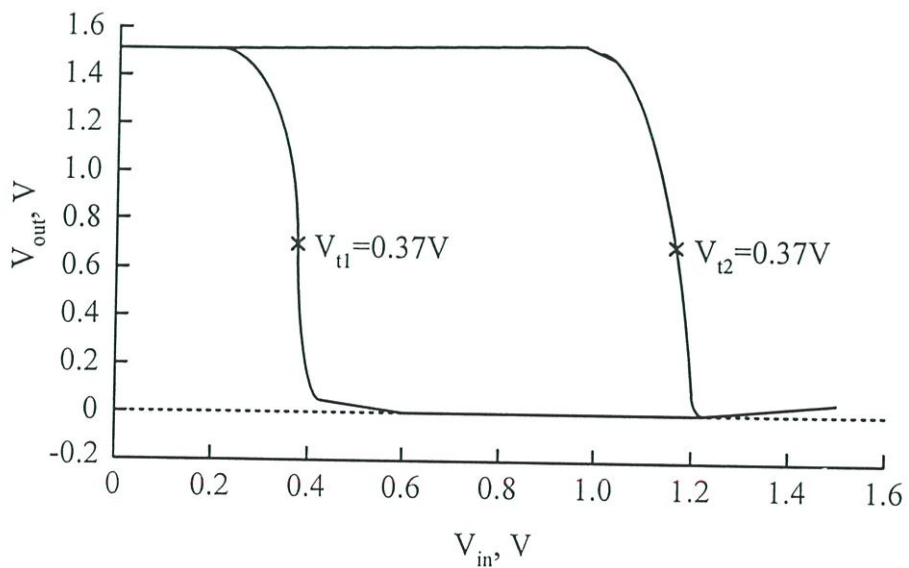
$$V_{IL} = (V_{DD} - V_t) - (V_{DD} - 2V_t) \left(\frac{K_R}{K_R + 2} \right)^{1/2} \quad (3.19)$$

$$V_{IH} = V_t + \frac{(V_{DD} - 2V_t)}{(2K_R + 1)^{1/2}} \quad (3.20)$$

$$V_{T1} \approx \frac{V_{IL} + V_{IH}}{2} \quad (3.21)$$



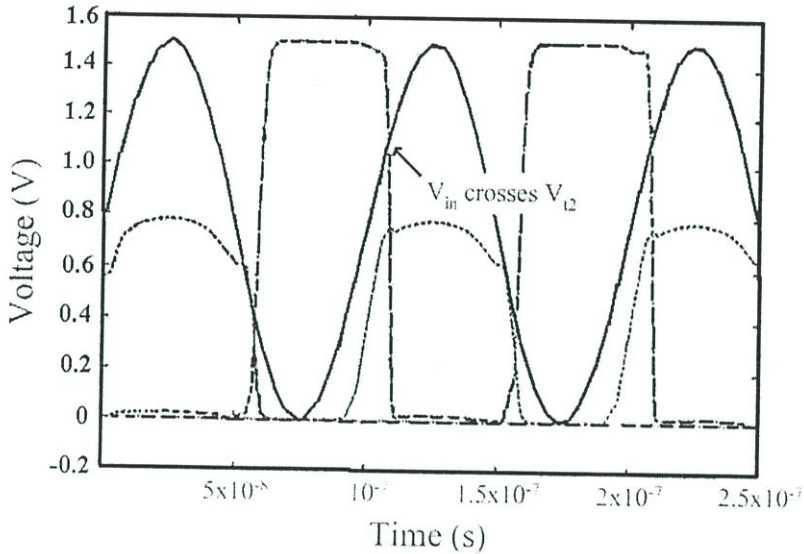
รูปที่ 3.6 วงจรไบซีมอสสมิททริกเกอร์



รูปที่ 3.7 แสดง Hysteresis ของวงจรไบซีมอสสมิททริกเกอร์

ซึ่ง $K_R = \frac{K_2}{K_1}$ และ $K_i = \frac{\mu C_{ox} W_i}{2 L_i}$, V_{T1} จะมีค่าน้อยมากๆ ถ้าเทียบกับอัตราส่วน $\frac{K_2}{K_1}$ ที่มีค่ามากกว่า คล้ายคือกันนี้

$$V_{T2} \approx V_{BE2} + V_{in3} + \left(\frac{I_{D3}}{K_3} \right)^{1/2} \quad (3.22)$$



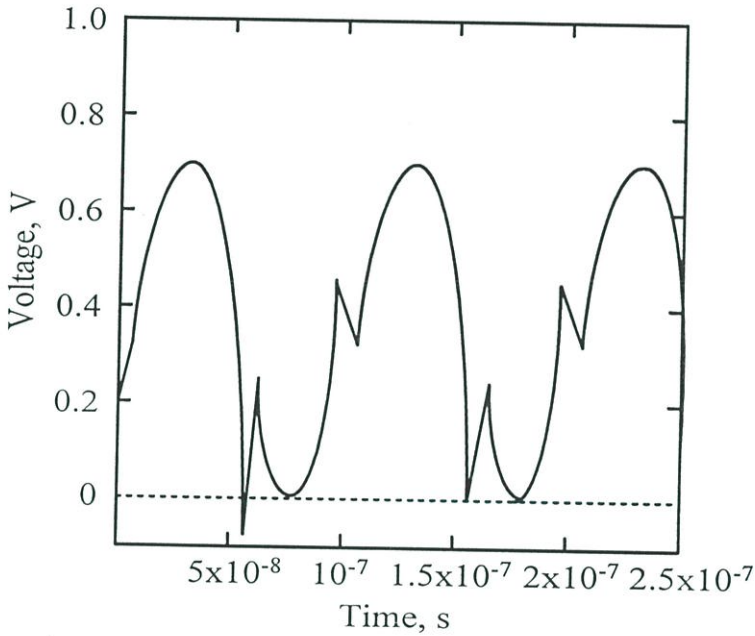
รูปที่ 3.8 แสดงรูปคลื่นสัญญาณทางอินพุต V_{in} แรงดันตกคร่อม V_{BE2} และแรงดันทางด้านเอาต์พุต V_{out}

แรงดันทรานซิสโอด V_{T2} สามารถหาค่าได้ด้วยโครงสร้างของทรานซิสเตอร์ M3 ซึ่ง V_{T2} จะมีค่าน้อยมากๆ ถ้า $\frac{W_3}{L_3}$ มีค่ามาก สมมุติว่าไม่คิดค่าที่เกิดจาก Body Effect การลดค่าหน่วงเวลาของวงจรมิติทริกเกอร์ได้ด้วยการเพิ่มความกว้างของทรานซิสเตอร์ทั้งสองตัวคือ M1 และ M3 ถึงอย่างไรก็ตามวิธีการนี้ทำให้วงจรมีค่า Power Consumption มากขึ้นอีกด้วย สมมุติว่าให้ $W_1 = 2.8\mu\text{m}$, $W_3 = 3.5\mu\text{m}$, $L = 0.35\mu\text{m}$, $V_{DD} = 1.5\text{V}$ และ $f = 10\text{MHz}$ จากการจำลองการทำงาน ด้วยโปรแกรม PSpice จะได้ค่า $V_{T1} = 0.329\text{V}$, $V_{T2} = 1.154\text{V}$ ค่ากระแสทั้งหมด $I_{DD} = 2.645\mu\text{A}$ ค่ากำลังงานทั้งหมด $P_i = 3.97\mu\text{W}$ และค่าหน่วงเวลา $T_d = 1.41\text{ns}$ ถ้าลดค่า W_1 เพียงค่าเดียวให้มีค่าเท่ากับ $1.4\mu\text{m}$ หลังจากทำการจำลองการทำงาน จะได้ค่า $V_{T1} = 0.219\text{V}$, $V_{T2} = 1.155\text{V}$, $I_{DD} = 1.188\mu\text{A}$, $P_i = 1.78\mu\text{W}$ และ $T_d = 2.1\text{ns}$ ในกรณีเดียวกัน ถ้าลดค่า W_3 ให้มีค่าเท่ากับ $1.75\mu\text{m}$ V_{T1} จะมีค่าเป็น 0.329V $V_{T2} = 1.214\text{V}$, $I_{DD} = 2.599\mu\text{A}$, $P_i = 3.9\mu\text{W}$ และ $T_d = 1.61\text{ns}$ จากการสังเกตผลข้างบนนั้นเห็นได้ว่า ค่ากำลังงานสูญเสียทั้งหมดนี้ขึ้นอยู่กับ W_1 ในวงจรมีเวลาช่วงขาขึ้นเป็นอัตราส่วน

โดยตรงกับสมการที่ (3.19) ค่าหน่วยเวลาของวงจรถัดลงเมื่อ W_1 เพิ่มขึ้น ถ้าทรานซิสเตอร์ M1 และ M2 ทั้งสองตัวทำงานใน Saturation Mode

$$I_{D1} = K_1 \left[\frac{\sqrt{\frac{K_2}{K_1}} (V_{DD} - 2V_t)}{1 + \sqrt{\frac{K_2}{K_1}}} \right]^2 \quad (3.23)$$

ซึ่งสมมติว่า $V_{in} = V_{tp} = V_t$ เพื่อให้ง่ายในการเขียนสมการ



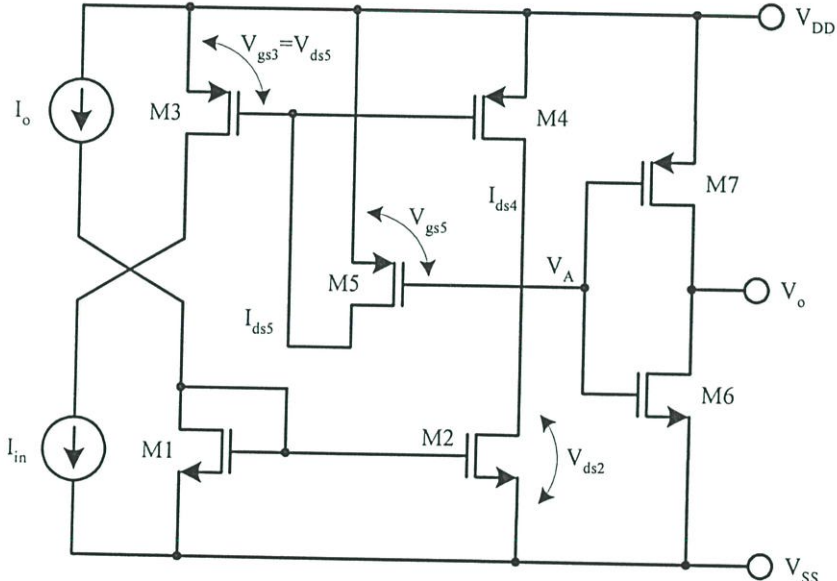
รูปที่ 3.9 แสดงรูปคลื่นแรงดัน V_{gs3} ที่เปลี่ยนแปลงตามเวลา

ได้นำใช้กระแส Subthreshold เพื่อขับวงจรทางด้านล่างของส่วน A ให้เป็นฟังก์ชัน เมื่อ V_{in} มีค่าเพิ่มขึ้น วงจรจะทำงานภายใต้เงื่อนไขแหล่งจ่ายแรงดันไฟฟ้า V_{DD} มีค่ามากเพียงพอ ถึงอย่างไรก็ตามเทคนิคทางการออกแบบวงจร สามารถเขียนเป็นฟังก์ชันทั่วไป ภายใต้เงื่อนไข $V_{DD} < V_{in3} + V_{BE2}$ เพื่อให้กระแส Subthreshold ที่มีค่าน้อยมากให้มีค่ามากเพียงพอเพื่อไปขับ BJT Q2 ที่เป็นตัว Sink กระแส ที่โหนด X การทำงานที่แหล่งจ่ายแรงดันไฟฟ้า V_{DD} ค่าต่างๆ สามารถอธิบายได้ดังนี้ ในรูปที่ 3.8 แสดงรูปคลื่นสัญญาณทางอินพุต V_{in} แรงดัน V_{BE2} และสัญญาณทางอเอาท์พุต V_{out} ที่เปลี่ยนแปลงตามแกนเวลา อิงตามรูปดังกล่าว สามารถเขียนสมการ V_{gs3} ($V_{gs3} = V_{in} - V_{BE2}$) ที่เปลี่ยนแปลงตามเวลา ซึ่งแสดงในรูปที่ 3.9 เมื่อ V_{in} มีค่ามากกว่า V_{T2} Q2 จำต้อง Sink กระแสแสดงกราว ในเวลาเดียวกันนี้ V_{gs3} ยังมีค่าต่ำกว่าแรงดันเทอร์สโฮล V_{in3} เพื่อให้ค่ากระแส Subthreshold มากขึ้น ต่อมาเดรนของทรานซิสเตอร์ M3 เข้ากับแหล่งจ่ายแรงดันไฟฟ้า ตรวจสอบผลของวงจรถัดลงด้วยการจำลองการทำงาน ด้วยโปรแกรม PSpice เห็นว่าค่าที่ได้รับมีค่า

ใกล้เคียงกับเงื่อนไข ซึ่งกระแส Subthreshold มีค่ามากทำให้ Q2 Sink กระแสที่โหนด X และจะทำให้ Q2 ทำงานในช่วง Saturation region ในทันทีทันใด หมายความว่ากระแส Subthreshold มีค่ามากเพียงพอที่จะทำให้วงจрд่านล่างของส่วน A ให้มี ฟังก์ชัน ที่ถูกต้อง กระแส Subthreshold จะมีผลกระทบอย่างมากเมื่อแหล่งจ่ายแรงดันไฟฟ้า V_{DD} มีค่าต่ำกว่า 1.1 โวลต์ มันจะทำให้วงจรไบซีมอสซิมิททริกเกอร์นี้ จะยังสามารถทำงานได้เพราะวงจрд่านบนของส่วน A แต่วงจрд่านล่างของส่วน A จะไม่สามารถทำงานได้เลย

3.5 วงจรซิมิททริกเกอร์แบบใช้กระแส

วงจรซิมิททริกเกอร์แบบใช้กระแส[11] มีมอสทรานซิสเตอร์ 7 ตัว การควบคุมกระแสเทรสโฮลโดยกระแสไบอัสและใช้มอสทรานซิสเตอร์อื่น ขึ้นอยู่กับวงจรตัวอย่างการออกแบบและการจำลองผลนี้ได้



รูปที่ 3.10 แสดงวงจรซิมอสซิมิททริกเกอร์แบบใช้กระแส

เริ่มต้นวงจรซิมิททริกเกอร์ถูกสร้างขึ้นจากออปแอมป์ด้วยค่าความต้านทานป้อนกลับแบบบวกที่แสดงฮิสเตอร์รีซิสในส่วนของวงจรซิมอส (แรงดัน) ซิมิททริกเกอร์มอส 2-3 ตัวที่ใช้ และสร้างการป้อนกลับใหม่ โดยมอสทรานซิสเตอร์เพิ่มเติมด้วย ไม่ต้องใช้ค่าความต้านทาน แรงดันเทรสโฮล ถูกกำหนดโดยลักษณะทางเรขาคณิตของทรานซิสเตอร์และขบวนการของพารามิเตอร์ และแหล่งจ่ายแรงดันปกติ ดังนั้นฮิสเตอร์รีซิสของวงจรซิมิททริกเกอร์หลังจากรวมกันแล้ว จะยังมีค่าคงที่อยู่นอกจากกำลังงานแหล่งจ่าย อุณหภูมิ และการเปลี่ยนแปลงทางกายภาพของพารามิเตอร์

วงจรมิททริกเกอร์แบบใช้กระแส[11] ตามรูปที่ 3.10 ประกอบด้วยวงจรเปรียบเทียบกระแส M1 M2 และ M3 M4 และอินเวอร์เตอร์ M6 และ M7 และเพิ่มทรานซิสเตอร์ M5 ซึ่งอาจเป็นพีมอสทรานซิสเตอร์ หรือ เอ็นมอส ที่เป็นส่วนป้อนกลับแบบบวกแน่นอน และทำให้กระแสเปรียบเทียบกลายเป็นกระแสชMITTริกเกอร์ดังจะอธิบายต่อไป

ขั้นแรกพิจารณาวงจรดังรูปที่ 3.10 สมมุติว่าเอา M5 ออกก่อน กระแสอินพุท I_{in} เป็นกระแสเดรนของ M3 ที่อ้างอิงกระแส I_o คือกระแสเดรนของ M1 โดย M1 M2 และ M3 M4 เป็นคู่แมทช์ซึ่งกันด้วยอัตราส่วน 1:1 เช่น I_{in} และ I_o โดย M4 และ M2 ตามลำดับ ถ้าทำงานถึงจุดอิมิตัว ดังนั้นกระแสเทรสโพลของการเปรียบเทียบเท่ากับ I_o เช่น เมื่อ I_{in} น้อยกว่า I_o ส่วน V_A เป็น Low V_o จะเป็น High ซึ่งตรงกันข้าม V_o จะเป็น Low เมื่อ I_{in} มากกว่า I_o

ปัจจุบัน M5 ตามรูปที่ 3.10 ทำให้เป็นกระแสชMITTริกเกอร์จริง M5 ในการป้อนกลับแบบบวก โดยที่กระแสไหลผ่านขึ้นอยู่กั V_A ซึ่งเป็นกระแสสะท้อน ถ้า I_{in} มีค่าต่ำกว่า I_o V_A ก็ต่ำ เช่น M4 ทำงานในสภาวะอิมิตัว ขณะที่ M5 และ M2 ไม่อิมิตัว ผลสำหรับ M5 และ M2 จะทำงานในสภาวะ Triode M5 ทำงานด้วยแรงดันเกต V_{gs5} สูงมากกว่าแรงดันเดรน (ซึ่งที่ V_{gs3}) ดังนั้นไปจับในช่วงด้านทานกระแส I_{d2} เท่ากับ $I_{d4} = I_{in} - I_{d5}$ ดังนั้น

$$I_{d2} = (I_{in} - I_{d5}) < I_o \quad (3.24)$$

เช่นกระแสอ้างอิง I_o ไม่เป็นกระแสสะท้อนของ M2 ดังนั้น M2 อยู่ในสภาวะ triode เมื่อการเพิ่มขึ้นของ I_{in} กระแสเทรสโพลทางสูง I_{in} มีค่ามากถึง เมื่อ $I_{d2} = I_o$ ที่จุดนี้ M2 มีค่ากระแสสูงสุดไปยังโหนด A และถ้าแสดงเป็นกระแสสะท้อนเทียบกับ M1 และดังนั้นอยู่ในสภาวะอิมิตัวตามสมการที่ 3.24 และเกิดกระแส

$$I_{d2} = I_o - I_{ds} \quad (3.25)$$

การเพิ่ม I_{in} มากกว่าที่จุดนี้ เพิ่ม V_{ds2} ที่อัตราสูงแล้วลด I_{ds} และสวิทช์ V_A ไปเป็น High เลือกขนาดของ M4 และ M5 พอประมาณ ทรานซิสเตอร์ M5 ป้อนกลับจะยังไม่ทำงาน ($I_{ds} = 0$) ขณะที่ V_A เป็น High เงื่อนไขนี้จะสมบูรณ์เมื่อ $\sqrt{(2I_o/k_4)} < |V_{Tp}| \cdot |V_{Tp}|$ คือค่าสัมบูรณ์ของพีมอสแรงดันเทรสโพล และ $k_2 = \mu C_{ox} (W/L)^2$ เมื่อ μ_0 = ความสามารถในการนำ ส่วน L = ความยาวของ Channel โดย C_{ox} = Oxide Capacitance ต่อหน่วยพื้นที่และ W = ความกว้างของ Channel หลังจากลด I_{in} สวิทช์ V_A กลับไปเป็น Low ที่ระดับเทรสโพล I_{in} เหมือนกับกระแสเปรียบเทียบ

ดังนั้น

$$I_{I1} = I_o \quad (3.26)$$

กระแสทรานซิสเตอร์ด้านบน I_{th} มีการคำนวณตามที่กำหนดไว้มากกว่า V_A สวิตช์จาก Low เป็น High ขณะที่ I_{in} เพิ่ม เมื่อ $I_{d4} = I_o$ และ M2 อัดตัว ใช้รูปแบบ Quadratic ของมอด

$$V_{ds2} = \sqrt{\left(\frac{2I_o}{k_2}\right)}$$

แรงดันเกต M5

$$-V_{gs5} = V_{DD} - V_{SS} - V_{ds2} \quad (3.27)$$

แรงดันเดรน

$$-V_{ds5} = -V_{gs3} = \sqrt{\frac{2I_o}{k_3}} - V_{Tp} = \sqrt{\left(\frac{2I_o}{k_3}\right)} + |V_{Tp}| \quad (3.28)$$

กระแสเดรน I_{ds5} สามารถคำนวณจากสมการกระแสในสถานะ triode

$$I_{ds5} = k_5 \left[(V_{gs5} - V_{Tp})V_{ds5} - \frac{1}{2}V_{ds5}^2 \right] \quad (3.29)$$

ใช้สมการที่ (3.25), (3.27), (3.28) และ (3.29)

$$I_{th} = I_o + k_5 \left[\left(V_{DD} - V_{SS} - \sqrt{\frac{2I_o}{k_2}} - |V_{Tp}| \right) \times \left(\sqrt{\left(\frac{2I_o}{k_3}\right)} + |V_{Tp}| - \frac{1}{2} \left(\sqrt{\frac{2I_o}{k_3}} \right) + |V_{Tp}| \right)^2 \right] \quad (3.30)$$

ความกว้างฮิสเตอร์รีซิสให้จาก $\Delta I = I_{th} = I_{I1} = I_{ds}$ ตามสมการที่ (3.30) โดยขนาดของ M5 I_o และค่าพารามิเตอร์ ดังนั้นความกว้างฮิสเตอร์รีซิสสามารถเลือกได้โดยรูปร่างของ M5

วงจรตามรูปที่ 3.10 สามารถจำลองได้กับ $3\mu m$ ซีมอส ใช้ PSpice พารามิเตอร์ และขนาดตามตารางที่ 3.1

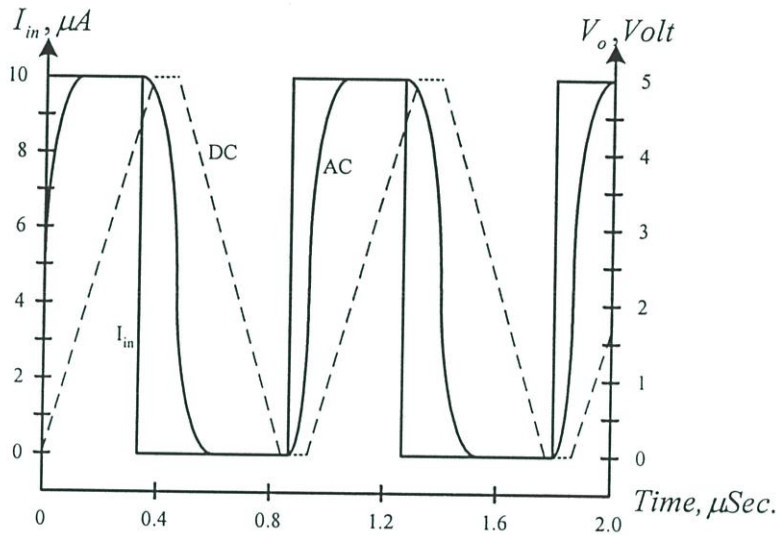
การออกแบบกระแสฮิสเตอร์รีซิสคือ $6\mu m$ รูปที่ 3.11 แสดงคุณสมบัติการโอนถ่ายของกระแส I_{in} ถึง V_o ทาง DC และ AC ตำแหน่งเวลาของ Load $1pF$ คือประมาณ $280ns$ สำหรับการสวิงของ I_{in} จาก $0 \rightarrow 10\mu A$

ดังที่กล่าวมาก่อนหน้านี้ M5 สามารถใช้เอ็นมอส ดังแสดงในรูปที่ 3.10 การจำลองการทำงานของวงจรสามารถหาค่ากระแสทรานซิสโตนได้

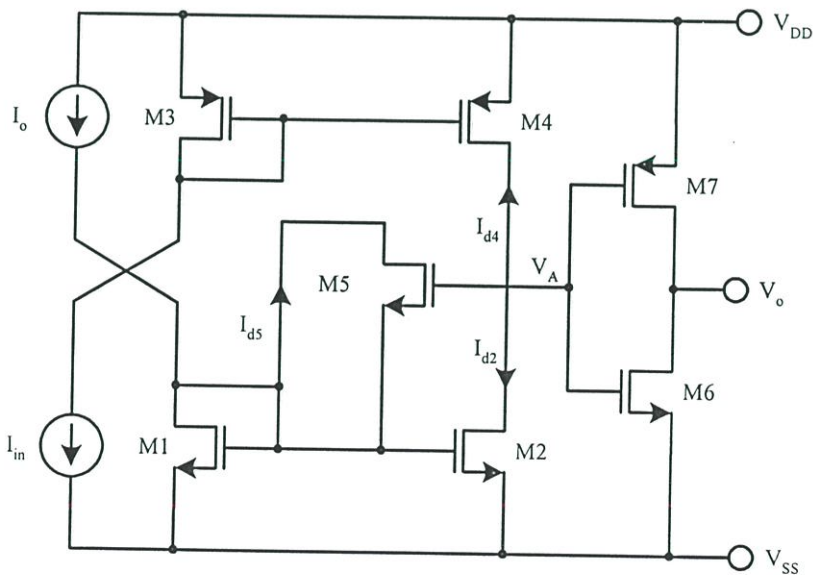
$$I_{th} = I_o \quad (3.31)$$

$$I_{th} = I_o + k_5 \left[\left(V_{DD} - V_{SS} - \sqrt{\frac{2I_o}{k_4}} - V_{Tn} \right) \times \left(\sqrt{\frac{2I_o}{k_1}} + V_{Tn} - \frac{1}{2} \left(\sqrt{\frac{2I_o}{k_1}} + V_{Tn} \right)^2 \right) \right] \quad (3.32)$$

ที่ V_{Tn} คือแรงดันทรานซิสโตนของเอ็นมอส คุณสมบัติการโอนถ่ายทาง DC จะตรงข้ามดังรูปที่ 3.11



รูปที่ 3.11 แสดงการจำลองคุณสมบัติการโอนถ่ายทาง DC และ AC



รูปที่ 3.12 แสดงเอ็นมอสทรานซิสเตอร์ M5

วงจรมิติทรานซิสเตอร์แบบใช้กระแสไฟ ใช้กระแสสะท้อนในการอธิบายโครงสร้างง่าย โดยมี การควบคุมกระแสทรานซิสเตอร์ 2 ระดับ การปรับโดยกระแสไบอัส และขนาดของมอสทรานซิสเตอร์ การออกแบบสมการของความกว้างฮีสเตอร์รีซิส การจำลองการทำงานได้พิสูจน์แล้วว่าวงจรถูกกล่าวมาเหมาะสมสำหรับการนำไปประยุกต์ใช้ทางด้านความเร็วสูงต่อไป

ตารางที่ 3.1 แสดงค่าการจำลองการทำงานที่ใช้ PSpice พารามิเตอร์

| Transistor | W | L |
|------------|----------|---------|
| | μm | μm |
| M1,M2 | 18 | 12 |
| M3,M4 | 18 | 9 |
| M5 | 3 | 18 |
| M6 | 9 | 6 |
| M7 | 9 | 4 |
| V_{DD} | 5V | |
| V_{SS} | 0V | |
| I_o | $2\mu A$ | |

3.6 สรุป

วงจรมิติทรานซิสเตอร์ จะมีหลายชนิดหลายรูปแบบ ขึ้นอยู่กับเทคโนโลยีที่ใช้สร้างเป็นวงจรมันนั้นแต่ละเทคนิคก็จะมีข้อดีและข้อเสียแตกต่างกัน เช่น วงจรมิติทรานซิสเตอร์แบบไบโพลาร์ ที่มีความสามารถในการขับโหลดคาปาซิเตอร์สูง และสามารถทำงานได้เร็วก็คือสามารถทำงานที่ความถี่สูง แต่วงจรมีกำลังงานสูญเสียมาก ขั้นตอนการสร้างเป็นวงจรรวมซับซ้อน และสัญญาณทางเอาต์พุตไม่สามารถแกว่งได้เต็มย่าน อีกวงจรหนึ่งก็คือวงจรมิติทรานซิสเตอร์แบบซิมอส[1] ซึ่งแรงดันทรานซิสเตอร์บวกและลบมีการเปลี่ยนแปลงต่ำเมื่ออุณหภูมิสูงขึ้น มีกำลังงานสูญเสียต่ำ มีการป้องกันสัญญาณรบกวนสูง สัญญาณทางเอาต์พุตสามารถแกว่งได้เต็มย่าน และขั้นตอนการสร้างเป็นวงจรรวมง่ายขึ้น ซึ่งเทคโนโลยีนี้จะได้นำไปใช้ในบทที่ 4 และ บทที่ 5 ต่อไป ส่วนอีกวงจรหนึ่งก็คือวงจรมิติทรานซิสเตอร์แบบไบซิมอส[4] เป็นการปรับปรุงข้อเสียของวงจรมิติทรานซิสเตอร์แบบไบโพลาร์ที่มีกำลังงานสูญเสียค่อนข้างมาก และปัญหาด้านความเร็วของวงจรมิติทรานซิสเตอร์แบบไบซิมอส ซึ่งวงจรมิติทรานซิสเตอร์แบบไบซิมอสนี้จะสามารถทำงานได้เร็วขึ้นและมีกำลังงานสูญเสียต่ำด้วย แต่วงจรมิติทรานซิสเตอร์แบบไบซิมอสนี้มีเนื้อที่วงจรรวมใหญ่ขึ้น เป็นเพราะภาคเอาต์พุตจะต้องต่อวงจร Latch ก็คือวงจรมิติทรานซิสเตอร์อินเวอร์เตอร์ 2 ชุด เพิ่มเพื่อให้สัญญาณทางเอาต์พุตสามารถแกว่งได้เต็มย่านจากกราวด์ไปหาแหล่งจ่ายไฟฟ้า

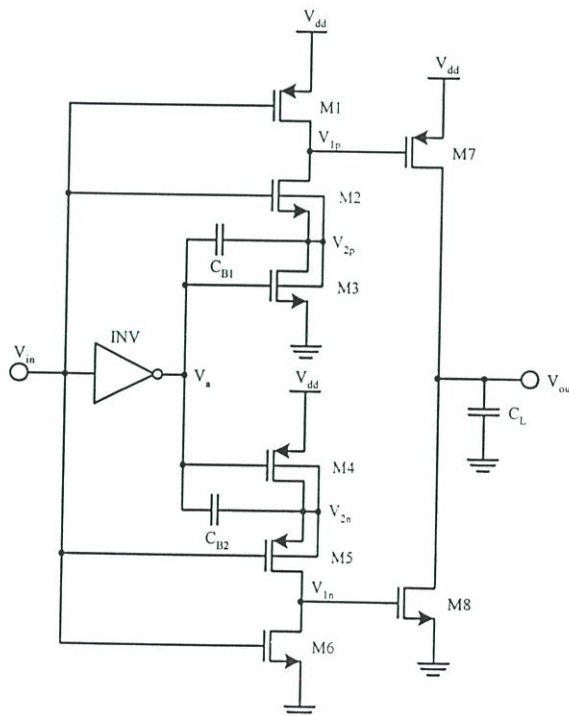
บทที่ 4

บุตสเตรปเทคนิค

4.1 บทนำ

ในการออกแบบวงจรซีมอส โดยทั่วไปนักออกแบบจะต้องคำนึงถึงสมรรถนะและประสิทธิภาพการทำงานของวงจรเป็นหลัก ก็คือให้วงจรสามารถทำงานที่แหล่งจ่ายแรงดันไฟฟ้าต่ำๆ มีค่าหน่วงเวลาน้อยๆ มีกำลังงานสูญเสียน้อย มีเนื้อที่ชิปน้อย และมีค่าใช้จ่ายในการสร้างวงจรต่ำอีกด้วย ฉะนั้น จึงได้มีการออกแบบหลาย ๆ รูปแบบและมีการนำเทคนิคต่าง ๆ เข้ามาช่วย เพื่อให้วงจรทำงานได้อย่างมีประสิทธิภาพตามที่ต้องการ ในที่นี้ บุตสเตรปเทคนิค[12-16] เป็นอีกเทคนิคหนึ่งที่นิยมนำมาใช้ในการออกแบบกันอย่างแพร่หลาย ซึ่งเทคนิคดังกล่าวจะใช้แรงดันที่สูงกว่าแหล่งจ่ายแรงดันไฟฟ้าไปจับเอาที่พุดของวงจร เพื่อปรับปรุงความเร็วในการขับโหลดคาปาซิเตอร์ ทำให้วงจรมีค่าหน่วงเวลาในการทำงานน้อย มีค่ากำลังงานสูญเสียต่ำ และสัญญาณทางเอาต์พุดสามารถแกว่งได้เต็มย่านจากราวด์ถึงแหล่งจ่ายแรงดันไฟฟ้า

4.2 อินไตรีค บุตสเตรปเทคนิค

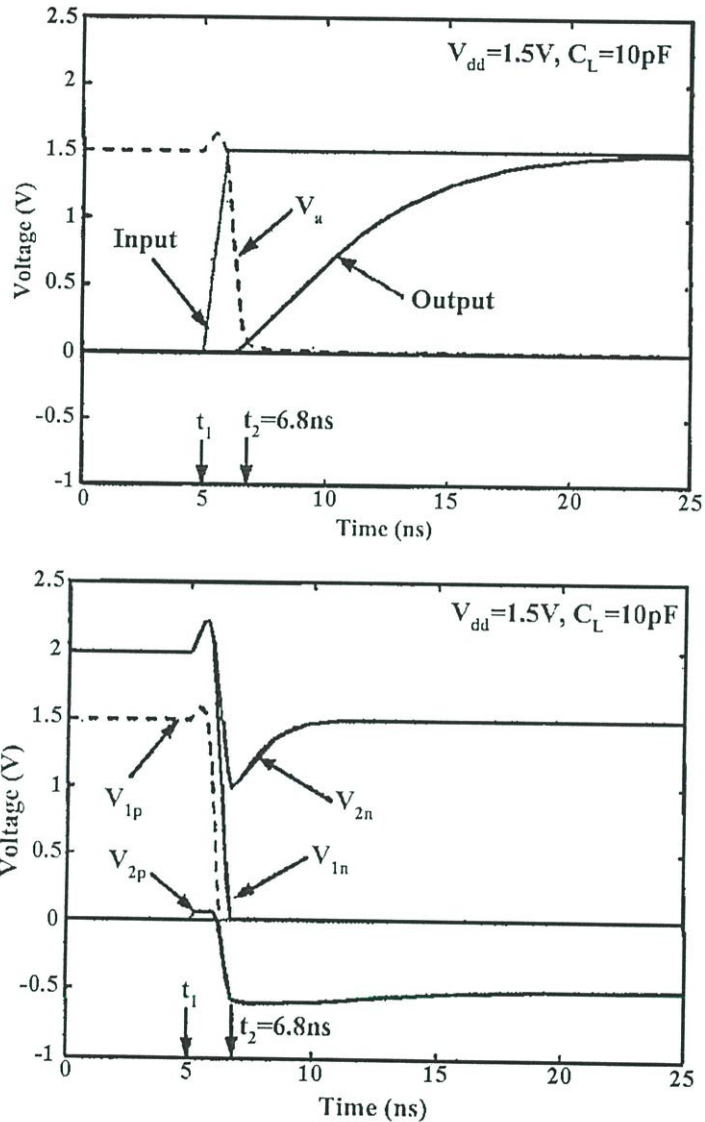


รูปที่ 4.1 แสดงวงจร Bootstrapped CMOS Driver Circuit ทำให้สัญญาณทางเอาต์พุดแกว่งได้เต็มย่าน ที่แหล่งจ่ายแรงดันไฟฟ้า 1.5 โวลท์

อินไดเร็กต์สเตรปเทคนิค[14] เป็นเทคนิคที่บูตแรงดันให้มีความสูงกว่าแหล่งจ่ายแรงดันไฟฟ้าเพื่อไปขับอุปกรณ์ทางเอาต์พุต โดยผ่านทาง ทรานซิสเตอร์แบบพีมอส ที่เป็น Pull up ของวงจร ดังรูปที่ 4.1 แสดงวงจร Bootstrapped CMOS Driver Circuit ซึ่งสัญญาณทางเอาต์พุตสามารถแกว่งได้เต็มย่าน ที่แหล่งจ่ายแรงดันไฟฟ้า 1.5 โวลต์ ซึ่งประกอบด้วย Fundamental Segment และ Bootstrap Segment ใน Fundamental Segment มีทรานซิสเตอร์แบบพีมอส 2 ตัวคือ M1 และ M7 และมีทรานซิสเตอร์แบบเอ็นมอส 2 ตัวคือ M6 และ M8 ส่วนใน Bootstrap Segment ก็ประกอบด้วยทรานซิสเตอร์แบบเอ็นมอส 2 ตัวคือ M2 และ M3 และ ทรานซิสเตอร์แบบพีมอส 2 ตัวคือ M4 และ M5 นอกจากนั้นยังมีวงจรซิมอสอินเวอร์เตอร์ และ บูตสเตรปคาปาซิเตอร์ 2 ตัวคือ C_{B1} และ C_{B2} ที่รวมเข้ากับ Bootstrap Segment ซึ่ง M3, M8 และ C_{B1} มีหน้าที่สำหรับ Pull up Transient ส่วน M4, M5 และ C_{B2} มีหน้าที่สำหรับ Pull down Transient

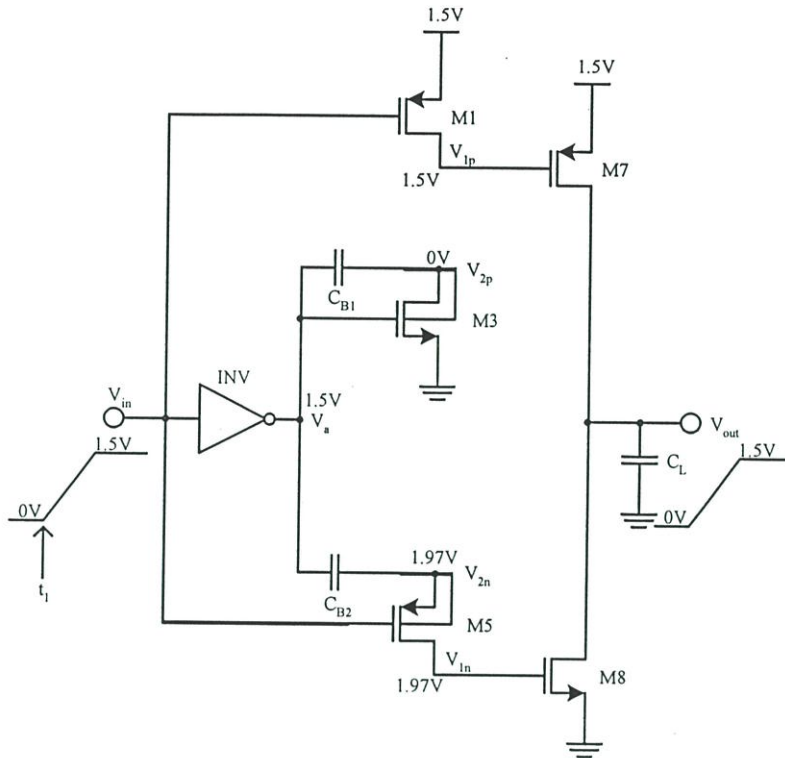
จากรูปที่ 4.2 แสดงรูปคลื่น Transient ของวงจร Bootstrapped CMOS Driver Circuit ทำให้สัญญาณทางเอาต์พุตแกว่งได้เต็มย่าน ที่แหล่งจ่ายแรงดันไฟฟ้า 1.5 โวลต์ ในการขับโหลด 10pF ระหว่าง Pull up Transient ในรูปเดียวกันนี้ ด้านขวามือของบูตสเตรปคาปาซิเตอร์ C_{B1} (V_{2p}) สามารถเป็น 0 โวลต์ได้อยู่ระหว่าง Transient ในระหว่าง Pull up Transient การทำงานของวงจร Bootstrapped CMOS Driver Circuit ทำให้สัญญาณทางเอาต์พุตแกว่งได้เต็มย่าน ที่แหล่งจ่ายแรงดันไฟฟ้า 1.5 โวลต์ แบ่งออกเป็น 2 ช่วงการทำงานที่ขึ้นอยู่กับบูตสเตรปคาปาซิเตอร์ C_{B1} คือ ช่วงเริ่มเก็บประจุ (The charge build-up period) และ ช่วงบูตสเตรป (The bootstrap period) จากรูปที่ 4.3.(ก) ช่วงเวลา Pull up Transient ที่ t_1 สัญญาณทางอินพุตมีค่าเป็น 0 โวลต์ และเอาต์พุตของวงจรอินเวอร์เตอร์ V_a มีค่าเท่ากับ 1.5 โวลต์ ฉะนั้น ทรานซิสเตอร์ M6, M8 ไม่ทำงาน M3 ทำงานตามลำดับ ที่ตัวขับทางเอาต์พุต V_{out} ถูกขับโดยตรงด้วย M5 ในส่วน bootstrap Segment ทำให้แรงดันทางด้านเอาต์พุตมีค่าเป็น 0 โวลต์ อีกด้านหนึ่ง M3 และ C_{B1} ของ Bootstrap Segment จะถูกแยกออกจาก M1 และ M7 ของ Fundamental Segment จากผลการทดลอง บูตสเตรปคาปาซิเตอร์ C_{B1} ได้มีการเก็บประจุ 1.5 Coulomb ซึ่งทางด้านซ้ายมือถูกยกขึ้นเท่ากับ 1.5 โวลต์ และทางด้านขวามือ V_{2p} มีค่าเป็น 0 โวลต์ (M3 ทำงาน) ในรูปที่ 4.3.(ข) แสดงวงจรเทียบเท่าของวงจร Bootstrapped CMOS Driver Circuit ทำให้สัญญาณทางเอาต์พุตแกว่งได้เต็มย่าน ที่แหล่งจ่ายแรงดันไฟฟ้า 1.5 โวลต์ ณ เวลาหลังจากช่วงแรงดันทางด้านอินพุตเพิ่มขึ้นที่ t_2 หลังจากช่วงแรงดันทางอินพุตเพิ่มขึ้น แรงดันทางเอาต์พุตของอินเวอร์เตอร์ V_a เปลี่ยนเป็นค่า 0.075 โวลต์ ฉะนั้นด้านขวาของบูตสเตรปคาปาซิเตอร์ C_{B1} จะถูกต่อเข้ากับกราวด์ ซึ่ง M3 ไม่ทำงาน แทนที่จะต่อเข้ากับขาเกตของ M7 ซึ่ง M8 ไม่ทำงาน พอถึงเวลาแรงดันจะเปลี่ยนทางด้านซ้ายมือของบูตสเตรปคาปาซิเตอร์ C_{B1} จาก 1.5 โวลต์ ไปเป็น 0.075 โวลต์ ($V_a = 1.5$ โวลต์ ----> 0.075 โวลต์) จาก t_1 ไปหา t_2 ทางด้านขวาของบูตสเตรปคาปาซิเตอร์ C_{B1} จะเปลี่ยนจาก 0 โวลต์ ไปหา -0.58 โวลต์ ($V_{2p} = 0$ โวลต์

----> -0.58 โวลต์) เป็นแรงดันที่มีค่าต่ำกว่ากราวด์ จากผลการทดลอง แรงดันทางด้านเอาต์พุตสามารถสวิทช์ได้อย่างรวดเร็ว ซึ่งเกทของ M7 เป็นตัวขับเคลื่อนที่แรงดัน -0.58 โวลต์ ดังแสดงในรูปที่ 4.2 แรงดันทางด้านเอาต์พุตสามารถแกว่งได้เต็มย่านที่ค่า 1.5 โวลต์

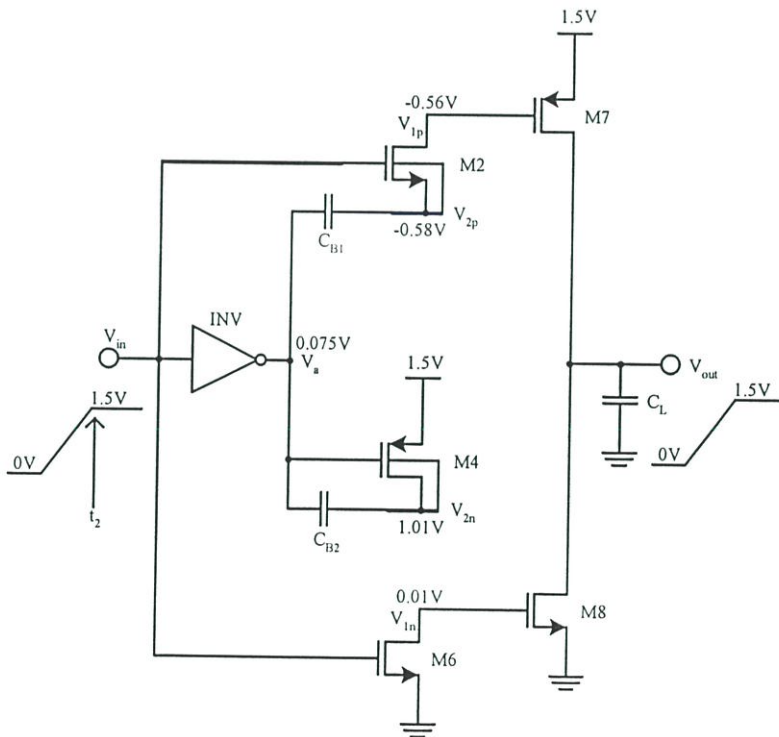


รูปที่ 4.2 รูปคลื่น Transient ของวงจร Bootstrapped CMOS Driver Circuit ระหว่างช่วง Pull up Transient

ในการประเมินประสิทธิภาพของวงจร Bootstrapped CMOS Driver Circuit ทำให้สัญญาณทางเอาต์พุตแกว่งได้เต็มย่าน ที่แหล่งจ่ายแรงดันไฟฟ้า 1.5 โวลต์ ดังแสดงในรูปที่ 4.1 การออกแบบได้ใช้ $0.8\mu m$ ซีมอสเทคโนโลยี



(ก)

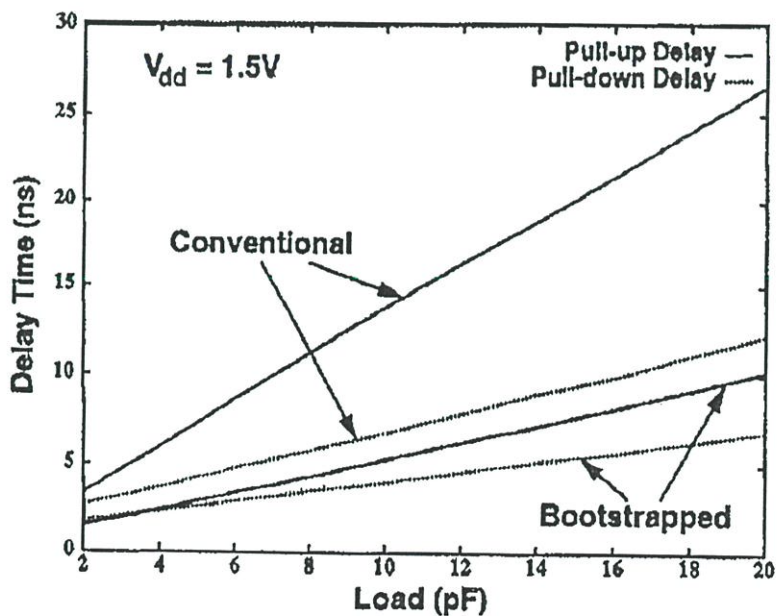


(ข)

รูปที่ 4.3 วงจรเทียบเท่าของวงจร Bootstrapped CMOS Driver Circuit ทำให้สัญญาณทางเอาต์พุต
 แกว่งได้เต็มย่าน ที่แหล่งจ่ายแรงดันไฟฟ้า 1.5 โวลต์ ในช่วงเวลา (ก) Period to the pull-
 up transient และ (ข) after the input ramp-up period

ตารางที่ 4.1 แสดงค่าความยาวและความกว้างของมอสทรานซิสเตอร์ทั้งหมดที่อยู่ในรูปที่ 4.1

| ทรานซิสเตอร์ | ความกว้าง (W) (μm) | ความยาว (L) (μm) |
|------------------|------------------------------------|----------------------------------|
| M7 | 80 | 0.8 |
| M1 | 20 | 0.8 |
| M _{N1} | 40 | 0.8 |
| M6 | 10 | 0.8 |
| M5 | 40 | 0.8 |
| M4 | 20 | 0.8 |
| M8 | 20 | 0.8 |
| M3 | 10 | 0.8 |
| CB1 | 0.35pF | |
| CB2 | 0.25pF | |
| V _{th+} | 0.75 V | |
| V _{th-} | -0.9 V | |



รูปที่ 4.4 แสดงค่าหน่วยเวลา Pull up และ Pull down ที่ค่าโหลดคาปาซิเตอร์ต่างๆ ของวงจร Bootstrapped CMOS Driver Circuit ทำให้สัญญาณทางเอาต์พุตแกว่งได้เต็มย่าน ที่แหล่งจ่ายแรงดันไฟฟ้า 1.5 โวลต์

จากรูปที่ 4.4 แสดงค่าหน่วยเวลาทั้งทางขาขึ้น (Pull up) และ ขาลง (Pull down) ที่ค่าโหลดคาปาซิเตอร์ต่างๆ ของวงจร Bootstrapped CMOS Driver Circuit ทำให้สัญญาณทางเอาต์พุตแกว่งได้เต็มย่าน ที่แหล่งจ่ายแรงดันไฟฟ้า 1.5 โวลต์ ระหว่าง Pull up และ Pull down Transient และในรูปนี้ยังได้แสดงค่าหน่วยเวลาของวงจร Conventional CMOS driver circuit ที่นำใช้ ทรานซิสเตอร์ pMOS ทุกตัว $80\mu\text{m}/0.8\mu\text{m}$ และ ทรานซิสเตอร์ nMOS

4.3 สรุป

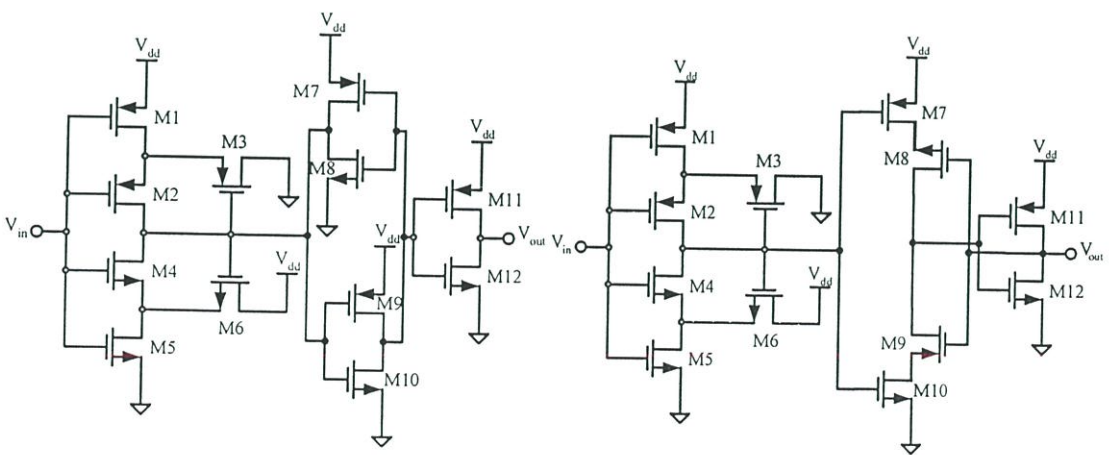
จากคำอธิบายข้างบน แสดงให้เห็นว่า การนำเอาเทคนิค[12-16] เข้ามาช่วยในการขับโหลดคาปาซิเตอร์ ของวงจรซีมอส จะสามารถขับโหลดคาปาซิเตอร์ที่มีค่ามาก มีค่าหน่วยเวลาน้อย ความเร็วในการขับโหลดมากขึ้น แต่วงจรจะมีขนาดค่อนข้างใหญ่ เนื่องจาก เทคนิค จะประกอบด้วย บูตสเตรปคาปาซิเตอร์ 2 ตัว ซึ่งมีค่าความกว้าง (W) ของบูตสเตรปคาปาซิเตอร์ใหญ่มาก ทำให้ขนาดของวงจรใหญ่ตามไปด้วย นอกจากนั้น อินไดเร็กต์บูตสเตรปเทคนิค[12-16] ยังเป็นการบูตแรงดันให้สูงกว่าแหล่งจ่ายไฟฟ้าด้วยบูตสเตรปคาปาซิเตอร์ เพื่อไปขับมอสทรานซิสเตอร์ทางเอาต์พุต จะทำงานได้ดีที่แหล่งจ่ายแรงดัน 1.5 โวลต์ ยังมีค่าหน่วยเวลามากเมื่อเปรียบเทียบกับไดเร็กต์บูตสเตรปเทคนิค[17] ซึ่งเป็นการบูตแรงดันให้สูงกว่าแหล่งจ่ายไฟฟ้าด้วยบูตสเตรปคาปาซิเตอร์ เพื่อไปขับโหลดคาปาซิเตอร์ทางเอาต์พุตโดยตรง ทำให้มีค่าหน่วยเวลาน้อย สามารถทำงานได้ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ และสามารถขับโหลดคาปาซิเตอร์ที่มีค่ามาก ๆ ซึ่งจะอธิบายในบทต่อไป

บทที่ 5

วงจรไคเร็คบุตสเตรปซิมอสซิมิททริกเกอร์ที่ออกแบบใหม่

5.1 บทนำ

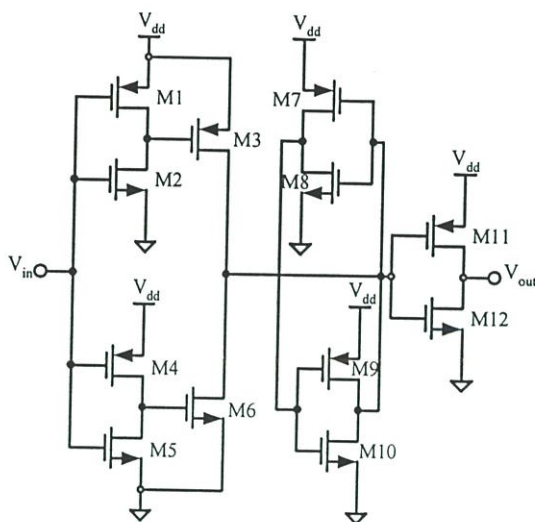
โดยทั่วไปวงจรมิททริกเกอร์มีอยู่สองแบบด้วยกันคือ วงจรมิททริกเกอร์แบบกลับเฟส และแบบไม่กลับเฟส ดังในรูปที่ 5.1(ก) และ รูปที่ 5.1(ข) แสดงวงจร Conventional CMOS Schmitt trigger แบบไม่กลับเฟส และ แบบกลับเฟส ตามลำดับ ส่วนในรูปที่ 5.2 แสดงวงจร Reshaping CMOS Schmitt trigger ทั้งสองวงจรเป็นวงจรที่เสนอในบทความ[1-2] ทำงานที่ความถี่ 10MHz และใช้แหล่งจ่ายแรงดันไฟฟ้า 1.5 โวลต์ ซึ่งมักจะประสบปัญหาเรื่องความสามารถในการจับวงจร และมีค่าหน่วงเวลามาก เมื่อโหลดคาปาซิเตอร์มีค่าสูงๆ และแหล่งจ่ายแรงดันไฟฟ้ามีค่าต่ำลง นอกจากทั้งสองวงจรมันแล้ว ยังมีวงจรมิททริกเกอร์ อื่นๆหลายวงจร[3-11] ก็มีปัญหาเช่นกัน ขณะที่วงจรไคเร็คบุตสเตรปซิมอสซิมิททริกเกอร์ที่ออกแบบใหม่นี้ ได้ทำการออกแบบโดยการนำเอาไคเร็คบุตสเตรปเทคนิค[17] เข้ามาเพิ่มในวงจรเพื่อช่วยให้วงจรมีประสิทธิภาพ และ สมรรถนะดีขึ้น ซึ่งบุตสเตรปเทคนิคเป็นเทคนิคที่ใช้แรงดันสูงกว่าแรงดันไฟฟ้าไปจับโหลดทางเอาต์พุตโดยตรงผ่านทาง Transmission gate ทำให้ความเร็วในการสวิตช์เพิ่มขึ้น สามารถจับโหลดคาปาซิเตอร์ทางเอาต์พุตได้มากขึ้น ใช้แหล่งจ่ายแรงดันไฟฟ้าต่ำที่ 1 โวลต์ ความถี่ที่ใช้งาน 100MHz ซึ่งจะทำให้วงจรมีค่าหน่วงเวลาลดลง 10 เท่า และ กำลังงานสูญเสียลดลงถึง 8 เท่า เมื่อเปรียบเทียบกับวงจรในรูปที่ 5.1 และ 5.2



(ก) แบบไม่กลับเฟส

(ข) แบบกลับเฟส

รูปที่ 5.1 แสดงวงจร Conventional CMOS Schmitt trigger[1]



รูปที่ 5.2 แสดงวงจร Reshaping CMOS Schmitt trigger[2]

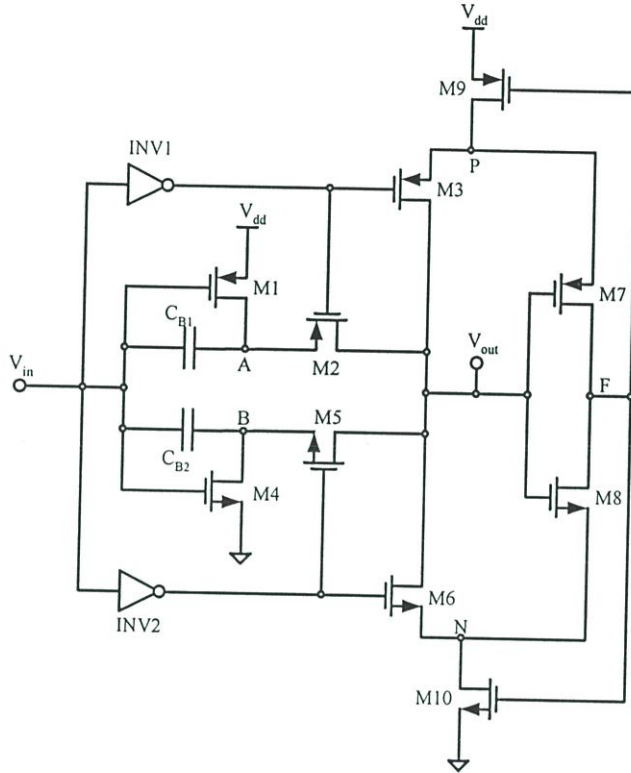
5.2 วงจรไคเร็คบูตสเตรปซิมอสมีทรานซิสเตอร์แบบไม่กลับเฟส

5.2.1 หลักการทำงาน

จากวงจรในรูปที่ 5.3 เป็นวงจรไคเร็คบูตสเตรปซิมอสมีทรานซิสเตอร์แบบไม่กลับเฟสที่ออกแบบใหม่ ซึ่งมีส่วนที่ทำหน้าที่เป็น Pull-up บูตสเตรป ที่ประกอบด้วย M1, M2, M3 และ C_{B1} เพื่อให้โหนด A มีค่าแรงดันมากกว่าแรงดันไฟฟ้า อีกส่วนหนึ่งเป็นส่วนที่ทำหน้าที่เป็น Pull-down บูตสเตรป ที่ประกอบด้วย M4, M5, M6 และ C_{B2} เพื่อให้โหนด B มีค่าแรงดันน้อยกว่ากราวด์ ส่วน ทรานซิสเตอร์ M7 และ M8 จะทำหน้าที่ในการปรับค่าแรงดันเทรสโฮล (V_{th+} และ V_{th-}) ด้วยการเพิ่มค่าความกว้างของทรานซิสเตอร์ทั้งสองมากขึ้น และ ในนี้ C_{B1} และ C_{B2} คือบูตสเตรปคาปาซิเตอร์ทำหน้าที่เก็บประจุและคลายประจุ โดยที่โหนด A และ B จะต่อไปหาเอาท์พุทโดยตรงผ่านทางขา Source ของ M2 และ M5 ก็จะสามารถขับโหลดคาปาซิเตอร์ได้เร็วขึ้น ซึ่งจะแตกต่างจากเทคนิคแบบอินไคเร็ค โดยแรงดันเอาท์พุทต้องผ่านทางอุปกรณ์ขาออกอาจเป็นพีมอส หรือ เอ็นมอสเพื่อไปขับโหลดจะทำให้เกิดมีค่าหน่วงเวลามากขึ้น ทำให้ความเร็วของวงจรลดลง ความถี่ในการใช้งานก็ต่ำลงด้วย และเมื่อใช้งานที่แหล่งจ่ายแรงดันไฟฟ้าต่ำ วงจรก็จะไม่สามารถทำงานได้เลย

จากรูปที่ 5.3 กำหนดให้แหล่งจ่ายแรงดันไฟฟ้า V_{dd} มีค่าเท่ากับ 1 โวลต์ แรงดันอินพุทเป็นรูป Sine wave ที่มีขนาดแรงดันเท่ากับ 1 โวลต์ ความถี่ 100 MHz โหลดคาปาซิเตอร์ 0.5 pF ซิมอสเทคโนโลยี 0.35 μm Level 3 และแรงดัน Threshold $\pm 0.3\text{V}$ ส่วนตารางที่ 5.1 แสดงค่า W และ L

ของทรานซิสเตอร์ และค่าบุตสเตรปคาปาซิเตอร์ของวงจร เมื่อแรงดันอินพุตมีค่าเท่ากับ 0 โวลต์ ทรานซิสเตอร์ M1 และ M5 ทำงานอยู่ในสถานะอิ่มตัว ทำให้บุตสเตรปคาปาซิเตอร์ C_{B1} จะเก็บประจุจนมีค่าแรงดันเท่ากับ 1 โวลต์ โดยผ่านทาง M1 ในขณะเดียวกัน ทรานซิสเตอร์ M6 ทำงาน และ ส่งผลให้ทรานซิสเตอร์ M7 และ M10 ทำงานเช่นกัน เวลานี้แรงดันเอาต์พุตมีค่าเท่ากับ 0 โวลต์



รูปที่ 5.3 แสดงวงจรไดเร็กต์บุตสเตรปซิมอสซิมิทริกเกอร์แบบไม่กลับเฟส

เมื่อ V_{in} มีค่ามากขึ้นจนกระทั่งเท่ากับ V_{th+} ทรานซิสเตอร์ M4 และ M2 ทำงาน ขณะนี้บุตสเตรปคาปาซิเตอร์ C_{B2} ก็จะเก็บประจุจากแรงดันทางด้านอินพุต โดยผ่านทาง M4 ส่วนแรงดันที่โหนด A มีค่าเท่ากับ 1.3 โวลต์ และ C_{B1} เริ่มคลายประจุออกทำให้แรงดันทางด้านเอาต์พุตมีค่าเท่ากับ 1 โวลต์ทันทีทันใด และ ในขณะเดียวกันทรานซิสเตอร์ M3 M8 และ M9 ก็ทำงานเช่นกัน เมื่อ V_{in} เท่ากับ 1 โวลต์ แรงดันที่โหนด A ก็ยังมีค่ามากกว่าแหล่งจ่ายแรงดันไฟฟ้าทำให้แรงดันทางด้านเอาต์พุตยังมีค่าเท่ากับ 1 โวลต์ ส่วน C_{B2} จะเก็บประจุจากแรงดันทางด้านอินพุตโดยผ่านทาง M4 ขณะนี้โหนด B มีค่าเท่ากับ -0.3 โวลต์ และ เมื่อ V_{in} มีค่าเท่ากับ V_{th-} ทรานซิสเตอร์ M1 และ M5 เริ่มทำงานอีกครั้ง ทำให้โหนด B และขาออกถูกซ็อดเข้ากัน ประจุที่ขาออกก็จะถูกคลายออกอย่างรวดเร็วทำให้แรงดันทางด้านเอาต์พุตมีค่าเท่ากับ 0 โวลต์ ส่วนบุตสเตรปคาปาซิเตอร์ C_{B1} จะเริ่มเก็บประจุใหม่จนมีค่า

แรงดันเท่ากับ 1 โวลต์ และเมื่อสัญญาณรูปคลื่นต่อไปเข้ามาวงจรก็จะทำงานเหมือนกับที่กล่าวมาข้างต้น

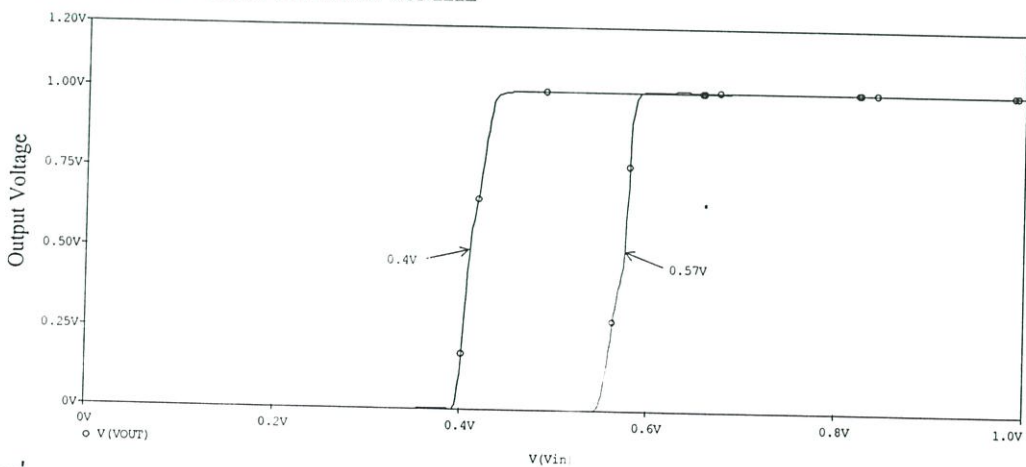
ตารางที่ 5.1 แสดงค่า W และ L ของทรานซิสเตอร์ในวงจรโคเร้คบุคตสเตรปซิมอสซิมิทริกเกอร์แบบไม่กลับเฟส

| ทรานซิสเตอร์ | W (μm) | L (μm) | ทรานซิสเตอร์ | W (μm) | L (μm) |
|--------------------|------------------------|------------------------|--------------------|------------------------|------------------------|
| M1 | 1 | 0.35 | M6 | 30 | 0.35 |
| M2 | 2 | 0.35 | M7 | 30 | 0.35 |
| M3 | 30 | 0.35 | M8 | 30 | 0.35 |
| M4 | 1 | 0.35 | M9 | 60 | 0.35 |
| M5 | 2 | 0.35 | M10 | 60 | 0.35 |
| MP _{INV1} | 1.8 | 0.35 | MN _{INV1} | 1 | 0.35 |
| MP _{INV2} | 1 | 0.35 | MN _{INV2} | 1.8 | 0.35 |
| C _{B1} | 0.15pF | | C _{B2} | 0.15pF | |

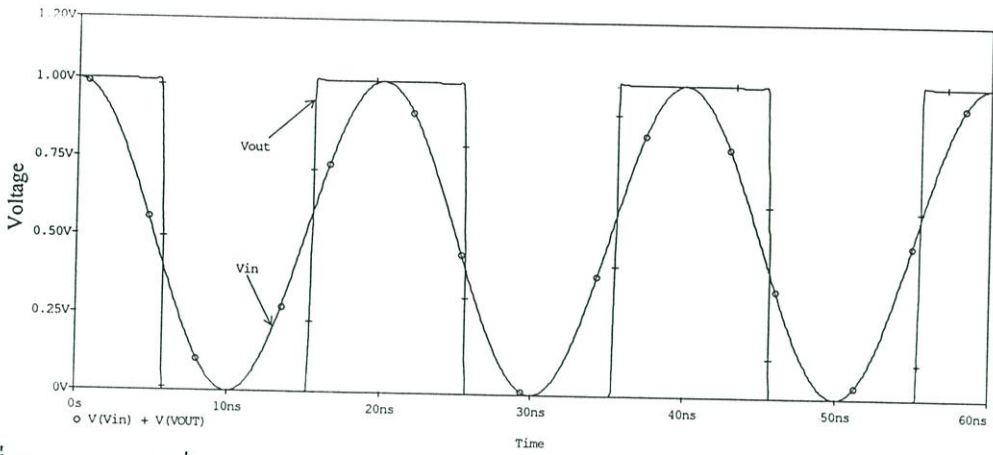
5.2.2 ผลการทดลองของวงจรโคเร้คบุคตสเตรปซิมอสซิมิทริกเกอร์แบบไม่กลับเฟสด้วยโปรแกรม

PSpice

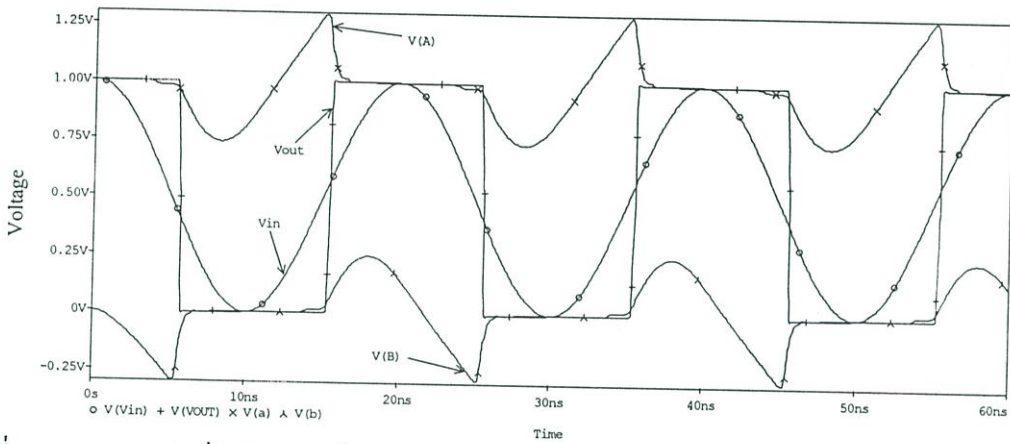
5.2.2.1 ผลการทดลองที่ความถี่ 50MHz



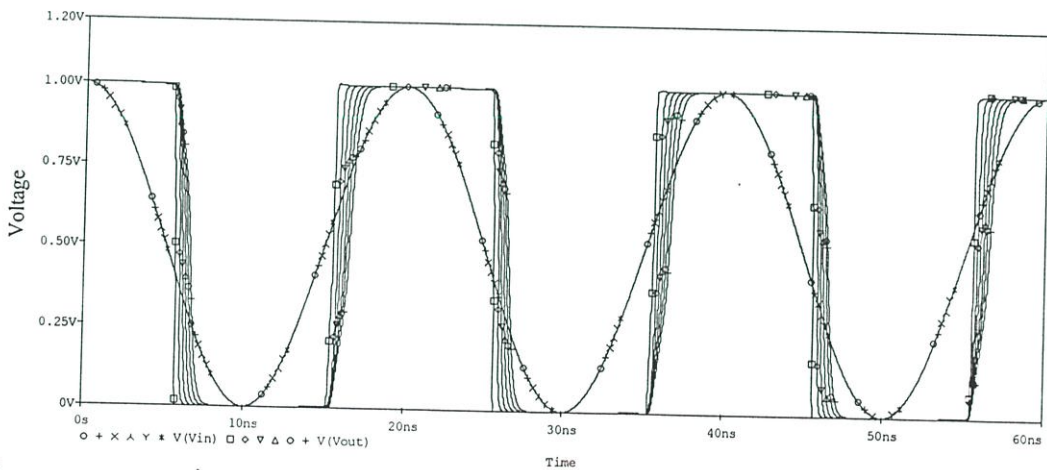
รูปที่ 5.4 แสดงกราฟคุณสมบัติการถ่ายโอน ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์



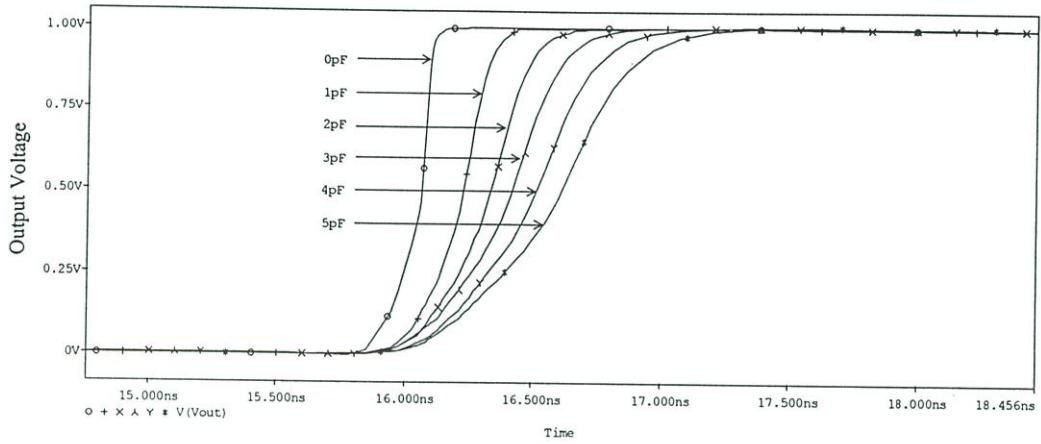
รูปที่ 5.5 แสดงรูปคลื่นสัญญาณอินพุตและเอาต์พุต ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์



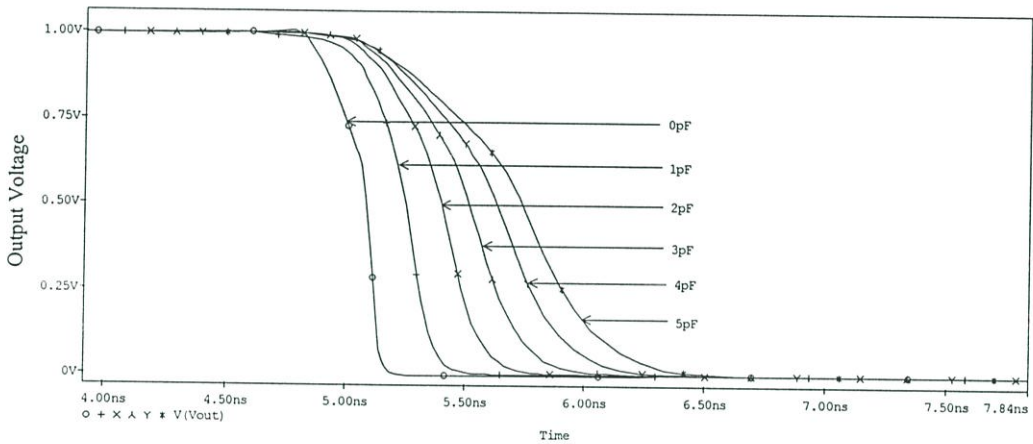
รูปที่ 5.6 แสดงรูปคลื่นสัญญาณที่โหนด A โหนด B สัญญาณอินพุต และ สัญญาณเอาต์พุต ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์



รูปที่ 5.7 แสดงรูปคลื่นสัญญาณอินพุตและเอาต์พุต เมื่อเปลี่ยนแปลงโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์



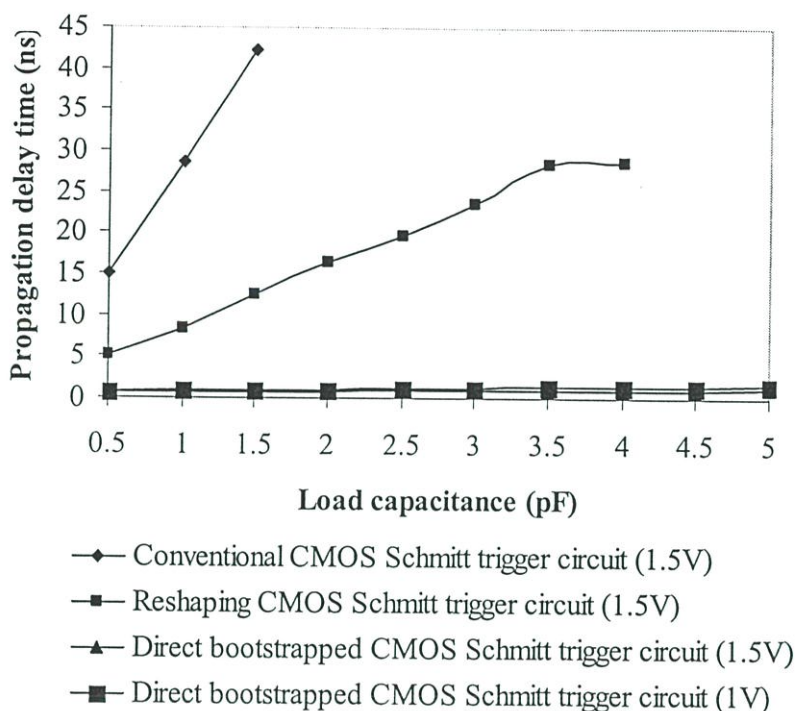
(ก)



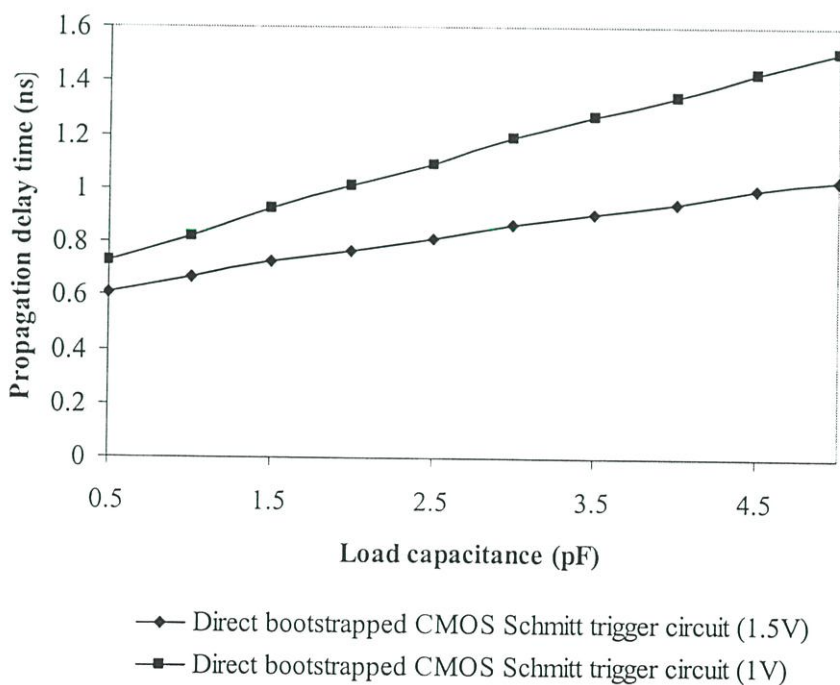
(ข)

รูปที่ 5.8 แสดงช่วงขอบเวลา (ก) ขาขึ้น และ (ข) ขาลง เมื่อเปลี่ยนแปลงโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์

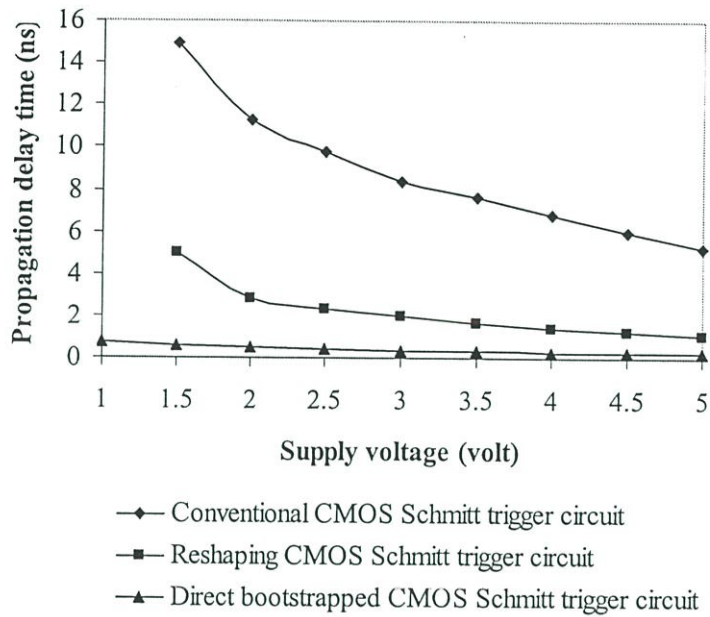
จากรูปที่ 5.4 แสดงคุณสมบัติการถ่ายโอน ซึ่งมีค่า $V_{th+}=0.57$ โวลต์ และ $V_{th-}=0.4$ โวลต์ ในรูปที่ 5.5 แสดงการเปรียบเทียบรูปคลื่นสัญญาณอินพุตและเอาต์พุต จะเห็นว่าสัญญาณทางเอาต์พุตมีค่าหน่วงเวลาน้อยมาก ซึ่งมีค่า Rise time เท่ากับ 66.1ps และ Fall time เท่ากับ 68.5ps ส่วนรูปที่ 5.6 แสดงรูปคลื่นที่โหนด A และ B ซึ่งเป็นแรงดันที่ถูกบูตขึ้น ทำให้โหนด A มีค่าเท่ากับ 1.3 โวลต์ และโหนด B มีค่าเท่ากับ -0.3 โวลต์ และส่วนรูปที่ 5.7 และ รูปที่ 5.8 แสดงรูปคลื่นสัญญาณอินพุตและเอาต์พุต เมื่อเปลี่ยนแปลงค่าโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF จะเห็นว่าเมื่อโหลดคาปาซิเตอร์ยิ่งมากขึ้นก็จะทำให้ ค่าหน่วงเวลาของเอาต์พุตมากตามไปด้วย



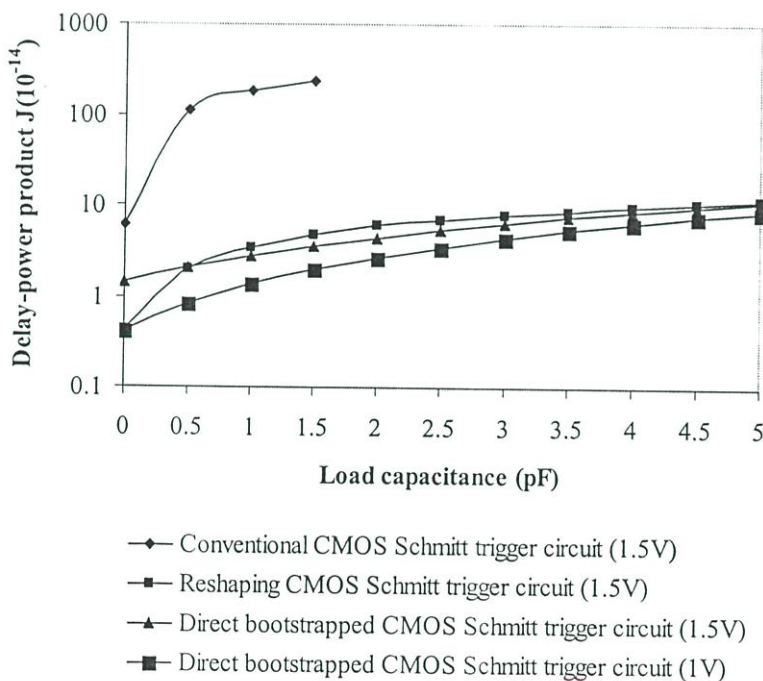
รูปที่ 5.9 แสดงการเปรียบเทียบค่าหน่วงเวลาของวงจรไดเร็กบูตสเตรปซิมอสซมิททริกเกอร์ แบบไม่กลับเฟสที่ความถี่ 50MHz กับวงจร Conventional CMOS Schmitt trigger circuit และ Reshaping CMOS Schmitt trigger circuit ที่ความถี่ 10MHz เมื่อโหลดคาปาซิเตอร์ เปลี่ยนแปลงจาก 0.5pF ถึง 5pF



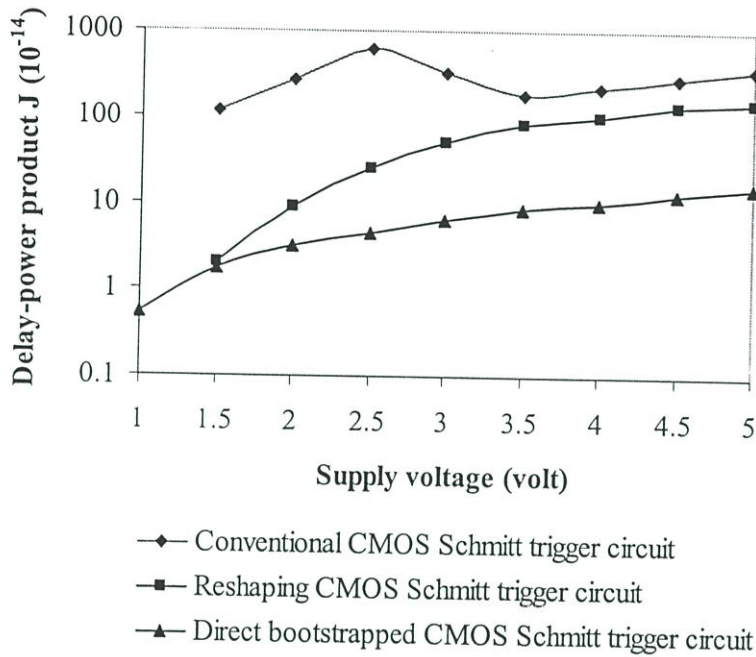
รูปที่ 5.10 แสดงการเปรียบเทียบค่าหน่วงเวลาของวงจรไดเร็กบูตสเตรปซิมอสซมิททริกเกอร์ แบบไม่กลับเฟสที่ค่าแหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ และ 1.5 โวลต์



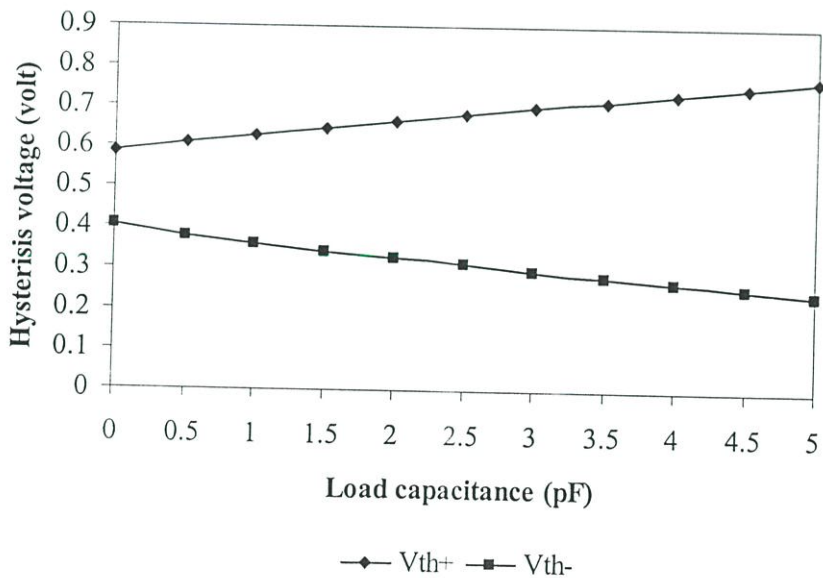
รูปที่ 5.11 แสดงการเปรียบเทียบค่าหน่วยเวลาของวงจรโคเร้คบูตสเตรปซิมอสซิมิทริกเกอร์ แบบไม่กลับเฟสที่ความถี่ 50MHz กับวงจร Conventional CMOS Schmitt trigger circuit และ Reshaping CMOS Schmitt trigger circuit ที่ความถี่ 10MHz เมื่อแหล่งจ่ายแรงดันไฟฟ้าเปลี่ยนแปลงจาก 1 โวลต์ ถึง 5 โวลต์



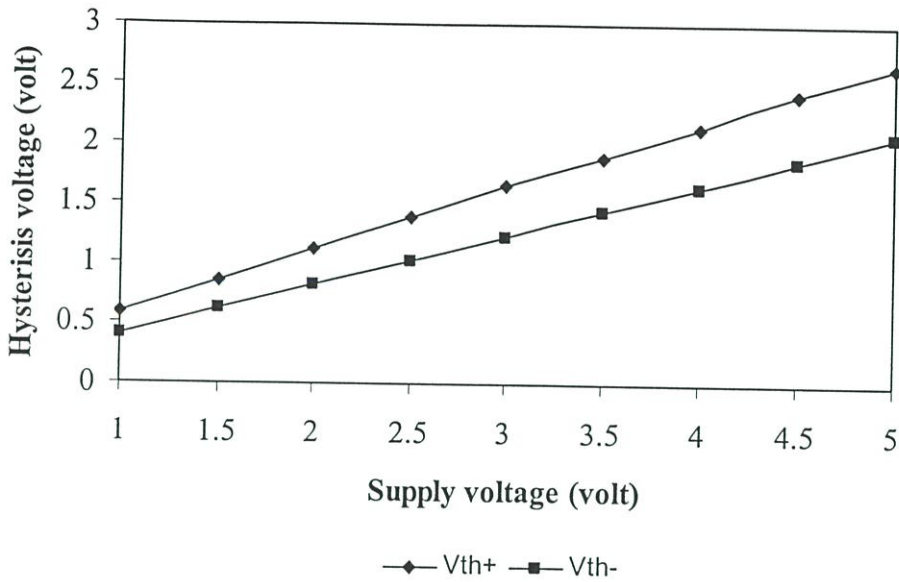
รูปที่ 5.12 แสดงค่า Delay-power product ของวงจรโคเร้คบูตสเตรปซิมอสซิมิทริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz กับวงจร Conventional CMOS Schmitt trigger circuit และ Reshaping CMOS Schmitt trigger circuit ที่ความถี่ 10MHz เมื่อโหลดคาปาซิเตอร์เปลี่ยนแปลงจาก 0.5pF ถึง 5pF



รูปที่ 5.13 แสดงค่า Delay-power product ของวงจรโคเร็คทสเตรปซิมอสซิมิทริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz กับวงจร Conventional CMOS Schmitt trigger circuit และ Reshaping CMOS Schmitt trigger circuit ที่ความถี่ 10MHz เมื่อแหล่งจ่ายแรงดันไฟฟ้าเปลี่ยนแปลงจาก 1 โวลต์ ถึง 5 โวลต์



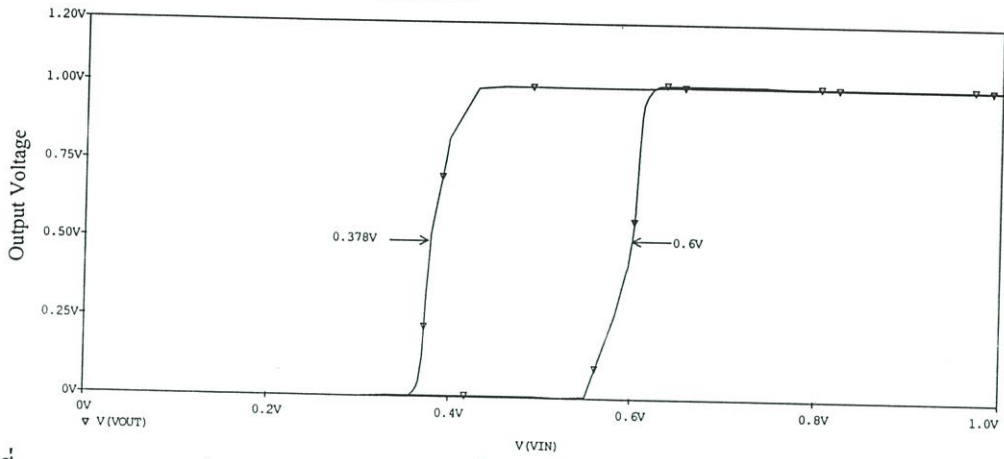
รูปที่ 5.14 แสดงความสัมพันธ์ของแรงดันเทรฮิสโตลกับค่าฮิสเตอร์รีซิส เมื่อเปลี่ยนแปลงค่าโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF



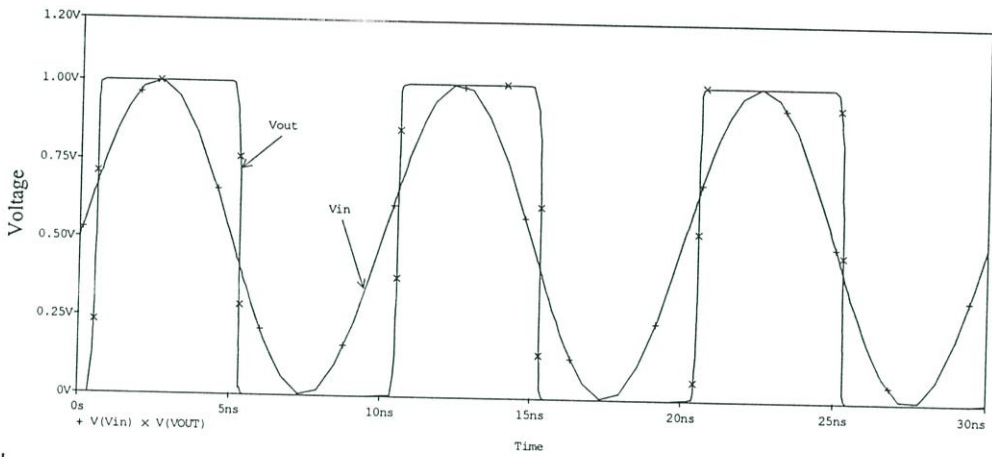
รูปที่ 5.15 แสดงความสัมพันธ์ของแรงดันเทรชโฮลกับค่าฮิสเตอร์รีซิส เมื่อเปลี่ยนแปลงค่าแหล่งจ่ายแรงดันไฟฟ้าจาก 1 โวลต์ ถึง 5 โวลต์

จากรูปที่ 5.9 แสดงการเปรียบเทียบค่าหน่วงเวลาของวงจรไคร์คอบุตสเตรปซิมอสซมิททริกเกอร์ แบบไม่กลับเฟส ที่นำเสนอ กับวงจร Conventional CMOS Schmitt trigger circuit เห็นว่าค่าหน่วงเวลาลดลงถึง 25 เท่า และถ้าเทียบกับวงจร Reshaping CMOS Schmitt trigger circuit จะมีค่าหน่วงเวลาลดลง ประมาณ 10 เท่า ส่วนรูปที่ 5.10 แสดงการเปรียบเทียบค่าหน่วงเวลาของวงจรไคร์คอบุตสเตรปซิมอสซมิททริกเกอร์ แบบไม่กลับเฟส ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ และ 1.5 โวลต์ จะเห็นว่าที่แหล่งจ่ายแรงดันไฟฟ้าต่ำ ยิ่งทำให้ค่าหน่วงเวลามากตาม ส่วนในรูปที่ 5.11 จะเห็นว่าที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ ทั้งวงจร Conventional CMOS Schmitt trigger circuit และวงจร Reshaping CMOS Schmitt trigger circuit ไม่สามารถทำงานได้เลย ซึ่งแตกต่างจากวงจรไคร์คอบุตสเตรปซิมอสซมิททริกเกอร์ สามารถทำงานได้และยังมีค่าหน่วงเวลาที่ 0.73ns ส่วนรูปที่ 5.12 และ รูปที่ 5.13 แสดงค่า Delay-Power Product ของวงจรไคร์คอบุตสเตรปซิมอสซมิททริกเกอร์ แบบไม่กลับเฟส เห็นว่าที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ สามารถลด Delay-Power Product ลงได้ถึง 12 เท่า เมื่อเปรียบเทียบกับวงจร Conventional CMOS Schmitt trigger circuit และมีค่า Delay-Power Product ลดลง 4 เท่าตัวถ้าเปรียบเทียบกับวงจร Reshaping CMOS Schmitt trigger circuit และส่วนรูปที่ 5.14 และ รูปที่ 5.15 แสดงค่าของแรงดันเทรชโฮลที่เป็นบวกและลบ จะมีค่าเปลี่ยนแปลง เมื่อโวลตคาปาซิเตอร์ หรือ แหล่งจ่ายแรงดันไฟฟ้าเปลี่ยนแปลง

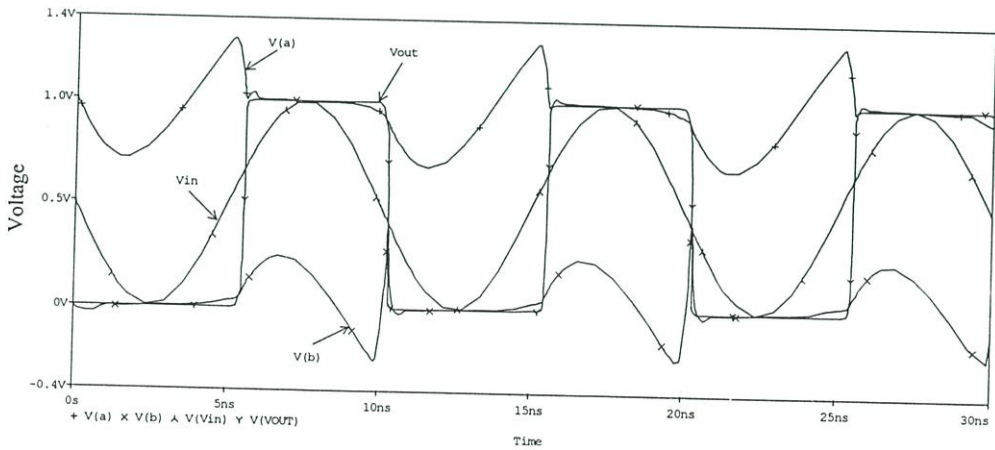
5.2.2.2 ผลการทดลองที่ความถี่ 100MHz



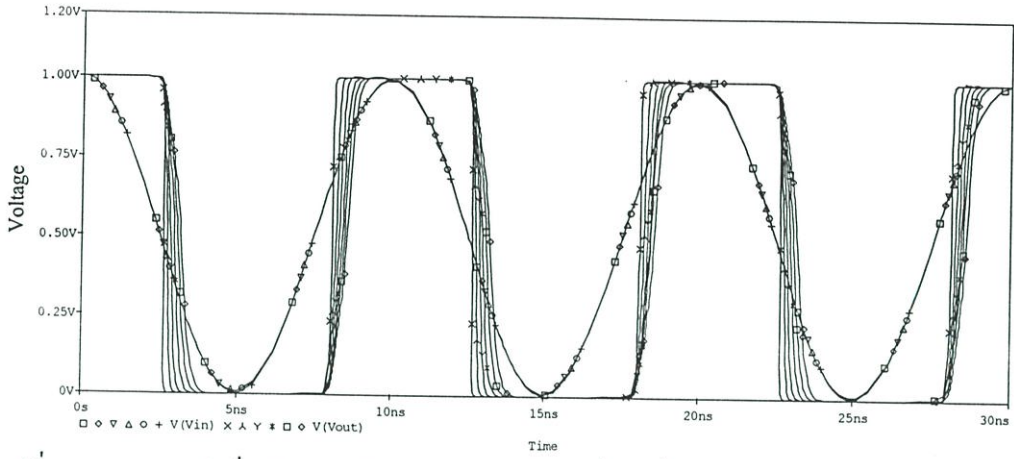
รูปที่ 5.16 แสดงกราฟคุณสมบัติการถ่ายโอน ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์



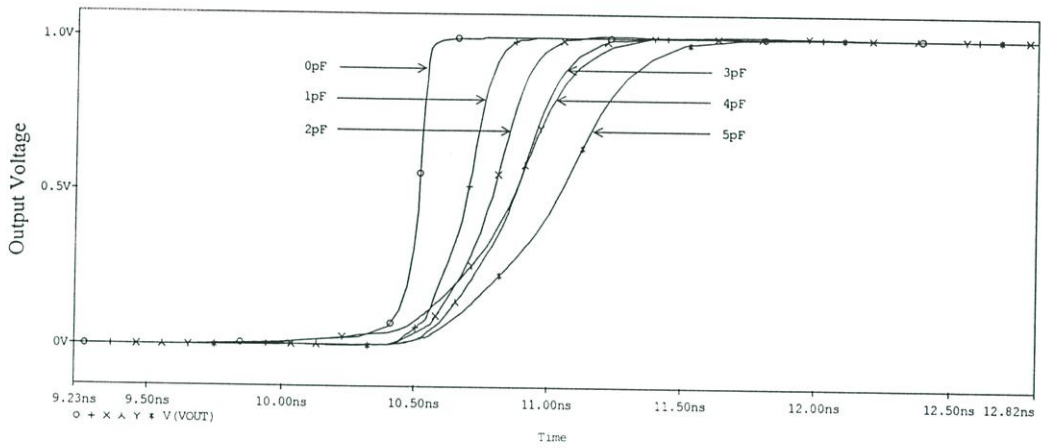
รูปที่ 5.17 แสดงรูปคลื่นสัญญาณอินพุตและเอาต์พุต ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์



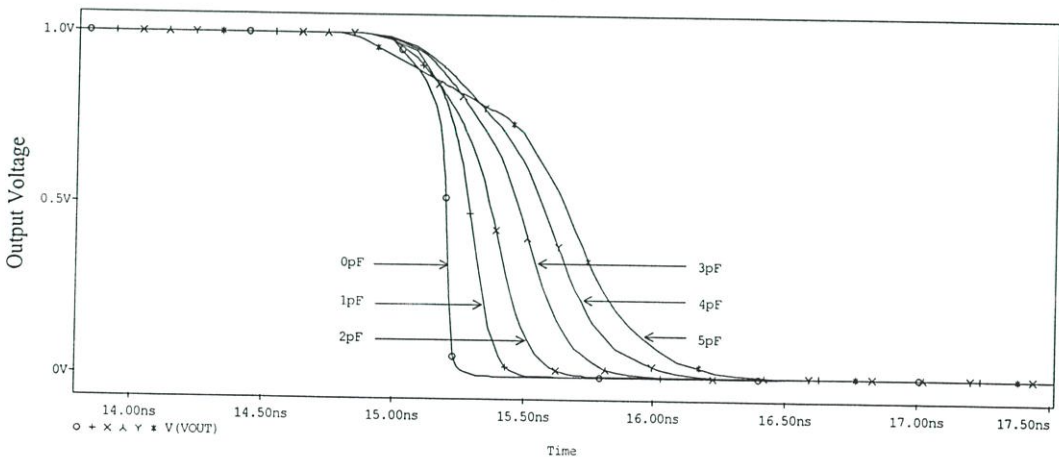
รูปที่ 5.18 แสดงรูปคลื่นสัญญาณที่โหนด A โหนด B สัญญาณอินพุต และ สัญญาณเอาต์พุต ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์



รูปที่ 5.19 แสดงรูปคลื่นสัญญาณอินพุตและเอาต์พุต เมื่อเปลี่ยนแปลงโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์



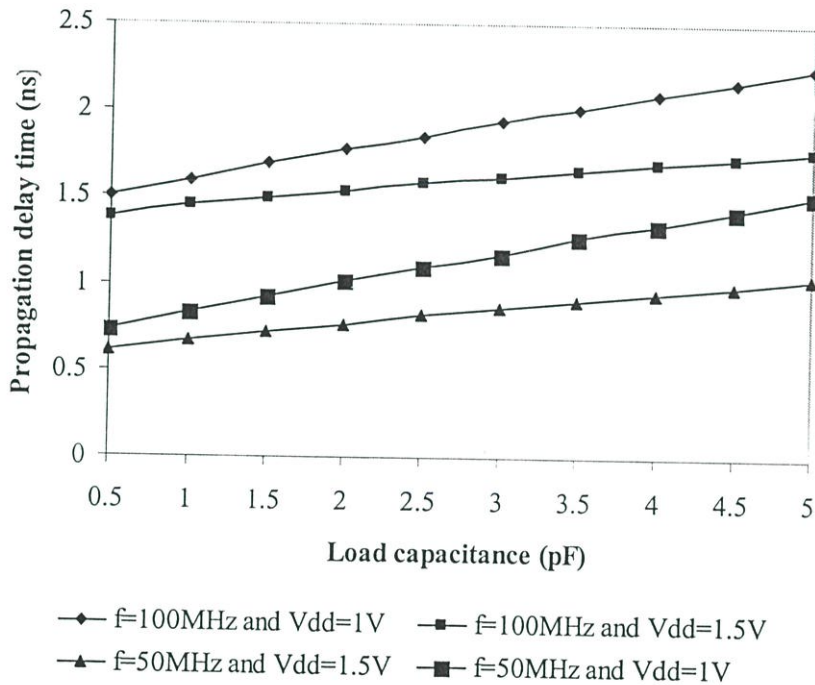
(ก)



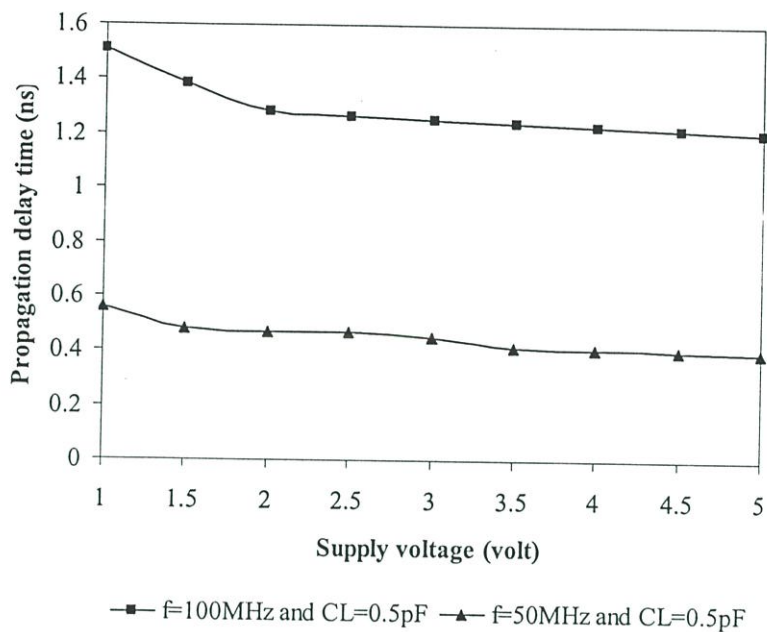
(ข)

รูปที่ 5.20 แสดงช่วงขอบเวลา (ก) ขาขึ้น และ (ข) ขาลง เมื่อเปลี่ยนแปลงโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์

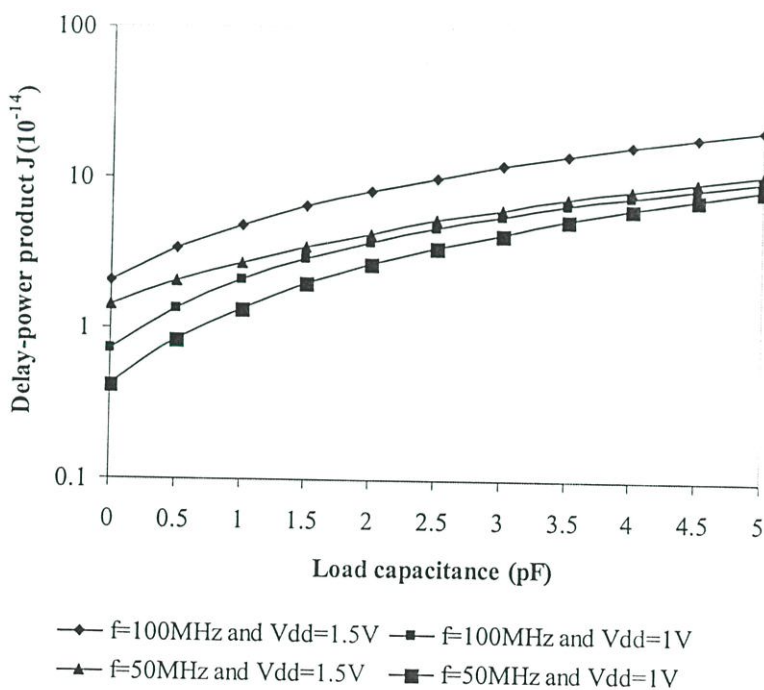
จากรูปที่ 5.16 แสดงคุณสมบัติการถ่ายโอน ซึ่งมีค่า $V_{th+}=0.6$ โวลต์ และ $V_{th-}=0.378$ โวลต์ ในรูปที่ 5.17 แสดงการเปรียบเทียบรูปคลื่นสัญญาณอินพุตและเอาต์พุต จะเห็นว่าสัญญาณทางเอาต์พุต มีค่าหน่วงเวลาน้อยมาก ซึ่งมีค่า Rise time เท่ากับ 82.41ps และ Fall time เท่ากับ 121.91ps ส่วนรูปที่ 5.18 แสดงรูปคลื่นที่โหนด A และ B ซึ่งเป็นแรงดันที่ถูกบูตขึ้น ทำให้โหนด A มีค่าเท่ากับ 1.3 โวลต์ และโหนด B มีค่าเท่ากับ -0.3 โวลต์ และส่วนรูปที่ 5.19 และ รูปที่ 5.20 แสดงรูปคลื่นสัญญาณอินพุตและเอาต์พุต เมื่อเปลี่ยนแปลงค่าโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF จะเห็นว่าเมื่อความถี่เพิ่มขึ้น และ โหลดคาปาซิเตอร์ยิ่งมากขึ้นก็จะทำให้ ค่าหน่วงเวลาของเอาต์พุตมากตามไปด้วย



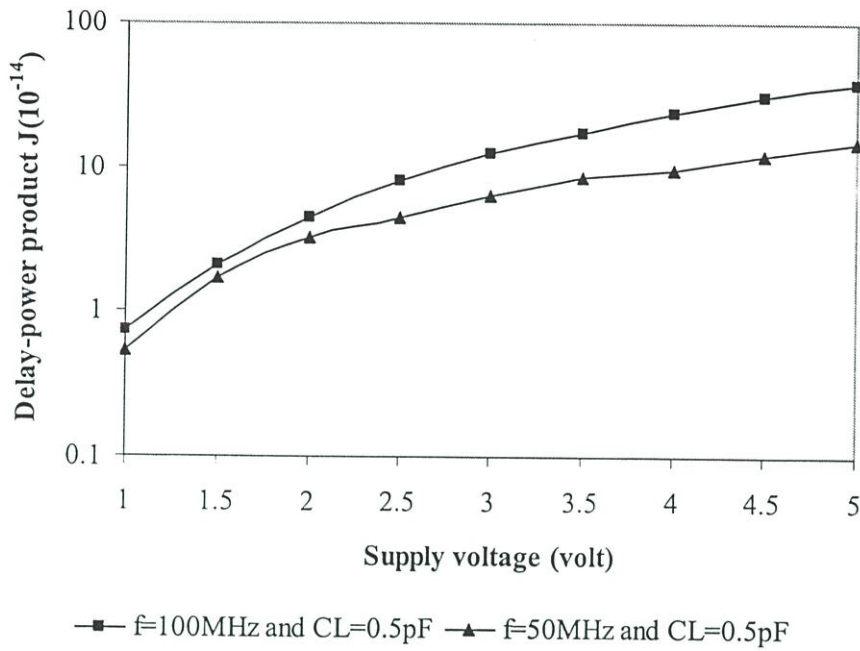
รูปที่ 5.21 แสดงการเปรียบเทียบค่าหน่วงเวลาของวงจรโคเร็คบูตสเตรปซิมอสสมิททริกเกอร์ แบบไม่กลับเฟสที่ความถี่ 100MHz กับวงจรโคเร็คบูตสเตรปซิมอสสมิททริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz เมื่อโหลดคาปาซิเตอร์เปลี่ยนแปลงจาก 0.5pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ และ 1.5 โวลต์



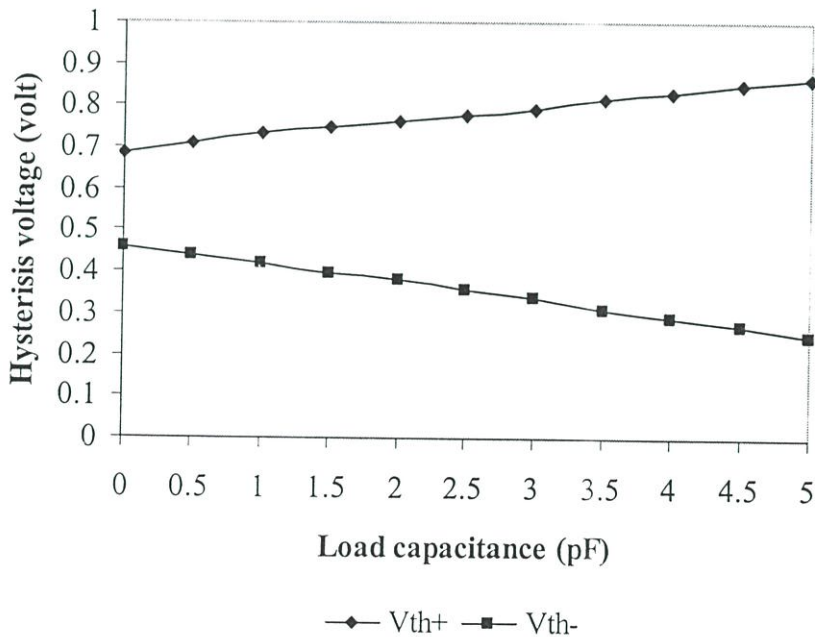
รูปที่ 5.22 แสดงการเปรียบเทียบค่าหน่วยเวลาของวงจรโคเร็คทสเตรปซิมอสซิมิทริกเกอร์ แบบไม่กลับเฟสที่ความถี่ 100MHz กับวงจรโคเร็คทสเตรปซิมอสซิมิทริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz เมื่อแหล่งจ่ายแรงดันไฟฟ้าเปลี่ยนแปลงจาก 1 โวลต์ ถึง 5 โวลต์ ที่โหลดคาปาซิเตอร์ 0.5pF



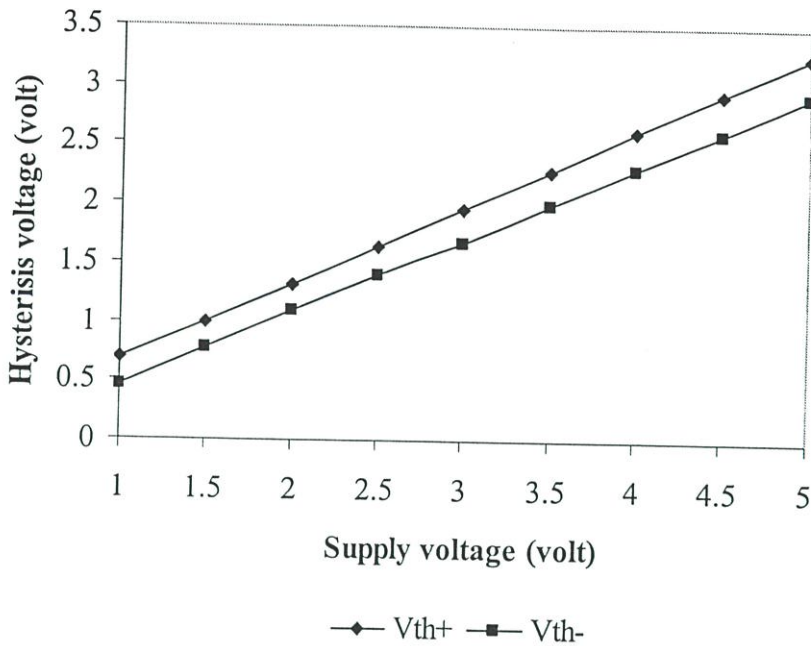
รูปที่ 5.23 แสดงค่า Delay-power product ของวงจรโคเร็คทสเตรปซิมอสซิมิทริกเกอร์แบบไม่กลับเฟสที่ความถี่ 100MHz กับวงจรโคเร็คทสเตรปซิมอสซิมิทริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz เมื่อโหลดคาปาซิเตอร์เปลี่ยนแปลงจาก 0pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ และ 1.5 โวลต์



รูปที่ 5.24 แสดงค่า Delay-power product ของวงจรโคเร้คบูลตสเตรปซิมอสซมิททริกเกอร์แบบไม่กลับเฟสที่ความถี่ 100MHz กับวงจรโคเร้คบูลตสเตรปซิมอสซมิททริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz เมื่อแหล่งจ่ายแรงดันไฟฟ้าเปลี่ยนแปลงจาก 1 โวลต์ ถึง 5 โวลต์ ที่ โหลดคาปาซิเตอร์ 0.5pF



รูปที่ 5.25 แสดงความสัมพันธ์ของแรงดันเทรฮิสโตลกับค่าฮิสเตอร์รีซิส เมื่อเปลี่ยนแปลงค่าโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF



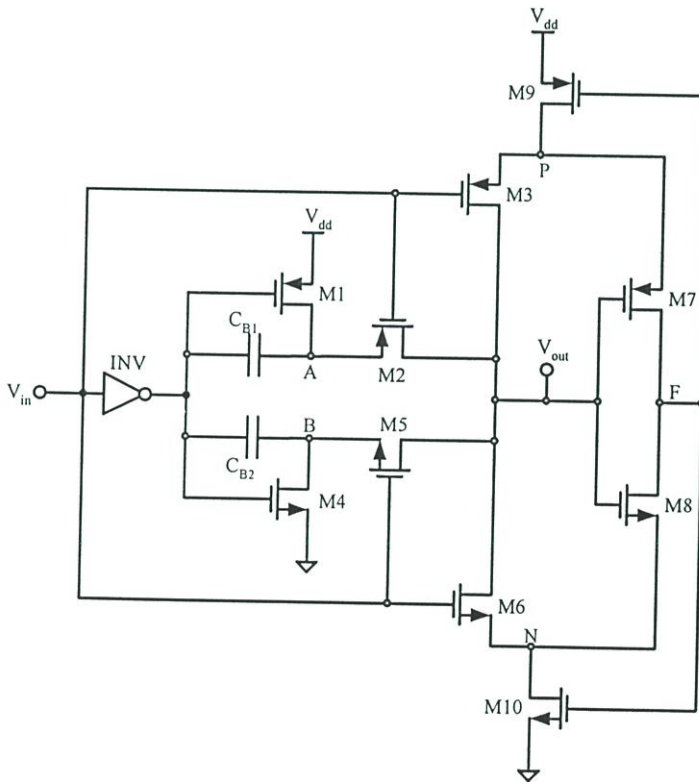
รูปที่ 5.26 แสดงความสัมพันธ์ของแรงดันเทรสโวลกับค่าฮิสเตอร์รีซิส เมื่อเปลี่ยนแปลงค่าแหล่งจ่ายแรงดันไฟฟ้าจาก 1 โวลต์ ถึง 5 โวลต์

จากรูปที่ 5.21 และ รูปที่ 5.22 แสดงการเปรียบเทียบค่าหน่วยเวลาของวงจรไคร์คูดสเตรปซิมอสซมิตทริกเกอร์ แบบไม่กลับเฟส ที่ความถี่ 50MHz กับ 100MHz เห็นว่าความถี่ยิ่งสูงยิ่งทำให้สัญญาณทางเอาต์พุตมีค่าหน่วยเวลามาก ฉะนั้นที่ความถี่ 100MHz แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ สัญญาณทางเอาต์พุตจะมีค่าหน่วยเวลา 1.5ns มากกว่าประมาณ 3 เท่า ของการใช้งานวงจรที่ความถี่ 50MHz ส่วนรูปที่ 5.23 และ รูปที่ 5.24 แสดงการเปรียบเทียบค่า Delay-Power Product ของวงจรไคร์คูดสเตรปซิมอสซมิตทริกเกอร์ แบบไม่กลับเฟส ที่ความถี่ 100MHz และ 50MHz เห็นว่าเมื่อความถี่มากขึ้น ทำให้ค่าหน่วยเวลามากขึ้น และ ค่ากำลังงานสูญเสียก็มากขึ้น ฉะนั้นค่า Delay-Power Product ก็จะมีค่าตามด้วย และส่วนรูปที่ 5.25 และ รูปที่ 5.26 แสดงค่าของแรงดันเทรสโวลที่เป็นบวกและลบ จะมีค่าเปลี่ยนแปลง เมื่อโหลดคาปาซิเตอร์ หรือ แหล่งจ่ายแรงดันไฟฟ้าเปลี่ยนแปลง และที่ความถี่สูงขึ้นก็จะทำให้ค่าแรงดันเทรสโวลที่เป็นบวกมีค่ามากขึ้น และค่าแรงดันเทรสโวลที่เป็นลบก็จะมีค่าลดลงเช่นกัน

5.3 วงจรโคเร็คบูตสเตรปซึ่มอสมิทริกเกอร์แบบกลับเฟส

5.3.1 หลักการทำงาน

จากวงจรในรูปที่ 5.27 เป็นวงจรโคเร็คบูตสเตรปซึ่มอสมิทริกเกอร์แบบกลับเฟสที่ ออกแบบใหม่ ซึ่งวงจรนี้ก็จะมีส่วนที่ทำหน้าที่เป็น Pull-up บุตสเตรปและ Pull down บุตสเตรป เหมือนกับวงจรโคเร็คบูตสเตรปซึ่มอสมิทริกเกอร์แบบไม่กลับเฟส แต่ก่อนสัญญาณทางอินพุต จะต่อเข้าหาวงจรส่วนที่ทำหน้าที่เป็น Pull up และ Pull down บุตสเตรปนั้นต้องผ่านวงจร อินเวอร์เตอร์ก่อน เพื่อทำหน้าที่ Invert สัญญาณทางอินพุต แล้วจะได้วงจรโคเร็คบูตสเตรป ซึ่มอสมิทริกเกอร์แบบกลับเฟส และส่วนต่าง ๆ ในวงจรนี้นอกจากวงจรอินเวอร์เตอร์ ก็มี หน้าที่ทำงานเหมือนกับวงจรในรูปที่ 5.3 ที่เป็นวงจร โคเร็คบูตสเตรปซึ่มอสมิทริกเกอร์แบบไม่ กลับเฟสนั่นเอง



รูปที่ 5.27 แสดงวงจรโคเร็คบูตสเตรปซึ่มอสมิทริกเกอร์แบบกลับเฟส

พิจารณา เมื่อแรงดันอินพุตมีค่าเท่ากับ 1 โวลต์ แรงดันทางเอาต์พุตของวงจรอินเวอร์เตอร์ เมื่อมีค่าเท่ากับ 0 โวลต์ ก็จะทำให้ทรานซิสเตอร์ M1 และ M5 ทำงานอยู่ในสภาวะอิ่มตัว ทำให้บุตสเตรปคาปาซิเตอร์ C_{B1} จะเก็บประจุจนมีค่าแรงดันเท่ากับ 1 โวลต์ โดยผ่านทาง M1 ใน

ขณะเดียวกัน ทรานซิสเตอร์ M6 ทำงาน และส่งผลให้ทรานซิสเตอร์ M7 และ M10 ทำงานเช่นกัน เวลานี้แรงดันเอาต์พุตมีค่าเท่ากับ 0 โวลต์ เมื่อแรงดันทางอินพุตมีค่าลดลงเรื่อยๆจนกระทั่งมีค่าเท่ากับ V_{th} ทำให้เอาต์พุตของวงจรรินเวอร์เตอร์มีค่าเท่ากับ 1 โวลต์ จะทำให้ทรานซิสเตอร์ M4 และ M2 ทำงาน บุคตสเตรปคาปาซิเตอร์ C_{B2} ก็จะเก็บประจุจากแรงดันทางด้านอินพุต โดยผ่านทาง M4 ส่วนแรงดันที่โหนด A มีค่าเท่ากับ 1.3 โวลต์ และ C_{B1} เริ่มคลายประจุออกทำให้แรงดันทางด้านเอาต์พุตมีค่าเท่ากับ 1 โวลต์ ทันทีทันใด และ ในขณะเดียวกันทรานซิสเตอร์ M3 M8 และ M9 ก็ทำงานเช่นกัน เมื่อ V_{in} เท่ากับ 0 โวลต์ แรงดันเอาต์พุตของวงจรรินเวอร์เตอร์มีค่าเท่ากับ 1 โวลต์ และแรงดันที่โหนด A ก็ยังมีค่ามากกว่าแหล่งจ่ายแรงดันไฟฟ้าทำให้แรงดันทางด้านเอาต์พุตยังมีค่าเท่ากับ 1 โวลต์ ส่วน C_{B2} จะเก็บประจุจากแรงดันทางด้านอินพุต โดยผ่านทาง M4 ขณะนี้โหนด B มีค่าเท่ากับ -0.3 โวลต์ และ เมื่อ V_{in} มีค่าเพิ่มขึ้นเรื่อยๆจนมีค่าเท่ากับ V_{th+} ทำให้แรงดันเอาต์พุตของวงจรรินเวอร์เตอร์มีค่าเท่ากับ 0 โวลต์ ทำให้ทรานซิสเตอร์ M1 และ M5 เริ่มทำงานอีกครั้ง ทำให้โหนด B และขาออกถูกซ็อดเข้ากัน ประจุที่ขาออกก็จะถูกคลายออกอย่างรวดเร็วทำให้แรงดันทางด้านเอาต์พุตมีค่าเท่ากับ 0 โวลต์ ส่วนบุคตสเตรปคาปาซิเตอร์ C_{B1} จะเริ่มเก็บประจุใหม่จนมีค่าแรงดันเท่ากับ 1 โวลต์ และเมื่อสัญญาณรูปคลื่นต่อไปเข้ามาวงจรก็จะทำงานเหมือนกับที่กล่าวมาข้างต้น

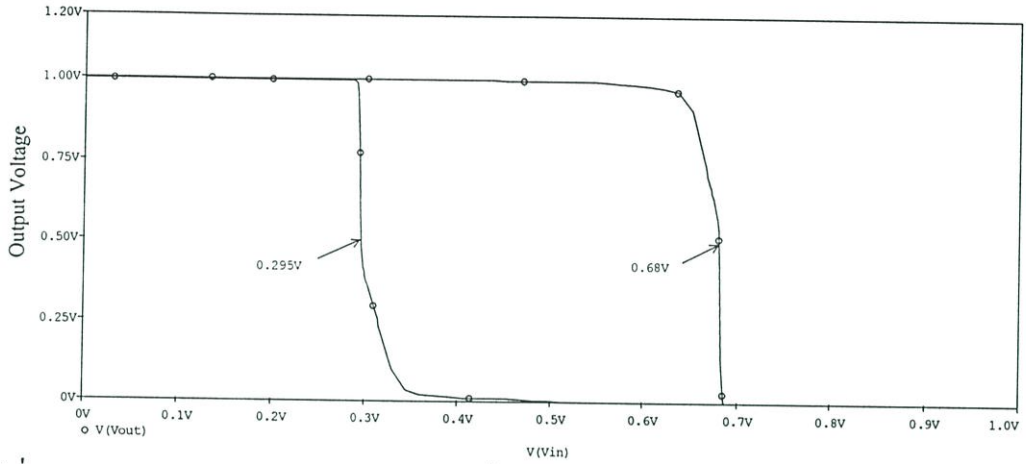
ตารางที่ 5.2 แสดงค่า W และ L ของทรานซิสเตอร์ในวงจรไคร้คบุคตสเตรปซิมอสซิมิทริกเกอร์แบบกลับเฟส

| ทรานซิสเตอร์ | W (μm) | L (μm) | ทรานซิสเตอร์ | W (μm) | L (μm) |
|-------------------|------------------|------------------|-------------------|------------------|------------------|
| M1 | 1 | 0.35 | M6 | 30 | 0.35 |
| M2 | 2 | 0.35 | M7 | 30 | 0.35 |
| M3 | 30 | 0.35 | M8 | 30 | 0.35 |
| M4 | 1 | 0.35 | M9 | 60 | 0.35 |
| M5 | 2 | 0.35 | M10 | 60 | 0.35 |
| MP _{INV} | 10 | 0.35 | MN _{INV} | 5 | 0.35 |
| C_{B1} | 0.15pF | | C_{B2} | 0.15pF | |

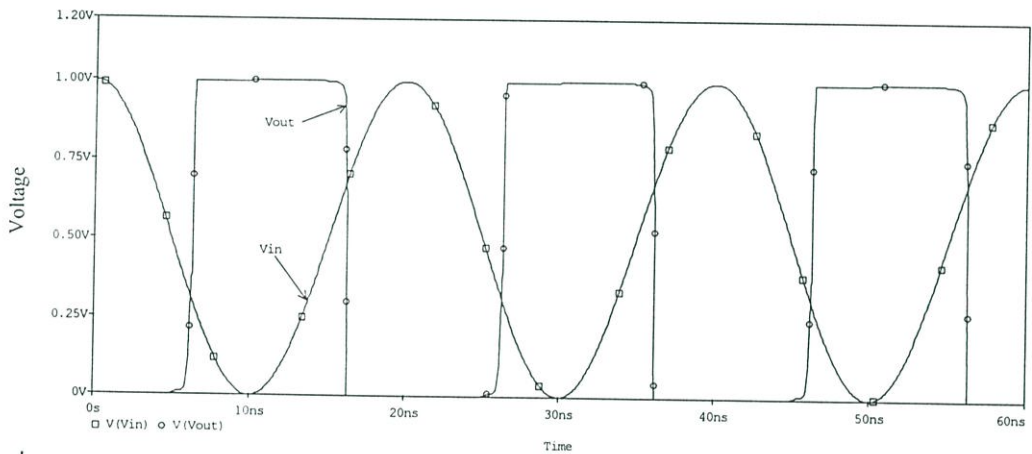
5.3.2 ผลการทดลองของวงจรไดเรกตูดสเตรปซิมอสมีทริกเกอร์แบบไม่กลับเฟสด้วยโปรแกรม

PSpice

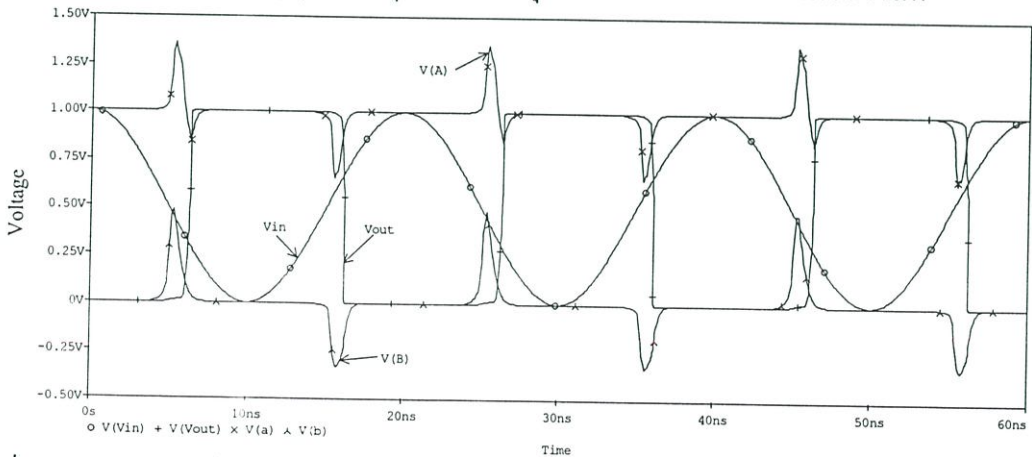
5.3.2.1 ผลการทดลองที่ความถี่ 50MHz



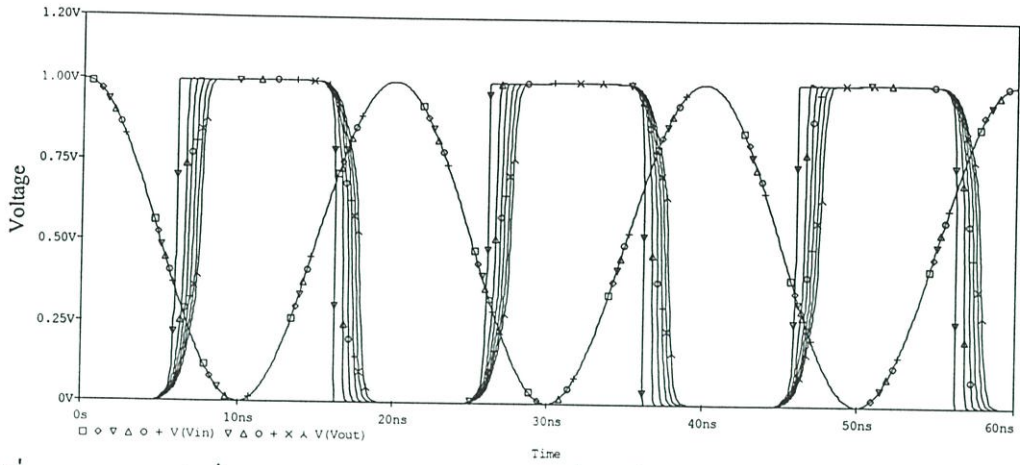
รูปที่ 5.28 แสดงกราฟคุณสมบัติการถ่ายโอน ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์



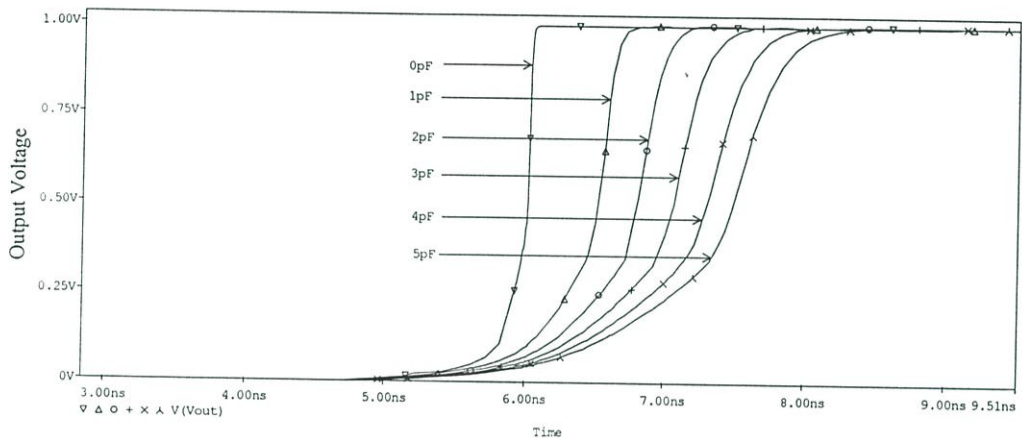
รูปที่ 5.29 แสดงรูปคลื่นสัญญาณอินพุตและเอาต์พุต ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์



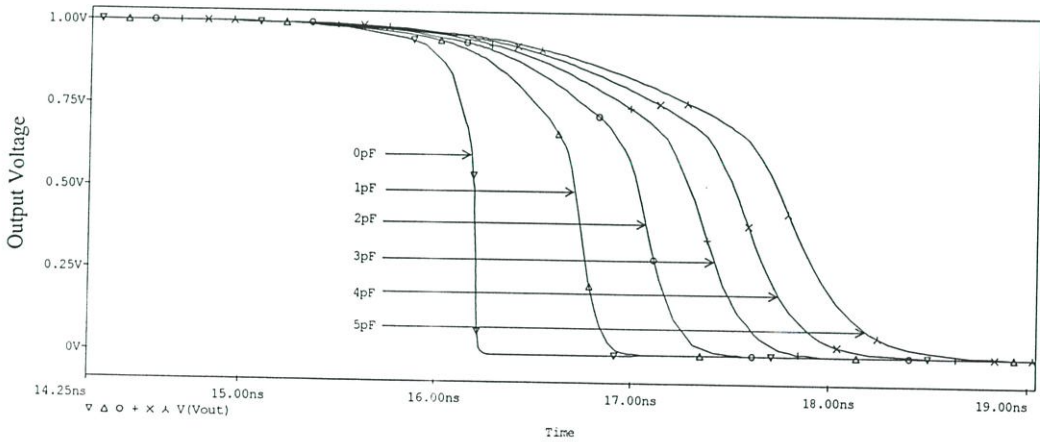
รูปที่ 5.30 แสดงรูปคลื่นสัญญาณที่โหนด A โหนด B สัญญาณอินพุต และ สัญญาณเอาต์พุต ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์



รูปที่ 5.31 แสดงรูปคลื่นสัญญาณอินพุตและเอาต์พุต เมื่อเปลี่ยนแปลงโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์



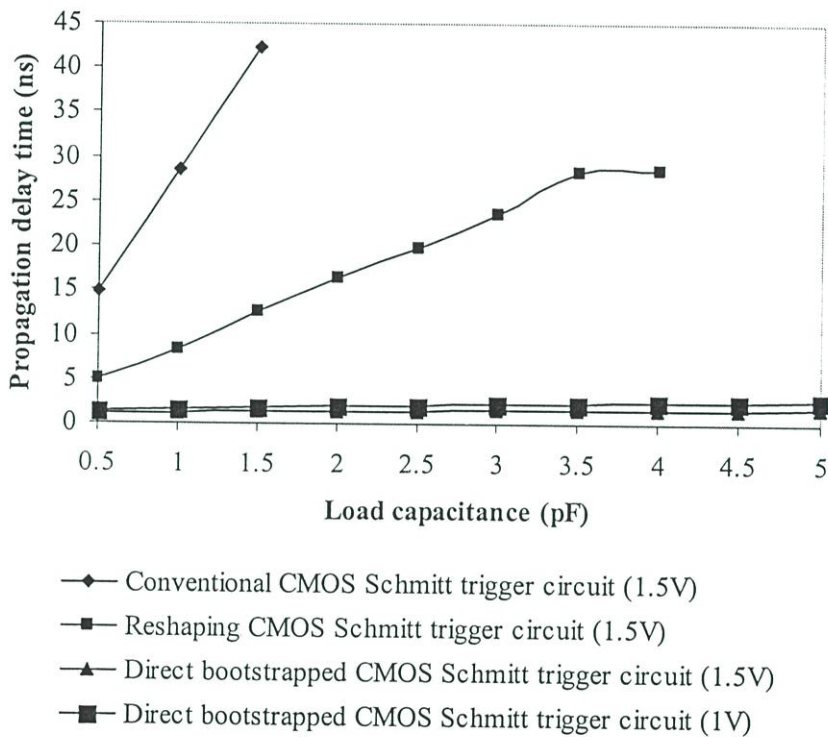
(ก)



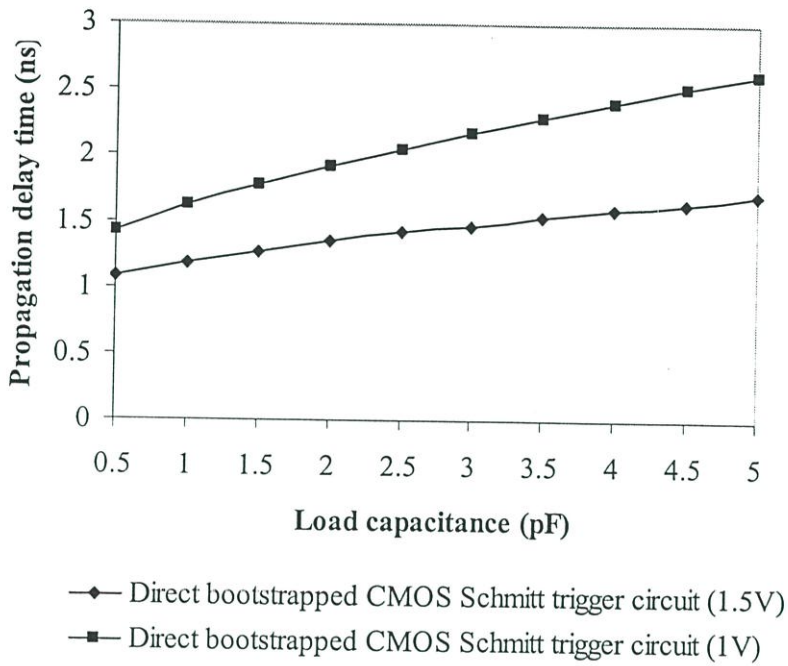
(ข)

รูปที่ 5.32 แสดงช่วงขอบเวลา (ก) ขาขึ้น และ (ข) ขาลง เมื่อเปลี่ยนแปลงโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์

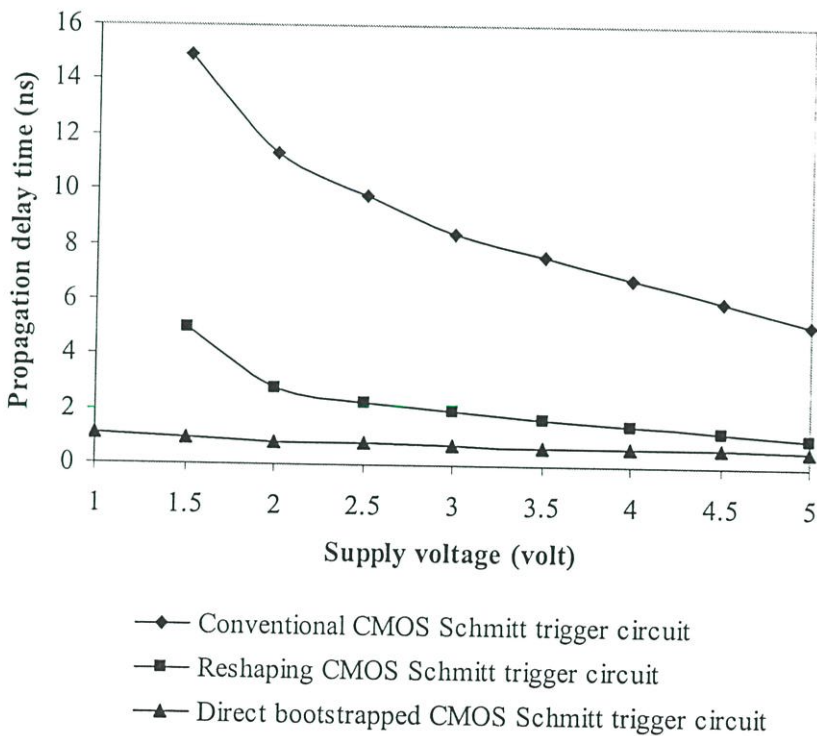
จากรูปที่ 5.28 แสดงคุณสมบัติการถ่ายโอน ซึ่งมีค่า $V_{th+}=0.68$ โวลต์ และ $V_{th-}=0.295$ โวลต์ ในรูปที่ 5.29 แสดงการเปรียบเทียบรูปคลื่นสัญญาณอินพุตและเอาต์พุต จะเห็นว่าสัญญาณทางเอาต์พุต มีค่าหน่วงเวลาน้อยมาก ซึ่งมีค่า Rise time เท่ากับ 200.42ps และ Fall time เท่ากับ 142.5ps ส่วนรูปที่ 5.30 แสดงรูปคลื่นที่โหนด A และ B ซึ่งเป็นแรงดันที่ถูกลบุดขึ้น ทำให้โหนด A มีค่าเท่ากับ 1.3 โวลต์ และโหนด B มีค่าเท่ากับ -0.3 โวลต์ และส่วนรูปที่ 5.31 และ รูปที่ 5.32 แสดงรูปคลื่นสัญญาณอินพุตและเอาต์พุต เมื่อเปลี่ยนแปลงค่าโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF จะเห็นว่าเมื่อโหลดคาปาซิเตอร์ยิ่งมากขึ้นก็จะทำให้ ค่าหน่วงเวลาของเอาต์พุตมากตามไปด้วย



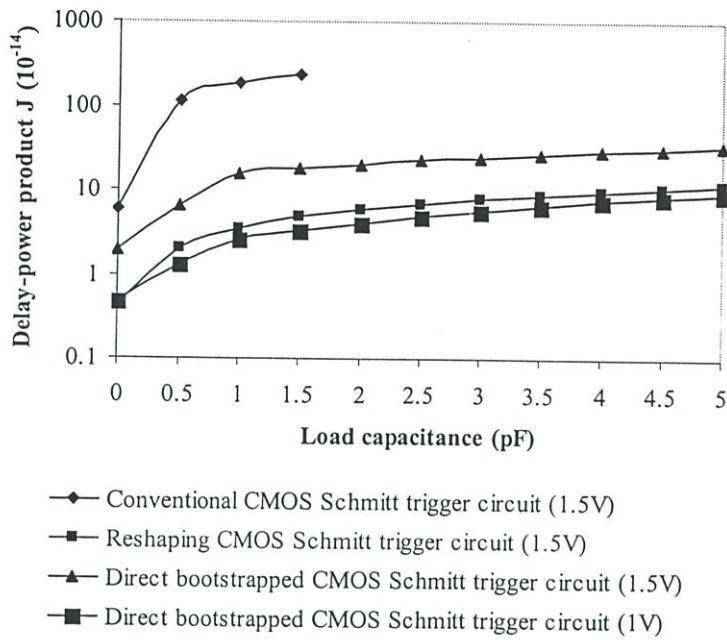
รูปที่ 5.33 แสดงการเปรียบเทียบค่าหน่วงเวลาของวงจรไดเร็กบูตสเตรปซิมอสซมิททริกเกอร์ แบบไม่กลับเฟสที่ความถี่ 50MHz กับวงจร Conventional CMOS Schmitt trigger circuit และ Reshaping CMOS Schmitt trigger circuit ที่ความถี่ 10MHz เมื่อโหลดคาปาซิเตอร์เปลี่ยนแปลงจาก 0.5pF ถึง 5pF



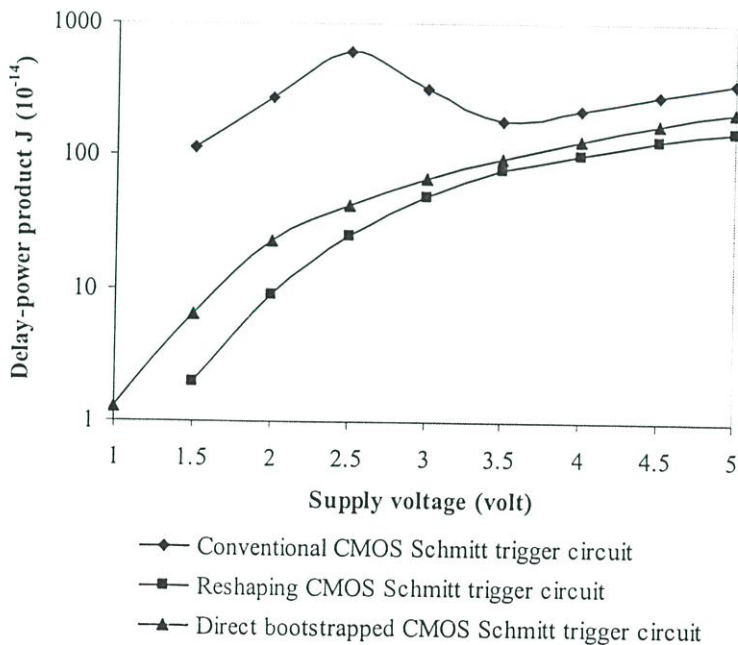
รูปที่ 5.34 แสดงการเปรียบเทียบค่าหน่วงเวลาของวงจรไครเร้คบูตสเตรปซึมอสซมิททริกเกอร์ แบบไม่กลับเฟสที่ค่าแหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ และ 1.5 โวลต์



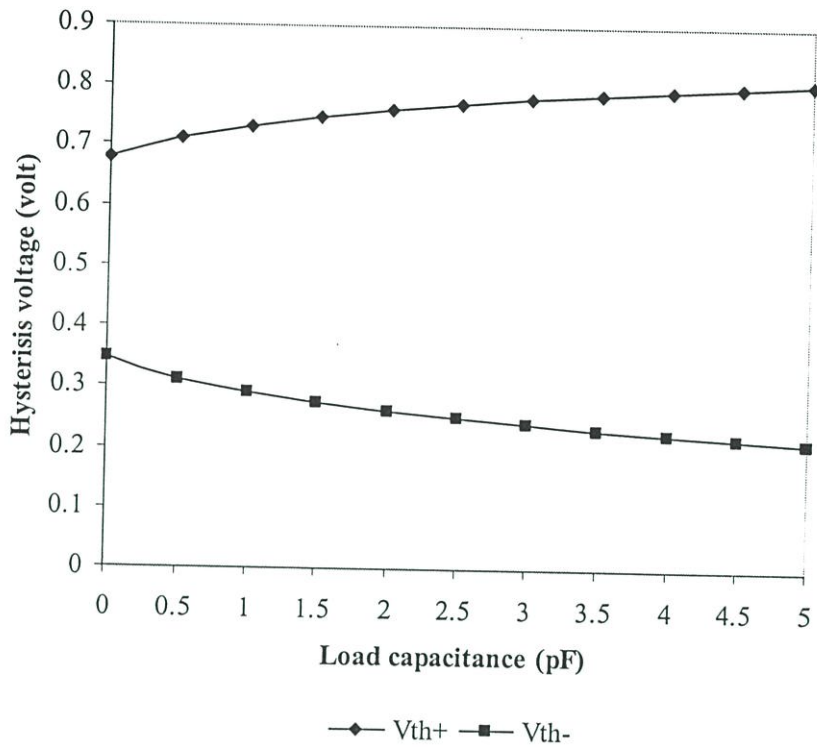
รูปที่ 5.35 แสดงการเปรียบเทียบค่าหน่วงเวลาของวงจรไครเร้คบูตสเตรปซึมอสซมิททริกเกอร์ แบบไม่กลับเฟสที่ความถี่ 50MHz กับวงจร Conventional CMOS Schmitt trigger circuit และ Reshaping CMOS Schmitt trigger circuit ที่ความถี่ 10MHz เมื่อแหล่งจ่ายแรงดันไฟฟ้าเปลี่ยนแปลงจาก 1 โวลต์ ถึง 5 โวลต์



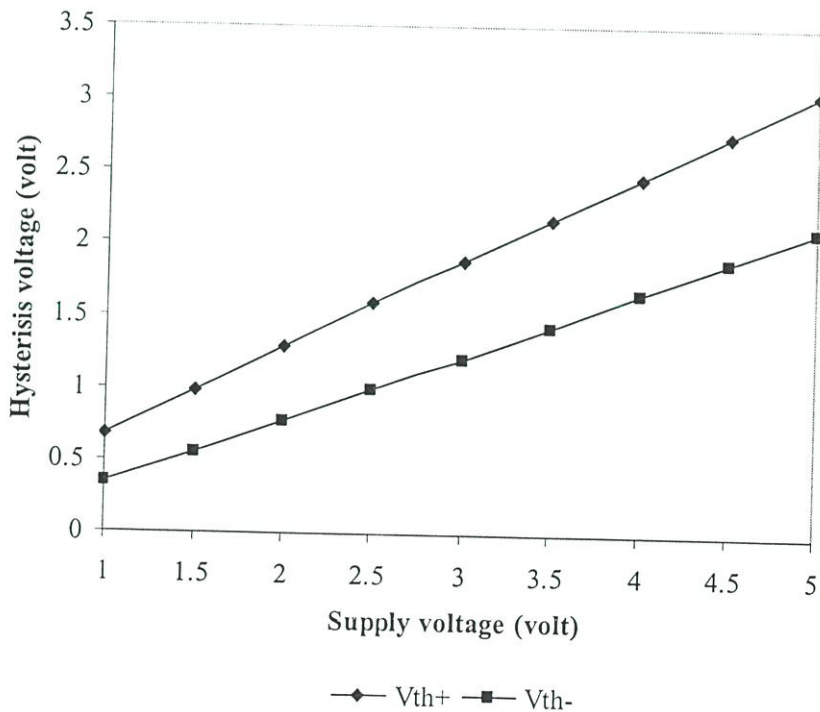
รูปที่ 5.36 แสดงค่า Delay-power product ของวงจรไดเร็กต์บูตสเตรปซิมอสซมิททริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz กับวงจร Conventional CMOS Schmitt trigger circuit และ Reshaping CMOS Schmitt trigger circuit ที่ความถี่ 10MHz เมื่อโหลดคาปาซิเตอร์เปลี่ยนแปลงจาก 0.5pF ถึง 5pF



รูปที่ 5.37 แสดงค่า Delay-power product ของวงจรไดเร็กต์บูตสเตรปซิมอสซมิททริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz กับวงจร Conventional CMOS Schmitt trigger circuit และ Reshaping CMOS Schmitt trigger circuit ที่ความถี่ 10MHz เมื่อแหล่งจ่ายแรงดันไฟฟ้าเปลี่ยนแปลงจาก 1 โวลต์ ถึง 5 โวลต์



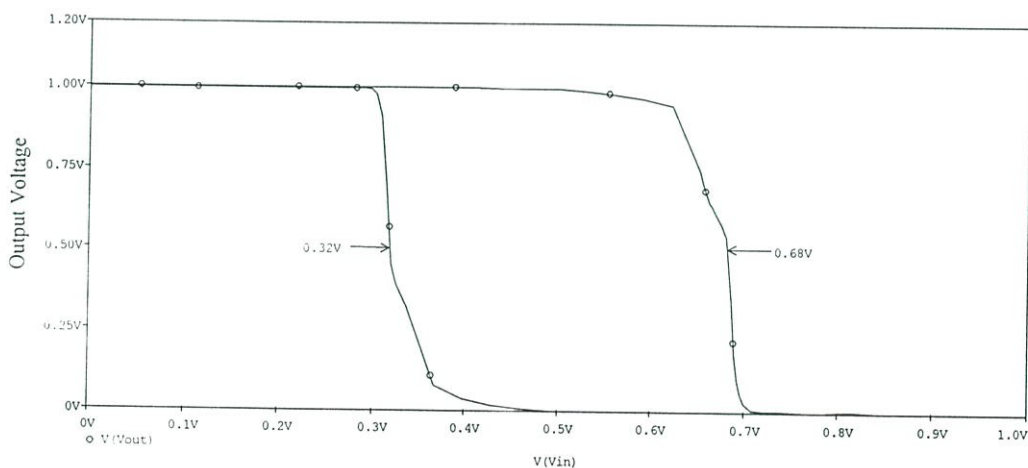
รูปที่ 5.38 แสดงความสัมพันธ์ของแรงดันเทรชโฮลกับค่าฮิสเตอร์รีซิส เมื่อเปลี่ยนแปลงค่าโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF



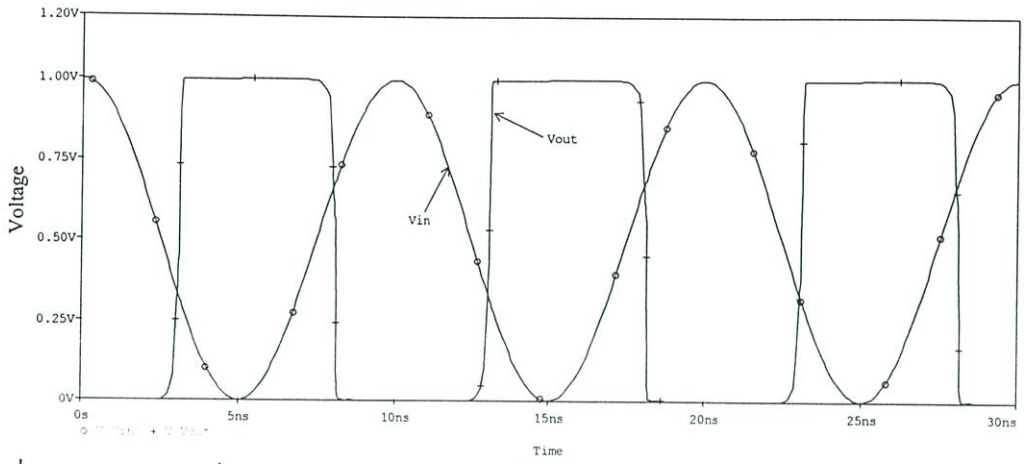
รูปที่ 5.39 แสดงความสัมพันธ์ของแรงดันเทรชโฮลกับค่าฮิสเตอร์รีซิส เมื่อเปลี่ยนแปลงค่าแหล่งจ่ายแรงดันไฟฟ้าจาก 1 โวลต์ ถึง 5 โวลต์

จากรูปที่ 5.33 แสดงการเปรียบเทียบค่าหน่วงเวลา ของวงจรโคเร็คทสเตรปซิมอสซมิททริกเกอร์ แบบกลับเฟสที่นำเสนอ กับวงจร Conventional CMOS Schmitt trigger circuit เห็นว่าค่าหน่วงเวลาลดลงถึง 10 เท่า และถ้าเทียบกับวงจร Reshaping CMOS Schmitt trigger circuit จะมีค่าหน่วงเวลาลดลง ประมาณ 5 เท่า ส่วนรูปที่ 5.34 แสดงการเปรียบเทียบค่าหน่วงเวลาของวงจรโคเร็คทสเตรปซิมอสซมิททริกเกอร์ แบบกลับเฟส ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ และ 1.5 โวลต์ จะเห็นว่าที่แหล่งจ่ายแรงดันไฟฟ้าต่ำ ยิ่งทำให้ค่าหน่วงเวลามากตาม ส่วนในรูปที่ 5.35 จะเห็นว่าที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ ทั้งวงจร Conventional CMOS Schmitt trigger circuit และวงจร Reshaping CMOS Schmitt trigger circuit ไม่สามารถทำงานได้เลย ซึ่งแตกต่างจากวงจรโคเร็คทสเตรปซิมอสซมิททริกเกอร์ สามารถทำงานได้และยังมีค่าหน่วงเวลาที่ 1.43ns ส่วนรูปที่ 5.36 และ รูปที่ 5.37 แสดงค่า Delay-Power Product ของวงจรโคเร็คทสเตรปซิมอสซมิททริกเกอร์ แบบกลับเฟส เห็นว่าที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ สามารถลด Delay-Power Product ลงได้ถึง 12 เท่า เมื่อเปรียบเทียบกับวงจร Conventional CMOS Schmitt trigger circuit และมีค่า Delay-Power Product ลดลง 2 เท่าตัวถ้าเปรียบเทียบกับวงจร Reshaping CMOS Schmitt trigger circuit และส่วนรูปที่ 5.38 และ รูปที่ 5.39 แสดงค่าของแรงดันทรสโซลที่เป็นบวกและลบ จะมีค่าเปลี่ยนแปลง เมื่อโหลดคาปาซิเตอร์ หรือ แหล่งจ่ายแรงดันไฟฟ้าเปลี่ยนแปลง

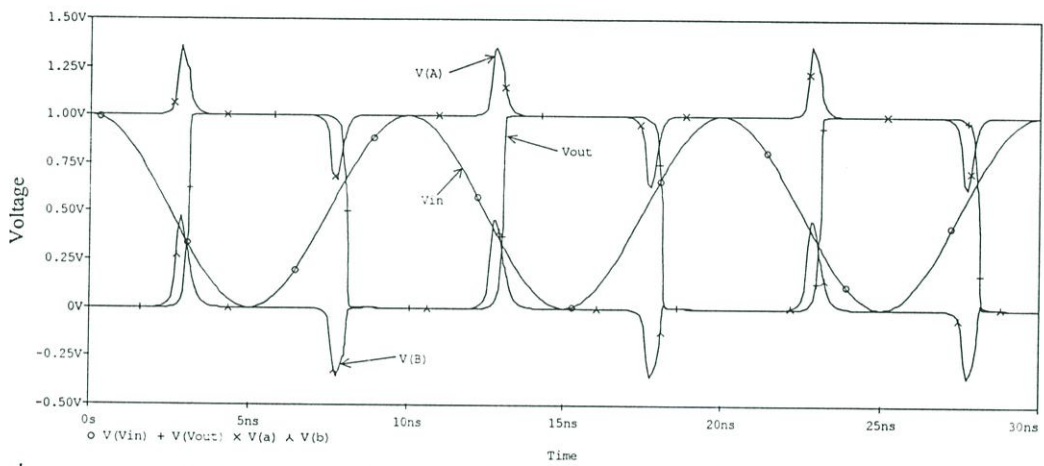
5.3.2.2 ผลการทดลองที่ความถี่ 100MHz



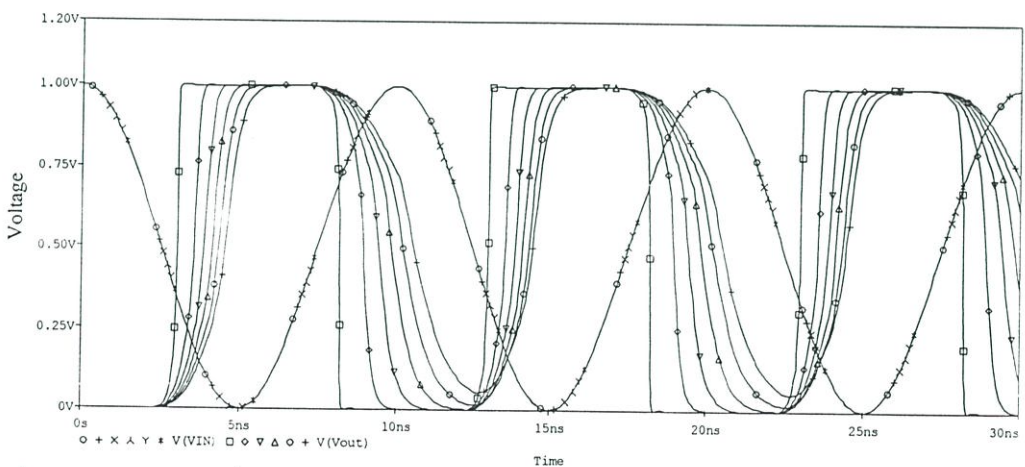
รูปที่ 5.40 แสดงกราฟคุณสมบัติการถ่ายโอน ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์



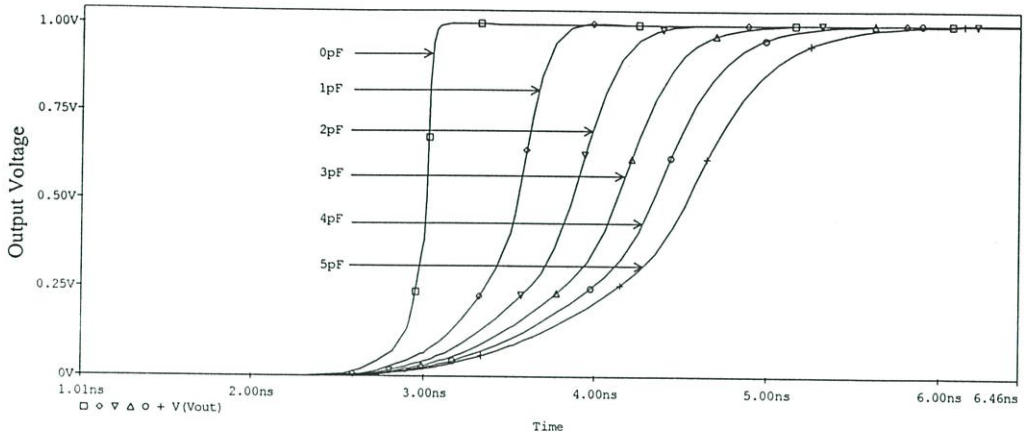
รูปที่ 5.41 แสดงรูปคลื่นสัญญาณอินพุตและเอาต์พุต ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์



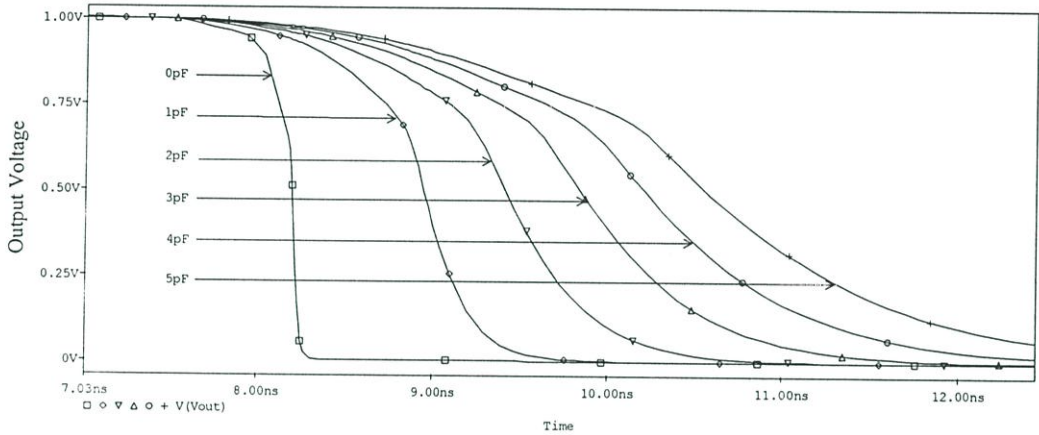
รูปที่ 5.42 แสดงรูปคลื่นสัญญาณที่โหนด A โหนด B สัญญาณอินพุต และ สัญญาณเอาต์พุต ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์



รูปที่ 5.43 แสดงรูปคลื่นสัญญาณอินพุตและเอาต์พุต เมื่อเปลี่ยนแปลงโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์



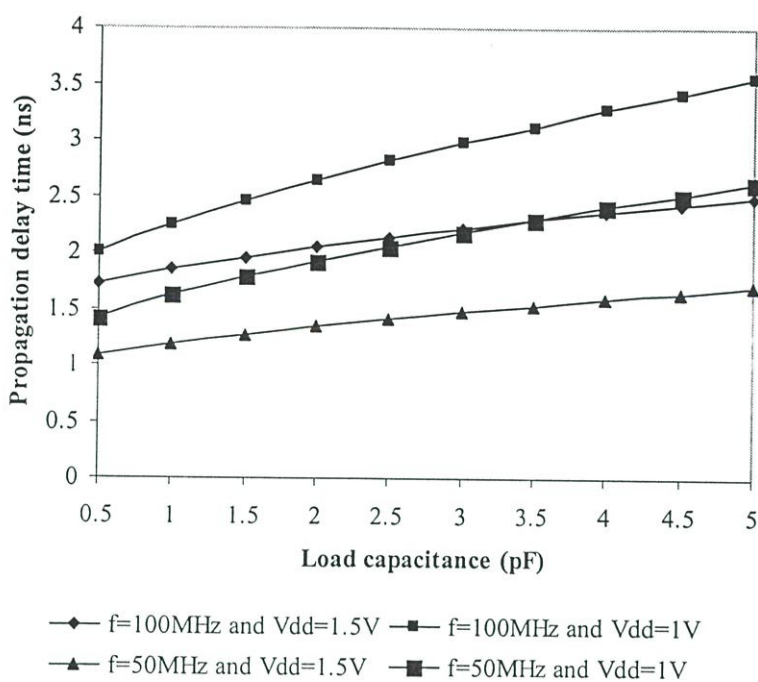
(ก)



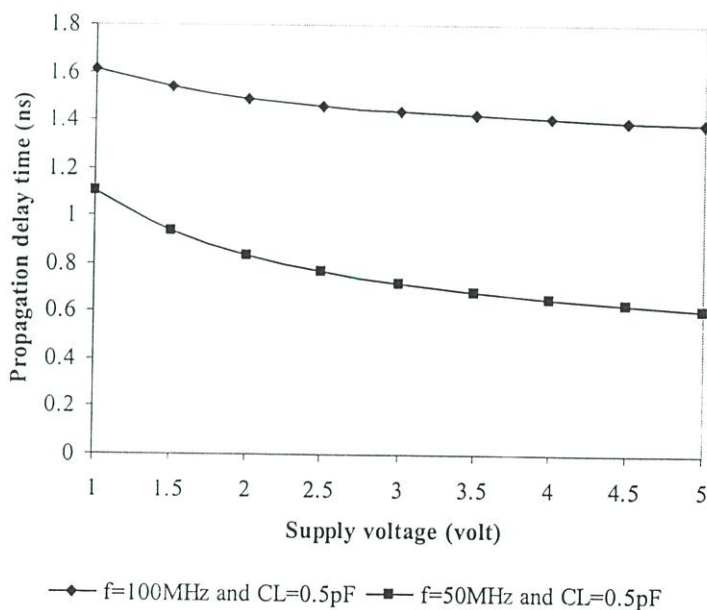
(ข)

รูปที่ 5.44 แสดงช่วงขอบเวลา (ก) ขาขึ้น และ (ข) ขาลง เมื่อเปลี่ยนแปลงโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์

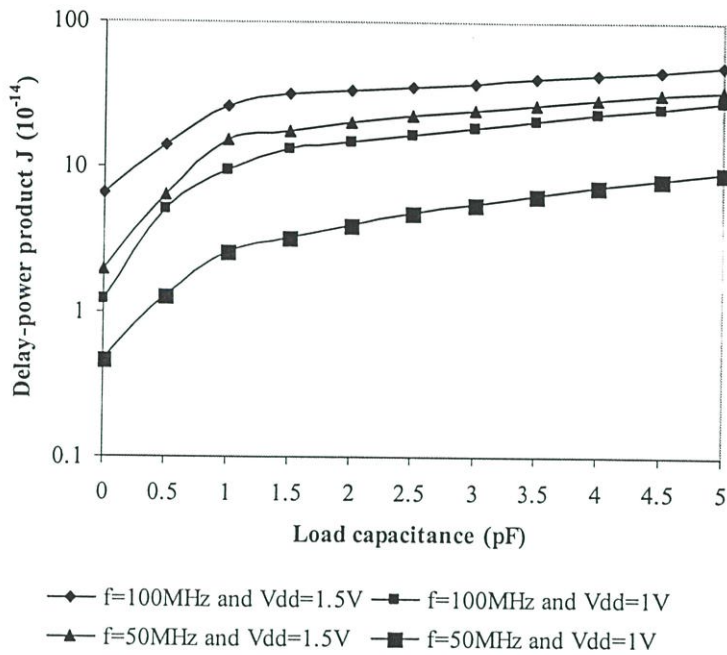
จากรูปที่ 5.40 แสดงคุณสมบัติการถ่ายโอน ซึ่งมีค่า $V_{th+}=0.68$ โวลต์ และ $V_{th-}=0.32$ โวลต์ ในรูปที่ 5.17 แสดงการเปรียบเทียบรูปคลื่นสัญญาณอินพุตและเอาต์พุต จะเห็นว่าสัญญาณทางเอาต์พุต มีค่าหน่วงเวลาน้อยมาก ซึ่งมีค่า Rise time เท่ากับ 223ps และ Fall time เท่ากับ 208ps ส่วนรูปที่ 5.42 แสดงรูปคลื่นที่โหนด A และ B ซึ่งเป็นแรงดันที่ถูกบูตขึ้น ทำให้โหนด A มีค่าเท่ากับ 1.3 โวลต์ และโหนด B มีค่าเท่ากับ -0.3 โวลต์ และส่วนรูปที่ 5.43 และ รูปที่ 5.44 แสดงรูปคลื่นสัญญาณอินพุตและเอาต์พุต เมื่อเปลี่ยนแปลงค่าโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF จะเห็นว่าเมื่อความถี่เพิ่มขึ้น และ โหลดคาปาซิเตอร์ยิ่งมากขึ้นก็จะทำให้ ค่าหน่วงเวลาของเอาต์พุตมากตามไปด้วย ซึ่งในนี้ที่โหลดคาปาซิเตอร์ 4pF-5pF สัญญาณทางเอาต์พุตจะไม่สามารถแกว่งได้เต็มย่านจากราวด์ถึงแหล่งจ่ายแรงดันไฟฟ้าได้



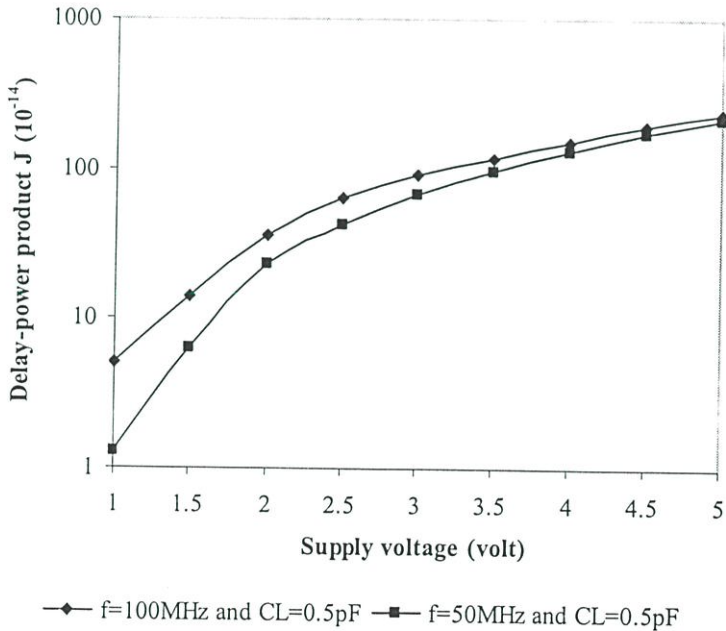
รูปที่ 5.45 แสดงการเปรียบเทียบค่าหน่วงเวลาของวงจรโคเร้คบูลตสเตรปซิมอสซมิตทริกเกอร์ แบบกลับเฟสที่ความถี่ 100MHz กับวงจรโคเร้คบูลตสเตรปซิมอสซมิตทริกเกอร์แบบกลับเฟสที่ความถี่ 50MHz เมื่อโหลดคาปาซิเตอร์เปลี่ยนแปลงจาก 0.5pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ และ 1.5 โวลต์



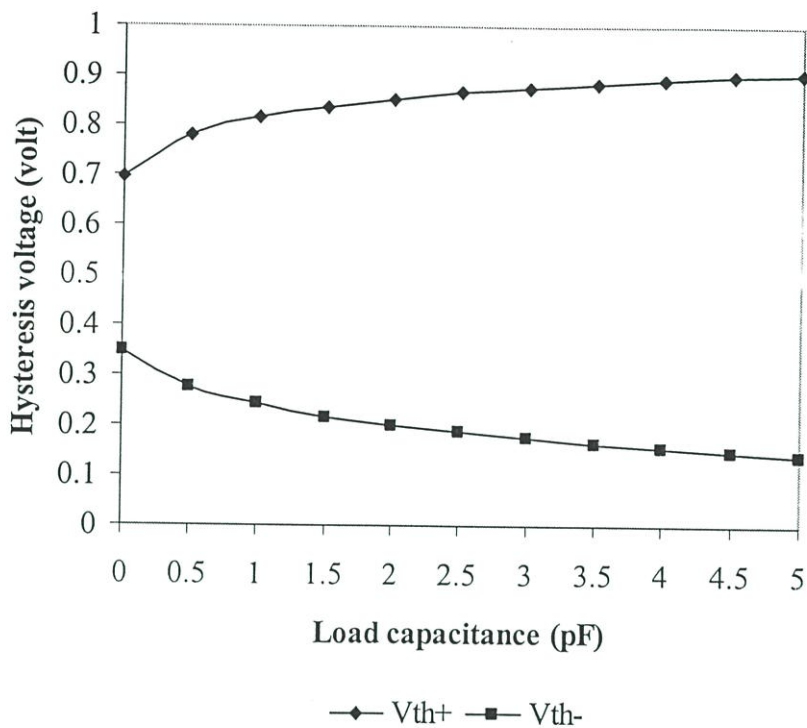
รูปที่ 5.46 แสดงการเปรียบเทียบค่าหน่วงเวลาของวงจรโคเร้คบูลตสเตรปซิมอสซมิตทริกเกอร์ แบบกลับเฟสที่ความถี่ 100MHz กับวงจรโคเร้คบูลตสเตรปซิมอสซมิตทริกเกอร์แบบกลับเฟสที่ความถี่ 50MHz เมื่อแหล่งจ่ายแรงดันไฟฟ้าเปลี่ยนแปลงจาก 1 โวลต์ ถึง 5 โวลต์ ที่ โหลดคาปาซิเตอร์ 0.5pF



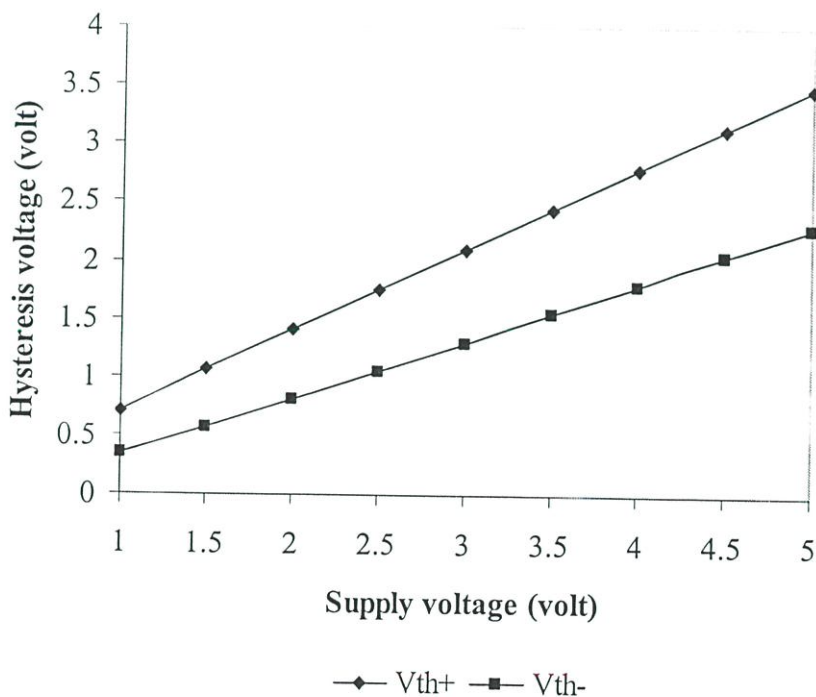
รูปที่ 5.47 แสดงค่า Delay-power product ของวงจรโคเร้คบูลตสเตรปซิมอสซิมิทริกเกอร์แบบไม่กลับเฟสที่ความถี่ 100MHz กับวงจรโคเร้คบูลตสเตรปซิมอสซิมิทริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz เมื่อโหลดคาปาซิเตอร์เปลี่ยนแปลงจาก 0pF ถึง 5pF ที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ และ 1.5 โวลต์



รูปที่ 5.48 แสดงค่า Delay-power product ของวงจรโคเร้คบูลตสเตรปซิมอสซิมิทริกเกอร์แบบไม่กลับเฟสที่ความถี่ 100MHz กับวงจรโคเร้คบูลตสเตรปซิมอสซิมิทริกเกอร์แบบไม่กลับเฟสที่ความถี่ 50MHz เมื่อแหล่งจ่ายแรงดันไฟฟ้าเปลี่ยนแปลงจาก 1 โวลต์ ถึง 5 โวลต์ ที่ โหลดคาปาซิเตอร์ 0.5pF



รูปที่ 5.49 แสดงความสัมพันธ์ของแรงดันเทรสโลกับค่าฮิสเตอร์รีซิส เมื่อเปลี่ยนแปลงค่าโหลดคาปาซิเตอร์จาก 0pF ถึง 5pF

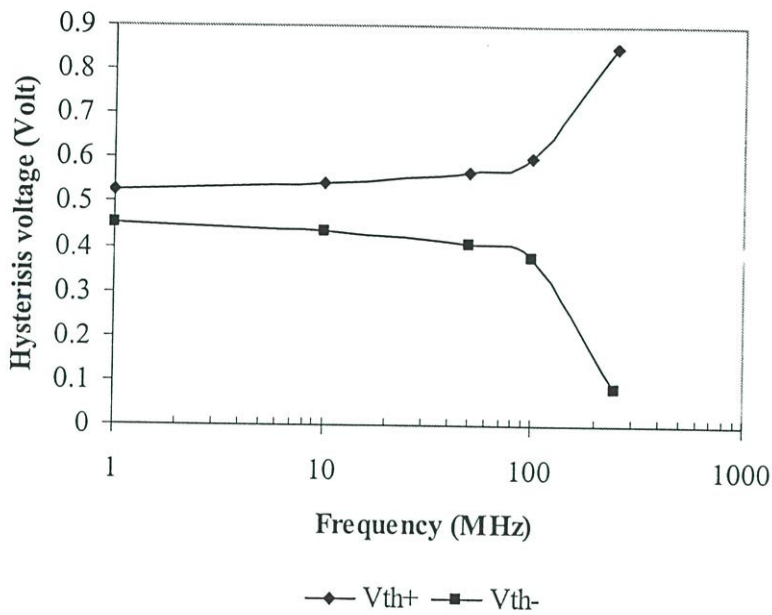


รูปที่ 5.50 แสดงความสัมพันธ์ของแรงดันเทรสโลกับค่าฮิสเตอร์รีซิส เมื่อเปลี่ยนแปลงค่าแหล่งจ่ายแรงดันไฟฟ้าจาก 1 โวลต์ ถึง 5 โวลต์

จากรูปที่ 5.45 และ รูปที่ 5.46 แสดงการเปรียบเทียบค่าหน่วงเวลาของวงจรไคเรีคนุตสเตรปซิมอสซมิตทริกเกอร์ แบบกลับเฟส ที่ความถี่ 50MHz กับ 100MHz เห็นว่าความถี่ที่สูงยิ่งทำให้สัญญาณทางเอาต์พุตมีค่าหน่วงเวลามาก ฉะนั้นที่ความถี่ 100MHz แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ สัญญาณทางเอาต์พุตจะมีค่าหน่วงเวลา 1.63ns มากกว่าค่าหน่วงเวลาของการใช้งานวงจรที่ความถี่ 50MHz ส่วนรูปที่ 5.47 และ รูปที่ 5.48 แสดงการเปรียบเทียบค่า Delay-Power Product ของวงจรไคเรีคนุตสเตรปซิมอสซมิตทริกเกอร์ แบบกลับเฟส ที่ความถี่ 100MHz และ 50MHz เห็นว่าเมื่อความถี่มากขึ้น ทำให้ค่าหน่วงเวลามากขึ้น และ ค่ากำลังงานสูญเสียก็มากขึ้น ฉะนั้นค่า Delay-Power Product ก็จะมีค่าตามด้วย และส่วนรูปที่ 5.49 และ รูปที่ 5.50 แสดงค่าของแรงดันเทรฮิลท์ที่เป็นบวกและลบ จะมีค่าเปลี่ยนแปลง เมื่อโหลดคาปาซิเตอร์ หรือ แหล่งจ่ายแรงดันไฟฟ้าเปลี่ยนแปลง และที่ความถี่สูงขึ้นก็จะทำให้ค่าแรงดันเทรฮิลท์ที่เป็นบวกมีค่ามากขึ้น และค่าแรงดันเทรฮิลท์ที่เป็นลบก็จะมีค่าลดลงเช่นกัน

5.4 สรุป

จากการที่นำเอาไคเรีคนุตสเตรปเทคนิคเข้ามาช่วยในการขับโหลดของวงจรซิมอสซมิตทริกเกอร์ จะทำให้วงจรไคเรีคนุตสเตรปซิมอสซมิตทริกเกอร์สามารถทำงานได้เร็วขึ้น ทำงานที่ความถี่ 100MHz และยังสามารถทำงานที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ มีค่าหน่วงเวลาของวงจรลดลง 10 เท่า และมีค่า Delay-power product ลดลงถึง 8 เท่า เมื่อเปรียบเทียบกับวงจร Conventional CMOS Schmitt trigger circuit แต่ถ้าเปรียบเทียบระหว่างวงจรไคเรีคนุตสเตรปซิมอสซมิตทริกเกอร์แบบไม่กลับเฟส กับวงจรไคเรีคนุตสเตรปซิมอสซมิตทริกเกอร์แบบกลับเฟส ซึ่งจะเห็นว่าวงจรไคเรีคนุตสเตรปซิมอสซมิตทริกเกอร์แบบกลับเฟส จะมีค่าหน่วงเวลามากกว่า 2 เท่า และมีค่า Delay-Power Product มากกว่า 10 เท่า ทั้งนี้เนื่องจากทรานซิสเตอร์ M2, M3, M5 และ M6 ของวงจรไคเรีคนุตสเตรปซิมอสซมิตทริกเกอร์แบบกลับเฟส (รูปที่ 5.27) ถูกต่อเข้ากับอินพุตโดยตรง ฉะนั้นทรานซิสเตอร์ทั้ง 4 ตัวก็จะสวิทช์ตามการเปลี่ยนแปลงแรงดันทางอินพุต ซึ่งสัญญาณทางอินพุตเป็นรูปคลื่น sine wave ทำให้ทรานซิสเตอร์ M2, M3, M5 และ M6 สวิทช์ซ้ำ ทำให้สัญญาณทางเอาต์พุตมีค่าหน่วงเวลาค่อนข้างมากและทำให้ค่า Delay-Power Product มากตามไปด้วย แต่ในทางกลับกันในวงจรไคเรีคนุตสเตรปซิมอสซมิตทริกเกอร์แบบไม่กลับเฟส (รูปที่ 5.3) ทรานซิสเตอร์ M2, M3, M5 และ M6 จะถูกขับด้วยอินเวอร์เตอร์ ทำให้ทรานซิสเตอร์ทั้ง 4 ตัวทำงานได้เร็วขึ้น สามารถลดค่าหน่วงเวลา และ ค่า Delay-Power Product ได้อีกด้วย



รูปที่ 5.51 แสดงการเปลี่ยนค่าแรงดันฮิสเตอร์รีซิส ที่ความถี่ต่าง ๆ

นอกจากนั้น วงจรโคเร็คทสเตรปซิมอสซมิททริกเกอร์ ยังสามารถปรับแรงดันฮิสเตอร์รีซิสของวงจรได้ด้วยการเพิ่มค่าความกว้างของทรานซิสเตอร์ M7 และ M8 เพื่อให้ค่า V_{th+} และ V_{th-} มีค่าใกล้เคียงกับ $V_{dd}/2$ ให้มากที่สุด เพื่อที่จะลดค่า Noise Margin และ ค่าหน่วงเวลาของวงจร เมื่อนำไปใช้งานจริง ดูในรูปที่ 5.51 แสดงการเปลี่ยนค่าแรงดันฮิสเตอร์รีซิส ที่ความถี่ต่าง ๆ

บทที่ 6

สรุปผลและการประยุกต์ใช้งาน

จากการจำลองการทำงานของวงจรโคเร็คทสเตรปซิมอสซมิตทริกเกอร์ ด้วยโปรแกรม PSpice จะเห็นได้ว่า การที่นำเอาบูตสเตรปเทคนิคเข้ามาช่วยในการขับโหลดของวงจรมิตทริกเกอร์ ทั้งแบบกลับเฟสและไม่กลับเฟสนั้น จะสามารถทำให้วงจรมีข้อดีหลายๆอย่างเมื่อเปรียบเทียบกับวงจร Conventional CMOS Schmitt trigger[1] และ วงจร Reshaping CMOS Schmitt trigger[2] ดังนี้

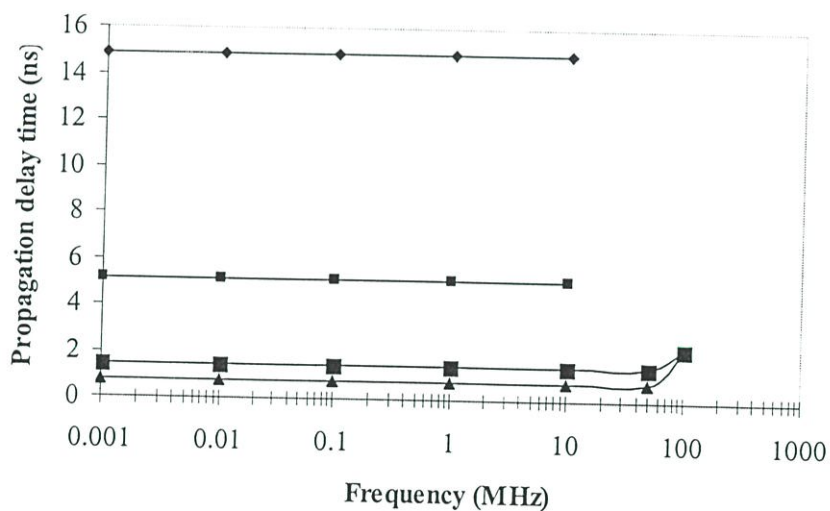
6.1 ค่าหน่วงเวลา (Propagation delay time)

วงจรโคเร็คทสเตรปซิมอสซมิตทริกเกอร์แบบไม่กลับเฟส มีค่าหน่วงเวลาทางขาขึ้น 82.42ps และ ขาลง 121.91ps รูปที่ 5.20 ถ้าเปรียบเทียบกับวงจร Conventional CMOS Schmitt trigger จะมีค่าหน่วงเวลาลดลง 10 เท่า แต่ถ้าเปรียบเทียบกับวงจร Reshaping CMOS Schmitt trigger มีค่าหน่วงเวลาลดลงประมาณ 4 เท่า ส่วน วงจรโคเร็คทสเตรปซิมอสซมิตทริกเกอร์แบบกลับเฟส มีค่าหน่วงเวลาทางขาขึ้น 223ps และ ขาลง 208ps รูปที่ 5.43 ถ้าเปรียบเทียบกับวงจร Conventional CMOS Schmitt trigger จะมีค่าหน่วงเวลาลดลง 8 เท่า แต่ถ้าเปรียบเทียบกับวงจร Reshaping CMOS Schmitt trigger มีค่าหน่วงเวลาลดลง 2.5 เท่า

นอกจากนี้วงจรโคเร็คทสเตรปซิมอสซมิตทริกเกอร์ ทั้งแบบไม่กลับเฟส และ กลับเฟส ยังสามารถทำงานที่แหล่งจ่ายแรงดันไฟฟ้า 1 โวลต์ ที่ความถี่ 100MHz sine wave และมีรูปคลื่นสัญญาณทางเอาต์พุตแกว่งเต็มย่านจาก กราวด์ (0 โวลต์) ถึง แหล่งจ่ายแรงดันไฟฟ้า (1 โวลต์) แต่ในขณะที่วงจร Conventional CMOS Schmitt trigger circuit และ Reshaping CMOS Schmitt trigger circuit ทำงานที่แหล่งจ่ายแรงดันไฟฟ้า 1.5 โวลต์ ที่ความถี่ 10MHz sine wave ซึ่งวงจรโคเร็คทสเตรปซิมอสซมิตทริกเกอร์ สามารถทำงานที่ความถี่ 10 เท่า ของวงจร Conventional CMOS Schmitt trigger และ Reshaping CMOS Schmitt trigger โดยที่มีค่าหน่วงเวลาน้อยกว่ามาก จากรูปที่ 6.1 แสดงค่าหน่วงเวลาของวงจรโคเร็คทสเตรปซิมอสซมิตทริกเกอร์ ที่เปรียบเทียบกับวงจร Conventional CMOS Schmitt trigger และ วงจร Reshaping CMOS Schmitt trigger เมื่อเปลี่ยนความถี่ที่ค่าต่างๆ

ตารางที่ 6.1 จำนวนทรานซิสเตอร์ของวงจรต่างๆ

| วงจร | ทรานซิสเตอร์ | นูนตเตรปคาปาซิเตอร์ |
|---|--------------|---------------------|
| Conventional CMOS Schmitt trigger circuit แบบไม่กลับเฟส | 12 | |
| Conventional CMOS Schmitt trigger circuit แบบกลับเฟส | 12 | |
| Reshaping CMOS Schmitt trigger circuit แบบไม่กลับเฟส | 12 | |
| Reshaping CMOS Schmitt trigger circuit แบบกลับเฟส | 12 | |
| Direct bootstrapped CMOS Schmitt trigger circuit แบบไม่กลับเฟส | 14 | 2 |
| Direct bootstrapped CMOS Schmitt trigger circuit แบบกลับเฟส | 12 | 2 |



- ◆ Conventional CMOS Schmitt trigger circuit
- Reshaping CMOS Schmitt trigger circuit
- ▲ Direct bootstrapped CMOS Schmitt trigger circuit (Non-inverting phase)
- Direct bootstrapped CMOS Schmitt trigger circuit (Inverting phase)

รูปที่ 6.1 แสดงค่าหน่วงเวลาของวงจรโคเร็คบูตเตรปซิมอสซมิททริกเกอร์ ที่เปรียบเทียบกับวงจร Conventional CMOS Schmitt trigger circuit และ วงจร Reshaping CMOS Schmitt trigger circuit เมื่อเปลี่ยนค่าความถี่ต่างๆ

6.2 ค่า Delay-Power Product

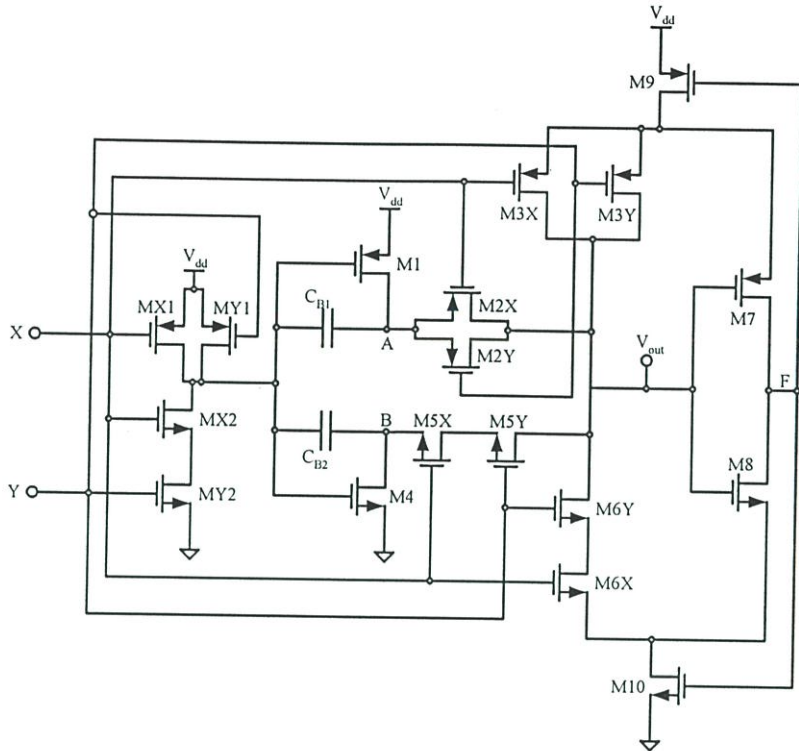
จากผลการทดสอบ ในบทที่ 5 ที่ได้จากการจำลองการทำงานของวงจรไคร์คบูลตสเตรปซิมอสซมิททริกเกอร์แบบไม่กลับเฟสสามารถลดค่า Delay-Power Product ได้ 8 เท่า เมื่อเปรียบเทียบกับวงจร Conventional CMOS Schmitt trigger และเมื่อเปรียบเทียบกับค่า Delay-Power Product กับวงจร Reshaping CMOS Schmitt trigger เห็นว่ามีค่าเกือบเท่ากัน ที่โหลดคาปาซิเตอร์ 0.5pF จากรูปที่ 5.12 และ รูปที่ 5.23 ส่วนวงจรไคร์คบูลตสเตรปซิมอสซมิททริกเกอร์แบบกลับเฟสสามารถลดค่า Delay-Power Product ได้ 5 เท่า เมื่อเปรียบเทียบกับวงจร Conventional CMOS Schmitt trigger แต่ มีค่า Delay-Power Product เพิ่มขึ้น 1.5 เท่า เมื่อเปรียบเทียบกับวงจร Reshaping CMOS Schmitt trigger ที่โหลดคาปาซิเตอร์ 0.5pF จากรูปที่ 5.35 และ รูปที่ 5.46

จากตารางที่ 6.1 เห็นว่าวงจรไคร์คบูลตสเตรปซิมอสซมิททริกเกอร์จะมีทรานซิสเตอร์มากกว่าวงจร Conventional CMOS Schmitt trigger และ วงจร Reshaping CMOS Schmitt trigger 2 ตัว และยังมีบูลตสเตรปคาปาซิเตอร์อีก 2 ตัว ซึ่งเวลานำไปสร้างเป็นวงจรจริงจะทำให้วงจรไคร์คบูลตสเตรปซิมอสซมิททริกเกอร์ มีขนาดค่อนข้างใหญ่ แต่วงจรก็มีประสิทธิภาพในการทำงานสูง สามารถใช้งานได้ในที่ความถี่สูง ใช้แหล่งจ่ายแรงดันไฟฟ้าต่ำ และมีกำลังงานสูญเสียต่ำ

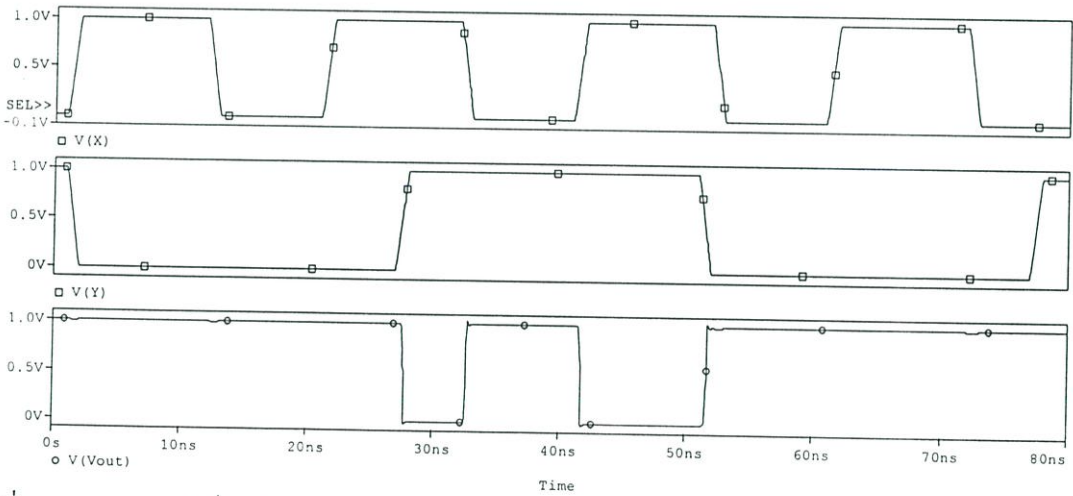
6.3 การประยุกต์ใช้งาน

จากวงจรในรูปที่ 5.3 แสดงวงจรไคร์คบูลตสเตรปซิมอสซมิททริกเกอร์แบบไม่กลับเฟส แต่ถ้าวัดสัญญาณเอาต์พุตที่จุด F วงจรก็จะทำงานเป็นเหมือนวงจรไคร์คบูลตสเตรปซิมอสซมิททริกเกอร์แบบกลับเฟส (ดังรูปที่ 5.27) ส่วนวงจรในรูปที่ 5.27 สามารถนำไปออกแบบเป็นลอจิกเกต เช่น NAND gate หรือ NOR gate ดูในรูปที่ 6.2 แสดงวงจร NAND gate ที่สร้างจากวงจรไคร์คบูลตสเตรปซิมอสซมิททริกเกอร์ ส่วนในรูปที่ 6.3 แสดงสัญญาณทางอินพุต (อินพุต X และ อินพุต Y) และ เอาต์พุตของ NAND gate ที่สร้างวงจรไคร์คบูลตสเตรปซิมอสซมิททริกเกอร์ เห็นว่าสัญญาณทางเอาต์พุตมีสถานะเป็นไปตาม True Table ดังในตารางที่ 6.2 และ ส่วนในรูปที่ 6.4 แสดงวงจร NOR gate ที่สร้างจากวงจรไคร์คบูลตสเตรปซิมอสซมิททริกเกอร์ และรูปที่ 6.5 แสดงสัญญาณทางอินพุต (อินพุต X และ อินพุต Y) และ เอาต์พุตของ NOR gate ที่สร้างวงจรไคร์คบูลตสเตรปซิมอสซมิททริกเกอร์เห็นว่าคุณลักษณะทางเอาต์พุตมีสถานะเป็นไปตาม Truth Table ดังในตารางที่ 6.3

จากรูปที่ 6.2 และ รูปที่ 6.4 สามารถนำวงรดังกล่าวเพื่อไปประยุกต์ใช้งานเข้าในวงจรรวมต่าง ๆ ได้ตามความต้องการ



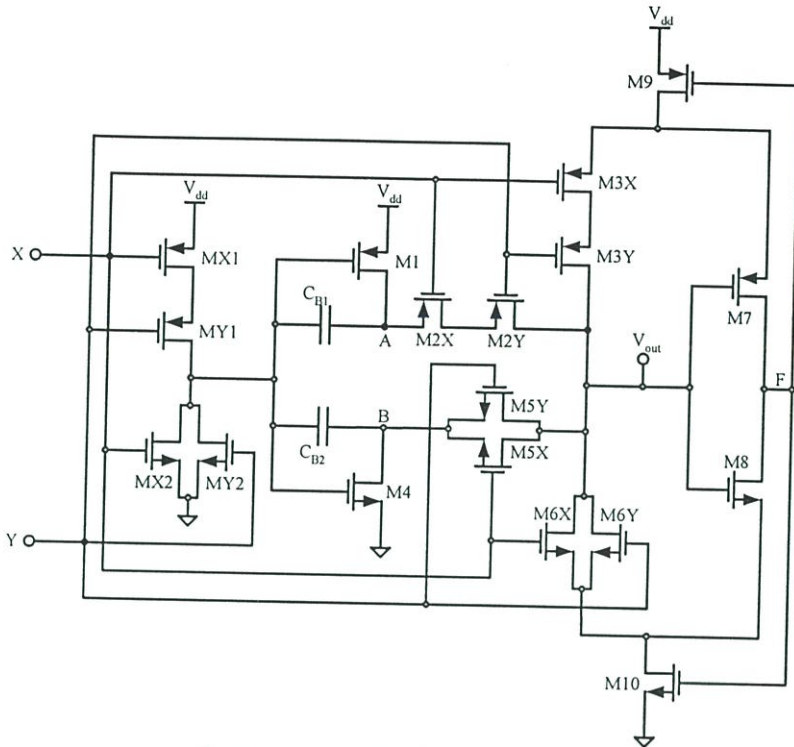
รูปที่ 6.2 แสดงวงจร NAND gate ที่สร้างจากวงจรไดเร็กต์คัปเปิลสแตตริฟายด์คอมพลิเม้นท์ทรานซิสทริกเกอร์



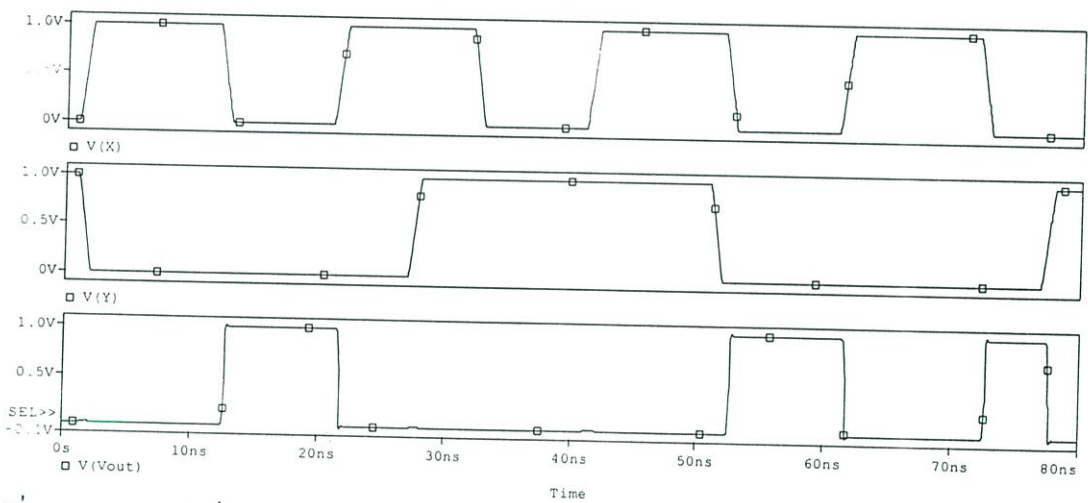
รูปที่ 6.3 แสดงรูปคลื่นสัญญาณทางอินพุต (อินพุต X และ อินพุต Y) และ เอาท์พุต ของ NAND gate ที่สร้างวงจรไดเร็กต์คัปเปิลสแตตริฟายด์คอมพลิเม้นท์ทรานซิสทริกเกอร์

ตารางที่ 6.2 แสดงตาราง Truth Table ของ NAND gate

| X | Y | เอาท์พุต |
|---|---|----------|
| 0 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |



รูปที่ 6.4 แสดงวงจร NOR gate ที่สร้างจากวงจรโคเร็คบูตสเตรปซีมอสซิมิทริกเกอร์



รูปที่ 6.5 แสดงรูปคลื่นสัญญาณทางอินพุต (อินพุต X และ อินพุต Y) และ เอาท์พุต ของ NOR gate ที่สร้างวงจรโคเร็คบูตสเตรปซีมอสซิมิทริกเกอร์

ตารางที่ 6.3 แสดงตาราง Truth Table ของ NOR gate

| X | Y | เอาท์พุต |
|---|---|----------|
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 0 |

บรรณานุกรม

- [1] I. M. Filanovsky, and H. Baltés, "CMOS Schmitt trigger design," IEEE trans. Circuits Syst., Vol. 41, No. 1, pp.46-49, 1994.
- [2] D. Kim, J. Kih, and W. Kim, "A new waveform-reshaping circuit: an alternative approach to Schmitt trigger," IEEE J. Solid-State Circuits, Vol. 28, No. 1, pp. 162-164, 1993.
- [3] M. J. S. Smith, "On the circuit analysis of the Schmitt trigger," IEEE J. Solid-State Circuits, Vol. 23, No. 1, pp. 292-294, 1988
- [4] C. S. Wang, S. Y. Yuan, and S. Y. Kuo, "Full-swing BiCMOS Schmitt trigger," IEE Proc.-Circuits Devices Syst., Vol. 144, No. 5, pp. 303-308, 1997.
- [5] M. Nagaraj, and K. Satyam, "Novel CMOS Schmitt trigger," Electron. Lett., Vol. 17, No.19, pp. 693-694, September, 1981.
- [6] M. Steyaert, and W. Sansen, "Novel CMOS Schmitt trigger," Electron. Lett., Vol. 22, No. 4, pp. 203-205, February, 1986.
- [7] B. Enning, "A novel Schmitt trigger circuit with GaAs MESFETs," Frequenz, Vol 44, No. 5, pp. 155-157, May, 1990.
- [8] A. Pfister, "Novel CMOS Schmitt trigger with controllable hysteresis," Electron. Lett., Vol. 28, No. 7, pp. 693-641, March, 1992.
- [9] B. L. Dokic, "CMOS NAND and NOR Schmitt trigger circuits," Microelectron. J., Vol. 27, No. 8, pp. 757-765, November, 1996.
- [10] S. F. Al-Sarawi, "Low power Schmitt trigger circuit," Electron. Lett., Vol. 38, No. 18, 29th August, 2002.
- [11] Z. Wang, and W. Guggenbuhl, "CMOS Current Schmitt trigger with Fully Adjustable Hysteresis," Electron. Lett., Vol. 24, No. 24, pp. 1514-1516, November 1988.
- [12] S. H. K. Embabi, A. Bellaouar, and K. Islam, "A bootstrapped bipolar CMOS gate for low-voltage application," IEEE J. Solid-State Circuits, Vol. 30, pp. 47-53, Jan. 1995.
- [13] R. Y. V. Chik, and C. A. T. Salama, "Design of a 1.5 V full-swing bootstrapped BiCMOS logic circuit," IEEE J. Solid-State Circuits, Vol. 30, pp. 972-978, September, 1995.

- [14] J. H. Lou, and J. B. Kou, "A 1.5-V Full-Swing Bootstrapped CMOS Large Capacitive-Load Driver Circuit Suitable for Low-Voltage CMOS VLSI," *IEEE J. Solid-State Circuits*, Vol. 32, No. 1, January, 1997.
- [15] C. H. Law, K. S. Yeo, and S. S. Rofail, "Sub-1 V bootstrapped CMOS driver for the giga-scale-integration era," *Electron. Lett.*, Vol. 35, No. 5, pp. 392-394, 1999.
- [16] A. Bellaouar, M. I. Elmasry, and S. H. K. Embabi, "Bootstrapped Full-Swing BiCMOS/BiNMOS Logic Circuit for 1.2-3.3 V Supply Voltage Regime," *IEEE J. Solid-State Circuits*, Vol. 30, No. 6 pp. 629-636, June, 1995.
- [17] P. C. Chen, and J. B. Kou, "Sub-1V CMOS large capacitive-load driver circuit using direct bootstrapped technique for low-voltage CMOS VLSI," *Electron. Lett.*, Vol. 38, No. 6, 2002.
- [18] K. S. Yeo, J. G. Ma, and M. A. Do, "Ultra-low-voltage bootstrapped CMOS driver for high performance applications," *Electron. Lett.*, Vol. 36, No. 8, pp. 706-708, 2000.
- [19] R. B. Ritts, P. A. Raje, J. D. Plummer, K. C. Saraswat, and K. M. Cham, "Merged BiCMOS Logic to Extend the CMOS/BiCMOS Performance Crossover Below 2.5 V Supply," *IEEE J. Solid-State Circuits*, Vol. 26, No. 11, pp.1606-1614, 1991.
- [20] S. Ogura et al., "Merged Complementary BiCMOS for Logic Applications," *Symp. VLSI Technology, Tech. Dig.*, pp. 81-82, 1990.
- [21] S. S. Rofail, and K. S. Yeo, "Low-voltage, Low-Power Digital BiCMOS Circuit: Circuit Design, Comparative Study, and Sensitivity Analysis," Prentice Hall PTR, 2000.
- [22] S. M. Kang, and L. Yusuf, "CMOS Digital Integrated Circuit Analysis and Design," McGraw-Hill, 1999.
- [23] N. H. E. Weste, and K. Eshraghian, "Principle of CMOS VLSI design," 2nd ed., Addison-Wesley Pub., 1993.
- [24] J. P. Uyemura, "Circuit Design for CMOS VLSI," Kluwer Academic Pub., MA, 1993.
- [25] A. R. Alvarez, "BiCMOS Technology and Applications," Kluwer Academic Pub., MA, Second Edition, 1993.
- [26] K. Dejhan and F. Cheevasuvit, "Area power trade-off for CMOS latch VLSI array architectures," *Proc. Of the 6th International Symposium on IC Technology, System and Applications (ISIC-95)*, pp.84-86, Singapore, September 6-8, 1995.

ภาคผนวก ก
ผลงานที่ได้รับการตีพิมพ์

1. S. Limpaiboon, N. Jringjit, *K. Khongsomboon*, K. Dejhan, "1 V Bootstrapped BiCMOS Schmitt Trigger Circuit," *Ladkrabang Engineering Journal*, Vol. 18, No. 4, pp.73-78, December, 2001.
2. *K. Khongsomboon*, K. Dejhan and E. Nilarcha, "1 Volt Bootstrapped Full-Swing BiCMOS Inverter Circuit," *Ladkrabang Engineering Journal*, Vol. 19, No. 2, pp.65-69, June, 2002.
3. K. Dejhan, S. Limpaiboon, *K. Khongsomboon*, F. Cheevasuvit, S. Mitatha and C. Soonyeeekan, "1 V Bootstrapped BiCMOS Schmitt Trigger Circuit," *Proc. 2002 International Symposium on Communications and Information Technology (ISCIT 2002)*, Pataya, Chonburi, Thailand, pp.392-395, October 23-25, 2002.
4. T. Chumuang, C. Sangrung, K. Dejhan, *K. Khongsomboon*, and S. Boonjan, "A High-Speed Bootstrapped BiCMOS Tristate Buffer Circuit," *Ladkrabang Engineering Journal*, Vol. 19, No. 4, pp.31-35, December, 2002.
5. *K. Khongsomboon*, S. Praesomboon, S. Boonjan, K. Dejhan, "High-Speed Direct Bootstrapped CMOS Schmitt Trigger Circuit," *Ladkrabang Engineering Journal*, Vol. 20, No. 2, June, 2003.

ภาคผนวก ข

โปรแกรม PSpice ที่ใช้วิเคราะห์

รูปที่ 5.3 วงจรโคเร็คทสเตรปซิมอสสมิททริกเกอร์แบบไม่กลับเฟส

* source NON-SCH(100MHZ)

```

M_M4      B VIN 0 0 BiNMOS_35          + L=0.35u + W=1u
M_M10     N00170 N00269 0 0 BiNMOS_35  + L=0.35u + W=60u
M_M1      A VIN VCC VCC BiPMOS_35     + L=0.35u + W=1u
M_M9      N00164 N00269 VCC VCC BiPMOS_35 + L=0.35u + W=60u
M_CB1     A VIN A A BiPMOS_35         + L=0.35u + W=180u
M_CB2     B VIN B B BiPMOS_35         + L=0.35u + W=180u
M_M7      N00269 VOUT N00164 N00164 BiPMOS_35 + L=0.35u + W=30u
V_V3      VIN 0      +SIN {Vval/2} {Vval/2} 100Meg 0 0 90
M_M3      VOUT N00106 N00164 N00164 BiPMOS_35 + L=0.35u + W=30u
V_V1      VCC 0 DC {Vval} AC 0Vac
M_M2      VOUT N00106 A A BiPMOS_35     + L=0.35u + W=2u
M_M8      N00269 VOUT N00170 N00170 BiNMOS_35 + L=0.35u + W=30u
M_M6      VOUT N00120 N00170 N00170 BiNMOS_35 + L=0.35u + W=30u
M_M5      VOUT N00120 B B BiNMOS_35     + L=0.35u + W=2u
M_MNinv1  N00106 VIN 0 0 BiNMOS_35     + L=0.35u + W=1u
M_MNinv2  N00120 VIN 0 0 BiNMOS_35     + L=0.35u + W=1.8u
M_MPinv2  N00120 VIN VCC VCC BiPMOS_35 + L=0.35u + W=1u
M_MPinv1  N00106 VIN VCC VCC BiPMOS_35 + L=0.35u + W=1.8u
C_Cload   0 VOUT {Cval}
.PARAM   Vval=1V Cval=0.5pF

```

รูปที่ 5.27 วงจรไคเรื่อบุคตสเตรปซี่มอสซหมีททริกเกอร์แบบกลับเฟส

* source INVERT-SCH(100MHZ)

```

M_M4      B N00035 0 0 BiNMOS_35          + L=0.35u + W=1u
M_M10     N00170 N00269 0 0 BiNMOS_35     + L=0.35u + W=60u
M_M1      A N00035 VCC VCC BiPMOS_35      + L=0.35u + W=1u
M_M9      N00164 N00269 VCC VCC BiPMOS_35 + L=0.35u + W=60u
M_CB1     A N00035 A A BiPMOS_35          + L=0.35u + W=180u
M_CB2     B N00035 B B BiPMOS_35          + L=0.35u + W=180u
V_V2      VIN 0      +SIN {Vval/2} {Vval/2} 100Meg 0 0 90
M_M7      N00269 VOUT N00164 N00164 BiPMOS_35 + L=0.35u + W=30u
M_M3      VOUT VIN N00164 N00164 BiPMOS_35 + L=0.35u + W=30u
V_V1      VCC 0 DC {Vval} AC 0Vac
M_M2      VOUT VIN A A BiPMOS_35          + L=0.35u + W=2u
M_M8      N00269 VOUT N00170 N00170 BiNMOS_35 + L=0.35u + W=30u
M_M6      VOUT VIN N00170 N00170 BiNMOS_35 + L=0.35u + W=30u
M_M5      VOUT VIN B B BiNMOS_35          + L=0.35u + W=2u
M_MNinv   N00035 VIN 0 0 BiNMOS_35        + L=0.35u + W=5u
M_MPinv   N00035 VIN VCC VCC BiPMOS_35    + L=0.35u + W=10u
C_Cload   0 VOUT {Cval}
.PARAM   Vval=1V Cval=0.5pF

```

```

.model BiNMOS_35 NMOS(VTO=0.3 TOX=10E-9 Uo=2500 CGDO=2.08E-10 CGSO=2.08E-
10 CJ=500E-06 CJSW=180E-1)

```

* This model from L= 0.35 to 0.5 ,

* change only Vt from +/-0.3 to +/- 0.6

```

.model BiPMOS_35 PMOS(VTO=-0.3 TOX=10E-9 Uo=2000 CGDO=2.08E-10
CGSO=2.08E-10 CJ=618E-06 CJSW=220E-1)

```

* This model from L= 0.35 to 0.5 ,

* change only Vt from +/-0.3 to +/- 0.6

ภาคผนวก ค

การหาค่า ขดสเตรปคาปาซิเตอร์

t_{OX} – Thin oxide thickness (10×10^{-9} m)

ϵ_{OX} – Dielectric constant of silicon dioxide ($3.97 \times 8.85 \times 10^{14}$ F/cm)

C_{OX} – Gate oxide capacitance

$$C_{OX} = \frac{\epsilon_{OX}}{t_{OX}} = \frac{3.97 \times 8.85 \times 10^{-14} \text{ F/cm}}{10 \times 10^{-9} \text{ m}}$$

$$C_{OX} = 3.51345 \times 10^{-3} \text{ F/m}^2$$

$$\begin{aligned} C_{B1} = C_{B2} &= \frac{2}{3} \times C_{OX} \times W \times L \\ &= \frac{2}{3} \times 3.51345 \times 10^{-3} \text{ F/m}^2 \times 180 \times 10^{-6} \text{ m} \times 0.35 \times 10^{-6} \text{ m} \\ &\approx 0.15 \text{ pF} \end{aligned}$$

ประวัติผู้เขียน

นายคำผอง คงสมบูรณ์ เกิดเมื่อวันที่ 9 มีนาคม 2520 ที่จังหวัดสาละวัน ประเทศ สาทาละ
นะลัด ประชาธิปไตย ประชาชนลาว สำเร็จการศึกษาวิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรม
อิเล็กทรอนิกส์ จากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ปีการศึกษา 2544