

วงจรตามแรงดันแบบซีมอสอย่างง่ายที่มีช่วงปฏิบัติการกว้างทำงานภายใต้
แหล่งจ่ายแรงดัน 1.5 โวลต์ และการประยุกต์ใช้งาน

A SIMPLE 1.5 V CMOS RAIL-TO-RAIL VOLTAGE FOLLOWER AND
ITS APPLICATION

วีระชัย นาคหล่อ
WEERACHAI NAKHLO

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาต่อหลักสูตรปริญญาวิทยาศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2550

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

วงจรตามแรงดันแบบซีมอสอย่างง่ายที่มีช่วงปฏิบัติงานกว้างทำงานภายใต้
แหล่งจ่ายแรงดัน 1.5 โวลต์ และการประยุกต์ใช้งาน

A SIMPLE 1.5 V CMOS RAIL-TO-RAIL VOLTAGE FOLLOWER AND
ITS APPLICATION



วีระชัย นาคหล่อ

WEERACHAI NAKHLO

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2550

**A SIMPLE 1.5 V CMOS RAIL-TO-RAIL VOLTAGE FOLLOWER AND
ITS APPLICATION**

WEERACHAI NAKHLO

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRONIC ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2007

COPYRIGHT 2007

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

หัวข้อวิทยานิพนธ์	วงจรตามแรงดันแบบซิมอสอย่างง่ายที่มีช่วงปฏิบัติงานกว้างทำงานภายใต้แหล่งจ่ายแรงดัน 1.5 โวลต์และการประยุกต์ใช้งาน
นักศึกษา	นายวีระชัย นาคหล่อ
รหัสนักศึกษา	46060901
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมอิเล็กทรอนิกส์
พ.ศ.	2550
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ. ดร. วรากร เกษมสุวรรณ
อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม	ดร. กิติพล ชิตสกุล

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนอวงจรตามแรงดันแบบซิมอสที่มีช่วงปฏิบัติงานกว้างโดยอาศัยหลักการของวงจรตามแรงดันพื้นฐานและการประยุกต์ใช้งานเป็นวงจรขยายสัญญาณแบบป้อนกลับกระแส วงจรตามแรงดันที่นำเสนอถูกออกแบบโดยใช้เทคโนโลยีซิมอสขนาด 0.13 ไมโครเมตร วงจรที่นำเสนอสามารถทำงานภายใต้แหล่งจ่ายไฟเลี้ยง ± 0.75 โวลต์ โดยมีช่วงการสวิงของสัญญาณเอาต์พุต ± 0.6 โวลต์ ที่โหลดความต้านทาน 300 โอห์ม วงจรตามแรงดันที่นำเสนอมีความผิดเพี้ยนของสัญญาณต่ำ (0.44% ที่สัญญาณอินพุตความถี่เท่ากับ 3 เมกกะเฮิร์ต และมีขนาดเท่ากับ ± 0.6 โวลต์) แบนด์วิดท์ (Bandwidth) ในการทำงานกว้าง (657 เมกกะเฮิร์ต) และเอาต์พุตอิมพีแดนซ์ต่ำ (18.5dBΩ) วงจรขยายสัญญาณแบบป้อนกลับกระแสออกแบบโดยใช้โครงสร้างของวงจรตามแรงดันที่นำเสนอ วงจรทั้งสองได้รับการทดสอบประสิทธิภาพโดยโปรแกรม HSPICE หลังจากนั้นทำการเลย์เอาต์(Layout) และเปรียบเทียบผลการจำลองการทำงานของวงจรทั้งสองโดยโปรแกรม L-EDIT และโปรแกรม HSPICE ตามลำดับ

Thesis Title	A SIMPLE 1.5 V CMOS RAIL-TO-RAIL VOLTAGE FOLLOWER AND ITS APPLICATION
Student	Mr. Weerachai Nakhlo
Student ID.	46060901
Degree	Master of Engineering
Program	Electronics Engineering
Year	2007
Thesis Advisor	Assoc. Prof. Dr. Varakorn Kasemsuwan
Thesis Co-advisor	Dr. Kitiphol Chitsakul

ABSTRACT

This thesis presents a rail to rail CMOS voltage follower and its application for current feedback operational amplifier. The proposed voltage follower is implemented using a standard 0.13 μm CMOS technology. The circuit can operate under the supply voltage of ± 0.75 volts with the output swing as large as ± 0.6 volts (300 Ω load). The proposed voltage follower has low distortion (0.44% @ 3 MHz, ± 0.6 volts), large bandwidth (657 MHz) and low output impedance (18.5 ΩdB). The current feedback operational amplifier is then designed based on the proposed voltage follower. The performance of both circuits is verified using HSPICE. Finally, the layout of the circuits and their post simulations are carried out using L-EDIT and HSPICE respectively.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จได้อย่างดี ด้วยคำแนะนำ และคำปรึกษาจาก รศ.ดร. วรากร เกษมสุวรรณ ซึ่งเป็นอาจารย์ผู้ควบคุมวิทยานิพนธ์ และ ดร. กลิน วิเชียรชม ข้าพเจ้ารู้สึกทราบบน ซึ่งในความอนุเคราะห์จากท่านอาจารย์ทั้งสองท่าน และขอขอบพระคุณเป็นอย่างสูง

ขอกราบขอบพระคุณบิดา มารดา และ ครอบครัวของข้าพเจ้าที่เป็นกำลังใจและให้การสนับสนุนในทุกๆเรื่อง ทำให้ข้าพเจ้าสามารถทำวิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงด้วยดี

ขอกราบขอบพระคุณคณาจารย์ภาควิชาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังทุก ๆ ท่านที่ได้ประสิทธิ์ประสาทวิชาให้กับข้าพเจ้า

ขอขอบคุณเพื่อนๆ พี่ๆ น้องๆ ที่ห้องวิจัย KMICL ในภาควิชาวิศวกรรมอิเล็กทรอนิกส์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังทุกคน ที่ให้คำแนะนำต่างๆ และคอยให้กำลังใจเสมอมา

สุดท้ายนี้ข้าพเจ้าขอขอบคุณบัณฑิตศึกษาและบัณฑิตวิทยาลัย คณะวิศวกรรมศาสตร์ที่ให้ความช่วยเหลือ ในเรื่องต่างๆ

คุณค่าและประโยชน์อันพึงมาจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอบแต่ผู้มีพระคุณทุกท่าน

วีระชัย นาคหล่อ

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 กล่าวนำ.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	1
1.3 แนวคิดที่ใช้ในการทำวิจัย.....	1
1.3.1 แนวความคิดในการออกแบบวงจรตามแรงดัน.....	2
1.3.2 แนวความคิดในการออกแบบวงจรขยายสัญญาณแบบป้อนกลับกระแส.....	3
1.4 ขอบเขตการทำวิจัย.....	5
บทที่ 2 ทฤษฎีพื้นฐานของมอสทรานซิสเตอร์.....	6
2.1 บทนำ.....	6
2.2 โครงสร้างของมอสทรานซิสเตอร์.....	6
2.3 สัญลักษณ์ของมอสทรานซิสเตอร์.....	7
2.4 หลักการพื้นฐานของมอสทรานซิสเตอร์แบบเอ็นฮานซ์มีนทร์.....	8
2.4.1 การทำงานของมอสทรานซิสเตอร์.....	8
2.4.2 โหมดการทำงานของมอสทรานซิสเตอร์.....	10
2.4.3 แบบจำลองของมอสทรานซิสเตอร์สำหรับสัญญาณขนาดเล็กที่ ความถี่ต่ำ.....	12
2.4.4 แบบจำลองของมอสทรานซิสเตอร์สำหรับสัญญาณขนาดเล็กที่ ความถี่ปานกลาง.....	14
2.5 บทสรุป.....	17

สารบัญ(ต่อ)

หน้า

บทที่ 3	วงจรตามแรงดัน (Voltage Follower).....	18
3.1	บทนำ.....	18
3.2	คุณสมบัติทั่วไปของวงจรตามแรงดัน.....	18
3.2.1	วงจรตามแรงดันแบบคลาสเอ.....	20
3.2.2	วงจรตามแรงดันแบบคลาสบี.....	23
3.2.3	วงจรตามแรงดันแบบคลาสเอบี.....	26
3.3	วงจรตามแรงดันที่ได้มีการนำเสนอมาก่อน.....	28
3.4	วงจรตามแรงดันที่นำเสนอ.....	34
3.4.1	วงจรตามแรงดันแบบคลาสเอบีพื้นฐาน.....	34
3.4.2	วงจรขับชุด NMOS (NMOS Driver Circuit ; NDC).....	37
3.4.3	วงจรขับชุด PMOS (PMOS Driver Circuit ; PDC).....	38
3.4.4	การวิเคราะห์อัตราขยายแรงดัน (v_o/v_i).....	41
3.5	ผลการจำลองการทำงาน.....	43
3.5.1	ผลการจำลองการทำงานของวงจรตามแรงดันที่นำเสนอ.....	45
3.5.2	ผลการจำลองการทำงานของวงจรที่นำเสนอจากการเลย์เอาต์ (Layout).....	49
3.6	บทสรุป.....	53
บทที่ 4	วงจรรขยายสัญญาณแบบป้อนกลับกระแส (Current Feedback Operational Amplifier).....	54
4.1	บทนำ.....	54
4.2	คุณสมบัติทั่วไปของวงจรรขยายสัญญาณแบบป้อนกลับกระแส.....	55
4.2.1	การทำงานของวงจรรขยายสัญญาณแบบป้อนกลับกระแส.....	55
4.2.2	วงจรตามแรงดันภาคอินพุท และเอาต์พุทที่มีเอาต์พุทอิมพีแดนซ์ ไม่เท่ากับศูนย์.....	59
4.2.3	เสถียรภาพและแบนด์วิดท์ (Bandwidth) ของวงจรรขยายสัญญาณ แบบป้อนกลับ กระแส.....	61
4.2.3.1	กรณีที่ระบบตอบสนองเป็นแบบ 2 โพล.....	61
4.2.3.2	กรณีที่ระบบตอบสนองมากกว่า 2 โพล.....	65
4.3	วงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ.....	67

สารบัญตาราง

ตารางที่	หน้า
2.1 สัญลักษณ์ของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เม้นท์ชนิด NMOS และ PMOS	8
3.1 พารามิเตอร์ที่สำคัญในการออกแบบ.....	44
3.2 ขนาดมอสทรานซิสเตอร์ของวงจรตามแรงดันที่นำเสนอ.....	44
3.3 ประสิทธิภาพของวงจรตามแรงดันที่นำเสนอ.....	45
3.4 ประสิทธิภาพของวงจรตามแรงดันที่นำเสนอและประสิทธิภาพของวงจรตามแรงดันที่มีการนำเสนอมาก่อน.....	48
3.5 ประสิทธิภาพของวงจรตามแรงดันที่นำเสนอจากการเลย์เอาต์ (Layout).....	49
4.1 ขนาดของทรานซิสเตอร์สำหรับวงจรขยายสัญญาณแบบป้อนกลับกระแส.....	72
4.2 ประสิทธิภาพโดยรวมของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ.....	74
4.3 ประสิทธิภาพของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ และวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอมาก่อน.....	77
4.4 ประสิทธิภาพโดยรวมของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอจากการเลย์เอาต์ (Layout).....	79

สารบัญรูป

รูปที่	หน้า
1.1 คุณสมบัติทางอุดมคติของวงจรถามแรงดัน.....	2
1.2 แบบจำลองทางอุดมคติของวงจรถายสัญญาณแบบป้อนกลับกระแส.....	3
1.3 วงจรถายสัญญาณแบบป้อนกลับกระแสในลักษณะการป้อนกลับแบบลบ.....	4
2.1 โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เม้นท์ชนิดเอ็น.....	6
2.2 โครงสร้างเทคโนโลยีซีมอส.....	7
2.3 การสร้างช่องทางเดินกระแสให้กับมอสทรานซิสเตอร์แบบเอ็นฮานซ์เม้นท์ชนิดเอ็น.....	8
2.4 การกำหนดจุดการทำงานให้มอสทรานซิสเตอร์ เมื่อ $V_{GS} > V_T$ และ V_{DS} มีค่าน้อย.....	9
2.5 กราฟความสัมพันธ์ระหว่างกระแสครนกับแรงดัน V_{DS} ที่มีค่าน้อย.....	9
2.6 การกำหนดจุดการทำงานให้มอสทรานซิสเตอร์ เมื่อ $V_{GS} > V_T$ และปรับค่า V_{DS} มีค่ามากกว่า $V_{GS} - V_T$	10
2.7 คุณสมบัติกระแส-แรงดัน (I-V Characteristic) ของมอสทรานซิสเตอร์ชนิด NMOS.....	12
2.8 แบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ที่ความถี่ต่ำ.....	12
2.9 แบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์กรณีที่ฐานรองไม่ต่ออยู่กับขาซอส.....	13
2.10 แบบจำลองวงจรมูลของมอสทรานซิสเตอร์ที่ความถี่ปานกลาง.....	15
2.11 การหาอัตราขยายกระแสขณะปีดวงจร.....	16
3.1 ลักษณะของกระแสเอาท์พุทสำหรับวงจรถามแรงดัน (ก) แบบคลาสเอ (ข) แบบคลาสบีและ (ค) แบบคลาสเอบี.....	19
3.2 วงจรถามแรงดันแบบคลาสเอ.....	20
3.3 คุณลักษณะความเป็นเชิงเส้นของวงจรถามแรงดันแบบคลาสเอ.....	21
3.4 วงจรถามแรงดันแบบคลาสบี.....	23
3.5 คุณลักษณะความเป็นเชิงเส้นของวงจรถามแรงดันแบบคลาสบี.....	24
3.6 ความผิดเพี้ยนของวงจรถามแรงดันแบบคลาสบี.....	24
3.7 วงจรถามแรงดันแบบคลาสเอบี.....	27
3.8 คุณลักษณะความเป็นเชิงเส้นของวงจรถามแรงดันแบบคลาสเอบี.....	28
3.9 วงจรถามแรงดันแบบเสมือน (Pseudo Source Follower).....	29
3.10 แบบจำลองสัญญาณขนาดเล็กของวงจรถามแรงดันแบบเสมือน.....	30
3.11 แบบจำลองดีซีของวงจรถามแรงดันแบบเสมือน.....	31

สารบัญญรูป (ต่อ)

รูปที่	หน้า
3.12 วงจรตามแรงดันแบบขอร่วมภาคเอาต์พุท (Common source output stag follower).....	34
3.13 โครงสร้างแบบพื้นฐานของวงจรตามแรงแบบคลาสเอบี.....	35
3.14 วงจรตามแรงที่นำเสนอ.....	36
3.15 (ก) วงจรขั้วชุด NMOS (ข) วงจรเสมือนขนาดเล็กของวงจรขั้วชุด NMOS	37
3.16 (ก) วงจรขั้วชุด PMOS (ข) วงจรเสมือนขนาดเล็กของวงจรขั้วชุด PMOS	38
3.17 วงจรทดเทียบสัญญาณขนาดเล็กในการวิเคราะห์หาอัตราขยายแรงดัน (v_o/v_i).....	41
3.18 คุณสมบัติทางดีซีของวงจรตามแรงดันที่นำเสนอ.....	46
3.19 การสวิงของสัญญาณเอาต์พุทเปรียบเทียบกับสัญญาณอินพุทความถี่ 3 เมกกะเฮิรท์.....	46
3.20 ผลการตอบสนองความถี่ของวงจรตามแรงดันที่นำเสนอ.....	47
3.21 เอาต์พุทอิมพีแดนซ์ของวงจรตามแรงดันที่นำเสนอ.....	47
3.22 ความผิดเพี้ยนของสัญญาณที่ค่าความถี่ต่างๆ ($R_L = 300\Omega$).....	48
3.23 วงจรตามแรงดันที่นำเสนอจากการเลย์เอาต์ (Layout).....	50
3.24 คุณสมบัติทางดีซีของวงจรตามแรงดันที่นำเสนอจากการเลย์เอาต์ (Layout).....	50
3.25 การสวิงของสัญญาณเอาต์พุทของวงจรตามแรงดันที่นำเสนอจากการเลย์เอาต์ (Layout).....	51
3.26 ผลการตอบสนองความถี่ของวงจรตามแรงดันที่นำเสนอจากการเลย์เอาต์ (Layout).....	51
3.27 เอาต์พุทอิมพีแดนซ์ของวงจรตามแรงดันที่นำเสนอจากการเลย์เอาต์ (Layout).....	52
3.28 ความผิดเพี้ยนของสัญญาณที่ค่าความถี่ต่างๆจากการเลย์เอาต์ (Layout) ($R_L = 300\Omega$).....	52
4.1 โครงสร้างพื้นฐานของวงจรขยายสัญญาณแบบป้อนกลับกระแส.....	56
4.2 โครงสร้างของวงจรขยายสัญญาณแบบป้อนกลับกระแสในลักษณะ การป้อนกลับแบบลบ.....	56
4.3 การใช้งานวงจขยายสัญญาณแบบป้อนกลับกระแสในลักษณะป้อนกลับแบบลบ.....	57
4.4 แบนด์วิดท์ (Bandwidth) ขณะปิดลูปของวงจขยายสัญญาณแบบป้อนกลับกระแส.....	59
4.5 แบนด์วิดท์ (Bandwidth) ของวงจขยายสัญญาณแบบป้อนกลับกระแสเมื่อเอาต์พุทอิมพีแดนซ์ ของวงจรตามแรงดันภาคอินพุท และเอาต์พุท มีค่าไม่เท่ากับศูนย์.....	61
4.6 การตอบสนองความถี่ของวงจขยายสัญญาณแบบป้อนกลับกระแส ($R_{2A} = 4\tau_2/C_c$, $R_{2B} = 2\tau_2/C_c$, $R_{2C} = \tau_2/C_c$ และ $R_{2D} = 0.5\tau_2/C_c$).....	63
4.7 ขนาดและการตอบสนองเฟสของอัตราขยายลูป (Loop Gain) ($R'_{2A} = 10K\Omega$, $R'_{2B} = 1K\Omega$, $R'_{2C} = 100\Omega$ และ $R'_{2D} = 10\Omega$).....	64

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.8	อัตรายขยายรูปเปิด และการตอบสนองเฟสของวงจรรขยายสัญญาณป้อนกลับกระแส กรณีระบบให้โพลมากกว่า 2 โพล.....66
4.9	วงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ.....69
4.10	อัตรายขยายทรานอิมพีแดนซ์ขณะเปิดรูปของวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ.....74
4.11	ความเป็นอิสระระหว่างอัตรายขยาย และแบนด์วิดท์ (Bandwidth) ของวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ.....75
4.12	การตอบสนองทางเวลาที่อัตรายขยายเท่ากับ 20 dB ของวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ.....75
4.13	อัตราสถูขาขึ้นและขาลงของวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ.....76
4.14	อิมพีแดนซ์ที่ขั้วสัญญาณอินพุทลป ของวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ.....76
4.15	ความผิดเพี้ยนของสัญญาณที่อัตรายขยายเท่ากับ 20 dB ($V_{IN} = \pm 0.05$ V).....77
4.16	วงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอจากการเลย์เอาต์ (Layout).....79
4.17	อัตรายขยายทรานอิมพีแดนซ์ขณะเปิดรูปของวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอจากการเลย์เอาต์ (Layout).....80
4.18	ความเป็นอิสระระหว่างอัตรายขยาย และแบนด์วิดท์ (Bandwidth) ของวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอจากการเลย์เอาต์ (Layout).....80
4.19	การตอบสนองทางเวลาที่อัตรายขยายเท่ากับ 20 dB ของวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอจากการเลย์เอาต์ (Layout).....81
4.20	อัตราสถูขาขึ้นและขาลงของวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอจากการเลย์เอาต์(Layout).....81
4.21	อิมพีแดนซ์ที่ขั้วสัญญาณอินพุทลป ของวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอจากการเลย์เอาต์ (Layout).....82
4.22	ความผิดเพี้ยนของสัญญาณที่อัตรายขยายเท่ากับ 20dB ($V_{IN} = \pm 0.05$ V) ของวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอจากการเลย์เอาต์ (Layout).....82

บทที่ 1

บทนำ

1.1 กล่าวนำ

ปัจจุบันอุตสาหกรรมอิเล็กทรอนิกส์มีการพัฒนา และได้ถูกประยุกต์ใช้งานอย่างแพร่หลาย เพื่อตอบสนองความต้องการของมนุษย์ อุตสาหกรรมวงจรรวม (Integrated Circuit) เป็นอุตสาหกรรมอิเล็กทรอนิกส์ที่ได้รับความนิยมและเป็นที่ยอมรับมากที่สุด อุตสาหกรรมอิเล็กทรอนิกส์เป็นการนำวงจรหลาย ๆ วงจรมาประกอบเข้าด้วยกันบนผลึกสารกึ่งตัวนำ หนึ่งในจำนวนนั้นคือ วงจรตามแรงดัน (Voltage Follower) วงจรตามแรงดันมีประโยชน์และความสำคัญอย่างมาก โดยเฉพาะอย่างยิ่งการนำไปใช้งานเป็นภาคเอาต์พุต คุณสมบัติที่ทำให้วงจรตามแรงดันโดดเด่นได้แก่ ความสามารถในการขับโหลดที่มีความต้านทานต่ำ วงจรตามแรงดันจึงสามารถนำไปประยุกต์ใช้งานร่วมกับวงจรอื่น ๆ ได้อีกมากมาย ตัวอย่างการนำวงจรตามแรงดันไปประยุกต์ใช้งาน ได้แก่ วงจรขยายสัญญาณแบบป้อนกลับกระแส (Current Feedback Operational Amplifier) ซึ่งมีวงจรตามแรงดันเป็นองค์ประกอบหลัก วงจรขยายสัญญาณแบบป้อนกลับกระแสมีคุณสมบัติโดดเด่นในเรื่องการมีอัตรา สลู่ที่สูง และความเป็นอิสระต่อการกำหนดค่าอัตราขยาย และแบนด์วิดท์ (Bandwidth) จากที่กล่าวมาแล้วพบว่าวงจรตามแรงดันและวงจรขยายสัญญาณแบบป้อนกลับกระแสมีความสำคัญ และประโยชน์อย่างมากสำหรับอุตสาหกรรมอิเล็กทรอนิกส์

1.2 ความมุ่งหมาย และวัตถุประสงค์ของการศึกษา

- ศึกษา และพัฒนาทักษะความรู้ ความเข้าใจในการออกแบบวงจรรวม
- วิเคราะห์ และหากระบวนการเพื่อเพิ่มประสิทธิภาพของวงจรรวม
- นำเสนอหลักการ และแนวความคิดในการออกแบบวงจรรวมแบบซีมอส (CMOS) ที่มีช่วงการปฏิบัติงานกว้าง
- นำเสนอหลักการ และแนวความคิดในการนำวงจรรวมตามแรงดันที่นำเสนอมาประยุกต์ใช้งานเป็นวงจรรวมขยายสัญญาณแบบป้อนกลับกระแส

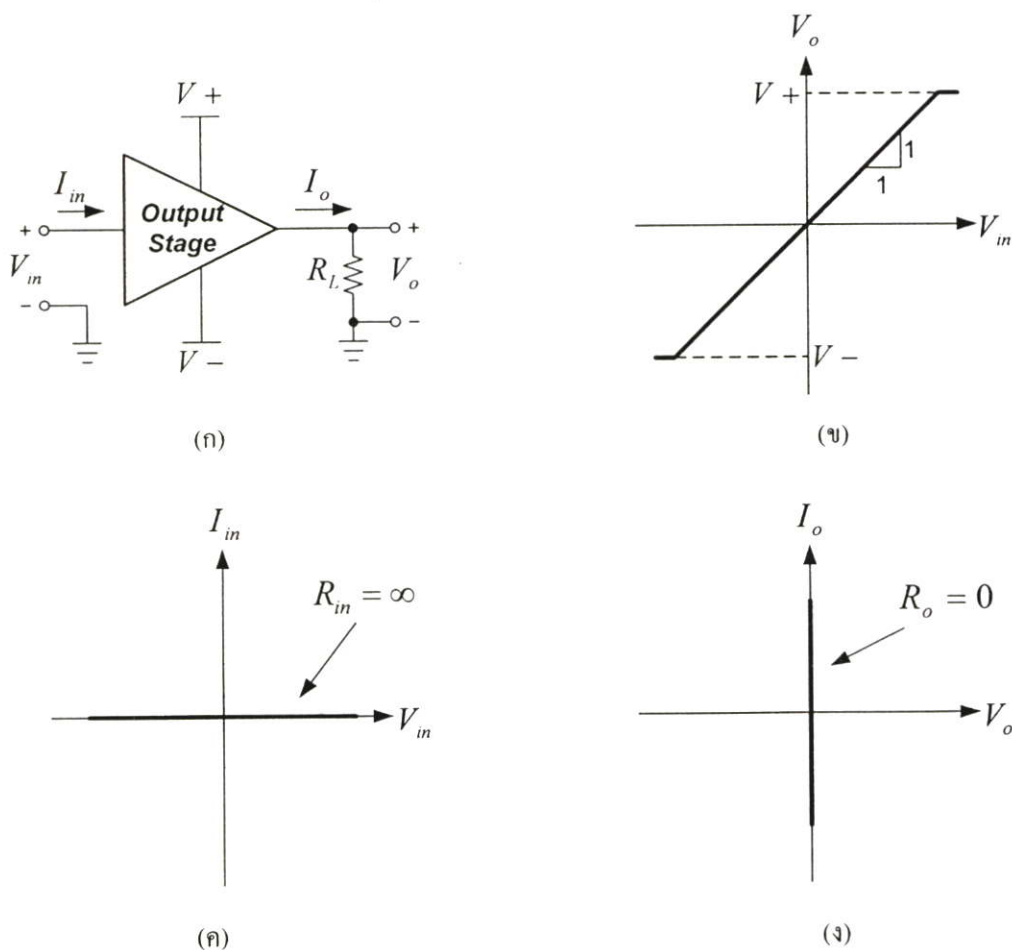
1.3 แนวความคิดที่ใช้ในการวิจัย

การวิจัยนี้ประกอบด้วย 2 ส่วน ได้แก่ ส่วนที่หนึ่ง การวิเคราะห์ และออกแบบวงจรรวมตามแรงดันแบบซีมอส (CMOS) ที่มีช่วงการปฏิบัติงานกว้าง ส่วนที่สอง การนำวงจรรวมตามแรงดันที่

นำเสนอมาประยุกต์ใช้งานเป็นวงจรขยายสัญญาณแบบป้อนกลับกระแส โดยมีแนวความคิดในการทำวิจัยดังนี้

1.3.1 แนวความคิดในการออกแบบวงจรตามแรงดัน

วัตถุประสงค์หลักในการนำวงจรตามแรงดันไปใช้งานคือ การใช้งานในลักษณะของวงจรภาคเอาต์พุต วงจรตามแรงดันที่มีประสิทธิภาพจึงควรมีความสามารถในการขับโหลดได้ดี สามารถส่งกำลังงานสูงสุดสู่โหลดได้อย่างเต็มที่ มีกำลังงานสูญเสียที่สภาวะสงบนิ่งต่ำ และสามารถทำงานได้ที่ความถี่สูง โดยสัญญาณมีความผิดเพี้ยนน้อยที่สุด รูปที่ 1.1 แสดงคุณลักษณะของวงจรตามแรงดันทางอุดมคติ รูปที่ 1.1 (ข) แสดงคุณลักษณะความเป็นเชิงเส้นของวงจรตามแรงดัน จากรูปพบว่าวงจรตามแรงดันทางอุดมคติควรมีความเป็นเชิงเส้นสูง ความผิดเพี้ยนของสัญญาณเอาต์พุตต่ำ การสวิงของสัญญาณเอาต์พุตควรใกล้เคียงกับแหล่งจ่ายแรงดันไฟลบ ($V -$) และแหล่งจ่ายแรงดันไฟบวก ($V +$) เพื่อให้สัญญาณอินพุตสามารถส่งผ่านสู่โหลดได้อย่างเต็มที่ รูปที่ 1.1 (ค) แสดงอินพุตอิมพีแดนซ์ของวงจรตามแรงดัน จากรูปพบว่าอินพุตอิมพีแดนซ์ของวงจรควรมีค่าเป็นอนันต์ เพื่อที่จะไม่เป็นภาระของวงจรภาคก่อนหน้า รูปที่ 1.1 (ง) แสดงคุณสมบัติทางอุดมคติของวงจรตามแรงดันในเรื่องเอาต์พุตอิมพีแดนซ์ จากรูปพบว่าเอาต์พุตอิมพีแดนซ์ของวงจรควรมีค่าเท่ากับศูนย์เพื่อที่สามารถจ่ายกระแสสู่โหลดได้ตามที่โหลดต้องการ

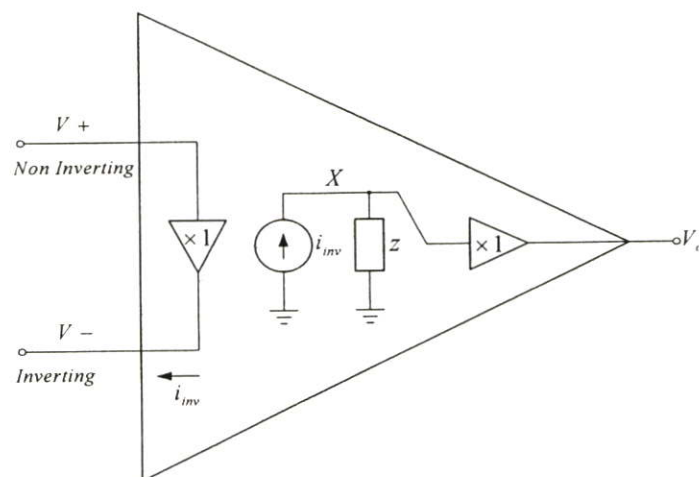


รูปที่ 1.1 คุณสมบัติทางอุดมคติของวงจรตามแรงดัน

- จากแนวความคิดดังกล่าวสามารถสรุปคุณสมบัติที่สำคัญของวงจรตามแรงดันได้ดังนี้
- สามารถขับโหลดที่มีความต้านทานต่ำได้
 - มีช่วงการสวิงของสัญญาณเอาต์พุตกว้าง
 - อินพุตอิมพีแดนซ์สูง
 - เอาต์พุตอิมพีแดนซ์ต่ำ
 - สามารถทำงานได้ที่ความถี่สูง
 - ความผิดเพี้ยนของสัญญาณต่ำ
 - กำลังงานสูญเสียต่ำ
 - อัตราขยายของวงจร (A_V) เท่ากับ 1

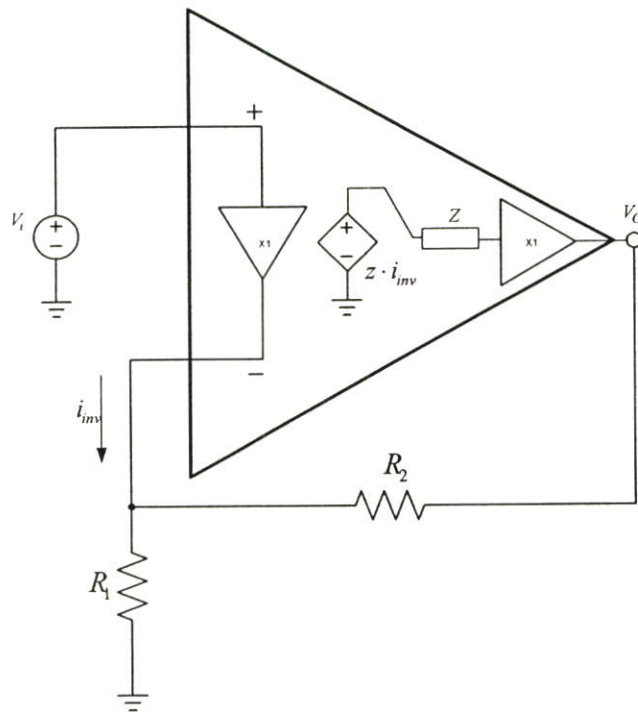
1.3.2 แนวความคิดในการออกแบบวงจรขยายสัญญาณแบบป้อนกลับกระแส

วงจรขยายสัญญาณที่มีการใช้งานอย่างแพร่หลายในอุตสาหกรรมอิเล็กทรอนิกส์ได้แก่ วงจรขยายสัญญาณแบบป้อนกลับแรงดัน (Voltage Feedback Operational Amplifier) ซึ่งมีขีดจำกัดในเรื่องความไม่เป็นอิสระในการออกแบบอัตราขยายแบบรูปปิด และแบนด์วิดท์ (Bandwidth) นอกจากนี้วงจรขยายสัญญาณแบบป้อนกลับแรงดันมีอัตราสลับของวงจรมีค่าต่ำ วงจรขยายสัญญาณอีกประเภทหนึ่งซึ่งเป็นที่นิยม และแพร่หลายอย่างมากได้แก่ วงจรขยายสัญญาณแบบป้อนกลับกระแส (Current Feedback Operational Amplifier) คุณสมบัติโดดเด่นของวงจรขยายสัญญาณแบบป้อนกลับกระแสได้แก่ความเป็นอิสระระหว่างอัตราขยาย และแบนด์วิดท์ (Bandwidth) ทำให้สามารถกำหนดพารามิเตอร์ทั้งสองในการใช้งานได้ในเวลาเดียวกัน นอกจากนี้อัตราสลับของวงจรมีค่าสูง ทำให้การทำงานที่ความถี่สูงมีความผิดเพี้ยนน้อย



รูปที่ 1.2 แบบจำลองทางอุดมคติของวงจรขยายสัญญาณแบบป้อนกลับกระแส

รูปที่ 1.2 แสดงแบบจำลองทางอุดมคติของวงจรรขยายสัญญาณแบบป้อนกลับกระแส จากรูปพบว่าวงจรรขยายสัญญาณแบบป้อนกลับกระแสประกอบด้วยวงจรตามแรงดันฝั่งอินพุตต่ออยู่ระหว่างขั้วสัญญาณอินพุตบวก และขั้วสัญญาณอินพุตลบ จากคุณสมบัติของวงจรรตามแรงดันทำให้ค่าอิมพีแดนซ์ที่ขั้วอินพุตบวกมีค่าเป็นอนันต์ และค่าอิมพีแดนซ์ที่ขั้วอินพุตลบมีค่าเท่ากับศูนย์ รูปที่ 1.3 แสดงการต่อวงจรในลักษณะการป้อนกลับแบบลบ เนื่องจากค่าอิมพีแดนซ์ที่ขั้วอินพุตลบมีค่าเท่ากับศูนย์ สัญญาณที่ป้อนกลับมาจึงเสมือนผ่านความต้านทาน R_2 เพียงตัวเดียว จากผลดังกล่าวแบนด์วิธ (Bandwidth) จึงสามารถกำหนดได้ด้วยความต้านทาน R_2 และค่าอัตราขยายของวงจรรสามารถกำหนดด้วยความต้านทาน R_1 ซึ่งต่ออยู่ระหว่างขั้วสัญญาณอินพุตลบและกราวด์ ด้วยเหตุนี้อัตราขยาย และแบนด์วิธ (Bandwidth) ของวงจรรจึงเป็นอิสระและไม่ขึ้นต่อกัน



รูปที่ 1.3 วงจรรขยายสัญญาณแบบป้อนกลับกระแสในลักษณะการป้อนกลับแบบลบ

จากรูปที่ 1.2 กระแส i_{inv} จากขั้วสัญญาณอินพุตลบจะถูกคัดลอก และสะท้อนด้วยวงจรรสะท้อนกระแส ไปสู่โหนด X ซึ่งเป็นโหนดที่มีค่าอิมพีแดนซ์สูง (z) กระแส i_{inv} จะถูกเปลี่ยนเป็นแรงดันด้วยอัตราขยายทรานอิมพีแดนซ์ของวงจรรขยายสัญญาณแบบป้อนกลับกระแส สามารถหาแรงดันเอาท์พุทได้ดังนี้

$$V_o = z \cdot i_{inv} \quad (1.1)$$

แรงดันที่โหนด X จะถูกส่งผ่านสู่โหลดโดยวงจรวงจรตามแรงดันฝั่งเอาต์พุต ซึ่งมีช่วงการสวิงของสัญญาณกว้าง และเอาต์พุตอิมพีแดนซ์ต่ำ เพื่อให้สามารถขับโหลดที่มีความต้านทานต่ำต่อไป

1.4 ขอบเขตการวิจัย

วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบวงจรตามแรงดัน โดยใช้เทคโนโลยีซีมอส 0.13 ไมโครเมตร วงจรที่นำเสนอสามารถทำงานภายใต้แหล่งจ่ายแรงดันไฟเลี้ยงขนาด ± 0.75 โวลต์ ช่วงการสวิงของสัญญาณเอาต์พุตมีค่าเท่ากับ ± 0.6 โวลต์ ที่โหลดความต้านทานเท่ากับ 300 โอห์ม วงจรที่นำเสนอมีความผิดเพี้ยนของสัญญาณ และกำลังงานสูญเสียต่ำ หลังจากนั้นนำวงจรตามแรงดันที่นำเสนอมาประยุกต์ใช้งานเป็นวงจรขยายสัญญาณแบบป้อนกลับกระแส การออกแบบจะทำการจำลอง และวิเคราะห์การทำงานของวงจรด้วยโปรแกรม H-Spice โดยใช้โมเดลพารามิเตอร์ของมอสทรานซิสเตอร์ระดับ 49 และทำการเลย์เอาต์ (Layout) วงจรที่นำเสนอทั้งสองด้วยโปรแกรม L-Edit หลังจากนั้นก็ทำการวิเคราะห์ผลที่ได้จากการคำนวณ เทียบกับผลที่ได้จากการเลย์เอาต์ (Layout) ซึ่งรวมผลของตัวเก็บประจุแฝง

บทที่ 2

ทฤษฎีพื้นฐานของมอสทรานซิสเตอร์

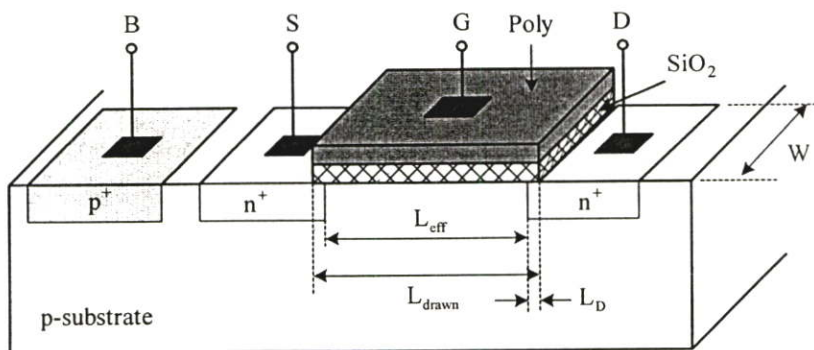
2.1 บทนำ

มอสทรานซิสเตอร์ (Metal Oxide Semiconductor Field Effect Transistor, MOSFET) เป็นอุปกรณ์สารกึ่งตัวนำที่มีการทำงานในลักษณะที่แปลงแรงดันเป็นกระแส กระแสที่ได้เป็นผลมาจากอิเล็กตรอน หรือ โฮล ซึ่งเป็นพาหะข้างมาก (Majority Carrier) ขึ้นอยู่กับว่าอุปกรณ์ดังกล่าวเป็นมอสทรานซิสเตอร์ชนิดเอ็น (NMOS) หรือมอสทรานซิสเตอร์ชนิดพี (PMOS) ดังนั้นมอสทรานซิสเตอร์จึงจัดอยู่ในอุปกรณ์จำพวกสารกึ่งตัวนำประเภทประจุเดียว (Unipolar Device)

เนื้อหาในบทนี้จะกล่าวถึงทฤษฎีพื้นฐานของมอสทรานซิสเตอร์ โดยกล่าวถึงโครงสร้างของมอสทรานซิสเตอร์ สัญลักษณ์ ย่านการทำงาน คุณสมบัติกระแส-แรงดัน และวงจรสมมูลที่ใช้ในการพิจารณาวงจรแบบสัญญาณขนาดเล็ก

2.2 โครงสร้างของมอสทรานซิสเตอร์

มอสทรานซิสเตอร์สามารถแบ่งได้เป็น 2 ประเภทได้แก่ มอสทรานซิสเตอร์แบบดีพลีชัน (Depletion) และมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ (Enhancement) มอสทรานซิสเตอร์แต่ละประเภทยังสามารถแบ่งย่อยได้อีก 2 ชนิดคือ มอสทรานซิสเตอร์ชนิดเอ็น (NMOS) ซึ่งมีประจุพาหะอิเล็กตรอนเป็นตัวนำกระแส และมอสทรานซิสเตอร์ชนิดพี (PMOS) ซึ่งมีประจุพาหะโฮลเป็นตัวนำกระแส วิทยานิพนธ์ฉบับนี้ได้ใช้มอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ในการออกแบบทั้งหมดดังนั้นจะกล่าวถึงเฉพาะมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์เท่านั้น

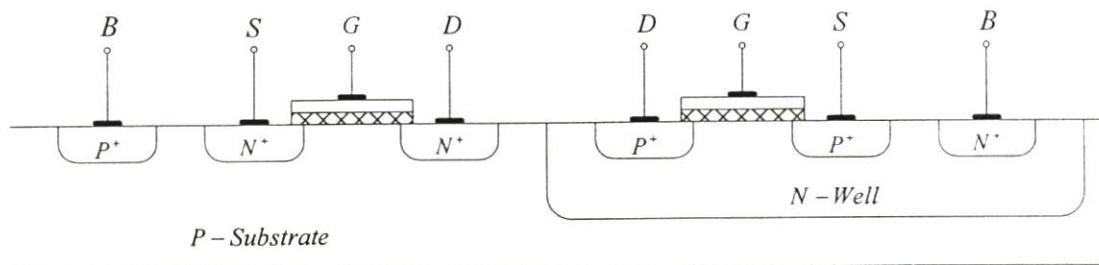


รูปที่ 2.1 โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ชนิดเอ็น

รูปที่ 2.1 แสดงโครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์มีนที่ชนิดเอ็น(NMOS) ขั้วซอส (Source) และขั้วเดรน (Drain) ถูกสร้างขึ้นโดยการฝังอะตอมสารเจือชนิดเอ็นที่มีความหนาแน่นมาก (Heavily Doped N-Type Region) เข้าไปในฐานรอง (Substrate) ของสารกึ่งตัวนำชนิดพี ซึ่งเป็นแผ่นผลึกซิลิกอนรูปเดี่ยว (Single-Crystal) ที่มีความหนาแน่นน้อย (Lightly Doped P-Type Substrate) ขั้วเกต (Gate) จะเป็นส่วนของโลหะ (Metal) หรือชั้นของโพลีซิลิกอน (Poly-Silicon) ซ่อนอยู่บนชั้นของออกไซด์ระหว่างขั้วเดรนและขั้วซอส โดยมีระยะห่างระหว่างขั้วทั้งสองเป็นความยาวของมอสทรานซิสเตอร์ (Channel Length, L) และมีระยะทางด้านข้าง(Side-Wall) เป็นความกว้างของมอสทรานซิสเตอร์ (Channel Width, W)

โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์มีนที่ชนิดพี (PMOS) จะมีลักษณะคล้ายคลึงกับมอสทรานซิสเตอร์แบบเอ็นฮานซ์มีนที่ชนิดเอ็น(NMOS) แต่จะสลับกัน คือ มอสทรานซิสเตอร์ชนิดพีจะประกอบด้วยผลึกฐานรองชนิดเอ็น (N-Type) ที่มีความหนาแน่นน้อย และมีการฝังอะตอมสารเจือชนิดพีที่มีความหนาแน่นมากเข้าไปในฐานรองเพื่อเป็นขั้วซอสและขั้วเดรน

เทคโนโลยีซีมอส (CMOS) เป็นการสร้างมอสทรานซิสเตอร์ชนิดเอ็น (NMOS) และมอสทรานซิสเตอร์ชนิดพี (PMOS) บนผลึกแผ่นสารกึ่งตัวนำเดียวกัน มอสทรานซิสเตอร์ชนิดหนึ่งจะถูกสร้างอยู่ในบ่อฐานรอง (Well) โดยทั่วไปจะนิยมสร้างมอสทรานซิสเตอร์ชนิดพีในบ่อฐานรองชนิดเอ็น (N-Well) ดังรูปที่ 2.2



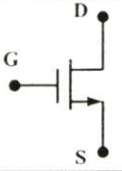
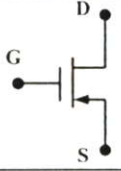
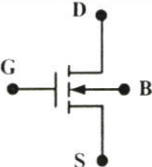
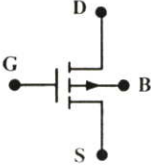
รูปที่ 2.2 โครงสร้างเทคโนโลยีซีมอส

2.3 สัญลักษณ์ของมอสทรานซิสเตอร์

ตารางที่ 2.1 แสดงสัญลักษณ์ของมอสทรานซิสเตอร์แบบเอ็นฮานซ์มีนที่ชนิดเอ็น และชนิดพี ช่องซ้ายมือแสดงสัญลักษณ์ของมอสทรานซิสเตอร์แบบเอ็นฮานซ์มีนที่ชนิดเอ็น (NMOS) และช่องขวามือแสดงสัญลักษณ์ของมอสทรานซิสเตอร์แบบเอ็นฮานซ์มีนที่ชนิดพี (PMOS) แถวแรกเป็นการแสดง NMOS และ PMOS ที่มีฐานรอง (Bulk) และขาซอส (Source) เชื่อมถึงกัน ทำให้แรงดันระหว่างขั้วของฐานรอง (Bulk) และขั้วซอส มีค่าเท่ากับศูนย์ ($V_{BS} = 0$)

จึงแสดงขั้วซอสเพียงขั้วเดียว การใช้งานจริงนั้นบางครั้งขาซอส และขาฐานรอง (Bulk) ไม่ได้ต่อกัน แถวที่สองแสดงสัญลักษณ์ของ NMOS และ PMOS ในกรณีดังกล่าว

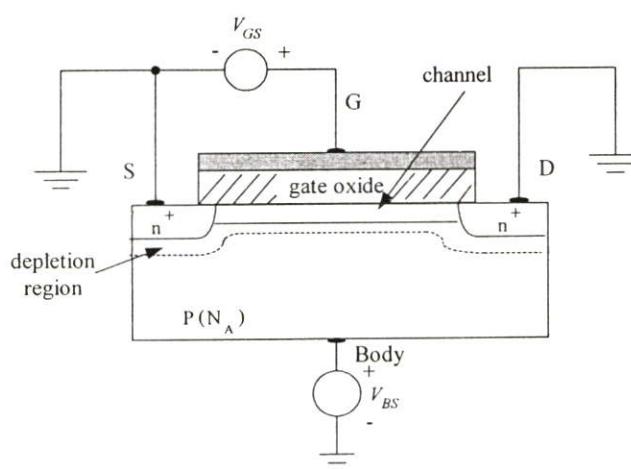
ตารางที่ 2.1 สัญลักษณ์ของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เม้นท์ชนิด NMOS และ PMOS

NMOS	PMOS
	
	

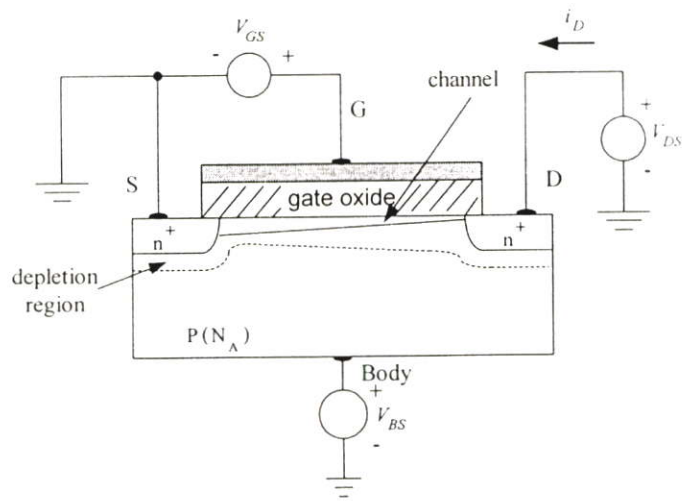
2.4 หลักการพื้นฐานของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เม้นท์

2.4.1 การทำงานของมอสทรานซิสเตอร์

รูปที่ 2.3 เมื่อป้อนแรงดันค่าบวกเข้าที่ขาเกตเทียบกับขาซอส (V_{GS}) ที่มีขนาดเพียงพอจะทำให้เกิดช่องทางเดินของกระแสระหว่างขาซอส และขาเดรน ค่าแรงดันที่ทำให้เกิดช่องทางเดินของกระแสนี้เรียกว่า แรงดันขีดเริ่ม (Threshold Voltage, V_T) จากรูปที่ 2.3 พบว่ายังไม่มีกระแสไหลผ่านช่องทางเดินกระแสเนื่องจากความต่างศักย์ระหว่างขาเดรนและขาซอสมีค่าเท่ากับศูนย์ สำหรับการเกิดของช่องทางเดินกระแสในมอสทรานซิสเตอร์แบบเอ็นฮานซ์เม้นท์ชนิดพี (PMOS) สามารถทำได้โดยป้อนแรงดันค่าลบเข้าที่เกตเทียบกับซอสให้มีค่าเท่ากับหรือน้อยกว่าแรงดันขีดเริ่ม

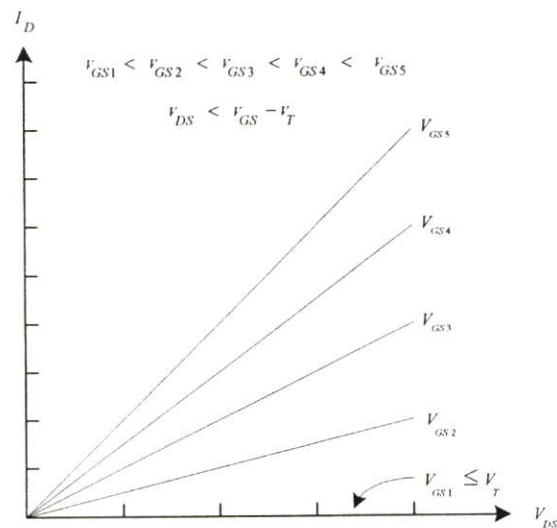


รูปที่ 2.3 การสร้างช่องทางเดินกระแสให้กับมอสทรานซิสเตอร์แบบเอ็นฮานซ์เม้นท์ชนิดเอ็น

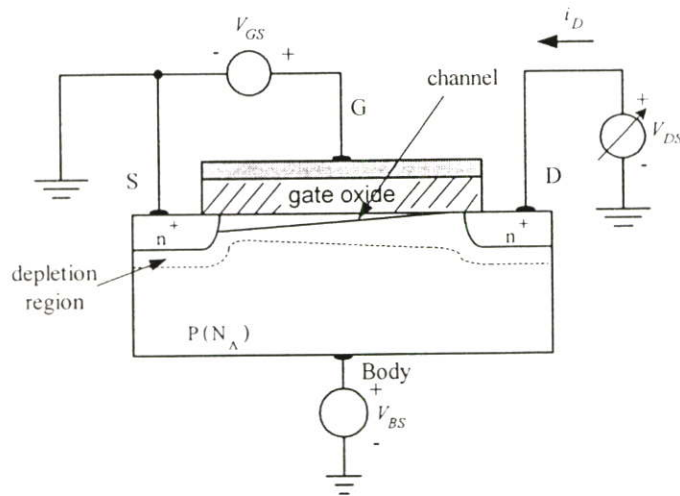


รูปที่ 2.4 การกำหนดจุดการทำงานให้มอสทรานซิสเตอร์ เมื่อ $V_{GS} > V_T$ และ V_{DS} มีค่าน้อย

จากรูปที่ 2.4 เมื่อป้อนแรงดันบวกระหว่างขาเกตเทียบกับขาซอสให้มีค่ามากกว่าแรงดันขีดเริ่ม และป้อนแรงดันค่าบวกเข้าที่ขาเดรนเทียบกับขาซอส ทำให้เกิดความต่างศักย์ขึ้นระหว่างขั้วทั้งสอง ($V_{DS} < V_{GS} - V_T$) กระแสเดรนจะไหลผ่านช่องทางเดินกระแสจากขาเดรนไปยังขาซอส โดยคุณสมบัติของกระแสเดรน (I_D) เมื่อเทียบกับแรงดันที่ตกคร่อมระหว่างขาเดรนและซอส (V_{DS}) แสดงดังรูปที่ 2.5 ความสัมพันธ์ของกระแสเดรนกับแรงดันที่ตกคร่อมระหว่างขาเดรน และซอสจะเป็นแบบเชิงเส้น (Linear Region) ลักษณะการทำงานของมอสทรานซิสเตอร์ช่วงนี้มีลักษณะเป็นความต้านทานเชิงเส้นที่ถูกควบคุมโดยแรงดันที่ขาเกตเทียบกับขาซอส (V_{GS})



รูปที่ 2.5 กราฟความสัมพันธ์ระหว่างกระแสเดรนกับแรงดัน V_{DS} ที่มีค่าน้อย



รูปที่ 2.6 การกำหนดจุดการทำงานให้มอสทรานซิสเตอร์ เมื่อ $V_{GS} > V_T$ และปรับค่า V_{DS} มีค่ามากกว่า $V_{GS} - V_T$

จากรูปที่ 2.6 เมื่อปรับแรงดันที่ตกคร่อมระหว่างขาเดรนและซอส V_{DS} ให้มีค่ามากขึ้นจนกระทั่ง $V_{DS} \geq V_{GS} - V_T$ ลักษณะของช่องทางเดินกระแสจะมีลักษณะที่ลาดเอียงไปทางส่วนของเดรนจนถึงจุดที่เรียกว่าจุดพินชออฟ (Pinched Off) ศักย์ไฟฟ้าที่จุดพินชออฟนี้จะมีค่าเท่ากับ $V_{DSAT} = V_{GS} - V_T$ สถานะนี้มอสทรานซิสเตอร์จะทำงานในย่านอิ่มตัว (Saturation Region)

2.4.2 โหมดการทำงานของมอสทรานซิสเตอร์

การแบ่งย่านการทำงานของมอสทรานซิสเตอร์จะพิจารณาจากการจัดไบอัสของมอสทรานซิสเตอร์ซึ่งได้แก่ แรงดัน V_{GS} และ V_{DS} โดยสามารถแบ่งช่วงการทำงานออกได้เป็น 3 ช่วง (Region) ดังต่อไปนี้

2.4.2.1 ช่วงคัทออฟ (Cutoff Region) ; ($V_{GS} < V_T$)

เป็นช่วงที่มอสทรานซิสเตอร์ไม่ทำงาน กรณีนี้จะไม่มีการเกิดช่องทางเดินกระแสจึงทำให้มอสทรานซิสเตอร์ไม่สามารถนำกระแสเดรน (I_D) ได้

$$I_D = 0 \quad (2.1)$$

2.4.2.2 ช่วงเชิงเส้น (Linear Region) ; ($V_{DS} < V_{GS} - V_T$)

เป็นช่วงที่แรงดันตกคร่อมระหว่างขาเกต และขาซอสมีค่ามากกว่าแรงดันขีดเริ่ม ($V_{GS} > V_T$) และแรงดันระหว่างขาเดรนกับขาซอส (V_{DS}) มีค่าน้อยกว่า $V_{GS} - V_T$ โดยสามารถหากระแสเดรน (I_D) ได้ดังนี้

$$I_D = k' \frac{W}{L} \left[(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (2.2)$$

โดยที่ k' = สัมประสิทธิ์ความนำ (Transconductance Parameter) มีค่าเท่ากับ $\mu_o C_{OX}$ (A/V²)

μ_o = สภาพความคล่องตัวของอิเล็กตรอน (Electron Mobility) (cm²/V-sec)

C_{OX} = ความจุไฟฟ้าต่อหน่วยพื้นที่ของเกตออกไซด์ (Oxide Capacitance) (F/cm²)

สำหรับกรณีที่แรงดันระหว่างขาเดรนและขาซอส (V_{DS}) มีค่าน้อยมาก เทอมของ $V_{DS}^2/2$ ในสมการ (2.2) สามารถตัดทิ้งได้ ดังนั้นกระแสเดรน (I_D) จะมีลักษณะเป็นเชิงเส้น โดยขึ้นอยู่กับแรงดันระหว่างขาเดรนกับขาซอส (V_{DS}) กรณีนี้มอสทรานซิสเตอร์จะประพฤติตัวเสมือนตัวต้านทานโดยมีค่าความต้านทาน (R_{ON}) ดังนี้

$$\frac{V_{DS}}{I_D} = R_{ON} = \frac{L}{k'W(V_{GS} - V_T)} \quad (2.3)$$

2.4.2.3 ช่วงอิ่มตัว (Saturation Region) ; ($V_{DS} \geq V_{GS} - V_T$)

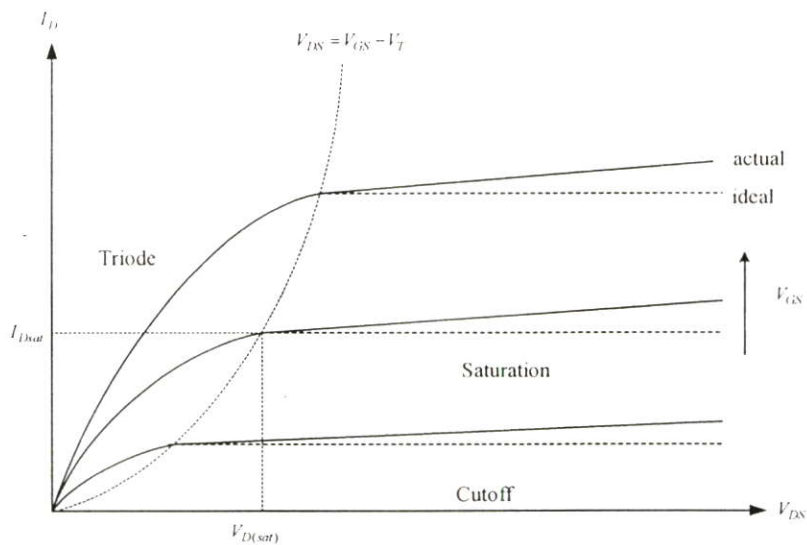
ช่วงอิ่มตัวเป็นช่วงที่แรงดันตกคร่อมระหว่างขาเกตและขาซอสมีค่ามากกว่าแรงดันขีดเริ่ม ($V_{GS} > V_T$) และแรงดันระหว่างขาเดรนกับขาซอส (V_{DS}) มีค่ามากกว่าหรือเท่ากับ $V_{GS} - V_T$ สามารถหากระแสเดรน (I_D) ได้ดังนี้

$$I_D = \frac{k'W}{2L} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad (2.4)$$

โดยที่ λ คือ แชนแนล เลนจ์ มอดูเลชัน (Channel Length Modulation) (V⁻¹)

รูปที่ 2.7 แสดงคุณสมบัติกระแส-แรงดัน (I-V Characteristic) ของมอสทรานซิสเตอร์ชนิดเอ็น (NMOS) จากรูปพบว่าในความเป็นจริงแล้วการทำงานของมอสทรานซิสเตอร์ในย่านอิ่มตัวจะมีความยาวของช่องทางเดินกระแสลดลง อันเป็นผลมาจาก แชนแนล เลนจ์ มอดูเลชัน กระแส I_D ในช่วงอิ่มตัวจึงมีค่าเพิ่มขึ้นเมื่อ V_{DS} มากขึ้นตามความสัมพันธ์ในสมการ (2.4) โดยความนำเสมือนของสัญญาณขนาดเล็กที่ขาเดรนเมื่อเทียบกับขาซอส (g_d) สามารถหาได้ดังนี้

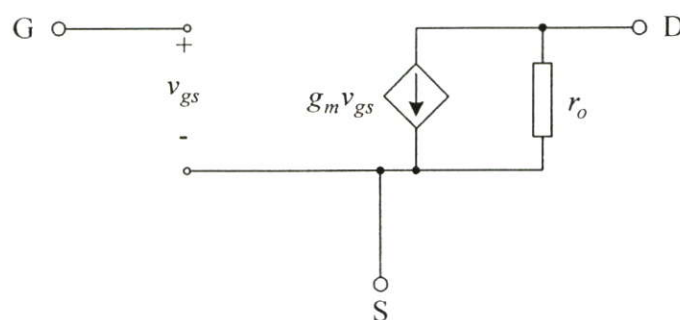
$$g_d = \left[\frac{\partial I_D}{\partial V_{DS}} \right]_{V_{GS}=\text{Constant}} = \lambda I_D \quad (2.5)$$



รูปที่ 2.7 คุณสมบัติกระแส-แรงดัน (I-V Characteristic) ของมอสทรานซิสเตอร์ชนิด NMOS

2.4.3 แบบจำลองของมอสทรานซิสเตอร์สำหรับสัญญาณขนาดเล็กที่ความถี่ต่ำ

รูปที่ 2.8 แสดงแบบจำลองของมอสทรานซิสเตอร์ สำหรับสัญญาณขนาดเล็กที่ความถี่ต่ำ (Low Frequency Small Signal Equivalent Circuit Models) จากรูปเป็นการแทนมอสทรานซิสเตอร์ด้วยวงจรไฟฟ้าเพื่อใช้ในการวิเคราะห์ผลของการตอบสนองต่อสัญญาณขนาดเล็ก



รูปที่ 2.8 แบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ที่ความถี่ต่ำ

มอสทรานซิสเตอร์เป็นอุปกรณ์ที่เปลี่ยนแรงดันที่ขาเกตเทียบกับขาซอส (v_{gs}) ให้เป็นกระแสที่ขาเดรน ($g_m v_{gs}$) ความต้านทานที่ขาเกตมีค่าสูงมากซึ่งในทางอุดมคติถือว่ามีค่าเป็น

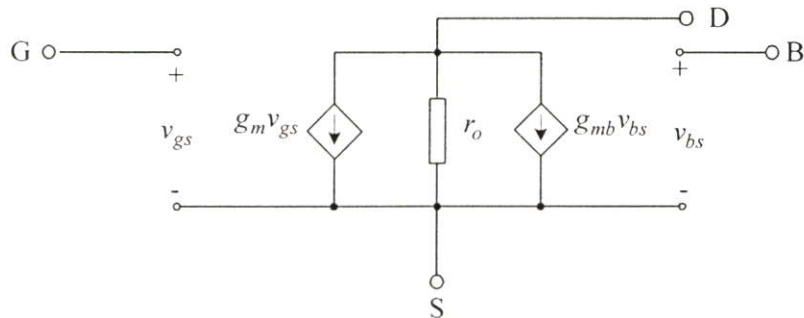
อนันต์ ความต้านทานที่ขาเดรน (r_o) มีค่าค่อนข้างสูง พารามิเตอร์ที่สำคัญอีกตัวหนึ่งที่ใช้ในการวิเคราะห์สัญญาณขนาดเล็ก คือ ค่าทรานคอนดักแตนซ์ (g_m) ซึ่งสามารถหาได้ดังนี้

$$g_m = \frac{\partial I_D}{\partial V_{GS}} \quad (2.6)$$

สำหรับในกรณีที่มีมอสทรานซิสเตอร์ทำงานในช่วงอิ่มตัว ค่าทรานคอนดักแตนซ์ มีค่าเท่ากับ

$$g_m = \sqrt{\frac{2k'W}{L}|I_D|} (1 + \lambda V_{DS}) \cong \sqrt{\frac{2k'W}{L}|I_D|} \quad (2.7)$$

แบบจำลองสัญญาณขนาดเล็กที่ได้กล่าวถึงข้างต้น เป็นแบบจำลองที่ยังไม่ได้พิจารณาถึงผลของฐานรอง (Body Effect) เทียบกับขาซอสซึ่งเกิดขึ้นเมื่อฐานรองนั้น ไม่ได้ต่ออยู่กับขาซอส เมื่อรวมผลของฐานรองจะทำให้ได้แบบจำลองสัญญาณขนาดเล็กดังรูปที่ 2.9



รูปที่ 2.9 แบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์กรณีพื้นฐานรองไม่ต่ออยู่กับขาซอส

จากรูปที่ 2.9 สัญญาณขนาดเล็กที่เกิดขึ้นระหว่างฐานรอง และขาซอส (v_{bs}) จะทำให้เกิดกระแสเดรนเท่ากับ $g_{mb} v_{bs}$ โดย g_{mb} คือค่าทรานคอนดักแตนซ์ที่ฐานรอง (Body Transconductance) ของมอสทรานซิสเตอร์

$$g_{mb} = \left. \frac{\partial I_D}{\partial V_{BS}} \right|_{V_{GS}=\text{Constant}, V_{DS}=\text{Constant}} \quad (2.8)$$

สำหรับกรณีมอสทรานซิสเตอร์ทำงานในช่วงอิ่มตัว จะได้

$$g_{mb} = g_m \frac{\gamma}{2(2|\phi_F| + V_{BS})} = \eta g_m \quad (2.9)$$

$$\text{โดยที่ } \eta = \frac{\gamma}{2(2|\phi_F| + V_{BS})^{\frac{1}{2}}}$$

$$\phi_F = \frac{kT}{q} \ln\left(\frac{N_{sub}}{n_i}\right)$$

2.4.4 แบบจำลองของมอสทรานซิสเตอร์สำหรับสัญญาณขนาดเล็กที่ความถี่ปานกลาง

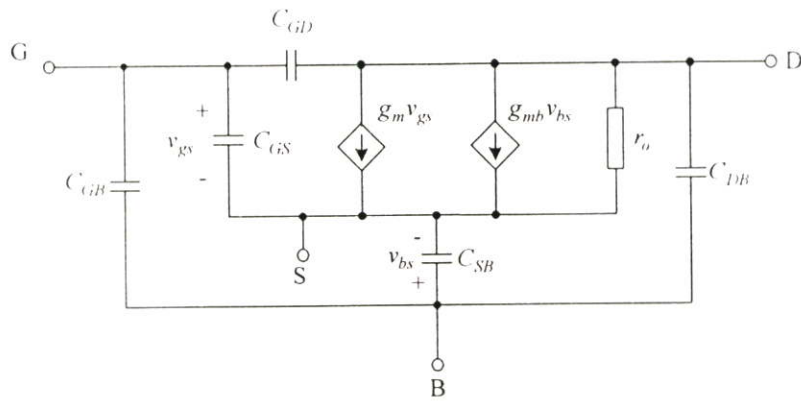
รูปที่ 2.10 แสดงแบบจำลองของมอสทรานซิสเตอร์สำหรับสัญญาณขนาดเล็กที่ความถี่ปานกลาง ซึ่งรวมผลของตัวเก็บประจุแฝงได้แก่ C_{GS} , C_{GD} , C_{GB} , C_{SB} และ C_{DB} ตัวเก็บประจุ C_{SB} และ C_{DB} เป็นค่าตัวเก็บประจุแฝงบริเวณรอยต่อ (Junction Capacitance) ระหว่างฐานรองกับซอสและฐานรองกับเดรน ตามลำดับ สามารถหาค่าได้ดังนี้

$$C_{SB} = \frac{A_S C_{SBO}}{\left(1 + \frac{V_{SB}}{\psi_O}\right)^{\frac{1}{n}}} \quad (2.10)$$

และ

$$C_{DB} = \frac{A_D C_{DBO}}{\left(1 + \frac{V_{DB}}{\psi_O}\right)^{\frac{1}{n}}} \quad (2.11)$$

โดยที่ $n = 2$	กรณีรอยต่อพีเอ็นเป็นแบบขั้นบันได (Step Junction)
$n = 3$	กรณีรอยต่อพีเอ็นเป็นแบบลาด (Graded Junction)
C_{SB} และ C_{DB}	เป็นค่าความจุไฟฟ้ากรณี v_{bs} และ v_{bd} มีค่าเป็นศูนย์ ตามลำดับ
ψ_O	เป็นแรงดันที่รอยต่อพีเอ็นขณะที่แรงดันภายนอกเป็นศูนย์ (Built-in Potential)
A_S และ A_D	เป็นพื้นที่ของซอสและเดรน รวมถึงพื้นที่ด้านข้าง (Side-Wall)
V_{SB} และ V_{DB}	เป็นแรงดันระหว่างขาซอสกับฐานรองและแรงดันระหว่างขาเดรนกับฐานรอง ตามลำดับ



รูปที่ 2.10 แบบจำลองวงจรสมมูลของมอสทรานซิสเตอร์ที่ความถี่ปานกลาง

ค่าตัวเก็บประจุไฟฟ้าระหว่างเกตและฐานรอง (C_{GB}) เป็นค่าตัวเก็บประจุไฟฟ้าแฝงของออกไซด์ (Parasitic Oxide Capacitance) ซึ่งเกิดขึ้นระหว่างชั้นสารทางด้านเกต (โลหะหรือโพลีซิลิกอน) กับฐานรอง ขณะที่มอสทรานซิสเตอร์ทำงานในช่วงเชิงเส้นและช่วงอิมิต์ว ค่าตัวเก็บประจุไฟฟ้า C_{GB} จะมีค่าประมาณศูนย์ ขณะที่มอสทรานซิสเตอร์ไม่ทำงานหรืออยู่ในช่วงคัทออฟสามารถหาค่าตัวเก็บประจุไฟฟ้า C_{GB} ได้ดังนี้

$$C_{GB} = C_{OX}WL + 2C_{GBO}L \quad (2.12)$$

ค่าตัวเก็บประจุไฟฟ้า C_{GS} และ C_{GD} ขณะที่มอสทรานซิสเตอร์ทำงานในช่วงเชิงเส้นจะมีค่าเท่ากัน โดยสามารถหาค่าได้ดังนี้

$$C_{GS} = C_{GD} = \frac{1}{2}C_{OX}WL \quad (2.13)$$

เมื่อมอสทรานซิสเตอร์ทำงานในช่วงอิมิต์ว ช่องทางเดินกระแสจะหดแคบลง แรงดันที่ขาเดรนจะมีผลเพียงเล็กน้อยต่อทั้งช่องทางเดินกระแส และประจุที่เกต ทำให้ค่าของตัวเก็บประจุ C_{GD} มีค่าเท่ากับค่าตัวเก็บประจุแฝงที่ออกไซด์อันเกิดจากส่วนของเกตซ้อนทับกับส่วนของเดรน (Overlap Capacitor) ค่าตัวเก็บประจุระหว่างขาเกตและขาซอส C_{GS} ในช่วงอิมิต์วสามารถหาได้ดังนี้

$$C_{GS} = \frac{\partial Q_T}{\partial V_{GS}} = \frac{2}{3}C_{OX}WL \quad (2.14)$$

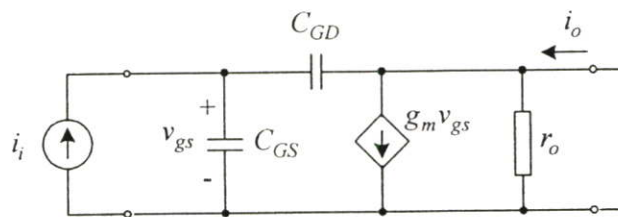
ในทางปฏิบัติค่าตัวเก็บประจุ C_{GS} ยังต้องรวมผลของตัวเก็บประจุไฟฟ้าที่เกิดจากค่าตัวเก็บประจุออกไซด์แผ่น เนื่องจากพื้นที่ส่วนของเกตที่ซ้อนทับกับส่วนของซอสเช่นเดียวกับ C_{GD} ดังที่กล่าวมาแล้ว

คุณสมบัติที่สำคัญอีกประการหนึ่ง สำหรับการทำงานที่ความถี่สูงของ มอสทรานซิสเตอร์ที่ทำงานเป็นวงจรถยาย คือ ความถี่ที่มีอัตราขยายเป็นหนึ่ง (Unity Gain Frequency, f_1) โดยนิยามว่าเป็นความถี่ที่อัตราขยายกระแสของมอสทรานซิสเตอร์ที่ต่ออยู่ในรูปแบบของวงจรถวมมอนซอส (Common Source Configuration) ขณะที่เป็นปิดวงจร (Short-Circuit) มีค่าเป็นหนึ่ง รูปที่ 2.11 แสดงแบบจำลองไฮบริด-ไพ (Hybrid- π) ของมอสทรานซิสเตอร์ในลักษณะวงจรถวมมอนซอสพร้อมทั้งกระแสอินพุต (i_i) และกระแสเอาต์พุต (i_o) การหาอัตราขยายกระแสขณะปิดวงจรจะต้องทำการป้อนแหล่งกำเนิดกระแสอินพุต i_i ที่ขาเข้า ซึ่งจะได้กระแสที่ขาออก (i_o) มีค่าเท่ากับ

$$i_o = g_m v_{gs} - s C_{GD} v_{gs} \quad (2.15)$$

จากที่กล่าวข้างต้น C_{GD} มีค่าน้อยมาก ทำให้พจน์สุดท้ายของสมการ (2.15) มีค่าเข้าใกล้ศูนย์ จะได้สมการกระแสขาออกใหม่ มีค่าเป็น

$$i_o \cong g_m v_{gs} \quad (2.16)$$



รูปที่ 2.11 การหาอัตราขยายกระแสขณะปิดวงจร

จากรูปที่ 2.11 สามารถแสดง v_{gs} ในพจน์ของกระแสขาเข้า i_i ได้ดังนี้

$$v_{gs} = \frac{i_i}{s(C_{GS} + C_{GD})} \quad (2.17)$$

จากสมการ (2.16) และ (2.17) จะได้อัตราขยายกระแสขณะปิดวงจรมีค่าเท่ากับ

$$\frac{i_o}{i_i} = \frac{g_m}{s(C_{GS} + C_{GD})} \quad (2.18)$$

โดยที่ $s = j\omega$

จากสมการ (2.18) จะได้ความถี่ที่ทำให้ขนาดของอัตราขยายกระแสมีค่าเป็นหนึ่งดังนี้

$$\omega_T = \frac{g_m}{(C_{GS} + C_{GD})} \quad (2.19)$$

จากสมการ (2.19) จะได้ความถี่ f_T มีค่าเท่ากับ

$$f_T = \frac{g_m}{2\pi(C_{GS} + C_{GD})} \quad (2.20)$$

โดยที่ $f_T = \omega_T/2\pi$

2.5 บทสรุป

ในบทที่ 2 นี้เป็นหลักการการทำงานของมอสทรานซิสเตอร์โดยสังเขปทำให้ทราบถึงโครงสร้าง สัญลักษณ์ ขานการทำงาน คุณสมบัติกระแสและแรงดัน วงจรสมมูลขนาดเล็กที่ความถี่ต่ำและความถี่ปานกลาง การทำงานของมอสทรานซิสเตอร์จะทำงานโดยใช้แรงดันที่ขาเกตเป็นตัวควบคุมควบคุมปริมาณกระแสเดรน โดยสามารถแบ่งช่วงการทำงานของมอสทรานซิสเตอร์ได้เป็น 3 ช่วง คือ ช่วงกัทออฟ (Cutoff Region) ช่วงเชิงเส้น (Linear Region หรือ Triode Region) และช่วงอิ่มตัว (Saturation Region)

บทที่ 3

วงจรมตามแรงดัน (Voltage Follower)

3.1 บทนำ

วงจรมตามที่มีเอาต์พุตเป็นกระแสโดยทั่วไปนั้นจะมีเอาต์พุตอิมพีแดนซ์ของวงจรมตามที่สูง วงจรมตามจึงมีปัญหาอย่างมากในเรื่องของการขับโหลด โดยเฉพาะอย่างยิ่งการขับโหลดที่มีขนาดเล็กเนื่องจากจะทำให้อัตราขยายแรงดันของวงจรมตามลดลง ดังนั้นจึงจำเป็นต้องมีวงจรมตามเพื่อต่อระหว่างวงจรมตาม และ โหลดของวงจรมตาม วงจรมตามที่อยู่ระหว่างวงจรมตาม และ โหลด จะต้องสามารถรักษาประสิทธิภาพโดยรวม ของวงจรมตามได้ สัญญาณเอาต์พุตจะต้องไม่มีความผิดเพี้ยนไปจากสัญญาณอินพุตที่ได้จากวงจรมตาม นอกจากนั้นเอาต์พุตอิมพีแดนซ์ของวงจรมตามจะต้องมีค่าต่ำ เพื่อสามารถขับโหลดที่มีขนาดเล็กได้ จากที่กล่าวมาแล้วพบว่าวงจรมตามที่มีคุณสมบัติดังกล่าวได้แก่ วงจรมตามแรงดัน

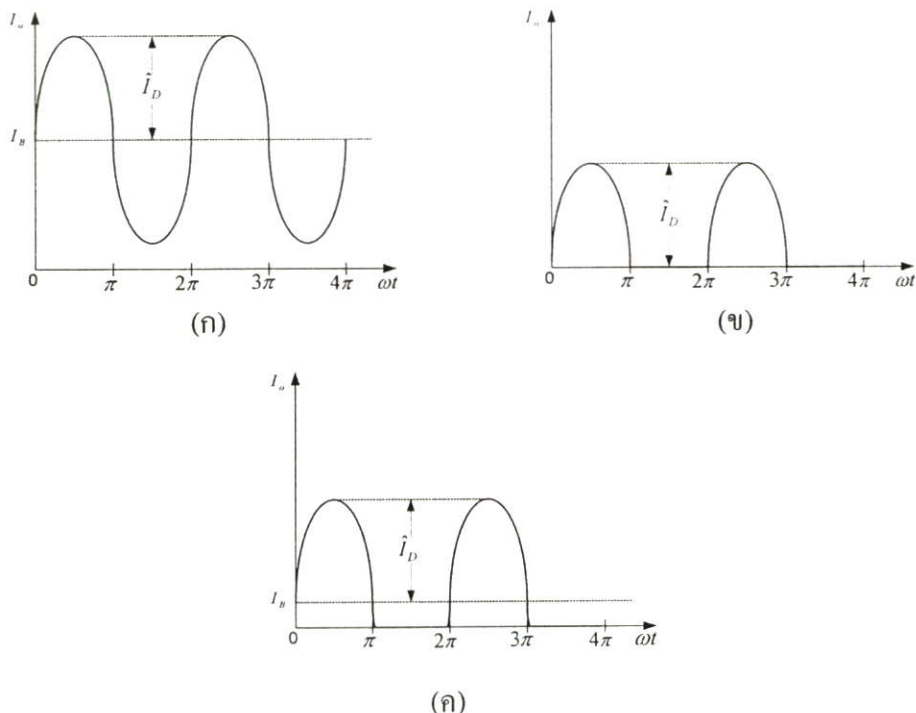
เนื้อหาในบทนี้จะกล่าวถึงคุณสมบัติทั่วไปของวงจรมตามแรงดัน ประเภทของวงจรมตามแรงดันและ วงจรมตามแรงดันที่มีการนำเสนอมาก่อน ในเนื้อหาตอนท้ายจะเป็นการนำเสนอ หลักการทำงาน และผลการทดสอบประสิทธิภาพของวงจรมตามแรงดันที่นำเสนอ

3.2 คุณสมบัติทั่วไปของวงจรมตามแรงดัน

วงจรมตามแรงดันเป็นวงจรมตามที่มีความสำคัญ และมีการใช้งานอย่างแพร่หลายในวงจรมตามอนาล็อกทั่วไป ความสามารถที่โดดเด่นของวงจรมตามแรงดันได้แก่ความสามารถในการขับโหลดที่มีความต้านทานต่ำ วงจรมตามแรงดันควรให้สัญญาณเอาต์พุตที่มีความผิดเพี้ยนน้อยที่สุด และมีความเป็นเชิงเส้นสูง นอกจากนั้นแล้วการส่งกำลังงานสู่โหลดจะต้องมีกำลังงานสูญเสียน้อยที่สุด วงจรมตามแรงดันที่ดีจึงควรมีคุณสมบัติดังนี้

- สามารถขับโหลดที่มีความต้านทานต่ำได้
- การสวิตช์ของสัญญาณเอาต์พุตมีขนาดใหญ่
- อินพุตอิมพีแดนซ์สูง
- เอาต์พุตอิมพีแดนซ์ต่ำ
- สามารถทำงานที่ความถี่สูงได้
- ความผิดเพี้ยนของสัญญาณต่ำ
- กำลังงานสูญเสียต่ำ

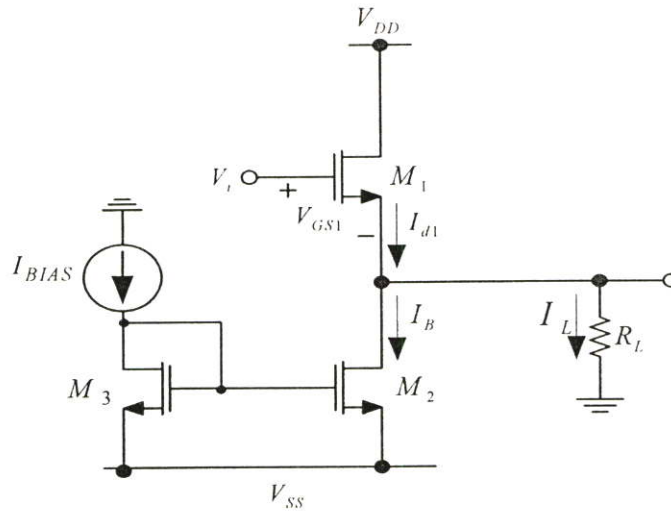
รูปที่ 3.1 แสดงลักษณะสัญญาณกระแสเอาต์พุตที่เกิดจากการป้อนสัญญาณอินพุตจากภายนอกเข้าสู่วงจร จากรูปสามารถแยกประเภทของวงจรตามแรงดันได้เป็น 3 ชนิดดังนี้ รูปที่ 3.1 (ก) แสดงลักษณะสัญญาณกระแสเอาต์พุตของวงจรตามแรงดันแบบคลาสเอ ขนาดของกระแสไบอัส I_B มีขนาดใหญ่กว่าขนาดของกระแสเอาต์พุต I_o ดังนั้นทรานซิสเตอร์ในวงจรตามแรงดันแบบคลาสเอจึงทำงานตลอดช่วงของสัญญาณอินพุต หรือ 360 องศา รูปที่ 3.1 (ข) แสดงกระแสเอาต์พุตของวงจรตามแรงดันแบบคลาสบี กระแสไบอัสของวงจรตามแรงดันแบบคลาสบีมีค่าเท่ากับศูนย์ ทรานซิสเตอร์ที่ทำงานในวงจรตามแรงดันแบบคลาสบีจะทำงานเพียงครึ่งเดียวของสัญญาณอินพุต หรือ 180 องศา ดังนั้นสำหรับสัญญาณครึ่งลบจึงต้องใช้ทรานซิสเตอร์อีกชุดหนึ่งสลับกันทำงาน สำหรับรูปที่ 3.1(ค) แสดงกระแสเอาต์พุตของวงจรตามแรงดันแบบคลาสซี การทำงานของวงจรจะอยู่ระหว่างวงจรตามแรงดันแบบคลาสเอ และวงจรตามแรงดันแบบคลาสบี กระแสไบอัสของวงจรตามแรงดันแบบคลาสซีจะไม่เท่ากับศูนย์ แต่จะมีค่าน้อยกว่ากระแสเอาต์พุต ดังนั้นการทำงานของวงจรตามแรงดันแบบคลาสซีจะอยู่ในช่วงมากกว่า 180 องศาแต่น้อยกว่า 360 องศา และในทำนองเดียวกับวงจรตามแรงดันแบบคลาสบี สำหรับสัญญาณครึ่งลบจะต้องอาศัยทรานซิสเตอร์อีกชุดหนึ่งสลับกันทำงาน กระแสของทรานซิสเตอร์ทั้งสองชุดจะสลับกันจ่ายสู่โหลด โดยมีช่องว่างระหว่างการสลับเปลี่ยนการทำงานของทรานซิสเตอร์ทั้งสองชุดใกล้เคียงศูนย์



รูปที่ 3.1 ลักษณะของกระแสเอาต์พุตสำหรับวงจรตามแรงดัน (ก) แบบคลาสเอ (ข) แบบคลาสบี และ (ค) แบบคลาสซี

3.2.1 วงจรตามแรงดันแบบคลาสเอ

รูปที่ 3.2 แสดงวงจรตามแรงดันแบบคลาสเอ สัญญาณอินพุตถูกป้อนเข้าที่ขาเกต และ สัญญาณเอาต์พุตจะออกทางขาซอสของมอสทรานซิสเตอร์ M_1 สำหรับสัญญาณขนาดใหญ่ แรงดันเอาต์พุตจะมีค่าเท่ากับแรงดันอินพุตลบด้วยแรงดันเกตซอสของมอสทรานซิสเตอร์ M_1 ทำให้เกิดแรงดันออฟเซตระหว่างแรงดันอินพุตและแรงดันเอาต์พุต อัตราขยายของวงจรตามแรงดันแบบคลาสเอมีค่าเท่ากับหนึ่ง แรงดันเอาต์พุตที่ออกจากขาซอสจะตามแรงดันอินพุตที่ป้อนเข้าขาเกต เป็นเหตุผลที่เรียกวงจรนี้ว่าวงจรตามแรงดัน



รูปที่ 3.2 วงจรตามแรงดันแบบคลาสเอ

จากรูปที่ 3.2 พบว่ามอสทรานซิสเตอร์ M_1 ถูกไบอัสกระแสด้วยมอสทรานซิสเตอร์ M_2 กระแสเดรนของมอสทรานซิสเตอร์ M_1 (I_{d1}) มีค่าเท่ากับ $I_B + I_L$ โดยกระแสไบอัส I_B มีขนาดใหญ่กว่ากระแสที่โหลด (I_L) สามารถหาแรงดันเอาต์พุตของวงจรตามแรงดันแบบคลาสเอมีค่าเท่ากับ

$$V_o = V_i - V_{GS1} \quad (3.1)$$

รูปที่ 3.3 แสดงความเป็นเชิงเส้นของวงจรตามแรงดันแบบคลาสเอ จากรูปพบว่าขีดจำกัดความเป็นเชิงเส้นชื่กวถูกจำกัดอยู่ที่แรงดันตกคร่อมระหว่างขาเดรน และขาซอสในช่วงอิมิตัวของมอสทรานซิสเตอร์ M_1 โดยสามารถหาขีดจำกัดชื่กวของวงจรได้ดังนี้

$$V_{o(MAX)} = V_{DD} - V_{DSAT1} \quad (3.2)$$

ในส่วนของซีกลบ ความเป็นเชิงเส้นสามารถพิจารณาได้สองกรณีคือ กรณีแรกพิจารณาจากมอสทรานซิสเตอร์ M_1 คัทออฟ โดยสามารถหาขีดจำกัดซีกลบของวงจรได้ดังนี้

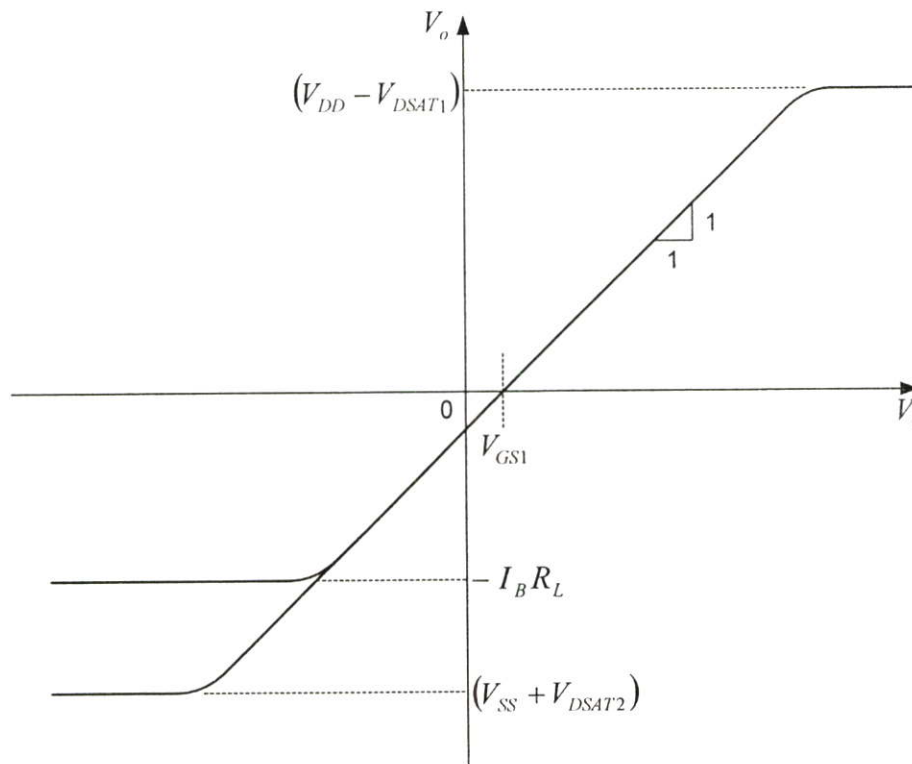
$$V_{o(MIN)} = -I_B R_L \quad (3.3)$$

หรือพิจารณาจากมอสทรานซิสเตอร์ M_2 ในสถานะอิ่มตัวดังนี้

$$V_{o(MIN)} = V_{SS} + V_{DSAT2} \quad (3.4)$$

ทั้งนี้ขึ้นอยู่กับกระแสไบอัส I_B และค่าความต้านทาน R_L ขีดจำกัดของแรงดันเอาต์พุตต่ำสุดจะเท่ากับสมการที่ (3.4) ก็ต่อเมื่อกระแสไบอัส I_B มีค่าสูงกว่าขนาดของกระแสไหลคัตนี้

$$I_B \geq \frac{V_{SS} + V_{DSAT2}}{R_L} \quad (3.5)$$



รูปที่ 3.3 คุณลักษณะความเป็นเชิงเส้นของวงจรตามแรงดันแบบคลาสเอ

การพิจารณาประสิทธิภาพของวงจรตามแรงดันสามารถพิจารณาได้จาก

$$\eta \equiv \frac{\text{load power } (P_L)}{\text{supply power } (P_S)} \quad (3.6)$$

สัญญาณแรงดันเอาพุทของวงจรตามแรงดันแบบคลาสเอมีค่าสูงสุดเท่ากับ \hat{V}_o ดังนั้นค่าของกำลังงานเฉลี่ยที่โหลดสามารถหาได้ดังนี้

$$P_L = \frac{1}{2} \frac{\hat{V}_o^2}{R_L} \quad (3.7)$$

กระแสไบอัส I_B ที่มอสทรานซิสเตอร์ M_2 และกระแสเฉลี่ยที่มอสทรานซิสเตอร์ M_1 มีค่าเท่ากับ I_B ดังนั้นกำลังงานเฉลี่ยที่แหล่งจ่ายไฟเลี้ยงบวก และแหล่งจ่ายไฟเลี้ยงลบจึงมีค่าเท่ากับ $V_{DD}I_B$ สามารถหาผลรวมของกำลังงานเฉลี่ย (P_S) ที่แหล่งจ่ายไฟเลี้ยงมีค่าเท่ากับ

$$P_S = 2V_{DD}I_B \quad (3.8)$$

จากสมการที่ (3.7) และ (3.8) สามารถหาประสิทธิภาพของวงจรตามแรงดันแบบคลาสเอมีค่าเท่ากับ

$$\begin{aligned} \eta &= \frac{1}{4} \frac{\hat{V}_o^2}{I_B R_L V_{DD}} \\ &= \frac{1}{4} \left(\frac{\hat{V}_o}{I_B R_L} \right) \left(\frac{\hat{V}_o}{V_{DD}} \right) \end{aligned} \quad (3.9)$$

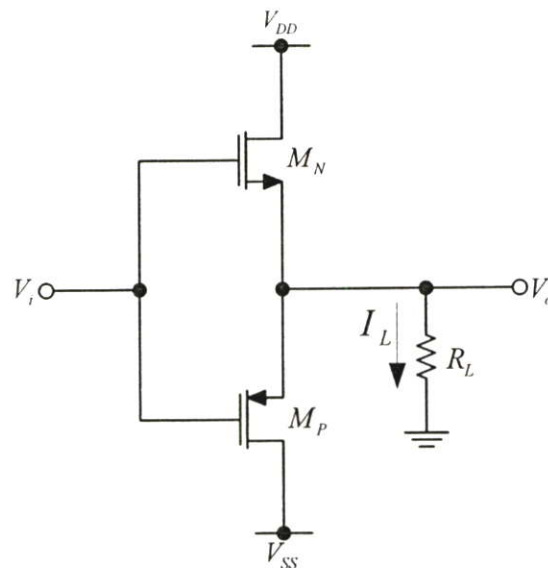
วงจรตามแรงดันแบบคลาสเอจะมีประสิทธิภาพสูงสุดเมื่อ $\hat{V}_o = V_{DD} = I_B R_L$ ดังนั้น

$$\eta_{(MAX)} = 25\% \quad (3.10)$$

ดังนั้นวงจรที่ต้องการกำลังงานสูงจึงไม่นิยมใช้วงจรตามแรงดันแบบคลาสเอ ในทางปฏิบัติช่วงความเป็นเชิงเส้นของแรงดันเอาพุทจะถูกจำกัดอยู่ที่แรงดันอิมิตัวของทรานซิสเตอร์ ดังนั้นประสิทธิภาพของวงจรตามแรงดันแบบคลาสเอจึงมีค่าอยู่ในช่วง 10%-20% [1]

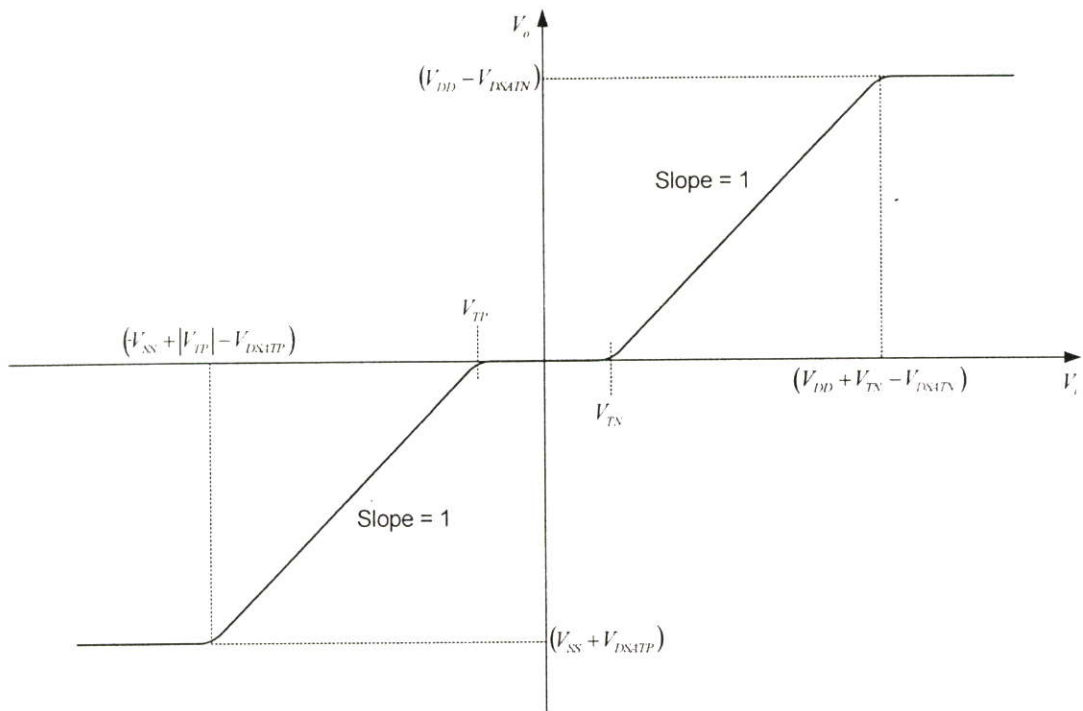
3.2.2 วงจรตามแรงดันแบบคลาสสิค

รูปที่ 3.4 แสดงวงจรตามแรงดันแบบคลาสสิค วงจรประกอบด้วยมอสทรานซิสเตอร์ชนิดเอ็น และชนิดพีทำงานร่วมกัน มอสทรานซิสเตอร์ทั้งสองจะสลับกันทำงาน เมื่อแรงดันอินพุต V_i มีค่าเท่ากับศูนย์ มอสทรานซิสเตอร์ทั้งสองจะอยู่ในสภาวะคัทออฟ แรงดันเอาต์พุต V_o จึงมีค่าเท่ากับศูนย์ เมื่อแรงดันอินพุตมีค่าสูงกว่าแรงดันขีดเริ่ม (V_T) ของมอสทรานซิสเตอร์ M_N มอสทรานซิสเตอร์ M_N จะเริ่มทำงาน แรงดันเอาต์พุตจะเพิ่มขึ้นตามแรงดันอินพุต ($V_o = V_i - V_{TN}$) มอสทรานซิสเตอร์ M_N จะเป็นตัวจ่ายกระแสให้กับโหลด ในขณะที่มอสทรานซิสเตอร์ M_P จะอยู่ในสภาวะคัทออฟ ในทางตรงกันข้าม เมื่อแรงดันอินพุตมีค่าลดลงต่ำกว่าแรงดันขีดเริ่ม (V_T) ของมอสทรานซิสเตอร์ M_P มอสทรานซิสเตอร์ M_P จะเริ่มทำงาน แรงดันเอาต์พุตจะลดลงตามแรงดันอินพุตที่ลดลง ($V_o = V_i + V_{TP}$) มอสทรานซิสเตอร์ M_P จะเป็นตัวจ่ายกระแสโหลด ขณะที่มอสทรานซิสเตอร์ M_N จะอยู่ในสภาวะคัทออฟ

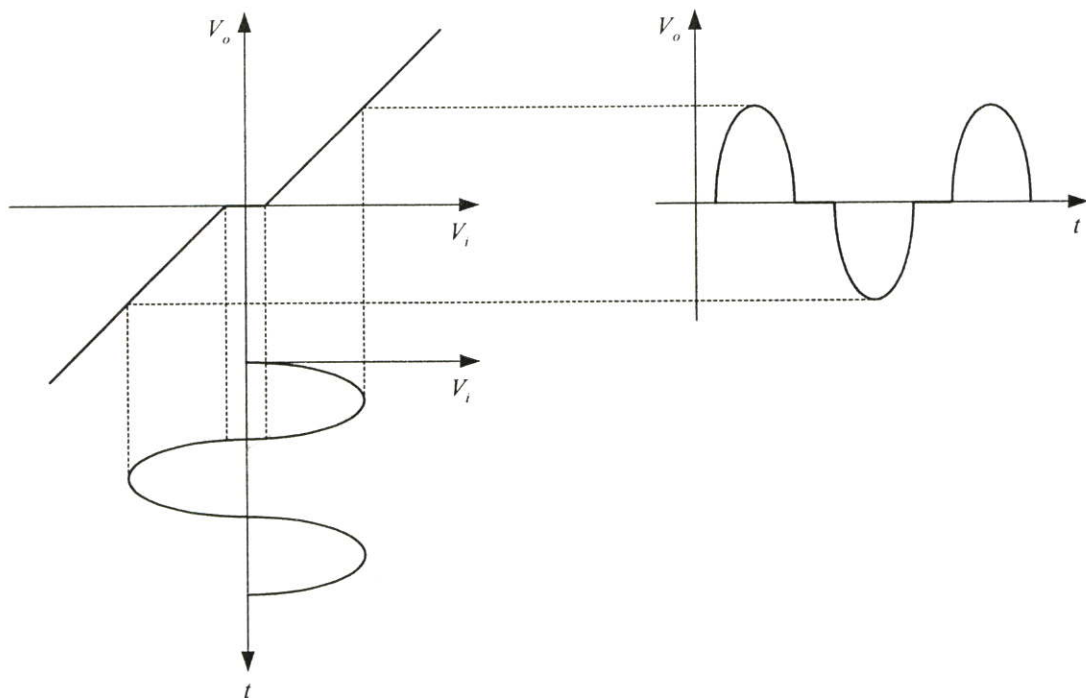


รูปที่ 3.4 วงจรตามแรงดันแบบคลาสสิค

จากรูปวงจรตามแรงดันแบบคลาสสิค พบว่ากระแสไบอัสของวงจรมีค่าเท่ากับศูนย์ และวงจรจะทำงานเฉพาะเมื่อแรงดันอินพุตที่ป้อนเข้ามามีขนาดสูงกว่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์ M_N และ M_P เท่านั้น การทำงานจะทำงานในลักษณะการผลัก และดึง (Push-Pull) กระแสเอาต์พุต มอสทรานซิสเตอร์ M_N จะทำหน้าที่ผลัก (จ่าย) กระแสสู่โหลดเมื่อแรงดันอินพุตมีค่าเป็นบวก และมอสทรานซิสเตอร์ M_P จะทำหน้าที่ดึงกระแสจากโหลดเมื่อแรงดันอินพุตมีค่าเป็นลบ



รูปที่ 3.5 คุณลักษณะความเป็นเชิงเส้นของวงจรตามแรงดันแบบคลาสสิค



รูปที่ 3.6 ความผิดเพี้ยนของวงจรตามแรงดันแบบคลาสสิค

รูปที่ 3.5 แสดงคุณลักษณะความเป็นเชิงเส้นของวงจรตามแรงดันแบบคลาสบี จากรูปพบว่าในช่วงที่แรงดันอินพุต V_i มีขนาดเล็ก ๆ ใกล้เคียงศูนย์ มอสทรานซิสเตอร์ชนิดเอ็น และชนิดพี จะทำงานในช่วงคัทออฟ แรงดันเอาต์พุตของวงจรตามแรงดันแบบคลาสบีในช่วงนี้จะมีค่าเท่ากับศูนย์ เรียกสภาวะที่แรงดันเอาต์พุตมีค่าเท่ากับศูนย์นี้ว่าสภาวะ Dead Band รูปที่ 3.6 แสดงความผิดเพี้ยนของสัญญาณจากสภาวะ Dead Band โดยความผิดเพี้ยนของสัญญาณจะปรากฏอย่างเห็นได้ชัดเมื่อสัญญาณอินพุตที่ป้อนเข้ามามีขนาดเล็ก

ในการพิจารณาประสิทธิภาพของวงจรตามแรงดันแบบคลาสบีจะพิจารณาในช่วงสัญญาณเอาต์พุตสูงสุด \hat{V}_o โดยไม่พิจารณาผลของความผิดเพี้ยนของสัญญาณ ดังนั้นสามารถหาค่ากำลังงานเฉลี่ยที่โหลดได้ดังนี้

$$P_L = \frac{1}{2} \frac{\hat{V}_o^2}{R_L} \quad (3.11)$$

การพิจารณากระแสที่ไหลจากแหล่งจ่ายแรงดันจะพิจารณาเพียงครึ่งคลื่นของแอมป์ริจูดสูงสุด (\hat{V}_o/R_L) จะได้กระแสเฉลี่ยที่ไหลจากแหล่งจ่ายแรงดันทั้งสองเท่ากับ $\hat{V}_o/\pi R_L$ โดยสามารถหาค่ากำลังงานเฉลี่ยที่แหล่งจ่ายแรงดันทั้งสองมีค่าเท่ากัน ได้ดังนี้

$$P_{S+} = P_{S-} = \frac{1}{\pi} \frac{\hat{V}_o}{R_L} V_{DD} \quad (3.12)$$

และผลรวมของกำลังงานที่แหล่งจ่ายแรงดันทั้งสองสามารถหาได้ดังนี้

$$P_S = \frac{2}{\pi} \frac{\hat{V}_o}{R_L} V_{DD} \quad (3.13)$$

จากสมการที่ (3.11) และ (3.13) สามารถหาประสิทธิภาพของวงจรตามแรงดันแบบคลาสบี (η) ได้ดังนี้

$$\eta = \frac{\pi}{4} \frac{\hat{V}_o}{V_{DD}} \quad (3.14)$$

จากสมการที่ (3.14) พบว่าวงจรตามแรงดันแบบคลาสบีจะมีประสิทธิภาพสูงสุดก็ต่อเมื่อ \hat{V}_o มีค่าเท่ากับแหล่งจ่ายไฟเลี้ยงลบด้วยแรงดันอิมิต์วของมอสทรานซิสเตอร์ M_N และ M_P

$(V_{DD} - V_{DSAT} \cong V_{DD})$ จากค่าสูงสุดของแรงดันเอาต์พุต สามารถหาค่าประสิทธิภาพสูงสุดของวงจรตามแรงดันแบบคลาสบีได้ดังนี้

$$\eta_{MAX} = \frac{\pi}{4} = 78.5\% \quad (3.15)$$

จากประสิทธิภาพดังกล่าวพบว่าวงจรตามแรงดันแบบคลาสบีมีประสิทธิภาพสูงกว่าวงจรตามแรงดันแบบคลาสเอ เมื่อพิจารณาค่ากำลังงานเฉลี่ยสูงสุดของวงจรตามแรงดันแบบคลาสบี โดยแทน $\hat{V}_o = V_{DD}$ ในสมการที่ (3.11) จะได้

$$P_{L(MAX)} = \frac{1}{2} \frac{V_{DD}^2}{R_L} \quad (3.16)$$

3.2.3 วงจรตามแรงดันแบบคลาสเอบี

วงจรตามแรงดันแบบคลาสบี มีปัญหาในเรื่องของความผิดเพี้ยนของสัญญาณในช่วงของการสลับกันทำงานของมอสทรานซิสเตอร์ชนิดเอ็น และมอสทรานซิสเตอร์ชนิดพี รูปที่ 3.7 แสดงวงจรตามแรงดันแบบคลาสเอบีซึ่งสามารถแก้ปัญหาความผิดเพี้ยนของวงจรตามแรงดันแบบคลาสบีได้ จากรูปแรงดันไบอัส V_{BB} จะต่อคร่อมระหว่างขาเกตของมอสทรานซิสเตอร์ชนิดเอ็น และชนิดพี เพื่อให้เกิดกระแสขบ่งไหลผ่านเอาต์พุตมอสทรานซิสเตอร์ M_N และ M_P เมื่อแรงดันอินพุตบวกถูกป้อนเข้าสู่วงจร แรงดันที่ขาเกตของมอสทรานซิสเตอร์ชนิดเอ็นจะมีค่าเพิ่มขึ้น ทำให้เกิดแรงดันเอาต์พุตที่เพิ่มขึ้นดังนี้

$$V_o = V_i + \frac{V_{BB}}{2} - V_{TN} \quad (3.17)$$

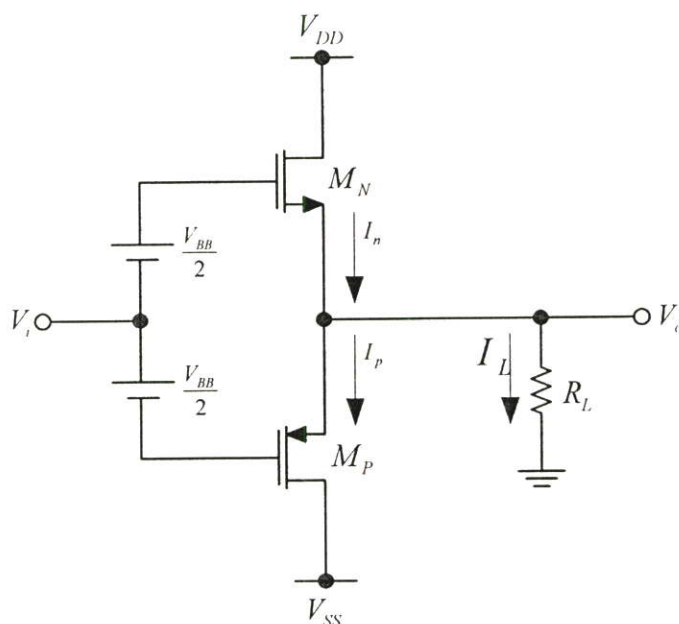
เมื่อแรงดันเอาต์พุตมีค่าเป็นบวกจะทำให้เกิดกระแส I_L ไหลผ่านความต้านทาน R_L ซึ่งได้แก่การเพิ่มขึ้นของกระแส I_n ผ่านมอสทรานซิสเตอร์ M_N ดังนี้

$$I_n = I_p + I_L \quad (3.18)$$

เมื่อกระแส I_n มีค่าเพิ่มสูงขึ้น แรงดันที่ตกร่อมระหว่างขาเกต และซอสของมอสทรานซิสเตอร์ชนิดเอ็นจะมีค่าเพิ่มสูงขึ้น (จากเดิมมีค่าเท่ากับ $V_{BB}/2$) อย่างไรก็ตามแรงดันที่ตกร่อมระหว่างขาเกตของทรานซิสเตอร์ทั้งสองจะยังคงมีค่าคงที่เท่ากับ V_{BB} เมื่อแรงดัน v_{gsN} มีค่าเพิ่มสูงขึ้นทำให้แรงดัน v_{gsP} และกระแส I_p ของมอสทรานซิสเตอร์ชนิดพีลดลง จากปรากฏการณ์ดังกล่าวพบว่าเมื่อแรงดันเอาต์พุตเป็นบวกมอสทรานซิสเตอร์ชนิดเอ็นจะทำหน้าที่เป็นวงจรตามแรงดัน

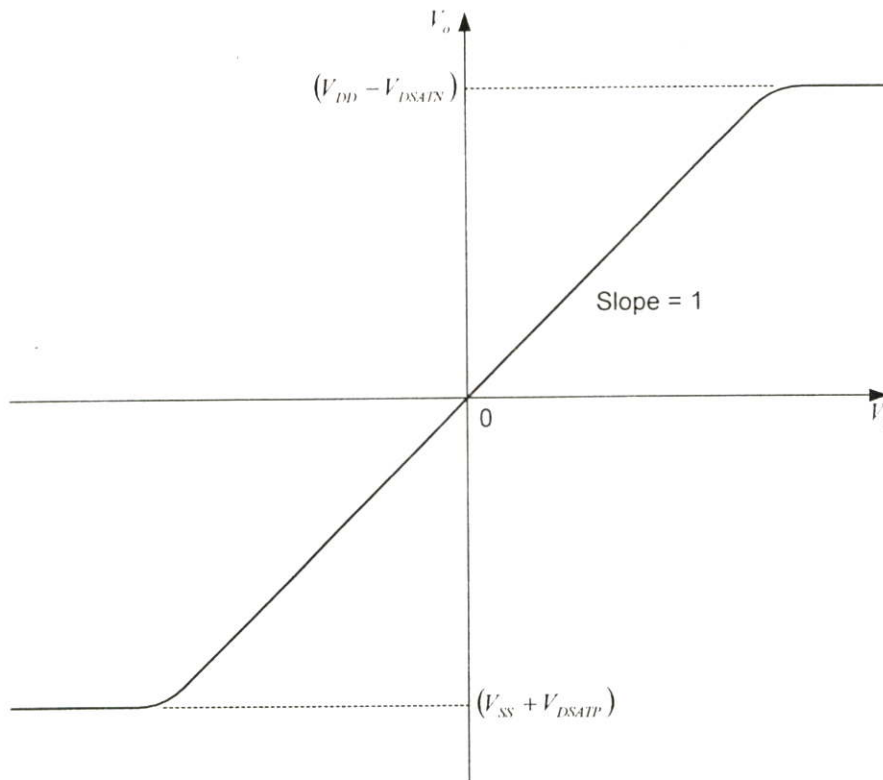
และเป็นตัวจ่ายกระแสสูงไหล ในขณะที่มีออสทรานซิสเตอร์ชนิดพีจะมีกระแสไหลผ่านลดลง เมื่อแรงดันเอาต์พุตมีขนาดใหญ่มาก ๆ กระแสที่ไหลผ่านออสทรานซิสเตอร์ชนิดพีจะมีค่าน้อยมาก

กรณีที่แรงดันอินพุตมีค่าเป็นลบออสทรานซิสเตอร์ชนิดพีจะทำหน้าที่เป็นวงจรตามแรงดัน และเป็นตัวจ่ายกระแสสูงไหล ในขณะที่มีออสทรานซิสเตอร์ชนิดเอ็นจะมีกระแสไหลผ่านลดลง เมื่อแรงดันเอาต์พุตมีขนาดใหญ่มาก ๆ (เป็นลบมาก) กระแสที่ไหลผ่านออสทรานซิสเตอร์ชนิดเอ็นจะมีค่าน้อยมาก



รูปที่ 3.7 วงจรตามแรงดันแบบคลาสเอบี

จากที่กล่าวมาแล้วพบว่าวงจรตามแรงดันแบบคลาสเอบีมีลักษณะการทำงานเหมือนกับวงจรตามแรงดันแบบคลาสบี โดยมีข้อดีที่ช่วยแก้ไขข้อบกพร่องในเรื่องของความผิดเพี้ยนของสัญญาณของวงจรตามแรงดันแบบคลาสบี เมื่อแรงดันอินพุตมีขนาดเล็กออสทรานซิสเตอร์จะสามารถทำงานทำได้ และเมื่อแรงดันมีค่าเพิ่มขึ้น หรือลดลงเอาต์พุตออสทรานซิสเตอร์ชนิดเอ็นและชนิดพีจะสลับกันทำงานอย่างต่อเนื่องโดยปราศจากความผิดเพี้ยนระหว่างการสลับช่วงการทำงานของคู่เอาต์พุตออสทรานซิสเตอร์ดังแสดงในรูปที่ 3.8 คุณลักษณะความเป็นเชิงเส้นของวงจรตามแรงดันแบบคลาสเอบี สำหรับประสิทธิภาพของวงจรตามแรงดันคลาสเอบีจะมีค่าอยู่ในช่วง $25\% < \eta < 78.5\%$



รูปที่ 3.8 คุณลักษณะความเป็นเชิงเส้นของวงจรตามแรงดันแบบคลาสเอบี

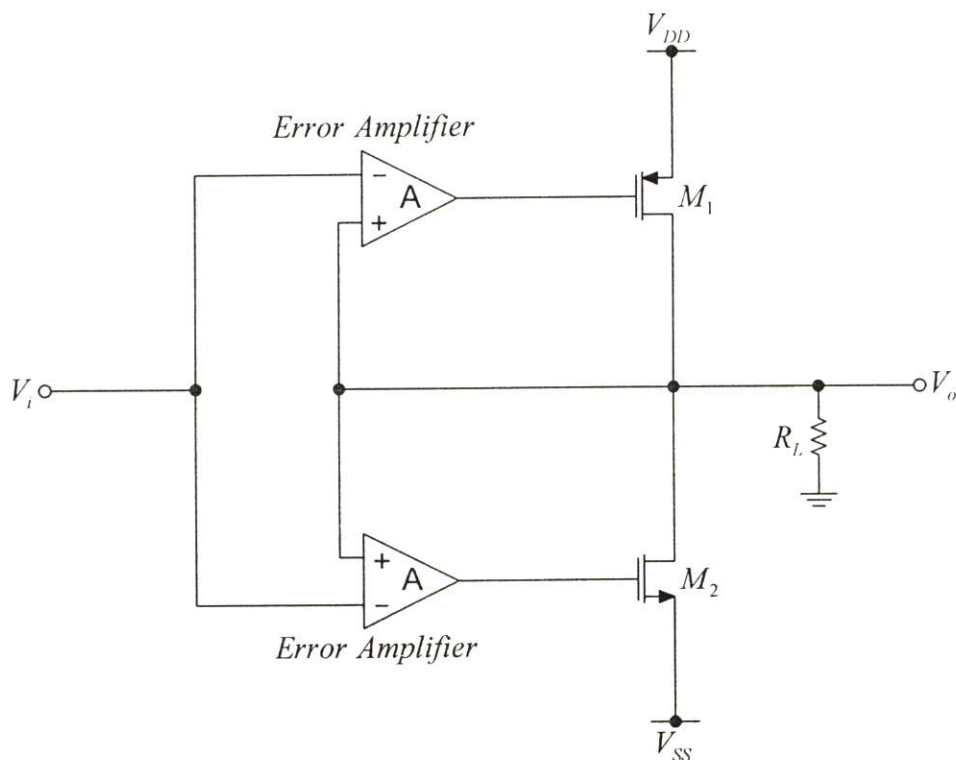
สำหรับความสัมพันธ์ในเรื่องของกำลังงานนั้นจะมีลักษณะเหมือนกับวงจรตามแรงดันแบบคลาสบี โดยจะแตกต่างเฉพาะในช่วงสภาวะสงบนี้ วงจรตามแรงดันแบบคลาสเอบีจะมีกำลังงานสูญเสียเท่ากับ $V_{DD}I_Q$ ต่อทรานซิสเตอร์ โดยปกติแล้วกระแส I_Q จะมีค่าต่ำกว่ากระแสไหลมาก ดังนั้นในสภาวะสงบนี้จึงมีกำลังสูญเสียที่น้อยมาก

3.3 วงจรตามแรงดันที่ได้มีการนำเสนอมาก่อน

วงจรตามแรงดันมีความสำคัญ และได้ถูกนำไปประยุกต์ใช้งานอย่างมากสำหรับการออกแบบวงจรรวมแบบอนาล็อก คุณสมบัติที่ทำให้วงจรตามแรงดันมีความสำคัญอย่างมากต่อระบบต่าง ๆ คือ วงจรตามแรงดันสามารถขับโหลดที่มีความต้านทานต่ำได้ การออกแบบวงจรตามแรงดันที่มีคุณภาพจะต้องออกแบบให้วงจรมีเอาต์พุตอิมพีแดนซ์ที่ต่ำ เพื่อให้สามารถขับโหลดความต้านทานต่ำได้ ความถี่เพี้ยนของสัญญาณเอาต์พุตมีค่าน้อยที่สุด ช่วงการสวิงของสัญญาณเอาต์พุตกว้าง โดยจะต้องมีช่วงการสวิงไม่น้อยไปกว่าสัญญาณอินพุตที่ป้อนเข้ามา นอกจากนั้นแล้ววงจรตามแรงดันที่มีคุณภาพที่ดีจะต้องมีกำลังงานสูญเสียที่น้อย

หลายบทความได้มีการนำเสนอวงจรตามแรงดันซึ่งมีคุณสมบัติที่สำคัญดังกล่าว [6 - 12] วงจรตามแรงดันลักษณะหนึ่งที่มีการใช้งาน และนำเสนออย่างแพร่หลายได้แก่ วงจรตามแรงดันแบบเสมือน (Pseudo Source Follower) [6 - 8] วงจรดังกล่าวประกอบด้วย คู่ทรานซิสเตอร์

ชนิดอื่น และชนิดพีคต่อในลักษณะของวงจรคอมมอนซอส (Common-Source) และวงจรขยายความผิดพลาด (Error Amplifier) [2] ดังแสดงในรูปที่ 3.9 วงจรตามแรงดันแบบเสมือน (Pseudo Source Follower) มีจุดเด่นในเรื่องของการมีเอาต์พุตอิมพีแดนซ์ที่ต่ำ นอกจากนั้นแล้วยังมีการสวิงของแรงดันเอาต์พุตที่กว้าง การทำงานของวงจรสามารถอธิบายได้ดังนี้ วงจรขยายความผิดพลาด และวงจรคอมมอนซอสจะทำให้วงจรมีลักษณะเสมือนวงจรตามแรงดันที่มีค่าทรานคอนดักซ์แดนซ์สูง วงจรขยายจะเป็นตัวส่งผ่านแรงดันที่แตกต่างระหว่างแรงดันอินพุต และแรงดันเอาต์พุตซึ่งมีความแตกต่างเพียงเล็กน้อยป้อนให้กับขาเกิดของเอาต์พุตมอสทรานซิสเตอร์ ในลักษณะของการป้อนกลับแบบลบ (Negative Feedback) ซึ่งทำให้เอาต์พุตอิมพีแดนซ์ของวงจรมีค่าต่ำ



รูปที่ 3.9 วงจรตามแรงดันแบบเสมือน (Pseudo Source Follower)

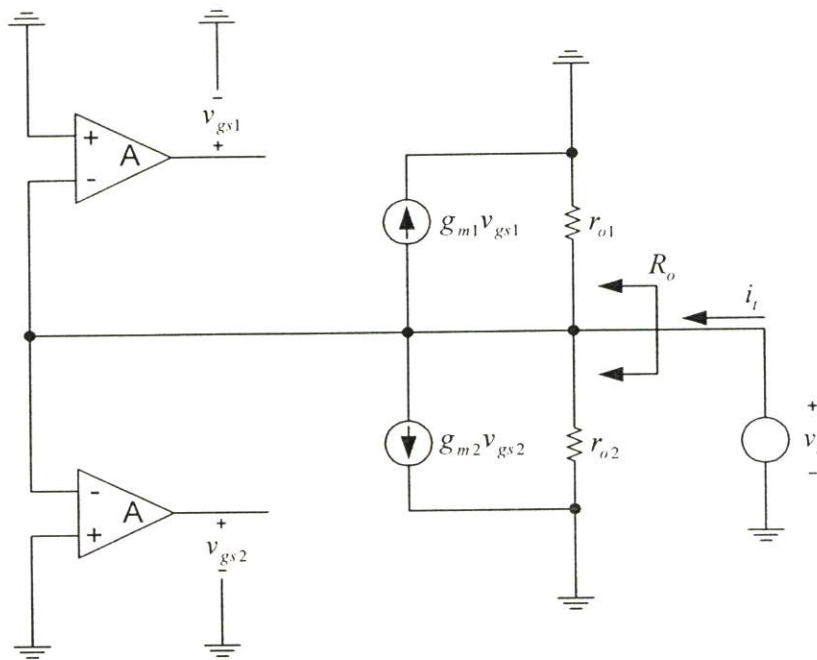
รูปที่ 3.10 แสดงแบบจำลองสัญญาณขนาดเล็กของวงจรตามแรงดันแบบเสมือน (Pseudo Source Follower) การหาค่าเอาต์พุตอิมพีแดนซ์ของวงจรสามารถพิจารณาได้โดยการป้อนแรงดัน v_t เพื่อหาค่ากระแส i_t โดยกระแส i_t สามารถหาได้ดังนี้

$$i_t = \frac{v_t}{r_{o1}} + \frac{v_t}{r_{o2}} + g_{m1}Av_t + g_{m2}Av_t \quad (3.19)$$

ทำการจัดรูปสมการเพื่อหา v_t/i_t จะได้

$$R_o = \left. \frac{v_t}{i_t} \right|_{v_i=0} = \frac{1}{(g_{m1} + g_{m2})A} \| r_{o1} \| r_{o2} \quad (3.20)$$

จากสมการที่ (3.20) พบว่าถ้าอัตราขยาย A ของวงจรขยายความผิดพลาด (Error Amplifier) มีค่าเพิ่มขึ้นจะทำให้เอาท์พุทอิมพีแดนซ์ (R_o) ของวงจรมีค่าลดต่ำลงน้อยกว่าความต้านทานระหว่างเดรน ซอสของมอสทรานซิสเตอร์ M_1 และ M_2 การลดลงของเอาท์พุทอิมพีแดนซ์ (R_o) นี้เป็นผลมาจากการป้อนกลับแบบลบ



รูปที่ 3.10 แบบจำลองสัญญาณขนาดเล็กของวงจรตามแรงดันแบบเสมือน

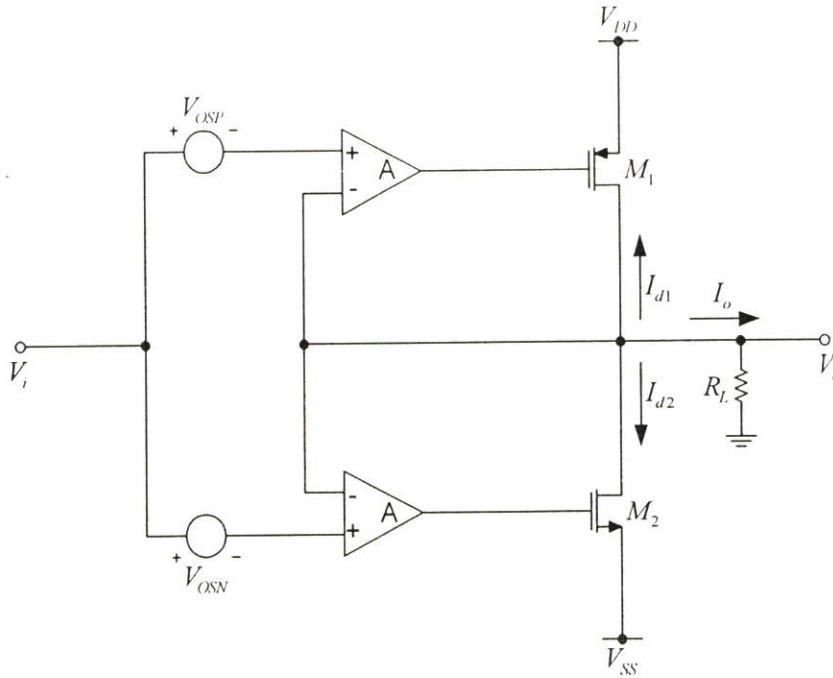
รูปที่ 3.11 แสดงแบบจำลองทางดิซีของวงจรตามแรงดันแบบเสมือน จากรูปจะรวมผลของแรงดันอินพุทออฟเซตที่เกิดจากวงจรขยายความผิดพลาด (Error Amplifier) ไว้ด้วย กำหนดให้ $k'_p(W/L)_1 = k'_n(W/L)_2 = k'(W/L)$ และ $-V_{T1} = V_{T2} = V_T$ ดังนั้นจะได้ $-I_{d1} = I_{d2} = I_O$ เมื่อ $V_i = 0, V_{OSP} = 0$ และ $V_{OSN} = 0$ ภายใต้เงื่อนไขดังกล่าวจะได้ $V_o = 0$ และ

$$V_{gs1} = -V_T - V_{OV} \quad (3.21)$$

$$V_{gs2} = V_T + V_{OV} \quad (3.22)$$

โดย

$$V_{OV} = \sqrt{\frac{2I_O}{k'(W/L)}} \quad (3.23)$$



รูปที่ 3.11 แบบจำลองดีซีของวงจรตามแรงดันแบบเสมือน

เมื่ออินพุตมีแรงดันออฟเซตที่มีค่าไม่เท่ากับศูนย์ อาจส่งผลให้แรงดันเอาต์พุตมีค่าไม่เท่ากับศูนย์แม้อินพุตจะมีค่าเท่ากับศูนย์ ซึ่งเป็นผลมาจากวงจรขยายความผิดพลาด (Error Amplifier) โดยวงจรขยายความผิดพลาด (Error Amplifier) ชุดบนมีค่าความแตกต่างของแรงดันเปลี่ยนไปจากศูนย์เป็น $V_o - (V_i - V_{OSP})$ ในทำนองเดียวกันวงจรขยายความผิดพลาด (Error Amplifier) ชุดล่างก็มีค่าความแตกต่างของแรงดันเปลี่ยนไปจากศูนย์เป็น $V_o - (V_i - V_{OSN})$ จากผลที่เกิดขึ้นดังกล่าวจึงส่งผลให้เอาต์พุตของวงจรตามแรงดันแบบเสมือน จะเปลี่ยนแปลงด้วยอัตราขยาย A ดังนี้

$$V_{gs1} = -V_T - V_{OV} + A[V_o - (V_i - V_{OSP})] \quad (3.24)$$

$$V_{gs2} = V_T + V_{OV} + A[V_o - (V_i - V_{OSN})] \quad (3.25)$$

$$I_{d1} = -\frac{k'_p}{2} \left(\frac{W}{L} \right)_1 (V_{gs1} - V_{T1})^2 = -\frac{k'_p}{2} \frac{W}{L} (V_{gs1} + V_T)^2 \quad (3.26)$$

$$I_{d2} = \frac{k'_n}{2} \left(\frac{W}{L} \right)_2 (V_{gs2} - V_{T2})^2 = \frac{k'_n}{2} \frac{W}{L} (V_{gs2} - V_{T'})^2 \quad (3.27)$$

จาก

$$I_o = \frac{V_o}{R_L} \quad (3.28)$$

KVL ที่เอาท์พุทจะได้

$$I_o + I_{d1} + I_{d2} = 0 \quad (3.29)$$

แทนสมการที่ (3.24) – (3.28) ลงในสมการที่(3.29) และทำการจัดรูปสมการจะได้

$$V_o = \frac{V_i - \frac{V_{OSP} + V_{OSN}}{2}}{1 + \frac{k'_n \frac{W}{L} A [2V_{OV'} - A(V_{OSP} - V_{OSN})] R_L}{1}} \quad (3.30)$$

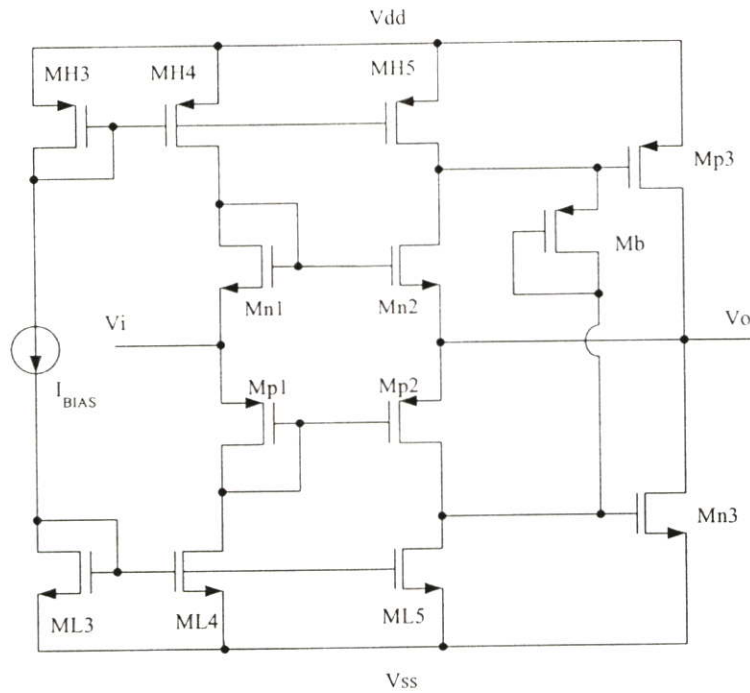
จากที่กล่าวมาแล้วพบว่าวงจรตามแรงดันแบบเสมือน (Pseudo Source Follower) สามารถช่วยแก้ปัญหาในเรื่องการสวิงของสัญญาณเอาท์พุท และช่วยลดเอาท์พุทอิมพีแดนซ์ของวงจร แต่วงจรดังกล่าวมีข้อเสีย 2 ประการได้แก่ ประการแรก วงจรขยายความผิดพลาด (Error Amplifier) จะต้องมีแบนด์วิดท์ (Bandwidth) ที่กว้างเพื่อป้องกันการบิดเบี้ยวของสัญญาณในช่วงความถี่สูง การที่วงจรมีแบนด์วิดท์ (Bandwidth) ที่กว้างจะทำให้มีปัญหาในเรื่องเสถียรภาพของวงจร เนื่องจากเป็นเรื่องยากในการชดเชยความถี่ ประการที่สอง ผลของการมีแรงดันออฟเซตที่เกิดจากวงจรขยายความผิดพลาด (Error Amplifier) จะทำให้กระแสสแตตบนิ่ง I_Q ที่เอาท์พุทมีการเปลี่ยนแปลง การออกแบบกระแสสแตตบนิ่ง I_Q จะต้องมีค่าพอเพื่อป้องกันไม่ให้เกิดความบิดเบี้ยวของสัญญาณ อย่างไรก็ตามการเพิ่มกระแสสแตตบนิ่ง I_Q เพื่อลดความบิดเบี้ยวของสัญญาณจะทำให้กำลังงานสูญเสียของวงจรเพิ่มขึ้น นอกจากนี้การสวิงของสัญญาณจะลดลงด้วย ดังนั้นการควบคุมกระแสสแตตบนิ่งในสภาวะที่แรงดันออฟเซตมีค่าไม่เท่ากับศูนย์จึงเป็นเรื่องที่ยากมาก

Kadanka [9] ได้นำเสนอบทความวงจรตามแรงดันที่มีการสวิงของแรงดันเอาต์พุทกว้าง โดยปราศจากการป้อนกลับของสัญญาณ วงจรที่นำเสนอเป็นการทำงานร่วมกันของไบโพล่าทรานซิสเตอร์และมอสทรานซิสเตอร์ ไบโพล่าทรานซิสเตอร์จะทำงานในลักษณะของ วงจรตามแรงดันแบบคลาสิกเอมิ (Emitter Follower) วงจรดังกล่าวอาศัยหลักการของวงจรดับเบิ้ลบัฟเฟอร์ (Double Buffer) วงจรที่นำเสนอใช้ไบโพล่าทรานซิสเตอร์เป็นองค์ประกอบหลักจึงมีจุดเด่น 2 ประการเมื่อเทียบกับวงจรตามแรงดันที่ใช้มอสทรานซิสเตอร์เป็นองค์ประกอบหลักคือ ประการแรก ไบโพล่าทรานซิสเตอร์มีค่าทรานคอนดักซ์แดนซ์สูงกว่ามอสทรานซิสเตอร์ วงจรจึงมีเอาต์พุทอิมพีแดนซ์ที่ต่ำกว่าวงจรที่ใช้มอสทรานซิสเตอร์ จุดเด่นประการที่สองได้แก่ ความไม่เท่ากันของแรงดันเบสอีมิเตอร์ (Δv_{bc}) ระหว่างไบโพล่าทรานซิสเตอร์ชนิดเอ็นพีเอ็น และชนิดพีเอ็นพี มีค่าต่ำกว่าความไม่เท่ากันของแรงดันเกต ซอส (Δv_{gs}) ระหว่างมอสทรานซิสเตอร์ชนิดเอ็น และชนิดพี ดังนั้นวงจรจึงมีความผิดเพี้ยนของสัญญาณต่ำ วงจรที่นำเสนอมีช่วงการทำงาน และมีเสถียรภาพของวงจรที่สูง นอกจากนั้นแล้ววงจรยังมีกำลังงานสูญเสียต่ำ อย่างไรก็ตามวงจรที่นำเสนอใช้เทคโนโลยี BiCMOS คือการทำงานร่วมกันระหว่างไบโพล่าทรานซิสเตอร์ และมอสทรานซิสเตอร์ ซึ่งเป็นเทคโนโลยีระดับสูงในการสร้างวงจรรวม วงจรดังกล่าวจึงใช้ต้นทุนสูงในการสร้าง และนอกจากนั้นแล้วเทคโนโลยี BiCMOS ยังมีกำลังงานสูญเสียสูงเมื่อเปรียบเทียบกับการใช้เทคโนโลยีแบบซีมอสธรรมดา

M.Neag , O.McCarthy [10] และ O.Oliaei , P.Loumeau [11] นำเสนอวงจรตามแรงดันแบบซอร์สรว่มภาคเอาต์พุท (Common source output stage follower) ที่ใช้เทคนิคการป้อนกลับภายใน (Internal Feedback) แสดงดังรูปที่ 3.12 ข้อดีของวงจรตามแรงดันที่ใช้เทคนิคแบบนี้คือ วงจรมีความต้านทานทางเอาต์พุทต่ำ ให้การตอบสนองต่อความถี่ได้ดี และวงจรมีความเป็นเชิงเส้นที่ดีเมื่อทำการขับ โหลด แต่ถึงอย่างไรก็ตามวงจรยังมีการสวิงของสัญญาณเอาต์พุทที่จำกัด ดังนั้นจึงเป็นปัญหาอย่างมากเมื่อต้องใช้วงจรกับแรงดันไฟเลี้ยงต่ำลง

จากวงจรรูปที่ 3.12 โดยการวิเคราะห์ห้วงจรเสมือนสัญญาณขนาดเล็ก โดยการประมาณว่า วงจรทำงานในย่านความถี่ต่ำจะได้ค่าเอาต์พุทอิมพีแดนซ์ดังนี้

$$R_o = \frac{1}{g_{mn2}g_{mp3}r_{on2} + g_{mp2}g_{mn3}r_{op2}} \quad (3.31)$$



รูปที่ 3.12 วงจรตามแรงดันแบบซอร์สร่วมภาคเอาท์พุท
(Common source output stage follower) [10], [11]

3.4 วงจรตามแรงดันที่นำเสนอ

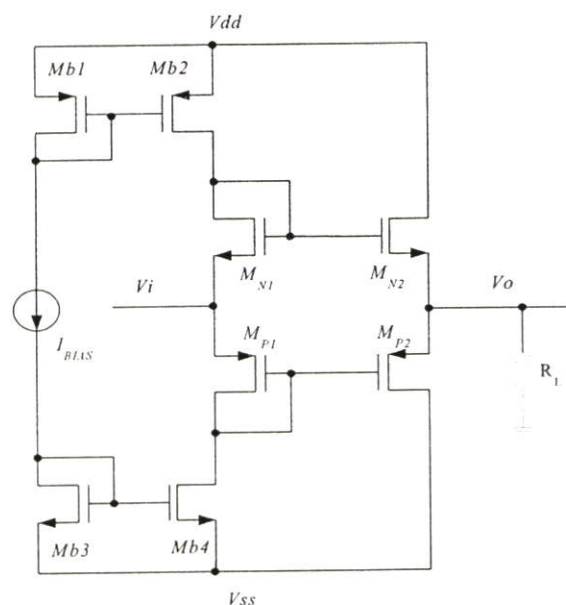
3.4.1 วงจรตามแรงดันแบบคลาสเอบีพื้นฐาน

รูปที่ 3.13 แสดงโครงสร้างวงจรตามแรงดันแบบคลาสเอบีพื้นฐาน ซึ่งประกอบด้วย มอสทรานซิสเตอร์จำนวน 4 ตัว ($M_{N1,2}$ และ $M_{P1,2}$) ต่อในลักษณะของวงจรคอมมอนเดรนคลาสเอบี (Common Drain Class AB) มอสทรานซิสเตอร์ $M_{b1,2}$ และ $M_{b3,4}$ ทำหน้าที่เป็นวงจรสะท้อนกระแส (Current Mirror) เพื่อสร้างแหล่งจ่ายกระแสให้กับวงจรตามแรงดัน สามารถใช้สมการ KVL เพื่อหาค่าคุณสมบัติของวงจรได้ดังนี้

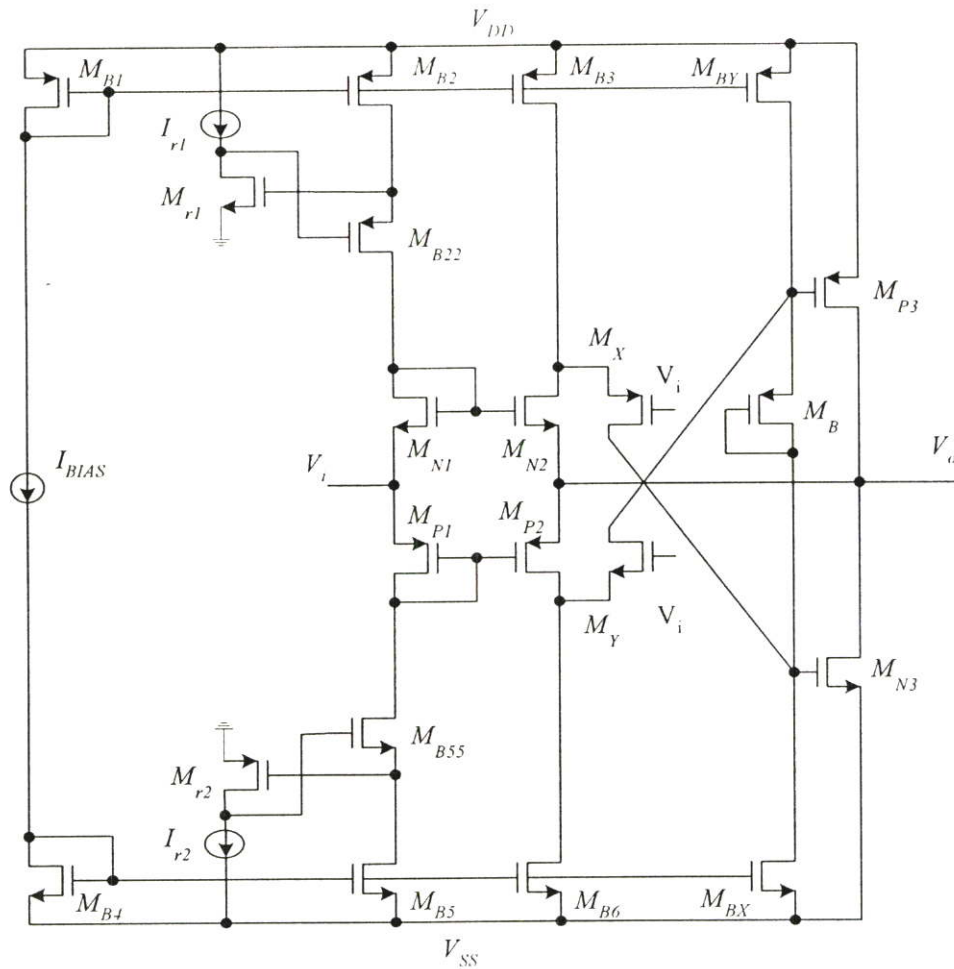
$$V_{GSMN1} + V_{SGMP1} = V_{gsMN2} + V_{sgMP2} \quad (3.32)$$

เมื่อไม่พิจารณาผลของฐานรอง (Body Effect) และแหล่งจ่ายกระแส I_{BIAS} มีค่าคงที่ $V_{GSMN1} + V_{SGMP1}$ จะมีค่าคงที่ เมื่อแรงดันเกต ซอร์สของมอสทรานซิสเตอร์ M_{N2} มีค่าสูงขึ้นจะทำให้แรงดันเกต ซอร์สของมอสทรานซิสเตอร์ M_{P2} มีค่าลดลงซึ่งเป็นไปตามคุณสมบัติของวงจรตามแรงดันแบบคลาสเอบี เมื่อสัญญาณอินพุทบวกถูกป้อนเข้าสู่วงจร แรงดันเกต ซอร์สของมอสทรานซิสเตอร์ M_{N1} จะมีค่าคงที่ แต่แรงดันที่ตกคร่อมขาเกตของมอสทรานซิสเตอร์ M_{N2}

จะเพิ่มขึ้น กระแสเดรนของมอสทรานซิสเตอร์ M_{N2} จะไหลสู่โหนด ในขณะที่เดียวกันเนื่องจาก สัญญาณอินพุตที่ป้อนเข้ามาเป็นบวก แรงดันซอส เกตของมอสทรานซิสเตอร์ M_{P1} มีค่าคงที่ แต่ แรงดันที่ตกคร่อมขา เกตของมอสทรานซิสเตอร์ M_{P2} จะมีค่าลดลงด้วยอัตราที่เท่ากับการเพิ่มขึ้น ของแรงดันที่ตกคร่อมขาเกตของมอสทรานซิสเตอร์ M_{N2} กระแสที่ไหลผ่านมอสทรานซิสเตอร์ M_{P2} จึงมีค่าเพียงเล็กน้อย ในทางตรงกันข้ามเมื่อสัญญาณอินพุตถูกป้อนเข้าสู่วงจร แรงดัน ซอส เกตของมอสทรานซิสเตอร์ M_{P1} มีค่าคงที่ แต่แรงดันที่ตกคร่อมขาเกตของ มอสทรานซิสเตอร์ M_{P2} จะมีค่าเพิ่มขึ้น ทำให้เกิดกระแสจากโหนดโหนดมอสทรานซิสเตอร์ M_{P2} ในขณะเดียวกันเนื่องจากสัญญาณอินพุตที่ป้อนเข้ามาเป็นลบ แรงดันเกต ซอสของ มอสทรานซิสเตอร์ M_{N1} มีค่าคงที่ แต่แรงดันตกคร่อมขาเกตของมอสทรานซิสเตอร์ M_{N2} จะมี ค่าลดลงด้วยอัตราที่เท่ากับการเพิ่มขึ้นของแรงดันที่ตกคร่อมขาเกตของมอสทรานซิสเตอร์ M_{P2} กระแสที่ไหลผ่านมอสทรานซิสเตอร์ M_{N2} จึงมีค่าเพียงเล็กน้อย ด้วยเหตุนี้จึงทำให้ M_{N2} และ M_{P2} สลับกันทำงานในลักษณะของวงจรตามแรงดันแบบคลาสเอบี อย่างไรก็ตาม โครงสร้าง ของวงจรแบบพื้นฐานดังกล่าวมีข้อเสียหลักอยู่ด้วยกัน 3 ประการคือ ประการที่หนึ่งความเป็นเชิง เส้นของวงจรไม่ดี ประการที่สอง ค่าเอาต์พุตอิมพีแดนซ์ของวงจรตามแรงดันแบบพื้นฐานนี้มีค่า สูง ซึ่งเป็นผลมาจากการที่มอสทรานซิสเตอร์มีค่า ทรานส์คอนดักแตนซ์ที่ต่ำ และประการสุดท้าย วงจรตามแรงดันแบบพื้นฐานมีการสวิงสัญญาณเอาต์พุตที่จำกัด เนื่องจากการสวิงของสัญญาณ เอาต์พุตจะถูกจำกัด โดยแรงดันเกตซอสและแรงดันตกคร่อมระหว่างเดรน ซอสของ มอสทรานซิสเตอร์ ซึ่งจะมีปัญหาอย่างมากเมื่อทำงานที่ระดับไฟเลี้ยงที่ต่ำลง



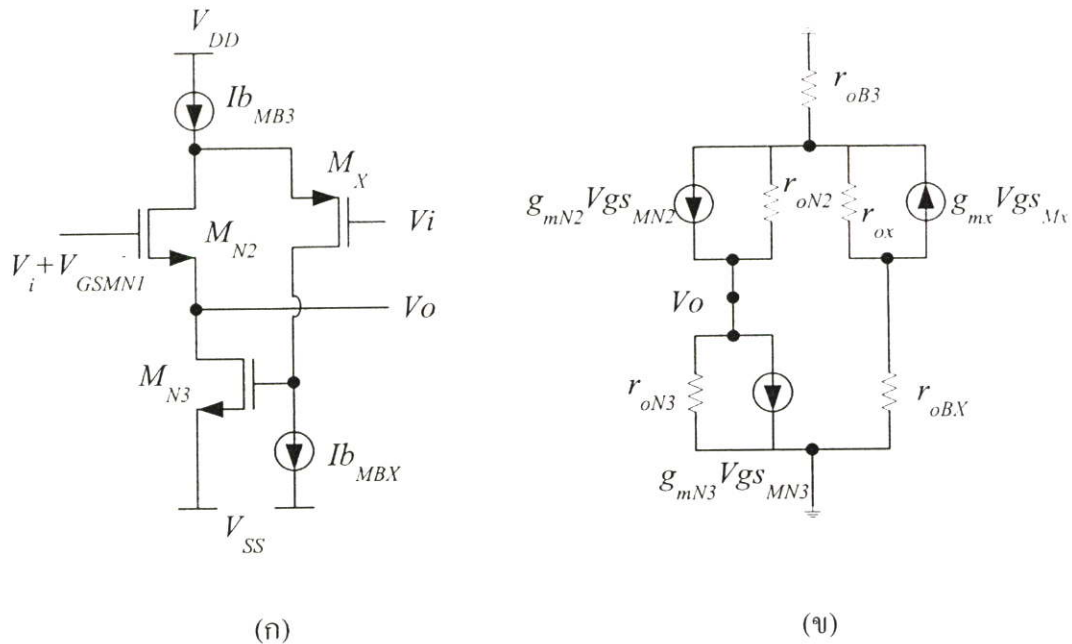
รูปที่ 3.13 โครงสร้างแบบพื้นฐานของวงจรตามแรงแบบคลาสเอบี



รูปที่ 3.14 วงจรตามแรงดันที่นำเสนอ

วงจรตามแรงดันที่นำเสนอในวิทยานิพนธ์แสดงในรูปที่ 3.14 วงจรอาศัยโครงสร้างพื้นฐานของวงจรตามแรงดันในรูปที่ 3.13 มอสทรานซิสเตอร์ $M_{N1,2}$ และ $M_{P1,2}$ ยังคงทำงานเป็นวงจรคอมมอนเดรนคลาส เอบี (Common Drain Class AB) เช่นเดียวกับวงจรในรูปที่ 3.13 แต่วงจรในรูปที่ 3.14 นี้ได้เพิ่มวงจรขับจำนวน 2 ได้แก่วงจรขับชุด NMOS (M_{N2}, M_{N3}, M_X) และวงจรขับชุด PMOS (M_{P2}, M_{P3}, M_Y) วงจรขับทั้ง 2 ชุดนี้เมื่อนำมาต่อใช้งานดังรูปที่ 3.14 แล้วจะช่วยแก้ปัญหาทั้ง 3 ประการของวงจรตามแรงดันแบบพื้นฐานได้ การทำงานของวงจรขับชุด NMOS และ วงจรขับชุด PMOS จะแยกอธิบายได้ดังนี้

3.4.2 วงจรขับชุด NMOS (NMOS Driver Circuit ; NDC)



รูปที่ 3.15 (ก) วงจรขับชุด NMOS (ข) วงจรเสมือนขนาดเล็กของวงจรขับชุด NMOS

จากรูปที่ 3.15 แสดงวงจรขับชุด NMOS กระแส $I_{b_{MB3}}$ ถูกออกแบบให้มีค่ามากกว่า กระแส $I_{b_{MBX}}$ และทรานซิสเตอร์ทุกตัวถูกออกแบบให้ทำงานในย่านอิ่มตัว (Saturation Region) กระแสผลต่างของ $I_{b_{MB3}}$ และ $I_{b_{MBX}}$ จะไหลผ่าน M_{N2} และไหลเข้าสู่ M_{N3} ส่วนแรงดันที่ขาเกตของ M_{N3} จะถูกควบคุมด้วย $I_{b_{MB3}}$, $I_{b_{MBX}}$ และ ขนาดของ M_{N3}

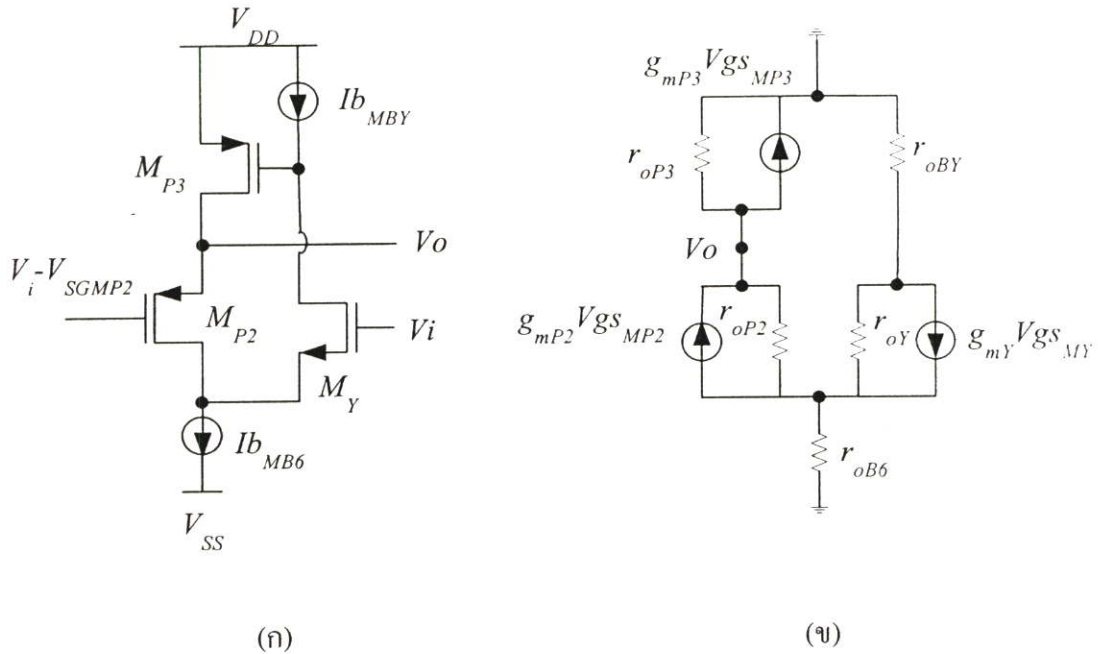
การทำงานของวงจรป้อนกลับ (Feedback Circuit) ซึ่งประกอบด้วย M_{N2} , M_{N3} และ M_X สามารถอธิบายได้ดังต่อไปนี้ เมื่อสัญญาณอินพุตซิกลปเข้ามาจะทำให้ M_{N2} นำกระแสลดลง เนื่องจากแรงดันเกตซิกลปมีค่าลดลง ส่วนแรงดันซอสเกตของ M_X จะมีค่าสูงขึ้น เนื่องจากขาเกตของ M_X ต่ออยู่กับสัญญาณอินพุต ด้วยเหตุผลดังกล่าวนี้เป็นเหตุให้กระแส i_{MX} มีขนาดมากขึ้น ดังนั้นจึงทำให้แรงดันเกตซอสของ M_{N3} เพิ่มขึ้น M_{N3} จึงนำกระแสจากโหนดลงสู่แหล่งจ่ายไฟลบ (V_{SS}) เป็นผลให้เกิดสัญญาณซิกลปที่เอาต์พุต

รูปที่ 3.15(ข) แสดงวงจรเสมือนขนาดเล็กของวงจรขับชุด NMOS โดยการวิเคราะห์ห้วงจรเสมือนขนาดเล็กทำให้สามารถหาค่าความต้านทานทางเอาต์พุตได้ดังนี้

$$R_{OUT(NDC)} \cong \frac{1}{g_{mN2} (1 + g_{mN3} r_{oBX})} \quad (3.33)$$

โดยที่ r_{oBX} คือความต้านทานระหว่างขาเดรนกับขาซอสของทรานซิสเตอร์ M_{BX}

3.4.3 วงจรขับชุด PMOS (PMOS Driver Circuit ; PDC)



รูปที่ 3.16 (ก) วงจรขับชุด PMOS (ข) วงจรเสมือนขนาดเล็กของวงจรขับชุด PMOS

จากรูปที่ 3.16 แสดงวงจรขับชุด PMOS กระแส $I_{b_{MB6}}$ ถูกออกแบบให้มีความมากกว่ากระแส $I_{b_{MBY}}$ และทรานซิสเตอร์ทุกตัวถูกออกแบบให้ทำงานในย่านอิ่มตัว (Saturation Region) กระแสผลต่างของ $I_{b_{MB6}}$ และ $I_{b_{MBY}}$ จะไหลผ่าน M_{P2} และไหลเข้าสู่ M_{P3} ส่วนแรงดันที่ขาเกตของ M_{P3} จะถูกควบคุมด้วย $I_{b_{MB6}}$, $I_{b_{MBY}}$ และ ขนาดของ M_{P3}

การทำงานของวงจรถูกป้อนกลับ (Feedback Circuit) ซึ่งประกอบด้วย M_{P2} , M_{P3} และ M_Y สามารถอธิบายได้ดังต่อไปนี้ เมื่อสัญญาณอินพุตชีกบวกรวมเข้ามาจะทำให้ M_{P2} นำกระแสลดลง เนื่องจากแรงดันเกตเกตมีค่าลดลง ส่วนแรงดันเกต ซอสของ M_Y จะมีค่าสูงขึ้น เนื่องจากขาเกตของ M_Y ต่ออยู่กับสัญญาณอินพุต ด้วยเหตุผลดังกล่าวนี้เป็นเหตุให้กระแส i_{MY} มีขนาดมากขึ้น ดังนั้น จึงทำให้แรงดันซอสเกตของ M_{P3} เพิ่มขึ้น M_{P3} จึงนำกระแสจากไฟบวก (V_{DD}) ลงสู่โหนดเป็นผลให้เกิดสัญญาณชีกบวกรวมที่เอาต์พุต

จากรูปที่ 3.16(ข) แสดงวงจรมือขนาดเล็กรวมของวงจรขับชุด PMOS โดยการวิเคราะห์ที่วงจรมือขนาดเล็กรวมทำให้สามารถหาค่าความต้านทานทางเอาต์พุตได้ดังนี้

$$R_{OUT(PDC)} \cong \frac{I}{g_{mP2} (1 + g_{mP3} r_{oBY})} \quad (3.34)$$

โดยที่ r_{oBY} คือความต้านทานระหว่างขาเกตกับขาซอสของมอสทรานซิสเตอร์ M_{BY}

สำหรับการสวิงของสัญญาณเอาต์พุตจะพบว่าวงจรตามแรงดันที่นำเสนอนี้มีช่วงการสวิงของสัญญาณที่กว้าง โดยการสวิงของสัญญาณจะแบ่งการอธิบายออกเป็น 3 ช่วงดังนี้

- ช่วงที่ 1 $V_{SS} + 2V_{dsat(MB5,B55)} + |V_{Tp}| \leq V_i \leq V_{DD} - 2V_{dsat(MB2,B22)} - V_{TN}$
- ช่วงที่ 2 $V_i > V_{DD} - 2V_{dsat(MB2,B22)} - V_{TN}$
- ช่วงที่ 3 $V_i < V_{SS} + 2V_{dsat(MB5,B55)} + |V_{Tp}|$

ช่วงที่ 1 $V_{SS} + 2V_{dsat(MB5,B55)} + |V_{Tp}| \leq V_i \leq V_{DD} - 2V_{dsat(MB2,B22)} - V_{TN}$

ในช่วงนี้วงจรขั้วชุด NMOS และ วงจรขั้วชุด PMOS จะทำงานพร้อมกัน จึงส่งผลให้วงจรในรูปที่ 3.14 ทำงานเสมือนวงจรตามแรงดันแบบพื้นฐาน แต่มีข้อดีกว่าคือวงจรจะมีความต้านทานทางเอาต์พุตต่ำกว่า และ มีความเป็นเชิงเส้นที่ดีกว่า

โดยการวิเคราะห์ห้วงจรเสมือนขนาดเล็ก ทำให้ได้ความต้านทานทางเอาต์พุตในช่วงนี้เป็น

$$R_{OUT} \cong \frac{I}{g_{mN2}(1 + g_{mN3}r_{oBx})} \parallel \frac{I}{g_{mP2}(1 + g_{mP3}r_{oBy})} \quad (3.35)$$

ช่วงที่ 2 $V_i > V_{DD} - 2V_{dsat(MB2,B22)} - V_{TN}$

เมื่อสัญญาณอินพุตมีค่าอยู่ในช่วง $V_i > V_{DD} - 2V_{dsat(MB2,B22)} - V_{TN}$ ชุดขั้ว NMOS (M_{N2} , M_{N3} และ M_X) จะเข้าสู่สภาวะหยุดทำงาน (Cut off) สัญญาณอินพุตที่ป้อนขาเกตของ M_X จะทำให้แรงดันเกตของ M_{B3} มีค่าลดลงจน M_{B3} เข้าสู่สภาวะลิเนียร์ (Linear) ทำให้ M_{B3} จ่ายกระแสลดลงจึงส่งผลให้ M_{N2} หยุดทำงาน (Cut off) สัญญาณอินพุตที่ป้อนให้ขาเกตของ M_Y จะทำให้ i_{MY} มีค่าสูงขึ้น เป็นผลให้แรงดันเกตของ M_{P3} มีค่าสูงขึ้น i_{MP3} จึงมีค่าสูงขึ้นตาม M_{P3} จะทำงาน 2 หน้าที่คือจ่ายกระแสเลี้ยงชุดขั้ว PMOS ให้ยังคงทำงานเป็นปกติ และ ขณะเดียวกันก็ทำการขับโหลด จึงส่งผลให้วงจรที่นำเสนอนี้ทำงานสวิงกว้าง (Rail to Rail) ทางด้านบวกได้อย่างสมบูรณ์

$$V_{O(MAX)} = V_{DD} - V_{dsat(MP3)} \quad (3.36)$$

การวิเคราะห์ห้วงจรเสมือนขนาดเล็กของการทำงานในช่วงนี้ สามารถหาค่าความต้านทานทางเอาต์พุตได้เป็น

$$R_{OUT} \cong \frac{I}{g_{mP2}(1 + g_{mP3}r_{oBY})} \quad (3.37)$$

ช่วงที่3 $V_i < V_{SS} + 2V_{dsat(MB5,B55)} + |V_{TP}|$

เมื่อสัญญาณอินพุตมีค่าอยู่ในช่วง $V_i < V_{SS} + 2V_{dsat(MB5,B55)} + |V_{TP}|$ ชุดขับ PMOS (M_{P2} , M_{P3} และ M_Y) จะเข้าสู่สภาวะหยุดทำงาน (Cut off) สัญญาณอินพุตที่ป้อนขาเกตของ M_Y จะทำให้แรงดันเกตของ M_{B6} มีค่าลดลงจน M_{B6} เข้าสู่สภาวะลิเนียร์ (Linear) ทำให้ M_{B6} จ่ายกระแสลดลงจึงส่งผลให้ M_{P2} หยุดทำงาน (Cut off) ส่วนสัญญาณอินพุตที่ป้อนให้ขาเกตของ M_X จะทำให้ i_{MX} มีค่าสูงขึ้นเป็นผลให้แรงดันเกตของ M_{N3} มีค่าสูงขึ้น i_{MN3} จึงมีค่าสูงขึ้นตาม M_{N3} จะทำงาน 2 หน้าที่คือจ่ายกระแสเลี้ยงชุดขับ NMOS ให้ยังคงทำงานเป็นปกติและขณะเดียวกันก็ทำการขับโหลด จึงส่งผลให้วงจรที่นำเสนอนี้ทำงานสวิงกว้าง (Rail to Rail) ทางด้านลบได้อย่างสมบูรณ์

$$V_{O(MIN)} = V_{SS} + V_{dsat(MN3)} \quad (3.38)$$

โดยการวิเคราะห์ห้วงจรเสมือนขนาดเล็กของการทำงานในช่วงนี้ สามารถหาค่าความต้านทานทางเอาต์พุตได้เป็น

$$R_{OUT} \cong \frac{I}{g_{mN2}(1 + g_{mN3}r_{oBX})} \quad (3.39)$$

กระแสสงบนิ่ง (Quiescent Current) ของวงจรสามารถควบคุมได้โดยการปรับขนาดของมอสทรานซิสเตอร์ M_B ที่ต่ออยู่ในรูปของไดโอด (Diode connected configuration) โดยการปรับขนาดของ M_B จะสัมพันธ์กับสมการดังนี้

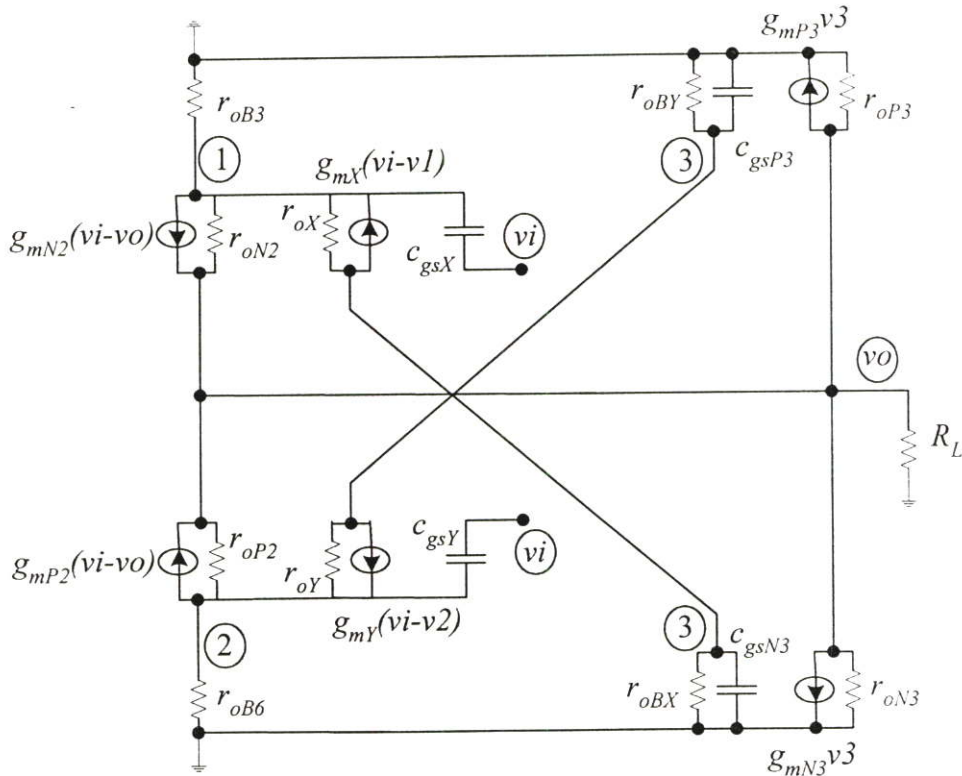
$$\sqrt{\frac{2I_Q}{k_p \left(\frac{W}{L}\right)_{P3}}} + |V_{TP}| + \sqrt{\frac{2I_{MB}}{k_p \left(\frac{W}{L}\right)_{MB}}} + |V_{TP}| + \sqrt{\frac{2I_Q}{k_n \left(\frac{W}{L}\right)_{N3}}} + V_{Tn} = V_{DD} + |V_{SS}| \quad (3.40)$$

สำหรับการพิจารณากำลังงานสูญเสียของวงจรตามแรงดันที่นำเสนอนั้นจะพิจารณาจากวงจรในสภาวะสงบนิ่ง จากรูปที่ 3.14 สามารถหาค่ากำลังงานสูญเสียของวงจรตามแรงดันที่นำเสนอนี้ได้ดังนี้

$$P_D = \left(V_{DD} + |V_{SS}| \right) \left(I_{MB1} + I_{MB2} + I_{MB3} + I_{MBY} + I_Q \right) + I_{r1} V_{DD} + I_{r2} |V_{SS}| \quad (3.41)$$

3.4.4 การวิเคราะห์หัตถ์รายขยายแรงดัน (v_o/v_i)

การวิเคราะห์หัตถ์รายขยายแรงดัน (v_o/v_i) สามารถทำได้โดยการวิเคราะห์หัตถ์วงจรทดเทียมสัญญาณขนาดเล็ก (Small Signal equivalent circuit) ของวงจรตามแรงดัน ดังแสดงดังรูปที่ 3.17



รูปที่ 3.17 วงจรทดเทียมสัญญาณขนาดเล็กในการวิเคราะห์หัตถ์รายขยายแรงดัน (v_o/v_i)

วงจรในรูปที่ 3.17 ได้รวมผลของค่าความจุไฟฟ้าแฝงที่มากับมอสทรานซิสเตอร์ด้วย กำหนดให้ g_{ox} คือส่วนกลับของค่าความต้านทานระหว่างขาเกตและขาซอสของมอสทรานซิสเตอร์ตัวที่ x g_L คือส่วนกลับของค่าความต้านทานโหลด และ C_{gsx} คือความจุไฟฟ้าแฝงระหว่างเกตและซอสของมอสทรานซิสเตอร์ตัวที่ x โดยอาศัยกฎ Kirchoff's Current Law (KCL) จะได้สมการความสัมพันธ์ระหว่างกระแสและศักดาไฟฟ้า ณ ที่โหนด (Node) ต่าง ๆ ได้ดังนี้

ที่ Node 1 จะได้

$$\begin{aligned} & \left(g_{oB3} + g_{oN2} + g_{oX} + g_{mX} + sC_{gsX} \right) v1 - g_{oX} v3 - \left(g_{mN2} + g_{oN2} \right) v0 \\ & - \left(g_{mX} + sC_{gsX} - g_{mN2} \right) v_i = 0 \end{aligned} \quad (3.42)$$

ที่ Node 2 จะได้

$$\begin{aligned} & \left(g_{oB6} + g_{oP2} + g_{oY} + g_{mY} + sC_{gsY} \right) v2 - g_{oY} v3 - \left(g_{mP2} + g_{oP2} \right) v0 \\ & - \left(g_{mY} + sC_{gsY} - g_{mP2} \right) v_i = 0 \end{aligned} \quad (3.43)$$

ที่ Node 3 จะได้

$$\begin{aligned} & \left[s \left(C_{gsN3} + C_{gsP3} \right) + g_{oY} + g_{oX} \right] v3 - \left(g_{oX} + g_{mX} \right) v1 - \left(g_{oY} + g_{mY} \right) v2 \\ & + \left(g_{mX} + g_{mY} \right) v_i = 0 \end{aligned} \quad (3.44)$$

ที่ Node v_o จะได้

$$\begin{aligned} & \left(g_{oP3} + g_{oN3} + g_{mN2} + g_{mP2} + g_{oN2} + g_{oP2} + g_L \right) v0 - g_{oN2} v1 - g_{oP2} v2 \\ & + \left(g_{mP3} + g_{mN3} \right) v3 - \left(g_{mN2} + g_{mP2} \right) v_i = 0 \end{aligned} \quad (3.45)$$

จากสมการ (3.41) ถึง (3.44) สามารถคำนวณหาค่าอัตราขยายแรงดัน v_o/v_i ได้ดังนี้

$$\frac{v_o}{v_i} = \frac{a1s^3 + a2s^2 + a3s + a4}{b1s^3 + b2s^2 + b3s + b4} \quad (3.46)$$

โดยที่

$$a1 = C_{gsX} C_{gsY} C_t g_{mN2} + C_{gsX} C_{gsY} C_t g_{mP2}$$

$$a2 = C_{gsY} C_t g_{mN2} g_{mX} + C_{gsY} C_t g_{mP2} g_{mX} \\ + C_{gsX} C_t g_{mN2} g_{mY} + C_{gsX} C_t g_{mP2} g_{mY}$$

$$a3 = C_t g_{mN2} g_{mX} g_{mY} + C_t g_{mP2} g_{mX} g_{mY}$$

$$a4 = g_{mN2} g_{mN3} g_{mX} g_{mY} + g_{mN3} g_{mP2} g_{mX} g_{mY} \\ + g_{mN2} g_{mP3} g_{mX} g_{mY} + g_{mP2} g_{mP3} g_{mX} g_{mY}$$

$$b1 = C_{gsX} C_{gsY} C_t g_{mN2} + C_{gsX} C_{gsY} C_t g_{mP2} \\ + C_{gsX} C_{gsY} C_t g_L$$

$$b2 = C_{gsY} C_t g_{mN2} g_{mX} + C_{gsY} C_t g_{mP2} g_{mX} \\ + C_{gsX} C_t g_{mN2} g_{mY} + C_{gsX} C_t g_{mP2} g_{mY} \\ + C_{gsY} C_t g_L g_{mX} + C_{gsX} C_t g_L g_{mY}$$

$$b3 = C_t g_{mN2} g_{mX} g_{mY} + C_t g_{mP2} g_{mX} g_{mY} \\ + C_t g_L g_{mX} g_{mY}$$

$$b4 = g_{mN2} g_{mN3} g_{mX} g_{mY} + g_{mN3} g_{mP2} g_{mX} g_{mY} \\ + g_{mN2} g_{mP3} g_{mX} g_{mY} + g_{mP2} g_{mP3} g_{mX} g_{mY}$$

กำหนดให้

$$C_t = C_{gsN3} + C_{gsP3}$$

จากสมการที่ 3.45 เมื่อพิจารณาเทอม g_L เท่ากับศูนย์ (โหลดมีค่ามาก ๆ) จะพบ $v_o = v_i$ พอดี

3.5 ผลการจำลองการทำงาน

การทดสอบประสิทธิภาพของวงจรตามแรงดันที่นำเสนอ จะใช้โปรแกรม H-Spice ในการทดสอบประสิทธิภาพ การออกแบบจะใช้เทคโนโลยีแบบซิมอส 0.13 ไมโครเมตรภายใต้แหล่งจ่ายไฟเลี้ยง V_{DD} และ V_{SS} เท่ากับ ± 0.75 โวลต์ สัญญาณเอาต์พุตสามารถสวิงได้ในช่วง

± 0.6 โวลต์ สำหรับความต้านทานโหลด 300 โอห์ม ตารางที่ 3.1 แสดงค่าพารามิเตอร์ที่สำคัญในการออกแบบ ตารางที่ 3.2 แสดงขนาดของมอสทรานซิสเตอร์ทั้งหมดที่ได้จากการออกแบบ การจำลองผลการทำงานจะแยกเป็น 2 ส่วนได้แก่ การจำลองการทำงานที่ได้จากการออกแบบ และการจำลองการทำงานของวงจรจากการเลย์เอาต์ (Layout)

ตารางที่ 3.1 พารามิเตอร์ที่สำคัญในการออกแบบ

พารามิเตอร์	NMOS	PMOS
μ_0	$502.65 \text{ cm}^2/V\text{-s}$	$91.93 \text{ cm}^2/V\text{-s}$
V_T	0.39 V	-0.42 V
t_{ox}	$3.2 \times 10^{-9} \text{ m}$	$3.2 \times 10^{-9} \text{ m}$

ตารางที่ 3.2 ขนาดมอสทรานซิสเตอร์ของวงจรตามแรงดันที่นำเสนอ

มอสทรานซิสเตอร์	อัตราส่วน (W/L) (μ)
$M_{B1, B2, BX, P1}$	12/0.3
M_{B22}	40/1
M_{r1}	0.6/0.12
M_{B3}	161/0.3
M_{BY}	60/0.3
$M_{B4, B5, N1}$	2.4/0.3
M_{B55}	8/1
M_{r2}	5/0.12
M_{B6}	30.8/0.3
M_{N2}	22/0.3
M_{P2}	122/0.3
M_X	6.6/0.12
M_Y	2.4/0.12
M_{N3}	30/0.18
M_{P3}	120/0.18
M_B	0.3/0.18

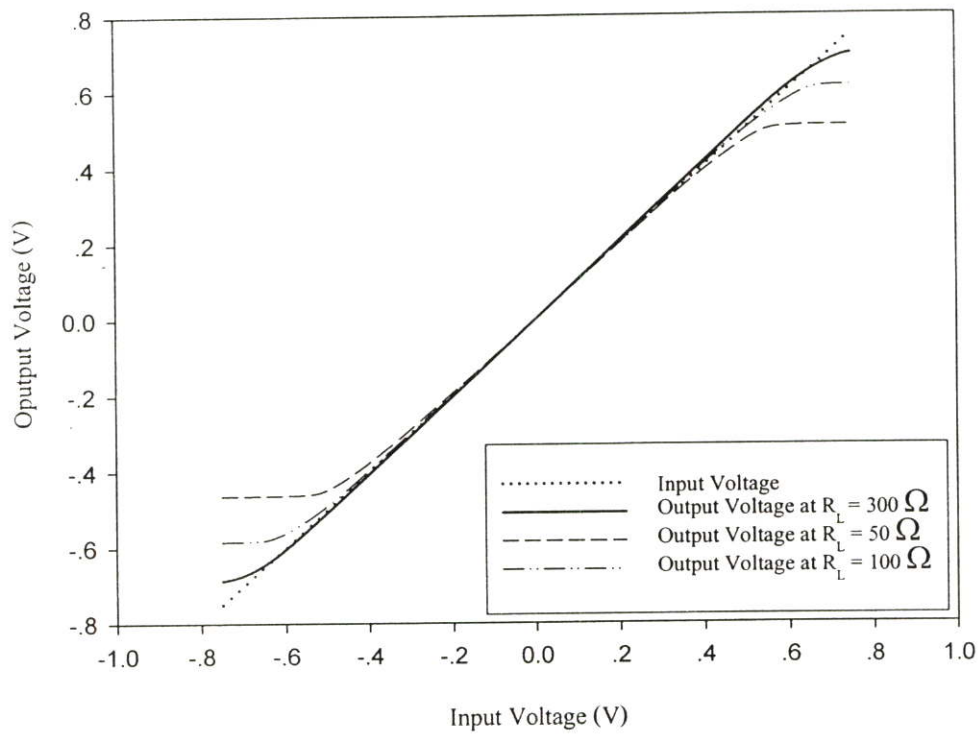
* 0.12 μm เป็นความยาว Channel ที่สั้นที่สุดที่สามารถใช้ในการเลย์เอาต์และออกแบบ สำหรับเทคโนโลยีที่ใช้ในวิทยานิพนธ์นี้ (ภาคผนวก ข)

3.5.1 ผลการจำลองการทำงานของวงจรตามแรงดันที่นำเสนอ

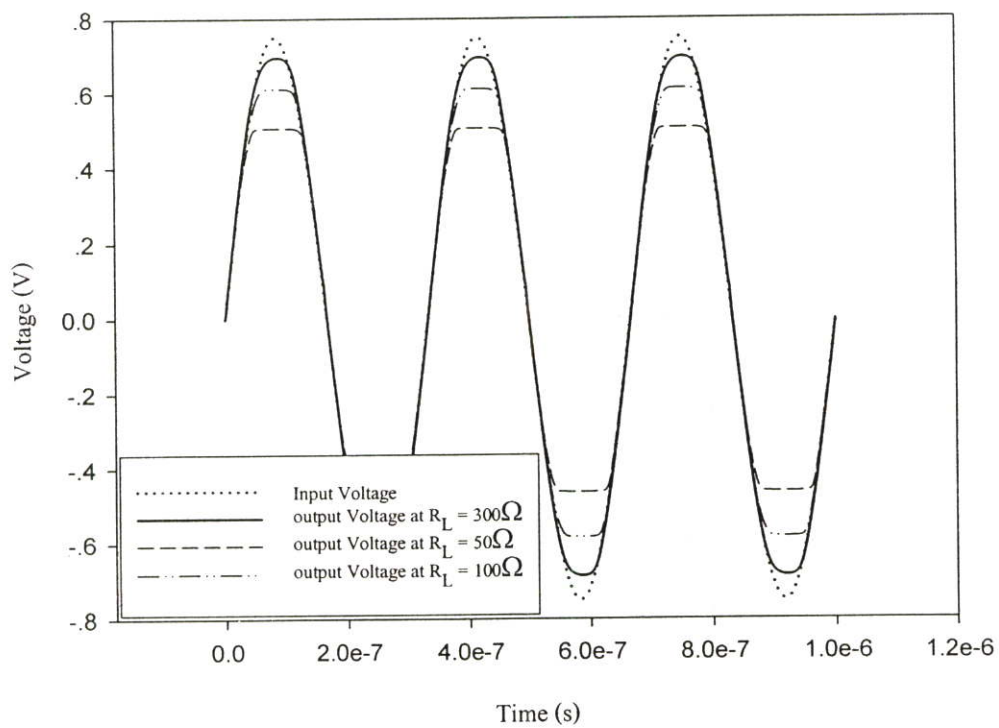
ตารางที่ 3.3 แสดงประสิทธิภาพของวงจรตามแรงดันที่นำเสนอ โดยที่ความต้านทานโหลดมีค่าเท่ากับ 300 โอห์ม วงจรตามแรงดันที่นำเสนอมีช่วงการสวิงที่เป็นเชิงเส้นของสัญญาณเอาต์พุตเท่ากับ ± 0.6 โวลต์ และเอาต์พุตอิมพีแดนซ์ในช่วงความถี่น้อยกว่า 1 เมกกะเฮิรต์มีค่าน้อยกว่า 8Ω (18dB) โดยความผิดเพี้ยนของสัญญาณเอาต์พุตขนาด ± 0.6 โวลต์ (ที่ความถี่ 3 เมกกะเฮิรต์) มีค่าน้อยกว่า 0.5 เปอร์เซ็นต์ รูปที่ 3.18 แสดงคุณสมบัติทางดีซีของวงจร (DC Transfer Characteristics) เมื่อต่อกับความต้านทานโหลดค่าต่างๆ (50 Ω , 100 Ω , 300 Ω) จากรูปจะพบว่าวงจรแสดงความเป็นเชิงเส้นได้ดีโดยมีช่วงการสวิงได้สูงถึง $\pm 0.6V$ ที่โหลด 300 Ω รูปที่ 3.19 แสดงผลการตอบสนองทางเวลาของสัญญาณเอาต์พุตเทียบกับอินพุตที่โหลดค่าต่างๆ (50 Ω , 100 Ω , 300 Ω) ที่ความถี่ 3 เมกกะเฮิรต์ จากรูปจะสังเกตได้ว่า สัญญาณเอาต์พุตจะตามสัญญาณอินพุตจนกระทั่งสัญญาณอินพุตมีค่ามากกว่าช่วงปฏิบัติงาน สัญญาณเอาต์พุตจะเริ่มผิดเพี้ยนเนื่องจากมอดูเลชันของ M_{P3} และ M_{N3} เริ่มเข้าสู่ภาวะลิเนียร์ (Linear) รูปที่ 3.20 แสดงผลการตอบสนองความถี่ของวงจร จากรูปพบว่าวงจรมีความถี่คัทออฟเท่ากับ 657 MHz รูปที่ 3.21 แสดงค่าความต้านทานเอาต์พุตเทียบกับความถี่ จากรูปจะเห็นว่าค่าความต้านทานทางเอาต์พุตที่ความถี่ 1 เมกกะเฮิรต์ มีค่าเท่ากับ 18 dB รูปที่ 3.22 แสดงความผิดเพี้ยนของสัญญาณที่ความถี่ค่าต่างๆ (3MHz, 6MHz, 10MHz) โดยวงจรมีความผิดเพี้ยน (%THD) เท่ากับ 0.44% ที่อินพุตมีขนาดเท่ากับ 1.2 V_{pp} ที่โหลดเท่ากับ 300 Ω และ ความถี่ 3 เมกกะเฮิรต์ โดยภายใต้สภาวะสงบนี้ วงจรที่นำเสนอมีกำลังงานสูญเสียเท่ากับ 405 ไมโครวัตต์

ตารางที่ 3.3 ประสิทธิภาพของวงจรตามแรงดันที่นำเสนอ

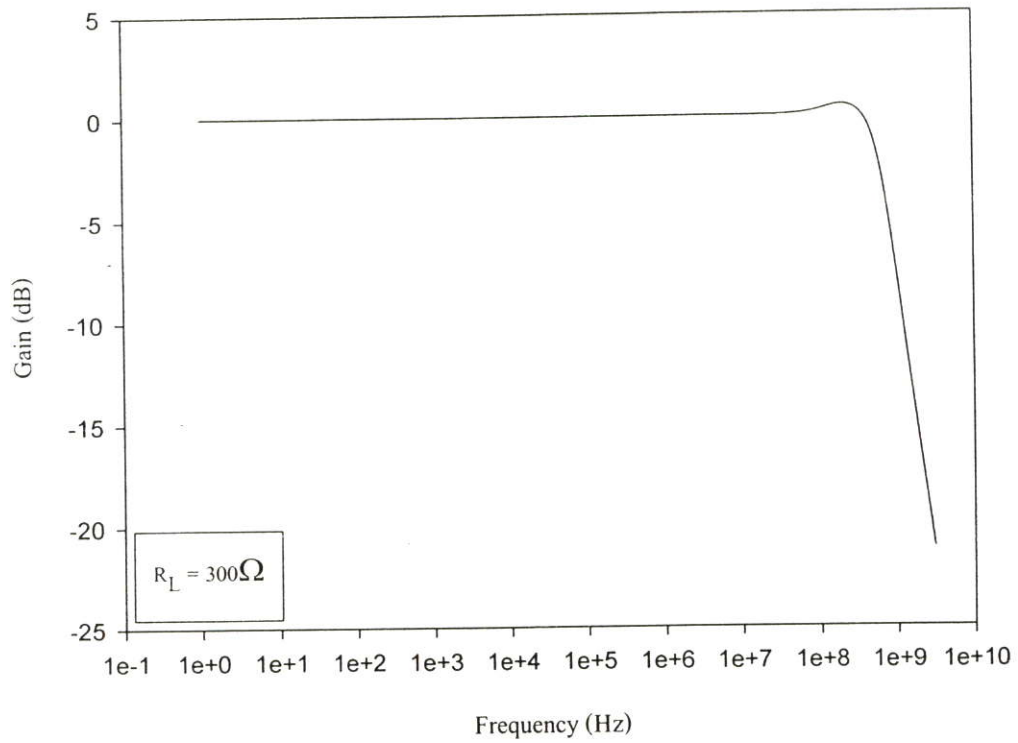
พารามิเตอร์	ผลการทดลอง
แหล่งจ่ายแรงดัน	± 0.75 โวลต์
แหล่งจ่ายกระแส (I_p)	10 ไมโครแอมป์
ความต้านทานโหลด	300 โอห์ม
เอาต์พุตสวิง	± 0.6 โวลต์
ความถี่คัทออฟ	657 เมกกะเฮิรต์
เอาต์พุตอิมพีแดนซ์	8Ω (18dB)
กำลังงานสูญเสีย	405 ไมโครวัตต์
ความผิดเพี้ยนของสัญญาณ (% THD)	0.44 % @ 1.2 V _{pp} , 3 เมกกะเฮิรต์



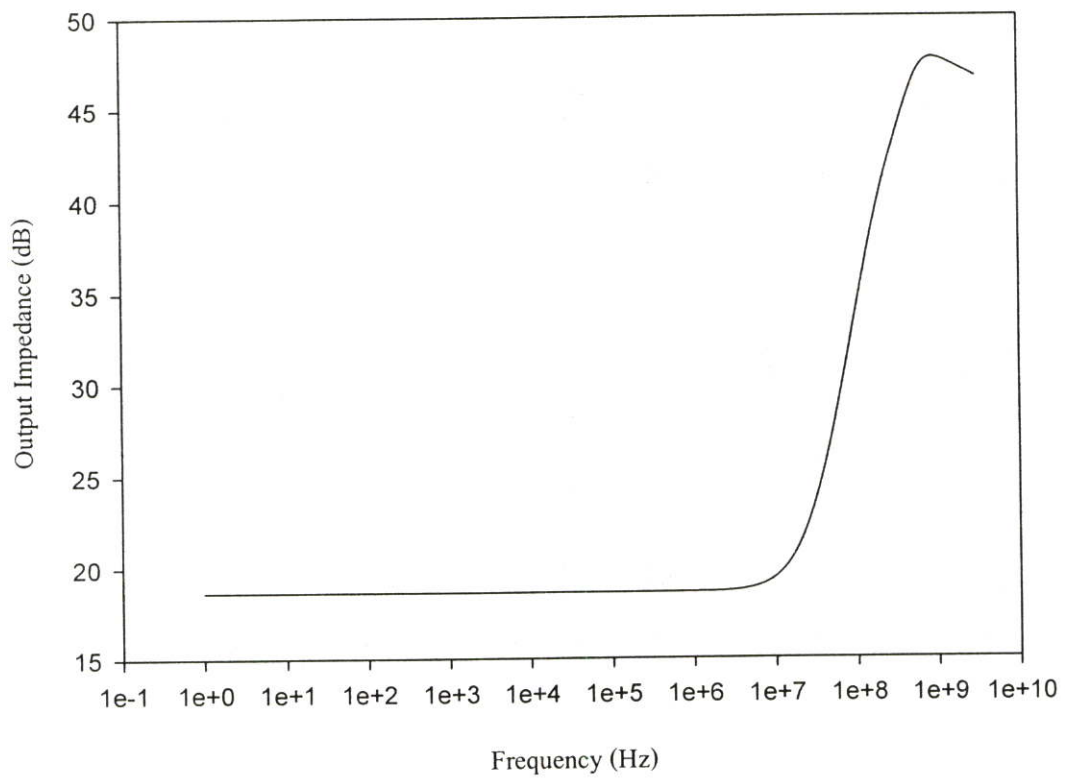
รูปที่ 3.18 คุณสมบัติทางคิซีของวงจรตามแรงดันที่นำเสนอ



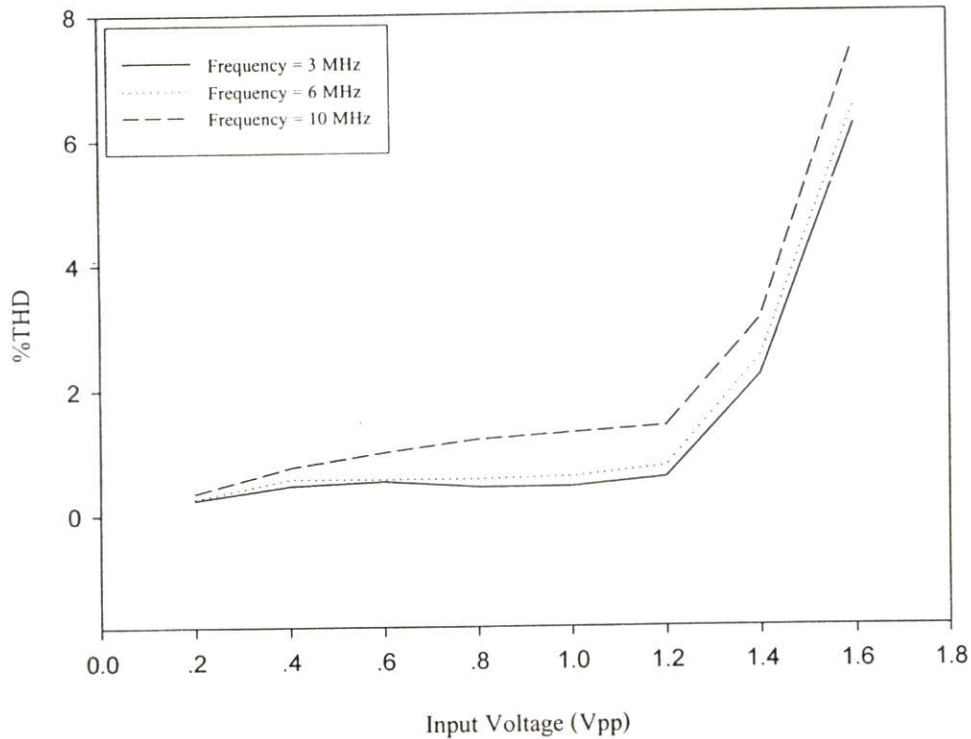
รูปที่ 3.19 การสวิงของสัญญาณเอาต์พุตเปรียบเทียบกับสัญญาณอินพุตความถี่ 3 เมกกะเฮิรต์



รูปที่ 3.20 ผลการตอบสนองความถี่ของวงจรตามแรงดันที่นำเสนอ



รูปที่ 3.21 เอ๊าท์พุทอิมพีแดนซ์ของวงจรตามแรงดันที่นำเสนอ



รูปที่ 3.22 ความผิดเพี้ยนของสัญญาณที่ค่าความถี่ต่างๆ ($R_L = 300\Omega$)

ตารางที่ 3.4 ประสิทธิภาพของวงจรตามแรงดันที่นำเสนอและประสิทธิภาพของวงจรตามแรงดันที่มีการนำเสนอมาก่อน

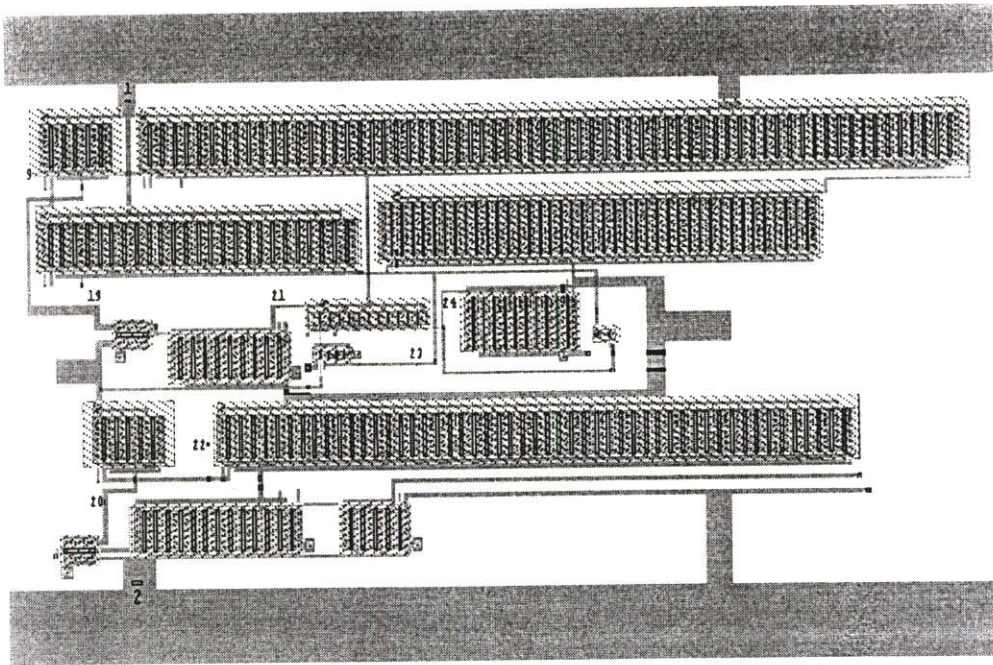
พารามิเตอร์	วงจรที่นำเสนอ	M.Neag [10]	K.Nagaraj [7]
แหล่งจ่ายแรงดัน	$\pm 0.75V$	$\pm 0.75V$	5V
ความต้านทานโหลด	300Ω	300Ω	300Ω
เอาต์พุตสวิง	$\pm 0.6V$	$\pm 0.2V$	4.2Vpp
ความถี่คัทออฟ	657MHz	522MHz	-
ความต้านทานทางเอาต์พุต	$8\Omega @ 1MHz$	$8.5\Omega @ 1MHz$	-
กำลังงานสูญเสีย	405uW	480uW	2.5mW
ความผิดเพี้ยนของสัญญาณ(%THD)	0.44%@3MHz 1.2Vpp, $R_L=300\Omega$	0.98%@ 3MHz,0.4Vpp $R_L=300\Omega$	0.025%@1KHz 4.2Vpp, $R_L=300\Omega$

3.5.2 ผลการจำลองการทำงานของวงจรที่นำเสนอจากการเลย์เอาต์ (Layout)

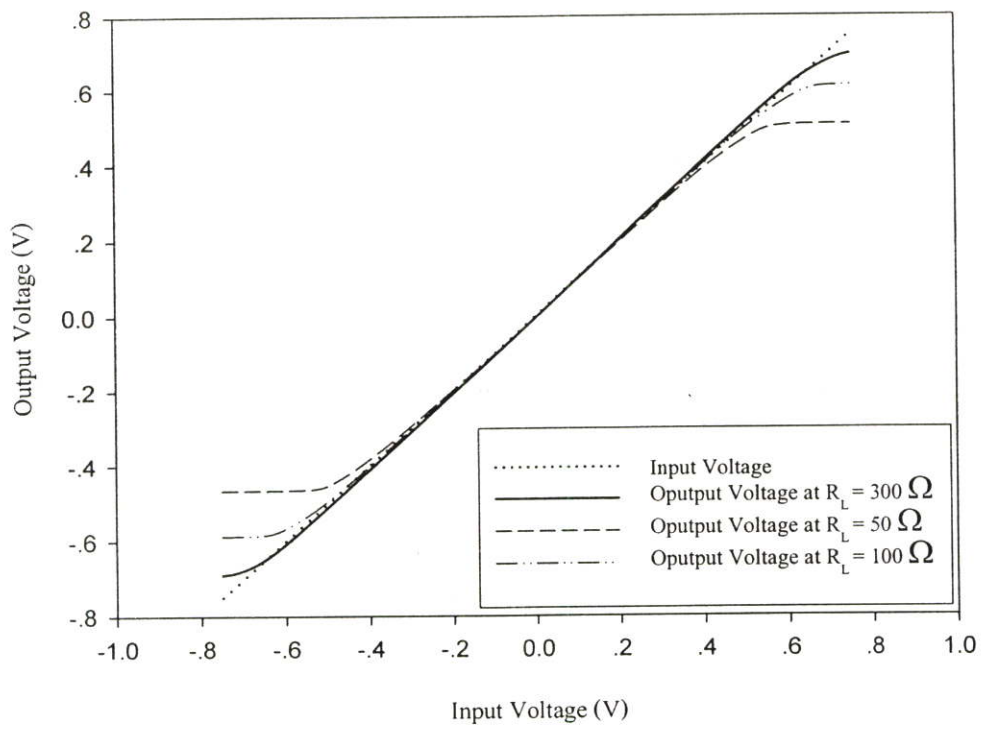
การทดสอบประสิทธิภาพของวงจรตามแรงดันที่นำเสนอจากการเลย์เอาต์ (Layout) จะเป็นการทดสอบโดยรวมผลของตัวเก็บประจุแฝง รูปที่ 3.23 แสดงการเลย์เอาต์ (Layout) วงจรตามแรงดันที่นำเสนอด้วยโปรแกรม L-EDIT ตารางที่ 3.4 แสดงประสิทธิภาพของวงจรตามแรงดันที่นำเสนอจากการเลย์เอาต์ (Layout) โดยที่ความต้านทานโหลด 300 โอห์ม วงจรตามแรงดันที่นำเสนอมีช่วงการสวิงที่เป็นเชิงเส้นของสัญญาณเอาต์พุตเท่ากับ ± 0.6 โวลต์ และเอาต์พุตอิมพีแดนซ์ในช่วงความถี่น้อยกว่า 1 เมกกะเฮิรตซ์มีค่าน้อยกว่า 5Ω (14dB) โดยความผิดเพี้ยนของสัญญาณเอาต์พุตขนาด ± 0.6 โวลต์ ที่ความถี่ 3 เมกกะเฮิรตซ์ น้อยกว่า 0.5 เปอร์เซ็นต์ รูปที่ 3.24 แสดงคุณสมบัติทางดีซีของวงจร (DC Transfer Characteristics) เมื่อเทียบกับความต้านทานโหลดค่าต่างๆ (50Ω , 100Ω , 300Ω) จากรูปจะพบว่าวงจรแสดงความเป็นเชิงเส้นได้ดี โดยมีช่วงการสวิงได้สูงถึง $\pm 0.6V$ ที่โหลด 300Ω รูปที่ 3.25 แสดงผลการตอบสนองทางเวลาของสัญญาณเอาต์พุตเทียบกับอินพุตที่โหลดค่าต่างๆ (50Ω , 100Ω , 300Ω) จากรูปจะสังเกตได้ว่า สัญญาณเอาต์พุตจะตามสัญญาณอินพุตจนกระทั่งสัญญาณอินพุตมีค่ามากกว่าช่วงปฏิบัติการ สัญญาณเอาต์พุตจะเริ่มผิดเพี้ยน รูปที่ 3.26 แสดงผลการตอบสนองความถี่ของวงจร จากรูปพบว่า วงจรมีความถี่คัทออฟ เท่ากับ 506 MHz ซึ่งมีค่าลดลง (เทียบกับวงจรที่นำเสนอก่อนที่จะทำการเลย์เอาต์) เนื่องจากผลของตัวเก็บประจุแฝงที่โหนดเอาต์พุต รูปที่ 3.27 แสดงค่าความต้านทานเอาต์พุตเทียบกับความถี่ จากรูปจะเห็นว่าค่าความต้านทานทางเอาต์พุตที่ความถี่ 1 เมกกะเฮิรตซ์ มีค่าเท่ากับ 14 dB รูปที่ 3.28 แสดงความผิดเพี้ยนของสัญญาณที่ความถี่ค่าต่างๆ (3MHz, 6MHz, 10MHz) โดยวงจรมีความผิดเพี้ยน (%THD) เท่ากับ 0.5% ที่อินพุตมีขนาดเท่ากับ 1.2 V_{pp} ที่โหลดเท่ากับ 300Ω และ ความถี่ 3 เมกกะเฮิรตซ์ โดยภายใต้สภาวะสงบนิ่งวงจรที่นำเสนอมีกำลังงานสูญเสียเท่ากับ 450 ไมโครวัตต์

ตารางที่ 3.4 ประสิทธิภาพของวงจรตามแรงดันที่นำเสนอจากการเลย์เอาต์ (Layout)

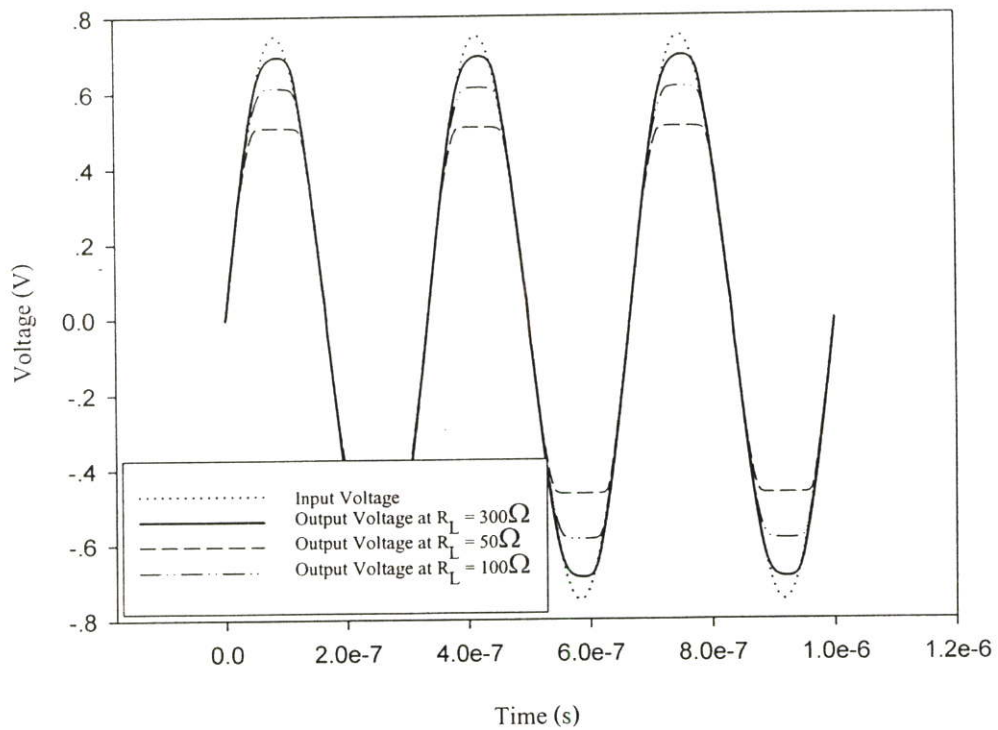
พารามิเตอร์	ผลการทดลอง
แหล่งจ่ายแรงดัน	± 0.75 โวลต์
แหล่งจ่ายกระแส (I_B)	10 ไมโครแอมป์
ความต้านทานโหลด	300 โอห์ม
เอาต์พุตสวิง	± 0.6 โวลต์
ความถี่คัทออฟ	506 เมกกะเฮิรตซ์
เอาต์พุตอิมพีแดนซ์	5Ω (14dB)
กำลังงานสูญเสีย	450 ไมโครวัตต์
ความผิดเพี้ยนของสัญญาณ (% THD)	0.5 % @ 1.2 V _{pp} , 3 เมกกะเฮิรตซ์



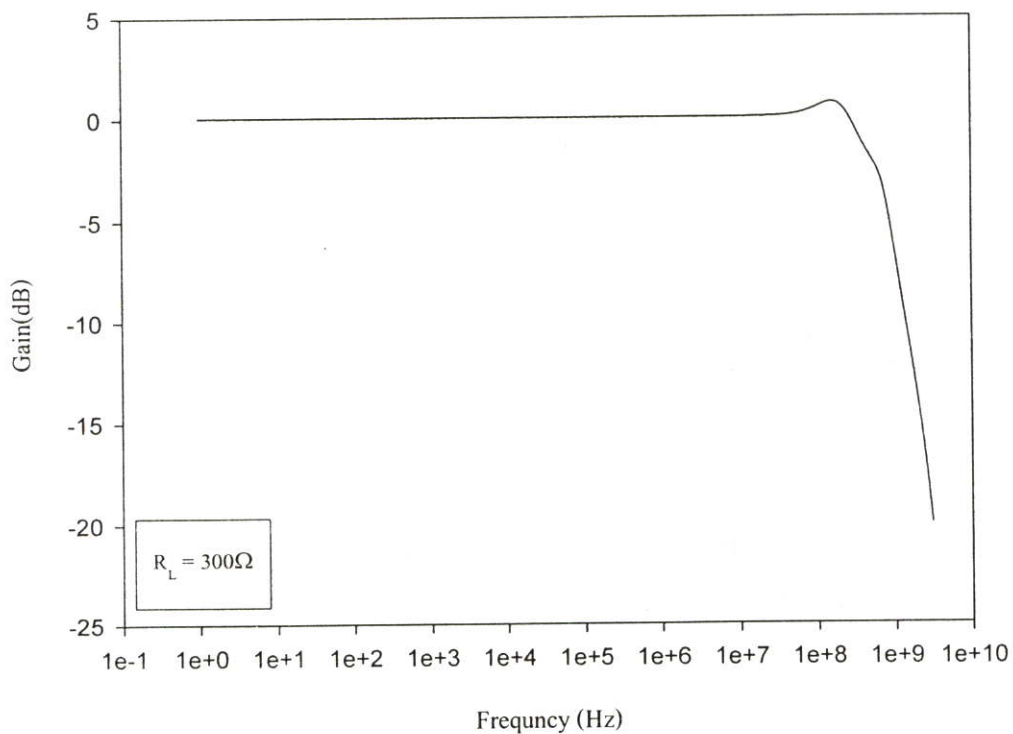
รูปที่ 3.23 วงจรตามแรงดันที่นำเสนองจากการเลย์เอาต์ (Layout)



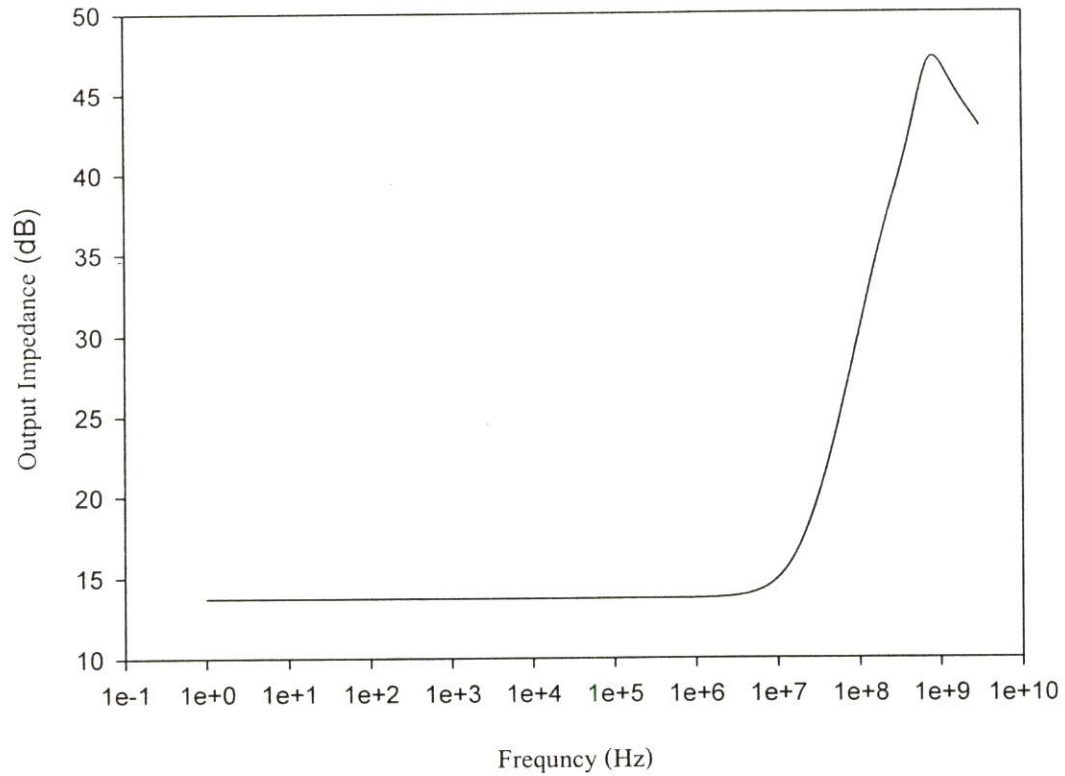
รูปที่ 3.24 คุณสมบัติทางคี่ซึ่ของวงจรตามแรงดันที่นำเสนองจากการเลย์เอาต์ (Layout)



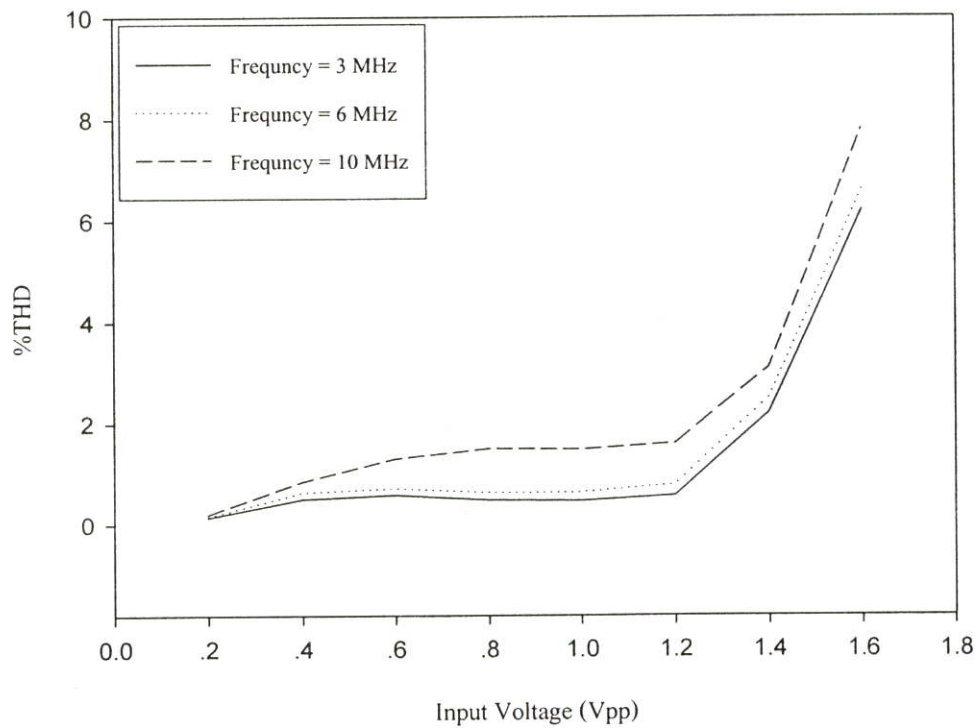
รูปที่ 3.25 การสวิงของสัญญาณเอาต์พุตของวงจรตามแรงดันที่นำเสนองจากการเลย์เอาต์ (Layout)



รูปที่ 3.26 ผลการตอบสนองความถี่ของวงจรตามแรงดันที่นำเสนองจากการเลย์เอาต์ (Layout)



รูปที่ 3.27 เอาท์พุทอิมพีแดนซ์ของวงจรตามแรงดันที่นำเสนอจากการเลย์เอาต์ (Layout)



รูปที่ 3.28 ความผิดเพี้ยนของสัญญาณที่ค่าความถี่ต่างๆจากการเลย์เอาต์ (Layout) ($R_L = 300\Omega$)

3.6 บทสรุป

ในบทนี้ได้นำเสนอการทำงานของวงจรมตามแรงดันในแบบต่างๆ อันได้แก่วงจรมตามแรงแบบคลาสเอ คลาสบี คลาสเอบี และวงจรมตามแรงดันที่ได้มีการนำเสนอมาก่อนพร้อมทั้งอธิบายการทำงานและได้สรุปข้อดี ข้อเสียต่างๆ นอกจากนี้ในบทนี้ได้นำเสนอวงจรมตามแรงดันที่อาศัยหลักการทำงานของวงจรมตามแรงดันแบบคลาสเอบีพื้นฐาน ซึ่งเป็นวงจรมตามแรงดันที่สามารถแก้ปัญหาของวงจรมตามแรงดันแบบคลาสเอบีพื้นฐานได้ คือ ประการที่หนึ่ง เรื่องความเป็นเชิงเส้นของวงจรมตามแรงดันแบบคลาสเอบีพื้นฐาน ไม่ดี ประการที่สอง เอาท์พุทอิมพีแดนซ์ของวงจรมตามแรงดันที่นำเสนอมีค่าต่ำมากเมื่อเทียบกับวงจรมตามแรงดันแบบคลาสเอบีพื้นฐาน ซึ่งเป็นผลมาจากการป้อนกลับแบบลบ และประการที่สาม วงจรมตามแรงดันที่นำเสนอมีช่วงการสวิงของสัญญาณเอาท์พุทกว้าง โดยมีช่วงการสวิงของสัญญาณอยู่ในช่วง ± 0.6 โวลต์ วงจรมตามแรงดันที่นำเสนอสามารถขับโหลดความต้านได้ต่ำสุด 300 โอห์ม และมีกำลังงานสูญเสียต่ำ

บทที่ 4

วงจรรขยายสัญญาณแบบป้อนกลับกระแส (Current Feedback Operational Amplifier)

4.1 บทนำ

วงจรรขยายสัญญาณแบบป้อนกลับกระแส (Current Feedback Operational Amplifier : CFOA) มีการใช้งานอย่างแพร่หลายในอุตสาหกรรมอิเล็กทรอนิกส์ ข้อดีของวงจรรขยายสัญญาณแบบป้อนกลับกระแส ที่เหนือกว่าวงจรรขยายสัญญาณแบบป้อนกลับแรงดันได้แก่การมีอัตราสวของวงจสูง และมีความเป็นอิสระระหว่างอัตราขยาย และแบนด์วิดท์ (Bandwidth) การที่วงจรมีอัตราสวที่สูงจะทำให้ช่วยลดปัญหาในเรื่องความผิดเพี้ยนของสัญญาณที่ความถี่สูงได้ ความเป็นอิสระระหว่างอัตราขยาย และแบนด์วิดท์ (Bandwidth) ทำให้การใช้งานวงจรรขยายสัญญาณแบบป้อนกลับกระแสสามารถกำหนดอัตราขยาย และแบนด์วิดท์ (Bandwidth) ทั้งสองอย่างได้ในเวลาเดียวกัน ข้อดีดังกล่าวทำให้วงจรรขยายสัญญาณแบบป้อนกลับกระแสมีความโดดเด่น และเป็นที่น่าสนใจอย่างมาก

เนื้อหาในบทนี้จะกล่าวถึงการทำงาน และคุณสมบัติทั่วไปของวงจรรขยายสัญญาณแบบป้อนกลับกระแส การนำวงจรตามแรงดันที่นำเสนอในบทที่แล้วมาประยุกต์ใช้งานเป็นวงจรรขยายสัญญาณแบบป้อนกลับ และในส่วนสุดท้ายจะเป็นการทดสอบประสิทธิภาพของวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ

4.2 คุณสมบัติทั่วไปของวงจรรขยายสัญญาณแบบป้อนกลับกระแส

วงจรรขยายสัญญาณ (Operational Amplifier) นับว่าเป็นวงจรมีความจำเป็น และเป็นที่ยอมรับอย่างมากสำหรับอุตสาหกรรมอิเล็กทรอนิกส์ การใช้งานโดยทั่วไปของวงจรรขยายนั้นเป็นการใช้งานในลักษณะของการขยายสัญญาณอินพุตที่มีขนาดเล็ก โดยมีทั้งวงจรรขยายสัญญาณแรงดัน และสัญญาณกระแส วงจรรขยายสัญญาณที่นิยมอย่างแพร่หลายได้แก่วงจรรขยายสัญญาณแบบป้อนกลับแรงดัน (Voltage Feedback Operational Amplifier) วงจรรขยายในลักษณะนี้จะมีปัญหาอย่างมากในเรื่องความไม่เป็นอิสระระหว่างอัตราขยาย และแบนด์วิดท์ (Bandwidth) ของวงจ กล่าวคือถ้าต้องการให้วงจรมีอัตราขยายสูง แบนด์วิดท์ (Bandwidth) ของวงจก็จะแคบ ในทางตรงกันข้ามถ้าต้องการให้แบนด์วิดท์ (Bandwidth) กว้าง อัตราขยายของวงจก็จะต่ำ ทำให้ไม่สามารถตอบสนองความต้องการทั้งสองอย่างได้ในเวลาเดียวกัน ปัญหาอีกประการหนึ่งของวงจรรขยายสัญญาณแบบป้อนกลับแรงดันคือ วงจรมีอัตราสวที่ต่ำทำให้มีปัญหามากในการ

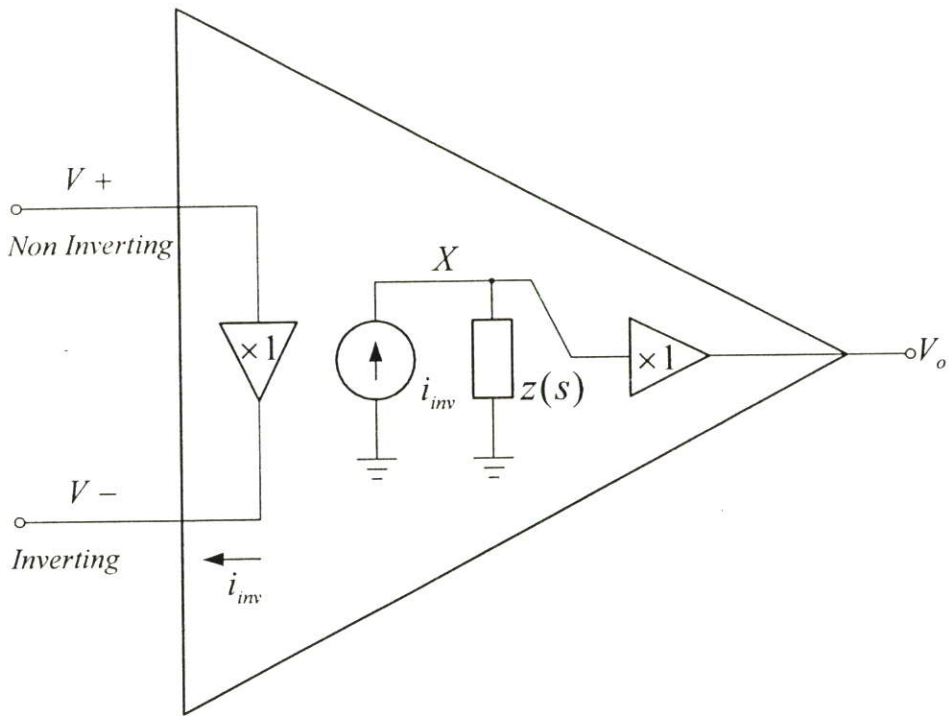
นำวงจรไปใช้งานในช่วงความถี่สูง เนื่องจากสัญญาณเอาต์พุตจะตามสัญญาณอินพุตไม่ทัน ทำให้สัญญาณเอาต์พุตเกิดความผิดเพี้ยน จากปัญหาทั้งสองประการพบว่าวงจรขยายสัญญาณแบบป้อนกลับแรงดันมีขีดจำกัดในการใช้งานอย่างมาก ปัญหาดังกล่าวของวงจรขยายสัญญาณแบบป้อนกลับแรงดัน สามารถแก้ไขได้โดยวงจรขยายสัญญาณแบบป้อนกลับกระแส (Current Feedback Operational Amplifier) ซึ่งมีข้อดีในเรื่องของความเป็นอิสระระหว่างอัตราขยายและแบนด์วิดท์ (Bandwidth) ทำให้สามารถตอบสนองความต้องการทั้งสองอย่างได้ในเวลาเดียวกัน และข้อดีอีกประการหนึ่งวงจรขยายสัญญาณแบบป้อนกลับกระแสคือ มีอัตราสลับที่สูงทำให้วงจรขยายสัญญาณแบบป้อนกลับกระแสสามารถใช้งานที่ความถี่สูงได้โดยไม่มีผิดเพี้ยนของสัญญาณ [5, 14-22]

4.2.1 การทำงานของวงจรขยายสัญญาณแบบป้อนกลับกระแส

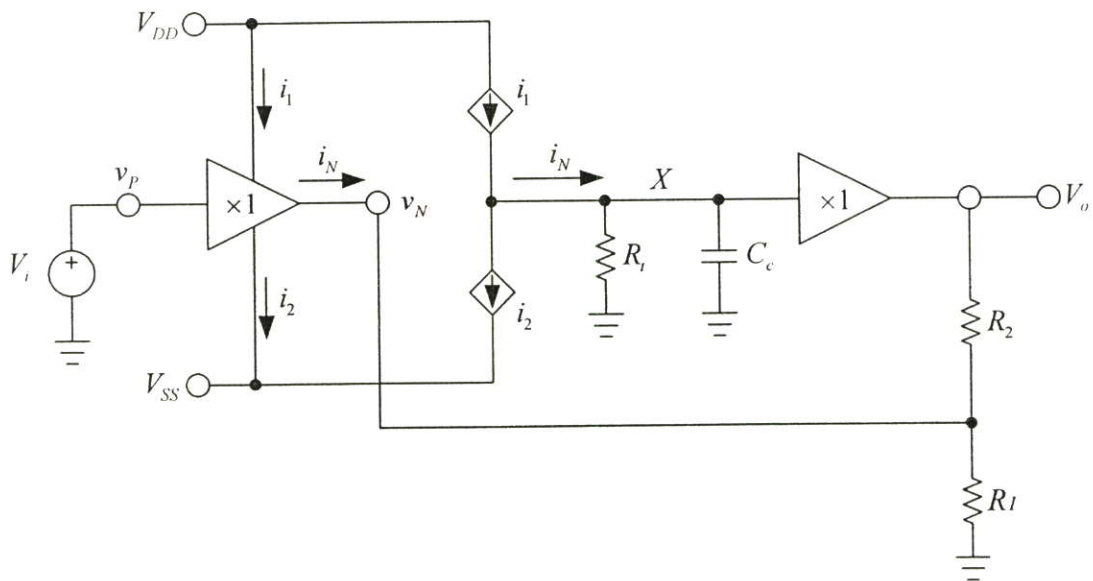
รูปที่ 4.1 แสดงโครงสร้างพื้นฐานของวงจรขยายสัญญาณแบบป้อนกลับกระแส (Current Feedback Operational Amplifier : CFOA) จากรูปพบว่าวงจรขยายสัญญาณแบบป้อนกลับกระแสประกอบด้วยองค์ประกอบหลัก 3 ส่วนคือ ส่วนที่หนึ่งคือวงจรตามแรงดันภาคอินพุต ส่วนที่สองคือวงจรสะท้อนกระแส และส่วนที่สามคือวงจรตามแรงดันภาคเอาต์พุต วงจรตามแรงดันภาคอินพุตจะต่ออยู่ระหว่างขั้วอินพุตทั้งสองของวงจรขยาย ขั้วบวกของวงจรขยายคือขั้วอินพุตของวงจรตามแรงดัน และขั้วลบของวงจรขยายคือขั้วเอาต์พุตของวงจรตามแรงดัน ทำให้ขั้วบวกของวงจรขยายมีค่าอิมพีแดนซ์ที่สูง และขั้วลบของวงจรขยายมีค่าอิมพีแดนซ์ต่ำ วงจรสะท้อนกระแสทำหน้าที่คัดลอกกระแสจากขั้วลบของวงจรขยายและสะท้อนสู่โหนด X ซึ่งมีค่าอิมพีแดนซ์สูงเพื่อแปลงกระแสเป็นแรงดัน ค่าอิมพีแดนซ์ที่โหนด X จะเป็นตัวกำหนดอัตราขยายลูปเปิดของวงจร วงจรตามแรงดันภาคเอาต์พุตซึ่งต่ออยู่ในส่วนสุดท้ายของวงจรจะทำหน้าที่ส่งผ่านแรงดันจากโหนด X ไปสู่เอาต์พุตของวงจร และทำหน้าที่ในการขับโหลด ความสัมพันธ์ของแรงดันเอาต์พุตสามารถพิจารณาได้ดังนี้

$$V_o = z(s) \cdot i_{mv} \quad (4.1)$$

โดย $z(s)$ คือค่าทรานอิมพีแดนซ์ของวงจรที่โหนด X ในหน่วยของโอห์ม และ i_{mv} คือกระแสที่ไหลออกจากขั้วลบของวงจรขยาย



รูปที่ 4.1 โครงสร้างพื้นฐานของวงจรขยายสัญญาณแบบป้อนกลับกระแส



รูปที่ 4.2 โครงสร้างของวงจรขยายสัญญาณแบบป้อนกลับกระแสในลักษณะการป้อนกลับแบบลบ

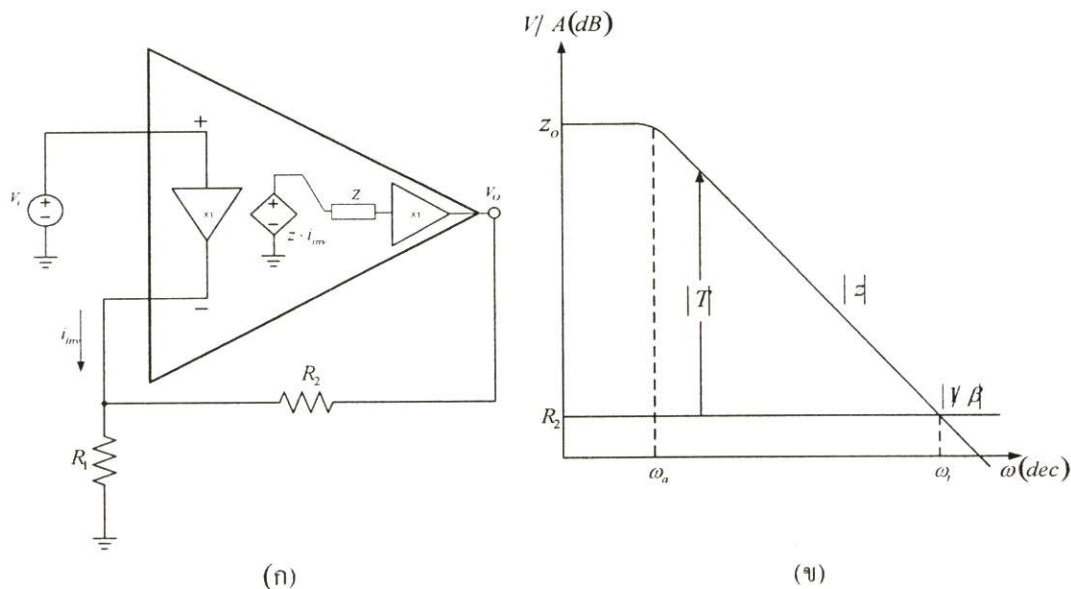
รูปที่ 4.2 แสดงโครงสร้างของวงจรขยายสัญญาณแบบป้อนกลับกระแสในลักษณะการป้อนกลับแบบลบ จากรูปพบว่าค่าทรานซิมพีแดนซ์ $z(s)$ จะประกอบด้วยสองส่วนคือ ความต้านทาน R_i และ ตัวเก็บประจุ C_c ซึ่งสามารถหาค่าของ $z(s)$ ได้ดังนี้

$$z(s) = R_i \left\| \left(\frac{1}{j\omega C_c} \right) \right\|$$

$$= \frac{z_0}{1 + s/\omega_a} \quad (4.2)$$

โดย $\omega_a \doteq \frac{1}{2\pi R_i C_c}$ และ z_0 คือค่าของความต้านทาน R_i ในช่วงความถี่ต่ำ

ในช่วงความถี่ต่ำอัตราขยายทรานซิสเตอร์อิมพีแดนซ์ $z(s)$ จะมีค่าคงที่เท่ากับ z_0 เมื่อความถี่มีค่าสูงกว่า ω_a จะทำให้อัตราขยายทรานซิสเตอร์อิมพีแดนซ์ $z(s)$ ของวงจรมีค่าลดลงตามความถี่ด้วยอัตรา -20dB/dec โดยทั่วไปค่าความต้านทาน R_i จะมีค่าอยู่ในช่วง 10^6 โอห์ม และค่าตัวเก็บประจุชดเชยความถี่ C_c จะมีค่าอยู่ในช่วง 10^{-12} ฟารัด ดังนั้นความถี่ ω_a จะมีค่าอยู่ในช่วง 10^5 เฮิรต์



รูปที่ 4.3 การใช้งานวงจรขยายสัญญาณแบบป้อนกลับกระแสในลักษณะป้อนกลับแบบลบ

รูปที่ 4.3 (ก) แสดงแบบจำลองวงจรขยายสัญญาณแบบป้อนกลับกระแสในลักษณะป้อนกลับแบบลบ เมื่อสัญญาณอินพุต V_i จากภายนอกถูกป้อนเข้าสู่วงจร วงจรตามแรงดันภาคอินพุตจะเริ่มจ่าย หรือดึงกระแส i_{mv} จากสมการที่ (4.1) พบว่าเมื่อเกิดกระแส i_{mv} จะทำให้เกิดการสวิงของสัญญาณเอาต์พุต โดยสามารถหากระแส i_{mv} ได้ดังนี้

$$i_{mv} = \frac{V_i}{R_1 \parallel R_2} - \frac{V_o}{R_2} \quad (4.3)$$

โดย V_o/R_2 คือสัญญาณการป้อนกลับในรูปของกระแส และแฟคเตอร์การป้อนกลับ (Feedback Factor : β) มีค่าเท่ากับ $1/R_2$ ในหน่วยของแอมป์แปรต่อโวลต์

จากรูปที่ 4.3 สามารถหาอัตราขยายของวงจรรวมปิดรูป (Closed Loop Gain) โดยการแทนสมการที่ (4.3) ในสมการที่ (4.1) ดังนี้

$$A(s) = \frac{V_o}{V_i} = \left[1 + \frac{R_2}{R_1} \right] \frac{1}{1 + 1/T(s)} \quad (4.4)$$

$$T(s) = \frac{z(s)}{R_2} \quad (4.5)$$

โดย $T(s)$ คืออัตราขยายรูป (Loop Gain) ของวงจร ซึ่งได้แก่สัญญาณกระแสที่ถูกป้อนกลับภายในรูปคลื่นด้วยค่าทรานซิมพีแดนซ์ $z(s)$ เพื่อแปลงให้เป็นแรงดัน และหารด้วยค่าความต้านทาน R_2 เพื่อแปลงกลับมาเป็นกระแสอีกครั้งหนึ่ง รูปที่ 4.3 (ข) แสดงการตอบสนองความถี่ของวงจรรวมสัญญาณแบบป้อนกลับกระแสในลักษณะการป้อนกลับแบบลบ จากรูปสามารถหาค่าของอัตราขยายรูป $|T|$ ได้จากผลต่างระหว่างค่าทรานซิมพีแดนซ์ $|z|$ และส่วนกลับของแฟคเตอร์การป้อนกลับ $|1/\beta|$ เพื่อให้เข้าใจมากขึ้นถ้ากำหนดให้ค่าทรานซิมพีแดนซ์ $|z|$ มีค่าเท่ากับ 10^5 V/A และส่วนกลับของแฟคเตอร์การป้อนกลับ $|1/\beta|$ มีค่าเท่ากับ 10^3 V/A ดังนั้นจะได้อัตราขยายรูป $|T|$ มีค่าเท่ากับ $10^{5-3} = 10^2$

จากการแทนสมการที่ (4.2) ลงในสมการที่ (4.5) และ (4.4) สำหรับ $z_0/R_2 \gg 1$ สามารถหาอัตราขยายรวมปิดรูปได้ดังนี้

$$A(s) = A_0 \times \frac{1}{1 + s/\omega_t} \quad (4.6)$$

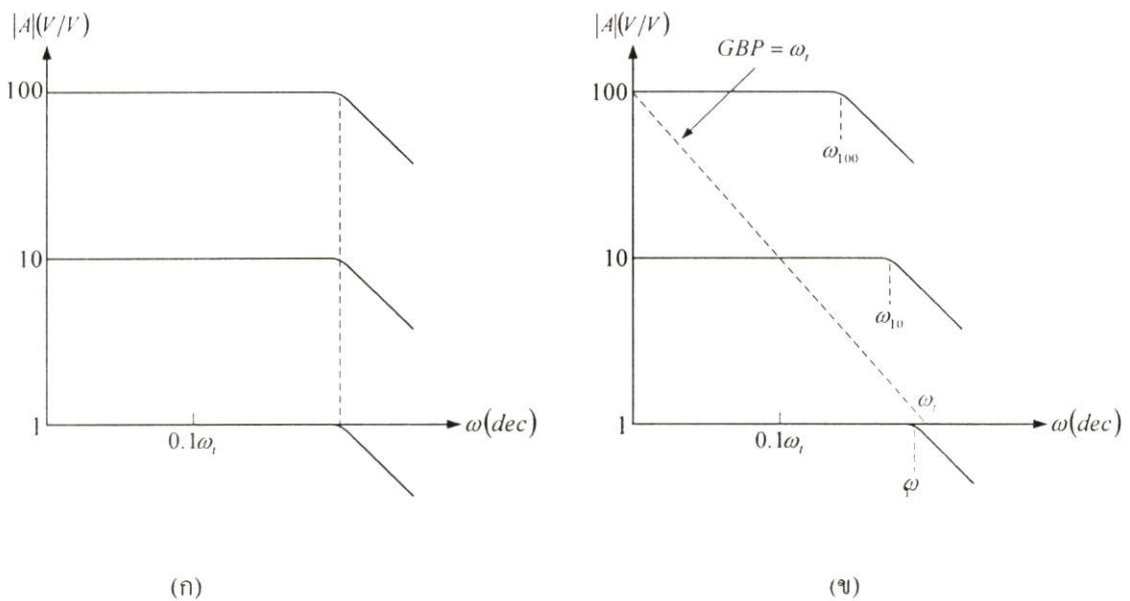
โดย A_0 คืออัตราขยายรวมปิดรูปในช่วงความถี่ต่ำของวงจร ซึ่งสามารถหาค่าได้ดังนี้

$$A_0 = 1 + \frac{R_2}{R_1} \quad (4.7)$$

และ ω_c คือแบนด์วิดท์ (Bandwidth) ของวงจรถัด ซึ่งสามารถหาค่าได้ดังนี้

$$\omega_c = \frac{1}{2\pi R_2 C_c} \quad (4.8)$$

จากสมการที่ (4.7) และ (4.8) พบว่าแบนด์วิดท์ (Bandwidth) ขณะปิดลูปของวงจรถ่ายสัญญาณแบบป้อนกลับกระแสจะขึ้นอยู่กับค่าความต้านทาน R_2 ดังนั้นแบนด์วิดท์ (Bandwidth) ของวงจรถัด (ω_c) สามารถกำหนดด้วยความต้านทาน R_2 และกำหนดค่าอัตราขยาย A_0 ของวงจรถัดด้วยความต้านทาน R_1 จากผลดังกล่าวพบว่าอัตราขยาย และแบนด์วิดท์ (Bandwidth) ของวงจรถ่ายสัญญาณแบบป้อนกลับกระแสจะเป็นอิสระต่อกันดังแสดงในรูปที่ 4.4 (ก) ซึ่งเป็นข้อดีของวงจรถ่ายสัญญาณแบบป้อนกลับกระแสที่มีเหนือวงจรถ่ายสัญญาณโดยทั่วไป



รูปที่ 4.4 แบนด์วิดท์ (Bandwidth) ขณะปิดลูปของวงจรถ่ายสัญญาณแบบป้อนกลับกระแส (ก) ทางอุดมคติ (ข) ในทางปฏิบัติ

4.2.2 วงจรตามแรงดันภาคอินพุท และเอาต์พุทที่มีเอาต์พุทอิมพีแดนซ์ไม่เท่ากับศูนย์

จากการทำงานในลักษณะการป้อนกลับแบบลบของวงจรถ่ายสัญญาณแบบป้อนกลับกระแส พบว่าความต้านทาน R_2 เป็นตัวกำหนดแบนด์วิดท์ (Bandwidth) ของวงจรถัดอย่างเป็นอิสระโดยไม่ขึ้นอัตราขยายขณะปิดลูป จากรูปที่ 4.4 (ข) พบว่าในทางปฏิบัติแบนด์วิดท์ (Bandwidth) ของวงจรถัดจะมีการเปลี่ยนแปลงตามอัตราขยาย A_0 บ้างเล็กน้อย การเปลี่ยนแปลงดังกล่าวจะไม่สูงเท่ากับกรณีของวงจรถ่ายสัญญาณแบบป้อนกลับแรงดัน (Voltage Feedback Operational Amplifier) การที่แบนด์วิดท์ (Bandwidth) ของวงจรถ่ายสัญญาณแบบป้อนกลับกระแสมีการเปลี่ยนแปลงตามอัตราขยาย A_0 เป็นผลมาจากเอาต์พุทอิมพีแดนซ์ของวงจรถัดตามแรงดันภาคอินพุท R_{o1} และวงจรถัดตามแรงดันภาคเอาต์พุท R_{o2} มีค่าไม่เท่ากับศูนย์ รูปที่ 4.5 แสดง

โครงสร้างของวงจรถยายสัญญาณแบบป้อนกลับกระแสโดยรวมผลของเอาต์พุตอิมพีแดนซ์ที่เกิดจากวงจรตามแรงดันภาคอินพุต และภาคเอาต์พุต จากรูปสามารถหากระแส i_{mv} ได้ดังนี้

$$i_{mv} = \frac{V_i}{[R_{o1} + (R_1 \parallel (R_2 + R_{o2}))]} - \beta V_o \quad (4.9)$$

โดยแฟคเตอร์การป้อนกลับ β สามารถหาได้ดังนี้

$$\begin{aligned} \beta &= \frac{R_1}{R_1 + R_{o1}} \times \frac{1}{(R_2 + R_{o2}) + (R_{o1} \parallel R_1)} \\ &= \frac{1}{(R_2 + R_{o2}) + R_{o1} \left(1 + \frac{R_2 + R_{o2}}{R_1}\right)} \end{aligned} \quad (4.10)$$

จากสมการที่ (4.10) พบว่าเมื่อเอาต์พุตอิมพีแดนซ์ของวงจรถยายตามแรงดันภาคอินพุต และเอาต์พุตมีค่าไม่เท่ากับศูนย์จะทำให้ส่วนกลับของแฟคเตอร์การป้อนกลับ $|1/\beta|$ มีค่าเปลี่ยนแปลงเพิ่มขึ้น จากค่าความต้านทาน R_2 เป็น R_2' ซึ่งสามารถหาค่าได้ดังนี้

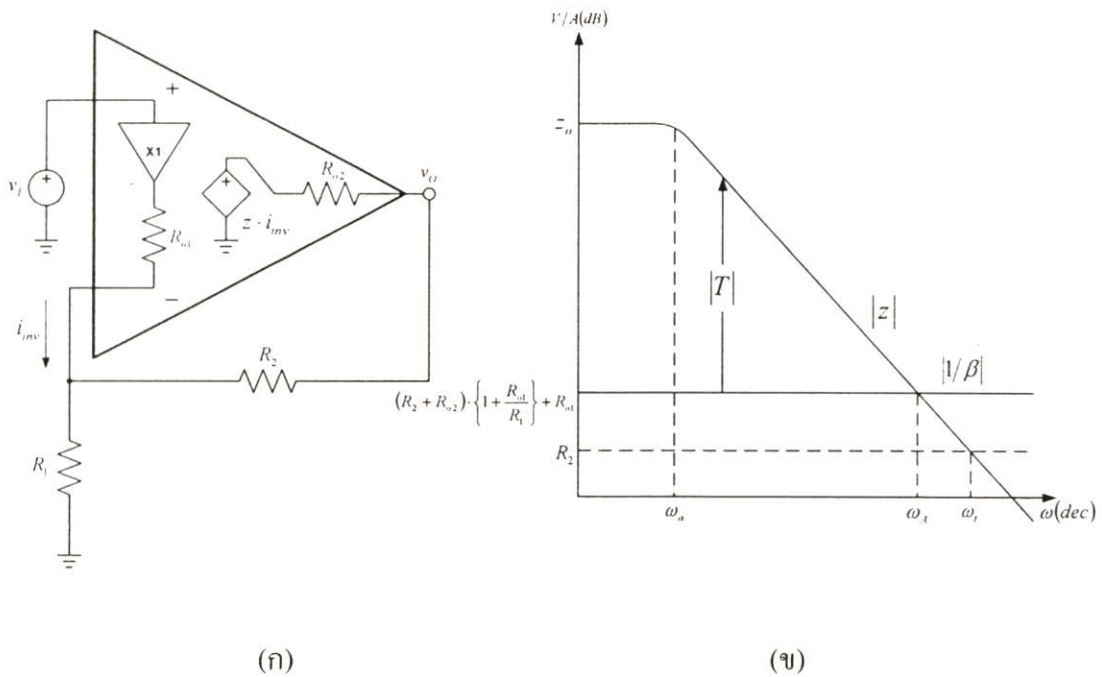
$$R_2' = (R_2 + R_{o2}) \cdot \left\{1 + \frac{R_{o1}}{R_1}\right\} + R_{o1} \quad (4.11)$$

จากรูปที่ 4.5 (ข) พบว่าเมื่อส่วนกลับของแฟคเตอร์การป้อนกลับ $|1/\beta|$ มีค่าเปลี่ยนแปลงเพิ่มขึ้น จากค่าความต้านทาน R_2 เป็น R_2' จะทำให้แบนด์วิธ (Bandwidth) ของวงจรมีค่าลดลง โดยมีค่าเท่ากับ ω_A จากการแทนค่าความต้านทาน R_2 เท่ากับ R_2' ในสมการที่ (4.11) ลงในสมการที่ (4.8) จะได้

$$\omega_A = \frac{\omega_t}{1 + \frac{R_{o1}}{(R_1 \parallel (R_2 + R_{o2}))}} \quad (4.12)$$

โดย ω_t คือแบนด์วิธ (Bandwidth) ของวงจรถยายสัญญาณแบบป้อนกลับกระแสเมื่อพิจารณาเอาต์พุตอิมพีแดนซ์ของวงจรถยายตามแรงดันภาคอินพุต และเอาต์พุต มีค่าเท่ากับศูนย์ จากผลดังกล่าวพบว่าการเลือกใช้ค่าความต้านทาน R_2 และ R_1 จำเป็นที่ต้องคำนึงถึงความไม่เป็นอิสระต่อกันระหว่างช่วงแบนด์วิธ (Bandwidth) และอัตราขยายของวงจร โดยสามารถกำหนดค่าความ

ต้านทาน R_2 เพื่อให้ได้ช่วงแบนด์วิดท์ (Bandwidth) ω_A หลังจากนั้นก็จะกำหนดค่าความต้านทาน R_1 เพื่อให้ได้อัตราขยาย A_0 ตามที่ต้องการ



รูปที่ 4.5 แบนด์วิดท์ (Bandwidth) ของวงจรขยายสัญญาณแบบป้อนกลับกระแสเมื่อเอาที่พหุอิมพีแดนซ์ของวงจรตามแรงดันภาคอินพุท และเอาที่พหุ มีค่าไม่เท่ากับศูนย์

4.2.3 เสถียรภาพและแบนด์วิดท์ (Bandwidth) ของวงจรขยายสัญญาณแบบป้อนกลับกระแส

ในหัวข้อนี้จะแบ่งการพิจารณาเสถียรภาพและแบนด์วิดท์ (Bandwidth) ของวงจรขยายสัญญาณแบบป้อนกลับกระแสออกเป็น 2 กรณีคือ กรณีที่ระบบให้การตอบสนองเป็นแบบ 2 โพลเท่านั้น กับกรณีที่ระบบให้การตอบสนองมากกว่า 2 โพลขึ้นไปพร้อมกับข้อแนะนำการเลือกใช้ค่าความต้านทาน R_2 ให้เหมาะสมกับการนำไปใช้งาน

4.2.3.1 กรณีที่ระบบตอบสนองเป็นแบบ 2 โพลเท่านั้น

จากที่กล่าวมาแล้วพบว่าอัตราขยาย และแบนด์วิดท์ (Bandwidth) ของวงจรเป็นอิสระต่อกัน โดยแบนด์วิดท์ (Bandwidth) จะเปลี่ยนแปลงตามอัตราขยายบ้างเล็กน้อย รูปที่ 4.6 แสดงการตอบสนองทางความถี่ของวงจรขยายสัญญาณแบบป้อนกลับกระแส จากรูปพบว่าค่าความต้านทานป้อนกลับ R_2 จะมีผลต่อเสถียรภาพของวงจร โดยถ้าค่าความต้านทาน R_2 มีค่าเล็กเกินไปจะทำให้วงจรขยายสัญญาณแบบป้อนกลับกระแสไม่มีเสถียรภาพ จากปัญหาดังกล่าวในการออกแบบจะทำการกำหนดขนาดต่ำสุดของค่าความต้านทานป้อนกลับ R_2 ที่ทำให้วงจรมีเสถียรภาพ การวิเคราะห์เสถียรภาพของวงจรเพื่อให้ได้ค่าความต้านทาน R_2 ที่ทำให้วงจรมี

เสถียรภาพสามารถพิจารณาได้จากอัตราขยายลูปเพื่อหาความสัมพันธ์ระหว่างค่าความต้านทานป้อนกลับ R_2 และแบนด์วิธ (Bandwidth) จากรูปที่ 4.5 (ก) สามารถหาค่าทรานซิมพีแดนซ์ $z(s)$ ของวงจรขยายสัญญาณแบบป้อนกลับกระแสในลักษณะการป้อนกลับแบบลบได้ดังนี้

$$z(s) = \frac{R_i}{(1 + s\tau_1)(1 + s\tau_2)} \quad (4.13)$$

และ

$$\tau_1 = R_i \cdot C_c \quad (4.14)$$

โดย $1/\tau_1$ คือ โพลตัวแรกที่ความถี่ต่ำของวงจรซึ่งเกิดจากค่าความต้านทาน R_i และ ค่าตัวเก็บประจุชดเชยความถี่ C_c และ $1/\tau_2$ คือ โพลตัวที่สองที่ความถี่สูงซึ่งอาจเป็นผลมาจากวงจรสะท้อนกระแส โดยทั่วไปความถี่ของโพลตัวที่สองที่เกิดจากวงจรสะท้อนกระแสจะมีค่าสูงมากเมื่อเทียบกับโพลตัวแรกที่เกิดจากค่าทรานซิมพีแดนซ์ จากที่กล่าวมาแล้วว่าถ้าความต้านทานป้อนกลับ R_2 มีขนาดเล็กมาก ทำให้ที่ความถี่สูงอัตราขยายของวงจรจะพุ่งสูงขึ้นทำให้วงจรไม่มีเสถียรภาพ ดังนั้นเพื่อป้องกันความไม่เสถียรภาพของวงจรขยายสัญญาณแบบป้อนกลับกระแสค่าความต้านทานป้อนกลับ M_2 จึงควรมีค่าเท่ากับ $R_i = R_{o1} \cdot \left(1 + \frac{R_1}{R_2}\right)$ [21] ซึ่งสามารถหาความถี่ที่ -3 dB ได้ดังนี้

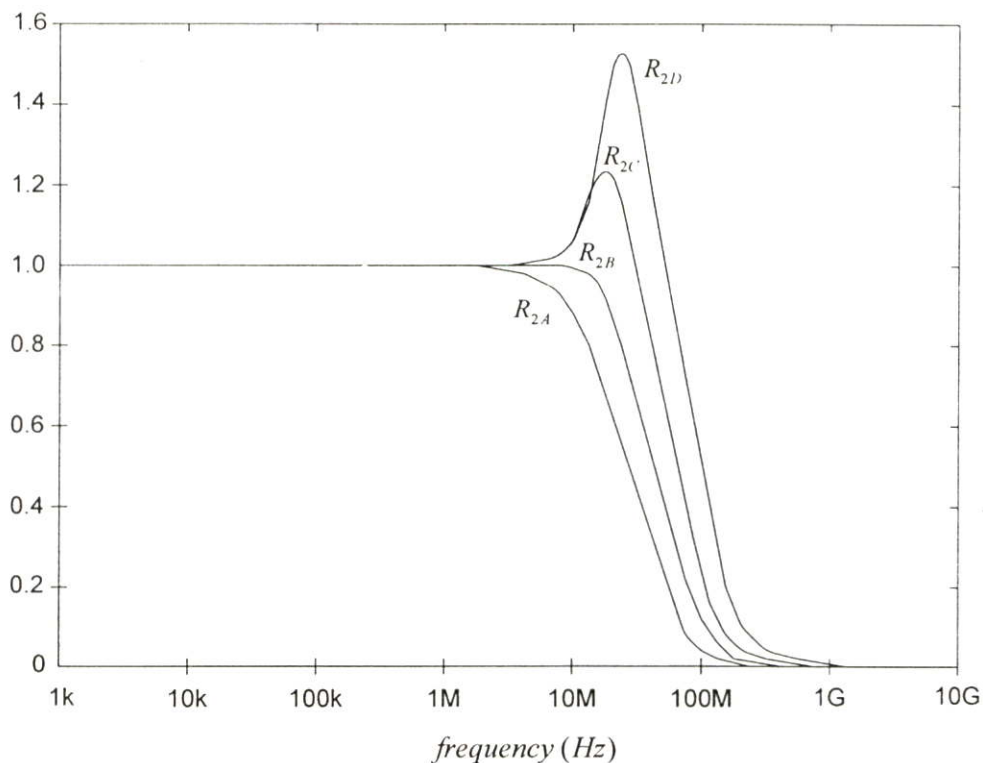
$$\omega_a = \frac{0.707}{\tau_2} \quad (4.15)$$

เมื่อพิจารณาผลของเอาต์พุทอิมพีแดนซ์ที่เกิดจากวงจรตามแรงดันภาคอินพุท และภาคเอาต์พุท สามารถหาอัตราขยายลูปได้ดังนี้

$$T(s) = \frac{z(s)}{(R_2 + R_{o2}) \cdot \left\{1 + \frac{R_{o1}}{R_1}\right\} + R_{o1}} \quad (4.16)$$

ทำการแทนสมการที่ (4.13) และ (4.14) ลงในสมการที่ (4.16) จะได้อัตราขยายลูป $T(s)$

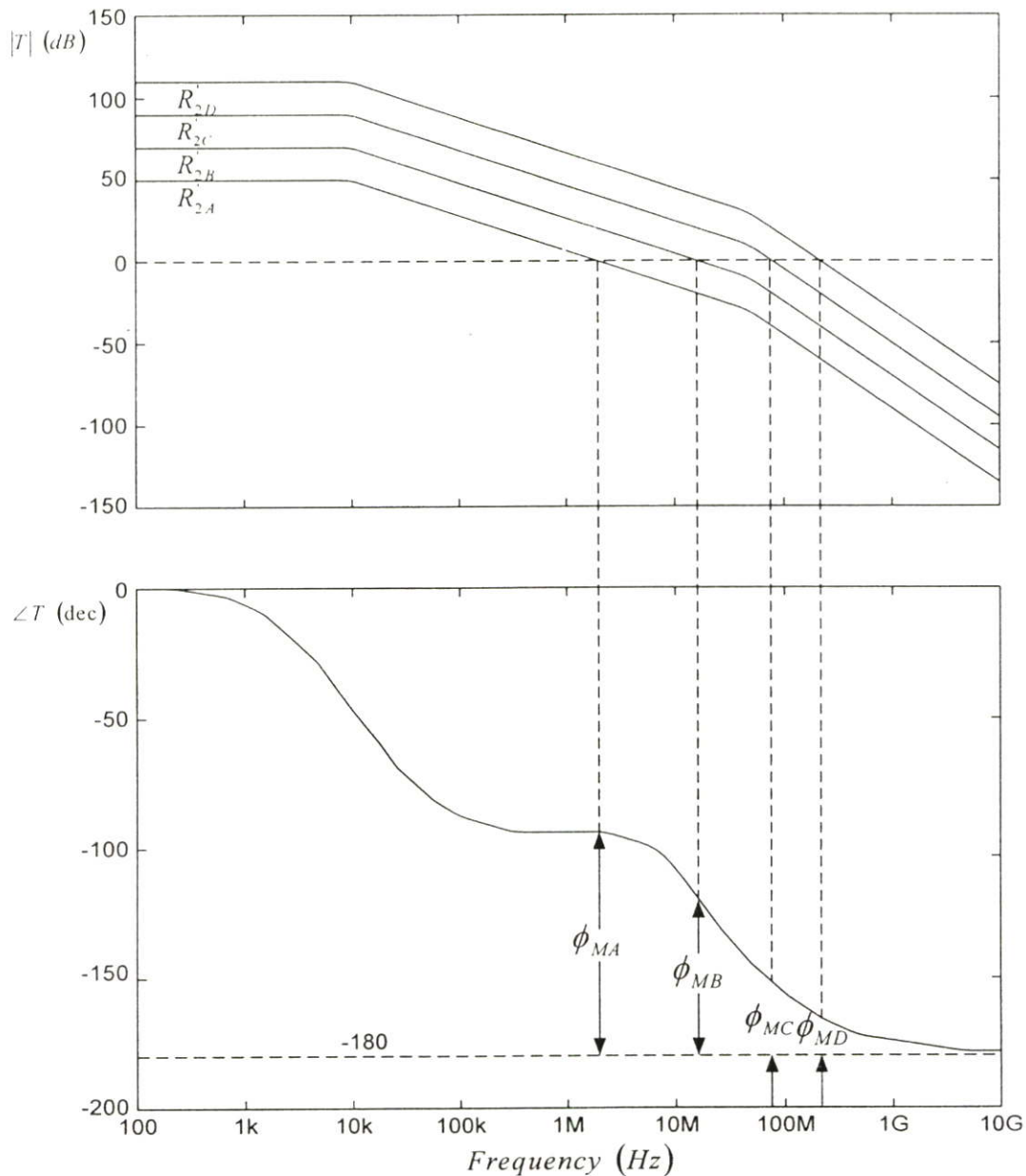
$$T(s) = \frac{(R_i/R_2)}{(1 + s\tau_1)(1 + s\tau_2)} \quad (4.17)$$



รูปที่ 4.6 การตอบสนองความถี่ของวงจรถยายสัญญาณแบบป้อนกลับกระแส ($R_{2A} = 4\tau_2/C_c$, $R_{2B} = 2\tau_2/C_c$, $R_{2C} = \tau_2/C_c$ และ $R_{2D} = 0.5\tau_2/C_c$)

รูปที่ 4.7 แสดงอัตราขยายลูป (Loop Gain) ของวงจรถยายสัญญาณที่ได้จากสมการที่ (4.17) โดยการแทนค่าความต้านทานป้อนกลับ R_2' จากรูปพบว่าเฟสมาจิ้น (Phase Margin : ϕ_M) ของวงจรถยายสัญญาณจะขึ้นอยู่กับค่าความต้านทานป้อนกลับ R_2' โดยถ้าค่าความต้านทาน R_2' มีค่าน้อยช่วงแบนด์วิดท์ (Bandwidth) ของวงจรถยายสัญญาณแบบป้อนกลับกระแสจะกว้าง แต่เฟสมาจิ้น (Phase Margin) จะมีค่าน้อย ดังนั้นการเลือกใช้ค่าความต้านทานป้อนกลับ R_2' จึงมีความสำคัญ และควรระมัดระวังอย่างมากในการเลือกใช้งาน เนื่องจากจะมีผลกระทบต่อแบนด์วิดท์ (Bandwidth) และเสถียรภาพของวงจรถยายสัญญาณ ค่าความต้านทานป้อนกลับที่สัมพันธ์กับเฟสมาจิ้น (Phase Margin) ของวงจรถยายสัญญาณหาได้ดังนี้ [ภาคผนวก ก]

$$R_2' = \frac{2\tau_2}{C_c \sqrt{\left(\frac{2}{\tan^2 \phi_M} + 1\right)^2 - 1}} \quad (4.18)$$



รูปที่ 4.7 ขนาดและการตอบสนองเฟสของอัตราขยายลูป (Loop Gain) ($R'_{2A} = 10K\Omega$, $R'_{2B} = 1K\Omega$, $R'_{2C} = 100\Omega$ และ $R'_{2D} = 10\Omega$)

จากสมการที่ 4.18 พบว่าค่าความต้านทาน R'_2 และตัวเก็บประจุชดเชยความถี่ C_C มีความสำคัญอย่างมากในการกำหนดเสถียรภาพของวงจรขยายสัญญาณแบบป้อนกลับกระแส การเลือกใช้งานค่าความต้านทาน R'_2 และตัวเก็บประจุชดเชยความถี่ C_C จะต้องพิจารณาดังนี้ เริ่มแรกพิจารณาจากเสถียรภาพของวงจรจากเฟสมาร์จิ้น (Phase Margin) ก่อน โดยทั่วไปค่าเฟสมาร์จิ้น (Phase Margin) จะมีค่าเท่ากับ 60 องศา หลังจากนั้นพิจารณาประสิทธิภาพของวงจรในเรื่องของแบนด์วิดท์ (Bandwidth) และอัตราสลูของวงจร ซึ่งขึ้นอยู่กับเลือกใช้ค่าความต้านทาน R'_2 และตัวเก็บประจุชดเชยความถี่ V_{DD} โดยถ้าต้องการให้วงจรสามารถทำงานได้ที่ความถี่สูง ค่าความ

ด้านทาน R_2 ควรจะมีค่าต่ำ ซึ่งจะทำให้ค่าตัวเก็บประจุชดเชยความถี่ C_c มีขนาดใหญ่ การที่ตัวเก็บประจุชดเชยความถี่ C_c มีขนาดใหญ่จะทำให้อัตราสลับของวงจรมีค่าต่ำ ซึ่งทำให้เกิดความผิดเพี้ยนของสัญญาณที่ความถี่สูงได้ และขนาดของวงจรถูกการเลย์เอาต์ (Layout) มีขนาดใหญ่ตามไปด้วย ในทางตรงกันข้ามถ้าต้องการให้อัตราสลับของวงจรมีค่าสูง ตัวเก็บประจุชดเชยความถี่ C_c ควรจะมีขนาดเล็ก ทำให้ค่าความต้านทาน R_2 มีขนาดใหญ่ แบนด์วิดท์ (Bandwidth) ของวงจรถึงแคบ ดังนั้นการกำหนดค่าความต้านทาน R_2 และตัวเก็บประจุชดเชยความถี่ C_c จึงต้องพิจารณาถึงการนำวงจรไปใช้งานว่าต้องการให้วงจรทำงานที่ความถี่สูง หรือต้องการให้วงจรมีอัตราสลับสูง

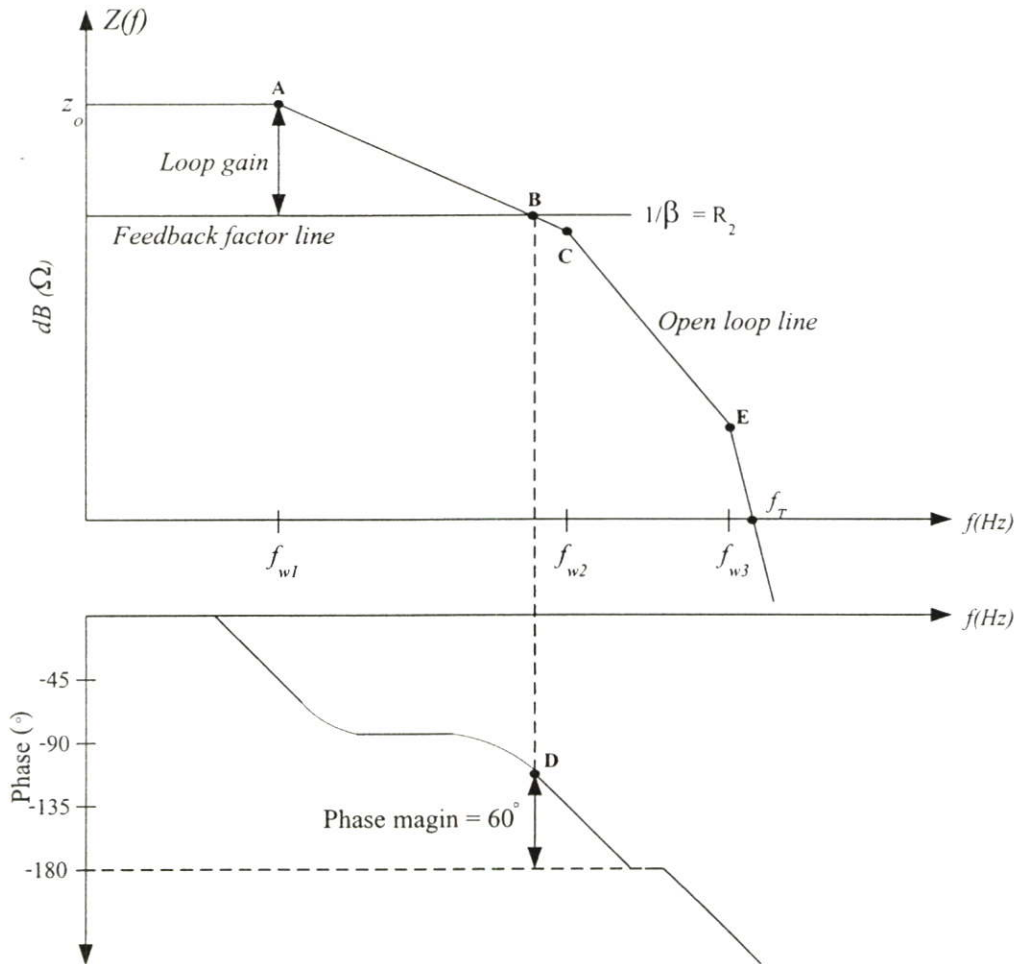
4.2.3.2 กรณีที่ระบบตอบสนองมากกว่า 2 โพลขึ้นไป

ในทางปฏิบัติจำนวนโพลที่เกิดขึ้นในวงจรขยายสัญญาณแบบป้อนกลับกระแสอาจมีจำนวนมากกว่า 2 โพล ในหัวข้อนี้จะกล่าวถึงการออกแบบวงจรขยายสัญญาณแบบป้อนกลับแบบกระแสที่มีจำนวนโพลมากกว่า 2 โพล ซึ่งการวิเคราะห์ห้วงจรในกรณีเช่นนี้เราสามารถวิเคราะห์ห้วงจรเพื่อหาค่าความต้านทาน R_2 ได้ 2 วิธีคือ วิเคราะห์ทางคณิตศาสตร์และวิเคราะห์ทางกราฟ วิธีการทางคณิตศาสตร์สามารถทำได้โดยการวิเคราะห์ห้วงจรสัญญาณขนาดเล็กและรวมผลของตัวเก็บประจุแฝง อย่างไรก็ตาม เมื่อจำนวนโพลมีมากกว่า 2 โพลขึ้นไป ผลลัพธ์สมการที่ได้มีความยุ่งยากซับซ้อนจนไม่เหมาะสมในการนำไปใช้ในการออกแบบวงจร ดังนั้น วิทยานิพนธ์เล่มนี้จึงเลือกใช้วิธีการวิเคราะห์โดยใช้กราฟ เนื่องจากเป็นวิธีที่ง่ายและให้มุมมองทางกายภาพในการออกแบบได้ดีกว่า การวิเคราะห์ห้วงจรขยายสัญญาณแบบป้อนกลับกระแสเพื่อหาค่าความต้านทาน R_2 โดยวิธีการทางกราฟมีรายละเอียดต่าง ๆ ที่สามารถอธิบายได้ดังนี้

จากรูปที่ 4.8 แสดงกราฟอัตราขยายลูปเปิด (Open loop gain) และการตอบสนองเฟสของอัตราขยายลูปเปิด จากรูปแสดงให้เห็นกราฟอัตราขยายลูปเปิด (Open loop gain) กราฟการตอบสนองทางเฟส (Phase) และเส้นการป้อนกลับ (Feedback factor line) โดยเส้นการป้อนกลับถูกกำหนดโดยค่าความต้านทาน R_2 รูปที่ 4.8 กำหนดให้จุด A, B, C, D, E และ f_T แทน โพลหลัก (Dominant pole), จุดตัดของเส้นการป้อนกลับ (Feedback factor line) กับกราฟอัตราขยายลูปเปิด, โพลรอง (Mirror pole), จุดที่ห้วงจรขยายสัญญาณแบบป้อนกลับกระแสมี เฟสมาจิ้นเท่ากับ 60 องศา (Phase margin = 60°), โพลที่สาม (และโพลอื่นๆ ถ้ามี) และจุดความถี่ที่กราฟอัตราขยายลูปเปิด (Open loop gain) มีค่าเท่ากับ 0 dB ตามลำดับ

สำหรับการพิจารณาเสถียรภาพและแบนด์วิดท์ (Bandwidth) ของวงจรขยายสัญญาณแบบป้อนกลับกระแสในกรณีนี้ จะเห็นว่าเราไม่สามารถใช้งานวงจรได้ถึงจุด f_T (รูปที่ 4.8) เนื่องจากจะทำให้ห้วงจรที่ออกแบบไม่มีเสถียรภาพเพราะจุดดังกล่าวอยู่เกินจุด E จึงส่งผลให้ เฟสมาจิ้น (Phase margin) มีค่าน้อยกว่า 0 องศา ดังนั้นในการออกแบบวงจรขยายสัญญาณแบบป้อนกลับกระแสเราจึงควรให้ความสำคัญกับตัวแปร 2 ตัวคือ ค่าความต้านทาน R_2 และ เฟสมาจิ้น (Phase margin)

จากรูปที่ 4.8 เสถียรภาพและแบนด์วิดท์ (Bandwidth) ของวงจรมีขั้วสัญญาณแบบป้อนกลับ กระแสจะขึ้นอยู่กับจุด B กับ จุด D เป็นสำคัญ โดยจะอธิบายความสัมพันธ์ได้ดังนี้



รูปที่ 4.8 อัตราขยายลูปเปิด และการตอบสนองเฟสของวงจรมีขั้วสัญญาณแบบป้อนกลับกระแสกรณีระบบให้โพลมากกว่า 2 โพล

ถ้าจุด B บนกราฟอัตราขยายลูปเปิดขยับตัวเข้าใกล้จุด A บนกราฟเดียวกัน โดยการเพิ่มความต้านทาน R_2 ก็จะส่งผลให้จุด D เคลื่อนที่เข้าใกล้มุม -90° (บนกราฟการตอบสนองทางเฟส) เป็นผลให้วงจรมีขั้วสัญญาณแบบป้อนกลับกระแสมีเฟสมากขึ้น ในเวลาเดียวกันนั้นเส้นเฟลคเตอร์การป้อนกลับก็จะขยับตัวสูงขึ้นทำให้อัตราขยายลูป (Loop gain) มีค่าลดลง จากเหตุดังกล่าวจึงส่งผลให้วงจรมีขั้วสัญญาณแบบป้อนกลับกระแสมีเสถียรภาพดีขึ้นเพราะวงจรมีเฟสมากขึ้น แต่ในทางกลับกันการที่ค่าความต้านทาน R_2 มีค่าเพิ่มขึ้นนั้นก็ส่งผลให้วงจรมีขั้วสัญญาณแบบป้อนกลับกระแสมีอัตราขยายลูปและแบนด์วิดท์ (Bandwidth) ลดลงดังสมการที่ (4.5) และ (4.8) ตามลำดับเป็นเหตุให้วงจรมีความถี่สูงสุดได้ไม่ดี ในทางตรงข้ามถ้าจุด B ขยับตัวเข้าใกล้จุด C โดยการลดค่าความต้านทาน R_2 ก็จะทำให้จุด D เคลื่อนที่เข้าใกล้มุม -180° เป็นผล

ให้วงจรขยายสัญญาณแบบป้อนกลับกระแสมีเฟสแมจิ้นน้อยลง ในเวลาเดียวกันนั้นเส้นเฟลคเตอร์การป้อนกลับก็จะขยับตัวลดลงทำให้อัตราขยายลูป (Loop gain) มีค่ามากขึ้น จากเหตุดังกล่าวจึงส่งผลให้วงจรขยายสัญญาณแบบป้อนกลับกระแสมีเสถียรภาพต่ำลงเพราะวงจรมีเฟสแมจิ้นลดลง แต่ในทางกลับกันการที่ค่าความต้านทาน R_2 มีค่าลดลงนั้นก็ส่งผลให้วงจรขยายสัญญาณแบบป้อนกลับกระแสมีอัตราขยายลูปและแบนด์วิดท์ (Bandwidth) เพิ่มขึ้นจึงส่งผลให้วงจรทำงานที่ความถี่สูงได้ดีขึ้น

จากความสัมพันธ์ข้างต้นพบว่าจุด B มีผลต่อเสถียรภาพและแบนด์วิดท์ (Bandwidth) ของวงจรขยายสัญญาณป้อนกลับแบบกระแสในลักษณะแปรผกผันกันดังนี้ ถ้าวงจรมีเสถียรภาพดี ก็จะทำให้แบนด์วิดท์ (Bandwidth) ของวงจรไม่ดีหรือถ้าวงจรมีแบนด์วิดท์ (Bandwidth) ดี วงจรก็เริ่มเสี่ยงต่อความไม่เสถียรภาพ ดังนั้นในการเลือกจุด B (ค่าความต้านทาน R_2) ก็ต้องเลือกให้เหมาะสมกับการนำไปใช้งานเช่น ถ้าต้องการใช้งานวงจรที่ความถี่สูงก็ต้องเลือกจุด B ให้ใกล้กับจุด C โดยการเลือกใช้ค่าความต้าน R_2 ค่าต่ำๆ เพื่อเพิ่มแบนด์วิดท์ (Bandwidth) ให้กับวงจรเป็นต้น

4.3 วงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ

จากทฤษฎีการทำงานของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่กล่าวมาแล้วข้างต้นพบว่า วงจรขยายสัญญาณแบบป้อนกลับกระแสควรมีคุณสมบัติดังนี้ เอาท์พุทอิมพีแดนซ์ของวงจรตามแรงดันภาคอินพุทควรมีค่าต่ำ เพื่อแก้ไขปัญหาในเรื่องการลดลงของอัตราขยายลูป และแบนด์วิดท์ (Bandwidth) ของวงจรดังสมการที่ (4.10) และ (4.11) ค่าอิมพีแดนซ์ที่โหนด X ควรมีค่าสูงเนื่องจากเป็นตัวกำหนดอัตราขยายขณะเปิดลูปของวงจรดังสมการที่(4.1) รูปที่ 4.9 แสดงวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ วงจรที่นำเสนอทำงานภายใต้โครงสร้างของวงจรขยายสัญญาณแบบป้อนกลับกระแสแบบพื้นฐาน จากรูปที่ 4.9 มอสทรานซิสเตอร์ $M_{i1} - M_{i9}$ ทำหน้าที่เป็นวงจรตามแรงดันภาคอินพุทของวงจรขยายสัญญาณแบบป้อนกลับกระแส มอสทรานซิสเตอร์ $M_{BI} - M_{BI4}$ ทำหน้าที่เป็นวงจรไบอัสกระแสให้กับวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ มอสทรานซิสเตอร์ $M_{c1} - M_{c2}$ ทำหน้าที่เป็นวงจรสะท้อนกระแสที่มีเอาท์พุทอิมพีแดนซ์สูง วงจรสะท้อนกระแสจะทำการคัดลอกกระแสจากขั้วอินพุทลบของวงจรไปยังโหนด X ซึ่งเป็นโหนดที่มีค่าอิมพีแดนซ์สูง สัญญาณกระแสที่โหนด X จะถูกแปลงเป็นแรงดัน ก่อนที่จะส่งแรงดันดังกล่าวไปยังภาคเอาท์พุทของวงจร มอสทรานซิสเตอร์ $M_{o1} - M_{o9}$ ทำหน้าที่เป็นวงจรตามแรงดันภาคเอาท์พุทของวงจรขยายสัญญาณแบบป้อนกลับกระแส โดยจะทำหน้าที่ส่งผ่านแรงดันจากโหนด X ไปสู่โหนด และทำหน้าที่ในการขับโหลด

วงจรตามแรงดันภาคอินพุทของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอจะอาศัยหลักการทำงานของวงจรตามแรงดันที่นำเสนอในบทที่แล้ว มอสทรานซิสเตอร์ $M_{i1} - 4$

ทำงานในลักษณะของวงจรคอมมอนเดรนคลาสเอบี (Common Drain Class AB) และประกอบด้วยวงจรถับชุด NMOS (M_{i2}, M_{i5}, M_{i8}) และวงจรถับชุด PMOS (M_{i4}, M_{i6}, M_{i7}) วงจรถับทั้ง 2 ชุดนี้เมื่อนำมาต่อใช้งานจะช่วยให้อุปกรณ์ขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอมีความเป็นเชิงเส้นที่ดี ช่วยให้ค่าเอาต์พุตที่มีแอมพลิจูดของวงจรตามแรงดันภาคอินพุท (ขาอินพุทลบ) และ ภาคเอาต์พุท (ขาเอาต์พุท) มีค่าต่ำเนื่องจากการใช้เทคนิคการป้อนกลับแบบลบ และช่วยให้อุปกรณ์ขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอมีการสวิงของสัญญาณทางเอาต์พุทกว้าง (Rail to Rail) สำหรับมอสทรานซิสเตอร์ $M_{r1, r2, B2}$ และ $M_{r3, r4, B9}$ ถูกต่อในลักษณะเป็นวงจรสะท้อนกระแสที่มีเอาต์พุตที่มีแอมพลิจูดสูง (Regulated Cascode Current Mirror) เพื่อให้มีอิมพีแดนซ์ที่ขั้วอินพุทของวงจรมีค่าสูงขึ้นซึ่ง [22]

สำหรับการทำงานของวงจรถับชุดสัญญาณแบบป้อนกลับกระแสจะแยกอธิบายโดยพิจารณาช่วงการทำงานดังต่อไปนี้

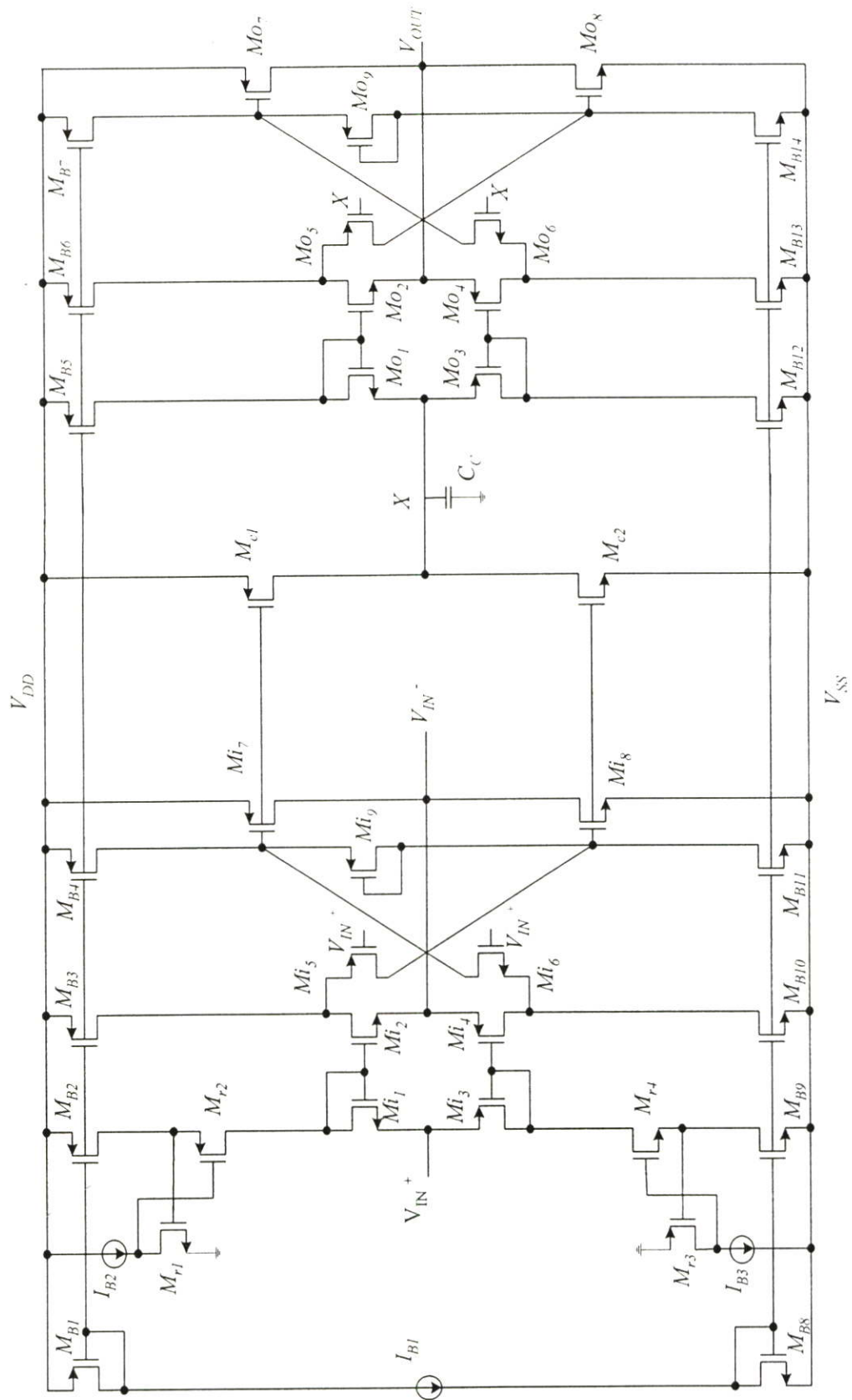
- ช่วงที่ 1 $V_{SS} + 2V_{dsat(MB9, Mr4)} + |V_{Tp}| \leq V_{IN}^+ \leq V_{DD} - 2V_{dsat(MB2, Mr2)} - V_{Tn}$
- ช่วงที่ 2 $V_{IN}^+ > V_{DD} - 2V_{dsat(MB2, Mr2)} - V_{Tn}$
- ช่วงที่ 3 $V_{IN}^+ < V_{SS} + 2V_{dsat(MB9, Mr4)} + |V_{Tp}|$

ช่วงที่ 1 $V_{SS} + 2V_{dsat(MB9, Mr4)} + |V_{Tp}| \leq V_{IN}^+ \leq V_{DD} - 2V_{dsat(MB2, Mr2)} - V_{Tn}$

ในช่วงนี้วงจรถับชุด NMOS และ วงจรถับชุด PMOS จะทำงานพร้อมกัน จึงส่งผลให้วงจรในรูปที่ 4.9 ทำงานเสมือนวงจรตามแรงดันดังนำเสนอไว้ในบทที่ 3 โดยวงจรจะมีความต้านทานทางเอาต์พุตต่ำ และ มีความเป็นเชิงเส้นที่ดี

โดยการวิเคราะห์วงจรเสมือนขนาดเล็กทำให้ได้ความต้านทานทางเอาต์พุตของวงจรถับชุดสัญญาณแบบป้อนกลับกระแสภาคอินพุทในช่วงนี้เป็น

$$R_{OUT} \cong \frac{I}{g_{mi2}(1 + g_{mi8}r_{oB11})} // \frac{I}{g_{mi4}(1 + g_{mi7}r_{oB4})} \quad (4.19)$$



รูปที่ 4.9 วงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนองาน

ช่วงที่2 $V_{IN}^+ > V_{DD} - 2V_{dsat(MB2,Mr2)} - V_{Tn}$

เมื่อสัญญาณอินพุตมีค่าอยู่ในช่วง $V_{IN}^+ > V_{DD} - 2V_{dsat(MB2,Mr2)} - V_{Tn}$ ชุดขับ NMOS (M_{i2} , M_{i8} และ M_{i5}) จะเข้าสู่สภาวะหยุดทำงาน (Cut off) สัญญาณอินพุตที่ป้อนขาเกตของ M_{i5} จะทำให้แรงดันเกตของ M_{B3} มีค่าลดลงจน M_{B3} เข้าสู่สภาวะลิเนียร์ (Linear) ทำให้ M_{B3} จ่ายกระแสลดลงจึงส่งผลให้ M_{i2} หยุดทำงาน (Cut off) สัญญาณอินพุตที่ป้อนให้ขาเกตของ M_{i6} จะทำให้ i_{Mi6} มีค่าสูงขึ้น เป็นผลให้แรงดันเกตของ M_{i7} มีค่าสูงขึ้น i_{Mi7} จึงมีค่าสูงขึ้นตาม M_{i7} จะทำหน้าที่คือจ่ายกระแสเลี้ยงชุดขับ PMOS ให้ยังคงทำงานเป็นปกติ ทำให้วงจรที่นำเสนอมีการสวิงกว้าง (Rail to Rail) ทางภาคอินพุต ด้านบวกได้เท่ากับ

$$V_{IN}^- = V_{DD} - V_{dsat(Mi7)} \quad (4.20)$$

การวิเคราะห์ห้วงจรเสมือนขนาดเล็กของการทำงานในช่วงนี้ สามารถหาค่าความต้านทานทางเอาต์พุตได้เป็น

$$R_{OUT} \cong \frac{1}{g_{mi4}(1 + g_{mi7}r_{oB4})} \quad (4.21)$$

ช่วงที่3 $V_{IN}^+ < V_{SS} + 2V_{dsat(MB9,Mr4)} + |V_{Tp}|$

เมื่อสัญญาณอินพุตมีค่าอยู่ในช่วง $V_{IN}^+ < V_{SS} + 2V_{dsat(MB9,Mr4)} + |V_{Tp}|$ ชุดขับ PMOS (M_{i4} , M_{i7} และ M_{i6}) จะเข้าสู่สภาวะหยุดทำงาน (Cut off) สัญญาณอินพุตที่ป้อนขาเกตของ M_{i6} จะทำให้แรงดันเกตของ M_{B10} มีค่าลดลงจน M_{B10} เข้าสู่สภาวะลิเนียร์ (Linear) ทำให้ M_{B10} จ่ายกระแสลดลงจึงส่งผลให้ M_{i4} หยุดทำงาน (Cut off) ส่วนสัญญาณอินพุตที่ป้อนให้ขาเกตของ M_{i5} จะทำให้ i_{Mi5} มีค่าสูงขึ้นเป็นผลให้แรงดันเกตของ M_{i8} มีค่าสูงขึ้น i_{Mi8} จึงมีค่าสูงขึ้นตาม M_{i8} จะทำหน้าที่จ่ายกระแสเลี้ยงชุดขับ NMOS ให้ยังคงทำงานเป็นปกติ จึงส่งผลให้วงจรที่นำเสนอมีการสวิงกว้าง (Rail to Rail) ทางภาคอินพุต ด้านลบได้เท่ากับ

$$V_{IN}^- = V_{SS} + V_{dsat(Mi8)} \quad (4.22)$$

โดยการวิเคราะห์ห้วงจรเสมือนขนาดเล็กของการทำงานในช่วงนี้ สามารถหาค่าความต้านทานทางเอาต์พุตได้เป็น

$$R_{OUT} \cong \frac{I}{g_{mi2}(1 + g_{mi8}r_{oB11})} \quad (4.23)$$

กระแสสงบนิ่ง (Quiescent Current) ของวงจรสามารถควบคุมได้โดยการปรับขนาดของ มอสทรานซิสเตอร์ M_{i9} ที่ต่ออยู่ในรูปของไดโอด (Diode connected configuration) โดยการปรับ ขนาดของ M_{i9} จะสัมพันธ์กับสมการดังนี้

$$\sqrt{\frac{2I_Q}{k_p \left(\frac{W}{L}\right)_{i7}}} + |V_{Tp}| + \sqrt{\frac{2I_{M9}}{k_p \left(\frac{W}{L}\right)_{i9}}} + |V_{Tp}| + \sqrt{\frac{2I_Q}{k_n \left(\frac{W}{L}\right)_{i8}}} + V_{Tn} = V_{DD} + |V_{SS}| \quad (4.24)$$

ในส่วนของวงจรตามแรงดันภาคเอาต์พุตซึ่งประกอบด้วยทรานซิสเตอร์ Mo_{1-9} จะ อาศัยหลักการทำงานเช่นเดียวกับวงจรตามแรงดันภาคอินพุต สำหรับแรงดันที่โหนด X ที่มี ขนาดอยู่ในช่วง $V_{SS} + V_{dsat(MB12)} + |V_{Tp}| \leq X \leq V_{DD} - V_{dsat(MB5)} - V_{Tn}$ มอสทรานซิสเตอร์ Mo_{1-4} ทำงานในลักษณะของวงจรคอมมอนเดรนแบบคลาสเอบี (Common Drain Class AB) ร่วมกับวงจรขั้วชุด NMOS (Mo_2, Mo_5, Mo_8) และวงจรขั้วชุด PMOS (Mo_4, Mo_6, Mo_7) เมื่อ แรงดันที่โหนด X มีขนาดสูง(ต่ำ)กว่าช่วง $V_{SS} + V_{dsat(MB12)} + |V_{Tp}| \leq X \leq V_{DD} - V_{dsat(MB5)} - V_{Tn}$ วงจรขั้วชุด NMOS และวงจรขั้วชุด PMOS จะแยกกันทำงานในลักษณะเดียวกับวงจรตามแรงดัน ภาคอินพุต

ข้อแตกต่างระหว่างวงจรตามแรงดันภาคอินพุต และวงจรตามแรงดันภาคเอาต์พุตคือ กระแสที่ออกจากวงจรตามแรงดันภาคอินพุต จะมีขนาดที่ไม่ใหญ่มากนัก ในส่วนของวงจรตาม แรงดันภาคเอาต์พุตกระแสเอาต์พุตจะมีขนาดใหญ่เนื่องจากจะต้องมีปริมาณที่มากพอเพื่อใช้ในการ ขับโหลด ดังนั้นขนาดของมอสทรานซิสเตอร์ในส่วนของวงจรตามแรงดันภาคเอาต์พุตจึงมี ขนาดใหญ่กว่าขนาดของมอสทรานซิสเตอร์ในวงจรตามแรงดันภาคอินพุตมาก

4.4 ผลการจำลองการทำงาน

ในการออกแบบ และจำลองการทำงานของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่ นำเสนอนั้น จะใช้เทคโนโลยีซีมอส 0.13 ไมโครเมตรในการออกแบบ และใช้โปรแกรม HSPICE โมเดลพารามิเตอร์ของมอสทรานซิสเตอร์ระดับ 49 ในการทดสอบประสิทธิภาพของวงจรที่ นำเสนอ ตารางที่ 4.1 แสดงขนาดของทรานซิสเตอร์ทั้งหมดที่ใช้ในการจำลองการทำงาน ในการ จำลองการทำงานจะแยกเป็น 2 ส่วน ได้แก่ การจำลองการทำงานของวงจรที่ได้จากการออกแบบ และการจำลองการทำงานของวงจรที่ได้จากการเลย์เอาต์ (Layout)

ตารางที่ 4.1 ขนาดของทรานซิสเตอร์สำหรับวงจรถ่ายสัญญาณแบบป้อนกลับกระแส

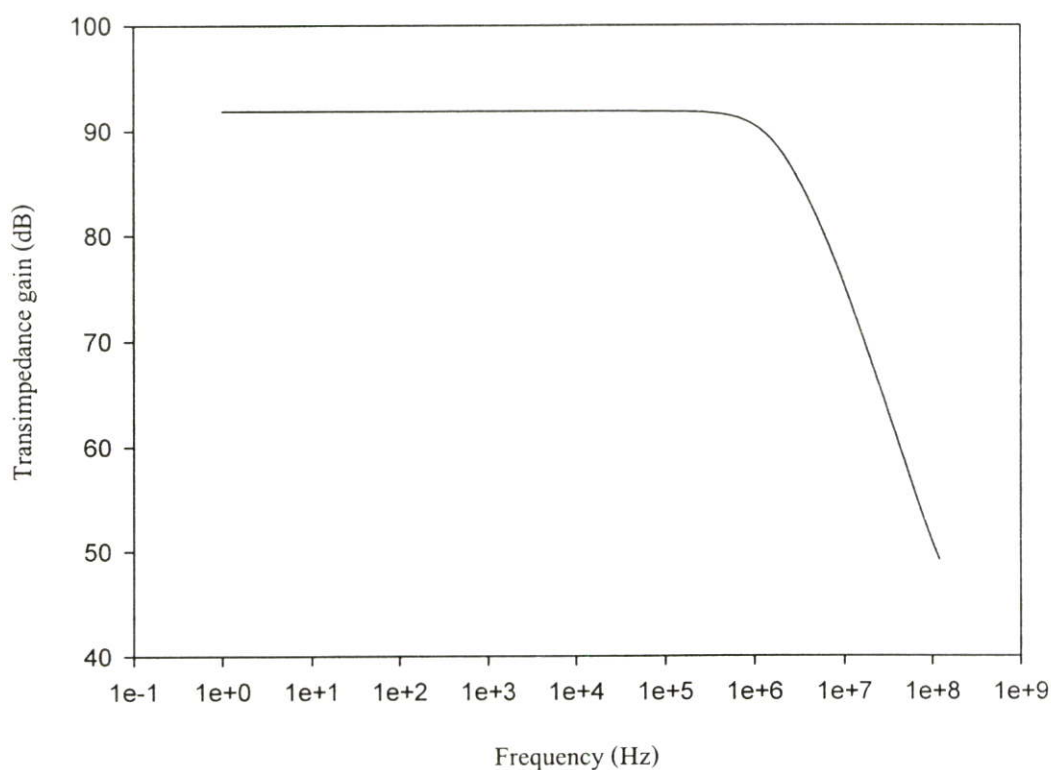
ทรานซิสเตอร์	อัตราส่วน (W/L)(μ)
$M_{B1,2,5,14}, Mi_3, Mo_3$	12/0.3
M_{r2}	40/1
M_{r1}	0.6/0.12
M_{B3}	160/0.3
$M_{B4,7}$	60/0.3
$M_{B8,9,12}, Mi_1, Mo_1$	2.4/0.3
M_{r4}	8/1
M_{r3}	5/0.12
$M_{B10,13}$	30.8/0.3
M_{B11}	12.3/0.3
Mi_2, Mo_2	22/0.3
Mi_4, Mo_4	122/0.3
Mi_5, Mo_5	6.6/0.12
Mi_6, Mo_6	2.4/0.12
Mi_8, M_{c2}	30/1
Mi_7, M_{c1}	120/1
Mi_9	0.6/0.78
M_{B6}	158.5/0.3
Mo_8	30/0.18
Mo_7	120/0.18
Mo_9	6/0.18

4.4.1 ผลการจำลองการทำงานของวงจรถยายสัญญาณแบบป้อนกลับกระแส

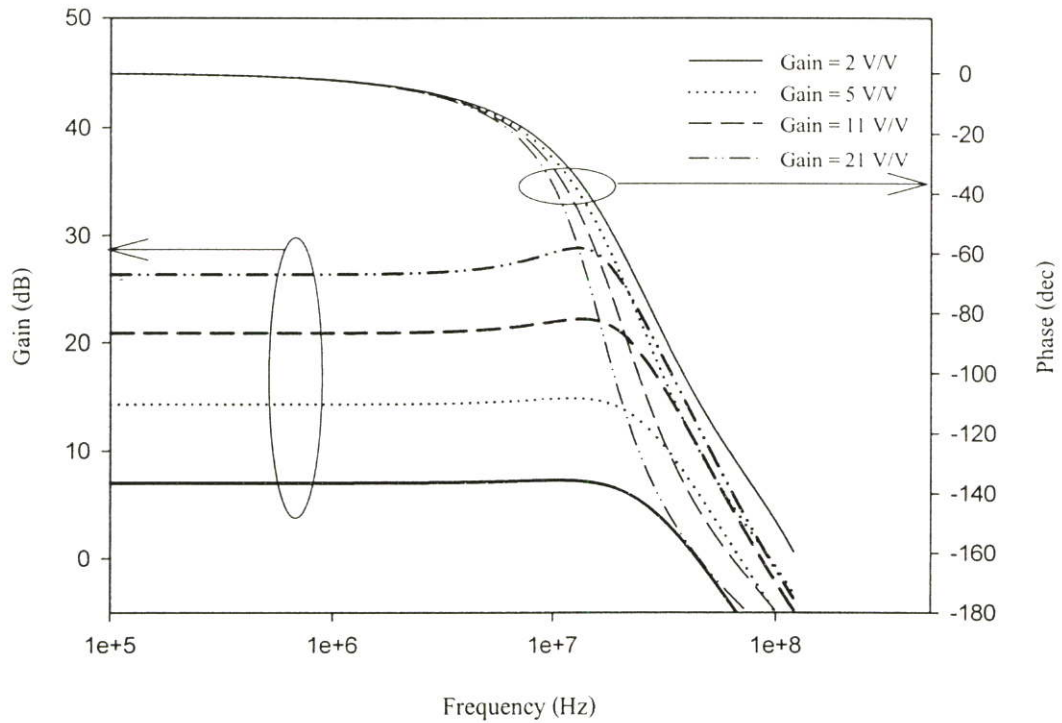
จากผลการจำลองการทำงานของวงจรถยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ สามารถสรุปประสิทธิภาพของวงจรได้ดังแสดงในตารางที่ 4.2 รูปที่ 4.10 แสดงการตอบสนอง ความถี่ของวงจรถยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ จากรูปพบว่าอัตราขยายขณะเปิด ลูบที่ความถี่ต่ำมีค่าเท่ากับ 92 dB(Ω) รูปที่ 4.11 แสดงความเป็นอิสระระหว่างอัตราขยาย และแบนด์วิดท์ (Bandwidth) ของวงจรถยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอโดยกำหนดค่า ความต้านทานป้อนกลับ (R_2) มีค่าคงที่เท่ากับ 2 กิโลโอห์ม จากรูปพบว่าอัตราขยายของ วงจรถยายสัญญาณแบบป้อนกลับกระแสมีความเป็นอิสระจากแบนด์วิดท์ (Bandwidth) ได้ดี ในช่วงที่อัตราขยายมีค่าต่ำ ๆ แต่เมื่ออัตราขยายมีค่าสูงขึ้นจะพบว่าความเป็นอิสระระหว่าง อัตราขยายและแบนด์วิดท์เริ่มไม่ดีเป็นผลเนื่องมาจากค่าอิมพีแดนซ์ของวงจรตามแรงดันภาค อินพุต (R_{in}) สำหรับแนวทางการแก้ปัญหาในกรณีนี้สามารถทำได้โดยเพิ่มอัตราขยายให้กับ วงจรชุดขับ NMOS และ วงจรชุดขับ PMOS ของวงจรตามแรงดันภาคอินพุตเพื่อลดอิมพีแดนซ์ ที่ขาอินพุตลง แต่อย่างไรก็ตามการทำเช่นนี้จะส่งผลให้กำลังงานสูญเสียของวงจรที่นำเสนอมีค่า เพิ่มขึ้นด้วย รูปที่ 4.12 แสดงการตอบสนองทางเวลาของวงจรถยายสัญญาณแบบป้อนกลับกระแส ที่นำเสนอ ในลักษณะการป้อนกลับแบบลบที่อัตราขยายเท่ากับ 20 dB ความถี่ 2 เมกกะเฮิรต์ รูปที่ 4.13 แสดงอัตราสัญญาณขาขึ้นและขาลงของวงจรถยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ จาก รูปพบว่าอัตราสัญญาณขาขึ้นและขาลงของวงจรถยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอมีค่า เท่ากับ 611 โวลต์ต่อไมโครวินาที และ 1200 โวลต์ต่อไมโครวินาที ตามลำดับ รูปที่ 4.14 แสดง อิมพีแดนซ์ที่ขาอินพุตของวงจรถยายสัญญาณแบบป้อนกลับที่นำเสนอ จากรูปพบว่า อิมพีแดนซ์ที่ขาอินพุตของวงจรถยายสัญญาณแบบป้อนกลับที่นำเสนอมีค่าเท่ากับ 26 dB(Ω) ที่ความถี่ 1 เมกกะเฮิรต์ รูปที่ 4.15 แสดงความ ผิดเพี้ยนของสัญญาณเทียบกับความถี่ค่าต่าง ๆ ที่อัตราขยายเท่ากับ 20 dB โดยวงจรถูกต่อร่วมกับ โหลดค่า 300 โอห์ม และตัวเก็บประจุค่า 5 พิโคฟารัด ที่สัญญาณอินพุตเท่ากับ ± 0.05 โวลต์ ภายใต้สภาวะสงบนิ่งวงจรที่นำเสนอมีกำลังงานสูญเสียเท่ากับ 2.4 มิลลิวัตต์ ตารางที่ 4.3 แสดง การเปรียบเทียบประสิทธิภาพพวงจรถยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ กับวงจรถยาย สัญญาณแบบป้อนกลับกระแสที่มีการนำเสนอมาก่อน

ตารางที่ 4.2 ประสิทธิภาพโดยรวมของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ

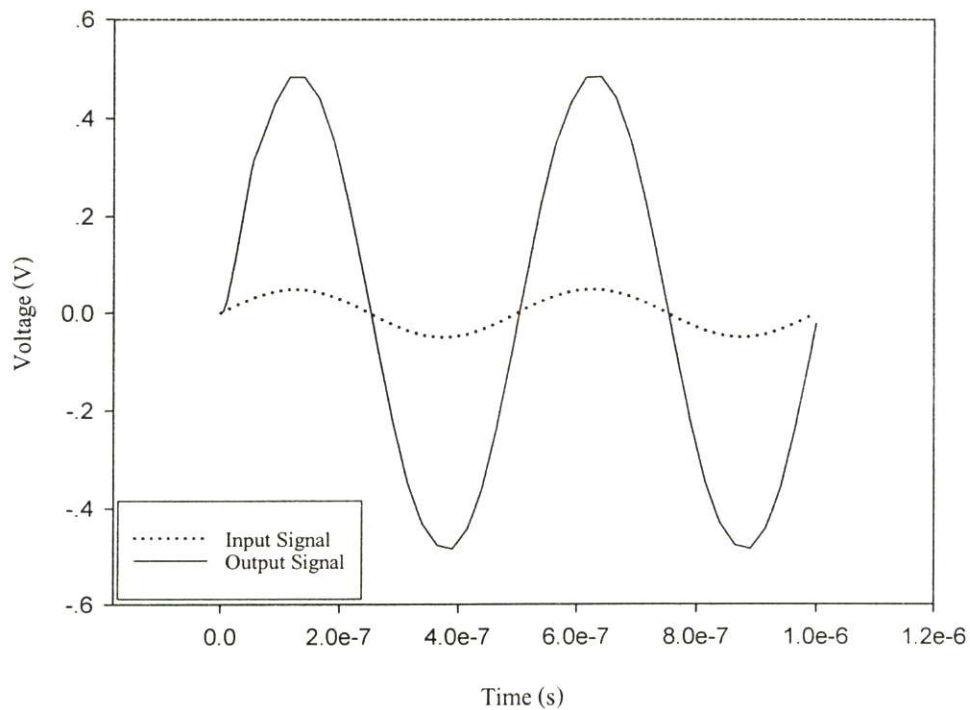
พารามิเตอร์	ผลการทดลอง
แหล่งจ่ายไฟเลี้ยง	± 0.75 โวลต์
แหล่งจ่ายกระแส (I_B)	10 ไมโครแอมป์
ความต้านทานโหลด	300 โอห์ม
ตัวเก็บประจุโหลด	5 พิโคฟารัด
ตัวเก็บประจุชดเชยความถี่	3 พิโคฟารัด
แรงดันเอาต์พุตสวิง @ 2 MHz	± 0.5 โวลต์
อิมพีแดนซ์ที่ขั้วลบของวงจร	26 dB(Ω)
อัตราสัญญาณขึ้น / ลง	611 / 1200 โวลต์ต่อไมโครวินาที
อัตราขยายทรานอิมพีแดนซ์ขณะเปิดลูป	92 dB(Ω)
แบนด์วิดท์ (Bandwidth) @ $R_2 = 2K\Omega$	42 เมกะเฮิรต์
กำลังงานสูญเสีย	2.4 มิลลิวัตต์



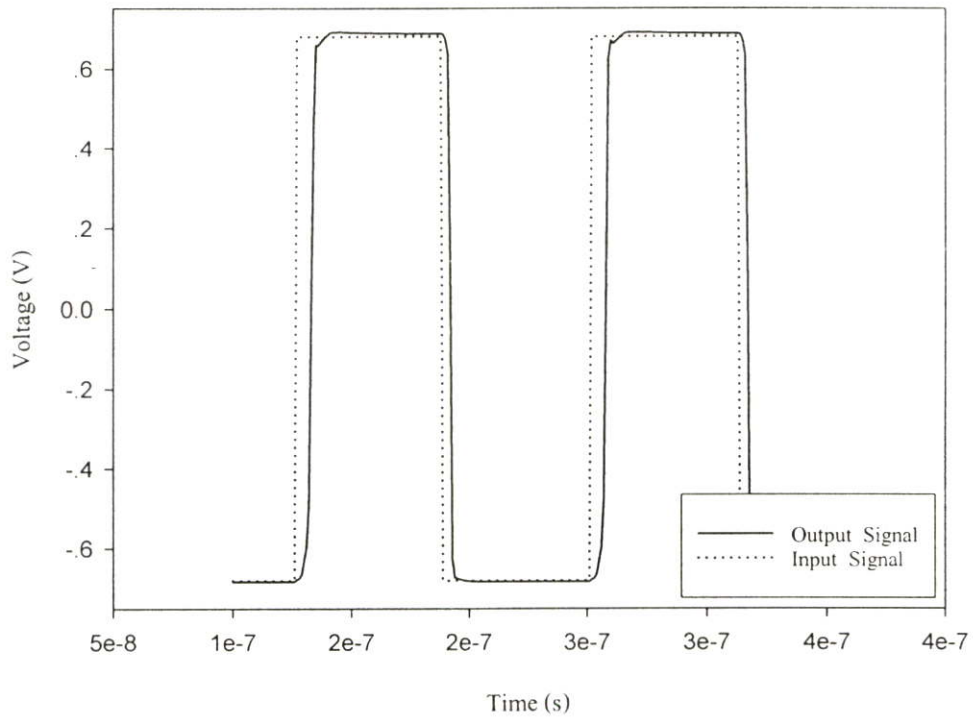
รูปที่ 4.10 อัตราขยายทรานอิมพีแดนซ์ขณะเปิดลูปของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ



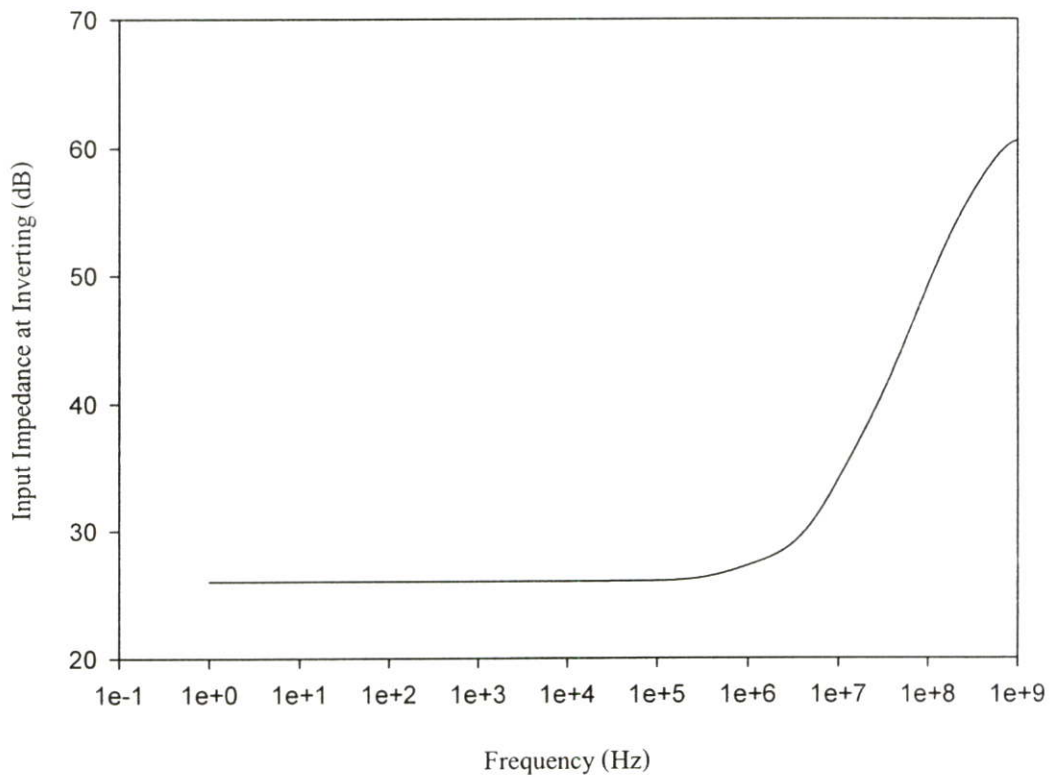
รูปที่ 4.11 ความเป็นอิสระระหว่างอัตราขยาย และแบนด์วิดท์ (Bandwidth) เทียบกับเฟส (Phase) ที่ $R_2 = 2k\Omega$ ของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ



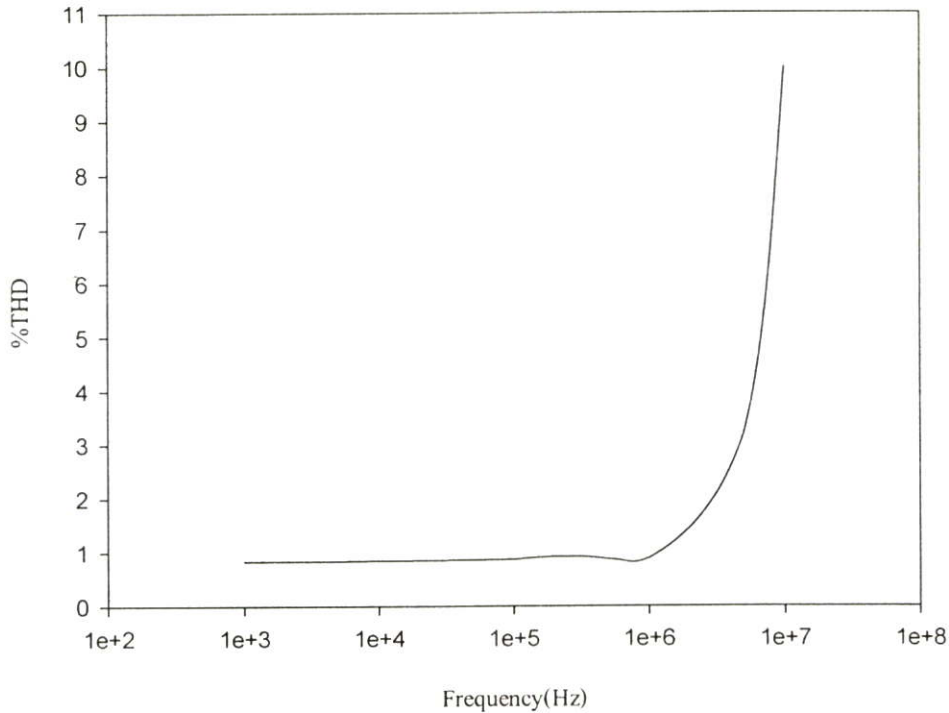
รูปที่ 4.12 การตอบสนองทางเวลาที่อัตราขยายเท่ากับ 20 dB ของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ



รูปที่ 4.13 อัตราสลับขาขึ้นและขาลงของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ



รูปที่ 4.14 อิมพีแดนซ์ที่ขั้วสัญญาณอินพุตลบ ของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ



รูปที่ 4.15 ความผิดเพี้ยนของสัญญาณที่อัตราขยายเท่ากับ 20 dB ($V_{IN} = \pm 0.05$ V)

ตารางที่ 4.3 ประสิทธิภาพของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอมาก่อน และวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอมาก่อน

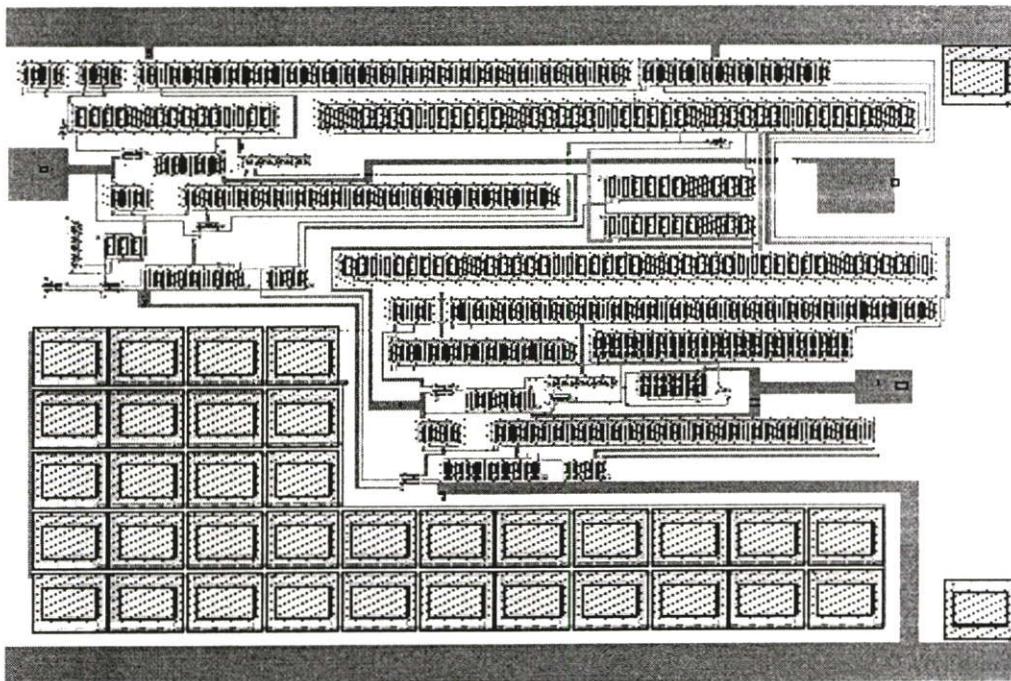
พารามิเตอร์	วงจรที่นำเสนอ	Manetakis, K [16]	Boonyaporn, P. [19]	Pennisi, S. [20]
เทคโนโลยี	CMOS 0.13 um	CMOS 0.8um	CMOS 0.5um	CMOS 0.35um
แหล่งจ่ายแรงดัน	± 0.75 V	5 V	± 1.5 V	3.3 V
แรงดันเอาต์พุตสวิง	± 0.5 โวลต์	-	± 1.0 โวลต์	± 0.5 โวลต์
โหลด	300 Ω // 5 pF	10 K Ω // 10 pF	250 Ω // 10 pF	1k Ω // 2 pF
อิมพีแดนซ์ที่ ขั้วลบของวงจร	26 dB(Ω) (20 Ω)	75 Ω	36.55 dB(Ω) (67.2 Ω)	-
อัตราสัญญาณขึ้น / ลง	611 / 1200 V/ μ s	130/72 V/ μ s	395 / 378 V/ μ s	310/ 340 V/ μ s
อัตราขยายทราน อิมพีแดนซ์เปิด	92 dB(Ω)	90 dB(Ω)	86.5 dB(Ω)	74 dB(Ω)
แบนด์วิดท์ (Bandwidth)	42MHz	226MHz	10MHz	-
กำลังงานสูญเสีย	2.4 mW	5 mW	33.75 mW	5.36 mW

4.4.2 ผลการจำลองการทำงานของวงจรถยายสัญญาณแบบป้อนกลับกระแสจากการเลย์เอาต์ (Layout)

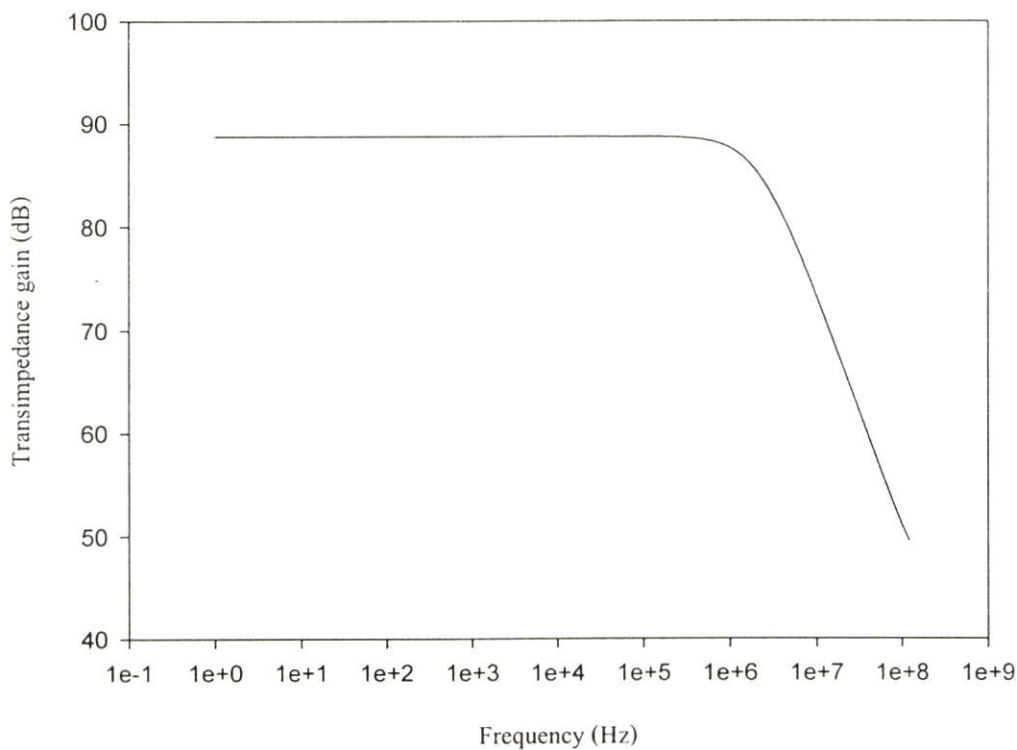
รูปที่ 4.16 แสดงวงจรถยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอจากการเลย์เอาต์ (Layout) โดยรวมผลของตัวเก็บประจุแฝง ตารางที่ 4.4 สรุปประสิทธิภาพการทำงานของวงจรถยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอจากการเลย์เอาต์ (Layout) รูปที่ 4.17 แสดงการตอบสนองความถี่ของวงจรถยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ จากรูปพบว่า อัตราขยายของวงจรถยขณะเปิดลูปมีค่าเท่ากับ 89 dB(Ω) รูปที่ 4.18 แสดงความเป็นอิสระระหว่างอัตราขยายและแบนด์วิธ (Bandwidth) ของวงจรถยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ โดยกำหนดค่าความต้านทานป้อนกลับ (R_2) มีค่าคงที่เท่ากับ 2 กิโลโอห์ม จากรูปพบว่า อัตราขยายของวงจรถยายสัญญาณแบบป้อนกลับกระแสมีความเป็นอิสระจากแบนด์วิธ (Bandwidth) ได้ดีในช่วงที่อัตราขยายมีค่าต่ำ ๆ แต่เมื่ออัตราขยายมีค่าสูงขึ้นจะพบว่าความเป็นอิสระระหว่างอัตราขยายและแบนด์วิธเริ่มไม่ดีเป็นผลเนื่องมาจากค่าอิมพีแดนซ์ของวงจรถตามแรงดันภาคอินพุท (R_{o1}) รูปที่ 4.19 แสดงการตอบสนองทางเวลาของวงจรถยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ ในลักษณะการป้อนกลับแบบลบที่อัตราขยายเท่ากับ 20 dB ความถี่ 2 เมกกะเฮิร์ต จากรูปจะเห็นว่าเกิดออฟเซ็ทขึ้นเนื่องจากความไม่เท่าในเรื่องของขนาดของมอสทรานซิสเตอร์ M_{1-4} และ M_{o1-4} อันเนื่องมาจากเทคนิคของการเลย์เอาต์แบบ Multifinger รูปที่ 4.20 แสดงอัตราสัญญาณขึ้นและขาลงของวงจรถยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ จากรูปพบว่าอัตราสัญญาณขึ้นและขาลงของวงจรถยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอมีค่าเท่ากับ 214 โวลต์ต่อไมโครวินาที และ 1000 โวลต์ต่อไมโครวินาที ตามลำดับซึ่งเมื่อเทียบกับผลการจำลองการทำงานแล้วจะเห็นได้ว่าอัตราสัญญาณมีค่าลดลงอย่างมากเนื่องมาจากผลของค่าตัวเก็บประจุแฝง รูปที่ 4.21 แสดงอิมพีแดนซ์ที่ขั้วอินพุทลบของวงจรถยายสัญญาณแบบป้อนกลับที่นำเสนอ จากรูปอินพุทอิมพีแดนซ์ที่ขั้วอินพุทลบมีค่าเท่ากับ 24 dB(Ω) รูปที่ 4.22 แสดงความผิดเพี้ยนของสัญญาณเทียบกับความถี่ค่าต่าง ๆ ที่อัตราขยายเท่ากับ 20 dB โดยวงจรถยถูกร่วมกับโหลดค่า 300 โอห์ม และตัวเก็บประจุค่า 5 พิโคฟารัด ที่สัญญาณอินพุทเท่ากับ ± 0.05 โวลต์ ภายใต้สภาวะสงบนี้วงจรมีกำลังงานสูญเสียเท่ากับ 3 มิลลิวัตต์

ตารางที่ 4.4 ประสิทธิภาพโดยรวมของวงจรถ่ายสัญญาณแบบป้อนกลับกระแสที่นำเสนอจากการเลย์เอาต์ (Layout)

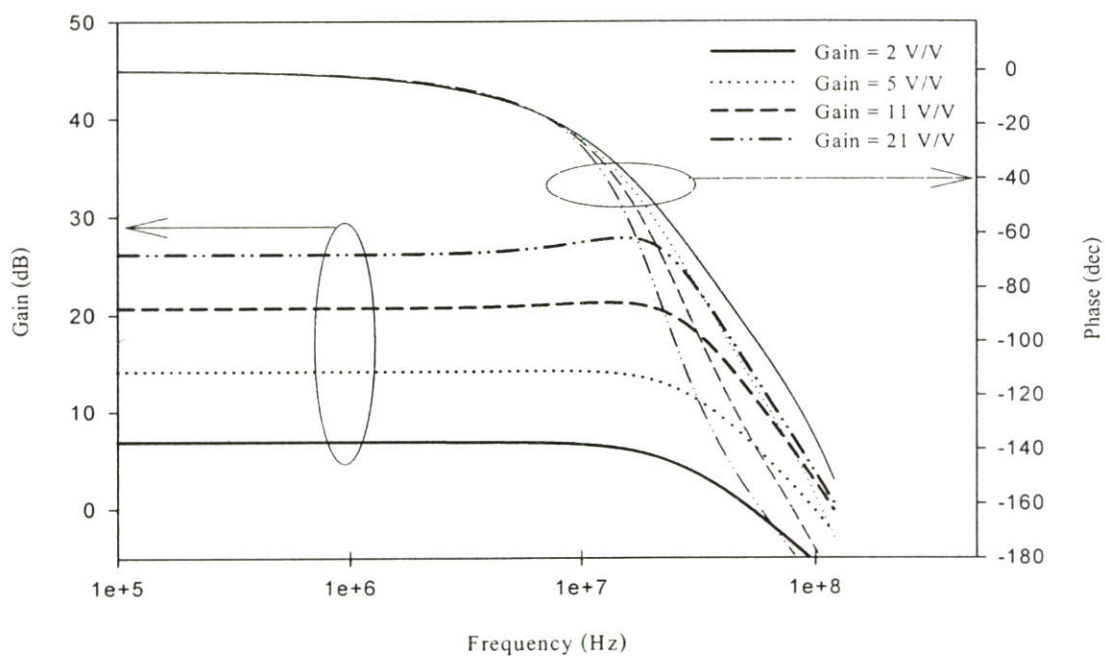
พารามิเตอร์	ผลการทดลอง
แหล่งจ่ายไฟเลี้ยง	± 0.75 โวลต์
แหล่งจ่ายกระแส	10 ไมโครแอมป์
ความต้านทานโหลด	300 โอห์ม
ตัวเก็บประจุโหลด	5 พิโกฟารัด
ตัวเก็บประจุชดเชยความถี่	3 พิโกฟารัด
แรงดันเอาต์พุตสวิง	± 0.5 โวลต์
อิมพีแดนซ์ที่ขั้วลบของวงจรถ่าย	24 dB(Ω)
อัตราสัญญาณขึ้น / ลง	214 / 1000 โวลต์ต่อไมโครวินาที
อัตราขยายทรานซิมพีแดนซ์ขณะเปิดloop	89 dB(Ω)
แบนด์วิดท์ (Bandwidth) @ $R_2 = 2K\Omega$	30 เมกกะเฮิรตซ์
กำลังงานสูญเสีย	3 มิลลิวัตต์



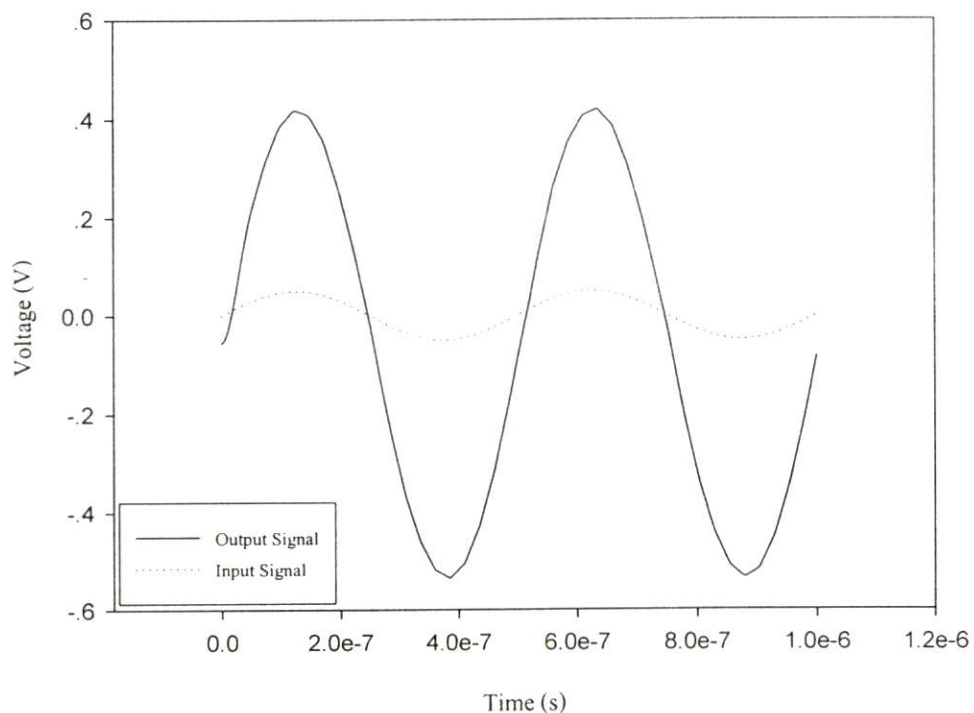
รูปที่ 4.16 วงจรถ่ายสัญญาณแบบป้อนกลับกระแสที่นำเสนอจากการเลย์เอาต์ (Layout)



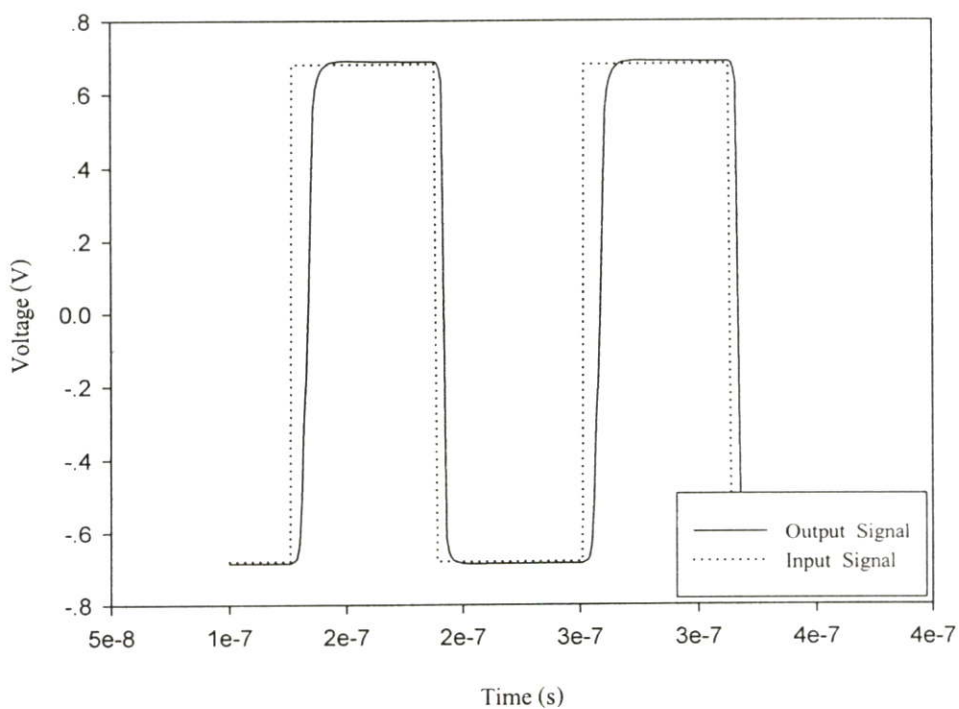
รูปที่ 4.17 อัตราขยายทรานอิมพีแดนซ์ขณะเปิดลูบของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอจากการเลย์เอาต์ (Layout)



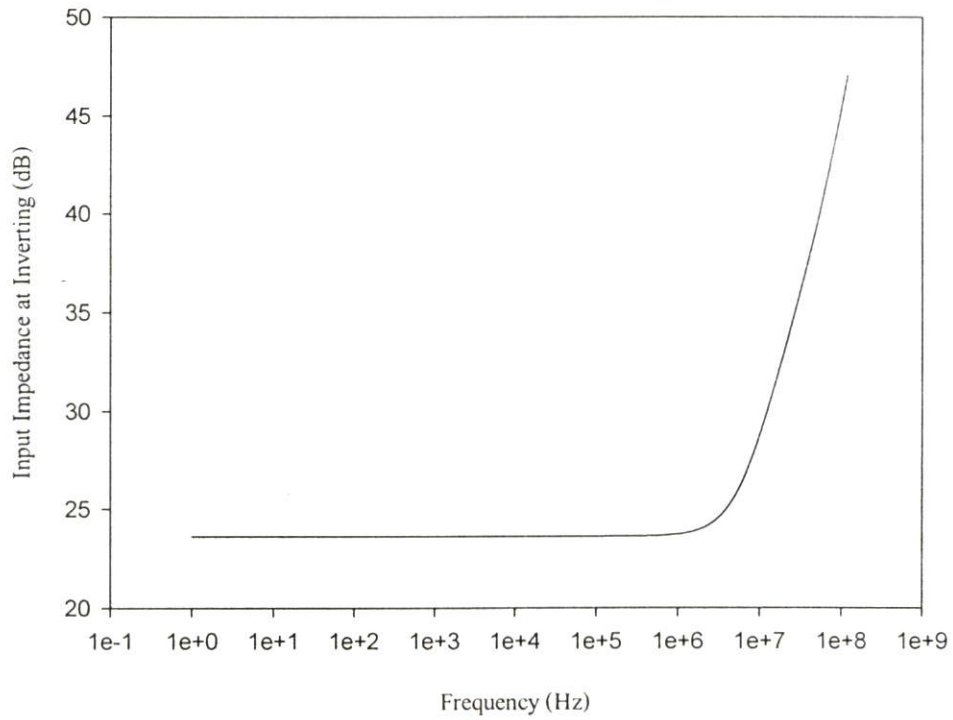
รูปที่ 4.18 ความเป็นอิสระระหว่างอัตราขยาย และแบนด์วิดท์ (Bandwidth) เทียบกับเฟส (Phase) ที่ $R_2 = 2k\Omega$ ของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอจากการเลย์เอาต์ (Layout)



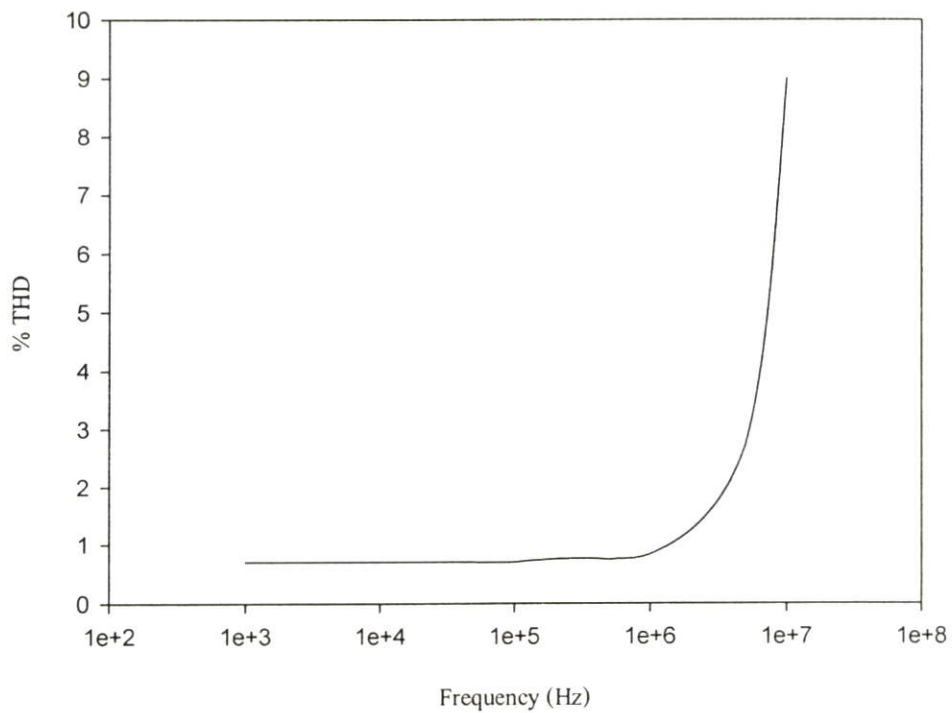
รูปที่ 4.19 การตอบสนองทางเวลาที่อัตราขยายเท่ากับ 20 dB ของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนองานจากการเลย์เอาต์ (Layout)



รูปที่ 4.20 อัตราสัญญาณขึ้นและขาลงของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนองานจากการเลย์เอาต์ (Layout)



รูปที่ 4.21 อิมพีแดนซ์ที่ขั้วสัญญาณอินพุตลบ ของวงจรขยายสัญญาณแบบป้อนกลับ กระแสที่นำเสนองานจากการเลย์เอาต์ (Layout)



รูปที่ 4.22 ความผิดเพี้ยนของสัญญาณที่อัตราขยายเท่ากับ 20dB ($V_{IN} = \pm 0.05$ V) ของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนองานจากการเลย์เอาต์ (Layout)

4.5 บทสรุป

วงจรรขยายสัญญาณแบบป้อนกลับกระแส (Current Feedback Operational Amplifier : CFOA) เป็นวงจรที่มีความสำคัญ และมีการประยุกต์ใช้งานมากวงจรมีหนึ่ง คุณสมบัติที่โดดเด่นของวงจรรขยายสัญญาณแบบป้อนกลับกระแสได้แก่ ความเป็นอิสระระหว่างอัตราขยาย และแบนด์วิดท์ (Bandwidth) ของวงจรทำให้สามารถตอบสนองความต้องการทั้งสองอย่างได้ในเวลาเดียวกัน ความโดดเด่นอีกข้อหนึ่งคือการมีอัตราสลับที่สูงทำให้สามารถใช้งานวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่ความถี่สูงได้โดยมีความผิดเพี้ยนของสัญญาณต่ำ

ในบทนี้ได้นำเสนอวงจรรขยายสัญญาณแบบป้อนกลับกระแส วงจรที่นำเสนออาศัยโครงสร้างของวงจรรขยายสัญญาณแบบป้อนกลับกระแสพื้นฐานซึ่งประกอบด้วยวงจรตามแรงดัน ภาคอินพุท วงจรสะท้อนกระแส และวงจรตามแรงดันภาคเอาต์พุท วงจรตามแรงดันภาคอินพุท และภาคเอาต์พุทจะอาศัยหลักการทำงานของวงจรตามแรงดันที่นำเสนอในบทที่แล้วมา ประยุกต์ใช้งาน ซึ่งทำให้วงจรตามแรงดันทั้งสองมีความผิดเพี้ยนของสัญญาณอันเกิด เอาต์พุท อิมพีแดนซ์ ของวงจรตามแรงดันทั้งสองมีค่าต่ำ และมีช่วงการสวิงของสัญญาณกว้าง จากการทดสอบ ประสิทธิภาพของวงจรรขยายสัญญาณแบบป้อนกลับกระแสพบว่าวงจรมีความเป็นอิสระระหว่างอัตราขยาย และแบนด์วิดท์ (Bandwidth) อัตราสลับของวงจรมีค่าสูง และมีช่วงการสวิงของสัญญาณเอาต์พุทกว้าง

บทที่ 5

สรุปผลการวิจัยและข้อเสนอแนะ

วิทยานิพนธ์ฉบับนี้ได้นำเสนอวงจรตามแรงดันแบบซิมอสที่มีช่วงปฏิบัติการกว้าง และการประยุกต์ใช้งานเป็นวงจรขยายสัญญาณแบบป้อนกลับกระแส วงจรที่นำเสนอทั้งสองสามารถทำงานภายใต้แหล่งจ่ายไฟเลี้ยง ± 0.75 โวลต์ โดยมีกำลังงานสูญเสียต่ำ

การทำงานของวงจรตามแรงดันที่นำเสนออาศัยหลักการเบื้องต้นของวงจรตามแรงดันแบบคลาสเอบีพื้นฐาน วงจรตามแรงดันที่นำเสนอสามารถแก้ปัญหาทั้งสามประการของวงจรตามแรงดันแบบพื้นฐานได้แก่ ความเป็นเชิงเส้นไม่ดี ประการที่สองค่าเอาต์พุตอิมพีแดนซ์ของวงจรมีค่าไม่ต่ำมาก และประการที่สามขีดจำกัดในการสวิงของสัญญาณเอาต์พุต ผลการทดสอบประสิทธิภาพของวงจรตามแรงดันที่นำเสนอพบว่า วงจรที่นำเสนอมีการสวิงของสัญญาณเอาต์พุตอยู่ในช่วง ± 0.6 โวลต์ ที่ความต้านทานโหลด 300 โอห์ม ช่วงแบนด์วิดท์ (Bandwidth) ในการทำงานกว้าง เอาต์พุตอิมพีแดนซ์ของวงจรมีค่าต่ำ ความผิดเพี้ยนของสัญญาณและกำลังงานสูญเสียมีค่าต่ำ จากประสิทธิภาพของวงจรตามแรงดันที่นำเสนอพบว่า วงจรตามแรงดันที่นำเสนอสามารถนำไปประยุกต์ใช้งานร่วมกับวงจรอื่น ๆ ได้อีกมากมาย โดยเฉพาะอย่างยิ่งการประยุกต์ใช้งานเป็นภาคเอาต์พุตของวงจรขยาย จากการที่มีเอาต์พุตอิมพีแดนซ์ที่ต่ำจึงทำให้สามารถขับโหลดที่มีขนาดเล็กได้โดยไม่มี ความผิดเพี้ยนของสัญญาณ

วิทยานิพนธ์ฉบับนี้ได้นำวงจรตามแรงดันที่นำเสนอมาประยุกต์ใช้งานเป็นวงจรขยายสัญญาณแบบป้อนกลับกระแส วงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนออาศัยโครงสร้างพื้นฐานของวงจรขยายสัญญาณแบบป้อนกลับกระแสซึ่งประกอบด้วยส่วนประกอบสามส่วนได้แก่ วงจรตามแรงดันภาคอินพุตซึ่งต่ออยู่ระหว่างขั้วอินพุตบวกและขั้วอินพุตลบของวงจรขยายสัญญาณแบบป้อนกลับกระแส ส่วนที่สองได้แก่วงจรสะท้อนกระแสทำหน้าที่คัดลอกกระแสจากขั้วอินพุตลบและสะท้อนไปสู่โหนด X ซึ่งเป็นโหนดที่มีค่าอิมพีแดนซ์สูง โดยมีค่าประมาณ $92 \Omega dB$ ส่วนที่สามได้แก่วงจรตามแรงดันภาคเอาต์พุตจะทำหน้าที่ส่งผ่านแรงดันจากโหนด X ไปสู่เอาต์พุต ของวงจร วงจรตามแรงดันภาคเอาต์พุตเป็นวงจรที่มีค่าเอาต์พุตอิมพีแดนซ์ต่ำ และมีช่วงการสวิงของสัญญาณเอาต์พุตกว้าง ทำให้วงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอสามารถขับโหลดที่มีขนาดเล็กได้โดยไม่มี ความผิดเพี้ยนของสัญญาณ จากการทดสอบประสิทธิภาพของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอพบว่า อัตราสูญเสีย ของวงจรมีค่าสูง ดังนั้นวงจรจึงสามารถทำงานที่ความถี่สูงได้ และสามารถกำหนดอัตราขยาย ของวงจรได้อย่างอิสระ โดยไม่ขึ้นกับแบนด์วิดท์ (Bandwidth) ของวงจร

จากที่กล่าวมาแล้วพบว่าวงจรตามแรงดัน และวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอมีประสิทธิภาพในการทำงานที่สูงจึงสามารถนำไปใช้งานร่วมกับวงจรอื่นได้อย่าง

มากมายโดยไม่ทำให้ประสิทธิภาพของวงจรที่ใช้งานร่วมกันลดลง วงจรที่นำเสนอทั้งสองจึงเป็น วงจรที่น่าสนใจ และน่าศึกษาเพื่อเพิ่มประสิทธิภาพของวงจรให้ดียิ่งขึ้น โดยเฉพาะในเรื่องของ อินพุตอิมพีแดนซ์ของวงจรตามแรงดันและวงจรถายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ ยังคงมีค่าไม่สูงมากนัก และอีกประการหนึ่งเนื่องจากในปัจจุบันวงจรต่างๆ มีแนวโน้มที่ใช้ แหล่งจ่ายแรงดันค่าต่ำลง ซึ่งวงจรที่นำเสนอทั้ง 2 ยังใช้แหล่งจ่ายแรงดันค่าค่อนข้างสูงอยู่ดังนั้นจึง ควรหาเทคนิคใหม่ๆ มากช่วยในการลดค่าของแหล่งจ่ายแรงดันลง โดยที่วงจรยังคงทำงานได้อย่าง มี ประสิทธิภาพ

บรรณานุกรม

- [1] Sedra, A.S. and Smith, K.C. 1998. **Microelectronic Circuit**. Fourth Edition. New York: Oxford
- [2] Gray, P.R. and Meyer, R.C. **Analysis and Design of Analog Integrated Circuit**. Fourth Edition. John Wiley & Sons, Inc.
- [3] Razavi, B. 2000. **Design of Analog CMOS Integrated Circuit**. International Edition. New York : McGraw-Hill.
- [4] Johns, D. and Martin, K. 1997. **Analog Integrated Circuit Design**. John Wiley & Sons, Inc.
- [5] Sergio, F. 1998. **Design with Operational Amplifiers and Analog Integrated Circuit**. Second Edition. McGraw-Hill.
- [6] J.A.Fisher, “**A High-Performance CMOS Power Amplifier**”, IEEE J. Solid-State circuit, Vol. SC-20, No.6, December 1985.
- [7] K. Nagaraj, “**Large-Swing CMOS Buffer Amplifier**”, IEEE J. Solid-State circuit, Vol. 24, No. 1 February 1989.
- [8] T. Saether, C. Hung, Z. Qi, M. Ismail and O. Aaserud, “**High speed, high linearity CMOS buffer amplifier**”, IEEE J. Solid-State circuit, Vol.31, No.2, pp. 255-258, Feb. 1996
- [9] P. Kadanka, and A. Rozsypal, “**Rail-to-Rail voltage follower without feedback**”, Electronics Letters, Vol. 36, pp. 104-105, Jan. 2000.
- [10] M.Neag. and O.McCarthy, “**High Speed , Low Power CMOS Voltage Buffer**”, Semiconductor Conference, 1998. CAS '98 Proceedings. 1998 International, Volume 1, 6-10 Oct. 1998.
- [11] O. Oliaei, P. Loumeau, “**A Low-Input Resistance Class AB CMOS Current Conveyer**”, ISCAS '97, IEEE International Symposium, Volume 1, 9-12 June 1997.
- [12] Boonyaporn, P., Kasemsuwan, V. 2002. “**A High Performance Class AB CMOS Rail to Rail Voltage Follower,**” 2002 IEEE Asia-Pacific Conference on ASIC Proceedings, pp. 161-163.
- [13] Nakhlo, W., Kasemsuwan, V. 2006. “**A high Performance Rail to Rail CMOS Voltage Follower,**” ITC-CSCC2006, Vol. 3, Jul. 2006, pp. III 753-756

- [14] Palumbo, G., Pennisi, S. 2001. "**Current Feedback Amplifiers Versus Voltage Operational Amplifiers,**" IEEE Trans. Circuit Syst. I, Vol. 48, pp. 617-623.
- [15] Lidgey, F.J., Hayatleh, K. 1997. "**Current-Feedback Operational Amplifiers and Applications,**" Electronic & Communication Engineering Journal, pp. 176-182.
- [16] Manetakis, K., Toumazou, C., 1998. "**A 120 MHz, 12mW CMOS Current Feedback Op-Amp,**" IEEE 1998 Custom Integrated Circuits Conference, pp. 365-368
- [17] Manetakis, K., Toumazou, C., 1996. "**Current-Feedback Op-Amp Suitable for CMOS VLSI Technology,**" Electronics Letters, Vol. 32, No. 12, pp. 1090-1092.
- [18] Giustolisi, G., Palumbo, G., Pennisi, S. 1997. "**High-Drive CMOS Current Feedback Op-Amp,**" IEEE, pp. 229-232.
- [19] Boonyaporn, P., Nakhlo, W., Kasemsuwan, V. 2005. "**A Rail to Rail CMOS Current Feedback Operational Amplifier,**" The Second ECTI Annual Conference 2005, pp. 161-163
- [20] Pennisi, S. 2005. "**High Performance CMOS Current Feedback Operational Amplifier,**" IEEE, pp. 1573-1576.
- [21] Mahattanakul, J., and Toumazou, C. 1996. "**A Theoretical Study of The Stability of High Frequency Current Feedback Op-Amp Integrators,**" IEEE Transactions on Circuit and Systems, Vol. 43, No.1, pp. 2-12.
- [22] Likittanapong, P., Worapishet, A., Toumazou, C. 1998. "**Linear CMOS Triode Transconductor for Low-Voltage Applications,**" Electronics Letters, Vol.34, No.12, pp.1224-1225

ภาคผนวก

ภาคผนวก ก.

ความสัมพันธ์ ระหว่าง เฟสแมจิ้น (Phase margin : ϕ_M),
อัตราขยายรูปเปิด (Open loop gain : Z) และค่าความต้านทาน R_2'

ความสัมพันธ์ ระหว่าง เฟสแมจิ้น (Phase margin : ϕ_M), อัตราขยายรูปเปิด (Open loop gain : Z) และค่าความต้านทาน R_2' จากรูปที่ 4.7 แสดงให้เห็นว่า เฟสแมจิ้น (Phase margin : ϕ_M) ของวงจรถ่ายสัญญาณแบบป้อนกลับกระแส จะขึ้นกับค่าความต้านทาน R_2' ซึ่งสามารถอธิบายที่มาของความสัมพันธ์ เป็นสามการได้ดังนี้

ในกรณีที่วงจรถ่ายสัญญาณแบบป้อนกลับกระแสมีโพล 2 ตัว จะให้อัตราขยายรูปมีค่าเท่ากับ

$$T(s) = \frac{(R_1/R_2')}{(1+s\tau_1)(1+s\tau_2)} \quad (ก.1)$$

โดยมีเฟสของอัตราขยายรูปคือ

$$\phi = 180 + \angle |T(s)| \quad (ก.2)$$

ถ้ากำหนดให้ $\omega_{|T(s)|=1} = \omega_o$

$$\phi_o = 180 - (\tan^{-1}\omega_o\tau_1 + \tan^{-1}\omega_o\tau_2) \quad (ก.3)$$

ดังนั้น

$$\tan \phi_o = \tan [180 - (\tan^{-1}\omega_o\tau_1 + \tan^{-1}\omega_o\tau_2)] \quad (ก.4)$$

โดยอาศัยความสัมพันธ์ $\tan(a \pm b) = \frac{\tan(a) \pm \tan(b)}{1 \mp \tan(a) \cdot \tan(b)}$ สมการ(ก.4) สามารถ

ลดรูปได้เป็น

$$\tan \phi_o = - \left(\frac{\omega_o\tau_1 + \omega_o\tau_2}{1 - \omega_o\tau_1\omega_o\tau_2} \right) \quad (ก.5)$$

$$R_2' = \frac{2\tau_2}{C_c \sqrt{\left(\frac{2}{\tan^2 \phi_M} + 1 \right)^2 - 1}} \quad (ก.10)$$

จากสมการ (ก.5) ถ้ากำหนดให้ $\omega_o \tau_1, \omega_o \tau_2 \gg 1$ และ $\tau_1 \gg \tau_2$ จะได้

$$\tan \phi_M = \left(\frac{1}{\omega_o \tau_2} \right) \quad (\text{ก.6})$$

ω_o สามารถหาได้โดยอาศัยสมการ (ก.1) โดยกำหนดให้ขนาดของลูปอัตราขยายมีค่าเท่ากับ 1

$$1 = \frac{\left| \frac{R}{R_2'} \right|}{\left| \left(1 + s\tau_1 \right) \cdot \left(1 + s\tau_2 \right) \right|} \quad (\text{ก.7})$$

โดยการแทนค่า s ด้วย $j\omega_o$ แล้วแก้สมการหา ω_o จะได้

$$\omega_o = \sqrt{\frac{-1}{2\tau_1^2} - \frac{1}{2\tau_2^2} + \frac{\sqrt{-4(R_2')^2 \left((R_2')^2 - R_1^2 \right) \tau_1^2 \tau_2^2 + \left((R_2')^2 \tau_1^2 + (R_2')^2 \tau_2^2 \right)}}{2(R_2')^2 \tau_1^2 \tau_2^2}} \quad (\text{ก.8})$$

จัดรูปสมการ (ก.8) โดยแทนค่า $\tau_1 = R_1 C_C$ จะได้ ω_o ดังนี้

$$\omega_o = \frac{1}{\tau_2} \cdot \sqrt{\frac{-1 + \sqrt{1 + \left(2\tau_2 / C_C R_2' \right)^2}}{2}} \quad (\text{ก.9})$$

จากสมการ (ก.6) และสมการ (ก.9) จะเห็นว่าเมื่อแทนค่า ω_o ลงในสมการ (ก.6) เราจะได้ความสัมพันธ์ของเฟสแมจิ้น (Phase margin : ϕ_M) กับ ค่าความต้านทาน R_2' เท่ากับ

$$R_2' = \frac{2\tau_2}{C_c \sqrt{\left(\frac{2}{\tan^2 \phi_M} + 1 \right)^2 - 1}} \quad (\text{ก.10})$$

ภาคผนวก ข.**SPICE Model Parameters****IBM 8RF-LM, 8RF-DM (0.13 micron)**

MOSIS WAFER ACCEPTANCE TESTS

RUN: T4BJ (8RF_8LM_DM)

VENDOR: IBM-BURLINGTON

TECHNOLOGY: SCN013

FEATURE SIZE: 0.13 microns

TRANSISTOR PARAMETERS W/L N-CHANNEL P-CHANNEL UNITS

MINIMUM 0.16/0.12

V_{th} 0.39 -0.42 volts

SHORT 20.0/0.12

I_{dss} 456 -206 uA/um

V_{th} 0.43 -0.41 volts

V_{pt} 3.0 -3.0 volts

WIDE 20.0/0.12

I_{ds0} 494.0 -264.0 pA/um

LARGE 50/50

V_{th} 0.11 -0.22 volts

V_{jbkd} 2.5 -2.9 volts

I_{jlk} <50.0 <50.0 pA

Gamma 0.24 0.23 V^{0.5}

K' (U_o*Cox/2) 271.2 -49.6 uA/V²

Low-field Mobility 502.65 91.93 cm²/V*s

PROCESS PARAMETERS N+ P+ POLY M1 M2 M3 M4 UNITS

Sheet Resistance 3.5 7.0 6.7 0.15 0.10 0.10 0.06 ohms/sq

Contact Resistance 11.3 11.5 9.5 0.92 1.52 1.80 ohms

Gate Oxide Thickness 32 angstrom

PROCESS PARAMETERS M5 P+BLK PPLY+BLK M8 M6 POLY_NON M7 N_W

UNITS

Sheet Resistance 0.06 69.1 326.3 0.01 0.09 1113.4 0.01 544 ohms/sq

Contact Resistance 1.88 2.68 2.15 2.53 ohms

COMMENTS: BLK is silicide block.

CAPACITANCE PARAMETERS N+ P+ POLY N_W UNITS

Area (substrate) 909 1029 985 aF/um²

Area (N+active) 10833 aF/um²

Area (P+active) 10318 aF/um²

Fringe (substrate) 184 190 aF/um

T4BJ SPICE BSIM3 VERSION 3.1 PARAMETERS

SPICE 3f5 Level 8, Star-HSPICE Level 49, UTMOST Level 8

* DATE: Mar 15/05

* LOT: T4bj WAF: 1001

* Temperature_parameters=Default

.MODEL CMOSN NMOS (LEVEL = 49

+VERSION = 3.1 TNOM = 27 TOX = 3.2E-9

+XJ = 1E-7 NCH = 2.3549E17 VTH0 = 0.0667993

+K1 = 0.3050401 K2 = -6.64669E-3 K3 = 1E-3

+K3B = 6.3909133 W0 = 1E-7 NLX = 1E-6

+DVT0W = 0 DVT1W = 0 DVT2W = 0

+DVT0 = 1.0317557 DVT1 = 0.153617 DVT2 = 0.2596789

+U0 = 403.8193435 UA = -1.218825E-9 UB = 5E-18

+UC = 4.923469E-10 VSAT = 2E5 A0 = 2

+AGS = 0.9462924 B0 = 5.986921E-6 B1 = 5E-6

```

+KETA = 0.0333393  A1 = 0      A2 = 0.3
+RDSW = 150      PRWG = -0.2   PRWB = 0.1964548
+WR = 1          WINT = 1.153259E-8  LINT = 5.070573E-9
+DWG = -2.811675E-9  DWB = 2.549293E-8  VOFF = -0.0670333
+NFACTOR = 2.5      CIT = 0      CDSC = 2.4E-4
+CDSCD = 0         CDSCB = 0     ETA0 = 6.359207E-3
+ETAB = -4.233343E-3  DSUB = 1.223577E-3  PCLM = 1.5799827
+PDIBLC1 = 0.2867087  PDIBLC2 = 0.01      PDIBLCB = 0.0112055
+DROUT = 1         PSCBE1 = 8E10    PSCBE2 = 1.211871E-6
+PVAG = 0.0464201  DELTA = 0.01      RSH = 3.5
+MOBMOD = 1        PRT = 0      UTE = -1.5
+KT1 = -0.11      KT1L = 0      KT2 = 0.022
+UA1 = 4.31E-9    UB1 = -7.61E-18  UC1 = -5.6E-11
+AT = 3.3E4       WL = 0        WLN = 1
+WW = 0           WWN = 1        WWL = 0
+LL = 0           LLN = 1        LW = 0
+LWN = 1          LWL = 0        CAPMOD = 2
+XPART = 0.5      CGDO = 4.88E-10  CGSO = 4.88E-10
+CGBO = 1E-12     CJ = 8.406222E-4  PB = 0.8007143
+MJ = 0.5156277   CJSW = 2.23899E-10  PBSW = 0.8
+MJSW = 0.2174993  CJSWG = 3.3E-10  PBSWG = 0.8
+MJSWG = 0.2174993  CF = 0        PVTH0 = -2.808916E-4
+PRDSW = 0        PK2 = 9.573716E-4  WKETA = -2.707223E-3
+LKETA = 7.484916E-3  PU0 = 13.3340682  PUA = 3.045756E-11
+PUB = 0          PVSAT = 2.004803E3  PETA0 = 1.003159E-4
+PKETA = -6.58928E-4 )

```

```

.MODEL CMOS PMOS (          LEVEL = 49
+VERSION = 3.1      TNOM = 27      TOX = 3.2E-9
+XJ = 1E-7         NCH = 4.1589E17  VTH0 = -0.2130346
+K1 = 0.1106589   K2 = 0.0707348   K3 = 0
+K3B = 14.4425626  W0 = 1E-6        NLX = 9.045662E-7
+DVT0W = 0        DVT1W = 0        DVT2W = 0

```

+DVT0 = 0 DVT1 = 0 DVT2 = -0.3
 +U0 = 119.1796283 UA = 1.619573E-9 UB = 3.06882E-21
 +UC = 5.179257E-11 VSAT = 1.511726E5 A0 = 2
 +AGS = 0.1882555 B0 = 9.952617E-7 B1 = 2.290511E-6
 +KETA = 0.0455986 A1 = 0.5158596 A2 = 0.3797097
 +RDSW = 105 PRWG = -0.5 PRWB = 0.5
 +WR = 1 WINT = 0 LINT = 2.926066E-9
 +DWG = -1.710228E-9 DWB = -6.70213E-10 VOFF = -0.1022829
 +NFACTOR = 1.5332272 CIT = 0 CDSC = 2.4E-4
 +CDSCD = 0 CDSCB = 0 ETA0 = 1.099049E-3
 +ETAB = -0.5 DSUB = 1.5 PCLM = 1
 +PDIBLC1 = 0.0394469 PDIBLC2 = 0.1 PDIBLCB = -1E-3
 +DROUT = 0 PSCBE1 = 8.800575E9 PSCBE2 = 2.546897E-9
 +PVAG = 0.3818944 DELTA = 0.01 RSH = 7
 +MOBMOD = 1 PRT = 0 UTE = -1.5
 +KT1 = -0.11 KT1L = 0 KT2 = 0.022
 +UA1 = 4.31E-9 UB1 = -7.61E-18 UC1 = -5.6E-11
 +AT = 3.3E4 WL = 0 WLN = 1
 +WW = 0 WWN = 1 WWL = 0
 +LL = 0 LLN = 1 LW = 0
 +LWN = 1 LWL = 0 CAPMOD = 2
 +XPART = 0.5 CGDO = 2.27E-10 CGSO = 2.27E-10
 +CGBO = 1E-12 CJ = 1.174299E-3 PB = 0.8276031
 +MJ = 0.4115893 CJSW = 1.330127E-10 PBSW = 0.8022552
 +MJSW = 0.1000669 CJSWG = 4.22E-10 PBSWG = 0.8022552
 +MJSWG = 0.1000669 CF = 0 PVTH0 = -7.202113E-4
 +PRDSW = 18.5184276 PK2 = 1.134368E-3 WKETA = 0.0338156
 +LKETA = 5.598742E-3 PU0 = -0.7839356 PUA = -3.84783E-11
 +PUB = 0 PVSAT = -50 PETA0 = -1.993538E-4
 +PKETA = -5.751486E-3)

ภาคผนวก ค.

ผลงานวิจัยที่ได้รับการตีพิมพ์เผยแพร่

Nakhlo, W., Kasemsuwan, V. 2006. "A high Performance Rail to Rail CMOS Voltage Follower," ITC-CSCC2006, Vol. 3, Jul. 2006, pp. III 753-756, Chiang Mai, Thailand.

ITC-CSCC 2006

*The International Technical Conference on
Circuits/Systems, Computers and Communications*

PROCEEDINGS

VOLUME III

Sponsored By

THE ELECTRICAL ENGINEERING/ELECTRONICS, COMPUTER, TELECOMMUNICATIONS AND INFORMATION ASSOCIATION (ECTI), THAILAND

THE INSTITUTE OF ELECTRONICS ENGINEERS OF KOREA (IEEK), KOREA

THE INSTITUTE OF ELECTRONICS, INFORMATION AND COMMUNICATION ENGINEERS (IEICE), JAPAN
NATIONAL ELECTRONICS AND COMPUTER TECHNOLOGY CENTER, THAILAND

In association with IEEE THAILAND SECTION

A High Performance Rail-to-Rail CMOS Voltage Follower

Weerachai Nakhlo and Varakorn Kasemsuwan

Department of Electronics, Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang
Chalongkrung Rd., Ladkrabang District, Bangkok 10520, THAILAND Email:kkvarako@kmitl.ac.th

ABSTRACT

A simple rail-to-rail CMOS voltage follower is presented. The circuit is developed based on a conventional class AB voltage follower. The circuit is designed using a standard 0.5 μm CMOS technology and HSPICE is used to verify the circuit performance. The circuit operates under the supply of ± 1.5 V. The voltage follower can drive ± 1.3 V to the 300 Ω with the total harmonic distortion of less than 0.8 % at the operating frequency of 3 MHz. The power dissipation is 1 mW.

Keywords: Rail-to-rail, voltage follower, low power

1. INTRODUCTION

An integrated voltage follower is an essential part of many analog VLSI systems. At present, most system requirements make it necessary for the follower to be able to drive low resistive loads while, at the same time, handle large output swing and maintain low harmonic distortion. Several class AB voltage followers have been proposed to achieve this goal. One among the most popular approaches for realizing such follower is to employ a pseudo source follower which has a pair of complementary common source MOS transistor [1– 3]. Pseudo source follower offers small output impedance and, at the same time, can handle large output swing compared to a simple common drain type source follower. However, this approach suffers from the difficulty in the control of the quiescent current as a result of the random threshold voltage and high transconductance of the complex feedback circuit. In addition, compensation capacitor is required to improve the stability and transient response. Kadanka et al. [4] proposed wild swing voltage follower without feedback. The circuit contains both BJTs and MOS transistors and is based on a double buffer implemented in the class AB emitter follower configuration. BJTs are employed as a core part and connected as an emitter follower due to higher transconductance over MOS transistor and less mismatch in base emitter voltage (ΔV_{BE}) between npn and pnp compared to that of gate–source voltage (ΔV_{GS}) of NMOS and PMOS. The circuit shows good dynamic performance, good stability and low power dissipation. The circuit implementation however requires BiCMOS process. M. Neag [5] and O. Oliaei [6] proposed voltage

followers using internal feedback technique. The circuits show good frequency response, low output impedance and good linearity. However, the output swing is limited to one overdrive voltage and one gate-source voltage ($V_{Dsat} + V_{GS}$) making them unsuitable for low voltage applications.

This paper presents a simple CMOS rail-to-rail voltage follower. The circuit is capable of handling large output voltage swing with low harmonic distortion. The circuit operates under ± 1.5 V supplies and can drive ± 1.3 V to 300 Ω with a total harmonic distortion of less than 0.8%. The bandwidth of the circuit is found to be 323 MHz. The power dissipation under quiescent condition is 1 mW.

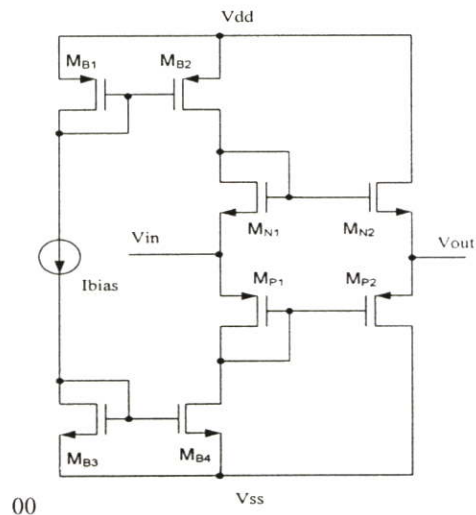


Fig. 1: A conventional voltage follower

2. CIRCUIT DESCRIPTION

A conventional voltage follower is shown in Fig. 1. The circuit consists of four transistors (M_{N1} , M_{N2} , M_{P1} and M_{P2}) connecting in a simple complementary fashion. This follower provides good control and high effectiveness in the usage of the quiescent current. Due to its simplicity, the frequency characteristic is very good and determined by the time constant associated with the input and output nodes. In addition, the circuit has relatively low voltage offset which is determined mainly by the

The quiescent current (I_Q) of the proposed follower is well controlled and can be chosen by properly scaling the size of the transistor M_B . By writing KVL around the loop consisting of M_{P3} , M_B and M_{N3} , one can show that the quiescent current satisfies the following equation

$$\sqrt{\frac{2I_Q}{K_p \left(\frac{W}{L}\right)_{M_{P3}}}} + 2|V_{TP}| + \sqrt{\frac{2I_Q}{K_n \left(\frac{W}{L}\right)_{M_{N3}}}} + V_{TN} = V_{DD} + |V_{SS}| - \sqrt{\frac{2(3I_{DSS})}{K_p \left(\frac{W}{L}\right)_{M_B}}} \quad (4)$$

From (4), it is obvious that one can increase the quiescent current (I_Q) by reducing the aspect ratio (W/L) of M_B or increasing the aspect ratio of M_{P3} and M_{N3} .

3. EXPERIMENTAL RESULTS

To evaluate the performance of the proposed circuit, the simulation is performed using HSPICE with a 0.5 μm CMOS technology under the supply voltages of ± 1.5 V. The aspect ratios of transistors are summarized in Table I. The simulation results show high performance characteristics, namely low output impedance, low harmonic distortion, large linear output voltage swing, wide bandwidth and low power dissipation.

Fig. 3 shows DC transfer characteristics. As seen, the proposed follower can drive ± 1.3 V to 300 Ω with good linearity. Fig. 4 shows transient response of the circuit with an input amplitude of 3 V_{pp} and frequency of 3 MHz to the 300 Ω load. It is found that the total harmonic distortion is less than 0.8% when the input amplitude is 2.6 V_{pp}. Fig. 5 shows frequency response of the circuit and the bandwidth is found to be 323 MHz. Fig. 6 shows output impedance of the circuit with different input frequencies. As seen, the output impedance is only 6.8 Ω at low frequency. Fig. 7 shows total harmonic distortion versus various input voltages at 3 MHz. The power dissipation is found to be 1 mW.

4. CONCLUSION

A simple rail-to-rail CMOS voltage follower is presented. The circuit is developed based on a conventional class AB voltage follower. Few transistors are added enabling the circuit to obtain low output impedance and large output voltage swing. The circuit performance is verified using HSPICE and the follower can drive ± 1.3 V to the 300 Ω load with the total harmonic distortion of less than 0.8% at the operating frequency of 3 MHz.

Table 1: Aspect ratio of transistors

Transistors	Aspect Ratios (W/L)
M_{B1}, M_{B2}	9.8/1
M_{B3}	137.5/1
M_{BY}	22/0.5
M_{B4}, M_{B5}	2.5/1
M_{B6}	34.5/1
M_{BX}	6.3/0.5
M_{N1}	1.3/0.5
M_{N2}	13/0.5
M_{P1}	5/0.5
M_{P2}	43.5/0.5
M_X	26/0.5
M_Y	6/0.5
M_{N3}	161.5/0.5
M_{P3}	640.5/0.5
M_B	1.3/1

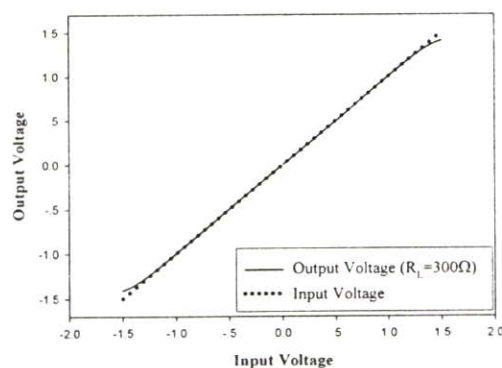


Fig. 3: DC transfer characteristics

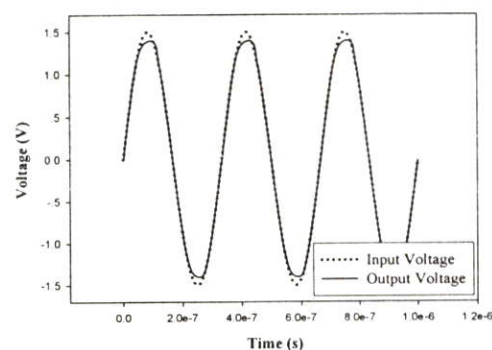


Fig. 4: Transient response of the circuit

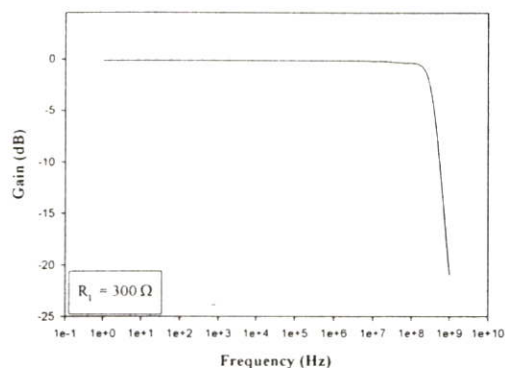


Fig. 5: Frequency response of the proposed follower

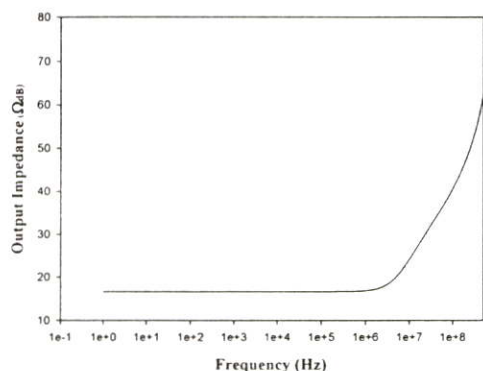


Fig. 6: Output impedance

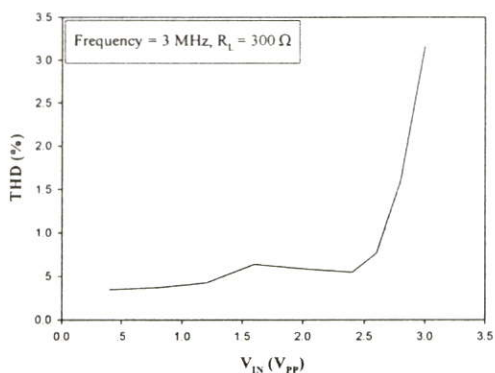


Fig. 7: Total harmonic distortion (THD)

5. REFERENCES

- [1] J.A. Fisher, "A High-Performance CMOS Power Amplifier", *IEEE J. Solid-State circuit*, Vol. SC-20, No.6, December 1985.
- [2] K. Nagaraj, "Large-Swing CMOS Buffer Amplifier", *IEEE J. Solid-State circuit*, Vol. 24, No. 1 February 1989.
- [3] T. Saether, C. Hung, Z. Qi, M. Ismail and O. Aaserud, "High speed, high linearity CMOS buffer amplifier", *IEEE J. Solid-State circuit*, Vol.31, No.2, pp. 255-258, Feb. 1996
- [4] P. Kadanka, and A. Rozsypal, "Rail-to rail voltage follower without feedback", *Electronic Letters*, Vol. 36, pp. 104-105, Jan. 2000.
- [5] M. Neag. and O. McCarthy, "High Speed , Low Power CMOS Voltage Buffer", *Semiconductor Conference, 1998. CAS '98 Proceedings. 1998 International*, Volume 1, 6-10 Oct. 1998.
- [6] O. Oliaei, P. Loumeau, "A Low-Input Resistance Class AB CMOS Current Conveyor", *ISCAS '97, IEEE International Symposium*, Volume 1, 9-12 June 1997.

ประวัติผู้เขียน

นาย วีระชัย นาคหล่อ เกิดเมื่อวันที่ 4 พฤศจิกายน พ.ศ.2522 ที่จังหวัดพระนครศรีอยุธยา สำเร็จการศึกษาปริญญาตรีวิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมอิเล็กทรอนิกส์ จากภาควิชาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีการศึกษา 2545 และเข้าศึกษาต่อในระดับปริญญาโท หลักสูตรวิศวกรรมศาสตรมหาบัณฑิตสาขาวิศวกรรมอิเล็กทรอนิกส์ภาควิชาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีการศึกษา 2546