

การออกแบบระบบควบคุมเฟสล็อกด้วยวิธีแอลคิวอาร์

PHASE LOCKED LOOP EQUIVALENT AUGMENTED CONTROL SYSTEM
DESIGNED BY LQR

สมศักดิ์ วรณชณะ
SOMSAK WANCHANA

วิทยานิพนธ์ที่เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2550

KMITL-2007-EN-D-018-012

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การออกแบบระบบควบคุมเฟสล็อกคูปเสมือนด้วยวิธีแอสคิวอาร์

PHASE LOCKED LOOP EQUIVALENT AUGMENTED CONTROL SYSTEM
DESIGNED BY LQR



สมศักดิ์ วรรณชนะ

SOMSAK WANCHANA

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2550

KMITL-2007-EN-D-018-012

**PHASE LOCKED LOOP EQUIVALENT AUGMENTED CONTROL SYSTEM
DESIGNED BY LQR**

SOMSAK WANCHANA

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
DOCTOR OF ENGINEERING IN ELECTRICAL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2007

KMITL-2007-EN-D-018-012

COPYRIGHT 2007

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

หัวข้อวิทยานิพนธ์	การออกแบบระบบควบคุมเฟสล็อกกลุ๊ปเสมือนด้วยวิธีแอลคิวอาร์
นักศึกษา	นายสมศักดิ์ วรรณชนะ
รหัสนักศึกษา	43060015
ปริญญา	วิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2550
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร. จงกล งามวิวิทย์

บทคัดย่อ

วิทยานิพนธ์นี้ นำเสนอวิธีการออกแบบค่าพารามิเตอร์ที่เหมาะสมที่สุดของวงจรรองกลุ๊ปของระบบควบคุมเฟสล็อกกลุ๊ปโดยใช้วิธีแอลคิวอาร์ ในการออกแบบนี้ โครงสร้างของระบบควบคุมเฟสล็อกกลุ๊ปถูกจัดใหม่ให้เป็นเฟสล็อกกลุ๊ปเสมือนระบบขยายเพิ่ม โดยพิจารณาให้วงจรรองกลุ๊ปเข้าไปรวมอยู่กับกระบวนการที่ถูกควบคุม และวงจรรอสซิงเลเตอร์ควบคุมด้วยแรงดันถูกพิจารณาให้ทำหน้าที่เป็นอินทิเกรเตอร์ ตัวควบคุมที่ได้รับการออกแบบจะเป็นตัวควบคุมที่เหมาะสมที่สุด ประกอบด้วยเมทริกซ์อัตราขยายป้อนกลับสถานะ K และค่าอัตราขยายอินทิกรัล k_i ค่าอัตราขยายอินทิกรัล k_i ของตัวควบคุมซึ่งมีความสัมพันธ์กับเมทริกซ์ถ่วงน้ำหนัก q และ R จะเป็นค่าที่เหมาะสมที่สุดสำหรับนำไปหาค่าพารามิเตอร์ของวงจรรองกลุ๊ป ผลการควบคุมกระบวนการความดันอันดับสองที่ใช้ในห้องปฏิบัติการ เมื่อสัญญาณอ้างอิงเป็นแบบขั้นบันได และมีการรบกวนที่เอาท์พุทพบว่า ระบบควบคุมเฟสล็อกกลุ๊ปที่ออกแบบด้วยวิธีแอลคิวอาร์โดยใช้วงจรรองกลุ๊ปทั้ง 3 ชนิด มีผลตอบสนองที่เร็วโดยมีค่าพุงเกินน้อย และไม่มีค่าผิดพลาดที่สภาวะคงตัว และยังสามารถกำจัดผลกระทบที่เกิดจากการรบกวนเอาท์พุทได้เร็ว นอกจากนี้ผลตอบสนองของระบบที่นำเสนอ สามารถติดตามสัญญาณอ้างอิงที่มีการเปลี่ยนแปลงแบบขั้นบันไดได้โดยไม่มีค่าผิดพลาดที่สภาวะคงตัว และเมื่อพารามิเตอร์ของกระบวนการเปลี่ยนแปลงระบบก็ยังมีเสถียรภาพ

Thesis Title	Phase Locked Loop Equivalent Augmented Control System Designed by LQR
Student	Mr. Somsak Wanchana
Student ID.	43060015
Degree	Doctor of Engineering
Program	Electrical Engineering
Year	2007
Thesis Advisor	Assoc.Prof.Dr. Jongkol Ngamwiwit

ABSTACT

The optimal value of loop filter (LF) in the phase locked loop (PLL) control system designed by using linear quadratic regulator (LQR) approach is presented in this thesis. In designing, the structure of PLL control system will be rearranged to be a PLL equivalent augmented system by merging the structure of loop filter into the process and the voltage control oscillator is considered as an integrator. The designed controller consisting of state feedback gain matrix K and integral gain k_I is an optimal controller. The integral gain k_I of the controller which is related to weighting matrix q and R will be an optimal value for assigning the parameter of LF. The experimental results in controlling the second-order lag pressure process using three types of loop filter show that the system response is fast with small overshoot and without steady-state error and the output disturbance effect rejection is also fast. Furthermore, the proposed control system response can also track the step change input without steady-state error and the system is stable when process parameter is changed.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จได้ด้วยคำแนะนำและคำปรึกษาจาก รศ.ดร. จงกล งามวิวิทย์ ซึ่งเป็นอาจารย์ผู้ควบคุมวิทยานิพนธ์ ผู้วิจัยรู้สึกซาบซึ้งในความอนุเคราะห์จากท่านและขอกราบขอบพระคุณเป็นอย่างสูง

ขอขอบพระคุณ ผศ.ดร. ถาวร เบญจนาสุทธี และอาจารย์ประจำภาควิชาวิศวกรรมระบบควบคุมทุกท่าน ที่ช่วยเหลือและให้คำแนะนำในการแก้ไขปัญหาต่าง ๆ ซึ่งมีส่วนช่วยให้ผู้วิจัยเข้าใจปัญหาได้ชัดเจน จนสามารถแก้ไขปัญหาต่าง ๆ ที่เกิดขึ้นได้

ขอขอบพระคุณ Assoc. Prof. Noriyuki Komine ที่ให้การต้อนรับ และคำแนะนำต่าง ๆ ในการนำเสนอผลงานวิจัยของข้าพเจ้า ณ ประเทศญี่ปุ่น

ขอขอบคุณ วิทยาลัยเทคนิคชลบุรี อำเภอบ้านบึง จังหวัดชลบุรี ที่เอื้อเฟื้ออุปการะทั้งหมดตลอดจนถึงสถานที่ รวมทั้งนักศึกษาแผนกวิชาเมคคาทรอนิกส์ ที่ช่วยเหลือในการทดลอง จนสามารถทำวิทยานิพนธ์ฉบับนี้เสร็จสิ้น

ขอขอบคุณ ญาติสนิทและมิตรสหายทุกท่าน โดยเฉพาะคุณสิริกิติยา กาญจนศิริโรจน์ ที่เป็นกำลังใจในการทำวิทยานิพนธ์ฉบับนี้ให้สำเร็จลุล่วงด้วยดี

สุดท้ายขอขอบคุณ สำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ (ReCCIT) และ Japan International Cooperation Agency (JICA) ที่ได้ให้การสนับสนุนการทำวิจัยครั้งนี้

คุณค่าและประโยชน์อันพึงมีจากวิทยานิพนธ์ฉบับนี้ ผู้วิจัยขอมอบแด่ผู้มีพระคุณทุกท่าน

สมศักดิ์ วรรณชนะ

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	VII
สารบัญรูป	VIII
คำอธิบายสัญลักษณ์และคำย่อ	X
บทที่ 1 บทนำ	1
1.1 ความเป็นมาและความสำคัญของปัญหา	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา	2
1.3 สมมุติฐานของการศึกษา	2
1.4 ทฤษฎีหรือแนวความคิดที่ใช้ในการวิจัย	3
1.5 ขอบเขตของการวิจัย	3
1.6 ขั้นตอนของการศึกษา	4
บทที่ 2 ระบบควบคุมเฟสล็อกกลูป	5
2.1 เฟสล็อกกลูป	5
2.1.1 ตัวตรวจจับเฟส	6
2.1.2 วงจรกรองกลูป	9
2.1.3 วงจรออสซิลเลเตอร์ควบคุมด้วยแรงดัน	11
2.1.4 แบบจำลองทางคณิตศาสตร์และการออกแบบเฟสล็อกกลูป	12
2.2 ระบบควบคุมเฟสล็อกกลูป	14
2.2.1 โครงสร้างและการทำงานของระบบควบคุมเฟสล็อกกลูป	14
2.2.2 การออกแบบระบบควบคุมเฟสล็อกกลูปด้วยวิธีทางเดินของราก	16
2.3 การปรับปรุงสมรรถนะระบบควบคุมเฟสล็อกกลูปที่ออกแบบด้วยวิธีทางเดินของราก	18
บทที่ 3 การออกแบบระบบควบคุมเฟสล็อกกลูปเสมือนด้วยวิธีแอลคิวอาร์	23
3.1 ตัวควบคุมที่ออกแบบด้วยวิธีแอลคิวอาร์	23

สารบัญ (ต่อ)

	หน้า
3.2 การออกแบบระบบควบคุมเฟสล็อกกลุ๊ปเสมือนด้วยวิธีแอลคิวอาร์	25
3.2.1 เฟสล็อกกลุ๊ปเสมือนระบบขยายเพิ่ม	25
3.2.2 การออกแบบค่าพารามิเตอร์ของวงจรถองกลุ๊ป	28
3.2.3 ตัวควบคุมสำหรับเฟสล็อกกลุ๊ปเสมือนระบบขยายเพิ่ม	32
บทที่ 4 การทดลองและผลการทดลอง	33
4.1 การทดลองหาผลตอบสนองวงเปิดของกระบวนการความดันอันดับสอง	36
4.2 การทดสอบสมรรถนะของระบบควบคุมเฟสล็อกกลุ๊ปที่ออกแบบด้วยวิธีแอลคิวอาร์ โดยใช้วงจรถองสัญญาณความถี่ต่ำผ่านแบบล้าหลังอันดับ 1	38
4.2.1 การทดสอบสมรรถนะเมื่อให้อินพุตเป็นแบบขั้นบันไดและมีการรบกวน ที่เอาท์พุต	39
4.2.2 การทดสอบความสามารถในการติดตามสัญญาณอ้างอิง	41
4.2.3 การทดสอบสมรรถนะเมื่อมีการเปลี่ยนแปลงค่าพารามิเตอร์ของ กระบวนการ	41
4.3 การทดสอบสมรรถนะของระบบควบคุมเฟสล็อกกลุ๊ปที่ออกแบบด้วยวิธีแอลคิวอาร์ โดยใช้วงจรถองสัญญาณความถี่ต่ำผ่านแบบล้าหลัง	44
4.3.1 การทดสอบสมรรถนะเมื่อให้อินพุตเป็นแบบขั้นบันไดและมีการรบกวน ที่เอาท์พุต	45
4.3.2 การทดสอบความสามารถในการติดตามสัญญาณอ้างอิง	46
4.3.3 การทดสอบสมรรถนะเมื่อมีการเปลี่ยนแปลงค่าพารามิเตอร์ของ กระบวนการ	47
4.4 การทดสอบสมรรถนะของระบบควบคุมเฟสล็อกกลุ๊ปที่ออกแบบด้วยวิธีแอลคิวอาร์ โดยใช้วงจรถองสัญญาณความถี่ต่ำผ่านแบบแอกทีฟ PI	49
4.4.1 การทดสอบสมรรถนะเมื่อให้อินพุตเป็นแบบขั้นบันไดและมีการรบกวน ที่เอาท์พุต	50
4.4.2 การทดสอบความสามารถในการติดตามสัญญาณอ้างอิง	51
4.4.3 การทดสอบสมรรถนะเมื่อมีการเปลี่ยนแปลงค่าพารามิเตอร์ของ กระบวนการ	52
4.5 สรุปผลการทดลอง	55

สารบัญ (ต่อ)

	หน้า
บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ	56
เอกสารอ้างอิง	58
ภาคผนวก ก	60
ภาคผนวก ข	61
บทความวิจัยที่ได้รับการตีพิมพ์	69
ประวัติผู้เขียน	90

สารบัญตาราง

ตารางที่	หน้า
2.1 สมรรถนะของระบบควบคุมเฟสล็อกกลูปที่ออกแบบด้วยวิธีทางเดินของราก	21
4.1 สมรรถนะของระบบควบคุมเฟสล็อกกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์ เมื่อใช้วงจรกรองสัญญาณความถี่ต่ำผ่านแบบลำดับชั้นอันดับ 1	44
4.2 สมรรถนะของระบบควบคุมเฟสล็อกกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์ เมื่อใช้วงจรกรองสัญญาณความถี่ต่ำผ่านแบบลำดับชั้น	49
4.3 สมรรถนะของระบบควบคุมเฟสล็อกกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์ เมื่อใช้วงจรกรองสัญญาณความถี่ต่ำผ่านแบบแอกทีฟ PI	54
ข.1 สมรรถนะของระบบควบคุมเฟสล็อกกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์ สำหรับควบคุมความเร็วรอบของมอเตอร์ไฟฟ้ากระแสตรง	68

สารบัญรูป

รูปที่	หน้า
2.1	โครงสร้างของเฟสล็กกลุ่ม 6
2.2	วงจรของตัวตรวจจับเฟสแบบเฟส-ความถี่ 6
2.3	การเปลี่ยนสถานะของตัวตรวจจับเฟสแบบเฟส-ความถี่ 7
2.4	รูปสัญญาณของตัวตรวจจับเฟสแบบเฟส-ความถี่ 8
2.5	กราฟสัญญาณเอาท์พุต V_c ของตัวตรวจจับเฟสแบบเฟส-ความถี่ 9
2.6	วงจรกรองสัญญาณความถี่ต่ำผ่านแบบล้าหลังอันดับ 1 9
2.7	วงจรกรองสัญญาณความถี่ต่ำผ่านแบบล้าหลัง 10
2.8	วงจรกรองสัญญาณความถี่ต่ำผ่านแบบเอกทึพ PI 10
2.9	กราฟคุณสมบัติการกำเนิดความถี่ของวงจรออสซิลเลเตอร์ควบคุมด้วยแรงดัน 11
2.10	แบบจำลองทางคณิตศาสตร์ของเฟสล็กกลุ่ม 12
2.11	แผนภาพระบบควบคุมเฟสล็กกลุ่ม 15
2.12	ทางเดินของรากของระบบควบคุมเฟสล็กกลุ่ม 17
2.13	แผนภาพลำดับขั้นตอนการออกแบบระบบควบคุมเฟสล็กกลุ่มด้วยวิธีทางเดินของราก 18
2.14	ระบบควบคุมเฟสล็กกลุ่มที่มีตัวปรับเปลี่ยนอัตราขยายและตัวควบคุมป้อนไปข้างหน้า 19
2.15	ผลตอบสนองของระบบควบคุมเฟสล็กกลุ่มที่มีตัวปรับเปลี่ยนอัตราขยาย 20
2.16	ผลตอบสนองของระบบควบคุมเฟสล็กกลุ่ม 20
2.17	ผลตอบสนองของระบบควบคุมเฟสล็กกลุ่มที่มีตัวปรับเปลี่ยนอัตราขยาย และตัวควบคุมป้อนไปข้างหน้า 21
3.1	ระบบควบคุมป้อนกลับที่ใช้ตัวควบคุมที่ออกแบบด้วยวิธีแอลคิวอาร์ 24
3.2	ระบบควบคุมเฟสล็กกลุ่มที่ถูกจัดใหม่ 25
3.3	ระบบป้อนกลับของเฟสล็กกลุ่มเสมือนระบบขยายเพิ่ม 27
4.1	ชุดอุปกรณ์ในการทดลองของระบบควบคุมเฟสล็กกลุ่มที่ออกแบบด้วยวิธีแอลคิวอาร์ 33
4.2	กระบวนการความถี่ที่ใช้ในการทดลอง 34
4.3	แผนผังระบบควบคุมกระบวนการความถี่ 35
4.4	ผลตอบสนองวงเปิดของกระบวนการความถี่อันดับสองที่ใช้ในห้องปฏิบัติการ 36
4.5	ผลตอบสนองของระบบควบคุมเฟสล็กกลุ่มที่ออกแบบด้วยวิธีแอลคิวอาร์ 39
4.6	สัญญาณอินพุตควบคุม 40
4.7	สัญญาณความถี่เมื่อระบบควบคุมเฟสล็กกลุ่มอยู่ในสภาวะล็ก 40

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.8 ความสามารถในการติดตามสัญญาณอ้างอิง	41
4.9 ผลตอบสนองเมื่ออัตราขยายของกระบวนการ K_p เพิ่มขึ้น 25%	42
4.10 ผลตอบสนองเมื่อค่าคงที่เวลาของถึงที่ 2 ($R_{V_2}C_{T_2}$) ลดลง 25%	42
4.11 ผลตอบสนองเมื่อค่าคงที่เวลาของถึงที่ 2 ($R_{V_2}C_{T_2}$) เพิ่มขึ้น 25%	43
4.12 ผลตอบสนองของระบบควบคุมเฟสล็อกที่ออกแบบด้วยวิธีแอลคิวอาร์	45
4.13 สัญญาณอินพุตควบคุม	46
4.14 ความสามารถในการติดตามสัญญาณอ้างอิง	46
4.15 ผลตอบสนองเมื่ออัตราขยายของกระบวนการ K_p เพิ่มขึ้น 25%	47
4.16 ผลตอบสนองเมื่อค่าคงที่เวลาของถึงที่ 2 ($R_{V_2}C_{T_2}$) ลดลง 25%	48
4.17 ผลตอบสนองเมื่อค่าคงที่เวลาของถึงที่ 2 ($R_{V_2}C_{T_2}$) เพิ่มขึ้น 25%	48
4.18 ผลตอบสนองของระบบควบคุมเฟสล็อกที่ออกแบบด้วยวิธีแอลคิวอาร์	50
4.19 สัญญาณอินพุตควบคุม	51
4.20 ความสามารถในการติดตามสัญญาณอ้างอิง	52
4.21 ผลตอบสนองเมื่ออัตราขยายของกระบวนการ K_p เพิ่มขึ้น 25%	52
4.22 ผลตอบสนองเมื่อค่าคงที่เวลาของถึงที่ 2 ($R_{V_2}C_{T_2}$) ลดลง 25%	53
4.23 ผลตอบสนองเมื่อค่าคงที่เวลาของถึงที่ 2 ($R_{V_2}C_{T_2}$) เพิ่มขึ้น 25%	54
ก.1 ระบบความดัน	60
ข.1 แผนภาพการควบคุมที่อาร์เมเจอร์ของมอเตอร์ไฟฟ้ากระแสตรง	61
ข.2 ผลตอบสนองของระบบควบคุมความเร็วรอบของมอเตอร์ไฟฟ้ากระแสตรง	63
ข.3 สัญญาณอินพุตควบคุม	64
ข.4 ผลตอบสนองของระบบควบคุมความเร็วรอบของมอเตอร์ไฟฟ้ากระแสตรง	65
ข.5 สัญญาณอินพุตควบคุม	66
ข.6 ผลตอบสนองของระบบควบคุมความเร็วรอบของมอเตอร์ไฟฟ้ากระแสตรง	67
ข.7 สัญญาณอินพุตควบคุม	68

คำอธิบายสัญลักษณ์และคำย่อ

C_T	คือ คาปาซิแตนซ์ของถังความดัน
K_d	คือ อัตราขยายของตัวตรวจจับเฟส
K_o	คือ อัตราขยายของวงจรรอสซิทเลเตอร์ควบคุมด้วยแรงดัน
K_r	คือ อัตราขยายที่ได้จากการออกแบบด้วยวิธีทางเดินของราง
$K_{ad} = 1 + K_f \cdot e$	คือ อัตราขยายของตัวปรับเปลี่ยนอัตราขยาย
K_f	คือ อัตราขยายคงที่
Q_C และ Q_{CA}	คือ เมทริกซ์ความสามารถควบคุมได้
Q q และ R	คือ เมทริกซ์ถ่วงน้ำหนัก
\mathbf{R}^n	คือ เวกเตอร์ขนาด n ของเลขจำนวนจริงใด ๆ
$\mathbf{R}^{n \times n}$	คือ เมทริกซ์ขนาด $n \times n$ ของเลขจำนวนจริงใด ๆ
R_V	คือ ความต้านทานการไหลของก๊าซ
R_{gas}	คือ ค่าคงที่ของก๊าซ
T_R	คือ อุณหภูมิสัมบูรณ์
V_d	คือ สัญญาณเอาต์พุตของวงจรรองรูป
V_e	คือ สัญญาณเอาต์พุตของตัวตรวจจับเฟส
\bar{V}_e	คือ ค่าเฉลี่ยของระดับลอจิก V_e
V_T	คือ ปริมาตรของถัง
θ_r และ ω_r	คือ เฟสและความถี่เชิงมุมของสัญญาณอ้างอิง
θ_o และ ω_o	คือ เฟสและความถี่เชิงมุมของสัญญาณเอาต์พุต
θ_e	คือ ความคลาดเคลื่อนเฟส
$\Delta\omega = \omega_r - \omega_o$	คือ ความคลาดเคลื่อนความถี่
τ_{F1} และ τ_{F2}	คือ พารามิเตอร์ของวงจรรองรูป
I/P	คือ ตัวเปลี่ยนกระแสไฟฟ้าเป็นความดัน
LF	คือ วงจรรองรูป
PFD	คือ ตัวตรวจจับเฟส-ความถี่
PLL	คือ เฟสล็อกกลูป
PT	คือ ตัววัดและส่งสัญญาณความดัน
VCO	คือ วงจรรอสซิทเลเตอร์ควบคุมด้วยแรงดัน
V/I	คือ ตัวเปลี่ยนแรงดันไฟฟ้าเป็นกระแสไฟฟ้า

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

การออกแบบระบบควบคุมด้วยวิธีทางเดินของราก (root locus method) และวิธีผลตอบสนองความถี่ (frequency response method) นั้น สามารถนำไปใช้ได้กับระบบหนึ่งอินพุตหนึ่งเอาต์พุต (SISO) เท่านั้น ซึ่งจะใช้ฟังก์ชันถ่ายโอน (transfer function) ในการออกแบบให้สมรรถนะของระบบเป็นไปตามที่ต้องการ สำหรับระบบควบคุมสมัยใหม่ ระบบจะถูกแทนด้วยปริภูมิสถานะ (state space) และนำไปใช้ออกแบบระบบควบคุมที่เหมาะสมที่สุด (optimal control system) แอลคิวอาร์ (LQR) [1] เป็นวิธีที่นิยมใช้สำหรับการออกแบบระบบควบคุมที่เหมาะสมที่สุดวิธีหนึ่ง โดยวิธีการนี้จะพิจารณาจากกระบวนการ (process) หรือพลานท์ (plant) ที่เป็นเชิงเส้นซึ่งตัวควบคุมก็จะเป็นตัวควบคุมเชิงเส้นด้วย ระบบควบคุมที่ได้จากการออกแบบด้วยวิธีแอลคิวอาร์จะเป็นระบบที่มีเสถียรภาพที่ทำให้ดัชนีสมรรถนะมีค่าต่ำสุด โดยที่ดัชนีสมรรถนะจะเป็นฟังก์ชันของสถานะของระบบกับอินพุตควบคุม

สำหรับวิธีการของเฟสล็อกูปนั้น มักนิยมนำไปประยุกต์ใช้งานทางด้านโทรคมนาคม ระบบควบคุม ฯลฯ ซึ่งโครงสร้างของเฟสล็อกูปประกอบด้วยตัวตรวจจับเฟส (PD) วงจรกรองรูป (LF) และวงจรออสซิลเลเตอร์ควบคุมด้วยแรงดัน (VCO) [2] ในงานระบบควบคุมนั้น วิธีการของเฟสล็อกูปนิยมนำไปใช้ควบคุมความเร็วรอบของมอเตอร์ [3] นอกจากนี้ยังสามารถนำไปใช้ควบคุมตัวแปรของกระบวนการ (process variable) เช่น อุณหภูมิ อัตราการไหล [4]-[5] ฯลฯ ซึ่งเป็นตัวแปรกระบวนการที่พบมากในอุตสาหกรรมปิโตรเลียมและปิโตรเคมี โดยเรียกว่าระบบควบคุมเฟสล็อกูป เป็นที่ทราบกันดีว่าผลตอบสนองที่สภาวะคงตัวของระบบควบคุมเฟสล็อกูป มีความเที่ยงตรงสูงมาก เมื่อระบบอยู่ในสภาวะล็อก ซึ่งวงจรกรองรูปมีส่วนสำคัญที่จะทำให้ระบบเข้าสู่สภาวะล็อก วงจรกรองรูปที่นิยมใช้ในระบบควบคุมเฟสล็อกูปจะเป็นวงจรกรองสัญญาณความถี่ต่ำผ่านอันดับหนึ่ง ซึ่งมีค่าคงที่เวลา τ_{F1} เป็นตัวกำหนดตำแหน่งโพล และ τ_{F2} เป็นตัวกำหนดตำแหน่งซีโร โดยเป็นพารามิเตอร์ที่จะต้องถูกออกแบบให้มีค่าเหมาะสม และ $\tau_{F1} \gg \tau_{F2}$ เพื่อให้วงจรมีประสิทธิภาพในการกรองสัญญาณความถี่ต่ำผ่าน ในงานวิจัยที่ผ่านมาได้นำวิธีทางเดินของราก หรือวิธีวางตำแหน่งโพล (pole placement method) [6]-[8] มาออกแบบค่าพารามิเตอร์ของวงจรกรองรูป ค่าอัตราขยายของตัวตรวจจับเฟส K_d และค่าอัตราขยายของวงจรออสซิลเลเตอร์ควบคุมด้วยแรงดัน K_o ของระบบควบคุมเฟสล็อกูปเพื่อให้ระบบสามารถเข้าสู่สภาวะล็อกได้ และมีผลตอบสนองตามที่ต้องการ การที่ระบบควบคุมเฟสล็อกูปจะเข้าสู่สภาวะล็อกได้คตินั้น

อัตราขยาย $K_d K_o$ ต้องมีค่ามาก อย่างไรก็ตาม การออกแบบระบบควบคุมเฟสล็อกกลูปให้อัตราขยาย $K_d K_o$ มีค่ามากนั้น ยังพบว่ามีปัญหาต่าง ๆ ดังนี้

- 1) ในกรณีที่กระบวนการเป็นระบบชนิด 0 และไม่มีซีโร การออกแบบให้อัตราขยาย $K_d K_o$ มีค่ามาก จะต้องวางตำแหน่งซีโรของวงจรรองลูปให้อยู่ใกล้จุดกำเนิดมากกว่าตำแหน่งโพลของกระบวนการ และเนื่องจากวงจรรองลูปมีคุณสมบัติเป็นวงจรรองสัญญาณความถี่ต่ำผ่าน ดังนั้น ตำแหน่งโพลของวงจรรองลูปจะอยู่ใกล้จุดกำเนิดมากกว่าตำแหน่งซีโร ทำให้ค่าพารามิเตอร์ τ_{F1} ของวงจรรองลูปมีค่ามากกว่าค่าคงที่เวลาของกระบวนการ และมีเวลาในการเข้าสู่สภาวะคงตัวของระบบควบคุมเฟสล็อกกลูปนานขึ้นโดยไม่มีค่าผิดพลาดที่สภาวะคงตัว (steady-state error)
- 2) ในการหาค่าพารามิเตอร์ของวงจรรองลูปยังไม่มีผู้นำเสนอวิธีการหาค่าที่เหมาะสมที่สุด จึงยังคงใช้การลองผิดลองถูก (trial and error method) เพื่อให้ระบบมีผลตอบสนองตามที่ต้องการ จึงทำให้ไม่คล่องตัวและใช้เวลาในการออกแบบระบบควบคุมเฟสล็อกกลูป

จากปัญหาที่กล่าวมา จึงสนใจที่จะศึกษาและหาวิธีการออกแบบค่าพารามิเตอร์ที่เหมาะสมที่สุดของวงจรรองลูปของระบบควบคุมเฟสล็อกกลูปโดยใช้วิธีแอลคิวอาร์ [9]-[11] ซึ่งจะทำให้สามารถออกแบบระบบควบคุมเฟสล็อกกลูปให้เข้าสู่สภาวะล็อกได้ที่อัตราขยาย $K_d K_o$ มีค่ามาก และพารามิเตอร์ τ_{F1} ของวงจรรองลูปมีค่าน้อย โดยระบบควบคุมเฟสล็อกกลูปจะมีผลตอบสนองเร็วและไม่มีค่าผิดพลาดที่สภาวะคงตัว

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

- 1.2.1 เพื่อศึกษาการออกแบบระบบควบคุมด้วยวิธีแอลคิวอาร์
- 1.2.2 ประยุกต์การออกแบบระบบควบคุมด้วยวิธีแอลคิวอาร์เข้ากับระบบควบคุมเฟสล็อกกลูป
- 1.2.3 เสนอทฤษฎีบทสำหรับออกแบบค่าพารามิเตอร์ของวงจรรองลูปให้ได้ค่าที่เหมาะสมที่สุด
- 1.2.4 เพื่อศึกษาสมรรถนะ (performance) ของระบบควบคุมเฟสล็อกกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์ ซึ่งได้ใช้กระบวนการความดันอันดับสองในห้องปฏิบัติการเป็นกระบวนการในการทดสอบและศึกษา

1.3 สมมุติฐานของการศึกษา

คาดว่าสามารถที่จะประยุกต์การออกแบบระบบควบคุมด้วยวิธีแอลคิวอาร์ เข้ากับระบบควบคุมเฟสล็อกกลูปได้ และนำเสนอทฤษฎีบทสำหรับออกแบบค่าพารามิเตอร์ของวงจรรองลูป

ซึ่งเป็นวงจรกรองสัญญาณความถี่ต่ำผ่านอันดับหนึ่งที่นิยมใช้ในระบบควบคุมเฟสล็อกลูปให้ได้ค่าที่เหมาะสมที่สุด โดยมีหลักเกณฑ์รองรับ และทำให้ระบบสามารถเข้าสู่สภาวะล็อกได้ นอกจากนี้ คาดว่า สมรรถนะของระบบควบคุมเฟสล็อกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์จะ ได้ผลตามที่ต้องการ ออกแบบไว้ โดยทดสอบกับกระบวนการความดันอันดับสองที่ใช้ในห้องปฏิบัติการ ซึ่งจะเป็นการยืนยันทฤษฎีบทที่ได้นำเสนอ

1.4 ทฤษฎีหรือแนวความคิดที่ใช้ในการวิจัย

การประยุกต์ใช้วิธีแอลคิวอาร์ในออกแบบระบบควบคุมเฟสล็อกลูปนั้น ระบบควบคุมเฟสล็อกลูปจะถูกจัดโครงสร้างใหม่ ให้เป็น โครงสร้างของเฟสล็อกลูปเสมือนระบบขยายเพิ่ม (PLL equivalent augmented system) โดยพิจารณาให้วงจรกรองลูปเข้าไปรวมอยู่กับกระบวนการที่ถูกควบคุม และวงจรออสซิลเลเตอร์ควบคุมด้วยแรงดันจะถูกพิจารณาให้ทำหน้าที่เป็นอินทิเกรเตอร์ วิธีการออกแบบค่าพารามิเตอร์ของวงจรกรองลูปของระบบควบคุมเฟสล็อกลูปที่นำเสนอนี้ สามารถคำนวณค่าพารามิเตอร์ของวงจรกรองลูป ซึ่งเป็นวงจรกรองสัญญาณความถี่ต่ำผ่านอันดับหนึ่งที่นิยมใช้กันมากในระบบควบคุมเฟสล็อกลูปได้เหมาะสมที่สุด โดยใช้ค่าอัตราขยายอินทิกรัล k_i ของตัวควบคุมที่ได้จากวิธีแอลคิวอาร์นำไปหาค่าพารามิเตอร์ของวงจรกรองลูป เนื่องจากค่าอัตราขยายอินทิกรัล k_i ที่เหมาะสมที่สุดของตัวควบคุมจะมีความสัมพันธ์กับค่าของเมทริกซ์ถ่วงน้ำหนัก q และ R เท่านั้น จึงทำให้สามารถกำหนดค่าพารามิเตอร์ของวงจรกรองลูปได้เหมาะสมที่สุด และมีความคล่องตัวว่าการออกแบบด้วยวิธีทางเดินของราก

1.5 ขอบเขตการวิจัย

ศึกษาและนำเสนอทฤษฎีบทสำหรับออกแบบค่าพารามิเตอร์ของวงจรกรองลูปที่เหมาะสมที่สุดด้วยวิธีแอลคิวอาร์ ออกแบบและจำลองผลการทดสอบสมรรถนะของระบบควบคุมเฟสล็อกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์สำหรับควบคุมความเร็วรอบของมอเตอร์ไฟฟ้ากระแสตรง ออกแบบและสร้างระบบควบคุมเฟสล็อกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์ โดยทดสอบสมรรถนะของการควบคุมกระบวนการความดันอันดับสองที่ใช้ในห้องปฏิบัติการด้วยการสังเกตผลตอบสนองของระบบควบคุม เมื่อมีสัญญาณอินพุตเป็นแบบขั้นบันได และมีการรบกวนที่เอาต์พุตที่เข้ามาในระบบ ทดสอบประสิทธิภาพในการติดตามสัญญาณอ้างอิง ทดสอบประสิทธิภาพของตัวควบคุมที่ออกแบบและสร้างขึ้นจากกระบวนการระบุ (nominal process) เมื่อพารามิเตอร์ของกระบวนการเปลี่ยนแปลง และเปรียบเทียบสมรรถนะของระบบควบคุมเฟสล็อกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์สำหรับควบคุมกระบวนการความดันอันดับสองที่ใช้ในห้องปฏิบัติการเมื่อใช้วงจรกรองลูปอันดับหนึ่งชนิดต่าง ๆ

1.6 ขั้นตอนของการศึกษา

- 1.6.1 ศึกษาและเสนอทฤษฎีบทสำหรับออกแบบค่าพารามิเตอร์ของวงจรกรองรูปของระบบควบคุมเฟสล็อกด้วยวิธีแอลคิวอาร์เพื่อให้ได้ค่าที่เหมาะสมที่สุด
- 1.6.2 ออกแบบระบบควบคุมเฟสล็อกด้วยวิธีแอลคิวอาร์
- 1.6.3 สร้างและทดสอบสมรรถนะของระบบควบคุมเฟสล็อกที่ออกแบบด้วยวิธีแอลคิวอาร์กับกระบวนการความดันอันดับสองที่ใช้ในห้องปฏิบัติการ
- 1.6.4 วิเคราะห์ผลการทดสอบสมรรถนะของระบบควบคุม
- 1.6.5 สรุปผลการวิจัย

บทที่ 2

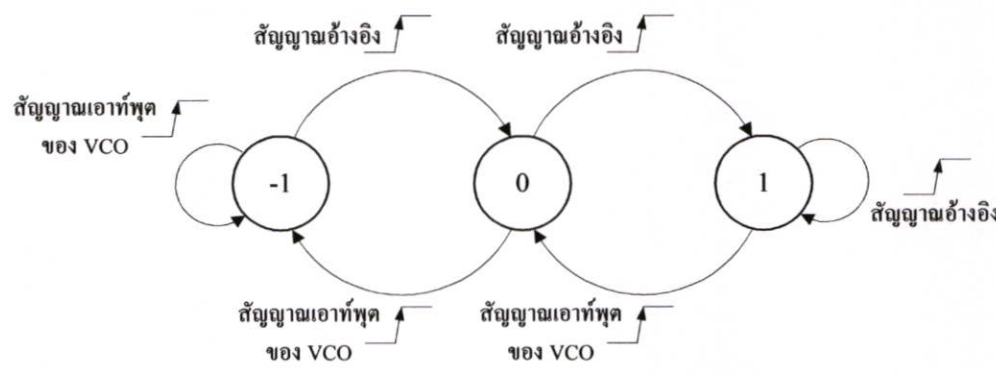
ระบบควบคุมเฟสล็อกกลูป

เฟสล็อกกลูปเป็นระบบควบคุมแบบป้อนกลับที่จะรักษาความคลาดเคลื่อนเฟสระหว่างสัญญาณอ้างอิงกับสัญญาณเอาต์พุตให้มีค่าน้อยที่สุด เป็นที่ทราบกันคืออยู่แล้วว่ามีการประยุกต์ใช้เฟสล็อกกลูปอย่างกว้างขวางในงานโทรคมนาคมและระบบควบคุม [12] ในงานระบบควบคุมนั้นเฟสล็อกกลูปจะนิยมนำไปใช้ควบคุมความเร็วรอบของมอเตอร์ ซึ่งให้ผลการควบคุมมีค่าผิดพลาดที่สถานะคงตัวน้อยมาก และถือว่าเป็นจุดเด่นของระบบควบคุมเฟสล็อกกลูป อย่างไรก็ตาม จุดอ่อนของระบบควบคุมเฟสล็อกกลูปคือใช้เวลานานในการเข้าสู่สถานะคงตัว เมื่อพารามิเตอร์ τ_{FI} ของวงจรรองกลูปมีค่ามากกว่าค่าคงที่เวลาของกระบวนการ ในบทนี้จะกล่าวถึงเฟสล็อกกลูปก่อนตามมาด้วยการนำเฟสล็อกกลูปไปควบคุมกระบวนการหรือเรียกว่า ระบบควบคุมเฟสล็อกกลูปการออกแบบระบบควบคุมเฟสล็อกกลูปด้วยวิธีทางเดินของราก และวิธีการปรับปรุงสมรรถนะของระบบควบคุมเฟสล็อกกลูปที่ออกแบบด้วยวิธีทางเดินของราก เป็นลำดับสุดท้าย

2.1 เฟสล็อกกลูป

โครงสร้างของเฟสล็อกกลูปประกอบด้วยตัวตรวจจับเฟส (phase detector) วงจรรองกลูป (loop filter) และวงจรออสซิลเลเตอร์ควบคุมด้วยแรงดัน (voltage control oscillator) [12] ดังแสดงในรูปที่ 2.1 ตัวตรวจจับเฟสทำหน้าที่เปรียบเทียบสัญญาณอ้างอิงกับสัญญาณเอาต์พุตของวงจรออสซิลเลเตอร์ควบคุมด้วยแรงดัน ปกติสัญญาณอ้างอิงที่มีเฟส θ_r และความถี่เชิงมุม ω_r กับสัญญาณเอาต์พุตของวงจรออสซิลเลเตอร์ควบคุมด้วยแรงดันที่มีเฟส θ_o และความถี่เชิงมุม ω_o จะเป็นสัญญาณสี่เหลี่ยมสมมาตร สำหรับสัญญาณเอาต์พุต V_e ของตัวตรวจจับเฟส จะเป็นสัดส่วนโดยตรงกับความคลาดเคลื่อนเฟส θ_e ระหว่างสัญญาณอ้างอิง กับสัญญาณเอาต์พุตของวงจรออสซิลเลเตอร์ควบคุมด้วยแรงดัน วงจรรองกลูปจะทำหน้าที่กรองสัญญาณเอาต์พุต V_e ของตัวตรวจจับเฟสให้เรียบขึ้น และกลายเป็นสัญญาณไฟฟ้ากระแสตรง (dc) สัญญาณไฟฟ้ากระแสตรงนี้จะป้อนกลับเป็นสัญญาณอินพุตของวงจรออสซิลเลเตอร์ควบคุมด้วยแรงดัน สัญญาณเอาต์พุตของวงจรออสซิลเลเตอร์ควบคุมด้วยแรงดันนี้ จะถูกป้อนกลับเป็นสัญญาณอินพุตของตัวตรวจจับเฟสเพื่อทำการเปรียบเทียบ และผลิตแรงดันไฟฟ้าคลาดเคลื่อน สำหรับควบคุมความถี่สัญญาณเอาต์พุตของวงจรออสซิลเลเตอร์ควบคุมด้วยแรงดัน ให้ความคลาดเคลื่อนเฟสของสัญญาณอินพุตทั้งสองมีค่าน้อยที่สุดหรือกล่าวได้ว่าทั้งเฟสและความถี่มีค่าเท่ากัน ($\theta_r = \theta_o$ และ $\omega_r = \omega_o$) โดยเรียกสถานะนี้ว่าเฟสล็อกกลูปอยู่ในสถานะล็อก ดังนั้น เฟสล็อกกลูปจึงเป็นระบบควบคุมป้อนกลับแบบลบ ที่ทำให้สัญญาณอ้างอิงกับสัญญาณเอาต์พุต มีค่าของความคลาดเคลื่อนเฟส θ_e น้อยที่สุดเท่าที่จะเป็นไปได้

สถานะของตัวตรวจจับเฟสแบบเฟส-ความถี่จะเปลี่ยนตามพัลส์ขอบขาขึ้นของสัญญาณอ้างอิง และสัญญาณเอาต์พุตของวงจรรอสซิงเลเตอร์ควบคุมด้วยแรงดัน ดังแสดงในรูปที่ 2.3 เมื่อสัญญาณอ้างอิงเป็นพัลส์ขอบขาขึ้น ตัวตรวจจับเฟสแบบเฟส-ความถี่จะเปลี่ยนสถานะไปอยู่ในสถานะที่สูงขึ้นยกเว้นเมื่ออยู่ที่สถานะ +1 อยู่ก่อนแล้ว ในทำนองเดียวกัน เมื่อสัญญาณเอาต์พุตของวงจรรอสซิงเลเตอร์ควบคุมด้วยแรงดันเป็นพัลส์ขอบขาขึ้น ตัวตรวจจับเฟสแบบเฟส-ความถี่จะเปลี่ยนไปอยู่ในสถานะที่ลดลง ยกเว้นจะอยู่ที่สถานะ -1 อยู่ก่อนแล้ว ดังนั้น ถ้าตัวตรวจจับเฟสอยู่ในสถานะ +1 เอาต์พุต V_e ต้องเป็นค่าบวก ถ้าตัวตรวจจับเฟสอยู่ในสถานะ -1 เอาต์พุต V_e ต้องเป็นค่าลบ และถ้าตัวตรวจจับเฟสอยู่ในสถานะ 0 เอาต์พุต V_e ต้องเป็นค่าศูนย์ สังเกตสัญญาณเอาต์พุต V_e มีสามระดับแฉ่งจรถลจิกจะให้อเอาต์พุตเป็นสองระดับ ดังนั้น สถานะที่สาม ($\theta_e = 0$) สามารถแทนได้ด้วยสถานะความดันทานสูง วงจรภายในเส้นไขปลางของรูปที่ 2.2 แสดงการกำเนิดสัญญาณเอาต์พุต V_e เมื่อสัญญาณ UP = 1 พีเซนแนลมอสทรานซิสเตอร์จะนำกระแส ซึ่งทำให้อเอาต์พุต V_e มีค่าเท่ากับแรงดันบวกของแหล่งจ่าย V_{CC} เมื่อสัญญาณ DN = 1 เอ็นเซนแนลมอสทรานซิสเตอร์จะนำกระแส ซึ่งทำให้อเอาต์พุต V_e มีค่าเท่ากับกราวด์ และเมื่อสัญญาณ UP และ DN เท่ากับ 0 ทั้งคู่ มอสทรานซิสเตอร์ทั้งสองตัวจะไม่นำกระแส ทำให้อเอาต์พุตอยู่ในสถานะลอย ซึ่งก็คือสถานะความดันทานสูง ดังนั้น สัญญาณเอาต์พุต V_e จึงถูกแทนด้วยสัญญาณสามสถานะ



รูปที่ 2.3 การเปลี่ยนสถานะของตัวตรวจจับเฟสแบบเฟส-ความถี่

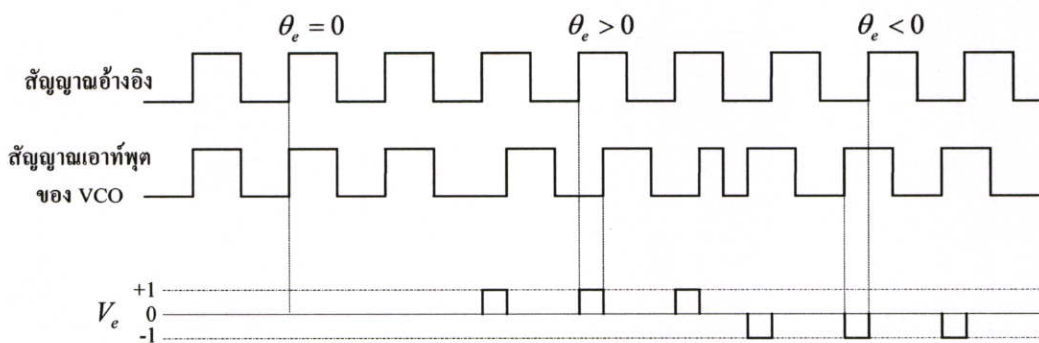
รูปที่ 2.4 แสดงการทำงานของวงจรถววจับแบบเฟส-ความถี่ที่ใช้อยู่ในเฟสล็อกภายในกรณีที่ความคลาดเคลื่อนเฟส θ_e เป็นศูนย์ โดยสมมุติให้ตัวตรวจจับแบบเฟส-ความถี่มีสถานะเริ่มต้นที่ 0 เนื่องจากสัญญาณอ้างอิง และสัญญาณเอาต์พุตของวงจรรอสซิงเลเตอร์ควบคุมด้วยแรงดันมีเฟสเท่ากันพอดี ทำให้ขอบขาขึ้นของสัญญาณทั้งสองปรากฏขึ้นในเวลาเดียวกัน ดังนั้นตัวตรวจจับเฟสแบบเฟส-ความถี่จะคงสถานะเดิมคือสถานะ 0 อยู่ตลอดไป กรณีที่สัญญาณอ้างอิงมีเฟสหน้า สัญญาณเอาต์พุตของวงจรรอสซิงเลเตอร์ควบคุมด้วยแรงดัน ทำให้อตัวตรวจจับเฟส

แบบเฟส-ความถี่มีการเปลี่ยนสถานะอยู่ระหว่างสถานะ 0 กับ +1 ในกรณีที่สัญญาณอ้างอิงล้าหลัง สัญญาณเอาต์พุตของวงจรถอดซิงเกิลเตอร์ควบคุมด้วยแรงดัน ตัวตรวจจับเฟสแบบเฟส-ความถี่จะมีสถานะอยู่ระหว่างสถานะ 0 กับ -1 เมื่อดูจากรูปสัญญาณความคลาดเคลื่อนเฟส θ_e ที่มีค่าเป็นบวก จะมีค่าสูงสุดที่ 360 องศา และความคลาดเคลื่อนเฟส θ_e ที่มีค่าเป็นลบจะมีค่าสูงสุดที่ -360 องศา ถ้านำค่าเฉลี่ยของระดับลอจิก V_e (\bar{V}_e) ไปเขียนกราฟเทียบกับความคลาดเคลื่อนเฟส θ_e จะได้รูปสัญญาณฟันเลื่อยดังแสดงในรูปที่ 2.5 และรูปนี้ยังแสดงสัญญาณเอาต์พุตของตัวตรวจจับเฟสที่มีความคลาดเคลื่อนเฟส θ_e มากกว่า 2π และน้อยกว่า -2π เมื่อความคลาดเคลื่อนเฟส θ_e มีค่ามากกว่า 2π สัญญาณเอาต์พุตของตัวตรวจจับเฟสก็จะกลับมาเริ่มต้นที่ค่าศูนย์ใหม่ทำให้กราฟมีคาบเวลาเท่ากับ 2π ซึ่งลักษณะนี้จะเป็นเช่นเดียวกันกับกรณีของความคลาดเคลื่อนเฟส θ_e มีค่ามากกว่า -2π ดังนั้น ความคลาดเคลื่อนเฟส θ_e มีพิสัยอยู่ที่ $-2\pi < \theta_e < 2\pi$ และสามารถหาค่าความคลาดเคลื่อนเฟสเฉลี่ย \bar{V}_e ได้เป็น

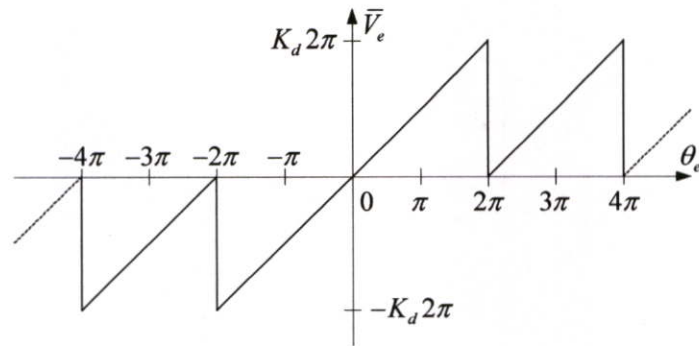
$$\bar{V}_e = K_d \theta_e \quad (2.1)$$

โดยที่ K_d คืออัตราขยายของตัวตรวจจับเฟส ซึ่งมีหน่วยเป็น โวลต์/เรเดียน (V/rad) และสามารถคำนวณหาอัตราขยายนี้ได้จาก

$$K_d = \frac{V_{CC}}{4\pi} \quad (2.2)$$



รูปที่ 2.4 รูปสัญญาณของตัวตรวจจับเฟสแบบเฟส-ความถี่



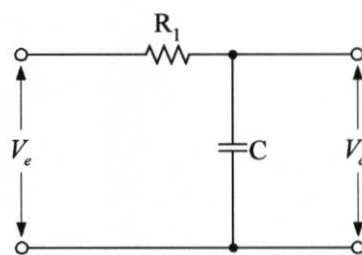
รูปที่ 2.5 กราฟสัญญาณเอาต์พุต \bar{V}_e ของตัวตรวจจับเฟสแบบเฟส-ความถี่

2.1.2 วงจรกรองรูป

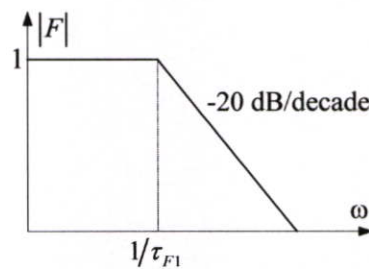
วงจรกรองรูปทำหน้าที่กรองสัญญาณพัลส์ จากเอาต์พุตของตัวตรวจจับเฟสให้เรียบขึ้น และกลายเป็นสัญญาณไฟฟ้ากระแสตรง สำหรับป้อนเป็นอินพุตของวงจรรอสซิทเลเตอร์ควบคุม ด้วยแรงดัน วงจรกรองรูปที่นิยมใช้กันมากในการออกแบบเฟสล็อกจะเป็นวงจรกรองสัญญาณ ความถี่ต่ำผ่านอันดับหนึ่ง สำหรับวงจรกรองสัญญาณความถี่ต่ำผ่านแบบลำดับอันดับ 1 (first-order lag filter) ที่แสดงในรูปที่ 2.6 (ก) จะมีฟังก์ชันถ่ายโอนดังนี้

$$F(s) = \frac{1}{\tau_{F1}s + 1} \quad (2.3)$$

เมื่อ $\tau_{F1} = R_1C$ และมีผลตอบสนองความถี่ของวงจรกรองสัญญาณความถี่ต่ำผ่านแบบลำดับ อันดับ 1 ดังแสดงในรูปที่ 2.6 (ข)



(ก)



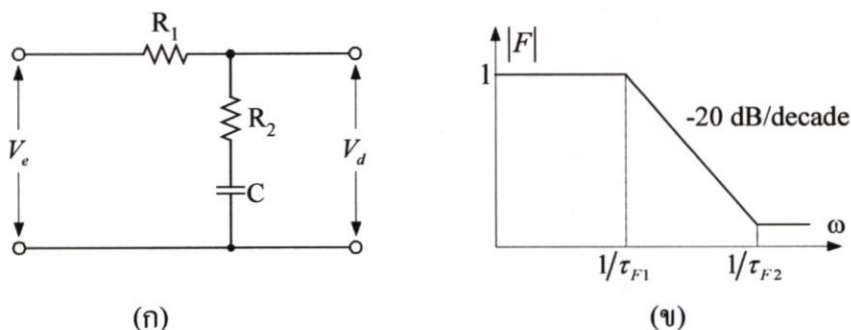
(ข)

รูปที่ 2.6 วงจรกรองสัญญาณความถี่ต่ำผ่านแบบลำดับอันดับ 1

นอกจากวงจรกรองสัญญาณความถี่ต่ำผ่านแบบลำดับอันดับ 1 แล้ว วงจรกรองรูปชนิด วงจรกรองสัญญาณความถี่ต่ำผ่านแบบลำดับ (lag filter) ที่มี 1 โพล และ 1 ซีโรก็เป็นที่ยอมรับใช้กัน ดังแสดงในรูปที่ 2.7 (ก) โดยมีฟังก์ชันถ่ายโอนคือ

$$F(s) = \frac{\tau_{F2}s + 1}{\tau_{F1}s + 1} \quad (2.4)$$

เมื่อ $\tau_{F1} = (R_1 + R_2)C$ และ $\tau_{F2} = R_2C$ ผลตอบสนองความถี่ของวงจรกรองสัญญาณความถี่ต่ำผ่านแบบสี่เหลี่ยมแสดงในรูปที่ 2.7 (ข)

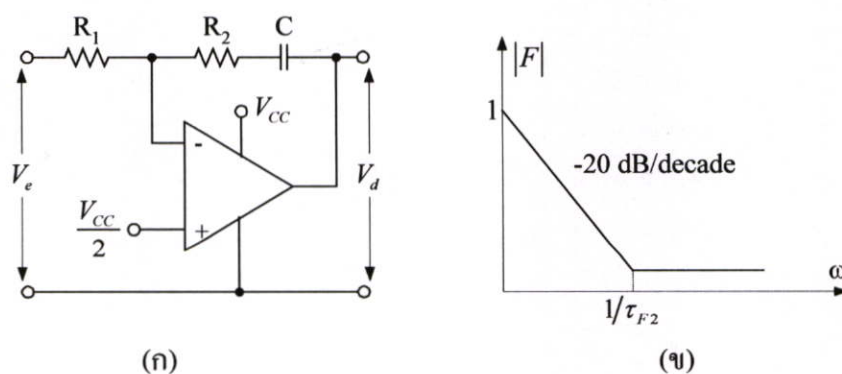


รูปที่ 2.7 วงจรกรองสัญญาณความถี่ต่ำผ่านแบบสี่เหลี่ยม

วงจรกรองรูปในรูปที่ 2.8 (ก) เป็นวงจรกรองสัญญาณความถี่ต่ำผ่านแบบแอกทีฟ PI (active-PI filter) ที่นิยมใช้กันในเฟสล็อกกลูบอิกวงจรหนึ่ง และสามารถเขียนฟังก์ชันถ่ายโอนได้ดังนี้

$$F(s) = \frac{\tau_{F2}s + 1}{\tau_{F1}s} \quad (2.5)$$

เมื่อ $\tau_{F1} = R_1C$ และ $\tau_{F2} = R_2C$ วงจรกรองสัญญาณความถี่ต่ำผ่านแบบแอกทีฟ PI นี้มีโพลอยู่ที่ $s = 0$ ซึ่งทำหน้าที่เหมือนเป็นอินทิเกรเตอร์ ผลตอบสนองความถี่ของวงจรแบบนี้แสดงในรูปที่ 2.8 (ข)



รูปที่ 2.8 วงจรกรองสัญญาณความถี่ต่ำผ่านแบบแอกทีฟ PI

2.1.3 วงจรออสซิลเลเตอร์ควบคุมด้วยแรงดัน

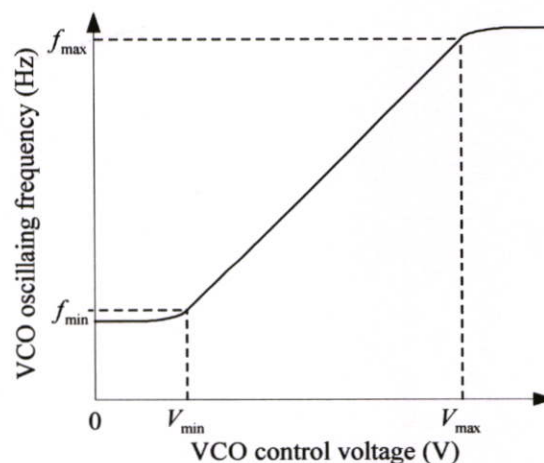
วงจรออสซิลเลเตอร์ควบคุมด้วยแรงดันจะทำหน้าที่กำเนิดความถี่เอาต์พุตตามขนาดของแรงดันไฟฟ้าอินพุตและมีคุณสมบัติดังนี้

- อัตราขยาย K_o ซึ่งเป็นค่าคงที่ของวงจรออสซิลเลเตอร์ควบคุมด้วยแรงดัน มีหน่วยเป็น เรเดียน/วินาที/โวลต์ (rad/sec/V)
- มีเสถียรภาพเมื่อมีการรบกวนจากภายนอก (แรงดันไฟฟ้าหรืออุณหภูมิเปลี่ยนแปลง)
- แรงดันไฟฟ้าควบคุมควรจะเป็นเชิงเส้นกับความถี่เอาต์พุต
- สามารถปรับความถี่ได้ง่าย

วงจรถูกนำมาใช้สร้างวงจรออสซิลเลเตอร์ควบคุมด้วยแรงดันคือ วงจรกำเนิดความถี่แบบคริสตอล แบบ LC และแบบ RC การคำนวณค่าอัตราขยาย K_o ของวงจรออสซิลเลเตอร์ควบคุมด้วยแรงดัน กระทำได้โดยใช้กราฟคุณสมบัติการกำเนิดความถี่ดังแสดงในรูปที่ 2.9 โดยสามารถเขียนสมการความสัมพันธ์ได้เป็น

$$K_o = \frac{f_{\max} - f_{\min}}{V_{\max} - V_{\min}} \cdot 2\pi \quad (2.6)$$

- เมื่อ f_{\max} คือความถี่สูงสุดของการกำเนิดความถี่ที่ยังคงเป็นเชิงเส้นเทียบกับแรงดันไฟฟ้าควบคุม
 f_{\min} คือความถี่ต่ำสุดของการกำเนิดความถี่ที่ยังคงเป็นเชิงเส้นเทียบกับแรงดันไฟฟ้าควบคุม
 V_{\max} คือแรงดันไฟฟ้าควบคุมที่ความถี่ f_{\max}
 V_{\min} คือแรงดันไฟฟ้าควบคุมที่ความถี่ f_{\min}



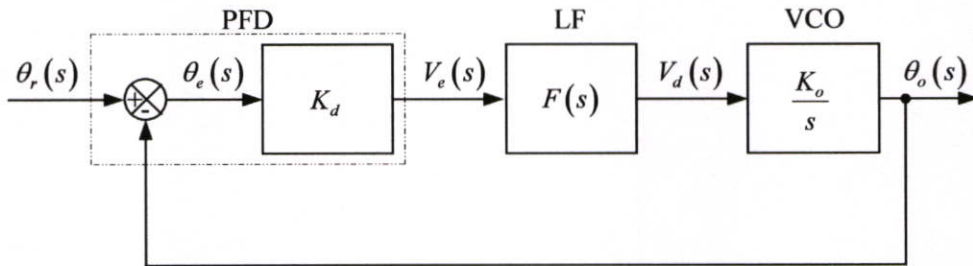
รูปที่ 2.9 กราฟคุณสมบัติการกำเนิดความถี่ของวงจรออสซิลเลเตอร์ควบคุมด้วยแรงดัน

2.1.4 แบบจำลองทางคณิตศาสตร์และการออกแบบเฟสล็อกกลูป

สมมติให้แบบจำลองทางคณิตศาสตร์ของเฟสล็อกกลูปในวิทยานิพนธ์นี้เป็นเชิงเส้น ดังนั้นแบบจำลองทางคณิตศาสตร์ของเฟสล็อกกลูปเมื่ออยู่ในสภาวะล็อกสามารถแทนได้ดังแสดงในรูปที่ 2.10 ฟังก์ชันถ่ายโอนวงปิดของเฟส $H(s)$ ซึ่งเป็นความสัมพันธ์ระหว่างเฟส θ_o ของสัญญาณเอาต์พุต และเฟส θ_r ของสัญญาณอ้างอิง เขียนได้ดังนี้

$$H(s) = \frac{\theta_o(s)}{\theta_r(s)} = \frac{K_o K_d F(s)}{s + K_o K_d F(s)} \quad (2.7)$$

โดยที่ K_d คืออัตราขยายของตัวตรวจจับเฟสมีหน่วยเป็นโวลต์/เรเดียน และ K_o คืออัตราขยายของวงจรรอสซิลเลเตอร์ควบคุมด้วยแรงดันในหน่วยของเรเดียน/วินาที/โวลต์



รูปที่ 2.10 แบบจำลองทางคณิตศาสตร์ของเฟสล็อกกลูป

เมื่อแทนฟังก์ชันถ่ายโอนของวงจรรองรูป $F(s)$ ตามชนิดของวงจรรองสัญญาณความถี่ต่ำผ่าน จะได้ฟังก์ชันถ่ายโอนวงปิดของเฟส $H(s)$ เมื่อใช้วงจรรองสัญญาณความถี่ต่ำผ่านดังนี้

สำหรับวงจรรองสัญญาณความถี่ต่ำผ่านแบบลำดับอันดับ 1 จะได้

$$H(s) = \frac{\omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (2.8)$$

เมื่อ $\omega_n = \sqrt{\frac{K_d K_o}{\tau_{F1}}}$ และ $\zeta = \frac{\omega_n}{2K_d K_o}$

สำหรับวงจรรองสัญญาณความถี่ต่ำผ่านแบบถ้ำหลัง จะได้

$$H(s) = \frac{\left(2\zeta - \frac{\omega_n}{K_d K_o}\right) \omega_n s + \omega_n^2}{s^2 + 2\zeta \omega_n s + \omega_n^2} \quad (2.9)$$

เมื่อ $\omega_n = \sqrt{\frac{K_d K_o}{\tau_{F1}}}$ และ $\zeta = \frac{\omega_n}{2} \left(\tau_{F2} + \frac{1}{K_d K_o} \right)$

ถ้าอัตราขยาย $K_d K_o$ ของสมการ (2.9) สอดคล้องกับเงื่อนไข $K_d K_o \gg \omega_n$ ดังนั้น สมการ (2.9) สามารถประมาณได้เป็น

$$H(s) = \frac{2\zeta \omega_n s + \omega_n^2}{s^2 + 2\zeta \omega_n s + \omega_n^2}$$

สำหรับวงจรรองสัญญาณความถี่ต่ำผ่านแบบแอกทีฟ PI จะได้

$$H(s) = \frac{2\zeta \omega_n s + \omega_n^2}{s^2 + 2\zeta \omega_n s + \omega_n^2} \quad (2.10)$$

เมื่อ $\omega_n = \sqrt{\frac{K_d K_o}{\tau_{F1}}}$ และ $\zeta = \frac{\omega_n \tau_{F2}}{2}$

การออกแบบเฟสล็อกถูปรับให้สามารถเข้าสู่สภาวะล็อกได้จะต้องออกแบบค่าพารามิเตอร์ของวงจรรองถูปรับให้มีค่าที่เหมาะสมโดยนิยมเลือกค่า ζ มีค่าเท่ากับ 0.7 เพราะจะให้ผลตอบสนองของระบบมีค่าพุงเกิน P_o ไม่สูงมากและมีเวลาเข้าสู่สภาวะคงตัว t_s ($\pm 5\%$ ของค่าที่สภาวะคงตัว) ที่ $\omega_n t$ เท่ากับ 4.5 ดังนั้น ω_n ของระบบสามารถหาได้จาก

$$\omega_n = \frac{\omega_n t}{t_s} = \frac{4.5}{t_s}$$

ในทางปฏิบัติสามารถที่จะเลือกค่าความถี่ธรรมชาติ ω_n เท่ากับ $10^{-1} \sim 10^{-2}$ ของ $2\pi f_r$ ได้ตามความเหมาะสม โดย f_r คือความถี่อ้างอิงที่อินพุตของตัวตรวจจับเฟส ค่าพารามิเตอร์ของวงจรรองถูปรับตามชนิดของวงจรรองความถี่ต่ำผ่านสามารถหาได้ดังนี้

สำหรับวงจรกรองสัญญาณความถี่ต่ำผ่านแบบถ้ำหลังอันดับ 1

$$\tau_{F1} = R_1 C = \frac{K_d K_o}{\omega_n^2}$$

สำหรับวงจรกรองสัญญาณความถี่ต่ำผ่านแบบถ้ำหลัง

$$\tau_{F1} = (R_1 + R_2) C = \frac{K_d K_o}{\omega_n^2}$$

$$\tau_{F2} = R_2 C = \frac{2\zeta}{\omega_n} - \frac{1}{K_d K_o}$$

สำหรับวงจรกรองสัญญาณความถี่ต่ำผ่านแบบแอกทีฟ PI

$$\tau_{F1} = R_1 C = \frac{K_d K_o}{\omega_n^2}$$

$$\tau_{F2} = R_2 C = \frac{2\zeta}{\omega_n}$$

ในการออกแบบพารามิเตอร์ของวงจรกรองรูป จะเลือกค่า C ก่อนโดยนิยามกำหนดให้ C มีค่าอยู่ระหว่าง $0.1\mu F$ กับ $1\mu F$ จากนั้นจึงคำนวณค่าของตัวต้านทาน R_1 และ R_2 โดยที่ $R_1 \geq 10R_2$ เพื่อให้มีคุณสมบัติที่เหมาะสมในการกรองสัญญาณให้ความถี่ต่ำผ่านออกมา

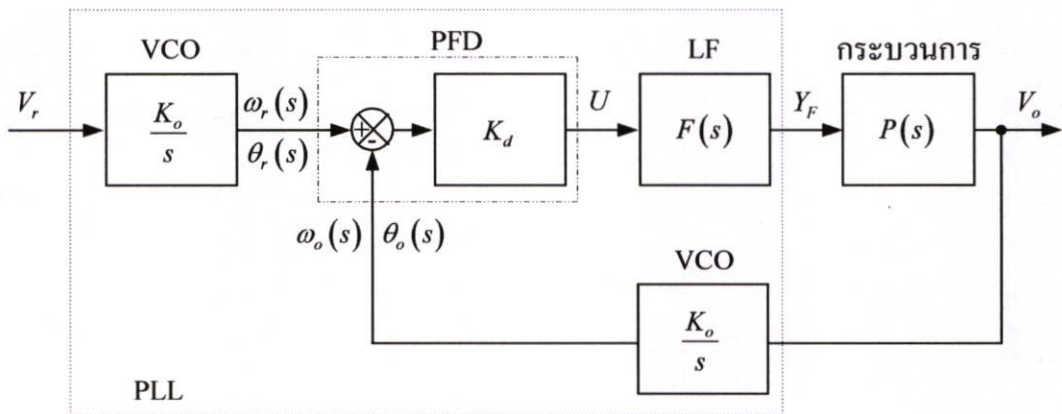
2.2 ระบบควบคุมเฟสล็อกกลูป

ในหัวข้อนี้จะกล่าวถึงโครงสร้างและการทำงานของระบบควบคุมเฟสล็อกกลูปก่อน จากนั้นจึงอธิบายถึงการออกแบบระบบควบคุมเฟสล็อกกลูปด้วยวิธีทางเดินของราก และปัญหาที่พบจากการออกแบบระบบควบคุมเฟสล็อกกลูปด้วยวิธีทางเดินของราก ซึ่งเป็นปัญหาที่วิทยานิพนธ์ฉบับนี้ได้นำมาศึกษาวิจัย เพื่อนำเสนอวิธีการออกแบบระบบควบคุมเฟสล็อกกลูปด้วยวิธีแอลคิวอาร์

2.2.1 โครงสร้างและการทำงานของระบบควบคุมเฟสล็อกกลูป

ระบบควบคุมเฟสล็อกกลูปประกอบด้วยวงจรออสซิลเลเตอร์ควบคุมด้วยแรงดันสองตัวที่มีคุณสมบัติเหมือนกันทุกประการ วงจรตรวจจับเฟส-ความถี่ วงจรกรองรูป และกระบวนการดังแสดงในรูปที่ 2.11 ซึ่งอธิบายการทำงานได้ดังนี้ วงจรออสซิลเลเตอร์ควบคุมด้วยแรงดันตัวหนึ่งจะกำเนิดสัญญาณพัลส์ที่มีเฟส θ , หรือความถี่ ω , ตามระดับแรงดันไฟฟ้าอ้างอิง V_r และวงจรออสซิลเลเตอร์ควบคุมด้วยแรงดันอีกตัวหนึ่งจะเปลี่ยนระดับแรงดันไฟฟ้าเอาท์พุท V_o เป็น

สัญญาณพัลส์ป้อนกลับที่มีเฟส θ_o หรือความถี่ ω_o ความถี่เอาต์พุต ω_o จะถูกป้อนกลับไปเป็นอินพุตของวงจรถว้จับเฟส-ความถี่ วงจรถว้จับเฟส-ความถี่จะทำการเปรียบเทียบและผลิตพัลส์เอาต์พุตที่สัมพันธ์กับความคลาดเคลื่อนเฟส พัลส์เอาต์พุตนี้จะถูกทำให้เรียบโดยผ่านวงจรกรองรูปแรงดันไฟฟ้ากระแสตรงจากเอาต์พุตของวงจรถว้จับเฟสถูกใช้เพื่อควบคุมตัวแปรกระบวนการ ดังนั้น แรงดันเอาต์พุตของกระบวนการ V_o จะสัมพันธ์กับความคลาดเคลื่อนเฟส แรงดันเอาต์พุตของกระบวนการ V_o จะถูกป้อนกลับไปเป็นอินพุตของวงจรถว้จับเฟสเลเตอร์ควบคุมด้วยแรงดัน เพื่อปรับเปลี่ยนเฟส θ_o หรือความถี่ ω_o ของสัญญาณพัลส์ป้อนกลับให้เท่ากับหรือพร้อมเพรียงกันกับเฟส θ_r หรือความถี่ ω_r ของสัญญาณพัลส์อ้างอิง ($\theta_r = \theta_o$ และ $\omega_r = \omega_o$) ซึ่งจะเรียกว่าเฟสหรือความถี่ของสัญญาณอ้างอิงและสัญญาณเอาต์พุตอยู่ในสภาวะล็อก



รูปที่ 2.11 แผนภาพระบบควบคุมเฟสล็อก

ฟังก์ชันถ่ายโอนของวงจรถว้จับเฟสเลเตอร์ควบคุมด้วยแรงดันจะถูกแทนด้วย $\frac{K_o}{s}$ เมื่อ K_o คืออัตราขยายในหน่วยเรเดียน/วินาที/โวลต์ (rad/sec/V) และ K_d คืออัตราขยายของตัวตรวจจับเฟส มีหน่วยเป็น โวลต์/เรเดียน (V/rad) ในการออกแบบระบบควบคุมเฟสล็อกนั้น วงจรถว้จับเฟสเป็นส่วนสำคัญส่วนหนึ่งที่จะทำให้ระบบสามารถเข้าสู่สภาวะล็อกได้ วงจรถว้จับเฟสซึ่งเป็นวงจรถว้จับสัญญาณความถี่ต่ำผ่านอันดับหนึ่งที่นิยมใช้ในระบบควบคุมเฟสล็อก จะมีฟังก์ชันถ่ายโอนในรูปทั่วไปดังนี้

$$F(s) = \frac{\tau_{F2}s + 1}{\tau_{F1}s + b} \tag{2.11}$$

โดยที่ $\tau_{F1} \gg \tau_{F2}$ ซึ่งแสดงว่าตำแหน่งโพลวงเปิดจะอยู่ใกล้จุดเริ่มต้นมากกว่าตำแหน่งซีโรวงเปิด และสามารถกำหนดเงื่อนไขให้เป็นวงจรถว้จับสัญญาณความถี่ต่ำผ่านได้ 3 แบบคือ

1. แบบล้าหลังอันดับ 1 เมื่อกำหนดให้ $b=1$ และ $\tau_{F2}=0$ ดังสมการ (2.3)
2. แบบล้าหลัง เมื่อกำหนดให้ $b=1$ ดังสมการ (2.4)
3. แบบแอกทีฟ PI เมื่อกำหนดให้ $b=0$ ดังสมการ (2.5)

2.2.2 การออกแบบระบบควบคุมเฟสล็อกด้วยวิธีทางเดินของราก

ในการออกแบบระบบควบคุมเฟสล็อกด้วยวิธีทางเดินของรานั้น จะต้องหาฟังก์ชันถ่ายโอนวงเปิดของระบบก่อน โดยย้ายจุดรวมสัญญาณของตัวตรวจจับเฟส-ความถี่ในรูปที่ 2.11 มาอยู่ด้านหน้าของวงจรถอดสวิตช์ควบคุมด้วยแรงดัน ดังนั้น ฟังก์ชันถ่ายโอนวงเปิดจาก V_r ถึง V_o คือ

$$\frac{V_o(s)}{V_r(s)} = \frac{K_d K_o}{s} \cdot F(s) \cdot P(s) \quad (2.12)$$

สมมติให้กระบวนการ $P(s)$ เป็นระบบชนิด 0 และไม่มีซีโร โดยมีฟังก์ชันถ่ายโอนดังนี้

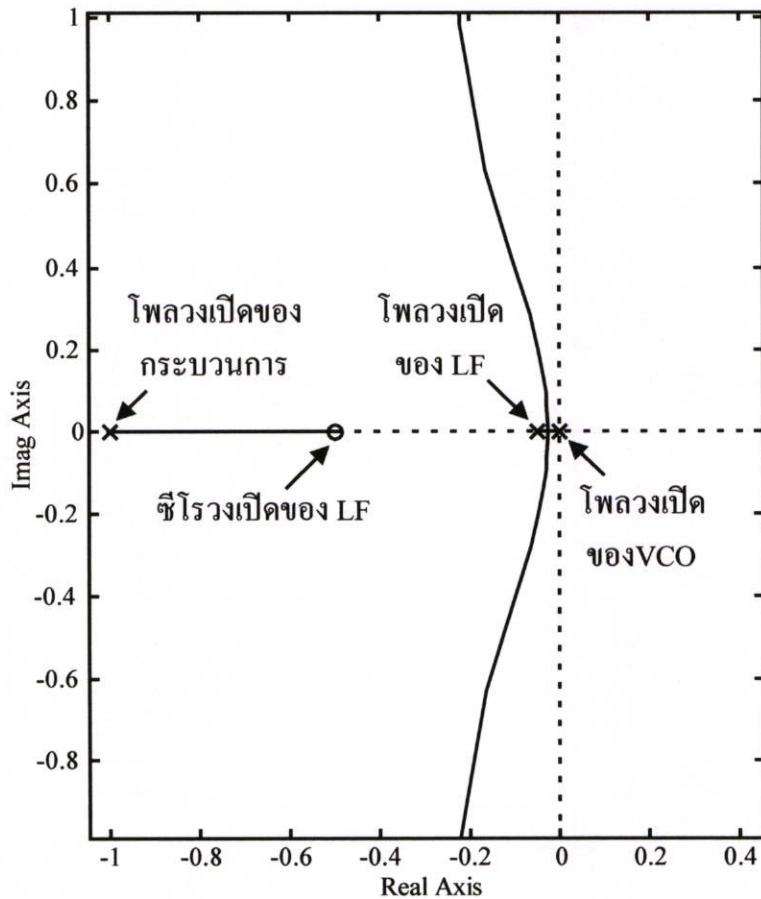
$$P(s) = \frac{V_o(s)}{Y_F(s)} = \frac{K_p}{(\tau_{p1}s+1)(\tau_{p2}s+1)\cdots(\tau_{pn}s+1)} \quad (2.13)$$

โดยที่ K_p คืออัตราขยายของกระบวนการ $\tau_{p1} \tau_{p2} \cdots \tau_{pn}$ คือค่าคงที่เวลาของกระบวนการ จากสมการ (2.11) และสมการ (2.13) จะได้สมการ (2.12) เป็น

$$\frac{V_o(s)}{V_r(s)} = \frac{K_r}{s} \cdot \frac{\tau_{F2}s+1}{\tau_{F1}s+b} \cdot \frac{1}{(\tau_{p1}s+1)(\tau_{p2}s+1)\cdots(\tau_{pn}s+1)} \quad (2.14)$$

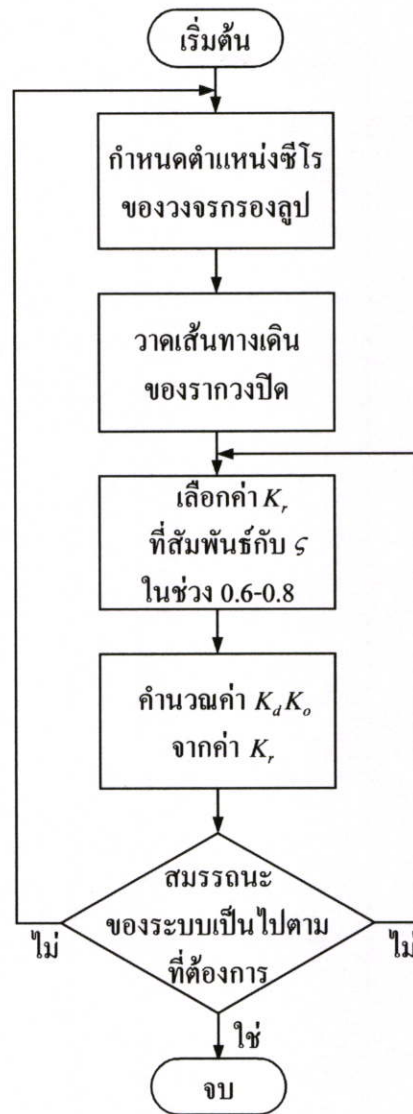
เมื่อ $K_r = K_d K_o K_p$

จากสมการที่ (2.14) จะเห็นว่ามีโพลอยู่ที่ตำแหน่งจุดกำเนิดอยู่ 1 ตัว ดังนั้น ถ้าต้องการให้ระบบวงปิดยังคงมีเสถียรภาพเมื่อ K_r มีค่ามากขึ้น จึงจำเป็นต้องวางตำแหน่งซีโรของวงจรรองรูปไว้ให้ใกล้จุดกำเนิดมากกว่าตำแหน่งโพลทุกตัวของกระบวนการ รูปที่ 2.12 แสดงทางเดินของรากของโพลวงปิด (closed-loop poles) ของระบบควบคุมเฟสล็อกสำหรับใช้เลือกค่า K_r เพื่อที่จะนำไปออกแบบค่า $K_d K_o$ ต่อไป สังเกตตำแหน่งโพลวงเปิดของวงจรรองรูปจะอยู่ใกล้จุดกำเนิดมากกว่าตำแหน่งซีโร เนื่องจากวงจรรองรูปต้องมีคุณสมบัติเป็นวงจรรองสัญญาณความถี่ต่ำผ่าน ทำให้ค่าพารามิเตอร์ τ_{F1} ของวงจรรองรูปมีค่ามาก จากสาเหตุนี้ ระบบควบคุมเฟสล็อกจึงใช้เวลาในการเข้าสู่สภาวะคงตัว



รูปที่ 2.12 ทางเดินของรากของระบบควบคุมเฟสล็อกกลูป

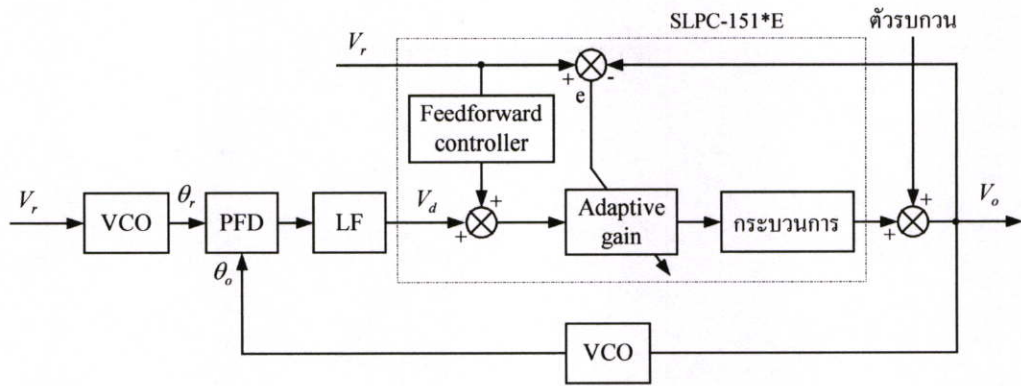
แผนภาพลำดับขั้นตอนการออกแบบระบบควบคุมเฟสล็อกกลูปด้วยวิธีทางเดินของราก แสดงในรูปที่ 2.13 เริ่มต้นจากการกำหนดตำแหน่งซีโรของวงจรรองลูปไว้ให้ใกล้จุดกำเนิดมากกว่าตำแหน่งโพลทุกตัวของภาระวนการเพื่อให้ระบบยังคงมีเสถียรภาพเมื่อ K_r มีค่ามากขึ้น จากนั้นวาดเส้นทางเดินของรากวงปิด เลือกค่า K_r จากเส้นทางเดินของรากวงปิดเด่น (dominant closed-loop poles) นำค่า K_r ที่ได้ไปคำนวณหาค่า K_d, K_o เพื่อทดสอบสมรรถนะของระบบควบคุมเฟสล็อกกลูป ถ้าสมรรถนะของระบบควบคุมเฟสล็อกกลูปไม่เป็นไปตามที่ต้องการเนื่องจากมีค่าพุ่งเกินมากหรือระบบมีผลตอบสนองที่ช้าก็ให้วนกลับไปเลือกค่า K_r ใหม่ หรือกลับไปกำหนดตำแหน่งซีโรของวงจรรองลูปใหม่ จนกว่าจะได้สมรรถนะของระบบควบคุมเฟสล็อกกลูปเป็นไปตามที่ต้องการ จากแผนภาพลำดับขั้นตอนการออกแบบระบบควบคุมเฟสล็อกกลูปจะเห็นว่า วิธีการออกแบบเป็นการลองผิดลองถูกซึ่งทำให้ใช้เวลาในการออกแบบ



รูปที่ 2.13 แผนภาพลำดับขั้นตอนการออกแบบระบบควบคุมเฟสล็อกด้วยวิธีทางเดินของราก

2.3 การปรับปรุงสมรรถนะระบบควบคุมเฟสล็อกที่ออกแบบด้วยวิธีทางเดินของราก

ในช่วงทศวรรษที่ผ่านมา มีงานวิจัยหลายเรื่องที่น่าเสนอวิธีการปรับปรุงสมรรถนะของระบบควบคุมเฟสล็อก [5], [13]-[16] ให้มีสมรรถนะเป็นที่ยอมรับได้ ในหัวข้อนี้จะกล่าวถึงเฉพาะวิธีการปรับปรุงสมรรถนะของระบบควบคุมเฟสล็อกที่ออกแบบด้วยวิธีทางเดินของราก โดยใช้ตัวปรับเปลี่ยนอัตราขยายตามขนาดของความคลาดเคลื่อน ระหว่างสัญญาณอ้างอิงกับสัญญาณเอาต์พุตร่วมกับตัวควบคุมป้อนไปข้างหน้า [7]-[8] โดยมีโครงสร้างดังแสดงในรูปที่ 2.14 ตัวปรับเปลี่ยนอัตราขยายจะมีความสัมพันธ์กับขนาดของความคลาดเคลื่อน $e = V_r - V_o$ เมื่อขนาดความคลาดเคลื่อน e ของระบบเปลี่ยนไป ตัวปรับเปลี่ยนอัตราขยายก็จะปรับเปลี่ยนอัตราขยายตามถ้าขนาดของความคลาดเคลื่อน e มีค่ามากอัตราขยายก็จะถูกปรับเปลี่ยนให้มีค่ามากตามไปด้วย ดังนั้น อัตราขยายที่ถูกปรับเปลี่ยนให้มีค่ามากจะทำให้ผลตอบสนองของระบบรวดเร็วขึ้น



รูปที่ 2.14 ระบบควบคุมเฟสล็อกที่มีตัวปรับเปลี่ยนอัตราขยายและตัวควบคุมป้อนไปข้างหน้า

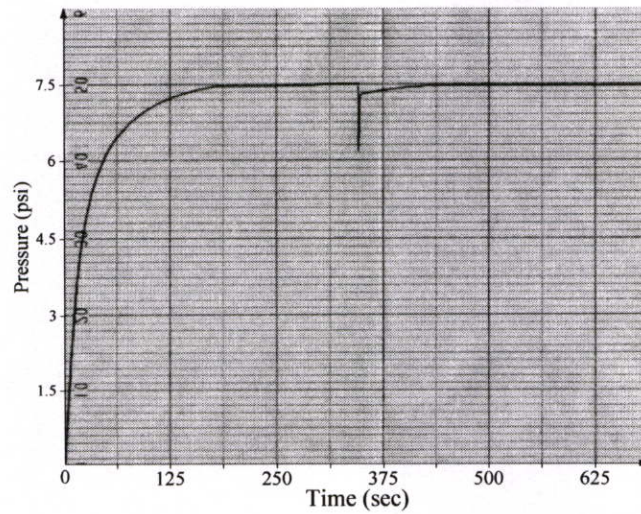
ในการออกแบบระบบควบคุมเฟสล็อกที่มีมีการปรับเปลี่ยนอัตราขยายนี้ จะกำหนดให้ วงจรกรองรูปเป็นวงจรกรองสัญญาณความถี่ต่ำผ่านแบบลำดับหนึ่ง (ดังสมการ 2.4) อัตราขยาย K_{ad} ของตัวปรับเปลี่ยนอัตราขยายเท่ากับ $1 + K_f \cdot (e)$ เมื่อ K_f เป็นอัตราขยายคงที่ กระบวนการ สำหรับการทดลองนี้เป็นกระบวนการความถี่อันดับหนึ่ง ซึ่งมีแบบจำลองทางคณิตศาสตร์เป็น $\frac{K_p}{\tau_p s + 1}$ เมื่อ K_p คืออัตราขยายของกระบวนการ และ τ_p คือค่าคงที่เวลาของกระบวนการ ดังนั้น ฟังก์ชันถ่ายโอนวงเปิดจาก V_r ถึง V_o คือ

$$\frac{V_o(s)}{V_r(s)} = \frac{K_{rad}}{s} \cdot \frac{\tau_{F2}s + 1}{\tau_{F1}s + 1} \cdot \frac{1}{\tau_p s + 1} \tag{2.16}$$

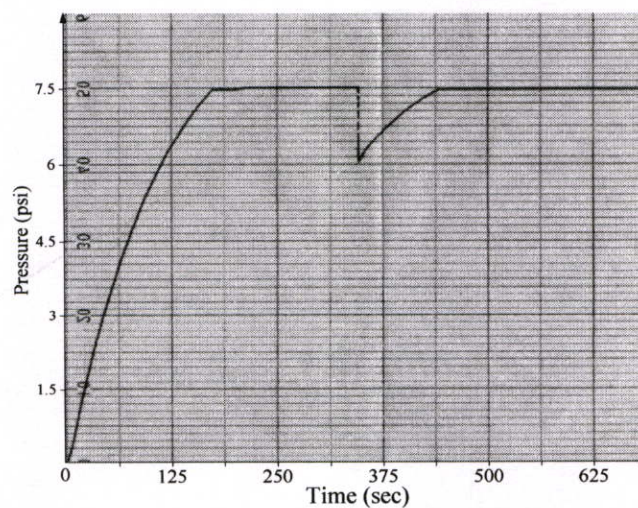
เมื่อ $K_{rad} = K_d K_o K_{ad} K_p$ จากพารามิเตอร์ต่าง ๆ ที่ทราบค่าคือ อัตราขยายของตัวตรวจจับเฟส $K_d = 0.4 \text{ rad/V}$ อัตราขยายของตัวปรับเปลี่ยนอัตราขยาย $K_{ad} = 1$ อัตราขยายของกระบวนการ ความถี่ K_p และค่าคงที่เวลาของกระบวนการ τ_p เท่ากับ 1 และ 5 วินาที ตามลำดับ โดยเลือกค่า พารามิเตอร์ τ_{F2} ของวงจรกรองรูปเท่ากับ 8 วินาที และ τ_{F1} เท่ากับ 80 วินาที เมื่อใช้วิธีทางเดิน ของรากในการออกแบบอัตราขยาย K_o เพื่อให้ได้สมรรถนะของระบบตามที่ต้องการ ในกรณีนี้ เลือกความถี่ธรรมชาติ $\omega_n = 16.31 \text{ rad/sec}$ ซึ่งสอดคล้องกับอัตราขยาย $K_{rad} = 1.33 \times 10^4$ ดังนั้น สามารถคำนวณอัตราขยาย K_o ได้เท่ากับ $3.34 \times 10^4 \text{ rad/sec/V}$

รูปที่ 2.15 แสดงผลตอบสนองของระบบควบคุมเฟสล็อกที่มีตัวปรับเปลี่ยนอัตราขยาย โดยที่อัตราขยาย $K_f = 10$ เมื่อให้สัญญาณอ้างอิงเป็นแบบขั้นบันไดไปที่ 7.5 psi พบว่า ผลตอบสนองของระบบไม่มีค่าพุงเกิน P_o เวลาไต่ขึ้น t_r เท่ากับ 75 วินาที เวลาในการเข้าสู่สภาวะ คงตัว t_s เท่ากับ 148.5 วินาที และค่าผิดพลาดที่สภาวะคงตัว e_{ss} เป็นศูนย์ เมื่อเปรียบเทียบกับ ผลตอบสนองของระบบควบคุมเฟสล็อกดังแสดงในรูปที่ 2.16 พบว่า เวลาไต่ขึ้น t_r ของระบบ

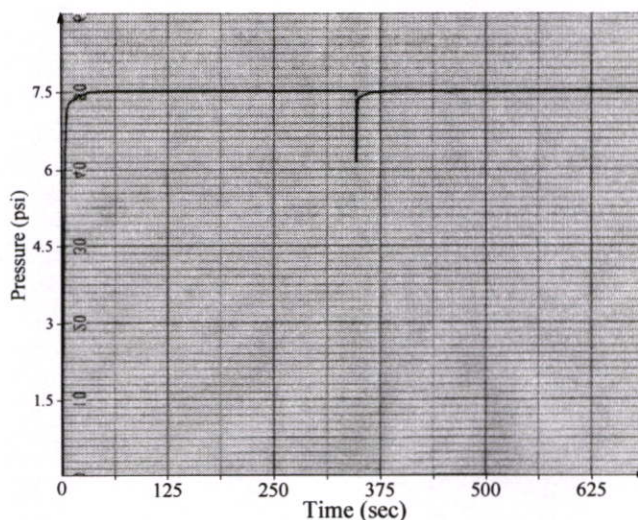
ควบคุมเฟสติกอกลูที่มีตัวปรับเปลี่ยนอัตราขยายจะมีค่าน้อยกว่า แต่เวลาในการเข้าสู่สภาวะคงตัว t_s ของทั้งสองระบบจะมีค่าใกล้เคียงกัน (ดังแสดงในตารางที่ 2.1) ซึ่งแสดงให้เห็นว่า ระบบควบคุมเฟสติกอกลูใช้เวลาในการเข้าสู่สภาวะคงตัว อย่างไรก็ตาม เมื่อมีการรบกวนที่เอาต์พุตขนาด -20% ของระดับสัญญาณอ้างอิง พบว่า ระบบควบคุมเฟสติกอกลูที่มีตัวปรับเปลี่ยนอัตราขยายยังคงมีเสถียรภาพ โดยสามารถกำจัดผลกระทบที่เกิดจากการรบกวนเอาต์พุตได้อย่างรวดเร็ว และสามารถกลับเข้าสู่สภาวะคงตัวที่ระดับสัญญาณอ้างอิงได้อีกครั้ง จากการเปรียบเทียบความสามารถในการกำจัดผลกระทบที่เกิดจากการรบกวนเอาต์พุตขนาด -20% ของระดับสัญญาณอ้างอิงของทั้งสองระบบพบว่า ระบบควบคุมเฟสติกอกลูที่มีตัวปรับเปลี่ยนอัตราขยายสามารถกำจัดผลกระทบที่เกิดจากการรบกวนเอาต์พุตได้รวดเร็วกว่าอย่างเห็นได้ชัด



รูปที่ 2.15 ผลตอบสนองของระบบควบคุมเฟสติกอกลูที่มีตัวปรับเปลี่ยนอัตราขยาย



รูปที่ 2.16 ผลตอบสนองของระบบควบคุมเฟสติกอกลู



รูปที่ 2.17 ผลตอบสนองของระบบควบคุมเฟสล็อกกลูที่มีตัวปรับเปลี่ยนอัตราขยาย และตัวควบคุมป้อนไปข้างหน้า

ตารางที่ 2.1 สมรรถนะของระบบควบคุมเฟสล็อกกลูที่ออกแบบด้วยวิธีทางเดินของราก

ระบบควบคุม	พารามิเตอร์ของกระบวนการ		สมรรถนะของระบบ		
	K_p	τ_p (วินาที)	P_o (%)	t_r (วินาที)	t_s (วินาที)
เฟสล็อกกลูที่มีตัวปรับเปลี่ยนอัตราขยาย และตัวควบคุมป้อนไปข้างหน้า	1	5	0	2.5	11.5
เฟสล็อกกลูที่มีตัวปรับเปลี่ยนอัตราขยาย	1	5	0	75	148.5
เฟสล็อกกลู	1	5	0	129.5	168

ในการปรับปรุงสมรรถนะของระบบควบคุมเฟสล็อกกลูที่มีตัวปรับเปลี่ยนอัตราขยายให้เวลาในการเข้าสู่สภาวะคงตัวของระบบลดลงนั้น สามารถทำได้โดยเพิ่มตัวควบคุมป้อนไปข้างหน้าเข้าไปในระบบดังแสดงในรูปที่ 2.14 ตัวควบคุมแบบป้อนไปข้างหน้าที่เพิ่มเข้าไปจะมีโครงสร้างเป็นอัตราขยายคงที่ K_f ที่มีค่าน้อยกว่าหนึ่ง เอาต์พุตของตัวควบคุมป้อนไปข้างหน้าจะรวมกับเอาต์พุตของวงจรรองรูป V_c ก่อนที่จะถูกป้อนไปเป็นอินพุตของตัวปรับเปลี่ยนอัตราขยาย เมื่อสัญญาณอ้างอิงมีการเปลี่ยนแปลง เอาต์พุตของตัวควบคุมแบบป้อนไปข้างหน้าก็จะเปลี่ยนแปลงตามทำให้เอาต์พุตของตัวปรับเปลี่ยนอัตราขยายเปลี่ยนแปลงค่ามากขึ้น การที่เอาต์พุตของตัวปรับเปลี่ยนอัตราขยายเปลี่ยนแปลงค่ามากขึ้นจะทำให้ผลตอบสนองของระบบเร็วขึ้น และใช้เวลาในการเข้าสู่สภาวะคงตัวน้อยลง ผลตอบสนองของระบบควบคุมเฟสล็อกกลูที่มีตัวปรับเปลี่ยนอัตราขยายและตัวควบคุมป้อนไปข้างหน้าที่มีค่า $K_f = 0.8$ โดยให้อินพุตเป็นแบบขั้นบันไดไปที่ 7.5 psi และมีการรบกวนที่เอาต์พุตดังแสดงในรูป 2.17 พบว่า ผลตอบสนองของระบบไม่มีค่าพุ่งเกิน P_o เวลาไต่ขึ้น t_r เท่ากับ 2.5 วินาที เวลาในการเข้าสู่สภาวะคงตัว t_s เท่ากับ 11.5 วินาที

และค่าผิดพลาดที่สภาวะคงตัว e_{ss} เป็นศูนย์ เมื่อมีการรบกวนที่เอาต์พุตขนาด -20% ของระดับสัญญาณอ้างอิง พบว่า ระบบควบคุมเฟสล็อกที่มีตัวปรับเปลี่ยนอัตราขยายและตัวควบคุมป้อนไปข้างหน้าสามารถกำจัดผลกระทบที่เกิดจากการรบกวนเอาต์พุตได้อย่างรวดเร็ว และกลับเข้าสู่สภาวะคงตัวที่ระดับสัญญาณอ้างอิงได้อีกครั้งโดยไม่มีค่าผิดพลาด เมื่อเปรียบเทียบสมรรถนะของระบบควบคุมเฟสล็อกที่มีตัวปรับเปลี่ยนอัตราขยายและตัวควบคุมป้อนไปข้างหน้ากับสมรรถนะของระบบควบคุมเฟสล็อกที่มีตัวปรับเปลี่ยนอัตราขยาย (ดังแสดงในตารางที่ 2.1) พบว่าสมรรถนะของระบบควบคุมเฟสล็อกที่มีตัวปรับเปลี่ยนอัตราขยายและตัวควบคุมป้อนไปข้างหน้าจะถูกปรับปรุงให้ดีขึ้นจนเป็นที่ยอมรับได้

ข้อจำกัดในการออกแบบระบบควบคุมเฟสล็อกด้วยวิธีทางเดินของรากหรือวิธีวางตำแหน่งโพลสำหรับกระบวนการที่เป็นระบบชนิด 0 และไม่มีซีโรพบว่า อัตราขยาย K_r ที่ทำให้ระบบมีเสถียรภาพจะมีค่าน้อย เมื่อกระบวนการมีอันดับมากกว่าหนึ่ง อัตราขยาย K_r ที่มีค่าน้อยนี้จึงไม่สามารถนำไปออกแบบอัตราขยาย $K_d K_o$ ให้มีค่ามากได้ นอกจากนี้ การออกแบบระบบควบคุมเฟสล็อกด้วยวิธีทางเดินของราก ซึ่งเป็นวิธีการออกแบบแบบลองผิดลองถูก ทำให้ไม่คล่องตัวและใช้เวลาในการออกแบบ ดังนั้น จึงสนใจหาวิธีการออกแบบค่าพารามิเตอร์ของวงจรรองรูป ซึ่งเป็นวงจรรองสัญญาณความถี่ต่ำผ่านอันดับหนึ่งที่นิยมใช้ในระบบควบคุมเฟสล็อกให้ได้ค่าที่เหมาะสมที่สุด โดยมีหลักเกณฑ์รองรับ ทั้งยังทำให้ระบบสามารถเข้าสู่สภาวะล็อกได้ วิทยานิพนธ์ฉบับนี้ จึงนำเสนอวิธีแอลคิวอาร์มาใช้ออกแบบระบบควบคุมเฟสล็อกสำหรับกระบวนการที่มีอันดับมากกว่าหนึ่งให้เข้าสู่สภาวะล็อกได้ที่อัตราขยาย $K_d K_o$ มีค่ามาก และพารามิเตอร์ τ_{F1} ของวงจรรองรูปมีค่าน้อย โดยระบบควบคุมเฟสล็อกจะมีผลตอบสนองเร็ว ไม่มีค่าผิดพลาดที่สภาวะคงตัว และเป็นระบบควบคุมที่เหมาะสมที่สุดตามความหมายของวิธีแอลคิวอาร์ การประยุกต์ใช้วิธีแอลคิวอาร์สำหรับออกแบบระบบควบคุมเฟสล็อก จะอธิบายในบทต่อไปของวิทยานิพนธ์ฉบับนี้

บทที่ 3

การออกแบบระบบควบคุมเฟสล็อกถูปลเสมือนด้วยวิธีแอลคิวอาร์

ในบทนี้จะกล่าวถึงการแก้ปัญหาของระบบควบคุมเฟสล็อกถูปลที่ออกแบบด้วยวิธีทางเดินของราก ที่ได้กล่าวมาแล้วในบทที่ 2 ด้วยการนำวิธีแอลคิวอาร์มาประยุกต์ใช้ สำหรับหัวข้อแรกของบทนี้จะอธิบายถึงตัวควบคุมที่ออกแบบด้วยวิธีแอลคิวอาร์เพื่อเป็นพื้นฐานก่อน จากนั้นการประยุกต์วิธีแอลคิวอาร์สำหรับออกแบบระบบควบคุมเฟสล็อกถูปลจะถูกอธิบายในหัวข้อต่อไป และสุดท้ายนำเสนอทฤษฎีบทสำหรับออกแบบค่าพารามิเตอร์ของวงจรรองถูปลที่เหมาะสมที่สุด

3.1 ตัวควบคุมที่ออกแบบด้วยวิธีแอลคิวอาร์

ทฤษฎีพื้นฐานสำหรับการออกแบบตัวควบคุมด้วยวิธีแอลคิวอาร์ [17] นั้น ตัวควบคุมที่ออกแบบด้วยวิธีนี้จะถูกนำไปใช้ควบคุมระบบเชิงเส้น กำหนดให้ระบบเชิงเส้นมีสมการในรูปปริภูมิสถานะดังนี้

$$\dot{x}(t) = Ax(t) + Bu(t) \quad (3.1)$$

$$y(t) = Cx(t) \quad (3.2)$$

เมื่อ $x(t) \in \mathbf{R}^n$ คือสถานะของระบบ $u(t) \in \mathbf{R}^m$ คืออินพุตของระบบ และ $y(t) \in \mathbf{R}^p$ คือเอาต์พุตของระบบ โดยที่ขนาดของเมทริกซ์ A B และ C เท่ากับ $n \times n$ $n \times m$ และ $p \times n$ ตามลำดับ ถ้า $m=1$ และ $p=1$ จะเรียกระบบเชิงเส้นนี้ว่า ระบบหนึ่งอินพุตหนึ่งเอาต์พุต ต้องการหาการควบคุมของระบบ (3.1)

$$u(t) = -Kx(t) \quad (3.3)$$

ที่เหมาะสมที่สุดที่ทำให้ดัชนีสมรรถนะ (performance index)

$$J = \int_0^{\infty} (x^T(t)Qx(t) + u^T(t)Ru(t))dt \quad (3.4)$$

มีค่าต่ำสุด เมื่อ Q เป็นเมทริกซ์สมมาตรที่มีค่าเป็นบวกหรือศูนย์ (positive-semidefinite real symmetric matrix) และ R เป็นเมทริกซ์สมมาตรที่มีค่าเป็นบวก (positive definite real symmetric

matrix) และเมื่อ K เป็นเมทริกซ์อัตราขยายป้อนกลับสถานะ (state feedback gain matrix) ดังนั้นกฎการควบคุมที่เหมาะสมที่สุดที่ทำให้ดัชนีสมรรถนะ J มีค่าต่ำสุดคือ

$$u(t) = -Kx(t) = -R^{-1}B^T Px(t) \quad (3.5)$$

โดยที่เมทริกซ์ P เป็นคำตอบหนึ่งเดียวของสมการริคคาติ (Riccati equation)

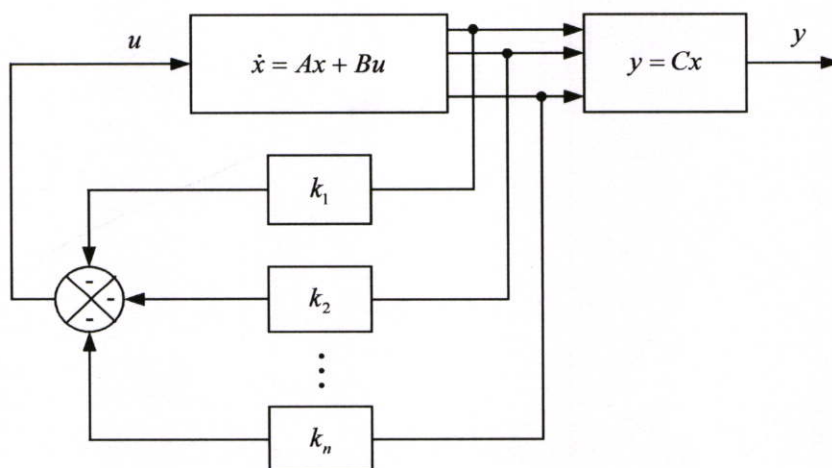
$$A^T P + PA - PBR^{-1}B^T P + Q = 0 \quad (3.6)$$

ซึ่ง P เป็นเมทริกซ์สมมาตรและมีค่าเป็นบวก ดังนั้นระบบวงปิดที่สามารถอธิบายได้ด้วยสมการสถานะ

$$\dot{x}(t) = (A - BK)x(t) \quad (3.7)$$

จะเป็นระบบที่มีเสถียรภาพ

เมื่อ $K = [k_1 \ k_2 \ \dots \ k_n]$ คือเมทริกซ์อัตราขยายป้อนกลับสถานะ ระบบควบคุมที่ใช้ตัวควบคุมที่ออกแบบด้วยวิธีแอลคิวอาร์จะแสดงได้ดังรูปที่ 3.1 ระบบนี้จะให้ผลการควบคุมมีค่าผิดพลาดที่สภาวะคงตัว (offset) ถ้าระบบเชิงเส้นที่ถูกควบคุมเป็นระบบชนิด 0 การแก้ปัญหานี้สามารถกระทำได้โดยการเพิ่มอินทิเกรเตอร์เข้าไปในระบบทำให้ได้ระบบขยายเพิ่ม (augmented system) ซึ่งจะนำไปประยุกต์เข้ากับระบบควบคุมเฟสล็อกกลูปในการหาค่าพารามิเตอร์ที่เหมาะสมที่สุดของวงจรรองรูปต่อไป



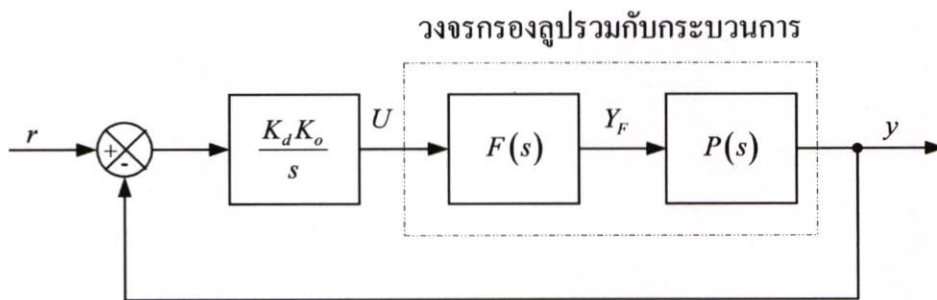
รูปที่ 3.1 ระบบควบคุมป้อนกลับที่ใช้ตัวควบคุมที่ออกแบบด้วยวิธีแอลคิวอาร์

3.2 การออกแบบระบบควบคุมเฟสล็อกกลุ๊ปเสมือนด้วยวิธีแอลคิวอาร์

ในหัวข้อนี้จะกล่าวถึงการจัดโครงสร้างของระบบควบคุมเฟสล็อกกลุ๊ปให้เป็นเฟสล็อกกลุ๊ปเสมือนระบบขยายเพิ่ม [11] เป็นอันดับแรก จากนั้นจึงจะอธิบายถึงการออกแบบค่าพารามิเตอร์ที่เหมาะสมที่สุดของวงจรรองกลุ๊ป ซึ่งเป็นวงจรรองสัญญาณความถี่ต่ำผ่านอันดับหนึ่งที่นิยมใช้ใน ระบบควบคุมเฟสล็อกกลุ๊ป ถ้าดับสุดท้ายจะเป็นการแนะนำขั้นตอนการออกแบบตัวควบคุม สำหรับเฟสล็อกกลุ๊ปเสมือนระบบขยายเพิ่ม

3.2.1 เฟสล็อกกลุ๊ปเสมือนระบบขยายเพิ่ม

การจัดโครงสร้างของระบบควบคุมเฟสล็อกกลุ๊ปให้เป็นเฟสล็อกกลุ๊ปเสมือนระบบขยายเพิ่ม นั้น เริ่มจากการรวมวงจรรองกลุ๊ปเข้ากับกระบวนการและย้ายจุดรวมสัญญาณของตัวตรวจจับเฟส- ความถี่ในรูปที่ 2.11 มาอยู่ด้านหน้าของวงจรรออสซิลเลเตอร์ควบคุมด้วยแรงดัน และเปลี่ยนตัวแปร V_r เป็น r และ V_o เป็น y ดังแสดงในรูปที่ 3.2



รูปที่ 3.2 ระบบควบคุมเฟสล็อกกลุ๊ปที่ถูกจัดใหม่

สมมุติให้กระบวนการ $P(s)$ ที่ถูกควบคุมเป็นระบบหนึ่งอินพุตหนึ่งเอาต์พุต โดยกำหนดให้สมการสถานะและสมการเอาต์พุตเป็นดังนี้

$$\dot{x}_p(t) = A_p x_p(t) + B_p u_p(t) \quad (3.8)$$

$$y_p(t) = C_p x_p(t) \quad (3.9)$$

เมื่อ $x_p(t) \in \mathbf{R}^{(n-1)}$ คือสถานะของกระบวนการ $u_p(t) \in \mathbf{R}^1$ คืออินพุตของกระบวนการ และ $y_p(t) \in \mathbf{R}^1$ คือเอาต์พุตของกระบวนการ โดยที่ $A_p \in \mathbf{R}^{(n-1) \times (n-1)}$ $B_p \in \mathbf{R}^{(n-1) \times 1}$ และ $C_p \in \mathbf{R}^{1 \times (n-1)}$ เป็นเมทริกซ์ของกระบวนการ

จากโครงสร้างของวงจรรองกลุ๊ปดังสมการ (2.11) สามารถเขียนเป็นสมการในรูปปริภูมิสถานะได้ดังนี้

$$\dot{x}_F(t) = -\frac{b}{\tau_{F1}}x_F(t) + \frac{1-(\tau_{F2}/\tau_{F1})b}{\tau_{F1}}u(t) \quad (3.10)$$

$$y_F(t) = x_F(t) + \frac{\tau_{F2}}{\tau_{F1}}u(t) \quad (3.11)$$

เมื่อ $x_F(t) \in \mathbf{R}^1$ เป็นสถานะของวงจรรองรูป และ $y_F(t) \in \mathbf{R}^1$ เป็นเอาต์พุตของวงจรรองรูป

จากการต่ออนุกรมกันของวงจรรองรูปกับกระบวนการทำให้ $y_F(t) = u_p(t)$ และ $y_p(t) = y(t)$ ดังนั้น สามารถรวมสมการที่ (3.8) ถึง (3.11) เป็นสมการสถานะและสมการเอาต์พุตใหม่ได้ดังนี้

$$\dot{x}(t) = Ax(t) + Bu(t) \quad (3.12)$$

$$y(t) = Cx(t) \quad (3.13)$$

เมื่อ $x(t) = \begin{bmatrix} x_p(t) \\ x_F(t) \end{bmatrix} \in \mathbf{R}^{n \times 1}$ เป็นสถานะของวงจรรองรูปที่รวมกับกระบวนการ $u(t) \in \mathbf{R}^1$ คือ

อินพุตควบคุม และ $y(t) \in \mathbf{R}^1$ คือเอาต์พุต โดยที่เมทริกซ์ $A = \begin{bmatrix} A_p & B_p \\ 0 & -\frac{b}{\tau_{F1}} \end{bmatrix}$ $B = \begin{bmatrix} B_p a \\ \frac{1-ab}{\tau_{F1}} \end{bmatrix}$

และ $C = [C_p \ 0]$ เป็นเมทริกซ์ของวงจรรองรูปที่รวมกับกระบวนการที่มีขนาด $n \times n$ $n \times 1$ และ $1 \times n$ ตามลำดับ ขณะที่ $a = \frac{\tau_{F2}}{\tau_{F1}}$

เมื่อพิจารณาวงจรรออสซิลเลเตอร์ควบคุมด้วยแรงดันที่แสดงในรูปที่ 3.2 ให้ทำหน้าที่เป็นอินทิเกรเตอร์ ทำให้ระบบควบคุมเฟสล็อกกลุปลายเป็นเฟสล็อกกลุปลเหมือนระบบขยายเพิ่ม และให้

$$\dot{e}(t) = r(t) - y(t) = r(t) - Cx(t) \quad (3.14)$$

โดยที่ $e(t) \in \mathbf{R}^1$ คือสัญญาณความคลาดเคลื่อน และ $r(t) \in \mathbf{R}^1$ คือสัญญาณอ้างอิง จะสามารถเขียนเฟสล็อกกลุปลเหมือนระบบขยายเพิ่มที่อยู่ในรูปปริภูมิสถานะได้ดังต่อไปนี้

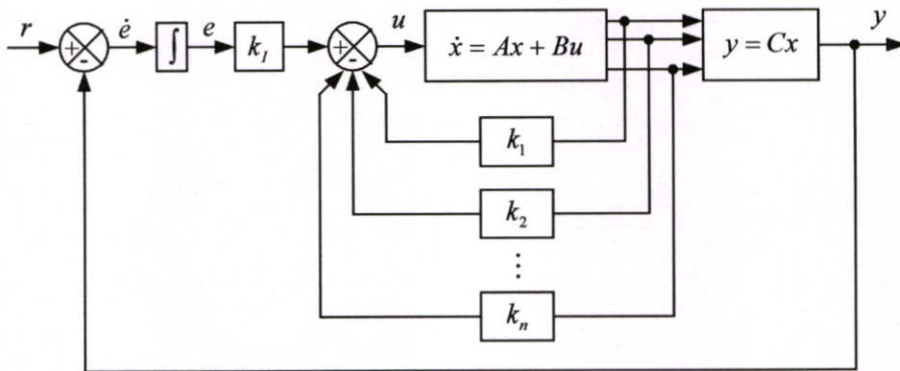
$$\dot{x}_A(t) = A_A x_A(t) + B_A u(t) + F_A r(t) \quad (3.15)$$

$$y_A(t) = C_A x_A(t) \quad (3.16)$$

โดยที่ $x_A(t) = \begin{bmatrix} x(t) \\ e(t) \end{bmatrix} \in \mathbf{R}^{(n+1) \times 1}$ เป็นสถานะของเฟสล็อกกลุปลเหมือนระบบขยายเพิ่ม และเมทริกซ์

$A_A = \begin{bmatrix} A & 0 \\ -C & 0 \end{bmatrix}$ $B_A = \begin{bmatrix} B \\ 0 \end{bmatrix}$ $F_A = \begin{bmatrix} 0 \\ 1 \end{bmatrix}$ และ $C_A = [C \ 0]$ เป็นเมทริกซ์ของเฟสล็อกกลุปลเหมือน

ระบบขยายเพิ่มที่มีขนาด $(n+1) \times (n+1)$ $(n+1) \times 1$ และ $1 \times (n+1)$ ตามลำดับ เฟสบล็อกถูก
 เสมือนระบบขยายเพิ่มนี้ จะถูกนำไปใช้ออกแบบตัวควบคุมโดยวิธีแอลคิวอาร์ ซึ่งจะ
 ป้อนกลับของเฟสบล็อกถูกเสมือนระบบขยายเพิ่มดังรูปที่ 3.3



รูปที่ 3.3 ระบบป้อนกลับของเฟสบล็อกถูกเสมือนระบบขยายเพิ่ม

ตัวควบคุมของเฟสบล็อกถูกเสมือนระบบขยายเพิ่มจะถูกออกแบบได้เมื่อระบบ (3.15)
 สามารถควบคุมได้อย่างสมบูรณ์ (completely controllable) จึงจะสามารถหาการควบคุม

$$u(t) = -[K \quad -k_r] \begin{bmatrix} x(t) \\ e(t) \end{bmatrix} \quad (3.17)$$

ที่เหมาะสมที่สุดที่ทำให้ดัชนีสมรรถนะ

$$J = \int_0^{\infty} \left(\begin{bmatrix} x(t) \\ e(t) \end{bmatrix}^T \begin{bmatrix} Q & 0 \\ 0 & q \end{bmatrix} \begin{bmatrix} x(t) \\ e(t) \end{bmatrix} + u^T(t) R u(t) \right) dt \quad (3.18)$$

มีค่าต่ำสุด โดยที่ $\begin{bmatrix} Q & 0 \\ 0 & q \end{bmatrix} \geq 0$ และ $R > 0$ ดังนั้น กฎการควบคุม $u(t)$ ที่ทำให้สมการ (3.18) มีค่า
 ต่ำสุดจะมีค่าเท่ากับ

$$u(t) = -[K \quad -k_r] \begin{bmatrix} x(t) \\ e(t) \end{bmatrix} = -R^{-1} \begin{bmatrix} B \\ 0 \end{bmatrix}^T \begin{bmatrix} p_{11} & p_{12} \\ p_{12}^T & p_{22} \end{bmatrix} \begin{bmatrix} x(t) \\ e(t) \end{bmatrix} \quad (3.19)$$

โดยที่เมทริกซ์ $\begin{bmatrix} p_{11} & p_{12} \\ p_{12}^T & p_{22} \end{bmatrix} > 0$ เป็นคำตอบหนึ่งเดียวของสมการรีคาลติ

$$\begin{bmatrix} A & 0 \\ -C & 0 \end{bmatrix}^T \begin{bmatrix} p_{11} & p_{12} \\ p_{12}^T & p_{22} \end{bmatrix} + \begin{bmatrix} p_{11} & p_{12} \\ p_{12}^T & p_{22} \end{bmatrix} \begin{bmatrix} A & 0 \\ -C & 0 \end{bmatrix} + \begin{bmatrix} p_{11} & p_{12} \\ p_{12}^T & p_{22} \end{bmatrix} \begin{bmatrix} B & 1 \\ 0 & R \end{bmatrix} \begin{bmatrix} B^T \\ 0 \end{bmatrix} + \begin{bmatrix} Q & 0 \\ 0 & q \end{bmatrix} = 0 \quad (3.20)$$

ดังนั้น ระบบวงปิดของเฟสล็อกูปเสมือนระบบขยายเพิ่มสามารถอธิบายได้ด้วยสมการสถานะ

$$\begin{bmatrix} \dot{x}(t) \\ \dot{e}(t) \end{bmatrix} = \begin{bmatrix} A - BK & Bk_f \\ -C & 0 \end{bmatrix} \begin{bmatrix} x(t) \\ e(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 1 \end{bmatrix} r(t) \quad (3.21)$$

จะเป็นระบบที่มีเสถียรภาพที่ทำให้ดัชนีสมรรถนะ J มีค่าต่ำสุด และไม่มีค่าผิดพลาดที่สถานะคงตัว โดยที่ K คือเมทริกซ์อัตราขยายป้อนกลับสถานะ และ k_f คือ ค่าอัตราขยายอินทิกรัล ซึ่งค่าอัตราขยายอินทิกรัล k_f นี้จะมีความสัมพันธ์กับการกำหนดค่าพารามิเตอร์ที่เหมาะสมที่สุดของวงจรรองรูปโดยไม่ต้องลองผิดลองถูกอีกต่อไป

3.2.2 การออกแบบค่าพารามิเตอร์ของวงจรรองรูป

ในการออกแบบค่าพารามิเตอร์ของวงจรรองรูปให้ได้ค่าที่เหมาะสมที่สุด ซึ่งนำเสนอในวิทยานิพนธ์นี้ จะตั้งอยู่บนสมมติฐานดังต่อไปนี้

สมมติฐาน 1

สมมติให้เมทริกซ์ของระบบ (3.8) และ (3.9) มีพารามิเตอร์ของกระบวนการเป็นดังนี้

- 1) ทุกคอลัมน์ของเมทริกซ์ A_p เป็นอิสระเชิงเส้นกับเมทริกซ์ B_p
- 2) ทุกแถวของเมทริกซ์ A_p เป็นอิสระเชิงเส้นกับเมทริกซ์ C_p
- 3) เมทริกซ์ A_p และ B_p สามารถควบคุมได้อย่างสมบูรณ์

สมมติฐาน 2

ค่าอัตราขยายอินทิกรัล k_f ซึ่งหาได้จากวิธีแอดคิวนอร์จะเท่ากับค่า $K_d K_o$ หากด้วยความถี่ธรรมชาติ ω_n เนื่องจาก $K_d K_o$ ของระบบควบคุมเฟสล็อกูปที่แสดงในรูปที่ 3.2 มีหน่วยเป็นความถี่

จากทั้งสองสมมติฐานดังกล่าวทำให้สามารถตั้ง บทตั้ง และทฤษฎีบทได้ดังต่อไปนี้

บทตั้ง 1

ระบบ (3.12) สามารถควบคุมได้อย่างสมบูรณ์ก็ต่อเมื่อเมทริกซ์ A_p และ B_p สามารถควบคุมได้อย่างสมบูรณ์ และ $ab \neq 1$

3) ในกรณีที่วงจรถูกแปลงเป็นวงจรถูกสัญญาณความถี่ต่ำผ่านแบบเอกที่พี PI

$$(b=0 \text{ และ } a = \frac{\tau_{F2}}{\tau_{F1}} \ll 1)$$

จากสมการที่ (3.22) จะเห็นว่าแรงค์ของ M เท่ากับ n และจากสมการที่ (3.23) จะได้

$$N = \begin{bmatrix} 0 & B_p & A_p B_p & A_p^2 B_p & \cdots & A_p^{n-2} B_p \\ 1 & 0 & 0 & 0 & \cdots & 0 \end{bmatrix} \text{ ซึ่งเห็นได้อย่างชัดเจนว่ามีแรงค์เท่ากับ } n \text{ ดังนั้น } Q_c$$

มีแรงค์เท่ากับ n เพราะฉะนั้น ระบบ (3.12) สามารถควบคุมได้อย่างสมบูรณ์

บทตั้ง 2

เมทริกซ์ $\begin{bmatrix} A & B \\ -C & 0 \end{bmatrix}$ จะมีแรงค์สูงสุดถ้าสมมุติฐาน 1 เป็นจริง

พิสูจน์

$$\text{สังเกตเมทริกซ์ } \begin{bmatrix} A & B \\ -C & 0 \end{bmatrix} = \begin{bmatrix} A_p & B_p & B_p a \\ 0 & -\frac{b}{\tau_{F1}} & \frac{1-ab}{\tau_{F1}} \\ -C_p & 0 & 0 \end{bmatrix} \text{ ดังนั้น สมมุติฐาน 1 สามารถที่จะ}$$

รับประกันได้ว่าทุกคอลัมน์และทุกแถวของเมทริกซ์ $\begin{bmatrix} A & B \\ -C & 0 \end{bmatrix}$ เป็นอิสระเชิงเส้นซึ่งกันและกัน

เพราะฉะนั้น เมทริกซ์ $\begin{bmatrix} A & B \\ -C & 0 \end{bmatrix}$ จะมีแรงค์สูงสุด

บทตั้ง 3

เฟสบล็อกแบบเหมือนระบบขยายเพิ่ม (3.15) สามารถควบคุมได้อย่างสมบูรณ์ก็ต่อเมื่อเมทริกซ์ A และ B สามารถควบคุมได้อย่างสมบูรณ์ และเมทริกซ์ $\begin{bmatrix} A & B \\ -C & 0 \end{bmatrix}$ มีแรงค์สูงสุด

พิสูจน์

กำหนดให้ Q_{CA} เป็นเมทริกซ์ความสามารถควบคุมได้ของระบบ (3.15) ดังนั้น

$$\begin{aligned} Q_{CA} &= [B_A \quad A_A B_A \quad A_A^2 B_A \quad \cdots \quad A_A^{n-1} B_A] \\ &= \begin{bmatrix} B & AB & A^2 B & \cdots & A^{n-1} B \\ 0 & -CB & -CAB & \cdots & -CA^{n-2} B \end{bmatrix} = \begin{bmatrix} A & B \\ -C & 0 \end{bmatrix} \begin{bmatrix} 0 & Q_c \\ 1 & 0 \end{bmatrix} \end{aligned} \quad (3.24)$$

จากบทตั้ง 1 จะเห็นว่าแรงค์ของ Q_c คือ n เพราะฉะนั้น แรงค์ของ $\begin{bmatrix} 0 & Q_c \\ 1 & 0 \end{bmatrix}$ จะมีค่า

เท่ากับ $n+1$ และถ้าแรงค์ของ $\begin{bmatrix} A & B \\ -C & 0 \end{bmatrix}$ มีค่าสูงสุด [18] ดังนั้น เฟสบล็อกแบบเหมือนระบบขยายเพิ่ม (3.15) สามารถควบคุมได้อย่างสมบูรณ์

บทตั้ง 4

ถ้าเฟสล็อกคู่เสมือนระบบขยายเพิ่ม (3.15) สามารถควบคุมได้อย่างสมบูรณ์ ดังนั้น ค่าอัตราขยายอินทิกรัลที่เหมาะสมที่สุดคือ

$$k_I = \sqrt{\frac{q}{R}}$$

พิสูจน์

จากสมการที่ (3.20) จะได้

$$\begin{bmatrix} Ap_{11} - Cp_{12}^T + p_{11}A - p_{12}C - p_{11}BR^{-1}B^T p_{11} & Ap_{12} - Cp_{22} - p_{11}BR^{-1}B^T p_{12} \\ p_{12}^T A - p_{22}C - p_{12}^T BR^{-1}B^T p_{11} & -p_{12}^T BR^{-1}B^T p_{12} \end{bmatrix} = -\begin{bmatrix} Q & 0 \\ 0 & q \end{bmatrix} \quad (3.25)$$

สังเกต $p_{12}^T BR^{-1}B^T p_{12} = \frac{(B^T p_{12})^2}{R} = q$ และจากสมการที่ (3.19) ค่าอัตราขยายอินทิกรัล k_I คือ

$$k_I = R^{-1} B^T p_{12} = \frac{(B^T p_{12})}{R} \quad \text{ดังนั้น จากการแก้สมการทั้งสองจะได้ } k_I = \sqrt{\frac{q}{R}}$$

ทฤษฎีบท

ถ้าระบบ (3.15) สามารถควบคุมได้อย่างสมบูรณ์และยึดถือตามสมมุติฐาน 2 ดังนั้น ค่าพารามิเตอร์ τ_{F1} ที่เหมาะสมที่สุดของวงจรรองรูปสำหรับเฟสล็อกคู่เสมือนระบบขยายเพิ่มคือ

$$\tau_{F1} = \frac{1}{K_d K_o} \frac{q}{R}$$

เมื่อ ω_n ของสมการ (2.8) ถึง (2.10) เท่ากับ $\sqrt{\frac{K_d K_o}{\tau_{F1}}}$

พิสูจน์

เมื่อระบบ (3.15) สามารถควบคุมได้อย่างสมบูรณ์ ดังนั้น ค่าอัตราขยายอินทิกรัลที่เหมาะสมที่สุดจากบทตั้ง 4 คือ $k_I = \sqrt{\frac{q}{R}}$ ในขณะที่สมมุติฐาน 2 จะให้ความสัมพันธ์ของ $k_I = \frac{K_d K_o}{\omega_n}$ เมื่อให้สมการทั้งสองเท่ากันจะได้ $\omega_n = K_d K_o \sqrt{\frac{R}{q}}$ และจากค่าจำกัดความของ ω_n เพราะฉะนั้น ค่าพารามิเตอร์ τ_{F1} ที่เหมาะสมที่สุดของวงจรรองรูปในสมการที่ (2.11) สามารถหาได้จาก

$$\tau_{F1} = \frac{1}{K_d K_o} \frac{q}{R}$$

ในการออกแบบระบบควบคุมเฟสล็อกด้วยวิธีแอลคิวอาร์ ให้ได้ผลตอบสนองของระบบที่รวดเร็ว ค่าพารามิเตอร์ τ_{F1} ของวงจรรองลูปรวมจะมีค่าน้อยกว่า $10^3 \sim 10^6$ เท่าของค่าคงที่เวลาของกระบวนการ และค่าพารามิเตอร์ τ_{F2} สามารถที่จะกำหนดค่าได้จากค่าของ τ_{F1} โดยจะต้องมีค่าน้อยกว่า เพื่อให้คงคุณสมบัติของวงจรรองสัญญาณความถี่ต่ำผ่านไว้

3.2.3 ตัวควบคุมสำหรับเฟสล็อกอุปเสมือนระบบขยายเพิ่ม

ขั้นตอนการออกแบบเมทริกซ์อัตราขยายป้อนกลับสถานะ K และค่าอัตราขยายอินทิกรัล k_I ของตัวควบคุมที่เหมาะสมที่สุดที่ได้จากวิธีแอลคิวอาร์เป็นดังนี้

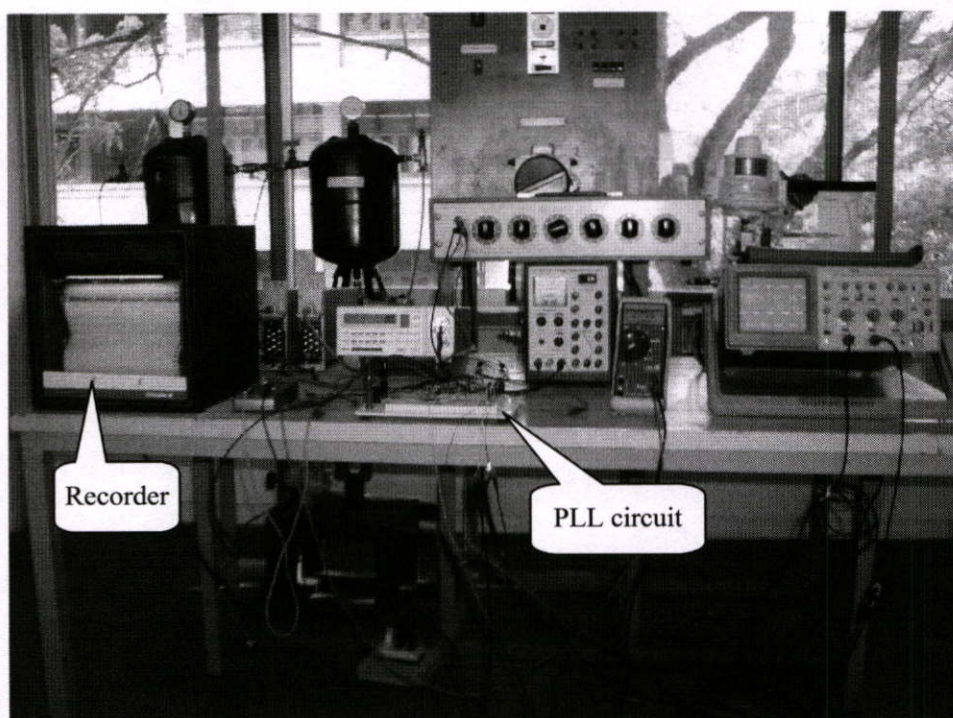
- 1) เลือกค่า Q q และ R ดังนั้น จากค่าของ q R และ $K_d K_o$ สามารถหาค่าพารามิเตอร์ τ_{F1} ของวงจรรองลูปรได้โดยใช้ทฤษฎีบท และค่าพารามิเตอร์ $\tau_{F2} = 10^{-1} \tau_{F1}$
- 2) สร้างสมการของเฟสล็อกอุปเสมือนระบบขยายเพิ่ม (3.15) และ (3.16) โดยใช้เมทริกซ์ A B และ C ที่ได้จากการรวมวงจรรองลูปรเข้ากับกระบวนการ
- 3) หากฎการควบคุมที่เหมาะสมที่สุด $u(t)$ ของสมการ (3.19)

ในวิทยานิพนธ์นี้ ได้นำเสนอระบบควบคุมเฟสล็อกอุปที่ออกแบบด้วยวิธีแอลคิวอาร์ สำหรับควบคุมความเร็วรอบของมอเตอร์ ซึ่งมีผลการจำลองแสดงในภาคผนวก ข ในบทต่อไปจะกล่าวถึงการทดลองและผลการทดลองของระบบควบคุมเฟสล็อกอุปที่ออกแบบด้วยวิธีแอลคิวอาร์ สำหรับควบคุมกระบวนการความดันอันดับสองที่ใช้ในห้องปฏิบัติการ

บทที่ 4

การทดลองและผลการทดลอง

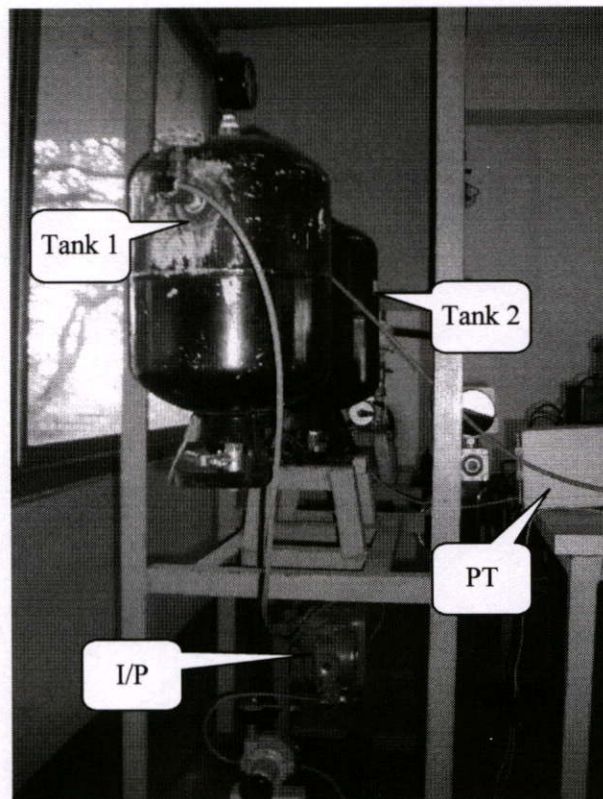
ชุดอุปกรณ์ในการทดลองของระบบควบคุมเฟสล็อกกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์ สำหรับควบคุมกระบวนการความดันอันดับสองที่นำเสนอในวิทยานิพนธ์นี้ แสดงในรูปที่ 4.1 ซึ่งประกอบด้วยอุปกรณ์ต่าง ๆ เช่น ถังความดัน เครื่องบันทึกสัญญาณ ออสซิลโลสโคป ฯลฯ



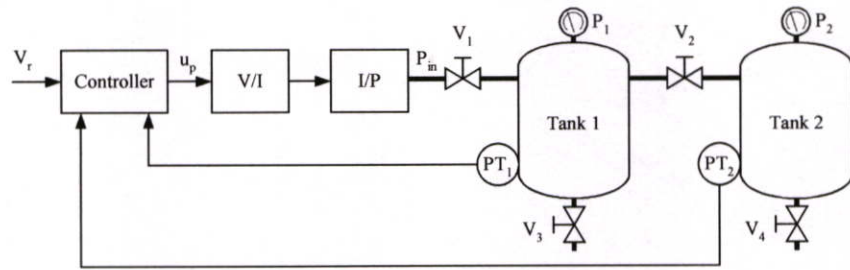
รูปที่ 4.1 ชุดอุปกรณ์ในการทดลองของระบบควบคุมเฟสล็อกกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์

การทดลองแบ่งออกเป็น 4 ส่วนคือ การทดลองหาผลตอบสนองวงเปิดของกระบวนการความดันอันดับสองที่ใช้ในห้องปฏิบัติการ การทดสอบสมรรถนะของระบบควบคุมเฟสล็อกกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์โดยใช้วงจรกรองสัญญาณความถี่ต่ำผ่านแบบลำดับอันดับ 1 การทดสอบสมรรถนะของระบบควบคุมเฟสล็อกกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์โดยใช้วงจรกรองสัญญาณความถี่ต่ำผ่านแบบลำดับ และการทดสอบสมรรถนะของระบบควบคุมเฟสล็อกกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์โดยใช้วงจรกรองสัญญาณความถี่ต่ำผ่านแบบแอกทีฟ PI

ในการทดลองจะใช้กระบวนการความดันอันดับสองที่ใช้ในห้องปฏิบัติการ ดังแสดงในรูปที่ 4.2 ซึ่งสามารถเขียนแผนผังของระบบควบคุมกระบวนการความดันได้ดังแสดงในรูปที่ 4.3 และสามารถอธิบายการทำงานได้ดังนี้ ตัวเปลี่ยนแรงดันไฟฟ้าเป็นกระแสไฟฟ้า (V/I) จะทำหน้าที่เปลี่ยนแรงดันไฟฟ้า (0-5 V) จากเอาต์พุตของตัวควบคุมเป็นกระแสไฟฟ้า (0-20 mA) ตัวเปลี่ยนกระแสไฟฟ้าเป็นความดัน (I/P) จะทำหน้าที่เปลี่ยนกระแสไฟฟ้า (0-20 mA) ให้เป็นความดันอากาศ (0-15 psi) สำหรับป้อนเป็นอินพุตของกระบวนการความดัน เมื่ออากาศไหลผ่านวาล์ว V_1 และ V_2 เข้าไปสะสมในแต่ละถังมีปริมาณมากขึ้น ความดันในแต่ละถังก็จะมีค่ามากขึ้นตามไปด้วย ตัววัดและส่งสัญญาณความดัน (PT) จะวัดและส่งสัญญาณป้อนกลับมาที่ตัวควบคุม ตัววัดและส่งสัญญาณความดันทั้งสองตัวได้รับการสอบเทียบให้เปลี่ยนค่าความดันของอากาศที่ 0-15 psi เป็นกระแสไฟฟ้า 0-20 mA หรือ 0-5 V ตัวควบคุมจะทำหน้าที่ควบคุม และรักษาความดันที่เอาต์พุตของระบบให้มีความคลาดเคลื่อนน้อยที่สุดจากค่าสัญญาณอ้างอิง V_r วาล์ว V_1 และ V_2 จะทำหน้าที่ด้านทานการไหลของอากาศที่จะเข้าไปสะสมในถังที่ 1 และ 2 ตามลำดับ สำหรับ วาล์ว V_3 ทำหน้าที่เป็น โหลดของถัง 1 และ วาล์ว V_4 ทำหน้าที่เป็น โหลดของถัง 2 สังเกตถัง 1 และถัง 2 มีขนาดความจุเท่ากัน ส่งผลให้ประหยัดเวลาในการทดลองหาค่าคงที่เวลาของถัง



รูปที่ 4.2 กระบวนการความดันที่ใช้ในการทดลอง



รูปที่ 4.3 แผนผังระบบควบคุมกระบวนการความดัน

กระบวนการความดันอันดับสองที่ใช้ในห้องปฏิบัติการที่นำเสนอในรูปที่ 4.3 สามารถเขียนสมการของกระบวนการความดันอันดับสองได้ดังนี้

$$C_{T2} \frac{dP_2}{dt} = \frac{P_1 - P_2}{R_{V2}} \quad (4.1)$$

$$C_{T1} \frac{dP_1}{dt} = \frac{P_m - P_1}{R_{V1}} - \frac{P_1 - P_2}{R_{V2}} \quad (4.2)$$

เมื่อ R_{V1} คือความต้านทานการไหลของก๊าซที่วาล์ว V_1

R_{V2} คือความต้านทานการไหลของก๊าซที่วาล์ว V_2

C_{T1} คือคาปาซิแตนซ์ของถังความดันที่ 1

C_{T2} คือคาปาซิแตนซ์ของถังความดันที่ 2

P_m คือความดันที่ป้อนเข้ามา

P_1 คือความดันในถังที่ 1

P_2 คือความดันในถังที่ 2

กำหนดให้ $P_m = K_p u_p$ $P_1 = x_{p2}$ $P_2 = x_{p1}$ และ $y_p = P_2$ ดังนั้น สมการในรูปปริภูมิสถานะของกระบวนการความดันอันดับสองที่ใช้ในห้องปฏิบัติการดังแสดงในรูปที่ 4.3 สามารถเขียนได้เป็น

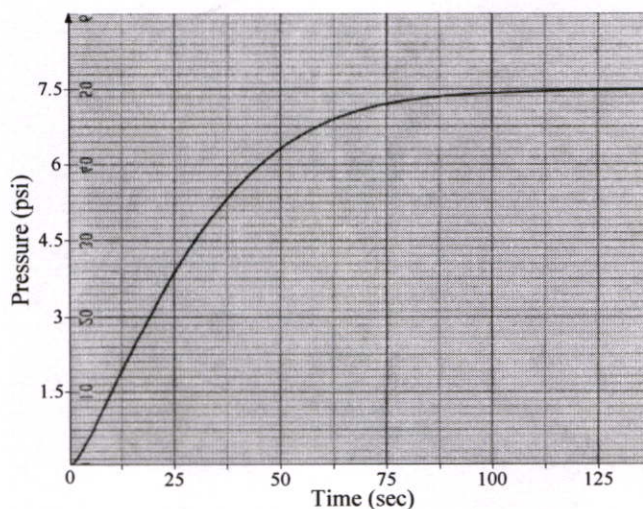
$$\begin{bmatrix} \dot{x}_{p1}(t) \\ \dot{x}_{p2}(t) \end{bmatrix} = \begin{bmatrix} -\frac{1}{R_{V2}C_{T2}} & \frac{1}{R_{V2}C_{T2}} \\ \frac{1}{R_{V2}C_{T1}} & -\left(\frac{1}{R_{V1}C_{T1}} + \frac{1}{R_{V2}C_{T1}}\right) \end{bmatrix} \begin{bmatrix} x_{p1}(t) \\ x_{p2}(t) \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{K_p}{R_{V1}C_{T1}} \end{bmatrix} u_p(t) \quad (4.3)$$

$$y_p(t) = [1 \quad 0] \begin{bmatrix} x_{p1}(t) \\ x_{p2}(t) \end{bmatrix} \quad (4.4)$$

เมื่ออัตราขยายของกระบวนการ $K_p = K_{V1}K_{IP}K_{PT}$ โดยที่ K_{V1} เป็นอัตราขยายของตัวเปลี่ยนแรงดันไฟฟ้าเป็นกระแสไฟฟ้า K_{IP} เป็นอัตราขยายของตัวเปลี่ยนกระแสไฟฟ้าเป็นความดัน และ K_{PT} เป็นอัตราขยายของตัววัดและส่งสัญญาณความดัน

4.1 การทดลองหาผลตอบสนองวงเปิดของกระบวนการความดันอันดับสอง

ในการทดลองหาผลตอบสนองวงเปิดของกระบวนการความดันอันดับสองที่ใช้ในห้องปฏิบัติการ จะเริ่มจากการสอบเทียบตัววัดและส่งสัญญาณความดัน (PT) และการสอบเทียบตัวเปลี่ยนกระแสไฟฟ้าเป็นความดัน (I/P) การสอบเทียบตัววัดและส่งสัญญาณความดันกระทำได้โดยให้ความดันในถังมีค่าเท่ากับ 0 psi ตัววัดและส่งสัญญาณความดันมีค่าเอาต์พุตเท่ากับ 0 V และเมื่อความดันในถังมีค่าเท่ากับ 15 psi ตัววัดและส่งสัญญาณความดันมีค่าเอาต์พุตเท่ากับ 5 V สำหรับการสอบเทียบตัวเปลี่ยนกระแสไฟฟ้าเป็นความดันนั้น จะป้อนกระแสไฟฟ้าอินพุตที่ 0 mA ตัวเปลี่ยนกระแสไฟฟ้าเป็นความดันมีค่าเอาต์พุตเท่ากับ 0 psi และเมื่อป้อนกระแสไฟฟ้าอินพุตที่ 20 mA ตัวเปลี่ยนกระแสไฟฟ้าเป็นความดันมีค่าเอาต์พุตเท่ากับ 15 psi หลังจากทำการสอบเทียบเสร็จ จะทำการทดสอบหาค่าคงที่เวลาของถังที่ 1 ($R_{V_1}C_{T_1}$) โดยปิดวาล์ว V_2 และ V_3 ขณะที่วาล์ว V_1 จะทำหน้าที่เป็นตัวปรับเปลี่ยนค่าคงที่เวลาของถังที่ 1 ถ้าเปิดวาล์ว V_1 มาก ค่าคงที่เวลาจะน้อย แต่ถ้าเปิดวาล์ว V_1 น้อย ค่าคงที่เวลาจะมาก จากนั้นทำการทดสอบหาค่าคงที่เวลาของถังที่ 2 ($R_{V_2}C_{T_2}$) โดยปิดวาล์ว V_4 และป้อนความดันอินพุตเข้าที่ด้านหน้าของวาล์ว V_2 ซึ่งวาล์ว V_2 จะทำหน้าที่เป็นตัวปรับเปลี่ยนค่าคงที่เวลาของถังที่ 2 ในลักษณะเดียวกันกับวาล์ว V_1 สุดท้ายจะเป็นการควบคุมกระบวนการความดันอันดับสองที่ใช้ในห้องปฏิบัติการแบบวงเปิดโดยให้สัญญาณอ้างอิงเป็นแบบขั้นบันไดไปที่ 7.5 psi จะได้ความดันเอาต์พุตที่สภาวะคงตัวเท่ากับ 7.5 psi ผลตอบสนองวงเปิดของกระบวนการความดันอันดับสองที่ใช้ในห้องปฏิบัติการ เมื่อ $R_{V_1}C_{T_1}$ และ $R_{V_2}C_{T_2}$ เท่ากับ 12 วินาทีดังแสดงในรูปที่ 4.4 พบว่า อัตราขยายของกระบวนการ K_p มีค่าเท่ากับ 1 เวลาไต่ขึ้น t_r เท่ากับ 52.3 วินาที และเวลาในการเข้าสู่สภาวะคงตัว t_s เท่ากับ 86.5 วินาที ซึ่งในวิทยานิพนธ์นี้จะให้เป็นกระบวนการระบุสำหรับใช้ออกแบบตัวควบคุม



รูปที่ 4.4 ผลตอบสนองวงเปิดของกระบวนการความดันอันดับสองที่ใช้ในห้องปฏิบัติการ

ในการออกแบบตัวควบคุมสำหรับควบคุมกระบวนการนั้น จะต้องออกแบบให้ระบบควบคุมวงปิดเป็นระบบที่มีเสถียรภาพ มีผลตอบสนองเร็ว ไม่มีค่าผิดพลาดที่สภาวะคงตัว สามารถกำจัดผลกระทบที่เกิดจากการรบกวนได้อย่างรวดเร็ว ติดตามสัญญาณอ้างอิงที่มีการเปลี่ยนแปลงได้เป็นอย่างดี และรักษาเสถียรภาพของระบบไว้ได้เมื่อพารามิเตอร์ของกระบวนการเปลี่ยนแปลง

จากสมการสถานะ (4.3) และสมการเอาต์พุต (4.4) ของกระบวนการความดันอันดับสองที่ใช้ในห้องปฏิบัติการนั้น สามารถเขียนเฟสสไลด์รูปเสมือนระบบขยายเพิ่มที่อยู่ในรูปปริภูมิสถานะของสมการ (3.15) และ (3.16) เป็นดังนี้

$$\begin{bmatrix} \dot{x}_{p1}(t) \\ \dot{x}_{p2}(t) \\ \dot{x}_F(t) \\ \dot{e}(t) \end{bmatrix} = \begin{bmatrix} -\frac{1}{R_{V2}C_T} & \frac{1}{R_{V2}C_T} & 0 & 0 \\ \frac{1}{R_{V2}C_T} & -\left(\frac{1}{R_{V1}C_T} + \frac{1}{R_{V2}C_T}\right) & \frac{K_p}{R_{V1}C_T} & 0 \\ 0 & 0 & -\frac{b}{\tau_{F1}} & 0 \\ -1 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} x_{p1}(t) \\ x_{p2}(t) \\ x_F(t) \\ e(t) \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{K_p}{R_{V1}C_T}a \\ \frac{1-ab}{\tau_{F1}} \\ 0 \end{bmatrix} u(t) + \begin{bmatrix} 0 \\ 0 \\ 0 \\ 1 \end{bmatrix} r(t) \quad (4.5)$$

$$y_A(t) = [1 \ 0 \ 0 \ 0] \begin{bmatrix} x_{p1}(t) \\ x_{p2}(t) \\ x_F(t) \\ e(t) \end{bmatrix} \quad (4.6)$$

เมื่อคาปาซิแตนซ์ของถัง $C_{T1} = C_{T2} = C_T$

สมการสถานะ (4.5) ของเฟสสไลด์รูปเสมือนระบบขยายเพิ่มนี้ จะถูกนำไปใช้ออกแบบตัวควบคุม ซึ่งตัวควบคุมที่ได้จากการออกแบบจะประกอบด้วยเมทริกซ์อัตราขยายป้อนกลับสถานะ K และค่าอัตราขยายอินทิกรัล k_i และจะใช้เป็นตัวควบคุมสำหรับควบคุมกระบวนการความดันอันดับสองที่ใช้ในห้องปฏิบัติการ เพื่อทดสอบสมรรถนะของระบบควบคุมเฟสสไลด์รูปที่ออกแบบด้วยวิธีแอลคิวอาร์ต่อไป

4.2 การทดสอบสมรรถนะของระบบควบคุมเฟสล็อกกลูปที่ออกแบบด้วยวิธีแอสลิวอาร์ โดยใช้วงจรกรองสัญญาณความถี่ต่ำผ่านแบบลำดับอันดับ 1

การออกแบบตัวควบคุมตามขั้นตอนในหัวข้อ 3.2.3 นั้น จะใช้ค่าพารามิเตอร์ต่าง ๆ ในการออกแบบเป็นดังนี้

ค่าคงที่เวลาของถึง $R_{V1}C_T$ และ $R_{V2}C_T$ เท่ากับ 12 วินาที

อัตราขยายของกระบวนการ K_p เท่ากับ 1

อัตราขยายของตัวตรวจจับเฟส K_d เท่ากับ 1.4324 V/rad

อัตราขยายของวงจรรออสซิลเลเตอร์ควบคุมด้วยแรงดัน K_o เท่ากับ 34,548 rad/sec/V

เมทริกซ์ถ่วงน้ำหนัก $diag[Q \ q] = diag[0 \ 0 \ 0 \ 0.01]$ และ $R = 0.1$

จากทฤษฎีบทในบทที่ 3 ที่กล่าวมา และค่าพารามิเตอร์ต่าง ๆ ข้างบน สามารถคำนวณหาค่าพารามิเตอร์ τ_{F1} ของวงจรกรองสัญญาณความถี่ต่ำผ่านแบบลำดับอันดับ 1 ที่มีฟังก์ชันถ่ายโอน

$$F(s) = \frac{1}{\tau_{F1}s + 1}$$

ได้เท่ากับ 2×10^{-6} วินาที ดังนั้น สมการเฟสล็อกกลูปเสมือนเป็นระบบขยายเพิ่ม (4.5) และ (4.6) คือ

$$\begin{bmatrix} \dot{x}_{p1}(t) \\ \dot{x}_{p2}(t) \\ \dot{x}_F(t) \\ \dot{e}(t) \end{bmatrix} = \begin{bmatrix} -8.3 \times 10^{-2} & 8.3 \times 10^{-2} & 0 & 0 \\ 8.3 \times 10^{-2} & -16.7 \times 10^{-2} & 8.3 \times 10^{-2} & 0 \\ 0 & 0 & -5 \times 10^5 & 0 \\ -1 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} x_{p1}(t) \\ x_{p2}(t) \\ x_F(t) \\ e(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ 5 \times 10^5 \\ 0 \end{bmatrix} u(t) + \begin{bmatrix} 0 \\ 0 \\ 0 \\ 1 \end{bmatrix} r(t)$$

$$y_A(t) = [1 \ 0 \ 0 \ 0] \begin{bmatrix} x_{p1}(t) \\ x_{p2}(t) \\ x_F(t) \\ e(t) \end{bmatrix}$$

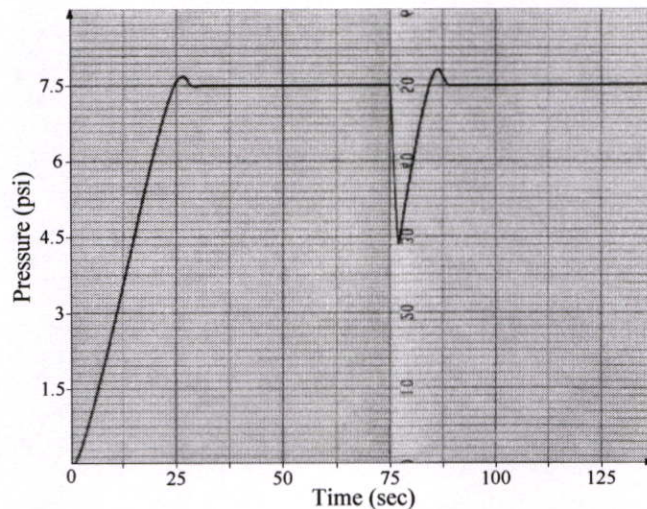
คำนวณกฎการควบคุมที่เหมาะสมที่สุด $u(t)$ ของสมการ (3.19) โดยใช้โปรแกรม MATLAB จะได้เมทริกซ์อัตราขยายป้อนกลับสถานะ K และค่าอัตราขยายอินทิกรัล k_I คือ

$$[K \ -k_I] = [3.503 \ 1.318 \ 2 \times 10^{-7} \ -31.7 \times 10^{-2}]$$

การทดสอบสมรรถนะของระบบนี้ จะแบ่งการทดสอบออกเป็น 3 แบบคือ การทดสอบสมรรถนะเมื่อให้อินพุตเป็นแบบขั้นบันไดและมีการรบกวนที่เอาท์พุต ความสามารถในการติดตามสัญญาณอ้างอิง และการทดสอบสมรรถนะเมื่อมีการเปลี่ยนแปลงค่าพารามิเตอร์ของกระบวนการ

4.2.1 การทดสอบสมรรถนะเมื่อให้อินพุตเป็นแบบขั้นบันไดและมีการรบกวนที่เอาท์พุต

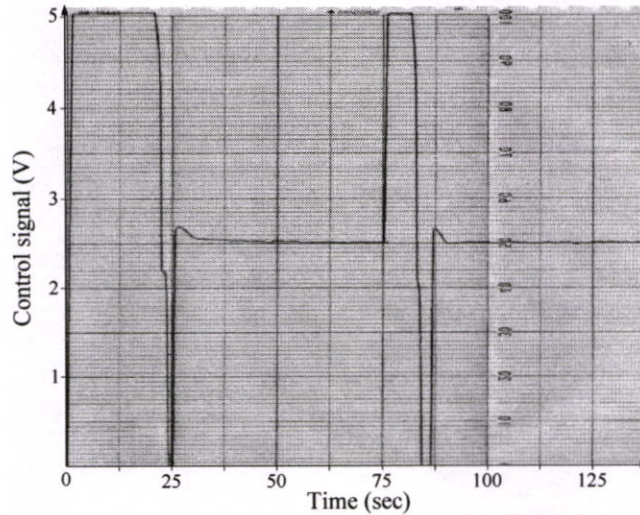
ในการทดสอบสมรรถนะของระบบควบคุมเฟสล็อกกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์ สำหรับควบคุมกระบวนการความดันอันดับสองที่ใช้ในห้องปฏิบัติการ กระทำได้โดยให้สัญญาณอ้างอิงเป็นแบบขั้นบันไดไปที่ 7.5 psi จะได้ผลตอบสนองของระบบควบคุมเฟสล็อกกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์ดังแสดงในรูปที่ 4.5 เมื่อผลตอบสนองของระบบควบคุมความดันอยู่ในสภาวะคงตัวให้เปิดวาล์ว V_4 ที่เวลา 75 วินาทีให้สูงสุดนาน 2 วินาที เพื่อเป็นการรบกวนเอาท์พุตของระบบ ผลกระทบที่เกิดจากการรบกวนเอาท์พุตแสดงอยู่ในรูปที่ 4.5



รูปที่ 4.5 ผลตอบสนองของระบบควบคุมเฟสล็อกกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์

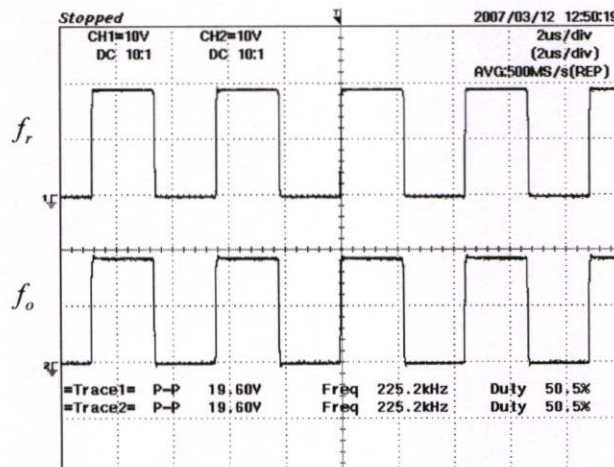
ผลตอบสนองของระบบควบคุมดังแสดงในรูปที่ 4.5 พบว่า มีค่าพุงเกิน P_o เท่ากับ 2.2% เวลาไต่ขึ้น t_r เท่ากับ 23.4 วินาที เวลาในการเข้าสู่สภาวะคงตัว t_s เท่ากับ 26.3 วินาที และค่าผิดพลาดที่สภาวะคงตัว e_{ss} เป็นศูนย์ นอกจากนี้ยังสามารถกำจัดผลกระทบที่เกิดจากการรบกวนเอาท์พุตได้อย่างรวดเร็ว และสามารถกลับเข้าสู่สภาวะคงตัวโดยไม่มีค่าผิดพลาดได้อีกครั้ง

สัญญาณอินพุตควบคุม $u(t)$ ของระบบควบคุมเฟสล็อกกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์ แสดงในรูปที่ 4.6 ซึ่งพบว่า สัญญาณจะเพิ่มขึ้นทันทีจนถึงระดับอิมิตต์ที่ 5 V เมื่อให้สัญญาณอ้างอิงเป็นแบบขั้นบันไดไปที่ 7.5 psi สัญญาณอินพุตควบคุม $u(t)$ จะคงอยู่ในสภาพจุดอิมิตต์ต่อไปจนกว่าเอาท์พุตของระบบควบคุมมีค่าเข้าใกล้ระดับสัญญาณอ้างอิง สัญญาณอินพุตควบคุม $u(t)$ จึงค่อยลดลงจนถึงจุดต่ำสุดก่อนจะกลับขึ้นไปอยู่ในสภาวะคงตัวที่ 2.5 V เมื่อมีการรบกวนเอาท์พุตเข้ามาในระบบที่เวลา 75 วินาที สัญญาณอินพุตควบคุม $u(t)$ จะเพิ่มขึ้นทันทีจนถึงระดับอิมิตต์ที่ 5 V อีกครั้ง เพื่อกำจัดผลกระทบที่เกิดจากการรบกวนเอาท์พุต และสามารถกลับไปยังอยู่ในสภาวะคงตัวที่ 2.5 V ได้อีกครั้ง เมื่อผลกระทบที่เกิดจากการรบกวนเอาท์พุตถูกกำจัดออกไปหมด



รูปที่ 4.6 สัญญาณอินพุตควบคุม

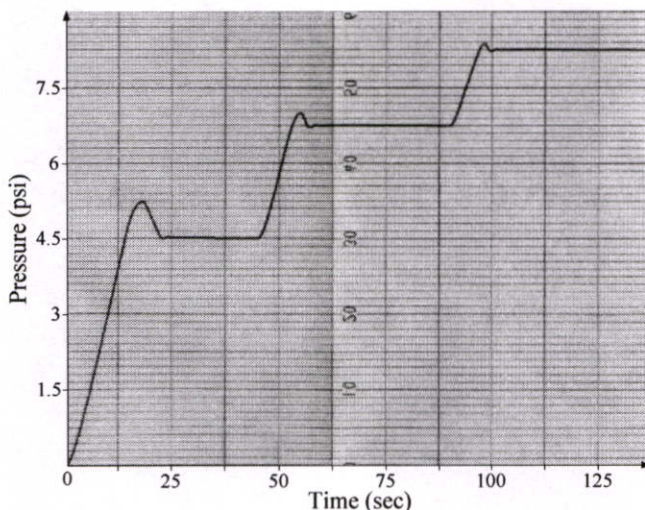
สัญญาณความถี่อ้างอิง f_r และความถี่เอาต์พุต f_o เมื่อระบบควบคุมเฟสล็อกถูปลูกที่ ออกแบบด้วยวิธีแอสคิวนาร์อยู่ในสภาวะล็อกดังแสดงในรูปที่ 4.7 รูปสัญญาณความถี่ด้านบนจะเป็นความถี่อ้างอิง f_r และรูปสัญญาณความถี่ด้านล่างเป็นความถี่เอาต์พุต f_o จากรูปสัญญาณความถี่ทั้งสองจะเห็นว่าทั้งเฟสและความถี่มีค่าเท่ากัน ซึ่งสอดคล้องกับความถี่อ้างอิง f_r ที่ออกแบบไว้ให้ล็อกที่ความถี่ 225.73 kHz โดยมีระดับแรงดันอินพุตของวงจรรอสซิทเลเตอร์ควบคุมด้วยแรงดันเท่ากับ 2.5 V หรือที่ระดับความดัน 7.5 psi



รูปที่ 4.7 สัญญาณความถี่เมื่อระบบควบคุมเฟสล็อกถูปลูกอยู่ในสภาวะล็อก

4.2.2 การทดสอบความสามารถในการติดตามสัญญาณอ้างอิง

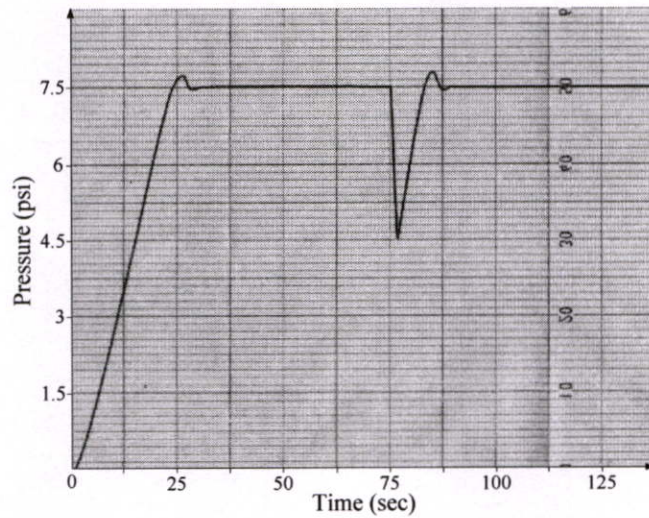
การทดสอบความสามารถในการติดตามสัญญาณอ้างอิงนั้น กำหนดให้สัญญาณอ้างอิงเป็นแบบขั้นบันได โดยมีการเปลี่ยนแปลงค่าจาก 0 psi ไปที่ 4.5 psi จาก 4.5 psi ไปที่ 6.75 psi และจาก 6.75 psi ไปที่ 8.25 psi ในช่วงเวลา 45 วินาทีตามลำดับ ผลการทดสอบความสามารถในการติดตามสัญญาณอ้างอิงแสดงในรูปที่ 4.8 จากรูปพบว่าเอาต์พุตของระบบสามารถติดตามการเปลี่ยนแปลงของสัญญาณอ้างอิงได้เป็นอย่างดี โดยปราศจากค่าผิดพลาดที่สภาวะคงตัว และมีค่าพุงเกินในช่วงแรกมากกว่าในช่วงถัดไปของการติดตามสัญญาณอ้างอิง



รูปที่ 4.8 ความสามารถในการติดตามสัญญาณอ้างอิง

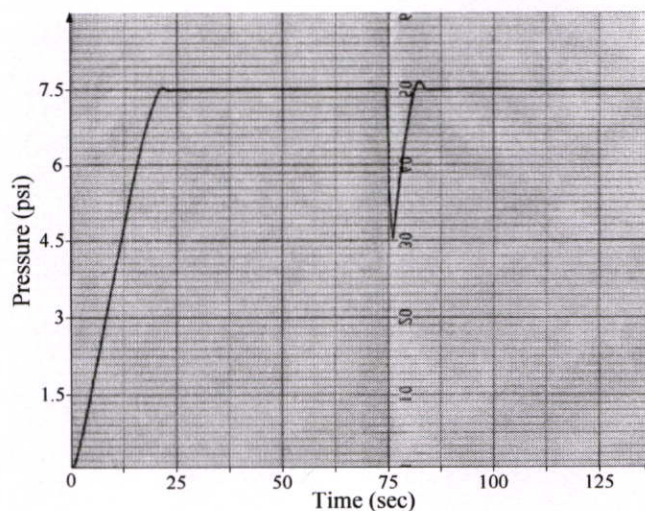
4.2.3 การทดสอบสมรรถนะเมื่อมีการเปลี่ยนแปลงค่าพารามิเตอร์ของกระบวนการ

การทดสอบสมรรถนะเมื่อค่าอัตราขยายของกระบวนการ K_p เพิ่มขึ้น 25% โดยใช้ตัวควบคุมที่ออกแบบและสร้างขึ้นจากกระบวนการระบุ เมื่อให้สัญญาณอ้างอิงแบบขั้นบันไดไปที่ 7.5 psi และรอจนกระทั่งผลตอบสนองของระบบควบคุมอยู่ในสภาวะคงตัว ให้เปิดวาล์ว V_1 ที่เวลา 75 วินาทีให้สูงสุดนาน 2 วินาที เพื่อเป็นการรบกวนเอาต์พุตของระบบ รูปที่ 4.9 แสดงผลตอบสนองของระบบควบคุมเฟสล็อกกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์ เมื่อมีการเปลี่ยนแปลงค่าอัตราขยายของกระบวนการ K_p เพิ่มขึ้น 25% พบว่า ผลตอบสนองของระบบมีความแตกต่างจากผลตอบสนองของระบบในรูปที่ 4.5 น้อยมาก โดยมีค่าพุงเกิน P_o เท่ากับ 3% เวลาได้ขึ้น t_r เท่ากับ 23.1 วินาที เวลาในการเข้าสู่สภาวะคงตัว t_s เท่ากับ 26.2 วินาที และค่าผิดพลาดที่สภาวะคงตัว e_{ss} เป็นศูนย์ เมื่อมีการรบกวนเอาต์พุตเข้ามาก็ยังสามารถกำจัดผลกระทบที่เกิดจากการรบกวนเอาต์พุตได้อย่างรวดเร็ว โดยไม่มีค่าผิดพลาดที่สภาวะคงตัว



รูปที่ 4.9 ผลตอบสนองเมื่ออัตราขยายของกระบวนการ K_p เพิ่มขึ้น 25%

การทดสอบสมรรถนะเมื่อค่าคงที่เวลาของถึงที่ 2 ($R_{V_2}C_{T_2}$) ลดลง 25% โดยใช้ตัวควบคุมที่ออกแบบและสร้างขึ้นจากกระบวนการระบุ เมื่อให้สัญญาณอ้างอิงแบบขั้นบันไดไปที่ 7.5 psi และรอนจนกระทั่งผลตอบสนองของระบบควบคุมอยู่ในสภาวะคงตัว ให้เปิดวาล์ว V_4 ที่เวลา 75 วินาทีให้สูงสุดนาน 2 วินาที เพื่อเป็นการรบกวนเอาต์พุตของระบบ รูปที่ 4.10 แสดงผลตอบสนองของระบบควบคุมเฟสล็อกูปที่ออกแบบด้วยวิธีแอลคิวอาร์ เมื่อค่าคงที่เวลาของถึงที่ 2 ($R_{V_2}C_{T_2}$) ลดลง 25%

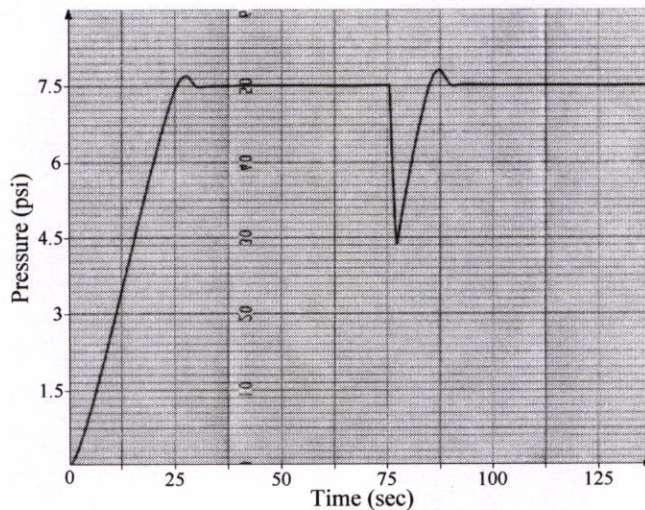


รูปที่ 4.10 ผลตอบสนองเมื่อค่าคงที่เวลาของถึงที่ 2 ($R_{V_2}C_{T_2}$) ลดลง 25%

ผลตอบสนองของระบบดังแสดงในรูปที่ 4.10 จะเร็วกว่าผลตอบสนองของระบบที่แสดงในรูปที่ 4.5 โดยมีค่าพุงเกิน P_o เท่ากับ 0.2% เวลาไต่ขึ้น t_r เท่ากับ 15 วินาที เวลาในการเข้าสู่

สภาวะคงตัว t_s เท่ากับ 20 วินาที และค่าผิดพลาดที่สภาวะคงตัว e_{ss} เป็นศูนย์ เมื่อมีการรบกวนเอาต์พุตเข้ามาก็ยังสามารถกำจัดผลกระทบที่เกิดจากการรบกวนเอาต์พุตได้อย่างรวดเร็ว และไม่มีค่าผิดพลาดที่สภาวะคงตัว

การทดสอบสมรรถนะเมื่อค่าคงที่เวลาของถังที่ 2 ($R_{V_2}C_{T_2}$) เพิ่มขึ้น 25% โดยใช้ตัวควบคุมที่ออกแบบและสร้างขึ้นจากระบบการระบุ เมื่อให้สัญญาณอ้างอิงแบบขั้นบันไดไปที่ 7.5 psi และรอกจนกระทั่งผลตอบสนองของระบบควบคุมอยู่ในสภาวะคงตัว ให้เปิดวาล์ว V_4 ที่เวลา 75 วินาทีให้สูงสุดนาน 2 วินาที เพื่อเป็นการรบกวนเอาต์พุตของระบบ รูปที่ 4.11 แสดงผลตอบสนองของระบบควบคุมเฟสล็อกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์ เมื่อค่าคงที่เวลาของถังที่ 2 ($R_{V_2}C_{T_2}$) เพิ่มขึ้น 25% ซึ่งพบว่า ผลตอบสนองของระบบช้ากว่าผลตอบสนองของระบบในรูปที่ 4.5 โดยมีค่าพุงเกิน P_o เท่ากับ 2.5% เวลาไต่ขึ้น t_r เท่ากับ 25 วินาที เวลาในการเข้าสู่สภาวะคงตัว t_s เท่ากับ 28 วินาที และค่าผิดพลาดที่สภาวะคงตัว e_{ss} เป็นศูนย์ เมื่อมีการรบกวนเอาต์พุตเข้ามาก็ยังสามารถกำจัดผลกระทบที่เกิดจากการรบกวนเอาต์พุตได้อย่างรวดเร็วและสามารถกลับเข้าสู่สภาวะคงตัวได้อีกครั้ง



รูปที่ 4.11 ผลตอบสนองเมื่อค่าคงที่เวลาของถังที่ 2 ($R_{V_2}C_{T_2}$) เพิ่มขึ้น 25%

สมรรถนะของระบบควบคุมเฟสล็อกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์โดยใช้วงจรถองสัญญาณความถี่ต่ำผ่านแบบสี่เหลี่ยมอันดับ 1 แสดงในตารางที่ 4.1 เมื่อเปรียบเทียบสมรรถนะของระบบจากการควบคุมกระบวนการระบุกับกระบวนการที่อัตราขยายเพิ่มขึ้น 25% พบว่า สมรรถนะของระบบจากการควบคุมกระบวนการที่อัตราขยายเพิ่มขึ้น 25% มีค่าพุงเกิน P_o มากกว่า และเมื่อเปรียบเทียบสมรรถนะของระบบจากการควบคุมกระบวนการระบุกับกระบวนการที่ค่าคงที่เวลาของถังที่ 2 ($R_{V_2}C_{T_2}$) เปลี่ยนแปลง $\pm 25\%$ พบว่า สมรรถนะของระบบจากการควบคุมกระบวนการ

ที่ค่าคงที่เวลาของถึงที่ 2 ลดลงจะมีค่าพุ่งเกินน้อยกว่า และเข้าสู่สภาวะคงตัวได้เร็วขึ้น ในขณะที่สมรรถนะของระบบจากการควบคุมกระบวนการที่ค่าคงที่เวลาของถึงที่ 2 เพิ่มขึ้นจะมีค่าพุ่งเกินมากกว่า และใช้เวลานานขึ้นในการเข้าสู่สภาวะคงตัว

ตารางที่ 4.1 สมรรถนะของระบบควบคุมเฟสล็อกกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์เมื่อใช้วงจรรองสัญญาณความถี่ต่ำผ่านแบบล้าหลังอันดับ 1

ชนิดของวงจรรองรูป	พารามิเตอร์ของกระบวนการ			สมรรถนะของระบบ		
	K_p	$R_{V_1}C_{T1}$ (วินาที)	$R_{V_2}C_{T2}$ (วินาที)	P_o (%)	t_r (วินาที)	t_s (วินาที)
ล้าหลังอันดับ 1	1	12	12	2.2	23.4	26.3
	1	12	9	0.2	15	20
	1	12	15	2.5	25	28
	1.25	12	12	3	23.1	26.2

4.3 การทดสอบสมรรถนะของระบบควบคุมเฟสล็อกกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์โดยใช้วงจรรองสัญญาณความถี่ต่ำผ่านแบบล้าหลัง

การออกแบบตัวควบคุมของเฟสล็อกกลูบเสมือนระบบขยายเพิ่ม ที่ใช้วงจรรองสัญญาณความถี่ต่ำผ่านแบบล้าหลังที่มีฟังก์ชันถ่ายโอน

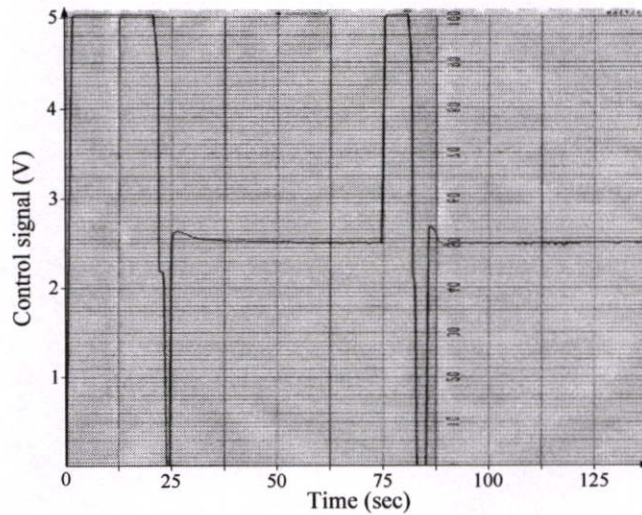
$$F(s) = \frac{\tau_{F2}s + 1}{\tau_{F1}s + 1}$$

นั้น จะใช้ค่าพารามิเตอร์ต่าง ๆ เช่นเดียวกับหัวข้อ 4.2 ซึ่งสามารถคำนวณหาค่าพารามิเตอร์ τ_{F1} จากทฤษฎีบทในบทที่ 3 ของวงจรรองสัญญาณความถี่ต่ำผ่านแบบล้าหลังได้เท่ากับ 2×10^{-6} วินาที และเลือก τ_{F2} เท่ากับ 2×10^{-7} วินาที ดังนั้น สมการสถานะ (4.5) และ สมการเอาต์พุต (4.6) ของเฟสล็อกกลูบเสมือนระบบขยายเพิ่มคือ

$$\begin{bmatrix} \dot{x}_{p1}(t) \\ \dot{x}_{p2}(t) \\ \dot{x}_F(t) \\ \dot{e}(t) \end{bmatrix} = \begin{bmatrix} -8.3 \times 10^{-2} & 8.3 \times 10^{-2} & 0 & 0 \\ 8.3 \times 10^{-2} & -16.7 \times 10^{-2} & 8.3 \times 10^{-2} & 0 \\ 0 & 0 & -5 \times 10^5 & 0 \\ -1 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} x_{p1}(t) \\ x_{p2}(t) \\ x_F(t) \\ e(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 8.3 \times 10^{-3} \\ 4.5 \times 10^5 \\ 0 \end{bmatrix} u(t) + \begin{bmatrix} 0 \\ 0 \\ 0 \\ 1 \end{bmatrix} r(t)$$

$$y_A(t) = [1 \ 0 \ 0 \ 0] \begin{bmatrix} x_{p1}(t) \\ x_{p2}(t) \\ x_F(t) \\ e(t) \end{bmatrix}$$

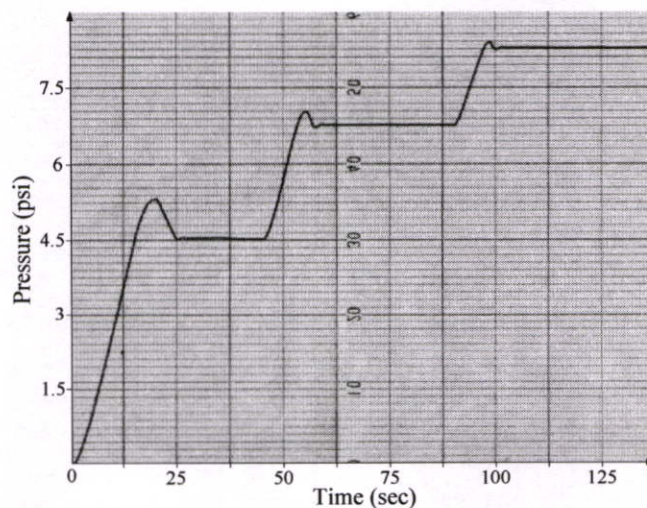
ควบคุม $u(t)$ จะเพิ่มขึ้นทันทีจนถึงระดับอิมพัลส์ที่ 5 V เมื่อมีการรบกวนเอาต์พุตเข้ามาในระบบ และกลับไปอยู่ในสภาวะคงตัวที่ 2.5 V เมื่อผลกระทบที่เกิดจากการรบกวนเอาต์พุตถูกกำจัดออกไป



รูปที่ 4.13 สัญญาณอินพุตควบคุม

4.3.2 การทดสอบความสามารถในการติดตามสัญญาณอ้างอิง

ผลการทดสอบความสามารถในการติดตามสัญญาณอ้างอิงแสดงในรูปที่ 4.14 เมื่อให้สัญญาณอ้างอิงเป็นแบบขั้นบันไดโดยมีการเปลี่ยนแปลงค่าจาก 0 psi ไปที่ 4.5 psi จาก 4.5 psi ไปที่ 6.75 psi และจาก 6.75 psi ไปที่ 8.25 psi ในช่วงเวลา 45 วินาทีตามลำดับ จากรูปพบว่าเอาต์พุตของระบบสามารถติดตามการเปลี่ยนแปลงของสัญญาณอ้างอิงได้เป็นอย่างดีโดยปราศจากค่าผิดพลาดที่สภาวะคงตัว และมีค่าพุ่งเกินในช่วงแรกมากกว่าในช่วงถัดไปของการติดตามสัญญาณอ้างอิง

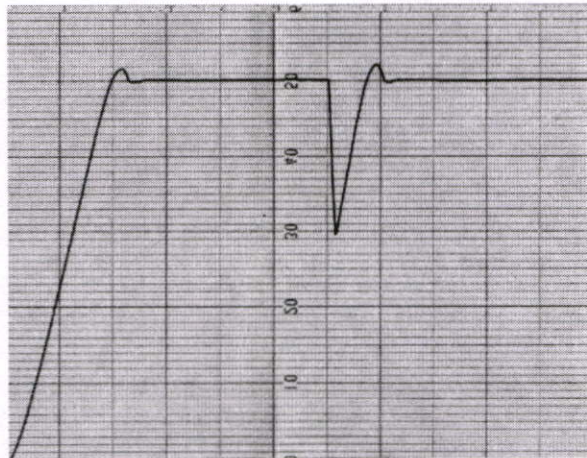


รูปที่ 4.14 ความสามารถในการติดตามสัญญาณอ้างอิง

4.3.3 การทดสอบสมรรถนะเมื่อมีการเปลี่ยนแปลงค่าพารามิเตอร์ของกระบวนการ

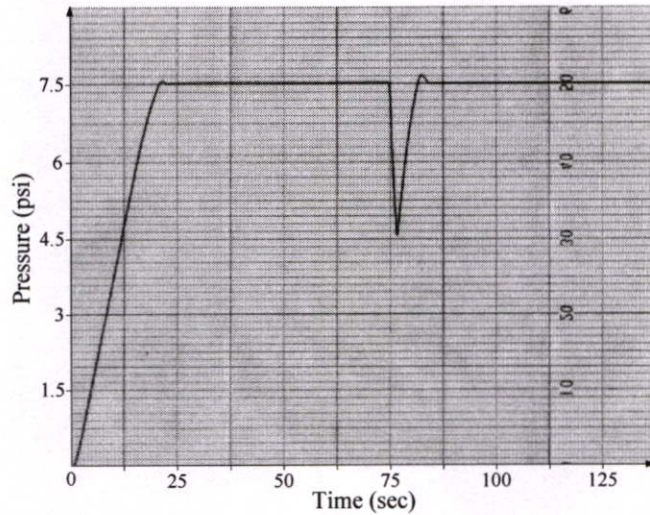
ในการทดสอบความคงทนของระบบควบคุมเฟสล็อกคัลป์ที่ออกแบบด้วยวิธีแอลคิวอาร์ นั้น สามารถกระทำได้โดยการเปลี่ยนแปลงค่าพารามิเตอร์ของกระบวนการ ซึ่งจะทำการทดสอบ เมื่อมีการเปลี่ยนแปลงค่าอัตราขยายของกระบวนการ K_p และค่าคงที่เวลาของถังที่ 2 ($R_{V_2}C_{T_2}$)

การทดสอบสมรรถนะเมื่อค่าอัตราขยายของกระบวนการ K_p เพิ่มขึ้น 25% โดยใช้ตัวควบคุมที่ออกแบบและสร้างขึ้นจากหัวข้อ 4.3.1 โดยให้สัญญาณอ้างอิงแบบขั้นบันไดไปที่ 7.5 psi จะได้ผลตอบสนองของระบบดังแสดงในรูปที่ 4.15 ซึ่งมีความแตกต่างจากผลตอบสนองของระบบ ในรูปที่ 4.12 น้อยมากโดยมีค่าพุงเกิน P_o เท่ากับ 3.2% เวลาไต่ขึ้น t_r เท่ากับ 23.7 วินาที เวลาในการเข้าสู่สภาวะคงตัว t_s เท่ากับ 27.1 วินาที และค่าผิดพลาดที่สภาวะคงตัว e_{ss} เป็นศูนย์ เมื่อมีการรบกวนเอาต์พุตเข้ามาที่เวลา 75 วินาที ก็ยังสามารถกำจัดผลกระทบที่เกิดจากการรบกวนเอาต์พุตได้อย่างรวดเร็ว และไม่มีค่าผิดพลาดที่สภาวะคงตัว



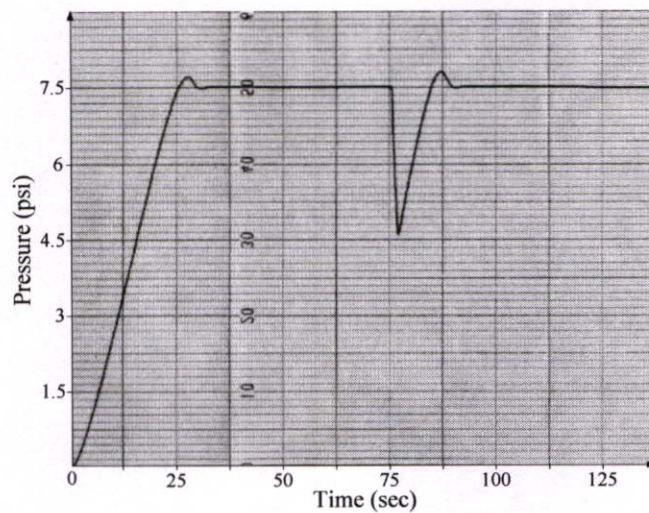
รูปที่ 4.15 ผลตอบสนองเมื่ออัตราขยายของกระบวนการ K_p เพิ่มขึ้น 25%

การทดสอบสมรรถนะเมื่อค่าคงที่เวลาของถังที่ 2 ($R_{V_2}C_{T_2}$) ลดลง 25% เมื่อให้สัญญาณอ้างอิงแบบขั้นบันไดไปที่ 7.5 psi และรอนจนกระทั่งผลตอบสนองของระบบควบคุมอยู่ในสภาวะคงตัว ให้เปิดวาล์ว V_4 ที่เวลา 75 วินาทีให้สูงสุดนาน 2 วินาที เพื่อเป็นการรบกวนเอาต์พุตของระบบ รูปที่ 4.16 แสดงผลตอบสนองของระบบควบคุมเฟสล็อกคัลป์ที่ออกแบบด้วยวิธีแอลคิวอาร์ เมื่อค่าคงที่เวลาของถังที่ 2 ($R_{V_2}C_{T_2}$) ลดลง 25% พบว่า ผลตอบสนองของระบบเร็วกว่าผลตอบสนองของระบบในรูปที่ 4.12 โดยมีค่าพุงเกิน P_o เท่ากับ 0.8% เวลาไต่ขึ้น t_r เท่ากับ 14.9 วินาที เวลาในการเข้าสู่สภาวะคงตัว t_s เท่ากับ 19.7 วินาที และค่าผิดพลาดที่สภาวะคงตัว e_{ss} เป็นศูนย์ เมื่อมีการรบกวนเอาต์พุตเข้ามา ก็ยังสามารถกำจัดผลกระทบที่เกิดจากการรบกวนเอาต์พุตได้อย่างรวดเร็ว และสามารถกลับเข้าสู่สภาวะคงตัวได้อีกครั้ง



รูปที่ 4.16 ผลตอบสนองเมื่อค่าคงที่เวลาของถังที่ 2 ($R_{V2}C_{T2}$) ลดลง 25%

ผลการทดสอบสมรรถนะเมื่อค่าคงที่เวลาของถังที่ 2 ($R_{V2}C_{T2}$) เพิ่มขึ้น 25% เมื่อให้สัญญาณอ้างอิงแบบขั้นบันไดไปที่ 7.5 psi แสดงในรูปที่ 4.17 พบว่า ผลตอบสนองของระบบช้ากว่าผลตอบสนองของระบบในรูปที่ 4.12 โดยมีค่าพุงเกิน P_o เท่ากับ 2.8% เวลาไต่ขึ้น t_r เท่ากับ 24.8 วินาที เวลาในการเข้าสู่สภาวะคงตัว t_s เท่ากับ 27.8 วินาที และไม่ค่าผิดพลาดที่สภาวะคงตัว เมื่อมีการรบกวนเอาต์พุตเข้ามาก็ยังสามารถกำจัดผลกระทบที่เกิดจากการรบกวนเอาต์พุตได้อย่างรวดเร็ว และสามารถกลับเข้าสู่สภาวะคงตัวได้อีกครั้ง



รูปที่ 4.17 ผลตอบสนองเมื่อค่าคงที่เวลาของถังที่ 2 ($R_{V2}C_{T2}$) เพิ่มขึ้น 25%

ตารางที่ 4.2 แสดงสมรรถนะของระบบควบคุมเฟสล็อกกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์ โดยใช้วงจรรองสัญญาณความถี่ต่ำผ่านแบบล้ำหลัง เมื่อเปรียบเทียบสมรรถนะของระบบจากการควบคุมกระบวนการระบุกับกระบวนการที่ค่าคงที่เวลาของดังที่ 2 ($R_{V_2}C_{T_2}$) เปลี่ยนแปลงพบว่า สมรรถนะของระบบจากการควบคุมกระบวนการที่ค่าคงที่เวลาของดังที่ 2 ลดลง 25% จะมีค่าพุ่งเกินน้อยกว่า และใช้เวลาน้อยลงในการเข้าสู่สภาวะคงตัว ในขณะที่ สมรรถนะของระบบจากการควบคุมกระบวนการที่ค่าคงที่เวลาของดังที่ 2 เพิ่มขึ้น 25% จะมีค่าพุ่งเกินมากกว่า และใช้เวลานานขึ้นในการเข้าสู่สภาวะคงตัว ในกรณีการเปรียบเทียบสมรรถนะของระบบจากการควบคุมกระบวนการระบุกับกระบวนการที่อัตราขยายเพิ่มขึ้น 25% พบว่า สมรรถนะของระบบจากการควบคุมกระบวนการที่อัตราขยายเพิ่มขึ้น 25% จะมีค่าพุ่งเกิน P_o มากกว่า

ตารางที่ 4.2 สมรรถนะของระบบควบคุมเฟสล็อกกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์เมื่อใช้วงจรรองสัญญาณความถี่ต่ำผ่านแบบล้ำหลัง

ชนิดของวงจรรองรูป	พารามิเตอร์ของกระบวนการ			สมรรถนะของระบบ		
	K_p	$R_{V_1}C_{T_1}$ (วินาที)	$R_{V_2}C_{T_2}$ (วินาที)	P_o (%)	t_r (วินาที)	t_s (วินาที)
ล้ำหลัง	1	12	12	2.5	23.3	26.2
	1	12	9	0.8	14.9	19.7
	1	12	15	2.8	24.8	27.8
	1.25	12	12	3.2	23.7	27.1

4.4 การทดสอบสมรรถนะของระบบควบคุมเฟสล็อกกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์ โดยใช้วงจรรองสัญญาณความถี่ต่ำผ่านแบบแอกทีฟ PI

การทดสอบสมรรถนะของระบบในหัวข้อนี้ จะใช้ค่าพารามิเตอร์ต่าง ๆ เช่นเดียวกับหัวข้อ 4.2 ในการออกแบบตัวควบคุม และใช้วงจรรองสัญญาณความถี่ต่ำผ่านแบบแอกทีฟ PI ที่มีฟังก์ชันถ่ายโอน

$$F(s) = \frac{\tau_{F_2}s + 1}{\tau_{F_1}s}$$

ในกรณีนี้ ค่าพารามิเตอร์ τ_{F_1} ที่คำนวณได้จากทฤษฎีบทในบทที่ 3 คือ 2×10^{-6} วินาที และเลือก τ_{F_2} ให้มีค่าน้อยกว่า 10 เท่าของ τ_{F_1} ดังนั้น เฟสล็อกกลูบเสมือนระบบขยายเพิ่มที่อยู่ในรูปปริภูมิสถานะดังสมการ (4.5) และ (4.6) คือ

$$\begin{bmatrix} \dot{x}_{p1}(t) \\ \dot{x}_{p2}(t) \\ \dot{x}_F(t) \\ \dot{e}(t) \end{bmatrix} = \begin{bmatrix} -8.3 \times 10^{-2} & 8.3 \times 10^{-2} & 0 & 0 \\ 8.3 \times 10^{-2} & -16.7 \times 10^{-2} & 8.3 \times 10^{-2} & 0 \\ 0 & 0 & 0 & 0 \\ -1 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} x_{p1}(t) \\ x_{p2}(t) \\ x_F(t) \\ e(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 8.3 \times 10^{-3} \\ 5 \times 10^5 \\ 0 \end{bmatrix} u(t) + \begin{bmatrix} 0 \\ 0 \\ 0 \\ 1 \end{bmatrix} r(t)$$

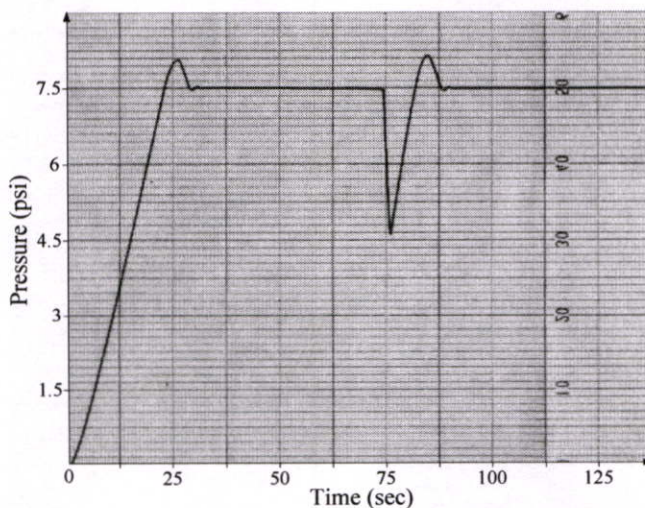
$$y_A(t) = [1 \ 0 \ 0 \ 0] \begin{bmatrix} x_{p1}(t) \\ x_{p2}(t) \\ x_F(t) \\ e(t) \end{bmatrix}$$

ตัวควบคุมที่คำนวณได้จากกฎการควบคุมที่เหมาะสมที่สุด $u(t)$ ของสมการ (3.19) คือ

$$[K \ -k_I] = [14.1 \times 10^{-2} \ 2.6 \times 10^{-3} \ 3 \times 10^{-5} \ -31.6 \times 10^{-2}]$$

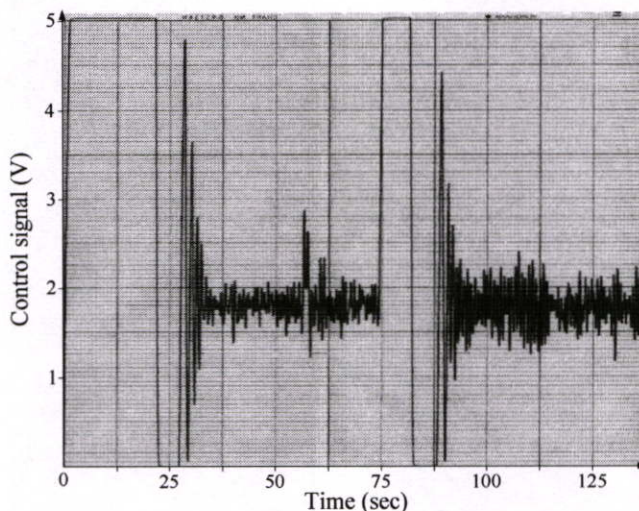
4.4.1 การทดสอบสมรรถนะเมื่อให้อินพุตเป็นแบบขั้นบันไดและมีการรบกวนที่เอาท์พุต

ในการทดสอบสมรรถนะของระบบควบคุมเฟสล็อกกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์ สำหรับควบคุมกระบวนการความดันอันดับสองที่ใช้ในห้องปฏิบัติการ โดยให้สัญญาณอ้างอิงเป็นแบบขั้นบันไดไปที่ 7.5 psi จะได้ผลตอบสนองของระบบดังแสดงในรูปที่ 4.18 ซึ่งมีค่าพุงเกิน P_o เท่ากับ 7.5% เวลาไต่ขึ้น t_r เท่ากับ 22.2 วินาที เวลาในการเข้าสู่สภาวะคงตัว t_s เท่ากับ 27.5 วินาที และค่าผิดพลาดที่สภาวะคงตัว e_{ss} เป็นศูนย์ การทดสอบความสามารถในการกำจัดผลกระทบที่เกิดจากการรบกวนเอาท์พุตโดยเปิดวาล์ว V_4 ที่เวลา 75 วินาทีให้สูงสุดนาน 2 วินาที ผลกระทบที่เกิดจากการรบกวนเอาท์พุตดังแสดงในรูปที่ 4.18 พบว่า สามารถกำจัดผลกระทบที่เกิดจากการรบกวนเอาท์พุตได้รวดเร็ว และสามารถกลับเข้าสู่สภาวะคงตัวโดยไม่มีค่าผิดพลาดได้อีกครั้ง



รูปที่ 4.18 ผลตอบสนองของระบบควบคุมเฟสล็อกกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์

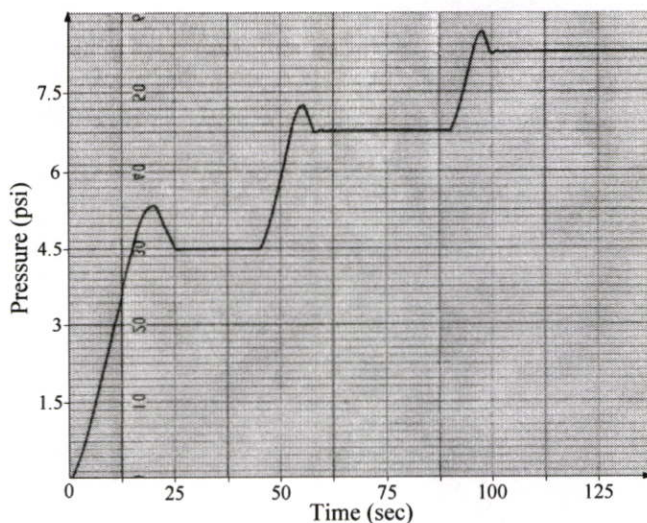
สัญญาณอินพุตควบคุม $u(t)$ ของระบบควบคุมเฟสล็อกที่ออกแบบด้วยวิธีแอลคิวอาร์ เมื่อใช้วงจรรองรูปแบบแอกทีฟ PI แสดงในรูปที่ 4.19 จากรูปพบว่า สัญญาณจะเพิ่มขึ้นจาก 0 V ทันทีจนถึงระดับอิมิตัวที่ 5 V เมื่อให้สัญญาณอ้างอิงเป็นแบบขั้นบันไดไปที่ 7.5 psi และคงอยู่ที่ระดับจุดอิมิตัวต่อไป เมื่อเอาต์พุตของระบบควบคุมมีค่าเข้าใกล้ระดับสัญญาณอ้างอิง สัญญาณอินพุตควบคุม $u(t)$ จะลดลงไปอยู่ที่ 0 V ทันที และคงค่าอยู่ในระดับนี้ต่อไป เพื่อให้ระดับความดันในถังที่ 2 ลดลง สัญญาณอินพุตควบคุม $u(t)$ จะแกว่งตัวค่อนข้างเร็วอยู่ตลอดเวลาในช่วงระดับแรงดันไฟฟ้า 1.5 V ~ 2 V เมื่อผลตอบสนองของระบบอยู่ในสภาวะคงตัว เมื่อมีการรบกวนเอาต์พุตเข้ามาในระบบที่เวลา 75 วินาที จะเห็นว่าสัญญาณอินพุตควบคุม $u(t)$ จะเพิ่มขึ้นทันทีจนถึงระดับอิมิตัวที่ 5 V อีกครั้ง เพื่อกำจัดผลกระทบที่เกิดจากการรบกวนเอาต์พุต และสามารถกลับไปแกว่งตัวค่อนข้างเร็วอยู่ตลอดเวลาในช่วงระดับแรงดันไฟฟ้า 1.5 V ~ 2 V อีกครั้ง เมื่อผลกระทบที่เกิดจากการรบกวนเอาต์พุตถูกกำจัดออกไปหมด



รูปที่ 4.19 สัญญาณอินพุตควบคุม

4.4.2 การทดสอบความสามารถในการติดตามสัญญาณอ้างอิง

ผลการทดสอบความสามารถในการติดตามสัญญาณอ้างอิงแสดงในรูปที่ 4.20 โดยให้สัญญาณอ้างอิงเป็นแบบขั้นบันได ที่มีการเปลี่ยนแปลงค่าจาก 0 psi ไปที่ 4.5 psi จาก 4.5 psi ไปที่ 6.75 psi และจาก 6.75 psi ไปที่ 8.25 psi ในช่วงเวลา 45 วินาทีตามลำดับ พบว่าเอาต์พุตของระบบสามารถติดตามการเปลี่ยนแปลงของสัญญาณอ้างอิงได้เป็นอย่างดีโดยปราศจากค่าผิดพลาดที่สภาวะคงตัว และมีค่าพุ่งเกินในช่วงแรกมากกว่าในช่วงถัดไปของการติดตามสัญญาณอ้างอิง ในลักษณะเดียวกับผลการทดสอบเมื่อใช้วงจรรองรูปแบบลำหลังอันดับ 1 หรือแบบลำหลัง

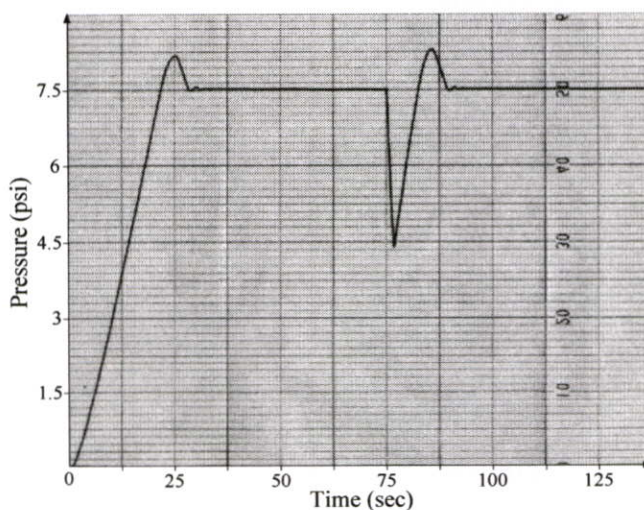


รูปที่ 4.20 ความสามารถในการติดตามสัญญาณอ้างอิง

4.4.3 การทดสอบสมรรถนะเมื่อมีการเปลี่ยนแปลงค่าพารามิเตอร์ของกระบวนการ

การทดสอบความคงทนของระบบควบคุมเฟสล็อกที่ออกแบบด้วยวิธีแอลคิวอาร์เมื่อใช้วงจรกรองลูปแบบแอกทฟ PI นั้น สามารถกระทำได้โดยการเปลี่ยนแปลงค่าพารามิเตอร์ของกระบวนการ ในขณะที่ยังคงใช้ค่าอัตราขยายป้อนกลับสถานะ K และค่าอัตราขยายอินทิกรัล k_i ของตัวควบคุม ที่ได้จากการออกแบบจากกระบวนการระบุตามหัวข้อ 4.4.1

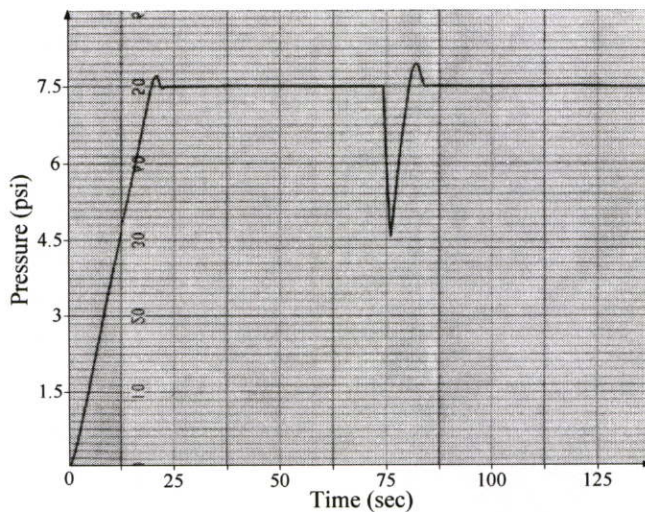
ผลการทดสอบสมรรถนะเมื่อค่าอัตราขยายของกระบวนการ K_p เพิ่มขึ้น 25% โดยให้สัญญาณอ้างอิงแบบขั้นบันไดไปที่ 7.5 psi และมีการรบกวนเอาท์พุทของระบบที่เวลา 75 วินาที แสดงในรูปที่ 4.21



รูปที่ 4.21 ผลตอบสนองเมื่ออัตราขยายของกระบวนการ K_p เพิ่มขึ้น 25%

จากการวิเคราะห์ผลตอบสนองของระบบ เมื่อค่าอัตราขยายของกระบวนการ K_p เพิ่มขึ้น 25% (ดังแสดงในรูปที่ 4.21) พบว่า มีความคล้ายคลึงกันมากกับผลตอบสนองของระบบที่ออกแบบจากกระบวนการระบุ (ดังแสดงในรูปที่ 4.18) โดยมีค่าพุงเกิน P_o เท่ากับ 9% เวลาไต่ขึ้น t_r เท่ากับ 21 วินาที เวลาในการเข้าสู่สภาวะคงตัว t_s เท่ากับ 27 วินาที และค่าผิดพลาดที่สภาวะคงตัว e_{ss} เป็นศูนย์ เมื่อมีการรบกวนเอาต์พุตเข้ามาก็ยังสามารถกำจัดผลกระทบที่เกิดจากการรบกวนเอาต์พุตได้อย่างรวดเร็ว โดยไม่มีค่าผิดพลาดที่สภาวะคงตัว

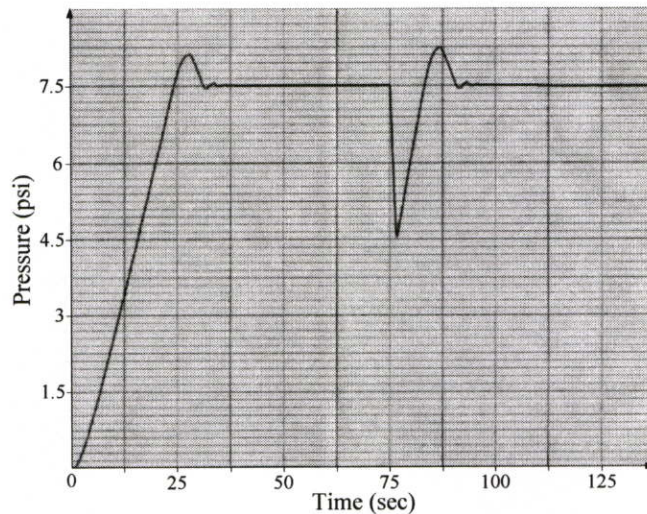
ในกรณีของการทดสอบสมรรถนะเมื่อค่าคงที่เวลาของถังที่ 2 ($R_{V_2}C_{T_2}$) ลดลง 25% โดยให้สัญญาณอ้างอิงแบบขั้นบันไดไปที่ 7.5 psi และรอนจนผลตอบสนองของระบบควบคุมอยู่ในสภาวะคงตัว ให้เปิดวาล์ว V_4 ที่เวลา 75 วินาทีให้สูงสุดนาน 2 วินาที เพื่อเป็นการรบกวนเอาต์พุตของระบบ จากผลการทดสอบพบว่า ผลตอบสนองของระบบเมื่อค่าคงที่เวลาของถังที่ 2 ($R_{V_2}C_{T_2}$) ลดลง 25% (ดังแสดงในรูปที่ 4.22) เร็วกว่าผลตอบสนองของระบบที่ออกแบบจากกระบวนการระบุ (ดังแสดงในรูปที่ 4.18) โดยมีค่าพุงเกิน P_o เท่ากับ 2.8% เวลาไต่ขึ้น t_r เท่ากับ 19.2 วินาที เวลาในการเข้าสู่สภาวะคงตัว t_s เท่ากับ 20.7 วินาที และค่าผิดพลาดที่สภาวะคงตัว e_{ss} เป็นศูนย์ นอกจากนี้ยังสามารถกำจัดผลกระทบที่เกิดจากการรบกวนเอาต์พุตได้อย่างรวดเร็ว และสามารถกลับเข้าสู่สภาวะคงตัวโดยไม่มีค่าผิดพลาดได้อีกครั้ง



รูปที่ 4.22 ผลตอบสนองเมื่อค่าคงที่เวลาของถังที่ 2 ($R_{V_2}C_{T_2}$) ลดลง 25%

ผลการทดสอบสมรรถนะเมื่อค่าคงที่เวลาของถังที่ 2 ($R_{V_2}C_{T_2}$) เพิ่มขึ้น 25% เมื่อให้สัญญาณอ้างอิงแบบขั้นบันไดไปที่ 7.5 psi แสดงในรูปที่ 4.23 เมื่อเปรียบเทียบผลตอบสนองของระบบ ที่ออกแบบจากกระบวนการระบุ (ดังแสดงในรูปที่ 4.18) กับผลตอบสนองของระบบเมื่อค่าคงที่เวลาของถังที่ 2 ($R_{V_2}C_{T_2}$) เพิ่มขึ้น 25% พบว่า ผลตอบสนองของระบบเมื่อค่าคงที่เวลาของถังที่ 2 ($R_{V_2}C_{T_2}$) เพิ่มขึ้น 25% จะช้ากว่า โดยมีค่าพุงเกิน P_o เท่ากับ 8% เวลาไต่ขึ้น t_r เท่ากับ

23.2 วินาที เวลาในการเข้าสู่สภาวะคงตัว t_s เท่ากับ 29.4 วินาที และค่าผิดพลาดที่สภาวะคงตัว e_{ss} เป็นศูนย์ ผลกระทบที่เกิดจากการรบกวนเอาต์พุต (ดังแสดงในรูปที่ 4.23) โดยเปิดวาล์ว V_4 ที่เวลา 75 วินาทีให้สูงสุดนาน 2 วินาทีนั้นพบว่า ผลกระทบที่เกิดจากการรบกวนเอาต์พุตจะถูกกำจัดได้อย่างรวดเร็ว และสามารถกลับเข้าสู่สภาวะคงตัวได้อีกครั้ง



รูปที่ 4.23 ผลตอบสนองเมื่อค่าคงที่เวลาของถังที่ 2 ($R_{V_2}C_{T_2}$) เพิ่มขึ้น 25%

สมรรถนะของระบบควบคุมเฟสสี่อกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์โดยใช้วงจรรองสัญญาณความถี่ต่ำผ่านแบบแอกทีฟ PI แสดงในตารางที่ 4.3 เมื่อวิเคราะห์สมรรถนะของระบบจากการควบคุมกระบวนการระบุและกระบวนการที่ค่าคงที่เวลาของถังที่ 2 ($R_{V_2}C_{T_2}$) เปลี่ยนแปลงพบว่า สมรรถนะของระบบควบคุมเฟสสี่อกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์โดยใช้วงจรรองสัญญาณความถี่ต่ำผ่านแบบแอกทีฟ PI จะเป็นไปได้ในทำนองเดียวกันกับสมรรถนะของระบบควบคุมที่ใช้วงจรรองสัญญาณความถี่ต่ำผ่านทั้ง 2 แบบที่ได้วิเคราะห์ไปก่อนหน้านี้

ตารางที่ 4.3 สมรรถนะของระบบควบคุมเฟสสี่อกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์เมื่อใช้วงจรรองสัญญาณความถี่ต่ำผ่านแบบแอกทีฟ PI

ชนิดของ วงจรรองรูป	พารามิเตอร์ของกระบวนการ			สมรรถนะของระบบ		
	K_p	$R_{V_1}C_{T_1}$ (วินาที)	$R_{V_2}C_{T_2}$ (วินาที)	P_o (%)	t_r (วินาที)	t_s (วินาที)
แอกทีฟ PI	1	12	12	7.5	22.2	27.5
	1	10	9	2.8	19.2	20.7
	1	12	15	8	23.2	29.4
	1.25	12	12	9	21	27

4.5 สรุปผลการทดลอง

จากผลการทดลองในหัวข้อ 4.2 ถึง 4.4 พบว่า ระบบควบคุมเฟสล็อกกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์เมื่อใช้จรรยากรณ์ทั้ง 3 ชนิดนั้น สามารถควบคุมความดันในถังความดันให้มีระดับตามสัญญาณอ้างอิงแบบขั้นบันไดที่ 7.5 psi ได้เป็นอย่างดี โดยไม่มีค่าผิดพลาดที่สภาวะคงตัว (พิจารณาจากรูปที่ 4.5 รูปที่ 4.12 และรูปที่ 4.18) นอกจากนี้ ระบบควบคุมเฟสล็อกกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์ยังมีความสามารถในการติดตามสัญญาณอ้างอิงได้โดยไม่มีค่าผิดพลาดที่สภาวะคงตัว (พิจารณาจากรูปที่ 4.8 รูปที่ 4.14 และรูปที่ 4.20)

จากการเปรียบเทียบสมรรถนะของระบบควบคุมเฟสล็อกกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์ เมื่อใช้ค่าพารามิเตอร์ต่าง ๆ ในการออกแบบเหมือนกัน แต่ใช้จรรยากรณ์ต่างชนิดกัน (พิจารณาจากรูปที่ 4.5 รูปที่ 4.12 และรูปที่ 4.18) พบว่า สมรรถนะของระบบควบคุมเฟสล็อกกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์ที่ใช้จรรยากรณ์ความถี่ต่ำผ่านแบบลำดับอันดับ 1 และแบบลำดับนั้น จะมีค่าพุงเกิน P_0 เวลาไต่ขึ้น t_r และเวลาในการเข้าสู่สภาวะคงตัว t_s ต่างกันเพียงเล็กน้อย ในขณะที่ สมรรถนะของระบบควบคุมเฟสล็อกกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์ที่ใช้จรรยากรณ์ความถี่ต่ำผ่านแบบเอกทีพี PI ก็ยังคงมีสมรรถนะใกล้เคียงกับระบบที่ใช้จรรยากรณ์ความถี่ต่ำผ่านแบบลำดับอันดับ 1 และแบบลำดับ แต่จะให้ค่าพุงเกิน P_0 มากที่สุด

จากการทดลองนำตัวควบคุมที่ออกแบบและสร้างขึ้นจากกระบวนการระบุไปควบคุมกระบวนการที่มีการเปลี่ยนแปลงค่าพารามิเตอร์พบว่า ระบบยังคงเสถียร และสามารถควบคุมความดันให้เข้าสู่ระดับสัญญาณอ้างอิงได้เป็นอย่างดี โดยมีสมรรถนะของระบบตามตารางที่ 4.1 4.2 และ 4.3 จากตารางทั้ง 3 พบว่า สมรรถนะของระบบควบคุมที่ค่าพารามิเตอร์ของกระบวนการมีการเปลี่ยนแปลง จะใกล้เคียงกับสมรรถนะของระบบควบคุมที่ออกแบบจากกระบวนการระบุ

บทที่ 5

สรุปผลการวิจัยและข้อเสนอแนะ

วิทยานิพนธ์นี้ นำเสนอการออกแบบระบบควบคุมเฟสล็อกด้วยวิธีแอสคิวอาร์ โดยจัดระบบควบคุมเฟสล็อกใหม่ให้กลายเป็นเฟสล็อกเสมือนระบบขยายเพิ่มก่อน จากนั้นจึงออกแบบเมทริกซ์อัตราขยายป้อนกลับสถานะ K และค่าอัตราขยายอินทิกรัล k_i ซึ่งทำหน้าที่เป็นตัวควบคุมที่เหมาะสมที่สุดสำหรับระบบควบคุมเฟสล็อก ในการจัดระบบควบคุมเฟสล็อกใหม่ให้กลายเป็นเฟสล็อกเสมือนระบบขยายเพิ่มนั้น จะพิจารณาให้วงจรกรองรูปเข้าไปรวมอยู่กับกระบวนการที่ถูกควบคุม และวงจรรอสซิทเลเตอร์ควบคุมด้วยแรงดันจะถูกพิจารณาให้ทำหน้าที่เป็นอินทิเกรเตอร์ วิธีการออกแบบค่าพารามิเตอร์ของวงจรกรองรูปของระบบควบคุมเฟสล็อกที่นำเสนอนี้ สามารถออกแบบค่าพารามิเตอร์ที่เหมาะสมที่สุดของวงจรกรองรูป ซึ่งเป็นวงจรกรองสัญญาณความถี่ต่ำผ่านอันดับหนึ่งที่มีนิยมนำมาใช้กันมากในระบบควบคุมเฟสล็อก โดยมีหลักเกณฑ์รองรับ เนื่องจากค่าพารามิเตอร์ที่เหมาะสมที่สุดของวงจรกรองรูปหาได้จากค่าอัตราขยายอินทิกรัล k_i ที่เหมาะสมที่สุดของตัวควบคุมที่ได้จากวิธีแอสคิวอาร์ ซึ่งมีความสัมพันธ์กับค่าของเมทริกซ์ถ่วงน้ำหนัก q และ R เท่านั้น

ในการออกแบบตัวควบคุมนั้น เฟสล็อกเสมือนระบบขยายเพิ่มจะต้องเป็นระบบที่สามารถควบคุมได้อย่างสมบูรณ์ ในวิทยานิพนธ์นี้ได้นำเสนอเงื่อนไขที่จะทำให้เฟสล็อกเสมือนระบบขยายเพิ่มสามารถควบคุมได้อย่างสมบูรณ์ ดังเงื่อนไขในบทตั้ง 3 นอกจากนี้ยังได้นำเสนอทฤษฎีบท และขั้นตอนในการออกแบบตัวควบคุมที่เหมาะสมที่สุดสำหรับเฟสล็อกเสมือนระบบขยายเพิ่ม

จากผลการทดลองควบคุมกระบวนการความดันอันดับสองที่ใช้ในห้องปฏิบัติการ โดยให้อินพุตแบบขั้นบันไดไปที่ 7.5 psi พบว่าระบบควบคุมเฟสล็อกที่ออกแบบด้วยวิธีแอสคิวอาร์มีผลตอบสนองเป็นไปตามที่ต้องการ โดยมีค่าพุงเกิน P_o น้อย และไม่มีค่าผิดพลาดที่สภาวะคงตัว นอกจากนี้ ระบบควบคุมเฟสล็อกที่ออกแบบด้วยวิธีแอสคิวอาร์ ยังมีความสามารถในการติดตามสัญญาณอ้างอิงที่มีการเปลี่ยนแปลงแบบขั้นบันไดจาก 0 psi ไปที่ 4.5 psi จาก 4.5 psi ไปที่ 6.75 psi และจาก 6.75 psi ไปที่ 8.25 psi ในช่วงเวลา 45 วินาทีตามลำดับได้เป็นอย่างดี โดยไม่มีค่าผิดพลาดที่สภาวะคงตัว ผลตอบสนองของระบบควบคุมเฟสล็อกที่ออกแบบจากกระบวนการระบุ มีการเปลี่ยนแปลงไม่มาก เมื่อนำไปควบคุมกระบวนการที่มีการเปลี่ยนแปลงค่าพารามิเตอร์ ซึ่งแสดงว่าระบบควบคุมเฟสล็อกที่ออกแบบด้วยวิธีแอสคิวอาร์เป็นระบบที่มีเสถียรภาพ เมื่อเปรียบเทียบกับสมรรถนะของระบบควบคุมเฟสล็อกที่ออกแบบด้วยวิธีแอสคิวอาร์ โดยใช้วงจรกรองรูปต่างชนิดกันพบว่า ผลตอบสนองของระบบควบคุมเฟสล็อกที่ออกแบบด้วยวิธีแอสคิวอาร์ เมื่อใช้

วงจรรองรูปทั้ง 3 ชนิดมีผลตอบสนองใกล้เคียงกัน แต่การใช้วงจรรองสัญญาณความถี่ต่ำผ่านแบบแอกทีฟ PI มีค่าพุงเกิน P_o มากที่สุด

จากผลการทดลองทั้งหมดนั้น สามารถใช้ยืนยันทฤษฎีบทที่ได้นำเสนอสำหรับออกแบบค่าพารามิเตอร์ที่เหมาะสมที่สุดของวงจรรองรูป ซึ่งเป็นวงจรรองสัญญาณความถี่ต่ำผ่านอันดับหนึ่งที่นิยมใช้กันในระบบควบคุมเฟสล็อกกลูปได้เป็นอย่างดี

ปัญหาที่พบในงานวิจัยนี้ จะเป็นปัญหาที่เกิดจากตัวไอซี CD 4046BE ซึ่งทำหน้าที่เป็นตัวตรวจจับเฟส และวงจรรอสซิลเลเตอร์ควบคุมด้วยแรงดันมีค่าระดับแรงดันไฟฟ้า V_{CC} สูงสุดที่ 18 V ทำให้ผลตอบสนองของระบบจะเกิดค่าออฟเซต (offset) ขึ้นในกรณีที่ระดับสัญญาณอ้างอิง และอัตราขยายป้อนกลับสถานะ K มีค่ามาก

ข้อเสนอแนะสำหรับการพัฒนา ระบบควบคุมเฟสล็อกกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์ที่นำเสนอนี้ จะมีการป้อนกลับสถานะของกระบวนการทั้งหมด ในกรณีที่ต้องการออกแบบระบบควบคุมเฟสล็อกกลูปด้วยวิธีแอลคิวอาร์สำหรับควบคุมกระบวนการที่ไม่สามารถวัดสถานะได้ทั้งหมด จึงควรออกแบบตัวสังเกตสถานะ (state observer) สำหรับใช้เป็นสถานะในการป้อนกลับแทนสถานะของกระบวนการที่ไม่สามารถวัดได้ เพื่อให้สมรรถนะของระบบควบคุมเฟสล็อกกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์เป็นไปตามที่ได้ออกแบบไว้

เอกสารอ้างอิง

- [1] B. D. O. Anderson and J. B. Moore, **Optimal Control: Linear quadratic methods**, Englewood Cliffs, New Jersey: Prentice-Hall Inc. 1989.
- [2] G. C. Hsieh., J. C. Hung. "Phase-Locked Loop Techniques—A Survey" **IEEE Trans. Ind. Electron.**, Vol. 43, No. 6, Dec. 1996, pp. 609-615.
- [3] P.C. Sen., M. L. MacDonald, "Stability Analysis of Induction Motor Drives Using Phase-Locked Loop Control System" **IEEE Trans. Ind. Electron. Contr. Instrum.**, vol. IECI-27, Aug., 1980, pp. 147-155.
- [4] O. I. Mohamed, S. Shoji, and K. Watanabe, "A Digitally Programmable Temperature Controller Based on a Phase-locked Loop" **IEEE Trans. Inst. Meas.**, Vol. 37, No. 4, Dec., 1988, pp. 582-585.
- [5] S. Wanchana, T. Benjanarasuth, N. Komine and J. Ngamwiwit, "PLL in cooperated with PI Controller for Flow Control System" **Proc. of the IEEE International Conf. on System, Man, and Cybernetics (SMC 99)**, Tokyo, Japan, Oct., 1999, pp. V-27-V-32.
- [6] A. W. Moore, "Phase-Locked Loops for Motor-Speed Control" **IEEE Spectrum**, vol. 10, Apr., 1973, pp. 61-67.
- [7] S. Wanchana, T. Benjanarasuth, N. Komine and J. Ngamwiwit: "Adaptive Phase-Locked Loop for Process Control System" **Proc. of the International Conf. on Control, Automation and Systems (ICCAS 2001)**, Jeju, Korea., Oct., 2001, pp. 896-899.
- [8] S. Wanchana, T. Benjanarasuth, N. Komine and J. Ngamwiwit: "Feedforward Adaptive Phase-Locked Loop for Process Control System" **Proc. of the SICE Annual Conf. 2002 in Osaka (SICE 2002)**. Osaka, Japan., Aug., 2002, pp. 2861-2864.
- [9] S. Khumma, T. Benjanarasuth, D. Isarakorn, J. Ngamwiwit, S. Wanchana and N. Komine, "Application of LQR for Phase-Locked Loop Control Systems," **Proc. of the International Conf. on Control, Automation and Systems (ICCAS2004)**, Bangkok, Thailand, Aug., 2004, pp. 520-523.
- [10] S. Wanchana, T. Benjanarasuth, D. Isarakorn, J. Ngamwiwit and N. Komine, "Phase-Locked Loop Process Control System using LQR Approach," **Proc. of the 8th International Conf. on Control, Automation, Robotics and Vision (ICARCV 2004)**, Kunming, China, Dec., 2004, pp. 1615-1619.

- [11] Somsak Wanchana, Taworn Benjanarasuth, Noriyuki Komine, and Jongkol Ngamwiwit, "PLL Equivalent Augmented System Incorporated with State Feedback Designed by LQR" **International Journal of Control, Automation, and Systems**, vol. 5, no. 2, Apr. 2007, pp. 161-169.
- [12] R. E. Best, *Phase-Locked Loops: Design Simulation and Applications*, 5th Ed. McGraw-Hill Inc. 1997.
- [13] M. F. Lai, M. Nakaon, and G. C. Hsieh, "Application of Fuzzy Logic in the Phase-Locked Loop Speed Control of Induction Motor Drive" **IEEE Trans. Ind. Electron.**, vol. 43, no. 6, Dec. 1996, pp. 630-639.
- [14] S. Wanchana., T. Benjanarasuth., N. Komine., and J. Ngamwiwit. "PLL Incorporating P Controller for Flow Control Systems." **การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 22 มหาวิทยาลัยเกษตรศาสตร์. ธันวาคม พ.ศ. 2542. หน้า 179-182.**
- [15] สมศักดิ์ วรรณชนะ. "การควบคุมอัตราการไหลด้วยวิธี PLL ร่วมกับตัวควบคุมแบบ P" **วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยี พระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2543.**
- [16] S. Wanchana, T. Benjanarasuth, N. Komine and J. Ngamwiwit, "PLL Incorporating Industrial Controller for Flow Control Systems" **Proc. of the International Symposium on Communications and Information Technology (ISCIT 2001)**, Chiang Mai, Thailand, Nov., 2001, pp. 622-625.
- [17] Katsuhiko Ogata. **Modern Control Engineering**. 2nd Ed. New Jersey: Prentice-Hall, Inc. 1990.
- [18] H. W. Smith and E. J. Davison, "Design of Industrial Regulators" **Proc. Of Inst. Elect. Eng.**, vol. 119, no. 8, Aug. 1972, pp. 1210-1216.

ภาคผนวก ก

กระบวนการความดัน

แผนผังกระบวนการความดันแสดงในรูปที่ ก.1 (ก) สามารถที่จะอธิบายเป็นคุณสมบัติของความต้านทานและคาปาซิแตนซ์ได้ โดยที่นิยามของความต้านทานการไหลของก๊าซ R_v คือ

$$R_v = \frac{d(\Delta P)}{dq_i} \quad (\text{ผ.1})$$

เมื่อ $d(\Delta P)$ เป็นการเปลี่ยนแปลงค่าเล็กน้อยของความแตกต่างของความดันก๊าซ (N/m^2)

dq_i เป็นการเปลี่ยนแปลงค่าเล็กน้อยของอัตราการไหลก๊าซ (kg/s)

การคำนวณหาค่า R_v นั้นจะใช้เวลาค่อนข้างมาก ซึ่งในทางปฏิบัติจะใช้วิธีคำนวณจากความชัน (slope) ของกราฟความแตกต่างของความดันเทียบกับอัตราการไหลในรูปที่ ก.1 (ข) แทน

สำหรับคาปาซิแตนซ์ของถังความดันสามารถคำนวณค่าจากสูตร

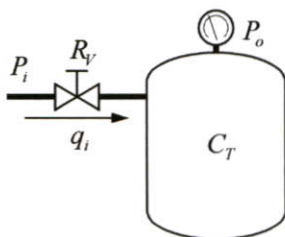
$$C_T = \frac{V_T}{n_p R_{gas} T_R} \quad (\text{ผ.2})$$

เมื่อ V_T เป็นปริมาตรของถัง (m^3)

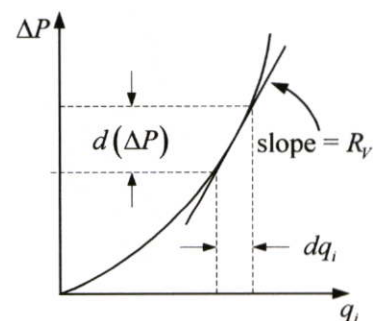
n_p เป็น polytropic exponent มีค่าประมาณ 1.0 ~ 1.2

R_{gas} เป็นค่าคงที่ของก๊าซ (N-m/kg-K)

T_R เป็นอุณหภูมิสัมบูรณ์ (K)



(ก) แผนผังกระบวนการความดัน



(ข) กราฟความแตกต่างของความดันเทียบกับอัตราการไหล

รูปที่ ก.1 ระบบความดัน

ภาคผนวก ข

การจำลองควบคุมความเร็วรอบของมอเตอร์

ในหัวข้อนี้จะแสดงให้เห็นว่า ระบบควบคุมเฟสล็อกที่ออกแบบด้วยวิธีแอสคิวนาร์เป็นระบบที่ใช้พลังงานในการควบคุม (อินพุตควบคุม) ได้เหมาะสมที่สุด แผนภาพการควบคุมที่อาร์เมเจอร์ของมอเตอร์ไฟฟ้ากระแสตรงแสดงในรูปที่ ข.1 โดยให้

R_a คือความต้านทานของอาร์เมเจอร์ (Ω)

L_a คือความเหนี่ยวนำของอาร์เมเจอร์ (H)

i_a คือกระแสไฟฟ้าของอาร์เมเจอร์ (A)

e_a คือแรงดันไฟฟ้าของอาร์เมเจอร์ (V)

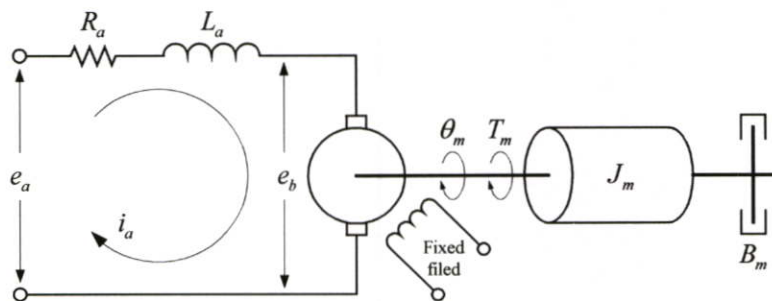
e_b คือ emf ย้อนกลับ (V)

θ_m คือมุมที่เปลี่ยนไปของแกนมอเตอร์ (rad)

T_m คือแรงบิดที่พัฒนาขึ้นในมอเตอร์ (N-m)

J_m คือผลรวมของโมเมนต์แรงเฉื่อยของมอเตอร์และโหลด (kg-m^2)

B_m คือสัมประสิทธิ์ของแรงเสียดทานความหนืด (viscous-friction coefficient) ของมอเตอร์และโหลด (N-m-sec/rad)



รูปที่ ข.1 แผนภาพการควบคุมที่อาร์เมเจอร์ของมอเตอร์ไฟฟ้ากระแสตรง

แรงบิดที่พัฒนาขึ้นในมอเตอร์ T_m จะมีความสัมพันธ์กับกระแสไฟฟ้าของอาร์เมเจอร์ i_a และค่าคงที่แรงบิดของมอเตอร์ K , ซึ่งสามารถเขียนเป็นสมการได้ดังนี้

$$T_m = K_i i_a \quad (\text{ข.1})$$

เมื่ออาร์เมเจอร์หมุนจะทำให้เกิดแรงเคลื่อนไฟฟ้า e_b ซึ่งจะเป็นสัดส่วนกับความเร็วเชิงมุมของมอเตอร์ ($\omega_m = \frac{d\theta}{dt}$) และค่าคงที่ของ emf ย้อนกลับ K_b โดยที่สมการของ e_b คือ

$$e_b = K_b \frac{d\theta_m}{dt} \quad (\text{ข.2})$$

ในระบบหน่วย SI นั้น ค่าของ K_t จะเท่ากับค่าของ K_b จากรูปที่ ข.1 สามารถเขียนสมการของแรงดันไฟฟ้าที่อาร์เมเจอร์ e_a และสมการของแรงบิด T_m ที่ต้องเอาชนะแรงเสียดทานและแรงเฉื่อยจากกฎของนิวตัน ได้ดังนี้

$$e_a = L_a \frac{di_a}{dt} + R_a i_a + e_b \quad (\text{ข.3})$$

$$T_m = J_m \frac{d^2\theta_m}{dt^2} + B_m \frac{d\theta_m}{dt} \quad (\text{ข.4})$$

จากสมการที่ได้กล่าวมา เมื่อกำหนดให้ $x_{m1} = \theta_m$ $x_{m2} = i_a$ $u_m = e_a$ และ $y_m = \dot{\theta}_m$ ดังนั้นระบบมอเตอร์ไฟฟ้ากระแสตรงที่อาร์เมเจอร์ถูกควบคุม สามารถเขียนให้อยู่ในรูปของปริภูมิสถานะได้เป็น

$$\begin{bmatrix} \dot{x}_{m1} \\ \dot{x}_{m2} \end{bmatrix} = \begin{bmatrix} -\frac{B_m}{J_m} & \frac{K_t}{J_m} \\ -\frac{K_b}{L_a} & -\frac{R_a}{L_a} \end{bmatrix} \begin{bmatrix} x_{m1} \\ x_{m2} \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{1}{L_a} \end{bmatrix} u_m \quad (\text{ข.5})$$

$$y_m = [1 \quad 0] \begin{bmatrix} x_{m1} \\ x_{m2} \end{bmatrix} \quad (\text{ข.6})$$

ในการจำลองผลการทดสอบสมรรถนะของระบบควบคุมเฟสล็อกกลูปที่ออกแบบด้วยวิธีแอดคิวนาร์สำหรับควบคุมความเร็วรอบของมอเตอร์ไฟฟ้ากระแสตรงนั้น จะสมมุติให้ระบบ (ข.5) มีค่าพารามิเตอร์ $R_a = 0.49 \Omega$ $L_a = 0.6 \text{ H}$ $K_b = K_t = 0.02 \text{ N-m/A}$ $J_m = 0.01 \text{ kg-m}^2$ และ $B_m = 0.04 \text{ N-m-sec/rad}$ การออกแบบตัวควบคุมตามขั้นตอนในหัวข้อ 3.2.3 นั้นจะใช้ค่าอัตราขยายของตัวตรวจจับเฟส K_d เท่ากับ 1.4324 V/rad ค่าอัตราขยายของวงจรรอสซิลเลเตอร์ควบคุมด้วยแรงดัน K_o เท่ากับ $35,000 \text{ rad/sec/V}$ เมทริกซ์ถ่วงน้ำหนัก $\text{diag}[Q \ q] = \text{diag}[0 \ 0 \ 0 \ 10]$ และ $R = 0.1$ จากทฤษฎีบทในบทที่ 3 สามารถคำนวณหาค่าพารามิเตอร์ τ_{F1} ของวงจรรองสัญญาณความถี่ต่ำผ่านแบบล้าหลังอันดับ 1 ที่มีฟังก์ชันถ่ายโอน

$$F(s) = \frac{1}{\tau_{F1}s + 1}$$

ได้เท่ากับ 2×10^{-3} วินาที ดังนั้น สมการเฟสล็อกกลูปเสมือนเป็นระบบขยายเพิ่มคือ

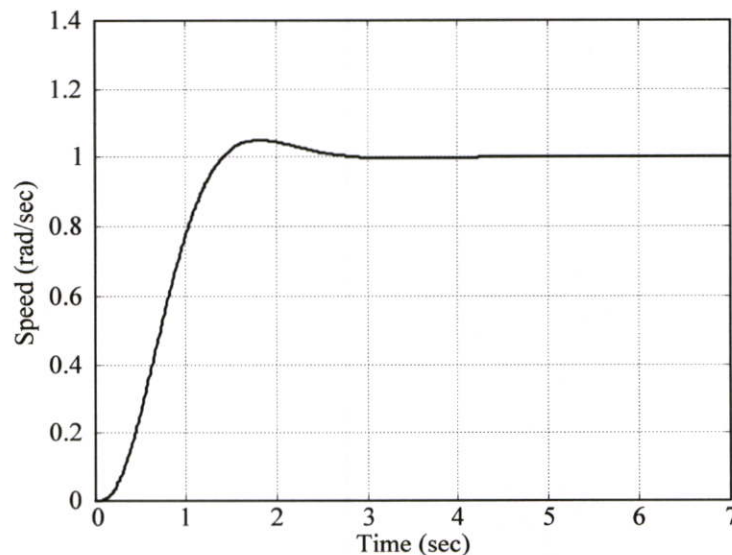
$$\begin{bmatrix} \dot{x}_{m1}(t) \\ \dot{x}_{m2}(t) \\ \dot{x}_F(t) \\ \dot{e}(t) \end{bmatrix} = \begin{bmatrix} -4 & 2 & 0 & 0 \\ -0.033 & -0.817 & 1.667 & 0 \\ 0 & 0 & -500 & 0 \\ -1 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} x_{m1}(t) \\ x_{m2}(t) \\ x_F(t) \\ e(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ 500 \\ 0 \end{bmatrix} u(t) + \begin{bmatrix} 0 \\ 0 \\ 0 \\ 1 \end{bmatrix} r(t)$$

$$y_A(t) = \begin{bmatrix} 1 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} x_{m1}(t) \\ x_{m2}(t) \\ x_F(t) \\ e(t) \end{bmatrix}$$

คำนวณกฎการควบคุมที่เหมาะสมที่สุด $u(t)$ โดยใช้โปรแกรม MATLAB จะได้เมทริกซ์ อัตราขยายป้อนกลับสถานะ K และค่าอัตราขยายอินทิกรัล k_I คือ

$$[K \quad -k_I] = [2.229 \quad 1.879 \quad 0.006 \quad -10]$$

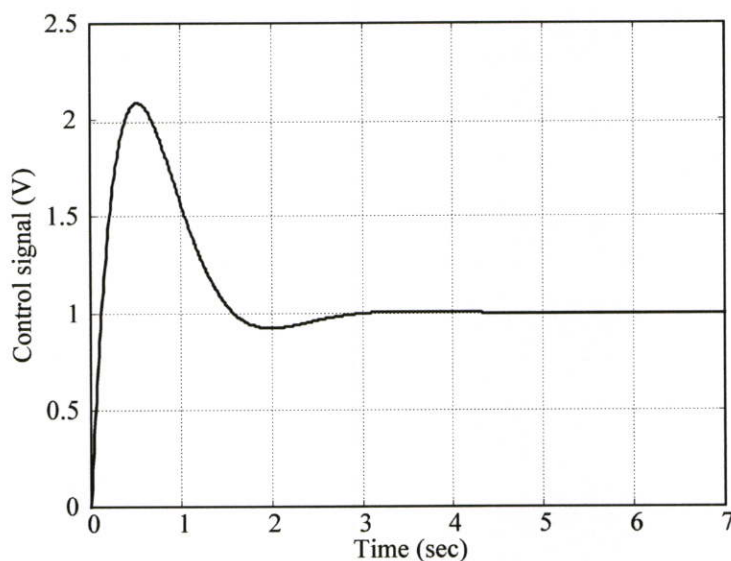
ผลตอบสนองของระบบควบคุมเฟสล็อกกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์สำหรับควบคุมความเร็วรอบของมอเตอร์ไฟฟ้ากระแสตรง เมื่อให้สัญญาณอ้างอิงเป็นแบบขั้นบันไดไปที่ 1 rad/sec แสดงในรูปที่ ข.2 จากรูปพบว่า มีค่าพุงเกิน P_o เท่ากับ 5.07% เวลาไต่ขึ้น t_r เท่ากับ 1.41 วินาที เวลาในการเข้าสู่สภาวะคงตัว t_s เท่ากับ 2.41 วินาที และค่าผิดพลาดที่สภาวะคงตัว e_{ss} เป็นศูนย์



รูปที่ ข.2 ผลตอบสนองของระบบควบคุมความเร็วรอบของมอเตอร์ไฟฟ้ากระแสตรง

สัญญาณอินพุตควบคุมของระบบควบคุมเฟสล็อกกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์สำหรับควบคุมความเร็วรอบของมอเตอร์ไฟฟ้ากระแสตรงแสดงในรูป ข.3 ซึ่งพบว่า สัญญาณจะเพิ่มขึ้นเร็วใน

ช่วงแรก โดยมีค่าสูงสุดที่ 2.09 V ที่เวลา 0.52 วินาที จากนั้นก็จะลดลง และไปคงที่ที่ 1 V เมื่อผลตอบสนองของระบบอยู่ในสภาวะคงตัว



รูปที่ ข.3 สัญญาณอินพุตควบคุม

จากที่ได้กล่าวมาแล้วในบทที่ 4 ว่าผลตอบสนองของระบบควบคุมเฟสล็อกกลูบที่ออกแบบด้วยวิธีแอลคิวอาร์ โดยใช้วงจรรองสัญญาณความถี่ต่ำผ่านแบบลำดับอันดับ 1 และแบบลำดับสูงนั้น จะมีความแตกต่างกันเพียงเล็กน้อย เมื่อใช้ค่าพารามิเตอร์ต่าง ๆ ในการออกแบบเหมือนกัน ดังนั้น เพื่อให้เห็นข้อดีของการออกแบบด้วยวิธีแอลคิวอาร์ในการกำหนดให้ผลตอบสนองของระบบเร็วขึ้น ซึ่งสามารถทำได้โดยการเพิ่มค่าของเมทริกซ์ถ่วงน้ำหนัก q ให้มากขึ้น การออกแบบตัวควบคุมของเฟสล็อกกลูบเสมือนระบบขยายเพิ่ม ที่ใช้วงจรรองสัญญาณความถี่ต่ำผ่านแบบลำดับที่มีฟังก์ชันถ่ายโอน

$$F(s) = \frac{\tau_{F2}s + 1}{\tau_{F1}s + 1}$$

นั้น จะใช้ค่าพารามิเตอร์ต่าง ๆ ของระบบ (ข.5) ค่าอัตราขยายของตัวตรวจจับเฟส K_d และค่าอัตราขยายของวงจรรออสซิลเลเตอร์ควบคุมด้วยแรงดัน K_o เช่นเดียวกับการออกแบบโดยใช้วงจรรองสัญญาณความถี่ต่ำผ่านแบบลำดับอันดับ 1 โดยเลือกเมทริกซ์ถ่วงน้ำหนัก $\text{diag}[Q \ q] = \text{diag}[0 \ 0 \ 0 \ 100]$ และ $R = 0.1$ ซึ่งสามารถคำนวณหาค่าพารามิเตอร์ τ_{F1} จากทฤษฎีบทในบทที่ 3 ของวงจรรองสัญญาณความถี่ต่ำผ่านแบบลำดับได้เท่ากับ 2×10^{-2} วินาที และเลือก τ_{F2} เท่ากับ 2×10^{-3} วินาที ดังนั้น สมการสถานะ และสมการเอาต์พุตของเฟสล็อกกลูบเสมือนระบบขยายเพิ่มคือ

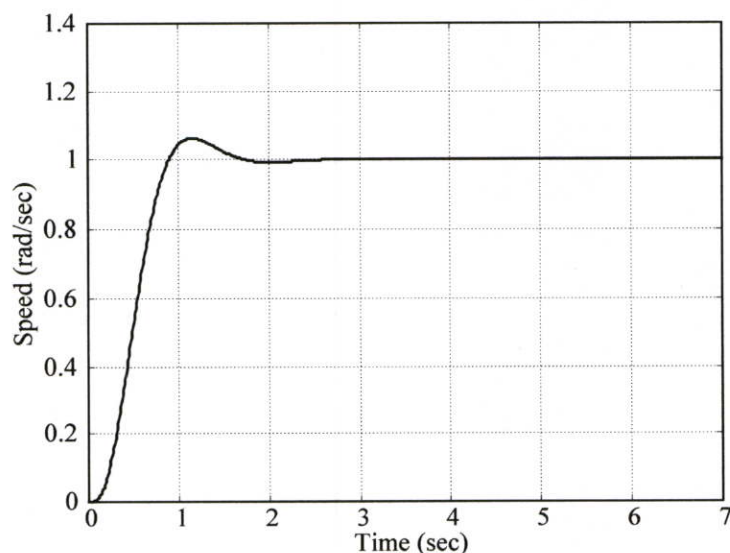
$$\begin{bmatrix} \dot{x}_{m1}(t) \\ \dot{x}_{m2}(t) \\ \dot{x}_F(t) \\ \dot{e}(t) \end{bmatrix} = \begin{bmatrix} -4 & 2 & 0 & 0 \\ -0.033 & -0.817 & 1.667 & 0 \\ 0 & 0 & -50 & 0 \\ -1 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} x_{m1}(t) \\ x_{m2}(t) \\ x_F(t) \\ e(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 0.167 \\ 45 \\ 0 \end{bmatrix} u(t) + \begin{bmatrix} 0 \\ 0 \\ 0 \\ 1 \end{bmatrix} r(t)$$

$$y_A(t) = [1 \ 0 \ 0 \ 0] \begin{bmatrix} x_{m1}(t) \\ x_{m2}(t) \\ x_F(t) \\ e(t) \end{bmatrix}$$

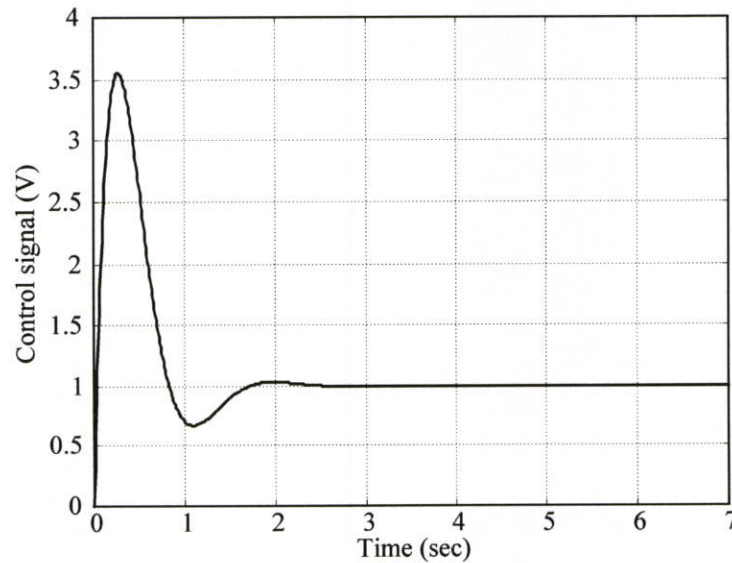
เมทริกซ์อัตราขยายป้อนกลับสถานะ K และค่าอัตราขยายอินทิกรัล k_I ที่ได้จากกฎการควบคุมที่เหมาะสมที่สุด $u(t)$ ของสมการ (3.19) คือ

$$[K \ -k_I] = [6.414 \ 3.605 \ 0.114 \ -31.623]$$

ผลตอบสนองของระบบควบคุมเฟสล็อกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์สำหรับควบคุมความเร็วรอบของมอเตอร์ไฟฟ้ากระแสตรง โดยใช้วงจรรองสัญญาณความถี่ต่ำผ่านแบบล้าหลัง และให้สัญญาณอ้างอิงเป็นแบบขั้นบันไดไปที่ 1 rad/sec แสดงในรูปที่ ข.4 พบว่า มีค่าพุงเกิน P_o เท่ากับ 6.39% เวลาไต่ขึ้น t_r เท่ากับ 0.89 วินาที เวลาในการเข้าสู่สภาวะคงตัว t_s เท่ากับ 1.54 วินาที และค่าผิดพลาดที่สภาวะคงตัว e_{ss} เป็นศูนย์ สัญญาณอินพุตควบคุมของระบบแสดงในรูป ข.5 ซึ่งพบว่า สัญญาณจะเพิ่มขึ้นอย่างรวดเร็วในช่วงแรก โดยมีค่าสูงสุดที่ 3.56 V ที่เวลา 0.27 วินาที จากนั้นก็จะลดลง และไปคงที่ที่ 1 V เมื่อผลตอบสนองของระบบอยู่ในสภาวะคงตัว



รูปที่ ข.4 ผลตอบสนองของระบบควบคุมความเร็วรอบของมอเตอร์ไฟฟ้ากระแสตรง



รูปที่ ข.5 สัญญาณอินพุตควบคุม

การจำลองผลการทดสอบสมรรถนะของระบบควบคุมเฟสล็อกกลูบที่ออกแบบด้วยวิธี แอลคิวอาร์สำหรับควบคุมความเร็วรอบของมอเตอร์ไฟฟ้ากระแสตรง โดยใช้วงจรรองสัญญาณ ความถี่ต่ำผ่านแบบแอกทีฟ PI ที่มีฟังก์ชันถ่ายโอน

$$F(s) = \frac{\tau_{F2}s + 1}{\tau_{F1}s}$$

นั้น จะใช้ค่าพารามิเตอร์ต่าง ๆ เช่นเดียวกับการออกแบบตัวควบคุมที่ใช้วงจรรองสัญญาณความถี่ต่ำผ่านแบบส้าหลังอันดับ 1 ในกรณีนี้ ค่าพารามิเตอร์ τ_{F1} ที่คำนวณได้จากทฤษฎีบทในบทที่ 3 คือ 2×10^{-3} วินาที และเลือก τ_{F2} ให้มีค่าน้อยกว่า 10 เท่าของ τ_{F1} ดังนั้น เฟสล็อกกลูบเสมือนระบบ ขยายเพิ่มที่อยู่ในรูปปริภูมิสถานะคือ

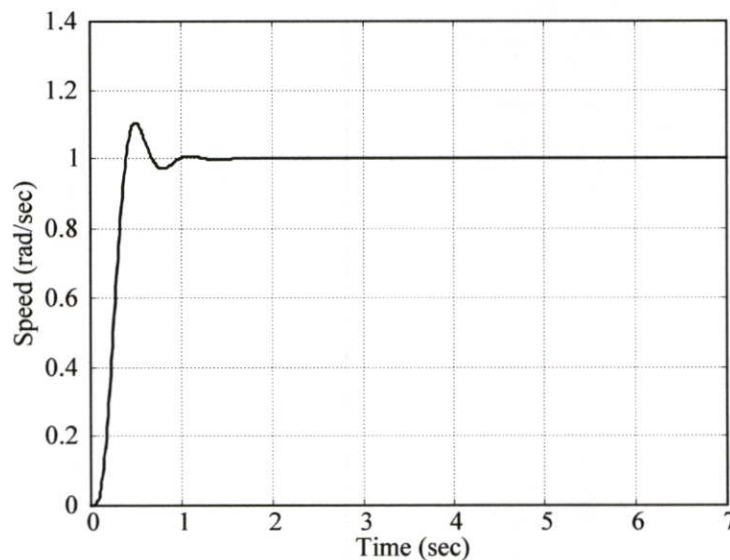
$$\begin{bmatrix} \dot{x}_{m1}(t) \\ \dot{x}_{m2}(t) \\ \dot{x}_F(t) \\ \dot{e}(t) \end{bmatrix} = \begin{bmatrix} -4 & 2 & 0 & 0 \\ -0.033 & -0.817 & 1.667 & 0 \\ 0 & 0 & 0 & 0 \\ -1 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} x_{m1}(t) \\ x_{m2}(t) \\ x_F(t) \\ e(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 0.167 \\ 500 \\ 0 \end{bmatrix} u(t) + \begin{bmatrix} 0 \\ 0 \\ 0 \\ 1 \end{bmatrix} r(t)$$

$$y_A(t) = [1 \ 0 \ 0 \ 0] \begin{bmatrix} x_{m1}(t) \\ x_{m2}(t) \\ x_F(t) \\ e(t) \end{bmatrix}$$

ตัวควบคุมที่คำนวณได้จากกฎการควบคุมที่เหมาะสมที่สุด $u(t)$ ของสมการ (3.19) คือ

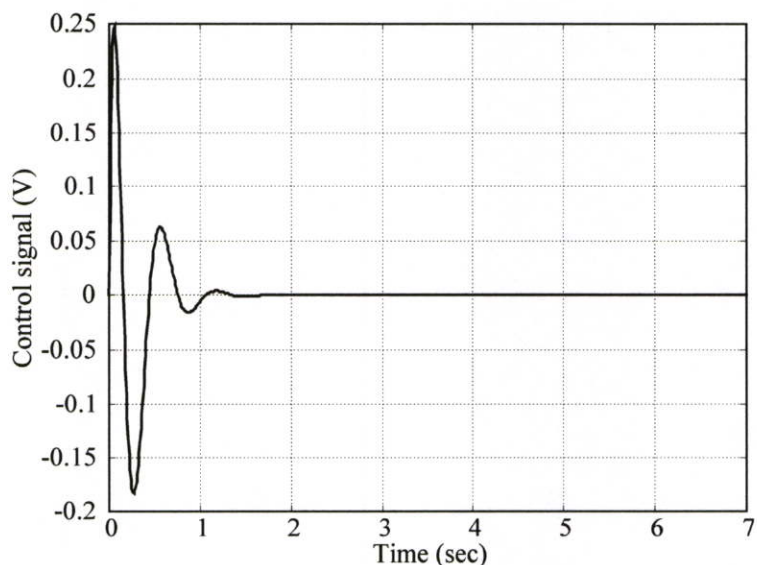
$$[K \ -k_r] = [1.493 \ 0.385 \ 0.051 \ -10]$$

ผลตอบสนองของระบบควบคุมเฟสล็อกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์ในการควบคุมความเร็วรอบของมอเตอร์ไฟฟ้ากระแสตรง โดยใช้วงจรรองสัญญาณความถี่ต่ำผ่านแบบแอกทีฟ PI เมื่อให้สัญญาณอ้างอิงเป็นแบบขั้นบันไดไปที่ 1 rad/sec แสดงในรูปที่ ข.6 พบว่า มีค่าพุงเกิน P_o เท่ากับ 10.6% เวลาไต่ขึ้น t_r เท่ากับ 0.39 วินาที เวลาในการเข้าสู่สภาวะคงตัว t_s เท่ากับ 0.88 วินาที และค่าผิดพลาดที่สภาวะคงตัว e_{ss} เป็นศูนย์



รูปที่ ข.6 ผลตอบสนองของระบบควบคุมความเร็วรอบของมอเตอร์ไฟฟ้ากระแสตรง

สัญญาณอินพุตควบคุมของระบบควบคุมเฟสล็อกลูปที่ออกแบบด้วยวิธีแอลคิวอาร์ สำหรับควบคุมความเร็วรอบของมอเตอร์ไฟฟ้ากระแสตรง โดยใช้วงจรรองสัญญาณความถี่ต่ำผ่านแบบแอกทีฟ PI แสดงในรูป ข.7 ซึ่งพบว่า สัญญาณจะเพิ่มขึ้นอย่างรวดเร็วในช่วงแรก โดยมีค่าสูงสุดที่ 0.25 V ที่เวลา 0.06 วินาที จากนั้นก็จะลดลงอย่างรวดเร็วจนมีค่าติดลบที่ 1.8 V ที่เวลา 0.27 วินาที และแกว่งกลับขึ้นไปเป็นค่าบวกก่อนที่จะไปคงที่ที่ 0 V เมื่อผลตอบสนองของระบบอยู่ในสภาวะคงตัว



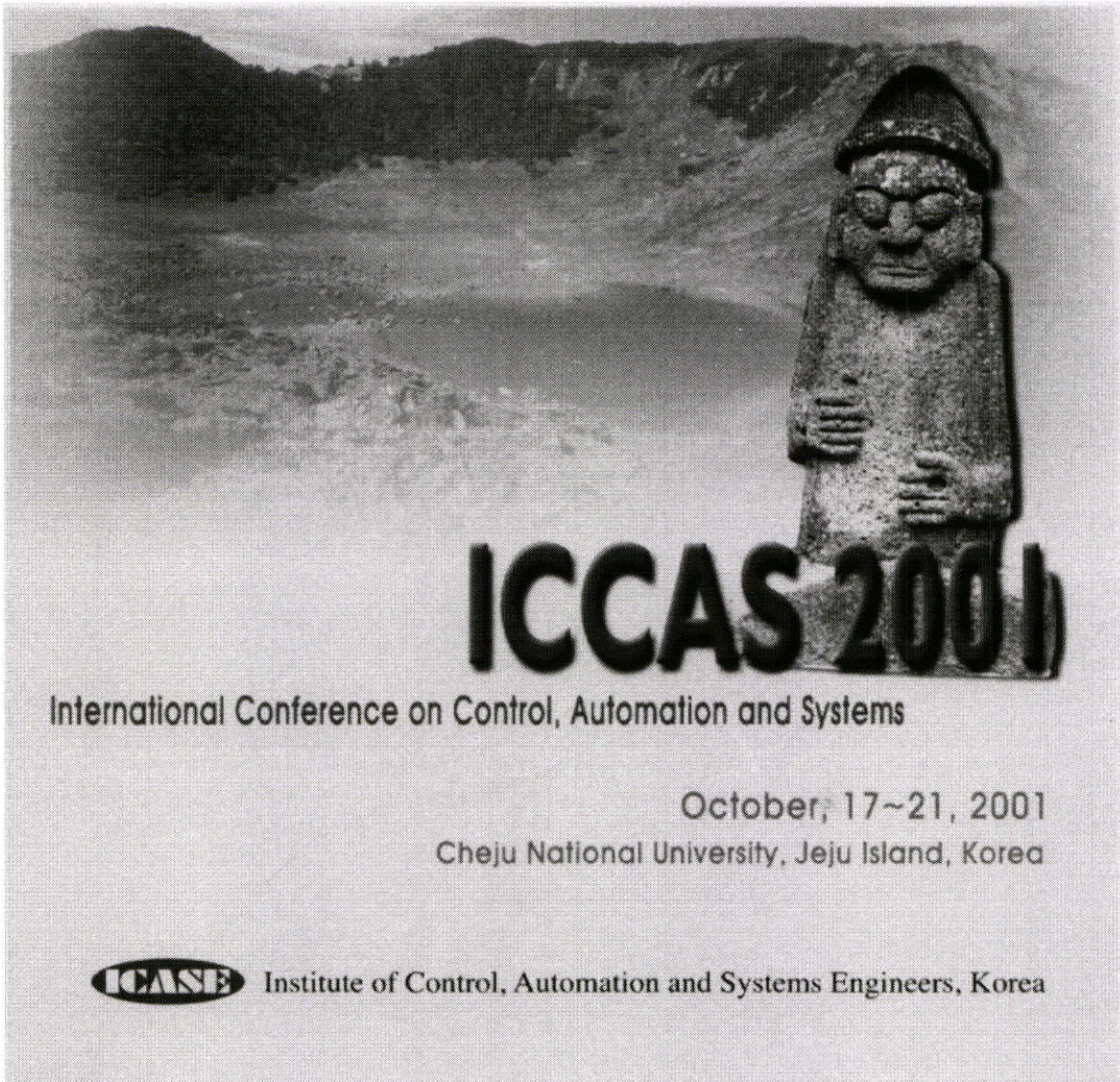
รูปที่ ข.7 สัญญาณอินพุตควบคุม

ตารางที่ ข.1 สมรรถนะของระบบควบคุมเฟสล็อกลูปที่ออกแบบด้วยวิธีแอสคิวอาร์สำหรับควบคุมความเร็วรอบของมอเตอร์ไฟฟ้ากระแสตรง

ชนิดของ วงจรรองรูป	เมทริกซ์ถ่วงน้ำหนัก		สมรรถนะของระบบ		
	q	R	P_o (%)	t_r (วินาที)	t_s (วินาที)
ถ้ำหลังอันดับ 1	10	0.1	5.07	1.41	2.41
ถ้ำหลัง	100	0.1	6.39	0.89	1.54
แอกทีฟ PI	10	0.1	10.6	0.39	0.88

จากผลการจำลองควบคุมความเร็วรอบของมอเตอร์ไฟฟ้ากระแสตรงพบว่า ระบบควบคุมเฟสล็อกลูปที่ออกแบบด้วยวิธีแอสคิวอาร์ โดยใช้วงจรรองรูปทั้ง 3 ชนิดนั้น สามารถควบคุมให้ความเร็วรอบของมอเตอร์ไฟฟ้ากระแสตรงเข้าสู่ระดับสัญญาณอ้างอิงได้โดยไม่มีค่าผิดพลาดที่สถานะคงตัว ซึ่งมีสมรรถนะดังแสดงในตารางที่ ข.1 นอกจากนี้ ยังได้แสดงให้เห็นว่าระบบควบคุมเฟสล็อกลูปที่ออกแบบด้วยวิธีแอสคิวอาร์เป็นระบบที่ใช้พลังงานในการควบคุม (อินพุตควบคุม) ได้เหมาะสมที่สุด

บทความวิจัยที่ได้รับการตีพิมพ์



ICCAS 2001

International Conference on Control, Automation and Systems

October, 17~21, 2001

Cheju National University, Jeju Island, Korea



Institute of Control, Automation and Systems Engineers, Korea

Adaptive Phase-Locked Loop for Process Control System

S. Wanchana*, T. Benjanarasuth*, N. Komine** and J. Ngamwiwit*

*Department of Control Engineering, Faculty of Engineering and Research Center for Communications and Information Technology
King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand
(Tel: 66-2-326-9989; Fax: 66-2-326-9989; E-mail: knjongko@kmitl.ac.th)

**Department of Applied Computer Engineering, School of Information Technology and Electronics, Tokai University
1117 Kitakaname, Hiratsuka-Shi, Kanagawa-Ken 259-1292, Japan
(Tel: 81-463-58-1211; Fax: 81-463-50-2240; E-mail: komine@keyaki.cc.u-tokai.ac.jp)

Abstract: This paper presents the application of adaptive phase-locked loop (adaptive PLL) technique to control the process variable of the process control system. The adaptive algorithm is related to the error. When the error of the system is changed, the adaptive gain will be directly changed according to the error. If the value of the adaptive gain is large, the value of the error will be large. In this experiment, the reference input is 50% step input. The experimental result in controlling the first order lag process by the adaptive PLL shows that the response of the controlled system has no overshoot, short rise time, and zero steady-state error. The experimental result also shows that when the output disturbance enters to the process control system, the adaptive PLL can maintain the stability of the system and the effect of the output disturbance can also be fast rejected. The adaptive PLL has better performance compared with the standard PLL for controlling the same process.

Keywords: process control system, adaptive control, phase-locked loop.

1. Introduction

In the industry, most of plants or processes are type 0 with three to five first-order lags or one first-order lag plus dead time and the process variables of most systems to be controlled to meet the desired performance are flow, level, temperature, pressure, speed etc. [1]. One of the popular conventional controllers with well-tuned parameters to match the plant characteristics is proportional controller (P controller) and proportional plus integral controller (PI controller) while proportional-integral-derivative (PID) is comparatively less used [2]. On the other hand, the phase-locked loop (PLL) technique has been extensively applied in the fields of telecommunication, instrumentation, control system, and multimedia apparatus. It has been reported that the closed-loop speed control of ac induction motor drives controlled by PLL technique gives the steady-state speed regulation on the order of 0.002% ~ 0.008% [3]. The PLL technique can also be applied together with PID controller to control the temperature of the water bath by converting the temperature to frequency and the overshoot and undershoot of the temperature response are greatly reduced, and the error in the steady state is within 0.1°C [4].

Other methods of decreasing the acquisition time of a PLL have been presented [5], [6], [7]. They arrive at the solution through channel-switching systems, by non-linear amplification of phase error, or by injecting additional signals into the VCO. These techniques inherently increase the noise bandwidth of the PLL. It has been reported that the adaptive phase-locked loop for video signal sampling to alleviate the long acquisition time of a narrow band PLL [8].

This paper presents the application of adaptive PLL technique to control the process variable of the process control system. The adaptive algorithm is related to the error. Because the PLL technique utilizes the compared value in term of frequency, it is required to convert the process variable to be frequency. Since the PLL synchronization will lose when there is a sudden change of error and the acquisition time for PLL tends to be slow which will cause the rise time of the controlled system too long, the adaptive gain changed directly to the error has been introduced. When the error of the system is changed, the adaptive gain will be directly changed according to the error. The value of the adaptive gain is large when the value of the error is large. Hence, the large adaptive gain will cause the speed of the system response fast.

In order to demonstrate the effectiveness of adaptive PLL, the process to be controlled is simulated by the programmable

indicating controller (SLPC-151*E) which is represented by $K_p / (1+s\tau)$, where K_p is the process gain and τ is the time constant. The adaptive PLL consists of a phase detector, a loop filter, a SLPC-151*E, two voltage controlled oscillator and two counter modulus N. The phase-frequency detector (PFD) is used as the phase detector. The loop filter is the active low-pass filter. The SLPC-151*E is used for computing error (e), for simulating the process model and for adjusting the adaptive gain according to the error.

In this experiment, the reference input is set to be 50% step input. The experimental result in controlling the first order lag process by adaptive PLL shows that the response of the controlled system has no overshoot, short rise time and no steady-state error. The experimental result also shows that when the output disturbance enters to the process control system, the adaptive PLL can maintain the stability of the system and the effect of the output disturbance can also be fast rejected. The experimental result of the process control system using the adaptive PLL has better performance when compared to the system using the standard PLL.

2. Adaptive PLL for Process Control System

2.1. System Operation Principles

The block diagram of the process control system using adaptive PLL technique is illustrated in Fig. 1. It composes of an error (e), a voltage control oscillator (VCO₁), a counter modulus N₁, a phase frequency detector (PFD), a loop filter (LF), an adaptive gain, a process, a voltage control oscillator (VCO₂) and a counter modulus N₂. The SLPC-151*E is served as the adaptive gain and the process. The combination of the VCO₁ and the counter modulus N₁ are employed to provide a reference frequency (f_R) according to the set point voltage (V_{SP}). The output voltage is converted to be feedback frequency (f_F) by the VCO₂ and the counter modulus N₂. The feedback pulse train at frequency f_F from the counter modulus N₂ is compared by PFD with the reference pulse train of frequency f_R. The error signal from the PFD output is passed through the LF to obtain analog voltage V_d. The SLPC-151*E receives the V_d from the LF and multiplies it by the adaptive gain. So the output signal of the adaptive gain is related to the error, if the error is large then the output signal of the adaptive gain is large too. The output signal from the adaptive gain is fed to the process. Therefore the output of process will be altered to reduce the frequency error between f_R and f_F. The voltage V_d is varied until the two signals at the PFD inputs are equal in both frequency and phase. When this happens, the loop is locked and the feedback frequency (f_F) of the process

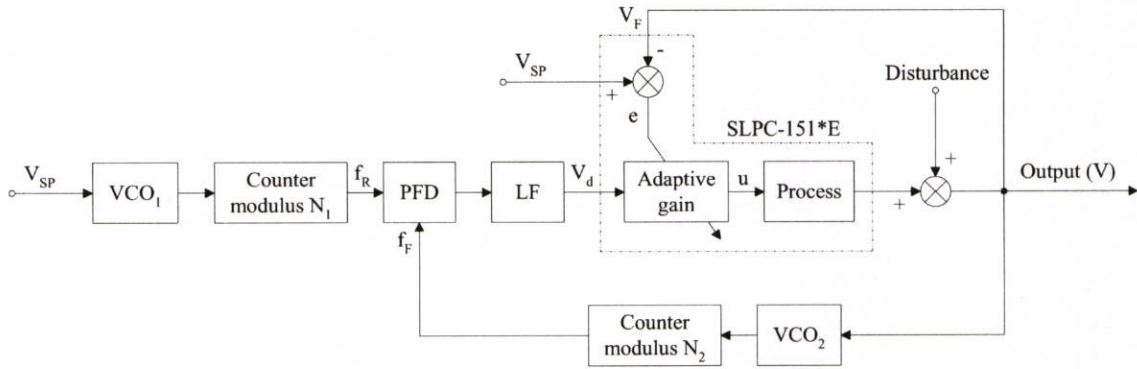


Fig. 1. System block diagram of the proposed process control system.

control system is perfectly synchronized with reference frequency (f_R).

2.2. Adaptive PLL Design

In order to design of the adaptive PLL system as shown in Fig. 1, the feedforward transfer function $G(s)$ from f_R to the output of process and the feedback transfer function $H(s)$ from the output of the process to f_F will be derived. The model of process in this experimental is a first-order lag model. Hence the model of the process is represented by $(K_p) / (1+s\tau)$, where τ is the time constant and K_p is the process gain. So, the model for SLPC-151*E can be represented as $K_{ad}K_p (1-e^{-sT}) / s(1+s\tau)$, where T is a specified time interval over which the analog voltage V_d from the LF is sampled and K_{ad} is the adaptive gain which assumed to be represented as $1+K_f(e(t))$ whereas K_f is a fixed gain. The model for PFD can be represented by K_d , where K_d is the constant gain in rad/V. The active low-pass filter can be represented as $(1+s\tau_2) / s\tau_1$, where τ_1 is greater than τ_2 and both are the RC time constants [9]. The feedback transfer function $H(s)$ from the output of the process to the output of counter modulus N_2 is represented by K_o / Ns , where K_o is the gain in rad/sec/V and N is the frequency divider.

Then $G(s)$ and $H(s)$ can respectively be obtained as

$$G(s) = K_d K_{ad} K_p \cdot \frac{(1+s\tau_2)}{(1+s\tau)(s\tau_1)} \cdot \frac{1-e^{-sT}}{s} \quad (1)$$

and

$$H(s) = \frac{K_o}{Ns} \quad (2)$$

and the open-loop transfer function of the PLL system is

$$G(s)H(s) = \frac{K_d K_{ad} K_p K_o}{N} \cdot \frac{(1+s\tau_2)(1-e^{-sT})}{(1+s\tau)(s^2\tau_1)} \quad (3)$$

By applying z transform to (1) and (3), then (4) and (5) are respectively obtained as

$$G(z) = K \cdot \frac{(A_1 z + A_0)}{(z-1)(z-c)} \quad (4)$$

and

$$H(z) = \frac{KK_o}{N} \cdot \frac{(A_1 z + A_0)}{(z-1)(z-c)} \cdot \frac{z}{z-1} \quad (5)$$

where

$$K = \frac{K_d K_{ad} K_p \tau_2}{\tau \tau_1}, \quad A_1 = \frac{-a+b+ac-bc+abT}{b^2},$$

$$A_0 = \frac{a-b-ac+bc-abcT}{b^2},$$

and where

$$a = \frac{1}{\tau_2}, \quad b = \frac{1}{\tau}, \quad c = e^{-bT}.$$

The closed-loop transfer function from f_R to f_F is

$$M(z) = \frac{G(z)}{1+G(z)H(z)} \quad (6)$$

Substituting (4) and (5) into (6) yields

$$M(z) = \frac{K(A_1 z + A_0)(z-1)}{(z-1)^2(z-c) + \frac{KK_o}{N}(A_1 z^2 + A_0 z)} \quad (7)$$

From the characteristic equation of (7) with known parameters $K_d = 0.4$ rad/V, $K_p = 1.12$, $K_{ad} = 1$, $N = 64$, $\tau = 5$ seconds, $\tau_1 = 100$ seconds, $\tau_2 = 10$ seconds and $T = 0.2$ second, the root locus method is utilized to design the gain K_o to meet the performance specifications. In this case, the natural frequency (ω_n) 0.239 rad/sec is chosen and $K_o = 374$ rad/sec/V is consequently selected. It can be observed from the above analysis that the various design parameters can affect the system stability of the PLL operation [10] including the adaptive gain. The system stability in the adaptive PLL operation is affected by the adaptive gain once the type of the loop filter and other parameters (K_d , K_{ad} , K_p , K_o , etc.) have been chosen.

3. Experimental Results

In this experiment, the value of fixed gain K_f and the reference input V_{SP} are set to be 20 and 50% step input, respectively. The experimental result recorded by the recorder model $\mu R.180$ (Yokogawa). The speed of recorder is set to be 450 mm/hr, which can assure the accuracy of the experimental results. The response of the process control system using adaptive PLL is shown in Fig. 2. It is found that the response of the controlled system has no overshoot and no steady-state error, and the rise time t_r is 152 seconds. The experimental result also shows that when the output disturbance with magnitude of -20% enters to the output of the process control system, the adaptive PLL can maintain the stability of the system and the effect of the output disturbance can also be fast rejected. It can observe that the response of the proposed process control system using the adaptive PLL has short rise time, no steady-state error and faster disturbance effect rejection when compared to the response of the system using the standard PLL (Fig. 3.).

Figure 4 and 5 show the responses of the process control system using adaptive PLL with the fixed gain K_f set to be 10 and 30 respectively. It can be observed the response from Fig. 4 that the rise time t_r is 204 seconds, the percent overshoot P_o is 1 % and the steady-state error is zero. The response found from Fig. 5 indicates that the rise time t_r is 120 seconds and there is no overshoot and steady-state error. This means that the required system performances at the transient state can be obtained by adjusting the values of the fixed gain K_f . When the constant output disturbance with magnitude of -20% enters to both systems, it is also found that the effects of constant output disturbance can be fast rejected. Fig. 5 is also shown that the disturbed response of controlled system has a few swings at the time where the output disturbance entering to the controlled system.

4. Conclusions

The process control system using the adaptive PLL technique

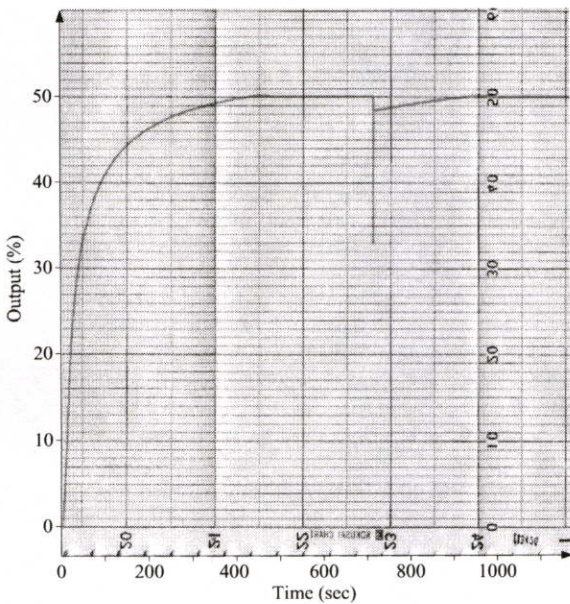


Fig. 2. Closed-loop response using adaptive PLL control with $K_f=20$.

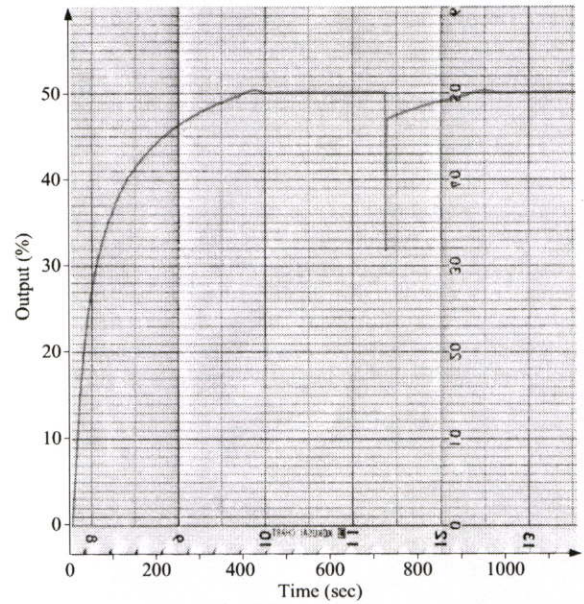


Fig. 4. Closed-loop response using adaptive PLL control with $K_f=10$.

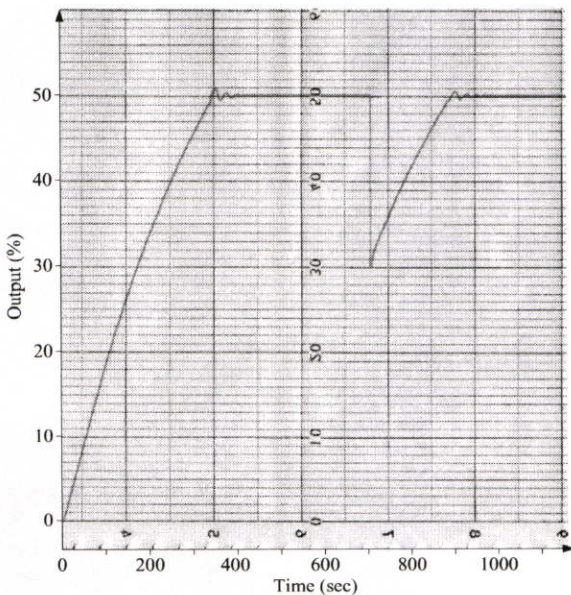


Fig. 3. Closed-loop response using standard PLL control.

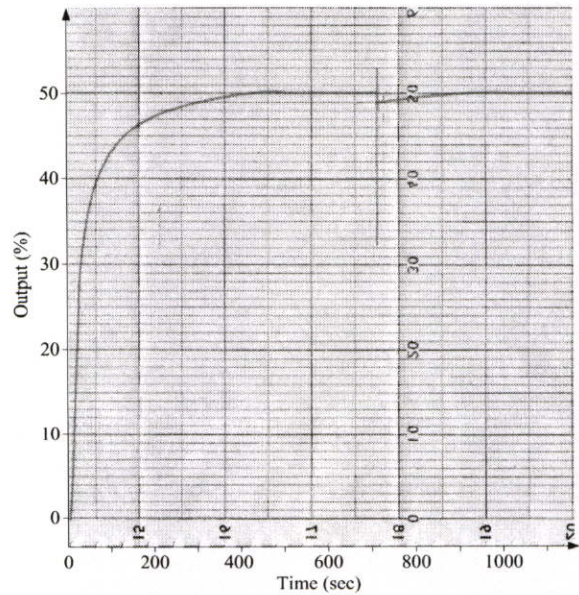


Fig. 5. Closed-loop response using adaptive PLL control with $K_f=30$.

has been proposed. The adaptive algorithm is related to the values of the error. When the error of the system is changed, the adaptive gain will be directly changed according to the error. Using adaptive PLL, the experimental results in controlling the first order lag process show that the responses of the controlled system have no overshoot, short rise time, and zero steady-state error. The adaptive PLL can maintain the stability of the system and the effects due to constant output disturbance can also be fast rejected. From the experimental results, the adaptive PLL gives the proposed process control system has better performances both in transient and steady state when comparing to the system using standard PLL.

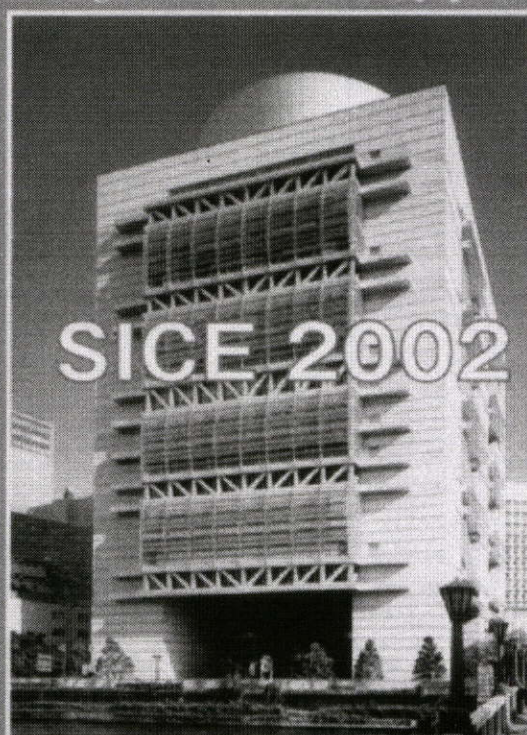
References

- [1] D.W. Pessen, "A New Look at PID Controller Tuning," *Trans. of the ASME Journal of Dynamic System, Measurement, and Control*, Vol. 116, Sept., pp. 553-557, 1996
- [2] W.K. Ho, C. C. Hang and J.H. Zhou, "Performance and Gain and Phase Margins of Well-Known PI Tuning Formulas," *IEEE Trans. on Control Systems Technology*, Vol. 3, No.2, June, pp. 245-248, 1995
- [3] P.C. Sen and M. L. MacDonald, "Stability Analysis of Induction Motor Drives Using Phase-Locked Loop Control System," *IEEE Trans. Ind. Electron. Contr. Instrum.*, Vol. IECI-27, Aug., pp. 147-155, 1980
- [4] O. I. Mohamed, S. Shoji, and K. Watanabe, "A Digitally Programmable Temperature Controller Based on a Phase-locked Loop," *IEEE Trans. Instrum. Meas.*, Vol. 37, No. 4, Dec., pp. 582-585, 1988
- [5] M. Burstein, "Fast PLL" *Proc. of 14th IEEE Convention of Electrical and Electronic Engineering in Israel*, Paper 4.1.7, Mar., 1985
- [6] B. S. Glance, "New Phase-Locked Loop Circuit Providing Very Fast Acquisition Time" *IEEE Trans. On Microwave Theory and Tech.*, Vol. MTT-33 No. 9, Sept. 1985
- [7] J. Berenguer, J. Bara, E. Artal, I. Corbella and A. Comeron, "Improvement of the pull-In Range and Acquisition Time of Microwave P.L.L. System by Injection Locking The V.C.O." *Digest of Papers 41st Annual Frequency Control Symposium*, pp. 524-526, 1987
- [8] A. J. Bishop, G. W. Roberth, M. L. Blostein, "Adaptive Phase Loop for Video Signal Sampling" *Proc. of IEEE International Symposium on Circuit and system*, Vol. 4, May. 3-6, pp. 1664-1667, 1992
- [9] A. W. Moore, "Phase-Locked Loops for Motor-Speed Control," *IEEE Spectrum*, Apr., pp. 61-67, 1973
- [10] M. F. Lai, M. Nakaon, and G. C. Hsieh, "Application of Fuzzy Logic in the Phase-Locked Loop Speed Control of Induction Motor Drive," *IEEE Trans. Ind. Electron.*, Vol. 43 No. 6, Dec., pp. 630-639, 1996

SICE Annual Conference 2002 in Osaka
PROCEEDINGS

Osaka International Convention Center
(Grand Cube Osaka)

August 5-7, 2002 Osaka, Japan



The Society of Instrument and Control Engineers

Feedforward Adaptive Phase-Locked Loop for Process Control Systems

S. Wanchana¹, T. Benjanarasuth¹, N. Komine², J. Ngamwiwit¹

¹ Faculty of Engineering and Research Center for Communications and Information Technology
King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand

E-mail Address: knjongko@kmitl.ac.th

² School of Information Technology and Electronics, Tokai University

1117 Kitakaname, Hiratsuka-Shi, Kanagawa-Ken 259-1292, Japan

E-mail Address: komine@keyaki.cc.u-tokai.ac.jp

Abstract: This paper presents the application of feedforward adaptive Phase-Locked Loop (feedforward adaptive PLL) for process control systems. The feedforward controller whose gain is less one, is added to the adaptive PLL in order to improve the response at transient state. The experimental result in controlling the first order lag process shows that the speed of the response is faster than the response of the adaptive PLL process control system. The proposed process control system has also the properties of tracking, fast load disturbance rejection and stability for the process parameter change.

Keywords: Process control system, feedforward controller, phase-locked loop.

1. Introduction

In the industry, most of plants or processes are type 0 with three to five first-order lags or one first-order lag plus dead time and the process variables of most systems to be controlled to meet the desired performance both in transient and steady state are flow, level, temperature, pressure, speed etc. Common controllers utilized are the proportional (P) controller, proportional-integral (PI) controller or proportional-integral-derivative (PID) controller. In the literature, the phase-locked loop (PLL) technique has been extensively applied in the fields of telecommunication, instrumentation, control system, and multimedia apparatus. It is also known that the PLL technique gives the result of controlling the system accurately because it uses the more stable reference frequency. It has been reported that the closed-loop speed control of ac induction motor drives controlled by PLL technique gives the steady-state speed regulation on the order of 0.002% ~ 0.008%¹⁾. The PLL technique, moreover, can also be applied together with PID controller to control the temperature of the water bath by converting the temperature to frequency and the overshoot and undershoot of the temperature response are greatly reduced, and the error in the steady-state is within 0.1°C²⁾.

However, the response of the process controlled by PLL technique tends to be slow. The PLL incorporated with PI controller that gives fast response but slow rejection of the disturbance effect has also presented³⁾. It has been proposed that the adaptive phase-locked loop for process control system to give fast rejection of disturbance effect but the speed of the response at transient state is still slow⁴⁾.

This paper presents the application of feedforward adaptive PLL technique to control the process variables of the process control system by adding a feedforward controller to the adaptive PLL for process control system⁴⁾ in order to improve the transient performance. The adaptive algorithm is related to the error $\varepsilon = V_{SP} - V_F$, where V_{SP} and

V_F are the set point voltage and the feedback voltage respectively. The value of the feedforward gain of the feedforward controller is less than one.

The experimental result in controlling the first order lag process by the proposed feedforward adaptive PLL shows that the response of the controlled system is fast without overshoot, short settling time, and zero steady-state error. The experimental result also shows that when process parameter changes or load disturbance enters to the process control system, the feedforward adaptive PLL can maintain the stability of the system and the effect of the load disturbance can also be fast rejected. The tracking property for the step changed of the reference signal is also shown. Hence, the proposed feedforward adaptive PLL gives better performance at transient state compared with adaptive PLL in controlling the same process.

2. Feedforward Adaptive PLL for Process Control Systems

In this section, the system operation principles and the feedforward adaptive PLL design will be described in detail.

2.1 System operation principles

The block diagram of the process control system using feedforward adaptive PLL technique is illustrated in Fig. 1. It composes of two voltage control oscillators, VCO₁ and VCO₂, two counter moduli, N₁ and N₂, a phase frequency detector (PFD), a loop filter (LF), a feedforward controller, an adaptor and a process. The programmable indicating controller (SLPC-151*E) is served as the adaptor, the feedforward controller and the process. The combination of the VCO₁ and the counter modulus N₁ are employed to provide a reference frequency f_r according to the set point

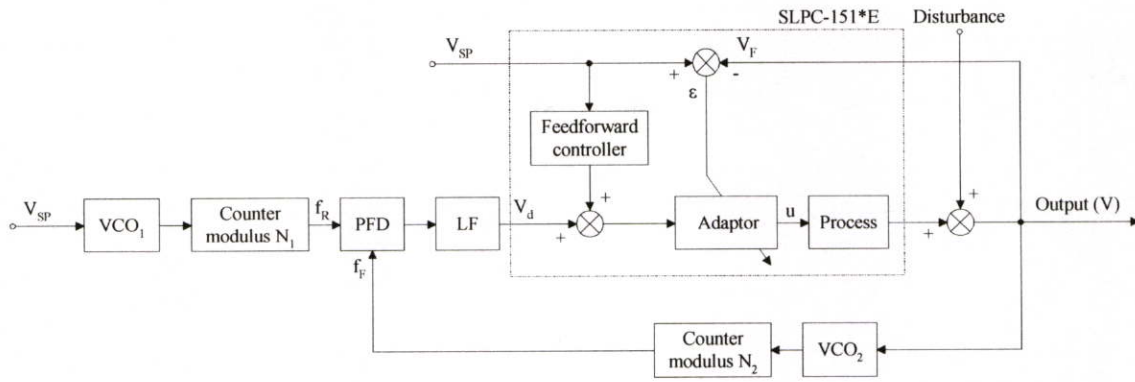


Fig. 1 System block diagram of the proposed process control system

voltage V_{SP} . The output voltage is converted to be feedback frequency f_F by the VCO₂ and the counter modulus N_2 . The characteristic of the VCO₁ and the counter modulus N_1 is same as the characteristic of the VCO₂ and the counter modulus N_2 . The feedback pulse train at frequency f_F from the counter modulus N_2 is compared by PFD with the reference pulse train of frequency f_R . The error signal from the PFD output is passed through the LF to obtain analog voltage V_d . When the error ε of the system is changed, the gain of the adaptor called the adaptive gain will be directly changed according to the error. The value of the adaptive gain becomes large when the value of the error is large. Hence, the large value of the adaptive gain will cause the speed of the system response fast. The input of the adaptor is the combination of the loop filter output V_d and the feedforward controller output. Hence, the input of the adaptor will be changed according to the change of the output of the feedforward controller. The output signal from the adaptor is fed to the process. Therefore the output of process will be altered to reduce the frequency error between f_R and f_F . The voltage V_d is varied until the two signals at the PFD inputs are equal in both frequency and phase. When this happens, the loop is locked and the feedback frequency f_F of the process control system is perfectly synchronized with reference frequency f_R . Therefore, the system response can be improved due to the feedforward gain.

2.2 Feedforward adaptive PLL design

The feedforward adaptive PLL for process control system consists of two parts of process controller, first the adaptive PLL and second the feedforward controller. The adaptive PLL including an adaptor whose gain is one becomes the PLL.

Adaptive PLL design: The feedforward controller and the loop connected to the adaptor shown in Fig. 1 are first neglected⁴⁾ in order to describe the adaptive PLL concept. The model of process considered is a first-order lag represented by $K_p/(\tau s + 1)$ and an adaptor represented by adaptive gain $K_{ad} = 1 + K_f \cdot \varepsilon$, where τ is the time constant, K_p is the process gain and K_f is a fixed gain.

The feedforward transfer function $G(s)$ from f_R to the output of the process and the feedback transfer function $H(s)$ from the output of the process to f_F will be derived first⁵⁾. The model of PFD represented by K_d is the constant gain in rad/V. The LF is an active low-pass filter represented as $(\tau_2 s + 1)/\tau_1 s$, where τ_1 is greater than τ_2 and both are the RC time constants. The feedback transfer function $H(s)$ from the output of the process to the output of counter modulus N_2 is represented by K_o/Ns , where K_o is the gain in rad/sec/V and N is the frequency divider.

Then $G(s)$ and $H(s)$ can respectively be obtained as

$$G(s) = K_d K_{ad} K_p \cdot \frac{(\tau_2 s + 1)}{(\tau s + 1)(\tau_1 s)} \quad (1)$$

and

$$H(s) = \frac{K_o}{Ns}, \quad (2)$$

and the open-loop transfer function of the PLL system is

$$G(s)H(s) = \frac{K_d K_{ad} K_p K_o}{N} \cdot \frac{(\tau_2 s + 1)}{(\tau s + 1)(\tau_1 s^2)} \quad (3)$$

From (3) with known parameters $K_d = 0.4$ rad/V, $K_p = 1.12$, $K_{ad} = 1$, $N = 64$, $\tau = 10$ seconds, $\tau_1 = 220$ seconds and $\tau_2 = 22$ seconds, the root locus method is utilized to design the gain K_o to meet the performance specifications. In this case, the natural frequency $\omega_n = 0.964$ rad/sec is chosen and $K_o = 374$ rad/sec/V is consequently selected.

Since the SLPC-151*E is a digital controller and served as a process and an adaptor, then $K_{ad} K_p (1 - e^{-Ts})/s(\tau s + 1)$ can be obtained. The term of $(1 - e^{-Ts})/s$ is the zero order hold, where T is a specified time interval over which the analog voltage V_d from the LF is sampled. Hence, the transfer function $G(s)$ of (1) becomes

$$G(s) = K_d K_{ad} K_p \cdot \frac{(\tau_2 s + 1)}{(\tau s + 1)(\tau_1 s)} \cdot \frac{1 - e^{-Ts}}{s} \quad (4)$$

By applying z transform to (4) and (2),

$$G(z) = K \cdot \frac{(A_1 z + A_0)}{(z-1)(z-c)} \quad (5)$$

and

$$H(z) = \frac{K_o}{N} \cdot \frac{z}{z-1} \quad (6)$$

where

$$K = \frac{K_d K_{ad} K_p \tau_2}{\tau \tau_1}, \quad A_1 = \frac{-a + b + ac - bc + abT}{b^2} \quad \text{and}$$

$$A_0 = \frac{a - b - ac + bc - abcT}{b^2}, \quad \text{and where } a = \frac{1}{\tau_2}, \quad b = \frac{1}{\tau}$$

and $c = e^{-bT}$ are obtained. The closed-loop transfer function from f_r to f_f is then

$$M(z) = \frac{K(A_1 z + A_0)(z-1)}{(z-1)^2(z-c) + \frac{KK_o}{N}(A_1 z^2 + A_0 z)} \quad (7)$$

From (7) with known parameters and $T = 0.2$ second, the closed-loop poles are obtained as $z = 0.979423 + 0.172946j$, $z = 0.979423 - 0.172946j$ and $z = 0.990921$ respectively, and lie within unit circle in the z plane. Thus, the adaptive PLL control system is stable.

Feedforward adaptive PLL design: The structure of feedforward controller to be added in the controlled system for improving the speed of the transient response is a constant value called the fixed gain K_{ff} . The designed value of K_{ff} proposed in this paper is less than one.

3. Experimental Results

In order to test the feasibility of the proposed feedforward adaptive PLL, the experiments are conducted by giving the value of fixed gains K_f and K_{ff} be 20 and 0.8, respectively. The experimental results are recorded by the recorder model $\mu R.180$ (Yokogawa).

3.1 Response of feedforward adaptive PLL process control system

The responses of the process control system using feedforward adaptive PLL when the reference signal is 50% of the maximum input and the output disturbance with magnitude of -10% of the maximum input enters to the output of the system at 61 seconds is shown in Fig. 2. It is

found that the response is fast without overshoot, the rise time t_r is 1.5 seconds, the settling time t_s is 3 seconds and steady-state error is zero. The feedforward adaptive PLL can also reject the effect of the output disturbance fast and reach to its reference signal again.

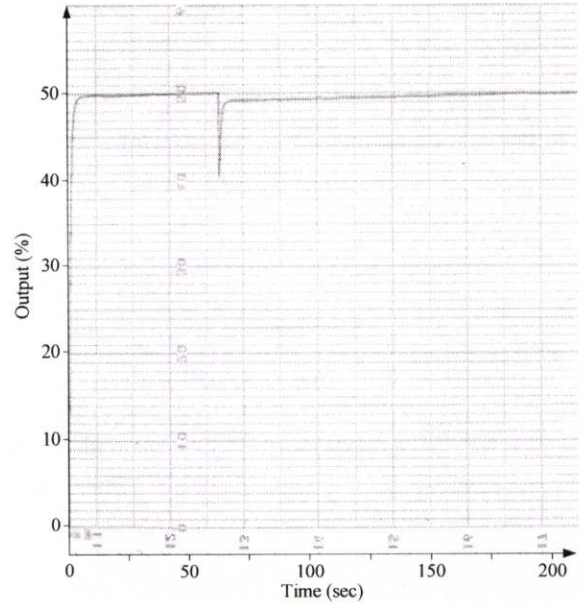


Fig. 2 Step response using feedforward adaptive PLL control for $\tau = 10$ seconds.

Figure 3 is the response of the process control system using the adaptive PLL alone. It is seen from Fig. 2 that the transient response of the feedforward adaptive PLL process control system has been improved obviously.

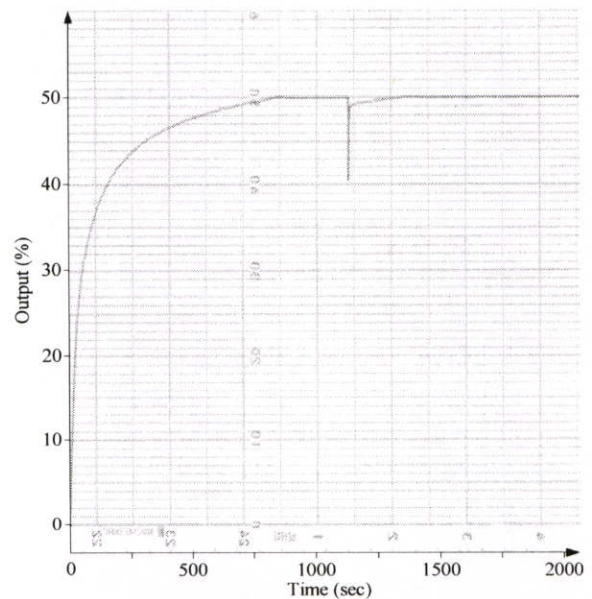


Fig. 3 Step response using adaptive PLL control for $\tau = 10$ seconds

3.2 Tracking

Figure 4 shows the response of the process control system using feedforward adaptive PLL when the reference signal is changed from 0% to 20%, from 20% to 35% and from 35% to 50% of the maximum input respectively. It can be observed the response of Fig. 4 that the output of the process control system can track the reference signal properly.

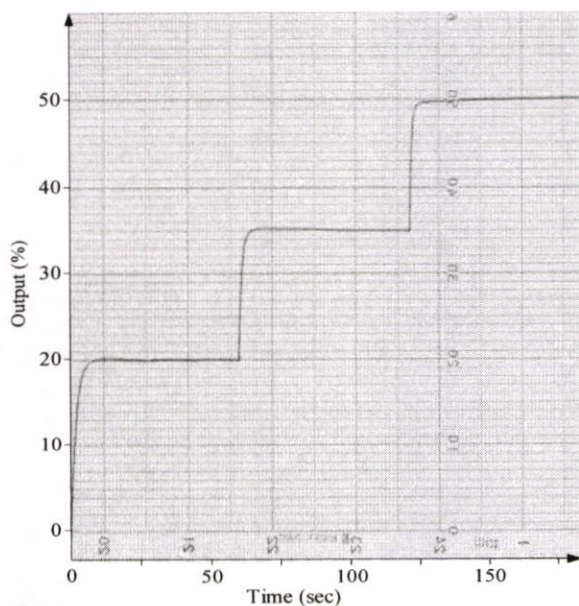


Fig. 4 Tracking property

3.3 Response when process parameter change

The ability of the feedforward adaptive PLL will be shown by changing the process time constant τ from 10 seconds to 50 seconds. The response of the process control system without alteration of the feedforward adaptive PLL used for previous experiment is shown in Fig. 5. It is seen from the figure that the rise time t_r is 10.2 seconds, the settling time t_s is 19.2 seconds and there is no overshoot and steady-state error. The effect of output disturbance can also be rejected. This means that the system is still stable while the process parameter is changed 5 times.

4. Conclusions

The process control system using the feedforward adaptive PLL technique has been proposed in this paper. The value of the feedforward gain of the feedforward controller is less than one. The feedforward adaptive PLL gives the proposed process control system has better performances at transient state than the adaptive PLL. However, in design of the feedforward adaptive PLL, it is

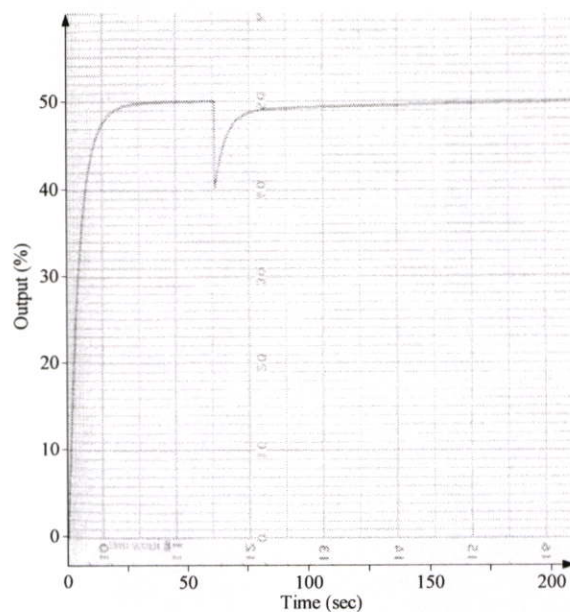


Fig. 5 Step response using feedforward adaptive PLL control with $\tau = 50$ seconds

used the trial and error method to find the appropriate feedforward gain of the feedforward controller.

5. Reference

- 1) P.C. Sen and M. L. MacDonald: Stability Analysis of Induction Motor Drives Using Phase-Locked Loop Control System, IEEE Trans. Ind. Electron. Contr. Instrum., IECI-27, 147/155, (1980)
- 2) O. I. Mohamed, S. Shoji and K. Watanabe: A Digitally Programmable Temperature Controller Based on a Phase-locked Loop, IEEE Trans. Instrum. Meas., 37, No. 4, 582/585, (1988)
- 3) S. Wanchana, T. Benjanarasuth, N. Komine and J. Ngamwiwit: PLL in cooperated with PI Controller for Flow Control System, proceeding of 1999 IEEE International Conference on System, Man, and Cybernetics (SMC'99). Tokyo, Japan, V-27/V-32, (1999)
- 4) S. Wanchana, T. Benjanarasuth, N. Komine and J. Ngamwiwit: Adaptive Phase-Locked Loop for Process Control System, Proceeding of the International Conference on Control, Automation and Systems (ICCAS2001), Jeju, Korea, 896/899, (2001)
- 5) A. W. Moore: Phase-Locked Loops for Motor-Speed Control, IEEE Spectrum, 61/67, (1973)

International Journal of Control, Automation, and Systems

April 2007 Volume 5 Number 2

REGULAR PAPERS

Control Theory

- Partial Pole Assignment via Constant Gain Feedback in Two Classes of Frequency-domain Models
..... *Guo-Sheng Wang, Guo-Zhen Yang, and Guang-Ren Duan* 111
- Multiobjective P/PID Control Design Using an Iterative Linear Matrix Inequalities Algorithm
..... *Hassan Bevrani and Takashi Hiyama* 117
- A Robust Adaptive Controller for Markovian Jump Uncertain Nonlinear Systems with Wiener Noises of Unknown Covariance
..... *Jin Zhu, Hong-sheng Xi, Hai-bo Ji, and Bing Wang* 128
- Robust Stabilization of Decentralized Dynamic Surface Control for a Class of Interconnected Nonlinear Systems
..... *Bongsob Song* 138

Control Applications

- Gyro-Mouse for the Disabled: 'Click' and 'Position' Control of the Mouse Cursor
..... *Gwang-Moon Eom, Kyeong-Seop Kim, Chul-Seung Kim, James Lee, Soon-Cheol Chung, Bongsob Lee, Hiroki Higa, Norio Furuse, Ryoko Futami, and Takashi Watanabe* 147
- Double Faults Isolation Based on the Reduced-Order Parity Vectors in Redundant Sensor Configuration
..... *Cheol-Kwan Yang and Duk-Sun Shim* 155
- PLL Equivalent Augmented System Incorporated with State Feedback Designed by LQR
..... *Somsak Wanchana, Taworn Benjanarasuth, Noriyuki Komine, and Jongkol Ngamwiwit* 161
- A Delay-Dependent Approach to Robust Filtering for LPV Systems with Discrete and Distributed Delays using PPDQ Functions
..... *Hamid Reza Karimi, Boris Lohmann, and Christof Büskens* 170
- ### Robotics and Automation
- Real-time Omni-directional Distance Measurement with Active Panoramic Vision
..... *Sooyeong Yi, Byoungwook Choi, and Narendra Ahuja* 184
- A Dynamic Programming Approach to PCB Assembly Optimization for Surface Mounters
..... *Tae-Hyoung Park and Nam Kim* 192

(Continued on outside back cover)

The Institute of Control, Automation, and Systems Engineers
The Korean Institute of Electrical Engineers

PLL Equivalent Augmented System Incorporated with State Feedback Designed by LQR

Somsak Wanchana, Taworn Benjanarasuth, Noriyuki Komine, and Jongkol Ngamwiwit*

Abstract: The PLL equivalent augmented system incorporated with state feedback is proposed in this paper. The optimal value of filter time constant of loop filter in the phase-locked loop control system and the optimal state feedback gain designed by using linear quadratic regulator approach are derived. This approach allows the PLL control system to employ the large value of the phase-frequency gain K_d and voltage control oscillator gain K_o . In designing, the structure of phase-locked loop control system will be rearranged to be a phase-locked loop equivalent augmented system by including the structure of loop filter into the process and by considering the voltage control oscillator as an additional integrator. The designed controller consisting of state feedback gain matrix K and integral gain k_I is an optimal controller. The integral gain k_I related to weighting matrices q and R will be an optimal value for assigning the filter time constant of loop filter. The experimental results in controlling the second-order lag pressure process using two types of loop filters show that the system response is fast without steady-state error, the output disturbance effect rejection is fast and the tracking to step changes is good.

Keywords: Linear quadratic regulator, phase-locked loop, PLL equivalent augmented system, process control system.

1. INTRODUCTION

In the industry, root-locus technique and frequency-response method are mainly used to design the control system to meet the desired performances. They require the transfer function for designing an acceptable performance system but cannot be applicable for designing the optimal control system. For linear optimal control system, the system is expressed in state-space representation. The most fundamental control system design approach is the linear quadratic regulator (LQR) approach where the process or plant is assumed linear and the controller is constrained to be linear [1].

On the other hand, the phase-locked loop (PLL) technique has been extensively applied in various

fields. The standard PLL is composed of a phase frequency detector (PFD), a loop filter (LF) and voltage control oscillator (VCO) [2]. In control system applications, it is well known that the PLL techniques give the result of controlling the system accurately when system is in locked state as stated in [3].

In literature, most of PLL control systems are designed by root-locus technique which exhibits the following drawbacks.

- 1) Response speed of the PLL control system for process with several first-order lags is slow, when the value of filter time constant of LF is large.
- 2) The value of gain $K_d K_o$ must be kept to be small value for stable system. This will cause the slow system response.

Many researchers proposed several techniques in order to improve the response speed of PLL control system. The first technique has been proposed by using two-mode control scheme as reported in [4] and [5]. The condition of changing the control mode is based on the error signal between the reference and output signal of the system. As shown in [4], the utilization of PLL control and the advantage of a fuzzy controller in a single system have been employed for improving the performance of induction motor speed drives. In [5], PLL control incorporated with PI controller that gives fast response of water flow rate has also been presented. However, slow rejection of the disturbance effect still occurs.

Manuscript received September 20, 2005; revised August 11, 2006 and November 9, 2006; accepted January 30, 2007. Recommended by Editorial Board member Myotaeg Lim under the direction of Editor Tae-Woong Yoon.

Somsak Wanchana, Taworn Benjanarasuth, and Jongkol Ngamwiwit are with the Faculty of Engineering and Research Center for Communications and Information Technology, King Mongkut's Institute of Technology Ladkrabang, Bangkok, Thailand (e-mails: dang_wanchana@hotmail.com, {kbtaworn, knjongko}@kmitl.ac.th).

Noriyuki Komine is with the School of Information Science and Technology, Tokai University, Japan (e-mail: komine@tokai.ac.jp).

* Corresponding author.

The second technique has been reported in [6] and [7] in order to improve either the speed of transient response or the speed of disturbance effect rejection. This technique is based on the adaptive gain changed according to the error signal between reference and output signals. The adaptive PLL for process control system giving fast rejection of disturbance effect and satisfactory response speed has been proposed in [6]. By adding a feedforward path to the system reported in [6], the improvement of response speed and fast disturbance effect rejection has been obtained as reported in [7].

However, both techniques as reported are still using trial and error method in selecting the proper value of filter time constant of LF when the root-locus technique is employed. This leads to time consuming in PLL control system design. Consequently, LQR technique is employed to assign the value of filter time constant of PLL process control system as proposed recently in [8] and [9]. In [8], the filter time constant for a first order lag filter can be obtained by assigning the values of natural frequency ω_n , weighting matrices q and R . However, in [9], the filter time constant for an active-PI filter can be obtained from the value of $K_d K_o$, q and R where K_d is the phase-frequency gain and K_o is the voltage control oscillator gain. According to these two papers, the large value of $K_d K_o$ can be assigned. This implies that the response of the control system is fast.

In PLL control, the general structure of LF called first-order low-pass filter is used, and its filter time constant must be assigned carefully but should still be obtained easily for practical use. Therefore, this paper presents the state feedback design of PLL equivalent augmented system using LQR approach which leads to the proper tuning of those filter time constants.

The implementation results in controlling the second-order lag pressure process by using PLL control designed by proposed method are shown.

2. AUGMENTED SYSTEM FOR PLL CONTROL SYSTEM

The structure of PLL control system will be described in this section first. Then how to construct a PLL equivalent augmented system for PLL control system will be described later.

2.1. PLL control system

A basic block diagram of the process control system using PLL technique is illustrated in Fig. 1. It is known that the PLL is a feedback-controlled system maintaining a constant phase/frequency difference between a reference input signal and a feedback output signal [2]. It composes of two exactly matches VCO, a PFD, a LF and a process. One VCO is

employed to provide a phase or frequency ω_r according to the reference voltage V_r and another one converts the output voltage V_o to feedback output phase or frequency ω_o . The PFD compares the phase or frequency ω_r with the phase or frequency ω_o . A phase detector output pulse of the PFD is generated in proportion to that phase difference. This output pulse is smoothed by passing it through the LF. The resulting dc component from output of LF is used as the input voltage for controlling the process variable. So the process output voltage V_o is related to the phase difference. The output frequency ω_o is fed back to the PFD input for comparison, which in turn controls the VCO oscillating frequency to minimize the phase difference. Therefore, both of frequency and phase are regulated until the synchronization, i.e., $\theta_r = \theta_o$ and $\omega_r = \omega_o$, or namely the phase and frequency of the VCO and the reference signal source are in a locked state.

The transfer function of the VCO is represented by $\frac{K_o}{s}$, where K_o is the gain in rad/sec/V. K_d is the constant gain in V/rad for the PFD. From the Fig. 1, LF has a major role in determining the characteristics of the PLL response. The transfer function of first-order low-pass filter can generally be expressed as

$$\frac{Y_F(s)}{U(s)} = F(s) = \frac{\tau_{F2}s + 1}{\tau_{F1}s + b}, \tag{1}$$

where generally $\tau_{F1} \gg \tau_{F2}$ and $b = 1$ or $b = 0$. This means that pole of LF is located near the origin more than zero of LF. The most commonly used LF are a lag filter ($b = 1$), an active-PI filter ($b = 0$) and a first-order lag filter ($b = 1$ and $\tau_{F2} = 0$). In order to meet the desired performance, a filter time constant τ_{F1} and τ_{F2} of LF must be specified properly. Since LF is a low-pass filter type, it implies that the value of the filter time constant τ_{F2} should be less than the appropriate value of the filter time constant τ_{F1} .

From Fig. 1, the open-loop transfer function of the

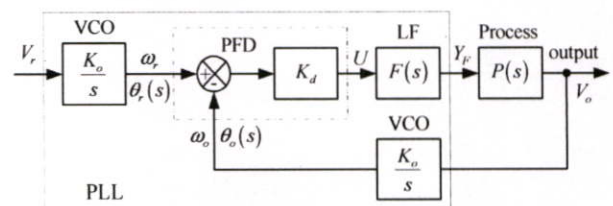


Fig. 1. PLL control system.

PLL control system with LF in (1) can be expressed as

$$\frac{V_o(s)}{V_r(s)} = \frac{K_d K_o}{s} \cdot \frac{\tau_{F2}s + 1}{\tau_{F1}s + b} \cdot P(s). \quad (2)$$

If root-locus technique is employed in designing the PLL control system, the response speed may be slow. For instance, if $P(s)$ is a type 0 system with no zero. It is seen from (2) that there is one pole located at the origin. In order to maintain the stability at the large value of gain $K_d K_o$, it is necessary to locate the zero of LF near the origin than process poles. However, this will result in large τ_{F1} which still causes the slow closed-loop response [3,5-7]. To overcome this limitation, the state feedback designed by LQR is employed in this paper to improve the speed of the response. The suitable filter time constant τ_{F1} will also be directly assigned from the proposed procedure.

2.2. PLL equivalent augmented system arrangement

In this sub-section, a PLL equivalent augmented system obtained from the PLL control system shown in Fig. 1 is described first. The state feedback gain matrix and the integral gain relating to filter time constant assigning for LF of the PLL control are then described later.

The process $P(s)$ to be controlled is a SISO system and its state-space form can be represented as

$$\dot{x}_p(t) = A_p x_p(t) + B_p u_p(t), \quad (3)$$

$$y_p(t) = C_p x_p(t), \quad (4)$$

where $x_p(t) \in \mathbf{R}^{(n-1)}$ is the state vector, $u_p(t) \in \mathbf{R}^1$ is the input, $y_p(t) \in \mathbf{R}^1$ is the output, and where $A_p \in \mathbf{R}^{(n-1) \times (n-1)}$, $B_p \in \mathbf{R}^{(n-1) \times 1}$ and $C_p \in \mathbf{R}^{1 \times (n-1)}$ are the matrices of the process.

The structure of LF shown in (1) is now expressed as follow

$$\dot{x}_F(t) = -\frac{b}{\tau_{F1}} x_F(t) + \frac{1 - (\tau_{F2}/\tau_{F1})b}{\tau_{F1}} u(t), \quad (5)$$

$$y_F(t) = x_F(t) + \frac{\tau_{F2}}{\tau_{F1}} u(t), \quad (6)$$

where $x_F(t) \in \mathbf{R}^1$ is the state variable of LF. Merging the above LF into the process, the new state equation and output equation can be respectively given as

$$\dot{x}(t) = Ax(t) + Bu(t), \quad (7)$$

$$y(t) = Cx(t), \quad (8)$$

where $x(t) = \begin{bmatrix} x_p(t) \\ x_F(t) \end{bmatrix} \in \mathbf{R}^n$ is the state vector of the

process including LF, $u(t) \in \mathbf{R}^1$ is the control input and $y(t) \in \mathbf{R}^1$ is the output, and where $A =$

$$\begin{bmatrix} A_p & B_p \\ 0 & -\frac{b}{\tau_{F1}} \end{bmatrix}, \quad B = \begin{bmatrix} B_p a \\ \frac{1-ab}{\tau_{F1}} \end{bmatrix}, \quad C = [C_p \ 0] \quad \text{and} \quad a = \frac{\tau_{F2}}{\tau_{F1}}.$$

In order to express the PLL control system into PLL equivalent augmented system, the summing point of the block PFD in Fig. 1 is first moved to the front of the block VCO. This will make the process including LF be an augmented system. Therefore, PLL equivalent augmented system arranged from the PLL control system with

$$\dot{e}(t) = r(t) - y(t) = r(t) - Cx(t) \quad (9)$$

can be expressed as

$$\dot{x}_a(t) = A_a x_a(t) + B_a u(t) + F_a r(t), \quad (10)$$

$$y(t) = C_a x_a(t), \quad (11)$$

where $x_a(t) = \begin{bmatrix} x(t) \\ e(t) \end{bmatrix} \in \mathbf{R}^{(n+1)}$ is the state vector of

PLL equivalent augmented system, $e(t) \in \mathbf{R}^1$ is the error signal, $r(t) \in \mathbf{R}^1$ is the reference signal, and

where $A_a = \begin{bmatrix} A & 0 \\ -C & 0 \end{bmatrix}$, $B_a = \begin{bmatrix} B \\ 0 \end{bmatrix}$, $F_a = \begin{bmatrix} 0 \\ 1 \end{bmatrix}$, and

$C_a = [C \ 0]$. The block diagram of the feedback system of the PLL equivalent augmented system can be illustrated as Fig. 2.

If the system (10) is completely controllable, then the control law

$$u(t) = -[K \ -k_I] \begin{bmatrix} x(t) \\ e(t) \end{bmatrix} \quad (12)$$

$$= -R^{-1} \begin{bmatrix} B \\ 0 \end{bmatrix}^T \begin{bmatrix} P_{11} & P_{12} \\ P_{12}^T & P_{22} \end{bmatrix} \begin{bmatrix} x(t) \\ e(t) \end{bmatrix}$$

that minimizes the performance index

$$J = \int_0^{\infty} \left(\begin{bmatrix} x(t) \\ e(t) \end{bmatrix}^T \begin{bmatrix} Q & 0 \\ 0 & q \end{bmatrix} \begin{bmatrix} x(t) \\ e(t) \end{bmatrix} + u^T(t) R u(t) \right) dt \quad (13)$$

can be found, where $\begin{bmatrix} Q & 0 \\ 0 & q \end{bmatrix} \geq 0$, $R > 0$ and the

matrix $\begin{bmatrix} P_{11} & P_{12} \\ P_{12}^T & P_{22} \end{bmatrix} > 0$ is the unique solution of the

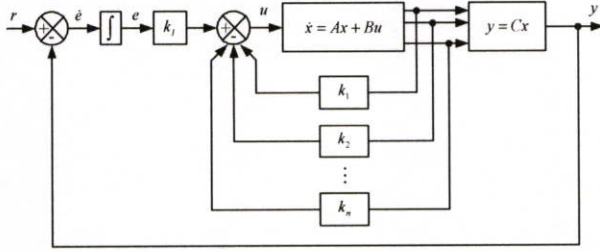


Fig. 2. Feedback system of the PLL equivalent augmented system.

following Riccati equation

$$\begin{bmatrix} A & 0 \\ -C & 0 \end{bmatrix}^T \begin{bmatrix} p_{11} & p_{12} \\ p_{12}^T & p_{22} \end{bmatrix} + \begin{bmatrix} p_{11} & p_{12} \\ p_{12}^T & p_{22} \end{bmatrix} \begin{bmatrix} A & 0 \\ -C & 0 \end{bmatrix} - \begin{bmatrix} p_{11} & p_{12} \\ p_{12}^T & p_{22} \end{bmatrix} \begin{bmatrix} B \\ 0 \end{bmatrix} R^{-1} \begin{bmatrix} B^T & 0 \\ 0 & q \end{bmatrix} \begin{bmatrix} p_{11} & p_{12} \\ p_{12}^T & p_{22} \end{bmatrix} + \begin{bmatrix} Q & 0 \\ 0 & q \end{bmatrix} = 0, \quad (14)$$

where T denotes transpose operation. Consequently, the stable closed-loop system can be given as

$$\begin{bmatrix} \dot{x}(t) \\ \dot{e}(t) \end{bmatrix} = \begin{bmatrix} A - BK & Bk_I \\ -C & 0 \end{bmatrix} \begin{bmatrix} x(t) \\ e(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 1 \end{bmatrix} r(t), \quad (15)$$

where $K = [k_1 \ k_2 \ \dots \ k_n]$ is the state feedback gain matrix and k_I is the integral gain. The integral gain k_I will play an important role to assign the filter time constant of LF.

3. CONTROLLER DESIGN

In order to design a controller by LQR approach, the procedure in assigning the filter time constant of LF and feedback gain matrix obtaining for the PLL equivalent augmented system which is rearranged from the PLL control system will be described in this section.

3.1. Assignment of loop filter time constant

In assigning the filter time constant of LF, the following assumptions are given:

Assumption 1: The process parameter matrices of the system (3) and (4) satisfy the following assumptions:

- 1) All column vectors of matrix A_p are linearly independent with the column vector B_p .
- 2) All row vectors of matrix A_p are linearly independent with the row vector C_p .
- 3) The pair (A_p, B_p) is completely controllable.

Assumption 2: The integral gain k_I obtained from LQR approach is equal to $K_d K_o$ divided by natural

frequency ω_n of PLL because the unit of $K_d K_o$ is in frequency.

Based on the Assumption 1 and Assumption 2, the following lemmas and theorem can be obtained.

Lemma 1: System (7) is completely controllable if and only if the pair (A_p, B_p) is completely controllable and $ab \neq 1$.

Proof: The proof is shown in Appendix A.

Lemma 2: The matrix $\begin{bmatrix} A & B \\ -C & 0 \end{bmatrix}$ is maximum rank if the Assumption 1 is satisfied.

Proof: Since $\begin{bmatrix} A & B \\ -C & 0 \end{bmatrix} = \begin{bmatrix} A_p & B_p & B_p a \\ 0 & -\frac{b}{\tau_{F1}} & \frac{1-ab}{\tau_{F1}} \\ -C_p & 0 & 0 \end{bmatrix}$,

the Assumption 1 clearly guarantees that all row vectors and all column vectors are linearly independent. Therefore, the matrix $\begin{bmatrix} A & B \\ -C & 0 \end{bmatrix}$ is maximum rank.

Lemma 3: The PLL equivalent augmented system (10) is completely controllable if and only if the pair (A, B) is completely controllable and the matrix $\begin{bmatrix} A & B \\ -C & 0 \end{bmatrix}$ is maximum rank.

Proof: The proof is shown in Appendix B.

Lemma 4: If the system (10) is completely controllable, then the optimal integral gain is

$$k_I = \sqrt{\frac{q}{R}}.$$

Proof: From (14), it can be found that

$$\begin{bmatrix} p_{12}^T & B \end{bmatrix} R^{-1} \begin{bmatrix} B^T & p_{12} \end{bmatrix} = \frac{(B^T p_{12})^2}{R} = q,$$

and from (12), the integral gain k_I is equal to

$$k_I = R^{-1} B^T p_{12} = \frac{(B^T p_{12})}{R}.$$

Solving these two equations yield $k_I = \sqrt{\frac{q}{R}}$.

Theorem: If the system (10) is completely controllable and Assumption 2 holds, the optimal value of filter time constant τ_{F1} of PLL equivalent augmented system is

$$\tau_{F1} = \frac{1}{K_d K_o} \frac{q}{R},$$

when ω_n is defined by $\omega_n = \sqrt{\frac{K_d K_o}{\tau_{F1}}}$ [10].

Proof: Since system (10) is completely controllable, the optimal integral gain can be found by Lemma 4 as

$k_I = \sqrt{\frac{q}{R}}$ while Assumption 2 gives the relation $k_I = \frac{K_d K_o}{\omega_n}$. Equating these equations yield $\omega_n = K_d K_o \sqrt{\frac{R}{q}}$. From definition of ω_n , the optimal value of time constant τ_{F1} of LF (1) can be obtained as

$$\tau_{F1} = \frac{1}{K_d K_o} \frac{q}{R}.$$

In order to have fast system response, the value of filter time constant τ_{F1} must be less than $10^3 \sim 10^6$ times of the process time constant. Finally, the filter time constant τ_{F2} could be assigned with its value is much less than τ_{F1} to have a lag filter characteristic for loop filter.

3.2. Controller for PLL equivalent augmented system

The steps for assigning the state feedback gain matrix K and integral gain k_I of the controller are as follows:

- 1) Choose Q , q and R . Then, from the values of q , R and $K_d K_o$, find the filter time constant τ_{F1} of the LF stated in the theorem.
- 2) Construct the PLL equivalent augmented system (10) and (11) by using the matrix A , B and C .
- 3) Find the control law $u(t)$ of (12).

4. EXPERIMENT

In this section, the structure of pressure process in laboratory is described first and the experimental results of the proposed control system using two types of LF will be investigated later.

4.1. Structure of pressure process

A second-order lag pressure process illustrated in Fig. 3 is employed and controlled by the proposed controller. Hence, the corresponding state equation and output equation of the process are expressed as

$$\begin{bmatrix} \dot{x}_{p1}(t) \\ \dot{x}_{p2}(t) \end{bmatrix} = \begin{bmatrix} -\frac{1}{R_2 C_2} & \frac{1}{R_2 C_2} \\ \frac{1}{R_2 C_1} & -\left(\frac{R_1 + R_2}{R_1 R_2 C_1}\right) \end{bmatrix} \begin{bmatrix} x_{p1}(t) \\ x_{p2}(t) \end{bmatrix}$$

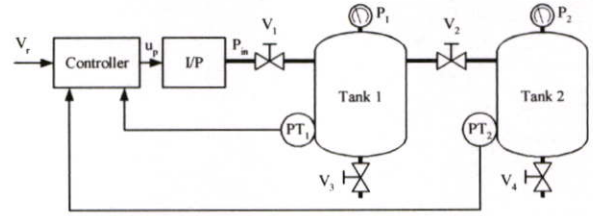


Fig. 3. Pressure process control system.

$$+ \begin{bmatrix} 0 \\ K_p \\ R_1 C_1 \end{bmatrix} u_p(t) \quad (16)$$

and

$$y_p(t) = \begin{bmatrix} 1 & 0 \end{bmatrix} \begin{bmatrix} x_{p1}(t) \\ x_{p2}(t) \end{bmatrix}, \quad (17)$$

where K_p is the process gain, R_1 and R_2 are the gas flow resistance of valve V_1 and V_2 , and C_1 and C_2 are the capacitance of pressure tank 1 and tank 2 respectively, and where $u_p(t)$ is the input of the process, $y_p(t)$ is the output pressure of tank 2, $x_{p1}(t)$ is the pressure at tank 2 and $x_{p2}(t)$ is the pressure at tank 1.

4.2. Experimental results

The unknown values K_p , R_1 , R_2 , C_1 , and C_2 of the process shown in Fig. 3 can be found from the experiment, where the capacity of the two tanks are set to be the same value, i.e., $C_1 = C_2 = C$. The pressure process parameters in the experiments are shown in Table 1. The frequency of the feedback system of the PLL equivalent augmented system is assigned to lock at 225.73kHz which corresponds to the pressure of 7.5psi. At this pressure, the two pressure transmitters PT_1 and PT_2 are calibrated to give a voltage of 2.5 volts. The IC chip No. CD4046BE is employed for PFD and VCO. Furthermore, the values of K_d and K_o are respectively assigned to be 1.4324V/rad and 3.4548×10^4 rad/sec/V.

In the following case studies, the two types of LF, namely, the lag filter and the active-PI filter of which their filter time constant τ_{F1} values obtained from the theorem will be used in the experiments.

4.2.1 Case study 1: PLL control using lag filter

By choosing the values of weighting matrices as $\text{diag}[Q \ q] = \text{diag}[0 \ 0 \ 0 \ 0.01]$ and $R = 0.1$, and adopting the theorem, the value of time constant τ_{F1}

of the lag filter with the transfer function

$$F(s) = \frac{\tau_{F2}s + 1}{\tau_{F1}s + 1}$$

is obtained as 2×10^{-6} second. As the value of τ_{F2} must be smaller than τ_{F1} , τ_{F2} used in this experiment is selected to be less than 10 times of τ_{F1} or τ_{F2} is 2×10^{-7} second. Consequently, the PLL equivalent augmented system (10) is obtained as

$$\begin{bmatrix} \dot{x}_1(t) \\ \dot{x}_2(t) \\ \dot{x}_3(t) \\ \dot{e}(t) \end{bmatrix} = \begin{bmatrix} -0.1 & 0.1 & 0 & 0 \\ 0.1 & -0.2 & 0.1 & 0 \\ 0 & 0 & -4.9487 \times 10^5 & 0 \\ -1 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} x_1(t) \\ x_2(t) \\ x_3(t) \\ e(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 0.01 \\ 4.4538 \times 10^5 \\ 0 \end{bmatrix} u(t) + \begin{bmatrix} 0 \\ 0 \\ 0 \\ 1 \end{bmatrix} r(t).$$

After solving (14), the state feedback gain matrix K and integral gain k_I of the control law (12) for the PLL equivalent augmented system can be obtained as

$$[K \quad -k_I] = [3.0550 \quad 1.1794 \quad 0.0000 \quad -0.3159].$$

1) PLL equivalent augmented system response

When apply the step reference signal at 7.5psi to the augmented system rearranged from PLL control system using LQR approach, its response is shown in Fig. 4. It is found that the response is fast, percent overshoot P_o is 1.9%, rise time is 14.8seconds

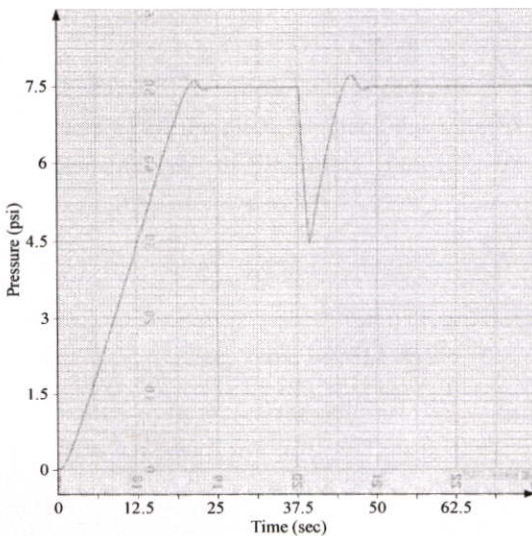


Fig. 4. Response of PLL equivalent augmented system.

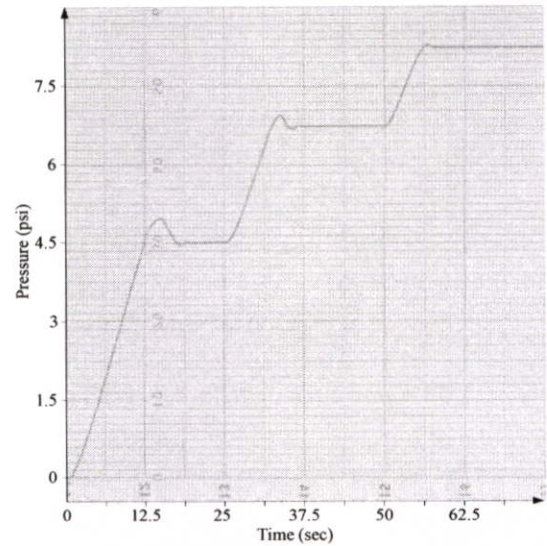


Fig. 5. Tracking capability.

approximately, settling time t_s ($\pm 2\%$ of final value) is 19.5seconds and steady-state error is zero.

In order to investigate the effectiveness of the proposed control system in term of output disturbance rejection, the valve V_4 is opened at 37.5seconds and closed when the pressure drops to 4.5psi. The effect of the disturbance is also shown in Fig. 4. It is seen that the effect of the output disturbance can also be fast rejected and converge to its reference signal again without steady-state error.

2) Tracking capability

The capability of tracking of the proposed control system is investigated here. The step reference signal is considered to change from 0psi to 4.5psi, from 4.5 psi to 6.75psi and from 6.75psi to 8.25psi of the interval 25seconds respectively.

The experimental result of the proposed control system is shown in Fig. 5. It is seen that the output of the system can track the changed reference signal properly without steady-state error. However, there is a remarkable maximum overshoot occurred at the first tracking.

4.2.2 Case study 2: PLL control using active-PI filter

Similarly to the case study 1, the value of time constant τ_{F1} of LF

$$F(s) = \frac{\tau_{F2}s + 1}{\tau_{F1}s}$$

can be obtained as 1×10^{-4} second when the values of the weighting matrices are selected as $diag [Q \quad q] = diag [0 \quad 0 \quad 0 \quad 0.5]$ and $R = 0.1$. In this experiment, the value of filter time constant τ_{F2} is selected to be

1×10^{-5} second. From the pressure process parameters shown in Table 1 for this case, the PLL equivalent augmented system (10) can be obtained as

$$\begin{bmatrix} \dot{x}_1(t) \\ \dot{x}_2(t) \\ \dot{x}_3(t) \\ \dot{e}(t) \end{bmatrix} = \begin{bmatrix} -0.05 & 0.05 & 0 & 0 \\ 0.05 & -0.1 & 0.05 & 0 \\ 0 & 0 & 0 & 0 \\ -1 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} x_1(t) \\ x_2(t) \\ x_3(t) \\ e(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 0.005 \\ 1 \times 10^4 \\ 0 \end{bmatrix} u(t) + \begin{bmatrix} 0 \\ 0 \\ 0 \\ 1 \end{bmatrix} r(t)$$

and the state feedback gain matrix K and integral gain k_I of the control law (12) can be found as

$$[K \ -k_I] = [2.0875 \ 0.0489 \ 0.0007 \ -2.2361].$$

1) PLL equivalent augmented system response

The response of the PLL equivalent augmented system rearranged from PLL control system using LQR approach to the step reference signal at 7.5psi is shown in Fig. 6. It is found that the response is fast, percent overshoot P_o is 6%, rise time t_r is 37.4 seconds, settling time t_s ($\pm 2\%$ of final value) is 45 seconds and steady-state error is zero.

The effectiveness of the proposed control system in term of output disturbance rejection is investigated. By opening the valve V_4 at 37.5seconds and closing it when the pressure drops to 4.5psi, the effect of the disturbance is also shown in Fig. 6. It is seen that the effect of the output disturbance can also be fast rejected and converge to its reference signal again.

2) Tracking capability

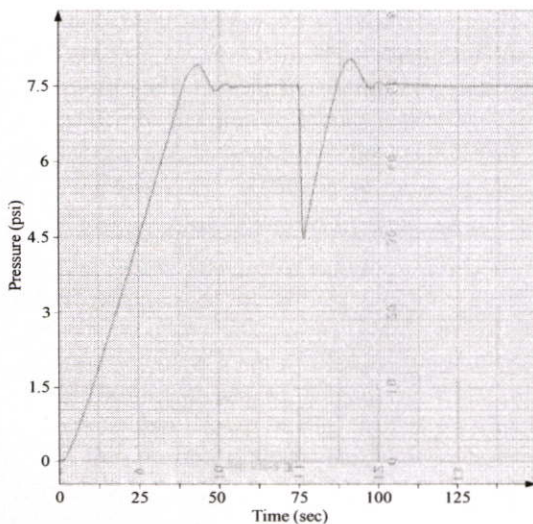


Fig. 6. Response of PLL equivalent augmented system.

Table 1. System performances of PLL equivalent augmented system.

Type of LF	Process Parameter			Performance Criteria		
	K_p	$R_1 C$ sec.	$R_2 C$ sec.	P_o %	t_r sec.	t_s sec.
Lag	1	10	10	1.9	14.8	19.5
Active-PI	1	20	20	6	37.4	45

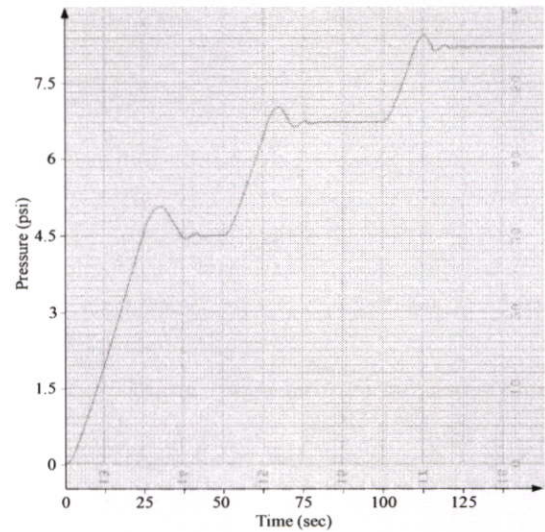


Fig. 7. Tracking capability.

The capability of tracking of the proposed control system is investigated. The experimental result is shown in Fig. 7 when the step reference signal is considered to change from 0psi to 4.5psi, from 4.5psi to 6.75psi and from 6.75psi to 8.25psi of the interval 50seconds respectively. It is seen that the output of the system can track the changed reference signal properly without steady-state error. The first tracking response with remarkable maximum overshoot is occurred.

System performances of the PLL equivalent augmented system incorporated with state feedback designed by LQR are summarized in Table 1. It is seen that the responses are fast with small overshoot and no steady-state error. Hence, the scheme of phase-locked loop control system with the large values of the phase-frequency gain K_d and voltage control oscillator gain K_o designed by linear quadratic regulator approach can really be utilized in practice.

5. CONCLUSIONS

The PLL equivalent augmented system incorporated with state feedback designed by LQR approach has been proposed in this paper. The fast response, fast output disturbance effect rejection, good tracking capability are achieved as demonstrated in its application to second-order lag pressure process.

It can be concluded here that the proposed technique allows the designer to easily assign the filter time constant of the LF from the gain $K_d K_o$ and the weighting matrices q and R . Its value is also optimal in sense of LQR.

APPENDIX A

Let $\gamma = \frac{1-ab}{\tau_{F1}}$ and $\beta = -\frac{b}{\tau_{F1}}$, then the controllability matrix Q_c of the system (7) is

$$Q_c = [B \quad AB \quad A^2B \quad \dots \quad A^{n-1}B] = MN, \quad (A1)$$

where

$$M = \begin{bmatrix} A_p a + I \frac{1}{\tau_{F1}} & B_p a \\ 0 & \gamma \end{bmatrix}, \quad (A2)$$

and

$$N = \begin{bmatrix} 0 & B_p & A_p B_p + B_p \beta & A_p^2 B_p + (A_p B_p + B_p \beta) \beta \\ 1 & \beta & \beta^2 & \beta^3 \\ \dots & A_p^{n-2} B_p + (A_p^{n-3} B_p + \dots + (A_p B_p + B_p \beta) \beta) \beta \\ & & & \beta^{n-1} \end{bmatrix}. \quad (A3)$$

A.1. In case that LF is a lag filter ($b=1$ and $a = \frac{\tau_{F2}}{\tau_{F1}} \ll 1$)

It is seen from (A2) and (A3) that the rank of M and N is n . Hence, Q_c is maximum rank. Consequently, the system (7) is completely controllable.

A.2. In case that LF is an active-PI filter ($b=0$ and

$$a = \frac{\tau_{F2}}{\tau_{F1}} \ll 1)$$

It can be obviously seen from (A2) and (A3) that the rank of M and N is also n . Hence, the system (7) is completely controllable since Q_c is maximum rank.

A.3. In case that LF is a first-order lag filter ($b=1$

$$\text{and } a = \frac{\tau_{F2}}{\tau_{F1}} = 0)$$

The proof is same as case A.1 and case A.2.

APPENDIX B

Let Q_{ca} be the controllability matrix for the PLL equivalent augmented system (10). Hence

$$Q_{ca} = \begin{bmatrix} B_a & A_a B_a & A_a^2 B_a & \dots & A_a^{n-1} B_a \end{bmatrix} \\ = \begin{bmatrix} A & B \\ -C & 0 \end{bmatrix} \begin{bmatrix} 0 & Q_c \\ 1 & 0 \end{bmatrix}. \quad (B1)$$

From Appendix A, the rank of Q_c is n , therefore the rank of $\begin{bmatrix} 0 & Q_c \\ 1 & 0 \end{bmatrix}$ is $n+1$. When $\begin{bmatrix} A & B \\ -C & 0 \end{bmatrix}$ is maximum rank [11], then Q_{ca} is also maximum rank. Therefore, the system (10) is completely controllable.

REFERENCES

- [1] B. D. O. Anderson and J. B. Moore, *Optimal Control: Linear Quadratic Methods*, Prentice-Hall Inc., Englewood Cliffs, New Jersey, 1989.
- [2] G. C. Hsieh and J. C. Hung, "Phase-locked loop techniques-A survey," *IEEE Trans. Ind. Electron.*, vol. 43, no. 6, pp. 609-615, December 1996.
- [3] A. W. Moore, "Phase-locked loops for motor-speed control," *IEEE Spectrum*, vol. 10, pp. 61-67, April 1973.
- [4] M. F. Lai, M. Nakaon, and G. C. Hsieh, "Application of fuzzy logic in the phase-locked loop speed control of induction motor drive," *IEEE Trans. Ind. Electron.*, vol. 43, no. 6, pp. 630-639, December 1996.
- [5] S. Wanchana, T. Benjanarasuth, N. Komine, and J. Ngamwiwit, "PLL in cooperated with PI controller for flow control system," *Proc. of the IEEE International Conf. on System, Man, and Cybernetics (SMC'99)*, pp. V-27-V-32, October 1999.
- [6] S. Wanchana, T. Benjanarasuth, N. Komine, and J. Ngamwiwit, "Adaptive phase-locked loop for process control system," *Proc. of the International Conf. on Control, Automation and Systems (ICCAS2001)*, pp. 896-899, October 2001.
- [7] S. Wanchana, T. Benjanarasuth, N. Komine, and J. Ngamwiwit, "Feedforward adaptive phase-locked loop for process control system," *Proc. of the SICE Annual Conf. in Osaka (SICE2002)*, pp. 2861-2864, August 2002.
- [8] S. Wanchana, T. Benjanarasuth, D. Isarakorn, J. Ngamwiwit, and N. Komine, "Phase-locked loop process control system using LQR approach," *Proc. of the 8th International Conf. on Control, Automation, Robotics and Vision (ICARCV 2004)*, Kunming, China, pp. 1615-1619, December 2004.
- [9] S. Khumma, T. Benjanarasuth, D. Isarakorn, J. Ngamwiwit, S. Wanchana, and N. Komine, "Application of LQR for phase-locked loop control systems," *Proc. of the International Conf.*

on Control, Automation and Systems (ICCAS2004), Bangkok, Thailand, pp. 520-523, August 2004.

- [10] R. E. Best, *Phase-Locked Loops: Design Simulation and Applications*, 5th Ed., McGraw-Hill Inc., 2003.
- [11] H. W. Smith and E. J. Davison, "Design of industrial regulators," *Proc. of Inst. Elect. Eng.*, vol. 119, no. 8, pp. 1210-1216, August 1972.



Somsak Wanchana was born in Chonburi, Thailand in 1970. He received the Bachelor degree of Industrial Technology in Industrial Instrumentation Technology in 1993 and Master degree in Electrical Engineering in 2000 from King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok,

Thailand. He is currently studying doctor degree in Electrical Engineering at the King Mongkut's Institute of Technology Ladkrabang. He is currently working at Chonburi Technical College, Chonburi, Thailand. His research interests concern process control, industrial controller and phase-locked loop.



Taworn Benjanarasuth received the B.S. (Mathematics) and B.Eng. (Control Engineering) Hons. from Ramkhamheang University in 1994 and KMITL in 1996 respectively. Later, he earned the M.S.E. (EE: Systems) from The University of Michigan, Ann Arbor in 1998. Recently, he is an Assistant Professor in the Department

of Control Engineering, Faculty of Engineering, KMITL. His research interests include control system design, optimal control and control applications.



Noriyuki Komine received the B.Eng. (Electrical Engineering) and M.Eng. (Electronics) from Tokai University in 1972 and 1974 respectively. Recently, he is an Associate Professor in the School of Information Science and Technology, Tokai University. He is a Member of the Society of Instrument and Control Engineering (SICE). His

research interests include optimal control theory and anti-swing control of traveling crane.



Jongkol Ngamwiwit received the B.Eng. (Telecommunication Eng.) degree from KMITL in 1972. Later, she earned the M.Eng. (Electronics) and D.Eng. (Electronics) from Tokai University in 1977 and 1987 respectively. Currently, she is an Associate Professor in the Faculty of Engineering, KMITL. Her research interests

include control theory and applications. She is a Member of the Society of Instrument and Control Engineering (SICE).

ประวัติผู้เขียน

ชื่อ-นามสกุล	นายสมศักดิ์ วรรณชนะ
วัน เดือน ปีเกิด	17 กรกฎาคม 2513 ที่จังหวัดชลบุรี
ที่อยู่	60 หมู่ที่ 1 ซอย 9 ถ. เศรษฐกิจ ต. บ้านสวน อ. เมืองชลบุรี จ. ชลบุรี 20000
ประวัติการศึกษา	2534 ประกาศนียบัตรวิชาชีพชั้นสูง สาขาวิชาอิเล็กทรอนิกส์ วิทยาลัยเทคนิคชลบุรี 2536 อุดสาหกรรมศาสตรบัณฑิต สาขาวิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง 2543 วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ประวัติการทำงาน	2536 เข้ารับราชการในตำแหน่ง อาจารย์ 1 ระดับ 3 ประจำแผนกวิชาการวัดและควบคุมในทางอุตสาหกรรม วิทยาลัยเทคนิคชลบุรี กรมอาชีวศึกษา กระทรวงศึกษาธิการ 2539 หัวหน้าแผนกวิชาการวัดและควบคุมในทางอุตสาหกรรม วิทยาลัยเทคนิคชลบุรี กรมอาชีวศึกษา กระทรวงศึกษาธิการ 2548 หัวหน้าแผนกวิชาเมคคาทรอนิกส์ วิทยาลัยเทคนิคชลบุรี สำนักงานคณะกรรมการการอาชีวศึกษา กระทรวงศึกษาธิการ 2549 ครู วิทยฐานะชำนาญการ วิทยาลัยเทคนิคชลบุรี สำนักงานคณะกรรมการการอาชีวศึกษา กระทรวงศึกษาธิการ

ผลงานวิจัยที่ได้รับการตีพิมพ์

1. S. Wanchana, T. Benjanarasuth, N. Komine and J. Ngamwiwit, "PLL in cooperated with PI Controller for Flow Control System" **Proc. of the IEEE International Conf. on System, Man, and Cybernetics (SMC 99)**, Tokyo, Japan, Oct., 1999, pp. V-27-V-32.
2. S. Wanchana., T. Benjanarasuth., N. Komine., and J. Ngamwiwit. "PLL Incorporating P Controller for Flow Control Systems." **การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 22 มหาวิทยาลัยเกษตรศาสตร์. ธันวาคม พ.ศ. 2542.** หน้า 179-182.
3. S. Wanchana, T. Benjanarasuth, N. Komine and J. Ngamwiwit, "PLL Incorporating Industrial Controller for Flow Control Systems" **Proc. of the International Symposium on Communications and Information Technology (ISCIT 2001)**, Chiang Mai, Thailand, Nov., 2001, pp. 622-625.

4. S. Wanchana, T. Benjanarasuth, N. Komine and J. Ngamwiwit: "Adaptive Phase-Locked Loop for Process Control System" **Proc. of the International Conf. on Control, Automation and Systems (ICCAS 2001)**, Jeju, Korea., Oct., 2001, pp. 896-899.
5. S. Wanchana, T. Benjanarasuth, N. Komine and J. Ngamwiwit: "Feedforward Adaptive Phase-Locked Loop for Process Control System" **Proc. of the SICE Annual Conf. 2002 in Osaka (SICE 2002)**. Osaka, Japan., Aug., 2002, pp. 2861-2864.
6. S. Khumma, T. Benjanarasuth, D. Isarakorn, J. Ngamwiwit, S. Wanchana and N. Komine, "Application of LQR for Phase-Locked Loop Control Systems," **Proc. of the International Conf. on Control, Automation and Systems (ICCAS2004)**, Bangkok, Thailand, Aug., 2004, pp. 520-523.
7. S. Wanchana, T. Benjanarasuth, D. Isarakorn, J. Ngamwiwit and N. Komine, "Phase-Locked Loop Process Control System using LQR Approach," **Proc. of the 8th International Conf. on Control, Automation, Robotics and Vision (ICARCV 2004)**, Kunming, China, Dec., 2004, pp. 1615-1619.
8. Somsak Wanchana, Taworn Benjanarasuth, Noriyuki Komine, and Jongkol Ngamwiwit, "PLL Equivalent Augmented System Incorporated with State Feedback Designed by LQR" **International Journal of Control, Automation, and Systems**, vol. 5, no. 2, Apr., 2007, pp. 161-169.