

การออกแบบวงจรอสซิลเลเตอร์แบบ SINUSOIDAL QUADRATURE โดยใช้วงจร
ของตัวคูณเฟสผ่านทั้งหกขั้วชนิดที่มีมุมคงที่ (PHASE-LEAD) แบบสมมาตร
และปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส

FULLY BALANCED HIGH-FREQUENCY SINUSOIDAL QUADRATURE
OSCILLATOR USING CURRENT-TUNABLE PHASE-LEAD
ALL-PASS FILTERS

อิสราวุธ ซีอาดาน
ISARAVUTH SEEDADAN

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า
บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ. 2545
ISBN 974-648-884-3

การออกแบบวงจรออสซิลเลเตอร์แบบ SINUSOIDAL QUADRATURE
โดยใช้วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมองศาหน้า (PHASE-LEAD) แบบสมมาตร
และปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส
FULLY BALANCED HIGH-FREQUENCY SINUSOIDAL QUADRATURE
OSCILLATOR USING CURRENT-TUNABLE PHASE-LEAD ALL-PASS FILTERS

อิสราวุธ สีदानาน
ISARAVUTH SEEDADAN

เลขหมู่.....
เลขทะเบียน... 44056
วัน, เดือน, ปี 25 ๓.ค. 2545

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิศวกรรมไฟฟ้า
บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ. 2545

ISBN 974-648-884-3

**FULLY BALANCED HIGH-FREQUENCY SINUSOIDAL QUADRATURE
OSCILLATOR USING CURRENT-TUNABLE PHASE-LEAD ALL-PASS FILTERS**

ISARAVUTH SEEDADAN

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING
GRADUATE SCHOOL
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
2002
ISBN 974-648-884-3**

COPYRIGHT 2002

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

หัวข้อวิทยานิพนธ์	การออกแบบวงจรออสซิลเลเตอร์แบบ sinusoidal quadrature โดยใช้วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมองศาหน้า (Phase-Lead) แบบสมมาตรและปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส
นักศึกษา	นายอิสราวุธ สีดาदान
รหัสประจำตัว	41061111
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2545
อาจารย์ผู้ควบคุมวิทยานิพนธ์	ศาสตราจารย์ ดร. วัลลภ สุระกำพลธร

บทคัดย่อ

วิทยานิพนธ์เป็นการนำเสนอวงจรรวม sinusoidal quadrature oscillator ชนิดปรับค่ากระแสแบบสมมาตรโดยใช้ r_e ของทรานซิสเตอร์ที่ถูกออกแบบเป็นวงจรรวมกรองสัญญาณความถี่ผ่านตลอดชนิดมีมุมองศาหน้าเป็น frequency-selective network และใช้เทคนิคแบบ signal-differencing ซึ่ง r_e ก็คือ small-signal dynamic resistance ของรอยต่อเบส-อิมิตเตอร์ของไบโพลาร์ทรานซิสเตอร์ในขณะไบอัสตรง ในการออกแบบจะนำวงจรกรองสัญญาณความถี่ผ่านตลอดชนิดมีมุมองศาหน้า 2 วงจรมาเชื่อมต่อกันด้วยวงจรเปลี่ยนศักดาเป็นกระแสเพื่อทำให้สามารถควบคุม loop-gain ได้เพื่อให้วงจรมีการเริ่มออสซิลเลต และรักษาสถานะนี้ได้ตลอดไป วงจรรวมที่ได้จะมีลักษณะสมดุล (Fully-Balanced) เพื่อให้ได้สัญญาณที่จุดสัญญาณออก sinusoidal quadrature ที่มีความถูกต้องแม่นยำและสมมาตร (Symmetry) และ oscillation frequency จะได้จากการปรับค่ากระแสในย่านกว้าง (wide-frequency sweep range)

Thesis Title	Fully Balanced High-Frequency Sinusoidal Quadrature Oscillator Using Current-Tunable Phase-Lead All-Pass Filters
Student	Mr. Isaravuth Seedadan
Student ID.	41061111
Degree	Master of Engineering
Year	2002
Thesis Advisor	Prof. Dr. Wanlop Surakamponorn

ABSTRACT

In this paper, a new realization of an integrable current-tunable sinusoidal quadrature oscillators is presented using r_e tunable all-pass filter as frequency-selective network, where r_e is the small-signal dynamic resistance of a forward-biased base-emitter junction of bipolar transistor. Such an all-pass filter is realized using a signal-differencing technique. The implementation is fully balanced so as to enable accurate quadrature signal with symmetry. The oscillation frequency is current-tunable over wide-frequency sweep range.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงด้วยดี ด้วยคำแนะนำและคำปรึกษาเกี่ยวกับวงจรสมมูล สัญญาณขนาดเล็กของทรานซิสเตอร์และวงจรรอสซิลเลเตอร์จาก ศ. ดร. วัลลภ สุระกำพลธร ซึ่งเป็นอาจารย์ผู้ควบคุมวิทยานิพนธ์ ผู้วิจัยรู้สึกซาบซึ้งในความอนุเคราะห์จากท่านและขอกราบ ขอบพระคุณเป็นอย่างสูง

ขอขอบพระคุณ รศ.ดร. บรรลือ ศรีสุขินวงษ์ จากสถาบันเทคโนโลยีนานาชาติสิรินธร มหาวิทยาลัยธรรมศาสตร์ รังสิต ที่ได้ให้คำแนะนำและคำปรึกษาอันเป็นประโยชน์อย่างยิ่งในการ จัดทำวิทยานิพนธ์นี้ และมีส่วนช่วยในการแก้ปัญหาบางอย่างในขั้นตอนของการวิจัย

ขอขอบคุณเพื่อน ๆ และนักศึกษารวมทั้งเจ้าหน้าที่ในห้องปฏิบัติการ Mixed Signal Processing ทุกคนที่ช่วยเหลืออำนวยความสะดวกและให้คำแนะนำต่าง ๆ

สุดท้ายขอขอบคุณบุพการี น้องสาวและน้องชายที่ให้กำลังใจและความช่วยเหลืออันมีค่า อย่างยิ่งในการทำวิจัย

คุณค่าและประโยชน์อันพึงมีจากวิทยานิพนธ์ฉบับนี้ ผู้วิจัยขอบอบแต่ผู้มีพระคุณทุกท่าน

อิศราวุธ สีदान

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	V
บทที่ 1 บทนำ.....	1
1.1 กล่าวนำ.....	1
1.2 ความเป็นมาและความสำคัญของปัญหา.....	1
1.3 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	2
1.4 ขั้นตอนการศึกษา.....	2
1.5 รายละเอียดของวิทยานิพนธ์.....	3
บทที่ 2 วงจรกรองสัญญาณผ่านทั้งหมดโดยใช้โอปแอมป์และวงจรกำเนิดสัญญาณไซน์ แบบควอดเรเจอร์.....	5
2.1 กล่าวนำ.....	5
2.2 วงจรกรองสัญญาณความถี่ต่ำผ่าน.....	5
2.3 วงจรกรองสัญญาณความถี่สูงผ่าน.....	7
2.4 วงจรกรองสัญญาณผ่านทั้งหมดแบบสมมาตรและปรับค่าความถี่ได้กว้าง โดยการปรับกระแส โดยใช้โอปแอมป์.....	9
2.4.1 วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองตาม.....	10
2.4.2 วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองด้าน.....	11
2.5 คุณสมบัติพื้นฐานของวงจรรออสซิลเลเตอร์.....	13
2.5.1 นิยามของวงจรรออสซิลเลเตอร์.....	13
2.6 ประเภทของวงจรกำเนิดสัญญาณรูปไซน์.....	15
2.6.1 วงจรกำเนิดสัญญาณที่ใช้ LC.....	15
2.6.2 วงจรกำเนิดสัญญาณที่ใช้ RC.....	15

สารบัญ (ต่อ)

	หน้า
2.6.3 วงจรกำเนิดสัญญาณที่ใช้แผ่นผลึก (Crystal)	15
2.6.4 วงจรกำเนิดสัญญาณที่อยู่ในรูปของวงจรรวม.....	15
2.7 ข้อกำหนดของการเกิดสัญญาณรูปไซน์.....	15
2.8 หลักการของวงจรกำเนิดสัญญาณรูปไซน์.....	16
2.8.1 โครงสร้างการป้อนกลับแบบบวก.....	17
2.8.2 เงื่อนไขการออสซิลเลท.....	18
2.9 วงจรกำเนิดสัญญาณแบบควอดเรเจอร์โดยใช้ออปแอมป์.....	19
2.10 สรุป.....	21
บทที่ 3 วงจรขยายสัญญาณความแตกต่าง (Differential Amplifier).....	22
3.1 กล่าวนำ.....	22
3.2 การวิเคราะห์ผลตอบสนองสัญญาณของวงจขยายสัญญาณความแตกต่าง.....	22
3.2.1 วงจรขยายสัญญาณความแตกต่างที่มี 2 อินพุท.....	22
3.3 คุณสมบัติทางคิซีของ โปโพลาร์ทรานซิสเตอร์.....	26
3.4 วงจรสะท้อนกระแส.....	29
3.4.1 หลักการวงจรสะท้อนกระแส.....	30
3.5 วงจรกำเนิดสัญญาณแบบ Current-mirror Phase-shifter.....	32
3.6 วงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ความถี่ 1 GHz.....	33
3.7 วงจรกำเนิดสัญญาณควอดเรเจอร์ความถี่สูงอิล็กทรอนิกส์แบบปรับค่าได้.....	34
3.8 สรุป.....	35
บทที่ 4 การออกแบบวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมูมองसानำ วงจรมีความสมมาตรและปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส.....	36
4.1 กล่าวนำ.....	36
4.2 หลักการออกแบบ.....	36
4.3 การวิเคราะห์คุณสมบัติของวงจรกรองสัญญาณผ่านทั้งหมด ชนิดมีมูมองसानำ วงจรมีความสมมาตรและปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส.....	38
4.4 ผลการจำลองการทำงานด้วยโปรแกรม PSPICE.....	43
4.5 สรุป.....	46

สารบัญ (ต่อ)

หน้า

บทที่ 5 การออกแบบวงจรกำเนิดสัญญาณไซน์แบบควอตเตรเจอร์ โดยใช้วงจรกรองสัญญาณผ่านทั้งหมด.....	47
5.1 กล่าวนำ.....	47
5.2 การใช้วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองสามา แบบสมมาตร และปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส ออกแบบเป็นวงจรกำเนิดสัญญาณไซน์แบบควอตเตรเจอร์.....	47
5.3 การวิเคราะห์หาคุณสมบัติของวงจร.....	49
5.4 ผลการจำลองการทำงาน.....	52
5.5 สรุป.....	57
บทที่ 6 บทสรุป.....	58
6.1 บทสรุปและวิจารณ์.....	59
6.2 ข้อเสนอแนะในการทำวิจัยและพัฒนาต่อไป.....	59
เอกสารอ้างอิง.....	60
ภาคผนวก	
ก การวิเคราะห์พารามิเตอร์ของไบโพลาร์ทรานซิสเตอร์.....	63
ข สไปซ์โมเดลของไบโพลาร์ทรานซิสเตอร์ที่ใช้ในวิทยานิพนธ์.....	68
ค การวิเคราะห์คุณสมบัติของวงจรกรองสัญญาณผ่านทั้งหมด.....	70
ง ผลงานวิจัยที่เกี่ยวข้องกับวิทยานิพนธ์ที่ได้รับการตีพิมพ์.....	73
ประวัติผู้เขียน.....	93

สารบัญตาราง

ตารางที่	หน้า
ข.1 ตารางความหมายของค่าตัวแปรโมเดลของทรานซิสเตอร์.....	70

สารบัญรูป

รูปที่	หน้า
2.1 วงจรกรองสัญญาณความถี่ต่ำผ่าน.....	5
2.2 กราฟคุณสมบัติความถี่ของวงจรกรองสัญญาณความถี่ต่ำผ่าน.....	7
2.3 วงจรกรองสัญญาณความถี่สูงผ่าน.....	8
2.4 กราฟคุณสมบัติของวงจรกรองสัญญาณความถี่สูงผ่าน.....	9
2.5 วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองเสาตาม.....	10
2.6 วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองเสาหน้า.....	12
2.7 แสดงแนวคิดของวงจรรออสซิลเลเตอร์.....	14
2.8 ส่วนประกอบของวงจรรออสซิลเลเตอร์.....	14
2.9 โครงสร้างพื้นฐานของวงจรถูกกำเนิดสัญญาณไซน์.....	16
2.10 โครงสร้างการป้อนกลับแบบบวก.....	17
2.11 วงจรถูกกำเนิดสัญญาณแบบ Quadrature.....	19
3.1 วงจรขยายสัญญาณความแตกต่างที่มีสัญญาณที่จุดสัญญาณเข้าเท่ากับ $\pm v_u$	24
3.2 แสดงวงจรสมมูลสัญญาณขนาดเล็กของวงจรขยายสัญญาณความแตกต่างของรูป 3.1.....	25
3.3 คุณสมบัติทางดีซีของไบโพลาร์ทรานซิสเตอร์.....	27
3.4 กระแสคอลเลกเตอร์กับแรงดัน v_{id}	29
3.5 สัปดาห์แตกต่างที่จุดสัญญาณออก.....	29
3.6 วงจรสะท้อนกระแสแบบทรานซิสเตอร์ 2 ตัว.....	30
3.7 แหล่งจ่ายกระแสในทางอุดมคติ.....	30
3.8 วงจรสมมูลสัญญาณขนาดเล็กที่ใช้หาค่าความต้านทานที่จุดสัญญาณออก.....	32
3.9 แหล่งจ่ายกระแสแชนอร์ตัน.....	32
3.10 วงจรสมมูลเทเวนิน.....	32
3.11 Current-mirror Phase-shift oscillator.....	33
3.12 วงจรถูกกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ความถี่ 1 GHz.....	34
3.13 High-Frequency Electronically Tunable Quadrature Oscillator.....	35
4.1 วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองเสาหน้า (Phase Lead) วงจรมีความสมมาตรและปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส.....	38
4.2 กระแสที่จุดสัญญาณออกความแตกต่าง i_{d1}	39
4.3 วงจรสมมูลของกระแสที่จุดสัญญาณออกความแตกต่าง i_{d1}	40

สารบัญรูป(ต่อ)

รูปที่	หน้า
4.4 กระแสที่จุดสัญญาณออกความแตกต่าง i_{d2}	43
4.5 วงจรสมมูลกระแสที่จุดสัญญาณออกความแตกต่าง i_{d2}	44
4.6 แสดงผลการจำลองขนาด (dB) และมุมมอง (degree) ของฟังก์ชันถ่ายโอน กับความถี่.....	45
4.7 กราฟแสดงความถี่ f_0 (Hz) และขนาด (dB) กับกระแส I_f (A).....	45
4.8 กราฟความถี่ของการออสซิลเลท (Hz) และขนาด (dB) กับความจุ	45
5.1 วงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ โดยใช้วงจรกรองสัญญาณผ่านทั้งหมด ชนิดมุมมองนำแบบสมมาตร.....	49
5.2 ผลการจำลองสัญญาณ sine และ cosine ของ V_{AB} และ V_{MN} ตามลำดับ.....	53
5.3 กราฟแสดงความสัมพันธ์ระหว่างความถี่ที่จุดตัดผ่านของการออสซิลเลท และขนาดกับกระแส I_f	54
5.4 กราฟแสดง Amplitude matching และ Phase matching กับความถี่	55
5.5 กราฟระหว่าง THD กับความถี่ของการออสซิลเลท	56
5.6 กราฟความถี่ของการออสซิลเลทกับค่าความจุ C.....	57
ก.1 วงจรสมมูลของไบโพลาร์ทรานซิสเตอร์.....	64
ก.2 วงจรสมมูลของวงจรอิมิตอร์ร่วม.....	65
ก.3 วงจรสมมูลของวงจรเบสร่วม.....	68
ค.1 กราฟแสดงมุมมองของวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองตาม.....	72
ค.2 กราฟแสดงมุมมองของวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองนำ.....	73

บทที่ 1

บทนำ

1.1 กล่าวนำ

ปัจจุบันความเจริญก้าวหน้าของเทคโนโลยีอิเล็กทรอนิกส์และการสื่อสาร ได้เจริญเติบโตไปอย่างรวดเร็วพร้อมๆ กับการพัฒนาของเทคโนโลยีของสารกึ่งตัวนำ ทำให้เทคโนโลยีที่จำเป็นซึ่งก็คือเทคโนโลยีในการออกแบบสร้างวงจรรีเลย์ทรอนิกส์พัฒนาตามไปอย่างรวดเร็วเช่นกัน วงจรออสซิลเลเตอร์เป็นอีกวงจรหนึ่งที่มีการพัฒนามาใช้อย่างมากในระบบสื่อสาร ในวิทยานิพนธ์เป็นการศึกษาและออกแบบวงจรกำเนิดสัญญาณไซน์แบบควอตเซอร์ ชนิดปรับค่ากระแสที่มีลักษณะสมมูล โดยใช้วงจรกรองสัญญาณความถี่ผ่านทั้งหมดชนิดมีมุมมองสามา วงจรมีความสมมาตรและปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส

1.2 ความเป็นมาและความสำคัญของปัญหา

วงจรถูกกำเนิดสัญญาณไซน์ที่มีใช้อยู่ในปัจจุบันมีหลายแบบ เช่น วงจรถูกกำเนิดสัญญาณที่ใช้ LC ซึ่งมีคุณสมบัติคือสามารถเปลี่ยนแปลงความถี่ได้ง่าย และใช้งานได้ในย่านความถี่สูง แต่เสถียรภาพของวงจรยังไม่ดีนัก นอกจากนี้แล้วยังมีปัญหาเรื่องตัวเหนี่ยวนำบนวงจรรวมซึ่งสร้างได้ยากหรือวงจรถูกกำเนิดสัญญาณแบบแผ่นผลึก(Crystal) ซึ่งสามารถใช้งานในย่านความถี่สูงได้และมีเสถียรภาพของวงจรที่ดีมาก แต่ไม่สามารถปรับความถี่ได้ ส่วนวงจรถูกกำเนิดสัญญาณที่อยู่ในรูปของวงจรรวม ถึงแม้ว่าจะสามารถสร้างรูปแบบของสัญญาณได้หลายแบบแต่ก็ยังใช้งานได้ในย่านความถี่ต่ำ

วงจรรวมควอตเซอร์ ออสซิลเลเตอร์ ที่มีอยู่จะมีวงจร relaxation [1] และ ring oscillator [2] และเนื่องจากออสซิลเลเตอร์ทั้งสองแบบนี้เป็น nonlinear ออสซิลเลเตอร์ซึ่งจะใช้กลไกคาบเวลาเป็นการสวิตช์ (periodically switching mechanisms) ดังนั้นสัญญาณที่จุดสัญญาณออกที่ได้อาจจะไม่เป็นสัญญาณไซน์ที่มีความเพี้ยน (Distortion) ต่ำ [3] ที่ผ่านมาถึงแม้ว่าจะมีการออกแบบวงจรออสซิลเลเตอร์โดยใช้วงจรอินทิเกรเตอร์ 2 วงจรสำหรับวงจรรวมควอตเซอร์ ออสซิลเลเตอร์ แต่ก็มีจะมีวงจร relaxation[4][5] หรือ ring oscillator อยู่ด้วย [6] ในทางตรงกันข้าม linear oscillator ที่ใช้หลักการของโครงข่ายเลือกความถี่ (frequency-selective network) เช่น วงจร LC หรือ RC จะได้สัญญาณที่จุดสัญญาณออกแบบไซน์ที่มีความเพี้ยนต่ำ [3][7] ถึงแม้ว่า planar inductor[8], bonding wire inductors [9] และ under-etched coils[10] จะให้คุณสมบัติความถี่ที่ดีสำหรับวงจรรวมอินตักเตอร์แต่วงจรออสซิลเลเตอร์แบบ LC ปรับความถี่ตลอดย่านได้ยาก [7]

วงจรควอดเรเจอร์ ออสซิลเลเตอร์ที่ใช้ RC ทั้งหมดที่มีอยู่จะใช้โอปแอมป์ [11][12] และในวงจรกรองสัญญาณผ่านทั้งหมดแบบ RC ในโหมคกระแส หรือในโหมคกระแสแบบอื่นๆ [13][14] [15] มักจะใช้การเปลี่ยนตัวความต้านทานหรือตัวเก็บประจุในการปรับค่าความถี่

วิทยานิพนธ์ได้นำเสนอวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ โดยจะใช้หลักการของวงจรกำเนิดสัญญาณแบบ RC โดยใช้ความต้านทาน r_c ของทรานซิสเตอร์ (ความต้านทานของรอยต่อเบส-อิมิตเตอร์ในขณะไบอัสตรง) รูปแบบของสัญญาณที่ได้จากวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์จะเป็นสัญญาณที่อยู่ในรูปของไซน์และโคไซน์ โดยที่มีมูมองศา (Phase shift) เท่ากับ 90 องศา เนื่องจากในปัจจุบันวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ที่มีอยู่ยังไม่มีการนำวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมูมองศาเข้ามาใช้ วิทยานิพนธ์นี้จึงได้นำเสนอหลักการนี้ในการออกแบบ โดยใช้เทคโนโลยีของอุปกรณ์แบบไบโพลาร์ทรานซิสเตอร์

1.3 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

วิทยานิพนธ์เป็นการนำเสนอวงจรรวมกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ ชนิดปรับค่ากระแสแบบสมมูล โดยใช้ r_c ของทรานซิสเตอร์ที่ถูกออกแบบเป็นวงจรรวมกรองสัญญาณความถี่ผ่านทั้งหมดชนิดมีมูมองศา นำ วงจรมีความสมมาตรและปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแสเป็น โครงข่ายเลือกความถี่และใช้เทคนิคแบบสัญญาณความแตกต่าง (signal-differencing) ในการออกแบบจะนำวงจรกรองสัญญาณความถี่ผ่านทั้งหมดชนิดมีมูมองศา นำ วงจรมีความสมมาตรและปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส 2 วงจรมาเชื่อมต่อกันด้วยวงจรศกคาควบคุมแหล่งจ่ายกระแส (Voltage Control Current Source : VCCS) เพื่อให้สามารถควบคุมอัตราขยายลูป (loop-gain) ได้และเพื่อให่วงจรมีการเริ่มออสซิลเลส และรักษาสถานะนี้ได้ตลอดไป วงจรรวมที่ได้จะมีลักษณะสมมูลเพื่อให้ได้สัญญาณไซน์แบบควอดเรเจอร์ที่มีความถูกต้องแม่นยำและสมมาตร (Symmetry) และความถี่ของการออสซิลเลทจะ ได้จากการปรับค่ากระแส

1.4 ขั้นตอนการศึกษา

- 1.4.1 ทำการศึกษาวงจรวงจรกรองสัญญาณความถี่สูงผ่าน วงจรกรองสัญญาณความถี่ต่ำผ่านและวงจรกรองสัญญาณผ่านทั้งหมดโดยใช้โอปแอมป์ ศึกษาหลักการของวงจรรขยายสัญญาณความแตกต่าง

- 1.4.2 ทำการออกแบบวงจรกรองสัญญาณผ่านทั้งหมด ชนิดมีมุมมองสนามโดยใช้ไบโพลาร์ทรานซิสเตอร์เพื่อให้ได้วงจรที่มีความสมมาตรและปรับค่าความถี่ได้กว้าง โดยการปรับค่ากระแสและทำการจำลองการทำงานเพื่อหาคุณสมบัติของวงจร
- 1.4.3 นำวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองสนาม วงจรมีความสมมาตรและปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแสที่ได้ 2 วงจรมาออกแบบเป็นวงจรกำเนิดสัญญาณไซน์แบบควอตครเเจอร์ ชนิดปรับค่ากระแสที่มีลักษณะสมมาตร โดยใช้อุปกรณ์ไบโพลาร์ทรานซิสเตอร์
- 1.4.4 ทำการจำลองการทำงานของวงจรกำเนิดสัญญาณไซน์แบบควอตครเเจอร์ ชนิดปรับค่ากระแสที่มีลักษณะสมมาตรที่ได้จากการออกแบบ

1.5 รายละเอียดของวิทยานิพนธ์

ในวิทยานิพนธ์นี้จะแบ่งเนื้อหาออกเป็น 6 บท และภาคผนวกอีก 5 ภาค โดยแต่ละบทมีรายละเอียดดังต่อไปนี้

บทที่ 1 เป็นบทนำเพื่อกล่าวถึงวัตถุประสงค์ หลักการของวิทยานิพนธ์และขั้นตอนการศึกษา รวมทั้งรายละเอียดโดยสรุปของแต่ละบท

บทที่ 2 กล่าวถึงวงจรกรองสัญญาณชนิดต่าง ๆ โดยใช้โอปแอมป์และวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองสนามและมุมมองตามแบบสมมาตรและปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส และกล่าวถึงคุณสมบัติพื้นฐานและหลักการของวงจรกำเนิดสัญญาณ ข้อกำหนดในการกำเนิดสัญญาณไซน์และวงจรกำเนิดสัญญาณควอตครเเจอร์โดยใช้โอปแอมป์

บทที่ 3 กล่าวถึงวงจรขยายสัญญาณความแตกต่าง และการวิเคราะห์ผลตอบสนองทางดีซีและการวิเคราะห์ผลตอบสนองความถี่ของวงจร โดยใช้ไบโพลาร์ทรานซิสเตอร์และวงจรสะท้อนกระแสและยังได้กล่าวถึงงานวิจัยที่เกี่ยวข้องด้วย

บทที่ 4 กล่าวถึงการออกแบบวงจรกรองสัญญาณผ่านทั้งหมดชนิดมุมมองสนามแบบสมมาตรและปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส ตลอดจนการวิเคราะห์หาคุณสมบัติของวงจรที่ได้จากการออกแบบ โดยจะจำลองการทำงาน (Simulations) ของวงจรโดยใช้โปรแกรม PSPICE

บทที่ 5 กล่าวถึงการนำวงจรกรองสัญญาณผ่านทั้งหมดชนิดมุมมองสนามแบบสมมาตรและปรับค่าความถี่ได้กว้าง โดยการปรับค่ากระแสที่ได้มาออกแบบเป็นวงจรวงจรถ้าเนิดสัญญาณไซน์แบบควอดเรเจอร์และจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE

บทที่ 6 บทสรุปและข้อเสนอแนะแนวทางในการทำวิจัยและพัฒนาต่อไป

ภาคผนวก ประกอบด้วย

- ก การวิเคราะห์พารามิเตอร์ของไบโพลาร์ทรานซิสเตอร์
- ข สไปซ์โมเดลของไบโพลาร์ทรานซิสเตอร์ที่ใช้ในวิทยานิพนธ์
- ค การวิเคราะห์คุณสมบัติของวงจรกรองสัญญาณผ่านทั้งหมด
- ง ผลงานวิจัยที่เกี่ยวข้องกับวิทยานิพนธ์ที่ได้รับการตีพิมพ์

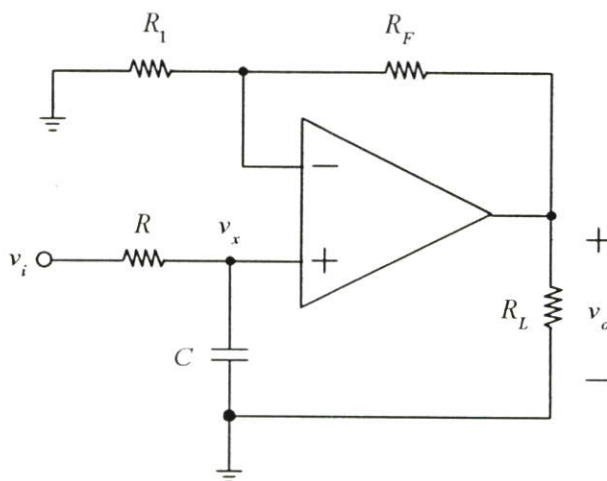
บทที่ 2

วงจรกรองสัญญาณผ่านทั้งหมดโดยใช้โอปแอมป์ และวงจรกำเนิดสัญญาณไซน์แบบควอตเตรเจอร์

2.1 กล่าวนำ

ในบทนี้จะกล่าวถึงการออกแบบวิเคราะห์วงจรกรองสัญญาณ (Filter) โดยใช้โอปแอมป์ เช่น วงจรกรองสัญญาณความถี่ต่ำผ่าน (Low-pass filter) วงจรกรองสัญญาณความถี่สูงผ่าน (High-pass filter) วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองเสาตามและวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองเสา นำ ตลอดจนวงจรกำเนิดสัญญาณไซน์แบบควอตเตรเจอร์ ซึ่งถือเป็นพื้นฐานในการนำไปออกแบบโดยใช้ไบโพลาร์ทรานซิสเตอร์ วงจรกำเนิดสัญญาณหรือวงจรออสซิลเลเตอร์มีหลายแบบ เช่น วงจรกำเนิดสัญญาณแบบเลื่อนเฟส (Phase Shift Oscillator) วงจรกำเนิดสัญญาณแบบ Wien Bridge Oscillator และวงจรกำเนิดสัญญาณแบบจูนคอลเลคเตอร์ (Tuned Collector Oscillator) [7] ในบทนี้จะกล่าวถึงหลักการของวงจรกำเนิดสัญญาณรูปไซน์เท่านั้น โดยจะเน้นวงจรกำเนิดสัญญาณไซน์แบบควอตเตรเจอร์

2.2 วงจรกรองสัญญาณความถี่ต่ำผ่าน (Low-Pass Filter)



รูปที่ 2.1 วงจรกรองสัญญาณความถี่ต่ำผ่าน

รูปที่ 2.1 เป็นวงจรกรองสัญญาณความถี่ต่ำผ่านซึ่งมีฟังก์ชันถ่ายโอนคือ [16]

$$H(s) = \frac{K}{s + \omega_o} \quad (2.1)$$

จากวงจรกรองสัญญาณความถี่ต่ำผ่านในรูปที่ 2.1 คักดา v_x หาได้จาก

$$v_x = \frac{I/sC}{R + I/sC} V_i(s) = \frac{I}{I + sRC} V_i(s) \quad (2.2)$$

คักดาที่จุดสัญญาณออกหาได้จาก

$$V_o(s) = \left(I + \frac{R_F}{R_I} \right) v_x(s) = \left(I + \frac{R_F}{R_I} \right) \frac{I}{I + sRC} V_i(s) \quad (2.3)$$

จะได้ฟังก์ชันถ่ายโอนคือ

$$H(s) = \frac{V_o(s)}{V_i(s)} = \frac{K}{I + sRC} \quad (2.4)$$

โดยที่ค่า K คืออัตราขยายดีซีและหาได้จาก

$$K = I + \frac{R_F}{R_I} \quad (2.5)$$

แทนค่า $s = j\omega$ ในสมการ (2.4) จะได้

$$H(j\omega) = \frac{V_o(j\omega)}{V_i(j\omega)} = \frac{K}{I + j\omega RC} \quad (2.6)$$

ค่าจุดตัดความถี่ต่ำผ่าน f_o ที่ -3 dB หาได้จาก

$$f_o = \frac{I}{2\pi RC} \quad (2.7)$$

ขนาดและมุมมองสามารถหาได้จาก

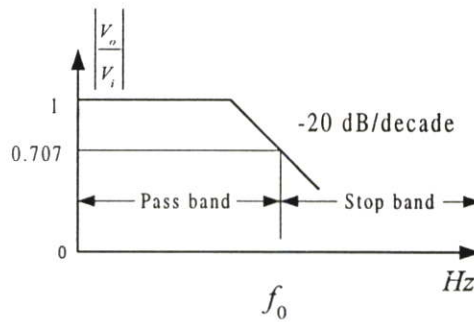
$$|H(j\omega)| = \frac{K}{[1+(\omega/\omega_o)]^{1/2}} = \frac{K}{[1+(f/f_o)]^{1/2}} \quad (2.8)$$

และ

$$\theta = -\tan^{-1} (f/f_o) \quad (2.9)$$

โดยที่ f คือสัญญาณความถี่ ณ จุดสัญญาณเข้าหน่วยเป็นเฮิร์ต

กราฟคุณสมบัติความถี่ของวงจรกรองสัญญาณความถี่ต่ำผ่านแสดงดังรูปที่ 2.2



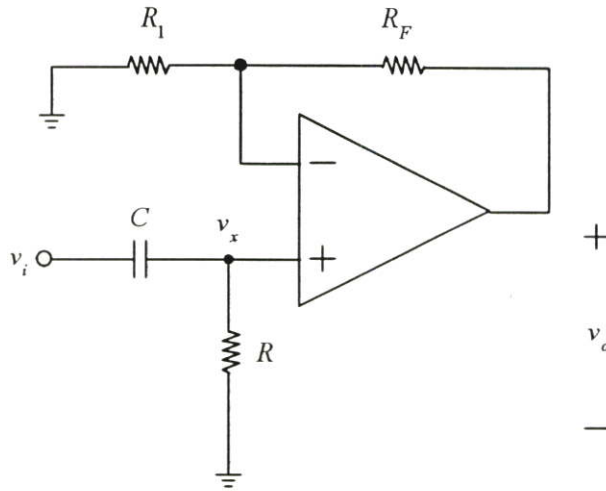
รูปที่ 2.2 กราฟคุณสมบัติความถี่ของวงจรกรองสัญญาณความถี่ต่ำผ่าน

2.3 วงจรกรองสัญญาณความถี่สูงผ่าน (High-Pass Filter)

วงจรรูปที่ 3.3 เป็นวงจรกรองสัญญาณความถี่สูงผ่านและมีฟังก์ชันถ่ายโอนดังสมการ (2.10)

$$H(s) = \frac{sK}{s + \omega_o} \quad (2.10)$$

และมีกราฟคุณสมบัติของวงจรกรองสัญญาณความถี่สูงผ่านดังรูปที่ 2.4



รูปที่ 2.3 วงจรกรองสัญญาณความถี่สูงผ่าน

จากวงจรกรองสัญญาณความถี่สูงผ่านรูปที่ 2.3 สามารถหาค่าศักดา v_x ได้จาก

$$v_x(s) = \frac{R}{R + 1/sC} = \frac{s}{s + 1/RC} V_i(s) \quad (2.11)$$

ศักดาที่จุดสัญญาณออกหาได้จาก

$$V_o(s) = \left(1 + \frac{R_F}{R_1} \right) v_x(s) = \left(1 + \frac{R_F}{R_1} \right) \frac{s}{s + 1/RC} V_i(s) \quad (2.12)$$

อัตราขยายศักดาคือ

$$H(s) = \frac{V_o(s)}{V_i(s)} = \frac{s K}{s + 1/RC} \quad (2.13)$$

โดยที่ $K = 1 + \left(\frac{R_F}{R_1} \right)$ คืออัตราขยายดีซีและจากการแทนค่า $s = j\omega$ จะได้

$$H(j\omega) = \frac{V_o(j\omega)}{V_i(j\omega)} = \frac{j\omega K}{j\omega + 1/RC} = \frac{j\omega K}{j\omega + \omega_c} \quad (2.14)$$

จุดตัดความถี่สูงผ่านที่ 3-dB คือ

$$f_o = \frac{\omega_o}{2\pi} = \frac{1}{2\pi RC} \quad (2.15)$$

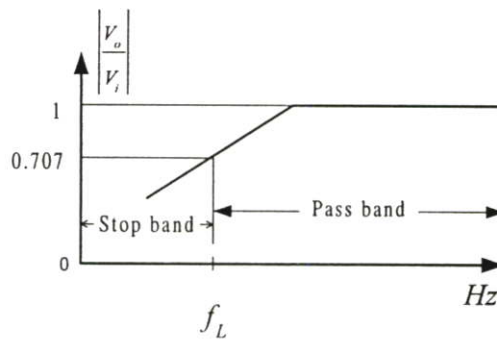
ค่าขนาดและมุมมองสาขาได้จาก

$$|H(j\omega)| = \frac{(\omega/\omega_o)}{[1+(\omega/\omega_o)^2]^{1/2}} = \frac{(ff_o)K}{[1+(ff_o)^2]^{1/2}} \quad (2.16)$$

และ

$$\theta = 90^\circ - \tan^{-1}(ff_o) \quad (2.17)$$

วงจรกรองสัญญาณความถี่สูงผ่านนี้จะยอมให้ความถี่ที่สูงกว่า f_o ผ่าน แต่ทั้งนี้ก็จะถูกกำหนดความกว้างของย่านความถี่โดยคุณสมบัติของออปแอมป์เองซึ่งโดยปกติจะมีค่าประมาณ 1 MHz กราฟคุณสมบัติของวงจรกรองสัญญาณความถี่สูงผ่านแสดงดังรูปที่ 2.4



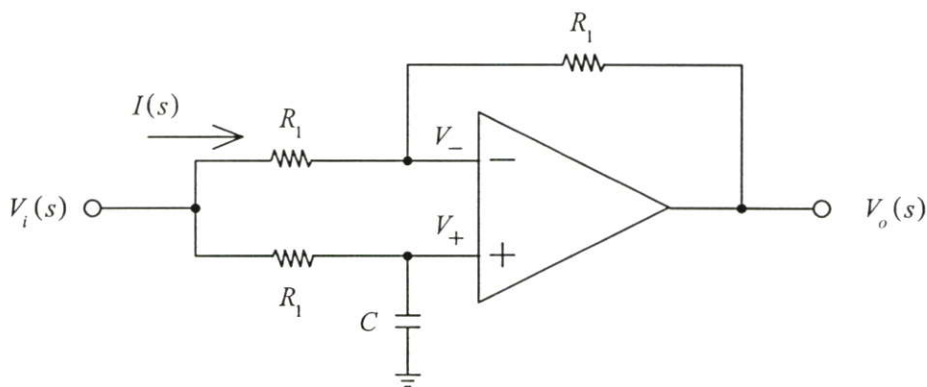
รูปที่ 2.4 กราฟคุณสมบัติของวงจรกรองสัญญาณความถี่สูงผ่าน

2.4 วงจรกรองสัญญาณผ่านทั้งหมดแบบสมมาตรและปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส โดยใช้ออปแอมป์

วงจรกรองสัญญาณผ่านทั้งหมดมีอยู่ 2 แบบคือ วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองสนาม และวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองสาคตาม ในหัวข้อนี้จะได้ทำการวิเคราะห์วงจรเหล่านี้ซึ่งเป็นการออกแบบโดยใช้ออปแอมป์เพื่อหาฟังก์ชันถ่ายโอน มุมมองสาและขนาด เพื่อ

จะเป็นพื้นฐานในการนำไปออกแบบเป็นวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมองศาตาม โดยใช้ไพลาร์ทรานซิสเตอร์

2.4.1 วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมองศาตาม (Phase – Lag All - Pass Filter)



รูปที่ 2.5 วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมองศาตาม

จากวงจรรูป 2.5 สามารถหาค่าฟังก์ชันถ่ายโอนได้จาก [17]

ค่าศักดา v_+ หาได้จาก

$$v_+ = \frac{I/Cs}{R + I/Cs} v_i = \frac{v_i}{Cs} \left(\frac{Cs}{R_1 Cs + I} \right) \quad (2.18)$$

หรือ

$$v_+ = \frac{v_i}{I + s\tau} \quad ; \quad \tau = R_1 C \quad (2.19)$$

ค่าศักดา v_- หาได้จาก

$$v_- = \frac{R_1}{R_1 + R_1} (v_i + v_o) = \frac{v_i + v_o}{2} \quad (2.20)$$

จากคุณสมบัติของออปแอมป์จะได้

$$v_+ = v_- \quad (2.21)$$

จากสมการ (2.19) และ (2.20) จะได้

$$\left(\frac{I}{I+s\tau}\right)v_i = \frac{v_i + v_o}{2} \quad (2.22)$$

$$v_i \left[\frac{I}{I+s\tau} - \frac{I}{2} \right] = +\frac{v_o}{2} \quad (2.23)$$

ดังนั้นฟังก์ชันถ่ายโอนของวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองศาตามคือ

$$\frac{v_o}{v_i} = + \left[\frac{I-s\tau}{I+s\tau} \right] \quad (2.24)$$

จากสมการของฟังก์ชันถ่ายโอนสามารถนำไปหาค่าขนาดและมุมมองศาได้จาก

$$\text{magnitude} = 20 \log \left| \frac{v_o}{v_i} \right| \quad (2.25)$$

จากสมการที่ 2.24 จะได้

$$\text{magnitude} = 20 \log \sqrt{I + \omega^2 \tau^2} - 20 \log \sqrt{I + \omega^2 \tau^2} = 0 \text{ dB} \quad (2.26)$$

มุมมองศา (θ) สามารถหาได้จาก

$$\theta = -2 \tan^{-1} \omega \tau = -90^\circ; \omega = \frac{I}{\tau} \quad (2.27)$$

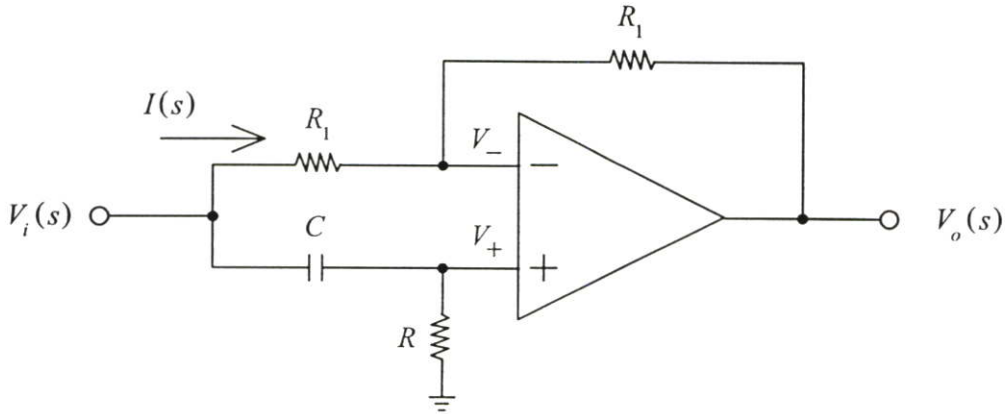
2.4.2 วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองศานำ (Phase-Lead All-Pass Filter)

วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองศานำแสดงดังรูปที่ 2.6 จากวงจรจะเห็นว่า มีสลับตำแหน่งของคาปาซิเตอร์กับตัวต้านทานจากรูปที่ 2.5 และค่าฟังก์ชันถ่ายโอนหาได้จาก

$$I(s) = \frac{V_i - V_-}{R_f} = \frac{V_i(s) - V_+}{R_f} = \frac{V_i - \left[\frac{R}{R + \frac{I}{sC}} V_i \right]}{R_f} \quad (2.28)$$

และ

$$I(s) = \frac{V_i(s)}{R_f} \left\{ I - \frac{R}{R + \frac{I}{sC}} \right\} = \frac{V_i(s)}{R_f} \left\{ \frac{\frac{I}{sC}}{R + \frac{I}{sC}} \right\} \quad (2.29)$$



รูปที่ 2.6 วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองหน้า

จากวงจรใช้กฎศีกดาของเคอร์ชอฟ จะได้

$$V_o + IR_f - V_- = 0 \quad (2.30)$$

ค่าศักดาที่จุดสัญญาณออกคือ

$$V_o(s) = -I(s)R_f + V_-$$

$$= -\frac{V_i(s)}{R_f} \frac{\frac{I}{sC}}{R + \frac{I}{sC}} R_f + \frac{R}{R + \frac{I}{sC}} V_i(s) \quad (2.31)$$

ฟังก์ชันถ่ายโอนคือ

$$\frac{V_o(s)}{V_i(s)} = \frac{-\frac{I}{sC}}{R + \frac{I}{sC}} + \frac{R}{R + \frac{I}{sC}} = \frac{R - \frac{I}{sC}}{R + \frac{I}{sC}} = \frac{\left[s - \frac{I}{RC} \right]}{\left[s + \frac{I}{RC} \right]} \quad (2.32)$$

หรือ

$$\frac{V_o(s)}{V_i(s)} = -\left[\frac{1-s\tau}{1+s\tau}\right] \quad \text{โดยที่ } s = j\omega \text{ และ } \tau = RC \quad (2.33)$$

จากสมการฟังก์ชันถ่ายโอน (2.33) สามารถนำไปหาค่าขนาดและมุมองศาได้จาก

$$\text{magnitude} = 20 \log \left| \frac{v_o}{v_i} \right| = 20 \log \frac{\sqrt{\omega^2 + \left(\frac{1}{RC}\right)^2}}{\sqrt{\omega^2 + \left(\frac{1}{RC}\right)^2}} = 0 \text{ dB} \quad (2.34)$$

และมุมองศาหา (θ)ได้จาก

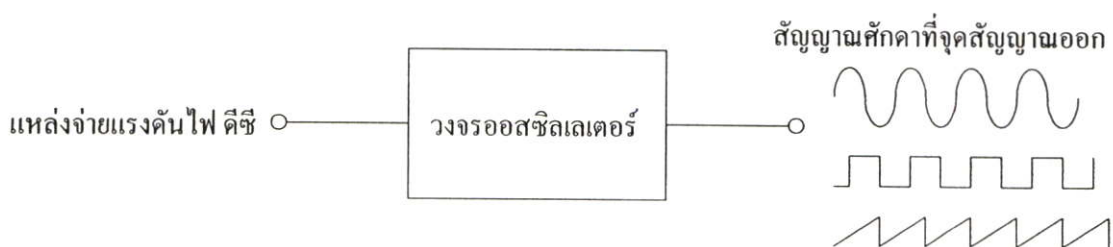
$$\theta = 180^\circ - (\tan^{-1} \omega\tau) - (\tan^{-1} \omega\tau) = 180^\circ - 90^\circ = 90^\circ ; \quad \omega = \frac{1}{\tau} \quad (2.35)$$

2.5 คุณสมบัติพื้นฐานของวงจรรอสซิลเลเตอร์

ออสซิลเลเตอร์เป็นวงจรที่ทำให้กำเนิดสัญญาณรูปคลื่นที่มีลักษณะซ้ำ ๆ กัน (repetitive) โดยไม่จำเป็นต้องมีสัญญาณป้อนให้กับวงจรที่จุดสัญญาณเข้าเพียงแต่ป้อนแหล่งจ่ายไฟกระแสตรงเท่านั้น สัญญาณตกค้างที่จุดสัญญาณออกที่ได้ อาจจะเป็นสัญญาณไซน์ (sinusoidal) หรืออาจจะไม่เป็นสัญญาณไซน์ (nonsinusoidal) ก็ได้ขึ้นอยู่กับชนิดของวงจรรอสซิลเลเตอร์

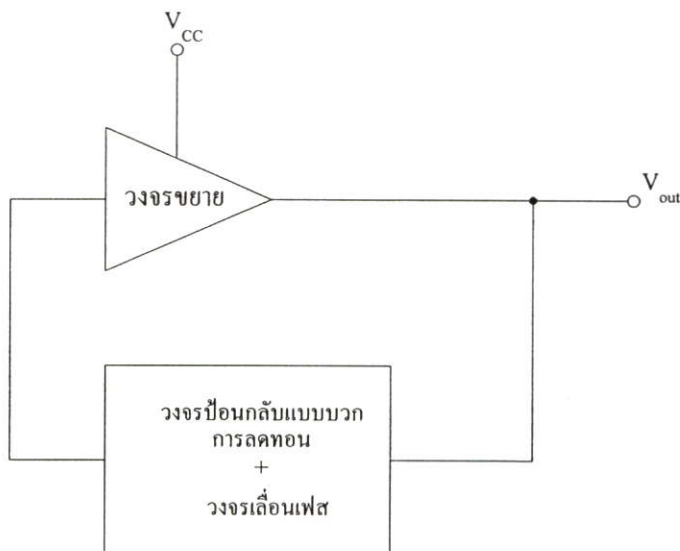
2.5.1 นิยามของวงจรรอสซิลเลเตอร์

แนวคิดของวงจรรอสซิลเลเตอร์แสดงดังรูป 2.7 [18] จากรูปจะเห็นว่าวงจรรอสซิลเลเตอร์ทำหน้าที่เปลี่ยนพลังงานไฟฟ้าในรูปแบบของไฟดิซีไปเป็นไฟเอซี ซึ่งอาจจะอยู่ในรูปของคลื่นสัญญาณชานน์ สัญญาณคลื่นสี่เหลี่ยม หรือคลื่นฟันเลื่อย



รูปที่ 2.7 แสดงแนวคิดของวงจรรอสซิลเลเตอร์

วงจรรอสซิลเลเตอร์ประกอบด้วย วงจรขยายสัญญาณสำหรับปรับค่าอัตราขยาย (วงจขยายอาจจะเป็นใช้ทรานซิสเตอร์หรือออปแอมป์ก็ได้) และวงจรป้อนกลับแบบบวก (Positive feedback) ซึ่งวงจรป้อนกลับแบบบวกนี้จะทำหน้าที่สร้างมุมมองและทำให้เกิดการลatches โครงสร้างของวงจรรอสซิลเลเตอร์แสดงดังรูป 2.8



รูปที่ 2.8 ส่วนประกอบของวงจรรอสซิลเลเตอร์

2.6 ประเภทของวงจรกำเนิดสัญญาณรูปไซน์

วงจรกำเนิดสัญญาณรูปไซน์สามารถแบ่งตามอุปกรณ์ที่ใช้ได้ 4 ประเภท คือ

2.6.1 วงจรกำเนิดสัญญาณที่ใช้ LC

วงจรกำเนิดสัญญาณที่ใช้ LC มีอยู่หลายแบบ เช่น แบบเลือกความถี่ที่คอลเลคเตอร์ (สำหรับไบโพลาร์) หรือแคเรน (สำหรับมอสเฟต), แบบ Hartley, แบบ Colpitts เป็นต้น วงจรชนิดนี้มีข้อดีคือสามารถเปลี่ยนแปลงความถี่ได้ง่ายและใช้งานในย่านความถี่สูงได้ดี แต่มีข้อเสียคือเสถียรภาพทางความถี่ยังไม่ดีนัก และมีปัญหาในการผลิตเป็นวงจรรวมเนื่องจากตัวเหนี่ยวนำสร้างได้ยาก แต่ก็ยังเป็นวงจรที่ได้รับความนิยมโดยทั่วไป

2.6.2 วงจรกำเนิดสัญญาณโดยใช้ RC

วงจรกำเนิดสัญญาณ โดยใช้ RC มีหลายแบบ เช่น แบบ Wien bridge, แบบเลื่อนเฟส (Phase shift) เป็นต้น วงจรแบบนี้มีข้อดีคือสามารถเปลี่ยนแปลงความถี่ได้ และใช้งานในย่านความถี่สูงได้ แต่มีข้อเสียคือเสถียรภาพของวงจรยังไม่ดีนัก

2.6.3 วงจรกำเนิดสัญญาณโดยใช้แผ่นผลึก (Crystal)

วงจรประเภทนี้จะมีเสถียรภาพทางความถี่ดีมาก และสามารถใช้งานในย่านความถี่สูงได้ดี แต่มีข้อเสียคือ การเปลี่ยนแปลงความถี่ทำได้ยากหรือไม่สามารถเปลี่ยนแปลงความถี่ได้ ซึ่งอาจจะต้องใช้วงจรอื่นมาช่วย

2.6.4 วงจรกำเนิดสัญญาณที่อยู่ในรูปของวงจรรวม

เป็นวงจรที่ผลิตขึ้นมาเพื่อสร้างสัญญาณโดยเฉพาะ สามารถใช้งานได้ง่าย ไม่ยุ่งยาก สามารถปรับความถี่ได้โดยอาศัยหลักการของ VCO (Voltage Controlled Oscillator) และสามารถเลือกรูปร่างของสัญญาณได้หลายแบบ เช่น รูปคลื่นไซน์ รูปสี่เหลี่ยม หรือสามเหลี่ยม แต่มีข้อเสียคือ สามารถนำไปใช้งานได้ ในย่านความถี่ต่ำ ๆ เท่านั้น

2.7 ข้อกำหนดของการเกิดสัญญาณรูปไซน์

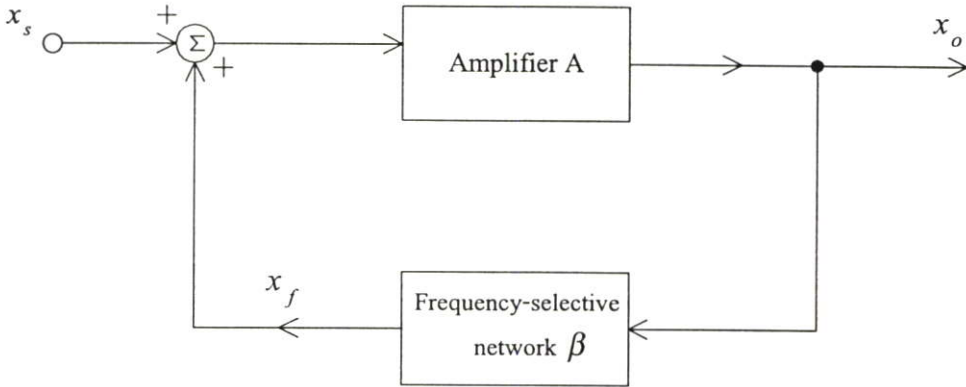
การสร้างวงจรกำเนิดสัญญาณในแต่ละแบบย่อมมีข้อกำหนดของแต่ละวงจรที่แตกต่างกันไป เช่น การสร้างวงจรกำเนิดสัญญาณสี่เหลี่ยม สามารถสร้างได้ง่ายโดยการต่อวงจรออปแอมป์ในลักษณะการป้อนกลับแบบบวกเพื่อใช้ขับสัญญาณด้านบวกและลบสลับกันไป ส่วนการสร้างวงจรกำเนิดสัญญาณฟันเลื่อยก็สามารถสร้างได้ง่ายโดยการอินทิเกรตสัญญาณสี่เหลี่ยมที่มีความเที่ยงตรง และการสร้างสัญญาณไซน์ก็สามารถสร้างได้จากคลื่นฟันเลื่อยเช่นเดียวกัน แต่จะให้ความผิดเพี้ยนสูง ดังนั้นในการสร้างสัญญาณไซน์จึงต้องมีวิธีพิเศษ ซึ่งสามารถสรุปได้จาก Barkhausen Criterion

ข้อกำหนดของ Barkhausen ได้อธิบายไว้ว่า การสร้างสัญญาณไซน์ที่บริสุทธิ์ (pure sine) จะต้องประกอบด้วยเงื่อนไข 3 ประการคือ

- 2.7.1 วงจรที่ใช้กำเนิดสัญญาณต้องเป็นวงจรป้อนกลับแบบบวก (Positive feedback) เท่านั้น
- 2.7.2 ผลคูณของวงจรขยายป้อนกลับ (β) กับอัตราขยายรูปเปิด (A) จะต้องมีค่าเท่ากับหนึ่ง
- 2.7.3 ค่ามุมองศา (Phase shift) ของวงจรสร้างความถี่จะต้องมีการเลื่อนไป 0° หรือ 360° และจะต้องมีเพียงความถี่เดียว

2.8 หลักการของวงจรกำเนิดสัญญาณรูปไซน์

โครงสร้างพื้นฐานของวงจรกำเนิดสัญญาณรูปไซน์จะประกอบด้วยวงจรขยายและโครงข่ายเลือกความถี่ (Frequency selective network) ที่ถูกต่อแบบวงจรป้อนกลับบวก แสดงดังรูป 2.9



รูปที่ 2.9 โครงสร้างพื้นฐานของวงจรกำเนิดสัญญาณรูปไซน์

ถึงแม้ว่าจริงๆ แล้ววงจรกำเนิดสัญญาณรูปไซน์จะไม่มีสัญญาณที่จุดสัญญาณเข้าแต่ในรูปจะใส่เข้ามาเพื่ออำนวยความสะดวกในการทำความเข้าใจและอธิบายหลักการทำงาน

2.8.1 โครงสร้างการป้อนกลับแบบบวก

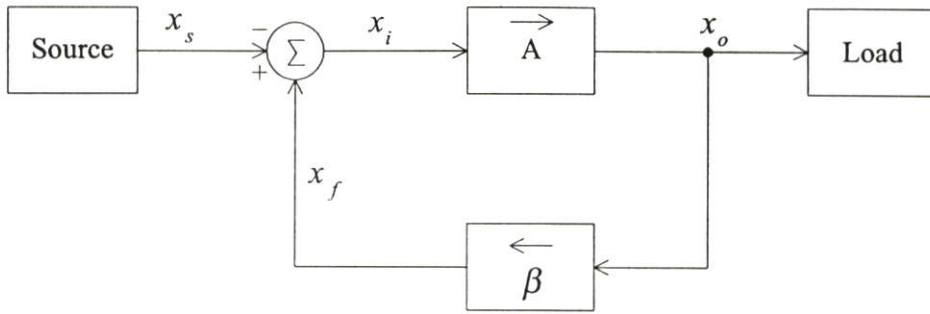
โครงสร้างของวงจรขยายที่มีการป้อนกลับแบบบวกหรือเรียกว่า ไดอะแกรมการไหลของสัญญาณ (signal-flow diagram) แสดงดังรูปที่ 2.10 โดยที่ x แทนสัญญาณกระแสหรือศักดา x_o คือสัญญาณที่จุดสัญญาณออก โดยมีความสัมพันธ์กับสัญญาณที่จุดสัญญาณเข้า x_i คือ

$$x_o = Ax_i \quad (2.36)$$

สัญญาณที่จุดสัญญาณออก x_o จะไหลผ่านโหลดและในขณะที่เดียวกันก็จะถูกต่อย้อนกลับไปทางด้านที่จุดสัญญาณเข้าเพื่อทำให้เกิดสัญญาณตัวอย่างของสัญญาณที่จุดสัญญาณออกกลับไปจุดสัญญาณเข้า โดยที่

$$x_f = \beta x_o \quad (2.37)$$

β คือแฟคเตอร์ย้อนกลับ (Feedback factor)



รูปที่ 2.10 โครงสร้างการป้อนกลับแบบบวก

สัญญาณป้อนกลับ x_f จะบวกกับสัญญาณจากแหล่งจ่ายที่จุดสัญญาณเข้า x_s ซึ่งจะได้สัญญาณที่จุดสัญญาณเข้าจริง ๆ คือสัญญาณ x_i โดยที่

$$x_i = x_s + x_f \tag{2.38}$$

อัตราขยายของวงจรถายป้อนกลับหาได้จากสมการ (2.37), (2.38) และ (2.39) จะได้

$$A_f = \frac{x_o}{x_s} = \frac{A}{1 - \beta A} \tag{2.39}$$

โดยที่ βA คืออัตราขยายรูป (loop gain : L) และกำหนดให้

$$L = \beta A \tag{2.40}$$

หรือ

$$1 - L = 0 \tag{2.41}$$

2.8.2 เงื่อนไขการออสซิลเลท

เงื่อนไขที่ทำให้สภาวะของการออสซิลเลทคงอยู่ได้ตลอดไปมี 2 ข้อ คือ

5.2.4.1 มุมองศาของรูปจะต้องเท่ากับ 0 หรือ 360 องศา

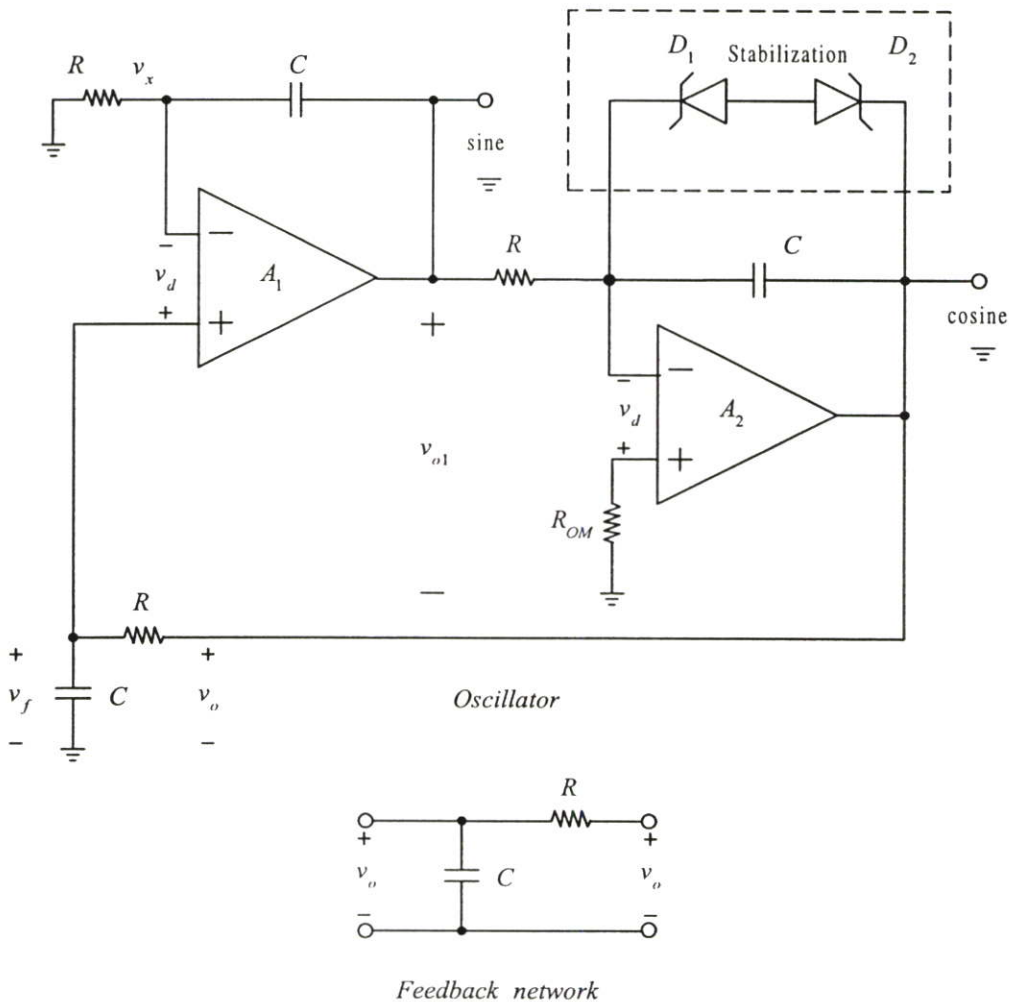
5.2.4.2 อัตราขยายแรงดันของรูปจะต้องเท่ากับ 1

ถ้าที่ความถี่ค่าหนึ่ง f_0 มีอัตราขยายรูป $A\beta$ เท่ากับ 1 จะทำให้สมการ (2.40) มี A_f มีค่าเป็นอนันต์ (infinite) และที่ความถี่ f_0 นี้เองจะทำให้วงจรมีสัญญาณที่จุดสัญญาณออกออกมาได้โดยไม่ต้องมีสัญญาณป้อนที่จุดสัญญาณเข้า จากเงื่อนไขของการออสซิลเลทจะได้

$$L(j\omega_0) = A(j\omega_0)\beta(j\omega_0) = 1 \tag{2.42}$$

จากสมการ (2.43) ก็จะเห็นว่าที่ความถี่ ω_0 มุมของอัตราขยายรูปมีค่าเป็นศูนย์และขนาดมีค่าเป็น 1 ในการเริ่มต้นออสซิลเลทจะต้องปรับอัตราขยายรูปให้มากกว่า 1 เล็กน้อยและหลังจากที่มีการออสซิลเลทแล้วจึงลดลงมาให้เท่ากับ 1

2.9 วงจรกำเนิดสัญญาณแบบควอดเรเจอร์โดยใช้ออปแอมป์



รูปที่ 2.11 วงจรกำเนิดสัญญาณแบบควอดเรเจอร์

วงจรถ้าเนคสัญญาณควอดเรเจอร์แสดงดังรูปที่ 2.11 เป็นวงจรถ้าให้กำเนิดสัญญาณ 2 แบบ คือสัญญาณไซน์ (sine) และ โคไซน์ (cosine) โดยมีลักษณะเป็น Quadrature กันและมีเฟสต่างกัน 90° จากวงจรถ้าจะเห็นว่าที่จุดสัญญาณออกของวงจรถ้าขยาย A_1 จะเป็นสัญญาณไซน์ และจุดสัญญาณออกของวงจรถ้าขยาย A_2 จะเป็นสัญญาณโคไซน์ นอกจากนี้วงจรถ้าขยาย A_2 จะทำหน้าที่เป็นวงจรถ้าขยายอินทิเกรเตอร์แบบกลับขั้วสัญญาณและมีมุมมองศาเท่ากับ -270° หรือ 90° ส่วนวงจรถ้าขยาย A_1 จะทำหน้าที่เป็นวงจรถ้าขยายอินทิเกรเตอร์แบบไม่กลับขั้วสัญญาณโดยมีมุมมองศาเท่ากับ -90° หรือ 270° เพื่อให้มีมุมมองศาเท่ากับ 360° ตามเงื่อนไขของวงจรถ้าเนคสัญญาณ ฟังก์ชันถ่ายโอนหาได้จาก โครงข่ายป้อนกลับคือ

$$\beta(s) = \frac{V_f(s)}{V_o(s)} = \frac{I/Cs}{R + I/Cs} = \frac{I/Cs}{I + RCs} \quad (2.43)$$

ถ้า V_{oi} เป็นศักดาที่จุดสัญญาณออกของวงจรถ้าขยาย A_1 และศักดาที่จุดกลับขั้วสัญญาณคือ v_x จะได้

$$V_x = \frac{RV_{oi}}{R + I/Cs} = \frac{RCsV_{oi}}{I + RCs} \quad (2.44)$$

เนื่องจากศักดาสัญญาณแตกต่างระหว่างขั้วของวงจรถ้าขยายทั้งสองมีค่าน้อยมาก ($V_d \ll 0$) ดังนั้นจะได้ สมการ

$$V_f = V_x - V_d \approx V_x \quad (2.45)$$

นั่นคือ

$$\frac{V_o(s)}{I + RCs} = \frac{RCsV_{oi}}{I + RCs} \quad (2.46)$$

ดังนั้นฟังก์ชันถ่ายโอนของวงจรถ้าขยาย A_1 รวมกับ โครงข่ายป้อนกลับจะได้

$$\beta G_1(s) = \frac{V_o(s)}{V_{oi}(s)} = \frac{I}{RCs} \quad (2.47)$$

แทนค่า $s = j\omega$ ในสมการ (2.44) และ สมการ (2.48) จะได้

$$\beta(j\omega) = \frac{I}{I + j\omega RC} \quad (2.48)$$

และ

$$\beta G_1(j\omega) = \frac{I}{j\omega RC} = -\frac{j}{\omega RC} \quad (2.49)$$

ฟังก์ชันถ่ายโอนของวงจรขยายสัญญาณ A_2 คือ

$$G_2(j\omega) = \frac{V_o}{V_{o1}}(j\omega) = -\frac{I}{j\omega RC} = -\frac{j}{\omega RC} \quad (2.50)$$

จากสมการ (2.51) จะให้มุมองศาเท่ากับ 90 องศา ดังนั้น $\beta G_1(j\omega)$ จะต้องมีมุมองศาเท่ากับ -90 องศา จากสมการ (2.50) ค่าของ $|\beta G_1(j\omega)|$ จะต้องมามีค่าเท่ากับ 1 เพื่อให้ได้มุมองศาเท่ากับ -90 องศา ดังนั้น $\omega RC = 1$ และความถี่ของสัญญาณที่ได้คือ

$$f_0 = \frac{1}{2\pi RC} \text{ (Hz)} \quad (2.51)$$

ณ ความถี่ f_0 นี้จะได้

$$\beta = |\beta(j\omega)| = \left| \frac{I}{I + jI} \right| = \frac{I}{\sqrt{2}} \quad (2.52)$$

อัตราขยายรูปหาได้จาก

$$\beta A(j\omega) = G_2(j\omega)\beta G_1(j\omega) = \frac{j}{\omega RC} \times \frac{I}{j\omega RC} = \frac{I}{\omega^2 RC} = 1 \quad (2.53)$$

ดังนั้นอัตราขยายของวงจรขยาย A_1 และ A_2 หาได้จาก

$$A_f = \frac{I}{\beta} = \sqrt{2} = 1.4142 \quad (2.54)$$

จากสมการ (2.55) จะเห็นว่าอัตราขยายมีค่าคงมีเท่ากับ 1.4142 และจากรูปที่ 2.11 จะเห็นว่าการต่อซีเนอร์ไดโอด D_1 และ D_2 คร่อมคาปาซิเตอร์ C ของวงจรอินทิเกรเตอร์ ซึ่งเป็นการทำให้วงจรกำเนิดสัญญาณควอดเรเจอร์มีเสถียรภาพ

2.10 สรุป

ในบทนี้ได้กล่าวถึงวงจรกรองสัญญาณโดยใช้โอปแอมป์ เช่น วงจรกรองสัญญาณความถี่ต่ำผ่าน วงจรกรองสัญญาณความถี่สูงผ่าน วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมูมองศาตาม และวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมูมองศาหน้า โดยได้วิเคราะห์หาค่าฟังก์ชันถ่ายโอนวงจรกรองความถี่แต่ละแบบซึ่งจะมีลักษณะเฉพาะของวงจรกรองสัญญาณแต่ละแบบและจากฟังก์ชันถ่ายโอนที่ได้จะบอกถึงค่าขนาด มูมองศาและจุดตัดความถี่ของวงจรกรองสัญญาณในแต่ละแบบ นอกจากนี้ยังได้กล่าวถึงคุณสมบัติและข้อกำหนดของวงจรกำเนิดสัญญาณต่างๆ โดยเฉพาะวงจรกำเนิดสัญญาณแบบควอดเรเจอร์ซึ่งเป็นหลักการที่ใช้ในการออกแบบในวิทยานิพนธ์

บทที่ 3

วงจรรขยายสัญญาณความแตกต่าง (Differential Amplifier)

3.1 กล่าวนำ

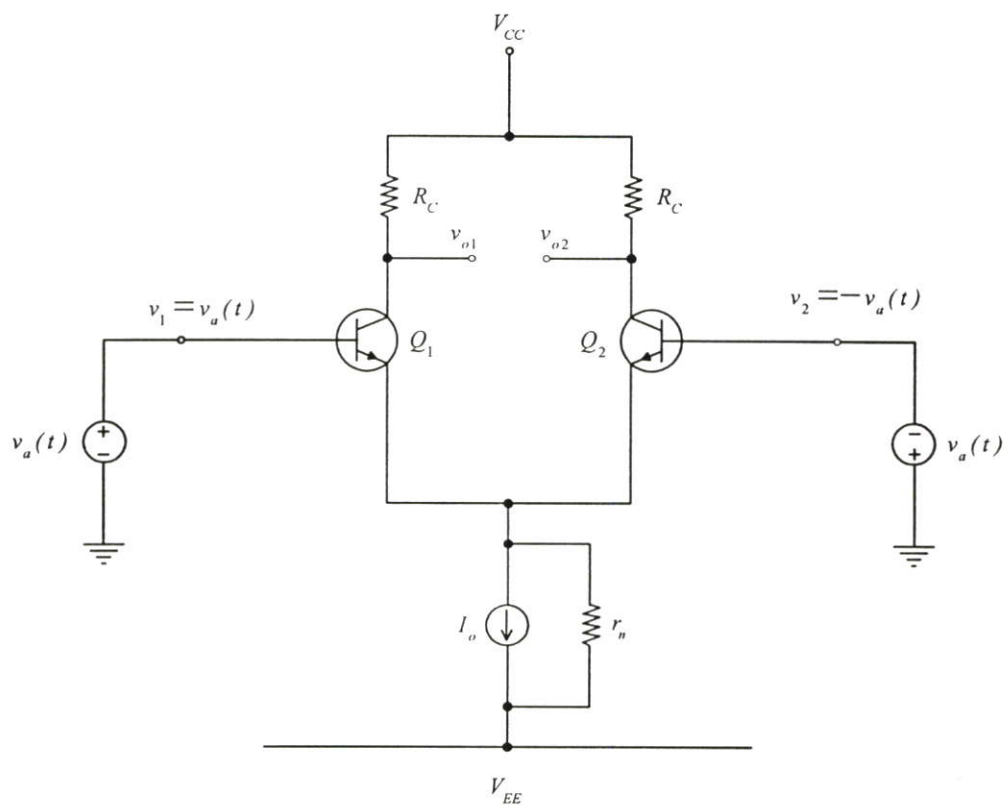
วงจรรขยายสัญญาณความแตกต่างมีการนำไปประยุกต์ใช้อย่างกว้างขวางในการสร้างวงจรรวม เช่น ในส่วนจุดสัญญาณเข้าของออปแอมป์ วงจรรขยายความถี่ต่ำ วงจรรขยายความถี่สูง ตลอดจนวงจรถอจิกเกทในทางดิจิทัล นอกจากนี้แล้วในวงจรรวมมักจะใช้วงจรรขยายสัญญาณความแตกต่างในการกำจัดสัญญาณที่ไม่ต้องการที่รวมมากับแหล่งจ่ายด้วย วงจรรขยายสัญญาณความแตกต่างเป็นพื้นฐานที่สำคัญในวิทยานิพนธ์ โดยได้ใช้หลักการนี้ในการออกแบบวงจรกรองสัญญาณผ่านทั้งหมคนชนิดมีมุมมองสำเนา วงจรมีความสมมาตรและปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส ในบทนี้จะกล่าวถึงพื้นฐานของวงจรรขยายสัญญาณความแตกต่าง และจะวิเคราะห์วงจรรขยายสัญญาณความแตกต่างในรูปแบบของสัญญาณขนาดเล็ก การวิเคราะห์ผลตอบสนองความถี่ นอกจากนี้ยังได้กล่าวถึงวงจรสะท้อนกระแสโดยใช้ทรานซิสเตอร์แบบไบโพลาร์

3.2 การวิเคราะห์ผลตอบสนองสัญญาณของวงจรรขยายสัญญาณความแตกต่าง

จากที่ผ่านมามีได้กล่าวถึงวงจรสมมูลสัญญาณขนาดเล็ก และวิเคราะห์ผลตอบสนองความถี่ของไบโพลาร์ทรานซิสเตอร์ ต่อไปจะทำการวิเคราะห์วงจรรขยายสัญญาณความแตกต่าง ซึ่งเป็นหลักการที่สำคัญของวิทยานิพนธ์ โดยจะทำการวิเคราะห์แบบวงจรสมมูลสัญญาณขนาดเล็ก และวิเคราะห์วงจรถอจิกเกททั้งที่ใช้ทรานซิสเตอร์แบบไบโพลาร์และมอส

3.2.1 วงจรรขยายสัญญาณความแตกต่างที่มี 2 อินพุต

วงจรรูปที่ 3.1 เป็นวงจรรขยายสัญญาณความแตกต่างโดยป้อนสัญญาณที่จุดสัญญาณเข้ามีค่าเท่ากันแต่มีขั้วของศักดาตรงข้ามกัน



รูปที่ 3.1 วงจรขยายสัญญาณความแตกต่างที่มีสัญญาณที่จุดสัญญาณเข้าเท่ากับ $\pm v_a$

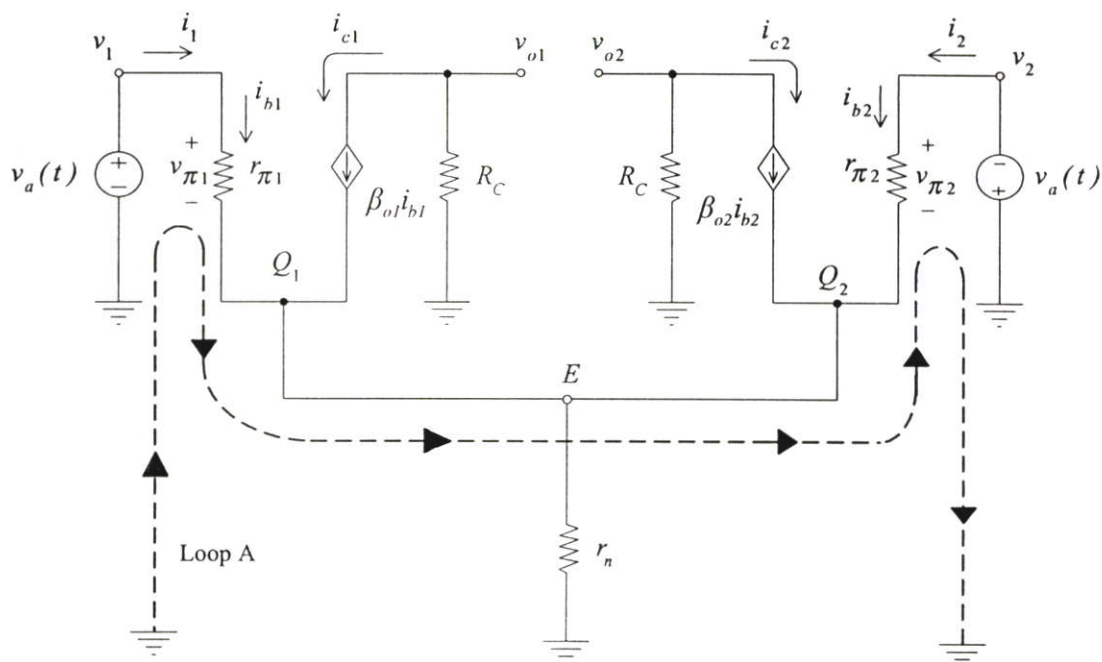
จากวงจรค่าศักดที่จุดสัญญาณเข้าคือ

$$v_1 = v_a(t) \quad (3.1)$$

$$v_2 = -v_a(t) \quad (3.2)$$

หรือ

$$v_{idm} = v_a - (-v_a) = 2v_a(t) \quad (3.3)$$



รูปที่ 3.2 แสดงวงจรสมมูลสัญญาณขนาดเล็กลงของวงจรขยายสัญญาณความแตกต่างของรูป 3.1

จากรูป 3.2 สามารถใช้หาค่าสัญญาณที่จุดสัญญาณออก v_{o1} และ v_{o2} ได้ โดยเริ่มจากการหาค่ากระแสอินพุตสัญญาณขนาดเล็กลง i_{b1} และ i_{b2} จากการใช้กฎแรงดันของเคอร์ชอฟฟ์ที่ลูป A จะได้

$$v_a(t) - [-v_a(t)] = v_{\pi 1} - v_{\pi 2} = i_{b1}r_{\pi 1} - i_{b2}r_{\pi 2} \quad (3.4)$$

ถ้าทรานซิสเตอร์ Q_1 และ Q_2 มีลักษณะเหมือนกันทุกประการจะทำให้ $\beta_{o1} = \beta_{o2} = \beta_o$ และ $r_{\pi 1} = r_{\pi 2} = r_{\pi}$ วงจรสัญญาณขนาดเล็กลงจะมีลักษณะสมมาตรและกระแสที่ไหลผ่านขาเบสของทรานซิสเตอร์ Q_2 จะเท่ากับกระแสที่ไหลผ่านขาเบสของทรานซิสเตอร์ Q_1

$$i_{b2} = i_{b1} \quad (3.5)$$

จากสมการ (3.4) และ (3.5) จะได้กระแส i_{b1} และ i_{b2} คือ

$$i_{b1} = \frac{2v_a(t)}{2r_{\pi}} = \frac{v_a(t)}{r_{\pi}} \quad (3.6)$$

$$i_{b2} = \frac{-v_a(t)}{r_{\pi}} \quad (3.7)$$

กระแสเบสสัญญาณแตกต่างจากสมการ (3.5) และ (3.6) จะทำให้เกิดศักดาตกร่วมทรานซิสเตอร์ที่ขาคอลเลกเตอร์ และสามารถหาได้จาก

$$v_{o1} = -i_{c1}R_C = -\beta_o i_{b1}R_C = \frac{-\beta_o}{r_\pi} v_a(t) R_C \quad (3.8)$$

$$v_{o2} = -i_{c2}R_C = -\beta_o i_{b2}R_C = \frac{+\beta_o}{r_\pi} v_a(t) R_C \quad (3.9)$$

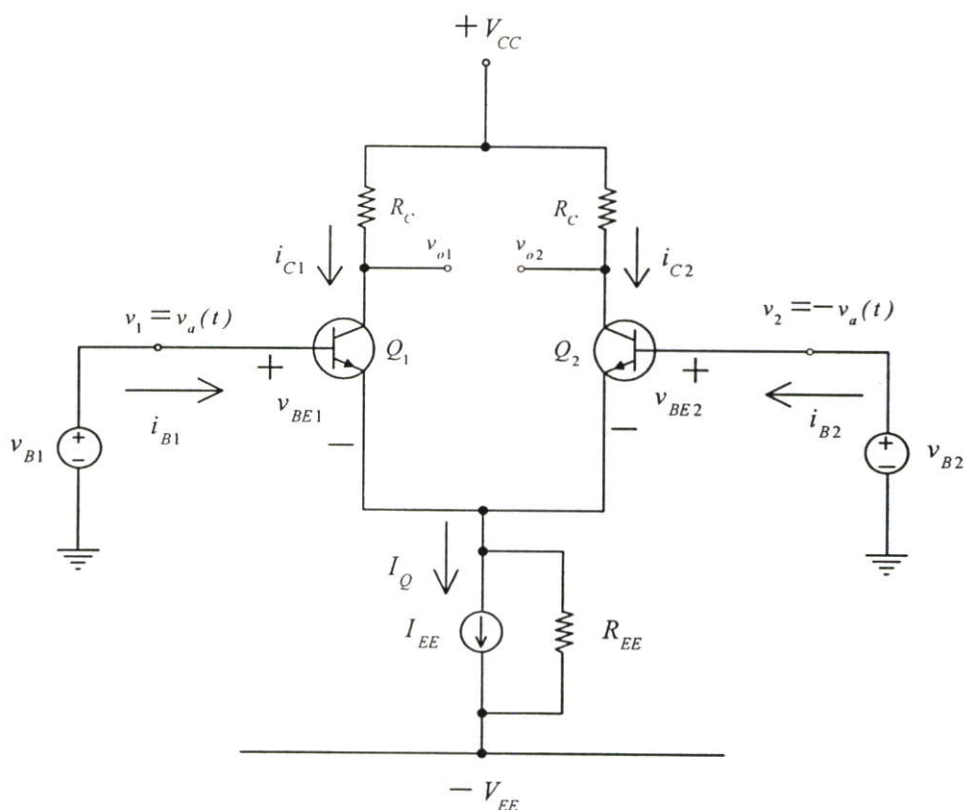
เนื่องจากวงจรในรูป 3.2 มีความสมมาตรด้วยสัญญาณความแตกต่างดังนั้นกระแสเบสจากแหล่งจ่ายกระแสจะมีค่าเท่ากันแต่มีเครื่องหมายตรงข้ามกันจะไม่มีกระแสไหลผ่านความต้านทาน r_π และทำให้แรงดันตกร่วมมีค่าเป็นศูนย์ ดังนั้นที่โหนด E จะเป็นเหมือนกราวด์เสมือน (virtual ground)

การหาศักดาที่จุดสัญญาณออกจะวัดศักดาตกร่วมระหว่างขาคอลเลกเตอร์ของ Q_1 และ Q_2 ซึ่งเป็นสัญญาณออกแบบสัญญาณแตกต่าง ดังนั้นจากวงจรรูป 3.2 สามารถที่จะหาอัตราขยายสัญญาณแตกต่าง (Differential-mode gain : $A_{dm-diff}$) ได้ดังสมการ (3.10)

$$\begin{aligned} A_{dm-diff} &= \frac{v_{o1} - v_{o2}}{v_{idm}} \\ &= \frac{(-\beta_o v_a R_C / r_\pi) - (\beta_o v_a R_C / r_\pi)}{2v_a} = \frac{-\beta_o R_C}{r_\pi} \quad (3.10) \\ &= -g_m R_C \end{aligned}$$

3.3 คุณสมบัติทางดีซีของไบโพลาร์ทรานซิสเตอร์

รูปที่ 2.3 เป็นวงจรขยายสัญญาณความแตกต่างแบบไบโพลาร์ทรานซิสเตอร์ที่ใช้ในการวิเคราะห์หาคุณสมบัติทางดีซี



รูปที่ 3.3 คุณสมบัติทางดีซีของไบโพลาร์ทรานซิสเตอร์

คุณสมบัติทางดีซีของไบโพลาร์ทรานซิสเตอร์จะแสดงถึงความสัมพันธ์ของแรงดันที่จุดสัญญาณเข้าและแรงดันที่จุดสัญญาณออก ในการวิเคราะห์จะอยู่บนสมมติฐานต่อไปนี้

2.2.1 ความต้านทานจุดสัญญาณออก ของทรานซิสเตอร์มีค่านันต์ $r_o = \infty$

2.2.2 ความต้านทานจุดสัญญาณออกของทรานซิสเตอร์แหล่งจ่ายกระแส มีค่าเป็นอนันต์

$$R_{EE} = \infty$$

จากรูปที่ 3.3 ใช้กฎกระแสของเคอร์ชอฟจะได้

$$v_{B1} - v_{BE1} + v_{BE2} - v_{B2} = 0 \quad (3.11)$$

สมมติให้ $v_{BE1}, v_{BE2} \gg V_T$ และกระแสรั่วไหล (leakage current) มีค่าเท่ากันคือ $I_{S1} = I_{S2} = I_S$ และจากสมการกระแสของทรานซิสเตอร์จะได้

$$v_{BE1} = V_T \ln \frac{i_{C1}}{I_{S1}} = V_T \ln \frac{i_{C1}}{I_S} \quad (3.12)$$

และ

$$v_{BE2} = V_T \ln \frac{i_{C2}}{I_{S2}} = V_T \ln \frac{i_{C2}}{I_S} \quad (3.13)$$

แทนค่าในสมการ (3.11) จะได้

$$v_{B1} - V_T \ln \frac{i_{C1}}{I_S} + V_T \ln \frac{i_{C2}}{I_S} - v_{B2} = 0 \quad (3.14)$$

นั่นคือ

$$v_{B1} - v_{B2} = V_T \left[\ln \frac{i_{C1}}{I_S} - \ln \frac{i_{C2}}{I_S} \right] \quad (3.15)$$

หรือ

$$\frac{i_{C1}}{i_{C2}} = \exp\left(\frac{v_{B1} - v_{B2}}{V_T}\right) = \exp\left(\frac{v_{id}}{V_T}\right) \quad (3.16)$$

โดยที่ $v_{id} = v_{B1} - v_{B2}$

ใช้กฎกระแสของเคอร์ชอฟที่ขั้วอิมิตอร์ของทรานซิสเตอร์ จะได้

$$I_Q = \frac{1}{\alpha} (i_{C1} + i_{C2}) \quad (3.17)$$

โดยที่ $\alpha = \beta_F / (1 + \beta_F) \gg 1$ จากสมการ (3.16) และ (3.17) จะได้ i_{C1} และ i_{C2} คือ

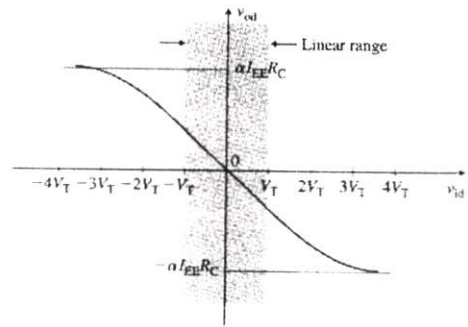
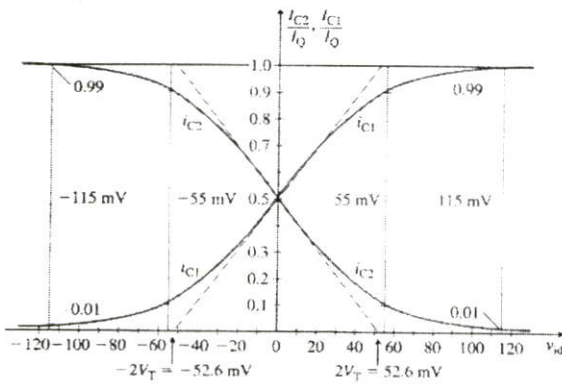
$$i_{C1} = \frac{\alpha I_Q}{1 + \exp(-v_{id}/V_T)} \gg \alpha I_Q \quad \text{ในกรณีที่ } v_{id} \gg V_T \quad (3.18)$$

และ

$$i_{C2} = \frac{\alpha I_Q}{1 + \exp(v_{id}/V_T)} \gg 0 \quad \text{ในกรณีที่ } v_{id} \gg V_T \quad (3.19)$$

ดังนั้น ถ้ากระแส i_{C1} เพิ่มขึ้น กระแส i_{C2} จะลดลงและ $i_{C1} + i_{C2} = \alpha I_Q = \alpha I_{EE}$ จะมีค่าคงที่

รูปที่ 3.4 เป็นกราฟระหว่างกระแสคอลเลกเตอร์ของทรานซิสเตอร์ทั้งสองตัวกับศักดา v_{id} จากกราฟจะเห็นว่า ในกรณีที่แรงดัน $v_{id} \gg V_T$ กระแส i_{C1} และ i_{C2} จะไม่ขึ้นอยู่กับศักดา v_{id} และกระแสทั้งหมดจะไหลผ่านทรานซิสเตอร์เพียงตัวเดียวเท่านั้น ในกรณีที่ $v_{id} \leq V_T$ กระแส i_{C1} และ i_{C2} จะมีความสัมพันธ์แบบเชิงเส้น การเปลี่ยนแปลงของศักดาแตกต่าง Δv_{id} จะทำให้เกิดการเปลี่ยนแปลงของกระแสจาก $i_{C1} = 0.9I_Q$ และ $i_{C2} = 0.1I_Q$ เป็น $i_{C1} = 0.1I_Q$ และ $i_{C2} = 0.9I_Q$ โดยเรียกรณีนี้อันว่า Transition voltage ซึ่งจะมีค่าประมาณ $2V_T = 52.6mV$



รูปที่ 3.4 กระแสคอลเลกเตอร์กับแรงดัน v_{id}

รูปที่ 3.5 ศักดาแตกต่างที่จุดสัญญาณออก

ศักดาที่จุดสัญญาณออกสามารถหาได้จาก

$$v_{o1} = V_{CC} - i_{C1}R_C \tag{3.20}$$

และ

$$v_{o2} = V_{CC} - i_{C2}R_C \tag{3.21}$$

ศักดาที่จุดสัญญาณออกแตกต่างหาได้จาก

$$v_{od} = v_{o1} - v_{o2} = R_C(i_{C2} - i_{C1}) \tag{3.22}$$

จากสมการ(3.18) และ (3.19) จะได้

$$v_{od} = \alpha I_{EE} R_C \tanh\left(-\frac{v_{id}}{2V_T}\right) \tag{3.23}$$

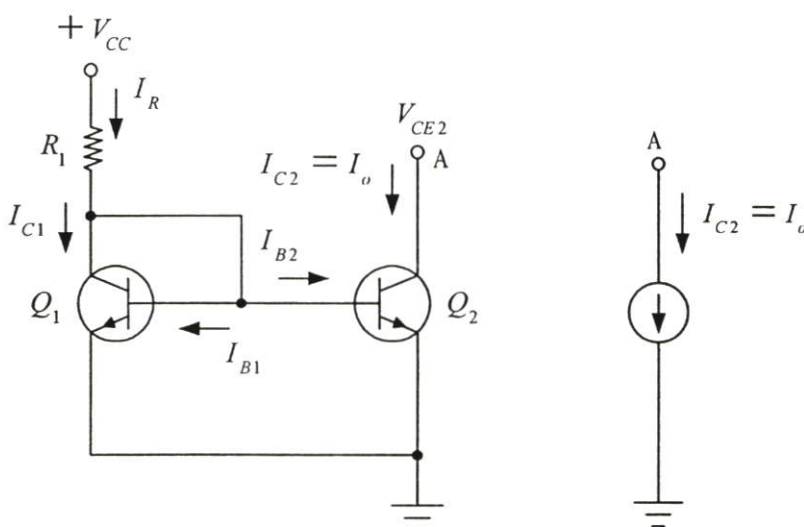
ในกรณีที่ x มีค่าน้อย ๆ จะได้ $\tanh x \equiv x$ จากสมการ (3.23) จะได้

$$v_{od} = -\alpha I_{EE} R_C \left(\frac{v_{id}}{2V_T} \right) \quad (3.24)$$

จากกราฟรูปที่ 3.5 สัปดาห์ v_{od} จะเป็นฟังก์ชันของสัปดาห์ v_{id} ในกรณีที่สัปดาห์ v_{id} เป็นศูนย์สัปดาห์ v_{od} จะเป็นศูนย์เช่นเดียวกัน ดังนั้นวงจรรขยายนี้จึงเป็นวงจรรขยายสัญญาณความแตกต่างจริง ๆ กล่าวคือจะมีผลตอบสนองเฉพาะในกรณีที่สัปดาห์ที่จุดสัญญาณเข้าทั้งสองขั้วมีความแตกต่างกันเท่านั้น

3.4 วงจรสะท้อนกระแส

3.4.1 หลักการวงจรสะท้อนกระแส



รูปที่ 3.6 วงจรสะท้อนกระแสแบบทรานซิสเตอร์ 2 ตัว รูปที่ 3.7 แหล่งจ่ายกระแสในทางอุดมคติ

รูปที่ 3.6 เป็นวงจรสะท้อนกระแสซึ่งประกอบด้วยทรานซิสเตอร์ 2 ตัวและความต้านทาน และรูปที่ 3.7 เป็นแหล่งจ่ายกระแสในทางอุดมคติ ซึ่งจากรูปที่ 3.6 จะเห็นว่าทรานซิสเตอร์ Q_1 ต่ออยู่แบบไดโอดโดยทำการต่อขาเบสเข้ากับขาคอลเลกเตอร์ทำให้สัปดาห์คคร่อมขั้วทั้งสองเป็นศูนย์ $v_{CB} = 0$ ทำให้ทรานซิสเตอร์ Q_1 และ Q_2 อยู่ในช่วงทำงานปกติ (active region) สมมติให้ทรานซิสเตอร์ทั้งสองตัวมีคุณสมบัติเหมือนกันทุกประการ ความต้านทานที่จุดสัญญาณออกของ Q_2 มีค่าสูงมากจนไม่ต้องคำนึงถึง เนื่องจากทรานซิสเตอร์ทั้งสองตัวมีค่าสัปดาห์ที่เบส-อิมิตเตอร์เท่ากัน

($V_{BE1} = V_{BE2}$) กระแสเบสและกระแสคอลเลกเตอร์มีค่าเท่ากัน ($I_{C1} = I_{C2}$ และ $I_{B1} = I_{B2}$) จากวงจรรูป 3.14 สามารถหาค่ากระแส I_R ได้จาก

$$I_R = I_{C1} + I_{B1} + I_{B2} = I_{C1} + 2I_{B1} \quad (3.25)$$

เนื่องจาก $I_{C1} = \beta_F I_{B1}$ จะได้

$$I_R = I_{C1} + 2I_{B1} = I_{C1} + 2I_{C1}/\beta_F \quad (3.26)$$

จะได้กระแสคอลเลกเตอร์ I_{C1} คือ

$$I_{C1} = I_{C2} = \frac{I_R}{1 + 2/\beta_F} = \frac{V_{CC} - V_{BE1}}{R_1} \times \frac{1}{1 + 2/\beta_F} \quad (3.27)$$

ในกรณีที่อัตราขยายกระแส $\beta_F \gg 2$ จากสมการ (3.27) จะได้

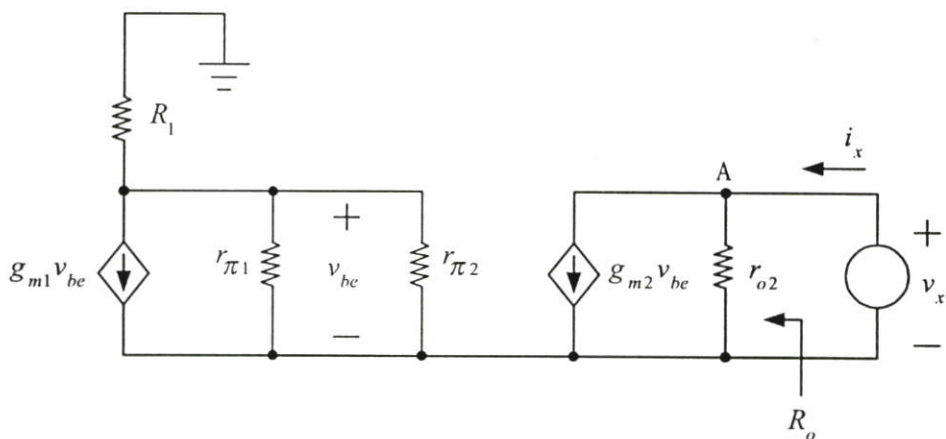
$$I_{C1} = I_{C2} \approx I_R \quad (3.28)$$

จะเห็นว่ากระแสคอลเลกเตอร์ของทรานซิสเตอร์ทั้งสองตัวมีค่าเกือบเท่ากันซึ่งหมายความว่ากระแส I_{C2} เป็นกระแสสะท้อนของ I_{C1} นั่นเอง ในกรณีที่ทรานซิสเตอร์มีความต้านทานที่จุดสัญญาณออกเป็นอนันต์จะเกิดผลของศักดา V_A คือ Early voltage จะได้

$$I_C = I_S \left[\exp\left(\frac{V_{BE}}{V_T}\right) - 1 \right] \left(1 + \frac{V_{CE}}{V_A} \right) \quad (3.29)$$

ถ้าคิดผลของการเปลี่ยนแปลงกระแสคอลเลกเตอร์อันเนื่องมาจากศักดาคอลเลกเตอร์-อิมิตเตอร์ จะได้อัตราส่วนของกระแสคอลเลกเตอร์คือ

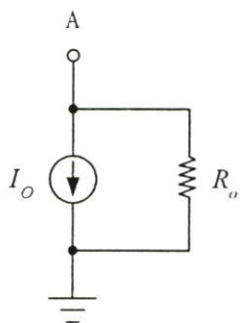
$$\frac{I_{C2}}{I_{C1}} = \frac{1 + V_{CE2}/V_A}{1 + V_{CE1}/V_A} \quad (3.30)$$



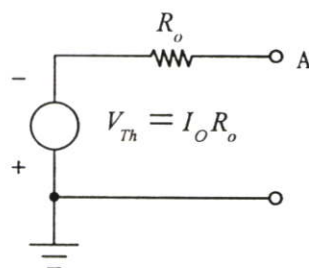
รูปที่ 3.8 วงจรสมมูลสัญญาณขนาดเล็กที่ใช้หาค่าความต้านทานที่จุดสัญญาณออก

จากวงจรจะได้

$$R_o = \frac{v_x}{i_x} = r_{o2} = \frac{V_A}{I_{C2}} \quad (3.31)$$



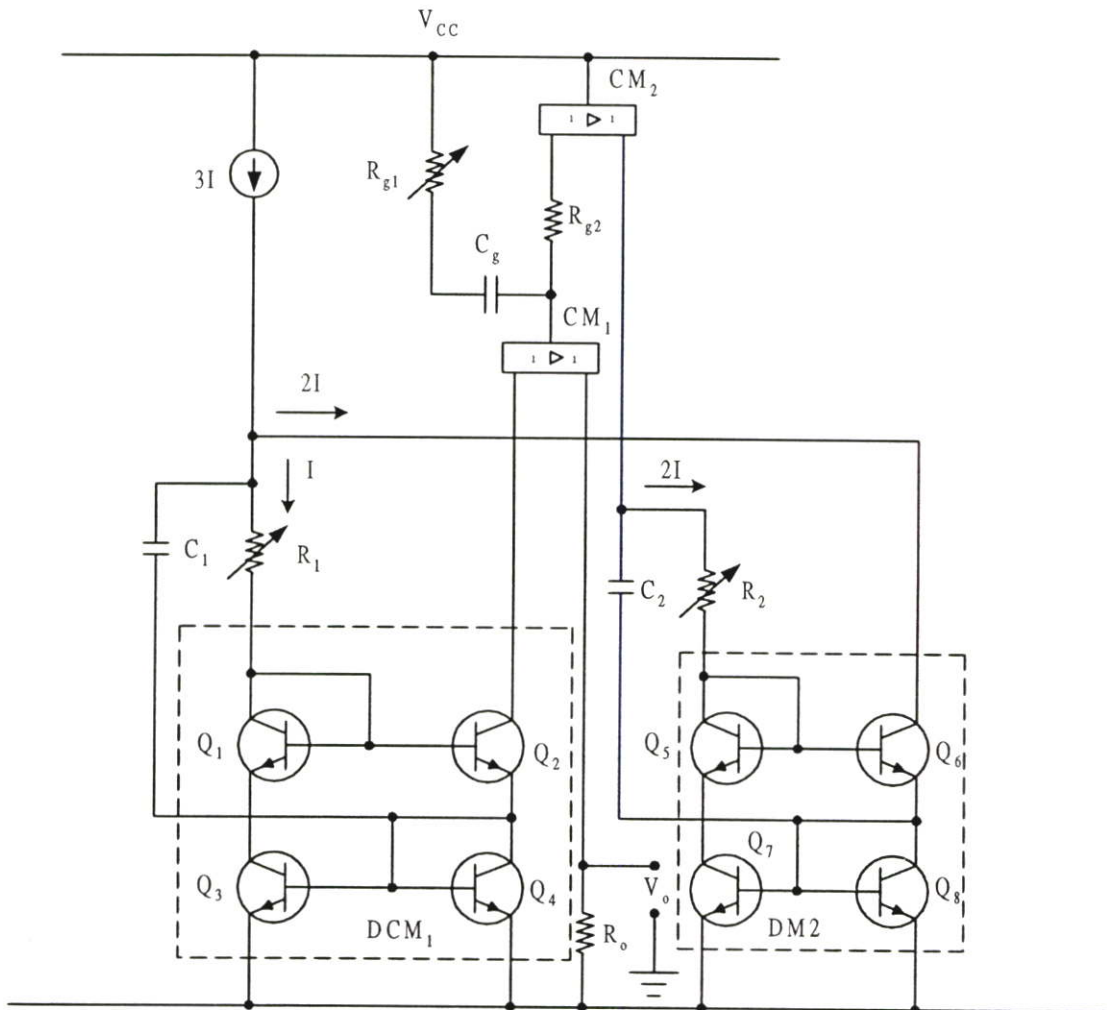
รูปที่ 3.9 แหล่งจ่ายกระแส Norton



รูปที่ 3.10 วงจรสมมูลเทเวนิน

จากรูปที่ 3.9 และ 3.10 เป็นวงจรสมมูล Norton และเทเวนิน ที่จุดสัญญาณออกของแหล่งจ่ายกระแส เปิดวงจรจะมีศักดา $-V_{Th}$ ตกคร่อมวงจรซึ่งก็คือศักดาตกคร่อมทรานซิสเตอร์ Q_1

3.5 วงจรกำเนิดสัญญาณแบบ Current-mirror Phase-shifter (Current-mirror Phase-shifter Oscillator)



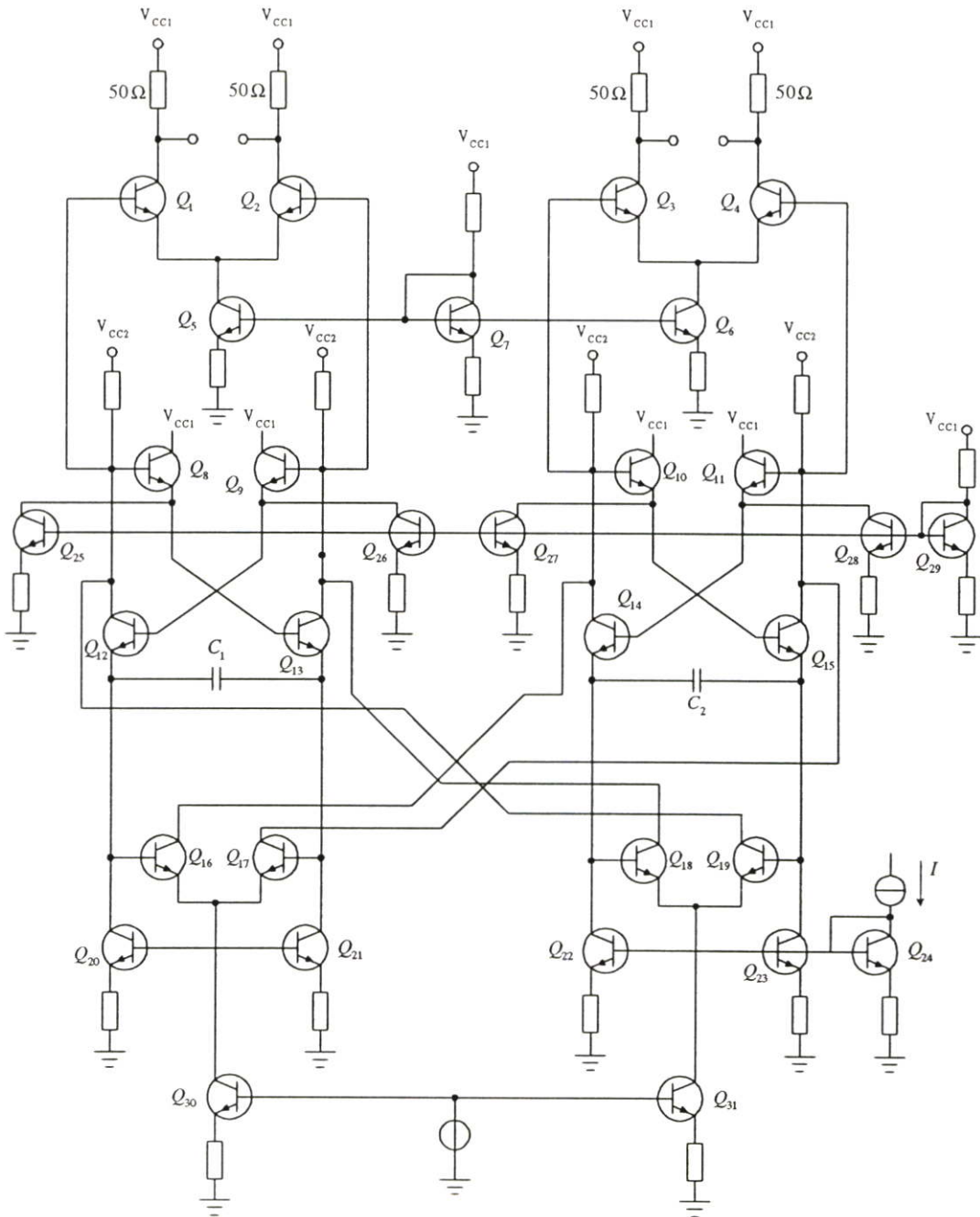
รูปที่ 3.11 Current-mirror Phase-shifter Oscillator

รูปที่ 3.11 เป็นวงจร Current-mirror Phase-shifter Oscillator [13] จากวงจรจะเห็นว่าประกอบด้วยวงจรเลื่อนเฟส (Phase-shift) ในโหมคระแสที่ใช้วงจรสะท้อนกระแสแบบสัญญาณแตกต่างเพียงแบบเดียวเท่านั้นและความถี่ของการออสซิลเลทขึ้นอยู่กัค่าความต้านทานและค่าความจุ ดังสมการ (3.32)

$$f_o = \frac{I}{2\pi} [(R_1 + r_{in1})(R_2 + r_{in2})C_1C_2]^{1/2} \quad (3.32)$$

ดังนั้นสัญญาณที่จุดสัญญาณออกที่ได้ อาจจะมี ความเพี้ยน (distortion) สูง

3.7 วงจรกำเนิดสัญญาณควอดเรเตอร์ความถี่สูงอิเล็กทรอนิกส์แบบปรับค่าได้ (High-Frequency Electronically Tunable Quadrature Oscillator)



รูปที่ 3.13 High-Frequency Electronically Tunable Quadrature Oscillator

จากวงจรรูปที่ 3.13 เป็นวงจรถูกกำเนิดสัญญาณควอดเรเตอร์ความถี่สูงอิเล็กทรอนิกส์แบบปรับค่าได้ [1] จากวงจรจะเห็นว่าเป็นวงจรรวมกำเนิดสัญญาณแบบควอดเรเตอร์ที่ประกอบด้วย

relaxation oscillator ซึ่งเป็น nonlinear oscillator และจะทำให้สัญญาณที่จุดสัญญาณออกที่ได้ อาจ จะมีความเพี้ยน (distortion) สูง

3.8 สรุป

ในบทนี้ได้กล่าวถึงพื้นฐานของวงจรขยายสัญญาณความแตกต่างซึ่งเป็นพื้นฐานในการวิจัย โดยได้ทำการวิเคราะห์หาอัตราขยายสัญญาณความแตกต่าง การวิเคราะห์คุณสมบัติทางดีซีของ ไขโพลาไรซ์ทรานซิสเตอร์ และวงจรสะท้อนกระแส นอกจากนี้ยังได้กล่าวถึงผลงานการวิจัยวงจร ออสซิลเลเตอร์ชนิดต่างๆ ตลอดจนควอตเซอร์ออสซิลเลเตอร์ เพื่อใช้เป็นข้อมูลในการทำวิจัย และจะเห็นว่าที่ผ่านมามีวงจรออสซิลเลเตอร์ยังใช้อุปกรณ์ หรืออาจจะใช้เทคโนโลยีของไขโพลาไรซ์ ทรานซิสเตอร์ แต่ก็ยังใช้การปรับค่าความต้านทานและค่าความจุในการปรับความถี่หรือเป็นวงจร ออสซิลเลเตอร์แบบ nonlinear ทำให้มีความเพี้ยนของสัญญาณสูง ดังนั้นในวิทยานิพนธ์จึงได้นำ เสนอวงจรกำเนิดสัญญาณไซน์แบบควอตเซอร์แบบใหม่ที่สามารถปรับความถี่ได้โดยการปรับ ค่ากระแสโดยใช้เทคโนโลยีแบบไขโพลาไรซ์ทรานซิสเตอร์

บทที่ 4

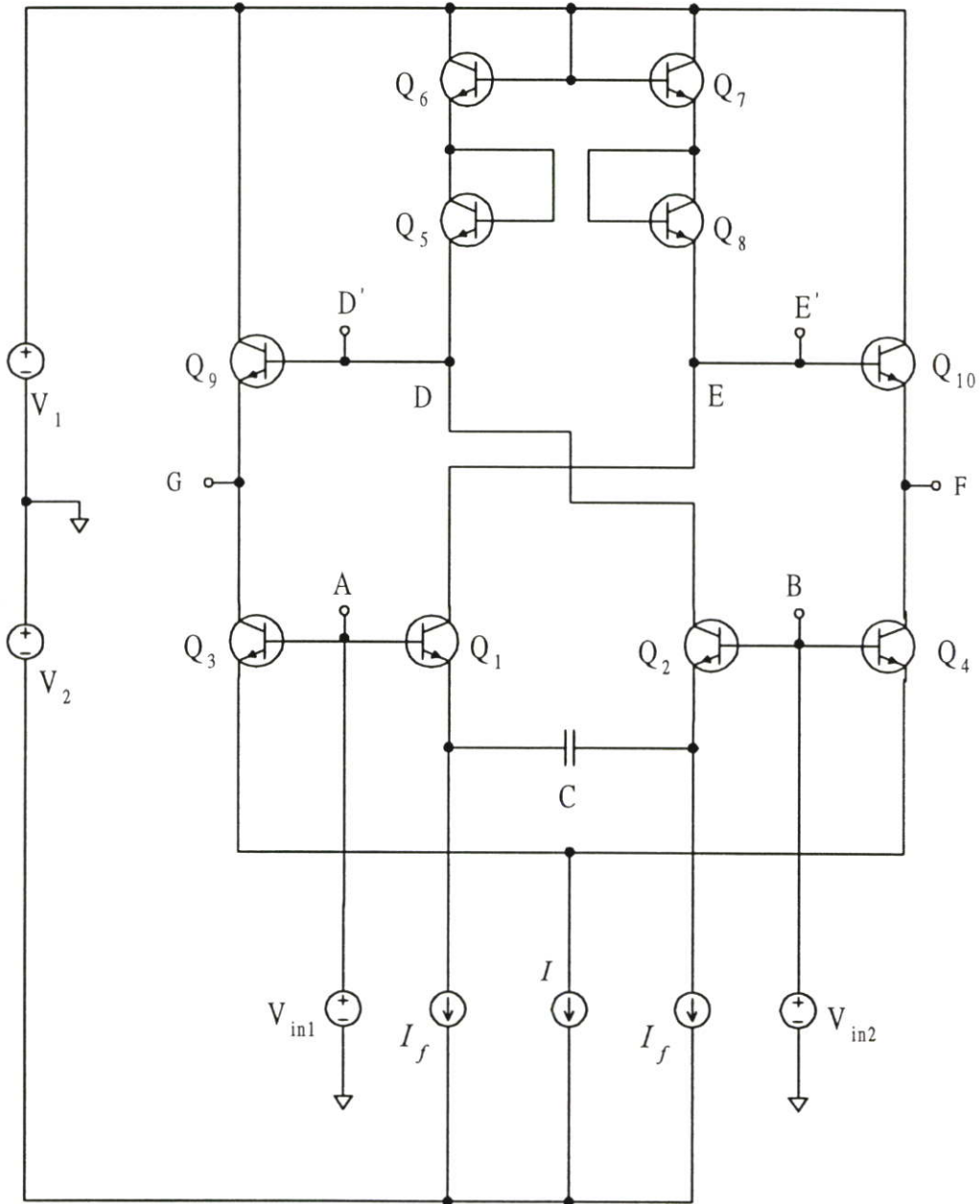
การออกแบบวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมองศาหน้า วงจรมีความสมมาตรและปรับค่าความถี่ได้กว้าง โดยการปรับค่ากระแส

4.1 กล่าวนำ

ในบทนี้จะกล่าวถึงการออกแบบวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมองศาหน้า (Phase-Lead All-Pass Filter) สถาปัตยกรรมของวงจรที่ได้จะไม่สลับซับซ้อนและสมมาตรด้วยสัญญาณความแตกต่าง ในการออกแบบจะใช้เทคโนโลยีของไบโพลาร์ทรานซิสเตอร์ ค่าของจุดตัดผ่านความถี่ f_0 ณ จุดที่ขนาด (Magnitude) และมุมองศา (Phase shift) ของฟังก์ชันถ่ายโอน (Transfer function) มีค่าเป็น 0 เดซิเบล และ +90 องศาตามลำดับ ถูกปรับค่าได้กว้างแบบเชิงเส้นตลอดย่านความถี่ถึง 1000 เท่า โดยการปรับค่าของกระแสไบอัส ค่าจุดตัดผ่านความถี่ f_0 ใช้งานประมาณ 220 เมกะเฮิร์ตซ์ ซึ่งเป็นส่วนสำคัญที่จะนำไปใช้ในการออกแบบเป็นวงจรถอดแตรเจอร์ออกซิลเลเตอร์

4.2 หลักการออกแบบ

จากที่ผ่านมามีเทคนิคที่ใช้ในการออกแบบวงจรกรองสัญญาณผ่านทั้งหมดจะยังไม่เป็นแบบสมดุล (Fully balanced) [19]-[21] วงจรรูปที่ 4.1 [23] เป็นวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมองศาหน้า (Phase Lead) วงจรมีความสมมาตรและปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส ที่ได้จากการออกแบบ จากวงจรจะเห็นว่าประกอบด้วยทรานซิสเตอร์ชนิด NPN 10 ตัว (Q_1 - Q_{10}) ที่เหมือนกันทุกประการ คาปาซิเตอร์ C และวงจรดึงกระแส I และ I_f ค่าศักดาที่จุดสัญญาณเข้าเป็นแบบสัญญาณความแตกต่างขนาดเล็ก V_{in1} และ V_{in2} ถูกป้อนเข้าที่ขาเบสของทรานซิสเตอร์คู่ Q_1 - Q_2 และ Q_3 - Q_4 ระหว่างโหนด A และ B และจะมีศักดาที่จุดสัญญาณออกความแตกต่างขนาดเล็ก V_o ต่อกันที่ขาเอมิเตอร์ของทรานซิสเตอร์ Q_9 และ Q_{10} ที่โหนด G และ F ตามลำดับ

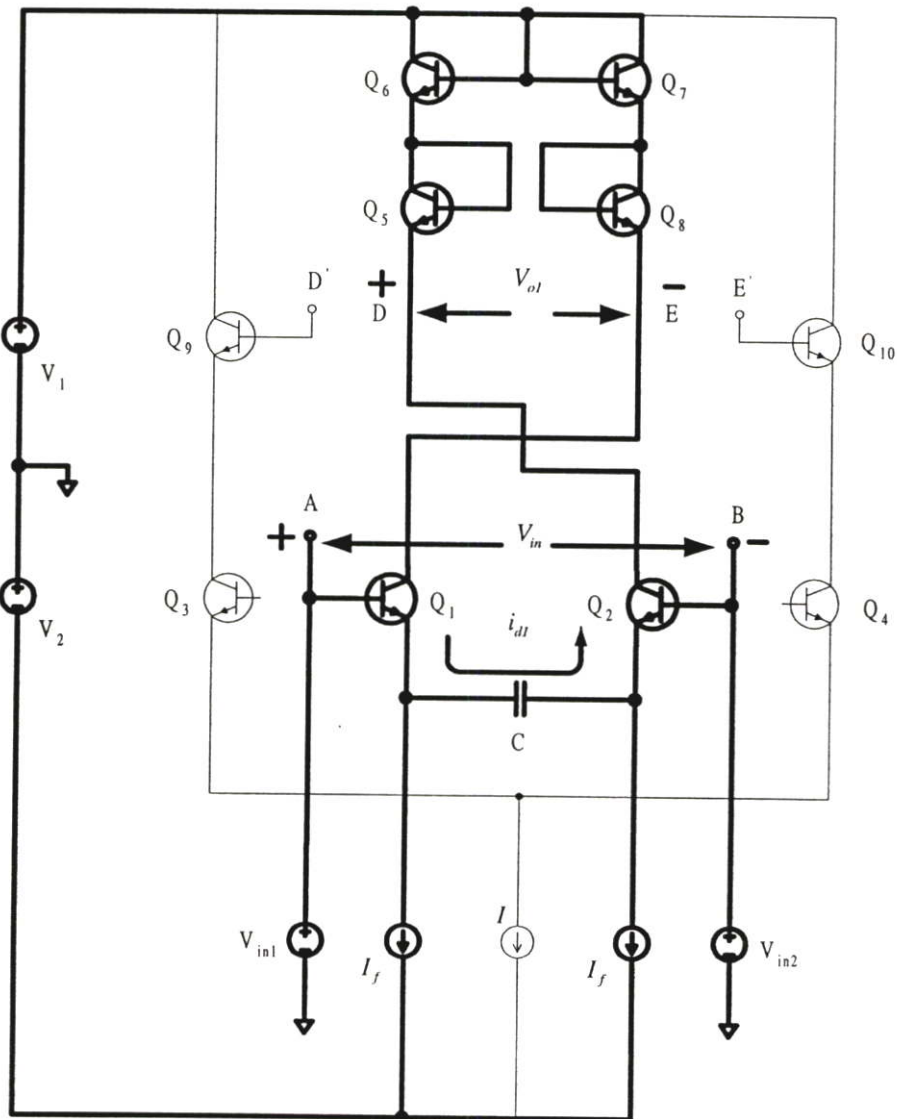


รูปที่ 4.1 วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองสนามวงจรมีความสมมาตรและปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส

กระแส $I/2$ จะไปอัสทรานซิสเตอร์ Q_3 - Q_9 และ Q_4 - Q_{10} ในขณะที่กระแส I_f จะไปอัสทรานซิสเตอร์ Q_1 , Q_8 , Q_7 และ Q_2 , Q_5 , Q_6 จากวงจรจะเห็นว่ามีการปิดกั้นที่เป็นแบบสมมาตร

4.3 การวิเคราะห์คุณสมบัติของวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองนำแบบสมมาตร และปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส

จากรูปที่ 4.1 สมมุติให้ทำการถอดขาเบสของทรานซิสเตอร์ Q_9 และ Q_{10} ที่โหนด D' และ E' ที่ต่ออยู่กับโหนด D และ E ออกและให้ต่ออยู่กับศักดาไบอัส V_{bias} ซึ่งในกรณีนี้แสดงดังรูปที่ 4.2 และ 4.4



รูปที่ 4.2 แสดงวงจรกระแสที่จุดสัญญาณออกความแตกต่าง i_{dt}

$$\tau = 2r_{e1}C = \frac{2V_T C}{I_f} \quad (4.4)$$

V_T คือ แรงดันเทอร์มอล (Thermal voltage) ของรอยต่อพี-เอ็น ของสารกึ่งตัวนำโดยปกติจะมีค่าประมาณ 25 mV ที่อุณหภูมิห้อง จากรูปที่ 4.2 กระแส i_{d1} จะไหลผ่านความต้านทานโหลดที่มีค่า $4r_{e1} = 4V_T/I_f$ ซึ่งเกิดจากทรานซิสเตอร์ Q5, Q6, Q7 และ Q8 ระหว่างโหนด D และ E ดังนั้นจะได้ศักดาที่จุดสัญญาณออกคือ $V_{o1} = i_{d1}(4r_{e1})$ จะได้ฟังก์ชันถ่ายโอนซึ่งอยู่ในรูปของวงจรรองสัญญาณความถี่สูงผ่านคือ

$$V_{o1} = iZ_1 = \frac{4r_{e1}Cs}{1+s\tau} V_{in} \quad (4.5)$$

$$\frac{V_{o1}}{V_{in}} = \frac{2s\tau}{1+s\tau} \quad (4.6)$$

อีกกรณีหนึ่งแสดงดังรูปที่ 4.4 และเมื่อนำมาเขียนเป็นวงจรมุมจะได้ดังรูปที่ 4.5 ศักดาที่จุดสัญญาณเข้า V_{in} จะทำให้เกิดกระแสสัญญาณความแตกต่างที่จุดสัญญาณออก i_{d2} ซึ่งหาได้จาก

$$i_{d2} = \frac{V_{in}}{2r_{e2}} = \frac{V_{in}}{2V_T} \left(\frac{I_1}{2} \right) \quad (4.7)$$

กระแส i_{d2} จะไหลผ่านความต้านทานโหลดที่มีค่า $2r_{e2} = 2V_T(2I_1)$ ซึ่งเกิดจากทรานซิสเตอร์ Q₉ และ Q₁₀ ระหว่างโหนด F และ G จะได้ศักดาที่จุดสัญญาณออก $V_{o2} = i_{d2}(2r_{e2})$ และจะได้ฟังก์ชันถ่ายโอนอยู่ในรูปของบัพเฟอร์ คือ

$$V_{o2} = i_{d2} 2r_{e2}$$

$$V_{o2} = \frac{V_{in} 2r_{e2}}{2r_{e2}} \quad (4.8)$$

$$\frac{V_{o2}}{V_{in}} = 1 \quad (4.9)$$

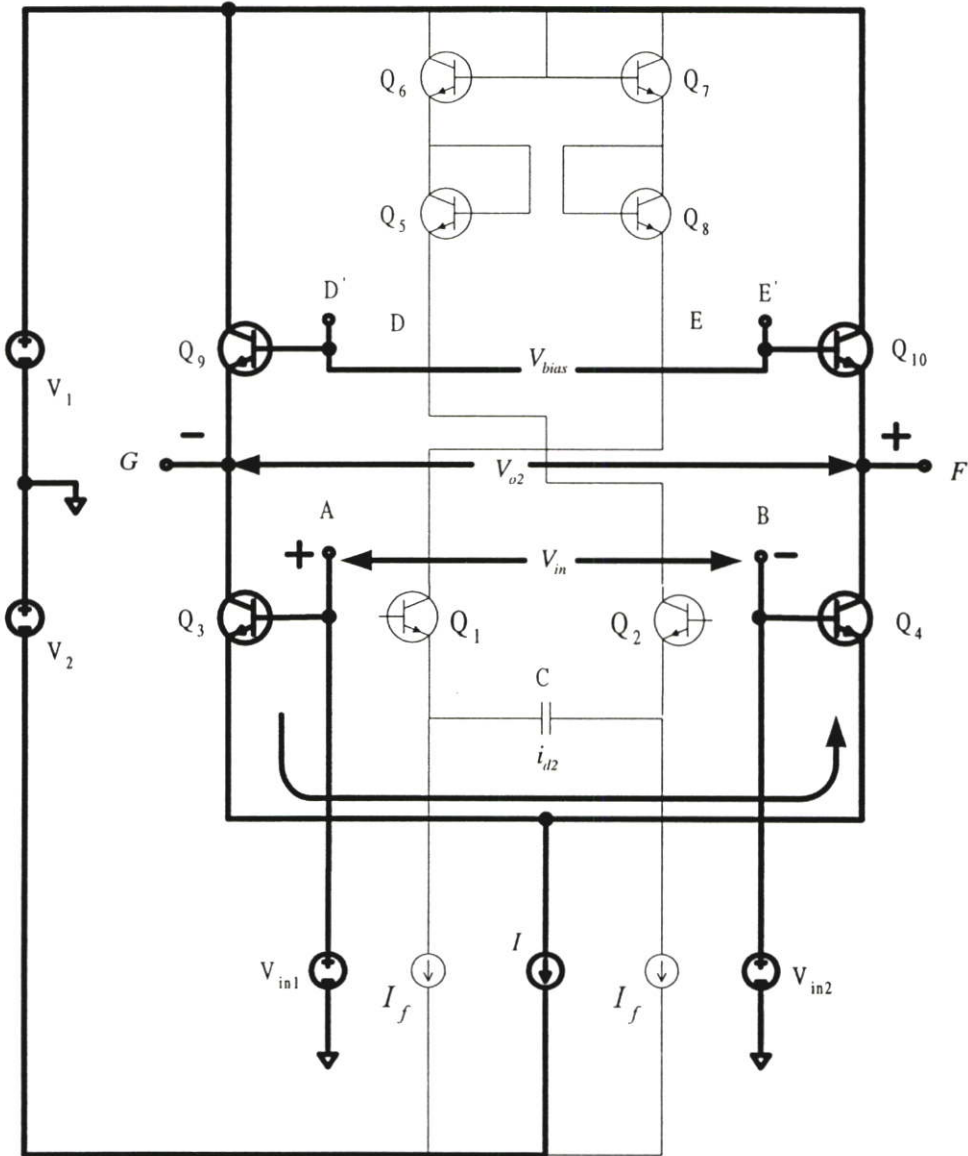
จากการนำขาสของทรานซิสเตอร์ Q₉ และ Q₁₀ กลับมาต่อที่โหนด D และ F ดังรูปที่ 4.1 จะได้ศักดาที่จุดสัญญาณออกความแตกต่างขนาดเล็ก V_o ดกคร่อมโหนด G และ F จากการใช้ทฤษฎีการซ้อนทับ (superposition) คือ $V_o = V_{o1} - V_{o2}$ และจะได้ฟังก์ชันถ่ายโอนของวงจรรองสัญญาณ

ผ่านทั้งหมดชนิดมีมุมมองสนาม วงจรมีความสมมาตรและปรับค่าความถี่ได้กว้าง โดยการปรับค่า
กระแสคือ

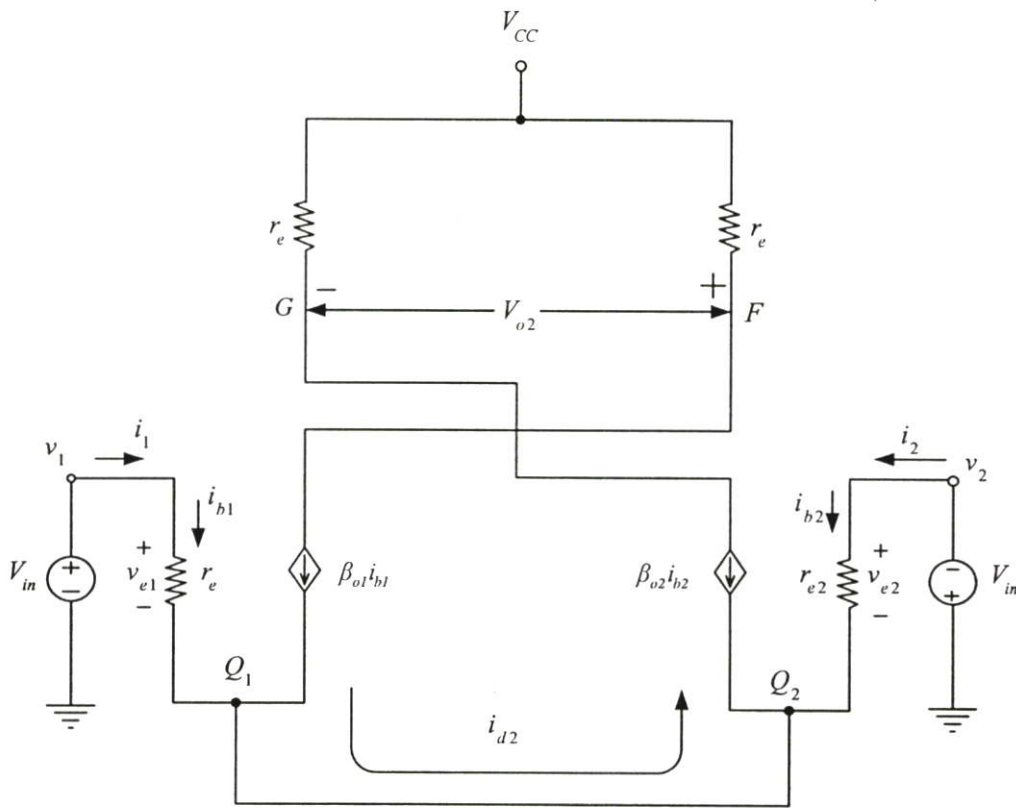
$$\frac{V_o}{V_{in}} = - \left[\frac{I - s\tau}{I + s\tau} \right] \quad (4.10)$$

จากสมการที่ (4.10) เป็นฟังก์ชันถ่ายโอนของวงจรกรองสัญญาณผ่านทั้งหมดชนิดชนิดมี
มุมมองสนาม [17] โดยที่ความถี่ ω_0 ของวงจรซึ่งวัด ณ จุดที่มีขนาดมีค่าเท่ากับ 0 เดซิเบลแลมุมมอง
เท่ากับ +90 องศา โดยที่

$$\omega_0 = \frac{I}{\tau} = \frac{I_f}{2CV_T} \quad (4.11)$$



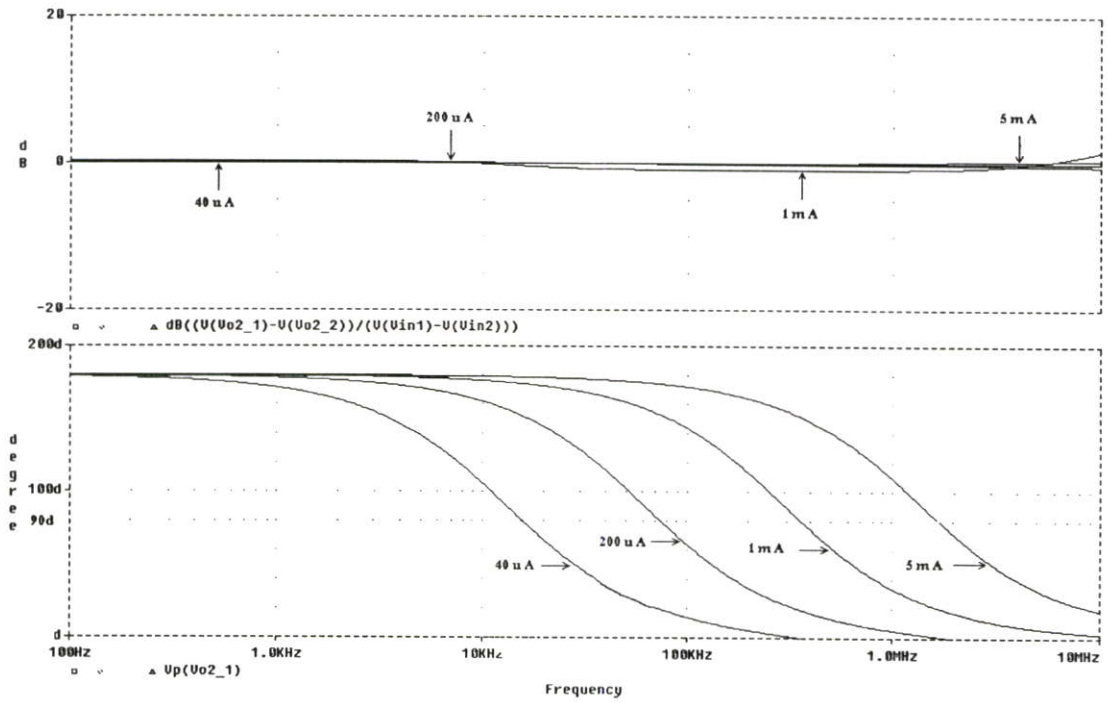
รูปที่ 4.4 กระแสที่จุดสัญญาณออกความแตกต่าง i_{d2}



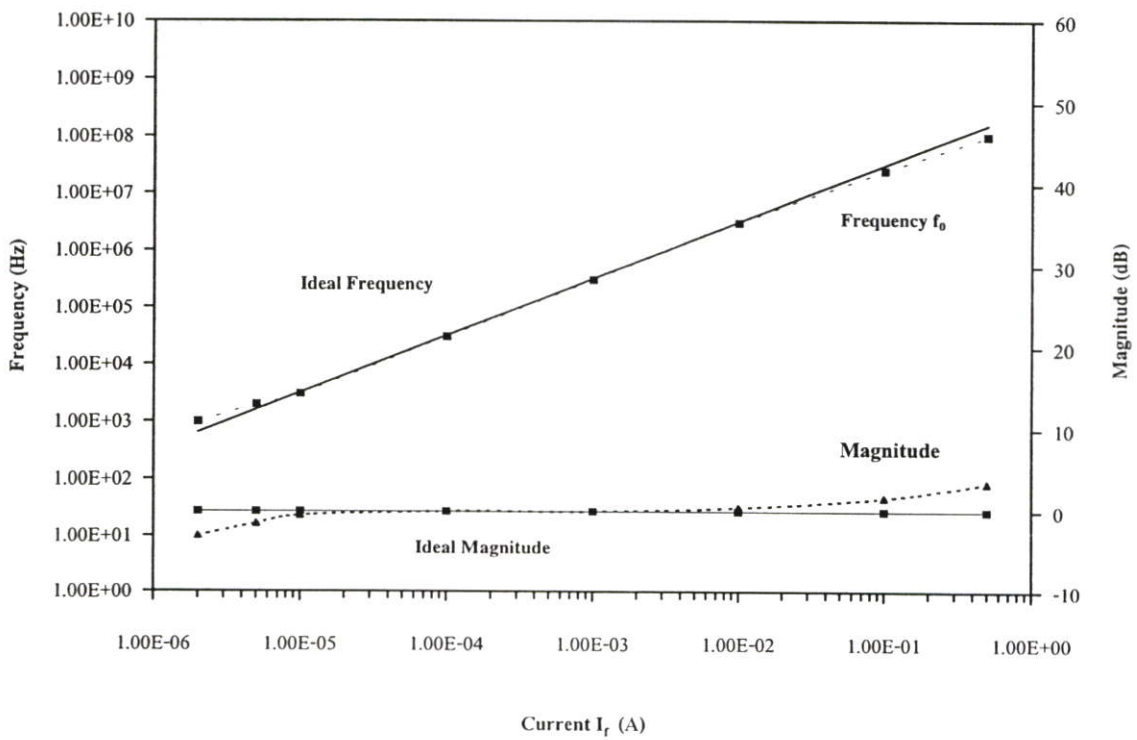
รูปที่ 4.5 วงจรสมมูลกระแสที่จุดสัญญาณออกความแตกต่าง i_{d2}

4.4 ผลการจำลองการทำงานด้วยโปรแกรม PSPICE

วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองสนามที่ได้จากการออกแบบแสดงดังรูปที่ 4.1 ซึ่งออกแบบโดยใช้ทรานซิสเตอร์ชนิด NPN เบอร์ Q2N3904 ซึ่งมีค่าจุดตัดผ่านความถี่ f_T เท่ากับ 300 MHz และได้ทำการจำลองการทำงานและได้ผลการจำลองดังรูปที่ 4.6 ซึ่งเป็นผลการจำลองหาขนาดและมุมมองสาขาของฟังก์ชันถ่ายโอนกับความถี่โดยใช้ตัวอย่างของคาปาซิเตอร์ที่มีค่าความจุ $C = 0.01 \mu F$, กระแส $I_1 = 200 \mu A$ และ $I_f = 40 \mu A, 200 \mu A, 1mA$ และ $5 mA$ ตามลำดับ จากรูปที่ 4.6 จะเห็นว่า ณ จุดที่มุมมองเสาเท่ากับ +90 องศา จะมีความถี่ ($f_0 = \omega_0/2\pi$) ในแต่ละค่าของ I_f คือ 12.7 kHz, 65 kHz, 320 kHz และ 1.6 MHz ตามลำดับ โดยมีค่าขนาดประมาณ 0 เดซิเบล

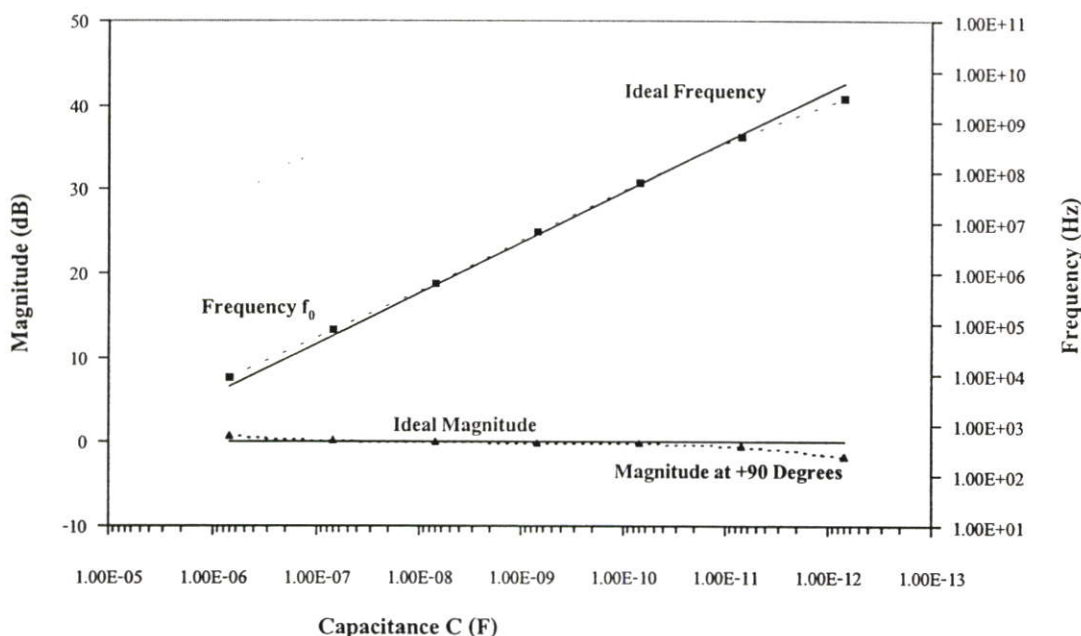


รูปที่ 4.6 แสดงผลตอบสนองของขนาด (dB) และมุมองศา (degree) ของฟังก์ชันถ่ายโอน กับความถี่



รูปที่ 4.7 กราฟแสดงความถี่ f_0 (Hz) และขนาด(dB) กับกระแส I_f (A)

จากรูปที่ 4.7 แสดงผลการจำลองการทำงานของจุดตัดผ่านความถี่ $f_o = \omega_o/2\pi$ และขนาดของฟังก์ชันถ่ายโอน V_o/V_m ณ จุดที่มุมองศาเท่ากับ +90 องศาและขนาดเท่ากับ +90 องศา ระหว่างกระแส I_f โดยใช้คาปาซิเตอร์ $C = 0.01 \mu F$ และกระแส $I_1 = 200 \mu A$ ซึ่งจะแสดงผลการทดลองทั้งที่ได้จากการจำลองและที่ได้จากการคำนวณ จากผลการจำลองที่ได้จะเห็นว่าค่าที่ได้จากการทดลองและค่าที่ได้จากการคำนวณมีค่าใกล้เคียงกัน และความถี่ f_o ถูกปรับค่าได้กว้างแบบเชิงเส้นตลอดย่านความถี่ถึง 1000 เท่า โดยการปรับค่าของกระแสไบอัส



รูปที่ 4.8 กราฟความถี่ของการออสซิลเลท (Hz) และขนาด (dB) กับค่าความจุ

รูปที่ 4.8 แสดงผลการจำลองการทำงานของความถี่ $f_o = \omega_o/2\pi$ และขนาดของฟังก์ชันถ่ายโอน V_o/V_m ที่มุมองศา +90 องศา ระหว่างค่าความจุ C โดยใช้กระแสไบอัส $I_f = 4 \text{ mA}$ และ $I_1 = 200 \mu A$ ซึ่งจะแสดงผลการทดลองทั้งที่ได้จากการจำลองและที่ได้จากการคำนวณ ซึ่งจะเห็นว่าผลที่ได้จากการคำนวณและที่ได้จากการจำลองมีค่าใกล้เคียงกัน และถ้าใช้ค่าความจุต่ำสุด 20 pF จะได้ความถี่สูงสุด 220 MHz

4.5 สรุป

จากการออกแบบและทดลองวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองสนาม จะเห็นว่า วงจรที่ได้มีความสมมาตรด้วยสัญญาณความแตกต่าง จากผลการทดลองที่ได้ทั้งค่าจากการคำนวณ และจากการจำลองมีค่าใกล้เคียงกัน และค่าของความถี่ f_0 ณ จุดที่ขนาดและมุมมองของฟังก์ชัน ถ่ายโอน มีค่าเป็น 0 เดซิเบล และ +90 องศาตามลำดับ ถูกปรับค่าได้กว้างแบบเชิงเส้นตลอดย่าน ความถี่ถึง 1000 เท่า โดยการปรับค่าของกระแสตรง ความถี่การใช้งานสูงสุดประมาณ 220 MHz จากสมการ (4.11) จะเห็นว่าถ้าใช้ค่าความจุ C ค่าน้อยลงก็จะได้ค่าความถี่ f_T สูงมากขึ้น

บทที่ 5

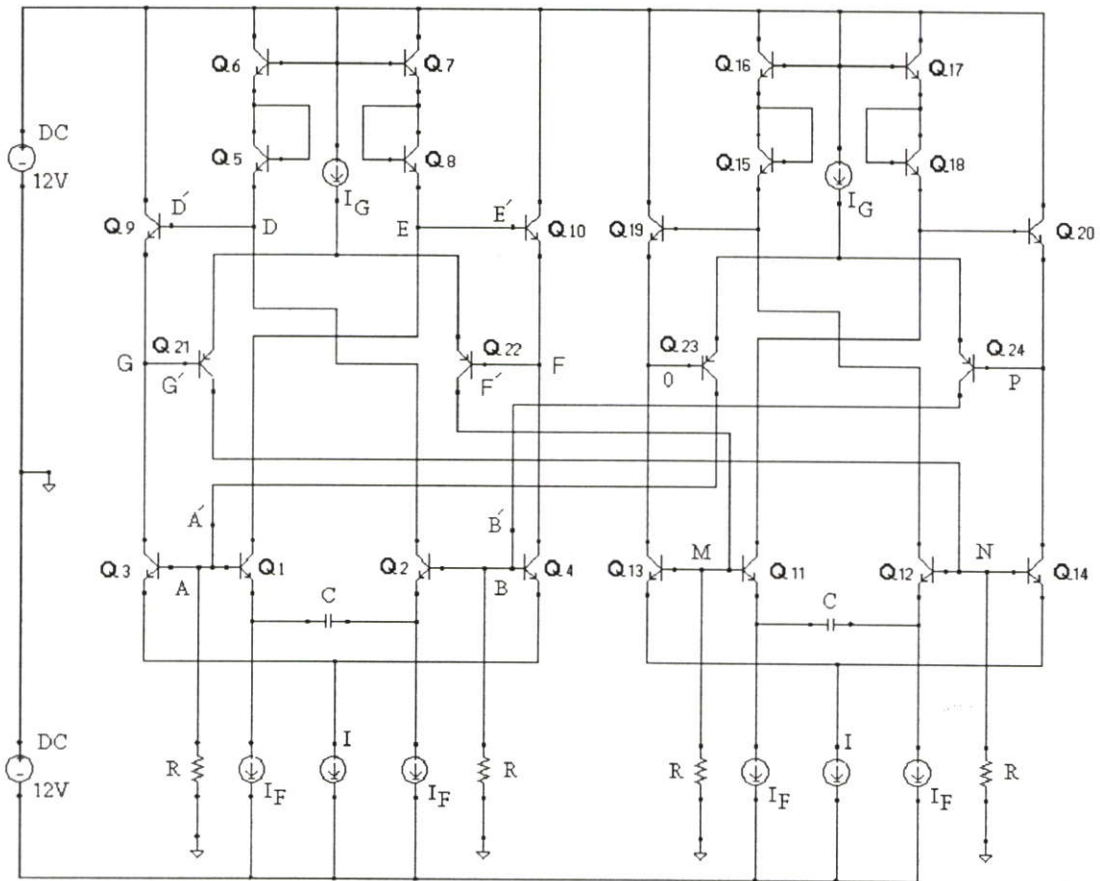
การออกแบบวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ โดยใช้วงจรกรองสัญญาณผ่านทั้งหมด

5.1 กล่าวนำ

จากที่ผ่านมาได้ทำการออกแบบและทดลองหาคุณสมบัติของวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองสนามโดยวงจรมีความสมมาตร และสามารถปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแสมาแล้ว ในบทนี้จะกล่าวถึงการออกแบบวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ โดยใช้วงจรกรองสัญญาณผ่านทั้งหมด 2 วงจรมาต่อพ่วงกันโดยใช้เทคนิคสัญญาณความแตกต่าง (Signal-differencing) เป็นโครงข่ายเลือกความถี่ (Frequency-selective network) ลักษณะของวงจรที่ได้จะเป็นแบบสมดุลง ซึ่งจะให้สัญญาณควอดเรเจอร์ที่มีลักษณะสมมาตร และมีความผิดเพี้ยนทางฮาร์โมนิคต่ำ

5.2 การใช้วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองสนาม แบบสมมาตร และปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส ออกแบบเป็นวงจรกำเนิดสัญญาณไซน์ แบบควอดเรเจอร์

รูปที่ 5.1 เป็นวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ แบบปรับค่าด้วยกระแสซึ่งจะเห็นว่าประกอบด้วยวงจรที่เหมือนกัน 2 วงจรต่อพ่วงกันอยู่ โดยที่แต่ละวงจรถือเป็นวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองสนามที่ต่อกันแบบวงจรขยายสัญญาณความแตกต่าง ซึ่งในส่วนแรกประกอบด้วยทรานซิสเตอร์ที่เหมือนกันทุกประการ Q_1 - Q_{10} คาปาซิเตอร์ C วงจรดึงกระแส I_T และ I_T สัญญาณความแตกต่างที่จุดสัญญาณเข้าขนาดเล็ก V_{AB} ต่อยู่ที่ขาเบสของทรานซิสเตอร์ Q_1 และ Q_2 ที่โหนด A และ B และสัญญาณความแตกต่างที่จุดสัญญาณออกขนาดเล็ก V_{GF} ตกคร่อมขาเอมิเตอร์ของทรานซิสเตอร์ Q_9 และ Q_{10} ระหว่างโหนด G และ F



รูปที่ 5.1 วงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ โดยใช้วงจรกรองสัญญาณผ่านทั้งหมด ชนิด มีมุมมองสำเนา แบบสมมาตร

กระแส $I/2$ จะไบอัสทรานซิสเตอร์ Q_3 - Q_4 และ Q_{11} - Q_{12} ในขณะที่กระแสปรับค่าความถี่ I_f จะไบอัสทรานซิสเตอร์ Q_1 , Q_8 , Q_7 และ Q_2 , Q_5 , Q_6 ทรานซิสเตอร์คูคิฟเฟอร์เรนเทียล Q_{21} และ Q_{22} ทำหน้าที่ในการเปลี่ยนแรงดันเป็นกระแส (Voltage-to-Current Converter) และเป็นส่วนประกอบของวงจรในการควบคุมอัตราขยายโดยกระแสปรับอัตราขยาย I_c ซึ่งจะทำให้เกิดจุดเริ่มต้นของการกำเนิดสัญญาณควอดเรเจอร์และจะรักษาสถานะนี้ให้คงอยู่ตลอดไป (steady-state)

ในทำนองเดียวกันในส่วนที่ 2 ก็จะเป็นวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองสำเนาแบบสมมาตร และปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแสเช่นเดียวกัน โดยจะประกอบด้วยทรานซิสเตอร์ที่เหมือนกันทุกประการ 10 ตัวคือ Q_{11} - Q_{20} คาปาซิเตอร์ C วงจรดึงกระแส I และ I_f สัญญาณความแตกต่างที่จุดสัญญาณเข้าขนาดเล็ก V_{MN} จะต่ออยู่กับขาเบสของทรานซิสเตอร์ Q_{11} และ Q_{12} ดคคร่อมโหนด M และ N โดยมีสัญญาณความแตกต่างขนาดเล็กที่จุดสัญญาณออก V_{OP} ดคคร่อมขาอิมิตเตอร์ของทรานซิสเตอร์ Q_{19} และ Q_{20} ระหว่างโหนด O และ P กระแส $I/2$ จะไบอัสทรานซิสเตอร์ Q_{13} , Q_{19} และ Q_{14} , Q_{20} ในขณะที่กระแสปรับค่าความถี่ I_f จะไบอัส Q_{11} , Q_{18} , Q_{17} และ

Q_{12} , Q_{15} , Q_{16} ทรานซิสเตอร์คูตีเฟอ์เรนเทียล Q_{23} และ Q_{24} จะเป็นส่วนประกอบในการควบคุม อัตราการขยายซึ่งทำได้โดยการปรับค่ากระแส I_G เพื่อเริ่มการออสซิลเลทและรักษาสภาวะของการ ออสซิลเลทนี้ได้ตลอด ที่จุดสัญญาณเข้า V_{AB} ของส่วนแรกที่ตกคร่อม โหนด A และ B จะถูกต่ออยู่ กับจุดสัญญาณออกของส่วนที่สอง $V_{A'B'}$ ที่โหนด A' และ B' แต่จะมีขั้วตรงข้ามกันและแรงดันที่ จุดสัญญาณเข้า V_{MN} ของส่วนที่สองที่ตกคร่อม โหนด M และ N จะต่ออยู่กับจุดสัญญาณออกของ ส่วนแรกและมีขั้วเดียวกัน

5.3 การวิเคราะห์หาคุณสมบัติของวงจร

จากวงจรกำเนิดสัญญาณ ไซน์แบบควอดเรเจอร์ในรูปแบบที่ 5.1 สมมุติให้ทรานซิสเตอร์ทุกตัว ทำงานแบบอุดมคติซึ่งกระแสคอลเลคเตอร์จะมีค่าเท่ากับศักดาตกคร่อมขั้วเบส-อิมิตเตอร์ หากด้วยค่า ความต้านทาน r_c ซึ่ง $r_c = \frac{V_T}{I_E}$ และสมมุติให้อัตราการขยายกระแสของวงจรอิมิตเตอร์ร่วม (common-emitter $\beta's$) มีค่าเป็นอนันต์

เนื่องจากทั้งสองส่วนของวงจรมีลักษณะที่เหมือนกันและได้แยกอธิบายรายละเอียดมาแล้ว ในบทที่ 4 ดังนั้นจากสมการของฟังก์ชันถ่ายโอน (4.10) จะได้ว่า

$$\frac{V_{GF}}{V_{AB}} = - \left[\frac{1 - s\tau}{1 + s\tau} \right] \quad (5.1)$$

$$\theta = 2 \tan^{-1}(\omega\tau) \quad (5.2)$$

$$\text{ซึ่ง } \theta = \frac{\pi}{2} \text{ ที่ } \omega = \frac{1}{\tau} = \frac{I_f}{2CV_T} \quad (5.3)$$

ดังนั้นในที่นี้จะกล่าวถึงเฉพาะในกรณีที่นำวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองศานา แบบสมมาตรและปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแสโดยนำทั้ง 2 ส่วนมาต่อพ่วงกัน

จากที่ได้กล่าวมาแล้วว่า V_{AB} ที่ตกคร่อม โหนด A และ B ทำให้เกิดศักดาสัญญาณขนาดเล็ก ที่จุดสัญญาณออก $V_{A'B'}$ ตกคร่อม โหนด A' และ B' ที่มีขั้วตรงข้ามกัน และจากการต่อเป็นวงจรดัง รูปที่ 5.1 จะได้ความสัมพันธ์ของ V_{AB} และ $V_{A'B'}$ คือ

$$\frac{V_{A'B'}}{V_{AB}} = - \left[G \left(- \frac{1 - s\tau}{1 + s\tau} \right) \right]^2 \quad (5.4)$$

โดยที่ $G = R/r_c$ คืออัตราขยายวงจรขยายสัญญาณความแตกต่างแต่ละตัวนั่นเอง และ $r_c = (2V_T/I_G)$ โดยที่ r_c คือความต้านทานอิมิตอร์ของทรานซิสเตอร์ Q_{21} หรือ Q_{22} ของส่วนแรก หรือไม่ก็เป็นของทรานซิสเตอร์ Q_{23} หรือ Q_{24} ของส่วนที่สอง

ในกรณีที่การออสซิลเลทเข้าสู่สภาวะคงตัว จากสมการที่ (2.43) อัตราส่วนของ $V_{A'B'}/V_{AB}$ จะต้องเท่ากับ 1 ดังนั้นจัดสมการที่ 5.4 ให้เท่ากับ 1 จะได้

$$\begin{aligned} -\left[G\left(-\frac{1-s}{1+s\tau}\right)\right]^2 &= 1 \\ -\left[G^2\frac{(1-2s\tau+s^2\tau^2)}{(1+2s\tau+s^2\tau^2)}\right] &= 1 \\ G^2 - 2s\tau G^2 + s^2\tau^2 G^2 &= -1 - 2s\tau - s^2\tau^2 \\ s^2\tau^2 G^2 + s^2\tau^2 - 2s\tau G^2 + 2s\tau + G^2 + 1 &= 0 \\ s^2\tau^2(G^2 + 1) - 2s\tau(G^2 - 1) + (G^2 + 1) &= 0 \\ s^2\tau^2 - 2s\tau\frac{(G^2 - 1)}{(G^2 + 1)} + 1 &= 0 \\ s^2 - s\frac{2}{\tau}\left(\frac{G^2 - 1}{G^2 + 1}\right) + \frac{1}{\tau^2} &= 0 \end{aligned} \tag{5.5}$$

จากสมการ (5.5) แทนค่า $s = j\omega_0$ แล้วให้ส่วนค่าจริง (Real part) และส่วนค่าจินตภาพ (Imaginary part) เท่ากับศูนย์จะได้ค่าอัตราขยาย G ที่ทำให้การออสซิลเลทยังคงสภาวะได้ตลอดไป

$$\begin{aligned} j^2\omega_0^2 - \frac{2j\omega_0}{\tau}\left(\frac{G^2 - 1}{G^2 + 1}\right) + \frac{1}{\tau^2} &= 0 \\ -\omega_0^2 - \frac{2\omega_0 j}{\tau}\left(\frac{G^2 - 1}{G^2 + 1}\right) + \frac{1}{\tau^2} &= 0 \end{aligned}$$

ในกรณีที่ส่วนจริงเท่ากับศูนย์ จะได้

$$-\omega_0^2 + \frac{I}{\tau^2} = 0$$

$$\omega_0 = \frac{I}{\tau} \quad (5.6)$$

ในกรณีที่ส่วนจินตภาพเท่ากับศูนย์จะได้

$$-\frac{2\omega_0}{\tau} \left(\frac{G^2 - 1}{G^2 + 1} \right) = 0$$

$$G^2 - 1 = 0$$

$$G = 1$$

$$G = \frac{R}{r_{cs}} = R \frac{I_G}{2V_T} \quad (5.7)$$

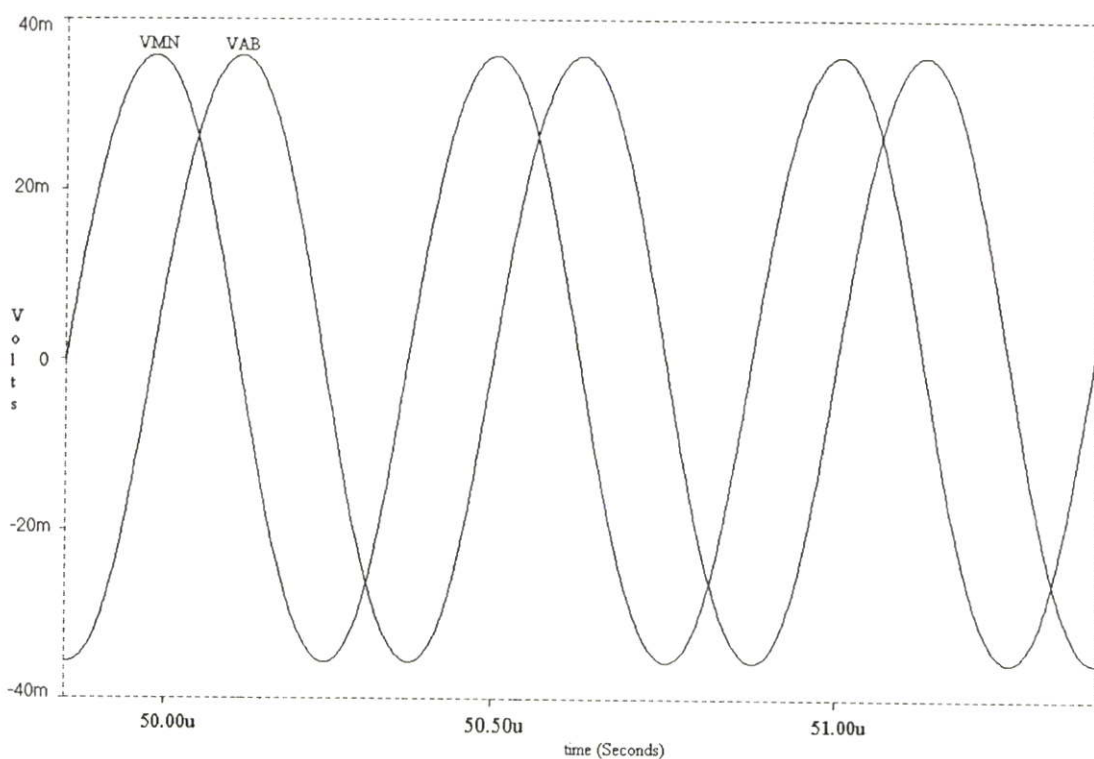
ความถี่เชิงมุมของการออสซิลเลทคือ

$$\omega_0 = \frac{I}{\tau} = \frac{I_f}{2CV_T} \quad (5.8)$$

สมการที่ (5.7) แสดงให้เห็นเงื่อนไขของสภาวะคงตัวของการออสซิลเลท จากสมการจะเห็นว่าค่าที่สามารถปรับได้คือ I_G ส่วนสมการที่ (5.8) แสดงความถี่ของการออสซิลเลทซึ่งจะมีความสัมพันธ์อย่างเป็นเชิงเส้นกับค่ากระแส I_f ซึ่งก็คือกระแสที่ใช้ปรับค่าเพื่อเปลี่ยนความถี่นั่นเอง และจากการแทนค่าสมการที่ (5.7) ในสมการ (5.2) ณ จุดที่ $\omega = \omega_0$ จะเห็นว่ามุมเฟส θ_0 ของ V_{MN} ของส่วนที่ 2 แตกต่างจากมุมเฟส θ_1 ของ V_{AB} ของส่วนที่ 1 โดยที่ $\theta_0 - \theta_1 = \pi/2$ หรือสามารถกล่าวได้อีกนัยหนึ่งก็คือ V_{MN} จะให้สัญญาณที่จุดสัญญาณออกของการออสซิลเลทแบบควอดเรเจอร์ที่เป็น $\cos\theta_0$ และ V_{AB} จะให้สัญญาณที่จุดสัญญาณออกของการออสซิลเลทแบบควอดเรเจอร์ ที่เป็น $\sin\theta_0$ ดังนั้นจึงเรียกวงจรนี้ว่าเป็น “ Sinusoidal Quadrature Oscillator ”

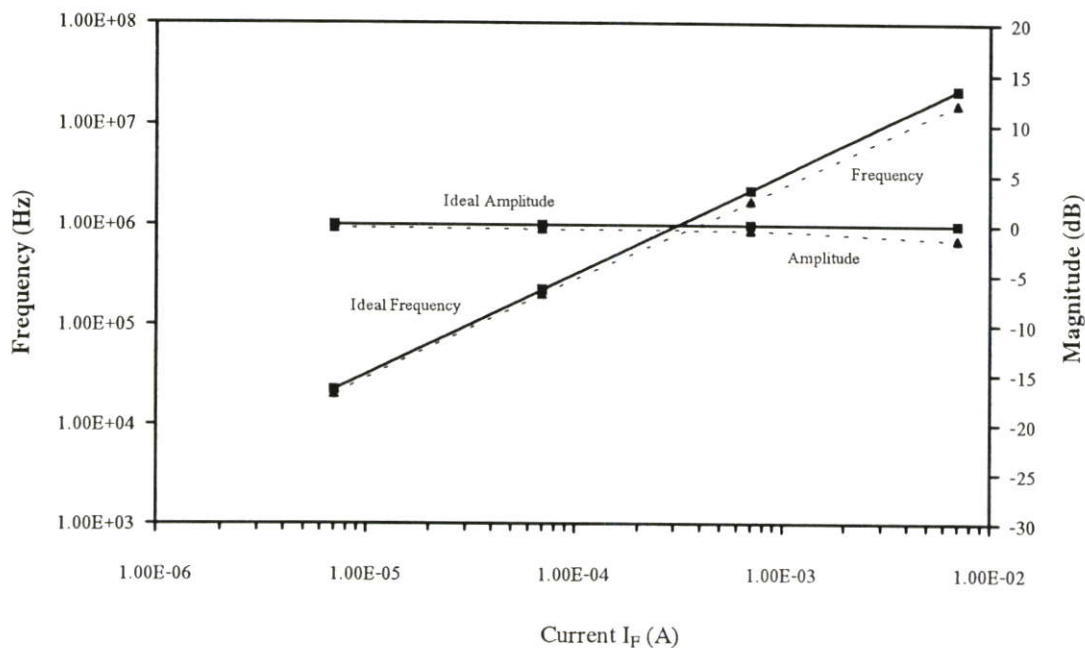
5.4 ผลการจำลองการทำงาน

ในการจำลองการทำงานของวงจรกำเนิดสัญญาณไซน์แบบควอตเตรเจอร์โดยใช้วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมวงสนามา แบบสมมาตร และปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส ที่ได้จากการออกแบบดังรูปที่ 5.1 จะใช้ทรานซิสเตอร์ Q2N3904 ซึ่งเป็นชนิด NPN ที่มีความถี่ f_T (Transition frequency) เท่ากับ 300 MHz และใช้ทรานซิสเตอร์ Q2N3906 ซึ่งเป็นชนิด PNP ที่มีความถี่ f_T (Transition frequency) เท่ากับ 500 MHz ในการทดลองได้ทำการจำลองการทำงานโดยใช้โปรแกรม PSPICE โดยกำหนดค่าของคาปาซิเตอร์ $C = 1000\text{pF}$ ค่าความต้านทาน $R = 50\Omega$ กระแสไบอัส $I = 200\ \mu\text{A}$ และกระแส $I_G = 1.2\ \text{mA}$



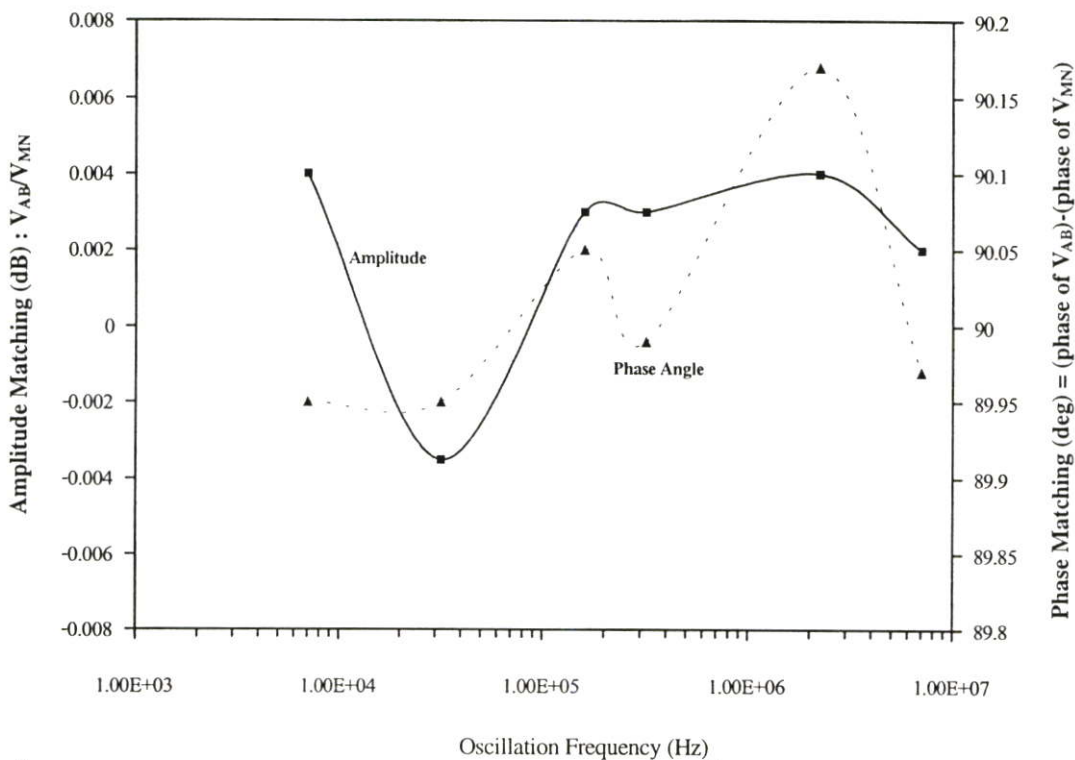
รูปที่ 5.2 ผลการจำลองสัญญาณ sine และ cosine ของ V_{AB} และ V_{MN} ตามลำดับ

จากรูปที่ 5.2 แสดงผลการทดลองของสัญญาณควอตเตรเจอร์ ที่จุดสัญญาณออก V_{AB} ที่เป็นสัญญาณ sine และ V_{MN} ที่เป็น cosine ที่กระแส $I_f = 700\ \mu\text{A}$ ซึ่งมีความถี่ของการออสซิลเลทที่ได้เท่ากับ 2 เมกะเฮิรตซ์



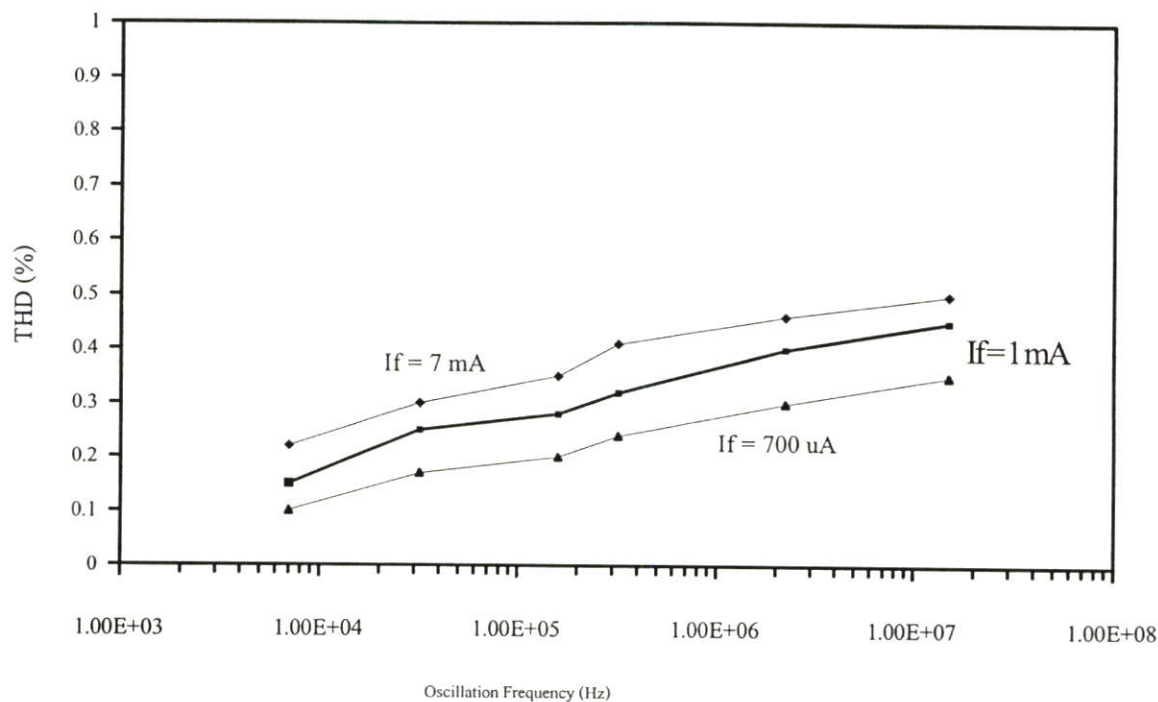
รูปที่ 5.3 กราฟความถี่ที่จุดตัดผ่านของการออสซิลเลทและขนาดกั้บกระแส

รูปที่ 5.3 เป็นกราฟของความถี่ของการออสซิลเลทและขนาดกั้บกระแสไบอัส I_f ซึ่งจะมีทั้งกรณีที่ได้จากการคำนวณและที่ได้จากการจำลองการทำงาน จากรูปที่ 5.3 จะเห็นว่าค่าที่ได้จากการคำนวณจากสมการและที่ได้จากการจำลองมีค่าใกล้เคียงกันและเมื่อปรับค่ากระแสไบอัสจะทำให้ความถี่ของการออสซิลเลทถูกปรับค่าได้กว้างแบบเชิงเส้นตลอดย่านความถี่ถึง 1000 เท่า และมีความถี่ f_o ใช้งานประมาณ 19 เมกะเฮิร์ตซ์



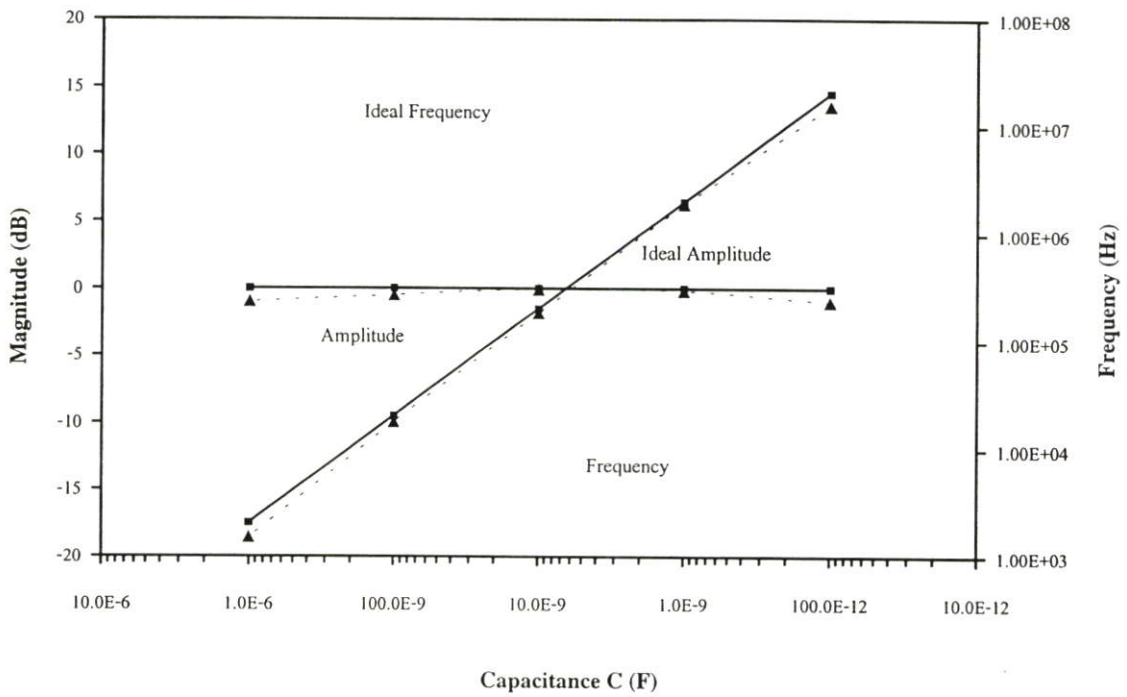
รูปที่ 5.4 กราฟแสดง Amplitude matching และ Phase matching กับความถี่

จากรูปที่ 5.4 แสดง amplitude matching (dB) ในรูปของอัตราส่วน V_{AB}/V_{MN} และ phase matching (deg) ในรูปของ $[(\text{phase of } V_{AB}) - (\text{phase of } V_{MN})]$ ของสัญญาณควอดเรเจอร์กับความถี่ จากรูปจะเห็นว่า amplitude matching มีค่าประมาณ 0.004 dB ในขณะที่ phase matching ที่ 90° มีค่าประมาณ 0.17° ซึ่งถือว่าอยู่ในเกณฑ์ดี



รูปที่ 5.5 กราฟระหว่าง THD กับความถี่การออสซิลเลต

จากรูปที่ 5.5 แสดงกราฟระหว่างความผิดเพี้ยนฮาร์โมนิกกับความถี่ของการออสซิลเลต โดยทดลองปรับค่ากระแส I_f เท่ากับ $700 \mu\text{A}$, 1 mA และ 7 mA จากกราฟจะเห็นว่าค่า THD มีค่าต่ำกว่า 0.5%



รูปที่ 5.6 กราฟความถี่การออสซิลเลทและขนาดกับความจุ C

จากรูปที่ 5.6 เป็นกราฟของความถี่ของการออสซิลเลทและขนาดกับความจุ C โดยกำหนดกระแสไบอัส I_f คงที่เท่ากับ $700 \mu\text{A}$ ซึ่งจะมีทั้งกรณีที่ได้จากการคำนวณ (ideal) และที่ได้จากการทดลอง จากรูปที่ 5.3 จะเห็นว่าค่าที่ได้จากการคำนวณและที่ได้จากการทดลองมีค่าใกล้เคียงกัน และเมื่อปรับค่าความจุจะทำให้ความถี่ของการออสซิลเลทถูกปรับค่าได้กว้างแบบเชิงเส้นตลอดย่านความถี่ถึง 1000 เท่า

5.5 สรุป

ในบทนี้เป็นการกล่าวถึงการออกแบบและจำลองการทำงานวงจรกำเนิดสัญญาณไซน์แบบควอดเรเจอร์ แบบปรับค่ากระแส ชนิดสมมาตร โดยใช้การปรับค่าความต้านทานของรอยต่อเบส-อิมิตเตอร์ในขณะที่ไบอัสตรงของทรานซิสเตอร์ r_c ของวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมูมอองสามารถเป็นโครงข่ายเลือกความถี่ (frequency selective network) และวงจรกรองสัญญาณนี้จะใช้เทคนิคของสัญญาณความแตกต่าง (signal-differencing technique) ความถี่ของการออสซิลเลตสามารถปรับค่าได้กว้างตลอดย่านความถี่ถึง 1000 เท่าโดยที่ค่าที่ได้จากการคำนวณและค่าที่ได้จากการจำลองการทำงานมีค่าใกล้เคียงกัน ค่าความผิดเพี้ยนทางฮาร์โมนิกมีค่าน้อยกว่า 0.5% และค่าความถี่การใช้งานสูงสุดประมาณ 19 เมกะเฮิร์ตซ์

บทที่ 6

บทสรุป

6.1 บทสรุปและวิจารณ์

วิทยานิพนธ์นี้เป็นการนำเสนอการออกแบบวงจรรวม sinusoidal quadrature oscillator ชนิดปรับค่ากระแสแบบสมมาตรโดยใช้ r_c ของทรานซิสเตอร์ที่ถูกออกแบบเป็นวงจรรวมกรองความถี่ผ่านทั้งหมดชนิดมีมุมมองสนามวงจรมีความสมมาตรและปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแสเป็น frequency-selective network และใช้เทคนิคแบบ signal-differencing โดยเริ่มจากการศึกษาวงจรกรองสัญญาณผ่านทั้งหมดโดยใช้ออปแอมป์และได้นำมาทำการออกแบบเป็นวงจรกรองสัญญาณผ่านทั้งหมดโดยใช้ทรานซิสเตอร์แบบไบโพลาร์และซีมอส จากการออกแบบและทดลองวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองสนาม จะเห็นว่าวงจรที่ได้มีความสมมาตรด้วยสัญญาณความแตกต่าง (differential signals) ผลการทดลองที่ได้ทั้งค่าจากการคำนวณและจากการทดลองมีค่าใกล้เคียงกัน และค่าของความถี่ f_0 ณ จุดที่ขนาด (magnitude) และมุมองศา (phase shift) ของฟังก์ชันถ่ายโอน (transfer function) มีค่าเป็น 0 เดซิเบล และ +90 องศาตามลำดับ ถูกปรับค่าได้กว้างแบบเชิงเส้นตลอดย่านความถี่ถึง 1000 เท่า โดยการปรับค่าของกระแสตรง ความถี่การใช้งานสูงสุดประมาณ 220 MHz ต่อจากนั้นได้นำวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองสนาม 2 วงจรมาออกแบบเป็นวงจรถ่ายโอนสัญญาณชาน์แนลแบบ quadrature โดยการใช้เทคนิคสัญญาณความแตกต่าง (Signal-differencing) เป็นโครงข่ายเลือกความถี่ (Frequency-selective network) ลักษณะของวงจรที่ได้จะเป็นแบบสมมูล (Fully differential) ซึ่งจะให้สัญญาณ Quadrature ที่มีลักษณะสมมาตร (Symmetry) จากการทดลองวงจรที่ได้จากการออกแบบจะเห็นว่า ความถี่ของการออสซิลเลทสามารถปรับค่าได้กว้างตลอดย่านความถี่ถึง 1000 เท่า ค่าความผิดเพี้ยนทางฮาร์โมนิกมีค่าน้อยกว่า 0.5% และค่าความถี่การใช้งานสูงสุดประมาณ 19 MHz และในการออกแบบและทดลองจะเห็นว่าค่าที่ได้จากการคำนวณและจากการทดลองมีค่าใกล้เคียงกัน ความถี่การใช้งานสูงสุดจะขึ้นอยู่กับคุณสมบัติของทรานซิสเตอร์แต่ละเบอร์ เนื่องจากถ้ากระแสคอลเลกเตอร์เพิ่มขึ้นจะทำให้ความถี่ใช้งานลดลง

6.2 ข้อเสนอแนะในการทำวิจัยและพัฒนาต่อไป

วงจรกำเนิดสัญญาณชาयน์ที่ได้จากการออกแบบจะให้กำเนิดสัญญาณความถี่ของการออสซิลเลท สามารถปรับค่าได้กว้างตลอดย่านความถี่ถึง 1000 เท่า ในการพัฒนาต่อไปน่าจะพัฒนางจรให้สามารถปรับย่านความถี่ให้กว้างมากกว่าเดิมหรือทำให้สามารถปรับย่านความถี่ได้ตลอดย่านการปรับค่ากระแส นอกจากนี้อาจจะพัฒนางจรให้ความถี่ของสัญญาณที่ได้มีค่าสูงขึ้นมากกว่าเดิม เนื่องจากความถี่ใช้งาน f_0 จะขึ้นอยู่กับค่ากระแส I_f และค่าความจุของคาปาซิเตอร์ที่ต่ออยู่ในวงจร ดังนั้นถ้าสามารถสร้างทรานซิสเตอร์ให้มีกระแสคอลเลคเตอร์ค่ามากๆ และลดค่าความจุลงก็จะทำให้ได้ความถี่การใช้งานสูงขึ้น

เอกสารอ้างอิง

- [1] Verhoeven., C.J.M. A high-frequency electronically tunable quadrature oscillator. IEEE Journal of Solid-State Circuits 27, 1992. 1097-1100.
- [2] Buchwald., A.W., and Martin., K.W. "High-speed voltage-controlled oscillator with quadrature outputs." Electronics Lett., vol. 27, 1992. pp. 309-10.
- [3] Johns, D. A. and Martin, K. **Analog Integrated Circuit Design**, New York. : John Wiley 1990
- [4] Linares-Baranco, B., Rodriguez-Vazquez, A., Sanchez-Sinencio, E., Huertas, J.L. "10 MHz CMOS OTA-C voltage-controlled quadrature oscillator." Electronics Lett., vol. 25, 1989. pp. 765-67.
- [5] Davidse, J, **Analog Electronic Circuit Design**, New York : Prentice Hall 1991
- [6] Tang, J.van der, Kasperkovitz, D. "A 0.9-2.2 GHz monolithic quadrature mixer oscillator for direct-conversion satellite receivers." Proc. IEEE, 1997. pp. 88-9.
- [7] Sedra., A., and Smith., K.C. **Microelectronic Circuits**. Fourth Edition : Oxford University Press, New York. 1998.
- [8] Duncan, R., Martin, K., Sedra, "A 1 GHz quadrature sinusoidal oscillator." Proc. of Integrated Circuits Conf., May, 1995. pp. 91-4.
- [9] Craninecx, J. and Steyaert, M. "A CMOS 1.8 GHz low-phase-noise voltage-controlled oscillator with prescaler." Proc. of Solid-State Circuits Conf., 1995. pp. 266-7.
- [10] Rofougaran, A., Rael, J., Rofougaran, M. and Abidi, A. "A 900 MHz CMOS LC-oscillator with quadrature outputs." Proc of IEEE Solid-State Circuits Conf., 1996. pp. 392-3.
- [11] Pookaiyudom, S. and Satvichit, K. "RC phase-shifter variable sinusoidal oscillators using initial conditions-restoration amplitude control." IEEE Trans. on Instru. and Meas.vol. 39, 1990. pp. 1038-44.
- [12] Holzel, R. "A simple wide-band sine wave quadrature oscillator." IEEE Trans. on Instru. and Meas. Vol. 42, 1993. pp. 758-60.
- [13] Pookaiyudom, S. and Samootrut, K. "Current-mirror phase-shifter oscillator." Electronics Lett., Vol. 23, 1987. pp. 21-3.
- [14] Chen, J.-J., Chen, C.-C., Tsao, H.-W. and Liu, S.-I. "Current-mode oscillators using single current follower." Electronics Lett., vol.27, 1991. pp.2056-58.
- [15] Liu, S.-I, and Liao, Y.-H. "Current-mode quadrature sinusoidal oscillator using FTFN." Int.J

of Electronics, vol.81, 1996. pp.171-5.

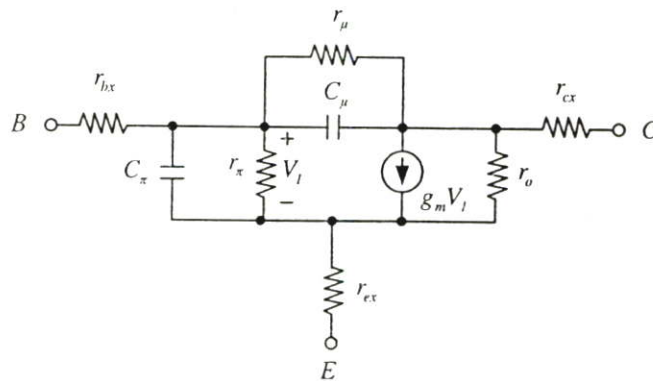
- [16] Muhammad H. Rashid. **Microelectronic Circuits Analysis and Design**. Boston. : PSW Publishing Company. 1999
- [17] David A. Bell. **Operational Amplifiers Applications, Troubleshooting, and Design**. Englewood Cliffs, New Jersey, Prentice-Hall, Inc., 1990
- [18] Donald A. Neamen. **Electronic Circuit Analysis and Design**. Second Edition. New York : McGraw-Hill Higher Education. 2001.
- [19] Tay, E.W. and Murti, V.G.K., “Unity-gain frequency-independent quadrature phase shifter,” *Electron. Lett.*, 20.1984
- [20] Karybakas, C.A. and Micholitsis, G.A., “A circuit for constant phase shift using a narrow pulse duty cycle all-pass filter,” *IEEE Trans. On Instrumentation and Measurement*, Vol. 39, No. 4, 1990. pp. 594-598
- [21] Comer, D.T., Comer, D. J. and Gonzalez, J. R. “A High-Frequency Integrable Bandpass Filter Configuration,” *IEEE Trans. On Circuits and Systems-II: Analog and Digital Signal Processing*, Vol. 44, No. 10. 1999. pp. 856-861.
- [22] Schaumann, R., Ghausi, M.S. and Laker, K.R. **Design of analogue filters passive, active RC and switched capacitor**. New York : Prentice Hall. 1990.
- [23] อิศราวุธ สีดาदान, วัลลภ สุระกำพลธร และ บัณฑิต ศรีสุขชินวงศ์. “ วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองสามหน้า วงจรมีความสมมาตรและปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส ” วารสารวิจัยและพัฒนามหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี. : ฉบับที่ 1 2001, 31-41.
- [24] B. Srisuchinwong, I. Seedadan and W. Surahampontorn “ Fully Differential Sinusoidal Quadrature Oscillator Using Current-Tunable Phase-Lead All-Pass Filters. ” 2001 IEEJ International Analog VLSI Workshop. : 2001. 122-127
- [25] Paul R. Gray, Robert G. Meyer. **Analysis and Design of Analog Integrated Circuits**. Third Edition. New York : John Wiley & Sons, Inc. 1993

ภาคผนวก

ภาคผนวก ก

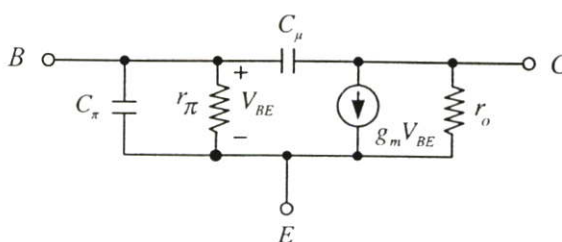
การวิเคราะห์พารามิเตอร์ของไบโพลาร์ทรานซิสเตอร์

การวิเคราะห์พารามิเตอร์ที่สำคัญและแบบจำลองของไบโพลาร์ทรานซิสเตอร์ ขณะทำงานอยู่ในช่วงที่เป็นเชิงเส้นหรือทำงานในช่วงแอกทีฟ โดยรอยต่อของขาเบสกับขาอิมิตเตอร์จะได้รับศักดาไบอัสตรง (forward bias) ส่วนรอยต่อของขาเบสกับขาคอลเลกเตอร์จะได้รับศักดาไบอัสกลับ (reverse bias) ซึ่งวงจรสมมูลของไบโพลาร์ทรานซิสเตอร์ สามารถแสดงดังรูปที่ ก.1 [25]



รูปที่ ก.1 วงจรสมมูลของไบโพลาร์ทรานซิสเตอร์

การพิจารณาค่าพารามิเตอร์ต่างๆ นั้นจะประกอบด้วย r_{bx} , r_{cx} และ r_{ex} เป็นความต้านทานที่เกิดจากหน้าสัมผัสของจุดต่อระหว่างสารกึ่งตัวนำกับสายที่เชื่อมต่อสู่จุดต่อภายนอกซึ่งมีค่าน้อยมาก และสามารถตัดทิ้งได้ ส่วน r_{μ} และ r_o ก็คือค่าความต้านทานที่เกิดจากการไบอัสกลับของขาเบสกับขาคอลเลกเตอร์ และขาคอลเลกเตอร์กับขาอิมิตเตอร์ ตามลำดับ ความต้านทาน r_{μ} จะมีค่าสูงมากเสมือนกับการเปิดวงจรจึงสามารถตัดทิ้งได้ ส่วน r_{π} ก็คือค่าความต้านทานที่เกิดจากการไบอัสตรงของขาเบสกับขาอิมิตเตอร์ และในการพิจารณาค่าความจุไฟฟ้า (Capacitance) ในไบโพลาร์ทรานซิสเตอร์ C_{μ} และ C_{π} คือความจุไฟฟ้าที่เกิดจากรอยต่อของขาเบสกับขาคอลเลกเตอร์และขาเบสกับขาอิมิตเตอร์ตามลำดับ ดังนั้นวงจรสมมูลของไบโพลาร์ทรานซิสเตอร์สำหรับสัญญาณขนาดเล็กโดยประมาณของวงจรอิมิตเตอร์ร่วม (Common Emitter) สามารถเขียนใหม่ได้ดังรูปที่ ก.2



รูปที่ ก.2 วงจรสมมูลของวงจรอิมิตอร์ร่วม

ทฤษฎีการทำงานและสมการโดยละเอียดเกี่ยวกับไบโพลาร์ทรานซิสเตอร์ ได้มีการนำเสนอแพร่หลายเป็นที่รู้จักมากพอสมควรแล้ว ดังนั้นจะขอกล่าวเฉพาะสมการที่สำคัญที่นำมาใช้ในการวิเคราะห์และอ้างผลของวงจรเท่านั้น โดยคุณลักษณะทางไฟฟ้าสำหรับสัญญาณขนาดใหญ่ (Large Signal) ของกระแสคอลเลกเตอร์ (I_C) ที่เกิดขึ้นสามารถอธิบายได้ดังสมการที่ (ก.1)

$$I_C = \frac{qD_B n_i^2 A_E}{Q_B} \exp\left(\frac{qV_{BE}}{kT}\right) \quad (\text{ก.1})$$

จากสมการที่ (ก.1) สามารถเขียนสมการใหม่ได้ดังนี้

$$I_C = I_s \exp\left(\frac{V_{BE}}{V_T}\right) \quad (\text{ก.2})$$

โดยที่

$$I_s = \frac{qD_B n_i^2 A_E}{Q_B} = JA_E$$

และ

$$V_T = \frac{KT}{q}$$

เมื่อ

q = ค่าประจุไฟฟ้าของอิเล็กตรอน (Electron Charge) มีค่าเท่ากับ 1.602×10^{-19} (C)

D_B = ค่าสัมประสิทธิ์การแพร่ของอิเล็กตรอนหรือโฮลในขาเบส (cm^2/s)

n_i = ค่าความหนาแน่นประจุพาหะชนิดหนึ่งชนิดใดของสารกึ่งตัวนำอินทรินซิก (cm^{-3})

A_E = ค่าพื้นที่อิมิตเตอร์ของทรานซิสเตอร์ (cm^{-2})

Q_B = ค่าจำนวนอะตอมของสารเจือในเบสต่อหนึ่งหน่วยพื้นที่อิมิตเตอร์ (cm^{-3})

V_{RE} = ค่าศักดาไฟฟ้าที่รอยต่อที่ขาเบสกับขาอิมิตเตอร์ (V)

k = ค่าคงที่ของ Boltzmann's Constant มีค่าเท่ากับ 1.38×10^{-23} (J/K)

T = ค่าอุณหภูมิรอบข้าง (K)

I_S = ค่ากระแสอิ่มตัว (Saturation Current) (A)

J = ค่าความหนาแน่นของกระแส (A/cm^2)

V_T = ค่าศักดาเชิงอุณหภูมิ (Thermal Voltage) (V)

จากสมการที่ (ก.2) พบว่าค่ากระแส I_C จะขึ้นอยู่กับศักดา V_T โดยที่ค่าคงที่ของ V_T มีค่าประมาณ 25.8 mV ที่อุณหภูมิ $27^\circ C$ ซึ่งจะเห็นได้ว่าสมการของกระแส I_C มีคุณลักษณะเป็นแบบเอ็กโปเนนเชียล (exponential) จากความสัมพันธ์ของค่ากระแส I_C กับค่าศักดา V_{CE} การทำงานของแบบจำลองจะให้ค่ากระแส I_C คงที่เทียบกับค่าศักดา V_{CE} เมื่อทรานซิสเตอร์ทำงานในช่วงแอกทีฟ แต่ในทางปฏิบัติเมื่อค่าศักดา V_{CE} เพิ่มขึ้นจะมีผลทำให้ค่ากระแส I_C เพิ่มขึ้นด้วย ซึ่งปรากฏการณ์นี้จะเกิดขึ้นเนื่องมาจากผลของ Base-Width Modulation ทำให้ค่ากระแส I_C เป็นดังสมการ (ก.3)

$$I_C = I_S \exp\left(\frac{V_{RE}}{V_T}\right) \left(1 + \frac{V_{CE}}{V_A}\right) \quad (\text{ก.3})$$

เมื่อ V_A คือค่าศักดาเออร์ลี่ (Early Voltage) ของทรานซิสเตอร์ โดยทั่วไปแล้วจะมีค่าประมาณ 130 โวลต์ จากสมการที่ (ก.2) สามารถหาความสัมพันธ์ระหว่างค่าศักดา V_{RE} กับกระแส I_C ได้เป็น

$$V_{RE} = V_T \ln \frac{I_C}{I_S} \quad (\text{ก.4})$$

จากวงจรสมมูลของวงจรอิมิตเตอร์ร่วมสำหรับสัญญาณขนาดเล็กในรูปที่ ก.2 สามารถหาสมการแสดงความสัมพันธ์ระหว่างพารามิเตอร์ต่างๆ ของไบโพลาร์ทรานซิสเตอร์ได้ดังต่อไปนี้

จากสมการ (ก.2) จะหาค่าอัตราการส่งผ่านความนำ g_m ได้จากความสัมพันธ์ของอัตราการเปลี่ยนแปลงค่ากระแส I_C กับค่าศักดา V_{RE} ซึ่งจะเป็นดังสมการที่ (ก.5)

$$\begin{aligned}
 g_m &= \left. \frac{dI_C}{dV_{be}} \right|_{v_{ce}=0} \\
 &= \frac{I_C}{V_T}
 \end{aligned}
 \tag{ก.5}$$

จะเห็นได้ว่าค่าอัตราส่งผ่านความนำ g_m จะขึ้นอยู่กับค่าศักดาเชิงอุณหภูมิจึงเส้น และมีความเป็นเชิงเส้น โดยแปรตามกระแสไบอัสที่เข้าคอลเล็กเตอร์ของไบโพลาร์ทรานซิสเตอร์ ส่วนอัตราการเปลี่ยนแปลงกระแส I_B กับค่าศักดา V_{BE} จะได้ว่า

$$\begin{aligned}
 g_\pi &= \left. \frac{dI_b}{dV_{bc}} \right|_{v_{ce}=0} \\
 &= \frac{I}{\beta_F} \frac{dI_c}{dV_{be}} = \frac{g_m}{\beta_F}
 \end{aligned}
 \tag{ก.6}$$

โดยที่

β_F คือ ค่าอัตราขยายกระแสของวงจรมิติเตอร์ร่วม

g_π คือ ค่าอัตราส่งผ่านความนำที่ขาเบสของไบโพลาร์ทรานซิสเตอร์หรือสามารถแสดงอยู่ในรูปของความต้านทาน r_π ได้ดังสมการที่ (ก.7)

$$\begin{aligned}
 r_\pi &= \frac{I}{g_\pi} \\
 &= \frac{\beta_F}{g_m}
 \end{aligned}
 \tag{ก.7}$$

ส่วนความต้านทานขาออก r_o หาได้จากความสัมพันธ์ของอัตราเปลี่ยนแปลงกระแส I_C กับค่าศักดา V_{CE} โดยจากสมการที่ (ก.3) จะได้

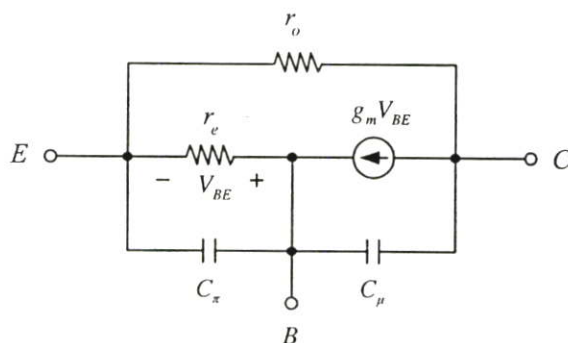
$$\begin{aligned}
 \frac{I}{r_o} &= g_o = \left. \frac{dI_C}{dV_{ce}} \right|_{v_{be}=0} \\
 &= \frac{I_S}{V_A} \exp\left(\frac{V_{BE}}{V_T}\right)
 \end{aligned}$$

$$= \frac{I_C}{V_A} \quad (ก.8)$$

หรือ

$$r_o = \frac{V_A}{I_C} \quad (ก.9)$$

จากวงจรสมมูลที่ใช้ในวงจรอิมิตอร์ร่วมสามารถเขียนวงจรสมมูลให้อยู่ในรูปวงจรเบสร่วม (Common Base) ได้ดังรูปที่ ก.3



รูปที่ ก.3 วงจรสมมูลของวงจรเบสร่วม

ซึ่งค่าความต้านทานที่ขาอิมิตอร์ r_e ของวงจรเบสร่วมนั้น จะมีค่าเท่ากับ

$$\begin{aligned} r_e &= \frac{I}{g_m + \frac{I}{r_\pi}} \\ &= \frac{I}{g_m(1 + I/\beta_F)} \\ &= \frac{\alpha_F}{g_m} \\ r_e &\cong \frac{V_T}{I_C} \end{aligned} \quad (ก.10)$$

เมื่อ α_F คือ ค่าอัตราขยายกระแสของวงจรเบสร่วม

ภาคผนวก ข

สไปซ์โมเดลของทรานซิสเตอร์ที่ใช้ในวิทยานิพนธ์

- ทรานซิสเตอร์เบอร์ 2N3904 และ 2N3906

.MODEL 2N3904 NPN

+ IS = 6.734E-15	XTI = 3.00E+00	EG = 1.11E+00	VAF = 74.03E + 00
+ BF = 416.4E+00	NE = 1.259E+00	ISE = 6.734E-15	IKF = 66.78E-03
+ XTB = 1.50E+00	BR = 737.1E-03	NC = 2.00E+00	ISC = 0.00E+00
+ IKR = 0.00E+00	RC = 1.00E+00	CJC = 3.638E-12	MJC = 308.5E-03
+ VJC = 0.75E+00	FC = 0.50E+00	CJE = 4.493E-12	MJE = 259.3E-03
+ VJE = 0.75E+00	TR = 239.5E-09	TF = 301.2E-12	ITF = 0.40E+00
+ VTF = 4.00E+00	XTF = 2.00E+00	RB = 10E+00	

.MODEL 2N3906 PNP

+ IS = 1.410E-15	XTI = 3.00E+00	EG = 1.11E+00	VAF = 18.7E + 00
+ BF = 180.7E+00	NE = 1.5E+00	ISE = 0.00E+00	IKF = 80.00E-03
+ XTB = 1.50E+00	BR = 4.977E+00	NC = 2.00E+00	ISC = 0.00E+00
+ IKR = 0.00E+00	RC = 2.05E+00	CJC = 9.728E-12	MJC = 577.6E-03
+ VJC = 0.75E+00	FC = 0.50E+00	CJE = 8.063E-12	MJE = 367.7E-03
+ VJE = 0.75E+00	TR = 239.5E-09	TF = 301.2E-12	ITF = 0.40E+00
+ VTF = 4.00E+00	XTF = 6.00E+00	RB = 10E+00	

ตารางที่ ข.1 ตารางความหมายของค่าตัวแปรโมเดลของทรานซิสเตอร์

	ความหมาย	หน่วย
IS	pn saturation current	A
BF	Ideal maximum forward beta	
NF	Forward current emission coefficient	
VAF(VA)	Forward Early voltage	V
IKF(IK)	Corner for forward beta high-current roll-off	A
NE	Base-emitter leakage emission coefficient	
BR	Ideal maximum reverse beta	
NR	Reverse current emission coefficient	
IKR	Corner for reverse beta high-current roll-off	A
RB	Zero-bias (maximum) base resistance	Ω
RE	Emitter ohmic resistance	Ω
RC	Collector ohmic resistance	Ω
CJE	Base-emitter zero-bias pn capacitance (C_{je0})	F
VJE(PE)	Base-emitter built-in potential (V_{jbe})	V
MJE(ME)	Base-emitter pn grading factor	
CJC	Base-collector zero-bias pn capacitance ($C_{\mu 0}$)	F
VJC(PC)	Base-collector built-in potential V_{jc}	V
MJC(MC)	Base-collector pn grading factor	
CJS(CCS)	Collector-substrate zero-bias pn capacitance	F
MJS(MS)	Collector-substrate pn grading factor	
FC	Forward-bias depletion capacitor coefficient	
TF	Ideal forward transit time	s
TR	Ideal reverse transit time	s
EG	Band gap voltage (barrier height)	eV
XTI(PT)	IS temperature effect exponent	

ภาคผนวก ค.

การวิเคราะห์คุณสมบัติของวงจรกรองสัญญาณผ่านทั้งหมด

ค.1 วิธีการหาค่าขนาด (Magnitude) และมุมองศา (Phase shift) ของวงจรกรองสัญญาณผ่านตลอดแบบมีมุมองศาตาม (Phase Lag All-Pass Filter)

จากฟังก์ชันถ่ายโอนของวงจร

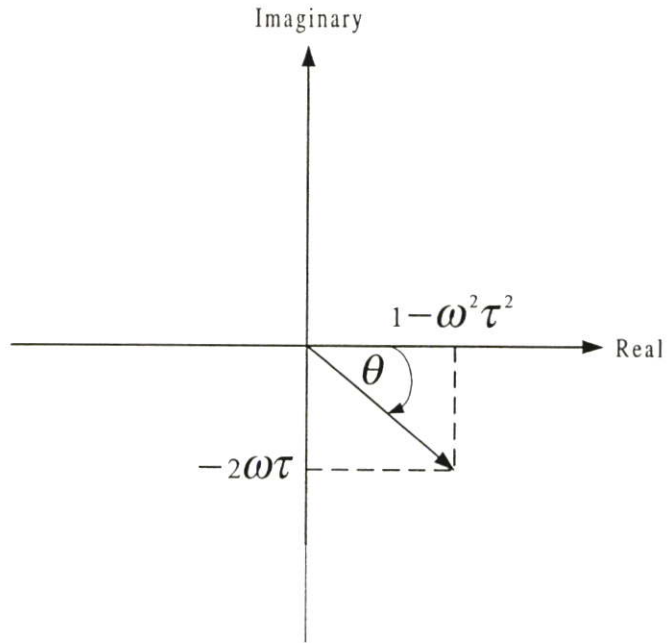
$$\frac{1 - s\tau}{1 + s\tau} = \frac{1 - j\omega\tau}{1 + j\omega\tau}$$

$$= \frac{\sqrt{1^2 + (-\omega\tau)^2} \angle \tan^{-1} \left[\frac{-\omega\tau}{1} \right]}{\sqrt{1^2 + (\omega\tau)^2} \angle \tan^{-1} \left[\frac{\omega\tau}{1} \right]}$$

$$= \frac{1 \angle (-45)}{1 \angle (45)} ; \omega = \frac{1}{\tau}$$

$$= 1 \angle -90$$

ดังนั้นวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมองศาตามจะมีขนาด = 1 และมุมองศาเท่ากับ -90 องศา



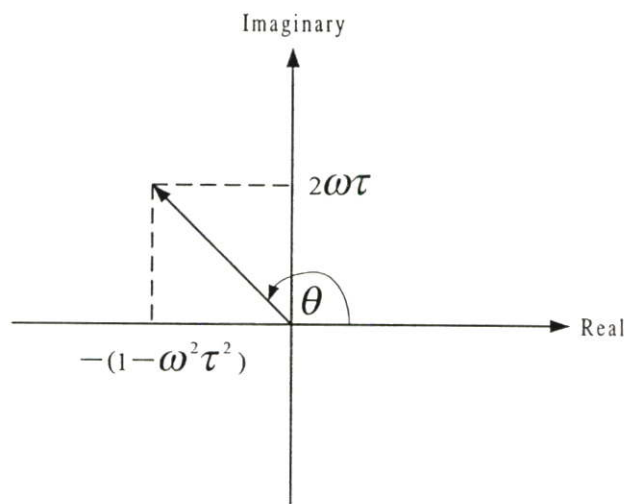
รูปที่ ก.1 กราฟแสดงมุมมองสาขาของวงจรรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองตาม

ค.2 วิธีการหาค่าขนาด (Magnitude) และมุมองศา (Phase shift) ของวงจรกรองสัญญาณผ่านตลอดแบบมีมุมองศานำ (Phase Lead All-Pass Filter)

ฟังก์ชันถ่ายโอนคือ

$$\begin{aligned} \frac{V_o}{V_i} &= \left[\frac{(1 - s\tau)}{(1 + s\tau)} \right] \\ &= \frac{(-1 + j\omega\tau)}{(1 + j\omega\tau)} \quad ; s = j\omega \\ &= \frac{\sqrt{(-1)^2 + (\omega\tau)^2} \angle \tan^{-1} \left(\frac{\omega\tau}{-1} \right)}{\sqrt{(1)^2 + (\omega\tau)^2} \angle \tan^{-1} \left(\frac{\omega\tau}{1} \right)} \\ &= \frac{1 \angle (135)}{1 \angle 45} \quad ; \omega = \frac{1}{\tau} \\ &= 1 \angle +90 \end{aligned}$$

ดังนั้นวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมองศานำจะมีขนาด = 1 และมุมองศาเท่ากับ 90 องศา



รูปที่ ค.2 กราฟแสดงมุมองศาของวงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมองศานำ

ภาคผนวก จ

ผลงานวิจัยที่เกี่ยวข้องกับวิทยานิพนธ์ที่ได้รับการตีพิมพ์

บทความวิจัยซึ่งเป็นส่วนหนึ่งในวิทยานิพนธ์ฉบับนี้ได้รับการตีพิมพ์ในวารสาร และการประชุมทางวิชาการดังต่อไปนี้

[1] อิศราวุธ สีคาดาน วัลลภ สุระกำพลธร และบรรลือ ศรีสุขินวงศ์. “วงจรรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองสนาม วจรมีความสมมาตรและปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส” วารสารวิจัยและพัฒนามหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี ปีที่ 24 ฉบับที่ 1 มกราคม-เมษายน 2544, หน้า 31-41

[2] B. Srisuchinwong, I Seedadan and W. Surakamponorn “Fully Differential Sinusoidal Quadrature Oscillator using Current-Tunable Phase-Lead All-Pass Filter” Proceedings of 2001 IEEJ International Analog VLSI Workshop, 2001, pp 122-127



บทความวิจัย

การศึกษาเทคนิคไดเร็กซีแคว้นสเปดสเป็กตรัม เพื่อการใช้งาน ทางด้านการบีบอัดข้อมูล.....	3
ชำระรัตน์ อมรรักษา	
การหาค่าการนำความร้อนที่ขึ้นกับอุณหภูมิในระบบการนำความร้อนสองมิติ.....	17
สมชาติ ฉันทศิริวรรณ	
วงจรรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองสนาม วงจรมีความสมมาตรและปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส.....	31
อัคราฐ สีดาดาน วัลลภ สุระกำพลธร และ บรรดิธ ศรีสุขินวงศ์	
การศึกษาการวัดสมบัติทางความร้อนของวัสดุอาคาร.....	43
อภิญา หล้าเดจา จงจิตร หิรัญลาก ศิริชัย เทพา Joseph Khedari และ Jean Khedari	
การเปรียบเทียบคุณสมบัติทรายหล่อแต่ละแหล่งในประเทศไทย.....	57
บรรเจิด แสงจันทร์ กอบสิน ทวีสิน และ นุชธนา พูลทอง	
ปัจจัยการผลิตกล้วยหอมผงโดยใช้เครื่องอบแห้งแบบลูกกลิ้งหมุน.....	69
นฤดี พงศ์กิจวิฑูร สุวิช ศิริวัฒน์โยธิน สายลม สัมพันธ์เวชโสภา และ ทิพาพร อัญญา	
คุณสมบัติทางกลของซีเมนต์เฟสดีผสมเถ้าฟางข้าว.....	85
บูรฉัตร ฉัตรวีระ	
การประเมินโครงการรับนักศึกษาโควตาคณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี.....	101
สมชาย คงเมือง พรชัย ตั้งวิฑูรย์ และ วรชัยวิวัฒน์ พันธุ์ประสิทธิ์เวช	

วงจรรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองศานำ วงจรมีความสมมาตรและปรับค่าความถี่ได้กว้าง โดยการปรับค่ากระแส

อิศราวุธ สีดาदान¹ วัลลภ สุระกำพลธร²

โครงการสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ และคณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ลาดกระบัง กรุงเทพฯ 10520

บรรลือ ศรีสุขินวงศ์³

สถาบันเทคโนโลยีนานาชาติสิรินธร มหาวิทยาลัยธรรมศาสตร์ ปทุมธานี 12121

บทคัดย่อ

บทความนี้นำเสนอวงจรรองสัญญาณผ่านทั้งหมดชนิดมีมุมมองศานำ (Phase-Lead All-Pass Filter) วงจรถูกนำไปสร้างเป็นวงจรรวมได้ สถาปัตยกรรมของวงจรไม่สลับซับซ้อน และสมมาตร (Symmetry) ด้วยสัญญาณความแตกต่าง (Differential signals) ค่าของความถี่ f_0 ณ จุดที่ขนาด (Magnitude) และมุมมองศานำ (Phase shift) ของฟังก์ชันถ่ายโอน (Transfer function) มีค่าเป็น 0 เดซิเบล และ +90 องศา ตามลำดับ ถูกปรับค่าได้กว้างแบบเชิงเส้นตลอดย่านความถี่ถึง 1000 เท่า โดยการปรับค่าของกระแสตรง ความถี่ f_0 ใช้งานประมาณ 220 เมกะเฮิรตซ์

¹ นักศึกษาปริญญาโท ภาควิชาวิศวกรรมอิเล็กทรอนิกส์

² ศาสตราจารย์ ภาควิชาวิศวกรรมอิเล็กทรอนิกส์

³ รองศาสตราจารย์ ภาควิชาวิศวกรรมไฟฟ้าและเทคโนโลยีสารสนเทศ

A Fully Balanced Wide-Frequency Current-Tunable Phase-Lead All-Pass Filter

Isaravuth Seedadan¹ Wanlop Surakumpontorn²

Faculty of Engineering and Research Center for Communication and Information Technology
King Mongkut's Institute of Technology Ladkrabang, Ladkrabang, Bangkok 10520

Banlue Srisuchinwong³

Sirindhorn International Institute of Technology, Thammasat University,
Pathum Thani 12121

Abstract

A new integrable fully-balanced wide-frequency current-tunable phase-lead all-pass filter is presented. The architecture of the circuit is relatively simple and symmetry with differential signals. The frequency f_0 where the magnitude and phase shift of the transfer function are approximately 0 dB and +90 degrees, respectively, is linearly tunable, through a bias current, over a wide-frequency sweep range of approximately three orders of magnitude. The maximum useful frequency f_0 is in excess of 220 MHz.

¹ Graduate Student, Department of Electronic Engineering.

² Professor, Department of Electronic Engineering.

³ Associate Professor, School of Electrical Engineering and Information Technology.

1. Introduction

All-pass filters are utilised in many applications such as in sinusoidal quadrature oscillators in an integrated receiver. It is usually desirable that the architecture of such devices is fully balanced with differential signals so as to enable, for example, accurate quadrature outputs with maximum symmetry over a wide tunable-frequency sweep range. There are other significant, well understood advantages in employing a fully balanced realisation [1]. However several techniques of all-pass filters have not been fully balanced [2]-[4]. Recently, a fully balanced wide-frequency current-tunable phase-lag all-pass filter has been reported with the maximum useful frequency of approximately 112 MHz [5]-[7].

In this paper, an integrable fully balanced wide-frequency current-tunable phase-lead all-pass filter is presented. The architecture of the circuit is relatively simple and symmetry with differential signals. The frequency ω_0 where the magnitude and phase shift of the transfer function are approximately 0 dB and +90 degrees, respectively, is linearly current-tunable using a tunable r_e network where r_e is the small-signal dynamic resistance of a forward biased base-emitter junction of a bipolar transistor. The maximum useful frequency is approximately 220 MHz.

2. Circuit Descriptions

Fig. 1 shows the basic circuit configuration of the fully balanced current-tunable phase-lead all-pass filter consisting of ten matched npn transistors Q1 to Q10, a capacitor C and current sinks I_1 and I_f . The differential, small-signal, input voltage V_{in} is applied to the bases of two differential pairs (Q1-Q2) and (Q3-Q4), between nodes A and B. The resulting differential, small-signal, output voltage V_o is taken across the emitters of Q9 and Q10, between nodes G and F.

The current sinks I_1 and I_f may be implemented through the conventional Wilson current mirrors. Current $I_1/2$ biases the (Q3, Q9) and the (Q4, Q10) branches, whilst a frequency setting current I_f biases the (Q1, Q8, Q7) and the (Q2, Q5 and Q6) branches. It can be seen from Fig. 1 that the architecture of the circuit is symmetry and fully-balanced. The circuit is also relatively simple and is “integrable” as all active devices can be fabricated on-chip.

3. Ideal Analysis

Referring to Fig. 1, assuming that the bases of Q9 and Q10 at nodes D' and E' are temporarily disconnected with nodes D and E, and as a result the bases of Q9 and Q10 at D' and E' are then temporarily connected together with an appropriate bias voltage say V_{bias} . Such a

temporary case is illustrated in Fig. 2 and 3, where the resulting differential, small-signal, output voltage across nodes D and E be V_{o1} , as shown in Fig. 2, and that across nodes F and G be V_{o2} , respectively. The differential, small-signal, input voltage V_{in} results in a differential output current i_{d1} as shown in Fig. 2 and therefore

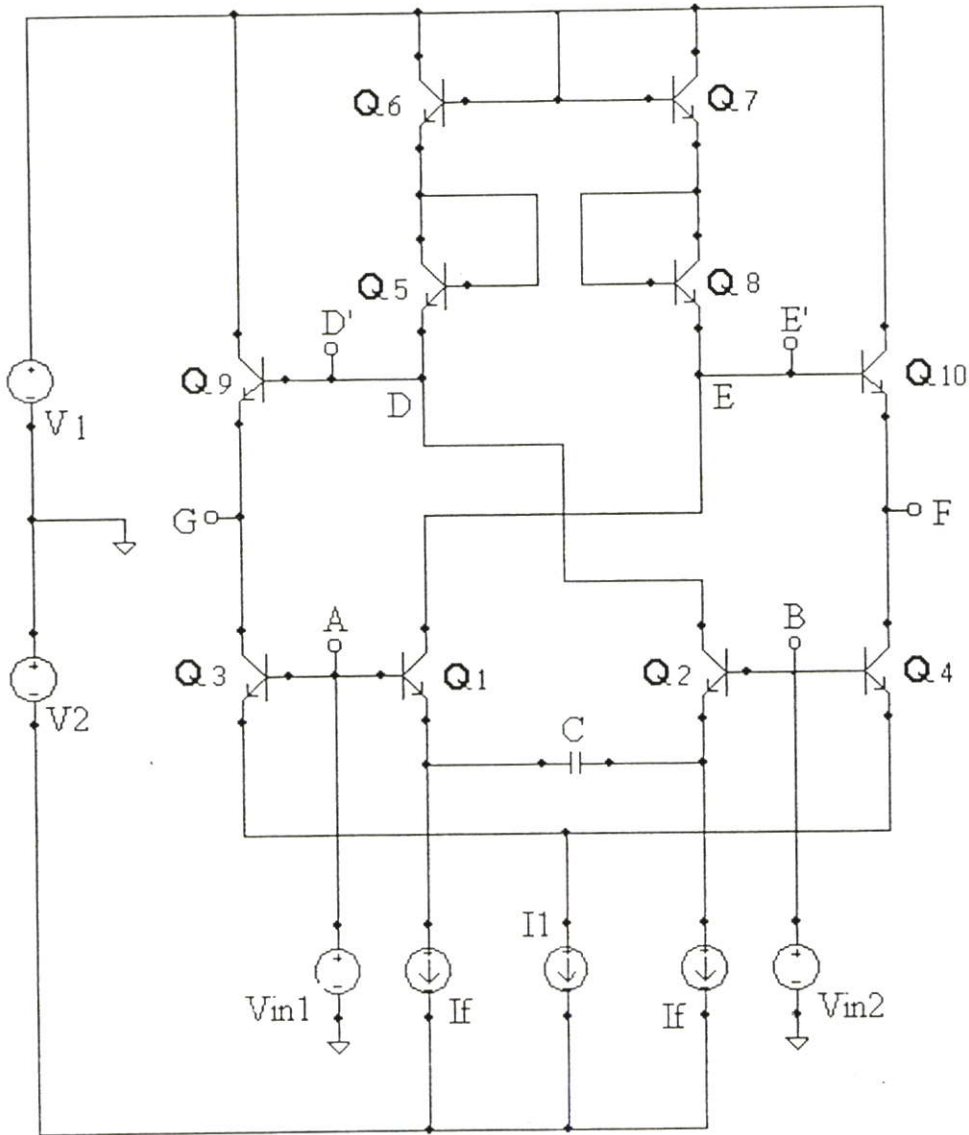


Fig. 1 Schematic diagram of the fully-balanced wide-frequency current-tunable phase-lead all-pass filter.

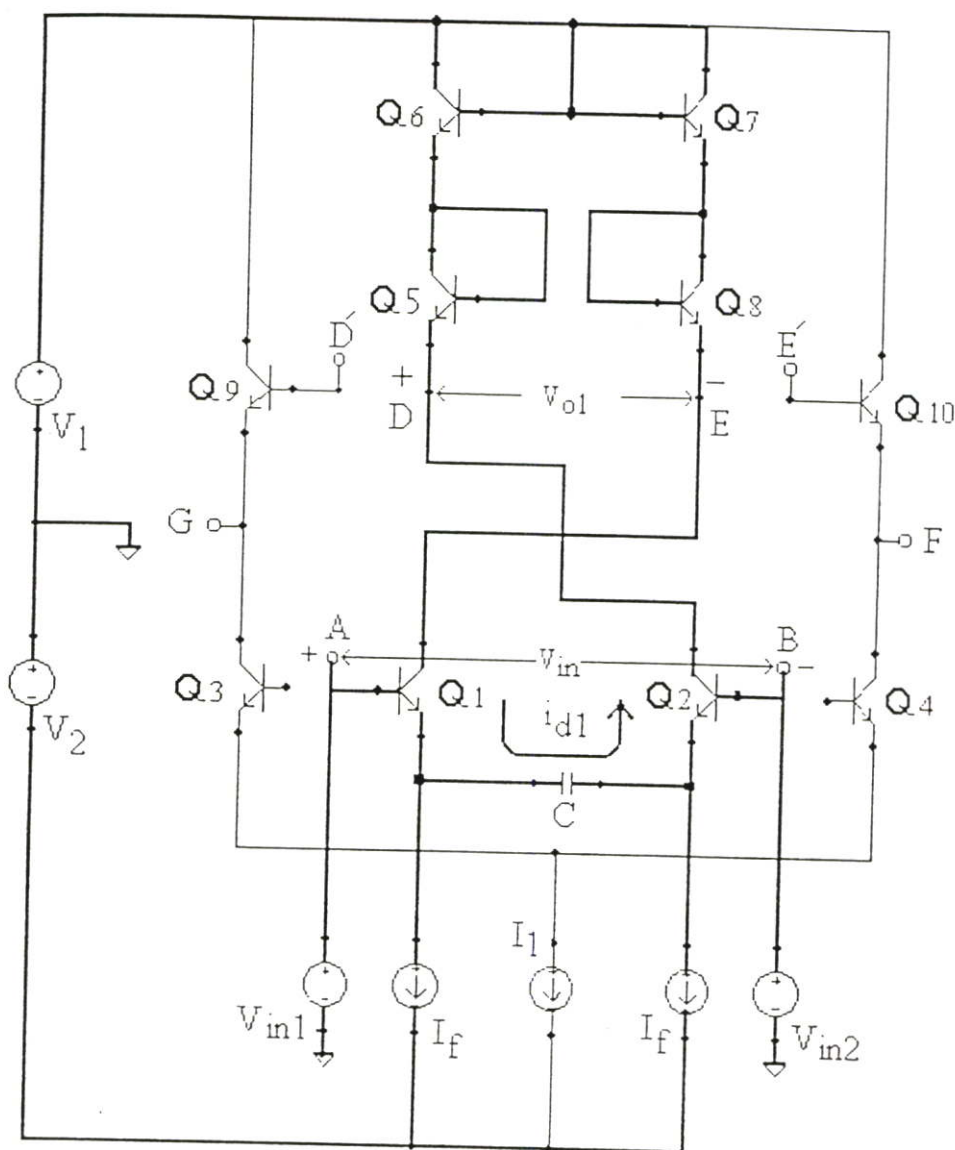


Fig. 2 Differential output current i_{d1} resulting from V_{in} .

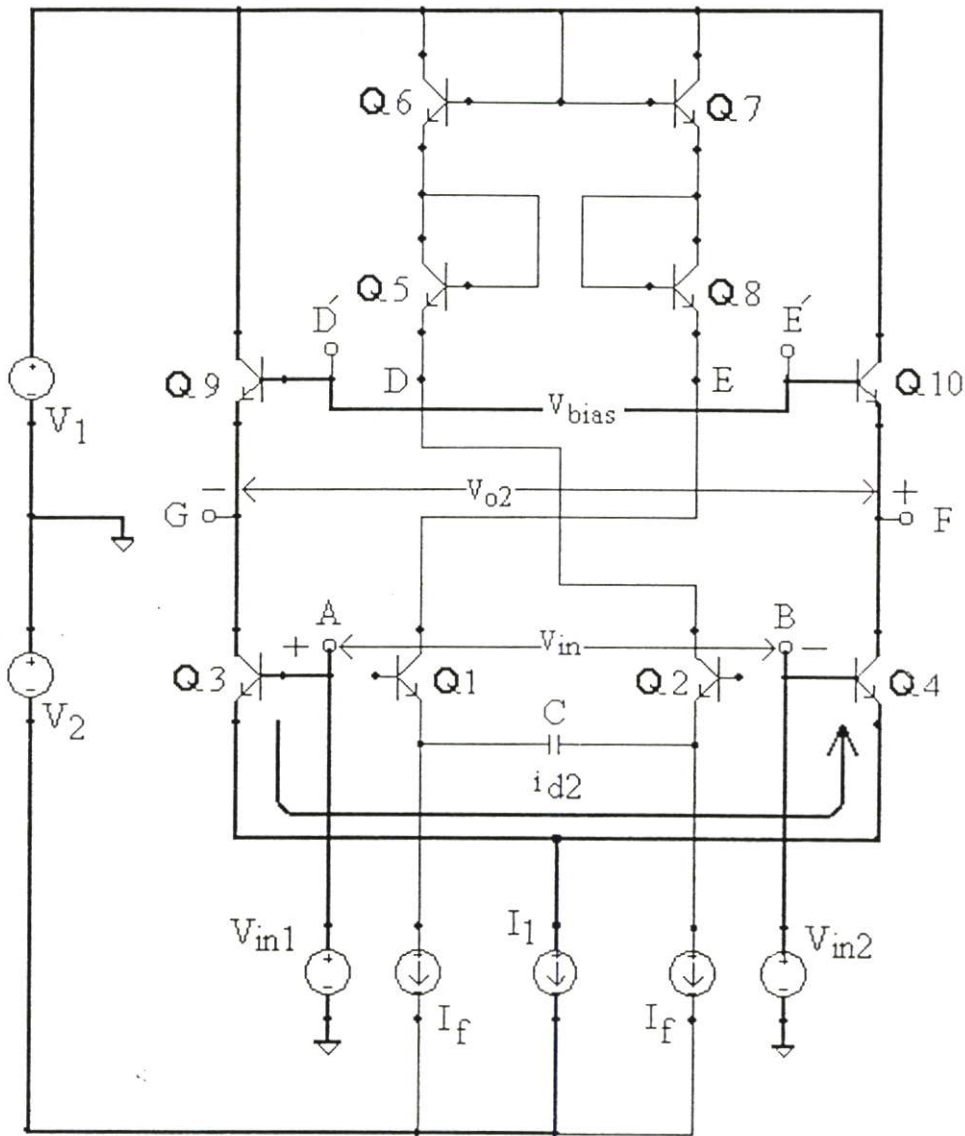


Fig. 3 Differential output current i_{d2} resulting from V_{in} .

$$i_{di} = \frac{Cs}{1+s\tau} V_{in} \tag{1}$$

$$\tau = 2r_{e1}C = \frac{2V_T C}{I_f} \tag{2}$$

V_T is the usual thermal voltage associated with a pn junction and is approximately equal to 25 mV at room temperature. As shown in Fig. 2, the current i_{d1} passes through the loading

resistance $4r_{e1} = 4V_T/I_f$ formed by Q5, Q6, Q7 and Q8 between nodes D and E. The output voltage $V_{o1} = (i_{d1})(4r_{e1})$. The 1st-order transfer function V_{o1}/V_{in} therefore represents a high-pass filter of the form

$$\frac{V_{o1}}{V_{in}} = \frac{2s\tau}{1+s\tau} \quad (3)$$

In addition, V_{in} also results in a differential output current i_{d2} as shown in Fig. 3 and therefore

$$i_{d2} = \frac{V_{in}}{2r_{e2}} = \frac{V_{in}}{2V_T} \left(\frac{I_1}{2} \right) \quad (4)$$

As shown in Fig. 3, the current i_{d2} passes through the loading resistance $2r_{e2} = 2V_T(2/I_1)$ formed by Q9 and Q10 between nodes F and G. The output voltage $V_{o2} = (i_{d2})(2r_{e2})$. The transfer function V_{o2}/V_{in} therefore represents a buffer of the form

$$\frac{V_{o2}}{V_{in}} = 1 \quad (5)$$

By reconnecting the bases of Q9 and Q10 with nodes D and E (as shown in Fig. 1), the resulting differential, small-signal, output voltage V_o , taken across nodes G and F, is obtained through superposition and therefore $V_o = V_{o1} - V_{o2}$. Consequently, the transfer function V_o/V_{in} is of the form

$$\frac{V_o}{V_{in}} = - \left[\frac{1-s\tau}{1+s\tau} \right] \quad (6)$$

It can be seen that equation (6) represents the transfer function of a phase-lead all-pass filter [8]. The frequency ω_0 of the phase-lead all-pass filter where the magnitude and phase shift of the transfer function V_o/V_{in} are approximately 0 dB and +90 degrees, respectively, is of the form

$$\omega_0 = \frac{1}{\tau} = \frac{I_f}{2CV_T} \quad (7)$$

It can be seen from equation (7) that the frequency ω_0 is tunable through the bias current I_f and hence the name "current-tunable phase-lead all-pass filter".

4. Simulation Results

The performance of the circuit shown in Fig. 1 has been simulated using PSpice. The npn transistors are modeled by Q2N3904, where the transition frequency f_T is at 300 MHz. [9]. Fig. 4 illustrates magnitude (dB) and phase shift (degree) of V_o/V_{in} versus frequency (Hz) obtained from the simulation using, as an example, capacitor $C = 0.01 \mu\text{F}$, $I_1 = 200 \mu\text{A}$, $I_f = 40 \mu\text{A}$, $200 \mu\text{A}$, 1mA and 5mA . It can be seen from Fig. 4 that, for the phase shift at $+90$ degrees, the corresponding frequencies $f_0 = \omega_0/2\pi$ for individual values of I_f are at 12.7 kHz , 65 kHz , 320 kHz and 1.6 MHz , respectively, with the corresponding magnitude of approximately 0 dB .

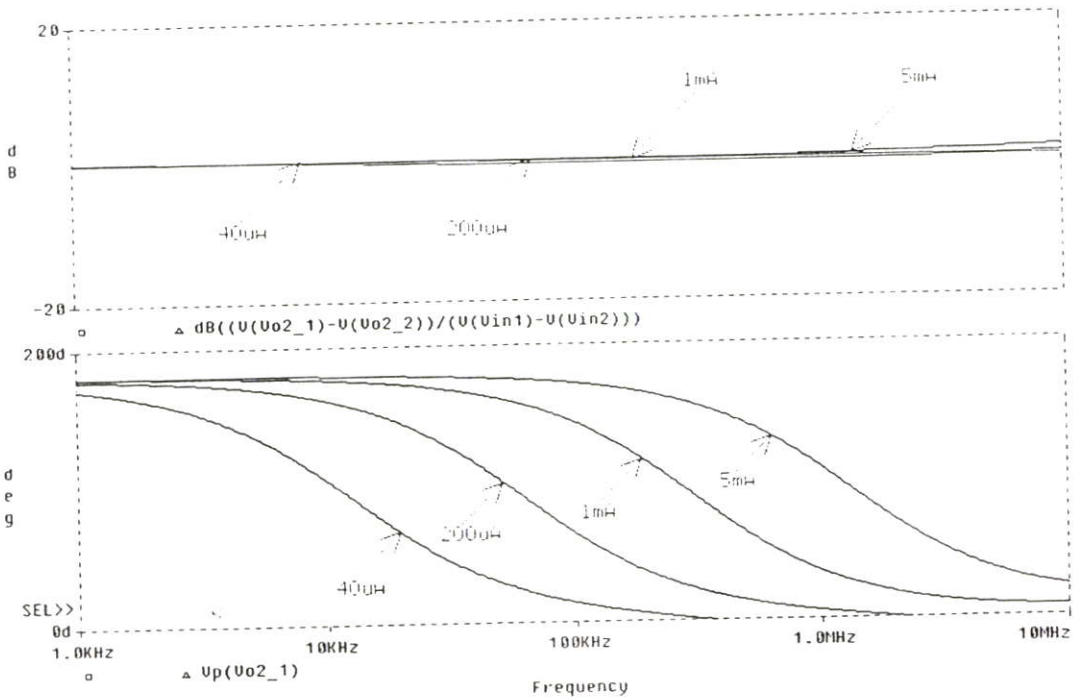


Fig. 4 Magnitude (dB) and phase shift (degree) of V_o/V_{in} versus frequency (Hz) using the capacitance $C = 0.01 \mu\text{F}$, $I_1 = 200 \mu\text{A}$ and $I_f = 40 \mu\text{A}$, $200 \mu\text{A}$, 1 mA , and 5 mA .

Fig. 5 depicts the simulation results of both the frequency $f_0 = \omega_0/2\pi$ and the corresponding magnitude (dB) of V_o/V_{in} , at the phase shift of +90 degrees, versus the bias current I_f using capacitor $C = 0.01 \mu\text{F}$ and $I_1 = 200 \mu\text{A}$. For purposes of comparison, the expected (ideal) results are also included. It can be seen from Fig. 5 that both the expected and the simulated results are consistent, and the frequency f_0 is linearly current-tunable over a “wide-frequency” sweep range of approximately three orders of magnitude.

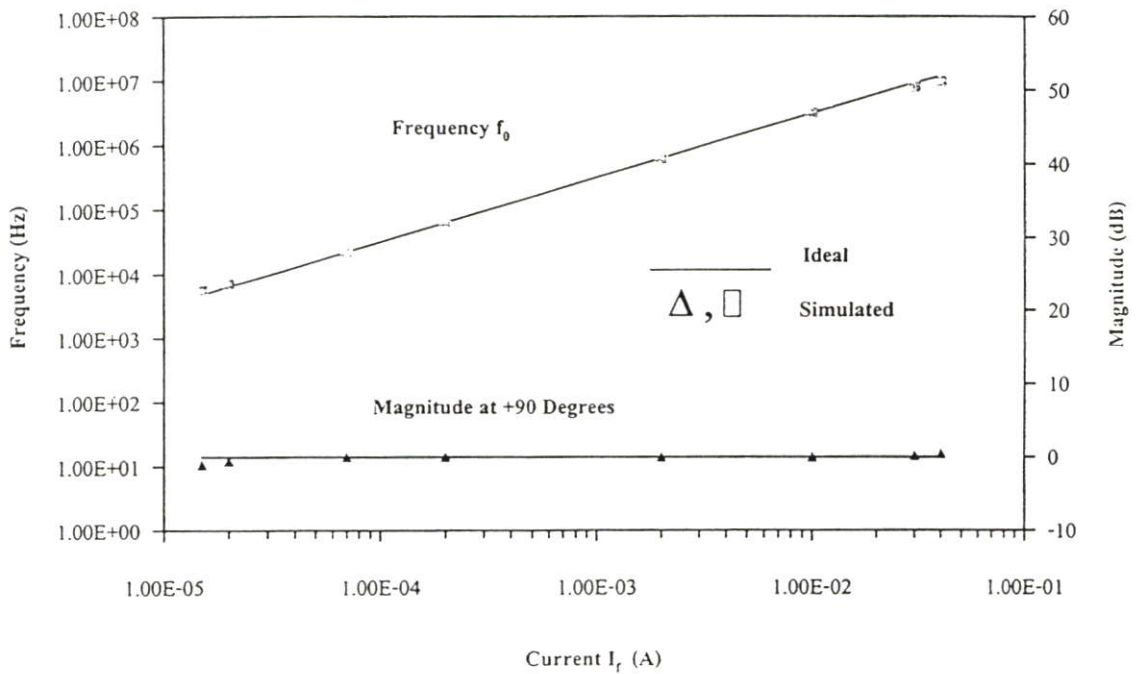


Fig. 5 Frequency f_0 and the corresponding magnitude (dB) of V_o/V_{in} , for the phase shift at +90 degrees versus the bias current I_f (A), using a capacitance $C = 0.01 \mu\text{F}$ and $I_1 = 200 \mu\text{A}$.

Fig. 6 shows the simulation results of both the frequency $f_0 = \omega_0/2\pi$ and the corresponding magnitude (dB) of V_o/V_{in} , at the phase shift of +90 degrees, versus the capacitance C , using bias current $I_f = 4 \text{ mA}$ and $I_1 = 200 \mu\text{A}$. For purposes of comparison, the expected (ideal) results are also included. It can be seen from Fig. 6 that both the expected and the simulated results are linear and consistent. By using a minimum frequency setting capacitance of 20 pF, the upper frequency f_0 can be expected at 220 MHz.

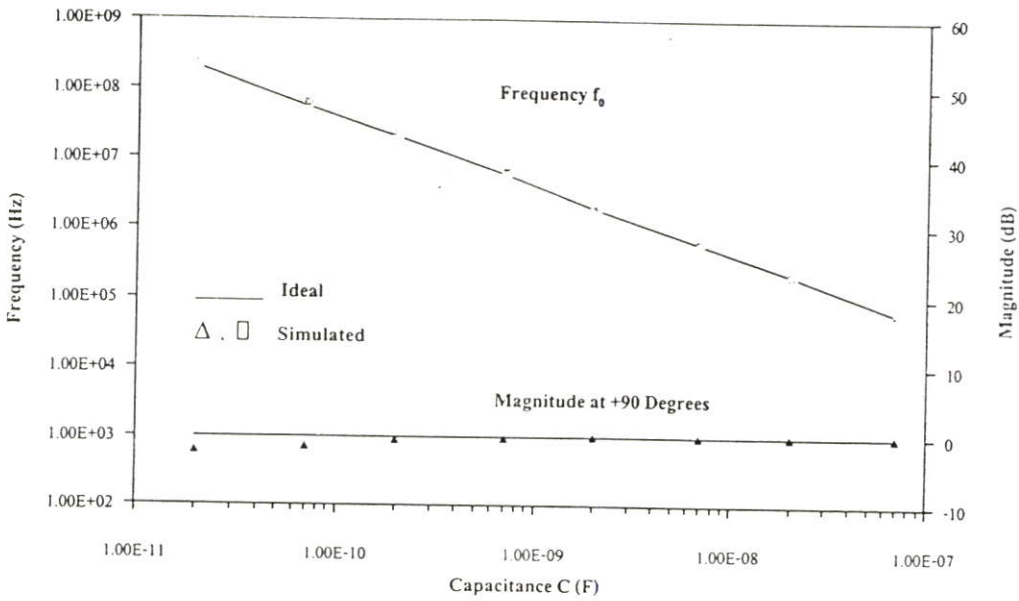


Fig. 6 Frequency f_0 and the corresponding magnitude (dB) of V_o/V_i , for the phase shift at +90 degrees, versus the capacitance C (F), using a bias current $I_t = 4$ mA and $I_1 = 200$ μ A.

5. Discussion and Conclusions

A new integrable fully-balanced wide-frequency current-tunable phase-lead all-pass filter has been presented. The architecture of the circuit is symmetry with differential signals. The circuit is also relatively simple and integrable on-chip. Both simulated and expected results are consistent. The frequency f_0 where the magnitude and phase shift of the transfer function are approximately 0 dB and +90 degrees, respectively, is linearly current-tunable over a wide-frequency sweep range of approximately three orders of magnitude. The maximum useful frequency f_0 is approximately 220 MHz. Eq. (7) suggests that if much smaller value of C (e.g. using stray capacitance) and better transistors of much higher f_T (e.g. in the region of several GHz) are used, then much higher and more useful frequency f_0 could be expected.

Acknowledgements

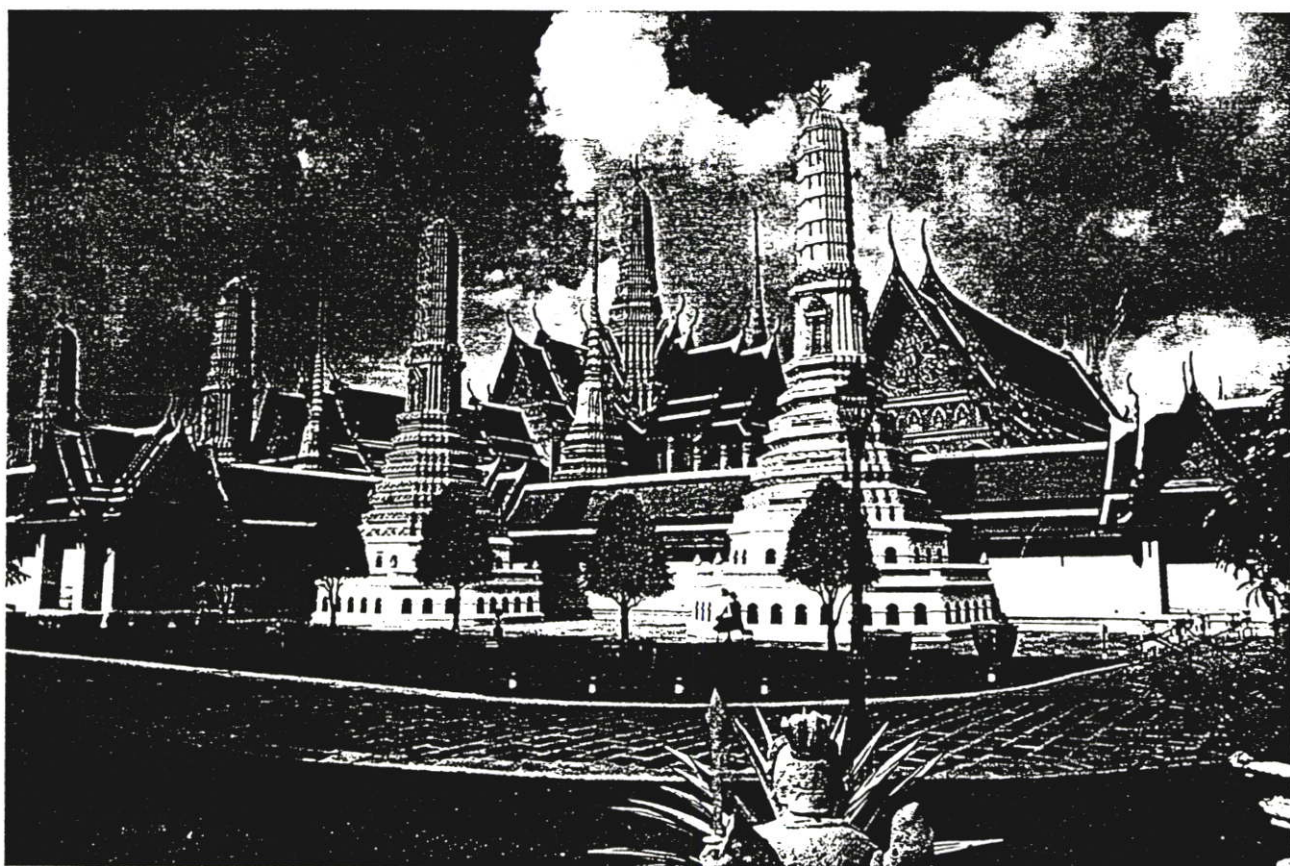
The authors are grateful to M. Watchakittikorn, and C. Fongsamut for their useful suggestions. This work is partly funded by Thailand Research Fund (TRF) under the Senior Research Scholar Program, grant number RTA/40/2543. The support provided by the Japan International Cooperation Agency (JICA) is also acknowledges.

References

1. Schaumann, R., Ghausi, M.S., and Laker, K.R., 1990, *Design of Analogue Filters Passive, Active RC and Switched Capacitor*, Prentice-Hall, Inc., Englewood Cliffs, New Jersey, pp. 413-418.
2. Tay, E.W. and Murti, V.G.K., 1984, "Unity-gain Frequency-independent Quadrature Phase Shifter," *Electron. Lett.*, 20.
3. Karybakas, C.A. and Micholitsis, G.A., 1990, "A Circuit for Constant Phase Shift using a Narrow Pulse Duty Cycle All-Pass Filter," *IEEE Trans. on Instrumentation and Measurement*, Vol. 39, No. 4 pp. 594-598.
4. Comer, D.T., Comer, D. J., and Gonzalez, J. R., 1999, "A High-Frequency Integrable Bandpass Filter Configuration," *IEEE Trans. on Circuits and Systems-II: Analog and Digital Signal Processing*, Vol. 44, No. 10, pp. 856-861.
5. Srisuchinwong, B. 1997 "A Fully-Balanced Wide-Frequency Current-Tunable All-Pass Filter" *International Conference on Information, Communications and Signal Processing, ICICS'97*, pp. 1732-1736.
6. Srisuchinwong, B., 2000, "Fully Balanced Current-Tunable Sinusoidal Quadrature Oscillator," *International Journal of Electronics*, Vol. 87, No. 5 pp. 547-556.
7. Srisuchinwong, B., 1997, "A Fully Balanced Wide-Frequency Current-Tunable Phase Shifter", *EECON-20*, Bangkok, Thailand, Vol. 1, pp. 185-189.
8. David, A. B., 1990, *Operational Amplifiers Applications, Troubleshooting, and Design*, Prentice-Hall Inc., Englewood Cliffs, New Jersey, pp. 260-264.
9. Philips, ECG., 1991, *ECG Semiconductors Master Replacement Guide*, ECG Replacement 123AP., pp. 1-67.

PROCEEDINGS

2001 IEEJ International Analog VLSI Workshop



May 14-15, 2001
Fortune Hotel, Bangkok, Thailand



FULLY DIFFERENTIAL SINUSOIDAL QUADRATURE OSCILLATOR USING CURRENT-TUNABLE PHASE-LEAD ALL-PASS FILTERS

B. Srisuchinwong*, I. Seedadan**, W. Surakampontrorn**

*Sirindhorn International Institute of Technology, Thammasat University
P.O.Box 22, Thammasat Rangsit Post Office, Patumthani, THAILAND. 12121, banlue@siit.tu.ac.th

**Faculty of Engineering and Research Center for Communication and Information Technology
King Mongkut's Institute of Technology Ladkrabang, Ladkrabang, Bangkok, THAILAND. 10520
s1061111@kmitl.ac.th, ksvanlop@kmitl.ac.th

Abstract

A fully-differential integrable sinusoidal quadrature oscillator is presented. A current-tunable phase-lead all-pass filter using a signal-differencing technique is realized as the frequency-selective network. The implementation is fully differential so as to enable accurate quadrature signals with symmetry. The oscillation frequency is current-tunable over a wide-frequency sweep range of approximately three orders of magnitude. The quadrature signals possess the amplitude matching and the quadrature phase matching of better than 0.004 dB and 0.17°, respectively. The maximum useful frequency of oscillation is approximately 19 MHz.

Keywords: Signal-differencing technique, Phase-lead all-pass filter, Current tunable, Sinusoidal quadrature oscillator

1. Introduction

Quadrature oscillators typically provide two sinusoids with 90° phase difference for a variety of applications such as quadrature modulators and carrier recovery circuits. Integrable quadrature oscillators based on relaxation [1] and ring oscillators [2] have been reported. However, both types of oscillators are generally classified as nonlinear oscillators where periodically switching mechanisms are employed and therefore outputs may not be readily low-distortion sinusoidal waveforms [3]. Although two-integrator oscillators have also been suggested for integrable quadrature oscillators, they usually include some forms of relaxation [4][5] or ring oscillators [6].

In contrast, linear oscillators employ frequency-selective networks such as LC or RC circuits and therefore low-distortion sinusoidal outputs can be readily generated [3][7]. On one hand, planar inductors [8], bonding wire inductors [9] and under-etched coils [10] provide a good basis for integrable inductors, most LC oscillators are difficult to tune over wide frequency ranges [7]. On the other hand, most sinusoidal quadrature oscillators using RC all-pass filters are based on the use of operational amplifiers [11][12]. Current-mode RC all-pass filters and other current-mode approaches [13][14][15] usually require switching among different resistors (or capacitors) for a tunable frequency range. Recently a sinusoidal quadrature oscillator using a phase-lag all-pass filters has been

reported with maximum useful oscillation frequency of approximately 8 MHz [16].

In this paper, an integrable current-tunable sinusoidal quadrature oscillator is presented using r_e tunable phase-lead all-pass filters as the frequency-selective network, where r_e is the small-signal dynamic resistance of a forward-biased base-emitter junction of a bipolar transistor. Such a phase-lead all-pass filter is realized using a signal-differencing technique. The implementation is fully differential so as to enable accurate quadrature signals with symmetry. The oscillation frequency is current-tunable over a wide-frequency sweep range of approximately three orders of magnitude. The quadrature signals possess the amplitude matching and the quadrature phase matching of better than 0.004 dB and 0.17°, respectively. The maximum useful frequency of oscillation is approximately 19 MHz.

2. Circuit descriptions

Figure 1 shows the basic circuit configuration of the current-tunable sinusoidal quadrature oscillator consisting of two identical stages in series. Each stage is formed by a fully differential current-tunable phase-lead all-pass filter connected to a differential amplifier. For the first stage, the phase-lead all-pass filter is formed by ten matched transistors (Q1 to Q10), a capacitor C and current sinks I and I_F , where the small-signal,

differential, input voltage V_{AB} is applied to the bases of Q1 and Q2 across nodes A and B, and the small-signal, differential, output voltage V_{GF} is taken across the emitters of Q9 and Q10 between nodes G and F. The current $I/2$ biases the (Q3, Q9) and the (Q4, Q10) branches, whilst the frequency setting current I_F biases the (Q1, Q8, Q7) and the (Q2, Q5, Q6) branches. The differential pair (Q21 and Q22), functioning as a voltage-to-current converter, constitutes the required loop gain controllable by the loop-gain setting current I_G to initiate and to sustain steady-state oscillations.

Similarly, for the second stage, the phase-lead all-pass filter is formed by ten matched transistors (Q11 to Q20), a capacitor C and current sinks I and I_F , where the small-signal, differential, input voltage V_{MN} is applied to the bases of Q11 and Q12 across nodes M and N, and the small-signal, differential, output voltage V_{OP} is taken across the emitters of Q19 and Q20 between node O and P. The current $I/2$ biases the (Q13, Q19) and the (Q14, Q20) branches, whilst the frequency setting current I_F biases the (Q11, Q18, Q17) and the (Q12, Q15, Q16) branches. The differential pair (Q23 and Q24) constitutes the required loop gain controllable by the loop-gain setting current I_G to initiate and to sustain steady-state oscillations.

The input of the first stage V_{AB} , across nodes A and B, is connected to the output of the second stage $V_{A'B'}$, across nodes A' and B', but they possess the opposite polarities. On the other hand, the input of the second stage V_{MN} , across nodes M and N, is connected to the output of the first stage, and they possess the same polarities. The circuit is fully differential so as to enable accurate quadrature signals with symmetry. There are other significant, well understood, advantages in employing a fully differential realization [17]. The circuit is also relatively simple and integrable as devices can be fabricated on-chip.

3. Ideal analysis

The analysis of Fig. 1 assumes that each transistor acts as an idealized voltage-controlled current source (VCCS), where the collector current is simply equal to the small-signal voltage across the base-emitter nodes divided by r_e , where r_e is the usual ratio of the thermal voltage and the emitter bias current. The common-emitter current gain factors (β 's) are also assumed to be infinite. As the two stages of Fig. 1 are identical, only the first stage will be described. For clarity, the phase-lead all-pass filter of the first stage can be described by the isolation from other connections such that the inputs of the phase-lead all-pass filter at nodes A and B are disconnected from the outputs of the second stage at nodes A' and B', respectively, and that the outputs of the phase-lead all-pass filter at nodes G and F are disconnected from the inputs of the differential amplifier at nodes G' and F', respectively.

For such isolation, it can be assumed for the moment that the bases of Q9 and Q10 at nodes D' and E' are temporarily disconnected from nodes D and E, respectively. As a result the bases of Q9 and Q10 at nodes D' and E' are then temporarily connected together to appropriate bias voltage say V_{bias} . In such temporary cases, let V_{O1} be the small-signal, differential, output voltage at node D with respect to node E, and V_{O2} be the small-signal, differential, output voltage at node F with respect to node G. The input voltage V_{AB} results in a small-signal, differential, output current $i_{d1} = sCV_{AB} / (1+s\tau)$ passing through nodes D and E and the loading resistance $4r_{e1}$ where $r_{e1} = (V_T / I_F)$ is the emitter resistance of either Q1, Q2, Q5, Q6, Q7 or Q8, V_T is the usual thermal voltage of approximately 25 mV associated with a pn junction at room temperature, and time constant $\tau = 2Cr_{e1}$. Therefore the transfer function $V_{O1} / V_{AB} = 2s\tau / (1+s\tau)$ represents a first-order high-pass filter. In addition, V_{AB} also results in another small-signal, differential, output current $i_{d2} = V_{AB} / 2r_{e2}$ passing through nodes F and G and the loading resistance $2r_{e2}$ where $r_{e2} = (2V_T / I)$ is the emitter resistance of either Q3, Q4, Q9 or Q10. Therefore the transfer function $V_{O2} / V_{AB} = 1$ represents a buffer.

By reconnecting the bases of Q9 and Q10 at nodes D' and E' to nodes D and E, respectively (as shown in Fig. 1), the total output voltage V_{GF} , at node G with respect to node F, is obtained through superposition, i.e. $V_{GF} = V_{O1} - V_{O2}$ and hence the name 'signal differencing'. Consequently, the transfer function V_{GF} / V_{AB} represents a phase-lead all-pass filter with phase angle θ of the forms

$$\frac{V_{GF}}{V_{AB}} = - \left(\frac{1-s\tau}{1+s\tau} \right) \quad (1)$$

$$\theta = 2 \tan^{-1}(\omega\tau) \quad (2)$$

where $\theta = \pi/2$ at $\omega = 1/\tau = I_F / (2CV_T)$.

As mentioned earlier, V_{AB} across nodes A and B and the resulting small-signal, differential, output voltage $V_{A'B'}$ across nodes A' and B' possess the opposite polarities. By reconnecting the phase-lead all-pass filter to the original connections as shown in Fig. 1, the relationship between V_{AB} and $V_{A'B'}$ can be written as

$$\frac{V_{A'B'}}{V_{AB}} = - \left[G \left(\frac{1-s\tau}{1+s\tau} \right) \right]^2 \quad (3)$$

where $G = R / r_{e3}$ is the gain of each differential amplifier and $r_{e3} = (2V_T / I_G)$ is the emitter resistance of either Q21 or Q22 of the first stage, or either Q23 or Q24 of the second stage. For steady-state sinusoidal oscillations to be sustained, the ratio $V_{A'B'} / V_{AB}$ must be unity. Setting (3) to unity and rearranging yields

$$s^2 - s \frac{2}{\tau} \left(\frac{G^2 - 1}{G^2 + 1} \right) + \frac{1}{\tau^2} = 0 \quad (4)$$

Upon substituting s in (4) with $j\omega_0$, and setting the real and the complex parts to zero simultaneously, the required value of G to sustain steady-state sinusoidal oscillations and the angular frequency of oscillations ω_0 can be written as

$$G = \frac{R}{r_{e3}} = R \frac{I_G}{2V_T} \quad (5)$$

$$\omega_0 = \frac{1}{\tau} = \frac{I_F}{2CV_T} \quad (6)$$

Equation (5) shows that the required condition for steady-state oscillations can be set by adjustments of I_G . Equation (6) indicates that the frequencies of oscillations are linearly proportional to the bias current I_F and hence the name 'current-tunable'. By substituting (6) in (2) for $\omega = \omega_0$, it follows that the phase angle θ_0 of V_{MN} of the second stage is different from the phase angle θ_1 of V_{AB} of the first stage by $\theta_0 - \theta_1 = \pi/2$. In other words, V_{MN} and V_{AB} provide quadrature oscillation of values $\cos \theta_0$ and $\sin \theta_0$, respectively, and hence the name 'sinusoidal quadrature oscillator'.

4. Simulation results

The performance of the circuit shown in Fig. 1 has been simulated through PSPICE. Q2N3904 and QMPS3640 model the npn and pnp transistors, where the average transition frequencies (f_T) are at 300 and 500 MHz, respectively. As an example, the values of capacitor C is equal to 1000 pF, $R = 50 \Omega$, bias current I and I_G are approximately 200 μA and 1.2 mA, respectively. Figure 2 shows the resulting sine and cosine oscillograms of the quadrature waveforms V_{AB} and V_{MN} , respectively, at $I_F = 700 \mu\text{A}$ where the oscillation frequency is measured to be 2 MHz. Figure 3 illustrates comparisons of the plots of oscillation frequencies and amplitudes versus bias current I_F for cases of ideal analysis and PSPICE analysis. As shown in Fig. 3, the oscillation frequencies are tunable by the bias current I_F over approximately three orders of magnitude. It can be seen from Fig. 3 that the maximum useful frequency of oscillation is approximately 19 MHz.

Figure 4 depicts the amplitude matching (dB) in terms of the ratio V_{AB}/V_{MN} , as well as the phase matching (deg) in terms of [(phase of V_{AB}) - (phase of V_{MN})] of the quadrature signals versus frequency. The amplitude matching is as near as 0.004 dB, whilst the phase matching for 90° is better than 0.17° .

5. Conclusions

A fully-differential current-tunable sinusoidal quadrature oscillator has been presented using r_e tunable phase-lead all-pass filters as the frequency-selective network. The filter is realized through the use of a signal-differencing technique. The oscillation frequency is current-tunable over a wide-frequency sweep range of approximately three orders of magnitude. The amplitude matching and the quadrature phase matching are better than 0.004 dB and 0.17° , respectively. The maximum useful frequency of oscillation is approximately 19 MHz.

6. Acknowledgements

The authors are grateful to Mr. M. Watchakitkorn for his useful suggestion. This work is partly funded by the Thailand Research Fund (TRF) under the Senior Research Scholar Program, grant number RTA/04/2543. The support provided by the Japan International Cooperation Agency (JICA) is also acknowledged.

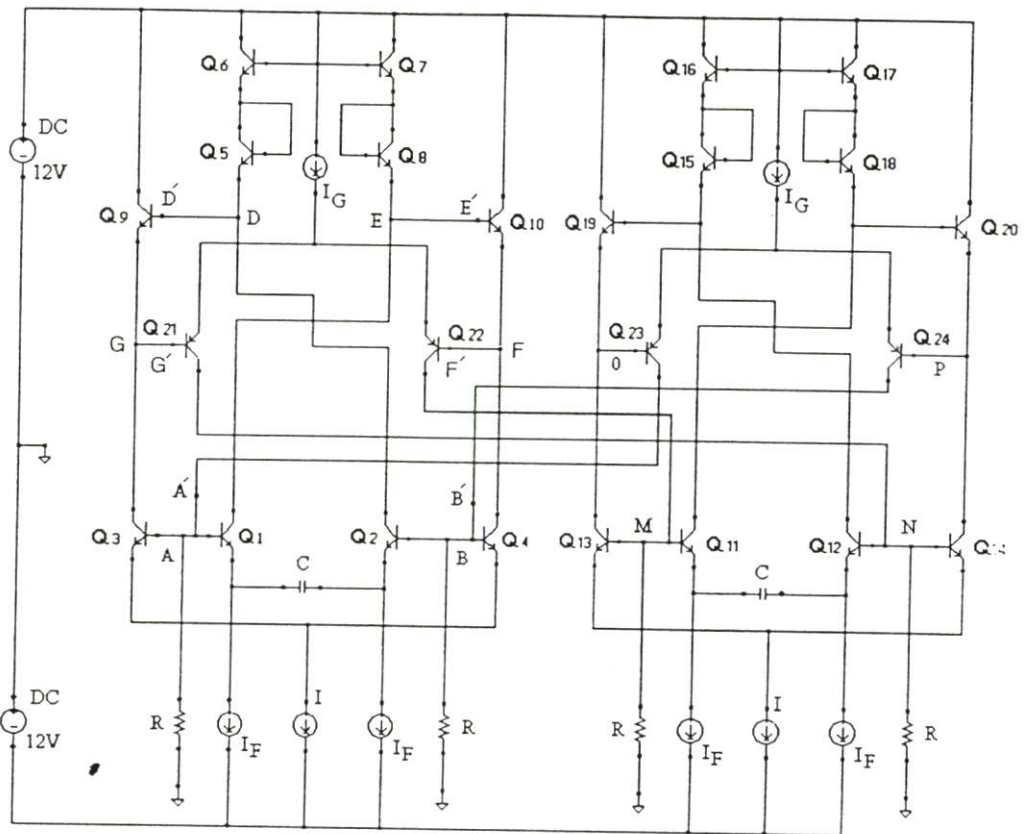


Figure 1. Circuit diagram of the fully balanced high-frequency sinusoidal quadrature oscillator using current-tunable phase-lead all-pass filters

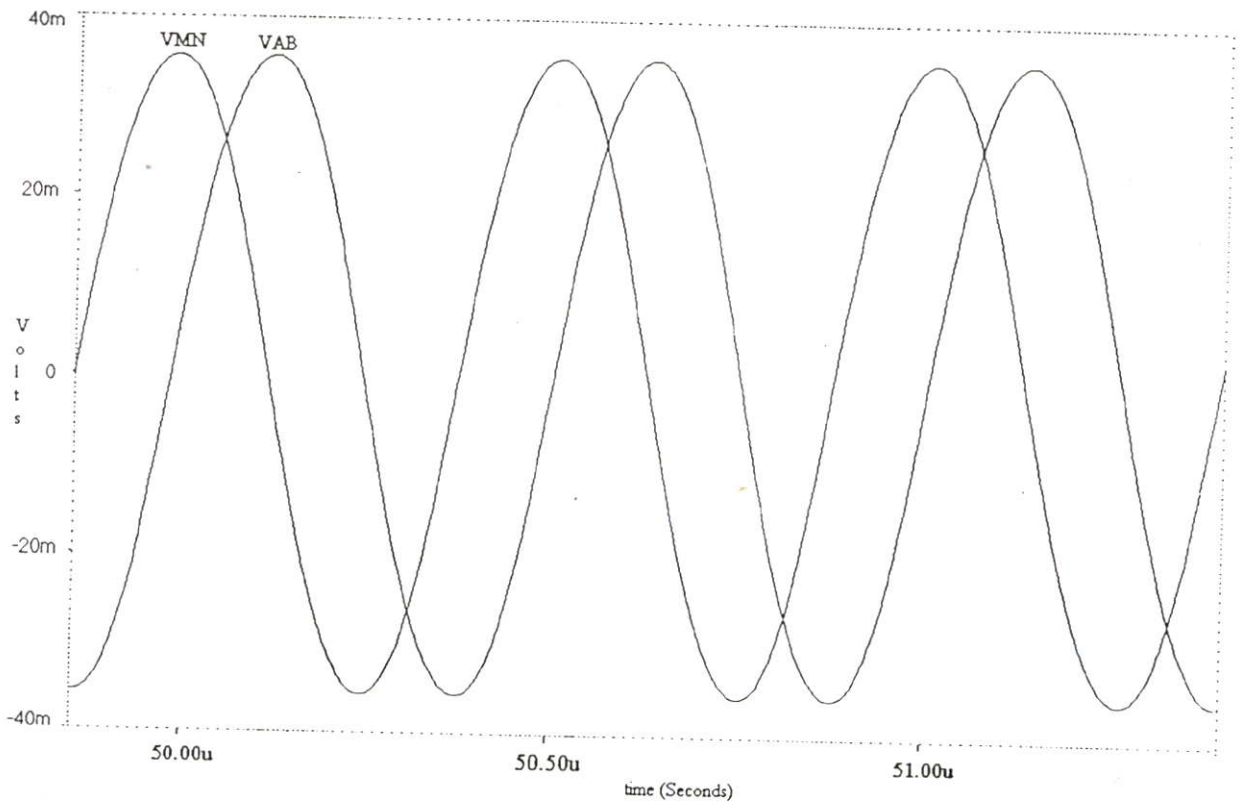


Figure 2. Oscillograms of the quadrature waveforms V_{AB} and V_{MN} at $I_F = 700 \mu\text{A}$

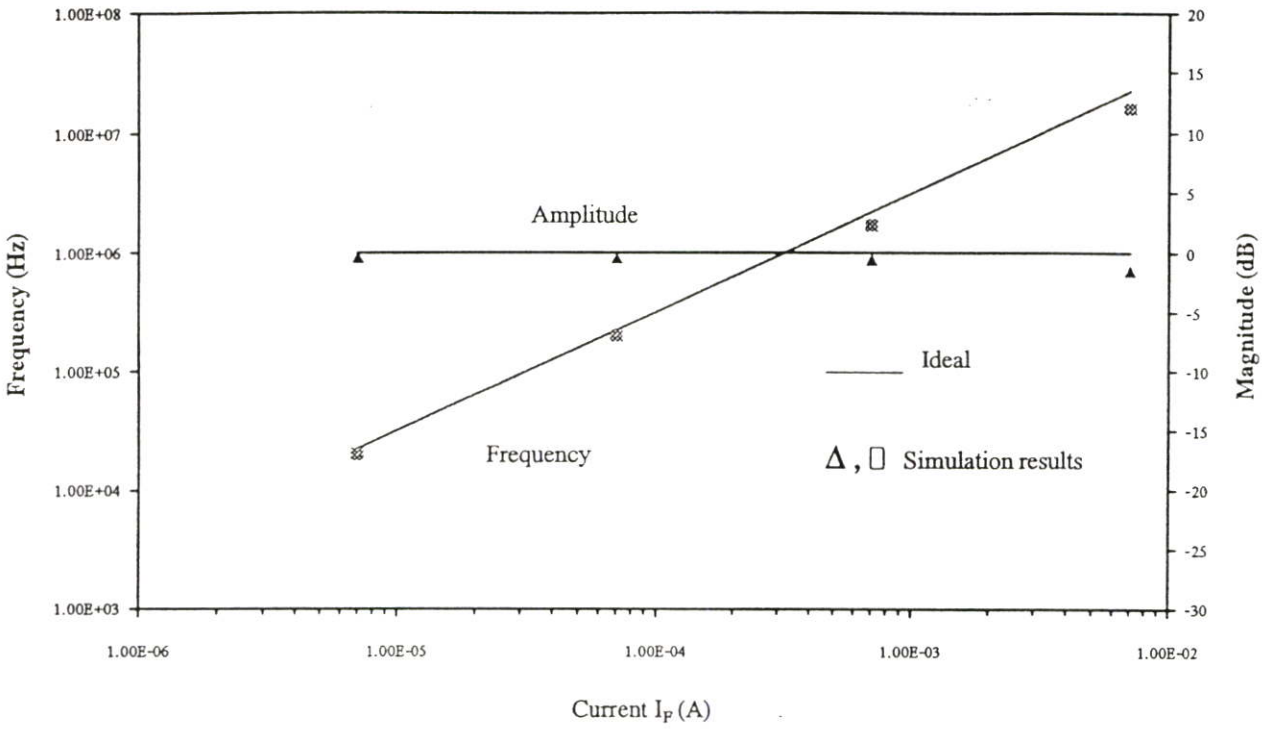


Figure 3 : Plots of oscillation frequencies and amplitude versus bias current I_p

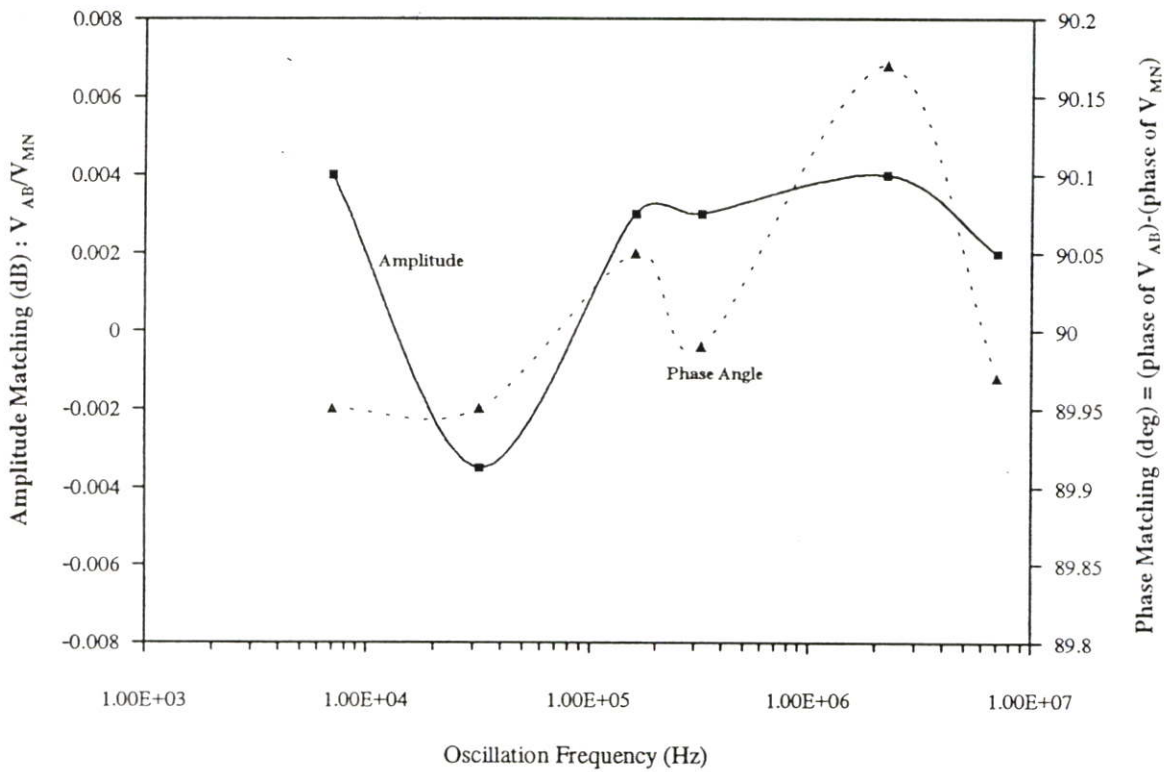


Figure 4 : Amplitude and phase matching of the quadrature signals versus frequency

7. References

- [1] Verhoeven., C.J.M. "A high-frequency electronically tunable quadrature oscillator". *IEEE Journal of Solid-State Circuits*, 27: 1097-1100, 1992.
- [2] Buchwald., A.W., and Martin., K.W. "High-speed voltage-controlled oscillator with quadrature outputs". *Electronics Letters*, 27: 309-310, 1991.
- [3] Johns, D. A. and Martin, K. *Analog Integrated Circuit Design*. John Wiley & Sons, New York, 1997.
- [4] Linares-Baranco, B., Rodriguez-Vazquez, A., Sanchez-Sinencio, E., Huertas, J.L. "10 MHz CMOS OTA-C voltage-controlled quadrature oscillator", *Electronics Letters*, 25: 765-767, 1989.
- [5] Davidse, J, *Analog Electronic Circuit Design*. Prentice Hall, New York, 1991.
- [6] Tang, J.van der, Kasperkovitz, D. "A 0.9-2.2 GHz monolithic quadrature mixer oscillator for direct-conversion satellite receivers". *Proceedings of the 1997 IEEE International Solid-State Circuits Conference*, 1997, pages 88-89.
- [7] Sedra, A., and Smith., K.C. *Microelectronic Circuits*. 4th Ed. Oxford University Press, New York, 1998.
- [8] Duncan, R., Martin, K., Sedra, A. "1 GHz quadrature sinusoidal oscillator". *Proceedings of the 17th Annual Custom Integrated Circuits Conference*, May, 1995, pages 91-94.
- [9] Craninckx, J. and Steyaert, M. "A CMOS 1.8 GHz low-phase-noise voltage-controlled oscillator with prescaler". *Proceedings of the 1995 IEEE International Solid-State Circuits Conference*, 1995, pages 266-267.
- [10] Rofougaran, A., Rael, J., Rofougaran, M. and Abidi, A. "A 900 MHz CMOS LC-oscillator with quadrature outputs". *Proceedings of the 1996 IEEE International Solid-State Circuits Conference*, 1996, pages 392-393.
- [11] Pookaiyaudom, S. and Satvichit, K. "RC phase-shifter variable sinusoidal oscillators using initial conditions-restoration amplitude control". *IEEE Transactions on Instrumentation and Measurement*, 39: 1038-1044, 1990.
- [12] Holzel, R. "A simple wide-band sine wave quadrature oscillator", *IEEE Transactions on Instrumentation and Measurement*, 42: 758-760, 1993.
- [13] Pookaiyaudom, S. and Samootrut, K. "Current-mirror phase-shifter oscillator". *Electronics Letters*, 23: 21-23, 1987.
- [14] Chen, J.-J., Chen, C.-C., Tsao, H.-W. and Liu, S.-I. "Current-mode oscillators using single current follower". *Electronics Letters*, 27: 2056-2058, 1991.
- [15] Liu, S.-I, and Liao, Y.-H. "Current-mode quadrature sinusoidal oscillator using FTFN", *International Journal of Electronics*, 81: 171-175, 1996.
- [16] Srisuchinwong, B. "Fully balanced current tunable sinusoidal quadrature oscillator", *International Journal of Electronics*, 87: 547-556, 2000.
- [17] Schaumann, R., Ghauri, M.S. and Laker, K.R. *Design of analogue filters passive, active RC and switched capacitor*. Prentice Hall, New York, 1990.

ประวัติผู้เขียน

นายอิสราวุธ สีดาदान เกิดวันที่ 12 สิงหาคม 2512 ที่จังหวัดสกลนคร สำเร็จการศึกษา
วิศวกรรมศาสตรบัณฑิต(วิศวกรรมอิเล็กทรอนิกส์) จากมหาวิทยาลัยวงษ์ชวลิตกุล ปีการศึกษา 2535
ปี 2535-2539 เข้ารับราชการในตำแหน่งอาจารย์ประจำใน ภาควิชาวิศวกรรมไฟฟ้า คณะ
วิศวกรรมศาสตร์ มหาวิทยาลัยศรีนครินทรวิโรฒ ปัจจุบันเป็นอาจารย์ประจำที่ ภาควิชาวิศวกรรม
ไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยอีสเทิร์นเอเซีย