

การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแส

HIGH-SPEED CURRENT-MODE FULL-WAVE
RECTIFIER CIRCUIT DESIGN

บัญชา บุรพัฒน์ศิริ

BANCHA BURAPATTANASIRI

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของงานวิจัยที่ศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2551

KMITL-2008-EN-M-010-321

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแส

**HIGH-SPEED CURRENT-MODE FULL-WAVE
RECTIFIER CIRCUIT DESIGN**

บัญชา บุรพัฒน์ศิริ

BANCHA BURAPATTANASIRI

เลขที่.....
เลขทะเบียน..... **82898**
วัน,เดือน,ปี..... **25 ก.ค. 2551**

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2551

KMITL-2008-EN-M-010-321

**HIGH-SPEED CURRENT-MODE FULL-WAVE
RECTIFIER CIRCUIT DESIGN**

BANCHA BURAPATTANASIRI

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
MASTER OF ENGINEERING IN TELECOMMUNICATIONS ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2008

KMITL-2008-EN-M-010-321

COPYRIGHT 2008

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

หัวข้อวิทยานิพนธ์	การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมด กระแส
นักศึกษา	นายบัญชา นูรพัฒนศิริ
รหัสประจำตัว	47061008
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมโทรคมนาคม
พ.ศ.	2551
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ.ดร.กอบชัย เดชหาญ

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ เป็นการนำเสนอการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแส โดยใช้เทคโนโลยีซีมอส (Complementary MOS) ขนาด 0.8 ไมครอน โดยออกแบบวงจรให้รับสัญญาณอินพุตเป็นกระแสและให้สัญญาณเอาต์พุตเป็นกระแส ปฏิบัติงานในย่านความถี่สูงสุด 100 MHz ปฏิบัติงานย่านกระแสอินพุต 0 – 400 μA_{p-p} ความถี่เพี้ยนของสัญญาณในช่วงสัญญาณตัดผ่านศูนย์ (Zero-Crossing) ต่ำ ความเที่ยงตรงของสัญญาณเอาต์พุตสูง กำลังการสูญเสียต่ำ และช่วงปฏิบัติงานในย่านกว้าง รวมทั้งยังมีผลตอบสนองต่อความถี่ในการปฏิบัติงานที่สูง ซึ่งโครงสร้างหลักของวงจรประกอบด้วย วงจรชอร์สรวม วงจรอินเวอร์เตอร์ และวงจรสะท้อนกระแส มาต่อร่วมกัน จึงเป็นวงจรที่มีขนาดเล็ก อุปกรณ์น้อย รองรับกับเทคโนโลยีการออกแบบวงจรรวม ทดสอบสมรรถนะของวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแสที่สร้างขึ้น จะเลียนแบบและจำลองประสิทธิภาพการทำงานของวงจรด้วยโปรแกรม PSpice

Thesis Title	High-Speed Current-Mode Full-Wave Rectifier Circuit Design
Student	Mr. Bancha Burapattanasiri
Student ID	47061008
Degree	Master of Engineering
Program	Telecommunication Engineering
Year	2008
Thesis Advisor	Assoc. Prof. Dr. Kobchai Dejhan

ABSTRACT

The thesis proposes a design technique for high-speed current-mode full-wave rectifier. This proposed circuit using technology $0.8 \mu\text{m}$ CMOS. The input signal is current mode, maximum operating frequency is about 100 MHz, the maximum input current range is about $0 - 400 \mu\text{A}_{p-p}$, with high precision output signal and low power dissipation. The advantage of the circuit is it's common-source amplifier, the MOS inverter and current mirror. The performance of the proposed circuit can be demonstrated through PSpice program simulator.

กิตติกรรมประกาศ

วิทยานิพนธ์เล่มนี้สำเร็จได้อย่างดีด้วยความกรุณาและคำแนะนำจาก รศ.ดร.กอบชัย เดชหาญ ซึ่งเป็นอาจารย์ผู้ควบคุมวิทยานิพนธ์ ที่ให้ความช่วยเหลือ และชี้แนะช่วยแก้ไขปัญหาลดจนให้ความรู้และประสบการณ์ที่ดีแก่ข้าพเจ้า ข้าพเจ้าทราบดีซึ่งในความอนุเคราะห์จากท่าน และขอกราบขอบพระคุณเป็นอย่างสูง

ขอกราบขอบพระคุณ รศ.สมยศ จุณณะปิยะ และคณาจารย์ภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ทุกๆท่าน ที่ได้ประสิทธิ์ประสาทวิชาให้กับข้าพเจ้า

ขอขอบคุณ ดร.วัลลภ สุวรรณดี ท่านอธิการบดีมหาวิทยาลัยเกษมบัณฑิต และหน่วยงานภายในมหาวิทยาลัยทุกๆ หน่วยงาน ที่ได้สนับสนุนทุนทรัพย์ เครื่องมือ ตลอดจนข้อมูล และหนังสือต่างๆ ที่ใช้ในการทำวิจัย

ขอขอบคุณ อาจารย์ธีรยุทธ จันทร์แจ่ม และคณาจารย์ภาควิชาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเกษมบัณฑิตทุกๆ ท่าน ที่คอยให้โอกาสและกำลังใจในการทำวิทยานิพนธ์เสมอมา

ขอขอบคุณบัณฑิตศึกษาและบัณฑิตวิทยาลัย คณะวิศวกรรมศาสตร์ ที่ให้ความช่วยเหลือในเรื่องเอกสารและคำแนะนำต่างๆ

สุดท้ายนี้ข้าพเจ้าขอกราบขอบพระคุณบิดา นายอภิชาติ แซ่บู๊ และมารดา นางทุเรียน แซ่บู๊ ของข้าพเจ้าที่เป็นกำลังใจและให้การสนับสนุนในทุกๆเรื่อง ที่ทำให้ข้าพเจ้ามีวันนี้และสามารถทำวิทยานิพนธ์เล่มนี้สำเร็จลุล่วงไปด้วยดี

สำหรับคุณงามความดีอันใดที่เกิดจากวิทยานิพนธ์เล่มนี้ ข้าพเจ้าขอมอบให้กับบิดามารดา ซึ่งเป็นที่รักและเคารพยิ่ง ตลอดจนครูอาจารย์ที่เคารพทุกท่าน ที่ได้ประสิทธิ์ประสาทวิชาความรู้และถ่ายทอดประสบการณ์ที่ดีให้แก่ข้าพเจ้า

บัญชา บุรพัฒน์ศิริ

สารบัญ

หน้า

บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VIII
สารบัญรูป.....	IX
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	1
1.3 สมมติฐานของการศึกษา.....	2
1.4 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย.....	2
1.5 การเปรียบเทียบระหว่างวิธีการที่นำเสนอกับวิธีการแบบพื้นฐาน.....	2
1.6 ขอบเขตของการวิจัย.....	2
1.7 ขั้นตอนการศึกษา.....	3
บทที่ 2 วรรณกรรมของวงจรเรียงกระแสแบบเต็มคลื่น.....	4
2.1 บทนำ.....	4
2.2 วงจรเรียงกระแสแบบเต็มคลื่นขั้นพื้นฐาน.....	4
2.2.1 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอด 2 ตัว.....	4
2.2.2 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอด 4 ตัว.....	7
2.3 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดต่อร่วมกับออปแอมป์.....	9
2.3.1 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดและออปแอมป์.....	9
2.3.2 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดและออปแอมป์ 2 ตัว.....	10
2.3.3 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดและออปแอมป์ 2 ตัว ต่อแบบลูป ป้อนกลับ.....	11
2.3.4 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดแบบบริดจ์ต่อร่วมกับออปแอมป์.....	11

สารบัญ(ต่อ)

	หน้า
2.4 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้โอปแอมป์ต่อร่วมกับความต้านทาน.....	12
2.4.1 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้โอปแอมป์ 2 ตัวต่อร่วมกับความต้านทาน.....	14
2.4.2 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้โอปแอมป์ 3 ตัวต่อร่วมกับความต้านทาน.....	16
2.5 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรถายคลาส B และโอปแอมป์.....	18
2.6 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรถายคลาส AB	20
2.7 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรถายความนำ.....	22
2.7.1 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรถายความนำแบบพื้นฐาน.....	22
2.7.2 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรถายความนำแบบที่มีการชดเชยผลของ อูณหภูมิ.....	25
2.8 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรถายพานกระแสและไดโอด.....	28
2.9 บทสรุป.....	29
บทที่ 3 ความเป็นมาและวิวัฒนาการเทคโนโลยีสารกึ่งตัวนำมอสเฟต.....	31
3.1 บทนำ.....	31
3.2 เทคโนโลยีสารกึ่งตัวนำมอสเฟต.....	32
3.3 ทรานซิสเตอร์แบบมอสเฟต.....	32
3.4 การทำงานของทรานซิสเตอร์มอสเฟตแบบเอ็นฮานซ์เมนต์.....	34
3.4.1 โครงสร้าง.....	34
3.4.2 คุณสมบัติการทำงาน.....	39
3.5 การทำงานของทรานซิสเตอร์มอสเฟตแบบดีพีทีเอ็น.....	42
3.6 สัญลักษณ์ของทรานซิสเตอร์มอสเฟต.....	44
3.7 วงจรสมมูลของมอสเฟต.....	45
3.8 ผลตอบสนองทางความถี่.....	48
3.9 แบบจำลองของมอสเฟต.....	52
3.10 Complementary MOS.....	55

สารบัญ(ต่อ)

	หน้า
3.11 เทคโนโลยีสารกึ่งตัวนำมอสในวงจรรวม.....	56
3.12 เปรียบเทียบคุณสมบัติทางบวกและทางลบระหว่างมอสเฟตกับไบโพลาร์ทรานซิสเตอร์	56
3.12.1 คุณสมบัติทางบวกของมอสเฟตเมื่อเทียบกับไบโพลาร์ทรานซิสเตอร์.....	56
3.12.2 คุณสมบัติทางลบของมอสเฟตเมื่อเทียบกับไบโพลาร์ทรานซิสเตอร์.....	58
บทที่ 4 วงจรย่อยกับการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแส และ หลักการวิเคราะห์ผลการจำลองของวงจร.....	59
4.1 บทนำ.....	59
4.2 วงจรอินเวอร์เตอร์ที่ใช้สารกึ่งตัวนำมอส.....	59
4.2.1 อินเวอร์เตอร์แบบเอ็นมอส.....	59
4.2.2 การพิจารณาหาอัตราส่วนพูลอัพต่อพูลดาวน์($Z_{p.u.}/Z_{p.d.}$) ที่เหมาะสำหรับการใช้ อินเวอร์เตอร์แบบเอ็นมอสไปต่อกับอินเวอร์เตอร์แบบเอ็นมอส.....	61
4.2.4 วงจรอินเวอร์เตอร์แบบซีมอส.....	65
4.3 วงจรสะท้อนกระแส.....	67
4.4 การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแส.....	70
4.5 การวิเคราะห์หาสมรรถนะของวงจร.....	72
4.5.1 การหาสมรรถนะของวงจรสะท้อนกระแสแบบพื้นฐานโดยใช้มอสเฟต.....	72
4.5.2 การหาค่าผิดพลาดของวงจรสะท้อนกระแสแบบพื้นฐานโดยใช้มอสเฟต.....	74
4.6 การวิเคราะห์ผลการเลียนแบบและจำลองการทำงานด้วยโปรแกรม PSpice.....	75
4.7 บทสรุป.....	80
บทที่ 5 บทสรุปและข้อเสนอแนะ.....	81
5.1 บทสรุป.....	81
5.2 ข้อเสนอแนะ.....	81

สารบัญ(ต่อ)

	หน้า
บรรณานุกรม.....	82
ภาคผนวก.....	85
ภาคผนวก ก.....	86
ภาคผนวก ข.....	87
ประวัติผู้เขียน.....	94

สารบัญตาราง

ตารางที่	หน้า
3.1 ค่าพารามิเตอร์ของแบบจำลองมอสเฟตที่ใช้ใน โปรแกรม PSpice.....	54
4.1 การเลือกใช้ W และ L ของทรานซิสเตอร์ในวงจรดังแสดงในรูปที่ 4.12.....	75
5.1 แสดงคุณสมบัติของวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแส.....	81

สารบัญรูป

รูปที่	หน้า
2.1 (a) วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดสองตัว.....	5
2.1 (b) และ (c) วงจรเสมือน.....	5
2.1 (d) กราฟคุณลักษณะการถ่ายโอนทางแรงดันไฟฟ้าของวงจร.....	6
2.1 (e) สัญญาณแรงดันอินพุตและเอาต์พุต.....	6
2.2 (a) วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอด 4 ตัว.....	7
2.2 (b) วงจรเสมือนของวงจรในรูป 2.5 (a) เมื่อ $V_s \geq 2V_{D0}$ (c) วงจรเสมือนของวงจรในรูป 2.5 (a) เมื่อ $V_s \leq -2V_{D0}$	7
2.2 (d) สัญญาณแรงดันอินพุตและเอาต์พุต.....	8
2.3 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดคู่ร่วมกับออปแอมป์.....	9
2.4 แสดงวงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดคู่ร่วมกับออปแอมป์ 2 ตัว.....	10
2.5 แสดงวงจรเรียงกระแสแบบเต็มคลื่นแบบพื้นฐานที่ใช้ไดโอดคู่ร่วมกับออปแอมป์ 2 ตัว ต่อแบบ ลูปป้อนกลับ (Feedback).....	11
2.5 แสดงวงจรเรียงกระแสแบบเต็มคลื่นแบบพื้นฐานที่ใช้ไดโอดคู่ร่วมกับออปแอมป์ 2 ตัว ต่อแบบ ลูปป้อนกลับ (Feedback).....	11
2.6 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดแบบบริดจ์คู่ร่วมกับออปแอมป์.....	11
2.7 ทัศนคติออกของออปแอมป์ที่ใช้งานแบบต่างๆไป.....	12
2.8 วงจรตามสัญญาณ โดยใช้ออปแอมป์.....	13
2.9 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ออปแอมป์ 2 ตัว ต่อร่วมกับตัวต้านทาน.....	14
2.10 วงจรเรียงกระแสแบบเต็มคลื่น โดยใช้ออปแอมป์ 3 ตัว.....	16
2.11 วงจรเรียงกระแสแบบเต็มคลื่น โดยใช้ออปแอมป์ 2 ตัว กับวงจรขยายคลาส B.....	18
2.12 วงจรเรียงกระแสแบบเต็มคลื่น โดยใช้วงจรขยายคลาส AB.....	20
2.13 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรขยายความนำแบบพื้นฐาน.....	23
2.14 วงจรเรียงกระแสแบบเต็มคลื่น โดยใช้โอทีเอที่มีการชดเชยอุณหภูมิ.....	25
2.15 ความสัมพันธ์ระหว่างกระแส I_1 กับแรงดันจุดเข้า V_{in}	26
2.16 ความสัมพันธ์ระหว่างกระแส I_2 กับแรงดันจุดเข้า V_{in}	26

สารบัญรูป (ต่อ)

รูปที่	หน้า
2.17 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรสายพานกระแสกับไดโอด.....	28
3.1 โครงสร้างของทรานซิสเตอร์แบบมอสเฟต.....	32
3.2 ทรานซิสเตอร์มอสเฟตชนิดต่างๆ($V_D = 0V$, ซอร์สและเกตต่อ $0V$.).....	33
3.4 การทำงานของทรานซิสเตอร์มอสเฟตในช่วงต่างๆ.....	37
3.5 แบบจำลองการทำงานของมอสเฟต (ก) NMOS (ข) PMOS.....	38
3.6 กราฟความสัมพันธ์ระหว่าง $I_D - V_{DS}$ ตามสมการ (3.4) เมื่อ $\lambda = 0$	41
3.7 คุณสมบัติทางเอาต์พุต (Output Characteristics) ของทรานซิสเตอร์มอสเฟต.....	42
3.8 ทรานซิสเตอร์มอสเฟตแบบคิพลิชั้น ชนิดเอ็นแชนแนล (ก) โครงสร้าง (ข) สัญลักษณ์.....	43
3.9 เส้นคุณสมบัติระหว่าง $I_D - V_{DS}$ ของทรานซิสเตอร์มอสเฟตแบบคิพลิชั้น ชนิดเอ็นแชนแนล.....	44
3.10 เส้นคุณสมบัติระหว่าง $I_D - V_{GS}$ ของมอสเฟตทั้งหมด.....	44
3.11 สัญลักษณ์ของทรานซิสเตอร์มอสเฟตชนิดเอ็นแชนแนลและชนิดพีแชนแนล.....	45
3.12 แบบจำลองสัญญาณขนาดเล็กของมอสเฟต (ก) ไม่พิจารณาผลของ λ ขณะทำงานในช่วงอิ่มตัว (ข) พิจารณาผลของ λ โดยเพิ่มความต้านทานที่เอาต์พุต.....	45
3.13 แบบจำลองสัญญาณขนาดเล็กของมอสเฟต กรณีที่ฐานรองไม่ได้ต่อกับซอส.....	47
3.14 (ก) แบบจำลองวงจรสมมูลของมอสเฟตที่ความถี่สูง (ข) วงจรสมมูลสำหรับกรณี ซอสต่อกับฐานรอง และ กรณี C_{ob} มีค่าน้อยมาก (ค) วงจรสมมูลตามรูป.....	49
3.15 การหาอัตราขยายกระแสขณะปิดวงจร.....	51
3.16 โครงสร้างของซิมอส.....	56
4.1 อินเวอร์เตอร์แบบเอ็นมอส.....	60
4.2 กราฟระหว่าง V_{out} กับ V_{in} ที่ค่า $Z_{p.u./Z_{p.d.}}$ ต่างๆ.....	60
4.3 วงจรอินเวอร์เตอร์ขับอินเวอร์เตอร์.....	61
4.4 ใช้ตัวต้านทานเป็นอุปกรณ์พูลอัพ.....	63
4.5 ใช้ทรานซิสเตอร์เอ็นมอสแบบคิพลิชั้นเป็นอุปกรณ์พูลอัพ.....	64
4.6 ใช้ทรานซิสเตอร์เอ็นมอสแบบเอ็นฮานซ์เมนต์เป็นอุปกรณ์พูลอัพ.....	64
4.7 ใช้อุปกรณ์พูลอัพแบบคอมพลิเมนต์ทรานซิสเตอร์ (CMOS).....	65

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.8 กราฟคุณสมบัติการเปลี่ยนแปลงค่าทางกระแสตรงของอินเวอร์เตอร์แบบซิมอสที่มีอัตราส่วน $\frac{\beta_n}{\beta_p}$ ค่าต่างๆ.....	67
4.9 แสดงวงจรสะท้อนกระแส (ก). แบบพื้นฐาน (ข). แบบคาคโคค (ค). แบบ Wilson (ง). แบบ Wilson ชนิดปรับปรุง.....	68
4.10 แสดงคุณสมบัติกระแสเอาท์พุท.....	70
4.11 แสดงบล็อกไดอะแกรมวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมคกระแส.....	70
4.12 วงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมคกระแส.....	71
4.13 (ก) วงจรสะท้อนกระแสแบบพื้นฐาน และ (ข) วงจรเสมือน.....	72
4.14 วงจรสะท้อนกระแสแบบพื้นฐาน โดยใช้ซิมอสเฟท.....	74
4.15 สัญญาณเอาท์พุทที่สัญญาณอินพุต $400 \mu A_{p-p}$ ที่ความถี่ 1 kHz.....	75
4.16 สัญญาณเอาท์พุทที่สัญญาณอินพุต $400 \mu A_{p-p}$ ที่ความถี่ 10 kHz.....	76
4.17 สัญญาณเอาท์พุทที่สัญญาณอินพุต $400 \mu A_{p-p}$ ที่ความถี่ 100 kHz.....	76
4.18 สัญญาณเอาท์พุทที่สัญญาณอินพุต $400 \mu A_{p-p}$ ที่ความถี่ 10 MHz.....	77
4.19 สัญญาณเอาท์พุทที่สัญญาณอินพุต $400 \mu A_{p-p}$ ที่ความถี่ 100MHz.....	77
4.20 สัญญาณเอาท์พุทที่สัญญาณอินพุต $150 \mu A_{p-p}$ ที่ความถี่ 1 kHz ที่อุณหภูมิ 25,50 และ 75 องศา.....	78
4.21 คุณลักษณะการถ่ายโอนทางไฟฟ้ากระแสตรงของวงจรที่กระแสอินพุต $400 \mu A_{p-p}$	78
4.22 คุณลักษณะการถ่ายโอนทางไฟฟ้ากระแสตรงของวงจรที่อุณหภูมิ 25, 50 และ 75 องศา.....	79

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ปัจจุบันอุตสาหกรรมทางด้านอิเล็กทรอนิกส์โดยเฉพาะชิ้นส่วนอุปกรณ์อิเล็กทรอนิกส์ และอุปกรณ์ทางอิเล็กทรอนิกส์ต่างๆ ได้มีการพัฒนาให้เจริญก้าวหน้าเพิ่มขึ้นแบบไม่หยุดยั้ง สังเกตได้โดยเริ่มจากระบบสุญญากาศมาเป็นสารกึ่งตัวนำ (Semiconductor) ที่มีลักษณะเป็นดิสครีท (Discrete) และมาเป็นรูปแบบวงจรรวม (Integrated Circuit) หรือที่มักชอบเรียกกันว่าไอซี (IC) ซึ่งได้ถูกนำมาสร้างเป็นวงจรประมวลผลสัญญาณต่างๆ มากมาย ในการออกแบบวงจรก็เช่นกัน ได้มีการนำเสนอการออกแบบวงจรโดยใช้หลักการใหม่ๆ ขึ้นมาอย่างมากมาย เพื่อให้สามารถนำวงจรไปประยุกต์ใช้งานได้ง่ายหรือออกแบบปรับปรุงแก้ไขวงจรที่มีอยู่แล้วให้มีคุณสมบัติและมีประสิทธิภาพในการทำงานตลอดจนให้ค่าความละเอียดความแม่นยำในการทำงานได้ดียิ่งขึ้น จึงทำให้มีผลตอบสนองต่อความถี่ในการปฏิบัติงานที่สูงตามไปด้วย อีกทั้งต้องพยายามออกแบบให้วงจรมีความยุ่งยากน้อยลงและใช้จำนวนอุปกรณ์น้อยที่สุดเท่าที่จะเป็นไปได้ เพื่อให้สามารถรองรับกับเทคโนโลยีของวงจรรวมขนาดใหญ่ (Very Large Scale Integrated Circuit : VLSI)

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

วงจรเรียงกระแสแบบเต็มคลื่น เป็นวงจรหนึ่งที่มีความสำคัญสำหรับการประมวลผลสัญญาณแบบอนาลอก จากอดีตจนถึงปัจจุบันได้มีผู้นำเสนอการออกแบบหรือพัฒนาขึ้นมาอย่างต่อเนื่อง [1]-[3] วงจรเรียงกระแสแบบเต็มคลื่นในช่วงแรกๆ จะใช้ไดโอดเพียงอย่างเดียว ต่อมาได้มีการแก้ไขและปรับปรุงประสิทธิภาพให้ดีขึ้น จึงหันมาใช้โอปแอมป์ (Operation Amplifier หรือ Op-Amp) ต่อร่วมกับไดโอดและตัวต้านทาน [4]-[10] ทำให้วงจรมีข้อจำกัดหลายอย่างคือ มีความผิดเพี้ยนของสัญญาณในช่วงสัญญาณตัดผ่านศูนย์ ช่วงปฏิบัติการทางความถี่แคบ ทำให้ประสิทธิภาพการทำงานของวงจรต่ำ ดังนั้นจึงได้มีการพัฒนาการสร้างวงจรเรียงกระแสเพื่อลดข้อจำกัดต่างๆ เช่น สร้างวงจรโดยใช้โอปแอมป์ต่อร่วมกับทรานซิสเตอร์ที่ทำงานแบบวงจรขยายคลาส B [11]-[12] หรือใช้โอปแอมป์ต่อร่วมกับตัวต้านทาน [13] เพื่อลดข้อจำกัดที่เกิดขึ้นจากวงจรแบบแรก แต่เนื่องจากการใช้โอปแอมป์เป็นหลักในวงจร จะทำให้สมรรถนะต่างๆ ของวงจรที่ออกแบบถูกจำกัดโดยโอปแอมป์ จึงได้มีการพัฒนางจรเรียงกระแสแบบเต็มคลื่นที่มีคุณสมบัติและมีประสิทธิภาพในการทำงานอย่างค่อนเนื่องเพื่อให้วงจรมีความแม่นยำในการทำงานและผลตอบสนองความถี่สูงสุด อีกทั้งเพื่อให้ได้วงจรที่ใช้อุปกรณ์น้อยที่สุด ทำให้มีวงจรมินิเจอร์เพื่อให้สามารถนำไปประยุกต์ใช้งานหรือสร้างเป็นวงจรรวมได้ง่ายและมีราคาต่อวงจรต่ำ ปัจจุบัน

ได้มีการนำวงจรเรียงกระแสแบบเต็มคลื่นไปประยุกต์ใช้งานอย่างกว้างขวางเช่น การเปลี่ยนค่า RMS เป็นสัญญาณกระแสตรง และตัวตรวจจับขนาดของสัญญาณ (Peak Detector)

1.3 สมมติฐานของการศึกษา

จากข้อค้อยของวงจรเรียงกระแสแบบเต็มคลื่น (Full-wave rectifier circuit) ที่ใช้ไดโอดไบโพลาร์ทรานซิสเตอร์ และออปแอมป์เป็นส่วนประกอบหลัก ทำให้มีช่วงผิดเพี้ยนของสัญญาณในช่วงตัดผ่านศูนย์ และการตอบสนองทางความถี่ที่ไม่ค่อยสูงมากนัก เนื่องจากต้องใช้แรงดันในการไบอัสที่ค่อนข้างสูงเพื่อให้ไดโอดทำงาน ซึ่งจะทำให้ค่าสมรรถนะและประสิทธิภาพของวงจรลดลง ดังนั้นเพื่อแก้ปัญหาดังกล่าว ให้มีการตอบสนองทางความถี่สูง และใช้แรงดันในการไบอัสน้อยลง จึงได้หลีกเลี่ยงการใช้อุปกรณ์ดังกล่าว ในวิทยานิพนธ์เล่มนี้จึงได้นำเทคโนโลยีซีมอสขนาด 0.8 ไมครอน มาใช้ในการสร้าง

1.4 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย

วงจรเรียงกระแสแบบเต็มคลื่นที่ได้นำเสนอ เป็นการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแส ใช้งานในย่านความถี่สูง ย่านปฏิบัติงานทางด้านอินพุตตอบสนองที่ย่านกระแสสูง ความเที่ยงตรงของสัญญาณเอาต์พุตสูง กำล้างการสูญเสียต่ำ ใช้ทรานซิสเตอร์จำนวนน้อย และลดความซับซ้อนของวงจรที่ใช้ทั้งไดโอดและทรานซิสเตอร์มาต่อร่วมกัน จึงได้นำเทคโนโลยีซีมอสมาใช้ในการออกแบบวงจร ซึ่งทำงานในโหมดกระแส โดยโครงสร้างหลักได้นำวงจรซอร์สร่วม วงจรอินเวอร์เตอร์ และวงจรสะท้อนกระแสมาต่อร่วมกัน เป็นวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแส

1.5 การเปรียบเทียบระหว่างวิธีการที่นำเสนอกับวิธีการแบบพื้นฐาน

วงจรเรียงกระแสแบบเต็มคลื่นเป็นวงจรทางด้านอนาลอกที่มีความสำคัญมากทำให้มีการพัฒนาการออกแบบวงจรมาโดยตลอดซึ่งทำงานในโหมดของแรงดัน [37] ใช้ไดโอด [37]-[39] ใช้ไบโพลาร์ทรานซิสเตอร์ [42] จากคุณสมบัติของไดโอดและไบโพลาร์ทรานซิสเตอร์ทำให้วงจรเรียงกระแสแบบเต็มคลื่นมีความเที่ยงตรงน้อยตอบสนองที่ย่านความถี่ต่ำ [37]-[40] ทำงานที่ย่านกระแสแคบ [38-43]

1.6 ขอบเขตของการวิจัย

ในวิทยานิพนธ์ฉบับนี้ ได้นำเสนอการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแส โดยภาคอินพุตใช้เป็นวงจรอินเวอร์เตอร์ความเร็วสูง ซึ่งรับสัญญาณอินพุตเป็น

กระแสและให้สัญญาณเอาท์พุทเป็นกระแสมีย่านปฏิบัติการที่ 0-400 μA_{p-p} ความถี่ 100 MHz รวมถึงวงจรซอร์สร่วม และวงจรสะท้อนกระแส โดยใช้โปรแกรม PSpice ในการจำลองและเขียนแบบ ผลที่ได้แสดงถึงช่วงปฏิบัติงานในย่านความถี่ กระแส ความเที่ยงตรงของสัญญาณ และกำลังการสูญเสีย

1.7 ขั้นตอนของการศึกษา

วิทยานิพนธ์ฉบับนี้ได้แบ่งเนื้อหาออกเป็น 5 บทด้วยกันคือ

บทที่ 1 กล่าวถึง ความเป็นมาของงานวิจัย ความมุ่งหมายและวัตถุประสงค์ สมมติฐาน ทฤษฎีที่ใช้ ขอบเขตการวิจัย และขั้นตอนการศึกษา

บทที่ 2 กล่าวถึง วิวัฒนาการของวงจรเรียงกระแสแบบเต็มคลื่น

บทที่ 3 กล่าวถึง ความเป็นมาและวิวัฒนาการเทคโนโลยีสารกึ่งตัวนำมอสเฟต

บทที่ 4 กล่าวถึง วงจรย่อยกับการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงใน หมดกระแส ด้วยเทคโนโลยีซีมอส รวมไปถึงการวิเคราะห์ผลการจำลองของวงจรที่ออกแบบขึ้น ทางด้าน กระแส ความเที่ยงตรง กำลังงาน และ การตอบสนองทางความถี่

บทที่ 5 เป็นบทสรุปผลการวิจัยและข้อเสนอแนะ

บทที่ 2

วิวัฒนาการของวงจรเรียงกระแสแบบเต็มคลื่น

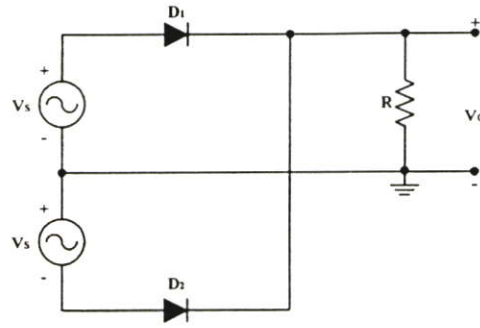
2.1 บทนำ

วงจรเรียงกระแสแบบเต็มคลื่น เป็นวงจรหนึ่งที่มีความสำคัญสำหรับการประมวลผลสัญญาณแบบอนาลอก จากอดีตถึงปัจจุบัน ได้มีผู้นำเสนอการออกแบบและพัฒนาวงจรเรียงกระแสแบบเต็มคลื่นกันมาอย่างต่อเนื่อง จุดมุ่งหมายคือเพื่อให้ได้วงจรเรียงกระแสแบบเต็มคลื่นที่มีคุณสมบัติที่ดีที่สุด เช่น วงจรควมมีช่วงปฏิบัติการและผลตอบสนองทางความถี่ที่กว้าง ความผิดเพี้ยนของสัญญาณช่วงตัดผ่านศูนย์รวมไปถึงการหน่วงเวลาของสัญญาณน้อยที่สุด ใช้แรงดันไฟก่อนข้างต่ำ ซึ่งจะทำให้วงจรมีขนาดเล็กที่สุดและราคาถูกที่สุด เพื่อให้รองรับกับเทคโนโลยีการออกแบบวงจรรวมหรือนำไปใช้งานร่วมกับวงจรอื่นๆ การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นแบบพื้นฐานโดยทั่วไปเริ่มต้นมาจากการสร้างวงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอด ต่อมาพัฒนาโดยใช้ ออปแอมป์ ต่อร่วมกับความต้านทานและไดโอด [5] ต่อมาเป็นออปแอมป์ต่อร่วมกับไดโอดแบบบริดจ์ [6] และเป็นที่ทราบกันดีอยู่แล้วว่าการสร้างวงจรเรียงกระแสแบบเต็มคลื่นแบบพื้นฐานวิธีนี้มีข้อจำกัดที่ว่า วงจรมีความผิดเพี้ยนของสัญญาณค่อนข้างมาก และผลตอบสนองของความถี่ที่แคบ จึงได้มีการพัฒนาวงจรเรียงกระแสแบบเต็มคลื่นด้วยวิธีใหม่ๆ ขึ้นตามลำดับ เพื่อแก้ไขข้อจำกัดดังกล่าวและนำไปสู่จุดมุ่งหมายเพื่อให้ได้วงจรเรียงกระแสที่มีคุณสมบัติที่ดีที่สุด เช่น การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรขยายคลาส B ต่อร่วมกับออปแอมป์ [12] หรือใช้ออปแอมป์ต่อร่วมกับตัวต้านทาน [13] ออกแบบโดยใช้หลักการของวงจรขยายคลาส AB [15] การออกแบบโดยใช้วงจรสายพานกระแส (Current Conveyor) [16] และการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรขยายความนำหรือโอทีเอ [17] ฯลฯ ซึ่งรายละเอียดหลักการทำงานของแต่ละวงจรแบบคร่าวๆ สามารถอธิบายดังนี้

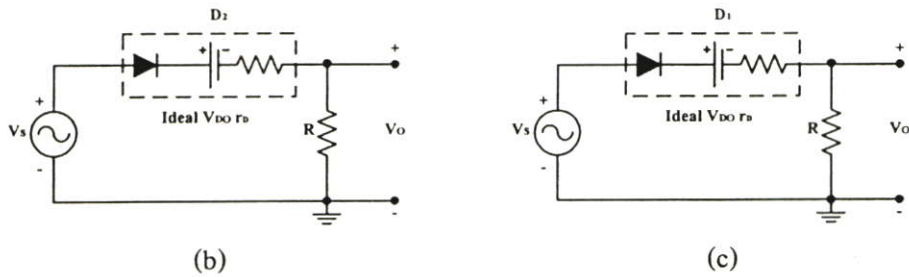
2.2 วงจรเรียงกระแสแบบเต็มคลื่นขั้นพื้นฐาน

2.2.1 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอด 2 ตัว

วงจรเรียงกระแสแบบเต็มคลื่นแบบที่ใช้ไดโอด 2 ตัว เป็นวงจรที่สำคัญที่สุดวงจรหนึ่ง โดยวงจรดังกล่าวเป็นส่วนประกอบที่สำคัญมากของแหล่งจ่ายไฟกระแสตรง (DC Power Supply) ซึ่งเป็นวงจรอุปกรณ์ที่ต้องมีในเครื่องมืออิเล็กทรอนิกส์แทบทุกประเภท



รูปที่ 2.1 (a) วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดสองตัว



รูปที่ 2.1 (b) และ (c) วงจรเสมือน

จากรูปที่ 2.1(a) วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดสองตัว เราจะใช้แบบจำลองการทำงาน
ทำงานของไดโอด อธิบายการทำงานของวงจรได้ดังนี้

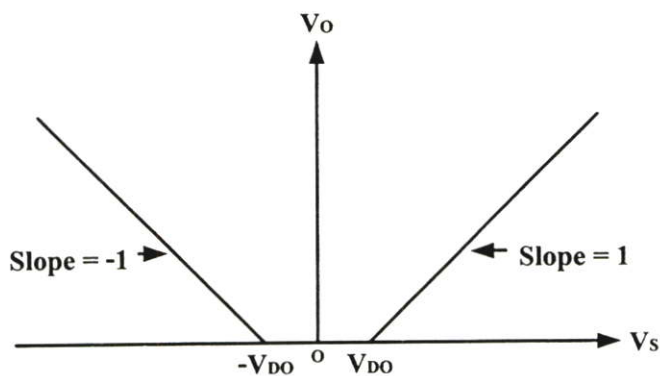
ในขณะที่ $V_s \geq V_{DO}$ ไดโอด D_1 จะ On และไดโอด D_2 จะ Off ทำให้

$$V_o = \left[\frac{R}{R + r_D} \right] (V_s - V_{DO})$$

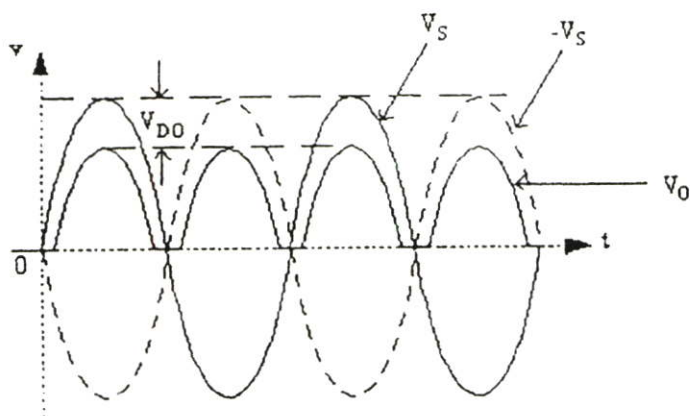
ในขณะที่ $V_s \leq -V_{DO}$ ไดโอด D_1 จะ Off และไดโอด D_2 จะ On ทำให้

$$V_o = \left[\frac{R}{R + r_D} \right] (-V_s - V_{DO})$$

ในขณะที่ $-V_{DO} < V_s < V_{DO}$ ทำให้ไดโอด D_1 และไดโอด D_2 จะ Off ทั้งคู่ให้ $V_o = 0$



รูปที่ 2.1(d) กราฟคุณลักษณะการถ่ายโอนทางแรงดันไฟฟ้าของวงจร



รูปที่ 2.1 (e) สัญญาณแรงดันอินพุตและเอาต์พุต

จากรูปที่ 2.1(d) สามารถแสดงสมการความสัมพันธ์ระหว่าง V_o และ V_s ได้ดังนี้

$$V_o = \begin{cases} 0, & |V_s| < V_{DO} \\ \left(\frac{R}{R+r_D}\right)(|V_s| - V_{DO}), & |V_s| \geq V_{DO} \end{cases} \quad (2.1)$$

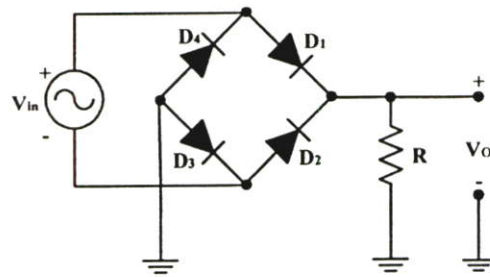
เนื่องจากโดยทั่วไปจะออกแบบให้ $R \gg r_D$ ดังนั้นสามารถประมาณสมการได้ว่า

$$V_o = \begin{cases} 0, & |V_s| < V_{DO} \\ (V_s - V_{DO}), & |V_s| \geq V_{DO} \end{cases} \quad (2.2)$$

จากที่ได้อธิบายมาจะเห็นได้ว่าเมื่อ $V_s > V_{D0}$ ไดโอด D_1 จะ On และไดโอด D_2 จะ Off โดยแรงดันที่ตกคร่อมไดโอด D_1 มีค่าประมาณ V_{D0} ดังนั้นเราสามารถคำนวณแรงดันย้อนกลับที่ตกคร่อมไดโอด D_2 ได้เท่ากับ $2V_s - V_{D0}$ นั่นคือค่าแรงดันย้อนกลับสูงสุด

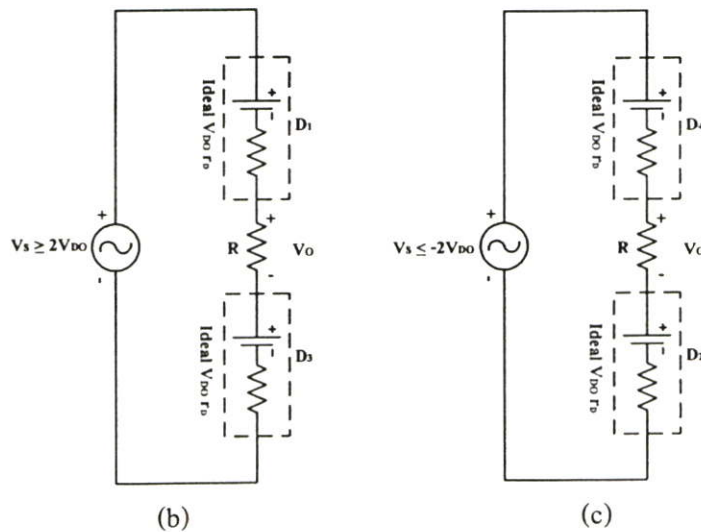
2.2.2 วงจรเรียงกระแสแบบเต็มคลื่นแบบที่ใช้ไดโอด 4 ตัว

วงจรเรียงกระแสแบบเต็มคลื่น แม้ว่าจะสามารถให้กระแสออกไปได้อย่างต่อเนื่องแต่หากไดโอดตัวหนึ่งตัวใดเสียหาย วงจรนั้นจะกลายเป็นวงจรเรียงกระแสแบบครึ่งคลื่นทันที และหากเกิดการรั่วไหลหรือลัดวงจรกระแสไฟสลับจะถูกส่งเข้าไปยังโหลดทำให้เกิดการเสียหายได้ จึงได้มีการออกแบบวงจรเรียงกระแสแบบบริดจ์เพื่อแก้ไขปัญหาดังกล่าว



(a)

รูปที่ 2.2 (a) วงจรเรียงกระแสแบบที่ใช้ไดโอด 4 ตัว

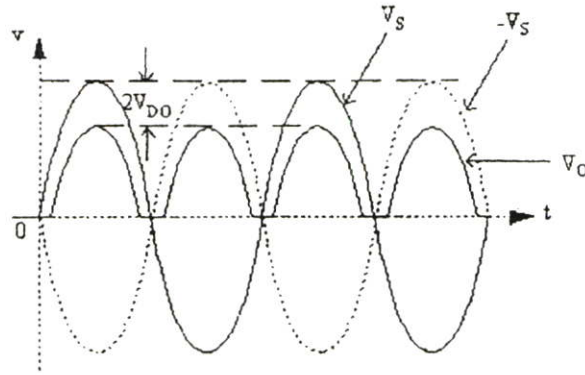


(b)

(c)

รูปที่ 2.2 (b) วงจรเสมือนของวงจรในรูป 2.2 (a) เมื่อ $V_s \geq 2V_{D0}$

(c) วงจรเสมือนของวงจรในรูป 2.2 (a) เมื่อ $V_s \leq -2V_{D0}$



รูปที่ 2.2(d) สัญญาณแรงดันอินพุตและเอาต์พุต

จากรูปที่ 2.2 (a) แสดงวงจรเรียงกระแสแบบบริดจ์ซึ่งเป็นวงจรเรียงกระแสแบบเต็มคลื่นใช้ไดโอดถึงสี่ตัว ซึ่งจะใช้แบบจำลองการทำงานของไดโอด ซึ่งสามารถอธิบายการทำงานของวงจรได้ดังนี้ ในขณะที่ $V_s \geq 2V_{DO}$ ไดโอด D_1 และ D_2 จะ ON ส่วนไดโอด D_3 และ D_4 จะ Off ทำให้รูปกรบวงจรและมีกระแสไหลจากขั้ว(+) ผ่าน ไดโอด D_1 ตัวต้านทาน R ไดโอด D_2 เข้าไปยังขั้ว (-) เกิดแรงดันเอาต์พุต

$$V_o = \left[\frac{R}{R + 2r_D} \right] (V_s - 2V_{DO})$$

ในขณะที่ $V_s \leq -2V_{DO}$ ไดโอด D_1 และ D_2 จะ Off ส่วนไดโอด D_3 และ D_4 จะ On ทำให้รูปกรบวงจรและมีกระแสไหลจากขั้ว (-) ผ่านไดโอด D_3 ตัวต้านทาน R ไดโอด D_4 เข้าไปยังขั้ว (+) เกิดแรงดันเอาต์พุต

$$V_o = \left[\frac{R}{R + 2r_D} \right] (-V_s - 2V_{DO})$$

ในขณะที่ $-2V_{DO} < V_s < 2V_{DO}$ ไดโอดทั้งสี่ตัวจะ Off ทำให้ $V_o = 0$ ดังนั้นเราสามารถเขียนสมการแสดงความสัมพันธ์ระหว่าง V_o และ V_s ได้ดังนี้

$$V_o = \begin{cases} 0, & |V_s| < 2V_{DO} \\ (|V_s| - 2V_{DO}) \left(\frac{R}{R + r_D} \right), & |V_s| \geq 2V_{DO} \end{cases} \quad (2.3)$$

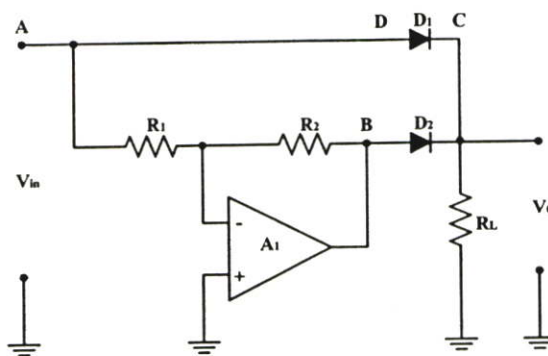
และเนื่องจากโดยทั่วไปเราจะออกแบบให้ $R \gg r_D$ ดังนั้นเราสามารถประมาณสมการข้างบนได้ว่า

$$V_o = \begin{cases} 0, & |V_s| < 2V_{DO} \\ (|V_s| - 2V_{DO}), & |V_s| \geq 2V_{DO} \end{cases} \quad (2.4)$$

ซึ่งจะเห็นได้ว่ามีข้อดีคือ รับกระแสและแรงดันได้สูง แต่ก็มีข้อเสียคือ ไม่สามารถใช้เรียงกระแสของสัญญาณในระดับต่ำๆ ได้

2.3 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดคู่ร่วมกับออปแอมป์

2.3.1 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดและออปแอมป์



รูปที่ 2.3 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดคู่ร่วมกับออปแอมป์

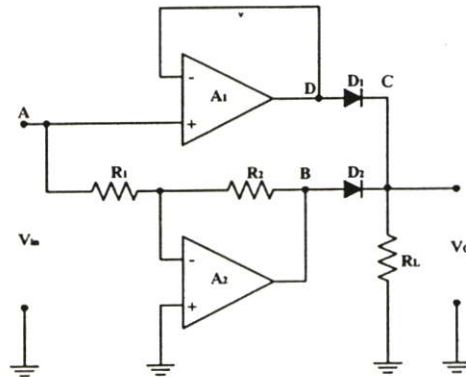
วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดคู่ร่วมกับออปแอมป์ จะประกอบไปด้วยไดโอดและออปแอมป์ ซึ่งเป็นอุปกรณ์ทางอิเล็กทรอนิกส์ชนิดหนึ่ง ที่ทำงานในรูปแบบสัญญาณจุดเข้าและจุดออกเป็นสัญญาณแรงดันและตัวต้านทาน [5] โดยออปแอมป์และตัวต้านทานทำงานเป็นวงจรขยายแบบกลับเฟส (Inverting Amplifier) ดังแสดงไว้ในรูปที่ 2.3

จากรูปที่ 2.3 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดคู่ร่วมกับออปแอมป์แบบพื้นฐาน ซึ่งประกอบด้วยไดโอด 2 ตัว คือ D_1 และ D_2 คู่ร่วมกับออปแอมป์ A_1 และตัวต้านทาน R_1 กับ R_2 ซึ่งมีการทำงานเป็นวงจรขยายแบบกลับเฟสที่มีอัตราขยายเท่ากับหนึ่ง หลักการทำงานสามารถอธิบายได้ดังนี้ เมื่อป้อนแรงดันจุดเข้าที่มีค่ามากกว่าศูนย์ เข้าที่จุด A ไดโอด D_1 จะได้รับแรงดันแบบไบอัสตรง (Forward Bias) เป็นผลให้ไดโอด D_1 นำกระแสทำให้เกิดไหลผ่านไปยังจุด C

ขณะเดียวกันแรงดันเข้าจากจุด A ที่มีค่ามากกว่าศูนย์จะไหลผ่านวงจรขยายแบบกลับเฟส ซึ่งประกอบด้วยออปแอมป์ A_1 และตัวต้านทาน R_1 กับ R_2 จะทำให้จุด B มีค่าแรงดันเป็นลบ ดังนั้น ไดโอด D_2 จะได้รับแรงดันเป็นไบอัสกลับ (Reverse Bias) ทำให้ไดโอด D_2 ไม่สามารถนำกระแสในทางตรงกันข้ามเมื่อป้อนแรงดันที่มีค่าน้อยกว่าศูนย์ ไดโอด D_1 จะได้รับแรงดันไบอัสกลับ (Reverse Bias) ทำให้ไดโอด D_1 ไม่สามารถนำกระแสได้ แต่ไดโอด D_2 จะได้รับแรงดันเป็นแบบไบอัสตรงเนื่องจากวงจรขยายแบบกลับเฟส ทำให้ที่จุด B มีค่าแรงดันเป็นบวก เป็นผลให้ไดโอด D_2 นำกระแส ไหลผ่านไปยังจุด C ดังนั้นกระแสที่ไหลผ่านไปยังตัวต้านทาน R_L จึงเป็นการเรียงกระแสแบบเต็มคลื่น

เมื่อพิจารณาสมรรถนะของวงจรนี้จะพบว่าวงจรมีความผิดเพี้ยนของสัญญาณในช่วงสัญญาณตัดผ่านศูนย์ เนื่องจากไดโอดที่ใช้ในวงจรมีการทำงานช่วง “On” และ “Off” นอกจากนี้วงจรยังมีความต้านทานขาเข้า (Input Impedance) ต่ำ ซึ่งจะไม่สามารถใช้งานได้ดีในช่วงสัญญาณจุดเข้าที่มีขนาดต่ำๆ เนื่องจากไดโอดมีแรงดันตกคร่อมในช่วงไบอัสตรงค่อนข้างสูง

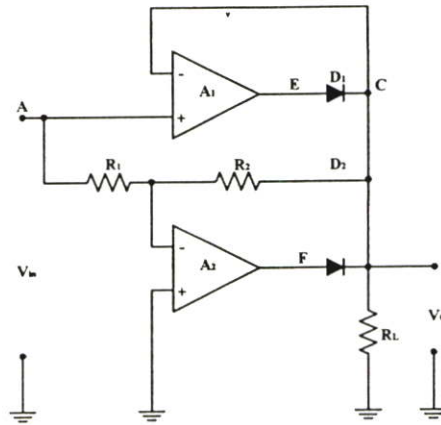
2.3.2 วงจรเรียงกระแสแบบเต็มคลื่นแบบที่ใช้ไดโอดและออปแอมป์ 2 ตัว



รูปที่ 2.4 แสดงวงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดคู่ร่วมกับออปแอมป์ 2 ตัว

จากรูปที่ 2.4 แสดงวงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดคู่ร่วมกับออปแอมป์ 2 ตัว เพื่อลดข้อจำกัดของค่าความต้านทานขาเข้าที่ต่ำของวงจรแรก โดยการปรับปรุงวงจรเดิมให้ดีขึ้นด้วยการเพิ่มออปแอมป์อีกหนึ่งตัว แต่หลักการทำงานยังใช้หลักการแบบเดิม ทำให่วงจรเรียงกระแสแบบเต็มคลื่นแบบที่ใช้ไดโอดคู่ร่วมกับออปแอมป์ 2 ตัว นี้มีค่าความต้านทานขาเข้าสูงขึ้น แต่ยังมีข้อจำกัดที่ความผิดเพี้ยนของสัญญาณในช่วงสัญญาณตัดผ่านศูนย์เช่นเดิม

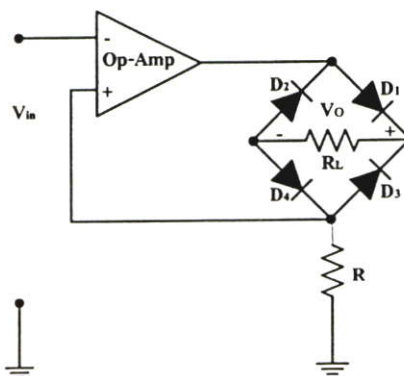
2.3.3 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดและออปแอมป์ 2 ตัว ต่อแบบลูปป้อนกลับ (Feedback)



รูปที่ 2.5 แสดงวงจรเรียงกระแสแบบเต็มคลื่นแบบพื้นฐานที่ใช้ไดโอดต่อร่วมกับออปแอมป์ 2 ตัว ต่อแบบลูปป้อนกลับ (Feedback)

จากรูปที่ 2.5 แสดงวงจรเรียงกระแสแบบเต็มคลื่นแบบที่ใช้ไดโอดต่อร่วมกับออปแอมป์ 2 ตัว ต่อแบบลูปป้อนกลับ (Feedback) ซึ่งเป็นการพัฒนางจรเรียงกระแสแบบเต็มคลื่นแบบที่ใช้ไดโอดต่อร่วมกับออปแอมป์ 2 ตัว ให้ดีขึ้นกว่าเดิมคือนอกจากจะใช้ออปแอมป์ 2 ตัว เพื่อให้ค่าความต้านทานขาเข้าสูงขึ้นแล้วยังใช้การป้อนกลับของสัญญาณแรงดัน เพื่อลดเวลาหน่วงที่เกิดจากไดโอด ทำให้ลดปัญหาความผิดเพี้ยนของสัญญาณในช่วงสัญญาณตัดผ่านศูนย์ลงไปได้

2.3.4 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดแบบบริดจ์ต่อร่วมกับออปแอมป์



รูปที่ 2.6 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดแบบบริดจ์ต่อร่วมกับออปแอมป์

จากรูปที่ 2.6 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ไดโอดต่อแบบบริดจ์ต่อร่วมกับออปแอมป์ [6] หลักการทำงานของวงจรอธิบายได้ดังนี้ เมื่อป้อนสัญญาณแรงดันจุดเข้า V_1 ให้กับวงจร ถ้าแรงดันจุดเข้า V_1 มีค่ามากกว่าศูนย์ จะเกิดกระแสไหลออกจากขาที่เป็นจุดออกของออปแอมป์ โดยจะไหลผ่านไดโอด D_1 ตัวต้านทาน R_L และไดโอด D_4 ตามลำดับ ซึ่งค่ากระแสที่ได้จะมีค่าเท่ากับ V_O/R_L และถ้าแรงดันจุดเข้า V_1 มีค่าน้อยกว่าศูนย์ จะเกิดกระแสไหลผ่านไดโอด D_3 ตัวต้านทาน R_L และไดโอด D_2 ตามลำดับ ซึ่งค่ากระแสที่ได้จะมีค่าเท่ากับ V_O/R_L ดังสมการ

$$I_O = \begin{cases} V_O / R_L & \text{โดยที่ } V_1 > 0 \\ V_1 / R_L & \text{และ } V_1 < 0 \end{cases} \quad (2.5)$$

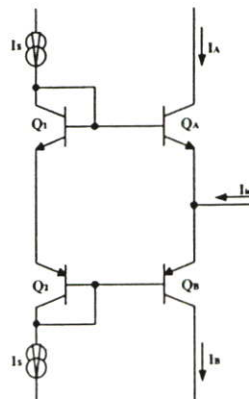
ซึ่งจะได้

$$I_O = \begin{cases} |V_O / R_L| \\ |V_1 / R_L| \end{cases} \quad (2.6)$$

การออกแบบวิธีนี้จะเกิดความผิดเพี้ยนของสัญญาณในช่วงตัดผ่านศูนย์ และ ค่าความต้านทาน R_L ที่ใช้ในวงจรไม่ได้ต่อเทียบกราวด์ทำให้การนำไปใช้งานทำได้ยาก

อย่างไรก็ตามวงจรเรียงกระแสแบบเต็มคลื่น ดังที่กล่าวมาข้างต้นมีข้อจำกัดอยู่ที่ช่วงความถี่ในการปฏิบัติงาน (Frequency Response) ซึ่งสามารถใช้งานได้ในช่วงความถี่ที่ไม่สูงนัก เนื่องจากตัวออปแอมป์มีผลตอบสนองทางความถี่ที่แคบ

2.4 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ออปแอมป์ต่อร่วมกับตัวต้านทาน



รูปที่ 2.7 ภาควงจรของออปแอมป์ที่ใช้งานแบบทั่วๆไป

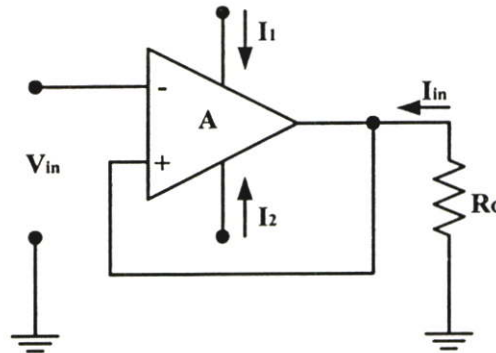
ในหัวข้อนี้จะเป็นการกล่าวถึง การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นที่ใช้โอปแอมป์คู่ร่วมกับความต้านทาน และแบบที่พัฒนาให้ดียิ่งขึ้นคือ แบบที่ใช้โอปแอมป์ 3 ตัวคู่ร่วมกับความต้านทาน หลักการออกแบบวงจรทั้ง 2 แบบ จะประกอบด้วยวงจรร้อย 2 ส่วนคือ วงจรตามสัญญาณแรงดัน (Voltage Follower) และวงจรรขยายผลต่าง (Differential Amplifier) โดยสามารถอธิบายได้ดังนี้

โอปแอมป์แบบที่ใช้งานทั่วไป เช่น โอปแอมป์เบอร์ LM741, LF441 ภาคจุดออกจะใช้วงจรรขยายคลาส AB ดังแสดงในรูปที่ 2.7 จะได้ความสัมพันธ์ของกระแส I_A , I_B , I_S และกระแสสัญญาณจุดเข้า I_{in} ดังนี้

$$I_A = \frac{\left(4I_S^2 + I_{in}^2\right)^{1/2} - I_{in}}{2} \quad (2.7)$$

$$I_B = \frac{\left(4I_S^2 + I_{in}^2\right)^{1/2} + I_{in}}{2} \quad (2.8)$$

พิจารณาวงจรตามสัญญาณแรงดัน โดยใช้โอปแอมป์ ดังแสดงไว้ในรูปที่ 2.8



รูปที่ 2.8 วงจรตามสัญญาณแรงดัน โดยใช้โอปแอมป์

จากรูปที่ 2.8 แรงดันสัญญาณ V_{in} จะถูกถ่ายทอดไปตกคร่อมความต้านทาน R_C เพื่อเปลี่ยนให้เป็นกระแสสัญญาณ I_{in} โดยที่ $I_{in} = V_{in}/R_C$ ซึ่งกระแสสัญญาณ I_{in} นี้จะถูกถ่ายทอดไปยังขาจ่ายกำลังไฟบวก (+) และขาจ่ายกำลังไฟลบ (-) ดังนั้นสามารถเขียนความสัมพันธ์ของกระแส I_{in} , I_S , I_1 และ I_2 ได้ดังนี้

$$I_1 \cong I^+ + I_S + I_A \quad (2.9)$$

$$I_2 \cong -I^- - I_S - I_B \quad (2.10)$$

โดยที่

I' และ I' คือ กระแสคงที่ที่ใช้ในการไบอัสวงจร

I_A และ I_B คือ กระแสจุดออกของออปแอมป์

I_S คือ กระแสคงที่ที่ใช้ไบอัสภายในของออปแอมป์ที่ภาคจุดออก

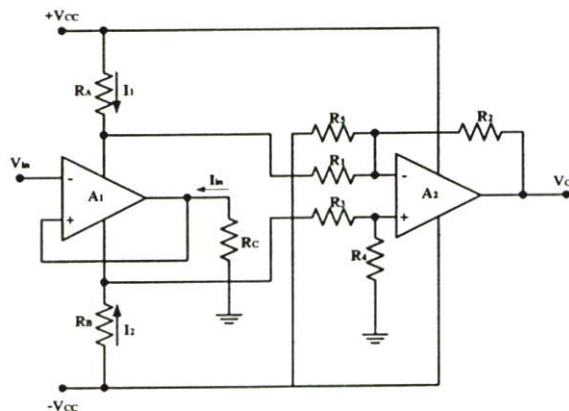
สังเกตจากสมการที่ (2.9) และสมการที่ (2.10) จะเห็นได้ว่ากระแสสัญญาณ I_A และ I_B นี้ได้มาจากสมการที่ (2.7) และสมการที่ (2.8) ตามลำดับ จากสมการที่ (2.9) และสมการที่ (2.10) ถ้ากำหนดให้กระแสสัญญาณ จุดเข้า I_{in} มีค่ามากกว่ากระแสไบอัส I_S มากๆ แล้ว Q_A และ Q_B จะทำงานในลักษณะคลาส B นั้นหมายความว่า

$$I_A = -I_{in}, I_B = 0 \quad \text{เมื่อ } I_{in} < 0 \quad (2.11)$$

$$I_A = 0, I_B = -I_{in} \quad \text{เมื่อ } I_{in} > 0 \quad (2.12)$$

ดังนั้นเมื่อนำสัญญาณกระแส I_A และ I_B ซึ่งเป็นสัญญาณครึ่งคลื่น (half-wave Rectifier) ที่ถูกถ่ายทอดไปยังขาจ่ายกำลังไฟบวก (+) และขาจ่ายกำลังไฟลบ (-) ตามลำดับมารวมกันจะได้กระแสแบบเต็มคลื่นตามต้องการ

2.4.1 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ออปแอมป์ 2 ตัว ต่อร่วมกับตัวต้านทาน



รูปที่ 2.9 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ออปแอมป์ 2 ตัว ต่อร่วมกับตัวต้านทาน

จากรูปที่ 2.9 แสดงวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้ออปแอมป์ 2 ตัวคู่ร่วมกับตัวต้านทาน โดยออปแอมป์ A_1 และตัวต้านทาน R_C ทำหน้าที่เหมือนวงจรตามแรงดันสัญญาณและจากสมการที่ (2.5) ถึงสมการที่ (2.12) จะเห็นว่ากระแสสัญญาณ I_1 และ I_2 เป็นกระแสแบบเต็มคลื่น ดังนั้นตัวต้านทาน R_A และ R_B จะเป็นตัวถ่ายทอดสัญญาณ I_1 และ I_2 เข้าไปยัง วงจรขยายผลต่าง ซึ่งจะได้สัญญาณจุดออกของออปแอมป์ A_2 เป็นดังนี้

$$V_{O1} = -(V_{CC} + I_2 R_B) R_2 / R_3 + (R_2 / R_5) V_{CC} - (V_{CC} - I_1 R_A) (R_2 / R_1) \quad (2.13)$$

ถ้ากำหนดให้ $R_A = R_B$, $R_1 = R_3 = R$ และ $R_2 = mR$ โดยที่ m เป็นค่าอัตราขยายผลต่างสัญญาณ แรงดันในวงจรขยายผลต่าง จากสมการที่ (2.13) จะได้

$$V_{O1} = -(2mV_{CC}) + (mV_{CC}R/R_5) - m(I_2 R_A - I_1 R_A) \quad (2.14)$$

แทนค่า I_1 และ I_2 จากสมการที่ (2.9) และสมการที่ (2.10) ลงในสมการที่(2.14) โดยที่

$$I^+ = I^- = I$$

และ

$$|I_A| = |I_B| = |V_{in}| / R$$

จะได้ว่า

$$V_{O1} = \{2mR_A (I + I_S) - 2mV_{CC} + mV_{CC}R/R_5\} + \underline{mR_A |V_{in}| / R_C} \quad (2.15)$$

จากสมการที่ (2.15) จะเห็นว่าเทอมที่ 4 ในส่วนที่ขีดเส้นใต้เป็นสัญญาณกระแสแบบเต็มคลื่น ส่วนเทอมที่อยู่ในวงเล็บปีกกาทั้งหมดต้องกำจัดทิ้ง เพื่อให้แรงดันคิซีมีค่าเป็นศูนย์ โดยการปรับตัวต้านทาน R_5 ให้มีค่าเท่ากับ $(R/2) / \{1 - (R_A/V_{CC})(I + I_S)\}$ หรือประมาณ $R/2$ อีกทั้งยังต้องมีการปรับค่าความต้านทานขาเข้าที่ขาไม่กลับเฟส (Noninverting Input) ของออปแอมป์ที่เกิดขึ้นในวงจรขยายผลต่าง ซึ่งวงจรจะใช้ R_4 เป็นตัวปรับค่าดังกล่าว ดังนั้น R_4 จึงต้องมีค่าที่เหมาะสมมากหรือต้องมีค่าความเที่ยงตรงสูงมาก

2.4.2 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ออปแอมป์ 3 ตัว ต่อร่วมกับตัวต้านทาน

เพื่อแก้ปัญหาดังกล่าวจึงออกแบบวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้ออปแอมป์ 3 ตัวต่อร่วมกับความต้านทาน ดังแสดงไว้ดังรูปที่ 2.10 การทำงานของวงจรอธิบายได้ดังนี้ ออปแอมป์ A_1 และ A_2 จะถูกต่อให้ทำงานเป็นวงจรตามแรงดันสัญญาณ เพื่อสัญญาณแรงดันให้เป็นสัญญาณกระแส I_{in} โดยที่ $I_{in} = V_{in}/R_C$ เมื่อ $I_{in} < 0$ กระแสสัญญาณจุดเข้าจะถูกถ่ายทอดไปยังขาง่ายไฟบวกของออปแอมป์ A_1 และเมื่อ $I_{in} > 0$ กระแสสัญญาณจุดเข้าจะถูกถ่ายทอดไปยังขาง่ายไฟบวกของออปแอมป์ A_2 ซึ่งความสัมพันธ์ของกระแส I_{in}, I_1, I_2 และกระแสไบอัส I_S เป็นดังนี้

$$I_1 \cong I_1^+ + I_S + I_{A1} \quad (2.16)$$

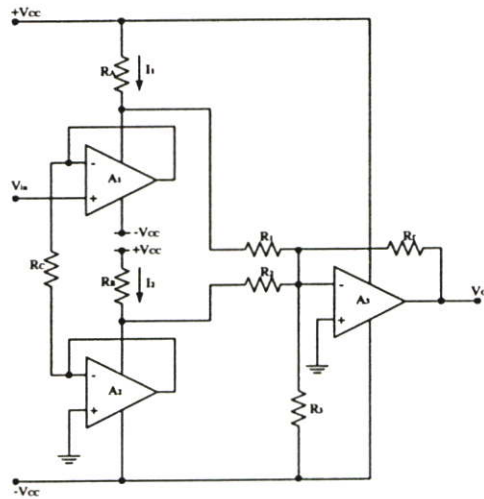
$$I_2 \cong I_2^+ + I_S + I_{A2} \quad (2.17)$$

โดยที่

I_1^+ และ I_2^+ คือกระแสคงที่ที่ใช้ในการไบอัสวงจร

I_{A1} และ I_{A2} เป็นกระแสจุดออกของออปแอมป์ A_1 และ A_2 ตามลำดับ

I_S คือ กระแสคงที่ที่ใช้ไบอัสภายในของออปแอมป์ที่ภาคจุดออก



รูปที่ 2.10 วงจรเรียงกระแสแบบเต็มคลื่น โดยใช้ออปแอมป์ 3 ตัว

ถ้าให้ $|I_m| \gg I_S$ แล้วจะได้

$$I_{A1} = |I_m|, \quad I_{A2} = 0 \quad \text{เมื่อ} \quad I_{in} < 0 \quad (2.18)$$

$$I_{A1} = 0, \quad I_{A2} = |I_m| \quad \text{เมื่อ} \quad I_{in} > 0 \quad (2.19)$$

จะเห็นว่า ออปแอมป์ A_1 และ A_2 จะสลับกันทำงาน ทำให้ได้สัญญาณจุกออกของออปแอมป์ A_3 เป็นดังสมการ

$$\begin{aligned} V_{O2} &= -(V_{CC} - I_1 R_A)(R_f / R_1) - (V_{CC} - I_2 R_B)(R_f / R_2) + (V_{CC})R_f / R_3 \\ &= R_f V_{CC} \{(1/R_3) - (1/R_2) - (1/R_1)\} + R_f \{(I_1 R_A / R_1) + (I_2 R_B / R_2)\} \end{aligned} \quad (2.20)$$

แทนค่า I_1 และ I_2 จากสมการที่ (2.16) และสมการที่ (2.17) ลงในสมการที่ (2.20) จะได้

$$V_{O2} = R_f V_{CC} \{(1/R_3) - (1/R_2) - (1/R_1)\} + R_f \{(I_1^+ + I_S + I_{A1})(R_A / R_1)\} + R_f \{(I_2^+ + I_S + I_{A2})(R_B / R_2)\} \quad (2.21)$$

กำหนดให้

$$R_A = R_B, R_1 = R_2 = R$$

และออปแอมป์ A_1 และ A_2 สมพงษ์กันทุกประการนั่นคือ

$$I_1^+ = I_2^+ = I_C \text{ และ } |I_{A1}| = |I_{A2}| = |V_{in} / R_C|$$

ดังนั้นจะได้สมการ

$$V_{O2} = \{2(R_A R_f / R)(I_O + I_S) - 2V_{CC}(R_f / R) + V_{CC}(R_f / R_3)\} + \frac{R_A R_f |V_{in}|}{(R_C R)} \quad (2.22)$$

จากสมการที่ (2.22) จะเห็นได้ว่าในเทอมที่ 4 ที่ขีดเส้นใต้ซึ่งเป็นเทอมท้ายสุดของสมการคือสมการของวงจรเรียงกระแสแบบเต็มคลื่น ดังนั้นจึงต้องมีการกำจัดเทอมที่อยู่ในวงเล็บปีกกาทิ้งเพื่อให้แรงดันดีซีมีค่าเป็นศูนย์โดยการปรับตัวต้านทาน R_3 ให้มีค่าเท่ากับ $(R/2) / \{1 - (R_A/V_{CC})(I+I_S)\}$ หรือประมาณ $R/2$ ซึ่งวงจรนี้จะช่วยแก้ปัญหาที่เกิดขึ้นของวงจรที่ใช้ออปแอมป์ 2 ตัวได้

อย่างไรก็ตามการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้ออปแอมป์กับตัวต้านทานทั้ง 2 แบบ ยังมีข้อจำกัดอยู่มาก ซึ่งสามารถอธิบายเป็นข้อๆ ได้ดังนี้

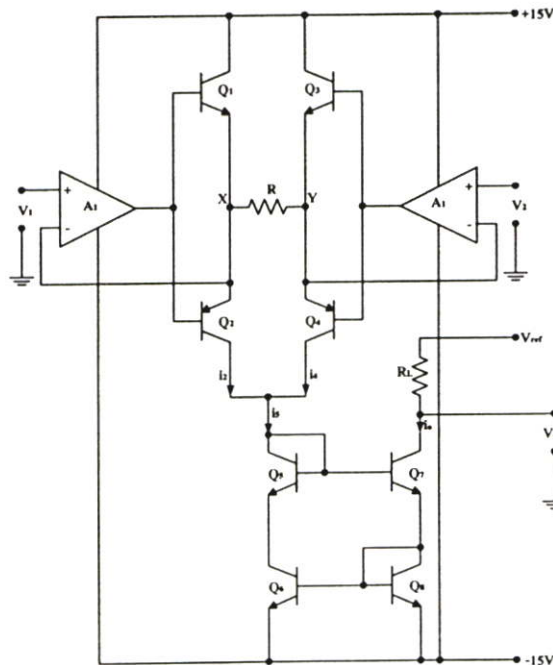
1. การกำหนดค่าตัวต้านทานต่างๆ ต้องมีความเหมาะสม เช่น ค่า R_C จะต้องกำหนดให้มีค่าต่างๆ แต่ต้องไม่ต่ำมากเกินไป หรือการกำหนดค่าความต้านทาน R_1 , R_2 และ R_3 ในวงจรแบบที่ใช้โอปแอมป์ 2 ตัว และค่าความ R_1, R_2, R_f ในวงจรแบบที่ใช้โอปแอมป์ 3 ตัว เพื่อให้วงจรเรียงกระแสแบบเต็มคลื่นมีอัตราขยายที่เหมาะสม

2. ค่ากระแส I_{in} ที่ถูกถ่ายทอมาซึ่งจ่ายกำลังไฟมีค่าสูง ดังนั้นจึงควรเลือกค่าความต้านทาน R_A และ R_B ให้มีค่าต่ำๆ

3. ในการปรับค่าแรงดันคิซีให้เป็นศูนย์ จะต้องเลือกค่าความต้านทานที่มีความเที่ยงตรงสูง หรือปรับค่าได้

สรุปว่าการออกแบบวงจรเรียงกระแสแบบเต็มคลื่น โดยใช้โอปแอมป์และตัวต้านทานทั้ง 2 แบบ คือแบบที่ใช้โอปแอมป์ 2 ตัว ต่อกับความต้านทาน และแบบที่ใช้โอปแอมป์ 3 ตัว ต่อกับตัวต้านทาน เป็นการนำเสนอการสร้างวงจรเรียงกระแสแบบเต็มคลื่น โดยใช้หลักการใหม่ แต่ก็ยังมีข้อจำกัดค่อนข้างมาก โดยเฉพาะการกำหนดค่าความต้านทานของตัวต้านทานที่ใช้ในวงจรที่ต้องการอาศัยการกำหนดค่าที่เหมาะสมมากหรือมีความเที่ยงตรงสูงมาก นอกจากนี้วงจรยังสามารถใช้งานได้ในช่วงปฏิบัติการที่ไม่กว้างมากนัก และการใช้โอปแอมป์ก็ยิ่งทำให้มีผลตอบสนองทางความถี่ไม่สูงอีกด้วย เนื่องจากตัวโอปแอมป์เองมีค่าการตอบสนองความถี่ที่ต่ำ

2.5 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรขยายคลาส B และโอปแอมป์



รูปที่ 2.11 วงจรเรียงกระแสแบบเต็มคลื่น โดยใช้โอปแอมป์ 2 ตัวกับวงจรขยายคลาส B

ในหัวข้อนี้จะเป็นการกล่าวถึงการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นอีกวิธีหนึ่งซึ่งใช้ วงจรขยายคลาส B ต่อร่วมกับออปแอมป์ [12] โดยการออกแบบวิธีนี้จะช่วยลดข้อจำกัดที่เกิดจากการออกแบบวงจรเรียงกระแสแบบที่ใช้ออปแอมป์ต่อร่วมกับไดโอดแบบบริดจ์ และยังสามารถเพิ่ม อัตราขยาย (Gain) ของสัญญาณจุดออกได้ง่ายขึ้น ซึ่งวงจรจะประกอบด้วยออปแอมป์ 2 ตัว ต่อร่วมกับวงจรขยายคลาส B ดังแสดงไว้ในรูปที่ 2.11

จากรูปที่ 2.11 แสดงวงจรเรียงกระแสที่พัฒนาให้ดีขึ้นโดยใช้ออปแอมป์ 2 ตัว เป็นตัวควบคุม สัญญาณแรงดันจุดเข้าที่ใช้ในวงจร ซึ่งการทำงานของวงจรจะกำหนดให้ออปแอมป์ทั้ง 2 ตัว มี คุณสมบัติเหมือนกันทุกประการ และทรานซิสเตอร์ทุกตัวในวงจรนี้ก็กำหนดให้มีคุณสมบัติ เหมือนกันทุกประการเช่นกัน จะได้ว่าที่ จุด X และ Y จะมีแรงดันตกคร่อม $V_X = V_1$, $V_Y = V_2$ ดังนั้น $V_{XY} = V_1 - V_2$ ถ้า $V_1 > V_2$ กระแสที่จุดออก i_o จะมีค่าเท่ากับกระแส i_5 ซึ่งเท่ากับผลรวมของกระแส i_4 และ i_2 แต่เนื่องจาก กระแส i_2 มีค่าเท่ากับศูนย์ เพราะทรานซิสเตอร์ Q_2 และ Q_3 จะไม่ทำงาน ส่วน ทรานซิสเตอร์ Q_1 และ Q_4 จะทำงาน จึงทำให้กระแส i_5 มีค่าเท่ากับกระแส i_4 หรือ เท่ากับ V_{XY}/R ซึ่ง สามารถเขียนเป็นสมการ ได้ดังนี้

$$\begin{aligned} i_o &= i_5 = i_4 \\ &= \frac{V_{XY}}{R} \\ &= \frac{(V_1 - V_2)}{R} \end{aligned}$$

ในทางกลับกันถ้า $V_1 < V_2$ ทรานซิสเตอร์ Q_2 และ Q_3 ทรานซิสเตอร์ Q_1 และ Q_4 จะไม่ทำงาน ทำให้ได้กระแส i_4 มีค่าเท่ากับศูนย์ และกระแส i_2 มีค่าเท่ากับ V_{XY}/R ดังนั้นกระแส i_o ซึ่งเท่ากับกระแส i_5 จึงมีค่าเท่ากับกระแส i_2 ดังสมการ

$$\begin{aligned} i_o &= i_5 = i_2 \\ &= \frac{(V_2 - V_1)}{R} \end{aligned}$$

เมื่อนำสัญญาณที่จุดออกมารวมกัน จะได้สัญญาณในรูปของกระแสเต็มคลื่นคือ

$$i_o = \frac{|V_1 - V_2|}{R}$$

$$I_2 = \frac{\{(I_m^2 + 4I_1^2)^{1/2} - I_m\}}{2}$$

$$I_3 = \frac{\{(I_m^2 + 4I_1^2)^{1/2} + I_m\}}{2}$$

ส่วนวงจรสะท้อนกระแส CM1 จะทำหน้าที่ เป็นตัวรวมกระแส I_2 และ I_3 ให้ไปเป็นกระแสจุดออก I_0 ดังสมการ

$$I_0 = I_2 + I_3 \quad (2.24)$$

จากสมการที่ 2.24 ถ้ากำหนดให้กระแสจุดเข้า I_m มีค่าสูงกว่ากระแสไบอัส I_1 มาก ๆ ($I_m \gg I_1$) และเมื่อป้อนกระแสจุดเข้า I_m ที่มีค่ามากกว่าศูนย์เข้าไปในวงจร ทำให้วงจรมีการทำงานแบบวงจรขยายคลาส B ซึ่งสามารถเขียนสมการของกระแส I_2 และ I_3 ได้ใหม่ดังนี้

$$I_2 \cong 0$$

และ

(2.25)

$$I_3 \cong I_m$$

ในทำนองเดียวกันเมื่อป้อนกระแสจุดเข้า I_m ที่มีค่าน้อยกว่าศูนย์เข้าไปในวงจร จะได้สมการของกระแส I_2 และ I_3 เป็นดังนี้

$$I_2 \cong I_m$$

และ

(2.26)

$$I_3 \cong 0$$

จากสมการที่ (2.24) กระแสจุดออก I_0 ได้จากการรวมกันของกระแส I_2 และ I_3 ดังนั้นสามารถเขียนสมการความสัมพันธ์ระหว่างกระแสจุดออก I_0 และกระแสจุดเข้า I_m ได้ดังนี้

$$I_0 \cong |I_m| \quad (2.27)$$

โดยกระแสจุดออก I_0 ที่ได้นี้จะป้อนเป็นกระแสแบบเต็มคลื่นของกระแสจุดเข้า I_m

การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรถายคลาส AB นั้นมีข้อดีหลายประการเช่นวงจรมีขนาดเล็ก ใช้อุปกรณ์น้อย แต่ยังมีข้อจำกัดอยู่คือค่าของกระแสจุดเข้าคือ I_m จะต้องมีค่าสูงกว่ากระแสไบอัส I_1 มาก ทำให้วงจรเรียงกระแสแบบเต็มคลื่นวิธีนี้ไม่สามารถใช้งานกับกระแสจุดเข้าที่มีขนาดเล็ก เพราะทำให้สัญญาณมีความผิดเพี้ยนไปจนสามารถอธิบายจากสมการที่ (2.22) และสมการที่ (2.23) ที่เป็นสมการของกระแส I_2 และ I_3 ได้ดังนี้ [16]

$$I_2 = \frac{\{(I_m^2 + 4I_1^2)^{1/2} - I_m\}}{2}$$

และ

$$I_3 = \frac{\{(I_m^2 + 4I_1^2)^{1/2} + I_m\}}{2}$$

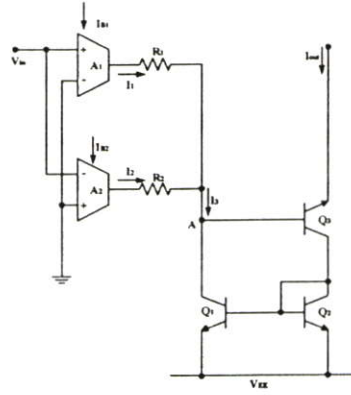
จากสมการจะเห็นได้ว่าค่าของกระแส I_2 และ I_3 จะแปรผันตามค่าของกระแส I_m และ I_1 โดยที่ค่าของกระแส I_1 จะเป็นส่วนที่ทำให้สัญญาณกระแสแบบเต็มคลื่นที่ได้มีความผิดเพี้ยน ดังนั้นจึงต้องจำกัดค่ากระแส I_1 ออกไป โดยการกำหนดให้กระแส I_1 มีค่าน้อยมากๆ เมื่อเทียบกับค่ากระแส I_m ทำให้ได้สัญญาณกระแสที่มีความผิดเพี้ยนต่ำลง ดังนั้นวงจรจึงไม่เหมาะสมกับสัญญาณจุดเข้าขนาดเล็ก

2.7 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรถายความนำ

ในหัวข้อนี้จะเป็นการกล่าวถึง การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นที่ใช้โอทีเอต่อร่วมกับตัวต้านทานและวงจรสะท้อนกระแส [18] โดยได้นำเสนอวงจรการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นไว้ 2 แบบ คือ วงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรถายความนำแบบพื้นฐาน และวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรถายความนำที่มีการชดเชยอุณหภูมิ

2.7.1 วงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรถายความนำแบบพื้นฐาน

จากรูปที่ 2.13 แสดงวงจรเรียงกระแสสำหรับสัญญาณขนาดเล็ก โดยใช้โอทีเอแบบพื้นฐาน วงจรประกอบด้วยโอทีเอ 2 ตัว คือ A_1 และ A_2 วงจรสะท้อนกระแสแบบวิลสันซึ่งประกอบด้วยทรานซิสเตอร์ 3 ตัว คือ ทรานซิสเตอร์ Q_1 , Q_2 และ Q_3 ตามลำดับที่ทำหน้าที่สะท้อนกระแส โดยมีอัตราส่งผ่านกระแสเท่ากับหนึ่ง และตัวต้านทาน 2 ตัว คือ R_1 และ R_2 ที่มีค่าสูง การทำงานของวงจรสามารถอธิบายได้ดังนี้ กำหนดให้ค่าความนำ (g_m) ของโอทีเอ A_1 และ A_2 ที่ค่าเท่ากัน และ V_m คือสัญญาณแรงดันจุดเข้าที่ให้กับวงจร



รูปที่ 2.13 วงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรขยายความนำแบบพื้นฐาน

เมื่อป้อนแรงดัน V_{in} ที่มีค่ามากกว่าศูนย์เข้าไปในวงจร โดยแรงดันจะถูกป้อนเข้าที่ขา (+) ของโอทีเอ A_1 และที่ขา (-) ของโอทีเอ A_2 จะเป็นผลทำให้กระแส I_1 ไหลออกผ่านตัวต้านทาน R_1 มายังจุด A และเกิดกระแส I_2 ไหลเข้าที่จุดออกของโอทีเอ A_2 ซึ่งค่าของกระแส I_1 และ I_2 เป็นดังสมการ

$$I_1 = g_{m1} V_{in} \quad \text{เมื่อ } V_{in} > 0 \quad (2.28)$$

$$= \frac{I_{B1}}{2V_T} V_{in}$$

และ

$$I_2 = -g_{m2} V_{in} \quad \text{เมื่อ } V_{in} > 0 \quad (2.29)$$

$$= -\frac{I_{B2}}{2V_T} V_{in}$$

ในทางตรงกันข้ามเมื่อป้อนแรงดัน V_{in} ที่มีค่าน้อยกว่าศูนย์ สมการของกระแส I_1 และ I_2 จะเป็นดังนี้

$$I_1 = -g_{m1} V_{in} \quad \text{เมื่อ } V_{in} < 0 \quad (2.30)$$

$$= -\frac{I_{B1}}{2V_T} V_{in}$$

และ

$$I_2 = g_{m2} V_{in} \quad \text{เมื่อ } V_{in} < 0 \quad (2.31)$$

$$= \frac{I_{B2}}{2V_T} V_{in}$$

เมื่อ $V_{in} > 0$ กระแส I_1 จะไหลออกจากจุดออกของคอปโทเอ A_1 และกระแส I_2 จะไหลเข้ามายังจุดออกของโอทีเอ A_2 แต่เนื่องจากวงจรสะท้อนกระแส Q_1 ถึง Q_2 ต่ออ้างอิงกับแหล่งจ่ายไฟ V_{EE} เป็นผลให้แรงดันที่จุด A มีค่าเท่ากับ $2V_{BE} + V_{EE}$ ประกอบกับตัวต้านทาน R_2 มีค่าสูง เป็นผลให้แรงดันที่จุดออกของโอทีเอ A_2 มีค่าเป็นแรงดันลบที่ใกล้เคียงกับ V_{EE} ซึ่งจะทำให้ วงจรสะท้อนกระแสภาคจุดออกภายในโอทีเอ A_2 ทำงานในช่วงอิ่มตัว (Saturate) และกระแส I_2 มีค่าเข้าใกล้ศูนย์

ในทำนองเดียวกันเมื่อ $V_{in} < 0$ กระแส I_1 จะไหลเข้ามายังจุดออกของโอทีเอ A_1 และกระแส I_2 จะไหลออกจากจุดออกของโอทีเอ A_2 และเนื่องจากวงจรสะท้อนกระแส Q_1 ถึง Q_3 ต่ออ้างอิงกับแหล่งจ่ายไฟ V_{EE} เป็นผลให้แรงดันที่จุด A มีค่า เท่ากับ $2V_{BE} + V_{EE}$ ประกอบกับตัวต้านทาน R_1 มีค่าสูง จึงเป็นผลให้แรงดันที่จุดออกภายในโอทีเอ A_1 ทำงานในช่วงอิ่มตัวและกระแส I_1 มีค่าเข้าใกล้ศูนย์ ดังนั้นสมการของกระแส I_1 และ I_2 สามารถเขียนใหม่ได้ดังนี้

$$I_1 = \begin{cases} g_{m1}V_{in} = \left(\frac{I_{B1}}{2V_T}\right)V_{in} & \text{เมื่อ } V_{in} > 0 \\ 0 & \text{เมื่อ } V_{in} < 0 \end{cases} \quad (2.32)$$

$$I_2 = \begin{cases} 0 & \text{เมื่อ } V_{in} > 0 \\ g_{m2}V_{in} = \left(\frac{I_{B2}}{2V_T}\right)V_{in} & \text{เมื่อ } V_{in} < 0 \end{cases} \quad (2.33)$$

กระแส I_1 และ I_2 จะไหลไปรวมกันยังจุด A ทำให้กระแส I_3 มีขนาดเท่ากับกระแส $I_1 + I_2$ โดยกระแส I_3 นี้ถูกวงจรสะท้อนกระแส Q_1 ถึง Q_3 ซึ่งมีอัตราการส่งผ่านเท่ากับหนึ่งส่งผ่านไปเป็นกระแสจุดออก I_{out} จะได้ความสัมพันธ์ของกระแสดังนี้

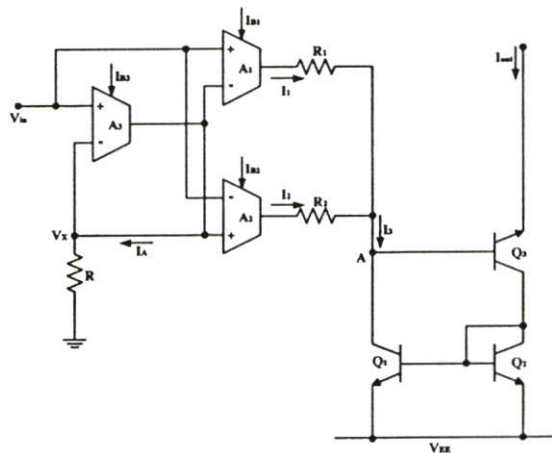
$$\begin{aligned} I_{out} &= -I_3 \\ &= -(I_1 + I_2) \end{aligned} \quad (2.34)$$

จากสมการที่ (2.32) สมการที่ (2.33) สมการที่ (2.34) และจากที่กำหนดให้ กระแสไบอัสโอทีเอ A_1 และ A_2 มีค่าเท่ากันคือ $I_{B1} = I_{B2} = I_B$ ดังนั้นจะได้ว่า

$$\begin{aligned}
 I_{out} &= -g_m |V_{in}| \\
 &= -\frac{I_B}{2V_T} |V_{in}|
 \end{aligned}
 \tag{2.35}$$

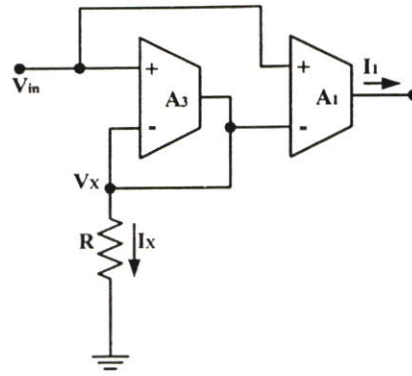
ดังนั้น กระแสที่จุดออก I_{out} ที่ได้จะเป็นการเรียงกระแสแบบเต็มคลื่นของแรงดันจุดเข้า V_{in} และจากสมการที่ (2.35) ที่ได้จะเห็นว่าค่า V_T ในสมการ คือ ผลของศักดาความร้อนที่เกิดขึ้นของตัวโอทีเอ ซึ่งมีผลต่อกระแสที่จุดออกที่ได้

2.7.2 วงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรขยายความนำแบบที่มีการชดเชยผลของอุณหภูมิ



รูปที่ 2.14 วงจรเรียงกระแสแบบเต็มคลื่น โดยใช้โอทีเอที่มีการชดเชยอุณหภูมิ

จากรูปที่ 2.14 แสดงวงจรเรียงกระแสแบบเต็มคลื่นสำหรับสัญญาณขนาดเล็ก โคนใช้โอทีเอเป็นการนำหลักการของวงจรเปลี่ยนแรงดันเป็นกระแสและวงจรเรียงกระแสแบบเต็มคลื่นขนาดเล็กแบบพื้นฐานมาใช้ร่วมกัน เพื่อให้ได้วงจรเรียงกระแสแบบเต็มคลื่นที่มีช่วงปฏิบัติการทางสัญญาณที่กว้างขึ้น และชดเชยผลศักดาความร้อนที่เกิดขึ้นภายในวงจร ซึ่งตัวแปรหนึ่งที่ทำให้วงจรมีความผิดเพี้ยน การทำงานของวงจรสามารถอธิบายได้ดังนี้ เมื่อป้อนแรงดันที่จุดเข้า V_{in} เข้าไปในวงจร จะเป็นผลให้เกิดกระแส I_1 และ I_2 ที่จุดออกของโอทีเอ A_1 และ A_2 ตามลำดับ พิจารณาความสัมพันธ์ระหว่างกระแส I_1 กับแรงดันจุดเข้า V_{in} ได้จากรูปที่ 2.14

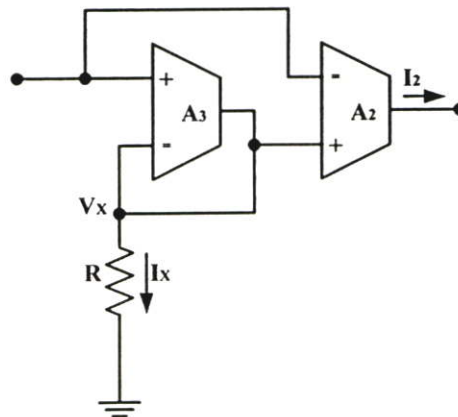


รูปที่ 2.15 ความสัมพันธ์ระหว่างกระแส I_1 กับแรงดันจุดเข้า V_{in}

รูปที่ 2.15 ที่แสดงความสัมพันธ์ระหว่างกระแส I_1 กับแรงดันจุดเข้า V_{in} ซึ่งก็คือ วงจรเปลี่ยนแรงดันเป็นกระแส โดยความสัมพันธ์ของกระแส I_1 กับแรงดันจุดเข้า V_{in} สามารถหาได้ดังนี้ ถ้า $V_{in} > 0$ โอทีเอ A_1 จะจ่ายกระแส I_1 โดยมีทิศทางไหลออกจากจุดออกของโอทีเอ A_1 ในทางตรงกันข้ามถ้า $V_{in} < 0$ จะเกิดกระแส I_1 ไหลเข้าที่จุดออกของโอทีเอ A_1 ดังเขียนเป็นสมการความสัมพันธ์ ได้ดังนี้

$$I_1 = \begin{cases} \frac{I_{B1}}{I_{B3}} \left(\frac{V_{in}}{R} \right) & \text{เมื่อ } V_{in} > 0 \\ -\frac{I_{B1}}{I_{B3}} \left(\frac{V_{in}}{R} \right) & \text{เมื่อ } V_{in} < 0 \end{cases} \quad (2.36)$$

โดยที่ I_{B1} และ I_{B3} คือกระแสไบอัสของโอทีเอ A_1 และ A_2 ตามลำดับ ในทำนองเดียวกันเมื่อ สลับขา(+) และขา(-) ของโอทีเอ A_1 ดังแสดงในรูปที่ 2.16



รูปที่ 2.16 ความสัมพันธ์ระหว่างกระแส I_2 กับแรงดันจุดเข้า V_{in}

จากรูปที่ 2.16 แสดงความสัมพันธ์ระหว่างกระแส I_2 กับแรงดันจุดเข้า V_{in} ความสัมพันธ์ของ I_2 กับแรงดันจุดเข้า V_{in} สามารถหาได้ดังนี้ ถ้า $V_{in} > 0$ จะเกิดกระแส I_2 ไหลเข้าที่ จุดออกของโอทีเอ A_2 ในทางตรงกันข้ามถ้า $V_{in} < 0$ โอทีเอ A_2 จะจ่ายกระแส I_2 โดยมีทิศทางไหลออกจากจุดออกของโอทีเอ A_2 ซึ่งเขียนเป็นสมการความสัมพันธ์ได้ดังนี้

$$I_2 = \begin{cases} -\frac{I_{B2}}{I_{B3}} \left(\frac{V_{in}}{R} \right) & \text{เมื่อ } V_{in} > 0 \\ \frac{I_{B2}}{I_{B3}} \left(\frac{V_{in}}{R} \right) & \text{เมื่อ } V_{in} < 0 \end{cases} \quad (2.37)$$

โดยที่ I_{B2} และ I_{B3} คือกระแสไบอัสของโอทีเอ A_2 และ A_3 ตามลำดับ

จากสมการที่ (2.36) และสมการที่ (2.37) จะเห็นว่ากระแส I_1 และ I_2 ได้ชัดเจนผลของศักดาความร้อนที่เกิดขึ้นในวงจรเรียงกระแสแบบเต็มคลื่นที่เกิดขึ้นในสมการที่ (2.35) ไปแล้ว ดังนั้นเมื่อพิจารณากระแสจุดออก I_{out} ของวงจรเรียงกระแสแบบเต็มคลื่นตามหลักการของวงจรเรียงกระแสสำหรับสัญญาณขนาดเล็กแบบพื้นฐานดังที่กล่าวมาแล้วข้างต้น ทำให้ได้สมการความสัมพันธ์ระหว่างกระแสจุดออก I_{out} กับแรงดันจุดเข้า V_{in} ที่ป้อนเข้าไป โดยกำหนดให้ค่ากระแสไบอัสของโอทีเอ A_1 และ A_2 มีค่าเท่ากันคือ $I_{B1} = I_{B2} = I_B$ ดังนี้

$$\begin{aligned} I_O &= -(I_1 + I_2) \\ &= -\frac{I_B}{I_{B3}R} |V_{in}| \end{aligned} \quad (2.38)$$

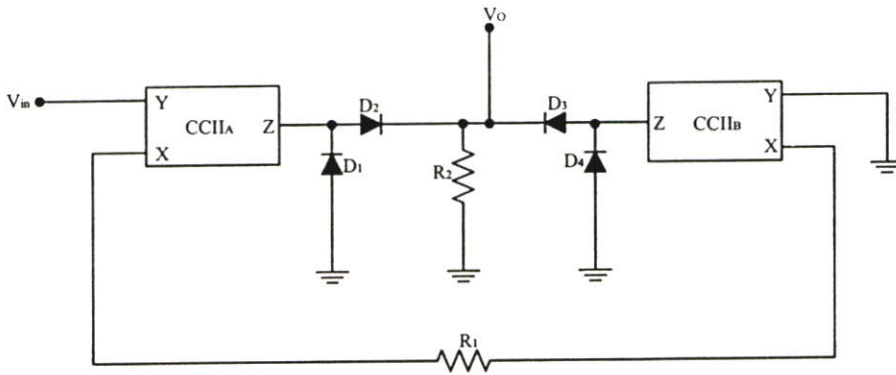
ดังนั้นจะได้กระแสจุดออก I_{out} ตามสมการที่ (2.38) เป็นการเรียงกระแสแบบเต็มคลื่นของแรงดันที่จุดเข้า V_{in} ซึ่งสามารถนำมาเขียนเป็นสมการใหม่ได้ดังนี้

$$I_{out} = -\frac{A_i}{R} |V_{in}| \quad (2.39)$$

โดยที่ A_i คือ อัตราการขยายกระแสที่สามารถแปรค่าได้โดย การเปลี่ยนอัตราส่วนของกระแสไบอัส I_{B1} และ I_{B3} และจากสมการ (2.39) จะเห็นว่าศักดาความร้อนที่เกิดขึ้นของตัวโอทีเอที่มีผลต่อการทำงานของวงจรได้ถูกชดเชยไป

จากการออกแบบวงจรเรียงกระแสแบบเต็มคลื่น โดยใช้วงจรถายความนำหรือ โอทีเอคังที่กล่าวไว้ นั้นมีข้อดีคือวงจรมีเสถียรภาพทางอุณหภูมิที่ดี และมีช่วงปฏิบัติงานที่กว้าง แต่อย่างไรก็ตามการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นด้วยวิธีนี้ ผลตอบสนองทางความถี่ค่อนข้างแคบ โดยผลตอบสนองทางความถี่จะขึ้นอยู่กับวงจรถายความนำเป็นหลัก

2.8 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรถายพานกระแสและไดโอด



รูปที่ 2.17 วงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรถายพานกระแสกับ ไดโอด

จากรูปที่ 2.17 แสดงวงจรเรียงกระแสแบบเต็มคลื่น โดยใช้คุณสมบัติของวงจรถายพานกระแส [17] ซึ่งใช้จำนวน 2 ตัว คือ $CCII_A$ และ $CCII_B$ คู่ร่วมกับไดโอด และแหล่งจ่ายไฟกระแสตรง โดยวงจรถายพานกระแสทั้งสองจะทำหน้าที่แปลงแรงดันให้เป็นกระแสได้ดีกว่าออปแอมป์ เนื่องจากวงจรถายพานกระแสเป็นอุปกรณ์ที่มีค่าความต้านทานต่ำใกล้เคียงกับกราวด์ (ground) มีขา X เป็นกระแสจุดเข้าหรือแรงดันจุดออก มีขา Y จะเป็นแรงดันจุดเข้าที่มีค่าความต้านทานขาเข้าสูง และขา Z จะเป็นจุดออกของวงจรถายพานกระแสที่อยู่ในรูปของกระแส นอกจากนี้วงจรถายพานกระแสยังเป็นอุปกรณ์ที่มีช่วงปฏิบัติการทางความถี่ที่กว้างมากถึง 100 MHz โดยหลักการทำงานของวงจรถายพานกระแสสามารถอธิบายได้ดังนี้ เมื่อป้อนแรงดันจุดเข้าที่มีค่ามากกว่าศูนย์ ($V_{in} > 0$) เข้าที่ขา Y หรือขาจุดเข้าของวงจรถายพานกระแส $CCII_A$ จะทำให้เกิดกระแสไหลออกจากขา Z ซึ่งเป็นขาจุดออกของวงจรถายพานกระแส $CCII_A$ โดยจะมีขนาดเท่ากับ V_{in}/R_1 และจะไหลผ่านเข้าไปที่ขา Z ทำให้ไดโอด D_4 และ D_2 ทำงาน และจากการที่ไดโอด D_2 ทำงาน กระแสจากขา Z ของวงจรถายพานกระแส $CCII_A$ จะไหลผ่านไปยังตัวต้านทาน R_2 และกำหนดให้ $R_1 = R_2$ ทำให้แรงดันจุดออก $V_{out} = V_{in}$ ในทำนองเดียวกันเมื่อแรงดันจุดเข้าที่มีค่าน้อยกว่าศูนย์ ($V_{in} < 0$) ไดโอด D_3 และ D_1 จะทำงาน กระแสจุดออกของวงจรถายพานกระแส $CCII_B$ จะไหลผ่านไปยังตัวต้านทาน R_2 ทำให้แรงดันจุดออก $V_o = -V_{in}$ ซึ่งสามารถนำมาเขียนสมการได้ดังนี้

$$V_o = \begin{cases} -V_{in} & \text{เมื่อ } V_{in} < 0, \text{ เมื่อ } V_{in} > 0 \end{cases} \quad (2.40)$$

จากการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรสะพานกระแสดังที่กล่าวไว้ข้างต้นมีข้อดีคือ มีช่วงปฏิบัติการทางความถี่ที่กว้าง แต่อย่างไรก็ตามการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นด้วยวิธีนี้จะเกิดช่วงเวลาหน่วงที่เกิดจากไดโอด ทำให้เกิดความผิดเพี้ยนของสัญญาณในช่วงตัดผ่านศูนย์ และต้องใช้วงจรสายพานกระแสถึง 2 ชุด สิ้นเปลือง

ต่อมาก็ได้มีการพัฒนาเป็นวงจรเรียงกระแสทำงานในโหมดกระแสใช้วงจรสายพานกระแสหนึ่งวงจรและวงจรสะท้อนกระแสโดยได้ถูกนำเสนอใน (Monpapassorn et al., 2001a) วงจรดังกล่าวออกแบบโดยใช้ไบโพลาร์ทรานซิสเตอร์และกำหนดให้ทำงานในคลาส B ซึ่งทำให้วงจรสามารถเรียงกระแสที่สัญญาณขนาดเล็กได้ดี แต่เนื่องจากวงจรทำงานในคลาส B จึงทำให้วงจรไม่สามารถเรียงกระแสที่สัญญาณความถี่สูงได้ดี นอกจากนี้วงจรยังต้องต่อตัวต้านทานแบบต่อลงกราวด์อีกสองตัวด้วย

2.9 บทสรุป

ในบทนี้จะเป็นการกล่าวถึงวิวัฒนาการวงจรเรียงกระแสแบบเต็มคลื่นแบบพื้นฐาน ซึ่งสามารถสรุปถึงข้อดีข้อเสียของการสร้างวงจรเรียงกระแสแบบเต็มคลื่นด้วยเทคนิคต่างๆ ดังที่กล่าวมาข้างต้นได้ดังนี้

1. วงจรเรียงกระแสแบบเต็มคลื่นแบบพื้นฐานที่ใช้ไดโอด แม้ว่าจะสามารถให้กระแสออกไปได้อย่างต่อเนื่องแต่หากไดโอดตัวหนึ่งตัวใดเสียหาย วงจรนั้นจะกลายเป็นวงจรเรียงกระแสแบบครึ่งคลื่นทันที และหากเกิดการรั่วไหลหรือลัดวงจรกระแสไฟสลับจะถูกส่งเข้าไปยังโหลดทำให้เกิดการเสียหายได้ ดังนั้นจึงได้มีการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นแบบพื้นฐานที่ใช้ไดโอด 4 ตัว หรือที่เรียกกันว่าแบบบริดจ์เพื่อแก้ไขปัญหาดังกล่าว ซึ่งจะเห็นได้ว่ามีข้อดีคือ รับกระแสและแรงดันได้สูง แต่ก็มีข้อเสีย คือ ไม่สามารถใช้เรียงกระแสของสัญญาณในระดับต่ำๆ ได้
2. การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นที่ใช้ฮอปแอมป์ต่อร่วมกับไดโอดและความต้านทาน มีข้อดีที่ว่าสามารถออกแบบใช้งานได้ง่าย แต่ยังมีจำกัดที่ว่าวงจรมีความผิดเพี้ยนของสัญญาณค่อนข้างมาก และผลตอบสนองทางความถี่ที่แคบ
3. การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้ฮอปแอมป์ต่อร่วมกับความต้านทาน วิธีนี้มีข้อจำกัดที่การใช้ความต้านทานภายในวงจร คือ จะต้องเลือกความต้านทานที่มีค่าเหมาะสม มีความเที่ยงตรงสูงมาก เพื่อให้ได้สัญญาณที่มีความผิดเพี้ยนต่ำ อีกทั้งวงจรยังสามารถใช้งานได้ในช่วงความถี่ที่ไม่สูงนัก

4. การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรขยายคลาส B คู่ร่วมกับออปแอมป์ ข้อดีคือ สามารถเพิ่มอัตราขยายของสัญญาณจุดออกได้ง่าย และสามารถลดผลช่วงหน่วงเวลาของไดโอดลงได้ แต่ลดได้ไม่มาก เป็นผลให้ความแม่นยำในการทำงานของวงจรไม่สูงนัก ดังนั้นจึงทำให้เกิดความผิดเพี้ยนของสัญญาณในช่วงตัดผ่านศูนย์ นอกจากนี้วงจรยังสามารถใช้งานได้ในช่วงความถี่ที่ไม่สูงนัก อันเนื่องจากตัวออปแอมป์มีค่าแบนด์วิดท์ที่ต่ำ

5. การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นที่ใช้วงจรขยายคลาส AB ข้อดีของการสร้างด้วยวิธีนี้คือใช้อุปกรณ์น้อย ทำให้วงจรมีขนาดเล็ก แต่ยังมีข้อจำกัดอยู่คือค่ากระแสจุดเข้าต้องมีค่าสูงกว่าค่ากระแสไบอัสมากๆ ทำให้ไม่สามารถใช้งานกับกระแสสัญญาณจุดเข้าที่มีขนาดเล็กได้ ดังนั้นการสร้างวงจรด้วยวิธีนี้จึงไม่เหมาะสมกับสัญญาณขนาดเล็ก

6. การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรขยายความนำหรือโอทีเอ็นั้นมีข้อดีคือวงจรมีเสถียรภาพทางอุณหภูมิที่ดี และมีช่วงปฏิบัติการที่กว้าง แต่อย่างไรก็ตามการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นด้วยวิธีนี้ยังมีสัญญาณจุดเข้าอยู่ในรูปของแรงดัน และเป็นการใช้อุปกรณ์ที่เป็นเทคโนโลยีไบโพลาร์ทรานซิสเตอร์เพียงอย่างเดียว

7. การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรสายพานกระแสคู่ร่วมกับไดโอดและแหล่งจ่ายไฟกระแสตรง วิธีนี้มีข้อดีที่มามีการทำงานที่เร็ว และวงจรยังมีช่วงปฏิบัติการทางความถี่ที่กว้างมาก แต่อย่างไรก็ตามการสร้างวงจรจะต้องใช้วงจรสายพานกระแสถึงสองชุด ซึ่งเป็นการสิ้นเปลือง ต่อมาก็ได้มีการพัฒนาเป็นวงจรเรียงกระแสทำงานในโหมดกระแสใช้วงจรสายพานกระแสหนึ่งวงจรและวงจรสะท้อนกระแสโดยได้ถูกนำเสนอใน (Monpapassorn et al., 2001a) วงจรดังกล่าวออกแบบโดยใช้ไบโพลาร์ทรานซิสเตอร์และกำหนดให้ทำงานในคลาส B ซึ่งทำให้วงจรสามารถเรียงกระแสที่สัญญาณขนาดเล็กได้ดี แต่เนื่องจากวงจรทำงานในคลาส B จึงทำให้วงจรไม่สามารถเรียงกระแสที่สัญญาณความถี่สูงได้ดี นอกจากนี้วงจรยังต้องต่อตัวต้านทานแบบต่อลงกราวด์อีกสองตัวด้วย

บทที่ 3

ความเป็นมาและวิวัฒนาการเทคโนโลยีสารกึ่งตัวนำมอสเฟต

3.1 บทนำ

ปัจจุบันมอสเฟต (Metal-Oxide Semiconductor Field Effect Transistor: MOSFET) หรือมอส (MOS) ได้รับความนิยมอย่างมาก เนื่องจากมีลักษณะรูปแบบพื้นฐาน โครงสร้างเข้าใจได้ง่าย และข้อได้เปรียบอื่นๆ อีกหลายประการเมื่อเปรียบเทียบกับไบโพลาร์ทรานซิสเตอร์ จึงทำให้เริ่มมีความสนใจในขบวนการผลิตมอสมากขึ้นเป็นลำดับ

ตามวารสารสิ่งตีพิมพ์ที่เขยรายงานไว้พบว่า ผู้ซึ่งพยายามที่จะทำให้ทรานซิสเตอร์มีการทำงานโดยผลของสนามไฟฟ้าเป็นครั้งแรกโดย J.E. Lilienfeld [21] ในปีค.ศ. 1930 หลังจากนั้น O. Held [22] ได้เปิดเผยการค้นพบนี้อย่างชัดเจนปี ค.ศ. 1935 และการทำงานเป็นครั้งแรกของสิ่งประดิษฐ์ที่มีรูปแบบเป็นยูนิโพลาร์ (Unipolar) หรือการทำให้ทรานซิสเตอร์มีการทำงานโดยผลของสนามไฟฟ้าหรือเฟต (Field Effect Transistor : FET) ซึ่งถูกพัฒนาในห้องแล็บ Bell-Telephone โดย J. Bardeen W.H. Brattian [23] ในปี ค.ศ. 1948 ก็สำเร็จขึ้น และจากการสังเกตนักวิทยาศาสตร์เท่าที่ผ่านมาซึ่งได้ศึกษากับผลของการที่พยายามทำให้กระแสไหลผ่านจุดเชื่อมต่อ (Contact) ซึ่งกั้นบนเจอร์มาเนียม (Germanium) ให้เบาบางลง การค้นคว้านี้เป็นแนวทางในการพัฒนาจุดเชื่อมต่อบนทรานซิสเตอร์ แต่ก็ยังเป็นเพียงการที่สามารถใช้ผลของสนามไฟฟ้าในการควบคุมได้เล็กน้อยเท่านั้น แต่กระแสยังสามารถไหลผ่านได้เป็นส่วนใหญ่ ซึ่งทำให้หนทางในการที่พัฒนาไปสู่เฟตต้องหยุดชะงักลงเกือบทั้งสิ้น

ในปี ค.ศ. 1952 W. Shockley [24] ได้อธิบายถึงการทำงานของเจฟต (Junction FET) จากการควบคุมจากขั้วไฟฟ้าให้เกิดไบอัสย้อนกลับที่จุดเชื่อมต่อ (Reverse-Bias Junction) เป็นผลสำเร็จ ภายหลังจากเจฟตได้ถูกสร้างขึ้นและทดสอบตามรูปแบบของ G.C. Dacey และ I.M. Ross [25] ซึ่งได้ทำการวิเคราะห์และคิดวิธีแสดงออกในรูปสมการของเฟต ปฏิบัติต่อเป็นผลสำเร็จ ในปี ค.ศ. 1953 แต่อย่างไรก็ตาม ในสมัยแรกๆ ความพยายามในการประดิษฐ์มอสเฟตยังไม่ประสบความสำเร็จเพราะเนื่องจากว่าขาดการควบคุมที่ดี

ความก้าวหน้าทางวิทยาศาสตร์ครั้งสำคัญ ในขบวนการของสารกึ่งตัวนำเกิดขึ้นในปี ค.ศ. 1960 ด้วยการพัฒนาขบวนการของซิลิคอนพลาแนร์ (Silicon Planar) และมอสเฟตถูกสร้างและเริ่มใช้งานเป็นครั้งแรกโดย D. Kahang และ M.M. Atalla [26] หลังจากนั้นมอสเฟตก็เริ่มเข้ามามีบทบาทแทนสูญญากาศ (Vacuum Tube) ซึ่งในขณะนั้นมีราคาแพงมาก และในปี ค.ศ. 1964 มอสเฟตสามารถผลิตเป็นวงจรรูปหรือไอซีได้ง่ายขึ้นกระทั่งราวปี ค.ศ. 1967 ได้รับความนิยมของมอสเฟตได้รับความสนใจมากขึ้นเป็นลำดับถึงปัจจุบัน การพัฒนาสามารถก้าวไปสู่ความสามารถที่

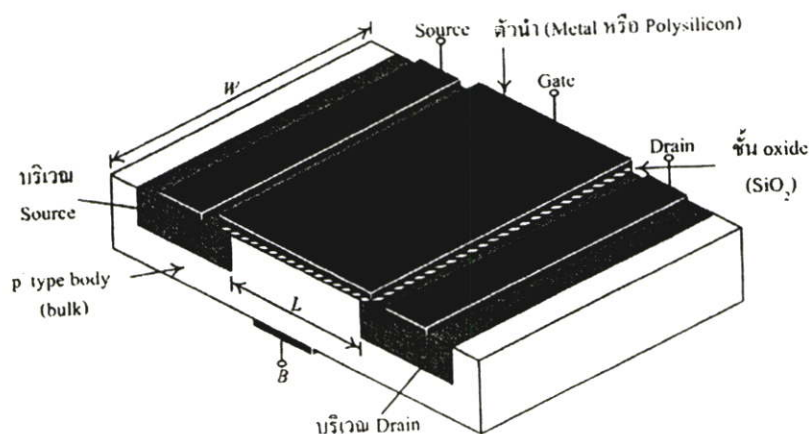
จะลดขนาดของมอสเฟทให้มีขนาดเล็กลงมากๆ กระทั่งสามารถสร้างให้มีดีไวซ์ (Device) ได้มากถึงหลายแสนตัวต่อชิพ (Chip) นั่นๆ ได้ ซึ่งเป็นลักษณะของวงจรรวมขนาดใหญ่ หรือที่เรียกกันว่า VLSI

3.2 เทคโนโลยีสารกึ่งตัวนำมอสเฟท

เทคโนโลยีมอสเฟทสามารถจัดแบ่งออกเป็น 3 เทคโนโลยีย่อยตามวิธีการในการสร้างอนุกลย่อยของวงจรรวม (device) คือ พีมอส (pMOS), เอ็นมอส (nMOS), และ ซีมอส (CMOS) ซึ่งแต่ละเทคโนโลยีต่างมีข้อดีของตัวเองกล่าวคือ เทคโนโลยีพีมอสเป็นเทคโนโลยีที่ผลิตได้ง่าย เทคโนโลยีเอ็นมอสสามารถใช้สร้างอนุกลที่ต้องการความเร็วได้ดี ส่วนเทคโนโลยีซิมอสนั้นมีข้อดีที่การประหยัดพลังงานในการทำงาน ดังนั้นเทคโนโลยีมอสที่จะกล่าวถึงต่อไปนี้จะขอกกล่าวถึงเฉพาะเอ็นมอสและซิมอสเท่านั้น

3.3 ทรานซิสเตอร์แบบมอสเฟท

อนุกลอิเล็กทรอนิกส์ สามารถสร้างขึ้นได้โดยอาศัยชั้นสารที่สำคัญ 3 แบบ คือ ชั้นการแพร่ (diffusion), ชั้นโพลีซิลิคอน (Polysilicon) และชั้นโลหะ (metal layer) ถ้านำชั้นสารเหล่านี้มาประกอบกันบนชั้นเซมิคอนดักเตอร์ ก็จะสามารถสร้างอนุกลทางไฟฟ้า เช่น ตัวต้านทาน (Resistor), ตัวเก็บประจุ (Capacitor) หรือ ทรานซิสเตอร์ (Transistor) ขึ้นมาได้



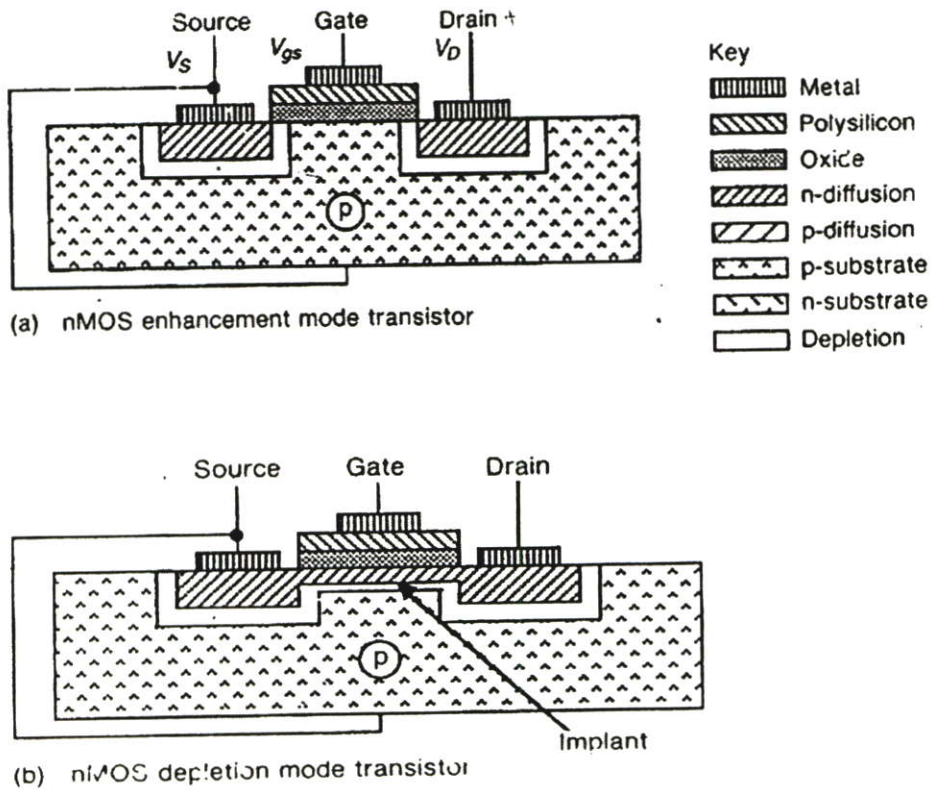
รูปที่ 3.1 โครงสร้างของทรานซิสเตอร์แบบมอสเฟท

โครงสร้างทรานซิสเตอร์แบบมอสเฟทจะเป็นดังรูปที่ 3.1 จากรูปจะพบว่าโครงสร้างของทรานซิสเตอร์จะประกอบด้วย ชั้นการแพร่อยู่ 2 ด้าน ของช่องที่เรียกว่า แชนแนล (Channel) ชั้นการแพร่ทั้งสองนี้จะเป็น ซอร์ส (Source) และเดรน (Drain) ของทรานซิสเตอร์ มีชั้นโพลีซิลิคอนอยู่เหนือ

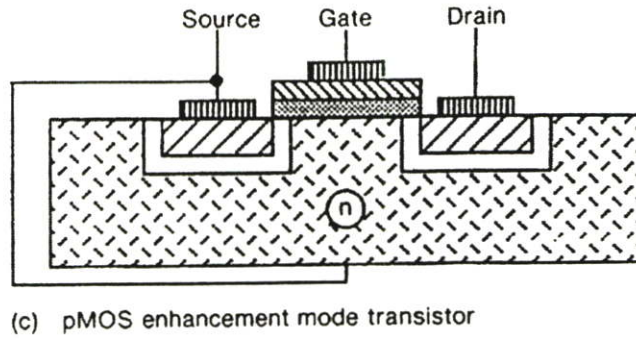
แขนแนล ระหว่างชั้นกรแพร์ทั้งสอง โดยมีชั้นของออกไซด์เป็นฉนวนคั่นอยู่ ชั้นโพลีซิลิคอนนี้จะ เป็นเกต (Gate) ของทรานซิสเตอร์

ทรานซิสเตอร์แบบมอสถูกแบ่งออกเป็น 2 ชนิด ตามชนิดของสารที่ใช้สร้างชั้นการแพร์และจับ สเตท คือ ทรานซิสเตอร์แบบพีมอส (pMOS Transistor) ทรานซิสเตอร์แบบนี้จะใช้จับสเตทที่เป็น สารชนิดเอ็น และใช้สารเจือชนิดพีในการสร้างชั้นการแพร์ ทรานซิสเตอร์อีกประเภทหนึ่งคือ ทรานซิสเตอร์ชนิดเอ็นมอส (nMOS Transistor) ใช้สารชนิดพีเป็นจับสเตท และมีชั้นการแพร์ที่ สร้างจากสารเจือชนิดเอ็น ทรานซิสเตอร์ทั้งแบบพีมอสและเอ็นมอสที่มีโครงสร้างแบบนี้เราเรียกว่า ทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ (Enhancement mode transistor)

นอกจากนี้ยังมีทรานซิสเตอร์อีกแบบหนึ่งที่ถูกแพร์สารเจือ (Impurity) ลงไปในช่องว่างระหว่าง ชั้นการแพร์ของซอร์สและเดรน เพื่อทำให้เกิดผลในการควบคุมกระแสไฟฟ้าที่ไหลระหว่างซอร์ส และเดรนที่แตกต่างออกไป ทรานซิสเตอร์พวกนี้เรียกว่า ทรานซิสเตอร์แบบดีพลีทชัน (Depletion mode transistor) ทรานซิสเตอร์ทั้งสามชนิดนี้ได้แสดงอยู่ในรูปที่ 3.2



รูปที่ 3.2 ทรานซิสเตอร์มอสเฟตชนิดต่างๆ ($V_D = 0V$, ซอร์สและเกตต่อ $0V$.)

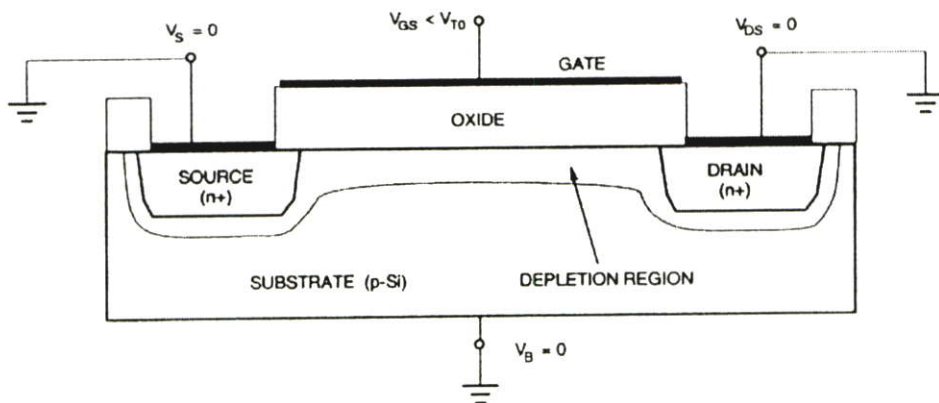


รูปที่ 3.2 (ต่อ)

หลักการการทำงานของทรานซิสเตอร์แบบมอสจะให้หลักการของการเหนี่ยวนำประจุระหว่างชั้นโพลีซิลิคอนที่เป็นเทกกับช่องแชนแนลระหว่างซอร์สและเดรน เพื่อทำให้เกิดสะพานทางไฟฟ้าเชื่อมระหว่างซอร์สและเดรน ทำให้กระแสไฟฟ้าสามารถไหลผ่านได้ในสภาวะที่ขาสอร์สและเดรนมีแรงดันป้อนอยู่อย่างเหมาะสม

3.4 การทำงานของทรานซิสเตอร์มอสเฟตแบบเอ็นฮานซ์เมนต์

3.4.1 โครงสร้าง



รูปที่ 3.3 โครงสร้างของมอสเฟตแบบเอ็นฮานซ์เมนต์ชนิดเอ็นแชนแนล

จากรูปที่ 3.3 แสดงถึงโครงสร้างของมอสเฟตแบบเอ็นฮานซ์เมนต์ชนิดเอ็นแชนแนล ซึ่งส่วนของซอร์ส (Source) และเดรน (Drain) สร้างขึ้นจากการแพร่อะตอมของสารเจือชนิดเอ็น (n-type) ที่มีความหนาแน่นสูง (n^+) เข้าไปในแผ่นผลึกฐานรอง (Body หรือ Substrate) ของสารกึ่งตัวนำชนิดพี

(p-type) ซึ่งเป็นแผ่นผลึกซิลิกอนรูปเดี่ยว (Single-Crystal Silicon Wafer) และส่วนของเกต (Gate) จะเป็นโลหะ (Metal) หรือชั้นของโพลีซิลิกอน ซึ่งซ้อนกันอยู่บนชั้นของออกไซด์ โดยมีโลหะอลูมิเนียมเป็นขั้วต่อไฟฟ้าของส่วนเกตกับโพลีซิลิกอน และเป็นขั้วต่อไฟฟ้าของซอสและเดรนด้วย

การทำงานของมอสทรานซิสเตอร์ชนิดเอนฮานซ์เมนต์ ซึ่งอธิบายเปรียบเทียบกับทรานซิสเตอร์ชนิดเอ็นแซนแนล สามารถพิจารณาได้ตามโครงสร้างรูปที่ 3.4 ซึ่งแสดงถึงการทำงานในช่วงต่างๆ ของ V_{DS} และ V_{GS} จากรูป 3.4 (ก.) ขาซอส ขาเดรน และฐานถูกต่อลงกราวด์ ในกรณีนี้มีผลทำให้ทรานซิสเตอร์ทำงานคล้ายกับตัวเก็บประจุ โดยที่เกตและผิวของซิลิกอนได้ฉนวนซิลิกอนไดออกไซด์ จะทำหน้าที่เหมือนแผ่นระนาบ (Plate) ของตัวเก็บประจุ ซึ่งจะมีซิลิกอนไดออกไซด์ทำหน้าที่เป็นฉนวนคั่นอยู่ระหว่างกลาง ถ้า V_{GS} มีค่าเป็นลบ ประจุพาหะชนิดบวกหรือโฮลจะถูกดูดเข้ามาสะสมบริเวณแซนแนล มีผลทำให้บริเวณแซนแนลกลายเป็น p^+ และเรียกว่า แซนแนลสะสม (Accumulate Channel) ส่วนบริเวณซอสและเดรนที่เป็น n^+ จะถูกแยกจากกันด้วยแซนแนล p^+ เมื่อมองในลักษณะของวงจรสมมูลแล้ว จะพบว่ามัลติโพลีซิลิกอนคล้ายกับไดโอดสองตัวหันหลังชนกัน (Back-to-Back Diode) ดังนั้นถ้าจะเกิดกระแสไหลได้ แรงดันที่ซอสเดรนจะต้องมีค่ามากๆ ซึ่งกระแสที่เกิดขึ้นจะเป็นกระแสรั่วไหล (Leakage Current) หรือกรณีที่แรงดันซอสมีค่ามากจนทำให้ทรานซิสเตอร์เบรคดาวน์

ในกรณีที่แรงดันเกตมีค่าเป็นบวกเล็กน้อย ประจุบวกข้างใต้เกตจะถูกผลักออกไป ทำให้แซนแนลเปลี่ยนไปเป็น p^- และจะกลายเป็นบริเวณปลดคพาหะ (Depletion Region) เมื่อแรงดันที่เกตเพิ่มมากขึ้น ประจุลบหรืออิเล็กตรอนจะถูกดึงดูดมาที่บริเวณแซนแนล และแซนแนลจะแปรสภาพเป็นบริเวณ n ตามรูปที่ 3.4 (ข.) ซึ่งจะเชื่อมต่อบริเวณซอสและเดรนเข้าด้วยกัน ถูกเรียกว่า แซนแนล กลับ (Inverted Channel) ค่าแรงดันเกตซอสที่มีผลทำให้ความหนาแน่นของอิเล็กตรอนใต้เกตมีค่าเท่ากับความหนาแน่นของโฮลบริเวณฐานรอน เป็นนิยามของแรงดันขีดเริ่มของทรานซิสเตอร์ (Transistor Threshold Voltage) มีสัญลักษณ์เป็น V_T สำหรับค่าแรงดันเกตซอสมีค่ามากกว่า V_T จะมีแซนแนลเอ็นเกิดขึ้น และจะเกิดการนำไฟฟ้าระหว่างเดรนและซอสได้ สำหรับกรณีค่าแรงดันที่เกตซอสน้อยกว่า V_T โดยปกติแล้วจะสมมติว่าทรานซิสเตอร์ไม่ทำงานและไม่มีกระแสไหลระหว่างซอสและเดรน อย่างไรก็ตามการสมมติว่าไม่มีกระแสไฟฟ้าไหลระหว่างซอสและเดรนในขณะที่ทรานซิสเตอร์ไม่ทำงานนั้น เป็นเพียงการประมาณเท่านั้น แต่ในความเป็นจริงสำหรับแรงดันที่เกตมีค่าใกล้เคียง V_T จะไม่ใช่ทำให้เกิดการเปลี่ยนแปลงของกระแสอย่างทันทีทันใด แต่จะเกิดการไหลของกระแสขีดเริ่ม (Subthreshold Current) ในปริมาณที่เล็กน้อย

เมื่อแรงดัน V_{GS} มีค่ามากกว่า V_T จะทำให้เกิดแซนแนลขึ้น ดังนั้นเมื่อ V_{GS} เพิ่มขึ้นความหนาแน่นของอิเล็กตรอนในแซนแนลก็จะเพิ่มขึ้นด้วย จึงสรุปได้ว่าความหนาแน่นของประจุพาหะ

จะแปรผันตาม $V_{GS} - V_T$ ซึ่งสามารถนิยามได้เป็นแรงดันเกตขอสประสิทธิผล (Effective Gate-Source Voltage) ใช้สัญลักษณ์ V_{eff} ดังนั้นค่าความหนาแน่นของประจุอิเล็กตรอนแสดงได้โดย

$$Q = C_{ox}(V_{GS} - V_T) = C_{ox}V_{eff} \quad (3.1)$$

โดยที่ C_{ox} เป็นค่าความจุทางไฟฟ้าที่เกตต่อหนึ่งหน่วยพื้นที่

เมื่อแรงดันที่เดรนมีค่ามากกว่าศูนย์โวลต์เล็กน้อย จะทำให้เกิดค่าความต่างศักย์ที่ขอสเดรน มีผลทำให้เกิดกระแสไหลจากเดรนไปขอสได้ ความสัมพันธ์ระหว่าง V_{DS} และกระแส I_D จะเหมือนกับกรณีของความต้านทาน โดยจะมีความสัมพันธ์ดังนี้

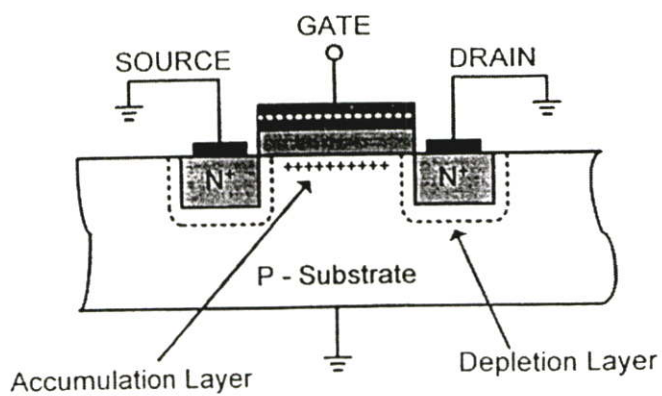
$$I_D = \mu Q \frac{W}{L} V_{DS} \quad (3.2)$$

ขณะที่ μ เป็นค่าความคล่องตัวของอิเล็กตรอนที่ผิวซิลิกอน และ Q เป็นค่าความหนาแน่นของประจุในแกนแนลต่อหนึ่งหน่วยพื้นที่ จากสมการ (3.1) และ (3.2) จะได้

$$I_D = \mu C_{ox} \frac{W}{L} (V_{GS} - V_T) V_{DS} \quad (3.3)$$

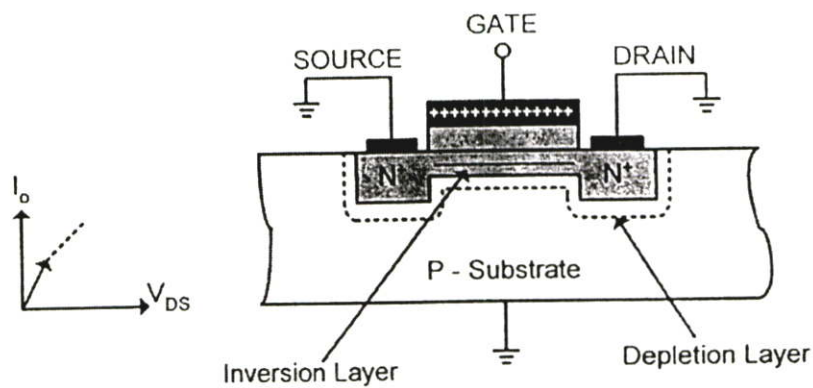
สมการ (3.3) เป็นความสัมพันธ์ที่สามารถใช้ได้เพียงกรณีของแรงดันเดรนขอสมีค่าเข้าใกล้ศูนย์

การทำงานของทรานซิสเตอร์ในเชิงโครงสร้างสามารถอธิบายได้ตามรูปที่ 3.4 (ข.) โดยเมื่อ V_{GS} มีค่ามากกว่า V_T และ V_{DS} เท่ากับศูนย์ ซึ่งในขณะนี้แกนแนลจะถูกเหนี่ยวนำให้เกิดขึ้น แต่จะไม่มีกระแสไหล เนื่องจากแรงดันระหว่างขอสและเดรนมีค่าเป็นศูนย์โวลต์ และเมื่อให้แรงดัน V_{DS} ค่าน้อยๆ จนถึงค่าๆหนึ่งจะทำให้เกิดมีกระแสไหลผ่านแกนแนลได้ ซึ่งการทำงานของมอสทรานซิสเตอร์ในช่วงนี้จะเสมือนเป็นตัวต้านทาน โดยมีความสัมพันธ์เป็นไปตามสมการ (3.3) และแสดงได้ด้วยกราฟในรูปที่ 3.4 (ข.) และสำหรับค่า V_{DS} น้อยๆจะเห็นว่า I_D กับ V_{DS} สัมพันธ์กันอย่างสิ้นเชิง



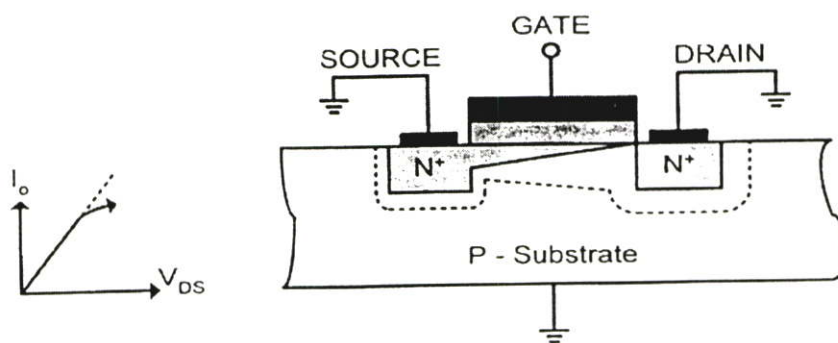
$$V_{GS} \ll 0$$

(ก)



$$V_{GS} > V_T \text{ และ } V_{DS} = 0$$

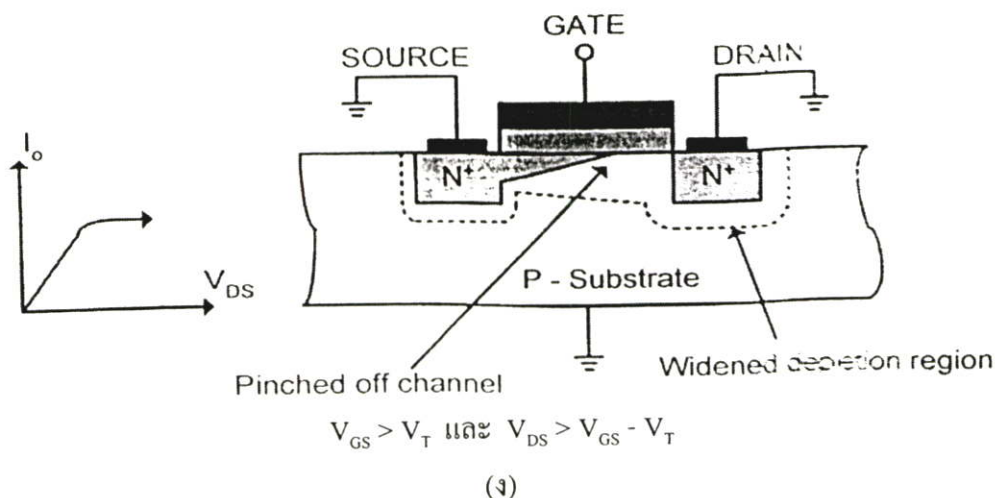
(ข)



$$V_{GS} > V_T \text{ และ } V_{DS} = V_{GS} - V_T$$

(ค)

รูปที่ 3.4 การทำงานของทรานซิสเตอร์เฟตใน ช่วงต่างๆ



รูปที่ 3.4 (ต่อ)

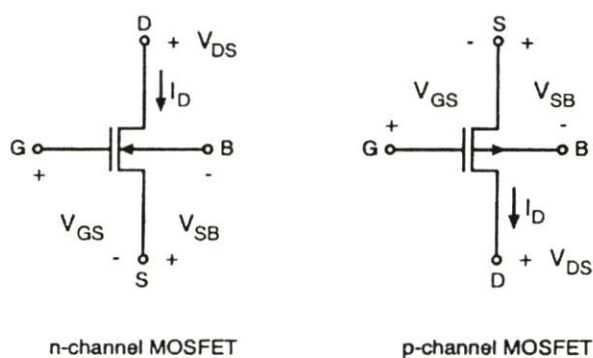
เมื่อแรงดันคร่อมขอสเพิ่มมากขึ้นความหนาแน่นของประจุพาหะที่แชนแนลจะลดลงตามแนวแชนแนลจากขอสไปเดรน ตามรูปที่ 3.4 (ค.) การลดลงของประจุพาหะในแชนแนลนี้มีผลทำให้เกิดแรงดันตกคร่อมแชนแนลที่ตำแหน่งต่างๆ ไม่เท่ากัน กล่าวคือ สมมติว่าแรงดันที่เดรนมีค่ามากกว่าแรงดันที่ขอส จะมีการเพิ่มขึ้นของแรงดันจากขอสไปเดรนอย่างต่อเนื่องภายในแชนแนล มีผลทำให้แรงดันตกคร่อมระหว่างเกตและแชนแนลจะมีค่าสูงสุดเท่ากับ V_{GS} ที่ตำแหน่งทางด้านขอสและแรงดันเกตแชนแนลจะมีค่าต่ำสุดที่ตำแหน่งด้านปลายของเดรน และแรงดันเกตที่ทำให้เกิดแชนแนล คือ $V_G = V_{GS} - V_T$ (เมื่อ $V_{GS} < V_T$ กระแสจะไม่ไหลและไม่มีแชนแนลเกิดขึ้น) เพื่อที่จะทำให้แชนแนลเกิดขึ้นได้เป็นแนวยาวไปจนสุดปลายด้านเดรน แรงดันเกตจะต้องมีค่ามากกว่า V_{DS} นั่นคือ $V_G > V_{DS}$ หรือ $(V_{GS} - V_T) > V_{DS}$ ซึ่งหมายถึง แรงดันที่เกตเมื่อเปรียบเทียบกับทุกจุดในแนวแชนแนลจะต้องมีศักย์เป็นบวกจึงจะทำให้เกิดแชนแนล โดยในขณะนี้ทรานซิสเตอร์ทำงานและอยู่ในช่วงไม่อิ่มตัว กระแสเดรน I_D จะมีค่าเพิ่มขึ้นตามการเพิ่มของแรงดัน V_{DS} อย่างไม่เป็นเชิงเส้นตามกราฟในรูปที่ 3.4 (ค.) การทำงานของทรานซิสเตอร์ในช่วงนี้ ($V_{DS} < V_{GS} - V_T$) เรียกว่า ช่วงไม่อิ่มตัว เมื่อ V_{DS} มีค่าเพิ่มขึ้นจนกระทั่งค่า $V_{DS} = V_{GS} - V_T$ ทรานซิสเตอร์จะเริ่มเข้าสู่ภาวะอิ่มตัว และลักษณะโครงสร้างของทรานซิสเตอร์ในช่วงนี้จะแสดงได้ดังรูป 3.4 (ง.)

เมื่อค่าของแรงดัน V_{DS} เพิ่มขึ้นไปจนกระทั่ง $V_{DS} > V_{GS} - V_T$ ในกรณีนี้แรงดันที่ตกคร่อมแชนแนลที่ปลายด้านเดรนจะมีค่าสูงกว่า $V_{GS} - V_T$ ดังนั้นจะทำให้เกิดสถานะพินชออฟ (Pinch Off) กล่าวคือ แชนแนลที่เป็นช่องทางเดินกระแสจะขาดออก โดยจะเริ่มจากบริเวณด้านเดรน ทั้งนี้เนื่องจากไม่มีสนามไฟฟ้ามาเหนี่ยวนำ ทำให้ไม่มีการสะสมของประจุลบ เพื่อทำหน้าที่เป็นแชนแนล ดังนั้นช่องทางเดินกระแสจึงขาดออกจากกัน แสดงดังรูป 3.4 (ง.) และจะมีกระแสแพร่ (Diffusion Current) จากส่วนของขอสไปยังเดรน ช่องทางเดินกระแสจะแสดงคุณสมบัติความ

ต้านทานสูง และคล้ายกับเป็นแหล่งจ่ายกระแสคงที่ (Constant Current Source) กระแสเดรนในสถานะนี้จึงมีค่าคงที่ แม้ว่า V_{DS} จะมีค่าเพิ่มขึ้นก็ตาม แสดงในกราฟดังรูป 3.4 ง. การทำงานของทรานซิสเตอร์ในช่วงนี้จะเรียกว่า ช่วงอิ่มตัว (Saturation Region หรือ Active Region)

3.4.2 คุณสมบัติการทำงาน

คุณสมบัติการทำงานของมอสทรานซิสเตอร์ จะพิจารณาได้จากแบบจำลองสัญญาณขนาดใหญ่ (Large-Signal Model) ตามรูปที่ 3.5



รูปที่ 3.5 แบบจำลองการทำงานของมอสเฟต (ก) NMOS (ข) PMOS

สมการแสดงความสัมพันธ์ระหว่างกระแสและศักดา สำหรับมอสทรานซิสเตอร์ที่ทำงานในช่วงไม่อิ่มตัวแสดงได้ตามสมการ

$$I_D = \beta \left[(V_{GS} - V_T) - \left(\frac{V_{DS}}{2} \right) \right] V_{DS} (1 + \lambda V_{DS}) \quad (3.4)$$

โดย

$$\beta = \frac{K'W}{L}$$

$$K' = \mu_0 C_{ox}$$

μ_0 คือ ค่าความคล่องตัวที่ผิว (Surface Mobility) ของพาหะในช่องทางเดินกระแส ($\text{cm}^2/\text{volt}\cdot\text{second}$)

$C_{ox} = \epsilon_{ox} / t_{ox}$ คือ ค่าความจุไฟฟ้าต่อหนึ่งหน่วยพื้นที่ (Capacitance per Unit Area) ของเกตออกไซด์ (F/cm^2)

W คือ ความกว้างประสิทธิผลของแชนแนล (Effective Channel Width)

L คือ ความยาวประสิทธิผลของแชนแนล (Effective Channel Length)

λ คือ Channel Length Modulation Parameter ($volt^{-1}$)

$$V_T = V_{T0} + \gamma \left[\sqrt{2|\phi_F| + V_{SB}} - \sqrt{2|\phi_F|} \right] \quad (3.5)$$

$$V_{T0} = V_T(V_{SB} = 0) = V_{FB} + 2|\phi_F| + \frac{\sqrt{2q\epsilon_{si}N_{SUB}2|\phi_F|}}{C_{ox}} \quad (3.6)$$

$$\gamma = \frac{\sqrt{2q\epsilon_{si}N_{SUB}}}{C_{ox}} \quad \text{คือ Bulk Threshold Parameter (volt}^{1/2}\text{)} \quad (3.7)$$

$$\phi_F = \frac{kT}{q} \ln\left(\frac{N_{SUB}}{n_i}\right) \quad \text{คือ Strong Inversion Surface Potential (volts)} \quad (3.8)$$

$$V_{FB} = \phi_{GB} - \frac{Q_{SS}}{C_{ox}} \quad \text{คือ Flatband Voltage (volts)} \quad (3.9)$$

$$\phi_{GB} = \phi_F(\text{substrate}) - \phi_F(\text{gate})$$

$$\phi_F(\text{substrate}) = \frac{kT}{q} \ln\left(\frac{N_{SUB}}{n_i}\right) \quad \text{สำหรับกรณี NMOS ที่มีฐานรองเป็นพี}$$

$$\phi_F(\text{gate}) = \frac{kT}{q} \ln\left(\frac{n_i}{N_{GATE}}\right) \quad \text{สำหรับกรณี NMOS ที่มีเกตเป็น } n^+ \text{ polysilicon}$$

Q_{SS} คือ ค่าประจุออกไซด์ (Oxide Charge)

k คือ ค่าคงที่ของ Boltzmann = 1.381×10^{-23} J/K = 8.62×10^{-5} eV/K

T คือ อุณหภูมิ มีหน่วยเป็นองศาเคลวิน (K)

n_i คือ ความหนาแน่นของพาหะชนิดอินทรินสิค = 1.45×10^{-10} cm^{-3}

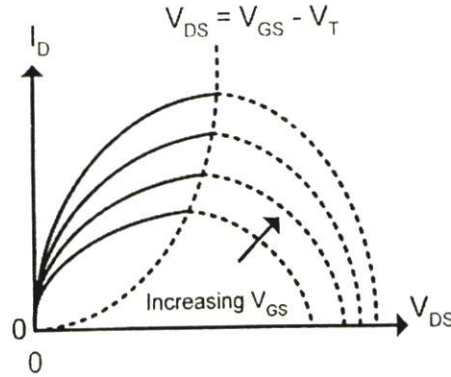
หรือสมการของมอดสทรานซิสเตอร์ในช่วงไม่อิ่มตัว สามารถเขียนได้อีกรูปแบบ ดังนี้

$$I_D = F(V_D, V_g) - F(V_S, V_G) \quad (3.10)$$

โดยที่

$$F(V_x, V_G) = 2K(V_G - V_B - V_{FB} - \phi_F)V_x - K(V_x - V_B)^2 - \frac{4}{3}K\gamma(V_x - V_B + \phi_F)^{\frac{3}{2}}$$

$$K = \frac{W}{2L} \mu C_{ox}$$



รูปที่ 3.6 กราฟความสัมพันธ์ระหว่าง $I_D - V_{DS}$ ตามสมการ (3.4) เมื่อ $\lambda = 0$

สมการ (3.4) และ (3.10) มอสมทรานซิสเตอร์ทำงานได้ในช่วงต่างๆ ขึ้นอยู่กับค่า $(V_{GS} - V_T)$ ถ้าค่า $V_{GS} - V_T$ เป็นศูนย์ หรือค่าเป็นลบ มอสมทรานซิสเตอร์จะอยู่ในช่วงคัทออฟ (Cut-Off Region) ซึ่งแกนแนลงจะอยู่ในลักษณะเปิดวงจร (Open Circuit) โดยสามารถเขียนความสัมพันธ์ได้เป็น

$$I_D = 0 \quad \text{เมื่อ } V_{GS} - V_T = 0 \quad (3.11)$$

จากสมการ (3.4) สมมติให้ $\lambda = 0$ เมื่อนำมาเขียนเป็นกราฟได้ดังรูป 3.6 ที่ $V_{GS} - V_T$ ค่าต่างๆ โดยจุดสูงสุดของกราฟแต่ละเส้นจะเรียกว่า จุดอิ่มตัว (Saturation) และค่าต่างๆของ V_{DS} จะเรียกว่า สักคาอิมตัว (Saturation Voltage)

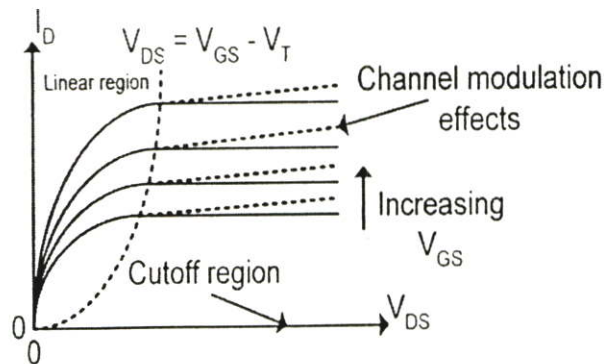
$$V_{DS}(sat) = V_{GS} - V_T \quad (3.12)$$

$V_{DS}(sat)$ เป็นค่าที่แบ่งขอบเขตการทำงานของมอสมทรานซิสเตอร์ โดยเมื่อค่า V_{DS} น้อยกว่า $V_{DS}(sat)$ แล้ว มอสมทรานซิสเตอร์จะทำงานในช่วงไม่อิ่มตัว ตามสมการ (2.4) และมีเงื่อนไขว่า

$$0 < V_{DS} \leq (V_{GS} - V_T) \quad (3.13)$$

เมื่อ V_{DS} มีค่ามากกว่า $V_{DS}(\text{sat})$ จะเรียกช่วงนี้ว่า ช่วงอิ่มตัว (Saturation Region) ในช่วงนี้กระแสเดรน I_D จะไม่ขึ้นกับ V_{DS} ถ้าสมมติว่าไม่พิจารณาผลของ λ ดังนั้นจะได้รับความสัมพันธ์ดังนี้

$$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad , 0 < (V_{GS} - V_T) \leq V_{DS} \quad (3.14)$$

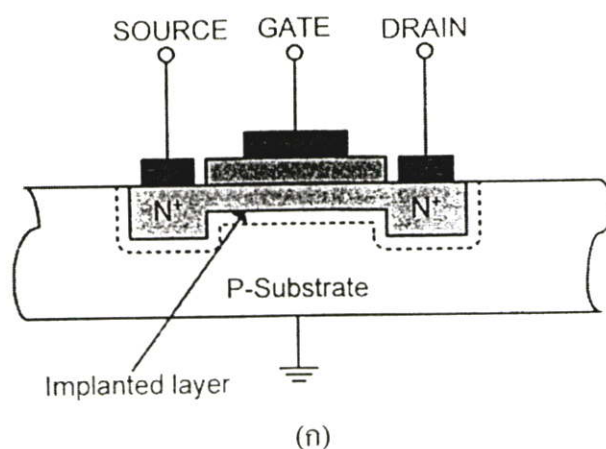


รูปที่ 3.7 คุณสมบัติทางเอาต์พุต (Output Characteristics) ของทรานซิสเตอร์มอสเฟต

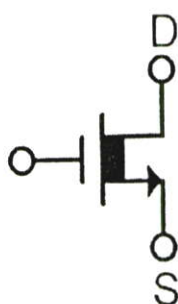
จากรูป 3.7 แสดงถึงคุณสมบัติที่เอาต์พุต (Output Characteristics) ของมอสทรานซิสเตอร์ ซึ่งได้จากสมการ (3.4), (3.11), (3.13) และ (3.14) โดยที่เส้นทึบในรูปที่ 3.7 จะไม่พิจารณาผลของ λ ($\lambda = 0$) ส่วนเส้นประจะเป็นการพิจารณาผลของ λ ($\lambda \neq 0$)

3.5 การทำงานของทรานซิสเตอร์มอสเฟตแบบดีพลีชัน

ทรานซิสเตอร์แบบดีพลีชันชนิดเอ็นแชนแนล มีลักษณะ โครงสร้างและสัญลักษณ์ แสดงดังรูปที่ 3.8 โดยที่ส่วนของซอสและเดรนจะถูกสร้างขึ้นโดยการแพร่อะตอมของสารเจือชนิดเอ็น ซึ่งมีความหนาแน่นสูงเข้าไปในแผ่นผลึกฐานรองของสารกึ่งตัวนำชนิดพี หลังจากนั้นส่วนของแชนแนลจะถูกสร้างขึ้นด้วยวิธีการอิมพลานเตชัน ซึ่งเป็นวิธีการยิงอะตอมของสารเจือเข้าไปในเนื้อสารกึ่งตัวนำ ส่วนลักษณะ โครงสร้างอื่นๆของทรานซิสเตอร์ชนิดนี้จะเหมือนกับแบบเอนฮานซ์เมนต์ทุกประการ



(ก)

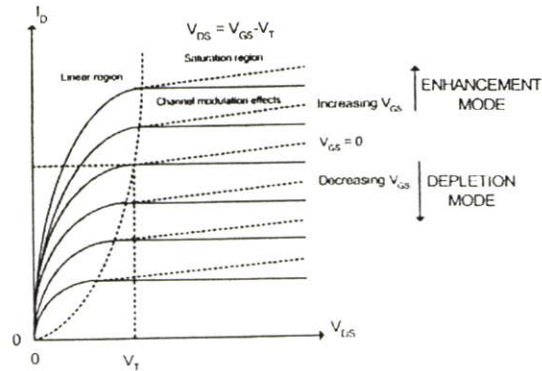


(ข)

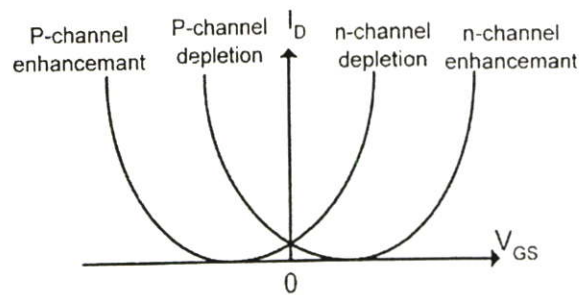
รูปที่ 3.8 ทรานซิสเตอร์มอสเฟตแบบคิพลีชั่น ชนิดเอ็นแชนแนล (ก) โครงสร้าง (ข) สัญลักษณ์

จากลักษณะ โครงสร้างดังรูปที่ 3.8 (ก). จะเห็นว่าขณะที่แรงดันเกตเป็นศูนย์ และแรงดันซอสเดรน มีค่าๆหนึ่ง จะมีกระแสเดรนเกิดขึ้นได้ นั่นคือ แม้ว่าจะไม่มีแรงดันที่เกต กระแสก็สามารถไหลผ่านแชนแนลได้ ทั้งนี้เนื่องมาจากแชนแนลได้ถูกสร้างขึ้นมาก่อนแล้ว แตกต่างจากแบบเอนฮานซ์เมนท์ที่จำเป็นต้องให้แรงดันที่เกตมีค่าๆหนึ่ง เพื่อที่จะเหนี่ยวนำทำให้เกิดเป็นแชนแนลได้

การนำไฟฟ้าและความลึกของแชนแนลจะถูกควบคุมด้วย V_{DS} เหมือนกับกรณีของเอนฮานซ์เมนท์ เมื่อค่า V_{GS} มีค่าเป็นบวกจะทำให้แชนแนลกว้างขึ้น เนื่องจากการดึงอิเล็กตรอนเข้ามาสะสมที่แชนแนล และทำให้การนำไฟฟ้าดีขึ้น และเมื่อ V_{GS} มีค่าเป็นลบ อิเล็กตรอนจะถูกผลักออกไปจากแชนแนล ทำให้แชนแนลแคบลง และการนำไฟฟ้าลดลง ในการทำงานขณะที่ V_{GS} มีค่าเป็นลบนั้น จะเรียกว่า การทำงานในช่วงคิพลีชั่น โหมด เมื่อ V_{GS} มีค่าเป็นลบมากขึ้นจนถึงค่าๆหนึ่ง ซึ่งมีผลทำให้อิเล็กตรอนถูกผลักออกไปจากแชนแนลจนหมด (Depleted) และแชนแนลจะหายไป ทำให้กระแส I_D มีค่าเป็นศูนย์ ถึงแม้ว่า V_{DS} จะไม่เป็นศูนย์ก็ตาม โดยค่าที่เป็นลบของ V_{GS} ที่ทำให้แชนแนลหายไป นั่นก็คือ ค่าแรงดันขีดเริ่ม (Threshold Voltage) ของมอสเฟตแบบคิพลีชั่น ชนิดเอ็นแชนแนล



รูปที่ 3.9 เส้นคุณสมบัติระหว่าง $I_D - V_{DS}$ ของทรานซิสเตอร์มอสเฟตแบบดีพลีชัน ชนิด เอ็นแชนแนล



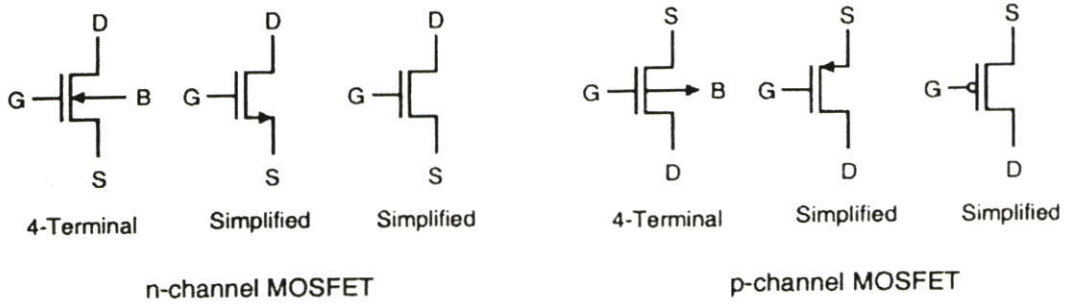
รูปที่ 3.10 เส้นคุณสมบัติระหว่าง $I_D - V_{GS}$ ของมอสเฟตทั้งหมด

จากรูปที่ 3.9 แสดงถึงคุณสมบัติระหว่าง $I_D - V_{DS}$ ของมอสทรานซิสเตอร์แบบดีพลีชัน ชนิด เอ็นแชนแนล ซึ่งคล้ายกับเอนฮานซ์เมนต์ ยกเว้นเพียงค่า V_T จะมีค่าเป็นลบสำหรับ NMOS และจะมีค่าเป็นบวกสำหรับ PMOS และสามารถที่จะทำงานเป็นแบบเอนฮานซ์เมนต์ได้ โดยการให้ค่า V_{GS} มีค่าเป็นบวก

กราฟ $I_D - V_{GS}$ ตามรูปที่ 3.10 เป็นการสรุปคุณสมบัติ $I_D - V_{GS}$ ทั้งหมดของมอสเฟต ทั้งชนิดการทำงานแบบเอนฮานซ์เมนต์โหมค, แบบดีพลีชัน โหมค, ชนิดช่องทางเดินกระแสชนิดเอ็นและพี

3.6 สัญญลักษณ์ของทรานซิสเตอร์มอสเฟต

ทรานซิสเตอร์มอสเฟตแต่ละชนิดมีสัญญลักษณ์ได้หลายแบบแต่ละแบบได้แสดงไว้แล้วดังรูปที่

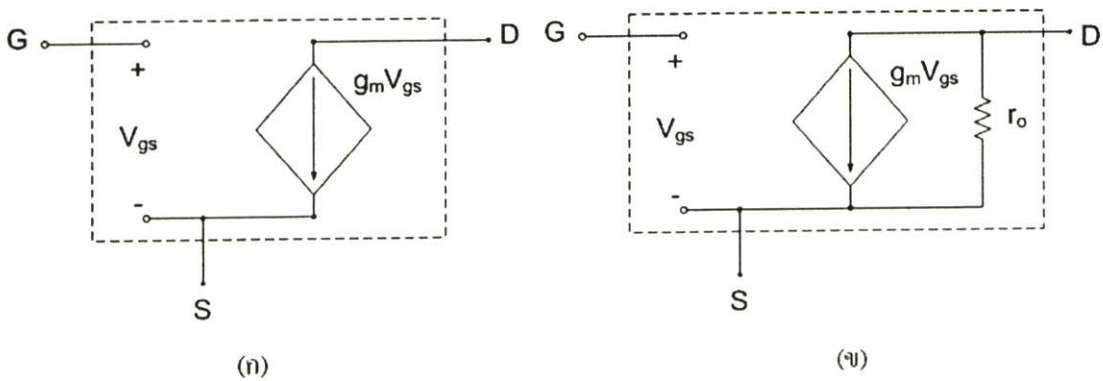


รูปที่ 3.11 สัญลักษณ์ของทรานซิสเตอร์มอสเฟตชนิดเอ็นแชนแนลและชนิดพีแชนแนล

3.7 วงจรสมมูลของมอสเฟต

วงจรสมมูล (Small-Signal Equivalent Circuit Models) ของมอสเฟต เป็นการแทนอุปกรณ์มอสเฟตด้วยวงจรไฟฟ้า เพื่อนำไปใช้ในการวิเคราะห์ผลตอบสนองหรือพฤติกรรมของสัญญาณขนาดเล็ก โดยจะพิจารณาแยกจากการวิเคราะห์สัญญาณขนาดใหญ่ ซึ่งจะพิจารณาเป็นปริมาณไฟตรง (DC Quantities)

มอสเฟตมีพฤติกรรมเป็นแรงดันควบคุมแหล่งกำเนิดกระแส (Voltage-Controlled Current Source) โดยเป็นการให้สัญญาณ V_{gs} และทำให้เกิดกระแส $g_m v_{gs}$ ที่ปลายด้านเดรน ความต้านทานที่อินพุต (Input Resistance) มีค่าที่สูงมากในทางปฏิบัติ ซึ่งในทางอุดมคติจะถือว่าเป็นค่าอนันต์ และความต้านทานที่เอาต์พุต (ความต้านทานที่มองเข้าไปที่ปลายด้านเดรน) จะมีค่าสูงด้วย ในการพิจารณาอย่างง่าย ๆ จะสมมติให้มีค่าเป็นอนันต์ ตามรูปที่ 3.12 (ก.)



รูปที่ 3.12 แบบจำลองสัญญาณขนาดเล็กของมอสเฟต (ก) ไม่พิจารณาผลของ λ ขณะทำงานในช่วงอิมิตัว (ข) พิจารณาผลของ λ โดยเพิ่มความต้านทานที่เอาต์พุต

ข้อเสียของแบบจำลองสัญญาณขนาดเล็กในรูปที่ 3.12 (ก) ก็คือจะเป็นการสมมติว่ากระแสครนจะอยู่ในช่วงอิ่มตัว และไม่ขึ้นอยู่กับแรงดันครน ซึ่งจากหัวข้อที่กล่าวมาข้างต้น จะพบว่าคุณสมบัติของมอสเฟตในช่วงอิ่มตัวนั้น จริงๆแล้วจะต้องขึ้นอยู่กับ V_{DS} ในลักษณะเชิงเส้น ตามสมการ (3.11) ซึ่งทำให้แบบจำลองต้องเปลี่ยนรูปแบบไปเป็นดังรูปที่ 3.12 (ข). โดยมีตัวต้านทาน (r_o) มาต่ออยู่ระหว่างครนและซอส ซึ่งจะมีค่าประมาณ

$$r_o \cong \frac{|V_A|}{I_D} \quad (3.15)$$

ขณะที่ $V_A = \frac{1}{\lambda}$ โดยทั่วไปค่า (r_o) จะอยู่ในช่วง 10 ถึง 1,000 กิโลโอห์ม

ค่า (r_o) ที่พิจารณาข้างต้นเป็นการพิจารณาโมสทรานซิสเตอร์ที่ทำงานในช่วงอิ่มตัว ซึ่งให้ค่าความต้านทานที่เอาท์พุทมีค่ามาก (เช่น แผลงขาดออกจากกันระหว่างซอสและครน) ขณะที่โมสทรานซิสเตอร์ที่ทำงานในช่วงไม่อิ่มตัวนั้น ค่าความต้านทานที่เอาท์พุทมีค่าเป็น

$$r_o = \frac{1}{g_{ds}} = \frac{\partial V_{ds}}{\partial I_D} \cong \frac{1}{\beta(V_{GS} - V_T - V_{DS})} \quad (3.16)$$

เราจะพิจารณาพารามิเตอร์ที่สำคัญอีกตัวหนึ่งในการวิเคราะห์สัญญาณขนาดเล็ก คือ ค่าทรานคอนดักแตนซ์ g_m ซึ่งมีค่าตามสมการดังนี้

$$g_m = \frac{\partial I_D}{\partial V_{gs}} \quad (3.17)$$

ในกรณีที่โมสทรานซิสเตอร์ทำงานในช่วงไม่อิ่มตัว จากสมการ (3.14) จะได้เป็น

$$g_m = \sqrt{\frac{2K'W}{L}} |I_D| (1 + \lambda V_{DS}) \cong \sqrt{\frac{2K'W}{L}} |I_D| \quad (3.18)$$

จากสมการ (3.18) พบว่าค่าของ g_m ซึ่งเป็นค่าพารามิเตอร์ของสัญญาณขนาดเล็ก ขึ้นอยู่กับค่ากระแสครน ซึ่งเป็นเงื่อนไขการทำงานของสัญญาณขนาดใหญ่ และในกรณีที่โมสทรานซิสเตอร์ทำงานในช่วงไม่อิ่มตัว จากสมการ (3.4) และ (3.17) จะได้

$$g_m = \frac{K'W}{L} V_{DS} (1 + \lambda V_{DS}) \cong \frac{K'W}{L} V_{DS} \quad (3.19)$$

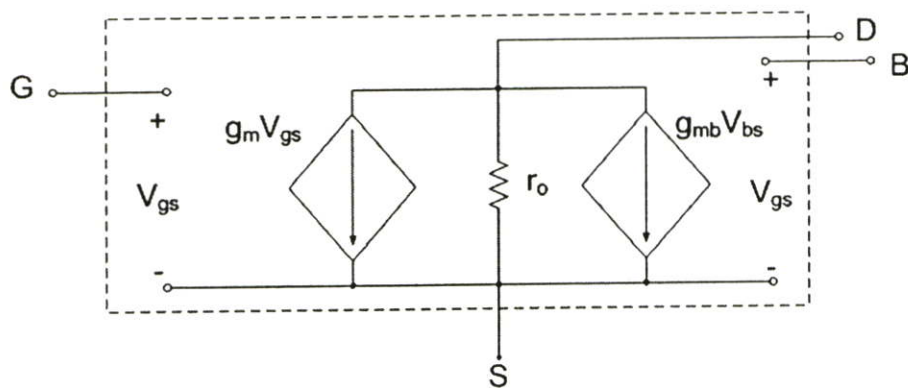
แบบจำลองสัญญาณขนาดเล็กที่ได้กล่าวถึงข้างต้น เป็นแบบจำลองที่ยังไม่พิจารณาผลของฐานรอง (Body Effect) ซึ่งจะเกิดขึ้นก็ต่อเมื่อฐานรองไม่ได้ต่อกับปลายด้านซอส และเมื่อพิจารณาถึงผลของฐานรองจะส่งผลให้เกิด V_{bs} ขึ้น ดังแสดงตามรูปที่ 3.13

สัญญาณ V_{bs} จะทำให้เกิดกระแสทรานส์คอนดักแตนซ์ที่ฐานรอง (Body Transconductance)

$$g_m = \left. \frac{\partial I_D}{\partial V_{sb}} \right|_{V_{gs} = \text{const}, V_{ds} = \text{const}} \quad (3.20)$$

กรณีมอสทรานซิสเตอร์ทำงานในช่วงอิมิตัว จากสมการ (3.14), (3.5) และ (3.7) จะได้

$$g_{mbs} = g_m \frac{\gamma}{2(|\phi_F| + V_{SB})^{3/2}} = \eta g_m \quad (3.21)$$



รูปที่ 3.13 แบบจำลองสัญญาณขนาดเล็กของมอสเฟต กรณีที่ฐานรองไม่ได้ต่อกับซอส

กรณีที่ทรานซิสเตอร์ทำงานในช่วงไม่อิมิตัว จากสมการที่ (3.4), (3.5) และ (3.7) จะได้

$$g_{mbs} = \frac{\beta \gamma V_{DS}}{2(|\phi_F| + V_{SB})^{3/2}} \quad (3.22)$$

3.8 ผลตอบสนองทางความถี่

จากหัวข้อที่แล้วซึ่งได้กล่าวถึงวงจรสมมูล หรือแบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ และในหัวข้อนี้จะได้เสนอถึงแบบจำลองวงจรสมมูลของมอสเฟท ซึ่งได้รวมเอาค่าความเก็บประจุ (Capacitance) มาพิจารณาด้วย จากรูปที่ 3.14 (ก). ได้แสดงถึงแบบจำลองสัญญาณขนาดเล็กของมอสเฟท และตัวเก็บประจุจำนวนห้าตัว คือ C_{gs} , C_{gd} , C_{gsb} , C_{sdb} และ C_{db} อย่างไรก็ตามวงจรมีค่อนข้างที่จะมีความยุ่งยากและซับซ้อนในการวิเคราะห์ด้วยมือ แต่เหมาะสำหรับการวิเคราะห์ด้วยการใช้การจำลองการทำงาน โดยใช้โปรแกรมคอมพิวเตอร์ และในรูปที่ 3.14 (ข). ได้แสดงวงจรสมมูลที่ซอสตูกเชื่อมต่อกับฐานรอง ซึ่งวงจรมีได้มีความสะดวกในการวิเคราะห์ด้วยมือมากที่สุด โดยพิจารณาค่าความจุ C_{db} มีค่าน้อยมากๆ ซึ่งจะทำให้การวิเคราะห์ห้วงจรทำได้ง่ายมากขึ้น

ค่าความจุทั้งห้าที่ได้กล่าวถึงข้างต้น มีเพียงค่าความจุที่เกตซอส C_{gs} เท่านั้นที่มีบทบาทสำคัญที่สุดในบรรดาค่าความจุทั้งห้า และยังเป็นพื้นฐานในการวิเคราะห์ที่ความถี่สูง ขณะที่ค่าความจุ C_{sdb} และ C_{db} เป็นค่าความจุแฝง (Parasitic Capacitance) ในย่านคิปลิชั่นระหว่างฐานรองกับซอส และฐานรองกับเดรนตามลำดับ และมีค่าเป็น

$$C_{sb} = \frac{A_s C_{sb0}}{\left(1 + \frac{V_{SB}}{\psi_0}\right)^{1/n}} \quad (3.23)$$

$$C_{db} = \frac{A_d C_{db0}}{\left(1 + \frac{V_{DB}}{\psi_0}\right)^{1/n}} \quad (3.24)$$

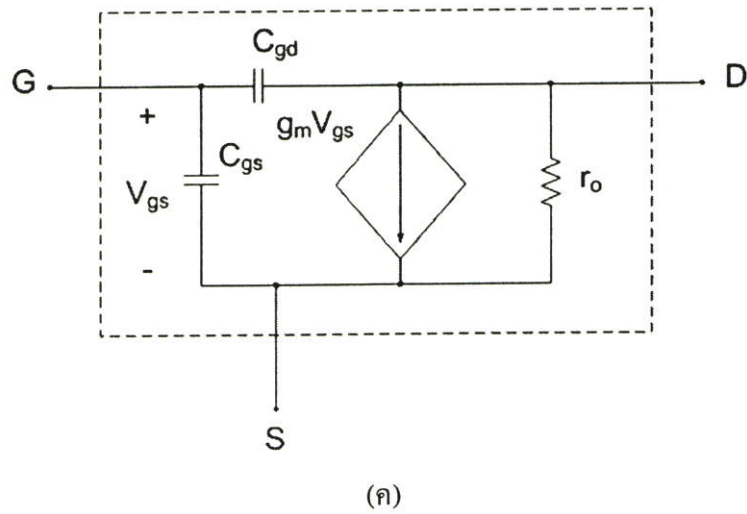
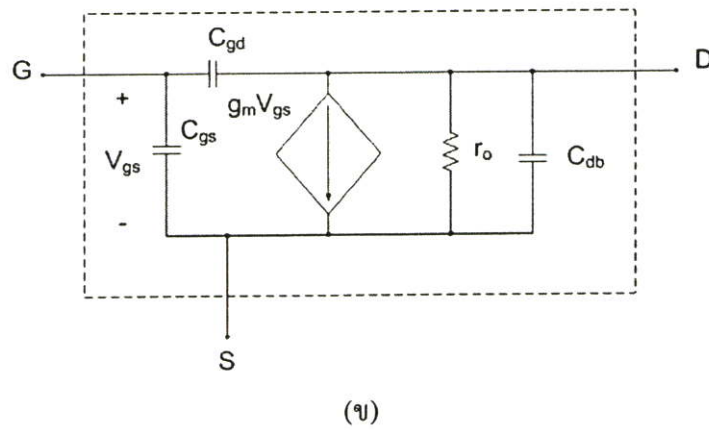
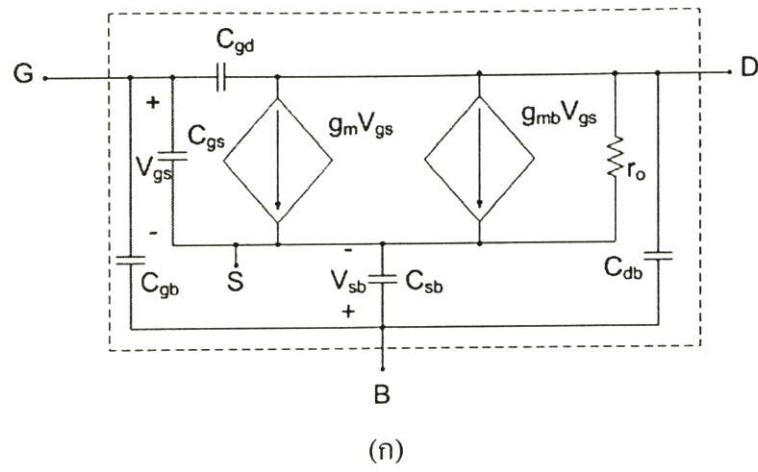
โดย

$n = 2$ กรณีรอยต่อพีเอ็นเป็นแบบขั้นบันได (Step Junction)

$n = 3$ กรณีรอยต่อพีเอ็นเป็นแบบทางลาด (Graded Junction)

C_{sb0} และ C_{db0} เป็นค่าความจุทางไฟฟ้ากรณี V_{SB} และ V_{DB} มีค่าเป็นศูนย์ ตามลำดับ ψ_0 เป็นแรงดันที่รอยต่อพีเอ็นขณะที่แรงดันภายนอกเป็นศูนย์ (Built-in Potential)

A_s และ A_d เป็นพื้นที่ของซอสและเดรน รวมถึงพื้นที่ด้านข้าง (Sidewall)



รูปที่ 3.14 (ก) แบบจำลองวงจรสมมูลของมอสเฟตที่ความถี่สูง (ข) วงจรสมมูลสำหรับกรณี
ชอสต่อกับฐานรอง และ กรณี C_{db} มีค่าน้อยมาก (ค) วงจรสมมูลตามรูป

ค่าความจุไฟฟ้าระหว่างเกตและฐานรอง C_{gs} เป็นค่าความจุไฟฟ้าแฝงของออกไซด์ (Parasitic Oxide Capacitance) ซึ่งเกิดขึ้นระหว่างชั้นสารทางด้านเกต (โลหะหรือโพลีซิลิกอน) กับฐานรอง โดยค่าความจุไฟฟ้า C_{gs} มีค่าคงที่ โดยทั่วไปแล้วค่าความจุไฟฟ้าแฝงชนิดนี้จะวางตัวตามแนวโพลีซิลิกอนและโลหะบนแผ่นชิพ ซึ่งจะถูกพิจารณาเฉพาะการจำลองและการคำนวณของวงจรรวม และคุณสมบัติของอุปกรณ์ที่มีความถี่สูง โดยการใช้ออมพิวเตอร์ ค่าโดยทั่วไปจะขึ้นอยู่กับความหนาของออกไซด์และมีค่าอยู่ในช่วง 0.04 ถึง 0.15 เฟมโตฟารัดต่อตารางไมครอน ของรอยต่อที่เชื่อมต่อกัน

ค่าความจุไฟฟ้า C_{gs} และ C_{gd} เกิดจากเกตกับซอสและเกตกับเดรน ตามลำดับ โดยที่ C_{ox} เป็นค่าความจุออกไซด์ต่อหนึ่งหน่วยพื้นที่จากเกตถึงเซนแนล ทำให้ค่าความจุไฟฟ้าทั้งหมดข้างได้เกทมีค่าเท่ากับ $C_{ox} WL$ ซึ่งค่านี้เป็นค่าโดยแท้จริงของการทำงานของมอสเฟต และเป็นรูปแบบที่ใช้งานในการควบคุมให้เกิดการนำไฟฟ้าที่เซนแนล ขณะช่วงที่มอสเฟตทำงานในช่วงไม่อิ่มตัว ค่าความจุไฟฟ้านี้จะแบ่งออกเป็นสองส่วนเท่าๆกัน ระหว่างซอสและเดรนจะได้

$$C_{gs} = C_{gd} = \frac{1}{2} C_{ox} WL \quad (3.25)$$

ขณะที่มอสเฟตทำงานในช่วงอิ่มตัว เซนแนลจะหดรัดลงจนขาดออกที่ปลายด้านเดรน ซึ่งทำให้แรงดันเดรนมีผลเพียงเล็กน้อยต่อเซนแนลและประจุที่เกต ดังนั้นค่าของ C_{gd} โดยทั่วไปแล้วมีค่าเป็นศูนย์ในช่วงการทำงานอิ่มตัว ขณะที่อีกส่วนซึ่งเกิดจากค่าความจุแฝงที่ออกไซด์ เนื่องจากบางส่วนของเกตซ้อนทับกับบางส่วนของเดรน โดยค่า C_{gd} มีค่าอยู่ในระดับ 1 ถึง 10 เฟมโตฟารัด

ในการคำนวณค่า C_{gs} ในช่วงอิ่มตัว เราจะต้องคำนวณค่าจำนวนประจุทั้งหมด Q_T ที่อยู่ในเซนแนล จะได้

$$Q_T = \frac{2}{3} WLC_{ox} (V_{GT} - V_T) \quad (3.26)$$

ดังนั้น

$$C_{gs} = \frac{\partial Q_T}{\partial V_{gs}} = \frac{2}{3} WLC_{ox} \quad (3.27)$$

นอกจากนี้ค่าความจุ C_{gs} ยังต้องการรวมกับส่วนที่เกิดจากค่าความจุออกไซด์ เนื่องจากพื้นที่บางส่วนของเกตซ้อนทับกับพื้นที่บางส่วนของซอส

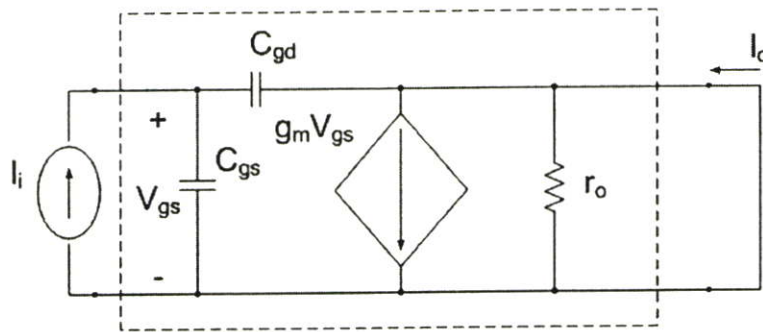
คุณสมบัติที่สำคัญอีกประการหนึ่ง สำหรับการทำงานที่ความถี่สูงของมอสเฟต โดยทำงานเป็นวงจรรขยาย คือ ความถี่ที่อัตราขยายเป็นหนึ่ง (Unity-Gain Frequency, f_T) โดยมีนิยามว่า ความถี่

ที่อัตราขยายกระแสของมอสเฟตที่อยู่ในรูปแบบวงจรขอส่วร่วม (Common Source Configuration) มีค่าเป็นหนึ่งขณะที่ปิดวงจร (Short Circuit) จากรูปที่ 3.15 แสดงแบบจำลองไฮบริด-ไพ (Hybrid- π) ของมอสเฟตในลักษณะขอส่วร่วมระหว่างอินพุตและเอาต์พุตพอร์ท ในการหาอัตราขยายกระแสขณะปิดวงจร จะต้องทำการป้อนแหล่งกำเนิดกระแส I_i ที่อินพุตและที่เอาต์พุตปิดวงจรและทำการหากระแสที่เอาต์พุตได้

$$I_O = g_m V_{gs} - sC_{gd} V_{gs} \quad (3.28)$$

จากที่กล่าวข้างต้น C_{gd} มีค่าน้อยมาก มีผลทำให้พจน์สุดท้ายของสมการ (3.28) มีค่าเข้าใกล้ศูนย์ ซึ่งจะได้สมการใหม่ คือ

$$I_O \cong g_m V_{gs} \quad (3.29)$$



รูปที่ 3.15 การหาอัตราขยายกระแสขณะปิดวงจร

จากรูปที่ 3.15 สามารถแสดง V_{gs} ในพจน์ของกระแสอินพุต I_i ได้

$$V_{gs} = \frac{I_i}{s(C_{gs} + C_{gd})} \quad (3.30)$$

จากสมการ (3.29) และ (3.30) จะได้อัตราขยายกระแสขณะปิดวงจร

$$\frac{I_O}{I_i} = \frac{g_m}{s(C_{gs} + C_{gd})} \quad (3.31)$$

โดยที่ $s = j\omega$ และจะได้ขนาดอัตราขยายกระแสมีค่าเป็นหนึ่งที่มีความถี่

$$\omega_T = \frac{g_m}{(C_{gs} + C_{gd})} \quad (3.32)$$

ดังนั้นความถี่ที่อัตราขยายเป็นหนึ่ง $f_T = \frac{\omega_T}{2\pi}$ คือ

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})} \quad (3.33)$$

ซึ่งค่าของ f_T จะแปรผันตามค่า g_m และแปรผกผันกับค่าความจุไฟฟ้าภายในตัวมอสเฟต เมื่อแทนค่า g_m ลงในสมการ (3.18) จะพบว่าค่า f_T จะขึ้นอยู่กับค่ากระแสเดรน I_D ซึ่งสามารถจะสรุปได้ว่ากระแสเดรนมีส่วนช่วยในการทำงานของมอสเฟตที่ความถี่สูง ค่าโดยทั่วไปของ f_T สำหรับเทคโนโลยีแบบเก่าจะมีค่าอยู่ในช่วงประมาณ 100 เมกะเฮิรตซ์ (MHz) เช่น เทคโนโลยีกระบวนการผลิตซีมอส 5 ไมครอน และสำหรับเทคโนโลยีความเร็วสูง (High-Speed Technology) จะมีค่าหลายๆกิกะเฮิรตซ์ (GHz) เช่น เทคโนโลยีกระบวนการผลิตซีมอส 0.8 ไมครอน เป็นต้น

3.9 แบบจำลองของมอสเฟต

ปัจจุบันในการออกแบบวงจรรวม สามารถทำการออกแบบและทราบถึงผลการออกแบบได้ โดยที่ยังไม่ได้ทำการผลิต หรือทำการสร้างวงจรเพื่อทดลองหาค่าพารามิเตอร์ต่างๆ เนื่องจากมีโปรแกรมคอมพิวเตอร์เข้ามาช่วยในการออกแบบ สามารถจำลองการทำงานของวงจรได้ใกล้เคียงกับวงจรที่ได้รับการสร้างขึ้น ทำให้ทราบถึงผลการออกแบบทั้งที่ยังไม่ได้ทำการผลิตจริง ซึ่งโปรแกรมเหล่านี้ในปัจจุบันได้มีบทบาทสำคัญในอุตสาหกรรมการออกแบบวงจรรีเอ็กทรอนิกส์เป็นอย่างมาก ช่วยในการประหยัดเวลาและต้นทุนในการผลิตวงจรรวม โดยโปรแกรมที่นิยมใช้กัน ได้แก่ SPICE [28-29], HSPICE (ได้รับความนิยมอย่างมากบนระบบปฏิบัติการยูนิกซ์) และ PSICE (นิยมใช้กับคอมพิวเตอร์ส่วนบุคคล) ซึ่งโปรแกรมเหล่านี้ได้รับการพัฒนาขึ้นจากมหาวิทยาลัย California Berkeley ที่ประเทศสหรัฐอเมริกา

มอสเฟตซึ่งเกิดขึ้นในช่วงใกล้เคียงกันกับโปรแกรม SPICE ได้รับการพัฒนาควบคู่กันมาโดยตลอด และได้มีการแบ่งการพิจารณาแบบจำลอง (Model) ของมอสเฟตเป็น 3 รูปแบบ ตามความละเอียดของการคำนวณและการพิจารณาผลกระทบต่างๆของกระบวนการสร้างมอสเฟต ซึ่งสามารถควบคุมความแตกต่างของแบบจำลองทั้ง 3 ชนิดของมอสเฟต

โดยปกติแบบจำลอง LEVEL 1 ซึ่งได้อ้างอิงแบบจำลอง Shichman-Hodges [30] โดยใช้คณิตศาสตร์พื้นฐานในการคำนวณ ใช้สำหรับการจำลองวงจรอย่างคร่าวๆ ซึ่งไม่ต้องการค่าที่เที่ยงตรงมากนัก ใช้สำหรับมอสเฟตที่มีแชนแนลยาวและเกตออกไซด์หนา ไม่พิจารณาถึงพฤติกรรมแชนแนลที่สั้น (Short Channel Behavior) ใช้แบบจำลองของมอสเฟตที่มีการประมาณจากทฤษฎีมาก อย่างไรก็ตามการประมาณค่าพารามิเตอร์ต่างๆตาม LEVEL 1 นี้มีข้อดีคือ ใช้เวลาในการคำนวณน้อย และประสิทธิภาพของเครื่องคอมพิวเตอร์ที่ไม่สูงมาก ในการจำลองหาประสิทธิภาพของวงจรอย่างคร่าวๆ

แบบจำลอง LEVEL 2 [33-36] จะแตกต่างจาก LEVEL 1 ทั้งวิธีการคำนวณ ค่าความยาวของช่องทางเดินกระแสสัมพัทธ์ และการเปลี่ยนสถานะจากช่วงไม่อิ่มตัวไปอยู่ในช่วงอิ่มตัว มีประโยชน์สำหรับมอสเฟตที่มีความยาวแชนแนลสั้น ใช้จำนวนของพารามิเตอร์ในการคำนวณมากขึ้น อย่างไรก็ตามถ้าพารามิเตอร์ของ LEVEL 2 ถูกใช้จนหมด แบบจำลองนี้จะต้องใช้เวลาในการคำนวณมาก รวมถึงประสิทธิภาพของซีพียูในเครื่องคอมพิวเตอร์จะต้องสูงมาก และบ่อยครั้งประสบปัญหาเกี่ยวกับการ Convergence ของ Newton-Raphson Algorithm และไม่พิจารณาถึงการช้อนทับที่อาจเกิดขึ้นได้ในบริเวณปลดพาหะ (Depletion Region) ของซอสเตรนในอุปกรณ์ที่มีแชนแนลสั้นมากๆ ผลของสนามไฟฟ้าทางด้านข้าง (Lateral Field Effect) ที่มีต่อความคล่องตัวของพาหะและ Drain-Induced Barrier Lowering (DIBL) และทำการพิจารณาผลของแชนแนลที่สั้น (Short Channel Effect) เพียงบางส่วนเท่านั้น

แบบจำลอง LEVEL 3 ได้ถูกแก้ไขข้อบกพร่องต่างๆที่มีอยู่ใน LEVEL 2 โดยพื้นฐาน แล้วจะมีความคล้ายคลึงกับ LEVEL 2 ในแง่ของโครงสร้าง พารามิเตอร์หลายตัวเหมือนกันหรือใกล้เคียงกันมาก แตกต่างกันที่ LEVEL 3 จะใช้แบบจำลองกึ่งการทดลอง (Semi-Empirical Model) ใช้แบบจำลองของแรงดันขีดเริ่มที่เพิ่มขึ้น เพิ่มพารามิเตอร์ η ซึ่งใช้อธิบาย DIBL นอกจากนี้แบบจำลอง Channel Length Modulation ที่ใช้ใน LEVEL 1 และ LEVEL 2 ซึ่งจะใช้ λ จะถูกแทนที่ด้วยแบบจำลองที่ซับซ้อนขึ้นอีกเล็กน้อย ซึ่งเกี่ยวกับค่าพารามิเตอร์ V_{max} และพารามิเตอร์กึ่งทดลอง (Semi-Empirical Parameter) อีกตัวหนึ่ง และสุดท้ายได้พิจารณาถึงการลดลงของค่าความคล่องตัวของพาหะ เมื่อสนามไฟฟ้าด้านข้างมีค่ามาก แบบจำลองใน LEVEL 3 นี้ ใช้ในการทดลองการทำงาน ของวงจรในขั้นสุดท้าย เพื่อให้ได้ค่าประสิทธิภาพและคุณสมบัติต่างๆของวงจรให้ใกล้เคียงกับวงจรที่ได้รับการสร้างขึ้น ดังนั้นแบบจำลองใน LEVEL 3 นี้จะคิดทุกผลกระทบที่เกิดขึ้นกับมอสเฟตและพารามิเตอร์ทุกตัว เพื่อให้ได้ค่าต่างๆใกล้เคียงความจริงมากที่สุด เพราะฉะนั้นสามารถสรุปได้ว่าแบบจำลอง LEVEL 3 เป็นแบบจำลองที่มีความละเอียดมากที่สุด และจะใช้เวลาและประสิทธิภาพของซีพียูมากที่สุดด้วยเช่นกัน โดยค่าพารามิเตอร์ต่างๆที่ใช้ใน โปรแกรม PSpice ได้สรุปไว้ในตารางที่ 3.1

ตารางที่ 3.1 ค่าพารามิเตอร์ของแบบจำลองมอสเฟตที่ใช้ในโปรแกรม PSPICE

Symbol	SPICE keyword	LEVEL	Parameter	Default value	Typical value	Units
V_{TO}	VTO	1-3	Zero-bias threshold voltage	1.0	1.0	V
K'	KP	1-3	Transconductance parameter	2×10^{-5}	3×10^{-5}	A/V ²
γ	GAMMA	1-3	Body-effect parameter	0.0	0.35	V ^{1/2}
$2\phi_F$	PHI	1-3	Surface inversion potential	0.6	0.65	V
λ	LAMDA	1-2	Channel-length modulation	0.0	0.02	V ⁻¹
t_{ox}	TOX	1-3	Thin oxide thickness	1×10^{-7}	1×10^{-7}	m
N_A	NSUB	1-3	Substrate doping	0.0	1×10^{15}	cm ⁻³
N_{SS}	NSS	1-3	Surface state density	0.0	1×10^{10}	cm ⁻²
N_{FS}	NFS	2-3	Surface fast state density	0.0	1×10^{10}	cm ⁻²
N_{eff}	NEFF	2	Total channel charge coefficient	1	5	-
X_j	XJ	2-3	Metallurgical junction depth	0.0	1×10^4	m
X_{jt}	LD	1-3	Lateral diffusion	0.0	0.8×10^{-6}	m
T_{PG}	TPG	1-3	Type of gate material	1	1	-
μ_o	UO	1-3	Surface mobility	600	700	cm ² /(v.s)
U_c	UCRIT	2	Critical electric field for mobility	1×10^4	1×10^4	V/cm
U_e	UEXP	2	Exponential coefficient for mobility	0.0	0.1	-
U_t	UTRA	2	Transverse field coefficient	0.0	0.5	-
V_{max}	VMAX	2-3	Maximum drift velocity of carrier	0.0	5×10^4	m/s
X_{QC}	XQC	2-3	Coefficient of channel charge share	0.0	0.4	-
δ	DELTA	2-3	Width effect on threshold voltage	0.0	0.1	-
K	KAPPA	3	Saturation field factor	0.2	1.0	-
η	ETA	3	Static feedback on threshold voltage	0.0	1.0	-
θ	THETA	3	Mobility modulation	0.0	0.05	-
α_F	AF	1-3	Flicker-noise exponent	1.0	1.2	-
k_F	KF	1-3	Flicker-noise coefficient	0.0	1×10^{-26}	-
I_s	IS	1-3	Bulk junction saturation current	1×10^{-14}	1×10^{-15}	A
J_s	JS	1-3	Bulk junction saturation current per square meter	0.0	1×10^{-3}	A
Ψ_o	PB	1-3	Bulk junction potential	0.8	0.75	V
C_j	CJ	1-3	Zero-bias bulk capacitance per square meter	0.0	2×10^{-4}	F/m ²
l/n	MJ	1-3	Bulk junction grading coefficient	0.5	0.5	-

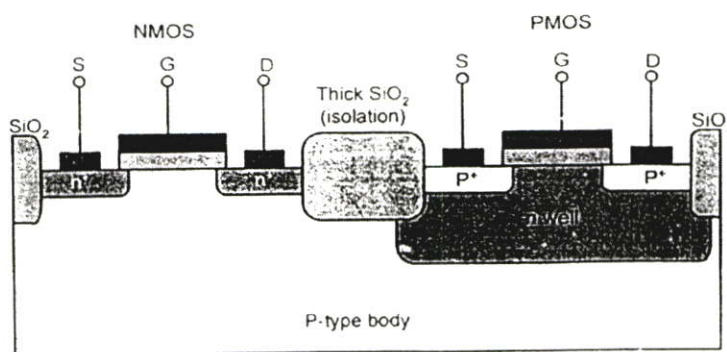
ตารางที่ 3.1 (ต่อ)

Symbol	SPICE keyword	LEVEL	Parameter	Default value	Typical value	Units
C_{JSW}	CJSW	1-3	Zero-bias perimeter capacitance per meter	0.0	1×10^{-9}	F/m
M_{JSW}	MJSW	1-3	Perimeter capacitance grading coefficient	0.33	0.33	-
FC	FC	1-3	Forward-bias depletion capacitance coefficient	0.5	0.5	-
C_{GBO}	CGBO	1-3	Gate-bulk overlap capacitance per meter	0.0	2×10^{-10}	F/m
C_{GDO}	CGDO	1-3	Gate-drain overlap capacitance per meter	0.0	4×10^{-11}	F/m
C_{GSO}	CGSO	1-3	Gate source overlap capacitance per meter	0.0	4×10^{-11}	F/m
r_D	RD	1-3	Drain ohmic resistance	0.0	10.0	Ω
r_S	RS	1-3	Source ohmic resistance	0.0	10.0	Ω

3.10 Complementary MOS (CMOS)

CMOS ย่อมาจาก Complementary MOS เป็นเทคโนโลยีที่ใช้มอสทรานซิสเตอร์ทั้งชนิดเอ็นแชนแนลและพีแชนแนลมาสร้างลงบนฐานรองเดียวกัน แม้ว่าวงจรมอสจะสร้างได้ยากกว่า NMOS แต่ก็มีความดีคือ สามารถที่จะออกแบบวงจรให้มีประสิทธิภาพที่ดีมากกว่าได้ ในปัจจุบันชิปมอสมีบทบาทสำคัญมากในเทคโนโลยีวงจรรวมแบบมอส และสามารถใช้งานได้กับวงจรรวมแบบอะนาล็อกและแบบดิจิทัล เทคโนโลยีชิปมอสได้เติบโตขึ้นอย่างรวดเร็ว โดยนักออกแบบวงจรได้ให้ความสนใจในการออกแบบวงจรที่ใช้ชิปมอสมากขึ้น และได้มีการนำไปประยุกต์เพื่อทดแทนจากเทคโนโลยีไบโพลาร์ไปเป็นเทคโนโลยีแบบชิปมอสอย่างมากมาย

รูปที่ 3.16 เป็นโครงสร้างแบบชิปมอสและอธิบายถึงการสร้าง PMOS และ NMOS บนแผ่นฐานรองเดียวกัน สังเกตว่า NMOS สามารถสร้างได้โดยตรง แต่ PMOS จะสร้างขึ้นได้โดยจะต้องมีการสร้างบ่อเอ็น (n-well) ขึ้นมาก่อน โดยที่มอสทั้งสองตัวจะถูกแยกจากกันจากฉนวนออกไซด์



รูปที่ 3.16 โครงสร้างของซีมอส

3.11 เทคโนโลยีสารกึ่งตัวนำมอสในวงจรรวม

เทคโนโลยีสารกึ่งตัวนำได้มีการพัฒนาไปในหลายรูปแบบ ทั้งนี้เพื่อให้ได้เทคโนโลยีที่ดีที่สุด โดยมีเป้าหมายคือความเร็วในการทำงาน การใช้พลังงาน และความหนาแน่นของจำนวนอุปกรณ์ที่จะมีได้ จนกระทั่งได้มีการใช้สารซิลิกอนมาเป็นแผ่นรอง (substrate) ในการผลิตวงจรรวม การพัฒนาเทคโนโลยีสารกึ่งตัวนำ จึงมุ่งเป้าไปที่เทคโนโลยีหลัก 2 กรณี คือ เทคโนโลยีแบบไบโพลาร์ และเทคโนโลยีแบบมอส (MOS : Metal Oxide Semiconductor) เทคโนโลยีไบโพลาร์มีข้อดีในเรื่องความเร็วในการทำงาน แต่เทคโนโลยีแบบมอสกลับมีข้อดีที่สามารถสร้างวงจรมีความหนาแน่นได้สูงกว่า และเทคโนโลยีมอสรุ่นหลังๆ ก็ได้มีการพัฒนาเพื่อให้ความเร็วในการทำงานสูงขึ้นด้วย เทคโนโลยีมอสจึงได้ถูกนำมาใช้กันอย่างแพร่หลายในการออกแบบวงจรรวม ASIC (ASIC Design) และการออกแบบวงจรรวมขนาดใหญ่มาก (VLSI Design) ทั้งนี้เพราะความสามารถในการสร้างวงจรมีความหนาแน่นสูง และสร้างเป็นวงจรเชิงเลข (Digital Circuit) ได้ง่ายกว่า ดังนั้นในที่นี้จึงขอกล่าวถึง เทคโนโลยีมอส และการสร้างวงจร โดยใช้เทคโนโลยีมอส ตลอดจนถึงขั้นตอนในการออกแบบวงจรรวม

3.12 เปรียบเทียบคุณสมบัติทางบวกและทางลบระหว่างมอสเฟทกับไบโพลาร์ทรานซิสเตอร์ [27]-[28]

3.12.1. คุณสมบัติทางบวกของมอสเฟทเมื่อเปรียบเทียบกับไบโพลาร์ทรานซิสเตอร์

1. ต้องการขั้นตอนการผลิตประมาณร้อยละ 25 เมื่อเทียบกับขบวนการสร้างไบโพลาร์ทรานซิสเตอร์ ก็เนื่องจากการออกแบบสร้างมอสเฟท มีโครงสร้างและขบวนการที่ง่าย ทำให้ใช้ต้นทุนในการผลิตต่ำ

2. สิ่งประดิษฐ์ถูกสร้างขึ้นได้มากกว่าและสามารถบรรจุหรือถูกใส่ไปในพื้นที่ที่จำกัดได้ในปริมาณมาก และปัจจุบันเหมาะสมที่จะทำเป็นวงจรรวมขนาดใหญ่
3. ขาเดรน (Drain) และขาซอร์ซ (Source) ของมอส สามารถสลับแทนที่กันได้ ซึ่งการทำงานยังคงไม่เปลี่ยนแปลงมากนักเพราะเนื่องจากว่ามอสมีความสมมาตร (Bilaterally) แตกต่างกับไบโพลาร์ทรานซิสเตอร์ที่ไม่สามารถจะสลับระหว่างขาอิมิตเตอร์ (Emitter) กับขาคอลเลกเตอร์ (Collector) ได้ เพราะจะทำให้อัตราขยายลดลงอย่างมาก
4. กระแสที่ไหลในมอสเฟตเป็นกระแสของพาหะชนิดเดียว คือ โฮล (Hole) หรืออิเล็กตรอน (Electron) ซึ่งโฮลเป็นกระแสพาหะในมอสชนิดพีมอสหรือ (PMOS) ส่วนอิเล็กตรอนเป็นกระแสพาหะในมอสชนิดเอ็นหรือเอ็นมอส (NMOS) ดังนั้นจึงเรียกสิ่งประดิษฐ์นี้ว่า ยูนิโพลาร์(Unipolar) ซึ่งแตกต่างจากไบโพลาร์ทรานซิสเตอร์ เช่น ทรานซิสเตอร์ชนิดเอ็นพีเอ็น(NPN) จะมีอิเล็กตรอนเป็นกระแสพาหะส่วนใหญ่ (Majority Carrier) และมีโฮลเป็นกระแสพาหะส่วนน้อย(Minority Carrier) เกิดขึ้นพร้อมกัน
5. ความต้านทานจุดเข้าที่มีค่าสูง (High-Input Impedance) เนื่องจากว่าขาเกต (Gate) ซึ่งเป็นด้านจุดเข้ามีซิลิคอนไดออกไซด์ (SiO₂) เป็นฉนวนกั้นกระแสตรงหรือกระแสดีซี ดังนั้นความต้านทานจุดเข้าจึงมีค่ามากกว่า $10^{14}\Omega$ หรือประมาณ $10^{15}\Omega$ ฉ อุณหภูมิห้อง
6. เนื่องจากความต้านทานจุดเข้ามีค่าสูงนี้เองทำให้มอสเฟต จึงมีการทำงานโดยการใช้แรงดันควบคุม (Voltage-Controlled) ซึ่งต่างจากไบโพลาร์ทรานซิสเตอร์ ซึ่งมีการทำงานโดยส่วนมากใช้กระแสควบคุม (Current-Controlled)
7. เนื่องจากมอสเฟตมีการทำงานโดยใช้แรงดันควบคุม จึงทำให้สามารถขับมอสเฟตตัวอื่นๆ ได้มีจำนวนมากซึ่งมีค่าแฟนเอาต์สูง (High Fan-Out) และมีอัตราสูญเสียกำลังจุดเข้าเกิดขึ้นมีค่าต่ำมาก
8. ไม่เกิดการวิ่งของความร้อนภายในมอส อันเนื่องมาจากผลของอุณหภูมิเพิ่มขึ้นน้อยมาก นั่นคือถ้าอุณหภูมิมีค่าเพิ่มขึ้น กระแสที่ไหลผ่านมอสจะมีค่าค่อนข้างคงที่ จึงไม่เกิดการเสียหายเนื่องจากผลของความร้อนต่างจากไบโพลาร์คือ เมื่ออุณหภูมิเพิ่มขึ้น จะทำให้มีกระแสไหลเพิ่มขึ้น ผลอันนี้เองจะทำงานทรานซิสเตอร์ที่ใช้งานที่กระแสสูงๆ จึงต้องมีฟิวส์คอยป้องกันการไหลเกินของกระแส เพื่อไม่ให้ทรานซิสเตอร์ทรานซิสเตอร์เสียหาย ซึ่งในมอสไม่จำเป็นต้องมีวงจรป้องกัน
9. ค่าแรงดันวิกฤต (Threshold Voltage) หรือ V_T ของมอส สามารถเปลี่ยนแปลงได้จากการให้ไบอัสที่แรงดันซอร์ซกับฐานรอง (Source-Bulk Voltage) หรือ V_{SB}
- 10 . การใช้งานมอสเฟต ใช้งานกำลังต่ำซึ่งเป็นผลให้ถูกรบกวนทางไฟฟ้าที่เกิดขึ้นต่ำไปด้วย

3.12.2. คุณสมบัติทางลบของมอสเฟตเมื่อเปรียบเทียบกับไบโพลาร์ทรานซิสเตอร์

1. ไม่สามารถทำงานโดยใช้กระแสควบคุมได้
2. มีการทำงานที่ก้ำกึ่งต่ำ (Low Power) หรือทนต่อการใช้งานที่ก้ำกึ่งสูงๆ ไม่ได้
3. มีความเร็วในการทำงานที่ต่ำกว่าไบโพลาร์ทรานซิสเตอร์เนื่องจากมีค่าความจุทางด้านจุดเข้าที่สูง ซึ่งเป็นข้อจำกัดการใช้งานทางด้านความถี่สูง แต่ปัจจุบันได้มีการใช้เทคนิคในการสร้างโดยเพิ่มชั้นซิลิคอนเข้าไประหว่างเกตออกไซด์ เพื่อช่วยลดค่าความจุที่เกตทำให้การทำงานที่เร็วขึ้น
4. ค่าของความนำหรือ ทรานส์คอนดักแตนซ์ (Transconductance) หรือ gm มีค่าต่ำ
5. ในการสัมผัสมอส จะต้องใช้ความระมัดระวังเป็นพิเศษ เนื่องจากผลของสนามไฟฟ้าสถิตอาจทำให้ชั้นซิลิคอนไดออกไซด์ที่บางเกิดความเสียหายได้ ซึ่งความเสียหายนี้จะเกิดขึ้นระหว่างเกตกับเซนแนล ดังนั้นจึงต้องมีการจัดทางให้ไฟฟ้าสถิตลงกราวด์เสีย หรือมอสบางตัวจะมีการใส่ซีเนอร์ไดโอดระหว่างเกตกับซอทอีกทีหนึ่ง เพื่อช่วยป้องกันอุปกรณ์ที่อาจจะเกิดความเสียหายอันเนื่องมาจากแรงดันทรานเซียนท์ (Transient Voltage) จากการจับต้องวงจรขึ้นได้
6. สมการที่ใช้วิเคราะห์การทำงานของมอสเฟต มีความยุ่งยากมากกว่าสมการของไบโพลาร์ทรานซิสเตอร์ อีกทั้งมอสเฟต ยังมีหลายระดับ (Level) การทำงานอีกด้วย ดังเช่น ดังเช่นในโปรแกรมสำเร็จรูป SPICE รุ่น SPICE 2G.6 แบ่งการทำงานของมอสเฟตเป็น 3 ระดับ คือ LEVEL 1, LEVEL 2, และ LEVEL 3

3.13 บทสรุป

ในบทนี้เป็นการกล่าวถึง ความเป็นมาและวิวัฒนาการเทคโนโลยีสารกึ่งตัวนำมอสเฟต ซึ่งค้นพบครั้งแรกโดย J.E. Lilienfeld ในปี ค.ศ. 1930 หลังจากนั้นได้มีการค้นคว้าวิจัยและมีวิวัฒนาการมาเรื่อยๆ จนในปี ค.ศ. 1960 ผู้สร้างและเริ่มใช้งานมอสเฟตจริงจึงเป็นครั้งแรก โดย D. Kahang และ M.M. Atalla ทำให้มอสเฟตเริ่มเข้ามามีบทบาทใช้แทนหลอดสุญญากาศและไบโพลาร์ทรานซิสเตอร์เป็นอย่างมากในปัจจุบัน ดังนั้นในบทนี้ จึงได้แสดงให้เห็นถึงการเปรียบเทียบข้อดีและข้อเสียระหว่างมอสเฟตกับไบโพลาร์ทรานซิสเตอร์ เพื่อจุดประสงค์ในการเลือกใช้อุปกรณ์ในงานแตกต่างกัน และในบทนี้ ยังกล่าวถึงการจำแนกประเภทของมอสเฟต ซึ่งสามารถแบ่งออกเป็น 3 ประเภทใหญ่ๆ คือ มอสเฟตแบบแบบเอนฮานซ์เมนต์ มอสเฟตแบบแบบดิฟฟิชั่น และ มอสเฟตแบบ Complementary ซึ่งในวิทยานิพนธ์นี้จะเจาะจงศึกษาการออกแบบวงจรโดยใช้มอสเฟตเป็นสำคัญ ดังนั้นในบทนี้จึงได้กล่าวเน้นถึงการอธิบายทฤษฎีการทำงาน ช่วงการทำงาน และสมการในการทำงานของมอสเฟต รวมไปถึงวงจรสมมูลของมอสเฟต ทั้งขนาดเล็กและขนาดใหญ่ เพื่อที่จะสามารถนำไปใช้ในการวิเคราะห์อ้างอิงถึงผลและปรากฏการณ์ที่เกิดขึ้นกับวงจรที่ทำการออกแบบ และในวิทยานิพนธ์นี้ได้กำหนดคำว่า “มอสเฟต” หมายถึง “มอสเฟตแบบเอนฮานซ์เมนต์”

บทที่ 4

วงจรร้อยกับการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแส และการวิเคราะห์ผลการจำลองของวงจร

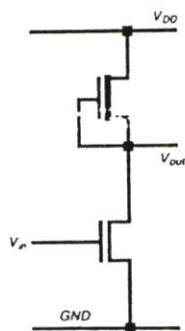
4.1 บทนำ

ในบทนี้จะเป็นการนำเสนอวงจรร้อยที่ใช้ในการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแส อาทิเช่น การออกแบบวงจรอินเวอร์เตอร์ การออกแบบวงจรสะท้อนกระแส ฯลฯ ซึ่งเป็นอีกวิธีหนึ่งที่ได้พัฒนาขึ้น โดยจะแตกต่างจากวงจรเรียงกระแสแบบเต็มคลื่นทั่วไป ดังที่ได้กล่าวมาแล้วในบทที่ 2 ในการนำเสนอนี้จะใช้เทคโนโลยีซีมอสขนาด 0.8 ไมครอน ต่อในลักษณะของวงจรอินเวอร์เตอร์ จะเป็นการเพิ่มความเร็วในการทำงานที่สูงขึ้น และลดผลของช่วงเวลาหน่วงของสัญญาณเป็นผลทำให้ไม่มีความผิดเพี้ยนของสัญญาณในช่วงตัดผ่านศูนย์ ทำให้วงจรสามารถใช้งานกับสัญญาณจุดเข้าที่มีขนาดเล็ก ตอบสนองที่ความถี่สูง ตลอดจนยังเป็นการลดขนาดและจำนวนอุปกรณ์ของวงจรให้มีขนาดเล็กลง เพื่อรองรับกับเทคโนโลยีของวงจรรวมขนาดใหญ่ ซึ่งผ่านการตรวจสอบการทำงานด้วยโปรแกรม PSpice และยืนยันคุณสมบัติของวงจร ด้วยทฤษฎีที่กล่าวมาข้างต้นในบทที่ 2 และบทที่ 3

4.2 วงจรอินเวอร์เตอร์ที่ใช้สารกึ่งตัวนำมอส (The MOS Inverter)

4.2.1 อินเวอร์เตอร์แบบเอ็นมอส (The nMOS Inverter)

วงจรเรียงเลขที่ใช้เทคโนโลยีแบบเอ็นมอสนั้น จะประกอบไปด้วย 2 ส่วน สำคัญ คือ ทรานซิสเตอร์เอ็นมอสแบบดีพลิตชัน 1 ตัว ต่อกับ V_{DD} และเอาต์พุตโดยมีขาเกตต่อกับขาซอร์สทำให้แรงดันที่ขาเกต (V_{gs}) มีค่าเป็นศูนย์เสมอ อีกส่วนหนึ่งคือ กลุ่มของวงจรทรานซิสเตอร์เอ็นมอสแบบเอ็นฮานซ์เมนต์ซึ่งต่ออยู่ระหว่างเอาต์พุตกับกราวด์ และมีสัญญาณอินพุตต่อเข้ากับขาเกตของทรานซิสเตอร์แต่ละตัว ด้วยคุณสมบัติของทรานซิสเตอร์เอ็นมอสแบบดีพลิตชัน ซึ่งจะมีกระแส (I_{ds}) ไหลได้ ถึงแม้ขณะที่ V จะมีค่าเป็นศูนย์ก็ตาม ทำให้ทรานซิสเตอร์เอ็นมอสแบบดีพลิตชันนี้ทำหน้าที่คล้ายตัวต้านทาน ในการควบคุมปริมาณกระแสที่ไหลของวงจรทั้งในสภาวะลอคิกเอาต์พุตเป็นสูงหรือต่ำก็ตาม

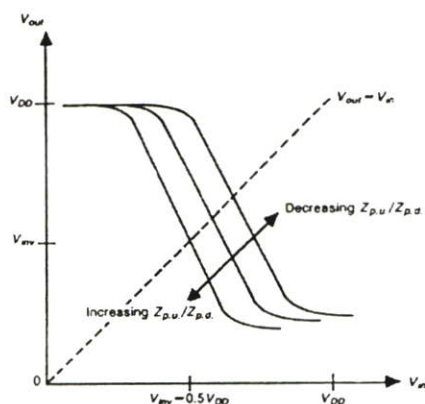


รูปที่ 4.1 อินเวอร์เตอร์แบบเอ็นมอส

การทำงานของวงจรเชิงเลขแบบเอ็นมอสนั้นจะพิจารณาจากวงจรของอินเวอร์เตอร์ ดังรูปที่ 4.1 ซึ่งเมื่อสัญญาณ V_{in} เป็นลอจิกต่ำนั้น ทรานซิสเตอร์ Q_2 จะไม่ทำงาน (Switch Off) ทำให้กระแสไหลจาก V_{DD} ผ่าน Q_1 ไปยัง V_{out} ซึ่งเป็นเอาต์พุต ปริมาณของกระแสที่ไหลนี้ถูกจำกัดด้วยคุณสมบัติของทรานซิสเตอร์ Q_1 ขณะนี้อาท์พุทจะมีลอจิกเป็นสูง แต่เมื่อ V_{in} เป็นลอจิกสูงจะทำให้ทรานซิสเตอร์ Q_2 ทำงาน (Switch On) โดยทำงานในสภาวะอิ่มตัว (Saturated Region) ทำให้มีกระแสไหลจาก V_{DD} ผ่าน Q_1 และ Q_2 ลงกราวด์ ทำให้อาท์พุทมีลอจิกเป็นต่ำ

ดังนั้นจากวงจรของอินเวอร์เตอร์นี้ เราพอจะสรุปได้ว่า

1. ถ้าไม่มีกระแสไหลจากเอาท์พุท กระแสที่ไหลผ่านทรานซิสเตอร์ทั้งสองต้องมีปริมาณเท่ากัน
2. ในลักษณะการจัดวงจรแบบเอ็นมอสนี้ จะมีทรานซิสเตอร์แบบดีฟลิทชันเป็นทรานซิสเตอร์แบบพูลอัพ (Pull-up, p.u.) และมีทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์เป็นทรานซิสเตอร์พูลดาวน์ (Pull-down, p.d.)
3. วงจรนี้มีกราฟแสดงคุณสมบัติการแปลงค่าทางกระแสตรงดังรูปที่ 4.2



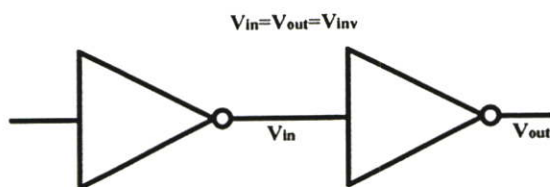
รูปที่ 4.2 กราฟระหว่าง V_{out} กับ V_{in} ที่ค่า $Z_{p.u.}/Z_{p.d.}$ ต่างๆ

จากรูปที่ 4.2 กราฟที่แสดงการเปลี่ยนแปลงของ V_{out} เมื่อ V_{in} เพิ่มขึ้นจะมีความชันเป็น

$$\text{ความชัน} = \frac{\delta V_{out}}{\delta V_{in}}$$

จากรูปที่ 4.2 ตรงจุดที่ $V_{out}=V_{in}$ นั้นจะเป็นจุด V_{inv} ซึ่งจุดนี้อาจจะเลื่อนไปมาได้ขึ้นอยู่กับอัตราส่วนความต้านทานของทรานซิสเตอร์พูลอัพ ต่อความต้านทานของทรานซิสเตอร์พูลดาวน์ ($Z_{p.u.}/Z_{p.d.}$) ซึ่งความต้านทานของทรานซิสเตอร์แบบเอ็นมอสนี้จะเป็นสัดส่วนโดยตรงกับอัตราส่วนของความยาวต่อความกว้าง (L/W) แชนแนล

4.2.2 การพิจารณาหาอัตราส่วนพูลอัพต่อพูลดาวน์ ($Z_{p.u.}/Z_{p.d.}$) ที่เหมาะสำหรับการใช้อินเวอร์เตอร์แบบเอ็นมอสไปต่อกับอินเวอร์เตอร์แบบเอ็นมอสตัวอื่นๆ



รูปที่ 4.3 วงจรอินเวอร์เตอร์ขับอินเวอร์เตอร์

พิจารณารูปที่ 4.3 ซึ่งมีอินเวอร์เตอร์ตัวหนึ่งต่อกับอินเวอร์เตอร์อีกตัวหนึ่ง เราต้องการหา ค่า $Z_{p.u.}/Z_{p.d.}$ ที่เหมาะสมที่จะทำให้เกิดสภาวะ $V_{in} = V_{out} = V_{inv}$

เพื่อให้เกิดสมมาตรในการเปลี่ยนแปลงค่าลอจิก ฉะนั้นกำหนดให้ $V_{inv} = 0.5 V_{DD}$ ณ จุดนี้ ทรานซิสเตอร์จะอยู่ในสภาวะอิ่มตัว ดังนั้นจะได้สมการ

$$I_{ds} = K \frac{W}{L} \frac{(V_{gs} - V_t)^2}{2}$$

ซึ่งในกรณีของทรานซิสเตอร์แบบดีพลิตชันจะได้

$$I_{ds} = K \frac{W_{p.u.}}{L_{p.u.}} \frac{(-V_{td})^2}{2} \quad \text{เมื่อ } V_{gs} = 0$$

และในกรณีของทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์จะได้อ

$$I_{ds} = K \frac{W_{p.d.}}{L_{p.d.}} \frac{(V_{inv} - V_t)^2}{2} \quad \text{เมื่อ } V_{gs} = V_{inv}$$

ถ้าสองสมการนี้ต้องเท่ากัน จึงได้อ

$$\frac{W_{p.d.}}{L_{p.d.}} (V_{inv} - V_t)^2 = \frac{W_{p.u.}}{L_{p.u.}} (-V_{id})^2$$

เมื่อ $W_{p.d.}$, $L_{p.d.}$, $W_{p.u.}$ และ $L_{p.u.}$ คือ ความกว้างและความยาวของแชนแนลของทรานซิสเตอร์พูลอัพและพูลดาวน์ตามลำดับให้อ

$$Z_{p.d.} = \frac{L_{p.d.}}{W_{p.d.}}; Z_{p.u.} = \frac{L_{p.u.}}{W_{p.u.}}$$

จะได้อ

$$\frac{1}{Z_{p.d.}} (V_{inv} - V_t)^2 = \frac{1}{Z_{p.u.}} (-V_{id})^2$$

$$V_{inv} = (V_t) + \frac{V_{id}}{\sqrt{Z_{p.u.} / Z_{p.d.}}} \quad (4.1)$$

จากค่าประมาณของแรงดันเริ่มต้นของทรานซิสเตอร์

$$V_t = 0.2V_{DD}; \quad V_{id} = 0.6 V_{DD}$$

และจากค่าสมมาตรของการเปลี่ยนลอจิก

$$V_{inv} = 0.5 V_{DD}$$

ดังนั้นแทนค่าลงในสมการ (4.1) จะได้อ

$$0.5 = 0.2 + \frac{0.6}{\sqrt{Z_{p.u.} / Z_{p.d.}}}$$

$$\sqrt{Z_{p.d.} / Z_{p.u.}} = 2$$

สรุปได้ว่า

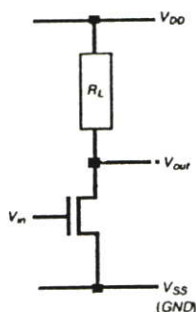
$$Z_{p.u.}/Z_{p.d.} = 4/1$$

ค่าที่ได้นี้เป็นค่าที่ใช้เฉพาะกรณีที่ใช้อินเวอร์เตอร์ไปต่อกับอินเวอร์เตอร์อีกตัวหนึ่งเท่านั้นถ้าต้องการไปต่อกับวงจรเชิงเลขอื่นๆ แล้วค่า $Z_{p.u.}/Z_{p.d.}$ นี้ก็จะเปลี่ยนแปลงไปซึ่งก็สามารถคำนวณได้ในลักษณะเดียวกัน

4.2.3 ข้อพิจารณาในการเลือกใช้อุปกรณ์พูลอัพ

วงจรอินเวอร์เตอร์ที่อธิบายไปแล้วนั้น ได้ใช้ทรานซิสเตอร์แบบดีฟลิทชันเป็นอุปกรณ์พูลอัพแต่ในความเป็นจริงแล้วสามารถที่จะเลือกอุปกรณ์พูลอัพได้อีกหลายวิธี ซึ่งมีข้อดีข้อเสียต่างกัันดังนี้

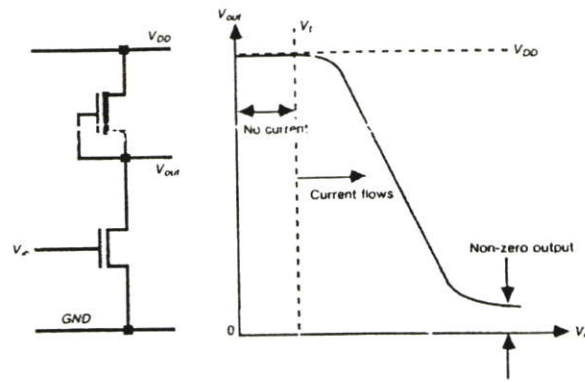
ก.) ใช้ตัวต้านทาน R_L ดังรูปที่ 4.4 วิธีนี้เป็นวิธีที่ไม่เหมาะสมเพราะในการสร้างตัวต้านทานบนชั้นส่วนซิลิคอนให้ได้ขนาดตามความต้องการ ในกรณีนี้จำเป็นต้องใช้พื้นที่ของซิลิคอนมาก



รูปที่ 4.4 ใช้ตัวต้านทานเป็นอุปกรณ์พูลอัพ

ข.) ใช้ทรานซิสเตอร์เอ็นมอสแบบดีฟลิทชันเป็นตัวพูลอัพ ดังรูปที่ 4.5 ซึ่งจะมีคุณสมบัติดังนี้

1. สิ้นเปลืองพลังงานสูงมากขณะที่ลอจิกอินพุตเป็นสูง ($V_{in} = 1$)
2. ลอจิกเอาต์พุตจะเริ่มเปลี่ยนจากสูงไปเป็นต่ำ เมื่อ V_{in} มากกว่า V_t ของทรานซิสเตอร์พูลอัพ
3. เมื่อลอจิกเอาต์พุตเปลี่ยนจากสูงไปเป็นต่ำนั้น ทรานซิสเตอร์พูลอัพจะทำงานในสภาวะไม่อ้อมตัว ซึ่งจะมีความต้านทานเกิดขึ้นในแกนแนลน้อยกว่า จึงทำให้ดีกว่าในกรณีที่ใช้กับการแบบตัวเก็บประจุ (Capacitive load)
4. ที่ลอจิกเอาต์พุตเป็นต่ำนั้นจะไม่เป็นระดับศูนย์โวลต์จริง



รูปที่ 4.5 ใช้ทรานซิสเตอร์เอ็นมอสแบบคิฟลิทชันเป็นอุปกรณ์พูลอัพ

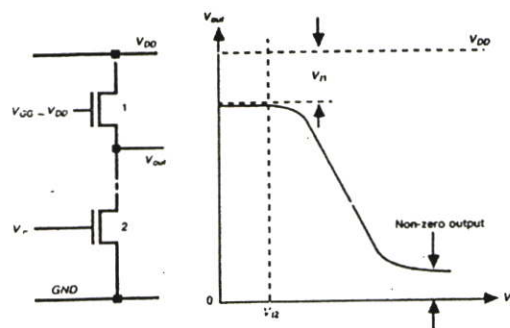
ค.) ใช้ทรานซิสเตอร์เอ็นมอสแบบเอ็นฮานซ์เมนต์เป็นอุปกรณ์พูลอัพ ดังรูปที่ 4.6

1. ทำให้ V_{GG} ต่อกับ V_{DD} จะสิ้นเปลืองพลังงานมาก เมื่อมีกระแสไหลผ่าน Q_1 และ Q_2 ในกรณี $V_{in} = 1$

2. ในกรณีที่ $V_{GG} = V_{DD}$ นั้น V_{out} จะมีแรงดันน้อยกว่า V_{DD} เสมอ

3. การใช้พลังงานสามารถลดลงได้ ถ้าใช้สัญญาณสวิทชิง เช่น สัญญาณนาฬิกาป้อนให้ที่ขา V_{GG}

4. ในกรณีที่ใช้ V_{GG} ที่แรงดันสูงกว่า V_{DD} ต้องมีแหล่งจ่ายแรงดันเพิ่มอีก 1 ชุด ทำให้สิ้นเปลืองเพิ่มขึ้น



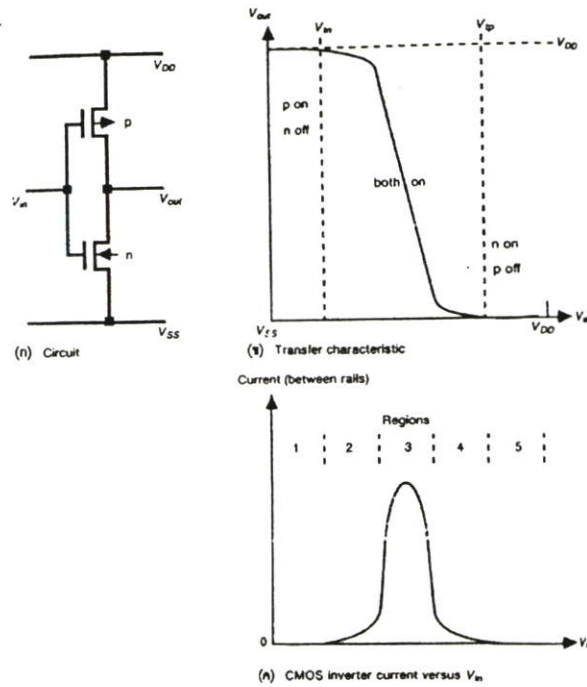
รูปที่ 4.6 ใช้ทรานซิสเตอร์เอ็นมอสแบบเอ็นฮานซ์เมนต์เป็นอุปกรณ์พูลอัพ

ง.) ใช้อุปกรณ์พูลอัพแบบคอมพลิเมนต์ทรานซิสเตอร์ (CMOS) ดังรูปที่ 4.7 (ก)

1. จะไม่มีกระแสไฟฟ้าไหลเลยทั้งในสภาวะลอจิก 0 หรือ 1

2. ลอจิกทั้ง 0 และ 1 ของเอาต์พุตจะมีขนาดศูนย์โวลต์และ V_{DD} จริง ทำให้ได้ลอจิกที่ถูกต้องดังรูปที่ 3.15 (ข)

3. อุปกรณ์ที่ใช้พีเชนแนลที่มีขนาดเท่ากับอุปกรณ์ที่ใช้เอ็นเชนแนล จะมีความเร็วในการทำงานต่ำกว่า



รูปที่ 4.7 ใช้อุปกรณ์พูลอัพแบบคอมพลิเมนต์ทรานซิสเตอร์ (CMOS)

4.2.4 วงจรอินเวอร์เตอร์แบบซีมอส (The CMOS Inverter)

จากข้อดีของวงจรอินเวอร์เตอร์แบบซีมอสที่กล่าวมาแล้ว ซึ่งเกิดจากการใช้ทรานซิสเตอร์แบบพีมอสเป็นอุปกรณ์พูลอัพ และใช้ทรานซิสเตอร์แบบเอ็นมอสเป็นอุปกรณ์พูลดาวน์ ดังรูปที่ 4.7 (ก) ทรานซิสเตอร์ทั้งสองชนิดนี้ต้องทำงานร่วมกันดังนั้น จึงควรพิจารณาว่า ค่าอัตราส่วนของความยาวและความกว้างของแกนแนลของทรานซิสเตอร์ทั้งสองชนิดควรมีค่าเท่าใด จึงจะได้คุณสมบัติของการแปลงค่าทางกระแสตรงที่มีลักษณะสมมาตร

จากสมการที่ 4.1 ซึ่งเป็นสมการของกระแสของทรานซิสเตอร์ที่อยู่ในสภาวะอิ่มตัวนั้นคือ

$$I_{ds} = K \frac{W}{L} \frac{(V_{gs} - V_t)^2}{2}$$

เมื่อค่า K จะเป็นค่าที่ขึ้นกับเทคโนโลยีการผลิต ซึ่งมีค่า

$$K = \frac{\epsilon_{ins} \epsilon_0 \mu_n}{D}$$

เพื่อให้การพิจารณาอัตราส่วนของความกว้างและความยาวของเซนแนลได้ง่ายขึ้น จึงขอกำหนด

$$\beta = K (W / L)$$

ดังนั้นสำหรับทรานซิสเตอร์แบบเอ็นมอสจะได้

$$\beta_n = \frac{\epsilon_{ins} \epsilon_0 \mu_n}{D} \frac{W_n}{L_n}$$

และสำหรับทรานซิสเตอร์แบบพีมอสจะได้

$$\beta_p = \frac{\epsilon_{ins} \epsilon_0 \mu_p}{D} \frac{W_p}{L_p}$$

เมื่อ W_n และ L_n เป็นความกว้างและความยาวเซนแนลของทรานซิสเตอร์แบบเอ็นมอส และ W_p และ L_p เป็นความกว้างและความยาวเซนแนลของทรานซิสเตอร์แบบพีมอส

พิจารณาหาจุดสมมาตรของคุณสมบัติการเปลี่ยนแปลงค่าทางกระแสตรง จากรูปที่ 4.7 (ค) จะพบว่าช่วงที่ 3 ของกราฟจะเป็นช่วงที่มีกระแสไฟฟ้าไหลมากที่สุด เพราะเป็นช่วงที่ทรานซิสเตอร์ทั้งสองตัวนำกระแสพร้อมกัน ดังนั้น ในช่วงนี้จะได้

$$I_{dsp} = -I_{dsn}$$

$$I_{dsp} = \frac{-\beta_n}{2} (V_{in} - V_{DD} - V_{tp})^2$$

และ

$$I_{dsp} = \frac{\beta_n}{2} (V_{in} - V_{tn})^2$$

จะได้

$$V_{in} = \frac{V_{DD} + V_{tp} + V_{tn} (\beta_n / \beta_p)^{1/2}}{1 + (\beta_n / \beta_p)^{1/2}} \quad (4.2)$$

จุดที่จะเกิดสมมาตรคือจุด

$$V_{in} = V_{out} = V_{DD} / 2$$

ซึ่งก็คือจุดที่เกิดจาก

$$\beta_n = \beta_p \text{ และ } V_{tn} = -V_{tp}$$

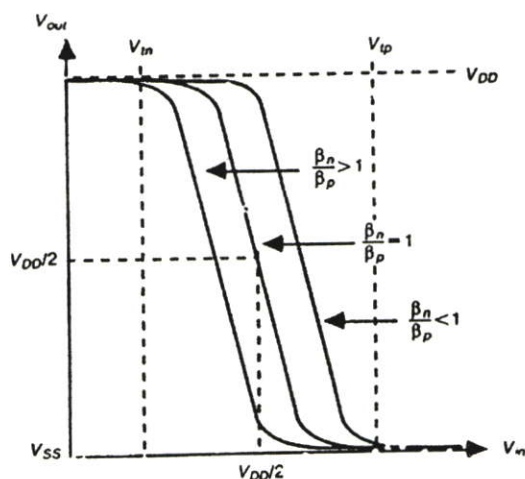
พิจารณาอัตราส่วนความกว้างและความยาวแซนแนลของทรานซิสเตอร์ทั้งสองจะได้

$$\mu_p W_p / L_p = \mu_n W_n / L_n$$

แต่คุณสมบัติของโมบิลิตีของทรานซิสเตอร์แบบพีมอสและเอ็นมอสไม่เท่ากัน จึงทำให้อัตราส่วนความกว้างและความยาวทรานซิสเตอร์ทั้งสองจึงควรเป็น

$$W_p / L_p = 2.5 W_n / L_n$$

สำหรับอัตราส่วนของ $\frac{\beta_n}{\beta_p}$ ที่มีค่ามากกว่าหรือน้อยกว่าหนึ่งแสดงได้โดยกราฟคุณสมบัติการเปลี่ยนแปลงค่าทางกระแสตรงดังรูปที่ 4.8

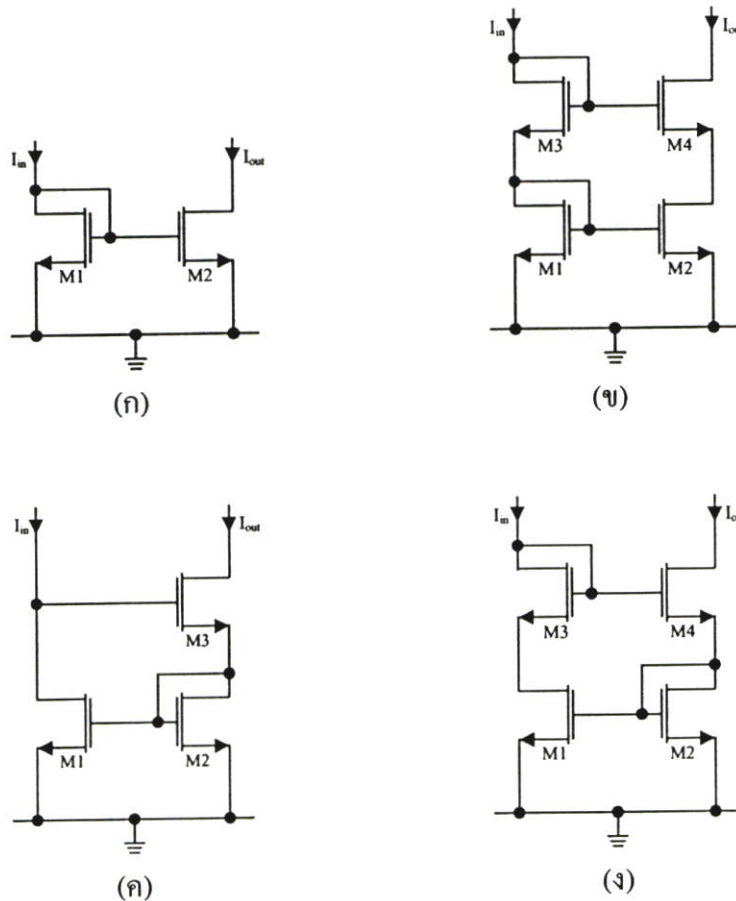


รูปที่ 4.8 กราฟคุณสมบัติการเปลี่ยนแปลงค่าทางกระแสตรงของอินเวอร์เตอร์แบบซีมอสที่มีอัตราส่วน $\frac{\beta_n}{\beta_p}$ ค่าต่างๆ

4.3 วงจรสะท้อนกระแส (Current mirror)

วงจรสะท้อนกระแสเป็นวงจรที่มีอินพุตและเอาต์พุตเป็นกระแส ซึ่งนิยมใช้เป็นแหล่งจ่ายกระแสที่ให้กับวงจรขยายต่างๆ เนื่องจากวงจรมีความต้านทานอินพุตต่ำ และความต้านทานเอาต์พุตที่สูง ซึ่งตรงกับคุณสมบัติของแหล่งจ่ายกระแส

วงจรสะท้อนกระแสมีอยู่หลายชนิดด้วยกัน แต่วงจรทั้งหลายที่มีอยู่ต่างก็ใช้หลักการจากวงจรสะท้อนกระแสแบบพื้นฐานที่แสดงในรูปที่ 4.9 (ก). ทั้งสิ้น แต่เพียงแค่ปรับปรุงคุณสมบัติของวงจรให้ดีขึ้น เช่น วงจรสะท้อนกระแสแบบคาคโคคที่แสดงในรูป 4.9 (ข). วงจรสะท้อนกระแสแบบ Wilson ที่แสดงในรูป 4.9 (ค). วงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุงที่แสดงในรูปที่ 4.9 (ง). โดยวงจรที่ปรับปรุงนี้จะมีคุณสมบัติการสะท้อนกระแสที่แน่นอนกว่าแบบพื้นฐาน เพราะมีค่าเอาท์พุทอิมพีแดนซ์สูงกว่า แต่อย่างไรก็ตามการใช้มอสทรานซิสเตอร์ต่อในลักษณะสแตค (Stack) ผลที่ตามมาคือจะต้องใช้แหล่งจ่ายเพิ่มขึ้น รวมไปถึงวงจรจะต้องใช้จำนวนอุปกรณ์เพิ่มมากขึ้น ตลอดจนการทำให้วงจรมีขนาดใหญ่ตามไปด้วย ดังนั้นวิทยานิพนธ์จึงใช้วงจรสะท้อนกระแสแบบพื้นฐานมาสร้างเป็นวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมคกระแส เพราะต้องการลดการใช้แหล่งจ่ายแรงดันให้ต่ำสุด และจำนวนอุปกรณ์รวมไปถึงความซับซ้อนของวงจร ฉะนั้นจึงขอล่าถึงการทำงานของวงจรสะท้อนกระแสแบบพื้นฐานในรูปที่ 4.9 (ก). เท่านั้น



รูปที่ 4.9 แสดงวงจรสะท้อนกระแส (ก). แบบพื้นฐาน (ข). แบบคาคโคค (ค). แบบ Wilson (ง). แบบ Wilson ชนิดปรับปรุง

วงจรสะท้อนกระแสแบบพื้นฐานที่แสดงในรูปที่ 4.9 (ก). มอสทรานซิสเตอร์ M1 ถูกต่อเป็นเหมือนไดโอดเพื่อทำหน้าที่สร้างกระแสอ้างอิงและสะท้อนกระแสที่มอสทรานซิสเตอร์ M2 ซึ่งเป็นกระแสทางเอาต์พุตที่สามารถนำไปใช้ในแบบต่างๆ ส่วนความสัมพันธ์ของกระแสอินพุตและกระแสเอาต์พุตจะสามารถหาได้เมื่อมอสทรานซิสเตอร์ทำงานในช่วงอิมิต์วซึ่งจะสามารถเขียนสมการกระแสครนได้คือ

$$I_D = \frac{\mu_n C_{ox} W}{2L} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad (4.3)$$

สมมติว่า $I_{in} = I_{D1}$ และ $V_{GS1} = V_{GS2} = V_{GS}$ ดังนั้นจะได้ความสัมพันธ์

$$I_{out} = \frac{(W/L)_2}{(W/L)_1} I_{in} \left(\frac{1 + \lambda V_{DS2}}{1 + \lambda V_{GS}} \right) \quad (4.4)$$

λ คือค่า Chanel length modulation โดยกระแสเอาต์พุตจะเปลี่ยนแปลงเมื่อปรับเปลี่ยนค่า W/L ของมอสทรานซิสเตอร์ซึ่งตามปกติค่า L จะถูกกำหนดไว้ ส่วนค่า W จะเปลี่ยนแปลงไป ถ้าสมมติว่ามอสทรานซิสเตอร์ทั้งสองตัวมีคุณสมบัติเหมือนกันทุกประการจะสามารถเขียนสมการได้

$$\frac{I_{out}}{I_{in}} = B = \frac{(W/L)_2}{(W/L)_1} \quad (4.5)$$

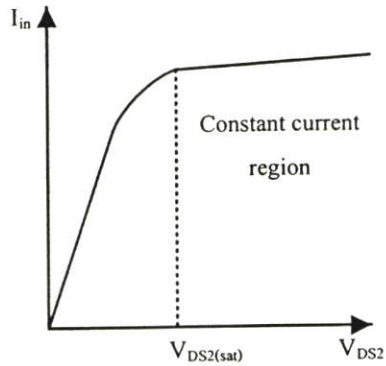
B คืออัตราส่วนระหว่างกระแสเอาต์พุตต่อกระแสอินพุต โดยวงจรสะท้อนกระแสในทางอุดมคติควรมีคุณสมบัติดังนี้

1. อัตราส่วนกระแส B มีความถูกต้อง จะเชื่อถือได้โดยอัตราส่วน W/L และเป็นอิสระจากอุณหภูมิ
2. ความต้านทานทางด้านเอาต์พุตมีค่าสูงมาก (R_{out} มีค่าสูงและ C_{out} มีค่าต่ำ) ผลก็คือจะทำให้กระแสเอาต์พุตเป็นอิสระจากแรงดันเอาต์พุต DC และ AC
3. ความต้านทานทางด้านอินพุต (R_{in}) ต่ำมากๆ
4. แรงดันเอาต์พุตมีค่าน้อยที่สุด

เมื่อพิจารณาในแบบสัญญาณขนาดเล็กทางเอซี (AC small signal) ความสัมพันธ์ระหว่างกระแสเอาต์พุตและอินพุตสามารถเขียนได้

$$I_{out} = \frac{g_{m2}}{g_{m1}} I_{in} \quad (4.6)$$

โดยที่ g_{mi} คือค่าทรานส์คอนดักแตนซ์ของสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ตัวที่ i จากสมการที่ (4.4) ถึง (4.6) จะเห็นว่ากระแสที่อ่อนกระแสจะถูกดึงออกมาที่สุดถ้ามอสทรานซิสเตอร์ทั้งสองตัวมีคุณสมบัติเหมือนกันทุกประการ



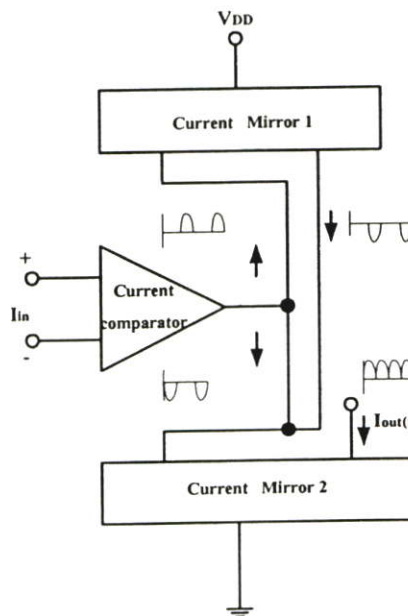
รูปที่ 4.10 แสดงคุณสมบัติกระแสเอาต์พุต

ส่วนความต้านทานเอาต์พุตของวงจรมีค่าเท่ากับ

$$r_{out} = \frac{1}{g_{ds2}} \quad (4.7)$$

เมื่อ g_{ds2} คือค่าความนำระหว่างเกรนและซอร์สของทรานซิสเตอร์ M2

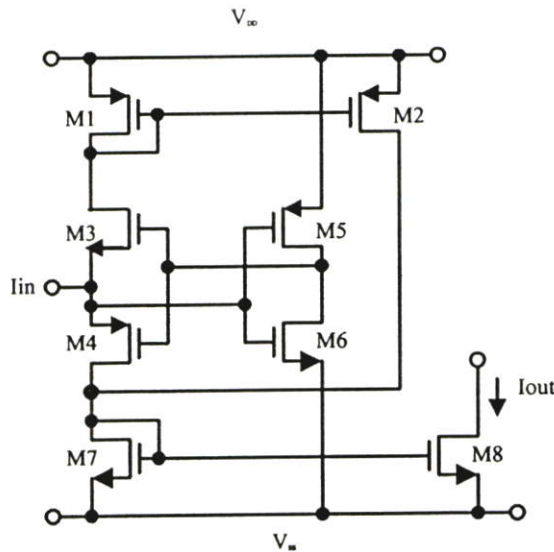
4.4 การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแส



รูปที่ 4.11 แสดงบล็อกไดอะแกรมวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแส

สำหรับการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงทำงานในโหมดกระแสได้อาศัยหลักการของวงจรมอสเฟตและเทคโนโลยีซิมอสที่กล่าวมาข้างต้น โดยโครงสร้างหลักประกอบไปด้วยสองส่วน วงจรสะท้อนกระแสและวงจรเปรียบเทียบกระแส ดังบล็อกไดอะแกรมรูปที่ 4.11

จากรูปที่ 4.11 เมื่อป้อนสัญญาณอินพุตให้วงจรเปรียบเทียบกระแสจะได้สัญญาณซีกบวกและสัญญาณซีกลบ สัญญาณซีกบวกจะถูกส่งผ่านไปยังวงจรสะท้อนกระแส 1 ทั้งสัญญาณซีกบวกและสัญญาณซีกลบจะถูกส่งผ่านไปยังวงจรสะท้อนกระแส 2 สัญญาณทั้งสองจะรวมกันที่วงจรสะท้อนกระแส 2 จะได้สัญญาณเอาต์พุตของวงจรเรียงกระแสแบบเต็มคลื่น



รูปที่ 4.12 วงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแส

จากรูปที่ 4.12 เมื่อป้อนสัญญาณกระแสอินพุต เป็นกระแสคงสมการที่ (4.8) จะทำให้ทรานซิสเตอร์ M_5 นำกระแสและทรานซิสเตอร์ M_6 หยุดนำกระแสทำให้แรงดันเอาต์พุตถูกป้อนกลับไปทีอินพุตของวงจรซอร์สรวมทำให้ทรานซิสเตอร์ M_3 นำกระแส สัญญาณของกระแสที่น้อยที่เท่ากับศูนย์มีค่าเท่ากับกระแสที่ขาแคเรนของทรานซิสเตอร์ M_6 ซึ่งจะถูกสะท้อนกระแสผ่านไปยังทรานซิสเตอร์ M_2 ผ่านไปยังขาแคเรนของทรานซิสเตอร์ M_8

$$I_{D3} = I_m \text{ และ } I_{D4} = 0 \text{ เมื่อ } I_m < 0 \quad (4.8)$$

$$I_{D3} = 0 \text{ และ } I_{D4} = I_m \text{ เมื่อ } I_m > 0 \quad (4.9)$$

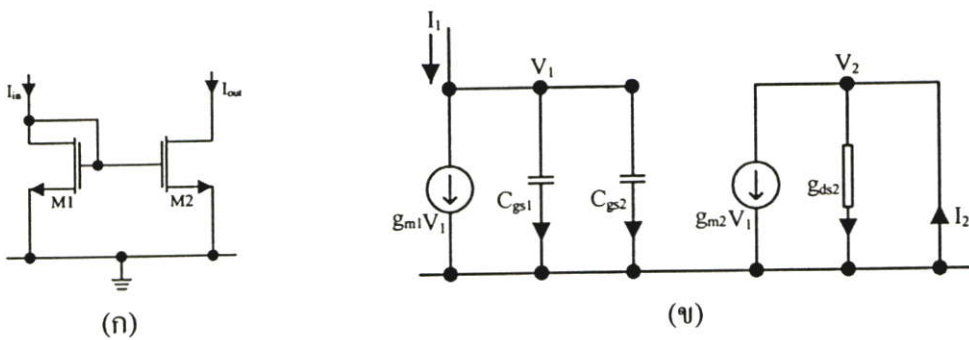
เมื่อสัญญาณกระแสอินพุทเป็นกระแสตรงสมการที่ (4.9) จะทำให้ทรานซิสเตอร์ M_6 นำกระแส และทรานซิสเตอร์ M_5 หยุดนำกระแส แรงดัน V_{SS} จะถูกป้อนไปยังอินพุทของวงจร ซอร์สร่วมทำให้ทรานซิสเตอร์ M_6 นำกระแส จะทำให้สัญญาณ กระแสมากกว่าศูนย์ จะมีค่าเท่ากับกระแสที่ขาเดรนของทรานซิสเตอร์ M_4 ซึ่งผ่านไปยังขาเดรนของทรานซิสเตอร์ M_7 ถูกสะท้อนกระแสผ่านไปยังทรานซิสเตอร์ M_8 ซึ่งจะได้กระแสเอาต์พุตดังสมการที่ (4.10) และรูปวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแสตรงรูปที่ 4.12

$$I_{out} = I_{D3} + I_{D4} = I_{D8} \quad (4.10)$$

4.5 การวิเคราะห์หาสมรรถนะของวงจร

จากหลักการทำงานของวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงที่ได้ออกแบบในรูปที่ 4.12 กรณีของกระแสจุดเข้าที่มีค่ามากกว่าศูนย์ ($I_{in} > 0$) และกรณีของกระแสจุดเข้าที่มีค่าน้อยกว่าศูนย์ ($I_{in} < 0$) จะเห็นว่า ทรานซิสเตอร์ $M5$ และ $M6$ จะสลับกันทำงาน ดังนั้นถ้าสังเกตจากวงจรที่ออกแบบขึ้นความผิดพลาดของวงจรส่วนใหญ่มักจะเกิดจากวงจรสะท้อนกระแสเป็นหลัก ฉะนั้นในการพิจารณาสมรรถนะของวงจรจึงสามารถหาได้จากกรณีใดกรณีหนึ่ง

4.5.1 การหาสมรรถนะของวงจรสะท้อนกระแสแบบพื้นฐานโดยใช้มอสเฟต



รูปที่ 4.13 (ก) วงจรสะท้อนกระแสแบบพื้นฐาน และ (ข) วงจรเสมือน

วงจรสะท้อนกระแสแบบพื้นฐานและวงจรเสมือน สำหรับหาผลตอบสนองของสัญญาณไฟตรงและสลับแสดงรูปที่ 4.13 (ก). และ 4.13 (ข). ตามลำดับ การหาผลตอบสนองของสัญญาณไฟตรงและสลับขนาดเล็กจะสามารถหาได้ดังนี้

$$\text{ที่จุด } V_1 \quad I_1 = (g_{m1} + C_{gs1}S + C_{gs2}S)V_1 \quad (4.11)$$

$$\text{ที่จุด } V_2 \quad I_2 = g_{m2}V_1 + g_{ds2}V_2 \quad (4.12)$$

ถ้ากำหนดให้ $g_{ds} \ll g_m$ สมการที่ (4.12) จะเขียนใหม่ได้ดังนี้

$$I_2 = g_{m2}V_1 \quad (4.13)$$

หรือ

$$V_1 = \frac{I_2}{g_{m2}} \quad (4.14)$$

แทนสมการที่ (4.14) ลงในสมการที่ (4.11) จะได้

$$I_1 = \left(\frac{g_{m1} + C_{gs1}S + C_{gs2}S}{g_{m2}} \right) I_2 \quad (4.15)$$

จากสมการที่ (4.15) ฟังก์ชันส่งผ่าน (Transfer Function) ของวงจรสะท้อนกระแสแบบพื้นฐานโดยใช้ออสเฟทได้ดังนี้

$$\frac{I_2(S)}{I_1(S)} = \frac{g_{m2}}{g_{m1} + C_{gs1}S + C_{gs2}S} \quad (4.16)$$

หรือ

$$\frac{I_1(S)}{I_2(S)} = \frac{g_{m2}}{g_{m1}} \left[\frac{1}{1 + \frac{(C_{gs1} + C_{gs2})S}{g_{m1}}} \right] \quad (4.17)$$

ถ้าพิจารณาที่ความถี่ต่ำๆ หรือ S มีค่าน้อยมากๆ สมการที่ (4.17) จะเขียนได้ว่า

$$\frac{i_2}{i_1} = \frac{g_{m2}}{g_{m1}} \quad (4.18)$$

4.5.2 การหาค่าผิดพลาดของวงจรสะท้อนกระแสแบบพื้นฐานโดยใช้มอสเฟต

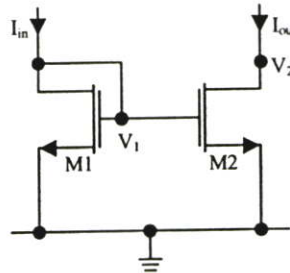
วงจรสะท้อนกระแสแบบพื้นฐานโดยใช้มอสเฟตที่ใช้ในการออกแบบนี้มีอัตราการส่งผ่านกระแสเท่ากับหนึ่ง โดยพิจารณาจากสมการต่อไปนี้

$$i_{out} = (1 - \varepsilon_a) i_{in} \quad (4.19)$$

โดยที่ i_{out} คือ กระแสจุดออกของวงจรสะท้อนกระแส

ε_a คือ ค่าความผิดพลาดที่เกิดจากวงจรสะท้อนกระแส

i_{in} คือ กระแสจุดเข้าของวงจรสะท้อนกระแส



รูปที่ 4.14 วงจรสะท้อนกระแสแบบพื้นฐาน โดยใช้มอสเฟต

จากวงจรสะท้อนกระแสแบบพื้นฐาน โดยใช้มอสเฟตที่มีอัตราการส่งผ่านกระแสเท่ากับหนึ่ง ดังแสดงในรูปที่ 4.14 ซึ่งจะได้ความสัมพันธ์ระหว่างกระแสจุดออก i_{out} กระแสจุดเข้า i_{in} สำหรับ สัญญาณขนาดเล็กดังนี้

$$i_{out} = \frac{g_{m2}}{g_{m1}} i_{in} \quad (4.20)$$

$$i_{in} = \frac{g_{m1}}{g_{m2}} i_{out} \quad (4.21)$$

โดยที่ g_{m_i} คือ ค่าอัตราขยายความนำของสัญญาณขนาดเล็กในมอสเฟต M_i

แทนค่ากระแสจุดเข้าของวงจรสะท้อนกระแส จากสมการที่ (4.21) ลงในสมการที่ (4.19) จะได้ ค่าความผิดพลาด ε_a ที่เกิดจากวงจรสะท้อนกระแสแบบพื้นฐานจะมีค่าเท่ากับ

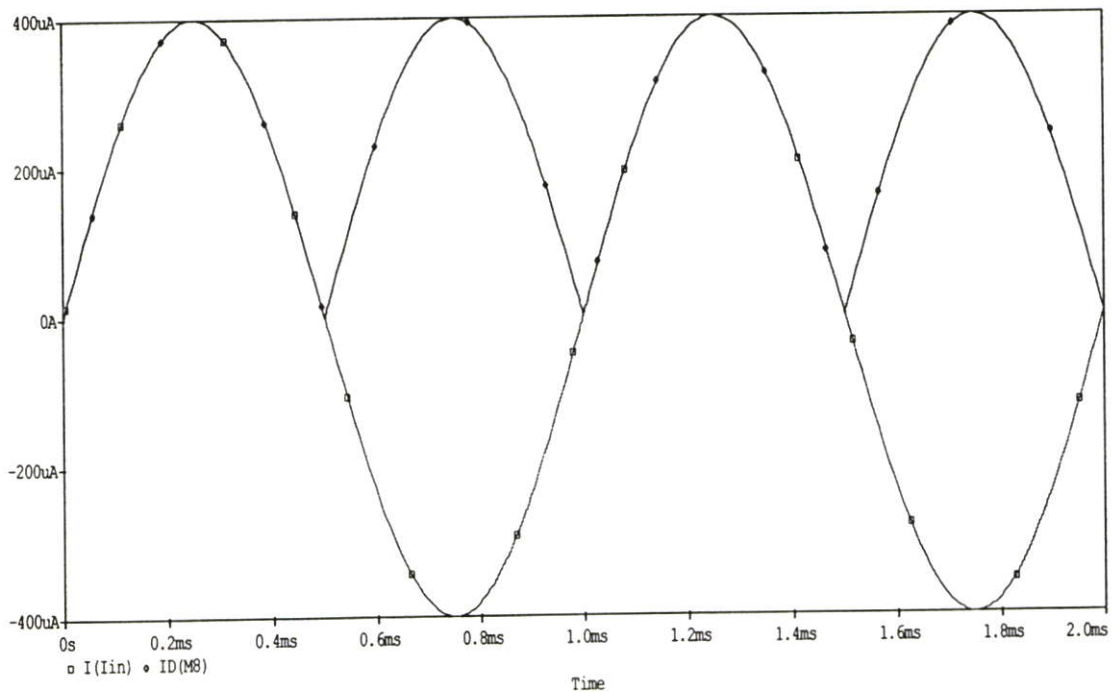
$$\varepsilon_a = 1 - \frac{g_{m2}}{g_{m1}} \quad (4.22)$$

4.6 การวิเคราะห์ผลการเลียนแบบและจำลองการทำงานด้วยโปรแกรม PSpice

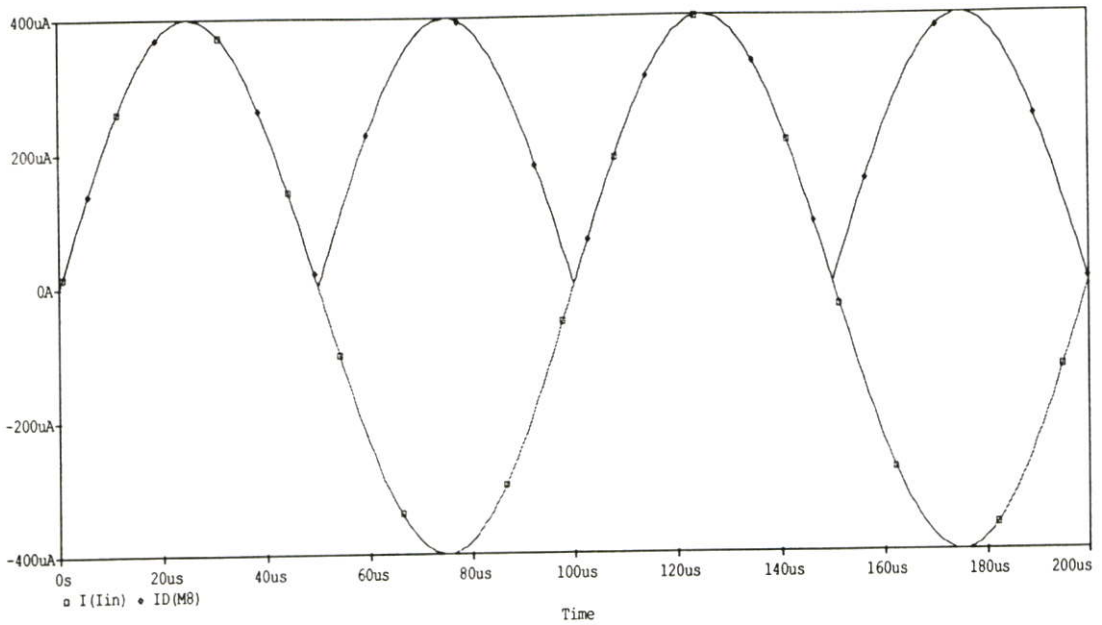
เพื่อขึ้นชั้นประสิทธิภาพและสมรรถนะของวงจรเรียงกระแสแบบเต็มคลื่นที่ได้ออกแบบขึ้น จะทำการจำลองและเลียนแบบการทำงานของวงจรดังรูปที่ 4.15 ด้วยโปรแกรม PSpice ด้วยการใส่แบบจำลองของ MOSIS โดยใช้เทคโนโลยีซีมอสขนาด 0.8 ไมครอน ซึ่งภายในมอสเฟตแต่ละตัวได้กำหนดให้มีค่าความกว้างของแชนแนล W (Channel Width) และความยาวของแชนแนล L (Channel Length) ดังแสดงไว้ในตารางที่ 4.1 กำหนดให้ V_{DD} เท่ากับ 5V V_{SS} เท่ากับ -5V และกระแสอินพุตอยู่ในย่าน $0-400 \mu A_{p-p}$

ตารางที่ 4.1 การเลือกใช้ W และ L ของทรานซิสเตอร์ในวงจรดังแสดงในรูปที่ 4.12

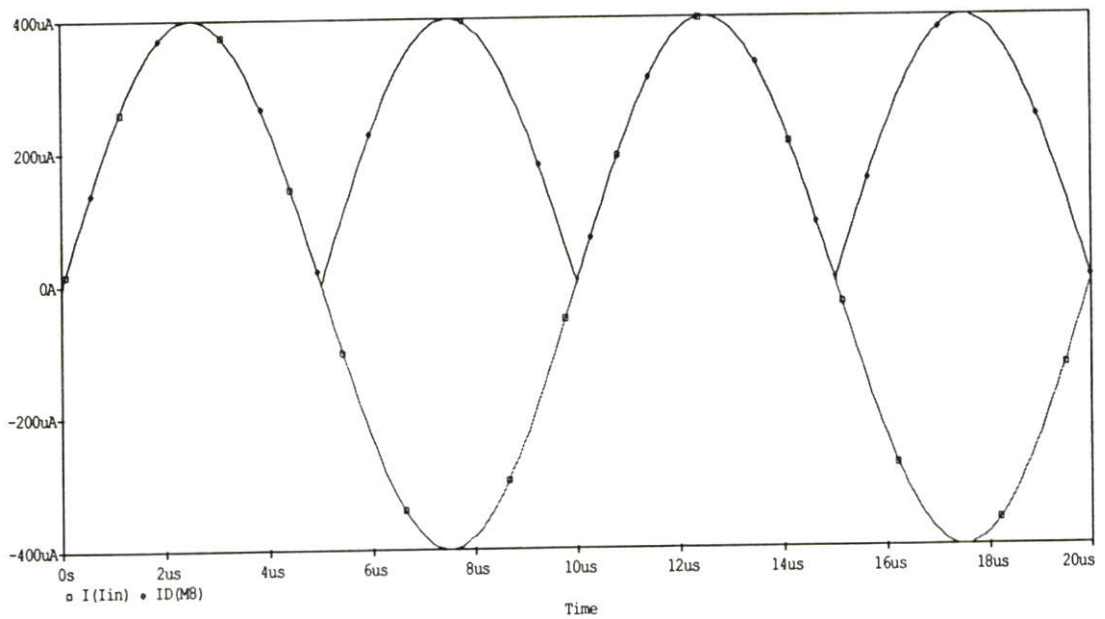
ทรานซิสเตอร์	W/L($\mu\text{m}/\mu\text{m}$)
M_1, M_2, M_7, M_8	0.8/0.8
M_3, M_4, M_5, M_6	16/0.8



รูปที่ 4.15 สัญญาณเอาต์พุตที่สัญญาณอินพุต $400 \mu A_{p-p}$ ที่ความถี่ 1 kHz

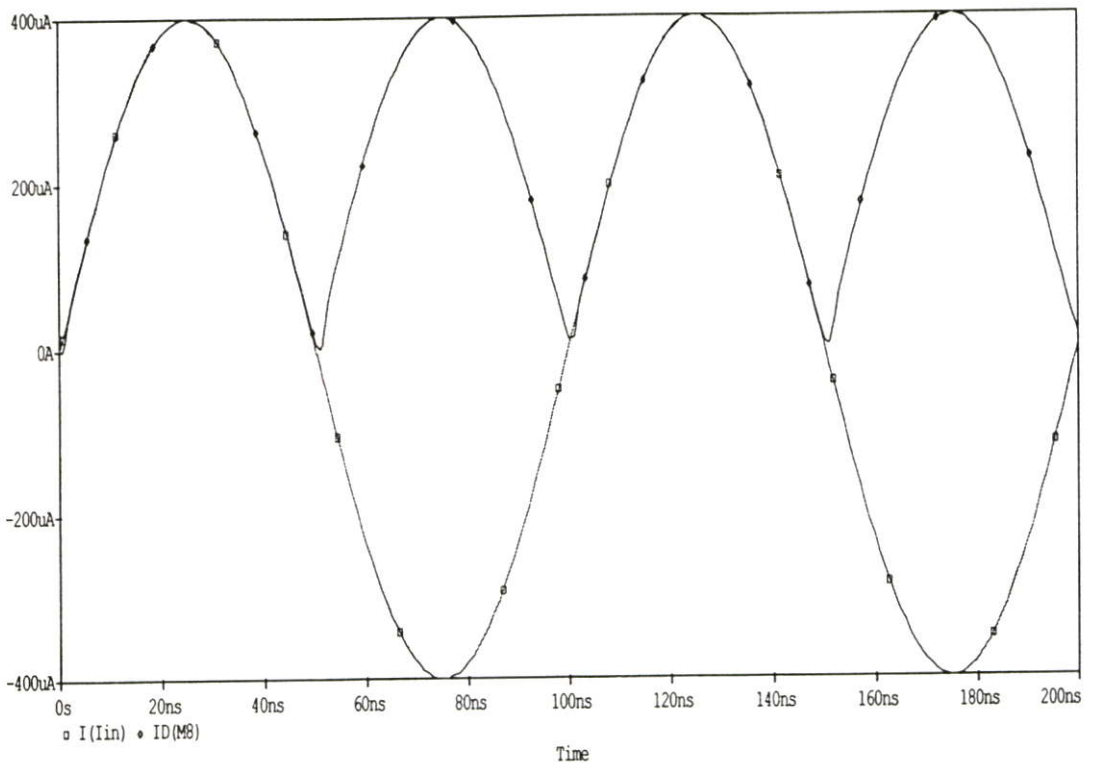


รูปที่ 4.16 สัญญาณเอาต์พุตที่สัญญาณอินพุต $400 \mu A_{p-p}$ ที่ความถี่ 10 kHz

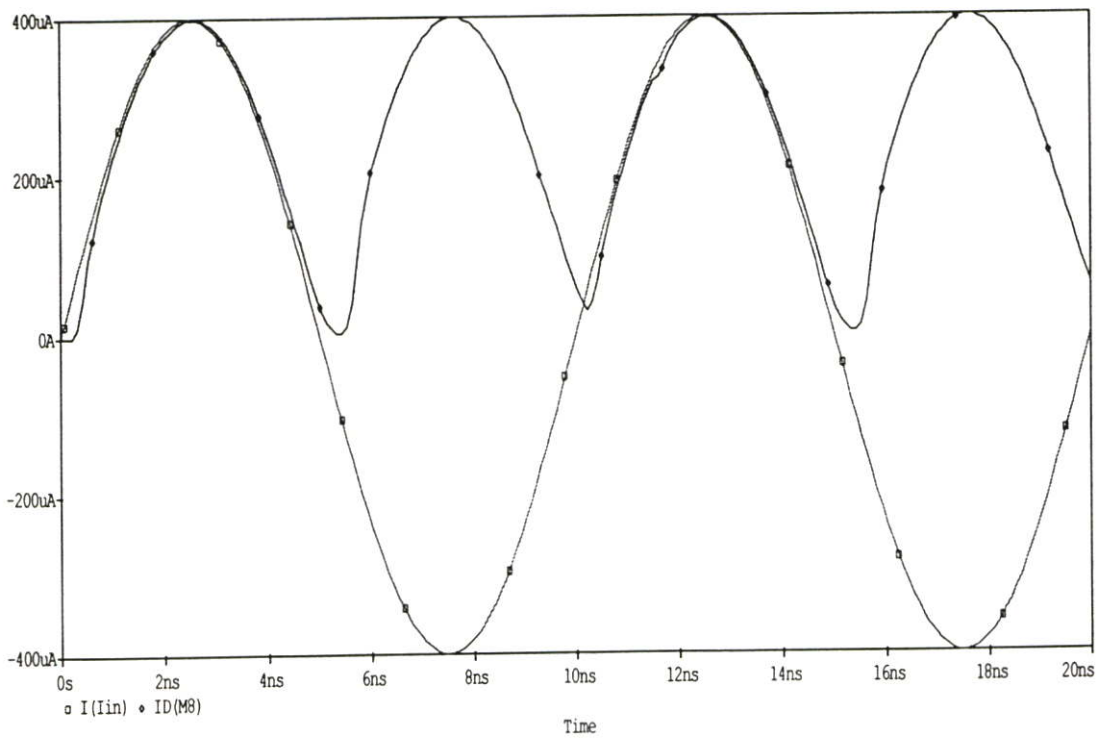


รูปที่ 4.17 สัญญาณเอาต์พุตที่สัญญาณอินพุต $400 \mu A_{p-p}$ ที่ความถี่ 100 kHz

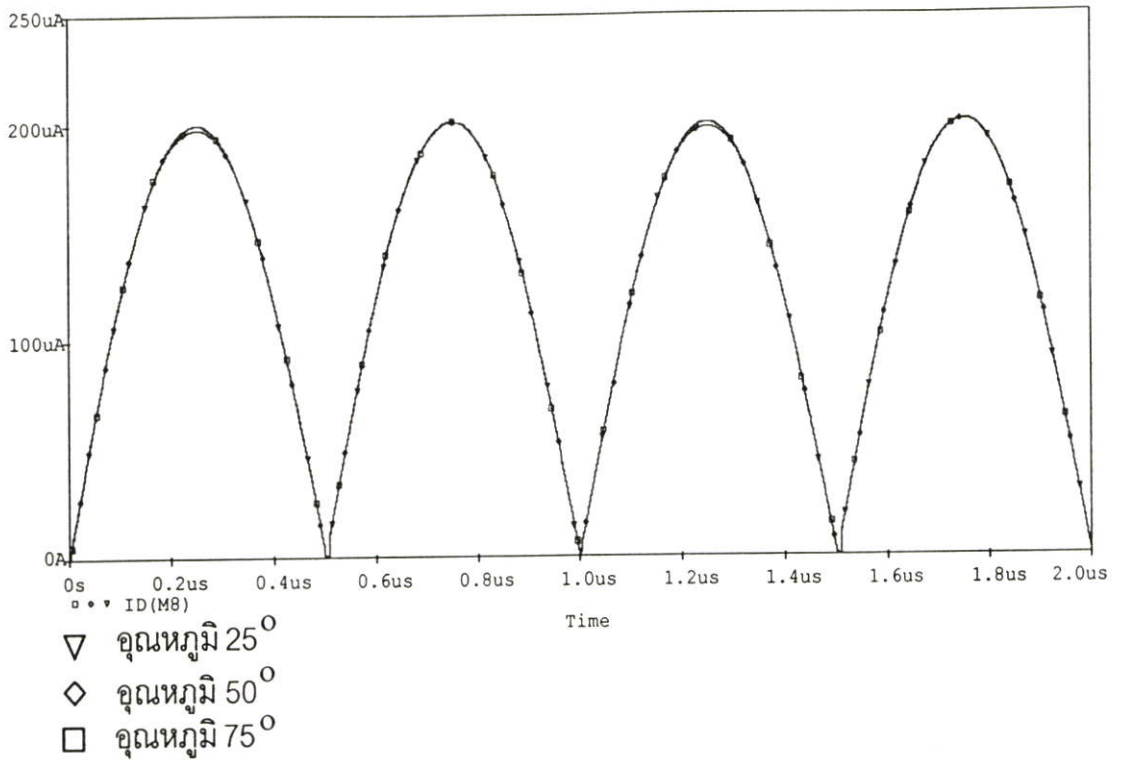
จากผลการเขียนแบบและจำลองการทำงานในรูปที่ 4.15, 4.16 และ 4.17 สังเกตได้ว่าเมื่อป้อนสัญญาณกระแสจุดเข้า i_{in} เป็นสัญญาณไซน์ ที่ 1 kHz ถึง 100 kHz มีขนาด $400 \mu A_{p-p}$ สัญญาณกระแสที่จุดออก i_{out} ดังกล่าวที่ปรากฏออกมานั้น ไม่มีความผิดเพี้ยนของสัญญาณในช่วงตัดผ่านศูนย์ อีกทั้งยังมีความคมของสัญญาณค่อนข้างสูงเมื่อเทียบกับสัญญาณอินพุต



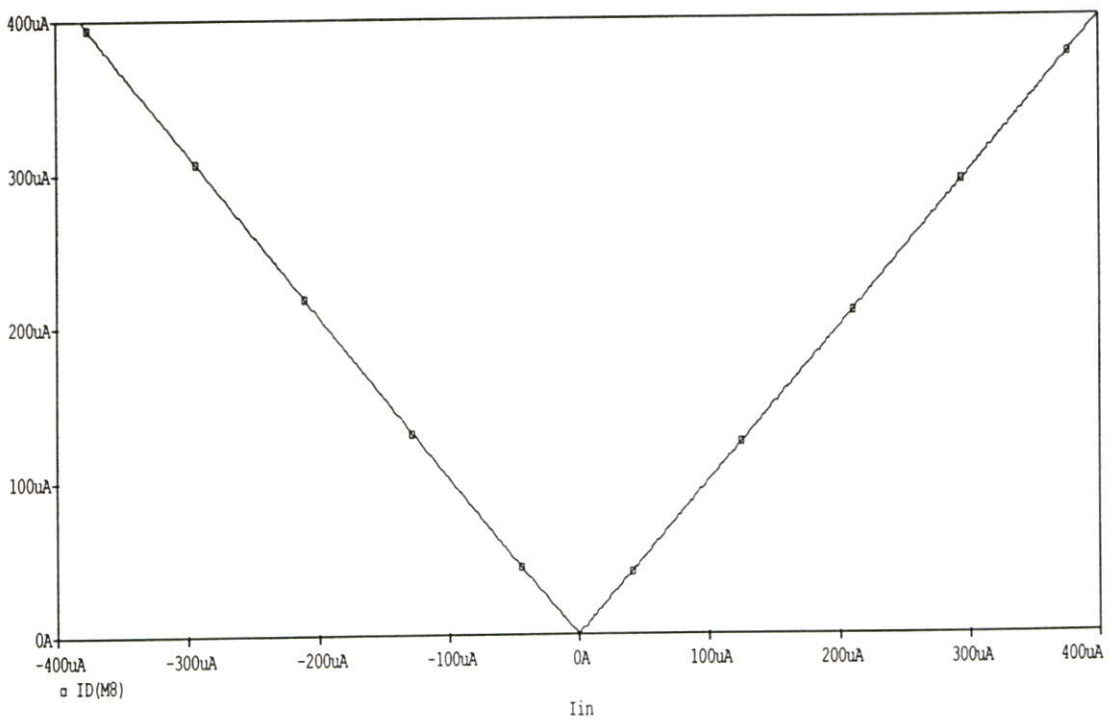
รูปที่ 4.18 สัญญาณเอาต์พุตที่สัญญาณอินพุต $400 \mu A_{p-p}$ ที่ความถี่ 10 MHz



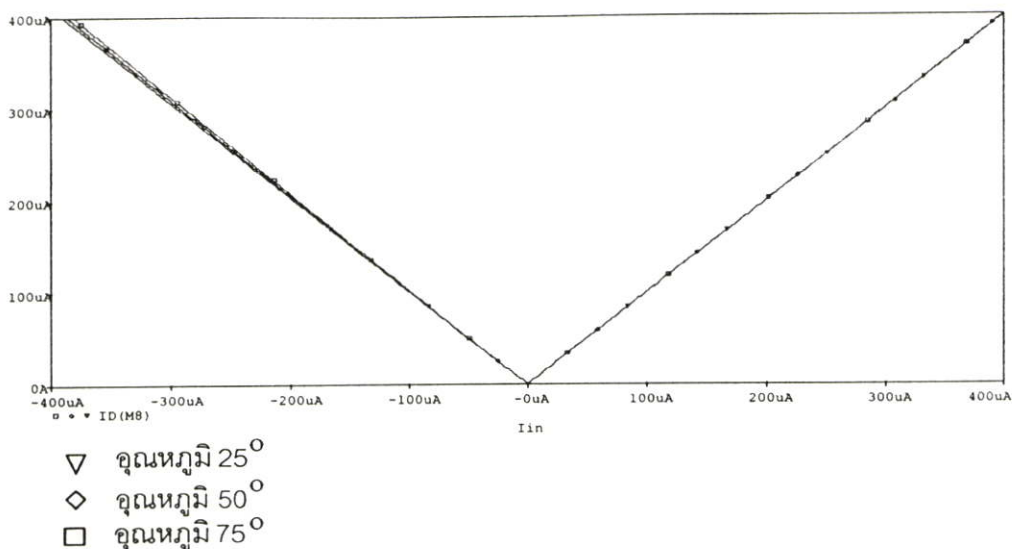
รูปที่ 4.19 สัญญาณเอาต์พุตที่สัญญาณอินพุต $400 \mu A_{p-p}$ ที่ความถี่ 100MHz



รูปที่ 4.20 สัญญาณเอาต์พุตที่สัญญาณอินพุต $200 \mu\text{A}_{p-p}$ ที่ความถี่ 1 kHz ที่มุมหภูมิ 25, 50 และ 75 องศา



รูปที่ 4.21 คุณลักษณะการถ่ายโอนทางไฟฟ้ากระแสตรงของวงจรที่กระแสอินพุต $400 \mu\text{A}_{p-p}$



รูปที่ 4.22 คุณลักษณะการถ่ายโอนทางไฟฟ้ากระแสตรงของวงจรที่ถี่หนุมมิ 25, 50 และ 75 องศา

และผลการเขียนแบบและจำลองการทำงานในรูปที่ 4.18 และ 4.19 สังกศุดได้ว่าเมื่อป้อนสัญญาณกระแสจุดเข้า i_{in} เป็นสัญญาณไซน์ ที่ความถี่สูงขึ้น คือ 10 MHz ถึง 100 MHz มีขนาด $400 \mu A_{p-p}$ สัญญาณกระแสที่จุดออก i_{out} ดังกล่าวที่ปรากฏออกมานั้น ที่ความถี่ 10 MHz ยังถือได้ว่า ยังไม่มีความผิดเพี้ยนของสัญญาณในช่วงตัดผ่านศูนย์ อีกทั้งยังคงลักษณะความคมของสัญญาณค่อนข้างสูงอยู่เมื่อเทียบกับสัญญาณอินพุต และเมื่อเพิ่มความถี่ให้สูงขึ้นกว่าเดิมอีกเป็น 100 MHz โดยยังคงรักษาไว้ซึ่งระดับขนาดของสัญญาณอินพุต จะเริ่มเห็นว่ามีความผิดเพี้ยนของสัญญาณในช่วงตัดผ่านศูนย์ ซึ่งอันเป็นผลเนื่องมาจากช่วงเวลาหน่วง (Delay Time: T_d) ของมอสทรานซิสเตอร์ที่จุดเข้าของวงจรซึ่งสามารถประมาณได้จาก

$$T_d = \frac{C_{gs} V_T}{I_D} \quad (4.23)$$

เมื่อ C_{gs} คือ ค่าเก็บประจุระหว่างขาเกตกับขาซอร์สของมอสทรานซิสเตอร์ที่จุดเข้าของวงจร

V_T คือ แรงดันไฟฟ้าวิกฤต

I_D คือ กระแสที่ไหลที่ขาเดรน ซึ่งพิจารณาเป็นค่าประสิทธิผล (Effective Value)

4.7 บทสรุป

การออกแบบวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแสที่ได้นำเสนอนี้ จัดได้ว่าเป็นวงจรมิติเล็ก อุปกรณ์น้อย ลดความซับซ้อนของวงจร ทำให้สามารถนำไปสร้างเป็นวงจรรวมได้ง่าย และจากการยืนยันประสิทธิภาพการทำงานของวงจรที่ออกแบบขึ้นนั้น ด้วยโปรแกรม PSpice พบว่ามีประสิทธิภาพและความแม่นยำในการทำงานสูง โดยปราศจากความผิดพลาดของสัญญาณในช่วงตัดผ่านศูนย์ มีช่วงปฏิบัติงานในย่านกว้าง กำลังการสูญเสียต่ำ ผลกระทบต่อการเปลี่ยนแปลงของอุณหภูมิมีน้อย ตลอดจนผลตอบแทนต่อความถี่ในการปฏิบัติงานที่สูง

บทที่ 5

บทสรุปและข้อเสนอแนะ

5.1 บทสรุป

ในการนำเสนอหลักการและวิธีการการออกแบบวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแส ในวิทยานิพนธ์นี้ เป็นอีกทางเลือกหนึ่งที่ได้ทำการวิจัยและพัฒนาขึ้น โดยการออกแบบจะอาศัยหลักการทำงานของวงจรอินเวอร์เตอร์ วงจรสะท้อนกระแส และวงจรซอร์สร่วม โดยใช้เทคโนโลยีซีมอส ขนาด 0.8 ไมครอน เมื่อนำทั้งหมดนี้มาต่อรวมกัน จะเป็นการเพิ่มความเร็วในการทำงานให้สูงขึ้น และลดผลของช่วงเวลาหน่วง จึงทำให้วงจรสามารถใช้งานกับสัญญาณกระแสจุดเข้าที่มีขนาดเล็กได้ วงจรที่นำเสนอนี้จึงสามารถปฏิบัติงานที่ย่านกระแสอินพุท 0-400 μA_{p-p} ปฏิบัติงานในย่านความถี่สูงสุดถึง 100 MHz กำลังการสูญเสียต่ำ และยังคงลดขนาดของวงจรให้เล็กลง ใช้อุปกรณ์จำนวนน้อย เพื่อรองรับกับเทคโนโลยีของวงจรรวมขนาดใหญ่ โดยประสิทธิภาพการทำงานของวงจรสามารถยืนยันผลการเลียนแบบและจำลองการทำงานด้วยโปรแกรม PSpice สามารถแสดงคุณสมบัติของวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแสได้ดังตารางที่ 5.1

ตารางที่ 5.1 แสดงคุณสมบัติของวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแส

พารามิเตอร์ (Parameters)	
เทคโนโลยี	0.8 μ m CMOS
แหล่งจ่ายแรงดัน	± 5 โวลต์
ช่วงปฏิบัติกระแสน่านอินพุท	0-400 μA_{p-p}
ช่วงปฏิบัติความถี่ย่านอินพุท	0-100 MHz
กำลังงาน	167 pW

5.2 ข้อเสนอแนะ

วงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแสเน้นการนำเสนอเพื่อเป็นอีกทางเลือกหนึ่งที่สามารถนำไปประยุกต์ใช้งานในวงจรต่างๆ ได้ อาทิเช่น วงจรตรวจจับ ทั้งในระบบเครื่องมือวัดและโทรคมนาคม วงจรแปลงสัญญาณค่า RMS เป็นสัญญาณไฟฟ้ากระแสตรง ในวิทยานิพนธ์นี้ได้ใช้แหล่งจ่ายแรงดัน ± 5 V และวงจรสะท้อนกระแสแบบพื้นฐาน ดังนั้นสังเกตจากวงจรที่ออกแบบขึ้นวงจรหลักในการทำงานส่วนใหญ่เป็นวงจรสะท้อนกระแส ในการพัฒนาต่อไป ควรลดแหล่งจ่ายแรงดันให้น้อยลง และใช้วงจรสะท้อนกระแสที่มีความเที่ยงตรงสูงในการตอบสนองที่ความถี่สูง

บรรณานุกรม

- [1] Curtis, D.Johnson., **Process Control Instrumentation Technology.**: Prentice-Hall,1997
- [2] Mayer, R.G., “Low-Power Monolithic RF Peak Doctor Analysis”, IEEE Journal of solid State Circuits, vol.30, no.1, 1995
- [3] Surakamponorn, W., Anuntahirunrat, K., and Riewruja, V., “Sinusoidal Frequency doublers and full-waverectifier using translinear current conveyor”, Electronics Letter, vol.34, no.22, 1998, pp.2077-2079
- [4] Surakhamponorn, W., “Sinusoidal Frequency doblers using operational amplifiers”, IEEE Trans. Instrum.Meas., vol. 37,no.2,1988.pp.259-262
- [5] Greame, J.G., Tobay, G.E., and Huelsman, L.P., **Operation amplifiers, design and application.** : McGraw-hill,1971
- [6] Roberge, J.K., **Operation amplifiers : theory and practice.** : Wiley, 1975
- [7] Antoniou, A., “Design of precision rectifiers using operational amplifiers”,Proc.Iee,vol. 121,no.10,1974,pp. 1041-1044
- [8] Franco, S., **Design with Operational amplifier and analog intergrated circuits.** : New York, McGraw-hill, 1988
- [9] Gray, P.R., and Meyer, R.G., **Analysis and analog intergrated circuits.** : New York, Wiley, 1993
- [10] Sedra, A.S., Smith, K.C., **Microelectronic Circuit.** : Oxford University, Press, Inc., 1982
- [11] Barker, R.W.J., and Hart, B.L., “Precision absolute-value circuit technique” Int. J. Electronics, vol.66, no.3, 1989.pp. 445-448
- [12] Barker, R.W.J., “Versatile precision fullwave rectifier” Electronics Letters, vol. 13, no. 2, 1977. pp . 143-144
- [13] Surakamponontorn, W., Jutaviriya S. and Apajinda, T., “Full-wave rectifiers using operational amplifiers and resistors” Int. J. Electronics, vol.66, no.6, 1989. pp. 913-916
- [14] Riewruja, V., Surakamponorn, W., and Surawatpunya, C., “Integrable voltage-controlled and current-controlled nonlinear resistances” IEE Proceedings., vol. 137,Pt. G, no.4,1990.pp. 238-246
- [15] Surakamponorn, W., Jutaviriya, S., and Apajinda, T., “Dual translinear sinusoidal frequency doubler and fullwave rectifier” Int. J. Electronics,vol.66,1989. pp. 913-916

- [16] เฉลิมภักดิ์ ฟองสมุทร. “การชดเชยผลของอุณหภูมิในวงจรสายพานกระแสแบบทรานส์ลิเนียร์และวงจรถยายโอทีเอ.” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระเจ้าเกล้าคุณทหารลาดกระบัง.2542
- [17] Toumazou, C., Lidgley, F.J., and Chattong, S., “High Frequency current conveyor precision full-wave rectifier” *Electronics Letters*, vol.30, no.10, 1994. pp. 745-746
- [18] Riewruja, V., Chaikla, A., Tammarugwattana, N., and Julsereewong, P., “OTA-based precision full-wave rectifier” *Proceeding of the 14th, KACC’99 October, 1999*.pp.E259-E261
- [19] Penny, W.M., and Lau, L., **Mos Integrated Circuits.** : New York, Van Nostrand Reinhold, 1972
- [20] เกียรติศักดิ์ คมวัชร. “ การออกแบบและประยุกต์ใช้งานวงจรแปลงแรงดันเป็นกระแสแบบปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยอาศัยหลักการทำงานของวงจรรวม.” วิทยานิพนธ์ วิศวกรรมศาสตรดุษฎีบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระ เจ้าเกล้าคุณทหารลาดกระบัง.2540
- [21] Lilienfeld, J.E., Canadian Patent application filed October 25; U.S. Patent 1745175 (1930), 1877140 (1932), 190018 (1933)
- [22] Heil, O., British Patent 439457 (filed and granted 1935)
- [23] Bardeen, J., and Brattain., “The transistor: A Semiconductor Triod”, *Phys. Rev.*, 74, 230 (July,1948); also U.S. Patent 2524035, October, 1950
- [24] Shockley, W., “A Unipolar ‘Field-Effect’ Transistor”, *Proc. IRE.*, 40, November, 1952, pp. 1365-1376
- [25] Dacey, G.C., and Ross, I.M., “A Unipolar ‘Field-Effect Transistor”, *Proc. IRE.*, 41, 1953, pp. 970-979
- [26] Kahng, D., and Atalla, M.M., “Silicon-Silicon Dioxide Field Induced Devices”, *Solid-State Device Reserch Conference, Pittsburgh, 1960*
- [27] Coughlin, R.F., **Principle and Application of semiconductors and Circuits.** : Prentice-Hall, 1971
- [28] Ong, D.G., **Modern Mos Technology.** : New York, Mc Graw-Hill Book Co, Inc., 1986
- [29] Micosim Corp., **PSPICE.** : Laguna Hills, CA 92653, U.S. A., May, 1980
- [30] Vladimirescu, A., and Lis, S., **The Simulation of MOS integrated Circuits Using SPICE2.** : Memorandum NO.UCB/ERL M80/7, 1980

- [31] Shichman, H., and Hodges, D.A., "Modeling and Simulation of Insulated-Gate Field_Effect Transistor Switching Circuits", IEEE J. Solid State Circuit, SC-3, 1968
- [32] Sah, C.T., "Characteristic of The Metal-Oxide-Semiconductor Transistor", IEEE Trans. Electron Devices, vol ED-11, July, 1964,pp.324-345
- [32] Ferry, D.K., Akers, L.A., and Greeneich, E.W., **Ultra Large Scale Integrated Microelectronics.**: Prentice-Hall, 1988
- [34] Allen, P.E., and Holberg, D.R., **CMOS Analog Circuit Design.** : Holt Rinehart and Winston, 1987
- [35] Dillinger, T.E., **VLSI Engineering.** : Prentice-Hall International, 1988.
- [36] Gray, P.R., and Meyer, R.G., **Analysis and Design of analog integrated circuits.** : John Wiley & Sons, 1984
- [37] Barker, R.W.J., "Versatile precision fullwave rectifier," Electron Lett., Vol.13,No.5 pp 143-144,1977
- [38] Barker, R.W.J., and Hart B.L., "Precision absolute-value circuit technique," Int. J. Electronics, Vol.66, No.3 pp. 445-448, 1989
- [39] Toumazou, C. and Lidgley, F.J., "Wide-Band precision rectification," IEE Proc. G, Vol.134, No.1, pp. 7-15, 1987
- [40] Toumazou, C., Lidgley, F.J., and Chattong, S., "High frequency current conveyor precision full-wave rectifier," Electron. Lett., Vol. 30, No. 10, pp. 745-746, 1994
- [41] Wilson, B., and Mannama, V., "Current-mode rectifier with improved precision," Electron. Lett., Vol. 31, No. 4, pp. 247-248, 1995
- [42] Wang, Z., "Full- wave precision rectification that is performed in current domain and very suitable for CMOS implementation," IEEE Trans. on Circuits and Syst. I, Vol. 39, No 6, pp. 456-462, 1992
- [43] Sarakamponon, W., and Riewruja, V., "Integrable CMOS sinusoidal frequency doubler and full-wave rectifier," Int. J. Electronics, Vol. 73, No. 3,pp. 627-632,1992
- [44] Traff, H., "Novel Approach to High Speed CMOS Current Comparators," Electron. Lett., Vol. 28, No. 3 pp. 310-312, 1992

ภาคผนวก

ภาคผนวก ก.

พารามิเตอร์ที่ใช้ในการจำลอง

N-MOSFET

```
.MODEL CMOSN NMOS LEVEL=3 PHI=0.700000 TOX=1.5500E-08 XJ=0.200000U TPG=1
+ VTO=0.6927 DELTA=2.8860E-01 LD=1.4620E-07 KP=1.3073E-04
+ UO=586.8 THETA=1.2630E-01 RSH=6.5460E+01 GAMMA=0.6773
+ NSUB=6.8590E+16 NFS=5.9090E+11 VMAX=1.7180E+05 ETA=3.0990E-02
+ KAPPA=1.1200E-01 CGDO=4.8856E-10 CGSO=4.8856E-10
+ CGBO=1.8683E-10 CJ=4.3834E-04 MJ=4.4089E-01 CJSW=3.6727E-10
+ MJSW=1.3661E-01 PB=9.5242E-01
* Weff = Wdrawn - Delta_W
* The suggested Delta_W is 2.4500E-07
```

P-MOSFET

```
.MODEL CMOSP PMOS LEVEL=3 PHI=0.700000 TOX=1.5500E-08 XJ=0.200000U TPG=-1
+ VTO=-0.9092 DELTA=9.4730E-01 LD=1.2110E-07 KP=3.4910E-05
+ UO=156.7 THETA=1.2610E-01 RSH=3.1100E+01 GAMMA=0.4186
+ NSUB=2.6200E+16 NFS=7.1480E+11 VMAX=2.4080E+05 ETA=4.7210E-02
+ KAPPA=9.9100E+00 CGDO=4.0469E-10 CGSO=4.0469E-10
+ CGBO=1.2532E-10 CJ=6.1840E-04 MJ=4.7941E-01 CJSW=4.3800E-10
+ MJSW=4.2083E-01 PB=8.9453E-01
* Weff = Wdrawn - Delta_W
* The suggested Delta_W is 2.0000E-09
```

ภาคผนวก ข.

ผลงานที่ได้รับการตีพิมพ์ระหว่างศึกษา

บทความวิจัยที่ได้รับการพิจารณาให้เสนอในการประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 29 (EECON-29) 9-10 พฤศจิกายน 2549 มหาวิทยาลัยเทคโนโลยีราชมงคล ดังนี้

- [1] บุญยิ่ง นบนอบ จินตนา นาคะสุวรรณ บัญชา บูรพัฒนศิริ และกอบชัย เดชกาญจน์ “วงจรเรียงกระแสแบบฟูลเวฟความเร็วสูงทำงานในโหมดกระแส” การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 29 (EECON-29) 9-10 พฤศจิกายน 2549 มหาวิทยาลัยเทคโนโลยีราชมงคล



The EECON-29 Conference Joins the Sixtieth Anniversary
Celebration of His Majesty's Accession to the Throne



29th Electrical Engineering Conference

การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ ๒๙

Volume II

- ไฟฟ้าสื่อสาร (CM)
- อิเล็กทรอนิกส์ (EL)
- การประมวลผลสัญญาณดิจิทัล (DS)
- ระบบควบคุมและการวัดคุม (CT)
- งานวิจัยที่เกี่ยวข้องกับวิศวกรรมไฟฟ้า (GN)



๙-๑๐ พฤศจิกายน ๒๕๕๙

ณ โรงแรมแอมบาสซาเดอร์ ซิตี้ จอมเทียน พัทยา จังหวัดชลบุรี



ดำเนินการโดย



ภาควิชาวิศวกรรมไฟฟ้า ภาควิชาวิศวกรรมอิเล็กทรอนิกส์และโทรคมนาคม ภาควิชาวิศวกรรมคอมพิวเตอร์
คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี

วงจรเรียงกระแสแบบฟูลเวฟความเร็วสูงทำงานในโหมดกระแส

High – Speed Current – Mode Full – wave Rectifier

บุญชัย วัฒนชอบ* จินสมยา เกษสุวรรณ** บัญชา บูรพัฒน์ศิริ** กอบชัย เฉลิมชัย**

*ภาควิชาวิศวกรรมไฟฟ้าหรืออิเล็กทรอนิกส์โทรคมนาคม คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี

โทร. 0-2549-3424 โทรสาร 0-2549-3420, E-mail: kboonyingknobobsa@hotmail.com

** คณะวิศวกรรมศาสตร์ สำนักวิชาวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

โทร. 0-2326-4242 โทรสาร 0-2326-4554, E-mail: kobchaia@telecom.kmitl.ac.th



บทคัดย่อ

บทความนี้ใช้เทคนิคการออกแบบวงจรเรียงกระแสแบบฟูลเวฟ ความเร็วสูงทำงานในโหมดกระแสโดยใช้เทคโนโลยีของ CMOS ขนาด 0.8 ไมครอนปฏิบัติการที่ความถี่สูงสุด 100 MHz ปฏิบัติที่แรงดันอินพุตประมาณ 0 - 400 μA ความเที่ยงตรงของสัญญาณอินพุตสูง ค่าความสูญเสียกำลังและกินพื้นที่ซิลิคอนต่ำ งานวิเคราะห์ใช้โปรแกรม PSpice

Abstract

This paper proposes a design technique for high – speed current – mode full – wave rectifier. This proposed circuit using technology CMOS (0.8 μm), maximum frequency operating about 100 MHz, the maximum input current range about 0 – 400 μA , high precision output signal and low power dissipation. The performance of proposed circuit can be demonstrated through PSpice.

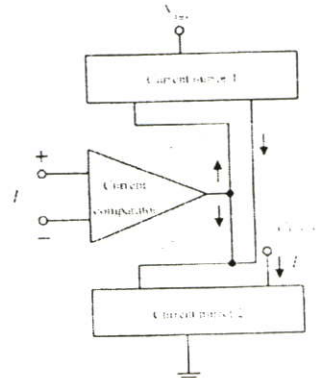
1. บทนำ

วงจรเรียงกระแสแบบฟูลเวฟเป็นวงจรพื้นฐานที่นิยมใช้กันมากที่สุด ถูกนำมาใช้กับระบบการถอดสัญญาณจากไดโอดสองตัว ซึ่งงานในโหมดของวงจร [1] ใช้ไดโอด [1-3] ใช้ทรานซิสเตอร์ [4] และใช้ไดโอดสองตัว [5] งานวิจัยเกี่ยวกับไดโอดสองตัวในโหมดกระแส [6] งานวิจัยเกี่ยวกับไดโอดสองตัวในโหมดกระแส [7] งานวิจัยเกี่ยวกับไดโอดสองตัวในโหมดกระแส [8-10] งานวิจัยเกี่ยวกับไดโอดสองตัวในโหมดกระแส [11-13] งานวิจัยเกี่ยวกับไดโอดสองตัวในโหมดกระแส [14] งานวิจัยเกี่ยวกับไดโอดสองตัวในโหมดกระแส [15-17] งานวิจัยเกี่ยวกับไดโอดสองตัวในโหมดกระแส [18-20] งานวิจัยเกี่ยวกับไดโอดสองตัวในโหมดกระแส [21-23] งานวิจัยเกี่ยวกับไดโอดสองตัวในโหมดกระแส [24-26] งานวิจัยเกี่ยวกับไดโอดสองตัวในโหมดกระแส [27-29] งานวิจัยเกี่ยวกับไดโอดสองตัวในโหมดกระแส [30-32] งานวิจัยเกี่ยวกับไดโอดสองตัวในโหมดกระแส [33-35] งานวิจัยเกี่ยวกับไดโอดสองตัวในโหมดกระแส [36-38] งานวิจัยเกี่ยวกับไดโอดสองตัวในโหมดกระแส [39-41] งานวิจัยเกี่ยวกับไดโอดสองตัวในโหมดกระแส [42-44] งานวิจัยเกี่ยวกับไดโอดสองตัวในโหมดกระแส [45-47] งานวิจัยเกี่ยวกับไดโอดสองตัวในโหมดกระแส [48-50]

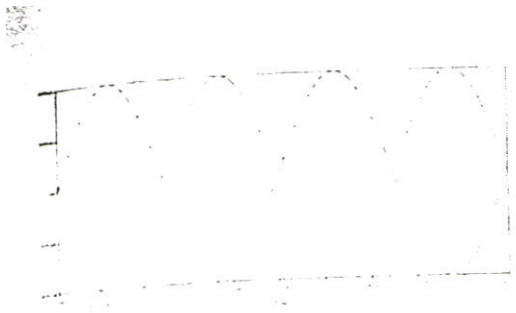
และ วงจรสะท้อนกระแสตัวร่วมกับ วงจรเรียงกระแสแบบฟูลเวฟ ความเร็วสูงทำงานในโหมดกระแสสามารถออกแบบที่ความถี่สูงตามปฏิสัมพันธ์กันระหว่างความถี่กับค่าความต้านทานอินพุตของไดโอดสองตัว การสูญเสียกำลังจะลดลงถ้าใช้จำนวนทรานซิสเตอร์ที่น้อย

2. หลักการทำงาน

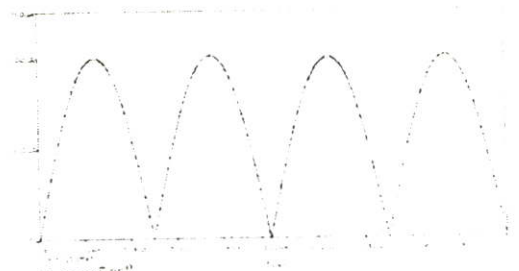
รูปที่ 1 แสดงบล็อกไดอะแกรมของวงจรเรียงกระแสแบบฟูลเวฟความเร็วสูงทำงานในโหมดกระแสประกอบด้วยแหล่งจ่ายแรงดันสองขั้ว วงจรสะท้อนกระแส วงจรเปรียบเทียบกระแส และฟังก์ชันการเลือกกระแส สัญญาณอินพุต สัญญาณเลือกกระแสจะถูกส่งผ่านไปสู่วงจรสะท้อนกระแส 1 ที่มีสัญญาณเลือกกระแส สัญญาณเลือกกระแสจะถูกส่งผ่านไปสู่วงจรสะท้อนกระแส 2 สัญญาณทั้งสองจะรวมกันที่วงจรสะท้อนกระแส 2 จะได้สัญญาณอินพุตของวงจรเรียงกระแสแบบฟูลเวฟ



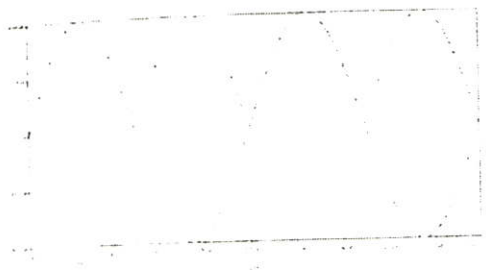
รูปที่ 1 แสดงบล็อกไดอะแกรมของวงจรเรียงกระแสแบบฟูลเวฟความเร็วสูงทำงานในโหมดกระแส



รูปที่ 4 สัญญาณเข้าชุดที่สัญญาณอินพุต $400 \mu A_{p-p}$ ที่ความถี่ 10 kHz



รูปที่ 8 สัญญาณเข้าชุดที่สัญญาณอินพุต $150 \mu A_{p-p}$ ที่ความถี่ 1 kHz ที่ duty cycle 25, 50 และ 75 องศา



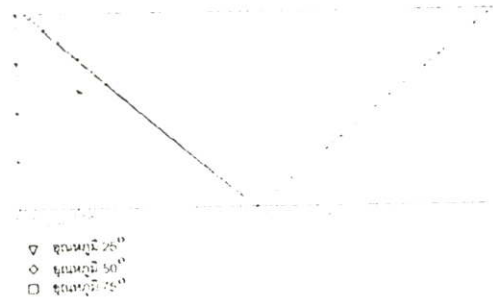
รูปที่ 5 สัญญาณเข้าชุดที่สัญญาณอินพุต $400 \mu A_{p-p}$ ที่ความถี่ 100 kHz



รูปที่ 9 คุณสมบัติการถ่ายโอนทางไฟฟ้ากระแสตรงของวงจรที่กระแสอินพุต $400 \mu A_{p-p}$



รูปที่ 6 สัญญาณเข้าชุดที่สัญญาณอินพุต $400 \mu A_{p-p}$ ที่ความถี่ 10 MHz



รูปที่ 10 คุณสมบัติการถ่ายโอนทางไฟฟ้ากระแสตรงของวงจรที่ duty cycle 25, 50 และ 75 องศา



รูปที่ 7 สัญญาณเข้าชุดที่สัญญาณอินพุต $400 \mu A_{p-p}$ ที่ความถี่ 100 MHz

4.สรุป

จากวิธีที่เรออกแบบวงจรอินเวอร์ตแบบฟูลเวฟที่สามซึ่งใช้จำนวนไบโอมอสครอสส์แอมป์ไม่จัดซ้อน การทดสอบด้วยโปรแกรม PSpice สามารถยืนยันการคำนวณวงจรได้เป็นอย่างดี สามารถนำมาใช้ไปประยุกต์ใช้กับไบโอมอสครอสส์ ใช้ได้กับเทคโนโลยีซิลิคอนที่ 100 MHz ปฏิบัติงานที่อินเวอร์ต 0-400 μA_{p-p} ใช้ปริมาณซิลิคอนโดย CMOS ในการต่อวงจรจะกำลังการสูญเสีย 167 ไม่วอล์กซ์

เอกสารอ้างอิง

- [1] R.W.J. Barker, "Versatile precision fullwave rectifier," *Electron Lett.*, Vol.13, No.5 pp 143-144, 1977
- [2] R.W.J. Barker and B.L. Hart, "Precision absolute-value circuit technique," *INT. J. Electronics*, Vol.66, No.3 pp. 445-448, 1989
- [3] C. Toumazou and F.J.Lidgev, "Wide-Band precision rectification," *IEE Proc. G*, Vol.134, No.1, pp. 7-15, 1987.
- [4] C. Toumazou, F.J.Lidgev and S. Chattong, "High frequency current conveyor precision full-wave rectifier," *Electron. Lett.*, Vol. 30, No. 10, pp. 745-746, 1994
- [5] B. Wilson and V. Mannana, "Current-mode rectifier with improved precision," *Electron. Lett.*, Vol. 31, No. 4, pp. 247-248, 1995.
- [6] Z. Wang, "Full-wave precision rectification that is performed in current domain and very suitable for CMOS implementation," *IEEE Trans. on Circuits and Syst. I*, Vol. 39, No.6, pp. 456-462, 1992.
- [7] W. Sarakampon and V. Riewrua, "Integrable CMOS sinusoidal frequency doubler and full-wave rectifier," *INT. J. Electronics*, Vol. 73, No. 3, pp. 627-632, 1992.
- [8] H. Trahl, "Novel Approach to High Speed CMOS Current Comparators," *Electron. Lett.*, Vol. 28, No. 3 pp. 310-312, 1992.

ประวัติผู้เขียน

ชื่อ-นามสกุล	นายบัญชา บุรพัฒนศิริ
วัน เดือน ปีเกิด	10 มีนาคม 2524 จังหวัดสมุทรปราการ
ที่อยู่	26 หมู่ 10 ต.บางพลีใหญ่ อ.บางพลี จ.สมุทรปราการ 10540 โทร 0-2751-0241, 08-5224-2982
ประวัติการศึกษา	2545 วิศวกรรมศาสตรบัณฑิต สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์ มหาวิทยาลัยเกษมบัณฑิต
ความชำนาญเฉพาะด้าน	การออกแบบวงจรอนาล็อก, ความเร็วสูง, แรงดันต่ำ และความถี่สูง
ประสบการณ์การทำงานและผลงานวิจัย	ปัจจุบันดำรงตำแหน่งอาจารย์ประจำ คณะวิศวกรรมศาสตร์ สาขาวิชา วิศวกรรมอิเล็กทรอนิกส์ มหาวิทยาลัยเกษมบัณฑิต ผลงานด้านการ ออกแบบวงจรเรียงกระแสแบบเต็มคลื่นความเร็วสูงในโหมดกระแส