

การออกแบบวงจรหาค่าสูงสุดและต่ำสุดชนิดหลายอินพุต  
บนพื้นฐานเทคโนโลยีทรานซิสเตอร์แบบซีมอส

MULTIPLE INPUT MAX/MIN CIRCUIT DESIGN BASED ON  
CMOS TRANSISTOR TECHNOLOGY

สุพัฒน์พงษ์ แก้วคอนไทย  
SUPATPONG KEAWCONTHAI

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมภาควิชาวิศวกรรม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2551

KMITL-2008-EN-M-060-027

การออกแบบวงจรหาค่าสูงสุดและต่ำสุดชนิดหลายอินพุต  
บนพื้นฐานเทคโนโลยีทรานซิสเตอร์แบบซีมอส

MULTIPLE INPUT MAX/MIN CIRCUIT DESIGN BASED ON  
CMOS TRANSISTOR TECHNOLOGY

สุพัตน์พงษ์ แก้วคอนไทย

SUPATPONG KEAWCONTHAI

เลขามว.....  
เลขทะเบียน..... 79821  
วัน,เดือน,ปี..... 18 ส.ย. 2551

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมการวัดคุม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2551

KMITL-2008-EN-M-060-027

**MULTIPLE INPUT MAX/MIN CIRCUIT DESIGN BASED ON  
CMOS TRANSISTOR TECHNOLOGY**

**SUPATPONG KEAWCONTHAI**

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENTS FOR THE DEGREE OF  
MASTER OF ENGINEERING IN INSTRUMENTATION ENGINEERING  
SCHOOL OF GRADUATE STUDIES  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

**2008**

**KMITL-2008-EN-M-060-027**

**COPYRIGHT 2008**

**SCHOOL OF GRADUATE STUDIES**

**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

หัวข้อวิทยานิพนธ์	การออกแบบวงจรหาค่าสูงสุดและต่ำสุดชนิดหลายอินพุตบนพื้นฐานเทคโนโลยีทรานซิสเตอร์แบบซีมอส
นักศึกษา	นายสุพัฒน์พงษ์ แก้วคอนไทย
รหัสนักศึกษา	47060611
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมการวัดคุม
พ.ศ.	2551
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ประสิทธิ์ จุลเสรีวงศ์
อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม	ผศ.ดร.อัมพวัน จุลเสรีวงศ์

#### บทคัดย่อ

วิทยานิพนธ์นี้เป็นการนำเสนอการออกแบบวงจรหาค่าสูงสุดและต่ำสุดชนิดหลายอินพุตบนพื้นฐานเทคโนโลยีทรานซิสเตอร์แบบซีมอส ฟังก์ชันการหาค่าสูงสุดและค่าต่ำสุดของสัญญาณกระแสอินพุตถูกรวมให้อยู่ภายในวงจรเดียวกันโดยการประมวลผลแบบขนาน ในส่วนของการออกแบบได้ใช้วิธีการไบแอสมอสเฟตที่ขอบของการนำกระแส เป็นผลทำให้ความผิดเพี้ยนของสัญญาณเอาต์พุตต่ำและความเร็วในการทำงานสูง วงจรที่นำเสนอจึงมีความเหมาะสมที่จะนำไปประยุกต์ใช้ในการประมวลผลสัญญาณทางแอนะล็อกได้ การสังเคราะห์วงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิดสามอินพุตและวงจรเรียงกระแสแบบเต็มคลื่นเป็นตัวอย่างการประยุกต์ใช้งานของวงจรที่ได้พัฒนาขึ้น ผลการเขียนแบบการทำงานด้วยโปรแกรม PSPICE สามารถยืนยันได้ถึงสมรรถนะการทำงานของวงจรมีความสอดคล้องเป็นไปตามหลักการที่นำเสนอ

<b>Thesis Title</b>	Multiple Input Max/Min Circuit Design Based on CMOS Transistor Technology
<b>Student</b>	Mr. Supatpong Keawconthai
<b>Student ID.</b>	47060611
<b>Degree</b>	Master of Engineering
<b>Program</b>	Instrumentation Engineering
<b>Year</b>	2008
<b>Thesis Advisor</b>	Assoc.Prof. Prasit Julsereewong
<b>Thesis Co - Advisor</b>	Assist.Prof.Dr. Amphawan Julsereewong

### ABSTRACT

This thesis presents the design of CMOS-based multiple-input Max/Min circuit. The maximum and minimum functions of input current signals are incorporated into the same scheme with parallel processing. The design strategy is based on the use of MOSFET bias at the edge of conduction to provide the low distortion in output signals and high speed in circuit operations, so the proposed circuit is suitable for applying in analog signal processing. A three-input max, median, and min circuit and full-wave rectifier were synthesized as the illustrative applications of the developed circuit. PSPICE simulation results verifying the circuit performances are agreed with the theoretical values.

## กิตติกรรมประกาศ

วิทยานิพนธ์นี้สำเร็จลุล่วงไปด้วยดี ผู้เขียนขอกราบขอบพระคุณ รศ.ประสิทธิ์ จุลเสรีวงศ์ อาจารย์ที่ปรึกษาวิทยานิพนธ์ และผศ.ดร.อัมพวัน จุลเสรีวงศ์ อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม เป็นอย่างสูง ที่ได้กรุณาเสียสละเวลาอันมีค่า ให้ความรู้ ความคิดริเริ่มคำปรึกษาและแนวทางการ แก้ไขปัญหาต่าง ๆ มาโดยตลอดระยะเวลาที่ศึกษา

ขอกราบขอบพระคุณ รศ.ดร.วันชัย ธีรรัฐ และขอขอบคุณ อาจารย์วรรณดี เพชรมณีล้ำค่า อาจารย์ประจำภาควิชาวิศวกรรมระบบควบคุม ที่ช่วยเหลือในการตรวจสอบผลการวิจัยและให้คำแนะนำต่าง ๆ อันเป็นแนวทางในการจัดทำวิทยานิพนธ์นี้

ขอกราบขอบพระคุณ อาจารย์เฉลิมพันธ์ หวังวิวัฒนา อาจารย์ประจำภาควิชาอิเล็กทรอนิกส์ รศ.ดร.ธนิตย์ ตรีสุวรรณวัฒน์ และรศ.ศักดิ์ริยา ชิตวงศ์ อาจารย์ประจำภาควิชาวิศวกรรมการวัดคุม ที่ได้ให้กำลังใจและความช่วยเหลือในด้านต่าง ๆ แก่ผู้เขียนเสมอมา

ขอกราบขอบพระคุณคณะกรรมการสอบวิทยานิพนธ์ทุกท่าน ที่ให้คำแนะนำต่าง ๆ ตลอด จนการตรวจสอบเนื้อหาภายในวิทยานิพนธ์ ทำให้การจัดทำวิทยานิพนธ์นี้มีความสมบูรณ์มากยิ่งขึ้น

ขอกราบขอบพระคุณบิดา และมารดา ตลอดจนญาติ ๆ เพื่อน ๆ ทุกคน ที่มอบความรัก ความห่วงใย และให้การสนับสนุนในการศึกษามาโดยตลอด

คุณค่าและประโยชน์อันพึงมีจากวิทยานิพนธ์นี้ ผู้เขียนขอมอบแด่ผู้มีพระคุณทุกท่าน

สุพัฒน์พงษ์ แก้วคอนไทย

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญรูป.....	VII
รายการสัญลักษณ์.....	IX
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	2
1.3 หลักการใหม่ที่น่าสนใจในวิทยานิพนธ์.....	2
1.4 ขอบเขตของวิทยานิพนธ์.....	3
1.5 รายละเอียดของวิทยานิพนธ์.....	3
บทที่ 2 วรรณาค่าสูงสุดและต่ำสุดที่ได้มีการนำเสนอในอดีต.....	5
2.1 กล่าวนำ.....	5
2.2 วรรณาค่าสูงสุดและต่ำสุดที่ถูกนำเสนอโดย Chimpalee T. และคณะ.....	5
2.3 วรรณาค่าสูงสุดและต่ำสุดที่ถูกนำเสนอโดย Laipasu P. และคณะ.....	11
2.4 บทสรุป.....	16
บทที่ 3 กลุ่มวรรณาย่อยที่ใช้ในการออกแบบวรรณานำเสนอ.....	17
3.1 กล่าวนำ.....	17
3.2 วรรณาสะท้อนกระแสแบบพื้นฐาน.....	17
3.3 วรรณาค่าสูงสุดแบบหลายอินพุตชนิดแรงดันต่ำ.....	19
3.3.1 วรรณาค่าสูงสุดแบบพื้นฐาน.....	19
3.3.2 วรรณาค่าสูงสุดแบบหลายอินพุตชนิดแรงดันต่ำ.....	21
3.4 บทสรุป.....	23
บทที่ 4 การออกแบบวรรณาค่าสูงสุดและต่ำสุดชนิดหลายอินพุตที่น่าสนใจ.....	24
4.1 กล่าวนำ.....	24

## สารบัญ (ต่อ)

	หน้า
4.2 การทำงานของวงจร .....	24
4.3 การวิเคราะห์คุณสมบัติการทำงานของวงจรที่นำเสนอ.....	28
4.3.1 การวิเคราะห์ช่วงปฏิบัติงานของกระแสอินพุต.....	29
4.3.2 การวิเคราะห์ค่าความผิดพลาดของวงจร.....	29
4.3.3 การวิเคราะห์ผลตอบสนองทางความถี่.....	30
4.3.4 การวิเคราะห์ค่าแหล่งจ่ายไฟแรงดันสุด.....	31
4.4 ผลการเลียนแบบการทำงานของวงจรที่นำเสนอด้วยโปรแกรม PSPICE.....	32
4.5 บทสรุป.....	38
บทที่ 5 ตัวอย่างการประยุกต์ใช้งาน.....	39
5.1 กล่าวนำ.....	39
5.2 การสังเคราะห์วงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิดสามอินพุต.....	39
5.3 การสังเคราะห์วงจรเรียงกระแสแบบเต็มคลื่น.....	42
5.4 บทสรุป.....	44
บทที่ 6 สรุปผลการวิจัยและข้อเสนอแนะในการทำวิจัยต่อ.....	45
6.1 สรุปผลการวิจัย.....	45
6.2 ข้อเสนอแนะในการทำวิจัยต่อ.....	45
เอกสารอ้างอิง.....	47
ภาคผนวก ก. คุณสมบัติที่สำคัญและวงจรสมมูลของมอสเฟต.....	51
ก1. คุณสมบัติที่สำคัญของมอสเฟตที่มีการทำงานในช่วงอิมิตัว.....	51
ก2. วงจรสมมูลและสมการแสดงความสัมพันธ์สำหรับสัญญาณขนาดเล็ก.....	52
ก3. การไบแอสมอสเฟตที่ขอบของการนำกระแสในช่วงนำกระแสอิมิตัว.....	54
ภาคผนวก ข. การวิเคราะห์คุณสมบัติการทำงานของวงจรที่นำเสนอ.....	59
ข1. การวิเคราะห์ช่วงปฏิบัติงานของกระแสอินพุต.....	59

## สารบัญ (ต่อ)

	หน้า
ข2. การวิเคราะห์ผลตอบสนองทางความถี่.....	62
ข3. การวิเคราะห์ค่าแหล่งจ่ายไฟแรงดันต่ำสุด.....	66
ภาคผนวก ก. บทความวิจัยที่ได้รับตีพิมพ์.....	67
ประวัติผู้เขียน.....	75

# สารบัญรูป

รูปที่	หน้า
1.1	โครงข่ายหลายระดับโดยใช้วงจรหาค่าสูงสุดหรือวงจรหาค่าต่ำสุดชนิดสองอินพุต.....2
2.1	แผนผังการทำงานของวงจรเลือกหาค่าสูงสุดและต่ำสุดชนิดสองอินพุต.....5
2.2	วงจรเลือกหาค่าสูงสุดและต่ำสุดที่ถูกลำเสนอโดย Chimpalee T. และคณะ.....7
2.3	แผนผังการทำงานของวงจรหาค่าสูงสุดและต่ำสุดชนิดสองอินพุต.....11
2.4	วงจรหาค่าสูงสุดและต่ำสุดชนิดสองอินพุตที่ถูกลำเสนอโดย Laipasu P. และคณะ.....13
3.1	วงจรสะท้อนกระแสแบบพื้นฐาน.....17
3.2	วงจรสมมูลในการวิเคราะห์ค่าความผิดพลาดของวงจรสะท้อนกระแสแบบพื้นฐาน.....18
3.3	วงจรหาค่าสูงสุดแบบพื้นฐาน.....19
3.4	วงจรหาค่าสูงสุดแบบหลายอินพุตชนิดแรงดันต่ำ.....21
4.1	บล็อกไดอะแกรมของวงจรที่นำเสนอในวิทยานิพนธ์นี้.....25
4.2	วงจรหาค่าสูงสุดและต่ำสุดชนิดหลายอินพุตที่นำเสนอในวิทยานิพนธ์นี้.....26
4.3	ผลการเลียนแบบการทำงานของวงจรหาค่าสูงสุดและต่ำสุดชนิดสามอินพุตในกรณีที่ป้อนอินพุตเป็นสัญญาณไซน์ชอยด์ที่มีขนาดแอมพลิจูดและค่าออฟเซตเท่ากับ $30\mu\text{A}$ .....33
4.4	ผลการเลียนแบบการทำงานของวงจรหาค่าสูงสุดและต่ำสุดชนิดสามอินพุตในกรณีที่ป้อนอินพุตเป็นสัญญาณไซน์ชอยด์ที่มีขนาดแอมพลิจูดและค่าออฟเซตเท่ากับ $60\mu\text{A}$ .....33
4.5	ผลการเลียนแบบการทำงานของวงจรหาค่าสูงสุดและต่ำสุดชนิดสามอินพุตในกรณีที่ป้อนอินพุตเป็นสัญญาณไซน์ชอยด์ที่มีขนาดแอมพลิจูดและค่าออฟเซตเท่ากับ $120\mu\text{A}$ .....34
4.6	ผลการเลียนแบบการทำงานของวงจรหาค่าสูงสุดและต่ำสุดชนิดสามอินพุตในกรณีที่ป้อนอินพุตเป็นสัญญาณไซน์ชอยด์ที่มีขนาดแอมพลิจูดและค่าออฟเซตเท่ากับ $150\mu\text{A}$ .....35
4.7	ช่วงปฏิบัติงานของกระแสอินพุตของวงจรหาค่าสูงสุดและต่ำสุดชนิดหนึ่งอินพุต.....35
4.8	ผลการเลียนแบบการทำงานของวงจรหาค่าสูงสุดและต่ำสุดชนิดสามอินพุตในกรณีที่ป้อนอินพุตเป็นสัญญาณไซน์ชอยด์ที่มีความถี่ $10\text{MHz}$ .....36
4.9	ผลตอบสนองทางความถี่ของวงจรหาค่าสูงสุดและต่ำสุดชนิดหนึ่งอินพุต.....37
4.10	ผลการเลียนแบบการทำงานของวงจรหาค่าสูงสุดและต่ำสุดชนิดสองอินพุต.....37
5.1	บล็อกไดอะแกรมของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดโดยใช้วงจรที่นำเสนอ.....39
5.2	โครงสร้างของวงจรสะท้อนกระแส $\text{CM}_1$ .....40
5.3	โครงสร้างของวงจรสะท้อนกระแส $\text{CM}_2$ .....40
5.4	ผลการเลียนแบบการทำงานของวงจรในรูปที่ 5.1.....41

## สารบัญรูป (ต่อ)

รูปที่	หน้า
5.5	บล็อกไดอะแกรมของวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรที่นำเสนอ.....43
5.6	ผลการเขียนแบบการทำงานของวงจรเรียงกระแสแบบเต็มคลื่นในรูปที่ 5.5.....43
ก1	สัญลักษณ์ของมอสเฟต.....51
ก2	วงจรสมมูลสำหรับสัญญาณขนาดเล็กของเอ็นมอสที่ทำงานในช่วงอิ่มตัว.....53
ก3	วงจรสมมูลสำหรับสัญญาณขนาดเล็กของเอ็นมอสที่ใช้ในการวิเคราะห์ด้วยมือ.....54
ก4	วงจรที่ใช้ในการเขียนแบบการทำงานด้วยโปรแกรมคอมพิวเตอร์เพื่อประมาณค่าพารามิเตอร์การนำกระแสและค่าแรงดันขีดเริ่มของมอสเฟต.....54
ก5	ตำแหน่งการไบแอสมอสเฟตที่ขอบของการนำกระแส.....55
ก6	ตัวอย่างวงจรที่มีและไม่มีกรไบแอสมอสเฟตที่ขอบของการนำกระแส.....55
ก7	ผลการเขียนแบบการทำงานเพื่อศึกษาความเร็วในการสวิตช์ของมอสเฟตในวงจร ดังรูปที่ ก6 เมื่อป้อนกระแสอินพุต $i_{in1}$ และ $i_{in2}$ เป็นสัญญาณขั้นบันไดที่มีค่าเพิ่มขึ้น.....56
ก8	ผลการเขียนแบบการทำงานเพื่อเปรียบเทียบความถี่ของกระแสเอาต์พุตในวงจร ดังรูปที่ ก6.....57
ข1	วงจรที่นำเสนอ เมื่อจำนวนกระแสอินพุตเท่ากับหนึ่ง.....59
ข2	วงจรสมมูลสำหรับการวิเคราะห์ผลตอบสนองทางความถี่ของวงจรที่นำเสนอ.....62

## รายการสัญลักษณ์

$M$	หมายถึง	มอสเฟต
$n$	หมายถึง	จำนวนสัญญาณอินพุต
$i_{in}$	หมายถึง	ค่ากระแสอินพุต ( $\mu A$ )
$i_{out}$	หมายถึง	ค่ากระแสเอาต์พุต ( $\mu A$ )
$i_{max}$	หมายถึง	ค่ากระแสเอาต์พุตสูงสุด ( $\mu A$ )
$i_{min}$	หมายถึง	ค่ากระแสเอาต์พุตต่ำสุด ( $\mu A$ )
$i_D$	หมายถึง	ค่ากระแสเดรนของมอสเฟต ( $\mu A$ )
$I_B$	หมายถึง	ค่ากระแสไบแอส ( $\mu A$ )
$i_{av}$	หมายถึง	ค่ากระแสเฉลี่ย ( $\mu A$ )
$i_{diff}$	หมายถึง	ค่ากระแสผลต่างระหว่างสัญญาณกระแสสองสัญญาณ ( $\mu A$ )
$v_{in}$	หมายถึง	ค่าแรงดันอินพุต (V)
$v_{out}$	หมายถึง	ค่าแรงดันเอาต์พุต (V)
$v_j$	หมายถึง	ค่าแรงดันที่โหนดอินพุตลำดับที่ $j$ (V)
$v_B, v_b$	หมายถึง	ค่าแรงดันไบแอส (V)
$V_{DD}$	หมายถึง	ค่าแรงดันแหล่งจ่ายไฟบวก (V)
$V_{SS}$	หมายถึง	ค่าแรงดันแหล่งจ่ายไฟลบ (V)
$V_T$	หมายถึง	ค่าแรงดันขีดเริ่มเปลี่ยน (Threshold Voltage) (V)
$V_{TN}$	หมายถึง	ค่าแรงดันขีดเริ่มเปลี่ยนของเอ็นมอส (V)
$V_{TP}$	หมายถึง	ค่าแรงดันขีดเริ่มเปลี่ยนของพีมอส (V)
$V_{T0}$	หมายถึง	ค่าแรงดันขีดเริ่มเปลี่ยนของมอสเฟตที่อุณหภูมิ 300K (V)
$v_{GS}$	หมายถึง	ค่าแรงดันระหว่างขาเกตกับขาซอร์สของมอสเฟต (V)
$v_{DS}$	หมายถึง	ค่าแรงดันระหว่างขาเดรนกับขาซอร์สของมอสเฟต (V)
$v_{DSN}$	หมายถึง	ค่าแรงดันระหว่างขาเดรนกับขาซอร์สของเอ็นมอส (V)
$v_{SDP}$	หมายถึง	ค่าแรงดันระหว่างขาซอร์สกับขาเดรนของพีมอส (V)
$g_m$	หมายถึง	ค่าทรานส์คอนดักแตนซ์ของมอสเฟต (A/V)
$g_{ds}$	หมายถึง	ค่าความนำที่เกิดขึ้นระหว่างขาเดรนกับขาซอร์สของมอสเฟต (A/V)
$g_O$	หมายถึง	ค่าความนำซึ่งเป็นส่วนกลับของค่าความต้านทานเอาต์พุตของแหล่งจ่ายกระแส (A/V)
$C_{gs}$	หมายถึง	ค่าความจุไฟฟ้าระหว่างขาเกตกับขาซอร์สของมอสเฟต (F)

## รายการสัญลักษณ์ (ต่อ)

$C_{\alpha}$	หมายถึง ค่าความจุไฟฟ้าต่อพื้นที่ของเกตออกไซด์ ( $F/m^2$ )
$W$	หมายถึง ความกว้างประสิทธิผลของแชนเนล ( $\mu m$ )
$L$	หมายถึง ความยาวประสิทธิผลของแชนเนล ( $\mu m$ )
$\mu$	หมายถึง ค่าความคล่องตัวของโฮลหรืออิเล็กตรอน ( $cm^2/V-s$ )
$\mu_0$	หมายถึง ค่าความคล่องตัวของโฮลหรืออิเล็กตรอนที่อุณหภูมิ 300K ( $cm^2/V-s$ )
$\lambda$	หมายถึง ค่าพารามิเตอร์ของการมอดูเลตความกว้างของแชนเนล ( $V^{-1}$ )
$K, \beta$	หมายถึง ค่าพารามิเตอร์ของการนำกระแสของมอสเฟต ( $A/V^2$ )
$k'$	หมายถึง ค่าพารามิเตอร์ของการนำกระแสของกระบวนการผลิต ( $A/V^2$ )
$\beta_N$	หมายถึง ค่าพารามิเตอร์ของการนำกระแสของเอ็นมอส ( $A/V^2$ )
$\beta_P$	หมายถึง ค่าพารามิเตอร์ของการนำกระแสของพีมอส ( $A/V^2$ )
$\varepsilon$	หมายถึง ค่าความผิดพลาดของวงจร
$T$	หมายถึง ค่าอุณหภูมิ (K)

# บทที่ 1

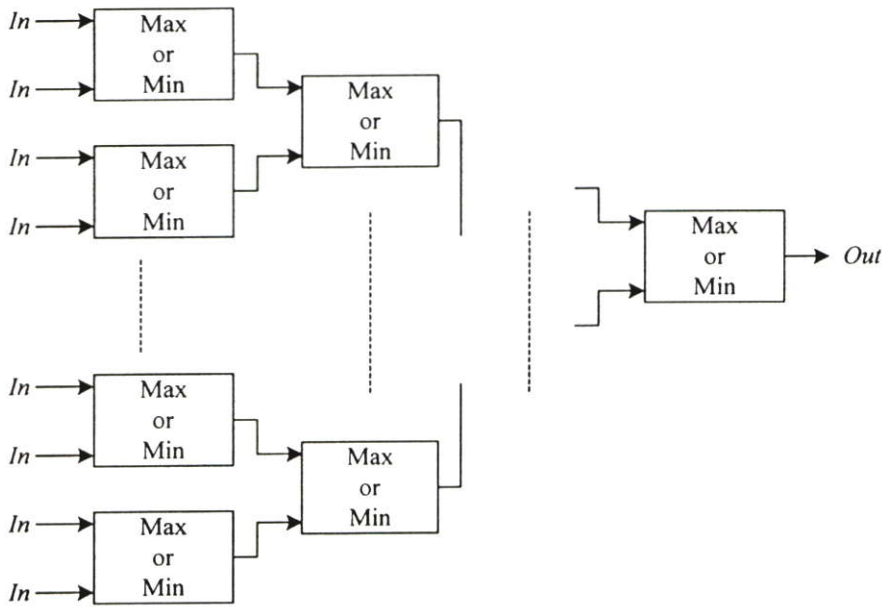
## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหา

ในปัจจุบันวงจรมีหลักการทำงานในลักษณะของการหาค่าสูงสุดหรือต่ำสุดของสัญญาณ แร่งคั่นหรือกระแสมีการประยุกต์ใช้งานอย่างกว้างขวางในระบบฟัซซี (Fuzzy System) [1]-[9] และระบบนิเวศเน็ตเวิร์ก (Neural Network) [10]-[11] ที่ออกแบบโดยใช้ฮาร์ดแวร์ หรือการจัดการสัญญาณแอนะล็อก [12]-[16] วงจรหาค่าสูงสุดและวงจรหาค่าต่ำสุดได้มีการพัฒนาอย่างต่อเนื่องมา โดยตลอด เช่น การออกแบบวงจรโดยใช้วงจรถ่ายผันกระแสรุ่นที่สอง (Second Generation Current Conveyor: CCII) [1] หรือการออกแบบโดยใช้วงจรถ่ายความนำหรือโอทีเอ (Operational Transconductance Amplifier: OTA) [2]-[3] หลักการทั้งสองนี้มีการออกแบบให้ทำงานร่วมกับ ไดโอด เพื่อใช้ไดโอดทำหน้าที่เป็นสวิตช์อิเล็กทรอนิกส์ ทำให้ความเร็วในการทำงานของวงจรมีความเสถียรถูกจำกัดด้วยช่วงเวลาในการเปลี่ยนสถานะปิดหรือเปิดของไดโอด และช่วงปฏิบัติการของวงจรมีการออกแบบโดยใช้โอทีเอซึ่งถูกจำกัดด้วยภาคอินพุตของโอทีเอเอง นอกจากนี้ยังได้มีการนำเสนอการออกแบบวงจรบนพื้นฐานเทคโนโลยีทรานซิสเตอร์แบบซีมอส [4]-[7], [17]-[21] เพื่อมุ่งเน้นการพัฒนาวงจรในรูปแบบของวงจรรวม (Integrated Circuit)

ในกรณีที่ต้องการหาค่าสูงสุดหรือต่ำสุดสำหรับสัญญาณอินพุตหลาย ๆ สัญญาณ การนำวงจรหาค่าสูงสุด (Max) หรือวงจรหาค่าต่ำสุด (Min) ชนิดสองอินพุตหลาย ๆ วงจรมาต่อรวมกันแบบโครงข่ายหลายระดับ (Tree Structure) ดังรูปที่ 1.1 ปัญหาที่เกิดขึ้นจากการต่อวงจรในลักษณะโครงข่ายหลายระดับนี้ คือ ความผิดพลาดสะสมที่เกิดจากวงจรหาค่าสูงสุดหรือวงจรหาค่าต่ำสุด ชนิดสองอินพุตแต่ละวงจร นอกจากนั้นยังมีข้อจำกัดทางด้านความเร็วในการทำงานของวงจร [4] จากข้อจำกัดดังกล่าวนี้ จึงได้มีการนำเสนอการออกแบบวงจรหาค่าสูงสุดหรือวงจรหาค่าต่ำสุดชนิดหลายอินพุตขึ้น [5]-[7] แต่หลักการทำงานของวงจรมีข้อจำกัดดังกล่าวนี้จะเกิดปัญหาทางด้านความเร็วและความถูกต้องในการทำงานของวงจร อันเนื่องมาจากการเปลี่ยนสถานะการทำงานจากช่วงนำกระแสอิ่มตัว (Saturation Region) เป็นช่วงนำกระแสไม่อิ่มตัว (Non-saturation Region) ของมอสเฟต ดังนั้นจึงได้มีการพัฒนาวงจรหาค่าสูงสุดหรือวงจรหาค่าต่ำสุดที่มีคุณสมบัติที่ดีและมีประสิทธิภาพในการทำงานขึ้นอย่างต่อเนื่อง โดยใช้วิธีการไบแอสมอสเฟตที่ขอบของการนำกระแสในช่วงนำกระแสอิ่มตัว [17]-[18] ข้อได้เปรียบของการไบแอสมอสเฟตที่จุดนี้เป็นผลทำให้วงจรมีความผิดพลาดสะสมของสัญญาณเอาต์พุตต่ำ ความเร็วในการทำงานสูง และมีการตอบสนองความถี่ที่สูง [22] แต่วิธีการที่นำเสนอดังกล่าวมีการหาค่าสูงสุดหรือค่าต่ำสุดเพียงฟังก์ชัน

ใดฟังก์ชันหนึ่งต่อหนึ่งวงจรเท่านั้น การรวมฟังก์ชันการทำงานทั้งสองภายในวงจรเดียวกันจะเกิดประโยชน์ในการใช้งานมากขึ้น [19]-[21]



รูปที่ 1.1 โครงข่ายหลายระดับโดยใช้วงจรหาค่าสูงสุดหรือวงจรหาค่าต่ำสุดชนิดสองอินพุต

## 1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

วิทยานิพนธ์นี้เป็นการนำเสนอวงจรหาค่าสูงสุดและค่าต่ำสุดชนิดหลายอินพุตบนพื้นฐานของเทคโนโลยีทรานซิสเตอร์แบบซีมอสที่มีการทำงานในช่วงนำกระแสเป็นตัวเป็นหลัก เพื่อศึกษาค้นคว้าวิจัยและพัฒนาการออกแบบวงจรหาค่าสูงสุดและค่าต่ำสุดที่สามารถหาค่าสูงสุดและค่าต่ำสุดของสัญญาณกระแสอินพุตหลาย ๆ สัญญาณได้ภายในวงจรเดียวกัน โดยวงจรมีโครงสร้างที่ไม่ซับซ้อน ขนาดเล็ก ความผิดพลาดของสัญญาณเอาต์พุตต่ำ ความเร็วในการทำงานสูง นอกจากนั้นยังใช้แหล่งจ่ายไฟแรงดันต่ำ เพื่อความเหมาะสมในการสร้างเป็นวงจรรวม

## 1.3 หลักการใหม่ที่นำเสนอในวิทยานิพนธ์

วงจรหาค่าสูงสุดและค่าต่ำสุดชนิดหลายอินพุตแบบใหม่ที่ได้นำเสนอในวิทยานิพนธ์นี้สามารถหาค่าสูงสุดและค่าต่ำสุดสำหรับสัญญาณกระแสอินพุตหลาย ๆ สัญญาณได้ภายในวงจรเดียวกันโดยการประมวลผลแบบขนาน ในส่วนของการออกแบบได้ใช้การไบแอสมอสเฟตที่ขอบของการนำกระแสในช่วงนำกระแสเป็นตัว เพื่อให้สัญญาณเอาต์พุตของวงจรมีความผิดพลาดต่ำ ความเร็วในการทำงานสูง และมีผลตอบสนองความถี่ที่สูง นอกจากนั้นวงจรถูกออกแบบยังใช้แหล่งจ่ายไฟแรงดันต่ำ ซึ่งเป็นการพัฒนาเทคโนโลยีของทรานซิสเตอร์แบบซีมอสอีกรูปแบบหนึ่ง

เพื่อสามารถที่จะใช้พลังงานได้จากแหล่งจ่ายแบตเตอรี่หรือแหล่งจ่ายพลังงานแบบพกพาได้ ทำให้เกิดความสะดวกรวมยิ่งขึ้นในการใช้งาน

#### 1.4 ขอบเขตของวิทยานิพนธ์

การออกแบบวงจรหาค่าสูงสุดและต่ำสุดชนิดหลายอินพุตบนพื้นฐานเทคโนโลยีทรานซิสเตอร์แบบซีมอสที่นำเสนอในวิทยานิพนธ์นี้ ได้มีการวิเคราะห์หาคุณสมบัติของวงจรทางทฤษฎีแล้วนำมาเปรียบเทียบกับผลการเลียนแบบการทำงานด้วยโปรแกรม PSPICE เพื่อเป็นการยืนยันสมรรถนะการทำงานของวงจรว่ามีความสอดคล้องเป็นไปตามหลักการที่ได้นำเสนอ

#### 1.5 รายละเอียดของวิทยานิพนธ์

ในวิทยานิพนธ์นี้ ได้แบ่งเนื้อหาออกเป็น 6 บท และ 3 ภาคผนวก โดยเนื้อหาแต่ละส่วนมีรายละเอียดดังต่อไปนี้

บทที่ 1 บทนำ จะกล่าวถึงความเป็นมาและความสำคัญของปัญหา ตลอดจนความมุ่งหมายและวัตถุประสงค์ของการศึกษา หลักการใหม่ที่น่าสนใจ และขอบเขตของวิทยานิพนธ์ พร้อมทั้งรายละเอียดของวิทยานิพนธ์ในแต่ละส่วน

บทที่ 2 กล่าวถึงตัวอย่างของวงจรหาค่าสูงสุดและต่ำสุดโดยใช้มอสเฟตที่ได้มีการนำเสนอในอดีต ซึ่งเป็นวงจรที่สามารถหาค่าสูงสุดและต่ำสุดของสัญญาณกระแสอินพุตได้ภายในวงจรเดียวกัน

บทที่ 3 กล่าวถึงกลุ่มวงจรร้อยที่นำไปใช้ในการออกแบบวงจรหาค่าสูงสุดและต่ำสุดที่นำเสนอในวิทยานิพนธ์นี้ ได้แก่ วงจรสะท้อนกระแส และวงจรหาค่าสูงสุดแบบหลายอินพุตชนิดแรงดันต่ำ

บทที่ 4 กล่าวถึงการออกแบบวงจรหาค่าสูงสุดและต่ำสุดที่ได้พัฒนาขึ้น พร้อมทั้งวิเคราะห์หาคุณสมบัติของวงจรทางทฤษฎี และผลการเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE

บทที่ 5 เป็นตัวอย่างการประยุกต์ใช้งานของวงจรหาค่าสูงสุดและต่ำสุดที่ได้ออกแบบในวิทยานิพนธ์นี้ โดยนำมาใช้ในการสังเคราะห์วงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิดสามอินพุต (Three-input Maximum, Median, and Minimum Circuit) และวงจรเรียงกระแสแบบเต็มคลื่น (Full-wave Rectifier)

บทที่ 6 เป็นบทส่งท้ายซึ่งเป็นการสรุปผลการวิจัยที่ได้นำเสนอในวิทยานิพนธ์นี้ และข้อเสนอแนะเพื่อเป็นแนวทางในการวิจัยพัฒนาการออกแบบวงจรหาค่าสูงสุดและต่ำสุดต่อไป

ในส่วนสุดท้ายของวิทยานิพนธ์เป็นส่วนของภาคผนวก ซึ่งได้รวบรวมการวิเคราะห์สมการต่าง ๆ ของแต่ละบท รวมทั้งบทความวิจัยที่ได้รับการตีพิมพ์ มีรายละเอียดดังต่อไปนี้

ภาคผนวก ก กล่าวถึงคุณสมบัติที่สำคัญและวงจรสมมูลสำหรับสัญญาณขนาดเล็กของมอสเฟตที่ใช้ในการวิเคราะห์ด้วยมือ รวมทั้งข้อได้เปรียบของการไบแอสมอสเฟตให้มีการทำงานที่ขอบของการนำกระแสในช่วงนำกระแสอิ่มตัว

ภาคผนวก ข เป็นการวิเคราะห์คุณสมบัติการทำงานของวงจรที่นำเสนอในวิทยานิพนธ์นี้ ซึ่งได้ทำการวิเคราะห์ช่วงปฏิบัติงานของกระแสอินพุต ผลตอบสนองทางความถี่ และค่าแหล่งจ่ายไฟแรงดันต่ำสุด

ภาคผนวก ค แสดงบทความวิจัยที่ได้รับการตีพิมพ์ในการประชุมวิชาการระดับนานาชาติ

## บทที่ 2

# วงจรรหาค่าสูงสุดและต่ำสุดที่ได้มีการนำเสนอในอดีต

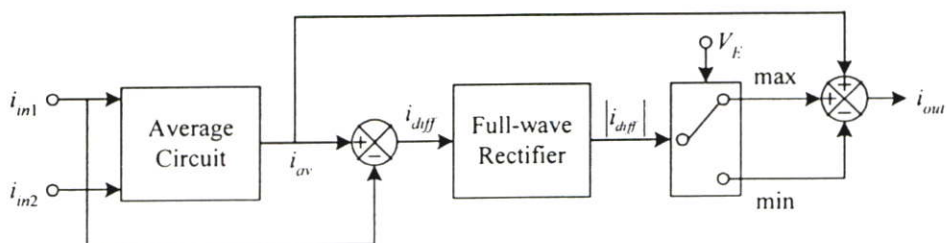
### 2.1 กล่าวนำ

เนื่องจากวงจรรหาค่าสูงสุดและวงจรรหาค่าต่ำสุดเป็นวงจรอีกรูปแบบหนึ่งที่มีความสำคัญในการจัดการสัญญาณแอนะล็อก รวมทั้งในระบบพีซีและระบบนิเวศอินเทอร์เน็ตเวิร์กที่ออกแบบโดยใช้ฮาร์ดแวร์ จึงได้มีการนำเสนอและพัฒนาโครงสร้างของวงจรรหาค่าสูงสุดและวงจรรหาค่าต่ำสุดหลากหลายรูปแบบบนพื้นฐานเทคโนโลยีทรานซิสเตอร์แบบซิมอสอย่างต่อเนื่องตั้งแต่อดีตจนถึงปัจจุบัน [4]-[7], [17]-[21] เพื่อให้ได้วงจรที่มีคุณสมบัติการทำงานที่ดี โดยมีช่วงปฏิบัติงานทางขนาดและผลตอบสนองทางความถี่ที่กว้าง วงจรมีขนาดเล็กและใช้แหล่งจ่ายไฟแรงดันต่ำ รวมทั้งมีความสะดวกในการใช้งาน ดังนั้นเพื่อเป็นแนวทางสำหรับการพัฒนาวงจรรหาค่าสูงสุดและต่ำสุด จึงควรศึกษาและทำความเข้าใจถึงจุดเด่นและข้อจำกัดของหลักการออกแบบที่ได้มีการนำเสนอในอดีต

ในวิทยานิพนธ์นี้มุ่งเน้นที่จะนำเสนอวงจรรหาค่าสูงสุดและต่ำสุดบนพื้นฐานเทคโนโลยีทรานซิสเตอร์แบบซิมอสที่มีการทำงานในโหมดกระแส ดังนั้นเนื้อหาในบทนี้จะขอกว่าถึงเฉพาะหลักการออกแบบวงจรรหาค่าสูงสุดและต่ำสุดสำหรับสัญญาณกระแสโดยใช้ซิมอสที่ได้มีการนำเสนอในอดีต [20]-[21] ซึ่งเป็นวงจรที่สามารถหาค่าสูงสุดและค่าต่ำสุดของสัญญาณกระแสอินพุตได้ภายในวงจรเดียวกันเท่านั้น

### 2.2 วงจรเลือกหาค่าสูงสุดและต่ำสุดที่ถูกนำเสนอโดย Chimpalee T. และคณะ

ในรูปที่ 2.1 แสดงแผนผังการทำงานของวงจรถูกเลือกหาค่าสูงสุดและต่ำสุดชนิดสองอินพุตที่ถูกนำเสนอโดย Chimpalee T. และคณะ [20] เมื่อกำหนดให้ กระแส  $i_{in1}$  และ  $i_{in2}$  เป็นสัญญาณอินพุตและกระแส  $i_{out}$  เป็นสัญญาณเอาต์พุตของวงจร สำหรับฟังก์ชันการทำงานของวงจรมีสามารถเลือกได้ว่าจะให้ทำงานเป็นวงจรรหาค่าสูงสุดหรือวงจรรหาค่าต่ำสุด ทั้งนี้ขึ้นอยู่กับค่าสัญญาณแรงดันควบคุมจากภายนอก  $V_E$  โครงสร้างของวงจรประกอบด้วย วงจรรหาค่าเฉลี่ย (Average Circuit) และ



รูปที่ 2.1 แผนผังการทำงานของวงจรถูกเลือกหาค่าสูงสุดและต่ำสุดชนิดสองอินพุต

วงจรเรียงกระแสแบบเต็มคลื่น (Full-wave Rectifier) โดยวงจรหาค่าเฉลี่ยจะหาค่าเฉลี่ยระหว่างกระแสอินพุตทั้งสอง ( $i_{av}$ ) ซึ่งเขียนเป็นสมการได้ว่า

$$i_{av} = \frac{i_{in1} + i_{in2}}{2} \quad (2.1)$$

จากนั้นจะหาค่ากระแสผลต่าง  $i_{diff}$  ระหว่างค่าเฉลี่ยของกระแสอินพุต  $i_{av}$  กับค่ากระแสอินพุต  $i_{in1}$  แล้วนำสัญญาณผลต่างนี้ป้อนเข้าสู่วงจรเรียงกระแสแบบเต็มคลื่น จะได้สัญญาณเอาต์พุตของวงจรเรียงกระแสแบบเต็มคลื่น คือ

$$|i_{diff}| = |i_{av} - i_{in1}| \quad (2.2)$$

จากสมการที่ (2.2) จะได้ขนาดของผลต่างระหว่างค่าเฉลี่ย  $i_{av}$  กับค่ากระแสอินพุต  $i_{in1}$  ที่มีค่าเป็นบวกเสมอ ในกรณีที่ต้องการให้วงจรที่นำเสนอมีฟังก์ชันการทำงานเป็นวงจรหาค่าสูงสุด จะนำเอาสัญญาณเอาต์พุตของวงจรเรียงกระแสแบบเต็มคลื่น  $|i_{diff}|$  มาบวกกับค่าเฉลี่ย  $i_{av}$  ดังนี้

$$i_{out} = \max(i_{in1}, i_{in2}) = i_{av} + |i_{diff}| \quad (2.3)$$

ถ้าต้องการให้วงจรที่นำเสนอมีฟังก์ชันการทำงานเป็นวงจรหาค่าต่ำสุด สามารถทำได้โดยนำเอาสัญญาณเอาต์พุตของวงจรเรียงกระแสแบบเต็มคลื่น  $|i_{diff}|$  มาลบกับค่าเฉลี่ย  $i_{av}$  ดังนี้

$$i_{out} = \min(i_{in1}, i_{in2}) = i_{av} - |i_{diff}| \quad (2.4)$$

จากแผนผังการทำงานในรูปที่ 2.1 สามารถออกแบบวงจรเลือกหาค่าสูงสุดและต่ำสุดโดยใช้มอสเฟตดังรูปที่ 2.2 ถ้ากำหนดให้มอสเฟตทุกตัวมีความสมพงษ์กันทุกประการและทำงานในช่วงนำกระแสอิมิตัว เมื่อป้อนค่ากระแสอินพุต  $i_{in1}$  และ  $i_{in2}$  ที่มีค่าเป็นบวกทั้งคู่ การทำงานของวงจรสามารถอธิบายได้ดังนี้

มอสเฟต  $M_1$ - $M_9$  ทำหน้าที่เป็นวงจรหาค่าเฉลี่ย เพื่อหาค่าเฉลี่ยระหว่างกระแสอินพุต  $i_{in1}$  และ  $i_{in2}$  ภายในวงจรหาค่าเฉลี่ยนี้จะประกอบด้วยวงจรสะท้อนกระแส 3 วงจร คือ  $M_1$ - $M_4$ ,  $M_5$ - $M_7$ , และ  $M_8$ - $M_9$  โดยมอสเฟต  $M_5$ - $M_7$  จะทำหน้าที่เป็นวงจรสะท้อนกระแสแบบสองเอาต์พุตที่มีอัตราขยายกระแสเท่ากับหนึ่ง เพื่อสำเนากระแสอินพุต  $i_{in1}$  มายัง โหนด A และ B ตามลำดับ จะได้ว่า

$$i_{D6} = i_{D7} = i_{in1} \quad (2.5)$$



จากมอสเฟต  $M_8$ - $M_9$  ซึ่งทำหน้าที่เป็นวงจรสะท้อนกระแสที่มีอัตราขยายกระแสเท่ากับหนึ่ง จะสำเนากระแสอินพุต  $i_{m2}$  มายัง โหนด A จะได้

$$i_{D9} = i_{m2} \quad (2.6)$$

เมื่อพิจารณาที่ โหนด A จะได้ว่า

$$i_A = i_{D6} + i_{D9} \quad (2.7)$$

มอสเฟต  $M_1$ - $M_4$  ซึ่งทำหน้าที่เป็นวงจรสะท้อนกระแสแบบสองเอาต์พุตที่มีอัตราขยายกระแสเท่ากับ 0.5 จะสำเนากระแส  $i_A$  มายัง โหนด B และ โหนด G โดยที่

$$i_{av} = 0.5i_A = \frac{i_A}{2} \quad (2.8)$$

เมื่อแทนค่าจากสมการที่ (2.5) ถึง (2.7) ลงใน (2.8) จะได้ค่าเฉลี่ยของกระแสอินพุต  $i_{av}$  คือ

$$i_{av} = \frac{i_{D6} + i_{D9}}{2} = \frac{i_{m1} + i_{m2}}{2} \quad (2.9)$$

เมื่อพิจารณาที่ โหนด B จะได้ว่า

$$i_{diff} = i_{av} - i_{D7} = i_{av} - i_{m1} \quad (2.10)$$

จากมอสเฟต  $M_{10}$ - $M_{16}$  ที่มีการทำงานเป็นวงจรเรียงกระแสแบบเต็มคลื่น ถ้ากำหนดให้แหล่งจ่ายกระแสคงที่  $I_1$  และ  $I_2$  มีค่าเท่ากัน การไหลของกระแส  $I_1$  ผ่านมอสเฟต  $M_{14}$  จะเป็นการไบแอส มอสเฟต  $M_{12}$ - $M_{13}$  ซึ่งทำหน้าที่เป็นสวิตช์อิเล็กทรอนิกส์เพื่อทำให้วงจรทำงานได้เร็วขึ้น และมีผลตอบสนองทางความถี่ที่สูง [22] จากสมการที่ (2.10) ในกรณีที่  $i_{av} > i_{m1}$  จะได้ค่ากระแส  $i_{diff}$  เป็นบวก กระแส  $i_{diff}$  นี้จะไหลเข้าที่ โหนด C ทำให้ค่าแรงดันที่ โหนด C เพิ่มขึ้น จนกระทั่งมอสเฟต  $M_{12}$  และ  $M_{13}$  อยู่ในสภาวะนำกระแส (On) และสภาวะไม่นำกระแส (Off) ตามลำดับ โดยมีค่ากระแสตรง  $i_{D12} = i_{diff}$  และ  $i_{D13} = 0$  จากการทำงานของวงจรสะท้อนกระแสที่มีอัตราขยายกระแสเท่ากับหนึ่ง  $M_{15}$ - $M_{16}$  จะได้ค่ากระแสตรง  $i_{D16} = i_{D12}$  เมื่อพิจารณาที่ โหนด D จะได้ว่า  $i_{D10} = i_{D13} + i_{D16} = i_{diff}$  มอสเฟต  $M_{10}$ - $M_{11}$  ซึ่งเป็นวงจรสะท้อนกระแสที่มีอัตราขยายกระแสเท่ากับหนึ่ง จะสำเนาค่า

กระแส  $i_{D10}$  ไปยัง โหนด F โดยที่  $i_{D11} = i_{D10} = i_{diff}$  ในทางตรงกันข้าม ถ้า  $i_{av} < i_{in1}$  จะได้กระแส  $i_{diff}$  มีค่าเป็นลบ กระแส  $i_{diff}$  นี้จะไหลออกจาก โหนด C ทำให้ค่าแรงดันที่ โหนด C ลดลง จนกระทั่งมอสเฟต  $M_{13}$  และ  $M_{12}$  อยู่ในสภาวะนำกระแส และสภาวะไม่นำกระแส ตามลำดับ โดยมีค่ากระแสเดรน  $i_{D13} = -i_{diff}$  และ  $i_{D12} = 0$  จากการทำงานของวงจรสะท้อนกระแส  $M_{15}$ - $M_{16}$  และ  $M_{10}$ - $M_{11}$  จะได้ค่ากระแส  $i_{D11} = i_{D10} = i_{D13} = -i_{diff}$  จากการทำงานของมอสเฟต  $M_{10}$ - $M_{16}$  ทั้งสองกรณี จะได้ว่ามอสเฟต  $M_{10}$ - $M_{16}$  ทำหน้าที่เป็นวงจรเรียงกระแสแบบเต็มคลื่น โดยที่

$$i_{D11} = |i_{diff}| = \begin{cases} i_{D12} & ; i_{av} > i_{in1} \\ i_{D13} & ; i_{av} < i_{in1} \end{cases} \quad (2.11)$$

มอสเฟต  $M_{17}$ - $M_{20}$  ทำหน้าที่เป็นสวิตช์อิเล็กทรอนิกส์ที่ใช้กำหนดฟังก์ชันการทำงานของวงจร เพื่อเลือกระหว่างการหาค่าสูงสุดหรือการหาค่าต่ำสุด ถ้าค่าแรงดัน  $V_E = V_{DD}$  จะได้ว่า มอสเฟต  $M_{18}$ ,  $M_{20}$  และ  $M_{17}$ ,  $M_{19}$  จะอยู่ในสภาวะนำกระแส และไม่นำกระแส ตามลำดับ จะได้ค่ากระแสเดรน  $i_{D20} = i_{D11}$  และ  $i_{D19} = 0$  จากการทำงานของวงจรสะท้อนกระแสที่มีอัตราขยายกระแสเท่ากับหนึ่ง  $M_{23}$ - $M_{24}$  และ  $M_{25}$ - $M_{26}$  จะสำเนากระแส  $i_{D20}$  มายัง โหนด G จะได้ค่ากระแสเดรน  $i_{D26} = i_{D25} = i_{D20} = i_{D11}$  ในทางตรงกันข้าม ถ้าค่าแรงดัน  $V_E = V_{SS}$  จะได้ว่า มอสเฟต  $M_{17}$  และ  $M_{19}$  จะอยู่ในสภาวะนำกระแสแทน จะได้ค่ากระแสเดรน  $i_{D19} = i_{D11}$  และ  $i_{D20} = 0$  จากการทำงานของวงจรสะท้อนกระแสที่มีอัตราขยายกระแสเท่ากับหนึ่ง  $M_{21}$ - $M_{22}$  จะสำเนากระแสเดรน  $i_{D19}$  มายัง โหนด G จะได้ค่ากระแส  $i_{D22} = i_{D19} = i_{D11}$  จากเงื่อนไขทั้งสองกรณี สามารถเขียนสมการของค่ากระแสเดรน  $i_{D26}$  และ  $i_{D22}$  ได้ดังนี้

$$i_{D26} = \begin{cases} i_{D11} & ; V_E = V_{DD} \\ 0 & ; V_E = V_{SS} \end{cases} \quad (2.12)$$

$$i_{D22} = \begin{cases} 0 & ; V_E = V_{DD} \\ i_{D11} & ; V_E = V_{SS} \end{cases} \quad (2.13)$$

เมื่อพิจารณาที่ โหนด G ซึ่งเป็น โหนดเอาต์พุต จะได้ว่า

$$i_{out} = i_{av} + i_{D26} - i_{D22} \quad (2.14)$$

เมื่อแทนค่าจากสมการที่ (2.11) ถึง (2.13) ลงใน (2.14) จะได้ค่ากระแสเอาต์พุต  $i_{out}$  คือ

$$i_{out} = \begin{cases} i_{av} + |i_{diff}| & ; V_E = V_{DD} \\ i_{av} - |i_{diff}| & ; V_E = V_{SS} \end{cases} \quad (2.15)$$

เมื่อแทนค่าจากสมการที่ (2.9) และ (2.10) ลงใน (2.15) จะเขียนสมการของค่ากระแส  $i_{out}$  ใหม่ได้ว่า

$$i_{out} = \begin{cases} \frac{i_{in1} + i_{in2}}{2} + \left| \frac{i_{in2} - i_{in1}}{2} \right| & ; V_E = V_{DD} \\ \frac{i_{in1} + i_{in2}}{2} - \left| \frac{i_{in2} - i_{in1}}{2} \right| & ; V_E = V_{SS} \end{cases} \quad (2.16)$$

ถ้าค่ากระแส  $i_{in1} > i_{in2}$  ยกตัวอย่างเช่น  $i_{in1} = 100\mu\text{A}$  และ  $i_{in2} = 60\mu\text{A}$  เมื่อแทนค่ากระแสทั้งสองนี้ ลงในสมการที่ (2.16) จะได้

$$i_{out} = \begin{cases} \frac{i_{in1} + i_{in2}}{2} + \left| \frac{i_{in2} - i_{in1}}{2} \right| = \left( \frac{100 + 60}{2} + \left| \frac{60 - 100}{2} \right| \right) \mu\text{A} = 100\mu\text{A} ; V_E = V_{DD} \\ \frac{i_{in1} + i_{in2}}{2} - \left| \frac{i_{in2} - i_{in1}}{2} \right| = \left( \frac{100 + 60}{2} - \left| \frac{60 - 100}{2} \right| \right) \mu\text{A} = 60\mu\text{A} ; V_E = V_{SS} \end{cases} \quad (2.17)$$

จากสมการที่ (2.15) และ (2.17) สามารถสรุปได้ว่า

$$i_{out} = \begin{cases} \max(i_{in1}, i_{in2}) = i_{av} + |i_{diff}| & ; V_E = V_{DD} \\ \min(i_{in1}, i_{in2}) = i_{av} - |i_{diff}| & ; V_E = V_{SS} \end{cases} \quad (2.18)$$

จากสมการที่ (2.18) จะเห็นได้ว่ามีความสอดคล้องกับสมการที่ (2.3) และ (2.4) ดังนั้นวงจรในรูปที่ 2.2 เป็นวงจรที่สามารถเลือกหาค่าสูงสุดและต่ำสุดของค่ากระแสอินพุตสองสัญญาณได้ โดยการกำหนดสัญญาณควบคุมจากภายนอก จุดเด่นของวงจรนี้ คือ สามารถนำไปใช้งานเป็นวงจรหาค่าสูงสุดหรือวงจรหาค่าต่ำสุดได้โดยไม่ต้องมีการปรับเปลี่ยนโครงสร้างของวงจร ทำให้มีความยืดหยุ่นในการใช้งาน แต่ข้อจำกัดของวงจรนี้คือ มีหลักการการทำงานที่สามารถรองรับกับจำนวนกระแสอินพุตได้

เพียงแค่สองสัญญาณเท่านั้น ในกรณีที่ต้องการหาค่าสูงสุดหรือค่าต่ำสุดสำหรับกระแสอินพุตหลาย ๆ สัญญาณ ถ้าจำนวนสัญญาณอินพุตเป็นเลขคู่ ก็สามารทำได้โดยต่อวงจรในลักษณะโครงข่ายหลายระดับดังรูปที่ 1.1 แต่ถ้าจำนวนสัญญาณอินพุตนั้นเป็นเลขคี่ก็ไม่สามารถหาค่าสูงสุดหรือค่าต่ำสุดของสัญญาณได้ อาจต้องมีการสำเนากระแสอินพุตสัญญาณใดสัญญาณหนึ่งเพิ่ม เพื่อให้จำนวนสัญญาณอินพุตกลายเป็นเลขคู่แทน นอกจากนั้นปัญหาของการต่อวงจรในลักษณะโครงข่ายหลายระดับ จะทำให้วงจรมีความผิดพลาดสะสมสูง และความเร็วในการทำงานช้าลง [4]

### 2.3 วงจรหาค่าสูงสุดและค่าต่ำสุดชนิดสองอินพุตที่ถูกนำเสนอโดย Laipasu P. และคณะ

ในรูปที่ 2.3 แสดงแผนผังการทำงานของวงจรหาค่าสูงสุดและค่าต่ำสุดชนิดสองอินพุตที่ถูกนำเสนอ Laipasu P. และคณะ [21] การทำงานของวงจรมีการทำงานเป็นวงจรหาค่าสูงสุดและวงจรหาค่าต่ำสุดได้ภายในวงจรเดียวกัน โดยมีการประมวลผลแบบขนาน เมื่อกำหนดให้ กระแส  $i_{in1}$  และ  $i_{in2}$  เป็นสัญญาณอินพุต และกระแส  $i_{max}$  และ  $i_{min}$  เป็นสัญญาณเอาต์พุตของวงจรที่เกิดจากการหาค่าสูงสุดและค่าต่ำสุด ตามลำดับ หลักการทำงานของวงจรสามารถอธิบายได้ดังนี้ เมื่อป้อนค่ากระแสอินพุต  $i_{in1}$  และ  $i_{in2}$  ให้แก่วงจร จะมีการหาค่าผลต่างระหว่างกระแสอินพุตทั้งสอง ( $i_{diff}$ ) โดยที่

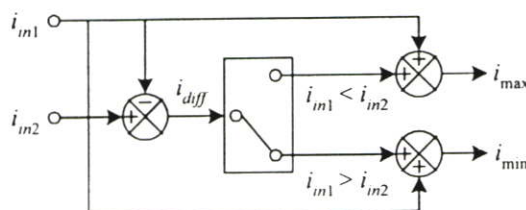
$$i_{diff} = i_{in2} - i_{in1} \quad (2.19)$$

แล้วนำสัญญาณผลต่าง  $i_{diff}$  ป้อนเข้าสู่วงจรสวิตช์อิเล็กทรอนิกส์เพื่อเลือกเงื่อนไขสำหรับการหาค่าสูงสุดและค่าต่ำสุด ในกรณีที่กระแส  $i_{in1} > i_{in2}$  ค่ากระแสเอาต์พุตสูงสุด  $i_{max}$  และค่ากระแสเอาต์พุตต่ำสุด  $i_{min}$  สามารถวิเคราะห์ได้จาก

$$i_{max} = i_{in1} \quad (2.20)$$

$$i_{min} = i_{diff} + i_{in1} = (i_{in2} - i_{in1}) + i_{in1} = i_{in2} \quad (2.21)$$

ในทางตรงกันข้าม ถ้ากระแส  $i_{in1} < i_{in2}$  จะได้กระแสเอาต์พุตของวงจร  $i_{max}$  และ  $i_{min}$  ดังนี้



รูปที่ 2.3 แผนผังการทำงานของวงจรหาค่าสูงสุดและค่าต่ำสุดชนิดสองอินพุต

$$i_{\max} = i_{diff} + i_{in1} = (i_{in2} - i_{in1}) + i_{in1} = i_{in2} \quad (2.22)$$

$$i_{\min} = i_{in1} \quad (2.23)$$

จากแผนผังการทำงานในรูปที่ 2.3 สามารถออกแบบวงจรหาค่าสูงสุดและต่ำสุดชนิดสองอินพุตโดยใช้มอสเฟตได้ดังรูปที่ 2.4 ถ้ากำหนดให้มอสเฟตทุกตัวมีความสมพียงกันทุกประการและทำงานในช่วงนำกระแสเต็มตัว การทำงานของวงจรสามารถอธิบายได้ดังนี้

เมื่อกระแส  $I_1$  จากแหล่งจ่ายกระแสคงที่ไหลผ่านมอสเฟต  $M_1$  และ  $M_2$  จะทำให้ค่าแรงดันไบแอสที่โนดอินพุต A และ B มีค่าคงที่ ซึ่งมีค่าประมาณเท่ากับกราวด์ (Ground) มอสเฟต  $M_3$ - $M_6$ ,  $M_7$ - $M_8$ , และ  $M_9$ - $M_{10}$  ทำหน้าที่เป็นวงจรสะท้อนกระแสที่มีอัตราขยายกระแสเท่ากับหนึ่ง เมื่อป้อนค่ากระแสอินพุต  $i_{in1}$  และ  $i_{in2}$  ที่โนด A และ B ตามลำดับ จะได้ว่า

$$i_{D1} = i_{D4} = i_{D5} = i_{D6} = i_{in1} + I_1 \quad (2.24)$$

$$i_{D2} = i_{D8} = i_{D10} = i_{in2} + I_1 \quad (2.25)$$

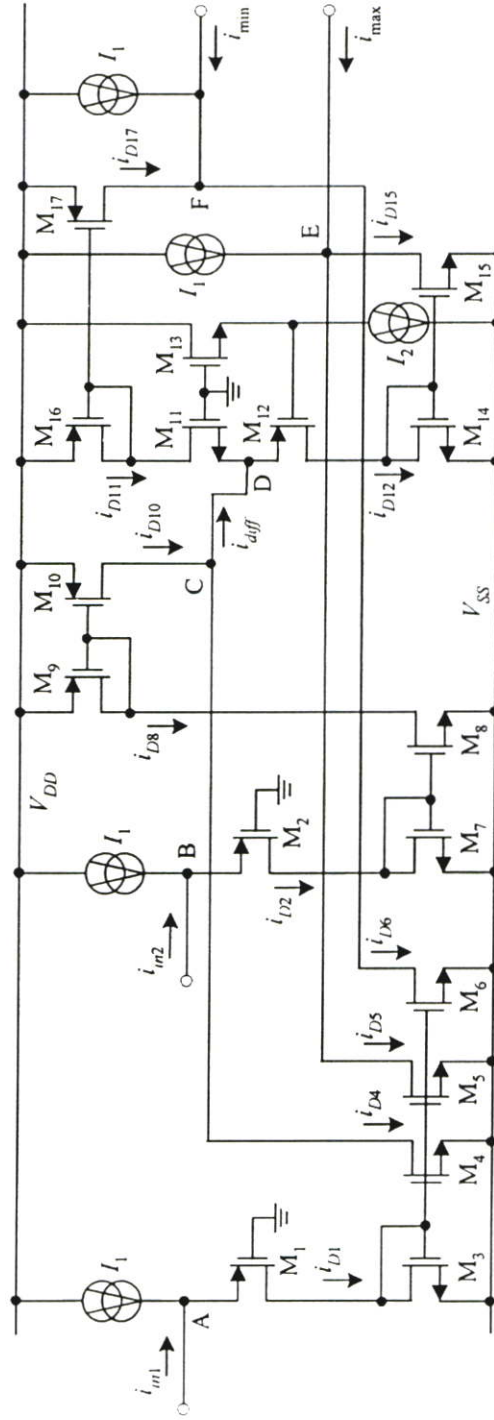
เมื่อพิจารณาที่โนด C จะได้ค่าผลต่างระหว่างกระแสอินพุตทั้งสอง ( $i_{diff}$ ) คือ

$$i_{diff} = i_{D10} - i_{D4} = (i_{in2} + I_1) - (i_{in1} + I_1) = i_{in2} - i_{in1} \quad (2.26)$$

การไหลของกระแสคงที่  $I_2$  ผ่านมอสเฟต  $M_{13}$  จะเป็นการไบแอสมอสเฟต  $M_{11}$ - $M_{12}$  ซึ่งทำหน้าที่เป็นสวิตช์อิเล็กทรอนิกส์ เพื่อให้วงจรทำงานได้เร็วขึ้น และมีผลลดป้อนองทางความถี่ที่สูง [22] จากสมการที่ (2.26) ในกรณีที่กระแส  $i_{in1} > i_{in2}$  จะได้ค่ากระแส  $i_{diff}$  มีค่าเป็นลบ โดยกระแส  $i_{diff}$  จะไหลออกจากโนด D ทำให้ค่าแรงดันที่โนด D ลดลง จนกระทั่งมอสเฟต  $M_{11}$  และ  $M_{12}$  อยู่ในสภาวะนำกระแส และไม่นำกระแส ตามลำดับ เกิดกระแสเดรน  $i_{D11} = -i_{diff}$  และ  $i_{D12} = 0$  จากการทำงานของวงจรสะท้อนกระแสที่มีอัตราขยายกระแสเท่ากับหนึ่ง  $M_{14}$ - $M_{15}$  และ  $M_{16}$ - $M_{17}$  จะสำเนาค่ากระแสเดรน  $i_{D12}$  และ  $i_{D11}$  ไปยังโนด E และ F ตามลำดับ จะได้ว่า

$$i_{D15} = i_{D12} = 0 \quad (2.27)$$

$$i_{D17} = i_{D11} = -i_{diff} \quad (2.28)$$



รูปที่ 2.4 วงจรหาค่าสูงสุดและต่ำสุดชนิดสองอินพุตที่ถูกนำเสนอโดย Laipasu P. และคณะ

เมื่อพิจารณาที่ โหนด E จะได้ค่ากระแสเอาต์พุตสูงสุด  $i_{\max}$  คือ

$$i_{\max} = i_{D5} + i_{D15} - I_1 \quad (2.29)$$

เมื่อแทนค่าจากสมการที่ (2.24) และ (2.27) ลงใน (2.29) จะได้ว่า

$$i_{\max} = (i_{in1} + I_1) + 0 - I_1 = i_{in1} \quad (2.30)$$

เมื่อพิจารณาที่ โหนด F จะได้ค่ากระแสเอาต์พุตต่ำสุด  $i_{\min}$  คือ

$$i_{\min} = i_{D6} - i_{D17} - I_1 \quad (2.31)$$

เมื่อแทนค่าจากสมการที่ (2.24), (2.26), และ (2.28) ลงใน (2.31) จะได้ว่า

$$i_{\min} = (i_{in1} + I_1) - (-i_{diff}) - I_1 = i_{in1} + (i_{in2} - i_{in1}) = i_{in2} \quad (2.32)$$

ในทางตรงกันข้าม ถ้า  $i_{in2} > i_{in1}$  จะได้ค่ากระแส  $i_{diff}$  มีค่าเป็นบวก โดยกระแส  $i_{diff}$  จะไหลเข้าสู่ โหนด D ทำให้ค่าแรงดันที่ โหนด D มีค่าเพิ่มมากขึ้น จนกระทั่งมอสเฟต  $M_{11}$  และ  $M_{12}$  อยู่ในสภาวะไม่นำกระแส และนำกระแส ตามลำดับ เกิดกระแสเดรน  $i_{D11} = 0$  และ  $i_{D12} = i_{diff}$  จากการทำงานของวงจรถะท้อนกระแสที่มีอัตราขยายกระแสเท่ากับหนึ่ง  $M_{14}$ - $M_{15}$  และ  $M_{16}$ - $M_{17}$  จะสำเนากระแส  $i_{D12}$  และ  $i_{D11}$  ไปยัง โหนด E และ F ตามลำดับ จะได้ว่า

$$i_{D15} = i_{D12} = i_{diff} \quad (2.33)$$

$$i_{D17} = i_{D11} = 0 \quad (2.34)$$

เมื่อแทนค่าจากสมการที่ (2.24), (2.26), และ (2.33) ลงใน (2.29) จะได้กระแสเอาต์พุตสูงสุด  $i_{\max}$  คือ

$$i_{\max} = (i_{in1} + I_1) + i_{diff} - I_1 = i_{in1} + (i_{in2} - i_{in1}) = i_{in2} \quad (2.35)$$

เมื่อแทนค่าจากสมการที่ (2.24) และ (2.34) ลงใน (2.31) จะได้ค่ากระแสเอาต์พุตต่ำสุด  $i_{\min}$  คือ

$$i_{\min} = (i_{in1} + I_1) - 0 - I_1 = i_{in1} \quad (2.36)$$

ในกรณีที่กระแส  $i_{in1} = i_{in2}$  ค่ากระแส  $i_{diff}$  จะมีค่าเท่ากับศูนย์ ดังนั้น

$$i_{D15} = i_{D17} = 0 \quad (2.37)$$

เมื่อแทนค่าจากสมการที่ (2.24) และ (2.37) ลงใน (2.29) จะได้ค่ากระแสเอาต์พุตสูงสุด  $i_{max}$  คือ

$$i_{max} = (i_{in1} + I_1) + 0 - I_1 = i_{in1} \quad (2.38)$$

เมื่อแทนค่าจากสมการที่ (2.24) และ (2.37) ลงใน (2.31) จะได้ค่ากระแสเอาต์พุตต่ำสุด  $i_{min}$  คือ

$$i_{min} = (i_{in1} + I_1) - 0 - I_1 = i_{in1} \quad (2.39)$$

จากการทำงานของวงจรทั้งสามกรณี สามารถเขียนสมการสำหรับค่ากระแสเอาต์พุตสูงสุด  $i_{max}$  และค่ากระแสเอาต์พุตต่ำสุด  $i_{min}$  ได้ว่า

$$i_{max} = \begin{cases} i_{in1} & ; i_{in1} \geq i_{in2} \\ i_{in2} & ; i_{in1} < i_{in2} \end{cases} \quad (2.40)$$

$$i_{min} = \begin{cases} i_{in2} & ; i_{in1} \geq i_{in2} \\ i_{in1} & ; i_{in1} < i_{in2} \end{cases} \quad (2.41)$$

จากสมการที่ (2.40) และ (2.41) จะเห็นได้ว่ามีความสอดคล้องกับสมการที่ (2.20) ถึง (2.23) ดังนั้นวงจรในรูปที่ 2.4 เป็นวงจรที่มีฟังก์ชันการทำงานเป็นการหาค่าสูงสุดและต่ำสุดของค่ากระแสอินพุตสองสัญญาณ จุดเด่นของวงจรนี้ คือ สามารถหาค่าสูงสุดและต่ำสุดได้ภายในวงจรเดียวกัน โดยมีการประมวลผลแบบขนาน และวงจรมีโครงสร้างที่ง่ายไม่ซับซ้อน แต่วงจรนี้ประกอบด้วยวงจรย่อยที่ทำหน้าที่เป็นวงจรสะท้อนกระแสหลายวงจร ทำให้เกิดความผิดพลาดสะสมค่อนข้างสูง นอกจากนี้วงจรในรูปที่ 2.4 ยังมีหลักการทำงานที่สามารถรองรับกับจำนวนกระแสอินพุตได้เพียงแค่สองสัญญาณเท่านั้น ทำให้เกิดข้อจำกัดของวงจรดังเช่นวงจรในรูปที่ 2.2

## 2.4 บทสรุป

เนื้อหาในบทนี้เป็นการอธิบายถึงหลักการงานและคุณสมบัติการทำงานที่สำคัญของ วงจรเลือกค่าสูงสุดและต่ำสุด [20] และวงจรหาค่าสูงสุดและต่ำสุดชนิดสองอินพุต [21] โดย วงจรที่ได้มีการนำเสนอในอดีตทั้งสองวงจร มีการออกแบบบนพื้นฐานของเทคโนโลยี ทรานซิสเตอร์แบบซีมอสที่มีการทำงานในโหมดกระแส นอกจากนี้ทั้งสองวงจรมีสามารถหาค่า สูงสุดและค่าต่ำสุดของสัญญาณกระแสอินพุตได้ภายในวงจรเดียวกัน

บทที่ 3

กลุ่มวงจรย่อยที่ใช้ในการออกแบบวงจรที่นำเสนอ

3.1 กล่าวนำ

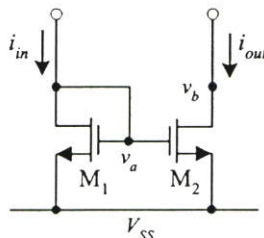
การออกแบบวงจรหาค่าสูงสุดและต่ำสุดที่นำเสนอในวิทยานิพนธ์นี้ จะประกอบไปด้วย กลุ่มวงจรขนาดเล็กที่มีรูปแบบของวงจรที่แน่นอนสองกลุ่มวงจร ซึ่งทำหน้าที่ต่างกัน โดยจะเรียก กลุ่มวงจรขนาดเล็กนี้ว่า “วงจย่อย” เนื้อหาในบทนี้จะกล่าวถึงหลักการทํางานวงจย่อยทั้งสองที่ ถูกนำไปใช้ในการออกแบบวงจรที่นำเสนอในวิทยานิพนธ์นี้ ซึ่งประกอบด้วย วงจรสะท้อนกระแส แบบพื้นฐาน และวงจรหาค่าสูงสุดแบบหลายอินพุตชนิดแรงดันต่ำ โดยในแต่ละกลุ่มวงจย่อยจะเป็น วงจรที่ออกแบบโดยใช้มอสทรานซิสเตอร์ ชนิดของมอสทรานซิสเตอร์ที่ใช้จะเป็นมอสเฟด แบบเอนแฮนซ์เมนต์ (Enhancement Mode MOSFET) ที่มีการทํางานอยู่ในช่วงนำกระแสอิ่มตัว (Saturation Region) เป็นหลัก ในวิทยานิพนธ์นี้จะใช้คำว่า “มอสเฟด” แทนมอสเฟดแบบ เอนแฮนซ์เมนต์ เพื่อความกระชับในการกล่าวถึง

3.2 วงจรสะท้อนกระแสแบบพื้นฐาน

โครงสร้างของวงจรสะท้อนกระแสแบบพื้นฐานดังรูปที่ 3.1 [23]-[24] จะประกอบด้วย มอสเฟด  $M_1$  และ  $M_2$  โดยต่อขาเกตของมอสเฟด  $M_1$  และ  $M_2$  ที่โนดเดียวกัน ดังนั้นค่าแรงดัน ระหว่างขาเกตกับขาซอร์สของมอสเฟดทั้งสองจะมีค่าเท่ากัน คือ  $v_a$  จากการป้อนกระแสอินพุต  $i_{in}$  ที่ ขาเดรนของมอสเฟด  $M_1$  ค่าแรงดัน  $v_a$  จะมีค่าสูงขึ้น ทำให้  $M_1$  และ  $M_2$  อยู่ในสภาวะนำกระแสและ เกิดการไหลของกระแสเอาต์พุต  $i_{out}$  จากการทำงานของมอสเฟดในช่วงนำกระแสอิ่มตัวจะได้ว่า

$$\frac{i_{out}}{i_{in}} = \frac{(W/L)_2}{(W/L)_1} \tag{3.1}$$

เมื่อ  $(W/L)_i$  คือ อัตราส่วนระหว่างความกว้างต่อความยาวของแชนแนลของมอสเฟด  $M_i$



รูปที่ 3.1 วงจรสะท้อนกระแสแบบพื้นฐาน

จากสมการที่ (3.1) พบว่า วงจรสะท้อนกระแส  $M_1$ - $M_2$  จะทำหน้าที่สำเนากระแสพร้อมทั้งขยายสัญญาณกระแสจากโนดอินพุตไปสู่โนดเอาต์พุต โดยค่าอัตราขยายสัญญาณจะขึ้นอยู่กับอัตราส่วนระหว่างความกว้างต่อความยาวของแซนแนล ( $W/L$ ) ของมอสเฟต  $M_1$  และ  $M_2$  สำหรับกระบวนการผลิตวงจรรวม (Fabrication Process) โดยทั่วไปมักจะกำหนดให้ความยาวของแซนแนล  $L$  ของมอสเฟต  $M_1$  และ  $M_2$  ให้มีค่าเท่ากัน แต่จะปรับเปลี่ยนค่าความกว้างของแซนแนล  $W$  แทน ดังเช่น ถ้ากำหนดให้  $(W/L)_2 = (W/L)_1 = 10\mu\text{m}/5\mu\text{m}$  วงจรสะท้อนกระแส  $M_1$ - $M_2$  จะสำเนากระแสพร้อมทั้งขยายสัญญาณด้วยค่าอัตราขยายเท่ากับหนึ่ง ( $i_{out} \cong i_{in}$ ) แต่ถ้า  $(W/L)_2 = 10\mu\text{m}/5\mu\text{m}$  และ  $(W/L)_1 = 5\mu\text{m}/5\mu\text{m}$  วงจรสะท้อนกระแส  $M_1$ - $M_2$  จะสำเนากระแสพร้อมทั้งขยายสัญญาณกระแสด้วยค่าอัตราขยายเท่ากับสอง ( $i_{out} \cong 2i_{in}$ )

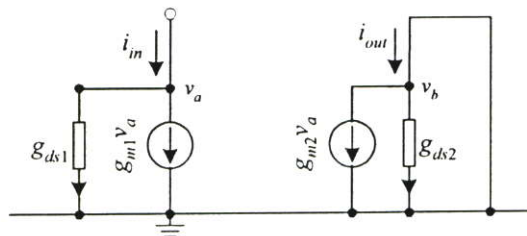
การทำงานของวงจรสะท้อนกระแสแบบพื้นฐานในรูปที่ 3.1 เป็นการกำหนดให้มอสเฟต  $M_1$  และ  $M_2$  มีคุณสมบัติเป็นไปตามอุดมคติและมีการทำงานในช่วงนำกระแสอิ่มตัว สำหรับในทางปฏิบัติมอสเฟต  $M_1$  และ  $M_2$  ไม่สมพียงกันทุกประการ และค่าทรานส์คอนดักแตนซ์  $g_{m1}$  และ  $g_{m2}$  มีค่าไม่เป็นอนันต์ เป็นผลทำให้สมรรถนะการทำงานของวงจรไม่เป็นไปตามทฤษฎี โดยค่าความผิดพลาดของวงจรสะท้อนกระแสแบบพื้นฐานจะเกิดจากความไม่สมพียงกันของมอสเฟต  $M_1$  และ  $M_2$  เป็นหลัก ถ้ากำหนดให้  $\varepsilon_{CM(gain:1)}$  คือ ค่าความผิดพลาดของวงจรสะท้อนกระแสที่มีอัตราขยายกระแสเท่ากับหนึ่ง โดยที่

$$i_{out} = (1 - \varepsilon_{CM(gain:1)}) (i_{in}) \quad (3.2)$$

จากการวิเคราะห์วงจรสมมูลดังรูปที่ 3.2 จะได้ว่า

ที่โนด  $v_a$  
$$i_{in} = g_{m1}v_a + g_{ds1}v_a$$

หรือ 
$$v_a = \left( \frac{1}{g_{m1} + g_{ds1}} \right) i_{in} \quad (3.3)$$



รูปที่ 3.2 วงจรสมมูลในการวิเคราะห์ค่าความผิดพลาดของวงจรสะท้อนกระแสแบบพื้นฐาน

ที่โหนด  $v_b$  
$$i_{out} = (g_{m2})v_a + (g_{ds2})v_b = (g_{m2})v_a + 0 = (g_{m2})v_a \tag{3.4}$$

เมื่อแทนค่าจากสมการที่ (3.3) ลงใน (3.4) จะได้ว่า

$$i_{out} = \left( \frac{g_{m2}}{g_{m1} + g_{ds1}} \right) i_{in} \tag{3.5}$$

จากสมการที่ (3.5) ถ้ากำหนดให้  $g_{m1} \gg g_{ds1}$  จะได้ว่า

$$i_{out} \cong \left( \frac{g_{m2}}{g_{m1}} \right) i_{in} \tag{3.6}$$

เมื่อแทนค่าจากสมการที่ (3.6) ลงใน (3.2) จะได้ค่าความผิดพลาด  $\mathcal{E}_{CM(gain:1)}$  คือ

$$\mathcal{E}_{CM(gain:1)} = \frac{g_{m1} - g_{m2}}{g_{m1}} = \frac{\Delta g_{m12}}{g_{m1}} \tag{3.7}$$

เมื่อ  $\Delta g_{m12}$  คือ ค่าความผิดพลาดเนื่องจากความไม่สมพียงกันของมอสเฟต  $M_1$  และ  $M_2$

### 3.3 วงจรหาค่าสูงสุดแบบหลายอินพุตชนิดแรงดันต่ำ

#### 3.3.1 วงจรหาค่าสูงสุดแบบพื้นฐาน

ในรูปที่ 3.3 แสดงวงจรหาค่าสูงสุดแบบพื้นฐาน [5] สำหรับกระแสอินพุตจำนวน  $n$  สัญญาณ ซึ่งประกอบด้วยจำนวนมอสเฟต  $2n + 1$  ตัว ถ้ากำหนดให้มอสเฟตชนิดเดียวกันมีความสมพียงกันทุกประการ การทำงานของวงจรหาค่าสูงสุดแบบพื้นฐานสามารถอธิบายได้ดังนี้



รูปที่ 3.3 วงจรหาค่าสูงสุดแบบพื้นฐาน

มอสเฟต  $M_{j_1}-M_{j_2}$  ทำหน้าที่เป็นตัวเลือกค่ากระแสอินพุตสูงสุด และมอสเฟต  $M_u$  ทำหน้าที่แปลงสัญญาณกระแส  $i_u$  เป็นสัญญาณแรงดันที่โหนด A โดยค่ากระแส  $i_u$  จะเกิดจากการไหลรวมกันของค่ากระแสเดรน  $i_{D12}, i_{D22}, i_{D32}, \dots, i_{Dn2}$  ซึ่งเขียนเป็นสมการได้ว่า

$$i_a = i_{D12} + i_{D22} + i_{D32} + \dots + i_{Dn2} \quad (3.8)$$

เมื่อพิจารณาที่โหนด B จะได้ค่ากระแสเอาต์พุตสูงสุด  $i_{\max}$  คือ

$$i_{\max} = i_{D12} + i_{D22} + i_{D32} + \dots + i_{Dn2} \quad (3.9)$$

จากสมการที่ (3.8) และ (3.9) จะได้

$$i_{\max} = i_a = i_{D12} + i_{D22} + i_{D32} + \dots + i_{Dn2} \quad (3.10)$$

เมื่อกระแสอินพุต  $i_1, i_2, \dots, i_n$  ซึ่งมีค่ามากกว่าศูนย์ถูกป้อนที่โหนดอินพุต  $v_1, v_2, \dots, v_n$  ตามลำดับ ในกรณีที่กระแสอินพุตตัวใดตัวหนึ่งมีค่าสูงสุด ถ้าสมมติให้เป็นกระแส  $i_1$  ค่าแรงดันที่โหนดอินพุต  $v_1$  จะมีค่าเพิ่มขึ้นจนกระทั่งมอสเฟต  $M_{12}$  อยู่ในสภาวะนำกระแส เกิดกระแสเดรน  $i_{D12}$  ไหลไปรวมเป็น  $i_u$  มีผลทำให้ค่าแรงดันที่โหนด A มีค่าเพิ่มมากขึ้น จนกระทั่งมอสเฟต  $M_{11}$  นำกระแส เกิดกระแสเดรน  $i_{D11} = i_1$  เมื่อพิจารณาที่มอสเฟต  $M_{21}, M_{31}, \dots, M_{n1}$  (กระแสอินพุตน้อยกว่า  $i_1$ ) เนื่องจากขาเกตถูกต่อรวมอยู่กับโหนด A จะทำให้ค่าแรงดันที่โหนดอินพุต  $v_2, v_3, \dots, v_n$  มีค่าลดลง จนกระทั่งมอสเฟต  $M_{22}, M_{32}, \dots, M_{n2}$  พ้นจากสภาวะการนำกระแสอิ่มตัว โดยมอสเฟต  $M_{21}, M_{31}, \dots, M_{n1}$  จะทำงานในช่วงนำกระแสไม่อิ่มตัว ส่วนมอสเฟต  $M_{22}, M_{32}, \dots, M_{n2}$  จะไม่นำกระแส ดังนั้นค่ากระแสเดรน  $i_{D22}, i_{D32}, \dots, i_{Dn2}$  จะมีค่าเท่ากับศูนย์ จากสมการที่ (3.10) จะได้ค่ากระแสเอาต์พุตของวงจรมีค่าเท่ากับ  $i_{\max} = i_{D12} = i_a = i_{D11} = i_1$  ในทำนองเดียวกัน ถ้าหากกระแสอินพุต  $i_2$  มีค่าสูงสุด ค่ากระแสเอาต์พุตก็จะมีค่าเท่ากับ  $i_2$  จากความสัมพันธ์ดังกล่าวนี้ สามารถเขียนเป็นสมการเพื่ออธิบายการทำงานของวงจรได้ว่า

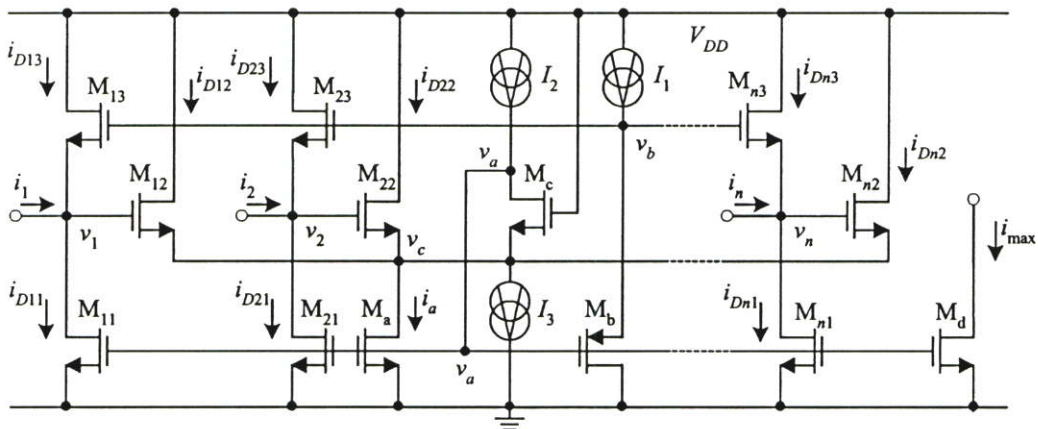
$$i_{\max} = \max(i_1, i_2, i_3, \dots, i_n) \quad (3.11)$$

เมื่อพิจารณาคุณสมบัติของวงจรในรูปที่ 3.3 เพิ่มเติม จะเห็นได้ว่า ที่โหนดอินพุตของวงจร ( $v_1$  ถึง  $v_n$ ) ค่าแรงดันต่ำสุดที่วงจรสามารถทำงานได้ คือ  $2v_{GS}$  เมื่อ  $v_{GS}$  คือ ค่าแรงดันตกคร่อมเกต-ซอร์สของมอสเฟต และจุดด้อยของวงจรมีอีกประการหนึ่ง คือ ในกรณีที่โหนดอินพุตใด ๆ ในขณะนั้นไม่ได้ถูก

ป้อนค่ากระแสด้วยค่าสูงสุด เช่นสมมติว่า  $i_2 < i_{\max}$  ค่าแรงดันที่โหนดอินพุต  $v_2$  จะลดลงจนกระทั่งมอสเฟต  $M_{21}$  พ้นจากสภาวะการนำกระแสอิ่มตัว โดยมีค่า  $v_{DS21} < v_{GS21} - V_{T21}$  เมื่อ  $v_{DS21}, v_{GS21}$ , และ  $V_{T21}$  คือ ค่าแรงดันตกคร่อมเดรน-ซอร์ส ค่าแรงดันตกคร่อมเกต-ซอร์ส และค่าแรงดันขีดเริ่มเปลี่ยนของมอสเฟต  $M_{21}$  ตามลำดับ ถ้าในเวลาต่อมากระแส  $i_2$  กลายมาเป็นค่ากระแสอินพุตสูงสุด ซึ่งแรงดัน  $v_2$  จะต้องมีค่าเพิ่มมากขึ้นจนกระทั่งมอสเฟต  $M_{22}$  นำกระแส จำเป็นต้องใช้ระยะเวลาหนึ่งสำหรับการทำงานดังกล่าวนี้ ถ้าก่อนหน้านั้นค่ากระแส  $i_2$  มีค่าน้อยกว่า  $i_{\max}$  มาก ๆ ก็จะต้องใช้เวลานานมากขึ้นกว่าจะตอบสนองการเปลี่ยนแปลงนี้ได้

### 3.3.2 วงจรหาค่าสูงสุดแบบหลายอินพุตชนิดแรงดันต่ำ

ในรูปที่ 3.4 แสดงวงจรรหาค่าสูงสุดแบบหลายอินพุตชนิดแรงดันต่ำ [26] ซึ่งทำการปรับปรุงจากวงจรดังรูปที่ 3.3 ภายในวงจรประกอบด้วยจำนวนมอสเฟต  $3n + 4$  ตัว เมื่อ  $n$  คือจำนวนสัญญาณกระแสอินพุต ถ้ากำหนดให้มอสเฟตชนิดเดียวกันมีความสมพียงกันทุกประการการทำงานของวงจรดังรูปที่ 3.4 สามารถอธิบายได้ดังนี้



รูปที่ 3.4 วงจรหาค่าสูงสุดแบบหลายอินพุตชนิดแรงดันต่ำ

มอสเฟต  $M_{j1}-M_{j3}$  ทำหน้าที่เป็นตัวเลือกค่ากระแสอินพุตสูงสุด และมอสเฟต  $M_u$  ทำหน้าที่แปลงสัญญาณกระแส  $i_u$  เป็นสัญญาณแรงดัน  $v_u$  เมื่อกระแสที่  $I_1$  ไหลผ่านมอสเฟต  $M_c$  จะเกิดแรงดันไบแอส  $v_b$  ซึ่งมีค่าประมาณ  $v_{SG} + v_u$  เมื่อ  $v_{SG}$  คือ ค่าแรงดันตกคร่อมซอร์ส-เกตของพีมอสหรือมีค่าประมาณ  $2v_{GS}$  ดังนั้นมอสเฟต  $M_{j1}-M_{j3}$  จะถูกไบแอสที่ขอบของการนำกระแสในช่วงนำกระแสอิ่มตัว โดยการไบแอสจุดนี้จะเป็นการเพิ่มความเร็วของวงจรให้สูงขึ้น โดยผลของช่วงเวลาหนึ่ง ทำให้เกิดความผิดเพี้ยนของสัญญาณเอาต์พุตน้อยลง และวงจรสามารถทำงานได้ที่ความถี่สูง [22] เมื่อกำหนดให้แหล่งจ่ายกระแส  $I_2$  เท่ากับ  $I_3$  จะทำให้มอสเฟต  $M_c$  มีการทำงานแบบลอยตัว เพื่อเพิ่มความเร็วในการทำงานของวงจรให้มากขึ้น โดยค่าแรงดัน  $v_u - v_c = v_{DS}$  ในขณะที่

เดียวกันค่าแรงดัน  $v_u$  ก็มีค่าเท่ากับ  $v_{GS}$  ดังนั้นจะได้ค่าแรงดัน  $v_c = v_{GS} - v_{DS}$  เมื่อพิจารณาที่โนดอินพุตของวงจร ( $v_1$  ถึง  $v_n$ ) ค่าแรงดันต่ำสุดที่วงจรสามารถทำงานได้ คือ  $v_{GS} + v_c$  หรือ  $2v_{GS} - v_{DS}$  ซึ่งมีค่าน้อยกว่าวงจรหาค่าสูงสุดในรูปที่ 3.3 ส่วนมอสเฟต  $M_u$  ถูกต่อในวงจรเพื่อส่งผ่านค่ากระแสอินพุตสูงสุดไปยังโนดเอาต์พุต เมื่อกระแสอินพุต  $i_1, i_2, \dots, i_n$  ซึ่งมีค่ามากกว่าศูนย์ถูกป้อนที่โนดอินพุต  $v_1, v_2, \dots, v_n$  ตามลำดับ ในกรณีที่กระแสอินพุตตัวใดตัวหนึ่งมีค่าสูงสุด ถ้าสมมติให้เป็นกระแส  $i_1$  โดยที่

$$i_1 = \max(i_1, i_2, i_3, \dots, i_n) \quad (3.12)$$

การไหลของกระแสอินพุต  $i_1, i_2, \dots, i_n$  จะทำให้ค่าแรงดันที่โนดอินพุต  $v_1, v_2, \dots, v_n$  มีค่าเพิ่มขึ้นจนกระทั่งมอสเฟต  $M_{12}, M_{22}, \dots, M_{n2}$  อยู่ในสภานำกระแส เกิดกระแสเดรน  $i_{D12}, i_{D22}, \dots, i_{Dn2}$  เมื่อพิจารณาที่โนด  $v_c$  ในกรณีที่ค่ากระแสคงที่  $I_2$  เท่ากับ  $I_3$  จะได้ค่ากระแส  $i_u$  คือ

$$i_u = i_{D12} + i_{D22} + \dots + i_{Dn2} + I_2 - I_3 = i_{D12} + i_{D22} + \dots + i_{Dn2} \quad (3.13)$$

เมื่อกระแส  $i_u$  ไหลผ่านมอสเฟต  $M_u$  จะทำให้ค่าแรงดัน  $v_u$  มีค่าเพิ่มมากขึ้น จนกระทั่งมอสเฟต  $M_{11}$  นำกระแสมีค่าเท่ากับ  $i_1$  เนื่องจากขาเกตของมอสเฟต  $M_{11}, M_u$  และ  $M_u$  ต่อเข้าด้วยกัน ดังนั้นที่สภานำกระแสเต็มตัว มอสเฟต  $M_{11}, M_u$  และ  $M_u$  จะต้องมีค่ากระแสเดรนเท่ากัน โดยเขียนเป็นสมการได้ว่า

$$i_{D11} = i_u = i_{\max} = i_1 \quad (3.14)$$

เมื่อพิจารณาที่มอสเฟต  $M_{22}$  ถึง  $M_{n2}$  (กระแสอินพุตน้อยกว่า  $i_1$ ) การเพิ่มขึ้นของค่าแรงดัน  $v_u$  จะทำให้มอสเฟต  $M_{22}$  ถึง  $M_{n2}$  อยู่ในสภานำกระแส ดังนั้นค่ากระแสเดรน  $i_{D22} = i_{D32} = \dots = i_{Dn2} = 0$  จากสมการที่ (3.13) และ (3.14) จะได้ว่า

$$i_u = i_1 = i_{\max} = i_{D12} \quad (3.15)$$

จากสมการที่ (3.15) สามารถเขียนใหม่ได้ว่า

$$i_{\max} = i_1 = \max(i_1, i_2, i_3, \dots, i_n) \quad (3.16)$$

จากสมการที่ (3.9) เมื่อพิจารณาค่ากระแสเดรนของมอสเฟต  $M_{13}, M_{23}, \dots, M_{n3}$  จะได้

$$i_{D13} = 0, i_{D23} = i_{\max} - i_2, i_{D33} = i_{\max} - i_3, \dots, i_{Dn3} = i_{\max} - i_n \quad (3.17)$$

จากสมการที่ (3.17) มอสเฟต  $M_{23}, M_{33}, \dots, M_{n3}$  จะทำหน้าที่นำกระแสในส่วนที่กระแสอินพุตน้อยกว่ากระแสเอาต์พุตสูงสุด ซึ่งจะมีข้อดีที่ช่วยให้ค่าแรงดันที่โหนดอินพุต  $v_2, v_3, \dots, v_n$  ซึ่งเป็นโหนดที่ไม่ได้ป้อนค่ากระแสอินพุตสูงสุด มีค่าไม่ลดต่ำลงไปมากนัก โดยมอสเฟต  $M_{21}, M_{31}, \dots, M_{n1}$  ยังคงทำงานอยู่ในช่วงรอยต่อระหว่างช่วงนำกระแสอิมิตัว ( $v_{DS} \geq v_{GS} - V_T$ ) และช่วงนำกระแสไม้อิมิตัว ( $v_{DS} < v_{GS} - V_T$ ) ถ้าในเวลาต่อมากระแสอินพุตตัวอื่นมีค่าสูงสุดแทนกระแส  $i_1$  การทำงานของวงจรจะมีความเร็วมากกว่าการทำงานในรูปที่ 3.3

### 3.4 บทสรุป

ในบทนี้ได้กล่าวถึงหลักการการทำงานของวงจรร้อยที่ออกแบบโดยใช้มอสเฟตที่มีการทำงานในช่วงนำกระแสอิมิตัว โดยวงจรร้อยนี้จะถูกนำไปใช้ในวงจรหาค่าสูงสุดและต่ำสุดที่ได้นำเสนอในวิทยานิพนธ์นี้ ซึ่งประกอบด้วย วงจรสะท้อนกระแสแบบพื้นฐาน และวงจรหาค่าสูงสุดแบบหลายอินพุตชนิดแรงดันต่ำ

## บทที่ 4

# การออกแบบวงจรหาค่าสูงสุดและต่ำสุด ชนิดหลายอินพุตที่นำเสนอ

### 4.1 กล่าวนำ

วงจรถหาค่าสูงสุดและต่ำสุดโดยใช้มอสเฟตที่นำเสนอในวิทยานิพนธ์นี้ ถูกออกแบบให้มีฟังก์ชันการหาค่าสูงสุดและต่ำสุดของสัญญาณกระแสอินพุตภายในวงจรเดียวกัน โดยมีการประมวลผลแบบขนาน ในส่วนของการออกแบบได้ใช้วิธีการไบแอสมอสเฟตที่ขอบของการนำกระแส เพื่อให้สัญญาณเอาต์พุตของวงจรมีความผิดเพี้ยนต่ำ ความเร็วในการทำงานสูง นอกจากนั้นวงจรยังมีโครงสร้างที่ไม่ซับซ้อนและสามารถรองรับกับจำนวนสัญญาณอินพุตหลาย ๆ สัญญาณ สำหรับการตรวจสอบสมรรถนะและยืนยันการทำงานของวงจรที่ได้นำเสนอ จะใช้การวิเคราะห์คุณสมบัติของวงจรในทางทฤษฎีและการเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE

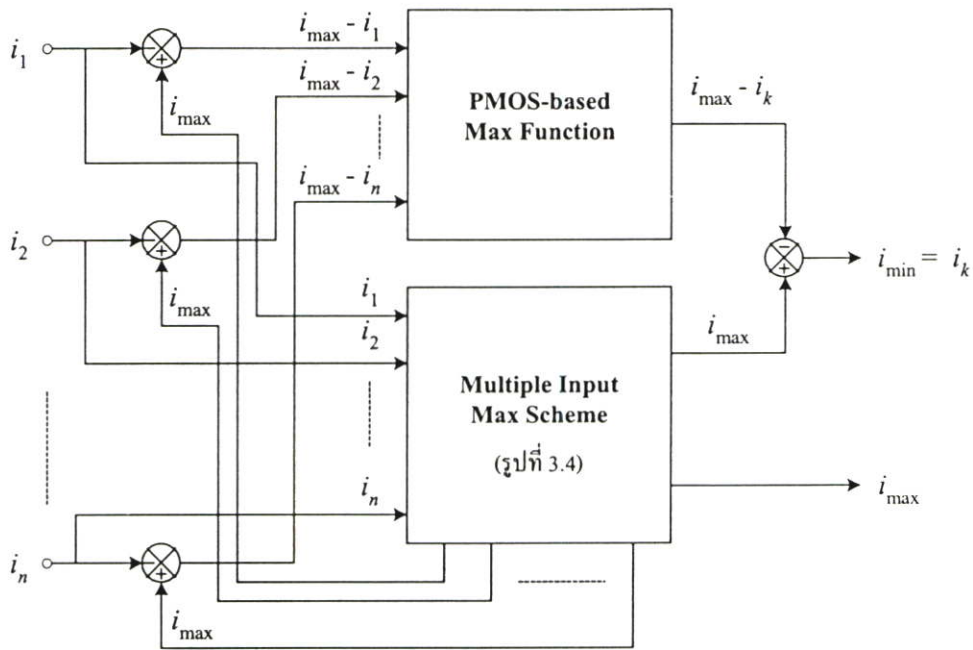
### 4.2 การทำงานของวงจร

จากวงจรถหาค่าสูงสุดในรูปที่ 3.4 (Multiple Input Max Scheme) สามารถนำมาพัฒนาเป็นวงจรถหาค่าสูงสุดและต่ำสุดสำหรับสัญญาณกระแสหลายอินพุตที่นำเสนอในวิทยานิพนธ์นี้ได้ดัดแปลงไดโอดอะแกรมในรูปที่ 4.1 เมื่อป้อนค่ากระแสอินพุต  $i_1, i_2, \dots, i_n$  ซึ่งมีค่ามากกว่าศูนย์ การหาค่ากระแสเอาต์พุตสูงสุด  $i_{\max}$  จะหาได้จากการทำงานของวงจรในรูปที่ 3.4 สำหรับการหาค่ากระแสเอาต์พุตต่ำสุด  $i_{\min}$  จะพิจารณาจากค่าสูงสุดของผลต่างระหว่างค่ากระแสอินพุตสูงสุดที่มีค่าเท่ากับ  $i_{\max}$  กับค่ากระแสอินพุตแต่ละสัญญาณ โดยใช้กลุ่มของพีมอสต์ต่อร่วมกันเป็นวงจรที่มีฟังก์ชันการทำงานเป็นการหาค่าสูงสุด (PMOS-based Max Function) ถ้ากำหนดให้กระแสอินพุตลำดับที่  $k$  หรือ  $i_k$  เป็นกระแสอินพุตต่ำสุด จะได้ว่า

$$i_{\max} - i_k = \max(i_{\max} - i_1, i_{\max} - i_2, \dots, i_{\max} - i_n) \quad (4.1)$$

$$i_{\min} = i_{\max} - (i_{\max} - i_k) = i_k \quad (4.2)$$

จากไดโอดอะแกรมในรูปที่ 4.1 สามารถออกแบบวงจรถหาค่าสูงสุดและต่ำที่นำเสนอในวิทยานิพนธ์นี้ได้ดังรูปที่ 4.2 ภายในวงจรประกอบด้วยจำนวนมอสเฟต  $5n + 7$  ตัว เมื่อ  $n$  คือ จำนวน



รูปที่ 4.1 บล็อกไดอะแกรมของวงจรที่นำเสนอในวิทยานิพนธ์นี้

สัญญาณกระแสอินพุต ถ้ากำหนดให้มอสเฟตชนิดเดียวกันมีความสมพียงกันทุกประการ การทำงานของวงจรในรูปที่ 4.2 สามารถอธิบายได้ดังนี้

มอสเฟต  $M_{j1}$ - $M_{j3}$  และ  $M_{j4}$ - $M_{j5}$  ทำหน้าที่เป็นตัวเลือกค่ากระแสอินพุตสูงสุดและต่ำสุด ตามลำดับ ขาเกตของมอสเฟต  $M_c$  ถูกต่อที่โหนด  $v_c$  เพื่อส่งผ่านค่ากระแสอินพุตสูงสุดไปยังโหนดเอาต์พุตต่ำสุด ส่วนมอสเฟต  $M_f$  และ  $M_g$  ทำหน้าที่เป็นวงจรสะท้อนกระแสที่มีอัตราการส่งผ่านกระแสเท่ากับหนึ่ง ในกรณีที่กระแสอินพุตทุกตัวมีค่าเป็นบวก ถ้ากำหนดให้กระแสอินพุตที่มีค่าสูงสุดและต่ำสุด คือ กระแสอินพุต  $i_1$  และ  $i_2$  ตามลำดับ ซึ่งเขียนเป็นสมการได้ว่า

$$i_1 = \max(i_1, i_2, \dots, i_n) \quad \text{และ} \quad i_2 = \min(i_1, i_2, \dots, i_n) \quad (4.3)$$

การไหลของกระแสอินพุต  $i_1, i_2, \dots, i_n$  จะทำให้ค่าแรงดันที่โหนดอินพุต  $v_1, v_2, \dots, v_n$  มีค่าเพิ่มขึ้น จนกระทั่งมอสเฟต  $M_{12}, M_{22}, \dots, M_{n2}$  อยู่ในสภาวะนำกระแส เกิดกระแสเดรน  $i_{D12}, i_{D22}, \dots, i_{Dn2}$  เมื่อพิจารณาที่โหนด  $v_c$  ในกรณีที่ค่ากระแสที่  $I_2$  เท่ากับ  $I_3$  จะได้ค่ากระแส  $i_a$  คือ

$$i_a = i_{D12} + i_{D22} + \dots + i_{Dn2} + I_2 - I_3 = i_{D12} + i_{D22} + \dots + i_{Dn2} \quad (4.4)$$

เมื่อกระแส  $i_a$  ไหลผ่านมอสเฟต  $M_c$  จะทำให้ค่าแรงดัน  $v_c$  มีค่าเพิ่มมากขึ้น จนกระทั่งมอสเฟต  $M_{11}$  นำกระแสมีค่าเท่ากับ  $i_1$  เนื่องจากขาเกตของมอสเฟต  $M_{11}, M_{21}, \dots, M_{n1}, M_a, M_b$  และ  $M_c$  ต่อเข้า



ด้วยกัน ดังนั้นที่สภาวะนำกระแสในตัว มอสเฟต  $M_{11}, M_{21}, \dots, M_{n1}, M_a, M_d,$  และ  $M_c$  จะมีค่ากระแสตรงเท่ากัน โดยเขียนเป็นสมการได้ว่า

$$i_{D11} = i_{D21} = \dots = i_{Dn1} = i_a = i_{\max} = i_e = i_1 \quad (4.5)$$

เมื่อพิจารณาที่มอสเฟต  $M_{22}, M_{32}, \dots, M_{n2}$  (กระแสอินพุตน้อยกว่า  $i_1$ ) การเพิ่มขึ้นของค่าแรงดัน  $v_a$  จะทำให้มอสเฟต  $M_{22}, M_{32}, \dots, M_{n2}$  อยู่ในสภาวะไม่นำกระแส ดังนั้นค่ากระแสตรง  $i_{D22} = i_{D32} = \dots = i_{Dn2} = 0$  จากสมการที่ (4.4) และ (4.5) จะได้ว่า

$$i_a = i_{\max} = i_e = i_1 = i_{D12} \quad (4.6)$$

จากสมการที่ (4.6) สามารถเขียนใหม่ได้ว่า

$$i_{\max} = i_1 = \max(i_1, i_2, \dots, i_n) \quad (4.7)$$

เมื่อพิจารณาที่โหนดอินพุต  $v_1, v_2, \dots, v_n$  จะได้ค่ากระแสอินพุตแต่ละตัว ดังนี้

$$i_1 = i_{D11} - i_{D14}, i_2 = i_{D21} - i_{D24}, \dots, i_n = i_{Dn1} - i_{Dn4} \quad (4.8)$$

จากสมการที่ (4.5) และ (4.8) จะได้ค่ากระแสตรงของมอสเฟต  $M_{j4}$  แต่ละตัว เป็นผลต่างระหว่างค่ากระแสอินพุตสูงสุดกับค่ากระแสอินพุต  $i_j$  ดังนี้

$$i_{D14} = 0, i_{D24} = i_1 - i_2, i_{D34} = i_1 - i_3, \dots, i_{Dn4} = i_1 - i_n \quad (4.9)$$

จากสมการที่ (4.3) และ (4.9) เมื่อพิจารณาผลต่างระหว่างค่ากระแสอินพุตสูงสุดกับค่ากระแสอินพุต  $i_j$  จะได้ค่ากระแสตรง  $i_{D24}$  มีค่าสูงสุด เนื่องจากกระแสอินพุต  $i_2$  ถูกกำหนดให้เป็นค่ากระแสอินพุตต่ำสุด การไหลของกระแสตรง  $i_{D24}$  จะทำให้ค่าแรงดันซอร์ส-เดรน  $v_2$  มีค่าเพิ่มมากขึ้น จนกระทั่งมอสเฟต  $M_{25}$  อยู่ในสภาวะนำกระแส เกิดกระแสตรง  $i_{D25}$  ในขณะเดียวกันจะเป็นการเพิ่มค่าแรงดันเกต-ซอร์สของมอสเฟต  $M_{14}, M_{34}, M_{44}, \dots, M_{n4}, M_p$  และ  $M_g$  ที่ต่อร่วมกับ  $M_{24}$  ที่โหนด  $v_j$  ด้วย เป็นผลทำให้มอสเฟต  $M_{15}$  และ  $M_{35}, M_{45}, \dots, M_{n5}$  อยู่ในสภาวะไม่นำกระแส ดังนั้นกระแสตรง  $i_{D15}$  และ  $i_{D35}, i_{D45}, \dots, i_{Dn5}$  จะมีค่าเป็น

$$i_{D15} = i_{D35} = i_{D45} \dots = i_{Dn5} = 0 \quad (4.10)$$

เมื่อพิจารณาที่โนด  $v_f$  จะได้ว่า

$$i_f = i_{D15} + i_{D25} + i_{D35} + \dots + i_{Dn5} \quad (4.11)$$

เมื่อแทนค่าจากสมการที่ (4.10) ลงใน (4.11) จะได้ว่า

$$i_f = i_{D25} = i_{D24} \quad (4.12)$$

จากสมการที่ (4.9) และ (4.12) จะได้ว่า

$$i_f = i_{D24} = i_1 - i_2 \quad (4.13)$$

จากการทำงานของวงจรสะท้อนกระแสที่มีอัตราการส่งผ่านเท่ากับหนึ่ง  $M_f$  และ  $M_g$  ค่ากระแส  $i_f$  จะถูกส่งต่อไปยังโนดเอาต์พุตต่ำสุด โดยที่ค่ากระแสเอาต์พุตต่ำสุด  $i_{\min}$  คือ

$$i_{\min} = i_e - i_g = i_e - i_f \quad (4.14)$$

เมื่อแทนค่าจากสมการที่ (4.6) และ (4.13) ลงใน (4.14) จะได้ว่า

$$i_{\min} = i_1 - (i_1 - i_2) = i_2 = \min(i_1, i_2, \dots, i_n) \quad (4.15)$$

จากการอธิบายข้างต้น จะเห็นได้ว่าวงจรที่นำเสนอในวิทยานิพนธ์นี้คือรูปที่ 4.2 มีฟังก์ชันการทำงานเป็นวงจรหาค่าสูงสุดและต่ำสุดสำหรับกระแสอินพุตหลาย ๆ สัญญาณภายในวงจรเดียวกัน โดยมีการประมวลผลแบบขนาน นอกจากนั้นวงจรยังมีโครงสร้างที่ไม่ซับซ้อนและง่ายต่อการปรับเปลี่ยนจำนวนมอสเฟต เพื่อความสะดวกในการใช้งานในกรณีที่มีการเพิ่มหรือลดจำนวนสัญญาณอินพุตของวงจร

### 4.3 การวิเคราะห์คุณสมบัติการทำงานของวงจรที่นำเสนอ

การทำงานของวงจรหาค่าสูงสุดและต่ำสุดที่นำเสนอในหัวข้อที่ 4.2 เป็นการกำหนดให้มอสเฟตแต่ละตัวมีคุณสมบัติเป็นไปตามอุดมคติและมอสเฟตทุกตัวมีการทำงานในช่วงนำกระแสอิมิตัว สำหรับในทางปฏิบัติมอสเฟตแต่ละตัวไม่สมพงษ์กันทุกประการและค่าทรานส์คอนดักแตนซ์ ( $g_m$ ) ของมอสเฟตแต่ละตัวมีค่าไม่เป็นอนันต์ เป็นผลทำให้สมรรถนะการทำงานของวงจร

ไม่เป็นไปตามทฤษฎี ในหัวข้อนี้จะเป็นการวิเคราะห์คุณสมบัติการทำงานของวงจรหาค่าสูงสุดและต่ำสุดดังรูปที่ 4.2 โดยไม่คำนึงถึงผลกระทบของอุณหภูมิที่เปลี่ยนแปลง ซึ่งได้แก่ ช่วงปฏิบัติงานของกระแสอินพุต ค่าความผิดพลาดของวงจร ผลตอบสนองทางความถี่ และค่าแหล่งจ่ายไฟแรงดันต่ำสุด (ภาคผนวก ข)

#### 4.3.1 การวิเคราะห์ช่วงปฏิบัติงานของกระแสอินพุต

ในการวิเคราะห์ช่วงปฏิบัติงานของกระแสอินพุตของวงจรที่นำเสนอ (ภาคผนวก ข1) จะวิเคราะห์วงจรในกรณีที่ป้อนกระแสอินพุตเพียงแค่สัญญาณเดียว ช่วงปฏิบัติงานของกระแสอินพุตของวงจรหาค่าสูงสุดและต่ำสุดที่นำเสนอ คือ

$$0 < i_{in} \leq K_{11} (V_{DD} + V_{TN12})^2 \quad (4.16)$$

หรือ

$$0 < i_{in} \leq \frac{k'}{2} \left( \frac{W}{L} \right)_{11} (V_{DD} + V_{TN12})^2 \quad (4.17)$$

จากสมการที่ (4.16) และ (4.17) ถ้ากำหนดให้ ค่าแรงดันขีดเริ่มเปลี่ยน  $V_{TN12}$  เป็นค่าคงที่ เมื่อต้องการออกแบบให้ช่วงปฏิบัติงานของวงจรหาค่าสูงสุดและต่ำสุดที่นำเสนอมีค่าสูง สามารถทำได้โดยการออกแบบให้แหล่งจ่ายไฟแรงดัน  $V_{DD}$  มีค่าสูง และควรออกแบบให้ค่าพารามิเตอร์  $K_{11}$  มีค่าสูง โดยการเพิ่มค่าอัตราส่วน  $(W/L)_{11}$  ของมอสเฟต  $M_{11}$  ถ้ากำหนดให้  $V_{DD} = 2.5V$  และ  $(W/L)_{11} = 5\mu m/2\mu m$  จากผลที่ได้จากการประมาณค่าพารามิเตอร์ของมอสเฟตที่ใช้ในการวิเคราะห์ด้วยมือ (ภาคผนวก ก2) ถ้า  $V_{TN12} = 0.528V$ ,  $K_{11} = 37.84\mu A/V^2$  จะได้ช่วงปฏิบัติงานของกระแสอินพุตของวงจรที่นำเสนอ คือ  $0 < i_{in} \leq 347\mu A$

#### 4.3.2 การวิเคราะห์ค่าความผิดพลาดของวงจร

ความผิดพลาดของวงจรหาค่าสูงสุดและต่ำสุดที่นำเสนองจะเกิดความไม่สมพียงกันของมอสเฟตที่ทำหน้าที่เป็นวงจรสะท้อนกระแส เป็นหลัก ถ้ากำหนดให้ กระแสอินพุตที่มีค่าสูงสุดและต่ำสุด คือ กระแสอินพุต  $i_j$  และ  $i_k$  ตามลำดับ จากการทำงานของวงจรที่นำเสนอ จะได้ว่า

$$i_{max} = \max(i_1, i_2, \dots, i_n) = i_j (1 - \varepsilon_{max}) \quad (4.18)$$

$$i_{min} = \min(i_1, i_2, \dots, i_n) = [i_j (1 - \varepsilon_{min1})] - [(i_j - i_k) (1 - \varepsilon_{min2})] \quad (4.19)$$

เมื่อ  $\varepsilon_{max}$  คือ ค่าความผิดพลาดของวงจรในการหาค่าสูงสุดซึ่งเกิดจากความไม่สมพียงกันของมอสเฟต  $M_{j1}$  และ  $M_d$

$\varepsilon_{\min 1}$  คือ ค่าความผิดพลาดของวงจรในการหาค่าต่ำสุดซึ่งเกิดจากความไม่สมพงษ์กันของ มอสเฟต  $M_{j1}$  และ  $M_c$

$\varepsilon_{\min 2}$  คือ ค่าความผิดพลาดของวงจรในการหาค่าต่ำสุดซึ่งเกิดจากความไม่สมพงษ์กันของ วงจรสะท้อนกระแส  $M_f$  และ  $M_g$

$$\text{โดยที่} \quad \varepsilon_{\max} = \frac{g_{mj1} - g_{md}}{g_{mj1}} \quad (4.20)$$

$$\varepsilon_{\min 1} = \frac{g_{mj1} - g_{me}}{g_{mj1}} \quad (4.21)$$

$$\varepsilon_{\min 2} = \frac{g_{mf} - g_{mg}}{g_{mf}} \quad (4.22)$$

จากผลที่ได้จากการเลียนแบบการทำงานของวงจรดังรูปที่ 4.2 ชนิดสองอินพุต ( $n = 2$ ) ในกรณีที่ ป้อนกระแสอินพุต  $i_1 = 10\mu\text{A}$  และ  $i_2 = 30\mu\text{A}$  จะได้ว่า  $g_{m11} = 1.8183 \times 10^{-4} \text{ A/V}$ ,  $g_{md} = 1.81804 \times 10^{-4} \text{ A/V}$ ,  $g_{me} = 1.81769 \times 10^{-4} \text{ A/V}$ ,  $g_{mf} = 2.29998 \times 10^{-4} \text{ A/V}$ , และ  $g_{mg} = 2.29924 \times 10^{-4} \text{ A/V}$  จะได้ความผิดพลาด  $\varepsilon_{\max}$  มีค่าประมาณ  $1.4001 \times 10^{-4}$  และความผิดพลาด  $\varepsilon_{\min 1}$  และ  $\varepsilon_{\min 2}$  มีค่าประมาณ  $3.33389 \times 10^{-4}$  และ  $3.2505 \times 10^{-4}$  ตามลำดับ เมื่อแทนค่าความผิดพลาด  $\varepsilon_{\max}$  ลงในสมการที่ (4.18) จะได้ค่ากระแสเอาต์พุตสูงสุด  $i_{\max}$  มีค่าประมาณ  $29.9958\mu\text{A}$  หรือเกิดความผิดพลาดในการหาค่าสูงสุดประมาณ 0.014% เมื่อแทนค่าความผิดพลาด  $\varepsilon_{\min 1}$  และ  $\varepsilon_{\min 2}$  ลงในสมการที่ (4.19) จะได้ค่ากระแสเอาต์พุตต่ำสุด  $i_{\min}$  มีค่าประมาณ  $9.9965\mu\text{A}$  หรือเกิดความผิดพลาดในการหาค่าต่ำสุดประมาณ 0.035%

#### 4.3.3 การวิเคราะห์ผลตอบสนองทางความถี่

ในการวิเคราะห์ผลตอบสนองทางความถี่ของวงจรหาค่าสูงสุดและต่ำสุดดังรูปที่ 4.2 จะวิเคราะห์ในกรณีที่ป้อนกระแสอินพุตเพียงแอสัญญาณเดียว (ภาคผนวก ข2) จะได้ความสัมพันธ์ระหว่างค่ากระแส  $i_{\max}$  และ  $i_{in}$  และความสัมพันธ์ระหว่างค่ากระแส  $i_{\min}$  และ  $i_{in}$  ดังนี้

$$\frac{i_{\max}}{i_{in}} \cong \frac{i_{\min}}{i_{in}} \cong \left( \frac{g_{md}}{g_{m11}g_{m12}} \right) \frac{(T_3s + 1)}{(T_1s + 1)(T_2s + 1)} \quad (4.23)$$

$$\text{เมื่อ} \quad T_1 \cong \frac{(g_{m11} + g_{ma})C_{gs12}}{g_{m11}g_{m12}} \quad (4.24)$$

$$T_2 \cong \frac{C_{gs11} + C_{gsa} + C_{gsd} + C_{gse}}{g_{m11} + g_{ma}} \quad (4.25)$$

$$T_3 \cong \frac{C_{gs12}}{g_{m12}} \quad (4.26)$$

สำหรับค่าอัตราขยายกระแสสำหรับสัญญาณไฟตรง  $\beta_{\max}$  และค่าตำแหน่งของโพลและค่าซีโรซึ่งเป็นขีดจำกัดในการใช้งานของวงจรถูกนำเสนอ จะมีค่าดังนี้

$$\beta_{\max} = \left. \frac{i_{\max}}{i_{in}} \right|_{s=0} = \frac{g_{md}}{g_{m11}} \quad (4.27)$$

เมื่อ

$$fp_1 \cong \frac{g_{m11}g_{m12}}{2\pi C_{gs12}(g_{m11} + g_{ma})} \quad (4.28)$$

$$fp_2 \cong \frac{g_{m11} + g_{ma}}{2\pi(C_{gs11} + C_{gsa} + C_{gsd} + C_{gse})} \quad (4.29)$$

$$fz_3 \cong \frac{g_{m12}}{2\pi(C_{gs12})} \quad (4.30)$$

จากการเขียนแบบการทำงานของวงจรถูกนำเสนอที่รูปที่ 4.2 จะได้ว่า  $g_{m11} = 2.345 \times 10^{-5}$  A/V,  $g_{m12} = 3.32 \times 10^{-5}$  A/V,  $g_{ma} = 2.777 \times 10^{-5}$  A/V,  $C_{gs11} = C_{gsa} = C_{gsd} = C_{gse} = 5.85 \times 10^{-15}$  F, และ  $C_{gs12} = 1.17 \times 10^{-14}$  F พบว่า  $fp_1 = 207$  MHz,  $fp_2 = 349$  MHz, และ  $fz_3 = 452$  MHz

#### 4.3.4 การวิเคราะห์ค่าแหล่งจ่ายไฟแรงดันต่ำสุด

การวิเคราะห์ค่าแหล่งจ่ายไฟแรงดันต่ำสุด  $V_{DD(\min)}$  ของวงจรถูกนำเสนอค่าสูงสุดและต่ำสุดชนิดหลายอินพุตที่นำเสนอที่รูปที่ 4.2 สามารถพิจารณาได้จากจำนวนมอสเฟตสูงสุดที่ต่อระหว่างแหล่งจ่ายไฟแรงดัน  $V_{DD}$  และกราวด์ (ภาคผนวก ข3) ซึ่งมีค่าโดยประมาณดังนี้

$$V_{DD(\min)} \cong 2V_{TN} + |V_{TP}| \quad (4.31)$$

ถ้าทำการออกแบบวงจรถูกนำเสนอโดยใช้แบบจำลองมอสเฟต BSIM ที่มีเทคโนโลยีแบบ AMIS 0.5 $\mu$ m ที่มีค่าแรงดัน  $V_{TN} = 0.609$  V และ  $V_{TP} = -0.6101$  V จะได้แรงดัน  $V_{DD(\min)}$  มีค่าประมาณ 1.83V

#### 4.4 ผลการเลียนแบบการทำงานของวงจรถูกนำเสนอด้วยโปรแกรม PSPICE

เพื่อทดสอบสมรรถนะของวงจรถูกนำเสนอในรูปที่ 4.2 จึงทำการทดสอบโดยเลียนแบบการทำงานของวงจรถูกนำเสนอด้วยโปรแกรม PSPICE โดยใช้แบบจำลองมอสเฟต BSIM ที่มีเทคโนโลยีแบบ AMIS 0.5 $\mu\text{m}$  ซึ่งภายในอุปกรณ์มอสเฟตแต่ละตัวได้กำหนดอัตราส่วน  $W/L$  ดังตารางที่ 4.1 พร้อมทั้งกำหนดให้ ค่าแหล่งจ่ายไฟแรงดัน  $V_{DD}$  เท่ากับ 2.5V ค่ากระแสแหล่งจ่าย  $I_1$ ,  $I_2$ , และ  $I_3$  เท่ากับ 10 $\mu\text{A}$ , 50 $\mu\text{A}$ , และ 50 $\mu\text{A}$  ตามลำดับ

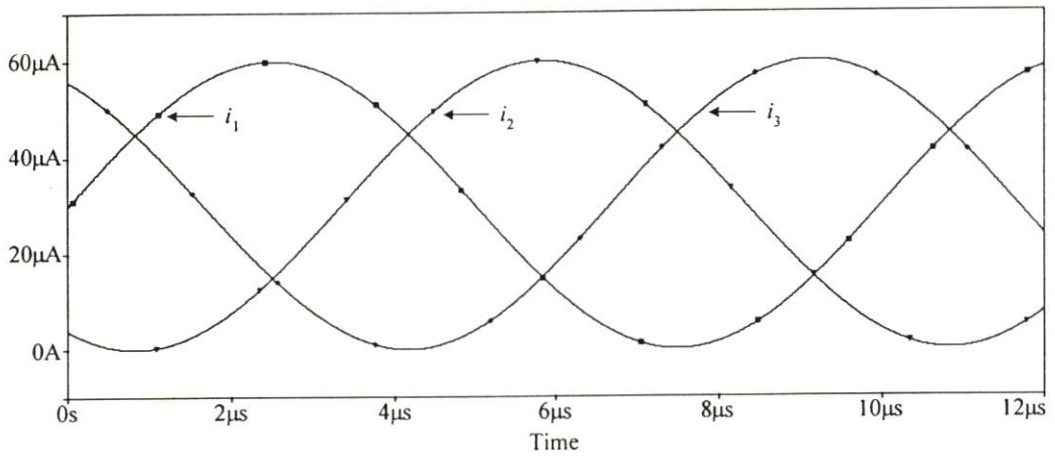
ตารางที่ 4.1 อัตราส่วน  $W/L$  ของมอสเฟตในวงจรถูกนำเสนอดังรูปที่ 4.2

มอสเฟต	$W(\mu\text{m})/L(\mu\text{m})$
$M_{j1}, M_a, M_d, M_c$	5/2
$M_{j3}, M_{j5}$	12/1
$M_{j4}, M_b, M_p, M_g$	6/1
$M_{j2}, M_c$	5/1

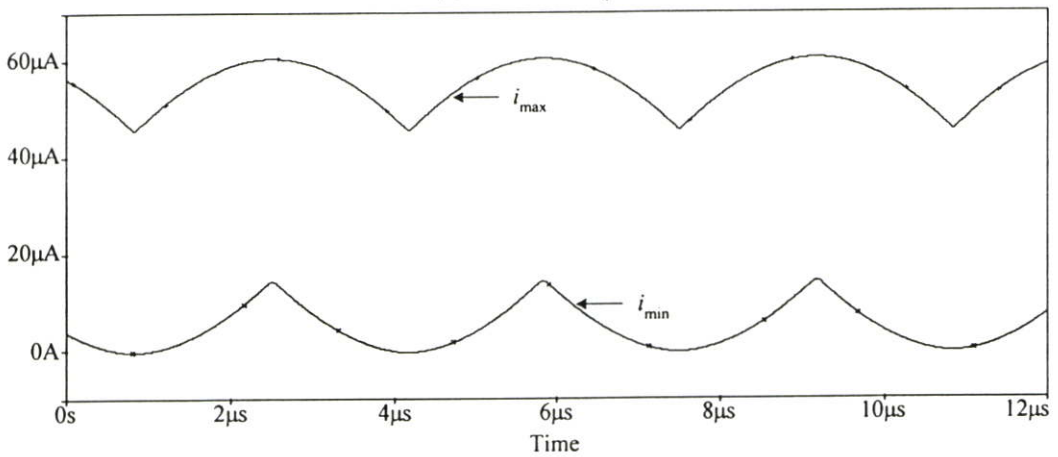
ในรูปที่ 4.3 ถึง 4.6 แสดงผลการเลียนแบบการทำงานของวงจรถูกนำเสนอและค่าสูงสุดและต่ำสุดชนิดสามอินพุต จากการป้อนกระแสอินพุต  $i_1$ ,  $i_2$ , และ  $i_3$  เป็นสัญญาณไซน์ชอยด์ที่มีความถี่ 100kHz เท่ากัน แต่มีมุมเฟสต่างกัน  $120^\circ$  ในรูปที่ 4.3 และ 4.4 เป็นผลการเลียนแบบการทำงานของวงจรถูกนำเสนอที่ป้อนสัญญาณไซน์ชอยด์ที่มีขนาดแอมพลิจูดและค่าออฟเซตเท่ากับ 30 $\mu\text{A}$  และ 60 $\mu\text{A}$  ตามลำดับ ส่วนผลการเลียนแบบการทำงานของวงจรถูกนำเสนอในรูปที่ 4.5 และ 4.6 เกิดจากการป้อนสัญญาณไซน์ชอยด์ที่มีขนาดแอมพลิจูดและค่าออฟเซตเท่ากับ 120 $\mu\text{A}$  และ 150 $\mu\text{A}$  ตามลำดับ จากการเปรียบเทียบผลการเลียนแบบการทำงานของวงจรถูกนำเสนอและค่าสูงสุดและต่ำสุดชนิดสามอินพุตทั้งสี่กรณี (รูปที่ 4.3 ถึง 4.6) แสดงให้เห็นว่า สัญญาณกระแสอินพุตของวงจรถูกนำเสนอและค่าสูงสุดและต่ำสุดที่นำเสนอ สามารถปรับเปลี่ยนค่าได้ในช่วงกว้าง

เพื่อทดสอบหาช่วงปฏิบัติงานของกระแสอินพุตของวงจรถูกนำเสนอและค่าสูงสุดและต่ำสุดที่นำเสนอ จะทำการทดสอบโดยป้อนสัญญาณกระแสอินพุตให้แก่วงจรถูกนำเสนอเพียงแต่สัญญาณเดียว โดยกำหนดให้กระแสอินพุต  $i_n$  เป็นสัญญาณไฟตรงที่มีการแปรค่าจาก 0A ถึง 450 $\mu\text{A}$  ดังรูปที่ 4.7 จากผลการเลียนแบบการทำงานของวงจรถูกนำเสนอพบว่า วงจรถูกนำเสนอและค่าสูงสุดและต่ำสุดที่นำเสนอมีช่วงปฏิบัติงานของกระแสอินพุตอยู่ในช่วงประมาณ 0A ถึง 325 $\mu\text{A}$

ในรูปที่ 4.8 แสดงผลการเลียนแบบการทำงานของวงจรถูกนำเสนอและค่าสูงสุดและต่ำสุดชนิดสามอินพุต จากการป้อนกระแสอินพุต  $i_1$ ,  $i_2$ , และ  $i_3$  เป็นสัญญาณไซน์ชอยด์ที่มีความถี่สูง เพื่อทดสอบความเร็วในการตอบสนองของวงจรถูกนำเสนอและค่าสูงสุดและต่ำสุดที่นำเสนอ โดยป้อนสัญญาณไซน์ชอยด์ทั้งสามเป็นสัญญาณที่มีขนาดแอมพลิจูด ค่าออฟเซต และความถี่เท่ากัน แต่มีมุมเฟสต่างกัน  $120^\circ$

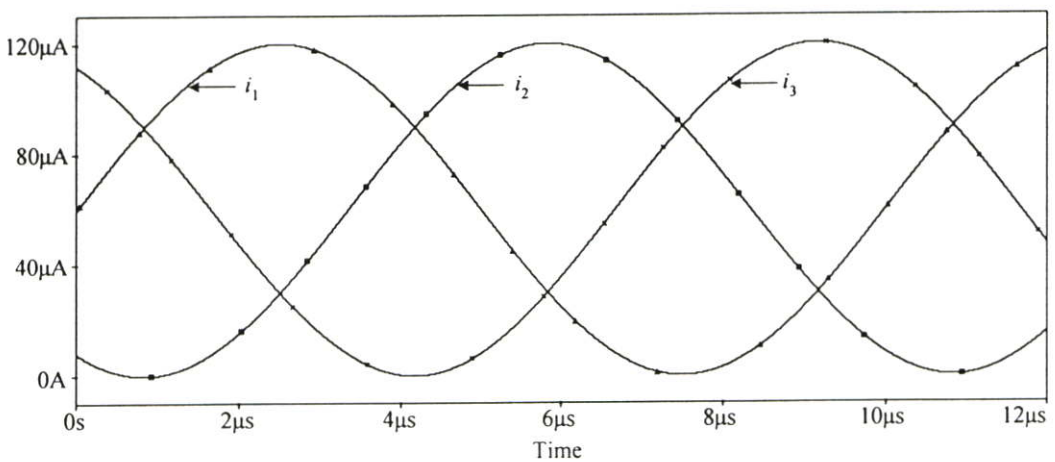


(ก) กระแสอินพุต



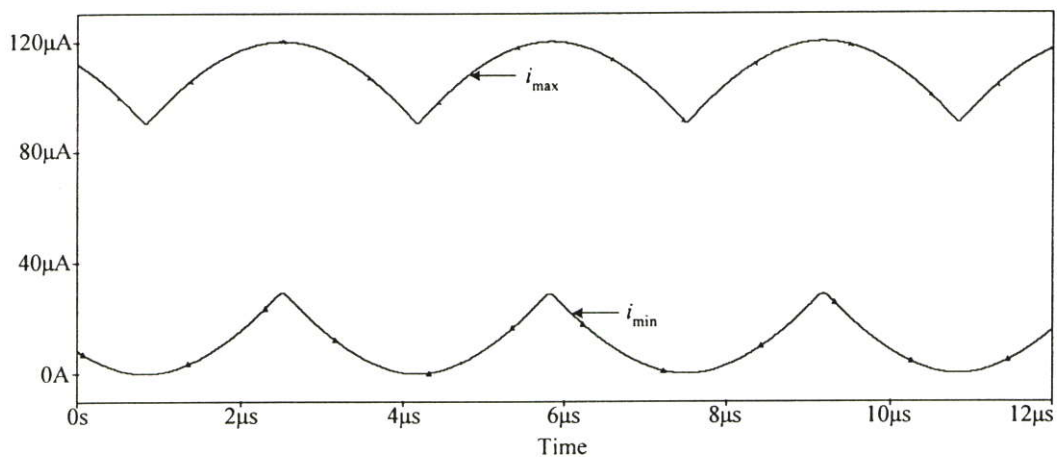
(ข) กระแสเอาต์พุตสูงสุดและต่ำสุด

**รูปที่ 4.3** ผลการเขียนแบบการทำงานของวงจรหาค่าสูงสุดและต่ำสุดชนิดสามอินพุตในกรณีที่ป้อนอินพุตเป็นสัญญาณไซน์รูซอซด์ที่มีขนาดแอมพลิจูดและค่าออฟเซตเท่ากับ  $30\mu\text{A}$



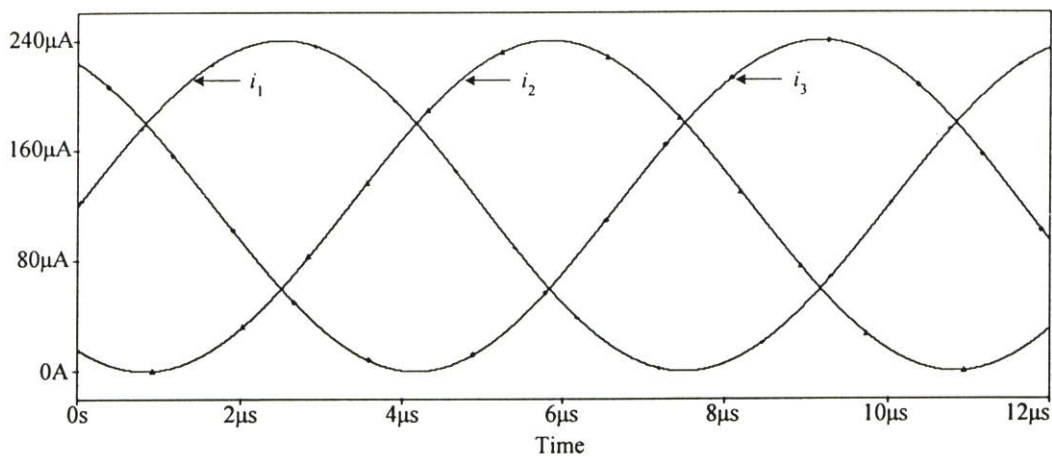
(ก) กระแสอินพุต

**รูปที่ 4.4** ผลการเขียนแบบการทำงานของวงจรหาค่าสูงสุดและต่ำสุดชนิดสามอินพุตในกรณีที่ป้อนอินพุตเป็นสัญญาณไซน์รูซอซด์ที่มีขนาดแอมพลิจูดและค่าออฟเซตเท่ากับ  $60\mu\text{A}$

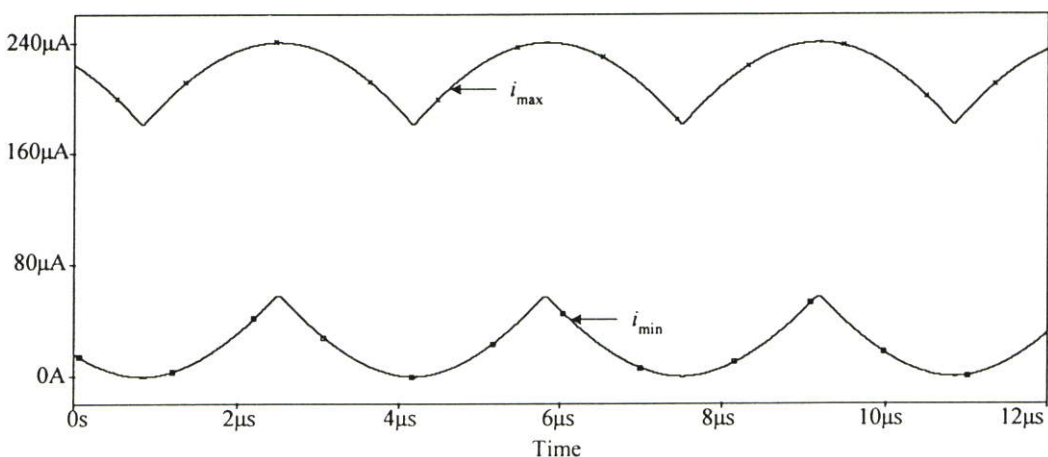


(ข) กระแสเอาต์พุตสูงสุดและต่ำสุด

รูปที่ 4.4 (ต่อ)

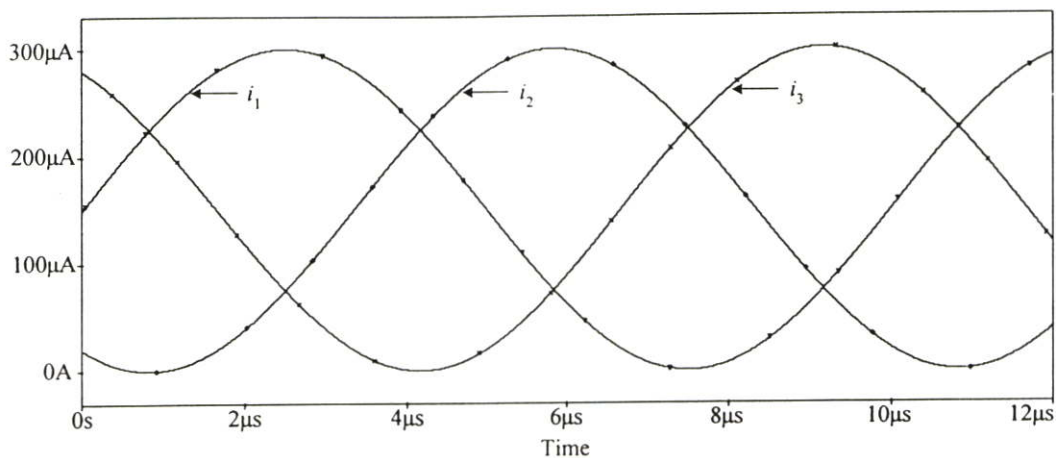


(ก) กระแสอินพุต

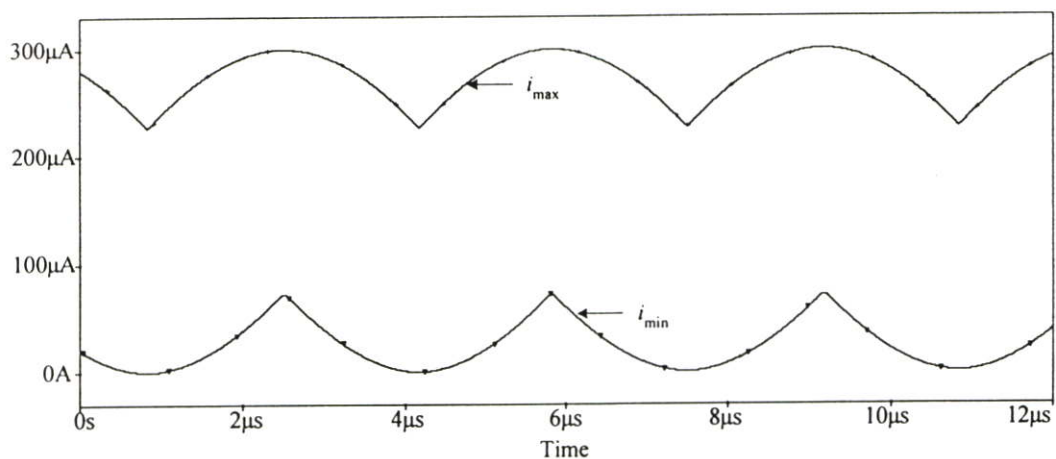


(ข) กระแสเอาต์พุตสูงสุดและต่ำสุด

รูปที่ 4.5 ผลการเปลี่ยนแปลงการทำงานของวงจรค่าสูงสุดและต่ำสุดชนิดสามอินพุตในกรณีที่ป้อนอินพุตเป็นสัญญาณไซน์ชอยด์ที่มีขนาดแอมพลิจูดและค่าออฟเซตเท่ากับ  $120\mu\text{A}$

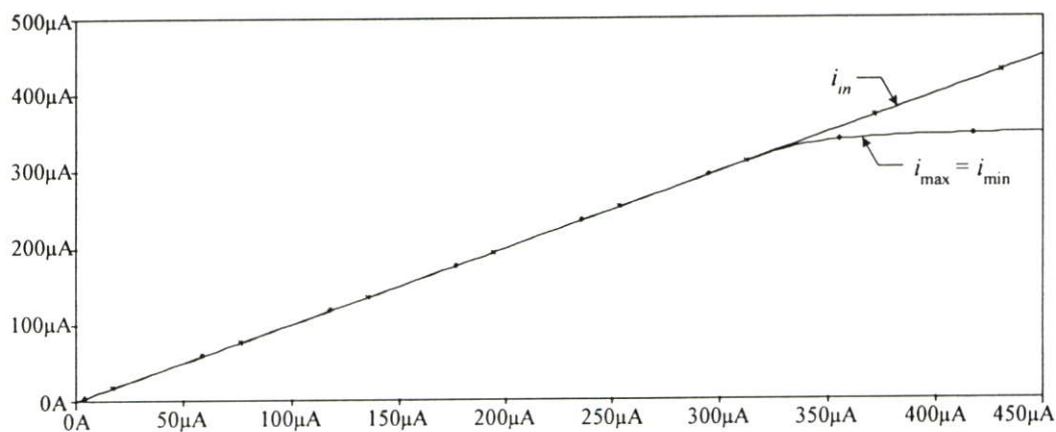


(ก) กระแสอินพุต



(ข) กระแสเอาต์พุตสูงสุดและต่ำสุด

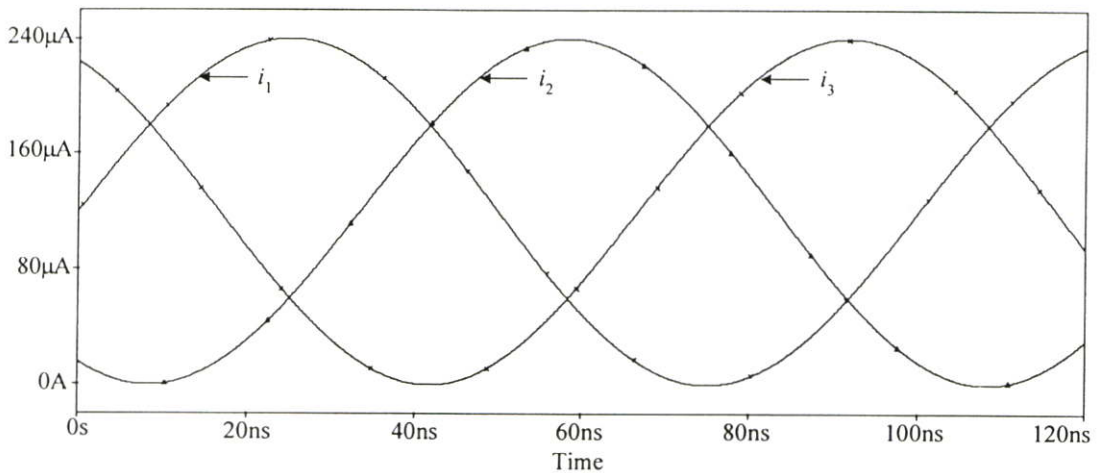
รูปที่ 4.6 ผลการเปลี่ยนแปลงการทำงานของวงจรหาค่าสูงสุดและต่ำสุดชนิดสามอินพุตในกรณีที่ป้อนอินพุตเป็นสัญญาณไซน์ซอซด์ที่มีขนาดแอมพลิจูดและค่าออฟเซตเท่ากับ  $150\mu\text{A}$



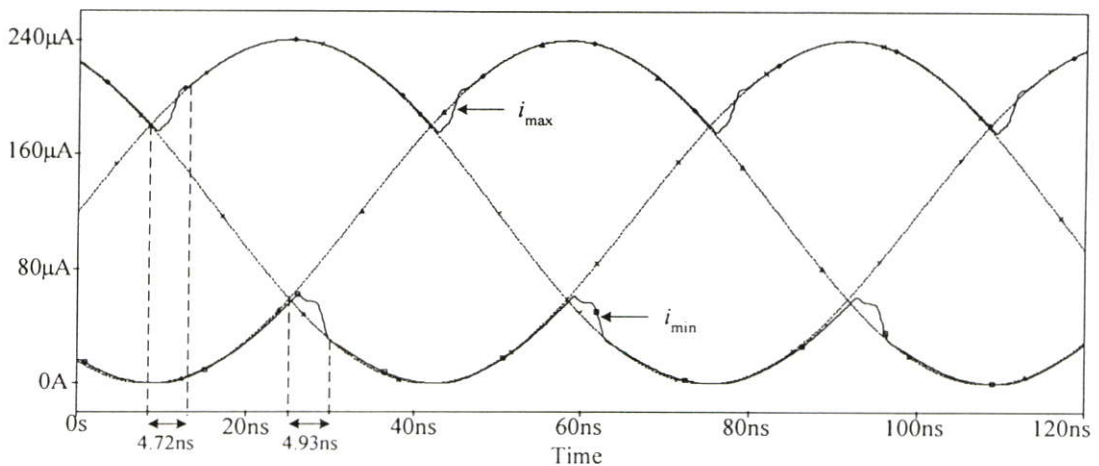
รูปที่ 4.7 ช่วงปฏิบัติการของกระแสอินพุตของวงจรหาค่าสูงสุดและต่ำสุดชนิดหนึ่งอินพุต

โดยกำหนดขนาดแอมพลิจูดและค่าออฟเซตของสัญญาณกระแสอินพุตเท่ากับ  $120\mu\text{A}$  และความถี่ของสัญญาณเท่ากับ  $10\text{MHz}$  ดังแสดงในรูปที่ 4.8(ก) จากผลการเลียนแบบการทำงานของวงจรในรูปที่ 4.8(ข) พบว่า ความเร็วในการตอบสนองของวงจรเพื่อหาค่าสูงสุดและค่าต่ำสุดมีค่าประมาณ  $4.72\text{ns}$  และ  $4.93\text{ns}$  ตามลำดับ

เพื่อทดสอบหาผลตอบสนองทางความถี่ของวงจรหาค่าสูงสุดและต่ำสุดที่น่าเสนอ จะทำการทดสอบโดยป้อนสัญญาณกระแสอินพุตให้แก่วงจรในรูปที่ 4.2 เพียงแค่สัญญาณเดียว โดยกำหนดให้กระแสอินพุต  $i_{in}$  เป็นสัญญาณไฟสลับขนาด  $2\mu\text{A}$  โดยแปรค่าความถี่จาก  $100\text{kHz}$  ถึง  $10\text{GHz}$  ดังรูปที่ 4.9 จากผลการเลียนแบบการทำงาน พบว่า วงจรที่น่าเสนอมีผลตอบสนองทางความถี่ประมาณ  $187.72\text{MHz}$  จากผลตอบสนองทางความถี่ของวงจรนี้ สามารถนำมาวิเคราะห์หาค่าความเร็วในการทำงานของวงจรได้เช่นเดียวกัน โดยความเร็วในการหาค่าสูงสุดและต่ำสุดของวงจรที่น่าเสนอมีค่าประมาณ  $5.32\text{ns}$

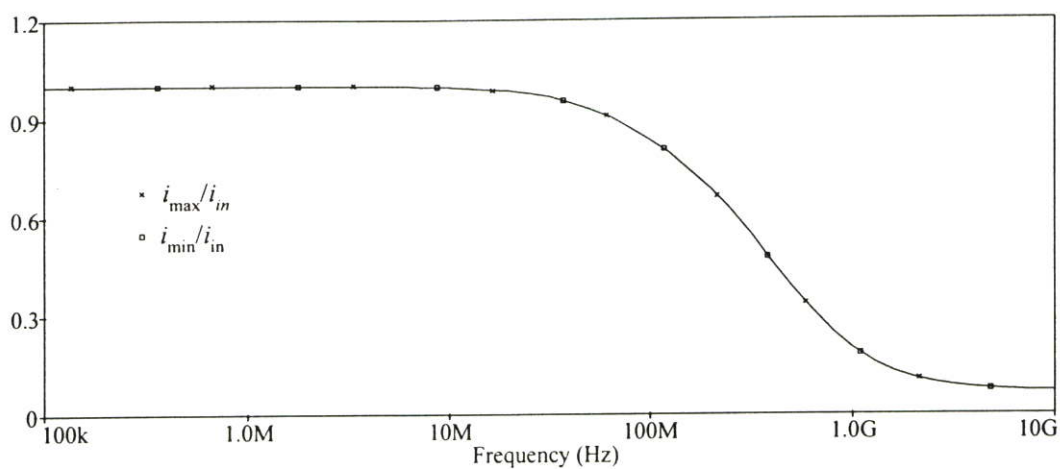


(ก) กระแสอินพุต

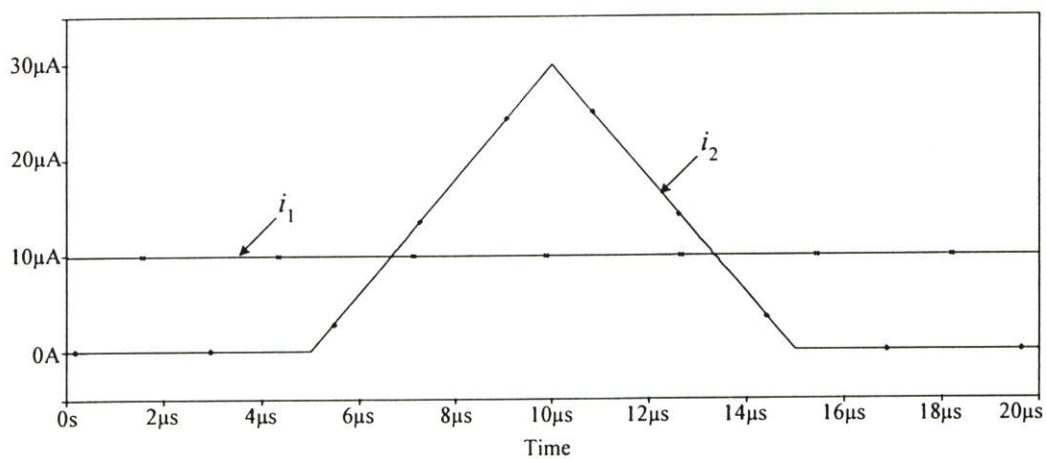


(ข) กระแสเอาต์พุตสูงสุดและต่ำสุด

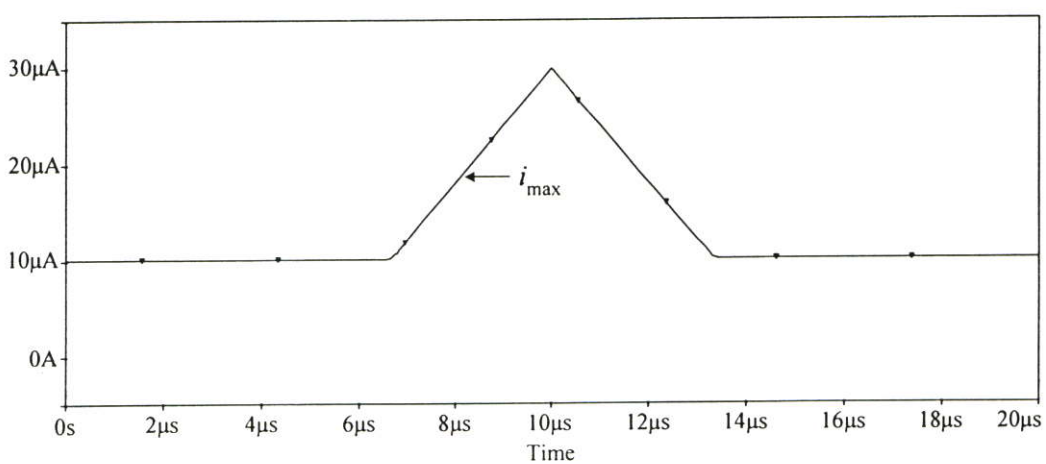
รูปที่ 4.8 ผลการเลียนแบบการทำงานของวงจรหาค่าสูงสุดและต่ำสุดชนิดสามอินพุตในกรณี  
ที่ป้อนอินพุตเป็นสัญญาณไซน์ชอยด์ที่มีความถี่  $10\text{MHz}$



รูปที่ 4.9 ผลตอบสนองทางความถี่ของวงจรหาค่าสูงสุดและต่ำสุดชนิดหนึ่งอินพุต

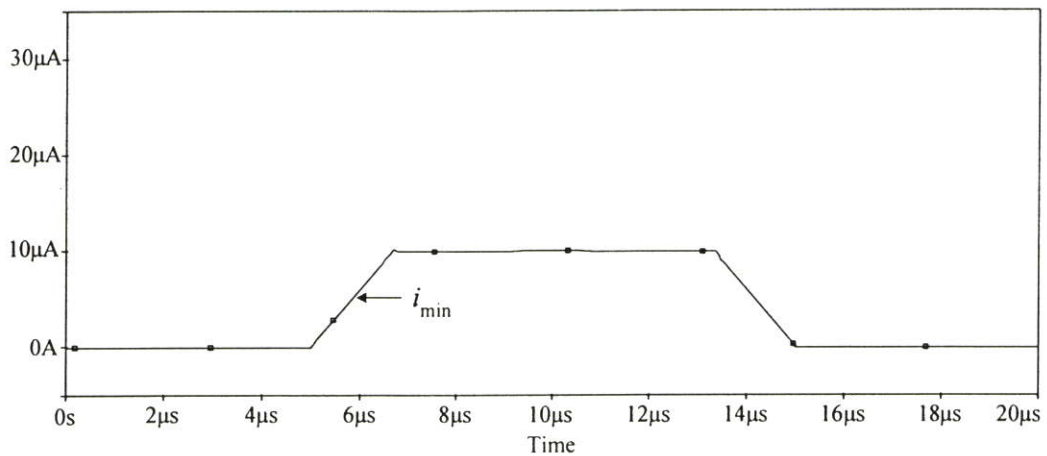


(ก) กระแสอินพุต



(ข) กระแสเอาต์พุตสูงสุด

รูปที่ 4.10 ผลการเปลี่ยนแปลงการทำงานของวงจรหาค่าสูงสุดและต่ำสุดชนิดสองอินพุต



(ค) กระแสเอาต์พุตต่ำสุด

รูปที่ 4.10 (ต่อ)

ในรูปที่ 4.10 แสดงผลการเปลี่ยนแปลงการทำงานของวงจรถ้าสูงสุดและต่ำสุดชนิดสองอินพุต จากการป้อนกระแสอินพุต  $i_1$  เป็นสัญญาณกระแสตรง  $10\mu\text{A}$  และกระแสอินพุต  $i_2$  เป็นสัญญาณรูปสามเหลี่ยมขนาด  $0\text{A}$  ถึง  $30\mu\text{A}$  ที่มีช่วงคาบ  $10\mu\text{s}$  ตามลำดับ เพื่อทดสอบความถูกต้องในการทำงานของวงจรถ้าที่นำเสนอ จากผลการเปลี่ยนแปลงการทำงานในรูปที่ 4.10(ข) และ 4.10(ค) พบว่าค่ากระแสเอาต์พุต  $i_{\text{max}}$  และ  $i_{\text{min}}$  บริเวณจุดตัดระหว่างกระแสอินพุตทั้งสองมีความผิดพลาดประมาณ  $0.01\%$  และ  $0.03\%$  ตามลำดับ

#### 4.5 บทสรุป

ในบทนี้ได้กล่าวถึงหลักการทำงานและการวิเคราะห์คุณสมบัติการทำงานที่สำคัญของวงจรถ้าสูงสุดและต่ำสุดที่ได้นำเสนอในวิทยานิพนธ์นี้ พร้อมทั้งได้แสดงผลการเปลี่ยนแปลงการทำงานด้วยโปรแกรม PSPICE เพื่อทดสอบและยืนยันความถูกต้องในการทำงานของวงจรถ้า

## บทที่ 5

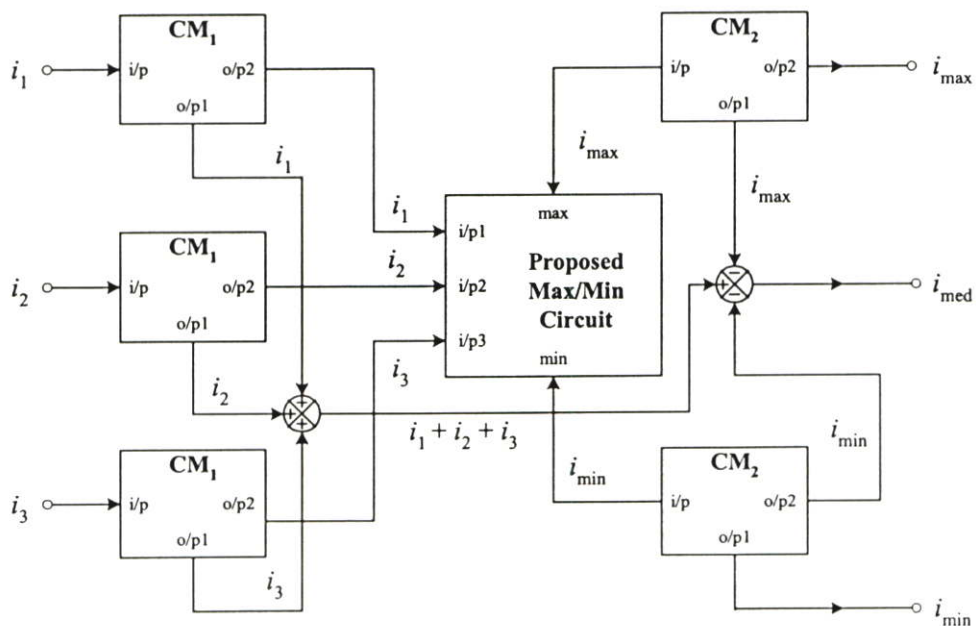
### ตัวอย่างการประยุกต์ใช้งาน

#### 5.1 กล่าวนำ

วงจรรหาค่าสูงสุดและต่ำสุดเป็นวงจรหนึ่งที่มีความสำคัญในการประมวลผลสัญญาณ ในบทนี้จะกล่าวถึงตัวอย่างการประยุกต์ใช้งานของวงจรรหาค่าสูงสุดและต่ำสุดที่นำเสนอในวิทยานิพนธ์นี้ โดยนำเอาไปใช้ในการสังเคราะห์วงจรรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิดสามอินพุต (Three-input Maximum, Median, and Minimum Circuit) และวงจรเรียงกระแสแบบเต็มคลื่น (Full-wave Rectifier)

#### 5.2 การสังเคราะห์วงจรรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิดสามอินพุต

วงจรรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด เป็นวงจรหนึ่งที่ถูกพัฒนาขึ้นทั้งในโมดแรงดัน [27] และโมดกระแส [28] เพื่อนำไปใช้ในการคัดเลือกสัญญาณแรงดันหรือกระแสอินพุตสำหรับการประมวลผลสัญญาณทางแอนะล็อก ในการสังเคราะห์วงจรรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิดสามอินพุตโดยใช้วงจรที่นำเสนอ สามารถเขียนเป็นบล็อกไดอะแกรมได้ดังรูปที่ 5.1 ซึ่งประกอบไปด้วยวงจรย่อย 3 วงจร คือ วงจรสะท้อนกระแส  $CM_1$  วงจรสะท้อนกระแส  $CM_2$  และวงจรรหาค่าสูงสุดและต่ำสุดที่นำเสนอดังรูปที่ 4.2 การหาค่ากลางของกระแสอินพุตทั้งสาม จะหาได้จาก

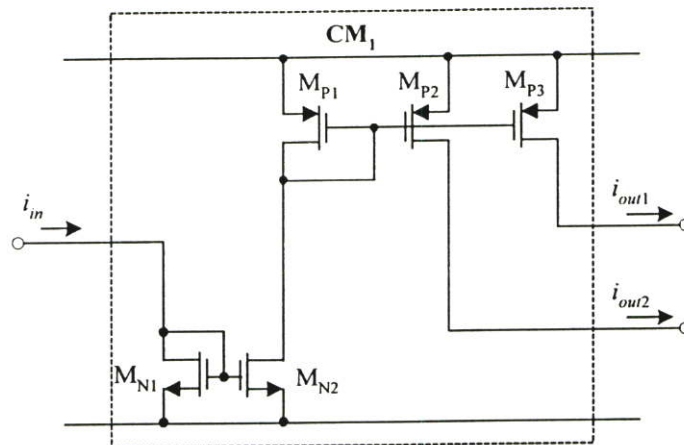


รูปที่ 5.1 บล็อกไดอะแกรมของวงจรรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดโดยใช้วงจรที่นำเสนอ

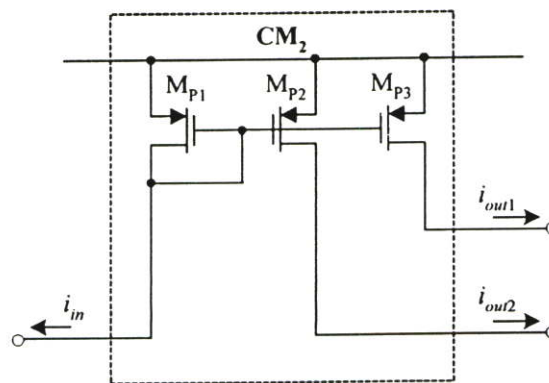
$$i_{med} = (i_1 + i_2 + i_3) - (i_{max} + i_{min}) \quad (5.1)$$

โครงสร้างของวงจรสะท้อนกระแส  $CM_1$  และ  $CM_2$  แสดงได้ดังรูปที่ 5.2 และ 5.3 ตามลำดับ โดยวงจรทั้งสองเป็นวงจรสะท้อนที่มีอัตราขยายกระแสเท่ากับหนึ่งแบบสองเอาต์พุต โดยที่

$$i_{out1} = i_{out2} = i_{in} \quad (5.2)$$



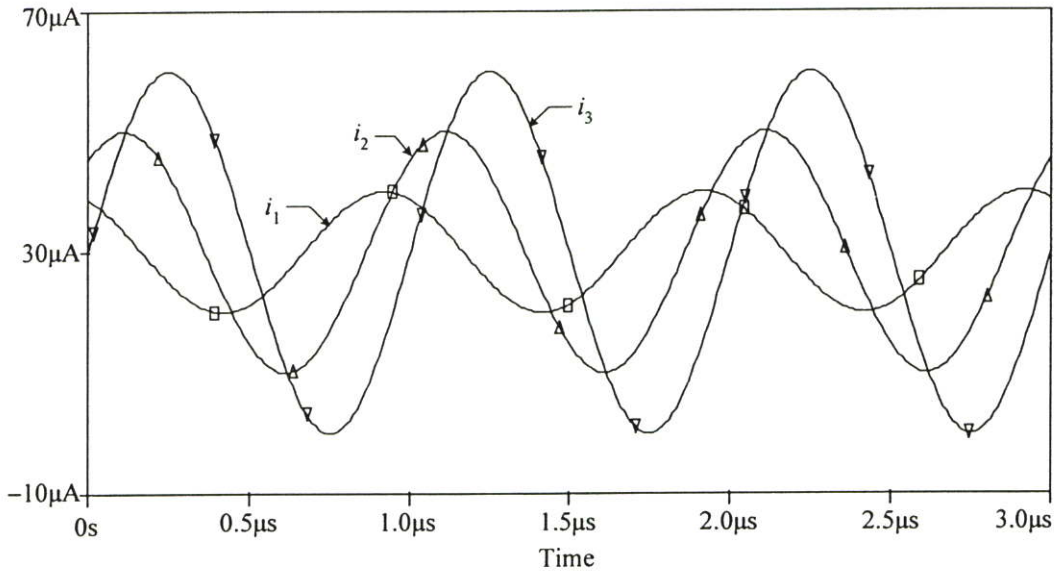
รูปที่ 5.2 โครงสร้างของวงจรสะท้อนกระแส  $CM_1$



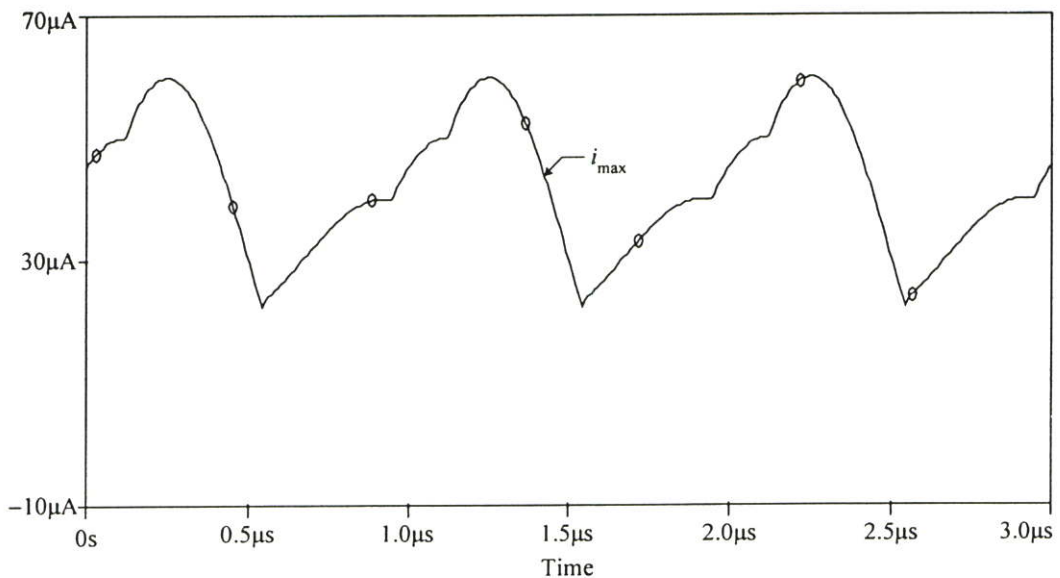
รูปที่ 5.3 โครงสร้างของวงจรสะท้อนกระแส  $CM_2$

เพื่อทดสอบสมรรถนะของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิดสามอินพุตดังรูปที่ 5.1 จึงทำการทดสอบโดยเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE โดยใช้แบบจำลองมอสเฟต BSIM ที่มีเทคโนโลยีแบบ AMIS  $0.5\mu\text{m}$  ซึ่งภายในวงจรหาค่าสูงสุดและต่ำสุดที่นำเสนอได้กำหนดอัตราส่วน  $W/L$  ของมอสเฟตแต่ละตัวดังตารางที่ 4.1 พร้อมทั้งกำหนดให้ค่าตัวแปรต่าง ๆ เช่นเดียวกันกับการเลียนแบบการทำงานในหัวข้อที่ 4.4 ส่วนค่าอัตราส่วน  $W/L$  ของมอสเฟตทุกตัวในวงจรสะท้อนกระแส  $CM_1$  และ  $CM_2$  ได้กำหนดให้เท่ากับ  $10\mu\text{m}/1\mu\text{m}$

ในรูปที่ 5.4 แสดงผลการเลียนแบบการทำงานของวงจรค่าสูงสุด ค่ากลาง และต่ำสุด ชนิดสามอินพุต จากการป้อนกระแสอินพุตทั้งสามเป็นสัญญาณไซน์ซอซอด์ที่มีความถี่เท่ากัน 1MHz แต่มีขนาดและมุมเฟสต่างกัน โดยค่ากระแสอินพุต  $i_1$ ,  $i_2$ , และ  $i_3$  มีขนาดแอมพลิจูด  $10\mu\text{A}$ ,  $20\mu\text{A}$ , และ  $30\mu\text{A}$  ตามลำดับ ส่วนค่ามุมเฟสของกระแสอินพุต  $i_1$ ,  $i_2$ , และ  $i_3$  คือ  $180^\circ$ ,  $90^\circ$ ,  $0^\circ$  ตามลำดับ โดยค่ากระแสอินพุตทั้งสามมีค่าออฟเซต  $30\mu\text{A}$

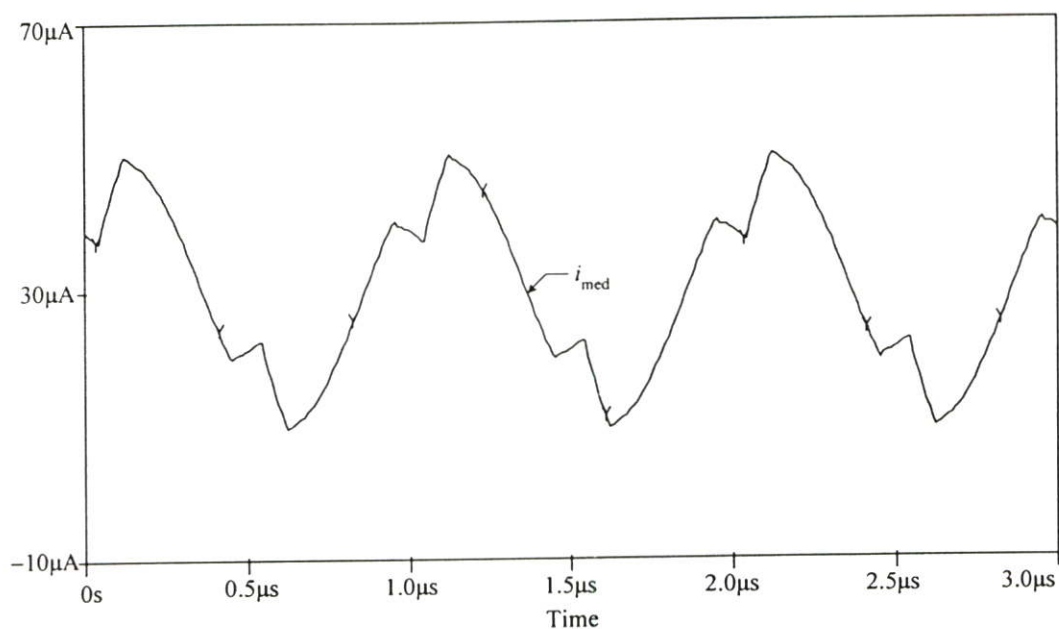


(ก) กระแสอินพุต

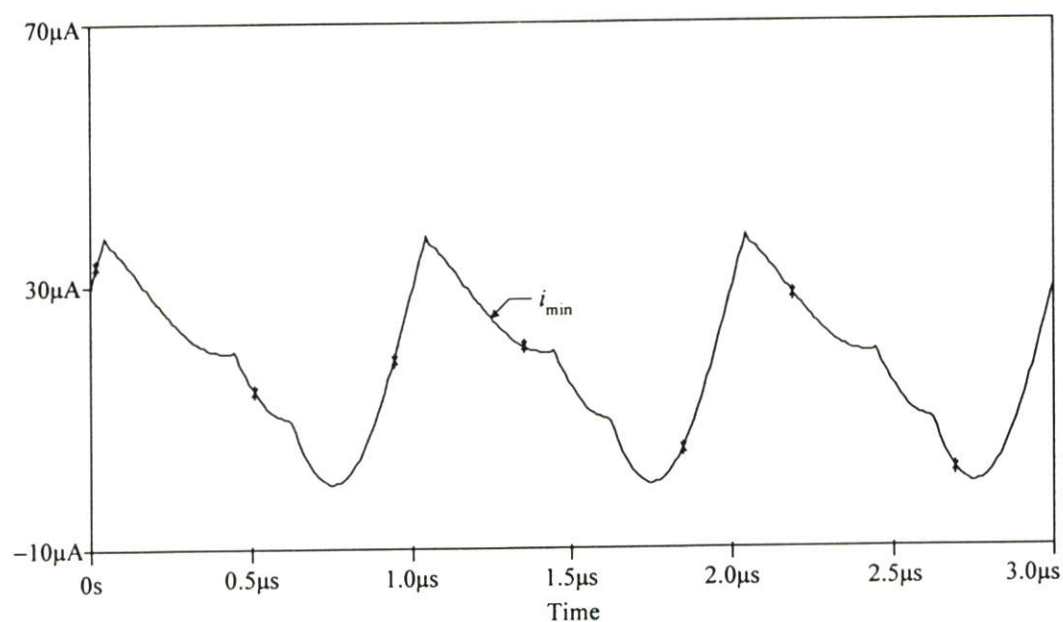


(ข) กระแสเอาต์พุตสูงสุด

รูปที่ 5.4 ผลการเลียนแบบการทำงานของวงจรในรูปที่ 5.1



(ค) กระแสเอาต์พุตค่ากลาง



(ง) กระแสเอาต์พุตต่ำสุด

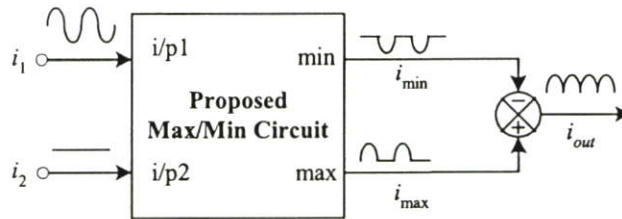
รูปที่ 5.4 (ต่อ)

### 5.3 การสังเคราะห์วงจรเรียงกระแสแบบเต็มคลื่น

วงจรเรียงกระแสแบบเต็มคลื่นเป็นอีกวงจรหนึ่งที่มีความสำคัญสำหรับการประมวลผลสัญญาณแอนะล็อกที่ได้รับการพัฒนารูปแบบของวงจรอย่างต่อเนื่อง [29]-[32] สำหรับการสังเคราะห์วงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรหาค่าสูงสุดและต่ำสุดที่นำเสนอในกรณีที่มี

จำนวนอินพุตเท่ากับสอง สามารถเขียนเป็นบล็อกไดอะแกรมได้ดังรูปที่ 5.5 [33] เมื่อป้อนกระแสอินพุต  $i_1$  เป็นสัญญาณไซน์ซอซด์ที่มีค่าออฟเซต และกระแสอินพุต  $i_2$  เป็นสัญญาณกระแสตรงที่มีขนาดเท่ากับค่าออฟเซตของกระแสอินพุต  $i_1$  จะได้กระแสเอาต์พุตของวงจรเรียงกระแส คือ

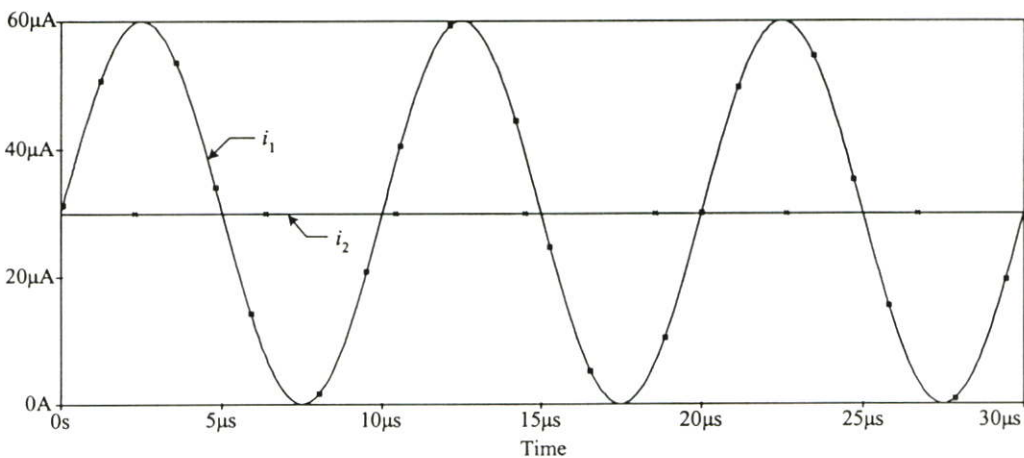
$$i_{out} = i_{max} - i_{min} = |i_{in}| \quad (5.3)$$



รูปที่ 5.5 บล็อกไดอะแกรมของวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรที่นำเสนอ

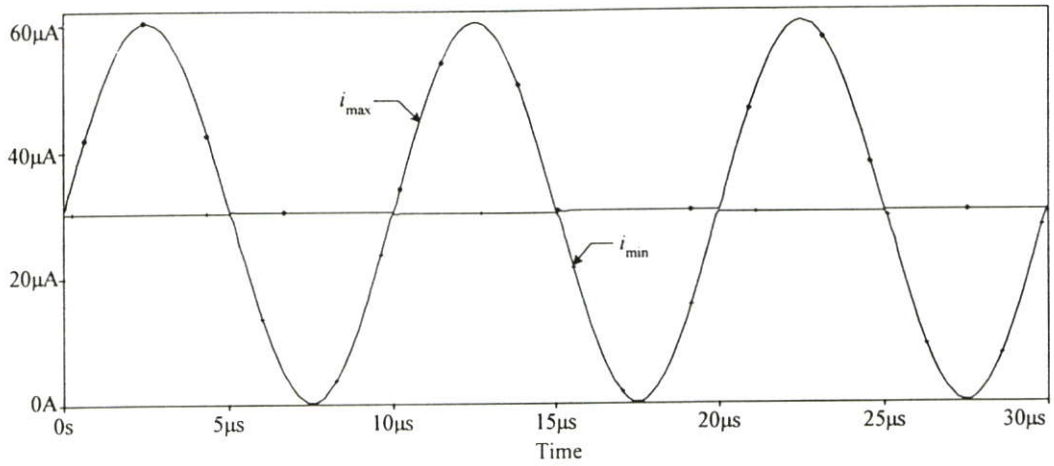
เพื่อทดสอบสมรรถนะของวงจรเรียงกระแสแบบเต็มคลื่นดังรูปที่ 5.5 จึงทำการทดสอบโดยเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE โดยใช้แบบจำลองมอสเฟต BSIM ที่มีเทคโนโลยีแบบ AMIS 0.5 $\mu$ m ซึ่งภายในวงจรหาค่าสูงสุดและต่ำสุดที่นำเสนอได้กำหนดอัตราส่วน  $W/L$  ของมอสเฟตแต่ละตัวดังตารางที่ 4.1 พร้อมทั้งกำหนดให้ค่าตัวแปรต่าง ๆ เช่นเดียวกันกับการเลียนแบบการทำงานในหัวข้อที่ 4.4

ในรูปที่ 5.6 แสดงผลการเลียนแบบการทำงานของวงจรเรียงกระแสแบบเต็มคลื่น จากการป้อนกระแสอินพุต  $i_1$  เป็นสัญญาณไซน์ซอซด์ที่มีความถี่ 100kHz และขนาดแอมพลิจูดและค่าออฟเซตเท่ากับ 30 $\mu$ A และกระแสอินพุต  $i_2$  เป็นสัญญาณกระแสตรงขนาด 30 $\mu$ A จากรูปที่ 5.6(ก) จะได้ว่ากระแสเอาต์พุต  $i_{out}$  เป็นการเรียงกระแสแบบเต็มคลื่นของสัญญาณไซน์ซอซด์

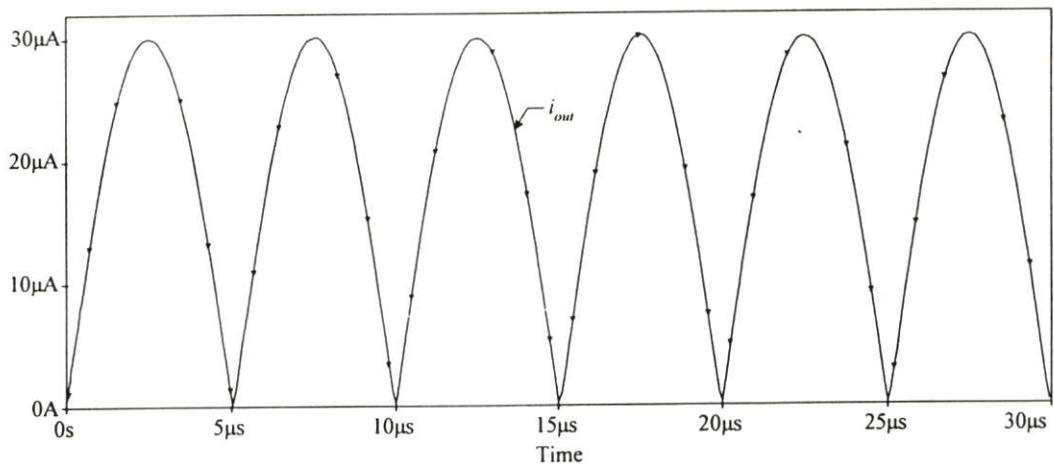


(ก) กระแสอินพุต

รูปที่ 5.6 ผลการเลียนแบบการทำงานของวงจรเรียงกระแสแบบเต็มคลื่นในรูปที่ 5.5



(ข) กระแสเอาต์พุตสูงสุดและต่ำสุด



(ค) กระแสเอาต์พุต

รูปที่ 5.6 (ต่อ)

## 5.4 บทสรุป

ในบทนี้ได้กล่าวถึงตัวอย่างการประยุกต์ใช้งานของวงจรถ่ายค่าสูงสุดและต่ำสุดที่ได้นำเสนอในวิทยานิพนธ์นี้ โดยนำเอาไปใช้ในการสังเคราะห์วงจรถ่ายค่าสูงสุด ค่ากลาง และค่าต่ำสุด ชนิดสามอินพุต และวงจรเรียงกระแสแบบเต็มคลื่น จากผลการเลียนแบบการทำงานด้วยโปรแกรม PSPICE สามารถยืนยันได้ถึงประสิทธิภาพของวงจรที่นำเสนอ

## บทที่ 6

# สรุปผลการวิจัยและข้อเสนอแนะในการทำวิจัยต่อ

### 6.1 สรุปผลการวิจัย

วิทยานิพนธ์นี้เป็นอีกแนวทางหนึ่งที่ได้ทำการวิจัยและพัฒนาวงจรหาค่าสูงสุดและต่ำสุดชนิดหลายอินพุต ที่สามารถหาค่าสูงสุดและต่ำสุดได้ภายในวงจรเดียวกัน โดยมีการประมวลผลแบบขนาน โครงสร้างของวงจรที่ออกแบบประกอบไปด้วย วงจรสะท้อนกระแส และวงจรหาค่าสูงสุดแบบหลายอินพุตชนิดแรงดันต่ำ โดยมีจำนวนมอสเฟตทั้งหมด  $5n + 7$  ตัว เมื่อ  $n$  คือ จำนวนสัญญาณกระแสอินพุต และในการออกแบบได้ใช้วิธีการไบแอสมอสเฟตที่ขอบของการนำกระแสในช่วงนำกระแสอิ่มตัว เพื่อลดความผิดเพี้ยนของสัญญาณเอาต์พุต นอกจากนี้ยังเป็นการเพิ่มความเร็วในการทำงานและผลตอบสนองความถี่ให้มีค่าสูง

คุณสมบัติการทำงานของวงจรหาค่าสูงสุดและต่ำสุดชนิดหลายอินพุตที่นำเสนอได้มีการวิเคราะห์สมรรถนะในทางทฤษฎีและมีการทดสอบด้วยการเลียนแบบการทำงานด้วยโปรแกรม PSPICE จากผลการเลียนแบบสามารถยืนยันได้ว่าวงจรที่ออกแบบมีฟังก์ชันการทำงานที่ถูกต้อง

### 6.2 ข้อเสนอแนะในการทำวิจัยต่อ

จากวงจรหาค่าสูงสุดและต่ำสุดที่นำเสนอในวิทยานิพนธ์นี้ยังมีประเด็นที่น่าสนใจในการพัฒนาและทำวิจัยต่อ ดังนี้

วงจรที่นำเสนอเป็นวงจรที่ต้องการสัญญาณแอนะล็อกอินพุตในรูปของกระแส ดังนั้นการนำไปประยุกต์ใช้งานสำหรับการประมวลผลสัญญาณในรูปของสัญญาณแรงดันจำเป็นต้องมีวงจรแปลงสัญญาณแรงดันเป็นกระแส (Voltage-to-Current Converter) ที่ภาคแอนะล็อกอินพุตของวงจร ดังนั้นหากมีการพัฒนาโดยออกแบบให้วงจรนี้สามารถรับค่าแรงดันอินพุตได้โดยตรง หรือสามารถรับสัญญาณอินพุตได้ทั้งค่าแรงดันอินพุตหรือกระแสอินพุต การนำวงจรหาค่าสูงสุดและต่ำสุดไปประยุกต์ใช้งานจะเกิดความยืดหยุ่นและคล่องตัวมากยิ่งขึ้น

วงจรที่นำเสนอสามารถทำงานได้ที่ค่าแรงดันแหล่งจ่ายต่ำสุดประมาณ 1.83V อย่างไรก็ตามหากสามารถทำการออกแบบและพัฒนาวงจรให้สามารถทำงานได้ที่ค่าแรงดันแหล่งจ่ายต่ำกว่าหรือเท่ากับ 1.5V แล้ว วงจรที่ได้จะมีความเหมาะสมกับแนวทางการนำไปประยุกต์ใช้กับอุปกรณ์จำพวกพกพา (Portable Device) ที่ต้องใช้กับค่าแรงดันแหล่งจ่ายซึ่งเป็นแบตเตอรี่ขนาด 1.5V เป็นหลัก

วงจรที่นำเสนอสามารถรองรับค่ากระแสอินพุตที่มีค่าเป็นบวกเท่านั้น ถ้าหากสามารถทำการออกแบบให้วงจรสามารถรองรับค่ากระแสอินพุตที่มีค่าเป็นทั้งบวกและลบได้ การนำวงจรหาค่าสูงสุดและต่ำสุดไปประยุกต์ใช้งานจะเกิดความยืดหยุ่นและคล่องตัวมากยิ่งขึ้น

นอกจากนี้ จากการทำวิจัยยังพบข้อจำกัดที่สำคัญอีกประการ คือ สมรรถนะในการทำงานของวงจรสะท้อนกระแส ถ้าสามารถปรับปรุงวงจรสะท้อนกระแสให้มีความผิดพลาดน้อยลงจะเป็นการเพิ่มความถูกต้องในการทำงานของวงจรมากยิ่งขึ้น

## เอกสารอ้างอิง

- [1] S. I. Liu , Y. S. Hwang, and J. H. Tsay, “**CCII-Based Fuzzy Membership Function and Max/Min Circuit,**” *Electronics Letters*, vol. 29, no. 1, pp.116-118, Jan 1993.
- [2] T. Inoue , F. Ueno, T. Motomura, O. Setoguchi, and R. Matsuo, “**New High-Speed Analogue Max and Min Using OTA-based Bounded-Difference Operations,**” *Electronics Letters*, vol. 27, no. 12, pp.1034-1035, Jun 1991.
- [3] K. Tsukano and T. Inoue, “**Synthesis of Operational Transconductance Amplifier-Based Analog Fuzzy Functional Blocks and Its Application,**” *IEEE Transactions on Fuzzy Systems*, vol. 3, no.1, pp.61-68, Feb 1995.
- [4] M. Sasaki, T. Inoue, Y. Shirai, and F. Ueno, “**Fuzzy Multiple-Input Maximum and Minimum Circuits in Current-mode and Their Analyses Using Bounded-Difference Equations,**” *IEEE Transactions on Computers.*, vol. 39, no. 6, pp.768-744, Jun 1990.
- [5] I. Batruone, J.L. Huertas, A. Barriga, and S. Sanchez-Solano, “**Current-mode multiple-input Max circuit,**” *Electronic Letters*, vol. 30, no. 9, pp.678-680, May 1994.
- [6] C. Y. Hung and B. D. Liu, “**Current-mode Multiple Input Maximum Circuit for Fuzzy Logic Controllers,**” *Electronic Letters*, vol. 30, no. 23, pp.1924-1925, Nov 1994.
- [7] C. Y. Hung, C. J. Wang, and B. D. Liu, “**Modular Current-mode Multiple Input Minimum Circuit for Fuzzy Logic Controllers,**” *Electronic Letters*, vol. 32, no. 12, pp.1067-1069, Jun 1996.
- [8] J. L. Huertas, S. S. Solano, I. Baturone, and A. Barriga, “**Integrated Circuit Implementation of Fuzzy Controllers,**” *IEEE Journal of Solid-State Circuits*, vol. 31, no. 7, pp. 1051-1058, Jul 1996.
- [9] S. Guo, L. Peters, and H. Surmann, “**Design and Application of an Analog Fuzzy Logic Controller,**” *IEEE Transactions on Fuzzy Systems*, vol. 4, no. 4, pp.429-437, Nov 1996.
- [10] A. G. Andreou, K. A. Boahen, P. O. Pouliquen, A. Pavasovic, R. E. Jenkins, and K. Strohbehn, “**Current-mode Subthreshold MOS Circuits for Analog VLSI Neural Systems,**” *IEEE Transactions of Neural Networks*, vol. 2, no. 2, pp.205-213, Mar 1991.
- [11] N. Donckers, C. Dualibe, and M. Verleysen, “**A Current-mode CMOS Loser-Take-All with Minimum Function for Neural Computations,**” *IEEE International Symposium on Circuits and Systems*, Geneva, Switzerland, pp.1415-1417, May 2000.

- [12] I. E. Opris, "**Analog Rank Extractors**," IEEE Transactions on Circuits and Systems-I: Fundamental Theory and Applications, vol. 44, no. 12, pp.1114-1121, Dec 1997.
- [13] S. Vlassis and S. Siskos, "**CMOS Analogue Median Circuit**," Electronic Letters, vol. 35, no. 13, pp.1038-1040, Jun 1999.
- [14] B. Maundy, "**Min/Max Circuit for Analog Convolutional Decoders**," IEEE Transactions on Circuits and Systems-II: Analog and Digital Signal Processing, vol. 48, no. 8, pp.802-806, Aug 2001.
- [15] A. Chaikla, T. Pukkalanun, V. Riewruja, C. Wangwiwattana, and R. Masuchun, "**A high-speed algorithmic ADC based on Maximum Circuit**," Proceedings of the International Conference on Control, Automation and Systems, Gyeongju, Korea, pp. 73-77, Oct 2003.
- [16] S. Arayawat, A. Chaikla, V. Riewruja, P. Julsereewong, and T. Trisuwannawat, "**A Low-voltage Algorithmic ADC based on Gray Coding**," Proceedings of the International Conference on Signal Processing, Beijing, China, pp. 503-506, Dec 2004.
- [17] C. Pojanasuwanchai, C. Wangwiwattana, A. Chaikla, V. Riewruja, and P. Julsereewong, "**Fuzzy Multiple-Input Maximum Circuit in Current-mode**," SICE Annual Conference in Fukui, Japan, pp.571-575, Aug 2003.
- [18] Y. Mettasitthikorn, C. Pojanasuwanchai, V. Riewruja, A. Jaruanawat, and P. Julsereewong, "**A Current-mode Minimum Circuit For Fuzzy Logic Controllers**," Proceedings of The International Conference on Control, Automation and Systems (ICCAS) 2003, Korea, pp.69-72, Oct 2003.
- [19] C. Y. Hung and B. D. Liu, "**A Scalable High-Precision CMOS Max/Min Circuit Using Single Comparator**," AP-ASIC'99 The First IEEE Asia Pacific Conference on, pp.206-209, Aug 1999.
- [20] T. Chimpalee, V. Riewruja, A. Chaikla, and S. Supaph, "**A High-speed Max/Min Circuit**," Proceedings of the KACC 2000 (Abstract Book), Korea, pp.513, Oct 2000.
- [21] P. Laipasu, A. Chaikla, A. Jaruanawat, P. Pannil, T. Lee, and V. Riewruja, "**Two-Input Max/Min Circuit for Fuzzy Inference System**," Proceedings of The International Conference on Control, Automation and Systems (ICCAS) 2001, Korea, pp.826-829, Oct 2001.

- [22] R. Guntapong, V. Riewruja, C. Fongsamut, and A. Kaewpoonsuk, "A High Frequency CMOS Precision Full-wave Rectifier Circuit," Proceedings of the International Symposium on Integrated Circuits, Devices & Systems (ISIC-99), Singapore, pp.13-15, Sep 1999.
- [23] E.W. Greneich, **Analog Integrated Circuits**. New York: Chapman & Hall. 1997.
- [24] P. R. Gray and R.G. Meyer, **Analysis and Design of Analog Integrated Circuits**. New York: John Wiley & Sons Inc. 1993.
- [25] อัมพวัน ใจกล้า. "การออกแบบอัลกอริทึม ADC ที่มีการลดรหัสนแบบเกรย์" วิทยานิพนธ์วิศวกรรมศาสตรดุษฎีบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2549.
- [26] อัมพวัน ใจกล้า, ธวัชชัย คำศรี, วันชัย ธีรวิรุจ, และเกียรติวรรณ ทรงศักดิ์, "วงจรถ่ายค่าสูงสุดแบบหลายอินพุตชนิดแรงดันต่ำ," เอกสารประกอบการนำเสนอบทความวิชาการ:วิทยาศาสตร์และเทคโนโลยีไทยสู่ยุคเศรษฐกิจโมเดลกุล, การประชุมประจำปี สวทช. 2548, หน้า 188, มีนาคม 2548.
- [27] S. I. Liu, P. Chen, C. Y. Chen, and J. G. Hwu, "Analog Maximum, Median and Minimum Circuit," Proceedings of the International Symposium on Circuits and Systems, Hong Kong, pp.257-259, Jun 1997.
- [28] M. Kaewrongkool, A. Chaikla, A. Jaruwawat, and V. Riewruja, "An Analog Current-mode Maximum, Median, and Minimum Circuit," Proceedings of the Second International Symposium on Communications and Information Technology (ISCIT), Thailand, pp.439-442, Oct 2002.
- [29] J. G. Grene , G. E. Tobay, and L. P. Huelsman, **Operation Amplifiers, design and application** : McGraw-hill, 1971.
- [30] J. K Roberge, **Operation Amplifier: theory and practice**. Wiley, 1975.
- [31] V. Riewruja, C. Wangwiwattana, R. Guntapong, A. Chaikla, and A. Lingthong, "A high frequency CMOS precision full-wave rectifier," Proceedings of the KACC 2000 (Abstract Book), Korea, pp.514, Oct 2000.
- [32] V. Riewruja and R. Guntapong, "A low-voltage wide-band CMOS precision full-wave rectifier," International Journal of Electronics. vol. 89, no. 6, pp. 95-104, Jun 2002.

- [33] K. Angkeaw, M. Somdunyanok, P. Prommee, M. Kumngern, K. Dejhan, and J. Chanwutitum, "CMOS Low-voltage Max/Min Circuits and Its Applications," Proceedings of The 2006 ECTI International Conference, pp. 175-178, 2006.
- [34] Model Simulator for IBM. "Estimating Hand Calculation Parameters ( $K$ ,  $\mu\text{Cox}$ ,  $V_{th}$ )" [Online]. Available: <http://www.ph.unito.it/~cobanogl/lowlevelstuff/tutparest/>.
- [35] Cadence Design Tools. "Design Example #1a: Estimating Hand Calculation Parameters"[Online]. Available: <http://ece-www.colorado.edu/~ecen5007/cadence/schex.pdf>.
- [36] J. P. Uyemura, *Circuit Design for CMOS VLSI*. Boston: Kluwer. 1993.
- [37] โรจนกร กัมพะพงศ์. "การสังเคราะห์วงจรเรียงกระแสแบบเต็มคลื่นและวงจรถอดรอกที่สองชนิดแรงดันต่ำโดยใช้ซีมอส" วิทยานิพนธ์วิศวกรรมศาสตรดุษฎีบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2546.
- [38] ทศยา ปุคคละนันท์. "วงจรอัลกอริธึม ADC ชนิดเข้ารหัสแบบเกรย์โดยใช้ฟังก์ชันสามเหลี่ยม" วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2547.

## ภาคผนวก ก

## คุณสมบัติที่สำคัญและวงจรสมมูลของมอสเฟต

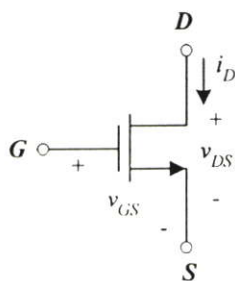
## ก1. คุณสมบัติที่สำคัญของมอสเฟตที่มีการทำงานในช่วงอิมิตัว

ในการออกแบบวงจรค่าสูงสุดและต่ำสุดที่นำเสนอเป็นการออกแบบวงจรโดยใช้มอสทรานซิสเตอร์ ชนิดของมอสทรานซิสเตอร์ที่ใช้จะเป็นมอสเฟตแบบเอนแฮนซ์เมนต์ที่มีการทำงานอยู่ในช่วงนำกระแสอิมิตัวเป็นหลัก คำว่า “มอสเฟต” ในวิทยานิพนธ์นี้จะใช้แทน “มอสเฟตแบบเอนแฮนซ์เมนต์” เพื่อความกระชับในการกล่าวอ้าง

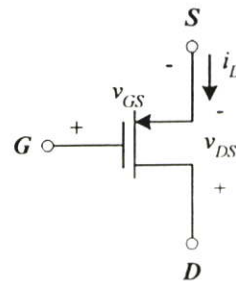
ในรูปที่ ก1 แสดงสัญลักษณ์ของเอ็นมอส (NMOS) และพีมอส (PMOS) ซึ่งประกอบด้วย 3 ส่วน คือ เคน (Drain:  $D$ ) เกต (Gate:  $G$ ) และซอร์ส (Source:  $S$ ) สมการแสดงความสัมพันธ์สำหรับสัญญาณขนาดใหญ่ (Large-signal Model) สำหรับการทำงานของมอสเฟตในช่วงนำกระแสอิมิตัว เมื่อ  $|v_{DS}| \geq |v_{GS}| - |V_T|$  [23] จะมีค่ากระแสเคน  $i_D$  ดังนี้

$$|i_D| = \frac{\mu C_{ox}}{2} \left( \frac{W}{L} \right) (|v_{GS}| - |V_T|)^2 (1 + \lambda |v_{DS}|) \quad (\text{ก1.1})$$

เมื่อ	$\mu$	คือ ค่าความคล่องตัวของโฮลหรืออิเล็กตรอน	( $\text{cm}^2/\text{V}\cdot\text{s}$ )
	$C_{ox}$	คือ ค่าความจุไฟฟ้าต่อพื้นที่ของเกตออกไซด์	( $\text{F}/\text{m}^2$ )
	$W/L$	คือ อัตราส่วนระหว่างความกว้างต่อความยาวของแชนเนล	( $\mu\text{m}/\mu\text{m}$ )
	$v_{GS}$	คือ ค่าแรงดันระหว่างขาเกตกับขาซอร์สของมอสเฟต	( $\text{V}$ )
	$V_T$	คือ ค่าแรงดันขีดเริ่มเปลี่ยน (Threshold Voltage)	( $\text{V}$ )
	$\lambda$	คือ ค่าพารามิเตอร์ของการมอดูเลตความกว้างของแชนเนล	( $\text{V}^{-1}$ )
	$v_{DS}$	คือ ค่าแรงดันระหว่างขาเคนกับขาซอร์สของมอสเฟต	( $\text{V}$ )



(ก) เอ็นมอส



(ข) พีมอส

รูปที่ ก1 สัญลักษณ์ของมอสเฟต

จากสมการที่ (ก1.1) ถ้าไม่คำนึงถึงผลกระทบของค่าพารามิเตอร์  $\lambda$  จะได้ว่า

$$i_D = \frac{\mu C_{ox}}{2} \left( \frac{W}{L} \right) (|v_{GS}| - |V_T|)^2 \quad (\text{ก1.2})$$

หรือ 
$$i_D = K (|v_{GS}| - |V_T|)^2 = \frac{\beta}{2} (|v_{GS}| - |V_T|)^2 = \frac{k'}{2} \left( \frac{W}{L} \right) (|v_{GS}| - |V_T|)^2 \quad (\text{ก1.3})$$

เมื่อ  $K$  และ  $\beta$  คือ ค่าพารามิเตอร์ของการนำกระแสของมอสเฟต (Device Transconductance Parameter)

$k'$  คือ ค่าพารามิเตอร์ของการนำกระแสของกระบวนการผลิต (Process Transconductance Parameter)

โดยที่ 
$$K = \frac{\mu C_{ox}}{2} \left( \frac{W}{L} \right) \quad (\text{ก1.4})$$

$$\beta = \mu C_{ox} \left( \frac{W}{L} \right) \quad (\text{ก1.5})$$

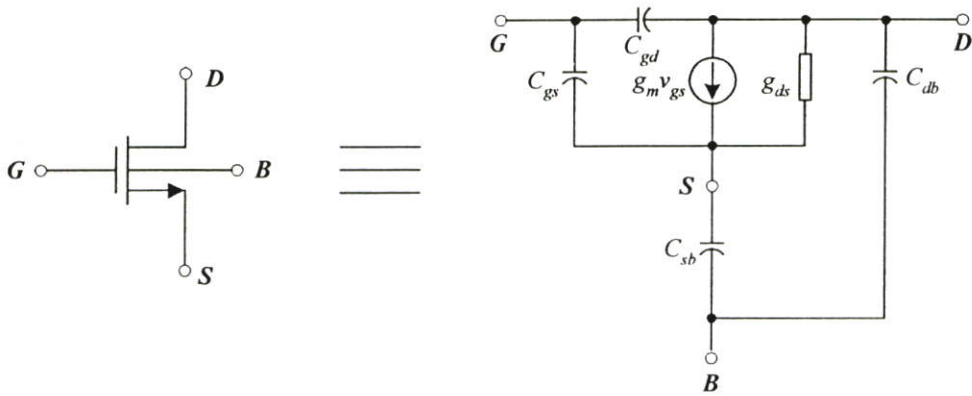
$$k' = \mu C_{ox} \quad (\text{ก1.6})$$

การทำงานของพีมอสจะตรงกันข้ามกับเอ็นมอส โดยค่าแรงดันขีดเริ่มเปลี่ยน  $V_T$  ของพีมอส หรือ  $V_{TP}$  จะมีค่าเป็นลบ และจะต้องป้อนค่าแรงดัน  $v_{GS}$  ให้มีค่าลบ มากกว่าค่า  $V_{TP}$  นั่นคือ  $v_{GS} - V_{TP} < 0$  จึงจะทำให้พีมอสอยู่ในสภาวะนำกระแส ดังนั้นค่าแรงดันที่ขาซอร์ส  $S$  จึงสูงกว่าค่าแรงดันที่ขาเดรน  $D$  ทำให้กระแสเดรน  $i_D$  ของพีมอสไหลจากซอร์สไปหาเดรน

## ก2. วงจรสมมูลและสมการแสดงความสัมพันธ์สำหรับสัญญาณขนาดเล็ก

ในรูปที่ ก2 แสดงวงจรสมมูลสำหรับสัญญาณขนาดเล็กของเอ็นมอสที่ทำงานในช่วงอิมิตัว โดยมีค่าทรานส์คอนดักแตนซ์ (Transconductance)  $g_m$  และค่าความต้านทานเอาต์พุตของมอสเฟต  $r_{ds}$  คือ

$$g_m = \frac{\partial i_d}{\partial v_{gs}} = \frac{2i_D}{v_{GS} - V_T} \approx \sqrt{2\mu C_{ox} \frac{W}{L} i_D} \quad (\text{ก2.1})$$

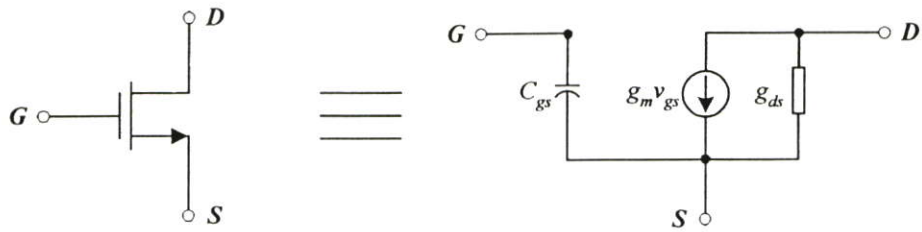


รูปที่ ก2 วงจรสมมูลสำหรับสัญญาณขนาดเล็กของเอ็นโมสที่ทำงานในช่วงอิมตัว

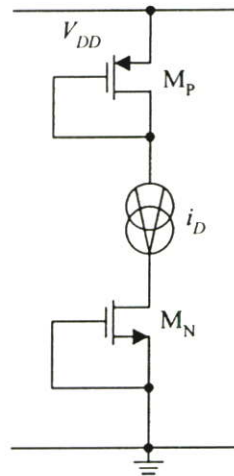
$$\frac{1}{r_{ds}} = g_{ds} = \frac{di_d}{dv_{ds}} = \lambda i_D \quad (\text{ก2.2})$$

จากวงจรสมมูลดังรูปที่ ก2 ได้พิจารณาถึงตัวเก็บประจุจำนวน 4 ตัว คือ ค่าความจุไฟฟ้ารวมระหว่างขาคเกตและซอร์ส  $C_{gs}$  ค่าความจุไฟฟ้ารวมระหว่างเกตและเดรน  $C_{gd}$  ค่าความจุไฟฟ้าที่เกิดขึ้นระหว่างซอร์สกับซับสเตรต  $C_{sb}$  และค่าความจุไฟฟ้าที่เกิดขึ้นระหว่างเดรนกับซับสเตรต  $C_{db}$  ซึ่งก่อนข้างป่วงยากสำหรับการวิเคราะห์วงจรด้วยมือ โดยทั่วไปจะถูกใช้สำหรับการวิเคราะห์โดยใช้การเลียนแบบการทำงานด้วยโปรแกรมคอมพิวเตอร์เท่านั้น [23] สำหรับการใช้นมอสเฟตที่มีการทำงานอยู่ในช่วงอิมตัวเป็นหลัก ค่าความจุไฟฟ้า  $C_{gd}$  จะมีค่าน้อยมาก เนื่องจากการเกิดสภาวะพินช์ออฟ (Pinch Off) กล่าวคือแชนเนล (Channel) ซึ่งเป็นช่องทางเดินกระแสบริเวณปลายด้านขาเดรนแคบมากและแรงดันที่ขาเดรนจะรบกวนต่อแชนเนลหรือประจุที่ขาเกตน้อยมาก ส่วนค่าความจุไฟฟ้า  $C_{sb}$  จะมีผลต่อการทำงานของมอสเฟตน้อยมากโดยเฉพาะเมื่อซอร์สถูกเชื่อมต่อกับฐานรอง ดังนั้นในการวิเคราะห์วงจรสมมูลสำหรับสัญญาณขนาดเล็กของมอสเฟตด้วยมือในวิทยานิพนธ์นี้จะพิจารณาเฉพาะค่าความจุ  $C_{gs}$  ซึ่งมีค่าประมาณ  $2/3 C_{ox} WL$  สำหรับกรณีของค่าความต้านทานพิจารณาได้ว่า ค่าความต้านทานที่เกิดขึ้นระหว่างขาคเกตกับซอร์ส  $r_{gs}$  และค่าความต้านทานที่เกิดขึ้นระหว่างขาคเกตกับเดรน  $r_{gd}$  มีค่าสูงมาก เนื่องจากที่ขาเกตของมอสเฟตถูกกั้นด้วยฉนวน ดังนั้นจึงคำนึงเฉพาะค่าความต้านทานหรือค่าความนำระหว่างขาเดรนกับซอร์ส  $r_{ds}$  หรือ  $g_{ds}$  เท่านั้น ดังวงจรสมมูลในรูปที่ ก3

ค่าพารามิเตอร์ของการนำกระแสและค่าแรงดันขีดเริ่มของมอสเฟตที่ใช้ในการวิเคราะห์ด้วยมือสามารถประมาณค่าได้จากผลการเลียนแบบการทำงานของวงจрдังรูปที่ ก4 [34]-[35] ด้วยโปรแกรมคอมพิวเตอร์ โดยที่



รูปที่ ก3 วงจรสมมูลสำหรับสัญญาณขนาดเล็กของเอนมอสที่ใช้ในการวิเคราะห์ห้ด้วยมือ



รูปที่ ก4 วงจรที่ใช้ในการเลียนแบบการทำงานด้วยโปรแกรมคอมพิวเตอร์เพื่อประมาณค่าพารามิเตอร์การนำกระแสและค่าแรงดันขีดเริ่มของมอสเฟต

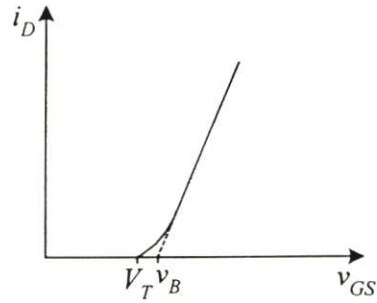
$$K = \frac{k'}{2} \left( \frac{W}{L} \right) \approx \left( \frac{\sqrt{i_{D1}} - \sqrt{i_{D2}}}{v_{GS1} - v_{GS2}} \right)^2 \quad (\text{ก2.3})$$

$$V_T \approx v_{GS} - \sqrt{\frac{i_D}{K}} \quad (\text{ก2.4})$$

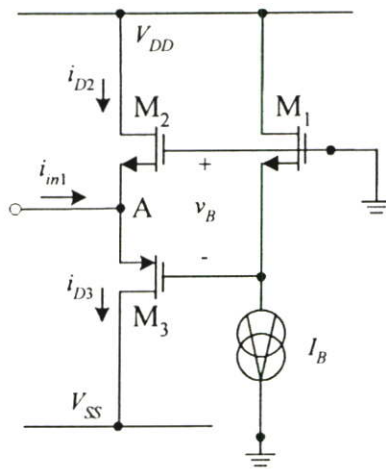
### ก3. การไบแอสมอสเฟตที่ขอบของการนำกระแสในช่วงนำกระแสอิ่มตัว

การไบแอสมอสเฟตที่ขอบของการนำกระแสแสดงได้ดังจุด  $v_B$  ในรูปที่ ก5 [37] โดยที่  $V_T$  เป็นค่าแรงดันขีดเริ่มเปลี่ยนของมอสเฟต ข้อได้เปรียบของการไบแอสมอสเฟตที่จุดนี้จะเป็นการลดความผิดเพี้ยนทางฮาร์โมนิกส์ที่สอง และสามารถทำงานได้ที่ความถี่สูง [32] ตัวอย่างวงจรที่มีและไม่มีไบแอสมอสเฟตที่ขอบของการนำกระแสแสดงในรูปที่ ก6(ก) และ ก6(ข) ตามลำดับ

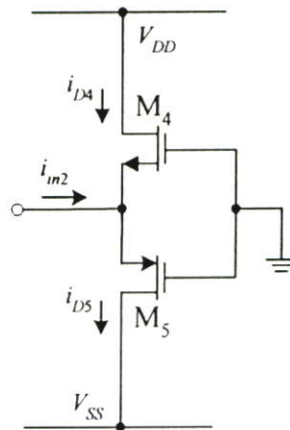
จากรูปที่ ก6(ก) แหล่งจ่ายกระแส  $I_B$  จะจ่ายกระแสคงที่ให้กับมอสเฟต  $M_1$  เพื่อทำให้เกิดความต่างศักย์  $v_B$  ไบแอสให้กับมอสเฟต  $M_2$  และ  $M_3$  ทำให้มอสเฟต  $M_2$  และ  $M_3$  ถูกไบแอสที่ขอบ



รูปที่ ๓5 ตำแหน่งการไบแอสมอสเฟตที่ขอบของการนำกระแส



(ก) ตัวอย่างวงจรที่มีการไบแอสมอสเฟตที่ขอบของการนำกระแส

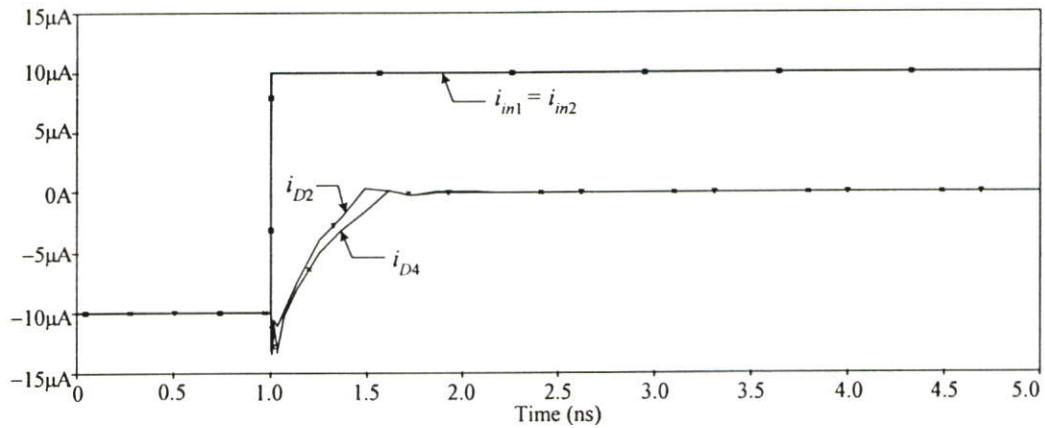


(ข) ตัวอย่างวงจรที่ไม่มีกรไบแอสมอสเฟตที่ขอบของการนำกระแส

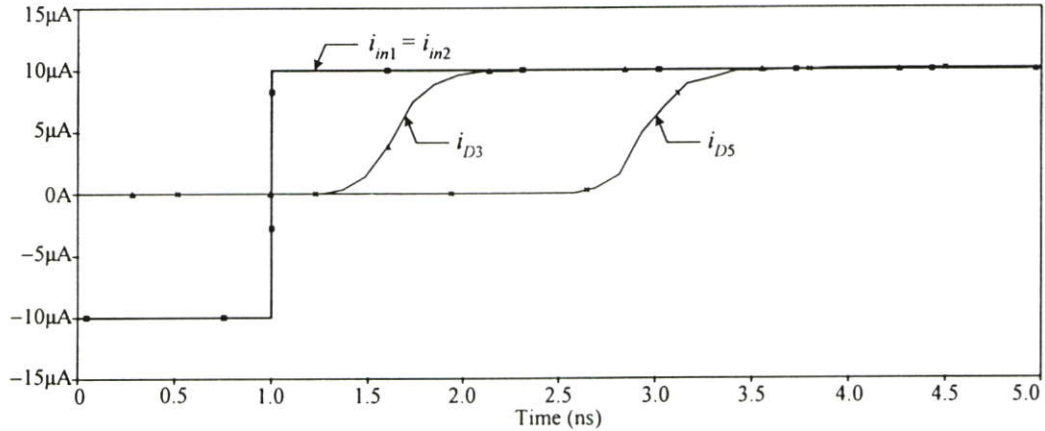
รูปที่ ๓6 ตัวอย่างวงจรที่มีและไม่มีกรไบแอสมอสเฟตที่ขอบของการนำกระแส

ของการนำกระแสในช่วงนำกระแสอิ่มตัว ค่าความต่างศักย์  $v_B$  จะมีค่าประมาณ  $V_{T2} + V_{T3}$  โดยที่  $V_{T2}$  และ  $V_{T3}$  เป็นค่าแรงดันขีดเริ่มเปลี่ยนของมอสเฟต  $M_2$  และ  $M_3$  ตามลำดับ เพื่อทดสอบสมรรถนะ

ของวงจรที่มีและไม่มีกรไบแอสมอสเฟตที่ขอบของการนำกระแสดังรูปที่ 6 จะทำการทดสอบ โดยเลียนแบบการทำงานด้วยโปรแกรม PSPICE ด้วยการใช้แบบจำลองมอสเฟต BSIM ที่มีเทคโนโลยีแบบ AMIS 0.5 $\mu\text{m}$  ซึ่งภายในอุปกรณ์มอสเฟตแต่ละตัวได้กำหนดอัตราส่วน  $W/L$  เท่ากับ 4 $\mu\text{m}/1\mu\text{m}$  ยกเว้นอัตราส่วน  $W/L$  ของ  $M_1$  ที่กำหนดให้เท่ากับ 1 $\mu\text{m}/1\mu\text{m}$  พร้อมทั้งได้กำหนดค่าแรงดันแหล่งจ่าย  $V_{DD} = -V_{SS} = 5\text{V}$  และค่ากระแสแหล่งจ่าย  $I_B = 15\mu\text{A}$



(ก) ความเร็วในการสวิตช์ Off ของมอสเฟต  $M_2$  และ  $M_4$

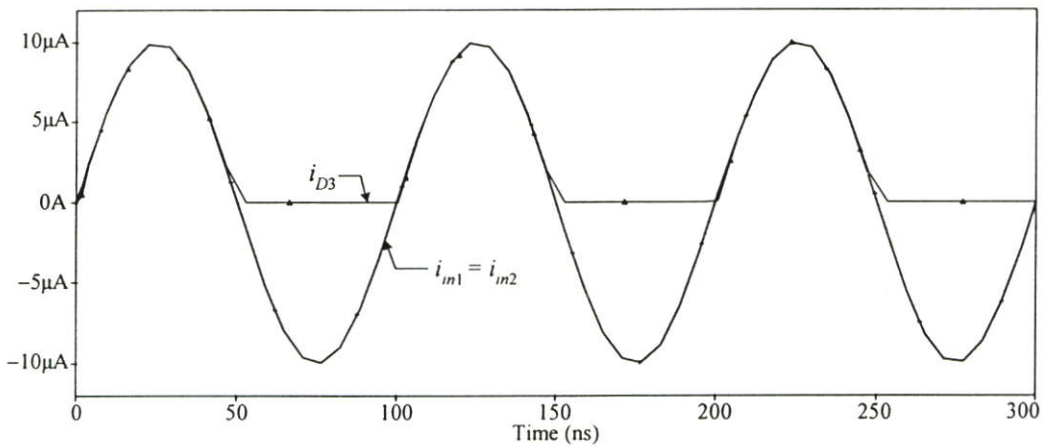


(ข) ความเร็วในการสวิตช์ On ของมอสเฟต  $M_3$  และ  $M_5$

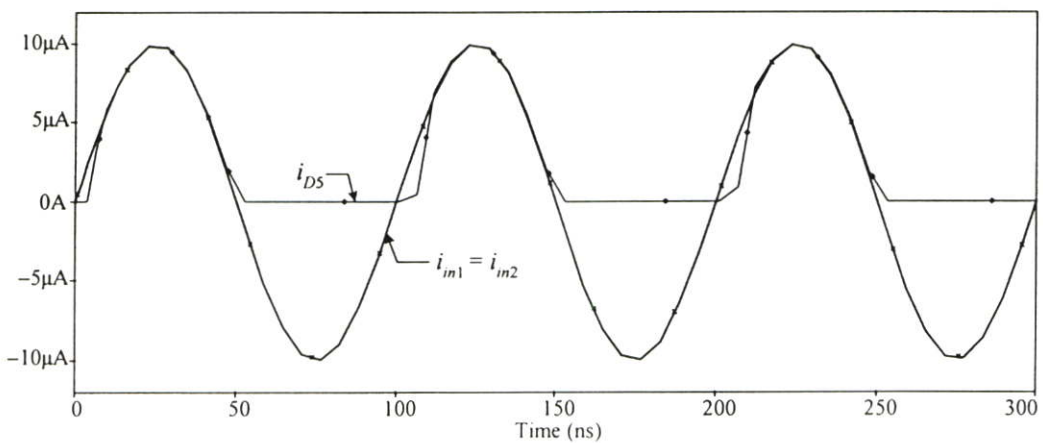
**รูปที่ 7** ผลการเลียนแบบการทำงานเพื่อศึกษาความเร็วในการสวิตช์ของมอสเฟตในวงจรดังรูปที่ 6 เมื่อป้อนกระแสอินพุต  $i_{in1}$  และ  $i_{in2}$  เป็นสัญญาณขั้นบันไดที่มีค่าเพิ่มขึ้น

จากวงจรที่มีและไม่มีกรไบแอสมอสเฟตที่ขอบของการนำกระแสดังรูปที่ 6 พบว่า มอสเฟต  $M_2$  และ  $M_4$  จะทำงานเมื่อกระแสอินพุต  $i_{in1}$  และ  $i_{in2}$  มีค่าเป็นลบ ตามลำดับ ในขณะที่ มอสเฟต  $M_3$  และ  $M_5$  จะทำงานเมื่อกระแส  $i_{in1}$  และ  $i_{in2}$  มีค่าเป็นบวก ตามลำดับ เพื่อเปรียบเทียบ

ความเร็วในการสวิตช์ (Switching Speed) ของมอสเฟตระหว่าง  $M_2$  กับ  $M_4$  และ  $M_3$  กับ  $M_5$  จะทำการป้อนกระแสอินพุต  $i_{in1}$  และ  $i_{in2}$  เป็นสัญญาณขั้นบันไดที่มีค่าเพิ่มขึ้นจาก  $-10\mu\text{A}$  เป็น  $10\mu\text{A}$  จากผลการเลียนแบบการทำงานในรูปที่ ๓7 พบว่า ในช่วงเวลา  $0\text{s} < t < 1\text{ns}$  เมื่อกระแส  $i_{in1}$  และ  $i_{in2}$  มีค่าน้อยกว่าศูนย์ มอสเฟต  $M_2$  และ  $M_4$  จะอยู่ในสถานะนำกระแส (On) และมอสเฟต  $M_3$  และ  $M_5$  จะอยู่ในสถานะไม่นำกระแส (Off) โดยที่กระแส  $i_{D2} = i_{D4} = -10\mu\text{A}$  และ  $i_{D3} = i_{D5} = 0\text{A}$  ในช่วงเวลา  $t \geq 1\text{ns}$  กระแสอินพุต  $i_{in1}$  และ  $i_{in2}$  จะมีค่ามากกว่าศูนย์ มอสเฟต  $M_3$  จะนำกระแสแทน  $M_2$  และมอสเฟต  $M_5$  จะนำกระแสแทน  $M_4$  จากรูปที่ ๓7(ก) เมื่อพิจารณาช่วงเวลาที่ค่ากระแส  $i_{D2}$  และ  $i_{D4}$  มีการเปลี่ยนแปลงไป 90% ซึ่งเป็นช่วงเวลาที่กระแส  $i_{D2}$  และ  $i_{D4}$  มีค่าเปลี่ยนจาก  $-10\mu\text{A}$  เป็น  $-1\mu\text{A}$  จะได้ช่วงเวลาในการสวิตช์ Off ของมอสเฟต  $M_2$  และ  $M_4$  มีค่าประมาณ 0.42 ns และ 0.583 ns ตาม



(ก) กระแสเอาต์พุต  $i_{D3}$



(ข) กระแสเอาต์พุต  $i_{D5}$

รูปที่ ๓8 ผลการเลียนแบบการทำงานเพื่อเปรียบเทียบความเพี้ยนของกระแสเอาต์พุตในวงจร  
ตั้งรูปที่ ๓6

ลำดับ จากรูปที่ ก7(ข) เมื่อพิจารณาช่วงเวลาที่กำลังกระแส  $i_{D3}$  และ  $i_{D5}$  มีการเปลี่ยนแปลงไป 90% ซึ่งเป็นช่วงเวลาที่กระแส  $i_{D3}$  และ  $i_{D5}$  มีค่าเพิ่มขึ้นจาก 0A เป็น 9 $\mu$ A จะได้ช่วงเวลาในการสวิตช์ On ของมอสเฟต  $M_3$  และ  $M_5$  มีค่าประมาณ 0.864 ns และ 2.198 ns ตามลำดับ

ในรูปที่ ก8 แสดงผลการเลียนแบบการทำงานของวงจรในรูปที่ ก6 จากการป้อนกระแส กระแสอินพุต  $i_{in1}$  และ  $i_{in2}$  เป็นสัญญาณไฟสลับที่มีค่าแอมพลิจูด 10 $\mu$ A และความถี่เท่ากับ 10MHz เพื่อเปรียบเทียบความเพี้ยน (Distortion) ของกระแสเอาต์พุต  $i_{D3}$  และ  $i_{D5}$  บริเวณช่วงสัญญาณผ่านจุด ศูนย์ดังผลการเลียนแบบในรูปที่ ก8(ก) และ ก8(ข) ตามลำดับ

จากผลการเลียนแบบการทำงานในรูปที่ ก7 และ ก8 สามารถยืนยันได้ว่าวงจรที่มีการไบแอสมอสเฟตที่ขอบของการนำกระแส ทำให้วงจรมีช่วงเวลานิ่ง (Delay Time) ลดลง ทำให้วงจรทำงานได้เร็วขึ้น และเกิดความเพี้ยนของสัญญาณเอาต์พุตน้อยลง



เมื่อพิจารณาที่โนดเอาต์พุตต่ำสุด จะได้ค่ากระแสเอาต์พุตต่ำสุด  $i_{\min}$  คือ

$$i_{\min} = i_e - i_g \quad (\text{ข1.3})$$

เมื่อแทนค่าจากสมการที่ (ข1.1) และ (ข1.2) ลงใน (ข1.3) จะได้ว่า

$$i_{\min} = i_{\max} = i_m \quad (\text{ข1.4})$$

ถ้ากำหนดให้  $i_{in(max)}$  คือ ค่ากระแสอินพุตสูงสุดที่ป้อนให้แก่วงจรที่นำเสนอยังคงสามารถทำงานได้ ดังสมการที่ (ข1.1) จะได้ว่าค่าแรงดันที่เกดกับซอร์สของมอสเฟต  $M_{11}$  หรือค่าแรงดัน  $v_{GS11}$  จะมีค่าสูงสุดได้ไม่เกินค่าแรงดันที่ทำให้มอสเฟต  $M_{12}$  ไม่สามารถนำกระแสได้ จากรูปที่ ข1 จะได้ว่า

$$v_c = V_{DD} - v_{GS_c} \quad (\text{ข1.5})$$

$$v_{DS11} = v_{GS12} + v_c \quad (\text{ข1.6})$$

$$v_{DS12} = V_{DD} - v_c \quad (\text{ข1.7})$$

เมื่อแทนค่าจากสมการที่ (ข1.5) ลงใน (ข1.6) จะได้

$$v_{DS11} = v_{GS12} + V_{DD} - v_{GS_c} \quad (\text{ข1.8})$$

เงื่อนไขที่ทำให้การทำงานของมอสเฟต  $M_{12}$  อยู่ในช่วงนำกระแสอิ่มตัว คือ

$$v_{DS12} \geq v_{GS12} - V_{TN12} \quad (\text{ข1.9})$$

เมื่อแทนค่าจากสมการที่ (ข1.7) ลงใน (ข1.9) จะได้

$$V_{DD} - v_c \geq v_{GS12} - V_{TN2} \quad (\text{ข1.10})$$

จากสมการที่ (ข1.6) และ (ข1.10) จะได้

$$V_{DD} - v_{DS11} + V_{TN2} \geq 0 \quad (\text{ข1.11})$$

เงื่อนไขที่ทำให้การทำงานของมอสเฟต  $M_{11}$  อยู่ในชัวงนำกระแสมีตัว คือ

$$v_{DS11} \geq v_{GS11} - V_{TN11} \quad (\text{ข1.12})$$

จากสมการที่ (ข1.11) และ (ข1.12) สามารถวิเคราะห์หาคัวงปฏิบัติงนของกระแสินพุดของวงจรถที่ นำเสนอได้จาก

$$V_{DD} - v_{DS11} + V_{TN2} = 0 \quad (\text{ข1.13})$$

$$v_{DS11} = v_{GS11} - V_{TN11} \quad (\text{ข1.14})$$

เมื่อแทนค่าจากสมการที่ (ข1.14) ลงใน (ข1.13) จะได้

$$v_{GS11} = V_{DD} + V_{TN11} + V_{TN12} \quad (\text{ข1.15})$$

จากความสัมพันธ์ระหวางค่าแรงดันที่เกิดกับซอร์ส  $v_{GS}$  กับค่ากระแสเดรน  $i_D$  ของมอสเฟตตั้งสมการ ที่ (ก1.3) เมื่อจัดรูปของสมการที่ (ข1.15) ใหม่ จะได้ว่า

$$\sqrt{\frac{i_{m(\max)}}{K_{11}}} = V_{DD} + V_{TN12} \quad (\text{ข1.16})$$

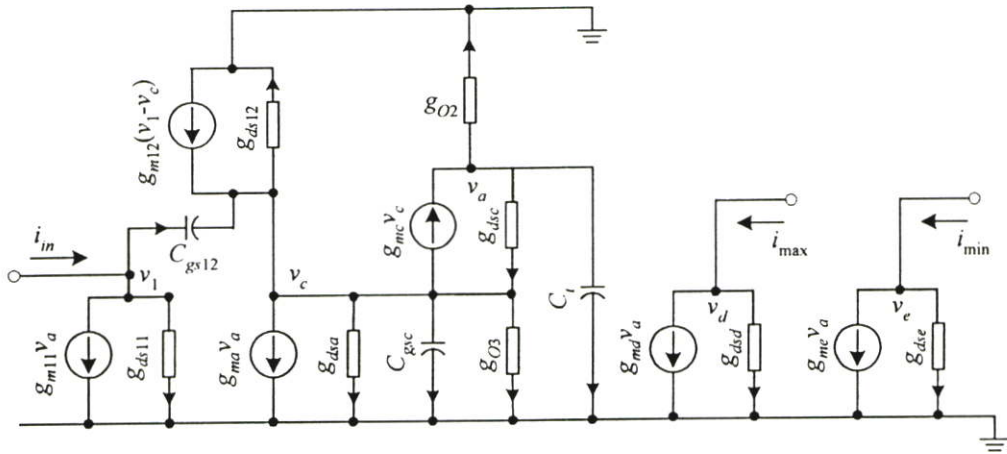
หรือ 
$$i_{m(\max)} = K_{11} (V_{DD} + V_{TN12})^2 \quad (\text{ข1.17})$$

ดังนั้นชัวงปฏิบัติงนของกระแสินพุดของวงจรถที่นำเสนอ คือ

$$0 < i_m \leq K_{11} (V_{DD} + V_{TN12})^2 \quad (\text{ข1.18})$$

## ข2. การวิเคราะห์ผลตอบสนองทางความถี่

ในการวิเคราะห์ผลตอบสนองทางความถี่ของวงจรหาค่าสูงสุดและต่ำสุดดังรูปที่ 4.2 จะวิเคราะห์ในกรณีที่มีป้อนกระแสอินพุตเพียงแก่สัญญาณเดียว ( $n = 1$ ) จากวงจรสมมูลดังรูปที่ ข2 เมื่อ  $C_i = C_{gs11} + C_{gsa} + C_{gsd} + C_{gse}$  จะได้ว่า



รูปที่ ข2 วงจรสมมูลสำหรับการวิเคราะห์ผลตอบสนองทางความถี่ของวงจรที่นำเสนอ

ที่โหนด  $v_1$

$$i_{in} = (g_{ds11} + sC_{gs12})v_1 + (g_{m11})v_a - (sC_{gs12})v_c \quad (ข2.1)$$

ที่โหนด  $v_c$

$$(g_{m12} + sC_{gs12} + g_{dsc})v_1 = \left( \begin{array}{l} g_{m12} + g_{mc} + g_{dsc} + g_{dsa} + g_{ds12} \\ +g_{o3} + sC_{gs12} + sC_{gsc} \end{array} \right) v_c + (g_{ma})v_a \quad (ข2.2)$$

ที่โหนด  $v_a$

$$(g_{mc} + g_{dsc})v_c = (g_{o2} + g_{dsc} + sC_i)v_a \quad (ข2.3)$$

ที่โหนด  $v_d$

$$i_{max} = (g_{dsd})v_d + (g_{md})v_a \quad (ข2.4)$$

ที่โหนด  $v_e$

$$i_{min} = (g_{dse})v_e + (g_{me})v_a \quad (ข2.5)$$

จากสมการที่ (ข2.1) ถึง (ข2.5) ถ้า  $g_m \gg g_{ds}$  และ  $g_m \gg g_o$  จะเขียนใหม่ได้ว่า

ที่โหนด  $v_1$

$$i_{in} = (sC_{gs12})v_1 + (g_{m11})v_a - (sC_{gs12})v_c \quad (ข2.6)$$

ที่โหนด  $v_c$

$$(g_{m12} + sC_{gs12})v_1 = (g_{m12} + g_{mc} + sC_{gs12} + sC_{gsc})v_c + (g_{ma})v_a \quad (ข2.7)$$

ที่โหนด  $v_a$

$$v_c = \left( \frac{sC_t}{g_{mc}} \right) v_a \quad (ข2.8)$$

ที่โหนด  $v_d$

$$v_a = \left( \frac{1}{g_{md}} \right) i_{max} \quad (ข2.9)$$

ที่โหนด  $v_d$

$$v_a = \left( \frac{1}{g_{mc}} \right) i_{min} \quad (ข2.10)$$

เมื่อแทนค่าจากสมการที่ (ข2.8) ลงใน (ข2.7) จะได้ว่า

$$v_1 = \left( \frac{(g_{m12} + g_{mc} + sC_{gs12} + sC_{gsc})sC_t + g_{ma}g_{mc}}{(g_{m12} + sC_{gs12})g_{mc}} \right) v_a \quad (ข2.11)$$

เมื่อแทนค่าจากสมการที่ (ข2.8) ลงใน (ข2.6) จะได้ว่า

$$i_{in} = (sC_{gs12})v_1 + \left( \frac{g_{m11}g_{mc} - s^2C_{gs12}C_t}{g_{mc}} \right) v_a \quad (ข2.12)$$

เมื่อแทนค่าจากสมการที่ (ข2.11) ลงใน (ข2.12) จะได้ว่า

$$\frac{v_a}{i_{in}} = \frac{(g_{m12} + sC_{gs12})g_{mc}}{(C_{gsc}C_tC_{gs12})s^3 + (g_{mc}C_tC_{gs12})s^2 + ((g_{ma} + g_{m11})g_{mc}C_{gs12})s + g_{m11}g_{mc}g_{m12}} \quad (ข2.13)$$

ถ้า  $C_{gsc}C_tC_{gs12} \approx 0$  จากสมการที่ (ข2.13) จะได้

$$\frac{v_a}{i_{in}} = \frac{(g_{m12} + sC_{gs12})g_{mc}}{(g_{mc}C_tC_{gs12})s^2 + ((g_{ma} + g_{m11})g_{mc}C_{gs12})s + g_{m11}g_{mc}g_{m12}} \quad (ข2.14)$$

เมื่อแทนค่าจากสมการที่ (ข2.9) ลงใน (ข2.14) จะได้ว่า

$$\frac{i_{max}}{i_{in}} = \frac{(g_{m12} + sC_{gs12})g_{mc}g_{md}}{(g_{mc}C_tC_{gs12})s^2 + ((g_{ma} + g_{m11})g_{mc}C_{gs12})s + g_{m11}g_{mc}g_{m12}} \quad (ข2.15)$$

หรือ

$$\frac{i_{max}}{i_{in}} = \frac{\left(\frac{g_{md}}{g_{m11}g_{m12}}\right)(g_{m12} + sC_{gs12})}{1 + s\left(\frac{g_{ma}C_{gs12} + g_{m11}C_{gs12}}{g_{m11}g_{m12}}\right) + s^2\left(\frac{C_tC_{gs12}}{g_{m11}g_{m12}}\right)} \quad (ข2.16)$$

จากสมการที่ (ข2.16) ถ้าความถี่  $s$  มีค่าต่ำ ๆ หรือในกรณีที่  $s = 0$  จะได้อัตราขยายกระแส  $\beta_{max}$  คือ

$$\beta_{max} = \left. \frac{i_{max}}{i_{in}} \right|_{s=0} = \frac{g_{md}}{g_{m11}} \quad (ข2.17)$$

ถ้ากำหนดให้

$$\frac{i_{max}}{i_{in}} = \frac{N(s)}{D(s)} \quad (ข2.18)$$

จากสมการที่ (ข2.16) และ (ข2.18) จะได้ว่า

$$N(s) = \left(\frac{g_{md}}{g_{m11}g_{m12}}\right)(sC_{gs12} + g_{m12}) \quad (ข2.19)$$

$$D(s) = 1 + s\left(\frac{g_{ma}C_{gs12} + g_{m11}C_{gs12}}{g_{m11}g_{m12}}\right) + s^2\left(\frac{C_tC_{gs12}}{g_{m11}g_{m12}}\right) \quad (ข2.20)$$

เมื่อ  $N(s) = 0$  จะได้ค่าซีโร (Zero) ของวงจรถูกนำเสนอในกรณีที่  $n = 1$  คือ

$$z = -\left(\frac{g_{m12}}{C_{gs12}}\right) \quad (\text{ข2.21})$$

ในการวิเคราะห์ค่าโพล (Pole) ของวงจรถูกนำเสนอในกรณีที่  $n = 1$  [24] จะกำหนดให้

$$D(s) = \left(1 - \frac{s}{p_1}\right) \left(1 - \frac{s}{p_2}\right)$$

หรือ 
$$D(s) = 1 - s \left(\frac{1}{p_1} + \frac{1}{p_2}\right) + s^2 \left(\frac{1}{p_1 p_2}\right) \quad (\text{ข2.22})$$

เมื่อ  $p_1$  คือ โพลโดดเด่นของวงจรถูกนำเสนอในกรณีที่  $n = 1$

$p_2$  คือ โพลไม่โดดเด่นหรือโพลที่มีความถี่สูงกว่าของวงจรถูกนำเสนอในกรณีที่  $n = 1$

ถ้า  $|p_2| \gg |p_1|$  จากสมการที่ (ข2.22) จะเขียนใหม่ได้ว่า

$$D(s) \cong 1 - s \left(\frac{1}{p_1}\right) + s^2 \left(\frac{1}{p_1 p_2}\right) \quad (\text{ข2.23})$$

เมื่อเทียบค่าสัมประสิทธิ์ของสมการที่ (ข2.20) กับ (ข2.23) จะได้ค่าโพลของวงจรถูกนำเสนอ คือ

$$p_1 \cong -\left(\frac{g_{m11} g_{m12}}{g_{m11} C_{gs12} + g_{ma} C_{gs12}}\right) \quad (\text{ข2.24})$$

$$p_2 \cong -\left(\frac{g_{m11} + g_{ma}}{C_t}\right) = -\left(\frac{g_{m11} + g_{ma}}{C_{gs11} + C_{gsa} + C_{gsd} + C_{gse}}\right) \quad (\text{ข2.25})$$

จากสมการที่ (ข2.16) ถึง (ข2.25) สามารถคำนวณหาค่าอัตราส่วน  $i_{\max}/i_{in}$  ของวงจรถูกนำเสนอได้ดังนี้

$$\frac{i_{\max}}{i_{in}} \cong \left(\frac{g_{md}}{g_{m11} g_{m12}}\right) \frac{(T_3 s + 1)}{(T_1 s + 1)(T_2 s + 1)} \quad (\text{ข2.26})$$

เมื่อ 
$$T_1 \cong \frac{(g_{m11} + g_{ma})C_{gs12}}{g_{m11}g_{m12}} \quad (\text{ข2.27})$$

$$T_2 \cong \frac{C_{gs11} + C_{gsa} + C_{gsd} + C_{gse}}{g_{m11} + g_{ma}} \quad (\text{ข2.28})$$

$$T_3 \cong \frac{C_{gs12}}{g_{m12}} \quad (\text{ข2.29})$$

### ข3. การวิเคราะห์ค่าแหล่งจ่ายไฟแรงดันต่ำสุด

การวิเคราะห์ค่าแหล่งจ่ายไฟแรงดันต่ำสุดของวงจรที่นำเสนอในรูปแบบที่ 4.2 สามารถพิจารณาได้จากจำนวนอุปกรณ์สูงสุดที่ต่อระหว่างแหล่งจ่ายไฟแรงดัน  $V_{DD}$  และกราวด์ [38] จากรูปที่ 4.2 พบว่ามีจำนวนมอสเฟตสูงสุดเท่ากับ 3 ประกอบด้วยพีมอส 1 ตัว และเอ็นมอส 2 ตัว ที่ต่อระหว่างแหล่งจ่ายไฟแรงดัน  $V_{DD}$  และกราวด์ ถ้ากำหนดให้มอสเฟตชนิดเดียวกันทุกตัวมีความสมพงษ์กัน จะได้เงื่อนไขของแหล่งจ่ายไฟแรงดัน คือ

$$(V_{DD} - 0) \geq 2v_{DSN} + v_{SDP} \quad (\text{ข3.1})$$

หรือ 
$$V_{DD} \geq 2v_{DSN} + |v_{DSP}| \quad (\text{ข3.2})$$

สำหรับเงื่อนไขการทำงานของมอสเฟตในช่วงนำกระแสอิ่มตัว คือ

$$|v_{DS}| \geq |v_{GS}| - |V_T| \quad (\text{ข3.3})$$

จากเงื่อนไขการไบแอสมอสเฟต ค่าแรงดันระหว่างขาเกตกับขาซอร์สต่ำสุด  $|v_{DS}|_{(\min)}$  ที่ยังคงทำให้มอสเฟตสามารถทำงานได้ คือ

$$|v_{DS}|_{(\min)} \cong |V_T| \quad (\text{ข3.4})$$

เมื่อแทนค่าจากสมการที่ (ข3.4) ลงใน (ข3.2) จะได้

$$V_{DD(\min)} \cong 2V_{TN} + |V_{TP}| \quad (\text{ข3.5})$$

ภาคผนวก ก

## บทความวิจัยที่ได้รับการตีพิมพ์

บทความวิจัยที่ได้รับการตีพิมพ์ในการประชุมวิชาการระดับนานาชาติ มีรายละเอียดดังนี้

**Supatpong Keawconthai**, Chaleompun Wangwiwattana, Amphawan Chaikla, Vanchai Riewruja, and Prasit Julsereewong, “A CMOS-based Multiple-Input Max/Min Circuit” Proceedings of the 2005 Fifth International Conference on Information, Communications and Signal Processing, Bangkok, Thailand, 6-9 December 2005., pp. 54-58.

C o n f e r e n c e      G u i d e

2005 Fifth International Conference on  
Information, Communications and Signal Processing

# ICICS 2005

6-9 December 2005, Bangkok, Thailand

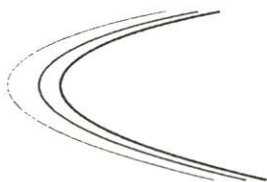
Co-Organised by :  
King Mongkut's Institute of Technology Ladkrabang (Thailand)  
Nanyang Technological University (Singapore)



**NANYANG  
TECHNOLOGICAL  
UNIVERSITY**

Technical Co-Sponsors :

TEL



## Software and Systems Engineering I : W1C

---

Date: 7 December 2005, Wednesday

Time: 1100-1220

Venue: Plimarmmek Room C

Chair(s): Kim Hui YAP, Huadong MA

### W1C.1 P0495

A Real Application of Extended Particle Swarm Optimizer  
*J Xu, X Yue, Z Xin*  
 Beijing University of Posts and Telecommunications, CHINA

TCFA problem is a traditionally hard problem in the optimization of toll telecommunication network. Practically we utilize simulated annealing (SA) algorithm to indirectly solve a simplified version of TCFA problem. In this paper, particle swarm optimization (PSO) and extended particle swarm optimizer (EPSO) are introduced briefly associated with some other significant alterations. Simulation based on a real telecommunication benchmark shows that EPSO can achieve better solutions compared with SA and the basic PSO.

### W1C.2 P0375

Data Link Antenna Control System Design using an Adaptive Fuzzy Controller  
*S Park, \*J Kim*  
 Dongseo University, KOREA  
 \*ShinDong Digitec, KOREA

The data link antenna system must be always pointed to a moving target for communication. Especially, for an antenna mounted on a moving vehicle, it needs the stabilized the antenna system. So, software and hardware, signal processing of motion detection sensors, real-time processing of vehicle dynamics, trajectory estimation of satellite, antenna servo mechanism, and tracking algorithm are unified in the antenna system. The purpose of this paper is to design a fuzzy controller for data link tracking antenna control system. The fuzzy rule based stabilization and tracking algorithm was implemented and the performance of the designed fuzzy controller was verified by the simulations.

### W1C.3 P0698

A CMOS-based Multiple-Input Max/Min Circuit  
*S Keawconthai, C Wangwiwattana, A Chaikla, V Riewruja, P Julsereewong*  
 King Mongkut's Institute of Technology Ladkrabang, THAILAND

This paper presents a CMOS circuit technique for realization of the current-mode multiple-input Max/Min circuit. The maximum and minimum functions are incorporated into the same scheme with parallel processing. The design strategy is based on the use of

MOS transistor operating at the edge of conduction. The proposed circuit performs a low-distortion in the transfer characteristic and is useful building block for the real-time systems. The performances of the proposed circuit were studied using the PSPICE analog simulation program. The simulation results verified the circuit performances are agreed with the expected values.

### W1C.4 P0609

Quantitative Analysis of MIMO-OFDM System in CMOS Technology  
*T Tsang*  
 The Hong Kong Polytechnic University, HONG KONG S.A.R.

Coupled with a robust and efficient OFDM air interface, MIMO technologies lead to a very compelling high speed data link solution for future wireless multimedia systems. This article presents MIMO-OFDM concept prototype of signal processing operations and simulate performance results. The prototype is based on the IEEE 802.11a/g standards at physical layer, supporting multiple antenna, adaptive modulation and coding, with peak rates up to 54 Mb/s. The proposed prototype architecture is modelled using VHDL-AMS-RTS, and synthesized using 0.35um CMOS standard cell library with a SYNOPSIS TM tool, as well as doing a timing simulation. It enables high throughput, high energy efficiency and small area, and can be readily sent for fabrication in a CMOS process.

# A CMOS-based Multiple-Input Max/Min Circuit

Supatpong Keawconthai, Chaleompun Wangwiwattana, Amphawan Chaikla,  
Vanchai Riewruja, and Prasit Julsereewong  
Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang,  
Ladkrabang, Bangkok, Thailand

**Abstract**—This paper presents a CMOS circuit technique for realization of the current-mode multiple-input Max/Min circuit. The maximum and minimum functions are incorporated into the same scheme with parallel processing. The design strategy is based on the use of MOS transistor operating at the edge of conduction. The proposed circuit performs a low-distortion in the transfer characteristic and is useful building block for the real-time systems. The performances of the proposed circuit were studied using the PSPICE analog simulation program. The simulation results verified the circuit performances are agreed with the expected values.

**Keywords**—current-mode circuit, maximum and minimum operations, CMOS-based circuit

## I. INTRODUCTION

Since fuzzy mathematics was established, it has found many applications in the area of expert system, pattern recognition, robotics, and industry control, etc [1]. Fuzzy systems were implemented using software or hardware. The conventional software approach is large in size and its operation speed is low particularly in real-time applications. It always needs ADC and DAC interface for input and output to deal with real-time problems. This interface slows down the whole system and makes its accuracy dependent on this ADC and DAC. For this reason, the hardware implementation of fuzzy systems with high speed and high efficiency will be need for real-time use such as image and speech recognition.

The most significant fuzzy logic functions for realizing fuzzy systems are the maximum and minimum functions. Fuzzy systems employing these two functions are used in many applications [2]-[3]. The realizations of maximum and minimum functions in analog circuit form so far have been implemented using either a second generation current conveyor (CCII) [2] or an operational transconductance amplifier (OTA) [3] as a basic active circuit element. These approaches require diode function as an electronic switch to eliminate undesirable signal to provide maximum and minimum operations. However, the high-speed performance of these approaches is limited by the delay caused by the transition between "on" and "off" state of diodes. The dynamic ranges of the Max and Min circuits using OTA are also limited by the input stage of an OTA. Other approaches are based on the use of CMOS circuit technique to perform the maximum and minimum function [4]-[9].

For implementing a fuzzy logic controller or fuzzy processor by employing maximum and minimum functions, the multiple-input Max and Min circuits are needed. The problems of using

the binary tree structure based on the two-input Max and Min circuits to implement the multiple-input circuits are accumulated errors and low operation speed. To minimize these disadvantages the one-stage multiple-input Max and Min circuits have been proposed in literature [4]-[6]. The most reported realization of Max and Min circuits so far have been implemented either maximum or minimum operation. When incorporating the maximum and minimum operations into the same circuit, the advantages will be gained [7]-[8]. However, these approaches generate accumulated error as a result of using these proposed circuits to implement the multiple-input Max/Min circuit.

This paper aims to present a current-mode multiple-input Max/Min circuit based on the same principle as in [9]. However, we develop this idea in a difference way to increase the operating speed. The proposed Max/Min circuit can be operated using a single 3.5V supply and provides the good performances. The simulation results supporting the characteristics of the proposed circuit are also included.

## II. CIRCUIT DESCRIPTION

### A. Multiple-input Max scheme

Fig. 1 shows the circuit diagram of the current-mode multiple-input Max scheme. Assume that the transistors are all matched. Each maximum cell for one input signal is composed of three NMOS transistors,  $M_{j1}$ ,  $M_{j2}$ , and  $M_{j3}$ . The transistor  $M_{j1}$  is used to convert the current  $i_j$  to the voltage  $v_j$ . The transistor  $M_{j2}$  and the bias current  $I_1$  generate a bias voltage  $v_b$ , approximately equal to  $2v_{GS}$ , where  $v_{GS}$  is the gate-source voltage of the transistor. Therefore the transistors  $M_{j1}$ - $M_{j3}$  are forced to the edge of conduction to minimize the crossover distortion. The bias current sources  $I_2$ - $I_3$  and the transistor  $M_{j3}$  are employed to increase the operating speed. The voltage  $v_a$  is always higher than the voltage  $v_e$ . Its difference voltage is approximated as  $v_{DS}$ , where  $v_{DS}$  is the drain-source voltage of the transistor. The transistor  $M_{j4}$  is connected to capture the maximum input current to output node. The maximum operation of the circuit as shown in Fig. 1, based on the shared gate-to-source voltage corresponding to the saturation value imposed by the maximum input current, can be discussed as follows.

Suppose that all input currents are positive and there is only one maximum input current. If the current  $i_1$  is the maximum input signal, which can be stated as

$$i_1 = \max(i_1, i_2, \dots, i_n) \quad (1)$$

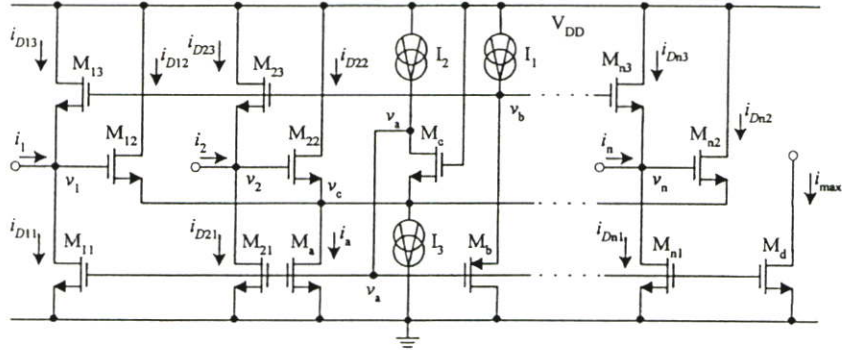


Figure 1. Multiple-input Max scheme

The drain-source voltages  $v_1, v_2, \dots, v_n$  of the transistors  $M_{11}, M_{21}, \dots, M_{n1}$  are established by the input currents  $i_1, i_2, \dots, i_n$ , respectively. The voltages  $v_1, v_2, \dots, v_n$  effect the transistors  $M_{12}, M_{22}, \dots, M_{n2}$  to conduct. Considering at node  $v_e$ , the drain current  $i_a$  can be expressed as

$$i_a = i_{D12} + i_{D22} + \dots + i_{Dn2} + I_2 - I_3 \quad (2)$$

Based on (2), if we design  $I_2 = I_3$ . The drain current  $i_a$  can be rewritten as

$$i_a = i_{D12} + i_{D22} + \dots + i_{Dn2} \quad (3)$$

The current  $i_a$  flows through the transistor  $M_4$  increasing the gate-source voltage  $v_a$ , that causes the drain current  $i_{D11}$  equal to the maximum input current  $i_1$ . The gates of transistor  $M_{11}, M_{21}, \dots, M_{n1}, M_4$ , and  $M_d$  are connected together, thus the transistors  $M_{11}, M_{21}, \dots, M_{n1}, M_4$ , and  $M_d$  will have the same drain current in saturation as

$$i_{D11} = i_{D21} = \dots = i_{Dn1} = i_a = i_{\max} = i_1 \quad (4)$$

Based on (4), the drain currents of the transistors  $M_{13}, M_{23}, \dots, M_{n3}$  can be stated as

$$i_{D13} = 0, i_{D23} = i_1 - i_2, \dots, i_{Dn3} = i_1 - i_n \quad (5)$$

The current  $i_{D21}$  flows through the transistor  $M_{21}$  increasing the gate-source voltage of the transistor  $M_{21}$ , which effects the transistor  $M_{22}$  to cutoff. Similarly, The flow of  $i_{D31}$  through the transistor  $M_{31}$  causes the transistor  $M_{32}$  to cutoff. Therefore the drain current  $i_a$  can be given by

$$i_a = i_1 = i_{\max} = i_{D12} \quad (6)$$

Based on (6), the maximum output current  $i_{\max}$  can be rewritten as

$$i_{\max} = i_1 = \max(i_1, i_2, \dots, i_n) \quad (7)$$

The above discussion supports the maximum operation of the multiple current signals.

### B. Proposed Max/Min circuit

Fig. 2 shows the proposed Max/Min circuit for the multiple-input currents, which based on the use of the maximum operation as shown in Fig. 1. For one input signal, the cell consists of three NMOS transistors,  $M_{j1}$ - $M_{j3}$ , and two PMOS transistors,  $M_{j4}$ - $M_{j5}$ . The transistor  $M_4$  is connected to capture the maximum input current to minimum output node. The transistors  $M_f$  and  $M_g$  function as the unity-gain negative current mirror. The maximum operation of the proposed circuit can be discussed as section A, the minimum operation can be explained as follows.

Suppose that all input currents are positive and the maximum and minimum currents are  $i_1$  and  $i_2$ , respectively, which can be stated as

$$i_1 = \max(i_1, i_2, \dots, i_n) \quad \text{and} \quad i_2 = \min(i_1, i_2, \dots, i_n) \quad (8)$$

The drain-source voltage  $v_1$  is established by the maximum input current  $i_1$ , thus the voltage  $v_1$  is the maximum drain-source voltage among  $v_1, v_2, \dots, v_n$ . The matched NMOS transistors  $M_{11}, M_{21}, \dots, M_{n1}, M_4, M_d$ , and  $M_e$  have the same gate-source voltage  $v_a$ , so, in saturation, they should also have the same drain current as

$$i_{D11} = i_{D21} = \dots = i_{Dn1} = i_a = i_{\max} = i_e = i_1 \quad (9)$$

Considering at each input node  $v_j$ , the input current  $i_j$  can be written as

$$i_j = i_{Dj1} - i_{Dj4} \quad (10)$$

Based on (9)-(10), the drain current  $i_{Dj4}$  of transistor  $M_{j4}$  can be given by

$$i_{D14} = 0, i_{D24} = i_1 - i_2, i_{D34} = i_1 - i_3, \dots, i_{Dn4} = i_1 - i_n \quad (11)$$

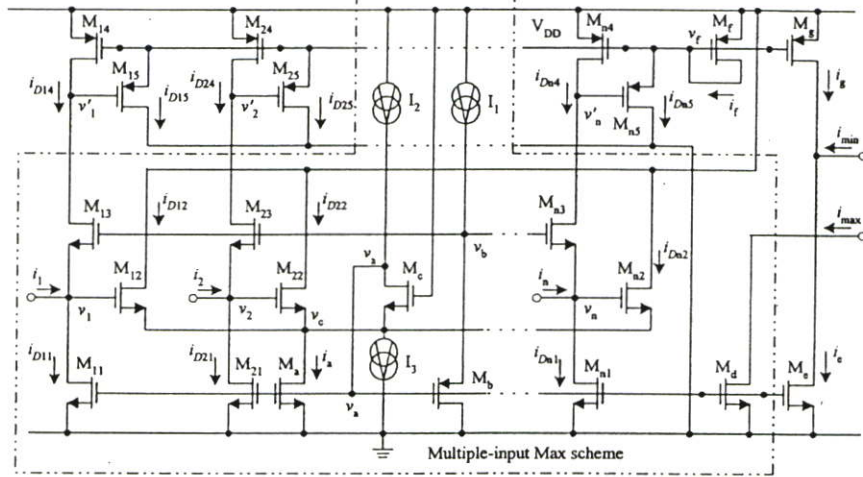


Figure 2. Proposed Max/Min circuit

Based on the shared gate-source voltage corresponding to the saturation value imposed by the maximum current. The source-drain voltage  $v'_2$  is established by the maximum differential current  $i_1 - i_2$ , thus the voltage  $v'_2$  is the maximum voltage effecting the transistors  $M_{15}$  and  $M_{35}, \dots, M_{n5}$  to cutoff. Therefore, the drain currents  $i_{D15}$  and  $i_{D35}, \dots, i_{Dn5}$  can be given by

$$i_{D15} = i_{D35} = \dots = i_{Dn5} = 0 \quad (12)$$

At node  $v_b$ , the drain current  $i_f$  can be written as

$$i_f = i_{D15} + i_{D25} + i_{D35} + \dots + i_{Dn5} \quad (13)$$

Substituting (12) into (13) and based on (11), the drain current  $i_f$  can be rewritten as

$$i_f = i_{D25} = i_{D24} = i_1 - i_2 \quad (14)$$

The unity-gain current mirror  $M_f$  and  $M_g$  reflects the drain current  $i_f$  to minimum output node. Thus the minimum output current  $i_{min}$  can be stated as

$$i_{min} = i_g - i_e = i_f - i_e \quad (15)$$

Substituting (9) and (14) into (15), we obtain

$$i_{min} = i_1 - (i_1 - i_2) = i_2 = \min(i_1, i_2, \dots, i_n) \quad (16)$$

It is clearly seen that the maximum and minimum operations for the multiple-input currents are incorporated into the same scheme with parallel processing.

### III. SIMULATION RESULTS

The performances of the proposed circuit were observed through the use of PSPICE analog simulation program. The BSIM MOS model of the 0.5 $\mu$ m CMOS process was used for the circuit simulation. From the circuit in Fig. 2, the dimensions W/L of the devices used are shown in Table 1. The supply voltage  $V_{DD}$  is equal to 3.5V. The bias currents  $I_1$ - $I_3$  are set to 50 $\mu$ A.

TABLE I. DIMENSION OF THE MOS TRANSISTOR

Transistor	Dimension of the devices	
	W ( $\mu$ m)	L ( $\mu$ m)
$M_{11}, M_{14}, M_{15}, M_{18}$	5	2
$M_{22}, M_{23}$	2	1
$M_{24}, M_{25}, M_{28}, M_{29}$	5	1
$M_{16}$	4	1
$M_{17}$	6	1

Fig. 3 shows the simulated transient-responses of the proposed three-input circuit. Where the input currents  $i_1, i_2,$  and  $i_3$  are 100kHz sinusoidal wave with 30 $\mu$ A peak amplitude, 30 $\mu$ A offset value, and 0 $^\circ, 240^\circ,$  and 120 $^\circ$  phase shift, respectively. The simulated transient-responses of the proposed two-input circuit are shown in Fig. 4. Where the input current  $i_1$  is fixed at 10 $\mu$ A, the current input  $i_2$  is the triangular wave with 30 $\mu$ A amplitude and 10 $\mu$ s time period. It confirms high-speed operation and very small distortion on the output signals. Referring Fig. 3, the errors for maximum and minimum operations are about 0.01% and 0.03% of full-scale value

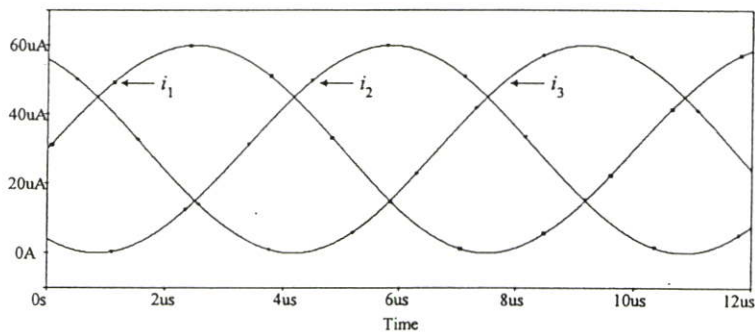
(30 $\mu$ A), respectively. It is evident that the proposed circuits functions correctly and provides excellent performances.

#### IV. CONCLUSION

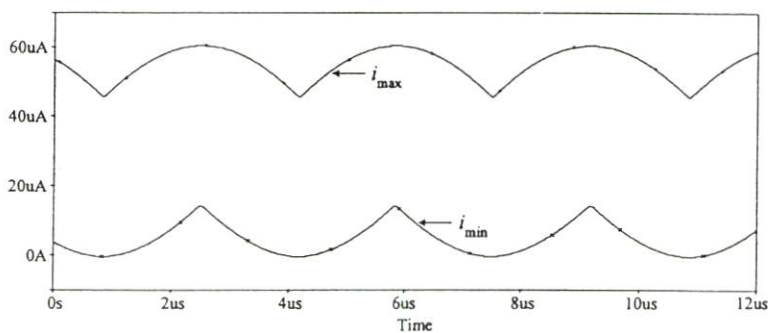
The CMOS-based multiple-input Max/Min circuit for analog signal processing has been presented. The proposed circuit designed with  $5n + 7$  transistors, where  $n$  is the number of input current signals. This structure is simple and modular, so it can be easily expanded to meet the requirement of the number of multiple-input signals. From the simulation results it can be concluded that this proposed circuit, has sufficient basic performances suitable for real-time fuzzy system.

#### REFERENCES

- [1] H. J. Zimmermann, *Fuzzy Set Theory and to applications*, Kluwer Academic Publishers, 1991.
- [2] Liu S. I., Hwang Y. S. and Tsay J. H., "CCII-Based Fuzzy Membership Function and Max/Min Circuit," *Electronics Letter*, vol. 29, no. 1, pp. 116-118, 1993.
- [3] Tsukano K. and Inoue T., "Synthesis of Operational Transconductance Amplifier-Based Analog Fuzzy Functional Blocks and Its Application," *IEEE Trans. Fuzzy System*, vol. 3, no. 1, pp. 61-68, Feb. 1995.
- [4] Hung C. Y., and Liu B. D., "Current-mode multiple-input maximum circuit for fuzzy logic controllers," *Electronic Letter*, vol. 30, no. 23, pp. 1924-1925, Nov. 1994.
- [5] Batruone I, Huertas J.L., Barriga A. and Sanchez-Solano S., "Current-mode multiple-input Max circuit," *Electronic Letter*, vol. 30, no. 9, pp.678-680, May 1994.
- [6] Hung C. Y., Wang C. J., and Liu B. D., "Modular current-mode multiple input minimum circuit for fuzzy logic controllers," *Electronic Letter*, vol. 32, no. 12, pp. 1067-1096, Jun. 1996.
- [7] Chimpalee T., Riewruja V., Chaikla A., and Supaph S., "A High-speed Max/Min Circuit", Abstract book of the Korea Automatic Control Conference (KACC), Korea, pp.513, Oct. 2000.
- [8] Laipas P., Chaikla A., Jarunawawat A., Pannil P., Lee T. and Riewruja V., "Two-Input Max/Min Circuit for Fuzzy Inference System," *Proceedings of The International Conference on Control, Automation and Systems (ICCAS)*, Korea, pp. 826-829, Oct. 2001
- [9] Supatpong Keawconthai, Ruedee Masuchun, Amphawan Chaikla, Vanchai Riewruja, and Prasit Julsereewong, *An Analog Current-mode Multiple-Input Max/Min Circuit*, ICSP'04, 2004 7<sup>th</sup> International Conference on Signal Processing Proceedings, China, pp. 507-510, Aug. 2004.

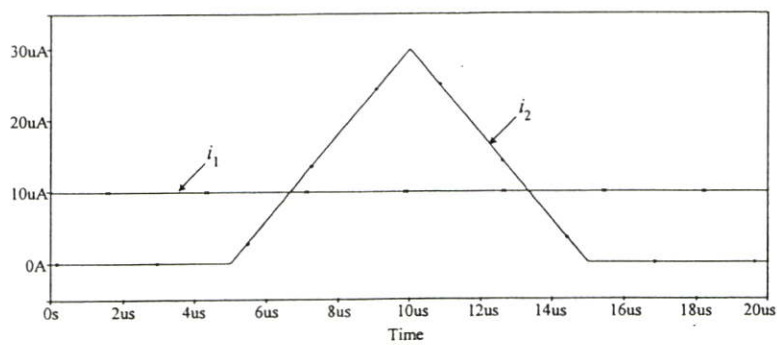


(a) Sinusoidal input signal currents

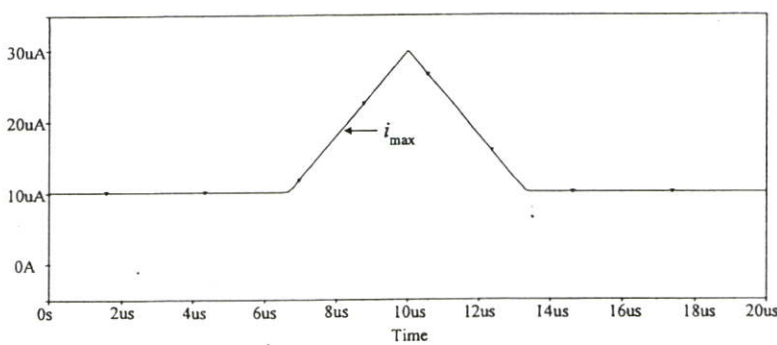


(b) Maximum and Minimum output currents

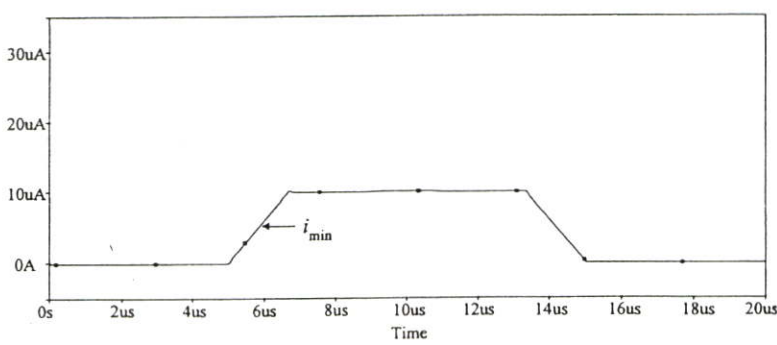
Figure 3. Simulated transient-responses of the proposed three-input circuit



(a) Two input currents



(b) Maximum output current



(c) Minimum output current

Figure 4. Simulated transient-responses of the proposed two-input circuit

## ประวัติผู้เขียน

นายสุวัฒน์พงษ์ แก้วคอนไทย เกิดเมื่อวันที่ 18 กุมภาพันธ์ พ.ศ. 2513 ที่จังหวัดชัยภูมิ สำเร็จการศึกษาระดับปริญญาตรีในหลักสูตรอุตสาหกรรมศาสตรบัณฑิต จากภาควิชาวิศวกรรม การวัดคุม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีการศึกษา 2535 และในปี พ.ศ. 2547 ได้เข้าศึกษาต่อในระดับปริญญาโทในหลักสูตรวิศวกรรมศาสตรมหาบัณฑิต สาขา วิศวกรรมการวัดคุม ภาควิชาวิศวกรรมการวัดคุม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร ลาดกระบัง

นายสุวัฒน์พงษ์ แก้วคอนไทย เป็นบุตรคนที่ 2 ในจำนวนพี่น้อง 4 คน ของ จ.ส.อ. สุระ- นางสุทิน แก้วคอนไทย และผู้เขียนได้สมรสกับนางจิตรา แก้วคอนไทย (ปัจจุบันได้ถึงแก่กรรม) มี บุตรสาว คือ เด็กหญิงจิรัชยา แก้วคอนไทย

นายสุวัฒน์พงษ์ แก้วคอนไทย ยังมีบุพพการีอีก 2 ท่าน คือ คุณน้าสุนทร-วิเชียร สุภารักษ์พงษ์ ผู้สนับสนุนและร่วมอุปการะในด้านการศึกษาของผู้เขียน จากระดับอนุปริญญา จน ถึงชั้นปริญญาตรี นอกจากนั้นยังเป็นผู้ให้กำลังใจในทุกสิ่งทุกอย่างทั้งหน้าที่การงานและชีวิต ส่วนตัว