

การสังเคราะห์วงจรออสซิลเลเตอร์รูปคลื่นไซน์  
แบบควอดราเจอร์และแบบหลายเฟสโดยใช้วงจร CDBA

REALIZATIONS OF QUADRATURE AND MULTIPHASE  
SINUSOIDAL OSCILLATOR CIRCUITS USING CDBA<sub>s</sub>

ศุเมธี พิสิฐเฉลิมพงศ์  
SUMAYTEE PISITCHALERMPONG

วิทยานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมระบบควบคุม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2550

KMITL-2007-EN-M-080-045

การสังเคราะห์วงจรออสซิลเลเตอร์รูปคลื่นไซน์  
แบบควอดราเจอร์และแบบหลายเฟสโดยใช้วงจร CDBA

REALIZATIONS OF QUADRATURE AND MULTIPHASE  
SINUSOIDAL OSCILLATOR CIRCUITS USING CDBAs

สุเมธี พิสิฐเฉลิมพงศ์

SUMAYTEE PISITCHALERMPONG

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมระบบควบคุม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2550

KMITL-2007-EN-M-080-045

**REALIZATIONS OF QUADRATURE AND MULTIPHASE  
SINUSOIDAL OSCILLATOR CIRCUITS USING CDBAs**

**SUMAYTEE PISITCHALERMPONG**

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENTS FOR THE DEGREE OF  
MASTER OF ENGINEERING IN CONTROL SYSTEM ENGINEERING  
SCHOOL OF GRADUATE STUDIES  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

**2007**

**KMITL-2007-EN-M-080-045**

**COPYRIGHT 2007**

**SCHOOL OF GRADUATE STUDIES**

**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

หัวข้อวิทยานิพนธ์	การสังเคราะห์วงจรรอสซิลเลเตอร์รูปคลื่นชานน์แบบควอดราเจอร์และแบบหลายเฟสโดยใช้วงจร CDBA
นักศึกษา	นายสุเมธี พิสิฐเฉลิมพงศ์
รหัสนักศึกษา	47060555
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมระบบควบคุม
พ.ศ.	2550
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร.วรพงษ์ ตั้งศรีรัตน์

### บทคัดย่อ

วิทยานิพนธ์นี้นำเสนอการสังเคราะห์วงจรรอสซิลเลเตอร์รูปคลื่นชานน์แบบควอดราเจอร์และแบบหลายเฟสโดยใช้วงจร CDBA เป็นอุปกรณ์แอคทีฟหลัก วงจรที่นำเสนอแบบแรกจะเป็นวงจรรอสซิลเลเตอร์แบบควอดราเจอร์ ซึ่งประกอบด้วยวงจร CDBA จำนวน 2 ตัว ตัวต้านทานจำนวน 3 ตัว และตัวเก็บประจุจำนวน 3 ตัว โดยสามารถสร้างแรงดันเอาต์พุตรูปคลื่นชานน์จำนวน 2 เอาต์พุต ที่มีมุมเฟสต่างกัน  $90^\circ$  เจื่อนใจในการออสซิลเลตและค่าความถี่ในการออสซิลเลตของวงจร ( $\omega_o$ ) สามารถควบคุมและแปรค่าได้อย่างอิสระปราศจากผลกระทบต่อกัน

วงจรถูกนำเสนอแบบที่สองจะเป็นวงจรรอสซิลเลเตอร์แบบหลายเฟส ซึ่งประกอบด้วยวงจรหลัก คือ วงจรอินทิเกรเตอร์ที่มีการสูญเสียและวงจรรีโวลูเตอร์ โดยสามารถสร้างแรงดันเอาต์พุตรูปคลื่นชานน์ที่มีมุมต่างเฟสเท่ากับ  $180^\circ/n$  จำนวน  $n$  เอาต์พุต ค่าความถี่ในการออสซิลเลตของวงจรรอสซิลเลเตอร์ที่นำเสนอสามารถแปรค่าได้ในช่วงกว้างประมาณ 3 ดีเคด โดยการปรับค่าอุปกรณ์พาสซีฟภายในวงจร ผลการจำลองการทำงานของวงจร โดยใช้โปรแกรม PSPICE รวมทั้งผลการต่อวงจรทดลองโดยใช้ไอซีเบอร์ AD844 สามารถยืนยันหลักการที่นำเสนอในทางทฤษฎี

<b>Thesis Title</b>	Realizations of Quadrature and Multiphase Sinusoidal Oscillator Circuits Using CDBAs
<b>Student</b>	Mr.Sumaytee Pisitchalermpong
<b>Student ID.</b>	47060555
<b>Degree</b>	Master of Engineering
<b>Program</b>	Control Engineering
<b>Year</b>	2007
<b>Thesis Advisor</b>	Assoc.Prof.Dr.Worapong Tangsirat

## ABSTRACT

In this thesis, the realizations of the quadrature and multiphase sinusoidal oscillators with the employment of the current differencing buffered amplifiers (CDBAs) as active components are proposed. The first proposed circuit configuration is the CDBA-based quadrature oscillator, which is composed of two CDBAs, three resistors and three capacitors. Quadrature outputs of the sinusoidal with  $90^\circ$  phase difference are available from the proposed quadrature oscillator. The oscillation condition and the oscillation frequency ( $\omega_o$ ) can be orthogonally tuned.

For the second proposed configuration, the multiphase sinusoidal oscillator employing CDBAs is given. The circuit consists of  $n$  cascaded CDBA-based lossy integrators and a CDBA-based inverter, which can generate  $n$  sinusoidal output voltages with phase difference of  $180^\circ/n$ . The oscillation frequency can be wide range adjusted, approximately three decades, through the passive element values. Simulation results using PSPICE program and experimental results using the commercial available AD844 ICs are given to confirm theoretical analysis.

# กิตติกรรมประกาศ

วิทยานิพนธ์นี้สำเร็จได้ดีด้วยความช่วยเหลือจากอาจารย์และบุคคลหลายท่านดังต่อไปนี้

ขอกราบขอบพระคุณอาจารย์ที่ปรึกษา รองศาสตราจารย์ ดร.วรพงษ์ ตั้งศรีรัตน์ ที่ได้กรุณาให้คำปรึกษา ชี้แนะแนวทางในการแก้ไขปัญหาต่างๆ อย่างเต็มที่ และฝึกฝนให้ผู้เขียนมีความสามารถในการทำงานวิจัยและพัฒนาได้อย่างมีประสิทธิภาพ ตลอดจนอบรมสั่งสอนให้แนวคิดต่างๆ ในการดำเนินชีวิต รวมทั้งยังเป็นแบบอย่างที่ดีให้กับผู้เขียนเป็นนักวิจัยที่ดี เป็นคนดีในสังคม ผู้เขียนจึงขอกราบขอบพระคุณเป็นอย่างสูง

ขอกราบขอบพระคุณศาสตราจารย์ ดร.วัลลภ สุระกำพลธร ภาควิชาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง รองศาสตราจารย์ ชีรศิลป์ ทุมวิภาคและรองศาสตราจารย์ สุมาลี อุณหวนิชย์ ภาควิชาเทคโนโลยีไฟฟ้าอุตสาหกรรม (IET) คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ ที่ได้ให้การสนับสนุน ให้คำปรึกษา ตลอดจนชี้แนะแนวทางในการทำวิทยานิพนธ์นี้ รวมทั้งประสบการณ์อันมีค่าที่ได้จากการทำงานวิจัยร่วมกัน

ขอขอบพระคุณรองศาสตราจารย์ ดร.วันชัย ธีร์รุจา หัวหน้าภาควิชาวิศวกรรมระบบควบคุม พีดี (อาจารย์ธวัชชัย คำศรี), พีพี (อาจารย์วรรณดี เพชรหมณีล้ำค่า), พีชู (นายอภิรักษ์ ฤกษ์รัตน์ นักวิจัยศูนย์เทคโนโลยีอิเล็กทรอนิกส์), เพื่อนทิพย์ (น.ส.ทิพรัตน์ สังขบุญชู นักศึกษาปริญญาโท ภาควิชาวิศวกรรมระบบควบคุม) ที่ให้ความช่วยเหลือ ให้คำแนะนำ เอื้อเฟื้อสถานที่ ตลอดจนเครื่องมืออุปกรณ์ต่างๆ ที่ใช้ในการทดลองและจัดทำวิทยานิพนธ์นี้

ขอขอบคุณคณาจารย์ภาควิชาวิศวกรรมระบบควบคุมทุกๆ ท่าน ที่ได้ประสิทธิ์ประสาทความรู้ทางวิชาการและแง่คิดต่างๆ ในการดำรงชีวิตแก่ผู้เขียน

ขอขอบคุณบัณฑิตวิทยาลัยรวมทั้งสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ (Research Center for Communications and Information Technology, ReCCIT) สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ให้ทุนนักวิจัย ทุนการศึกษา ทุนสนับสนุนการทำวิทยานิพนธ์ รวมทั้งทุนสนับสนุนการนำเสนอบทความวิจัยทั้งในประเทศและต่างประเทศ

ขอขอบคุณเจ้าหน้าที่และนักวิจัยในห้องปฏิบัติการ Mixed Signal Processing Laboratory พีดี (ดร.อมร จิรเสริอมรกุล อาจารย์ประจำภาควิชาวิศวกรรมอิเล็กทรอนิกส์ มหาวิทยาลัยเทคโนโลยีมหานคร), พีจูป (ดร.ชนิษฐา แก้วแดง อาจารย์ประจำภาควิชาวิศวกรรมไฟฟ้า มหาวิทยาลัยอุบลราชธานี), พีปอง (อาจารย์กัณตพงษ์ ศรีสถิตย์ อาจารย์ประจำภาควิชาวิศวกรรมโทรคมนาคม มหาวิทยาลัยเทคโนโลยีมหานคร), พีมอด (น.ส.ศุภนุช อุ๋นอบ เจ้าหน้าที่ธุรการ), นื่องตัม (นายคุณภาคร พูลทรัพย์ นักศึกษาปริญญาโท ภาควิชาวิศวกรรมอิเล็กทรอนิกส์ สถาบัน

เทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง) ที่คอยช่วยเหลือและให้คำแนะนำต่างๆ รวมทั้ง  
เชื้อเพื่ออุปกรณ์เครื่องมือและสถานที่ในการทำวิจัย ทำให้การเรียบเรียงวิทยานิพนธ์ฉบับนี้มีความ  
สมบูรณ์มากยิ่งขึ้น

ขอขอบคุณ คุณอาสาสมัคร, อาจารย์สายสมร, ลุงจุก, ป้าบุญ, พี่เหม้ม, พี่เบิ้ม, พี่ยอด, เฮียนก,  
เฮียขวัญและชาวซอยลาดกระบัง 48 (ไปรษณีย์เจ้าคุณทหาร) ทุกๆท่าน ที่คอยให้ความช่วยเหลือ  
มอบความห่วงใยให้ผู้เขียนเสมอมา

ขอขอบคุณเพื่อน รุ่นพี่และรุ่นน้อง พี่เชษฐ (นายเจษฎาพร สถานทรัพย์), เพื่อนตั้ง  
(นายวสันต์ ตันเจริญ), เพื่อนแอม (นายวิศว สว่างอารมณ์), เพื่อนคิว (นายธนวัฒน์ ปิยะทัต),  
เพื่อนถั่ว (นายนที ทองอุ่น อาจารย์ประจำภาควิชาเทคโนโลยีไฟฟ้าอุตสาหกรรม สถาบัน  
เทคโนโลยีพระจอมเกล้าพระนครเหนือ), น้องแชมป์ (นายคณูชา ประเสริฐสม), น้องวัฒน์  
(นายจิรวัฒน์ หิรัญเพิ่ม), น้องบ๊ม (นายนิวัฒน์ แจ่มสามสี) และน้องปอนด์ (นายปรัชญา มงคลไวย์)  
สำหรับความสัมพันธ์อันดีที่เกิดขึ้นตลอดระยะเวลาการศึกษา

ขอขอบคุณ เพื่อนนิค (น.ส.นิศยา ศรีชมพู นักศึกษาปริญญาโท คณะสถาปัตยกรรม  
ศาสตร์), เพื่อนหนูน (น.ส.จรรยา นาคินทร์) และเพื่อนเอ๋อ (น.ส.สติรัตน์ แก้วมณี) นักศึกษา  
ปริญญาโท คณะอุตสาหกรรมการเกษตร สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
สำหรับกำลังใจดีๆ ที่มีให้กัน

สุดท้ายนี้ผู้เขียนขอกราบขอบพระคุณ ท่านผู้มีพระคุณทุกๆ ท่าน ที่ข้าพเจ้าไม่อาจเอ่ยนาม  
ได้หมด สำหรับคุณงามความดีอันใดที่เกิดจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอมอบให้กับ คุณพ่อ  
บรรหาญ พิสิฐเฉลิมพงศ์ คุณแม่สุภาวดี พิสิฐเฉลิมพงศ์ น้องทวีพันธ์ พิสิฐเฉลิมพงศ์และ  
ครอบครัวอันเป็นที่รักยิ่ง ตลอดจนอาจารย์ทุกๆ ท่าน ที่ได้ประสิทธิ์ประสาทความรู้และถ่ายทอด  
ประสบการณ์ที่ดีให้แก่ข้าพเจ้าตั้งแต่อดีตจนถึงปัจจุบันและต่อไปในอนาคต

สุเมธี พิสิฐเฉลิมพงศ์

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย .....	I
บทคัดย่อภาษาอังกฤษ .....	II
กิตติกรรมประกาศ .....	III
สารบัญ .....	V
สารบัญรูป .....	VIII
สารบัญตาราง .....	X
บทที่ 1 บทนำ.....	1
1.1 กล่าวนำ .....	1
1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์ .....	2
1.3 หลักการใหม่ที่น่าสนใจในวิทยานิพนธ์.....	2
1.4 ขอบเขตของวิทยานิพนธ์ .....	3
1.5 รายละเอียดของวิทยานิพนธ์ .....	4
บทที่ 2 หลักการพื้นฐานของวงจรรออสซิลเลเตอร์.....	5
2.1 กล่าวนำ.....	5
2.2 ประเภทของวงจรรออสซิลเลเตอร์.....	5
2.2.1 วงจรรออสซิลเลเตอร์ LC.....	6
2.2.2 วงจรรออสซิลเลเตอร์ RC .....	7
2.2.3 วงจรรออสซิลเลเตอร์โดยใช้คริสตัล.....	8
2.2.4 วงจรรออสซิลเลเตอร์ที่อยู่ในรูปแบบวงจรรวม .....	9
2.3 องค์ประกอบของวงจรรออสซิลเลเตอร์และเงื่อนไขในการออสซิลเลต.....	9
2.4 หลักการทำงานของวงจรรออสซิลเลเตอร์ .....	13
2.5 สรุป .....	14
บทที่ 3 วงจร CDBA .....	15
3.1 กล่าวนำ .....	15
3.2 คุณสมบัติพื้นฐานของวงจร CDBA .....	16
3.3 วงจร CDBA โดยใช้วงจร CFOA .....	17
3.4 วงจร CDBA โดยใช้ทรานซิสเตอร์แบบไบโพลาร์ .....	20

## สารบัญ (ต่อ)

3.5 วงจร CDBA โดยใช้ทรานซิสเตอร์แบบ CMOS.....	21
3.6 วงจร CDBA โดยใช้ทรานซิสเตอร์แบบ NMOS.....	22
3.7 สรุป .....	23
บทที่ 4 วงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDBAs .....	24
4.1 กล่าวนำ .....	24
4.2 หลักการสังเคราะห์วงจรออสซิลเลเตอร์แบบควอดราเจอร์ .....	24
4.3 วงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ .....	26
4.4 ผลกระทบเนื่องจากการทำงานที่ไม่เป็นอุดมคติของวงจร CDBA .....	29
4.5 ผลการจำลองการทำงานของวงจรและผลการต่อวงจรทดลอง.....	30
4.6 สรุป .....	34
บทที่ 5 วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจร CDBA .....	35
5.1 กล่าวนำ .....	35
5.2 หลักการสร้างวงจรออสซิลเลเตอร์แบบหลายเฟส .....	35
5.3 วิธีการสังเคราะห์วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรอินทิเกรเตอร์ที่มีการ สูญเสีย.....	38
5.4 วงจรออสซิลเลเตอร์แบบหลายเฟสที่นำเสนอ .....	41
5.5 ผลจำลองการทำงานของวงจรและผลการต่อวงจรทดลอง.....	45
5.6 สรุป .....	50
บทที่ 6 บทสรุปและข้อเสนอแนะแนวทางการวิจัยต่อ .....	51
6.1 บทสรุป.....	51
6.2 ข้อเสนอแนะแนวทางการวิจัยต่อ .....	52
เอกสารอ้างอิง.....	53
ภาคผนวก .....	57

## สารบัญ (ต่อ)

ภาคผนวก ก การวิเคราะห์สมรรถนะของวงจรออสซิลเลเตอร์แบบควอคราเจอร์โดยใช้ วงจร CDDBA.....	58
ภาคผนวก ข คู่มือไอซีเบอร์ AD844 ของบริษัท ANALOG DEVICES.....	65
ภาคผนวก ค บทความวิจัยที่ได้รับการตีพิมพ์ .....	82
ประวัติผู้เขียน .....	93

# สารบัญรูป

รูปที่	หน้า
2.1	วงจรออสซิลเลเตอร์ LC.....6
2.2	วงจรออสซิลเลเตอร์ RC.....7
2.3	สัญลักษณ์ของคริสตัลและวงจรสมมูลทางไฟฟ้า.....8
2.4	วงจรออสซิลเลเตอร์โดยใช้คริสตัล.....8
2.5	วงจรออสซิลเลเตอร์โดยใช้ไอซีเบอร์ 555.....9
2.6	บล็อกไดอะแกรมของวงจรออสซิลเลเตอร์ที่มีการป้อนกลับแบบบวก.....10
3.1	วงจร CDBA.....17
3.1	(ก) สัญลักษณ์ทางไฟฟ้าของวงจร CDBA.....17
3.1	(ข) วงจรสมมูลทางไฟฟ้าของวงจร CDBA.....17
3.2	วงจร CFOA.....18
3.2	(ก) สัญลักษณ์ทางไฟฟ้าของวงจร CFOA.....18
3.2	(ข) วงจรสมมูลทางไฟฟ้าของวงจร CFOA.....18
3.3	วงจรภายในของวงจร CFOA เบอร์ AD844.....19
3.4	การสังเคราะห์วงจร CDBA โดยใช้วงจร CFOA เบอร์ AD844.....20
3.5	วงจร CDBA โดยใช้ทรานซิสเตอร์แบบไบโพลาร์.....20
3.6	วงจร CDBA โดยใช้ทรานซิสเตอร์แบบ CMOS ซึ่งนำเสนอโดย N. Tarim และ H. Kuntman.....21
3.7	วงจร CDBA โดยใช้ทรานซิสเตอร์แบบ CMOS ซึ่งนำเสนอโดย C. Acar และ H. Sedef.....22
3.8	วงจร CDBA โดยใช้ทรานซิสเตอร์แบบ NMOS ซึ่งนำเสนอโดย W. Tangsirat และคณะ.....23
4.1	บล็อกไดอะแกรมแสดงหลักการทำงานของวงจรออสซิลเลเตอร์แบบควอดราเจอร์.....25
4.2	วงจรกรองสัญญาณผ่านทุกความถี่โดยใช้วงจร CDBA.....27
4.3	วงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสียโดยใช้วงจร CDBA.....27
4.4	วงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ.....28
4.5	วงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่ใช้ทดลอง.....31
4.6	ผลการจำลองแรงดันเอาต์พุต $v_{o1}$ และ $v_{o2}$ ของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ.....32
4.6	(ก) รูปคลื่นแรงดันเอาต์พุตที่ได้จากการจำลองการทำงาน.....32
4.6	(ข) สเปกตรัมความถี่ที่ได้จากการจำลองการทำงาน.....32

## สารบัญรูป (ต่อ)

4.7	ผลการทดลองแรงดันเอาต์พุต $v_{o1}$ และ $v_{o2}$ ของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ.....	33
4.7	(ก) รูปคลื่นแรงดันเอาต์พุตที่ได้จากการต่อวงจรทดลอง.....	33
4.7	(ข) สเปกตรัมความถี่ที่ได้จากการต่อวงจรทดลอง.....	33
4.8	ค่าความถี่ในการออสซิลเลตของ $v_{o2}$ เมื่อทำการแปรค่าตัวต้านทาน $R_1$ .....	34
5.1	โครงสร้างของวงจรออสซิลเลเตอร์แบบหลายเฟส.....	36
5.1	(ก) กรณีที่วงจรขยายสัญญาณเลื่อนเฟสไป $0^\circ$ .....	36
5.1	(ข) กรณีที่วงจรขยายสัญญาณเลื่อนเฟสไป $180^\circ$ .....	36
5.2	การตัดแปลงวงจรกำหนดความถี่.....	37
5.2	(ก) กรณีที่วงจรขยายสัญญาณเลื่อนเฟสไป $0^\circ$ .....	37
5.2	(ข) กรณีที่วงจรขยายสัญญาณเลื่อนเฟสไป $180^\circ$ .....	37
5.3	โครงสร้างของวงจรออสซิลเลเตอร์แบบหลายเฟสที่สร้างจากฟังก์ชันถ่ายโอนของวงจรอินทิเกรเตอร์ที่มีการสูญเสีย.....	39
5.4	บล็อกไดอะแกรมแสดงการสังเคราะห์วงจรออสซิลเลเตอร์แบบหลายเฟสที่นำเสนอ.....	40
5.5	วงจรอินทิเกรเตอร์ที่มีการสูญเสียโดยใช้วงจร CDBA.....	41
5.6	วงจรอินเวอร์เตอร์โดยใช้วงจร CDBA.....	42
5.7	วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจร CDBA ที่นำเสนอ.....	43
5.8	ผลการจำลองรูปคลื่นสัญญาณและเอาต์พุต.....	46
5.8	(ก) $v_{o1}$ และ $v_{om}$ ที่ได้จากการจำลองการทำงาน.....	46
5.8	(ข) $v_{o2}$ และ $v_{om}$ ที่ได้จากการจำลองการทำงาน.....	46
5.8	(ค) $v_{o3}$ และ $v_{om}$ ที่ได้จากการจำลองการทำงาน.....	46
5.9	ผลตอบสนองของสเปกตรัมความถี่.....	47
5.10	วงจรออสซิลเลเตอร์แบบหลายเฟสที่ใช้ทดลอง.....	48
5.11	แสดงผลการทดลองรูปคลื่นสัญญาณและเอาต์พุต.....	49
5.11	(ก) $v_{o1}$ และ $v_{om}$ ที่ได้จากการต่อวงจรทดลอง.....	49
5.11	(ข) $v_{o2}$ และ $v_{om}$ ที่ได้จากการต่อวงจรทดลอง.....	49
5.11	(ค) $v_{o3}$ และ $v_{om}$ ที่ได้จากการต่อวงจรทดลอง.....	49
5.12	ผลตอบสนองของสเปกตรัมความถี่ที่ได้จากการทดลอง.....	50
ก.1	วงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDBA.....	58

# สารบัญตาราง

ตารางที่	หน้า
4.1 ค่าความผิดเพี้ยนรวมของวงจรออสซิลเลเตอร์แบบควอคราเจอร์ที่นำเสนอ.....	31
5.1 ความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่การออสซิลเลตของโครงสร้างวงจรตามรูปที่ 5.3(ก).....	40
5.2 ความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่การออสซิลเลตของโครงสร้างวงจรตามรูปที่ 5.3(ข).....	40
5.3 ค่าความผิดเพี้ยนฮาร์มอนิกรวมของวงจรออสซิลเลเตอร์แบบหลายเฟสที่ได้นำเสนอ.....	47
5.4 ค่าความถี่ ขนาดของแรงดันและมุมเฟสเมื่อทำการแปรค่าความถี่ในการออสซิลเลต.....	47

# บทที่ 1

## บทนำ

### 1.1 กล่าวนำ

วงจรสร้างสัญญาณรูปคลื่นไซน์หรือที่เรียกกันโดยทั่วไปว่า วงจรออสซิลเลเตอร์ (oscillator) เป็นวงจรรีเลย์ลอคฟังก์ชันที่มีการนำมาใช้งานกันอย่างกว้างขวางในการประมวลผลสัญญาณอนาล็อก ระบบสื่อสาร ระบบควบคุม และระบบเครื่องมือวัด เป็นต้น [1]-[3] วงจรออสซิลเลเตอร์สามารถจำแนกตามลักษณะของสัญญาณเอาต์พุตได้เป็นสามชนิดดังนี้ คือ แบบแรก วงจรออสซิลเลเตอร์จะจ่ายสัญญาณเอาต์พุตรูปคลื่นไซน์เพียงหนึ่งเอาต์พุต โดยมีขนาดสัญญาณ (amplitude) คงที่ วงจรออสซิลเลเตอร์แบบนี้มักนำไปใช้เป็นสัญญาณอ้างอิงให้กับไมโครคอนโทรลเลอร์ [4] แบบที่สอง คือ วงจรออสซิลเลเตอร์แบบควอดราเจอร์ (quadrature sinusoidal oscillator, QSO) ซึ่งสามารถให้กำเนิดสัญญาณเอาต์พุตรูปคลื่นไซน์ออกมาจำนวนสองเอาต์พุต ที่มีขนาดสัญญาณเท่ากันแต่มีมุมเฟสต่างกันเท่ากับ  $90^\circ$  วงจรออสซิลเลเตอร์ชนิดนี้นิยมนำไปสร้างเป็นสัญญาณพาห์ในระบบโทรคมนาคม และมีหน้าที่กำเนิดสัญญาณเวกเตอร์หรือเลือกย่านการทำงานของโวลต์มิเตอร์ในระบบเครื่องมือวัด [1] แบบที่สาม คือ วงจรออสซิลเลเตอร์แบบหลายเฟส (multiphase sinusoidal oscillator, MSO) ที่สามารถกำเนิดสัญญาณเอาต์พุตได้หลายเฟส วงจรออสซิลเลเตอร์ชนิดนี้ส่วนใหญ่ถูกนำไปใช้กำเนิดสัญญาณพาห์ ในการมอดูเลตแบบเฟสชิฟต์คีย์อิง (phase shift keying) แบบควอดราเจอร์แอมพลิจูดมอดูเลชัน (quadrature amplitude modulation) และการดีเทกต์สัญญาณเอเอ็ม [5]-[6] ในระบบโทรคมนาคม โดยทฤษฎีวงจรออสซิลเลเตอร์ที่ดีควรมีความเพี้ยนเชิงฮาร์โมนิกส์ (total harmonic distortion, THD) ต่ำ มีขนาดสัญญาณคงที่และควรปรับเปลี่ยนความถี่ในลักษณะกวาดความถี่ได้อย่างต่อเนื่อง เพื่อประโยชน์ในการทดสอบผลตอบสนองทางความถี่ของวงจร

โดยที่ผ่านมามีการนำเสนอ วงจรออสซิลเลเตอร์แบบควอดราเจอร์และแบบหลายเฟส ขึ้นมามากมายหลายวงจร [7]-[9] วงจรที่นำเสนอมาก่อนหน้านี้ได้เลือกใช้ อปแอมป์ (operational amplifier, OA) โอทีเอ (operational transconductance amplifier, OTA) และวงจรสายพานกระแสรุ่นที่สอง (second-generation current conveyor, CCII) มาทำหน้าที่เป็นอุปกรณ์แอกทีฟหลักในการสังเคราะห์วงจร แต่วงจรที่นำเสนอยังมีขั้นตอนการปฏิบัติงานของวงจรที่ต่ำ [7] ใช้อุปกรณ์แอกทีฟและพาสซีฟจำนวนมาก [10] และเงื่อนไขในการออสซิลเลตของวงจรมีความซับซ้อนทำให้เกิดความไม่สะดวกในการปรับแต่งวงจรในทางปฏิบัติ [11] อีกทั้งยังไม่สามารถนำไปต่อкасцепกับระบบอื่นได้โดยตรง [9]-[10]

เมื่อไม่นานมานี้ราวปี ค.ศ. 1999 ได้มีกลุ่มผู้วิจัยนำเสนออุปกรณ์แอกทิฟแบบใหม่ชื่อว่า วงจร “current differencing buffered amplifier” หรือวงจร CDBA ขึ้นเป็นครั้งแรก [12] โดยได้แสดงให้เห็นว่าวงจร CDBA นั้นมีสมรรถนะเด่นหลายประการ เช่น มีอัตราสูง (high slew rate) มีแบนด์วิทกว้าง (wide bandwidth) รูปแบบวงจรที่ไม่ซับซ้อน [13] ทำให้มีความเหมาะสมเป็นอย่างยิ่งในการนำไปสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อกรูปแบบต่างๆ และเนื่องจากวงจร CDBA ประกอบด้วยวงจรขยายกระแสกับวงจรขยายแรงดันที่มีอัตราขยายสัญญาณเท่ากับหนึ่ง จึงมีความเหมาะสมกับการประยุกต์ใช้งานในด้านความถี่สูงและปราศจากผลกระทบเนื่องจากค่าความจุไฟฟ้าแฝงภายในวงจร [12] จากเหตุผลดังกล่าวข้างต้นในปัจจุบันจึงได้มีการพัฒนาและนำเสนอการออกแบบวงจรถอดฟังก์ชันโดยใช้วงจร CDBA เป็นอุปกรณ์แอกทิฟหลักมากขึ้นเป็นลำดับ [12]-[17]

## 1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์

วิทยานิพนธ์ฉบับนี้นำเสนอ วงจรออสซิลเลเตอร์แบบควอดราเจอร์และแบบหลายเฟสโดยใช้วงจร CDBA เป็นอุปกรณ์แอกทิฟหลัก ซึ่งมุ่งเน้นให้วงจรมีโครงสร้างและวิธีการสังเคราะห์วงจรที่เรียบง่าย ลดจำนวนอุปกรณ์พาสซีฟให้น้อยลงกว่าวงจรที่ได้นำเสนอมาก่อนหน้านี้ ตลอดจนสามารถปรับค่าความถี่และเงื่อนไขในออสซิลเลเตอร์ได้อย่างอิสระปราศจากผลกระทบต่อกัน

## 1.3 หลักการใหม่ที่นำเสนอในวิทยานิพนธ์

เมื่อเปรียบเทียบกับหลักการที่ได้นำเสนอไปในอดีต วิทยานิพนธ์ฉบับนี้มีหลักการใหม่ที่ได้พัฒนาและนำเสนอขึ้นดังต่อไปนี้

1) นำเสนอวงจรออสซิลเลเตอร์แบบควอดราเจอร์ ซึ่งวงจรที่ได้นำเสนอมาก่อนหน้านี้ถูกสังเคราะห์ขึ้นมาจากวงจร โอทีเอ [9] และวงจรสายพานกระแสรูทที่สอง [18] โดยพบว่ามีข้อด้อยที่เห็นได้เด่นชัด คือ วงจรที่เลือกใช้โอทีเอเป็นอุปกรณ์แอกทิฟหลักไม่สามารถนำวงจรในแต่ละภาคส่วนมาคาสเคดกันได้โดยตรง เนื่องจากโอทีเอต้องการสัญญาณด้านอินพุตเป็นแรงดันทำให้จำเป็นต้องเพิ่มวงจรบัฟเฟอร์เข้าไปช่วยในการคาสเคดเข้ากับวงจรในภาคถัดไป ต่อมาได้มีการนำเอาวงจรสายพานกระแสมาใช้เป็นอุปกรณ์แอกทิฟหลักแทนที่โอทีเอแบบเดิม ส่งผลให้วงจรมีย่านการทำงานสูงขึ้นแต่วงจรกลับใช้อุปกรณ์พาสซีฟและแอกทิฟเพิ่มมากตามไปด้วย ดังนั้นในวิทยานิพนธ์ฉบับนี้จึงได้นำเสนอ วงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDBA เป็นอุปกรณ์แอกทิฟหลักด้วยคุณสมบัติในการทำงานของวงจร CDBA ซึ่งประกอบด้วยวงจรผลต่างกระแสและวงจรตามแรงดัน จึงทำให้การสังเคราะห์วงจรสามารถต่อคาสเคดได้โดยตรงปราศจาก

วงจรบัฟเฟอร์เพิ่มเติมจากภายนอกและยังคงไว้ซึ่งรูปแบบของวงจรที่เรียบง่าย ใช้อุปกรณ์แอกทิฟและพาสซีฟจำนวนน้อย ซึ่งเป็นจุดเด่นของวงจรที่นำเสนอที่แตกต่างไปจากหลักการเดิม

2) นำเสนอวงจรออสซิลเลเตอร์แบบหลายเฟส โดยพัฒนามาจากวงจรที่นำเสนอมาก่อนหน้านี้ที่ได้นำเอา ออปแอมป์ [7] โอทีเอ [10] วงจรสายพานกระแสยุคที่สอง [11] มาใช้เป็นอุปกรณ์แอกทิฟหลัก ซึ่งพบว่าวงจรมีข้อด้อย คือ การสังเคราะห์วงจรโดยใช้ออปแอมป์เป็นอุปกรณ์แอกทิฟหลักจะมีความถี่ในการปฏิบัติงานทางความถี่ต่ำอันเนื่องมาจากขีดจำกัดของออปแอมป์แต่ละตัว ต่อมาได้มีการนำเอาวงจรโอทีเอมาใช้เป็นอุปกรณ์แอกทิฟหลักในการสังเคราะห์วงจร ทำให้วงจรที่ได้มีความถี่ปฏิบัติงานที่สูงขึ้น แต่เงื่อนไขและค่าความถี่ในการออสซิลเลตยังคงไม่เป็นอิสระต่อกัน รวมทั้งยังต้องใช้อุปกรณ์พาสซีฟและแอกทิฟในวงจรเพิ่มมากขึ้นก็เพราะว่าวงจร โอทีเอ ต้องการสัญญาณด้านอินพุตเป็นแรงดัน ส่งผลให้ต้องเพิ่มวงจรบัฟเฟอร์เข้ามาช่วยให้ต่ออากาศเข้ากับวงจรในภาคถัดไป ดังนั้นงานวิจัยที่นำเสนอต่อมาจึงพยายามลดจำนวนอุปกรณ์ในวงจรให้ลดน้อยลงโดยเลือกใช้วงจรสายพานกระแสแทนวงจร โอทีเอแบบเดิม ทำให้สามารถลดจำนวนของอุปกรณ์แอกทิฟและพาสซีฟลงได้ แต่ข้อด้อยหลักๆของวงจรถูกยังคงมีอยู่ เช่น ค่าความถี่และเงื่อนไขในการออสซิลเลตยังคงไม่เป็นอิสระต่อกัน อีกทั้งยังสังเคราะห์สัญญาณเอาต์พุตเฉพาะเฟสที่เท่านั้น ดังนั้นในวิทยานิพนธ์นี้จึงได้นำเสนอวิธีการออกแบบและสังเคราะห์วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจร CDBA มาเป็นอุปกรณ์แอกทิฟหลัก โดยมุ่งเน้นรูปแบบการสังเคราะห์วงจรที่เรียบง่าย วงจรในแต่ละภาคสามารถนำมาต่อกอากาศกันได้โดยตรง อีกทั้งยังช่วยลดจำนวนอุปกรณ์แอกทิฟและพาสซีฟในวงจรลง มีช่วงความถี่ปฏิบัติงานที่สูงขึ้นเมื่อเทียบกับวงจรแบบเดิม

#### 1.4 ขอบเขตของวิทยานิพนธ์

วิทยานิพนธ์ฉบับนี้ได้นำเสนอวงจรออสซิลเลเตอร์รูปคลื่นซายน์แบบควอดราเจอร์และแบบหลายเฟสโดยใช้วงจร CDBA เป็นอุปกรณ์แอกทิฟหลักในการสังเคราะห์วงจร ซึ่งมีขอบเขตของวิทยานิพนธ์ดังนี้

1) นำเสนอวงจรออสซิลเลเตอร์รูปคลื่นซายน์แบบควอดราเจอร์โดยใช้วงจร CDBA เป็นอุปกรณ์แอกทิฟหลัก [19] วงจรที่นำเสนอประกอบด้วยวงจร CDBA จำนวน 2 ตัว ตัวด้านทานจำนวน 3 ตัว และตัวเก็บประจุจำนวน 3 ตัว สามารถสังเคราะห์สัญญาณเอาต์พุตรูปคลื่นซายน์จำนวน 2 ชุด ที่มีมุมเฟสต่างเท่ากับ  $90^\circ$  เงื่อนไขในการออสซิลเลตและค่าความถี่เชิงมุมธรรมชาติ ( $\omega_0$ ) ของวงจรออสซิลเลเตอร์สามารถปรับค่าได้อย่างอิสระปราศจากผลกระทบต่อกัน

2) นำเสนอวงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจร CDBA เป็นอุปกรณ์แอกทิฟหลัก [20] ซึ่งประกอบไปด้วย วงจรอินเวอร์เตอร์ (inverter circuit) และวงจรอินทิเกรเตอร์ที่มีการ

สูญเสีย (lossy integrator circuit) จำนวน  $n$  วงจร ต่ออาศัยเคดกัน ซึ่งวงจรที่นำเสนอสามารถสังเคราะห์แรงดันเอาต์พุตรูปคลื่นซายน์ได้จำนวน  $n$  เอาต์พุต ที่มีมุมเฟสต่างกัน  $180^\circ/n$  โดยที่เงื่อนไขในการออสซิลเลตและค่าความถี่เชิงมุมธรรมชาติ ( $\omega_0$ ) ของวงจรออสซิลเลเตอร์ของวงจรมัน สามารถปรับค่าได้อย่างอิสระปราศจากผลกระทบต่อกัน

ผลการจำลองการทำงานของวงจรด้วยโปรแกรม PSPICE และผลการทดลองต่อวงจรจริงทดสอบโดยใช้ไอซีเบอร์ AD844 สามารถยืนยันผลการวิเคราะห์วงจรออสซิลเลเตอร์ที่นำเสนอทั้งสองวงจรในทางทฤษฎีได้เป็นอย่างดี

## 1.5 รายละเอียดของวิทยานิพนธ์

ในวิทยานิพนธ์ฉบับนี้ได้แบ่งเนื้อหาออกเป็น 6 บท และภาคผนวกจำนวน 2 ภาคผนวก โดยในแต่ละบทมีรายละเอียดดังนี้

บทที่ 1 กล่าวถึงวัตถุประสงค์ หลักการทำงานใหม่ ขอบเขตในการทำวิทยานิพนธ์ พร้อมทั้งรายละเอียดของวิทยานิพนธ์ในแต่ละบท

บทที่ 2 กล่าวถึงทฤษฎีและเงื่อนไขในการออสซิลเลต องค์ประกอบของวงจรตลอดจนหลักการทำงานของวงจรออสซิลเลเตอร์

บทที่ 3 กล่าวถึงทฤษฎีและหลักการทำงานพื้นฐานของวงจร CDBA การสังเคราะห์วงจร CDBA ด้วยไอซีเบอร์ AD844 ทรานซิสเตอร์และมอสทรานซิสเตอร์

บทที่ 4 กล่าวถึงวงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDBA เป็นอุปกรณ์แอกทีฟหลัก ซึ่งประกอบด้วยวงจรกรองผ่านทุกความถี่อันดับที่หนึ่ง วงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสีย ผลจำลองการทำงานของวงจร โดยใช้โปรแกรม PSPICE และผลการทดลองโดยใช้ไอซีเบอร์ AD844

บทที่ 5 กล่าวถึงวงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจร CDBA ซึ่งประกอบด้วยวงจรอินทิเกรเตอร์ที่มีการสูญเสีย วงจรอินเวอร์เตอร์ ผลจำลองการทำงานของวงจร โดยใช้โปรแกรม PSPICE และผลการทดลองโดยใช้ไอซีเบอร์ AD844

บทที่ 6 บทสรุปในการนำเสนอวิทยานิพนธ์ฉบับนี้ พร้อมทั้งนำเสนอแนวทางในการวิจัยและพัฒนาต่อไป

ภาคผนวก ก การวิเคราะห์สมรรถนะของวงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDBA  
ภาคผนวก ข คู่มือ ไอซีเบอร์ AD844 ของบริษัท ANALOG DEVICES

ภาคผนวก ค บทความวิจัยที่ได้รับการตีพิมพ์

ประวัติผู้เขียน

## บทที่ 2

# หลักการพื้นฐานของวงจรออสซิลเลเตอร์

### 2.1 กล่าวนำ

วงจรออสซิลเลเตอร์ (oscillator circuit) เป็นวงจรอนาล็อกฟังก์ชันชนิดหนึ่งที่สามารถให้กำเนิดสัญญาณได้ในตัวเอง โดยจะให้สัญญาณเอาต์พุต (output signal) มีรูปแบบสัญญาณแบบรายคาบ (periodic signal) โดยไม่จำเป็นต้องมีสัญญาณอินพุต (input signal) ของวงจร [21]-[25] วงจรออสซิลเลเตอร์นับว่าเป็นองค์ประกอบพื้นฐานที่สำคัญในระบบเครื่องมือวัดและระบบสื่อสารโทรคมนาคม ตัวอย่างเช่น ในระบบโทรคมนาคมวงจรออสซิลเลเตอร์จะถูกใช้ทำหน้าที่สร้างสัญญาณคลื่นพาห์ (carrier) ใช้ในการมอดูเลตสัญญาณ (modulation) เพื่อสร้างสัญญาณนาฬิกาอ้างอิงหลัก (reference clock signal) ให้แก่ระบบ เป็นต้น

วงจรออสซิลเลเตอร์ที่เป็นที่รู้จักกันดีมีอยู่หลายชนิดด้วยกัน ได้แก่ วงจรออสซิลเลเตอร์แบบคริสตัล (crystal oscillator circuit) วงจรออสซิลเลเตอร์แบบเลื่อนเฟส (phase shift oscillator circuit) วงจรออสซิลเลเตอร์แบบเวนบริดจ์ (wien-bridge oscillator circuit) วงจรออสซิลเลเตอร์แบบโคลพิทซ์ (colpitts oscillator circuit) หรือวงจรออสซิลเลเตอร์แบบฮาร์ทเลย์ (hartley oscillator circuit) รูปแบบของสัญญาณที่สร้างขึ้นจากวงจรออสซิลเลเตอร์แบบต่างๆ ก็มีอยู่ด้วยกันหลายรูปแบบด้วยกัน เช่น สัญญาณไซน์ (sinusoidal) สัญญาณพัลส์สี่เหลี่ยม (square) และสัญญาณสามเหลี่ยม (triangular) เป็นต้น ซึ่งในการออกแบบวงจรออสซิลเลเตอร์นี้ผู้ออกแบบจึงจำเป็นต้องคำนึงถึงองค์ประกอบของวงจร เงื่อนไขในการออสซิลเลตและต้องมีความเข้าใจในหลักการทำงานของวงจรออสซิลเลเตอร์เป็นอย่างดี ดังนั้นในบทนี้จึงกล่าวถึงหลักการทำงานพื้นฐาน เงื่อนไขในการออกแบบวงจร รวมทั้งข้อกำหนดต่างๆ ที่ใช้ในการออกแบบวงจรออสซิลเลเตอร์โดยจะกล่าวถึงหลักการเกี่ยวกับวงจรออสซิลเลเตอร์ซึ่งให้กำเนิดสัญญาณรูปคลื่นไซน์ซึ่งเป็นเนื้อหาที่เกี่ยวข้องกับวงจรออสซิลเลเตอร์ที่นำเสนออยู่ในวิทยานิพนธ์นี้เท่านั้น

### 2.2 ประเภทของวงจรออสซิลเลเตอร์

ดังที่กล่าวไปแล้วว่าวงจรออสซิลเลเตอร์ เป็นวงจรที่ให้กำเนิดสัญญาณเอาต์พุตเป็นรูปคลื่นที่คงตัวและมีคาบเวลาที่แน่นอน โดยไม่จำเป็นต้องมีสัญญาณอินพุต ดังนั้นวงจรออสซิลเลเตอร์จึงสามารถแบ่งตามเงื่อนไขของการออสซิลเลตได้เป็น 2 ประเภท คือ

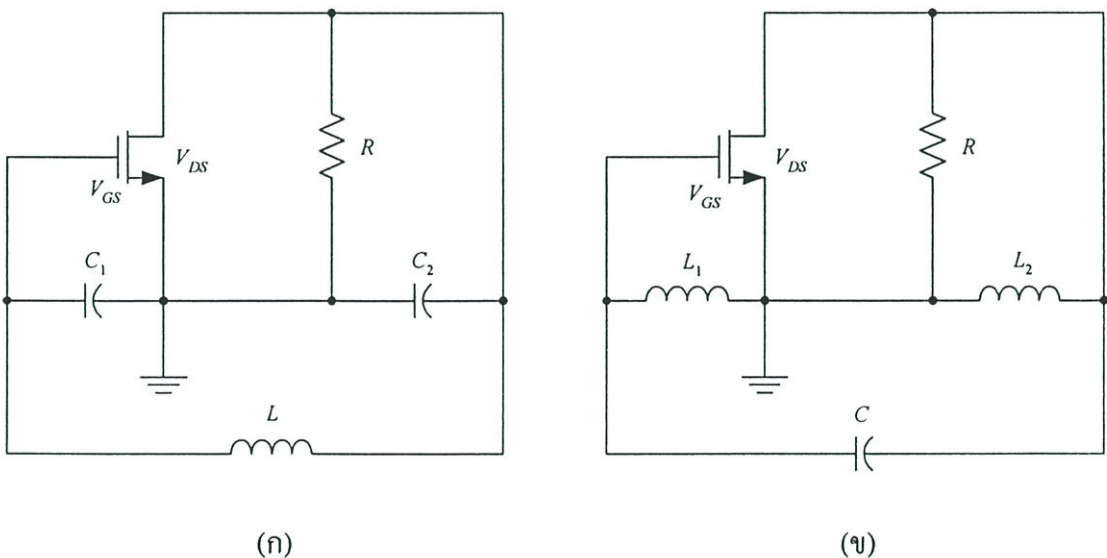
1) วงจรออสซิลเลเตอร์แบบความต้านทานลบ (negative resistance oscillator circuit) เป็นวงจรออสซิลเลเตอร์ที่นำอุปกรณ์ที่ออกแบบเป็นตัวต้านทานชนิดลบ มาต่อห้กั้กับค่าความต้านทานบวกในวงจรเพื่อให้เกิดการออสซิลเลตที่คงตัว

2) วงจรออสซิลเลเตอร์แบบป้อนกลับ (feedback oscillator circuit) เป็นวงจรขยายสัญญาณที่มีการป้อนกลับแบบบวก (positive feedback) เพื่อให้เป็นไปตามเงื่อนไขจากบาร์คเฮาเซน (barkhausen criterion) [23]

ส่วนประเภทของวงจรออสซิลเลเตอร์ที่ให้กำเนิดสัญญาณขาขึ้นซึ่งจำแนกตามชนิดของอุปกรณ์ที่ใช้ในการออกแบบนั้น สามารถแบ่งออกได้เป็น 4 ประเภท คือ

### 2.2.1 วงจรออสซิลเลเตอร์ LC

วงจรออสซิลเลเตอร์ LC (LC oscillator circuit) มีอยู่ด้วยกันหลายแบบ [27] เช่น แบบโคลพิกซ์และแบบฮาร์ทเลย์ เป็นต้น วงจรประเภทนี้มีข้อดี คือ สามารถเปลี่ยนแปลงความถี่ได้ง่ายและใช้งานในย่านความถี่สูงได้ดี แต่ก็มีข้อเสีย คือ เสถียรภาพทางความถี่ยังไม่ดีนัก ไม่เหมาะสมกับแนวทางการนำไปสร้างเป็นวงจรรวมเนื่องจากการออกแบบและสร้างขดลวดเหนี่ยวนำในวงจรมันกระทำได้ยาก การทำงานของวงจรจะเกิดขึ้นเมื่อแรงดัน  $V_{DS}$  มีค่าสูงพอที่จะทำให้ออสซิลเลเตอร์อยู่ในบริเวณการทำงานแบบอิ่มตัว (saturation region) ดังนั้นเมื่อค่า  $V_{GS}$  มีค่าเป็นบวกวงจรก็จะเกิดการออสซิลเลตขึ้น ตัวอย่างของวงจรออสซิลเลเตอร์ LC สามารถแสดงได้ดังรูปที่ 2.1

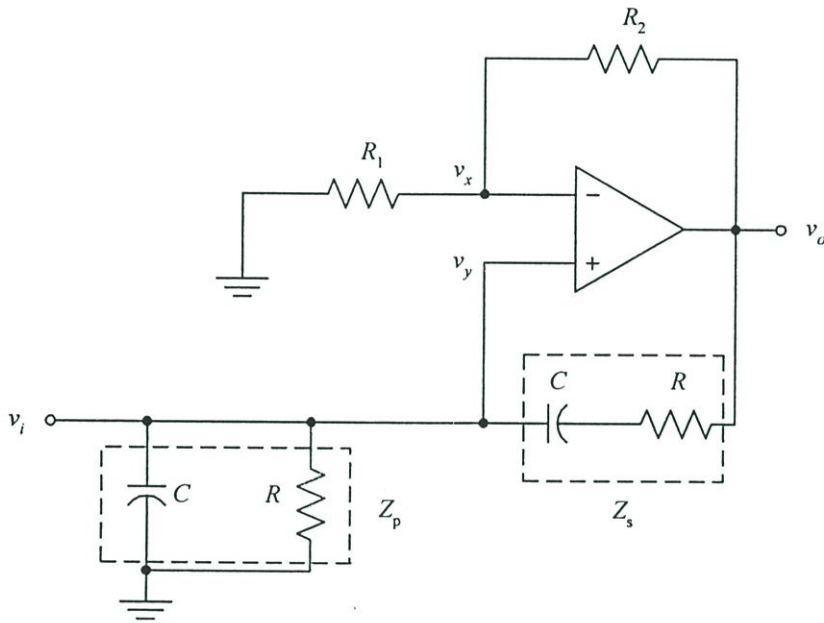


รูปที่ 2.1 วงจรออสซิลเลเตอร์ LC

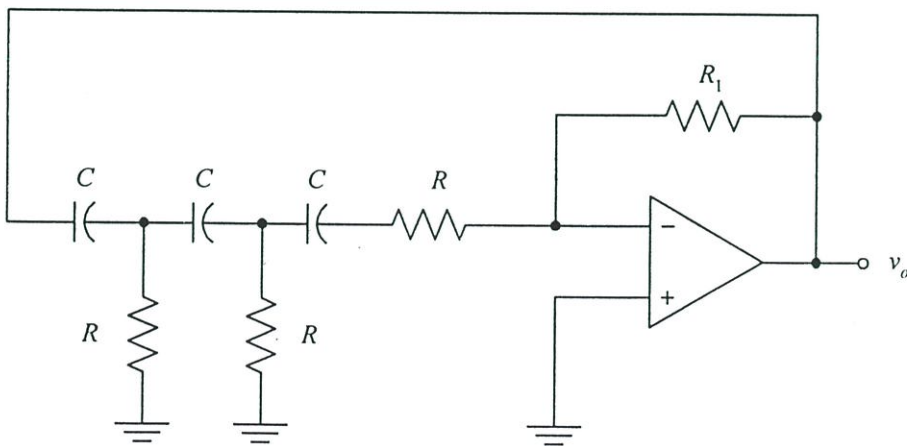
(ก) แบบโคลพิกซ์      (ข) แบบฮาร์ทเลย์

### 2.2.2 วงจรออสซิลเลเตอร์ RC

วงจรออสซิลเลเตอร์ RC (RC oscillator circuit) มีอยู่ด้วยกันหลายแบบ เช่น แบบเวนบริดจ์ และแบบเลื่อนเฟส เป็นต้น วงจรออสซิลเลเตอร์ประเภทนี้นิยมใช้ในกรณีที่ไม่ต้องการเสถียรภาพของความถี่ระยะสั้นสูงมากนักและค่าความถี่ก็จะต้องไม่สูงมาก โดยทั่วไปความถี่สูงสุดที่ RC ออสซิลเลเตอร์ทำงานได้ดีจะอยู่ในระดับไม่เกิน 5 MHz เมื่อจ่ายไฟเลี้ยงให้กับวงจรจะเกิดการออสซิลเลตมมเฟส (phase) ของวงจรจะเปลี่ยนไปตามชุด RC ที่ต่อไว้ แต่มมเฟสรวมของวงจรยังกลับมาเริ่มยังจุดเดิมเพราะวงจรกลับเฟส (inverting amplifier circuit) โดยตัวอย่างของวงจรแสดงได้ดังรูปที่ 2.2



(ก)



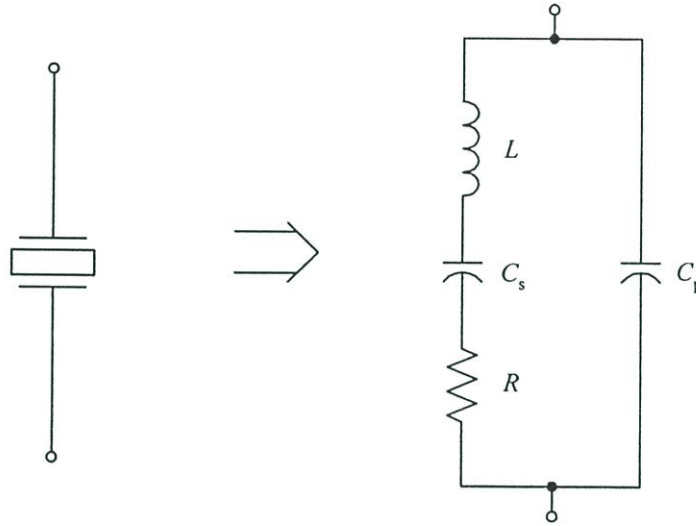
(ข)

รูปที่ 2.2 วงจรออสซิลเลเตอร์ RC

(ก) แบบเวนบริดจ์ (ข) แบบเลื่อนเฟส

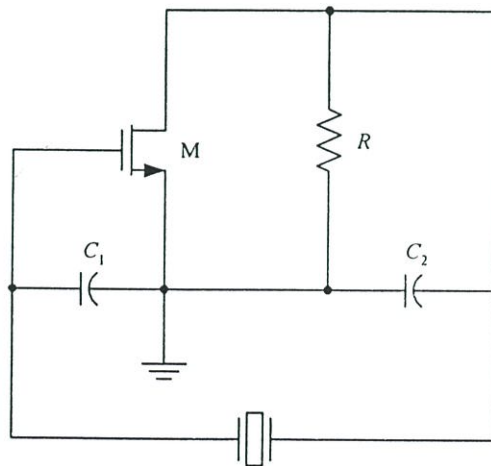
### 2.2.3 วงจรออสซิลเลเตอร์โดยใช้คริสตัล

วงจรออสซิลเลเตอร์โดยใช้คริสตัล (crystal oscillator circuit) วงจรประเภทนี้มีข้อดีคือ เสถียรภาพทางความถี่ดีมาก อีกทั้งยังสามารถนำไปใช้งานในย่านความถี่สูงได้ดี แต่มีข้อเสียคือ การเปลี่ยนแปลงความถี่จะทำได้ยากมาก ซึ่งถ้าหากต้องการที่จะทำการเปลี่ยนแปลงความถี่ จำเป็นต้องใช้วงจรอื่นเข้ามาช่วย



รูปที่ 2.3 สัญลักษณ์ของคริสตัลและวงจรสมมูลทางไฟฟ้า

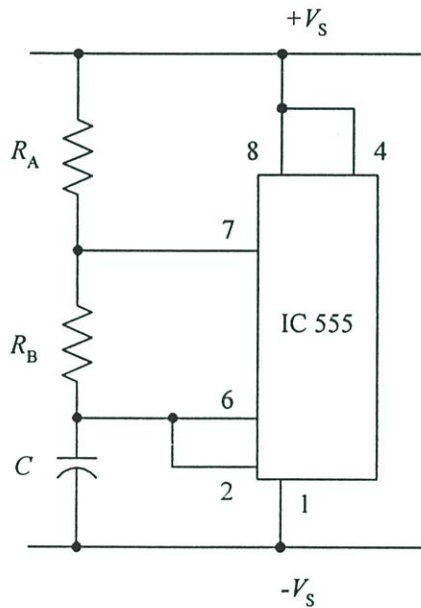
จากวงจรสมมูลทางไฟฟ้าของวงจรออสซิลเลเตอร์โดยใช้คริสตัลในรูปที่ 2.3 ตัวเหนี่ยวนำ  $L$  จะมีค่าสูงประมาณ 100 H ตัวเก็บประจุ  $C_s$  มีค่าค่อนข้างต่ำ โดยมีหน่วยเป็น  $\mu\text{F}$  และความต้านทาน  $R$  มีค่าประมาณ 10  $\Omega$  โดยที่  $C_p$  เป็นค่าตัวเก็บประจุระหว่างอิเล็กโทรด ซึ่งโดยทั่วไปจะมีค่าประมาณ 1-10 pF สำหรับการนำคริสตัลมาใช้งานเป็นวงจรออสซิลเลเตอร์แสดงได้ดังรูปที่ 2.4



รูปที่ 2.4 วงจรออสซิลเลเตอร์โดยใช้คริสตัล

### 2.2.4 วงจรออสซิลเลเตอร์ที่อยู่ในรูปแบบวงจรรวม

วงจรออสซิลเลเตอร์ที่อยู่ในรูปแบบวงจรรวม (integrated oscillator circuit) วงจรประเภทนี้จะอยู่ในรูปแบบของไอซีสำเร็จรูปหรือที่เรียกว่า ไอซีฟังก์ชันเจนเนอเรเตอร์ (IC function generator) ซึ่งผลิตขึ้นมาเพื่อใช้ในการสร้างสัญญาณโดยเฉพาะ ซึ่งมีข้อดี คือ ใช้งานได้ง่ายและสามารถปรับค่าความถี่ในการออสซิลเลตได้โดยใช้หลักการของ VCO (voltage control oscillator) และนอกจากนี้ยังสามารถเลือกรูปร่างของสัญญาณได้หลายรูปแบบ แต่มีข้อเสีย คือ สามารถนำไปใช้งานได้ในช่วงความถี่ต่ำเท่านั้น เช่น ไอซีเบอร์ XR-2240 เบอร์ XR-8038 และเบอร์ 555 เป็นต้น เมื่อมีสัญญาณไฟเลี้ยงจ่ายให้กับไอซีจะเกิดการออสซิลเลตขึ้นมาทันที ค่าความถี่ในการออสซิลเลตสามารถปรับได้โดยผ่านค่าความต้านทานที่ต่ออยู่ภายนอก ตัวอย่างการต่อวงจรสำหรับการนำไอซีเบอร์ 555 ไปใช้งานแสดงดังรูปที่ 2.5



รูปที่ 2.5 วงจรออสซิลเลเตอร์โดยใช้ไอซีเบอร์ 555

### 2.3 องค์ประกอบของวงจรออสซิลเลเตอร์และเงื่อนไขในการออสซิลเลต

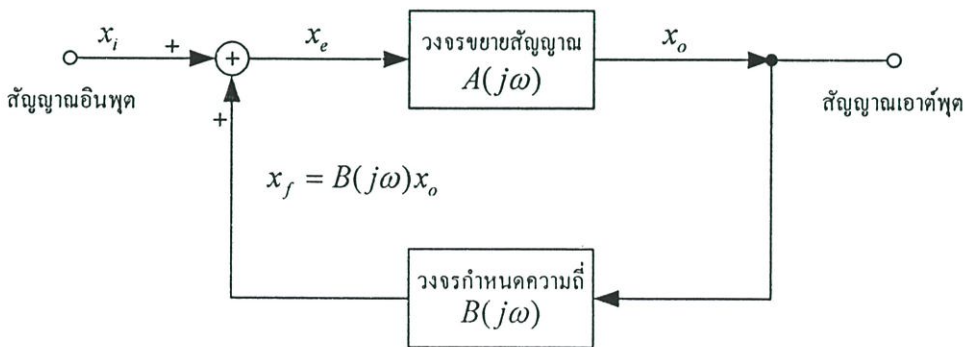
การสร้างวงจรออสซิลเลเตอร์ในแต่ละแบบ ย่อมมีข้อกำหนดของแต่ละวงจรที่แตกต่างกันไป เช่น การสร้างวงจรออสซิลเลตสัญญาณสี่เหลี่ยมสามารถสร้างได้ง่ายโดยการต่อวงจรออปแอมป์ในลักษณะการป้อนกลับแบบบวกเพื่อใช้ขับสัญญาณด้านบวกและลบสลับกันไป ส่วนการสร้างวงจรออสซิลเลตสัญญาณฟันเลื่อยสามารถสร้างได้ง่ายโดยการอินทิเกรตสัญญาณสี่เหลี่ยมที่มีความถี่ตรงสูง ทั้งนี้การสร้างสัญญาณรูปคลื่นซายน์สามารถสร้างได้จากสัญญาณฟันเลื่อยเช่นเดียวกัน

แต่จะให้ความผิดเพี้ยนสูง ดังนั้นในออกแบบวงจรออสซิลเลตสัญญาณรูปคลื่นไซน์จำเป็นต้องมีวิธีการเฉพาะ โดยใช้กฎของบารค์เฮาเซน (Barkhausen Criterion) [26] ซึ่งถ้าหากพิจารณาเชิงระบบควบคุมแล้ว วงจรออสซิลเลเตอร์นั้นจัดว่าเป็นระบบควบคุมป้อนกลับ (feedback control system) ที่มีการป้อนกลับแบบบวก นำสัญญาณเอาต์พุตกลับไปยังด้านอินพุตของวงจร โดยสัญญาณทางด้านเอาต์พุตที่ป้อนกลับ ไปสู่อินพุตของวงจรมันต้องจัดให้มีมุมเฟสตรงกับมุมเฟสของสัญญาณอินพุต ทั้งนี้ก็เพื่อเสริมสัญญาณกันขึ้นเพื่อที่จะทำให้สัญญาณดำรงตัวอยู่ได้บล็อกไดอะแกรมแสดงการทำงานของวงจรออสซิลเลเตอร์สามารถเขียนแสดงได้ดังรูปที่ 2.6 ซึ่งประกอบด้วยองค์ประกอบที่สำคัญดังนี้

1) ตัวกำเนิดพลังงาน (energy source) ได้แก่ แหล่งจ่ายไฟเลี้ยง โดยในวิทยานิพนธ์นี้จะมุ่งเน้นถึงแหล่งจ่ายไฟกระแสตรงที่มีแรงดันคงที่ ใช้จ่ายไฟเลี้ยงให้กับอุปกรณ์ต่างๆ ในวงจรเป็นสำคัญ

2) วงจรกำหนดความถี่ (frequency-determining circuit) เป็นวงจรที่สามารถเลือกย่านความถี่ได้ในลักษณะที่เป็นวงจรกรองแบบแถบความถี่ผ่าน ซึ่งได้แก่ วงจรจูนแบบ LC วงจรจูนแบบ RC หรือแบบคริสตัล เป็นต้น

3) วงจรขยายสัญญาณ (amplifier circuit) เป็นวงจรประเภทแอกทิฟซึ่งอาจจะเป็น วงจรขยายสัญญาณแบบทรานซิสเตอร์ (transistor) แบบเฟต (FET) หรือวงจรขยายสัญญาณที่อยู่ในรูปไอซีอย่างใดก็ได้ ซึ่งจะทำหน้าที่ทำการกำเนิดของสัญญาณไว้ด้วยการชดเชยพลังงานในส่วนที่สูญเสียไปภายในวงจรออสซิลเลเตอร์ให้มีค่าคงตัวอยู่เช่นเดิมโดยอัตโนมัติ



รูปที่ 2.6 บล็อกไดอะแกรมของวงจรออสซิลเลเตอร์ที่มีการป้อนกลับแบบบวก

เมื่อสัญลักษณ์ต่างๆ ที่ใช้ในวงจรในรูปที่ 2.6 เป็นดังต่อไปนี้

$x_i$  คือ สัญญาณอินพุตของวงจร

$x_o$  คือ สัญญาณเอาต์พุตของวงจร

$x_e$  คือ สัญญาณผลรวมระหว่าง  $x_i$  และ  $x_f$  มีค่าเท่ากับ  $x_i + x_f$

$x_f$  คือ สัญญาณป้อนกลับ

$A(j\omega)$  คือ อัตราขยายของวงจรขยายสัญญาณ

$B(j\omega)$  คือ อัตราขยายของวงจรกำหนดความถี่

จากบล็อกไดอะแกรมดังรูปที่ 2.6 จะเห็นได้ว่า

$$x_e = x_i + x_f \quad (2.1)$$

เมื่อ  $x_f = B(j\omega)x_o \quad (2.2)$

และ  $x_o = A(j\omega)x_e \quad (2.3)$

แทนค่าสมการที่ (2.2) และ (2.3) ลงในสมการที่ (2.1) จะได้

$$\frac{x_o}{x_i} = \frac{A(j\omega)}{1 - A(j\omega)B(j\omega)} \quad (2.4)$$

ในการออสซิลเลตนั้น วงจรจะต้องสามารถสร้างสัญญาณเอาต์พุตได้โดยที่ไม่จำเป็นต้องมีสัญญาณอินพุต ซึ่งเงื่อนไขดังกล่าวจะเป็นจริงก็ต่อเมื่ออัตราขยายมีค่าเป็นอนันต์ (infinity) นั่นคือ พจน์ส่วนของสมการที่ (2.4) จะต้องมีค่าเป็นศูนย์ กล่าวคือ

$$1 - A(j\omega)B(j\omega) = 0 \quad (2.5)$$

โดยมีเงื่อนไขตามสมการที่ (2.5) ณ.ตำแหน่งความถี่ค่าหนึ่ง (สมมุติว่าเป็นความถี่  $\omega_o$ ) ก็แสดงว่า จะเกิดการให้กำเนิดสัญญาณที่มีความถี่นั้นเกิดขึ้น เงื่อนไขในการตรวจสอบสำคัญที่เป็นที่รู้จักกันดี คือ เงื่อนไขบาร์คเฮาเซนซึ่งเป็นเงื่อนไขสำคัญที่รู้จักกันดีในการออกแบบวงจรออสซิลเลเตอร์ ซึ่งสามารถกล่าวโดยสรุปดังนี้ คือ “วงจรออสซิลเลเตอร์ที่จะสามารถกำเนิดสัญญาณได้อย่างต่อเนื่องนั้นจะต้องมีอัตราขยายลูปเปิด (open loop gain) เป็นค่าจริงเท่ากับหนึ่ง” ดังนั้นจากสมการที่ (2.5)

สามารถเขียนให้อยู่ในรูปได้ทั้งขนาดและมุมเฟสโดยแยกพิจารณาได้สองส่วน คือ อัตราขยายรูปเปิดของวงจรต้องมีค่าเท่ากับหนึ่ง หรือเขียนได้ว่า

$$|A(j\omega_o)B(j\omega_o)|=1 \quad (2.6)$$

และมุมเฟสของอัตราขยายรูปเปิดต้องมีค่าเท่ากับ

$$\angle A(j\omega_o)B(j\omega_o)=0 \text{ หรือ } 2n\pi \quad (2.7)$$

เมื่อ  $n$  คือ เลขจำนวนเต็ม (0, 1, 2, .....)

ในการรักษาค่าอัตราขยายรูปเปิดของวงจรให้มีค่าเท่ากับหนึ่งนั้น ก็เพื่อเป็นการกำเนิดสัญญาณให้คงที่อยู่ตลอดไปนั่นเอง ซึ่งการป้อนกลับแบบบวกจะทำให้อัตราขยายรูปปิด (closed loop gain) ของวงจรมีค่ามากขึ้น ถ้าอัตราขยายรูปเปิดของวงจรมีค่าเป็นหนึ่งจะทำให้ค่าอัตราขยายรูปปิดของวงจรมีค่าเป็นอนันต์หรือแทนค่าสมการที่ (2.6) ลงในสมการที่ (2.4) จะได้

$$\frac{x_o}{x_i} = \frac{A(j\omega_o)}{1-1} = \infty \quad (2.8)$$

สมการที่ (2.8) แสดงให้เห็นว่า เมื่ออัตราขยายรูปเปิดของวงจรมีค่าเท่ากับหนึ่งแล้ว จะทำให้อัตราขยายรูปปิดมีค่าเป็นอนันต์ ซึ่งหมายความว่าถึงแม้ไม่มีสัญญาณอินพุต ( $x_i = 0$ ) วงจรนี้ก็ยังสามารถกำเนิดสัญญาณเอาต์พุตขึ้นมาเองได้นั่นเอง อย่างไรก็ตามในทางปฏิบัติวงจรดังกล่าวจะอาศัยสัญญาณรบกวน (noise signal) เป็นสัญญาณอินพุตให้กับวงจร ซึ่งสัญญาณรบกวนนี้อาจมาจากแหล่งกำเนิดใดๆ ก็ได้ เช่น สัญญาณรบกวนที่เกิดจากแหล่งจ่ายไฟเลี้ยงของวงจรเอง เป็นต้น

อย่างไรก็ตามเมื่อพิจารณาวงจรออสซิลเลเตอร์โดยใช้หลักการวิเคราะห์แบบเป็นเชิงเส้นดังกล่าว เงื่อนไขที่ได้จึงสามารถกำหนดได้เพียงความถี่ของสัญญาณเท่านั้น ไม่สามารถกำหนดขนาดของสัญญาณเอาต์พุตที่เกิดขึ้นได้ จากเงื่อนไขของบาร์คเฮาเซนได้แสดงเพียงว่าค่าความถี่ของสัญญาณเอาต์พุตจะมีมุมเฟสเท่ากับ  $2n\pi$  สำหรับการควบคุมขนาดของสัญญาณเอาต์พุตที่ได้นั้นมีวิธีการที่นิยมใช้กันมีอยู่สองวิธี คือ วิธีแรกทำได้โดยการเพิ่มวงจรเข้าไปทำหน้าที่รักษาระดับของสัญญาณ หรือวิธีที่สองจะอาศัยหลักการของการจำกัดขนาดด้วยตนเอง (self-limiting) ด้วยอุปกรณ์ภายในวงจรเอง เช่น วงจรออสซิลเลเตอร์ที่สร้างขึ้นมาจากทรานซิสเตอร์ในขณะเริ่มต้นเมื่อสัญญาณมีค่าต่ำ ทรานซิสเตอร์จะมีค่าอัตราขยายสูง ทำให้อัตราขยายสัญญาณของวงจรมีค่ามากกว่า

หนึ่ง ณ ตำแหน่งความถี่ที่มีมุมเฟสเท่ากับ  $2n\pi$  แต่เมื่อขนาดของสัญญาณเพิ่มขึ้นจะทำให้ทรานซิสเตอร์อิ่มตัว (saturate) ส่งผลให้ทรานซิสเตอร์มีอัตราขยายลดลง ซึ่งก็จะทำให้อัตราขยายของวงจรลดลงจนกระทั่งทำให้สัญญาณมีขนาดที่คงที่ได้นานที่สุด

## 2.4 หลักการทำงานของวงจรออสซิลเลเตอร์

การทำงานของวงจรออสซิลเลเตอร์นั้นอาจสามารถแบ่งออกได้เป็น 3 สภาวะ คือ

### 1) สภาวะเริ่มต้นการทำงานของวงจร

เมื่อวงจรเริ่มต้นการทำงาน (first turn-on) จะเกิดขึ้นก็ต่อเมื่อมีการจ่ายกำลังงานให้แก่วงจร ซึ่งการจ่ายกำลังงานจากแหล่งพลังงานภายนอกให้แก่วงจรอย่างทันทีทันใดนี้ จะทำให้เกิดสภาวะเปลี่ยนย้าย (transition) ขึ้นทำให้มีสเปกตรัมของสัญญาณเกิดกระจายขึ้นอย่างมากมา อย่างไรก็ตามเนื่องจากวงจรออสซิลเลเตอร์นั้นจะมีวงจรกำหนดความถี่อยู่ภายใน ดังนั้นจึงมีความถี่เพียงความถี่เดียวเท่านั้นที่โดดเด่นและถูกเลือกให้ถูกป้อนย้อนกลับในกระบวนการป้อนกลับ ทำให้เกิดการพิกัดเป็นความถี่ของสัญญาณที่จะปรากฏเป็นสัญญาณเอาต์พุตของวงจร

### 2) สภาวะการสร้างสัญญาณ

เมื่อวงจรเริ่มสร้างสัญญาณ (signal build up) ค่าความถี่ของสัญญาณที่เกิดขึ้นจะถูกกำหนดด้วยวงจรกำหนดความถี่ แล้วสัญญาณเอาต์พุตจะถูกนำกลับไปยังด้านอินพุตของวงจรซึ่งสัญญาณจะถูกจัดโดยวงจรให้มีเฟสตรงกันเพื่อเป็นการเสริมสัญญาณให้มีกำลังมากขึ้น

### 3) สภาวะรักษาสัญญาณ

การรักษาสัญญาณ (sustained oscillation) ให้คงอยู่นั้นจะเป็นไปตามเงื่อนไขของบาร์คเฮาเซน คือ ผลคูณค่าอัตราขยายของวงจรขยายและวงจรป้อนกลับจะต้องมีค่าเท่ากับหนึ่งในทางทฤษฎี แต่ในทางปฏิบัตินั้น ค่าอัตราขยายรวมของระบบจะต้องมีค่ามากกว่าหนึ่งเล็กน้อยในสถานะเริ่มแรก ทั้งนี้ก็เพื่อเป็นการชดเชยการลดทอนของสัญญาณที่อาจจะเกิดขึ้นได้ในวงจรและจะใช้ลักษณะของความไม่เป็นเชิงเส้นของวงจร ซึ่งจะเกิดขึ้นก็ต่อเมื่อสัญญาณมีค่ามากเป็นตัวรักษาสัญญาณให้เท่ากับหนึ่งเพื่อเป็นควมจำกัดขนาดของสัญญาณที่ได้ออกมา

## 2.5 สรุป

ในวิทยานิพนธ์นี้กล่าวถึงหลักการทำงานของวงจรรอสซิลเลเตอร์ โดยวงจรรอสซิลเลเตอร์จะเกิดการอสซิลเลตสัญญาณได้ก็ต่อเมื่ออาศัยเงื่อนไขของบาร์คเฮาเซนสองประการ คือ ประการแรกอัตราขยายลูปปิดของวงจรต้องมีค่าเป็นอนันต์ ประการที่สองมุมเฟสของวงจรเมื่อป้อนกลับมายังอินพุตต้องมีค่าเท่ากับ  $0^\circ$  หรือ  $360^\circ$  เท่านั้น เมื่อวงจรเกิดการอสซิลเลตจะสร้างสัญญาณเอาต์พุตออกมา สัญญาณเอาต์พุตส่วนหนึ่งจะถูกป้อนกลับไปยังอินพุตของวงจรถ้าสัญญาณจะถูกจัดให้มีเฟสตรงกันเพื่อเสริมและรักษาระดับของสัญญาณให้ดำรงอยู่ได้โดยไม่จำเป็นต้องมีสัญญาณอินพุต

## บทที่ 3

### วงจร CDBA

#### 3.1 กล่าวนำ

ด้วยความเจริญรุดหน้าของวงการอุตสาหกรรมอิเล็กทรอนิกส์ ซึ่งในการออกแบบวงจรทางด้านการประมวลผลสัญญาณอนาล็อก อุปกรณ์ทางอิเล็กทรอนิกส์ต่างๆ หลายชนิดได้ถูกนำมาสร้างเป็นวงจรถอดออกต่างๆ มากมาย โดยเริ่มจากหลอดสุญญากาศ (vacuum tube) มาเป็นสารกึ่งตัวนำ (semiconductor) ที่มีลักษณะเป็นคิสกรีท (discrete) จนกระทั่งมาเป็นรูปแบบของวงจรรวม (integrated circuit) หรือ ที่เรียกว่าไอซี (IC) ทำให้อุปกรณ์แอคทีฟในรูปแบบของวงจรรวม หรือบล็อกวงจรแอคทีฟ (active circuit building block) ได้เข้ามามีบทบาทและได้กลายมาเป็นอุปกรณ์หลักที่สำคัญ สำหรับการพัฒนาออกแบบวงจรประมวลผลสัญญาณอนาล็อกโหมคกระแสและโหมคแรงดัน จากการติดตามผลงานวิจัยในช่วงสิบกว่าปีที่ผ่านมา พบว่ามีการนำเสนอวงจรสำหรับการประมวลผลสัญญาณอนาลอกรูปแบบต่างๆ ขึ้นมามากมาย อาทิเช่น วงจรกรองสัญญาณ วงจรออสซิลเลเตอร์ เป็นต้น วงจรที่นำเสนอเหล่านี้ล้วนใช้บล็อกวงจรแอคทีฟเป็นหัวใจหลักในการสังเคราะห์วงจรแทบทั้งสิ้น [28]-[31]

ออปแอมป์ (operational amplifier, OA) เป็นบล็อกวงจรแอคทีฟในยุคแรก ที่มีการนำมาใช้งานกันอย่างแพร่หลาย เนื่องจากมีคุณสมบัติเด่นหลายประการ เช่น หาซื้อได้ง่าย ราคาไม่แพง รูปแบบของวงจรง่ายไม่ซับซ้อน เป็นต้น แต่อย่างไรก็ตามขนาดของแรงดันเอาต์พุตสูงสุดของออปแอมป์จะถูกจำกัดด้วยระดับแรงดันอิมิตซ์ของออปแอมป์ซึ่งขึ้นอยู่กับขนาดของแหล่งจ่ายไฟเลี้ยงที่ป้อนให้ ทั้งยังไม่สามารถปรับแต่งค่าด้วยวิธีการทางอิเล็กทรอนิกส์และทำงานในโหมคแรงดันโอทีเอ (operational transconductance amplifier, OTA) เป็นบล็อกวงจรแอคทีฟในยุคถัดมา ซึ่งถูกพัฒนาขึ้นเพื่อลดจำนวนอุปกรณ์พาสซีฟที่ใช้ในการออกแบบและสังเคราะห์วงจรลง โดยมีงานการทำงานกว้างและสามารถปรับแต่งคุณสมบัติในการทำงานของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการควบคุมค่าอัตราขยายค่าความนำ (transconductance gain,  $g_m$ ) แต่ข้อด้อยของโอทีเอก็คือ อัตราขยายค่าความนำของวงจรมันขึ้นอยู่กับค่าอุณหภูมิความร้อน (thermal voltage,  $V_T$ ) ทำให้คุณสมบัติในการทำงานของวงจรเปลี่ยนแปลงไปตามอุณหภูมิรอบข้าง หลังจากนั้นในปี ค.ศ. 1968 บล็อกวงจรแอคทีฟอีกชนิดหนึ่งที่ถูกพัฒนาขึ้นก็คือ วงจรสายพานกระแส (current conveyor, CC) ซึ่งถูกนำเสนอขึ้นเป็นครั้งแรกโดย K. C. Smith และ A. S. Sedra ซึ่งเป็นบล็อกวงจรแอคทีฟที่มีสามขั้ว คือ ขั้วอินพุต  $x$ ,  $y$  และขั้วเอาต์พุต  $z$  ในทางอุดมคติพบว่าคุณสมบัติของวงจรสายพานกระแสมีค่าความต้านทานอินพุตที่ขั้ว  $y$  เป็นอนันต์และค่าความต้านทานที่ขั้วอินพุต  $x$  มีค่า

เท่ากับศูนย์ แรงดันอินพุตที่ขั้ว  $y$  จะถูกส่งผ่านไปปรากฏเป็นแรงดันที่ขั้ว  $x$  และกระแสที่ไหลผ่านขั้ว  $x$  จะถูกส่งผ่านไปเป็นกระแสเอาต์พุตที่ขั้ว  $z$  หรือกล่าวได้ว่าวงจรสายพานกระแสนั้นประกอบด้วยวงจรตามสัญญาณสองวงจร คือ วงจรตามแรงดัน (voltage follower) และวงจรตามกระแส (current follower) ด้วยคุณสมบัติดังกล่าวทำให้การสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อกโดยใช้วงจรสายพานกระแสนั้นเกิดความยืดหยุ่นและคล่องตัวมากขึ้น นอกจากนี้ยังสามารถลดจำนวนอุปกรณ์พาสซีฟที่ต้องใช้ในการสังเคราะห์ระบบลงไปได้อีกด้วย ต่อมาเมื่อไม่นานมานี้ราวๆ ปี ค.ศ. 1999 C. Acar และ S. Ozoguz ได้นำเสนอบล็อกวงจรแอกทิฟแนวใหม่ชื่อว่าวงจร CDDBA (current differencing buffered amplifier) ขึ้น [12] ซึ่งประกอบด้วยวงจรภายในที่สำคัญสองส่วน คือ วงจรผลต่างกระแส (current differencing circuit) และวงจรตามแรงดัน (voltage follower circuit) พร้อมทั้งได้แสดงแนวทางการประยุกต์ใช้ในการสังเคราะห์ฟังก์ชันถ่ายโอนแรงดันและฟังก์ชันถ่ายโอนกระแส เพื่อแสดงให้เห็นว่าวงจร CDDBA ที่นำเสนอขึ้นนั้นมีขั้นตอนและรูปแบบวงจรที่ง่ายและไม่ซับซ้อน เหมาะสมกับการนำไปประยุกต์ใช้เป็นบล็อกวงจรแอกทิฟหลักสำหรับออกแบบและสังเคราะห์วงจรประมวลผลสัญญาณอนาล็อก เช่น วงจรกรองสัญญาณ วงจรออสซิลเลเตอร์ เป็นต้น [12]-[13], [15]-[20] ซึ่งนับว่าเป็นประเด็นที่น่าสนใจไม่น้อย ดังนั้นในวิทยานิพนธ์ฉบับนี้จึงกล่าวถึงหลักการดำเนินงานพื้นฐานของวงจร CDDBA พร้อมแนวทางการพัฒนาออกแบบวงจร CDDBA ในรูปแบบต่างๆ

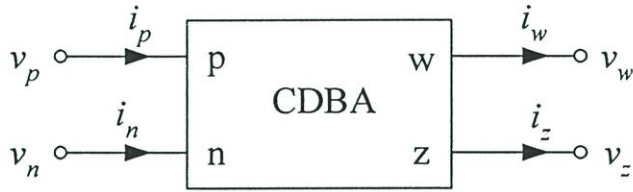
### 3.2 คุณสมบัติพื้นฐานของวงจร CDDBA

วงจร CDDBA เป็นบล็อกวงจรแอกทิฟแบบสี่ขั้ว ซึ่งมีสัญลักษณ์ของวงจรแสดงได้ดังรูปที่ 3.1(ก) เมื่อขั้ว  $p$  และขั้ว  $n$  คือขั้วอินพุต และขั้ว  $w$  และขั้ว  $z$  คือขั้วเอาต์พุตของวงจร ตามลำดับ ความสัมพันธ์ระหว่างแรงดันกับกระแสของวงจร CDDBA สามารถเขียนอธิบายได้ดังเมตริกต่อไปนี้

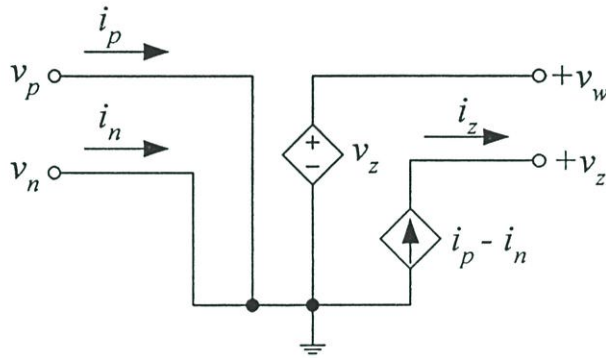
$$\begin{bmatrix} i_z \\ v_w \\ v_p \\ v_n \end{bmatrix} = \begin{bmatrix} 0 & 0 & 1 & -1 \\ 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} v_z \\ i_w \\ i_p \\ i_n \end{bmatrix} \quad (3.1)$$

จากสมการที่ (3.1) แสดงให้เห็นว่าวงจร CDDBA ประกอบด้วยวงจรหลักที่สำคัญสองส่วน คือ วงจรผลต่างกระแสและวงจรตามแรงดันซึ่งสามารถเขียนแสดงได้ด้วยวงจรสมมูลทางไฟฟ้าดังรูปที่ 3.1(ข) โดยกระแสที่ไหลผ่านขั้ว  $z$  นั้นจะมีค่าเท่ากับผลต่างของกระแสอินพุตที่ไหลเข้าขั้ว  $p$  กับขั้ว  $n$  ดังนั้นในที่นี้ขั้ว  $z$  จึงถูกเรียกว่าขั้วเอาต์พุตแบบผลต่างกระแส (current differencing output) และ

เรียกขั้ว  $p$  และขั้ว  $n$  ว่าขั้วอินพุตไม่กลับเฟส (noninverting input) และขั้วอินพุตกลับเฟส (inverting input) ตามลำดับ และแรงดันอินพุตที่ขั้ว  $p$  และ  $n$  ต้องมีค่าเท่ากับศูนย์ ( $v_p = v_n = 0$ ) นอกจากนี้ผลต่างของกระแสอินพุต ( $i_p - i_n$ ) จะถูกเปลี่ยนไปเป็นแรงดันเอาต์พุตที่ขั้ว  $w$  ( $v_w$ ) โดยผ่านค่าอิมพีแดนซ์ที่ต่ออยู่ที่ขั้ว  $z$  ดังนั้นจึงกล่าวได้ว่าวงจร CDBA มีคุณสมบัติเสมือนกับวงจรขยายส่งผ่านค่าความต้านทาน (transimpedance amplifier)



(ก)



(ข)

รูปที่ 3.1 วงจร CDBA

(ก) สัญลักษณ์ทางไฟฟ้า

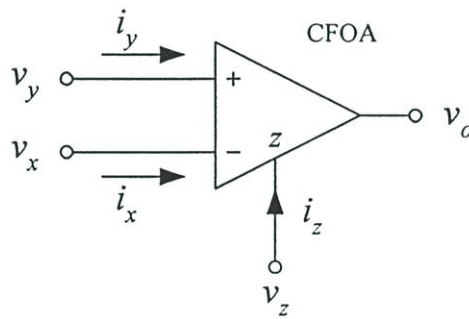
(ข) วงจรสมมูลทางไฟฟ้า

### 3.3 วงจร CDBA โดยใช้วงจร CFOA

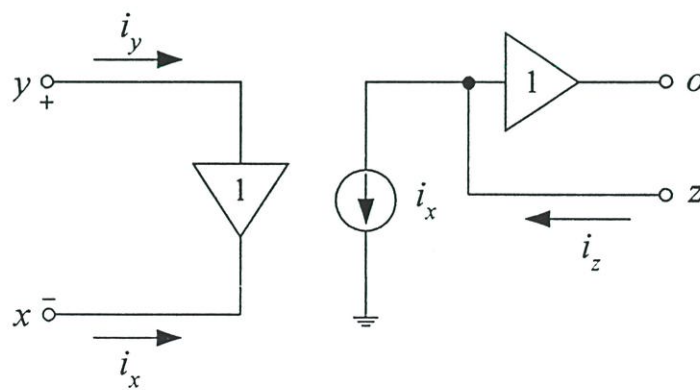
วงจร CFOA (current-feedback operational amplifier) เป็นออปแอมป์ชนิดหนึ่งที่นิยมใช้กันอย่างกว้างขวางในวงจรประมวลผลสัญญาณอนาล็อก [32]-[35] วงจร CFOA นับว่าเป็นบล็อกวงจรแอกทีฟชนิดหนึ่งที่มีสี่ขั้ว ซึ่งมีสัญลักษณ์ทางไฟฟ้าแสดงได้ดังรูปที่ 3.3(ก) โดยที่ขั้ว  $x$  และ  $y$  คือขั้วอินพุต และขั้ว  $z$  และ  $o$  คือขั้วเอาต์พุตของวงจร คุณสมบัติของวงจร CFOA สามารถเขียนอธิบายความสัมพันธ์ได้ดังนี้

$$\begin{bmatrix} i_y \\ v_x \\ i_z \\ v_o \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \\ i_o \end{bmatrix} \quad (3.2)$$

จากสมการที่ (3.2) พบว่าวงจร CFOA ประกอบด้วยวงจรที่สำคัญสองส่วน คือ วงจรตามกระแส และวงจรตามแรงดัน กล่าวคือ กระแสที่ไหลเข้าขั้วอินพุต  $y$  จะมีค่าเท่ากับศูนย์ ( $i_y = 0$ ) และแรงดันอินพุตที่ป้อนเข้าขั้ว  $y$  จะถูกส่งผ่านไปปรากฏยังขั้ว  $x$  ( $v_x = v_y$ ) ในขณะที่กระแสที่ขั้ว  $z$  นั้นมีค่าเท่ากับกระแสอินพุตที่ไหลเข้าขั้ว  $x$  ( $i_z = i_x$ ) และแรงดันที่ขั้ว  $z$  จะถูกส่งผ่านไปยังขั้วเอาต์พุตแรงดัน  $o$  ดังนั้นจึงสามารถเขียนอธิบายคุณสมบัติในการทำงานของวงจร CFOA ได้ด้วยวงจรสมมูลทางไฟฟ้าดังรูปที่ 3.2(ข)



(ก)

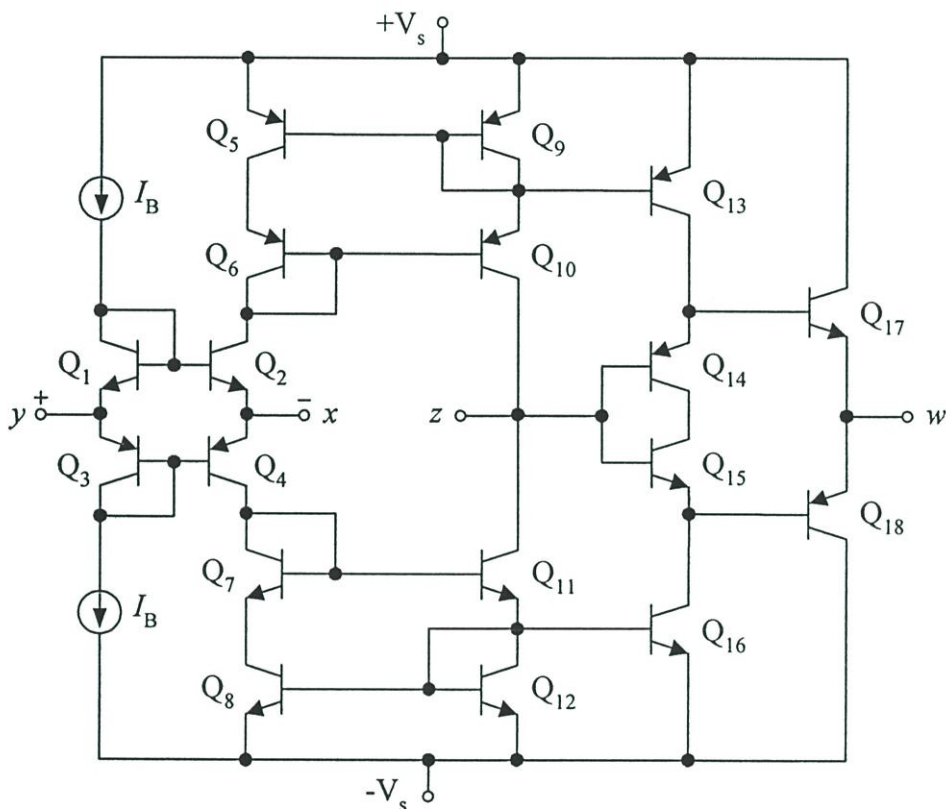


(ข)

รูปที่ 3.2 วงจร CFOA

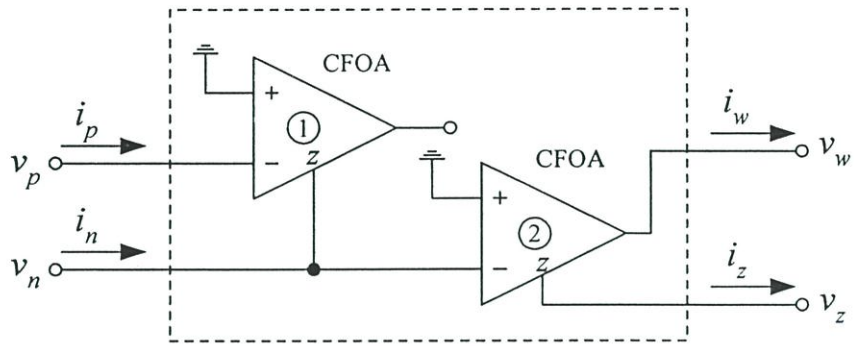
(ก) สัญลักษณ์ทางไฟฟ้า (ข) วงจรสมมูลทางไฟฟ้า

ในปัจจุบันวงจร CFOA ได้ถูกนำมาผลิตและสร้างขึ้นเป็นไอซีที่มีขายตามท้องตลาดและที่นิยมใช้กันอย่างแพร่หลายก็คือ เบอร์ AD844 ของบริษัท Analog Devices ซึ่งรายละเอียดของวงจรภายในไอซีดังกล่าว แสดงได้ดังรูปที่ 3.3 ซึ่งประกอบด้วยวงจรทรานซิสเตอร์  $Q_1-Q_4$  ทำหน้าที่เป็นวงจรส่วนหน้าคอยรับสัญญาณอินพุตผ่านวงจรสะท้อนกระแสแบบคาสโคด  $Q_5-Q_{12}$  ไปยังขั้วเอาต์พุต  $z$  ส่วนวงจรตามแรงดัน  $Q_{14}-Q_{18}$  ทำหน้าที่ส่งผ่านแรงดันที่ตกคร่อมขั้ว  $z$  ไปยังขั้วเอาต์พุตแรงดัน  $w$



รูปที่ 3.3 วงจรภายในของวงจร CFOA เบอร์ AD844

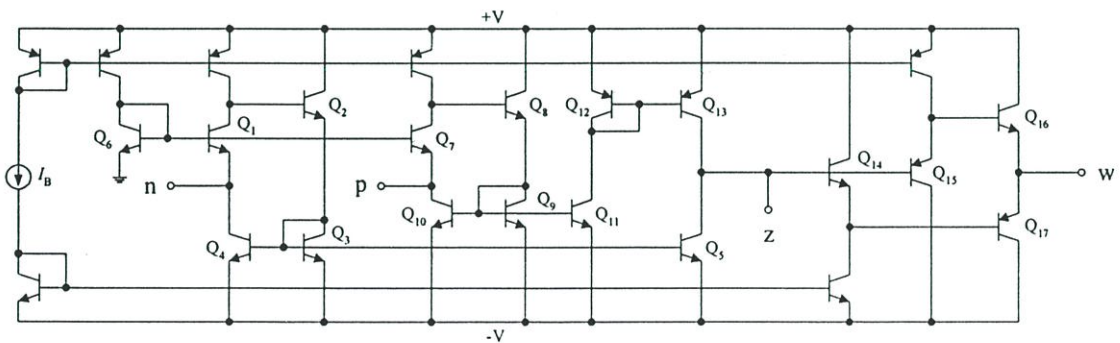
วิธีการสังเคราะห์วงจร CDBA โดยใช้วงจร CFOA ถูกนำเสนอขึ้นเป็นครั้งแรกโดย C. Acar และ S. Ozoguz ดังแสดงรูปที่ 3.4 [12] ซึ่งสามารถทำได้โดยต่อขั้ว  $y$  ที่มีค่าความต้านทานอินพุตสูงของวงจร CFOA ทั้งสองตัวลงกราวด์เพื่อทำให้ค่าแรงดันที่ส่งไปยังขั้ว  $x$  มีค่าเท่ากับศูนย์ ส่งผลให้ค่าความต้านทานด้านอินพุตของวงจร CDBA มีค่าเท่ากับศูนย์หรือใกล้เคียงอุดมคติมากที่สุด ดังนั้นจึงใช้ขา  $x$  ของวงจร CFOA ทำหน้าที่เป็นภาครับสัญญาณอินพุตกระแสของวงจร ในส่วนของสัญญาณเอาต์พุตผลต่างกระแสที่ขั้ว  $z$  และแรงดันเอาต์พุตที่ขั้ว  $w$  สามารถต่อใช้งานจากวงจร CFOA ตัวที่สองได้โดยตรง



รูปที่ 3.4 การสังเคราะห์วงจร CDBA โดยใช้วงจร CFOA เบอร์ AD844

### 3.4 วงจร CDBA โดยใช้ทรานซิสเตอร์แบบไบโพลาร์

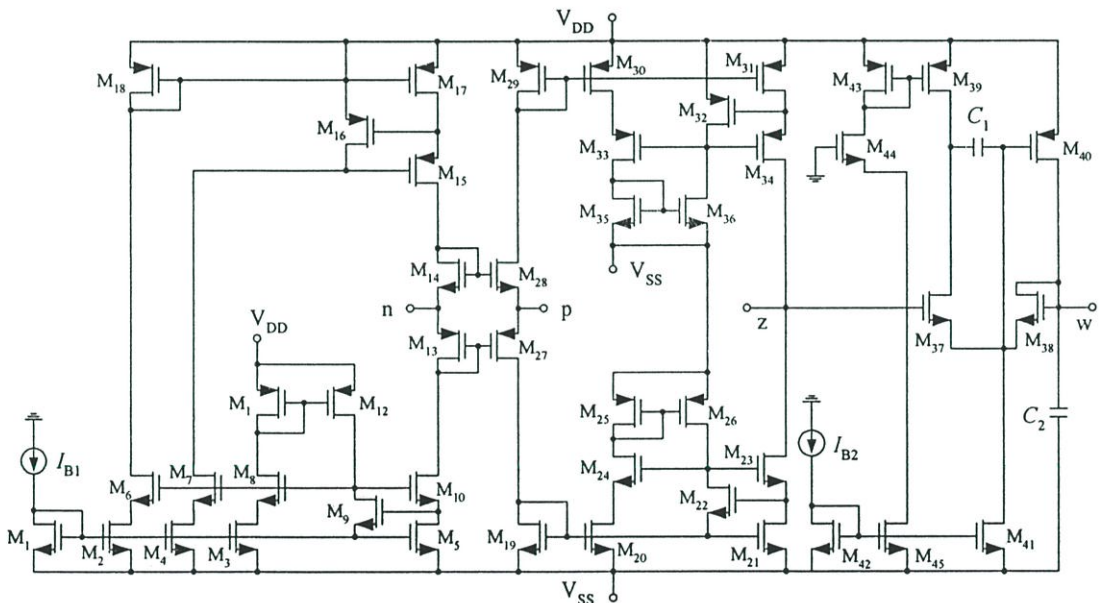
รูปที่ 3.5 แสดงวงจร CDBA ที่สังเคราะห์ขึ้นมาจากทรานซิสเตอร์แบบไบโพลาร์ซึ่งถูกนำเสนอขึ้นโดย W. Tangsriat และคณะในปี ค.ศ. 2003 [16] ภายในวงจรใช้ทรานซิสเตอร์  $Q_1$ - $Q_4$  และ  $Q_7$ - $Q_{11}$  ทำหน้าที่เป็นวงจรภาครับกระแสที่มีค่าความต้านทานอินพุตต่ำมาก [35] วงจรสะท้อนกระแส  $Q_{12}$ - $Q_{13}$  ทำหน้าที่ส่งผ่านกระแสเพื่อให้เกิดผลต่างของกระแสอินพุตทั้งสองของวงจร ในส่วนของวงจรตามแรงดันจะใช้ทรานซิสเตอร์  $Q_{14}$ - $Q_{17}$  ต่อเป็นวงจรขยายสัญญาณคอลเลกเตอร์ร่วมแบบคอมพลิเมนต์ารีสองชุดต่อร่วมกัน วงจร CDBA ในกรณีนี้มีค่าความต้านทานเมื่อมองเข้าไปที่ขั้ว  $p$ ,  $n$ ,  $w$  และ  $z$  มีค่าเท่ากับ  $10 \Omega$ ,  $10 \Omega$ ,  $150 \Omega$  และ  $110 \text{ M}\Omega$  ตามลำดับ ใช้แรงดันไฟเลี้ยงต่ำประมาณ  $2 \text{ V}$



รูปที่ 3.5 วงจร CDBA โดยใช้ทรานซิสเตอร์แบบไบโพลาร์

### 3.5 วงจร CDDBA โดยใช้ทรานซิสเตอร์แบบ CMOS

ในรูปที่ 3.6 แสดงวงจร CDDBA โดยใช้ทรานซิสเตอร์แบบ CMOS ซึ่งถูกนำเสนอเมื่อปี ค.ศ. 2001 โดย N. Tarim และ H. Kuntman [36] ผู้วิจัยทั้งสองมีแนวคิดว่าวงจร CDDBA นั้นประกอบด้วย วงจรสายพานกระแสที่สอดคล้องกับวงจรบัฟเฟอร์ จึงได้ทำการออกแบบโครงสร้างภายใน วงจรเป็นสองวงจรหลัก คือ วงจรแรกจะเป็นส่วนของวงจรผลต่างกระแส  $M_1$ - $M_{36}$  ทำหน้าที่ส่ง สัญญาณผลต่างกระแสจากขั้วอินพุต  $p$  และขั้วอินพุต  $n$  ไปยังขั้วเอาต์พุต  $z$  โดยใช้วงจรทรานสิเนียร์ (translinear circuit) ทำหน้าที่เป็นวงจรภาครับอินพุตกระแส และวงจรตามแรงดัน  $M_{37}$ - $M_{45}$  ทำ หน้าที่ส่งผ่านแรงดันจากขั้ว  $z$  ไปยังขั้ว  $w$  วงจร CDDBA ที่นำเสนอในกรณีนี้มีย่านการปฏิบัติงาน ประมาณ 40 MHz ค่าความต้านทานขั้วอินพุต  $p$  และ  $n$  มีค่าประมาณ 6 k $\Omega$  ค่าความต้านทานขั้ว เอาต์พุต  $z$  และ  $w$  มีค่าประมาณ 600 M $\Omega$  และ 400  $\Omega$  ตามลำดับ แต่อย่างไรก็ตามการนำไปสร้าง เป็นวงจรรวมยังค่อนข้างทำได้ยากเนื่องจากมีตัวเก็บประจุต่อลอยตัวอยู่ภายในวงจรจำนวนหนึ่งตัว ทั้งยังใช้กระแสไบอัสในวงจรที่มีค่าแตกต่างกันอีกด้วย

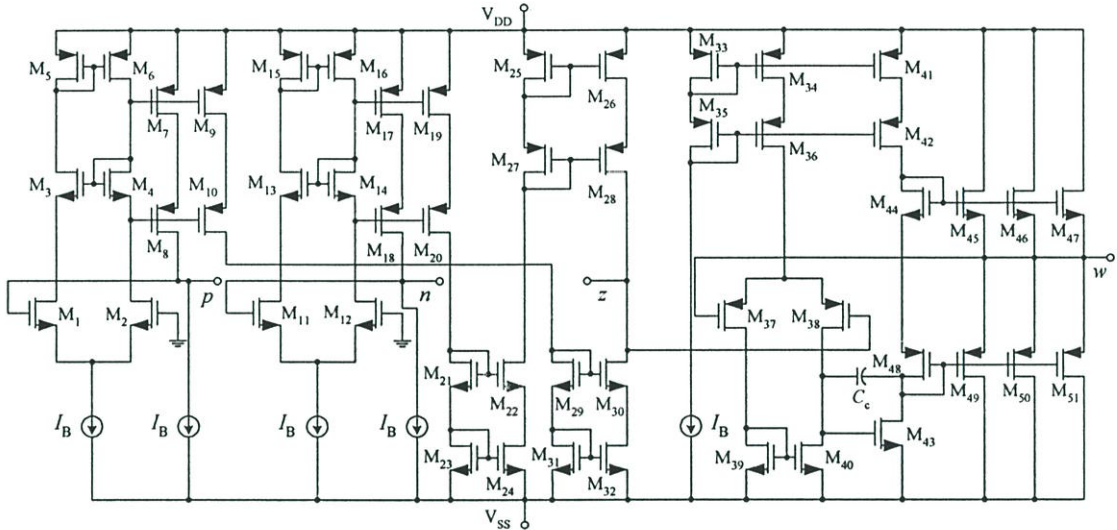


รูปที่ 3.6 วงจร CDDBA โดยใช้ทรานซิสเตอร์แบบ CMOS

ซึ่งนำเสนอโดย N. Tarim และ H. Kuntman

ต่อมาในปี ค.ศ. 2003 C. Acar และ H. Sedef ได้ปรับปรุงวงจร CDDBA ขึ้นใหม่ดังแสดงใน รูปที่ 3.7 [15] แต่ยังคงยึดหลักโครงสร้างวงจรเดิมที่ N. Tarim และ H. Kuntman ได้นำเสนอไว้ [36] โดยเปลี่ยนวงจรทรานสิเนียร์แบบเดิมมาใช้วงจรดิฟเฟอเรนเชียลแอมป์ (differential amplifier)

$M_1$ - $M_{32}$  ทำหน้าที่เป็นวงจรถอดสัญญาณ ในส่วนของวงจรตามแรงดันได้ใช้ทรานซิสเตอร์แบบมอส  $M_{33}$ - $M_{51}$  ทำหน้าที่ส่งผ่านแรงดันจากขั้ว  $z$  ไปยังขั้ว  $w$  วงจรทั้งสองส่วนใช้กระแสไบอัสเท่ากันทั้งวงจร มีอัตราสlew-rate สูง (high slew-rate) และย่านการปฏิบัติงานกว้าง รวมทั้งสามารถนำไปสังเคราะห์เป็นวงจรรวมได้ง่าย

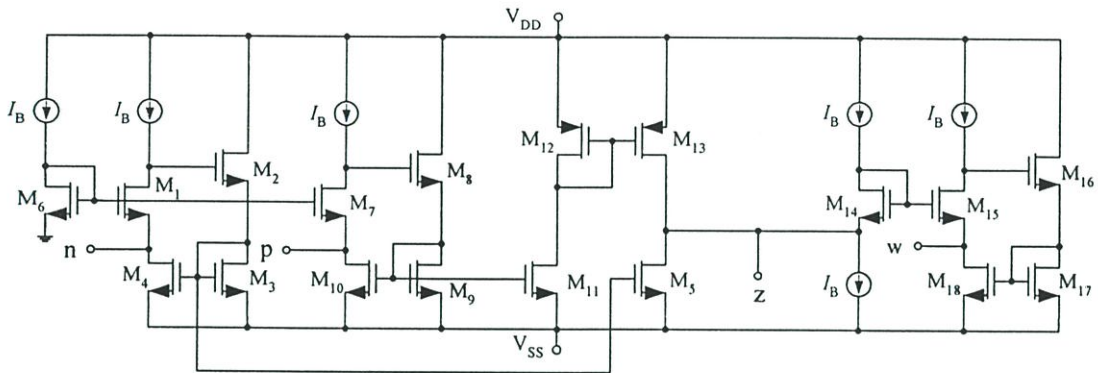


รูปที่ 3.7 วงจร CDBA โดยใช้ทรานซิสเตอร์แบบ CMOS ซึ่งนำเสนอโดย C. Acar และ H. Sedef

### 3.6 วงจร CDBA โดยใช้ทรานซิสเตอร์แบบ NMOS

แม้ว่าก่อนหน้านี้ได้มีผู้เสนอวิธีการสังเคราะห์วงจร CDBA ด้วยทรานซิสเตอร์แบบ CMOS ขึ้นมาบ้างแล้ว [15], [36] แต่คุณสมบัติของวงจรพบว่ายังมีย่านการปฏิบัติงานทางความถี่ไม่สูงมาก ค่าความต้านทานที่ขั้วอินพุตยังมีค่าสูงอยู่และใช้ทรานซิสเตอร์เป็นจำนวนมาก รวมทั้งการนำไปสร้างเป็นวงจรรวมก็ทำได้ลำบากเนื่องจากมีตัวเก็บประจุต่อลอยตัวอยู่ภายในวงจร ทำให้ W. Tangsrirat และคณะ มีแนวคิดในการนำเสนอการออกแบบวงจร CDBA แบบใช้ทรานซิสเตอร์แบบ NMOS ทั้งหมด ซึ่งแสดงได้ดังรูปที่ 3.8 [37] โดยใช้ทรานซิสเตอร์  $M_1$ - $M_9$  ทำหน้าที่เป็นวงจรถอดสัญญาณกระแสอินพุตที่มีค่าความต้านทานต่ำมาก [39] ทำให้วงจรสามารถส่งผ่านสัญญาณผลต่างกระแสจากขั้ว  $p$  และ  $n$  ไปยังขั้ว  $z$  ได้ใกล้เคียงอุดมคติมากขึ้น ทรานซิสเตอร์  $M_{14}$ - $M_{17}$  ทำหน้าที่เป็นวงจรส่งผ่านแรงดันจากขั้ว  $z$  ไปยังขั้ว  $w$  ค่าความต้านทานที่ขั้ว  $p$ ,  $n$ ,  $z$  และ  $w$  มีค่าประมาณ  $13.5 \Omega$ ,  $13.5 \Omega$ ,  $292 \text{ k}\Omega$  และ  $13.5 \Omega$  ตามลำดับ และใช้แรงดันไฟเลี้ยงต่ำประมาณ  $\pm 1.25 \text{ V}$  วงจรมีย่านการปฏิบัติงานทางความถี่สูงเนื่องจากออกแบบโดยเลือกใช้ทรานซิสเตอร์แบบ NMOS มาสังเคราะห์วงจรทั้งหมด ซึ่งต่างจากวงจรที่นำเสนอมาก่อนหน้านี้ที่ใช้ทรานซิสเตอร์

แบบ PMOS ต่อร่วมอยู่ในวงจร ทำให้ย่านความถี่ปฏิบัติงานถูกจำกัดด้วยโพลโคมิแนนซ์ของทรานซิสเตอร์แบบ PMOS



รูปที่ 3.8 วงจร CDBA โดยใช้ทรานซิสเตอร์แบบ NMOS ซึ่งนำเสนอโดย W. Tangsrirat และคณะ

### 3.7 สรุป

ในบทนี้ได้กล่าวถึงคุณสมบัติในการทำงานของวงจร CDBA รวมทั้งแนวทางการออกแบบและสังเคราะห์วงจร CDBA ซึ่งพบว่าสามารถแบ่งออกได้ 3 แนวทาง คือ แนวทางแรกจะสังเคราะห์โดยใช้วงจร CFOA เบอร์ AD844 ซึ่งสามารถสร้างได้ง่าย แต่พบว่าย่านการปฏิบัติงานของวงจรมีค่าอยู่ มีสัญญาณรบกวนมากเนื่องจากเป็นอุปกรณ์แบบคิสคริต แนวทางที่สองเป็นการสังเคราะห์วงจร CDBA ด้วยทรานซิสเตอร์แบบไบโพลาร์ ซึ่งวงจรภายในประกอบด้วยวงจรหลักสองวงจร คือ วงจรผลต่างกระแสและวงจรส่งผ่านแรงดัน วงจรมีย่านการปฏิบัติงานสูงขึ้น ลดสัญญาณรบกวนจากภายนอกและมีความเหมาะสมในการนำไปสังเคราะห์เป็นวงจรรวม ส่วนแนวทางสุดท้ายจะเป็นการสังเคราะห์วงจร โดยใช้ทรานซิสเตอร์แบบมอส ซึ่งนำไปสร้างเป็นวงจรรวมได้ง่ายกว่าแบบที่สร้างด้วยทรานซิสเตอร์แบบไบโพลาร์แต่หลักการในการสังเคราะห์วงจรมีเหมือนเดิม แต่เนื่องจากวิทยานิพนธ์ฉบับนี้มุ่งเน้นการนำวงจร CDBA ไปประยุกต์ใช้งาน ดังนั้นจึงเลือกใช้การสังเคราะห์วงจร CDBA โดยใช้วงจร CFOA เบอร์ AD844 ซึ่งหาได้ทั่วไปตามท้องตลาดอิเล็กทรอนิกส์มาใช้ทำการทดลองร่วมกับการจำลองผลการทำงานของวงจรด้วยโปรแกรม PSPICE

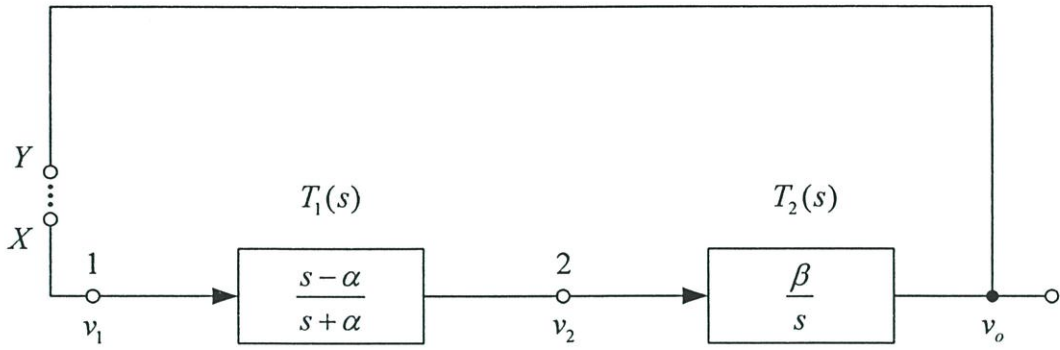
## วงจรรอสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจรร CDBA

### 4.1 กล่าวนำ

วงจรรอสซิลเลเตอร์แบบควอดราเจอร์ (quadrature oscillator) นับว่าเป็นวงจรรที่สำคัญวงจรรหนึ่ง ในระบบการประมวลผลสัญญาณอนาลอก ระบบสื่อสาร และระบบควบคุม [1]-[3] อย่างไรก็ตามพบว่างานวิจัยที่มีการนำเอาวงจรร CDBA ไปประยุกต์ใช้ในการสังเคราะห์วงจรรอสซิลเลเตอร์แบบควอดราเจอร์ยังมีการพัฒนาและนำเสนอไม่มากนัก โดยงานวิจัยที่มีการนำเสนอมาก่อนหน้านี้จะเป็นการสังเคราะห์และออกแบบวงจรรอสซิลเลเตอร์รูปคลื่นไซน์ (sinusoidal oscillator) เพียงเท่านั้น [14], [17] ดังนั้นจุดประสงค์ของวิทยานิพนธ์ในบทนี้จึงได้นำเสนอวงจรรอสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจรร CDBA เป็นอุปกรณ์แอกทีฟหลัก วงจรรที่นำเสนอประกอบด้วยวงจรร CDBA จำนวน 2 ตัว ตัวต้านทานจำนวน 3 ตัว และตัวเก็บประจุจำนวน 3 ตัว โดยสามารถสังเคราะห์แรงดันเอาต์พุตที่มีมุมเฟสต่างเท่ากับ  $90^\circ$  จำนวน 2 ชุด และเนื่องจากขั้วสัญญาณเอาต์พุตทั้งสองชุดของวงจรรที่นำเสนอนั้นมีคุณสมบัติค่าความต้านทานที่ต่ำ (low-output resistance) จึงทำให้สามารถนำไปต่อคาสเคด (cascade) กับวงจรรในภาคถัดไปได้โดยตรง โดยไม่จำเป็นต้องใช้วงจรรบัฟเฟอร์ (buffer) จากภายนอกเพิ่มเติม นอกจากนี้เงื่อนไขในการออสซิลเลต (oscillation condition) และค่าความถี่ในการออสซิลเลต (oscillation frequency,  $\omega_0$ ) ของวงจรรอสซิลเลเตอร์ที่นำเสนอยังสามารถปรับแต่งค่าได้อย่างอิสระปราศจากผลกระทบต่อกัน คุณสมบัติของวงจรรอสซิลเลเตอร์ที่นำเสนอได้ถูกตรวจสอบความถูกต้องด้วยผลการจำลองการทำงานด้วยโปรแกรม PSPICE รวมทั้งผลการต่อวงจรรจริงทดสอบโดยใช้ไอซี CFOA (current feedback operational amplifier) เบอร์ AD844 ซึ่งปรากฏผลที่สอดคล้องเป็นไปตามหลักการที่ได้นำเสนอทางทฤษฎี

### 4.2 หลักการสังเคราะห์วงจรรอสซิลเลเตอร์แบบควอดราเจอร์

หลักการพื้นฐานในการสังเคราะห์วงจรรอสซิลเลเตอร์แบบควอดราเจอร์ สามารถแสดงได้ดังบล็อกไดอะแกรมในรูปที่ 4.1 [9] ซึ่งประกอบด้วยวงจรรสำคัญ 2 วงจรร คือ วงจรรกรองสัญญาณผ่านทุกความถี่ (all-pass filter circuit,  $T_1(s)$ ) และวงจรรอินทิเกรเตอร์ที่ไม่มีการสูญเสีย (lossless integrator circuit,  $T_2(s)$ ) ซึ่งเขียนอธิบายฟังก์ชันถ่ายโอนแรงดัน (voltage transfer function) ของวงจรรทั้งสองได้ดังนี้



รูปที่ 4.1 บล็อกไดอะแกรมแสดงหลักการทำงานของวงจรออสซิลเลเตอร์แบบควอดราเจอร์

$$T_1(s) = \frac{v_2}{v_1} = \frac{s-\alpha}{s+\alpha} \quad (4.1)$$

และ

$$T_2(s) = \frac{v_o}{v_2} = \frac{\beta}{s} \quad (4.2)$$

โดยที่  $s = j\omega$ ,  $\alpha$  คือ ตำแหน่งซีโร (zero) หรือตำแหน่งโพล (pole) ของวงจรกรองสัญญาณผ่านทุกความถี่ และ  $\beta$  คือ ค่าคงที่ของวงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสีย ดังนั้นเมื่อพิจารณาฟังก์ชันถ่ายโอนแรงดันระหว่างจุด  $X$  และจุด  $Y$  จะได้ความสัมพันธ์ดังนี้

$$\frac{v_o}{v_1} = T_1(s)T_2(s) = \left(\frac{s-\alpha}{s+\alpha}\right)\left(\frac{\beta}{s}\right) \quad (4.3)$$

จากสมการที่ (4.3) พบว่าวงจรสามารถออสซิลเลตสัญญาณเอาต์พุตได้ก็ต่อเมื่อฟังก์ชันถ่ายโอนแรงดันระหว่างจุด  $X$  และจุด  $Y$  มีค่าเท่ากับหนึ่ง (unity gain) จะทำให้อัตราขยายลูปปิดมีค่าเป็นอนันต์ ซึ่งหมายความว่าถึงแม้ไม่มีสัญญาณอินพุตวงจรก็สามารถให้กำเนิดสัญญาณเอาต์พุตขึ้นมาเองได้หรือสมการที่ (4.3) สามารถเขียนใหม่กลายเป็น

$$T(s) = \left(\frac{s-\alpha}{s+\alpha}\right)\left(\frac{\beta}{s}\right) = 1 \quad (4.4)$$

หรือ 
$$s^2 + s(\alpha - \beta) + \alpha\beta = 0 \quad (4.5)$$

จากสมการที่ (4.5) เงื่อนไขและค่าความถี่ในการออสซิลเลตมีค่าเท่ากับ

$$\alpha = \beta$$

และ

$$\omega_o = (\alpha\beta)^{\frac{1}{2}} = \alpha \quad (4.6)$$

มุมต่างเฟส ( $\phi$ ) ระหว่าง โหนด  $v_1$  และ โหนด  $v_2$  มีค่าเท่ากับ

$$\phi = \pi - \tan^{-1}(\omega / \beta) \quad (4.7)$$

จากสมการที่ (4.7) ค่าความถี่ในการออสซิลเลตและมุมเฟสมีค่าเท่ากับ  $\alpha = \beta = \omega_o$  และ  $\pi/2$  ตามลำดับ ดังนั้นจึงสรุปได้ว่าแรงดันที่ โหนดเอาต์พุต  $v_1$  และ  $v_2$  มีคุณสมบัติเป็นวงจรออสซิลเลเตอร์แบบควอดราเจอร์

### 4.3 วงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ

จากรูปที่ 4.1 สามารถนำบล็อกไดอะแกรมที่ใช้ในการสร้างวงจรออสซิลเลเตอร์แบบควอดราเจอร์มาสังเคราะห์เป็นวงจรย่อยโดยใช้วงจร CDBA เป็นอุปกรณ์แอกทีฟหลักจำนวนสองวงจร วงจรแรก คือ วงจรกรองสัญญาณผ่านทุกความถี่ซึ่งแสดงได้ดังรูปที่ 4.2 จากวงจรสามารถวิเคราะห์หาฟังก์ชันถ่ายโอนแรงดัน ( $v_2 / v_1$ ) ของวงจรได้ดังนี้

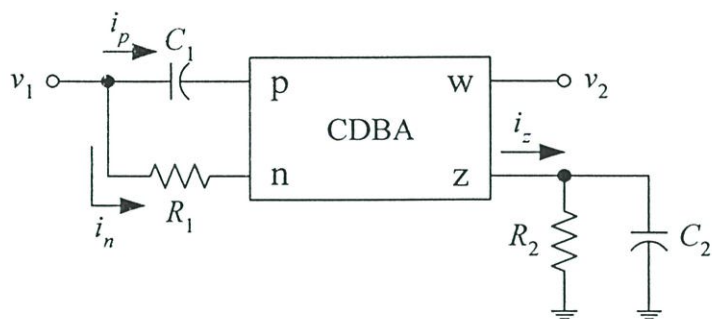
$$i_p - i_n = i_z \quad (4.8)$$

$$v_1 \left( sC_1 - \frac{1}{R_1} \right) = v_2 \left( \frac{1}{R_2} + sC_2 \right) \quad (4.9)$$

$$\frac{v_2}{v_1} = \frac{\left( \frac{sR_1C_1 - 1}{R_1} \right)}{\left( \frac{sR_2C_2 + 1}{R_2} \right)} \quad (4.10)$$

หรือ

$$T_1(s) = \frac{v_2}{v_1} = \frac{R_2(sR_1C_1 - 1)}{R_1(sR_2C_2 + 1)} \quad (4.11)$$



รูปที่ 4.2 วงจรกรองสัญญาณผ่านทุกความถี่โดยใช้วงจร CDBA

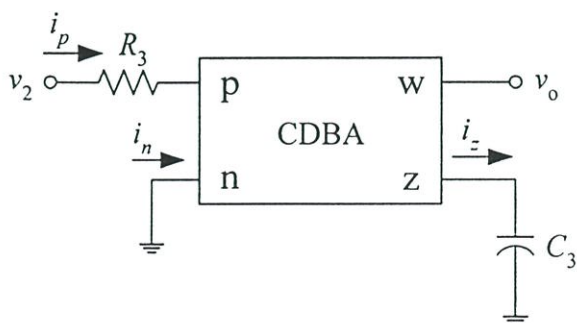
รูปที่ 4.3 แสดงวงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสียโดยใช้วงจร CDBA ดังนั้นเมื่อพิจารณาตามคุณสมบัติของวงจร CDBA สามารถวิเคราะห์หาฟังก์ชันถ่ายโอนแรงดัน ( $v_o/v_2$ ) ของวงจรได้ดังขั้นตอนต่อไปนี้

$$i_p - i_n = i_z \quad (4.12)$$

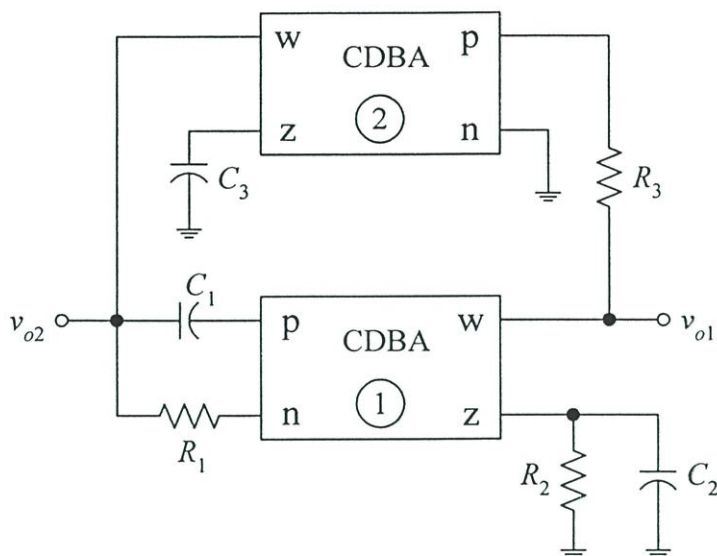
$$\frac{v_2}{R_3} = sC_3v_o \quad (4.13)$$

หรือ

$$T_2(s) = \frac{v_o}{v_2} = \frac{1}{sR_3C_3} \quad (4.14)$$



รูปที่ 4.3 วงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสียโดยใช้วงจร CDBA



รูปที่ 4.4 วงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ

เมื่อนำวงจรกรองสัญญาณผ่านทุกความถี่ในรูปที่ 4.2 และวงจรอินทิเกรเตอร์ที่ไม่มี การสูญเสียในรูปที่ 4.3 มาต่อкасцепกันดังบล็อกไดอะแกรมในรูปที่ 4.1 จะได้วงจรออสซิลเลเตอร์ แบบควอดราเจอร์ที่นำเสนอดังแสดงในรูปที่ 4.4 ดังนั้นเมื่อพิจารณาฟังก์ชันถ่ายโอนแรงดันของ วงจรจะได้สมการคุณลักษณะ (characteristic equation) ของวงจรมีค่าเท่ากับ [ภาคผนวก ก]

$$s^2 + s \left( \frac{1}{R_2 C_2} - \frac{C_1}{R_3 C_2 C_3} \right) + \left( \frac{1}{R_1 R_3 C_2 C_3} \right) = 0 \quad (4.15)$$

จากสมการที่ (4.15) พบว่าเงื่อนไขในการออสซิลเลตและความถี่ในการออสซิลเลต ( $\omega_o$ ) ของวงจร ในกรณีนี้ จะมีค่าเท่ากับ

$$R_2 C_1 = R_3 C_3 \quad (4.16)$$

และ

$$\omega_o = \frac{1}{\sqrt{R_1 R_3 C_2 C_3}} \quad (4.17)$$

จากสมการที่ (4.16) และ (4.17) แสดงให้เห็นว่าเงื่อนไขในการออสซิลเลตของวงจรสามารถควบคุมได้โดยการแปรค่าความต้านทาน  $R_2$  หรือค่าตัวเก็บประจุ  $C_1$  ในขณะที่ค่าความถี่ในการออสซิลเลต ( $\omega$ ) สามารถควบคุมได้โดยการแปรค่าตัวความต้านทาน  $R_1$  หรือค่าตัวเก็บประจุ  $C_2$  ดังนั้นจึงกล่าวได้ว่าเงื่อนไขและค่าความถี่ในการออสซิลเลตของวงจรสามารถควบคุมได้อย่างอิสระ โดยไม่ส่งผลกระทบต่อกัน และเมื่อพิจารณาฟังก์ชันถ่ายโอนแรงดันระหว่างแรงดันเอาต์พุต  $v_{o2}$  และ  $v_{o1}$  พบว่าสามารถเขียนได้เป็น

$$\frac{v_{o2}}{v_{o1}} = \frac{1}{sR_3C_3} \quad (4.18)$$

ซึ่งแสดงให้เห็นว่ามุมต่างเฟสระหว่างแรงดันเอาต์พุตทั้งสองมีค่าเท่ากับ  $90^\circ$  ซึ่งเป็นไปตามคุณสมบัติของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่ต้องการ

#### 4.4 ผลกระทบเนื่องจากการทำงานที่ไม่เป็นอุดมคติของวงจร CDDBA

คุณสมบัติการทำงานของวงจร CDDBA ในกรณีที่ไม่เป็นไปตามอุดมคติสามารถเขียนแสดงความสัมพันธ์ได้ดังนี้

$$v_p = 0, \quad v_n = 0, \quad i_z = \beta_p i_p - \beta_n i_n \quad \text{และ} \quad v_w = \alpha v_z \quad (4.19)$$

เมื่อ  $\beta_p = (1 - \varepsilon_p)$  และ  $\varepsilon_p$  ( $|\varepsilon_p| \ll 1$ ) คือ ค่าความผิดพลาดในการส่งผ่านกระแส (current tracking error) จากขั้ว  $p$  ไปขั้ว  $z$  และ  $\beta_n = (1 - \varepsilon_n)$  และ  $\varepsilon_n$  ( $|\varepsilon_n| \ll 1$ ) คือ ค่าความผิดพลาดในการส่งผ่านกระแสจากขั้ว  $n$  ไปยังขั้ว  $z$  และ  $\alpha = (1 - \varepsilon_v)$  โดยที่  $\varepsilon_v$  ( $|\varepsilon_v| \ll 1$ ) คือ ค่าความผิดพลาดในการส่งผ่านแรงดัน (voltage-tracking error) จากขั้ว  $z$  ไปยังขั้ว  $w$  ตามลำดับ ดังนั้นเมื่อทำการวิเคราะห์วงจรออสซิลเลเตอร์ที่นำเสนอในรูปที่ 4.4 อีกครั้ง โดยคำนึงถึงคุณสมบัติการทำงานที่ไม่เป็นไปตามอุดมคติของวงจร CDDBA ดังสมการที่ (4.19) จะได้สมการคุณลักษณะของวงจรในกรณีนี้กลายเป็น [ภาคผนวก ก]

$$s^2 + s \left( \frac{1}{R_2 C_2} - \frac{\beta_{p1} \beta_{p2} \alpha_1 \alpha_2 C_1}{R_3 C_2 C_3} \right) + \left( \frac{\beta_{n1} \beta_{n2} \alpha_1 \alpha_2}{R_1 R_3 C_2 C_3} \right) = 0 \quad (4.20)$$

เมื่อ  $\beta_{pi}$ ,  $\beta_{ni}$  และ  $\alpha_i$  คือ ค่าพารามิเตอร์  $\beta_p$ ,  $\beta_n$  และ  $\alpha$  ของวงจร CDDBA ตัวที่  $i$  ( $i = 1, 2$ ) ในกรณีนี้จะได้เงื่อนไขในการออสซิลเลตและค่าความถี่ในการออสซิลเลตเท่ากับ

$$\beta_{p1}\beta_{p2}\alpha_1\alpha_2R_2C_1 = R_3C_3 \quad (4.21)$$

และ

$$\omega_o = \sqrt{\frac{\beta_{n1}\beta_{p2}\alpha_1\alpha_2}{R_1R_3C_2C_3}} \quad (4.22)$$

ค่าความไวต่อการเปลี่ยนแปลงค่าอุปกรณ์แอกทีฟและพาสซีฟ (active and passive sensitivities) ในวงจรมีค่าเท่ากับ

$$S_{R_1, R_3, C_2, C_3}^{\omega_o} = -\frac{1}{2} \quad (4.23)$$

$$S_{R_2, C_1}^{\omega_o} = 0 \quad (4.24)$$

$$S_{\beta_{n1}, \beta_{p2}, \alpha_1, \alpha_2}^{\omega_o} = \frac{1}{2} \quad (4.25)$$

และ 
$$S_{\beta_{p1}, \beta_{n2}}^{\omega_o} = 0 \quad (4.26)$$

จากสมการที่ (4.23) ถึง (4.26) แสดงให้เห็นว่าวงจรมีค่าความไวที่ต่ำน้อยกว่าหนึ่ง

#### 4.5 ผลจำลองการทำงานของวงจรและผลการต่อวงจรทดลอง

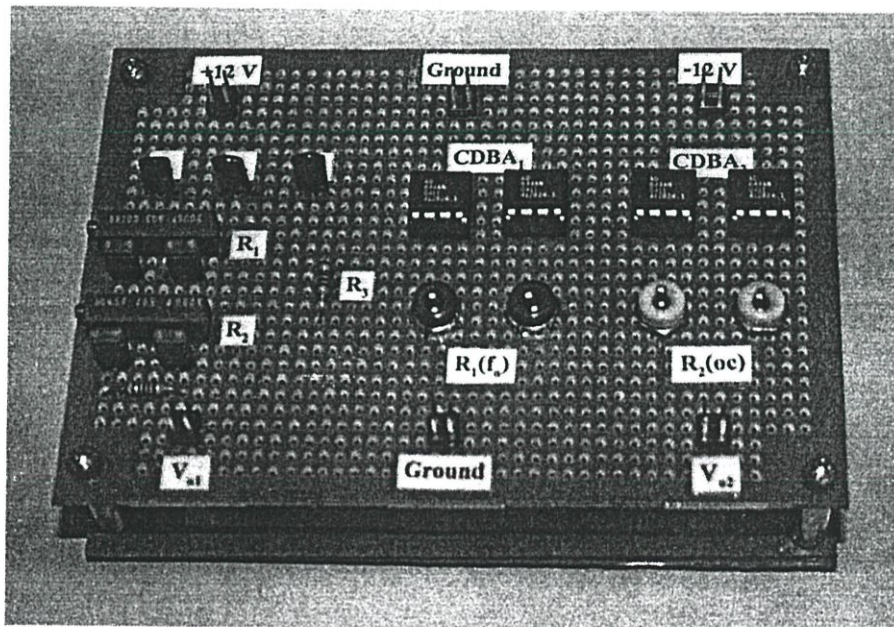
ในที่นี้ได้ตรวจสอบความถูกต้องของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอด้วยผลจำลองการทำงานของวงจรด้วยโปรแกรม PSPICE และผลการต่อวงจรทดลอง โดยวงจร CDDBA ที่ใช้ในการจำลองและต่อวงจรทดลองจริงด้วยอาศัยหลักการสังเคราะห์วงจร โดยใช้ไอซี CFOA เบอร์ AD844 จากบริษัท Analog Devices ดังแสดงในรูปที่ 3.2 [12] และแหล่งจ่ายไฟเลี้ยงที่ใช้มีค่าเท่ากับ  $\pm 12V$

จากวงจรในรูปที่ 4.4 นำวงจรที่ออกแบบไปต่อจำลองการทำงานด้วยโปรแกรม PSPICE โดยแม้ว่าในทางทฤษฎีวงจรจะออสซิลเลตสัญญาณได้ก็ต่อเมื่อค่าความต้านทานและค่าตัวเก็บประจุ  $R_2C_1 = R_3C_3$  ต้องมีค่าเท่ากัน แต่ในทางปฏิบัตินั้นจะต้องเลือกใช้ค่าความต้านทาน  $R_2$  มีค่าสูงกว่าค่าความต้านทาน  $R_3$  เล็กน้อย ทั้งนี้ก็เพื่อเป็นการทำให้วงจรออสซิลเลเตอร์สามารถดำรงสัญญาณให้คง

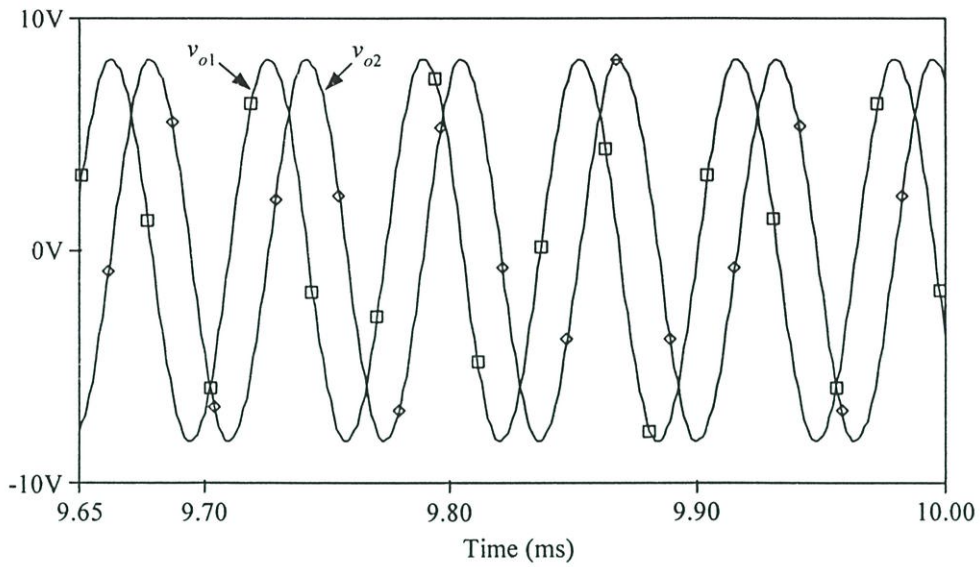
ตัวอยู่ได้ ซึ่งในวงจรกำหนดให้  $R_1 = R_3 = 10 \text{ k}\Omega$ ,  $R_2 = 10.5 \text{ k}\Omega$  และ  $C_1 = C_2 = C_3 = 1 \text{ nF}$  รูปที่ 4.6 แสดงผลการจำลองรูปคลื่นสัญญาณและผลตอบสนองของสเปกตรัมความถี่ของแรงดันเอาต์พุตควอดราเจอร์  $v_{o1}$  และ  $v_{o2}$  ของวงจร สัญญาณเอาต์พุตของวงจรที่ได้มีลักษณะเป็นสัญญาณรูปคลื่นซายน์ที่ความถี่สถานะคงตัวเท่ากับ  $15.867 \text{ kHz}$  ซึ่งค่าความถี่ออสซิลเลต ( $f_o$ ) ที่ได้จากการคำนวณทางทฤษฎีมีค่าเท่ากับ  $f_o = \omega/2\pi \cong 15.915 \text{ kHz}$  ค่าความผิดเพี้ยนไปจากรูปคลื่นซายน์หรือค่าฮาร์มอนิกรวม (total harmonic distortion, THD) ของแรงดันเอาต์พุต  $v_{o1}$  และ  $v_{o2}$  มีค่าประมาณ  $1.58 \%$  ดังสรุปไว้ในตารางที่ 4.1

ตารางที่ 4.1 ค่าความผิดเพี้ยนรวมของวงจรรอสซิลเลเตอร์ที่นำเสนอ

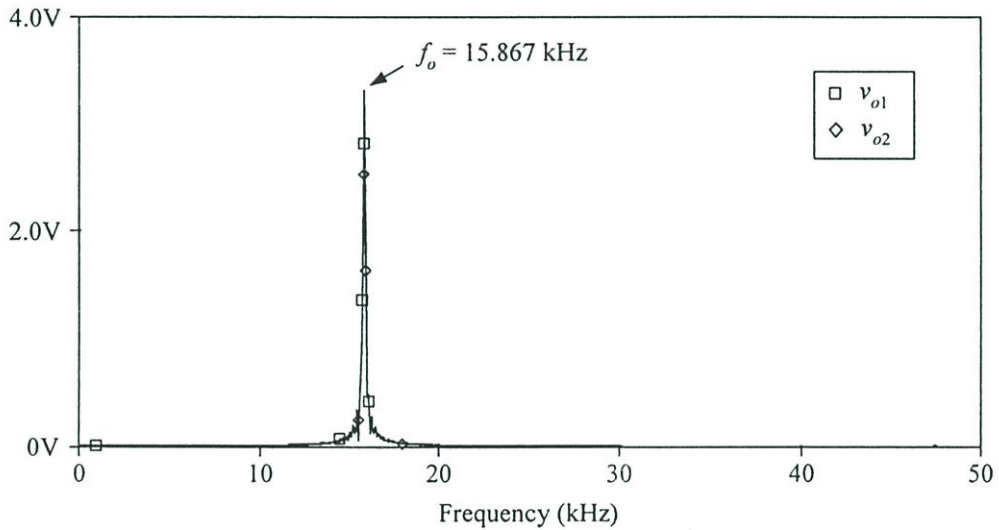
Harmonic no.	Frequency (Hz)	Fourier component	Normalized component	Phase (Deg)	Normalized Phase
1	1.592E+04	8.100E+00	1.000E+00	1.756E+02	0.000E+00
2	3.183E+04	7.583E-02	9.362E-03	-1.781E+02	-5.293E+02
3	4.775E+04	8.330E-02	1.028E-02	1.680E+02	-3.588E+02
4	6.366E+04	3.104E-02	3.833E-03	-1.706E+02	-8.730E+02
5	7.958E+04	5.394E-02	6.660E-03	-1.499E+02	-1.028E+03
DC component = -7.089800E-03					
Total harmonic distortion = 1.588776E+00 PERCENT					



รูปที่ 4.5 วงจรรอสซิลเลเตอร์แบบควอดราเจอร์ที่ใช้ทดลอง



(ก)

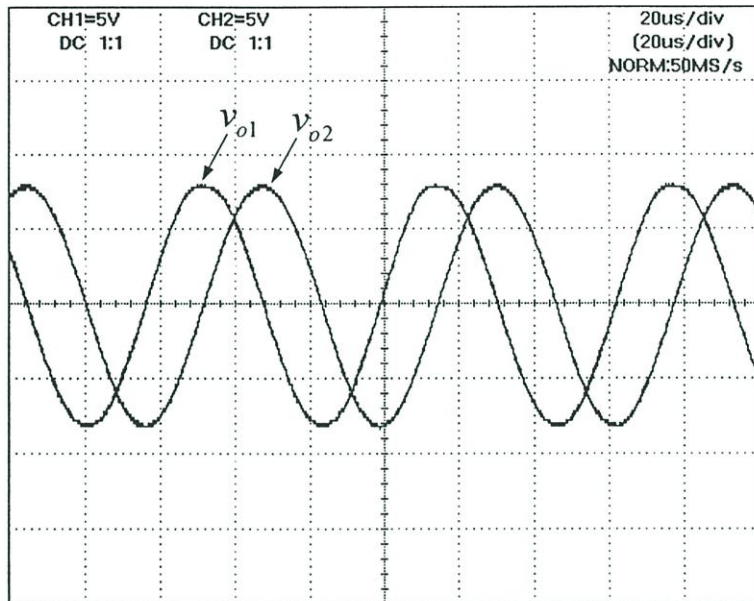


(ข)

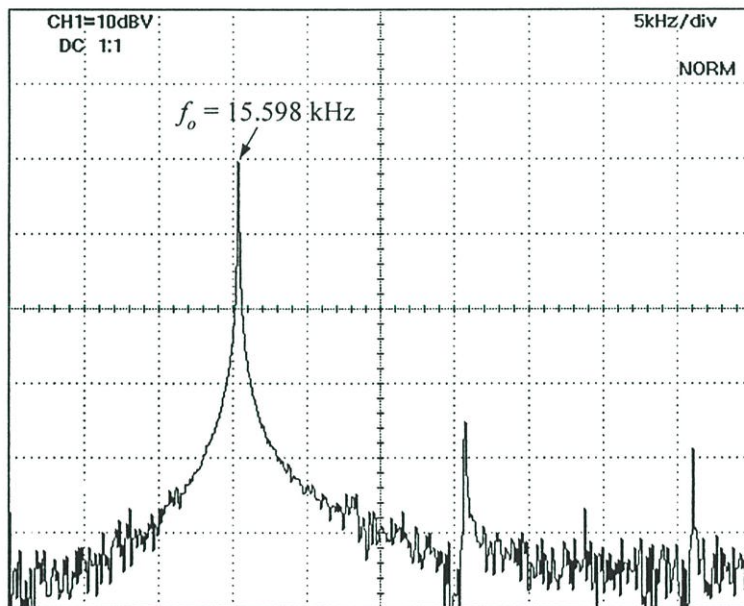
**รูปที่ 4.6** ผลการจำลองแรงดันเอาต์พุต  $v_{o1}$  และ  $v_{o2}$   
 ของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ  
 (ก) รูปคลื่นแรงดันเอาต์พุต (ข) สเปกตรัมความถี่

สำหรับการทดสอบการปฏิบัติงานจริงของวงจรโดยต้องวงจรตามรูปที่ 4.4 จะได้วงจรที่ใช้ต่อทดลองจริงดังรูปที่ 4.5 โดยเลือกใช้ค่าอุปกรณ์ในวงจรดังนี้  $R_1 = R_3 = 10 \text{ k}\Omega$ ,  $R_2 = 10.75 \text{ k}\Omega$  และ  $C_1 = C_2 = C_3 = 1 \text{ nF}$  ซึ่งเลือกใช้ค่าความต้านทาน  $R_2$  ให้มีค่ามากกว่าค่าความต้านทาน  $R_3$  เพียงเล็กน้อยเพื่อให้วงจรออสซิลเลเตอร์ดำรงสัญญาณให้คงตัวอยู่ได้ รูปที่ 4.7 แสดงผลรูป

คลื่นสัญญาณและผลตอบสนองของสเปกตรัมความถี่ของแรงดันเอาต์พุตควอราเจอร์  $v_{o1}$  และ  $v_{o2}$  ที่ได้จากการต่อวงจรทดลอง สัญญาณเอาต์พุตที่ได้มีลักษณะเป็นสัญญาณรูปคลื่นไซน์ที่มีความถี่สภาวะคงตัวเท่ากับ 15.598 kHz



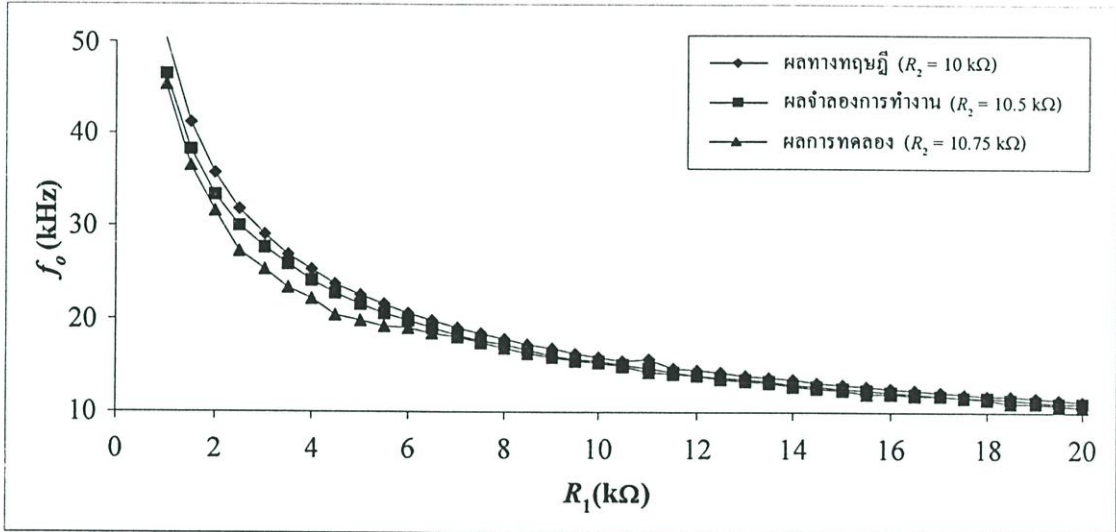
(ก)



(ข)

รูปที่ 4.7 ผลการทดลองแรงดันเอาต์พุต  $v_{o1}$  และ  $v_{o2}$  ของวงจรออสซิลเลเตอร์แบบควอราเจอร์ที่นำเสนอ  
(ก) รูปคลื่นแรงดันเอาต์พุต (ข) สเปกตรัมความถี่

รูปที่ 4.8 แสดงความสัมพันธ์ของค่าความถี่ในการออสซิลเลตของวงจร เมื่อทำการแปรค่าความต้านทาน  $R_1$  ในวงจรที่ได้จากผลการคำนวณทางทฤษฎีตามสมการที่ (4.17) เปรียบเทียบกับผลที่ได้จากการจำลองการทำงานและผลการต่อวงจรทดลอง ปรากฏว่าค่าความถี่ในการออสซิลเลตสามารถแปรค่าได้สอดคล้องกันทั้งหมดจึงช่วยยืนยันความถูกต้องของวงจรได้เป็นอย่างดี



รูปที่ 4.8 ค่าความถี่ในการออสซิลเลตของ  $v_{o2}$  เมื่อทำการแปรค่าตัวต้านทาน  $R_1$

#### 4.6 สรุป

ในวิทยานิพนธ์นี้ได้นำเสนอวงจรออสซิลเลเตอร์แบบควอดราเจอร์ ซึ่งภายในวงจรที่นำเสนอประกอบด้วยวงจร CDDBA จำนวน 2 ตัว ตัวต้านทานจำนวน 3 ตัว และตัวเก็บประจุจำนวน 3 ตัว สามารถสร้างแรงดันเอาต์พุตรูปคลื่นไซน์สองชุดที่มีมุมเฟสต่างกันเท่ากับ  $90^\circ$  เจือใจในการออสซิลเลตและค่าความถี่ในการออสซิลเลตของวงจรสามารถปรับแต่งค่าได้อย่างอิสระโดยไม่มีผลกระทบต่อกัน นอกจากนี้ความไวต่อการแปรค่าอุปกรณ์แอคทีฟและพาสซีฟยังมีค่าที่ต่ำ ค่าความถี่ในการออสซิลเลตที่ได้จากการจำลองผลการทำงานของวงจรโดยใช้โปรแกรม PSPICE และผลการต่อวงจรทดลองจริงมีค่าความถี่แตกต่างกันไม่มากเมื่อเทียบกับค่าความถี่ที่ได้จากการคำนวณทางทฤษฎี ดังนั้นจึงสรุปได้ว่าคุณสมบัติในการทำงานของวงจรมีผลสอดคล้องกันเป็นจริงตามทฤษฎีที่ได้นำเสนอ

## บทที่ 5

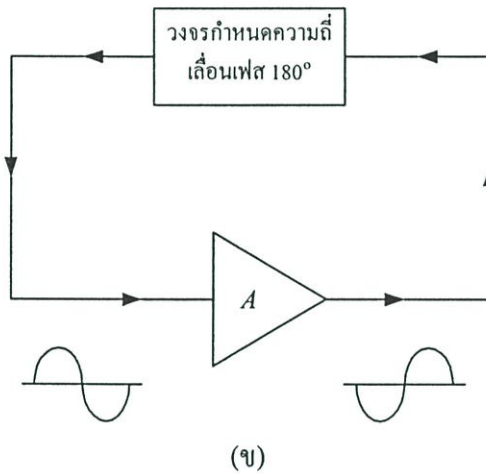
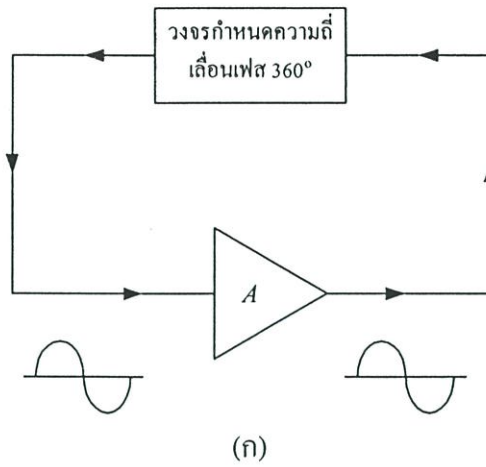
# วงจรรอสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรถ CDBA

### 5.1 กล่าวนำ

วงจรรอสซิลเลเตอร์แบบหลายเฟสเป็นวงจรรอสซิลเลเตอร์แบบหนึ่งที่สามารถกำเนิดสัญญาณเอาต์พุตรูปคลื่นไซน์ที่มีความถี่เดียวกันหลายเฟส [5], [7]-[11] ส่วนวิธีการสร้างวงจรมีอยู่แตกต่างกันไป เช่น วิธีการของ B. Z. Kaplan และ S. T. Bachar [40] หรือวิธีการของ A. Rahman และ S. E. Haque [41] เป็นต้น ทั้งสองวิธีนี้เป็นเทคนิคในการออกแบบสังเคราะห์วงจรรอสซิลเลเตอร์แบบหลายเฟสในยุคแรกๆ แต่ทั้งสองวิธีดังกล่าวยังไม่เป็นที่แพร่หลายเนื่องจากมีขั้นตอนที่ยุ่งยากซับซ้อน รวมทั้งยังใช้อุปกรณ์แอคทีฟและพาสซีฟเป็นจำนวนมากอีกด้วย ต่อมา W. B. Mikeal และ S. Tu ได้พัฒนาและนำเสนอวิธีการสังเคราะห์วงจรรอสซิลเลเตอร์แบบหลายเฟสขึ้น [42] แต่หลักการที่นำเสนอยังคงมีโครงสร้างที่มีความยุ่งยากซับซ้อนอยู่เช่นเดิม หลังจากนั้นเทคนิคในการออกแบบวงจรรอสซิลเลเตอร์แบบหลายเฟสได้พัฒนาและนำเสนอมากขึ้นเป็นลำดับ [43]-[48] โดยมุ่งเน้นวิธีการสังเคราะห์วงจรถ่ายและลดความซับซ้อนลง โดยใช้ทฤษฎีของบาร์คเฮาเซนเป็นหลักการสำคัญในการกำหนดเงื่อนไขการออสซิลเลต ซึ่งวงจรรอสซิลเลเตอร์แบบหลายเฟสโดยใช่วงจรถ CDBA ที่นำเสนอในวิทยานิพนธ์บทนี้ก็อาศัยหลักการเดียวกับแนวทางการออกแบบวงจรรอสซิลเลเตอร์แบบหลายเฟสดังกล่าวข้างต้นเช่นกัน

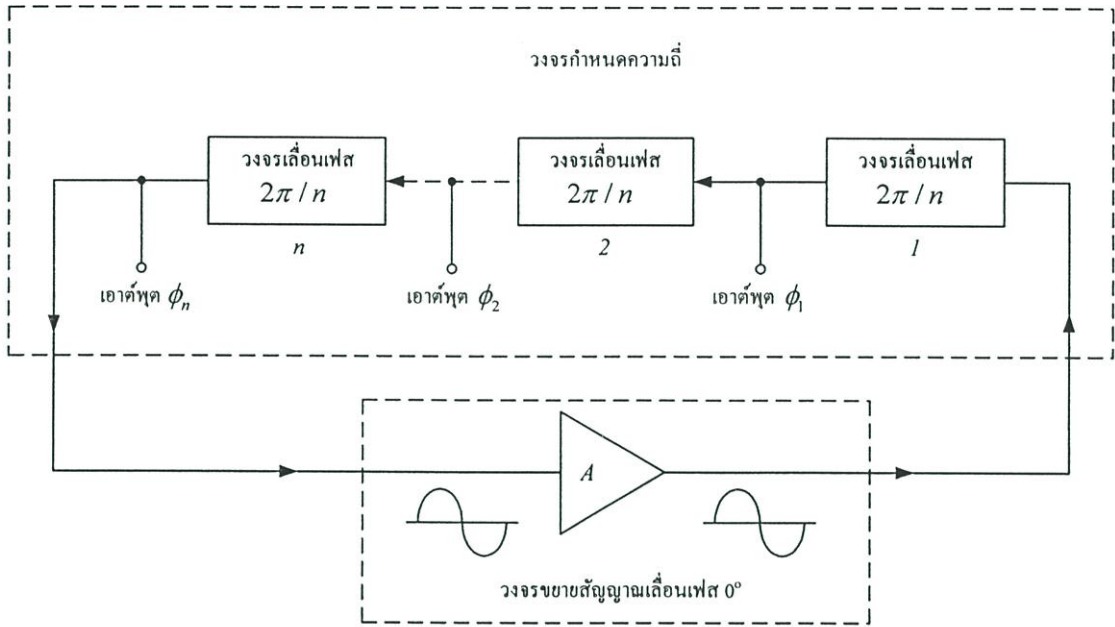
### 5.2 หลักการสร้างวงจรรอสซิลเลเตอร์แบบหลายเฟส

จากหลักการสร้างวงจรรอสซิลเลเตอร์ที่กล่าวไว้ในบทที่ 2 สามารถอธิบายโดยสรุปได้ดังรูปที่ 5.1 วงจรกำหนดความถี่สร้างขึ้นจากวงจรเดี่ยวยุติให้การเลื่อนเฟสเป็น  $180^\circ$  หรือ  $360^\circ$  จึงทำให้วงจรถ่ายดังกล่าวให้สัญญาณเอาต์พุตออกมาเพียงตำแหน่งเดียวและสัญญาณไซน์ที่ได้จะมีมุมเฟสคงที่เป็นมุมเฟสเดี่ยวยุติเท่านั้น จากหลักการที่กล่าวมาในข้างต้นนั้น สามารถนำหลักการดังกล่าวมาประยุกต์ออกแบบสร้างเป็นวงจรรอสซิลเลเตอร์แบบหลายเฟสได้ โดยทำการเปลี่ยนแปลงวงจรถ่ายกำหนดความถี่ใหม่ ให้เป็นวงจรถ่ายย่อยๆ หลายชุดต่อкасาดกัน ( $n$  ชุด) แต่ละชุดจัดให้มีการเลื่อนเฟสของสัญญาณที่เท่าๆ กัน โดยที่การเลื่อนเฟสรวมทั้งหมดของวงจรถ่ายกำหนดความถี่ยังมีค่าเป็น  $180^\circ$  หรือ  $360^\circ$  แล้วแต่ชนิดของวงจรถ่ายสัญญาณที่ใช้จากนั้นแล้วป้อนกลับไปยังวงจรถ่ายสัญญาณดังแสดงในรูปที่ 5.2 อาศัยเงื่อนไขทางเฟสของบาร์คเฮาเซนที่กล่าวว่า วงจรถ่ายจะเกิดการออสซิลเลตได้ที่มีความถี่  $\omega_0$  จะต้องมีค่าเท่ากับ  $2\pi$  เพื่อให้สอดคล้องกับหลักการดังกล่าว

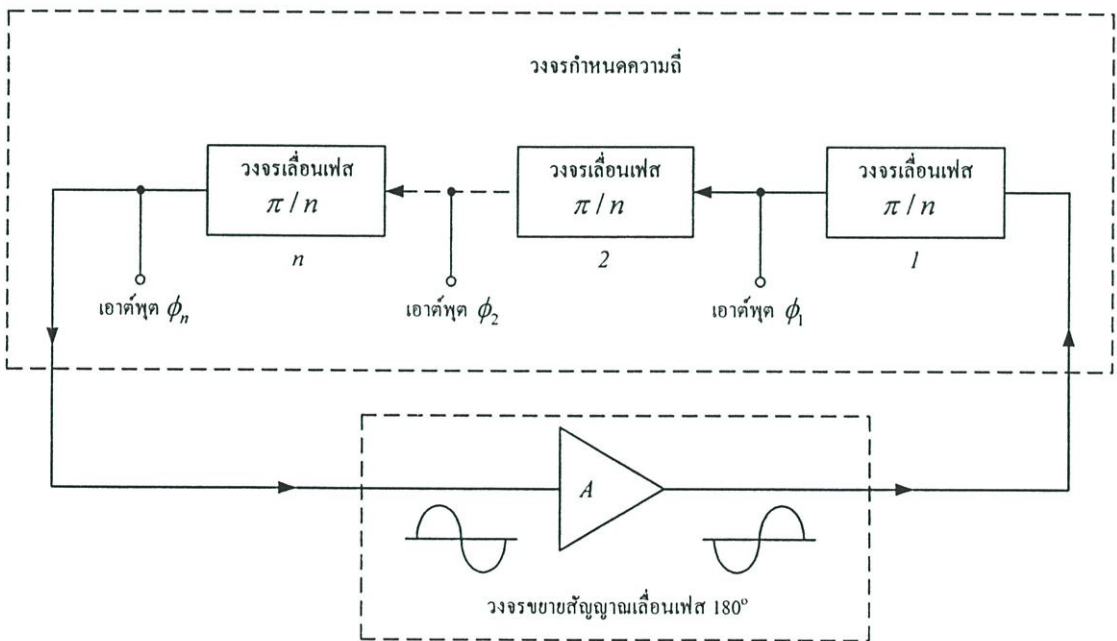


รูปที่ 5.1 โครงสร้างของวงจรออสซิลเลเตอร์แบบหลายเฟส  
 (ก) กรณีที่วงจรขยายสัญญาณเลื่อนเฟสไป  $0^\circ$   
 (ข) กรณีที่วงจรขยายสัญญาณเลื่อนเฟสไป  $180^\circ$

โครงสร้างของวงจรตามรูปที่ 5.2 (ก) นั้นใช้วงจรขยายสัญญาณที่ไม่มีการเลื่อนเฟสของสัญญาณหรือมุมเฟสเท่ากับ  $0^\circ$  ทำให้วงจรย่อยแต่ละวงจรมีหน้าที่เลื่อนเฟสของสัญญาณให้มีเฟสของสัญญาณเอาต์พุตต่างไปจากสัญญาณอินพุตที่เข้ามาเป็น  $2\pi/n$  (กรณีที่ต้องการให้มีความต่างเฟสของสัญญาณเอาต์พุตข้างเคียงเท่ากัน) ในขณะที่โครงสร้างของวงจรออสซิลเลเตอร์แบบหลายเฟสตามรูปที่ 5.2 (ข) วงจรขยายสัญญาณทำหน้าที่ขยายสัญญาณพร้อมกับการเลื่อนเฟสไปเท่ากับ  $\pi$  ดังนั้นวงจรย่อยในแต่ละวงจรจึงมีการเลื่อนเฟสของสัญญาณเอาต์พุตไปจากสัญญาณขาเข้าเป็น  $\pi/n$  ส่วนสัญญาณเอาต์พุตนั้นได้จากการคิ่งเอาสัญญาณเอาต์พุตบางส่วนของวงจรส่วนย่อยในแต่ละวงจร



(ก)



(ข)

### รูปที่ 5.2 การดัดแปลงวงจรถ้าหนดความถี่

(ก) กรณีที่วงจรถ้าหนดความถี่เปลี่ยนเฟสไป  $0^\circ$

(ข) กรณีที่วงจรถ้าหนดความถี่เปลี่ยนเฟสไป  $180^\circ$

### 5.3 วิธีการสังเคราะห์วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจรอินทิเกรเตอร์ที่มีการสูญเสีย

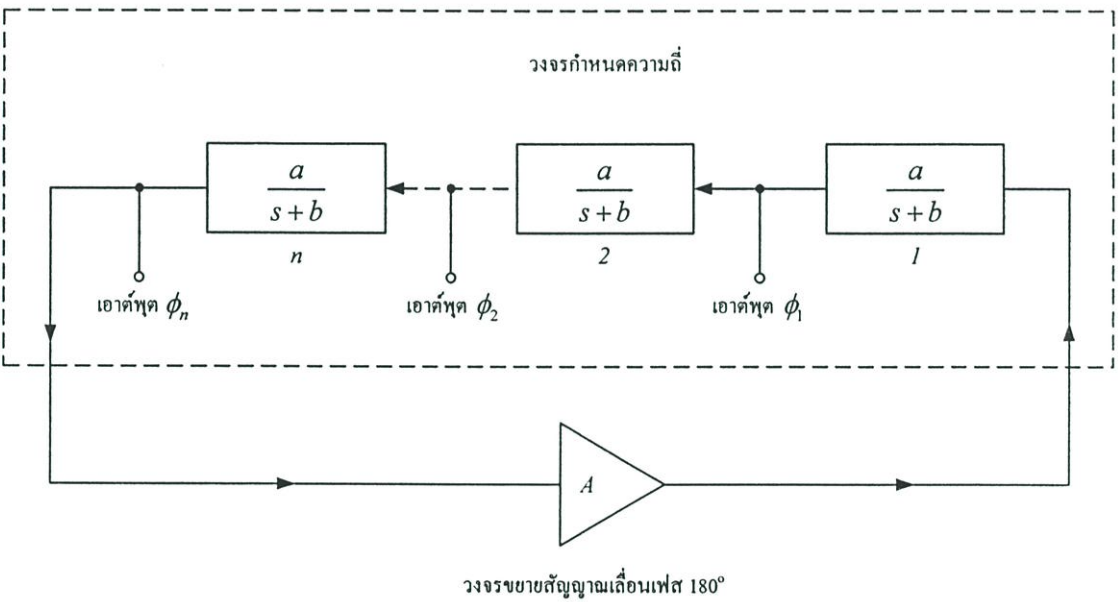
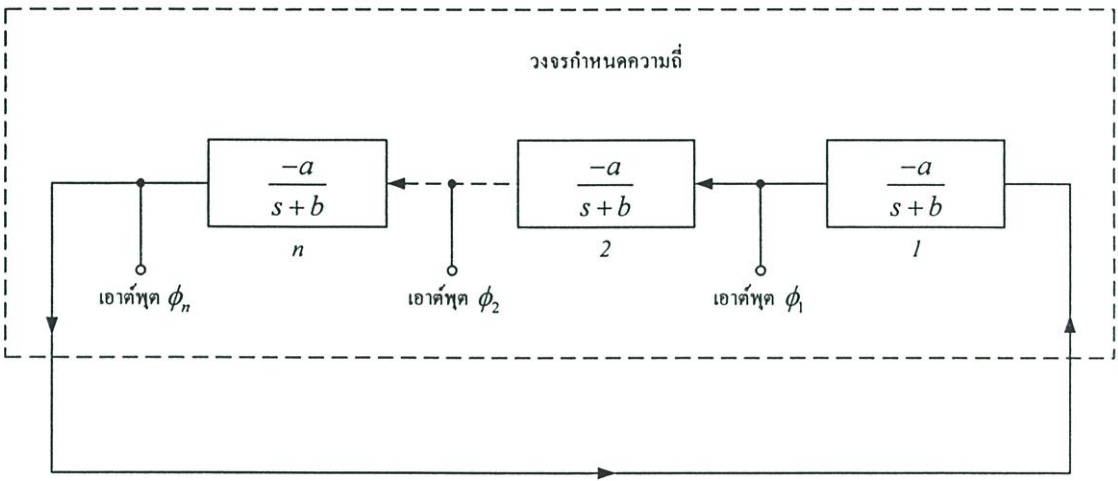
วงจรที่ได้รับความนิยมในการนำมาทำหน้าที่เลื่อนเฟสตามหลักการดังกล่าว คือ วงจรอินทิเกรเตอร์ที่มีการสูญเสีย (lossy integrator circuit) ซึ่งมีฟังก์ชันถ่ายโอนเหมือนกับวงจรกรองผ่านความถี่ต่ำอันดับหนึ่งดังแสดงในสมการที่ (5.1) หรือสมการที่ (5.2) จะได้

$$G(s) = \frac{-a}{s+b} \quad (5.1)$$

หรือ 
$$G(s) = \frac{a}{s+b} \quad (5.2)$$

โดยที่  $a$  คือ ค่าอัตราขยายของวงจรกรองผ่านความถี่ต่ำเมื่อ  $b$  มีค่าเท่ากับหนึ่ง และ  $b$  คือ ค่าความถี่ที่เกิดโพล เมื่อนำสมการที่ (5.1) และ (5.2) มาออกแบบเป็นวงจรออสซิลเลเตอร์แบบหลายเฟสได้โดยนำวงจรอินทิเกรเตอร์ที่มีการสูญเสียประยุกต์เข้ากับบล็อกไดอะแกรมในรูปที่ 5.2 จะได้โครงสร้างของวงจรที่สร้างจากฟังก์ชันถ่ายโอนทั้งสองสมการดังรูปที่ 5.3 เงื่อนไขและค่าความถี่ที่เกิดการออสซิลเลตสามารถแสดงได้ดังตารางที่ 5.1 จะเห็นได้ว่าถ้าสังเคราะห์วงจรตามโครงสร้างในรูปที่ 5.3 (ก) สัญญาณเอาต์พุตที่ได้จะมีเฟสเป็นจำนวนคี่เท่านั้น ในส่วนของมุมเฟสจะมีมุมต่างกัน  $2\pi/n$  ส่วนวงจรที่สังเคราะห์ตามโครงสร้างในรูปที่ 5.3 (ข) จะมีจุดเด่นกว่าตรงที่เฟสของสัญญาณเอาต์พุตสามารถสังเคราะห์ได้ทั้งจำนวนคู่และจำนวนคี่ มุมต่างเฟสเท่ากับ  $\pi/n$

จากหลักการที่ได้นำเสนอพบว่าโครงสร้างในการสังเคราะห์วงจรออสซิลเลเตอร์แบบหลายเฟสทั้งสองมีข้อดีอยู่ คือ ค่าความถี่ของการออสซิลเลตและค่าเงื่อนไขในการออสซิลเลตไม่เป็นอิสระต่อกัน ซึ่งในกรณีที่เราปรับค่าความถี่ในการออสซิลเลตโดยปรับค่าพารามิเตอร์  $b$  จะมีผลกระทบต่อเงื่อนไขของการออสซิลเลตที่จะต้องปรับค่าพารามิเตอร์  $a$  เปลี่ยนแปลงไปตามค่าพารามิเตอร์  $b$  อีกทั้งเงื่อนไขในการออสซิลเลตยังมีค่าไม่คงที่ โดยขึ้นอยู่กับจำนวนเฟสของสัญญาณที่ต้องการสังเคราะห์ออกมาจากวงจร



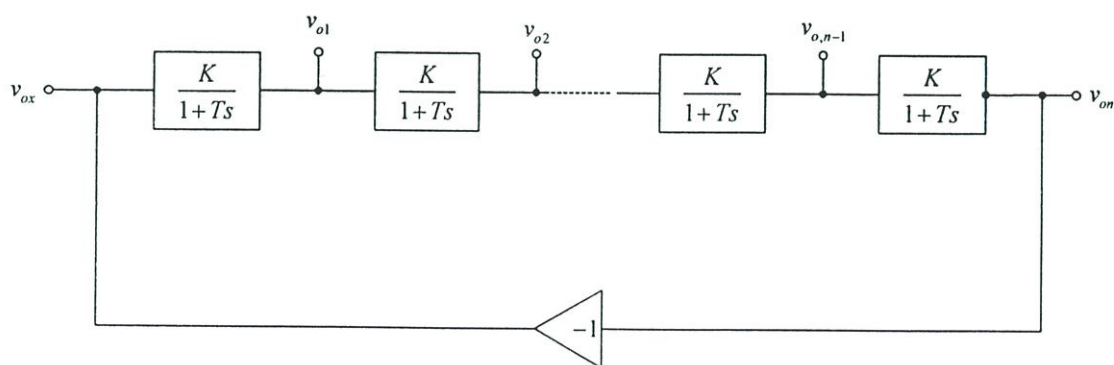
**รูปที่ 5.3** โครงสร้างของวงจรถ้าหนดความถี่แบบหลายเฟส  
ที่สร้างจากฟังก์ชันถ่ายโอนของวงจรถ้าหนดความถี่อินทิเกรเตอร์ที่มีการสูญเสีย

ตารางที่ 5.1 ความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่การออสซิลเลตของโครงสร้างวงจรตามรูปที่ 5.3 (ก)

จำนวนเฟส	เงื่อนไขการออสซิลเลต	ความถี่การออสซิลเลต
3	$a = 2b$	$\omega_o = 1.713b$
5	$a = 1.414b$	$\omega_o = 0.728b$
7	$a = 1.11b$	$\omega_o = 0.48b$
9	$a = 1.063b$	$\omega_o = 0.36b$

ตารางที่ 5.2 ความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่การออสซิลเลตของโครงสร้างวงจรตามรูปที่ 5.3 (ข)

จำนวนเฟส	เงื่อนไขการออสซิลเลต	ความถี่การออสซิลเลต
3	$a = 2b$	$\omega_o = 1.732b$
4	$a = 1.414b$	$\omega_o = b$
5	$a = 1.237b$	$\omega_o = 0.728b$
6	$a = 1.154b$	$\omega_o = 0.577b$
7	$a = 1.11b$	$\omega_o = 0.482b$



รูปที่ 5.4 บล็อกไดอะแกรมแสดงการสังเคราะห์วงจรออสซิลเลเตอร์แบบหลายเฟสที่นำเสนอ

## 5.4 วงจรออสซิลเลเตอร์แบบหลายเฟสที่นำเสนอ

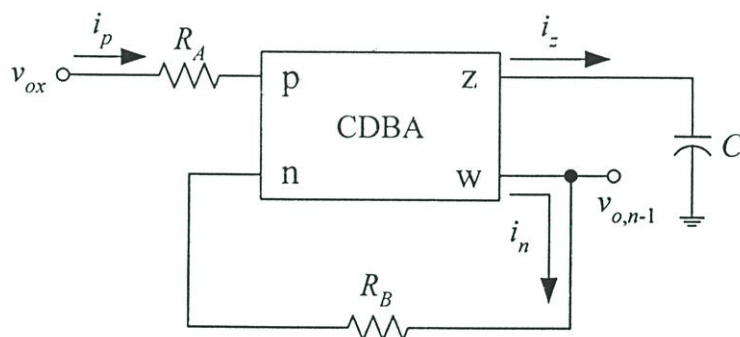
รูปที่ 5.4 แสดงบล็อกไดอะแกรมที่ใช้สร้างวงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจร CDBA สำหรับการสร้างสัญญาณรูปคลื่นไซน์จำนวน  $n$  เฟส ซึ่งภายในวงจรประกอบไปด้วยอินทิเกรเตอร์ที่มีการสูญเสียคังแสดงได้ดังรูปที่ 5.5 โดยฟังก์ชันถ่ายโอนแรงดันของวงจร ( $v_{o,n-1}/v_{ox}$ ) สามารถเขียนแสดงความสัมพันธ์ได้ดังนี้

$$i_p - i_n = i_z \quad (5.3)$$

$$\frac{v_{ox}}{R_A} - \frac{v_{o,n-1}}{R_B} = v_{o,n-1} sC \quad (5.4)$$

$$\frac{v_{ox}}{R_A} = v_{o,n-1} \left( \frac{1 + sCR_B}{R_B} \right) \quad (5.5)$$

$$\frac{v_{o,n-1}}{v_{ox}} = \frac{R_B}{R_A (1 + sCR_B)} \quad (5.6)$$



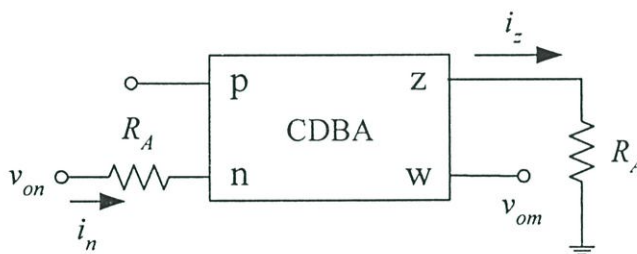
รูปที่ 5.5 วงจรอินทิเกรเตอร์ที่มีการสูญเสียโดยใช้วงจร CDBA

รูปที่ 5.6 แสดงวงจรอินเวอร์เตอร์ (inverter circuit) โดยใช้วงจร CDDBA เป็นอุปกรณ์แอกทีฟหลัก ดังนั้นเมื่อพิจารณาตามคุณสมบัติของวงจร CDDBA จะได้ฟังก์ชันถ่ายโอนแรงดัน ( $v_{om} / v_{on}$ ) แสดงได้ดังนี้

$$i_p - i_n = i_z \quad (5.7)$$

$$-\frac{v_{on}}{R_A} = \frac{v_{om}}{R_A} \quad (5.8)$$

$$\frac{v_{om}}{v_{on}} = -1 \quad (5.9)$$



รูปที่ 5.6 วงจรอินเวอร์เตอร์โดยใช้วงจร CDDBA

เมื่อนำวงจรอินทิเกรเตอร์ที่มีการสูญเสียรูปที่ 5.5 และวงจรอินเวอร์เตอร์รูปที่ 5.6 มาต่อкасцепกันดังบล็อกไดอะแกรมในรูปที่ 5.4 จะได้วงจรออสซิลเลเตอร์แบบหลายเฟสที่นำเสนอจากรูปที่ 5.7 ซึ่งจะได้ฟังก์ชันถ่ายโอนแรงดันระหว่างจุด  $v_{on}$  และ  $v_{ox}$  กับจุด  $v_{om}$  และ  $v_{on}$  ดังสมการต่อไปนี้

$$\frac{v_{om}}{v_{ox}} = - \left[ \frac{K}{1 + Ts} \right]^n \quad (5.10)$$

และ

$$\frac{v_{om}}{v_{on}} = -1 \quad (5.11)$$

โดยที่  $K$  คือ อัตราขยายแรงดันมีค่าเท่ากับ  $R_B/R_A$  และ  $T = R_B C = 1/\omega_c$  เมื่อ  $\omega_c$  คือ ตำแหน่ง โพลภายใน (internal pole) ของวงจรรีโตนิกเรเตอร์ที่มีการสูญเสีย ดังนั้นสมการที่ (5.10) และ สมการที่ (5.11) จะได้

$$\frac{v_{om}}{v_{ox}} = - \left[ \frac{K}{1+sT} \right]^n \quad (5.12)$$

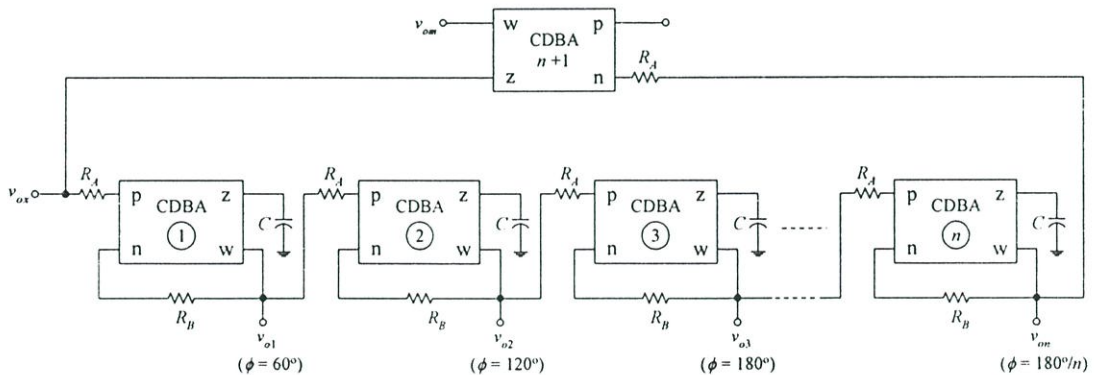
จากเงื่อนไขของบาร์คเฮาเซนพบว่าวงจรจะเกิดการออสซิลเลตที่ความถี่  $\omega = \omega_o = 2\pi f_o$  เมื่อ ฟังก์ชันถ่ายโอนแรงดันระหว่างจุด  $v_{om}$  และ  $v_{ox}$  มีค่าเท่ากับหนึ่ง ดังนั้นสมการที่ (5.12) จึงเขียน ใหม่ได้เป็น

$$- \left[ \frac{K}{1+sT} \right]^n = 1 \quad (5.13)$$

เมื่อ  $s = j\omega_o$  จะได้

$$(1 + j\omega_o T)^n + K^n = 0 \quad (5.14)$$

ถ้ากำหนดให้ส่วนจำนวนจริง (real part) และจำนวนจินตภาพ (imaginary part) ในสมการที่ (5.14) มีค่าเท่ากับศูนย์ ดังนั้นวงจรจะเกิดการออสซิลเลตขึ้นได้ก็ต่อเมื่อ  $n \geq 3$  ทำให้สัญญาณเอาต์พุตที่ได้ จากวงจรมีจำนวน  $n$  เอาต์พุต และมุมเฟสของแรงดันเอาต์พุตมีค่าเท่ากับ  $180^\circ/n$



รูปที่ 5.7 วงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจร CDBA ที่นำเสนอ

ยกตัวอย่างเช่น กำหนดให้  $n$  มีค่าเท่ากับ 3 จากสมการที่ (5.14) จะได้

$$(1 + j\omega_o T)^3 + K^3 = 0 \quad (5.15)$$

$$1^3 + (j\omega_o T)^3 + 3(1)(j\omega_o T)[(1 + j\omega_o T) + K^3] = 0 \quad (5.16)$$

$$1 + (j\omega_o T)^3 + 3(j\omega_o T) + 3(j\omega_o T)^2 + K^3 = 0 \quad (5.17)$$

จากสมการที่ (5.17) สามารถแยกส่วนที่เป็นจำนวนจริงได้เท่ากับ

$$1 + 3(j\omega_o T)^2 + K^3 = 0 \quad (5.18)$$

$$1 - 3(\omega_o T)^2 + K^3 = 0 \quad (5.19)$$

และส่วนที่เป็นจำนวนจินตภาพมีค่าเท่ากับ

$$3(j\omega_o T) + (j\omega_o T)^3 = 0 \quad (5.20)$$

$$3(j\omega_o T) - j(\omega_o T)^3 = 0 \quad (5.21)$$

ทำให้ในกรณีนี้ค่าความถี่ในการออสซิลเลตมีค่าเท่ากับ

$$f_o = \frac{\sqrt{3}}{2\pi T} = \frac{\sqrt{3}}{2\pi R_B C} \quad (5.22)$$

เมื่อนำสมการที่ (5.22) แทนลงในสมการที่ (5.19) จะได้

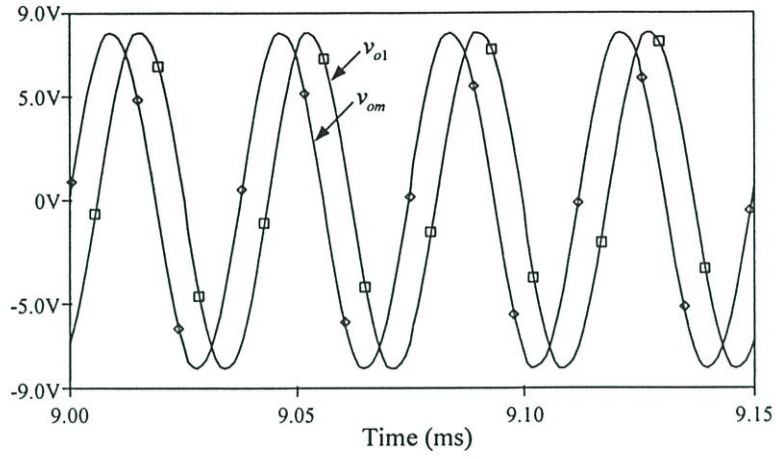
$$K = \frac{R_B}{R_A} = 2 \quad (5.23)$$

ดังนั้นจึงสรุปได้ว่าในกรณีที่  $n = 3$  วงจรออสซิลเลเตอร์แบบหลายเฟสที่นำเสนอ สามารถสร้างแรงดันเอาต์พุตที่มีเฟสต่างกัน  $180^\circ/n$  ได้จำนวน 3 เอาต์พุต ซึ่งภายในวงจรประกอบไปด้วยวงจร CDDBA จำนวน 4 วงจร ตัวเก็บประจุต่อเทียบกราวด์ (ground capacitor) จำนวน 3 จุด และตัวต้านทานต่อเทียบกราวด์เสมือน (virtual ground) จำนวน 7 จุด โดยมีเงื่อนไขในการเกิดออสซิลเลตก็คือเมื่อค่า  $R_B = 2R_A$

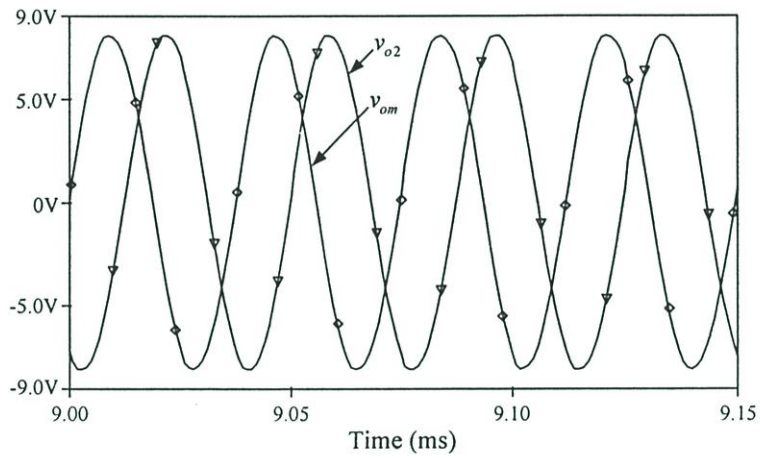
### 5.5 ผลจำลองการทำงานของวงจรและผลการต่อวงจรทดลอง

ในที่นี้ได้ตรวจสอบความถูกต้องของวงจรออสซิลเลเตอร์แบบหลายเฟสที่นำเสนอด้วยผลจำลองการทำงานของวงจรด้วยโปรแกรม PSPICE และการต่อวงจรทดลอง โดยวงจร CDDBA ที่ใช้ในการจำลองและต่อทดลองจริงอาศัยหลักการสังเคราะห์โดยใช้วงจร CFOA เบอร์ AD844 จากบริษัท Analog Devices ดังแสดงในรูปที่ 3.2 [12] ขณะที่แหล่งจ่ายไฟเลี้ยงมีค่าเท่ากับ  $\pm 12V$

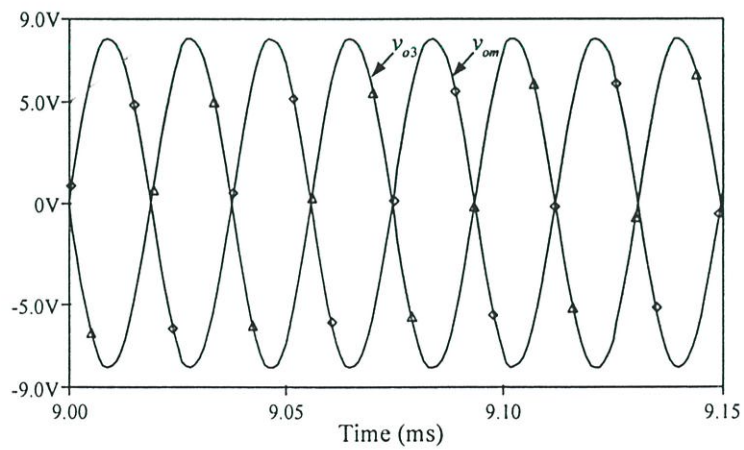
แม้ว่าในทางทฤษฎีวงจรจะเกิดการออสซิลเลตสัญญาณได้ก็ต่อเมื่อ  $R_B = 2R_A$  มีค่าสัมพันธ์กัน แต่ในทางปฏิบัตินั้นจะต้องเลือกใช้ค่าความต้านทาน  $R_B$  มีค่าสูงกว่าค่าที่คำนวณได้ทางทฤษฎีเพียงเล็กน้อย ทั้งนี้ก็เพื่อเป็นการทำให้วงจรออสซิลเลตเตอร์ดำรงสัญญาณให้คงตัวอยู่ได้ ซึ่งในที่นี้กำหนดให้  $R_A = 5 \text{ k}\Omega$ ,  $R_B \cong 10.3 \text{ k}\Omega$ ,  $C = 1 \text{ nF}$  รูปที่ 5.8-5.9 แสดงผลการจำลองรูปคลื่นสัญญาณและผลตอบสนองของสเปกตรัมความถี่ของแรงดันเอาต์พุต  $v_{o1}$ ,  $v_{o2}$ ,  $v_{o3}$  และ  $v_{om}$  ของวงจรออสซิลเลเตอร์แบบหลายเฟสที่นำเสนอดังรูปที่ 5.7 ในกรณีที่  $n = 3$  จากผลการจำลองแสดงให้เห็นว่าสัญญาณเอาต์พุตของวงจรที่ได้มีลักษณะเป็นสัญญาณรูปคลื่นไซน์ที่มีค่าความถี่ในสภาวะคงตัวเท่ากับ 26.13 kHz ในขณะที่ค่าความถี่ออสซิลเลต ( $f_o$ ) ที่ได้จากการคำนวณทางทฤษฎีตามสมการที่ (5.22) มีค่าเท่ากับ  $f_o = 26.76 \text{ kHz}$  มุมเฟสของแรงดันเอาต์พุต  $v_{o1}$ ,  $v_{o2}$ ,  $v_{o3}$  ที่ต่างไปจาก  $v_{om}$  มีค่าเท่ากับ  $60^\circ$ ,  $121.39^\circ$ ,  $180^\circ$  ตามลำดับ ค่าความผิดเพี้ยนฮาร์โมนิกรวม (total harmonic distortion, THD) หรือค่าความผิดเพี้ยนไปจากรูปคลื่นไซน์ของแรงดันเอาต์พุต  $v_{o1}$ ,  $v_{o2}$  และ  $v_{o3}$  มีค่าค่อนข้างต่ำประมาณ 1.31 % ดังสรุปไว้ในตารางที่ 5.3



(ก)



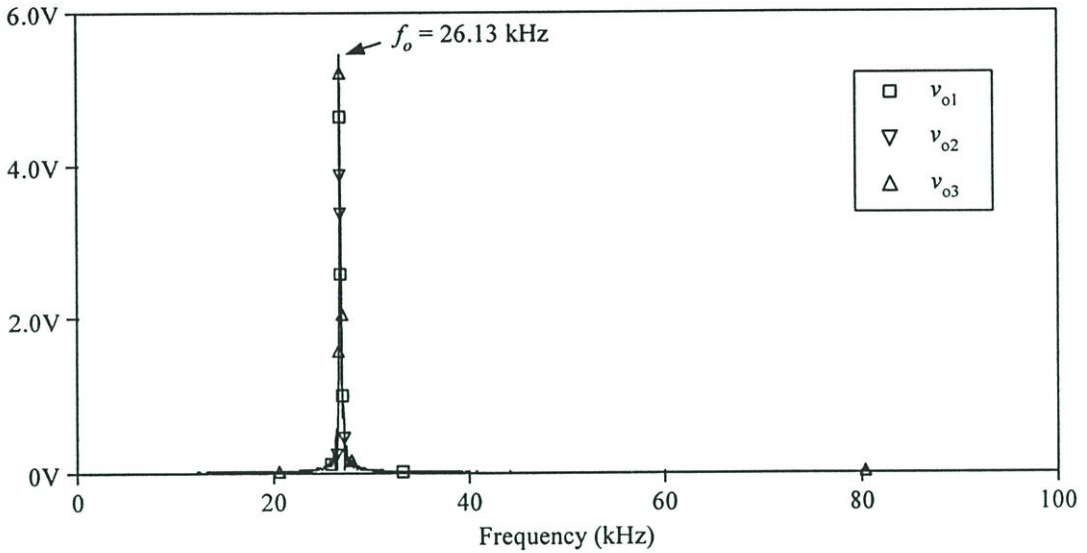
(ข)



(ค)

รูปที่ 5.8 ผลการจำลองรูปคลื่นสัญญาณและเอาต์พุต

(ก)  $v_{o1}$  และ  $v_{om}$  (ข)  $v_{o2}$  และ  $v_{om}$  (ค)  $v_{o3}$  และ  $v_{om}$

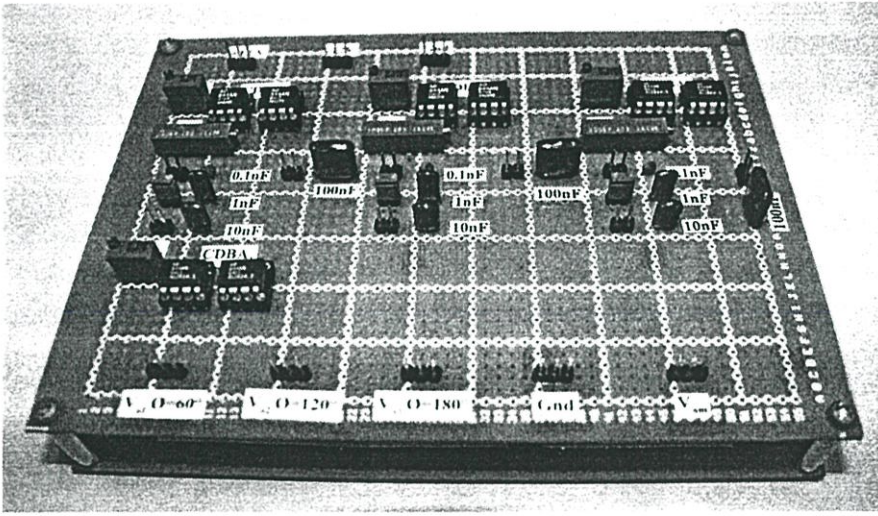


รูปที่ 5.9 ผลตอบสนองของสเปกตรัมความถี่

จากผลจำลองการทำงานของวงจรดังรูปที่ 5.9 จะเห็นได้ว่าเอาต์พุต  $v_{o1}$ ,  $v_{o2}$  และ  $v_{o3}$  ของวงจรออสซิลเลเตอร์แบบหลายเฟสที่ได้ทำการออกแบบนั้นมีค่าความถี่การออสซิลเลตเท่ากับ 26.13 kHz เท่ากันทั้งสามเอาต์พุต โดยค่าความถี่ที่ได้จากการคำนวณมีค่าเท่ากับ 26.76 kHz ซึ่งมีค่าแตกต่างกันไม่มากและสอดคล้องกับผลที่ได้จากการคำนวณทางทฤษฎี

ตารางที่ 5.3 ค่าความผิดเพี้ยนฮาร์มอนิกรวมของวงจรที่นำเสนอ

Hamornic no.	Frequency (Hz)	Fourier component	Normalized Component	Phase (Deg)	Normalized Phase
1	2.676E+04	8.025E+00	1.000E+00	-1.536E+02	0.000E+00
2	5.352E+04	8.705E-02	1.085E-02	2.321E+01	3.304E+02
3	8.028E+04	1.560E-02	1.944E-03	-6.416E+01	3.966E+02
4	1.070E+05	3.872E-02	4.825E-03	3.521E+01	6.496E+02
5	1.338E+05	4.275E-02	5.327E-03	1.306E+01	7.810E+02
DC component = -2.311220E-02					
Total harmonic distortion = 1.315629E+00 PERCENT					

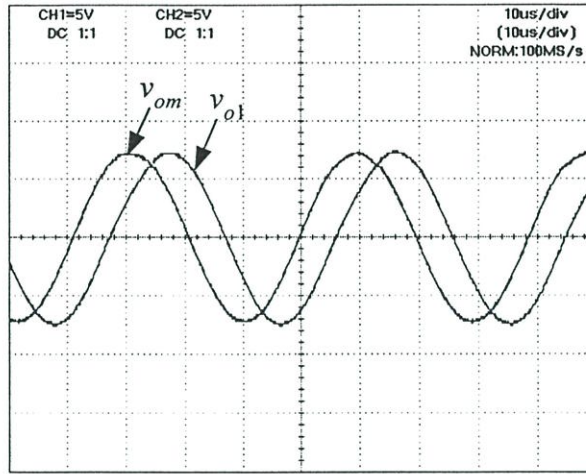


รูปที่ 5.10 วงจรออสซิลเลเตอร์แบบหลายเฟสที่ใช้ทดลอง

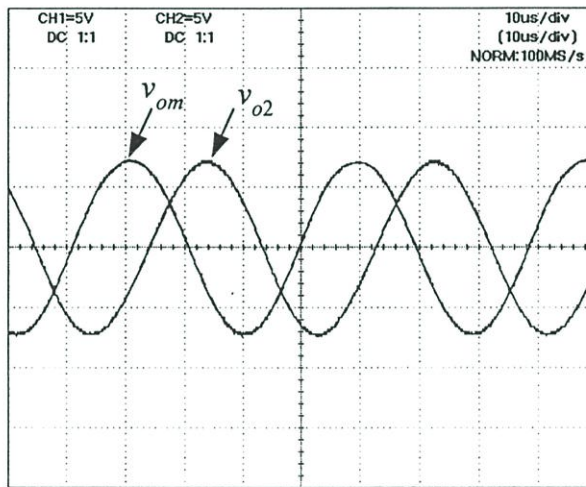
รูปที่ 5.10 แสดงรูปวงจรที่ใช้ทดลองจริงในบอร์ดเอนกประสงค์ ซึ่งเลือกใช้ค่าอุปกรณ์ที่ต่อในวงจรดังนี้  $R_A = 5 \text{ k}\Omega$ ,  $R_B \cong 10.7 \text{ k}\Omega$ ,  $C = 1 \text{ nF}$  ซึ่งเลือกใช้ค่าความต้านทาน  $R_B$  เพิ่มมากกว่าค่าที่ใช้คำนวณทางทฤษฎีเพียงเล็กน้อยเพื่อให้วงจรออสซิลเลเตอร์ดำรงสัญญาณให้คงอยู่ได้ รูปที่ 5.11-5.12 แสดงผลการจำลองรูปคลื่นสัญญาณและผลตอบสนองของสเปกตรัมความถี่ของแรงดันเอาต์พุตแบบหลายเฟส  $v_{o1}$ ,  $v_{o2}$ ,  $v_{o3}$  และ  $v_{om}$  ของวงจร สัญญาณเอาต์พุตของวงจรที่ได้มีลักษณะเป็นสัญญาณรูปคลื่นซายน์ที่มีความถี่สภาวะคงตัวเท่ากับ  $25.8 \text{ kHz}$  มุมเฟสของแรงดันเอาต์พุต  $v_{o1}$ ,  $v_{o2}$ ,  $v_{o3}$  ที่ต่างไปจาก  $v_{om}$  มีค่าเท่ากับ  $57.85^\circ$ ,  $122.6^\circ$  และ  $180^\circ$  ตามลำดับ นอกจากนี้เพื่อเป็นการแสดงการแปรค่าความถี่ในการออสซิลเลตของวงจรออสซิลเลเตอร์แบบหลายเฟสที่นำเสนอ ตารางที่ 5.4 ได้แสดงความสัมพันธ์ระหว่างค่าความถี่ในการออสซิลเลต มุมต่างเฟสและขนาดของแรงดันเอาต์พุต  $v_{o1}$ ,  $v_{o2}$  และ  $v_{o3}$  เมื่อเทียบกับ  $v_{om}$  โดยทำการแปรค่า  $C$  เป็น  $0.01 \text{ nF}$ ,  $0.1 \text{ nF}$  และ  $1 \text{ nF}$  ตามลำดับ โดยสามารถปรับเปลี่ยนค่าได้ 3 ดีเคด (decade) สามารถสร้างแรงดันเอาต์พุตรูปคลื่นซายน์ได้จำนวน  $n$  เอาต์พุต และมีมุมเฟสต่างกัน  $180^\circ/n$  สอดคล้องตามทฤษฎี

ตารางที่ 5.4 ค่าความถี่ ขนาดของแรงดันและมุมเฟสเมื่อทำการแปรค่าความถี่ในการออสซิลเลต

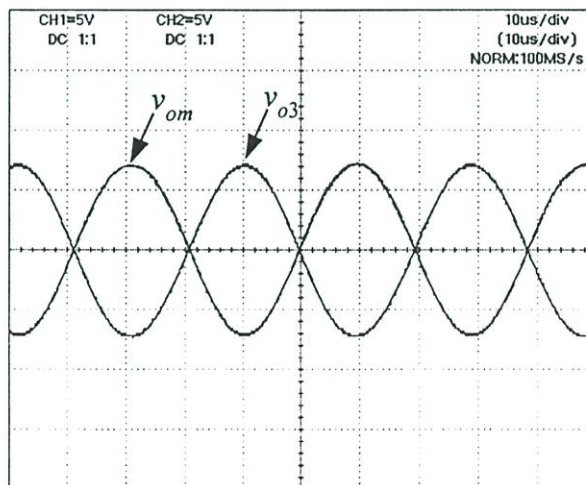
Capacitor (nF)	Output voltage (V)	$f_o$ (kHz)	Phase comparison		
			$v_{o1}$ and $v_{om}$	$v_{o2}$ and $v_{om}$	$v_{o3}$ and $v_{om}$
0.01	15.96	2473	$60^\circ$	$120.06^\circ$	$180^\circ$
0.1	16.04	253.07	$60^\circ$	$120^\circ$	$180^\circ$
1	15.98	26.76	$60^\circ$	$121.39^\circ$	$180^\circ$



(ก)



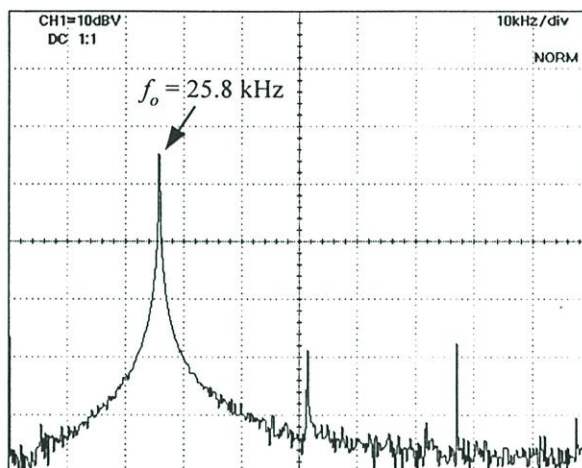
(ข)



(ค)

รูปที่ 5.11 แสดงผลการทดลองรูปคลื่นสัญญาณและเอาต์พุต

(ก)  $v_{o1}$  และ  $v_{om}$  (ข)  $v_{o2}$  และ  $v_{om}$  (ค)  $v_{o3}$  และ  $v_{om}$



รูปที่ 5.12 ผลตอบสนองของสเปกตรัมความถี่ที่ได้จากการทดลอง

รูปที่ 5.12 แสดงผลตอบสนองของสเปกตรัมความถี่ที่ได้จากการต่อวงจรทดลองจริงของเอาต์พุต  $v_{o1}$ ,  $v_{o2}$  และ  $v_{o3}$  ซึ่งบันทึกค่าความถี่ที่ได้จากการทดลองมีค่าเท่ากับ 25.8 kHz โดยพบว่าค่าความถี่ที่ได้จากผลจำลองการทำงานและการคำนวณทางทฤษฎีมีค่าเท่ากับ 26.13 kHz และ 26.76 kHz ตามลำดับ ซึ่งแสดงให้เห็นว่าผลที่ได้จากการต่อทดสอบวงจรจริงและการจำลองการทำงาน มีผลสอดคล้องกับค่าที่คำนวณได้ทางทฤษฎี

## 5.6 สรุป

ในวิทยานิพนธ์ฉบับนี้ได้นำเสนอหลักการออกแบบวงจรออสซิลเลเตอร์แบบหลายเฟสโดยใช้วงจร CDDBA เป็นอุปกรณ์แอคทีฟหลัก ภายในวงจรที่นำเสนอประกอบด้วยวงจรอินเวอร์เตอร์และวงจรอินทิเกรเตอร์จำนวน  $n$  วงจร ต่อкасเสกกัน สามารถสร้างแรงดันเอาต์พุตรูปคลื่นไซน์ได้จำนวน 3 เอาต์พุต มีมุมเฟสต่างกัน  $180^\circ/n$  ผลการจำลองการทำงานด้วยโปรแกรม PSPICE และผลการต่อวงจรทดลองจริงด้วยไอซีเบอร์ AD844 มีค่าแตกต่างเล็กน้อยเมื่อเทียบกับผลที่ได้จากการคำนวณทางทฤษฎี

## บทที่ 6

# บทสรุปผลการวิจัยและข้อเสนอแนะ

### 6.1 บทสรุป

วิทยานิพนธ์ฉบับนี้เป็นการนำเสนอแนวทางการพัฒนาและออกแบบวงจรออสซิลเลเตอร์แบบควอดราเจอร์และแบบหลายเฟสโดยใช้วงจร CDBA เป็นอุปกรณ์แอคทีฟหลัก ทำงานในโหมดแรงดัน วงจรแรกที่ได้นำเสนอ คือ วงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยภายในวงจรประกอบด้วยวงจรกรองผ่านทุกย่านความถี่และวงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสียต่อคาสเคดกัน สามารถสังเคราะห์แรงดันเอาต์พุตที่มีมุมเฟสต่างกันเท่ากับ  $90^\circ$  จำนวน 2 ชุด และเนื่องจากข้อสัญญาเอาต์พุตทั้งสองชุดของวงจรที่นำเสนอมีคุณสมบัติค่าความต้านทานที่ต่ำ จึงทำให้สามารถนำไปต่อคาสเคดกับวงจรในภาคถัดไปได้โดยตรงโดยไม่จำเป็นต้องใช้วงจรบัฟเฟอร์จากภายนอกเพิ่มเติม ทั้งยังช่วยลดจำนวนอุปกรณ์พาสซีฟที่ต่ออยู่ภายในวงจรลงได้เมื่อเทียบกับวงจรที่ได้นำเสนอมาก่อนหน้านี้ เงื่อนไขในการออสซิลเลตและค่าความถี่ในการออสซิลเลตของวงจรสามารถปรับค่าได้อย่างอิสระปราศจากผลกระทบต่อกัน วงจรที่สอง คือ วงจรออสซิลเลเตอร์แบบหลายเฟสซึ่งประกอบไปด้วยวงจรอินเวอร์เตอร์และวงจรอินทิเกรเตอร์ที่มีการสูญเสียจำนวน  $n$  วงจร ต่อคาสเคดกัน สามารถสังเคราะห์แรงดันเอาต์พุตรูปคลื่นซายน์ได้จำนวน  $n$  เอาต์พุต ที่มีมุมเฟสต่างกัน  $180^\circ/n$  เมื่อนำวงจรไปเทียบกับวงจรออสซิลเลเตอร์แบบหลายเฟสที่ได้นำเสนอมาก่อนหน้านี้พบว่า มีข้อเด่น คือ มีย่านปฏิบัติงานที่สูงขึ้น ทั้งยังสามารถลดจำนวนอุปกรณ์พาสซีฟที่ต่ออยู่ภายในวงจรลงอีกด้วย

สำหรับสมรรถนะในการทำงานของวงจรสามารถยืนยันได้ด้วยผลการวิเคราะห์คุณสมบัติของวงจรในทางทฤษฎี ผลจำลองการทำงานด้วยโปรแกรม PSPICE และผลการต่อวงจรทดลองจริงโดยใช้วงจร CFOA เบอร์ AD844 จากบริษัท Analog Devices ยืนยันผลที่สอดคล้องเป็นไปในแนวทางเดียวกันอย่างดี ผลงานวิจัยทั้งหมดที่ได้พัฒนาขึ้นในวิทยานิพนธ์ฉบับนี้ได้ยอมรับให้ลงตีพิมพ์ในการประชุมวิชาการระดับประเทศและนานาชาติจำนวน 2 บทความ คือ

- 1) การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 29 (EECON 29), ณ. โรงแรมแอมบาสซาเดอร์ซิตี จอมเทียน, พัทยา จ.ชลบุรี, จัดโดยคณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี, หน้า 609-612, 9-10 พย. 2549
- 2) การประชุมวิชาการ SICE-ICASE International Joint Conference 2006 (SICE-ICCAS 2006), ณ. เมืองปูซาน ประเทศเกาหลีใต้, หน้า 5762-5765, 18-21 ตค. 2549

โดยรายละเอียดของบทความทั้งสองได้ถูกรวบรวมไว้ในภาคผนวก ค ของวิทยานิพนธ์นี้

## 6.2 ข้อเสนอแนะแนวทางการทำวิจัยต่อ

จากวงจรที่ได้ทำการออกแบบและพัฒนาในวิทยานิพนธ์นี้ พบว่ายังมีประเด็นที่น่าสนใจ อันจะเป็นแนวทางในการทำวิจัยและพัฒนาวงจรออสซิลเลเตอร์ทั้งสองแบบต่อไป คือ

- 1) วงจรออสซิลเลเตอร์แบบควอคราเจอร์ที่นำเสนอในวิทยานิพนธ์นี้ แม้ว่าจะทำการออกแบบวงจรให้ลดจำนวนอุปกรณ์พาสซีฟลงไปมากกว่าเดิมแต่วงจรก็ยังมีอุปกรณ์พาสซีฟต่อรวมอยู่ อีกทั้งภายในวงจรยังมีตัวเก็บประจุต่อลอยตัวเมื่อนำไปสร้างเป็นวงจรรวมก็จะทำให้การสร้างวงจรมันกระทำได้ยาก ดังนั้นหากทำการออกแบบให้ตัวเก็บประจุต่อเทียบกราวด์และปราศจากการใช้ตัวต้านทานพาสซีฟจากภายนอก จะทำให้การนำไปสร้างเป็นวงจรรวมได้ง่ายขึ้น
- 2) วงจรออสซิลเลเตอร์แบบหลายเฟสที่นำเสนอมีข้อดีของวงจรตรงที่เงื่อนไขและค่าความถี่ในการออสซิลเลตมีความไม่เป็นอิสระต่อกัน ทั้งยังมีอุปกรณ์พาสซีฟต่อรวมอยู่ค่อนข้างมาก ดังนั้นหากสามารถออกแบบให้เงื่อนไขและค่าความถี่ในการออสซิลเลตของวงจรเป็นอิสระต่อกัน พยายามลดจำนวนอุปกรณ์พาสซีฟให้น้อยลง จะทำให้วงจรมีประสิทธิภาพที่ดีและนำไปสร้างเป็นวงจรรวมได้ง่ายขึ้น

## เอกสารอ้างอิง

- [1] U. Tietze and C. K. Schenk, **Electronic Circuits : Design and Applications**, Berlin, Germany, Springer, pp. 795-796, 1991.
- [2] P. Horowitz and W. Hill, **The Art of Electronics**, Cambridge, U.K., Cambridge University Press, pp. 291, 1991.
- [3] R. Holzel, "A simple wide-band sine wave quadrature oscillator", **IEEE Transaction Instrumentation and Measurement**, vol. 42, pp. 758-760, 1993.
- [4] วรพจน์ กรแก้ววัฒนกุลและชัยวัฒน์ ลิ้มพรจิตรวิไล, "เรียนรู้และปฏิบัติการ ไมโครคอนโทรลเลอร์ MCS-51 Flash Microcontroller", บริษัทอินโนเวตีฟอิเล็กทรอนิกส์.
- [5] แสงระวี ตั้งกุลบริบูรณ์, อนุรี หล่อสวัสดิ์ศิริ, วิภา แสงพิสิทธิ์และวลัยลักษณ์ ประสงค์สุข "วงจรออสซิลเลเตอร์แบบหลายเฟสที่ปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์", **วิศวกรรมลาดกระบัง**, หน้า 121-126, 2543.
- [6] C. Cauch and W. Leon, **Digital and analog communication system**, Macmillan publishing company 1987.
- [7] J. Stephan and G. Gift, "Multiphase sinusoidal system using operational amplifier", **International Journal of Electronics**, vol. 83, no. 1, pp. 61-67, 1997.
- [8] M.T. Abuelma'Atti and M.A Al'Quahatati, "Low component second generation current conveyor-based multiphase sinusoidal oscillator", **International Journal of Electronics**, vol. 84, no. 1, pp. 45-52, 1998.
- [9] M.T. Ahmed, I.A. Khan and N. Minhaj Al'Quahatati, "On transconductance-C quadrature oscillators", **International Journal of Electronics**, vol. 83, no. 2, pp. 201-207, 1997.
- [10] I. A. Khan, M. T. Ahmed and N. Minhaj, "Tunable OTA-based multiphase sinusoidal oscillator", **International Journal of Electronics**, vol. 72, pp. 443-450, 1992.
- [11] D.-S. Wu, S.-I. Liu, Y.-S. Hwang and Y.-P. Wu, "Multiphase sinusoidal oscillator using second-generation current conveyors", **International Journal of Electronics**, vol. 78, pp. 645-651, 1995.
- [12] C. Acar and S. Ozoguz, "A new versatile building block: current differencing buffered amplifier", **Microelectronics Journal**, vol. 30, pp. 157-160, 1999.

- [13] S. Ozoguz, A. Toker and C. Acar, "Current-mode continuous-time fully-integrated universal filter using CDBAs", **Electronics Letters**, vol. 35, pp. 97-98, 1999.
- [14] S. Ozcan, A. Toker, C. Acar and H. Kuntman, "Single resistance-controlled sinusoidal oscillator employing current differencing buffered amplifier", **Microelectronics Journal**, vol. 31, pp. 169-174, 2000.
- [15] C. Acar and H. Sedef, "Realization of  $n^{\text{th}}$ -order current transfer function using current differencing buffered amplifiers", **International Journal of Electronics**, vol. 90, pp. 277-283, 2003.
- [16] W. Tangsrirat, W. Surakampontrorn and N. Fujii, "Realization of Leapfrog filters using current differencing buffered amplifier", **IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences**. E86-A(2), pp. 320-326, 2003.
- [17] A. U. Keskin, "Voltage-mode high-Q band-pass filters and oscillators employing single CDBA and minimum number of components", **International Journal of Electronics**, vol. 92, pp. 479 – 487, 2005.
- [18] J.-W. Hong, "Current conveyors based allpass filters and quadrature oscillators employing grounded capacitors and resistors", **International Journal of Electronics and Communications**, vol. 31, pp. 81-92, 2005.
- [19] สุเมธี พิสิฐเฉลิมพงศ์, วรพงษ์ ตั้งศรีรัตน์และวัลลภ สุรคำพลธร, "วงจรรออสซิลเลเตอร์แบบคอควราเจอร์โดยใช้วงจร CDBA", การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 29, หน้า 609-612, 2549.
- [20] S. Pisitchalermpong, W. Tangsrirat and W. Surakampontrorn, "CDBA-based multiphase sinusoidal oscillator using ground capacitors", **SICE-ICASE International Joint Conference 2006 (SICE-ICCAS 2006)**, pp. 5762-5765, 2006.
- [21] จีรสุดา เกษร. 2542. "วงจรรองความถี่และวงจรรออสซิลเลเตอร์ที่ควบคุมได้ในเชิงอิเล็กทรอนิกส์." วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- [22] นงลักษณ์ เอี่ยมจรัส. 2545. "การออกแบบวงจรรองความถี่และคอควราเจอร์ออสซิลเลเตอร์โดยใช้กระแสควบคุม." วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- [23] J.W. Horng, C.W. Chang and M.H. Lee, "Single-element controlled sinusoidal oscillators using CCII's", **International Journal of Electronics**, vol. 83, no. 6, pp. 831-836, 1997.

- [24] M. T. Abuelma'Atti and W. A. Almansoury, "New sinusoidal oscillators employing the CCII internal pole", **International Journal of Electronics**, vol. 83, no. 6, pp. 817-823, 1997.
- [25] P. Rgray and R. G. Meyer, **Analysis and Design of Analog Integrated Circuits**. 2<sup>nd</sup> Ed. John Willey & Sons, Singapore, Inc. 1984.
- [26] อิศราวุธ สีดาตาน. 2545. "การออกแบบวงจรออสซิลเลเตอร์แบบ sinusoidal quadrature โดยใช้วงจรกรองสัญญาณผ่านทั้งหมดชนิดมีมุมองศาหน้า (phase lead) แบบสมมาตรและปรับค่าความถี่ได้กว้างโดยการปรับค่ากระแส." วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขา วิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- [27] D. A. Neaman, **Electronic Circuit Analysis and Design**. 2<sup>nd</sup> Ed. University of New Mexico : McGraw-Hill, Inc. 2001.
- [28] F. E. J. Gerling and E. F. Good, "Active filters 12 : the leapfrog or active-ladder synthesis", **Wireless World**, vol. 76, pp. 341-345, 1970.
- [29] M. E. Valkenburg, **Analog Filters Design**. New York : Oxford University Press, Inc. 1982.
- [30] R. Schaumann, M. S. Ghauri and K. R. Laker, **Design of Analog Filters : Passive, Active RC and Switched Capacitor**. Englewood Cliffs, NJ : Prentice-Hall.
- [31] วรพงษ์ ตั้งศรีรัตน์. 2546. "บล็อกวงจรรวมแอกทีฟสำหรับการสังเคราะห์ออสซิลเลเตอร์ฟังก์ชันเชิงระบบทำงานในโหมดกระแส." วิทยานิพนธ์ปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต สาขา วิศวกรรมไฟฟ้า สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- [32] P. A. Matinez, S. Celma and J. Sabadell, "Designing sinusoidal oscillators with current feedback amplifiers", **International Journal of Electronics**, vol. 80, no. 5, pp. 637-636, 1996.
- [33] S. I. Liu and J. H. Tsay, "Single resistance controlled sinusoidal oscillator using current feedback amplifier", **International Journal of Electronic**, vol. 80, no. 5, pp. 661-664, 1996.
- [34] J. A. Svoboda, L. McGory and S. Webb, "Applications of a commercially available current conveyor", **International Journal of Electronics**, vol. 70, no. 1, pp. 159-164, 1991.
- [35] T. Nagasagu, A. Hyogo and K. Sekine, "A synthesis of a novel current-mode operational amplifier", **Analog Integrated Circuits and Signal Processing**, vol. 11, pp. 183-185, 1996.
- [36] N. Tarim and H. Kunman, "A high performance current differencing buffered amplifier", **The 13<sup>th</sup> International Conference on Microelectronics**, pp. 153-156, 2001.

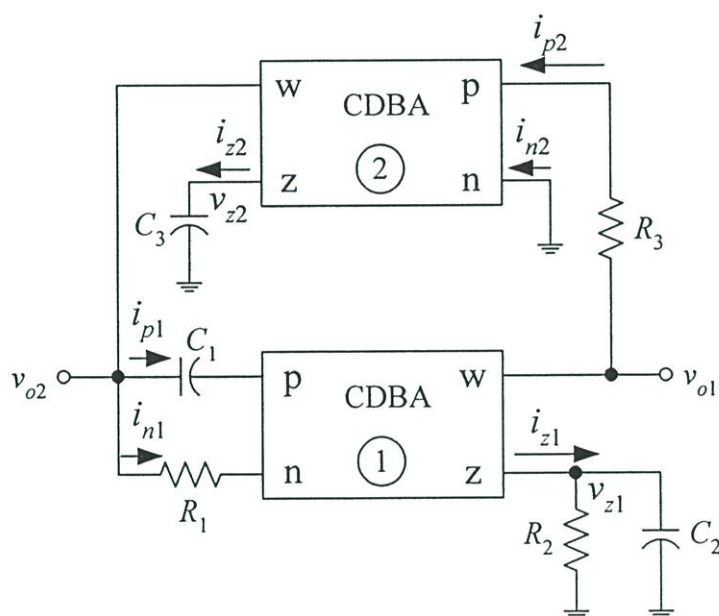
- [37] W. Tangsirrat, K. Klahan, T. Dumawipata and W. Surakamponorn, "Low-voltage NMOS-based current differencing buffered amplifier and its application to current-mode ladder filter design", **International Journal of Electronics**, vol. 93, no. 11, pp. 777-791, 2006.
- [38] O. Oliaei and J. Porte, "Compound current conveyor (CCII+ and CCII-)", **Electronics Letters**, vol. 33, pp. 253-254, 1997.
- [39] B. Z. Kaplan and S. T. Bachar, "A versatile voltage controlled three phase oscillators", **Industrial Electronics and Control Instrumentation**, vol. IECI-26, pp. 192-195, 1979.
- [40] A. Rahman and S. E. Haque, "A simple three phase variable frequency oscillator", **International Journal of Electronics**, vol. 53, pp. 83-89, 1982.
- [41] W. B. Mikeal and S. D. Tu, "Continuous and switched-capacitor multiphase oscillators." **IEEE Transactions on Circuits and Systems-II: Analog and Digital Signal Processing**, vol. 31, pp. 280-293, 1984.
- [42] D. Sturca, "On the multiphase symmetrical active-R oscillator." **IEEE Transactions on Circuits and Systems-II: Analog and Digital Signal Processing**, vol. 41, pp. 156-158, 1994.
- [43] M. T. Abuelma'Atti and M. A. Al-Qahtani, "A new current controlled multiphase sinusoidal oscillator using translinear current conveyor", **IEEE Transactions on Circuits and Systems-II: Analog and Digital Signal Processing**, vol. 45, pp. 881-885, 1998.
- [44] D. Wu, S. Liu, Y. Hwang and Y. Wu, "Multiphase sinusoidal oscillator using the CFOAs pole", **IEE Proceedings Circuits, Devices & Systems**, vol. 142, no. 1, pp. 443-450, 1988.
- [45] C. L. Hou and B. Shen, "Second generation current conveyor based multiphase sinusoidal oscillator", **International Journal of Electronics**, vol. 78, no. 2, pp. 317-315, 1995.
- [46] M. T. Abuelma'Atti, "Active-R multiphase oscillator", **Proceedings IEE134**, Pt. G, vol. 134, no. 6, pp. 292-293, 1987.
- [47] S. Gift, "Multiphase sinusoidal oscillator using inverting mode operational amplifiers", **IEEE Transaction on instrumentation and Measurement**, vol. 47, no. 4, pp. 986-991, 1998.

ภาคผนวก

## ภาคผนวก ก

## การวิเคราะห์สมรรถนะของวงจรออสซิลเลเตอร์ แบบควอดราเจอร์โดยใช้วงจร CDBA

ก1 การวิเคราะห์ฟังก์ชันถ่ายโอนแรงดันของวงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDBA



รูปที่ ก1 วงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDBA

จากวงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDBA เมื่อกำหนดโหนดและทิศทางกระแสในวงจรรูปที่ ก1 การวิเคราะห์ฟังก์ชันถ่ายโอนแรงดันของวงจรมีลำดับขั้นตอนดังต่อไปนี้ พิจารณา CDBA ตัวที่หนึ่งจะได้

$$i_{p1} - i_{n1} = i_{z1} \quad (ก1.1)$$

$$v_{o2} \left( sC_1 - \frac{1}{R_1} \right) = v_{o1} \left( sC_2 + \frac{1}{R_2} \right) \quad (ก1.2)$$

$$\frac{v_{o1}}{v_{o2}} = \frac{\left( \frac{sR_1C_1 - 1}{R_1} \right)}{\left( \frac{sR_2C_2}{R_2} \right)} \quad (ก1.3)$$

$$v_{o1} = \frac{v_{o2}R_2(sR_1C_1 - 1)}{R_1(sR_2C_2 + 1)} \quad (ก1.4)$$

พิจารณา CDBA ตัวที่สองจะได้

$$i_{p2} - i_{n2} = i_{z2} \quad (ก1.5)$$

$$\frac{v_{o1}}{R_3} = \frac{v_{o2}}{\left( \frac{1}{sC_3} \right)} \quad (ก1.6)$$

$$v_{o1} = sR_3C_3v_{o2} \quad (ก1.7)$$

นำสมการที่ (ก1.7) แทนลงในสมการที่ (ก1.4) จะได้

$$sR_3C_3v_{o2} = \frac{R_2(sR_1C_1 - 1)v_{o2}}{R_1(sR_2C_2 + 1)} \quad (ก1.8)$$

$$sR_3C_3(sR_1R_2C_2 + R_1) = (sR_1R_2C_1 - R_2) \quad (ก1.9)$$

$$s^2R_1R_2R_3C_2C_3 + sR_1R_3C_3 - sR_1R_2C_1 + R_2 = 0 \quad (ก1.10)$$

จัดรูปสมการใหม่โดยนำ  $\frac{1}{R_1R_2R_3C_2C_3}$  คูณทั้งสมการ จะได้สมการคุณลักษณะของวงจรดังนี้

$$s^2 + s \left( \frac{1}{R_2C_2} - \frac{C_1}{R_3C_2C_3} \right) + \frac{1}{R_1R_3C_2C_3} = 0 \quad (ก1.11)$$

จะได้เงื่อนไขการออสซิลเลต คือ

$$R_2 C_1 = R_3 C_3 \quad (ก1.12)$$

และค่าความถี่ในการเกิดออสซิลเลตมีค่าเท่ากับ

$$\omega_o = \frac{1}{\sqrt{R_1 R_3 C_2 C_3}} \quad (ก1.13)$$

## ก2 การวิเคราะห์ค่าความไวต่อการเปลี่ยนแปลงองค์ประกอบพาสซีฟ

ในการพิจารณาค่าความไว (sensitivity,  $S$ ) ของพารามิเตอร์  $Y$  ต่อการเปลี่ยนแปลงค่าองค์ประกอบ  $x$  สามารถกำหนดความสัมพันธ์ได้ดังนี้

$$\frac{\Delta\% \text{ change in } Y}{\Delta\% \text{ change in } x} = \frac{(\partial Y / Y) \times 100\%}{(\partial x / x) \times 100\%} \quad (ก2.1)$$

ซึ่งหมายความว่าในการออกแบบให้วงจรมีคุณสมบัติที่คตินั้น อัตราส่วนที่ได้จากสมการที่ (ก2.1) ต้องมีค่าต่ำๆ ทั่วไปควรมีค่าน้อยกว่าหนึ่ง เมื่อกำหนดให้  $S_x^Y$  แทนถึงค่าความไวของค่าพารามิเตอร์  $Y$  ต่อการเปลี่ยนแปลงค่าองค์ประกอบ  $x$  ดังนั้นสมการที่ (ก2.1) จึงเขียนใหม่กลายเป็น

$$S_x^Y = \frac{\Delta Y / Y}{\Delta x / x} = \frac{x}{Y} \frac{\partial Y}{\partial x} \quad (ก2.2)$$

สำหรับการวิเคราะห์ค่าความไวต่อการเปลี่ยนแปลงองค์ประกอบพาสซีฟของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ดังรูปที่ ก1 ซึ่งมีค่าความถี่เชิงมุมธรรมชาติ ( $\omega_o$ ) ของวงจрдังนี้

$$\omega_o = \frac{1}{\sqrt{R_1 R_3 C_2 C_3}} \quad (ก2.3)$$

การพิจารณาค่าความไว  $\omega_o$  ของวงจรต่อการแปรค่าองค์ประกอบพาสซีฟ  $R_1, R_2, R_3, C_1, C_2$  และ  $C_3$  ในวงจรมีขั้นตอนการวิเคราะห์ดังต่อไปนี้

ค่าความไวของค่าความถี่เชิงมุมธรรมชาติต่อการเปลี่ยนแปลงค่า  $R_1$  หรือ

$$S_{R_1}^{\omega_o} = \frac{R_1}{\omega_o} \frac{\partial \omega_o}{\partial R_1} \quad (ก2.4)$$

แทนค่า  $\omega_o$  จากสมการที่ (ก2.3) ลงในสมการที่ (ก2.4) จะได้

$$S_{R_1}^{\omega_o} = \left( \frac{R_1}{\left( \frac{1}{R_1 R_2 C_2 C_3} \right)^{\frac{1}{2}}} \right) \frac{\partial \left( \frac{1}{R_1 R_2 C_2 C_3} \right)^{\frac{1}{2}}}{\partial R_1} \quad (ก2.5)$$

$$S_{R_1}^{\omega_o} = -\frac{1}{2} \left( \frac{R_1}{\left( \frac{1}{R_1 R_2 C_2 C_3} \right)^{\frac{1}{2}}} \right) (R_2 C_2 C_3)^{-\frac{1}{2}} (R_1)^{-\frac{3}{2}} \quad (ก2.6)$$

ฉะนั้น

$$S_{R_1}^{\omega_o} = -\frac{1}{2} \quad (ก2.7)$$

อาศัยวิธีการเดียวกันจะได้

$$S_{R_3, C_2, C_3}^{\omega_o} = \frac{1}{2} \quad (ก2.8)$$

และ

$$S_{R_2, C_1}^{\omega_o} = 0 \quad (ก2.9)$$

### ก3 การวิเคราะห์ฟังก์ชันถ่ายโอนแรงดันของวงจรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDBA กรณีที่ไม่เป็นไปตามอุดมคติ

เมื่อพิจารณาผลเนื่องจากความไม่เป็นอุดมคติของวงจร CDBA ที่มีต่อสมรรถนะของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ พบว่าอัตราการใช้กระแสและแรงดันมีค่าไม่เท่ากับหนึ่งทำให้วงจรมีผลดังต่อไปนี้

พิจารณา CDBA ตัวที่หนึ่งในกรณีที่ไม่เป็นอุดมคติจะได้

$$i_{p1}\beta_{p1} - i_{n1}\beta_{n1} = i_{z1} \quad (ก3.1)$$

$$v_{o2} \left( \frac{\beta_{p1}}{\left(\frac{1}{sC_1}\right)} - \frac{\beta_{n1}}{R_1} \right) = v_{o1} \left( \frac{1}{R_2\alpha_1} + \frac{1}{\left(\frac{\alpha_1}{sC_2}\right)} \right) \quad (ก3.2)$$

$$v_{o2} \left( sC_1\beta_{p1} - \frac{\beta_{n1}}{R_1} \right) = \frac{v_{o1}}{\alpha_1} \left( \frac{1}{R_2} + sC_2 \right) \quad (ก3.3)$$

$$\frac{v_{o1}}{v_{o2}} = \frac{\frac{\alpha_1 (sR_1C_1\beta_{p1} - \beta_{n1})}{R_1}}{\frac{(1 + sR_2C_2)}{R_2}} \quad (ก3.4)$$

$$v_{o1} = \frac{v_{o2}R_2\alpha_1 (sR_1C_1\beta_{p1} - \beta_{n1})}{R_1(1 + sR_2C_2)} \quad (ก3.5)$$

พิจารณา CDBA ตัวที่สองในกรณีที่ไม่เป็นไปตามอุดมคติจะได้

$$i_{p2}\beta_{p2} - i_{n2}\beta_{n2} = i_{z2} \quad (ก3.6)$$

$$\frac{v_{o2}}{\alpha_2 \left( \frac{1}{sC_3} \right)} = \frac{v_{o1}\beta_{p2}}{R_3} \quad (ก3.7)$$

$$v_{o1} = \frac{sR_3C_3v_{o2}}{\beta_{p2}\alpha_2} \quad (ก3.8)$$

นำสมการที่ (ก3.8) แทนลงในสมการที่ (ก3.5) จะได้

$$\frac{sR_3C_3v_{o2}}{\beta_{p2}\alpha_2} = \frac{v_{o2}R_2\alpha_1 (sR_1C_1\beta_{p1} - \beta_{n1})}{R_1(1 + sR_2C_2)} \quad (ก3.9)$$

$$sR_1R_3C_3(1+sR_2C_2) = R_2\beta_{p2}\alpha_1\alpha_2(sR_1C_1\beta_{p1} - \beta_{n1}) \quad (ก3.10)$$

$$sR_1R_3C_3 + s^2R_1R_2R_3C_2C_3 = sR_1R_2C_1\beta_{p1}\beta_{p2}\alpha_1\alpha_2 - R_2\beta_{p2}\beta_{n1}\alpha_1\alpha_2 \quad (ก3.11)$$

$$s^2R_1R_2R_3C_2C_3 + sR_1R_3C_3 - sR_1R_2C_1\beta_{p1}\beta_{p2}\alpha_1\alpha_2 + R_2\beta_{p2}\beta_{n1}\alpha_1\alpha_2 = 0 \quad (ก3.12)$$

จัดรูปสมการใหม่โดยนำ  $\frac{1}{R_1R_2R_3C_2C_3}$  คูณทั้งสมการ จะได้คุณลักษณะของวงจรดังนี้

$$s^2 + s\left(\frac{1}{R_2C_2} - \frac{\beta_{p1}\beta_{p2}\alpha_1\alpha_2C_1}{R_3C_2C_3}\right) + \frac{\beta_{p2}\beta_{n1}\alpha_1\alpha_2}{R_1R_3C_2C_3} = 0 \quad (ก3.13)$$

ทำให้ได้เงื่อนไขในการออสซิลเลตเท่ากับ

$$\beta_{p1}\beta_{p2}\alpha_1\alpha_2R_2C_1 = R_3C_3 \quad (ก3.14)$$

และค่าความถี่ในการเกิดออสซิลเลตมีค่าเท่ากับ

$$\omega_o = \sqrt{\frac{\beta_{n1}\beta_{p2}\alpha_1\alpha_2}{R_1R_3C_2C_3}} \quad (ก3.15)$$

#### ก4 การวิเคราะห์หาค่าความไวต่อการเปลี่ยนแปลงองค์ประกอบแอกทิฟ

ค่าความไวต่อการเปลี่ยนแปลงองค์ประกอบพาสซีฟของวงจรออสซิลเลเตอร์แบบควอดราเจอร์ดังรูปที่ ก1 ซึ่งมีค่าความถี่เชิงมุมธรรมชาติ ( $\omega_o$ ) ของวงจรดังนี้

$$\omega_o = \sqrt{\frac{\beta_{n1}\beta_{p2}\alpha_1\alpha_2}{R_1R_3C_2C_3}} \quad (ก4.1)$$

ดังนั้นการวิเคราะห์หาค่าความไวของค่าความถี่เชิงมุมธรรมชาติ ( $\omega_o$ ) ต่อการเปลี่ยนแปลงค่าของอุปกรณ์แอกทิฟ  $\beta_{p1}$ ,  $\beta_{p2}$ ,  $\beta_{n1}$ ,  $\beta_{n2}$ ,  $\alpha_1$  และ  $\alpha_2$  ในวงจร มีขั้นตอนดังต่อไปนี้

ค่าความไวของค่าความถี่เชิงมุมธรรมชาติต่อการเปลี่ยนแปลงค่า  $\beta_{n1}$  หรือ

$$S_{\beta_{n1}}^{\omega_o} = \frac{\beta_{p1}}{\omega_o} \frac{\partial \omega_o}{\partial \beta_{n1}} \quad (ก4.2)$$

$$S_{\beta_{n1}}^{\omega_o} = \left( \frac{\beta_{n1}}{\left( \frac{\beta_{n1} \beta_{p2} \alpha_1 \alpha_2}{R_1 R_3 C_2 C_3} \right)^{\frac{1}{2}}} \right) \frac{\partial \left( \frac{\beta_{n1} \beta_{p2} \alpha_1 \alpha_2}{R_1 R_3 C_2 C_3} \right)^{\frac{1}{2}}}{\partial \beta_{n1}} \quad (ก4.3)$$

$$S_{\beta_{n1}}^{\omega_o} = \frac{1}{2} \left( \frac{\beta_{n1} (R_1 R_3 C_2 C_3)^{\frac{1}{2}}}{(\beta_{n1} \beta_{p2} \alpha_1 \alpha_2)^{\frac{1}{2}}} \right) \left( \frac{(\beta_{p2} \alpha_1 \alpha_2)^{\frac{1}{2}}}{(R_1 R_3 C_2 C_3)^{\frac{1}{2}}} \right) (\beta_{n1})^{-\frac{1}{2}} \quad (ก4.4)$$

ฉะนั้น

$$S_{\beta_{n1}}^{\omega_o} = \frac{1}{2} \quad (ก4.5)$$

อาศัยหลักการเดียวกันจะได้

$$S_{\beta_{p2}, \alpha_1, \alpha_2}^{\omega_o} = \frac{1}{2} \quad (ก4.6)$$

และ

$$S_{\beta_{p1}, \beta_{n2}}^{\omega_o} = 0 \quad (ก4.7)$$

ภาคผนวก ข

## คู่มือไอซีเบอร์ AD844 ของบริษัท ANALOG DEVICES



# 60 MHz, 2000 V/ $\mu$ s Monolithic Op Amp

## AD844

### FEATURES

**Wide Bandwidth: 60 MHz at Gain of -1**  
**Wide Bandwidth: 33 MHz at Gain of -10**  
**Very High Output Slew Rate: Up to 2000 V/ $\mu$ s**  
**20 MHz Full Power Bandwidth, 20 V p-p,  $R_L = 500 \Omega$**   
**Fast Settling: 100 ns to 0.1% (10 V Step)**  
**Differential Gain Error: 0.03% at 4.4 MHz**  
**Differential Phase Error: 0.158 at 4.4 MHz**  
**Low Offset Voltage: 150 mV Max (B Grade)**  
**Low Quiescent Current: 6.5 mA**  
**Available in Tape and Reel in Accordance with EIA-481A Standard**

### APPLICATIONS

Flash ADC Input Amplifiers  
 High Speed Current DAC Interfaces  
 Video Buffers and Cable Drivers  
 Pulse Amplifiers

### GENERAL DESCRIPTION

The AD844 is a high speed monolithic operational amplifier fabricated using Analog Devices' junction isolated complementary bipolar (CB) process. It combines high bandwidth and very fast large signal response with excellent dc performance. Although optimized for use in current-to-voltage applications and as an inverting mode amplifier, it is also suitable for use in many noninverting applications.

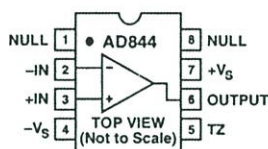
The AD844 can be used in place of traditional op amps, but its current feedback architecture results in much better ac performance, high linearity, and an exceptionally clean pulse response.

This type of op amp provides a closed-loop bandwidth that is determined primarily by the feedback resistor and is almost independent of the closed-loop gain. The AD844 is free from the slew rate limitations inherent in traditional op amps and other current-feedback op amps. Peak output rate of change can be over 2000 V/ $\mu$ s for a full 20 V output step. Settling time is typically 100 ns to 0.1%, and essentially independent of gain. The AD844 can drive 50  $\Omega$  loads to  $\pm 2.5$  V with low distortion and is short circuit protected to 80 mA.

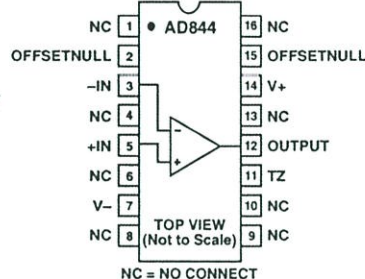
The AD844 is available in four performance grades and three package options. In the 16-lead SOIC (R) package, the AD844J is specified for the commercial temperature range of 0°C to 70°C. The AD844A and AD844B are specified for the industrial temperature range of -40°C to +85°C and are available in the

### CONNECTION DIAGRAMS

8-Lead PDIP (N) and  
CERDIP (Q) Packages



16-Lead SOIC  
(R) Package



CERDIP (Q) package. The AD844A is also available in an 8-lead PDIP (N). The AD844S is specified over the military temperature range of -55°C to +125°C. It is available in the 8-lead CERDIP (Q) package. A and S grade chips and devices processed to MIL-STD-883B, REV. C are also available.

### PRODUCT HIGHLIGHTS

1. The AD844 is a versatile, low cost component providing an excellent combination of ac and dc performance.
2. It is essentially free from slew rate limitations. Rise and fall times are essentially independent of output level.
3. The AD844 can be operated from  $\pm 4.5$  V to  $\pm 18$  V power supplies and is capable of driving loads down to 50  $\Omega$ , as well as driving very large capacitive loads using an external network.
4. The offset voltage and input bias currents of the AD844 are laser trimmed to minimize dc errors;  $V_{OS}$  drift is typically 1  $\mu$ V/ $^{\circ}$ C and bias current drift is typically 9 nA/ $^{\circ}$ C.
5. The AD844 exhibits excellent differential gain and differential phase characteristics, making it suitable for a variety of video applications with bandwidths up to 60 MHz.
6. The AD844 combines low distortion, low noise, and low drift with wide bandwidth, making it outstanding as an input amplifier for flash A/D converters.

### REV. E

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective companies.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
 Tel: 781/329-4700 [www.analog.com](http://www.analog.com)  
 Fax: 781/326-8703 © 2003 Analog Devices, Inc. All rights reserved.

# AD844—SPECIFICATIONS (@ $T_A = 25^\circ\text{C}$ and $V_S = \pm 15\text{ V}$ dc, unless otherwise noted.)

Model	Conditions	AD844J/AD844A			AD844B			AD844S			Unit
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
INPUT OFFSET VOLTAGE <sup>1</sup> $T_{\text{MIN}}-T_{\text{MAX}}$ vs. Temperature vs. Supply Initial $T_{\text{MIN}}-T_{\text{MAX}}$ vs. Common Mode Initial $T_{\text{MIN}}-T_{\text{MAX}}$	5 V–18 V	50	300		50	150		50	300		$\mu\text{V}$
		75	500		75	200		125	500		$\mu\text{V}$
		1			1	5		1	5		$\mu\text{V}/^\circ\text{C}$
	$V_{\text{CM}} = \pm 10\text{ V}$	4	20		4	10		4	20		$\mu\text{V}/\text{V}$
		4			4	10		4	20		$\mu\text{V}/\text{V}$
		10	35		10	20		10	35		$\mu\text{V}/\text{V}$
		10			10		10			$\mu\text{V}/\text{V}$	
INPUT BIAS CURRENT –Input Bias Current <sup>1</sup> $T_{\text{MIN}}-T_{\text{MAX}}$ vs. Temperature vs. Supply Initial $T_{\text{MIN}}-T_{\text{MAX}}$ vs. Common Mode Initial $T_{\text{MIN}}-T_{\text{MAX}}$ +Input Bias Current <sup>1</sup> $T_{\text{MIN}}-T_{\text{MAX}}$ vs. Temperature vs. Supply Initial $T_{\text{MIN}}-T_{\text{MAX}}$ vs. Common Mode Initial $T_{\text{MIN}}-T_{\text{MAX}}$	5 V–18 V	200	450		150	250		200	450		nA
		800	1500		750	1100		1900	2500		nA
		9			9	15		20	30		$\text{nA}/^\circ\text{C}$
		175	250		175	200		175	250		$\text{nA}/\text{V}$
		220			220	240		220	300		$\text{nA}/\text{V}$
		90	160		90	110		90	160		$\text{nA}/\text{V}$
	$V_{\text{CM}} = \pm 10\text{ V}$	110			110	150		120	200		$\text{nA}/\text{V}$
		150	400		100	200		100	400		nA
		350	700		300	500		800	1300		nA
		3			3	7		7	15		$\text{nA}/^\circ\text{C}$
		80	150		80	100		80	150		$\text{nA}/\text{V}$
		100			100	120		120	200		$\text{nA}/\text{V}$
5 V–18 V	90	150		90	120		90	150		$\text{nA}/\text{V}$	
	130			130	190		140	200		$\text{nA}/\text{V}$	
INPUT CHARACTERISTICS Input Resistance –Input +Input Input Capacitance –Input +Input Input Voltage Range Common Mode		7	50	65	7	50	65	7	50	65	$\Omega$ $\text{M}\Omega$
			2			2			2		pF
			2			2			2		pF
		$\pm 10$				$\pm 10$			$\pm 10$		V
			2			2			2		$\text{nV}/\sqrt{\text{Hz}}$
			10			10			10		$\text{pA}/\sqrt{\text{Hz}}$
			12			12			12		$\text{pA}/\sqrt{\text{Hz}}$
OPEN-LOOP TRANSRESISTANCE $T_{\text{MIN}}-T_{\text{MAX}}$ Transcapacitance	$V_{\text{OUT}} = \pm 10\text{ V}$ $R_{\text{LOAD}} = 500\ \Omega$	2.2	3.0		2.8	3.0		2.2	3.0		$\text{M}\Omega$
		1.3	2.0		1.6	2.0		1.3	1.6		$\text{M}\Omega$
			4.5			4.5			4.5		pF
DIFFERENTIAL GAIN ERROR <sup>2</sup>	$f = 4.4\text{ MHz}$		0.03			0.03			0.03		%
DIFFERENTIAL PHASE ERROR <sup>2</sup>	$f = 4.4\text{ MHz}$		0.15			0.15			0.15		Degree
FREQUENCY RESPONSE Small Signal Bandwidth Gain = –1 Gain = –10	Note 3 Note 4		60			60			60		MHz
			33			33			33		MHz
TOTAL HARMONIC DISTORTION	$f = 100\text{ kHz}$ , 2 V rms <sup>5</sup>		0.005			0.005			0.005		%
SETTLING TIME 10 V Output Step Gain = –1, to 0.1% <sup>5</sup> Gain = –10, to 0.1% <sup>6</sup> 2 V Output Step Gain = –1, to 0.1% <sup>5</sup> Gain = –10, to 0.1% <sup>6</sup>	$\pm 15\text{ V}$ Supplies		100			100			100		ns
			100			100			100		ns
	$\pm 5\text{ V}$ Supplies		110			110			110		ns
			100			100			100		ns

## AD844

Model	Conditions	AD844J/AD844A			AD844B			AD844S			Unit
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
OUTPUT SLEW RATE	Overdriven Input	1200	2000		1200	2000		1200	2000		V/ $\mu$ s
FULL POWER BANDWIDTH $V_{OUT} = 20$ V p-p <sup>5</sup> $V_{OUT} = 2$ V p-p <sup>5</sup>	$V_S = \pm 15$ V $V_S = \pm 5$ V THD = 3%		20			20			20		MHz MHz
OUTPUT CHARACTERISTICS Voltage Short Circuit Current $T_{MIN}-T_{MAX}$ Output Resistance	$R_{LOAD} = 500 \Omega$  Open Loop	10	11 80 60		10	11 80 60		10	11 80 60		$\pm$ V mA mA $\Omega$
POWER SUPPLY Operating Range Quiescent Current $T_{MIN}-T_{MAX}$		$\pm 4.5$	$\pm 18$		$\pm 4.5$	$\pm 18$		+4.5	$\pm 18$		V mA mA mA

## NOTES

<sup>1</sup>Rated performance after a 5 minute warm-up at  $T_A = 25^\circ\text{C}$ .

<sup>2</sup>Input signal 285 mV p-p carrier (40 IRE) riding on 0 mV to 642 mV (90 IRE) ramp.  $R_L = 100 \Omega$ ;  $R_1, R_2 = 300 \Omega$ .

<sup>3</sup>Input signal 0 dBm,  $C_L = 10$  pF,  $R_L = 500 \Omega$ ,  $R_1 = 500 \Omega$ ,  $R_2 = 500 \Omega$  in Figure 2.

<sup>4</sup>Input signal 0 dBm,  $C_L = 10$  pF,  $R_L = 500 \Omega$ ,  $R_1 = 500 \Omega$ ,  $R_2 = 50 \Omega$  in Figure 2.

<sup>5</sup> $C_L = 10$  pF,  $R_L = 500 \Omega$ ,  $R_1 = 1 \text{ k}\Omega$ ,  $R_2 = 1 \text{ k}\Omega$  in Figure 2.

<sup>6</sup> $C_L = 10$  pF,  $R_L = 500 \Omega$ ,  $R_1 = 500 \Omega$ ,  $R_2 = 50 \Omega$  in Figure 2.

Specifications subject to change without notice. All min and max specifications are guaranteed.

# AD844

## ABSOLUTE MAXIMUM RATINGS<sup>1</sup>

Supply Voltage	$\pm 18$ V
Power Dissipation <sup>2</sup>	1.1 W
Output Short Circuit Duration	Indefinite
Common-Mode Input Voltage	$\pm V_S$
Differential Input Voltage	6 V
Inverting Input Current	
Continuous	5 mA
Transient	10 mA
Storage Temperature Range (Q)	$-65^{\circ}\text{C}$ to $+150^{\circ}\text{C}$
(N, R)	$-65^{\circ}\text{C}$ to $+125^{\circ}\text{C}$
Lead Temperature Range (Soldering 60 sec)	$300^{\circ}\text{C}$
ESD Rating	1000 V

### NOTES

<sup>1</sup>Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

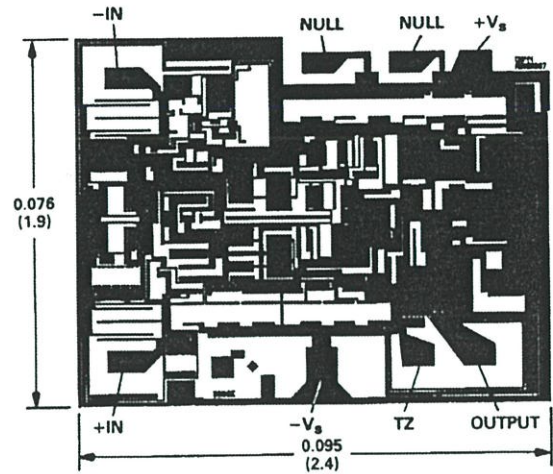
<sup>2</sup>8-Lead PDIP Package:  $\theta_{JA} = 90^{\circ}\text{C}/\text{W}$ .

8-Lead CERDIP Package:  $\theta_{JA} = 110^{\circ}\text{C}/\text{W}$ .

16-Lead SOIC Package:  $\theta_{JA} = 100^{\circ}\text{C}/\text{W}$ .

## METALLIZATION PHOTOGRAPH

Contact factory for latest dimensions.  
Dimension shown in inches and (millimeters).



SUBSTRATE CONNECTED TO  $+V_S$

## ORDERING GUIDE

Model	Temperature Range	Package Option*
AD844AN	$-40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$	N-8
AD844ACHIPS	$-40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$	Die
AD844AQ	$-40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$	Q-8
AD844BQ	$-40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$	Q-8
AD844JR-16	$0^{\circ}\text{C}$ to $70^{\circ}\text{C}$	R-16
AD844JR-16-REEL	$0^{\circ}\text{C}$ to $70^{\circ}\text{C}$	13" Tape and Reel
AD844JR-16-REEL7	$0^{\circ}\text{C}$ to $70^{\circ}\text{C}$	7" Tape and Reel
AD844SCHIPS	$-55^{\circ}\text{C}$ to $+125^{\circ}\text{C}$	Die
AD844SQ	$-55^{\circ}\text{C}$ to $+125^{\circ}\text{C}$	Q-8
AD844SQ/883B	$-55^{\circ}\text{C}$ to $+125^{\circ}\text{C}$	Q-8
5962-8964401PA	$-55^{\circ}\text{C}$ to $+125^{\circ}\text{C}$	Q-8

\*N = PDIP, Q = CERDIP, R = Small Outline IC (SOIC).

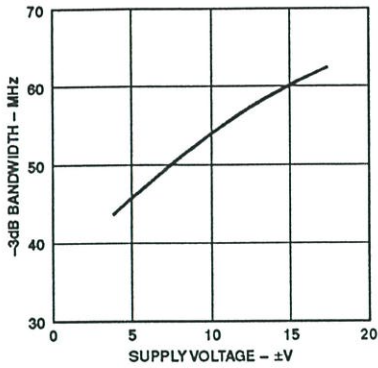
## CAUTION

ESD (electrostatic discharge) sensitive device. Electrostatic charges as high as 4000 V readily accumulate on the human body and test equipment and can discharge without detection. Although the AD844 features proprietary ESD protection circuitry, permanent damage may occur on devices subjected to high energy electrostatic discharges. Therefore, proper ESD precautions are recommended to avoid performance degradation or loss of functionality.

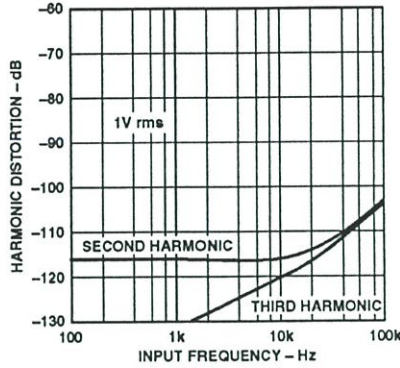


## Typical Performance Characteristics—AD844

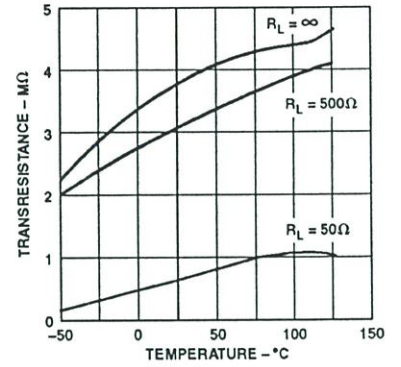
( $T_A = 25^\circ\text{C}$  and  $V_S = \pm 15\text{ V}$ , unless otherwise noted.)



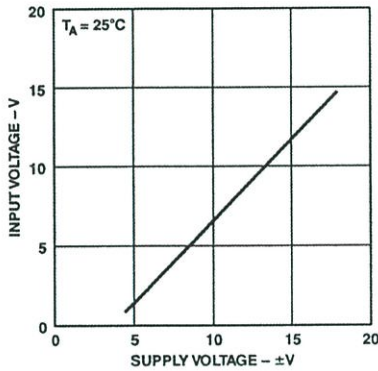
TPC 1. -3 dB Bandwidth vs. Supply Voltage,  $R_1 = R_2 = 500\ \Omega$



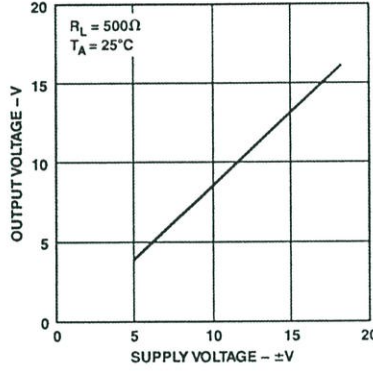
TPC 2. Harmonic Distortion vs. Frequency,  $R_1 = R_2 = 1\ \text{k}\Omega$



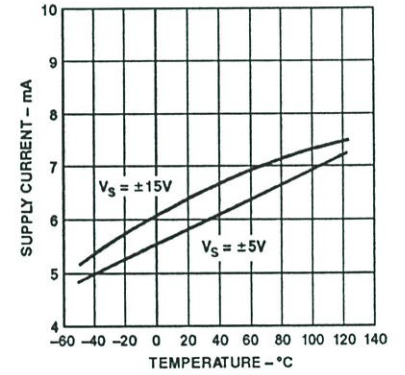
TPC 3. Transresistance vs. Temperature



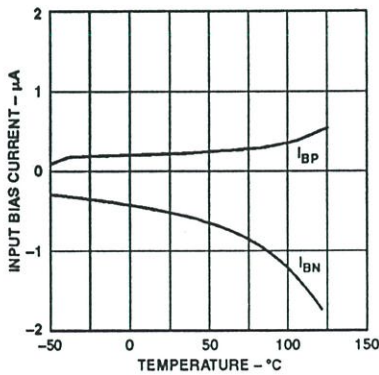
TPC 4. Noninverting Input Voltage Swing vs. Supply Voltage



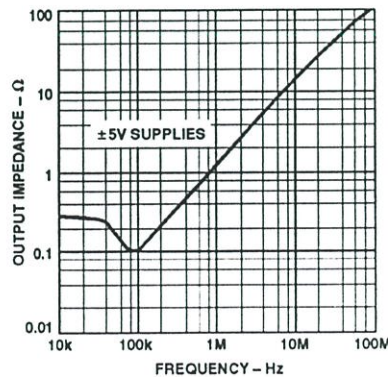
TPC 5. Output Voltage Swing vs. Supply Voltage



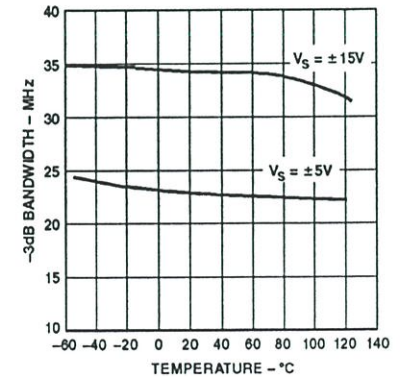
TPC 6. Quiescent Supply Current vs. Temperature and Supply Voltage



TPC 7. Inverting Input Bias Current ( $I_{BN}$ ) and Noninverting Input Bias Current ( $I_{BP}$ ) vs. Temperature



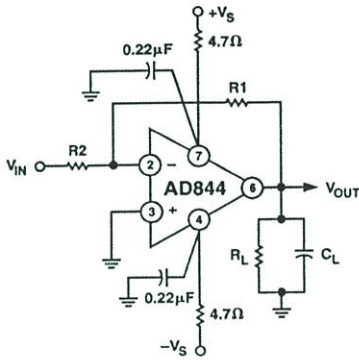
TPC 8. Output Impedance vs. Frequency, Gain = -1,  $R_1 = R_2 = 1\ \text{k}\Omega$



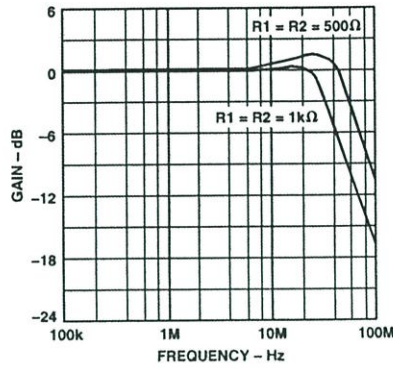
TPC 9. -3 dB Bandwidth vs. Temperature, Gain = -1,  $R_1 = R_2 = 1\ \text{k}\Omega$

# AD844

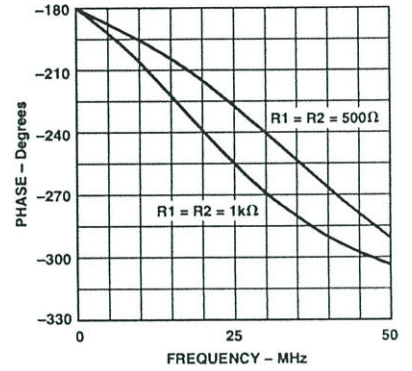
## Inverting Gain-of-1 AC Characteristics



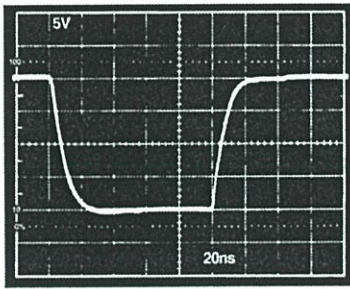
TPC 10. Inverting Amplifier, Gain of -1 ( $R_1 = R_2$ )



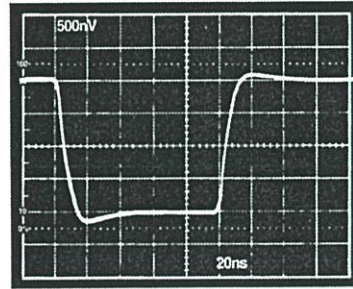
TPC 11. Gain vs. Frequency for Gain = -1,  $R_L = 500\ \Omega$ ,  $C_L = 0\ \text{pF}$



TPC 12. Phase vs. Frequency for Gain = -1,  $R_L = 500\ \Omega$ ,  $C_L = 0\ \text{pF}$

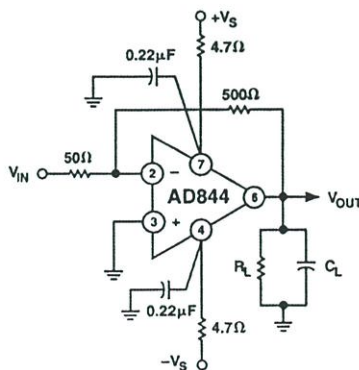


TPC 13. Large Signal Pulse Response, Gain = -1,  $R_1 = R_2 = 1\ \text{k}\Omega$

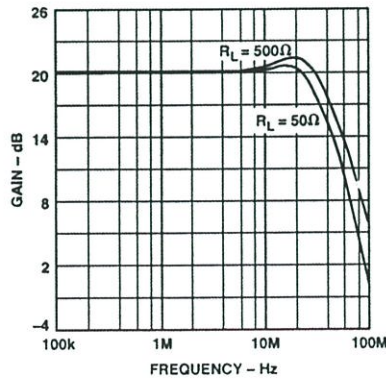


TPC 14. Small Signal Pulse Response, Gain = -1,  $R_1 = R_2 = 1\ \text{k}\Omega$

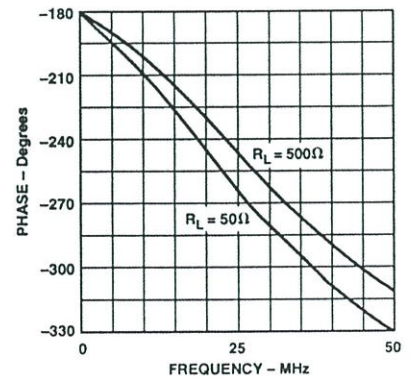
## Inverting Gain-of-10 AC Characteristics



TPC 15. Gain of -10 Amplifier

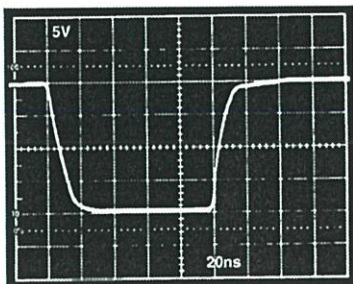


TPC 16. Gain vs. Frequency, Gain = -10

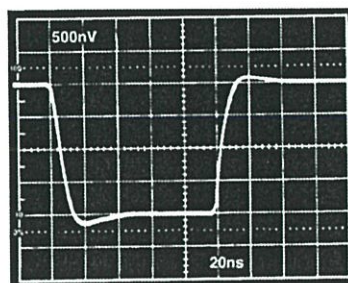


TPC 17. Phase vs. Frequency, Gain = -10

## Inverting Gain-of-10 Pulse Response

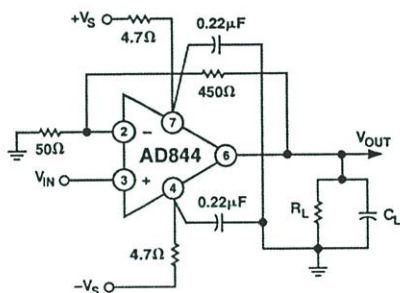


TPC 18. Large Signal Pulse Response, Gain = -10,  $R_L = 500 \Omega$

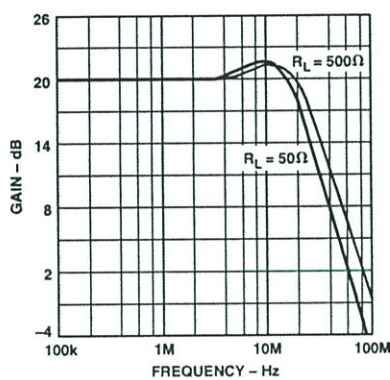


TPC 19. Small Signal Pulse Response, Gain = -10,  $R_L = 500 \Omega$

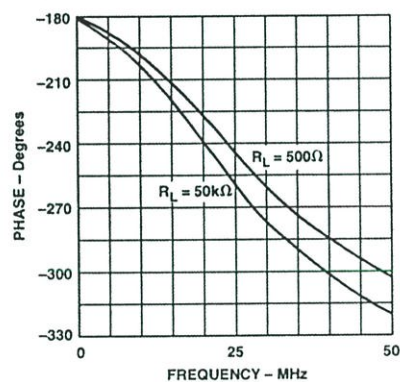
## Noninverting Gain-of-10 AC Characteristics



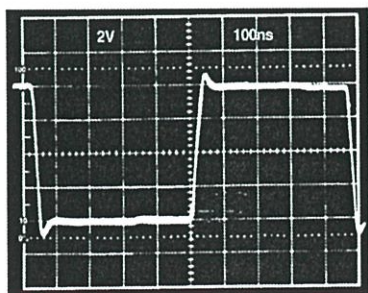
TPC 20. Noninverting Gain of +10 Amplifier



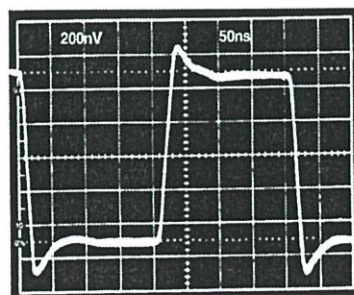
TPC 21. Gain vs. Frequency, Gain = +10



TPC 22. Phase vs. Frequency, Gain = +10



TPC 23. Noninverting Amplifier Large Signal Pulse Response, Gain = +10,  $R_L = 500 \Omega$



TPC 24. Small Signal Pulse Response, Gain = +10,  $R_L = 500 \Omega$

# AD844

## UNDERSTANDING THE AD844

The AD844 can be used in ways similar to a conventional op amp while providing performance advantages in wideband applications. However, there are important differences in the internal structure that need to be understood in order to optimize the performance of the AD844 op amp.

### Open-Loop Behavior

Figure 1 shows a current feedback amplifier reduced to essentials. Sources of fixed dc errors, such as the inverting node bias current and the offset voltage, are excluded from this model and are discussed later. The most important parameter limiting the dc gain is the transresistance,  $R_t$ , which is ideally infinite. A finite value of  $R_t$  is analogous to the finite open-loop voltage gain in a conventional op amp.

The current applied to the inverting input node is replicated by the current conveyor so as to flow in resistor  $R_t$ . The voltage developed across  $R_t$  is buffered by the unity gain voltage follower. Voltage gain is the ratio  $R_t/R_{IN}$ . With typical values of  $R_t = 3\text{ M}\Omega$  and  $R_{IN} = 50\ \Omega$ , the voltage gain is about 60,000. The open-loop current gain is another measure of gain and is determined by the beta product of the transistors in the voltage follower stage (see Figure 4); it is typically 40,000.

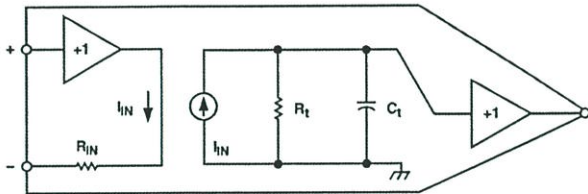


Figure 1. Equivalent Schematic

The important parameters defining ac behavior are the transcapacitance,  $C_t$ , and the external feedback resistor (not shown). The time constant formed by these components is analogous to the dominant pole of a conventional op amp and thus cannot be reduced below a critical value if the closed-loop system is to be stable. In practice,  $C_t$  is held to as low a value as possible (typically 4.5 pF) so that the feedback resistor can be maximized while maintaining a fast response. The finite  $R_{IN}$  also affects the closed-loop response in some applications as will be shown.

The open-loop ac gain is also best understood in terms of the transimpedance rather than as an open-loop voltage gain. The open-loop pole is formed by  $R_t$  in parallel with  $C_t$ . Since  $C_t$  is typically 4.5 pF, the open-loop corner frequency occurs at about 12 kHz. However, this parameter is of little value in determining the closed-loop response.

### Response as an Inverting Amplifier

Figure 2 shows the connections for an inverting amplifier. Unlike a conventional amplifier, the transient response and the small signal bandwidth are determined primarily by the value of the external feedback resistor,  $R_1$ , rather than by the ratio of  $R_1/R_2$  as is customarily the case in an op amp application. This is a direct result of the low impedance at the inverting input. As with conventional op amps, the closed-loop gain is  $-R_1/R_2$ .

The closed-loop transresistance is simply the parallel sum of  $R_1$  and  $R_t$ . Since  $R_1$  will generally be in the range 500  $\Omega$  to 2 k $\Omega$  and  $R_t$  is about 3 M $\Omega$  the closed-loop transresistance will be only 0.02% to 0.07% lower than  $R_1$ . This small error will often be less than the resistor tolerance.

When  $R_1$  is fairly large (above 5 k $\Omega$ ) but still much less than  $R_t$ , the closed-loop HF response is dominated by the time constant  $R_1C_t$ . Under such conditions the AD844 is over-damped and will provide only a fraction of its bandwidth potential. Because of the absence of slew rate limitations under these conditions, the circuit will exhibit a simple single pole response even under large signal conditions.

In Figure 2,  $R_3$  is used to properly terminate the input if desired.  $R_3$  in parallel with  $R_2$  gives the terminated resistance. As  $R_1$  is lowered, the signal bandwidth increases but the time constant  $R_1C_t$  becomes comparable to higher order poles in the closed-loop response. Therefore, the closed-loop response becomes complex, and the pulse response shows overshoot. When  $R_2$  is much larger than the input resistance,  $R_{IN}$ , at Pin 2, most of the feedback current in  $R_1$  is delivered to this input, but as  $R_2$  becomes comparable to  $R_{IN}$ , less of the feedback is absorbed at Pin 2, resulting in a more heavily damped response. Consequently, for low values of  $R_2$  it is possible to lower  $R_1$  without causing instability in the closed-loop response. Table I lists combinations of  $R_1$  and  $R_2$  and the resulting frequency response for the circuit of Figure 2. TPC 13 shows the very clean and fast  $\pm 10\text{ V}$  pulse response of the AD844.

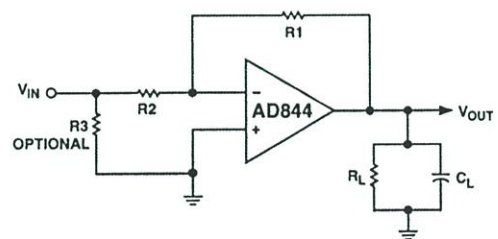


Figure 2. Inverting Amplifier

Table I.

Gain	R1	R2	BW (MHz)	GBW (MHz)
-1	1 kΩ	1 kΩ	35	35
-1	500 Ω	500 Ω	60	60
-2	2 kΩ	1 kΩ	15	30
-2	1 kΩ	500 Ω	30	60
-5	5 kΩ	1 kΩ	5.2	26
-5	500 Ω	100 Ω	49	245
-10	1 kΩ	100 Ω	23	230
-10	500 Ω	50 Ω	33	330
-20	1 kΩ	50 Ω	21	420
-100	5 kΩ	50 Ω	3.2	320
+100	5 kΩ	50 Ω	9	900

### Response as an I-V Converter

The AD844 works well as the active element in an operational current-to-voltage converter, used in conjunction with an external scaling resistor,  $R_1$ , in Figure 3. This analysis includes the stray capacitance,  $C_S$ , of the current source, which might be a high speed DAC. Using a conventional op amp, this capacitance forms a “nuisance pole” with  $R_1$  that destabilizes the closed-loop response of the system. Most op amps are internally compensated for the fastest response at unity gain, so the pole due to  $R_1$  and  $C_S$  reduces the already narrow phase margin of the system. For example, if  $R_1$  were 2.5 kΩ, a  $C_S$  of 15 pF would place this pole at a frequency of about 4 MHz, well within the response range of even a medium speed operational amplifier. In a current feedback amp, this nuisance pole is no longer determined by  $R_1$  but by the input resistance,  $R_{IN}$ . Since this is about 50 Ω for the AD844, the same 15 pF forms a pole at 212 MHz and causes little trouble. It can be shown that the response of this system is:

$$V_{OUT} = -I_{sig} \frac{K R_1}{(1 + s_{Td})(1 + s_{Tn})}$$

where  $K$  is a factor very close to unity and represents the finite dc gain of the amplifier,  $Td$  is the dominant pole, and  $Tn$  is the nuisance pole:

$$K = \frac{R_t}{R_t + R_1}$$

$$Td = KR_1 C_t$$

$$Tn = R_{IN} C_S \text{ (assuming } R_{IN} \ll R_1 \text{)}$$

Using typical values of  $R_1 = 1 \text{ k}\Omega$  and  $R_t = 3 \text{ M}\Omega$ ,  $K$  is 0.9997; in other words, the “gain error” is only 0.03%. This is much less than the scaling error of virtually all DACs and can be absorbed, if necessary, by the trim needed in a precise system.

In the AD844,  $R_t$  is fairly stable with temperature and supply voltages, and consequently the effect of finite “gain” is negligible unless high value feedback resistors are used. Since that would result in slower response times than are possible, the relatively low value of  $R_t$  in the AD844 will rarely be a significant source of error.

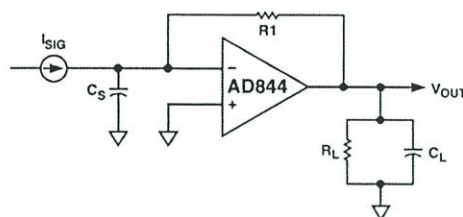


Figure 3. Current-to-Voltage Converter

### Circuit Description of the AD844

A simplified schematic is shown in Figure 4. The AD844 differs from a conventional op amp in that the signal inputs have radically different impedance. The noninverting input (Pin 3) presents the usual high impedance. The voltage on this input is transferred to the inverting input (Pin 2) with a low offset voltage, ensured by the close matching of like polarity transistors operating under essentially identical bias conditions. Laser trimming nulls the residual offset voltage, down to a few tens of microvolts. The inverting input is the common emitter node of a complementary pair of grounded base stages and behaves as a current summing node. In an ideal current feedback op amp, the input resistance would be zero. In the AD844, it is about 50 Ω.

A current applied to the inverting input is transferred to a complementary pair of unity-gain current mirrors that deliver the same current to an internal node (Pin 5) at which the full output voltage is generated. The unity-gain complementary voltage follower then buffers this voltage and provides the load driving power. This buffer is designed to drive low impedance loads, such as terminated cables, and can deliver  $\pm 50 \text{ mA}$  into a 50 Ω load while maintaining low distortion, even when operating at supply voltages of only  $\pm 6 \text{ V}$ . Current limiting (not shown) ensures safe operation under short circuited conditions.

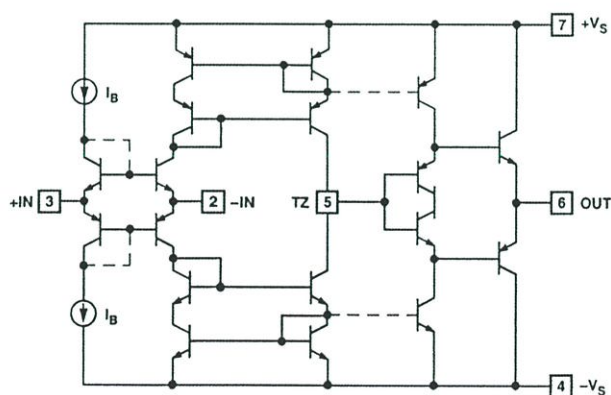


Figure 4. Simplified Schematic

## AD844

It is important to understand that the low input impedance at the inverting input is locally generated and does not depend on feedback. This is very different from the “virtual ground” of a conventional operational amplifier used in the current summing mode which is essentially an open circuit until the loop settles. In the AD844, transient current at the input does not cause voltage spikes at the summing node while the amplifier is settling. Furthermore, all of the transient current is delivered to the slewing (TZ) node (Pin 5) via a short signal path (the grounded base stages and the wideband current mirrors).

The current available to charge the capacitance (about 4.5 pF) at the TZ node is *always proportional to the input error current*, and the slew rate limitations associated with the large signal response of the op amps do not occur. For this reason, the rise and fall times are almost independent of signal level. In practice, the input current will eventually cause the mirrors to saturate. When using  $\pm 15$  V supplies, this occurs at about 10 mA (or  $\pm 2200$  V/ $\mu$ s). Since signal currents are rarely this large, classical “slew rate” limitations are absent.

This inherent advantage would be lost if the voltage follower used to buffer the output were to have slew rate limitations. The AD844 has been designed to avoid this problem, and as a result, the output buffer exhibits a clean large signal transient response, free from anomalous effects arising from internal saturation.

### Response as a Noninverting Amplifier

Since current feedback amplifiers are asymmetrical with regard to their two inputs, performance will differ markedly in noninverting and inverting modes. In noninverting modes, the large signal high speed behavior of the AD844 deteriorates at low gains because the biasing circuitry for the input system (not shown in Figure 4) is not designed to provide high input voltage slew rates.

However, good results can be obtained with some care. The noninverting input will not tolerate a large transient input; it must be kept below  $\pm 1$  V for best results. Consequently this mode is better suited to high gain applications (greater than  $\times 10$ ). TPC 20 shows a noninverting amplifier with a gain of 10 and a bandwidth of 30 MHz. The transient response is shown in TPCs 23 and 24. To increase the bandwidth at higher gains, a capacitor can be added across R2 whose value is approximately  $(R1/R2) \times C_i$ .

### Noninverting Gain of 100

The AD844 provides very clean pulse response at high noninverting gains. Figure 5 shows a typical configuration providing a gain of 100 with high input resistance. The feedback resistor is kept as low as practicable to maximize bandwidth, and a peaking capacitor ( $C_{PK}$ ) can optionally be added to further extend the bandwidth. Figure 6 shows the small signal response with  $C_{PK} = 3$  nF,  $R_L = 500 \Omega$ , and supply voltages of either  $\pm 5$  V or  $\pm 15$  V. Gain bandwidth products of up to 900 MHz can be achieved in this way.

The offset voltage of the AD844 is laser trimmed to the 50  $\mu$ V level and exhibits very low drift. In practice, there is an additional offset term due to the bias current at the inverting input ( $I_{BN}$ ) which flows in the feedback resistor (R1). This can optionally be nulled by the trimming potentiometer shown in Figure 5.

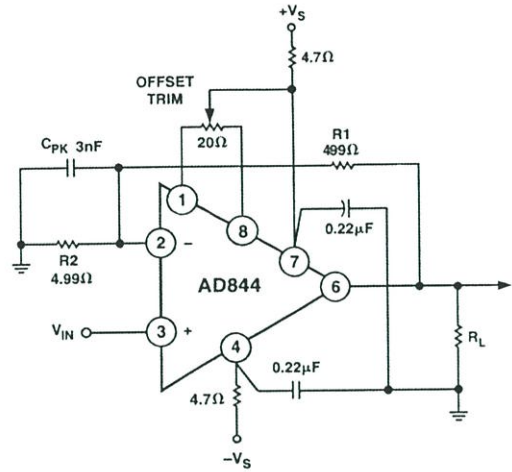


Figure 5. Noninverting Amplifier Gain = 100, Optional Offset Trim Is Shown

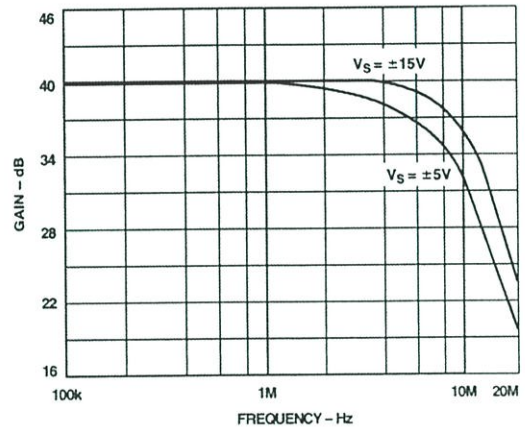


Figure 6. AC Response for Gain = 100, Configuration Shown in Figure 5

## USING THE AD844

### Board Layout

As with all high frequency circuits considerable care must be used in the layout of the components surrounding the AD844. A ground plane, to which the power supply decoupling capacitors are connected by the shortest possible leads, is essential to achieving clean pulse response. Even a continuous ground plane will exhibit finite voltage drops between points on the plane, and this must be kept in mind when selecting the grounding points. Generally speaking, decoupling capacitors should be taken to a point close to the load (or output connector) since the load currents flow in these capacitors at high frequencies. The +IN and -IN circuits (for example, a termination resistor and Pin 3) must be taken to a common point on the ground plane close to the amplifier package.

Use low impedance capacitors (AVX SR305C224KAA or equivalent) of 0.22  $\mu$ F wherever ac coupling is required. Include either ferrite beads and/or a small series resistance (approximately 4.7  $\Omega$ ) in each supply line.

### Input Impedance

At low frequencies, negative feedback keeps the resistance at the inverting input close to zero. As the frequency increases, the impedance looking into this input will increase from near zero to the open-loop input resistance, due to bandwidth limitations, making the input seem inductive. If it is desired to keep the input impedance flatter, a series RC network can be inserted across the input. The resistor is chosen so that the parallel sum of it and  $R_2$  equals the desired termination resistance. The capacitance is set so that the pole determined by this RC network is about half the bandwidth of the op amp. This network is not important if the input resistor is much larger than the termination used, or if frequencies are relatively low. In some cases, the small peaking that occurs without the network can be of use in extending the  $-3$  dB bandwidth.

### Driving Large Capacitive Loads

Capacitive drive capability is 100 pF without an external network. With the addition of the network shown in Figure 7, the capacitive drive can be extended to over 10,000 pF, limited by internal power dissipation. With capacitive loads, the output speed becomes a function of the overdriven output current limit. Since this is roughly  $\pm 100$  mA, under these conditions, the maximum slew rate into a 1000 pF load is  $\pm 100$  V/ $\mu$ s. Figure 8 shows the transient response of an inverting amplifier ( $R_1 = R_2 = 1$  k $\Omega$ ) using the feed forward network shown in Figure 7, driving a load of 1000 pF.

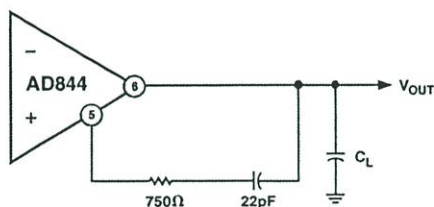


Figure 7. Feed Forward Network for Large Capacitive Loads

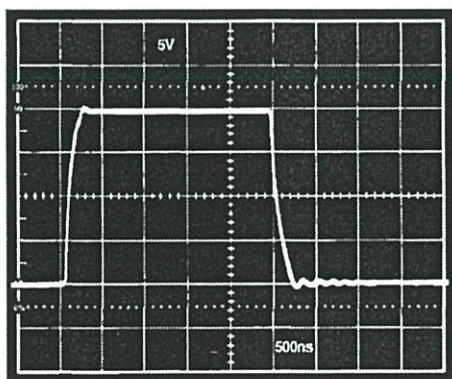
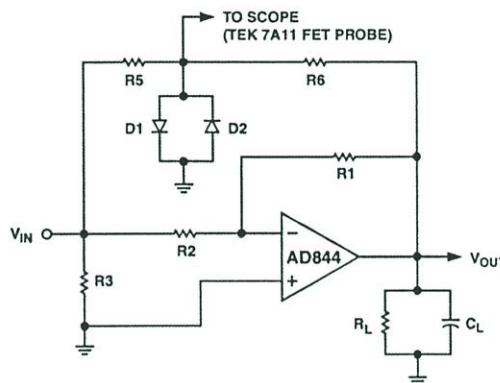


Figure 8. Driving 1000 pF  $C_L$  with Feed Forward Network of Figure 7

### Settling Time

Settling time is measured with the circuit of Figure 9. This circuit employs a false summing node, clamped by the two Schottky diodes, to create the error signal and limit the input signal to the oscilloscope. For measuring settling time, the ratio of  $R_6/R_5$  is equal to  $R_1/R_2$ . For unity gain,  $R_6 = R_5 = 1$  k $\Omega$ , and  $R_L = 500$   $\Omega$ . For the gain of  $-10$ ,  $R_5 = 50$   $\Omega$ ,  $R_6 = 500$   $\Omega$ , and  $R_L$  was not used since the summing network loads the output with approximately 275  $\Omega$ . Using this network in a unity-gain configuration, settling time is 100 ns to 0.1% for a  $-5$  V to  $+5$  V step with  $C_L = 10$  pF.



D1, D2 1N6263 OR EQUIV. SCHOTTKY DIODE

Figure 9. Settling Time Test Fixture

### DC Error Calculation

Figure 10 shows a model of the dc error and noise sources for the AD844. The inverting input bias current,  $I_{BN}$ , flows in the feedback resistor.  $I_{BP}$ , the noninverting input bias current, flows in the resistance at Pin 3 ( $R_P$ ), and the resulting voltage (plus any offset voltage) will appear at the inverting input. The total error,  $V_O$ , at the output is:

$$V_O = (I_{BP}R_P + V_{OS} + I_{BN}R_{IN}) \left( 1 + \frac{R_1}{R_2} \right) + I_{BN}R_1$$

Since  $I_{BN}$  and  $I_{BP}$  are unrelated both in sign and magnitude, inserting a resistor in series with the noninverting input will not necessarily reduce dc error and may actually increase it.

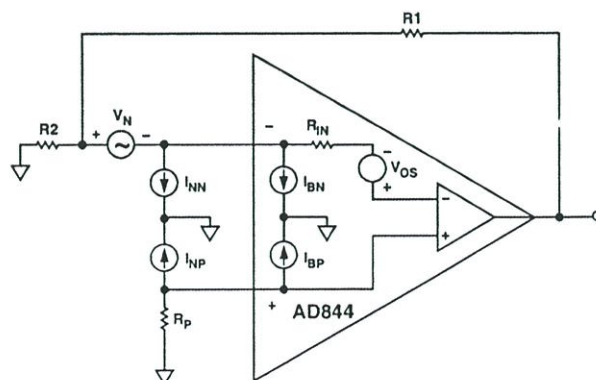


Figure 10. Offset Voltage and Noise Model for the AD844

## AD844

### Noise

Noise sources can be modeled in a manner similar to the dc bias currents, but the noise sources are  $I_{NN}$ ,  $I_{NP}$ ,  $V_N$ , and the amplifier induced noise at the output,  $V_{ON}$ , is:

$$V_{ON} = \sqrt{\left( (I_{NP} R_P)^2 + V_N^2 \right) \left( 1 + \frac{R1}{R2} \right)^2 + (I_{NN} R1)^2}$$

Overall noise can be reduced by keeping all resistor values to a minimum. With typical numbers,  $R1 = R2 = 1 \text{ k}\Omega$ ,  $R_P = 0$ ,  $V_N = 2 \text{ nV}/\sqrt{\text{Hz}}$ ,  $I_{NP} = 10 \text{ pA}/\sqrt{\text{Hz}}$ ,  $I_{NN} = 12 \text{ pA}/\sqrt{\text{Hz}}$ , and  $V_{ON}$  calculates to  $12 \text{ nV}/\sqrt{\text{Hz}}$ . The current noise is dominant in this case, since it will be in most low gain applications.

### Video Cable Driver Using $\pm 5 \text{ V}$ Supplies

The AD844 can be used to drive low impedance cables. Using  $\pm 5 \text{ V}$  supplies, a  $100 \Omega$  load can be driven to  $\pm 2.5 \text{ V}$  with low distortion. Figure 11a shows an illustrative application that provides a noninverting gain of +2, allowing the cable to be reverse-terminated while delivering an overall gain of +1 to the load. The  $-3 \text{ dB}$  bandwidth of this circuit is typically  $30 \text{ MHz}$ . Figure 11b shows a differential gain and phase test setup. In video applications, differential-phase and differential-gain characteristics are often important. Figure 11c shows the variation in phase as the load voltage varies. Figure 11d shows the gain variation.

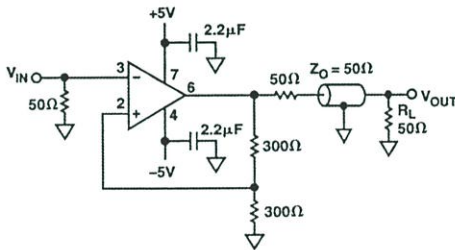


Figure 11a. The AD844 as a Cable Driver

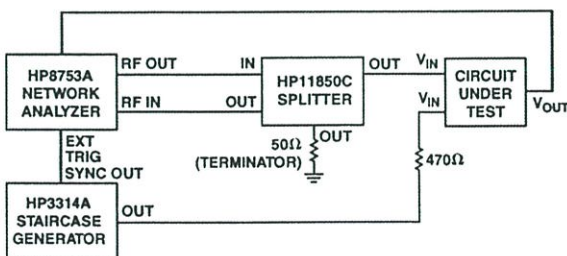


Figure 11b. Differential Gain/Phase Test Setup Figure

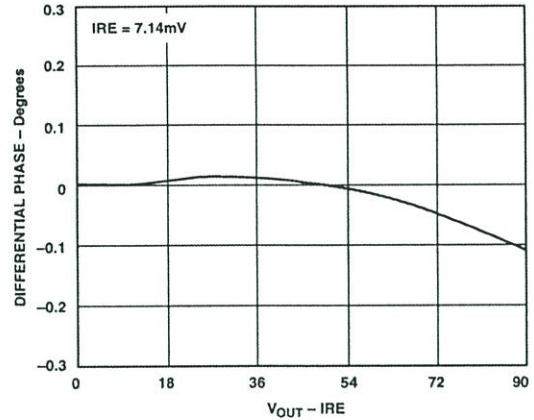


Figure 11c. Differential Phase for the Circuit of Figure 11a

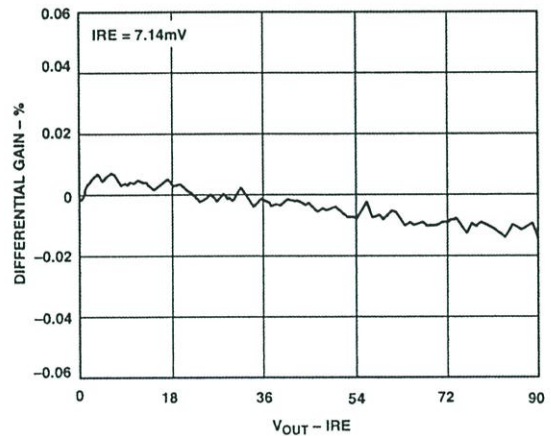


Figure 11d. Differential Gain for the Circuit of Figure 11a

### High Speed DAC Buffer

The AD844 performs very well in applications requiring current-to-voltage conversion. Figure 12 shows connections for use with the AD568 current output DAC. In this application, the bipolar offset is used so that the full-scale current is  $\pm 5.12 \text{ mA}$ , which generates an output of  $\pm 5.12 \text{ V}$  using the  $1 \text{ k}\Omega$  application resistor on the AD568. Figure 13 shows the full-scale transient response. Care is needed in power supply decoupling and grounding techniques to achieve the full 12-bit accuracy and realize the fast settling capabilities of the system. The unmarked capacitors in this figure are  $0.1 \mu\text{F}$  ceramic (for example, AVX Type SR305C104KAA), and the ferrite inductors should be about  $2.5 \mu\text{H}$  (for example, Fair-Rite Type 2743002122). The AD568 data sheet should be consulted for more complete details about its use.

## AD844

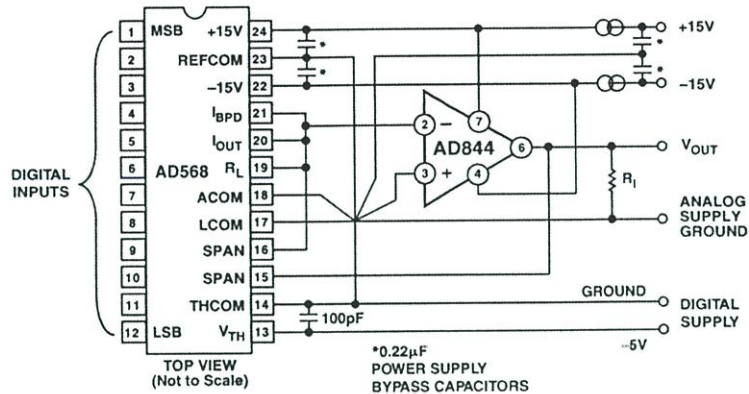


Figure 12. High Speed DAC Amplifier

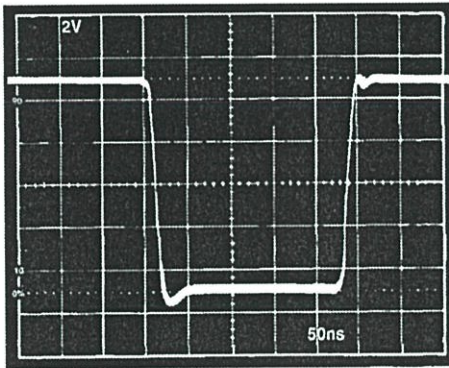


Figure 13. DAC Amplifier Full-Scale Transient Response

## 20 MHz Variable Gain Amplifier

The AD844 is an excellent choice as an output amplifier for the AD539 multiplier, in all of its connection modes. (See AD539 data sheet for full details.) Figure 14 shows a simple multiplier providing the output:

$$V_W = -\frac{V_X V_Y}{2V}$$

where  $V_X$  is the "gain control" input, a positive voltage from 0 V to 3.2 V (max), and  $V_Y$  is the "signal voltage," nominally  $\pm 2$  V FS but capable of operation up to  $\pm 4.2$  V. The peak output in this configuration is thus  $\pm 6.7$  V. Using all four of the internal application resistors provided on the AD539 in parallel results in a feedback resistance of 1.5 k $\Omega$ , at which value the bandwidth of the AD844 is about 22 MHz, and is essentially independent of  $V_X$ . The gain at  $V_X = 3.16$  V is 4 dB.

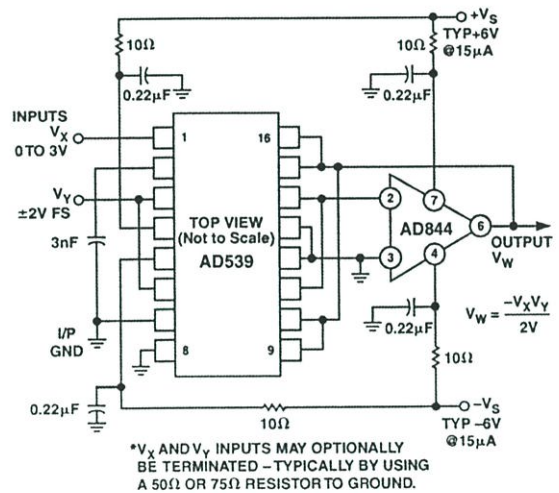


Figure 14. 20 MHz VGA Using the AD539

Figure 15 shows the small signal response for a 50 dB gain control range ( $V_X = 10$  mV to 3.16 V). At small values of  $V_X$ , capacitive feedthrough on the PC board becomes troublesome and very careful layout techniques are needed to minimize this problem. A ground strip between the pins of the AD539 will be helpful in this regard. Figure 16 shows the response to a 2 V pulse on  $V_Y$  for  $V_X = 1$  V, 2 V, and 3 V. For these results, a load resistor of 500  $\Omega$  was used and the supplies were  $\pm 9$  V. The multiplier will operate from supplies between  $\pm 4.5$  V and  $\pm 16.5$  V.

Disconnecting Pins 9 and 16 on the AD539 alters the denominator in the above expression to 1 V, and the bandwidth will be approximately 10 MHz, with a maximum gain of 10 dB. Using only Pin 9 or Pin 16 results in a denominator of 0.5 V, a bandwidth of 5 MHz, and a maximum gain of 16 dB.

# AD844

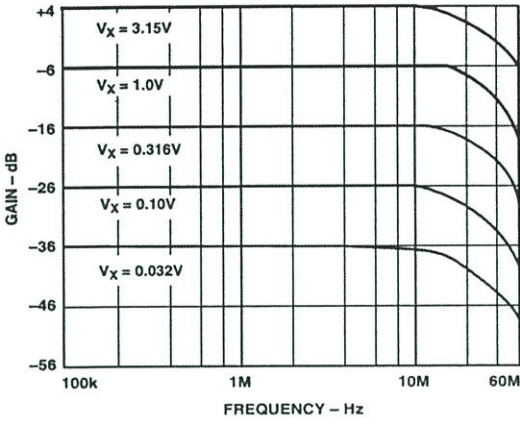


Figure 15. VGA AC Response

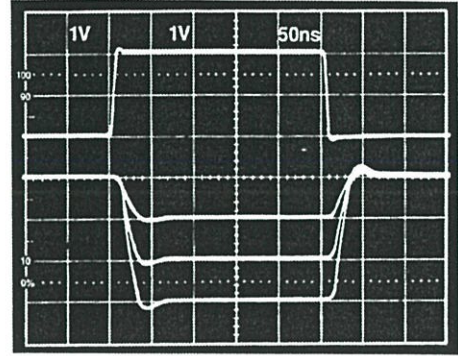
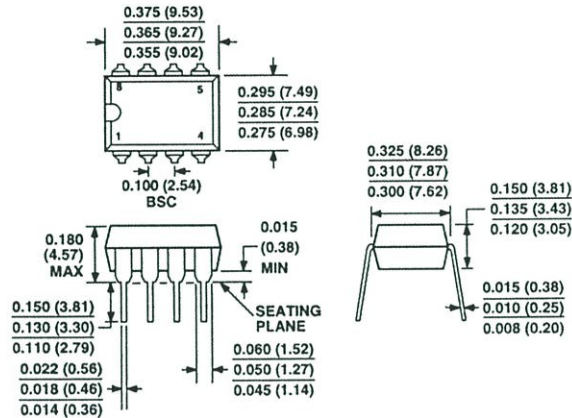


Figure 16. VGA Transient Response with  $V_x = 1V, 2V, \text{ and } 3V$

OUTLINE DIMENSIONS

8-Lead Plastic Dual-in-Line Package [PDIP]  
(N-8)

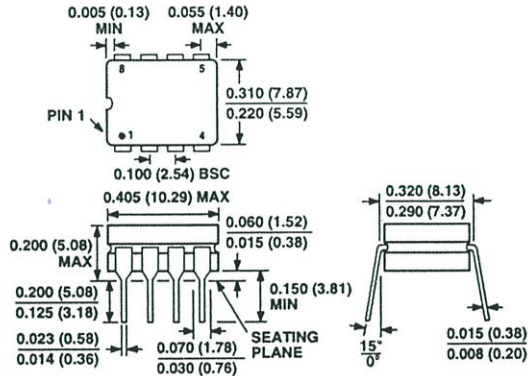
Dimensions shown in inches and (millimeters)



COMPLIANT TO JEDEC STANDARDS MO-095AA  
CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN

8-Lead Ceramic DIP-Glass Hermetic Seal [CERDIP]  
(Q-8)

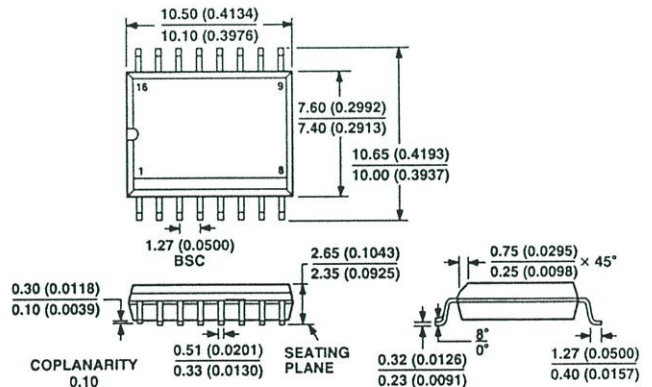
Dimensions shown in inches and (millimeters)



CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETERS DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN

16-Lead Standard Small Outline Package [SOIC]  
Wide Body  
(R-16)

Dimensions shown in millimeters and (inches)



COMPLIANT TO JEDEC STANDARDS MS-013AA  
CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN

**AD844****Revision History**

<b>Location</b>	<b>Page</b>
<hr/>	
<b>1/03 Data Sheet changed from REV. D to REV. E.</b>	
Updated FEATURES .....	1
Edit to TPC 18 .....	7
Edits to Figure 13 and Figure 14 .....	13
Updated OUTLINE DIMENSIONS .....	15
<hr/>	
<b>11/01 Data Sheet changed from REV. C to REV. D.</b>	
Edits to SPECIFICATIONS .....	2
Edits to ABSOLUTE MAXIMUM RATINGS .....	3
Edits to ORDERING GUIDE .....	3

## ภาคผนวก ค

## บทความวิจัยที่ได้รับการตีพิมพ์

บทความวิจัยที่ได้รับการตีพิมพ์ในการประชุมวิชาการระดับประเทศและนานาชาติในวิทยานิพนธ์นี้มีจำนวน 2 บทความ ดังนี้

- 1) สุเมธี พิธิฐเฉลิมพงศ์, วรพงษ์ ตั้งศรีรัตน์และวัลลภ สุระกำพลธร “วงจรรออสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDBA”, การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 29 (EECON 29), โรงแรมแอมบาสซาเคอร์ซีดี จอมเทียน, จ.ชลบุรี, จัด โดยคณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี, หน้า 609-612, 9-10 พย. 2549
- 2) S. Pisitchalermpong, W. Tangsiriat and W. Surakamponorn, “CDBA-based Multiphase Sinusoidal Oscillator Using Grounded Capacitors”, **SICE-ICASE International Joint Conference 2006 (SICE-ICCAS 2006)**, Busan Korea, pp. 5762-5765, October 18-21, 2006.



The EECON-29 Conference Joins the Sixtieth Anniversary  
Celebration of His Majesty's Accession to the Throne



## 29<sup>th</sup> Electrical Engineering Conference

การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ ๒๙

### Volume II

- ไฟฟ้าสื่อสาร (CM)
- อิเล็กทรอนิกส์ (EL)
- การประมวลผลสัญญาณดิจิทัล (DS)
- ระบบควบคุมและการวัดคุม (CT)
- งานวิจัยที่เกี่ยวข้องกับวิศวกรรมไฟฟ้า (GN)



๙-๑๐ พฤศจิกายน ๒๕๔๙

ณ โรงแรมแอมบาสซาเดอร์ ซิตี้ จอมเทียน พัทยา จังหวัดชลบุรี



ดำเนินการโดย ภาควิชาวิศวกรรมไฟฟ้า ภาควิชาวิศวกรรมอิเล็กทรอนิกส์และโทรคมนาคม ภาควิชาวิศวกรรมคอมพิวเตอร์  
คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี

## วงจรรอสซซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDDBA

### CDDBA-based Quadrature Sinusoidal Oscillator

สุเมธี พิสิฐเฉลิมพงศ์

วรพงศ์ ตั้งศรีรัตน์

วัลลภ สุระกำพลธร

\*ภาควิชาวิศวกรรมระบบควบคุม

\*\*ภาควิชาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์และโครงการสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ (ReCCIT)

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เขตลาดกระบัง กรุงเทพฯ 10520

E-mail : S.pisitchalermpong@hotmail.com , ktworapo@kmitl.ac.th

#### บทคัดย่อ

บทความนี้เป็น การนำเสนอวงจรรอสซซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDDBA เป็นอุปกรณ์แอกทีฟหลัก วงจรรอสซซิลเลเตอร์ที่นำเสนอประกอบด้วยวงจร CDDBA จำนวน 2 ตัว ตัวต้านทานจำนวน 3 ตัว และตัวเก็บประจุจำนวน 3 ตัว สามารถสังเคราะห์สัญญาณเอาต์พุตรูปคลื่นไซน์จำนวน 2 ชุด ที่มีมุมเฟสต่างเท่ากับ  $90^\circ$  โดยที่เงื่อนไขในการออสซิลเลตและค่าความถี่เชิงมุมธรรมชาติ ( $\omega_0$ ) สามารถปรับค่าได้อย่างอิสระ ปราศจากผลกระทบต่อกัน ผลการจำลองการทำงานของวงจรด้วยไอซีเบอร์ AD844 สามารถยืนยันผลการวิเคราะห์วงจรในทางทฤษฎีได้เป็นอย่างดี

**คำสำคัญ:** วงจร CDDBA, วงจรรอสซซิลเลเตอร์แบบควอดราเจอร์

#### Abstract

A realization of the quadrature sinusoidal oscillator with the employment of the current differencing buffered amplifiers (CDBAs) as active components is proposed. The proposed oscillator circuit is composed of two CDBAs, three resistors and the three capacitors. Output of two sinusoidal with  $90^\circ$  phase difference are available from the proposed quadrature oscillator. The oscillation condition and the oscillation frequency ( $\omega_0$ ) can also be orthogonally tuned. Simulation results with the commercial available AD844 ICs are given to confirm the theoretical analysis.

**Keyword :** current differencing buffered amplifier (CDDBA), quadrature oscillator

#### 1. บทนำ

เมื่อราวปี ค.ศ. 1999 ได้มีการนำเสนออุปกรณ์แอกทีฟแบบใหม่ชื่อว่า "current differencing buffered amplifier" หรือวงจร CDDBA ขึ้นเป็น

ครั้งแรก [1] โดยกลุ่มผู้วิจัยได้แสดงให้เห็นว่าวงจร CDDBA นั้นมีสมรรถนะเด่นหลายประการ เช่น มีอัตราสูง (high slew rate) มีแบนด์วิธกว้าง (wide bandwidth) รูปแบบวงจรที่ไม่ซับซ้อน [2] ทำให้มีความเหมาะสมเป็นอย่างมากกับการนำไปสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อกรูปแบบต่างๆ อีกทั้งเนื่องจากวงจร CDDBA ประกอบด้วย วงจรขยายกระแสกับวงจรขยายแรงดันที่มีอัตราขยายสัญญาณเท่ากับหนึ่งจึงมีความเหมาะสมกับการประยุกต์ใช้งานในด้านความถี่สูงและปราศจากผลกระทบเนื่องจากค่าความจุไฟฟ้าแฝงภายในวงจรอีกด้วย [3] จากเหตุผลดังกล่าวข้างต้นในปัจจุบันจึงได้มีการพัฒนาและนำเสนอการออกแบบวงจรอนาล็อกฟังก์ชันโดยใช้วงจร CDDBA เป็นอุปกรณ์แอกทีฟหลักมากขึ้นเป็นลำดับ [1]-[6]

วงจรรอสซซิลเลเตอร์แบบควอดราเจอร์ (quadrature oscillator) นับว่าเป็นวงจรที่สำคัญวงจรหนึ่ง ในระบบการประมวลผลสัญญาณอนาล็อก ระบบสื่อสาร และระบบควบคุม [7]-[9] อย่างไรก็ตามพบว่างานวิจัยที่มีการนำเอาวงจร CDDBA ไปประยุกต์ใช้ในการสังเคราะห์วงจรรอสซซิลเลเตอร์ยังมีการพัฒนาและนำเสนอไม่มากนัก โดยที่งานวิจัยที่มีการนำเสนอมาก่อนหน้านี้จะเป็นการสังเคราะห์และออกแบบวงจรรอสซซิลเลเตอร์รูปคลื่นไซน์ (sinusoidal oscillator) เพียงเท่านั้น [3],[6] ดังนั้นงานวิจัยนี้เป็นการนำเสนอวงจรรอสซซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDDBA เป็นอุปกรณ์แอกทีฟหลัก วงจรที่นำเสนอประกอบด้วยวงจร CDDBA จำนวน 2 ตัว ตัวต้านทานจำนวน 3 ตัว และตัวเก็บประจุจำนวน 3 ตัว โดยสามารถสังเคราะห์แรงดันเอาต์พุตที่มีมุมเฟสต่างเท่ากับ  $90^\circ$  จำนวน 2 ชุด และเนื่องจากขั้วสัญญาณเอาต์พุตทั้งสองชุดของวงจรที่นำเสนอนั้นมีคุณสมบัติค่าความต้านทานที่ต่ำ (low-output resistance) จึงทำให้สามารถนำไปต่อคาสเคด (cascade) กับวงจรในภาคถัดไปได้โดยตรง โดยไม่จำเป็นต้องใช้วงจรบัฟเฟอร์ (buffer) จากภายนอกเพิ่มเติม ทั้งนี้เงื่อนไขในการออสซิลเลต (oscillation condition) และค่าความถี่ในการออสซิลเลต (oscillation frequency,  $\omega_0$ ) ของวงจรยังสามารถปรับแต่งค่าได้อย่างอิสระปราศจาก

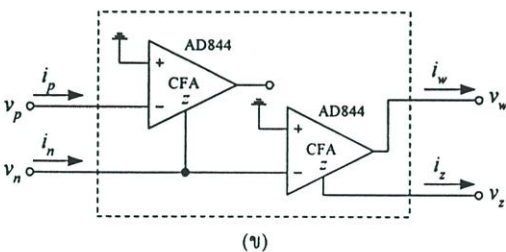
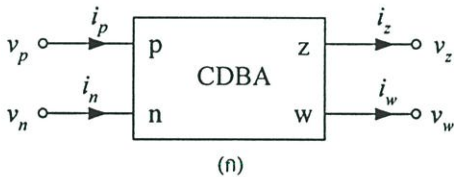
ผลกระทบต่อกัน คุณสมบัติของวงจรรอสซิลเลเตอร์ที่นำเสนอถูกทดสอบด้วยการจำลองการทำงานของวงจรด้วยไอซี CFA (current feedback amplifier) เบอร์ AD844 ซึ่งปรากฏผลที่สอดคล้องเป็นไปตามหลักการทางทฤษฎี

2. หลักการทำงานพื้นฐานของวงจร CDBA

วงจร CDBA คือ อุปกรณ์แอกทีฟชนิดหนึ่งที่มี 4 ขั้ว ซึ่งมีสัญลักษณ์แสดงได้ดังรูปที่ 1(ก) โดยที่คุณสมบัติระหว่างกระแสกับแรงดันของวงจร สามารถเขียนอธิบายได้ด้วยความสัมพันธ์ดังต่อไปนี้ [1]-[2]

$$\begin{bmatrix} i_z \\ v_w \\ v_p \\ v_n \end{bmatrix} = \begin{bmatrix} 0 & 0 & 1 & -1 \\ 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} v_z \\ i_w \\ i_p \\ i_n \end{bmatrix} \quad (1)$$

จากสมการ (1) จะเห็นว่าผลต่างกระแสอินพุต ( $i_p - i_n$ ) จะถูกส่งผ่านไปเป็นแรงดันเอาต์พุตที่ขั้ว w ( $v_w$ ) โดยผ่านค่าอิมพีแดนซ์ที่ต่ออยู่ที่ขั้ว z นั้นหมายความว่าคุณสมบัติในการทำงานพื้นฐานของวงจร CDBA จึงประกอบด้วยวงจรสำคัญซึ่งทำหน้าที่ส่งผ่านกระแสและแรงดันที่มีอัตราขยายเท่ากับหนึ่ง คือ วงจรผลต่างกระแส (current differencing circuit) และวงจรตามแรงดัน (voltage follower) ถึงแม้ว่าการออกแบบวงจร CDBA จะสามารถกระทำได้หลายวิธี แต่ในที่นี้จะอาศัยการสังเคราะห์โดยใช้วงจร CFA เบอร์ AD844 สองตัวแสดงดังรูปที่ 1(ข) [1]-[5]



รูปที่ 1 วงจร CDBA (ก) สัญลักษณ์

(ข) การสังเคราะห์วงจร CDBA โดยใช้วงจร CFA เบอร์ AD844

3. วงจรรอสซิลเลเตอร์แบบควอดราเจอร์ที่นำเสนอ

รูปที่ 2 แสดงวงจรรอสซิลเลเตอร์แบบควอดราเจอร์โดยใช้วงจร CDBA ที่นำเสนอ จากการวิเคราะห์ห้วงจรโดยอาศัยคุณสมบัติของวงจร

CDBA ตามสมการ (1) จะได้สมการคุณลักษณะ (characteristic equation) ของวงจรเท่ากับ

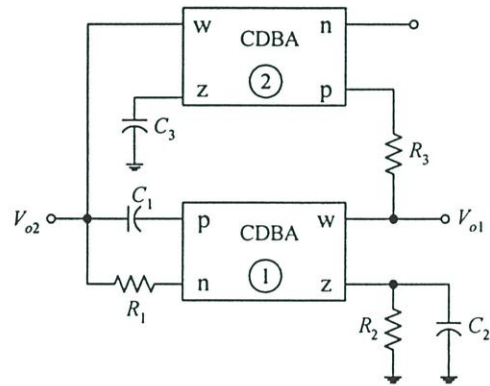
$$s^2 + s \left[ \frac{1}{R_2 C_2} - \frac{C_1}{R_3 C_2 C_3} \right] + \left( \frac{1}{R_1 R_3 C_2 C_3} \right) = 0 \quad (2)$$

จากสมการ (2) พบว่าเงื่อนไขในการรอสซิลเลตและความถี่ในการรอสซิลเลต ( $\omega_o$ ) ของวงจรในกรณีนี้ จะมีค่าเท่ากับ

$$R_2 C_1 = R_3 C_3 \quad (3)$$

และ 
$$\omega_o = \frac{1}{\sqrt{R_1 R_3 C_2 C_3}} \quad (4)$$

สมการ (3) และ (4) แสดงให้เห็นว่าเงื่อนไขในการรอสซิลเลตสามารถควบคุมได้โดยการแปรค่าความต้านทาน  $R_i$  หรือค่าตัวเก็บประจุ  $C_i$  ในขณะที่ค่าความถี่ในการรอสซิลเลต ( $\omega_o$ ) สามารถควบคุมได้โดยการแปรค่าตัวความต้านทาน  $R_i$  หรือค่าตัวเก็บประจุ  $C_i$  ดังนั้นจึงกล่าวได้ว่าเงื่อนไขในการรอสซิลเลตและค่าความถี่ในการรอสซิลเลตของวงจรสามารถควบคุมได้อย่างอิสระ โดยไม่ส่งผลกระทบต่อกัน



รูปที่ 2 : วงจรรอสซิลเลเตอร์แบบควอดราเจอร์ โดยใช้วงจร CDBA ที่นำเสนอ

จากรูปที่ 2 เมื่อพิจารณาฟังก์ชันถ่ายโอนแรงดัน (voltage transferfunction) ระหว่างเอาต์พุต  $V_{o2}$  และ  $V_{o1}$  พบว่าสามารถเขียนได้เป็น

$$\frac{V_{o2}}{V_{o1}} = \frac{1}{sR_3C_3} \quad (5)$$

จะเห็นว่า มุมต่างเฟสระหว่างแรงดันเอาต์พุตทั้งสองมีค่าเท่ากับ 90° ซึ่งเป็นไปตามคุณสมบัติของวงจรรอสซิลเลเตอร์แบบควอดราเจอร์ที่ต้องการ

**4. ผลกระทบเนื่องจากการทำงานที่ไม่เป็นอุดมคติของวงจร CDDBA**

คุณสมบัติการทำงานของวงจร CDDBA ในกรณีที่ไม่น่าเป็นไปตามอุดมคติสามารถเขียนแสดงความสัมพันธ์ได้ดังนี้

$$v_p = 0, \quad v_n = 0, \quad i_z = \beta_p i_p - \beta_n i_n, \quad v_w = \alpha v_z \quad (6)$$

เมื่อ  $\beta_p = (1 - \varepsilon_p)$  โดยที่  $\varepsilon_p (|\varepsilon_p| \ll 1)$  คือ ค่าความผิดพลาดในการส่งผ่านกระแส (current tracking error) จากขั้ว  $p$  ไปขั้ว  $z$  และ  $\beta_n = (1 - \varepsilon_n)$  โดยที่  $\varepsilon_n (|\varepsilon_n| \ll 1)$  คือ ค่าความผิดพลาดในการส่งผ่านกระแสจากขั้ว  $n$  ไปยังขั้ว  $z$  และ  $\alpha = (1 - \varepsilon_v)$  โดยที่  $\varepsilon_v (|\varepsilon_v| \ll 1)$  คือ ค่าความผิดพลาดในการส่งผ่านแรงดัน (voltage-tracking error) จากขั้ว  $z$  ไปยังขั้ว  $w$  ตามลำดับ ดังนั้นเมื่อทำการวิเคราะห์วงจรออสซิลเลเตอร์ที่นำเสนอในรูปที่ 2 อีกครั้ง โดยคำนึงถึงคุณสมบัติการทำงานที่ไม่เป็นไปตามอุดมคติของวงจร CDDBA ดังสมการ (6) แล้ว จะได้สมการคุณลักษณะของวงจร กลายเป็น

$$s^2 + s \left[ \frac{1}{R_2 C_2} - \frac{\beta_{p1} \beta_{p2} \alpha_1 \alpha_2 C_1}{R_3 C_2 C_3} \right] + \left( \frac{\beta_{n1} \beta_{p2} \alpha_1 \alpha_2}{R_1 R_3 C_2 C_3} \right) = 0 \quad (7)$$

เมื่อ  $\beta_{pi}, \beta_{ni}$  และ  $\alpha_i$  คือ ค่าพารามิเตอร์  $\beta_p, \beta_n$  และ  $\alpha$  ของวงจร CDDBA ตัวที่  $i (i = 1, 2, 3)$  ในกรณีนี้จะได้เงื่อนไขในการออสซิลเลตและค่าความถี่ในการออสซิลเลต เท่ากับ

$$\beta_{p1} \beta_{p2} \alpha_1 \alpha_2 R_2 C_1 = R_3 C_3 \quad (8)$$

และ 
$$\omega_o = \sqrt{\frac{\beta_{n1} \beta_{p2} \alpha_1 \alpha_2}{R_1 R_3 C_2 C_3}} \quad (9)$$

ค่าความไวต่อการเปลี่ยนแปลงค่าอุปกรณ์แอคทีฟและพาสซีฟ (active and passive sensitivities) ในวงจร มีค่าเท่ากับ

$$S_{R_1, R_3, C_2, C_3}^{\omega_o} = -\frac{1}{2} \quad (10)$$

$$S_{R_2, C_1}^{\omega_o} = 0 \quad (11)$$

$$S_{\beta_{n1}, \beta_{p2}, \alpha_1, \alpha_2}^{\omega_o} = \frac{1}{2} \quad (12)$$

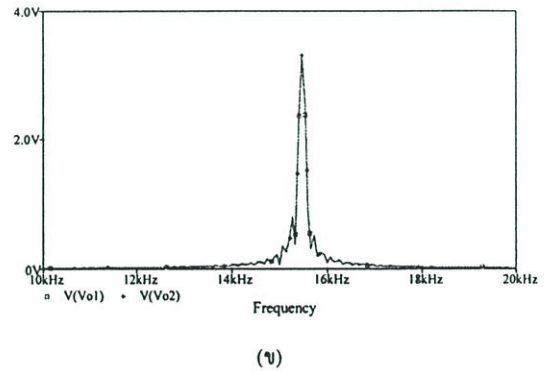
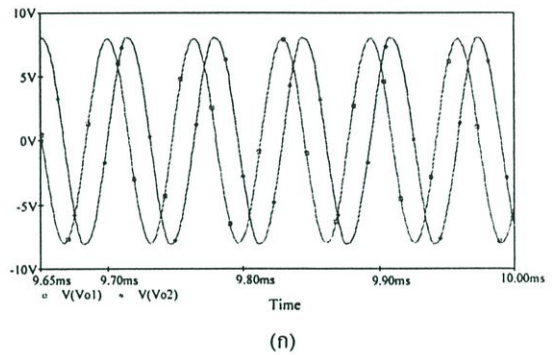
และ 
$$S_{\beta_{p1}, \beta_{n2}}^{\omega_o} = 0 \quad (13)$$

จากสมการ (10) ถึง (13) แสดงให้เห็นว่าวงจรออสซิลเลเตอร์ที่นำเสนอ นั้นมีความไวที่ต่ำน้อยกว่าหนึ่ง

**5. ผลการจำลองการทำงานของวงจร**

ในที่นี้ได้ตรวจสอบความถูกต้องของวงจรออสซิลเลเตอร์แบบควอควาเจอร์ที่นำเสนอด้วยการจำลองการทำงานของวงจรด้วยโปรแกรม PSPICE โดยที่วงจร CDDBA ที่ใช้ในการจำลองนั้นอาศัยการสังเคราะห์โดยใช้วงจร CFA เบอร์ AD844/AD จากบริษัท Analog Devices ดังแสดงในรูปที่ 1(ข) ขณะที่แหล่งจ่ายไฟเลี้ยงที่ใช้มีค่าเท่ากับ  $\pm 12V$

รูปที่ 3 แสดงผลการจำลองรูปคลื่นสัญญาณและผลตอบสนองของสเปกตรัมความถี่ของแรงดันเอาต์พุตควอควาเจอร์  $V_{o1}$  และ  $V_{o2}$  ของวงจร เมื่อเลือกใช้ค่าอุปกรณ์ในวงจรเป็นดังนี้  $R_1 = R_3 = 10 \text{ k}\Omega, R_2 = 10.5 \text{ k}\Omega$  และ  $C_1 = C_2 = 1 \text{ nF}$  ซึ่งทำให้ได้ค่าความถี่ออสซิลเลต ( $f_o$ ) ที่ได้จากการคำนวณทางทฤษฎี เท่ากับ  $f_o = \omega_o/2\pi \approx 15.91 \text{ kHz}$  ในขณะที่ผลที่ได้จากการจำลองการทำงานของวงจรมีค่าเท่ากับ  $15.37 \text{ kHz}$  และพบว่าค่าความผิดเพี้ยนฮาร์มอนิกรวม (total harmonic distortion, THD) ของแรงดันเอาต์พุต  $V_{o1}$  และ  $V_{o2}$  มีค่าเท่ากับ  $1.58\%$  ดังสรุปไว้ในตารางที่ 1

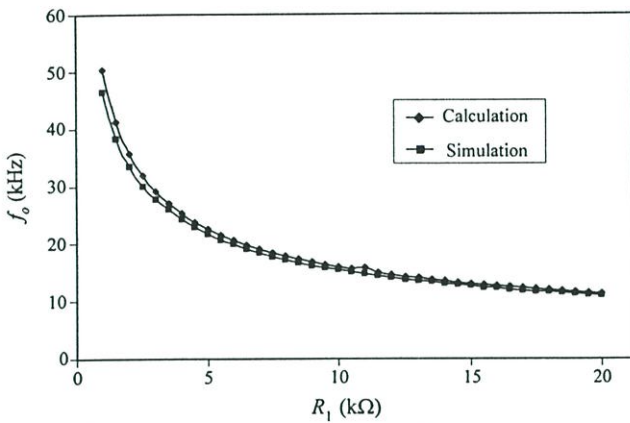


รูปที่ 3 ผลการจำลองแรงดันเอาต์พุตควอควาเจอร์  $V_{o1}$  และ  $V_{o2}$  ของวงจรออสซิลเลเตอร์ที่นำเสนอ (ก) รูปคลื่นแรงดันเอาต์พุต (ข) สเปกตรัมความถี่

ตารางที่ 1 ค่าความผิดเพี้ยนฮาร์มอนิกรวมของวงจรที่นำเสนอ

Harmonic no.	Frequency (Hz)	Fourier component	Normalized component	Phase (Deg)	Normalized Phase
1	1.592E+04	8.100E+00	1.000E+00	1.756E+02	0.000E+00
2	3.183E+04	7.583E-02	9.362E-03	-1.781E+02	-5.293E+02
3	4.775E+04	8.330E-02	1.028E-02	1.680E+02	-3.588E+02
4	6.366E+04	3.104E-02	3.833E-03	-1.706E+02	-8.730E+02
5	7.958E+04	5.394E-02	6.660E-03	-1.499E+02	-1.028E+03
DC component = -7.089800E-03					
Total harmonic distortion = 1.588776E+00 PERCENT					

รูปที่ 4 แสดงความสัมพันธ์ของค่าความถี่ในการออสซิลเลตของวงจร เมื่อทำการแปรค่าความต้านทาน  $R_1$  ในวงจรที่ได้จากผลการคำนวณทางทฤษฎี (calculation) ตามสมการ (4) เปรียบเทียบกับผลที่ได้จากการจำลองการทำงาน (simulation) โดยใช้โปรแกรม PSPICE



รูปที่ 4 ผลการคำนวณและผลจำลองค่าความถี่ในการออสซิลเลตของ  $V_{o2}$  เมื่อทำการแปรค่าตัวต้านทาน  $R_1$

## 6. สรุป

บทความนี้ได้นำเสนอวงจรออสซิลเลเตอร์แบบควอดราเจอร์ ซึ่งประกอบด้วยวงจร CDBA จำนวน 2 ตัว ตัวต้านทานจำนวน 3 ตัว และตัวเก็บประจุจำนวน 3 ตัว โดยสามารถสร้างแรงดันเอาต์พุตรูปคลื่นไซน์สองชุดที่มีมุมเฟสต่างเท่ากับกัน  $90^\circ$  และสามารถปรับเงื่อนไขในการออสซิลเลตและค่าความถี่ในการออสซิลเลตของวงจรได้อย่างอิสระ นอกจากนี้ความไวต่อการแปรค่าอุปกรณ์แอคทีฟและพาสซีฟ ยังมีค่าที่ต่ำ ผลจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE แสดงให้เห็นว่าคุณสมบัติในการทำงานของวงจรที่นำเสนอมีผลเป็นไปตามทฤษฎีที่ได้นำเสนอ

## 7. เอกสารอ้างอิง

- [1] C. Acar, and S. Ozoguz, "A new versatile building block: current differencing buffered amplifier", *Microelectron. J.*, vol.30, pp.157-160, 1999.
- [2] S. Ozoguz, A. Toker, and C. Acar, "Current-mode continuous-time fully-integrated universal filter using CDBAs", *Electron. Lett.*, vol.35, pp.97-98, 1999.
- [3] S. Ozcan, A. Toker, C. Acar, and H. Kuntman, "Single resistance-controlled sinusoidal oscillator employing current differencing buffered amplifier", *Microelectron. J.*, vol.31, pp.169-174, 2000.
- [4] C. Acar, and H. Sedef, "Realization of nth-order current transfer function using current differencing buffered amplifiers", *Int. J. Electron.*, vol.90, pp.277-283, 2003.
- [5] W.Tangsrirat, and W. Surakamponorn, "Realization of Multiple-Output Biquadratic filters using current differencing

buffered amplifier", *Int. J. Electron.*, vol.92 No.6, pp.313-325, 2005.

- [6] A. U. Keskin, "Voltage-mode high-Q band-pass filters and oscillators employing single CDBA and minimum number of components", *Int. J. Electron.*, vol.92, pp.479 - 487, 2005.
- [7] U. Tietze, and C. K. Schenk, *Electronic Circuits : Design and Applications*, Berlin, Germany, Springer, pp.795-796, 1991.
- [8] P. Horowitz, and W. Hill, *The Art of Electronics*, Cambridge, U.K., Cambridge University Press, pp.291, 1991.
- [9] R. Holzel, "A simple wide-band sine wave quadrature oscillator", *IEEE Trans. Instrum. Meas.*, vol.42, pp.758-760, 1993.



**ดูเมธี พิธิจูเฉลิมพงศ์** เกิดเมื่อวันที่ 20 พฤษภาคม พ.ศ.2525 ณ จังหวัดนครศรีธรรมราช จบการศึกษาระดับปริญญาตรี สาขาวิศวกรรมระบบเครื่องมือวัด จากคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ เมื่อปี

พ.ศ.2547

ปัจจุบันกำลังศึกษาต่อในระดับปริญญาโท สาขาวิศวกรรมระบบควบคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ศึกษาและทำงานวิจัยทางด้านการออกแบบ วงจรกรองสัญญาณ (Filter Design), วงจรรวม (Analog Integrated Circuit Design) และวงจรประมวลผลสัญญาณอนาล็อก (Analog Signal Processing)



**วรพงศ์ ตั้งศรีรัตน์** จบการศึกษาระดับปริญญาตรี (เกียรตินิยม) สาขาวิศวกรรมอิเล็กทรอนิกส์ ปริญญาโท และเอก สาขาวิศวกรรมไฟฟ้า จากคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เมื่อปี พ.ศ.2534, 2540, 2546 ตามลำดับ

ปัจจุบันดำรงตำแหน่งทางวิชาการระดับ รองศาสตราจารย์ ประจำภาควิชา วิศวกรรมระบบควบคุม คณะวิศวกรรมศาสตร์ และเป็นหัวหน้าห้องปฏิบัติการวิจัยประมวลผลสัญญาณรวม (Mix Signal Processing Lab) โครงการสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ (Research Center for Communication and Information Technology, ReCCIT) สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ทำงานวิจัยทางด้าน Filter Design, Electronic Instrument, Electronic Control System, Analog Signal Processing, Analog Integrated Circuit Design, Sensor and Transducer

Final Program & Digest Book



# SICE-ICCAS 2006

SICE - ICASE International Joint Conference 2006

October 18 - 21, 2006

BEXCO(Busan Exhibition & Convention Center), Busan, KOREA



The Society of Instrument and Control Engineers (SICE), Japan (<http://www.sice.or.jp>)



The Institute of Control, Automation and Systems Engineers (ICASE), Korea (<http://icase.or.kr>)

## CDBA-based Multiphase Sinusoidal Oscillator Using Grounded Capacitors

Sumaytee Pisitchalermpong<sup>1</sup>      Worapong Tangsrirat<sup>1</sup>      Wanlop Surakamponorn<sup>2</sup>

<sup>1</sup> Department of Control Engineering      <sup>2</sup> Department of Electronics  
Faculty of Engineering, Research Center for Communication and Information Technology (ReCCIT)  
King Mongkut's Institute of Technology Ladkrabang (KMITL)  
Ladkrabang, Bangkok 10520, Thailand  
(E-mail: S.pisitchalermpong@hotmail.com , ktworapo@kmitl.ac.th)

**Abstract:** In this paper, the circuit realization of a multiphase sinusoidal oscillator (MSO) employing current differencing buffered amplifiers (CDBAs) as active components is proposed. The proposed MSO circuit, which is composed of  $n$  cascaded CDBA-based lossy integrators and a CDBA-based inverter, can generate  $n$  sinusoidal output voltages with phase difference of  $180^\circ/n$ . The oscillation frequency can be wide range adjusted, approximately from 200 Hz to 2 MHz, by tuning the value of passive elements. Simulation results obtained using the AD844 ICs are given to confirm the theoretical analysis.

**Keywords:** Current Differencing Buffered Amplifier (CDBA), Multiphase Sinusoidal Oscillator (MSO)

### 1. INTRODUCTION

Recently, a new active building block, which is called a current differencing buffered amplifier (CDBA), has been introduced [1]. Since the CDBA is considered as unity-gain current-mode and voltage-mode operations, this element would be large dynamic range and wide bandwidth similar to its current-mode counterparts, such as, CCII's and CFAs and can operate in both current and voltage-modes. In addition, a CDBA is particularly suitable for voltage-mode active filter because of its endless easy realization of inverting and non-inverting multiple-input integrators [2]. Moreover, it is also appropriate for monolithic integration in both CMOS and bipolar technologies [2]-[3]. Therefore, several CDBA-based applications on analog signal processing circuits have been recently reported by various designers [1]-[7].

The multiphase sinusoidal oscillator (MSO) has wide application in signal processing, communication and power controller systems [8]-[9]. There are some previous works in MSOs based on operational amplifiers [8] and current conveyors [9]. However, the bandwidth and speed of all the existing MSOs are lower than 80 kHz. A few applications of CDBA on the realization of sinusoidal oscillator circuits are available in the literature [10]-[11]. Although a quadrature sinusoidal oscillator based on CDBAs has recently been reported [12], it can produce only two sinusoidal output voltages with only  $90^\circ$  phase difference.

Therefore, this paper presents a MSO based on CDBAs, which is implemented by  $n$  cascade connection of the CDBA-based lossy integrators and a inverter. The oscillation frequency of the proposed MSO can be wide range adjusted from 200 Hz to approximately 2 MHz through the passive elements. Since all the passive components are really and virtually grounded, the effects from the parasitic elements can be absorbed [13]-[14]. The performances of the proposed CDBA-based MSO are analyzed and verified using circuit simulations.

### 2. CIRCUIT DESCRIPTION

The circuit representation of the CDBA is shown in Fig.1, where  $p$  and  $n$  are the input terminals, and  $z$  and  $w$  are the output terminals. Its current and voltage characteristics can be described by the following relations [1-2].

$$v_p = 0, \quad v_n = 0, \quad i_z = i_p - i_n \quad \text{and} \quad v_w = v_z \quad (1)$$

According equation (1), the differential input current  $i_p - i_n$  can be converted into the output voltage  $v_w$  through the impedance connected at the terminal  $z$ , where ideally the input impedance of the terminals  $p$  and  $n$  are zero. Although there are several methods to realize the CDBA, one of realization of the CDBA can be obtained by using two commercially available CFAs, AD844, as shown in Fig.2 [1].

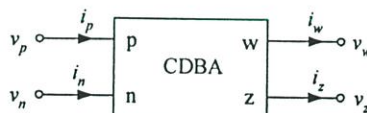


Fig.1: Circuit representation of CDBA

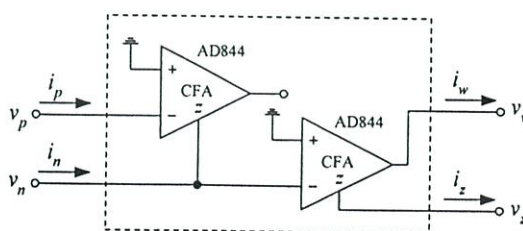


Fig.2 Circuit implementation of CDBA using two CFAs (AD844s)

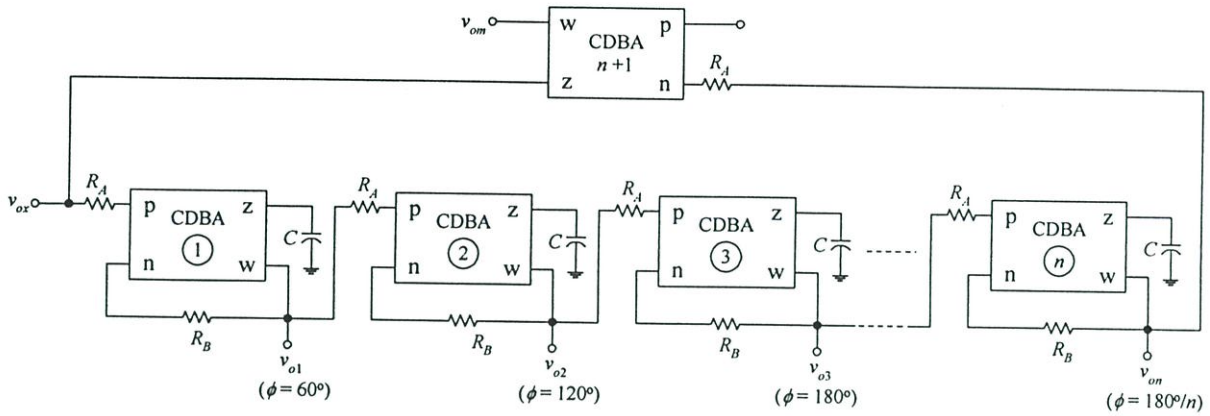


Fig.3 : Proposed MSO using CDBAs

### 3. PROPOSED MSO USING CDBAs

Fig.3 shows the proposed structure to implement the MSO for  $n$  phase sinusoidal outputs. It comprises of  $n$  cascade connection of the lossy integrators and an inverter based on CDBAs. From Fig.3, the voltage transfer function between  $v_{on}$  and  $v_{ox}$ , and  $v_{om}$  and  $v_{on}$  can respectively be written as:

$$\frac{v_{on}}{v_{ox}} = \left[ \frac{K}{1+sT} \right]^n \quad (2)$$

and

$$\frac{v_{om}}{v_{on}} = -1 \quad (3)$$

where  $K = R_B/R_A$  is the voltage gain of the CDBA-based lossy integrator,  $T = R_B C = 1/\omega_c$  and  $\omega_c$  is the internal-pole of the integrator. Therefore, by substituting equation (2) into equation (3), the loop voltage gain ( $v_{om}/v_{ox}$ ) of the proposed MSO circuit can be given by :

$$\frac{v_{om}}{v_{ox}} = - \left[ \frac{K}{1+sT} \right]^n \quad (4)$$

At the oscillation frequency of  $\omega = \omega_o = 2\pi f_o$ , the oscillation condition will be satisfied when the loop voltage gain  $v_{om}/v_{ox}$  is set to unity. Equation (4) can then be rewritten as:

$$- \left[ \frac{K}{1+j\omega_o T} \right]^n = 1 \quad (5)$$

or

$$(1+j\omega_o T)^n + K^n = 0 \quad (6)$$

If we let the real and imaginary parts from equation (6)

to be zero, the oscillate condition will occur when  $n \geq 3$ . The output numbers of the oscillator are  $n$  with each shifted of  $v_{on}$  in phase by  $180^\circ/n$ . For example in case of  $n = 3$ , the real and imaginary parts from equation (6) can be given by :

$$1 - 3(\omega_o T)^2 + K^3 = 0 \quad (7)$$

and

$$3(j\omega_o T) - j(\omega_o T)^3 = 0 \quad (8)$$

In this case, the oscillation frequency is equal to

$$f_o = \frac{\sqrt{3}}{2\pi R_B C} \quad (9)$$

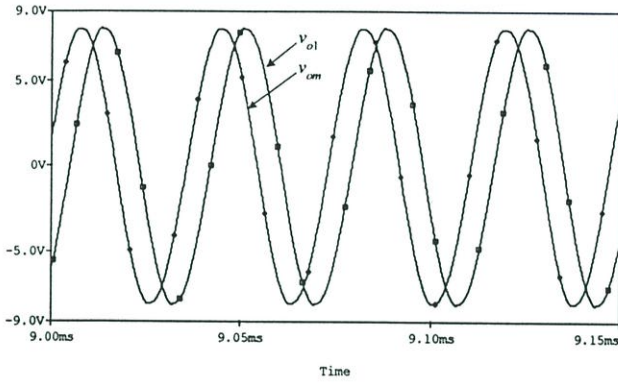
where  $K = R_B/R_A = 2$ . It can be concluded that, for implementing the MSO with 3 different phase shift sinusoidal outputs ( $n = 3$ ), the proposed scheme requires 4 CDBAs, 3 really grounded capacitors, and 7 virtually grounded resistors. In addition, the oscillation condition for this case is satisfied when  $R_B = 2R_A$ .

### 4. SIMULATION RESULTS

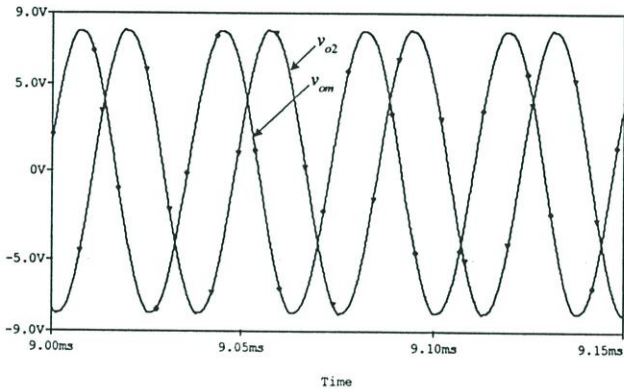
In order to confirm the presented theory, the proposed MSO circuit of Fig.3 has been simulated using PSPICE program. In simulations, the CDBA was constructed using two AD844 ICs as shown in Fig.2 with the supply voltages of  $\pm 12$  V.

In order to obtain the output waveforms at the oscillation frequency of  $f_o = \omega_o/2\pi \cong 26.76$  kHz with  $n = 3$ , the values for resistors and capacitors were chosen as :  $R_A = 5$  k $\Omega$ ,  $R_B \cong 10.3$  k $\Omega$ ,  $C = 1$  nF. To ensure that the oscillation will be started, the value of  $R_B = 10.3$  k $\Omega$  was chosen to be slightly larger than the ideal value of 10 k $\Omega$  for  $K = 2$ . Fig.4 shows the simulated output waveforms  $v_{o1}$ ,  $v_{o2}$ ,  $v_{o3}$  and  $v_{om}$  of the proposed MSO circuit of Fig.3. For simulations, the frequency of oscillation of  $f_o = 26.93$  kHz can be measured, and the

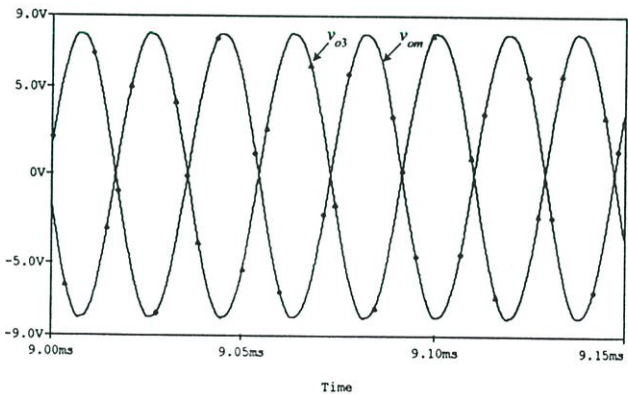
phase shift of  $v_{o1}$ ,  $v_{o2}$  and  $v_{o3}$  compared with  $v_{om}$  are obtained as :  $60^\circ$ ,  $121.4^\circ$  and  $180^\circ$ , respectively. The simulation results agree very well with the theoretical design. Fig.5 represents the simulated frequency spectrums of the outputs  $v_{o1}$ ,  $v_{o2}$  and  $v_{o3}$ . The results of the total harmonic distortion analysis are summarized in Table 1.



(a)



(b)



(c)

Fig.4: Output voltage phase comparison

- (a)  $v_{om}$  and  $v_{o1}$   
 (b)  $v_{om}$  and  $v_{o2}$   
 (c)  $v_{om}$  and  $v_{o3}$

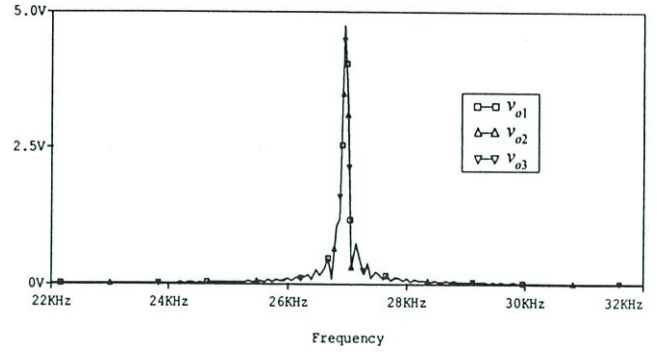
Fig.5: Simulated output spectrums  $v_{o1}$ ,  $v_{o2}$  and  $v_{o3}$  of the proposed MSO circuit.

Table 1 : Total harmonic distortion analysis

Harmonic no.	Frequency (Hz)	Fourier component	Normalized component	Phase (Deg)	Normalized Phase
1	2.676E+04	8.025E+00	1.000E+00	-1.536E+02	0.000E+00
2	5.352E+04	8.705E-02	1.085E-02	2.321E+01	3.304E+02
3	8.028E+04	1.560E-02	1.944E-03	-6.416E+01	3.966E+02
4	1.070E+05	3.872E-02	4.825E-03	3.521E+01	6.496E+02
5	1.338E+05	4.275E-02	5.327E-03	1.306E+01	7.810E+02
DC component = -2.311220E-02					
Total harmonic distortion = 1.315629E+00 PERCENT					

To demonstrate the tuning of  $f_o$  of the proposed CDBA-based MSO, Table 2 summarizes the simulated oscillation frequency, the magnitude of the output voltages  $v_{o1}$ ,  $v_{o2}$  and  $v_{o3}$ , and the phase difference with respect to  $v_{om}$ , when the value of the capacitor  $C$  is varied from 0.01 nF, 0.1 nF, and 1 nF, respectively. From Table 2, it is obvious that the frequency of oscillation can be tuned a wide band of the frequency range, and the  $n$  sinusoidal output voltages with the phase shift of  $180^\circ/n$  can also be obtained.

Table 2: Simulated frequency, magnitude and phase comparison of the output voltage with three different values of  $C$ .

Capacitor (nF)	Output voltage (V)	$f_o$ (kHz)	Phase comparison		
			$v_{o1}$ and $v_{om}$	$v_{o2}$ and $v_{om}$	$v_{o3}$ and $v_{om}$
0.01	15.96	2473	$60^\circ$	$120.06^\circ$	$180^\circ$
0.1	16.04	253.07	$60^\circ$	$120^\circ$	$180^\circ$
1	15.98	26.93	$60^\circ$	$121.39^\circ$	$180^\circ$

## 5. CONCLUSION

The realization of the MSO circuit based on CDBAs is proposed. The proposed MSO circuit can realize  $n$  different phase sinusoidal voltages ( $180^\circ/n$ ) by using  $n$  CDBA-based lossy integrators and a CDBA-based inverter. The frequency of oscillation can be adjusted over a wide range by varying the value of passive elements. PSPICE simulations using the AD844 ICs have been confirmed that the results are very close to the theoretical calculations.

## REFERENCES

- [1] C. Acar, and S. Ozoguz, "A new versatile building block: current differencing buffered amplifier", *Microelectronics Journal*, vol.30, pp.157-160, 1999.
- [2] S. Ozoguz, A. Toker, and C. Acar, "Current-mode continuous-time fully-integrated universal filter using CDBAs", *Electronics Letters*, vol.35, no.2, pp.97-98, 1999.
- [3] W. Tangsrirat, W. Surakampontrorn and N. Fujii, "Realization of Leapfrog filters using current differencing buffered amplifier", *IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences*, vol.E86-A(2), pp.320-326., 2003.
- [4] C. Acar, and H. Sedef, "Realization of nth-order current transfer function using current differencing buffered amplifiers", *International Journal of Electronics*, vol.90, pp.277-283, 2003.
- [5] A. U. Keskin, "Cascade approach for the realization of high order voltage-mode filters using single CDBA-based first and second sections", *Frequenz, Journal of Telecommunications*, vol.58, pp.188-194, 2004.
- [6] A. Toker, S. Ozoguz, and C. Acar, "Current-mode KHN-equivalent biquad using CDBAs", *Electronics Letters*, vol.35, pp.1682-1683, 1999.
- [7] S. Ozcan, H. Kuntman, and O. Cicekoglu, "Cascadable current mode multipurpose filters employing current differencing buffered amplifier (CDBA)", *International Journal of Electronics and Communications (AEU)*, vol.56, pp. 67-72, 2002.
- [8] J. Stephan and G. Gift, "Multiphase sinusoidal system using operational amplifiers", *International Journal of Electronics*, vol.83, no.1, pp.61-67, 1997.
- [9] M. T. Abuelma'atti and M. A. Al' Quahatani, "Low component second generation current conveyor-based multiphase sinusoidal oscillator", *International Journal of Electronics*, vol.84, no.1, pp.45-52, 1998.
- [10] S. Ozcan, A. Toker, C. Acar, and H. Kuntman, "Single resistance-controlled sinusoidal oscillator employing current differencing buffered amplifier", *Microelectronics Journal*, vol.31, pp.169-174, 2000.
- [11] A. U. Keskin, "Voltage-mode high-Q band-pass filters and oscillators employing single CDBA and minimum number of components", *International Journal of Electronics*, vol.92, pp.479-487, 2005.
- [12] J. W. Horng, "Current differencing buffered amplifiers Based single resistance controlled quadrature oscillator employing grounded capacitors", *IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences*, vol.E85-A, no.6, pp.1416-1419, 2002.
- [13] M. S. Abougabal, B. B. Battacharyya, and M. N. S. Swamy, "An optimal design of RC active filters using grounded capacitors", *International Journal of Circuit Theory and Applications*, vol.6, pp.31-40, 1978.
- [14] R. S. Sidorowicz, "Some novel RC oscillator for radio frequencies", *Electronic Engineering*, vol.39, pp.498-502, 560-564, 1967.

## ประวัติผู้เขียน



ชื่อ-นามสกุล นายสุเมธี พิสิฐเฉลิมพงศ์

วัน/เดือน/ปีเกิด วันพฤหัสบดี ที่ 20 พฤษภาคม พ.ศ. 2525

สถานที่เกิด โรงพยาบาลมหาราช จังหวัดนครศรีธรรมราช

ที่อยู่ 90/222 ซ. โรงเรียนสงขลาเทคโนโลยี ม.8 ถ.กาญจนวณิช ต.เขารูปช้าง อ.เมือง  
จ.สงขลา 90000

ball\_bmd@hotmail.com, S.pisitchalermpong@hotmail.com

<http://paraball.bloggang.com>, <http://superball1982.spaces.live.com>

ประวัติการศึกษา จบการศึกษาระดับปริญญาตรี หลักสูตรวิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมระบบเครื่องมือวัด จากคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ เมื่อปี พ.ศ. 2547

ปัจจุบันเป็นนักศึกษาระดับปริญญาโท หลักสูตรวิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมระบบควบคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ศึกษาและทำงานวิจัยทางด้านการออกแบบวงจรกรองสัญญาณ (Filter Design), วงจรรวม (Analog Integrated Circuit Design) และวงจรประมวลผลสัญญาณอนาล็อก (Analog Signal Processing)