

ทฤษฎีและการประยุกต์ใช้งานของวงจรคำนวณระยะยูคลิด  
แบบซีมอสทรานส์ไลน์แรงดันต่ำ

THEORY AND APPLICATIONS OF LOW VOLTAGE CMOS TRANSLINEAR  
LOOPS EUCLIDEAN DISTANCE COMPUTING CIRCUIT

ไพรัช ทนุผล  
PAIRACH TANUPHOL

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2551

KMITL-2003-EN-M-010-418

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ทฤษฎีและการประยุกต์ใช้งานของวงจรคำนวณระยะยูคลิด  
แบบซีมอสทรานส์ลิเนียร์รูปแรงดันต่ำ

THEORY AND APPLICATIONS OF LOW VOLTAGE CMOS TRANSLINEAR  
LOOPS EUCLIDEAN DISTANCE COMPUTING CIRCUIT

ไพรัช ทนุผล

PAIRACH TANUPHOL

เลขหมู่.....  
เลขทะเบียน... 81098  
วัน,เดือน,ปี... 30 ส.ค. 2552

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2551

KMITL-2008-EN-M-010-418

**THEORY AND APPLICATIONS OF LOW VOLTAGE CMOS TRANSLINEAR  
LOOPS EUCLIDEAN DISTANCE COMPUTING CIRCUIT**

**PAIRACH TANUPHOL**

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENT FOR THE DEGREE OF  
MASTER OF ENGINEERING IN TELECOMMUNICATIONS ENGINEERING  
SCHOOL OF GRADUATE STUDIES  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

**2008**

**KMITL-2008-EN-M-010-418**

**COPYRIGHT 2008**

**SCHOOL OF GRADUATE STUDIES**

**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

|                             |  |
|-----------------------------|--|
| หัวข้อวิทยานิพนธ์           | ทฤษฎีและการประยุกต์ใช้งานของวงจรคำนวณระยะยุคคิดแบบ<br>ซิมอส ทรานส์ลิเนียร์รูปแรงดันต่ำ |
| นักศึกษา                    | นายไพรัช ทนุผล   |
| รหัสประจำตัว                | 48060905   |
| ปริญญา                      | วิศวกรรมศาสตรมหาบัณฑิต   |
| สาขาวิชา                    | วิศวกรรมโทรคมนาคม  |
| พ.ศ.                        | 2551   |
| อาจารย์ที่ปรึกษาวิทยานิพนธ์ | รศ. ดร. กอบชัย เดชหาญ  |

### บทคัดย่อ

วิทยานิพนธ์นี้นำเสนอทฤษฎีและการประยุกต์ใช้งานของวงจรคำนวณระยะยุคคิด โดยอาศัยหลักการ ทรานส์ลิเนียร์รูปแบบมอสทรานส์ซิสเตอร์ ซึ่งเหมาะสำหรับการประยุกต์ใช้งานที่แรงดันไฟเลี้ยงต่ำ โดยวงจรจะคำนวณระยะระหว่างเวกเตอร์สองเวกเตอร์ ที่มีส่วนประกอบของเวกเตอร์จะอยู่ในรูปกระแสอินพุต และวงจรจะให้ผลลัพธ์อยู่ในรูปของกระแสเช่นกัน จึงเป็นวงจรที่จะประยุกต์ใช้งานที่เหมาะสมกับระบบประมวลสัญญาณแบบโหมดกระแส และจากการยกระดับแรงดันไฟตรง ทำให้วงจรทรานส์ลิเนียร์รูปสามารถทำงานภายใต้แรงดันไฟเลี้ยงต่ำกว่าระดับ  $2V_{GS} + V_{DSsat}$  โดยประสิทธิภาพวงจรจะถูกพิจารณาและทดสอบด้วยโปรแกรม Pspice ด้วยเทคโนโลยีมอสทรานส์ซิสเตอร์ขนาด  $0.5 \mu\text{m}$  ของ MIETEC

|                       |   |
|-----------------------|---|
| <b>Thesis Title</b>   | Theory and Applications of Low Voltage CMOS Translinear Loops<br>Euclidean Distance Computing Circuit |
| <b>Student</b>        | Mr. Pairach Tanuphol  |
| <b>Student ID.</b>    | 48060905  |
| <b>Degree</b>         | Master of Engineering   |
| <b>Program</b>        | Telecommunication Engineering   |
| <b>Year</b>           | 2008  |
| <b>Thesis Advisor</b> | Assoc. Prof. Dr. Kobchai Dejhan   |

### ABSTRACT

This thesis concerns with theory and applications of low voltage Euclidean distance computing circuit for using CMOS translinear. The 2 vectors are computed based on current-mode operations. In order to shift of voltage that can be applied for the conventional translinear loops to operate in lower voltage at  $2V_{GS} + V_{DSsat}$ . All performance and results have been carried out by Pspice based on MIETEC 0.5  $\mu\text{m}$  model.

## กิตติกรรมประกาศ

วิทยานิพนธ์นี้สำเร็จได้ด้วยความกรุณาจากอาจารย์ที่ปรึกษาวิทยานิพนธ์ รศ.ดร.กอบชัย เดช  
หาญ ดร.มนตรี คำเงิน และอาจารย์พิพัฒน์ พรหมมี อาจารย์ภาควิชาวิศวกรรมโทรคมนาคม ได้ให้  
ความรู้คำแนะนำและการแก้ปัญหาต่างๆในการวิจัยตลอดจนประสบการณ์ที่ดีแก่ข้าพเจ้า

ขอขอบพระคุณ สำนักหอสมุดกลางและห้องสมุดคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยี  
พระจอมเกล้าเจ้าคุณทหารลาดกระบัง และสำนักวิทยบริการสถานศึกษาระดับอุดมศึกษาหลายแห่ง  
ได้ให้ความร่วมมือในการค้นคว้าหาข้อมูลต่างๆเป็นอย่างดี ในการจัดทำวิทยานิพนธ์นี้

ขอกราบขอบพระคุณ คุณแม่ของผู้เขียน และ นายแพทย์จุฬาเกษม ชินะผา ที่ได้สนับสนุน  
ในการศึกษา รวมทั้งให้กำลังใจตลอดเวลาในขณะที่ข้าพเจ้าได้ศึกษาอยู่ และการทำวิทยานิพนธ์ให้  
สำเร็จลุล่วงมาโดยตลอด

สำหรับคุณงามความดีอันใดที่เกิดจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอมอบให้กับ บิดามารดา  
ตลอดจนครูอาจารย์ที่เคารพทุกท่าน ที่ได้ประสิทธิ์ประสาทวิชาความรู้และถ่ายทอดประสบการณ์ที่ดี  
ให้กับข้าพเจ้า

ไพรัช ทนุผล

# สารบัญ

|  | หน้า |
|--|------|
| บทคัดย่อภาษาไทย.....   | I    |
| บทคัดย่อภาษาอังกฤษ.....  | II   |
| กิตติกรรมประกาศ.....   | III  |
| สารบัญ.....  | IV   |
| สารบัญตาราง.....   | VII  |
| สารบัญรูป.....   | VIII |
| บทที่ 1 บทนำ.....  | 1    |
| 1.1 ความเป็นมาและความสำคัญของปัญหา.....  | 1    |
| 1.2 ที่มาของวิทยานิพนธ์.....   | 1    |
| 1.3 วัตถุประสงค์ของวิทยานิพนธ์.....  | 1    |
| 1.4 ทฤษฎีหรือแนวความคิดที่ใช้ในวิทยานิพนธ์.....  | 2    |
| 1.5 ขอบเขตของวิทยานิพนธ์.....  | 2    |
| บทที่ 2 ทฤษฎีพื้นฐานของมอสทรานซิสเตอร์.....  | 3    |
| 2.1 บทนำ.....  | 3    |
| 2.2 มอสเฟทรานซิสเตอร์.....   | 3    |
| 2.2.1 มอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์.....  | 4    |
| 2.2.2 มอสทรานซิสเตอร์ดีพลีชัน.....   | 7    |
| 2.2.3 ซีมอสทรานซิสเตอร์.....   | 8    |
| 2.3 วงจรสะท้อนกระแสแบบ CMOS.....   | 11   |
| 2.3.1 วงจรสะท้อนกระแสแบบพื้นฐาน.....   | 11   |
| 2.3.2 วงจรสะท้อนกระแสแบบคาสโคด.....  | 13   |
| 2.3.3 วงจรสะท้อนกระแสแบบวิลสัน.....  | 15   |
| 2.4 หลักการของทรานส์ลิเนียร์.....  | 16   |
| บทที่ 3 การออกแบบวงจรคำนวณระยะยุคคลิด และการทำงาน.....   | 22   |
| 3.1 หลักการออกแบบวงจรทรานส์ลิเนียร์รูปแบบมอสทรานซิสเตอร์และเทคนิคการ<br>ออกแบบวงจรแรงดันไฟเลี้ยงต่ำ..... | 22   |

# สารบัญ (ต่อ)

|  | หน้า |
|--|------|
| 3.2 การออกแบบวงจรคำนวณค่าระยะยูกลิด.....   | 25   |
| 3.3 การทดสอบวงจรคำนวณระยะยูกลิด.....   | 26   |
| 3.3.1 การทดสอบวงจรด้วยการปรับสัญญาณกระแสอินพุตแบบไฟตรง.....                        | 27   |
| 3.3.2 การทดสอบผลตอบสนองแบบ transient response.....                                 | 27   |
| 3.3.3 การทดสอบผลตอบสนองเชิงความถี่ (Frequency response).....                       | 30   |
| 3.4 วงจรคำนวณผลรวมทางเวกเตอร์ 2 เวกเตอร์.....                                      | 30   |
| 3.5 แบบจำลองของมอสทรานซิสเตอร์.....  | 32   |
| <br>   |      |
| บทที่ 4 การจำลองและทดสอบการทำงาน.....  | 34   |
| 4.1 การจำลองการทำงานของวงจร.....   | 34   |
| 4.2 ผลการทดสอบ.....  | 35   |
| 4.2.1 ผลการทดสอบด้วยกระแสอินพุตแบบไฟตรง (DC Sweep) .....                           | 35   |
| 4.2.2 การทดสอบผลตอบสนองแบบ (Transient Response) .....                              | 36   |
| 4.2.3 การทดสอบผลตอบสนองเชิงความถี่ (Frequency response) .....                      | 41   |
| 4.3 สรุปผลการทดสอบ.....  | 41   |
| <br>   |      |
| บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ.....   | 42   |
| 5.1 บทสรุปวิจารณ์.....   | 42   |
| 5.2 ข้อเสนอแนะ.....  | 42   |
| <br>   |      |
| บรรณานุกรม.....  | 43   |
| <br>   |      |
| ภาคผนวก.....   | 45   |
| ภาคผนวก ก. โมเดลทรานซิสเตอร์ NMOS และ PMOS ที่ใช้วิเคราะห์ในโปรแกรม<br>PSpice..... | 46   |
| ภาคผนวก ข. ผลงานวิจัยที่ได้รับการตีพิมพ์เผยแพร่.....                               | 48   |
| <br>   |      |
| ประวัติผู้เขียน.....   | 56   |

# สารบัญตาราง

| ตารางที่   | หน้า |
|--|------|
| 3.1 ขนาดทรานซิสเตอร์ที่ใช้ในการออกแบบวงจรคำนวณระยะยุคคิด .....             | 27   |
| 4.1 ค่าขนาดความยาว (L) ของทรานซิสเตอร์ที่เลือกใช้ ( $L = 0.6\mu m$ ) ..... | 35   |

# สารบัญรูป

| รูปที่   | หน้า |
|--|------|
| 2.1 (a) สัญลักษณ์ของมอสเซนแนลพี(PMOS).....                             | 3    |
| (b) สัญลักษณ์ของมอสเซนแนลเอ็น(NMOS)                                    |      |
| 2.2 โครงสร้างทางกายภาพของมอส เซนแนลเอ็นแบบเอ็นฮานซ์เม้นท์.....         | 4    |
| 2.3 (a) ขณะที่ $V_{GS}$ ไม่ได้ต่อแหล่งจ่ายไฟ.....                      | 5    |
| (b) ขณะที่ $V_{GS}$ ต่อแหล่งจ่ายไฟไว้                                  |      |
| 2.4 กราฟเส้นโค้ง $I_D - V_{GS}$ .....                                  | 5    |
| 2.5 (a) ขณะที่ $V_{GS}$ ไม่ได้ต่อแหล่งจ่ายไฟ.....                      | 7    |
| (b) ขณะที่ $V_{GS}$ ต่อแหล่งจ่ายไฟไว้                                  |      |
| 2.6 (a) การต่อวงจร PMOS และ NMOS เข้าด้วยกันในการใช้งาน.....           | 9    |
| (b) สัญญาณที่ถูกเปลี่ยนสถานะระหว่างระดับสูงและระดับต่ำ                 |      |
| 2.7 การไบอัสของ JFET .....   | 9    |
| 2.8 การไบอัสของมอสทรานซิสเตอร์.....                                    | 11   |
| 2.9 (a) วงจรสะท้อนกระแสแบบพื้นฐานชนิด n .....                          | 12   |
| (b) วงจรสะท้อนกระแสแบบพื้นฐานชนิด p                                    |      |
| 2.10 การวิเคราะห์วงจรสะท้อนกระแสแบบพื้นฐาน.....                        | 13   |
| 2.11 วงจรสะท้อนกระแสแบบคาสโคด.....                                     | 14   |
| 2.12 (a) การหาค่าความต้านทานขาออกของวงจรสะท้อนกระแสแบบคาสโคด.....      | 14   |
| (b) วงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจร                               |      |
| 2.13 (a) วงจรสะท้อนกระแสแบบวิลสัน.....                                 | 15   |
| (b) วงจรสะท้อนกระแสแบบวิลสันที่ปรับปรุงแล้ว                            |      |
| 2.14 หลักการต่อวงจรทรานส์ลิเนียร์รูป.....                              | 18   |
| 2.15 โครงสร้างของทรานส์ลิเนียร์รูปชนิด A (Polarities Alternative)..... | 20   |
| 2.16 ทิศทางการไหลของกระแสภายในวงจรทรานส์ลิเนียร์รูปชนิด A .....        | 20   |
| 2.17 โครงสร้างของทรานส์ลิเนียร์รูปชนิด B (Balance).....                | 20   |
| 2.18 ทิศทางการไหลของกระแสภายในวงจรทรานส์ลิเนียร์รูปชนิด A .....        | 21   |
| 3.1 วงจรหาค่าระยะยุคคิดจากวงจรทรานส์ลิเนียร์รูป.....                   | 24   |
| 3.2 วงจรแรงดันอ้างอิงแบบลอยตัว.....                                    | 24   |
| 3.3 วงจรคำนวณหาระยะยุคคิดแบบแรงไฟเลี้ยงดันต่ำ .....                    | 26   |
| 3.4 ผลการทดสอบด้วยการปรับสัญญาณกระแสอินพุตแบบไฟตรง (DC Sweep).....     | 27   |

## สารบัญรูป (ต่อ)

| รูปที่  | หน้า |
|---|------|
| 3.5 ผลตอบสนอง transient ที่สัญญาณอินพุตความถี่ 1 MHz.....                             | 28   |
| 3.6 ผลตอบสนอง transient ที่สัญญาณอินพุตความถี่ 10 MHz.....                            | 28   |
| 3.7 ผลตอบสนอง transient ที่สัญญาณอินพุตความถี่ 20 MHz.....                            | 28   |
| 3.8 ผลตอบสนอง transient ที่สัญญาณอินพุตความถี่ 30 MHz.....                            | 29   |
| 3.9 ผลตอบสนอง transient ที่สัญญาณอินพุตความถี่ 50 MHz.....                            | 29   |
| 3.10 ผลตอบสนอง transient ที่สัญญาณอินพุตความถี่ 100 MHz.....                          | 30   |
| 3.11 ผลตอบสนองเชิงความถี่ของวงจรที่ระดับแรงดันไฟเลี้ยง 1.5V.....                      | 30   |
| 3.12 วงจรคำนวณหาค่า Absolute ของผลรวมทางเวกเตอร์ 2 เวกเตอร์.....                      | 32   |
| 4.1 วงจรประยุกต์ใช้งานในการหาค่าผลรวมของสัญญาณ 2 เวกเตอร์.....                        | 34   |
| 4.2 ผลการตอบสนองต่อกระแสอินพุตแบบไฟตรงที่ $I_x = 20\mu A$ และ $I_y = 0\mu A$ .....    | 35   |
| 4.3 ผลการตอบสนองต่อกระแสอินพุตแบบไฟตรงที่ $I_x = 0\mu A$ และ $I_y = 20\mu A$ .....    | 36   |
| 4.4 ผลตอบสนองความถี่สัญญาณอินพุต $I_x = 20\mu A$ และ $I_y = 20\mu A$ ที่ 1MHz.....    | 36   |
| 4.5 ผลตอบสนองความถี่สัญญาณอินพุต $I_x = 20\mu A$ และ $I_y = 0\mu A$ ที่ 1MHz.....     | 37   |
| 4.6 ผลตอบสนองความถี่สัญญาณอินพุต $I_x = 0\mu A$ และ $I_y = 20\mu A$ ที่ 1MHz.....     | 37   |
| 4.7 ผลตอบสนองความถี่สัญญาณอินพุต $I_x = 20\mu A$ และ $I_y = 20\mu A$ ที่ 10 MHz.....  | 37   |
| 4.8 ผลตอบสนองความถี่สัญญาณอินพุต $I_x = 20\mu A$ และ $I_y = 0\mu A$ ที่ 10 MHz.....   | 38   |
| 4.9 ผลตอบสนองความถี่สัญญาณอินพุต $I_x = 0\mu A$ และ $I_y = 20\mu A$ ที่ 10 MHz.....   | 38   |
| 4.10 ผลตอบสนองความถี่สัญญาณอินพุต $I_x = 20\mu A$ และ $I_y = 20\mu A$ ที่ 20 MHz..... | 39   |
| 4.11 ผลตอบสนองความถี่สัญญาณอินพุต $I_x = 20\mu A$ และ $I_y = 0\mu A$ ที่ 20 MHz.....  | 39   |
| 4.12 ผลตอบสนองความถี่สัญญาณอินพุต $I_x = 0\mu A$ และ $I_y = 20\mu A$ ที่ 20 MHz.....  | 40   |
| 4.13 ผลตอบสนองความถี่สัญญาณอินพุต $I_x = 20\mu A$ และ $I_y = 20\mu A$ ที่ 30 MHz..... | 40   |
| 4.14 ผลตอบสนองความถี่สัญญาณอินพุต $I_x = 20\mu A$ และ $I_y = 20\mu A$ ที่ 50 MHz..... | 40   |
| 4.15 ผลการทดสอบการตอบสนองเชิงความถี่ โดยให้ $I_x = 20\mu A$ และ $I_y = 20\mu A$ ..... | 41   |

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหา

ในปัจจุบันมีการพัฒนาเทคโนโลยีในการผลิตทางด้านสารกึ่งตัวนำ และการออกแบบวงจรไปทำงานในรูปแบบของวงจรรวมหรือไอซี (Integrated Circuit) ให้วงจรมีประสิทธิภาพมากขึ้น สามารถในการนำไปประยุกต์ใช้งานมากขึ้น แต่มีขนาดเล็กและมีการใช้พลังงานที่ต่ำลง จึงทำให้วงจรมีประสิทธิภาพที่ดีหรือดีขึ้นกว่าเดิมมาก มีการผลิตทางด้านงานอุตสาหกรรมในปัจจุบัน มีแนวโน้มที่จะสามารถผลิตเครื่องมือเครื่องใช้ต่างๆ ที่มีขนาดเล็กลงตามที่มีการออกแบบวงจรไว้ รวมทั้งให้มีการใช้พลังงานที่ต่ำ ทำให้วงจรรวมที่ใช้ในเครื่องมือเครื่องใช้ต่างๆ เป็นแบบพกพาที่ใช้แรงดันไฟเลี้ยงต่ำได้ด้วย

### 1.2 ที่มาของวิทยานิพนธ์

การนำเทคโนโลยีสารกึ่งตัวนำมาสร้างเป็นวงจรมีกำลังสองสัญญาณกระแสโดยใช้ซีมอส การออกแบบวงจรซีมอสกำลังสองสัญญาณกระแสในการคำนวณระยะยูนิตได้อัตโนมัติ [1] และมีการปรับปรุงวงจรที่ทำการคำนวณระยะยูนิต [2-6] สามารถทำงานในช่วงความถี่ปฏิบัติงานกว้าง วงจรจะมีการเปลี่ยนไปมาระหว่างสัญญาณกระแส ซึ่งเป็นวงจรมีกำลังสองสัญญาณกระแส 2 วงจรมาประกอบกัน ในการคำนวณระยะยูนิต (Euclidean Distance) [7] การนำซีมอสมาออกแบบวงจรโดยทั่วไปจะต้องมีไฟเลี้ยงวงจรที่สูงอยู่ หากทำการเพิ่มแหล่งจ่ายแรงดันลอยตัว (Floating Voltage Source) [8] เพื่อทำหน้าที่เป็นวงจรยกระดับแรงดัน เข้ากับวงจรทรานส์ซิสเตอร์รูปอย่างเหมาะสม ทำให้สามารถลดขนาดของแรงดันไฟเลี้ยงให้ต่ำลงได้

### 1.3 วัตถุประสงค์ของวิทยานิพนธ์

เป็นการประยุกต์ใช้งานจากการออกแบบวงจรมีกำลังสองสัญญาณระยะยูนิต (Euclidean Distance) ที่ทำงานในการแปลงสัญญาณไปมาระหว่างกระแสทางอินพุตและสัญญาณกระแสทางเอาต์พุต ทำให้วงจรเหมาะสมที่จะนำไปใช้งานในรูปแบบของกระแส การทดสอบวงจรที่ได้ประยุกต์ด้วยการใช้โปรแกรม Pspice ทำการจำลองวงจรมีกำลังสองสัญญาณกระแส ที่ใช้ในการคำนวณระยะยูนิต ที่ออกแบบไว้ด้วยการใช้ซีมอสทรานซิสเตอร์สองวงจรประกอบกัน โดยมีการยกระดับแรงดันไฟตรง (DC Shift Level) เพื่อช่วยลดแรงดันขีดเริ่มให้ต่ำลงทำให้สามารถใช้แรงดันไฟเลี้ยงต่ำได้ และนำ

วงจรที่ได้ไปประยุกต์ใช้งานในการคำนวณหาผลลัพธ์ของขนาดของสัญญาณ (Absolute Value) ของผลรวม (Summation) ทางเวกเตอร์ 2 วงจร

#### 1.4 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย

วิทยานิพนธ์นี้จะนำวงจรการคำนวณระยะยูคลิด (Euclidean Distance) ที่มีการทำงานในการแปลงสัญญาณไปมาระหว่างสัญญาณกระแสทางอินพุตและสัญญาณกระแสทางเอาต์พุตที่เป็นเวกเตอร์กระแส 2 เวกเตอร์มาคำนวณเป็นสัญญาณกระแสทางเอาต์พุตของ 2 วงจร และนำมาคำนวณหาผลรวมของขนาดสัญญาณกระแสเอาต์พุต (Absolute Value) โดยวงจรสามารถทำงานได้ที่แหล่งจ่ายไฟเลี้ยงที่ต่ำกว่า 1.5 V ที่มีช่วงปฏิบัติการกว้าง การสร้างโมเดลในการจำลองการทำงานของวงจร ได้เลือกใช้งานมอสทรานซิสเตอร์ของ MIETEC ที่สามารถเลือกใช้นาฬิกาของความกว้างของแชนเนล (W) และกำหนดความยาว(L)  $0.6 \mu m$  ภายในคุณสมบัติของทรานซิสเตอร์ ทำให้สามารถกำหนดอัตราขยายของตัวทรานซิสเตอร์ในแต่ละได้ และทดสอบประสิทธิภาพการทำงานของวงจรด้วยโปรแกรม Pspice

#### 1.5 ขอบเขตของวิทยานิพนธ์

ในวิทยานิพนธ์ได้แบ่งเนื้อหาออกเป็น 5 บท ภาคผนวก ซึ่งมีรายละเอียดดังนี้

บทที่ 1 บทนำ ความเป็นมาและความสำคัญของปัญหา วัตถุประสงค์ของวิทยานิพนธ์ ทฤษฎี และแนวคิดที่ใช้ในวิทยานิพนธ์ และขอบเขตของวิทยานิพนธ์

บทที่ 2 คุณสมบัติของมอสทรานซิสเตอร์ ประกอบด้วย โครงสร้างภายใน ศึกษาการทำงาน การไบอัสทรานซิสเตอร์แบบต่างๆ การใช้งานของมอสทรานซิสเตอร์ในวงจร Current mirror และหลักการของทรานส์ลิเนียร์

บทที่ 3 หลักการออกแบบวงจรคำนวณระยะยูคลิด การประยุกต์วงจรนำไปสร้างวงจรคำนวณผลรวม (Summation) ของสัญญาณกระแสเอาต์พุต 2 เวกเตอร์

บทที่ 4 วงจรและผลการทดสอบ เปรียบเทียบผลทดสอบในการตอบสนองการทำงานที่ความถี่ต่างๆ

บทที่ 5 สรุปผลและข้อเสนอแนะ

## บทที่ 2

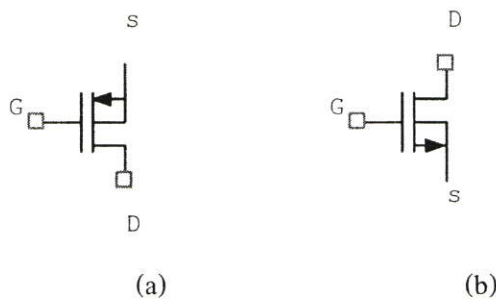
# ทฤษฎีพื้นฐานของมอสทรานซิสเตอร์

### 2.1 บทนำ

มอสเฟททรานซิสเตอร์ (Metal Oxide Semiconductor Field Effect Transistor, MOSFET) เป็นอุปกรณ์สารกึ่งตัวนำที่มีการทำงานในลักษณะที่จะสามารถแปลงสัญญาณที่เป็นสัปดาห์ หรือแปลงสัญญาณที่เป็นกระแสได้ง่าย โดยกระแสที่ได้ มีผลมาจากพาหะข้างมาก (Majority Carrier) จากอิเล็กตรอนหรือโฮล ขึ้นอยู่ยู่อุปกรณ์ดังกล่าวเป็นชนิด NMOS หรือ PMOS ตามลำดับ ดังนั้นมอสเฟททรานซิสเตอร์จึงถูกจัดอยู่ในอุปกรณ์สารกึ่งตัวนำแบบประจุเดียว (Unipolar Device)

### 2.2 มอสเฟททรานซิสเตอร์

มอสเฟททรานซิสเตอร์สามารถแบ่งได้ 2 ประเภทคือ มอสเฟททรานซิสเตอร์แบบดีพลีชัน (Depletion) และมอสเฟททรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ (Enhancement) มอสเฟทแต่ละประเภทนี้ยังสามารถแบ่งตามการใช้งานได้อีก 2 ชนิดคือ NMOS (ประจุพาหะอิเล็กตรอนเป็นตัวนำกระแส) หรือแซนแนลเอ็น (N-channel type) และ PMOS (ประจุพาหะโฮลเป็นตัวนำกระแส) หรือแซนแนลพี (P-channel type) สัญลักษณ์ของมอสดังรูปที่ 2.1 ที่ผ่านมามีมอส (PMOS) ได้รับความนิยมนำมาใช้มากในงานทางด้านดิจิทัล แต่ปัจจุบันเทคโนโลยีเอ็นมอส (NMOS) ได้รับการพัฒนามากขึ้น ซึ่งเป็นเทคโนโลยีที่ทำให้ทรานซิสเตอร์มีความเร็วเพิ่มขึ้นแต่ใช้พื้นที่ของซิลิคอนน้อยลง



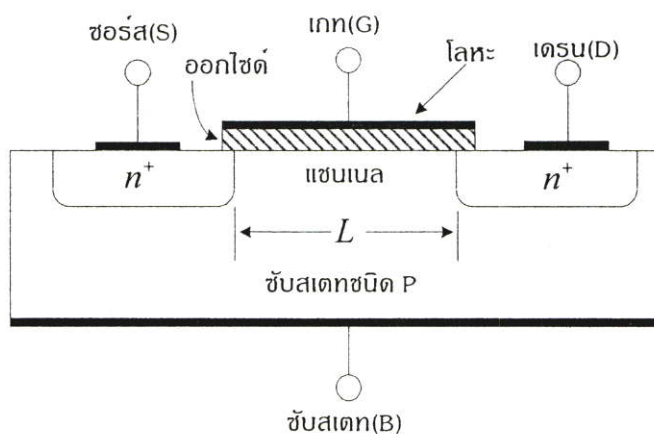
รูปที่ 2.1 (a) สัญลักษณ์ของมอสแซนแนลพี (PMOS)

(b) สัญลักษณ์ของมอสแซนแนลเอ็น (NMOS)

ทรานซิสเตอร์ชนิดมอสมีอิมพีแดนซ์สูง จึงทำให้ความต้องการกำลังงานเพียงเล็กน้อยได้ ซึ่งสามารถนำไปออกแบบวงจรลอจิกและวงจรเชิงเส้นที่ต้องการกำลังต่ำได้เป็นอย่างดี และใช้ออกแบบวงจรขยายที่ให้อินพุตอิมพีแดนซ์สูง จึงสามารถใช้ทรานซิสเตอร์ชนิดมอสเป็นอานาล็อกสวิทช์ ด้วยเทคโนโลยีของมอสดังกล่าว ผลที่ได้สามารถนำเทคโนโลยีนี้ไปออกแบบวงจรประมวลผลสัญญาณได้อย่างแพร่หลาย

### 2.2.1 มอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์

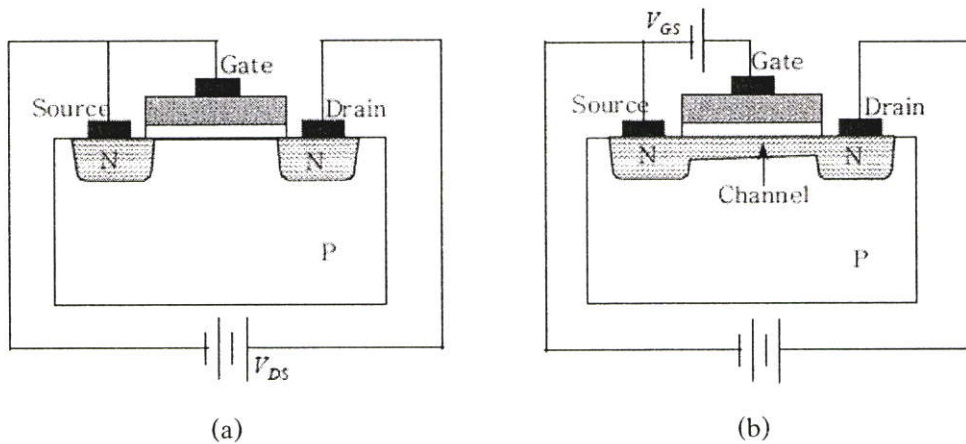
โครงสร้างหลักของ มอสเฟททรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ ในกรณีของแซนแนลเอ็น เริ่มพิจารณาบริเวณขั้วของเกต  $G_1$  จะเห็นได้ว่าประกอบด้วยชั้นของโลหะ (Metal) ชั้นของออกไซด์ ( $SiO_2$ , silicon oxide) ซึ่งเป็นฉนวน และชั้นของสารกึ่งตัวนำแบบพี ซึ่งเป็นฐานรอง (Substrate) บริเวณใต้ขั้วจากบนลงล่าง จึงมีลักษณะเป็นการเรียงตัวของชั้น โลหะ-ออกไซด์-สารกึ่งตัวนำ (Metal-oxide-semiconductor, MOS) ด้านบนของตัวฐานนี้จะสร้างเป็นบ่อ (Well) ของชั้น n จำนวน 2 จุดดังที่แสดงไว้ในรูปที่ 2.2 การสร้างบ่อชั้น n ทั้งสองนี้จะใช้เป็นซอร์ส (Source) และเดรน (Drain)



รูปที่ 2.2 โครงสร้างทางกายภาพของมอส แซนแนลเอ็นแบบเอ็นฮานซ์เมนต์

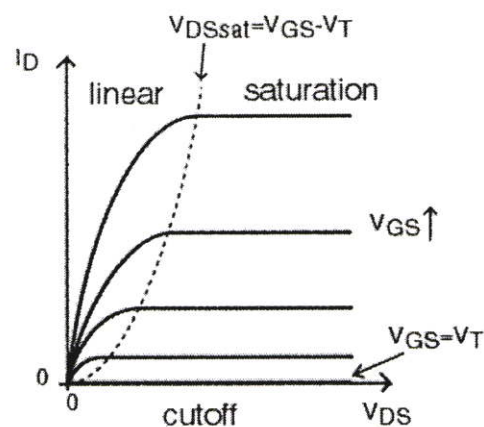
ดังนั้นทางผ่านของกระแสจากเดรนไปยังซอร์สจะประกอบด้วยชั้น n-p-n ซึ่งกระแสไหลผ่านไม่ได้ ณ ที่ค่า  $V_{GS} = 0$  จึงไม่มีกระแส  $I_D$  ไหล ดังรูปที่ 2.3(a) ต่อไปเมื่อเปลี่ยนค่า  $V_{GS}$  ในทิศทางบวกคือ  $V_{GS} > 0$  ดังรูปที่ 2.3 (b) ขั้วของเกตมีศักย์ไฟฟ้าเป็นบวก พาหะรอง (Minority carrier) ในฐานชั้น p ซึ่งในที่นี้ก็คืออิเล็กตรอน จะถูกดึงโดยสนามไฟฟ้าให้มากระจุกตัวกันที่ขอบติดกับชั้นออกไซด์บริเวณใต้ขั้วเกต จำนวนอิเล็กตรอนดังกล่าวนี้จะมีปริมาณเพิ่มขึ้นเมื่อค่า  $V_{GS}$  เพิ่มขึ้น เมื่อ  $V_{GS}$  มีค่าเพิ่มขึ้นถึงค่า  $V_T$  (Threshold Voltage) จำนวนอิเล็กตรอนจะมีมากพอที่จะทำให้เกิดชั้น n ขึ้นที่บริเวณใต้ขั้วเกตนี้บริเวณที่เปลี่ยนจากสภาพแบบ p มาเป็นสภาพแบบ n นี้เรียกว่า Electron inversion layer ซึ่งมีคุณสมบัติเสมือนเป็นช่องทางให้กระแสไหลผ่าน

ได้ ดังนั้น ภายใต้เงื่อนไข  $V_{GS} > V_T$  ช่องทางจากเดรนไปยังซอร์สจะมีลักษณะเป็นช่องทางไหลของกระแสแบบ n-n-n กระแสจะไหลจากเดรนไปยังซอร์สได้



รูปที่ 2.3 (a) ขณะที่  $V_{GS}$  ไม่ได้ต่อแหล่งจ่ายไฟ  
(b) ขณะที่  $V_{GS}$  ต่อแหล่งจ่ายไฟไว้

สำหรับขั้วฐานรอง (Substrate) ในกรณีของ แชนแนลเอ็น จะถูกต่อเข้ากับขั้วซอร์สหรือจุดที่มีศักย์ไฟฟ้าต่ำที่สุดในวงจร เพื่อรักษาสภาพการแยกจากกัน (Isolation) ระหว่างชั้น n ของซอร์สและเดรนกับฐานซึ่งเป็นสารกึ่งตัวนำแบบ p



รูปที่ 2.4 กราฟเส้นโค้ง  $I_D - V_{GS}$  ของมอสทรานซิสเตอร์

ในรูปที่ 2.4 เป็นกราฟของเส้นโค้ง  $I_D - V_{GS}$  จะเห็นได้ว่าในช่วง  $0 < V_{GS} < V_T$  ไม่มีกระแส  $I_D$  ไหล เมื่อกำหนดให้  $V_{DS}$  เป็นค่าคงที่ค่าหนึ่งๆ ในช่วงอ้อมตัวภายใต้เงื่อนไข  $V_{GS} > V_T$  จะสามารถคำนวณหาค่าของกระแส  $I_D$  ได้จากสมการ

$$I_D = K_n (V_{GS} - V_T)^2 \quad (2.1)$$

$K_n$  คือ Conduction parameter มีหน่วยเป็น  $[A/V^2]$  เป็นค่าที่ขึ้นอยู่กับองค์ประกอบต่าง ๆ ของส่วนที่อยู่ใต้ขั้วเกต  $G_1$  คือ

$$K_n = \frac{\mu_n \epsilon_{ox} W}{2t_{ox} L} \quad (2.2)$$

|     |                 |   |   |
|-----|-----------------|---|---|
| โดย | $\mu_n$         | : | ความคล่องตัว (Mobility) ของอิเล็กตรอนใน Inversion layer |
|     | $\epsilon_{ox}$ | : | ความซึมซาบทางไฟฟ้า (Permittivity) ของออกไซด์            |
|     | $t_{ox}$        | : | ความหนาของชั้นออกไซด์                                   |
|     | $W$             | : | ความกว้างของแซนแนล                                      |
|     | $L$             | : | ความยาวของแซนแนล  |

กลุ่มของเส้นโค้งแสดงความสัมพันธ์  $I_D - V_{DS}$  โดยให้  $V_{GS}$  เป็นพารามิเตอร์ หากพิจารณาจะสามารถแบ่งช่วงของเส้นโค้งออกเป็นเป็นช่วงโอมิกและช่วงอิ่มตัว เช่นพิจารณาเส้นโค้งที่  $V_{GS5} > V_{GS4}$  จะเห็นได้ว่าที่  $V_{DS} = V_{SAT}$  คือแนวคั่นระหว่างช่วงโอมิกกับช่วงอิ่มตัว กล่าวคือ ช่วงอิ่มตัวคือช่วงที่  $V_{DS} > V_{SAT}$  นั้นเอง ส่วนค่าของ  $V_{SAT}$  นั้นเราหาได้จากความสัมพันธ์

$$V_{SAT} = V_{GS} - V_T \quad (2.3)$$

แรงดัน  $V_{SAT}$  นี้มีค่าเปลี่ยนแปลงตามค่าของ  $V_{GS}$  โดย  $V_T$  เป็นค่าคงที่ ดังนั้น จากสมการ (2.3) จะเห็นได้ว่าหาก  $V_{GS}$  มีค่าเพิ่มขึ้น ค่า  $V_{SAT}$  จะเพิ่มขึ้น และหาก  $V_{GS}$  มีค่าลดลง ค่า  $V_{SAT}$  ก็ จะลดลงตาม กล่าวคือ เมื่อพิจารณาจากรูป ค่า  $V_{SAT}$  ของเส้นโค้ง  $I_D - V_{DS}$  แต่ละเส้นก็คือจุดที่เส้นโค้งที่เขียนด้วยเส้นประตัดกับเส้นโค้ง  $I_D - V_{DS}$  นั้นเอง

เส้นโค้ง  $I_D - V_{DS}$  ในช่วงอิ่มตัวในรูปที่ 2.4 ในอุดมคติควรจะเป็นเส้นตารางราบขนานกับแกนนอน แต่เนื่องจากเมื่อค่าแรงดัน  $V_{DS}$  เพิ่มขึ้น จะเกิดปรากฏการณ์ Channel modulation ขึ้น เส้นโค้งทั้งหมดจึงมีความชันเป็นบวกเล็กน้อย ในทำนองเดียวกันจากสมการ (2.1) สามารถแสดงผลกระทบของปรากฏการณ์นี้ได้ดังสมการ

$$I_D = K_n (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad (2.4)$$

โดยค่า  $\lambda$  ก็คือ Channel-length modulation parameter

สำหรับโครงสร้างของเอ็นฮานซ์เมนต์ MOSFET แบบแซนแนลพินั้น ตัวฐานจะเป็นสารกึ่งตัวนำแบบเอ็น และชั้นของบ่อที่ใช้ทำเป็นซอร์สและเดรนจะเป็นสารกึ่งตัวนำแบบพี ในการใช้

งาน ต้องไปอัสให้ขั้วซอร์สมีศักย์ไฟฟ้าสูงกว่าทั้งขั้วเกตและขั้วเดรน ดังนั้น ในที่นี้จะสลับตำแหน่งของอักษรห้อยกล่าวคือใช้สัญลักษณ์  $V_{SG}$  และ  $V_{SD}$  แทน เพื่อให้มีค่าเป็นบวกโดยแรงดัน  $V_T$  จะมีค่าเป็นลบ จะได้

$$I_D = K_p (V_{SG} + V_T)^2 \quad (2.5)$$

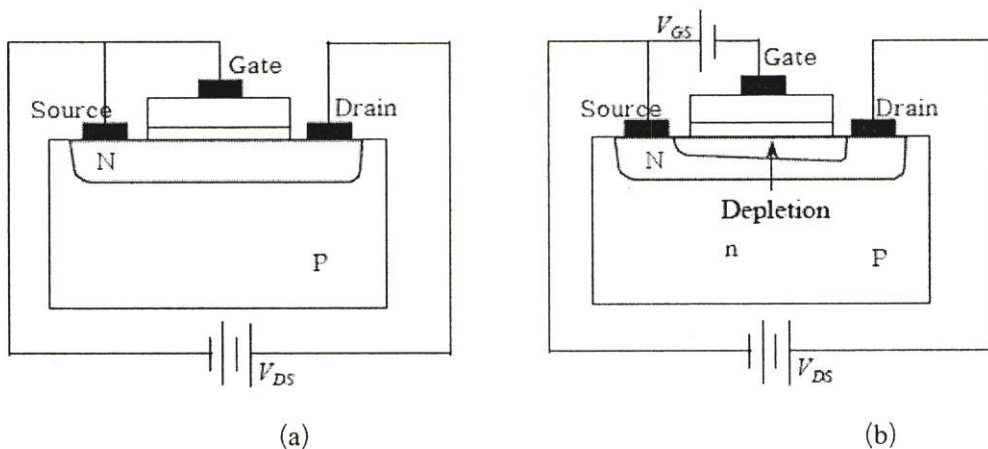
$$V_{SAT} = V_{SG} + V_T \quad (2.6)$$

กระแส  $I_D$  ในสมการ (2.5) จะมีทิศทางการไหลจากขั้วซอร์สไปยังขั้วเดรน และหากพิจารณาผลกระทบของ Channel length modulation ด้วย จะได้ความสัมพันธ์

$$I_D = K_p (V_{SG} + V_T)^2 (1 + \lambda V_{SD}) \quad (2.7)$$

### 2.2.2 มอสมทรานซิสเตอร์แบบคิปลิตชัน

ดังที่ได้กล่าวแล้วว่าเอ็นฮานซ์เมนต์ MOSFET แบบ n-channel นั้นที่ค่า  $V_{GS} = 0$  การไหลของกระแสหรือแขนเนลจากเดรนไปยังซอร์ส มีสภาพเป็นสารกึ่งตัวนำแบบ n-p-n เรียงตัวกัน จึงไม่มีกระแส  $I_D$  ไหล แต่ในกรณีของคิปลิตชัน MOSFET แบบแขนเนลเอ็น ซึ่งมีโครงสร้างภายในดังที่แสดงไว้ในรูปที่ 2.5 จะมีการสร้างแขนเนลเป็นชั้น n ระหว่างเดรนกับซอร์สไว้ล่วงหน้า แขนเนลจากเดรนไปยังซอร์สจึงมีสภาพเป็นสารกึ่งตัวนำแบบ n-n-n เมื่อป้อนแรงดัน  $V_{DS}$  ในทิศทางบวก กระแส  $I_D$  จึงไหลได้แม้ที่ค่า  $V_{GS} = 0$  การควบคุมปริมาณการไหลของกระแสในแขนเนลนั้น ทำได้โดยการปรับเปลี่ยนค่า  $V_{GS}$  ในทิศทางลบ ซึ่งทำให้เกิดชั้นปลอดพาหะในบริเวณใต้ขั้วเกต มีผลทำให้ความกว้างของแขนเนลแคบลง กระแส  $I_D$  จึงมีค่าลดลง เมื่อแรงดัน  $V_{GS}$  เปลี่ยนแปลงไปในทิศทางลบจนถึงค่า  $V_T$  ชั้นปลอดพาหะใต้ขั้วเกตจะมีขนาดกว้างขึ้นจนปิดแขนเนลทั้งหมด กระแส  $I_D$  ก็จะหยุดไหล



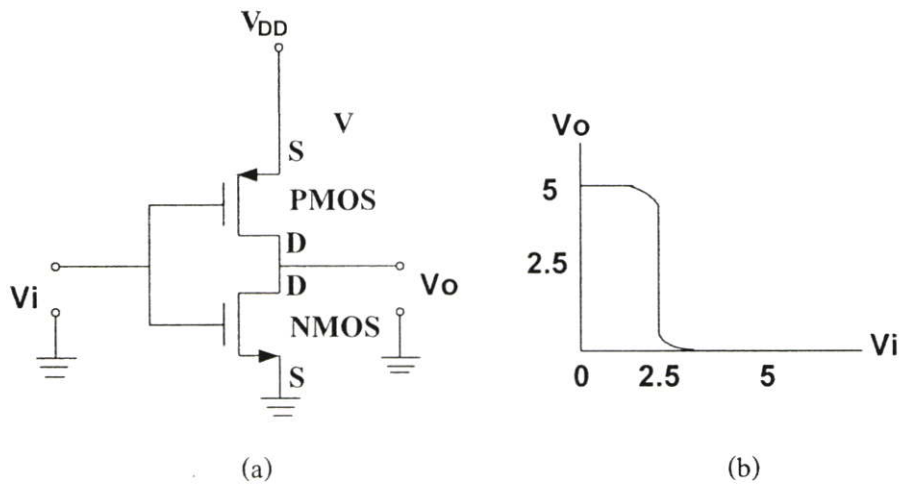
รูปที่ 2.5 (a) ขณะที่  $V_{GS}$  ไม่ได้ต่อแหล่งจ่ายไฟ  
(b) ขณะที่  $V_{GS}$  ต่อแหล่งจ่ายไฟไว้

การใช้งานของขั้วฐานรอง (Substrate) จะต่อให้เกิดสภาพการแยกจากกันโดยเด็ดขาด (isolation) ระหว่างเดรนและซอร์สกับฐานรอง ดังนั้น สำหรับ MOSFET แบบแซนแนลเอ็น เราต้องเชื่อมต่อขั้วฐานรอง เข้ากับจุดที่มีศักย์ไฟฟ้าต่ำที่สุดในวงจร และสำหรับ MOSFET แบบแซนแนลพี จะต้องเชื่อมต่อขั้วฐานรองเข้ากับจุดที่มีศักย์ไฟฟ้าสูงในวงจร

MOSFET แบบที่นิยมใช้มากที่สุดคือ เอ็นฮานซ์เมนต์ MOSFET แบบแซนแนลเอ็น เหตุที่นิยมใช้แบบเอ็นฮานซ์เมนต์ก็เนื่องจากขั้วของแรงดัน  $V_{GS}$  และ  $V_{DS}$  มีทิศทางเดียวกัน สามารถทำการไปอัสวงจรได้โดยใช้แหล่งจ่ายไฟเพียงตัวเดียว ส่วนที่เลือกใช้แซนแนลเอ็นนั้นก็เพราะว่า ความคล่องตัว  $\mu_n$  ของอิเล็กตรอนมีค่าสูงกว่าความคล่องตัว  $\mu_p$  ของโฮล (Hole) วงจรแบบแซนแนลเอ็นจึงสามารถตอบสนองต่อการเปลี่ยนแปลงของสัญญาณได้รวดเร็วกว่า และจากการที่เอ็นฮานซ์เมนต์ MOSFET เป็นแบบที่นิยมใช้มากที่สุด จึงมีการเรียกเพียงสั้น ๆ ว่า NMOS และ PMOS สำหรับ แซนแนลเอ็น และ แซนแนลพีตามลำดับ

### 2.2.3 ซีมอสทรานซิสเตอร์ (CMOS)

CMOS เป็นชื่อย่อมาจากคำว่า Complementary MOS เป็นหน่วยวงจรพื้นฐานหนึ่งที่มีความสำคัญมากในวงจรดิจิทัล ประกอบด้วย NMOS และ PMOS อย่างละหนึ่งตัวต่อเข้าด้วยกันในลักษณะดังที่แสดงไว้ในรูป 2.6 (a) วงจรนี้ทำงานเป็นอินเวอร์เตอร์ (Inverter) กลับสถานะของอินพุตจากระดับต่ำไปเป็นระดับสูง และกลับสถานะจากระดับสูงไปเป็นระดับต่ำ ตัวอย่างเช่นในวงจรรูปที่ 2.6(ก)นี้ กำหนดให้แรงดันซัพพลาย  $V_{DD} = 5V$  และสัญญาณอินพุต  $v_i$  เป็นพัลส์สี่เหลี่ยมที่มีขนาด 0~5V เมื่อ  $v_i = 0$  NMOS จะอยู่ในสภาพไม่ทำงาน (Off) หรือไม่นำกระแส ส่วน PMOS จะอยู่ในสภาพทำงาน (On) หรือนำกระแสทำให้เอาต์พุต  $v_o = V_{DD} = 5V$  กล่าวคือ อินพุตมีสถานะระดับต่ำและเอาต์พุตมีสถานะระดับสูงและเมื่อค่าของอินพุตกระโดดจาก 0V ไปเป็น 5V หรือ  $v_i = 5V$  NMOS จะกลับมาอยู่ในสภาพทำงานโดย PMOS จะกลับมาอยู่ในสภาพไม่ทำงาน ทำให้อาต์พุต  $v_o = 0$  กล่าวคือ อินพุตมีสถานะระดับสูงและเอาต์พุตมีสถานะระดับต่ำ การสลับเปลี่ยนสถานะระหว่างระดับสูงและระดับต่ำของเอาต์พุต  $v_o = 0$  จะเกิดที่  $v_i \approx 2.5V$  โดยประมาณดังที่แสดงเป็นกราฟไว้ในรูป 2.6 (b)

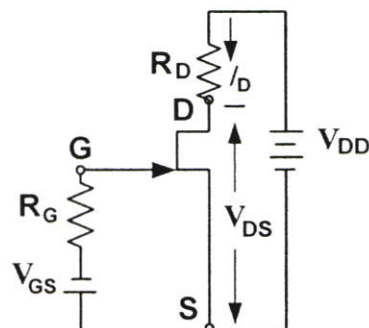


รูปที่ 2.6 (a) การต่อวงจร PMOS และ NMOS เข้าด้วยกันในการใช้งาน  
(b) สัญญาณที่ถูกเปลี่ยนสถานะระหว่างระดับสูงและระดับต่ำ

ส่วนวิธีการไบอัส JFET และ MOSFET แบบคิปลิตชัน ช่องทางไหลของกระแสตรงจากเดรนผ่านแซนแนลไปยังซอร์สมีสภาพเป็นสารกึ่งตัวนำแบบ n-n-n สำหรับชนิด n แซนแนลและมีสภาพเป็นกึ่งตัวนำแบบ p-p-p สำหรับชนิด p แซนแนลเหมือนกัน ดังนั้น เราจึงสามารถไบอัสวงจรถ่าย JFET และ MOSFET แบบคิปลิตชันโดยใช้วิธีเดียวกัน จะพิจารณาการไบอัสวงจรถ่าย JFET แบบ n แซนแนลซึ่งก็เป็นวิธีที่สามารถนำไปใช้กับวงจรถ่าย MOSFET แบบคิปลิตชันได้ด้วยเช่นกัน

จากการทำงาน แรงดันพินซ้อฟ  $V_p$  ของ JFET แบบ n แซนแนลมีค่าเป็นลบ และแรงดัน  $V_{GS}$  ต้องมีค่าระหว่าง 0 กับ  $V_p$  คือ  $0 > V_{GS} > V_p$  แรงดัน  $V_{GS}$  จึงมีค่าเป็นลบด้วย การคำนวณจุดทำงานของวงจรถ่ายต้องใช้ความสัมพันธ์ระหว่างกระแสเดรน  $I_D$  กับแรงดัน  $V_{GS}$  ซึ่งอยู่ในรูปของ

$$I_D = I_{DSS} \left( 1 - \frac{V_{GS}}{V_p} \right)^2 \quad (2.8)$$



รูปที่ 2.7 การไบอัสของ JFET

จากรูปที่ 2.7 แสดงวิธีการไบอัสวงจร FET โดยใช้แหล่งจ่ายกระตุ้นให้กับ  $V_{GS}$  และแหล่งจ่ายวงจร  $V_{DD}$  จากวงจรจะได้รับความสัมพันธ์

$$V_{DS} = V_{DD} - R_D I_D \quad (2.9)$$

สำหรับวงจรนี้ จุดทำงานที่เหมาะสมคือจุดที่ซึ่ง  $V_{DS} = V_{DD} / 2$  ดังนั้น เมื่อแทนค่าลงในสมการ (2.9) จะได้รับความสัมพันธ์

$$R_D I_D = \frac{V_{DD}}{2} \quad (2.10)$$

ซึ่งในกรณีที่มีการกำหนดค่ากระแสเดรนไว้ เราจะได้

$$R_D = \frac{V_{DD}}{2I_D} \quad (2.11)$$

และจากสมการ (2.8) เราคำนวณค่าแรงดัน  $V_{GS}$  ได้จาก

$$V_{GS} = \left(1 - \sqrt{\frac{I_D}{I_{DSS}}}\right) V_P \quad (2.12)$$

สำหรับตัวต้านทาน  $R_G$  นั้น เนื่องจากไม่มีกระแสไหลผ่าน แรงดันตกคร่อมตัว  $R_G$  จึงเท่ากับศูนย์และไม่มีผลกระทบต่อจุดทำงานของวงจร แต่ที่ต้องมีการต่อตัว  $R_G$  ไว้ก็เพื่อเป็นตัวแยกขั้วของเกตให้ออกจากจุดอ้างอิงกราวด์ ดังนั้น จะกำหนดให้  $R_G$  มีค่าเท่าไรก็ได้ โดยทั่วไปเราจะเลือก  $R_G$  ให้มีค่าความต้านทานสูง เช่น  $1M\Omega$  เป็นต้น

ส่วนวิธีการไบอัส MOSFET แบบแอนฮานซ์เมนต์ ที่มีวงจรพื้นฐานของแอนฮานซ์เมนต์ MOSFET แบบ n แชนแนล ดังรูปที่ 2.8 การกำหนดค่าไบอัสโดยใช้ตัวต้านทาน  $R_1$  และ  $R_2$  เป็นวงจรแบ่งแรงดัน  $V_{DD}$  ออกเป็น 2 ส่วน และให้ส่วนของแรงดันที่ตกคร่อม  $R_2$  เป็นตัวทำให้เกิดแรงดันไบอัส  $V_{GS}$  ถ้าให้  $V_T$  เป็นแรงดันเทรชโฮลด์ (Threshold Voltage) และภายใต้เงื่อนไข  $V_{GS} > V_T$  จะได้รับความสัมพันธ์ระหว่างกระแส  $I_D$  และแรงดัน  $V_{GS}$  ในรูปของ

$$I_D = K_n (V_{GS} - V_T)^2 \quad (2.13)$$

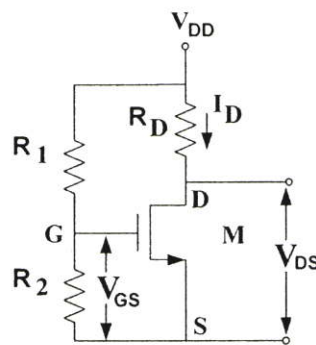
หากทราบค่าของกระแส  $I_D$  เราสามารถคำนวณค่าของ  $V_{GS}$  ได้จากความสัมพันธ์

$$V_{GS} = \sqrt{\frac{I_D}{K_n}} + V_T \quad (2.14)$$

จากวิธีการคำนวณหาค่าของจุดทำงาน เนื่องจากไม่มีกระแสไหลในขาเกต เราได้ความสัมพันธ์

$$V_{GS} = \frac{R_2}{R_1 + R_2} V_{DD} \quad (2.15)$$

$$V_{DS} = V_{DD} - R_D I_D \quad (2.16)$$



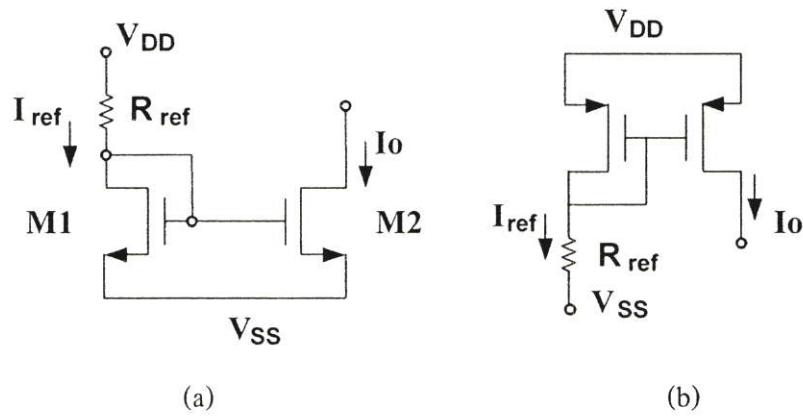
รูปที่ 2.8 การไบอัสของมอสทรานซิสเตอร์

## 2.3 วงจรสะท้อนกระแสแบบ CMOS

วงจรสะท้อนกระแสหรือที่รู้จักกันคือวงจร Current Mirror เป็นวงจรที่ทำหน้าที่เสมือนเป็นแหล่งกำเนิดกระแสคงที่ ที่เลือกใช้ทรานซิสเตอร์แบบ CMOS เป็นเทคโนโลยีการออกแบบ และการสร้างให้มอสทรานซิสเตอร์ชนิด NMOS และ PMOS มีความสมมาตรกัน ทำให้เป็นอุปกรณ์ที่เหมาะสมในการนำมาสร้างเป็นวงจรสะท้อนกระแส ซึ่งสามารถแบ่งออกเป็น

### 2.3.1 วงจรสะท้อนกระแสแบบพื้นฐาน

วงจรสะท้อนกระแสแบบพื้นฐานประกอบไปด้วยมอสทรานซิสเตอร์ 2 ตัว ต่อกับความต้านทานซึ่งทำหน้าที่เป็นแหล่งจ่ายกระแสคงที่ โดยสามารถนำมอสทรานซิสเตอร์ทั้งชนิด NMOS และ PMOS มาต่อกัน โดยคำนึงถึงลักษณะการป้อนไฟเลี้ยงที่ถูกต้องดังแสดงในรูปที่ 2.9

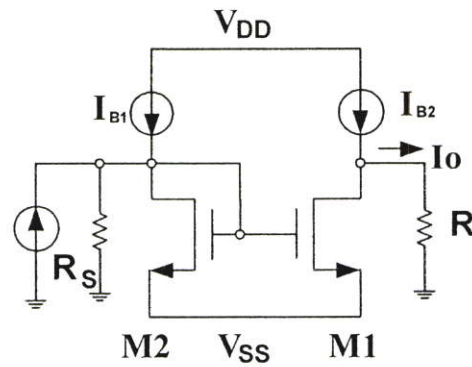


รูปที่ 2.9 (a) วงจรสะท้อนกระแสแบบพื้นฐานชนิด n  
(b) วงจรสะท้อนกระแสแบบพื้นฐานชนิด p

สำหรับการวิเคราะห์ห้วงจรสะท้อนกระแสแบบพื้นฐาน โดยทำการจัดให้มอสทรานซิสเตอร์ทำงานในโหมดอิ่มตัว  $V_{DS} > V_{GS} - V_T$  อยู่ตลอดเวลา ซึ่งค่าของกระแสเดรนหรือค่า  $I_{ref}$  ที่อ้างอิงในการสะท้อนกระแส และเนื่องจากค่าแรงดันที่ตกคร่อมระหว่างขั้วเดรนและซอส  $V_{GS}$  ของทรานซิสเตอร์ทั้ง 2 ตัวเท่ากัน ทำให้ค่าของกระแสเดรนของทรานซิสเตอร์ทั้งสองตัวมีค่าเท่ากัน โดยพิจารณาว่าค่าพารามิเตอร์  $\lambda$  มีค่าเท่ากับ 0 เมื่อไม่มีกระแสเข้าที่ขั้วเกตของทรานซิสเตอร์ กระแสอ้างอิง ( $I_{ref}$ ) จะมีค่าเท่ากับกระแสขาออก ( $I_O$ ) เมื่อทรานซิสเตอร์ทั้งสองตัวมีค่าแรงดันต่างๆเท่ากันทุกประการ ความสัมพันธ์ระหว่างกระแสขาออก หรือกระแสโหลดและกระแสอ้างอิงจะเปลี่ยนแปลงเมื่อความกว้าง (W) และความยาว (L) ของช่องทางเดินกระแสของทรานซิสเตอร์ทั้งสองตัวเปลี่ยนไป มีค่าเป็นดังสมการ

$$\frac{I_O}{I_{ref}} = \frac{(W/L)_2}{(W/L)_1} \quad (2.17)$$

จากสมการ (2.17) แสดงให้เห็นว่า ค่าอัตราส่วนระหว่างกระแสระหว่างกระแสขาออกและกระแสอ้างอิง มีค่าแปรผันตรงกับอัตราส่วนของขนาดช่องทางเดินกระแสของทรานซิสเตอร์ทั้งสองตัว ซึ่งผู้ออกแบบวงจรสามารถกำหนดค่าเองได้ แต่เนื่องจากการใช้งานจริง การดึงกระแสขาออกของวงจรสะท้อนกระแสไปใช้ จะไม่ใช่กระแสเดรนของทรานซิสเตอร์เพียงอย่างเดียว ดังแสดงในรูปที่ 2.10



รูปที่ 2.10 การวิเคราะห์วงจรสะท้อนกระแสแบบพื้นฐาน

เมื่อผลกระทบจากความต้านทานของแหล่งกำเนิด และความต้านทานของโหลดไม่นำมาพิจารณา ค่าอัตราขยายของวงจรสะท้อนกระแสมีค่าขึ้นอยู่กับอัตราส่วนของทรานซิสเตอร์ M1 และ M2

$$A_i = \frac{I_O}{I_{in}} = \frac{W_2 L_1}{W_1 L_2} \left( \frac{V_{GS} - V_{T2}}{V_{GS} - V_{T1}} \right)^2 \frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} \frac{\mu_{O2} C_{OX2}}{\mu_{O1} C_{OX1}} \quad (2.18)$$

จากสมการถ้ากำหนดให้ค่าพารามิเตอร์ของทรานซิสเตอร์ทั้ง 2 ตัว มีค่าเท่ากันทุกประการ ทำให้อัตราการขยายมีค่าเท่ากับ 1 หรือค่าของกระแสขาเข้าเท่ากับกระแสขาออกนั่นเอง

ความต้านทานขาออกของวงจรสะท้อนกระแสแบบพื้นฐาน เป็นพารามิเตอร์ที่สำคัญในการพิจารณา เนื่องจากคุณสมบัติที่ดีของแหล่งจ่ายกระแสจะต้องมีความต้านทานขาออกที่มีค่าสูงมาก จากรูปที่ 2.10 ค่า  $V_{DS1} = V_{DS2}$  ซึ่งเท่ากับค่าคงที่ โดยปกติแล้ว  $\lambda V_{DS1} = \lambda V_{DS2} \ll 1$  และถ้า  $(W/L)_2 = (W/L)_1$  เมื่อกระแสไบอัสเปลี่ยนแปลง จะทำให้มีผลกระทบต่อค่า  $V_{DS}$  ด้วย เพราะฉะนั้น

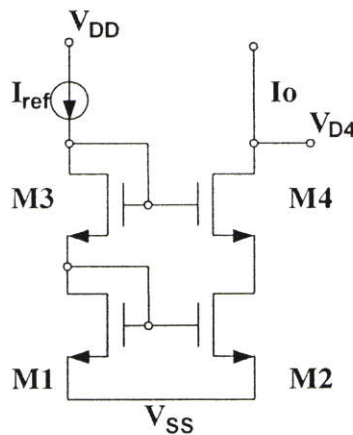
$$\frac{1}{R_O} = \frac{dI_O}{dV_{DS2}} = \lambda I_{in} = \frac{1}{r_O} \quad (2.19)$$

เมื่อ  $r_O$  คือความต้านทานขาออกของทรานซิสเตอร์ ซึ่งสะท้อนกระแสตามต้องการให้มีค่ามากๆ เพื่อเป็นแหล่งจ่ายกระแสที่ดี

### 2.3.2 วงจรสะท้อนกระแสแบบคาสโคด (Cascode Current Mirror)

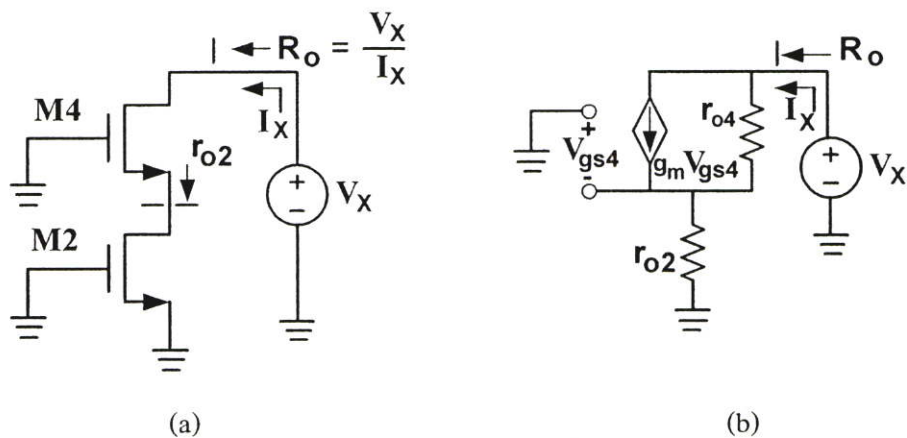
วงจรสะท้อนกระแสแบบคาสโคด สามารถเพิ่มค่าความต้านทานขาออก ซึ่งทำให้มีคุณสมบัติการเป็นวงจรแหล่งจ่ายกระแสที่ดีขึ้น วงจรประกอบด้วยมอสทรานซิสเตอร์ 4 ตัว หรือ

วงจระสะท้อนกระแสแบบพื้นฐาน 2 ชุด ต่อในลักษณะที่อนุกรมกัน และแหล่งจ่ายกระแสอ้างอิงดังรูปที่ 2.11



รูปที่ 2.11 วงจระสะท้อนกระแสแบบคาสโคด

สำหรับวงจระสะท้อนกระแสที่ทำหน้าที่เป็นแหล่งจ่ายกระแสโดยใช้มอสทรานซิสเตอร์ที่มีค่าความต้านทานขาออก โดยเทียบกับการเปลี่ยนแปลงของแรงดันขาออก ความต้านทานของวงจระสามารถเพิ่มขึ้นโดยการต่อวงจระสะท้อนกระแสเพิ่มขึ้นดังรูปที่ 2.11 ในส่วนของแหล่งจ่ายกระแสอ้างอิง สามารถสร้างได้โดยการต่อมอสทรานซิสเตอร์อีกหนึ่งตัว ในลักษณะที่จัดให้ทรานซิสเตอร์ทำงานเป็นตัวต้านทาน หรือในช่วงอิมิตัวอยู่ตลอดเวลา สมมุติว่าทรานซิสเตอร์ทุกตัวมีค่าพารามิเตอร์เท่ากันทุกประการ ดังนั้น  $I_O = I_{ref}$  ในการพิจารณาค่าความต้านทานขาออกของวงจระที่ขั้วขาเดรนของทรานซิสเตอร์ M4 ใช้วงจระสมมูลสำหรับสัญญาณขนาดเล็ก เมื่อกระแสอ้างอิง ( $I_{ref}$ ) มีค่าคงที่ แรงดันที่ขั้วเกตของทรานซิสเตอร์ M1 และ M3 เท่ากับทรานซิสเตอร์ M2 และ M4 ซึ่งมีค่าคงที่ เขียนเป็นวงจระสมมูลได้ดังรูปที่ 2.12



รูปที่ 2.12 (a) การหาความต้านทานขาออกของวงจระสะท้อนกระแสแบบคาสโคด  
(b) วงจระสมมูลสำหรับสัญญาณขนาดเล็กของวงจระ

ค่าความต้านทานสำหรับสัญญาณขนาดเล็กเมื่อมองเข้าทางขั้วเดรนของทรานซิสเตอร์ M2 คือ  $r_{O2}$  เขียนสมการลูปของกระแสที่ทางขาออกจะได้

$$I_X = g_m V_{GS4} + \frac{V_X - (-V_{GS4})}{r_{O4}} \quad (2.20)$$

เมื่อ  $V_{GS4} = -I_X r_{O2}$  แทนค่า  $V_{GS4}$  ลงในสมการที่ (2.20) จะได้

$$I_X + \frac{r_{O2}}{r_{O4}} I_X + g_m r_{O2} I_X = \frac{V_X}{r_{O4}} \quad (2.21)$$

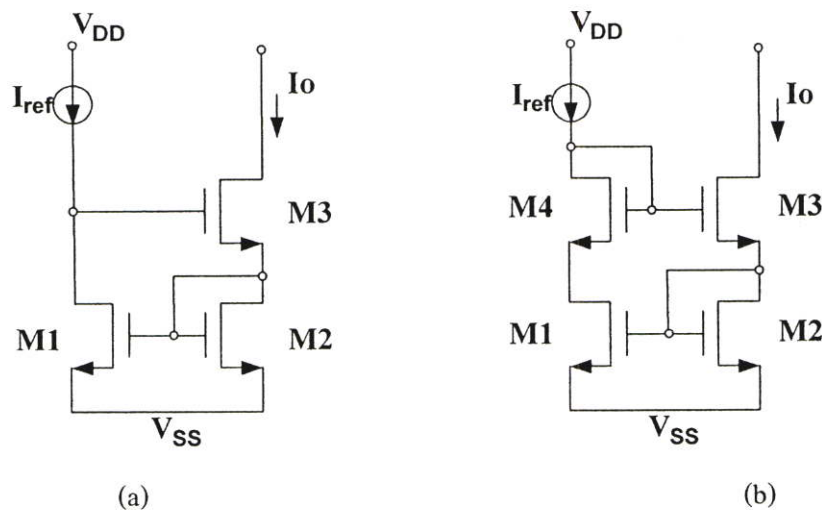
ค่าความต้านทานขาออกจะมีค่าเป็น

$$R_O = \frac{V_X}{I_X} = r_{O4} + r_{O2}(1 + g_m r_{O4}) \quad (2.22)$$

โดยทั่วไปแล้ว  $g_m r_{O4} \gg 1$  ซึ่งแสดงให้เห็นว่าค่าความต้านทานขาออกของวงจรสะท้อนกระแสแบบคาสโคด จะมีค่าเพิ่มขึ้นมากกว่าวงจรสะท้อนกระแสแบบพื้นฐาน

### 2.3.3 วงจรสะท้อนกระแสแบบวิลสัน (Wilson Current Mirror)

วงจรสะท้อนกระแสสี่กวางจรหนึ่งที่มีค่าความต้านทานขาออกที่สูงมาก คือวงจรสะท้อนกระแสแบบวิลสัน ซึ่งมี 2 รุ่น คือวงจรสะท้อนกระแสแบบวิลสันพื้นฐาน และวงจรสะท้อนกระแสแบบวิลสันที่ปรับปรุงแล้ว (Modified Wilson's Current Mirror) ดังแสดงในรูปที่ 2.13 (a) และ (b) ตามลำดับ



รูปที่ 2.13 (a) วงจรสะท้อนกระแสแบบวิลสัน

(b) วงจรสะท้อนกระแสแบบวิลสันที่ปรับปรุงแล้ว

การหาค่าความต้านทานขาออกของวงจร สมมุติว่าแหล่งจ่ายกระแสอ้างอิง ( $I_{ref}$ ) ทำให้เกิดค่าความต้านทานที่โหลดดังสมการ

$$R_O \cong (2 + g_{m3}r_{O1})r_{O3} \quad (2.23)$$

วงจรสะท้อนกระแสแบบวิลสัน ดังรูปที่ 2.13 (a) แรงดันที่ตกคร่อมทรานซิสเตอร์ ( $V_{DS}$ ) ของ M1 มีค่ามากกว่าแรงดันที่ตกคร่อมระหว่างขั้วเดรนและซอสของทรานซิสเตอร์ M2 สำหรับแรงดันขั้วเดรนที่มีค่ามาก ทำให้เกิดการไม่เท่ากันของกระแสอ้างอิงและกระแสขาออก เนื่องจากค่าความต้านทานขาออกที่เป็นอนันต์ของทรานซิสเตอร์ สามารถแก้ด้วยการเพิ่มมอสทรานซิสเตอร์อีก 1 ตัว ในลักษณะวงจรสะท้อนกระแสแบบวิลสันที่ปรับปรุงแล้ว ดังรูปที่ 2.13 (b) วงจรสะท้อนกระแสแบบวิลสันปรับปรุงแล้ว จะทำให้กระแสขาออกมีค่าเท่ากับค่ากระแสอ้างอิงมากขึ้น และเพิ่มค่าความต้านทานทางด้านขาออกของวงจร

จากวงจรสะท้อนกระแสแบบต่างๆดังกล่าว มุ่งเน้นในการพัฒนาและปรับปรุงให้ได้ค่ากระแสขาออกของวงจรมีค่าเท่ากับกระแสอ้างอิงมากที่สุด และค่าความต้านทานขาออกสูงเพื่อที่จะไม่เป็นภาระแก่การจ่ายกระแสให้กับอุปกรณ์ที่นำมาเป็นโหลด ซึ่งเป็นแหล่งจ่ายกระแสที่ดีและมีเสถียรภาพ

## 2.4 หลักการของทรานส์ลิเนียร์

วงจรทรานส์ลิเนียร์เป็นวงจรที่นิยมนำมาออกแบบวงจรประมวลผลสัญญาณ ที่ทำงานในแบบสัญญาณกระแส หลักการของทรานส์ลิเนียร์คือ วงจรที่ใช้คุณสมบัติความไม่เป็นเชิงเส้นของทรานซิสเตอร์มาใช้งาน โดยอาศัยความไม่เป็นเชิงเส้นระหว่างกระแสและแรงดันของอุปกรณ์ มาสร้างให้เป็นวงจรที่มีค่าทรานส์คอนดักแตนซ์ที่เป็นเชิงเส้นกับกระแส หรือค่าทรานส์คอนดักแตนซ์ที่เป็นเชิงเส้นกับแรงดัน ถ้าวงจรทรานส์ลิเนียร์สร้างขึ้นจากอุปกรณ์ไบโพลาร์ทรานซิสเตอร์ ค่าทรานส์คอนดักแตนซ์ที่ได้จะเป็นเชิงเส้นกับกระแส แต่ถ้าวงจรทรานส์ลิเนียร์สร้างขึ้นจากมอสทรานซิสเตอร์ ค่าทรานส์คอนดักแตนซ์จะเป็นเชิงเส้นกับแรงดัน

เมื่อวงจรทรานส์ลิเนียร์ถูกสร้างด้วยไบโพลาร์ทรานซิสเตอร์ ค่าทรานส์คอนดักแตนซ์ ( $g_m$ ) จะมีความสัมพันธ์เป็นเชิงเส้นกับกระแส ซึ่งสามารถแสดงได้คือ

$$g_m = \frac{dI}{dV} = aI \quad (2.24)$$

โดยที่  $a$  เป็นค่าคงที่ เมื่อทำการอินทิเกรตสมการที่ (2.24) จะได้

$$I = be^{aV} \quad (2.25)$$

โดยที่  $b$  เป็นค่าคงที่

จากสมการที่ (2.25) จะเห็นว่าความสัมพันธ์ของกระแส  $I$  และ  $V$  เป็นความสัมพันธ์ในลักษณะเอ็กโพเนนเชียล ซึ่งคุณสมบัติดังกล่าวจะสอดคล้องกับคุณสมบัติกระแสคอลเลคเตอร์ ( $I_C$ ) และแรงดันระหว่างขาเบสและอิมิตเตอร์  $V_{BE}$  ของไบโพลาร์ทรานซิสเตอร์คือ

$$I_C = I_S \exp\left(\frac{V_{BE}}{V_T}\right) \quad (2.26)$$

$$V_{BE} = V_T \ln\left(\frac{I_C}{I_S}\right) \quad (2.27)$$

เมื่อ  $I_S$  คือค่ากระแสอิ่มตัวไหลย้อนกลับ โดยจะมีค่าคงที่แปรผันตามพื้นที่ขาอิมิตเตอร์

$V_T$  คือแรงดันอุณหภูมิมีค่าเท่ากับ  $kT/q$

$k$  คือค่าคงที่ของ Boltzmann

$T$  คืออุณหภูมิ มีหน่วยเป็นองศาเคลวิน

$q$  คือค่าประจุไฟฟ้าของอิเล็กตรอน มีค่าเท่ากับ  $1.602 \times 10^{-19}$  คูลอมป์

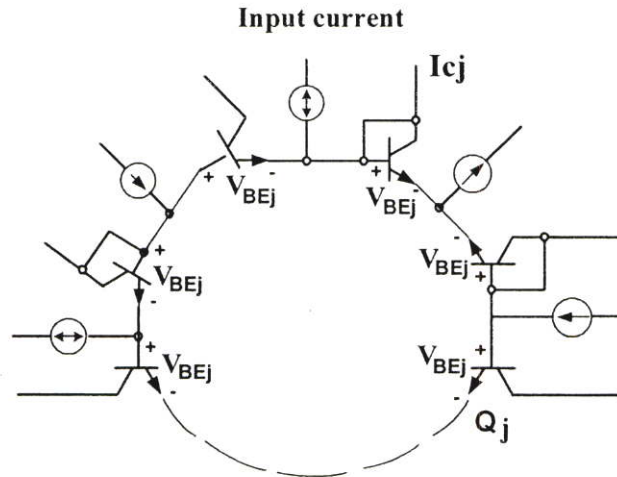
ค่าทรานส์คอนดักแตนซ์ ( $g_m$ ) ของไบโพลาร์ทรานซิสเตอร์คือ

$$g_m = \frac{\partial I_C}{\partial V_{BE}} \quad (2.28)$$

ดังนั้นจะได้ว่า

$$g_m = \frac{I_S}{V_T} \exp\left(\frac{V_{BE}}{V_T}\right) = \frac{I_C}{V_T} \quad (2.29)$$

จากสมการที่ (2.29) จะเห็นได้ว่าค่าทรานส์คอนดักแตนซ์ของไบโพลาร์ทรานซิสเตอร์เป็นเชิงเส้นกับกระแสคอลเลคเตอร์ จากคุณสมบัตินี้ เมื่อนำมาประยุกต์ใช้กับวงจรที่ประกอบด้วยรอยต่อพีและเอ็น (p-n junction) ที่เป็นจำนวนคู่ที่ถูกไบอัสตรง โดยรอยต่อพีและเอ็นแต่ละตัว จะถูกต่อเข้ากับขั้วรอยต่ออื่นๆเรียงกันไปเป็นลูปที่ปิด การต่อวงจรในลักษณะนี้เรียกว่าวงจรทรานส์ลิเนียร์ลูป การต่อทรานส์ลิเนียร์ลูปด้วยไบโพลาร์ทรานซิสเตอร์นั้น ที่รอยต่อระหว่างขาเบสและขาอิมิตเตอร์จะต้องถูกไบอัสตรง วงจรทรานส์ลิเนียร์ลูปสามารถแสดงได้ดังรูปที่ 2.14



รูปที่ 2.14 หลักการต่อวงจรทรานส์ลีนีร์รูป

จากรูปที่ 2.14 เมื่อพิจารณาจุดปิดที่ประกอบด้วยแรงดันที่รอยต่อระหว่างขาเบสและอีมิเตอร์ของไบโพลาร์ทรานซิสเตอร์ที่ได้รับไบอัสตรง โดยจะแบ่งแรงดัน  $V_{BE}$  ออกเป็นสองส่วน คือ เป็นแรงดันที่เกิดขึ้นในทิศทางตามเข็มนาฬิกา (Clockwise: CW) และแรงดัน  $V_{BE}$  ในทิศทางทวนเข็มนาฬิกา (Counterclockwise: CCW) โดยให้แหล่งจ่ายกระแสต่างๆเป็นค่าคงที่ อินพุตและเอาต์พุตสามารถต่อได้ที่ขาคอลเลกเตอร์ ผลรวมของแรงดัน  $V_{BE}$  ภายในรูป สามารถเขียนเป็นสมการได้ดังนี้

$$\sum_{j=1}^N V_{BEj} = 0 \quad (2.30)$$

หรือ

$$\sum_{CW} V_T \ln\left(\frac{I_{Cj}}{I_S}\right) = \sum_{ACW} V_T \ln\left(\frac{I_{Cj}}{I_S}\right) \quad (2.31)$$

โดยที่  $I_S$  สามารถเขียนให้อยู่ในรูปของความหนาแน่นของกระแส ( $J_S$ ) คือ  $J_S = J_S A_j$

$$\sum_{CW} V_T \ln\left(\frac{I_{Cj}}{J_S A_j}\right) = \sum_{ACW} V_T \ln\left(\frac{I_{Cj}}{J_S A_j}\right) \quad (2.32)$$

จากสมการที่ (2.32) สมมุติว่าไบโพลาร์ทรานซิสเตอร์ถูกสร้างขึ้นจากกระบวนการเดียวกันและ

ทำงานที่อุณหภูมิเดียวกัน และ  $J_S$  ของไบโพลาร์ทรานซิสเตอร์มีค่าเท่ากันทุกตัว ดังนั้นผลของ  $V_T$  และ  $J_S$  จะถูกขจัดออกไป ทำให้ได้ความสัมพันธ์กระแสคอลเลกเตอร์เป็น

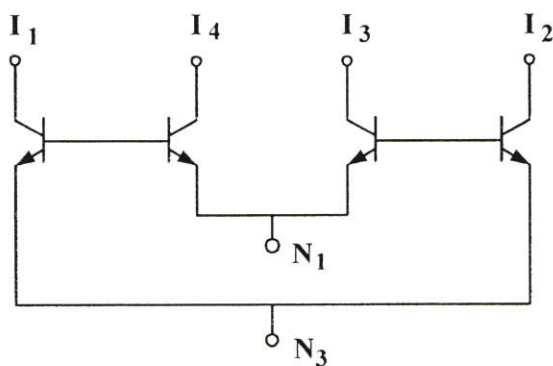
$$\prod_{CW} \frac{I_{Cj}}{A_j} = \prod_{ACW} \frac{I_{Cj}}{A_j} \quad (2.33)$$

จากสมการที่ (2.33) ถ้าพื้นที่ที่ขามีเตอร์ของไบโพลาร์ทรานซิสเตอร์ทุกตัวที่อยู่ภายในรูป มีค่าเท่ากันทุกตัว จะสามารถเขียนสมการใหม่ได้คือ

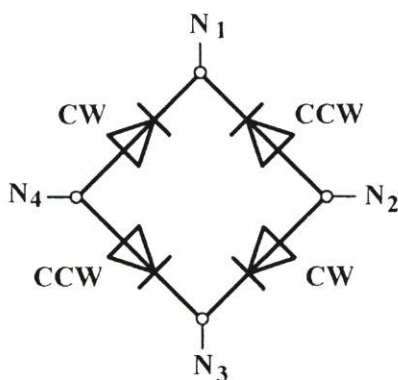
$$\prod_{CW} I_{Cj} = \prod_{ACW} I_{Cj} \quad (2.34)$$

จากสมการที่ (2.34) จะสามารถสรุปได้ว่า หลักการที่สำคัญของวงจรถานส์ลิเนียร์ที่สร้างขึ้นจากไบโพลาร์ทรานซิสเตอร์คือ ผลคูณของกระแสในทิศทางตามเข็มนาฬิกา จะต้องเท่ากับผลคูณของกระแสในทิศทางทวนเข็มนาฬิกา นอกจากนั้นจะเห็นได้ว่าวงจรถานส์ลิเนียร์รูป เป็นวงจรที่ทำงานในแบบสัญญาณกระแสเป็นหลัก ที่มีความถูกต้องแม่นยำสูง และเป็นอิสระจากผลของอุณหภูมิภายใน แต่วงจรถานส์ลิเนียร์รูป จะต้องมีคุณสมบัติที่เหมือนกันของอุปกรณ์ ดังนั้นการสร้างเป็นวงจรรวม จะทำให้คุณสมบัติของวงจรถือว่าวงจรถือสร้างด้วยอุปกรณ์เพียงลำพัง

จากคุณสมบัติของทรานส์ลิเนียร์รูปที่นำมาสร้างเป็นวงจรถายสัญญาณกระแส ดังรูปที่ 2.15 เป็นโครงสร้างของทรานส์ลิเนียร์รูปชนิด A (Polarities Alternative) ที่ให้ทรานซิสเตอร์ทำงานใน Class AB โดยพิจารณาโครงสร้างที่มีทิศทางกระแสในวงจรมูลดั่งในรูปที่ 2.16 ดังนั้นวงจรจะทำหน้าที่ส่งถ่ายกระแสออกมาในวงจรให้อยู่ในรูปเชิงเส้น การทำงานของวงจรมีข้อผิดพลาดเกิดขึ้นได้ เนื่องจากความไม่เหมาะสมกันทุกประการของทรานซิสเตอร์

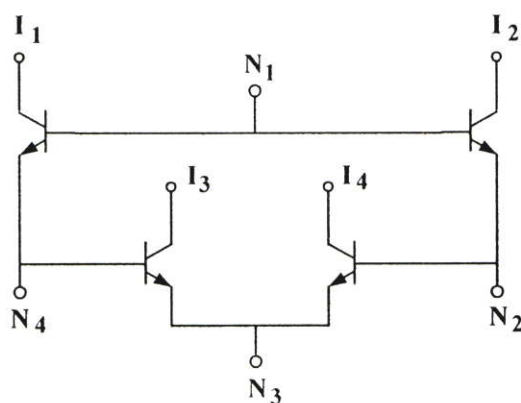


รูปที่ 2.15 โครงสร้างของทรานส์ลิตีเนียร์รูปชนิด A (Polarities Alternative)



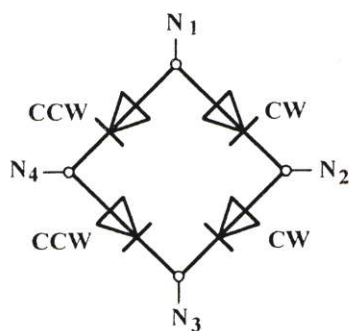
รูปที่ 2.16 ทิศทางการไหลของกระแสภายในวงจรทรานส์ลิตีเนียร์รูปชนิด A

และการต่อวงจรทรานส์ลิตีเนียร์รูปที่ใช้งานดังรูปที่ 2.17 เป็นชนิด B (Balance) เพื่อให้วงจรสามารถส่งค่ากระแสออกมาใช้งานในวงจรให้มีความเที่ยงตรงและเสถียร



รูปที่ 2.17 โครงสร้างของทรานส์ลิตีเนียร์รูปชนิด B (Balance)

ซึ่งทิศทางการไหลของกระแสในวงจรทรานส์ลิตีเนียร์รูปชนิด B จะมีทิศทางดังรูปที่ 2.18



รูปที่ 2.18 ทิศทางการไหลของกระแสภายในวงจรทรานส์ลิเนียร์รูปชนิด A  
 วงจรทรานส์ลิเนียร์รูปนี้ สามารถนำไปใช้งานทางด้านการขยายสัญญาณกระแสเอาต์พุต  
 ในการประยุกต์วงจรใช้งานในการคูณกระแส (Multiplier) หรือการหารสัญญาณกระแส (Divider)  
 ได้ดีและเป็นที่ยอมรับ

### บทที่ 3

## การออกแบบวงจรคำนวณระยะยุคคิด และการทำงาน

### 3.1 หลักการออกแบบวงจรทรานส์ลิเนียร์รูปแบบมอสทรานซิสเตอร์ และ เทคนิคการออกแบบวงจรแรงดันไฟเลี้ยงต่ำ

วงจรถานส์ลิเนียร์ถูกนำเสนอครั้งแรกโดย Gilbert [9]-[10] ในปี 1975 โดยอาศัยความสัมพันธ์แบบเชิงเส้น ระหว่างค่าทรานส์คอนดักแตนซ์ (Transconductance,  $g_m$ ) และกระแสในไบโพลาร์ทรานซิสเตอร์ (ในมอสทรานซิสเตอร์ ที่ทำงานในช่วง weak inversion) ที่มีฟังก์ชันการทำงานของอุปกรณ์  $I_C = I_0 \exp(V_{BE} / V_T)$  ดังแสดงในสมการที่ (3.1)

$$g_m = \frac{dI}{dV} = bI \quad (3.1)$$

โดยที่  $b$  คือค่า scaling factor และเมื่อทำการเชื่อมต่อทรานซิสเตอร์ที่นำเบสต่อเข้ากับอิมิตเตอร์ ในทิศทางตามเข็มนาฬิกา (Clockwise, CW) และ ทวนเข็มนาฬิกา (Counter clockwise, CCW) โดยกำหนดให้ทรานส์ซิสเตอร์ทุกตัวทำงานในช่วง active จะได้ความสัมพันธ์ของกระแสในวงจรถานส์ลิเนียร์ดังนี้

$$\sum_{CW} \ln \frac{I_C}{I_0} = \sum_{CCW} \ln \frac{I_C}{I_0} \quad (3.2)$$

โดย  $I_C$  และ  $I_0$  คือค่ากระแสคอลเลกเตอร์ และกระแสย้อนกลับอิมิตเตอร์ที่รอยต่อเบส-อิมิตเตอร์

สำหรับวงจรถานส์ลิเนียร์แบบมอสทรานซิสเตอร์ กลับมีความสัมพันธ์เชิงเส้นระหว่างค่าทรานส์คอนดักแตนซ์กับแรงดัน ดังแสดงในสมการที่ (3.3)

$$g_m = \frac{dI}{dV} = bV \quad (3.3)$$

ซึ่งเป็นไปตามกฎกำลังสองของมอสทรานซิสเตอร์คือ

$$I_D = K_n \frac{W}{2L} (V_{GS} - V_T)^2 \quad (3.4)$$

โดย  $K_n$  คือค่าสัมประสิทธิ์ทรานส์คอนดักแตนซ์

$V_T$  คือศักดาเทรคโฮลด์

$w$  คือความกว้าง

$L$  คือความยาวของช่องทางนำกระแสทรานซิสเตอร์

เมื่อพิจารณาแรงดันภายในวงจรทรานส์ลิเนียร์รูป ตามกฎของเคอร์ชอร์ฟจะได้

$$\sum_{CW} V_{GS} = \sum_{CCW} V_{GS} \quad (3.5)$$

จากสมการ (3.4) และ (3.5) ความสัมพันธ์ของกระแสในวงจรทรานส์ลิเนียร์รูปแบบ มอสทรานซิสเตอร์สามารถแสดงได้ดังสมการที่ (3.6)

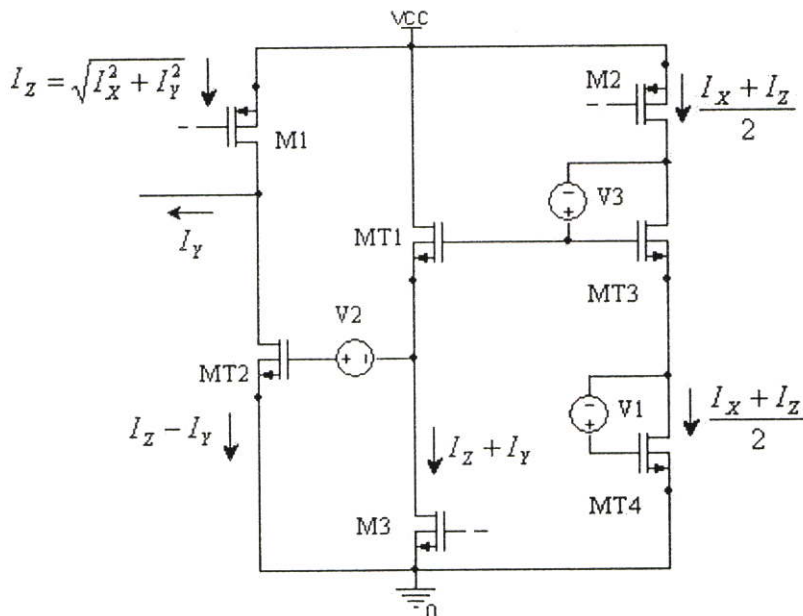
$$\sum_{CW} \left\{ V_T + \sqrt{\frac{I_D}{K_n}} \right\} = \sum_{CCW} \left\{ V_T + \sqrt{\frac{I_D}{K_n}} \right\} \quad (3.6)$$

เมื่อแทนค่าในสมการที่ (3.6) และตัดค่า  $V_T$  ทั้งสองข้างออกจะได้

$$\sum_{CW} \sqrt{\frac{I_D}{\frac{w}{L}}} = \sum_{CCW} \sqrt{\frac{I_D}{\frac{w}{L}}} \quad (3.7)$$

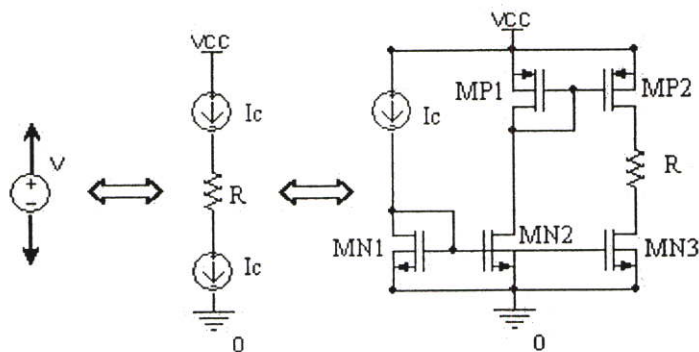
ลักษณะเด่นของสมการที่ (3.2) และ (3.7) คือ ความสัมพันธ์ระหว่างกระแสดังกล่าวไม่ได้ขึ้นกับการเปลี่ยนอุณหภูมิ และความไม่แน่นอนของกระบวนการผลิตจากการหักล้างซึ่งกันและกัน อันเป็นผลจากการต่อวงจร

อย่างไรก็ตาม ปัญหาใหญ่ในการใช้งานวงจรทรานส์ลิเนียร์รูปคือต้องการแรงดันไฟเลี้ยงขนาดสูงเพื่อให้เบส-อิมิตเตอร์ (หรือ เกต-ซอร์ส สำหรับมอสทรานส์ซิสเตอร์) มีแรงดันตกคร่อมมากกว่าแรงดันซีดเริ่ม (หรือแรงดันเทรคโฮลด์) และทรานส์ซิสเตอร์ทุกตัวยังคงทำงานในช่วงแอกทีฟ (หรือในช่วงอิมิตัว สำหรับมอสทรานส์ซิสเตอร์) ขนาดแรงดันไฟเลี้ยงยังเป็นตัวกำหนดช่วงขนาดสัญญาณอินพุตเอาต์พุตของวงจรอีกด้วย ดังนั้นหากทำการเพิ่มแหล่งจ่ายแรงดันลอยตัว (floating voltage source) ซึ่งทำหน้าที่เป็นวงจรระดับสัญญาณ เข้ากับวงจรทรานส์ลิเนียร์รูปอย่างเหมาะสม ทำให้สามารถลดขนาดแรงดันไฟเลี้ยงและเพิ่มช่วงขนาดสัญญาณได้ โดยการต่อแหล่งจ่ายแรงดันลอยตัวระหว่างขาเกตและเดรนของทรานส์ซิสเตอร์เพื่อชดเชยแรงดันเทรคโฮลด์ ดังรูปที่ 3.1 เป็นวงจรทรานส์ลิเนียร์รูปที่ทำงานเป็นวงจรหาค่าระยะยูกลิต โดย  $V_1$ - $V_3$  แสดงแหล่งจ่ายแรงดันลอยตัวซึ่งช่วยให้แรงดันไฟเลี้ยงสามารถลดต่ำมากกว่า  $2V_{GS} + V_{DSsat}$



รูปที่ 3.1 วงจรหาค่าระยะวิกฤติ จากวงจรทรานส์ลีนีร์รูป

วงจรแรงดันลอยตัว สามารถสร้างขึ้นได้หลายวิธีคือ 1) สร้างจากมอสทรานซิสเตอร์ที่ทำงานในช่วงอิมิตัว หรือในช่วง weak inversion 2) สร้างขึ้นได้จากมอสทรานซิสเตอร์แบบ floating-gate 3) สร้างด้วยวิธี switched floating capacitor หรือ 4) สร้างด้วยวิธีใส่แหล่งจ่ายแรงดันพร้อมกับตัวต้านทาน โดยสามวิธีแรกต้องการแหล่งจ่ายแรงดันมากกว่า  $2V_{GS} + V_{DSsat}$  ซึ่งไม่เหมาะกับวงจรประเภทแรงดันต่ำ ดังนั้นวิธีที่ 4 จึงถูกนำมาใช้ในการออกแบบวงจรดังแสดงในรูปที่ 3.2 โดยค่าแรงดันลอยตัว [8] สามารถกำหนดได้ โดยการปรับค่ากระแส  $I_c$  และกำหนดค่า  $R$  ที่เหมาะสม ซึ่งจะมีค่าเท่ากับ  $V = I_c * R$  และในวงจรกำหนดให้มอสทรานส์ซิสเตอร์ทุกตัวมีขนาดความยาว ( $L$ ) เท่ากับ  $0.6\mu m$  และความกว้างเกต ( $W$ ) สำหรับ MP1-2 และ MN1-3 มีค่าเท่ากับ  $20\mu m$  และ  $10\mu m$  ตามลำดับ



รูปที่ 3.2 วงจรแรงดันอ้างอิงแบบลอยตัว

### 3.2 การออกแบบวงจรคำนวณค่าระยะยูคลิด

วงจร CMOS ที่ใช้คำนวณระยะยูคลิดได้อัตโนมัตินี้ จะทำการคำนวณระยะยูคลิด ระหว่างเวกเตอร์ของสัญญาณกระแส 2 เวกเตอร์ โดยการแทนค่าสัมประสิทธิ์ด้วยกระแส เป็นวงจรที่มีการใช้งานที่มีมอสทรานซิสเตอร์น้อย แต่จะให้ความเที่ยงตรงสูงบนช่วงปฏิบัติงานกว้าง โดยมีการทำงานคล้ายกับโครงข่ายประสาทเทียม ในการคำนวณค่าระยะยูคลิด แบบ 2 มิติจาก 2 เวกเตอร์ คือ  $(x_1, y_1)$  และ  $(x_2, y_2)$  สามารถแสดงสมการของ Euclidean Function ได้ดังนี้

$$d = \sqrt{(\Delta x^2 + \Delta y^2)} \quad (3.8)$$

โดย

$$\Delta x = x_2 - x_1 \quad (3.9)$$

และ

$$\Delta y = y_2 - y_1 \quad (3.10)$$

จากการออกแบบวงจรคำนวณระยะยูคลิดดังในรูปที่ 3.1 เป็นวงจรทรานส์ลิเนียร์รูปแบบมอสทรานส์ซิสเตอร์ ประกอบด้วย MT1-MT4 โดย MT1-MT2 และ MT3-MT4 ถูกต่อในลักษณะต่อตามเข็มนาฬิกา (CW) และ ทวนเข็มนาฬิกา (CCW) ตามลำดับ ดังนั้นจากความสัมพันธ์ในสมการที่ (3.7) สามารถกำหนดให้วงจรทำงานเป็นวงจรคำนวณหาค่าระยะยูคลิด เมื่อทำการกำหนดให้กระแสของมอสทรานส์ซิสเตอร์ต่างๆ อย่างเหมาะสมดังนี้

$$I_{D(MT1)} = I_Z + I_Y, I_{D(MT2)} = I_Z - I_Y \text{ และ } I_{D(MT3)} = I_{D(MT4)} = \frac{I_X + I_Z}{2} \quad (3.11)$$

ทั้งนี้มอสทรานซิสเตอร์ทั้งสี่ตัว ถูกกำหนดให้มีขนาด ( $W/L$ ) เท่ากัน ดังนั้นจากความสัมพันธ์ที่ (3.11) จะได้ว่า

$$I_{D(M1)} = I_Z = \sqrt{I_X^2 + I_Y^2} \quad (3.12)$$

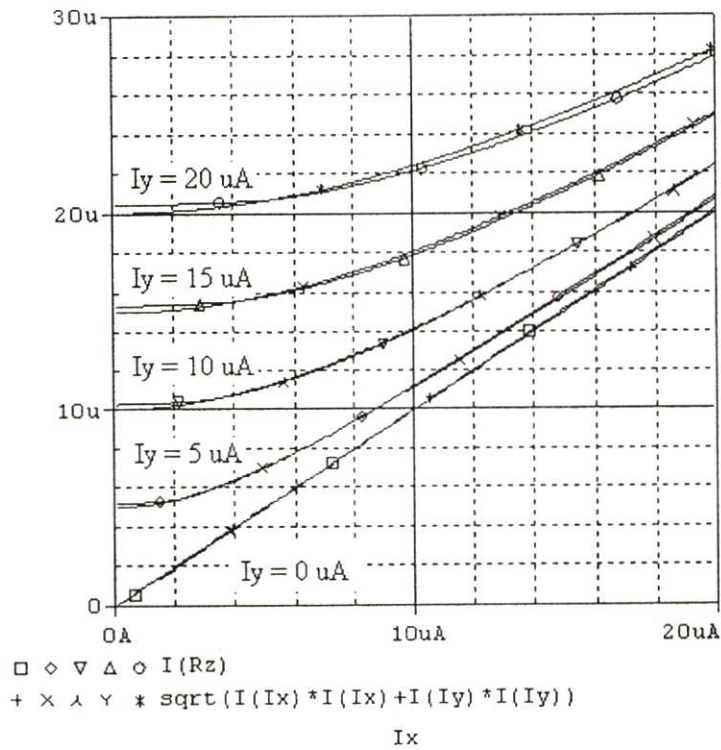


ตารางที่ 3.1 ขนาดทรานซิสเตอร์ที่ใช้ในการออกแบบวงจรคำนวณระยะยุคลิด

| W (um) | Transistors (L = 0.6um)                         |
|--------|---|
| 2      | MT1, MT2, MT3, MT4                              |
| 10     | CM2_1, CM2_2, CM2_3, CM4_1, CM4_2, CM5_1, CM5_2 |
| 20     | CM1_2, CM3_2                                    |
| 40     | CM1_1, CM3_1, CM3_3, CM3_4                      |

### 3.3.1 การทดสอบวงจรด้วยการปรับสัญญาณกระแสอินพุตแบบไฟตรง

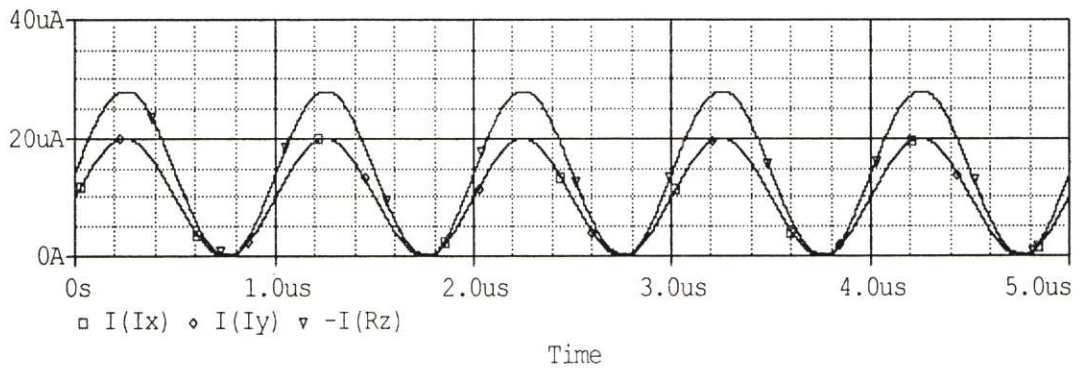
ผลการจำลองดังในรูปที่ 3.4 เมื่อทำการปรับค่าสัญญาณกระแสอินพุต  $I_x$  จาก 0-20  $\mu A$  โดยกำหนดให้  $I_y$  มีค่าเท่ากับ 0, 5, 10, 15 และ 20  $\mu A$



รูปที่ 3.4 ผลการทดสอบด้วยการปรับสัญญาณกระแสอินพุตแบบไฟตรง (DC Sweep)

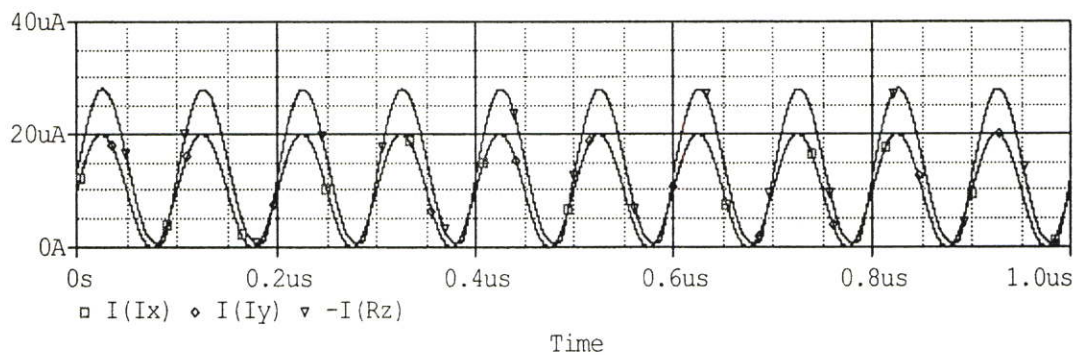
### 3.3.2 การทดสอบผลตอบสนองแบบ transient response

การทดสอบวงจร โดยการป้อนสัญญาณอินพุต  $I_x(t) = |I_x| \sin(2\pi ft) + I_{x(\text{offset})}$  และ  $I_y(t) = |I_y| \sin(2\pi ft) + I_{y(\text{offset})}$  ที่ความถี่ 1 MHz ที่ 10  $\mu A$  และ  $I_{x(\text{offset})} = I_{y(\text{offset})} = 10 \mu A$  ผลตอบสนองทางความถี่ จะได้ดังรูปที่ 3.5



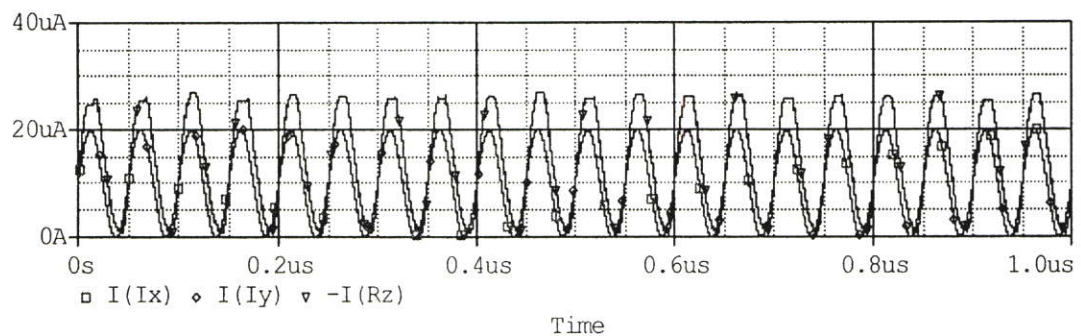
รูปที่ 3.5 ผลตอบสนอง transient ที่สัญญาณอินพุตความถี่ 1 MHz

เมื่อป้อนสัญญาณอินพุต  $I_x(t) = |I_x| \sin(2\pi ft) + I_{x(\text{offset})}$  และ  $I_y(t) = |I_y| \sin(2\pi ft) + I_{y(\text{offset})}$  ที่ความถี่ 10 MHz ที่  $10 \mu A$  และ  $I_{x(\text{offset})} = I_{y(\text{offset})} = 10 \mu A$  ผลตอบสนองทางความถี่ จะได้ดังรูปที่ 3.6



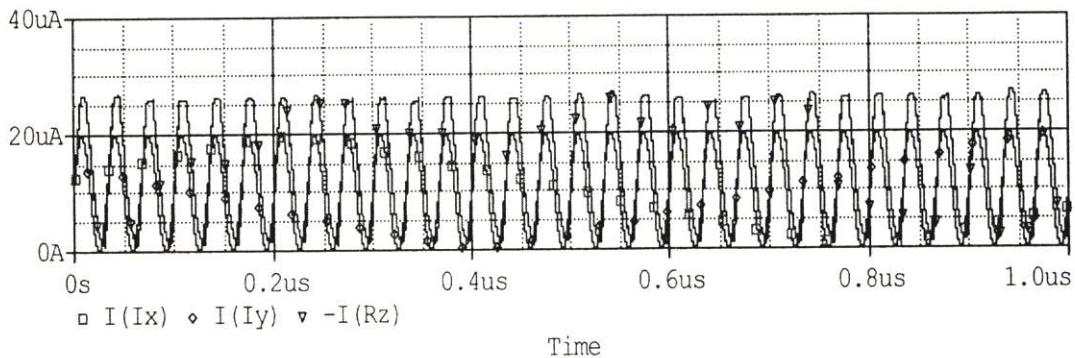
รูปที่ 3.6 ผลตอบสนอง transient ที่สัญญาณอินพุตความถี่ 10 MHz

เมื่อป้อนสัญญาณอินพุต  $I_x(t) = |I_x| \sin(2\pi ft) + I_{x(\text{offset})}$  และ  $I_y(t) = |I_y| \sin(2\pi ft) + I_{y(\text{offset})}$  ที่ความถี่ 20 MHz ที่  $10 \mu A$  และ  $I_{x(\text{offset})} = I_{y(\text{offset})} = 10 \mu A$  ผลตอบสนองทางความถี่ จะได้ดังรูปที่ 3.7



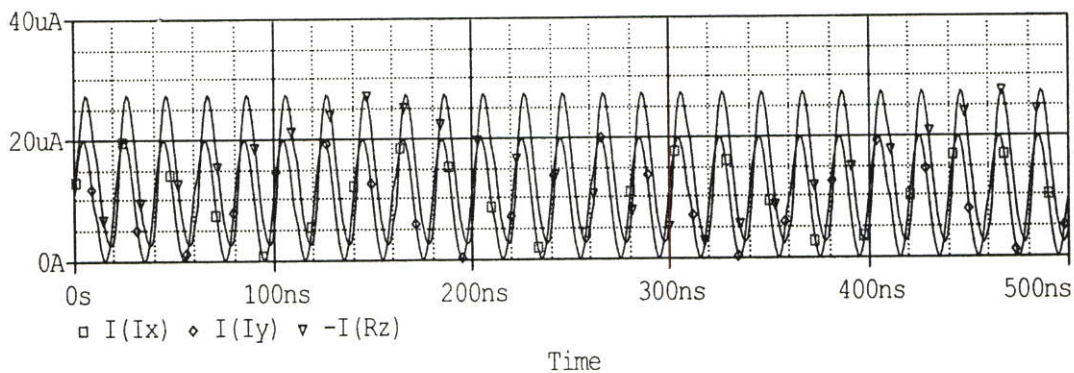
รูปที่ 3.7 ผลตอบสนอง transient ที่สัญญาณอินพุตความถี่ 20 MHz

เมื่อป้อนสัญญาณอินพุต  $I_x(t) = |I_x| \sin(2\pi ft) + I_{x(\text{offset})}$  และ  $I_y(t) = |I_y| \sin(2\pi ft) + I_{y(\text{offset})}$  ที่ความถี่ 30 MHz ที่  $10 \mu A$  และ  $I_{x(\text{offset})} = I_{y(\text{offset})} = 10 \mu A$  ผลตอบสนองทางความถี่ จะได้ดังรูปที่ 3.8



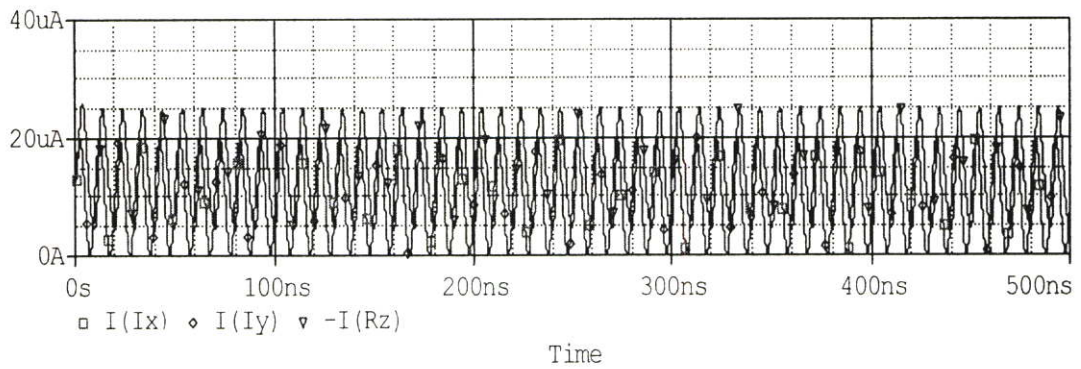
รูปที่ 3.8 ผลตอบสนอง transient ที่สัญญาณอินพุตความถี่ 30 MHz

เมื่อป้อนสัญญาณอินพุต  $I_x(t) = |I_x| \sin(2\pi ft) + I_{x(\text{offset})}$  และ  $I_y(t) = |I_y| \sin(2\pi ft) + I_{y(\text{offset})}$  ที่ความถี่ 50 MHz ที่  $10 \mu A$  และ  $I_{x(\text{offset})} = I_{y(\text{offset})} = 10 \mu A$  ผลตอบสนองทางความถี่ จะได้ดังรูปที่ 3.9



รูปที่ 3.9 ผลตอบสนอง transient ที่สัญญาณอินพุตความถี่ 50 MHz

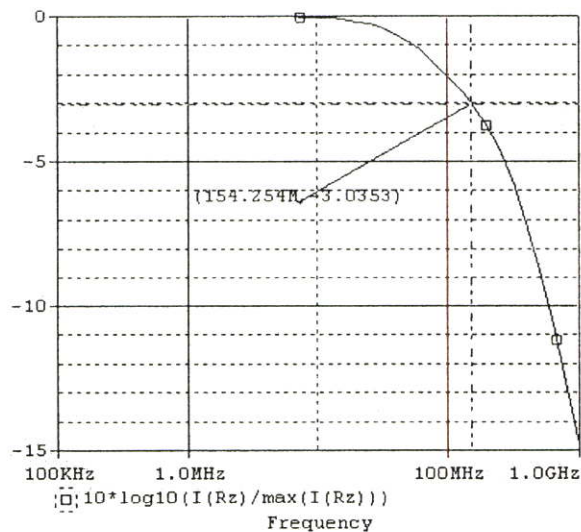
เมื่อป้อนสัญญาณอินพุต  $I_x(t) = |I_x| \sin(2\pi ft) + I_{x(\text{offset})}$  และ  $I_y(t) = |I_y| \sin(2\pi ft) + I_{y(\text{offset})}$  ที่ความถี่ 100 MHz ที่  $10 \mu A$  และ  $I_{x(\text{offset})} = I_{y(\text{offset})} = 10 \mu A$  ผลตอบสนองทางความถี่ จะได้ดังรูปที่ 3.10



รูปที่ 3.10 ผลตอบสนอง transient ที่สัญญาณอินพุตความถี่ 100 MHz

### 3.3.3 การทดสอบผลตอบสนองเชิงความถี่ (Frequency response)

การทดสอบผลตอบสนองเชิงความถี่ (Frequency response) วงจรสามารถทำงานได้ดีถึงความถี่ 154 MHz ที่ -3dB cutoff frequency ที่แหล่งจ่ายไฟเลี้ยงวงจรที่ 1.5 V



รูปที่ 3.11 ผลตอบสนองเชิงความถี่ของวงจรที่ระดับแรงดันไฟเลี้ยง 1.5V

ผลตอบสนองเชิงความถี่จะขึ้นอยู่กับขนาดแรงดันไฟเลี้ยงที่จ่ายให้กับวงจร โดยวงจรสามารถทำงานที่ความถี่สูงขึ้นเมื่อทำการเพิ่มขนาดแรงดันไฟเลี้ยง

### 3.4 วงจรคำนวณผลรวมทางเวกเตอร์ 2 เวกเตอร์

จากวงจรที่ใช้งานที่ออกแบบด้วย CMOS ที่คำนวณระยะยุคคิดได้อัตโนมัตินั้น จะคำนวณระยะยุคคิดระหว่างเวกเตอร์ 2 เวกเตอร์ คือ  $d = \sqrt{(\Delta x^2 + \Delta y^2)}$  ดังสมการที่ (3.8) จะใช้วงจรการทำงานดังกล่าว ดังรูปที่ 3.3 และต่อวงจรเพิ่มขึ้นอีก 1 วงจรที่มีการทำงานเหมือนกันทุก

ประการ ทำให้ได้สัญญาณที่เอาต์พุตดังสมการที่ (3.13) การนำสัญญาณกระแสอินพุตต่อเข้าทั้ง 2 วงจร มีการใช้อุปกรณ์ในการกลับทิศของสัญญาณกระแสด้วยมอสทรานซิสเตอร์ M11\_1 - M11\_4 เพื่อให้ทั้ง 2 วงจรทำงานแต่ละซีกของสัญญาณอินพุต ที่เป็นความถี่สัญญาณกระแส และนำผลของเอาต์พุตแต่ละวงจร นำมาต่อเข้ารวมกันที่ R1 เพื่อทำหน้าที่ คำนวณผลรวมทางเวกเตอร์ 2 เวกเตอร์ดังรูปที่ 3.12

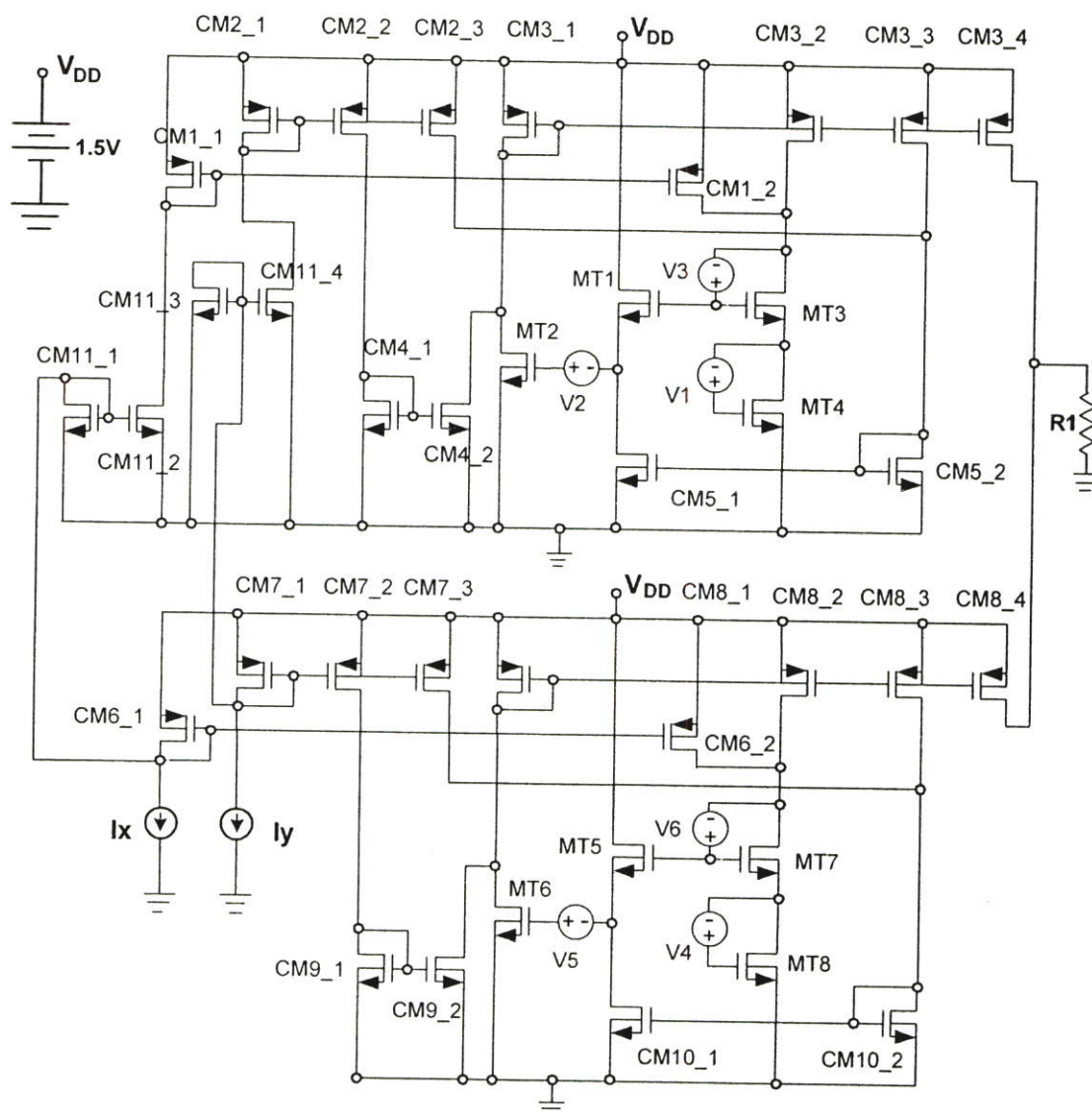
$$I_{OUT} = \sqrt{(I_x)^2 + (I_y)^2} + \sqrt{(-I_x)^2 + (-I_y)^2} \quad (3.13)$$

เมื่อ  $I_y = 0$

$$I_{OUT} = 2I_x \quad (3.14)$$

และ  $I_x = 0$

$$I_{OUT} = 2I_y \quad (3.15)$$



รูปที่ 3.12 วงจรคำนวณหาค่าสมบูรณ์ของผลรวมทางเวกเตอร์ 2 เวกเตอร์

### 3.5 แบบจำลองของมอสทรานซิสเตอร์

ปัจจุบันมีการสร้างและพัฒนาโปรแกรมสำเร็จรูปในการใช้งาน การวิเคราะห์และเลียนแบบการทำงานของวงจรต่างกันอย่างกว้างขวาง โปรแกรม Spice (Simulation Program with Integrated Circuit Emphasis) เป็นโปรแกรมหนึ่งที่น่าสนใจและเป็นที่ยอมรับ โปรแกรมนี้ถูกคิดค้นและพัฒนาจากมหาวิทยาลัยแห่งรัฐแคลิฟอร์เนีย ประเทศสหรัฐอเมริกา ในโปรแกรม Spice ได้แบ่งรูปแบบจำลอง (Model) การทำงานของมอสทรานซิสเตอร์ออกเป็น 3 รูปแบบคือ LEVEL 1, LEVEL 2 และ LEVEL 3

LEVEL 1 เป็นแบบการจำลองการทำงานของมอสทรานซิสเตอร์แบบพื้นฐาน ที่มีความยาวของแชนแนลมากกว่า 10 ไมครอนขึ้นไป ใช้ประโยชน์เพื่อยืนยันความเป็นจริงที่จะไม่เกิดความผิดพลาดขึ้น

LEVEL 2 ต้องการความเที่ยงตรงถูกต้องมากกว่า LEVEL 1 เป็นการจำลองการทำงานเพื่อปรับปรุงแก้ไขพฤติกรรม โดยเฉพาะกับอุปกรณ์ที่มีขนาดของความยาวของแชนแนลน้อยกว่า 3 ไมครอน ซึ่งเป็นลักษณะ Short Channel Effect ที่เกิดขึ้นในการพิจารณาใน 1 มิติ (One-Dimensional) หรือถ้าพิจารณาใน 2 มิติ (Two-Dimensional) จะคำนึงถึงผลของอุปกรณ์ที่มีความกว้างแชนแนลหรือ  $W$  น้อยกว่า 4 ไมครอน ซึ่งเป็นผลของ Narrow-Width Effect ที่เกิดขึ้นจากผลกระทบกับอุปกรณ์ที่มีขนาดแชนแนลเล็กดังที่กล่าวมาเป็นผลรวมที่เรียกว่า Second-order Effects และอีกประการหนึ่งใน LEVEL 2 จะใช้เวลาที่ CPU คำนวณการเปลี่ยนแปลงการทำงานของมอสทรานซิสเตอร์ระหว่างช่วงการนำกระแสอิ่มตัวและช่วงการนำกระแสไม่อิ่มตัวมากขึ้น เพราะประกอบด้วย Rooting Routine ของสมการซึ่งมีความซับซ้อนอยู่จำนวนมาก (สมการดังกล่าว ไม่เหมาะสมกับการวิเคราะห์ด้วยมือหรือเครื่องคิดเลขได้)

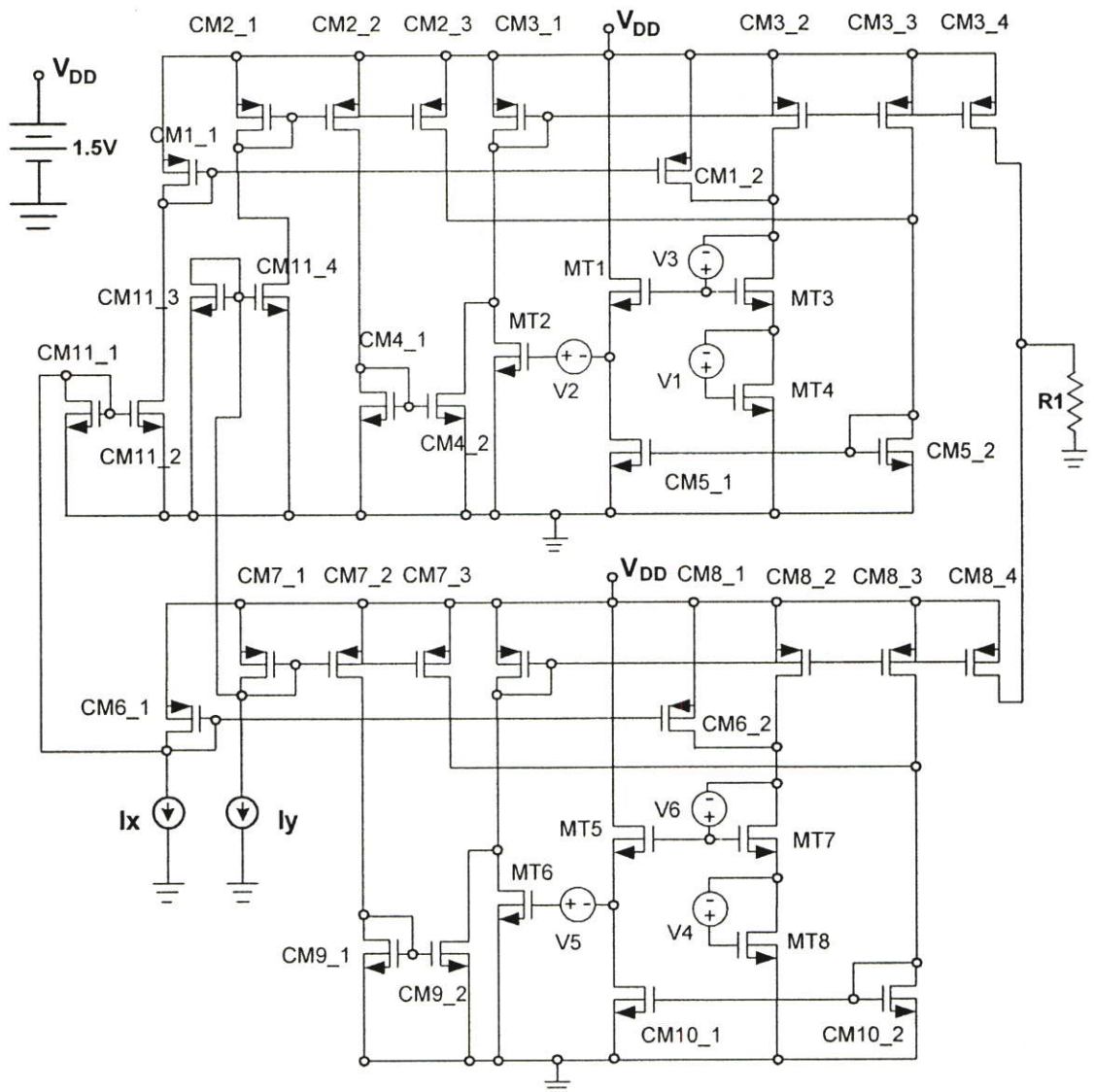
LEVEL 3 เป็นแบบจำลองการทำงานของมอสทรานซิสเตอร์ ซึ่งออกแบบขึ้นโดยอาศัยผลจากการทดลอง, การสังเกตพฤติกรรมที่เกิดขึ้นและประสบการณ์ความชำนาญ (Semi-Empirical) เพื่อปรับปรุงค่าพารามิเตอร์ต่าง ๆ ให้มีความเหมาะสม (พารามิเตอร์จะไม่แน่ชัดเข้าใจได้ยาก พารามิเตอร์อาจจะต้องมีการปรับปรุงให้ดีขึ้นเพื่อความเหมาะสมอยู่เสมอ) ใน LEVEL 3 ได้มีการลดเวลาการคำนวณความเปลี่ยนแปลงระหว่าง รอยต่อของช่วงการนำกระแสอิ่มตัว และช่วงการนำกระแสไม่อิ่มตัว

## บทที่ 4

### การจำลองและทดสอบการทำงาน

#### 4.1 การจำลองการทำงานของวงจร

การนำวงจรคำนวณระยะยุคคิด มาประยุกต์ใช้งาน โดยใช้วงจรในลักษณะเดียวกันให้ทำงานทั้งระดับสัญญาณซีกบวกและสัญญาณซีกลบ ดังรูปที่ 4.1 ในวงจรจะต่อสัญญาณโดยตรงหนึ่งวงจร และนำสัญญาณกลับทิศทางเข้าอีกหนึ่งวงจรโดยใช้มอสทรานซิสเตอร์ M11\_1 กับ M11\_2 และ M11\_3 กับ M11\_4 ตามลำดับ



รูปที่ 4.1 วงจรประยุกต์ใช้งานในการหาค่าผลรวมของสัญญาณ 2 เวกเตอร์

## 4.2 ผลการทดสอบ

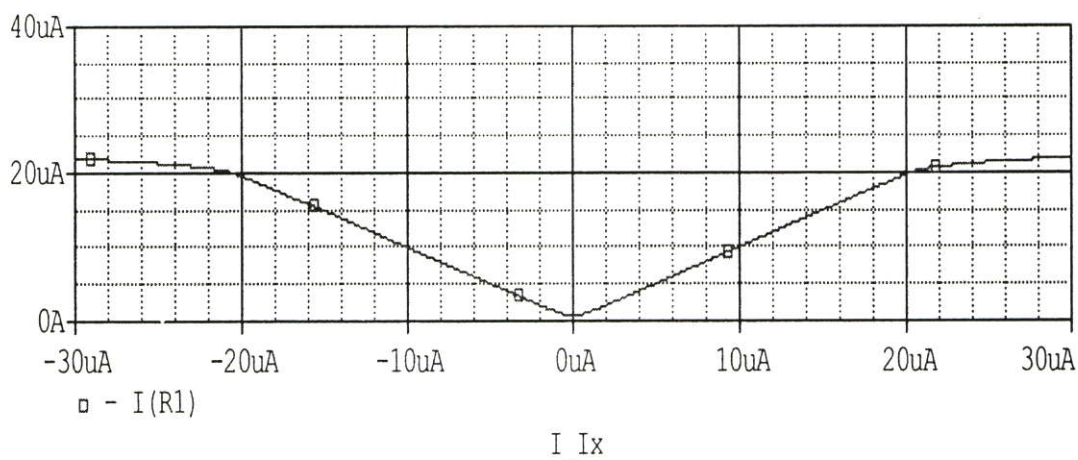
ในการทดสอบประสิทธิภาพของวงจร อาศัยโปรแกรมการจำลองการทำงาน Pspice และแบบจำลองทรานซิสเตอร์ของ MIETEC ด้วยเทคโนโลยี  $0.5 \mu\text{m}$  มีโหลด ( $R_1$ ) มีค่าเท่ากับ  $1\text{k}\Omega$  ขนาดของทรานซิสเตอร์ถูกแสดงไว้ในตารางที่ 4.1

ตารางที่ 4.1 ค่าขนาดความยาว(L) ของทรานซิสเตอร์ที่เลือกใช้ ( $L=0.6 \mu\text{m}$ )

| W ( $\mu\text{m}$ ) | Transistors ( $L = 0.6 \mu\text{m}$ )  |
|---------------------|--|
| 2                   | MT1, MT2, MT3, MT4, MT5, MT6, MT7, MT8   |
| 10                  | CM2_1, CM2_2, CM2_3, CM4_1, CM4_2, CM5_1, CM5_2, CM7_1, CM7_2, CM7_3, CM9_1, CM9_2, CM10_1, CM10_2, CM11_1, CM11_2, CM11_3, CM11_4 |
| 20                  | CM1_2, CM3_2, CM6_2, CM8_2   |
| 40                  | CM1_1, CM3_1, CM3_3, CM3_4, CM6_1, CM8_1, CM8_3, CM8_4   |

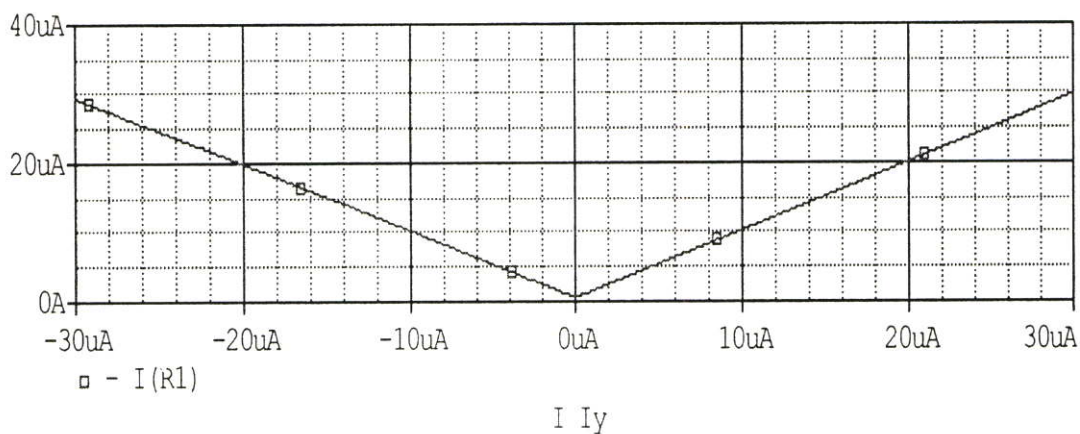
### 4.2.1 ผลการทดสอบด้วยกระแสอินพุตแบบไฟตรง (DC Sweep)

ผลการทดสอบในการป้อนกระแสอินพุตที่  $I_x = 20 \mu\text{A}$  และกระแสอินพุตที่  $I_y = 0 \mu\text{A}$  การตอบสนองต่อค่ากระแสอินพุตไฟตรง ดังรูปที่ 4.2



รูปที่ 4.2 ผลการตอบสนองต่อกระแสอินพุตแบบไฟตรงที่  $I_x = 20 \mu\text{A}$  และ  $I_y = 0 \mu\text{A}$

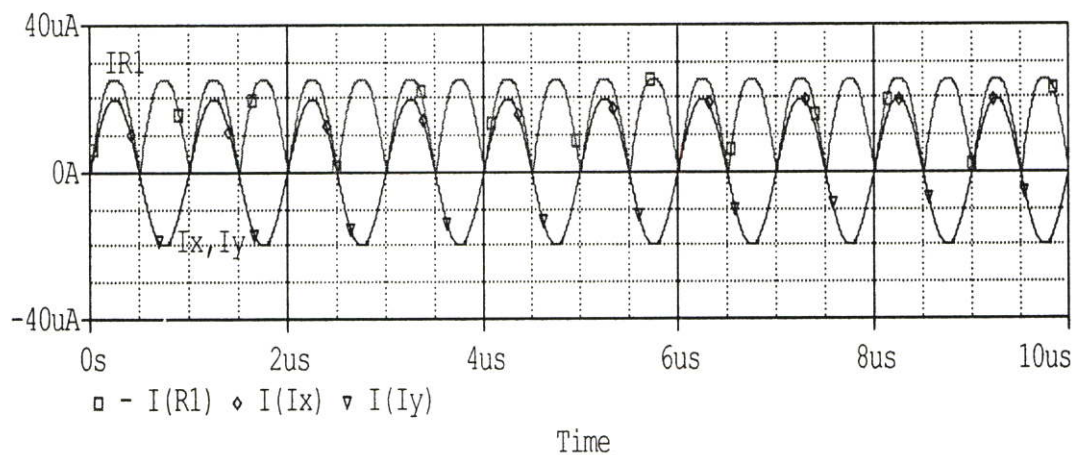
เมื่อทดสอบโดยการป้อนกระแสอินพุตที่  $I_x = 0 \mu\text{A}$  และกระแสอินพุตที่  $I_y = 20 \mu\text{A}$  ผลการทดสอบในการตอบสนองต่อค่ากระแสอินพุตไฟตรง ดังรูปที่ 4.3



รูปที่ 4.3 ผลการตอบสนองต่อกระแสอินพุตแบบไฟตรงที่  $I_x = 0\mu A$  และ  $I_y = 20\mu A$

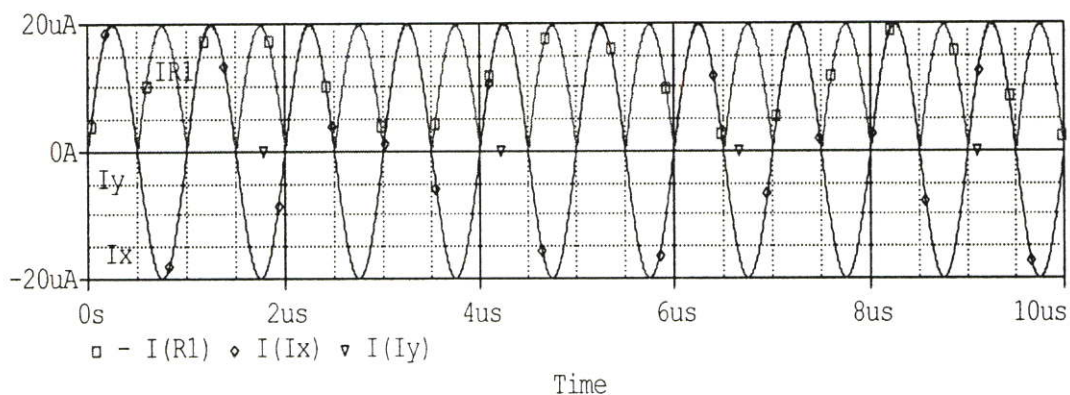
#### 4.2.2 การทดสอบผลตอบสนองแบบ Transient Response

สำหรับการทดสอบผลตอบสนอง แบบ Transient response กำหนดให้สัญญาณกระแสอินพุตเป็น  $I_x(t) = |I_x| \sin(2\pi ft) + I_{x(offset)}$  และ  $I_y(t) = |I_y| \sin(2\pi ft) + I_{y(offset)}$  โดยกำหนดให้ ความถี่ของสัญญาณอินพุต ( $f$ ) เท่ากับ 1MHz ขนาดของกระแสอินพุตของ  $I_x = 20\mu A$  และ  $I_y = 20\mu A$  ผลทดสอบที่ได้ดังรูปรูปที่ 4.4



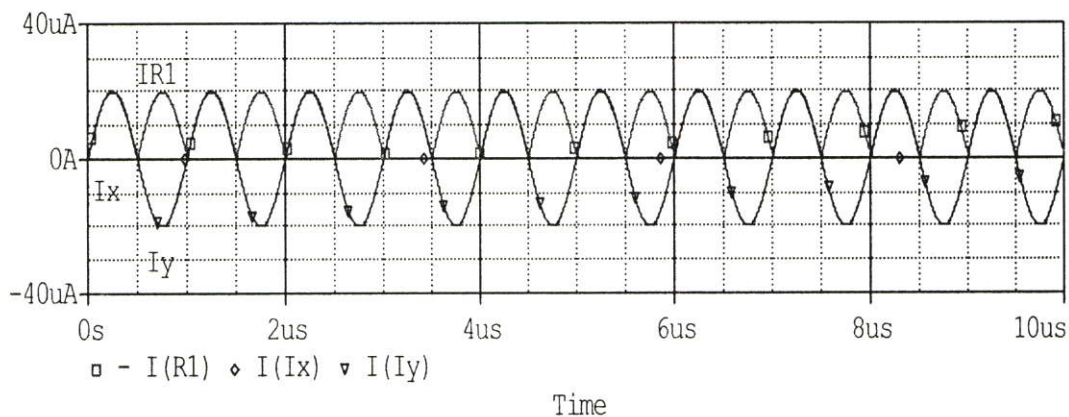
รูปที่ 4.4 ผลตอบสนองความถี่สัญญาณอินพุต  $I_x = 20\mu A$  และ  $I_y = 20\mu A$  ที่ 1MHz

เมื่อทำการทดสอบโดยเปลี่ยนขนาดของสัญญาณกระแสอินพุต  $I_x = 20\mu A$  ที่ความถี่ 1 MHz และ  $I_y = 0\mu A$  ที่ความถี่ 1 MHz ผลตอบสนองแบบ Transient response ที่ได้ดังรูปที่ 4.5



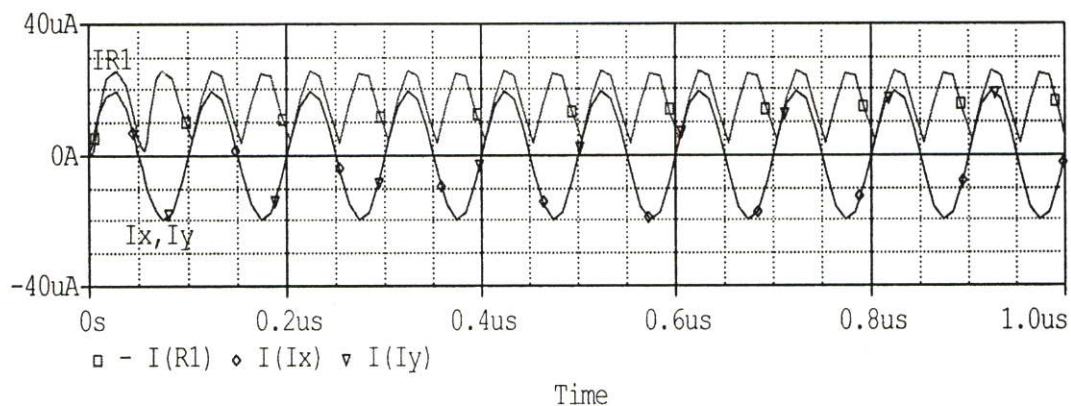
รูปที่ 4.5 ผลตอบสนองความถี่สัญญาณอินพุต  $I_x = 20\mu A$  และ  $I_y = 0\mu A$  ที่ 1MHz

เมื่อทำการทดสอบโดยเปลี่ยนขนาดของสัญญาณกระแสอินพุต  $I_x = 0\mu A$  ที่ความถี่ 1 MHz และ  $I_y = 20\mu A$  ที่ความถี่ 1 MHz ผลตอบสนองแบบ Transient response ที่ได้ดังรูปที่ 4.6



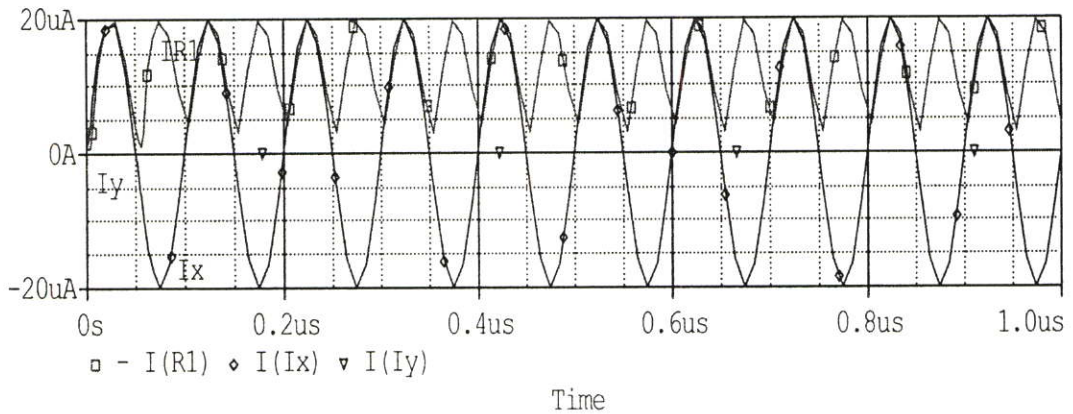
รูปที่ 4.6 ผลตอบสนองความถี่สัญญาณอินพุต  $I_x = 0\mu A$  และ  $I_y = 20\mu A$  ที่ 1MHz

เมื่อทำการทดสอบโดยเปลี่ยนขนาดของสัญญาณกระแสอินพุต  $I_x = 20\mu A$  ที่ความถี่ 10 MHz และ  $I_y = 20\mu A$  ที่ความถี่ 10 MHz ผลตอบสนองแบบ Transient response ที่ได้ดังรูปที่ 4.7



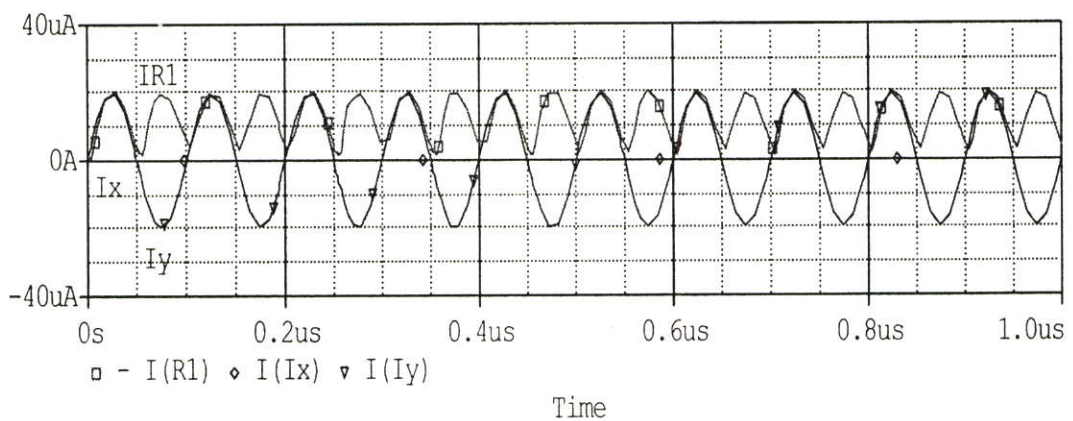
รูปที่ 4.7 ผลตอบสนองความถี่สัญญาณอินพุต  $I_x = 20\mu A$  และ  $I_y = 20\mu A$  ที่ 10 MHz

เมื่อทำการทดสอบโดยเปลี่ยนขนาดของสัญญาณกระแสอินพุต  $I_x = 20\mu A$  ที่ความถี่ 10 MHz และ  $I_y = 0\mu A$  ที่ความถี่ 10 MHz ผลตอบสนองแบบ Transient response ที่ได้ดังรูปที่ 4.8



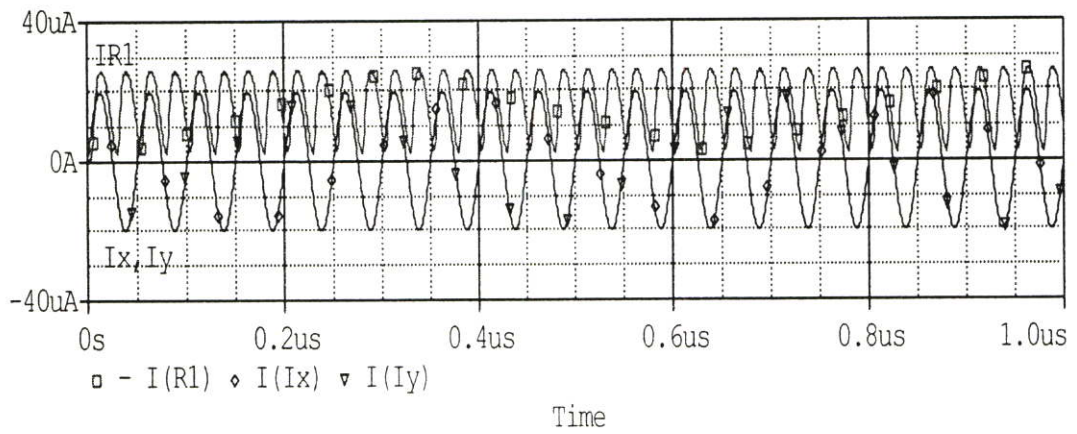
รูปที่ 4.8 ผลตอบสนองความถี่สัญญาณอินพุต  $I_x = 20\mu A$  และ  $I_y = 0\mu A$  ที่ 10 MHz

เมื่อทำการทดสอบโดยเปลี่ยนขนาดของสัญญาณกระแสอินพุต  $I_x = 0\mu A$  ที่ความถี่ 10 MHz และ  $I_y = 20\mu A$  ที่ความถี่ 10 MHz ผลตอบสนองแบบ Transient response ที่ได้ดังรูปที่ 4.9



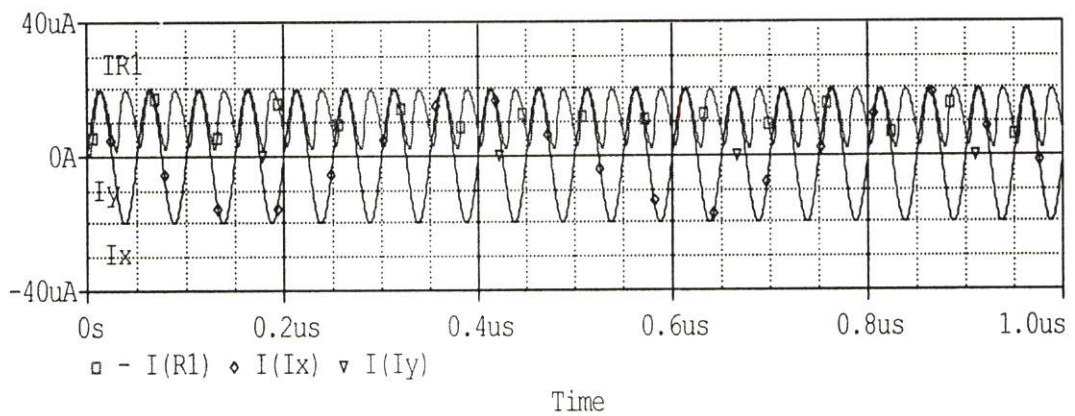
รูปที่ 4.9 ผลตอบสนองความถี่สัญญาณอินพุต  $I_x = 0\mu A$  และ  $I_y = 20\mu A$  ที่ 10 MHz

เมื่อทำการทดสอบโดยเปลี่ยนขนาดของสัญญาณกระแสอินพุต  $I_x = 20\mu A$  ที่ความถี่ 20 MHz และ  $I_y = 20\mu A$  ที่ความถี่ 20 MHz ผลตอบสนองแบบ Transient response ที่ได้ดังรูปที่ 4.10



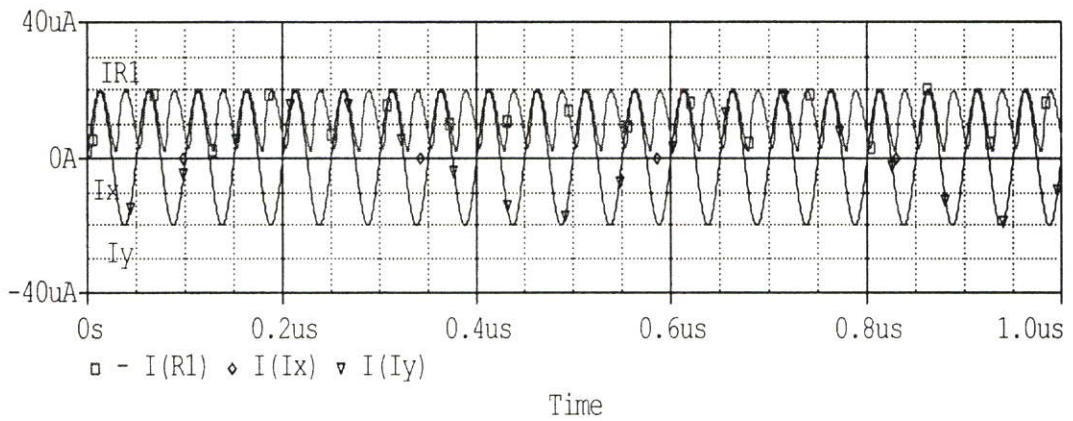
รูปที่ 4.10 ผลตอบสนองความถี่สัญญาณอินพุต  $I_x = 20\mu A$  และ  $I_y = 20\mu A$  ที่ 20 MHz

เมื่อทำการทดสอบโดยเปลี่ยนขนาดของสัญญาณกระแสอินพุต  $I_x = 20\mu A$  ที่ความถี่ 20 MHz และ  $I_y = 0\mu A$  ที่ความถี่ 20 MHz ผลตอบสนองแบบ Transient response ที่ได้ดังรูปที่ 4.11



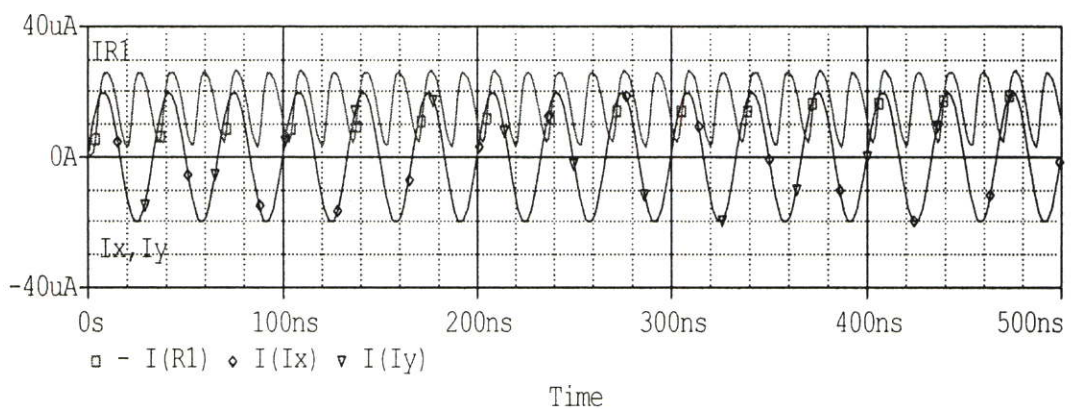
รูปที่ 4.11 ผลตอบสนองความถี่สัญญาณอินพุต  $I_x = 20\mu A$  และ  $I_y = 0\mu A$  ที่ 20 MHz

เมื่อทำการทดสอบโดยเปลี่ยนขนาดของสัญญาณกระแสอินพุต  $I_x = 0\mu A$  ที่ความถี่ 20 MHz และ  $I_y = 20\mu A$  ที่ความถี่ 20 MHz ผลตอบสนองแบบ Transient response ที่ได้ดังรูปที่ 4.12



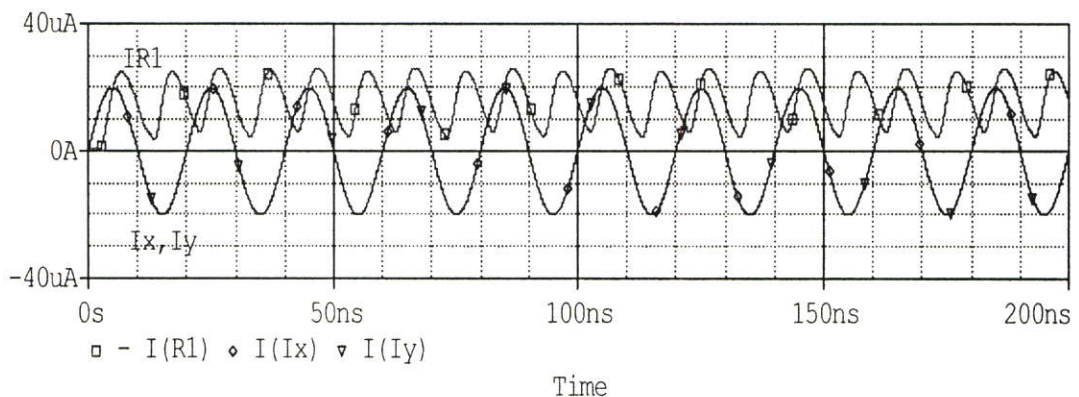
รูปที่ 4.12 ผลตอบสนองความถี่สัญญาณอินพุต  $I_x = 0\mu A$  และ  $I_y = 20\mu A$  ที่ 20 MHz

เมื่อทำการทดสอบโดยเปลี่ยนขนาดของสัญญาณกระแสอินพุต  $I_x = 20\mu A$  ที่ความถี่ 30 MHz และ  $I_y = 20\mu A$  ที่ความถี่ 30 MHz ผลตอบสนองแบบ Transient response ดังรูปที่ 4.13



รูปที่ 4.13 ผลตอบสนองความถี่สัญญาณอินพุต  $I_x = 20\mu A$  และ  $I_y = 20\mu A$  ที่ 30 MHz

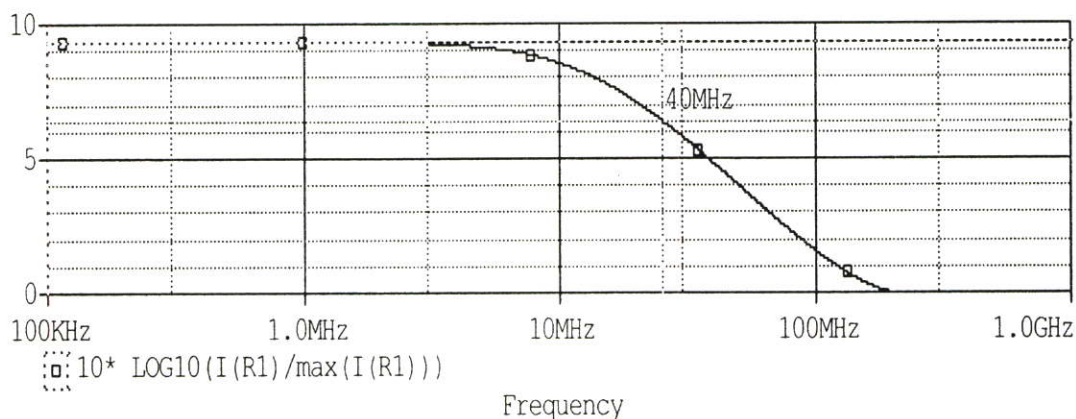
เมื่อทำการทดสอบโดยเปลี่ยนขนาดของสัญญาณกระแสอินพุต  $I_x = 20\mu A$  ที่ความถี่ 50 MHz และ  $I_y = 20\mu A$  ที่ความถี่ 50 MHz ผลตอบสนองแบบ Transient response ดังรูปที่ 4.14



รูปที่ 4.14 ผลตอบสนองความถี่สัญญาณอินพุต  $I_x = 20\mu A$  และ  $I_y = 20\mu A$  ที่ 50 MHz

### 4.2.3 การทดสอบผลตอบสนองเชิงความถี่ (Frequency response)

สำหรับการทดสอบผลตอบสนองเชิงความถี่ หรือ Frequency Response เป็นการป้อนสัญญาณอินพุตทั้ง  $I_x$  และ  $I_y$  พร้อมทั้งปรับความถี่สัญญาณ (AC Sweep) โดยให้ขนาดของสัญญาณกระแสอินพุต  $I_x = 20\mu\text{A}$  และ  $I_y = 20\mu\text{A}$  ผลการทดสอบดังแสดงในรูปที่ 4.15



รูปที่ 4.15 ผลการทดสอบการตอบสนองเชิงความถี่ โดยให้  $I_x = 20\mu\text{A}$  และ  $I_y = 20\mu\text{A}$

การทดสอบผลตอบสนองเชิงความถี่ (Frequency response) ของวงจรประยุกต์ใช้งานวงจรคำนวณระยะยุคคิดแบบซิมอสทรานส์ลีนีร์รูปแรงดันไฟเลี้ยงต่ำนี้ สามารถทำงานได้ดีตลอดช่วงปฏิบัติงานกว้างถึง 40 MHz ที่ -3dB cutoff frequency ที่แหล่งจ่ายแรงดันไฟเลี้ยงต่ำที่ 1.5 V

### 4.3 สรุปผลการทดสอบ

ในการทดสอบวงจรประยุกต์ใช้งานในการหาค่าผลรวมของสัญญาณ 2 เวกเตอร์ การจำลองการทำงานด้วยโปรแกรม Pspice วงจรสามารถคำนวณหาผลรวมของเวกเตอร์สัญญาณกระแสทางเอาต์พุตได้ดีและตอบสนองเชิงความถี่ได้สูงถึง 40 MHz

## บทที่ 5

# สรุปผลการวิจัย และข้อเสนอแนะ

### 5.1 บทสรุปวิจารณ์

ในวิทยานิพนธ์นี้ ได้นำเสนอวงจรคำนวณระยะขงกฤค ที่เหมาะสำหรับระบบการประมวลผลสัญญาณที่ทำงานแบบโหมดกระแส โดยวงจรมีสัญญาณทั้งอินพุตและเอาต์พุตเป็นกระแสทำให้ง่ายในการเชื่อมต่อกับวงจรที่ทำงานในระบบกระแสด้วยกัน และเพื่อให้วงจรสามารถทำงานได้ภายใต้แรงดันไฟเลี้ยงต่ำได้ จึงนำเสนองจรแหล่งจ่ายแรงดันอ้างอิงแบบลอยตัว ได้ถูกนำมาใช้เพื่อชดเชยแรงดันเทรคโฮลด์ และจากผลการทดสอบพบว่าที่ระดับแรงดันไฟเลี้ยง 1.5V วงจรสามารถทำงานได้ดีที่ค่าความผิดพลาดต่ำ และมีค่าความถี่คัทออฟสูงระดับ 154 MHz โดยค่าความผิดพลาดและความถี่คัทออฟนี้สามารถปรับปรุงให้ดีขึ้นได้ โดยการเพิ่มขนาดแรงดันไฟเลี้ยงและการกำหนดค่าแรงดันอ้างอิงลอยตัวที่เหมาะสม การออกแบบวงจรประยุกต์ใช้งาน ที่สามารถทำการเปลี่ยนแปลงไปมาระหว่างสัญญาณอินพุตและเอาต์พุต ที่มีช่วงปฏิบัติงานกว้าง ที่ใช้แรงดันไฟเลี้ยงต่ำนั้น และการออกแบบวงจรประยุกต์ใช้งานให้คำนวณเวกเตอร์ 2 อินพุต 2 วงจร สามารถทำงานทั้งระดับสัญญาณซีกบวกและสัญญาณซีกลบในแต่ละวงจร เพื่อคำนวณผลรวมของเวกเตอร์สัญญาณทั้ง 2 วงจร โดยใช้แรงดันไฟเลี้ยงต่ำที่ 1.5 V จากการจำลองการทำงาน และผลทดสอบการทำงานด้วยโปรแกรม Pspice ผลการทดสอบวงจรประยุกต์ใช้งานนี้ สามารถคำนวณผลของสัญญาณกระแสอินพุตและสัญญาณกระแสทางเอาต์พุตได้ดี และสามารถตอบสนองต่อความถี่ได้สูงถึง 40 MHz

### 5.2 ข้อเสนอแนะ

การประยุกต์ใช้งานวงจรถ้วนระยะขงกฤค แบบซิมอสทรานส์ลิเนียร์รูปแรงดันไฟเลี้ยงต่ำ ที่ได้ทำการทดสอบดังกล่าว สามารถที่จะลดแรงดันไฟเลี้ยงได้ต่ำกว่า 1.5 V และอาจจะตอบสนองต่อย่านความถี่ของสัญญาณกระแสอินพุตและเอาต์พุตได้ดีขึ้น โดยเลือกเปลี่ยนเทคโนโลยีของซิมอสที่ในอนาคตน่าจะลดขนาดให้เล็กลงได้อีก เช่น เทคโนโลยีซิมอสที่มีขนาด  $0.35\mu\text{m}$  ฯลฯ เป็นต้น

## บรรณานุกรม

- [1] T. Kohonen, "**Self-organization and associative memory**," Springer-Verlag, Berlin, pp. 119-157, 1988.
- [2] A. Gopalan and A.H. Titus, "**A new wide range Euclidean Distance circuit for neural network hardware implementations**," IEEE Trans. Neural Networks, vol. 14, no. 5, Sep 2003.
- [3] S. Collins, G.F. Marshall and D.R. Brown, "**Analogue radial basis function circuit using a compact Euclidean distance calculator**," IEEE Int. Symp. Circuit Systems, 1994.
- [4] T. Shibata, M. Konda and Y. Yamashita, "**Neuron MOS based association hardware for real-time event recognition**," IEEE Proc. MicroNeuro, pp. 94-101, 1996.
- [5] S. Aras and D.Y. Aksin, "**A compact distance cell for analog classifiers**," IEEE Proc. ISCAS05, pp.3627-3630, 2005.
- [6] U. Cilingioglu and D.Y. Aksin, "**A 4-transistor Euclidean distance cell for analog classifiers**," IEEE Proc. ISCAS98, pp.I-84 – I-87, 1998.
- [7] O. Landolt, E. Vittoz and P. Heim, "**CMOS selfbiased Euclidean distance computing circuit with high dynamic range**," Electronics Letters, vol.28, no.4, pp.352 - 354, 1992.
- [8] C.A. De la Cruz-Blas, A. Lopez-Martin and A. Carlosena, "**1.5-V MOS Translinear Loops with improved dynamic range and their applications to Current-mode signal processing**," IEEE Trans. Circuits and Systems, vol.50, no.12, pp. 918 - 927, 2003.
- [9] B. Gilbert, "**Translinear circuits: A proposed classification**," Electronics Letter, vol.11, no.1, pp.14-16, Jan. 1975.
- [10] B. Gilbert, "**Translinear circuits: A historical overview**," Analog Integrated Circuits Signal Processing, vol.9, pp.95-118, 1996.
- [11] S. Yan and Sanchez-Sinencio, "**Low voltage analog circuit design techniques: A tutorial**," IECE Trans. Analog Integrated circuits Syst., vol.E00-A, no2, pp.197-203, February 2000.
- [12] J. Ramirez-Angulo, "**Current mirrors with low input requirements for built in current sensor**," Proc. IEEE Int. Symp. Circuits Systems, June 1994, pp.529-532.

- [13] S. S. Rajput and S. S. Jamuar , “**Low voltage analog circuit design techniques,**” IEEE Circuits Syst. Mag., vol.2, pp.24-42, Mar. 2002.
- [14] กิติ ลิขิตอนุรักษ์, 2549, “**Fundamentals: Analog Electronic Circuits.**”, เชียงใหม่, สำนักพิมพ์ มหาวิทยาลัยเชียงใหม่.
- [15] ชีรยุทธ จันทร์แจ่ม, 2546, “**วงจรระแสกำลังสองใช้ CMOS แรงดันขนาด 2 โวลต์ ทำงานในช่วงอิมิตัวโดยไม่มีผลกระทบจากโครงสร้าง,**” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.

## ภาคผนวก

**ภาคผนวก ก.**

**โมเดลทรานซิสเตอร์ NMOS และ PMOS ที่ใช้วิเคราะห์ในโปรแกรม PSpice**

# โมเดลทรานซิสเตอร์ NMOS และ PMOS ที่ใช้วิเคราะห์ใน โปรแกรม PSpice

## Spice model

```
.MODEL NMOS05U NMOS (LEVEL=3 UO=460.5 TOX=1.0E-8 TPG=1 VTO=0.62
+JS=1.08E-6 XJ=0.15U RSH=2.73 LD=0.04U VMAX=130E3 NSUB=1.71E17
+PB=0.761 ETA=00 THETA=0.129 PHI=0.905 GAMMA=0.69 KAPPA=0.10
+CJ=76.4E-5 MJ=0.357 CJSW=5.68E-10 MJSW=0.302 CGSO=1.38E-10 +CGDO=1.38E-10
CGBO=3.45E-10 KF=3.07E-28 AF=1 WD=+0.11U
+DELTA=+0.42 NFS=1.2E11)
```

```
.MODEL PMOS05U PMOS (LEVEL=3 UO=100 TOX=1.0E-8 TPG=1 VTO=-0.58
+JS=0.38E-6 XJ=0.10U RSH=1.81 LD=0.03U VMAX=113E3 NSUB=2.08E17
+PB=0.911 ETA=00 THETA=0.120 PHI=0.905 GAMMA=0.76 KAPPA=2
+CJ=85E-5 MJ=0.429 CJSW=4.67E-10 MJSW=0.631 CGSO=1.38E-10
+CGDO=1.38E-10 CGBO=3.45E-10 KF=1.08E-29 AF=1 WD=0.14U
+DELTA=0.81 NFS=0.52E11)
```

### ภาคผนวก ข.

#### ผลงานวิจัยที่ได้รับการตีพิมพ์เผยแพร่

1. กอบชัย เดชหาญ , ไพรัช หนูผล “วงจรก้านวนระยะ Euclidean แบบซิมอสทรานส์ลิเนียร์รูปแรงดันต่ำ”, วิศวกรรมลาดกระบัง ปีที่ 24 ฉบับที่ 4 ธันวาคม 2550.



# ลาดกระบัง

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

## LADKRABANG ENGINEERING JOURNAL

ปีที่ 24 ฉบับที่ 4

ธันวาคม 2550

### วิศวกรรมโทรคมนาคม & อิเล็กทรอนิกส์

1. วงจรกำเนิดสัญญาณไซน์หลายเฟสด้วยวงจรสลายพจนกระแสแบบทรานส์ลิเนียร์  
มนตรี คำเงิน กอบชัย เดชหาญ 1
2. วงจรรากที่สองที่มีขงปฏิบัติงานทางอินพุทกว้างทำงานในแบบสัญญาณกระแส  
มนตรี คำเงิน กอบชัย เดชหาญ 7
3. วงจรกรองความถี่หลายฟังก์ชันทำงานในแบบสัญญาณกระแสโดยใช้วงจรสลายพจนกระแสแบบ  
ทรานส์ลิเนียร์ 13  
มนตรี คำเงิน สุรัชย์ จันทร์ฉาย กอบชัย เดชหาญ
4. วงจรคำนวณระยะ Euclidean แบบซิมอสทรานส์ลิเนียร์รูปแรงดันต่ำ 19  
กอบชัย เดชหาญ ไพรัช ทนผล
5. การออกแบบวงจรรวมกำลังสองโหมดกระแสโดยใช้ CCCII 25  
วิจิตรา เพ็ชรภักดิ์ สิทธิพร เพ็ชรภักดิ์ วิภา แสงพิสธิ์
6. การศึกษาารรอยต่อพี-เอ็นและรอยต่อซีเนอร์ที่มีผลต่ออุณหภูมิโดยใช้วงจร PTAT 31  
พรศิริ ทรงมาลัย เดิมพงษ์ เพ็ชรภูด เอกกราช รัตนอุดมพิสทธิ์ จักรพงษ์ ศุภเดช

### วิศวกรรมเคมี

7. การจำลองการกลั่นโมเลกุล 37  
วรพจน์ สีหาอินทร์ ประกอบ กิจไชยา
8. การลดปริมาณกรดไขมันอิสระด้วยปฏิกิริยาเอสเทอร์ฟิเคชันโดยใช้กรดซัลฟิวริกเป็นตัวเร่งปฏิกิริยา 43  
ลลิตา บุรีรักษ์ ธิติมา อินทร์ลี สุธิดา อรรถยานันท์ ประกอบ กิจไชยา
9. ผลของกระแสจากรองและปริมาณฟลูออรีนที่มีต่อคุณสมบัติฟิล์มดีบุกออกไซด์ที่เคลือบด้วย 48  
วิธีการจุ่ม  
เรืองศักดิ์ ภัทรกิจโสภณ สุทธิชัย ชัยสิทธิ์ศักดิ์

# วงจรรคำนวณระยะ Euclidean แบบซีมอสทรานส์ลิเนียร์ลูปแรงดันต่ำ

## Low Voltage CMOS Translinear Loops Euclidean Distance

### Computing Circuit

กอบชัย เฉลยหาญ และ ไพรัช ทุนผล

คณะวิศวกรรมศาสตร์ และ สำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ถ.ฉลองกรุง เขตลาดกระบัง กรุงเทพมหานคร 10520

#### บทคัดย่อ

บทความนี้เสนอวงจรรคำนวณระยะ Euclidean โดยอาศัยหลักการทรานส์ลิเนียร์ลูปแบบมอสทรานซิสเตอร์ ซึ่งเหมาะสำหรับการประยุกต์ใช้งานแบบแรงดันไฟเลี้ยงต่ำ โดยวงจรรคำนวณระยะระหว่างเวกเตอร์สองเวกเตอร์ ที่มี ส่วนประกอบของเวกเตอร์จะอยู่ในรูปกระแสอินพุต และวงจรรจะให้ผลลัพธ์อยู่ในรูปของกระแสเช่นกัน ทำให้วงจรรเหมาะกับระบบประมวลสัญญาณแบบโหมคกระแส และจากการยกระดัดแรงดันไฟตรงทำให้วงจรรทรานส์ลิเนียร์ลูปสามารถทำงานภายใต้แรงดันไฟเลี้ยงต่ำกว่าระดับ  $2V_{GS}+V_{DSsat}$  โดยประสิทธิภาพวงจรรจะถูกพิจารณาและทดสอบด้วยโปรแกรม PSPICE ด้วยเทคโนโลยีมอสทรานซิสเตอร์ขนาด  $0.5 \mu\text{m}$  ของ MOSIS ซึ่งจากผลการจำลองการทำงานพบว่าวงจรรมีประสิทธิภาพมีช่วงทำงานกว้าง และสามารถทำงานในช่วงความถี่สูงได้ถึง 154 MHz ภายใต้แรงดันไฟเลี้ยง 1.5 โวลต์ โดยมี ค่าความผิดพลาด 3.7% และ 3.8% ที่ความถี่ 1MHz และ 10 MHz ตามลำดับ

#### Abstract

This paper proposes a circuit design for Euclidean distance calculation based on the principle of MOS translinear loops which is suitable for low supply voltage. The proposed circuit calculates distance between two vectors. The vector components are input current form and the result will be in the form of current then this circuit is suitable for current mode application. This translinear loops is able to operate for the lower supply voltage as  $2V_{GS}+V_{DSsat}$ . The circuit performances are investigated by simulating with PSPICE, with  $0.5 \mu\text{m}$  CMOS technology of MOSIS. The results show that the proposed circuit has wide dynamic range with 154 MHz high frequency with 1.5 Volts supply voltage. The %error at 1MHz and 10 MHz are 3.7% and 3.8%, respectively.

#### 1. บทนำ

ในระบบโครงข่ายประสาทเทียม ชั้นคอนหนึ่งในการประมวลผลที่สำคัญคือการประเมินเปรียบเทียบระหว่าง ข้อมูลสองชุดหรือมากกว่า และวิธีการหนึ่งที่น่าสนใจคือการ ทดสอบด้วยระยะ Euclidean [1] ที่ผ่านมามีการนำเสนอ วงจรรที่ทำหน้าที่คำนวณหาระยะ Euclidean ไว้ในหลาย บทความ [2-6] ซึ่งโดยมากจะถูกออกแบบโดยอาศัยกฎ กำลังสองของมอสทรานซิสเตอร์ (MOS transistor's Square Law) โดยศักดาอินพุตจะถูกป้อนเข้าที่ขาเกตและ ซอร์สจะถูกยกกำลังสองเมื่อมอสทรานซิสเตอร์ทำงานใน

ช่วงอิ่มตัวและให้เอาต์พุตในรูปของกระแสตรง ทำให้ วงจรรดังกล่าว ต้องมีการแปลงสัญญาณไปมาระหว่าง ศักดาและกระแสเมื่อนำไปเชื่อมต่อกับระบบประมวลผล สัญญาณแบบกระแส นอกจากนี้ช่วงสัญญาณทางไดนามิก (dynamic range) ก็เป็นอีกอุปสรรคหนึ่งในการ เชื่อมต่อกับวงจรรอื่น ๆ หนึ่งในวงจรรที่ถูกนำเสนอไว้คือ วงจรร WRED (Wide-range Euclidean distance) [2] ซึ่งได้ พยายามปรับแก้ข้อจำกัดช่วงการทำงาน โดยอาศัยเทคนิค การออกแบบวงจรร นอกจากนี้วงจรรใน [3-4] กลับใช้ อุปกรณ์พิเศษคือ ทรานซิสเตอร์แบบ Floating-gate เพื่อ

เพิ่มช่วงสัญญาณการทำงาน แต่กลับเป็นอุปสรรคในการจำลองการทำงานและสร้างวงจรภายหลัง ในทางกลับกัน วงจรที่ถูกเสนอใน [5-6] ใช้เทคนิคการต่อวงจรเพื่อใช้แทนทรานซิสเตอร์แบบ Floating-gate อย่างไรก็ตาม ทั้งหมดยังทำงาน บนกฎพื้นฐานของกฎกำลังสองของมอสทรานซิสเตอร์ทั้งสิ้น เพื่อลดอุปสรรคในการเชื่อมต่อวงจรและลดการแปลงสัญญาณไปกลับระหว่างแรงดันไฟฟ้าและกระแส วงจรใน [7] ได้ใช้วงจรยกกำลังสองแบบโหมครกระแสสองวงจรถูกอบกันซึ่งเหมาะสมกับระบบที่ทำงานด้วยโหมครกระแส โดยบทความนี้ได้นำเสนอวงจรที่ทำงานในโหมครกระแสและได้ปรับปรุงจากวงจรที่นำเสนอก่อนหน้านี้ ซึ่งประกอบขึ้นจากวงจรถานส์ลิเนียร์รูปเพียงหนึ่งวงจร และเพื่อเติมในส่วน วงจรยกระดับสัญญาณ (DC-level shifting) และเทคนิคการไบอัสสัญญาณที่ถูกนำเสนอในเอกสารอ้างอิง [8] ในการเพิ่มช่วงการทำงานของสัญญาณ

วงจรที่เสนอได้รื้อออกแบบแตกต่างไปจากวงจรที่นำเสนอก่อนหน้านี้และแบ่งเป็นส่วนต่าง ๆ คือ ในส่วนที่ 2 จะแสดงหลักการของวงจรถานส์ลิเนียร์รูป และวงจรถะดับสัญญาณ จากนั้นจึงกล่าวถึงวงจรคำนวณระยะ Euclidean ที่นำเสนอในส่วนที่ 3 โดยส่วนที่ 4 จะแสดงผลการจำลองการทำงานของวงจร

## 2. หลักการทำงานของวงจรถานส์ลิเนียร์รูปแบบ

### มอสทรานซิสเตอร์ และ เทคนิคการออกแบบวงจรแรงดันไฟฟ้า

วงจรถานส์ลิเนียร์ถูกนำเสนอครั้งแรกโดย Gilbert [9] ในปี 1975 โดยอาศัยความสัมพันธ์แบบเชิงเส้นระหว่างค่าทรานส์คอนดักแตนซ์ (Transconductance,  $g_m$ ) และกระแสไบโพลาร์ทรานซิสเตอร์ (ในมอสทรานซิสเตอร์ที่ทำงานในช่วง weak inversion) ที่มีฟังก์ชันการทำงานของอุปกรณ์  $I_C = I_0 \exp(V_{BE}/V_T)$  ดังแสดงในสมการที่ 1

$$g_m = \frac{dI}{dV} = bI \quad (1)$$

โดยที่  $b$  คือค่า scaling factor และเมื่อทำการเชื่อมต่อทรานซิสเตอร์ที่นำเบสต่อเข้ากับอิมิตเตอร์ ในทิศทางตามเข็มนาฬิกา (Clockwise, CW) และ ทวนเข็มนาฬิกา (Counter clockwise, CCW) โดยกำหนดให้ทรานซิสเตอร์ทุกตัวทำงานในช่วงแอกทีฟ โดยจะได้รับความสัมพันธ์ของกระแสในวงจรถานส์ลิเนียร์ดังนี้

$$\sum_{CW} \ln \frac{I_C}{I_0} = \sum_{CCW} \ln \frac{I_C}{I_0} \quad (2)$$

โดย  $I_C$  และ  $I_0$  คือค่ากระแสคอลเลคเตอร์ และกระแสย้อนกลับอิมิตเตอร์ที่รอยต่อเบส-อิมิตเตอร์

สำหรับวงจรถานส์ลิเนียร์แบบใช้มอสทรานซิสเตอร์กลับมีความสัมพันธ์เชิงเส้นระหว่างค่าทรานส์คอนดักแตนซ์กับแรงดัน ดังแสดงในสมการที่ 3

$$g_m = \frac{dI}{dV} = bV \quad (3)$$

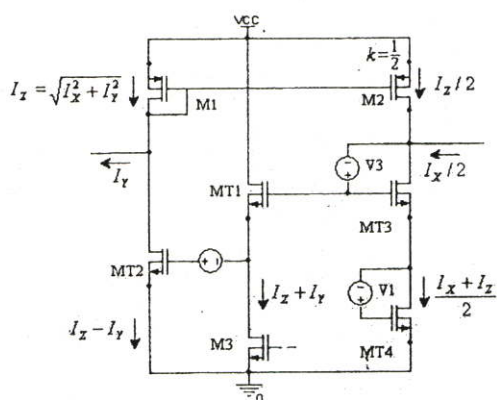
ซึ่งเป็นไปตามกฎกำลังสองของมอสทรานซิสเตอร์ คือ  $I_D = K_n \frac{W}{2L} (V_{GS} - V_T)^2$  โดย  $K_n$ ,  $V_T$ ,  $W$  และ  $L$  คือค่าสัมประสิทธิ์ทรานส์คอนดักแตนซ์ สักคาเทรคโวลต์ ความกว้างและความยาวของช่องทางนำกระแสทรานซิสเตอร์ตามลำดับ ดังนั้นความสัมพันธ์ของกระแสจากวงจรถานส์ลิเนียร์แบบมอสทรานซิสเตอร์สามารถแสดงได้ดังสมการที่ 4

$$\sum_{CW} \sqrt{\frac{I_D}{\frac{W}{L}}} = \sum_{CCW} \sqrt{\frac{I_D}{\frac{W}{L}}} \quad (4)$$

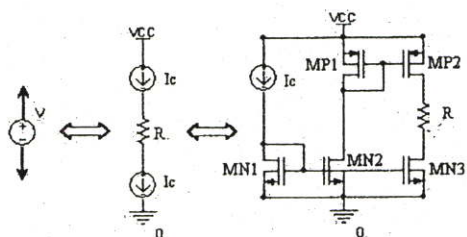
ลักษณะเด่นที่สำคัญของสมการที่ 2 และ 4 คือความสัมพันธ์ระหว่างกระแสดังกล่าวไม่ขึ้นการเปลี่ยนแปลงอุณหภูมิและความไม่แน่นอนของกระบวนการผลิต จากการหักล้างซึ่งกันอันเป็นผลจากการต่อวงจร

อย่างไรก็ตาม ปัญหาใหญ่ในการใช้งานวงจรถานส์ลิเนียร์รูปคือต้องการแรงดันไฟเลี้ยงขนาดสูงเพื่อให้เบส-อิมิตเตอร์ (หรือ เกต-ซอร์ส สำหรับมอสทรานซิสเตอร์) มีแรงดันคคร่อมมากกว่าแรงดันขีดเริ่ม (หรือแรงดันเทรคโวลต์) และทรานซิสเตอร์ทุกตัวยังคงทำงานในช่วงแอกทีฟ (หรือในช่วงอิมิตตัว สำหรับมอสทรานซิสเตอร์) ขนาดแรงดันไฟเลี้ยงยังเป็นตัวกำหนดช่วงขนาดสัญญาณอินพุต

เอาต์พุตของวงจรอีกด้วย ดังนั้นหากทำการเพิ่มแหล่งจ่ายแรงดันลอยตัว (floating voltage source) ซึ่งทำหน้าที่เป็นวงจรระดับสัญญาณ เข้ากับวงจรทรานส์ลิเนียน์รูปอย่างเหมาะสม ทำให้สามารถลดขนาดแรงดันไฟเลี้ยงและเพิ่มช่วงขนาดสัญญาณได้ โดยการต่อแหล่งจ่ายแรงดันลอยตัวระหว่างขาเกตและเดรนของมอสทรานซิสเตอร์ เพื่อชดเชยแรงดันเทรคโฮลด์ รูปที่ 1 แสดงวงจรทรานส์ลิเนียน์รูปที่ทำงานเป็นวงจรถ้าระยะ Euclidean โดย  $V_1 \sim V_3$  แสดงแหล่งจ่ายแรงดันลอยตัวซึ่งช่วยให้แรงดันไฟเลี้ยงสามารถลดต่ำกว่า  $2V_{GS} + V_{DSsat}$



รูปที่ 1 วงจรถ้าระยะ Euclidean จากวงจรทรานส์ลิเนียน์รูป



รูปที่ 2 วงจรแรงดันอ้างอิงแบบลอยตัว [8]

วงจรแรงดันลอยตัวนี้ สามารถสร้างขึ้นได้หลายวิธี เช่น 1) สร้างจากมอสทรานซิสเตอร์ที่ทำงานในช่วงอิมิตัวหรือในช่วง weak inversion 2) สร้างขึ้นได้จากมอสทรานซิสเตอร์แบบ floating-gate 3) สร้างด้วยวิธี switched floating capacitor หรือ 4) สร้างด้วยวิธีแบบง่ายจากแหล่งจ่ายแรงดันพร้อมกับตัวค้ำทาน โดยสามวิธีแรกต้องการแหล่งจ่ายแรงดันมากกว่า  $2V_{GS} + V_{DSsat}$  ซึ่งไม่เหมาะกับวงจรประเภทแรงดันต่ำ ดังนั้นวิธีการที่ 4 จึงถูก

นำมาใช้ในวงจรที่นำเสนอ ดังแสดงในรูปที่ 2 โดยค่าแรงดันลอยตัวสามารถกำหนดได้โดยการปรับค่ากระแส  $I_c$  และกำหนดค่า  $R$  ที่เหมาะสม ซึ่งจะมีค่าเท่ากับ  $V = I_c * R$  และวงจรที่เสนอในบทความนี้ กำหนดให้ทรานซิสเตอร์ทุกตัวมีขนาดความยาว ( $L$ ) เท่ากับ  $0.6 \mu m$  และความกว้างเกต ( $W$ ) สำหรับ MP1-2 และ MN1-3 มีค่าเท่ากับ  $20 \mu m$  และ  $10 \mu m$  ตามลำดับ

### 3. การออกแบบวงจรถ้าระยะ Euclidean

ในการคำนวณค่าระยะ Euclidean แบบ 2 มิติจาก 2 เวกเตอร์ คือ  $(x_1, y_1)$  และ  $(x_2, y_2)$  สามารถแสดงได้ดังนี้

$$d = \sqrt{(\Delta x^2 + \Delta y^2)} \quad (5)$$

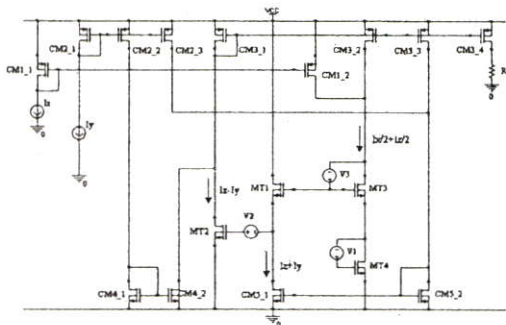
จากรูปที่ 1 ส่วนของวงจรทรานส์ลิเนียน์รูปแบบมอสทรานซิสเตอร์ ประกอบด้วย MT1-MT4 โดย MT1-MT2 และ MT3-MT4 ถูกต่อในลักษณะต่อตามเข็มนาฬิกา (CW) และ ทวนเข็มนาฬิกา (CCW) ตามลำดับ ดังนั้นจากความสัมพันธ์ในสมการที่ 4 สามารถกำหนดให้วงจรถ้าระยะเป็นวงจรถ้าระยะ Euclidean เมื่อทำการกำหนดให้กระแสของทรานซิสเตอร์ต่าง ๆ อย่างเหมาะสมดังนี้

$$I_{D(MT1)} = I_x + I_y, I_{D(MT2)} = I_x - I_y \text{ และ} \\ I_{D(MT3)} = I_{D(MT4)} = \frac{I_x + I_y}{2} \quad (6)$$

ทั้งนี้ทรานซิสเตอร์ทั้งสอง ถูกกำหนดให้มีขนาด ( $W/L$ ) เท่ากัน ดังนั้นจากความสัมพันธ์ที่ 6 จะได้ว่า  $I_{D(M1)} = I_z = \sqrt{I_x^2 + I_y^2}$  รูปที่ 3 แสดงวงจรถ้าระยะ Euclidean พร้อมแหล่งจ่ายแรงดันอ้างอิงแบบลอยตัว

จากรูปที่ 3 วงจรสะท้อนกระแส (CM1) ทำหน้าที่ทอนขนาดสัญญาณกระแสอินพุต ( $I_x$ ) ลงครึ่งหนึ่งในขณะที่วงจรสะท้อนกระแส (CM2 and CM4) ทำหน้าที่กลับทิศสัญญาณกระแสอินพุต ( $I_y$ ) สำหรับวงจรสะท้อนกระแส (CM3 และ CM5) ใช้สำหรับการป้อนกลับภายในโดยการสะท้อนสัญญาณกระแสเอาต์พุต ( $I_z$ ) ไปยังส่วนต่าง ๆ ของวงจร ในบทความนี้แบบจำลองทรานซิสเตอร์ที่ใช้ในการทดสอบเป็นเทคโนโลยี  $0.5 \mu m$  จาก MOSIS

ซึ่งจะมีค่าแรงดันเทรคโฮลด์สำหรับ NMOS เท่ากับ 0.68V และเพื่อให้ทรานซิสเตอร์ทุกตัวในส่วนทรานส์ลิเนียร์รูปยังคงทำงานในช่วงอิมิต์ ดังนั้นเพื่อชดเชยค่าแรงดันดังกล่าว แหล่งจ่ายแรงดันอ้างอิงจากการทดสอบสามารถลดค่าได้เท่ากับ 0.4V ซึ่งยังคงแน่ใจได้ว่าทรานซิสเตอร์ยังคงทำงานได้และไม่เข้าสู่การทำงานในช่วง triode ตลอดช่วงสัญญาณอินพุต ซึ่งเป็นช่วงที่วงจรทำงานจะมีผลตอบสนองช้าลง และสัญญาณกระแสเอาต์พุตไม่ถูกต้อง ดังนั้นจากรูปที่ 2 กระแส ( $I_x$ ) และค่าความต้านทาน ( $R$ ) จึงถูกกำหนดให้มีค่าเท่ากับ 200 $\mu$ A และ 2 k $\Omega$  ตามลำดับ



รูปที่ 3 วงจรคำนวณหาระยะ Euclidean แบบแรงดันต่ำที่นำเสนอในบทความนี้

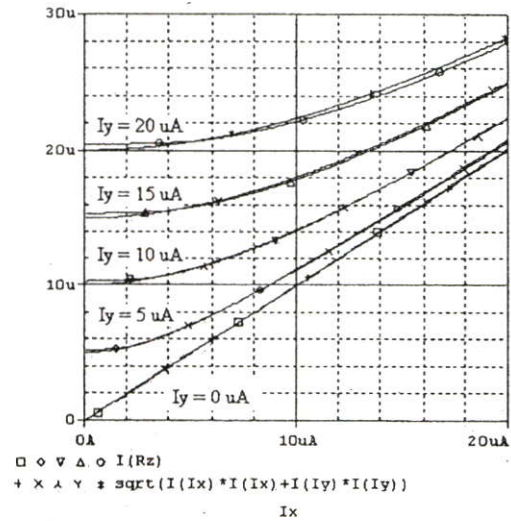
4. ผลการทดสอบ

การทดสอบประสิทธิภาพของวงจรที่นำเสนอ อาศัยโปรแกรมจำลองการทำงาน PSPICE และแบบจำลองทรานซิสเตอร์ของ MOSIS ด้วยเทคโนโลยี 0.5  $\mu$ m โดยกำหนดให้แรงดันไฟเลี้ยงของวงจรมีค่าเท่ากับ 1.5V และมีโหลด ( $R_L$ ) เท่ากับ 1 k $\Omega$  ขนาดของ ทรานซิสเตอร์ต่างๆ ถูกแสดงไว้ในตารางที่ 1

ตารางที่ 1 ขนาดทรานซิสเตอร์ที่ใช้ในวงจรที่นำเสนอ

| W ( $\mu$ m) | Transistors (L = 0.6 $\mu$ m)                   |
|--------------|---|
| 2            | MT1, MT2, MT3, MT4                              |
| 10           | CM2_1, CM2_2, CM2_3, CM4_1, CM4_2, CM5_1, CM5_2 |
| 20           | CM1_2, CM3_2                                    |
| 40           | CM1_1, CM3_1, CM3_3, CM3_4                      |

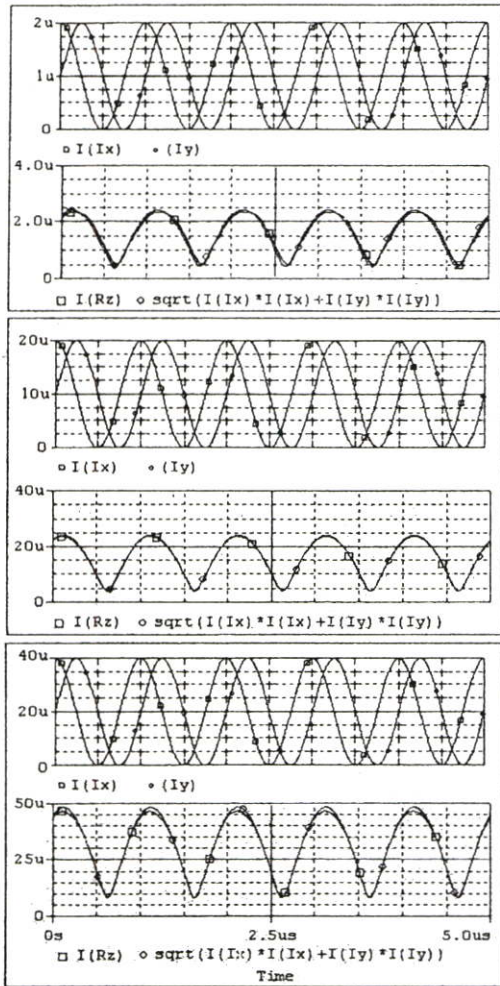
รูปที่ 4 แสดงผลการจำลองเมื่อทำการปรับค่าสัญญาณกระแสอินพุต  $I_x$  จาก 0-20 $\mu$ A โดยกำหนดให้  $I_y$  มีค่าเท่ากับ 0, 5, 10, 15 และ 20  $\mu$ A โดยเปรียบเทียบกับค่าที่ได้จากการคำนวณ



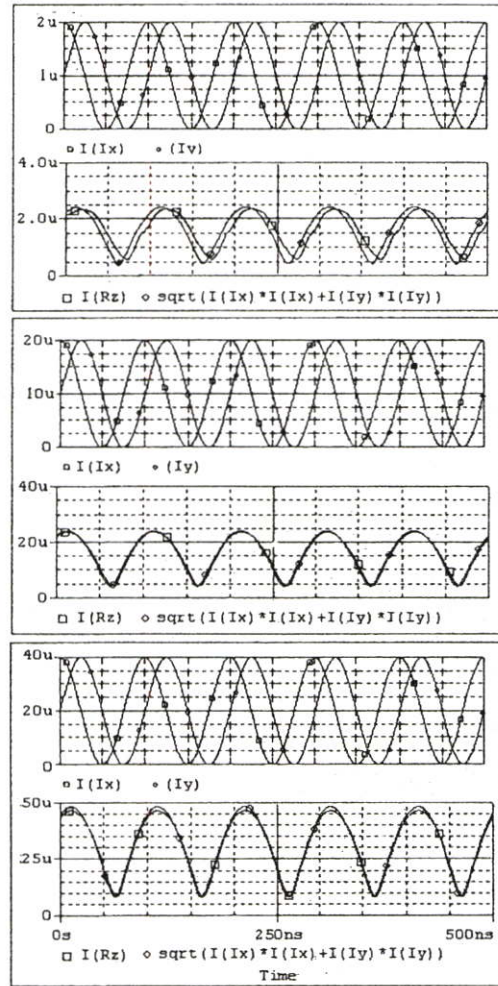
รูปที่ 4 ผลการทดสอบวงจรด้วยการปรับสัญญาณกระแสอินพุตแบบไฟตรง (DC Sweep)

สำหรับการทดสอบผลตอบสนอง แบบ Transient response กำหนดให้สัญญาณกระแสอินพุตมี

$I_x(t) = |I_x| \sin(2\pi ft) + I_{x(offset)}$  และ  $I_y(t) = |I_y| \sin(2\pi ft) + I_{y(offset)}$  โดยกำหนดให้ความถี่ของสัญญาณอินพุต ( $f$ ) เท่ากับ 1MHz และทำการปรับค่า  $|I_x| = |I_y| = I_{x(offset)} = I_{y(offset)}$  ให้มีค่าเท่ากับ 1, 10 และ 20 $\mu$ A ผลการทดสอบแสดงในรูปที่ 5 โดยมีค่าความผิดพลาดสูงสุดเท่ากับ 2.8%, 1.6% และ 3.7% ตามลำดับ เมื่อทำการเพิ่มความถี่สัญญาณเป็น 10MHz พบว่าค่าความผิดพลาดสูงสุดจะมีค่าเท่ากับ 5.4%, 1.8% และ 3.8% ตามลำดับ ดังแสดงในรูปที่ 6

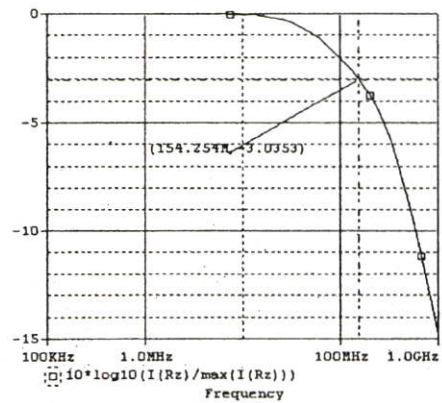


รูปที่ 5 ผลตอบสนองแบบ transient เมื่อสัญญาณอินพุต ความถี่ 1MHz ( $|I_x| = |I_y| = I_{x(offset)} = I_{y(offset)}$  เท่ากับ 1, 10 และ 20µA ตามลำดับ)



รูปที่ 6 ผลตอบสนองแบบ transient เมื่อสัญญาณอินพุต ความถี่ 10MHz ( $|I_x| = |I_y| = I_{x(offset)} = I_{y(offset)}$  เท่ากับ 1, 10 และ 20µA ตามลำดับ)

สำหรับการทดสอบผลตอบสนองเชิงความถี่ หรือ Frequency response แสดงในรูปที่ 7 โดยการป้อน สัญญาณอินพุตกระแสสลับทั้ง  $I_x$  และ  $I_y$  พร้อมทั้งปรับ ความถี่สัญญาณ (AC-Sweep) พบว่า วงจรสามารถทำงาน ได้ถึงความถี่ 154 MHz ที่ -3dB cutoff frequency อย่างไรก็ตาม พบว่าผลตอบสนองเชิงความถี่ จะขึ้นอยู่กับขนาด แรงดันไฟเลี้ยงที่จ่ายให้กับวงจร โดยวงจรสามารถทำงาน ที่ความถี่สูงขึ้นเมื่อทำการเพิ่มขนาดแรงดันไฟเลี้ยง



รูปที่ 7 ผลตอบสนองเชิงความถี่ของวงจรที่นำเสนอนี้ ระดับแรงดันไฟเลี้ยง 1.5V

## 5. สรุปและวิจารณ์

วงจรคำนวณค่าระยะ Euclidean ที่นำเสนอในบทความนี้ เหมาะสำหรับระบบการประมวลผลสัญญาณที่ทำงานแบบโหนดกระแส โดยวงจรมีสัญญาณทั้งอินพุตและเอาต์พุตเป็นกระแส ทำให้ง่ายในการเชื่อมต่อกับส่วนอื่น ๆ ของระบบ และเพื่อให้วงจรสามารถทำงานได้ภายใต้แรงดันไฟเลี้ยงต่ำ วงจรแหล่งจ่ายแรงดันอ้างอิงแบบลอยตัวได้ถูกนำมาใช้เพื่อชดเชยแรงดันเทรคโฮลด์ และจากผลการทดสอบพบว่าที่ระดับแรงดันไฟเลี้ยง 1.5V วงจรสามารถทำงานได้ที่ค่าความผิดพลาดต่ำ และมีความถี่ที่ต่อฟสูงระดับ 154 MHz ค่าความผิดพลาดและความถี่ที่ต่อฟนี้ สามารถปรับปรุงให้ดีขึ้นโดยการเพิ่มขนาดแรงดันไฟเลี้ยงและการกำหนดค่าแรงดันอ้างอิงลอยตัวที่เหมาะสมและแม้ว่าวงจรที่นำเสนอจะสามารถทำงานได้เฉพาะสัญญาณกระแสอินพุตทิศทางเดียว ( $I_x$  และ  $I_y > 0$ ) โดยสามารถเพิ่มเติมส่วนวงจรถ้าสัมบูรณ์อย่างง่าย ก็ทำให้วงจรสามารถทำงานได้ตลอดช่วงสัญญาณ ซึ่งมีได้กล่าวถึงในบทความนี้

### Spice model

```
.MODEL NMOS05U NMOS (LEVEL=3 UO=460.5
TOX=1.0E-8 TPG=1 VTO=0.62 JS=1.08E-6 XJ=0.15U
RSH=2.73 LD=0.04U VMAX=130E3 NSUB=1.71E17
PB=0.761 ETA=00 THETA=0.129 PHI=0.905
GAMMA=0.69 KAPPA=0.10 CJ=76.4E-5 MJ=0.357
CJSW=5.68E-10 MJSW=0.302 CGSO=1.38E-10
CGDO=1.38E-10 CGBO=3.45E-10 KF=3.07E-28 AF=1
WD=+0.11U DELTA=+0.42 NFS=1.2E11)
```

```
.MODEL PMOS05U PMOS (LEVEL=3 UO=100
TOX=1.0E-8 TPG=1 VTO=-0.58 JS=0.38E-6 XJ=0.10U
RSH=1.81 LD=0.03U VMAX=113E3 NSUB=2.08E17
PB=0.911 ETA=00 THETA=0.120 PHI=0.905
AMMA=0.76 KAPPA=2 CJ=85E-5 MJ=0.429
CJSW=4.67E-10 MJSW=0.631 CGSO=1.38E-10
CGDO=1.38E-10 CGBO=3.45E-10 KF=1.08E-29 AF=1
WD=0.14U DELTA=0.81 NFS=0.52E11)
```

## 6. เอกสารอ้างอิง

- [1] T. Kohonen, "Self-organization and associative memory," Springer-Verlag, Berlin, pp. 119-157, 1988.
- [2] A. Gopalan and A.H. Titus, "A new wide range Euclidean Distance circuit for neural network hardware implementations," IEEE Trans. Neural networks, vol. 14, no. 5, Sep. 2003.
- [3] S. Collins, G.F. Marshall and D.R. Brown, "Analogue radial basis function circuit using a compact Euclidean distance calculator," IEEE Int. Symp. Circuit Systems, 1994.
- [4] T. Shibata, M. Konda and Y. Yamashita, "Neuron MOS based association hardware for real-time event recognition," IEEE Proc. MicroNeuro, pp. 94-101, 1996.
- [5] S. Aras and D.Y. Aksin, "A compact distance cell for analog classifiers," IEEE Proc. ISCAS05, pp.3627-3630, 2005.
- [6] U. Cilingioglu and D.Y. Aksin, "A 4-transistor Euclidean distance cell for analog classifiers," IEEE Proc. ISCAS98, pp.I-84 - I-87, 1998.
- [7] O. Landolt, E. Vittoz and P. Heim, "CMOS selfbiased Euclidean distance computing circuit with high dynamic range," Electronics letters, vol.28, no.4, pp.352-354, 1992.
- [8] C.A. De la Cruz-Blas, A. Lopez-Martin and A. Carlosena, "1.5-V MOS Translinear Loops with Improved Dynamic Range and Their Applications to Current-mode signal processing," IEEE Trans. Circuits and systems, vol.50, no.12, pp. 918- 927. 2003.
- [9] B. Gilbert, "Translinear circuits: An historical overview," Analog Integrated circuits Signal Processing, vol.9, pp.95-118, 1996.

## ประวัติผู้เขียน

|                  |  |
|------------------|--|
| ชื่อ-นามสกุล     | นายไพรัช ทนุผล   |
| วัน เดือน ปีเกิด | 4 พฤษภาคม 2499 ที่จังหวัดราชบุรี   |
| ที่อยู่          | 17/66 อาคาร T6 เมืองทองธานี ถ.ปิ่นเกล้า ต.บ้านใหม่ อ.ปากเกร็ด<br>จ.นนทบุรี 11120                     |
| ประวัติการศึกษา  | 2548 วิศวกรรมศาสตรบัณฑิต สาขาวิชาวิศวกรรมโทรคมนาคม<br>สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง |
| ปัจจุบัน         | อาจารย์ประจำสาขาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์<br>มหาวิทยาลัยเซนต์จอห์น                             |