

วงจรรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุต
สำหรับสัญญาณกระแส

CURRENT MODE THREE-INPUT MAXIMUM, MEDIAN
AND MINIMUM CIRCUIT

ยศ เมตตาสิทธิกร
YOT METTASITTHIKORN

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมระบบควบคุม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2549

ISBN 974-15-2729-2

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

วงจรรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุต
สำหรับสัญญาณกระแส

CURRENT MODE THREE-INPUT MAXIMUM, MEDIAN
AND MINIMUM CIRCUIT

ยศ เมตตาสีทธีกร

YOT METTASITTHIKORN

เลขหมู่.....
เลขทะเบียน..... 65451
วัน,เดือน,ปี..... 11 ต.ค. 2549

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมระบบควบคุม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2549

ISBN 974-15-2729-2

**CURRENT MODE THREE-INPUT MAXIMUM, MEDIAN
AND MINIMUM CIRCUIT**

YOT METTASITTHIKORN

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
MASTER OF ENGINEERING IN CONTROL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2006

ISBN 974-15-2729-2

COPYRIGHT 2006

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

หัวข้อวิทยานิพนธ์	วงจรถ่ายค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับ สัญญาณกระแส
นักศึกษา	นายยศ เมตตาสิทธิกร
รหัสประจำตัว	46061507
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขา	วิศวกรรมระบบควบคุม
พ.ศ.	2549
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ.ดร.วันชัย ธีรรัฐจา

บทคัดย่อ

วิทยานิพนธ์นี้นำเสนอวงจรถ่ายค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุต ที่มีการทำงานในรูปของกระแส วงจรที่นำเสนอมีโครงสร้างอย่างง่าย และมีความเหมาะสมในการสร้างวงจรรวมโดยใช้เทคโนโลยีทรานซิสเตอร์แบบซีมอส ค่ากลางของวงจรถ่ายค่าที่นำเสนอหาได้จากการต่อฟังก์ชันหาค่าสูงสุด และค่าต่ำสุด ที่ถูกออกแบบให้อยู่ภายในวงจรถ่ายค่าเดียวกันซึ่งมีการประมวลผลแบบขนานร่วมกับวงจรถ่ายค่าอื่นกระแส ในการออกแบบได้ใช้วิธีการไบแอสมอสทรานซิสเตอร์ที่ขอบของการนำกระแสในช่วงนำกระแสอิ่มตัว เป็นผลทำให้คุณลักษณะถ่ายโอนมีความเพี้ยนต่ำ ความถูกต้องสูง และความเร็วในการทำงานสูง วงจรที่นำเสนอจึงเหมาะสมที่จะนำไปประยุกต์ใช้ในระบบที่เป็นเวลาจริงต่าง ๆ จากผลการทดสอบสมรรถนะด้วยการเลียนแบบการทำงานด้วยโปรแกรม PSPICE สามารถยืนยันได้ว่าวงจรถ่ายค่าที่ออกแบบมีความสอดคล้องเป็นไปตามหลักการที่นำเสนอ

Thesis	Current Mode Three-input Maximum, Median and Minimum Circuit
Student	Mr. Yot Mettasitthikorn
Student ID.	46061507
Degree	Master of Engineering
Program	Control Engineering
Year	2006
Thesis Advisor	Assoc. Prof. Dr. Vanchai Riewruja

ABSTRACT

This thesis presents the three-input maximum, median, and minimum circuit, which operates in current mode. The realization method is simple and suitable for fabrication using CMOS technology. The median value is obtained by the use of the incorporated maximum and minimum functions into the same scheme with parallel processing as the basic unit connected with current mirrors. The design strategy is based on the MOS transistor bias at the edge of conduction in saturation region to provide the low distortion in transfer characteristic, the high accuracy, and the high-speed operation. Therefore, the proposed circuit is suitable for real-time systems. PSPICE simulation results verifying the performances of the circuit are agreed with the expected values.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้ประสบความสำเร็จลุล่วงไปได้ด้วยดี เนื่องจากการที่ผู้เขียนได้รับโอกาสจาก รศ.ดร.วันชัย ธีรรัฐจา ท่านอาจารย์ที่ปรึกษาพร้อมทั้งให้คำปรึกษาชี้แนะ และความคิดริเริ่มในการศึกษาและทำวิจัยมาโดยตลอด

กราบขอบพระคุณ รศ.ดร.วันชัย ธีรรัฐจา อาจารย์ที่ปรึกษา อ.วรรณดี เพชรรมณีสถิต อ.อัมพวัน ใจกล้า อ.ธวัชชัย คำศรี อ.อนุชา แก้วพูลสุข คุณอภิรักษ์ ฤกษ์รัตน์ คุณอานนท์ ชาติชนะ คุณชนม์เฉลิม สุวรรณโพธิ์ คุณสุชุม ลัยกิจมงคล และพี่ๆ เพื่อนๆ ห้อง B418 ที่ได้ให้คำปรึกษา และช่วยเหลือในการแก้ไขปัญหาต่าง ๆ ที่เกิดขึ้นตลอดระยะเวลาของการศึกษาร่วมกับอาจารย์ที่ปรึกษา

กราบขอบพระคุณ นายอำพล(บิดา) และนางสาส์(มารดา) เมตตาสิทธิกร อย่างสุดซึ้งที่เป็นผู้คอยให้กำลังใจและสนับสนุนในการศึกษามาโดยตลอดรวมไปถึงพี่ ๆ ญาติพี่น้อง และเพื่อน ๆ ทุกท่าน ที่คอยให้กำลังใจ อีกทั้งช่วยเหลือในด้านต่าง ๆ มาโดยตลอด

กราบขอบพระคุณ คุณนิพนธ์ ศรีโพธิ์ตานนท์ ผู้จัดการ STM Wireless Systems CO., LTD. ที่ให้โอกาสแก่ผู้เขียน ทั้งเรื่องงาน และการศึกษาต่อจนทำให้วิทยานิพนธ์ฉบับนี้ประสบความสำเร็จขึ้น

สุดท้ายนี้ขอขอบคุณสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง และขอขอบคุณบัณฑิตวิทยาลัย และบัณฑิตศึกษาคณะวิศวกรรมศาสตร์ที่ให้ความรู้ความสามารถ ประสบการณ์ และทุนการศึกษา ณ โอกาสนี้ด้วย

คุณค่า และประโยชน์อันพึงมีจากวิทยานิพนธ์นี้ ผู้เขียนขอมอบดีผู้มีพระคุณทุกท่าน

ยศ เมตตาสิทธิกร

สารบัญ

หน้า

บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VIII
สารบัญรูป.....	IX
บทที่ 1 บทนำ.....	1
1.1 กล่าวนำ.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของวิทยานิพนธ์.....	1
1.3 หลักการใหม่ในวิทยานิพนธ์.....	2
1.4 รายละเอียดของวิทยานิพนธ์.....	2
บทที่ 2 วงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดที่เคยนำเสนอในอดีต.....	4
2.1 กล่าวนำ.....	4
2.2 วงจรหาค่าสูงสุด.....	4
2.2.1 วงจรหาค่าแรงดันสูงสุดชนิด 2 อินพุตแบบออปแอมป์.....	4
2.2.2 วงจรหาค่าแรงดันสูงสุดชนิด 2 อินพุตแบบซีมอส.....	5
2.2.3 วงจรหาค่ากระแสสูงสุดชนิดหลายอินพุต.....	6
2.3 วงจรหาค่าต่ำสุด.....	8
2.3.1 วงจรหาค่าแรงดันต่ำสุดชนิด 2 อินพุตแบบโอทีเอ.....	8
2.3.2 วงจรหาค่ากระแสต่ำสุดชนิด 3 อินพุตแบบซีมอส.....	10
2.4 วงจรหาค่าสูงสุด และค่าต่ำสุดชนิด 2 อินพุตสำหรับสัญญาณกระแส.....	12
2.5 วงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแส.....	15
2.6 บทสรุป.....	19
บทที่ 3 กลุ่มวงจรที่ใช้ในวิทยานิพนธ์.....	20
3.1 กล่าวนำ.....	20
3.2 วงจรสะท้อนกระแส.....	20
3.2.1 วงจรสะท้อนกระแส CM1.....	23

สารบัญ(ต่อ)

	หน้า
3.2.2 วงจรสะท้อนกระแส CM2.....	23
3.3 วงจรหาค่าสูงสุดชนิด 3 อินพุต.....	24
3.4 วงจรหาค่าสูงสุด และต่ำสุดชนิด 3 อินพุต.....	26
3.5 บทสรุป.....	28
บทที่ 4 วงจรหาค่าสูงสุด ค่ากลางและ ค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแส ที่นำเสนอในวิทยานิพนธ์.....	29
4.1 กล่าวนำ.....	29
4.2 หลักการทำงานของวงจร.....	29
4.3 การวิเคราะห์สมรรถนะการทำงานของวงจร.....	33
4.3.1 การวิเคราะห์สมรรถนะการทำงานของวงจรสะท้อนกระแส.....	33
4.3.1.1 การวิเคราะห์ช่วงปฏิบัติการทางกระแสอินพุต ของวงจรสะท้อนกระแส.....	34
4.3.1.2 การวิเคราะห์ค่าความต้านทานของวงจรสะท้อนกระแส.....	35
4.3.1.3 การวิเคราะห์ผลตอบสนองของความถี่ของวงจรสะท้อนกระแส.....	36
4.3.2 การวิเคราะห์สมรรถนะการทำงานของวงจรหาค่าสูงสุด และค่าต่ำสุด.....	37
4.3.2.1 การวิเคราะห์ช่วงปฏิบัติการทางกระแสอินพุต ของวงจรหาค่าสูงสุด และค่าต่ำสุด.....	38
4.3.2.2 การวิเคราะห์ค่าความต้านทาน ของวงจรหาค่าสูงสุด และค่าต่ำสุด.....	38
4.3.2.3 การวิเคราะห์ผลตอบสนองความถี่ ของวงจรหาค่าสูงสุด และค่าต่ำสุด.....	40
4.4 การวิเคราะห์ค่าความผิดพลาดของวงจร.....	41
4.4.1 การวิเคราะห์ค่าความผิดพลาดของค่ากระแสสูงสุด.....	42
4.4.2 การวิเคราะห์ค่าความผิดพลาดของค่ากระแสต่ำสุด.....	42
4.4.3 การวิเคราะห์ค่าความผิดพลาดของกระแสค่ากลาง.....	42
4.4.4 การเปรียบเทียบค่าความผิดพลาดระหว่างวงจรถูกนำเสนอที่ นำเสนอในวิทยานิพนธ์.....	43
4.5 ผลการเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE.....	45

สารบัญ(ต่อ)

หน้า

4.5.1	ผลการเขียนแบบการทำงานของสัญญาณกระแสนินพุด และกระแสนเอด์พุด.....	46
4.5.2	คุณสมบัติการส่งผ่านกระแสของวงจรเมื่อป้อนกระแสนินพุด เพียงสัญญาณเดียว.....	46
4.5.3	ผลตอบสนองความถี่ของวงจร.....	52
4.5.4	ผลการเขียนแบบการทำงานของวงจรต่อสัญญาณชั้นบันได.....	52
4.6	บทสรุป.....	52
บทที่ 5	การประยุกต์ใช้งานของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด.....	53
5.1	กล่าวนำ.....	53
5.2	การประยุกต์ใช้งานกับระบบควบคุมแบบพีซี.....	53
5.3	การประยุกต์ใช้งานกับวงจรเรียงลำดับสัญญาณกระแส.....	53
5.3.1	การประยุกต์วงจรถ้าหาค่าสูงสุด และค่าต่ำสุด กับวงจรเรียงลำดับสัญญาณกระแส.....	54
5.3.2	การประยุกต์วงจรถ้าหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด กับวงจรเรียงลำดับสัญญาณกระแส.....	55
5.5	บทสรุป.....	57
บทที่ 6	บทสรุปและข้อเสนอแนะแนวทางการวิจัยและพัฒนา.....	58
6.1	บทสรุป.....	58
6.2	ข้อเสนอแนะแนวทางการวิจัยและพัฒนา.....	58
	เอกสารอ้างอิง.....	59
	ภาคผนวก.....	61
ภาคผนวก ก.1	แบบจำลอง และวงจรเสมือนสำหรับสัญญาณขนาดเล็กของมอสทรานซิสเตอร์.....	62
ภาคผนวก ข.1	การวิเคราะห์ค่าความต้านทานของวงจรสะท้อนกระแส.....	64
ภาคผนวก ข.2	การวิเคราะห์ผลตอบสนองความถี่ของวงจรสะท้อนกระแส.....	66
ภาคผนวก ค.1	การวิเคราะห์ช่วงปฏิบัติการทางกระแสของวงจรหาค่าสูงสุด และค่าต่ำสุด.....	69
ภาคผนวก ค.2	การวิเคราะห์ค่าความต้านทานของวงจรหาค่าสูงสุด และค่าต่ำสุด.....	71

สารบัญ(ต่อ)

	หน้า
ภาคผนวก ก.3 การวิเคราะห์ผลตอบแทนของวงจรถ้าสูงที่สุด และต่ำสุด.....	75
ภาคผนวก ง.1 การวิเคราะห์ค่าความผิดพลาดของค่ากระแสสูงสุด.....	78
ภาคผนวก ง.2 การวิเคราะห์ค่าความผิดพลาดของค่ากระแสต่ำสุด.....	79
ภาคผนวก ง.3 การวิเคราะห์ค่าความผิดพลาดของกระแสค่ากลาง.....	81
ภาคผนวก จ.1 การวิเคราะห์ค่าความผิดพลาดของวงจรถ้าสูงที่สุด ค่ากลาง และต่ำสุดในอดีต.....	82
ภาคผนวก จ.2 การวิเคราะห์ค่าความผิดพลาดเมื่อกำหนดให้ $i_{inl} = i_{max}$	84
ภาคผนวก จ.3 การวิเคราะห์ค่าความผิดพลาดเมื่อกำหนดให้ $i_{inl} = i_{med}$	86
ภาคผนวก จ.4 การวิเคราะห์ค่าความผิดพลาดเมื่อกำหนดให้ $i_{inl} = i_{min}$	87
ภาคผนวก ฉ.1 ค่าพารามิเตอร์ที่ใช้สำหรับวิเคราะห์สัญญาณขนาดเล็กของมอสทรานซิสเตอร์.....	89
ภาคผนวก ช.1 ผลงานวิจัยที่ได้รับการตีพิมพ์.....	90
ประวัติผู้เขียน.....	107

สารบัญตาราง

ตารางที่	หน้า
4.1 ตารางเปรียบเทียบจำนวนวงจรสะท้อนกระแสระหว่างวงจรถ่ายโอนในออสซิลเลเตอร์กับวงจรที่นำเสนอนี้.....	45
4.2 ความกว้างและความยาวแกนแนลของมอดูเลชันพัลส์จากวงจรในรูปที่ 4.1.....	46

สารบัญรูป

รูปที่	หน้า
2.1	วงจรถ้าแรงดันสูงสุดชนิด 2 อินพุตแบบออพแอมป์.....5
2.2	วงจรถ้าแรงดันสูงสุดชนิด 2 อินพุตแบบซิมอส..... 6
2.3	วงจรถ้ากระแสสูงสุดชนิดหลายอินพุต.....7
2.4	วงจรถ้าแรงดันต่ำสุดโดยหลักการของบราวน์ดีเฟเฟอร์เรน.....9
2.5	วงจรถ้ากระแสต่ำสุดชนิด 3 อินพุตแบบซิมอส.....10
2.6	แผนผังการทำงานของวงจรถ้าค่าสูงสุด และค่าต่ำสุด.....12
2.7	วงจรถ้าค่าสูงสุดและค่าต่ำสุดความเร็วสูงแบบ 2 อินพุต.....14
2.8	วงจรถ้าค่าสูงสุด และค่าต่ำสุด ชนิด 2 อินพุตสำหรับสัญญาณกระแส.....16
2.9	แผนผังการทำงานของวงจรถ้าค่าสูงสุด ค่ากลาง และค่าต่ำสุด ชนิด 3 อินพุตสำหรับสัญญาณกระแส...18
3.1	แสดงวงจรถ้าอนกระแสแบบพื้นฐานชนิดเอ็นแซนแนล.....20
3.2	คุณสมบัติที่เอาต์พุตของวงจรถ้าอนกระแสในรูปที่ 3.1 ในกรณี M_1 และ M_2 สมพียงกัน.....22
3.3	วงจรถ้าอนกระแส CM1.....23
3.4	วงจรถ้าอนกระแส CM2.....23
3.5	วงจรถ้าค่าสูงสุดชนิด 3 อินพุต.....24
3.6	วงจรถ้าค่าสูงสุดและต่ำสุดชนิด 3 อินพุต.....26
4.1	วงจรถ้าค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแส.....31
4.2	แผนผังการทำงานของวงจรถ้าค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุต สำหรับสัญญาณกระแส.....32
4.3	วงจรถ้าอนกระแสเอ็นมอส และพีมอส.....34
4.4	วงจรถ้าค่าสูงสุด และต่ำสุด เมื่อมีจำนวนกระแสอินพุตเท่ากับหนึ่ง.....37
4.5	ผลการเลียนแบบการทำงานของวงจรถ้าสัญญาณรูปคลื่นไซน์.....47
4.6	ผลการเลียนแบบการทำงานของวงจรถ้าสัญญาณรูปคลื่นสามเหลี่ยม..... 48
4.7	คุณสมบัติการส่งผ่านกระแสของวงจรถ้าอนกระแสอินพุตเพียงสัญญาณเดียว..... 49
4.8	ผลตอบสนองความถี่ของวงจรถ้า.....50
4.9	ผลการเลียนแบบการทำงานของวงจรถ้าสัญญาณขั้นบันได.....51
5.1	การประยุกต์ใช้งานของระบบควบคุมแบบพีซีกับวงจรถ้าค่าสูงสุด ค่ากลาง และค่าต่ำสุด.....53
5.2	แผนผังการทำงานของวงจรถ้าเรียงลำดับสัญญาณกระแสชนิด 4 อินพุต ของวงจรถ้าค่าสูงสุด และค่าต่ำสุด.....54

สารบัญรูป(ต่อ)

รูปที่	หน้า
5.3 ผลการเขียนแบบการทำงานของวงจรเรียงลำดับสัญญาณกระแสชนิด 4 อินพุต ของวงจรหาค่าสูงสุด และค่าต่ำสุด.....	55
5.4 แผนผังการทำงานของวงจรเรียงลำดับสัญญาณกระแสชนิด 4 อินพุต ของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด.....	56
5.5 ผลการเขียนแบบการทำงานของวงจรเรียงลำดับสัญญาณกระแสชนิด 4 อินพุต ของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด.....	56
ก.1 แบบจำลองของมอสทรานซิสเตอร์.....	62
ก.2 วงจรเสมือนสำหรับสัญญาณขนาดเล็กของมอสทรานซิสเตอร์.....	62
ข.1 วงจรเสมือนสำหรับสัญญาณขนาดเล็กสำหรับการวิเคราะห์ค่าความต้านทาน ของวงจรสะท้อนกระแส.....	64
ข.2 วงจรเสมือนสำหรับสัญญาณขนาดเล็กสำหรับการวิเคราะห์ผลตอบสนองความถี่ ของวงจรสะท้อนกระแส.....	66
ค.1 วงจรหาค่าสูงสุด และค่าต่ำสุด เมื่อมีจำนวนกระแสอินพุตเท่ากับหนึ่ง.....	69
ค.2 วงจรเสมือนสำหรับสัญญาณขนาดเล็กสำหรับการวิเคราะห์ค่าความต้านทาน ของวงจรหาค่าสูงสุด และค่าต่ำสุด.....	72
ค.3 วงจรเสมือนสำหรับสัญญาณขนาดเล็กในการวิเคราะห์ผลตอบสนองความถี่ ในช่วงที่วงจรหาค่ากระแสสูงสุด.....	75
ง.1 แผนผังการทำงานของวงจรสำหรับการวิเคราะห์ค่าความผิดพลาดที่เอาต์พุตมีค่าสูงสุด.....	78
ง.2 แผนผังการทำงานของวงจรสำหรับการวิเคราะห์ค่าความผิดพลาดที่เอาต์พุตมีค่าต่ำสุด.....	79

บทที่ 1

บทนำ

1.1 กล่าวนำ

วงจรถ้าค่าสูงสุด (Maximum :Max) ค่ากลาง (Median :Med) และค่าต่ำสุด (Minimum :Min) เป็นวงจรถ้าค่าสำคัญวงจรถ้าค่าหนึ่งในการวัดสัญญาณในงานด้านอิเล็กทรอนิกส์ ไฟฟ้าสื่อสาร และระบบควบคุม โดยเฉพาะการประยุกต์ใช้งานในด้านการประมวลผลสัญญาณทางด้านแอนะล็อก (Analog) ที่มีการทำงานในระบบเวลาจริงเช่นการประมวลผลสัญญาณภาพ และการควบคุมแบบฟัซซี (Fuzzy) [1] เป็นต้น ที่ผ่านมามีการออกแบบวงจรถ้าค่าสูงสุด และต่ำสุดโดยใช้เทคโนโลยีทรานซิสเตอร์แบบซีมอส ที่ทำงานทั้งในรูปแบบกระแส (Current Mode Circuit) หรือที่เรียกว่า โหมดกระแส และทำงานในรูปแบบแรงดัน (Voltage Mode Circuit) หรือที่เรียกว่าโหมดแรงดัน [2] และในปัจจุบันวงจรถ้าค่าสูงสุด และต่ำสุดจะมุ่งเน้นให้วงจรถ้าค่าทำงานในโหมดกระแส เนื่องจากการทำงานที่ใช้กระแสจะมีความถูกต้อง และมีผลตอบสนองทางความถี่ที่สูงกว่าเมื่อเทียบกับวงจรถ้าค่าทำงานในลักษณะโหมดแรงดัน ในอดีตวงจรถ้าค่าทำงานในโหมดกระแสที่นำเสนอ เริ่มแรกวงจรถ้าค่ายังมีการทำงานได้เฉพาะวงจรถ้าค่าสูงสุด หรือค่าต่ำสุดเพียงอย่างเดียวอย่างใดอย่างหนึ่งเท่านั้น ต่อมาได้มีการพัฒนาการออกแบบวงจรถ้าค่าสูงสุด และค่าต่ำสุดภายในวงจรถ้าค่าเดียวกัน [3] ซึ่งทำให้สามารถนำไปประยุกต์ใช้งานได้สะดวกมากขึ้น แต่วงจรถ้าค่ายังมีข้อด้อยอยู่ที่วงจรถ้าค่าต้องใช้สวิทช์ (Switch) อิเล็กทรอนิกส์ในการหาค่าสูงสุด หรือค่าต่ำสุดได้เพียงอย่างเดียวอย่างใดอย่างหนึ่งเท่านั้น จากนั้นจึงได้มีการนำเสนอวงจรถ้าค่าสูงสุด ค่ากลาง และค่าต่ำสุดภายในวงจรถ้าค่าเดียวกัน [4] แต่วงจรถ้าค่าที่นำเสนอนั้นทำงานในโหมดแรงดัน จึงทำให้มีผลตอบสนองทางความถี่ไม่สูง และต่อมาได้มีการนำเสนอวงจรถ้าค่าสูงสุด ค่ากลาง และค่าต่ำสุดภายในวงจรถ้าค่าเดียวกันที่ทำงานในโหมดกระแส [5] ซึ่งวงจรถ้าค่านี้ให้ผลตอบสนองทางความถี่ที่สูง แต่ภายในวงจรถ้าค่าที่นำเสนอใช้วงจรถ้าค่าสูงสุด และค่าต่ำสุดแบบ 2 อินพุตต่อร่วมกันจึงทำให้เกิดความผิดพลาดสะสม เพื่อเป็นการลดผลของค่าความผิดพลาดสะสมในวิทยานิพนธ์นี้จึงนำเสนอการออกแบบวงจรถ้าค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแส ที่มีการทำงาน และการประมวลผลแบบขนานโดยใช้เทคโนโลยีทรานซิสเตอร์แบบซีมอสที่สามารถทำงานภายใต้แหล่งจ่ายไฟเดียว ทำการทดสอบสมรรถนะ และความถูกต้องของวงจรถ้าค่าที่นำเสนอโดยใช้โปรแกรม PSPICE ในเลียนแบบการทำงานของวงจรถ้าค่า

1.2 ความมุ่งหมายและวัตถุประสงค์ของวิทยานิพนธ์

ในการทำวิทยานิพนธ์นี้เป็นการศึกษาและออกแบบวงจรถ้าค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุต สำหรับสัญญาณกระแสโดยใช้เทคโนโลยีทรานซิสเตอร์แบบซีมอส ที่มีการทำงาน

ในช่วงนำกระแสอ้อมตัว มีโครงสร้างพื้นฐานของวงจรหาค่าสูงสุด และค่าต่ำสุดในวงจรเดียวกันเป็นหลัก โดยวงจรหาค่าสูงสุด ค่ากลางและค่าต่ำสุด ที่นำเสนอในวิทยานิพนธ์นี้มีประสิทธิภาพ และความเร็วในการทำงานที่สูงตลอดจนให้ค่าความแม่นยำในการทำงานที่ดี โดยมีการกำหนดวัตถุประสงค์ดังนี้

- 1) เพื่อการศึกษาวิจัย และพัฒนาการออกแบบวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแสบนพื้นฐานเทคโนโลยีทรานซิสเตอร์แบบซีมอส
- 2) ศึกษาการออกแบบวงจรเพื่อลดค่าความผิดพลาดสะสม จากวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดที่เคยนำเสนอ
- 3) การทดสอบสมรรถนะของวงจรที่ทำการออกแบบ จะใช้โปรแกรม PSPICE เลียนแบบการทำงาน

1.3 หลักการใหม่ในวิทยานิพนธ์

เพื่อเป็นการลดผลของค่าความผิดพลาดสะสมวิทยานิพนธ์นี้จึงนำเสนอ การออกแบบวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแสที่ประมวลผลแบบขนาน โดยใช้เทคโนโลยีทรานซิสเตอร์แบบซีมอส ที่มีค่าความผิดพลาดต่ำ ความแม่นยำสูง และสามารถทำงานภายใต้แหล่งจ่ายไฟเดียว และทำการทดสอบสมรรถนะ และความถูกต้องของวงจรที่นำเสนอ จะใช้โปรแกรม PSPICE เลียนแบบการทำงานของวงจร

1.4 รายละเอียดของวิทยานิพนธ์

เนื้อหาในวิทยานิพนธ์นี้แบ่งออกเป็น 6 บท และภาคผนวก 7 บท เนื้อหาในแต่ละบท และภาคผนวกจะมีรายละเอียดดังต่อไปนี้

บทที่ 1 คือ บทนำ จะเป็นการกล่าวนำถึงวัตถุประสงค์ของวิทยานิพนธ์ หลักการใหม่ที่น่าสนใจในวิทยานิพนธ์ และรายละเอียดของวิทยานิพนธ์ในแต่ละบทที่น่าสนใจ

บทที่ 2 กล่าวถึงวงจรที่เคยนำเสนอในอดีต [5]-[11] ซึ่งในรายละเอียดจะอธิบายถึงหลักการทำงานของแต่ละวงจรมีทั้งวงจรหาค่าสูงสุด และวงจรหาค่าต่ำสุดทั้งชนิดหาค่าแรงดัน และหาค่ากระแส วงจรหาค่าสูงสุด และต่ำสุด และวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดที่ได้มีการนำเสนอในอดีต

บทที่ 3 กล่าวถึงกลุ่มวงจรร้อยที่ใช้ในวงจรหาค่าสูงสุด ค่ากลางและค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแส ที่นำเสนอในวิทยานิพนธ์ และอธิบายถึงหลักการทำงานของแต่ละวงจร

บทที่ 4 กล่าวถึงวงจรหาค่าสูงสุด ค่ากลางและค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแสที่น่าสนใจในวิทยานิพนธ์ ในเนื้อหาจะอธิบายถึงหลักการทำงาน การวิเคราะห์สมรรถนะการทำงานต่าง ๆ ของวงจร และการวิเคราะห์เปรียบเทียบค่าความผิดพลาดระหว่างวงจรที่นำเสนอใน

วิทยานิพนธ์กับวงจรที่เคยนำเสนอในอดีต โดยวิธีการวิเคราะห์สมรรถนะการทำงานของวงจร และการวิเคราะห์ค่าความผิดพลาดต่าง ๆ จะแสดงไว้ในภาคผนวก ข ถึงภาคผนวก ช สำหรับผลการทดลองทำโดยการเลียนแบบการทำงานของวงจรซึ่งทดสอบด้วยโปรแกรม PSPICE เพื่อยืนยันสมรรถนะการทำงานของวงจร

บทที่ 5 เป็นตัวอย่างการประยุกต์ใช้งานของวงจรที่นำเสนอในวิทยานิพนธ์

บทที่ 6 เป็นบทสรุปและแนวทางการวิจัยของวิทยานิพนธ์ที่นำเสนอ พร้อมกับแนวทางในการวิจัยและพัฒนาต่อ

ภาคผนวก ก กล่าวถึงแบบจำลองของมอสทรานซิสเตอร์ วงจรเสมือนสำหรับสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ และสมการค่าพารามิเตอร์ที่สำคัญของมอสทรานซิสเตอร์

ภาคผนวก ข แสดงการวิเคราะห์สมรรถนะการทำงานของวงจรสะท้อนกระแส

ภาคผนวก ค แสดงการวิเคราะห์สมรรถนะการทำงานของวงจรหาค่าสูงสุด และค่าต่ำสุด

ภาคผนวก ง แสดงถึงการวิเคราะห์ค่าความผิดพลาดของสัญญาณเอาต์พุตที่มีต่อสัญญาณอินพุตของวงจรที่นำเสนอในวิทยานิพนธ์

ภาคผนวก จ แสดงถึงการวิเคราะห์ค่าความผิดพลาดของสัญญาณเอาต์พุตที่มีต่อสัญญาณอินพุตของวงจรที่เคยนำเสนอในอดีต [5] ซึ่งแสดงอยู่ในหัวข้อ 2.5

ภาคผนวก ช แสดงค่าพารามิเตอร์ต่างๆของทรานซิสเตอร์ ที่ใช้สำหรับวิเคราะห์สัญญาณขนาดเล็กของซีมอส

ภาคผนวก ฉ แสดงผลงานวิจัยที่ได้รับการตีพิมพ์

บทที่ 2

วงจรรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดที่เคยนำเสนอในอดีต

2.1 กล่าวนำ

วงจรรหาค่าสูงสุด และวงจรรหาค่าต่ำสุด เป็นส่วนประกอบพื้นฐานในการออกแบบระบบควบคุม เช่นระบบควบคุมแบบพีซซี ซึ่งวงจรรดังกล่าวถูกคิดค้นและสร้างขึ้นทั้งหมดนั้นมีการทำงานที่อยู่ทั้งในโหมดแรงดัน และ โหมดกระแสเมื่อพิจารณาวงจรที่ทำงานในโหมดแรงดันซึ่งถูกสร้างบนพื้นฐานของวงจรรอปแอมป์ (Operational Amplifier : Op Amp) จะทำให้วงจรมีความเร็วในการทำงาน และผลตอบสนองทางความถี่ที่ถูกจำกัดจากคุณสมบัติของออปแอมป์ที่ใช้ และยังทำให้สูญเสียพลังงานมาก ซึ่งไม่เหมาะสมที่จะนำมาทำเป็นวงจรรวม ดังนั้นในปัจจุบันจึงได้มีการออกแบบวงจรรอิเล็กทรอนิกส์ที่ทำงานในโหมดกระแส เพราะวงจรที่ทำงานในโหมดกระแสจะมีผลตอบสนองทางความถี่และช่วงปฏิบัติการที่กว้างอีกทั้งวงจรมีขนาดเล็ก และมีการสูญเสียพลังงานที่ต่ำกว่าเมื่อเทียบกับวงจรที่มีลักษณะการทำงานที่เหมือนกันแต่ทำงานในโหมดแรงดัน ในเนื้อหาของบทนี้จะกล่าวถึงวงจรรที่เคยนำเสนอในอดีต ที่ส่วนใหญ่ทำงานในโหมดกระแส ซึ่งมีการทำงานแบบแรงดันควบคุม และการทำงานแบบกระแสควบคุม ซึ่งก็คือวงจรรหาค่าแรงดัน และวงจรรหาค่ากระแสนั่นเอง

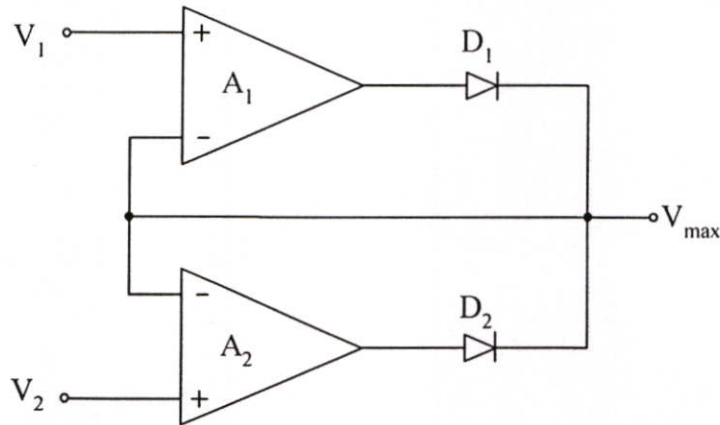
2.2 วงจรรหาค่าสูงสุด

วงจรรหาค่าสูงสุดที่เคยนำเสนอ ที่จะนำเสนอในหัวข้อนี้มีด้วยกัน 3 วงจรรคือ วงจรรหาค่าแรงดันสูงสุดชนิด 2 อินพุตแบบออปแอมป์ วงจรรหาค่าแรงดันสูงสุดชนิด 2 อินพุตแบบซีมอส และวงจรรหาค่ากระแสสูงสุดชนิดหลายอินพุต

2.2.1 วงจรรหาค่าแรงดันสูงสุดชนิด 2 อินพุตแบบออปแอมป์ [6]

จากรูปที่ 2.1 แสดงวงจรรหาค่าแรงดันสูงสุดชนิด 2 อินพุตที่ทำงานในโหมดแรงดัน โดยวงจรรจะประกอบด้วยออปแอมป์ A_1 และ A_2 ต่อกับไดโอด D_1 และ D_2 ซึ่งไดโอดแต่ละตัวต่ออยู่ระหว่างขาเอาต์พุตของออปแอมป์กับเอาต์พุตหรือโหนด (Node) V_{max} ขาลบของออปแอมป์ทั้งสองจะถูกต่อถึงกันเป็นเอาต์พุต V_{max} โดยแรงดันอินพุต V_1 และ V_2 จะถูกป้อนเข้าที่ขาบวกของออปแอมป์ A_1 และออปแอมป์ A_2 ตามลำดับ หลักการทำงานของวงจรรหาค่าแรงดันสูงสุดชนิด 2 อินพุตนี้ สามารถอธิบายได้ โดยเมื่อป้อนแรงดันอินพุต V_1 ให้มีค่ามากกว่าแรงดันอินพุต V_2 จะเกิดกระแสไหลออกจากขาที่เป็นจุดออกของออปแอมป์ A_1 โดยไหลผ่านไดโอด D_1 และไดโอด D_2 จะได้รับแรงดันแบบไบแอสตรง (Forward Bias) เป็นผลให้ไดโอด D_1 นำกระแส ทำให้เกิดกระแส

ไหลผ่านไปยังจุด V_{max} ขณะเดียวกันแรงดันอินพุตจากจุด V_2 ที่มีค่าน้อยกว่า V_1 ไดโอด D_2 จะได้รับแรงดันแบบไบแอสกลับ (Reverse Bias) ทำให้ไดโอด D_2 ไม่สามารถนำกระแสได้ ดังนั้นออพแอมป์ A_1 จะทำงานเป็นวงจรตามแรงดัน โดยแรงดันเอาต์พุตสูงสุดที่ได้ที่โหนด V_{max}



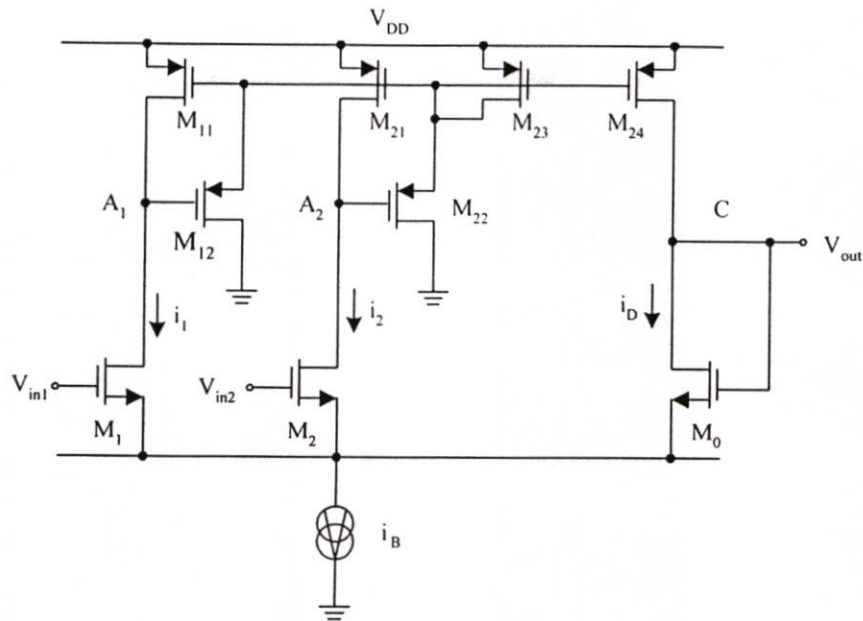
รูปที่ 2.1 วงจรหาค่าแรงดันสูงสุดชนิด 2 อินพุตแบบออพแอมป์

ในทำนองเดียวกันถ้าให้แรงดันอินพุต V_2 มีค่ามากกว่าแรงดันอินพุต V_1 จะเกิดกระแสไหลออกจากขาที่เป็นจุดออกของออพแอมป์ A_2 โดยจะไหลผ่านไดโอด D_2 และไดโอด D_1 จะได้รับแรงดันแบบไบแอสตรง เป็นผลให้ไดโอด D_2 นำกระแส ทำให้เกิดกระแสไหลผ่านไปยังจุด V_{max} ในขณะที่แรงดันอินพุตจากจุด V_1 ที่มีค่าน้อยกว่า V_2 ไดโอด D_1 จะได้รับแรงดันแบบไบแอสกลับ ทำให้ไดโอด D_1 ไม่นำกระแส ดังนั้นออพแอมป์ A_2 และไดโอด D_2 จะทำหน้าที่เหมือนวงจรตามแรงดัน และแรงดันเอาต์พุตสูงสุดที่ได้ที่โหนด V_{max} ดังนั้นสมการของแรงดันเอาต์พุตสูงสุด V_{max} สามารถเขียนใหม่ได้ดังนี้

$$V_{max} = \begin{cases} V_1 & ; V_1 > V_2 \\ V_2 & ; V_2 > V_1 \end{cases} \quad (2.1)$$

2.2.2 วงจรหาค่าแรงดันสูงสุดชนิด 2 อินพุตแบบซิมอส [7]

รูปที่ 2.2 แสดงวงจรหาค่าแรงดันสูงสุดชนิด 2 อินพุต หรือเรียกอีกชื่อหนึ่งว่า winner take all เป็นวงจรหาค่าแรงดันสูงสุดที่ถูกสร้างจากซิมอส โดยมีทรานซิสเตอร์ M_{11} , M_{12} , M_{21} , M_{22} , M_{23} และ M_{24} เป็นมอสทรานซิสเตอร์ชนิดพี (PMOS) และทรานซิสเตอร์ M_1 , M_2 และ M_0 เป็นมอสทรานซิสเตอร์ชนิดเอ็น (NMOS) สมมติให้มอสทรานซิสเตอร์ M_{11} , M_{21} และ M_{24} มีความสมพียงกันทุกประการ และมีแรงดันตกคร่อมที่ขาเกต-ซอร์สเท่ากันเนื่องจากมอสทรานซิสเตอร์ทั้ง 3 มีการต่อวงจรในลักษณะที่ขนานกัน จากเงื่อนไขนี้จะทำให้กระแสเดรนของมอสทรานซิสเตอร์ทั้ง 3 มีค่าเท่ากันในที่นี้ก็คือ i_D โดยมอสทรานซิสเตอร์ทั้ง 3 ทำงานในช่วงนำกระแสอิ่มตัวหลัง

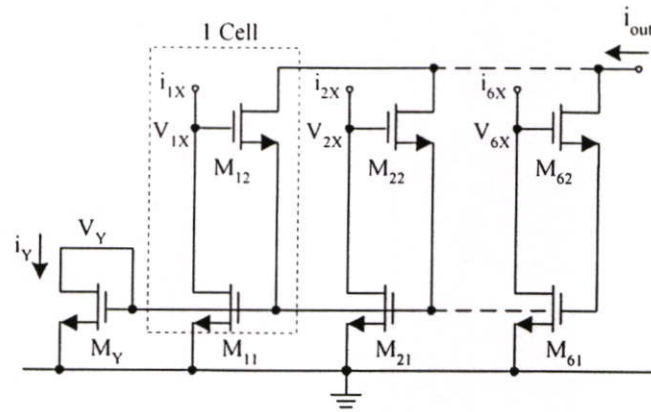


รูปที่ 2.2 วงจรหาค่าแรงดันสูงสุดชนิด 2 อินพุตแบบซีมอส

จากนั้นกระแส i_D จะถูกนำมาเปรียบเทียบกับโหนด A_1 และ A_2 กับกระแสครน i_1 และ i_2 ของมอสทรานซิสเตอร์ M_1 และ M_2 ตามลำดับ มอสทรานซิสเตอร์ M_{12} และ M_{22} ทำหน้าที่ไบแอสให้กับมอสทรานซิสเตอร์ M_{23} และจะมีเพียงตัวเดียวเท่านั้นที่ทำงานในเวลาหนึ่ง ๆ ยกตัวอย่างเช่นเมื่อกำหนดให้แรงดัน $V_{in1} > V_{in2}$ กระแสครนของมอสทรานซิสเตอร์ M_{24} (i_{D24}) จะมีค่าเท่ากับกระแสสูงสุดของกระแสอินพุตของวงจรซึ่งในที่นี้คือ i_1 เมื่อพิจารณาที่โหนด A_1 จะมีแรงดันต่ำกว่าที่โหนด A_2 ทำให้มอสทรานซิสเตอร์ M_{12} นำกระแส และทำให้มอสทรานซิสเตอร์ M_{11} อยู่ในช่วงนำกระแสอิมิตัว สำหรับมอสทรานซิสเตอร์ M_{22} จะอยู่ในสภาวะไม่นำกระแสเนื่องจากกระแสครน i_{D21} ที่ไหลผ่านมอสทรานซิสเตอร์ M_{21} อยู่ในช่วงนำกระแสอิมิตัวทำให้แรงดันเกต-ซอร์ส ของมอสทรานซิสเตอร์ M_{21} เพิ่มขึ้น การเพิ่มขึ้นของแรงดันเกต-ซอร์สนี้ทำให้มอสทรานซิสเตอร์ M_{22} ไม่นำกระแส เมื่อพิจารณาที่โหนด C กระแสครนของเอาต์พุตมอสทรานซิสเตอร์ M_0 จะมีค่าเท่ากับค่าสูงสุดระหว่างกระแสครน i_1 และ i_2 ทำให้แรงดันเอาต์พุตที่ได้จะเป็นค่าสูงสุดระหว่างแรงดันอินพุตด้วย โดยที่วงจรนี้สามารถเพิ่มจำนวนอินพุตในลักษณะหลายอินพุตโดยการต่อขนานวงจรเพิ่ม

2.2.3 วงจรหาค่ากระแสสูงสุดชนิดหลายอินพุต [8]

จากรูปที่ 2.3 แสดงวงจรหาค่ากระแสสูงสุดแบบหลายอินพุต ในที่นี้ขอยกตัวอย่างวงจรรหาค่ากระแสสูงสุดชนิด 6 อินพุต โดยกำหนดให้อัตราส่วนความกว้าง และความยาวของแซนแนล (W/L) ของมอสทรานซิสเตอร์ทุกตัวในวงจรที่ค่าเท่ากัน และมอสทรานซิสเตอร์ทุกตัวมีความ



รูปที่ 2.3 วงจรหาค่ากระแสสูงสุดชนิดหลายอินพุต

สมพจน์กันโดย 1 เซลล์จะมี 1 อินพุต และแต่ละเซลล์จะประกอบด้วยมอสทรานซิสเตอร์ 2 ตัว กระแส i_Y ที่ไหลผ่านมอสทรานซิสเตอร์ M_Y ซึ่งต่ออยู่ในลักษณะแหล่งจ่ายกระแสคงที่เพื่อเป็นตัวจ่ายกระแสให้กับวงจร

สมมติให้ค่าของกระแสอินพุตมีค่ามากที่สุดคือ i_{1X}

$$i_{1X} = \max(i_{1X}, i_{2X}, \dots, i_{6X}) \quad (2.2)$$

แรงดันตกคร่อมขาคเรน-ซอร์ส V_{1X} ถึง V_{6X} ของมอสทรานซิสเตอร์ M_{11} ถึง M_{61} จะเกิดขึ้นเนื่องมาจาก i_{1X} ถึง i_{6X} ตามลำดับ เมื่อพิจารณาแรงดันที่ตกคร่อมขาคเรน-ซอร์ส V_{1X} นั้นเกิดขึ้นจากกระแสอินพุต i_{1X} ที่สมมติให้มีค่ากระแสสูงสุดดังนั้น V_{1X} จะมีค่าสูงสุดเมื่อเทียบกับเซลล์อื่นสำหรับมอสทรานซิสเตอร์ M_{12} ถึง M_{62} จะเปรียบเสมือนกับวงจรขยายความต่าง ค่าความแตกต่างระหว่างแรงดัน V_{1X} และ V_{iX} (V_{iD}) จะได้จากสมการ

$$V_{iD} = |V_{1X} - V_{iX}| > \left(\frac{2i_Y}{K} \right)^{1/2} \quad (2.3)$$

กำหนดให้ K คือ ค่าทรานส์คอนดักแตนซ์พารามิเตอร์ของมอสทรานซิสเตอร์
 V_{iD} คือ ค่าความแตกต่างของแรงดัน

กำหนดให้ $K = \left(\frac{\mu C_{ox}}{2} \right) \left(\frac{W}{L} \right)$ แล้วกระแส i_y จะไหลผ่านมอสทรานซิสเตอร์ที่มีแรงดัน

อินพุตสูงสุดในที่นี้ก็คือกระแสเดรน i_{12} ของ M_{12} ซึ่งก็จะมีค่าเท่ากับ i_y และกระแส i_{12} ใน M_{12} ($i = 2, \dots, 6$) จะมีค่าเป็นศูนย์ เนื่องจากขาเกตของมอสทรานซิสเตอร์ M_{11} ของแต่ละเซลล์ถูกต่อเข้าด้วยกันซึ่งเป็นหลักการพื้นฐานของรูปการป้อนกลับแบบบวกทำให้แรงดัน V_y จะแปรผันตาม V_{1X} ดังนั้น V_y จะเท่ากับแรงดันที่ตกคร่อมขาเกต-ซอร์สของมอสทรานซิสเตอร์ M_{11} จากเงื่อนไขมอสทรานซิสเตอร์ M_y และ M_{11} เป็นวงจรสะท้อนกระแสซึ่งกระแสเดรน i_y จะมีค่าเท่ากับกระแสอินพุต i_{1X} ที่เป็นกระแสอินพุตสูงสุดและกระแสเอาต์พุต i_{out} จะเป็นดังสมการที่ (2.4)

$$i_{out} = i_{12} + i_{22} + \dots + i_{62} \quad (2.4)$$

และ

$$i_{12} = i_y = i_{1X} \quad (2.5)$$

$$i_{22} = i_{32} \dots = i_{62} = 0 \quad (2.6)$$

ดังนั้น

$$i_{out} = i_{12} = i_y = i_{1X} = \max(i_{1X}, i_{2X}, \dots, i_{6X}) \quad (2.7)$$

จากสมการที่ (2.7) กระแสเอาต์พุต i_{out} จะมีค่าเท่ากับกระแสอินพุตสูงสุด ระหว่าง i_{1X} ถึง i_{6X}

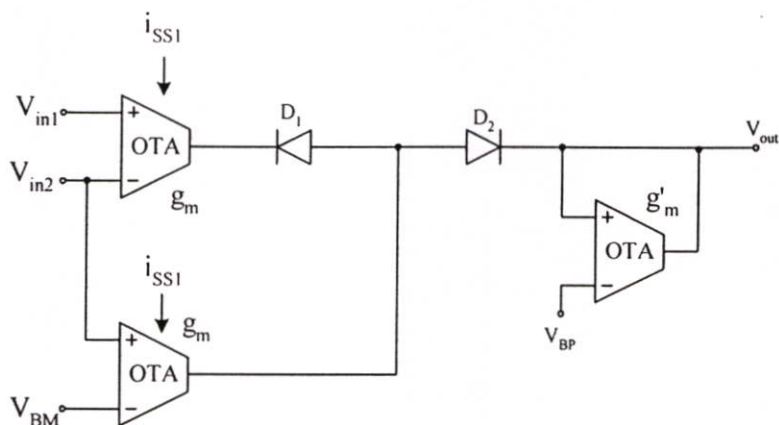
2.3 วงจรหาค่าต่ำสุด

เช่นเดียวกับวงจรหาค่าสูงสุดจากหัวข้อ 2.2 ในหัวข้อนี้กล่าวถึงหลักการทำงานของวงจรหาค่าต่ำสุดที่ได้นำเสนอในอดีต ซึ่งมีทั้งวงจรหาค่าแรงดันต่ำสุดแบบโอทีเอ (OTA) และวงจรหาค่ากระแสต่ำสุดแบบซีมอส

2.3.1 วงจรหาค่าแรงดันต่ำสุดชนิด 2 อินพุตแบบโอทีเอ [9]

จากรูปที่ 2.4 แสดงวงจรหาค่าแรงดันต่ำสุดชนิด 2 อินพุต โดยสร้างขึ้นจากวงจรขยายความนำหรือโอทีเอ (Operational Transconductance Amplifier:OTA) บนหลักการของบราวน์ดีฟเฟอร์เรน โอเปอร์เรชัน (Bounded-Difference Operation) จากรูปวงจรประกอบด้วย โอทีเอ ไคโอด 2 ตัว และตัวต้านทานที่สังเคราะห์ขึ้นโดย โอทีเอ ซึ่งภายในโอทีเอจะถูกสร้างขึ้นจากแหล่งจ่ายกระแสอย่างง่ายของมอสทรานซิสเตอร์ชนิดเอ็น และมอสทรานซิสเตอร์ชนิดพี มีช่วงการทำงานแบบพีซซีคือ $[0, 1]$ ในที่นี้จะแทนด้วย $[0v, 1v]$ ซึ่งช่วงการทำงานของพีซซีนี้จะถูกปรับปรุงให้แน่ใจว่าโอทีเอ

เอมีการทำงานเป็นเชิงเส้น สำหรับหลักการของบราวน์ดิฟเฟอร์เรนจะถูกใช้ในการวิเคราะห์จะถูกกำหนดด้วยสมการที่ (2.8)



รูปที่ 2.4 วงจรหาค่าแรงดันต่ำสุดโดยหลักการของบราวน์ดิฟเฟอร์เรน

$$X \ominus Y = \begin{cases} X - Y & ; X > Y \\ 0 & ; X \leq Y \end{cases} \quad (2.8)$$

$$\min(V_{in1}, V_{in2}) = V_{in2} \ominus (V_{in2} \ominus V_{in1}) \quad (2.9)$$

⊖ คือ เครื่องหมายบราวน์ดิฟเฟอร์เรน

จากวงจรหาค่าแรงดันต่ำสุดในรูปที่ 2.4 สามารถเขียนอยู่ในรูปความสัมพันธ์ตามสมการที่ (2.9) สามารถแทนโดยผลต่างทางพีชคณิต (Algebraic Difference) เมื่อพิจารณาที่ไดโอด D_2 ไดโอด D_2 สามารถถูกตัดออกจากการวิเคราะห์ได้นอกจาก V_{out} จะถูกกำหนดให้เป็นค่าบวกเท่านั้น แต่ในความเป็นจริงแรงดันออฟเซ็ท (Offset Voltage) V_{os} และ V'_{os} ของอินพุต และเอาต์พุตของโอทีเอ ควรนำมาพิจารณาคด้วยเพราะฉะนั้นสมการที่ (2.9) จะถูกแทนด้วย

$$V_{out} = \frac{g_m}{g_m} [(V_{in2} + V_{os} - V_{BM}) \ominus \{V_{in2} \ominus (V_{in1} + V_{os})\}] \quad (2.10)$$

สมมติให้ $V_{BM} = -V_{os}$ เมื่อ $V_{in1} + V_{os} \geq V_{in2}$ สมการที่ (2.10) จะสามารถเขียนใหม่ได้เป็น

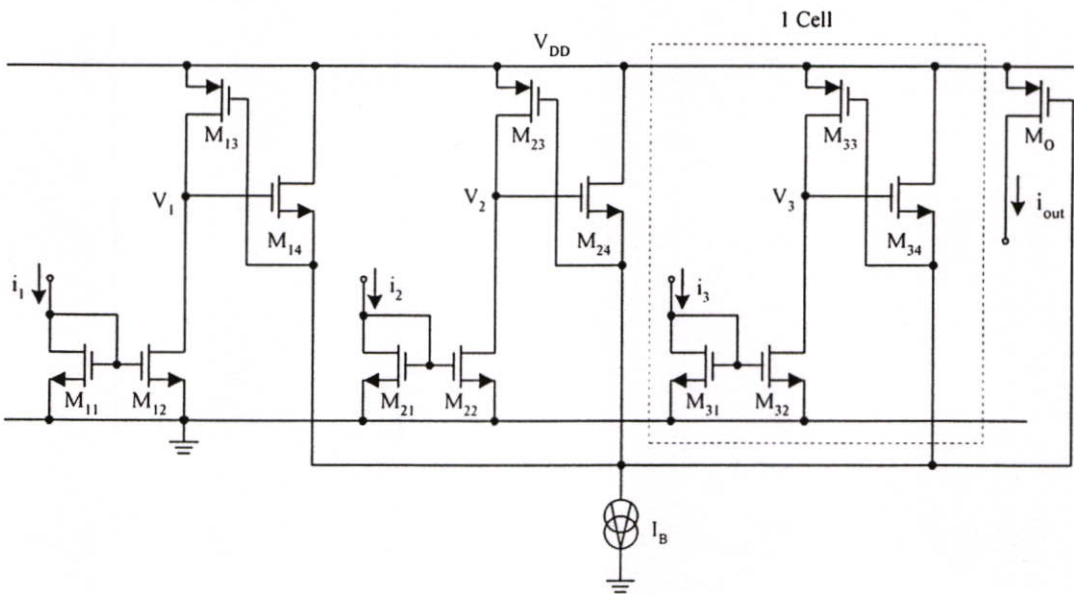
$$V_{out} = \frac{g_m}{g_m} (V_{in2} + V_{os} - V_{BM}) \quad (2.11)$$

และเมื่อ $V_{in1} + V_{os} < V_{m2}$ และ $2V_{os} \geq V_{BM}$ จะได้

$$V_{out} = \frac{g_m}{g_m} (V_{in2} + 2V_{os} - V_{BM}) \quad (2.12)$$

จากสมการที่ (2.11) และ (2.12) จะมีค่าความผิดพลาดอันเนื่องมาจากแรงดันออฟเซตซึ่งในสมการที่ (2.12) จะมีมากกว่าสมการที่ (2.11) ดังนั้นแสดงได้ว่าค่าความผิดพลาดสูงสุดจะเกิดขึ้นหลังจาก $V_{in1} = V_{in2}$

2.3.2 วงจรหาค่ากระแสต่ำสุดชนิด 3 อินพุตแบบซิมอส [10]



รูปที่ 2.5 วงจรหาค่ากระแสต่ำสุดชนิด 3 อินพุตแบบซิมอส

จากรูปที่ 2.5 แสดงวงจรหาค่ากระแสต่ำสุดชนิด 3 อินพุตแบบซิมอส กระแสเดรนของมอสทรานซิสเตอร์จะทำงานในช่วงกระแสอิ่มตัวตามสมการที่ (2.13)

$$i_D = K(v_{GS} - V_T)^2 \quad (2.13)$$

ที่ $K = \left(\frac{\mu C_{ox}}{2} \right) \left(\frac{W}{L} \right)$, v_{GS} และ V_T คือ แรงดันคกคร่อมขาคเกต-ซอร์ส และแรงดันขีดเริ่มเปลี่ยนของมอสทรานซิสเตอร์ตามลำดับ วงจรจะถูกแบ่งออกเป็นลักษณะเซลล์ในที่นี่ จะเรียกว่า Min Cell

แต่ละเซลล์นั้นจะรองรับหนึ่งอินพุตโดยจะประกอบด้วยทรานซิสเตอร์สี่ตัว คือ M_{11} , M_{12} , M_{13} และ M_{14} โดยที่ M_{11} และ M_{12} ต่อยู่ในลักษณะของวงจรสะท้อนกระแสแบบพื้นฐานซึ่งจะทำหน้าที่ส่งผ่านกระแสอินพุตไปสู่ Min Cell มอสทรานซิสเตอร์ M_{13} จะทำหน้าที่เป็นตัวจำกัดกระแส และ M_{14} เป็นรูปแบบของวงจรซอร์สคัปเปิลชนิดหลายอินพุต (Multiple Input Source Coupled Circuit) ซึ่งมีกระแส I_B ทำหน้าที่ไบแอสวงจร ส่วนมอสทรานซิสเตอร์ M_0 จะถูกใช้ในการจับค่ากระแสต่ำสุดไปสู่เอาต์พุตของวงจร

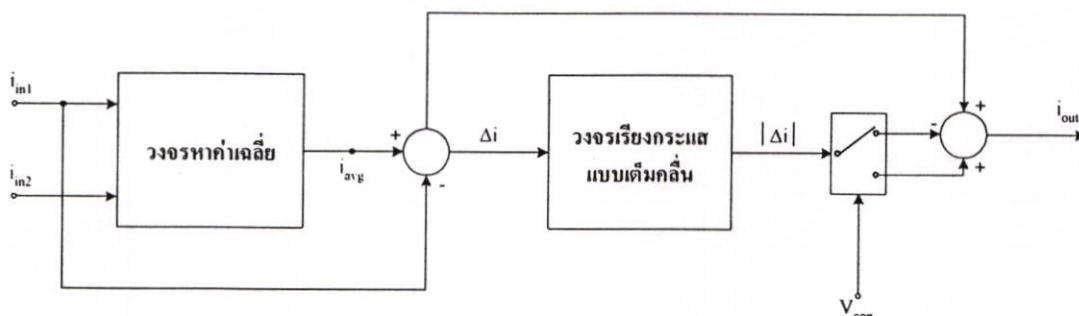
การทำงานของวงจรมีดังนี้คือ สมมติให้กระแสอินพุตทั้งสามคือ i_1 , i_2 และ i_3 มีค่าเท่ากันซึ่งแรงดัน V_1 , V_2 และ V_3 ที่เกิดขึ้นจาก i_1 , i_2 และ i_3 จะมีค่าเท่ากันด้วย สำหรับกระแส I_B จะถูกแบ่งออกเท่าๆกันไปยัง M_{14} ทั้ง 3 ตัวของวงจรซอร์สคัปเปิลชนิดหลายอินพุตถัดไป สมมติให้กระแส i_1 ลดลงซึ่งการลดลงนี้จะทำให้แรงดัน V_1 ถูกสร้างขึ้นให้มีขนาดเพิ่มมากขึ้นเนื่องจาก มีค่าความต้านทานภายในสูงที่โหนด V_1 ดังนั้นแรงดัน V_1 จะเกิดขึ้นจาก กระแสอินพุตต่ำสุด i_1 และเป็นค่าแรงดันสูงสุดระหว่าง V_1 , V_2 และ V_3 ถ้าค่าความแตกต่างของแรงดัน (V_{ID}) ระหว่าง V_1 และ V_2 หรือ V_1 และ V_3 มีค่าถึงจุดจุดหนึ่งจะทำให้กระแส I_B ไหลผ่านมอสทรานซิสเตอร์ M_{14} และทำให้มอสทรานซิสเตอร์ตัวอื่นๆซึ่งก็คือมอสทรานซิสเตอร์ M_{14} ($i = 2, 3$) จะมีค่าเป็นศูนย์

$$V_{ID} = |V_1 - V_2| \geq \left(\frac{I_B}{K}\right)^{1/2} \quad \text{หรือ} \quad V_{ID} = |V_1 - V_3| \geq \left(\frac{I_B}{K}\right)^{1/2} \quad (2.14)$$

ในส่วนของวงจรซอร์สคัปเปิลชนิดหลายอินพุตขาซอร์ส และขาอดีของมอสทรานซิสเตอร์ M_{14} ทั้ง 3 ตัวจะถูกต่อเข้าด้วยกันเพื่อหลีกเลี่ยงปรากฏการณ์บอดีเอฟเฟค (Body Effect) จากสมการที่ (2.14) ถ้ากำหนดค่าให้ I_B มีขนาดเล็ก และค่าความนำ K มีขนาดใหญ่จะทำให้ความเร็วในการทำงานของวงจรเพิ่มขึ้น นอกจากนั้นค่าแรงดันร่วม (Common Voltage V_{cm}) ที่ถูกต่อไปยังขาเกตของมอสทรานซิสเตอร์ M_{13} ทั้ง 3 ตัวจะมีค่าตามแรงดัน V_1 ที่ถูกสร้างขึ้นโดยกระแส i_1 ซึ่งเป็นค่าต่ำสุดระหว่างกระแสอินพุตด้วยกัน ดังนั้นแรงดันคคกร่อมมาซอร์ส - เกตของทรานซิสเตอร์ M_{13} ทั้ง 3 ตัวจะเท่ากับ $V_{DD} - V_{cm}$ เมื่อ V_{cm} มีค่าเพิ่มขึ้นจะเป็นการช่วยให้กระแสที่ไหลผ่านมอสทรานซิสเตอร์นี้ลดลงด้วยเช่นกัน สำหรับเซลล์อื่นๆที่ไม่มีกระแสต่ำสุดไหลผ่านวงจรสะท้อนกระแสของแต่ละเซลล์นั้นจะสูญเสียฟังก์ชันของการสะท้อนกระแสไปจากผลนี้เองจะทำให้เกิดกระแสที่ไหลผ่าน เท่ากับกระแสอินพุตต่ำสุดและเมื่อนำทรานซิสเตอร์ M_0 ไปต่อขนาน กระแสต่ำสุดระหว่างอินพุตทั้ง 3 ก็จะเป็นกระแสเดรนของทรานซิสเตอร์ M_0 นั่นคือกระแส i_{out}

2.4 วงจรหาค่าสูงสุด และค่าต่ำสุดชนิด 2 อินพุตสำหรับสัญญาณกระแส [11]

วงจรที่จะกล่าวต่อไปนี้เป็นวงจรหาค่ากระแสสูงสุด และกระแสต่ำสุดชนิดสองอินพุตซึ่งหลักการการทำงานของวงจรสามารถอธิบายได้ดังต่อไปนี้



รูปที่ 2.6 แผนผังการทำงานของวงจรหาค่าสูงสุด และค่าต่ำสุด

แผนผังการทำงานของวงจรหาค่าสูงสุด และค่าต่ำสุด สำหรับสัญญาณกระแส 2 อินพุต โดยสามารถควบคุมได้จากสัญญาณภายนอกแสดงดังรูปที่ 2.6 ในแผนผังการทำงานจะแบ่งออกเป็น 3 ส่วนใหญ่ ซึ่งสามารถอธิบายหลักการได้ดังนี้ กระแสอินพุต i_{in1} และ i_{in2} จะถูกนำมาหาค่าเฉลี่ยซึ่งจะได้ $i_{avg} = (i_{in1} + i_{in2})/2$ จากนั้นกระแสเฉลี่ยจะถูกนำมาลบด้วยกระแสอินพุตเพียงหนึ่งอินพุตเท่านั้น ในที่นี้เลือกกระแสอินพุต i_{in1} ดังนั้นจะได้กระแสอินพุตของวงจรเรียงกระแสแบบเต็มคลื่นเป็น $\Delta i = i_{avg} - i_{in1}$ และจากคุณสมบัติของวงจรเรียงกระแสแบบเต็มคลื่น กระแสเอาต์พุตของวงจรจะได้เป็น $\Delta i = i_{avg} - i_{in1}$ และถูกป้อนให้กับวงจรสวิตช์อิเล็กทรอนิกส์ ซึ่งเป็นส่วนท้ายของแผนผังการทำงาน เมื่อพิจารณาที่เอาต์พุต หากต้องการกระแสเอาต์พุตของวงจร i_{out} เป็นค่าสูงสุดก็สามารถทำได้โดยนำค่ากระแสเฉลี่ย i_{avg} บวกกับกระแสที่ออกจากวงจรเรียงกระแสแบบเต็มคลื่น $|\Delta i|$ ในทางตรงกันข้ามหากต้องการกระแสเอาต์พุตเป็นค่าต่ำสุดก็สามารถทำได้โดยนำกระแสเฉลี่ยมาลบด้วยกระแส $|\Delta i|$ ซึ่งการที่จะบังคับให้นำกระแส $|\Delta i|$ มาบวกหรือลบกับ i_{avg} สามารถทำได้โดยการควบคุมแรงดัน V_{con} ให้มีค่าเป็นบวกหรือเป็นลบตามลำดับ ในรูปที่ 2.7 แสดงวงจรหาค่าสูงสุด และค่าต่ำสุดตามแผนผังการ และหลักการที่ได้นำเสนอในรูปที่ 2.6 โดยสามารถอธิบายรายละเอียดการทำงานได้ดังนี้ มอสทรานซิสเตอร์ $M_1 - M_4$ ทำหน้าที่เป็นวงจรหาค่าเฉลี่ยระหว่างกระแสอินพุต i_{in1} และ i_{in2} [12] โดยมีวงจรสะท้อนกระแส $M_5 - M_7$ และ $M_8 - M_9$ ทำหน้าที่สะท้อนกระแส i_{in1} และ i_{in2} มารวมกันไหลผ่านขาเดรนของทรานซิสเตอร์ M_1 และ M_2 ถ้ากำหนดให้มอสทรานซิสเตอร์แต่ละตัว ($M_1 - M_9$) มีความสมพียงกันทุกประการจะได้ค่ากระแสเดรนของ M_3 และ M_4 ซึ่งเป็นค่ากระแสเฉลี่ย i_{avg} ดังนี้คือ

$$i_{D3} = i_{D4} = i_{avg} = \frac{i_{m1} + i_{m2}}{2} \quad (2.15)$$

ในส่วนที่ 2 ของวงจรเป็นวงจรเรียงกระแสแบบเต็มคลื่นประกอบด้วย มอสทรานซิสเตอร์ $M_{10} - M_{15}$ และแหล่งจ่ายกระแสคงที่ I_1 กระแสเอาต์พุตของวงจรนี้จะได้เป็นค่าบวกของกระแสอินพุตของวงจรเสมอ เมื่อกระแสอินพุตของวงจรคือ $|\Delta i| = |i_{avg} - i_{m1}|$ ดังนั้นกระแสเอาต์พุตของวงจรเรียงกระแสแบบเต็มคลื่นคือ

$$|\Delta i| = |i_{avg} - i_{m1}| \quad (2.16)$$

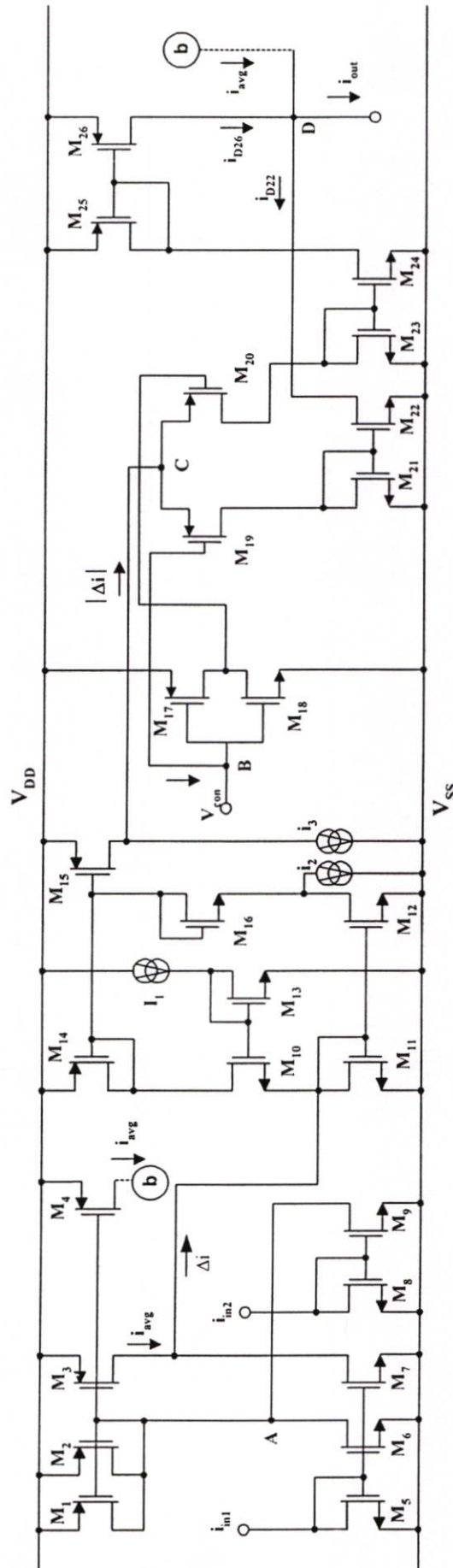
จากรูปที่ 2.7 และสมการที่ (2.16) จะสังเกตได้ว่ากระแส $|\Delta i|$ มีทิศไหลเข้าโหนด C เสมอ ซึ่งเป็นอินพุตของวงจรสวิตช์อิเล็กทรอนิกส์ และจะไหลผ่านทรานซิสเตอร์ M_{19} และ M_{20} ตัวใดตัวหนึ่งโดยมีแรงดันควบคุมจากภายนอก ($V_{con} = V_{DD}$) หรือ $V_{con} = V_{SS}$) เป็นตัวตัดสินใจเมื่อแรงดัน V_{con} เป็นสัญญาณซิกบวค (V_{DD}) ทำให้แรงดันที่ขาเกตของ M_{19} เป็นบวกโดยที่ทรานซิสเตอร์ M_{17} และ M_{18} ต่อร่วมกันเป็นอินเวอร์เตอร์ทำให้แรงดันที่ขาเกตของ M_{20} มีค่าตรงกันข้ามกล่าวคือ เป็นสัญญาณซิกลบ (V_{SS}) ซึ่งจะทำให้เกิดกระแสไหลผ่าน M_{20} มีค่าอิมิตัวเท่ากับกระแส $|\Delta i|$ และจะถูกวงจรสะท้อนกระแส $M_{23} - M_{24}$ และ $M_{25} - M_{26}$ ส่งผ่านไปยังโหนด D ในทางตรงกันข้ามหากสัญญาณควบคุมจากภายนอก V_{con} เป็นสัญญาณซิกลบ (V_{SS}) จะทำให้แรงดันที่ขาเกตของ M_{19} และ M_{20} เป็นสัญญาณซิกลบ และซิกบวคตามลำดับ กระแส $|\Delta i|$ จะถูกส่งผ่านไปยังวงจรสะท้อนกระแส $M_{21} - M_{22}$ เพื่อดึงกระแสออกจากโหนด D เมื่อพิจารณาที่โหนด D กระแสเอาต์พุตของวงจรที่ได้คือ

$$i_{out} = i_{D26} + i_{avg} - i_{D22} \quad (2.17)$$

และจากหลักการทํางานที่อธิบายในเบื้องต้นกระแสเดรนของทรานซิสเตอร์ M_{26} และ M_{22} สามารถเขียนอยู่ในรูปสมการได้ดังนี้

$$i_{D26} = \begin{cases} |\Delta i| & ; V_{con} = V_{DD} \\ 0 & ; V_{con} = V_{SS} \end{cases} \quad (2.18)$$

$$i_{D22} = \begin{cases} 0 & ; V_{con} = V_{DD} \\ |\Delta i| & ; V_{con} = V_{SS} \end{cases} \quad (2.19)$$



รูปที่ 2.7 วงจรหาค่าสูงและค่าต่ำสุดความเร็วสูงแบบ 2 อินพุต

แทนสมการ (2.18) และ (2.19) ลงในสมการ (2.17) จะได้

$$i_{out} = \begin{cases} i_{avg} + |\Delta i| & ; V_{con} = V_{DD} \\ i_{avg} - |\Delta i| & ; V_{con} = V_{SS} \end{cases} \quad (2.20)$$

จากสมการที่ (2.14) ถึง (2.19) เนื่องจาก i_{avg} คือค่ากระแสอยู่ตรงกลางระหว่างค่าสูงสุด $i_{m(max)}$ และค่าต่ำสุด $i_{m(min)}$ จากกระแสอินพุตทั้งสอง i_{m1} และ i_{m2} ส่วน $|\Delta i|$ คือขนาดความแตกต่างของ i_{avg} กับค่ากระแสอินพุต i_{m1} ดังนั้นสมการที่ (2.20) จะสามารถเขียนได้ใหม่เป็น

$$i_{out} = \begin{cases} i_{max} & ; V_{con} = V_{DD} \\ i_{min} & ; V_{con} = V_{SS} \end{cases} \quad (2.21)$$

จากสมการที่ (2.21) แสดงให้เห็นว่าวงจรในรูปที่ 2.7 เป็นวงจรหาค่าสูงสุดและต่ำสุดสำหรับสัญญาณกระแสแบบสองอินพุต ซึ่งสามารถควบคุมได้จากสัญญาณแรงดันจากภายนอก V_{con}

2.5 วงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแส [5]

ในรูปที่ 2.8 เป็นวงจรหาค่าสูงสุด และค่าต่ำสุด ชนิด 2 อินพุตสำหรับสัญญาณกระแส ที่นำมาเป็นวงจรหลักในวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด ทำงานแบบแอนะล็อกภายใต้เทคโนโลยีทรานซิสเตอร์แบบซีมอส มีอินพุตเป็นกระแส i_{m1} และ i_{m2} โดยที่มอสทรานซิสเตอร์ทำงานในช่วงนำกระแสอิ่มตัว และมอสทรานซิสเตอร์ทุกตัวมีความสมพียงกันทุกประการ มอสทรานซิสเตอร์ M_1 - M_4 (CM_1) , M_5 - M_6 (CM_2) และ M_7 - M_8 (CM_3) เป็นวงจรสะท้อนกระแสแบบบวก มีอัตราการใช้กระแสเท่ากันหนึ่ง มายังมอสทรานซิสเตอร์ M_9 - M_{10} (CM_4) , M_{11} - M_{12} (CM_5) , M_{13} - M_{14} (CM_6) และ M_{15} - M_{16} (CM_7) ที่เป็นวงจรสะท้อนกระแสแบบลบมีอัตราการใช้กระแสเท่ากันหนึ่งเช่นเดียวกัน โดยที่มอสทรานซิสเตอร์ M_{17} และ M_{18} ทำหน้าที่ไบแอสที่โหนด IP_1 และ IP_2 มอสทรานซิสเตอร์ M_{19} - M_{20} เป็นสวิทช์อิเล็กทรอนิกส์ โดยที่ M_{21} และแหล่งจ่ายกระแสไบแอส I_1 จะทำให้เกิดแรงดันไบแอสค่าหนึ่งซึ่งจะทำให้มอสทรานซิสเตอร์ M_{19} และ M_{20} ถูกไบแอสที่ขอบการนำของกระแส โดยหลักการการทำงานสามารถอธิบายได้ดังนี้

จากรูปที่ 2.8 พิจารณาที่โหนด IP_1 และ IP_2 จะได้ว่า

$$i_{D1} = i_{m1} + I_2 \quad (2.22)$$

$$i_{D5} = i_{m2} + I_2 \quad (2.23)$$

จากการทำงานของวงจรสะท้อนกระแส CM_1 , CM_2 และ CM_4 จะได้ว่า

$$i_{D1} = i_{D2} = i_{D3} = i_{D4} = i_{m1} + I_2 \quad (2.24)$$

$$i_{D5} = i_{D6} = i_{D10} = i_{m2} + I_2 \quad (2.25)$$

พิจารณากระแส i_{diff} ที่โหนด A จะได้ว่า

$$i_{diff} = i_{D10} - i_{D2} = i_{m2} - i_{m1} \quad (2.26)$$

จากสมการที่ (2.26) เมื่อ $i_{m2} > i_{m1}$ จะได้ว่า $i_{diff} > 0$ เป็นทำให้ค่าแรงดันตกคร่อมระหว่างขาซอร์ส-เกตของมอสทรานซิสเตอร์ M_{19} เพิ่มขึ้น และแรงดันตกคร่อมระหว่างขาซอร์ส-เกตของมอสทรานซิสเตอร์ M_{20} ลดลงจนทำให้ M_{20} อยู่ในภาวะไม่นำกระแส ในทางตรงกันข้ามเมื่อ $i_{diff} < 0$ จะทำให้มอสทรานซิสเตอร์ M_{20} นำกระแส และทรานซิสเตอร์ M_{19} อยู่ในภาวะไม่นำกระแสดังสมการ

$$i_{D19} = \begin{cases} i_{diff} & ; i_{m2} > i_{m1} \\ 0 & ; i_{m1} \geq i_{m2} \end{cases} \quad (2.27)$$

$$i_{D20} = \begin{cases} 0 & ; i_{m2} \geq i_{m1} \\ -i_{diff} & ; i_{m1} > i_{m2} \end{cases} \quad (2.28)$$

วงจรสะท้อนกระแส CM_3 และ CM_5 จะสะท้อนกระแส i_{D19} และ i_{D20} ไปยังโหนด B และโหนด C ตามลำดับ จะได้ว่า

$$i_{D15} = i_{D3} + i_{D19} = i_{m1} + I_2 + i_{19} \quad (2.29)$$

$$i_{D13} = i_{D4} - i_{D20} = i_{m1} + I_2 - i_{20} \quad (2.30)$$

ค่ากระแส i_{D15} และ i_{D13} จะถูกสะท้อนกระแสโดยวงจรสะท้อนกระแส CM_7 และ CM_6 ไปยัง โหนด D และ E ตามลำดับ จะได้สมการค่ากระแส i_{max} และ i_{min} คือ

$$i_{max} = i_{D15} - I_2 = i_{m1} + i_{19} \quad (2.31)$$

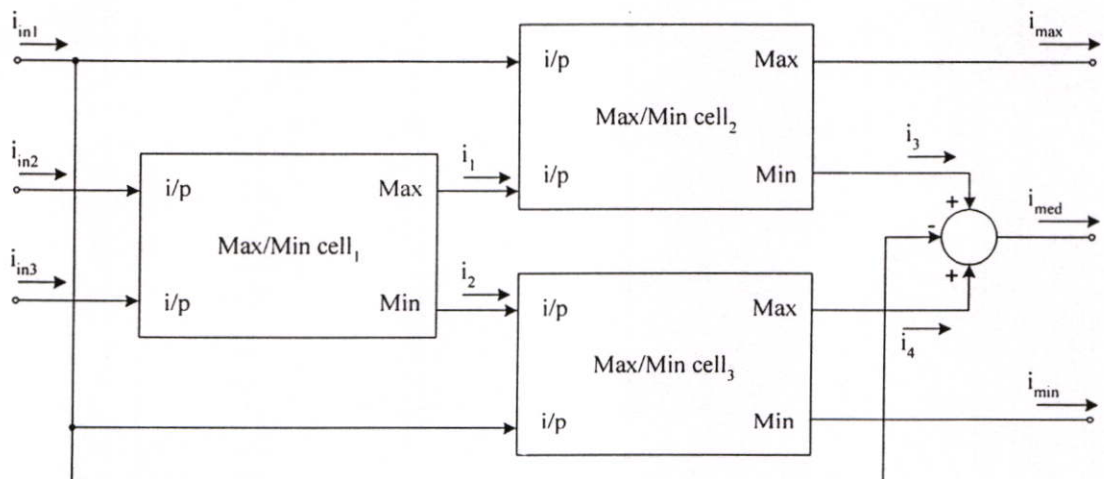
$$i_{min} = i_{D13} - I_2 = i_{m1} - i_{20} \quad (2.32)$$

เมื่อแทนค่าจากสมการ (2.26) และ (2.27) ลงในสมการ (2.30) และ (2.31) จะได้ค่ากระแสสูงสุด และค่ากระแสต่ำสุดดังนี้

$$i_{min} = i_{D13} - I_2 = i_{m1} - i_{20} \quad (2.33)$$

$$i_{max} = \begin{cases} i_{m2} & ; i_{m2} > i_{m1} \\ i_{m1} & ; i_{m1} \geq i_{m2} \end{cases}$$

$$i_{min} = \begin{cases} i_{m1} & ; i_{m2} \geq i_{m1} \\ i_{m2} & ; i_{m1} > i_{m2} \end{cases} \quad (2.34)$$



รูปที่ 2.9 แผนผังการทำงานวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด ชนิด 3 อินพุตสำหรับสัญญาณกระแส

แผนผังการทำงานของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด ชนิด 3 อินพุตสำหรับ สัญญาณกระแสในรูปที่ 2.9 ประกอบด้วยวงจรหาค่าสูงสุด และต่ำสุด 3 วงจรที่นำมาต่อรวมกัน เพื่อหากระแสค่ากลางดังสมการต่อไปนี้

$$i_{med} = i_3 + i_4 - i_{m1} \quad (2.35)$$

สมมติให้กระแสอินพุต $i_{m1} > i_{m3} > i_{m2}$ เป็นอินพุตของรูปที่ 2.9 และมี i_1 และ i_2 เป็นเอาต์พุต ค่ากระแสสูงสุดและต่ำสุดของ Max/Min cell₁ โดยที่ i_3 กับ i_4 เป็นกระแสต่ำสุดและสูงสุดที่ได้ จากวงจรหาค่าสูงสุดและต่ำสุด Max/Min cell₂ และ Max/Min cell₃ ค่ากระแสค่ากลาง จะหาได้จาก สมการที่ (2.35) โดยที่ i_{m1} และ i_{m2} เป็นกระแสสูงสุดและต่ำสุด ที่ได้จากวงจร

2.6 บทสรุป

จากตัวอย่างวงจรหาค่าสูงสุด วงจรหาค่าต่ำสุด วงจรหาค่าสูงสุด และค่าต่ำสุด วงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด ที่เคยนำเสนอในอดีต เป็นเพียงส่วนหนึ่งของวงจรที่นำเสนอ โดยแต่ละวงจรที่กล่าวมานั้นมีคุณสมบัติแตกต่างกันไป โดยเฉพาะหัวข้อที่ 2.5 ซึ่งเป็นวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด การทำงานด้วยการนำวงจรหาค่าสูงสุด และค่าต่ำสุดชนิด 2 อินพุต ต่อรวมกันอยู่จึงทำให้เกิดความผิดพลาดสะสม เพื่อเป็นการลดผลของค่าความผิดพลาดสะสม จึงได้มีการพัฒนางจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุต สำหรับสัญญาณกระแส และได้ นำเสนอในวิทยานิพนธ์นี้ขึ้น ซึ่งในบทที่ 3 อธิบายถึงกลุ่มวงจรที่นำมาออกแบบในวิทยานิพนธ์ และ ในบทที่ 4 จะเป็นการวิเคราะห์สมรรถนะการทำงาน และผลการเลียนแบบการทำงานของวงจร

บทที่ 3

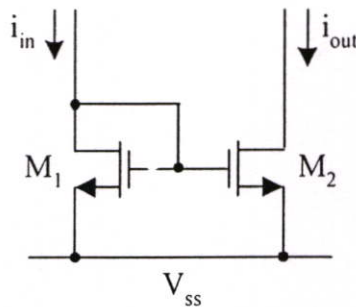
กลุ่มวงจรที่ใช้ในวิทยานิพนธ์

3.1 กล่าวนำ

ในบทนี้จะกล่าวถึงกลุ่มวงจรที่เป็นส่วนประกอบของ วงหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด ที่นำเสนอในวิทยานิพนธ์ ซึ่งแต่ละวงจรมีหน้าที่แตกต่างกัน วงจรที่กล่าวนี้คือ วงจรสะท้อนกระแส CM1 วงจรสะท้อนกระแส CM2 และวงจรรหาค่าสูงสุด และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแส หน้าที่ และหลักการการทำงานของกลุ่มวงจรที่กล่าวมาสามารถอธิบายได้ดังหัวข้อต่อไปนี้

3.2 วงจรสะท้อนกระแส

วงจรสะท้อนกระแส (Current mirror) [12 , 13] เป็นวงจรพื้นฐานที่สำคัญวงจรหนึ่งมีการนำไปใช้เป็นวงจรร้อยในวงจรต่าง ๆ มากมาย เช่น ใช้เป็นแหล่งกำเนิดกระแสคงที่ (Constant current source) คุณสมบัติของวงจรสะท้อนกระแสที่ดีจะต้องให้กระแสเอาต์พุตเท่ากับค่ากระแสอินพุต มีความต้านทานอินพุตต่ำ และความต้านทานเอาต์พุตสูง โดยวงจรสะท้อนกระแสจะมีค่าแรงดันเกต - ซอร์สของมอสทรานซิสเตอร์ทั้งสองตัวเท่ากัน และทำให้กระแสที่ไหลผ่านแชนแนล (Channel) หรือกระแสเดรนมีค่าเท่ากัน



รูปที่ 3.1 แสดงวงจรสะท้อนกระแสแบบพื้นฐานชนิดเอ็นแชนแนล

จากรูปที่ 3.1 แสดงวงจรสะท้อนกระแสแบบพื้นฐานชนิดเอ็นแชนแนล (N-channel current mirror) โดยมีแหล่งกำเนิดกระแสคงที่ i_{in} เป็นกระแสอินพุต และ i_{out} เป็นกระแสเอาต์พุต ถ้ากำหนดให้มอสทรานซิสเตอร์ M_1 และ M_2 ทำงานในช่วงนำกระแสอิ่มตัวจะมีความสัมพันธ์ระหว่างกระแส i_{in} และกระแส i_{out} คือ $V_{DS2} \geq v_{GS} - V_T$ จากการทำงานในช่วงกระแสอิ่มตัวสามารถเขียนสมการอัตราส่วนของกระแสเอาต์พุตต่อกระแสอินพุตได้ดังนี้

$$\frac{i_{out}}{i_{in}} = \left(\frac{L_1 W_2}{W_1 L_2} \right) \left(\frac{v_{GS} - V_{T2}}{v_{GS} - V_{T1}} \right)^2 \left(\frac{1 + \lambda_2 V_{DS2}}{1 + \lambda_1 V_{DS1}} \right) \left(\frac{\mu_{02} C_{ox2}}{\mu_{01} C_{ox1}} \right) \quad (3.1)$$

เมื่อ	V_T	คือ แรงดันขีดเริ่มเปลี่ยน (Threshold Voltage) ของมอสทรานซิสเตอร์
	λ	คือ ค่าเชลแนลเลนซ์มอดูเรชันพารามิเตอร์ (Channel Length Modulation Parameter)
	μ_0	คือ สภาพความคล่องตัวที่ผิว (Surface Mobility)
	C_{OX}	คือ ความจุไฟฟ้าที่เกตออกไซด์ (Oxide Capacitance)
	W	คือ ความกว้างของแซนแนล
	L	คือ ความยาวของแซนแนล

เนื่องจากมอสทรานซิสเตอร์ทั้งสองตัวโดยทั่วไปจะถูกสร้างลงบนแผ่นวงจรรวมพร้อมๆ กัน ดังนั้น มอสทรานซิสเตอร์ทั้งสองตัวจึงมีความสมพียงกัน และมีค่าพารามิเตอร์ในเชิงโครงสร้าง (Physical parameters) ทั้งหมด เช่น V_T , μ_0 , C_{OX} เท่ากันหรือใกล้เคียงกัน ดังนั้นสมการที่ (3.1) สามารถเขียนใหม่ได้ดังนี้

$$\frac{i_{out}}{i_{in}} = \left(\frac{L_1 W_2}{W_1 L_2} \right) \left(\frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} \right) \quad (3.2)$$

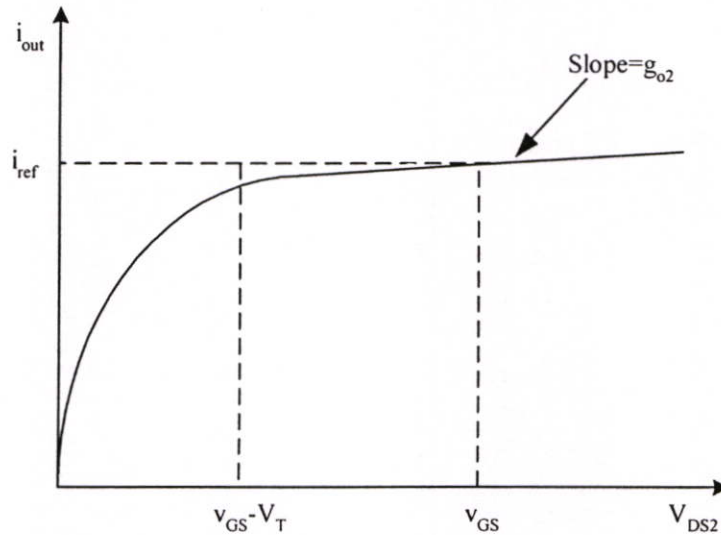
ถ้า $V_{DS2} = V_{DS1}$ ทำให้

$$\frac{i_{out}}{i_{in}} = \frac{L_1 W_2}{W_1 L_2} \quad (3.3)$$

จากสมการที่ (3.3) จะเห็นว่าอัตราส่วนของกระแสเอาต์พุตกับกระแสอินพุตจะ ขึ้นอยู่กับค่าความกว้าง และความยาวของช่องทางเดินกระแสซึ่งสามารถกำหนดได้ในการออกแบบ ถ้ากำหนดให้ $W_1/L_1 = W_2/L_2$ แล้วจะได้กระแสที่เอาต์พุตเท่ากับกระแสที่อินพุต โดย M_2 จะทำหน้าที่เสมือนแหล่งจ่ายกระแสคงที่ที่เอาต์พุต จากที่ได้กล่าวมาสมมติว่ามอสทรานซิสเตอร์ M_2 ทำงานอยู่ในช่วงกระแสอิ่มตัวจึงจะได้รับความสัมพันธ์ตามสมการ (3.3) ดังนั้นค่า V_{DS2} มีค่าต่ำสุดที่ทำให้วงจรทำงานได้อย่างเหมาะสมคือ

$$V_{DS2} = v_{GS} - V_T \quad (3.4)$$

อย่างไรก็ตามในทางปฏิบัติผลของความยาวของแชนแนล (Channel length modulation effect) จะมีอิทธิพลต่อการทำงานของแหล่งกำเนิดกระแสคงที่ พิจารณากรณีที่มอสทรานซิสเตอร์สองตัวสมพ้องกันกระแสเดรนของ M_2 จะเท่ากับกระแสเดรนของ M_1 ก็ต่อเมื่อค่าแรงดันเดรน-ซอร์สของ M_2 เท่ากับแรงดันเดรน-ซอร์สของ M_1 ซึ่งหมายความว่า $V_{DS2} = v_{GS}$ เมื่อ V_{DS2} เพิ่มขึ้นค่า i_{out} จะเพิ่มขึ้นตามความต้านทานเอาต์พุต (Output resistance) ของ $M_2 (g_{o2})$ ที่เพิ่มขึ้น ซึ่งสามารถอธิบายได้ดังรูปที่ 3.2 สำหรับ M_2 ทำงานที่ v_{GS} คงที่ค่าหนึ่ง (v_{GS} ถูกกำหนดโดยกระแส i_{in} ที่ไหลผ่าน M_1)



รูปที่ 3.2 คุณสมบัติที่เอาต์พุตของวงจรสะท้อนกระแสในรูปที่ 3.1 ในกรณี M_1 และ M_2 สมพ้องกัน

จากรูปที่ 3.2 สามารถหาค่าความต้านทานเอาต์พุต R_o ได้ดังนี้

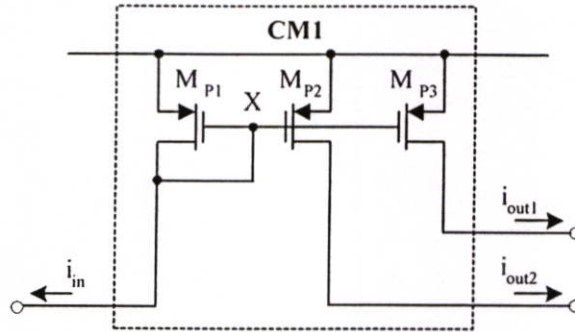
$$R_o = \frac{\Delta V_{DS2}}{\Delta i_{out}} = r_{o2} = \frac{V_{A2}}{i_{out}} = \frac{1}{g_{o2}} \quad (3.5)$$

ขณะที่ V_{A2} คือค่า Early Voltage ของ M_2 ซึ่งค่า V_A ของมอสทรานซิสเตอร์แปรผันตามค่าความยาวของช่องทางเดินกระแส ดังนั้นเมื่อต้องการค่าความต้านทานเอาต์พุตที่มีค่าสูงต้องทำการออกแบบวงจรสะท้อนกระแสโดยใช้มอสทรานซิสเตอร์ที่มีช่องทางเดินกระแสยาว จากหลักการของวงจรสะท้อนกระแสที่กล่าวมาข้างต้น สามารถนำมาออกแบบวงจรเป็น วงจรสะท้อนกระแส CM1 และวงจรสะท้อนกระแส CM2 เพื่อนำมาประยุกต์ในวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดที่นำเสนอ มีรายละเอียดต่อไปนี้

3.2.1 วงจรสะท้อนกระแส CM1

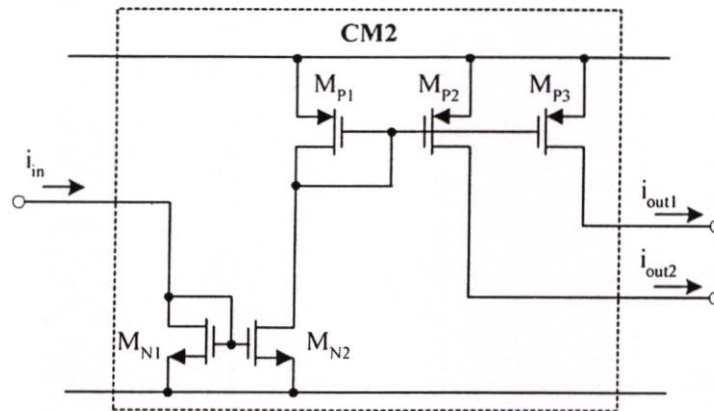
จากรูปที่ 3.3 เป็นวงจรสะท้อนกระแส CM1 ประกอบด้วยมอสทรานซิสเตอร์ชนิดพี M_{P1} - M_{P3} โดยขาเกตและขาซอร์สของมอสทรานซิสเตอร์ทั้งสามต่อเข้าด้วยกันที่โหนด X ดังนั้น $v_{GSP1} = v_{GSP2} = v_{GSP3}$ เมื่อ M_{P1} - M_{P3} มีความสมพียงกันและทำงานในช่วงนำกระแสอิ่มตัวจะได้ว่า

$$i_{in} = -i_{out1} = -i_{out2} \quad (3.6)$$



รูปที่ 3.3 วงจรสะท้อนกระแส CM1

3.2.2 วงจรสะท้อนกระแส CM2



รูปที่ 3.4 วงจรสะท้อนกระแส CM2

จากรูปที่ 3.4 มอสทรานซิสเตอร์ M_{N1} - M_{N3} และ M_{P1} - M_{P3} เป็นวงจรสะท้อนกระแสที่มีอัตรากระแสผ่านกระแสเท่ากับหนึ่งจากการทำงานของมอสทรานซิสเตอร์ M_{P1} - M_{P3} ซึ่งเป็นวงจรสะท้อนกระแสที่มีสองเอาต์พุตจะได้

$$i_{in} = i_{out1} = i_{out2} \quad (3.7)$$

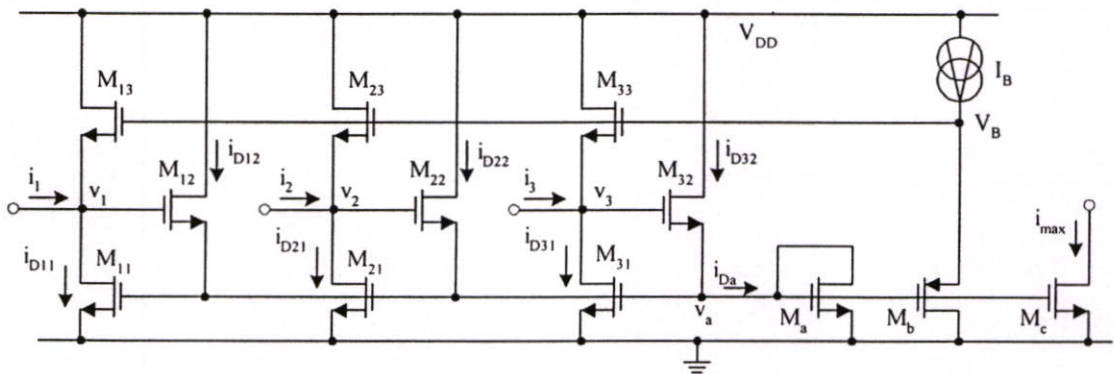
3.3 วงจรหาค่าสูงสุดชนิด 3 อินพุต

ในการออกแบบวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดในวิทยานิพนธ์ กำหนดให้ มอสทรานซิสเตอร์ทุกตัวมีความสมพงษ์กันทุกประการ และมีการทำงานในช่วงนำกระแสอิมิตัว สำหรับค่ากระแสของมอสทรานซิสเตอร์ที่ทำงานในช่วงดังกล่าว สามารถเขียนเป็นสมการได้ ดังนี้ [14]

$$i_D = \frac{\mu_n C_{OX} W}{2L} (v_{GS} - V_T)^2 = K (v_{GS} - V_T)^2 \quad (3.8)$$

เมื่อ K คือ ค่าทรานส์คอนดักแตนซ์พารามิเตอร์ของมอสทรานซิสเตอร์

v_{GS} คือ ค่าแรงดันที่เกต-ซอร์สของมอสทรานซิสเตอร์



รูปที่ 3.5 วงจรหาค่าสูงสุดชนิด 3 อินพุต

จากรูปที่ 3.5 เป็นวงจรหาค่าสูงสุดในโหมดกระแสชนิด 3 อินพุตซึ่งมีคุณสมบัติการส่งผ่านที่มีความเพี้ยนต่ำ [15] วงจรย่อยสำหรับสัญญาณ 1 อินพุตประกอบด้วยมอสทรานซิสเตอร์ชนิดเอ็นจำนวน 3 ตัวคือ M_{j1} , M_{j2} , และ M_{j3} และแหล่งจ่ายกระแสไบแอส I_b มอสทรานซิสเตอร์ M_b จะทำให้เกิดแรงดันไบแอส V_H ซึ่งเป็นค่าคงที่ค่าหนึ่งมีค่าประมาณเท่ากับ $3V_T$ ซึ่งจะทำให้มอสทรานซิสเตอร์ M_{j1} - M_{j3} ถูกไบแอสที่ขอบของการนำกระแส เพื่อให้คุณสมบัติการส่งผ่านกระแสมีความเพี้ยนน้อยลง ส่วนมอสทรานซิสเตอร์ M_a และ M_c ถือเป็นวงจรสะท้อนกระแสแบบบวกที่มีอัตราการส่งผ่านกระแสเท่ากับหนึ่ง การทำงานของวงจรที่มีการต่อขาเกตของมอสทรานซิสเตอร์เข้าด้วยกัน ซึ่งตอบสนองต่อกระแสอินพุตที่มีค่าสูงสุดในช่วงอิมิตัวดังรูปที่ 3.5 สามารถอธิบายได้ดังนี้

กำหนดให้ ค่ากระแส i_1 เป็นค่ากระแสอินพุตสูงสุดเพียงค่าเดียวเมื่อเปรียบเทียบกับค่ากระแสอินพุต i_2 และ i_3 เขียนเป็นสมการได้ว่า

$$i_1 = \max(i_1, i_2, i_3) \quad (3.9)$$

การไหลของกระแสอินพุต i_1 , i_2 และ i_3 จะทำให้เกิดแรงดันที่ขาเดรนกับซอร์ส v_1 , v_2 และ v_3 ของมอสทรานซิสเตอร์ M_{11} , M_{21} และ M_{31} ตามลำดับ ดังนั้นค่าแรงดันเดรน - ซอร์ส v_1 ที่เกิดจากการไหลของกระแสอินพุตสูงสุด i_1 จะมีค่าสูงสุดเมื่อเทียบกับค่าแรงดันเดรน - ซอร์ส v_2 และ v_3 เนื่องจากขาเกตของมอสทรานซิสเตอร์ M_{11} , M_{21} , M_{31} และ M_u ต่อเข้าด้วยกัน ดังนั้นค่าแรงดันที่เกต - ซอร์สของมอสทรานซิสเตอร์เหล่านี้ จะมีค่าเป็น

$$v_{GS11} = v_{GS21} = v_{GS31} = v_a \quad (3.10)$$

จากสมการที่ (3.8) ถึง (3.10) มอสทรานซิสเตอร์ M_{11} , M_{21} , M_{31} และ M_u จะมีค่ากระแสเดรนที่เท่ากัน ดังนี้

$$i_{D11} = i_{D21} = i_{D31} = i_{Da} = i_1 \quad (3.11)$$

กระแสเดรน i_{D21} ที่ไหลผ่านทรานซิสเตอร์ M_{21} ในช่วงกระแสอิ่มตัว จะทำให้แรงดันเกต-ซอร์สของทรานซิสเตอร์ M_{21} มีค่าเพิ่มขึ้น การเพิ่มขึ้นของค่าแรงดันเกต-ซอร์สนี้จะเป็นผลทำให้มอสทรานซิสเตอร์ M_{22} อยู่ในสภาวะไม่นำกระแส ในทำนองเดียวกันการไหลของกระแสเดรน i_{D31} ซึ่งไหลผ่านมอสทรานซิสเตอร์ M_{31} จะทำให้มอสทรานซิสเตอร์ M_{32} อยู่ในสภาวะไม่นำกระแส เช่นเดียวกัน โดยเขียนเป็นสมการได้ว่า

$$i_{D22} = i_{D32} = 0 \quad (3.12)$$

เมื่อพิจารณาที่โหนด v_a จะได้ค่ากระแสเดรน i_{Da} มีค่าดังนี้

$$i_{Da} = i_{D12} + i_{D22} + i_{D32} \quad (3.13)$$

เมื่อแทนค่าจากสมการที่ (3.12) ลงใน (3.13) จะได้

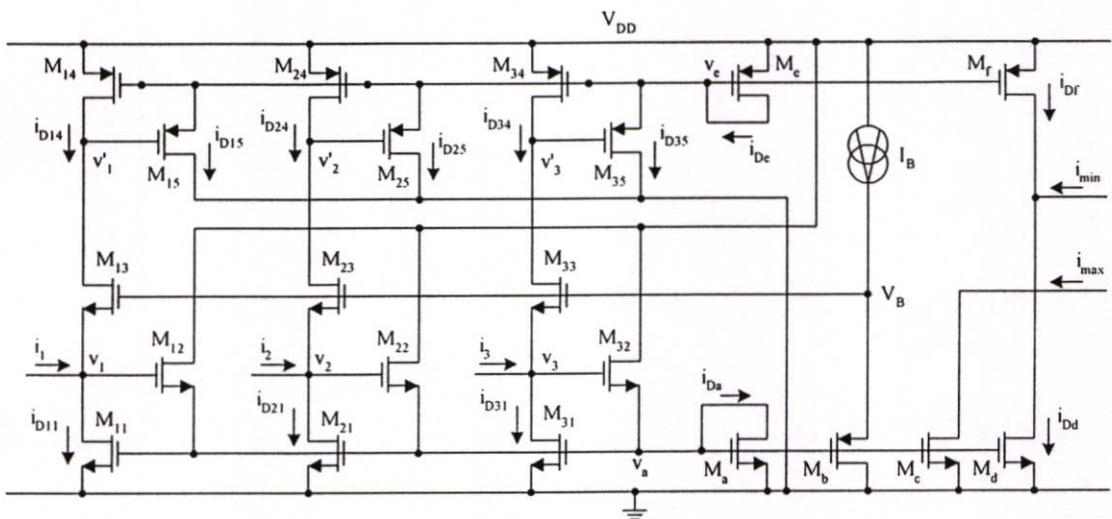
$$i_{Da} = i_{D12} = i_1 \quad (3.14)$$

จากการทำงานของวงจรสะท้อนกระแส M_a และ M_c ค่ากระแสเดรน i_{Da} จะถูกสะท้อนไปที่โหนดเอาต์พุต ดังนั้น ค่ากระแสเอาต์พุต i_{max} จะมีค่าเป็น

$$i_{max} = i_l = \max(i_1, i_2, i_3) \quad (3.15)$$

3.4 วงจรหาค่าสูงสุดและค่าต่ำสุดชนิด 3 อินพุต

จากวงจรหาค่าสูงสุดชนิด 3 อินพุตในรูปที่ 3.5 สามารถนำมาพัฒนาเป็นวงจรหาค่าสูงสุดและค่าต่ำสุดสำหรับสัญญาณกระแสชนิด 3 อินพุตดังรูปที่ 3.6 วงจรย่อยสำหรับ 1 สัญญาณอินพุตประกอบด้วย $M_{j1} - M_{j3}$ ซึ่งเป็นมอสทรานซิสเตอร์ชนิดเอ็น จำนวน 3 ตัว และ $M_{j4} - M_{j5}$ เป็นมอสทรานซิสเตอร์ชนิดพี จำนวน 2 ตัว และทรานซิสเตอร์ M_a, M_c, M_d, M_e และ M_f ทำหน้าที่เป็นวงจรสะท้อนกระแสที่มีอัตราการส่งผ่านกระแสเท่ากับหนึ่ง การหาค่าสูงสุดสำหรับวงจรมีสามารถพิจารณาได้เช่นเดียวกับหัวข้อ 3.3 ส่วนการหาค่าต่ำสุดสามารถอธิบายได้ดังนี้



รูปที่ 3.6 วงจรหาค่าสูงสุดและค่าต่ำสุดชนิด 3 อินพุต

กำหนดให้สัญญาณกระแสอินพุตทุกตัวมีค่าเป็นบวก กระแสอินพุตที่มีค่าสูงสุดและค่าต่ำสุด คือกระแส i_1 และ i_2 ตามลำดับ เขียนเป็นสมการได้ว่า

$$i_l = \max(i_1, i_2, i_3) \text{ และ } i_2 = \min(i_1, i_2, i_3) \quad (3.16)$$

ค่าแรงดันเดรน - ซอร์ส v_1 ที่เกิดจากการไหลของกระแสอินพุตสูงสุด i_1 จะมีค่าสูงสุดเมื่อเทียบกับค่าแรงดันเดรน - ซอร์ส v_2 และ v_3 เนื่องจากมอสทรานซิสเตอร์ชนิดเอ็นที่สมพียงกัน M_{11}, M_{21}

M_{31} และ M_4 มีค่าแรงดันเกต-ซอร์สเท่ากัน คือค่าแรงดัน v_a ทำให้มอสทรานซิสเตอร์เหล่านี้มีค่ากระแสตรงเท่ากันด้วยในนำกระแสอิมิตัว คือ

$$i_{D11} = i_{D21} = i_{D31} = i_{Da} = i_I \quad (3.17)$$

เมื่อพิจารณาที่โหนดอินพุต v_j จะได้ค่ากระแสอินพุตแต่ละตัว ดังนี้

$$i_j = i_{Dj1} - i_{Dj4} \quad (3.18)$$

จากสมการที่ (3.17) และ (3.18) สามารถเขียนสมการของค่ากระแสตรง i_{Dj4} ของมอสทรานซิสเตอร์ M_{j4} ได้ว่า

$$i_{D14} = 0, i_{D24} = i_I - i_2 \text{ และ } i_{D34} = i_I - i_3 \quad (3.19)$$

จากค่าแรงดันเกต - ซอร์สที่ต่อร่วมกัน มีการตอบสนองต่อค่ากระแสอินพุตสูงสุดในช่วงนำกระแสอิมิตัวนั้น แรงดันซอร์ส - เกรน v'_3 จะเป็นค่าแรงดันสูงสุด เนื่องจากกระแสตรง i_{D34} มีค่าสูงสุดซึ่งเท่ากับ $i_I - i_3$ การเพิ่มขึ้นของค่าแรงดันเกต - ซอร์สของมอสทรานซิสเตอร์ M_{14} , M_{24} ที่ต่อร่วมกับ M_{34} ในช่วงนำกระแสอิมิตัว จะเป็นผลทำให้มอสทรานซิสเตอร์ M_{15} และ M_{25} อยู่ในสภาวะไม่นำกระแส ดังนั้นกระแสตรง i_{D15} และ i_{D25} จะมีค่าเป็น

$$i_{D15} = i_{D25} = 0 \quad (3.20)$$

เมื่อพิจารณาที่โหนด v_a จะได้ค่ากระแสตรง i_{De} จะมีค่า

$$i_{De} = i_{D15} + i_{D25} + i_{D35} = i_I - i_3 \quad (3.21)$$

เมื่อแทนค่าจากสมการที่ (3.20) ลงในสมการที่ (3.21) และจากสมการที่ (3.19) จะเขียนสมการใหม่ได้ว่า

$$i_{De} = i_{D35} = i_{D34} = i_I - i_3 \quad (3.22)$$

จากการทำงานของทรานซิสเตอร์ M_a , M_b และ M_c , M_f ซึ่งเป็นวงจรสะท้อนกระแสที่มีอัตราการส่งผ่านเท่ากับหนึ่ง วงจรสะท้อนกระแสทั้งสองนี้จะสะท้อนกระแส i_{Da} และ i_{De} ไปยังโหนดเอาต์พุตต่ำสุด ตามลำดับ ทำให้ค่ากระแสเอาต์พุตต่ำสุด i_{min} ที่ได้ คือ

$$i_{min} = i_{Da} - i_{Df} = i_{Da} - i_{De} \quad (3.23)$$

เมื่อแทนค่าจากสมการที่ (3.17) และ (3.22) ลงใน (3.23) จะได้ว่า

$$i_{min} = i_1 - (i_1 - i_3) = i_3 = \min(i_1, i_2, i_3) \quad (3.24)$$

จากการอธิบายข้างต้น จะเห็นได้ว่าวงจรดังรูปที่ 3.6 มีการทำงานเพื่อหาค่าสูงสุด และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแสพร้อมกันซึ่งเป็นการทำงานในลักษณะประมวลผลแบบขนาน

3.5 บทสรุป

เนื้อหาที่ได้กล่าวข้างต้นเป็นการกล่าวถึงกลุ่มวงจรที่ใช้ในวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดที่นำเสนอในวิทยานิพนธ์ คือวงจรสะท้อนกระแสที่ทำหน้าที่สะท้อนกระแสอินพุต และกระแสเอาต์พุตจากวงจรหาค่าสูงสุด และค่าต่ำสุดเพื่อนำมาหากระแสค่ากลางของวงจร หลักการทำงานของกลุ่มวงจรที่กล่าวมาข้างต้น สามารถนำมาประยุกต์เป็นวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแส สำหรับหลักการทำงานของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด สมรรถนะ และคุณสมบัติต่างๆ ของกลุ่มวงจรเหล่านี้จะกล่าวอยู่ในเนื้อหาของบทที่ 4

บทที่ 4

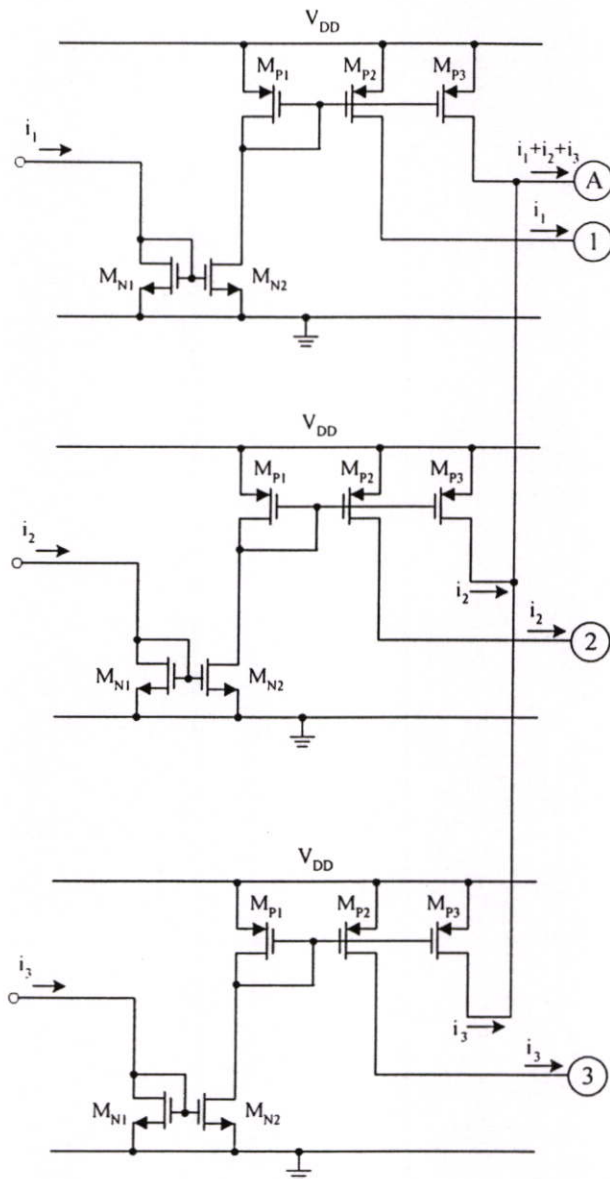
วงจรรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับ สัญญาณกระแสที่นำเสนอในวิทยานิพนธ์

4.1 กล่าวนำ

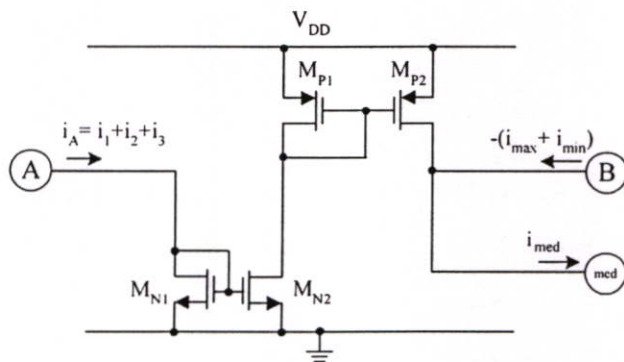
วงจรรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแส เป็นวงจรที่ใช้เทคโนโลยีทรานซิสเตอร์แบบซีมอส ที่มีโครงสร้างพื้นฐานมาจากวงจรรหาค่าสูงสุด และค่าต่ำสุดเป็นวงจรหลักมาประยุกต์กับวงจรสะท้อนกระแส CM2 และวงจรสะท้อนกระแส CM1 ที่ได้กล่าวไว้ในบทที่ 3 สำหรับรายละเอียดของเนื้อหาในบทนี้ กล่าวถึงหลักการทำงาน การวิเคราะห์สมรรถนะการทำงาน และผลการเลียนแบบการทำงานของวงจรรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแสที่นำเสนอในวิทยานิพนธ์ การวิเคราะห์สมรรถนะของวงจรที่นำเสนอประกอบด้วย การวิเคราะห์ช่วงปฏิบัติการทางกระแสอินพุต การวิเคราะห์ค่าความต้านทานทางด้านอินพุต และเอาต์พุต การวิเคราะห์ผลตอบสนองความถี่ และการวิเคราะห์ค่าความผิดพลาดของกระแสเอาต์พุตที่มีต่อกระแสอินพุตของวงจร โดยที่ผลการทดลองของการวิเคราะห์สมรรถนะของวงจรสามารถยืนยันความถูกต้องได้จากผลการเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE

4.2 หลักการทำงานของวงจร

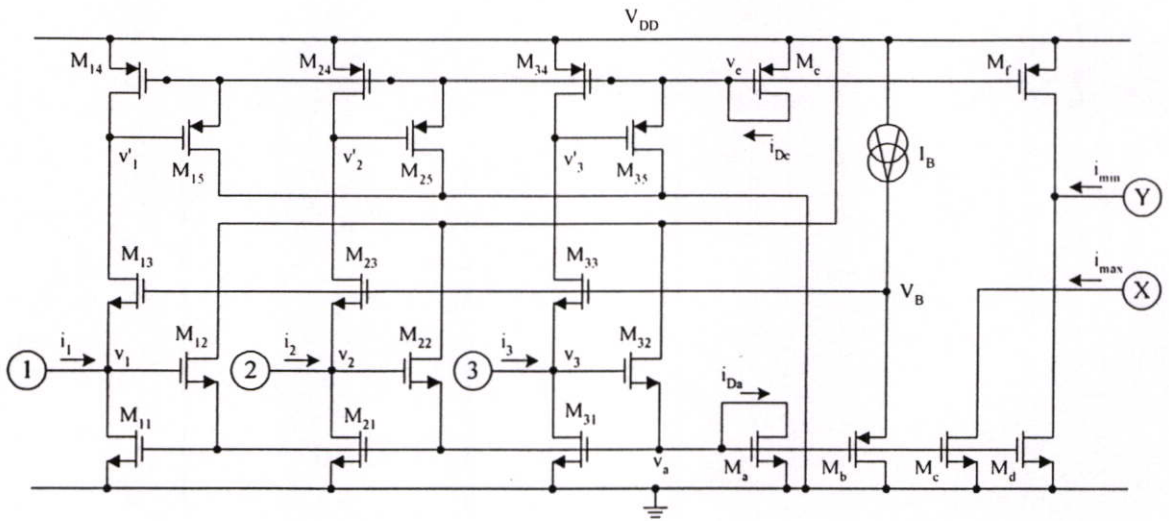
วงจรรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแส ที่นำเสนอในวิทยานิพนธ์ เป็นการออกแบบวงจรรวมโดยการใช้เทคโนโลยีของทรานซิสเตอร์แบบซีมอสที่มีขนาด $0.5 \mu\text{m}$ โดยกำหนดให้มอสทรานซิสเตอร์ทุกตัวมีความสมพียงกันทุกประการ และมีการทำงานอยู่ในช่วงนำกระแสอิ่มตัว ค่ากระแสเดรนของมอสทรานซิสเตอร์ที่ทำงานในช่วงนำกระแสอิ่มตัวนี้ได้จากสมการที่ (3.8) สำหรับวงจรรหาค่าสูงสุด และค่าต่ำสุดชนิด 3 อินพุตในรูปที่ 3.6 และวงจรสะท้อนกระแสคือวงจรสะท้อนกระแส CM1 ในรูปที่ 3.3 และวงจรสะท้อนกระแส CM2 ในรูปที่ 3.4 สามารถนำมาพัฒนาเป็นวงจรรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแสได้ดังรูปที่ 4.1 ซึ่งเป็นวงจรรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดที่นำเสนอในวิทยานิพนธ์ จากรูปที่ 4.1(ก) เป็นวงจรสะท้อนกระแส CM2 ที่อยู่ทางด้านอินพุตของวงจร รูปที่ 4.1(ข) เป็นวงจรสะท้อนกระแสที่ใช้หาค่ากระแสค่ากลาง รูปที่ 4.1(ค) เป็นวงจรรหาค่าสูงสุด และค่าต่ำสุดชนิด 3 อินพุต และรูปที่ 4.1(ง) เป็นวงจรสะท้อนกระแส CM2 สำหรับหลักการทำงานของวงจรสามารถอธิบายได้จากแผนผังการทำงานของวงจรรูปที่ 4.2



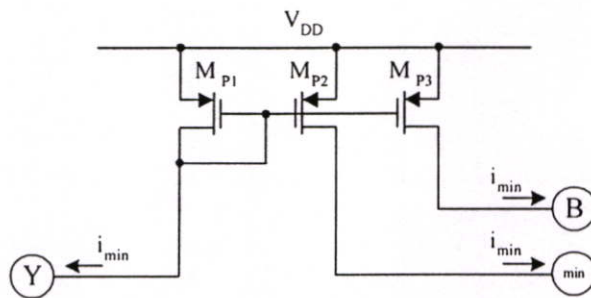
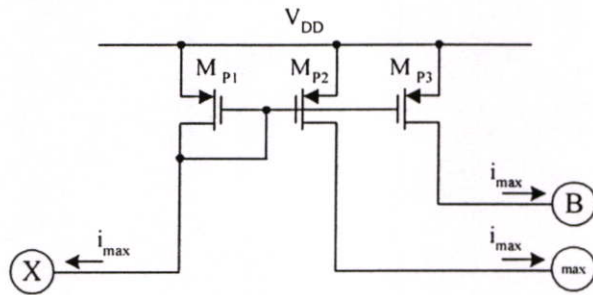
(ก) วงจรสะท้อนกระแส CM2



(ข) วงจรสะท้อนกระแสที่ใช้หาค่ากระแสค่ากลาง



(ค) วงจรหาค่าสูงสุด และค่าต่ำสุดชนิด 3 อินพุต



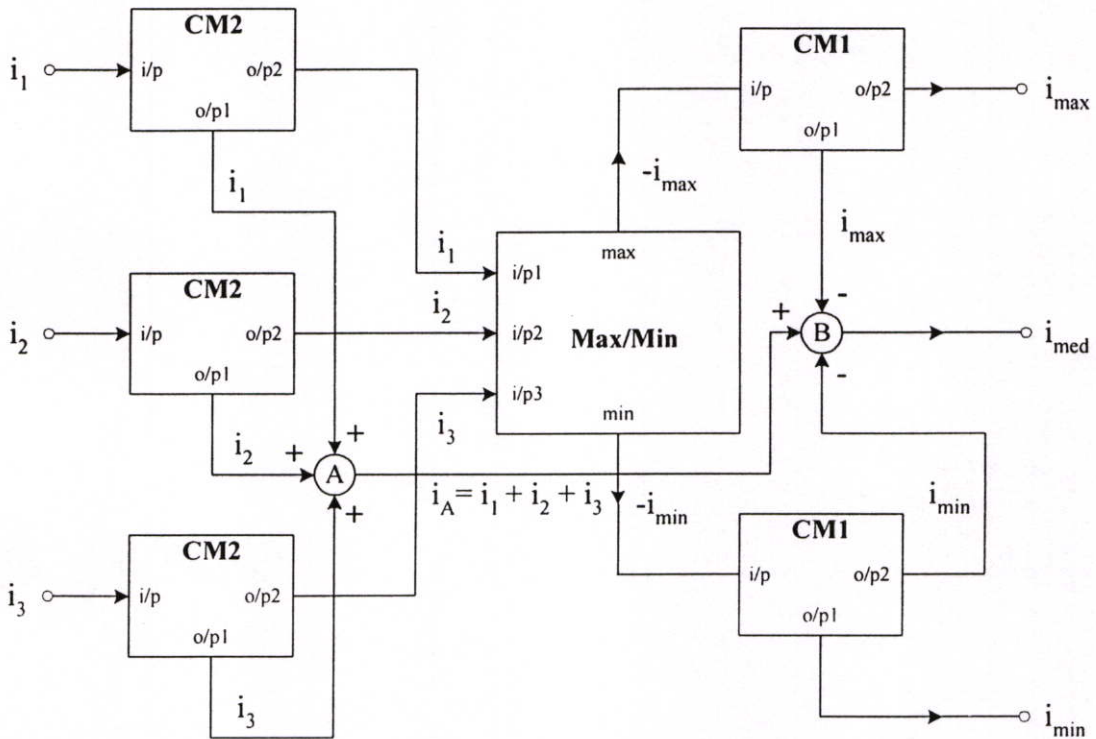
(ง) วงจรสะท้อนกระแส CM1

รูปที่ 4.1 วงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแส

จากแผนผังการทำงานของวงจรในรูปที่ 4.2 ซึ่งประกอบด้วย วงจรหาค่าสูงสุด และค่าต่ำสุดชนิด 3 อินพุต สำหรับสัญญาณกระแส Max/Min วงจรสะท้อนกระแส CM1 จำนวน 2 วงจร วงจรสะท้อนกระแส CM2 จำนวน 3 วงจร และวงจรสะท้อนกระแสที่ใช้หาค่ากลางอีก 1 วงจร กำหนดให้ i_1 , i_2 และ i_3 เป็นกระแสอินพุตของวงจร และ i_{max} , i_{med} และ i_{min} เป็นกระแสเอาต์พุตสูงสุด กลาง และ

ต่ำสุดของวงจรตามลำดับ กระแสอินพุตทั้งสามจะผ่านวงจรสะท้อนกระแส CM2 ทั้ง 3 วงจร โดยที่วงจรสะท้อนกระแส CM2 ทั้ง 3 จะสะท้อนกระแสอินพุต i_1 , i_2 และ i_3 ไปยัง o/p1 และ o/p2 ของวงจรสะท้อนกระแส CM2 กระแสอินพุต i_1 , i_2 และ i_3 ที่เอาต์พุต o/p2 ของวงจรสะท้อนกระแส CM2 ทั้ง 3 จะถูกส่งไปยังอินพุต i/p1, i/p2 และ i/p3 ของวงจรหาค่าสูงสุด และค่าต่ำสุด Max/Min เพื่อหาค่ากระแสสูงสุด และกระแสต่ำสุด จากกระแสอินพุต i_1 , i_2 และ i_3 ส่วนกระแสเอาต์พุตที่ได้จาก o/p1 ของวงจรสะท้อนกระแส CM2 ทั้ง 3 วงจร นำมารวมกันที่จุด A ซึ่งเป็นวงจรสะท้อนกระแสเพื่อหาค่ากระแสค่ากลาง เขียนเป็นสมการได้ดังนี้

$$i_A = i_1 + i_2 + i_3 \quad (4.1)$$



รูปที่ 4.2 แผนผังการทำงานของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแส

จากกระแสเอาต์พุตของวงจรหาค่าสูงสุด และค่าต่ำสุด ที่จุด max และ min คือ i_{max} และ i_{min} กระแสทั้ง 2 นี้จะเป็นกระแสอินพุตของวงจรสะท้อนกระแส CM1 ทั้ง 2 วงจร o/p2 ของวงจรสะท้อนกระแส CM1 จะเป็นกระแสสูงสุด i_{max} และกระแสต่ำสุด i_{min} ของวงจร โดยที่กระแสสูงสุด และ

กระแสต่ำสุดที่เอาต์พุต o/p1 ของวงจรสะท้อนกระแส CM1 ทั้ง 2 วงจร จะนำไปลบกับกระแส i_A ที่จุด B จะได้กระแสค่ากลาง i_{med} ตามสมการต่อไปนี้

$$i_{med} = (i_1 + i_2 + i_3) - (i_{max} + i_{min}) \quad (4.2)$$

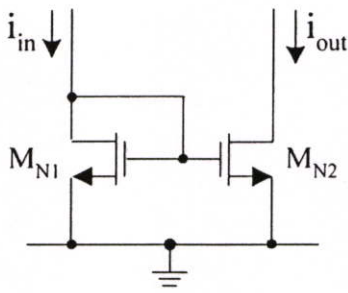
ทั้งนี้จากค่ากระแสที่ได้กล่าวมาเป็นค่ากระแสในช่วงเวลาชั่วขณะ โดยสมมติให้กระแสอินพุต $i_1 > i_2 > i_3$ โดยกำหนดให้ $i_1 = 100 \mu A$, $i_2 = 80 \mu A$ และ $i_3 = 60 \mu A$ เมื่อผ่านวงจรสะท้อนกระแส CM2 จะได้กระแส i_A จากจุด A เท่ากับ $240 \mu A$ กระแสเอาต์พุตที่ max และ min ของวงจรหาค่าสูงสุดและค่าต่ำสุด Max/Min จะได้ $100 \mu A$ และ $60 \mu A$ ตามลำดับ และกระแสทั้ง 2 นี้จะถูกระบายออกโดยวงจรสะท้อนกระแส CM1 กระแส i_{max} และ i_{min} ที่ได้จาก o/p1 ของวงจรสะท้อนกระแส CM1 จะนำมาลบกับกระแส $240 \mu A$ จากจุด A ที่จุด B ซึ่งเป็นวงจรสะท้อนกระแสที่ใช้หาค่ากลางจะได้ $240 \mu A - 100 \mu A - 60 \mu A = 80 \mu A$ ซึ่งเป็นกระแสค่ากลาง i_{med} ของวงจร

4.3 การวิเคราะห์สมรรถนะการทำงานของวงจร

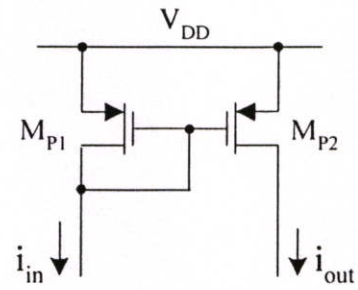
การวิเคราะห์สมรรถนะการทำงานของวงจรที่นำเสนอในวิทยานิพนธ์ เป็นการหาคุณสมบัติต่างๆของวงจรโดยใช้ทฤษฎี และหลักการที่เกี่ยวข้องมาใช้ในการพิจารณาที่เป็นไปตามการวิเคราะห์จากภาคผนวก ก ถึงภาคผนวก ง สำหรับการวิเคราะห์จะแยกวิเคราะห์ออกเป็น 2 ส่วน คือวงจรสะท้อนกระแส และวงจรหาค่าสูงสุด และค่าต่ำสุด ซึ่งการวิเคราะห์ในแต่ละส่วนประกอบด้วย การวิเคราะห์ช่วงปฏิบัติการทางกระแสอินพุต ค่าความต้านทานทางอินพุต และค่าความต้านทานเอาต์พุต และผลตอบสนองความถี่ โดยกำหนดให้มอสทรานซิสเตอร์ทุกตัวมีคุณสมบัติเป็นไปตามอุดมคติ มีการทำงานในช่วงนำกระแสอิ่มตัว แต่ในทางปฏิบัติมอสทรานซิสเตอร์แต่ละตัวไม่สมพ้องกันทุกประการ และค่าความนำ g_m ของมอสทรานซิสเตอร์ไม่มีค่าเป็นอนันต์ เป็นผลทำให้สมรรถนะของวงจรไม่เป็นไปตามทฤษฎี

4.3.1 การวิเคราะห์สมรรถนะการทำงานของวงจรสะท้อนกระแส

วงจรสะท้อนกระแสเป็นวงจรพื้นฐานที่มีสำคัญในการออกแบบวงจรที่นำเสนอในวิทยานิพนธ์ จากบทที่ 3 ที่กล่าวถึงกลุ่มวงจรที่ใช้ในการออกแบบวิทยานิพนธ์ซึ่งประกอบไปด้วย วงจรหาค่าสูงสุดและค่าต่ำสุด, วงจรสะท้อนกระแส CM1 และวงจรสะท้อนกระแส CM2 ซึ่งวงจรเหล่านี้มีพื้นฐานมาจากวงจรสะท้อนกระแสเอ็นมอส และวงจรสะท้อนกระแสพีมอส โดยการวิเคราะห์สมรรถนะของวงจรสะท้อนกระแสนี้ เป็นการวิเคราะห์จากวงจรสะท้อนกระแสแบบเอ็นมอส และวงจรสะท้อนกระแสพีมอส จากวงจรสะท้อนกระแส CM1 และวงจรสะท้อนกระแส CM2



(ก) วงจรสะท้อนกระแสเอ็นมอส



(ข) วงจรสะท้อนกระแสพีมอส

รูปที่ 4.3 วงจรสะท้อนกระแสเอ็นมอส และพีมอส

4.3.1.1 การวิเคราะห์ช่วงปฏิบัติการทางกระแสอินพุตของวงจรสะท้อนกระแส

จากรูปที่ 4.3 เป็นวงจรสะท้อนกระแสเอ็นมอส และวงจรสะท้อนกระแสพีมอส จากวงจรที่นำเสนอในวิทยานิพนธ์ กำหนดให้ $i_{in} > 0$ และมอสทรานซิสเตอร์มีความสมพงษ์กันทุกประการ และทำงานอยู่ในช่วงนำกระแสอิมิตัวจะได้ช่วงปฏิบัติการทางกระแสอินพุตของวงจรสะท้อนกระแสคือ

1) ช่วงปฏิบัติการทางกระแสอินพุตของวงจรสะท้อนกระแสเอ็นมอส

จากรูปที่ 4.3(ก) กำหนดให้ $i_{in} > 0$ มอสทรานซิสเตอร์ M_{N1} และ M_{N2} มีความสมพงษ์กันทุกประการ และทำงานในช่วงนำกระแสอิมิตัว

เมื่อ M_{N1} ทำงานอยู่ในช่วงนำกระแสอิมิตัวจากความสัมพันธ์ของกระแสเดรนสมการที่ (3.8) จะได้

$$i_{D(N1)} = \frac{\mu_n C_{OX} W}{2L} (v_{GS(N1)} - V_T)^2 = K_{N1} (v_{GS(N1)} - V_T)^2 \quad (4.3)$$

เมื่อ $v_{GS(N1)}$ คือค่าแรงดันระหว่างขาเกต-ซอร์สของมอสทรานซิสเตอร์ M_{N1}

$i_{D(N1)}$ คือค่ากระแสเดรนของทรานซิสเตอร์ M_{N1}

K_{N1} คือค่าทรานส์คอนดักแตนซ์พารามิเตอร์ของมอสทรานซิสเตอร์ M_{N1}

กำหนดให้ $i_{D(N1)} = i_{in}$ จะได้ช่วงปฏิบัติการทางกระแสอินพุตของวงจรสะท้อนกระแสเอ็นมอส

$$0 < i_{in} \leq K_{N1} (v_{GS(N1)} - V_T)^2 \quad (4.4)$$

2) ช่วงปฏิบัติการทางกระแสอินพุตของวงจรสะท้อนกระแสเพิ่มอส

จากรูปที่ 4.3(ข) กำหนดให้ $i_m > 0$ มอสทรานซิสเตอร์ M_{p1} และ M_{p2} มีความสมพียงกันทุกประการ และทำงานในช่วงนำกระแสอิมิตัว

เมื่อ M_{p1} ทำงานอยู่ในช่วงนำกระแสอิมิตัวจากความสัมพันธ์ของกระแสทรานสมการที่ (3.8) จะได้

$$i_{D(p1)} = \frac{\mu_n C_{ox} W}{2L} (v_{GS(p1)} - V_T)^2 = K_{NP1} (v_{GS(p1)} - V_T)^2 \quad (4.5)$$

เมื่อ $v_{GS(p1)}$ คือค่าแรงดันระหว่างขาเกต-ซอร์สของมอสทรานซิสเตอร์ M_{p1}

$i_{D(p1)}$ คือค่ากระแสทรานของทรานซิสเตอร์ M_{p1}

K_{p1} คือค่าทรานส์คอนดักแตนซ์พารามิเตอร์ของมอสทรานซิสเตอร์ M_{p1}

เมื่อ $i_{D(p1)} = i_m$ จะได้ช่วงปฏิบัติการทางกระแสอินพุตของวงจรสะท้อนกระแสเพิ่มอส

$$0 < i_m \leq K_{p1} (v_{GS(p1)} - V_T)^2 \quad (4.6)$$

4.3.1.2 การวิเคราะห์ค่าความต้านทานของวงจรสะท้อนกระแส

วงจรสะท้อนกระแสเป็นวงจรที่มีคุณสมบัติของค่าความต้านทานทางสัญญาณอินพุตที่ต่ำ แต่มีความต้านทานทางเอาต์พุตสูง สำหรับการวิเคราะห์ค่าความต้านทานอินพุต และค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแส ทำได้โดยการแทนวงจรด้วยวงจรเสมือนสำหรับสัญญาณขนาดเล็ก โดยไม่พิจารณาผลของตัวเก็บประจุ และได้วิเคราะห์ไว้ในภาคผนวก ข.1 จะได้ค่าความต้านทานอินพุต และค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแสเอ็นมอส และวงจรสะท้อนกระแสเพิ่มอสดังนี้

1) ค่าความต้านทานอินพุตของวงจรสะท้อนกระแสเอ็นมอส

วงจรเสมือนสำหรับสัญญาณขนาดเล็กของวงจรสะท้อนกระแสเอ็นมอสในภาคผนวก ข.1 จะได้ค่าความต้านทานอินพุต และค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแสเอ็นมอสดังนี้

$$r_{in(N)} = g_{mN1} \quad (4.7)$$

$$r_{out(N)} = \frac{1}{g_{dN2}} \quad (4.8)$$

กำหนดให้ $r_{in(N)}$ คือค่าความต้านทานอินพุตของวงจรสะท้อนกระแสเอ็นมอส
 $r_{out(N)}$ คือค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแสเอ็นมอส

2) ค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแสพีมอส

วงจรเสมือนสำหรับสัญญาณขนาดเล็กของวงจรสะท้อนกระแสเอ็นมอสในภาคผนวก ข.1 จะ
 ได้ค่าความต้านทานอินพุต และค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแสเอ็นมอสดังนี้

$$r_{in(p)} = g_{mP1} \quad (4.9)$$

$$r_{out(p)} = \frac{1}{g_{dP2}} \quad (4.10)$$

กำหนดให้ $r_{in(p)}$ คือค่าความต้านทานอินพุตของวงจรสะท้อนกระแสพีมอส
 $r_{out(p)}$ คือค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแสพีมอส

4.3.1.3 การวิเคราะห์ผลตอบสนองความถี่ของวงจรสะท้อนกระแส

การวิเคราะห์ผลตอบสนองความถี่ของวงจรสะท้อนกระแส คือการหาค่าความถี่ที่วงจรสามารถ
 รับได้หรือความถี่คัทออฟ (Cutoff Frequency) ทำได้โดยการแทนวงจรด้วยวงจรเสมือนสำหรับสัญญาณ
 ขนาดเล็กโดยพิจารณาผลของตัวเก็บประจุ เพื่อนำมาหาสมการของอัตราการขยายทางกระแสของวงจร
 ทำให้ได้ค่าคงที่ทางเวลา T , ซึ่งวิธีการวิเคราะห์จะอยู่ในภาคผนวก ข2 ค่าคงที่ทางเวลาที่วิเคราะห์ได้มี
 ดังนี้

$$T_N = \frac{C_{N1} + C_{N2}}{g_{mN1}} \quad (4.11)$$

$$T_P = \frac{C_{P1} + C_{P2}}{g_{mP1}} \quad (4.12)$$

กำหนดให้ T_N คือค่าคงที่ทางเวลาของวงจรสะท้อนกระแสเอ็นมอส
 T_P คือค่าคงที่ทางเวลาของวงจรสะท้อนกระแสพีมอส

ค่าความถี่คutoffสามารถหาได้จากสมการ

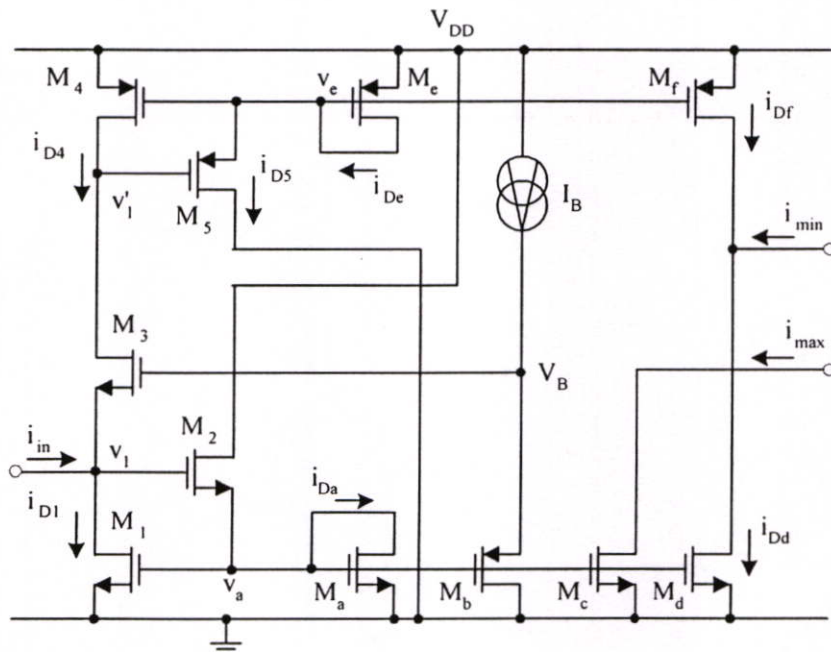
$$f_{cutoff} = \frac{1}{2\pi T_i} \tag{4.13}$$

กำหนดให้ f_{cutoff} คือค่าความถี่คutoff
 T_i คือค่าคงที่ทางเวลา

จากผลการเขียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE จะได้ $g_{mN1} = 3.945 \times 10^{-5}$ A/V , $g_{mP1} = 8.183 \times 10^{-5}$ A/V , $C_{N1} = C_{N2} = 2.099 \times 10^{-15}$ F , $C_{P1} = C_{P2} = 2.288 \times 10^{-14}$ F จะได้ค่าความถี่คutoffของวงจรสะท้อนกระแสเอ็นมอส และวงจรสะท้อนกระแสพีมอสคือ 137.20 MHz และ 31.02 MHz ตามลำดับ

4.3.2 การวิเคราะห์สมรรถนะการทำงานของวงจรหาค่าสูงสุด และค่าต่ำสุด

วงจรหาค่าสูงสุด และค่าต่ำสุด เป็นวงจรหลักในวงจรที่นำเสนอในวิทยานิพนธ์ มีหน้าที่หาค่าสูงสุด และค่าต่ำสุดของกระแสอินพุต สำหรับการวิเคราะห์สมรรถนะของวงจรทำได้โดยการพิจารณาวงจรในรูปที่ 4.4 ด้วยการป้อนสัญญาณกระแสอินพุตเพียงสัญญาณเดียวโดยจะกล่าวไว้ในภาคผนวก ก



รูปที่ 4.4 วงจรหาค่าสูงสุด และค่าต่ำสุด เมื่อมีจำนวนกระแสอินพุตเท่ากับหนึ่ง

4.3.2.1 การวิเคราะห์ช่วงปฏิบัติการทางกระแสอินพุตของวงจรถ้าสูงสุด และค่าต่ำสุด

การวิเคราะห์ช่วงปฏิบัติงานของค่ากระแสอินพุตของวงจรถ้าสูงสุด และค่าต่ำสุด ด้วยการป้อนกระแสอินพุตเพียงสัญญาณเดียว และให้กระแสอินพุต i_m มีค่าเป็นบวก หรือ $i_m > 0$ จากรูปที่ 4.4 เป็นวงจรถ้าสูงสุด และค่าต่ำสุดชนิด 1 อินพุต กำหนดให้มีกระแสอินพุตเพียงหนึ่งอินพุตเพื่อการวิเคราะห์ช่วงปฏิบัติงานของกระแสอินพุต โดยที่ M_1 และ M_2 เป็นมอสทรานซิสเตอร์ที่นำมาพิจารณาในการหาค่าสูงสุดของวงจรถ้า ส่วน M_4 และ M_5 เป็นวงจรถ้าต่ำสุด เมื่อพิจารณาในช่วงการหาค่าสูงสุด M_3 จะไม่นำกระแสคือ $i_{D3} = 0$ ดังนั้นกระแสแตรนของทรานซิสเตอร์ $M_1(i_{D1})$ จะมีค่าเท่ากับกระแสอินพุต i_m เนื่องจากขาเกต และขาซอร์สของ M_1 และ M_4 ต่อขนานกันจะได้ค่า i_{D4} มีค่าเท่ากับ i_{D1} และ i_m จากการทำงาน M_4 และ M_5 ที่ถือเป็นวงจรถ้าที่อินพุตกระแสแบบบวกโดยมีอัตรากระแสส่งผ่านกระแสเท่ากับหนึ่ง จะได้ว่า

$$i_{D4} = i_{D1} = i_m \quad (4.14)$$

เมื่อกำหนดให้ i_m คือกระแสอินพุตสูงสุดที่วงจรถ้าสามารถทำงานได้อย่างถูกต้อง จะพบว่าค่าของกระแสอินพุตจะขึ้นอยู่กับมอสทรานซิสเตอร์ M_1 และมอสทรานซิสเตอร์ M_2 ดังนั้นช่วงปฏิบัติการของกระแสอินพุตของวงจรถ้าสูงสุดที่ได้วิเคราะห์จากภาคผนวก ค1 คือ

$$0 < i_m \leq \frac{K_1 K_2 (V_{DD} - V_T)^2}{(\sqrt{K_1} + \sqrt{K_2})^2} \quad (4.15)$$

กำหนดให้ i_m คือค่ากระแสอินพุต
 K_1 คือค่าทรานส์คอนดักแตนซ์พารามิเตอร์ของมอสทรานซิสเตอร์ M_1

4.3.2.2 การวิเคราะห์ค่าความต้านทานของวงจรถ้าสูงสุด และค่าต่ำสุด

จากวงจรถ้าเสมือนสำหรับสัญญาณขนาดเล็กในภาคผนวก ค.2 เมื่อพิจารณาผลของความต้านทานอินพุต และค่าความต้านทานเอาต์พุตของวงจรถ้าสูงสุด และค่าต่ำสุด โดยการป้อนแรงดันทดสอบ จากนั้นพิจารณาค่าของกระแสที่ไหล ด้วยการใช้อุปกรณ์กระแสของเคอร์ชอฟ (Kirchoff's Current Law)

1) ค่าความต้านทานอินพุตของวงจรถ้าสูงสุด และค่าต่ำสุด

สำหรับการวิเคราะห์ค่าความต้านทานอินพุต สามารถทำได้โดยการป้อนแรงดันทดสอบ V_1 ที่อินพุตโดยไม่พิจารณาผลจากแรงดันเอาต์พุต ดังแสดงในรูปที่ ค.2 ของภาคผนวก ค.2 จากนั้นพิจารณา

ค่าของกระแสที่ไหลเข้าไปยังอินพุต V_1 ด้วยการใช้อุฏกฤษฎะของเคอร์ชอฟ (Kirchoff's Current Law) ได้ตามสมการดังต่อไปนี้

พิจารณาที่โหนด V_1

$$i_{in} = \frac{(g_{m1}g_{m2}g_{mb}) + g_{m3}g_{mb}(g_{ma} + g_{m2}) - (g_{m2}g_{m3}g_{mb})}{g_{mb}(g_{m2} + g_{ma})} V_1 \quad (4.16)$$

กำหนดให้

$$r_{in} = \frac{V_{in}}{i_{in}}$$

จะได้

$$r_{in} = \frac{g_{m2} + g_{ma}}{(g_{m1}g_{m2}) + g_{m3}(g_{ma} + g_{m2}) - (g_{m2}g_{m3})} \quad (4.17)$$

- เมื่อ r_{in} คือค่าความต้านทานอินพุตของวงจรหาค่าสูงสุด และค่าต่ำสุด
 g_{mj} คือ ค่าทรานส์คอนดักแตนซ์ของมอสทรานซิสเตอร์ M_j
 g_{dj} คือ ค่าความนำที่ขาคเรนของมอสทรานซิสเตอร์ M_j

2) ค่าความต้านทานเอาต์พุตของวงจรหาค่าสูงสุด และค่าต่ำสุด

สำหรับการวิเคราะห์ค่าความต้านทานเอาต์พุต สามารถทำได้โดยการป้อนแรงดันทดสอบ V_2 และ V_3 ที่เอาต์พุตทั้งสองของวงจรดังแสดงในรูปที่ ก.2 ของภาคผนวก ก.2 โดยไม่พิจารณาผลจากแรงดันทางด้านอินพุต โดยที่โหนด V_2 เป็นเอาต์พุตของกระแสเอาต์พุตสูงสุด และโหนด V_3 เป็นเอาต์พุตของกระแสเอาต์พุตต่ำสุดตามสมการดังนี้

พิจารณาที่โหนด V_2

$$i_{max} = g_{dc} V_2$$

กำหนดให้

$$r_{out} = \frac{V_{out}}{i_{out}} \quad (4.18)$$

จะได้

$$r_{out(max)} = \frac{1}{g_{dc}} \quad (4.19)$$

พิจารณาที่โหนด V_3

$$i_{min} = (g_{dd} + g_{df})V_3 \quad (4.20)$$

จากสมการที่ (4.18) จะได้

$$r_{out(min)} = \frac{1}{(g_{dd} + g_{df})} \quad (4.21)$$

เมื่อ $r_{out(max)}$ คือค่าความต้านทานเอาต์พุตของวงจรหาค่าสูงสุด
 $r_{out(min)}$ คือค่าความต้านทานเอาต์พุตของวงจรหาค่าต่ำสุด

4.3.2.3 การวิเคราะห์ผลตอบสนองความถี่ของวงจรหาค่าสูงสุด และค่าต่ำสุด

จากวงจรหาค่าสูงสุด และค่าต่ำสุดในรูปที่ 4.4 เป็นวงจรหาค่าสูงสุด และค่าต่ำสุด ซึ่งมีหลักการทำงานเป็นแบบขนาน ทำให้สามารถวิเคราะห์ผลตอบสนองความถี่ของวงจร โดยพิจารณาที่ทรานซิสเตอร์ M_1 , M_2 , M_a และ M_c ซึ่งเป็นทรานซิสเตอร์ที่ทำงานในช่วงการหาค่าสูงสุด โดยไม่พิจารณาที่ทรานซิสเตอร์ M_3 รูปที่ ค.3 ในภาคผนวก ค.3 เป็นวงจรเสมือนสำหรับสัญญาณขนาดเล็กที่พิจารณาผลของตัวเก็บประจุ สำหรับการวิเคราะห์ผลตอบสนองความถี่ที่สามารถวิเคราะห์ได้จากในภาคผนวก ค.3 ทำให้ได้ค่าคงที่ทางเวลา T_i ดังต่อไปนี้

$$T_a = \frac{g_{m1}C_2 + g_{ma}C_2}{g_{m1}g_{m2}} \quad (4.22)$$

$$T_b = \frac{(C_l + C_a + C_c)C_2}{g_{m1} + g_{ma}} \quad (4.23)$$

จากผลการเขียนแบบการทำงานของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดด้วยโปรแกรม PSPICE จะได้ $g_{m1} = 1.135 \times 10^{-4}$ A/V, $g_{m2} = 11.269 \times 10^{-5}$ A/V, $g_{ma} = 5.641 \times 10^{-5}$ A/V, $C_2 = 6.645 \times 10^{-16}$ F จากการวิเคราะห์ค่าโพลของวงจรจะได้ค่าโพลเด่นจากสมการที่ (4.22) มาแทนค่าในสมการที่ (4.13) จะได้ความถี่คัทออฟประมาณ 180.18 MHz จากการวิเคราะห์ผลตอบสนองความถี่ที่ผ่านมาสามารถสรุปได้ว่าผลตอบสนองความถี่ของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดที่นำเสนอในวิทยานิพนธ์ ขึ้นอยู่กับผลตอบสนองความถี่ของวงจรสะท้อนกระแสที่มีอยู่ในวงจรค่าผลตอบสนองความถี่ที่ได้คือ 31.02 MHz

4.4 การวิเคราะห์ค่าความผิดพลาดของวงจร

ค่าความผิดพลาดของกระแสเอาต์พุตที่มีต่อกระแสอินพุตของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดที่แสดงในแผนผังการทำงานของวงจรรูปที่ 4.1 เกิดจากวงจรสะท้อนกระแสซึ่งมีอัตราการส่งผ่านกระแสเท่ากับหนึ่ง เป็นส่วนใหญ่ โดยกำหนดให้ \mathcal{E}_{max} , \mathcal{E}_{med} และ \mathcal{E}_{min} คือค่าความผิดพลาดของกระแสเอาต์พุตสูงสุด ค่ากลาง และค่าต่ำสุดที่มีต่อกระแสอินพุตตามลำดับ ในส่วนของการวิเคราะห์ค่าความผิดพลาดของวงจรสะท้อนกระแสสามารถอธิบายได้ดังนี้

$$i_{out} = (1 - \mathcal{E})i_{in} \quad (4.24)$$

โดยที่ i_{out} คือ กระแสเอาต์พุตของวงจรสะท้อนกระแส
 i_{in} คือ กระแสอินพุตของวงจรสะท้อนกระแส
 \mathcal{E} คือ ค่าความผิดพลาดที่เกิดจากวงจรสะท้อนกระแส

จากวงจรสะท้อนกระแสแบบพื้นฐานที่มีอัตราการส่งผ่านกระแสเท่ากับหนึ่ง ดังแสดงในรูปที่ 3.1 ซึ่งจะได้ความสัมพันธ์ระหว่างกระแสเอาต์พุต i_{out} และกระแสอินพุต i_{in} สำหรับสัญญาณขนาดเล็กดังนี้

$$i_{out} = \frac{g_{m2}}{g_{m1}} i_{in} \quad (4.25)$$

หรือ

$$i_{in} = \frac{g_{m1}}{g_{m2}} i_{out} \quad (4.26)$$

โดยที่ g_{mi} คือ ค่าอัตราขยายความนำของสัญญาณขนาดเล็กในมอสเฟต M_i

ถ้าแทนค่ากระแสจุดเข้าของวงจรสะท้อนกระแสจากสมการที่ (4.26) ลงในสมการที่ (4.24) จะได้ค่าความผิดพลาด \mathcal{E} ที่เกิดจากวงจรสะท้อนกระแสแบบพื้นฐานจะมีค่าเท่ากับ

$$\mathcal{E} = 1 - \frac{g_{m2}}{g_{m1}} \quad (4.27)$$

เมื่อกำหนดให้กระแสอินพุตทั้ง 3 มีค่าเท่ากับ $i_1 = i_2 = i_3 = i_{in}$ ค่าความผิดพลาดของกระแสเอาต์พุตที่มีต่อกระแสอินพุต \mathcal{E}_{max} , \mathcal{E}_{med} และ \mathcal{E}_{min} สามารถวิเคราะห์ได้ตามภาคผนวก ง

4.4.1 การวิเคราะห์ค่าความผิดพลาดของค่ากระแสสูงสุด (\mathcal{E}_{max})

จากรูปที่ 4.2 ค่าความผิดพลาด \mathcal{E}_{max} พิจารณาจากวงจรสะท้อนกระแส CM2 วงจรสะท้อนกระแส CM1 และวงจรสะท้อนกระแสที่เอาต์พุตของวงจรหาค่าสูงสุด และค่าต่ำสุด คือมอดูลทรานซิสเตอร์ M_u และ M_c ของวงจรหาค่าสูงสุด และค่าต่ำสุด M_{p1} และ M_{p2} ของวงจรสะท้อนกระแส CM1 และ M_{N1} , M_{N2} , M_{p1} และ M_{p2} ของวงจรสะท้อนกระแส CM2 ซึ่งขั้นตอนการวิเคราะห์สามารถดูได้จากภาคผนวก ง.1

ค่าความผิดพลาด และค่าเปอร์เซ็นต์ความผิดพลาดของค่ากระแสสูงสุดคือ

$$\mathcal{E}_{max} = 1 - \left[\left(\frac{g_{mP2}}{g_{mP1}} \right)^2 \left(\frac{g_{mc}}{g_{ma}} \right) \left(\frac{g_{mN2}}{g_{mN1}} \right) \right] \quad (4.28)$$

และ

$$\% \mathcal{E}_{max} = 1 - \left[\left(\frac{g_{mP2}}{g_{mP1}} \right)^2 \left(\frac{g_{mc}}{g_{ma}} \right) \left(\frac{g_{mN2}}{g_{mN1}} \right) \right] \times 100\% \quad (4.29)$$

4.4.2 การวิเคราะห์ค่าความผิดพลาดของค่ากระแสต่ำสุด (\mathcal{E}_{min})

จากรูปที่ 4.2 ค่าความผิดพลาด \mathcal{E}_{min} จะพิจารณาจากวงจรสะท้อนกระแส CM2 วงจรสะท้อนกระแส CM1 และวงจรสะท้อนกระแสที่เอาต์พุตของวงจรหาค่าสูงสุด และค่าต่ำสุด ประกอบด้วยทรานซิสเตอร์ M_u , M_d , M_c และ M_c ของวงจรหาค่าสูงสุด และค่าต่ำสุด M_{p1} และ M_{p2} ของวงจรสะท้อนกระแส CM1 รวมทั้ง M_{N1} , M_{N2} , M_{p1} และ M_{p2} ของวงจรสะท้อนกระแส CM2 จากการวิเคราะห์ในภาคผนวก ง.2 จะได้ค่าความผิดพลาด และค่าเปอร์เซ็นต์ความผิดพลาดของค่ากระแสต่ำสุดคือ

$$\mathcal{E}_{min} = 1 - \left[\left(\frac{g_{mP3}}{g_{mP1}} \right) \left(\frac{g_{mP2}}{g_{mP1}} \right) \left(\frac{g_{mN2}}{g_{mN1}} \right) \left(\frac{g_{md}}{g_{ma}} - \frac{g_{mf}}{g_{mc}} \right) \right] \quad (4.30)$$

และ

$$\% \mathcal{E}_{min} = 1 - \left[\left(\frac{g_{mP3}}{g_{mP1}} \right) \left(\frac{g_{mP2}}{g_{mP1}} \right) \left(\frac{g_{mN2}}{g_{mN1}} \right) \left(\frac{g_{md}}{g_{ma}} - \frac{g_{mf}}{g_{mc}} \right) \right] \times 100\% \quad (4.31)$$

4.4.3 การวิเคราะห์ค่าความผิดพลาดของกระแสค่ากลาง (\mathcal{E}_{med})

สำหรับค่าความผิดพลาด \mathcal{E}_{med} จะพิจารณาจากค่ากระแส i_{med} โดยนำวงจรสะท้อนกระแสทั้งหมดจากแผนผังการทำงานในรูปที่ 4.2 มาทำการวิเคราะห์โดยมีวงจรสะท้อนกระแส CM2 วงจร

สะท้อนกระแส CM1 และวงจรสะท้อนกระแสที่เอาต์พุตของวงจรหาค่าสูงสุด และค่าต่ำสุดซึ่งประกอบไปด้วยมอสทรานซิสเตอร์ M_u , M_d , M_c และ M_e ของวงจรหาค่าสูงสุด และค่าต่ำสุด มอสทรานซิสเตอร์ M_{p1} และ M_{p2} ของวงจรสะท้อนกระแส CM1 มอสทรานซิสเตอร์ M_{n1} , M_{n2} , M_{p1} และ M_{p2} ของวงจรสะท้อนกระแส CM2 จากการวิเคราะห์ค่าความผิดพลาดในภาคผนวก ง.3 จะได้ค่าความผิดพลาด และค่าเปอร์เซ็นต์ความผิดพลาดของกระแสค่ากลางคือ

$$\mathcal{E}_{med} = 1 - \left(\frac{g_{mN2}}{g_{mN1}} \right) \left\{ 3 \left(\frac{g_{mP3}}{g_{mP1}} \right) - \left[\left(\frac{g_{mP2}}{g_{mP1}} \right)^2 \left(\frac{g_{mc}}{g_{ma}} \right) + \left(\frac{g_{mP3}}{g_{mP1}} \right) \left(\frac{g_{mP2}}{g_{mP1}} \right) \left(\frac{g_{md}}{g_{ma}} - \frac{g_{mf}}{g_{me}} \right) \right] \right\} \quad (4.32)$$

และ

$$\% \mathcal{E}_{med} = 1 - \left(\frac{g_{mN2}}{g_{mN1}} \right) \left\{ 3 \left(\frac{g_{mP3}}{g_{mP1}} \right) - \left[\left(\frac{g_{mP2}}{g_{mP1}} \right)^2 \left(\frac{g_{mc}}{g_{ma}} \right) + \left(\frac{g_{mP3}}{g_{mP1}} \right) \left(\frac{g_{mP2}}{g_{mP1}} \right) \left(\frac{g_{md}}{g_{ma}} - \frac{g_{mf}}{g_{me}} \right) \right] \right\} \times 100\% \quad (4.33)$$

จากผลการเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE จะได้ค่าพารามิเตอร์ของวงจรสะท้อนกระแส โดยกำหนด W/L ของทรานซิสเตอร์ทุกตัวมีค่าเท่ากับ $10\mu\text{m}/4\mu\text{m}$ เมื่อป้อนกระแส $i_{in} = 20\mu\text{m}$ จะได้ $g_{mP1} = 2.58 \times 10^{-5} \text{ A/V}$, $g_{mP2} = 2.62 \times 10^{-5} \text{ A/V}$, $g_{mP3} = 2.62 \times 10^{-5} \text{ A/V}$, $g_{mN1} = 5.21 \times 10^{-5} \text{ A/V}$, $g_{mN2} = 5.31 \times 10^{-5} \text{ A/V}$, $g_{ma} = 1.96 \times 10^{-5} \text{ A/V}$, $g_{mc} = 5.42 \times 10^{-5} \text{ A/V}$, $g_{md} = 5.22 \times 10^{-5} \text{ A/V}$, $g_{me} = 2.596 \times 10^{-5} \text{ A/V}$, และ $g_{mf} = 9.73 \times 10^{-5} \text{ A/V}$ จะได้ค่าความผิดพลาด $\mathcal{E}_{max} = 1.91\%$, $\mathcal{E}_{med} = 3.25\%$ และ $\mathcal{E}_{min} = 2.16\%$

4.4.4 การเปรียบเทียบค่าความผิดพลาดระหว่างวงจรที่เคยนำเสนอกับวงจรที่นำเสนอในวิทยานิพนธ์

จากค่าความผิดพลาดของกระแสเอาต์พุตที่มีต่อกระแสอินพุต ของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด ที่เคยนำเสนอในอดีต ที่ได้จากการวิเคราะห์ในภาคผนวก ง ซึ่งค่าความผิดพลาดสะสมที่เกิดขึ้นจะขึ้นอยู่กับเงื่อนไขของกระแส i_{in1} ดังนี้

เมื่อ $i_{in1} = i_{max}$ จะได้

$$\mathcal{E}_{max} = 1 - \left(\frac{g_{m16}}{g_{m15}} \right) \left(\frac{g_{m8}}{g_{m7}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) - \left(\frac{g_{m3}}{g_{m1}} \right) \right] \quad (4.34)$$

$$\varepsilon_{med} = 1 - \left\{ 1 - 2 \left\{ \left(\frac{g_{m16}}{g_{m15}} \right) \left(\frac{g_{m8}}{g_{m7}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) - \left(\frac{g_{m3}}{g_{m1}} \right) \right] \times \right. \right. \\ \left. \left. \left(\frac{g_{m14}}{g_{m13}} \right) \left\{ \left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right\} \right\} \right\} \quad (4.35)$$

$$\varepsilon_{min} = 1 - \left\{ \left(\frac{g_{m14}}{g_{m13}} \right) \left\{ \left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right\} \right\}^2 \quad (4.36)$$

เมื่อ $i_{inl} = i_{med}$ จะได้

$$\varepsilon_{max} = 1 - \left\{ \left(\frac{g_{m16}}{g_{m15}} \right) \left(\frac{g_{m8}}{g_{m7}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) - \left(\frac{g_{m3}}{g_{m1}} \right) \right] \right\}^2 \quad (4.37)$$

$$\varepsilon_{med} = 1 - \left\{ 1 - \left\{ \left(\frac{g_{m14}}{g_{m13}} \right) \left\{ \left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right\} + \right. \right. \\ \left. \left. \left(\frac{g_{m16}}{g_{m15}} \right) \left(\frac{g_{m8}}{g_{m7}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) - \left(\frac{g_{m3}}{g_{m1}} \right) \right] \right\} \right\} \quad (4.38)$$

$$\varepsilon_{min} = 1 - \left\{ \left(\frac{g_{m14}}{g_{m13}} \right) \left\{ \left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right\} \right\}^2 \quad (4.39)$$

เมื่อ $i_{inl} = i_{min}$ จะได้

$$\varepsilon_{max} = 1 - \left\{ \left(\frac{g_{m16}}{g_{m15}} \right) \left(\frac{g_{m8}}{g_{m7}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) - \left(\frac{g_{m3}}{g_{m1}} \right) \right] \right\}^2 \quad (4.40)$$

$$\varepsilon_{med} = 1 - \left\{ 1 - 2 \left\{ \left(\frac{g_{m16}}{g_{m15}} \right) \left(\frac{g_{m8}}{g_{m7}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) - \left(\frac{g_{m3}}{g_{m1}} \right) \right] \times \right. \right. \\ \left. \left. \left(\frac{g_{m14}}{g_{m13}} \right) \left\{ \left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right\} \right\} \right\} \quad (4.41)$$

$$\varepsilon_{min} = 1 - \left\{ \left(\frac{g_{m14}}{g_{m13}} \right) \left[\left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right] \right\} \quad (4.42)$$

จากสมการที่ (4.34) ถึงสมการที่ (4.42) คือค่าความผิดพลาดสะสมของค่ากระแสสูงสุด ค่ากลาง และค่าต่ำสุดในแต่ละเงื่อนไขของ i_{inl} ซึ่งค่าความผิดพลาดสะสมที่เกิดขึ้น หากนำไปเปรียบเทียบกับค่าความผิดพลาดสะสมของวงจรที่ออกแบบในวิทยานิพนธ์ จะพบว่าวงจรที่ได้ออกแบบใน วิทยานิพนธ์มีเทอมของสมการค่าความผิดพลาดที่เล็กกว่าอย่างเห็นได้ชัด โดยจะอธิบายได้จากตารางที่ 4.1 ด้วยจำนวนของวงจรสะท้อนกระแสได้ดังนี้

ตารางที่ 4.1 ตารางเปรียบเทียบจำนวนวงจรสะท้อนกระแสระหว่างวงจรที่แนะนำเสนอในอดีตกับวงจรที่นำเสนอในวิทยานิพนธ์

ค่าความผิดพลาด	จำนวนวงจรสะท้อนกระแสของวงจรที่แนะนำเสนอจากหัวข้อที่ 2.5 ตามเงื่อนไขของกระแสอินพุต i_{inl}			จำนวนวงจรสะท้อนกระแสของวงจรที่นำเสนอในวิทยานิพนธ์
	$i_{inl} = i_{max}$	$i_{inl} = i_{med}$	$i_{inl} = i_{min}$	
Max	6	12	12	4
Med	24	12	24	14
Min	12	12	6	5

จากตารางที่ 4.1 เป็นตารางเปรียบเทียบจำนวนของวงจรสะท้อนกระแสในแต่ละช่วงของการทำงานที่ได้นำมาวิเคราะห์ค่าความผิดพลาดสะสมต่าง ๆ ของวงจรในหัวข้อที่ 2.5 ซึ่งเป็นวงจรที่แนะนำเสนอในอดีตกับวงจรที่นำเสนอในวิทยานิพนธ์ จากการเปรียบเทียบจำนวนของวงจรสะท้อนกระแสจะสังเกตได้ว่าวงจรที่นำเสนอในวิทยานิพนธ์ มีจำนวนวงจรสะท้อนกระแสที่น้อยกว่า ซึ่งวิธีการวิเคราะห์ค่าความผิดพลาดอย่างละเอียดของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดที่แนะนำเสนอในอดีตในหัวข้อที่ 2.5 และการวิเคราะห์ค่าความผิดพลาดของวงจรที่นำเสนอในวิทยานิพนธ์ ได้ทำการวิเคราะห์ในภาคผนวก ง และ ภาคผนวก จ ตามลำดับ และสามารถสรุปได้ว่าวงจรที่นำเสนอในวิทยานิพนธ์มีค่าความผิดพลาดสะสมน้อยกว่า วงจรที่แนะนำเสนอในอดีต

4.5 ผลการเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE

เพื่อทดสอบสมรรถนะการทำงานของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแสนี้ ทำการทดสอบโดยการเลียนแบบการทำงานของวงจรในรูปที่ 4.1 ด้วยโปรแกรม PSPICE โดยใช้เทคโนโลยีทรานซิสเตอร์แบบซีมอส BSIM ขนาด $0.5 \mu\text{m}$ โดยใช้อัตราส่วน

ความกว้างและความยาวของแซนแนล (W/L) ของมอสทรานซิสเตอร์แต่ละตัว แสดงดังตารางที่ 4.2 และกำหนดให้แหล่งจ่ายไฟ V_{DD} เท่ากับ 5 V แหล่งจ่ายกระแสไบแอส I_B เท่ากับ 25 μA

ตารางที่ 4.2 ความกว้างและความยาวแซนแนลของมอสทรานซิสเตอร์จากวงจรในรูปที่ 4.1

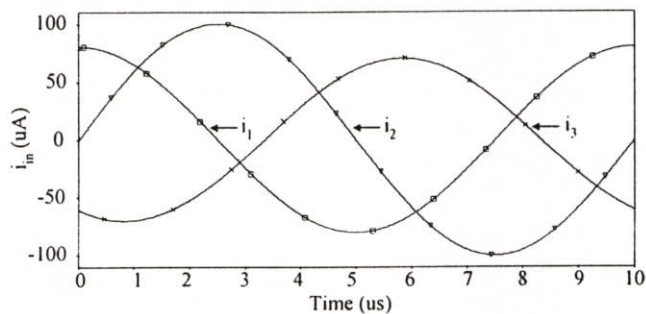
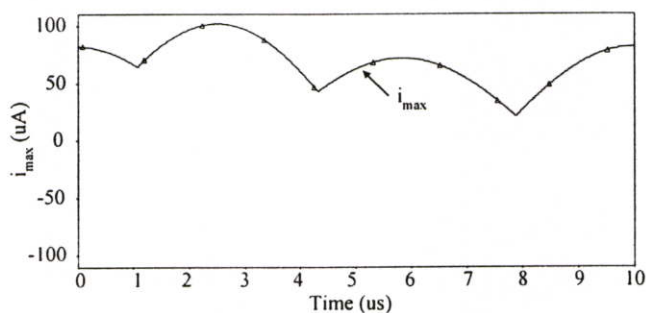
มอสทรานซิสเตอร์	W(μm)	L(μm)
M_{i1}, M_c, M_d, M_{Ni}	10	4
M_a, M_e	5	4
M_{i2}, M_{i5}	5	1
M_{i3}	10	1
M_{i4}, M_f, M_{Pi}	20	1
M_b	4	1

4.5.1 ผลการเลียนแบบการทำงานของสัญญาณกระแสอินพุต และกระแสเอาต์พุต

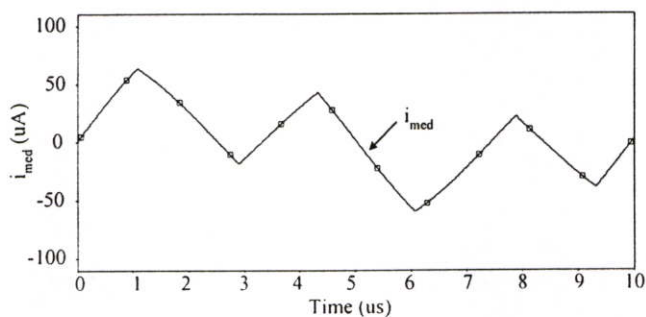
รูปที่ 4.5 และรูปที่ 4.6 เป็นสัญญาณกระแสอินพุต และกระแสเอาต์พุตของสัญญาณรูปคลื่นซายน์ และสัญญาณรูปคลื่นสามเหลี่ยมที่ได้จากวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดในวิทยานิพนธ์ด้วยโปรแกรม PSPICE จากรูปที่ 4.5 เป็นผลการเลียนแบบการทำงานของวงจรในรูปที่ 4.1 โดยป้อนสัญญาณอินพุต i_1, i_2 และ i_3 เป็นรูปสัญญาณซายน์ที่มีความถี่ 100 kHz ซึ่งมีขนาดเท่ากับ 80 μA , 100 μA และ 70 μA ตามลำดับ ดังแสดงในรูปที่ 4.5(ก) และในรูปที่ 4.5(ข), 4.10(ค) และ 4.5(ง) เป็นกระแสเอาต์พุตสูงสุด ค่ากลาง และค่าต่ำสุด ตามลำดับ สำหรับรูปที่ 4.6 เป็นผลการเลียนแบบการทำงานของวงจรในรูปที่ 4.1 โดยป้อนสัญญาณอินพุต i_1, i_2 และ i_3 เป็นรูปสัญญาณสามเหลี่ยมมีคาบเวลาเท่ากับ 5 μs และมีขนาดเท่ากับ 50 μA แต่หน่วงเวลาให้ห่างกัน 1 μs ดังแสดงในรูปที่ 4.6(ก) และในรูปที่ 4.6(ข), 4.6(ค) และ 4.6(ง) เป็นกระแสเอาต์พุตสูงสุด ค่ากลาง และค่าต่ำสุด ตามลำดับ

4.5.2 คุณสมบัติการส่งผ่านกระแสของวงจรเมื่อป้อนกระแสอินพุตเพียงสัญญาณเดียว

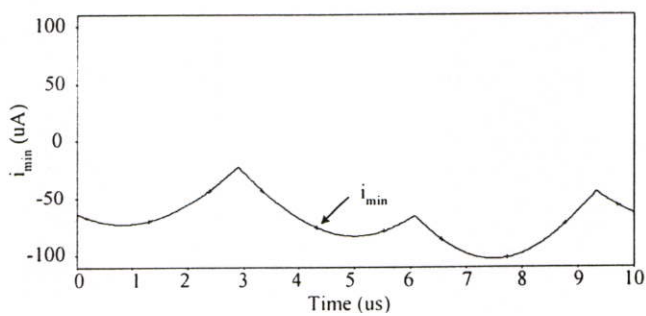
รูปที่ 4.7 เป็นคุณสมบัติการส่งผ่านกระแสของวงจรเมื่อป้อนกระแสอินพุตเพียงสัญญาณเดียวของวงจรหาค่าสูงสุด และค่าต่ำสุดในรูปที่ 4.2 กำหนดให้กระแสอินพุตมีค่าตั้งแต่ 0 ถึง 300 μA เพื่อทดสอบช่วงปฏิบัติการทางกระแสอินพุตที่วงจรรับได้ จะเห็นว่าวงจรที่ออกแบบมีช่วงปฏิบัติการทางกระแสที่วงจรหาค่าสูงสุด 0 ถึง 170 μA วงจรหาค่ากลาง 0 ถึง 60 μA และวงจรหาค่าต่ำสุด 0 ถึง 123 μA ดังรูปที่ 4.7(ก) รูปที่ 4.7(ข) และรูปที่ 4.7(ค) ตามลำดับ ซึ่งคุณสมบัติการส่งผ่านกระแสจะถูกจำกัดโดยค่า W/L ของมอสทรานซิสเตอร์ที่อยู่ในวงจรสะท้อนกระแส CM1 และวงจรสะท้อนกระแส CM2

(ก) กระแสอินพุต i_1 , i_2 และ i_3 

(ข) กระแสเอาต์พุตสูงสุด

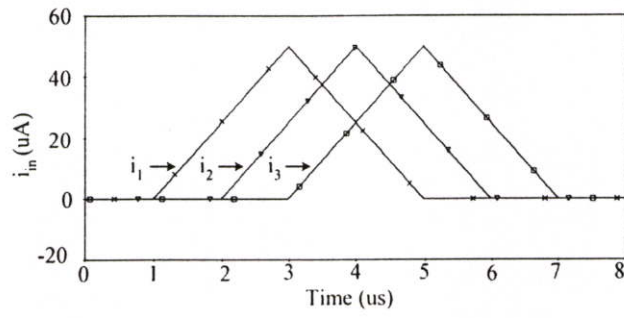
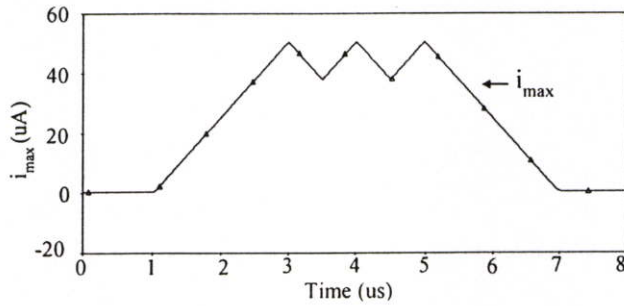


(ค) กระแสเอาต์พุตค่ากลาง

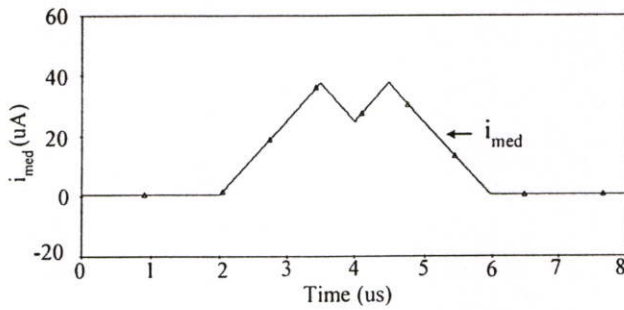


(ง) กระแสเอาต์พุตต่ำสุด

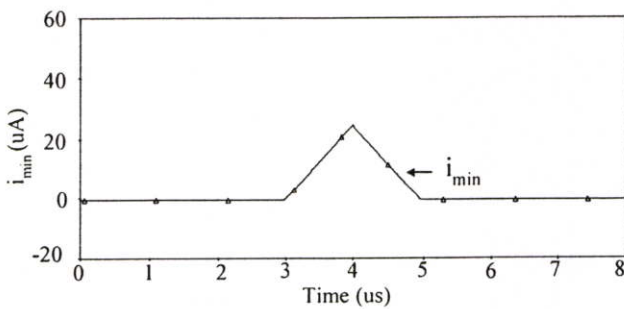
รูปที่ 4.5 ผลการเปลี่ยนแปลงการทำงานของวงจรต่อสัญญาณรูปคลื่นซายน์

(ก) กระแสอินพุต i_1 , i_2 และ i_3 

(ข) กระแสเอาต์พุตสูงสุด

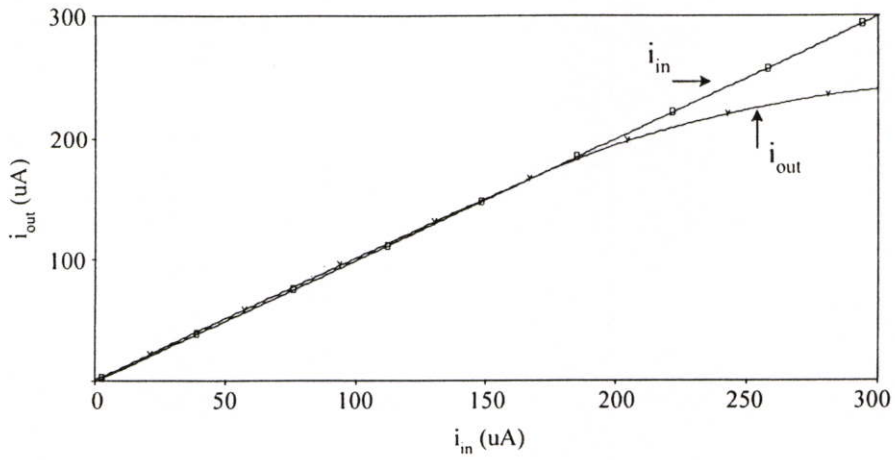


(ค) กระแสเอาต์พุตค่ากลาง

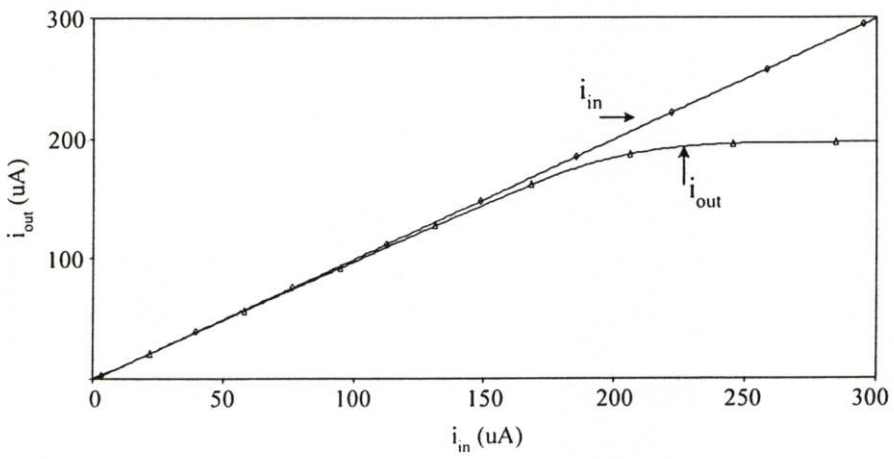


(ง) กระแสเอาต์พุตต่ำสุด

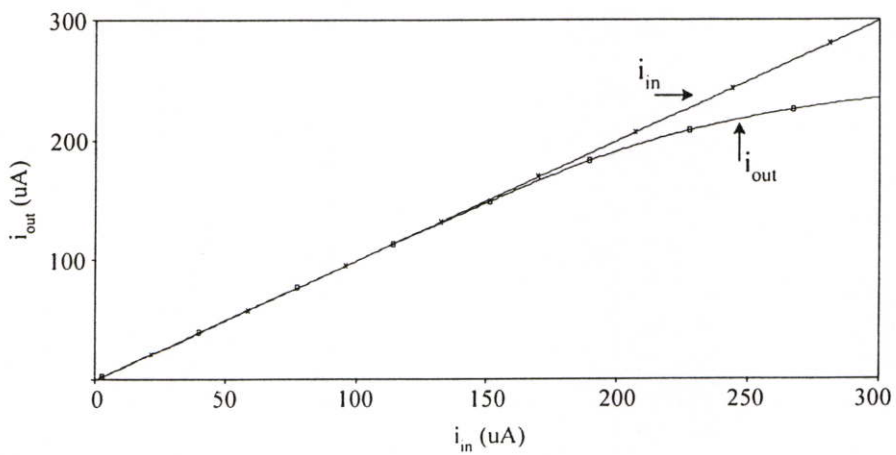
รูปที่ 4.6 ผลการเขียนแบบการทำงานของวงจรต่อสัญญาณรูปคลื่นสามเหลี่ยม



(ก) คุณสมบัติการส่งผ่านกระแสของวงจรหาค่าสูงสุด

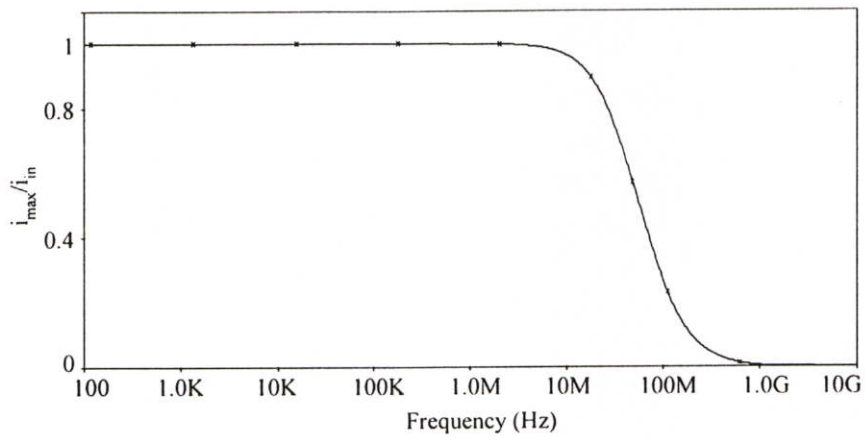


(ข) คุณสมบัติการส่งผ่านกระแสของวงจรหาค่ากลาง

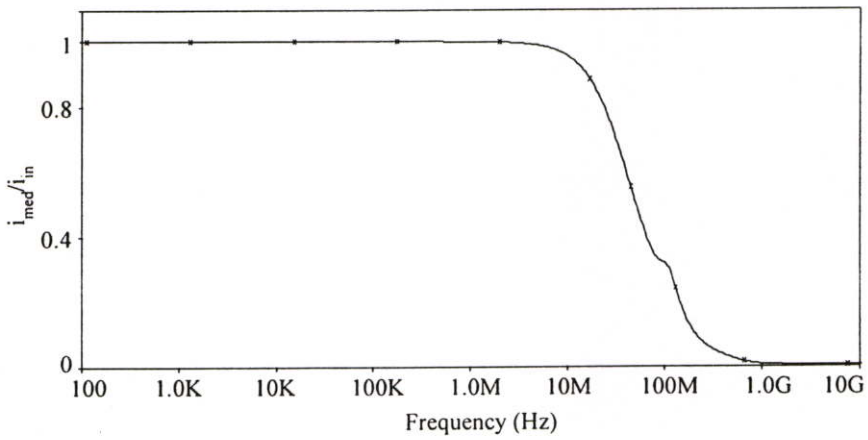


(ค) คุณสมบัติการส่งผ่านกระแสของวงจรหาค่าต่ำสุด

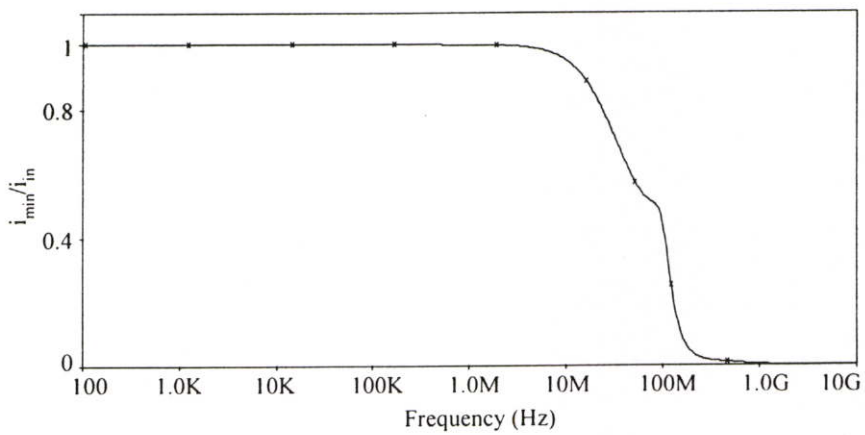
รูปที่ 4.7 คุณสมบัติการส่งผ่านกระแสของวงจรเมื่อป้อนกระแสอินพุตเพียงสัญญาณเดียว



(ก) ผลตอบสนองความถี่ของวงจรหาค่าสูงสุด

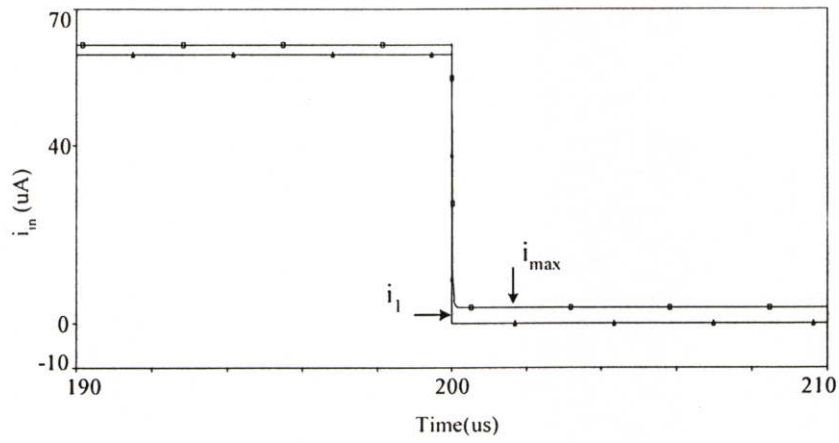


(ข) ผลตอบสนองความถี่ของวงจรหาค่ากลาง

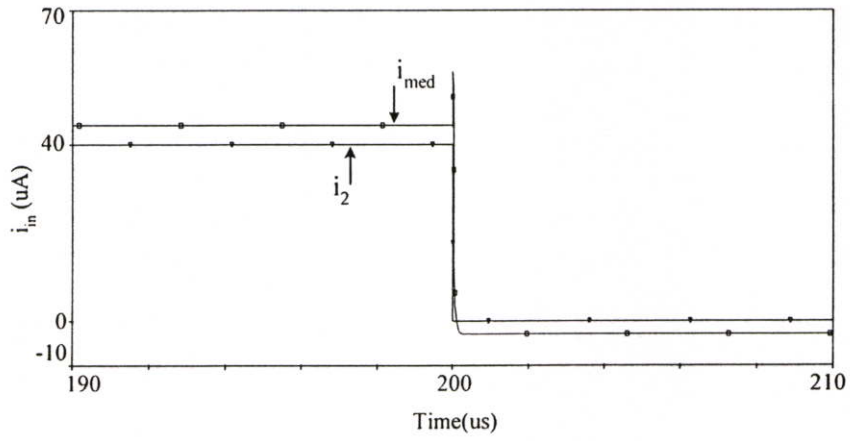


(ค) ผลตอบสนองความถี่ของวงจรหาค่าต่ำสุด

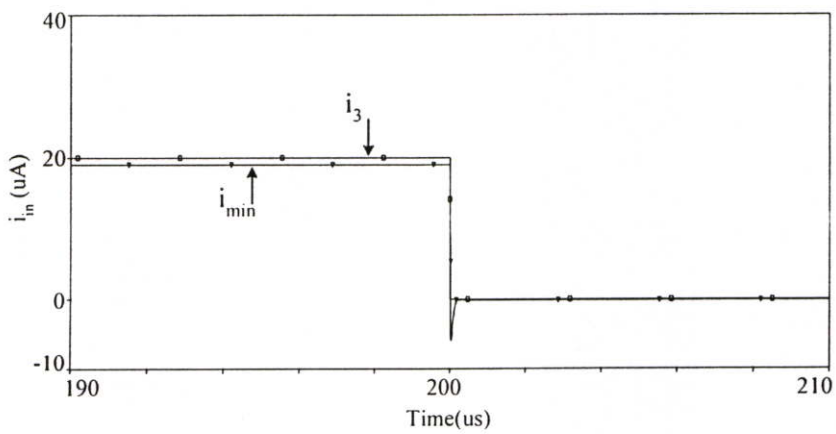
รูปที่ 4.8 ผลตอบสนองความถี่ของวงจร



(ก) กระแสเอาต์พุตสูงสุดเมื่อเทียบกับกระแสอินพุตสูงสุด



(ข) กระแสเอาต์พุตค่ากลางเมื่อเทียบกับกระแสอินพุตค่ากลาง



(ค) กระแสเอาต์พุตต่ำสุดเมื่อเทียบกับกระแสอินพุตต่ำสุด

รูปที่ 4.9 ผลการเลียนแบบการทำงานของวงจรต่อสัญญาณขั้นบันได

4.5.3 ผลตอบสนองความถี่ของวงจร

รูปที่ 4.8 เป็นผลตอบสนองความถี่ของวงจรถ้าค่าสูงสุด, วงจรหาค่ากลาง และวงจรถ้าค่าต่ำสุด ทำการทดสอบด้วยโปรแกรม PSPICE โดยมีผลตอบสนองความถี่ของวงจรถ้าค่าสูงสุดประมาณ 35 MHz วงจรหาค่ากลางประมาณ 33 MHz และวงจรถ้าค่าต่ำสุดประมาณ 30 MHz ดังรูปที่ 4.8(ก) รูปที่ 4.8(ข) และรูปที่ 4.8(ค) ตามลำดับ

4.5.4 ผลการเลียนแบบการทำงานของวงจรถ้าสัญญาณชั้นบันได

รูปที่ 4.9 เป็นผลการเลียนแบบการทำงานของวงจรถ้าสัญญาณชั้นบันได โดยป้อนกระแสอินพุต i_1 , i_2 และ i_3 เป็นสัญญาณชั้นบันไดขนาดเท่ากับ 60 μA , 40 μA และ 20 μA ตามลำดับ จากผลการเลียนแบบการทำงานของวงจรถ้าจะได้กระแสเอาต์พุต i_{max} , i_{med} และ i_{min} ซึ่งเป็นค่ากระแสเอาต์พุตสูงสุด กระแสเอาต์พุตค่ากลาง และกระแสเอาต์พุตค่าต่ำสุด ดังรูปที่ 4.9(ก) รูปที่ 4.9(ข) และรูปที่ 4.9(ค) ตามลำดับ

4.6 บทสรุป

วงจรถ้าค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแสที่นำเสนอในวิทยานิพนธ์นี้ ประกอบด้วยวงจรถ้าทอนเอ็นมอส วงจรถ้าทอนกระแสพีมอส และวงจรถ้าค่าสูงสุด และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแสซึ่งมีการประมวลผลแบบขนาน และทำงานในช่วงนำกระแสอิมิตัว จากการวิเคราะห์สมรรถนะการทำงานของวงจรถ้า และผลการเลียนแบบการทำงานของวงจรถ้าด้วยโปรแกรม PSPICE พบว่าสมรรถนะการทำงานของวงจรถ้าขึ้นอยู่กับค่า W/L ของมอสทรานซิสเตอร์ที่อยู่ในวงจรถ้าทอนกระแส โดยเมื่อปรับค่า W/L คุณสมบัติการส่งผ่านกระแส และผลตอบสนองความถี่รวมไปถึงค่าความผิดพลาดของวงจรถ้าที่นำเสนอในวิทยานิพนธ์จะเปลี่ยนไป ซึ่งจากผลการเลียนแบบการทำงานของวงจรถ้าทำให้ทราบว่าวงจรถ้าที่นำเสนอในวิทยานิพนธ์ที่มีประสิทธิภาพ และความเร็วในการทำงานที่สูงตลอดจนให้ค่าความแม่นยำในการทำงานที่ดี คุณสมบัติการส่งผ่านกระแสอินพุตของวงจรถ้าอยู่ที่ 0 ถึง 60 μA และผลตอบสนองความถี่ที่ประมาณ 30 MHz โดยเฉพาะค่าความผิดพลาดที่ได้นำมาวิเคราะห์เปรียบเทียบกับวงจรถ้าที่เคยนำเสนอในอดีต จะเห็นว่าวงจรถ้าที่นำเสนอในวิทยานิพนธ์มีค่าความผิดพลาดสะสมที่น้อยกว่า

บทที่ 5

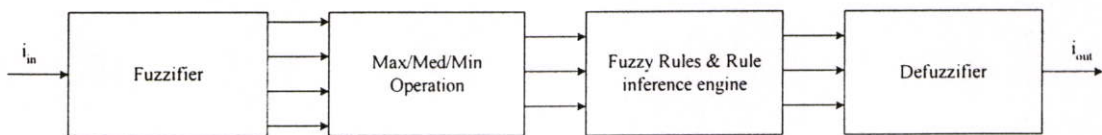
การประยุกต์ใช้งานของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด

5.1 กล่าวนำ

จากการออกแบบวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแส ที่ส่วนประกอบของวงจรประกอบด้วยวงจรสะท้อนกระแส และวงจรหาค่าสูงสุด และค่าต่ำสุดชนิด 3 อินพุต บทนี้จะเป็นการนำเสนอการประยุกต์ใช้งานของวงจร โดยจะกล่าวถึงการประยุกต์กับระบบควบคุมแบบฟัซซี และการประยุกต์กับวงจรเรียงลำดับสัญญาณกระแสโดยใช้วงจรหาค่าสูงสุด และค่าต่ำสุดนำมาประยุกต์

5.2 การประยุกต์ใช้งานกับระบบควบคุมแบบฟัซซี

ในปัจจุบันระบบควบคุมแบบฟัซซีเป็นที่นิยมกันอย่างแพร่หลายในงานอุตสาหกรรม ด้วยการประยุกต์ใช้กับ ระบบควบคุมต่างๆในโรงงานอุตสาหกรรม เช่น ระบบควบคุม CNC (Computer Numerical Control) และระบบควบคุม PLC (Programable Logic Control) วงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดนี้เป็นวงจรหนึ่งที่ใช้สำหรับการประมวลผลในระบบควบคุม ดังรูปที่ 5.1 แสดงหลักการการทำงานทั่วไปของระบบควบคุมแบบฟัซซีโดยการนำวงจรหาค่าสูงสุด ค่ากลางและค่าต่ำสุด มาประยุกต์ใช้งาน



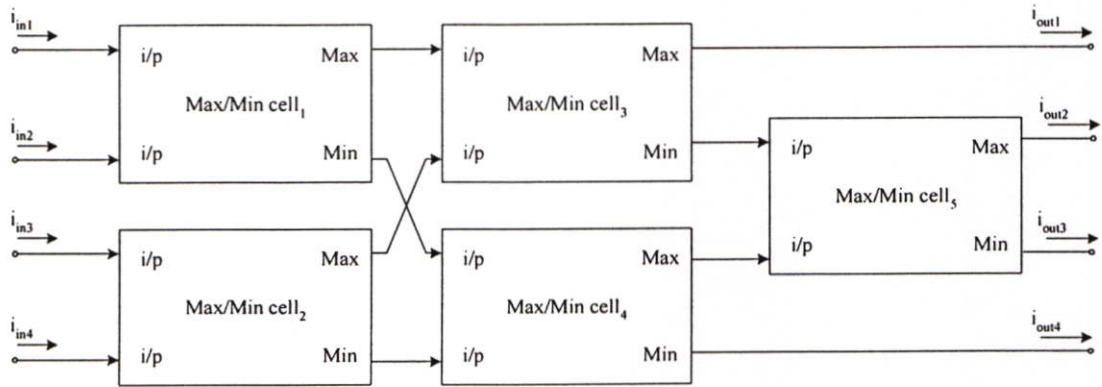
รูปที่ 5.1 การประยุกต์ใช้งานของระบบควบคุมแบบฟัซซีกับวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด

5.3 การประยุกต์ใช้งานกับวงจรเรียงลำดับสัญญาณกระแส

วงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดที่นำเสนอในวิทยานิพนธ์นอกจากประยุกต์ใช้งานกับระบบควบคุมแบบฟัซซีแล้ว ยังสามารถนำมาประยุกต์ใช้งานในด้านการประมวลผลสัญญาณทางด้านอนาลอก ตัวอย่างต่อไปนี้จะเป็นการประยุกต์ใช้งานกับวงจรเรียงลำดับสัญญาณกระแส ตัวอย่างที่เสนอจะเป็นการประยุกต์เข้ากับวงจรหาค่าสูงสุด และค่าต่ำสุด กับวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด ที่นำเสนอในวิทยานิพนธ์ การทดสอบสมรรถนะของวงจรสามารถยืนยันด้วยผลการเลียนแบบการทำงานของโปรแกรม PSPICE

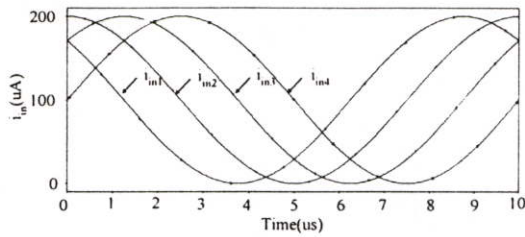
5.3.1 การประยุกต์วงจรหาค่าสูงสุด และค่าต่ำสุดกับวงจรเรียงลำดับสัญญาณกระแส

จากการออกแบบวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด วงจรที่เป็นวงจรหลักคือวงจรหาค่าสูงสุด และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแส โดยวงจรหาค่าสูงสุด และค่าต่ำสุดสามารถนำมาประยุกต์ใช้งานทางด้านต่างๆ ได้มากมาย ซึ่งในหัวข้อนี้จะกล่าวถึงการนำวงจรหาค่าสูงสุด และค่าต่ำสุด ที่นำมาประยุกต์เป็นวงจรเรียงลำดับสัญญาณกระแส ชนิด 4 อินพุต

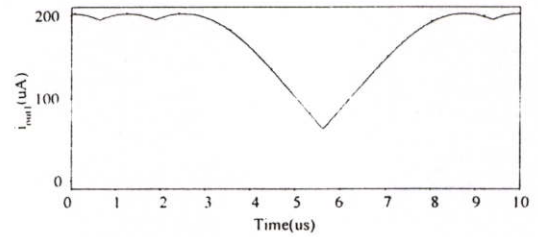
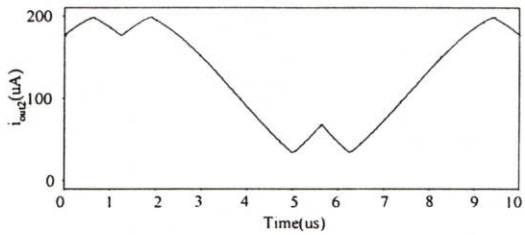
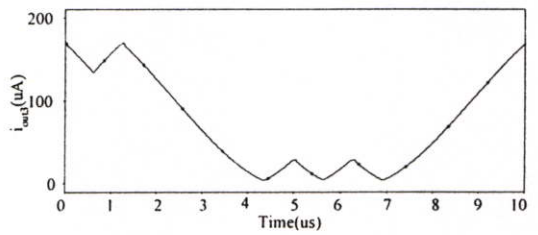
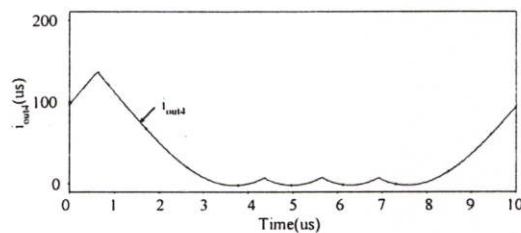


รูปที่ 5.2 แผนผังการทำงานวงจรเรียงลำดับสัญญาณกระแสชนิด 4 อินพุตของวงจรหาค่าสูงสุด และค่าต่ำสุด

จากรูปที่ 5.2 เป็นแผนผังการทำงานวงจรเรียงลำดับสัญญาณกระแสชนิด 4 อินพุต กำหนดให้ i_{in1} ถึง i_{in4} เป็นกระแสอินพุต i_{out1} ถึง i_{out4} เป็นกระแสเอาต์พุต และ $i_{out1} > i_{out2} > i_{out3} > i_{out4}$ โดยมีวงจร Max/Min cell₁ ถึง Max/Min cell₄ ที่เป็นวงจรหาค่าสูงสุด และค่าต่ำสุดชนิด 2 อินพุตสำหรับสัญญาณกระแสมีหลักการเดียวกับวงจรหาค่าสูงสุด และค่าต่ำสุดของวงจรที่นำเสนอในวิทยานิพนธ์ ผลการเลียนแบบการทำงานของกระแสอินพุตและกระแสเอาต์พุตด้วยโปรแกรม PSPICE รูปที่ 5.3 เป็นผลการเลียนแบบการทำงานของวงจรเรียงกระแสชนิด 4 อินพุตที่ประยุกต์ใช้งานกับวงจรหาค่าสูงสุด และค่าต่ำสุด จากรูปที่ 5.2 โดยป้อนสัญญาณอินพุตเป็นรูปสัญญาณซายน์มีค่ามูฟเฟสเท่ากับ 0° , 45° , 90° และ 135° ตามลำดับ คาบเวลาเท่ากับ 10 μs และมีขนาดเท่ากับ 100 μA ดังแสดงในรูปที่ 5.3(ข) และในรูปที่ 5.3(ค), 5.3(ง) และ 5.3(จ) เป็นกระแสเอาต์พุตสูงสุด ค่ากลาง และค่าต่ำสุด ตามลำดับ



(ก) กระแสอินพุต

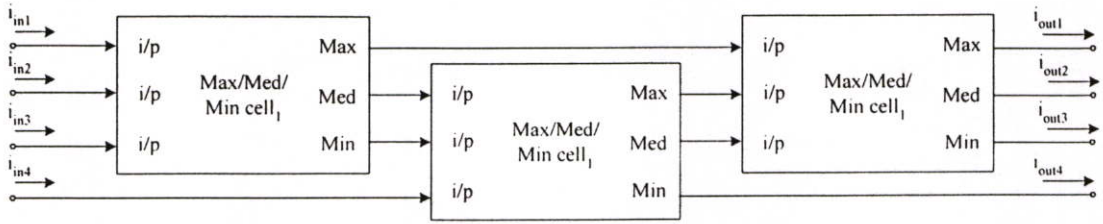
(ข) กระแสเอาต์พุต i_{out1} (ค) กระแสเอาต์พุต i_{out2} (ง) กระแสเอาต์พุต i_{out3} (จ) กระแสเอาต์พุต i_{out4}

รูปที่ 5.3 ผลการเขียนแบบการทำงานของวงจรเรียงลำดับสัญญาณกระแสชนิด 4 อินพุตของวงจรหาค่าสูงสุด และค่าต่ำสุด

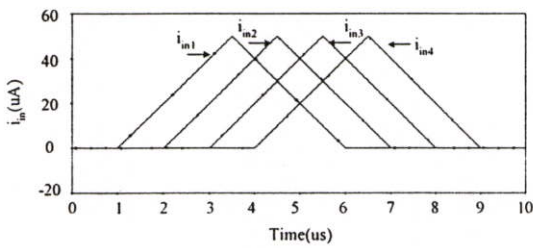
5.3.2 การประยุกต์วงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดกับวงจรเรียงลำดับสัญญาณ

กระแส

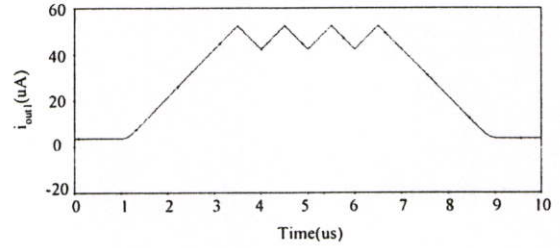
การนำวงจรหาค่าสูงสุด และค่าต่ำสุดมาประยุกต์ใช้ร่วมกับวงจรเรียงลำดับสัญญาณกระแสที่ได้กล่าวในหัวข้อที่แล้ว ยังสามารถประยุกต์วงจรเรียงลำดับสัญญาณกระแสด้วยวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดได้เช่นกันรูปที่ 5.4 เป็นแผนผังการทำงานของวงจรเรียงลำดับสัญญาณกระแสชนิด 4 อินพุตของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด กำหนดให้ i_{in1} ถึง i_{in4} เป็นกระแสอินพุต i_{out1} ถึง i_{out4} เป็นกระแสเอาต์พุต และกระแสเอาต์พุต $i_{out1} > i_{out2} > i_{out3} > i_{out4}$ โดยมี Max/Med/Min cell₁ ถึง Max/Med/Min cell₃ เป็นวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดที่นำเสนอในวิทยานิพนธ์ ผลการเขียนแบบการทำงานของกระแสอินพุตและกระแสเอาต์พุตด้วยโปรแกรม PSPICE แสดงดังรูปที่ 5.5 ดังนี้



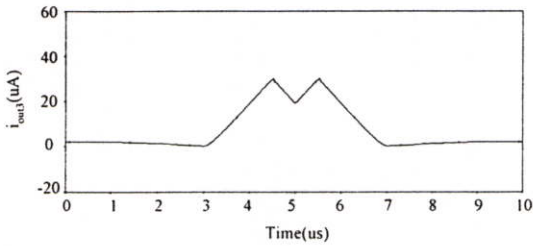
รูปที่ 5.4 แผนผังการทำงานวงจรเรียงลำดับสัญญาณกระแสชนิด 4 อินพุตของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด



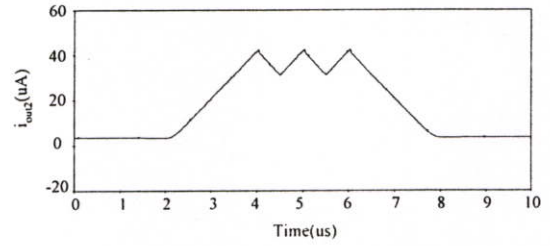
(ก) กระแสอินพุต



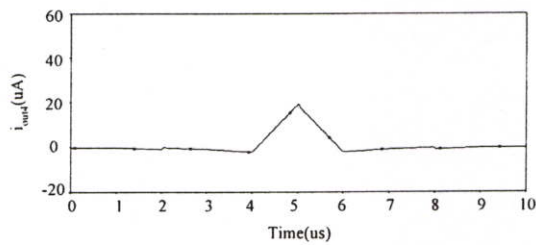
(ข) กระแสเอาต์พุต i_{out1}



(ค) กระแสเอาต์พุต i_{out2}



(ง) กระแสเอาต์พุต i_{out3}



(จ) กระแสเอาต์พุต i_{out4}

รูปที่ 5.5 ผลการเขียนแบบการทำงานของวงจรเรียงลำดับสัญญาณกระแสชนิด 4 อินพุตของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด

รูปที่ 5.5 เป็นผลการเขียนแบบการทำงานของวงจรเรียงกระแสชนิด 4 อินพุตกับการประยุกต์ใช้งานกับวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดที่ออกแบบในวิชานิพนธ์ จากรูปที่ 5.4 โดยป้อนสัญญาณอินพุต เป็นรูปสัญญาณสามเหลี่ยมมีค่าคาบเวลาเท่ากับ $5 \mu\text{s}$ และมีขนาดเท่ากับ $50 \mu\text{A}$ แต่หน่วงเวลาให้ห่างกัน $1 \mu\text{s}$ ดังแสดงในรูปที่ 5.5(ก) และในรูปที่ 5.5(ข) , 5.5(ค) , 5.5 (ง) และ 5.5 (จ) เป็นกระแสเอาต์พุตสูงสุด ค่ากลาง และค่าต่ำสุด ตามลำดับ

5.5 บทสรุป

บทที่ 5 เป็นการประยุกต์ใช้งานของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดที่ออกแบบในวิชานิพนธ์ โดยนำเสนอการประยุกต์กับหลักการของระบบควบคุมแบบพีซีแต่ในเนื้อหายังไม่เจาะจงนัก อีกส่วนคือวงจรเรียงลำดับสัญญาณ โดยการนำคุณสมบัติการทำงานของวงจรถ่ายมาประยุกต์ ซึ่งยกตัวอย่างไว้ 2 วงจรคือ วงจรหาค่าสูงสุด และค่าต่ำสุดที่เป็นส่วนหนึ่งในวงจรถ่ายที่ออกแบบในวิชานิพนธ์ อีกวงจรถ่ายคือวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดที่ออกแบบในวิชานิพนธ์ ด้วยการยืนยันผลการทดลองด้วยการเขียนแบบการทำงานด้วยโปรแกรม PSPICE

บทที่ 6

บทสรุปและข้อเสนอแนะแนวทางการวิจัยและพัฒนา

6.1 บทสรุป

จากหลักการทำงานของวงจรถ้าสูงสุด และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแสที่มีการประมวลผลแบบขนาน และมีการทำงานในช่วงกระแสอิมพัลส์ ในรูปที่ 3.6 ร่วมกับวงจรถ้าอื่นกระแส CM1 และวงจรถ้าอื่นกระแส CM2 ที่ใช้ในการหาผลรวม และผลต่างของกระแสอินพุตทั้ง 3 กับค่ากระแสสูงสุด และกระแสต่ำสุด เพื่อให้ได้กระแสค่ากลาง จะได้วงจรถ้าค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแสโดยใช้เทคโนโลยีทรานซิสเตอร์แบบซีมอส จากหลักการดังกล่าวพบว่าวงจรมีโครงสร้างที่ไม่ซับซ้อน และไม่ยุ่งยากในการออกแบบ สะดวกต่อการประยุกต์ใช้งาน และยังมีค่าความผิดพลาดน้อยกว่าวงจรถ้าที่เคยนำเสนอในอดีต ผลของการวิเคราะห์ค่าความผิดพลาดของวงจรถ้าที่ออกแบบอยู่ในหัวข้อที่ 4.4 ซึ่งผลค่าความผิดพลาดนี้จะนำไปเปรียบเทียบกับค่าความผิดพลาดของวงจรถ้าหัวข้อที่ 2.5 การวิเคราะห์เปรียบเทียบค่าความผิดพลาดของวงจรถ้าทั้งสองสามารถดูได้จากหัวข้อที่ 4.4.4 และผลการเลียนแบบของวงจรถ้าในหัวข้อ 4.5 สามารถยืนยันผลการทำงานด้วยโปรแกรม PSPICE ว่าถูกต้องตามหลักการที่นำเสนอ และยังคงถึงความแม่นยำ และความเร็วในการทำงานที่สูงอีกด้วย

6.2 ข้อเสนอแนะแนวทางการวิจัยและพัฒนา

การออกแบบวงจรถ้าค่าสูงสุด ค่ากลางและค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแสอาศัยวงจรถ้าค่าสูงสุด และค่าต่ำสุดสำหรับสัญญาณกระแสเป็นวงจรถ้าหลัก ซึ่งในส่วนของวงจรถ้าค่าสูงสุด และค่าต่ำสุดนี้สามารถพัฒนาเป็นวงจรถ้าอื่นๆอีกมากเช่น วงจรถ้าค่าสูงสุด และค่าต่ำสุดชนิดหลายอินพุต วงจรถ้าค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิดหลายอินพุต และวงจรถ้าเรียงลำดับสัญญาณกระแส หรือการนำไปใช้งานด้านการประมวลผลสัญญาณภาพ ระบบควบคุมแบบฟัซซี่ และการนำไปใช้งานเกี่ยวกับเครื่องมือวัด และอื่นๆอีกมากมาย

เอกสารอ้างอิง

- [1] C. Y. Hung, C. J. Wang, and B. D. Liu, "Modular current-mode multiple input minimum circuit for fuzzy logic controllers", **Electronic Lett.**, Vol. 32, No. 12, pp. 1067-1096, June 1996.
- [2] I. Batruone J.L. Huertas, A. Barriga and S. Sanchez-Solano, "Current-mode multiple-input Max circuit" **Electronic Lett.**, Vol. 30, No. 9, pp. 678-680, May 1994.
- [3] T. Chimpalee, V. Riewruja, A. Chaikla, and S. Supaph, "A High-speed Max/Min Circuit", **Proceedings of the KACC 2000 (Abstract Book)**, Korea, pp.513, Oct. 2000.
- [4] S. I. Liu, P. Chen, C. Y. Chen, and J. G. Hwu, "Analog Maximum, Median and Minimum Circuit", **IEEE International Symposium on Circuits and Systems**, Hong Kong, pp. 257-259, 1997.
- [5] M. Kaewrongkool, A. Chaikla, A. Jaruwanawat, and V. Riewruja, "An Analog Current-mode Maximum, Median and Minimum Circuit", **Proceedings of The Second International Symposium on Communications and Information Technology (ISCIT) 2002**, Thailand, pp. 439-442, Oct. 2002.
- [6] มณีรัตน์ แก้วรองกุล, "วงจรรีขงล่ำดบัสัญญำอนำลอกโหมดศักคำควำมร่ำวสูง" วิทยำนพนธ์ วิศวกรรมศำสตรมหำบัณฑิต สำขำวิชำวิศวกรรมระบบควมคุม บัณฑิตวิทยำลัย, สถำบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลำนครกระบ้ง, 2546
- [7] Ion E. Opris, "Rail-to-Rail Multiple-Input Min/Max Circuit," **IEEE Trans. On Circuits and Systems-part II**, vol. 45, no. 1, pp. 137-140., Jan. 1998.
- [8] C.-Y. Hunang, B.-D. Liu, "Current-mode multiple input maximum circuit for fuzzy logic controllers," **Electronics Lett.**, vol. 30, no.23, 1999, pp. 1038-1040.
- [9] T.Inoue, F. Ueno, T. Motomura, O. Setoguchi, R. Matsuo, " New High-speed analogue max and min circuits using OTA-Based bounded-difference operations," **Electronics Lett.**, vol. 27, no. 12, 1991, pp.1034-1035.
- [10] C.-Y. Hunang, C.-J. Wang, B.-D. Liu, "Modular current-mode multiple input minimum circuit for fuzzy logic controllers", **Electronics Lett.**, Vol. 32, no. 12, 1996, pp. 1067-1069.
- [11] ธวัชชัย ฉิมพาลี, "วงจรรหำค่ำสูงสุดและต่ำสุดควำมร่ำวสูงแบบสองอินพุท" วิทยำนพนธ์ วิศวกรรมศำสตรมหำบัณฑิต สำขำวิชำวิศวกรรมไฟฟ้ำ บัณฑิตวิทยำลัย, สถำบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลำนครกระบ้ง, 2544

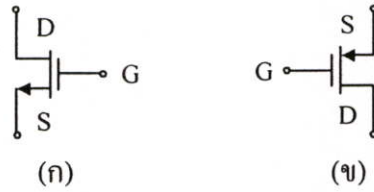
- [12] วันชัย รีวรุจา, “การออกแบบและสังเคราะห์วงจรมัลติฟังก์ชันโดยใช้หลักการวงจรรวม”
วิทยานิพนธ์วิศวกรรมศาสตรดุษฎีบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย,
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2535
- [13] David A. Johns, Ken Martin. **Analog Integrated Circuit Design**. John Wiley & Sons, Inc., 1997
- [14] P. R. Gray and R. G. Meyer, **Analysis and Design of Analog Integrated Circuit**, chapter 1,
John Wiley & Sons, Inc., 1993.
- [15] Chaikla A., Pojanasuwanchai C., Wangwiwattana C., Riewruja V., and Julsereewong P., Fuzzy
Multiple-Input Maximum Circuit in Current-mode, SICE Annual Conference in Fukui,
Japan, pp.571-575, Aug 2003.

ภาคผนวก

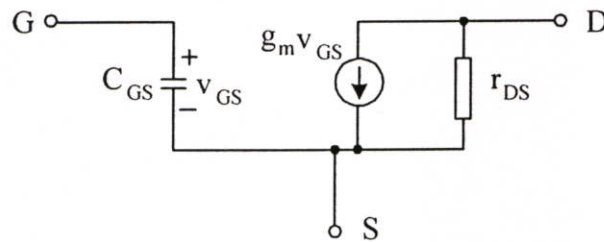
ภาคผนวก ก

ก.1 แบบจำลอง และวงจรเสมือนสำหรับสัญญาณขนาดเล็กของมอสทรานซิสเตอร์

ในวิทยานิพนธ์นี้จะกำหนดให้มอสทรานซิสเตอร์ทำงานในช่วงการนำกระแสอิ่มตัว ซึ่งจะมีค่าประจุไฟฟ้าจากเกต-ซอร์ส คือ $C_{GS} \cong \frac{2}{3}C_{OX}WL$ มีค่าความต้านทานระหว่างขาเดรน-ซอร์ส คือ $r_{DS} = \frac{1}{g_d}$ และจะมีแบบจำลองและวงจรเสมือนสำหรับสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ดังนี้



รูปที่ ก.1 (ก) แบบจำลองของมอสทรานซิสเตอร์ชนิดเอ็น
(ข) แบบจำลองของมอสทรานซิสเตอร์ชนิดพี



รูปที่ ก.2 วงจรเสมือนสำหรับสัญญาณขนาดเล็กของมอสทรานซิสเตอร์

ก.2 สมการค่าพารามิเตอร์ที่สำคัญของมอสทรานซิสเตอร์

ในวิทยานิพนธ์นี้จะไบแอสให้มอสทรานซิสเตอร์ทำงานในช่วงการนำกระแสอิ่มตัว จะมีค่าแรงดันตกคร่อมขาเดรน-ซอร์ส V_{DS} มากกว่าหรือเท่ากับ $v_{GS} - V_T$ ซึ่งจะทำให้มีค่ากระแสเดรน i_D ดังนี้

$$i_D = \frac{\mu_n C_{OX} W}{2L} (v_{GS} - V_T)^2 = K (v_{GS} - V_T)^2, V_{DS} \geq v_{GS} - V_T \quad (\text{ก.1})$$

กำหนดให้

$$K = \frac{K_p W}{2L} \quad (\text{ก.2})$$

ส่วนค่าพารามิเตอร์ g_m และ g_d ตั้งสมการ (ก.3) และสมการ (ก.4) ตามลำดับ

$$g_m = \frac{\partial i_D}{\partial v_{GS}} = K(v_{GS} - V_T) \quad (\text{ก.3})$$

หรือ

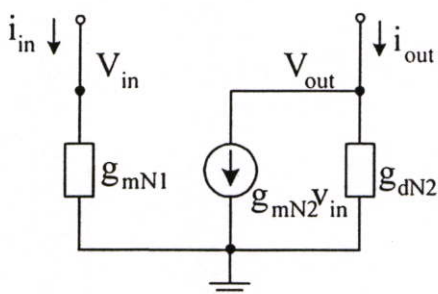
$$g_m = \sqrt{K} \quad (\text{ก.4})$$

$$g_d = \lambda i_D \quad (\text{ก.5})$$

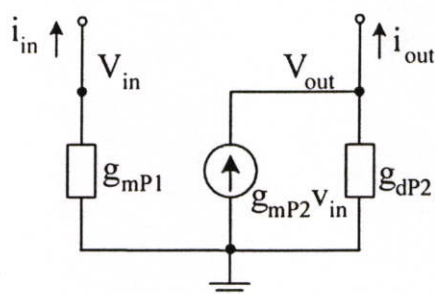
ภาคผนวก ข

ข.1 การวิเคราะห์ค่าความต้านทานของวงจรสะท้อนกระแส

สำหรับการวิเคราะห์ค่าความต้านทานอินพุต และค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแส ทำได้โดยการแทนวงจรด้วยวงจรเสมือนสำหรับสัญญาณขนาดเล็กโดยไม่พิจารณาผลของตัวเก็บประจุดังรูปที่ ข.1



(ก) วงจรสะท้อนกระแสเอ็นมอส



(ข) วงจรสะท้อนกระแสพีมอส

รูปที่ ข.1 วงจรเสมือนสำหรับสัญญาณขนาดเล็กสำหรับการวิเคราะห์ค่าความต้านทานของวงจรสะท้อนกระแส

1. ค่าความต้านทานอินพุต

จากรูปที่ ข.1(ก) และรูปที่ ข.1(ข) การวิเคราะห์ค่าความต้านทานอินพุตของวงจรสะท้อนกระแสเอ็นมอส และวงจรสะท้อนกระแสพีมอส สามารถทำได้โดยการป้อนแรงดันทดสอบ V_{in} ที่อินพุตโดยไม่พิจารณาผลจากแรงดันเอาต์พุต จากนั้นพิจารณาค่าของกระแสที่ไหลเข้าไปยังอินพุต V_{in} ด้วยการใช้กฎกระแสของเคอร์ชอฟ (Kirchoff's Current Law) จะได้

กำหนดให้

$$r_{in} = \frac{V_{in}}{i_{in}} \quad (\text{ข.1})$$

จากรูปที่ ข.1(ก) และรูปที่ ข.1(ข) จะได้

$$V_{in} = i_{in} g_{mN1} \quad (\text{ข.2})$$

และ

$$V_m = i_m g_{mP1} \quad (\text{ข.3})$$

จากสมการ (ข.1) จะได้ค่าความต้านทานอินพุตของวงจรสะท้อนกระแสเอ็นมอส และวงจรสะท้อนกระแสพีมอสจากสมการ (ข.2) และสมการ (ข.3) คือ

$$r_{m(N)} = g_{mN1} \quad (\text{ข.4})$$

$$r_{m(P)} = g_{mP1} \quad (\text{ข.5})$$

กำหนดให้ $r_{m(N)}$ คือค่าความต้านทานอินพุตของวงจรสะท้อนกระแสเอ็นมอส
 $r_{m(P)}$ คือค่าความต้านทานอินพุตของวงจรสะท้อนกระแสพีมอส

2. ค่าความต้านทานเอาต์พุต

จากรูปที่ ข.1(ก) และรูปที่ ข.1(ข) ทำการวิเคราะห์ค่าความต้านทานเอาต์พุตโดยการป้อนแรงดันทดสอบ V_{out} โดยไม่พิจารณาผลอันเนื่องมาจากแรงดันทางด้านอินพุต

กำหนดให้

$$r_{out} = \frac{V_{out}}{i_{out}} \quad (\text{ข.6})$$

จากรูปที่ ข.1(ก) พิจารณาที่โหนด V_{out} จะได้ค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแสเอ็นมอส คือ

$$r_{out(N)} = \frac{1}{g_{dN2}} \quad (\text{ข.7})$$

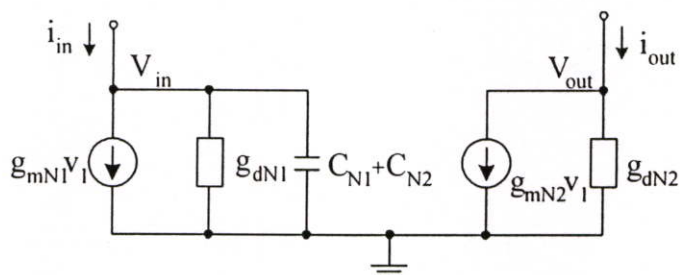
จากรูปที่ ข.1(ข) พิจารณาที่โหนด V_{out} จะได้ค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแสพีมอส คือ

$$r_{out(P)} = \frac{1}{g_{dP2}} \quad (\text{ข.8})$$

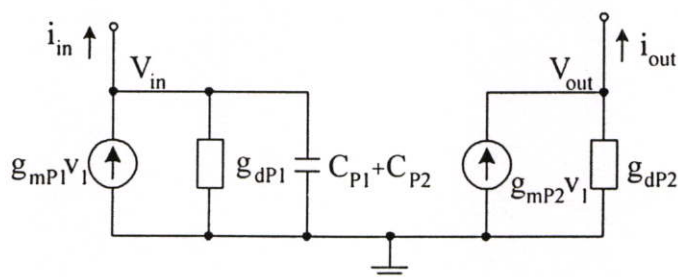
กำหนดให้ $r_{out(N)}$ คือค่าความต้านทานอินพุตของวงจรสะท้อนกระแสเอ็นมอส
 $r_{out(P)}$ คือค่าความต้านทานอินพุตของวงจรสะท้อนกระแสพีมอส

ข.2 การวิเคราะห์ผลตอบสนองความถี่ของวงจรสะท้อนกระแส

การวิเคราะห์ผลตอบสนองความถี่ของวงจรสะท้อนกระแส ทำได้โดยการแทนวงจรด้วยวงจรเสมือนสำหรับสัญญาณขนาดเล็กโดยพิจารณาผลของตัวเก็บประจุดังรูปที่ ข.2



(ก) วงจรสะท้อนกระแสเอ็นมอส



(ข) วงจรสะท้อนกระแสพีมอส

รูปที่ ข.2 วงจรเสมือนสำหรับสัญญาณขนาดเล็กสำหรับการวิเคราะห์ผลตอบสนองความถี่ของวงจรสะท้อนกระแส

จากรูปที่ ข.2(ก) สามารถวิเคราะห์ห้วงจรสะท้อนกระแสเอ็นมอสได้โดยพิจารณาที่โหนด V_{in}

$$i_{in} = (g_{dN1} + g_{mN1} + C_{N1}s + C_{N2}s)V_1 \quad (\text{ข.9})$$

พิจารณาที่โหนด V_{out}

$$i_{out} = g_{mN2}V_2 + g_{dN2}V_2 \quad (\text{ข.10})$$

กำหนดให้ $g_d \ll g_m$ จากสมการ(ข.9) และ (ข.10) จะได้

$$i_m = (g_{mN1} + C_{N1}s + C_{N2}s)V_1 \quad (\text{ข.11})$$

$$i_{out} = g_{mN2}V_1$$

$$V_1 = \frac{i_{out}}{g_{mN2}} \quad (\text{ข.12})$$

เมื่อแทนค่าสมการที่ (ข.12) ลงในสมการที่ (ข.11) จะได้

$$i_m = \left(\frac{g_{mN1} + C_{N1}s + C_{N2}s}{g_{mN2}} \right) i_{out}$$

$$\frac{i_{out}}{i_m} = \left(\frac{g_{mN2}}{g_{mN1} + C_{N1}s + C_{N2}s} \right) \quad (\text{ข.13})$$

จัดรูปสมการเพื่อพิจารณาค่าโพลจะได้

$$\frac{i_{out}}{i_m} = \frac{g_{mN2}}{g_{mN1}} \left(\frac{1}{1 + \left(\frac{C_{N1} + C_{N2}}{g_{mN1}} \right) s} \right) \quad (\text{ข.14})$$

จากสมการที่ (ข.14) สามารถเขียนให้อยู่ในรูปของ T_s+1 จะได้ค่าคงที่ทางเวลา (Time constant) ดังต่อไปนี้

$$T_N = \frac{C_{N1} + C_{N2}}{g_{mN1}} \quad (\text{ข.15})$$

สำหรับการวิเคราะห์ผลตอบสนองความถี่ของวงจรสะท้อนกระแสพีมอสในรูปแบบที่ ข.2(ข) ทำได้เช่นเดียวกับวงจรสะท้อนกระแสเอ็นมอส ซึ่งจะได้ค่าคงที่ทางเวลาคือ

$$T_p = \frac{C_{p1} + C_{p2}}{g_{m1}} \quad (\text{ข.16})$$

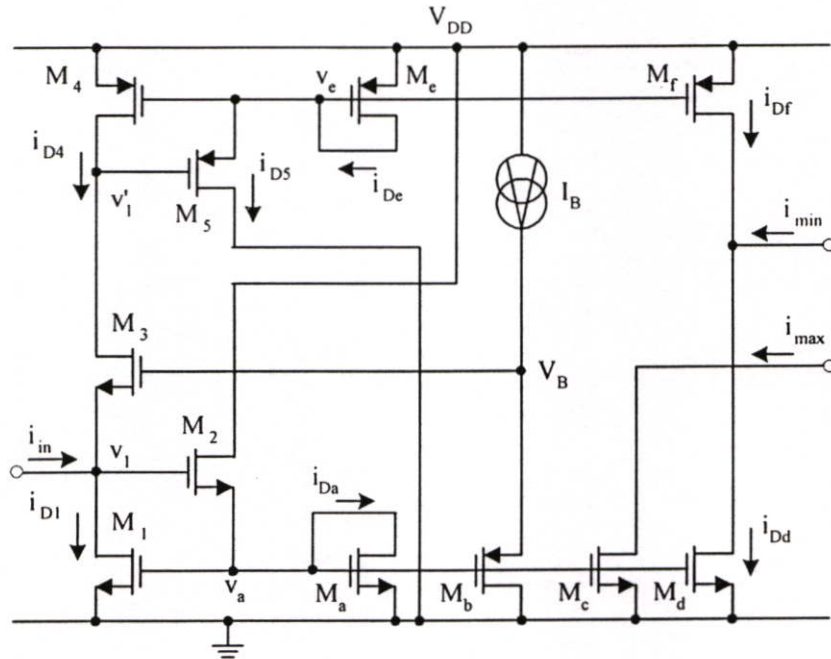
ค่าความถี่คัทออฟ (Cutoff Frequency) สามารถหาได้จาก

$$f_{\text{cutoff}} = \frac{1}{2\pi T_i} \quad (\text{ข.17})$$

เมื่อ T_i คือค่าคงที่ทางเวลา

ภาคผนวก ค

ค.1 การวิเคราะห์ช่วงปฏิบัติการทางกระแสินพุตของวงจรหาค่าสูงสุด และค่าต่ำสุด



รูปที่ ค.1 วงจรหาค่าสูงสุด และต่ำสุด เมื่อมีจำนวนกระแสินพุตเท่ากับหนึ่ง

เมื่อกำหนดให้ i_{in} คือกระแสินพุตสูงสุดที่วงจรสามารถทำงานได้อย่างถูกต้อง จะพบว่าค่าแรงดันที่ขาเกตของ M_1 จะต้องมีค่าสูงสุดได้ไม่เกินค่าแรงดันที่ทำให้ M_2 ไม่สามารถนำกระแสได้ซึ่งเปรียบเสมือนขาแตรกับขาซอร์สของ M_2 ถูกต่อถึงกัน จากรูปที่ ค.1 ถ้าพิจารณาที่ M_1 และ M_2 จะได้ว่า

$$v_{DS2} = V_{DD} - v_{GS1} \quad (ค.1)$$

เงื่อนไขที่ทำให้การทำงานของ M_2 อยู่ในช่่วงนำกระแสคือ

$$v_{DS2} \geq v_{GS2} - V_T \quad (ค.2)$$

เมื่อแทนค่าจากสมการที่ (ค.1) ลงในสมการที่ (ค.2) จะได้ว่า

$$V_{DD} - v_{GS1} \geq v_{GS2} - V_T \quad (ค.3)$$

จากความสัมพันธ์ระหว่างกระแสเดรน และค่าแรงดันระหว่างขาเกต-ซอร์ส ของทรานซิสเตอร์ในช่วงนำกระแสอิ่มตัว จะได้ว่า

$$v_{GSj} = V_T + \sqrt{\frac{i_{Dj}}{K_j}} \quad (\text{ค.4})$$

เมื่อ v_{GSj} คือ ค่าแรงดันระหว่างขาเกต-ซอร์สของทรานซิสเตอร์ตัวที่ j
 i_{Dj} คือ ค่ากระแสเดรนของทรานซิสเตอร์ตัวที่ j
 K_j คือ ค่าทรานส์คอนดักแตนซ์ของมอสทรานซิสเตอร์ตัวที่ j

โดยที่

$$K_j = \frac{\mu_n C_{OX}}{2} \left(\frac{W}{L} \right)_j \quad (\text{ค.5})$$

เมื่อแทนค่าจากสมการที่ (ค.4) ลงในสมการที่ (ค.3) จะได้

$$V_{DD} - \left(V_T + \sqrt{\frac{i_{D1}}{K_1}} \right) \geq \left(V_T + \sqrt{\frac{i_{D2}}{K_2}} \right) - V_T \quad (\text{ค.6})$$

เมื่อ i_{D1} และ i_{D2} มีค่าเท่ากับกระแสอินพุต i_m จะเขียนได้ว่า

$$(V_{DD} - V_T)^2 \geq \left(\sqrt{\frac{i_m}{K_1}} + \sqrt{\frac{i_m}{K_2}} \right)^2 \quad (\text{ค.7})$$

จัดรูปสมการใหม่ จะได้

$$i_m \leq \frac{K_1 K_2 (V_{DD} - V_T)^2}{(\sqrt{K_1} + \sqrt{K_2})^2} \quad (\text{ค.8})$$

ดังนั้นช่วงปฏิบัติการของกระแสอินพุตของวงจรถูกจำกัดค่าสูงสุดที่นำเสนอ คือ

$$0 < i_m \leq \frac{K_1 K_2 (V_{DD} - V_T)^2}{(\sqrt{K_1} + \sqrt{K_2})^2} \quad (\text{ค.9})$$

ค.2 การวิเคราะห์ค่าความต้านทานของวงจรถ้าสูงสุด และค่าต่ำสุด

จากรูปที่ ค.2 เป็นวงจรเสมือนสำหรับสัญญาณขนาดเล็ก โดยไม่พิจารณาผลของตัวเก็บประจุของมอสทรานซิสเตอร์ที่ใช้ในการพิจารณาค่าความต้านทานอินพุต และค่าความต้านทานเอาต์พุตของวงจรถ้าสูงสุด และค่าต่ำสุด

1. ค่าความต้านทานอินพุต

สำหรับการวิเคราะห์ค่าความต้านทานอินพุต สามารถทำได้โดยการป้อนแรงดันทดสอบ V_1 ที่อินพุตโดยไม่พิจารณาผลจากแรงดันเอาต์พุต ดังแสดงในรูปที่ ค.2 จากนั้นพิจารณาค่าของกระแสที่ไหลเข้าไปยังอินพุต V_1 ด้วยการใช้กฎกระแสของเคอร์ชอฟ (Kirchoff's Current Law) ได้ตามสมการดังต่อไปนี้

พิจารณาที่โหนด V_1

$$i_{in} = g_{m1}V_a + (g_{d1} + g_{d3})V_1 - g_{m3}(V_B - V_1)$$

$$i_{in} = g_{m1}V_a + (g_{m3} + g_{d1} + g_{d3})V_1 - g_{m3}V_B \quad (\text{ค.10})$$

พิจารณาที่โหนด V_a

$$g_{m2}(V_1 - V_a) = (g_{m2} + g_{d2})V_a$$

$$g_{m2}V_1 = (g_{m2} + g_{d2})V_a$$

$$V_a = \frac{g_{m2}}{(g_{m2} + g_{d2})}V_1 \quad (\text{ค.11})$$

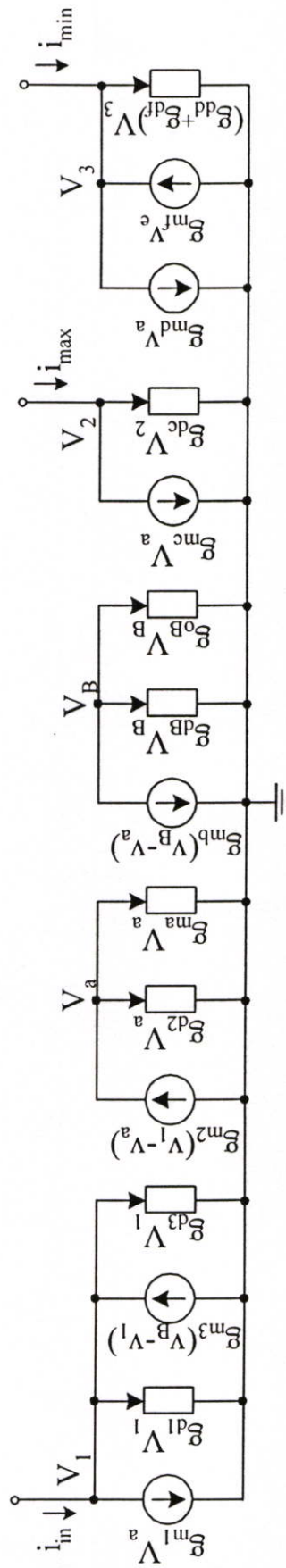
พิจารณาที่โหนด V_B

$$0 = g_{mb}(V_B - V_a) + g_{db}V_B + g_{oB}V_B$$

$$0 = g_{mb}V_B - g_{mb}V_a + g_{db}V_B + g_{oB}V_B$$

$$0 = (g_{mb} + g_{db} + g_{oB})V_B - g_{mb}V_a$$

$$V_B = \frac{g_{mb}}{(g_{mb} + g_{db} + g_{oB})}V_a \quad (\text{ค.12})$$



รูปที่ ค.2 วงจรเสมือนสำหรับสัญญาณขนาดเล็กลำหรับการวิเคราะห์ค่าความต้านทานของวงจรหาค่าสูงสุด และค่าต่ำสุด

นำสมการ (ค.11) แทนสมการที่ (ค.12)

$$V_B = \frac{g_{m2} g_{mb}}{(g_{ma} + g_{m2} + g_{d2})(g_{mb} + g_{db} + g_{oB})} V_1 \quad (\text{ค.13})$$

นำสมการ (ค.11) และ (ค.13) แทนสมการที่ (ค.10)

$$i_{in} = \frac{g_{m1} g_{m2}}{(g_{ma} + g_{m2} + g_{d2})} V_1 + (g_{m3} + g_{d1} + g_{d3}) V_1 - \frac{g_{m2} g_{m3} g_{mb}}{(g_{ma} + g_{m2} + g_{d2})(g_{mb} + g_{db} + g_{oB})} V_1$$

กำหนดให้ $g_m \gg g_d$ จะได้

$$i_{in} = \frac{(g_{m1} g_{m2} g_{mb}) + g_{m3} g_{mb} (g_{ma} + g_{m2}) - (g_{m2} g_{m3} g_{mb})}{g_{mb} (g_{m2} + g_{ma})} V_1 \quad (\text{ค.14})$$

กำหนดให้

$$r_{in} = \frac{V_{in}}{i_{in}}$$

จะได้

$$r_{in} = \frac{g_{m2} + g_{ma}}{(g_{m1} g_{m2}) + g_{m3} (g_{ma} + g_{m2}) - (g_{m2} g_{m3})} \quad (\text{ค.15})$$

เมื่อ	r_{in}	คือค่าความต้านทานอินพุตของวงจรค่าสูงสุด และค่าต่ำสุด
	g_{mj}	คือ ค่าทรานส์คอนดักแตนซ์ของมอสทรานซิสเตอร์ M_j
	g_{dj}	คือ ค่าความนำที่ขาเดรนของมอสทรานซิสเตอร์ M_j
	g_{oB}	คือ ค่าความนำของแหล่งจ่ายกระแส I_B

2. ค่าความต้านทานเอาต์พุต

สำหรับการวิเคราะห์ค่าความต้านทานเอาต์พุต สามารถทำได้โดยการป้อนแรงดันทดสอบ V_2 และ V_3 ที่เอาต์พุตทั้งสองของวงจรในรูปที่ ค.2 โดยไม่พิจารณาผลจากแรงดันทางด้านอินพุต โดยที่ โหนด V_2 เป็นเอาต์พุตของกระแสเอาต์พุตสูงสุด และโหนด V_3 เป็นเอาต์พุตของกระแสเอาต์พุตต่ำสุด ตามสมการดังนี้

พิจารณาที่โหนด V_2

$$i_{max} = g_{mc} V_a + g_{dc} V_2 \quad (\text{ก.16})$$

เมื่อไม่พิจารณาผลจากแรงดันทางด้านอินพุตจะได้

$$i_{max} = g_{dc} V_2$$

กำหนดให้

$$r_{out(max)} = \frac{V_2}{i_{max}}$$

จากสมการที่ (ก.16) จะได้

$$r_{out(max)} = \frac{1}{g_{dc}} \quad (\text{ก.17})$$

พิจารณาที่โหนด V_3

$$i_{min} = g_{md} V_a + g_{dd} V_3 + g_{df} V_3 - g_{mf} V_e$$

เมื่อไม่พิจารณาผลของแรงดันอินพุตจะได้

$$i_{min} = (g_{dd} + g_{df}) V_3 \quad (\text{ก.18})$$

กำหนดให้

$$r_{out(min)} = \frac{V_3}{i_{min}}$$

จะได้

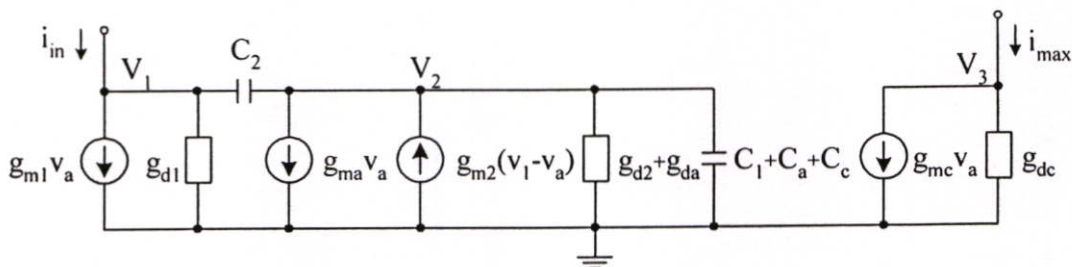
$$r_{out(min)} = \frac{1}{(g_{dd} + g_{df})} \quad (\text{ก.19})$$

เมื่อ $r_{out(max)}$ คือค่าความต้านทานเอาต์พุตของวงจรหาค่าสูงสุด

$r_{out(min)}$ คือค่าความต้านทานเอาต์พุตของวงจรหาค่าต่ำสุด

ค.3 การวิเคราะห์ผลตอบสนองความถี่ของวงจรถ้าสูงสุด และค่าต่ำสุด

จากวงจรถ้าสูงสุด และค่าต่ำสุดในรูปที่ 4.2 เป็นวงจรถ้าสูงสุด และค่าต่ำสุด ซึ่งมีหลักการทำงานเป็นแบบขนาน ทำให้สามารถวิเคราะห์ผลตอบสนองความถี่ของวงจร โดยพิจารณาที่ทรานซิสเตอร์ M_1 , M_2 , M_3 และ M_c ซึ่งเป็นทรานซิสเตอร์ที่ทำงานในช่วงการถ้าสูงสุด โดยไม่พิจารณาที่ทรานซิสเตอร์ M_3 จากรูปที่ ค.3 เป็นวงจรเสมือนสำหรับสัญญาณขนาดเล็กที่พิจารณาผลของตัวเก็บประจุ สำหรับการวิเคราะห์ผลตอบสนองความถี่สามารถวิเคราะห์ได้ ดังต่อไปนี้



รูปที่ ค.3 วงจรเสมือนสำหรับสัญญาณขนาดเล็กสำหรับการวิเคราะห์ผลตอบสนองความถี่ในช่วงที่วงจรถ้าค่ากระแสสูงสุด

พิจารณาที่โหนด V_1

$$i_m = g_{m1}v_a + g_{d1}v_1 + sC_2(v_1 - v_a)$$

จะได้

$$i_m = (g_{d1} + sC_2)v_1 + (g_{m1} - C_2)v_a \quad (\text{ค.20})$$

พิจารณาที่โหนด V_2

$$(g_{m2} + sC_2)(v_1 - v_a) = (g_{m2} + g_{ma} + g_{d2} + g_{da} + s(C_1 + C_a + C_c))v_a$$

$$v_1 = \left(\frac{g_{m2} + g_{ma} + g_{d2} + g_{da} + s(C_1 + C_2 + C_a + C_c)}{g_{m2} + sC_2} \right) v_a$$

กำหนดให้ $C_t = C_1 + C_2 + C_a + C_c$

$$v_1 = \left(\frac{g_{m2} + g_{ma} + g_{d2} + g_{da} + sC_t}{g_{m2} + sC_2} \right) v_a \quad (\text{ค.21})$$

พิจารณาที่โหนด V_3

$$i_{max} = g_{mc} v_a + g_{dc} v_3 \quad (ค.22)$$

จากสมการที่ (ค.20) ถึงสมการที่ (ค.22) กำหนดให้ $g_m \gg g_d$ จะได้

$$i_{in} = sC_2 v_1 + (g_{m1} - C_2) v_a \quad (ค.23)$$

$$v_1 = \left(\frac{g_{m2} + g_{ma} + g_{d2} + g_{da} + sC_1}{g_{m2} + sC_2} \right) v_a \quad (ค.24)$$

$$i_{max} = g_{mc} v_a \quad (ค.25)$$

นำ v_1 ในสมการที่(ค.24) แทนในสมการที่ (ค.23)

$$i_{in} = \left(\frac{s^2(C_2C_1 + C_2^2) + s(g_{m1}C_2 + g_{ma}C_2) + g_{m1}g_{m2}}{g_{m2} + sC_2} \right) v_a \quad (ค.26)$$

จากสมการที่ (ค.25) และสมการที่ (ค.26) จัดรูปสมการใหม่จะได้

$$\frac{i_{max}}{i_{in}} = \frac{g_{mc}(g_{m2} + sC_2)}{s^2(C_2C_1 + C_2^2) + s(g_{m1}C_2 + g_{ma}C_2) + g_{m1}g_{m2}}$$

หรือ

$$\frac{i_{max}}{i_{in}} = \frac{\frac{g_{mc}(g_{m2} + sC_2)}{g_{m1}g_{m2}}}{s^2 \left(\frac{C_2C_1 + C_2^2}{g_{m1}g_{m2}} \right) + s \left(\frac{g_{m1}C_2 + g_{ma}C_2}{g_{m1}g_{m2}} \right) + 1} \quad (ค.27)$$

ทำการวิเคราะห์ค่าโพลของสมการอันดับสอง [14] ของวงจร โดยกำหนดให้

$$\frac{i_{max}}{i_{in}} = \frac{N(s)}{D(s)} \quad (ค.28)$$

โดยที่

$$D(s) = \left(1 - \frac{s}{p_a}\right) \left(1 - \frac{s}{p_b}\right) \quad (\text{ค.29})$$

หรือ

$$D(s) = 1 - s \left(\frac{1}{p_a} + \frac{1}{p_b} \right) + s^2 \left(\frac{1}{p_a p_b} \right) \quad (\text{ค.30})$$

กำหนดให้ p_a คือ โพลเด่น และ p_b คือ โพลค้อย ทำให้ $|p_b| \gg |p_a|$ จากสมการที่(ค.29) จะได้

$$D(s) = 1 - s \left(\frac{1}{p_a} \right) + s^2 \left(\frac{1}{p_a p_b} \right) \quad (\text{ค.31})$$

นำสมการที่ (ค.27) มาเทียบสัมประสิทธิ์ของสมการที่ (ค.31) จะได้

$$p_a = - \frac{g_{m1} g_{m2}}{g_{m1} C_2 + g_{ma} C_2} \quad (\text{ค.32})$$

และ

$$p_b = - \frac{1}{p_a} \left(\frac{g_{m1} g_{m2}}{C_2 C_1 + C_2^2} \right) \quad (\text{ค.33})$$

แทนค่าสมการที่ (ค.32) ลงในสมการที่ (ค.33) จะได้

$$p_b = - \frac{g_{m1} + g_{ma}}{(C_1 + C_a + C_c) C_2} \quad (\text{ค.34})$$

จากสมการที่ (ค.28) สมการที่ (ค.29) สมการที่ (ค.32) และสมการที่ (ค.34) สามารถเขียนให้อยู่ในรูปของ $Ts+1$ จะได้ค่าคงที่ทางเวลา ดังต่อไปนี้

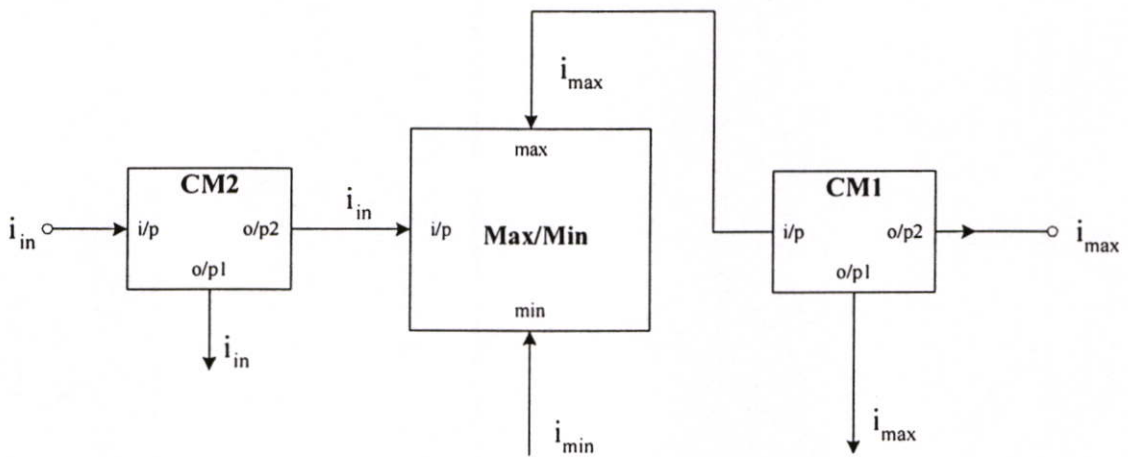
$$T_a = \frac{g_{m1} C_2 + g_{ma} C_2}{g_{m1} g_{m2}} \quad (\text{ค.35})$$

$$T_b = \frac{(C_1 + C_a + C_c) C_2}{g_{m1} + g_{ma}} \quad (\text{ค.36})$$

ภาคผนวก ง

ง.1 การวิเคราะห์ค่าความผิดพลาดของค่ากระแสสูงสุด (\mathcal{E}_{max})

จากรูปที่ ง.1 ค่าความผิดพลาด \mathcal{E}_{max} พิจารณาจากวงจรสะท้อนกระแส CM2 วงจรสะท้อนกระแส CM1 และวงจรสะท้อนกระแสที่เอาต์พุตของวงจรหาค่าสูงสุด และค่าต่ำสุด โดยสามารถวิเคราะห์ที่มอสทรานซิสเตอร์ M_u และ M_c ของวงจรหาค่าสูงสุด และค่าต่ำสุด มอสทรานซิสเตอร์ M_{p1} และ M_{p2} ของวงจรสะท้อนกระแส CM1 และมอสทรานซิสเตอร์ M_{N1} , M_{N2} , M_{p1} และ M_{p2} ของวงจรสะท้อนกระแส CM2



รูปที่ ง.1 แผนผังการทำงานของวงจรสำหรับการวิเคราะห์ค่าความผิดพลาดที่เอาต์พุตมีค่าสูงสุด

จากวงจรสะท้อนกระแส CM1

$$i_{max} = \frac{g_{mP2}}{g_{mP1}} i_{Dc} \quad (ง.1)$$

จากวงจรหาค่ากระแสสูงสุด และค่าต่ำสุด

$$i_{Dc} = \frac{g_{mc}}{g_{ma}} i_{Da} \quad (ง.2)$$

กำหนดให้

$$i_{Da} = i_{Di}$$

ซึ่ง i_{Di} คือค่าของกระแสสูงสุดที่อินพุต i

จาวงจรสะท้อนกระแส CM2

$$i_{Di} = \left(\frac{g_{mN2}}{g_{mN1}} \right) \left(\frac{g_{mP2}}{g_{mP1}} \right) i_{in} \quad (จ.3)$$

จากสมการที่ (จ.1) ถึงสมการที่ (จ.3) จะได้

$$i_{max} = \left(\frac{g_{mP2}}{g_{mP1}} \right)^2 \left(\frac{g_{mc}}{g_{ma}} \right) \left(\frac{g_{mN2}}{g_{mN1}} \right) i_{in} \quad (จ.4)$$

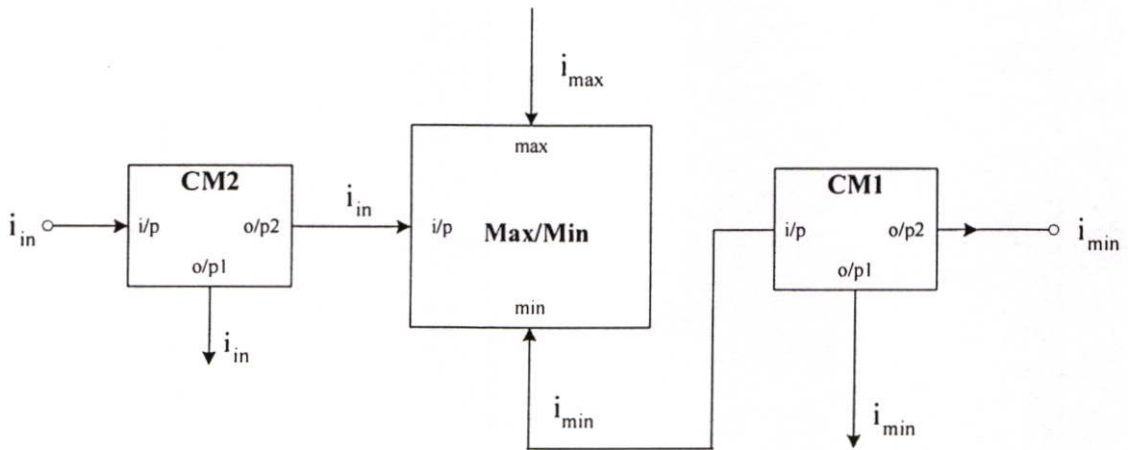
จากสมการที่ (จ.1) และสมการที่ (จ.4) จะได้ค่าความผิดพลาดและเปอร์เซ็นต์ความผิดพลาดคือ

$$\mathcal{E}_{max} = 1 - \left[\left(\frac{g_{mP2}}{g_{mP1}} \right)^2 \left(\frac{g_{mc}}{g_{ma}} \right) \left(\frac{g_{mN2}}{g_{mN1}} \right) \right] \quad (จ.5)$$

และ

$$\% \mathcal{E}_{max} = 1 - \left[\left(\frac{g_{mP2}}{g_{mP1}} \right)^2 \left(\frac{g_{mc}}{g_{ma}} \right) \left(\frac{g_{mN2}}{g_{mN1}} \right) \right] \times 100\% \quad (จ.6)$$

จ.2 การวิเคราะห์ค่าความผิดพลาดของค่ากระแสต่ำสุด (\mathcal{E}_{min})



รูปที่ จ.2 แผนผังการทำงานของวงจรสำหรับการวิเคราะห์ค่าความผิดพลาดที่เอาต์พุตมีค่าต่ำสุด

จากรูปที่ ๓.2 ค่าความผิดพลาด \mathcal{E}_{min} จะพิจารณาจากวงจรสะท้อนกระแส CM2 วงจรสะท้อนกระแส CM1 และวงจรสะท้อนกระแสที่เอาต์พุตของวงจรหาค่าสูงสุด และค่าต่ำสุด ประกอบด้วย มอสมทรานซิสเตอร์ M_s, M_d, M_c และ M_c ที่อยู่ในวงจรหาค่าสูงสุด และค่าต่ำสุด M_{p1} และ M_{p2} ของวงจรสะท้อนกระแส CM1 รวมทั้ง M_{N1}, M_{N2}, M_{p1} และ M_{p2} ของวงจรสะท้อนกระแส CM2

กำหนดให้

$$\mathcal{E}_{min} = 1 - \frac{i_{min}}{i_{in}} \quad (๓.7)$$

โดยที่

$$i_{min} = \frac{g_{mP2}}{g_{mP1}} (i_{Dd} - i_{Df}) \quad (๓.8)$$

$$i_{Dd} - i_{Df} = \left(\frac{g_{md}}{g_{ma}} - \frac{g_{mf}}{g_{me}} \right) i_{Di} \quad (๓.9)$$

กำหนดให้ i_{Di} คือค่ากระแสต่ำสุดของวงจรหาค่าสูงสุด และค่าต่ำสุดที่อินพุต i

$$i_{Di} = \left(\frac{g_{mN2}}{g_{mN1}} \right) \left(\frac{g_{mP2}}{g_{mP1}} \right) i_{in} \quad (๓.10)$$

จากสมการที่ (๓.7) และสมการที่ (๓.10) จะได้

$$i_{min} = \left(\frac{g_{mP3}}{g_{mP1}} \right) \left(\frac{g_{mP2}}{g_{mP1}} \right) \left(\frac{g_{mN2}}{g_{mN1}} \right) \left(\frac{g_{md}}{g_{ma}} - \frac{g_{mf}}{g_{me}} \right) i_{in} \quad (๓.11)$$

ค่าความผิดพลาดและเปอร์เซ็นต์ความผิดพลาดคือ

$$\mathcal{E}_{min} = 1 - \left[\left(\frac{g_{mP3}}{g_{mP1}} \right) \left(\frac{g_{mP2}}{g_{mP1}} \right) \left(\frac{g_{mN2}}{g_{mN1}} \right) \left(\frac{g_{md}}{g_{ma}} - \frac{g_{mf}}{g_{me}} \right) \right] \quad (๓.12)$$

และ

$$\% \mathcal{E}_{min} = 1 - \left[\left(\frac{g_{mP3}}{g_{mP1}} \right) \left(\frac{g_{mP2}}{g_{mP1}} \right) \left(\frac{g_{mN2}}{g_{mN1}} \right) \left(\frac{g_{md}}{g_{ma}} - \frac{g_{mf}}{g_{me}} \right) \right] \times 100\% \quad (๓.13)$$

ง.3 การวิเคราะห์ค่าความผิดพลาดของกระแสค่ากลาง (\mathcal{E}_{med})

สำหรับค่าความผิดพลาด \mathcal{E}_{med} จะพิจารณาจากค่ากระแส i_{med} โดยนำวงจรสะท้อนกระแสทั้งหมดจากแผนผังการทำงานในรูปที่ 4.1 มาทำการวิเคราะห์ วงจรสะท้อนกระแส CM2 วงจรสะท้อนกระแส CM1 และวงจรสะท้อนกระแสที่เอาต์พุตของวงจรหาค่าสูงสุด และค่าต่ำสุดประกอบด้วยทรานซิสเตอร์ M_a, M_d, M_c และ M_e ของวงจรหาค่าสูงสุด และค่าต่ำสุด M_{p1} และ M_{p2} ของวงจรสะท้อนกระแส CM1 และ M_{N1}, M_{N2}, M_{p1} และ M_{p2} ของวงจรสะท้อนกระแส CM2 จะได้

$$\mathcal{E}_{med} = 1 - \frac{i_{med}}{i_{in}} \quad (ง.14)$$

จากสมการที่ (4.2)

$$i_{med} = (i_1 + i_2 + i_3) - (i_{max} + i_{min})$$

กำหนดให้ $i_1 = i_2 = i_3 = i_i$

โดยที่ i_i คือกระแสอินพุต i ของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด และจากสมการที่ (ง.3) และสมการที่ (ง.10) จะได้

$$\frac{i_{med}}{i_{in}} = \left(\frac{g_{mN2}}{g_{mN1}} \right) \left\{ 3 \left(\frac{g_{mP3}}{g_{mP1}} \right) - \left[\left(\frac{g_{mP2}}{g_{mP1}} \right)^2 \left(\frac{g_{mc}}{g_{ma}} \right) + \left(\frac{g_{mP3}}{g_{mP1}} \right) \left(\frac{g_{mP2}}{g_{mP1}} \right) \left(\frac{g_{md}}{g_{ma}} - \frac{g_{mf}}{g_{me}} \right) \right] \right\}$$

ค่าความผิดพลาดและเปอร์เซ็นต์ความผิดพลาดคือ

$$\mathcal{E}_{med} = 1 - \left(\frac{g_{mN2}}{g_{mN1}} \right) \left\{ 3 \left(\frac{g_{mP3}}{g_{mP1}} \right) - \left[\left(\frac{g_{mP2}}{g_{mP1}} \right)^2 \left(\frac{g_{mc}}{g_{ma}} \right) + \left(\frac{g_{mP3}}{g_{mP1}} \right) \left(\frac{g_{mP2}}{g_{mP1}} \right) \left(\frac{g_{md}}{g_{ma}} - \frac{g_{mf}}{g_{me}} \right) \right] \right\} \quad (ง.15)$$

$$\% \mathcal{E}_{med} = 1 - \left(\frac{g_{mN2}}{g_{mN1}} \right) \left\{ 3 \left(\frac{g_{mP3}}{g_{mP1}} \right) - \left[\left(\frac{g_{mP2}}{g_{mP1}} \right)^2 \left(\frac{g_{mc}}{g_{ma}} \right) + \left(\frac{g_{mP3}}{g_{mP1}} \right) \left(\frac{g_{mP2}}{g_{mP1}} \right) \left(\frac{g_{md}}{g_{ma}} - \frac{g_{mf}}{g_{me}} \right) \right] \right\} \times 100\% \quad (ง.16)$$

ภาคผนวก จ

จ.1 การวิเคราะห์ค่าความผิดพลาดของวงจรถ้าสูงสุด ค่ากลาง และค่าต่ำสุดในอดีต

จากวงจรถ้าสูงสุด และค่าต่ำสุด ชนิด 2 อินพุตสำหรับสัญญาณกระแสในรูปที่ 2.8 สามารถวิเคราะห์ค่าความผิดพลาดโดยกำหนดให้ $i_{in1} = i_{in2} = i_{in}$ ได้ดังสมการ

$$\mathcal{E} = 1 - \frac{i_{out}}{i_{in}} \quad (\text{จ.1})$$

ทำการวิเคราะห์ค่าความผิดพลาดโดยพิจารณาให้

$$\mathcal{E}_{max} = 1 - \frac{i_{max}}{i_{in}} \quad (\text{จ.2})$$

$$\mathcal{E}_{min} = 1 - \frac{i_{min}}{i_{in}} \quad (\text{จ.3})$$

เมื่อพิจารณาค่าความผิดพลาดของค่ากระแสสูงสุดจะได้

$$i_{max} = \frac{g_{m16}}{g_{m15}} i_{D15} \quad (\text{จ.4})$$

โดยที่

$$i_{D15} = i_{D19} - i_{D3} = \frac{g_{m8}}{g_{m7}} i_{diff} - \frac{g_{m3}}{g_{m1}} i_{in} \quad (\text{จ.5})$$

สมการของกระแส i_{diff} คือ

$$i_{diff} = \frac{g_{m10}}{g_{m9}} i_{D6} - \frac{g_{m2}}{g_{m1}} i_{in} \quad (\text{จ.6})$$

และ

$$i_{D6} = \frac{g_{m6}}{g_{m5}} i_{in} \quad (\text{จ.7})$$

แทนค่าของสมการ (จ.7) ลงในสมการ (จ.6)

$$i_{diff} = \left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) i_{in} - \left(\frac{g_{m2}}{g_{m1}} \right) i_{in} \quad (จ.8)$$

จากสมการ (จ.8) และสมการ (จ.5) แทนในสมการ (จ.4)

$$\frac{i_{max}}{i_{in}} = \left(\frac{g_{m16}}{g_{m15}} \right) \left(\frac{g_{m8}}{g_{m7}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) - \left(\frac{g_{m3}}{g_{m1}} \right) \right] \quad (จ.9)$$

จากสมการ (จ.9) และสมการ (จ.2) จะได้ค่าความผิดพลาดของค่ากระแสสูงสุดคือ

$$\mathcal{E}_{max} = 1 - \left(\frac{g_{m16}}{g_{m15}} \right) \left(\frac{g_{m8}}{g_{m7}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) - \left(\frac{g_{m3}}{g_{m1}} \right) \right] \quad (จ.10)$$

เมื่อพิจารณาค่าความผิดพลาดของค่ากระแสต่ำสุด

$$i_{min} = \frac{g_{m14}}{g_{m13}} i_{D13} \quad (จ.11)$$

โดยที่

$$i_{D13} = i_{D4} - i_{D20} = \frac{g_{m4}}{g_{m1}} i_{in} - \frac{g_{m12}}{g_{m11}} i_{diff} \quad (จ.12)$$

จากสมการ (จ.8) และสมการ (จ.11) จะได้

$$\frac{i_{min}}{i_{in}} = \left(\frac{g_{m14}}{g_{m13}} \right) \left\{ \left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right\} \quad (จ.13)$$

จากสมการ (จ.13) และสมการ (จ.3) จะได้ค่าความผิดพลาดของค่ากระแสต่ำสุดคือ

$$\mathcal{E}_{min} = 1 - \left\{ \left(\frac{g_{m14}}{g_{m13}} \right) \left\{ \left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right\} \right\} \quad (จ.14)$$

จากการวิเคราะห์ค่าความผิดพลาดของแผนผังการทำงานของวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดในอดีตรูปที่ 2.9 สามารถสรุปได้ว่า ค่าความผิดพลาดของวงจรจะเป็นไปได้จากเงื่อนไขของกระแสอินพุต i_{in1} ตามสมการต่อไปนี้

$$i_{in1} = i_{max} \quad (จ.15)$$

$$i_{in1} = i_{med} \quad (จ.16)$$

$$i_{in1} = i_{min} \quad (จ.17)$$

จากสมการค่าความผิดพลาดของค่ากระแสสูงสุดในสมการที่ (จ.10) และค่าความผิดพลาดของค่ากระแสต่ำสุดในสมการที่ (จ.14) สามารถวิเคราะห์ค่าความผิดพลาดวงจรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดในรูปที่ 2.9 ตามเงื่อนไขในสมการที่ (จ.15) ถึงสมการที่ (จ.17) ดังนี้

จ.2 การวิเคราะห์ค่าความผิดพลาดเมื่อกำหนดให้ $i_{in1} = i_{max}$

จากสมการที่ (จ.15) เมื่อกำหนดให้ $i_{in1} = i_{max}$ สามารถวิเคราะห์ค่าความผิดพลาดของกระแสสูงสุด กระแสค่ากลาง และกระแสต่ำสุด

จากรูปที่ 2.9 ค่าความผิดพลาดของค่ากระแสสูงสุด \mathcal{E}_{max} จะเกิดจากค่าความผิดพลาดของค่ากระแสสูงสุดจาก Max/Min cell₂ ซึ่งจะเท่ากับค่าความผิดพลาดของค่ากระแสสูงสุดในสมการที่ (จ.10)

$$\mathcal{E}_{max} = 1 - \left(\frac{g_{m16}}{g_{m15}} \right) \left(\frac{g_{m8}}{g_{m7}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) - \left(\frac{g_{m3}}{g_{m1}} \right) \right] \quad (จ.18)$$

ค่าความผิดพลาดของค่ากระแสต่ำสุด \mathcal{E}_{min} จะเกิดจากค่าความผิดพลาดของค่ากระแสต่ำสุดจาก Max/Min cell₁ และ Max/Min cell₃

เมื่อพิจารณาที่ Max/Min cell₁ จากสมการที่ (จ.13) จะได้

$$i_2 = \left(\frac{g_{m14}}{g_{m13}} \right) \left\{ \left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right\} i_{in} \quad (จ.19)$$

เมื่อพิจารณาที่ Max/Min cell₃ จะได้

$$i_{min} = \left(\frac{g_{m14}}{g_{m13}} \right) \left\{ \left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right\} i_2 \quad (จ.20)$$

จากสมการที่ (จ.20) และสมการที่ (จ.19) จะได้

$$i_{min} = \left\{ \left(\frac{g_{m14}}{g_{m13}} \right) \left\{ \left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right\} \right\}^2 i_m \quad (จ.21)$$

จากสมการที่ (จ.3) จะได้ค่าความผิดพลาดของค่ากระแสต่ำสุดคือ

$$\mathcal{E}_{min} = 1 - \left\{ \left(\frac{g_{m14}}{g_{m13}} \right) \left\{ \left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right\} \right\}^2 \quad (จ.22)$$

สำหรับค่าความผิดพลาดของกระแสค่ากลาง \mathcal{E}_{med} จะเกิดจากค่าความผิดพลาดของกระแสจาก Max/Min cell₁, Max/Min cell₂ และ Max/Min cell₃ โดยพิจารณาจากสมการต่อไปนี้

$$i_{med} = i_m - (i_3 + i_4) \quad (จ.23)$$

จากเงื่อนไข $i_{m1} = i_{med}$ จะได้ค่ากระแส $i_3 = i_4$ คือ

$$i_3 = \left\{ \left(\frac{g_{m16}}{g_{m15}} \right) \left(\frac{g_{m8}}{g_{m7}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) - \left(\frac{g_{m3}}{g_{m1}} \right) \right] \times \left(\frac{g_{m14}}{g_{m13}} \right) \left\{ \left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right\} \right\} i_m \quad (จ.24)$$

$$i_4 = \left\{ \left(\frac{g_{m16}}{g_{m15}} \right) \left(\frac{g_{m8}}{g_{m7}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) - \left(\frac{g_{m3}}{g_{m1}} \right) \right] \times \left(\frac{g_{m14}}{g_{m13}} \right) \left\{ \left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right\} \right\} i_m \quad (จ.25)$$

จากสมการที่ (จ.23) สมการที่ (จ.24) และสมการที่ (จ.25) จะได้

$$i_{med} = \left\{ 1 - 2 \left\{ \begin{array}{l} \left(\frac{g_{m16}}{g_{m15}} \right) \left(\frac{g_{m8}}{g_{m7}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) - \left(\frac{g_{m3}}{g_{m1}} \right) \right] \times \\ \left(\frac{g_{m14}}{g_{m13}} \right) \left\{ \left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right\} \end{array} \right\} \right\} i_{in} \quad (จ.26)$$

จากสมการที่ (จ.1) จะได้ค่าความผิดพลาดของกระแสค่ากลางคือ

$$\mathcal{E}_{med} = 1 - \frac{i_{med}}{i_{in}} \quad (จ.27)$$

$$\mathcal{E}_{med} = 1 - \left\{ 1 - 2 \left\{ \begin{array}{l} \left(\frac{g_{m16}}{g_{m15}} \right) \left(\frac{g_{m8}}{g_{m7}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) - \left(\frac{g_{m3}}{g_{m1}} \right) \right] \times \\ \left(\frac{g_{m14}}{g_{m13}} \right) \left\{ \left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right\} \end{array} \right\} \right\} \quad (จ.28)$$

จ.3 การวิเคราะห์ค่าความผิดพลาดเมื่อกำหนดให้ $i_{in1} = i_{med}$

จากสมการที่ (จ.16) เมื่อกำหนดให้ $i_{in1} = i_{med}$ สามารถวิเคราะห์ค่าความผิดพลาดของกระแสสูงสุด กระแสค่ากลาง และกระแสต่ำสุด

จากรูปที่ 2.9 ค่าความผิดพลาดของค่ากระแสสูงสุด \mathcal{E}_{max} จะเกิดจากค่าความผิดพลาดของค่ากระแสสูงสุดจาก Max/Min cell₁ และ Max/Min cell₂ คือ

$$\mathcal{E}_{max} = 1 - \left\{ \left(\frac{g_{m16}}{g_{m15}} \right) \left(\frac{g_{m8}}{g_{m7}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) - \left(\frac{g_{m3}}{g_{m1}} \right) \right] \right\}^2 \quad (จ.29)$$

ค่าความผิดพลาดของค่ากระแสต่ำสุด \mathcal{E}_{min} จะเกิดจากค่าความผิดพลาดของค่ากระแสต่ำสุดจาก Max/Min cell₁ และ Max/Min cell₂ ซึ่งจะเท่ากับสมการที่ (จ.22)

$$\mathcal{E}_{min} = 1 - \left\{ \left(\frac{g_{m14}}{g_{m13}} \right) \left\{ \left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right\} \right\}^2 \quad (จ.30)$$

สำหรับค่าความผิดพลาดของกระแสค่ากลาง \mathcal{E}_{med} จะเกิดจากค่าความผิดพลาดของค่ากระแสต่ำสุดของ Max/Min cell₂ และค่าความผิดพลาดของค่ากระแสสูงสุดของ Max/Min cell₃ โดยพิจารณาจากสมการที่ (จ.23)

เมื่อ $i_{m1} = i_{med}$ จะได้ค่ากระแส $i_3 = i_4$ คือ

$$i_3 = \left\{ \left(\frac{g_{m14}}{g_{m13}} \right) \left\{ \left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right\} \right\} i_{in} \quad (จ.31)$$

$$i_4 = \left\{ \left(\frac{g_{m16}}{g_{m15}} \right) \left(\frac{g_{m8}}{g_{m7}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) - \left(\frac{g_{m3}}{g_{m1}} \right) \right] \right\} i_{in} \quad (จ.32)$$

จากสมการที่ (จ.23), (จ.31) และสมการที่ (จ.32) แทนในสมการที่ (จ.27) จะได้

$$\mathcal{E}_{med} = 1 - \left\{ 1 - \left\{ \left(\frac{g_{m14}}{g_{m13}} \right) \left\{ \left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right\} + \left\{ \left(\frac{g_{m16}}{g_{m15}} \right) \left(\frac{g_{m8}}{g_{m7}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) - \left(\frac{g_{m3}}{g_{m1}} \right) \right] \right\} \right\} \right\} \quad (จ.33)$$

จ.4 การวิเคราะห์ค่าความผิดพลาดเมื่อกำหนดให้ $i_{m1} = i_{min}$

จากสมการที่ (จ.17) เมื่อกำหนดให้ $i_{m1} = i_{min}$ สามารถวิเคราะห์ค่าความผิดพลาดของกระแสสูงสุด กระแสค่ากลาง และกระแสต่ำสุด

จากรูปที่ 2.9 ค่าความผิดพลาดของค่ากระแสสูงสุด \mathcal{E}_{max} จะเกิดจากค่าความผิดพลาดของค่ากระแสสูงสุดจาก Max/Min cell₁ และ Max/Min cell₂ ซึ่งจะเท่ากับสมการที่ (จ.29)

$$\mathcal{E}_{max} = 1 - \left\{ \left(\frac{g_{m16}}{g_{m15}} \right) \left(\frac{g_{m8}}{g_{m7}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) - \left(\frac{g_{m3}}{g_{m1}} \right) \right] \right\}^2 \quad (จ.34)$$

ค่าความผิดพลาดของค่ากระแสต่ำสุด \mathcal{E}_{min} จะเกิดจากค่าความผิดพลาดของค่ากระแสต่ำสุดจาก Max/Min cell₃ ซึ่งจะเท่ากับสมการที่ (จ.14)

$$\mathcal{E}_{min} = 1 - \left\{ \left(\frac{g_{m14}}{g_{m13}} \right) \left\{ \left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right\} \right\} \quad (จ.35)$$

สำหรับค่าความผิดพลาดของกระแสค่ากลาง \mathcal{E}_{med} จะเกิดจากค่าความผิดพลาดของกระแสจาก Max/Min cell₁, Max/Min cell₂ และ Max/Min cell₃ ซึ่งเมื่อวิเคราะห์ค่าความผิดพลาดแล้วสรุปได้ว่า มีค่าความผิดพลาดของกระแสค่ากลางเท่ากับค่าความผิดพลาดของกระแสค่ากลางที่เงื่อนไข $i_{ml} = i_{max}$ คือ

$$\mathcal{E}_{med} = 1 - \left\{ 1 - 2 \left\{ \left(\frac{g_{m16}}{g_{m15}} \right) \left(\frac{g_{m8}}{g_{m7}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) - \left(\frac{g_{m3}}{g_{m1}} \right) \right] \times \right. \right. \right. \quad (จ.36)$$

$$\left. \left. \left. \left(\frac{g_{m14}}{g_{m13}} \right) \left\{ \left(\frac{g_{m4}}{g_{m1}} \right) - \left(\frac{g_{m12}}{g_{m11}} \right) \left[\left(\frac{g_{m10}}{g_{m9}} \right) \left(\frac{g_{m6}}{g_{m5}} \right) - \left(\frac{g_{m2}}{g_{m1}} \right) \right] \right\} \right\} \right\}$$

ภาคผนวก ฉ

ฉ.1 ค่าพารามิเตอร์ที่ใช้สำหรับวิเคราะห์สัญญาณขนาดเล็กของมอสทรานซิสเตอร์

MODEL NMOS LEVEL = 7 VTO = 0.609746 KP = 207.1886E-06 RS = 2.3
 +IS = 1.0E-15 JS = 705.0E-06 PB = 0.7556 PBSW = 0.68638 CJ = 775.87E-06
 +CJSW = 344.85E-12 MJ = 0.35297 MJSW = 0.26477 CGSO = 138.0E-12
 +CGDO = 138.0E-12 CGBO = 345.0E-12 TOX = 10.0E-09 XJ = 235.0E-09 AF = 0.91
 +DELTA = 0.01 KF = 367.0E-30 U0 = 588.4313

MODEL PMOS LEVEL = 7 VTO = -0.610347 KP = 207.1886E-06 RSH = 2.1
 +IS = 1.0E-15 JS = 800.0E-06 PB = 0.78469 PBSW = 0.6935 CJ = 815.77E-06
 +CJSW = 354.56E-12 MJ = 0.36667 MJSW = 0.27422 CGSO = 138.0E-12
 +CGDO = 138.0E-12 CGBO = 345.00E-12 TOX = 10.0E-09 XJ = 300.0E-09 AF = 1.1
 +DELTA = 0.01 KF = 120.0E-30 U0 = 148.6428

ภาคผนวก ข

ข.1 ผลงานวิจัยที่ได้รับการตีพิมพ์

บทความที่ได้รับการตีพิมพ์ลงในวารสารมี 2 บทความดังนี้

- [1] ยศ เมตตาสีทธิกร, ประเมษฐ์ ประณยานันท์, วรณดี เพชรมณีล้ำค่า และวันชัย ธีรวิรุจา, “วงจรถูกค่าสูงสุด ค่ากลางและค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแส”, การประชุมทางวิชาการมหาวิทยาลัยเกษตรศาสตร์ ครั้งที่ 43, หน้า 174-181, ปี 2548
- [2] Mettasitthikorn Y., Pojanasuwanchai C., Riewruja V., Jaruwawat A., Julsereewong P., “A Current-mode Minimum Circuit For Fuzzy Logic Controllers”, The International Conference on control, Automation and Systems (ICCAS), Korea, pp.69-72, Oct. 2003.



เรื่องเต็มการประชุมทางวิชาการ ครั้งที่ ๔๓ มหาวิทยาลัยเกษตรศาสตร์

The Proceedings of 43rd Kasetsart University Annual Conference

เล่มที่ 2

สาขา วิศวกรรมศาสตร์

(Subject: Engineering)

สาขา สถาปัตยกรรมศาสตร์

(Subject: Architecture)

๑-๔ กุมภาพันธ์ ๒๕๔๘

ณ มหาวิทยาลัยเกษตรศาสตร์ วิทยาเขตบางเขน



“เกษตรศาสตร์”

เพื่อสังคมแห่งความรู้และการแข่งขันในเวทีโลก

“Agricultural Science for Knowledge Based Societies and World Competitiveness”





19. วศ 43/O151 การขจัดสัญญาณแทรกสอดในระบบ OFDM สำหรับช่องสัญญาณสื่อสารการบิน....152
An Interference Cancellation of OFDM System for Aeronautical Channel
โดย ผาณิต ละมุล วันนิวัต กลิ่นงาม มนต์รี คำเงิน
และกอบชัย เดชหาญ
20. วศ 49/O168 การออกแบบวงจรคูณสัญญาณโดยใช้ OTA.....160
Design of Analog Multipliers Base on OTA
โดย อธิพิงศ์ ชัยสายัณห์
21. วศ 51/O176 เทคนิคการปรับปรุงแบนด์วิดธ์สำหรับสายอากาศแพทช์สี่เหลี่ยมผืนผ้าเจาะช่องเปิด
รูป U โดยเพิ่มโหนดช่องแคบเปิด.....167
Bandwidth Improvement Technique for a U-slotted Rectangular Patch Antenna
using Coupled Slots
โดย Komsan Kanjanasit Denchai Worasawate Nuttaka Homsup
and Vech Vivek
22. วศ 52/O181 วงจรหาค่าสูงสุด , ค่ากลางและค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแส.....174
Current Mode Three-input Maximum, Median and Minimum Circuit
โดย ยศ เมตตาสีทธิกร ประเมษฐ์ ประณยานันท์ วรณดี เพชรมณีล้ำค่า
และวันชัย รั้วรุจา
23. วศ 53/O182 วงจรขยายล็อกการิมิคแบบชดเชยอุณหภูมิโดยใช้ทรานซิสเตอร์ชนิด NPN.....182
A Temperature Compensated Logarithmic Amplifier only NPN Transistors
โดย ชัยวัฒน์ จงกุลสถิตชัย
24. วศ 54/O184 การเรียงกระแสแบบเต็มคลื่นโดยใช้วงจรขยายทรานส์คอนดักแตนซ์189
Full-wave Rectifier Based on Operational Transconductance Amplifiers
โดย ชัยวัฒน์ จงกุลสถิตชัย
25. วศ 55/O185 การวิเคราะห์สมรรถนะของรหัสรีดโซโลมอนในระบบ 16-QAM OFDM.....198
บนช่องสัญญาณการจางแบบนาคาгами
Performance Analysis of Reed-Solomon Codes for 16-QAM OFDM
System over Nakagami Fading Channels
โดย กิจพัฒน์ ศรีอรทัยวรรณ จักรเพชร สุวรรณเรือง
และสุวิพล สีทธิชีวาภาค



วงจรรหาค่าสูงสุด, ค่ากลางและค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแส

Current mode three-input Maximum, Median and Minimum circuit

ยศ เมตตาสีทธิกร², ประเมษฐ์ ประณยานันท์¹, วรณดี เพชรมณีล้ำค่า¹ และวันชัย รั้วรุจา¹Yot Mettasitthikom², Praramat Pranayanon¹, Wandee Petchmaneelumka¹ and Vanchai Riewruja¹

บทคัดย่อ

บทความนี้นำเสนอวงจรรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแสโดยใช้เทคโนโลยีทรานซิสเตอร์แบบซีมอส ที่มีโครงสร้างพื้นฐานของวงจรรหาค่าสูงสุดและค่าต่ำสุดในวงจรเดียวกันเป็นหลัก โดยวงจรรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดที่นำเสนอในบทความนี้มีประสิทธิภาพและความเร็วในการทำงานที่สูงตลอดจนให้ค่าความแม่นยำในการทำงานที่ดี จึงสามารถนำไปประยุกต์ใช้ในระบบที่เป็นเวลาจริงได้ ผลการทดสอบสมรรถนะของวงจรที่นำเสนอด้วยการเลียนแบบการทำงานด้วยโปรแกรม PSPICE สามารถยืนยันได้ว่าวงจรที่ออกแบบขึ้นสอดคล้องตามหลักการที่นำเสนอ

ABSTRACT

In this article, the CMOS integrated circuit technique for implementing current mode three-input maximum (Max), median (Med) and minimum (Min) operations scheme is described. The proposed circuit is designed by using the incorporated maximum and minimum operations into the same scheme with parallel processing as the basic unit. The performance of the proposed circuit shows a very sharp corner in the dc transfer characteristic and high accuracy. The proposed circuit achieves a high-speed operation and is suitable for real-time systems. The PSPICE simulation verified the performances of the circuit are agreed with the expected results.

Key word : maximum and minimum operations, three-input median circuit, current mode circuit

Yot Mettasitthikom : yot@cs.eng.kmitl.ac.th

คำนำ

วงจรรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด เป็นวงจรที่สำคัญวงจรหนึ่งในงานด้านอิเล็กทรอนิกส์ ไฟฟ้าสื่อสาร และเครื่องมือวัด เป็นต้น โดยเฉพาะการประยุกต์ใช้งานในด้านการประมวลผลสัญญาณทางด้านอนาลอกที่มีการทำงานในระบบเวลาจริง เช่น การประมวลผลสัญญาณภาพ และการควบคุมแบบฟัซซี (C. Y. Hung และคณะ, 1996) เป็นต้น ที่ผ่านมามีการออกแบบวงจรรหาค่าสูงสุดและค่าต่ำสุด โดยใช้เทคโนโลยีทรานซิสเตอร์แบบซีมอสที่ทำงานทั้งในโหมดกระแสและแรงดัน (I. Batruone J.L. และคณะ, 1994) และในปัจจุบันนี้วงจรรหาค่าสูงสุดและค่าต่ำสุด จะมุ่งเน้นไปที่ให้วงจรมีการทำงานในโหมดกระแสเนื่องจากการทำงานในโหมดกระแสจะมีความแม่นยำ และมีผลตอบสนองความถี่ที่สูงกว่าเมื่อเทียบกับวงจรที่มีการทำงานในโหมดแรงดัน

1 อาจารย์ ภาควิชาวิศวกรรมระบบควบคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

2 นักศึกษาปริญญาโท Department of Control Engineering, Faculty of Engineering,

King Mongkut's Institute of Technology Ladkrabang

แต่วงจรที่มีการทำงานในโหมดกระแสที่นำเสนอมานั้นยังมีการทำงานได้เฉพาะวงจรราค่าสูงสุดหรือต่ำสุดเพียงอย่างเดียวอย่างหนึ่งเท่านั้น ต่อมาก็ได้มีการพัฒนาการออกแบบวงจรราค่าสูงสุดและต่ำสุดภายในวงจรเดียวกัน (T. Chimpalee และคณะ, 2000) ซึ่งทำให้สามารถนำไปประยุกต์ใช้งานได้สะดวกมากขึ้น แต่วงจรยังมีข้อด้อยอยู่ที่วงจรต้องใช้สวิตช์อิเล็กทรอนิกส์ในการหาค่าสูงสุดหรือต่ำสุดได้เพียงอย่างเดียวเท่านั้น จากนั้นได้มีการนำเสนองวงจรราค่าสูงสุด ค่ากลาง และค่าต่ำสุดภายในวงจรเดียวกัน (S. I. Liu และคณะ, 1997) แต่วงจรที่นำเสนอนั้นทำงานในโหมดแรงดัน จึงทำให้มีผลตอบสนองทางความถี่ไม่สูง และต่อมาได้มีการนำเสนองวงจรราค่าสูงสุด, ค่ากลาง และค่าต่ำสุดภายในวงจรเดียวกันที่ทำงานในโหมดกระแส (M. Kaewrongkool และคณะ, 2002) ซึ่งวงจรมีจะให้ผลตอบสนองทางความถี่ที่สูง แต่ภายในวงจรที่นำเสนอใช้วงจรราค่าสูงสุดและค่าต่ำสุดแบบ 2 อินพุต ต่อร่วมกันจึงทำให้เกิดความผิดพลาดสะสม เพื่อเป็นการลดผลของค่าความผิดพลาดสะสม บทความนี้จะนำเสนอการออกแบบวงจรราค่าสูงสุด ค่ากลางและค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแสที่ประมวลผลแบบขนานโดยใช้เทคโนโลยีทรานซิสเตอร์แบบซีมอส ที่สามารถทำงานภายใต้แหล่งจ่ายไฟเดียวและทำการทดสอบความถูกต้องและสมรรถนะของวงจรที่นำเสนอนี้จะใช้โปรแกรม PSPICE เลียนแบบการทำงานของวงจร

ทฤษฎีและหลักการทำงาน

ในการออกแบบวงจรมีการนำเสนอนี้ ได้กำหนดให้มอสทรานซิสเตอร์ทุกตัวมีความสมพงษ์กันทุกประการและมีการทำงานในช่วงอิมิตัว สำหรับค่ากระแสแรงดันของมอสทรานซิสเตอร์ที่ทำงานในช่วงดังกล่าว สามารถเขียนเป็นสมการได้ดังนี้ (P. R. Gray และ R. G. Meyer, 1993)

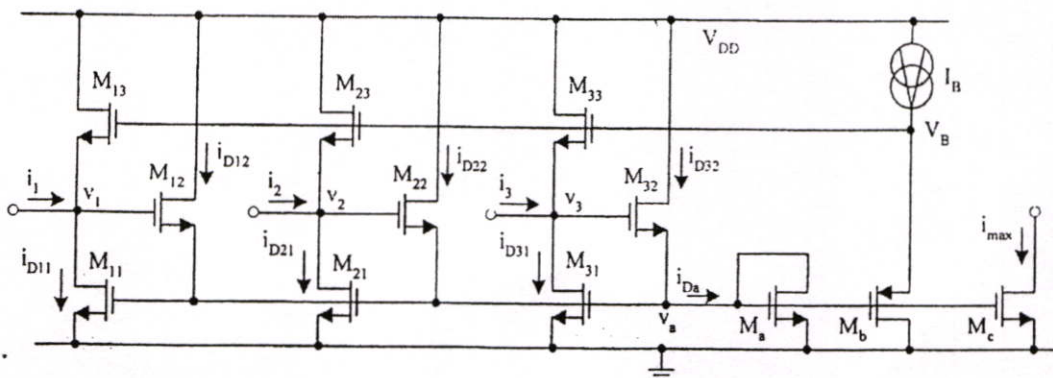
$$i_D = \frac{\mu_n C_{ox} W}{2L} (v_{GS} - V_T)^2 = K(v_{GS} - V_T)^2 \quad (1)$$

เมื่อ K คือ ค่าทรานส์คอนดักแตนซ์พารามิเตอร์ของมอสทรานซิสเตอร์

v_{GS} คือ ค่าแรงดันที่เกตกับซอร์สของมอสทรานซิสเตอร์

V_T คือ ค่าแรงดันขีดเริ่มเปลี่ยน (Threshold Voltage) ของมอสทรานซิสเตอร์

วงจรราค่าสูงสุดชนิด 3 อินพุต



รูปที่ 1 วงจรราค่าสูงสุดชนิด 3 อินพุต



จากรูปที่ 1 เป็นวงจรรหาค่าสูงสุดในโหมดกระแสชนิด 3 อินพุตซึ่งมีคุณสมบัติการส่งผ่านที่มีความเพี้ยนต่ำ (Chaikla A. และคณะ, 2003) วงจรร้อยยสำหรับสัญญาณ 1 อินพุตประกอบด้วยมอสทรานซิสเตอร์ชนิดเอ็นจำนวน 3 ตัวคือ M_{11} , M_{22} และ M_{33} และแหล่งจ่ายกระแสไบแอส I_B ทรานซิสเตอร์ M_B จะทำให้เกิดแรงดันไบแอส V_B ซึ่งเป็นค่าคงที่ค่าหนึ่งมีค่าประมาณเท่ากับ $3V_T$ ซึ่งจะทำให้ทรานซิสเตอร์ M_{11} - M_{33} ถูกไบแอสที่ขอบของการนำกระแส เพื่อทำให้คุณสมบัติการส่งผ่านกระแสมีความเพี้ยนน้อยลง ส่วนทรานซิสเตอร์ M_B และ M_C ต่อเป็นวงจรระง่อนกระแสแบบวงที่มีอัตราการส่งผ่านกระแสเท่ากับหนึ่ง การทำงานของวงจรที่มีการต่อขาเกตของทรานซิสเตอร์เข้าด้วยกันซึ่งตอบสนองต่อกระแสอินพุตที่มีค่าสูงสุดในช่วงอิมิตัวดังรูปที่ 1 สามารถอธิบายได้ดังนี้

กำหนดให้ ค่ากระแส i_1 เป็นค่ากระแสอินพุตสูงสุดเพียงค่าเดียวเมื่อเปรียบเทียบกับค่ากระแสอินพุต i_2 และ i_3 เขียนเป็นสมการได้ว่า

$$i_1 = \max(i_1, i_2, i_3) \quad (2)$$

การไหลของกระแสอินพุต i_1 , i_2 และ i_3 จะทำให้เกิดแรงดันที่ขาเดรนกับซอร์ส v_1 , v_2 และ v_3 ของทรานซิสเตอร์ M_{11} , M_{21} และ M_{31} ตามลำดับ ดังนั้นค่าแรงดันเดรน-ซอร์ส v_1 ที่เกิดจากการไหลของกระแสอินพุตสูงสุด i_1 จะมีค่าสูงสุดเมื่อเทียบกับค่าแรงดันเดรน-ซอร์ส v_2 และ v_3 เนื่องจากขาเกตของทรานซิสเตอร์ M_{11} , M_{21} , M_{31} และ M_B ต่อเข้าด้วยกัน ดังนั้นค่าแรงดันที่เดรน-ซอร์สของทรานซิสเตอร์เหล่านี้ จะมีค่าเป็น

$$V_{GS11} = V_{GS21} = V_{GS31} = V_a \quad (3)$$

จากสมการที่ (1) ถึง (3) ทรานซิสเตอร์ M_{11} , M_{21} , M_{31} และ M_B จะมีค่ากระแสเดรนที่เท่ากัน ดังนี้

$$i_{D11} = i_{D21} = i_{D31} = i_{Da} = i_1 \quad (4)$$

กระแสเดรน i_{D21} ที่ไหลผ่านทรานซิสเตอร์ M_{21} ในช่วงอิมิตัว จะทำให้แรงดันเกต-ซอร์สของทรานซิสเตอร์ M_{21} มีค่าเพิ่มขึ้น การเพิ่มขึ้นของค่าแรงดันเกต-ซอร์สนี้จะเป็นผลทำให้ทรานซิสเตอร์ M_{22} อยู่ในสภาวะไม่นำกระแส ในทำนองเดียวกันการไหลของกระแสเดรน i_{D31} ซึ่งไหลผ่านทรานซิสเตอร์ M_{31} จะทำให้ทรานซิสเตอร์ M_{32} อยู่ในสภาวะไม่นำกระแสเช่นเดียวกัน โดยเขียนเป็นสมการได้ว่า

$$i_{D22} = i_{D32} = 0 \quad (5)$$

เมื่อพิจารณาที่โหนด v_a จะได้ค่ากระแสเดรน i_{Da} มีค่าดังนี้

$$i_{Da} = i_{D12} + i_{D22} + i_{D32} \quad (6)$$

เมื่อแทนค่าจากสมการที่ (5) ลงใน (6) จะได้

$$i_{Da} = i_{D12} = i_1 \quad (7)$$

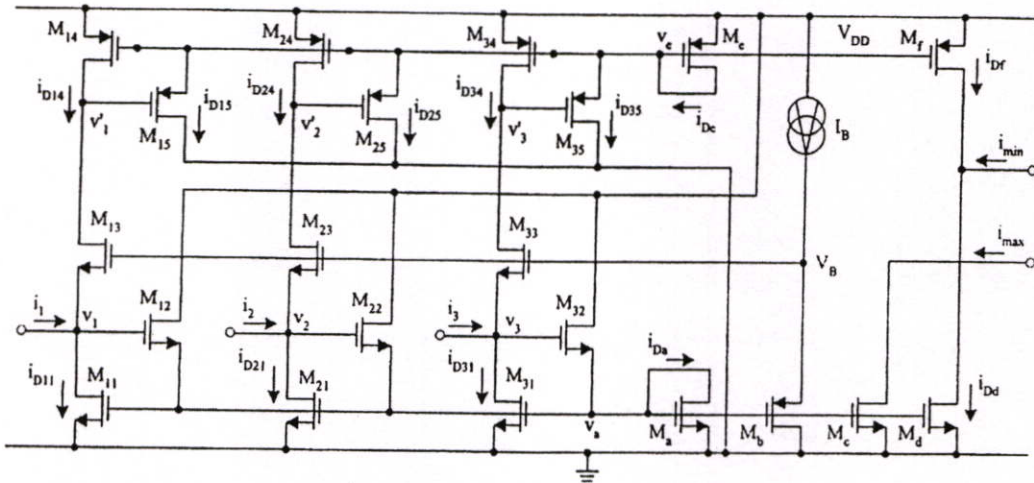
จากการทำงานของวงจรระง่อนกระแส M_B และ M_C ค่ากระแสเดรน i_{Da} จะถูกสะท้อนไปที่โหนดเอาต์พุต ดังนั้นค่ากระแสเอาต์พุต i_{max} จะมีค่าเป็น

$$i_{max} = i_1 = \max(i_1, i_2, i_3) \quad (8)$$

วงจรรหาค่าสูงสุดและต่ำสุดชนิด 3 อินพุต

จากวงจรรหาค่าสูงสุดชนิด 3 อินพุตในรูปที่ 1 สามารถนำมาพัฒนาเป็นวงจรรหาค่าสูงสุดและต่ำสุดสำหรับสัญญาณกระแสชนิด 3 อินพุตดังรูปที่ 2 วงจรร้อยยสำหรับ 1 สัญญาณอินพุตประกอบด้วย M_{11} - M_{33} ซึ่งเป็นมอสทรานซิสเตอร์ชนิดเอ็น (NMOS) จำนวน 3 ตัว และ M_{44} - M_{55} ซึ่งเป็นมอสทรานซิสเตอร์ชนิดพี จำนวน 2 ตัว

นอกจากนี้ยังมีทรานซิสเตอร์ M_a , M_c , และ M_d ทำหน้าที่เป็นวงจรสะท้อนกระแสแบบบวกชนิดสองเฮาต์พุทที่มีอัตราการส่งผ่านกระแสเท่ากับหนึ่ง ส่วนทรานซิสเตอร์ M_e และ M_f ต่อเป็นวงจรสะท้อนกระแสแบบลบที่มีอัตราการส่งผ่านกระแสเท่ากับหนึ่ง การหาค่าสูงสุดสำหรับวงจรนี้สามารถพิจารณาได้เช่นเดียวกับหัวข้อย่อยข้างต้น ส่วนการหาค่าต่ำสุดนั้น สามารถอธิบายได้ดังนี้



รูปที่ 2 วงจรหาค่าสูงสุดและต่ำสุดชนิด 3 อินพุต

กำหนดให้สัญญาณกระแสอินพุตทุกตัวมีค่าเป็นบวก กระแสอินพุตที่มีค่าสูงสุดและค่าต่ำสุด คือ กระแส i_1 และ i_2 ตามลำดับ เขียนเป็นสมการได้ว่า

$$i_1 = \max(i_1, i_2, i_3) \text{ และ } i_2 = \min(i_1, i_2, i_3) \tag{9}$$

ค่าแรงดันเดรน-ซอร์ส v_1 ที่เกิดจากการไหลของกระแสอินพุตสูงสุด i_1 จะมีค่าสูงสุดเมื่อเทียบกับค่า แรงดันเดรน-ซอร์ส v_2 และ v_3 เนื่องจากทรานซิสเตอร์ชนิดเอ็นที่สัมพันธ์กัน M_{11} , M_{21} , M_{31} และ M_a มีค่าแรงดันเกต-ซอร์สเท่ากัน คือค่าแรงดัน v_a ทำให้ทรานซิสเตอร์เหล่านี้มีค่ากระแสเดรนเท่ากันด้วยในช่วงอิมิตัว คือ

$$i_{D11} = i_{D21} = i_{D31} = i_{D_a} = i_1 \tag{10}$$

เมื่อพิจารณาที่โหนดอินพุตแต่ละโหนด v_j จะได้ค่ากระแสอินพุตแต่ละตัว ดังนี้

$$i_j = i_{Dj1} - i_{Dj4} \tag{11}$$

จากสมการที่ (10) และ (11) สามารถเขียนสมการของค่ากระแสเดรน i_{Dj4} ของทรานซิสเตอร์ M_{j4} ได้ว่า

$$i_{D14} = 0, i_{D24} = i_1 - i_2 \text{ และ } i_{D34} = i_1 - i_3 \tag{12}$$

จากค่าแรงดันเกต-ซอร์สที่ต่อร่วมกันมีการตอบสนองต่อค่ากระแสอินพุตสูงสุดในช่วงอิมิตัวนั้น แรงดันซอร์ส-เดรน v_3 จะเป็นค่าแรงดันสูงสุด เนื่องจากกระแสเดรน i_{D34} มีค่าสูงสุดซึ่งเท่ากับ $i_1 - i_3$ การเพิ่มขึ้นของค่าแรงดันเกต-ซอร์สของทรานซิสเตอร์ M_{14} , M_{24} ที่ต่อร่วมกับ M_{34} ในช่วงอิมิตัว จะเป็นผลทำให้ทรานซิสเตอร์ M_{15} และ M_{25} อยู่ในสภาวะไม่นำกระแส ดังนั้นกระแสเดรน i_{D15} และ i_{D25} จะมีค่าเป็น

$$i_{D15} = i_{D25} = 0 \tag{13}$$

เมื่อพิจารณาที่โหนด v_a จะได้ค่ากระแสเดรน i_{D_e} จะมีค่า

$$i_{D_e} = i_{D15} + i_{D25} + i_{D35} = i_1 - i_3 \tag{14}$$

เมื่อแทนค่าจากสมการที่ (13) ลงในสมการที่ (14) และจากสมการที่ (12) จะเขียนสมการใหม่ได้ว่า



$$i_{De} = i_{D35} = i_{D34} = i_1 - i_3 \tag{15}$$

จากการทำงานของทรานซิสเตอร์ M_n, M_d และ M_o, M_i ซึ่งเป็นวงจรถ่ายโอนกระแสที่มีอัตรากระแสผ่านเท่ากับหนึ่ง วงจรถ่ายโอนกระแสทั้งสองนี้จะสะท้อนกระแส i_{Da} และ i_{Do} ไปยังโหนดเอาต์พุตต่ำสุด ตามลำดับ ทำให้ค่ากระแสเอาต์พุตต่ำสุด i_{min} ที่ได้ คือ

$$i_{min} = i_{Dd} - i_{Df} = i_{Do} - i_{De} \tag{16}$$

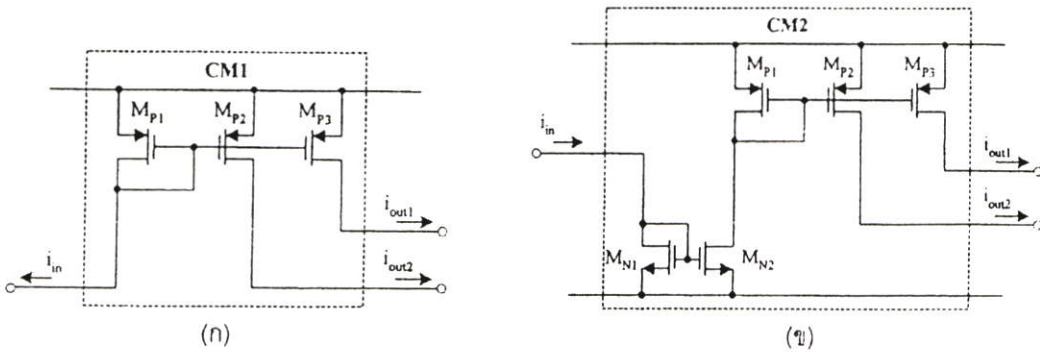
เมื่อแทนค่าจากสมการที่ (10) และ (15) ลงใน (16) จะได้ว่า

$$i_{min} = i_1 - (i_1 - i_3) = i_3 = \min(i_1, i_2, i_3) \tag{17}$$

จากการอธิบายข้างต้น จะเห็นได้ว่าวงจรถ่ายรูปที่ 2 มีการทำงานเพื่อหาค่าสูงสุดและค่าต่ำสุดสำหรับสัญญาณกระแส 3 อินพุตพร้อมกันซึ่งเป็นการประมวลผลแบบขนาน

วงจรรหาค่าสูงสุด ค่ากลางและค่าต่ำสุดที่น่าเสนอ

จากวงจรรหาค่าสูงสุด และค่าต่ำสุดชนิด 3 อินพุตในรูปที่ 2 ประกอบกับวงจรถ่ายโอนกระแส สามารถนำมาพัฒนาเป็นวงจรรหาค่าสูงสุด ค่ากลางและค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแสได้ ในรูปที่ 3(ก) แสดง วงจรถ่ายโอนกระแสแบบลบ (CM1) ชนิดสองเอาต์พุตที่มีอัตรากระแสผ่านกระแสเท่ากับหนึ่ง ซึ่งประกอบด้วยทรานซิสเตอร์ชนิดพี $M_{P1}-M_{P3}$ กระแสอินพุต i_{in} กับกระแสเอาต์พุต i_{out1} และ i_{out2} จะมีทิศไหลออกจากวงจรเช่นเดียวกัน ในรูปที่ 3(ข) แสดงวงจรถ่ายโอนกระแสแบบบวก (CM2) ชนิดสองเอาต์พุตที่มีอัตรากระแสผ่านกระแสเท่ากับหนึ่ง กระแสอินพุต i_{in} กับกระแสเอาต์พุต i_{out1} และ i_{out2} จะมีทิศตรงข้ามกัน



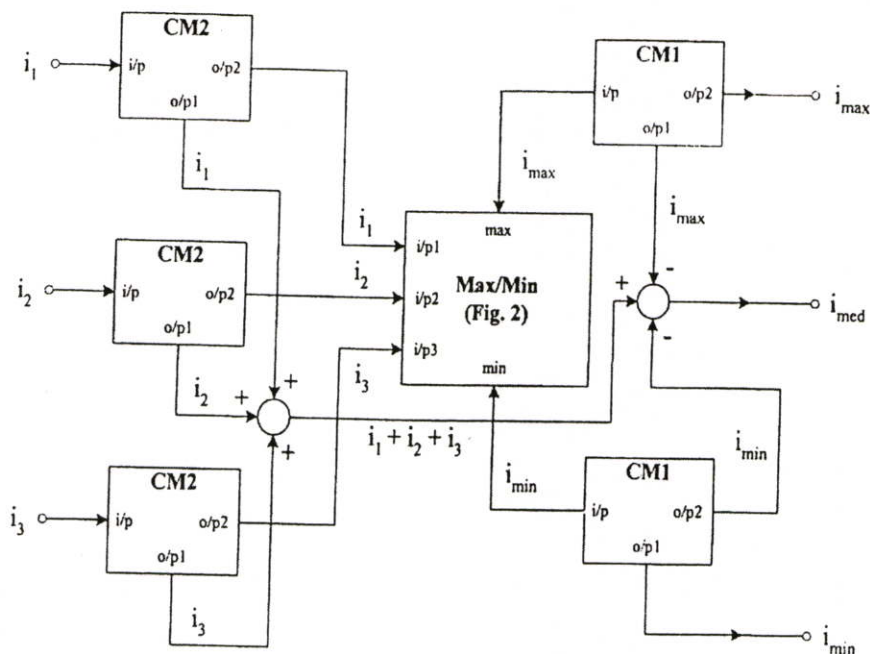
รูปที่ 3 วงจรถ่ายโอนกระแส

สำหรับวงจรรหาค่าสูงสุด, ค่ากลางและค่าต่ำสุดชนิด 3 อินพุตที่น่าเสนอแสดงรูปที่ 4 และค่ากลางสามารถหาได้จากหลักการทางคณิตศาสตร์คือ

$$i_{med} = (i_1 + i_2 + i_3) - (i_{max} + i_{min}) \tag{18}$$

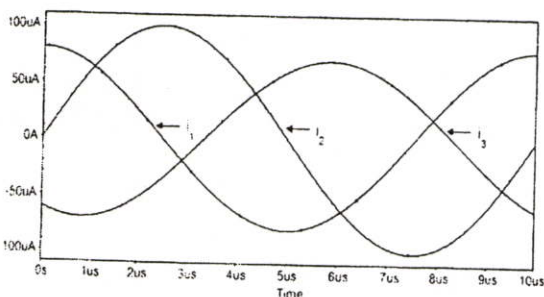
ผลการเลียนแบบและการวิเคราะห์การทำงานของวงจร

เพื่อทดสอบความถูกต้องและสมรรถนะของวงจรรหาค่าสูงสุด ค่ากลาง และค่าต่ำสุดที่ได้ออกแบบขึ้นจากบล็อกโตะแกรมในรูปที่ 4 จะทำการทดสอบโดยอาศัยการเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICEโดยใช้แบบจำลองมอสเฟต BSIM เทคโนโลยีของซีมอสขนาด 0.5µm โดยกำหนดอัตราส่วน W/L ของ

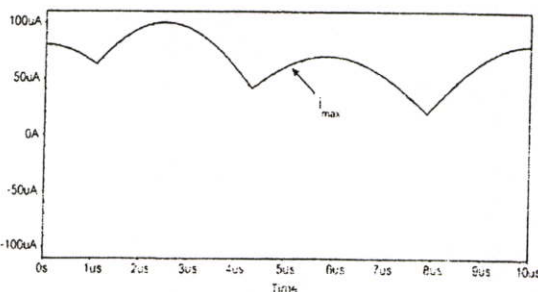


รูปที่ 4 บล็อกไดอะแกรมของวงจรที่นำเสนอสอน

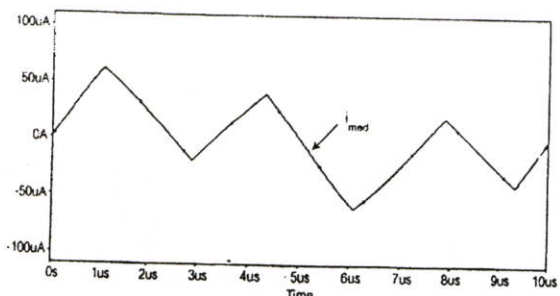
มอสทรานซิสเตอร์ทุกตัวมีค่าเท่ากับ $10\mu\text{m}/1\mu\text{m}$ กระแสไบแอส I_s มีค่าเท่ากับ $25\mu\text{A}$ และค่าแรงดันของแหล่งจ่ายไฟ V_{DD} เท่ากับ 5V รูปที่ 5 แสดงผลการเปลี่ยนแปลงแบบการทำงานของวงจรที่นำเสนอสอนเมื่อป้อนสัญญาณกระแสอินพุตรูปคลื่นซายน์ i_1 , i_2 และ i_3 ความถี่ 100kHz ซึ่งมีขนาดของค่าแอมพลิจูดเท่ากับ $80\mu\text{A}$, $100\mu\text{A}$, และ $70\mu\text{A}$



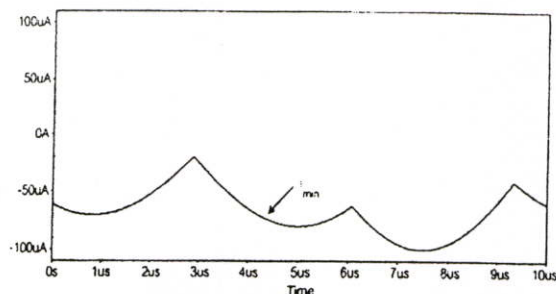
(ก) กระแสอินพุต i_1 , i_2 , และ i_3



(ข) กระแสเอาต์พุตสูงสุด



(ค) กระแสเอาต์พุตค่ากลาง



(ง) กระแสเอาต์พุตต่ำสุด

รูปที่ 5 ผลการเปลี่ยนแปลงแบบการทำงานของวงจรที่นำเสนอสอนต่อสัญญาณรูปคลื่นซายน์



และค่ามุมเฟรมมีค่าเท่ากับ 90° , 0° , และ 240° ตามลำดับ รูปที่ 6 แสดงผลการเลียนแบบการทำงานของวงจรถูกที่ นำเสนอเมื่อป้อนสัญญาณกระแสอินพุตรูปสามเหลี่ยม i_1 , i_2 และ i_3 ที่มีคาบเวลาเท่ากับ $5\mu\text{s}$ ซึ่งมีขนาดของค่าแอมพลิจูดเท่ากันเท่ากับ $50\mu\text{A}$ แต่หน่วงเวลาให้ห่างกัน $2\mu\text{s}$

ค่าความผิดพลาดของวงจรถูกที่นำเสนอรูปที่ 4 จะเกิดจากวงจรถ่อนกระแสเป็นหลัก กำหนดให้ ε_{\max} , ε_{med} และ ε_{\min} คือความผิดพลาดของการหาค่าสูงสุด ค่ากลาง และค่าต่ำสุด ตามลำดับ ถ้ากำหนดให้กระแสอินพุตที่สามมีค่าเท่ากัน $i_1 = i_2 = i_3 = i_{\text{in}}$ จะได้ว่า

$$\varepsilon_{\max} = 1 - \left[\left(\frac{g_{mP2}}{g_{mP1}} \right)^2 \left(\frac{g_{md}}{g_{ma}} \right) \left(\frac{g_{mN2}}{g_{mN1}} \right) \right]$$

$$\varepsilon_{\text{med}} = 1 - \left[3 \frac{g_{mP2}}{g_{mP1}} - 2 \left(\frac{g_{mP3}}{g_{mP1}} \right) \left(\frac{g_{mP2}}{g_{mP1}} \right) \left(\frac{g_{mN2}}{g_{mN1}} \right) \left(\frac{g_{md}}{g_{ma}} \right)^2 \right]$$

$$\varepsilon_{\min} = 1 - \left[\left(\frac{g_{mP3}}{g_{mP1}} \right) \left(\frac{g_{mP2}}{g_{mP1}} \right) \left(\frac{g_{mN2}}{g_{mN1}} \right) \left(\frac{g_{md}}{g_{ma}} \right) \right]$$

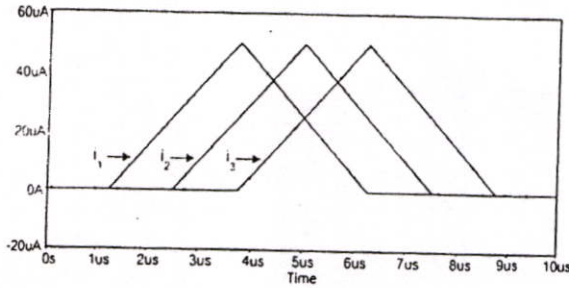
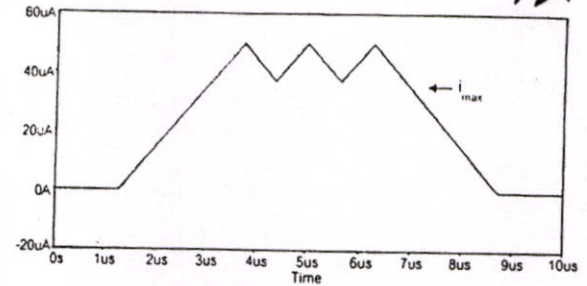
เมื่อ g_{mi} คือ ค่าความนำของทรานซิสเตอร์ M_i

จากผลการเลียนแบบการทำงานของวงจรถูกด้วยโปรแกรม PSPICE โดยกำหนด W/L ของทรานซิสเตอร์ทุกตัวมีค่าเท่ากับ $10\mu\text{m} / 1\mu\text{m}$ เมื่อป้อนค่ากระแส $i_{\text{in}} = 20\mu\text{A}$ จะได้ $g_{mP1} = 1.552\mu\text{A/V}$, $g_{mP2} = 1.557\mu\text{A/V}$, $g_{mP3} = 1.560\mu\text{A/V}$, $g_{mN1} = 1.447\mu\text{A/V}$, $g_{mN2} = 1.453\mu\text{A/V}$, $g_{ma} = 1.625\mu\text{A/V}$, $g_{md} = 1.628\mu\text{A/V}$, $g_{me} = 1.667\mu\text{A/V}$ และ $g_{mi} = 1.670\mu\text{A/V}$ จะได้ค่าความผิดพลาด $\varepsilon_{\max} = 1.2\%$, $\varepsilon_{\text{med}} = 2.3\%$ และ $\varepsilon_{\min} = 1.4\%$

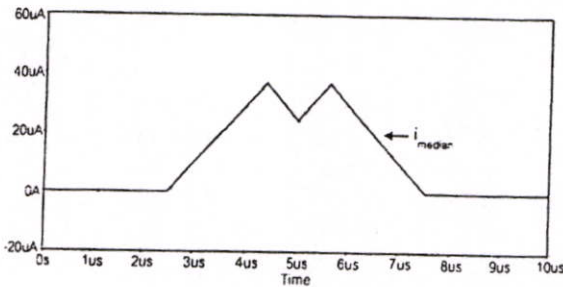
จากรูปผลการทดลองรูปที่ 5 และ 6 และการวิเคราะห์ค่าความผิดพลาดแสดงให้เห็นว่าวงจรถูกที่นำเสนอสสามารถให้ค่ากระแสสูงสุด I_{\max} , ค่ากระแสกลาง I_{med} และค่ากระแสต่ำสุด I_{\min} ได้ถูกต้องและแม่นยำตามหลักการที่ได้นำเสนอ และยังให้ค่าความผิดพลาดของกระแสเอาต์พุตทั้งสามเมื่อเทียบกับกระแสอินพุตที่ขณะเวลาใดๆ ที่น้อย และจากรูปทั้งสองยังแสดงให้เห็นว่าวงจรมีความเร็วในการทำงานที่สูงซึ่งดูได้จากการให้กระแสเอาต์พุตที่ถูกต้องตามจุดตัดของกระแสอินพุต

สรุป

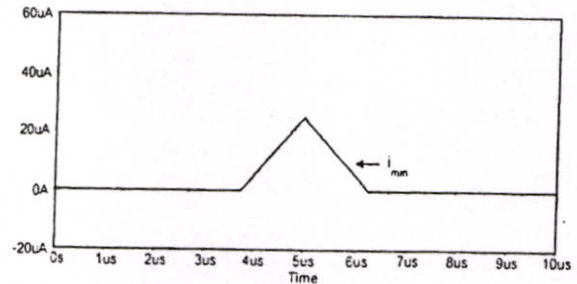
ในการออกแบบวงจรถูกหาค่าสูงสุด, ค่ากลาง และค่าต่ำสุดชนิด 3 อินพุตสำหรับสัญญาณกระแสในบทความนี้ อาศัยการออกแบบวงจรถูกหาค่าสูงสุดและค่าต่ำสุดแบบ 3 อินพุตที่มีการประมวลผลแบบขนาน และใช้วงจรถ่อนกระแสในการหาผลรวมและผลต่างของกระแสอินพุตทั้ง 3 กับค่ากระแสสูงสุดและต่ำสุด เพื่อให้ได้ค่ากระแสค่ากลาง จากหลักการดังกล่าวพบว่าวงจรถูกที่นำเสนอนี้มีโครงสร้างที่ไม่ซับซ้อนและไม่ยุ่งยากในการออกแบบ และสะดวกต่อการนำไปประยุกต์ใช้งาน ซึ่งจากผลการเลียนแบบการทำงานของวงจรถูกที่นำเสนอดังกล่าวด้วยโปรแกรม PSPICE สามารถยืนยันได้ว่า วงจรมีความเร็วในการทำงานได้ถูกต้องตามหลักการที่นำเสนอส และยังแสดงถึงความแม่นยำและความเร็วในการทำงานที่สูงอีกด้วย

(ก) กระแสอินพุต i_1 , i_2 , และ i_3 

(ข) กระแสเอาต์พุตสูงสุด



(ค) กระแสเอาต์พุตค่ากลาง



(ง) กระแสเอาต์พุตต่ำสุด

รูปที่ 6 ผลการเลียนแบบการทำงานของวงจรถ้าเสนอต่อสัญญาณรูปสามเหลี่ยม

เอกสารอ้างอิง

- P. R. Gray and R. G. Meyer, *Analysis and Design of Analog Integrated Circuit*, chapter 1, John Wiley & Sons, Inc., 1993.
- I. Batruone J.L. Huertas, A. Barriga and S. Sanchez-Solano, "Current-mode multiple-input Max circuit" *Electronic Lett.*, Vol. 30, No. 9, pp. 678-680, May 1994.
- C. Y. Hung, C. J. Wang, and B. D. Liu, "Modular current-mode multiple input minimum circuit for fuzzy logic controllers", *Electronic Lett.*, Vol. 32, No. 12, pp. 1067-1096, June 1996.
- S. I. Liu, P. Chen, C. Y. Chen, and J. G. Hwu, "Analog Maximum, Median and Minimum Circuit", 1997 *IEEE International Symposium on Circuits and Systems*, Hong Kong, pp. 257-259, 1997.
- S. Vlassis and S. Siskos, "CMOS analogue median circuit", *Electronics Letters*, Vol. 35, No. 13, pp. 1038-1040, June 1999.
- T. Chimpalee, V. Riewruja, A. Chaikla, and S. Supaph, "A High-speed Max/Min Circuit", *Proceedings of the KACC 2000 (Abstract Book)*, Korea, pp.513, Oct. 2000.
- M. Kaewrongkool, A. Chaikla, A. Jaruwawat, and V. Riewruja, "An Analog Current-mode Maximum, Median and Minimum Circuit", *Proceedings of The Second International Symposium on Communications and Information Technology (ISCIT) 2002*, Thailand, pp. 439-442, Oct. 2002.
- Chaikla A., Pojanasuwanchai C., Wangwiwattana C., Riewruja V., and Julsereewong P., *Fuzzy Multiple-Input Maximum Circuit in Current-mode*, SICE Annual Conference in Fukui, Japan, pp.571-575, Aug 2003.

ICCAS2003

International Conference on Control, Automation and Systems

October, 22-25, 2003

Gyeongju TEMF Hotel, Gyeongju, KOREA

<http://www.iccas.org>

TA01 : Control Theory I

Design of First Order Controllers with Time Domain Specifications <i>Kim Keunsik, Woo Youngtae and Kim Youngchol</i>	1
A Novel Eigenstructure Assignment for Linear Systems with Probabilistic Uncertainties <i>Seo Young Bong and Choi Jae Weon</i>	7
Gain Tuning of PID Controllers with the Dynamic Encoding Algorithm for Searches (DEAS) Based on the Constrained Optimization Technique <i>Kim Jong-Wook and Kim Sang Woo</i>	13
Critical Control Systems Design via LTR Technique <i>Ishihara Tadashi, Imai Minoru, Ono Takahiko and Hikaru Inooka</i>	19
On a Sufficient Condition of Actuator Comparability for Actuator Selection LQ Problem <i>Kuwahara Masanori and Kawaji Shigeyasu</i>	25
On the Undershoot Compensation in MIMO Systems with Nonminimum Phase Zeros <i>Lee Sang-yong and Kwon Oh-kyu</i>	30

TA02 : Sensors and Instruments I

Magnetic Field Correction Method of Magnetometers in Satellites <i>Lee Seonho, Ahn Hyosung and Rhee Seungwu</i>	36
Development of a Monitoring Equipment of Current and Potential on Power Transmission Line for 66kV <i>Nishiyama Eiji, Kuwanami Kenshi, Kawano Mitsunori, Oota Ichiro and Matsuda Toyonori</i>	41
Fault Detector and Length Measurement of Electric Cables Based on Frequency Waves <i>Chawporn Talerngkiat, Chaikla Amphawan, Sriratana Witsarut and Trisuwannawat Thanit</i>	45
Optical Ozone Monitor Using UV Source <i>Chung Wan-Young</i>	49

TA03 : Signal Processing I

Analysis of Knit Fabric Structure with its Voxel Data <i>Shinohara Toshihiro, Takayama Jun-ya, Ohyama Shinji and Kobayashi Akira</i>	53
Adaptive Noise Reduction on the Frequency Domain using the Sign Algorithm. <i>Yoon DalHwan and Lee JaeKyung</i>	57
Search Vector Algorithm for BMPC method <i>Toriumi Fujio, Takayam Jun-ya, Ohyama Shinji and Kobayashi Akira</i>	61
Design and Implementation of IIR Multiple Notch Filter with Modified Pole Zero Placement Algorithm <i>Dejhan Kobchai, Thoopluang Payao, Yimman Surapun, Hinjit Watcharapong and Ussawongaraya Weerasak</i>	65
A Current-mode Multiple-Input Minimum Circuit For Fuzzy Logic Controllers <i>Mettasitthikorn Yot, Pojanasuwanchai Chamaiporn, Riewruja Vanchai, Jaruwawat Anuchit and Julsereewong Prasit</i>	69
A high-speed algorithmic ADC based on Maximum Circuit <i>Chaikla Amphawan, Pukkalanun Tattaya, Riewruja Vanchai, Wangwiwattana Chaleompun and Masuchun Ruedee</i>	73

A Current-mode Multiple-Input Minimum Circuit For Fuzzy Logic Controllers

Yot Mettasitthikorn, Chamaiporn Pojanasuwanchai, Vanchai Riewruja,
Anuchit Jaruwanawat, and Prasit Julsereewong

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Ladkrabang, Bangkok, Thailand
(Tel: +66-2-739-2406-7; E-mail: vanchai@cs.eng.kmitl.ac.th)

Abstract: This paper presents a current-mode multiple-input minimum circuit. The proposed circuit can be implemented by applying De Morgan's law. The circuit diagram is simple and modular. It operates using a single 2.5V supply and has very low dissipation. The realization method is suitable for fabrication using CMOS technology and all transistors are operated in their saturation region. The performances of this proposed circuit were studied using the PSPICE analog simulation program. The simulation results show the approval of this circuit that it has adequate basic performances for a real-time fuzzy controller and a fuzzy computer.

Keywords: current-mode circuit, minimum circuit, CMOS-based circuit, fuzzy logic controller

1. INTRODUCTION

The applications of fuzzy logic and fuzzy algorithm in real-time systems are accepting much attention [1]. In recent years, the demand of the real time systems in term of high-speed operation, high-efficiency performance, and lower power consumption arises causing a strong motivation to implement fuzzy based hardware. In literature, the hardware implementation of fuzzy systems can be categorized into the digital approach [2] and the analog approach [3-5]. The digital approach is superior to the analog approach in accuracy, extension, and ease of design. On the other hand, the analog circuits have higher speed and lower power consumption than their digital counterparts. The most significant fuzzy logic functions for realizing fuzzy systems are the maximum and minimum circuits. For fuzzy systems employing, these two functions are used in many applications [3-5]. In the past, the realization of maximum and minimum functions in analog circuit form have been implemented using either a second generation current conveyor (CCII) [3] or an operational transconductance amplifier (OTA) [4] as a basic active circuit element. These approaches require diode function as an electronic switch to eliminate undesirable signal to provide maximum and minimum operations. However, the high-speed performance of these approaches is limited by the delay caused by the transition between "on" and "off" state of diodes. The dynamic range of the OTA-based maximum and minimum circuits are also limited by the input stage of an OTA. Other approaches are based on the use of CMOS circuit technique to perform maximum and minimum functions [5, 8-10].

For implementing a fuzzy logic controller or fuzzy processor by employing maximum and minimum functions, the multiple input maximum and minimum circuits are needed [6-7]. The problems of using the binary tree structure based on the two-input maximum and minimum circuit [8] to implement the multiple input maximum and minimum circuits are accumulated errors and low operation speed. To minimize these disadvantages, the one-stage multiple-input maximum and minimum circuits have been proposed in literature [9-10]. The disadvantage of these approaches is the change between the saturation and non-saturation region of the operation regions in MOS transistors that causes the distortion on the output signal and limits the operating speed.

In this paper, the current-mode multiple-input minimum circuit based on De Morgan's law [11] is proposed. The proposed circuit can be implemented using an n-input

maximum circuit and n+1 complement circuits. Where n is the number of current input signals. The proposed circuit operates using a single 2.5V supply and provides high accuracy and high-speed. Simulation results supporting the characteristics of the proposed n-input minimum circuit are also included.

2. CIRCUIT DESCRIPTION

From basically design of the proposed circuit, the transistors are all matched and operated in their saturation regions. The drain current of NMOS transistor operated in saturation region is expressed as [12]

$$i_D = \frac{\mu_n C_{ox} W}{2L} (v_{GS} - V_T)^2 = K (v_{GS} - V_T)^2 \quad (1)$$

where K, v_{GS} , and V_T are the device transconductance parameter, the gate-source voltage, and the threshold voltage, respectively.

2.1 Principle of minimum operation

The minimum operation is related to the maximum operation by De Morgan's law as [11]

$$\min(i_1, i_2, \dots, i_n) = \overline{\max(\overline{i_1}, \overline{i_2}, \dots, \overline{i_n})} \quad (2)$$

where $\overline{}$ is the fuzzy complement operation.

Consequently, the minimum operation can be implemented using the maximum operation and the fuzzy complement operation. The fuzzy complement operation can be expressed as

$$\overline{i_j} = I_R - i_j \quad (3)$$

where I_R is the reference current corresponding to fuzzy-grad 1. As Eq. (2) indicated in, the minimum output current i_{\min} can be written as

$$i_{\min} = I_R - i_{\max} \quad (4)$$

According to Eq. (3) and Eq. (4), the complement circuits can be implemented using the current mirrors.

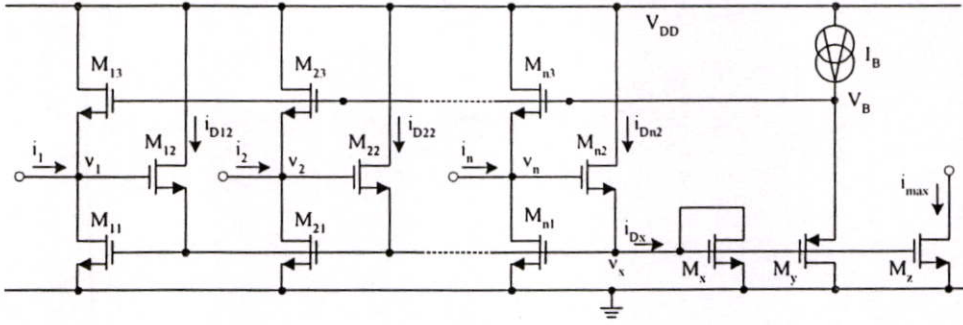


Fig. 1 The multiple-input maximum circuit

2.2 Multiple-input maximum circuit

The current-mode n -input maximum circuit [13] with a very sharp corner in the transfer characteristic is shown in Fig. 1. The transistors are all matched and operated in their saturation region. Each maximum cell for one input variable is composed of three transistors, M_{j1} , M_{j2} , and M_{j3} . The transistors M_{j1} and M_{j2} function as the current maximum selector. The transistor M_{j3} and the bias current source I_B provide the bias voltage V_B approximately equal to $3V_T$, where V_T is the threshold voltage of the transistor. Therefore, the transistors M_{j1} - M_{j3} are forced to the edge of conduction to minimize the crossover distortion. The transistor M_x acts as the diode. The transistor M_z is connected to capture the maximum current to output node. The maximum operation of this circuit, based on the shared gate-to-source voltage corresponding to the saturation value imposed by the maximum input current, can be discussed as follow.

Suppose that there is only one maximum input current among i_1, i_2, \dots, i_n , and the current i_1 is the largest current, which can be stated as

$$i_1 = \max(i_1, i_2, \dots, i_n) \quad (5)$$

The drain-source voltages v_1, v_2, \dots, v_n of the transistors $M_{11}, M_{21}, \dots, M_{n1}$ established by the input currents i_1, i_2, \dots, i_n , respectively. The drain-source voltage v_1 is established by the maximum input current i_1 , thus the voltage v_1 is the maximum voltage. The gates of transistor $M_{11}, M_{21}, \dots, M_{n1}$, and M_x are connected together. Then their gate-source voltages can be given by

$$v_{GS11} = v_{GS21} = \dots = v_{GSn1} = v_x \quad (6)$$

Based on Eq. (1) and Eqs. (5)-(6), the transistors $M_{11}, M_{21}, \dots, M_{n1}$, and M_x have the same drain current as

$$i_{D11} = i_{D21} = \dots = i_{Dn1} = i_{Dx} = i_1 \quad (7)$$

In saturation, the current i_{D21} flows through the transistor M_{21} increasing the gate-source voltage of the transistor M_{21} , which effects the transistor M_{22} to cutoff. Similarly, the flow of i_{Dj1} through the transistor M_{j1} causes the transistor M_{j2} to cutoff. Therefore the drain currents i_{22}, i_{32}, \dots , and i_{n2} can be given by

$$i_{D22} = i_{D32} = \dots = i_{Dn2} = 0 \quad (8)$$

Considering at node v_x , the drain current i_{Dx} can be expressed as

$$i_{Dx} = i_{D12} + i_{D22} + \dots + i_{Dn2} \quad (9)$$

Substituting Eq. (8) into Eq. (9), we obtain

$$i_{Dx} = i_{D12} = i_1 \quad (10)$$

The current i_{Dx} is mirrored into output node by the current mirror M_x and M_z . Then the maximum output current i_{max} can be given by

$$i_{max} = i_1 = \max(i_1, i_2, \dots, i_n) \quad (11)$$

The above discussion supports the maximum operation of the multiple current signals.

2.3 The proposed circuit

Fig. 2 shows the proposed current-mode multiple-input minimum circuit, which consists of the n -input maximum circuit and the complement circuits. The transistors are all matched and operated in their saturation region. Each simple minimum cell for one input variable is composed of five transistors, M_{j1} - M_{j5} , and the reference current source I_R . The transistors M_{j1} - M_{j3} function as the maximum cell. The transistors M_{j4} - M_{j5} form as the unity gain current mirror, which reflects each input current i_j to the complementation node v_j . The drain current of transistor M_{j5} can be written as

$$i_{Dj5} = i_j \quad (12)$$

Considering at complementation node v_j the input current of each maximum cell \bar{i}_j can be expressed as

$$\bar{i}_j = I_R - i_j \quad (13)$$

At output node, the minimum output current i_{min} of the proposed circuit can be given by

$$i_{min} = I_R - i_{max} \quad (14)$$

It should be noted that the proposed circuit in Fig. 2 has De Morgan's law-based minimum operation as defined in section 2.1.

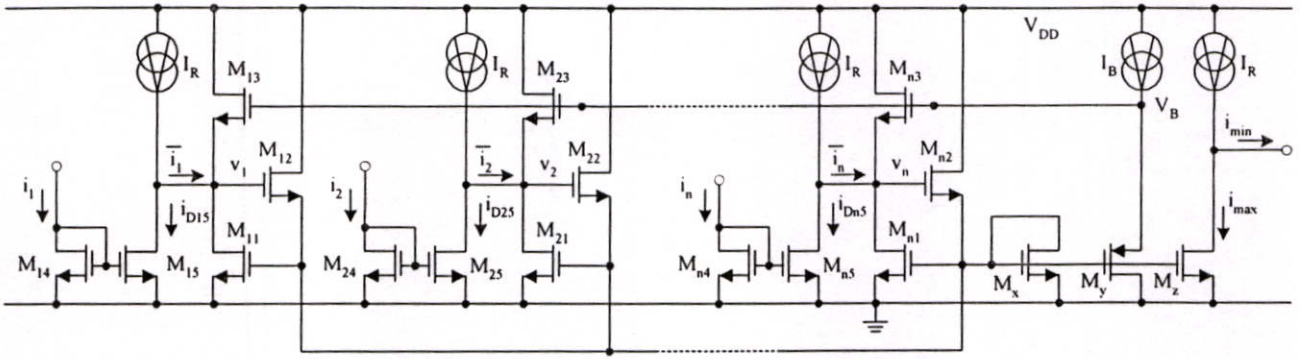


Fig. 2 The proposed multiple-input minimum circuit

3. SIMULATION RESULTS

The performances of the proposed circuit as shown in Fig. 2. were observed using PSPICE analog simulation program. The BSIM MOS model of the 0.5μm CMOS process was used for the circuit simulation. The dimensions W/L of the devices used in the proposed circuit are shown in Table 1. The bias current IB and the reference current IR were set to 10μA and 50μA, respectively. The single supply voltage VDD used was 2.5V.

Table 1 Dimensions of the MOS Transistors

Transistor	W (μm)	L (μm)
M _{i2} , M _{i3} , M _v	5	1
M _{i1} , M _x , M _z	5	2

Fig. 3 shows the transient response of the proposed one-input circuit for the input current i_{in} . Where the input current i_{in} was varied from 0μA to 120μA. The reference current I_R was set to 100μA. The dynamic range of the proposed circuit is 100μA. The results show that the transfer characteristic of the proposed circuit is linear over an entire dynamic range. Fig. 4 and Fig. 5 show the simulated transient response of the proposed three-input and five-input minimum circuits, respectively. The triangular input currents are 50μA peak amplitude and 10μs time period. The results show that the output of the minimum circuit is almost consistent with the ideal case's. The maximum error is about 0.134% of full scale value (50μA).

To estimate the propagation delay of the proposed three-input minimum circuit, the transient performance of minimum operations were observed. The simulation results are given in Fig. 6, where the input current i_{in1} were the step-down function currents, and the input currents i_{in2} , i_{in3} were fixed at zero. The simulation curves in Fig. 6 show the results when the current i_{in1} were the step function currents from 10μA to 0μA, 20μA to 0μA, 30μA to 0μA, and 40μA to 0μA, respectively. It can be seen that the propagation delay of the minimum operation of the proposed circuit is about 7ns. It is evident that the proposed circuit has correct function and good performances.

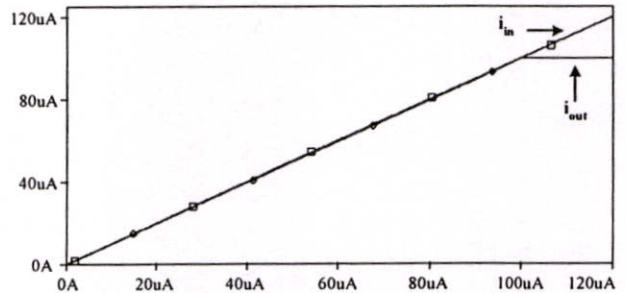
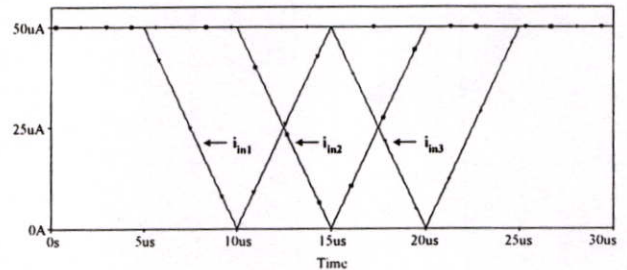
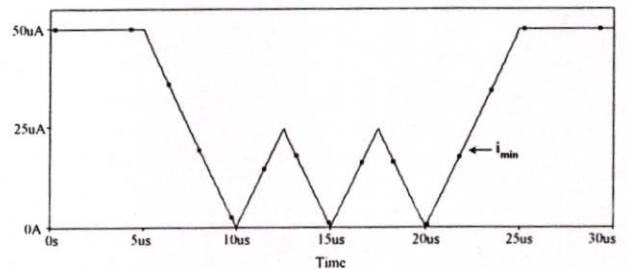


Fig. 3 Transient response of the one-input minimum circuit for the input current i_{in} .



(a)



(b)

Fig. 4 Transient response of the three-input minimum circuit (a) three triangular input currents (b) the minimum output current

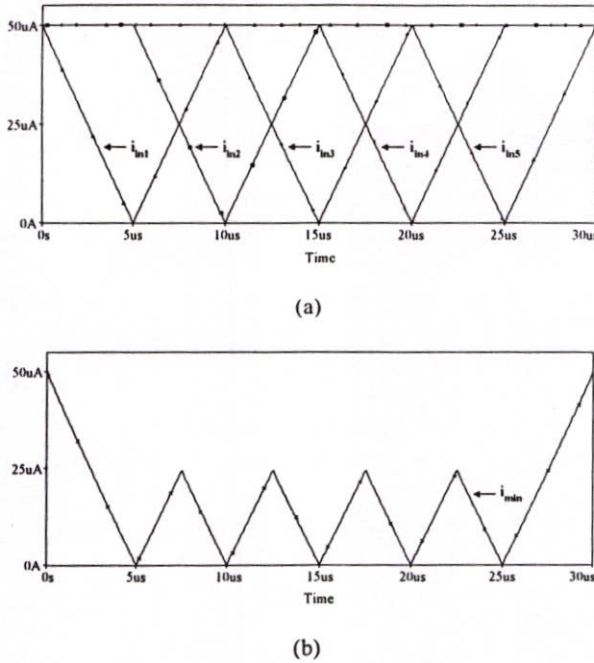


Fig. 5 Transient response of the five-input minimum circuit
(a) five triangular input currents
(b) the minimum output current

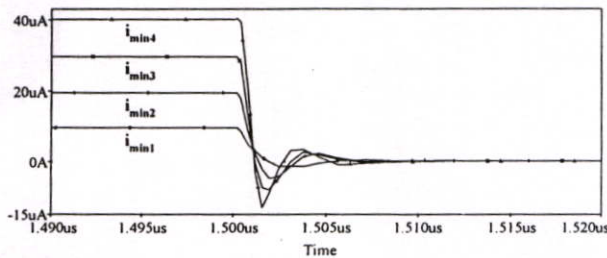


Fig. 6 Step responses of minimum operation

4. CONCLUSION

Based on De Morgan's law, the minimum operation is described. Using this technique, the CMOS-based multiple-input minimum circuit for fuzzy logic controller has been proposed. The proposed circuit was designed with $5n+3$ transistors, where n is the number of inputs. This structure is simple and modular, so it can be easily expanded to meet the requirement of the number of multiple-input signals. Under single 2.5V supply voltage, the dynamic range of the proposed circuit can achieve up to $100\mu\text{A}$ and the propagation delay is about 7ns. The maximum error is about 0.134% of full scale current. From these simulation results it can be concluded that this proposed circuit, has sufficient basic performances suitable for a real-time fuzzy controller and a fuzzy computer.

REFERENCES

- [1] H. J. Zimmermann, *Fuzzy Set Theory and to applications*, Kluwer Academic Publishers, 1991.
- [2] H. Watanabe, W.D. Dettloff, and K.E. Yount, "A VLSI fuzzy logic controller with reconfigurable cascable architecture", *IEEE J. Solid-State Circuits*, Vol.25, No.2, pp. 53-62, Jan. 1990.
- [3] S. I. Liu, Y. S. Hwang, and J. H. Tsay, "CCII-Based Fuzzy Membership Function and Max/Min Circuit", *Electronics Lett.*, Vol. 29, No. 1, pp. 116-118, 1993.
- [4] K. Tsukano and T. Inoue, "Synthesis of Operational Transconductance Amplifier-Based Analog Fuzzy Functional Blocks and Its Application", *IEEE. Trans. Fuzzy System*, Vol. 3, No.1, pp. 61-68, Feb. 1995.
- [5] R.G. Carvajal, J. Ramirez-Angulo, and J. Martinez-Heredia, "High-speed high-precision min/max circuits in CMOS technology" *Electronic Lett.*, Vol. 36, No. 8, pp. 697-699, Apr. 2000.
- [6] T. Yamakawa, "Fuzzy microprocessors rule chip and defuzzifier chip" *Proc. Int. Workshop Fuzzy Syst. Appl.*, pp.51-52, Aug. 1988.
- [7] L. Liu, Z.Li, and B. Shi, "A multi-input fuzzy processor for pattern recognition", *Solid-State and Integrated Circuit Technology, 1995 4th International Conference on*, pp. 112 -114, 24-28 Oct 1995.
- [8] T. Yamakawa and T. Miki, "The current-mode fuzzy logic integrated circuits fabricated by the standard CMOS process", *IEEE Trans. Comput.*, Vol. 35, No.2, pp. 161-167, 1986.
- [9] C.Y. Hung and B. D. Liu, "Current-mode multiple input maximum circuit for fuzzy logic controllers", *Electronic Lett.*, Vol. 30, No. 23, pp. 1924-1925, Nov. 1994.
- [10] M.A. Yakout, E. I. El-Masry, and A.I. Abdel-Fattah, "Hardware Realization of Analog CMOS Current-Mode Minimum Circuit", *Fifteenth National Radio Science Conference, Egypt*, pp. D8.1-D8.7, Feb. 1998.
- [11] M. Sasaki, T. Inoue, Y. Shirai, and F. Ueno, "Fuzzy multiple-input maximum and minimum circuits in current mode and their analyses using bounded-difference equations", *IEEE. Trans. Comput.*, Vol. 39, No. 6, pp. 768-774, 1990.
- [12] Paul R. Gray and Robert G. Meyer, *Analysis and Design of Analog Integrated Circuit*, charter 1, John Wiley & Sons, Inc., 1993
- [13] C. Pojanasuwanchai, C. Wangwiattana, A. Chaikla, V. Riewruja, and P. Julserewong, "Fuzzy Multiple-Input Maximum Circuit in Current-mode", *SICE Annual Conference in Fukui, Japan*, pp. 571-575, 2003

ประวัติผู้เขียน

ชื่อ-นามสกุล นายศ เมตตาสิทธิกร

วัน เดือน ปีเกิด 15 กันยายน 2521

ที่อยู่ 75 ถนน อ่างทอง-สิงห์บุรี ตำบล ย่านซื่อ อำเภอ เมือง จังหวัด อ่างทอง 14000 โทรศัพท์
0-3561-1042

ประวัติการศึกษา

- 2542 ประกาศนียบัตรวิชาชีพชั้นสูง
สถาบันเทคโนโลยีราชมงคล วิทยาเขต เทคนิคกรุงเทพฯ
- 2546 วิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมระบบควบคุม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ประวัติการทำงาน

- 2547-2548 ตำแหน่ง วิศวกร บริษัท STM Wireless Systems., Ltd.