

การออกแบบวงจรความต้านทานชนิดลอยตัวที่ควบคุมด้วยค่าศักดาที่มีค่าเชิง
เส้นกว้าง ที่มี การชดเชยผลจากอุณหภูมิ โดยใช้ เทคโนโลยี ซีมอส

A DESIGN OF A WIDE LINEARITY VOLTAGE-CONTROLLED
FLOATING RESISTANCE CIRCUIT WITH TEMPERATURE
COMPENSATED BASED ON CMOS TECHNOLOGY

คเชนทร์ ขาวงาม
KHACHEN KHAW-NGAM

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมโทรคมนาคม
บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ. 2550

การออกแบบวงจรความต้านทานชนิดลอยตัวที่ควบคุมด้วยค่าศักดาที่มีค่าเชิง
เส้นกว้าง ที่มีการชดเชยผลจากอุณหภูมิ โดยใช้ เทคโนโลยี ซีมอส

A DESIGN OF A WIDE LINEARITY VOLTAGE-CONTROLLED
FLOATING RESISTANCE CIRCUIT WITH TEMPERATURE
COMPENSATED BASED ON CMOS TECHNOLOGY

กเชนที ขาวงาม

KHACHEN KHAW-NGAM

เลขหมู่.....
เลขทะเบียน..... 75130
วัน,เดือน,ปี... 19 ต.ค. 2550

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2550

**A DESIGN OF A WIDE LINEARITY VOLTAGE-CONTROLLED
FLOATING RESISTANCE CIRCUIT WITH TEMPERATURE
COMPENSATED BASED ON CMOS TECHNOLOGY**

KHACHEN KHAW-NGAM

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN TELECOMMUNICATIONS ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2007

COPYRIGHT 2007

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

หัวข้อวิทยานิพนธ์	การออกแบบวงจรความต้านทานชนิดลอยตัวที่ควบคุมด้วยค่าศักดาที่มีค่าเชิงเส้นกว้าง ที่มีการชดเชยผลจากอุณหภูมิโดยใช้เทคโนโลยี ซิมอส
นักศึกษา	นายคเชนทร์ ขาวงาม
รหัสนักศึกษา	47061058
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมโทรคมนาคม
พ.ศ.	2550
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ. ดร.กอบชัย เดชหาญ

บทคัดย่อ

เราจะนำเสนอเกี่ยวกับวงจรซิมอสด้วยการควบคุมแรงดันไฟฟ้าเพื่อแปรค่าความต้านทานโดยใช้การกำจัดเทอมในส่วนที่ไม่เป็นเชิงเส้นออกไป และเทคนิคการแยกผลกระทบที่มาจากอุณหภูมิ วงจรที่ใช้จะประกอบด้วย ทรานซิสเตอร์มอส 17 ตัว ที่ทำงานในช่วงโอมมิกและในช่วงที่อิ่มตัว ซึ่งมันจะประกอบด้วยวงจรต้านทานแรงดัน วงจรหักกลับแรงดัน และวงจรพลิกกลับแรงดัน โดยวงจรเหล่านี้จะทำหน้าที่เป็นแหล่งกำเนิดที่ต่าง ๆ กัน ที่จะป้อนให้แก่โอมมิกทรานซิสเตอร์เทอมของการไม่เป็นเชิงเส้น และขอบเขตของแรงดันจะกำจัดออกไป เพื่อที่จะให้เป็นเชิงเส้น และทำผลกระทบที่เกิดจากอุณหภูมิให้มีค่าน้อยที่สุด โดยจะพิจารณาในชั้นลำดับที่หนึ่ง ของวงจรรองความถี่ต่ำ ที่สามารถปรับค่าความถี่ได้ เป็นการประยุกต์ใช้งาน เพื่อยืนยัน ความเป็นจริงของวงจรควบคุมแรงดันไฟฟ้าเพื่อการปรับเปลี่ยนค่าความต้านทาน ซึ่งในลักษณะการทำงานจะคิดที่ ความเป็นเชิงเส้นอย่างมาก และการแยกผลกระทบจากอุณหภูมิออกไปแล้ว โดยผลลัพธ์จะสามารถแสดงได้ด้วยโปรแกรม ฟีสไปซ์

Thesis Title	A Design of a Wide Linearity Voltage-Controlled Floating Resistance Circuit with Temperature Compensated based on CMOS Technology
Student	Mr.Khachen Khaw-ngam
Student ID.	47061058
Degree	Master of Engineering
Program	Telecommunications Engineering
Year	2007
Thesis Advisor	Assoc. Prof.Dr.Kobchai Dejhan

ABSTRACT

A CMOS Voltage-Controlled Floating Resistance (VCFR) with a new approach for non-linearity terms cancellation and temperature compensated technique is presented in ohmic region and saturation region. It consists of the voltage attenuator, voltage subtraction and voltage inverting circuits. These circuits performed as a voltage dependent source that bias to an ohmic transistor. The non-linearity terms and threshold voltage are cancelled in order to a linearity and temperature effect minimization. A first-order low-pass filter with tunable a cut-off frequency is proposed as an application for confirmed a realistic VCFR. The Characteristics are including a high linearity and the temperature compensation. The results are carried out by PSpice.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จได้ด้วยดี เนื่องด้วยได้รับคำแนะนำและได้รับคำปรึกษาจาก รศ.ดร.กอบชัย เดชหาญ ซึ่งเป็นอาจารย์ผู้ควบคุมวิทยานิพนธ์ รศ. สมยศ จุณณะปิยะ ผศ.ดร.พิเชฐ ม่วงนวล และ ดร.พิพัฒน์ พรหมมี กระผมขอขอบพระคุณอาจารย์ทุกท่านที่ได้อบรมสั่งสอน ให้คำปรึกษา ตลอดจนให้คำแนะนำต่าง ๆ ในระหว่างที่เรียน ขอขอบพระคุณเป็นอย่างสูงครับ

โอกาสนี้ กระผมขอกราบขอบพระคุณคณาจารย์ภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังทุกท่านเป็นอย่างยิ่งที่ท่านทั้งหลายได้ประสิทธิ์ประสาทวิชาให้กระผมได้รับความรู้โดยละเอียด

กระผมขอขอบคุณพี่ ๆ ที่ภาควิชาที่ได้ช่วยอาจารย์ในกรณีที่ทำธุรการที่เกี่ยวกับกระผม และขอบคุณไปถึง บัณฑิตวิทยาลัยที่ได้ให้บริการและความช่วยเหลือ แก่กระผมในกรณีต่าง ๆ ด้วย

สุดท้ายนี้กระผมขอกราบขอบพระคุณ บิดา มารดา และเพื่อน ๆ พี่น้อง ที่ร่วมเรียนด้วยกัน ที่ได้ช่วยให้การสนับสนุน และให้กำลังใจในระหว่าง รวมถึงคำแนะนำให้กระผมสามารถทำวิทยานิพนธ์ฉบับนี้ได้สำเร็จลุล่วงด้วยดี

ด้วยความสำเร็จดั่งเช่นวิทยานิพนธ์ฉบับนี้ กระผมขอมอบแก่ผู้มีพระคุณทุกท่านที่ได้ช่วยให้กระผมประสบความสำเร็จได้ด้วยดี และขอให้ทุกท่านประสบความสำเร็จในด้านต่าง ๆ เช่นกัน

คเชนทร์ ขาวงาม

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	2
1.3 สมมติฐานของการศึกษา และแนวคิดที่ใช้ในการวิจัย.....	2
1.4 การเปรียบเทียบระหว่างวิธีการที่นำเสนอกับวิธีการแบบพื้นฐาน.....	3
1.5 ขอบเขตการวิจัย.....	3
1.6 ขั้นตอนการศึกษา.....	4
บทที่ 2 เทคโนโลยีของซีมอส และทฤษฎีของมอสเฟต.....	5
2.1 บทนำ.....	5
2.1.1 ข้อเปรียบเทียบระหว่างวงจรรวมกับวงจรถือสาร.....	5
2.1.2 ข้อเปรียบเทียบระหว่างทรานซิสเตอร์แบบเฟตกับแบบไบโพลาร์.....	6
2.2 เทคโนโลยีของมอส.....	7
2.3 โครงสร้างของมอสเฟต.....	8
2.4 สัญลักษณ์ของมอสเฟต.....	12
2.5 หลักการพื้นฐานของมอสเฟต.....	13
2.5.1 การทำงานของมอสเฟต.....	13
2.5.1.1 กรณีที่ $V_T > V_{GS} > 0, V_{DS} > 0$ (ช่วงคัทออฟ: cut-off).....	14
2.5.1.2 กรณีที่ $V_{GS} > V_T, V_{DS}$ มีค่าน้อยมาก (ช่วงนำกระแสแบบไม่อิ่มตัว).....	16
2.5.1.3 กรณีที่ $V_{GS} > V_T$ และ $(V_{GS} - V_{DS}) > V_T$ หรือ $V_{DS} < V_{DS}(\text{sat.})$	17
2.5.1.4 กรณีที่ $V_{GS} > V_T$ และ $V_{DS} = V_{DS}(\text{Sat.})$	18
2.5.1.5 กรณีที่ $V_{GS} > V_T$ และ $V_{DS} > V_{DS}(\text{Sat.})$	19

สารบัญ(ต่อ)

	หน้า
2.5.1.6 กรณีย่านพังทลาย (Breakdown Region).....	20
2.5.2 สมการกระแสในช่วงต่าง ๆ ของมอสเฟต.....	21
2.5.2.1 ช่วงไม่นำกระแส (Cut-off Region).....	21
2.5.2.2 ช่วงนำกระแสไม่อิ่มตัว (Triode Region หรือ Ohmic Region).....	22
2.5.2.3 ช่วงนำกระแสอิ่มตัว(Saturation Region).....	22
2.6 ชนิดของมอสเฟต.....	23
2.7 แบบจำลองของมอสเฟต.....	26
2.7.1 แบบจำลองของมอสเฟตสำหรับสัญญาณขนาดเล็กที่ความถี่ต่ำ.....	26
2.7.2 แบบจำลองของมอสเฟตสำหรับสัญญาณขนาดเล็กที่ความถี่สูง.....	28
2.7.3 แบบจำลองระดับหนึ่ง(level 1 model).....	31
2.7.4 แบบจำลองระดับสอง(level 2 model).....	31
2.7.5 แบบจำลองระดับสาม(level 3 model).....	32
2.8 บทสรุป.....	32
บทที่ 3 วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน.....	33
3.1 บทนำ.....	33
3.2 หลักการของวงจรที่นำเสนอ.....	33
3.3 วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอและวงจรร้อย.....	34
3.3.1 หลักการเบื้องต้นของวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน.....	34
3.3.2 วงจรความต้านทานชนิดลอยตัว.....	35
3.3.3 วงจรทรานซิสเตอร์ที่เป็นความต้านทาน.....	36
3.3.4 วงจรกลับค่าแรงดัน (Voltage Inverter Circuit).....	38
3.3.5 วงจรลดทอนแรงดัน (Voltage Attenuation Circuit).....	39
3.3.6 วงจรผลต่างแรงดัน (Voltage Subtraction Circuit).....	41
3.4 วงจรความต้านทานชนิดลอยตัวแบบซิมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันซิกเริ่ม.....	43
3.5 การวิเคราะห์หาค่าแรงดันอินพุตปฏิบัติงาน.....	46

สารบัญ(ต่อ)

	หน้า
3.6 การจำลองการทำงาน.....	47
3.7 การวิเคราะห์วงจรทรานซิสเตอร์ที่เป็นความต้านทาน.....	55
3.8 การวิเคราะห์หาค่าการตอบสนองทางความถี่.....	56
3.9 ผลการวิเคราะห์ประสิทธิภาพต่ออุณหภูมิ.....	61
3.10 บทสรุป	64
บทที่ 4 การประยุกต์ใช้งานวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน.....	65
4.1 บทนำ.....	65
4.2 วงจรกำเนิดความถี่ (Oscillator circuit)	65
4.2.1 แบบปรับค่าได้ (Tuned)	66
4.2.2 แบบปรับค่าไม่ได้ (Untuned).....	66
4.3 วงจรกำเนิดความถี่แบบ เวินน์-บริดจ์ (Wien-Bridge Oscillator)	68
4.4 การทดลองและผลการทดลอง	70
4.4.1 แรงดันควบคุม (V_c) เท่ากับ 5 โวลต์	71
4.4.2 แรงดันควบคุม (V_c) เท่ากับ 6 โวลต์	72
4.4.3 แรงดันควบคุม (V_c) เท่ากับ 7 โวลต์	72
4.5 บทสรุป	74
บทที่ 5 บทสรุปผลการวิจัย และ ข้อเสนอแนะ	75
5.1 บทนำ	75
5.2 ปัญหาที่เกิด และ แนวทางแก้ไข	75
5.3 ข้อเสนอแนะ	76
บรรณานุกรม.....	77
ภาคผนวก.....	80
ภาคผนวก ก วงจร และ การ โปรแกรมบน พีซี ที่ใช้วิเคราะห์ในวิทยานิพนธ์.....	80
ภาคผนวก ข ผลงานวิจัยที่เกี่ยวข้องกับวิทยานิพนธ์และได้รับการตีพิมพ์.....	93
ประวัติผู้เขียน.....	100

สารบัญตาราง

ตารางที่	หน้า
2.1 สัญลักษณ์ของมอสเฟทชนิด (Enhancement) และมอสเฟทชนิด (Depletion).....	13

สารบัญรูป

รูปที่	หน้า
2.1 แผนผังของเทคโนโลยีวงจรรวม.....	8
2.2 โครงสร้างของมอส (MOS: Metal-Oxide Semiconductor).....	9
2.3 ความสัมพันธ์ระหว่างค่าความจุ (C) กับแรงดัน (V)	9
2.4 โครงสร้างของมอสเฟท (MOSFET: Metal-Oxide Semiconductor FET).....	10
2.5 โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ชนิดเอ็น.....	11
2.6 โครงสร้างของเทคโนโลยีซีมอส.....	12
2.7 การทำงานและคุณสมบัติ ID-VDS ของมอสเฟทแบบเอ็นฮานซ์เมนต์ชนิดเอ็นแซนแนล ขณะที่ VGS มีค่าคงที่ และ VDS มีค่าอยู่ในช่วงต่าง ๆ	14
2.8 ความสัมพันธ์ของกระแสเดรน และ แรงดันที่ขาเดรน กับขาซอส.....	19
2.9 ย่านพักทลาย กระแสเดรนของมอสเฟทจะเพิ่มขึ้นอย่างรวดเร็วเมื่อ $V_D \geq V_B$	21
2.10 โครงสร้างของมอสเฟทแบบ D-MOSFET.....	23
2.11 โครงสร้างของมอสเฟทแบบ E-MOSFET	24
2.12 กราฟความสัมพันธ์ระหว่าง ID กับ VDS (ก) E-MOSFET (ข) D-MOSFET.....	25
2.13 แบบจำลองของมอสเฟทสำหรับสัญญาณขนาดเล็กที่มีความถี่ต่ำ	26
2.14 แบบจำลองมอสเฟทสำหรับสัญญาณขนาดเล็กที่ฐานรองไม่ได้ต่อกับขาซอส.....	27
2.15 แบบจำลองวงจรมูลของมอสเฟทที่มีความถี่สูง.....	29
2.16 การหาอัตราขยายกระแสขณะที่ยืดวงจร.....	30
3.1 มอสเฟทและกราฟแสดงความสัมพันธ์ของกระแสเดรนและ แรงดันที่ขาเดรนและขาซอส...34	
3.2 วงจรทรานซิสเตอร์ที่เป็นความต้านทานที่ทำงานในช่วงนำกระแสไม่อิ่มตัว.....	36
3.3 หลักการหักล้างเทอม ไม่เป็นเชิงเส้นและแรงดันขีดเริ่มออกไปโดยใช้ออสเฟท.....	37
3.4 วงจรกลับค่าแรงดัน (Voltage Inverter Circuit).....	38
3.5 วงจรลดทอนแรงดันชนิด NMOS (Voltage Attenuation Circuit-NMOS).....	40
3.6 วงจรผลต่างแรงดัน (Voltage Subtraction Circuit).....	42
3.7 วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดัน.....	44
3.8 คุณสมบัติทางไฟตรงของวงจรรวมความต้านทานแบบลอยตัวปรับค่าได้ด้วยแรงดัน.....	48
3.9 ค่าความต้านทานที่ซีมอส M1 แสดงค่าจาก 4 โวลท์ ถึง 7 โวลท์.....	49
3.10 ภาพกระแสเดรนที่วิ่งผ่านมอสทรานซิสเตอร์ M1 (W/L = 100/100 μm).....	49
3.11 ภาพกระแสเดรนที่วิ่งผ่านมอสทรานซิสเตอร์ M1 (W/L = 1/1 μm).....	50

สารบัญรูป (ต่อ)

รูปที่	หน้า	
3.12	กระแสเดรนที่มอสทรานซิสเตอร์ M1 $W/L = 1/1 \mu\text{m}$ และ $W/L = 10/10 \mu\text{m}$ (4-7 V).....	50
3.13	กระแสเดรนที่มอสทรานซิสเตอร์ M1 $W/L = 1/1 \mu\text{m}$ และ $W/L = 10/10 \mu\text{m}$ (5 V).....	51
3.14	ค่าความต้านทานที่มอสทรานซิสเตอร์ M1 $W/L = 1/1 \mu\text{m}$ และ $W/L = 10/10 \mu\text{m}$ (4-7V)..	52
3.15	ค่าความผิดพลาดเชิงเส้น Linear Error ที่แรงดันควมคุม $V_c = 7\text{V}$ และ $W/L 10/10$	52
3.16	ค่าความผิดพลาดเชิงเส้น Linear Error ที่แรงดันควมคุม $V_c = 7\text{V}$ และ $W/L 10/100$	53
3.17	ค่าความผิดพลาดเชิงเส้น Linear Error ที่แรงดันควมคุม $V_c = 7\text{V}$ และ $W/L 1/10$	54
3.18	แสดงทรานซิสเตอร์ M_1 ที่ใช้เป็นตัวตอบสนองความถี่.....	56
3.19	แสดงวงจรทดสอบเพื่อหาผลตอบสนองทางความถี่ของวงจร VCFR	56
3.20	แสดงวงจรทดสอบซึ่งใช้ทรานซิสเตอร์ M_1 ที่ใช้เป็นตัวตอบสนองความถี่.....	57
3.21	แสดงวงจรสมมูลของมอสทรานซิสเตอร์ที่ทำงานอยู่ในช่วงนำกระแสไม่อิ่มตัว.....	58
3.22	การวิเคราะห์ทรานซิสเตอร์ที่เป็นตัวความต้านทานเมื่ออินพุตเป็นวงจรผลต่างแรงดัน.....	58
3.23	การวิเคราะห์ทรานซิสเตอร์ที่เป็นความต้านทานเมื่อจัดแรงดันไบอัสอินพุตใหม่.....	59
3.24	แบบจำลองสัญญาณขนาดเล็กของวงจรทรานซิสเตอร์ที่เป็นตัวความต้านทาน.....	59
3.25	แสดงค่าความต้านที่ 1.5 โวลต์ และ 2 โวลต์ ที่ได้จากวงจรที่ออกแบบทดสอบ.....	62
3.26	แสดงค่าความต้านที่ 1.5 โวลต์ และ 2 โวลต์ ที่ได้จากวงจรที่ไม่มีการชดเชยของอุณหภูมิ....	63
3.27	แสดงค่าความต้านเปรียบเทียบกันระหว่างวงจรที่มีการชดเชย และไม่มีการชดเชย อุณหภูมิ...63	63
4.1	บล็อกไดอะแกรมของระบบป้อนกลับแบบลูปเดี่ยว.....	66
4.2	วงจรกำเนิดความถี่ Wien-Bridge Oscillator	67
4.3	วงจรกำเนิดความถี่รูปที่ 4.2 ที่ใช้ในการคำนวณค่าอัตราขยายลูป.....	68
4.4	วงจรกำเนิดความถี่ที่ประยุกต์นำวงจรความต้านทานปรับค่าได้ด้วยแรงดัน.....	70
4.5	แสดงความถี่ที่ V_c เท่ากับ 5 โวลต์	71
4.6	แสดงสัญญาณกำเนิด ที่ V_c เท่ากับ 5 โวลต์	71
4.7	แสดงความถี่ที่ V_c เท่ากับ 6 โวลต์	72
4.8	แสดงสัญญาณกำเนิด ที่ V_c เท่ากับ 6 โวลต์	72
4.9	แสดงความถี่ที่ V_c เท่ากับ 7 โวลต์	73
4.10	แสดงสัญญาณกำเนิด ที่ V_c เท่ากับ 7 โวลต์	73
4.11	แสดงสัญญาณกำเนิด ที่ V_c เท่ากับ 5, 6, 7 โวลต์	74

สารบัญรูป (ต่อ)

รูปที่	หน้า
ก.1 แสดงวงจร VCFR ที่มีแรงดัน $V_k = 2.8$ volt ที่จุด 13	81
ก.2 แสดงวงจร VCFR ที่มีแรงดัน $V_k = 0$ volt ที่จุด 13	82
ก.3 แสดงวงจร CMOS 1 ตัว ที่มีแรงดัน V_G เท่ากับที่จ่ายให้กับวงจร VCFR	83

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ในปัจจุบัน เทคโนโลยีด้านอิเล็กทรอนิกส์ และโทรคมนาคม ได้มีการพัฒนาไปอย่างรวดเร็ว และสิ่งหนึ่งที่เป็นส่วนประกอบพื้นฐานที่สำคัญที่ช่วยให้การพัฒนามีความล้ำหน้ายิ่งขึ้น ก็คือ เทคโนโลยีการออกแบบวงจรทางอิเล็กทรอนิกส์ ซึ่งมีผลดี และอำนวยความสะดวก ที่จะช่วยให้การนำไปใช้เพื่อการพัฒนา และการประยุกต์ใช้งานในอนาคต

รูปแบบของวงจรที่มีการพัฒนา สามารถแบ่งได้เป็นการพัฒนามบนพื้นฐานวงจรแบบ อนาล็อก และดิจิทัล โดยในการนำเสนอในที่นี้ จะเป็นวงจรเกี่ยวกับการให้ค่าความต้านทาน โดยที่เราสามารถควบคุมได้ โดยการปรับค่าแรงดันควบคุมนั้น ในการนำเสนอนี้ เราจะนำเสนอวงจรที่พัฒนามบนพื้นฐานของซิมอส โดยที่เราจะออกแบบ วงจรโดยใช้ซิมอส ที่ประกอบกัน ไปวงจรย่อย ๆ ที่มีอยู่แล้วนำมาประกอบกันเพื่อเป็นวงจรใหม่ ที่สามารถให้ค่าความต้านทาน และสามารถควบคุมได้ และในปัจจุบัน การผลิต วงจรรวม (IC) มีการลงทุนมากขึ้นเพราะมีข้อดีที่เหนือกว่า การผลิตส่วนประกอบแบบดิสครีท ซึ่งผลของการทำเป็นวงจรรวมนั้น หากเราสามารถทำเป็นวงจรความต้านทานได้ ก็จะเป็นการดีที่เราสามารถสร้างวงจรรวมที่มีค่าความต้านทานอยู่ภายใน ซึ่งก็หมายถึงการผลิตวงจรรวมที่เราไม่ต้องมีการเชื่อมต่อกับอุปกรณ์อื่น ๆ ภายนอกเลย ส่งผลช่วยให้ค่าพารามิเตอร์ต่าง ๆ สามารถกำหนด และมีค่าเท่ากัน คุณสมบัติต่าง ๆ มีค่าเข้ากันได้

ในวิทยานิพนธ์เล่มนี้จะเป็นการออกแบบวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน (VCFR: Voltage-Controlled Floating Resistance Circuit) ซึ่งเป็นแรงดันที่เป็นอิสระจากแรงดันขั้วเริ่ม วงจรนี้เป็นวงจรที่มีประโยชน์มากวงจรหนึ่งในด้านการประมวลสัญญาณทางอนาล็อก และได้มีการประยุกต์ใช้งานอย่างกว้างขวางในหลายสาขาทั้งทางด้าน อิเล็กทรอนิกส์ และโทรคมนาคม เช่น วงจรกรองความถี่ วงจรกำเนิดสัญญาณนาฬิกา โดยวงจรทั้งหมดมีโครงสร้างที่ไม่ซับซ้อนและถูกออกแบบด้วยเทคโนโลยีซิมอส ซึ่งจะได้อีกกล่าวต่อไป

จากการศึกษาวงจรที่มีอยู่ เราได้ศึกษาวงจรความต้านทานแบบลอยตัว ที่ปรับค่าได้ด้วยแรงดันควบคุม และพบว่าค่าความเป็นเชิงเส้นยังไม่ดีเท่าที่ควร จึงได้ทำการออกแบบพัฒนางจรขึ้นมาจากวงจรย่อย ๆ หลาย ๆ วงจร ประกอบเข้าด้วยกัน เพื่อให้ได้ค่าความต้านทานชนิดลอยตัวที่มีค่าเป็นเชิงเส้นที่ดีขึ้น

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

ปัญหาที่พบในปัจจุบันของวงจรความต้านทานแบบลดยตัวปรับค่าได้ด้วยแรงดัน นั้น คือ การให้ค่าเป็นเชิงเส้นไม่บ่อยนัก และค่าที่ได้ มีผลกระทบอื่น ๆ ด้วย เช่น ผลจากอุณหภูมิ และค่าแรงดันซิดริ่ม

วงจรความต้านทานแบบลดยตัวปรับค่าได้ด้วยแรงดันที่ออกแบบ จะเป็นวงจรที่ประกอบด้วย วงจรพื้นฐาน หลาย ๆ วงจร นำมาประกอบและทำการวิเคราะห์เพื่อที่จะทำให้ เป็นวงจรที่มีค่าเป็นเชิงเส้นมากที่สุด และสามารถนำไปประยุกต์ใช้งานได้

ในปัจจุบันได้มีบทความวิจัยหลายบทความ ที่ทำการออกแบบและสังเคราะห์ความต้านทานขึ้น และมีหลายบทความเช่นกันที่สามารถปรับค่าได้ดี ซึ่งอาจจะใช้แรงดัน หรือ กระแสเป็นตัวปรับค่าความต้านทาน แต่โดยส่วนมากแล้ว จะมีค่าไม่เป็นเชิงเส้นเท่าที่ควร หรือ มีความเป็นเชิงเส้นต่ำมาก ซึ่งในการนำเสนอนี้ สามารถแก้ปัญหาเหล่านี้ได้ โดยใช้หลักการของวงจรทรานสดักเตอร์ที่ออกแบบ และ สังเคราะห์ขึ้นโดยเฉพาะ มีคุณสมบัติเด่นคือความเป็นเชิงเส้นสูงมาก และสามารถควบคุมค่าความต้านทานได้ด้วยแรงดัน และมีช่วงแรงดันอินพุตปฏิบัติงานที่กว้าง -1 ถึง 1 โวลต์ และใช้แรงดันควบคุมในช่วง ประมาณ 4-7 โวลต์ แต่จะสามารถควบคุมค่าให้มีค่าเป็นเชิงเส้นได้ดี โดยวงจรที่ได้ทำการออกแบบ ยังผลทำให้ค่าความต้านทานที่ได้ สามารถแจกคุณสมบัติได้ดังนี้

1. ค่าความต้านทานที่ได้จากการสังเคราะห์ จะเป็นความต้านทานแบบลดยตัว
2. ค่าความเป็นเชิงเส้นสูง ตลอดช่วงแรงดันควบคุม
3. มีช่วงแรงดันอินพุตปฏิบัติงาน กว้าง (Wide Dynamic Range)
4. สามารถปรับแต่งค่าความต้านทานได้ด้วยแรงดัน
5. ให้ผลทางด้านการตอบสนองทางความถี่ได้ดี

1.3 สมมติฐานของการศึกษา และแนวคิดที่ใช้ในการวิจัย

วงจรที่ทำการออกแบบ เพื่อนำเสนอวงจรความต้านทานชนิดลดยตัวที่ควบคุมโดยแรงดันไฟฟ้าและมีการชดเชยผลของอุณหภูมิ โดยใช้เทคนิคการหักล้างความไม่เป็นเชิงเส้นและ เทอมของแรงดันซิดริ่ม (V_T) ออกไป ผลลัพธ์ที่ได้ทำให้มอสทรานซิสเตอร์ทำงานเป็นความต้านทานชนิดลดยตัวปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันซิดริ่ม จึงมีคุณสมบัติความเป็นเชิงเส้นที่ดี และมีเสถียรภาพต่ออุณหภูมิดีขึ้น

โครงสร้างของวงจรประกอบด้วย มอสทรานซิสเตอร์ทำหน้าที่เป็นความต้านทาน 1 ตัว และอีก 16 ตัว ทำหน้าที่เป็นวงจรร้อยต่าง ๆ ซึ่งประกอบด้วย วงจรแปลงกลับค่าแรงดัน วงจรลดทอนแรงดัน วงจรหักลบค่าแรงดัน เพื่อสร้างแรงดันไบแอสให้กับมอสทรานซิสเตอร์ ที่เป็นตัว

ด้านทานแบบลอยตัว ทำงานในช่วงนำกระแสไม่อึดตัวให้เหมาะสม ทำให้ผลของวงจรถูกได้มีคุณสมบัติเป็นเชิงเส้นดี และมีเสถียรภาพต่ออุณหภูมิดีขึ้น

ในการประมวลสัญญาณอนาล็อก ได้มีการทำวิจัยมาอย่างยาวนาน และมีการพัฒนากันอย่างต่อเนื่อง วงจรความต้านทานปรับค่าได้ ก็เป็นวงจรมุ่งที่ทำการพัฒนามาอย่างต่อเนื่อง ในปัจจุบันสามารถแบ่งเป็น 2 พวกด้วยกันคือ วงจรความต้านทานชนิดต่อกราวด์ และวงจรความต้านทานชนิดลอยตัว โดยที่จุดประสงค์ของทั้งสองคือ มีค่าความเป็นเชิงเส้นสูง และ ปรับค่าได้กว้างขึ้น

วงจรถือความต้านทานปรับค่าได้ สามารถนำไปประยุกต์ใช้งานได้กับงานทางด้าน การประมวลสัญญาณอนาล็อกต่าง ๆ เช่น วงจรกรองความถี่ วงจรขยายสัญญาณ แหล่งกำเนิดสัญญาณ

ในที่นี้ เรายังพบปัญหาที่เกิดจากผลของอุณหภูมิ ซึ่งเราสามารถชดเชยได้บางส่วน โดยในกรณีที่เป็นผลของอุณหภูมิที่เกิดจาก สภาพคล่องที่ผิว (Surface Mobility) นั้น จะยังมีผลกระทบอยู่บ้าง

1.4 การเปรียบเทียบระหว่างวิธีการที่นำเสนอกับวิธีการแบบพื้นฐาน

วงจรถือความต้านทานชนิดลอยตัวที่ปรับค่าได้ด้วยแรงดันควบคุมนี้ ตามวิธีการแบบพื้นฐานที่ใช้ นั้น ส่วนใหญ่วงจรถือความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเหล่านี้ อาศัยแรงดันควบคุม และการหักล้างความไม่เป็นเชิงเส้น ทำให้ค่าความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่ได้ยังอยู่ในเทอมของแรงดันขีดเริ่ม (V_T) ซึ่งค่าของแรงดันขีดเริ่มนี้ จะมีผลเกี่ยวข้องกับอุณหภูมิในขณะทำงาน

แต่วิธีการที่นำเสนอได้อาศัยหลักการใหม่ โดยใช้เทคนิคการหักล้างความไม่เป็นเชิงเส้น และเทอมของแรงดันขีดเริ่ม (V_T) ออกไป ผลลัพธ์ที่ได้ทำให้มอสทรานซิสเตอร์ทำงานเป็นความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม จึงมีคุณสมบัติความเป็นเชิงเส้นที่ดี และมีเสถียรภาพต่ออุณหภูมิดีขึ้น ทำให้เกิดเสถียรภาพของวงจรถือความต้านทานในด้านอุณหภูมิขึ้นเมื่ออุณหภูมิเปลี่ยนแปลงไป

1.5 ขอบเขตการวิจัย

ในวิทยานิพนธ์เล่มนี้ได้นำเสนอวงจรถือความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม โดยใช้หลักการใหม่ซึ่งใช้เทคนิคของการหักล้างความไม่เป็นเชิงเส้นของทรานซิสเตอร์ที่ทำงานในช่วงนำกระแสไม่อึดตัว ซึ่งวงจรร้อยคั้งกล่าวประกอบด้วย วงจรกลับค่าแรงดัน วงจรลดทอนแรงดัน และวงจรมผลต่างแรงดัน โดยวงจรร้อยจะทำหน้าที่เป็นวงจรถือค่าสำหรับทรานซิสเตอร์ที่เป็นความต้านทานและทำงานในช่วงนำกระแสไม่อึดตัว โดยมีการหักล้างความไม่เป็นเชิงเส้นออกไป รวมถึงในเทอมของแรงดันขีดเริ่ม (V_T) ที่เกี่ยวข้องกับอุณหภูมิออกไป ผลที่ได้ของวงจรถือความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีด

เริ่ม มีคุณสมบัติในความเป็นเชิงเส้นดี และมีการชดเชยของอุณหภูมิ ทำให้เสถียรภาพต่ออุณหภูมิดีขึ้น เปรียบเทียบกับวิธีการพื้นฐาน โดยผลการจำลองการทำงานด้วยโปรแกรม PSpice ผลที่ได้แสดงถึงสมรรถนะคุณสมบัติทางไฟฟ้ากระแสตรง ของวงจรความต้านทานชนิดลอยตัวแบบซิมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม ค่าความผิดพลาดเชิงเส้น (Linearity Error) ค่าความต้านทานเมื่ออุณหภูมิเปลี่ยนไป และผลการตอบสนองทางความถี่ เพื่อเปรียบเทียบกับวิธีการแบบพื้นฐาน

1.6 ขั้นตอนการศึกษา

วิทยานิพนธ์เล่มนี้ได้แบ่งเนื้อหาออกเป็น 5 บทด้วยกันคือ

บทที่ 1 กล่าวถึงความจำเป็นมาของงานวิจัย ความมุ่งหมายและวัตถุประสงค์ สมมติฐาน การเปรียบเทียบระหว่างวิธีการที่นำเสนอกับวิธีการออกแบบพื้นฐาน ขอบเขตของการวิจัย รวมถึงขั้นตอนการศึกษา

บทที่ 2 กล่าวถึงทฤษฎีพื้นฐานที่ใช้ในการวิจัย ในส่วนที่เกี่ยวกับเทคโนโลยีของซิมอสและทฤษฎีของมอสเฟตประกอบด้วย บทนำ เทคโนโลยีมอส โครงสร้างของมอสเฟต สัญลักษณ์ของมอสเฟต หลักการพื้นฐานของมอสเฟต ชนิดของมอสเฟต แบบจำลองของมอสเฟตและบทสรุป

บทที่ 3 กล่าวถึงวงจรความต้านทานชนิดลอยตัวปรับค่าได้ ซึ่งประกอบด้วย บทนำ หลักการของวงจรที่นำเสนอ วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันและวงจรร้อยเช่น หลักการเบื้องต้นในการออกแบบวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน วงจรความต้านทานแบบลอยตัว วงจรทรานซิสเตอร์ที่เป็นความต้านทาน วงจรกลับค่าแรงดัน วงจรลดทอนแรงดัน และวงจรผลต่างแรงดัน วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันแบบสมบูรณ์ การวิเคราะห์หาค่าแรงดันอินพุตปฏิบัติงาน การวิเคราะห์หาค่าการตอบสนองทางความถี่ ผลการจำลองการทำงาน ผลการวิเคราะห์ประสิทธิภาพต่ออุณหภูมิ และ บทสรุป

บทที่ 4 กล่าวถึงการประยุกต์ใช้งาน วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน ประกอบด้วย บทนำ วงจรกรองความถี่ต่ำผ่าน แบบปรับค่าความถี่ได้ด้วยแรงดัน หลักการ และผลจำลองการทำงานและบทสรุป

บทที่ 5 กล่าวถึงการสรุปผลการวิจัยและข้อเสนอแนะ ประกอบด้วย บทนำ และ ปัญหาที่เกิดขึ้นและแนวทางแก้ไข

บรรณานุกรม

ภาคผนวก ก. โปรแกรม पीสไปซ์ (PSpice) ที่ใช้วิเคราะห์ในวิทยานิพนธ์

ภาคผนวก ข. บทความที่ได้รับการตีพิมพ์

ประวัติผู้เขียน

บทที่ 2

เทคโนโลยีของซีมอส และทฤษฎีของมอสเฟต

ในหัวข้อนี้จะกล่าวถึงทฤษฎีพื้นฐานต่าง ๆ ที่เกี่ยวข้องในการวิจัยในส่วนของเทคโนโลยีของซีมอสและทฤษฎีของมอสเฟต ซึ่งเนื้อหาในบทนี้จะกล่าวถึง บทนำ เทคโนโลยีของมอส โครงสร้างของมอสเฟต สัญลักษณ์ของมอสเฟต หลักการพื้นฐานของมอสเฟต ชนิดของมอสเฟตแบบจำลองของมอสเฟต และบทสรุป

2.1 บทนำ

วงจรรวม (IC: Integrated Circuit) ที่จะกล่าวถึงในที่นี้จะอยู่ในลักษณะที่เป็น โมโนลิทิก (Monolithic) กล่าวคือ วงจรทั้งหมดซึ่งประกอบด้วย ส่วนประกอบ (Component) ต่าง ๆ ทั้งแบบ แอคทีฟและแพสซีฟ อยู่บนสารกึ่งตัวนำเดียวกัน วงจรรวมนี้โดยทั่วไปจะแบ่งเป็น 2 พวกใหญ่ ๆ คือ พวกลิเนียร์ และ ดิจิตอล ซึ่งในการทำวิทยานิพนธ์เล่มนี้จะเน้นไปในการการออกแบบวงจรถิณีเยอร์ โดยวิทยานิพนธ์นี้เป็นการวิจัยและพัฒนาการออกแบบวงจรรวมด้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม อาศัยหลักการทำงานของมอสเฟตชนิดเอนฮานซ์เมนต์ (Enhancement) ที่มีการทำงานอยู่ในช่วงนำกระแสไม่อิ่มตัว (Non-Saturation Region หรือ Ohmic Region) เป็นหลัก การออกแบบวงจรถิณีเยอร์ได้จำลองการเขียนแบบการทำงานของวงจรโดยใช้โปรแกรมทางคอมพิวเตอร์คือ โปรแกรม PSpice ซึ่งจะใช้เป็นข้อแสดงถึงสมรรถนะของวงจรที่เกิดขึ้นว่ามีคุณสมบัติเป็นไปตามหลักการที่ออกแบบไว้หรือไม่

2.1.1 ข้อเปรียบเทียบระหว่างวงจรรวมกับวงจรดีสครีท

ในปัจจุบันการลงทุนเกี่ยวกับทางด้านอุปกรณ์สารกึ่งตัวนำส่วนใหญ่จะเน้นหนักไปในการผลิต IC มากกว่าการผลิตส่วนประกอบแบบดีสครีท ทั้งนี้เพราะ IC มีข้อดีมากกว่าวงจรดีสครีท กล่าวคือ

- 1) ทางด้าน IC นั้นเราสามารถผลิตวงจรต่าง ๆ ได้ทีละหลาย ๆ วงจรต่อการผลิต 1 ครั้ง ดังนั้นจึงทำให้ต้นทุนในการผลิต IC มีราคาถูก

- 2) เนื่องจากส่วนประกอบภายใน IC เช่น ทรานซิสเตอร์ซึ่งถูกผลิตขึ้นมาพร้อม ๆ กันในกระบวนการผลิต ดังนั้นค่าพารามิเตอร์ของส่วนประกอบต่าง ๆ นั้นมีค่าเท่ากันและคุณสมบัติ (Characteristic) ของส่วนประกอบเหล่านั้นจะมีความสมมาตรกัน (Match) และนอกจากนั้นส่วนประกอบเหล่านี้ยังมีคุณสมบัติต่อสภาวะแวดล้อมต่าง ๆ เช่นการเปลี่ยนแปลงทางอุณหภูมิเหมือนกันด้วย (Thermal Tracking) ซึ่งข้อดีดังกล่าวจึงทำให้ IC มีขีดความสามารถและความเชื่อมั่นในการใช้งาน

สูง (High Performance and High Reliability) โดยที่ผู้สร้างอาจจะสร้างวงจรมีความยุ่งยากและ สลับซับซ้อนมาก ๆ ขึ้นมาได้โดยที่อาจจะเป็นไปได้เลยสำหรับวงจรถิสิกส์

3) เนื่องจาก IC จะไม่มีรอยต่อบัดกรี จึงสามารถผลิตต่าง ๆ อันเกิดขึ้นเนื่องจากสิ่งที่ แอบแฝงอยู่ในรอยบัดกรีนั้นลงไปได้โดยสิ่งเชิง ทำให้วงจรใน IC ทำงานดีกว่าวงจรถิสิกส์ทั่วไป

4) IC แต่ละตัวอาจทำงานได้เท่า ๆ กับบล็อกแต่ละบล็อกของระบบ (System) ทั่ว ๆ ไปในการศึกษาหรือการออกแบบวงจรถิสิกส์ในปัจจุบัณ จึงเน้นหนักไปในทางด้านบล็อก ไดอะแกรมเสียเป็นส่วนใหญ่ จึงจะช่วยให้เกิดความสะดวกขึ้นอีกมาก เพราะสามารถใช้ IC แทนลงใน บล็อกไดอะแกรมนั้นได้เลย โดยที่ผู้สร้างไม่จำเป็นต้องไปสร้างวงจรมีแต่ละบล็อกนั้นอีก จึงทำให้ลดความยุ่งยากของวงจรทั้งหมดลงไปได้

5) IC มีขนาดเล็กและเบา

อย่างไรก็ตามเมื่อ IC มีข้อดี ก็ย่อมจะมีข้อเสียคู่กันไปเป็นธรรมดา ซึ่งข้อเสียข้อหนึ่งของ IC ก็คือ ไม่สามารถปรับแต่งค่าต่าง ๆ เช่น ค่าความต้านทานใน IC ได้โดยง่าย เหมือนกับในวงจรถิสิกส์ แต่ถ้าจำเป็นจริง ๆ ก็จะสามารถปรับแต่งได้โดยใช้แสงเลเซอร์ซึ่งจะทำให้ต้นทุนในการผลิตสูงขึ้นมาก ส่วนข้อเสียอีกข้อหนึ่งของ IC ก็คือ การออกแบบวงจรมีความยุ่งยาก สลับซับซ้อนและ ใช้เวลามากกว่าการออกแบบวงจรถิสิกส์ที่ทำงานอย่างเดียวกันแต่ข้อเสียดังกล่าวก็จะมีผลมากเท่าไรเมื่อเราผลิต IC เหล่านั้นได้จำนวนมาก

2.1.2 ข้อเปรียบเทียบระหว่างทรานซิสเตอร์แบบเฟทกับแบบไบโพลาร์

โดยทั่วไปทรานซิสเตอร์แบบเฟทถูกพิจารณาว่ามีคุณสมบัติที่ดีและมีประโยชน์เหนือกว่า ทรานซิสเตอร์แบบไบโพลาร์ ซึ่งอาจสรุปได้เป็นข้อ ๆ ดังนี้

1) ทรานซิสเตอร์แบบเฟทจะมีค่าความต้านทานอินพุตสูงมาก (High Input Impedance) อยู่ในช่วงประมาณ $10^{10} - 10^{15} \Omega$ โดยขึ้นอยู่กับชนิดของเฟท ซึ่งแตกต่างจากทรานซิสเตอร์แบบไบโพลาร์ที่มีค่าความต้านทานอินพุตต่ำ จึงทำให้เฟทถูกนำไปใช้งานได้อย่างสะดวก กว้างขวางไม่มี ปัญหายุ่งยากในการใช้งานและไม่เป็นภาระในการต่อร่วมกับอุปกรณ์หรือวงจรอื่น ๆ

2) ทรานซิสเตอร์แบบเฟท เป็นอุปกรณ์ที่มีเสถียรภาพการทำงานที่ดีกว่าทรานซิสเตอร์แบบไบโพลาร์ คือ มีค่าความไวต่ออนุกรมหรือรังสี โดยเฉพาะรังสีคอสมิก (Cosmic Ray) น้อยกว่า ทำให้เฟทถูกใช้งานอย่างกว้างขวางในอุปกรณ์การสื่อสารระบบดาวเทียม ซึ่งทำงานในอวกาศ

3) ทรานซิสเตอร์แบบเฟท จะมีสัญญาณรบกวน (Noise) ต่ำกว่าทรานซิสเตอร์แบบไบโพลาร์ การทำงานของเฟทจึงมีประสิทธิภาพสูงกว่า

4) ทรานซิสเตอร์แบบเฟท เป็นอุปกรณ์ที่มีโครงสร้างง่าย ๆ ไม่สลับซับซ้อน โดยเฉพาะ มอสเฟท ทำให้สร้างได้ง่าย ไม่ยุ่งยาก จึงทำให้เฟท มีราคาถูกกว่าทรานซิสเตอร์แบบไบโพลาร์

5) ทรานซิสเตอร์แบบเฟท มีโครงสร้างที่เป็นแบบสมมาตรสองข้าง (Bisymmetrical Structure) คือ ในส่วนของ ซอส และ เคน จะมีความสมมาตรเหมือนกันทุกประการสามารถสลับหน้าที่กันได้ง่ายต่อการออกแบบวงจร โดยเฉพาะอย่างยิ่งการออกแบบเฟทในรูปของวงจรรวม

(Integrated Circuit) ต่างจากกรณีของทรานซิสเตอร์แบบไบโพลาร์ เช่น ในส่วนของอิมิตเตอร์ (Emitter) และ คอลเลคเตอร์ (Collector) มีคุณสมบัติแตกต่างกัน ไม่สามารถสลับหน้าที่กันได้

6) การทำงานของทรานซิสเตอร์แบบเฟต มีการสูญเสียกำลังงานน้อยมาก เนื่องจากค่าความต้านทานอินพุตมีค่าสูง ทำให้มีกระแสไหลได้น้อยมากหรือไม่มีกระแสไหล เช่น ในกรณีของมอสเฟต ดังนั้นจึงทำให้ไม่มีการใช้กำลังงาน ซึ่งแตกต่างจากทรานซิสเตอร์แบบไบโพลาร์ จะมีค่าความต้านทานอินพุตต่ำ ทำให้มีกระแสไหลในด้านอินพุต จึงมีการสูญเสียกำลังงานสูง ดังนั้นเฟตจึงเป็นอุปกรณ์ที่ประหยัดกำลังงานที่ดี คุณสมบัติข้อนี้ทำให้เฟต โดยเฉพาะอย่างยิ่งมอสเฟต (MOSFET) เป็นอุปกรณ์ที่สำคัญอย่างยิ่งมีบทบาทมากที่สุด และถูกนำมาใช้งานกันอย่างแพร่หลายในปัจจุบัน ซึ่งกล่าวได้ว่ามอสเฟต เป็นสิ่งประดิษฐ์จากฝีมือของมนุษย์ที่มีจำนวนมากที่สุดบนโลก

7) ทรานซิสเตอร์แบบเฟต เป็นอุปกรณ์ที่ใช้แรงดันในการควบคุมการทำงาน (Voltage Control) ต่างจากทรานซิสเตอร์แบบไบโพลาร์ที่ควบคุมการทำงานด้วยกระแส (Current Control) ทำให้ง่ายต่อการนำไปใช้งาน โดยสูญเสียพลังงานน้อยที่สุด และในขณะที่ทำงานจะเกิดความร้อนน้อยกว่าทรานซิสเตอร์แบบไบโพลาร์

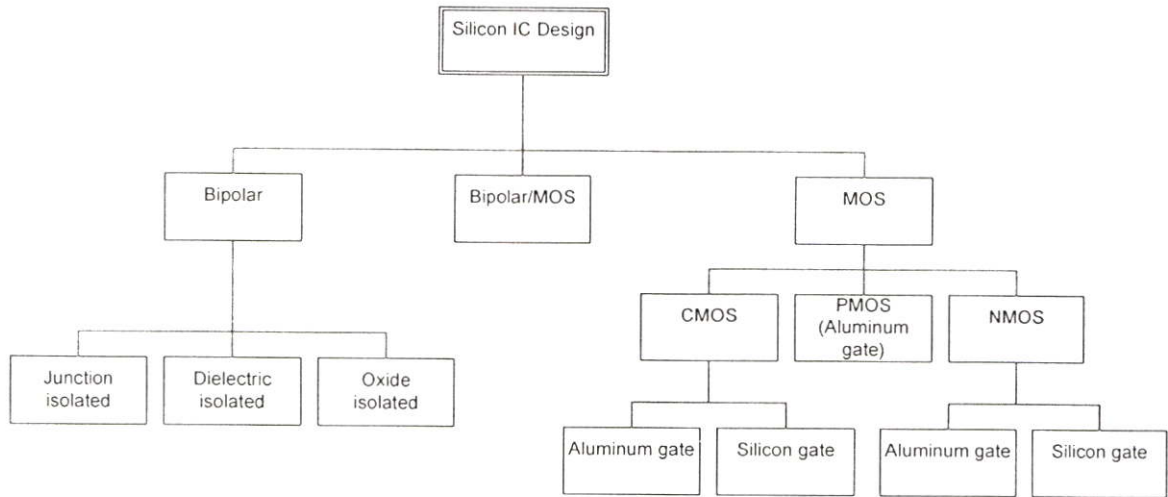
8) กรณีของทรานซิสเตอร์แบบมอสเฟต มีความเหมาะสมมากที่สุดที่จะนำไปสร้างในรูปของวงจรรวม (Integrated Circuit) เพราะมีโครงสร้างที่ง่ายกว่า ทั้งยังสามารถสร้างให้มีขนาดเล็กมาก ๆ ได้ในระดับไมโครเมตร (μm) ซึ่งในเทคโนโลยีของทรานซิสเตอร์แบบไบโพลาร์ยังไม่สามารถทำได้ ทำให้วงจรรวมชนิดมอสเฟต (MOS IC) เป็นวงจรรวมที่มีประสิทธิภาพสูง เช่น วงจรหน่วยความจำ (Memory IC) ซึ่งในแต่ละชิ้นของวงจรรวมที่มีขนาดพื้นที่ประมาณหนึ่งตารางเซนติเมตรจะมีมอสเฟตบรรจุอยู่หลายล้านตัว

สำหรับข้อจำกัดหรือข้อดีของทรานซิสเตอร์แบบเฟตที่สำคัญ ได้แก่ การที่เฟตมีค่าความนำถ่ายโอนหรือทรานส์คอนดักเตอร์ (Transconductance: g_m) ที่มีค่าต่ำ จึงทำให้เฟตมีอัตราขยายที่ต่ำกว่าทรานซิสเตอร์แบบไบโพลาร์

2.2 เทคโนโลยีของมอส

การพัฒนาการของเทคโนโลยี (VLSI: Very Large Scale Integration) เป็นการผลิตวงจรรวมที่เป็นเทคโนโลยีที่นิยมกันมาก เพราะมีข้อดีกว่าเทคโนโลยีแบบอื่น ๆ หลายประการเช่น การสูญเสียของพลังงานต่ำกว่า มีอินพุตอิมพีแดนซ์สูงมาก การออกแบบง่าย ฯลฯ ซึ่งมีความต้องการมากในงานด้านการประมวลผลสัญญาณ (Signal Processing) แบบเป็นวงจรรวมอยู่บนชิปเดียว (Single Chip) การทำงานจะมีประสิทธิภาพมากที่สุดซึ่งในวงจรรวมอนาล็อก (Analog) ซึ่งเป็นบทบาทสำคัญของการผลิตไอซีโดยออกแบบเป็น VLSI ในการออกแบบ VLSI ในระบบวงจรรวมอนาล็อก (Analog Circuit) ส่วนใหญ่ที่รู้จักก็คือ วงจรกรองสัญญาณ วงจรแปลงอนาล็อกเป็นดิจิตอล และวงจรแปลงดิจิตอล

เป็นอนาล็อก วงจรเปรียบเทียบแรงดัน (Voltage Comparator) วงจรควบคุมอัตราขยายอัตโนมัติ (Automatic Gain Control) รูปที่ 2.1 พัฒนาการของแผนผังเทคโนโลยีวงจรรวม

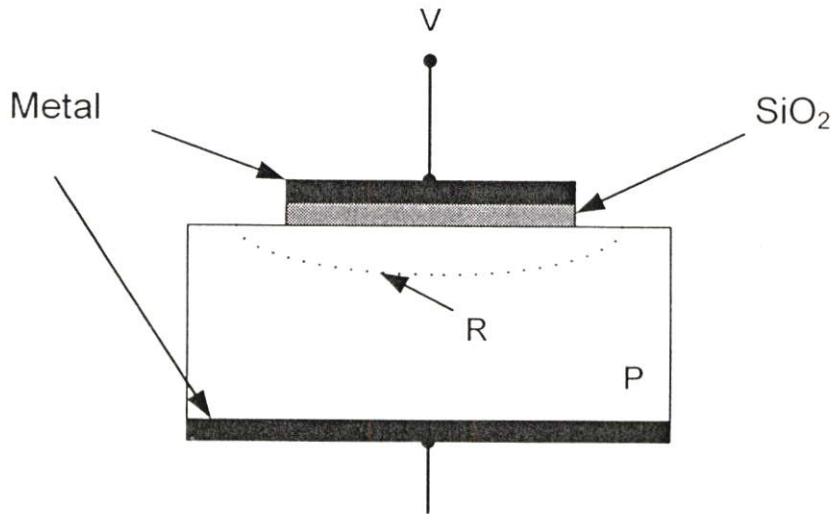


รูปที่ 2.1 แผนผังของเทคโนโลยีวงจรรวม

วิธีการออกแบบ IC นิยมใช้เทคโนโลยีอยู่ 2 แบบคือ แบบไบโพลาร์ (BJT) และแบบมอส (MOS) โดยจะแบ่งเป็นส่วนย่อย ๆ ดังรูปที่ 2.1 ทั้งหมดจะอยู่บนรากฐานของเทคโนโลยีวงจรรวมซิลิกอน (Silicon Integrate – Circuit Technology) โดยเมื่อก่อนการออกแบบวงจรรวมนั้นจะใช้เทคโนโลยีของไบโพลาร์ แต่ในยุคปัจจุบันเทคโนโลยีของมอสได้เจริญเติบโตขึ้นอย่างมาก ซึ่งในส่วนเทคโนโลยีของมอส ทำให้สามารถบรรจุวงจรถูกออกแบบไว้มีความหนาแน่นมากขึ้น เช่น หน่วยความจำ (Memory) หน่วยประมวลผล (Microprocessor) และจากรูปที่ 2.1 จะเห็นได้ว่าในเทคโนโลยีวงจรรวมมีอุปกรณ์หลายชนิด งานวิจัยนี้จะใช้อุปกรณ์มอสเฟตชนิดเอนฮานซ์เมนต์ในการออกแบบ ดังนั้นในบทนี้จะขออธิบายถึงการทำงานของมอสเฟตชนิดเอนฮานซ์เมนต์ ต่อไป

2.3 โครงสร้างของมอสเฟต

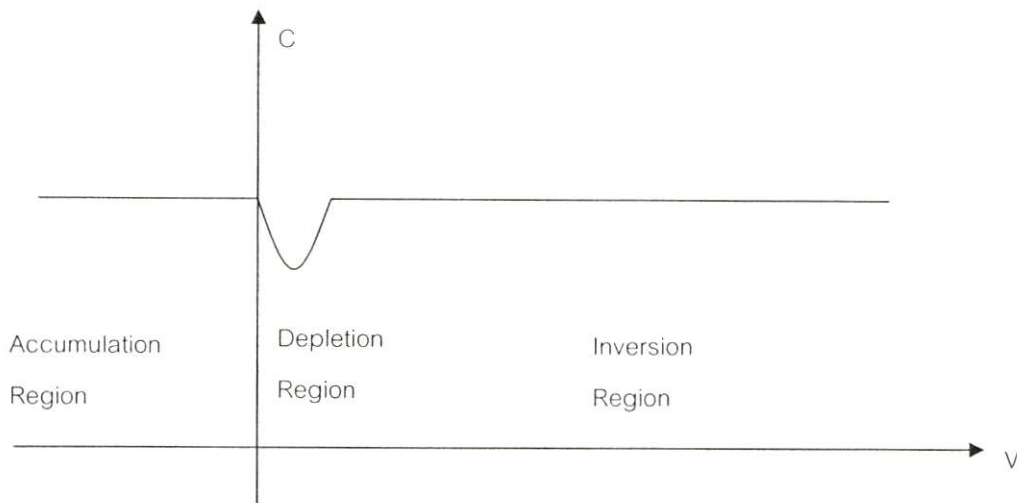
จากรูป 2.2 เป็นภาพแสดงการประกบกันของชั้นต่าง ๆ ที่ประกอบกันเป็นโครงสร้างแบบมอส ที่ประกอบด้วยโลหะชั้นบนซิลิกอนไดออกไซด์ (SiO_2) ซึ่งเป็นฉนวนที่สมบูรณ์ ซิลิกอนชนิดพี และโลหะชั้นล่างที่ซึ่งต่อกับกราวด์ (Ground)



รูปที่ 2.2 โครงสร้างของมอส (MOS: Metal-Oxide Semiconductor)

สมมติให้ V เป็นลบบมีสนามไฟฟ้าคร่อมชั้นของซิลิกอน (โฮล) ใต้บริเวณ R ได้โลหะชั้นล่างประจุลบจะรวมตัวอยู่ในแผ่นโลหะ (Electrode) ด้านบน และประจุบวกจะรวมตัวอยู่ที่บริเวณ R ซึ่งในกรณีนี้ อุปกรณ์นี้จะแสดงตัวเป็นตัวเก็บประจุมีค่าของขนาดความจุไฟฟ้าเป็น

$$C \approx \epsilon_{ox} \frac{A}{l} \quad (2.1)$$



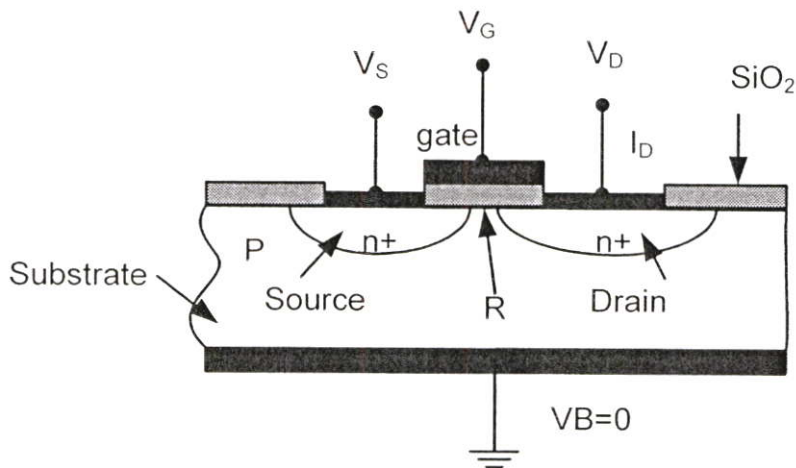
รูปที่ 2.3 ความสัมพันธ์ระหว่างค่าความจุ (C) กับแรงดัน (V)

จากสมการที่ (2.1) ค่าของ ϵ_{ox} เป็นค่าการยอมให้กระแสไฟฟ้าผ่านของ ซิลิกอน (SiO_2) โดยมีค่าของ $\epsilon_{ox} = \epsilon_o k_{ox} \cong 0.35 \text{ pF/cm}$ โดยที่ k_{ox} คือค่าความเป็นฉนวนของ ซิลิกอน (SiO_2) ($k_{ox} = 3.9$), ϵ_o คือ ค่าการยอมให้กระแสไฟฟ้าผ่านของบรรยากาศ ($\epsilon_o \cong 8.854 \times 10^{-14} \text{ F/cm}$)

สำหรับ A คือพื้นที่หน้าตัดของขั้วโลหะด้านบน และ l เป็นความหนาของชั้นออกไซด์ซิลิกอนชนิดพีที่อยู่ระหว่าง R และ โลหะชั้นล่างแสดงตัวเป็นความต้านทาน หรือ ค่าตัวเก็บประจุสูญเสียนั่นเอง

ขั้นต่อไป สมมติให้ V มีแรงดันเป็นค่าบวกน้อย ๆ จะเกิดสนามไฟฟ้าซึ่งผลักดัน (โฮล) ผลที่ได้คือ ประจุลบแยกออกจากกัน โดย (โฮล) ที่เคลื่อนที่จะเป็นผลให้ไม่มีประจุอยู่ที่บริเวณ R ซึ่งเรียกว่า (Depletion Layer) และประจุบวกก็จะรวมกันอยู่ที่ (Electrode) ด้านบนและจะเป็นเหมือนตัวเก็บประจุเมื่อ V เพิ่มขึ้นทำให้ประจุใน R จะมากขึ้นและทำให้ (Depletion Layer) กว้างขึ้นตาม ถ้า V เพิ่มขึ้นเรื่อย ๆ จะมีปรากฏการณ์ใหม่เกิดขึ้น โดยความร้อนที่เกิดขึ้นจาก (โฮล) และอิเล็กตรอนเกิดขึ้นเรื่อย ๆ ในสารกึ่งตัวนำถ้าสนามไฟฟ้าที่ถูกสร้างจาก V ที่เป็นบวกอย่างเพียงพอจะสามารถดูดความร้อนจากอิเล็กตรอนทั้งหมดไปที่ R และอิเล็กตรอนจะเคลื่อนที่ไปที่ผิวหน้า ซึ่งประจุบวกจะรวมตัวอยู่ที่ (Electrode) ด้านบน

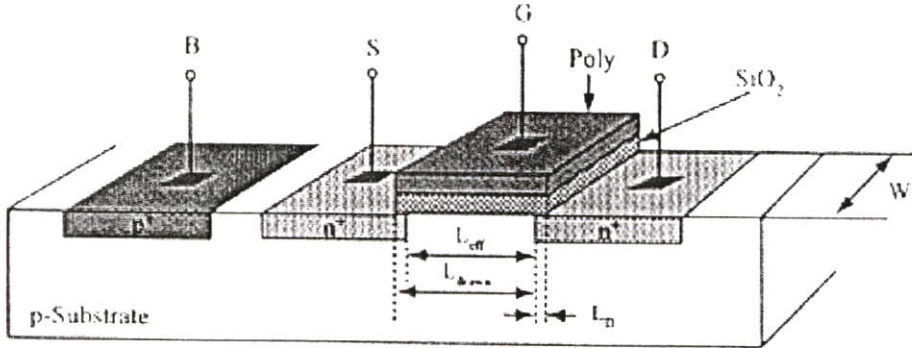
ขณะเดียวกันประจุลบ หรืออิเล็กตรอนจะอยู่ที่ชั้นของผิวหน้า จากสมการที่ (2.1) ค่าของ l ซึ่งเป็นความหนาของ ซิลิกอน (SiO_2) และค่าของ C จะมีค่าเท่ากับกับกรณีที่ V ที่เป็นบวกกับในกรณีที่ค่า V ที่เป็นลบ แต่ในกรณีที่ V เป็นบวกน้อย ๆ จะอยู่ในย่าน Depletion Region ซึ่งค่าของ C ในเทอมของ V จะแสดงไว้ดังรูปที่ 2.3 ซึ่งมีชื่อเรียกอยู่ 3 Region คือ Accumulation Region , Depletion Region, Inversion Region โดยพิจารณาจากรูปที่ 2.4 แสดงถึงรายละเอียดของมอสเฟต ซึ่งจะเห็น n^+ (การโดปสารชนิด n) Region อยู่ 2 ตัวในสารกึ่งตัวนำชนิดพี ในด้านซ้ายจะเรียกว่า ซอส (Source) ซึ่งแรงดันที่ต่ออยู่จะเรียกว่า V_S ในด้านขวาจะเรียกว่า เดรน (Drain) ซึ่งแรงดันที่ต่ออยู่จะเรียกว่า V_D โลหะที่ทำ Electrode จะเรียกว่าเกต ซึ่งแรงดันที่ต่ออยู่จะเรียกว่า V_G และตัวถังของอุปกรณ์ตัวนี้ จะเรียกว่าซับสเตรท (Substrate) หรือ (Bulk) ซึ่งแรงดันที่ต่ออยู่จะเรียกว่า V_B



รูปที่ 2.4 โครงสร้างของมอสเฟต (MOSFET: Metal-Oxide Semiconductor FET)

NMOS ประกอบด้วย ส่วนซับสเตรท (Substrate) ที่เป็นสารกึ่งตัวนำชนิดพี (P-Type) ซึ่งมีสารกึ่งตัวนำชนิดอน 2 ชุด ถูกแพร่ลงบนฐานรอง สารกึ่งตัวนำนี้เรียกว่า ซอส (Source) และ เดรน (Drain) บนผิวหน้าระหว่างซอสกับเดรนจะมีแผ่นฟิล์มบางของ ซิลิกอน (SiO_2) ส่วนบนของซิลิกอน

(SiO₂) จะมีโพลีซิลิกอนซึ่งทำหน้าที่เรียกว่า เกท (Gate) ถ้าส่วนของฐานรองทำด้วยสารกึ่งตัวนำชนิดอน (N) และสารกึ่งตัวนำชนิดพี (P) ถูกแพร่ลงบนฐานรอง โครงสร้างชนิดนี้เรียกว่า PMOS ระยะห่างระหว่างสารกึ่งตัวนำที่เป็น ซอสและเดรน เรียกว่าความยาวแชนเนล (Channel Length: L) และความกว้างของช่องระหว่าง ซอสและเดรน เรียกว่า ความกว้างแชนเนล (Channel width: W)



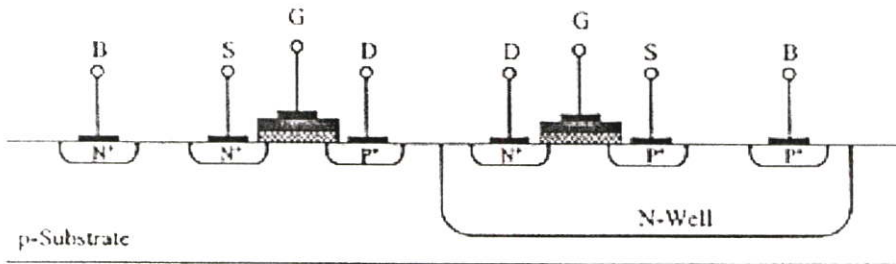
รูปที่ 2.5 โครงสร้างของมอสทรานซิสเตอร์แบบ เอนฮานซ์เมนต์ชนิด เอ็น

จากรูปที่ 2.5 โครงสร้างของมอสทรานซิสเตอร์แบบเอนฮานซ์เมนต์ชนิดอน (NMOS) ขั้วซอส (Source) และขั้วเดรน (Drain) ถูกสร้างขึ้นโดยการแพร่อะตอมสารเจือชนิดอนที่มีความหนาแน่นมาก (Heavily Doped N-Type Region) เข้าไปในฐานรอง (Bulk Region or substrate) ของสารกึ่งตัวนำชนิดพี ซึ่งเป็นผลึกซิลิกอนรูปเดี่ยว (Single Crystal) ที่มีความหนาแน่นน้อย (Lightly Doped P-Type substrate) ขั้วเกทจะเป็นส่วนของโลหะ (Metal) หรือชั้นของโพลีซิลิกอน (Poly Silicon) ซ้อนอยู่บนชั้นของออกไซด์ระหว่างขั้วเดรนและซอส ซึ่งวิธีการในการสร้างชั้นโพลีซิลิกอนสร้างด้วยเทคนิค (CVD: Chemical Vapor Deposition) จากก๊าซสารประกอบของซิลิกอน เช่น ก๊าซไซเลน (Silane) ชั้นของซิลิกอนที่สร้างจะถูกเติมด้วยอะตอมสารเจืออย่างเข้มข้นเพื่อให้มีความนำไฟฟ้าสูง นำไฟฟ้าได้ดีเหมือนตัวนำ ลดค่าแรงดันขีดเริ่ม ทำงานได้ดีที่ความถี่สูง และมีคุณสมบัติเป็นผลึกรูปหรือโพลีซิลิกอน (Poly Silicon) นอกจากนี้แล้ว เกทที่ทำจากซิลิกอนมีความทนทานต่ออุณหภูมิที่สูงกว่าอลูมิเนียม ทำให้ไม่มีปัญหาในการสร้างที่ต้องใช้อุณหภูมิสูง

ระยะห่างระหว่างขั้วซอส และขั้วเดรน เป็นความยาวของมอสทรานซิสเตอร์ (L: Channel Length) และมีระยะทางด้านข้าง (Side wall) เป็นความกว้างของมอสทรานซิสเตอร์ (W: Channel width) จากรูปที่ 2.5 จะเห็นได้ว่า ในเทอมของ L ประกอบด้วย L_{eff} คือ ความยาวจริง (Effective Length), L_{drawn} คือค่าความยาวที่เราเลย์เอาท์ (Layout) เพื่อวาดทรานซิสเตอร์ และ L_D คือความยาวที่เกิดจากการแพร่สารที่เจือแล้วกินความยาวเข้าไป (Diffusion Length) โครงสร้างของมอสทรานซิสเตอร์แบบเอนฮานซ์เมนต์ชนิดพี (PMOS) ลักษณะคล้ายคลึงกับมอสทรานซิสเตอร์แบบเอนฮานซ์เมนต์ชนิดเอ็น (NMOS) แต่จะสลับกันคือ มอสทรานซิสเตอร์ชนิด พี จะประกอบด้วยผลึกฐานรองชนิดเอ็น

(N-Type Substrate) ที่มีความหนาแน่นน้อย และมีการแพร่อะตอมสารเจือชนิดพี ที่มีความหนาแน่นมากเข้าไปในฐานรองเพื่อเป็นขั้วซอส และ เครน

เทคโนโลยีซีมอส (CMOS: Complementary MOS) เป็นการสร้างมอสทรานซิสเตอร์ชนิดเอ็น (NMOS) และมอสทรานซิสเตอร์ชนิดพี (PMOS) บนผลึกแผ่นสารตัวนำเดียวกัน มอสทรานซิสเตอร์ชนิดหนึ่งจะถูกสร้างอยู่ในบ่อฐานรอง (Well) โดยทั่วไปแล้วจะนิยมสร้างมอสทรานซิสเตอร์ชนิดพี ในบ่อฐานรองชนิดเอ็น (N-Well) ดังรูปที่ 2.6



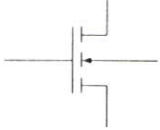
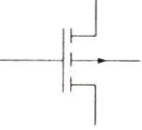
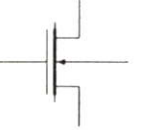
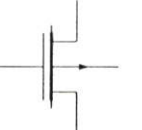
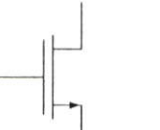
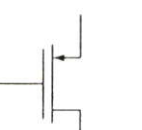
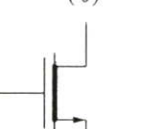
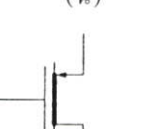
รูปที่ 2.6 โครงสร้างของเทคโนโลยีซีมอส

2.4 สัญลักษณ์ของมอสเฟต

สัญลักษณ์ของมอสเฟตสามารถบอกได้ว่าเป็น มอสเฟตชนิด N หรือ P โดยดูที่หัวของ ลูกศรที่ขาซอส แต่ถ้าหัวลูกศรหันเข้าหาเกตแสดงว่าเป็น PMOS แต่ถ้าหัวลูกศรหันออกจากเกตแสดงว่าเป็น NMOS หรือดูที่ทิศทางของหัวลูกศรที่ขาบอดี (Body) หรือฐานรอง (Substrate) หรือ บางที่อาจเรียกว่า Bulk โดยถ้าหัวลูกศรหันเข้าหาเกตแสดงว่าเป็น NMOS แต่ถ้าหัวลูกศรหันออกจากเกตแสดงว่าเป็น PMOS และสัญลักษณ์ยังสามารถบอกได้อีกว่ามอสเฟตเป็นแบบเอนฮานซ์เมนท์ หรือ ดีพลีชันอีกด้วย แสดงได้ดังตารางที่ 2.1

มอสเฟตแบ่งตามชนิดการทำงานได้ 2 ชนิด คือ ชนิดเอนฮานซ์เมนท์มอส (Enhancement MOSFET) และชนิดดีพลีชันมอส (Depletion MOSFET) ซึ่งแต่ละชนิดจะแบ่งออกได้อีกเป็น N-Channel หรือ NMOS และ P-channel หรือ PMOS ซึ่งโครงสร้างของ NMOS และ PMOS จะมีโครงสร้างตรงข้ามกัน เมื่อโครงสร้างของ PMOS และ NMOS แสดงไว้ในตารางที่ 2.1

ตารางที่ 2.1 สัญลักษณ์ของมอสเฟตชนิด (Enhancement) และมอสเฟตชนิด (Depletion)

NMOS	PMOS	MODE
 (ก)	 (ข)	Enhancement
 (ค)	 (ง)	Depletion
 (จ)	 (ฉ)	Enhancement
 (ช)	 (ซ)	Depletion

จากตารางที่ 2.1 สัญลักษณ์ของมอสเฟตชนิดต่าง ๆ ทั้ง 2 ชนิด แสดงสัญลักษณ์ในรูป (ก) คือ Enhancement NMOS เมื่อโวลต์เตจระหว่างบอดี้และ ซอส $V_{BS} \neq 0$ ในรูป (ข) คือ Enhancement PMOS เมื่อ $V_{BS} \neq 0$ ในรูป (ค) และ (ง) คือ Depletion PMOS เมื่อ $V_{BS} \neq 0$ สัญลักษณ์ในรูป (ก) และ (ข) กับรูป (จ) และ (ฉ) แตกต่างกันที่ $V_{BS} \neq 0$ และ $V_{BS} = 0$ ตามลำดับ

2.5 หลักการพื้นฐานของมอสเฟต

2.5.1 การทำงานของมอสเฟต

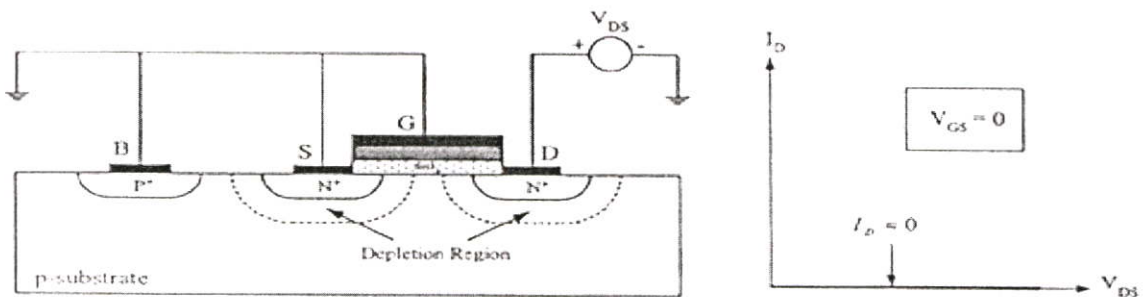
การให้แรงดันไบอัสแก้มมอสเฟต ทำได้โดยแรงดันที่ขาท V_G จะถูกไบอัสเพื่อควบคุมให้มีการเหนี่ยวนำประจุพาหะชนิดเดียวกับส่วนซอสและเดรน นั่นคือการควบคุมให้เกิดแซนเนลระหว่างซอสและเดรน ขั้วของซอสและฐานรองจะถูกต่อลงกราวด์ และส่วนเดรนได้รับศักดาซึ่งทำให้รอยต่อพี-เอ็น (P-N Junction) ที่ส่วนเดรนเป็นไบอัสย้อนกลับ (Reverse Bias) ดังนั้น ในกรณีของแซนเนลศักดาที่ขาท แลเดรนจึงมีค่าเป็นบวก ในทำนองเดียวกันกรณีของพีแซนเนลศักดาที่ขาทและเดรนจึงมีค่าเป็นลบ

ในกรณีที่ไม่มีแรงดันไบอัสที่เกต-ซอส หรือ แรงดันที่เกต-ซอสเป็น ศูนย์ ทำให้ไม่มีสนามไฟฟ้าในชั้นของออกไซด์ ดังนั้นที่ผิวสัมผัสระหว่าง $\text{SiO}_2 - \text{Si}$ ในสารกึ่งตัวนำจะไม่มีเปลี่ยนแปลง

ใด ๆ เกิดขึ้น ทำให้ไม่มีบริเวณปลอดพาหะและแซนเนลในย่านนี้ คงมีแต่บริเวณปลอดพาหะที่อยู่รอบ ๆ รอยต่อพี-เอ็นของส่วนซอสกับฐานรอง และส่วนเดรนกับฐานรองนอกจากนี้โครงสร้างที่เกิดขึ้นระหว่างซอสและเดรนมีลักษณะเป็น $n^+ - P - n^+$ ดังรูปที่ 2.7 ก) ทั้งยังได้รับไบอัสแบบย้อนกลับ (Reverse Bias) จึงทำให้มีกระแสเดรนมีค่าน้อยมาก และอาจจะประมาณค่าได้เป็นศูนย์ หรือ $I_D \approx 0$ แม้ว่าแรงดันเดรน-ซอสจะเพิ่มขึ้นก็ตาม กราฟของ $I_D - V_{DS}$ จึงแสดงได้ดังรูปที่ 2.7 ก) ในขณะที่มอสเฟทจะอยู่ในสภาวะคัทออฟ (Cut-off) หรือเป็นสถานะหยุด ของมอสเฟท แต่ถ้าชั้นฐานรองถูกต่อเข้ากับซอส และแรงดันเดรนมีค่าเป็นลบ จะทำให้รอยต่อ พี-เอ็น ระหว่างเดรนกับฐานรองได้รับการไบอัสตรง (Forward bias) และมีกระแสเดรนได้ อย่างไรก็ดี ในสภาพปกติที่เราใช้งานมอสเฟท เราจะไม่ให้แรงดันเดรนมีค่าเป็นลบ ดังนั้นกระแสเดรนไม่สามารถไหลได้ สำหรับคุณสมบัติและการทำงานของมอสเฟท ในขณะที่มีการให้แรงดันไบอัสที่เกท-ซอส ค่าคงที่ต่าง ๆ โดย $V_{GS} > 0$ และแรงดันเดรน-ซอส มีค่าเปลี่ยนแปลงไป จะทำให้มอสเฟททำงานในย่านต่าง ๆ ซึ่งอาจจะพิจารณาแบ่งออกเป็นช่วง ๆ ได้ดังต่อไปนี้

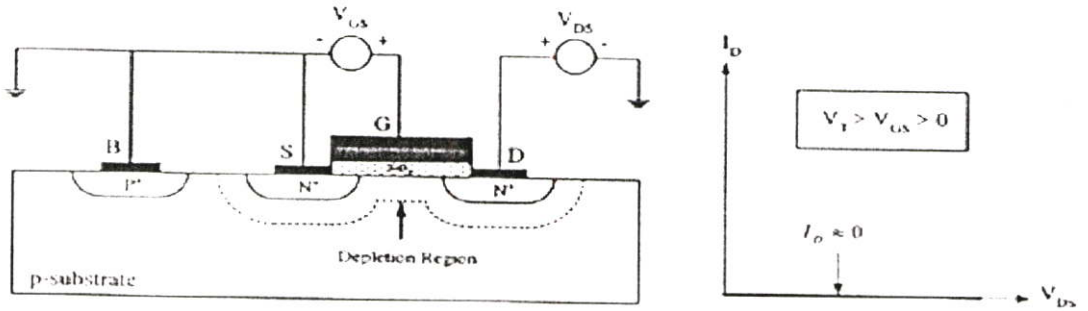
2.5.1.1 กรณีที่ $V_T > V_{GS} > 0$ และ $V_{DS} > 0$; (Cut-off: ช่วงไม่นำกระแส)

เมื่อป้อนแรงดันค่าบวกเข้าที่ขาคเกตเทียบกับขาสอส V_{GS} ที่มีค่าบวกค่าหนึ่ง แต่น้อยกว่าแรงดันขีดเริ่ม (V_T : Threshold Voltage) หรือ $V_T > V_{GS} > 0$ สนามไฟฟ้าในชั้นออกไซด์ที่เกิดจากแรงดันเกทซอส จะผลักให้โฮลในสารกึ่งตัวนำที่ผิวสัมผัส $SiO_2 - Si$ เคลื่อนที่ห่างออกไปความหนาแน่นของโฮลในบริเวณดังกล่าวจึงมีค่าลดลงจากเดิม ผลดังกล่าวทำให้เกิดบริเวณปลอดพาหะ (Depletion Region) ขึ้นในสารกึ่งตัวนำที่อยู่ใต้ส่วนเกท ดังแสดงในรูปที่ 2.7 ข) ดังนั้นในกรณีนี้ซอสและเดรนยังคงถูกแยกจากกันด้วยชั้นของบริเวณปลอดพาหะที่เกิดขึ้นได้ส่วนเกทและเป็นชั้นที่มีความนำไฟฟ้าต่ำ ดังนั้นเมื่อแรงดันเดรนซอสมีค่าเพิ่มขึ้นกระแสเดรนก็จะมีการไหลแต่่า มีค่าน้อยมากประมาณว่าเป็นศูนย์ $I_D \approx 0$ ในสภาวะนี้มอสเฟทยังคงอยู่ในสภาวะคัทออฟ หรือ สถานะ Off เช่นเดิม

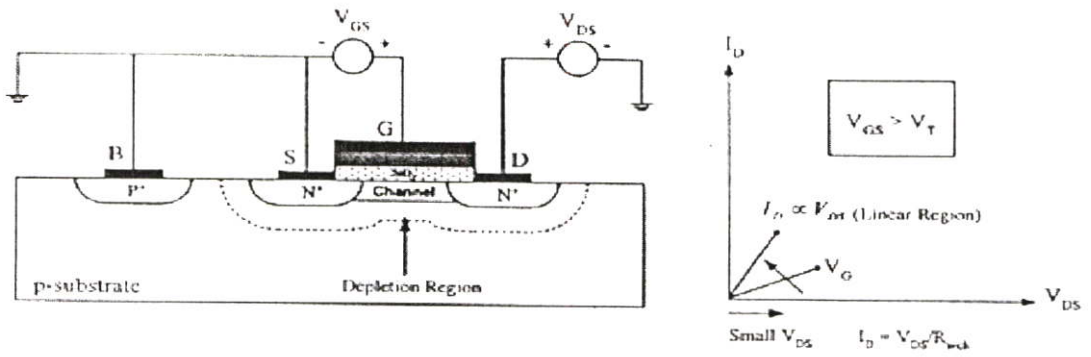


ก) กรณี $V_{GS} = 0$ และ $V_{DS} > 0$

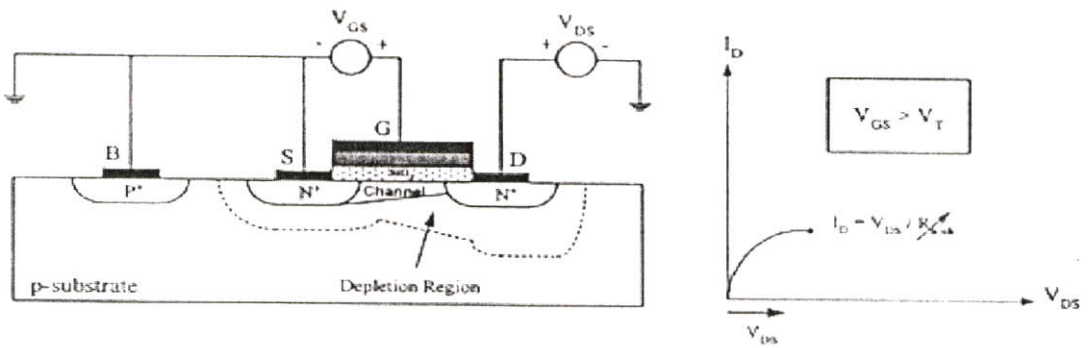
รูปที่ 2.7 การทำงานและคุณสมบัติ $I_D - V_{DS}$ ของมอสเฟทแบบเอ็นแชนชันเมนที่ชนิดเอ็นแซนเนล ขณะที่ V_{GS} มีค่าคงที่ และ V_{DS} มีค่าอยู่ในช่วงต่าง ๆ



ข) กรณี $V_T > V_{GS} > 0$ และ $V_{DS} > 0$

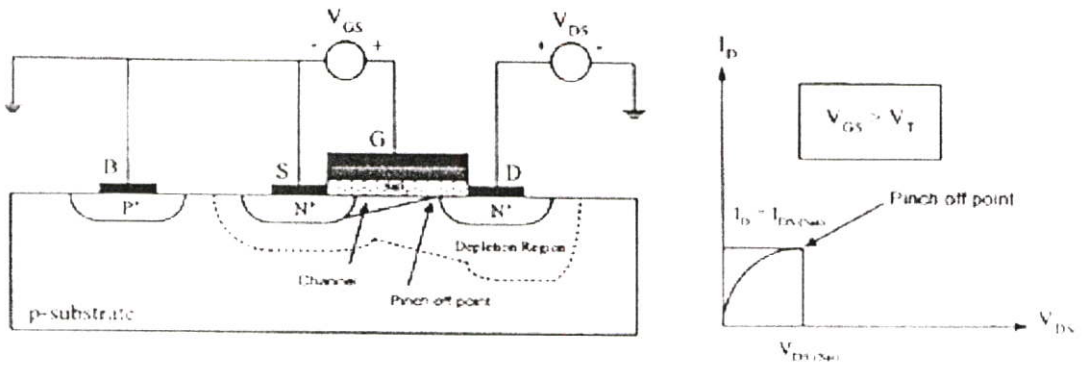


ค) กรณี $V_{GS} > V_T$ และ V_{DS} มีค่าน้อยมาก

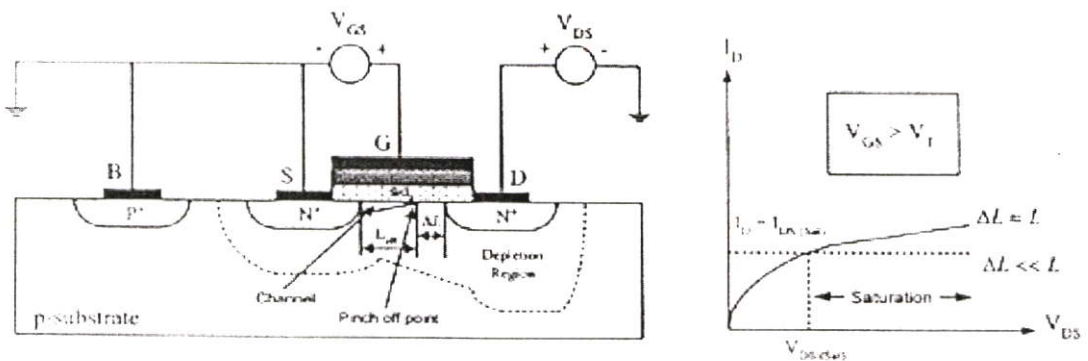


ง) กรณี $V_{GS} > V_T$ และ $(V_{GS} - V_{DS}) > V_T$ หรือ $V_{DS} < V_{DS(sat)}$

รูปที่ 2.7 (ต่อ)



จ) กรณี $V_{GS} > V_T$ และ $V_{DS} = V_{DS(Sat)}$ หรือ $(V_{GS} - V_{DS}) = V_T$



ฉ) กรณี $V_{GS} > V_T$ และ $V_{DS} > V_{DS(Sat)}$

รูปที่ 2.7 (ต่อ)

2.5.1.2 กรณีที่ $V_{GS} > V_T$ และ V_{DS} มีค่าน้อย; (Ohmic Region: ช่วงนำกระแส

ไม่อิ่มตัว)

เมื่อแรงดันเกตซอส V_{GS} มีค่าเป็นบวกเพิ่มขึ้น ในที่สุดแรงดันเกตซอสจะเท่ากับแรงดันขีดเริ่ม V_T หรือมีค่าสูงกว่าแรงดันขีดเริ่ม $V_{GS} > V_T$ ในขณะนี้สนามไฟฟ้าในชั้นฉนวนออกไซด์ที่เกิดขึ้นเนื่องจากแรงดันเกตซอส จะมีค่ามากพอที่จะเหนี่ยวนำให้เกิดชั้นกลับชนิดอน (N-Inversion Layer) หรือแขนเนลชนิดอนในสารกึ่งตัวนำที่ผิวสัมผัสระหว่าง $SiO_2 - Si$ บริเวณใต้ส่วนเกต ดังรูปที่ 2.7 ค) แขนเนลนี้จะมีลักษณะเป็นแผ่นประจุบาง ๆ (Sheet of Charge) ภายในแขนเนลนี้จะมีอิเล็กตรอนซึ่งถูกเหนี่ยวนำอยู่ในแขนเนล และจะมีค่าขึ้นอยู่กับสนามไฟฟ้าในชั้นออกไซด์ หรือแรงดันที่ตกคร่อมชั้นออกไซด์ เมื่อแรงดันเกตซอสคงที่ และแรงดันเดรนเป็นศูนย์มีค่าเท่ากับแรงดันที่ซอส แรงดันที่ตกคร่อมของออกไซด์จะมีค่าเท่า ๆ กันทุกจุดในแขนเนล แต่เมื่อแรงดันเดรนซอส V_{DS} มีค่าเป็นบวก สนามไฟฟ้าในชั้นออกไซด์ที่จุดต่าง ๆ ที่ห่างออกมาจากด้านซอสจะมีค่าลดลง เพราะแรงดันตกคร่อมชั้นออกไซด์ที่จุดใกล้ด้านเดรนจะมีค่าลดลง ผลดังกล่าวทำ

ให้ความหนาแน่นของอิเล็กตรอนในแชนเนลที่เข้าใกล้มาทางด้านเดรนมีค่าลดลงด้วย และจะมีค่าน้อยที่สุดที่ปลายด้านเดรน

อย่างไรก็ดี กรณีที่แรงดันเดรนขอสมีค่าในช่วงต่ำ ๆ อาจประมาณได้ว่าสนามไฟฟ้าทุกจุดมีค่าเท่ากัน ดังนั้นความหนาแน่นของอิเล็กตรอนในแชนเนล ประมาณได้ว่ามีค่ายาวเท่ากันตลอดจากปลายซอสถึงปลายเดรน ถัดจากแชนเนลออกไปจะเป็นบริเวณปลอดภัย ซึ่งแรงดัน $+V_D$ จะทำให้รอยต่อ พี-เอ็น ที่อยู่รอบ ๆ ส่วนเดรนได้รับไบอัสย้อนกลับ ทำให้บริเวณปลอดภัยทางด้านเดรนขยายกว้างมากกว่าทางด้านซอสเล็กน้อย แชนเนลชนิดเอนที่เกิดขึ้นนี้เสมือนกับเป็นแท่งสารกึ่งตัวนำชนิดเอน ที่มีความยาวเท่ากับ L โดยมีขั้วปลายทั้งสองด้าน คือ ส่วนซอสและส่วนเดรน (n') เมื่อแรงดันเดรนเริ่มมีค่าเพิ่มขึ้นเล็กน้อย สนามไฟฟ้าในแชนเนลจะทำให้อิเล็กตรอนในแชนเนลเกิดการครีพท์ (Drift) หรือเคลื่อนที่ในทิศทางจากด้านซอสไปยังด้านเดรน ดังนั้นทำให้มีกระแส I_D เกิดขึ้น โดยมีทิศทางพุ่งเข้าที่ขั้วเดรน ขนาดของกระแสเดรนในขณะนี้ จะถูกจำกัดด้วยค่าความต้านทานของแชนเนล หรือก็คือ $I_D \propto \frac{1}{R_{n-ch}}$ และเป็นไปตามกฎของโอห์มคือ

$$I_D = \frac{V_D}{R_{n-ch}} \quad (2.2)$$

โดยที่ R_{n-ch} คือ ความต้านทานของแชนเนล (Channel Resistance) และเท่ากับ $\frac{1}{G_{n-ch}}$

G_{n-ch} คือ ความนำไฟฟ้าของแชนเนล (Channel Conductance)

ดังนั้นขณะที่แรงดันเพิ่มขึ้นในช่วงต่ำ กระแสเดรนที่เพิ่มขึ้นกับแรงดันเดรน ซึ่งเกือบจะเป็นเชิงเส้น ดังรูปที่ 2.7 ก) เราเรียกการทำงานในย่านนี้ว่า ช่วงเชิงเส้น (Linear Region, Ohmic Region, Triode Region) ในช่วงนี้ มอสเฟตจะมีสภาพไม่อิ่มตัว หรือ (Non-Saturation) กล่าวคือ กระแสเดรนจะขึ้นอยู่กับแรงดันที่เดรน และความชันของกราฟ $I_D - V_D$ จะเพิ่มขึ้นกับแรงดันเกต เนื่องจากแรงดันเกตเพิ่มขึ้นจะทำให้ความนำของแชนเนลเพิ่มขึ้นด้วย

2.5.1.3 กรณีที่ $V_{GS} > V_T$ และ $(V_{GS} - V_{DS}) > V_T$ หรือ $V_{DS} < V_{DS(Sat)}$

เมื่อแรงดันเดรนมีค่าสูงขึ้นไป ค่าความต่างศักย์ระหว่างซอสและเดรน จะทำให้ที่ตำแหน่งต่าง ๆ ในแชนเนลมีศักย์ไม่เท่ากันอย่างเห็นได้ชัด ศักย์ไฟฟ้าที่ปลายซอสยังคงเป็นศูนย์โวลต์ แต่เมื่อตำแหน่งนั้นอยู่ห่างออกมาจากทางด้านซอส หรือเมื่อเข้าไปใกล้ทางด้านเดรน ศักย์คาไฟฟ้าจะมีค่าเป็นบวกเพิ่มขึ้น และจะมีค่าสูงสุดที่ปลายด้านเดรน คือ V_D ดังนั้นแรงดันระหว่างขั้วเกตและแชนเนล (แรงดันคกคร่อมชั้นออกไซด์) ที่ตำแหน่ง X ต่าง ๆ ตลอดความยาวของแชนเนลจะมีค่าไม่เท่ากัน ที่ปลายด้านซอสแรงดันคกคร่อมชั้นออกไซด์จะมีค่าสูงสุดเท่ากับ V_C โดยไม่เปลี่ยนแปลงกับแรงดันเดรน แต่ที่ตำแหน่ง X ที่ห่างจากซอสหรือใกล้เข้ามาทางด้านเดรน แรงดัน

ตกคร่อมชั้นออกไซด์จะมีค่าลดลง และที่ปลายด้านเดรนแรงดันตกคร่อมชั้นออกไซด์นี้จะมีค่าต่ำสุด และมีค่าเท่ากับ $V_{GS} - V_{DS}$ กรณีที่แรงดันเดรนมีค่าไม่สูงมากและทำให้ $(V_{GS} - V_{DS}) > V_T$ แสดงว่าในช่วงนี้ยังมีแชนเนลเกิดขึ้นได้โดยตลอดตั้งแต่ซอสจะมีค่าคงที่ แม้แรงดันเดรนจะเพิ่มขึ้น แต่ความหนาแน่นของอิเล็กตรอนในแชนเนลจะลดลงกับระยะทางที่ห่างออกไปจากด้านซอส และยังมีค่าลดลงเมื่อแรงดันเดรนมีค่าเพิ่มขึ้น ดังรูปที่ 2.7 ง) ซึ่งอาจพิจารณาได้ว่าเมื่อใกล้เข้าไปทางด้านเดรน ขนาดของแชนเนลจะมีค่าลดลง ดังนั้นความต้านทานของแชนเนล R_{n-ch} จะมีค่าเพิ่มขึ้นกับแรงดันเดรน โดยเมื่อแรงดันเดรนมีค่าเพิ่มขึ้น การเพิ่มขึ้นของกระแสจะชะลอตัวลง ดังสังเกตได้จากกราฟ $I_D - V_D$ ซึ่งความชันของกราฟจะมีค่าลดลง (โค้งมากขึ้น) เมื่อแรงดันเดรนเพิ่มขึ้น แต่ยังคงอยู่ในเงื่อนไข $(V_{GS} - V_{DS}) > V_T$ หรือ $V_{DS} < V_{DS(Sat.)}$ โดยที่ $V_{DS(Sat.)}$ หมายถึง แรงดันเดรนซอสที่อิ่มตัว

2.5.1.4 กรณีที่ $V_{GS} > V_T$ และ $V_{DS} = V_{DS(Sat.)}$; (Pinch off point: จุดพินช์ออฟ)

เมื่อแรงดัน V_D ยังคงเพิ่มขึ้นกระทั่งมีค่ามาก จนทำให้แรงดันที่ตกคร่อมชั้นออกไซด์ที่ตำแหน่งปลายด้านเดรนมีค่าเท่ากับแรงดันขีดเริ่มพอดี หรือ $(V_{GS} - V_{DS}) = V_T$ แชนเนลที่ปลายด้านเดรนจะมีขนาดลดลงเป็นศูนย์หรือก็คือ แชนเนลขาดออกพอดีที่เดรน ดังรูปที่ 2.7 จ) ซึ่งเรียกสภาวะนี้ว่า สภาวะพินช์ออฟ (Pinch off) และจุดที่แชนเนลขาดออกพอดีนี้เรียกว่า จุดพินช์ออฟ (Pinch off Point) บริเวณปลอดพาหะตรงส่วนเดรนจะมีขนาดกว้างมากกว่าด้านซอสอย่างเห็นได้ชัด ค่าของแรงดันเดรนซอสที่พอดีที่ทำให้เริ่มเกิดสภาวะพินช์ออฟ ถูกเรียกว่า แรงดันเดรนซิสอิ่มตัว (Saturation Drain Source Voltage $V_{DS(Sat.)}$) หรือในบางกรณีเราก็เรียกกันว่า แรงดันพินช์ออฟ (Pinch off Voltage: V_p)

ในขณะที่พิจารณาได้ว่า แชนเนลที่ขาดออกพอดีที่ตำแหน่งปลายด้านเดรน การทำงานของมอสเฟตในสภาวะนี้จึงคล้ายกับสภาวะพินช์ออฟของ N-Channel JFET กล่าวคือ เมื่ออิเล็กตรอนในแชนเนลถูกครีฟท์ โดยสนามไฟฟ้าจากด้านซอสมาทางด้านเดรน และเมื่อมาถึงปลายแชนเนลที่จุดพินช์ออฟ สนามไฟฟ้าค่าสูงสุดที่ตกคร่อมในช่วงแคบ ๆ ของบริเวณปลอดพาหะระหว่างปลายของแชนเนล และส่วนเดรน จะดึงให้อิเล็กตรอนที่ส่วนปลายแชนเนลข้ามบริเวณปลอดพาหะเข้าไปยังส่วนเดรน ดังนั้นกระแสเดรนยังคงไหลได้แต่ขนาดของกระแส จะถูกจำกัดด้วยปริมาณของอิเล็กตรอน ที่ถูกดึงหรือฉีดข้ามบริเวณปลอดพาหะดังกล่าวและอาจจะพิจารณาได้ว่ากระแสเดรนถูกจำกัดด้วยค่าความต้านทานประสิทธิผล (Effective Resistance) ของแชนเนล ดังนั้นเมื่อแรงดันเดรน-ซอสเพิ่มขึ้น กระแส I_D จะมีค่าเพิ่มขึ้นด้วย (อย่างชะลอตัว) กระทั่งเมื่อถึงค่า $V_{DS(Sat.)}$ กระแสเดรนจะมีค่าสูงสุดเรียกว่า กระแสเดรนอิ่มตัว (Saturation Drain Current) และเขียนแทนด้วย $I_{D(Sat.)}$ ดังรูปที่ 2.7 จ)

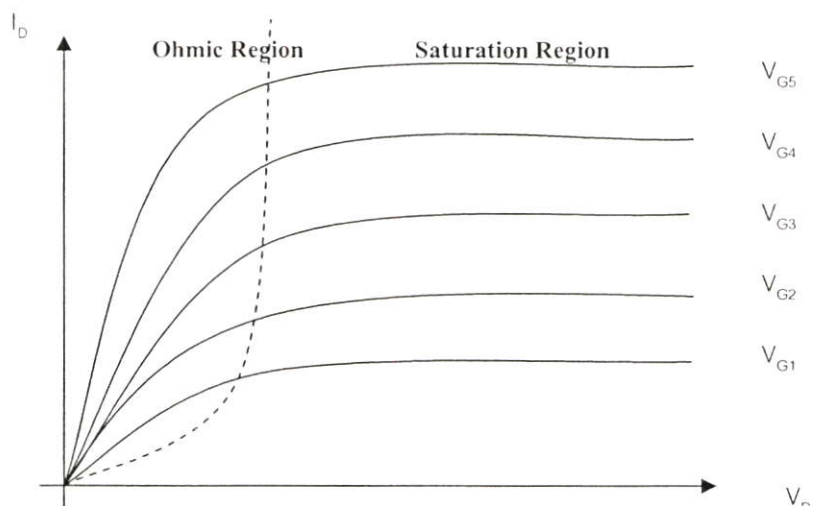
2.5.1.5 กรณีที่ $V_{GS} > V_T$ $V_{DS} > V_{DS(Sat)}$; (Saturation Region: ช่วงนำกระแสอิ่มตัว)

เมื่อแรงดันที่เดรนขอสมีค่ามากกว่าแรงดันอิ่มตัว หรือ $V_{DS} > V_{DS(Sat)}$ ทำให้แรงดันที่ตกคร่อมชั้นออกไซด์ที่บริเวณใกล้ปลายด้านเดรน มีค่าน้อยกว่าแรงดันขีดเริ่ม ($V_{GS} - V_{DS}$) < V_T ดังนั้นในบริเวณดังกล่าวจะไม่มีแชนเนลเกิดขึ้น จึงคล้ายกับว่า จุดพินชออฟเกิดขึ้น เลื่อนไปจากจุดเดรนเข้าไปทางด้านจอส และที่ตำแหน่ง X ใด ๆ ที่เป็นจุดพินชออฟ ตามเงื่อนไขของสมการ ($V_{GS} - V_{DS}(x) = V_T$) ยังคงไม่เปลี่ยนแปลง ดังนั้นเมื่อแรงดันเดรนมีค่าสูงกว่า $V_{DS(Sat)}$ จุดพินชออฟจะเลื่อนเข้าไปใกล้ด้านจอส ดังรูปที่ 2.7 ฉ) ทำให้เกิดบริเวณปลอดพาหะระหว่างจุดพินชออฟกับส่วนเดรน ซึ่งมีระยะกว้างเท่ากับ ΔL หากพิจารณาว่า มอสเฟตนี้เป็นชนิด Long Channel และ $\Delta L \ll L$ ดังนั้นความยาวของแชนเนลจึงมีขนาดสั้นลงจากเดรนน้อยมาก กระทั่งประมาณว่ามีขนาดความยาวเท่าเดิมไม่เปลี่ยนแปลง ดังนั้นความต้านทานของแชนเนล R_{n-ch} จะมีค่าประมาณเท่าเดิม แม้ว่าแรงดันที่เดรนจะมีค่าเพิ่มขึ้นก็ตาม และแรงดันที่ตกคร่อมระหว่างจอสถึงจุดพินชออฟจะมีค่าคงที่เสมอ โดยไม่เปลี่ยนแปลงกับแรงดันเดรนจอส และเมื่อแรงดันที่เดรนจอสเพิ่มขึ้นสูงกว่า $V_{DS(Sat)}$ กระแสเดรนจะประมาณได้ว่ามีค่าคงที่ และเท่ากับค่าของ $I_{D(Sat)}$ ซึ่งเป็นกระแสเดรนอิ่มตัว หาได้จากสมการ

$$I_D \approx I_{D(Sat)} = \frac{V_{D(Sat)}}{R_{eff(n-ch)}} ; V_{DS} > V_{DS(Sat)} \tag{2.3}$$

ซึ่งมอสเฟตถูกพิจารณาว่าทำงานในช่วงนำกระแสอิ่มตัวหรือ (Saturation Region) กล่าวคือ กระแสเดรนจะมีค่าคงที่ โดยไม่เปลี่ยนแปลงกับแรงดันที่เดรน

$$V_D = V_G - V_T$$



รูปที่ 2.8 ความสัมพันธ์ของกระแสเดรน และแรงดันที่ขาเดรนกับจอส

ความสัมพันธ์ของแรงดัน V_G กับกระแส I_D ในขณะที่แรงดันที่ขาเกตคงที่และมอสเฟตทำงานในช่วงนำกระแสอิ่มตัวสามารถเขียนได้ดังรูปที่ 2.8 ซึ่งจะแสดงกราฟความสัมพันธ์ระหว่างกระแสเดรนและแรงดันที่เดรนกับซอส โดยเปลี่ยนค่า V_G โดยที่ $V_{G1} < V_{G2} < V_{G3} < V_{G4} \dots$

การทำงานของมอสเฟตจะเป็นลักษณะของการใช้แรงดันไฟฟ้า ควบคุมปริมาณการไหลของกระแส สมการกระแสเดรนของมอสเฟตถูกคิดขึ้นโดย Sah , H. Shichman และ D. Hodges [14],[15] ดังสมการที่ (2.4) แสดงคุณสมบัติการทำงานของมอสเฟต

$$I_D = K' \frac{W}{L} \left(V_{GS} - V_T - \frac{V_{DS}}{2} \right) V_{DS}; V_{GS} > V_T \quad (2.4)$$

โดยที่ K' = ค่าทรานสคอนดักแตนซ์ (Transconductance) มีค่าเท่ากับ $\mu_0 C_{OX}$

μ_0 = ค่าความคล่องโฮล หรือ อิเล็กตรอน (Surface Mobility of Carrier)

C_{OX} = ค่าความจุต่อพื้นที่ของเกตออกไซด์ (Capacitance per unit area of the gate Oxide)

W = ความกว้างของแชนเนล (Channel width)

L = ความยาวของแชนเนล (Channel Length)

V_{GS} = แรงดันระหว่างขาเกต กับ ซอส

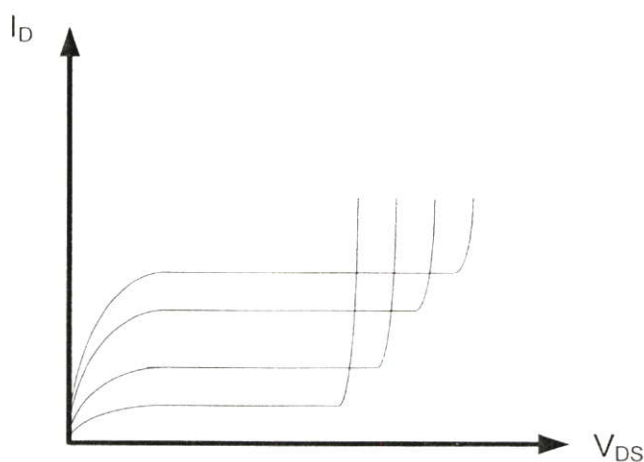
V_T = แรงดันขีดเริ่ม (Threshold Voltage)

V_{DS} = แรงดันระหว่างขาเดรน กับ ซอส

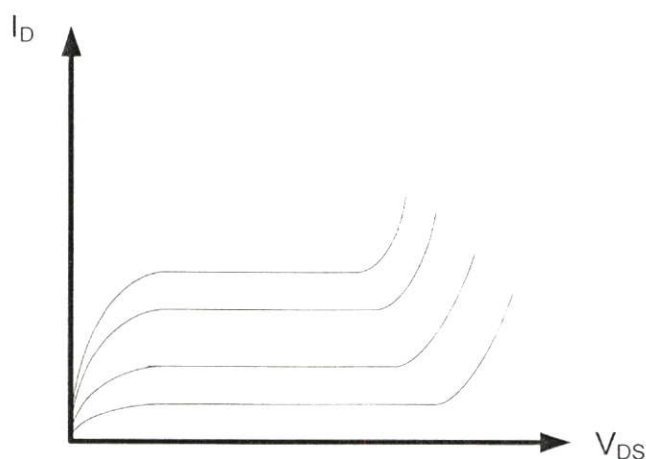
I_D = กระแสเดรน

2.5.1.6 กรณีย่านพังทลาย (Breakdown Region)

เนื่องจากแรงดันไบอัสที่ให้แก่อรอยต่อ พี-เอ็น ระหว่าง เดรน-ฐานรอง เป็นไบอัสย้อนกลับ ดังนั้นเมื่อแรงดันที่เดรนมีค่ามากขึ้นและสูงขึ้นถึงค่า ๆ หนึ่งที่เรียกว่า แรงดันพังทลาย (Breakdown Voltage: V_B) ทำให้รอยต่อเกิดการพังทลายแบบอวาลันซ์ (Avalanche Breakdown) กระแสเดรนที่อยู่ในช่วงอิ่มตัวจะเพิ่มขึ้นอย่างรวดเร็ว และไม่สามารถควบคุมได้ ทำให้มอสเฟตเข้าสู่สภาวะการพังทลาย ดังรูปที่ 2.9 ก) และ ข) ซึ่งเป็นกรณีของมอสเฟตที่มีเกตเป็นโลหะและโพลีซิลิกอนตามลำดับ



(ก) กรณีสของอตุมิเนียมเกท



(ข) กรณีสของโพสิซีลิกอน

รูปที่ 2.9 ย่านฟังก์ชันหลายกระแสแตรนของมอสเฟทจะเพิ่มขึ้นอย่างรวดเร็วเมื่อ $V_D \geq V_B$

2.5.2 สมการกระแสในช่งต่ง ๆ ของมอสเฟท

จากการทำงนของมอสเฟทต่งที่กล่าวมในหัวข้อที่กล่าวมานั้น เราสามารถแบ่งช่งของการนำกระแสของมอสเฟทได้ 3 ช่ง คือ ช่งไม่นำกระแส (Cut-off Region) ช่งนำกระแสไม่อิ่มตัว (Triode Region) และช่งนำกระแสอิ่มตัว (Saturation Region) โดยแต่ละช่งการทำงนจะขึ้นอยู่กับค่า $V_{GS}-V_T$ และค่าของ V_{DS}

2.5.2.1 ช่งไม่นำกระแส (Cut-off Region)

ถ้าค่า $V_{GS}-V_T$ เป็นศูนย์หรือเป็นค่าลบ เป็นช่งที่มอสเฟทไม่ทำงนไม่มีช่งทางเดินของกระแสจะทำตัวเหมือนวงจรเปิด จึงทำให้อมอสเฟทไม่สามารถนำกระแสแตรน (I_D) ได้ มอสเฟทจะอยู่ในช่งไม่นำกระแส (Cut-off Region) ตามสมการ

$$I_D = 0 ; |V_{GS}| - |V_T| < 0 \quad (2.5)$$

2.5.2.2 ช่วงนำกระแสไม่อิ่มตัว (Triode Region หรือ Ohmic Region)

ถ้าค่า $|V_{GS}| - |V_T| > 0$ และ $0 < |V_{DS}| < |V_{GS}| - |V_T|$ แล้ว เป็นช่วงที่แรงดันไบอัสที่ขาเกตและขาซอสมีค่ามากกว่าแรงดันขีดเริ่ม $V_{GS} > V_T$ และแรงดันระหว่างขาเดรนกับขาซอส V_{DS} มีค่าน้อยกว่า $V_{GS} - V_T$ แล้วมอสเฟทจะอยู่ในช่วงของการนำกระแสไม่อิ่มตัว (Triode Region หรือ Ohmic Region) สามารถหากระแสเดรน (I_D) ได้ตามสมการ

$$I_D = K' \frac{W}{L} \left((V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right) \quad (2.6)$$

สำหรับในกรณีที่แรงดันระหว่างขาเดรนและขาซอส V_{DS} มีค่าน้อยมาก เทอมของ $\frac{V_{DS}^2}{2}$ ในสมการที่ 2.6 สามารถตัดทิ้งได้ กระแสเดรน I_D จะมีลักษณะเป็นเชิงเส้น โดยขึ้นอยู่กับแรงดันระหว่างขาเดรนและขาซอส V_{DS} กรณีนี้ มอสเฟทจะประพฤติตัวเสมือนตัวต้านทาน โดยมีค่าความต้านทาน R_{eq} ได้ตามสมการ

$$R_{eq} = \frac{V_{DS}}{I_D} = \frac{1}{K' \frac{W}{L} (V_{GS} - V_T)} \quad (2.7)$$

2.5.2.3 ช่วงนำกระแสอิ่มตัว (Saturation Region)

ถ้าค่า $|V_{GS}| - |V_T| > 0$ และ $|V_{DS}| > |V_{GS}| - |V_T|$ แล้ว เป็นช่วงที่แรงดันที่ขาเกตและขาซอสมีค่ามากกว่าแรงดันขีดเริ่ม $V_{GS} > V_T$ และแรงดันระหว่างขาเดรนและขาซอส V_{DS} มีค่ามากกว่าหรือเท่ากับ $V_{GS} - V_T$ แล้ว มอสเฟทจะทำงานอยู่ในช่วงนำกระแสอิ่มตัว (Saturation Region) สามารถหาค่ากระแสเดรน (I_D) ได้ตามสมการ

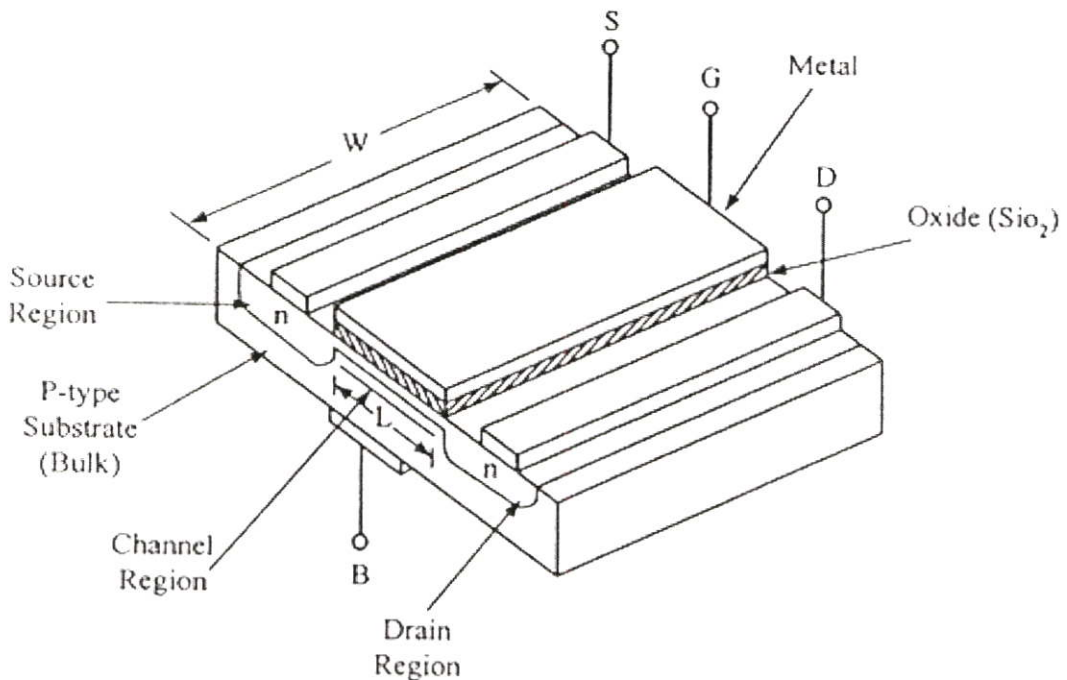
$$I_D = \frac{K' W}{2 L} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad (2.8)$$

โดยที่ λ = แชนเนลเลนจัมมอดูเลชัน (Channel Length Modulation) ; (V^{-1})

2.6 ชนิดของมอสเฟต

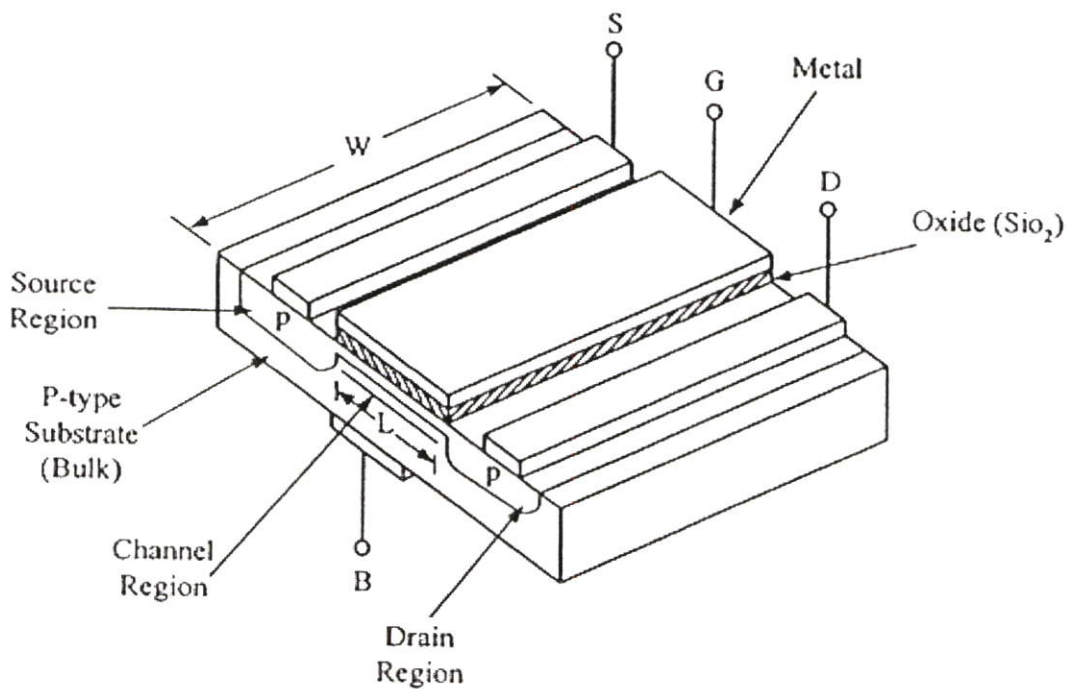
มอสเฟตแบ่งได้เป็น 2 ชนิดคือ ชนิดเอนฮานซ์เม้นท์มอสเฟต หรือเรียกอีกอย่างหนึ่งว่า (E-MOSFET) และชนิดดีพีซีชั้นมอสเฟต หรือเรียกอีกอย่างหนึ่งว่า (D-MOSFET) ดังรูปที่ 2.10 และรูปที่ 2.11 แสดงโครงสร้างของมอสเฟตชนิดเอน และ พี ทั้ง 2 แบบตามลำดับ

จากรูปที่ 2.10 จะเห็นว่าโครงสร้าง (D-MOSFET) จะคล้ายกับ (E-MOSFET) แต่จะแตกต่างกันตรงที่ช่องระหว่างซอสกับเดรนของ (D-MOSFET) จะมีการแพร่สารเอนอยู่ ดังนั้น จึงมีกระแสไหลระหว่างเดรนกับซอส เมื่อแรงดันที่เดรนเป็นบวกเมื่อเทียบกับซอส และที่แรงดันระหว่างเกตกับซอสเป็นศูนย์ $V_{GS} = 0$ เมื่อ V_{GS} มีค่าเป็นลบกระแสเดรนจะลดลงถ้า V_{GS} มีค่าเป็นบวกกระแสเดรนจะเพิ่มขึ้น ส่วนการทำงานของ (E-MOSFET) จะไม่มีกระแสไหลระหว่างเดรนกับซอส เมื่อแรงดันที่เดรนเป็นบวกเมื่อเทียบกับซอส และแรงดันที่เกตกับซอสเป็นศูนย์เมื่อ V_{GS} มีค่าเป็นบวกจะทำให้กระแสเดรนไหล และเมื่อ V_{GS} มีค่าเป็นบวกมากขึ้นจะทำให้กระแสเดรนไหลเพิ่มขึ้น ดังรูปที่ 2.12 แสดงกราฟคุณสมบัติของ (E-MOSFET) และ (D-MOSFET)



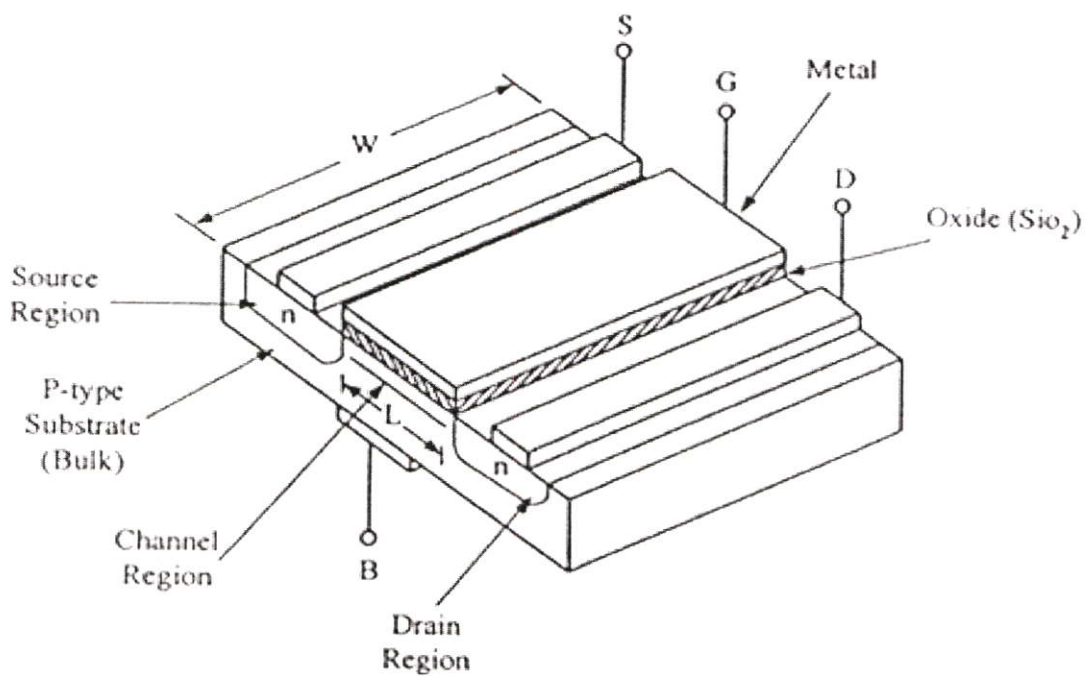
(ก) ชนิด N - Channel

รูปที่ 2.10 โครงสร้างของมอสเฟตแบบ D-MOSFET



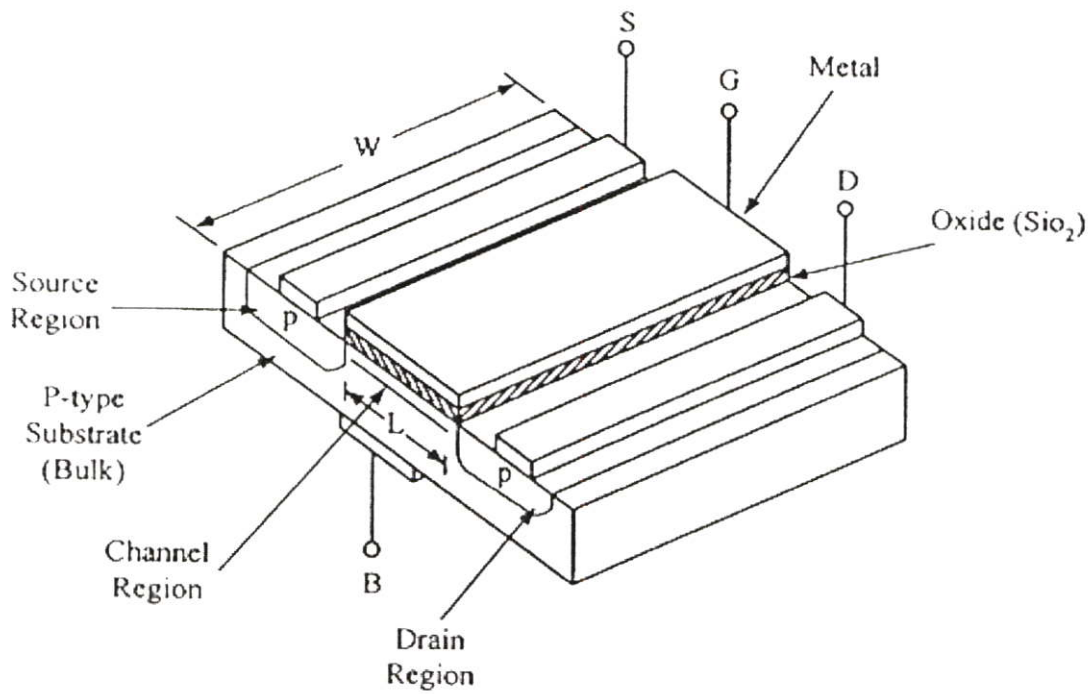
(ข) ชนิด P - Channel

รูปที่ 2.10 (ต่อ)



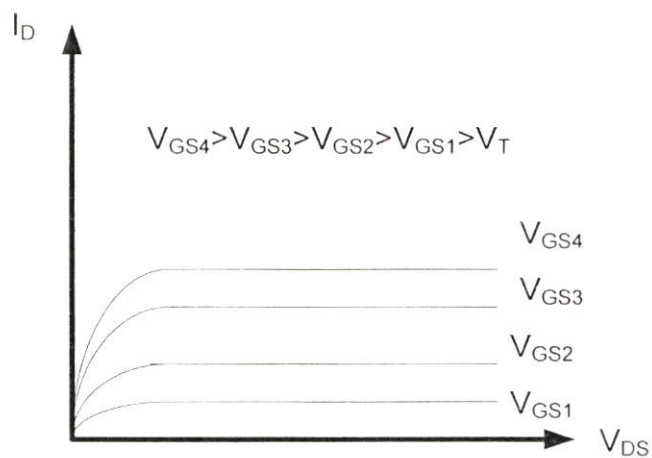
(ก) ชนิด N - Channel

รูปที่ 2.11 โครงสร้างของมอสเฟตแบบ E-MOSFET



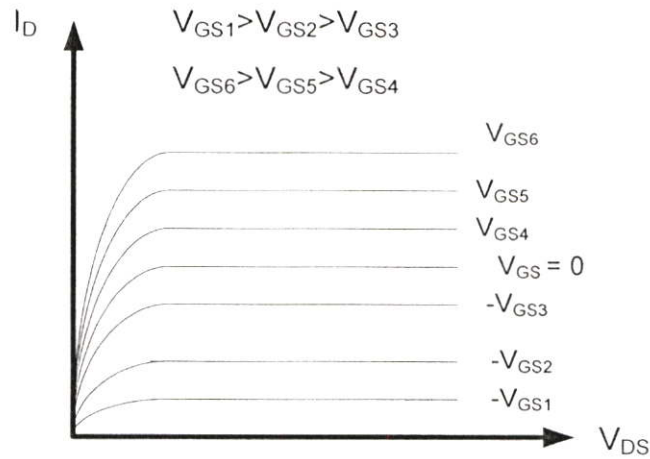
(ข) ชนิด P - Channel

รูปที่ 2.11 (ต่อ)



(ก) ชนิด E-MOSFET

รูปที่ 2.12 กราฟความสัมพันธ์ระหว่าง I_D กับ V_{DS}



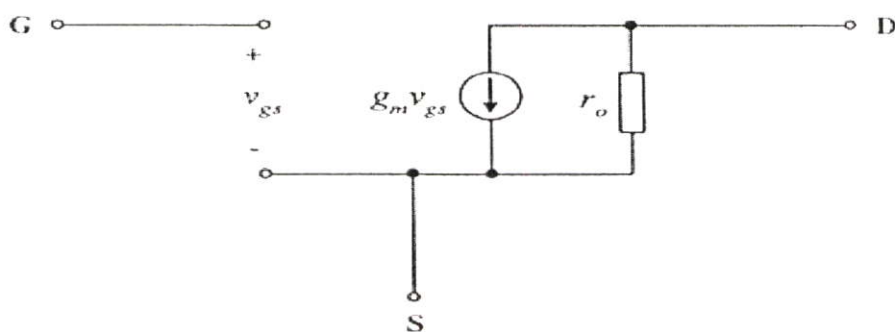
(ข) ชนิด D-MOSFET

รูปที่ 2.12 (ต่อ)

2.7 แบบจำลองของมอสเฟต

2.7.1 แบบจำลองของมอสเฟตสำหรับสัญญาณขนาดเล็กที่มีความถี่ต่ำ

จากรูปที่ 2.13 แสดงแบบจำลองของมอสเฟตสำหรับสัญญาณขนาดเล็กที่มีความถี่ต่ำ (Low Frequency Small Signal Equivalent Circuit Model) จากรูปเป็นการแทนมอสเฟตด้วยวงจรไฟฟ้าเพื่อใช้ในการวิเคราะห์ผลของการตอบสนองต่อสัญญาณที่มีขนาดเล็ก (Small Signal Analysis)



รูปที่ 2.13 แบบจำลองของมอสเฟตสำหรับสัญญาณขนาดเล็กที่มีความถี่ต่ำ

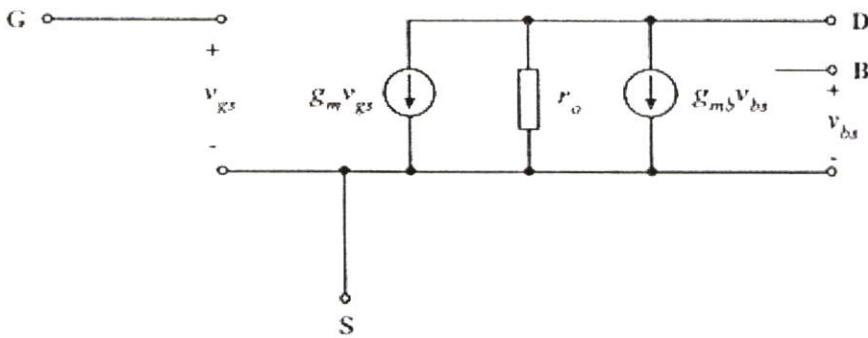
มอสเฟตเป็นอุปกรณ์ที่มีคุณสมบัติในการเปลี่ยนแรงดันที่เกต ซอส (v_{gs}) ให้เป็นกระแสที่เดรน ซอส ($g_m v_{gs}$) ความต้านทานที่ขาเกตมีค่าสูงมาก ซึ่งในทางอุดมคติ (Ideal) ถือว่ามีค่าเป็นอนันต์ (∞) ความต้านทานที่ขาเดรน (r_o) มีค่าค่อนข้างสูง พารามิเตอร์ที่สำคัญอีกตัวหนึ่งที่ใช้ในการวิเคราะห์สัญญาณขนาดเล็ก คือ ค่าทรานส์คอนดักแตนซ์ (g_m) สามารถหาได้ตามสมการ

$$g_m = \frac{\partial I_D}{\partial V_{GS}} = k' \frac{W}{L} (V_{GS} - V_t) (1 + \lambda V_{DS}) \quad (2.9)$$

กรณีที่มอสเฟตทำงานในช่วงนำกระแสอิ่มตัว ค่าของทรานส์คอนดักแตนซ์ (g_m) จะมีค่าเท่ากับ

$$g_m = k' \frac{W}{L} (V_{GS} - V_t) = \sqrt{2k' \frac{W}{L} I_D} \quad (2.10)$$

แบบจำลองสัญญาณขนาดเล็กที่ได้กล่าวมาแล้วในข้างต้น เป็นแบบจำลองที่ยังไม่ได้มีการพิจารณาถึงผลของฐานรอง (Body Effect) ซึ่งเกิดขึ้นเมื่อฐานรองนั้นไม่ได้ต่อยู่กับขาซอสเมื่อรวมผลของฐานรองทำให้ได้แบบจำลองสัญญาณขนาดเล็ก ดังรูปที่ 2.14



รูปที่ 2.14 แบบจำลองของมอสเฟตสำหรับสัญญาณขนาดเล็กที่ฐานรองไม่ได้ต่อยู่กับขาซอส

จากรูปที่ 2.14 สัญญาณขนาดเล็กที่เกิดขึ้นระหว่างฐานรองกับขาซอส (v_{BS}) จะทำให้เกิดค่าของกระแสครนมีค่าเท่ากับ ($g_m v_{BS}$) โดยที่ค่าของ (g_{mb}) คือค่าทรานส์คอนดักแตนซ์ที่ฐานรอง (Body Trans conductance) ของมอสเฟต สามารถหาได้ตามสมการ

$$g_{mb} = \frac{\partial I_D}{\partial V_{BS}} = -k' \frac{W}{L} (V_{GS} - V_t) (1 + \lambda V_{DS}) \frac{\partial V_t}{\partial V_{BS}} \quad (2.11)$$

สำหรับกรณีของมอสเฟตที่ทำงานในช่วงนำกระแสอิ่มตัว สามารถหาได้ตามสมการ

$$g_{mb} = \eta g_m \quad (2.12)$$

$$\eta = \frac{\gamma}{2\sqrt{2|\phi_F| + V_{SB}}}$$

$$\gamma = \frac{\sqrt{2q\epsilon_0\epsilon_{Si}N_{sub}}}{C_{OX}}$$

$$\phi_F = \frac{kT}{q} \ln\left(\frac{N_{sub}}{n_i}\right)$$

2.7.2 แบบจำลองของมอสเฟตสำหรับสัญญาณขนาดเล็กที่มีความถี่สูง

จากรูปที่ 2.15 แสดงแบบจำลองของมอสเฟตสำหรับสัญญาณขนาดเล็กที่มีความถี่สูง ซึ่งรวมผลของตัวเก็บประจุแฝง ได้แก่ C_{gs} , C_{gd} , C_{gb} , C_{sb} , C_{db} ตัวเก็บประจุ C_{sb} และ C_{db} เป็นค่าตัวเก็บประจุแฝงบริเวณรอยต่อ (Junction Capacitance) ระหว่างฐานรอกกับซอสและฐานรอกกับเดรน ตามลำดับ สามารถหาได้ตามสมการ

$$C_{sb} = \frac{A_s C_{sbo}}{\sqrt[n]{1 + \frac{V_{sb}}{\psi_0}}} \quad (2.13)$$

และ

$$C_{db} = \frac{A_d C_{dbo}}{\sqrt[n]{1 + \frac{V_{db}}{\psi_0}}} \quad (2.14)$$

โดยที่

$n = 2$ กรณีรอยต่อพี เอ็น เป็นแบบขั้นบันได (Step Junction)

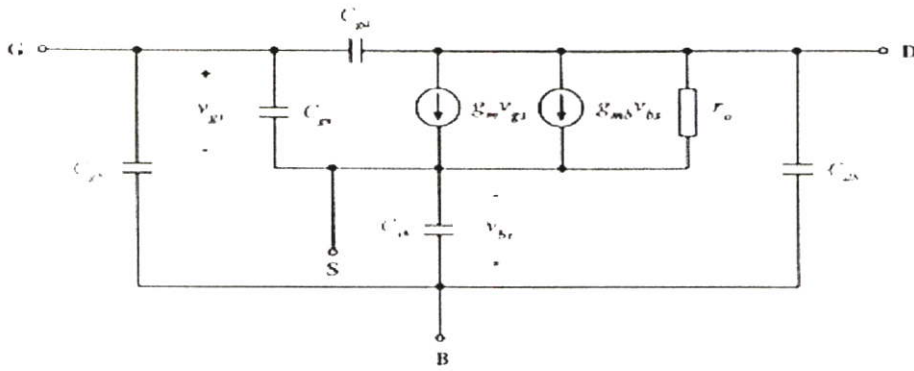
$n = 3$ กรณีรอยต่อพี เอ็น เป็นแบบลาด (Graded Junction)

C_{sb} และ C_{db} เป็นค่าความจุไฟฟ้ากรณี (v_{bs}) และ (v_{db}) มีค่าเป็นศูนย์ ตามลำดับ

ψ_0 เป็นแรงดันที่รอยต่อพี เอ็น ขณะที่แรงดันภายนอกเป็นศูนย์ (Built-in Potential)

A_s และ A_d เป็นพื้นที่ของซอสและเดรน รวมถึงพื้นที่ด้านข้าง (Side-Wall)

V_{sb} และ V_{db} เป็นแรงดันระหว่างขาซอสกับฐานรอกและขาเดรนกับฐานรอก



รูปที่ 2.15 แบบจำลองวงจรสมมูลของมอสเฟตที่ความถี่สูง

ค่าตัวเก็บประจุไฟฟ้าระหว่างเกตและจูนรอง (C_{gb}) เป็นค่าตัวเก็บประจุไฟฟ้าแฝงของออกไซด์ (Parasitic Oxide Capacitance) ซึ่งเกิดขึ้นระหว่างชั้นสารทางด้านเกต (โลหะหรือโพลีซิลิคอน) กับจูนรอง ขณะที่มอสเฟตทำงานอยู่ในช่วงนำกระแสไม่อิ่มตัวและช่วงนำกระแสอิ่มตัว ค่าตัวเก็บประจุไฟฟ้า (C_{gb}) จะมีค่าประมาณศูนย์ ขณะที่มอสเฟตไม่ทำงานหรืออยู่ในช่วงคัทออฟ สามารถหาค่าตัวเก็บประจุไฟฟ้า (C_{gb}) สามารถหาได้ตามสมการ

$$C_{gb} = C_{OX}WL + 2C_{gbo}L \quad (2.15)$$

ค่าตัวเก็บประจุไฟฟ้า (C_{gb}) ในขณะที่มอสเฟตทำงานอยู่ในช่วงนำกระแสไม่อิ่มตัว จะมีค่าเท่ากันสามารถหาได้ตามสมการ

$$C_{gs} = C_{gd} = \frac{1}{2}C_{OX}WL \quad (2.16)$$

ในขณะที่มอสเฟตทำงานอยู่ในช่วงนำกระแสอิ่มตัว ช่องทางเดินของกระแสจะหดแคบลง แรงดันที่ขาเดรนจะมีผลเพียงเล็กน้อยต่อช่องทางเดินกระแสและประจุที่ขาเกต ทำให้ค่าของตัวเก็บประจุ (C_{gd}) มีค่าเท่ากับค่าตัวเก็บประจุแฝงที่ออกไซด์ อันเกิดจากส่วนของเกตซ้อนทับกันกับส่วนของเดรน (Overlap Capacitance) โดยค่า (C_{gd}) มีค่าประมาณอยู่ในระดับ 1 ถึง 10 เฟมโตฟารัด

ค่าของตัวเก็บประจุระหว่างขาเกตและขาซอส (C_{gs}) ในช่วงนำกระแสอิ่มตัว สามารถหาได้ตามสมการ

$$C_{gs} = \frac{\partial Q_T}{\partial V_{gs}} = \frac{2}{3}C_{OX}WL \quad (2.17)$$

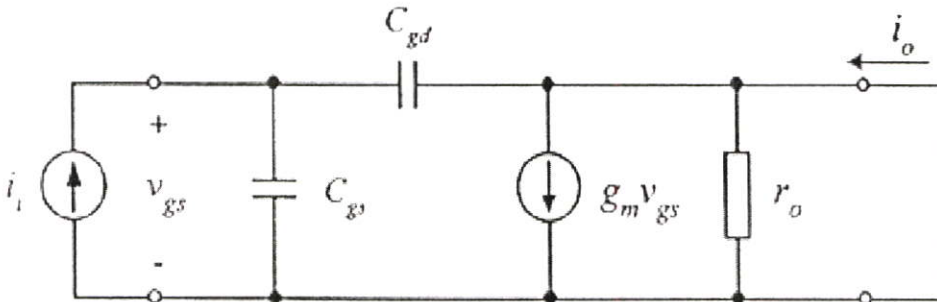
ในทางปฏิบัติค่าตัวเก็บประจุ (C_{gs}) ยังต้องรวมถึงผลของตัวเก็บประจุไฟฟ้า ที่เกิดจากค่าตัวเก็บประจุออกไซด์แฝง เนื่องจากพื้นที่ของส่วนเกตที่ซ้อนทับกันกับส่วนของเดรนเช่นเดียวกับ (C_{gd}) ดังที่ได้กล่าวมาแล้ว

คุณสมบัติที่สำคัญอีกประการหนึ่ง สำหรับในการทำงานที่ย่านความถี่สูงของมอสเฟตที่ทำงานเป็นวงจรถบาย คือ ความถี่ที่มีอัตราขยายเป็นหนึ่ง (Unity Gain Frequency: f_T) โดยนิยามว่าเป็นความถี่ที่อัตราขยายของมอสเฟตที่ต่ออยู่ในรูปแบบของวงจรรวมมอนซอส(Common Source Configuration) ขณะปิดวงจร (Short Circuit) มีค่าเป็นหนึ่งดังรูปที่ 2.16 แสดงแบบจำลองไฮบริด-ไพ (Hybrid- π) ของมอสเฟตในลักษณะวงจรรวมมอนซอส พร้อมทั้งกระแสอินพุต (i_i) และกระแสเอาต์พุต(i_o) ในการหาอัตราขยายกระแสขณะที่ยึดวงจรอยู่ จะต้องมีการป้อนแหล่งกำเนิดกระแสอินพุต (i_i) ที่ขาเข้า ซึ่งจะได้กระแสที่ขาออก (i_o) สามารถหาได้ตามสมการ

$$i_o = g_m v_{gs} - sC_{gd} v_{gs} \quad (2.18)$$

จากที่กล่าวมาแล้วในข้างต้น (C_{gd}) มีค่าน้อยมาก ทำให้พจน์สุดท้ายในสมการที่ 2.18 มีค่าเข้าใกล้ศูนย์ จะได้สมการของกระแสที่ขาออกใหม่มีค่าเท่ากับ

$$i_o \cong g_m v_{gs} \quad (2.19)$$



รูปที่ 2.16 การหาอัตราขยายกระแสขณะที่ยึดวงจร

จากรูปที่ 2.16 แสดง (v_{gs}) ในพจน์ของกระแสขาเข้า (i_i) สามารถหาได้ตามสมการ

$$v_{gs} = \frac{i_i}{s(C_{gs} + C_{gd})} \quad (2.20)$$

จากสมการที่ 2.19 และ 2.20 สามารถหาอัตราขยายกระแสขณะเปิดวงจร ได้เป็น

$$\frac{i_o}{i_i} = \frac{g_m}{s(C_{gs} + C_{gd})} \quad (2.21)$$

จากสมการที่ 2.21 สามารถหาความถี่ที่ทำให้อัตราขยายกระแสมีค่าเป็นหนึ่ง ได้เป็น

$$\omega_T = \frac{g_m}{(C_{gs} + C_{gd})} \quad (2.22)$$

จากสมการที่ 2.22 สามารถหาค่าความถี่ f_T ได้เป็น

$$f_T = \frac{1}{2\pi} \omega_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})} \quad (2.23)$$

$$\text{เมื่อ } f_T = \frac{\omega_T}{2\pi}$$

นอกจากนี้ยังได้มีการใช้โปรแกรมสำเร็จรูปทำการวิเคราะห์ และเลียนแบบการทำงานของวงจรต่าง ๆ กันอย่างกว้างขวางโปรแกรม Spice (Simulation Program with Integrated Circuit Emphasis) เป็นโปรแกรมหนึ่ง ซึ่งถูกใช้มากและเป็นที่ยอมรับ ถูกคิดค้นพัฒนาจากมหาวิทยาลัย Berkley California USA ในโปรแกรม Spice ได้แบ่งรูปแบบจำลอง (Mode) การทำงานของมอสเฟตออกเป็น 3 รูปแบบคือ แบบจำลองระดับหนึ่ง (level 1 Model) แบบจำลองระดับสอง (level 2 Model) แบบจำลองระดับสาม (level 3 Model)

2.7.3 แบบจำลองระดับหนึ่ง (Level 1 Model)

เป็นแบบจำลองแบบพื้นฐาน ที่ใช้อ้างอิงเป็นสมการต่าง ๆ แบบพื้นฐาน เหมาะสำหรับการคำนวณพื้นฐานทั่วไปที่ไม่ต้องการวิเคราะห์ค่าความผิดพลาด (Error) ต่าง ๆ ซึ่งถ้าต้องการคำนวณวงจรแบบง่าย ๆ หรือแบบไม่ต้องพิจารณาความผิดพลาดแบบจำลองนี้ก็เพียงพอที่จะใช้งานได้ ซึ่งสามารถใช้สำหรับการทำงานของมอสเฟตแบบพื้นฐาน ที่มีความยาวขอบขนานมากกว่า 10 ไมครอน โดยใช้โมเดลของ H. Shichman and D. Hodges ซึ่งครอบคลุมการทำงานไปถึง โมเดลของ C.T. Sah ด้วย

2.7.4 แบบจำลองระดับสอง (level 2 Model)

เป็นแบบจำลองที่ต่างจาก (Level 1) อยู่ 2 ส่วน คือ วิธีการคำนวณค่าผลกระทบทางความยาวขนาน (Effective Channel Length: λ) และในส่วนของ การเปลี่ยนแปลง (Transition) ยานการ ทำงานระหว่างช่วงอิ่มตัวและช่วงไม่อิ่มตัว ใช้เวลาการคำนวณการเปลี่ยนแปลง (Transition) การ

ทำงานช่วงอิ่มตัวและช่วงไม่อิ่มตัวมาก หมายถึง วิธีคำนวณการเปลี่ยนแปลงระหว่างรอยต่อของช่วงการนำกระแสอิ่มตัว (Saturation Region) และช่วงการนำกระแสไม่อิ่มตัว (Non-Saturation Region) ในแบบจำลองระดับสองนี้ยังให้ประโยชน์ทางด้านประสิทธิภาพที่ดีกว่าและสนับสนุนการใช้อุปกรณ์ที่มีแชนแนลแคบ (Shot Channel) ได้ซึ่งสามารถใช้สำหรับการทำงานของมอสเฟตที่มีความยาวของแชนแนลน้อยกว่า 10 ไมครอน ซึ่งเรียกว่า Shot Channel effect

2.7.5 แบบจำลองระดับสาม (level 3 Model)

เป็นแบบจำลองที่ผสมผสานตัวแปรจากการสังเกตเข้าไปด้วย (Semi-Empirical Model) โดยตัวแปรต่าง ๆ ที่เพิ่มเข้ามา (จะมีความสัมพันธ์ไม่ชัดเจนว่าส่งผลมาจากคุณสมบัติทางกายภาพของมอสทรานซิสเตอร์) ทำให้ประสิทธิภาพดีขึ้น ในแบบจำลองระดับสามนี้ยังสามารถลดเวลาในการคำนวณการเปลี่ยนแปลง (Transition) ย่านการทำงานระหว่างช่วงการนำกระแสอิ่มตัวและช่วงการนำกระแสไม่อิ่มตัวอีกด้วย

การเลือกชนิดของแบบจำลองสำหรับใช้ในการจำลองการทำงานของวงจรมานั้นโดยทั่วไปจะต้องคำนึงถึงคุณสมบัติทางไฟฟ้าที่จะนำไปประยุกต์ใช้งาน ตัวอย่างเช่น แบบจำลองในระดับหนึ่งเหมาะสมในการใช้วิเคราะห์พื้นฐานโดยผู้ออกแบบ ให้ผลได้ไม่ถูกต้องนัก โดยเฉพาะอย่างยิ่งกับมอสเฟตที่มีขนาดเล็กเพราะโมเดลระดับนี้ ไม่รวมผลของปรากฏการณ์ที่เกิดขึ้นกับมอสเฟตขนาดเล็ก และผลของการนำกระแสในย่านที่ต่ำกว่าแรงดันขีดเริ่ม

2.8 บทสรุป

ในบทนี้ได้กล่าวถึง พื้นฐาน และรวมถึงคุณลักษณะของมอสเฟตอย่างพอสังเขป และการทำงานในย่านต่าง ๆ ทำให้ทราบได้ว่าการทำงานย่านต่าง ๆ เกิดขึ้นได้อย่างไร และมีสมการที่เกี่ยวข้องเพื่อช่วยการคำนวณวงจรมอสเฟตต่าง ๆ ที่ประกอบขึ้นจากมอสเฟต ซึ่งมอสเฟตเป็นอุปกรณ์อิเล็กทรอนิกส์ชนิดหนึ่งสามารถควบคุมปริมาณของกระแสครนได้ด้วยสนามไฟฟ้าที่เกิดขึ้นจากแรงดันที่ขาเกตสามารถแบ่งตามชนิดของมอสเฟตได้เป็น 2 ชนิด คือ เอ็นฮานซ์เม้นท์มอสเฟต และ ดีพลีชั่นมอสเฟต โดยแต่ละชนิดแบ่งออกเป็น PMOS และ NMOS ซึ่งการไบอัสจะมีลักษณะตรงกันข้ามเมื่อพิจารณาสมการกระแสครนของมอสเฟตแบ่งเป็น ย่านการทำงานขึ้นอยู่กับค่าของ $V_{GS} - V_T$ ที่ป้อนเป็นอินพุตให้กับมอสเฟต โดยจะต้องมีค่ามากกว่าแรงดันเทอร์ชโฮลด์ (V_T) จึงจะสามารถควบคุมกระแสเอาต์พุตได้ แรงดันเทอร์ชโฮลด์ นั้น สามารถเปลี่ยนแปลงได้ด้วยแรงดันระหว่างขาซอสกับฐานรอง(Substrate) และในส่วนสุดท้ายของบทนี้ได้กล่าวถึงรูปแบบจำลอง(Model) ของการใช้โปรแกรมเลียนแบบการทำงาน PSpice ใน Model ต่าง ๆ ที่มีใช้กันอยู่ในปัจจุบัน เพื่อการวิเคราะห์วงจรมอสเฟตตามที่ยกแบบมานั้นว่ามีการทำงานเป็นอย่างไร และมีประสิทธิภาพมากเท่าไร

บทที่ 3

วงจรรวมต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน

ในหัวข้อนี้จะกล่าวถึงวงจรรวมต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่เกี่ยวข้องในการวิจัย เนื้อหาในบทนี้จะกล่าวถึง บทนำ หลักการของวงจรที่นำเสนอ วงจรรวมต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอและวงจรร้อย ประกอบด้วย หลักการเบื้องต้นในการออกแบบวงจรรวมต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน วงจรรวมต้านทานแบบลอยตัว วงจรทรานซิสเตอร์ที่เป็นความต้านทาน วงจรกลับค่าแรงดัน วงจรลดทอนแรงดัน และวงจรมัลติแรงดัน วงจรรวมต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันแบบสมบูรณ์ การวิเคราะห์หาค่าแรงดันอินพุตปฏิบัติงาน การวิเคราะห์หาค่าการตอบสนองทางความถี่ ผลการจำลองการทำงาน ผลการวิเคราะห์ประสิทธิภาพต่ออุณหภูมิ และบทสรุป

3.1 บทนำ

วงจรรวมต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเป็นวงจรหนึ่ง ที่มีการประยุกต์ใช้อย่างกว้างขวางในระบบโทรคมนาคม และเครื่องมือวัด อาทิเช่น วงจรขยายสัญญาณ วงจรลดทอนสัญญาณ วงจรรองความถี่และวงจรถ่ายสัญญาณ เป็นต้น วงจรรวมต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันมีการนำเสนอมาโดยตลอด ซึ่งแต่ละวงจรมีข้อดี และข้อเสียที่แตกต่างกันออกไป ขึ้นอยู่กับวิธีการในการออกแบบ ประวัติในการวิจัยแขนงนี้มีมายาวนาน[2]-[10] เริ่มตั้งแต่การใช้ทรานซิสเตอร์แบบไบโพลาร์ และแบบ เฟต จนมาถึงการใช้เทคโนโลยีซิลิคอน และเป็นที่นิยมแพร่หลายเป็นอย่างมาก มีผู้วิจัยหลายคนได้ออกแบบวงจรด้วยมอสเฟต และทำการสังเคราะห์เป็นความต้านทานขึ้นมาซึ่งเหมาะกับงานในแต่ละชนิด วิทยานิพนธ์ฉบับนี้ได้เป็นการนำเสนอ วงจรรวมต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มที่ประกอบขึ้นจากมอสทรานซิสเตอร์ชนิดเอ็นแชนแนลเมนท์ ทำงานในช่วงนำกระแสอิ่มตัวและช่วงนำกระแสไม่อิ่มตัว การออกแบบในวิทยานิพนธ์ฉบับนี้เน้นในเรื่องของวงจรไม่ซับซ้อน อุปกรณ์น้อย เหมาะที่จะสร้างเป็นวงจรรวม

3.2 หลักการของวงจรที่นำเสนอ

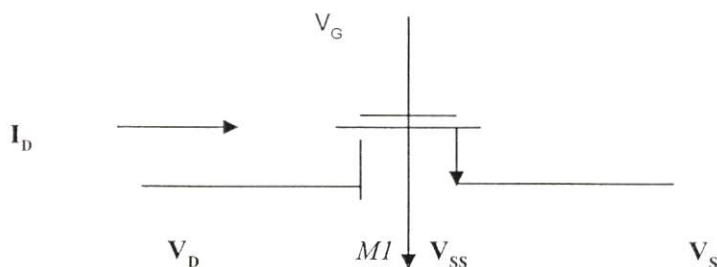
วงจรรวมต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันในวิทยานิพนธ์ฉบับนี้ ได้นำเสนอหลักการใหม่ในการหักล้างความไม่เป็นเชิงเส้น รวมถึงเทอมของแรงดันขีดเริ่ม ซึ่งเป็นตัวทำให้เกิดผลกระทบทางอุณหภูมิออกไป เป็นผลทำให้วงจรที่นำเสนอ มีคุณสมบัติเป็นความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน มีความเป็นเชิงเส้นสูง และลดผลกระทบทางอุณหภูมิ โดยที่วงจรทั้งหมดในวิทยานิพนธ์นี้ ถูกออกแบบด้วยเทคโนโลยีซิลิคอน

3.3 วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอและวงจรร้อย

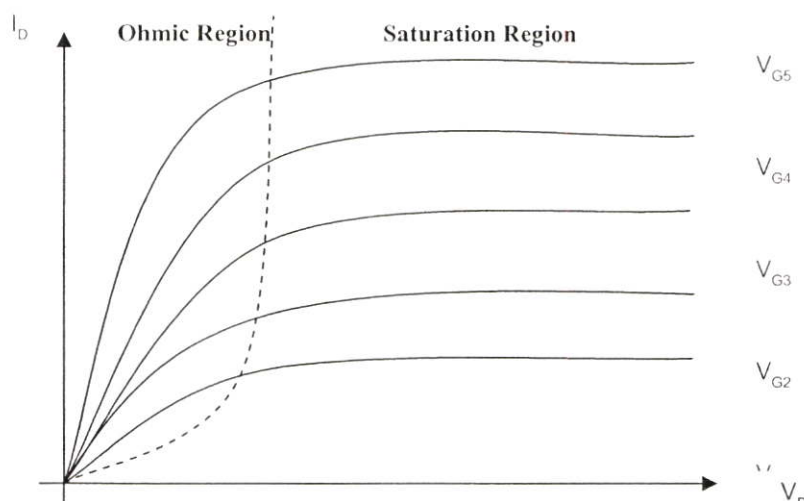
ในการประมวลสัญญาณอนาล็อก ได้มีการทำวิจัยมาอย่างยาวนาน และมีการพัฒนากันอย่างต่อเนื่องวงจรหนึ่ง ก็เห็นจะเป็นวงจรความต้านทานปรับค่าได้ทางอิเล็กทรอนิกส์ โดยหลักการที่ใช้ในอดีตจะใช้ทรานซิสเตอร์คู่ร่วมกับออปแอมป์ จนกลายเป็นการใช้ JFET และในปัจจุบันนิยมใช้มอสทรานซิสเตอร์เป็นหลัก โดยวงจรความต้านทานที่ออกแบบมานั้น สามารถแบ่งเป็น 2 พวกใหญ่ ๆ คือ วงจรความต้านทานชนิดต่อกราวด์ และวงจรความต้านทานชนิดลอยตัว โดยที่หัวใจสำคัญของวงจรความต้านทาน คือ ความเป็นเชิงเส้น และปรับค่าได้กว้าง

3.3.1 หลักการเบื้องต้นในการออกแบบวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน

จากมอสเฟทในรูปที่ 3.1 การทำงานของมอสเฟทจะอยู่ในย่าน (Ohmic Region) หรือ (Linear Region) ดังสมการที่ 3.1 นั้น สามารถที่จะประยุกต์นำมาสร้างเป็นวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน



รูปที่ 3.1 ก แสดงการทำงานของมอสเฟทที่กระแสเดรนไหล



รูปที่ 3.1 ข กราฟแสดงผลเมื่อค่า V_G ต่าง ๆ กัน

$$I_D = \mu_0 C_{OX} \frac{W}{L} \left(V_{GS} - V_T - \frac{V_{DS}}{2} \right) V_{DS} \quad (3.1)$$

ในการออกแบบวงจรความต้านทานปรับค่าได้ด้วยแรงดัน ที่มีใช้กันอยู่ในวงจรเวลานั้น โดยส่วนมากจะมีการจัดแบ่งเป็น 2 พวกดังที่กล่าวมาแล้วนั้น นอกจากนี้ยังมีงานวิจัยบางงานที่การทำงานในย่านอิ่มตัว (Saturation Region) ของมอสเฟตมาทำเป็นวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน ซึ่งก็มีประสิทธิภาพดีอีกชนิดหนึ่ง แต่โดยส่วนมากในงานวิจัยที่ออกมามักจะใช้ในย่านเชิงเส้น (Ohmic Region หรือ Linear Region) มาทำเป็นวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน

3.3.2 วงจรความต้านทานชนิดลอยตัว

ในปี 1982 มีงานวิจัยออกมาชิ้นหนึ่ง ซึ่งเรียกว่า วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน โดยใช้ทรานซิสเตอร์ทำงานในช่วงนำกระแสไม่อิ่มตัว ออกแบบขึ้นโดย M. Banu and Y. Tividis [3] ต่อมาในปี 1989 ได้มีงานวิจัยออกมาอีกชิ้นหนึ่ง ซึ่งเรียกว่า วงจรความต้านทานชนิดลอยตัวโดยใช้เทคโนโลยีของซิมอส ออกแบบขึ้นโดย S.P. Singh and J.V. Hanson [6] และต่อมาในปี 2004 ได้มีงานวิจัยอีกชิ้นหนึ่ง ซึ่งเรียกว่า วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันออกแบบขึ้นโดย Muneo Kushima, Motoi Inaba, Koichi Tanno and Okihiko Ishizuka [4] จากหลักการของงานวิจัยทั้งสามพบว่า การออกแบบวงจรความต้านทานชนิดลอยตัวส่วนใหญ่มักจะออกแบบโดยเน้นเฉพาะการหักล้างเทอมที่ไม่เป็นเชิงเส้นออกไปเท่านั้น ซึ่งวงจรที่ทำหน้าที่ดังกล่าวก็จะเปลี่ยนแปลงไปตามหลักการที่ได้นำเสนอ แต่ไม่ได้นำเสนอในส่วนของการหักล้างแรงดันขีดเริ่ม (V_T) ซึ่งแรงดันขีดเริ่มนี้เมื่อพิจารณาในรูปของอุณหภูมิแล้ว พบว่าความต้านทานที่ได้นั้นจะไม่คงที่เมื่ออุณหภูมิเปลี่ยนแปลง โดยสามารถอธิบายได้ดังสมการที่ 3.2

$$V_T = V_{TO} + \gamma \left(\sqrt{2|\phi_F| + V_{SB}} - \sqrt{2|\phi_F|} \right) \quad (3.2)$$

$$\text{เมื่อ } V_{TO} = V_T(V_{SB} = 0) = V_{FB} + 2|\phi_F| + \frac{\sqrt{2q\epsilon_{Si}N_{SUB}2|\phi_F|}}{C_{OX}}$$

$$\phi_F = \text{Strong inversion surface potential (V)} = \frac{kT}{q} \ln \left(\frac{N_{SUB}}{n_i} \right)$$

$$2|\phi_F| = \text{Surface Potential at Strong inversion}$$

$$V_T = \text{Threshold Voltage}$$

$$V_{FB} = \text{Flat band Voltage}$$

$$\gamma = \text{Bulk threshold parameter}$$

ϵ_{Si} = Permittivity of silicon

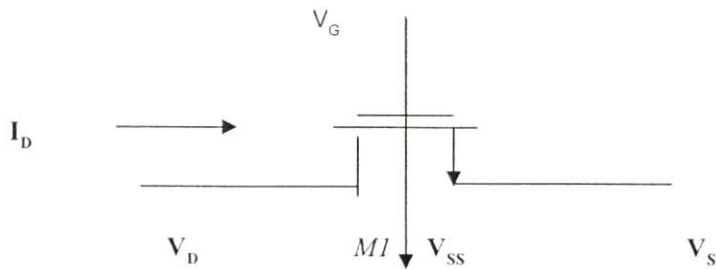
k = Boltzmann's constant

T = Temperature (K)

วิทยานิพนธ์ฉบับนี้จะเสนอวิธีการโดยใช้หลักการใหม่ ซึ่งใช้เทคนิคของการหักล้างความไม่เป็นเชิงเส้นของทรานซิสเตอร์ในช่วงนำกระแสไม่อิ่มตัว รวมถึงในเทอมของแรงดันขีดเริ่ม V_T ที่เกี่ยวข้องกับอุณหภูมิ ทำให้วงจรความต้านทานชนิดลดยตัวปรับค่าได้ด้วยแรงดันที่ได้ มีคุณสมบัติความเป็นเชิงเส้นดี และมีการชดเชยของอุณหภูมิ เมื่อทำการออกแบบให้ทรานซิสเตอร์ทำงานเป็นวงจรร้อยทั้งในช่วงนำกระแสไม่อิ่มตัวและช่วงนำกระแสไม่อิ่มตัว โดยวงจรร้อยดังกล่าวประกอบด้วยวงจรถกลับค่าแรงดัน (Voltage Inverting Circuit) วงจรลดทอนแรงดัน (Voltage Attenuator Circuit) และวงจรถผลต่างแรงดัน (Voltage Subtraction Circuit) โดยวงจรร้อยจะทำหน้าที่เป็นไบอัสสำหรับทรานซิสเตอร์ที่เป็นความต้านทานโดยทำงานช่วงนำกระแสไม่อิ่มตัว

3.3.3 วงจรทรานซิสเตอร์ที่เป็นความต้านทาน

หลักการของมอสทรานซิสเตอร์ที่ทำงานในช่วงนำกระแสไม่อิ่มตัว (Ohmic Region) หรือ (Linear Region) นั้น ดังแสดงไว้ในรูปที่ 3.2 และสามารถอธิบายได้ดังสมการที่ 3.3 และ 3.4 ตามลำดับ เมื่อพิจารณาแล้วทรานซิสเตอร์จะสามารถทำเป็นวงจรร้อยความต้านทานชนิดลดยตัวปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มได้



รูปที่ 3.2 ทรานซิสเตอร์ที่เป็นความต้านทานที่ทำงานในช่วงนำกระแสไม่อิ่มตัว

$$I_D = k_N \left(V_G - V_S - V_T - \frac{V_D}{2} + \frac{V_S}{2} \right) V_{DS} (1 + \lambda V_{DS}) \quad (3.3)$$

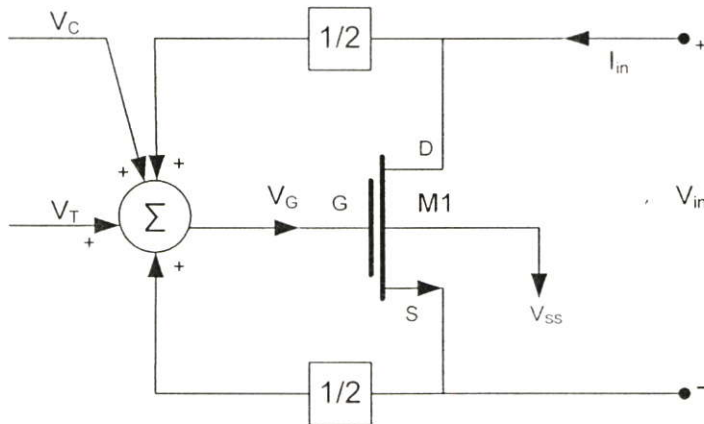
หรือ

$$I_D = k_N \left(V_G - V_T - \frac{V_D}{2} - \frac{V_S}{2} \right) V_{DS} (1 + \lambda V_{DS}) \quad (3.4)$$

เมื่อ

$$\text{ที่ } k_N = \mu_N C_{OX} \left(\frac{W}{L} \right)$$

มอสทรานซิสเตอร์ $M1$ ถูกออกแบบให้ทำงานในช่วงนำกระแสไม่อิ่มตัวตามเงื่อนไขที่ว่า $(V_{GS} - V_{TN}) > V_{DS}$ พิจารณาสมการที่ 3.3 และ 3.4 จะเห็นได้ว่าค่าของ I_D จะมีค่าในเทอมของ V_T ปะปนอยู่ หรือเรียกเทอมของสมการนี้ว่าเทอมของอุณหภูมิ ทำให้ค่าของความต้านทานที่ได้ยังไม่มี การชดเชยในส่วนของอุณหภูมิ มีผลทำให้ค่าความต้านทานที่ได้ไม่คงที่ เมื่ออุณหภูมิเปลี่ยนไป ส่วนอีกเทอม คือ ค่าในเทอมของ $\left(\frac{V_D}{2} + \frac{V_S}{2} \right)$ ปะปนอยู่ หรือเรียกเทอมของสมการนี้ว่าเทอมไม่เป็นเชิงเส้น ทำให้ค่าความต้านทานที่ได้จะไม่เป็นฟังก์ชันของความต้านทานที่สมบูรณ์ จึงต้องทำการหักล้างค่า V_T และ $\left(\frac{V_D}{2} + \frac{V_S}{2} \right)$ ที่ปะปนมาให้หายไปโดยทำการสร้างแรงดันไบอัสเข้าที่ขาเกตของทรานซิสเตอร์ $M1$ ตามสมการที่ 3.5 โดยกำหนดความยาวของแชนเนล $L > 8 \mu\text{m}$ จะทำให้ $\lambda \ll 1$ [13] ซึ่งในวิทยานิพนธ์ฉบับนี้ได้ใช้หลักการนี้ทำการหักล้างเทอมที่ไม่เป็นเชิงเส้นออกไป รวมถึงมีการชดเชยผลกระทบของอุณหภูมิที่เกิดขึ้นในเทอมของแรงดันขีดเริ่ม V_T ดังรูปที่ 3.3



รูปที่ 3.3 หลักการหักล้างเทอมไม่เป็นเชิงเส้นและแรงดันขีดเริ่มออกไปโดยใช้มอสเฟต

จากรูปที่ 3.3 ทรานซิสเตอร์ $M1$ จะถูกไบอัสด้วยแรงดันที่กำหนดขึ้น คือ แรงดันควบคุม V_C แรงดันขีดเริ่ม V_T และแรงดันจากวงจรย่อยต่าง ๆ เป็นผลทำให้ทรานซิสเตอร์ $M1$ ทำงานเป็น ความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน ซึ่งแรงดันไบอัสที่ป้อนให้กับขาเกตของทรานซิสเตอร์ $M1$ จะได้ค่าตามสมการที่ 3.5

$$V_G = V_C + \frac{V_D}{2} + \frac{V_S}{2} + V_T \quad (3.5)$$

เมื่อนำสมการที่ 3.5 แทนค่าในสมการที่ 3.3 หรือ 3.4 จะได้ตามสมการ

$$I_D = k_N V_C V_{DS} \quad (3.6)$$

เมื่อเขียนให้อยู่ในรูปของค่าความต้านทานปรับค่าได้ด้วยแรงดัน จะได้สมการ

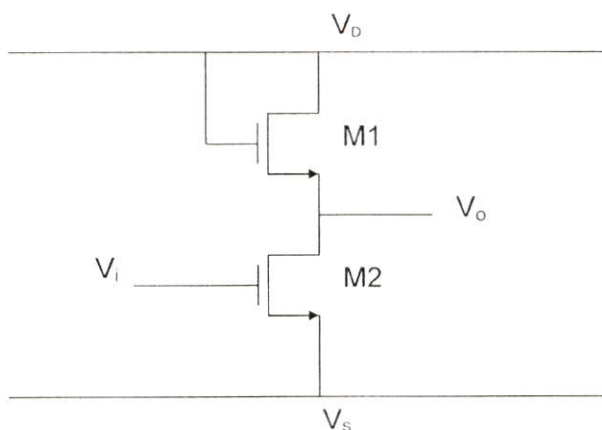
$$R_{eq} = \frac{V_m}{I_m} = \frac{V_{DS}}{I_D} = \frac{1}{k_N V_C} = \frac{1}{\mu_n C_{OX} \left(\frac{W}{L}\right) V_C} \quad (3.7)$$

จากสมการที่ 3.7 แสดงให้เห็นอย่างชัดเจนถึง ความเป็นเชิงเส้นของความต้านทาน ซึ่งเกิดจากการกำจัดในเทอมที่ไม่เป็นเชิงเส้นและในเทอมของแรงดันขีดเริ่ม V_T ของสมการที่ 3.3 และ 3.4 ออกไป ซึ่งหมายถึง ความต้านทานที่ได้นั้นสามารถที่จะปรับค่าความต้านทานได้ด้วยแรงดัน V_C และมีความเป็นเชิงเส้น อีกทั้งยังสามารถลดผลกระทบจากอุณหภูมิได้อีกด้วย

จากสมการที่ 3.7 ดังกล่าวสามารถนำไปออกแบบ วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มได้ โดยวงจรที่ออกแบบนี้จะประกอบด้วยวงจรร้อยต่าง ๆ 3 ส่วนคือ วงจรกลับค่าแรงดัน (Voltage Inverting Circuit) วงจรลดทอนแรงดัน (Voltage Attenuation Circuit) และวงจรมลต่างแรงดัน (Voltage Subtraction Circuit)

3.3.4 วงจรกลับค่าแรงดัน (Voltage Inverting Circuit)

วงจรถกลับค่าแรงดันหรือวงจรรินเวอร์เตอร์ ประกอบด้วยมอสทรานซิสเตอร์ชนิด NMOS 2 ตัว และถูกออกแบบให้ทำงานในช่วงนำกระแสอิ่มตัว (Saturation Region) แสดงดังรูปที่ 3.4 และเป็นวงจรถกลับค่าแรงดันหรือวงจรรินเวอร์เตอร์ ที่ใช้งานจริงในวิทยานิพนธ์ฉบับนี้



รูปที่ 3.4 วงจรถกลับค่าแรงดัน (Voltage Inverting Circuit)

จากรูปที่ 3.4 เป็นการนำมอสทรานซิสเตอร์ M1 และ M2 มาต่ออนุกรมกัน โดยทำการป้อนแรงดันอินพุต V_{in} เข้าที่ขาเกตของทรานซิสเตอร์ M2 ส่วนที่ขาเกตของทรานซิสเตอร์ M1 จะถูกต่อร่วมกับแหล่งจ่าย โดยที่เอาท์พุทของวงจรถูกต่ออยู่ระหว่างขาซอสของทรานซิสเตอร์ M1 และขาเดรนของทรานซิสเตอร์ M2 ซึ่งวงจรสามารถแสดงการทำงานได้ด้วยสมการของมอสทรานซิสเตอร์ที่ทำงานในช่วงนำกระแสอิ่มตัว (Saturation Region) ได้เป็น

$$I_D = K(V_{GS} - V_T)^2 \quad (3.8)$$

สมการที่ 3.8 แสดงสมการในการทำงานของมอสทรานซิสเตอร์ในช่วงนำกระแสอิ่มตัว (Saturation Region) โดยที่สมการของทรานซิสเตอร์ M1 และทรานซิสเตอร์ M2 คือ

$$I_{D1} = K_1(V_{DD} - V_{O1} - V_T)^2 \quad (3.9)$$

และ

$$I_{D2} = K_2(V_m - V_{SS} - V_T)^2 \quad (3.10)$$

เนื่องจาก $I_{D1} = I_{D2}$ ดังนั้น เมื่อกำหนดให้ $K_1 = K_2 = K$ และ $V_{SS} = -V_{DD}$ และเราสามารถหาความสัมพันธ์ของสมการทางด้านเอาท์พุทได้เป็น

$$K(V_{DD} - V_O - V_T)^2 = K(V_m + V_{DD} - V_T)^2 \quad (3.11)$$

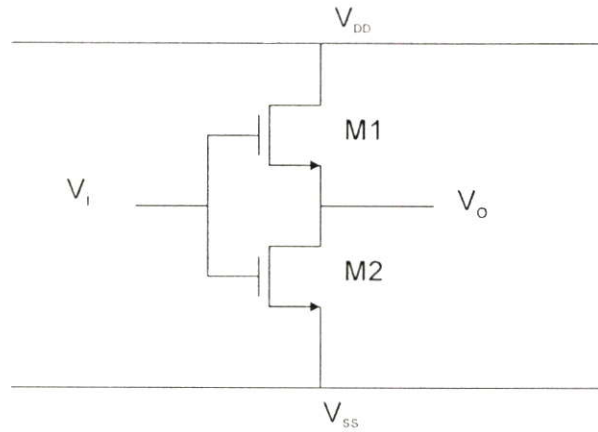
ดังนั้นสมการของแรงดันเอาท์พุทมีค่าเป็น

$$V_O = -V_{in} \quad (3.12)$$

จากสมการที่ 3.12 ผลลัพธ์ทางด้านเอาท์พุท V_O จะเป็นส่วนกลับของทางด้านอินพุต V_{in} ซึ่งเป็นคุณสมบัติของวงจรกลับค่าแรงดันหรือวงจรอินเวอร์เตอร์

3.3.5 วงจรลดทอนแรงดัน (Voltage Attenuator Circuit)

วงจรลดทอนแรงดันหรือวงจรลดทอนสัญญาณแบบแอกทิฟ ซึ่งเคยถูกนำเสนอในปี 1987 [16] ดังรูปที่ 3.5



รูปที่ 3.5 วงจรลดทอนแรงดัน (Voltage Attenuator Circuit-NMOS)

จากรูปที่ 3.5 เป็นวงจรลดทอนแรงดันชนิด NMOS ที่ใช้งานจริงในวิทยานิพนธ์ฉบับนี้ หลักการทำงาน คือ เมื่อป้อนแรงดันอินพุตให้กับมอสทรานซิสเตอร์ M1 และ M2 มีค่าเท่ากัน มอสทรานซิสเตอร์ M1 และ M2 จะทำงานด้วยเงื่อนไข $(V_{in} - V_T) < V_{DD}$ และ $(V_{in} - V_T) > V_o$ ตามลำดับ จะพบว่า มอสทรานซิสเตอร์ M1 จะทำงานในช่วงนำกระแสอิ่มตัว (Saturation Region) ส่วนมอสทรานซิสเตอร์ M2 จะทำงานในช่วงนำกระแสไม่อิ่มตัว (Ohmic Region) สามารถเขียนเป็นสมการกระแสเดรนของมอสทรานซิสเตอร์ในแต่ละตัวได้เป็น

$$I_{D1} = \frac{\mu_0 C_{OX}}{2} \left(\frac{W}{L} \right)_1 (V_{in} - V_o - V_T)^2 \quad (3.13)$$

$$I_{D2} = \frac{\mu_0 C_{OX}}{2} \left(\frac{W}{L} \right)_2 \left[V_{in} - V_{SS} - V_T - \left(\frac{V_o - V_{SS}}{2} \right) \right] (V_o - V_{SS}) \quad (3.14)$$

เนื่องจาก $I_{D1} = I_{D2}$ ดังนั้น

$$\left(\frac{W}{L} \right)_2 \left(V_i V_o - V_i V_{SS} - V_o V_T + V_{SS} V_T + \frac{V_{SS}^2}{2} - \frac{V_o^2}{2} \right) = \frac{1}{2} \left(\frac{W}{L} \right)_1 (V_i - V_o - V_T)^2 \quad (3.15)$$

$$\frac{1}{2} \left(\frac{W}{L} \right)_2 [(V_i - V_T - V_{SS})^2 - (V_i - V_T - V_o)^2] = \frac{1}{2} \left(\frac{W}{L} \right)_1 (V_i - V_o - V_T)^2 \quad (3.16)$$

$$\sqrt{\frac{\left(\frac{W}{L}\right)_2}{\left(\frac{W}{L}\right)_1 + \left(\frac{W}{L}\right)_2}} (V_i - V_T - V_{SS}) = V_i - V_O - V_T \quad (3.17)$$

ดังนั้นสมการแรงดันเอาต์พุตจะมีค่าเป็น

$$V_O = \left[1 - \sqrt{\frac{\left(\frac{W}{L}\right)_2}{\left(\frac{W}{L}\right)_1 + \left(\frac{W}{L}\right)_2}} \right] (V_i - V_T - V_{SS}) + V_{SS} \quad (3.18)$$

เมื่อต้องการให้แรงดันเอาต์พุตลดลงครึ่งหนึ่ง สามารถทำได้โดยการกำหนดค่า Aspect Ratio ของมอสทรานซิสเตอร์ M1 ให้เป็น 3 เท่าของมอสทรานซิสเตอร์ M2 จะได้สมการเป็น

$$\left[\left(\frac{W}{L}\right)_1 = 3 \left(\frac{W}{L}\right)_2 \right] \quad (3.19)$$

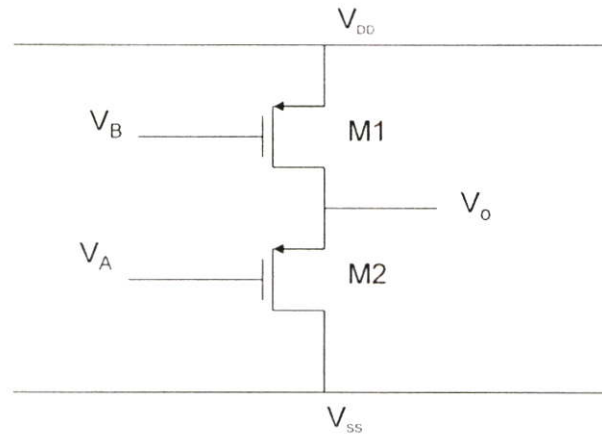
เมื่อนำค่าในสมการที่ 3.19 แทนค่าลงในสมการที่ 3.18 จะได้สมการแรงดันเอาต์พุตใหม่มีค่าเป็น

$$V_O = \left(\frac{V_i - V_T + V_{SS}}{2} \right) \quad (3.20)$$

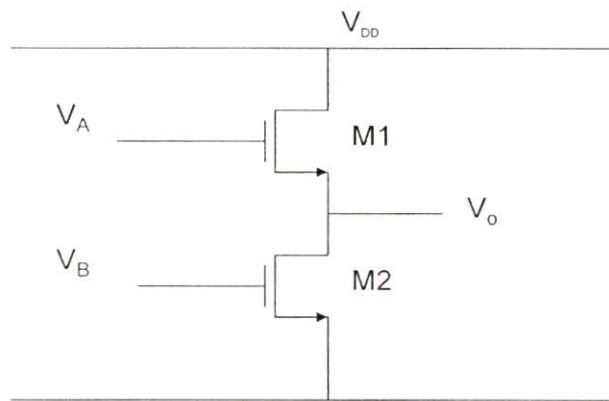
สมการที่ 3.20 เป็นผลลัพธ์ทางด้านเอาต์พุตที่ได้จากวงจรลดทอนแรงดันชนิด NMOS ที่ใช้งานจริงในวิทยานิพนธ์เล่มนี้

3.3.6 วงจรผลต่างแรงดัน (Voltage Subtraction circuit)

วงจรผลต่างแรงดันที่นำเสนอ ประกอบด้วยทรานซิสเตอร์ชนิด NMOS 2 ตัว หรือ PMOS 2 ตัว และถูกออกแบบให้ทำงานในช่วงนำกระแสอิ่มตัว (Saturation Region) แสดงดังรูปที่ 3.6(ก) และ (ข) ตามลำดับ และเป็นวงจรที่ใช้งานจริงในวิทยานิพนธ์เล่มนี้



(ก) วงจรผลต่างแรงดันชนิด PMOS



(ข) วงจรผลต่างแรงดันชนิด NMOS

รูปที่ 3.6 รูปวงจรผลต่างแรงดัน (Voltage Subtraction circuit)

จากรูปที่ 3.6 (ก) มอสทรานซิสเตอร์ M1 และมอสทรานซิสเตอร์ M2 ถูกต่ออันดับกันอยู่ เมื่อกำหนดให้มอสทรานซิสเตอร์ M1 และมอสทรานซิสเตอร์ M2 มีความสมพียงกัน และทำงานในช่วงนำกระแสอิ่มตัว (Saturation Region) เราสามารถเขียนเป็นสมการกระแสเดรนของมอสทรานซิสเตอร์ในแต่ละตัวได้เป็น

$$I_{D1} = K_1 (V_A - V_O - V_T)^2 \quad (3.21)$$

และ

$$I_{D2} = K_2 (V_B - V_{SS} - V_T)^2 \quad (3.22)$$

เนื่องจาก $I_{D1} = I_{D2}$ ดังนั้นเมื่อกำหนดให้ $K_1 = K_2 = K$ และเราสามารถหาค่าความสัมพันธ์ของสมการทางด้านเอาท์พุทได้เป็น

$$K(V_A - V_O - V_T)^2 = K(V_B - V_{SS} - V_T)^2 \quad (3.23)$$

ดังนั้นสมการของแรงดันเอาท์พุทมีค่าเป็น

$$V_O = (V_A - V_B + V_{SS}) \quad (3.24)$$

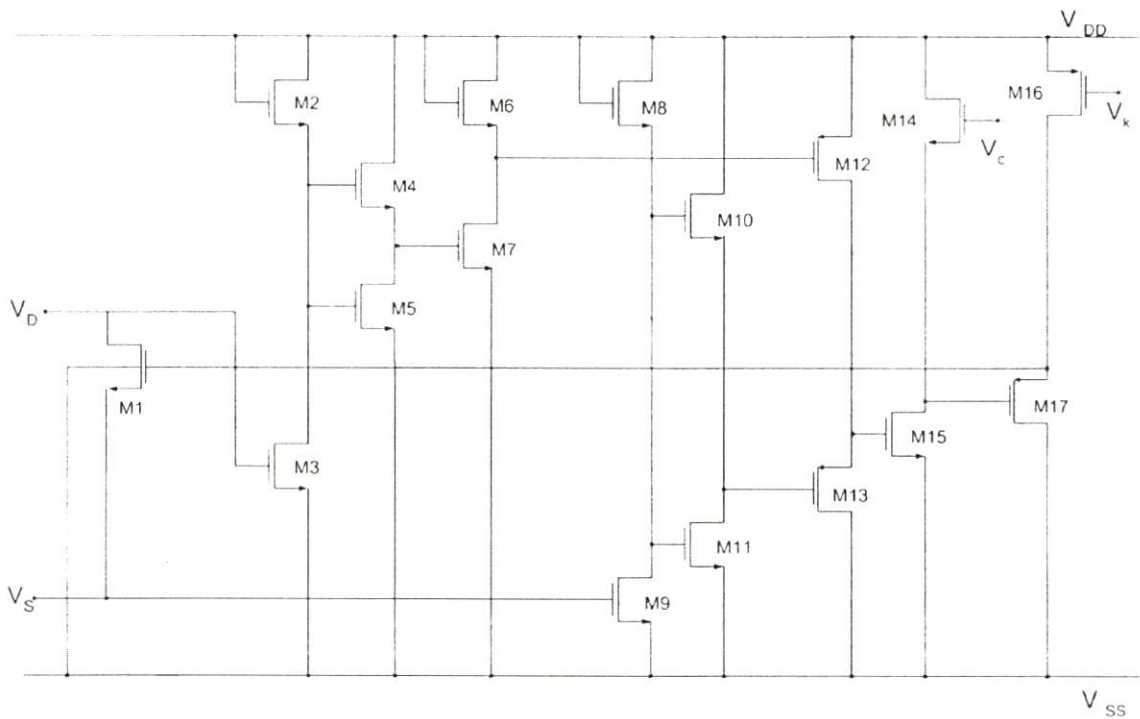
ในทำนองเดียวกันสมการของแรงดันเอาท์พุทจากรูปที่ 3.6 (ข) มีค่าเป็น

$$V_O = (V_A - V_B + V_{DD}) \quad (3.25)$$

เมื่อเรานำวงจรย่อยต่าง ๆ ในรูปที่ 3.4, 3.5 และรูปที่ 3.6 มาต่อเป็นวงจรใหม่ ซึ่งก็คือ การจัดแรงดันไบอัสสำหรับมอสทรานซิสเตอร์ M1 ที่ทำหน้าที่เป็นความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันซิดเริ่มต้นนั่นเอง

3.4 วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันซิดเริ่มแบบสมบูรณ์

วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดัน เป็นอิสระจากแรงดันซิดเริ่มที่นำเสนออาศัยคุณสมบัติของวงจรย่อยต่าง ๆ 3 ส่วนคือ วงจรกลับค่าแรงดัน วงจรลดทอนแรงดัน และวงจรผลต่างแรงดัน มาประกอบกันดังรูปที่ 3.7



รูปที่ 3.7 วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดัน

จากรูปที่ 3.7 แสดงวงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มแบบสมบูรณ์ โดยที่วงจรไบอัสประกอบด้วยมอสทรานซิสเตอร์ NMOS 12 ตัว ได้แก่ M2, M3 ถูกต่อเป็นวงจรกลับค่าแรงดัน M4, M5 ถูกต่อเป็นวงจรลดทอนแรงดัน M6, M7 ถูกต่อเป็นวงจรกลับค่าแรงดัน M8, M9 ถูกต่อเป็นวงจรกลับค่าแรงดัน M10, M11 ถูกต่อเป็นวงจรลดทอนแรงดัน M14, M15 ถูกต่อเป็นวงจรควบคุมแรงดันและยังมีมอสทรานซิสเตอร์ PMOS 4 ตัว ได้แก่ M12, M13 ถูกต่อเป็นวงจรผลต่างแรงดัน และ M16, M17 ถูกต่อเป็นวงจรควบคุมแรงดันและมอสทรานซิสเตอร์ M1 ได้ถูกไบอัสด้วยแรงดันต่าง ๆ เหล่านี้ให้ทำงานอยู่ในช่วงนำกระแสไม่อิ่มตัว แรงดันไบอัสดังกล่าวได้มาจากวงจรย่อยซึ่งประกอบด้วย วงจรกลับค่าแรงดัน วงจรลดทอนแรงดัน และวงจรผลต่างแรงดัน โดยที่วงจรย่อยเหล่านี้มอสทรานซิสเตอร์จะทำงานทั้งในช่วงนำกระแสอิ่มตัวและช่วงนำกระแสไม่อิ่มตัว

เมื่อแรงดันอินพุตที่ขาเดรน (V_D) ผ่านเข้าสู่มอสทรานซิสเตอร์ M2, M3 ซึ่งทำหน้าที่เป็นวงจรกลับค่าแรงดัน เอาท์พุทที่ได้ถูกนำมาป้อนให้เข้ากับวงจรลดทอนแรงดัน ที่ทำงานด้วยมอสทรานซิสเตอร์ M4, M5 และถูกนำมาป้อนให้เข้ากับวงจรกลับค่าแรงดันอีกครั้งหนึ่ง ที่ทำงานด้วยมอสทรานซิสเตอร์ M6, M7

เมื่อแรงดันอินพุตที่ขาซอส (V_S) ผ่านเข้าสู่มอสทรานซิสเตอร์ M8, M9 ซึ่งทำหน้าที่เป็นวงจรกลับค่าแรงดัน เอาท์พุทที่ได้ถูกนำมาป้อนให้เข้ากับวงจรลดทอนแรงดันที่ทำงานด้วย มอสทรานซิสเตอร์ M10, M11 และนำแรงดันเอาท์พุทที่ได้นี้กับแรงดันอินพุตเดรนที่ผ่านการประมวลสัญญาณด้วยมอสทรานซิสเตอร์ M6, M7 เพื่อนำมาป้อนเข้ากับวงจรผลต่างแรงดันที่ทำงานด้วยมอสทราน

ซิสเตอร์ M12, M13 และถูกนำมาพร้อมกับแรงดันควบคุม (V_C) ที่ทำงานด้วยมอสทรานซิสเตอร์ M14, M15 หลังจากนั้นได้นำแรงดันเอาต์พุตนี้มาทำการปรับระดับให้สูงขึ้นด้วยมอสทรานซิสเตอร์ M16, M17 เพื่อนำมาใช้เป็นแรงดันอินพุตสำหรับป้อนเข้าที่ขาเกตของมอสทรานซิสเตอร์ M1 ทำให้มอสทรานซิสเตอร์ M1 มีคุณสมบัติทำงานเป็นความต้านทานชนิดลอคตัวปรับค่าได้ด้วยแรงดัน โดยแรงดันที่ขาเกตจะมีค่าตามสมการ

$$V_{G1} = V_C + \frac{V_D + V_S}{2} + V_T - V_K \quad (3.26)$$

เมื่อพิจารณาสมการที่ 3.26 และสมการที่ 3.4 จะเห็นได้ว่ากระแสที่ขาเดรนของมอสทรานซิสเตอร์ M1 จะมีคุณสมบัติเป็นความต้านทาน โดยสมการจะหักล้างเทอมที่ไม่เป็นเชิงเส้นออกไป รวมถึงเทอมของแรงดันขีดเริ่ม ผลที่ได้ของวงจรจะปราศจากผลกระทบของอุณหภูมิที่แฝงอยู่กับแรงดันขีดเริ่ม และถ้ากำหนดให้แรงดันขีดเริ่ม $V_{TN} = 0.42$ V แรงดันไบอัส $V_K = 2.8$ V และอยู่ภายใต้เงื่อนไขการทำงานช่วงนำกระแสไม่อิ่มตัว $(V_{GS} - V_{TN}) > V_{DS}$ ของมอสทรานซิสเตอร์ M1 ด้วยโดยแรงดันที่ขาเกต-ซอส (V_{GS}) ต้องมีค่ามากกว่าแรงดันที่ขาเดรน-ซอส (V_{DS}) ของมอสทรานซิสเตอร์ M1 1 โวลต์ คือ ประมาณ 1.42 โวลต์ ทำให้แรงดัน V_C จะต้องมีค่าแรงดันตั้งแต่ 3.8 โวลต์ขึ้นไป จึงจะทำให้สมการกระแสที่ขาเดรนของมอสทรานซิสเตอร์ M1 มีค่าตามสมการที่ 3.30

จากสมการที่ 3.4

$$I_D = \mu_N C_{OX} \left(\frac{W}{L} \right) \left(V_G - V_T - \frac{V_D}{2} - \frac{V_S}{2} \right) V_{DS}$$

เมื่อนำสมการที่ 3.26 แทนค่าลงในสมการที่ 2.4 จะได้ค่าตามสมการ

$$I_D = \mu_N C_{OX} \left(\frac{W}{L} \right) \left(V_{G1} - V_T - \frac{V_D}{2} - \frac{V_S}{2} \right) V_{DS} \quad (3.27)$$

$$I_D = \mu_N C_{OX} \left(\frac{W}{L} \right) \left(V_C + \frac{V_D + V_S}{2} + V_T - V_K - V_T - \frac{V_D}{2} - \frac{V_S}{2} \right) V_{DS} \quad (3.28)$$

$$I_D = \mu_N C_{OX} \left(\frac{W}{L} \right) (V_C - V_K) V_{DS} \quad (3.29)$$

จากเงื่อนไขการทำงานในช่วงนำกระแสไม่อิ่มตัวมีค่าเท่ากับ $(V_{GS} - V_{TN}) > V_{DS}$ ของมอสทรานซิสเตอร์ M1 ดังนั้นกระแสเดรนของมอสทรานซิสเตอร์ M1 จะได้ค่าตามสมการ

$$I_D = \mu_N C_{OX} \left(\frac{W}{L} \right) (V_C - 3.8) V_{DS} \quad (3.30)$$

เมื่อเขียนอยู่ในรูปของความต้านทานชนิดลดยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม จะได้ค่าตามสมการ

$$R_{eq} = \frac{V_{DS}}{I_D} = \frac{1}{\mu_N C_{OX} \left(\frac{W}{L} \right) (V_C - 3.8)} \quad (3.31)$$

3.5 การวิเคราะห์หาค่าแรงดันอินพุตปฏิบัติงาน

ในการวิเคราะห์หาค่าแรงดันอินพุตปฏิบัติงานของ วงจรความต้านทานชนิดลดยตัวปรับค่าได้ด้วยแรงดัน ดังรูปที่ 3.7 นั้น อาศัยการหักล้างเทอมที่ไม่เป็นเชิงเส้นของมอสทรานซิสเตอร์ออกไป การออกแบบวงจรความต้านทานชนิดลดยตัวปรับค่าได้ด้วยแรงดันที่ดีนั้น ต้องออกแบบให้วงจรมีคุณสมบัติต่าง ๆ คือวงจรที่ออกแบบควรตอบสนองความถี่ได้สูง ใช้อุปกรณ์น้อย กำลังสูญเสียต่ำ และมีช่วงปฏิบัติงานที่กว้าง ขนาดของอินพุตที่จะทำให้มอสทรานซิสเตอร์ M1 ทำงานในช่วงนำกระแสไม่อิ่มตัว ต้องสอดคล้องกับเงื่อนไขต่อไปนี้

$$(V_{GS1} - V_{TN}) > V_{DS1} \quad (3.32)$$

หรือ

$$(V_{G1} - V_{TN}) > V_{D1} \quad (3.33)$$

จากสมการที่ 3.26 สามารถเขียนสมการใหม่โดยการนำสมการที่ 3.26 แทนในสมการที่ 3.33 จะได้สมการใหม่เป็น

$$\left(V_C + \frac{V_{D1} + V_{S1}}{2} + V_{TN} - V_K - V_{TN} \right) > V_{D1} \quad (3.34)$$

เมื่อแทนค่าตัวแปรที่เกี่ยวข้องลงไปในสมการที่ 3.34 โดยกำหนดให้แรงดันควบคุม V_C อยู่ในช่วงแรงดันตั้งแต่ 4 โวลต์ ถึง 7 โวลต์ และแรงดันไบอัส V_K มีค่าเท่ากับ 2.8 volt ค่าของแรงดันอินพุตปฏิบัติงานจะมีค่าเท่ากับ

$$V_{D1} |_{\min} = 1.2V \quad \text{และ} \quad V_{D1} |_{\max} = 4.2V \quad (3.35)$$

จากสมการที่ 3.35 จะเห็นได้ว่าแรงดัน V_{D1} ต้องมีค่าระดับแรงดันน้อยกว่าหรือเท่ากับแรงดันในช่วง 1.2 โวลต์ ถึง 4.2 โวลต์ จึงจะทำให้มอสทรานซิสเตอร์ M1 อยู่ภายใต้เงื่อนไขการทำงานของช่วงนำกระแสไม่อิ่มตัว $(V_{GS}-V_{TN})>V_{DS}$

3.6 การจำลองการทำงาน

การจำลองการทำงานโดยการออกแบบวงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม สามารถยืนยันคุณสมบัติและประสิทธิภาพของวงจรได้ด้วยโปรแกรม PSpice โดยใช้แบบจำลอง (Model) ของ T14Y MOSIS Level 3 ขนาด $0.25 \mu\text{m}$ โดยมีค่าพารามิเตอร์ที่สำคัญ ๆ ดังนี้

ค่าพารามิเตอร์ของมอสทรานซิสเตอร์ของ T14Y MOSIS Level 3 ขนาด $0.25 \mu\text{m}$

$$V_{TN} = 0.42\text{V}$$

$$V_{TP} = -0.55\text{V}$$

$$\mu_N C_{OX} = 250.1048 \mu\text{A}/\text{V}^2$$

$$\mu_P C_{OX} = 51.94153 \mu\text{A}/\text{V}^2$$

ค่า (W/L) ของมอสทรานซิสเตอร์ที่ใช้ในวงจรความต้านทานที่นำเสนอ

$$M1 = 10 \mu\text{m}/10 \mu\text{m}$$

$$M4, M10 = 3 \mu\text{m}/1 \mu\text{m}$$

$$M2, M3, M5-M9, M11-M17 = 1 \mu\text{m}/1 \mu\text{m}$$

แรงดันไบอัสมอสทรานซิสเตอร์ที่ใช้ในวงจรความต้านทานที่นำเสนอ

$$\text{แหล่งจ่ายแรงดัน}(V_{DD}, V_{SS}) = \pm 5\text{V}$$

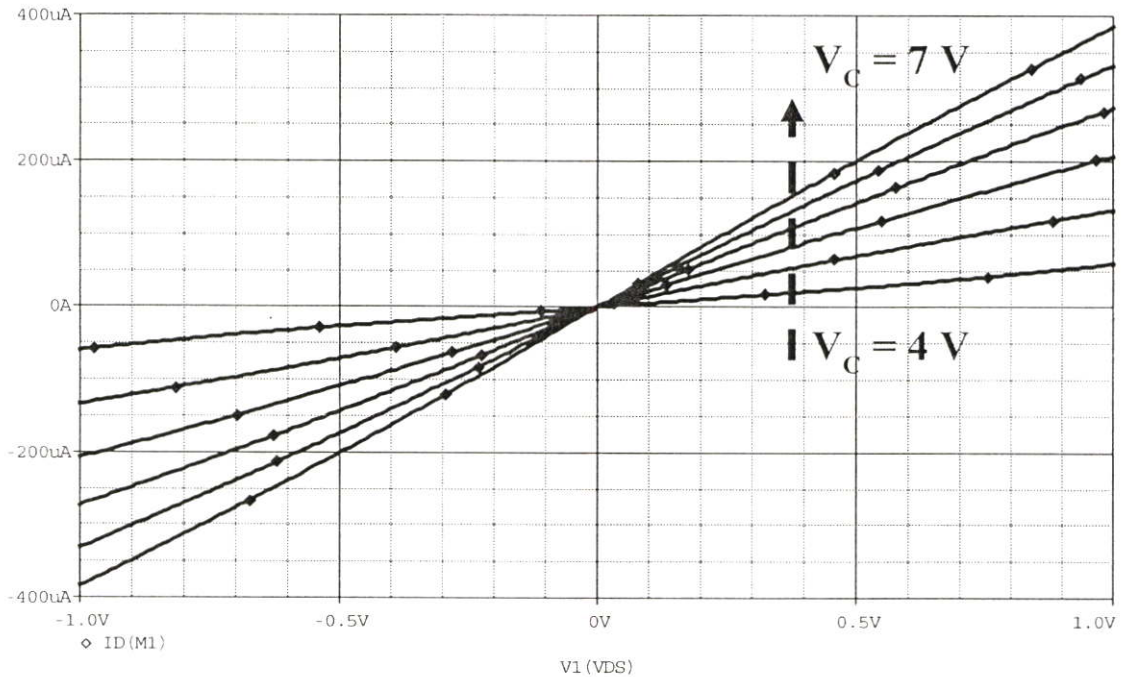
$$\text{แรงดันไบอัส } V_K = 2.8\text{V}$$

$$\text{แรงดันควบคุม } V_C = 4\text{V} - 7\text{V}$$

เพื่อการหลีกเลี่ยงในความไม่เป็นเชิงเส้นของมอสทรานซิสเตอร์ ที่เกิดจากผลกระทบของความยาวของแชนเนล (Channel Length Modulation: λ) ซึ่งถ้าเรากำหนดให้ค่าของ $L > 8 \mu\text{m}$ จะทำให้ค่าของ $\lambda \ll 1$ [13] ดังนั้น วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มที่ได้ จะมีความเป็นเชิงเส้น อีกทั้งยังสามารถลดผลกระทบจากอุณหภูมิได้อีกด้วย ซึ่งเกิดจากการกำจัดเทอมที่ไม่เป็นเชิงเส้น และเทอมของแรงดันขีดเริ่มออกไป

รูปแบบการโปรแกรม ในโปรแกรมพีสไปซ์ที่ใช้ในการทดสอบ ซึ่งอยู่ในภาคผนวก ก. จะเป็นสิ่งที่ช่วยให้เราได้ผลการทดลองดังนี้

ผลการทดสอบการทำงานคุณสมบัติทางไฟตรง ของวงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มที่นำเสนอในวิทยานิพนธ์ฉบับนี้ สามารถแสดงได้ดังรูปที่ 3.8

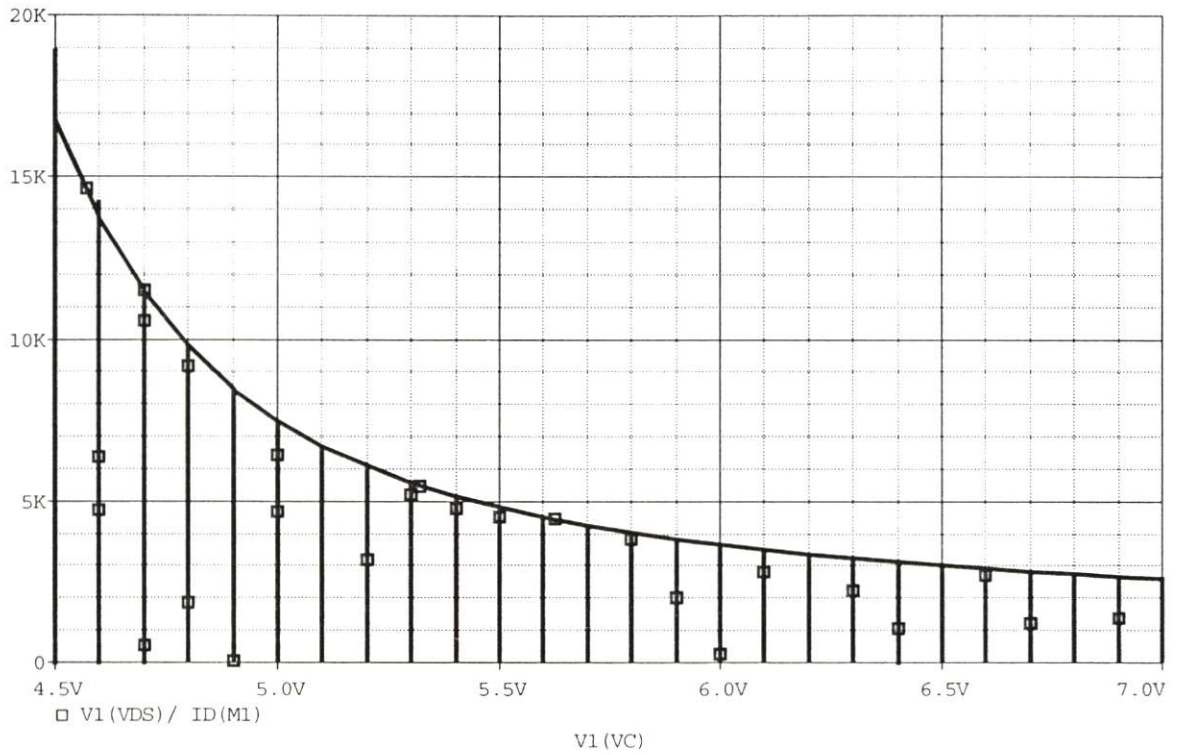


รูปที่ 3.8 คุณสมบัติทางไฟตรงของวงจรความต้านทานแบบลอยตัวปรับค่าได้ด้วยแรงดัน

จากรูปที่ 3.8 แสดงคุณสมบัติทางไฟตรงของวงจรความต้านทานแบบลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอ โดยแปรค่าแรงดัน V_C ตั้งแต่ 4 V ถึง 7 V และแสดงการทำงานของอินพุตตั้งแต่ V_{DS} ตั้งแต่ -1V ถึง 1V จากการทดสอบแสดงให้เห็นได้ว่าวงจรที่นำเสนอนี้มีการทำงานตามสมการที่ 3.31 ซึ่งเป็นการยืนยันว่าวงจรมีการทำงานถูกต้องตามทฤษฎี

และจากสมการที่ 3.31 จะได้ ค่า R_{eq} แปรค่าผกผันกับ V_C และได้ผลของค่าความต้านทานตามรูปที่ 3.9

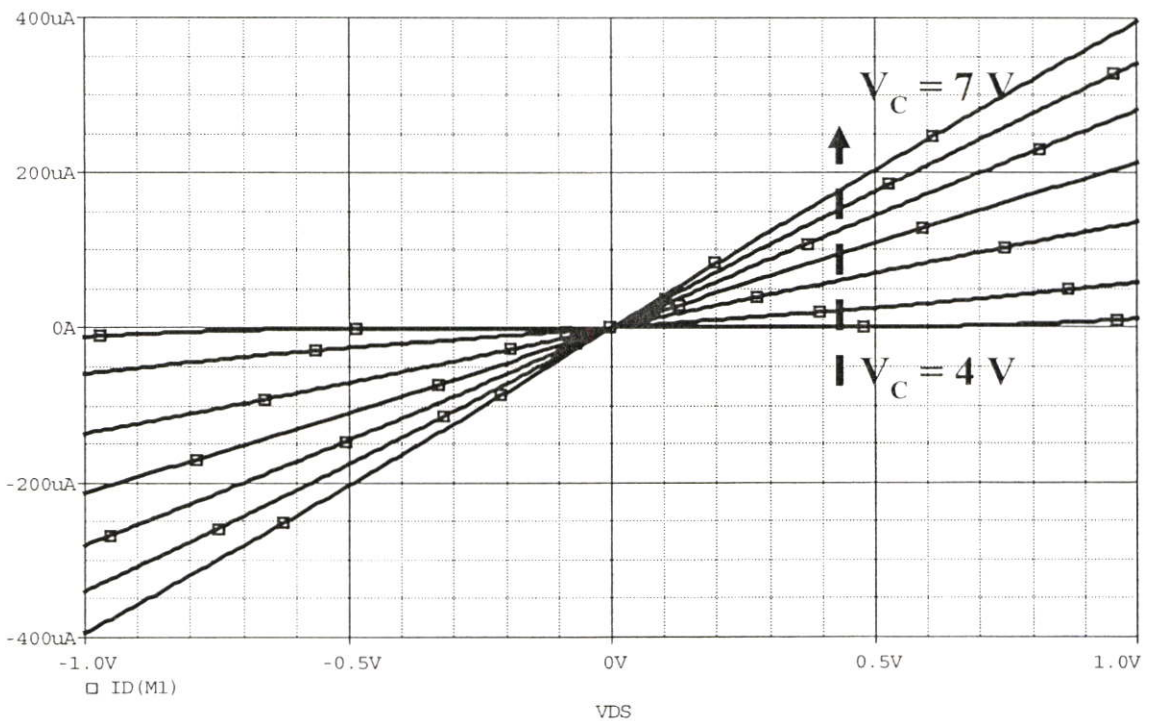
$$R_{eq} = \frac{V_{DS}}{I_D} = \frac{1}{\mu_N C_{OX} \left(\frac{W}{L}\right) (V_C - 3.8)} \quad (3.36)$$



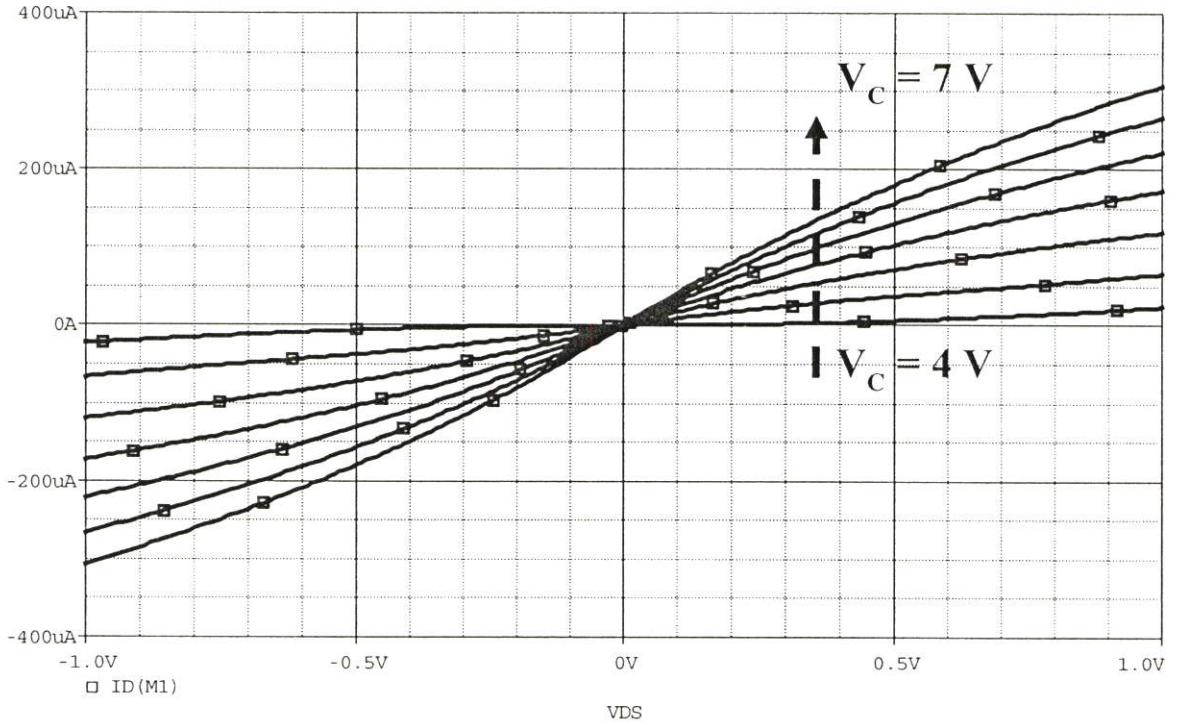
รูปที่ 3.9 ค่าความต้านทานที่ซีมอส M1 แสดงค่าจาก 4 โวลต์ ถึง 7 โวลต์ ที่ $V_C=5V$

ที่ $W/L = 10/10 \mu m$

และจากการผลทดลองโดยใช้ค่า W/L ที่ 100/100 และที่ 1/1 จะได้ค่ากระแสดังรูปที่ 3.10 และรูปที่ 3.11

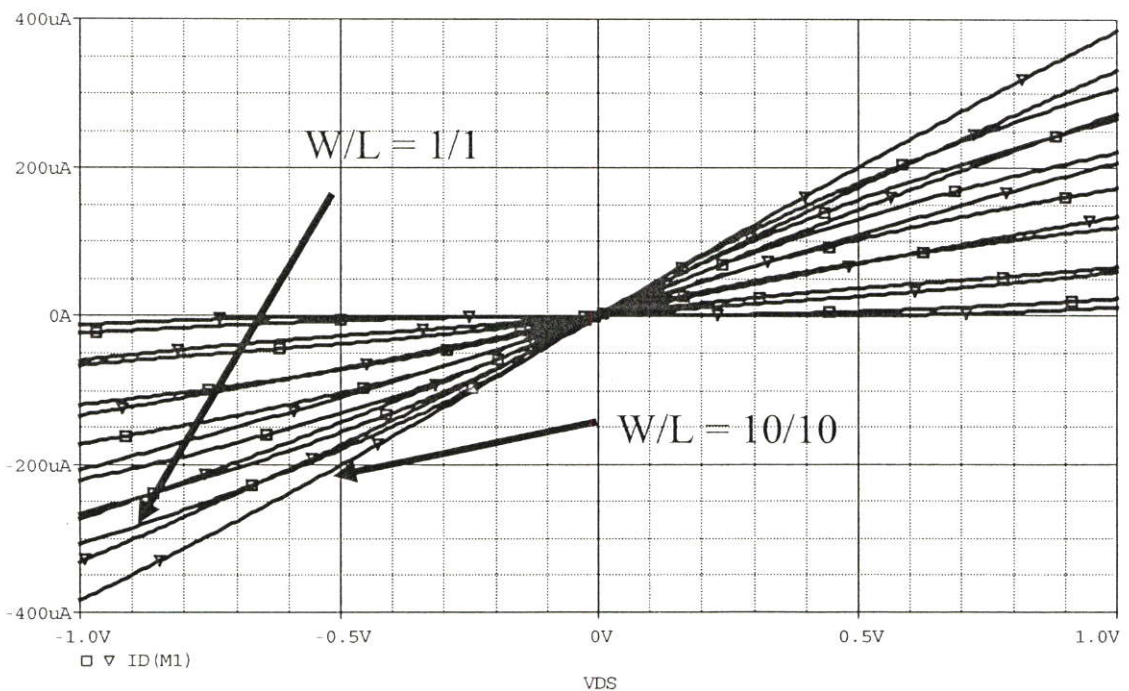


รูปที่ 3.10 กระแสครนที่วิ่งผ่านมอสทรานซิสเตอร์ M1 ($W/L = 100/100 \mu m$)

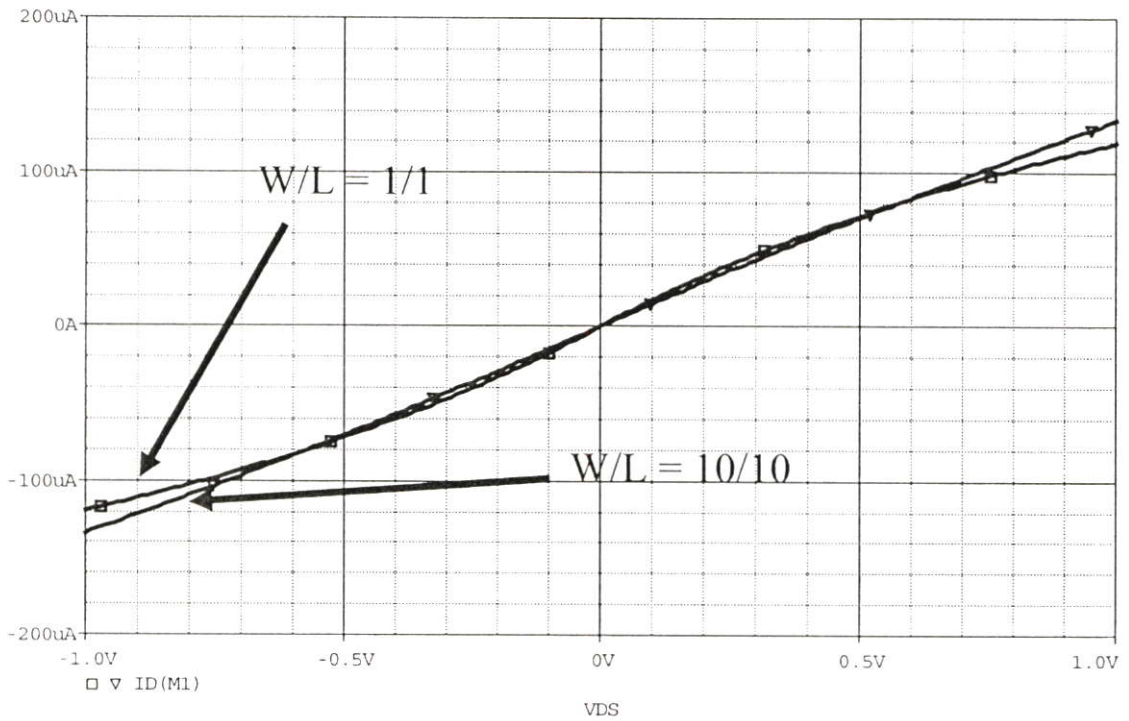


รูปที่ 3.11 กระแสเดรนที่วิ่งผ่านมอสทรานซิสเตอร์ M1 ($W/L = 1/1 \mu\text{m}$)

และเมื่อทำการเทียบกัน ระหว่าง กระแสเดรนที่วิ่งผ่านมอสทรานซิสเตอร์ที่ M1 ($W/L = 1/1 \mu\text{m}$) และ ที่ M1 ($W/L = 10/10 \mu\text{m}$) จะได้ดังรูปที่ 3.12 โดยเป็นการพิจารณาตั้งแต่ 4-7 โวลต์ และถ้าพิจารณาที่ 5 โวลต์ เราจะได้ผลการทดลองดังรูปที่ 3.13

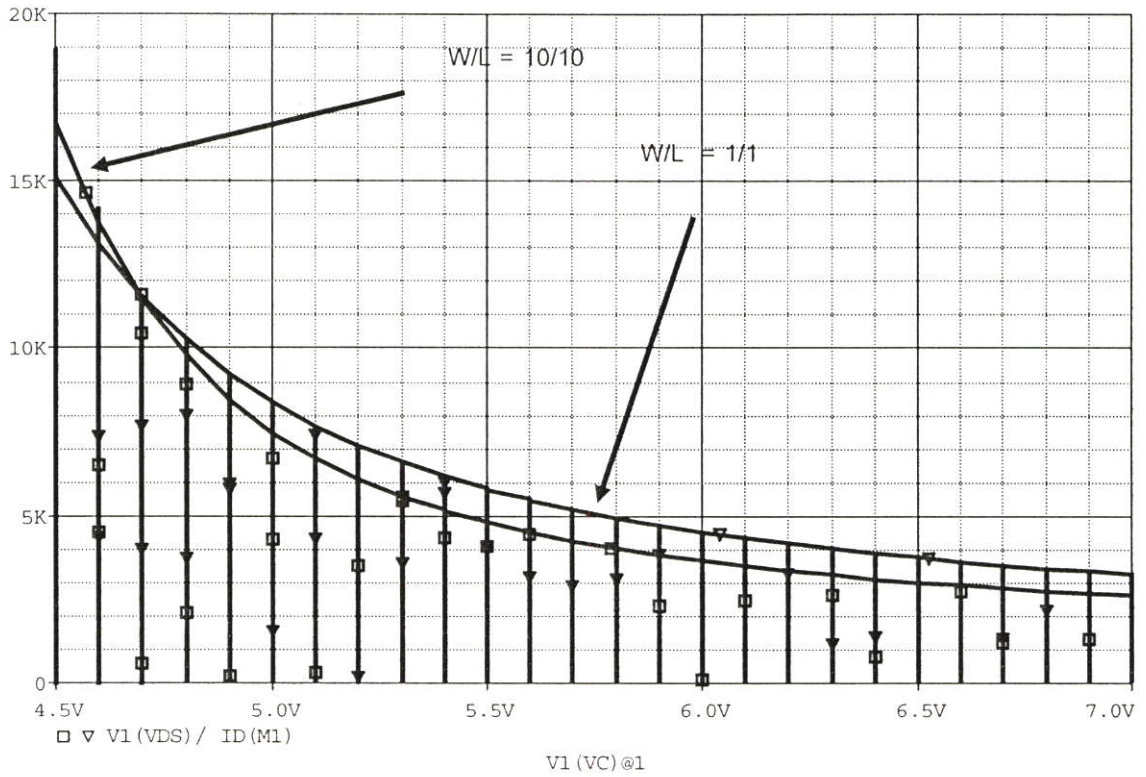


รูปที่ 3.12 กระแสเดรนที่มอสทรานซิสเตอร์ M1 $W/L = 1/1 \mu\text{m}$ และ $W/L = 10/10 \mu\text{m}$ (4-7 V)



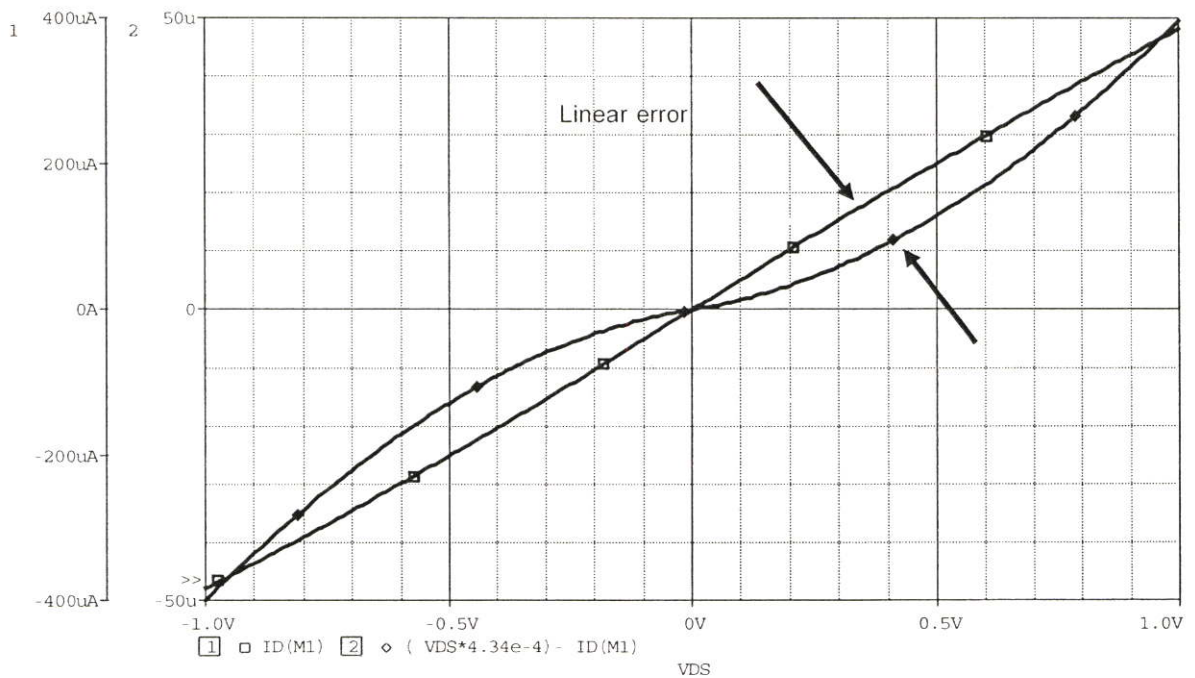
รูปที่ 3.13 กระแสเดรนที่มอสทรานซิสเตอร์ M1 $W/L = 1/1 \mu\text{m}$ และ $W/L = 10/10 \mu\text{m}$ (5 V)

การเปรียบเทียบค่าความต้านทานของวงจร เมื่อแรงดันควบคุม V_C เปลี่ยนแรงดันจาก ตั้งแต่ 4V ถึง 7V ในกรณี W/L ของมอสทรานซิสเตอร์ M1 = $10 \mu\text{m}/10 \mu\text{m}$ และมอสทรานซิสเตอร์ M1 = $1 \mu\text{m}/1 \mu\text{m}$ จากกราฟจะแสดงให้เห็นว่ามีความแตกต่างกันในส่วนของความเป็นเชิงเส้นที่ระดับแรงดันต่ำกว่า 5V และมองเห็นได้อย่างชัดเจนจากกรณีที่มีการเปลี่ยนค่าของ W/L แต่ทั้งสองกรณีเมื่อแรงดัน V_C มีค่าสูงขึ้นค่าความต้านทานจะลดลง และมีความเป็นเชิงเส้นมากขึ้นเมื่อแรงดัน V_C มีค่าสูงขึ้น



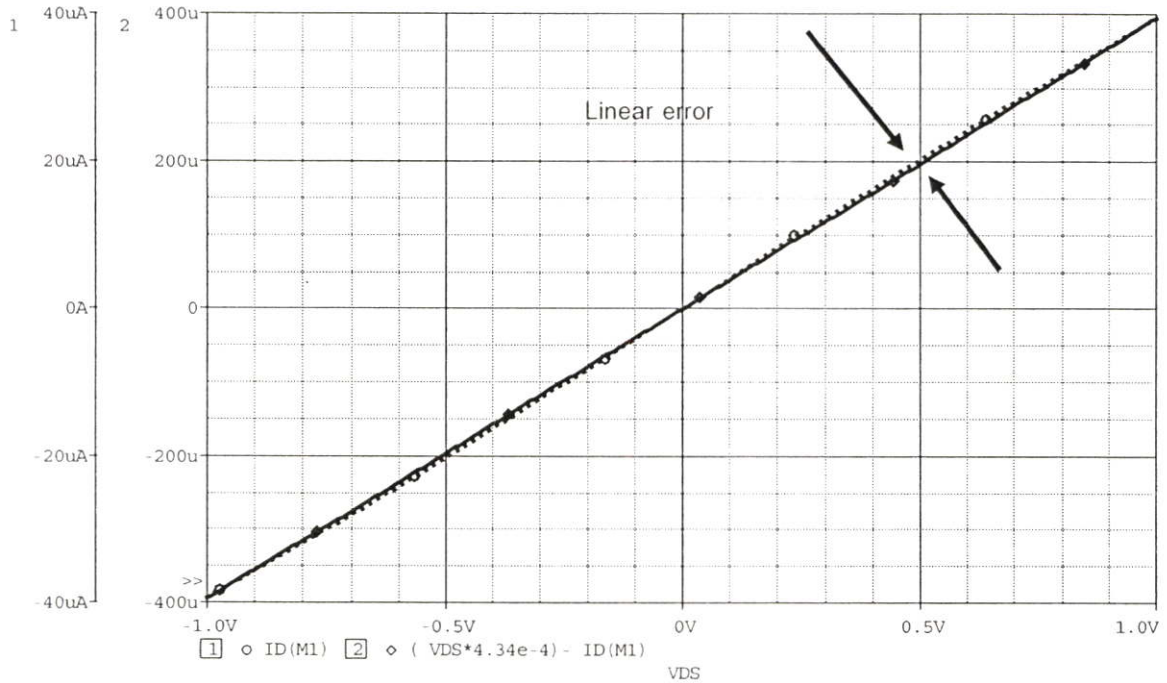
รูปที่ 3.14 ค่าความต้านทานที่มอสทรานซิสเตอร์ M1 $W/L = 1/1 \mu\text{m}$ และ $W/L = 10/10 \mu\text{m}$ (4-7V)

และเพื่อเป็นการเปรียบเทียบให้เห็นถึงค่าความคลาดเคลื่อนเชิงเส้นที่จะเกิดขึ้น เราได้ทำการทดลองเพื่อที่จะพิจารณาถึงค่าการคลาดเคลื่อน และทำการปรับค่าพารามิเตอร์ของมอสทรานซิสเตอร์ M1 ให้ได้ค่าที่เหมาะสมมากที่สุด

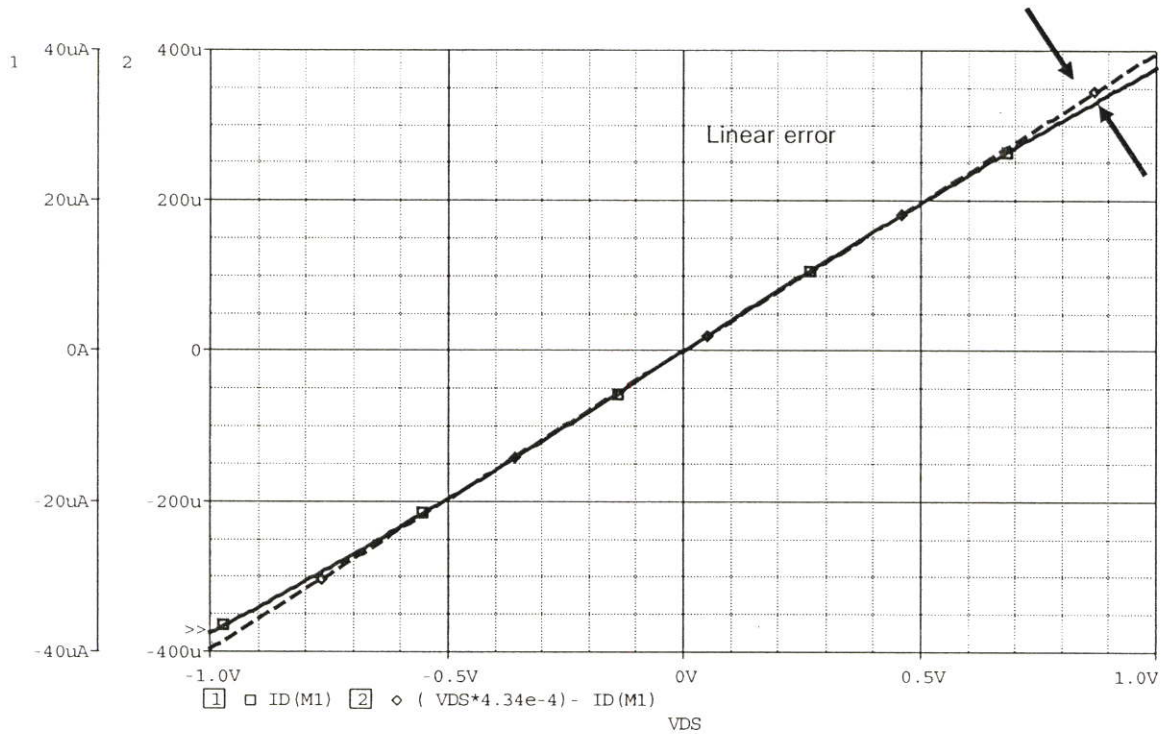


รูปที่ 3.15 ค่าความผิดพลาดเชิงเส้น Linear Error ที่แรงดันควบคุม $V_C = 7V$ และ $W/L 10/10$

จากรูปที่ 3.15 แสดงค่าความผิดพลาดเชิงเส้นของวงจรรวมด้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอ ที่ตำแหน่งของแรงดันควมคุม $V_C = 7 \text{ V}$ เมื่ออินพุต V_{DS} มีค่าตั้งแต่ -1V ถึง 1V จากการทดสอบพบว่าวงจรรวมด้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอ มีค่าความเป็นเชิงเส้นค่อนข้างสูง มีค่าความผิดพลาดเชิงเส้นประมาณ 10% ซึ่งค่าความผิดพลาดดังกล่าวเกิดขึ้นจาก ค่าความยาวแชนเนล L ของ $M1$ โดยค่าของความผิดพลาดเชิงเส้นจะน้อยลงเมื่อค่า L สูงขึ้น



รูปที่ 3.16 ค่าความผิดพลาดเชิงเส้น Linear Error ที่แรงดันควบคุม $V_C = 7\text{V}$ และ W/L 10/100



รูปที่ 3.17 ค่าความผิดพลาดเชิงเส้น Linear Error ที่แรงดันควม $V_C = 7V$ และ W/L 1/10

จากรูปที่ 3.16 และ 3.17 แสดงค่าความผิดพลาดเชิงเส้นของวงจรวจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอ ที่ตำแหน่งของแรงดันควม $V_C = 7V$ เมื่ออินพุต V_{DS} มีค่าตั้งแต่ $-1V$ ถึง $1V$ โดยที่ปรับค่า W/L เป็น $10/100$ และ $1/10$ ตามลำดับแล้ว จากการทดสอบพบว่าวงจรวจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอ มีค่าความเป็นเชิงเส้นค่อนข้างสูง มีค่าความผิดพลาดเชิงเส้นน้อยลง ซึ่งเป็นการพิสูจน์ให้เห็นว่า ค่าความผิดพลาดดังกล่าวเกิดขึ้นจาก ค่าความยาวแชนเนล L ของมอสทรานซิสเตอร์ $M1$ โดยค่าของความผิดพลาดเชิงเส้นจะน้อยลงเมื่อค่า L สูงขึ้น

จากการหลีกเลี่ยงในความไม่เป็นเชิงเส้นของมอสทรานซิสเตอร์ ที่เกิดจากผลกระทบของความยาวของแชนเนล (Channel Length Modulation: λ) ซึ่งถ้าเรากำหนดให้ค่าของ $L > 8 \mu m$ จะทำให้ค่า

ของ $\lambda \ll 1$ [13] จะทำให้วงจรวจรความต้านทานชนิดลอยตัวแบบซิมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มที่ได้ จะมีความเป็นเชิงเส้น อีกทั้งยังสามารถลดผลกระทบจากอุณหภูมิได้อีกด้วย ซึ่งเกิดจากการกำจัดเทอมที่ไม่เป็นเชิงเส้น และเทอมของแรงดันขีดเริ่มออกไปจากเงื่อนไขนั่นเอง

และการศึกษาคุณสมบัติของวงจรวจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน เราจะทำการศึกษาถึงค่าความสัมพันธ์ระหว่างค่าความต้านทานกับแรงดันควม V_C และผลตอบสนองความถี่ของวงจร ต่อไป

3.7 การวิเคราะห์ห้วงจรทรานซิสเตอร์ที่เป็นความต้านทาน

หลักการของมอสทรานซิสเตอร์ที่เป็นความต้านทาน และทำงานอยู่ในช่วงนำกระแสไม่อิ่มตัว (Ohmic region) ดังแสดงในรูปที่ 3.2 มอสทรานซิสเตอร์ ได้ถูกกำหนดให้ทำงานในเงื่อนไขว่า

$$(V_{GS1} - V_{TN}) > V_{DS1} \quad (3.37)$$

เมื่อพิจารณาแล้วทรานซิสเตอร์จะสามารถทำเป็นความต้านทานได้ และสามารถอธิบายค่าของกระแสเดรนได้ดังสมการที่ 3.3

$$I_D = k_N \left(V_G - V_S - V_T - \frac{V_D}{2} + \frac{V_S}{2} \right) V_{DS} (1 + \lambda V_{DS}) \quad (3.38)$$

หรือ

$$I_D = k_N \left(V_G - V_T - \frac{V_D}{2} - \frac{V_S}{2} \right) V_{DS} (1 + \lambda V_{DS}) \quad (3.39)$$

โดยที่

$$k_N = \mu_N C_{OX} \left(\frac{W}{L} \right)$$

จากสมการข้างต้น ทรานซิสเตอร์ จะถูกไบอัสด้วยแรงดัน V_G ที่เกิดมาจากวงจรย่อยต่าง ๆ เป็นผลทำให้ทรานซิสเตอร์นี้ ทำงานเป็นตัวสร้างค่าความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน ซึ่งแรงดันที่ได้จากวงจรย่อยนี้ จะมีค่าตามสมการ

$$V_G = V_C + \frac{V_D}{2} + \frac{V_S}{2} + V_T \quad (3.40)$$

เมื่อนำสมการที่ 3.5 แทนค่าในสมการที่ 3.3 หรือ 3.4 จะได้ตามสมการข้างล่างนี้

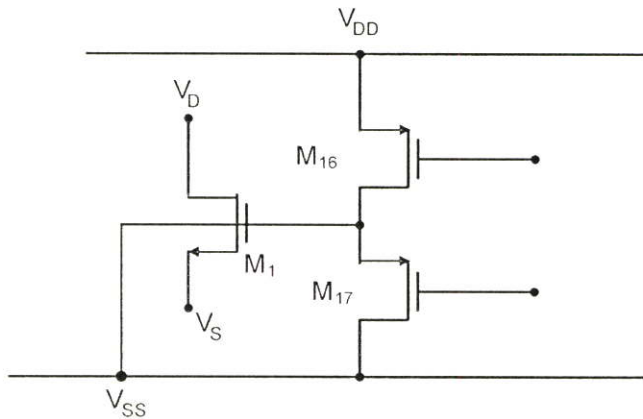
$$I_D = k_N V_C V_{DS} \quad (3.41)$$

เมื่อเขียนให้อยู่ในรูปของค่าความต้านทานปรับค่าได้ด้วยแรงดัน จะได้สมการ

$$R_{eq} = \frac{V_m}{I_m} = \frac{V_{DS}}{I_D} = \frac{1}{k_N V_C} = \frac{1}{\mu_n C_{OX} \left(\frac{W}{L}\right) V_C} \quad (3.42)$$

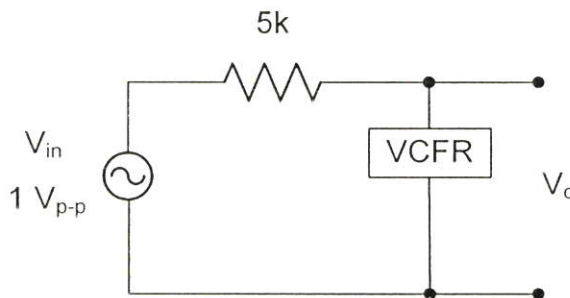
3.8 การวิเคราะห์หาค่าการตอบสนองทางความถี่

ในการออกแบบ วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระ จากแรงดันขีดเริ่ม ควรคำนึงถึงคุณสมบัติต่าง ๆ ของวงจร เช่น ความถี่ตอบสนอง ช่วงปฏิบัติการ กำลังที่สูญเสีย เพราะคุณสมบัติต่าง ๆ เหล่านี้สามารถบ่งบอกได้ว่าวงจรจะมีประสิทธิภาพในการทำงานดี หรือไม่อย่างไร สำหรับการหาผลตอบสนองทางความถี่นั้น สามารถหาได้ใน [1] ซึ่งผลที่ได้ จะสามารถแสดงได้ว่า คุณสมบัติของวงจรมานั้น มีผลการตอบสนองทางความถี่ที่ดี วงจรที่ออกแบบโดยพิจารณาที่ ทรานซิสเตอร์ M1 สามารถแสดงได้ดังรูปข้างล่างนี้



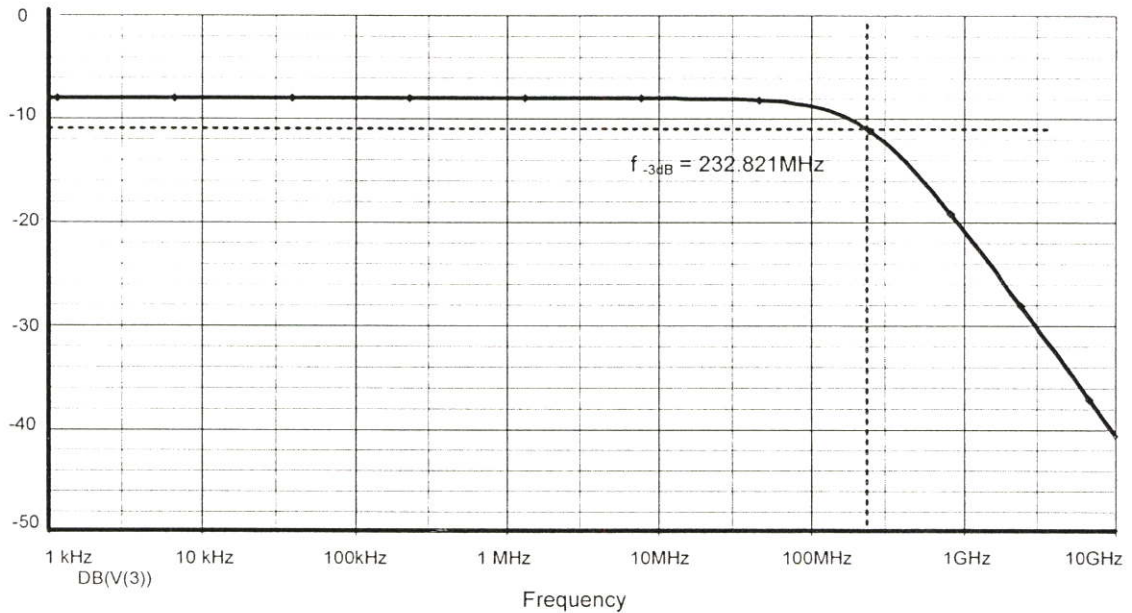
รูปที่ 3.18 แสดงทรานซิสเตอร์ M₁ ที่ใช้เป็นตัวตอบสนองความถี่

ซึ่งตัวทรานซิสเตอร์ข้างต้นนี้ เราจะนำมาพิจารณาหาผลการตอบสนองทางความถี่ ได้ด้วยวงจรข้างล่างนี้



รูปที่ 3.19 แสดงวงจรทดสอบเพื่อหาผลตอบสนองทางความถี่ของวงจร VCFR

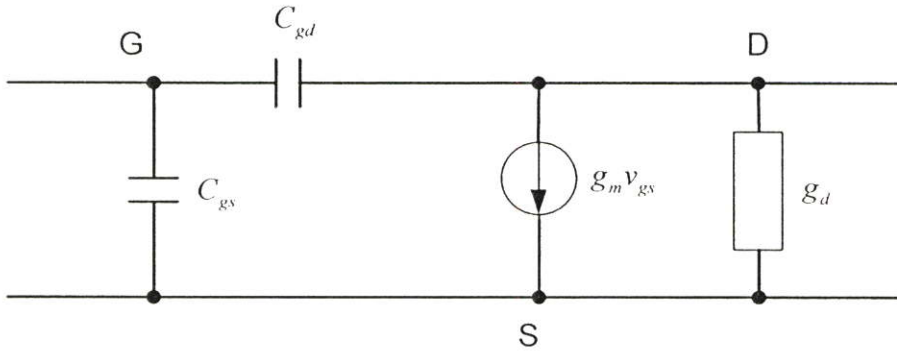
เราจะได้ผลตอบสนองทางความถี่ แสดงได้ดังภาพ



รูปที่ 3.20 แสดงวงจรถดสอบซึ่งใช้ทรานซิสเตอร์ M_1 ที่ใช้เป็นตัวตอบสนองทางความถี่

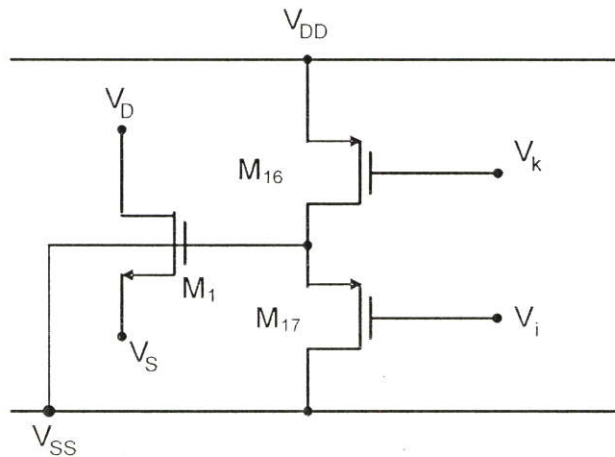
จากผลการจำลองค่าผลตอบสนองทางความถี่ จากทรานซิสเตอร์ M_1 เราจะพบว่า ค่าการตอบสนองของความถี่นั้นมีค่าใกล้เคียงกับค่าที่ได้จากการคำนวณตาม [1] นั่นคือที่ความถี่ 232.43 MHz ซึ่งเราสามารถอธิบาย ได้ดังนี้

ในการออกแบบ วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม ควรคำนึงถึงคุณสมบัติต่าง ๆ ของวงจรถดสอบ เช่น ความถี่ตอบสนอง ช่วงปฏิบัติการกำลังที่สูญเสีย เพราะคุณสมบัติต่าง ๆ เหล่านี้สามารถบ่งบอกได้ว่าวงจรถดสอบจะมีประสิทธิภาพในการทำงานดี หรือไม่อย่างไร ในการหาช่วงความถี่ตอบสนองนั้น จะใช้แบบจำลองขนาดเล็ก (Small signal model) ซึ่งประกอบด้วย แหล่งจ่ายกระแสโดยทั่วไปจะขึ้นอยู่กับค่าของแรงดัน (Voltage Control Current Source) และตัวเก็บประจุที่เสมือนกับว่ามีประจุสถิต (Store Charge) ต่ออยู่ระหว่างขั้วต่อ (Junction) ของมอสทรานซิสเตอร์ เพื่อที่จะทำให้ง่ายต่อการวิเคราะห์ของวงจรถดสอบสมมติให้ g_m, g_d, C_{gs} ของมอสทรานซิสเตอร์ที่ทำงานในช่วงนำกระแสมีค่าเท่ากันหมด และเนื่องจากค่าของ $g_m \gg g_d$ ทำให้ในเทอมที่มีค่าของ g_m ต่ออยู่ร่วมกับค่าของ g_d สมมติว่าให้ตัดค่าของ g_d ออกไป แต่ค่าของ g_m, g_d, C_{gs} ของมอสทรานซิสเตอร์ที่ทำงานอยู่ในช่วงนำกระแสไม่อิมิตจะมีค่าไม่เท่ากันกับมอสทรานซิสเตอร์ที่ทำงานอยู่ในช่วงนำกระแสไม่อิมิตตัว รูปที่ 3.23 แสดงวงจรถดสอบของมอสทรานซิสเตอร์ที่ทำงานอยู่ในช่วงนำกระแสไม่อิมิตตัว



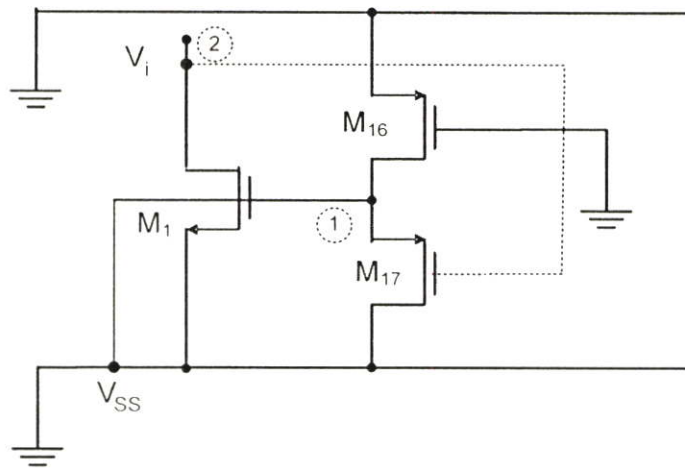
รูปที่ 3.21 แสดงวงจรสมมูลของมอสทรานซิสเตอร์ที่ทำงานอยู่ในช่วงนำกระแสไม่อิ่มตัว

สำหรับการพิจารณาค่าความถี่ตอบสนองของ มอสทรานซิสเตอร์ ในวงจรทรานซิสเตอร์ที่เป็นความต้านทาน และทำงานในช่วงนำกระแสไม่อิ่มตัว (Ohmic region) การวิเคราะห์นั้นต้องอาศัยวงจรผลต่างแรงดันที่ทำงานในช่วงนำกระแสอิ่มตัว (Saturation region) นำมาพิจารณาด้วย ซึ่งวงจรผลต่างแรงดันนี้จะทำหน้าที่ป้อนแรงดันอินพุตเข้าที่ขาเกตของวงจรทรานซิสเตอร์ ที่ทำหน้าที่เป็นความต้านทาน ซึ่งเราสามารถนำมาแสดงได้ดังภาพข้างล่างนี้



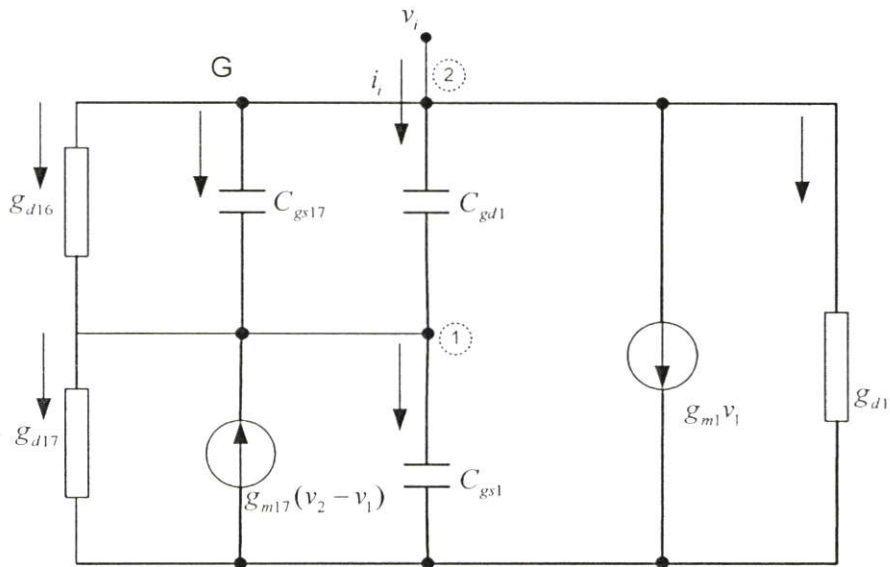
รูปที่ 3.22 การวิเคราะห์ทรานซิสเตอร์ที่เป็นตัวความต้านทานเมื่ออินพุตเป็นวงจรผลต่างแรงดัน

จากรูปที่ 3.22 การวิเคราะห์วงจรทรานซิสเตอร์ ที่ทำหน้าที่เป็นตัวให้ค่าความต้านทานสามารถทำได้โดยการกำหนดให้อินพุตข้างหนึ่งของมอสทรานซิสเตอร์ M1 ขาซอส ถูกต่อลงกราวด์ และอีกขาหนึ่งต่อร่วมเข้ากับมอสทรานซิสเตอร์ M16 และ M17 ที่ทำหน้าที่เป็นวงจรไบอัสให้กับมอสทรานซิสเตอร์ M1 ทั้งนี้ที่ขาเกตของมอสทรานซิสเตอร์ M17 เปรียบเสมือนกับถูกต่อเข้ากับขาอินพุต V_i นั่นเอง ทำให้ได้รูปแบบของวงจรขึ้นมาใหม่ ดังแสดงในรูปที่ 3.23



รูปที่ 3.23 การวิเคราะห์ทรานซิสเตอร์ที่เป็นความต้านทานเมื่อจัดแรงดันไบอัสอินพุทใหม่

จากรูปข้างบน การวิเคราะห์หาค่าการตอบสนองทางความถี่ของวงจรถานซิสเตอร์ที่เป็นความต้านทาน สามารถกระทำได้โดยใช้แบบจำลองสัญญาณขนาดเล็ก ดังรูปที่ 3.23 ซึ่งแสดงแบบจำลองสัญญาณขนาดเล็กในกรณีที่จัดแรงดันไบอัสอินพุทใหม่



รูปที่ 3.24 แบบจำลองสัญญาณขนาดเล็กของวงจรถานซิสเตอร์ที่เป็นตัวความต้านทาน

จากรูปที่ 3.24 สามารถวิเคราะห์หาค่าการตอบสนองทางความถี่ได้ โดยการแบ่งการพิจารณาเป็น 2 ส่วนคือ ส่วนแรกเป็นการวิเคราะห์ฟังก์ชันการส่งผ่านของวงจรผลต่างแรงดัน และส่วนที่สองเป็นการวิเคราะห์วงจรถานซิสเตอร์ที่เป็นตัวความต้านทาน โดยพิจารณาจากค่าของโพลตัวโคมมีค่าต่ำที่สุด โดยวิเคราะห์วงจรรูปที่ 3.23 โดยใช้ KCL และสามารถเขียนเป็นสมการของโหนดต่างๆ ได้ดังนี้

โหนดที่ 1

$$g_{m17}(v_2 - v_1) + s(C_{gd1} + C_{gs17})(v_2 - v_1) + g_{d16}(v_2 - v_1) = v_1(g_{d17} + sC_{gs1}) \quad (3.43)$$

โหนดที่ 2

$$g_{m1}v_1 + g_{d1}v_2 + s(C_{gd1} + C_{gs17})(v_2 - v_1) + g_{d16}(v_2 - v_1) = I_m \quad (3.44)$$

เมื่อกำหนดให้ $C_p = C_{gd1} + C_{gs17}$ เขียนสมการที่ 3.44 ใหม่ได้เป็น

$$v_1 \approx \frac{(g_{m17} + sC_p + g_{d16})v_2}{g_{m17} + s(C_{gs1} + C_p) + g_{d16} + g_{d17}} \quad (3.45)$$

$$\frac{v_2}{v_1} \approx \frac{g_{m17} + g_{d16} + g_{d17} + s(C_p + C_{gs1})}{g_{m17} + sC_p + g_{d16}} \quad (3.46)$$

$$|p_1| \approx \frac{g_{m17}}{C_p} \quad \text{และ} \quad |z_1| \approx \frac{g_{m17}}{C_p + C_{gs1}} \quad (3.47)$$

จากสมการที่ (3.47) จะเห็นว่าค่าของ โพล (Pole) และ ซีโร (Zero) มีค่าใกล้เคียงกันมาก ($|p_1| \approx |z_1|$) เนื่องจากกรณีนี้มีออสทรานซิสเตอร์ (M_{17}) ทำงานในช่วงนำกระแสอิ่มตัว (Saturation Region) ค่าของ $g_{d17} \ll g_{m17}$ ดังนั้นค่าของ โพล และ ซีโร สามารถหักล้างกันได้ โดยสมการที่ (3.46) จึงไม่นำมาพิจารณาหาค่าของ โพล และ ซีโร นี้ และเมื่อต้องการพิจารณาฟังก์ชันที่จุดขั้วที่ โหนด 1 ทำได้โดยการแทนสมการที่ (3.45) แทนลงในสมการที่ (3.43) ได้เป็น

$$I_m \approx \frac{v_2(g_{m17} + sC_p + g_{d16})(g_{m1} - sC_p - g_{d16})}{g_{m17} + s(C_{gs1} + C_p) + g_{d16} + g_{d17}} + v_2(g_{d1} + sC_p + g_{d16}) \quad (3.47)$$

$$\frac{v_2}{I_m} \approx [g_{m17} + s(C_{gs1} + C_p) + g_{d16} + g_{d17}] / [(g_{m17} + sC_p + g_{d16})(g_{m1} - sC_p - g_{d16})] + [(g_{d1} + sC_p + g_{d16})(g_{m17} + s(C_{gs1} + C_p) + g_{d16} + g_{d17})] \quad (3.48)$$

$$\frac{v_2(s)}{I_m(s)} \approx [g_{m17} + s(C_{gs1} + C_p) + g_{d16} + g_{d17}] / [g_{m17}(g_{m1} + g_{d1} + g_{d16})] + [s(C_p g_{m1} g_{d16} + (C_{gs1} + C_p)(g_{d1} + g_{d16})(g_{m17} + g_{d16}) + s^2 C_p C_{gs1})] \quad (3.49)$$

การตอบสนองความถี่สามารถประมาณค่าได้จาก

$$f_{-3dB} \approx \frac{1}{2\pi} \sqrt{\frac{g_{m17}(g_{m1} + g_{d1} + g_{d16} + g_{m17})}{C_p C_{gs1}}} \quad (3.50)$$

เมื่อ แทนค่าตัวแปรจะได้

$$f_{-3dB} \approx \frac{1}{2\pi} \sqrt{\frac{4.68 \times 10^{-5} (9.98 \times 10^{-13} + 4.21 \times 10^{-4} + 3.79 \times 10^{-3} + 3.95 \times 10^{-7})}{(3.02 \times 10^{-13} + 3.99 \times 10^{-15})(3.02 \times 10^{-13})}} \quad (3.51)$$

$$f_{-3dB} \approx 232.43 \text{ MHz} \quad (3.52)$$

สำหรับการทดลองเพื่อดูย่านความถี่การทำงาน หรือผลตอบสนองความถี่ใช้งานของวงจร ความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอ เราได้กำหนดให้ V_{in} เป็นสัญญาณรูปไซน์ที่มีขนาด 1Vp-p ค่าของแรงดันควบคุม $V_c = 6V$ และค่า ความต้านทานที่ $R1 = 5k\Omega$ จากนั้นทำการวัดผลตอบสนองความถี่ของวงจร แสดงผลการตอบสนองความถี่ของวงจรที่นำเสนอมีค่าผลตอบสนองความถี่ประมาณ 232.821 MHz เห็นได้ว่ามีค่าใกล้เคียงกับค่าที่คำนวณได้คือ

$$f_{-3dB} \approx 232.43 \text{ MHz}$$

3.9 ผลการวิเคราะห์ประสิทธิภาพต่ออุณหภูมิ

ถึงแม้ว่าผลกระทบทางอุณหภูมิจะลดลง เนื่องจากการชดเชยด้วยหลักการหักล้างแรงดันขีดเริ่มข้างต้นนี้ แต่ยังไม่สามารถทำให้ผลกระทบของอุณหภูมิหายไปได้ทั้งหมด เพราะว่าในส่วนของ การแปรผันตามอุณหภูมิของมอสทรานซิสเตอร์ ในวงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มนี้ จะมีการแปรผันตามอุณหภูมิที่สำคัญและต้องพิจารณา คือ การแปรผันตามอุณหภูมิของค่าความคล่อง μ เพราะตัวแปรของอุณหภูมียังแฝงอยู่ในค่าดังกล่าวอีกส่วนหนึ่ง แต่ผลกระทบของอุณหภูมิที่ยังมีอยู่ในเทอมของ μ ก็ยังสามารถหักล้างลงไปได้ เมื่อนำไปใช้งานร่วมกับวงจรที่มีเอาต์พุตเป็นแบบกระแส Single-End เช่น วงจรเปลี่ยนแรงดันเป็นกระแส (V-I) โดยมีผลกระทบทางอุณหภูมิเป็นส่วนกลับกัน [13] ซึ่งจะทำให้แรงดันเอาต์พุตจะไม่เปลี่ยนแปลงในเชิงของค่าความคล่อง μ ในส่วนของค่าความคล่องสามารถเขียนเป็นสมการในรูปของอุณหภูมิได้ตามสมการที่ 3.53

$$\mu(T) = \mu(T_r) \left(\frac{T}{T_r} \right)^{-k_1} \quad (3.53)$$

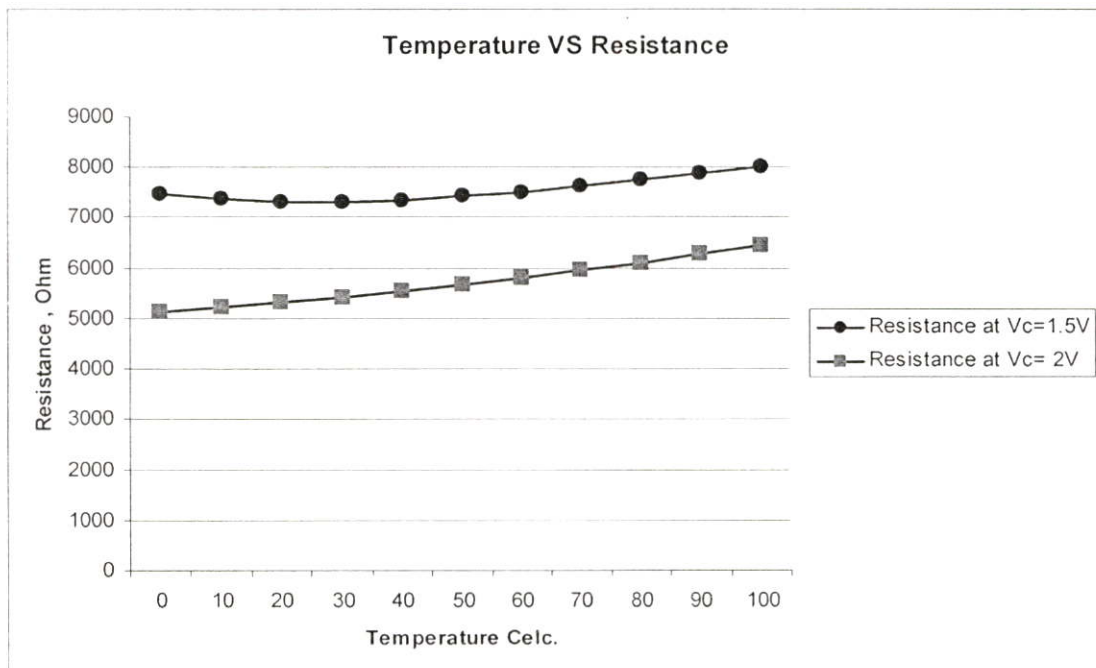
T = อุณหภูมิจริงขณะนั้น (Absolute Temperature)

T_r = อุณหภูมิห้อง (Room Temperature)

k_3 = เป็นค่าคงที่ ที่มีค่าระหว่าง 1.5-2

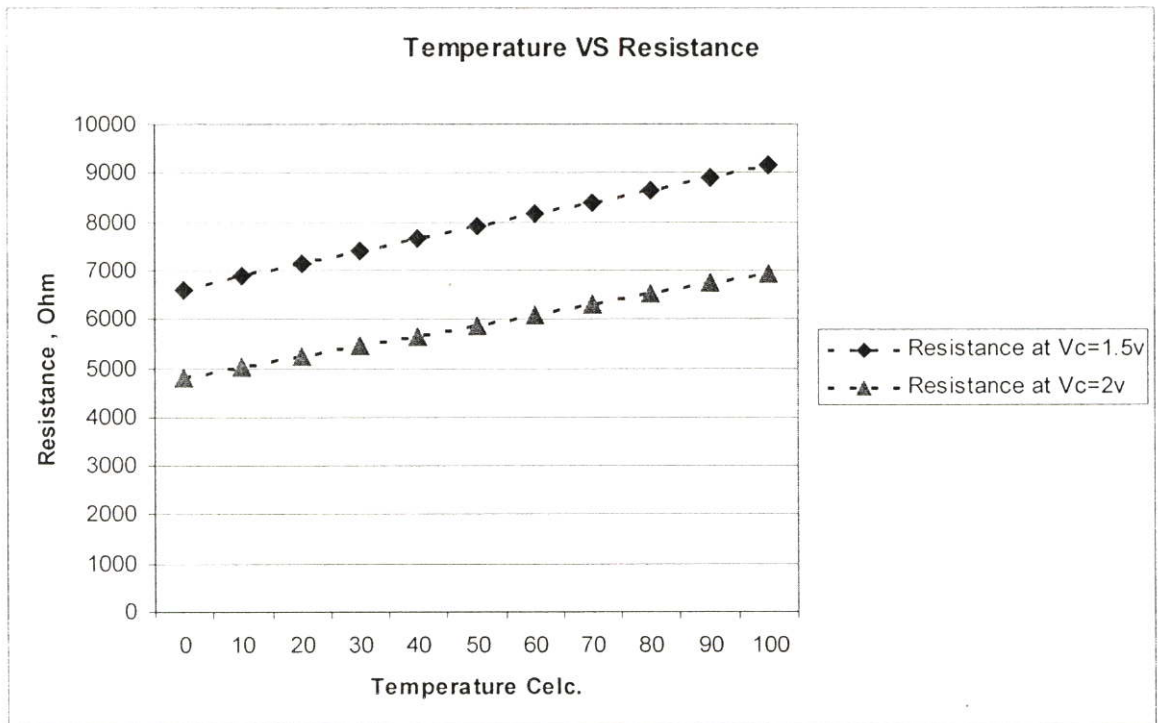
เมื่ออุณหภูมิรอบ ๆ ของห้องเปลี่ยนแปลงไป 10 องศา ในขณะที่ค่าของ k_3 มีค่าเท่ากับ 1.5 ซึ่งจะทำให้ค่าของกระแสเดรนในสมการที่ 3.30 จะมีค่าการเปลี่ยนแปลงอยู่ในช่วงระหว่าง 4.79 ถึง 6.34% เราสามารถดูผลการทดลองในกราฟ ซึ่งจะแสดงค่าความต้านทานของวงจรมีอุณหภูมิเปลี่ยนแปลงไป สำหรับวงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันจีดเริ่มในวิทยานิพนธ์นี้ ดังรูปที่ 3.25

เราจะทำการกำหนดให้ $V_k = 0$ ดังนั้น ค่า V_c ที่ใช้จะสามารถเริ่มต้นได้ตั้งแต่ 1 โวลต์ เป็นต้นไป และทำการวัดค่าจากอุณหภูมิ 0-100 องศา จะได้ผลการทดลองดังภาพข้างล่าง

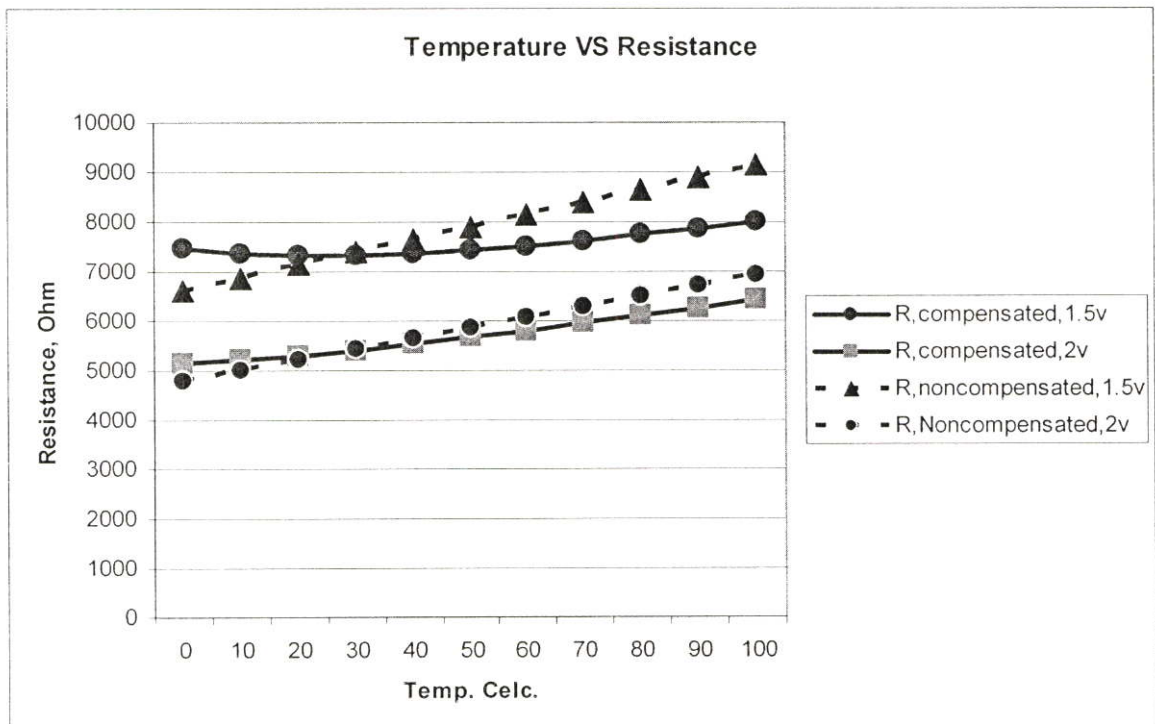


รูปที่ 3.25 แสดงค่าความต้านทานที่ 1.5 โวลต์ และ 2 โวลต์ ที่ได้จากวงจรที่ออกแบบทดสอบ

และเมื่อเราทำการวัดค่าความต้านทานของวงจรมีอุณหภูมิ โดยในการทดลองได้ทำการป้อนแรงดันเกต เท่ากันกับแรงดันเกตที่เข้าในวงจรที่ออกแบบ ผลที่ได้แสดงได้ดังรูป



รูปที่ 3.26 แสดงค่าความต้านที่ 1.5 โวลต์ และ 2 โวลต์ ที่ได้จากวงจรที่ไม่มีการชดเชยของอุณหภูมิ



รูปที่ 3.27 แสดงค่าความต้านเปรียบเทียบกันระหว่างวงจรที่มีการชดเชย และไม่มีการชดเชยอุณหภูมิ

รูปที่ 3.27 เมื่อเปลี่ยนแปลงค่าของอุณหภูมิจาก 0°C ถึง 100°C ทำให้ค่าความต้านทานที่ได้จาก วงจรความต้านทานชนิดลอยตัวแบบซิมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มในวิธานิพนธ์นี้มีการเปลี่ยนแปลงไปด้วย ซึ่งการเปลี่ยนแปลงดังกล่าวเกิดจากผลกระทบของอุณหภูมิต่อค่าความคล่อง μ และค่าของแรงดันขีดเริ่ม V_{TN} ดังที่กล่าวมาแล้ว ในขณะที่ความต้านทานที่ไม่ได้รับการชดเชยอุณหภูมิจะมีค่าความต้านทานเปลี่ยนแปลงประมาณ 30% แต่เมื่อได้รับการชดเชยอุณหภูมิด้วยหลักการนี้ พบว่าที่แรงดันควมคุม $V_c = 1.5 \text{ V}$ จะมีค่าของความต้านทานเปลี่ยนแปลง และที่อุณหภูมิต้อง จะมีค่าใกล้เคียงกัน กับค่าของวงจรที่ไม่มีการชดเชยของอุณหภูมิตั้งแต่หลังจากนั้น จะพบว่า ค่าของวงจรที่มีการชดเชยของอุณหภูมิต้อง มีค่าแปรผันกับอุณหภูมิน้อยกว่าวงจรที่ไม่มีการชดเชยทางอุณหภูมิต้อง และยังพบอีกด้วยว่า เมื่อเราเพิ่มค่าของแรงดันควมคุมให้มีความสูงขึ้น $V_c \gg V_{\text{TN}}$ จะทำให้ผลกระทบของอุณหภูมิต้องลดลง ในที่นี้จะสังเกตได้ที่ $V_c = 2 \text{ V}$ ซึ่งสอดคล้องกับผลการวิเคราะห์ทางทฤษฎี และตรงกับผลในสมการที่ 3.26

3.10 บทสรุป

วงจรความต้านทานชนิดลอยตัวแบบซิมอสปรับค่าได้ด้วยแรงดัน เป็นอิสระจากแรงดันขีดเริ่มในวิธานิพนธ์นี้ โดยใช้หลักการใหม่ ซึ่งทำการหักล้างความไม่เป็นเชิงเส้นของทรานซิสเตอร์แบบซิมอสในย่านไม่อิ่มตัว เมื่อทำการออกแบบให้ทรานซิสเตอร์ทำงานเป็นวงจรย่อยทั้งในช่วงนำกระแสอิ่มตัว และช่วงนำกระแสไม่อิ่มตัว ซึ่งประกอบด้วย วงจรกลับค่าแรงดัน วงจรลดทอนแรงดัน วงจรผลต่างแรงดัน โดยที่วงจรย่อยต่าง ๆ ทั้งหมดนี้ทำหน้าที่เป็นวงจรไบอัสให้กับทรานซิสเตอร์ที่เป็นความต้านทานซึ่งทำงานในช่วงนำกระแสไม่อิ่มตัว และหักล้างความไม่เป็นเชิงเส้นออกไป รวมถึงเทอมของแรงดันขีดเริ่มซึ่งเกี่ยวข้องกับอุณหภูมิต้อง ผลจำลองการทำงานของวงจรที่ได้มีคุณสมบัติความเป็นเชิงเส้นดีและมีการชดเชยอุณหภูมิต้อง โดยวงจรความต้านทานชนิดลอยตัวแบบปรับค่าได้ด้วยแรงดันนี้ใช้ทรานซิสเตอร์ทั้งหมด 17 ตัว ซึ่งประกอบด้วย NMOS 12 ตัว และ PMOS 4 ตัว สำหรับวงจรย่อยต่าง ๆ และ NMOS อีก 1 ตัว สำหรับใช้ทำหน้าที่เป็นความต้านทาน ตลอดจนได้มีการจำลองการทำงานเปรียบเทียบในกรณีของการเปลี่ยนค่า Aspect Ratio W/L ของทรานซิสเตอร์ที่ทำหน้าที่เป็นความต้านทาน ซึ่งจะให้ผลการจำลองที่ได้มีความแตกต่างกัน ผลการจำลองการทำงานอาศัยด้วยโปรแกรม PSpice โดยใช้แบบจำลอง Model ของ T14Y MOSIS Level 3 ขนาด $0.25 \mu\text{m}$

บทที่ 4

การประยุกต์ใช้งานวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน

ในบทนี้จะกล่าวถึงวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่เกี่ยวข้องในการวิจัย และการนำไปประยุกต์ใช้งาน เนื้อหาในบทนี้จะกล่าวถึง บทนำ การประยุกต์ใช้งานกับวงจรกำเนิดความถี่ ผลการจำลองเมื่อนำไปประยุกต์เป็นวงจรถ่ายกำเนิดความถี่

4.1 บทนำ

ในการประมวลผลสัญญาณอนาล็อกทั่วไป เช่น วงจรกรองสัญญาณ และวงจรถ่ายกำเนิดสัญญาณแบบต่าง ๆ ซึ่งประกอบด้วยชิ้นส่วนต่าง ๆ เช่น ความต้านทาน ตัวเก็บประจุ ขดลวดเหนี่ยวนำ ออปแอมป์ มาประกอบกันเป็นวงจรการประมวลผลสัญญาณอนาล็อกแบบต่าง ๆ ข้างต้น ซึ่งในทางปฏิบัติแล้วเราจะหลีกเลี่ยงการใช้ขดลวดเหนี่ยวนำให้มากที่สุด เพราะมีขนาดใหญ่ ไม่สามารถนำมาสร้างเป็นวงจรรวมได้ ด้วยเหตุนี้จึงมีการคิดออกแบบตัวกรองความถี่ และ ตัวกำเนิดความถี่โดยปราศจากขดลวดเหนี่ยวนำ โดยใช้ตัวเก็บประจุแทน หรือ การสังเคราะห์คุณสมบัติการเหนี่ยวนำโดยใช้มอสทรานซิสเตอร์แทน

จากบทที่ผ่านมา ได้ทำการพิจารณาถึงคุณสมบัติของวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน ในรูปแบบต่าง ๆ เช่น ค่าความต้านทาน ค่ากระแสเดรน ค่าความผิดพลาดกระแสเดรนในกรณีที่มีความผิดพลาดเชิงเส้น ค่าผลกระทบของอุณหภูมิที่เกิดขึ้น รวมไปถึงการวิเคราะห์หาผลสนองทางความถี่ของวงจร

ในบทนี้จะขอนำวงจรที่ได้ทำการออกแบบ ไปประยุกต์ใช้งานในวงจรถ่ายกำเนิดความถี่ โดยจะทำการกำหนด วงจรถ่ายกำเนิดความถี่ขึ้นมาจากวงจรหนึ่ง และนำวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันไปแทนค่าความต้านทานดังกล่าว โดยหลังจากนั้น จะทำการจำลองวงจรบนโปรแกรมพีเอสไปซ์ และ วิเคราะห์หาค่าต่าง ๆ เพื่อที่จะยืนยันได้ว่า วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน สามารถทำงานได้จริง

4.2 วงจรกำเนิดความถี่ (Oscillator circuit)

ในวงจรถ่ายกำเนิดความถี่ หรือวงจรถ่ายกำเนิดสัญญาณ มีความสำคัญมากวงจรหนึ่ง และก็มีอยู่หลายแบบต่าง ๆ มากมายหลายชนิด แต่เราสามารถแบ่งกลุ่มใหญ่ ๆ ได้ 2 กลุ่ม คือ

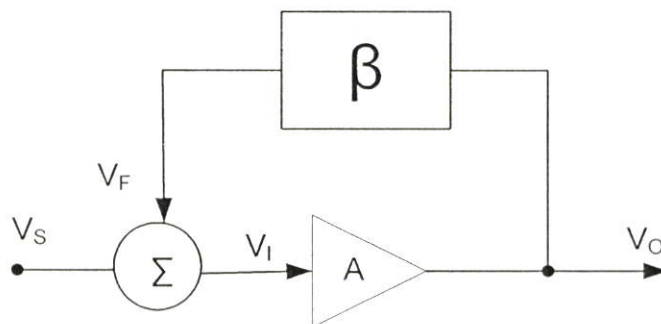
4.2.1 แบบปรับค่าได้ (Tuned) ซึ่งตัวกำเนิดสัญญาณ หรือกำเนิดความถี่แบบนี้ จะให้สัญญาณออกมามีคุณสมบัติเป็นรูปไซน์ หรือใกล้เคียงกับรูปไซน์มาก

4.2.2 แบบปรับค่าไม่ได้ (Untuned) ซึ่งตัวกำเนิดสัญญาณนี้จะให้สัญญาณออกมาแบบ 2 สถานะคงที่ เช่น สัญญาณรูปสี่เหลี่ยม หรือสัญญาณรูปสามเหลี่ยม

โดยอุปกรณ์ที่ใช้เพื่อทำงานกำเนิดความถี่ ส่วนใหญ่มักจะเป็น RC หรือ RL แต่เราจะหลีกเลี่ยงอุปกรณ์ที่เป็น L โดยจะใช้อุปกรณ์ที่เป็น RC ในการกำเนิดสัญญาณเท่านั้น

ตัวกำเนิดความถี่ที่ใช้ในวิทยานิพนธ์นี้ จะใช้ออปแอมป์ และ RC ในการกำเนิดความถี่ ทำได้โดยใช้หลักการของระบบที่มีการป้อนกลับแบบลูปเดี่ยว สามารถเขียนเป็นรูปบล็อกไดอะแกรมได้ ดังรูปที่ 4.1 โดยระบบจะประกอบด้วย ภาควิทย (Amplifier) มีอัตราขยาย เท่ากับ A ภาคป้อนกลับ (Feedback) มีอัตราขยายเท่ากับ β และตัวรวมสัญญาณ (Summing) ตัวแปรที่ใช้ได้แก่ V_S , V_F , V_I , และ V_O ซึ่งความหมายคือ สัญญาณเลี้ยววงจร สัญญาณป้อนกลับ สัญญาณป้อนเข้า และสัญญาณขาออก ตามลำดับ โดยที่เครื่องหมาย \pm ที่ใช้กับสัญญาณป้อนเข้า ที่ป้อนกลับมาจากตัวรวมสัญญาณ หรืออีกนัยหนึ่งคือ การป้อนกลับแบบบวกและ แบบลบนั่นเอง โดยถ้าเครื่องหมายเป็นบวกจะเป็นการป้อนกลับแบบบวก แต่ถ้าเครื่องหมายเป็นลบจะเป็นการป้อนกลับแบบลบ ซึ่งสามารถเขียนเป็นสมการได้ ในกรณีที่มีอินพุตมีค่าเป็นศูนย์ หรือ ไม่มีอินพุต โดยลู่อัตราขยายคือ ค่าอัตราขยายของระบบในรูปที่ 4.1 จะมีค่าเท่ากับ

$$L(s)|_{V_S=0} = \pm A(s)\beta(s) \quad (4.1)$$



รูปที่ 4.1 บล็อกไดอะแกรมของระบบป้อนกลับแบบลูปเดี่ยว

ในกรณีเป็นการป้อนกลับแบบลบ อัตราแบบลูปปิด (A_f) มีค่าเท่ากับ $\frac{V_O(s)}{V_S(s)}$ สามารถเขียนเป็นสมการได้เป็น

$$A_f(s) = \frac{V_O(s)}{V_S(s)} = \frac{A(s)}{1 + A(s)\beta(s)} = \frac{A(s)}{1 - L(s)} \quad (4.2)$$

เงื่อนไขการออสซิลเลทในสมการที่ (4.1) ในกรณีที่ไม่มีอินพุต ($V_s=0$) และเมื่อเอาต์พุต V_o เป็นค่าใด ๆ จากสมการที่ (4.2) อัตราของลูปปิดจะมีค่าเป็นอนันต์ ดังนั้นลูปเกนของระบบในกรณีที่ไม่มีอินพุตจะต้องเท่ากับ 1 เท่านั้น ระบบนี้จึงจะให้กำเนิดสัญญาณ (Oscillated)

ในการพิจารณาระบบที่มีการป้อนกลับแบบบวกก็สามารถทำได้เช่นเดียวกัน อัตราขยายแบบลูปปิด (A_f) มีค่าเท่ากับ $\frac{V_o(s)}{V_s(s)}$ สามารถเขียนเป็นสมการได้เป็น

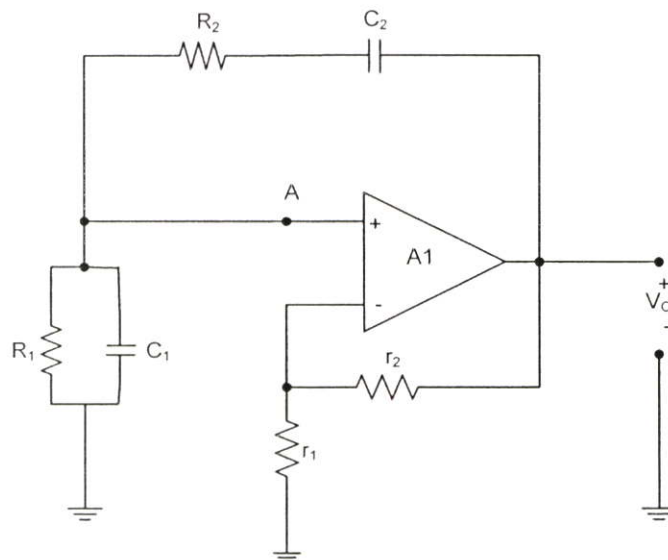
$$A_f(s) = \frac{V_o(s)}{V_s(s)} = \frac{A(s)}{1 - A(s)\beta(s)} = \frac{A(s)}{1 - L(s)} \quad (4.3)$$

เงื่อนไขการออสซิลเลทในสมการที่ 4.1 ในกรณีที่ไม่มีอินพุต ($V_s=0$) และเมื่อเอาต์พุต V_o เป็นค่าใด ๆ จากสมการที่ 4.3 อัตราขยายของลูปปิดจะมีค่าเป็นอนันต์ ดังนั้นลูปเกนของระบบในกรณีที่ไม่มีอินพุตจะต้องเท่ากับ 1 เท่านั้น ระบบนี้ยังจะออสซิลเลท ซึ่งเหมือนกับระบบที่มีการป้อนกลับแบบลบ

เราจะทำการพิจารณาโดย แทนค่า (s) ด้วย $(j\omega)$ ในสมการที่ 4.2 และ 4.3 โดยที่ ω คือ ความถี่เชิงมุมในการออสซิลเลทเขียนเป็นสมการในรูปของอัตราขยายได้เป็น

$$\text{Loop Gain} = L(j\omega) = A(j\omega)\beta(j\omega) = 1\angle 0^\circ \quad (4.4)$$

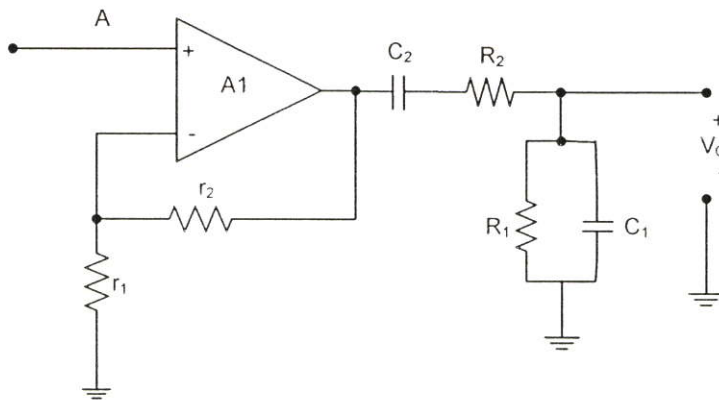
สรุปได้ว่าการกำเนิดความถี่โดยใช้หลักการของระบบที่มีการป้อนกลับนั้น จะสามารถออสซิลเลทความถี่ออกมาได้ก็ต่อเมื่อลูปเกนมีค่าเป็น 1 และความถี่เชิงมุมที่ได้คือ ω



รูปที่ 4.2 วงจรกำเนิดความถี่ Wien-Bridge Oscillator

4.3 วงจรกำเนิดความถี่แบบ เวนน์-บริดจ์ (Wien-Bridge Oscillator)

การกำเนิดความถี่แบบที่ให้เอาพุทเป็นรูปไซน์ (Sinusoidal) ในวิทยานิพนธ์นี้ใช้อุปกรณ์ 1 ตัว ความต้านทาน 4 ตัว และ ตัวเก็บประจุ 2 ตัว ดังรูปที่ 4.2 ซึ่งเรียกววงจรนี้เรียกว่า Wein-Bridge Oscillator จากรูปที่ 4.2 สามารถเขียนใหม่เพื่อใช้ในการหาสมการอัตราขยายของวงจรได้โดยตัดจุด A ของรูปที่ 4.2 ออกดังรูปที่ 4.3 และวงจรรูปที่ 4.3 สามารถเขียนเป็นสมการเพื่อใช้อธิบายการออสซิลเลทได้เป็น



รูปที่ 4.3 วงจรกำเนิดความถี่รูปที่ 4.2 ที่ใช้ในการคำนวณหาค่าอัตราขยาย

$$Z_1(s) = \frac{sC_1R_1 + 1}{sC_1} \quad (4.5)$$

และ

$$Z_2(s) = \frac{R_2}{1 + sC_2R_2} \quad (4.6)$$

โดยที่ $K = 1 + \frac{r_2}{r_1}$ และ $V_o = KV_i(s)$ (4.7)

และในทำนองเดียวกัน $V_i'(s) = \frac{V_o Z_2(s)}{Z_1(s) + Z_2(s)}$ (4.8)

$$V_i'(s) = V_o(s) \frac{sC_1R_2}{s^2C_1C_2R_1R_2 + sC_1R_1 + sC_2R_2 + sC_1R_2 + 1} \quad (4.9)$$

กำหนดให้ $C_1 = C_2 = C$ และ $R_1 = R_2 = R$ เพื่อง่ายต่อการคำนวณ สมการที่ 4.9 กลายเป็น

$$V_i'(s) = V_o(s) \frac{\frac{s}{RC}}{s^2 + s\frac{3}{RC} + \frac{1}{R^2C^2}} \quad (4.10)$$

แทนค่าสมการที่ 4.10 ในสมการที่ 4.7 โดยที่ $V_i' = V_i$ สมการที่ 4.7 กลายเป็น

$$V_o(s) = KV_o(s) \frac{\frac{s}{RC}}{s^2 + s\frac{3}{RC} + \frac{1}{R^2C^2}} \quad (4.11)$$

ในการออสซิลเลทความถี่ได้นั้น สามารถพิจารณา และ วิเคราะห์คุณสมบัติได้จากอัตราขยาย ลูป (Loop Gain : $L(s)$) ของวงจร ในวงจรรูปที่ 4.2 สามารถคำนวณหาค่าอัตราขยายลูปจากสมการที่ 4.12 ได้โดยสมการอัตราขยายลูปของวงจรออสซิลเลเตอร์รูปที่ 4.2 มีค่าเท่ากับ

$$\text{Loop Gain: } L(s) = 1 + j0 = \frac{K \frac{s}{RC}}{s^2 + s\frac{3}{RC} + \frac{1}{R^2C^2}} \quad (4.12)$$

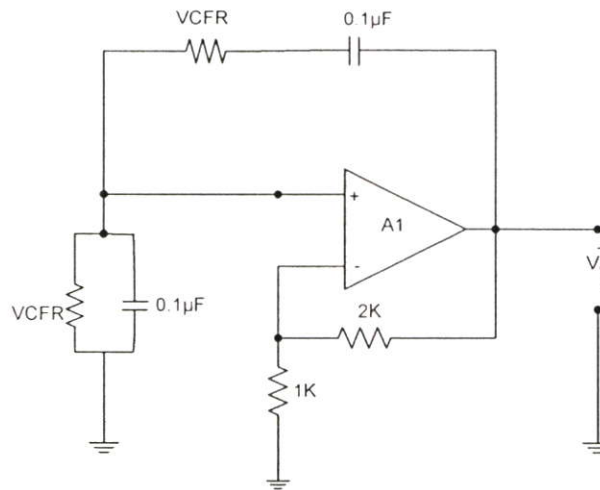
จากรูปที่ 4.12 เนื่องจากอัตราขยายลูปจะต้องเท่ากับ 1 โดยแทนค่า (s) ด้วย $(j\omega)$ ในสมการที่ 4.12 เพื่อทำการคำนวณหาค่าความถี่ที่ออสซิลเลทออกมา ทำให้สมการที่ 4.12 กลายเป็น

$$L(j\omega) = 1 + j0 = \frac{K \frac{j\omega}{RC}}{-\omega^2 + j\omega\frac{3}{RC} + \frac{1}{R^2C^2}} \quad (4.13)$$

จากสมการที่ 4.13 สามารถอธิบายได้ว่า วงจรกำเนิดความถี่รูปที่ 4.2 สามารถออสซิลเลทความถี่ออกมาได้ ซึ่งสมการที่ 4.13 นั้น จะเป็นจริงค่าอัตราขยาย K ของวงจรจะต้องมีค่าเท่ากับ 3 โดยแทนค่าเพื่อกำหนดค่า r_1 และ r_2 ซึ่งจะมีค่าเป็น $r_2 = 2r_1$ โดยมีความถี่ที่ออสซิลเลทเท่ากับ

$$\omega = \frac{1}{RC} \quad \text{หรือ} \quad f_0 = \frac{1}{2\pi RC} \quad (4.14)$$

เนื่องด้วยจุดที่ R1 และ R2 ต่ออยู่นั้น สามารถใช้วงจรความต้านทานแบบลอยตัวที่ได้จากการออกแบบ มาแทนลงไปในวงจรออสซิลเลเตอร์ ซึ่งเราจะได้รูปดังนี้



รูปที่ 4.4 วงจรกำเนิดความถี่ที่ประยุกต์นำวงจรความต้านทานปรับค่าได้ด้วยแรงดัน

เมื่อนำค่าความต้านทานที่ปรับค่าได้ด้วยแรงดัน ซึ่งมีค่าความต้านทานเป็น

$$R_{eq} = \frac{V_m}{I_m} = \frac{V_{DS}}{I_D} = \frac{1}{k_N V_C} = \frac{1}{\mu_n C_{OX} \left(\frac{W}{L}\right) V_C} \quad (4.15)$$

แทนค่าลงในสมการที่ 4.14 จะมีค่าเป็น

$$f_0 = \frac{\mu_n C_{OX} \left(\frac{W}{L}\right) V_C}{2\pi C} \quad (4.16)$$

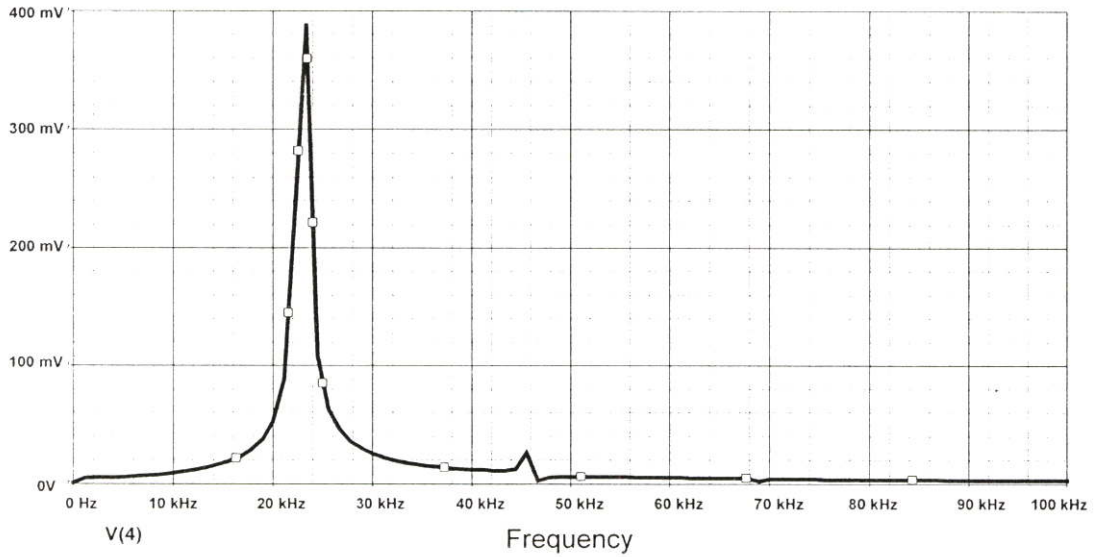
4.4 การทดลองและผลการทดลอง

จากวงจรรูปที่ 4.5 จะทำการทดลองโดยการจำลองการทำงานของวงจรบนโปรแกรมที่สไปซ์ โดยใช้คุณสมบัติของวงจรความต้านทานลอยตัวปรับค่าได้ด้วยแรงดันที่ทำการออกแบบมาประยุกต์ใช้

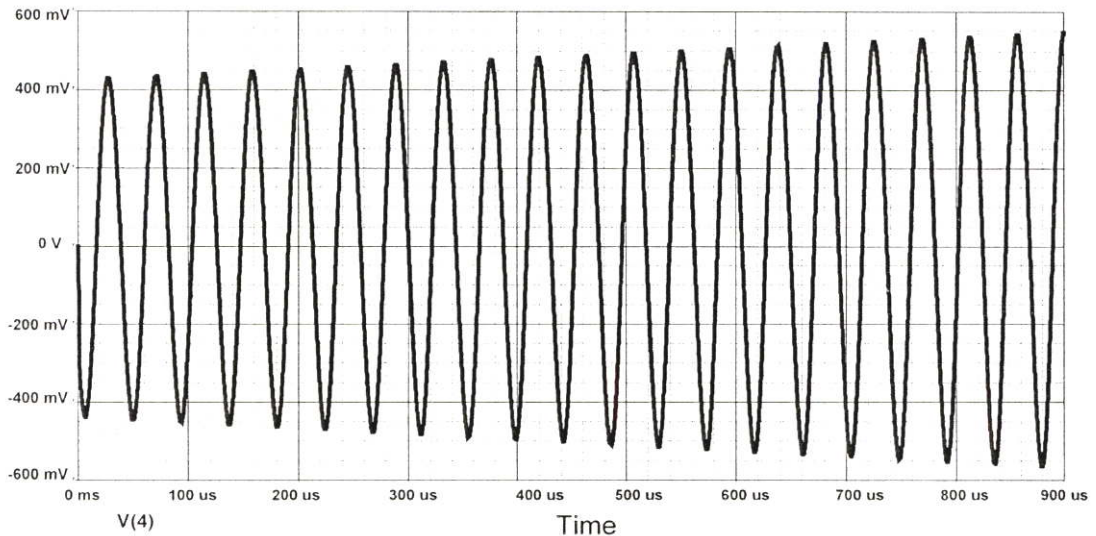
ในที่นี้ได้ นำ แหล่งกำเนิดป้อนเข้าไปในวงจรกำเนิดสัญญาณ ซึ่งมีวงจรย่อยเป็นวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน อยู่ในใน และทำการปรับค่าตัวเก็บประจุเป็น 1 nF โดย สามารถดูรูปแบบโปรแกรมได้ที่ภาคผนวก ข

4.4.1 แรงดันควมคุม (V_C) เท่ากับ 5 โวลท์

ค่าความต้านทานเป็น $6.7624 \text{ k}\Omega$ แทนค่าลงไปในสมการที่ 4.14 จะได้ค่าความถี่ประมาณ 23.333 kHz ซึ่งเมื่อเทียบกับค่าที่ได้จากการจำลองผ่านโปรแกรมพีสไปซ์ จะได้ค่า 23.334 kHz จะเห็นได้ว่า ค่าที่ได้มีค่าใกล้เคียงกัน รูปข้างล่างแสดงค่าความถี่ที่ได้จากการจำลองบนโปรแกรมพีสไปซ์



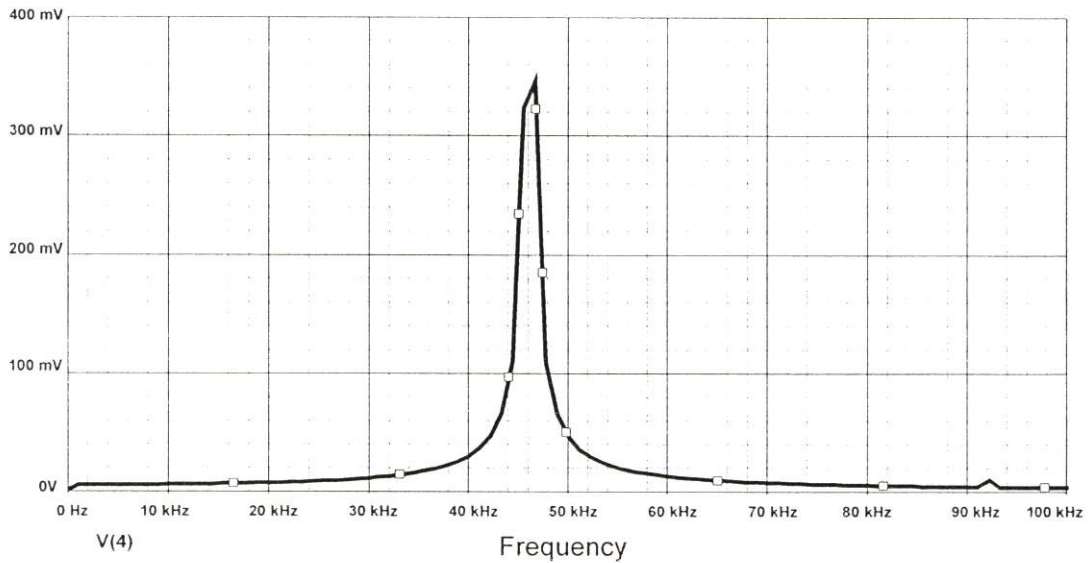
รูปที่ 4.5 แสดงความถี่ที่ V_C เท่ากับ 5 โวลท์



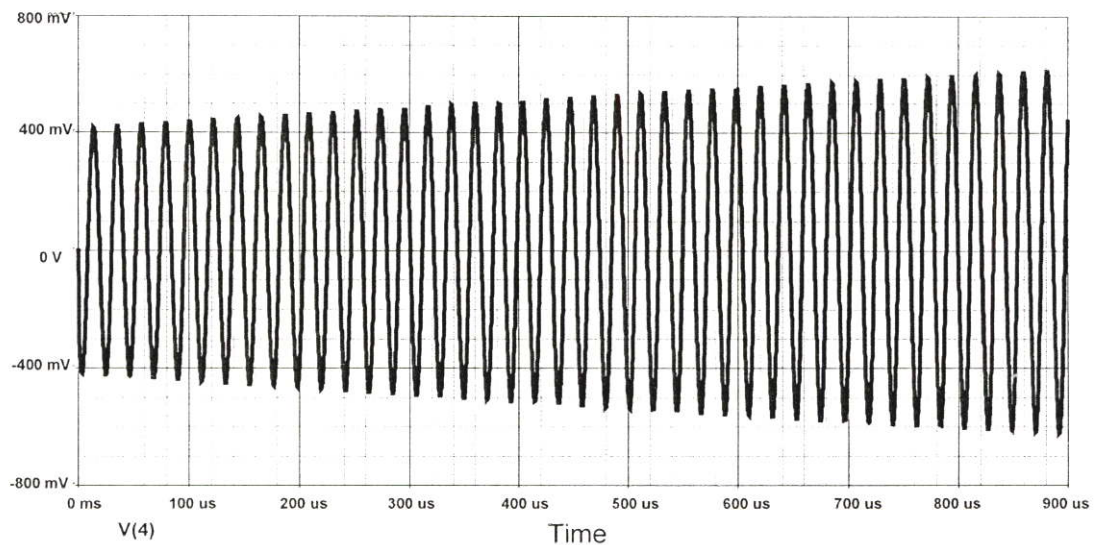
รูปที่ 4.6 แสดงสัญญาณกำเนิด ที่ V_C เท่ากับ 5 โวลท์

4.4.2 แรงดันควมคุม (V_C) เท่ากับ 6 โวลต์

ค่าความต้านทานเป็น $3.3206 \text{ k}\Omega$ แทนค่าลงไปในสมการที่ 4.14 จะได้ค่า ความถี่ประมาณ 47.93 kHz ซึ่งเมื่อเทียบกับค่าที่ได้จากการจำลองผ่าน โปรแกรมพีสไปซ์ จะได้ค่า 46.681 kHz จะเห็นได้ว่า ค่าที่ได้มีค่าใกล้เคียงกัน รูปข้างล่างแสดงค่าความถี่ที่ได้จากการจำลองบน โปรแกรมพีสไปซ์



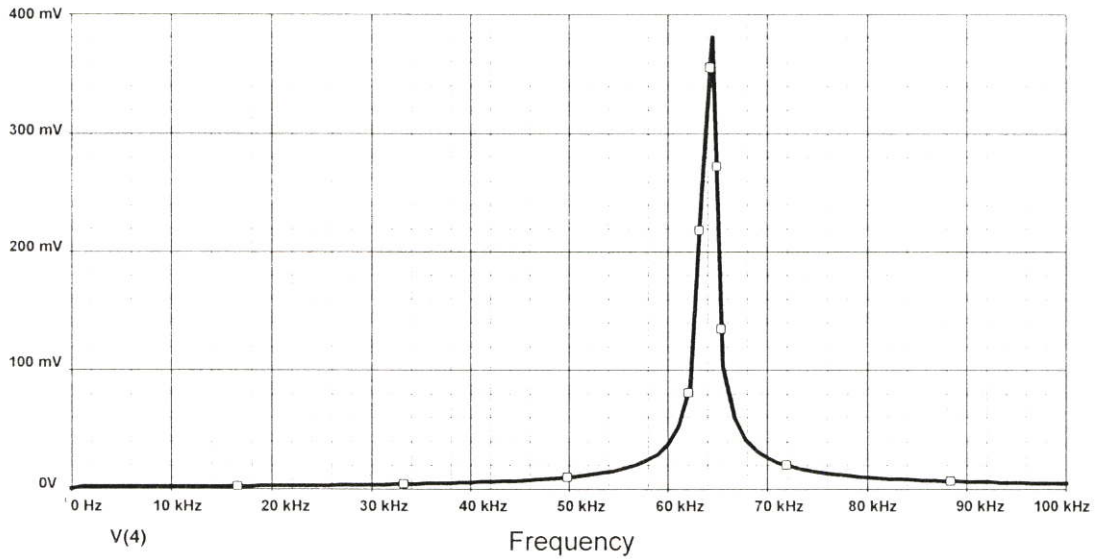
รูปที่ 4.7 แสดงความถี่ที่ V_C เท่ากับ 6 โวลต์



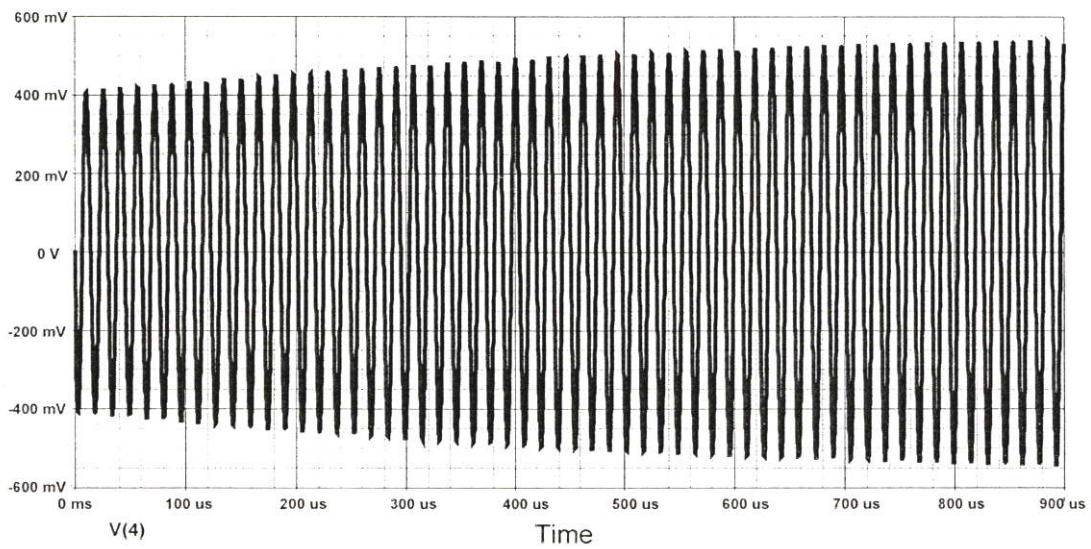
รูปที่ 4.8 แสดงสัญญาณกำเนิด ที่ V_C เท่ากับ 6 โวลต์

4.4.3 แรงดันควมคุม (V_C) เท่ากับ 7 โวลต์

ค่าความต้านทานเป็น $2.3780 \text{ k}\Omega$ แทนค่าลงไปในสมการที่ 4.14 จะได้ค่า ความถี่ประมาณ 66.92 kHz ซึ่งเมื่อเทียบกับค่าที่ได้จากการจำลองผ่าน โปรแกรมพีสไปซ์ จะได้ค่า 64.454 kHz จะเห็นได้ว่า ค่าที่ได้มีค่าใกล้เคียงกัน รูปข้างล่างแสดงค่าความถี่ที่ได้จากการจำลองบน โปรแกรมพีสไปซ์

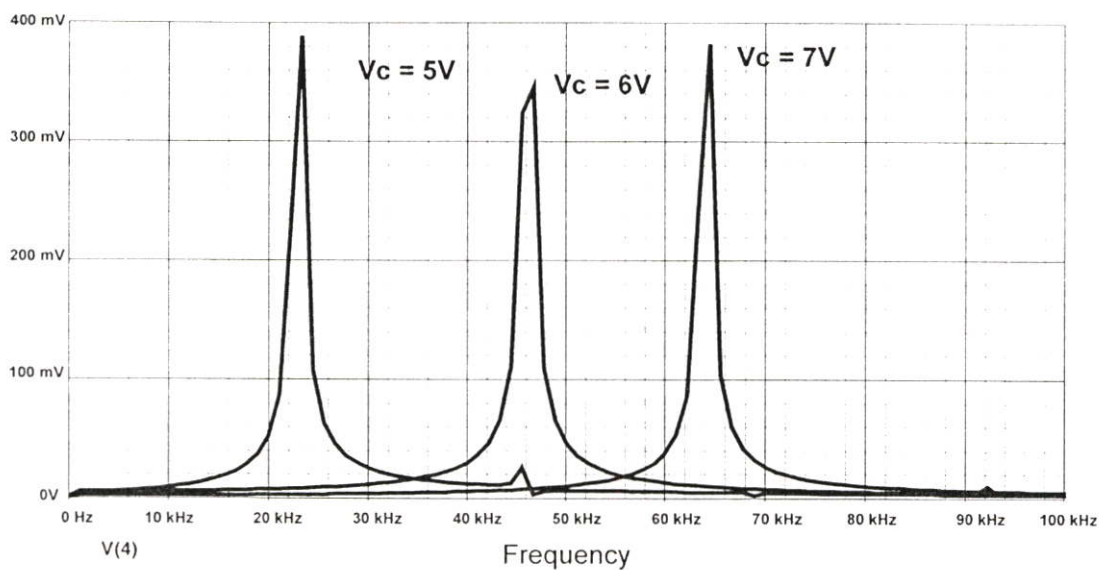


รูปที่ 4.9 แสดงความถี่ที่ V_C เท่ากับ 7 โวลต์



รูปที่ 4.10 แสดงสัญญาณกำเนิด ที่ V_C เท่ากับ 7 โวลต์

จากกราฟความถี่ ที่ V_C เท่ากับ 5, 6, 7 โวลต์ สามารถนำมารวมกัน เพื่อแสดงให้เห็นว่า ค่าความถี่ แปรผันตาม ค่า V_C แสดงดังรูปข้างล่าง



รูปที่ 4.11 แสดงสัญญาณกำเนิด ที่ V_c เท่ากับ 5, 6, 7 โวลท์

4.5 บทสรุป

วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน ที่นำเสนอนี้ สามารถนำไปประยุกต์ใช้งานได้จริง ซึ่งไม่เฉพาะแต่ในวงจรกำเนิดความถี่ (Oscillator) นี้เท่านั้น แต่ยังสามารถนำไปประยุกต์ใช้กับวงจรอื่น ๆ อีกได้ด้วยเช่น วงจรกรองความถี่ วงจรขยายสัญญาณ

จากผลการทดลอง เราจะได้ข้อสรุปว่า วงจรกำเนิดความถี่ ที่ประกอบด้วยวงจร ค่าความต้านทานชนิดลอยตัวควบคุมด้วยแรงดัน สามารถปรับค่าความถี่ในวงจรกำเนิดความถี่ ได้ และให้ค่าความถี่เป็นไปตามสมการ

บทที่ 5

บทสรุปผลการวิจัย และข้อเสนอแนะ

5.1 บทนำ

จากที่ได้กล่าวมาตั้งแต่บทแรก ได้นำเสนอเกี่ยวกับ ความเป็นมา จุดมุ่งหมาย สมมติฐาน แนวคิดการเปรียบเทียบ รวมถึงขอบเขตการวิจัย ของวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน สามารถเป็นที่ประจักษ์ให้เห็นแล้วว่า การวิจัยนี้มีผลเป็นไปตามที่คาดหมายไว้

และจากบทที่ 2 ได้นำเสนอเกี่ยวกับ พื้นฐานการทำงานของซีมอส ชนิดของซีมอส รวมไปถึงอธิบายคุณลักษณะของซีมอส ซึ่งในระหว่างที่ทำการวิจัย ก็ได้หยิบนำคุณสมบัติต่าง ๆ ของซีมอสมาใช้เพื่อประกอบการอธิบาย และความเป็นองค์ความรู้ที่ได้ค้นคิดมาจากพื้นฐาน และ คุณสมบัติของซีมอสนั่นเอง

ในบทต่อมา ได้ทำการออกแบบวงจร จากพื้นฐานของซีมอส และวงจรย่อยต่าง ๆ นำมาประกอบกัน เพื่อเป็นวงจรที่ต้องการ รวมถึงได้พิสูจน์ให้เห็นว่า ค่าความต้านทานที่ได้ จากวงจรมันเป็นจริง ซึ่งในการพิสูจน์นี้ ได้ทำการเปรียบเทียบให้เห็นถึงค่าต่าง ๆ เพื่อเป็นการชี้ให้เห็นว่า คุณสมบัติของวงจรที่ได้ออกแบบมานี้ เป็นจริง และค่าผลกระทบที่เกิดขึ้นในกรณีที่เปลี่ยนแปลงไม่ได้ สามารถแสดงให้เห็นได้ เช่น ค่าผลกระทบของอุณหภูมิที่เกิดจาก ค่าความคล่องตัวที่ผิว μ

ในการนำวงจรที่ออกแบบไปประยุกต์นี้ ได้เลือกวงจรกำเนิดสัญญาณ (Oscillator) ขึ้นมา และหยิบนำวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน ไปประยุกต์เป็นวงจรย่อยภายใน และได้ทำการทดลอง เพื่อพิสูจน์ให้เห็นถึงค่าที่ได้ สามารถนำไปประยุกต์ใช้กับวงจรได้จริง

5.2 ปัญหาที่เกิดขึ้นและแนวทางแก้ไข

จากการทดลองหาค่าความต้านทานในช่วงอุณหภูมิที่ต่าง ๆ กัน พบว่า เมื่อทำการวัดค่าความต้านทานที่ ค่า แรงดัน 5 โวลต์ และ 6 โวลต์ จะได้ค่าออกมา ซึ่งเมื่อนำมาเขียนกราฟแล้ว จะมีขนาดที่ไม่ต่างกันมาก เป็นการยากที่จะสังเกตเห็นได้เมื่อนำผลการทดลองมาเสนอในที่นี้

จึงได้ทำการปรับเปลี่ยนแก้ไขวงจรในบางจุด คือ เปลี่ยนค่าแรงดันที่จ่ายให้กับ M16 เป็น 0 โวลต์ และเริ่มทำการป้อนแรงดัน ที่ 1.5 โวลต์ และที่ 2 โวลต์ แล้วพบว่า ค่าที่ได้ สามารถแสดงออกมาได้ชัดเจนมากขึ้น

อีกจุดหนึ่งที่ได้ทำการปรับเปลี่ยนแก้ไขเพื่อให้ได้ค่าที่เหมาะสม คือ ค่าตัวเก็บประจุ ในวงจรกำเนิดสัญญาณ (Oscillator) ซึ่งเดิมที จะเลือกใช้ค่า $1\mu F$ แต่ได้ทำการเปลี่ยนแปลงมาใช้ค่า $1nF$ เพื่อให้ได้ค่าที่สามารถแสดงผลได้ชัดเจน เมื่อนำมาประกอบการอธิบายในวิทยานิพนธ์เล่มนี้

5.3 ข้อเสนอแนะ

ในวิทยานิพนธ์เล่มนี้ ได้นำเสนอเกี่ยวกับค่าความต้านทานที่ได้จากการออกแบบวงจรโดยใช้ชิพมอส นำมาประกอบกัน เป็นวงจรที่ให้ค่าความต้านทานชนิดลอยตัว และสามารถปรับค่าได้ด้วยแรงดัน ซึ่งเมื่อทำการวิเคราะห์วงจรแล้ว หากว่าการวิเคราะห์นั้น แสดงผลที่มีขนาดเล็กเกินไป เราสามารถที่จะปรับเปลี่ยนเงื่อนไขบางตัว เช่น แรงดัน ไบอัส จากที่กำหนดให้เป็น 2.8 โวลต์ ก็ สามารถที่จะปรับให้เป็น 0 โวลต์ได้ เพื่อการแสดงผลที่เห็นได้ชัดเจน

บรรณานุกรม

- [1] มนตรี สมดุลยกันก พิพัฒน์ พรหมมี กอบชัย เฉชหาญ กฤษณ์ อ่างแก้ว วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันแบบซีมอสที่มีการชดเชยอุณหภูมิ วิศวกรรมลาดกระบัง ปีที่ 22 ฉบับที่ 2 หน้า 54-59 มิถุนายน 2548
- [2] K. Dejhan, P. Prommee, L. Yuttasukprasert, M. Somdulyakanok, "A Compensated Temperature CMOS Voltage-controlled Grounded Resistance Circuit," Proc. Of IEEE TENCON 2004, Chiang Mai, Thailand, Nov. 21-24, 2004
- [3] K. Dejhan, C. Soonyeeekan, P. Prommee, P. Tooprakai, F. Cheevasuvit and E. Prommas, "A high performance MOSFET voltage-controlled floating resistance circuit," Proc. Of 7th International Symposium on IC Technology, System and Application : ISIC-97, Singapore, September 10-12, 1997.
- [4] M. Banu and Y. Tsvividis, "Floating Voltage – Controlled Resistors in MOS Technology," Electron. Lett., Vol.18, pp.678-679, July 1982.
- [5] S. P. Singh, J.V. Hanson and J. Vlach, "A New Floating Resistors for CMOS Technology", IEEE Trans. Circuit Syst., Vol. CAS-36, pp.1217-1220, Sep.1989.
- [6] K. Nagaraj, "New CMOS Floating Voltage-Controlled resistors," Electron. Lett., Vol.22, pp.667-668, June 1986.
- [7] G. Wilson, P.K. Chan, " Analysis of nonlinearities in Floating resistor networks," IEE Proc., Part.G, Vol.141, No.2, pp.82-88, April, 1994.
- [8] R. Senani, "Realisation of linear Voltage-controlled resistance in floating form, Eletron. Lett., Vol.30, No.23, pp. 1909-1911, Nov. 1994.
- [9] G. Wilson and P.K Chan, "Floating CMOS resistor," Electron. Lett., Vol.29, No.3 pp.306-307, Nov.1994.
- [10] S. Qin and R.L. Geiger, "A ± 5 -V Analog Multiplier. " IEEE J. Solid-state Circuits, Vol. SC-22, pp.1143-1146, Dec. 1987.
- [11] Z. Wang, "A CMOS Four-Quadrant Analog Multiplier with Single-Ended Voltage Output and Improved Temperature Performance," IEEE J. Solid-State Circuit, Vol.26, pp.1293-1301, Sep. 1991.
- [12] Gregorian and G.C. Temes, Analog MOS Integrated Circuit for Signal Processing. John Wiley& Sons, INC., 1986.
- [13] P.E. Allen and D.R. Holberg, CMOS Analog Circuit Design. Holt Rinehart and Winston. INC., 1987.

- [14] Z. Wang, Novel Voltage-Controlled Grounded Resistor. *Electron. Lett.*, Vol.26, pp. 1711-1712, Sep. 1986.
- [15] H. Shichman and D.A. Hodges, Modeling and Simulation of Insulated-Gate Field-Effect Transistor Switching Circuits. *IEEE J. Solid-State Circuit*, Vol.SC-3, pp. 285-289, Sept. 1968.
- [16] C.T. Sah, Characteristic of the Metal-Oxide-Semiconductor Transistor. *IEEE Trans. Electron Devices*, Vol. ED-11, pp.324-345, July 1964.
- [17] J.L. Pennock, CMOS Triode Transconductor for Continuous-Time Active Integrated Filters. *Electron. Lett.*, Vol.21, pp.817-818, Aug. 1985.
- [18] I.S. Han and S.B. Park, Voltage-Controlled Linear Resistor by Two MOS Transistor and its Application to Active RC Filter MOS Integration. *Proc. IEEE*, Vol. 72, pp.1655-1657, Nov. 1984.
- [19] K. Nay and A. Budak, A Voltage-Controlled Resistance with Wide Dynamic Range and Low Distortion. *IEEE Trans. Circuits Syst.*, Vol.CAS-30, pp.770-772, Oct. 1981.
- [20] G.Moon, M.E. ZaGhloul and R.W. Newcomb, An Enhancement-Mode MOS Voltage-Controlled Linear Resistor with Large Dynamic Range. *IEEE Trans. Circuits Syst.*, Vol.CAS-37, pp.1284-1288, Jan. 1990.
- [21] P.M. Vanpeteghem and G.L. Rice, New CMOS Resistor implementation for Linear IC Application. *Electron. Lett.*, Vol.24, pp. 288-290, March. 1988.
- [22] G. Wilson and P.K. Chan, Novel Voltage-Controlled Grounded Resistor. *Electron. Lett.*, Vol.25, pp. 1725-1726, Dec. 1989.
- [23] J. Silva-Martinez, M. Steyaert and W. Sansen, Very Linear CMOS Floating Resistor. *Electron. Lett.*, Vol.26, pp. 1610-1611, June 1990.
- [24] Z. Wang, Novel Electronically-Controlled Floating Resistors Using MOS Transistor Operating in Saturation. *Electron. Lett.*, Vol.27 pp.188-189, June. 1991.
- [25] S.Liu and L.W. Nagel, Small-Signal MOSFET Models for Circuit Design. *IEEE J. Solid-State Circuits* Vol.SC-17, pp.983-998, Dec. 1982.
- [26] R.L. Geiger, P.E. Allen and N.R. Strader, *VLSI Design Techniques for Analog and Digital Circuit*. McGraw-Hill Publishing Company, 1990.
- [27] P.R. Gray and R.G. Meyer, *Analysis and Design of Analog Integrated Circuits*. 2nd Edition John Wiley & Sons. Inc., 1984.
- [28] R.A. Gayakwad, *Op-Amps and Linear Integrated Circuit*. Prentice Hall, Inc., 1988.

- [29] G.W. Roberts and Adel S. Sedra, Spice for Microelectronic Circuits. 3rd Edition, Saunders College Publishing, 1992.
- [30] A.B. Williams, Electronic Filter Design Handbook. McGraw-Hill Book Publishing Company, 1981.
- [31] L.P. Huelsman, Active RC Filter: Theory and Application. Dowden, Hutchinson&Ross Inc., 1976.
- [32] L.P. Huelsman, Active and Passive Analog Filter Design. McGraw-Hill Inc., 1993.
- [33] P.E. Allen and D.R. Holberg, CMOS Analog Circuit Design. Holt Rinehart and Winston, Inc., 1987.
- [34] K.R. Laker and W.M.C. Sansen, Design of Analog Integrated Circuits and System. McGraw-Hill Inc., 1994.
- [35] C.W. Kim and S.B. Park, New Four-Quadrant CMOS Analog Multiplier. Electron. Lett., Vol.23, pp.1268-1270, Nov.1987.

ภาคผนวก ก

วงจรและการโปรแกรมบน พีซี ที่ใช้วิเคราะห์ในวิทยานิพนธ์

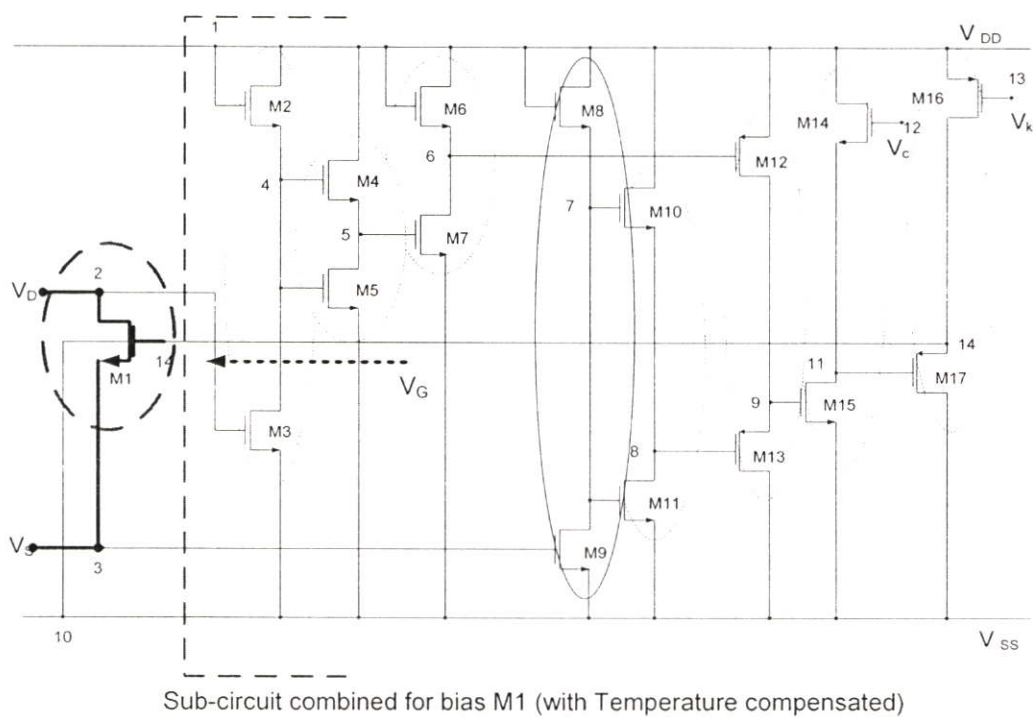
ภาคผนวก ก

ก.1 ภาพวงจรที่ใช้ในวิทยานิพนธ์

ก.1.1 วงจร ความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน

วงจรที่ออกแบบ วงจรความต้านทานแบบลอยตัวปรับค่าได้ด้วยแรงดัน ที่ประกอบขึ้นจาก ซีโมส 17 ตัว

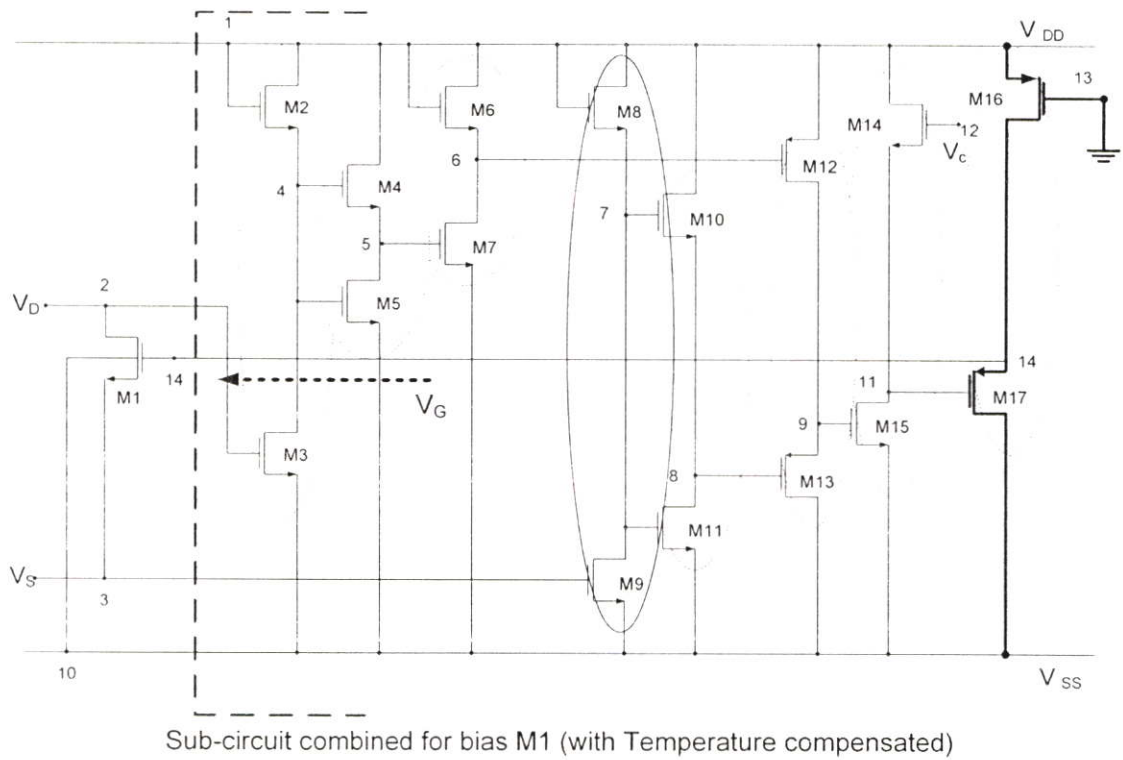
วงจรมีได้นำไปใช้เพื่อหาค่าความต้านทาน และผลสนองทางความถี่



รูปที่ ก.1 แสดงวงจร VCFR ที่มีแรงดัน $V_k = 2.8$ volt ที่จุด 13

ก.1.2 วงจร ความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน

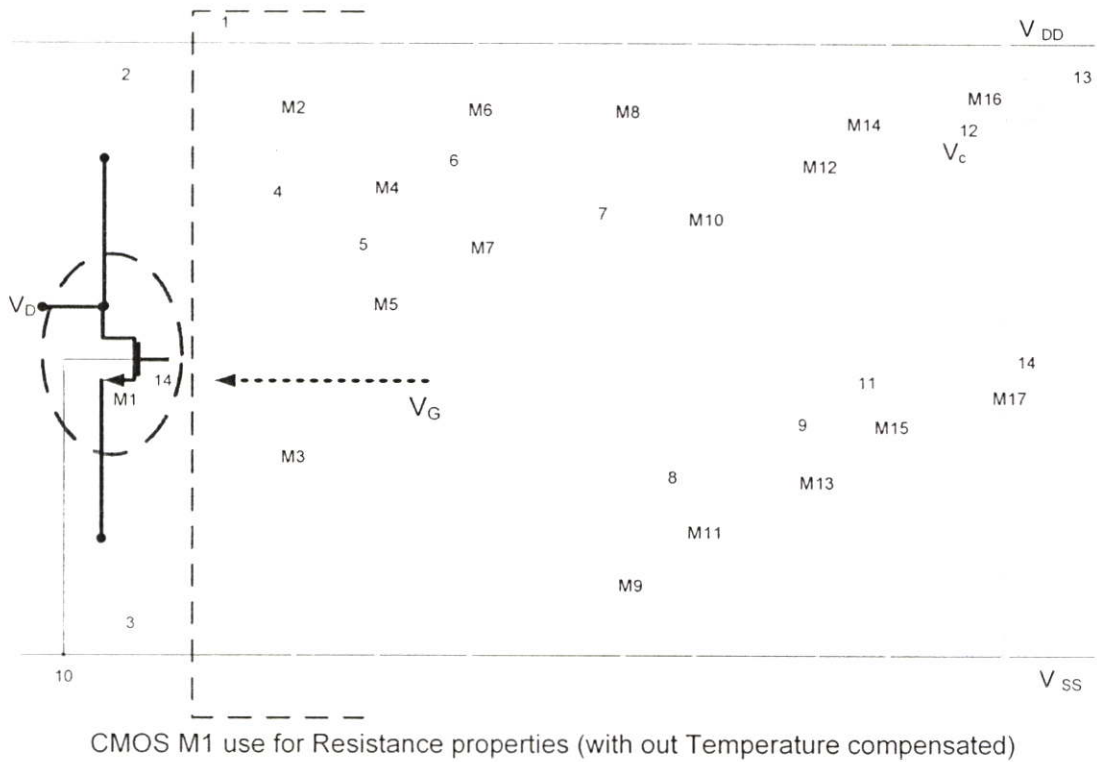
วงจรมีได้นำไปใช้เพื่อหาค่าความต้านทาน และผลกระทบที่เกิดจากอุณหภูมิ



รูปที่ ก.2 แสดงวงจร VCFR ที่มีแรงดัน $V_k = 0$ volt ที่จุด 13

ก.1.3 วงจร ความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน

วงจรมีได้นำไปใช้เพื่อหาค่าความต้านทาน ผลกระทบทางอุณหภูมิ และผลสนองทางความถี่ เพื่อเปรียบเทียบกับ วงจร VCFR



รูปที่ ก.3 แสดงวงจร CMOS 1 ตัว ที่มีแรงดัน V_G เท่ากับที่จ่ายให้กับวงจร VCFR

ก.2 การโปรแกรมบนฟลัสไปซ์

ก.2.1 วงจรความต้านทานแบบลอยตัวปรับค่าได้ด้วยแรงดันที่ออกแบบ

สามารถแสดงการโปรแกรมได้ดังข้างล่าง ใช้เพื่อหาค่ากระแส พิจารณาค่าเชิงเส้น ความต้านทาน และเพื่อเปรียบเทียบกับวงจรซีมอสที่ไม่มีการชดเชยของอุณหภูมิ

THE CMOS VOLTAGE FLOATING CONTROLLED RESISTOR

VDD 1 0 DC 5

VSS 10 0 DC -5

VDS 100 0 DC 0

EVIN+ 3 0 100 0 .5

EVIN- 2 0 100 0 -.5

VC 12 0 DC 5

*** Vc = DC 5 V***

VB 13 0 dc 2.8

*** Vk = 2.8 V ***

M1 3 14 2 10 NMOS1 W=10U L=10U

*** W/L = (10/10, 10/100, 1/10)***

M2 1 1 4 4 NMOS1 W=1U L=1U

M3 4 2 10 10 NMOS1 W=1U L=1U

M4 1 4 5 5 NMOS1 W=3U L=1U

M5 5 4 10 10 NMOS1 W=1U L=1U

M6 1 1 6 6 NMOS1 W=1U L=1U

M7 6 5 10 10 NMOS1 W=1U L=1U

M8 1 1 7 7 NMOS1 W=1U L=1U

M9 7 3 10 10 NMOS1 W=1U L=1U

M10 1 7 8 8 NMOS1 W=3U L=1U

M11 8 7 10 10 NMOS1 W=1U L=1U

M12 9 6 1 1 PMOS1 W=1U L=1U

M13 10 8 9 9 PMOS1 W=1U L=1U

M14 1 12 11 11 NMOS1 W=1U L=1U

M15 11 9 10 10 NMOS1 W=1U L=1U

M16 14 13 1 1 PMOS1 W=1U L=1U

M17 10 11 14 14 PMOS1 W=1U L=1U

```

*****0.25um*****
* LOT: T14Y MOSIS      WAF: 03
* DIE: N_Area_Fring    DEV: N3740/10
* Temp= 27

.MODEL NMOS1 NMOS (          LEVEL = 3
+ TOX  = 5.7E-9      NSUB = 1E17      GAMMA = 0.4317311
+ PHI  = 0.7        VTO  = 0.4238252  DELTA = 0
+ UO   = 425.6466519  ETA  = 0        THETA = 0.1754054
+ KP   = 2.501048E-4  VMAX = 8.287851E4   KAPPA = 0.1686779
+ RSH  = 4.062439E-3  NFS  = 1E12      TPG  = 1
+ XJ   = 3E-7        LD   = 3.162278E-11  WD   = 1.232881E-8
+ CGDO = 6.2E-10     CGSO = 6.2E-10     CGBO = 1E-10
+ CJ   = 1.81211E-3  PB   = 0.5        MJ   = 0.3282553
+ CJSW = 5.341337E-10  MJSW = 0.5      )

.MODEL PMOS1 PMOS (          LEVEL = 3
+ TOX  = 5.7E-9      NSUB = 1E17      GAMMA = 0.6348369
+ PHI  = 0.7        VTO  = -0.5536085  DELTA = 0
+ UO   = 250        ETA  = 0        THETA = 0.1573195
+ KP   = 5.194153E-5  VMAX = 2.295325E5   KAPPA = 0.7448494
+ RSH  = 30.0776952  NFS  = 1E12      TPG  = -1
+ XJ   = 2E-7        LD   = 9.968346E-13  WD   = 5.475113E-9
+ CGDO = 6.66E-10     CGSO = 6.66E-10     CGBO = 1E-10
+ CJ   = 1.893569E-3  PB   = 0.9906013  MJ   = 0.4664287
+ CJSW = 3.625544E-10  MJSW = 0.5      )

*****0.25um*****
*.tran .01n 5u 0 2n

.op

*.TEMP 20 30 40 50 60 70 80 90 100      *** delete * for see the temp result ***

.DC VDS -1 1 .01 VC 4 7 .5              *** verify from 4 to 7 volt, step 0.5 ***

.PROBE

.END

```

ก.2.2 วงจรซีมอส M1 ที่ไม่มีการชดเชยของอุณหภูมิ

สามารถแสดงการโปรแกรมได้ดังข้างล่าง ใช้เพื่อหาค่ากระแส พิจารณาค่าเชิงเส้น ความต้านทาน และเพื่อเปรียบเทียบกับวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน ที่มีการชดเชยของอุณหภูมิ

THE CMOS VOLTAGE FLOATING CONTROLLED RESISTOR

VDD 1 0 DC 5

VSS 10 0 DC -5

VDS 100 0 DC 0

EVIN+ 3 0 100 0 .5

EVIN- 2 0 100 0 -.5

VC 14 0 DC 1.9308 *** V_c same as V_G at VCFR***

*VB 13 0 dc 2.8

M1 3 14 2 10 NMOS1 W=10U L=10U

*M2 1 1 4 4 NMOS1 W=1U L=1U

*M3 4 2 10 10 NMOS1 W=1U L=1U

*M4 1 4 5 5 NMOS1 W=3U L=1U

*M5 5 4 10 10 NMOS1 W=1U L=1U

*M6 1 1 6 6 NMOS1 W=1U L=1U

*M7 6 5 10 10 NMOS1 W=1U L=1U

*M8 1 1 7 7 NMOS1 W=1U L=1U

*M9 7 3 10 10 NMOS1 W=1U L=1U

*M10 1 7 8 8 NMOS1 W=3U L=1U

*M11 8 7 10 10 NMOS1 W=1U L=1U

*M12 9 6 1 1 PMOS1 W=1U L=1U

*M13 10 8 9 9 PMOS1 W=1U L=1U

*M14 1 12 11 11 NMOS1 W=1U L=1U

*M15 11 9 10 10 NMOS1 W=1U L=1U

*M16 14 13 1 1 PMOS1 W=1U L=1U

*M17 10 11 14 14 PMOS1 W=1U L=1U

*****0.25um*****

```

* LOT: T14Y MOSIS      WAF: 03
* DIE: N_Area_Fring    DEV: N3740/10
* Temp= 27

.MODEL NMOS1 NMOS (          LEVEL = 3
+ TOX  = 5.7E-9      NSUB  = 1E17      GAMMA = 0.4317311
+ PHI  = 0.7         VTO   = 0.4238252  DELTA = 0
+ UO   = 425.6466519  ETA   = 0          THETA = 0.1754054
+ KP   = 2.501048E-4  VMAX  = 8.287851E4   KAPPA = 0.1686779
+ RSH  = 4.062439E-3  NFS   = 1E12        TPG   = 1
+ XJ   = 3E-7        LD    = 3.162278E-11  WD    = 1.232881E-8
+ CGDO = 6.2E-10     CGSO  = 6.2E-10     CGBO  = 1E-10
+ CJ   = 1.81211E-3  PB    = 0.5         MJ    = 0.3282553
+ CJSW = 5.341337E-10  MJSW = 0.5         )

.MODEL PMOS1 PMOS (          LEVEL = 3
+ TOX  = 5.7E-9      NSUB  = 1E17      GAMMA = 0.6348369
+ PHI  = 0.7         VTO   = -0.5536085  DELTA = 0
+ UO   = 250        ETA   = 0          THETA = 0.1573195
+ KP   = 5.194153E-5  VMAX  = 2.295325E5   KAPPA = 0.7448494
+ RSH  = 30.0776952  NFS   = 1E12        TPG   = -1
+ XJ   = 2E-7        LD    = 9.968346E-13  WD    = 5.475113E-9
+ CGDO = 6.66E-10     CGSO  = 6.66E-10     CGBO  = 1E-10
+ CJ   = 1.893569E-3  PB    = 0.9906013   MJ    = 0.4664287
+ CJSW = 3.625544E-10  MJSW = 0.5         )

*****0.25um*****

*.tran .01n 5u 0 2n

.op

*.TEMP 0

.DC VDS -1 1 .01

.PROBE

.END

```

ก.2.3 วงจร VCFR ประยุกต์เข้าไปในวงจรออสซิลเลเตอร์

สามารถแสดงการโปรแกรมได้ดังข้างล่าง ใช้เพื่อหาค่าความถี่ พิจารณาค่าการกำเนิดสัญญาณ และเพื่อเปรียบเทียบกับค่าความถี่ ที่ได้จากการคำนวณ

OPWIEN.CIR - OPAMP WIEN-BRIDGE OSCILLATOR

```
.subckt VCFR 3 2
```

```
VDD 1 0 DC 5
```

```
VSS 10 0 DC -5
```

```
VC 12 0 DC 6
```

```
VB 13 0 dc 2.8
```

```
M1 3 14 2 10 NMOS1 W=10U L=10U
```

```
M2 1 1 4 4 NMOS1 W=1U L=1U
```

```
M3 4 2 10 10 NMOS1 W=1U L=1U
```

```
M4 1 4 5 5 NMOS1 W=3U L=1U
```

```
M5 5 4 10 10 NMOS1 W=1U L=1U
```

```
M6 1 1 6 6 NMOS1 W=1U L=1U
```

```
M7 6 5 10 10 NMOS1 W=1U L=1U
```

```
M8 1 1 7 7 NMOS1 W=1U L=1U
```

```
M9 7 3 10 10 NMOS1 W=1U L=1U
```

```
M10 1 7 8 8 NMOS1 W=3U L=1U
```

```
M11 8 7 10 10 NMOS1 W=1U L=1U
```

```
M12 9 6 1 1 PMOS1 W=1U L=1U
```

```
M13 10 8 9 9 PMOS1 W=1U L=1U
```

```
M14 1 12 11 11 NMOS1 W=1U L=1U
```

```
M15 11 9 10 10 NMOS1 W=1U L=1U
```

```
M16 14 13 1 1 PMOS1 W=1U L=1U
```

```
M17 10 11 14 14 PMOS1 W=1U L=1U
```

```
*****0.25um*****
```

```
* LOT: T14Y MOSIS      WAF: 03
```

```
* DIE: N_Area_Fring    DEV: N3740/10
```

```
* Temp= 27
```

```
.MODEL NMOS1 NMOS (
```

```
LEVEL = 3
```

```

+ TOX = 5.7E-9      NSUB = 1E17      GAMMA = 0.4317311
+ PHI = 0.7        VTO = 0.4238252    DELTA = 0
+ UO = 425.6466519  ETA = 0        THETA = 0.1754054
+ KP = 2.501048E-4  VMAX = 8.287851E4  KAPPA = 0.1686779
+ RSH = 4.062439E-3  NFS = 1E12      TPG = 1
+ XJ = 3E-7        LD = 3.162278E-11  WD = 1.232881E-8
+ CGDO = 6.2E-10    CGSO = 6.2E-10    CGBO = 1E-10
+ CJ = 1.81211E-3   PB = 0.5        MJ = 0.3282553
+ CJSW = 5.341337E-10  MJSW = 0.5      )
.MODEL PMOS1 PMOS (                LEVEL = 3
+ TOX = 5.7E-9      NSUB = 1E17      GAMMA = 0.6348369
+ PHI = 0.7        VTO = -0.5536085  DELTA = 0
+ UO = 250        ETA = 0        THETA = 0.1573195
+ KP = 5.194153E-5  VMAX = 2.295325E5  KAPPA = 0.7448494
+ RSH = 30.0776952  NFS = 1E12      TPG = -1
+ XJ = 2E-7        LD = 9.968346E-13  WD = 5.475113E-9
+ CGDO = 6.66E-10    CGSO = 6.66E-10    CGBO = 1E-10
+ CJ = 1.893569E-3   PB = 0.9906013  MJ = 0.4664287
+ CJSW = 3.625544E-10  MJSW = 0.5      )

```

```
*****0.25um*****
```

```
.ends vcfr
```

```
****Oscillator****
```

```
xa 4 6 vcfr
```

```
*Is R2 4 6 18.411k
```

```
C2 6 3 1NF
```

```
xb 3 0 vcfr
```

```
*Is R1 3 0 18.411k
```

```
C1 3 100 1NF
```

```
* NON-INVERTING OPAMP
```

```
R10 0 2 10K
```

```
R11 2 4 20.1K
```

```
XOP 3 2 4 OPAMP1
```

```
*****
```

```

* OPAMP MACRO MODEL, SINGLE-POLE
* connections:  non-inverting input
*           |  inverting input
*           | |  output
*           | | |
.SUBCKT OPAMP1  1 2 6
* INPUT IMPEDANCE
RIN  1      2      10MEG
* DC GAIN (100K) AND POLE 1 (100HZ)
EGAIN 3 0      1 2      100K
RP1   3      4      1K
CP1   4      0      1.5915UF
* OUTPUT BUFFER AND RESISTANCE
EBUFFER  5 0      4 0      1
ROUT  5      6      10
.ENDS OPAMP1
*****
* ANALYSIS
.TRAN 1u .9m 0 .1u
*.ic v(3)=.5
VIN 100 0 PULSE(.1 0 0 0 .01P)
.PROBE
.END

```

ก.2.4 วงจร VCFR ที่ใช้หาค่าผลสนองทางความถี่

สามารถแสดงการ โปรแกรมได้ดังข้างล่าง ใช้เพื่อหาค่าความถี่ และเพื่อเปรียบเทียบกับค่าความถี่ ที่ได้จากการคำนวณ

THE CMOS VOLTAGE FLOATING CONTROLLED RESISTOR

VDD 1 0 DC 5

VSS 10 0 DC -5

VDS 33 0 ac 1

R1 33 3 5k

VC 12 0 DC 6

VB 13 0 dc 2.8

M1 3 14 0 10 NMOS1 W=10U L=10U

M2 1 1 4 4 NMOS1 W=1U L=1U

M3 4 3 10 10 NMOS1 W=1U L=1U

M4 1 4 5 5 NMOS1 W=3U L=1U

M5 5 4 10 10 NMOS1 W=1U L=1U

M6 1 1 6 6 NMOS1 W=1U L=1U

M7 6 5 10 10 NMOS1 W=1U L=1U

M8 1 1 7 7 NMOS1 W=1U L=1U

M9 7 0 10 10 NMOS1 W=1U L=1U

M10 1 7 8 8 NMOS1 W=3U L=1U

M11 8 7 10 10 NMOS1 W=1U L=1U

M12 9 6 1 1 PMOS1 W=1U L=1U

M13 10 8 9 9 PMOS1 W=1U L=1U

M14 1 12 11 11 NMOS1 W=1U L=1U

M15 11 9 10 10 NMOS1 W=1U L=1U

M16 14 13 1 1 PMOS1 W=1U L=1U

M17 10 11 14 14 PMOS1 W=1U L=1U

*****0.25um*****

* LOT: T14Y MOSIS WAF: 03

* DIE: N_Area_Fring DEV: N3740/10

* Temp= 27

.MODEL NMOS1 NMOS (

LEVEL = 3

```

+ TOX = 5.7E-9      NSUB = 1E17      GAMMA = 0.4317311
+ PHI = 0.7        VTO = 0.4238252    DELTA = 0
+ UO = 425.6466519  ETA = 0        THETA = 0.1754054
+ KP = 2.501048E-4  VMAX = 8.287851E4   KAPPA = 0.1686779
+ RSH = 4.062439E-3  NFS = 1E12        TPG = 1
+ XJ = 3E-7        LD = 3.162278E-11  WD = 1.232881E-8
+ CGDO = 6.2E-10    CGSO = 6.2E-10     CGBO = 1E-10
+ CJ = 1.81211E-3   PB = 0.5          MJ = 0.3282553
+ CJSW = 5.341337E-10  MJSW = 0.5      )

```

```

.MODEL PMOS1 PMOS (          LEVEL = 3
+ TOX = 5.7E-9      NSUB = 1E17      GAMMA = 0.6348369
+ PHI = 0.7        VTO = -0.5536085  DELTA = 0
+ UO = 250        ETA = 0        THETA = 0.1573195
+ KP = 5.194153E-5  VMAX = 2.295325E5   KAPPA = 0.7448494
+ RSH = 30.0776952  NFS = 1E12        TPG = -1
+ XJ = 2E-7        LD = 9.968346E-13  WD = 5.475113E-9
+ CGDO = 6.66E-10    CGSO = 6.66E-10     CGBO = 1E-10
+ CJ = 1.893569E-3   PB = 0.9906013    MJ = 0.4664287
+ CJSW = 3.625544E-10  MJSW = 0.5      )

```

```

*****0.25um*****

```

```

*.tran .01n 5u 0 2n

```

```

.op

```

```

.ac dec 10 1000 10000Meg

```

```

*.TEMP 20 30 40 50 60 70

```

```

*.DC VDS -1 1 .01 VC 7 7

```

```

.PROBE

```

```

.END

```

ภาคผนวก ข
บทความที่ได้รับการตีพิมพ์

ISCIT 2005

PROCEEDINGS

International Symposium on Communications
and Information Technologies 2005

October 12-14, 2005

Fragrant Hill Hotel, Beijing, China

Sponsored by:

The National Natural Science Foundation of China

K.C. Wong Education Found., Hong Kong

IEEE Circuits and Systems Society

IEEE Communication Society Beijing Chapter

Beijing Association for Science and Technology

Beijing University of Posts and Telecommunications

Technical Co-Sponsored by

IEICE Japan

ECTI Thailand

Official Web site: <http://iscit05.bupt.edu.cn>



PUBLISHING HOUSE, BUPT
www.buptpress.com

**International Symposium on Communications and
Information Technologies 2005
PROCEEDINGS**

(ISCIT 2005)

October 12-14, 2005

Beijing, China

Sponsored by

- The National Natural Science Foundation of China
- K.C. WONG Education Found Hong Kong
- IEEE Circuits and Systems Society
- IEEE Communication Society Beijing Chapter
- Beijing Association for Science and Technology
- Beijing University of Posts and Telecommunications

Technical Co-Sponsored by

- IEICE Japan
- ECTI Thailand

Web site: <http://iscit05.bupt.edu.cn/>

A CMOS Voltage-Controlled Floating Resistance Circuit with Temperature Compensated

Pipat Prommee¹ Montri Somdunyanok² Khachen Khaw-ngam¹ and Kobchai Dejhan¹

¹Faculty of Engineering and Research Center for Communication and Information Technology
King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand

Tel: 66-2326-4238, 66-2326-4242, Fax: 66-2326-4554,

²Electrical Engineering Department, Faculty of Engineering,
Siam University, Bangkok 10160, Thailand.

Tel: +66-2457-0068 ext.123, Fax: +66-2457-3892

Email: {pipat, kobchai}@telecom.kmitl.ac.th, monsom@siamu.com

Abstract—A CMOS Voltage-Controlled Floating Resistance (VCFR) with a new approach for non-linearity terms cancellation and temperature compensated technique is presented. The achieved circuit uses 17 MOS transistors that operated in ohmic region and saturation region. It consists of the voltage attenuator, voltage subtraction and voltage inverting circuits. These circuits performed as a voltage dependent source that bias to an ohmic transistor. The non-linearity terms and threshold voltage are cancelled in order to a linearity and temperature effect minimization. A first-order low-pass filter with tunable a cut-off frequency is proposed as an application for confirmed a realistic VCFR. The characteristics are including a high linearity and the temperature compensation. The results are carried out by PSpice.

Keywords—CMOS Analog Circuit, Voltage-Controlled, Resistance Circuit

I. INTRODUCTION

A Voltage-Controlled Floating Resistance (VCFR) Circuit is a widely used in analog signal processing area and ICs technologies. The applications are found in telecommunications, electronics such as a analog filter, oscillators etc. This paper proposes a new approach for non-linearity cancellation and temperature compensation of an ohmic MOS transistor. The temperature effect in threshold voltage term is cancelled. The proposed VCFR is quite stable along the varied temperature. The CMOS technology is realized for implementation

II. PRINCIPLES

The VCFRs were presented with different ideas [1-8]. The saturation transistor transconductance element [2] and ohmic transistor [4] have been used. The temperature compensated was also proposed in a grounded form [1]. However, the grounded form is restricted to use in some applications. This paper, therefore proposed a floating form of voltage-controlled resistance circuit with the temperature compensation. The complete circuit uses an ohmic transistor and other 16 transistors for bias circuit.

The bias circuit contains with different sub-circuit such as active-attenuator, voltage-subtraction and voltage-inverting circuits that will further discussed in next paragraphs.

A Floating Ohmic transistor

The principle of ohmic MOS transistor is shown in Fig.1 and described in (1.1) and (1.2) as follows:

$$I_D = k_N \left(V_G - V_S - V_{TN} - \frac{V_D}{2} + \frac{V_S}{2} \right) V_{DS} \quad (1.1)$$

or

$$I_D = k_N \left(V_G - V_{TN} - \frac{V_D}{2} - \frac{V_S}{2} \right) V_{DS} \quad (1.2)$$

where $k_N = \mu_N C_{ox} \left(\frac{W}{L} \right)$

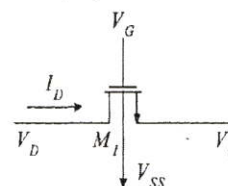


Fig.1 Floating Ohmic transistor

The transistor M1 is operated in ohmic region under the condition, $(V_{GS} - V_{TN}) > V_{DS}$. From (1), A floating resistor can be realized by applied the gate voltage is $V_G = V_C + \frac{V_D + V_S}{2} + V_{TN}$. The drain current from (1) can be express as:

$$I_D = k_N V_C V_{DS} \quad (2.1)$$

The resistance equation can be realized by

$$R_{eq} = \frac{V_{DS}}{I_D} = \frac{1}{k_N V_C} \quad (2.2)$$

The linear resistance is shown in (2.2) by linearity cancellation and temperature in MOS threshold voltage is compensated. This technique can be realized by several sub-circuits.

B. Voltage-Attenuator Circuit

The Voltage-Attenuator was published in 1987[8] as shown in Fig. 2.

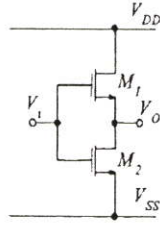


Fig.2. NMOS Voltage-Attenuator Circuit

From Fig.2, M_1 and M_2 are operated in saturation and ohmic region, respectively. The voltage output can be written as

$$V_O = \left[1 - \sqrt{\frac{(W/L)_2}{(W/L)_1 + (W/L)_2}} \right] (V_i - V_{TN} - V_{SS}) + V_{SS} \quad (3)$$

Suppose that, the output voltage required is half input voltage therefore we can set the aspect ratio of M_1 and M_2 as $(W/L)_1 = 3(W/L)_2$. The Eq. (3) will become

$$V_O = \left(\frac{V_i - V_{TN} + V_{SS}}{2} \right) \quad (4)$$

C. Voltage-Inverter Circuit

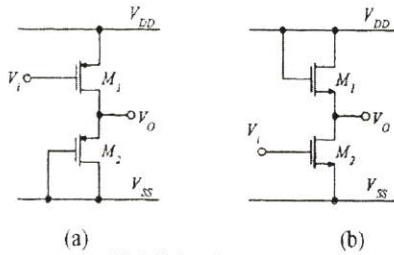


Fig.3. Voltage-Inverter circuit

The Voltage-Inverter circuit consists of 2 NMOS or PMOS transistors that operated in saturation region as shown in Fig.3. The both types of inverter are suited for

specific input and output. The both of output voltage can be described

$$V_O = -V_i \quad (5)$$

D. Voltage-Subtraction Circuit

The Voltage-Subtraction circuit is used in this paper for maintain the controlling voltage of proposed circuit. There are 2 types of NMOS and PMOS transistors as described in Fig.4(a) and (b), respectively. The output voltage of N-type can be realized to

$$V_O = V_A - V_B + V_{SS} \quad (6a)$$

Likewise, output voltage of P-type also realized to

$$V_O = V_A - V_B + V_{DD} \quad (6b)$$

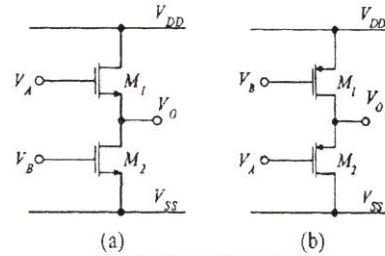


Fig.4. Voltage-Differential Circuit

III. VOLTAGE-CONTROLLED FLOATING RESISTANCE CIRCUIT

The VCFR can be constructed using the principle of their particular sub-circuits above. The completed circuit is used 12 NMOS, 4 PMOS transistors and a NMOS for the resistance transistor. The proposed circuit has been showing in Fig. 5.

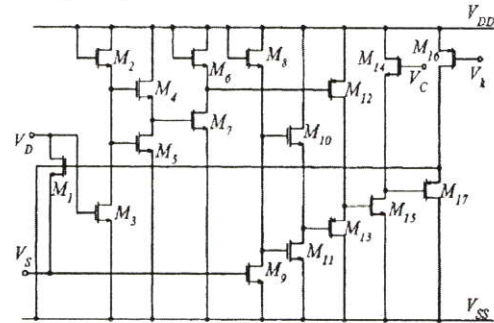


Fig.5. The completed of proposed VCFR

Regarding to Fig. 5, the transistor M_1 is biased for ohmic operation. The bias voltage is acquired from the

different sub-circuits that contains with attenuator, differential, inverter.

The drain input voltage (V_D) is applied to M_2 and M_3 that performed as an inverter. The output of inverter is applied to the attenuator by M_4 and M_5 . The output of attenuator is re-inverting by M_6 and M_7 .

Likewise, the source input voltage (V_S) is applied to M_8 and M_{10} that performed as an inverter. The output of inverter is applied to the attenuator by M_{10} and M_{11} .

The output signal from inverter M_6 , M_7 and signal from attenuator M_{10} , M_{11} are subtracted by M_{12} and M_{13} . The controlling voltage (V_C) is applied to another voltage subtraction M_{14} , M_{15} then shift-up for bias to an ohmic transistor M_1 using M_{16} , M_{17} and V_k . The gate voltage of M_1 can be realized to

$$V_{G1} = \frac{V_D + V_S}{2} + V_C + V_{TN} - V_k \quad (7)$$

Suppose that, we set the biased voltage $V_k=2.8V$ and $V_{TN}=0.42V$. Consider M_1 , the gate voltage must be biased under the ohmic condition ($V_{GS} - V_{TN} > V_{DS}$). The gate-source voltage must be larger than drain-source voltage (1 Volts) that equals 1.42 Volts. The controlling voltage should be larger than 3.8 Volts. The drain current can be written as:

$$I_{D1} = \mu_N C_{OX} \left(\frac{W}{L} \right) (V_C - 3.8) V_{DS1} \quad (8)$$

Considered Eq.(8) and Eq.(1) that can be realized the resistance with the linearity and controllable without temperature effect in term of the threshold voltage as Eq.(9).

$$R_{eq} = \frac{V_{DS1}}{I_{D1}} = \frac{1}{\mu_N C_{OX} \left(\frac{W}{L} \right) (V_C - 3.8)} \quad (9)$$

IV. TEMPERATURE PERFORMANCE

Although the temperature effect in term of the threshold voltage is cancelled. There is another temperature effect in term of surface mobility (μ) that dominant parameter of the proposed resistance [9]. The temperature effect in this parameter can not be cancelled directly. The effect can be cancelled by interconnected with the operational transconductance amplifier (V-I) which also has the temperature effect in the same term of surface mobility [9]. The parameter (μ) can be described in Eq.(10) as

$$\mu(T) = \mu(T_r) \left(\frac{T}{T_r} \right)^{-k_3} \quad (10)$$

Where T = absolute temperature, T_r = room temperature (kelvin), and k_3 is constant between 1.5 to 2 e.g. the room temperature is varied around 10 degree while k_3 is 1.5, the drain current would be varied about 4.79 to 6.34%

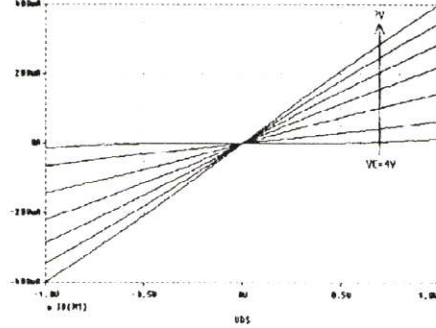


Fig.6. DC-Characteristic of proposed VCGR

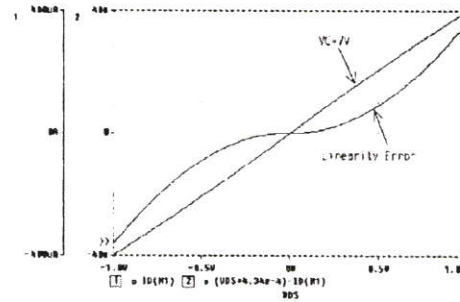


Fig.7. Linearity error of proposed VCGR

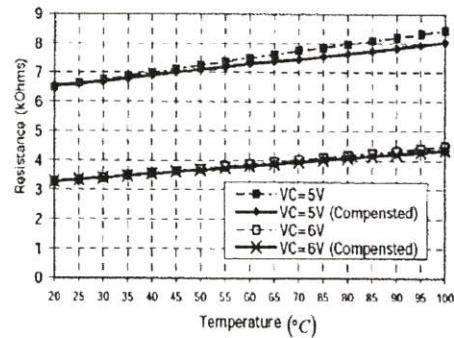


Fig.8. Plots of resistance while different temperature

V. SIMULATION RESULTS

The results of proposed circuits have been confirmed by PSpice Level 3 model T14Y MOSIS 0.25 μm with $V_{TN} = 0.42\text{ V}$, $V_{TP} = -0.55\text{ V}$, $\mu_N C_{OX} = 250.1048\mu\text{A/V}^2$ and $\mu_P C_{OX} = 51.94153\mu\text{A/V}^2$ with the ± 5 volts power supply. The assuming aspect ratio of transistors are equaled to $(W/L) = (1\mu\text{m}/1\mu\text{m})$ except transistor M4 and M10 equal to $(W/L) = (3\mu\text{m}/1\mu\text{m})$. The linearity of resistance can be increased by channel-length modulation avoidance that using $L > 5\mu\text{m}$ [10]. The aspect ratio of M1 is equal to $(W/L) = (10\mu\text{m}/10\mu\text{m})$. The DC-Characteristic of proposed circuit is shown in Fig. 6. The linearity error and the temperature effect results are shown in Fig.7 and 8, respectively. From Fig.8, the resistance without the temperature compensated has been changed about 30% while temperature varied from 20-100 degree Celsius. After used the proposed compensated technique that can be reduce to 23%.

VI. APPLICATIONS

The analog signal processing circuits can be applied by proposed VCFR. The voltage controlled first order low-pass filter has been used to confirm for the realistic application. The configuration of LPF is shown in Fig.9. The frequency response of Fig.9 is shown in Fig.10.

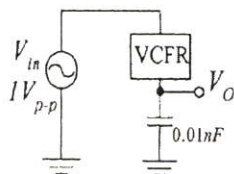


Fig.9. Voltage controlled LPF using proposed VCFR

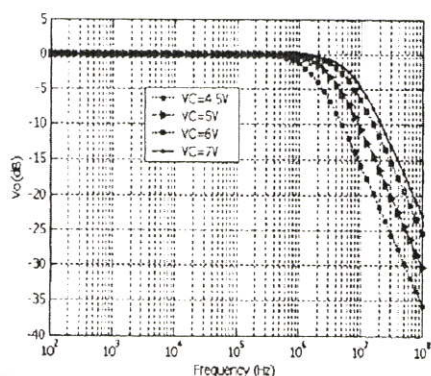


Fig.10. The frequency response of Fig.9

VII. CONCLUSION

This proposed VCFR uses the new approach for cancelled the non-linearity terms and the temperature

effect reduction in term of threshold voltage. The CMOS technology is realized with 17 transistors. However, the temperature effect is still contaminated in term of surface mobility. The temperature effect of surface mobility could be eliminated by interconnect with the operational transconductance amplifier (V-1) which also has the temperature effect in the same term of surface mobility [9]. The simulation results by PSpice have been confirmed the high linearity and low-effect of the temperature. The application, voltage controlled LPF is also provided to confirm for the realistic application.

REFERENCES

- [1] K. Dejhan, P. Prommee, L. Yuttasukprasert, M. Somdulyakanok, "A Compensated Temperature CMOS Voltage-Controlled Grounded Resistance Circuit," *Proc. of IEEE TENCON 2004*, Chiang Mai, Thailand, Nov. 21-24, 2004.
- [2] K. Dejhan, C. Soonyeeekan, P. Prommee, P. Tooprakai, F. Cheevasuvit and E. Prommas, "A high performance MOSFET voltage-controlled floating resistance circuit," *Proc. of 7th International Symposium on IC Technology, System and Applications : ISIC-97*, Singapore, September 10-12, 1997.
- [3] M. Banu and Y. Tsvividis, "Floating Voltage - Controlled Resistors in MOS Technology," *Electron. Lett.*, Vol.18, pp.678-679, July 1982.
- [4] S. P. Singh, J.V. Hanson and J. Vlach, "A New Floating Resistor for CMOS Technology", *IEEE Trans. Circuits Syst.*, Vol.CAS-36, pp.1217-1220, Sep. 1989.
- [5] K. Nagaraj, "New CMOS Floating Voltage - Controlled Resistor," *Electron. Lett.*, Vol.22, pp.667-668, June 1986.
- [6] G. Wilson, P.K. Chan, "Analysis of nonlinearities in Floating resistor networks," *IEE Proc., Part.G*, Vol.141, No.2, pp.82-88, April,1994.
- [7] R. Senani, "Realisation of linear voltage-controlled resistance in floating form," *Electron. Lett.*, Vol.30, No.23, pp.1909-1911, Nov. 1994.
- [8] G. Wilson and P.K. Chan, "Floating CMOS resistor," *Electron. Lett.*, Vol.29, No.3, pp.306-307, Nov. 1994.
- [9] S. Qin and R.L. Geiger, "A $\pm 5\text{-V}$ Analog Multiplier," *IEEE J. Solid-State Circuits*, Vol.SC-22, pp.1143-1146, Dec. 1987.
- [10] Z. Wang, "A CMOS Four-Quadrant Analog Multiplier with Single-Ended Voltage Output and Improved Temperature Performance," *IEEE J. Solid-State Circuit*, Vol.26, pp.1293-1301, Sep. 1991.

ประวัติผู้เขียน

นายคเชนทร์ ขาวงาม เกิดเมื่อวันที่ 16 เมษายน พ.ศ.2519 ที่จังหวัดสุรินทร์ สำเร็จการศึกษาปริญญาวิศวกรรมศาสตรบัณฑิต สาขาวิชาวิศวกรรมโทรคมนาคม จากมหาวิทยาลัยเทคโนโลยีสุรนารี ปีการศึกษา 2539 และได้เข้าศึกษาต่อที่บัณฑิตวิทยาลัย คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ปีการศึกษา 2547 มีผลงานทางวิชาการที่ได้รับการยอมรับ และตีพิมพ์ในวารสารวิชาการต่างประเทศ 1 เรื่อง ปัจจุบันทำงานที่บริษัท มายคอม อินเทอร์เน็ตประเทศไทย จำกัด ตำแหน่ง วิศวกรอาวุโส และวิทยากรทางด้านระบบสื่อสารสัญญาณ