

วงจรภาครับส่วนหน้าอาร์เอฟไอดีย่านความถี่สูงยิ่งยวด
ที่มีการใช้กำลังงานต่ำ

ULTRA LOW POWER ANALOG FRONT-END FOR UHF RFID
TRANSPONDER

กิตติพงษ์ รงศ์สวัสดิ์
KITTIPOONG RONGSAWAT

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์
บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2550

วงจรรีบบส่วนหน้าอาร์เอฟไอดีย่านความถี่สูงยิ่งยวด
ที่มีการใช้กำลังงานต่ำ

ULTRA LOW POWER ANALOG FRONT-END FOR UHF RFID
TRANSPONDER

กิตติพงษ์ รงค์สวัสดิ์

KITTIPONG RONGSAWAT

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2550

**ULTRA LOW POWER ANALOG FRONT-END FOR UHF RFID
TRANSPONDER**

KITTIPONG RONGSAWAT

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRONICS ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2007

COPYRIGHT 2007

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

หัวข้อวิทยานิพนธ์	วงจรรักษาส่วนหน้าอาร์เอฟไอดีย่านความถี่สูงยิ่งยวดที่มีการใช้กำลังงานต่ำ
นักศึกษา	นายกิตติพงษ์ รงค์สวัสดิ์
รหัสนักศึกษา	47060419
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมอิเล็กทรอนิกส์
พ.ศ.	2550
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร. อภินันท์ ธนชยานนท์

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ได้นำเสนอ การออกแบบวงจรรักษาส่วนหน้าของอาร์เอฟไอดีย่านความถี่สูงยิ่งยวดชนิดพาสซีฟ ซึ่งประกอบด้วย วงจรคูณแรงดัน, วงจรรักษาระดับแรงดัน, วงจรแรงดันอ้างอิง, วงจรออสซิลเลเตอร์, วงจรรีเซต, วงจรดีมอดูเลเตอร์ และวงจรมอดูเลเตอร์ที่มีการจำลองการทำงานบนเทคโนโลยีซิลิคอน 0.35 μm โดยทำงานที่ข้อมูลอินพุตที่มีการมอดูเลตทางขนาดที่มีดัชนีการมอดูเลต 90% และการเข้ารหัสแบบ PIE ซึ่งใช้ความถี่พาหะมีค่าเป็น 900MHz วงจรรักษาส่วนหน้าของแท็กสามารถทำงานที่กำลังงานอินพุตต่ำสุดที่รับได้มีค่าเป็น 240 μW ซึ่งวงจรรักษาส่วนหน้าทั้งหมดใช้กำลังงานเพียง 1.2 μW และมีความถี่ที่สร้างขึ้นเพื่อใช้งานในแท็กมีค่าเป็น 288KHz–320KHz ในช่วงอุณหภูมิ 0- 40 °C

Thesis Title	Ultra Low Power Analog Front-End for UHF RFID Transponder
Student	Mr. Kittipong Rongsawat
Student ID.	47060419
Degree	Master Degree
Program	Electronics Engineering
Year	2007
Thesis Advisor	Assist. Prof. Dr. Apinunt Thanachayanont

ABSTRACT

This thesis describes the design of an ultra low power analog front-end circuitry for UHF passive RFID transponder. The overall circuits include voltage multipliers, voltage regulator, voltage reference, oscillator, power-on-reset, demodulator and modulator. Simulation results using a 0.35 μm CMOS process parameters show that the analog front-end can operate with the minimum input power 240 μW , while consuming only 1.2 μW . Input signal is 90% ASK, 900MHz carrier frequency and PIE coding. The oscillator generates frequency from 288KHz to 320KHz within temperature range 0- 40 $^{\circ}\text{C}$.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จได้ด้วยความกรุณาจากอาจารย์ที่ปรึกษา รศ.ดร.อภิรักษ์ ชาญชา นนท์ ที่ให้ความช่วยเหลือแนะนำแนวคิดที่จะนำไปสู่การพัฒนาเกี่ยวกับงานวิจัย ตลอดจนให้ความรู้เกี่ยวกับวิธีการใช้เครื่องมือและการออกแบบวงจรให้แก่ข้าพเจ้า

ขอขอบคุณ สวทช. ที่ให้เงินสนับสนุนในการใช้จ่ายเล่าเรียนตลอดจนงบประมาณในการใช้ จ่ายรายเดือน

ขอขอบคุณ สำนักวิจัยสื่อสารเทคโนโลยีสารสนเทศ (ReCCIT) ที่ให้ความช่วยเหลือเกี่ยว กับสถานที่ความสะดวกสบายในการศึกษาวิจัยภายในแล็บ

ขอขอบคุณ บิดา มารดา ที่ให้การอบรมเลี้ยงดูข้าพเจ้าตลอดจนความเอาใจใส่ดูแลในปัญหา เรื่องต่างๆ

ขอขอบคุณ พี่ๆ และเพื่อนๆ น้องๆ ภายในห้องปฏิบัติการวิจัยและพัฒนาอุปกรณ์ไมโคร อิเล็กทรอนิกส์ (MDRD) ที่ให้ความเอาใจใส่ดูแลและความสนุกสนานร่าเริงและแนวคิดวิธีการ คำแนะนำต่างๆ ในการใช้ชีวิตภายในแล็บ

และสุดท้ายนี้คุณความดีอันใดที่เกิดจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอมอบให้กับผู้มี พระคุณทุกท่าน

กิตติพงษ์ รงค์สวัสดิ์

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VIII
สารบัญรูป.....	IX
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	2
1.3 สมมุติฐานของการศึกษา.....	2
1.4 ทฤษฎีหรือแนวความคิดที่ใช้ในการวิจัย.....	2
1.5 ขอบเขตการวิจัย.....	3
1.6 ขั้นตอนของการศึกษา.....	3
บทที่ 2 ระบบอาร์เอฟไอดีย่านความถี่สูงยิ่ง.....	4
2.1 บทนำ.....	4
2.2 แท็ก (Tag).....	5
2.2.1 แท็กอาร์เอฟไอดีชนิดพาสซีฟ (Passive Tag).....	6
2.2.2 แท็กอาร์เอฟไอดีชนิดกึ่งพาสซีฟ (Semi-passive Tag).....	6
2.2.3 แท็กอาร์เอฟไอดีชนิดแอ็กทีฟ (Active Tag).....	6
2.3 เครื่องอ่าน (Reader).....	6
2.4 ความถี่ที่ใช้งานในระบบอาร์เอฟไอดี.....	7
2.5 การสื่อสารข้อมูล.....	8
2.6 มาตรฐานระบบอาร์เอฟไอดี.....	10
2.7 การส่งกำลังงานของอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ (Power Transfer).....	11
2.8 การสะท้อนกลับของกำลังงาน (Reflection Power).....	13
2.9 การส่งข้อมูลจากแท็กไปยังเครื่องอ่าน.....	15
2.10 โครงสร้างแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ.....	16

สารบัญ (ต่อ)

	หน้า
2.9.1 สายอากาศ(Antenna).....	16
2.9.2 วงจรแอนะล็อกส่วนหน้า (Analog Front-End).....	18
2.9.2.1 หน้าที่ของวงจรคูณแรงดัน.....	18
2.9.2.2 หน้าที่ของวงจรรักษาระดับแรงดัน.....	19
2.9.2.3 หน้าที่ของวงจรแรงดันอ้างอิง.....	19
2.9.2.4 หน้าที่ของวงจรรอสซิงสเตเตอร์.....	20
2.9.2.5 หน้าที่ของวงจรรีเซต.....	20
2.9.2.6 หน้าที่ของวงจรดีโมคูเลเตอร์.....	20
2.9.2.7 หน้าที่ของวงจรมอคูเลเตอร์.....	21
2.9.3 วงจรควบคุมหรือดิจิทัล (Digital Circuit).....	21
บทที่ 3 การออกแบบแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ.....	23
3.1 บทนำ.....	23
3.2 วงจรคูณแรงดัน (Voltage Multiplier).....	23
3.2.1 การวิเคราะห์หาความสัมพันธ์ระหว่างไดโอดกับแรงดันเอาต์พุต.....	24
3.2.2 การวิเคราะห์หาขนาดและตัวเก็บประจุ.....	30
3.2.2.1 การเลือกขนาดของไดโอด.....	30
3.2.2.1 การเลือกค่าตัวเก็บประจุ.....	30
3.3 วงจรรักษาระดับแรงดัน (Voltage Regulator).....	33
3.3.1 การออกแบบวงจรรักษาระดับแรงดันแบบขนาน.....	34
3.3.1.1 การหาแรงดันที่ตกคร่อม M1.....	35
3.3.1.2 การออกแบบวงจรขยายผลต่าง.....	37
3.3.1.3 การออกแบบวงจรดีจิงกระแส.....	38
3.3.3 การออกแบบวงจรกรองความถี่.....	40
3.4 วงจรแรงดันอ้างอิง (Voltage Reference).....	41
3.4.1 การออกแบบวงจรสร้างกระแส.....	41
3.4.1.1 วิดลาร์ (Widlar).....	42
3.4.1.2 หลักการไบแอสตัวเอง (Self Bias).....	44

สารบัญ (ต่อ)

	หน้า
3.4.1.3 วงจรสร้างกระแสที่มีการใช้กำลังงานต่ำ.....	46
3.4.2 วงจรแรงดันอ้างอิง.....	49
3.4.2.1 วงจรแบนด์แกป (Bandgap).....	49
3.4.2.2 การออกแบบวงจรแรงดันอ้างอิงที่มีการใช้กำลังงานต่ำ.....	51
3.5 วงจรออสซิลเลเตอร์ (Oscillator).....	54
3.5.1 การทำงานและออกแบบของวงจรกระแสรีจอสซิลเลเตอร์.....	56
3.5.1.1 การออกแบบวงจรรีจอสซิลเลเตอร์.....	56
3.5.1.2 การออกแบบค่าหน่วงเวลาของอินเวอร์เตอร์ (TD).....	57
3.5.2 ความสัมพันธ์ของกระแสในวงจรกระแสรีจอสซิลเลเตอร์.....	60
3.6 วงจรรีเซ็ต (Power on Reset).....	61
3.6.1 การออกแบบวงจรรีเซ็ต.....	62
3.7 วงจรดีมอดูเลเตอร์ (Demodulator).....	63
3.7.1 การออกแบบวงจรมอดูเลชันแรงดันในวงจรมอดูเลเตอร์.....	64
3.7.2 การออกแบบวงจรตรวจจับขอบในวงจรมอดูเลเตอร์.....	64
3.7.3 การออกแบบวงจรเปรียบเทียบในวงจรมอดูเลเตอร์.....	65
3.8 วงจรมอดูเลเตอร์ (Modulator).....	68
บทที่ 4 ผลการจำลองการทำงานวงจรแอนะล็อกส่วนหน้าของอาร์เอฟไอดีย่านความถี่สูงยิ่ง.....	69
4.1 ข้อกำหนดในการจำลองการทำงาน.....	69
4.2 การจำลองการทำงาน.....	72
4.2.1 ผลการจำลองการทำงานในช่วงเวลา 0-1ms ของอินพุตต่ำสุด.....	72
4.2.2 ผลการจำลองการทำงานในช่วงเวลา 0-1ms ของอินพุตสูงสุด.....	75
4.3 สรุปประสิทธิภาพของวงจรและแสดงวงจรทางกายภาพ.....	80
บทที่ 5 สรุปผลการวิจัย และข้อเสนอแนะ.....	81
5.1 สรุปผลการวิจัย.....	81
5.2 ข้อเสนอแนะ.....	81

สารบัญ (ต่อ)

	หน้า
เอกสารอ้างอิง.....	82
ภาคผนวก ก. การวิเคราะห์หาแรงดัน V_x ที่วงจรสร้างกระแสที่มีการใช้กำลังงานต่ำ.....	85
ภาคผนวก ข. การออกแบบวงจรแมตซ์ซิ่ง (Matching).....	87
ภาคผนวก ค. ผลงานวิจัยที่ได้รับการตีพิมพ์.....	88
ประวัติผู้เขียน.....	104

สารบัญตาราง

ตารางที่	หน้า
2.1 เปรียบเทียบมาตรฐานการใช้งานระหว่าง ISO กับ EPC.....	11
3.1 ค่าพารามิเตอร์ของวงจรคูณแรงดัน.....	33
3.2 ขนาดของทรานซิสเตอร์ที่ใช้ในการหาแรงดันที่ตกคร่อม M1.....	36
3.3 ขนาดของทรานซิสเตอร์ที่ใช้ในวงจรขยายผลต่าง.....	38
3.4 ค่าพารามิเตอร์ของวงจรคิ่งกระแส.....	39
3.5 ค่าพารามิเตอร์ของวงจรกรองความถี่.....	40
3.6 ขนาดของทรานซิสเตอร์ที่ใช้ในวงจรแรงดันอ้างอิง.....	53
3.7 ขนาดของทรานซิสเตอร์ที่ใช้ในวงจรออสซิลเลเตอร์.....	61
3.8 ค่าพารามิเตอร์ที่ใช้ในวงจรรีเซต.....	63
3.9 ค่าพารามิเตอร์ที่ใช้ในวงจรคูณแรงดันของวงจรคีมอคูเลเตอร์.....	64
3.10 ค่าพารามิเตอร์ที่ใช้ในวงจรตรวจจับขอบสัญญาณที่ใช้ในวงจรคีมอคูเลเตอร์.....	65
3.11 ขนาดของทรานซิสเตอร์ที่ใช้ในวงจรเปรียบเทียบของวงจรคีมอคูเลเตอร์.....	67
3.12 ขนาดของทรานซิสเตอร์ที่ใช้ในวงจรมอคูเลเตอร์.....	68
4.1 พารามิเตอร์ที่ใช้ในการจำลองสัญญาณอินพุตในระบบบอร์เอโฟอิคย่านความถี่สูงยิ่ง.....	70
4.2 พารามิเตอร์ที่ใช้ในการออกแบบการเข้ารหัสแบบ PIE.....	71

สารบัญรูป

รูปที่	หน้า
1.1 ระบบอาร์เอฟไอดี (RFID System).....	1
2.1 ส่วนประกอบระบบอาร์เอฟไอดี.....	4
2.2 แท็ก.....	5
2.3 โครงสร้างภายในเครื่องอ่านอาร์เอฟไอดี.....	7
2.4 แสดงย่านความถี่ระบบอาร์เอฟไอดีถูกใช้งาน.....	8
2.5 แสดงการมอดูเลตสัญญาณข้อมูลในรูปแบบต่างๆ.....	9
2.6 ตัวอย่างการเข้ารหัสแบบต่างๆ.....	10
2.7 แสดงความสัมพันธ์ระหว่างระยะทางกับกำลังที่แท็กสามารถรับได้.....	13
2.8 การดูคลื่นและสะท้อนกลับของกำลังงานที่สายอากาศของแท็ก.....	14
2.9 หลักการส่งข้อมูลจากแท็กไปยังเครื่องอ่าน.....	15
2.10 ส่วนประกอบของแท็ก.....	16
2.11 แบบจำลองสายอากาศไดโพลครึ่งคลื่น.....	17
2.12 ความสัมพันธ์ระหว่างแรงดันกับกำลังงานที่ได้รับ.....	17
2.13 โครงสร้างวงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ.....	18
2.14 วงจรคูณแรงดัน.....	18
2.15 วงจรรักษาระดับแรงดัน.....	19
2.16 วงจรแรงดันอ้างอิง.....	19
2.17 วงจรออัสซิเลเตอร์.....	20
2.18 วงจรรีเซต.....	20
2.19 วงจรคีมอคูเลเตอร์.....	20
2.20 วงจรมอดูเลเตอร์.....	21
2.21 วงจรควบคุมหรือคิจิตอต.....	21
3.1 โครงสร้างของวงจรคูณแรงดัน.....	24
3.2 วงจรคูณแรงดันที่เขียนใหม่จากรูปที่ 3.1.....	26
3.3 วงจรคูณแรงดันที่มีการป้อนอินพุตเป็นบวก.....	26
3.4 วงจรคูณแรงดันที่มีการป้อนอินพุตเป็นลบ.....	26
3.5 ความสัมพันธ์ระหว่างแรงดันเอาต์พุตกับจำนวนไดโอด.....	28
3.6 ความสัมพันธ์ระหว่างค่าแรงดันสูญเสียกับจำนวนไดโอด.....	28

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.7 ความสัมพันธ์ระหว่างกำลังงานอินพุตกับจำนวนไดโอด.....	29
3.8 ความสัมพันธ์ระหว่างประสิทธิภาพกำลังงานกับจำนวนไดโอด.....	29
3.9 ขนาดของขอตักไดโอดกับประสิทธิภาพกำลังงาน.....	30
3.10 ค่าตัวเก็บประจุกับแรงดันเอาต์พุต.....	31
3.11 ค่าตัวเก็บประจุกับประสิทธิภาพกำลังงาน.....	31
3.12 อิมพีแดนซ์วงจรคูณแรงดัน.....	32
3.13 แรงดันเอาต์พุตเมื่อไดโอดมี $N = 14$ อินพุต $0.5V_p$ ความถี่ $900MHz$ โหลด $1M\Omega$	33
3.14 ส่วนประกอบวงจรรักษาระดับแรงดัน.....	34
3.15 วงจรรักษาระดับแรงดันแบบขนาน.....	35
3.16 วงจรขยายผลต่างที่มีโหลดเป็นวงจรสะท้อนกระแส.....	37
3.17 แรงดันเอาต์พุตกับอินพุตของวงจรขยายผลต่าง.....	38
3.18 โครงสร้างวงจรดึงกระแส.....	39
3.19 วงจรกรองความถี่ต่ำ.....	40
3.20 ความถี่คัตออฟวงจรกรองความถี่ที่ออกแบบซึ่งมีค่าเป็น $5.24kHz$	41
3.21 วงจรสร้างกระแสวิดลาร์.....	42
3.22 หลักการไบแอสตัวเอง.....	45
3.23 จุดที่วงจรไบแอสตัวเองสามารถทำงานได้.....	45
3.24 วงจรสร้างกระแสที่มีการใช้หลักการไบแอสตัวเอง.....	46
3.25 วงจรสร้างกระแสที่มีการใช้กำลังงานต่ำ.....	46
3.26 วงจรคาสโค้ด.....	47
3.27 หลักการสร้างวงจรแบนแก๊ป.....	50
3.28 วงจรแรงดันอ้างอิงที่มีการใช้กำลังงานต่ำ.....	51
3.29 การเปลี่ยนของแรงดันอ้างอิงกับอุณหภูมิ.....	54
3.30 การเปลี่ยนของแรงดันอ้างอิงกับแหล่งจ่ายแรงดัน.....	54
3.31 การแยกความถี่.....	55
3.32 วงจรกระแสรีจอสซิลเลเตอร์.....	55
3.33 วงจรรีจอสซิลเลเตอร์.....	56
3.34 วงจรรีจอสซิลเลเตอร์ที่มีอินเวอร์เตอร์ 3 ตัว.....	56

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.35 สัญญาณที่เกิดขึ้นในวงจรริงออสซิลเลเตอร์ที่มีอินเวอร์เตอร์ 3 ตัว.....	57
3.36 วงจรอินเวอร์เตอร์.....	58
3.37 สัญญาณในวงจรริงออสซิลเลเตอร์.....	58
3.38 การทำงานของวงจรอินเวอร์เตอร์.....	59
3.39 แบบจำลองการทำงานของวงจรอินเวอร์เตอร์.....	59
3.40 การเปลี่ยนแปลงความถี่กับแหล่งจ่ายแรงดันและอุณหภูมิ.....	61
3.41 วงจรรีเซต.....	62
3.42 ส่วนประกอบของวงจรคิมอคูเลเตอร์.....	63
3.43 วงจรตรวจจับขอบสัญญาณและวงจรกรองความถี่ต่ำ.....	64
3.44 วงจรเปรียบเทียบสัญญาณ.....	65
3.45 ความสัมพันธ์ระหว่างเอาต์พุตและอินพุต.....	66
3.46 โครงสร้างเปรียบเทียบแบบสองภาค.....	66
3.47 เอาต์พุตของวงจรเปรียบเทียบ.....	67
3.48 วงจรมอคูเลเตอร์.....	67
3.49 วงจรคิมอคูเลเตอร์.....	68
4.1 รูปแบบการส่งสัญญาณจากเครื่องอ่านมายังแท็ก.....	69
4.2 การเข้ารหัสแบบ PIE.....	70
4.3 รูปสัญญาณอินพุตต่ำที่สุดที่วงจรสามารถทำงานได้.....	71
4.4 รูปสัญญาณอินพุตสูงที่สุดที่วงจรสามารถรับได้จากสายอากาศ.....	71
4.5 แรงดันเอาต์พุตกับค่าเวลา ($V_{DD} = 1.55V$).....	72
4.6 สัญญาณรีเซตกับค่าเวลา (เวลาในการหน่วง $T_{delay} = 348.8\mu s$).....	72
4.7 สัญญาณเอาต์พุตของวงจรออสซิลเลเตอร์กับค่าเวลา (ความกว้างคาบ = $3.09\mu s$).....	73
4.8 สเปกตรัมสัญญาณเอาต์พุตของวงจรออสซิลเลเตอร์ ($f = 324kHz$).....	73
4.9 สัญญาณของข้อมูลกับค่าเวลา (ความกว้างของคาบ $T_{ari} = 6.25\mu s$).....	74
4.10 สเปกตรัมสัญญาณเอาต์พุตของวงจรคิมอคูเลเตอร์ ($f_{data} = 160kHz$).....	74
4.11 แรงดันเอาต์พุตกับค่าเวลา ($V_{DD} = 1.78V - 1.70V$).....	75
4.12 สัญญาณรีเซตกับค่าเวลา (เวลาในการหน่วง $T_{delay} = 176.4\mu s$).....	75

สารบัญรูป (ต่อ)

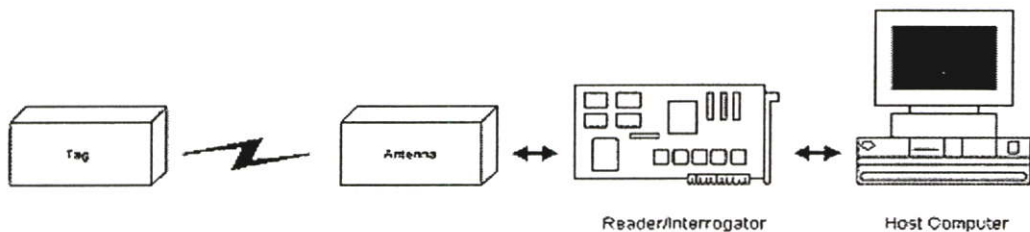
รูปที่	หน้า
4.13 สัญญาณเอาต์พุตของวงจรรออสซิลเลเตอร์กับค่าเวลา (ความกว้างคาบ = 3.14 μ s).....	76
4.14 สเปกตรัมสัญญาณเอาต์พุตของวงจรรออสซิลเลเตอร์ ($f = 308$ kHz).....	76
4.15 สัญญาณของข้อมูลกับค่าเวลา (ความกว้างของคาบ $T_{bit} = 6.25\mu$ s).....	77
4.16 สเปกตรัมสัญญาณเอาต์พุตของวงจรมอดูเลเตอร์ ($f_{data} = 160$ kHz).....	77
4.17 แรงดันเอาต์พุตที่เกิดขึ้นที่อุณหภูมิ 0- 40 °C (อินพุตต่ำสุด).....	78
4.18 แรงดันเอาต์พุตที่เกิดขึ้นที่อุณหภูมิ 0- 40 °C (อินพุตสูงสุด).....	78
4.19 เอาต์พุตความถี่ที่เกิดขึ้นที่อุณหภูมิ 0- 40 °C (อินพุตต่ำสุด).....	79
4.20 เอาต์พุตความถี่ที่เกิดขึ้นที่อุณหภูมิ 0- 40 °C (อินพุตสูงสุด).....	79
4.21 วงจรกายภาพ (Layout).....	80
ก.1 วงจรสร้างกระแสไฟที่มีการใช้กำลังงานต่ำ.....	85
ข.1 วงจรแมตซ์ซิ่ง.....	87

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ในปัจจุบันเทคโนโลยีอาร์เอฟไอดี (Radio Frequency Identification) หรือระบบระบุด้วยคลื่น เป็นระบบที่นำเอาคลื่นวิทยุมาเป็นตัวกลางเพื่อใช้ในการสื่อสารข้อมูลระหว่างอุปกรณ์สองชนิดที่เรียกว่า แท็ก (Tag) กับ เครื่องอ่าน (Reader หรือ Interrogator) ซึ่งเป็นระบบไร้สาย (Wireless) โดยการนำข้อมูลที่ต้องการส่งมาทำการมอดูเลต (Modulation) กับคลื่นวิทยุแล้วส่งออกผ่านทางสายอากาศที่อยู่ภายในเครื่องอ่านข้อมูลตามรูปที่ 1.1



รูปที่ 1.1 ระบบอาร์เอฟไอดี (RFID System)

เทคโนโลยีนี้เข้ามามีบทบาทต่อการบริหารจัดการธุรกิจรูปแบบใหม่ และอำนวยความสะดวกต่อการดำเนินชีวิตอย่างมาก โดยเฉพาะอย่างยิ่งการจัดการแบบห่วงโซ่อุปทาน (Supply Chain Management)[1] ระบบอาร์เอฟไอดีเป็นระบบที่ถูกนำมาประยุกต์ใช้ในรูปแบบระบบบาร์โค้ด (Barcode System) เป็นอย่างมากเนื่องจากลักษณะการใช้งานระบบอาร์เอฟไอดีคล้ายกับระบบบาร์โค้ดแต่มีข้อดีกว่า คือระบบอาร์เอฟไอดีจะใช้คลื่นวิทยุในการส่งข้อมูลแทนการใช้แสงเลเซอร์ในระบบบาร์โค้ด เนื่องจากระบบอาร์เอฟไอดีใช้คลื่นวิทยุเป็นตัวกลางทำให้สามารถอ่านข้อมูลในแท็กได้แม้ไม่เห็นแท็ก ระยะทางในการอ่านข้อมูลที่ไกล ความเร็วที่ใช้ในการรับ-ส่งข้อมูลสูงกว่า และความปลอดภัยของข้อมูลที่ดีกว่าระบบบาร์โค้ด ซึ่งในระบบอาร์เอฟไอดีจะมีการเลือกใช้ความถี่ได้หลายช่วงความถี่ขึ้นอยู่กับการนำไปประยุกต์ใช้งานแท็ก ในระบบอาร์เอฟไอดีแท็กสามารถแบ่งแยกออกเป็น 2 ประเภทใหญ่ๆ คือ ชนิดที่มีแหล่งจ่ายไฟภายในหรือแอ็กทีฟ (Active Tag) กับชนิดที่ไม่มีแหล่งจ่ายไฟภายในหรือพาสซีฟ (Passive Tag) ซึ่งทั้งสองระบบมีข้อดีข้อเสียที่แตกต่างกันไป เช่นแท็กชนิดแอ็กทีฟจะมีความสามารถในการรับ-ส่งข้อมูลได้ไกลแต่ก็มีปัญหาในเรื่องขนาดของแท็กและอายุการใช้งานของแบตเตอรี่ภายใน ซึ่งต่างจากแท็กชนิดพาส

ชิฟที่มีขนาดของแท่งเล็ก ไม่ต้องคำนึงถึงอายุการใช้งานของแบตเตอรี่ แต่อย่างไรก็ตามระยะทางการรับ-ส่งข้อมูลต่ำกว่าแท่งชนิดแอ็กทิฟซึ่งเป็นปัญหาในแท่งชนิดพาสซีฟ

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

จากหัวข้อที่ 1.1 จะเห็นว่าเทคโนโลยีอาร์เอฟไอดีกำลังเข้ามามีบทบาทในชีวิตประจำวันเป็นอย่างมาก จึงทำให้วิทยานิพนธ์ฉบับนี้นำเสนอระบบอาร์เอฟไอดีว่าคืออะไร มีหลักการทำงานอย่างไร และนำเสนอการออกแบบวงจรแอนะล็อกส่วนหน้าของแท่งอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ โดยทำการออกแบบวงจรในส่วนแอนะล็อกของแท่งให้มีการใช้กำลังงานต่ำ เพื่อที่จะทำให้แท่งสามารถทำงานได้ในระยะทางที่ไกลขึ้น และทำความเข้าใจกับหลักการทำงานของส่วนประกอบต่างๆ ของวงจรแอนะล็อกส่วนหน้าของแท่งอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ และสมการที่ใช้ในการออกแบบแต่ละวงจร

1.3 สมมติฐานของการศึกษา

การออกแบบวงจรแอนะล็อกส่วนหน้าของแท่งอาร์เอฟไอดีย่านความถี่สูงยิ่ง ชนิดพาสซีฟให้มีระยะทางทำงานที่ไกลขึ้น สามารถทำได้ด้วยการออกแบบให้วงจรภายในแท่งชนิดพาสซีฟมีการใช้กำลังงานต่ำ ซึ่งวิทยานิพนธ์ฉบับนี้ได้ทำการนำเสนอการออกแบบวงจรแอนะล็อกส่วนหน้าของแท่งชนิดพาสซีฟที่มีการใช้กำลังงานต่ำ โดยได้นำเสนอวงจรแรงดันอ้างอิงใหม่ที่มีการใช้กำลังงานต่ำเพื่อเป็นการลดกำลังรวมที่เกิดขึ้น โดยวงจรแรงดันอ้างอิงเป็นวงจรที่ใช้หลักการ ชดเชยผลของอุณหภูมิค่าความเคลื่อนที่ได้และค่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์ (Mutual Compensation of Mobility and Threshold Voltage Temperature Effects) ซึ่งทำให้สามารถสร้างวงจรแรงดันอ้างอิงที่มีการใช้กำลังงานต่ำเมื่อเทียบกับวงจรที่มีอยู่ในปัจจุบัน และทำการออกแบบวงจรส่วนที่เหลือของวงจรแอนะล็อกส่วนหน้าของแท่งชนิดพาสซีฟ โดยการเลือกใช้วงจรที่มีการใช้กำลังงานต่ำเพื่อให้แท่งมีการใช้กำลังงานต่ำ

1.4 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย

ในการออกแบบวงจรแรงดันอ้างอิงที่มีการใช้กำลังงาน สามารถทำได้โดยใช้หลักการชดเชยผลของอุณหภูมิค่าความเคลื่อนที่ได้และค่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์ ซึ่งหลักการดังกล่าวสามารถที่จะช่วยลดกระแสที่เกิดขึ้น และยังสามารถทำให้วงจรสามารถทำงานได้ที่แรงดันต่ำ ซึ่งเป็นการช่วยลดการใช้กำลังงานให้กับวงจรแอนะล็อกส่วนหน้าของแท่งอาร์เอฟไอดีย่านความถี่สูงยิ่ง โดยวงจรแรงดันอ้างอิงจะถูกนำไปใช้เป็นแรงดันอ้างอิงให้กับวงจรรักษาระดับแรงดัน ซึ่งเป็นวงจรที่สำคัญมากในวงจรแอนะล็อกส่วนหน้าของแท่งชนิดพาสซีฟ เพราะระดับ

แรงดันที่ใช้วงจรมีผลต่อการทำงาน ดังนั้นวงจรแรงดันอ้างอิงที่มีการใช้กำลังงานต่ำ นอกจากเป็นการลดกำลังงาน ในวงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟแล้วยังช่วยในการรักษาเสถียรภาพในการทำงานของแท็กด้วย

1.5 ขอบเขตการวิจัย

วิทยานิพนธ์ฉบับนี้ ได้นำเสนอการออกแบบวงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ โดยการศึกษาหลักการการทำงานของวงจรแอนะล็อกส่วนหน้าในแต่ละวงจร สมการของการออกแบบแต่ละวงจรให้มีประสิทธิภาพและมีการใช้กำลังงานที่ต่ำ

1.6 ขั้นตอนของการศึกษา

ขั้นตอนของการวิจัยจะเริ่มจากศึกษาความหมายของระบบอาร์เอฟไอดี หลักการทำงานของระบบอาร์เอฟไอดีส่วนประกอบต่างๆ ในระบบอาร์เอฟไอดี การสื่อสารข้อมูลของระบบอาร์เอฟไอดี การส่งกำลังงานของระบบอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ โครงสร้างแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ และทำการออกแบบวงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ สุดท้ายจำลองผลการทำงานของวงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟที่ได้ทำการออกแบบ ซึ่งสามารถกล่าวถึงรายละเอียดในแต่ละบทต่อไปนี้

บทที่ 2 กล่าวถึง หลักการทำงานพื้นฐานของระบบอาร์เอฟไอดี ส่วนประกอบต่างๆ ในระบบอาร์เอฟไอดี ข้อแตกต่างของระบบอาร์เอฟไอดีที่ย่านความถี่ต่างๆ การสื่อสารข้อมูลของระบบอาร์เอฟไอดี การส่งกำลังงานของระบบอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ ส่วนประกอบต่างๆ ของวงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ

บทที่ 3 กล่าวถึง หลักการทำงานของส่วนประกอบต่างๆ ของวงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ ซึ่งประกอบไปด้วย วงจรคูณแรงดัน, วงจรรักษาระดับแรงดัน, วงจรแรงดันอ้างอิง, วงจรออสซิลเลเตอร์, วงจรรีเซต, วงจรดีมอดูเลเตอร์ และวงจรมอดูเลเตอร์

บทที่ 4 กล่าวถึง ผลการจำลองการทำงานของวงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ ได้แก่ สัญญาณเอาต์พุตแหล่งจ่ายแรงดัน, สัญญาณเอาต์พุตวงจรออสซิลเลเตอร์, สัญญาณเอาต์พุตวงจรรีเซต, และสัญญาณเอาต์พุตวงจรดีมอดูเลเตอร์, ซึ่งมีอินพุตข้อมูลที่ส่งไปยังแท็กที่ใช้เป็นไปตามมาตรฐานของ EPC Global Class-1 Generation-2 UHF RFID

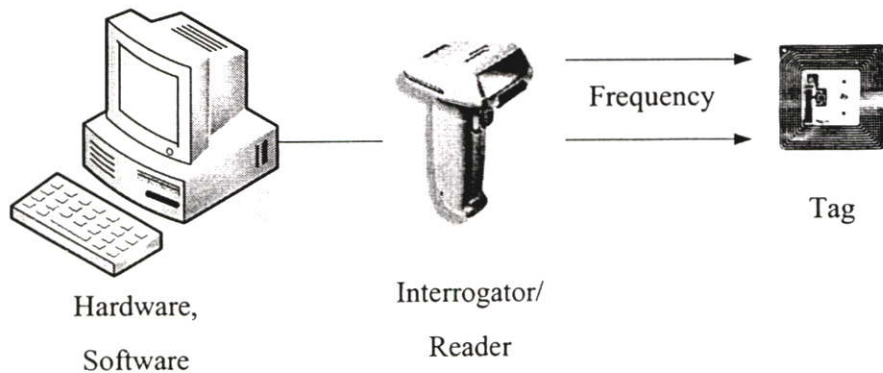
บทที่ 5 กล่าวถึง สรุปผลการวิจัย และข้อเสนอแนะ

บทที่ 2

ระบบอาร์เอฟไอดีย่านความถี่สูงยิ่ง

2.1 บทนำ

ระบบอาร์เอฟไอดี (RFID) ย่อมาจาก Radio Frequency Identification เป็นเทคโนโลยีการระบุข้อมูลที่แสดงเอกลักษณ์ของวัตถุหรือบุคคลด้วยคลื่นวิทยุ (Radio Frequency) ที่ถูกพัฒนา มาในยุคคริสต์ศักราช 1970 เพื่อวัตถุประสงค์ในการนำไปใช้ในการบ่งชี้วัตถุในระยะไกลได้ โดยมีจุดเด่นคือสามารถอ่านข้อมูลจากแท็ก (Tag) ได้หลายๆ แท็กแบบไร้สัมผัสและสามารถอ่านค่าได้ แม้ในสภาพที่ทัศนวิสัยไม่ดี ทนต่อความเปียกชื้น แสงสั่นสะเทือน การกระทบกระแทกและสามารถจะอ่านข้อมูลได้ด้วยความเร็วสูง โดยข้อมูลจะถูกเก็บไว้ในไมโครชิป (Micro Chip) ที่อยู่ในแท็ก ในระบบอาร์เอฟไอดีจะมีองค์ประกอบหลักๆ อยู่ 3 ส่วนด้วยกัน ดังรูปที่ 2.1

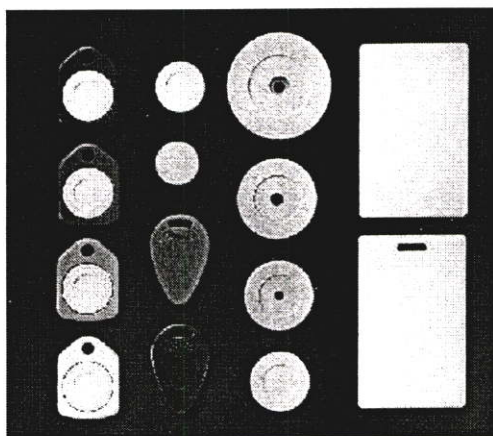


รูปที่ 2.1 ส่วนประกอบระบบอาร์เอฟไอดี

ส่วนแรก คือแท็กหรือทรานสปอนเดอร์ (Tag หรือ Transponder) ที่ใช้ติดกับวัตถุสิ่งของต่างๆ ที่ต้องการ โดยแท็กนั้นจะประกอบด้วยสายอากาศกับไมโครชิปที่มีการบันทึกหมายเลข (ID) หรือข้อมูลเกี่ยวกับวัตถุชิ้นนั้นๆ ส่วนที่สอง คือเครื่องสำหรับอ่านใช้สำหรับอ่านแท็กด้วยคลื่นวิทยุ (Reader หรือ Interrogator) ส่วนที่สามคือ ระบบประยุกต์ใช้งาน คือระบบฮาร์ดแวร์และซอฟต์แวร์ ที่นำมาประยุกต์ใช้งาน เช่น ระบบฐานข้อมูล เป็นต้น ซึ่งระบบอาร์เอฟไอดีมีลักษณะคล้ายกับระบบรหัสแท่งหรือบาร์โค้ด (Barcode System) ในปัจจุบัน ถ้าเปรียบเทียบระบบอาร์เอฟไอดีกับระบบบาร์โค้ดสามารถให้แท็กในระบบอาร์เอฟไอดีเปรียบเทียบกับรหัสแท่ง (Barcode) เครื่องอ่านในระบบอาร์เอฟไอดีเปรียบเทียบกับเครื่องอ่านรหัสแท่ง (Scanner) โดยข้อแตกต่างของทั้งสองระบบคือระบบอาร์เอฟไอดีจะใช้คลื่นวิทยุในการอ่านข้อมูลส่วนระบบแท่งจะใช้แสงเลเซอร์ในการอ่านข้อมูล ข้อเสียของระบบรหัสแท่ง คือการอ่านหรือสแกน (Scan) เป็นการใช้แสง

เลเซอร์ในการอ่านรหัสแท่งซึ่งจะต้องไม่มีสิ่งกีดขวางหรือต้องอยู่ในแนวเส้นตรงเดียว กับลำแสงเลเซอร์ที่ยิงจากเครื่องสแกนและสามารถอ่านได้ที่ระยะใกล้ๆ แต่ระบบบาร์โค้ดไอดีมีความแตกต่างโดยสามารถอ่านรหัสจากแท็กได้โดยไม่ต้องเห็นแท็ก หรือแท็กนั้นซ่อนอยู่ภายในวัตถุ และไม่จำเป็นต้องอยู่ในแนวเส้นตรงเดียวกับคลื่นเพียงอยู่ในบริเวณที่สามารถรับคลื่นวิทยุได้ก็สามารถอ่านข้อมูลได้ การอ่านแท็กในระบบบาร์โค้ดไอดียังสามารถที่จะอ่านได้ที่หลายๆ แท็กในเวลาเดียวกัน โดยระยะในการอ่านข้อมูลได้ไกลกว่าระบบรหัสแท่งอีกด้วย

2.2 แท็ก (Tag)



รูปที่ 2.2 แท็ก

โครงสร้างภายในของแท็กจะประกอบด้วย 2 ส่วนใหญ่ๆ ได้แก่ ส่วนของไมโครชิปที่ทำหน้าที่เก็บข้อมูลของวัตถุ เช่น รหัสสินค้า และขนาดเล็กลงหรือแบบบางๆ ซึ่งทำหน้าที่เป็นสายอากาศ สำหรับรับ-ส่งข้อมูลคลื่นวิทยุและสร้างสัญญาณอินพุตป้อนให้กับส่วนของไมโครชิป โดยทั่วไปแท็กอาจอยู่ในรูปแบบที่เป็นกระดาษ แผ่นฟิล์ม พลาสติก มีขนาดและรูปร่างต่างๆกันไป ทั้งนี้ขึ้นอยู่กับวัสดุที่จะนำมาผลิต และมีหลายรูปแบบ เช่น บัตรเครดิต เหรียญ กระดุม ฉลากสินค้า แคปซูล หรือป้าย เป็นต้น ดังแสดงได้ในรูปที่ 2.2 ทั้งนี้สามารถแบ่งชนิดของแท็กที่มีการใช้งานกันอยู่ 3 ชนิดใหญ่ๆ ได้แก่ แท็กชนิดพาสซีฟ (Passive Tag) แท็กชนิดกึ่งพาสซีฟ (Semi-passive Tag) และแท็กชนิดแอ็กทีฟ (Active Tag) นอกจากการแบ่งจากชนิดที่ว่ามาแล้วสามารถที่จะแบ่งประเภทของแท็ก จากรูปแบบการอ่านและการบันทึกของข้อมูลได้เป็น 3 แบบคือ แท็กชนิดที่สามารถถูกอ่านและเขียนข้อมูลได้หลายครั้ง (Read-Write) แท็กชนิดที่เขียนได้เพียงครั้งเดียวเท่านั้นแต่อ่านได้อย่างหลายครั้ง (Single Write) และแท็กชนิดอ่านได้เพียงอย่างเดียว (Read-Only) หรือสามารถแบ่งชนิดของแท็กตามความถี่คลื่นวิทยุที่ใช้งาน เช่น แท็กย่านความถี่ต่ำ แท็กย่านความถี่สูง แท็กย่านความถี่สูงยิ่ง และแท็กย่านความถี่ไมโครเวฟ

2.2.1 แท็กอาร์เอฟไอดีชนิดพาสซีฟ (Passive Tag)

แท็กชนิดนี้ทำงานได้โดยไม่ต้องอาศัยแหล่งจ่ายไฟภายนอกใดๆ เพราะภายในแท็กจะมีวงจรกำเนิดแรงดันไฟฟ้าเป็นแหล่งจ่ายไฟในตัวอยู่ ทำให้การอ่านข้อมูลทำได้ไม่ไกลมากนัก ระยะอ่านสูงสุดประมาณ 1m ขึ้นอยู่กับกำลังของเครื่องส่ง (Power Transmitter) และความถี่คลื่นวิทยุ (Carrier Frequency) ที่ใช้ โดยปกติแท็กชนิดนี้มักมีหน่วยความจำน้อย โดยทั่วไปประมาณ 16-1,024byte มีขนาดเล็กและน้ำหนักเบา ราคาต่อหน่วยต่ำ ไมโครชิปหรือไอซี (IC) ของแท็กชนิดพาสซีฟที่มีการผลิตออกมาจะมีทั้งขนาดและรูปร่างเป็นได้ตั้งแต่แบบแท่ง หรือแผ่นขนาดเล็กจนแทบไม่สามารถมองเห็นได้ไปจนถึงขนาดใหญ่สะดุดตา ซึ่งต่างก็มีความเหมาะสมกับชนิดการใช้งานที่แตกต่างกัน ทั่วไปโครงสร้างภายในส่วนที่เป็นไมโครชิปของแท็กนั้นก็จะประกอบด้วย 3 ส่วนหลักๆ ได้แก่ ส่วนวงจรแอนะล็อกส่วนหน้า (Analog Front-End) ส่วนควบคุมภาคดิจิทัล (Digital Control Unit) ส่วนของหน่วยความจำ (Memory) ซึ่งอาจเป็นแบบ ROM หรือ EEPROM

2.2.2 แท็กอาร์เอฟไอดีชนิดกึ่งพาสซีฟ (Semi-passive Tag)

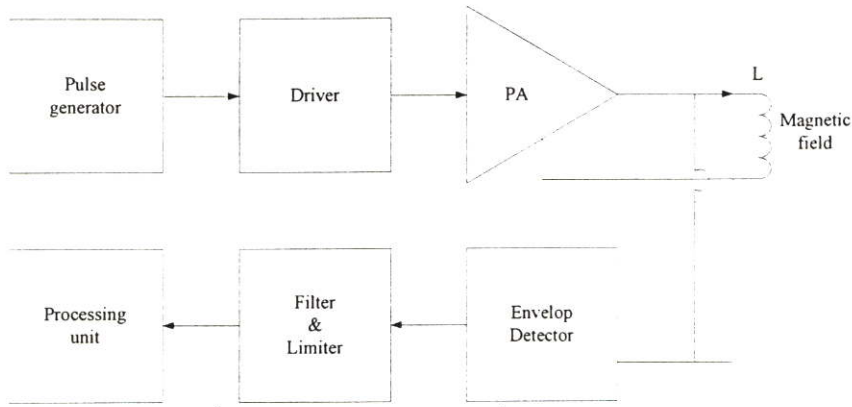
แท็กชนิดนี้จะต้องอาศัยแหล่งจ่ายไฟจากแบตเตอรี่ภายนอก เพื่อจ่ายไฟให้กับวงจรภายในทำงาน ทำให้สามารถส่งข้อมูลได้ระยะไกลกว่าแท็กชนิดพาสซีฟ เพื่อประหยัดพลังงานตัวแท็กจะรอสัญญาณกระตุ้นให้ทำงานจากเครื่องอ่านแล้วจึงจะส่งข้อมูลกลับไปยังเครื่องอ่าน

2.2.3 แท็กอาร์เอฟไอดีชนิดแอ็กทีฟ (Active Tag)

แท็กชนิดนี้จะต้องอาศัยแหล่งจ่ายไฟจากแบตเตอรี่ภายนอก เพื่อจ่ายไฟให้กับวงจรภายในทำงาน โดยแท็กชนิดนี้สามารถมีหน่วยความจำภายในขนาดใหญ่ถึง 1MB และสามารถอ่านได้ในระยะไกลสูงสุดประมาณ 100m แต่มีข้อเสียคือ แท็กชนิดนี้จะมีราคาต่อหน่วยสูง มีขนาดค่อนข้างใหญ่ มีอายุการใช้งานที่จำกัดตามอายุของแบตเตอรี่ซึ่งจะมีอายุการใช้งานประมาณ 3-7 ปี แท็กสามารถส่งสัญญาณออกมาเองได้ตามเงื่อนไขที่กำหนด เช่น การตั้งเวลา หรือเมื่อกรณีที่มีเหตุอันควรตามที่โปรแกรมเอาไว้ หรือเมื่อได้รับสัญญาณสอบถามจากเครื่องอ่าน

2.3 เครื่องอ่าน (Reader)

โดยหน้าที่ของเครื่องอ่าน คือการเชื่อมต่อเพื่ออ่าน-เขียนข้อมูลลงในแท็กด้วยคลื่นวิทยุ ภายในเครื่องอ่านจะประกอบด้วยขดลวดหรือสายอากาศเพื่อใช้รับ-ส่งข้อมูลคลื่นวิทยุ วงจรควบคุมการอ่าน-เขียนข้อมูลซึ่งมักจะเป็นวงจรจำพวกไมโครคอนโทรลเลอร์ และส่วนของการติดต่อกับคอมพิวเตอร์



รูปที่ 2.3 โครงสร้างภายในเครื่องอ่านอาร์เอฟไอดี

จากรูปที่ 2.3 แสดงโครงสร้างภายในเครื่องอ่านอาร์เอฟไอดี เครื่องอ่านในระบบอาร์เอฟไอดีมีองค์ประกอบหลัก เริ่มจากส่วนกำเนิดสัญญาณรูปสี่เหลี่ยม (Pulse generator) สร้างความถี่คลื่นพาหะส่งสัญญาณไปยังภาคขับ (Driver) เพื่อเพิ่มสมรรถนะในการขับไปยังภาคขยายกำลัง (Power Amplifier, PA) ซึ่งทำหน้าที่ขับกระแสสัญญาณต่อไปยังขดลวดหรือสายอากาศ ทำให้เกิดสนามแม่เหล็ก (Magnetic Field) หรือสนามแม่เหล็กไฟฟ้า (Electro Magnetic Field) เพื่อทำการส่งสัญญาณข้อมูลเชื่อมโยงไปยังส่วนแท็ก ขณะเดียวกันส่วนขดลวดหรือสายอากาศดังกล่าวก็จะทำหน้าที่รับสนามแม่เหล็กหรือสนามแม่เหล็กไฟฟ้าที่ส่งสัญญาณข้อมูลกลับมาจากแท็ก ซึ่งส่วนตรวจจับขอบสัญญาณ (Envelop Detector) ที่ทำงานร่วมกับส่วนขยายสัญญาณแบบต่ำผ่าน (Filter and Limiter) ก็จะแยกข้อมูลที่ถูส่งมาจากแท็กออกจากสัญญาณคลื่นพาหะขยายจนกระทั่งได้ระดับสัญญาณของข้อมูลตามมาตรฐานลอจิก เพื่อส่งต่อเข้าส่วนประมวลผลข้อมูล (Processing unit) ต่อไป โดยทั่วไปหน่วยประมวลผลข้อมูลที่อยู่ภายในเครื่องอ่าน นิยมใช้เป็นไมโครคอนโทรลเลอร์ (Microcontroller) ซึ่งทำหน้าที่ใช้เขียนอัลกอริทึมที่จะทำหน้าที่ถอดรหัสข้อมูล (Decoding) ที่ได้รับ และทำหน้าที่ติดต่อกับส่วนเครื่องคอมพิวเตอร์ โดยลักษณะขนาดและรูปร่างของเครื่องอ่านจะแตกต่างกันไปตามประเภทการใช้งาน เช่น แบบมือถือขนาดเล็กหรือติดตั้งจนไปถึงขนาดใหญ่เท่าประตู เป็นต้น

2.4 ความถี่ที่ใช้งานในระบบอาร์เอฟไอดี

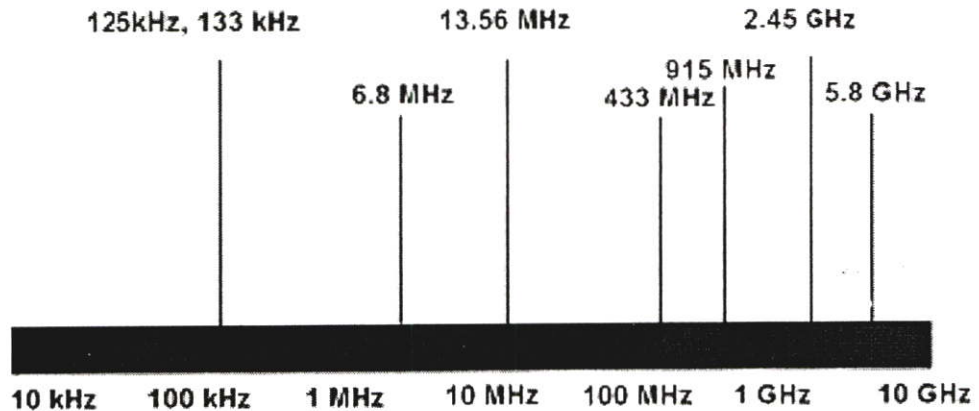
ในปัจจุบันความถี่ที่ใช้งานกันในระบบอาร์เอฟไอดีจะอยู่ในย่านความถี่ ISM (Industrial-Scientific-Medical) ซึ่งเป็นความถี่ที่กำหนดให้ใช้งานในย่านอุตสาหกรรม วิทยาศาสตร์ และการแพทย์ดังแสดงในรูปที่ 2.4 ซึ่งสามารถใช้งานได้โดยไม่ตรงกับย่านความถี่ที่ใช้งานในการสื่อสารทั่วไปสำหรับ คลื่นความถี่ที่ใช้งานในระบบอาร์เอฟไอดี อาจแบ่งออกได้เป็น 4 ย่านความถี่ใช้งานหลัก ได้แก่

ย่านความถี่ต่ำ (Low Frequency: LF) ต่ำกว่า 150 กิโลเฮิร์ตซ์ (kHz)

ย่านความถี่สูง (High Frequency: HF) 13.56/27.125 เมกะเฮิร์ตซ์ (MHz)

ย่านความถี่สูงยิ่ง (Ultra High Frequency: UHF) 433/868/915 เมกะเฮิร์ตซ์ (MHz)

ย่านความถี่ไมโครเวฟ (Microwave Frequency) 2.45/5.8 กิกะเฮิร์ตซ์ (GHz)

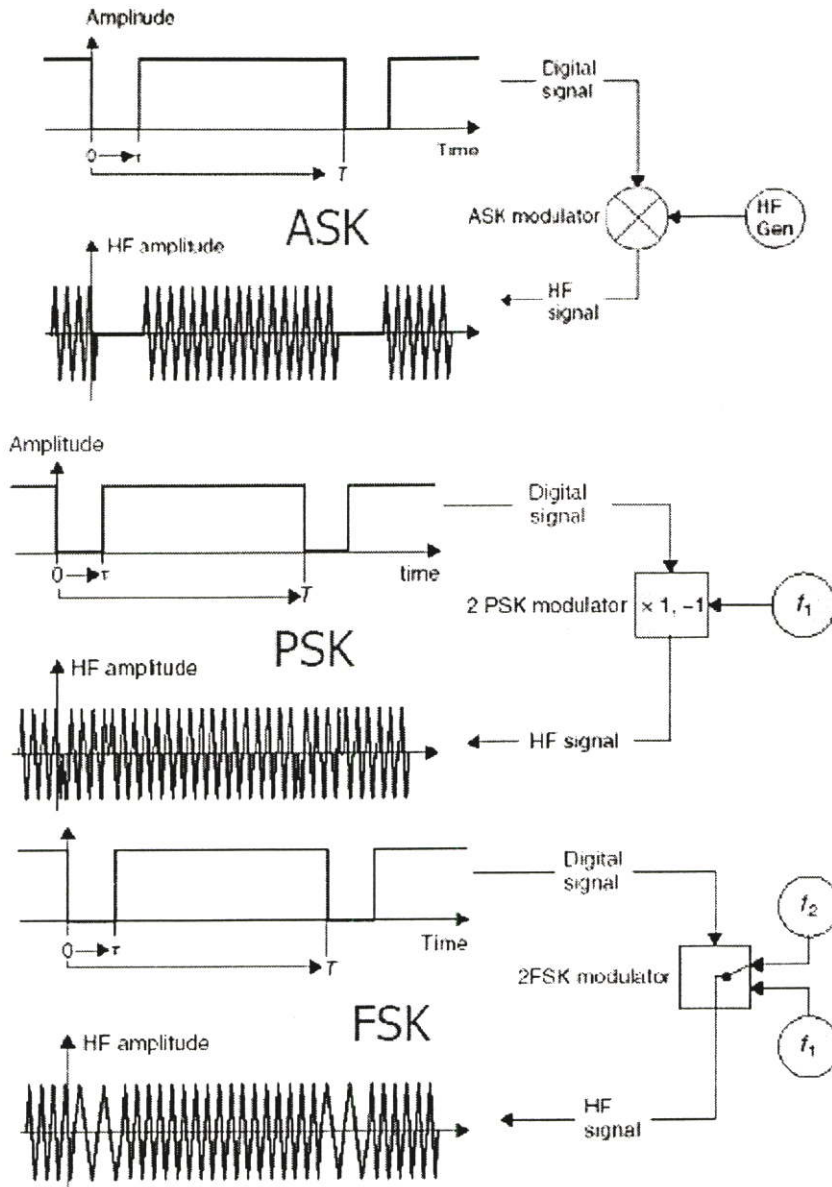


รูปที่ 2.4 แสดงย่านความถี่ระบบอาร์เอฟไอดีถูกใช้งาน

การใช้ย่าน 2 ย่านความถี่แรกจะเหมาะสำหรับใช้กับงานที่มีระยะการสื่อสารข้อมูลใกล้ ย่านความถี่ต่ำ(LH) ระยะอ่านประมาณ 10-20cm นิยมนำมาใช้กับงาน เช่น การควบคุมการเข้าออกสถานที่ การลงทะเบียนสัตว์ เป็นต้น ย่านความถี่สูง (HF) ระยะอ่านประมาณ 1m เหมาะสำหรับการใช้งาน เช่น บัตรเอนกประสงค์แบบไร้สัมผัส หนังสือเดินทางอิเล็กทรอนิกส์ เป็นต้น ย่านความถี่สูงยิ่ง (UHF) ถูกนำมาใช้กับงานที่มีระยะการสื่อสารข้อมูลไกล ระยะการอ่านประมาณ 1-10m เช่น ระบบเก็บค่าบริการทางด่วน ระบบขนส่งสินค้า เป็นต้น

2.5 การสื่อสารข้อมูล

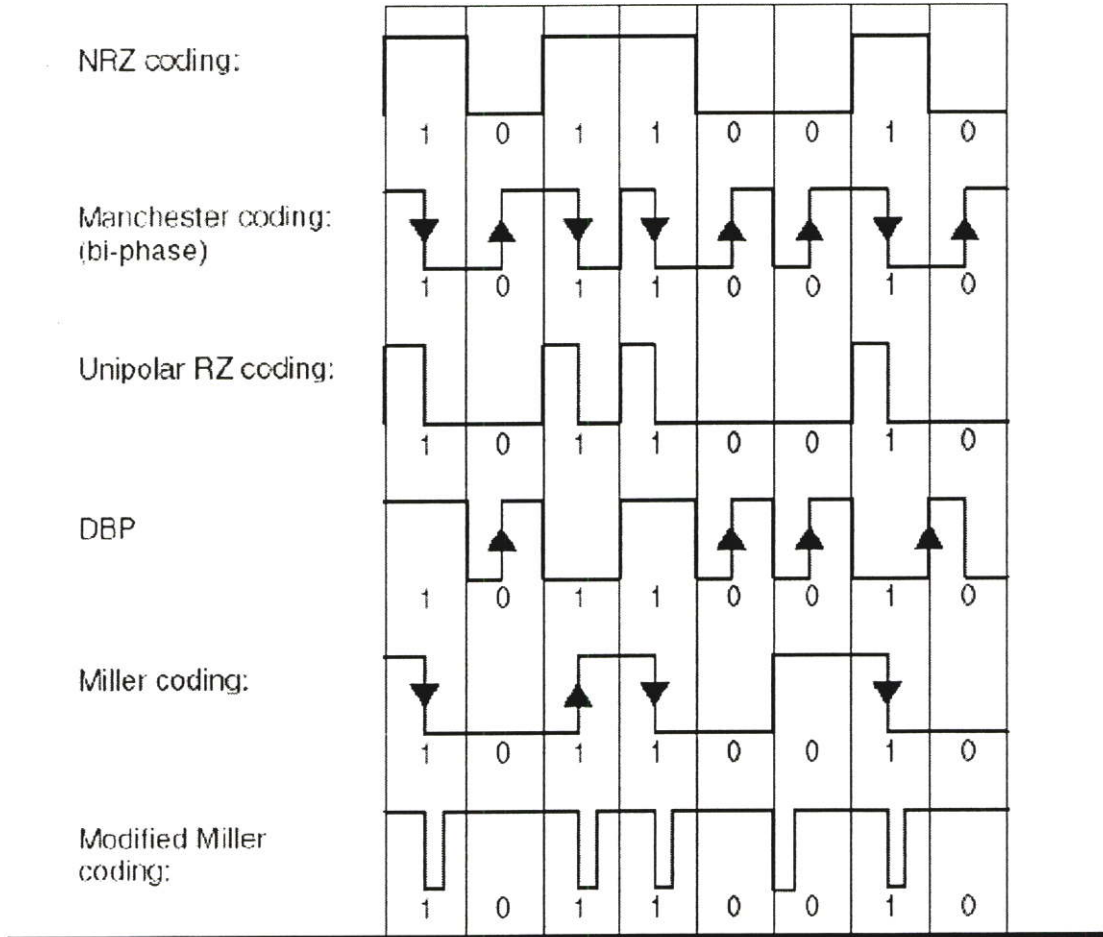
ในการรับ-ส่งข้อมูลระหว่างแท็กกับเครื่องอ่าน โดยทั่วไปเป็นไปตามกระบวนการทางด้านการสื่อสารแบบระบบดิจิทัล ซึ่งนิยมใช้หลักการมอดูเลตทางแอมพลิจูด (Amplitude Shift Keying, ASK) แต่ในปัจจุบันก็มีแท็กที่ใช้การมอดูเลตแบบอื่นๆ ด้วย เช่น การมอดูเลตทางเฟส (Phase Shift Keying, PSK) การมอดูเลตทางความถี่ (Frequency Shift Keying, FSK) ดังแสดงในรูปที่ 2.5



รูปที่ 2.5 แสดงการมอดูเลตสัญญาณข้อมูลในรูปแบบต่างๆ

ซึ่งในการรับ-ส่งข้อมูลระหว่างแท่งกับเครื่องอ่านจะสามารถทำได้ โดยการส่งผ่านสายอากาศซึ่ง การส่งจะทำได้อย่างมีประสิทธิภาพ ต่อเมื่อสายอากาศมีขนาดที่เหมาะสมกับความถี่พาหะที่ใช้งาน เช่น เมื่อความถี่ที่ใช้งานเป็น 13.56MHz ความยาวสายอากาศเป็นเส้นตรงที่เหมาะสมคือ 22.12m ถ้าความถี่ที่ใช้งานเป็น 900MHz ความยาวสายอากาศเป็นเส้นตรงที่เหมาะสมคือ 34cm จะเห็นว่าการใช้ความถี่พาหะที่มีค่าสูงจะทำให้สามารถออกแบบขนาดสายอากาศที่เล็กกว่า ในระบบอาร์เอฟ ไอดีย่านความถี่สูงยิ่งสายอากาศที่นิยมใช้คือสายอากาศไดโพล (Dipole Antenna) เนื่องจากเป็น สายอากาศที่มีขนาดเล็ก ในระบบอาร์เอฟไอดีนอกจากจะมีการรับ-ส่งข้อมูลผ่านทางสายอากาศ แล้วยังมีการรับ-ส่งข้อมูล โดยใช้หลักการของไมเคิลฟาราเดย์(Faraday Law) เรื่องกระแสเหนี่ยวนำ ในขดลวดที่เกิดจากเส้นแรงแม่เหล็กหรือสนามแม่เหล็ก ซึ่งหลักการนี้ก็นิยมนำมาใช้ในระบบอาร์

เอฟไอดีที่มีความถี่ต่ำ เนื่องจากขนาดของสายอากาศที่ความถี่ต่ำมีการใช้พื้นที่มาก ในการสื่อสารข้อมูลระหว่างเครื่องอ่านกับแท็ก จะทำการส่งสัญญาณข้อมูลผ่าน โดยการทำการเข้ารหัสของข้อมูลให้อยู่ในรูปที่เหมาะสม ซึ่งวิธีการเข้ารหัสนั้นมีได้หลายแบบโดยการเลือก ใช้ขึ้นอยู่กับมาตรฐานการใช้งาน โดยรูปที่ 2.6 แสดงตัวอย่างการเข้ารหัสแบบต่างๆ[2]



รูปที่ 2.6 ตัวอย่างการเข้ารหัสแบบต่างๆ

2.6 มาตรฐานระบบอาร์เอฟไอดี

ในระบบอาร์เอฟไอดีมีมาตรฐานในการใช้งานระหว่างประเทศแบ่งออกเป็น 2 หน่วยงานหลัก ได้แก่ International Organization of Standard หรือ ISO และ EPC Global โดยสามารถเปรียบเทียบมาตรฐานทางเทคโนโลยีระหว่าง ISO และ EPC ได้ดังตารางที่ 2.1 ซึ่งแสดงให้เห็นว่าระบบอาร์เอฟไอดีที่มีความถี่ต่างกัน หรือชนิดของแท็กต่างกันจะใช้รูปแบบมาตรฐานที่ต่างกัน

ตารางที่ 2.1 เปรียบเทียบมาตรฐานการใช้งานระหว่าง ISO กับ EPC

	ISO	EPC
เทคโนโลยี	ISO 18000 –RF-ID for Item Management Part 2 -< 135 kHz Part 3 - 13.56 MHz Part 4 - 2450 MHz Part 6 - 860-960 MHz Part 7 – 433.92 MHz (active)	Class I-V (13.56 and UHF only) Class 0/ Class I: read-only passive Class II tags: passive tags with additional functionality Class III tags : semi-passive RF-ID tags Class IV tags : active tags with broad-band peer-to peer communication Class V tags : Readers Can power other Class I,II and III; Communicate with Classes IV and V

2.7 การส่งกำลังงานของอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ (Power Transfer)

ในระบบอาร์เอฟไอดีที่ใช้แท็กชนิดพาสซีฟ ในแท็กชนิดพาสซีฟจะไม่มีแหล่งจ่ายไฟในตัวเอง ดังนั้นแท็กจะสามารถทำงานได้ต้องอาศัยวงจรที่สร้างแหล่งจ่ายไฟให้กับแท็ก โดยทั่วไปแท็กชนิดพาสซีฟแท็กจะอาศัยกำลังงานที่ส่งมาจากเครื่องอ่านในการสร้างแหล่งจ่ายไฟ ซึ่งกำลังงานที่ส่งมาจากเครื่องอ่านในระบบอาร์เอฟไอดีที่ใช้กันอยู่ในปัจจุบัน มีวิธีการส่งกำลังงาน 2 แบบใหญ่ๆ คือ การส่งกำลังงานโดยอาศัยสนามแม่เหล็กมีขดลวดเป็นตัวกลางกับการส่งกำลังงานโดยอาศัยสนามแม่เหล็กไฟฟ้ามีสายอากาศเป็นตัวกลาง ในการออกแบบระบบอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟจะมีการใช้การส่งกำลังงาน โดยใช้สนามแม่เหล็กไฟฟ้ามีสายอากาศเป็นตัวกลาง เนื่องจากความถี่คลื่นพาหะที่ใช้มีค่าสูงพอที่จะทำให้สามารถใช้สายอากาศขนาดเล็กได้ ในหัวข้อที่ 2.7 จะวิเคราะห์ถึงสมการของกำลังงานที่แท็กสามารถรับได้ที่ระยะทางต่างๆ จากสายอากาศของเครื่องอ่านถึงสายอากาศของแท็ก โดยทั่วไปในระบบอาร์เอฟไอดีสนามแม่เหล็กไฟฟ้าจะถูกปล่อยจากสายอากาศของเครื่องอ่านไปสายอากาศของแท็ก และจะเกิดการดูดกลืน (Absorption) กับการสะท้อนกลับ (Reflection) จากสายอากาศของแท็กมายังสายอากาศของเครื่องอ่าน ซึ่งกำลังงานที่

แผ่ออกไปจากเครื่องอ่านจะถูกส่ง โดยสายอากาศของเครื่องอ่าน ซึ่งความหนาแน่นของกำลังงานที่แผ่ไปจากเครื่องอ่านมีค่าเป็นดังสมการที่ 2.1

$$S_{reader} = \frac{g_{reader} P_{reader}}{4\pi r^2} = \frac{EIRP}{4\pi r^2} \quad (2.1)$$

จากสมการที่ 2.1 Sreader เป็นความหนาแน่นของกำลังงานที่เครื่องอ่านมีหน่วยเป็นวัตต์ต่อตารางเมตร (W/m^2), greader เป็นอัตราขยายของสายอากาศเครื่องอ่าน, Preader เป็นกำลังงานของเครื่องอ่านมีหน่วยเป็นวัตต์ (W) และ r เป็นระยะห่างที่ไกลออกไปจากเครื่องอ่านมีหน่วยเป็นเมตร (m) จะเห็นว่าค่าความหนาแน่นของกำลังงานที่แผ่ออกไปจะลดลงตามระยะทางที่ห่างออกไป ซึ่งจากสมการ 2.1 สามารถหาลำดับการที่แท็กสามารถรับที่ความหนาแน่นของกำลังงานที่เครื่องอ่านได้จากสมการที่ 2.2

$$P_{tag} = S_{reader} A_{e_tag} \quad (2.2)$$

โดย Ptag เป็นกำลังงานที่แท็กสามารถรับได้มีหน่วยเป็นวัตต์ (W), Ae_tag เป็นประสิทธิภาพพื้นที่ (Effective Area) ของแท็กมีหน่วยเป็นตารางเมตร (m^2) ซึ่งมีค่าเป็นดังสมการที่ 2.3

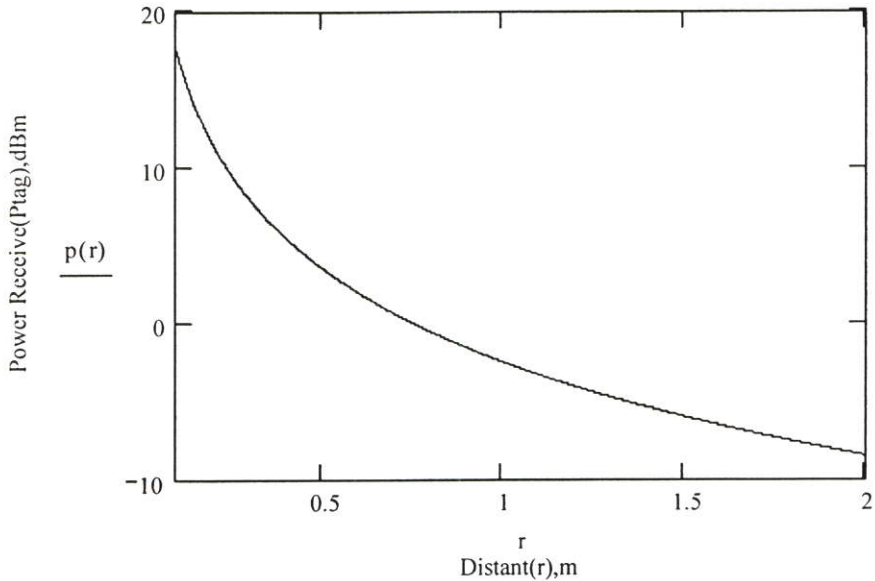
$$A_{e_tag} = \frac{g_{tag_ant} \lambda^2}{4\pi} \quad (2.3)$$

โดย gtag_tag เป็นอัตราขยายของสายอากาศแท็ก, λ เป็นความยาวคลื่นวิทยุที่ใช้งานมีหน่วยเป็นเมตร (m) ดังนั้นจากสมการที่ 2.1, 2.2 และ 2.3 สามารถนำมาเขียนใหม่เพื่อหาค่าของกำลังงานที่แท็กสามารถรับได้ที่ระยะทางต่างกัน ได้เป็นสมการที่ 2.4

$$P_{tag} = EIRP \cdot g_{tag_ant} \left(\frac{\lambda}{4\pi r} \right)^2 = P_{reader} \cdot g_{reader} \cdot g_{tag_ant} \left(\frac{\lambda}{4\pi r} \right)^2 \quad (2.4)$$

จากสมการที่ 2.4 สามารถคำนวณหาลำดับการที่แท็กสามารถรับได้ที่ระยะทางต่างๆกันได้[3] โดยการกำหนดกำลังงานของเครื่องอ่านและอัตราขยายของสายอากาศของเครื่องอ่านกับแท็ก ซึ่งถูกกำหนดตามมาตรฐานต่างๆ ในแต่ละประเทศที่ใช้ ในวิทยานิพนธ์ฉบับนี้กำหนดกำลังงานที่ใช้ของเครื่องอ่านมีค่าเป็น 500mV และอัตราขยายของสายอากาศเครื่องอ่านและแท็กมีค่าเป็น

1.64 ทำให้สามารถเขียนกราฟแสดงความสัมพันธ์ระหว่างกำลังงานที่แท็กได้รับกับระยะทาง ได้ เป็นดังกราฟรูปที่ 2.7



รูปที่ 2.7 แสดงความสัมพันธ์ระหว่างระยะทางกับกำลังที่แท็กสามารถรับได้

2.8 การสะท้อนกลับของกำลังงาน (Reflection Power)

ในการส่งกำลังงานจากเครื่องอ่านมายังแท็ก ในทางปฏิบัติแท็กจะไม่สามารถรับกำลังงานที่เกิดขึ้นได้ทั้งหมด จึงทำให้เกิดการสะท้อนกลับของกำลังงานสนามแม่เหล็กไฟฟ้าที่ส่งจากเครื่องอ่านมายังแท็ก โดยการสะท้อนกลับที่เกิดขึ้นนี้สามารถนำไปประยุกต์ใช้งานในการส่งข้อมูลจากแท็กไปยังเครื่องอ่านได้ โดยจะสามารถทำการหาสมการที่เครื่องอ่านสามารถรับได้เมื่อแท็กเกิดการสะท้อนกลับได้ จากรูปที่ 2.8 เป็นการจำลองระบบการรับ-ส่งกำลังงาน โดยกำหนดให้สายอากาศของแท็กมีค่าอิมพีแดนซ์ Z_{ant} และอิมพีแดนซ์ของแท็กมีค่า Z_{load} มาต่อกันซึ่งเมื่อกำลังงานจากเครื่องอ่านถูกส่งมายังสายอากาศของแท็ก กำลังงานของคลื่นวิทยุจะถูกดูดกลืนไปยังโหลดซึ่งกำลังงานที่ถูกดูดกลืนไปยังโหลดจะมีค่าสูงที่สุดเมื่อ “ $Z_{ant} = Z_{load}$ ” ซึ่งเป็นไปตามหลักการถ่ายโอนกำลังงานสูงสุด (Power Maximum Transfer) ในกรณีเช่นนี้เรียกว่า “แมตช์ (Match)” กับโหลด แต่ถ้าหากโหลดที่นำมาต่อมีค่าอิมพีแดนซ์ไม่เท่ากับอิมพีแดนซ์ของสายอากาศ ($Z_{load} \neq Z_{ant}$) จะมีผลทำให้กำลังงานถูกดูดกลืนไปยังโหลดมีค่าไม่สูงสุดซึ่งจะมีกำลังงานของคลื่นวิทยุบางส่วนสะท้อนกลับมายังสายอากาศของเครื่องอ่าน โดยปริมาณกำลังงานที่สะท้อนกลับของคลื่นวิทยุจะขึ้นอยู่กับค่าอิมพีแดนซ์ของโหลดว่ามีค่าเป็นเท่าใด ซึ่งในกรณีนี้เรียกว่า “ไม่แมตช์ (Mismatch)” กับโหลด ซึ่งอัตราส่วนแรงดันของคลื่นวิทยุที่สะท้อนกลับมายังสายอากาศหรือแรงดันที่ตกคร่อมอิมพีแดนซ์ของสายอากาศ (Reflected voltage : VR) ต่อแรงดันของคลื่นวิทยุที่

เคลื่อนที่ไปยังโหนดหรือแรงดันที่ตกคร่อมอิมพีแดนซ์ของโหนด (Forward voltage: V_F) เรียกว่า “สัมประสิทธิ์การสะท้อนกลับ” (Reflection Coefficient:) ดังสมการที่ 2.5

$$\Gamma = \frac{V_R}{V_F} \quad (2.5)$$

ความสัมพันธ์ระหว่างค่าสัมประสิทธิ์การสะท้อนกลับ และค่าอิมพีแดนซ์ของสายอากาศและโหนด มีค่าเป็นดังสมการที่ 2.6

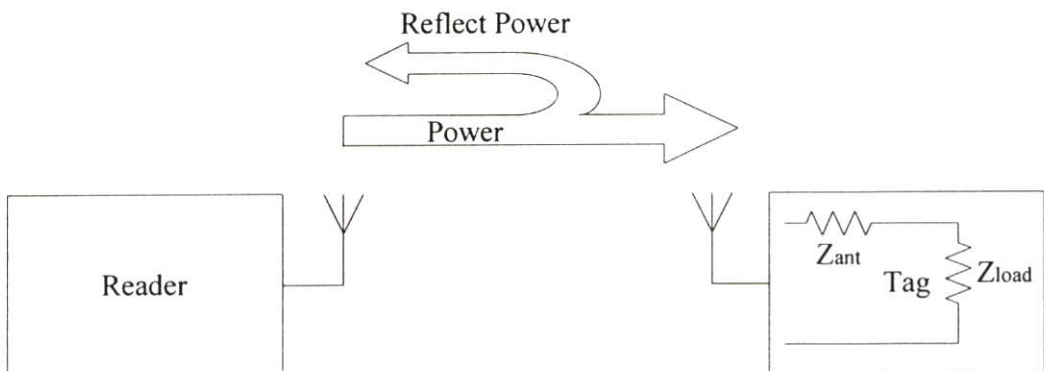
$$\Gamma = \frac{Z_{load} - Z_{ant}}{Z_{load} + Z_{ant}} \quad (2.6)$$

กำลังงานที่เท็กสะท้อนกลับ P_{tag_ref} จะมีค่าเท่ากับสัมประสิทธิ์การสะท้อนกลับคูณด้วยกำลังงานอินพุตที่สายอากาศดังสมการที่ 2.7

$$P_{tag_ref} = \Gamma^2 P_{tag} \quad (2.7)$$

ดังนั้นจะเห็นว่ากำลังงานที่สายอากาศของเท็กสามารถรับได้จริง P_{tag_in} มีค่าเป็นดังสมการที่ 2.8

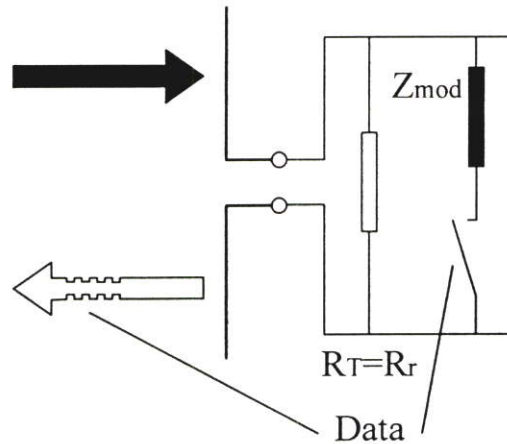
$$P_{tag_in} = P_{tag} - P_{ref} = P_{tag} \left(1 - \left| \frac{Z_{load} - Z_{ant}}{Z_{load} + Z_{ant}} \right|^2 \right) \quad (2.8)$$



รูปที่ 2.8 การดูดกลืนและสะท้อนกลับของกำลังงานที่สายอากาศของเท็ก

2.9 การส่งข้อมูลจากแท็กไปยังเครื่องอ่าน

หลังจากที่ได้สมการการสะท้อนกลับของกำลังงานในหัวข้อที่ 2.8 สามารถนำหลักการดังกล่าวมาใช้ในการส่งข้อมูลของแท็กไปยังเครื่องอ่าน โดยอาศัยการเปลี่ยนค่าอินพุตอิมพีแดนซ์ของแท็กหรือสายอากาศ ซึ่งจะทำให้เกิดการส่งของข้อมูลขึ้นดังรูปที่ 2.9



รูปที่ 2.9 หลักการส่งข้อมูลจากแท็กไปยังเครื่องอ่าน

จากรูปที่ 2.9 ใช้หลักการการสะท้อนกลับของกำลังงานสร้างให้เกิดเป็นสัญญาณของข้อมูล จากสมการที่ 2.8 ทำการออกแบบโดยเลือกให้ค่าอินพุตอิมพีแดนซ์ของแท็กมีค่าเป็น $Z_{load}=Z_{ant}$ และ $Z_{load}=0$ ซึ่งจะได้ว่ากำลังงานที่แท็กได้รับมีค่าเป็นดังสมการที่ 2.9 และ 2.10 ตามลำดับ กรณีที่ $Z_{load}=Z_{ant}$

$$P_{lag_in} = P_{lag} - P_{ref} = P_{lag} \quad (2.9)$$

กรณีที่ $Z_{load}=0$

$$P_{lag_in} = P_{lag} - P_{ref} = 0 \quad (2.10)$$

จากสมการที่ 2.9 และ 2.10 สามารถเขียนให้อยู่ในรูปของกำลังงานที่สะท้อนกลับ ซึ่งมีค่าเป็นดังสมการที่ 2.11 และ 2.12 ตามลำดับ

กรณีที่ $Z_{load}=Z_{ant}$

$$P_{ref} = 0 \quad (2.11)$$

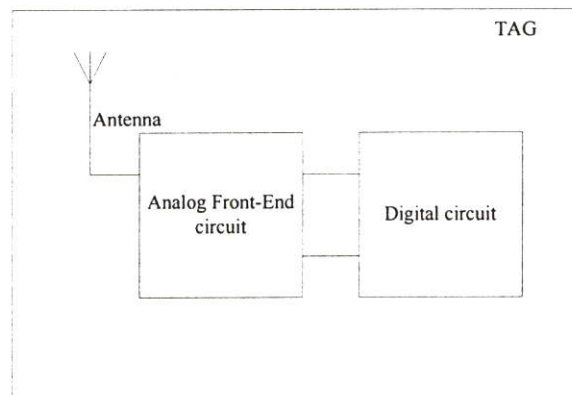
กรณีนี้ที่ $Z_{load}=0$

$$P_{ref} = P_{tag} \quad (2.12)$$

ซึ่งจะเห็นว่าจากหลักการสะท้อนกลับของกำลังงานดังกล่าว สามารถที่จะส่งข้อมูลกลับไปยังเครื่องอ่านได้ถ้าสามารถเปลี่ยนแปลงอินพุตอิมพีแดนซ์ของแท็ก

2.10 โครงสร้างแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ

ในระบบอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟจะมีส่วนประกอบ โดยทั่วไปหลักๆ เหมือนระบบอาร์เอฟไอดีที่ย่านความถี่ต่างๆ แต่มีลักษณะเด่นที่ไม่มีการใช้แหล่งจ่ายไฟภายในตัวแท็ก ความถี่คลื่นพาหะที่ใช้งานมีค่าความถี่ที่สูง ดังนั้นจึงทำให้ความยาวของคลื่นวิทยุที่ใช้มีค่าค่อนข้างน้อยทำให้สามารถใช้สายอากาศที่มีขนาดเล็ก และการรับ-ส่งของข้อมูลที่เร็ว ในระบบอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ แท็กที่ใช้งานจะประกอบด้วย 3 ส่วนหลักๆ ได้แก่ สายอากาศ (Antenna) วงจรแอนะล็อกส่วนหน้า (Analog Front-End) วงจรภาคควบคุมหรือดิจิทัล (Digital Circuit) ดังแสดงในรูปที่ 2.10



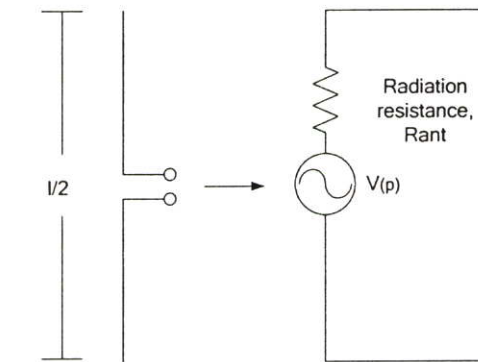
รูปที่ 2.10 ส่วนประกอบของแท็ก

2.9.1 สายอากาศ (Antenna)

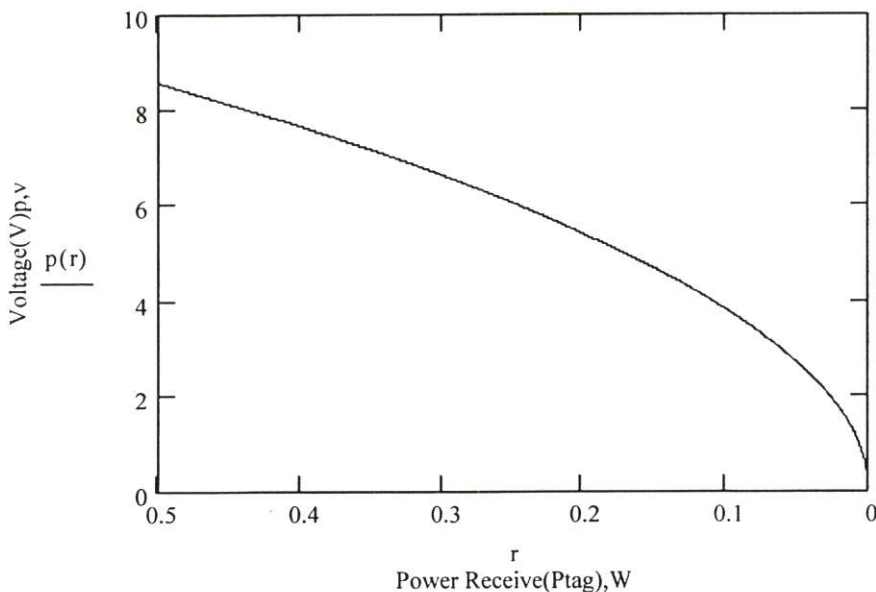
ในการติดต่อสื่อสารด้วยคลื่นวิทยุหรือที่เรียกว่า “คลื่นแม่เหล็กไฟฟ้า” ระหว่างจุดสองจุดให้เป็นไปได้นั้นจำเป็นต้องใช้สายอากาศแพร่กระจายวิทยุออกไปในอากาศ ซึ่งสายอากาศเป็นอุปกรณ์ที่สำคัญอย่างหนึ่งที่เป็นตัวกำหนดคุณภาพและความสามารถในการส่งคลื่นวิทยุ อาจกล่าวได้ว่าในระบบอาร์เอฟไอดีการเลือกใช้สายอากาศที่ถูกต้อง ย่อมเป็นการเพิ่มประสิทธิภาพในการรับ-ส่งคลื่นวิทยุ ดังนั้นการเลือกใช้สายอากาศแบบใดย่อมขึ้นอยู่กับความเหมาะสมของการใช้งานตามความถี่คลื่นพาหะและขนาดพื้นที่ของสายอากาศที่ต้องการใช้ สายอากาศทำหน้าที่เปลี่ยน

กำลังงานจากเครื่องอ่านที่อยู่ในรูปของกระแสและแรงดันให้เป็นคลื่นแม่เหล็กไฟฟ้า เพื่อกระจายออกไปในอากาศ และในทำนองเดียวกันสายอากาศก็จะเป็นตัวเปลี่ยนคลื่นแม่เหล็กไฟฟ้าที่รับเข้ามาจากสายอากาศให้กลับมาเป็นกระแสและแรงดันตามเดิม เพื่อใช้เป็นสัญญาณให้กับวงจร โดยทั่วไปในระบบอาร์เอฟไอดีย่านความถี่สูงยิ่งนิยมเลือกใช้สายอากาศที่เรียกว่า “สายอากาศไดโพลครึ่งคลื่น” ดังแสดงในรูปที่ 2.11 โดยมีคุณสมบัติต่างๆ ที่สำคัญดังนี้ คือ อัตราขยายของสายอากาศ $g=1.64$ และค่าความต้านทานแผ่คลื่น Radiation resistance, $R_{ant} = 73\Omega$ ซึ่งแรงดันที่สายอากาศสามารถเหนี่ยวนำได้ที่กำลังงานอินพุตต่างๆ มีค่าเป็นดังสมการที่ 2.13 จากรูปที่ 2.12 แสดงกราฟความสัมพันธ์ระหว่างกำลังงานที่แท่งได้รับที่ระยะทางต่างๆ ในกราฟรูปที่ 2.7 กับแรงดันที่สายอากาศสามารถเหนี่ยวนำได้จากสมการที่ 2.13 [4,5]

$$V_p = \sqrt{2P_{tag} R_{ant}} \quad (2.13)$$

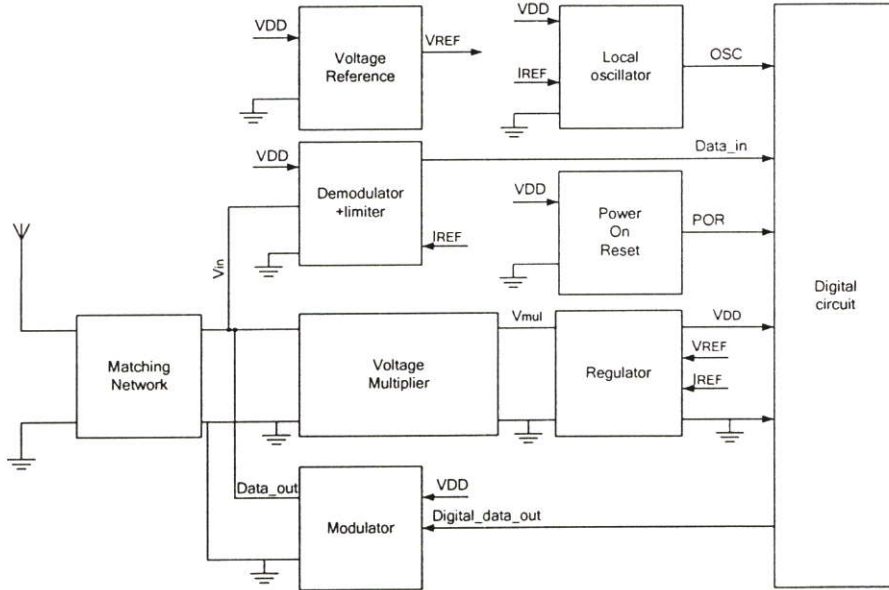


รูปที่ 2.11 แบบจำลองสายอากาศไดโพลครึ่งคลื่น



รูปที่ 2.12 ความสัมพันธ์ระหว่างแรงดันกับกำลังงานที่แท่งได้รับ

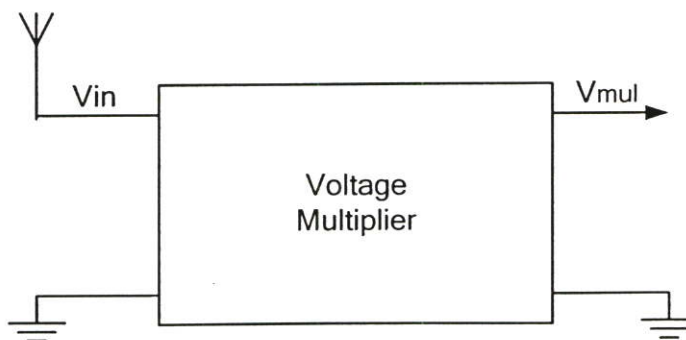
2.9.2 วงจรแอนะล็อกส่วนหน้า (Analog Front-End)



รูปที่ 2.13 โครงสร้างวงจรแอนะล็อกส่วนหน้าของแท็กรับเอ็ฟไอดีย่านความถี่สูงยิ่งยงชนิดพาสซีฟ

ในระบบอาร์เอ็ฟไอดีย่านความถี่สูงยิ่งยงชนิดพาสซีฟ วงจรแอนะล็อกส่วนหน้าที่ได้ออกแบบจะประกอบไปด้วยวงจรย่อยๆ 7 วงจรซึ่งประกอบด้วย วงจรคูณแรงดัน (Voltage Multiplier) วงจรรักษาระดับแรงดัน (Voltage Regulator), วงจรแรงดันอ้างอิง (Voltage Reference), วงจรออสซิลเลเตอร์ (Oscillator), วงจรรีเซ็ต (Power on Reset), วงจรดีมอดูเลเตอร์ (Demodulator) และ วงจรมอดูเลเตอร์ (Modulator) ซึ่งแต่ละวงจรจะมีหน้าที่การทำงานที่แตกต่างๆ กันไป ซึ่งสามารถแสดงส่วนประกอบต่างๆ ในวงจรแอนะล็อกส่วนหน้าอาร์เอ็ฟไอดีย่านความถี่สูงยิ่งยงชนิดพาสซีฟ ได้ในรูปที่ 2.13

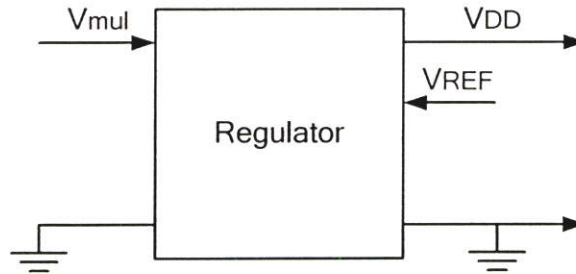
2.9.2.1 หน้าที่ของวงจรคูณแรงดัน



รูปที่ 2.14 วงจรคูณแรงดัน

วงจรอุณหภูมิแรงดันมีหน้าที่ ในการเปลี่ยนแรงดันกระแสสลับที่เหนี่ยวนำได้จากสายอากาศมาสร้างเป็นแรงดันกระแสตรงเพื่อให้เป็นแหล่งจ่ายแรงดันให้กับวงจรส่วนต่างๆ ในแท็ก

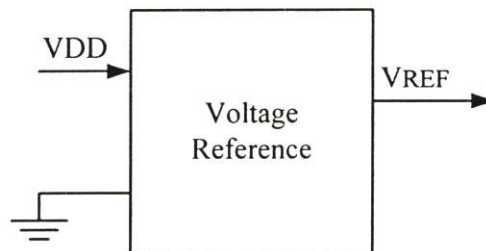
2.9.2.2 หน้าที่ของวงจรรักษาระดับแรงดัน



รูปที่ 2.15 วงจรรักษาระดับแรงดัน

วงจรรักษาระดับแรงดันทำหน้าที่ ในการสร้างแรงดันที่คงที่เพื่อที่จะนำไปใช้ในแท็กโดยการควบคุมให้ค่าแรงดันที่เกิดขึ้นมีค่าอยู่ในช่วงที่ต้องการใช้งาน เนื่องจากในระบบอาร์เอฟไอดีแรงดันที่สายอากาศเหนี่ยวนำได้จะมีค่าขึ้นอยู่กับระยะทางระหว่างแท็กกับเครื่องอ่าน

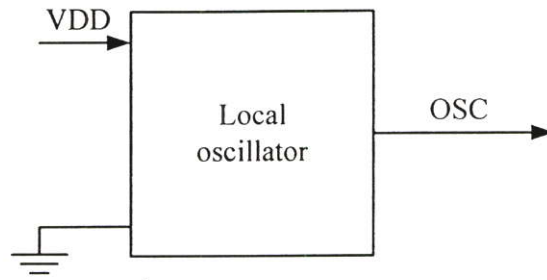
2.9.2.3 หน้าที่ของวงจรแรงดันอ้างอิง



รูปที่ 2.16 วงจรแรงดันอ้างอิง

วงจรแรงดันอ้างอิงทำหน้าที่ สร้างแรงดันคงที่ให้กับวงจรรักษาระดับแรงดันเพื่อเป็นแรงดันอ้างอิงทำให้วงจรรักษาระดับแรงดันสามารถสร้างแหล่งจ่ายแรงดันที่คงที่ได้ ซึ่งแรงดันที่เกิดขึ้นจำเป็นต้องมีคุณสมบัติไม่ขึ้นกับสภาพแวดล้อมในระบบ ได้แก่ การเปลี่ยนแปลงของแหล่งจ่ายแรงดัน การเปลี่ยนแปลงของอุณหภูมิเพื่อทำให้เกิดค่าแรงดันที่มีเสถียรภาพ

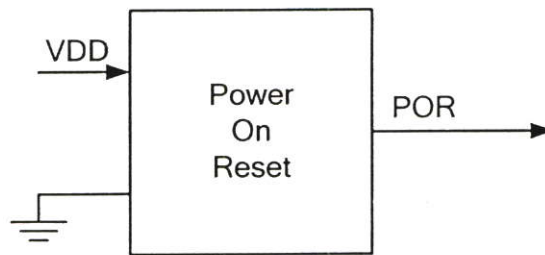
2.9.2.4 หน้าทีของวงจรรอสซิลเลเตอร์



รูปที่ 2.16 วงจรรอสซิลเลเตอร์

ในระบบอาร์เอฟไอดีย่านความถี่สูงยิ่งในส่วนของแท็กวงจรดิจิทัล จำเป็นต้องใช้สัญญาณนาฬิกาในการควบคุมการทำงานของข้อมูลที่ได้รับเข้ามาและข้อมูลที่ส่งออกไป โดยสัญญาณนาฬิกาที่ใช้งานในแท็กนั้นจะถูกกำหนดความถี่ด้วยมาตรฐานในการรับ-ส่งข้อมูล

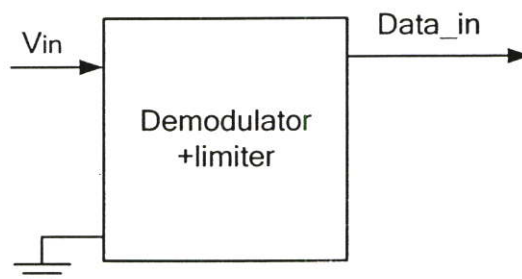
2.9.2.5 หน้าทีของวงจรรีเซต



รูปที่ 2.18 วงจรรีเซต

วงจรรีเซตทำหน้าที่ ในการกำเนิดสัญญาณเพื่อทำการรีเซตค่าต่างๆ ภายในวงจรดิจิทัล โดยวงจรจะสร้างสัญญาณรีเซต เมื่อค่าแหล่งจ่ายแรงดันมีค่าเพียงพอที่จะทำให้วงจรสามารถทำงานได้อย่างถูกต้อง

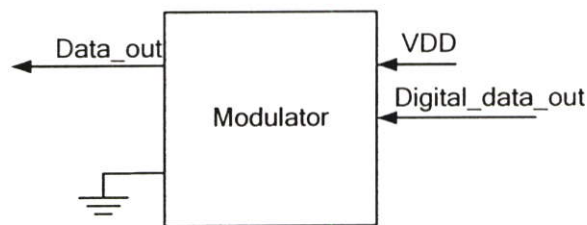
2.9.2.6 หน้าทีของวงจรมอดูเลเตอร์



รูปที่ 2.19 วงจรมอดูเลเตอร์

ในระบบอาร์เอฟไอดีย่านความถี่สูงยิ่งข้อมูลที่ส่งมา จะถูกทำการมอดูเลตกับสัญญาณคลื่นพาหะที่มีค่าความถี่สูงกว่าค่าความถี่ของข้อมูล ซึ่งในวงจรแอนะลอกส่วนหน้าอาร์เอฟไอดีย่านความถี่สูงยิ่งจะมีวงจรที่ทำหน้าที่แยกสัญญาณของข้อมูลออกจากสัญญาณของคลื่นพาหะ ซึ่งในวงจรแอนะลอกส่วนหน้า อาจมีการใช้วงจรมอดูเลเตอร์ที่แตกต่างกันขึ้นอยู่กับสัญญาณของข้อมูลที่เข้ามาว่าทำการมอดูเลตในรูปแบบใด เช่น การมอดูเลตทางแอมพลิจูด การมอดูเลตทางเฟส เป็นต้น

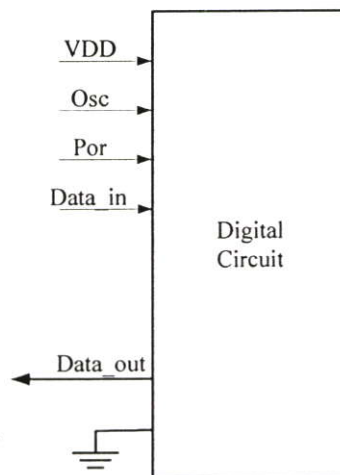
2.9.2.7 หน้าทีของวงจรมอดูเลเตอร์



รูปที่ 2.20 วงจรมอดูเลเตอร์

วงจรมอดูเลเตอร์ทำหน้าที่ ในการส่งข้อมูลจากแท็กกลับไปยังเครื่องอ่าน ซึ่งในระบบอาร์เอฟไอดีย่านความถี่สูงยิ่งสามารถทำการส่งโดยใช้รูปแบบการต่างๆ เช่น การมอดูเลตทางแอมพลิจูด การมอดูเลตทางเฟส การมอดูเลตทางความถี่ แต่ที่นิยมเป็นอย่างมาก คือมอดูเลตทางแอมพลิจูด หรืออาจเรียกว่าการสะท้อนกลับ “Back Scatter”

2.9.3 วงจรควบคุมหรือดิจิทัล (Digital Circuit)



รูปที่ 2.21 วงจรควบคุมหรือดิจิทัล

วงจรถวนคุมหรือคิจิตอล ทำหน้าที่ในการถอดรหัสของข้อมูลที่ถูกส่งมาจากเครื่องอ่าน ทำ
การอ่าน-เขียนข้อมูลในหน่วยความจำ และทำการตอบสนองต่อคำสั่งต่างๆที่ถูกส่งมาจากเครื่องอ่าน

บทที่ 3

การออกแบบแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ

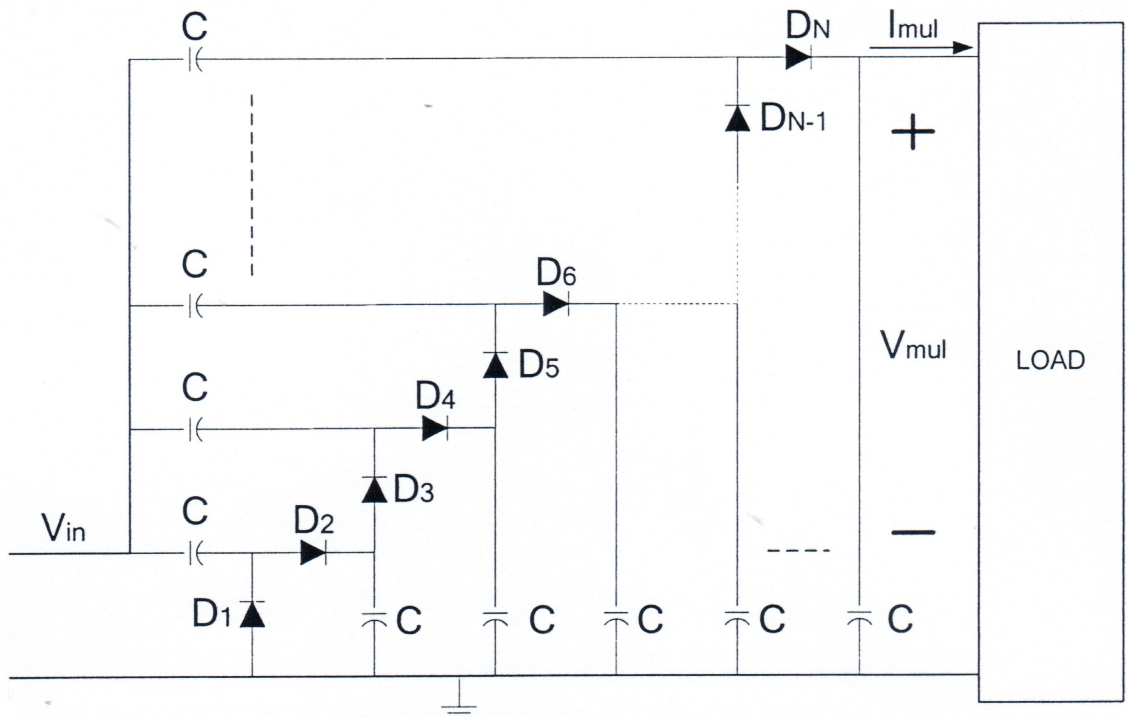
3.1 บทนำ

ในระบบอาร์เอฟไอดีย่านความถี่สูงยิ่ง โครงสร้างภายในของแท็กจะประกอบด้วย 2 ส่วนหลักๆ ได้แก่ ส่วนที่เป็นแอนะล็อกและดิจิทัล ซึ่งในบทนี้จะเป็นการนำเสนอหลักการการออกแบบวงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ จากหลักการส่งกำลังงานในหัวข้อที่ 2.7 สามารถแสดงให้เห็นว่ากำลังงานที่ส่งจากเครื่องอ่านมายังแท็กจะลดลงเมื่อระยะทางระหว่างเครื่องอ่านและแท็กไกลขึ้น ดังนั้นในการออกแบบถ้าสามารถออกแบบให้วงจรส่วนต่างๆ ในแท็กมีการใช้กำลังงานต่ำก็จะทำให้แท็กมีการใช้กำลังงานต่ำ ซึ่งจะทำให้เครื่องอ่านและแท็กสามารถทำงานได้ในระยะทางที่ไกลขึ้น ซึ่งภายในบทนี้จะมีการนำเสนอวงจรแรงดันอ้างอิงที่มีการใช้กำลังงานต่ำที่เป็นวงจรใหม่ที่ถูกนำเสนอขึ้นมา และนำเสนอการออกแบบวงจรส่วนประกอบต่างๆ ของวงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ โดยประกอบด้วยวงจรส่วนต่างๆ ดังต่อไปนี้ วงจรคูณแรงดัน, วงจรรักษาระดับแรงดัน, วงจรแรงดันอ้างอิง, วงจรออสซิลเลเตอร์, วงจรรีเซต, วงจรดีมอดูเลเตอร์ และวงจรมอดูเลเตอร์

3.2 วงจรคูณแรงดัน (Voltage Multiplier)

วงจรคูณแรงดัน เป็นวงจรที่มีส่วนสำคัญมากในการออกแบบวงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งของแท็กชนิดพาสซีฟ เนื่องจากเป็นวงจรที่ทำหน้าที่ในการสร้างแหล่งจ่ายไฟตรงให้กับวงจรในส่วนต่างๆ ของแท็ก โดยทั่วไปแล้วกำลังงานที่ใช้ในแท็กจะมีการสูญเสียเป็นอย่างมากในวงจรคูณแรงดัน โครงสร้างของวงจรคูณแรงดันจะนิยมใช้โครงสร้างแบบดิกสัน (Dickson) [6-9] ซึ่งสามารถแสดงได้ดังในรูปที่ 3.1 วงจรคูณแรงดันจะประกอบด้วยไดโอดกับตัวเก็บประจุต่อในลักษณะขนานกัน ในการออกแบบวงจรคูณแรงดันให้มีการสูญเสียกำลังงานต่ำจำเป็นต้องพิจารณาถึงส่วนประกอบต่างๆ ที่ใช้ในวงจร โดยในหัวข้อที่ 3.2.1 จะทำการวิเคราะห์หาความสัมพันธ์ระหว่างไดโอดกับแรงดันเอาต์พุตที่เกิดขึ้น และกราฟแสดงผลการจำลองการทำงานของวงจรคูณแรงดันที่ใช้จำนวนไดโอดแตกต่างกันกับแรงดันที่เกิดขึ้นที่โหลดต่างๆ ซึ่งกำหนดให้โหลดแทนกระแสที่สามารถใช้ในวงจรส่วนที่เหลือของแท็ก เพื่อให้เกิดกระแสที่เพียงพอ และในหัวข้อที่ 3.2.2 จะเป็นการวิเคราะห์หาขนาดของไดโอดและค่าตัวเก็บประจุที่ใช้ในวงจรคูณแรงดัน โดยพิจารณาถึงผลการเปลี่ยนแปลงขนาดของไดโอดกับประสิทธิภาพกำลังงาน

วงจรคูณแรงดัน และผลการเปลี่ยนแปลงค่าตัวเก็บประจุกับประสิทธิภาพกำลังงานวงจรคูณแรงดัน โดยการจำลองผลการทำงานของวงจรคูณแรงดันที่เงื่อนไขต่างๆ



รูปที่ 3.1 โครงสร้างของวงจรคูณแรงดัน

3.2.1 การวิเคราะห์หาความสัมพันธ์ระหว่างไดโอดกับแรงดันเอาต์พุต

ในการออกแบบวงจรคูณแรงดันจำเป็นต้องมีความเข้าใจในหลักการทำงานของวงจรคูณแรงดัน ว่าวงจรคูณแรงดันนั้นมีการทำงานอย่างไร ซึ่งในหัวข้อนี้จะทำการอธิบายหลักการทำงานของวงจรคูณแรงดันและทำการหาสมการความสัมพันธ์ระหว่างจำนวนไดโอดที่ใช้ในวงจรคูณแรงดันกับแรงดันเอาต์พุตที่เกิดขึ้น จากรูปที่ 3.2 แสดงให้เห็นโครงสร้างของวงจรคูณแรงดันที่นำรูปวงจรคูณแรงดันที่ 3.1 มาเขียนใหม่ ในการวิเคราะห์หาแรงดันเอาต์พุตวงจรคูณแรงดันจะเริ่มจากการป้อนแรงดันอินพุตกระแสสลับที่มีขนาดและความถี่คงที่เข้าไปเป็นอินพุต V_{in} ในรูปที่ 3.2 จากรูปที่ 3.3 จะเห็นว่าเมื่อแรงดันอินพุตที่ป้อนเข้ามาในวงจรมีสถานะเป็นบวก $(+)V_{in}$ จะทำให้แรงดันที่ขั้วแอโนด (Anode) ของไดโอด D_1 มีค่าแรงดันมากกว่าขั้วแคโทด (Cathode) ของไดโอด D_1 ซึ่งจะทำให้ไดโอด D_1 อยู่ในสภาวะไบแอสไปหน้า (Forward bias) ทำหน้าที่คล้ายเป็นสวิตช์เปิด และไดโอด D_2 ทำหน้าที่คล้ายเป็นสวิตช์ปิด เนื่องจากอยู่ในสภาวะไบแอสย้อนกลับ (Reverse bias) คือแรงดันที่ขั้วแคโทดมีค่ามากกว่าแรงดันที่ขั้วแอโนดของไดโอด D_2 ในกรณีของไดโอดตัวอื่นๆ จะทำหน้าที่คล้ายเป็นสวิตช์เปิดหรือปิดนั้นขึ้นอยู่กับสถานะของไดโอดว่าเป็นไบแอสไปหน้าหรือย้อนกลับ ซึ่งสามารถแสดงสถานะของไดโอดในวงจรคูณแรงดันเมื่อแรงดันอินพุตเป็นบวก ได้ดังในรูปที่ 3.3

จากรูปที่ 3.3 สามารถวิเคราะห์หาแรงดันที่ตกคร่อมตัวเก็บประจุ C1 ได้โดยใช้กฎของเคอร์ชอฟฟ์ (Kirchhoff's Laws) ซึ่งจะได้แรงดันที่ตกคร่อมตัวเก็บประจุ C1 มีค่าเป็นดังสมการที่ 3.1

$$V_{C1} = V_m - V_D \quad (3.1)$$

เมื่อ V_{in} เป็นแรงดันอินพุตที่ป้อนเข้าไปและ V_D เป็นแรงดันขีดเริ่มของไดโอด (Threshold Voltage) หลังจากนั้นทำการป้อนแรงดันอินพุตที่มีสถานะเป็นลบ ($-V_{in}$) จะทำให้แรงดันที่ขาเอาโนดของไดโอด D1 มีค่าแรงดันน้อยกว่าขาของแคโทดของไดโอด D1 ซึ่งจะทำให้ไดโอด D1 อยู่ในสภาวะไบแอสย้อนกลับ ทำหน้าที่คล้ายเป็นสวิตช์ปิดและไดโอด D2 จะอยู่ในสภาวะไบแอสไปหน้า ทำหน้าที่คล้ายเป็นสวิตช์เปิด ซึ่งสามารถแสดงได้ดังในรูปที่ 3.4 จากรูปที่ 3.4 จะเห็นว่าแรงดันที่ตกคร่อมตัวเก็บประจุ C1 จะถูกส่งผ่านไดโอด D2 ไปยังตัวเก็บประจุ C2 ทำให้เกิดแรงดันที่ตกคร่อม C2 ขึ้น โดยแรงดันที่ตกคร่อม C2 จะมีค่าเป็นดังสมการที่ 3.2

$$V_{C2} = V_m + (V_{C1} - V_D) \quad (3.2)$$

ซึ่งจะเห็นว่าจากสมการที่ 3.2 สามารถแทนค่าแรงดันที่ตกคร่อมตัวเก็บประจุ C1 ได้โดยใช้สมการที่ 3.1 แทนค่าลงไปในสมการที่ 3.2 ดังนั้นจะสามารถเขียนสมการที่ 3.2 ได้ใหม่เป็นดังสมการที่ 3.3

$$V_{C2} = 2(V_m - V_D) \quad (3.3)$$

หลังจากนั้นก็ทำการป้อนอินพุตแรงดันเป็นบวกอีกครั้ง ($+V_{in}$) จะทำให้ไดโอด D2 กลับมามีสภาวะเป็นไบแอสย้อนกลับ ทำหน้าที่คล้ายเป็นสวิตช์เปิด ส่วนไดโอด D3 จะมีสภาวะเป็นไบแอสไปหน้า ทำหน้าที่คล้ายเป็นสวิตช์ปิด ดังรูปที่ 3.3 อีกครั้ง ซึ่งในตอนนี้ก็จะสามารถหาแรงดันที่ตกคร่อมตัวเก็บประจุ C2 ถูกส่งผ่านไดโอด D3 ไปยังตัวเก็บประจุ C3 ซึ่งมีค่าแรงดันเป็นดังสมการที่ 3.4

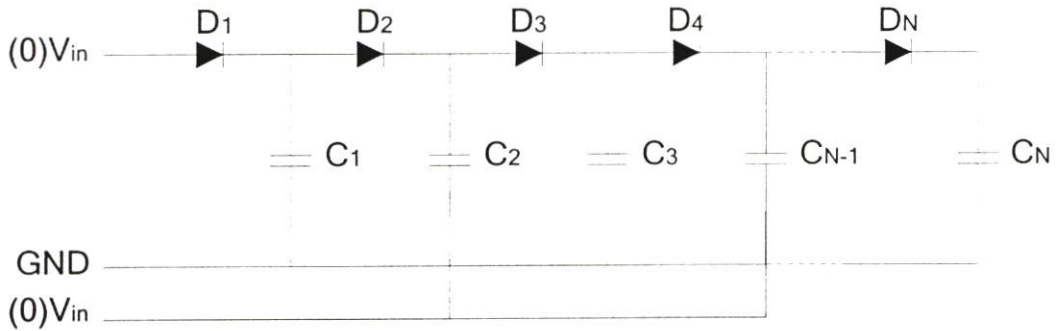
$$V_{C3} = V_m + (V_{C2} - V_D) \quad (3.4)$$

ซึ่งจะเห็นว่าในสมการที่ 3.4 ค่าแรงดัน V_{C2} สามารถแทนค่าด้วยสมการที่ 3.3 และสามารถเขียนสมการได้ใหม่เป็นดังสมการที่ 3.5

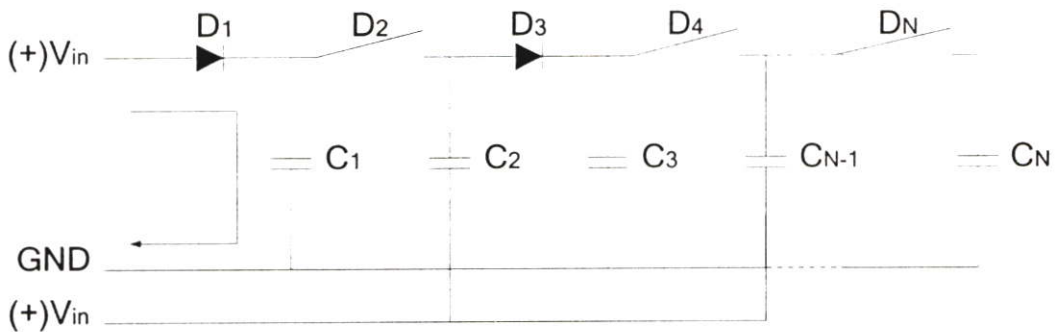
$$V_{C3} = 3(V_m - V_D) \quad (3.5)$$

ซึ่งจากสมการที่ 3.3 และ 3.5 แสดงให้เห็นว่าสมการแรงดันเอาต์พุตที่ดักคร่อมตัวเก็บประจุมีค่าเป็นจำนวนของไดโอดที่ใช้ในวงจรคูณแรงดัน คูณผลต่างแรงดันอินพุตกับค่าแรงดันซีดเริ่มของไดโอด ดังนั้นถ้าวงจรคูณแรงดันใช้ไดโอดจำนวน N ตัวจะสามารถหาแรงดันเอาต์พุตที่เกิดขึ้นบนตัวเก็บประจุมีค่าเป็นดังสมการที่ 3.6

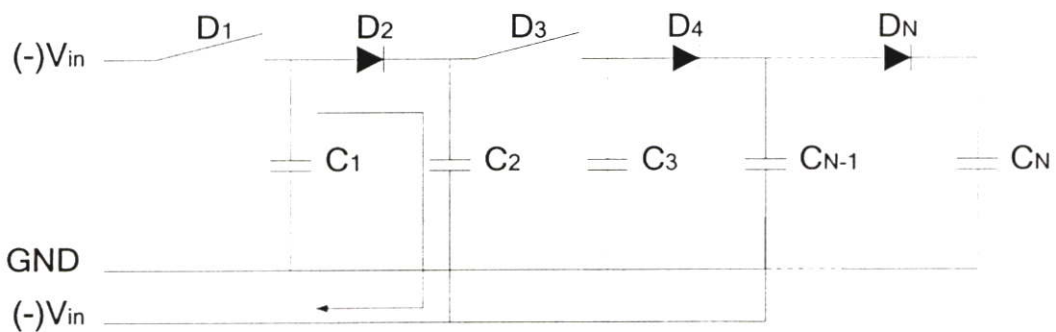
$$V_{CN} = N(V_m - V_D) \quad (3.6)$$



รูปที่ 3.2 วงจรคูณแรงดันที่เขียนใหม่จากรูปที่ 3.1



รูปที่ 3.3 วงจรคูณแรงดันที่มีการป้อนอินพุตเป็นบวก



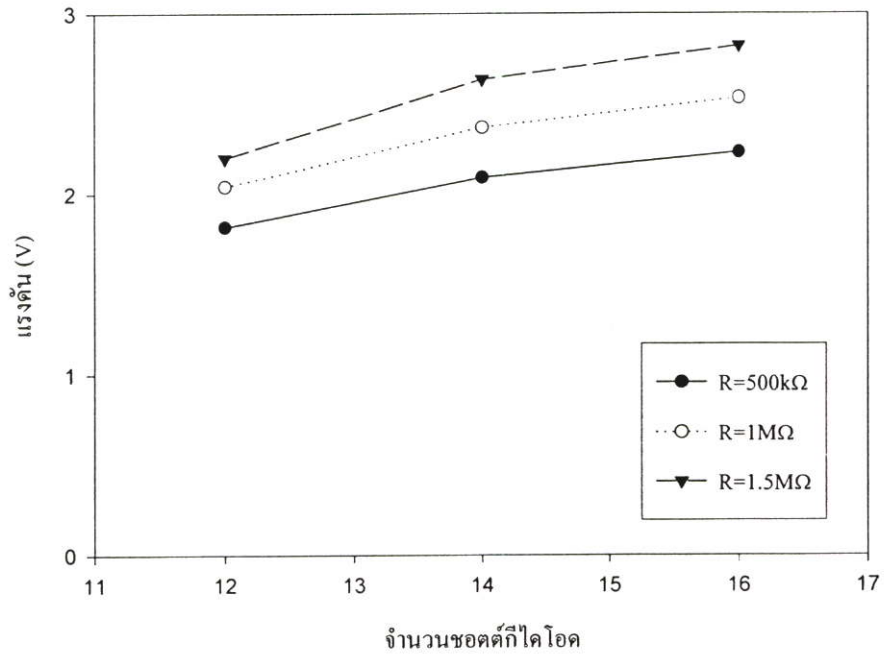
รูปที่ 3.4 วงจรคูณแรงดันที่มีการป้อนอินพุตเป็นลบ

แต่อย่างไรก็ตามในทางปฏิบัติจริงค่าแรงดันเอาต์พุตที่ได้จะมีน้อยกว่าสมการที่ 3.6 เนื่องจากค่าตัวแปรอื่น เช่น ขนาดของไดโอดที่ใช้ ค่าตัวเก็บประจุที่ใช้ และสุดท้ายคือโหลด หรือกระแสที่จะนำไปใช้ในวงจรส่วนที่เหลือ โดยสามารถเขียนสมการที่ 3.6 ให้เกิดขึ้นใหม่ได้โดยการประมาณค่าปัจจัยต่างๆในวงจรคูณแรงดันที่เหลือเป็นค่าแรงดันสูญเสียในวงจรคูณแรงดัน V_{lose} ซึ่งค่านี้สามารถหาได้จากการจำลองผลการทำงานของวงจรคูณแรงดันโดยค่า V_{lose} จะมีค่าค่อนข้างคงที่ในสถานะที่ขนาดไดโอด ค่าตัวเก็บประจุ และโหลดมีค่าที่คงที่ ดังนั้นจึงสามารถเขียนสมการแรงดันเอาต์พุตของวงจรคูณแรงดันได้ใหม่เป็นดังสมการที่ 3.7

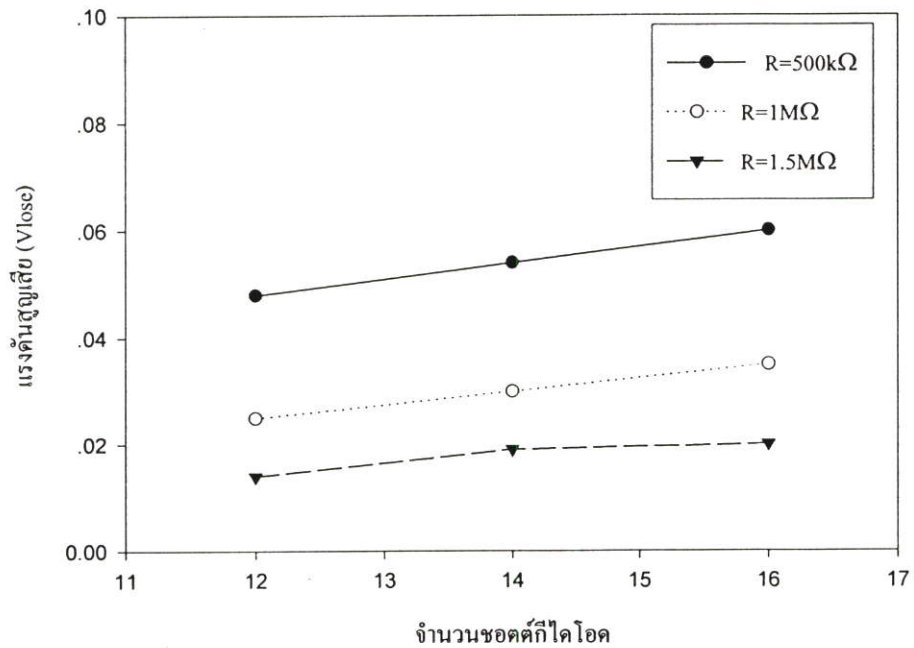
$$V_{CN} = N(V_m - V_D - V_{lose}) \quad (3.7)$$

จากสมการที่ 3.7 จะทำให้สามารถหาค่าแรงดันเอาต์พุตที่เกิดขึ้นได้ถูกต้องมากขึ้น จากวงจรรูปที่ 3.1 ได้นำมาจำลองผลการทำงานด้วยโปรแกรม Cadence Specter โดยใช้ชอตต์กีไดโอด (Schottky Diode) ในการสร้างวงจรคูณแรงดัน เนื่องจากชอตต์กีไดโอดให้ค่าแรงดันขีดเริ่มต่ำทำให้วงจรคูณแรงดันมีค่าแรงดันเอาต์พุตที่สูง โดยพิจารณาได้จากสมการที่ 3.7 และทำการป้อนสัญญาณอินพุตต่ำสุดที่วงจรจะสามารถทำงานได้ คือ อินพุตไซน์ที่มีขนาด 0.5Vp ที่ความถี่ 900MHz เข้าไปในวงจรคูณแรงดันในรูปที่ 3.1 หลังจากทำการจำลองผลการทำงานของวงจรคูณแรงดันที่ใช้จำนวนไดโอดที่แตกต่างกัน และนำค่าที่ได้มาเขียนกราฟแสดงความสัมพันธ์ระหว่างแรงดันกับจำนวนไดโอดที่ใช้ในแต่ละวงจร ซึ่งสามารถแสดงได้ดังในรูปที่ 3.5 โดยค่าโหลดที่เลือกใช้ในวงจรคูณแรงดันจะเป็นตัวกำหนดกระแสที่วงจรแท็กจะสามารถนำไปใช้ได้โดยแรงดันมีค่าไม่ลดลงจากค่าที่ต้องการ ในวิทยานิพนธ์ฉบับนี้ในกราฟรูปที่ 3.5 ได้เลือกออกแบบวงจรคูณแรงดันที่มีจำนวนไดโอด 14 ตัว แรงดันเอาต์พุตมีค่าเป็น 2.3 V และมีค่าโหลด $1M\Omega$ ดังนั้นกระแสที่ใช้ในวงจรแท็กควรมีค่าไม่เกิน $2.3 \mu A$ รูปที่ 3.6 แสดงค่าแรงดันสูญเสีย V_{lose} ที่เกิดขึ้นในวงจรคูณแรงดัน โดยคำนวณหาค่าแรงดันสูญเสียเมื่อนำค่าแรงดันเอาต์พุตและจำนวนไดโอดที่ใช้ในวงจรคูณแรงดัน ที่ได้จากรูปที่ 3.5 แทนค่าลงในสมการที่ 3.7 ซึ่งแสดงให้เห็นค่าแรงดันสูญเสียที่เกิดขึ้นจะมีค่าเพิ่มขึ้นเมื่อโหลดที่นำมาต่อในวงจรคูณแรงดันมีค่าลดลง รูปที่ 3.7 แสดงกำลังงานอินพุตที่ใช้ในวงจรคูณแรงดันที่มีการใช้จำนวนไดโอดที่แตกต่างกัน ซึ่งแสดงให้เห็นว่ากำลังงานอินพุตที่เกิดขึ้นมีค่าเพิ่มขึ้นเมื่อมีการใช้จำนวนไดโอดในวงจรคูณแรงดันมากขึ้น และมีค่าค่อนข้างคงที่ไม่ขึ้นกับการเปลี่ยนแปลงโหลด และรูปที่ 3.8 เป็นการแสดงความสัมพันธ์ระหว่างประสิทธิภาพกำลังงานวงจรคูณแรงดัน เมื่อใช้จำนวนไดโอดในวงจรคูณแรงดันที่มีค่าแตกต่างกัน ซึ่งจะเห็นว่าประสิทธิภาพที่เกิดขึ้นจะมีค่าลดลง เมื่อวงจรคูณแรงดันมีการใช้จำนวนไดโอดในวงจรคูณแรงดันมากขึ้นและเมื่อโหลดมีค่าที่ต่ำลง โดยสมการที่ใช้ในการหาประสิทธิภาพของกำลังมีค่าเป็นดังสมการที่ 3.8

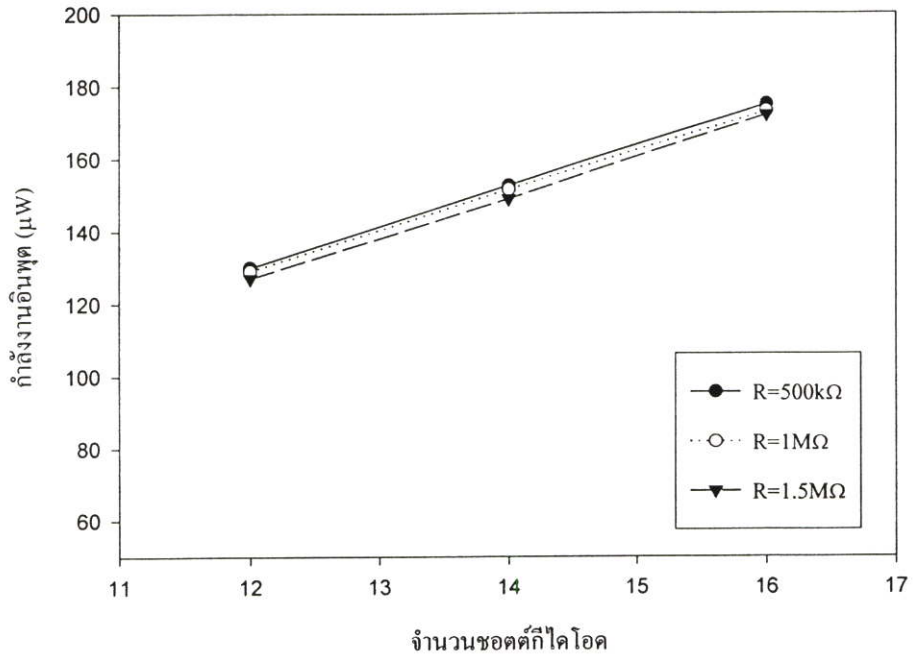
$$\eta = \frac{P_{out}}{P_{in}} \times 100 \quad (3.8)$$



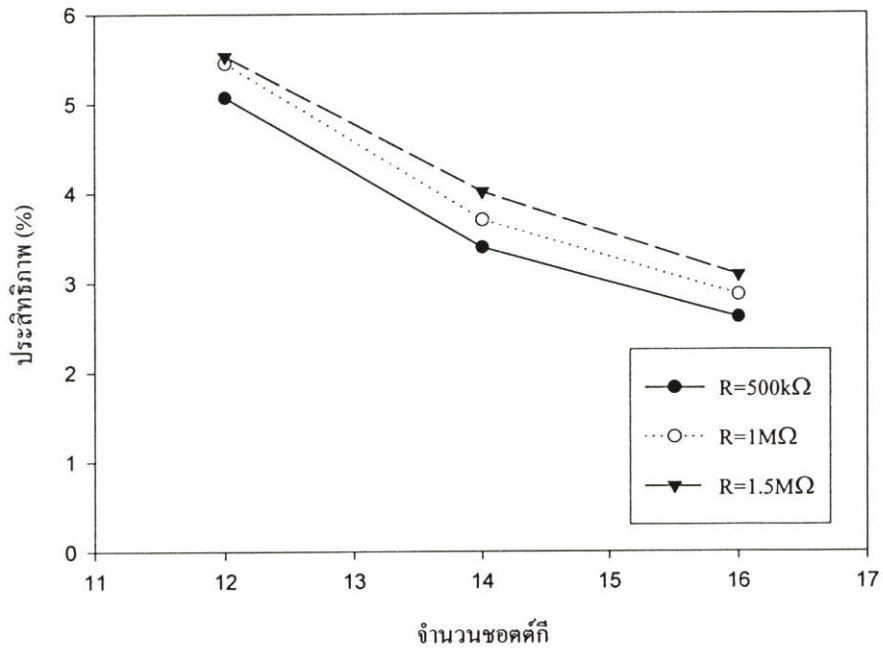
รูปที่ 3.5 ความสัมพันธ์ระหว่างแรงดันเอาต์พุตกับจำนวนไดโอด



รูปที่ 3.6 ความสัมพันธ์ระหว่างแรงดันสูญเสียกับจำนวนไดโอด



รูปที่ 3.7 ความสัมพันธ์ระหว่างกำลังงานอินพุตกับจำนวนไดโอด

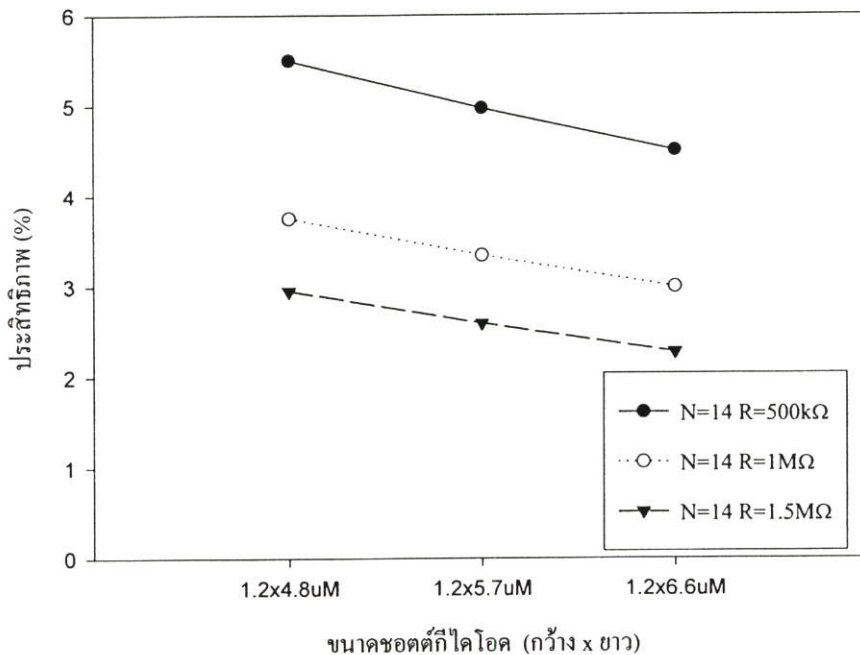


รูปที่ 3.8 ความสัมพันธ์ระหว่างประสิทธิภาพกำลังงานกับจำนวนไดโอด

3.2.2 การวิเคราะห์หาขนาดของไดโอดและตัวเก็บประจุ

3.2.2.1 การเลือกขนาดของไดโอด

ในการออกแบบจะเลือกไดโอดที่มีค่าแรงดันขีดเริ่มที่ต่ำ โดยเลือกชอตต์กีไดโอดซึ่งมีค่าแรงดันขีดเริ่มอยู่ในช่วง 0.22V - 0.5V ขนาดของไดโอดที่ใช้เลือกพิจารณาได้จากกราฟแสดงผลการจำลองการทำงานของวงจรคูณแรงดันที่ป้อนสัญญาณอินพุตไซน์ต์ 0.5Vp ที่ความถี่ 900MHz เป็นอินพุต V_{in} ที่วงจรคูณแรงดันในรูปแบบที่ 3.1 โดยทำการเปลี่ยนค่าขนาดของไดโอดในวงจรคูณแรงดันที่มีการใช้จำนวนไดโอดที่คงที่คือ 14 ตัว และทำการเปลี่ยนแปลงค่าโหลดที่ใช้ในวงจรคูณแรงดันดังแสดงได้ในกราฟรูปที่ 3.9 ซึ่งจะเห็นว่าประสิทธิภาพกำลังงานในวงจรคูณแรงดันจะมีค่าสูงขึ้นเมื่อขนาดของไดโอดที่ใช้มีค่าน้อยและโหลดที่ใช้ในวงจรมีค่าน้อย ดังนั้นในการออกแบบจึงเลือกใช้ไดโอดที่ขนาดค่อนข้างเล็กเพื่อให้วงจรคูณแรงดันมีประสิทธิภาพสูงขึ้น โดยขนาดชอตต์กีไดโอดที่ใช้มีค่าเป็น $1.2\mu\text{m} \times 4.8\mu\text{m}$

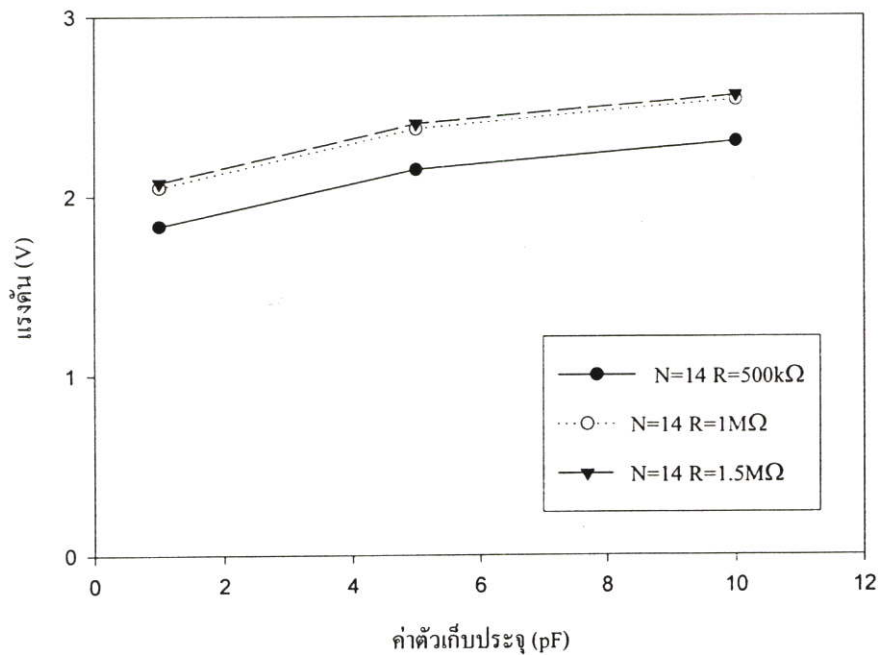


รูปที่ 3.9 ขนาดของชอตต์กีไดโอดกับประสิทธิภาพกำลังงาน

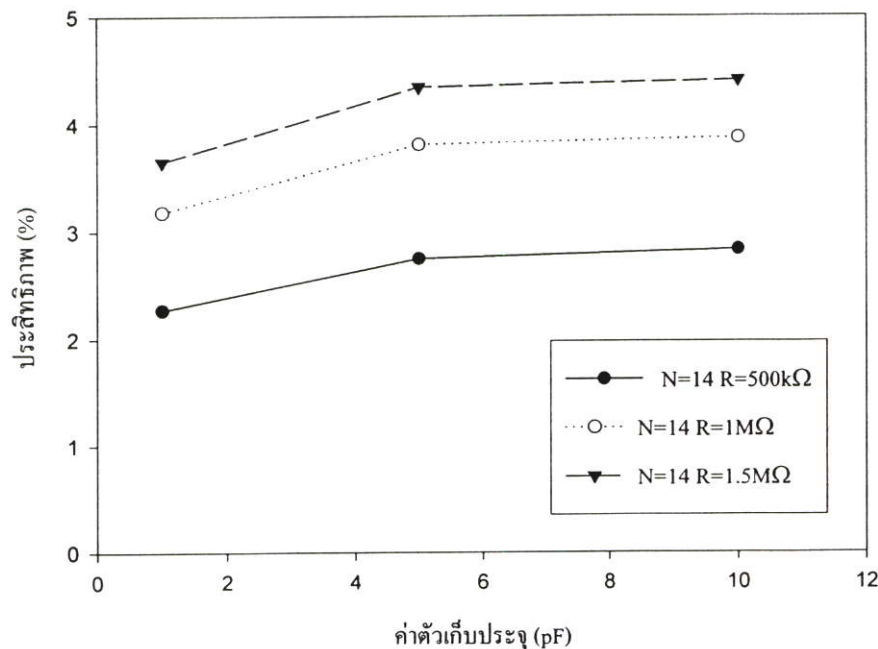
3.2.2.2 การเลือกค่าตัวเก็บประจุ

ในการเลือกค่าตัวเก็บประจุที่ใช้ในวงจรคูณแรงดัน จะสามารถพิจารณาได้จากกราฟแสดงผลการจำลองการทำงานของวงจรคูณแรงดันที่ป้อนสัญญาณอินพุตไซน์ต์ 0.5Vp ที่ความถี่ 900MHz เป็นอินพุต V_{in} ที่วงจรคูณแรงดันในรูปแบบที่ 3.1 ที่มีการใช้จำนวนไดโอดในวงจรคงที่คือ 14 ตัวและทำการเปลี่ยนแปลงค่าตัวเก็บประจุในวงจรคูณแรงดัน จากรูปที่ 3.10 แสดงให้เห็นว่าแรงดันเอาต์

พุดที่เกิดขึ้นจะมีค่าเพิ่มขึ้นตามค่าตัวเก็บประจุที่ใช้ในวงจรคูณแรงดัน แต่ก็มีค่าเพิ่มขึ้นไม่มากนัก เช่นเดียวกับ กราฟรูปที่ 3.11 แสดงความสัมพันธ์ระหว่างประสิทธิภาพกำลังงานและค่าตัวเก็บประจุ

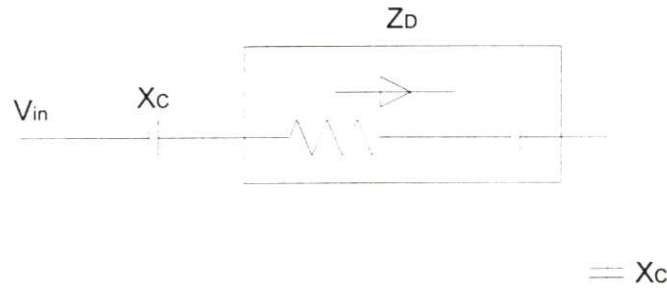


รูปที่ 3.10 ค่าตัวเก็บประจุกับแรงดันเอาต์พุด



รูปที่ 3.11 ค่าตัวเก็บประจุกับประสิทธิภาพกำลังงาน

ดังนั้นในการออกแบบเลือกค่าตัวเก็บประจุให้กับวงจรถูกแรงดัน จะพิจารณาเลือกค่าตัวเก็บประจุที่มีค่าเพียงพอต่อการทำให้วงจรถูกแรงดันสามารถทำงานได้ เพราะว่าการเพิ่มค่าตัวเก็บประจุมีผลต่อแรงดันเอาต์พุตและประสิทธิภาพของกำลังงานน้อยมาก เมื่อเทียบกับพื้นที่ที่ต้องใช้ในชิป ซึ่งการเลือกค่าตัวเก็บประจุ สามารถพิจารณาเลือกได้จากอิมพีแดนซ์ระหว่างไดโอดกับตัวเก็บประจุ



รูปที่ 3.12 อิมพีแดนซ์วงจรถูกแรงดัน

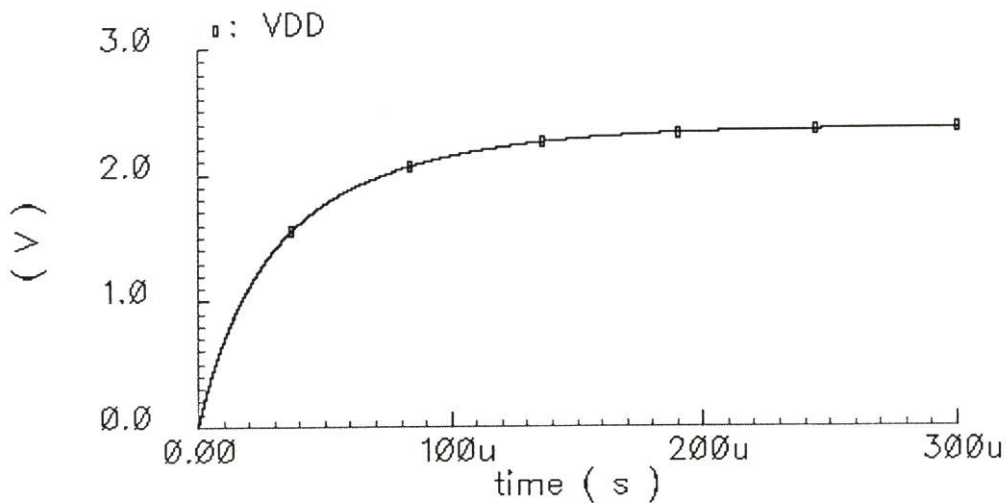
จากรูปที่ 3.12 นำเอาวงจรถูกแรงดันมาพิจารณาอิมพีแดนซ์ระหว่างไดโอดกับตัวเก็บประจุ โดยไดโอดซึ่งใช้ในการจำลองการทำงานมีค่าเป็น $1.2\mu\text{m} \times 4.8\mu\text{m}$ ซึ่งจะมีค่าอินพุตอิมพีแดนซ์เป็น $1115 + 4.05i$ ที่ความถี่ 900MHz และมีค่าขนาดของอิมพีแดนซ์ $Z_D = 1115\Omega$ โดยค่าตัวเก็บประจุที่เลือกควรมีค่าอิมพีแดนซ์ที่น้อยกว่า $Z_D \gg X_C$ เพราะจะทำให้แรงดันที่ตกคร่อมไดโอดมีค่ามากกว่าแรงดันที่ตกคร่อมตัวเก็บประจุและส่งผลให้วงจรถูกแรงดันมีประสิทธิภาพสูงขึ้น ซึ่งสามารถแสดงได้ดังในกราฟรูปที่ 3.10 กับ 3.11 เมื่อทำการเพิ่มค่าตัวเก็บประจุจะทำให้ค่า X_C มีค่าลดลง แต่อย่างไรก็ตามในการเพิ่มค่าตัวเก็บประจุก็มีผลเพิ่มพื้นที่ในชิปด้วย ซึ่งในวิทยานิพนธ์ฉบับนี้เลือกใช้ค่าตัวเก็บประจุที่มีขนาดเป็น 5 pf

จากที่ได้กล่าวมาแล้วในหัวข้อที่ 3.2.1 และ 3.2.2 ทำการแสดงวิธีการหาจำนวนไดโอดและขนาดที่ใช้ในวงจรถูกแรงดัน และค่าตัวเก็บประจุที่ใช้ในวงจรถูกแรงดัน โดยพิจารณาจากค่าอินพุตไซน์ 0.5Vp ที่ความถี่ 900MHz ซึ่งเป็นแรงดันอินพุตต่ำสุดที่วงจรถูกแรงดันจะสามารถทำงานได้ และโหลดที่ใช้ $1\text{M}\Omega$ ซึ่งสามารถแสดงค่าพารามิเตอร์ต่างๆ ในวงจรถูกแรงดันได้ดังในตารางที่ 3.1 รูปที่ 3.13 เป็นกราฟแสดงผลการจำลองการทำงานแรงดันเอาต์พุตที่เกิดขึ้นเมื่อนำวงจรถูกแรงดันในรูปที่ 3.1 ที่มีการใช้ชอตต์กีไดโอด $N = 14$ และ โหลดที่ใช้ในวงจรมีค่าเป็น $1\text{M}\Omega$

ตารางที่ 3.1 ค่าพารามิเตอร์ของวงจรรูณแรงดัน

พารามิเตอร์	ค่า	หน่วย
ไดโอด	ชอตต์กี	-
ขนาดไดโอด	12 x 48	$\mu\text{m} \times \mu\text{m}$
จำนวนไดโอดที่ใช้ในวงจรรูณแรงดัน	14	ตัว
อิมพีแดนซ์ของไดโอด	1115+4.05i	Ω
ตัวเก็บประจุ	5	pf
แรงดันเอาต์พุตที่โหลด 1 M Ω	2.3	V
กระแสเอาต์พุตที่โหลด 1 M Ω	2.3	μA
กระแสอินพุตที่ใช้ในวงจรรูณแรงดันที่อินพุต 0.5Vp ความถี่ 900MHz	600	μA

Transient Response

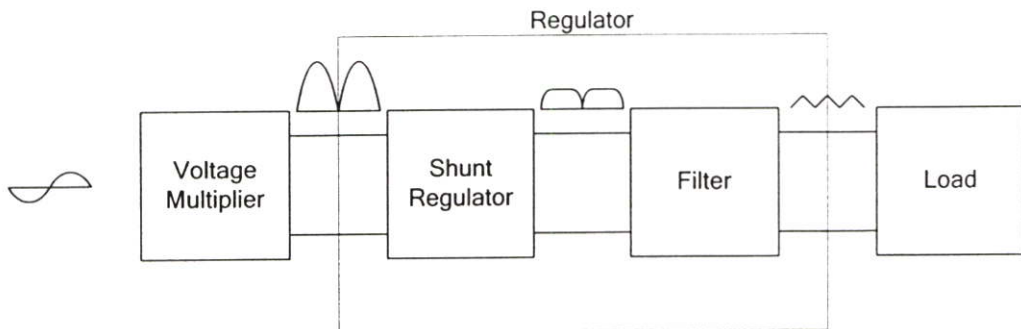


รูปที่ 3.13 แรงดันเอาต์พุตเมื่อไดโอดมี $N = 14$ อินพุต 0.5Vp ความถี่ 900MHz โหลด 1M Ω

3.3 วงจรรักษาแรงดัน (Voltage Regulator)

จากโครงสร้างวงจรรูณแรงดันส่วนหน้าของแท็กในรูปที่ 2.13 จะเห็นว่าหลังจากทำการเปลี่ยนสัญญาณอินพุตกระแสสลับที่เหนี่ยวนำได้จากสายอากาศ ผ่านวงจรรูณแรงดันสร้างเป็นแหล่งจ่ายไฟตรงขึ้นมาจะได้ว่าแรงดันเอาต์พุตที่ได้ จะมีค่าขึ้นกับขนาดของแรงดันอินพุตของสัญญาณที่เข้ามาในวงจรรูณแรงดันดังแสดงในสมการที่ 3.7 ดังนั้นจึงยังไม่สามารถนำเอาเอาต์พุต

แรงดันที่ได้จากวงจรคูณแรงดันไปต่อตรงกับวงจรส่วนอื่นได้ เพราะว่าในกรณีที่แท็กและเครื่องอ่านอยู่ใกล้กันมากๆ สายอากาศจะเหนี่ยวนำแรงดันอินพุตให้วงจรคูณแรงดันมีค่าสูง ซึ่งอาจทำให้เอาต์พุตแรงดันของวงจรคูณแรงดันมีค่าสูงมาก อาจเป็นผลให้วงจรภายในแท็กไม่สามารถทำงานได้หรืออาจได้รับความเสียหาย ดังนั้นจึงจำเป็นต้องออกแบบวงจรรักษาระดับแรงดันที่เป็นภาคต่อจากวงจรคูณแรงดัน เพื่อที่จะได้จำกัดระดับสัญญาณแรงดันไม่ให้มีค่ามากเกินไปเกินกว่าความต้องการของวงจรต่างๆ ในแท็ก ซึ่งสามารถแสดงส่วนประกอบวงจรรักษาระดับแรงดันได้ดังแสดงในรูปที่ 3.14



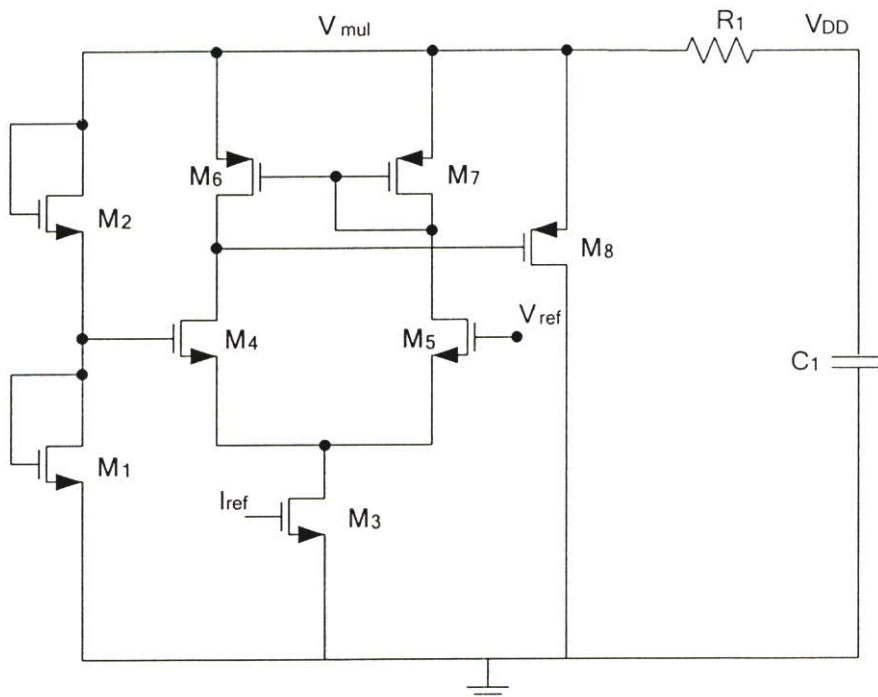
รูปที่ 3.14 ส่วนประกอบวงจรรักษาระดับแรงดัน

จากรูปที่ 3.14 แสดงให้เห็นว่าในการออกแบบวงจรรักษาระดับแรงดันนั้นสามารถแบ่งออกเป็น 2 ส่วน คือ ส่วนที่ทำหน้าที่ในการลดแรงดันหรือกำหนดแรงดันให้คงที่ (Shunt Regulator) และส่วนที่สองเป็นส่วนที่ทำให้ที่ในการกรองสัญญาณให้มีค่าที่นิ่งเหมาะสม (Filter) ที่จะนำไปใช้งาน ในการออกแบบจำเป็นต้องมีส่วนที่ทำหน้าที่ในการกรองสัญญาณเพิ่มเข้ามา เนื่องจากในทางปฏิบัติสัญญาณอินพุตที่ส่งเข้ามาเป็นสัญญาณแบบดิจิทัลที่มีการส่งแบบการมอดูเลตทางแอมพลิจูด ซึ่งมีขนาดแรงดันอินพุตสัญญาณที่มีค่าสูงและต่ำสลับกันไป ทำให้มีผลต่ออัตราการเปลี่ยนแปลงแรงดันเอาต์พุตค่อนข้างมาก ดังนั้นวงจรกรองสัญญาณจะทำให้มั่นใจว่าสัญญาณแรงดันเอาต์พุตที่ผ่านวงจรรักษาระดับแรงดัน จะให้สัญญาณแรงดันเอาต์พุตที่เรียบเพียงพอต่อการนำไปต่อใช้งานในวงจรอื่นๆ ต่อไป โดยในหัวข้อที่ 3.3.1 จะทำการนำเสนอการออกแบบวงจรรักษาระดับแรงดันแบบขนาน และในหัวข้อที่ 3.3.2 จะทำการนำเสนอการออกแบบวงจรกรองความถี่

3.3.1 การออกแบบวงจรรักษาระดับแรงดันแบบขนาน

วงจรรักษาระดับแรงดันแบบขนาน[10,11] มีหน้าที่ในการลดแรงดันที่มีค่ามากเกินไปที่ส่งมาจากแรงดันเอาต์พุตวงจรคูณแรงดัน โดยสามารถเขียนแสดงโครงสร้างวงจรสร้างแรงดันแบบขนานได้ดังแสดงในรูปที่ 3.15 โดยมีหลักการทำงานดังนี้เมื่อมีแรงดันเอาต์พุตที่ส่งมาจากวงจรคูณแรงดันจะเกิดแรงดันตกคร่อมมอสทรานซิสเตอร์ M1 กับ M2 ซึ่งจะกำหนดให้แรงดันที่ตก

คร่อมมอสทรานซิสเตอร์ M1 มีค่าเท่ากับ 700mV ที่แรงดัน V_{mul} มีค่าเท่ากับ 1.5V ซึ่งเท่ากับแรงดันอ้างอิง V_{ref} ที่กำหนดที่มีค่าประมาณ 700mV ถ้าแรงดันเอาต์พุตวงจรคูณแรงดันมีค่าสูงขึ้นจะทำให้แรงดันเอาต์พุตหรือ V_{mul} มีค่าสูงขึ้น ทำให้แรงดันที่ตกคร่อมมอสทรานซิสเตอร์ M1 มีค่าสูงขึ้น ถ้าแรงดันที่เกิดขึ้นมีค่ามากกว่าแรงดัน V_{ref} จะทำให้แรงดันที่ขาเกตของ M4 มีค่ามากกว่าแรงดันที่ขาเกตของ M5 ดังนั้นแรงดันที่เกตของ M8 จะมีค่าต่ำลงและทำให้มอสทรานซิสเตอร์ M8 เกิดการนำกระแสเพิ่มขึ้นและทำให้แรงดัน V_{mul} ที่เกิดขึ้นมีค่าลดลง ซึ่งในกรณีที่แรงดันเอาต์พุตวงจรคูณแรงดันมีค่าลดลง จนทำให้แรงดันที่ตกคร่อมมอสทรานซิสเตอร์ M1 มีค่าน้อยกว่าแรงดัน V_{ref} จะทำให้แรงดันที่ขาเกตของ M4 มีค่าน้อยกว่าแรงดันที่ขาเกตของ M5 ดังนั้นแรงดันที่ขาเกตของมอสทรานซิสเตอร์ M8 จะมีค่าสูงขึ้นและทำให้ M8 เกิดการนำกระแสลดลงและทำให้แรงดัน V_{mul} สูงขึ้น ซึ่งในการออกแบบจะแบ่งการวิเคราะห์ออกเป็น 3 หัวข้อ ได้แก่ การออกแบบหาแรงดันที่ตกคร่อม M1, การออกแบบวงจรขยายผลต่าง, การออกแบบวงจรดึงกระแส ซึ่งสามารถอธิบายการออกแบบส่วนต่างในวงจรรักษาระดับแรงดันได้ในหัวข้อที่ 3.3.1-3.3.2



รูปที่ 3.15 วงจรรักษาระดับแรงดันแบบขนาน

3.3.1.1 การหาแรงดันที่ตกคร่อม M1

จากรูปที่ 3.15 มอสทรานซิสเตอร์ M1 กับ M2 ต่ออยู่ในลักษณะไดโอด (Diode Connected) ซึ่งสามารถหาค่าแรงดันที่ตกคร่อมได้โดยหาค่าแรงดันที่ขาเกต-ซอร์สมอสทรานซิสเตอร์ M1 โดยกำหนดให้เอาต์พุตแรงดัน V_{mul} ที่เกิดขึ้นมีค่ามีค่ามากกว่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์

M1 กับ M2 จะทำให้มอสทรานซิสเตอร์ทั้งสองตัวทำงานอยู่ในย่านกระแสอิ่มตัว และมอสทรานซิสเตอร์ทั้งสองตัวมีกระแสที่ไหลผ่านเท่ากันทำให้สามารถพิจารณาหาสมการกระแส ได้เป็นดังแสดงในสมการที่ 3.9 และสามารถหาแรงดันที่ขาเกต-ซอร์สมอสทรานซิสเตอร์ M2 จากสมการที่ 3.9 ได้เป็นสมการที่ 3.10

$$I_{D1} = I_{D2} = \frac{\mu_n c_{ox} (W/L)_1}{2} (V_{GS1} - V_t)^2 = \frac{\mu_n c_{ox} (W/L)_2}{2} (V_{GS2} - V_t)^2 \quad (3.9)$$

และ

$$V_{GS2} = V_t + \sqrt{\frac{(W/L)_1}{(W/L)_2}} (V_{GS1} - V_t) \quad (3.10)$$

จากรูปที่ 3.15 จะเห็นว่าแรงดันที่ตกคร่อมขาเกต-ซอร์สมอสทรานซิสเตอร์ M1 กับ M2 มีค่าเท่ากับแหล่งจ่ายแรงดัน V_{mul} โดยสามารถเขียนสมการความสัมพันธ์ระหว่างแรงดันขาเกต-ซอร์สมอสทรานซิสเตอร์ทั้งสองตัวกับแหล่งจ่ายแรงดันได้เป็นดังสมการที่ 3.11

$$V_{mul} = V_{GS1} + V_{GS2} \quad (3.11)$$

และจากสมการที่ 3.10 สามารถนำมาแทนค่าลงในสมการที่ 3.11 แล้วเขียนความสัมพันธ์หาแรงดันที่ตกคร่อมมอสทรานซิสเตอร์ M1 มีค่าเป็นดังสมการที่ 3.12

$$V_{GS1} = \left(V_{mul} + V_t \left(\frac{\sqrt{(W/L)_1}}{\sqrt{(W/L)_2}} - 1 \right) \right) / \left(\frac{\sqrt{(W/L)_1}}{\sqrt{(W/L)_2}} + 1 \right) \quad (3.12)$$

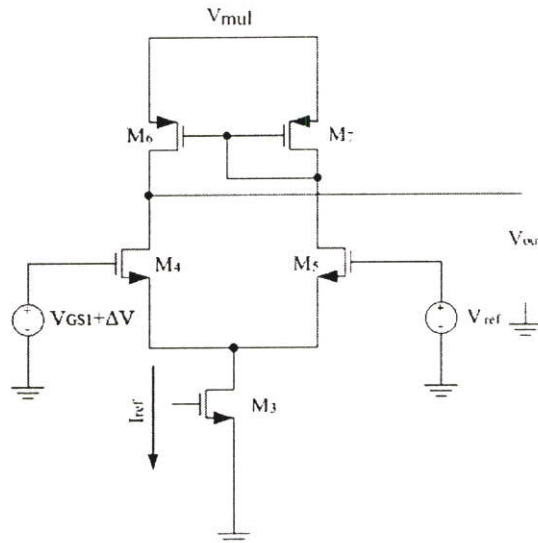
จากสมการที่ 3.12 สามารถออกแบบแรงดันที่ตกคร่อมขาเกต-ซอร์สมอสทรานซิสเตอร์ M1 โดยออกแบบให้มีค่าเท่ากับแรงดันอ้างอิง 700mV ซึ่งค่าที่ใช้ในการออกแบบมีค่าเป็นดังในตารางที่ 3.2

ตารางที่ 3.2 ขนาดของทรานซิสเตอร์ที่ใช้ในการออกแบบหาแรงดันที่ตกคร่อม M1

ทรานซิสเตอร์	ขนาด	หน่วย
M1	W=1 L=40	μm
M2	W=1 L=2	μm

3.3.2.2 การออกแบบวงจรขยายผลต่าง

วงจรรขยายผลต่างที่ใช้ในวงจรรักษาระดับแรงดันแบบขนานจะทำหน้าที่ในการเปรียบเทียบแรงดันที่เกิดขึ้นระหว่างมอสทรานซิสเตอร์ M4 หรือ VGS1 กับแรงดันอ้างอิง Vref ที่เกิดจากวงจรแรงดันอ้างอิง ในการวิเคราะห์การออกแบบวงจรรขยายผลต่างในวงจรรักษาระดับแรงดันในรูปที่ 3.15 สามารถนำวงจรรขยายผลต่างมาเขียนใหม่ได้เป็นดังรูปที่ 3.16



รูปที่ 3.16 วงจรรขยายผลต่างที่มีโหนดเป็นวงจรสะท้อนกระแส

จากรูปที่ 3.16 แสดงให้เห็นว่าวงจรประกอบด้วยแรงดันอินพุต 2 ค่า คือแรงดันอินพุตที่เกิดขึ้นจากแรงดันที่ตกคร่อมมอสทรานซิสเตอร์ M1 หรือ VGS1+ΔV โดยแรงดัน VGS1 เป็นแรงดันไฟตรง (DC) หรือแรงดันที่ตกคร่อมมอสทรานซิสเตอร์ M1 และ ΔV เป็นแรงดันไฟสลับ (AC) หรือแรงดันที่เปลี่ยนแปลงเมื่อแหล่งจ่ายแรงดันมีค่าเพิ่มขึ้นหรือลดลง ซึ่งในกรณีที่แรงดัน VGS1+ΔV มีค่าเท่ากับแรงดัน Vref จะทำให้กระแสไหลผ่านมอสทรานซิสเตอร์ M6 มีค่าเป็น Iref/2 และแรงดันที่ขาเดรน-ซอร์สมอสทรานซิสเตอร์ M6 มีค่าเท่ากับแรงดัน Vmul และแรงดันที่ขาเดรน-ซอร์สมอสทรานซิสเตอร์ M5 มีค่าเท่ากับแรงดัน Vout

$$V_{out} = V_{mul} - V_{GS6} = V_{mul} - \left(V_t + \sqrt{\frac{I_{ref}}{\mu_n c_{ox} (W/L)_6}} \right) \quad (3.13)$$

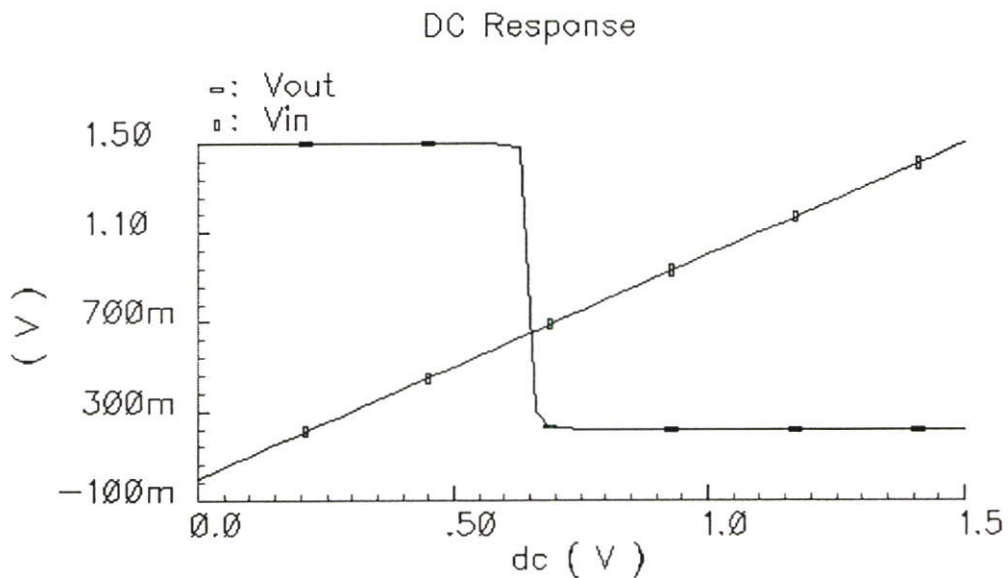
จากสมการที่ 3.13 เป็นแรงดันเอาต์พุตที่เกิดขึ้นเมื่อแหล่งจ่ายแรงดันมีค่าคงที่ แต่เมื่อแหล่งจ่ายแรงดันมีค่าเปลี่ยนแปลงเกิดขึ้น ΔV จะได้แรงดันเอาต์พุตใหม่มีค่าเป็นดังสมการที่ 3.14

$$V_{out} = V_{mul} - \left(V_t + \sqrt{\frac{I_{ref}}{\mu_n c_{ox} (W/L)_6}} \right) - A\Delta V \quad (3.14)$$

จากสมการที่ 3.14 A เป็นค่าอัตราขยายผลต่างแรงดันของวงจรขยายผลต่างที่มีโหลดเป็นวงจรสะท้อนกระแสในรูปที่ 3.16 ซึ่งมีค่า $A = g_{m1,2}(r_{o6} // r_{o4})$ [12,13] โดยสามารถแสดงค่าขนาดทรานซิสเตอร์ที่ใช้ในการออกแบบวงจรขยายผลต่างได้เป็นดังตารางที่ 3.3 และสามารถเขียนกราฟแสดงความสัมพันธ์ระหว่างแรงดันอินพุต V_{in} ซึ่งมีค่าเท่ากับแรงดัน $V_{GS1} + \Delta V$ กับแรงดันเอาต์พุต V_{out} ซึ่งสามารถแสดงได้ดังกราฟรูปที่ 3.17 จะเห็นว่าแรงดันเอาต์พุตที่ได้จะมีค่าเปลี่ยนแปลงจากค่าสูงมาต่ำเมื่อแรงดันอินพุต V_{GS1} มีค่ามากกว่าแรงดันอินพุตอ้างอิง V_{ref}

ตารางที่ 3.3 ขนาดของทรานซิสเตอร์ที่ใช้ในการออกแบบวงจรขยายผลต่าง

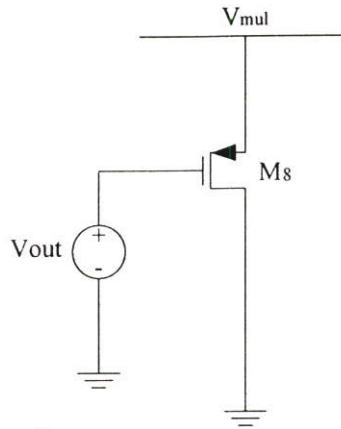
ทรานซิสเตอร์	ขนาด	หน่วย
M3, M4, M4	W=1 L=1	μm
M6, M7	W=4 L=4	μm



รูปที่ 3.17 แรงดันเอาต์พุตกับอินพุตของวงจรขยายผลต่าง

3.3.2.3 การออกแบบวงจรดึงกระแส

หลังจากที่ได้ทำการออกแบบในส่วนของแรงดันที่ตกคร่อม $M1$ และการออกแบบวงจรขยายผลต่างจะได้แรงดันเอาต์พุตที่จะนำมาใช้ควบคุมวงจรดึงกระแส โดยมีค่าขึ้นอยู่กับสมการที่ 3.14 ซึ่งแรงดันเอาต์พุตที่เกิดขึ้นจะมีหน้าที่ในการควบคุมการใช้กระแสในวงจรดึงกระแส เพื่อทำการควบคุมแรงดัน V_{mul} ที่ใช้ในวงจรให้มีค่าไม่เกิดค่าที่กำหนด โดยวงจรดึงกระแสสามารถแสดงได้ดังรูปที่ 3.18 ซึ่งในรูปที่ 3.18 แรงดันเอาต์พุต V_{out} ที่ได้แทนค่าแรงดันเอาต์พุตวงจรขยายผลต่าง



รูปที่ 3.18 โครงสร้างวงจรคิ่งกระแส

ซึ่งในทางการออกแบบจะทำการกำหนดค่ากระแสมากที่สุดที่วงจรคิ่งกระแสจะสามารถคิ่งได้ ที่แรงดันอินพุตสูงสุด โดยกระแสที่คิ่งจะมีค่าที่ไม่ทำให้กระแสที่เข้าไปในวงจรส่วนที่เหลือมีค่ามากเกินไปกว่าที่กำหนดเพื่อไม่ให้แรงดันมีใช้มีค่ามากกว่าที่กำหนดไว้ ในการออกแบบสมมุติให้พิมอสทรานซิสเตอร์ที่ค่าแรงดันอินพุตมากกว่าค่าแรงดันขีดเริ่มมอสทรานซิสเตอร์ จะทำให้พิมอสทำงานในย่านกระแสอิ่มตัวซึ่งแสดงคิ่งในสมการ 3.15 โดยแรงดันที่ขาเกตทรานซิสเตอร์ M8 มีค่าเป็นเอาท์พุทของวงจรขยายผลต่าง V_{out}

$$I_{D8} = \frac{1}{2} \mu_n c_{ox} \left(\frac{W}{L} \right)_8 ((V_{out} - V_{mul}) - V_t)^2 \quad (3.15)$$

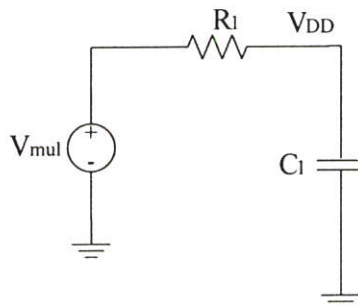
จากสมการที่ 3.15 ถ้าสามารถกำหนดกระแสมากที่สุดที่ไหลผ่านพิมอสทรานซิสเตอร์ได้ ก็จะสามารถกำหนดขนาดพิมอสทรานซิสเตอร์ที่เพียงพอต่อการคิ่งกระแสที่เกิดออกไปได้พอดี โดยในการออกแบบในวิทยานิพนธ์ฉบับนี้มีค่าพารามิเตอร์ที่ใช้ในตารางที่ 3.4

ตารางที่ 3.4 ค่าพารามิเตอร์ที่ใช้ในการออกแบบวงจรคิ่งกระแส

พารามิเตอร์	ค่า	หน่วย
ขนาดพิมอสทรานซิสเตอร์ในวงจรคิ่งกระแส	$W=6 \text{ L}=1$	μm
กระแสที่ไหลผ่านได้สูงสุดที่ขนาดพิมอสทรานซิสเตอร์ $W=6\mu\text{m} \text{ L}=1\mu\text{m}$	1	mA
กระแสสูงสุดที่วงจรคิ่งแรงดันสามารถจ่ายได้ (โหลด $1\text{k}\Omega$ แรงดัน 1.66 v)	1.66	mA

3.3.3 การออกแบบวงจรกรองความถี่

หลังจากที่ได้ทำการออกแบบวงจรรักษาระดับแรงดันแบบขนานแล้วทำการต่อเข้ากับเอาต์พุตของวงจรคูณแรงดัน จะสามารถสร้างวงจรที่จำกัดแรงดันไม่ให้มีค่าเกินกว่าค่าที่กำหนดได้แต่อย่างไรก็ตาม ในระบบอาร์เอฟไอเดีย่นความถี่สูงยิ่งที่ออกแบบมีการส่งข้อมูลแบบการมอดูเลตทางแอมพลิจูด ซึ่งมีค่าเป็นสูงและต่ำตามข้อมูลที่เข้ามาซึ่งส่งผลให้วงจรคูณแรงดันสร้างแรงดันเอาต์พุตที่มีค่าสูงและต่ำออกมา และหลังจากที่นำแรงดันเอาต์พุตวงจรคูณแรงดันมาเข้าวงจรรักษาระดับแรงดันแบบขนานแล้วสามารถจำกัดแรงดันที่มีค่าสูงได้แต่ที่แรงดันคั่นค่าต่ำไม่สามารถเพิ่มได้จึงทำให้เกิดการกระเพื่อมของแรงดันที่ V_{mul} ดังนั้นก่อนที่จะนำแรงดันเอาต์พุต V_{mul} ใช้งานจึงจำเป็นต้องนำสัญญาณที่ได้มาผ่านวงจรกรอง เพื่อสร้างแรงดันเอาต์พุตที่มีค่านิ่งเพียงพอที่จะนำไปใช้ ในวงจรส่วนต่างๆ ในเทีกในการออกแบบเลือกใช่วงจรกรองความถี่ต่ำ (Lowpass Filter) ดังรูปที่ 3.19



รูปที่ 3.19 วงจรกรองความถี่ต่ำ

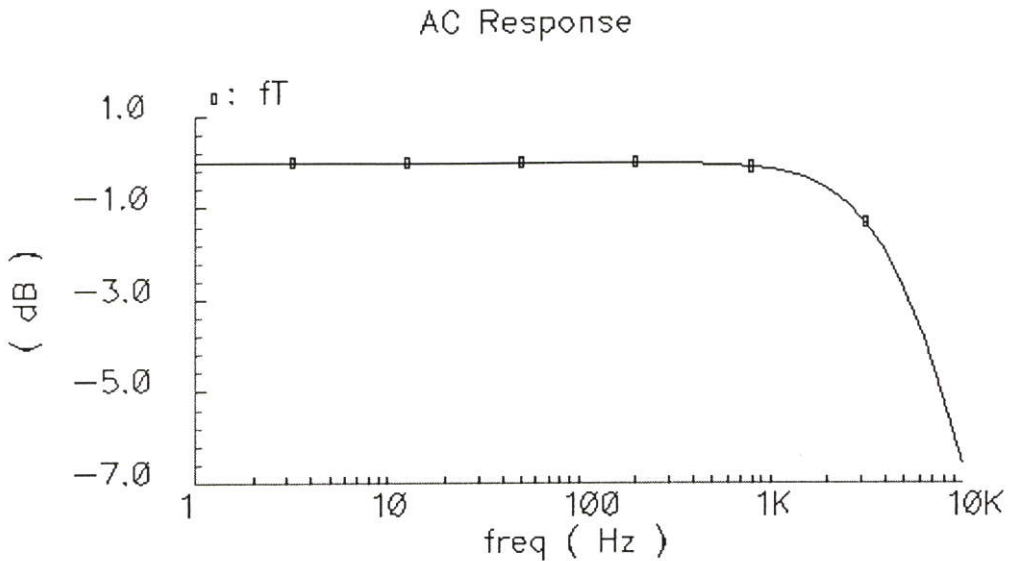
ในการออกแบบจะออกแบบให้วงจกรองความถี่ต่ำมีค่ามากกว่า 20 เท่าของความถี่ข้อมูลที่ส่งเข้ามาเพื่อป้องกันความผิดพลาดในการถอดสัญญาณข้อมูลคืนในวงจรคิมมอดูเลเตอร์ ซึ่งจะสามารถคำนวณหาความถี่คัตออฟ (Cut Off Frequency) ที่เกิดขึ้นได้ดังสมการที่ 3.16

$$f_T = \frac{1}{2\pi RC} \quad (3.16)$$

โดยใช้ค่าพารามิเตอร์ในตารางที่ 3.5 ในการสร้างวงจกรองความถี่และทำการจำลองการทำงานหาค่าความถี่คัตออฟที่เกิดขึ้น ซึ่งมีค่าดังแสดงในกราฟรูปที่ 3.21 มีค่าถี่คัตออฟเป็น 5.24kHz

ตารางที่ 3.5 ค่าพารามิเตอร์ที่ใช้ในวงจกรองความถี่

พารามิเตอร์	ค่า	หน่วย
R1	50	k Ω
C1	600	pf



รูปที่ 3.20 ความถี่ตัดของวงจรความถี่ที่ออกแบบซึ่งมีค่าเป็น 5.24kHz

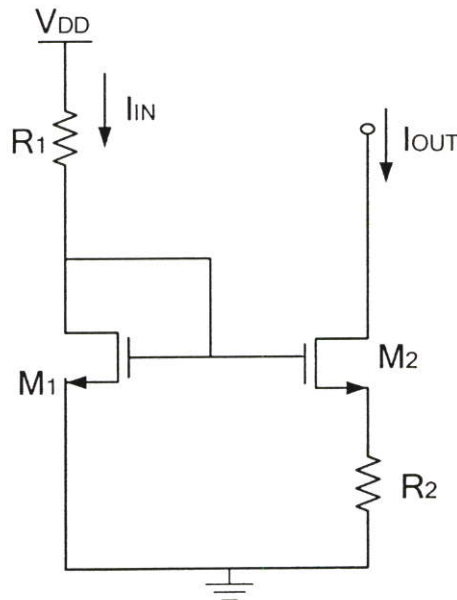
3.4 วงจรแรงดันอ้างอิง (Voltage Reference)

ในหัวข้อที่ 3.4 นี้จะเป็นการอธิบายถึงการออกแบบวงจรแรงดันอ้างอิง โดยจะอธิบายถึงพื้นฐานการสร้างวงจรแรงดันอ้างอิง ซึ่งในการสร้างวงจรแรงดันอ้างอิงจะสามารถทำได้โดยอาศัยหลักการชดเชยผลของอุณหภูมิในแบบต่างๆ โดยในหัวข้อที่ 3.4 จะทำการเสนอการวิเคราะห์ถึงที่มาของส่วนประกอบต่างๆ ของวงจรแรงดันอ้างอิง หลักการทำงาน สมการแรงดันเอาท์พุท และผลการจำลองการทำงาน ในหัวข้อที่ 3.4 ทำการแบ่งการนำเสนอออกเป็น 2 ส่วนหลักๆ คือ การออกแบบวงจรสร้างกระแสซึ่งสามารถแสดงได้ในหัวข้อที่ 3.4.1 กับหลักการชดเชยผลของอุณหภูมิในการสร้างวงจรแรงดันอ้างอิงซึ่งสามารถแสดงได้ในหัวข้อที่ 3.4.2

3.4.1 การออกแบบวงจรสร้างกระแส

ในการออกแบบวงจรแรงดันอ้างอิงจำเป็นต้องมีวงจรสร้างกระแส เพื่อใช้ในการป้อนเป็นกระแสใช้ในวงจรแรงดันอ้างอิง ในการสร้างวงจรสร้างกระแสสามารถทำได้หลากหลายวงจร ในหัวข้อที่ 3.4.1 จะอธิบายถึงการออกแบบวงจรสร้างกระแสพื้นฐาน และการออกแบบวงจรสร้างกระแสให้มีความสามารถในการใช้กำลังงานต่ำ โดยในหัวข้อนี้ประกอบด้วย การออกแบบวงจรวิดลาร์ (Widlar) เป็นวงจรสร้างกระแสที่ออกแบบง่ายแต่มีเสถียรภาพต่ำ จึงได้นำเสนอหลักการไบอัสตัวเอง (Self Bias) ที่เป็นวิธีที่ใช้ในการเพิ่มเสถียรภาพให้กับวงจรสร้างกระแส หลังจากที่ได้ทำการอธิบายการสร้างวงจรสร้างกระแสพื้นฐาน ก็จะนำเสนอวงจรสร้างกระแสที่มีการใช้กำลังงานต่ำที่จะนำไปใช้ในวงจรแรงดันอ้างอิงต่อไป

3.4.1.1 วิดลาร์ (Widlar)



รูปที่ 3.21 วงจรสร้างกระแสวิดลาร์

จากรูปที่ 3.21 แสดงวงจรสร้างกระแสวิดลาร์ซึ่งเป็นวงจรที่ใช้ในการสร้างกระแสที่มีการออกแบบได้ง่าย วงจรวิดลาร์เป็นวงจรที่ประกอบด้วยมอสทรานซิสเตอร์สองตัว M1, M2 และตัวต้านทานสองตัว R1, R2 ในการออกแบบสามารถคำนวณหากระแสเอาต์พุตของวงจรได้จากความสัมพันธ์ดังนี้ โดยเริ่มจากกำหนดให้กระแสอินพุตเริ่มต้นมีค่ามากกว่าศูนย์ $I_{in} > 0$ ซึ่งจะทำให้มอสทรานซิสเตอร์ M1 ทำงานในย่านกระแสอิ่มตัวเนื่องมอสทรานซิสเตอร์ M1 ต่ออยู่ในลักษณะไดโอดคือแรงดันที่ขาเกตกับแรงดันของขาซอร์สต่อร่วมกัน และสมมติให้มอสทรานซิสเตอร์ M2 ทำงานในย่านนำกระแส ซึ่งสามารถคำนวณหากระแสเอาต์พุตที่เกิดขึ้นได้จากการหาแรงดันที่ขาเกต-ซอร์สที่เกิดขึ้นของมอสทรานซิสเตอร์ M1 และ M2 ได้ดังสมการที่ 3.17

$$V_{GS1} - V_{GS2} - I_{OUT}R_2 = 0 \quad (3.17)$$

จากสมการที่ 3.17 สมมติให้ผลของแรงดันที่ขาบอดี้ (Body หรือ Bulk) มีค่าน้อยมาก จะได้แรงดันที่ขาเกต-ซอร์สของมอสทรานซิสเตอร์ M1 และ M2 มีค่าเท่ากัน และถ้าวงจรวิดลาร์ที่นำไปต่อใช้งานมีค่าแรงดันเอาต์พุตที่ขาเดรน-ซอร์สของมอสทรานซิสเตอร์ M2 มีค่าสูงพอที่จะทำให้มอสทรานซิสเตอร์ M2 ทำงานในย่านกระแสอิ่มตัวแล้วจะสามารถจัดรูปสมการที่ 3.17 ได้เป็นสมการที่ 3.18

$$I_{OUT}R_2 + \sqrt{\frac{2I_{OUT}}{k'(W/L)_2}} - V_{GS1} = 0 \quad (3.18)$$

จากสมการที่ 3.18 สมมติให้ไม่มีการคิดค่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์ M1 กับ M2 จะเห็นว่าสมการที่เกิดขึ้นเป็นสมการกำลังสอง โดยให้ค่า $V_{GS1} = \sqrt{2I_{IN} / [k'(W/L)_1]}$ ซึ่งจะสามารถหาค่า $\sqrt{I_{OUT}}$ ได้ดังสมการที่ 3.19

$$\sqrt{I_{OUT}} = \frac{-\sqrt{k'(W/L)_2} \pm \sqrt{\frac{2}{k'(W/L)_2} + 4R_2V_{GS1}}}{2R_2} \quad (3.19)$$

จากสมการที่ 3.19 เมื่อ M2 ทำงานในย่านนำกระแส ซึ่งหมายความว่า $V_{GS2} > V_t$ จะเห็นว่าสมการ 3.24 ในเทอมที่สองสามารถเป็นได้ทั้งบวกและลบแต่ในทางความเป็นจริงกระแสที่เกิดขึ้นต้องเป็นบวกดังนั้นจึงสามารถหาผลลัพธ์ของสมการกระแสได้ดังสมการที่ 3.20

$$\sqrt{I_{OUT}} = \frac{-\sqrt{\frac{2}{k'(W/L)_2}} + \sqrt{\frac{2}{k'(W/L)_2} + 4R_2V_{GS1}}}{2R_2} \quad (3.20)$$

จากสมการที่ 3.20 ทำให้สามารถหาสมการกระแสที่เกิดขึ้นได้ วิศวกรจัดเป็นวงจรสร้างกระแสที่ง่ายแต่มีข้อเสียในเรื่องของเสถียรภาพซึ่งจะได้ทำการวิเคราะห์ต่อไป

จากที่กล่าวมาจะเห็นว่าสามารถสร้างกระแสอ้างอิงได้จากสมการที่ 3.20 ซึ่งสามารถออกแบบวงจรสร้างกระแสได้โดยการกำหนดค่ากระแสอินพุต เพื่อสร้างกระแสเอาต์พุตที่ต้องการ โดยการเปลี่ยนค่าของขนาดมอสทรานซิสเตอร์ และค่าของตัวต้านทานแต่อย่างไรก็ตามวงจรวิดิลาร์เป็นวงจรที่มีค่าเสถียรภาพที่ค่อนข้างต่ำคือกระแสเอาต์พุตที่ได้มีค่าค่อนข้างเปลี่ยนแปลงมาก เมื่อแหล่งจ่ายแรงดันมีการเปลี่ยนแปลงค่าแรงดัน โดยสามารถคำนวณหาเสถียรภาพได้ดังสมการที่ 3.21

$$S_x^y = \lim_{\delta x \rightarrow 0} \frac{\Delta y / y}{\Delta x / x} = \frac{x}{y} \frac{\delta y}{\delta x} \quad (3.21)$$

จากสมการที่ 3.21 สามารถนำมาประยุกต์ใช้เพื่อหาเสถียรภาพระหว่างกระแสเอาต์พุตกับแหล่งจ่ายแรงดันเป็นดังสมการที่ 3.22

$$S_{V_{DD}}^{I_{OUT}} = \frac{V_{DD}}{I_{OUT}} \frac{\delta I_{OUT}}{\delta V_{DD}} \quad (3.22)$$

จากสมการที่ 3.20 ซึ่งเป็นกระแสเอาต์พุตของวงจรวิดลาร์สามารถนำมาหาเสถียรภาพของวงจรได้ ดังสมการที่ 3.23

$$\frac{1}{2\sqrt{I_{OUT}}} \frac{\delta I_{OUT}}{\delta V_{DD}} = \frac{1}{4R_2} \frac{1}{\sqrt{2+4R_2V_{GS1}}} 4R_2 \frac{\delta V_{GS1}}{\delta V_{DD}} \quad (3.23)$$

จากสมการ $V_{GS1} = \sqrt{2I_{IN} / [k'(W/L)_1]}$ ที่ใช้สามารถหาความสัมพันธ์ $\frac{\delta V_{GS1}}{\delta V_{DD}}$ มีค่าแสดงได้ดัง สมการที่ 3.24

$$\frac{\delta V_{GS1}}{\delta V_{DD}} = \sqrt{\frac{2}{k'(W/L)_1}} \frac{1}{2\sqrt{I_{IN}}} \frac{\delta I_{IN}}{\delta V_{DD}} = \frac{V_{GS1}}{2I_{IN}} \frac{\delta I_{IN}}{\delta V_{DD}} \quad (3.24)$$

ซึ่งสามารถหาเสถียรภาพได้จากการนำสมการที่ 3.23 และสมการที่ 3.24 มาแทนในสมการที่ 3.22 จะได้ว่าวงจรวิดลาร์มีเสถียรภาพเป็นดังสมการที่ 3.25

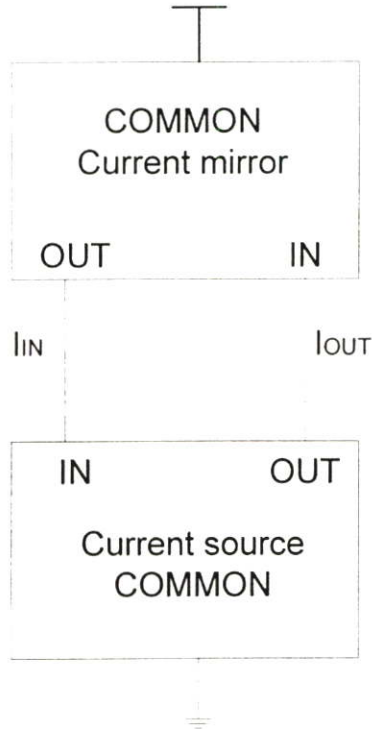
$$S_{V_{DD}}^{I_{OUT}} = \frac{V_{GS1}}{\sqrt{4V_{GS1}^2 + 4I_{OUT}R_2V_{GS1}}} S_{V_{DD}}^{I_{IN}} \quad (3.25)$$

จากสมการ 3.35 กำหนดให้มีเงื่อนไขว่ากระแสเอาต์พุตมีค่าน้อยและ $I_{OUT}R_2 \approx V_{GS1}$ จะเห็นว่าวงจร จะมีค่าเสถียรภาพประมาณครึ่งหนึ่ง ของการเปลี่ยนแปลงกระแสอินพุตเทียบกับแหล่งจ่ายแรงดัน $S_{V_{DD}}^{I_{OUT}} \approx 0.5S_{V_{DD}}^{I_{IN}}$ ซึ่งจะเห็นว่าวงจรวิดลาร์มีค่าเสถียรภาพค่อนข้างต่ำเมื่อแหล่งจ่ายแรงดันเปลี่ยนแปลง แต่อย่างไรก็ตามสามารถเพิ่มค่าเสถียรภาพที่เกิดขึ้นได้โดยการใช้วิธีการไบแอสตัวเองที่จะกล่าวในหัวข้อที่ 3.4.1.2

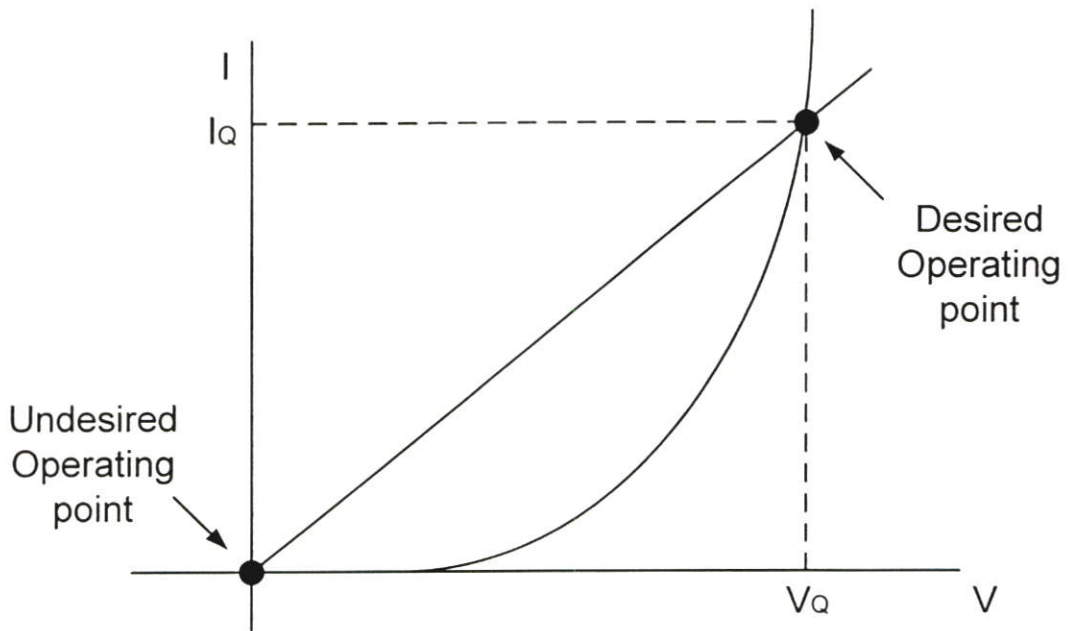
3.4.1.2 หลักการไบแอสตัวเอง (Self Bias)

ในการออกแบบวงจรวิดลาร์สร้างกระแสสามารถให้หลักการไบแอสตัวเอง เพื่อเป็นการลดผลการเปลี่ยนแปลงค่ากระแสกับการเปลี่ยนแปลงค่าแหล่งจ่ายแรงดัน ซึ่งเรียกหลักการนี้ได้อีกชื่อหนึ่งว่าหลักการบูตสเตรปไบแอส (Bootstrap Bias) ซึ่งเป็นการใช้วงจรสะท้อนกระแสแทนที่การใช้ตัวต้านทานต่อเข้ากับแหล่งจ่ายแรงดันซึ่งแสดงได้ดังรูปที่ 3.22 จะเห็นว่าเทคนิคนี้จะมีการป้อนกลับของกระแสเกิดขึ้นทำให้การตอบสนองต่อแหล่งจ่ายแรงดันมีค่าน้อย จากรูปที่ 3.22 จะเห็นว่าการทำงานของวงจรวิดลาร์จะขึ้นอยู่กับปัจจัยของกระแส I_{in} และ I_{out} ให้วงจรวิดลาร์สะท้อนกระแสมีค่า อัตราการสะท้อนกระแสมีค่าเป็นหนึ่งจะเห็นว่ากราฟความสัมพันธ์ของกระแส I_{in} และ I_{out} จะเกิด

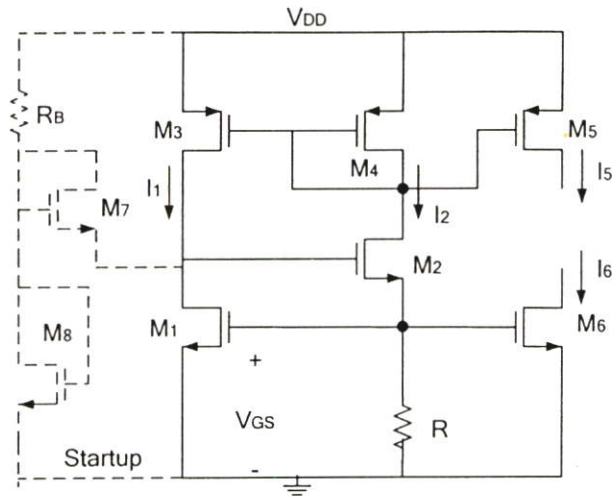
จุดร่วมขึ้นสองจุดซึ่งจุด A เป็นจุดที่ต้องการนำมาใช้งานในการออกแบบ และจุด B เป็นจุดเป็นจุดที่ไม่ต้องการนำมาใช้เนื่องกระแส I_{in} และ I_{out} มีค่าเป็นศูนย์ดังรูปที่ 3.23 และในรูปที่ 3.24 เป็นตัวอย่างวงจรสร้างกระแสที่มีการใช้หลักการไบแอสตัวเองในการออกแบบ



รูปที่ 3.22 หลักการ ไบแอสตัวเอง



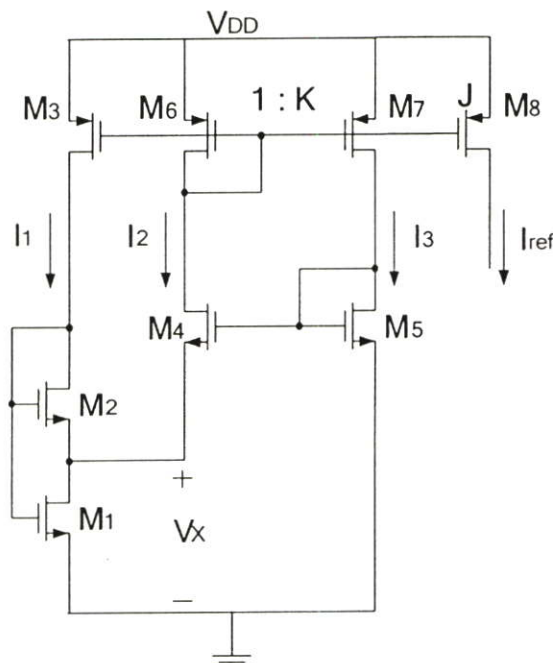
รูปที่ 3.23 จุดที่วงจรไบแอสตัวเองสามารถทำงานได้



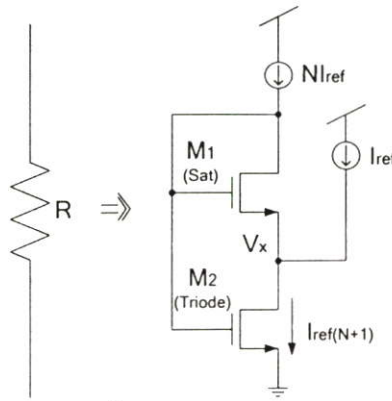
รูปที่ 3.24 วงจรสร้างกระแสที่มีการใช้หลักการไบแอสตัวเอง

3.4.1.3 วงจรสร้างกระแสที่มีการใช้กำลังงานต่ำ

รูปที่ 3.25 เป็นวงจรสร้างกระแสที่มีการใช้กำลังงานต่ำที่ถูกเลือกให้นำมาใช้ในวงจรแอนะล็อกส่วนหน้าของแท็กรีโอเพอติแยนความถี่สูงยิ่งชนิดพาสซีฟ โดยวงจรประกอบด้วยมอสทรานซิสเตอร์ 7 ตัว M1-M7 มีการใช้วงจรคาสโค้ด (Self-Cascode)[14] M1 กับ M2 ในรูปที่ 3.26 แทนตัวต้านทาน เนื่องจากในการสร้างวงจรสร้างกระแสให้มีค่าต่ำมาก ๆ วงจรจำเป็นต้องใช้ขนาดตัวต้านทานที่มีค่ามากซึ่งเป็นผลทำให้พื้นที่ที่ใช้ในวงจรมีค่าค่อนข้างมากจึงได้ใช้วงจรคาสโค้ด โดยมอสทรานซิสเตอร์ M1 จะทำงานในย่านไทรโอด ทำหน้าที่เป็นตัวต้าน โดยจะสามารถนำเสนอสสมการกระแสที่ใช้ในการออกแบบวงจร ได้ดังต่อไปนี้



รูปที่ 3.25 วงจรสร้างกระแสที่มีการใช้กำลังงานต่ำ



รูปที่ 3.26 วงจรคลาสโค้ด

โดยจะเริ่มพิจารณากระแสที่มอสทรานซิสเตอร์ M1 ทำงานในย่านกระแสอิ่มตัวเพราะมีแรงดันที่ขาเกต-ซอร์สมอสทรานซิสเตอร์เท่ากัน และมีสมการกระแสที่เกิดขึ้นเป็นดังแสดงในสมการที่ 3.33

$$I_{D_1} = k'(W/L)_1 \left[V_{G1} - \frac{n}{2} V_x - V_t \right] V_x \quad (3.33)$$

และทรานซิสเตอร์ M2 จะทำงานในย่านไตรโอด เพราะจะออกแบบให้แรงดันที่ขาเกตมีค่ามากกว่าแรงดันที่ขาเดรนมอสทรานซิสเตอร์ M2 ซึ่งสามารถหาสมการกระแสได้ดังสมการที่ 3.34

$$I_{D_2} = \frac{k'(W/L)_2}{2n} (V_{G2} - nV_x - V_t)^2 \quad (3.34)$$

โดยสมการกระแสที่ 3.33 กับ 3.34 เป็นสมการมอสทรานซิสเตอร์EKV[15] จากสมการที่ 3.34 ค่า V_x เป็นแรงดันที่ขาซอร์สมอสทรานซิสเตอร์ M2 และเป็นแรงดันที่ขาเดรนมอสทรานซิสเตอร์ M1 ซึ่งจะสามารถหาแรงดัน V_x ได้ดังสมการที่ 3.35 เมื่อให้มอสทรานซิสเตอร์ M4-M7 ทำงานในย่านวีคอินเวอร์ชัน (Weak Inversion) (ภาคผนวก ก)

$$V_x = V_{gs5} - V_{gs4} = V_T \ln \left(\frac{(W/L)_4 (W/L)_7}{(W/L)_5 (W/L)_6} \right) \quad (3.35)$$

โดยค่า $V_T = \frac{kT}{q}$ เป็นค่าแรงดันอุณหภูมิ (Thermal Voltage) ซึ่งจะเห็นว่าจากความสัมพันธ์ของอัตราส่วนของการสะท้อนกระแสของมอสทรานซิสเตอร์ M3, M6 และ M8 สามารถหากระแส ID_1 กับ ID_2 มีความสัมพันธ์กับ I_1, I_2 และ I_{ref} มีค่าดังสมการที่ 3.36 และ 3.37 ตามลำดับ

$$I_{D1} = I_1 + I_2 = 2I_1 = \frac{2I_{ref}}{J} \quad (3.36)$$

และ

$$I_{D2} = I_1 = \frac{I_{ref}}{J} \quad (3.37)$$

นำสมการกระแส ID1 กับ ID2 แทนค่าลงในสมการที่ 3.33 กับ 3.34 และเนื่องจากสมการกระแสที่ 3.33 กับ 3.34 มีค่าแรงดันที่ขาเกตมอสทรานซิสเตอร์ M1 กับ M2 มีค่าเท่ากับ V_x ดังแสดงในรูปที่ 3.25 จะทำให้สามารถหาความสัมพันธ์ของแรงดันที่ขาเกตมอสทรานซิสเตอร์ M1 กับ M2 ได้ดังสมการที่ 3.38

$$V_{G1} = V_{G2} \quad (3.38)$$

ถ้าสมมติให้มอสทรานซิสเตอร์ทั้งสองตัวมีค่าแรงดันขีดเริ่ม V_t เท่ากัน จากความสัมพันธ์ของสมการที่ 3.38 และสมการกระแส 3.33 กับ 3.34 สามารถคำนวณหากระแสที่เกิดขึ้นในวงจรสร้างกระแสได้เป็นดังสมการที่ 3.39

$$\frac{2I_{ref}}{J\beta_1(W/L)_1} = V_x \sqrt{\frac{I_{ref} 2n}{J\beta_2(W/L)_2}} + \frac{nV_x^2}{2} \quad (3.39)$$

โดยในการออกแบบวงจรจะออกแบบให้แรงดันที่ขาเกต-ซอร์สของมอสทรานซิสเตอร์ M1 มีค่าน้อยกว่า 100mV ดังนั้นในเทอมของ $\frac{nV_x^2}{2} \approx 0$ จะได้สมการการสร้างกระแสอ้างอิงมีค่าดังสมการที่ 3.40

$$I_{ref} = \frac{nJk'(W/L)_1^2 V_x^2}{2(W/L)_2} = \frac{nJk'(W/L)_1^2}{2(W/L)_2} \left[\frac{kT}{q} \ln \left(\frac{(W/L)_4(W/L)_7}{(W/L)_5(W/L)_6} \right) \right]^2 \quad (3.40)$$

จากสมการที่ 3.40 จะเห็นว่าสามารถสร้างวงจรสร้างกระแสขึ้นมาได้ซึ่งกระแสที่สร้างขึ้นมามีค่าของอุณหภูมิ T อยู่ในสมการและยังคงมีผลของอุณหภูมิแฝงอยู่ในสมการซึ่งอยู่ในค่า $k' = \mu_n c_{ox}$ หรือก็คือค่าความเคลื่อนที่ได้ μ_n

ดังนั้นในการออกแบบวงจรแรงดันอ้างอิงที่ไม่ขึ้นกับอุณหภูมิ สามารถทำได้โดยการนำกระแสที่สร้างขึ้นซึ่งมีค่าสัมประสิทธิ์ของอุณหภูมิไปหักล้างกับวงจรอื่นทางสมการ ซึ่งมีวิธีในการออกแบบได้หลายรูปแบบ ซึ่งในหัวข้อที่ 3.4.2 จะเป็นการนำเสนอการออกแบบวงจรสร้างแรงดันอ้างอิงโดยการหักล้างกันระหว่างกระแสที่มีสัมประสิทธิ์อุณหภูมิที่เป็นบวกกับแรงดันอุณหภูมิ VT ของไบโพลาร์ทรานซิสเตอร์ที่มีค่าสัมประสิทธิ์อุณหภูมิที่เป็นลบ ซึ่งสามารถเรียกวจรแรงดันอ้างอิงแบบนี้ได้ว่า วงจรแบนแก๊ป (Bandgap) ซึ่งอธิบายหลักการออกแบบได้ในหัวข้อที่ 3.4.2.1 และการนำกระแสที่มีค่าสัมประสิทธิ์อุณหภูมิที่มีค่าเป็นบวกหักล้างกัน กับค่าแรงดันขีดเริ่ม V_t ของมอสทรานซิสเตอร์กับค่าความเคลื่อนที่ได้ของมอสทรานซิสเตอร์ μ_n โดยเรียกวิธีนี้ว่าการชดเชยค่าความเคลื่อนที่ได้กับค่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์ ซึ่งอธิบายการออกแบบได้ในหัวข้อที่ 3.4.2.2 โดยค่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์ขึ้นกับอุณหภูมิมิมีค่าเป็นดังสมการที่ 3.41 และค่าความเคลื่อนที่ได้ของมอสทรานซิสเตอร์ขึ้นกับอุณหภูมิมิมีค่าเป็นดังสมการที่ 3.42

$$V_t(T) = V_{t0} + \alpha_{vt} (T - T_0) \quad (3.41)$$

$$\mu_n(T) = \mu_n(T_0)(T/T_0)^{\alpha_\mu} \quad (3.42)$$

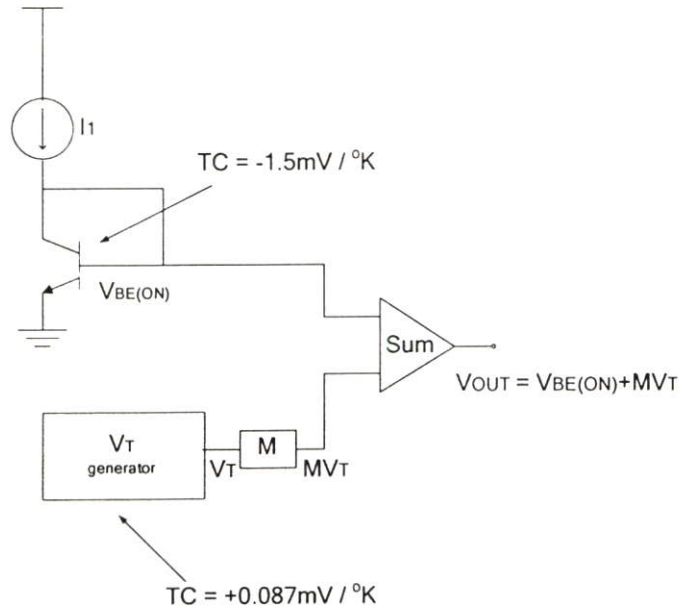
3.4.2 การสร้างวงจรแรงดันอ้างอิง

ในการออกแบบวงจรแรงดันอ้างอิงคือการสร้างวงจรที่แรงดันคงที่ โดยแรงดันที่สร้างสามารถสร้างแรงดันที่มีการตอบสนองต่อสภาพแวดล้อมในระบบน้อยมาก ซึ่งสภาพแวดล้อมในระบบของวงจรรอจะลอกคือแหล่งจ่ายแรงดันและอุณหภูมิ โดยทั่วไปวงจรแรงดันอ้างอิงนิยมใช้ วงจรแบนแก๊ป (Bandgap)[16-20] ซึ่งเป็นวงจรที่สามารถสร้างแรงดันที่ไม่ขึ้นกับอุณหภูมิได้ดี แต่มีข้อเสียที่ วงจรแรงดันอ้างอิงประเภทนี้ออกแบบให้ทำงานที่แหล่งจ่ายแรงดันต่ำได้ยาก เนื่องจากวงจรจะให้ค่าแรงดันเอาต์พุตที่มีค่าค่อนข้างสูง ซึ่งจะอธิบายในหัวข้อที่ 3.4.2.1 และเพื่อที่จะสามารถสร้างวงจรแรงดันอ้างอิงที่มีการใช้กำลังงานต่ำได้นั้น จึงนำเสนอวิธีการชดเชยผลของอุณหภูมิต่อค่าความเคลื่อนที่ได้และค่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์ ในหัวข้อที่ 3.4.2.2

3.4.2.1 วงจรแบนแก๊ป (Bandgap)

ในการออกแบบวงจรแบนแก๊ป หรือวงจรที่สร้างแรงดันอ้างอิงที่ไม่ขึ้นกับอุณหภูมิได้โดยอาศัยหลักการพื้นฐานที่ว่าแรงดันที่ตกคร่อมขาเบส-อิมิตเตอร์ไบโพลาร์ทรานซิสเตอร์ $V_{BE(ON)}$ จะมีค่าสัมประสิทธิ์ของอุณหภูมิเป็นลบกับแรงดันอุณหภูมิ VT ที่มีค่าสัมประสิทธิ์ของอุณหภูมิที่เป็นบวกโดยนำค่าสัมประสิทธิ์ทั้งสองค่ามาหักล้างกันให้เป็นศูนย์ เพื่อสร้างแรงดันที่ไม่ขึ้นกับ

อุณหภูมิคงรูปที่ 3.27 จากหลักการพื้นฐานนี้ทำให้สามารถสร้างวงจรเบนแก้ป้ที่สามารสร้างแรงดันที่ไม่ขึ้นกับอุณหภูมิได้



รูปที่ 3.27 หลักการสร้างวงจรเบนแก้ป้

จากรูปที่ 3.27 จะหาความสัมพันธ์ของแรงดันที่เกิดขึ้นที่ขาเบส-อิมิตเตอร์ไบโพลาร์ทรานซิสเตอร์ $V_{BE(ON)}$ เมื่อเทียบกับอุณหภูมิมิค่าเป็นดังสมการที่ 3.43

$$\frac{\partial V_{BE}}{\partial T} = \frac{V_{BE} - (4 + m)V_T - E_g / q}{T} \quad (3.43)$$

เมื่อ $E_g \approx 1.12eV$, $m \approx -3/2$ และ $T = 300^\circ K$ จะได้แรงดันที่เกิดขึ้นที่ขาเบส-อิมิตเตอร์ไบโพลาร์ทรานซิสเตอร์มีค่าเปลี่ยนแปลงขึ้นกับอุณหภูมิมิค่าเป็น $\frac{\delta V_{BE}}{\delta T} \approx -1.5mV / ^\circ K$ จากรูปที่ 3.27 สามารถเขียนสมการหาแรงดันเอาต์พุตได้เป็นดังสมการที่ 3.44

$$V_{OUT} = V_{BE(on)} + MV_T \quad (3.44)$$

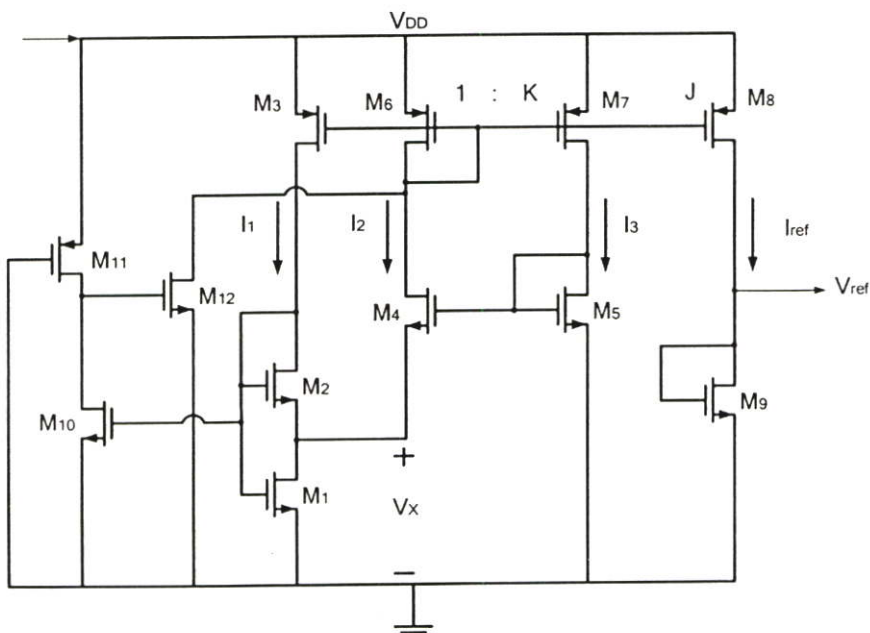
จากสมการที่ 3.44 จะเห็นว่าสมการแรงดันเอาต์พุตที่เกิดขึ้นอยู่ในรูปความสัมพันธ์ของแรงดันที่ขาเบส-อิมิตเตอร์ไบโพลาร์ทรานซิสเตอร์บวกกับจำนวนเท่าของแรงดันอุณหภูมิ V_T ดังนั้นถ้านำสมการที่ 3.44 มาหาค่าความสัมพันธ์เทียบกับอุณหภูมิมิค่าเป็นดังสมการที่ 3.45

$$\frac{\delta V_{OUT}}{\delta T} = \frac{\delta V_{BE(on)}}{\delta T} + M \frac{\delta V_T}{\delta T} \quad (3.45)$$

ซึ่งในสมการที่ 3.45 ค่าแรงดันที่ตกคร่อมเบส-อิมิตเตอร์ไบโพลาร์ทรานซิสเตอร์มีค่าสัมประสิทธิ์อุณหภูมิเป็น $\frac{\delta V_{BE}}{\delta T} \approx -1.5mV/^{\circ}K$ และ $\frac{\delta V_T}{\delta T} \approx +0.087mV/^{\circ}K$ ดังนั้นถ้าต้องการออกแบบให้แรงดันเอาต์พุตที่เกิดขึ้นมีค่าไม่ขึ้นกับอุณหภูมิก็ต่อเมื่อค่า $M \approx 17.2$ และเมื่อนำค่า $M \approx 17.2$ แทนค่าลงไปในสมการที่ 3.44 โดยค่าจะได้ค่าแรงดันที่ตกคร่อมเบส-อิมิตเตอร์ไบโพลาร์ทรานซิสเตอร์มีค่าประมาณ 700mV และค่าแรงดันอุณหภูมิ V_T มีค่าประมาณ 0.032V จะทำให้สมการที่ 3.44 ให้แรงดันเอาต์พุตมีค่าเป็น 1.25V ซึ่งจะเห็นว่าแรงดันเอาต์พุตที่ได้จะมีค่าสูงจึงยากต่อนำไปใช้งานในวงจรที่ต้องใช้แรงจ่ายแรงดันต่ำ ดังนั้นจึงได้นำเสนอการสร้างวงจรแรงดันอ้างอิงใหม่ โดยอาศัยวิธีการชดเชยผลของอุณหภูมิกำความเคลื่อนที่ได้และค่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์ ดังในหัวข้อที่ 3.4.2.2

3.4.2.2 การออกแบบวงจรแรงดันอ้างอิงที่มีการใช้กำลังงานต่ำ

ในการออกแบบวงจรสร้างกระแส และแรงดันอ้างอิงที่กล่าวมาข้างต้นเป็นพื้นฐานที่จะถูกใช้ในการสร้างวงจรรูปแบบต่างๆ ในหัวข้อนี้จะเป็นการนำเอาพื้นฐานการสร้างวงจรสร้างกระแสและแรงดันอ้างอิงมาประยุกต์ใช้กับการสร้างวงจรใหม่ที่มีเสถียรภาพ และมีการใช้กำลังงานต่ำ เพื่อช่วยเพิ่มประสิทธิภาพในวงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยังให้มีการใช้กระแสต่ำซึ่งวงจรที่ใช้มีลักษณะดังรูปที่ 3.28



รูปที่ 3.28 วงจรแรงดันอ้างอิงที่มีการใช้กำลังงานต่ำ

ซึ่งวงจรใช้หลักการ ชดเชยผลของอุณหภูมิค่าความเคลื่อนที่ได้และค่าแรงดันขีดเริ่มมอสทรานซิสเตอร์[21-23] จากรูปที่ 3.28 วงจรประกอบด้วยมอสทรานซิสเตอร์จำนวน 12 ตัว โดยวงจรแบ่งออกเป็น 3 ส่วนได้แก่ ส่วนสร้างกระแส M1-M8 ส่วนสร้างแรงดัน M9 ส่วนการเริ่มต้นทำงาน (Start up) M10-M12 ในการออกแบบวงจรสามารถพิจารณาได้จากสมการแรงดันที่ตกคร่อมขาเกต-เดรนมอสทรานซิสเตอร์ M9 โดยมอสทรานซิสเตอร์ M9 มีการต่อแบบไดโอด ซึ่งจะทำให้มอสทรานซิสเตอร์ทำงานในย่านกระแสอิ่มตัว และมีค่าแรงดันที่เกิดขึ้นมีค่าเป็นดังสมการที่ 3.45

$$V_{GS9} = V_{ref} = V_t + \sqrt{\frac{2nI_D(T)}{\mu_n(T)c_{ox}(W/L)}} \quad (3.45)$$

จากสมการสมมติให้กระแสเดรนมอสทรานซิสเตอร์ M9 เป็นฟังก์ชันกับอุณหภูมิ $I_D(T)$ หลังจากนั้นทำการแทนค่า สมการค่าความเคลื่อนที่ได้กับค่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์ที่ 3.41 กับ 3.42 ลงในสมการที่ 3.45 ตามลำดับ และหาอนุพันธ์แรงดันเอาท์พุท V_{ref} เทียบกับอุณหภูมิสมการที่ 3.45 ได้เป็นดังสมการที่ 3.46

$$\frac{\delta V_{ref}}{\delta T} = \alpha_v + \sqrt{\frac{2n}{c_{ox}(W/L)}} \left[\frac{\delta I_D(T)}{\delta T} \frac{1}{\mu_n(T)} + I_D(T) \frac{\delta(1/\mu_n(T))}{\delta T} \right] \quad (3.46)$$

จากสมการที่ 3.46 ถ้าสามารถหาเงื่อนไขที่ทำให้ $\frac{\delta V_{ref}}{\delta T} = 0$ แล้วจะได้แรงดันเอาท์พุทที่เกิดขึ้นมีค่าไม่เปลี่ยนแปลงกับอุณหภูมิหรือสามารถสร้างแรงดันอ้างอิงได้ โดยวิธีการนี้จะสามารถเรียกได้ว่าหลักการชดเชยค่าความเคลื่อนที่ของอิเล็กตรอนกับค่าแรงดันขีดเริ่มมอสทรานซิสเตอร์ จากรูปที่ 3.28 จะเห็นว่าแรงดันอ้างอิงเกิดจากแรงดันที่ขาเกต-ซอร์สมอสทรานซิสเตอร์ M9 ซึ่งสามารถหาแรงดันเอาท์พุทที่เกิดขึ้นเป็นดังสมการที่ 3.45 จากนั้นนำค่าของกระแสอ้างอิงที่หาได้จากสมการที่ 3.40 และสมการค่าความเคลื่อนที่ที่ได้กับค่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์ที่ 3.41 และ 3.42 แทนค่าลงไปในสมการที่ 3.45 จะได้แรงดันอ้างอิงมีค่าเป็นดังสมการที่ 3.47

$$V_{ref} = V_{gs9} = V_{t0} + \alpha_v(T - T_0) + \sqrt{\frac{2n}{(W/L)_9}} \cdot \sqrt{\frac{I_{ref}}{k_n}} \quad (3.47)$$

แล้วหาอนุพันธ์แรงดันเอาท์พุท V_{ref} เทียบกับอุณหภูมิจะได้ค่าใหม่เป็นดังสมการที่ 3.48

$$\frac{\delta V_{ref}}{\delta T} = +\alpha_v + \frac{n(W/L)_1 k}{q} \ln \left(\frac{(W/L)_4 (W/L)_7}{(W/L)_5 (W/L)_6} \right) \sqrt{\frac{J}{(W/L)_9 (W/L)_2}} \quad (3.48)$$

จากสมการที่ 3.48 จะมีค่าไม่ขึ้นกับอุณหภูมิก็ต่อเมื่อ $\frac{\delta V_{ref}}{\delta T} = 0$ หรือสามารถออกแบบวงจรให้สมการที่ 3.49 เป็นจริง โดยทั่วไปค่า α_{vt} จะมีค่าประมาณ $-2mV/^{\circ}K$

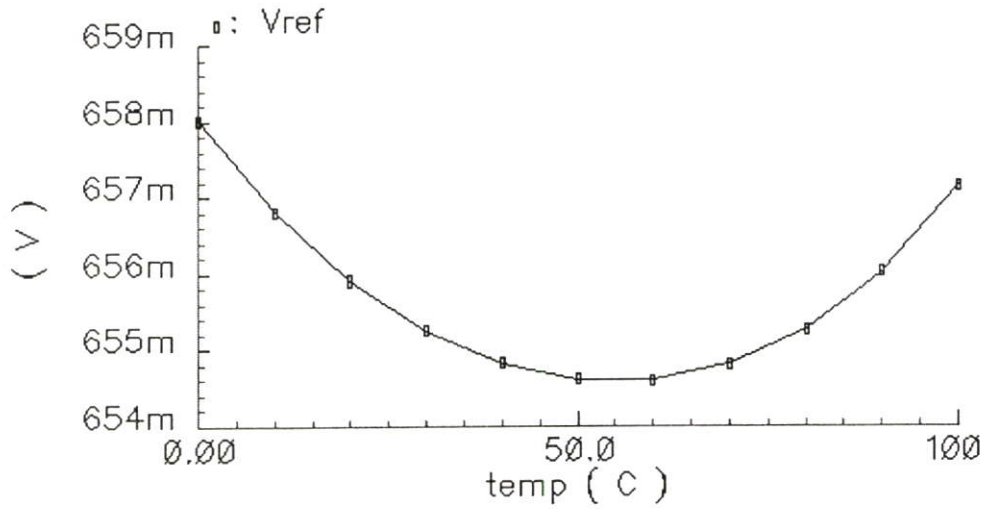
$$-\alpha_{vt} = + \frac{n(W/L)_1 k}{q} \ln \left(\frac{(W/L)_4 (W/L)_7}{(W/L)_5 (W/L)_6} \right) \sqrt{\frac{J}{(W/L)_9 (W/L)_2}} \quad (3.49)$$

จากสมการที่ 3.49 ได้ทำการออกแบบวงจรแรงดันอ้างอิงในรูปที่ 3.28 โดยใช้ขนาดของทรานซิสเตอร์ในตารางที่ 3.6 โดยสามารถนำวงจรในรูปที่ 3.28 มาจำลองผลการทำงานของแรงดันเอาต์พุต V_{ref} กับอุณหภูมิเป็นดังในรูปที่ 3.29 ซึ่งแรงดันเอาต์พุต V_{ref} ที่สร้างขึ้นมีค่าเปลี่ยนแปลงกับอุณหภูมิในช่วง $0-100^{\circ}C$ เพียงแค่ $52ppm/^{\circ}C$ และกราฟแสดงแรงดันเอาต์พุต V_{ref} กับแหล่งจ่ายแรงดัน V_{DD} เป็นดังในรูปที่ 3.30 ซึ่งแรงดันเอาต์พุต V_{ref} มีค่าเปลี่ยนแปลงกับแหล่งจ่ายแรงดัน V_{DD} เป็น $30mV$

ตารางที่ 3.6 ขนาดของทรานซิสเตอร์ที่ใช้ในวงจรแรงดันอ้างอิง

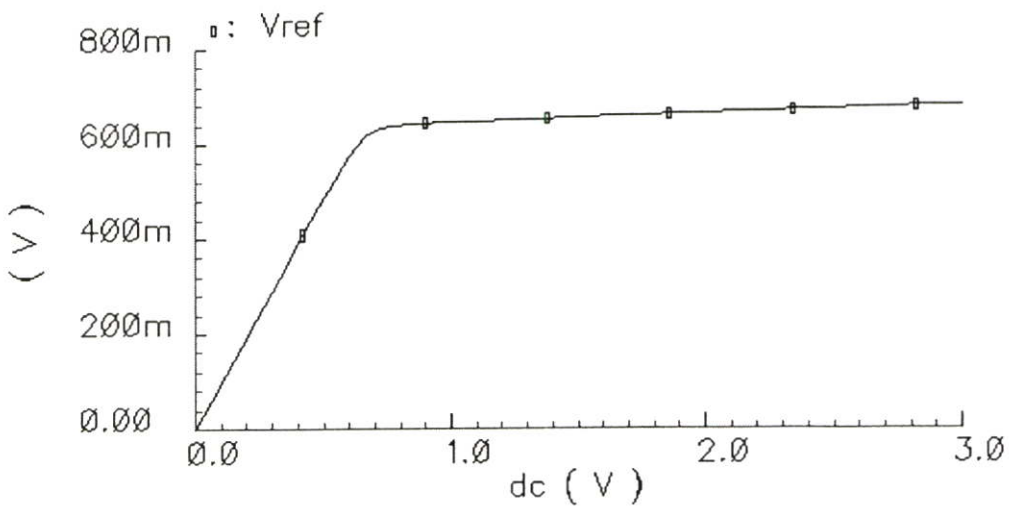
ทรานซิสเตอร์	ขนาด	หน่วย
M1	W=1 L=50	μm
M2	W=1 L=150	μm
M3	W=10 L=5	μm
M4	W=20 L=10	μm
M5	W=10 L=10	μm
M6	W=10 L=5	μm
M7	W=5 L=1	μm
M8	W=13 L=1	μm
M9	W=1 L=60	μm
M10	W=10 L=10	μm
M11	W=1 L=150	μm
M12	W=20 L=1	μm

DC Response



รูปที่ 3.29 การเปลี่ยนของแรงดันอ้างอิงกับอุณหภูมิ

DC Response

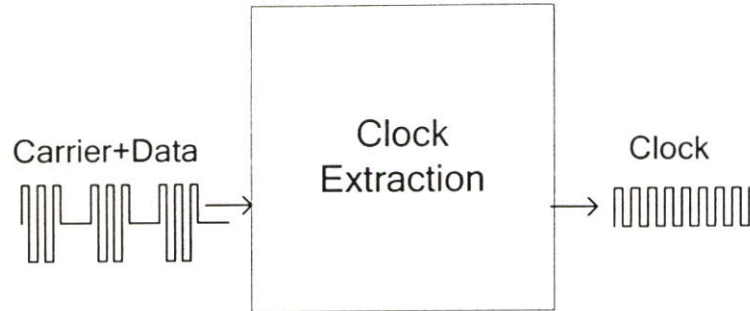


รูปที่ 3.30 การเปลี่ยนของแรงดันอ้างอิงกับแหล่งจ่ายแรงดัน

3.5 วงจรออสซิลเลเตอร์ (Oscillator)

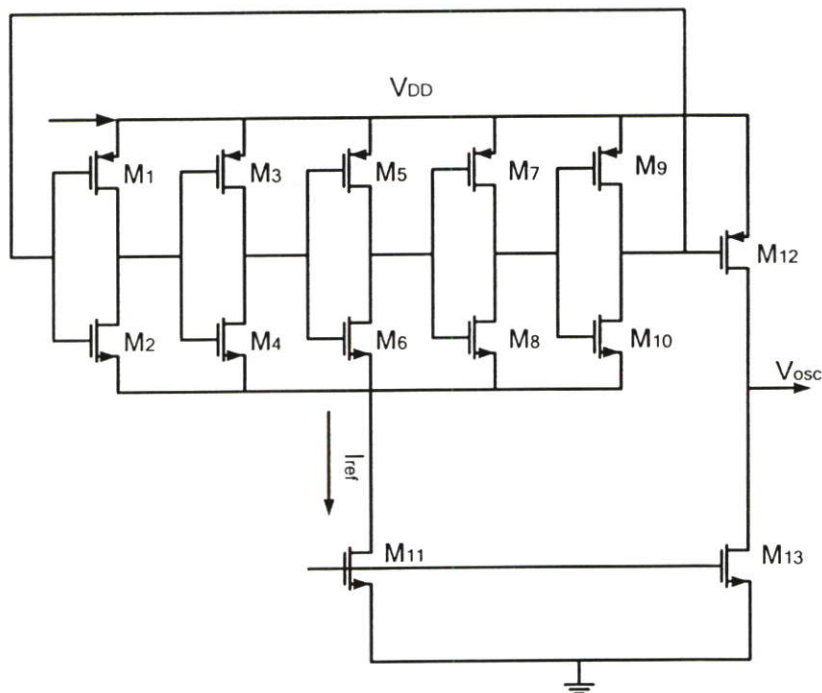
ในระบบอาร์เอฟไอดีจำเป็นต้องสร้างสัญญาณนาฬิกาขึ้นมา เพื่อทำการส่งให้ภาคควบคุมหรือภาคดิจิทัลเพื่อควบคุมการทำงาน โดยทั่วไปที่ระบบอาร์เอฟไอดีย่านความถี่ต่ำสามารถทำได้ โดยการนำคลื่นพาหะที่มีความถี่ออกมาแยกออกจากข้อมูลเพื่อนำเอาคลื่นพาหะมาใช้เป็นสัญญาณนาฬิกาด้วยวงจรแยกความถี่ (Clock Extraction) ดังแสดงในรูปที่ 3.31 แต่เนื่องจากอาร์เอฟไอดีย่านความถี่สูงยังมีคลื่นความถี่พาหะที่ค่อนข้างสูง ถ้าใช้วงจรแยกความถี่ในการแยกคลื่นพาหะมาใช้

งานจำเป็นที่ต้องใช้กำลังงานสูงและทำได้ยาก ดังนั้นในวงจรอาร์เอฟไอดีย่านความถี่สูงยิ่งจึงทำการสร้างวงจรสร้างสัญญาณนาฬิกาขึ้นมาเอง



รูปที่ 3.31 การแยกความถี่

ในการออกแบบวงจรออสซิลเลเตอร์หรือวงจรสร้างสัญญาณนาฬิกา ในระบบอาร์เอฟไอดีย่านความถี่สูงยิ่งภายในทำได้ยาก เนื่องจากวงจรออสซิลเลเตอร์ในระบบอาร์เอฟไอดีย่านความถี่สูงยิ่งมีความจำเป็นที่จะต้องทนต่อการเปลี่ยนแปลงของอุณหภูมิ แหล่งจ่ายแรงดันที่เปลี่ยนไป และที่สำคัญต้องมีการใช้กำลังงานที่ต่ำ ซึ่งในวิทยานิพนธ์เล่มนี้ได้เลือกใช้วงจรกระแสรีงออสซิลเลเตอร์ (Current starved ring Oscillator)[24] เพราะว่าเป็นวงจรที่สร้างง่ายและมีการใช้กำลังงานต่ำดังในรูปที่ 3.32



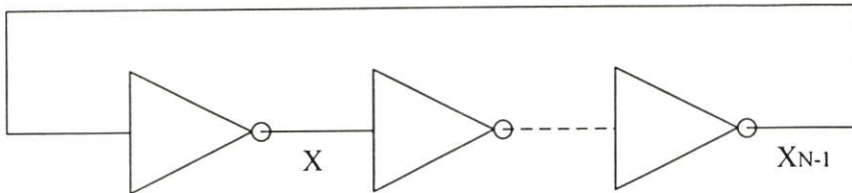
รูปที่ 3.32 วงจรกระแสรีงออสซิลเลเตอร์

3.5.1 การทำงานและออกแบบของวงจรกระแสรีจอสซิลเลเตอร์

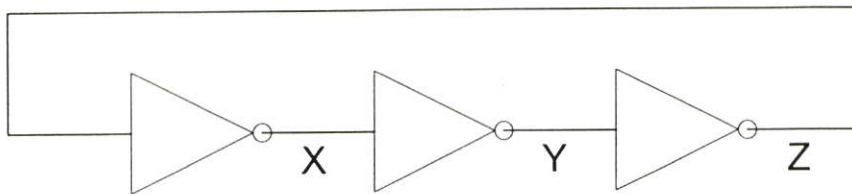
ในการออกแบบวงจรกระแสรีจอสซิลเลเตอร์ในรูปที่ 3.32 จำเป็นต้องเข้าใจถึงหลักการทำงานของวงจรกระแสรีจอสซิลเลเตอร์ จากรูปที่ 3.32 จะเห็นว่าวงจรกระแสรีจอสซิลเลเตอร์ประกอบด้วยวงจรรีจอสซิลเลเตอร์ที่มีอินเวอร์เตอร์ 5 ตัวต่อกัน และมีการจ่ายกระแสให้กับวงจรกระแสรีจอสซิลเลเตอร์ ในหัวข้อที่ 3.5.1 จะอธิบายถึงหลักการทำงานและการออกแบบความถี่ที่เกิดขึ้นในวงจรรีจอสซิลเลเตอร์

3.5.1.1 การออกแบบวงจรรีจอสซิลเลเตอร์

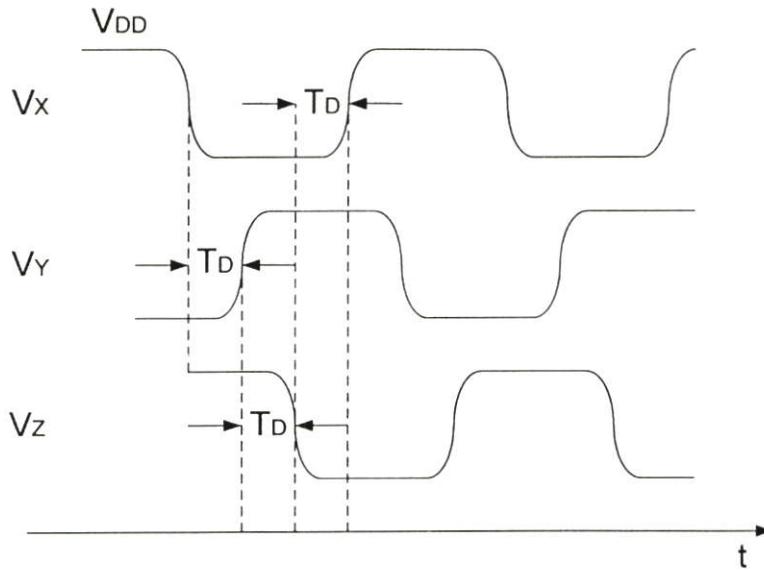
วงจรรีจอสซิลเลเตอร์เป็นวงจรที่เกิดจากการนำเอาวงจรอินเวอร์เตอร์มาต่อกันเป็นจำนวนคี่ดังแสดงในรูปที่ 3.33 ซึ่งจะทำให้เกิดสัญญาณนาฬิกาที่มีค่าความถี่เป็นหนึ่งส่วนสองเท่าของค่าหนึ่งช่วงเวลาของอินเวอร์เตอร์ของแต่ละตัวรวมกัน โดยสามารถอธิบายถึงการเกิดสัญญาณนาฬิกาได้จากการกำหนดให้เลือกใช้อินเวอร์เตอร์จำนวน 3 ตัว มาต่อกันดังรูป 3.34 จะสามารถหาแรงดันสัญญาณที่เกิดขึ้นที่เวลาต่างๆ ได้ดังรูปที่ 3.35 จะเห็นว่าสัญญาณที่จุด X, Y และ Z จะกลับมาซ้อนทับตำแหน่งเดิมเมื่อเวลาผ่านไป 3 TD หรือ 3 เท่าของค่าหนึ่งช่วงเวลาที่เกิดขึ้นในอินเวอร์เตอร์แต่ละตัว ซึ่งสามารถนำเอาสัญญาณที่เกิดขึ้นในจุดต่างๆ มาใช้เพื่อเป็นสัญญาณนาฬิกา ดังนั้นสามารถหาค่าความถี่ที่เกิดขึ้นในวงจรรีจอสซิลเลเตอร์ มีค่าดังสมการที่ 3.51 หรือสามารถเขียนในรูปความสัมพันธ์กับจำนวนอินเวอร์เตอร์ในสมการที่ 3.52



รูปที่ 3.33 วงจรรีจอสซิลเลเตอร์



รูปที่ 3.34 วงจรรีจอสซิลเลเตอร์ที่มีอินเวอร์เตอร์ 3 ตัว



รูปที่ 3.35 สัญญาณที่เกิดขึ้นในวงจรอินเวอร์เตอร์ที่มีอินเวอร์เตอร์ 3 ตัว

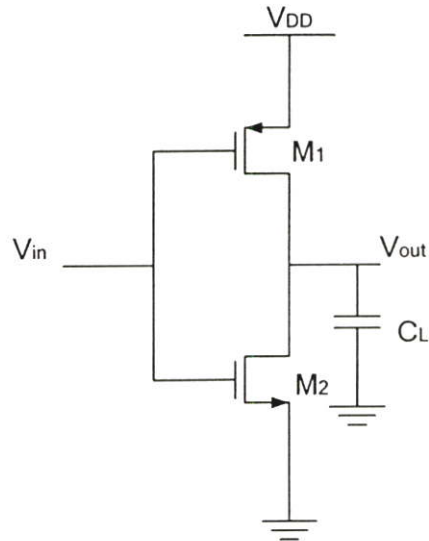
$$f_{max} = 1/[6(t_r + t_f)] = 1/(6T_D) \quad (3.51)$$

หรือ

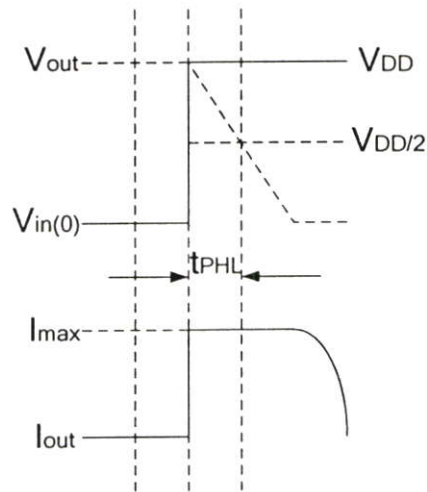
$$f_{max} = 1/(2NT_D) \quad (3.52)$$

3.5.1.2 การออกแบบค่าหน่วยเวลาของอินเวอร์เตอร์ (TD)

การออกแบบหาความถี่ที่เกิดขึ้นในวงจรอินเวอร์เตอร์ในสมการที่ 3.52 สามารถทำได้ โดยการกำหนดจำนวนอินเวอร์เตอร์ที่ใช้ในวงจรอินเวอร์เตอร์ \$N\$ กับ ค่าหน่วยเวลาในวงจรอินเวอร์เตอร์ \$T_D\$ ซึ่งค่าหน่วยเวลาที่เกิดขึ้นในวงจรอินเวอร์เตอร์จะเกิดจากค่าของตัวทานและค่าของตัวเก็บประจุในวงจรอินเวอร์เตอร์ จากรูปที่ 3.36 แสดงโครงสร้างวงจรอินเวอร์เตอร์ที่ใช้ในวงจรอินเวอร์เตอร์ ในการออกแบบหาค่าหน่วยเวลาที่เกิดขึ้นพิจารณาได้จากการป้อนสัญญาณอินพุตที่เปลี่ยนแปลงจากลอจิกต่ำ \$V_{in}(0)\$ ไปลอจิกสูง \$V_{DD}\$ ดังในรูปที่ 3.37 แล้วหาเวลาที่เอาต์พุตมีค่าเปลี่ยนแปลงจากลอจิกสูง \$V_{DD}\$ ไปลอจิกต่ำ \$V_{in}(0)\$ โดยหาเวลาที่อินพุตมีขนาดเป็นครึ่งหนึ่งของลอจิกสูง \$V_{DD}/2\$ ถึงที่เวลาเอาต์พุตมีขนาดเป็นครึ่งหนึ่งของลอจิกสูง \$V_{DD}/2\$ แสดงในรูปที่ 3.37 ซึ่งสามารถเรียกค่าที่ได้ว่าค่าหน่วยเวลาจากลอจิกสูงไปลอจิกต่ำ \$t_{phl}\$ และในกรณีตรงข้ามเมื่อทำการป้อนอินพุตที่เปลี่ยนแปลงจากลอจิกสูง \$V_{DD}\$ ไปลอจิกต่ำ \$V_{in}(0)\$ จะเรียกค่าที่ได้ว่าค่าหน่วยเวลาจากลอจิกต่ำไปลอจิกสูง \$t_{plh}\$ โดยค่าหน่วยเวลา \$T_D\$ จะมีค่าเท่ากับผลรวมของค่าหน่วยเวลา \$t_{phl} + t_{plh}\$

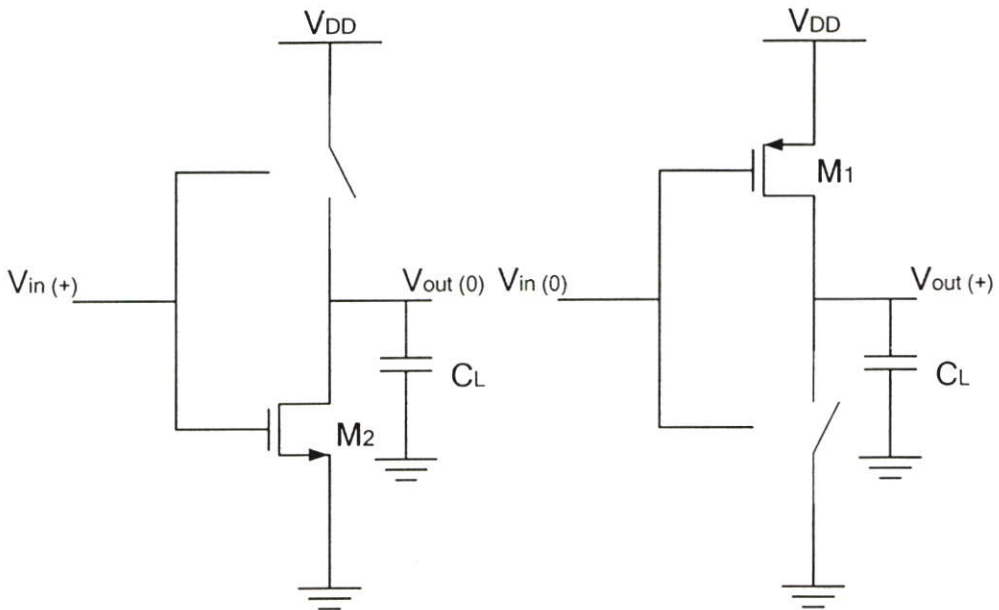


รูปที่ 3.36 วงจรอินเวอร์เตอร์

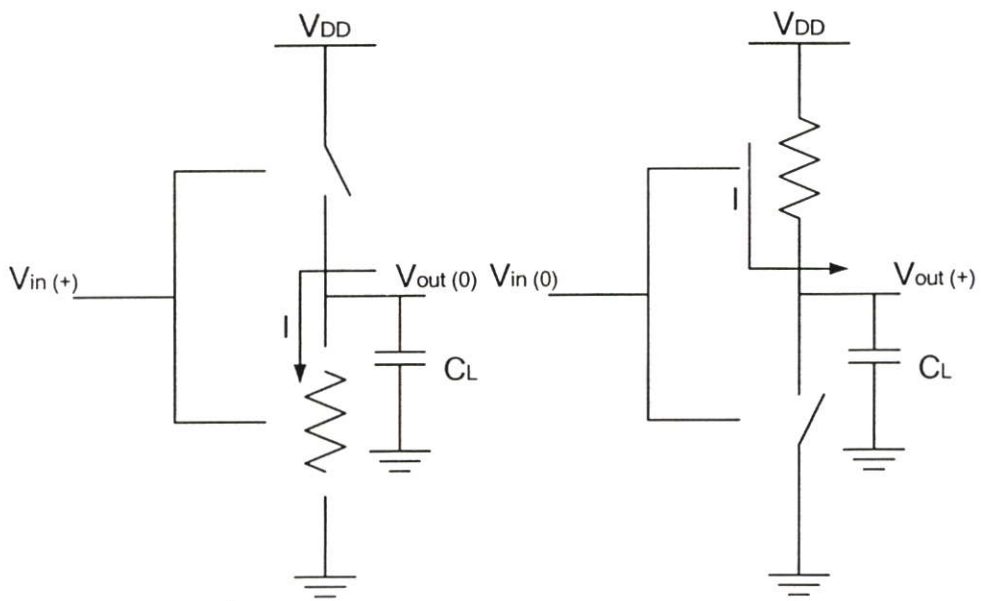


รูปที่ 3.37 สัญญาณในวงจรอินเวอร์เตอร์

ในการหาค่าหน่วยเวลา t_{phl} จะเริ่มวิเคราะห์จากการให้อินพุตที่เปลี่ยนแปลงจากลอจิกต่ำ $V_{in(0)}$ ไปลอจิกสูง V_{DD} ดังในรูปที่ 3.37 จากรูปที่ 3.38 ในขณะที่อินพุตมีลอจิกต่ำ $V_{in(0)}$ จะให้แรงดันเอาต์พุตของอินเวอร์เตอร์มีลอจิกสูง V_{DD} และเมื่อทำการกลับอินพุตจากลอจิกต่ำ $V_{in(0)}$ ไปสูง V_{DD} โดยแรงดันอินพุตลอจิกสูง V_{DD} ทำให้ขาเกตเอ็นมอสทรานซิสเตอร์จะมีค่าสูงพอที่จะทำให้เอ็นมอสทรานซิสเตอร์สามารถนำกระแสจากตัวเก็บประจุลงสู่กราวด์ และแรงดันอินพุต V_{DD} มีค่ามากพอที่จะทำให้พีมอสทรานซิสเตอร์ไม่สามารถนำกระแสได้ โดยสามารถแทนวงจรตอนที่กระแสไหลจากตัวเก็บประจุลงกราวด์เป็นดังในรูปที่ 3.39 โดยแทนเอ็นมอสทรานซิสเตอร์ที่ทำหน้าที่ให้กระแสไหลผ่านเป็นตัวต้านทาน โดยสามารถหาค่าหน่วยเวลา t_{phl} ได้จากสมการที่ 3.53



รูปที่ 3.38 การทำงานของวงจรรินเวอร์เตอร์



รูปที่ 3.39 แบบจำลองการทำงานของวงจรรินเวอร์เตอร์

$$I_{OUT} = C_L \frac{dV_{OUT}}{dT} \quad (3.53)$$

จากสมการที่ 3.53 สามารถแทนค่าหาค่าหน่วยเวลา tp_{hl} ได้โดยหาเวลาที่เอาท์พุทมีค่าเป็น $V_{DD}/2$ ซึ่งที่เวลาที่เอาท์พุทมีค่าเป็น $V_{DD}/2$ กระแสจะมีค่า I_{max} ดังรูปที่ 3.37 ซึ่งสามารถแทนค่าสมการที่ 3.53 ได้เป็นสมการที่ 3.54

$$t_{PHL} = C_L \frac{V_{DD}/2}{I_{max}} \quad (3.54)$$

แต่ในการหาค่าหน่วยเวลา t_{PHL} ยังสามารถหาได้จากสมการค่าคงตัวเวลาในตัวต้านทานกับตัวเก็บประจุ (RC Time constant) ซึ่งมีค่าเป็นดังสมการที่ 3.55

$$V_{OUT} = V_{DD}(1 - e^{-t/RC}) \quad (3.55)$$

โดยสามารถหาค่าหน่วยเวลา t_{PHL} ได้โดยแทนค่า V_{OUT}=V_{DD}/2 ซึ่งจะได้ว่าค่าหน่วยเวลาที่เกิดขึ้นมีค่าเป็นดังสมการที่ 3.56

$$t_{PHL} = 0.69RC \quad (3.56)$$

จากสมการที่ 3.54 และ 3.56 เป็นสมการที่ใช้สำหรับหาค่าหน่วยเวลา t_{PHL} ที่เกิดขึ้นโดยสามารถใช้สมการใดสมการหนึ่งในการหาค่าหน่วยเวลา และในกรณีของค่าหน่วยเวลา t_{PLH} ก็สามารถคิดได้โดยวิธีเดียวกันแต่กลับการป้อนสัญญาณอินพุตจากลอจิกสูง V_{DD} ไปลอจิกต่ำ V_{in}(0) ซึ่งจะให้สมการเหมือนกับสมการค่าหน่วยเวลา t_{PHL}

3.5.2 ความสัมพันธ์ของกระแสในวงจรกระแสริงออสซิลเลเตอร์

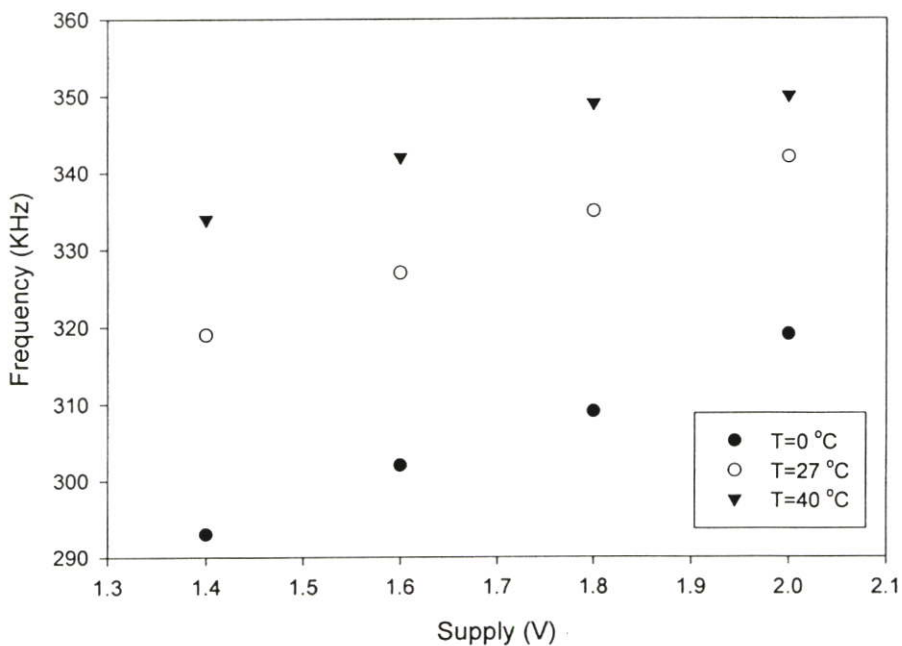
จากที่ได้ทำการหาวิธีการหาสมการการออกแบบวงจรริงออสซิลเลเตอร์ให้ได้ความถี่ที่ต้องการแล้ว แต่วงจรริงออสซิลเลเตอร์ก็มีข้อเสียคือเมื่อวงจรมีค่าแหล่งจ่ายแรงดันเปลี่ยนแปลงจะทำให้กระแสมีค่าเปลี่ยนแปลงส่งผลให้ความถี่มีค่าเปลี่ยนแปลง เพราะค่าความต้านทานในวงจรมีค่าเปลี่ยนแปลง จากสมการที่ 3.56 จะเห็นว่าค่าความถี่ขึ้นกับตัวต้านทานและตัวเก็บประจุโดยทั่วไปค่าตัวเก็บจะประจุจะมีค่าไม่เปลี่ยนแปลงเมื่อแหล่งจ่ายแรงดันเปลี่ยนแปลงไป แต่ค่าความต้านทานจะมีค่าเปลี่ยนแปลง ดังนั้นในวงจรกระแสริงออสซิลเลเตอร์จึงทำการควบคุมกระแสในวงจรริงออสซิลเลเตอร์เพื่อลดค่าการเปลี่ยนแปลงของตัวต้านทาน โดยพิจารณาหาค่าความต้านทานในวงจรอินเวอร์เตอร์ได้จากการนำสมการที่ 3.54 มาเท่าสมการที่ 3.56 ซึ่งจะหาค่าความต้านทานที่เกิดขึ้นได้ดังสมการที่ 3.57 จะเห็นว่าถ้ากระแสมีค่าคงที่ค่าตัวต้านทานจะขึ้นกับแรงจ่ายแรงดันเท่านั้น

$$R = \frac{(V_{DD}/2)}{0.69I_{max}} \approx \frac{(V_{DD}/2)}{0.7I_{max}} \quad (3.57)$$

ในตารางที่ 3.7 เป็นขนาดของทรานซิสเตอร์ที่ใช้ในการออกแบบวงจรออสซิลเลเตอร์ โดยได้ทำการจำลองผลการทำงานของวงจรออสซิลเลเตอร์ และเขียนกราฟแสดงความสัมพันธ์ระหว่างความถี่กับแหล่งจ่ายแรงดันที่อุณหภูมิ 0-40 °C โดยวงจรกระแสรีออสซิลเลเตอร์ที่ออกแบบมีค่าความถี่เปลี่ยนแปลง 10% ในช่วงแหล่งจ่ายแรงดัน 1.5V-2V และอุณหภูมิในช่วง 0-40 °C ดังแสดงในรูปที่ 3.40

ตารางที่ 3.7 ขนาดมอสทรานซิสเตอร์ที่ใช้ในวงจรออสซิลเลเตอร์

ทรานซิสเตอร์	ขนาด	หน่วย
M1,M3,M5,M7,M9	W=4 L=4	μm
M2,M4,M6,M8,M10	W=2 L=2	μm
M11	W=2 L=10	μm
M12	W=9 L=1	μm
M13	W=2 L=40	μm

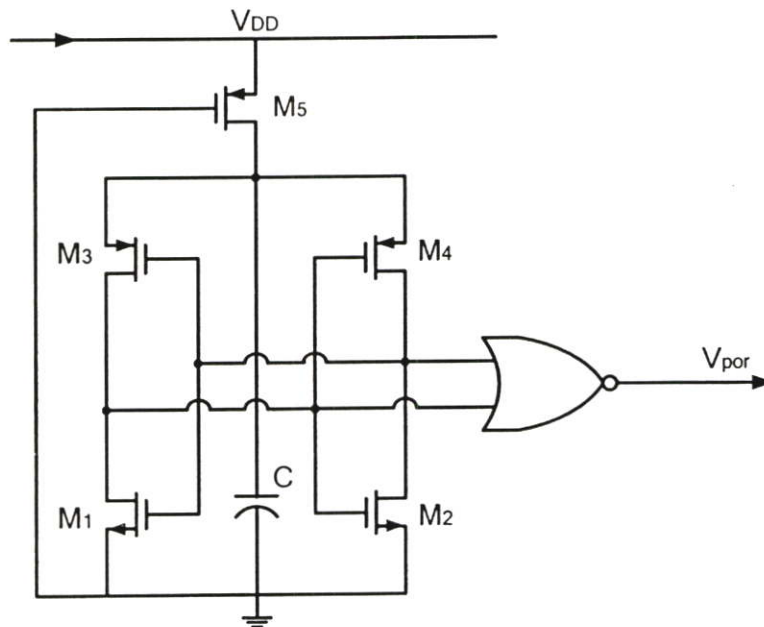


รูปที่ 3.40 การเปลี่ยนแปลงความถี่กับแหล่งจ่ายแรงดันและอุณหภูมิ

3.6 วงจรรีเซต (Power on Reset)

วงจรรีเซตเป็นวงจรที่สร้างขึ้นมา เพื่อทำการสร้างสัญญาณกระตุ้นไปยังส่วนดิจิทัลเพื่อทำการเคลียร์ค่าและเริ่มทำการประมวลผลข้อมูลจากรูปที่ 3.41 เป็นวงจรรีเซตที่ทำการออกแบบซึ่ง

วงจรจะสร้างสัญญาณรีเซ็ต เมื่อค่าแหล่งจ่ายแรงดันมีค่าเพียงพอที่จะทำให้วงจรสามารถทำงานได้จากรูปที่ 3.41 วงจรรีเซ็ตที่ออกแบบภายในวงจรจะประกอบด้วยวงจรรีเซ็ตอินเวอร์เตอร์สองตัวที่มีการต่อสลับกันระหว่างอินพุตกับเอาต์พุตอินเวอร์เตอร์แต่ละตัวซึ่งกันและกัน และอินพุตกับเอาต์พุตอินเวอร์เตอร์แต่ละตัวมาเป็นอินพุตให้กับวงจรรีเซ็ต โดยสามารถแสดงหาวิธีการออกแบบวงจรได้ดังหัวข้อที่ 3.5.1



รูปที่ 3.41 วงจรรีเซ็ต

3.6.1 การออกแบบวงจรรีเซ็ต

ในการออกแบบวงจรรีเซ็ต[25] จะเริ่มจากการกำหนดขนาดของอินเวอร์เตอร์สองตัว โดยกำหนดให้อินเวอร์เตอร์ทั้งสองตัวมีขนาดที่แตกต่างกัน เพื่อให้อินพุตของอินเวอร์เตอร์ทั้งสองตัวมีค่าสูงและต่ำไม่พร้อมกัน ซึ่งจากรูปที่ 3.41 เมื่อแหล่งจ่ายแรงดันมีค่าศูนย์จะทำให้เอาต์พุตอินเวอร์เตอร์ทั้งสองตัวมีค่าเป็นศูนย์หรือลอจิกต่ำ โดยเอาต์พุตของอินเวอร์เตอร์จะเป็นอินพุตให้กับนอร์เกต ทำให้เอาต์พุตของนอร์เกตมีค่าเท่ากับแรงดันแหล่งจ่ายที่เพิ่มขึ้นหรือลอจิกสูง แต่เมื่อแหล่งจ่ายแรงดันเพิ่มขึ้นมากกว่าแรงดันต่ำสุดของอินเวอร์เตอร์ จะทำให้อินเวอร์เตอร์ตัวหนึ่งมีอินพุตเป็นลอจิกต่ำและทำให้อินพุตของอินเวอร์เตอร์อีกตัวหนึ่งมีค่าเป็นลอจิกสูง ดังนั้นเอาต์พุตของอินเวอร์เตอร์ทั้งสองที่เป็นอินพุตของนอร์เกต จะทำให้อาต์พุตของนอร์เกตที่มีค่าเปลี่ยนแปลงจากลอจิกสูงมาสู่ลอจิกต่ำ ซึ่งในการออกแบบสามารถกำหนดเวลาที่สัญญาณเอาต์พุตของนอร์เกตจะเปลี่ยนแปลงจากลอจิกสูงมาเป็นลอจิกต่ำด้วยมอสทรานซิสเตอร์ M5 และตัวเก็บประจุ C ซึ่งค่าหน่วงเวลาที่เกิดขึ้นสามารถคำนวณได้จากสมการกระแสที่ไหลเข้าสู่ตัวเก็บประจุ C ดังสมการที่ 3.58

$$I_C = C \frac{dV_c}{dt} \quad (3.58)$$

โดยค่าของ V_c จะมีค่าเป็น $V_{DD}/2$ และ dt เป็นเวลาที่ต้องการหน่วงก่อนสร้างสัญญาณ T_{delay} ซึ่งสามารถหาเวลาที่ต้องการหน่วงได้เป็นดังสมการที่ 3.59

$$I_C = C \frac{V_{DD}/2}{T_{delay}} \quad (3.59)$$

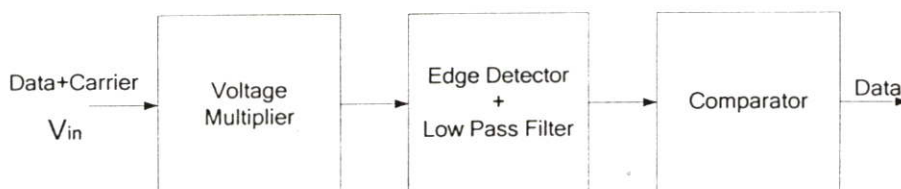
ในการออกแบบวงจรรีเซตได้ทำการใช้ค่าพารามิเตอร์ในตารางที่ 3.8

ตารางที่ 3.8 ค่าพารามิเตอร์ที่ใช้ในวงจรรีเซต

พารามิเตอร์	ขนาด	หน่วย
M1	W=2 L=2	μm
M2	W=1 L=2	μm
M3	W=1 L=2	μm
M4	W=2 L=2	μm
M5	W=1 L=20	μm
C	300	pf

3.7 วงจรดีมอดูเลเตอร์ (Demodulator)

ในระบบอาร์เอฟไอดีย่านความถี่สูงยิ่งที่ทำการออกแบบมีการการรับ-ส่งข้อมูล เป็นแบบการมอดูเลตทางแอมพลิจูด ดังนั้นในวงจรรีเซตลอกส่วนหน้าของแท็การ์เอฟไอดีย่านความถี่สูงยิ่งจึงจำเป็นต้องมีวงจรที่ถอดสัญญาณข้อมูลที่มีการมอดูเลตทางแอมพลิจูด หรือวงจรดีมอดูเลเตอร์ โดยวงจรดีมอดูเลเตอร์ทางแอมพลิจูดจะประกอบด้วย 3 ส่วนหลักๆ ได้แก่ วงจรคูณแรงดัน, วงจรตรวจจับขอบสัญญาณ, และวงจรเปรียบเทียบ ดังแสดงได้ในรูปที่ 3.42 โดยนำเสนอการออกแบบส่วนประกอบต่างๆ ของวงจรดีมอดูเลเตอร์ในหัวข้อที่ 3.6.1-3.6.3



รูปที่ 3.42 ส่วนประกอบของวงจรดีมอดูเลเตอร์

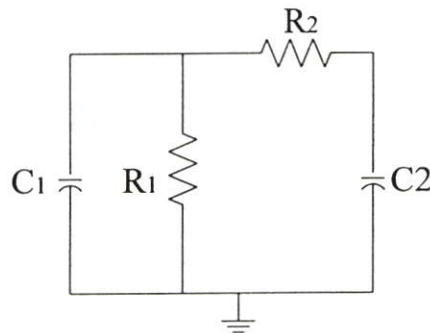
3.7.1 การออกแบบวงจรคูณแรงดันในวงจรมอดูเลเตอร์

วงจรคูณแรงดันจะทำหน้าที่ในการยกระดับสัญญาณอินพุต ที่เกิดจากการเหนี่ยวนำได้จากสายอากาศให้มีค่ามากพอที่จะทำให้วงจรตรวจจับขอบสัญญาณ และวงจรเปรียบเทียบสามารถทำการแยกแรงดันอินพุตที่เข้ามาได้ สามารถออกแบบได้โดยกำหนดแรงดันอินพุตต่ำสุดที่วงจรคูณสามารถทำงานได้ 0.5Vp ที่ความถี่ 900MHz แล้วคำนวณหาแรงดันที่เพียงพอจากสมการที่ 3.7 ที่ทำให้วงจรตรวจจับขอบสัญญาณกับวงจรเปรียบเทียบ สามารถทำการแยกสัญญาณอินพุตออกมาได้ในตารางที่ 3.9 แสดงค่าพารามิเตอร์ที่ใช้ในการออกแบบวงจรคูณแรงดันในวงจรมอดูเลเตอร์

ตารางที่ 3.9 ค่าพารามิเตอร์ที่ใช้ในวงจรมอดูเลเตอร์

พารามิเตอร์	ค่า	หน่วย
ไดโอด	ชอตต์กี	-
ขนาดไดโอด	12 x 48	$\mu\text{m} \times \mu\text{m}$
จำนวน	8	-
ตัวเก็บประจุ	5	pf

3.7.2 การออกแบบวงจรตรวจจับขอบสัญญาณในวงจรมอดูเลเตอร์



รูปที่ 3.43 วงจรตรวจจับขอบสัญญาณ

วงจรตรวจจับขอบสัญญาณจะทำหน้าที่ในการตรวจจับขอบสัญญาณ ซึ่งวงจรตรวจจับขอบสัญญาณจะประกอบด้วยตัวต้านทานและตัวเก็บประจุต่อขนานและอนุกรมกันดังในรูปที่ 3.43 ซึ่งวงจรตรวจจับขอบสัญญาณจะประกอบด้วยตัวกรองความถี่ต่ำ 2 ชุด โดยเอาท์พุทของวงจรกรองความถี่แต่ละตัวจะถูกนำไปใช้เป็นอินพุตให้กับวงจรเปรียบเทียบแรงดัน ในการออกแบบสามารถใช้สมการความถี่คัตออฟหรือสมการที่ 3.16 ซึ่งจะออกแบบให้วงจรกรองความถี่ชุดแรกมีค่าความถี่คัตออฟเท่ากับความถี่ของสัญญาณข้อมูลอินพุตที่ส่งเข้ามา เพื่อจับขอบสัญญาณแรงดันอินพุต และวงจรกรองความถี่ชุดที่สองให้มีค่าความถี่คัตออฟมีค่าประมาณ 10 เท่าของความถี่ข้อมูลเพื่อให้

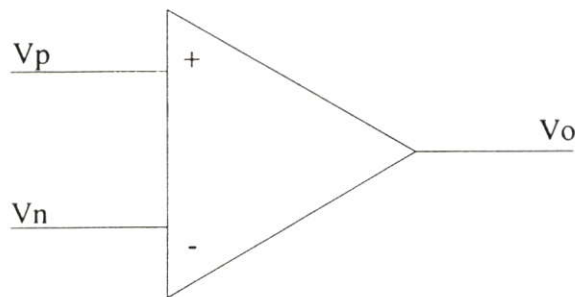
สัญญาณชุดที่สองมีค่าขอบสัญญาณแรงดันที่เรียกว่าชุดแรก และจะนำสัญญาณแรงดันทั้งสองชุดไปใช้ในการเปรียบเทียบอินพุตในวงจรเปรียบเทียบในการสร้างสัญญาณเอาต์พุต โดยมีค่าพารามิเตอร์ที่ใช้ต่างๆ ดังตารางที่ 3.10

ตารางที่ 3.10 ค่าพารามิเตอร์ที่ใช้ในวงจรจذبขอบสัญญาณที่ใช้ในวงจรคิมอคูเลเตอร์

พารามิเตอร์	ค่า	หน่วย
C1	5	pf
C2	50	pf
R1,R2	200	k Ω
ความถี่คัตออฟที่ 1	160	kHz
ความถี่คัตออฟที่ 2	16	kHz

3.7.3 การออกแบบวงจรเปรียบเทียบในวงจรคิมอคูเลเตอร์

วงจรเปรียบเทียบ คือวงจรที่ใช้ในการเปรียบเทียบแรงดันแอนะล็อกอินพุต 2 ค่า แล้วให้แรงดันดิจิทัลเอาต์พุตเป็น 1 หรือ 0 โดยขึ้นกับค่าแรงดันทั้งสอง หรืออาจกล่าวได้ว่าวงจรเปรียบเทียบแรงดัน คือวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลแบบ 1 บิต[26,27]

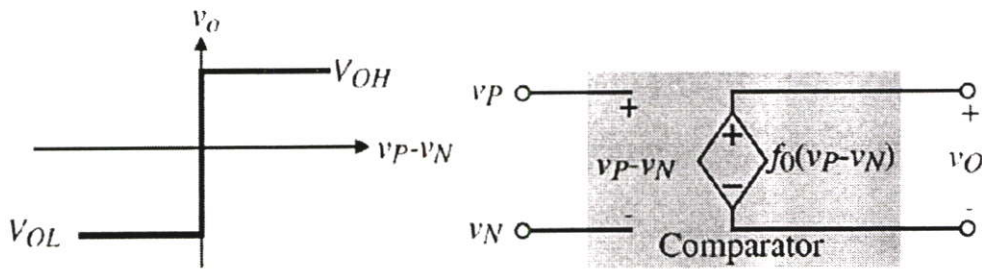


รูปที่ 3.44 วงจรเปรียบเทียบสัญญาณ

วงจรเปรียบเทียบสามารถแสดงได้ดังรูปที่ 3.44 โดยวงจรจะทำการเปรียบเทียบสัญญาณที่ขาบวก V_p กับสัญญาณที่ขาลบ V_n ว่าสัญญาณที่เข้ามาที่ขาใดมีค่ามากกว่ากันก็จะให้เอาต์พุตที่มีค่าเป็นลอจิกสูง V_{OH} หรือลอจิกต่ำ V_{OL} ซึ่งมีฟังก์ชันถ่ายโอนแรงดันของวงจรเปรียบเทียบ โดยมีสัญญาณเอาต์พุตเป็นฟังก์ชันกับสัญญาณผลต่างของอินพุตดังแสดงในสมการที่ 3.60

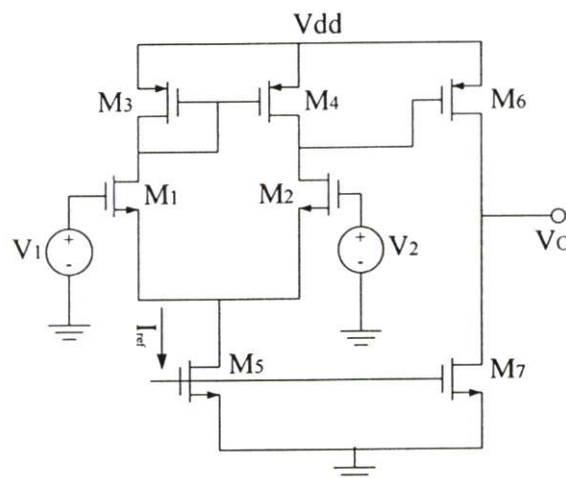
$$f_o(V_p - V_n) = \begin{cases} V_{OH} & \text{when } (V_p - V_n) > 0 \\ V_{OL} & \text{when } (V_p - V_n) < 0 \end{cases} \quad (3.60)$$

ซึ่งจากสมการที่ 3.60 สามารถเขียนกราฟความสัมพันธ์ระหว่างเอาต์พุต V_{OH} และ V_{OL} กับผลต่างแรงดันอินพุตของวงจรเปรียบเทียบ V_P และ V_N มีค่าเป็นดังรูปที่ 3.45



รูปที่ 3.45 ความสัมพันธ์ระหว่างเอาต์พุตและอินพุต

การวงจรเปรียบเทียบในรูปที่ 3.44 สามารถแสดงโครงสร้างวงจรเปรียบเทียบได้ดังในรูปที่ 3.46 ซึ่งในรูปที่ 3.46 เป็นวงจรเปรียบเทียบแบบสองภาค



รูปที่ 3.46 โครงสร้างเปรียบเทียบแบบสองภาค

ในการออกแบบใช้วงจรเปรียบเทียบแบบสองภาคแบบลูปเปิด หรือวงจรออปแอมป์สองภาคที่ไม่มี การชดเชยเพื่อเสถียรภาพดังรูปที่ 3.46 โดยมีคุณสมบัติดังนี้แรงดันเอาต์พุตสูงสุดมีค่าเป็นดัง สมการที่ 3.61 และแรงดันเอาต์พุตต่ำสุดมีค่าเป็นดังสมการที่ 3.62

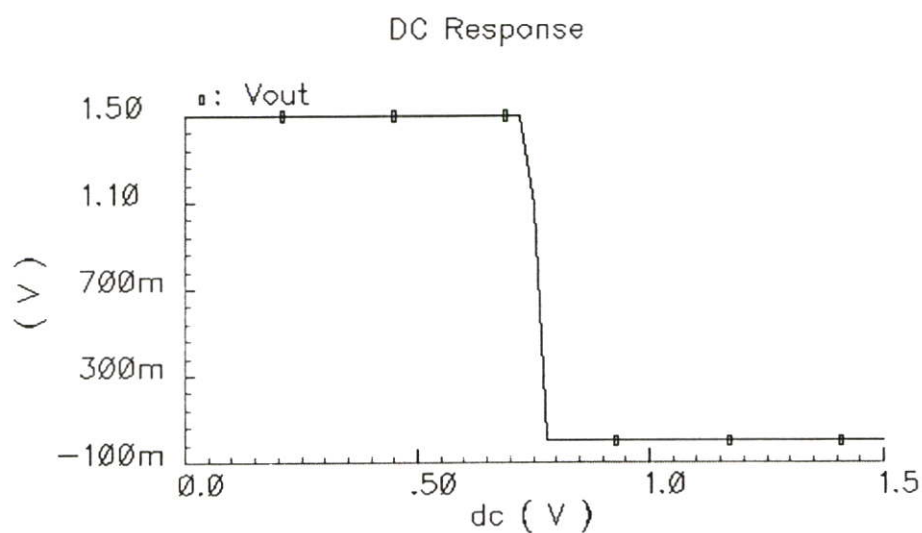
$$V_{OH} = V_{DD} - (V_{DD} - V_{G6(\min)} - |V_t|) \left[1 - \sqrt{1 - \frac{8I_7}{k'(W/L)_6 (V_{DD} - V_{G6(\min)} - |V_t|)^2}} \right] \quad (3.61)$$

$$V_{OL} = 0 \quad (3.62)$$

ซึ่งใช้ค่าขนาดของมอสทรานซิสเตอร์ในตารางที่ 3.11 สามารถออกแบบวงจรเปรียบเทียบแบบสองภาค ที่ให้กราฟผลการจำลองการทำงานระหว่างอินพุตกับเอาต์พุตได้เอาต์พุตเป็นดังรูปที่ 3.47

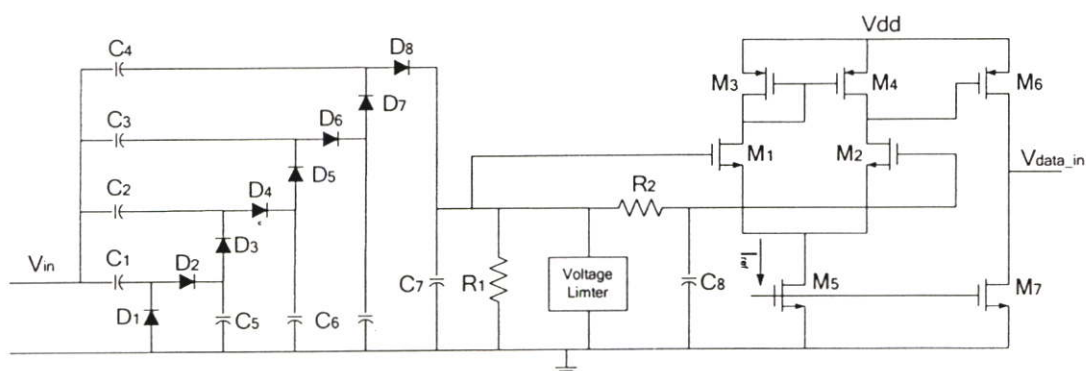
ตารางที่ 3.11 ขนาดของมอสทรานซิสเตอร์ที่ใช้ในวงจรเปรียบเทียบของคิมมอดูเลเตอร์

ทรานซิสเตอร์	ขนาด	หน่วย
M1, M2, M3, M4, M6	W=1 L=0.35	μm
M5	W=20 L=5	μm
M7	W=10 L=5	μm



รูปที่ 3.47 เอาต์พุตของวงจรเปรียบเทียบ

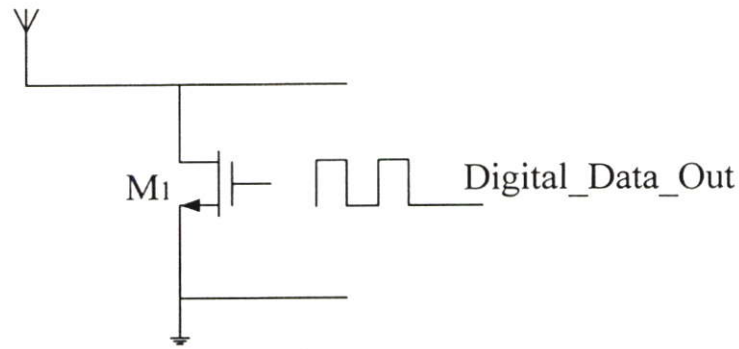
จากการออกแบบในส่วนต่างๆ ของวงจรคิมมอดูเลเตอร์ทำให้สามารถนำวงจรที่ออกแบบในแต่ละส่วนของวงจรคิมมอดูเลเตอร์มาเขียนต่อกันเป็นดังแสดงในรูปที่ 3.48



รูปที่ 3.48 วงจรคิมมอดูเลเตอร์

3.8 วงจรมอดูเลเตอร์ (Modulator)

วงจรมอดูเลเตอร์จะเป็นวงจรที่ทำหน้าที่ในการส่งสัญญาณของข้อมูลจากแท็กกลับไปยังเครื่องอ่าน โดยอาศัยหลักการมอดูเลตทางทางแอมพลิจูดหรือที่เรียกว่า “การสะท้อนกลับ”[28] ในหัวข้อที่ 2.7 ซึ่งสามารถออกแบบวงจรโดยใช้พีมอสหรือเอ็นมอสทรานซิสเตอร์มาแทนสวิทช์ในการเปิด-ปิดวงจรมอดูเลเตอร์ เพื่อเปลี่ยนแปลงค่าอินพุตอินพีแดนซ์ของแท็กดังรูปที่ 3.49



รูปที่ 3.49 วงจรมอดูเลเตอร์

ซึ่งในการออกแบบได้สมมติให้มอสทรานซิสเตอร์ทำงานในย่านกระแสอิ่มตัวและมีสมการกระแสดังในสมการที่ 3.63 และในการออกแบบใช้ขนาดของมอสทรานซิสเตอร์มีค่าเป็นดังตารางที่ 3.12

$$I_{D1} = \frac{1}{2} \mu_n c_{ox} \frac{W}{L} (V_{Digital} - V_{TH})^2 \quad (3.63)$$

ตารางที่ 3.12 ขนาดของมอสทรานซิสเตอร์ที่ใช้ในวงจรมอดูเลเตอร์

ทรานซิสเตอร์	ขนาด	หน่วย
M1	W=200 L=0.35	μm

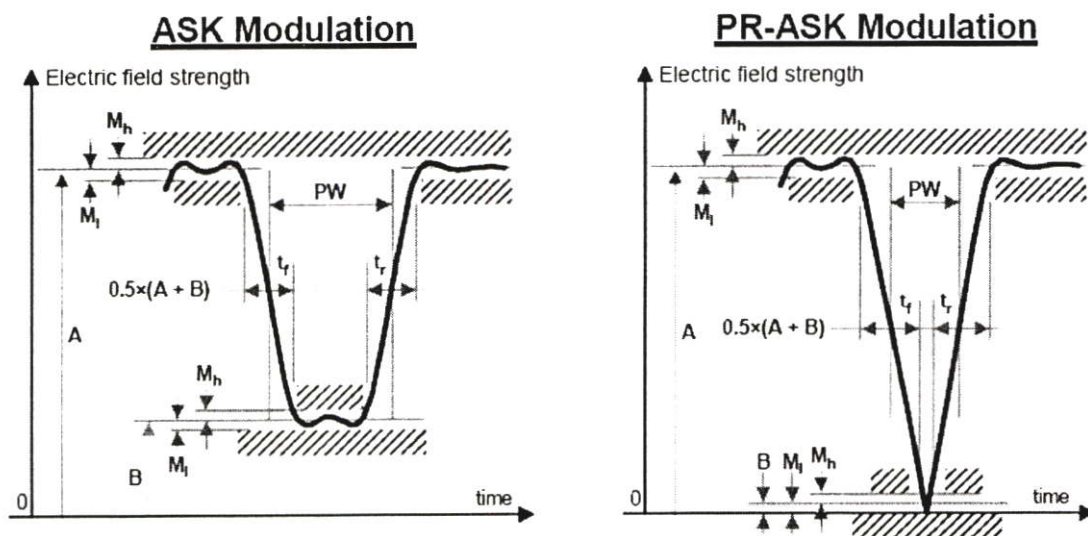
บทที่ 4

ผลการจำลองการทำงานวงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่ง

หลังจากที่ได้เรียนรู้วิธีการออกแบบ วงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟแล้ว จึงจำเป็นต้องทำการจำลองการทำงานของแอนะล็อกส่วนหน้าเพื่อที่จะได้ทราบถึงเอาต์พุตของวงจรแอนะล็อกของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ

4.1 ข้อกำหนดในการจำลองผลการการทำงาน

ในการจำลองการทำงาน วงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ จำเป็นต้องทำการกำหนดมาตรฐานในการใช้งานซึ่งในระบบอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ ได้กำหนดให้ใช้มาตรฐานของ EPC Global Class-1 Generation-2 UHF RFID ซึ่งในมาตรฐานนี้ได้กำหนดรูปแบบสัญญาณอินพุตที่ส่งผ่านจากเครื่องอ่านมายังแท็ก เป็นแบบ DSB-ASK, SSB-ASK และ PR-ASK ซึ่งมีลักษณะดังแสดงในรูปที่ 4.1



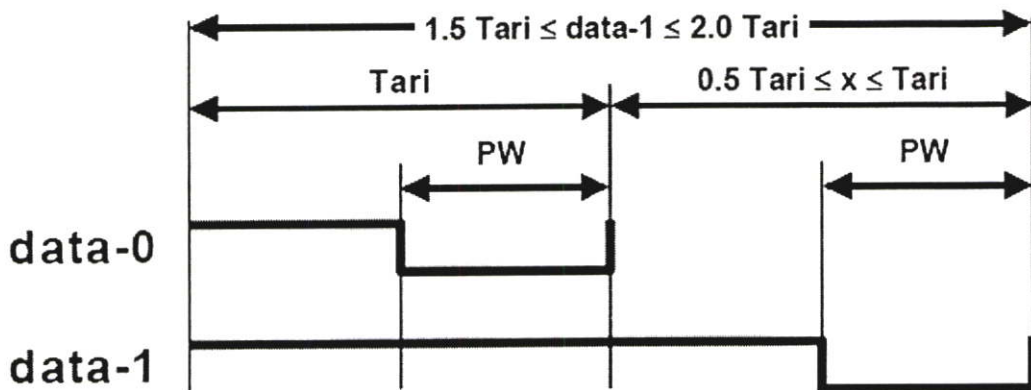
รูปที่ 4.1 รูปแบบการส่งสัญญาณจากเครื่องอ่านมายังแท็ก

จากรูปที่ 4.1 สามารถอธิบายรูปแบบสัญญาณอินพุตที่ใช้ในการส่งจากเครื่องอ่านมายังแท็ก โดยมีพารามิเตอร์ในการออกแบบสัญญาณอินพุตของข้อมูลที่จะถูกส่งจากเครื่องอ่านมายังแท็กต่างได้ในตารางที่ 4.1

ตารางที่ 4.1 พารามิเตอร์ที่ใช้ในการจำลองสัญญาณอินพุตในระบบอาร์เอฟไอดีย่านความถี่สูงยิ่ง

Tari	Parameter	Symbol	Minimum	Typical	Maximum	Units
6.25 μ s	Modulation	(A-B)/A	80	90	100	%
to	RF Envelope Ripple	Mh=Mi	0		0.05(A-B)	V/m
25 μ s	RF Envelop Rise Time	Tr,10-90%	0		0.33 Tari	μ s
	RF Envelop Fall Time	Tf,10-90%	0		0.33 Tari	μ s
	RF Pulsewidth	PW	MAX (0.265Tari,2)		0.525 Tari	μ s

แต่ในการส่งข้อมูลสัญญาณในรูปแบบดิจิทัลจำเป็นต้องทำการเข้ารหัส เพื่อให้มีความถูกต้องในการรับ - ส่งข้อมูลสูงขึ้น ซึ่งในมาตรฐานของ EPC Global Class-1 Generation-2 UHF RFID ได้มีการกำหนดรูปแบบการเข้ารหัสจากเครื่องอ่านมายังแท็กเป็นแบบ PIE ดังแสดงได้ในรูปที่ 4.2

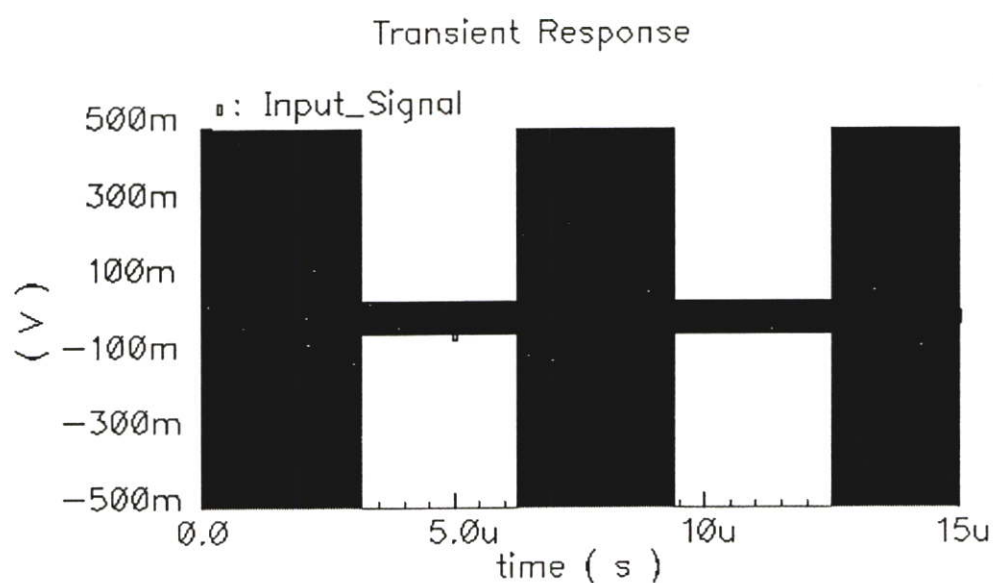


รูปที่ 4.2 การเข้ารหัสแบบ PIE

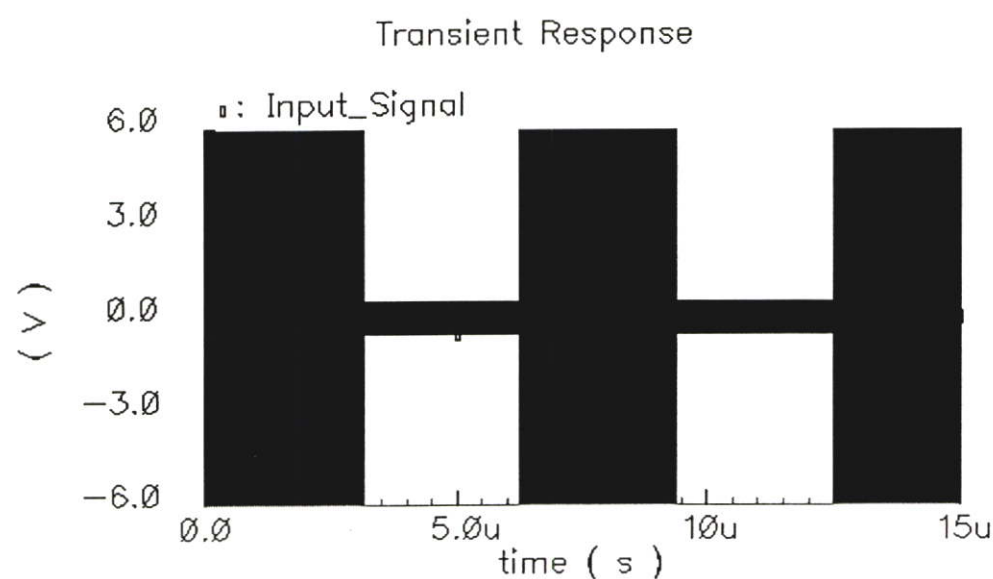
จากรูปที่ 4.2 ค่าของ Tari เป็นค่าที่ใช้แสดงความเร็วในการส่งข้อมูลของเครื่องอ่านมายังแท็กโดยอัตราการส่งข้อมูลสามารถเลือกค่า Tari ที่ใช้ได้ โดยมีค่าที่สามารถเลือกใช้ได้ดังแสดงในตารางที่ 4.2 ในการจำลองจำลองผลการจำลองการทำงานกำหนดให้อินพุตที่ใช้ในการจำลองผลการทำงานเป็นแบบ DSB-ASK ที่มีอัตราการส่งข้อมูล Tari ที่มีค่าเป็น 6.25 μ s และมีการส่งข้อมูลที่ เป็นข้อมูล 0 ที่เข้ารหัสแบบ PIE ดังแสดงในรูปที่ 4.3 เป็นอินพุตต่ำสุดที่วงจรคูณแรงดันจะสามารถเริ่มทำงานได้ซึ่งมีค่าเป็น 0.5Vp ที่ความถี่ 900MHz และรูปที่ 4.4 เป็นอินพุตสูงสุดที่วงจรคูณแรงดันจะสามารถรับได้จากการเหนี่ยวนำของสายอากาศมีค่าเป็น 6Vp ที่ความถี่ 900MHz ที่เครื่องส่งมีกำลังงาน 500mW

ตารางที่ 4.2 พารามิเตอร์ที่ใช้ในการออกแบบการเข้ารหัสแบบ PIE

Tari Value	Tari – Value Tolerance	Spectrum
6.25 μ s	+/-1%	DSB-ASK, SSB-ASK, or PR-ASK
12.5 μ s	+/-1%	
25 μ s	+/-1%	



รูปที่ 4.3 รูปสัญญาณอินพุตต่ำที่สุดที่วงจรสามารถทำงานได้

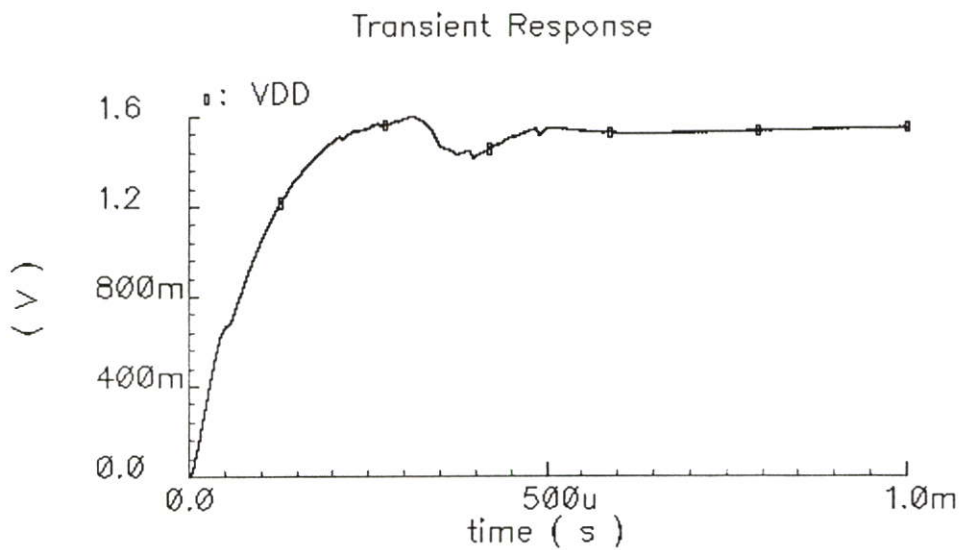


รูปที่ 4.4 รูปสัญญาณอินพุตสูงที่สุดที่วงจรสามารถรับได้จากสายอากาศ

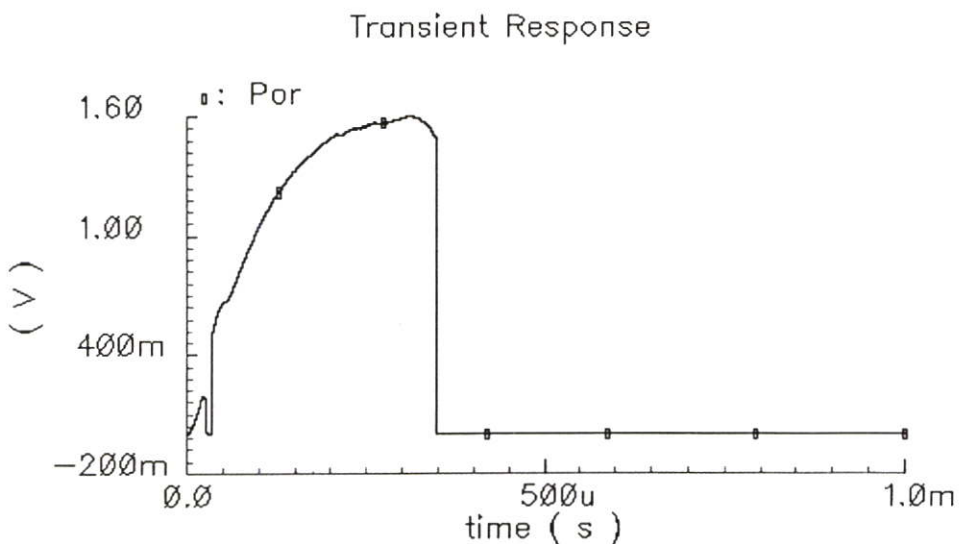
4.2 การจำลองการทำงาน

ในการจำลองการทำงาน วงจรแอนะล็อกส่วนหน้าของแท็กร์เอพไอได้อ่านความถี่สูงยิ่งชนิดพาสซีฟ สามารถทำได้โดยใช้โปรแกรมCadence Spectre™ ในการจำลองผลการทำงานโดยทดสอบที่เงื่อนไขของสัญญาณอินพุตต่ำสุดที่วงจรสามารถทำงานได้ และที่เงื่อนไขของสัญญาณอินพุตสูงสุดที่วงจรสามารถรับได้ ซึ่งแสดงเอาต์พุตได้ดังรูปที่ 4.5 ถึงรูปที่ 4.16 ประกอบด้วย แรงดันเอาต์พุต, สัญญาณรีเซต, เอาต์พุตของวงจรรอสซิงสเตเตอร์ และเอาต์พุตของวงจรมอดูเลเตอร์

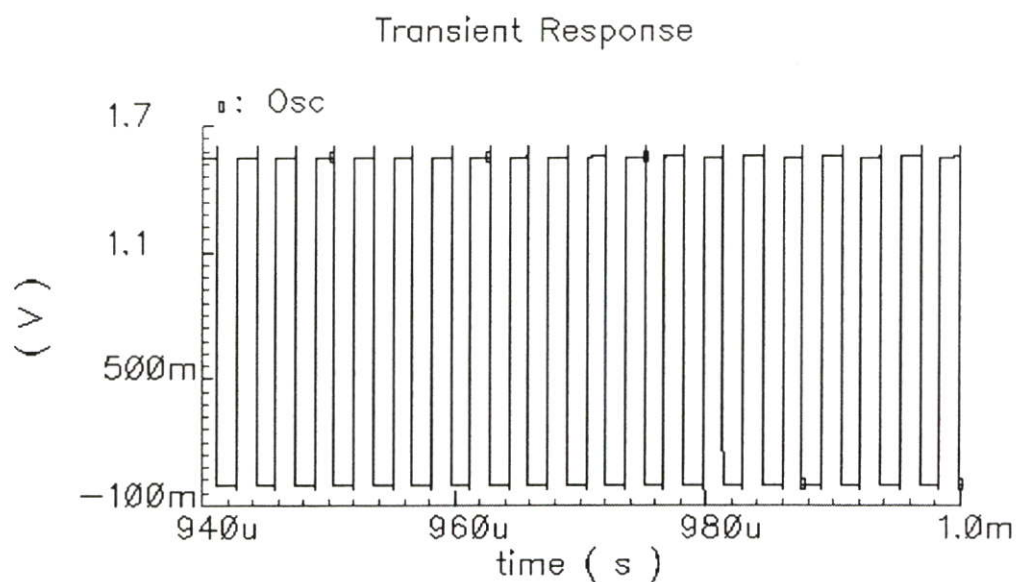
4.2.1 ผลการจำลองการทำงานในช่วงเวลา 0-1ms ของอินพุตต่ำสุด



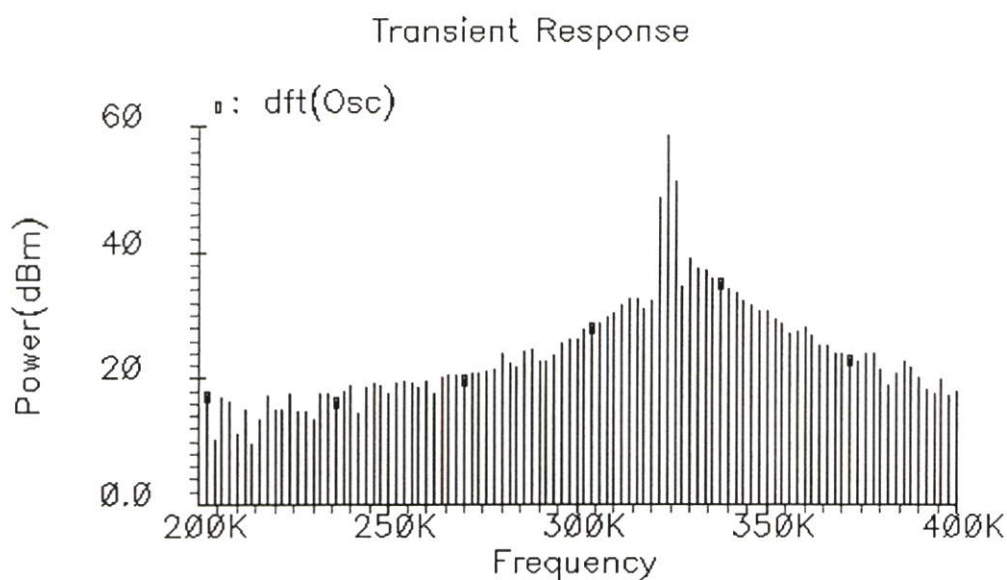
รูปที่ 4.5 แรงดันเอาต์พุตกับค่าเวลา (VDD = 1.55V)



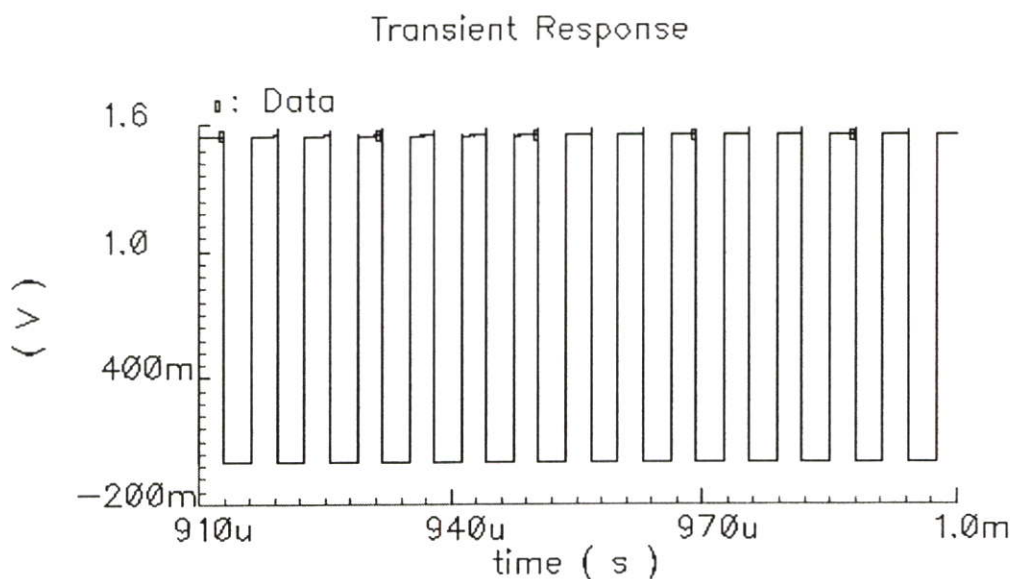
รูปที่ 4.6 สัญญาณรีเซตกับค่าเวลา (เวลาในการหน่วง $T_{delay} = 348.8\mu s$)



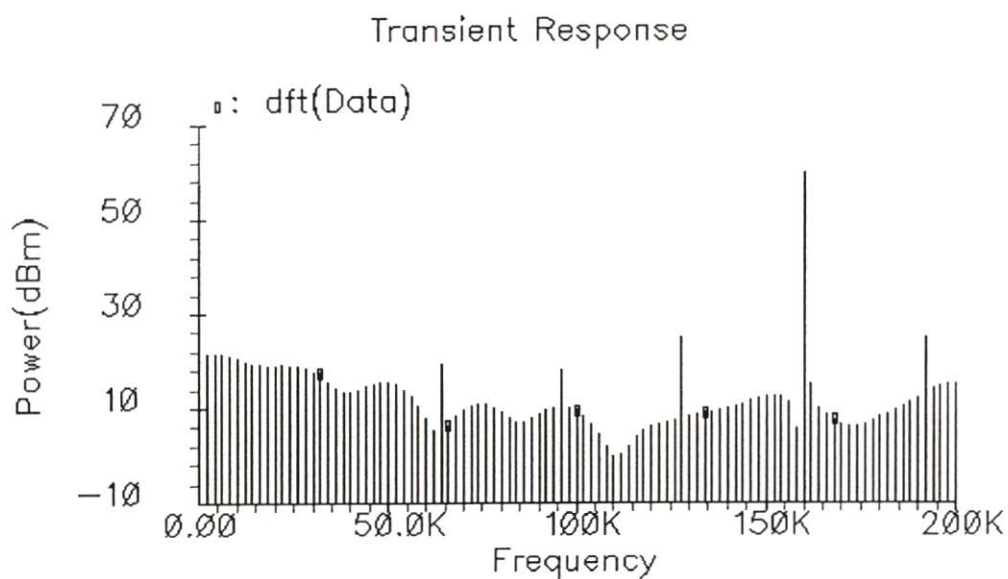
รูปที่ 4.7 สัญญาณเอาต์พุตของวงจรรอสซิชิสเลเตอร์กับค่าเวลา (ความกว้างคาบ = $3.09\mu\text{s}$)



รูปที่ 4.8 สเปกตรัมสัญญาณเอาต์พุตของวงจรรอสซิชิสเลเตอร์ ($f = 324\text{kHz}$)

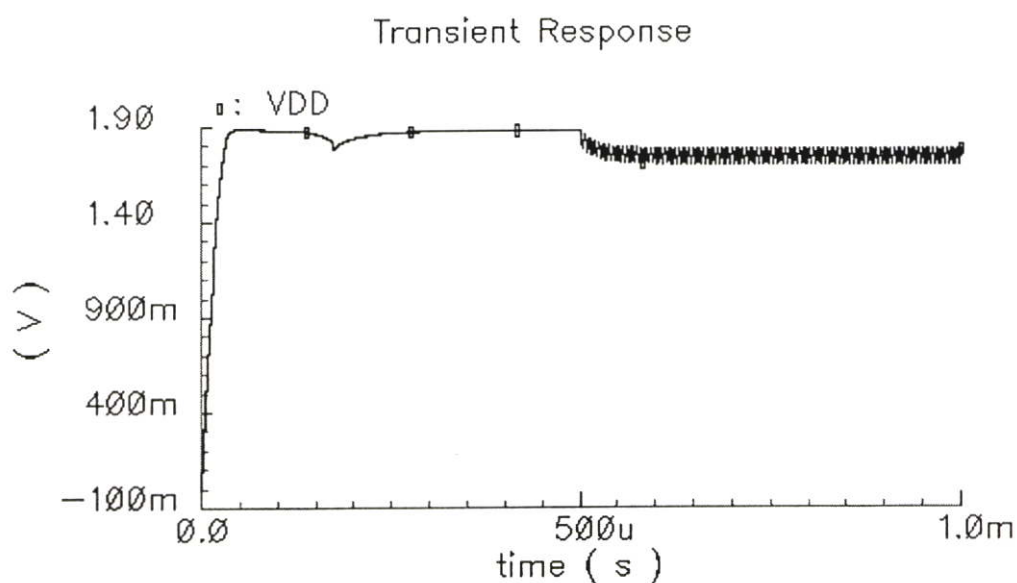


รูปที่ 4.9 สัญญาณของข้อมูลกับค่าเวลา (ความกว้างของคาบ $T_{ari} = 6.25\mu s$)

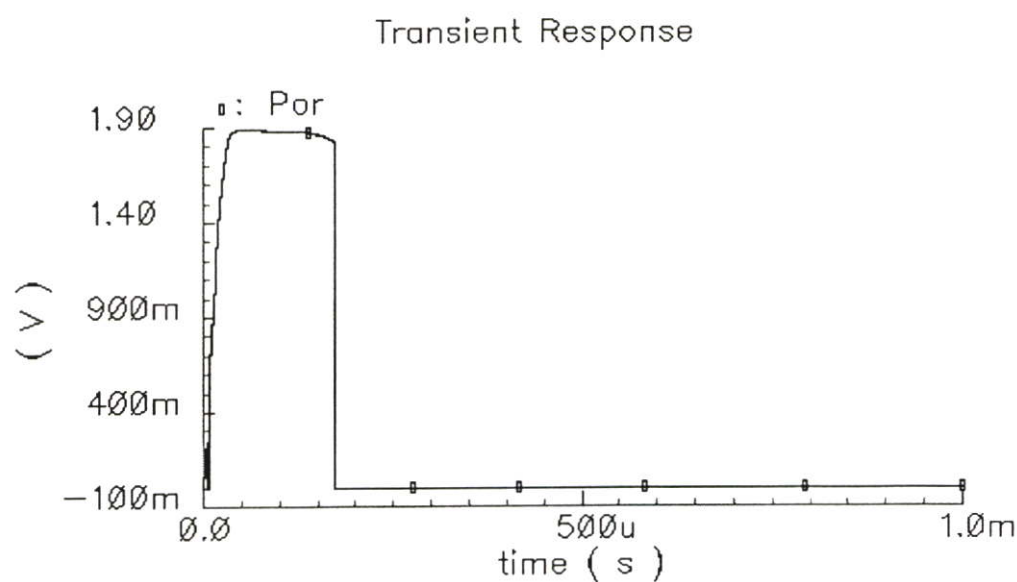


รูปที่ 4.10 สเปกตรัมสัญญาณเอาต์พุตของวงจรคิมอดูเลเตอร์ ($f_{data} = 160kHz$)

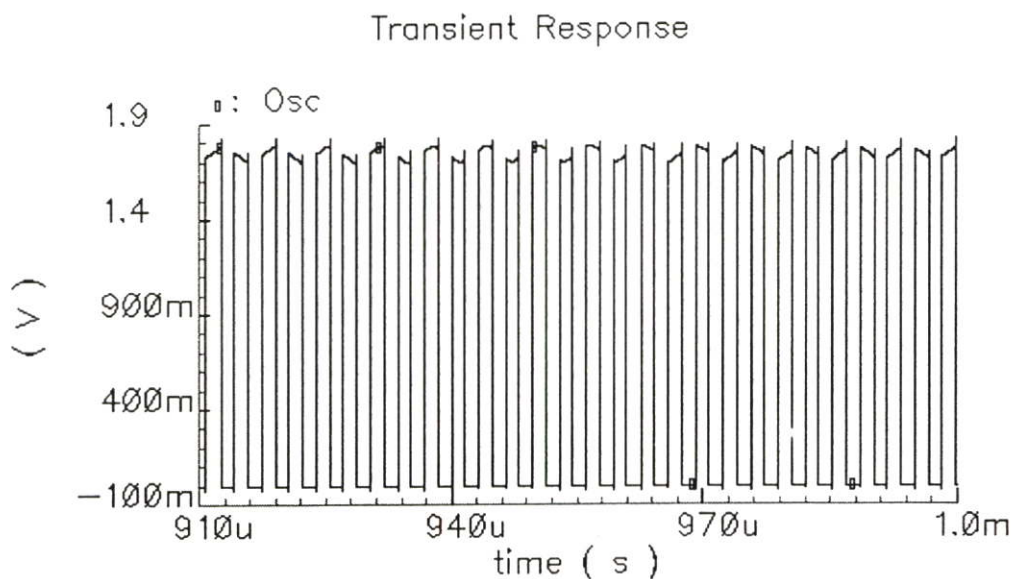
4.2.2 ผลการจำลองการทำงานในช่วงเวลา 0-1ms ของอินพุตสูงสุด



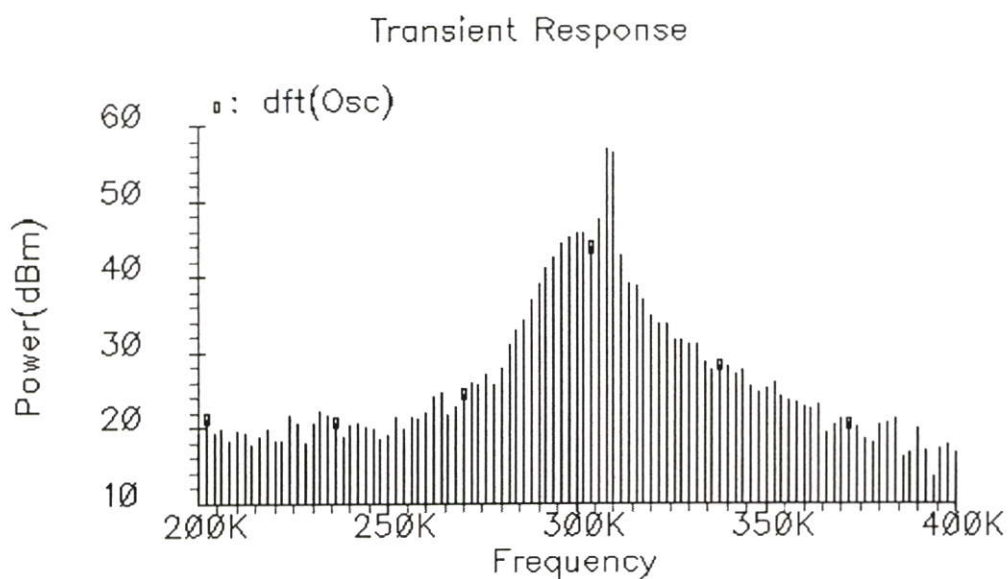
รูปที่ 4.11 แรงดันเอาต์พุตกับค่าเวลา (VDD = 1.78V -1.70V)



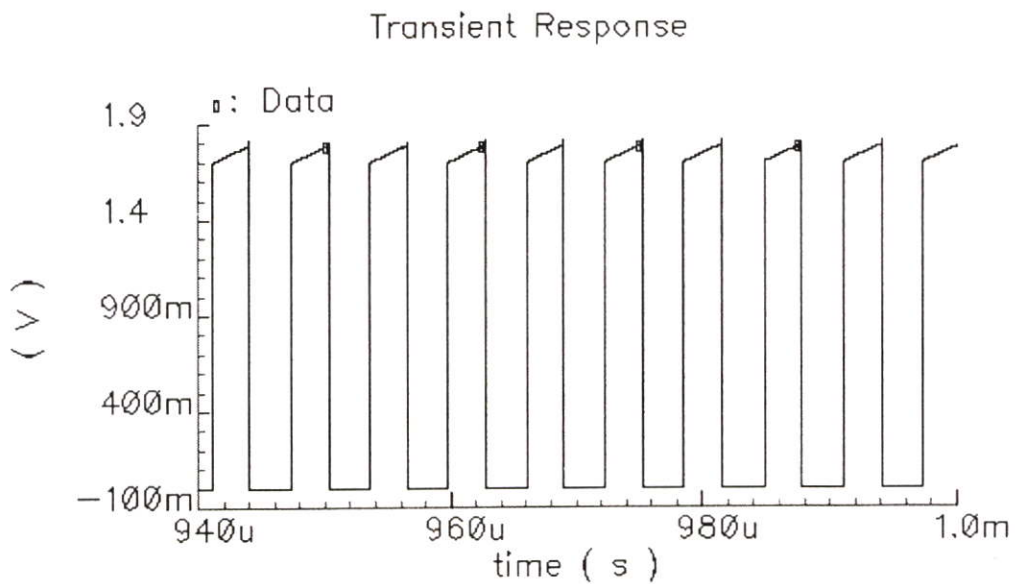
รูปที่ 4.12 สัญญาณรีเซตกับค่าเวลา (เวลาในการหน่วง Tdelay = 176.4 μ s)



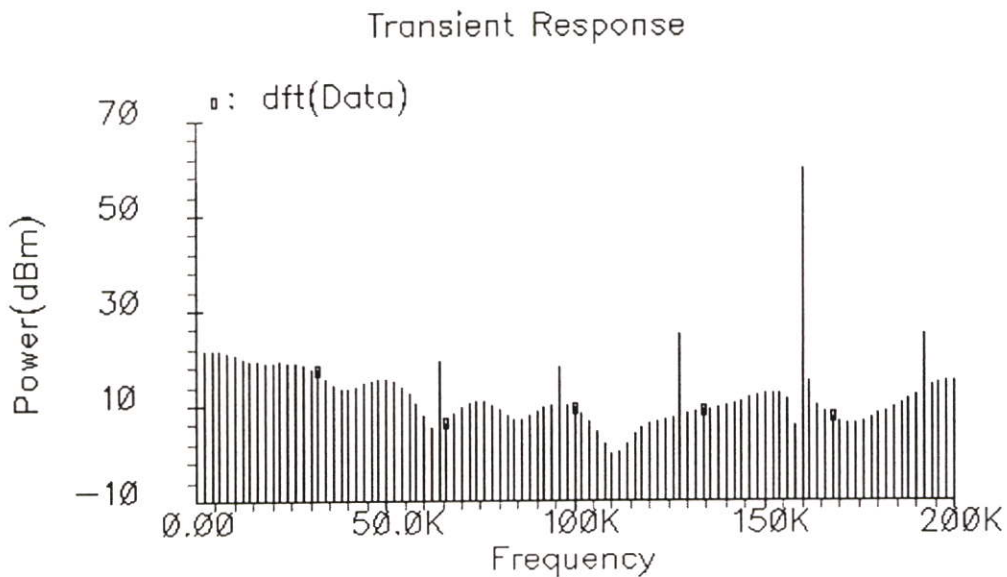
รูปที่ 4.13 สัญญาณเอาต์พุตของวงจรออสซิลเลเตอร์กับค่าเวลา (ความกว้างคาบ = 3.14 μ s)



รูปที่ 4.14 สเปกตรัมสัญญาณเอาต์พุตของวงจรออสซิลเลเตอร์($f = 308\text{kHz}$)

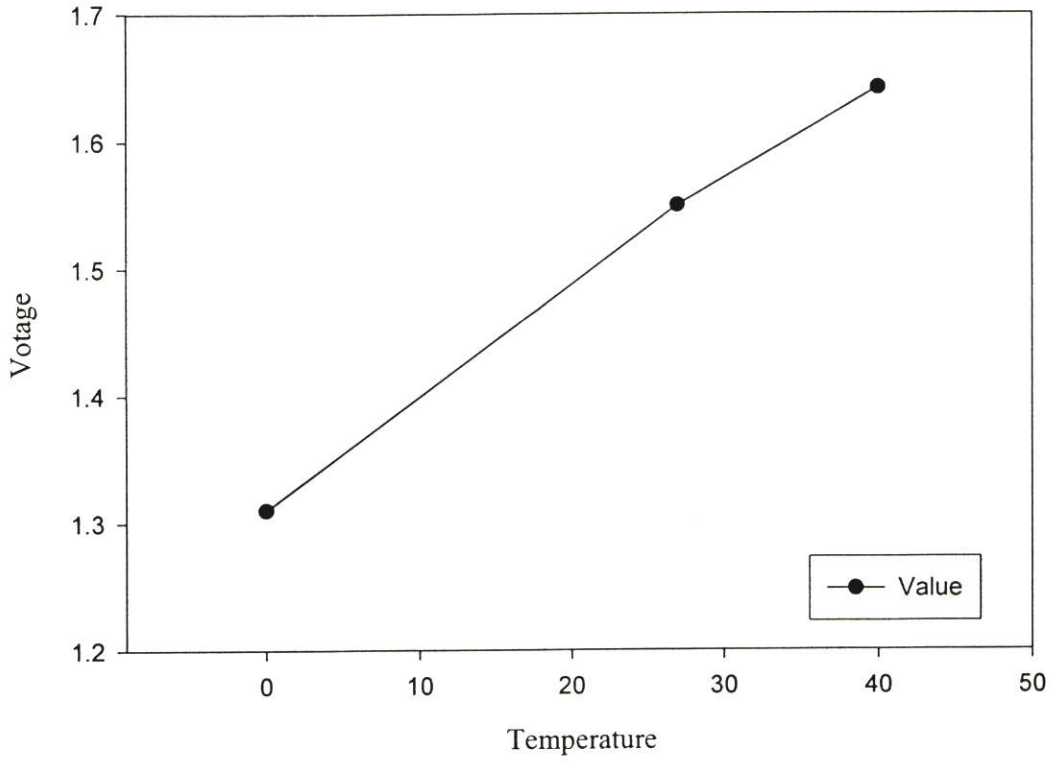


รูปที่ 4.15 สัญญาณของข้อมูลกับค่าเวลา (ความกว้างของคาบ $T_{ari} = 6.25\mu s$)

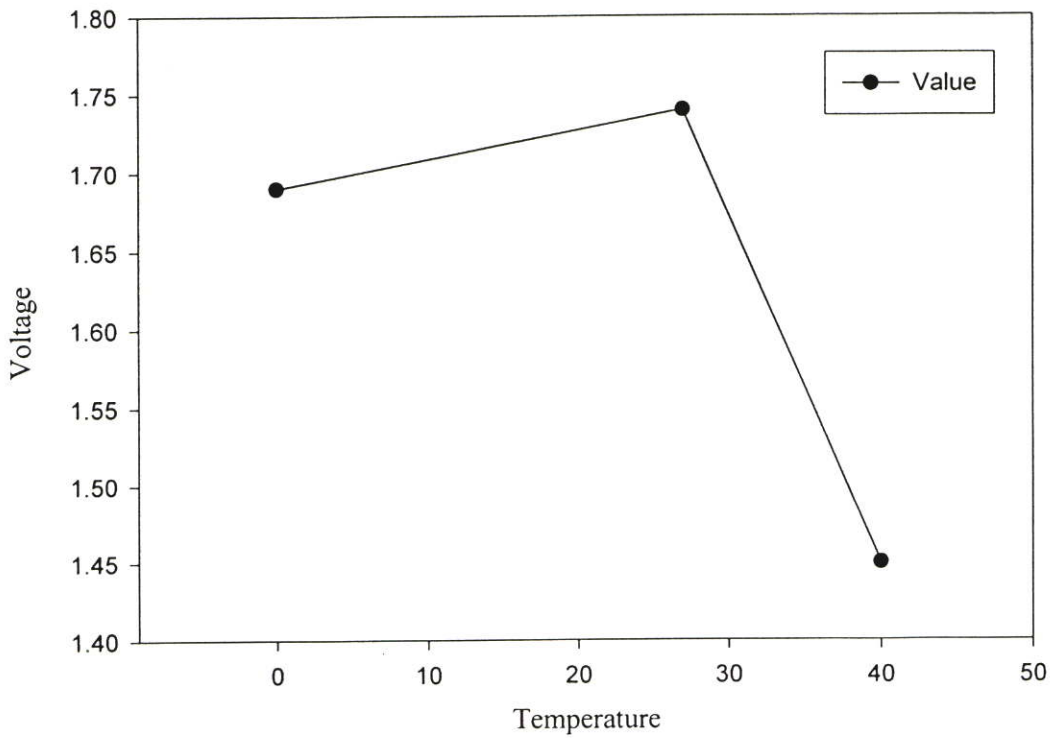


รูปที่ 4.16 สเปกตรัมสัญญาณเอาต์พุตของวงจรคิมอดูเลเตอร์ ($f_{data} = 160kHz$)

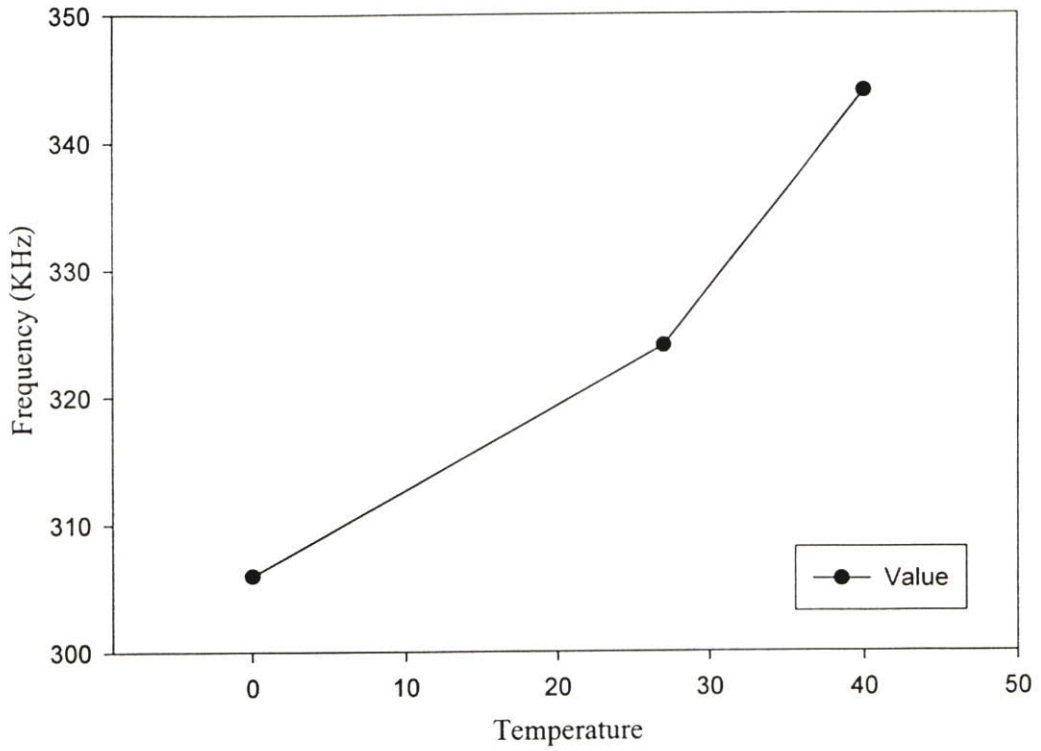
จากกราฟรูปต่างๆ แสดงให้เห็นผลการจำลองการทำงานที่อุณหภูมิ $27^{\circ}C$ แต่ในระบบบอร์เนฟไอดี ย่านความถี่สูงยิ่งที่ได้ทำการออกแบบจะสามารถทำงานในช่วงอุณหภูมิ $0 - 40^{\circ}C$ โดยสามารถสรุปผลการจำลองการทำงานของแรงดันเอาต์พุตที่เกิดขึ้นที่อุณหภูมิ $0^{\circ}C$ กับ $40^{\circ}C$ ได้ดังรูปที่ 4.17 และรูปที่ 4.18 ของแรงดันอินพุตต่ำสุดและสูงสุดตามลำดับ จากรูปที่ 4.19 และ 4.20 สรุปผลการจำลองการทำงานของเอาต์พุตความถี่ที่เกิดขึ้นของวงจรออสซิลเลเตอร์ ที่อุณหภูมิ $0^{\circ}C$ กับ $40^{\circ}C$ ของแรงดันอินพุตต่ำสุดและสูงสุดตามลำดับ



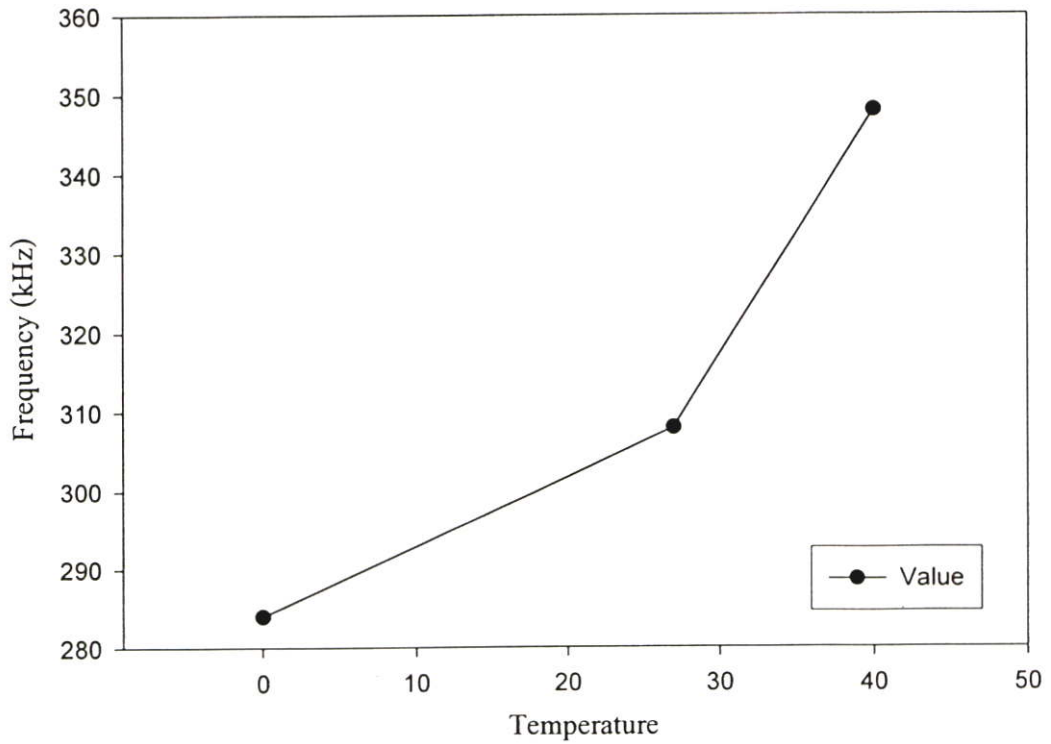
รูปที่ 4.17 แรงดันเอาต์พุตที่เกิดขึ้นที่อุณหภูมิ 0- 40 °C (อินพุตต่ำสุด)



รูปที่ 4.18 แรงดันเอาต์พุตที่เกิดขึ้นที่อุณหภูมิ 0- 40 °C (อินพุตสูงสุด)



รูปที่ 4.19 เอาร์ท่วงความถี่ที่เกิดขึ้นที่อุณหภูมิ 0- 40 °C (อินพุตต่ำสุด)



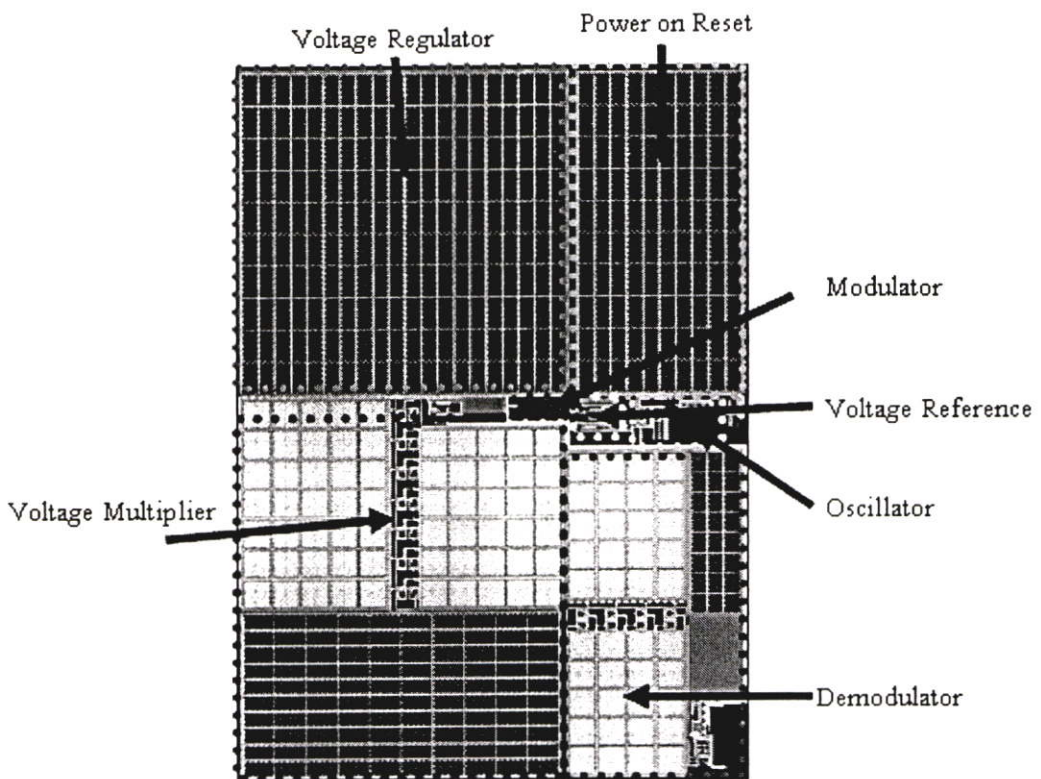
รูปที่ 4.20 เอาร์ท่วงความถี่ที่เกิดขึ้นที่อุณหภูมิ 0- 40 °C (อินพุตสูงสุด)

4.3 สรุปประสิทธิภาพของวงจรและแสดงวงจรทางกายภาพ

หลังจากที่ได้ทำการแสดง ผลการจำลองการทำงานของวงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ สามารถสรุปผลการจำลองการทำงานเพื่อเปรียบเทียบได้ดังตารางที่ 4.3 โดยในการเปรียบเทียบกำลังงานของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ ในวิทยานิพนธ์ฉบับนี้ไม่ได้รวมเอากำลังงานที่ใช้ในส่วนของดิจิทัลเข้าไปด้วยโดยคิดกำลังงานของแท็กในส่วนแอนะล็อกเท่านั้น ซึ่งแตกต่างจากวงจรแท็กอื่น ๆ ที่นำมาทำการเปรียบเทียบในตารางที่ 4.3 และในรูปที่ 4.21 แสดงวงจรทางกายภาพ (Layout)

ตารางที่ 4.3 สรุปผลเปรียบเทียบวงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่ง

ค่าพารามิเตอร์	[24]	[25]	[28]	งานที่ทำ
เทคโนโลยี (μm)	0.25	0.25	0.5	0.35
กระแส (A)	4 μ	1.1 m	1.5 μ	800 n
แรงดัน (v)	2	2	1.5	1.5
กำลังงานรวม (w)	8 μ	2.2 m	2.25 μ	1.2 μ



รูปที่ 4.21 วงจรกายภาพ (Layout)

บทที่ 5

สรุปผลการวิจัย และข้อเสนอแนะ

5.1 สรุปผลการวิจัย

วิทยานิพนธ์ฉบับนี้ได้นำเสนอ การออกแบบวงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดี ย่านความถี่สูงยิ่งชนิดพาสซีฟที่ออกแบบมีการใช้กำลังงานต่ำเพียง $1.2\mu\text{W}$ โดยวงจรแอนะล็อก ส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งทำงานที่แหล่งจ่ายแรงดัน 1.5V ซึ่งประกอบไปด้วย วงจรคูณแรงดัน, วงจรรักษาระดับแรงดัน, วงจรแรงดันอ้างอิง, วงจรออสซิลเลเตอร์, วงจรรีเซต, วงจรดีมอดูเลเตอร์ และวงจรมอดูเลเตอร์ ซึ่งได้จำลองผลการการทำงานที่จะใช้งานในช่วงอุณหภูมิ $0-40\text{ }^{\circ}\text{C}$ โดยวงจรสามารถทำงานได้กำลังงานอินพุตต่ำสุด $240\mu\text{W}$ และแรงดันอินพุตต่ำที่สุดของวงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ ที่ออกแบบ สามารถทำงานได้มีค่าเป็น 0.5Vp โดยรับสัญญาณอินพุตของข้อมูลแบบการมอดูเลตทางแอมพลิจูด มีค่าดัชนีการมอดูเลต 90% มีอัตราการส่งข้อมูล 160 kB/s และทำการส่งข้อมูลกลับแบบการมอดูเลตทางแอมพลิจูด ภายในวงจรมีตัวสร้างสัญญาณนาฬิกาหรือออสซิลเลเตอร์ที่มีความถี่ 320kHz ซึ่งได้ทำการออกแบบให้มีค่าความคลาดเคลื่อน $\pm 10\%$ ในช่วงอุณหภูมิที่ใช้งาน $0-40\text{ }^{\circ}\text{C}$ ในการออกแบบวงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ ได้ทำการนำเสนอการออกแบบวงจรสร้างแรงดันอ้างอิงใหม่ที่มีการใช้เทคนิค การชดเชยผลของอุณหภูมิ ค่าความเคลื่อนที่ได้กับค่าความแรงดันขีดเริ่มของมอสทรานซิสเตอร์ โดยเทคนิคนี้สามารถทำให้สร้างวงจรงแรงดันอ้างอิงที่มีการใช้กำลังงานต่ำได้ ซึ่งจากผลการจำลองการทำงาน สามารถนำวงจรแอนะล็อกส่วนหน้าของแท็กอาร์เอฟไอดีย่านความถี่สูงยิ่งชนิดพาสซีฟ ไปใช้กับภาคดิจิทัลต่อไป เพื่อสร้างเป็นแท็กชนิดพาสซีฟในระบบอาร์เอฟไอดีย่านความถี่สูงยิ่งได้

5.2 ข้อเสนอแนะ

ในวิทยานิพนธ์ฉบับนี้ ได้ทำการออกแบบวงจรแอนะล็อกส่วนหน้าอาร์เอฟไอดีย่านความถี่สูงยิ่งในส่วนของแอนะล็อกเท่านั้น ซึ่งยังขาดการออกแบบในส่วนของดิจิทัล ในส่วนของแอนะล็อกได้ทำการจำลองผลการการทำงานด้วยโปรแกรมเท่านั้น ซึ่งอาจทำให้ค่าที่ได้มีความคลาดเคลื่อนเมื่อเท่ากับในการทดสอบชิปจริง และในวิทยานิพนธ์ฉบับนี้ได้นำเสนอวงจรงแรงดันอ้างอิงใหม่ที่สามารถลดการใช้กำลังงานได้เมื่อเทียบกับวงจรงแรงดันอ้างอิงทั่วไป

เอกสารอ้างอิง

- [1] R. Glidden, C. Bockorick and et. al., “**Design of Ultra-Low-Cost UHF RFID Tags for Supply Chain Applications,**” IEEE Communications magazine, August 2004
- [2] Klaus Finkenzeller, “**RFID Handbook,**” Fundamental and application in contactless smart cards and identification, John Wiley & Sons. Second Edition, 2003
- [3] Z. Zhu, “**RFID Analog Front End Design Tutorial (version 0.0),**” Auto-ID lab at University of Adelaide North Terrace Adelaide, SA 5005
- [4] V. Derbek C. Steger and et. al., “**Behavioral Model of UHF RFID Tag for System and Application Level Simulation,**” Behavioral Modeling and Simulation Workshop, September 2005
- [5] V. Berouille, R. Khouri, T. Vuong and S. Tedjini, “**Behavioral Modeling and Simulation of Antennas: Radio-Frequency Identification case study,**” Behavioral Modeling and Simulation Workshop, October 2003
- [6] John F. Dickson, “**On-chip High-Voltage Generation in MNOS Integrated Circuits Using An Improved Voltage Multiplier Technique,**” IEEE journal of solid-state circuits, Vol.sc-11, No.3, June 1976
- [7] G. De vita, G. Iannaccone, “**Design Criteria for the RF Section of UHF and Microwave Passive RFID Transponders,**” IEEE transaction on microwave theory and techniques, Vol. 53, No. 9, September 2005
- [8] G. Palumbo, D. Pappalardo, and M. Gaibotti, “**Charge-Pump Circuits: Power Consumption Optimization,**” IEEE transactions on circuit and system I, Fundamental Theory and Application, Vol. 49, No. 11, November 2002
- [9] J. S. Witters, G. Groeseneken, “**Analysis and Modeling of On-Chip High-Voltage Generator Circuits for Use in EEPROM Circuits,**” IEEE journal of solid-state circuits, Vol. 24, No. 5, October 1989
- [10] P. M. Alicea-Morales, C. J. Ortiz-Villanueva, and et. al., “**Design of an Adjustable, Low Voltage Low Dropout Regulator,**” IEEE internal caracas conference on device, circuit and systems, November 2004

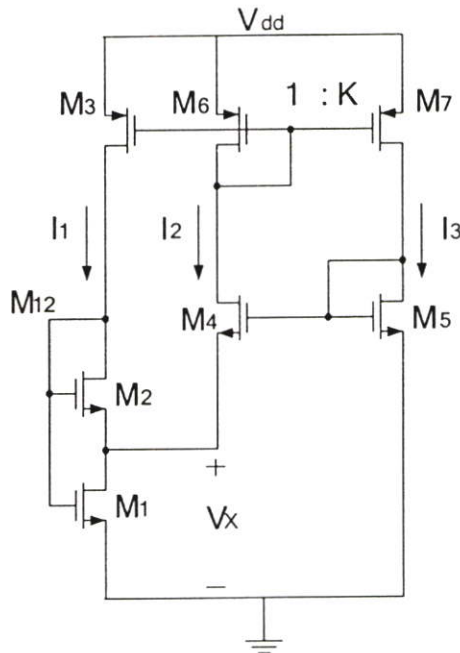
- [11] P. Rakers, L. Connell, T. Collins and D. Russell, “**Secure Contactless Smartcard ASIC with DPA Protection,**” IEEE journal of solid-state circuits, Vol. 36, No. 3, March 2001
- [12] B. Razavi, “**Design of Analog CMOS Integrated Circuit,**” McGraw-Hill Inc. 2001
- [13] P. R. Gray, P. J. Hurst and al et., “**Analysis and Design of Analog Integrated Circuits,**” Fourth edition, John Wiley & Sons Inc. 2001
- [14] E. M. Camacho-Galeano, C. Galup-Montoro and M. C. Schneider, “**A 2-nW 1.1-V Self-Biased Current Reference in CMOS Technology,**” IEEE Transition, Vol. 52, No. 2, February 2005
- [15] C. C. Enz, F. Krummenacher, and E. A. Vittoz, “**An analytical MOS transistor model valid in all regions of operation and dedicated to low-voltage and low-current applications,**” J. Analog Integrated Circuits Signal Process, Vol. 8, No. 1, pp. 93-114, 1995.
- [16] H. Banba, and et. al., “**A CMOS Bandgap Reference Circuit with sub-1-V Operation,**” IEEE journal of solid-state circuits, Vol. 34, No. 5, July 1999
- [17] K. Lasanen, V. Korkala, E. Räisänen-Ruotsalainen and J. Kostamovaara, “**Design of a 1-V Low Power CMOS Bandgap Reference Based on Resistive Division,**” Proceedings of the 45th IEEE Midwest Symposium on Circuits and Systems, vol. III, August 2002
- [18] K. Leung, K. Philip and T. Mok, “**A Sub-1-V 15-ppm/^oC CMOS Bandgap Voltage Reference Without Requiring Low Threshold Voltage Device,**” IEEE journal solid-state circuits, Vol. 37, No. 4, April 2002
- [19] J. Doyle, and et. al. “**A CMOS Subbandgap Reference Circuit with 1-V Power Supply Voltage,**” IEEE journal solid-state circuits, vol. 39, No. 1, January 2004
- [20] A. E. Buck, and et. al., “**A CMOS Bandgap Reference Without Resistors,**” IEEE journal solid-state circuits, vol. 37, No. 1, January 2002
- [21] I. M. Filanovsky, “**Voltage Reference Using Mutual Compensation of Mobility and Threshold Voltage Temperature Effects,**” Proceedings of the 2000 IEEE international symposium on circuits and systems, vol. I, 2000
- [22] I.M. Filanovsky, A. Allam, “**Mutual Compensation of Mobility and Threshold Voltage Temperature Effects with Application in CMOS Circuits,**” IEEE transaction on circuit and systems I, Fundamental Theory and Application, Vol. 48, No. 7, July 2001

- [23] L. Najafizadeh, Igor M. Filanovsky, “**A Simple Voltage Reference Using Transistor with ZTC Point and PTAT Current Source,**” pp. 909-911, ISCAS 2004
- [24] N.Cho, S. Song and et. al., “**A 8- μ w, 0.3-mm² RF-Powered Transponder with Temperature Sensor for Wireless Environmental Monitoring,**” ISCAS 2005 IEEE international symposium on circuits and system, Vol. 5, May 2005
- [25] F. Kocer, P. M. Walsh and M. P. Flynn, “**Wireless Remotely Powered Telemetry in 0.25 μ m CMOS,**” Radio Frequency Integrated Circuits (RFIC) symposium, June 2004
- [26] P. E. Allen, D. R. Holberg, “**CMOS Analog Circuit Design**”, Oxford University Press Inc. Second edition, 2002
- [27] D. Johns, K. Martin, “**Analog Integrated Circuit Design**”, John Wiley & Sons Inc. 1997
- [28] U. Karthaus, M. Fischer, “**Fully Intergrated Passive UHF RFID Transponder IC with 16.7- μ w Minimum RF Input Power**”, IEEE journal of solid-stage circuits, Vol. 38, October 2003

ภาคผนวก ก

การวิเคราะห์หาแรงดัน V_x ที่วงจรสร้างกระแสที่มีการใช้กำลังงานต่ำ

จากรูปที่ ก.1 แสดงให้เห็นวงจรสร้างกระแสที่มีการใช้กำลังงานต่ำที่ได้นำเสนอในวิทยานิพนธ์ฉบับนี้ โดยในภาคผนวก ก จะนำเสนอที่มาสมการแรงดันขาเดรน-ซอร์สของมอสทรานซิสเตอร์ M1 หรือแรงดัน V_x ซึ่งในการออกแบบวงจรสร้างกระแสที่มีการใช้กำลังงานต่ำในรูปที่ ก.1 สามารถทำได้โดยการออกแบบให้มอสทรานซิสเตอร์ M3-M7 ทำงานของในย่านวีกอินเวอร์ชัน (Weak Inversion) และมอสทรานซิสเตอร์ M1 ทำงานในย่านไทรโอด และ M2 ทำงานในย่านกระแสอิ่มตัว ในการออกแบบให้วงจรทำงานในย่านวีกอินเวอร์ชันนั้นสามารถทำได้โดยการออกแบบให้มอสทรานซิสเตอร์ M7 ให้มีค่า W/L มากกว่ามอสทรานซิสเตอร์ M6, M4 และ M5 หรือจะออกแบบโดยให้มอสทรานซิสเตอร์ M4 มีค่า W/L มากกว่ามอสทรานซิสเตอร์ M5, M6 และ M7 โดยสามารถพิจารณาหากระแสที่เกิดขึ้นในมอสทรานซิสเตอร์ที่ทำงานในย่านวีกอินเวอร์ชันเป็นดังสมการที่ ก.1



รูปที่ ก.1 วงจรสร้างกระแสที่มีการใช้กำลังงานต่ำ

$$I_D = SI_{D0} e^{V_G/nV_T} (e^{-V_S/V_T} - e^{-V_D/V_T}) \quad (ก.1)$$

เมื่อ $S=W/L$, แรงดันอุณหภูมิตั้งที่ V_T , V_D เป็นแรงดันที่ขาเดรนมอสทรานซิสเตอร์, V_S เป็นแรงดันที่ขาซอร์สมอสทรานซิสเตอร์, V_G เป็นแรงดันที่ขาเกตมอสทรานซิสเตอร์ จากรูปที่ ก.1 จะเห็นว่าสามารถแสดงสมการกระแสเดรนมอสทรานซิสเตอร์ที่เกิดขึ้นระหว่าง I_2 และ I_3 มีค่าเป็นดังสมการที่ ก.2

$$I_{D2} = \left(\frac{S_6}{S_7} \right) I_{D3} \quad (\text{ก.2})$$

และเมื่อนำสมการกระแสที่เกิดขึ้น ก.1 มาแทนค่าลงในสมการที่ ก.2 สามารถเขียนสมการได้ใหม่เป็นดังสมการที่ ก.3 โดยให้แรงดันที่ขาซอร์สมอสทรานซิสเตอร์ M_4 มีค่าเป็น V_x แรงดันที่ขาซอร์สมอสทรานซิสเตอร์ M_5 มีค่าเป็น 0 และแรงดันที่เดรนมอสทรานซิสเตอร์ M_4 กับ M_5 มีค่ามากกว่าแรงดันอุณหภูมิตั้งที่ V_T ซึ่งจะทำให้ $e^{-(V_D/V_T)} \approx 0$

$$S_4(e^{-(V_{M4}/V_T)}) = \left(\frac{S_6}{S_7} \right) S_5 \quad (\text{ก.3})$$

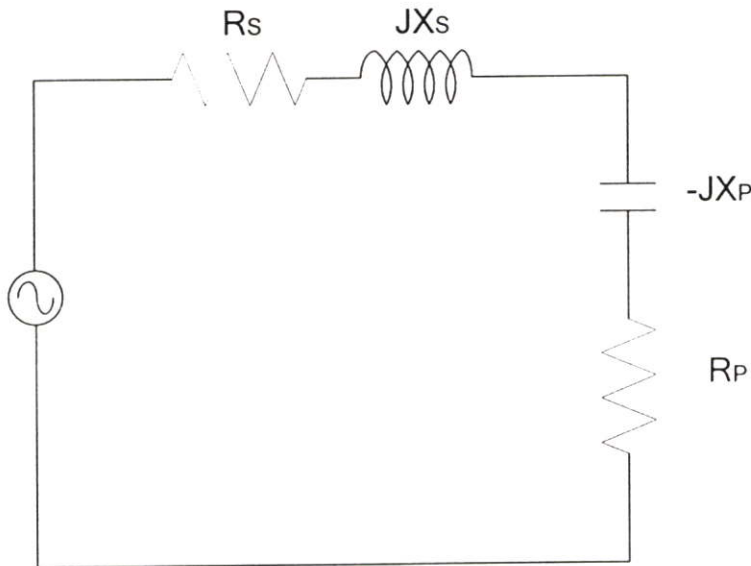
จากสมการที่ ก.3 สามารถนำมาจัดรูปได้ใหม่เพื่อหาแรงดัน V_x ที่เกิดขึ้นในวงจรสร้างกระแสที่มีการใช้กำลังงานต่ำดังสมการที่ ก.4

$$V_x = V_T \ln \left(\frac{S_4 \cdot S_7}{S_5 \cdot S_6} \right) \quad (\text{ก.4})$$

ภาคผนวก ข

การออกแบบวงจรแมตซ์ซิ่ง (Matching)

ในวงจรแอนะลอกส่วนหน้าของแท็กในระบบอาร์เอฟไอดีย่านความถี่สูงยิ่ง สามารถสร้างวงจรแมตซ์ซิ่งเข้ามาช่วยในการส่งผ่านกำลังงานที่เกิดขึ้นระหว่างอิมพีแดนซ์ของสายอากาศ และอินพุตอิมพีแดนซ์ของแท็ก โดยในภาคผนวกนี้ได้ทำการนำเสนอวงจรแมตซ์ซิ่งแบบวงจรรูปตัวแอล วงจรรูปตัวแอลทั่ว ๆ ไปสามารถเขียนให้เป็นวงจรที่ทำการแมตซ์แล้วดังรูปที่ ข.1



รูปที่ ข.1 วงจรแมตซ์ซิ่ง

จากรูปที่ ข.1 จะเห็นว่าการใช้ L หรือ C เพื่อช่วยในการแมตซ์อิมพีแดนซ์ สามารถทำได้เมื่อทราบค่าอีกค่าหนึ่งว่าเป็น L หรือ C ถ้าเป็น C ก็จะต่อโหลดที่มีค่า L เข้าไปเพื่อแก้ค่า jx ให้หายไปจึงเสมือนเหลือแต่ R เท่านั้น และในกรณีที่เป็น L ก็จะต่อโหลด C เข้าไปเพื่อแก้ $-jx$ เช่นกัน โดยการแมตซ์ซิ่งแบบตัวแอลนี้สามารถหาค่า Q ได้เป็นดังสมการที่ ข.1, ข.1.1 และข.1.2

$$Q_S = Q_P = \sqrt{(R_P / R_S) - 1} \quad (\text{ข.1})$$

$$Q_S = X_S / R_S \quad (\text{ข.1.1})$$

$$Q_P = R_P / X_P \quad (\text{ข.1.2})$$

ภาคผนวก ก
ผลงานวิจัยที่ได้รับการตีพิมพ์

- [1] Rongsawat, K.; Thanachayanont, A., “**1-V Ultra Low Power Resistorless CMOS Voltage Reference**”, Electrical Engineering/Electronics, Computer, Telecommunication and Information Technology 2006 (ECIT 2006), Volume 1, Page 179-182, 10-13 March 2006.
- [2] Rongsawat, K.; Thanachayanont, A., “**Ultra Low Power Analog Front-End for UHF RFID Transponder**”, International Symposium on Communication and Information Technology 2006 (ISCIT 2006), 18-20 October 2006.
- [3] Rongsawat, K.; Thanachayanont, A., “**วงจรรักษาส่วนหน้าของอาร์เอฟไอดีย่านความถี่สูงยิ่งยวดที่มีการใช้กระแสต่ำ**”, การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 29 (EECON 29), 9-10 กันยายน 2549.

ECTI-CON 2006

THE 2006 ECTI INTERNATIONAL CONFERENCE

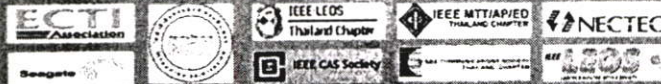


ECTI
2006

Proceedings of the 2006 Electrical Engineering/ Electronics, Computer, Telecommunications and Information Technology (ECTI) International Conference

May 10-13, 2006

Ubonburi Hotel, Ubon Ratchathani, THAILAND



1-V Ultra Low Power Resistorless CMOS Voltage Reference

Kittipong Rongsawat and Apinunt Thanachayanont

Faculty of Engineering & Research Center of Communications and Information Technology
King Mong's Institute of Technology Ladkrabang, Bangkok 10520, THAILAND
Tel: +66 2 3264222, Fax +66 2 7392398, E-mail: hunnysexy@yahoo.com, ktapinun@kmitl.ac.th

ABSTRACT

This paper describes the design of a low-voltage low-power CMOS voltage reference circuit without a resistor. The proposed circuit exploits the zero temperature coefficient characteristic of an NMOS transistor and a low-power self-biased current source to obtain a low temperature dependence output reference voltage. Simulation results, using process parameters from a 0.35- μm CMOS technology, shows that the circuit can achieve a 0.774-V output voltage with 26 ppm/ $^{\circ}\text{C}$ temperature coefficient from -25 $^{\circ}\text{C}$ to +100 $^{\circ}\text{C}$, while draining only 20 nA from a 1-V supply voltage.

Keywords: bandgap, voltage reference, zero temperature coefficient, temperature coefficient.

1. INTRODUCTION

Many emerging low-power applications, like implantable biomedical, radio-frequency identification, and wireless sensors, have commanded for very low power and low cost analog and digital circuits in CMOS technology. Analog circuits must also be able to operate efficiently under low power supply voltage, as governed by the downscaling of digital CMOS technology. Voltage reference circuit plays a vital role in analog and digital systems, and it can contribute to significant power dissipation. Accordingly, low-voltage low-power voltage reference circuits are of great interest recently [1]-[5].

Based upon the most widely used bandgap reference principle, several low-voltage bandgap voltage reference circuits have been reported [1]-[4]. Apart from using the bandgap principle, in [5] and [6], a low temperature coefficient reference voltage can be obtained by exploiting the well-known zero temperature coefficient (ZTC) MOSFET transconductance characteristic [7]. However, all require the use of passive resistors, which leads to power and area trade-off. Low power requires large resistor in the order of several hundreds kilohms or more, thus rendering large silicon area and high cost. In addition, passive resistor increases the susceptibility of substrate noise coupling to disturb the reference output [8]. A resistorless CMOS bandgap reference is proposed in [8] using the so-called 'inverse function' approach, however the reported circuit requires 3.7-V power supply voltage for operation.

On the other hand, several resistorless current reference circuits [9]-[11] have been proposed. All are based upon the well-known principle of proportional-to-absolute temperature (PTAT) current generator and

replacement of passive resistor with MOS transistor operating in the triode region. This paper proposes a resistorless low-power voltage reference circuit by using the principle of ZTC voltage reference and a low power resistorless PTAT current reference. Section 2 explains the basic principle of the proposed reference circuit, while section 3 describes the circuit implementation. Simulation results and conclusion are given in section 4 and 5, respectively.

2. PRINCIPLE OPERATION

The basic operation principle of the proposed voltage reference circuit is depicted in Fig. 1. It is based on the well-known mutual compensation of mobility and threshold voltage effects in MOSFET, which was originally shown in [12] that a temperature-insensitive gate-source voltage can be obtained by using a constant current to bias a diode-connected MOSFET at the ZTC point. This can be used to generate a temperature-independent reference voltage [5], [6]. The basic principle is described as follows. Using the EKV model [13], the gate-source voltage of M_i , which operates in the saturation strong inversion region is given by (1), where n is the subthreshold slope factor, $S_i = W_i/L_i$ is the physical aspect ratio, V_T is the threshold voltage, $\mu_n(T)$ is the electron mobility, and C_{ox} is the oxide capacitance per unit area. The temperature dependence of V_T and $\mu_n(T)$ are given by (2) and (3), respectively [14], where V_{T0} is the threshold voltage at a reference temperature T_0 and $\alpha_{VT} = \partial V_T / \partial T$ is the temperature coefficient of V_T , and α_{μ} is an empirical constant. The temperature coefficient of V_{GSi} depends on the temperature coefficient of I_D , μ_n , and V_T , as calculated in (4), and it can be either positive, negative, or zero, as shown in Fig. 1(b)

$$V_{ref} = V_{GSi} = V_T + \sqrt{\frac{2nI_D(T)}{\mu_n(T)C_{ox}S_i}} \quad (1)$$

$$V_T = V_{T0} + \alpha_{VT}(T - T_0) \quad (2)$$

$$\mu_n(T) = \mu_n(T_0)(T/T_0)^{\alpha_{\mu}} \quad (3)$$

$$\frac{\partial V_{ref}}{\partial T} = \frac{\partial V_{GSi}}{\partial T} = \alpha_{VT} + \sqrt{\frac{2n}{C_{ox}S_i} \left[\frac{\partial I_D(T)}{\partial T} \frac{1}{\mu_n(T)} + I_D(T) \frac{\partial(1/\mu_n(T))}{\partial T} \right]} \quad (4)$$

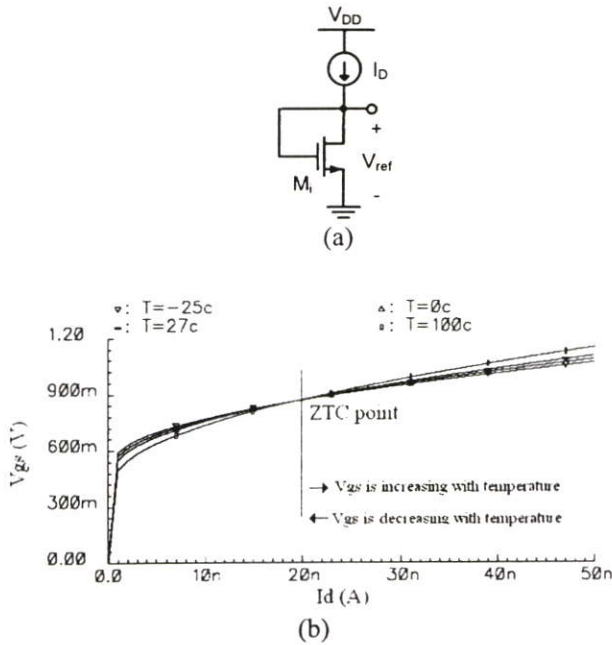


Fig.1: Transconductance characteristic of a diode-connected NMOS transistor

Fig. 1(b) shows the transconductance characteristic a diode-connected NMOS transistor, in a 0.35 μ m process, biased with a constant DC current source. The ZTC point occurs at V_{GS} around 840 mV, which is constant for different value of S_i and I_D , as shown in Fig. 2. Thus we can choose small S_i and I_D to save power consumption (with area penalty), while still obtaining the same ZTC characteristic.

3. CIRCUIT DESCRIPTION

Fig. 3 depicts the proposed voltage reference circuit, which comprises three parts: (i) a typical start-up circuit (transistors M_{10} - M_{12}), (ii) a low-power PTAT current generator circuit (M_1 - M_8), and (iii) a diode-connected transistor (M_9).

The PTAT current generator is a self-biased current source, which employs a self-cascode MOSFET circuit (M_1 and M_2 with DC bias current) to realise a linear resistor [11]. Transistors M_1 and M_2 operate in the strong inversion conduction and saturation region, respectively; while transistors M_4 - M_7 are biased in the weak inversion region. The drain-source voltage of M_1 (V_X) equals to the voltage difference of the gate-source voltages of M_4 and M_5 , given by (1), with $U_T = kT/q$ is the thermal voltage. Using the EKV model [13], the drain currents of M_1 and M_2 can be written as in (2) and (3), respectively.

$$V_X = V_{GS5} - V_{GS4} = U_T \ln \left(\frac{S_4 S_7}{S_5 S_6} \right) \quad (1)$$

$$I_{D1} = k_n' S_1 \left[V_{G1} - V_{T0} - \frac{n}{2} V_X \right] V_X = \frac{2}{J} I_{ref} \quad (2)$$

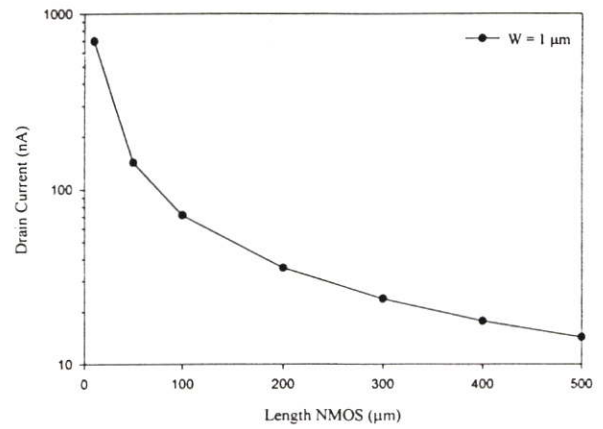


Fig.2: ZTC characteristic at different values I_D and S_i

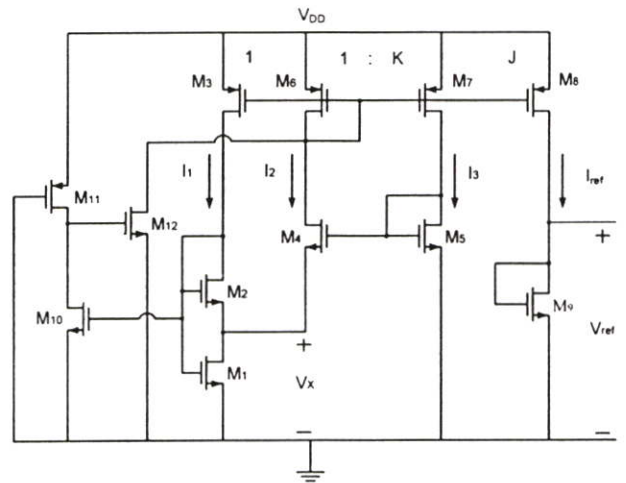


Fig.3: Proposed voltage reference circuit

$$I_{D2} = \frac{k_n'}{2n} S_2 (V_{G1} - V_{T0} - nV_X)^2 = \frac{I_{ref}}{J} \quad (3)$$

Rearranging (2) and (3) for $(V_{G1} - V_{T0})$ and equating the resulting equations yields (4).

$$\frac{2I_{ref}}{J\beta_1 S_1} = V_X \sqrt{\frac{I_{ref} 2n}{J\beta_2 S_2}} + \frac{nV_X^2}{2} \quad (4)$$

The term $nV_X^2/2$ can be ignored, since V_X is less than 100 mV. Thus the current I_{ref} is roughly given by (5), which indicates that I_{ref} is nonlinearly proportional to temperature. The current I_{ref} is used to bias the diode-connected transistor M_9 to generate the required output reference voltage, V_{ref} , which is given by (6), where α_{VT} is a negative constant and its value varies from -1 mV/K to -4 mV/K, and the most often used figure is -2 mV/K [14]. Thus temperature coefficient of V_{ref} can be derived as in (7), which is equal to zero when the condition in (8) is satisfied.

$$I_{ref} = \frac{nJk_n' S_1^2 V_X^2}{2S_2} = \frac{nJk_n' S_1^2}{2S_2} \left[\frac{k}{q} \ln \left(\frac{S_4 S_7}{S_5 S_6} \right) \right]^2 T^2 \quad (5)$$

$$V_{ref} = V_{GS9} = V_{T0} + \alpha_{VT} (T - T_0) + \sqrt{\frac{2n}{S_9}} \cdot \sqrt{\frac{I_{ref}}{k_n}} \quad (6)$$

$$= V_{T0} + \alpha_{VT} (T - T_0) + \frac{nS_1 k}{q} \ln\left(\frac{S_4 S_7}{S_5 S_6}\right) \sqrt{\frac{J}{S_9 S_2}} \cdot T$$

$$\frac{\partial V_{ref}}{\partial T} = +\alpha_{VT} + \frac{nS_1 k}{q} \ln\left(\frac{S_4 S_7}{S_5 S_6}\right) \sqrt{\frac{J}{S_9 S_2}} \quad (7)$$

$$-\alpha_{VT} = +\frac{nS_1 k}{q} \ln\left(\frac{S_4 S_7}{S_5 S_6}\right) \sqrt{\frac{J}{S_9 S_2}} \quad (8)$$

4. SIMULATION RESULTS

The proposed voltage reference circuit was designed and simulated by using Cadence *Spectre*TM with process parameters of a 0.35- μm CMOS technology. The circuit operates at 1-V power supply voltage and dissipates 20 nW. At room temperature of 27°C, the value of V_{ref} is 0.774 V. Table I gives the size of each transistor and its operation region.

Fig. 4 shows the simulated temperature dependence of V_{ref} when the temperature is varied from -25 °C to 100 °C. Therefore the calculated temperature coefficient of V_{ref} is 26 ppm/°C. Fig. 5 shows the power supply voltage dependence of V_{ref} when the supply voltage is varied from 0 V to 3 V. The minimum operating supply voltage is 1 V and the maximum variation in V_{ref} is less than 30 mV.

Table II summarises the simulated performance of the proposed circuit against the results of other low voltage voltage reference circuits. The proposed circuit performs competitively well, while drawing much less supply current.

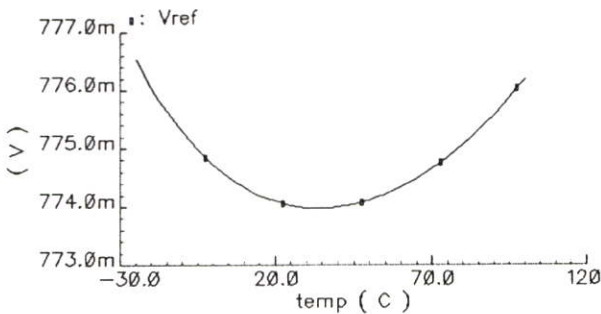


Fig.4: Temperature dependence of V_{ref}

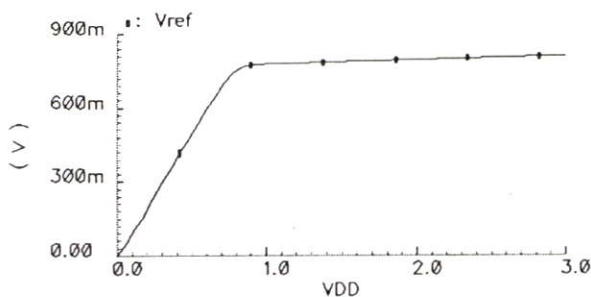


Fig.5: Supply voltage dependence of V_{ref}

5. CONCLUSION

A low-power low-voltage CMOS voltage reference circuit was described. The proposed circuit exploits the zero temperature coefficient characteristic of a MOSFET to obtain a constant output reference voltage. A low-power self-biased current generator is used to provide a temperature dependent current to bias the MOSFET. Simulation results verify temperature stable operation of the circuit under 1-V supply voltage and 20-nA supply current. Therefore the proposed circuit is suitable for providing a voltage reference for low-power applications.

6. ACKNOWLEDGEMENT

Financial support from Thailand Research Fund (grant no. TG-B-11-44-22-724M), and Thailand Graduate Institute of Science and Technology, are gratefully acknowledged.

7. REFERENCES

- [1] H. Banba, and et. al., "A CMOS bandgap reference circuit with sub-1-V operation," *IEEE J. solid-state circuits*, vol. 34, no. 5, pp. 1132-1135, Jul. 1999.
- [2] K. Lasanen, V. Korkala, E. Räsänen-Ruotsalainen and J. Kostamovaara, "Design of a 1-V low power CMOS bandgap reference based on resistive division," *Proceedings of the 45th IEEE Midwest Symposium on Circuits and Systems*, vol. III, pp. 564-567, Tulsa, Oklahoma, USA, August 2002.
- [3] K. Leung, K. Philip and T. Mok, "A Sub-1-V 15-ppm/°C CMOS Bandgap Voltage Reference Without Requiring Low Threshold Voltage Device," *IEEE J. solid-state circuits*, vol. 37, no. 4, pp. 526-530, Apr. 2002.
- [4] J. Doyle, and et. al. "A CMOS subbandgap reference circuit with 1-V power supply voltage," *IEEE J. solid-state circuits*, vol. 39, no. 1, pp. 252-255, Jan. 2004.
- [5] L. Najafizadeh and I. M. Filanovsky, "Towards a sub-1 V CMOS voltage reference," *Proceedings of the 2004 IEEE International Symposium on Circuits and Systems*, vol. I, pp. 53-56, 2004.
- [6] I. M. Filanovsky, "Voltage reference using mutual compensation of mobility and threshold voltage temperature effects," *Proceedings of the 2000 IEEE International Symposium on Circuits and Systems*, vol. I, pp. 197-200, 2000.
- [7] I. M. Filanovsky and A. Allam, "Mutual compensation of mobility and threshold voltage temperature effects with applications in CMOS circuits," *IEEE Trans. Circuits Sys.-I*, vol. 48, no. 7, pp. 876-884, Jul. 2001.
- [8] A. E. Buck, and et. al., "A CMOS bandgap reference without resistors," *IEEE J. solid-state circuits*, vol. 37, no. 1, pp. 81-83, Jan. 2002.
- [9] H. J. Oguey and D. Aebischer, "CMOS current reference without resistance," *IEEE J. solid-state circuits*, vol. 32, no. 7, pp. 1132-1135, Jul. 1997.
- [10] F. Serra-Graells and J. L. Huertas, "Sub-1-V CMOS proportional-to-absolute temperature references," *IEEE J. solid-state circuits*, vol. 38, no. 1, pp. 84-88, Jan. 2003.
- [11] E. M. Camacho-Galeano, C. Galup-Montoro, and M. C. Schneider, "A 2-nW 1.1-V self-biased current reference in CMOS technology," *IEEE Trans. Circuits Sys.-II*, vol. 52, no. 2, pp. 61-65, Feb. 2005.

- [12] T. Manku and Y. Wang, "Temperature-independent output voltage generated by the threshold voltage of an NMOS transistor," *Electronics Letts.*, vol. 31, no. 12, pp. 935-936, Jun. 1995.
- [13] C. C. Enz, F. Kruppenacher, and E. A. Vittoz, "An analytical MOS transistor model valid in all regions of operation and dedicated to low-voltage and low-current applications," *J. Analog Integrated Circuits Signal Process.*, vol. 8, no. 1, pp. 93-114, 1995.
- [14] Y. P. Tsividis, *Operation and Modeling of the MOS transistor*. New York: McGraw-Hill, 1987.

Table I: Circuit parameters

Transistor	W (μm)	L (μm)	Operation Region
M ₁	1	100	s.i.cond
M ₂	1	1000	s.i.sat
M ₃	10	10	w.i.sat
M ₄	20	10	w.i.sat
M ₅	20	10	w.i.sat
M ₆	10	10	w.i.sat
M ₇	20	10	w.i.sat
M ₈	50	10	w.i.sat
M ₉	1	390	s.i.sat
M ₁₀	10	10	s.i.cond
M ₁₁	1	150	s.i.sat
M ₁₂	20	20	s.i.cond _(start-up) / cut-off _(operation)

s.i.cond = Conduction strong inversion, *s.i.sat* = Saturation strong inversion, *w.i. sat* = Saturation weak inversion

Table II: Performance summary of the proposed circuit

Parameters	This work	[1]	[2]	[3]	[4]	[5]
CMOS Technology	0.35- μm	0.4- μm	0.35- μm	0.6- μm	0.5- μm	0.18- μm
Supply voltage (V)	1	0.84	1	0.98	0.95	< 1
Supply current (A)	20 n	2.2 μ	< 4.5 μ	< 1.8 μ	< 10 μ	n/a
Output V_{ref} (V)	0.774	0.518	0.75	0.98	0.631	0.639
TC. (ppm/ $^{\circ}\text{C}$)	26	n/a	n/a	15	17	4
Temp. Range ($^{\circ}\text{C}$)	-25-100	27-125	-20-50	0-100	-40-125	-50-150

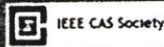
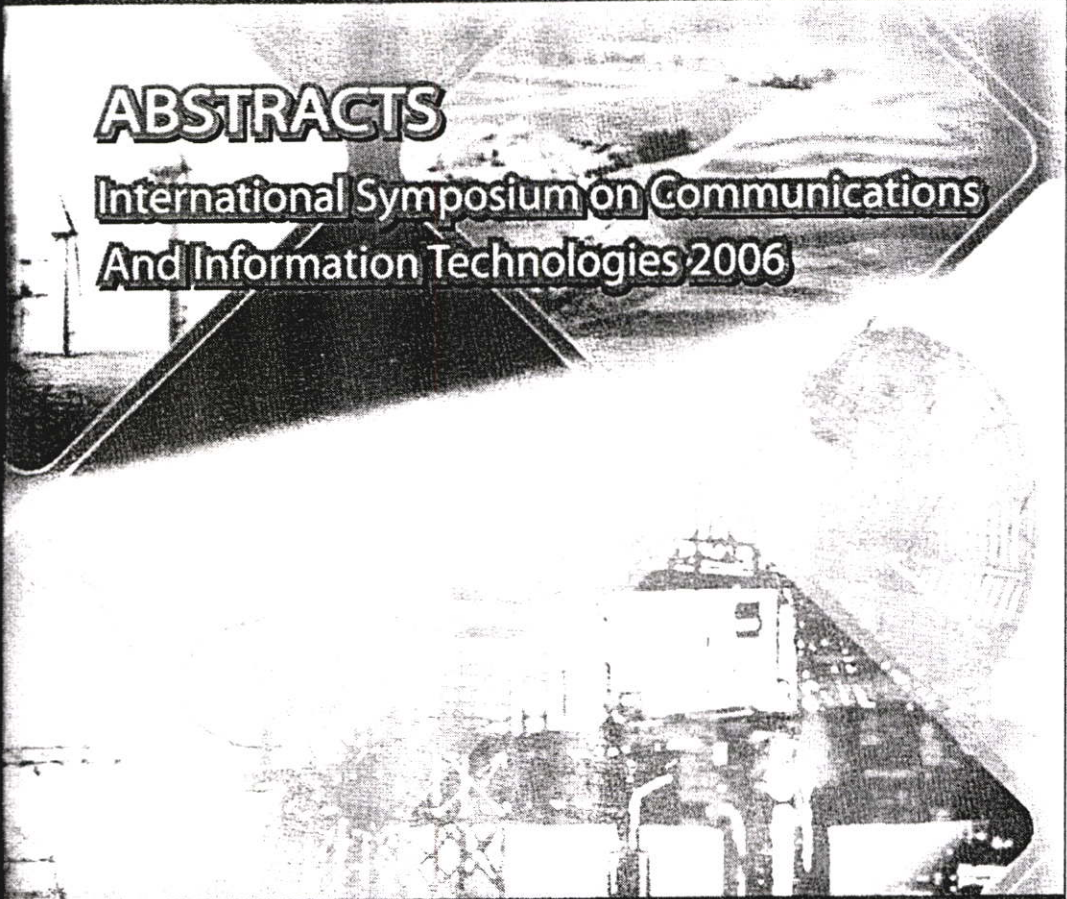
ISCIT 2006

October 18-20, 2006

Grand Hyatt Hotel, Bangkok, Thailand

ABSTRACTS

International Symposium on Communications
And Information Technologies 2006



Ultra Low Power Analog Front-End for UHF RFID Transponder

Kittipong Rongsawat and Apinunt Thanachayanont

Faculty of Engineering & Research Center of Communications and Information Technology
King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, THAILAND
Tel: +66 2737 3000 ext. 3309, Fax +66 2737 2429, E-mail: hunnysexy@yahoo.com, ktapinun@kmitl.ac.th

Abstract— This paper describes the design of an ultra low power analog front-end circuitry for UHF passive RFID transponder. The overall circuits include voltage multiplier, voltage regulator, power-on-reset, ring oscillator, voltage reference and demodulator. Simulation results using a 0.35 μ m CMOS process parameters show that the analog front-end can operate with the minimum input power 240 μ W, while consuming only 1.2 μ W.

Keywords: Radio frequency identification (RFID), Tag, Reader, Backscattering, Passive transponder

I. INTRODUCTION

Recently, Ultra High Frequency (UHF) Radio Frequency Identification (RFID) has been coined as the next wave of technology that will revolutionize many industry sectors and applications, such as supply chain management and logistics, transportation, access control, and wireless sensing [1]. To enable massive adoption and deployment of UHF RFID, it is necessary that the cost of transponder must be lower to a few cents [2]. Apart from the cost of inlay and antenna, small transponder's chip area plays an important role to reduce the overall cost of the transponder.

In addition, long operating range in the order of several meters is vital in many applications. In order to achieve long operating range, it is crucial that the power dissipation of the transponder must be minimized to a few microwatts. Thus it is important to realize compact and low power integrated circuits for the transponder chip.

This paper describes the design and realization of an ultra low power and compact integrated analog front end in a 0.35- μ m CMOS process, for passive UHF RFID transponder operating in the 900 MHz band.

II. UHF RFID TRANSPONDER ARCHITECTURE

Fig. 1 shows the architecture of the UHF RFID transponder. A voltage multiplier circuit converts the incident RF signal from the reader to a DC voltage, V_{mul} , which is further regulated by a voltage regulator to provide a 1.5-V supply voltage to all analog and digital circuits. A demodulator circuit extracts the digital data bitstream from the incident RF signal, for the back-end digital circuits. The transponder sends the data back to the reader via backscatter modulation. A low-power on-chip oscillator circuit provides clock signal to digital processing circuits, which is initialized at power-up by a power-on-reset circuit. A voltage reference

circuit provide reference voltage and current to both analog and digital circuits. Finally, an LC matching network is used to match the input impedance of the transponder to that of the antenna for maximum power transfer.

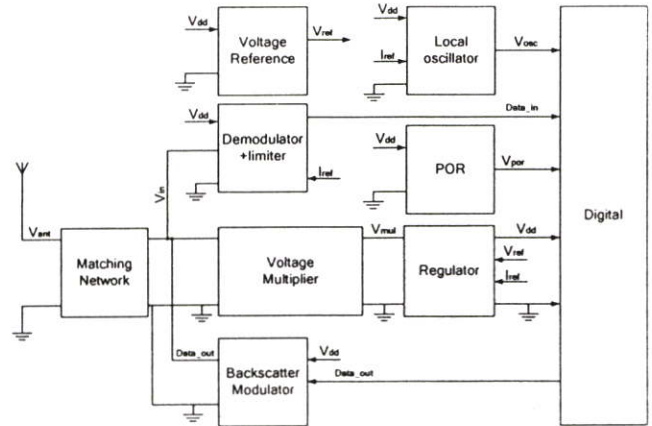


Fig. 1: UHF RFID transponder architecture.

III. CIRCUIT DESCRIPTION

A. Voltage Multiplier

Fig. 2 shows the simplified circuit diagram of the voltage multiplier that converts the incident RF signal to a DC voltage. The voltage multiplier is basically a cascade of N -stage diode-capacitor peak detector [3]. All diodes and capacitors are identical. In AC analysis, all capacitors will appear as short-circuits and all diodes will appear in parallel or anti-parallel to the input. In DC analysis, all capacitors are considered as open-circuits, and all N diodes will be series with the output. Thus the output voltage can be written as

$$V_{mul} = N(V_{in} - V_d) \quad (1)$$

where V_{in} is the input voltage of the voltage multiplier and V_d is the voltage dropped across each diode.

In this work, a 14-stage voltage multiplier is used to provide a 1.5-V output voltage with the minimum input power of 240 μ W.

Schottky diodes are used because their fast turn-on characteristic and small turn-on voltage allow minimum detectable incident RFID power. Large diode's area, thus high reverse saturation current, is preferred for better power

efficiency of the voltage multiplier. However, the diode's area cannot be increased excessively, or else the diode's capacitance becomes comparable with the capacitor C. This will cause the reduction of the power efficiency as only a fraction of the incident RF signal would be dropped across the diode. In this work, simulation results showed the optimum diode's area is 1.2 $\mu\text{m} \times 4.8 \mu\text{m}$.

Capacitors value are chosen such that its impedance is much larger than impedance of the schottky diode, i.e. $Z_{Diode} \gg X_C$ where $X_C = 1/2\pi f_o C$ and f_o is the incident RF frequency. In this work, the capacitors value are 5 pF.

B. Shunt Regulator

Fig. 3 shows the shunt voltage regulator that is used to provide constant supply voltage to all analog and digital circuits. Diode-connected MOSFETs M_1 and M_2 form a voltage divider that senses the output voltage of the preceding voltage multiplier and compares it with a reference voltage from the voltage reference circuit. Transistor M_8 is used to sink the current according to the output of the amplifier. Additional reduction of the output voltage ripple is achieved by a simple RC low pass filter. In this work, V_{ref} is about 0.7 V, R_1 is 50 k Ω and C_1 is 600pf, which provides the filter's cutoff frequency of 6 kHz.

C. Ring Oscillator

Fig. 4 shows the on-chip ring oscillator that generates the clock signal for the digital circuits. It is a 5-stage (i.e. 5 CMOS inverter delay cells, M_1 - M_{10}) current-starved ring oscillator to obtain low power clock generation. The output oscillation frequency is 320-kHz and the bias current I_{ref} is 90 nA. In this work, much attention has been paid to minimizing the power consumption of the circuit. Simulation results with supply voltage variation from 1.4 V to 2.0 V and temperature variation from 0 C $^\circ$ to 40 C $^\circ$ showed that the output frequency variation is around +/- 10% of the nominal value.

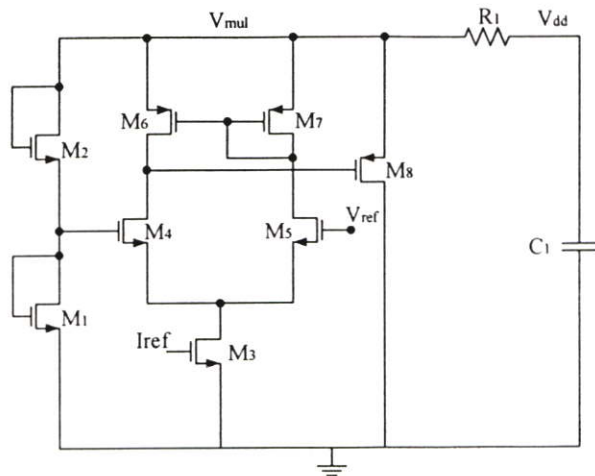


Fig. 3: Shunt voltage regulator.

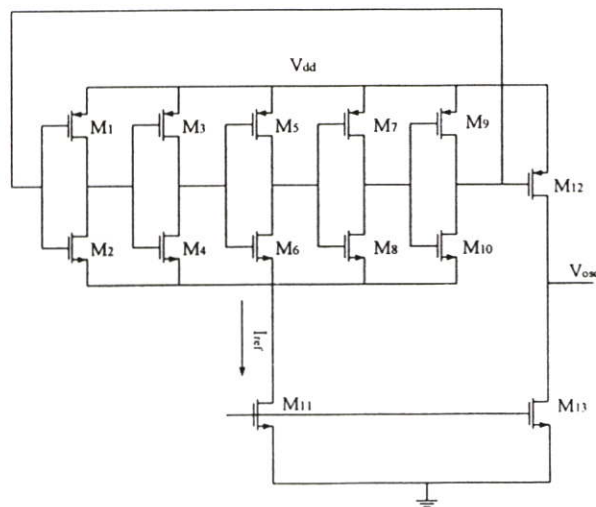


Fig. 4: Ring Oscillator.

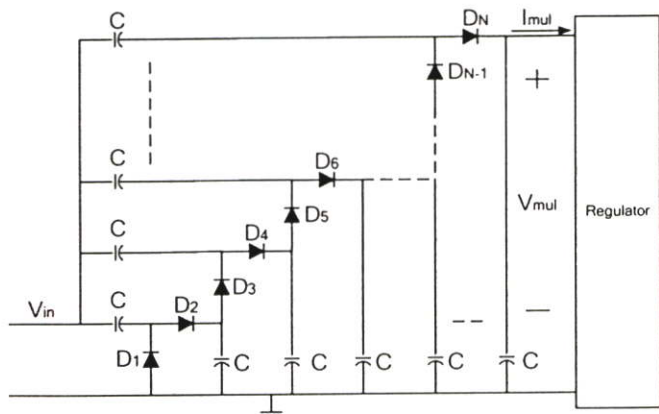


Fig. 2 Voltage multiplier circuit

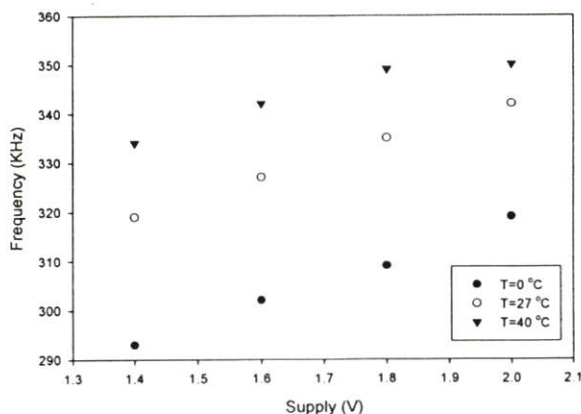


Fig. 5: Output frequency variation of the oscillator.

D. Power-On-Reset circuit

Fig. 6 shows the power-on-reset circuit [4] used in this work. The circuit consists of a cross-coupled pair of transistors and a NOR gate. The circuit is designed to provide a reset pulse when the supply voltage reaches 1.5 V.

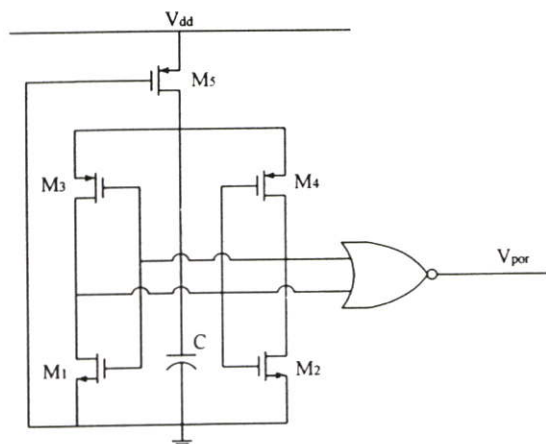


Fig. 6: Power-on-reset circuit.

E. Voltage Reference

Fig. 7 shows the voltage reference circuit [5] that is used to generate the reference voltage and current to the oscillator and regulator circuits. The principle of the circuit based on the well-known mutual compensation of mobility and threshold voltage effects in MOSFET. The voltage reference circuit comprises three parts: (i) a typical start-up circuit (M_{10} - M_{12}), (ii) a low-power PTAT current generator circuit (M_1 - M_8), and (iii) a diode-connected transistor (M_9). The PTAT current generator is a self-biased current source, which employs a self-cascode MOSFET circuit (M_1 and M_2 with DC bias current) to realize a linear resistor. Transistors M_1 and M_2 operate in the strong inversion conduction and saturation region, respectively; while transistors M_4 - M_7 are biased in the weak inversion region. The drain-source voltage of M_1 (V_X) equals to the voltage difference of the gate-source voltages of M_4 and M_5 . The circuit is designed to provide a 0.7-V output voltage with 26 ppm/ $^{\circ}$ C temperature coefficient from -25° C to $+100^{\circ}$ C, while draining only 170 nA from a 1.5-V supply voltage. Fig. 8 shows the temperature dependence of the output reference voltage.

F. Data Demodulator

Fig. 9 shows the demodulator circuit that is used to extract digital data bitstream from the incident RF input signal. An 8-stage voltage multiplier is used to boost up the input signal for the following amplifier. Two simple RC lowpass filters are used to average the boosted input signal with ten times difference in their cut-off frequencies. The first filter, R_1 and C_7 has the bandwidth of 159 kHz, approximately equal to the transmitted data rate of 160 kb/sec. The second filter, R_2 and C_8 has the bandwidth of 15.9 kHz. Both R_1 and R_2 are equal

to 200 k Ω , while C_7 is 5 pF and C_8 is 50 pF. The output voltages of both lowpass filters are then compared with a high gain amplifier to produce the extracted output digital data.

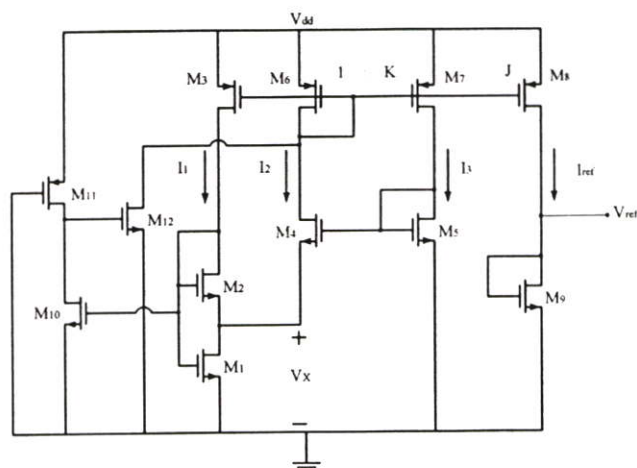


Fig. 7: Voltage reference.

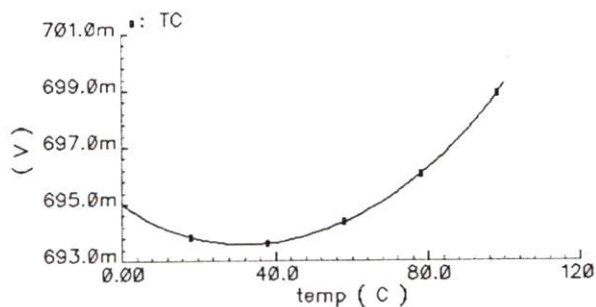


Fig. 8: Temperature dependence of V_{ref}

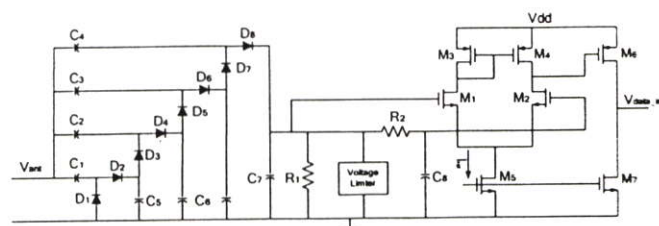


Fig. 9: Data Demodulator.

IV. SIMULATION RESULTS

The overall analog front-end circuit was simulated by using Cadence *Spectre*TM with process parameters from a 0.35- μ m CMOS technology. A 90%, 160-kb/sec, ASK input voltage with 900-MHz carrier frequency and 50% duty cycle was used as the incident RF signal for all simulations. Fig. 10 shows the transient waveform of the supply voltage with the minimum incident RF power of 240 μ W. The transponder's power-up time of 500 μ s, according to the standard [6], is

fulfilled. Fig. 11 shows the clock signal at 320 kHz, produced by the on-chip ring oscillator. Fig 12 shows the extracted data compared with the incident RF input signal. Table 1 compare the power consumption of the proposed circuit with other reported RFID system. The proposed transponder front-end consumes much less power consumption compared to other reported work.

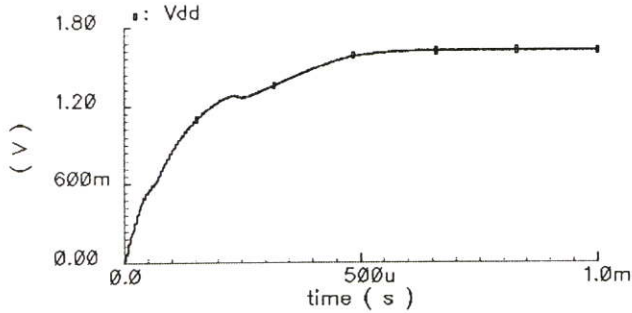


Fig. 10: Supply voltage ramp-up time.

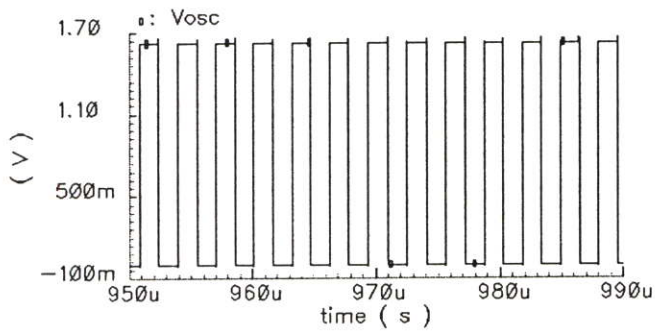


Fig. 11: Clock signal produced by the oscillator.

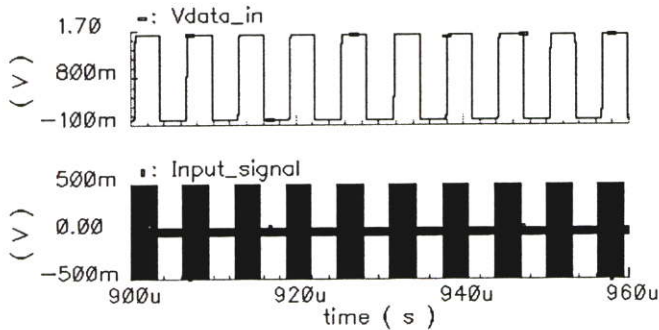


Fig. 13: Demodulated data waveform

Table 1: Comparison of power consumption

Parameters	[7]	[8]	[9]	This work
Carrier Frequency (MHz)	900	900	900	900
CMOS Process (μm)	0.5	0.25	0.25	0.35
Supply Current (A)	1.5 μ	1.1m	4 μ	800n
Supply Voltage (V)	1.5	2	2	1.5
Power consumption (W)	2.25 μ	2.2m	8 μ	1.2 μ

V. CONCLUSION

An ultra low power analog front-end for passive UHF RFID transponder has been described. The transponder can detect the minimum incident RF input power of 240 μW . All circuits have been designed with particular attention to minimize their power consumption, while still satisfy other requirements according to the standard. The transponder front-end consumes only 1.2 μW .

VI. ACKNOWLEDGEMENT

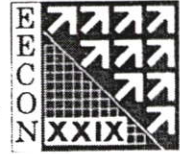
Financial support from Thailand Research Fund (grant no. RSA4680027), and Thailand Graduate Institute of Science and Technology (grant no. TG-B-11-44-22-724M), are gratefully acknowledged.

REFERENCES

- [1] K. Finkenzeller, *RFID Handbook: Fundamentals and Application in Contactless Smart Cards and Identification*, John Wiley & Sons, 2003
- [2] <http://www.rfidjournal.com/article/articleview/2295/1/2/>, "A 5-cent breakthrough," M. Roberti,
- [3] G. DE Vita, G. Iannaccone, "Design Criteria for the RF Section of UHF and Microwave Passive RFID Transponder," *IEEE Transaction on Microwave Theory and Techniques*, Vol. 53, No.9, pp.2978-2990, 2005.
- [4] J-P Curty, N. Joehl and C. Dehollain, "Remotely powered addressable UHF RFID integrated system" *IEEE Journal of Solid-State*, Vol. 40, No. 11, pp. 2193-2202, Nov 2005
- [5] K. Rongsawat and A.Thanachayanont, "1-V Ultra Low Power Resistorless CMOS Voltage Reference," *ECTI Conference 2006*, pp. 179-182, May 2006.
- [6] http://www.epcglobalinc.org/standard_technology/specifications.html, "Class-1 Generation-2 UHF RFID Conformance Requirements Specification v. 1.0.2"
- [7] U. Karthaus, M. Fischer, "Fully Intergrated Passive UHF RFID Transponder IC With 16.7- μW Minimum RF Input Power," *IEEE Journal of Solid-State Circuits*, Vol. 38, No.10, pp.1602-1608, Oct. 2003.
- [8] F. Koccer, P.M. Walsh, M.P. Flynn, "Wireless, remotely powered telemetry in 0.25 μm CMOS", *Radio Frequency Integrated Circuit (RFIC) symposium*, pp. 339-342, June. 2004.
- [9] N. Cho, and et al. "A 8- μW , 0.3mm² RF-Powered Transponder with Temperature Sensor for Wireless Environmental Monitoring", *ISCAS 2005 IEEE International Symposium on Circuits and System*, Vol. 5, pp. 4763-4766, May 2005



The EECON-29 Conference Joins the Sixtieth Anniversary
Celebration of His Majesty's Accession to the Throne



29th Electrical Engineering Conference

การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ ๒๙

Volume II

- ไฟฟ้าสื่อสาร (CM)
- อิเล็กทรอนิกส์ (EL)
- การประมวลผลสัญญาณดิจิทัล (DS)
- ระบบควบคุมและการวัดคุม (CT)
- งานวิจัยที่เกี่ยวข้องกับวิศวกรรมไฟฟ้า (GN)



๙-๑๐ พฤศจิกายน ๒๕๕๙

ณ โรงแรมแอมบาสซาเดอร์ ซิตี้ จอมเทียน พัทยา จังหวัดชลบุรี

WD Western Digital



TOT

NECTEC
a member of NSTDA

ดำเนินการโดย



ภาควิชาวิศวกรรมไฟฟ้า ภาควิชาวิศวกรรมอิเล็กทรอนิกส์และโทรคมนาคม ภาควิชาวิศวกรรมคอมพิวเตอร์
คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี

วงจรรักษาส่วนหน้าของอาร์เอฟไอดีย่านความถี่สูงยิ่งยวดที่มีการใช้กระแสต่ำ

Ultra Low Power Analog Front End for UHF RFID Transponders

กิตติพงษ์รงค์สวัสดิ์ และ อภินันท์ ธนชยานนท์

ภาควิชาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ และสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง กรุงเทพมหานคร 10520

โทร : (02) 737-3000 ต่อ 3309, www.kmitl.ac.th/mdrd, E-mail : hunnysexy@yahoo.com , ktapinun@kmitl.ac.th

บทคัดย่อ

บทความนี้นำเสนอการออกแบบวงจรรักษาส่วนหน้าของอาร์เอฟไอดีย่านความถี่สูงยิ่งยวดแบบไม่มีแหล่งจ่ายกำลังงานในตัวเอง ประกอบด้วย วงจรคูณแรงดัน, วงจรรักษาระดับแรงดัน, วงจรรีเซต, วงจรออสซิลเลเตอร์, วงจรสร้างแรงดันอ้างอิงและวงจรมอดูเลเตอร์ที่มีการจำลองการทำงานบนเทคโนโลยีซีมอส $0.35 \mu\text{m}$ โดยวงจรมีประสิทธิภาพการทำงานที่ต่ำสุดมีค่าเป็น $240 \mu\text{W}$ ซึ่งกระแสที่ใช้ในวงจรมีค่าเป็น 800 nA

คำสำคัญ : อาร์เอฟไอดีย่านความถี่สูงยิ่งยวด, แท็ก, เครื่องอ่าน

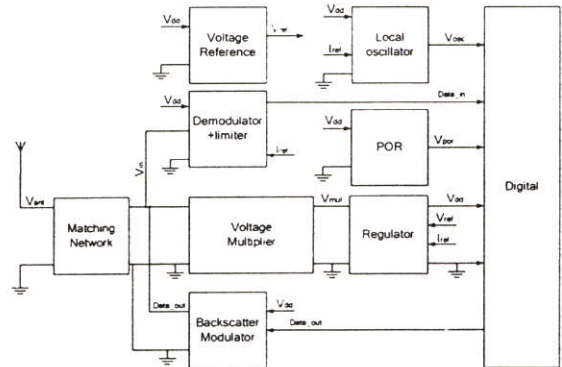
Abstract

This paper describes the design of an ultra low power analog front-end circuitry for UHF passive RFID transponder. The overall circuits include voltage multipliers, voltage regulator, power-on-reset, ring oscillator, voltage reference and demodulator. Simulation results using a $0.35 \mu\text{m}$ CMOS process parameters show that the analog front-end can operate with the minimum input power $240 \mu\text{W}$, while consuming only 800 nA .

Keywords: UHF RFID, Tag, Reader

1. คำนำ

เทคโนโลยีอาร์เอฟไอดี (Radio Frequency Identification) หรือการระบุด้วยคลื่น เป็นเทคโนโลยีที่เข้ามามีบทบาทต่อการบริหารจัดการธุรกิจรูปแบบใหม่และอำนวยความสะดวกต่อการดำเนินชีวิตอย่างมาก [1] โดยระบบอาร์เอฟไอดีที่มีการใช้กำลังงานต่ำ ระยะทางรับส่งข้อมูลได้ไกล และ ขนาดของแท็กที่เล็ก ระบบอาร์เอฟไอดีที่ไม่แหล่งจ่ายกำลังงานในตัวเอง (Passive transponder) โดยทั่วไปจะถูกนำมาประยุกต์ใช้ในระบบของบาร์โค้ด และความถี่ที่ใช้งานอยู่ในช่วงความถี่ที่ต่ำ (125 kHz หรือ 13.59 MHz) ซึ่งปัญหาของของความถี่ต่ำจะถูกจำกัดในเรื่องของระยะทางและขนาดของเสาอากาศที่ใหญ่ แต่อาร์เอฟไอดีย่านความถี่สูงยิ่งยวด (UHF RFID) ที่มีการใช้ความถี่ประมาณ 900 MHz สามารถส่งได้ในระยะทางที่ไกลกว่าเนื่องจากการส่งโดยสนามไฟฟ้า และมี



รูปที่ 1 ส่วนประกอบของวงจรรักษาส่วนหน้าของอาร์เอฟไอดีย่านความถี่สูงยิ่งยวด

ขนาดของเสาอากาศที่เล็กกว่าเนื่องจากความยาวคลื่นที่สั้น และสามารถส่งข้อมูลได้ด้วยความเร็วกว่าความถี่ต่ำ แต่ระยะทางในการรับส่งของวงจรรักษาส่วนหน้าของอาร์เอฟไอดีย่านความถี่สูงยิ่งยวดขึ้นอยู่กับประสิทธิภาพของวงจรมอดูเลเตอร์และการใช้กระแสในวงจร

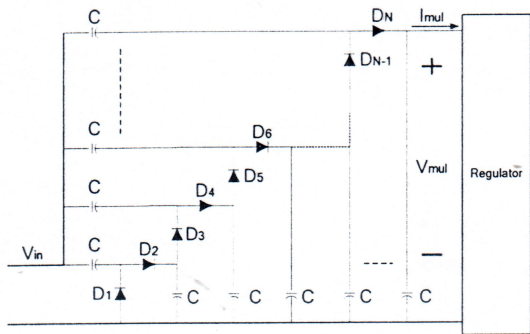
ในบทความนี้เป็นนำเสนอวงจรรักษาส่วนหน้าของอาร์เอฟไอดีย่านความถี่สูงยิ่งยวด ที่มีการใช้กระแสต่ำ โดยกำหนดให้กำลังงานส่งจากเครื่องอ่านมีค่าเป็น 500 mW และความถี่ที่ใช้เป็น 900 MHz มีการส่งข้อมูลแบบ แอมพลิจูดมอดูที่มีดัชนีการมอดูเลชันเป็น 90% โดยใช้รูปแบบมาตรฐานตาม EPC Global Class-1 Generation-2 UHF RFID[2] วงจรรักษาส่วนหน้าของอาร์เอฟไอดีย่านความถี่สูงยิ่งยวดถูกออกแบบและจำลองการทำงานบนเทคโนโลยีซีมอส $0.35 \mu\text{m}$ โดยบทความนี้แบ่งออกเป็น 5 ส่วนหลักๆ ในส่วนที่ 2 เป็นโครงสร้างของระบบวงจรรักษาส่วนหน้าของอาร์เอฟไอดีย่านความถี่สูงยิ่งยวด ส่วนที่ 3 เป็นการอธิบายหลักการทำงานและการออกแบบวงจร ส่วนที่ 4 เป็นการสรุปผลการจำลองการทำงาน และในส่วนสุดท้ายในส่วนที่ 5 เป็นบทสรุปของบทความฉบับนี้

2. โครงสร้างของระบบ

โครงสร้างวงจรรักษาส่วนหน้าของอาร์เอฟไอดีย่านความถี่สูงยิ่งยวดแบบไม่มีกำลังงานในตัวเอง แสดงในรูปที่ 1 โดยวงจรรักษาส่วนหน้าประกอบด้วย 6 ส่วนได้แก่ วงจรคูณแรงดัน, วงจรรักษาระดับแรงดัน, วงจรออสซิลเลเตอร์, วงจรสร้างแรงดันอ้างอิง, วงจรรีเซตและวงจรมอดูเลเตอร์

3. การออกแบบวงจร

3.1 วงจรคูณแรงดัน



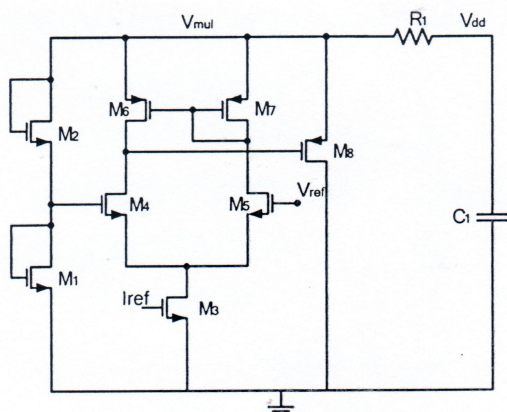
รูปที่ 2 วงจรคูณแรงดัน

ในรูปที่ 2 เป็นวงจรคูณแรงดันที่ประกอบ N ชั้น ที่ทำหน้าที่ในการเพิ่มแรงดัน ซึ่งค่าแรงดันที่เกิดขึ้นสามารถหาได้จาก

$$V_{mul} = N(V_{in} - V_d) \tag{1}$$

การเลือกค่าตัวเก็บประจุและขนาดของไดโอด [3] โดยในการเลือกค่าตัวเก็บประจุที่ใช้สามารถพิจารณาได้จากขนาดอินพุทอิมพีแดนซ์ของตัวเก็บประจุและอินพุทอิมพีแดนซ์ของไดโอด โดยค่าอินพุทอิมพีแดนซ์ของไดโอดควรมีค่ามากกว่าอินพุทอิมพีแดนซ์ของตัวเก็บประจุ $Z_{diode} \gg X_C$ ซึ่งอินพุทอิมพีแดนซ์ของตัวเก็บประจุมีค่าเป็น $X_C = 1/2\pi f_c C$ f_c เป็นความถี่คลื่นพาหะ ในการเลือกขนาดของไดโอด ไดโอดที่มีขนาดพื้นที่มากจะให้กระแสในตัวที่มากและทำให้ประสิทธิภาพที่ภาพของวงจรมีค่าสูง แต่อย่างไรก็ตามการเพิ่มขนาดพื้นที่ของไดโอดมากจะทำให้ค่าตัวเก็บประจุที่อยู่ในไดโอดมีค่าที่สูงขึ้นและตัวเก็บประจุที่สูงขึ้นจะมีผลต่อตัวเก็บประจุในวงจรซึ่งมีผลทำให้ประสิทธิภาพมีค่าลดลงเพราะแรงดันจะถูกแบ่งมาตกคร่อมที่ตัวเก็บประจุในไดโอด ในการออกแบบเราเลือกช็อคกี้ไดโอดเนื่องจากมีกระแสในตัวมากกว่าไดโอดทั่วไปโดยไดโอดที่ใช้ในการออกแบบมีค่าเป็น 5.76 pm และค่าตัวเก็บประจุที่ใช้มีค่าเป็น 5 pF

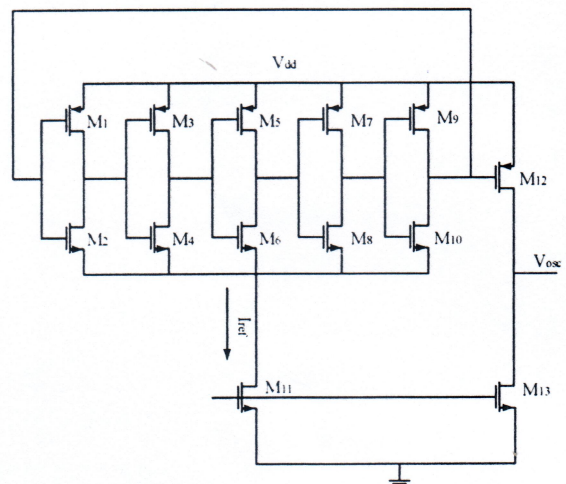
3.2 วงจรรักษาระดับแรงดัน



รูปที่ 3 วงจรรักษาระดับแรงดัน

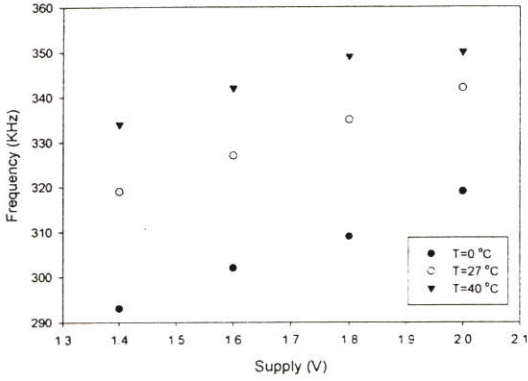
เมื่อเครื่องอ่านเคลื่อนที่เข้าไปใกล้แท็ก จะเกิดการส่งผ่านกำลังงานจำนวนมาก ทำให้เกิดแรงดันที่อินพุทมากเกินไปอาจสร้างความเสียหายให้เกิดขึ้นกับวงจรได้ ดังนั้นวงจรรักษาระดับแรงดันในรูปที่ 3 จะทำการรักษาระดับแรงดันให้อยู่ในค่าที่เหมาะสม เพื่อให้วงจรสามารถนำแรงดันที่เกิดขึ้นไปใช้งานได้ โดยวงจรประกอบด้วย M1 และ M2 คือเป็นไดโอด เพื่อสร้างแรงดันเปรียบเทียบกับแรงดันอ้างอิงที่มีค่าประมาณ 700 mV ถ้าแรงดันที่เข้ามามีค่ามากกว่าแรงดันอ้างอิง M8 จะทำการนำกระแส และทำให้แรงดันลดลงมาในช่วงที่วงจรสามารถทำงานได้ แต่เนื่องจากสัญญาณที่เข้ามาเป็นสัญญาณของข้อมูลที่มีค่าสูง และค่าทำให้แรงดันที่ได้มีการกระเพื่อมสูง จึงจำเป็นต้องลดการกระเพื่อม โดยการผ่านตัวกรองความถี่ต่ำ C1 และ R1 ที่มีค่าเป็น 600 pF กับ 50 kΩ ซึ่งมีความถี่คัตออฟ (cut off) เป็น 6 kHz

3.3 วงจรออสซิลเลเตอร์



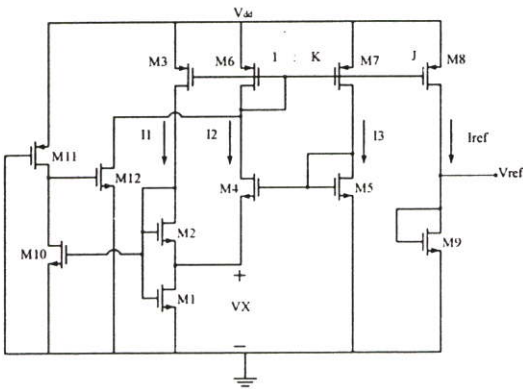
รูปที่ 4 วงจรออสซิลเลเตอร์

วงจรออสซิลเลเตอร์ในรูปที่ 4 เป็นวงจรที่สร้างสัญญาณนาฬิกา ซึ่งเกิดจากวงจรจอสซิลเลเตอร์ M1-M10 ทำหน้าที่สร้างสัญญาณนาฬิกาที่เกิดจากค่าหน่วงเวลา (time delay) จากขนาดของอินเวอร์เตอร์แต่ละตัว ในการออกแบบเราต้องการค่ากระแสที่น้อยจึงจำเป็นต้องควบคุมกระแสที่เกิดขึ้นโดยใช้ M11 ที่มีกระแสที่อ่อนกระแสมาจากวงจรสร้างแรงดันอ้างอิง มาทำการควบคุมกระแสในวงจร ซึ่งสัญญาณที่ได้จาก M1-M10 ไม่สามารถแกว่งได้ขึ้นลงสูงสุดเนื่องจาก M11 ดังนั้นเราจึงต้องเพิ่ม M12-M13 เพื่อทำหน้าที่ขยายสัญญาณจาก M1-M10 มาเป็นเอาต์พุตสัญญาณเพื่อใช้ในส่วนภาคประมวลผลสัญญาณ ซึ่งวงจรที่ออกแบบสร้างสัญญาณนาฬิกาที่มีความถี่ 320 kHz ในรูปที่ 5 แสดงผลการจำลองการทำงานของวงจรระหว่างความถี่กับแหล่งจ่ายแรงดันเมื่อมีการเปลี่ยนแปลงแรงดันในช่วง 1.5 - 2 โวลต์ ในแต่ละอุณหภูมิในช่วง 0-40 องศาเซลเซียส ซึ่งมีค่าการเปลี่ยนแปลงเป็น 10% จากความถี่ 320 kHz



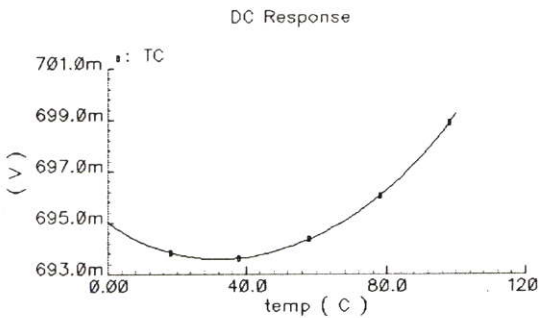
รูปที่ 5 กราฟความถี่ ในช่วงแรงดัน 1.5-2 โวลต์ และอุณหภูมิในช่วง 0-40 องศาเซลเซียส

3.4 วงจรสร้างแรงดันอ้างอิง



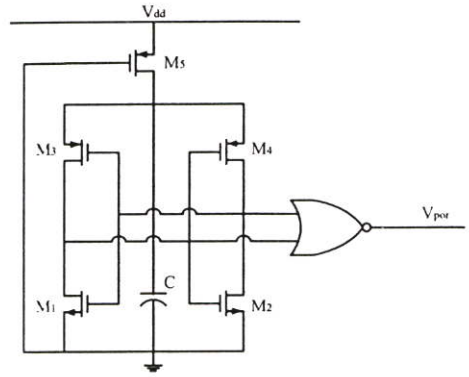
รูปที่ 6 วงจรสร้างแรงดันอ้างอิง

วงจรสร้างแรงดันอ้างอิงทำหน้าที่สร้างแรงดันที่ไม่ขึ้นกับอุณหภูมิโดยอาศัยหลักการของการชดเชยผลระหว่างค่าความเคลื่อนที่ (Mobility) กับ แรงดันคั่นขีดเริ่ม (Threshold voltage) [4] ซึ่งวิธีนี้จะทำให้วงจรมีการใช้กระแสที่ต่ำ 170 nA และแรงดันอ้างอิงที่สร้างขึ้นมีค่าประมาณ 700 mV ในรูปที่ 7 เป็นความสัมพันธ์ระหว่างแรงดันอ้างอิงกับการเปลี่ยนแปลงอุณหภูมิในช่วง 0-100 องศาเซลเซียส มีค่าเปลี่ยนสูงสุดถึงต่ำสุดประมาณ 6mV



รูปที่ 7 แรงดันอ้างอิงกับอุณหภูมิ

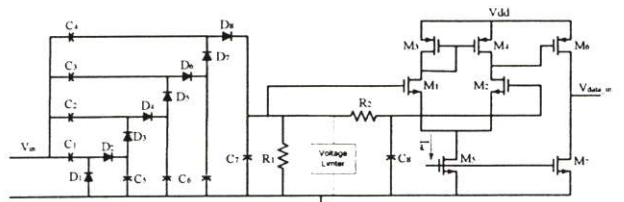
3.5 วงจรรีเซ็ต



รูปที่ 7 วงจรรีเซ็ต [5]

วงจรรีเซ็ตเป็นวงจรสร้างสัญญาณรีเซ็ตไปยังในส่วนของภาคประมวลผลเพื่อให่วงจรเริ่มทำงาน ซึ่งจะสร้างสัญญาณรีเซ็ตเมื่อวงจรมีแรงดันประมาณ 1.5 โวลต์ ในรูปที่ 7 แสดงส่วนประกอบของวงจรรีเซ็ต โดยวงจรประกอบด้วยคู่ของอินเวอร์เตอร์กับนอร์เกต เมื่อเริ่มมีกำลังงานเข้ามาในตัวเก็บ กระแสจะไหลเข้าตัวเก็บประจุ C โดยค่า C จะเป็นตัวกำหนดเวลาในการรีเซ็ตซึ่งค่าที่ใช้เป็น 250 pF ดังนั้นแรงดัน Vpor จะค่อยๆ สูงขึ้น เมื่อแรงดันอินพุตของอินเวอร์เตอร์ M1 กับ M4 มีค่าเป็นสูง (High) จะทำให้เอาต์พุตเป็นต่ำ (Low) และ M2 กับ M3 จะมีอินพุตเป็นต่ำ และเอาต์พุตเป็นสูง ซึ่งจะทำให้นอร์เกตเป็นต่ำหรือสัญญาณรีเซ็ต

3.6 วงจรดีมอดูเลเตอร์



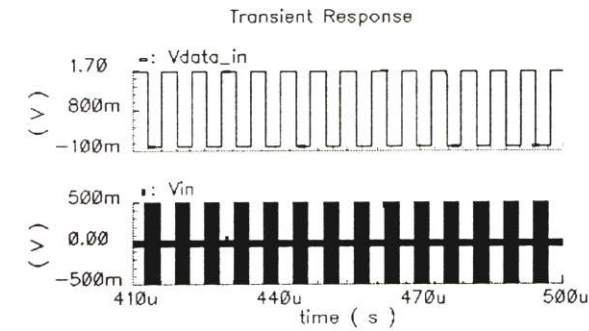
รูปที่ 8 วงจรดีมอดูเลเตอร์

วงจรมอดูเลเตอร์ในรูปที่ 8 เป็นวงจรที่ทำหน้าที่ในการตรวจจับสัญญาณข้อมูล โดยการรับเอาสัญญาณของข้อมูลมาแยกออกจากสัญญาณพาหะ โดยวงจรประกอบด้วยส่วนย่อยๆ ดังนี้ วงจรเพิ่มแรงดัน D1-D8 กับ C1-C6 เนื่องจากขนาดสัญญาณที่เล็กเกินไปอาจทำให้การตรวจจับสัญญาณเป็นไปได้ยากจึงจำเป็นต้องเพิ่มขนาดของสัญญาณอินพุต จากนั้นเราจึงทำการกรองสัญญาณพาหะออกด้วย C7 กับ R1 ซึ่งมีค่าเป็น 5 pF กับ 200kΩ โดยมีวงจรจำกัดแรงดัน จำกัดไม่ให้สัญญาณมีค่าแรงดันเกินกว่าแรงดันที่ขาเกตของวงจรเปรียบเทียบกับแรงดันจะรับได้ ซึ่งหลังจากนั้นสัญญาณที่ได้จะถูกนำค่าเฉลี่ยด้วย C8 กับ R2 ซึ่งมีค่าเป็น 50pF กับ 200kΩ ซึ่งมีความถี่คัทออฟเป็น 15 kHz ในการ

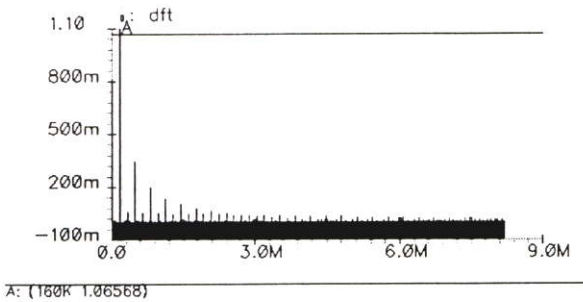
เลือกความถี่คัทออฟเพราะเลือกให้ค่าที่ได้มีค่าน้อยกว่าความถี่ของข้อมูลที่ส่งมา จากนั้นนำค่าเฉลี่ยมาเปรียบเทียบกับขอบสัญญาณที่วงจรเปรียบเทียบกับแรงดัน MI-M7 เพื่อสร้างสัญญาณข้อมูลในการนำไปประมวลผลต่อไป

4. ผลการจำลองการทำงานของวงจร

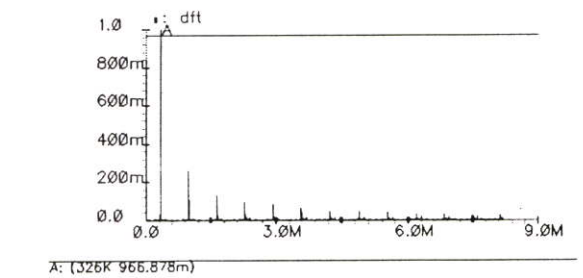
วงจรถ่ายรับส่วนหน้าอาร์เอฟไอดีย่านความถี่สูงยิ่งยวด ถูกจำลองการทำงานบนโปรแกรม Cadence Spectre™ เทคโนโลยีซีมอส 0.35 μm ในการจำลองการทำงานเราสร้างสัญญาณสัญญาณอินพุทที่มีความถี่ 160 kHz ทำการมอดกับสัญญาณพาหะ 900 MHz มาเป็นอินพุทสัญญาณให้กับวงจรแทนส่วนของสายอากาศและวงจรแมตซ์ซิ่ง เข้าวงจรคูณแรงดันกับคิมอคคูเลเตอร์ ในรูปที่ 9 แสดงสัญญาณอินพุทและเอาท์พุทที่ได้จากวงจรคิมอคคูเลเตอร์ รูปที่ 10 เป็นสเปกตรัมของสัญญาณเอาท์พุทของวงจรคิมอคคูเลเตอร์ซึ่งมีค่าเท่ากับสัญญาณที่อินพุท รูปที่ 11 เป็นสเปกตรัมของสัญญาณออกสซิลเลเตอร์ที่ได้จากการจำลองการทำงาน



รูปที่ 9 สัญญาณเอาท์พุทและอินพุทจากวงจรคิมอคคูเลเตอร์



รูปที่ 10 สเปกตรัมของสัญญาณข้อมูล (160 kHz)



รูปที่ 11 สเปกตรัมของสัญญาณความถี่ (326 kHz)

5. สรุป

ในบทความนี้ได้นำเสนอวงจรถ่ายรับส่วนหน้าอาร์เอฟไอดี ย่านความถี่สูงยิ่งยวดที่มีการใช้กระแสในวงจรต่ำ 800 nA วงจรสามารถทำงานที่กำลังงานอินพุทต่ำสุดเป็น 240 μW วงจรทำงานที่แรงดัน 1.5 V มีวงจรสร้างสัญญาณที่มีความถี่ 320 kHz มีค่าความผิดพลาดประมาณ 10% ในช่วงอุณหภูมิ 0-40 องศาเซลเซียส

6. กิตติกรรมประกาศ

ได้รับทุนสนับสนุนจาก “บัณฑิตวิทยาศาสตร์และเทคโนโลยี สำนักงานพัฒนาวิทยาศาสตร์และเทคโนโลยีแห่งชาติ” หมายเลข TG-B-11-44-22-724M

เอกสารอ้างอิง

- [1] R. Glidden, R. C. Bockorick and S. Cooper, “Design of Ultra-Low-Cost UHF RFID Tags for Supply Chain Applications,” Communications Magazine, IEEE, Vol 42, Issue 8, pp.140 – 151, Aug 2004
- [2] EPCglobal, “EPCTM Radio-Frequency Identity Protocols Class-1 Generation-2 UHF RFID Protocol for Communications at 860 Mhz-960MHz.” v. 1.0.0, Apr. 2004
- [3] G. DE Vita and G. Iannaccone, “Design Criteria for the RF Section of UHF and Microwave Passive RFID Transponder,” IEEE Transactions on Microwave Theory and Techniques, Vol. 53, No.9, pp.2978-2990, Sept 2005.
- [4] K. Rongsawat and A. Thanachayanont, “1-V Ultra Low Power Resistorless CMOS Voltage Reference” ECTI Conference, pp179-182, May 2005
- [5] J-P Curty, N. Joehl and C. Dehollain, “Remotely powered addressable UHF RFID integrated system” IEEE Journal of Solid-State, Vol. 40, No. 11, pp2193-2202, Nov 2005



กิตติพงศ์ รงค์สวัสดิ์ สำเร็จการศึกษาระดับปริญญาตรี สาขาวิศวกรรมไฟฟ้า จากมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง



อนันท์ ธนชยานนท์ สำเร็จการศึกษาระดับปริญญาตรี-โท และเอก สาขาวิศวกรรมไฟฟ้าและอิเล็กทรอนิกส์จากอิมพีเรียลคอลเลจ มหาวิทยาลัยลอนดอน ในปี พ.ศ. 2538 และ 2542 ตามลำดับ พ.ศ. 2542 ถึงปัจจุบัน ดำรงตำแหน่งรองศาสตราจารย์ประจำภาควิชาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ประวัติผู้เขียน

ชื่อ-นามสกุล	นายกิตติพงษ์ รงค์สวัสดิ์
ที่อยู่	183/3-4 หมู่ 4 ถนนลาดกระบัง เขตลาดกระบัง กทม. 10520
ประวัติการศึกษา	
-ปริญญาตรี	มหาบัณฑิต คณะ วิศวกรรมศาสตร์ ภาควิชา ไฟฟ้า
ความชำนาญเฉพาะด้าน	การออกแบบวงจรรวม การเขียนโปรแกรมพัฒนาด้านวงจร
ประสบการณ์ทำงานและผลงานวิจัย	เกมบอยควบคุมหุ่นยนต์, ไม้เท้านำทางสำหรับผู้พิการทางสายตา ป้ายรถเมล์อัจฉริยะ
ทุนการศึกษา	บัณฑิตวิทยาศาสตร์และเทคโนโลยีสำนักงานพัฒนาวิทยาศาสตร์ และเทคโนโลยีแห่งชาติ หมายเลข TG-B-11-44-22-724M