

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การออกแบบวงจรถอดรหัสดิจิทัลที่ใช้ซีโมส

DESIGN OF SQUARE-ROOTING CIRCUIT USING CMOS

ทิพย์รัตน์ รุ่งขำ

TIPPARAT RUNGKHAM

เลขหมู่.....

เลขทะเบียน..... 82882

วัน,เดือน,ปี... 25 ก.ค. 2551

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมการวัดคุม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2551

KMITL-2008-EW-M-010-232

DESIGN OF SQUARE-ROOTING CIRCUIT USING CMOS

TIPPARAT RUNGKHAM

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN INSTRUMENTATION ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2008

KMITL-2008-EW-M-010-232

COPYRIGHT 2008

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

หัวข้อวิทยานิพนธ์	การออกแบบวงจรถอดรอกที่สองโดยใช้ซีมอส
นักศึกษา	นางสาวทิพย์รัตน์ รุ่งจำ
รหัสประจำตัว	49060805
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมการวัดคุม
พ.ศ.	2551
อาจารย์ที่ปรึกษาวิทยานิพนธ์	ผศ.ดร.อัมพวัน จุลเสรีวงศ์

บทคัดย่อ

วิทยานิพนธ์นี้นำเสนอการออกแบบวงจรถอดรอกที่สองที่รองรับทั้งสัญญาณแรงดันอินพุตและกระแสอินพุต โดยอาศัยหลักการทรานส์ลิเนียร์ของมอสทรานซิสเตอร์ วงจรที่นำเสนอเป็นวงจรที่ไม่ซับซ้อน มีขนาดเล็กและเหมาะที่จะนำไปสร้างเป็นวงจรรวม โดยใช้เทคโนโลยีของซีมอส ผลการเลียนแบบด้วยโปรแกรม PSPICE ที่แสดงถึงสมรรถนะต่าง ๆ ของวงจรมีค่าใกล้เคียงกับค่าที่ได้จากการคำนวณ

Thesis Title	Design of Square-Rooting Circuit Using CMOS
Student	Miss Tipparat Rungkhum
Student ID.	49060805
Degree	Master of Engineering
Program	Instrumentation Engineering
Year	2008
Thesis Advisor	Asst. Prof. Dr. Amphawan Julsereewong

ABSTRACT

This thesis presents a design of square-rooting circuit, which can support both voltage and current input signals. The realization method is based on the use of the characteristic of MOS translinear principle. The proposed circuit is simple, small in size, and suitable for fabrication using CMOS technology. PSPICE simulation results verifying the performances of the proposed circuit are in close agreement with the calculated values.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จได้อย่างดี ด้วยคำแนะนำจาก ผศ.ดร.อัมพวัน จุลเสรีวงศ์ ซึ่งเป็นอาจารย์ที่ปรึกษาวิทยานิพนธ์ ข้าพเจ้ารู้สึกซาบซึ้งในความอนุเคราะห์จากท่านอาจารย์ และขอขอบพระคุณเป็นอย่างสูง

ขอกราบขอบพระคุณคณาจารย์ภาควิชาวิศวกรรมการวัดคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ทุก ๆ ท่านที่ได้ประสิทธิ์ประสาทวิชาให้กับข้าพเจ้า

ขอขอบคุณเพื่อน ๆ พี่ ๆ ในภาควิชาวิศวกรรมการวัดคุม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ทุกคนที่ให้คำแนะนำต่าง ๆ และคอยให้กำลังใจเสมอมา

ขอขอบคุณบัณฑิตศึกษาคณะวิศวกรรมศาสตร์และบัณฑิตวิทยาลัย ที่ให้ความช่วยเหลือในเรื่องต่าง ๆ

สุดท้ายนี้ข้าพเจ้าขอกราบขอบพระคุณ บิดา มารดา และครอบครัวของข้าพเจ้าที่เป็นกำลังใจ และให้การสนับสนุนในทุกเรื่อง ๆ ทำให้ข้าพเจ้าสามารถทำวิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงด้วยดี คุณค่าและประโยชน์อันพึงมีจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอบแต่ผู้มีพระคุณทุกท่าน

ทิพย์รัตน์ รุ่งขำ

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญรูป.....	VI
บทที่ 1 บทนำ.....	1
1.1 กล่าวนำ.....	1
1.2 วัตถุประสงค์ในการจัดทำวิทยานิพนธ์.....	1
1.3 หลักการใหม่ในวิทยานิพนธ์.....	2
1.4 รายละเอียดวิทยานิพนธ์.....	2
1.5 บทสรุป.....	3
บทที่ 2 วงจรอดรากลที่สองด้วยซิมอสที่มีการนำเสนอผ่านมาในอดีต.....	4
2.1 บทนำ.....	4
2.2 วงจรอดรากลที่สองที่นำเสนอโดย C. Sakul และคณะ.....	4
2.3 วงจรอดรากลที่สองที่นำเสนอโดย K. Anuntahirunrat และคณะ.....	7
2.4 วงจรอดรากลที่สองที่นำเสนอโดย A. Kaewpoonsuk และคณะ.....	9
2.5 วงจรอดรากลที่สองที่นำเสนอโดย R. Guntapong และคณะ.....	11
2.6 บทสรุป.....	12
บทที่ 3 กลุ่มวงจรร้อยที่ใช้ในการออกแบบวงจรที่นำเสนอ.....	13
3.1 กล่าวนำ.....	13
3.2 วงจรอดรากลที่สองแบบพื้นฐาน.....	13
3.2 วงจรสายพานกระแส.....	14
3.3 การวิเคราะห์คุณสมบัติของวงจรสายพานกระแส.....	17
3.3.1 การวิเคราะห์ค่าความต้านทานอินพุตและเอาต์พุต.....	17
3.3.2 การวิเคราะห์ช่วงปฏิบัติงานอินพุต.....	19
3.3.3 การวิเคราะห์ผลตอบสนองทางความถี่.....	20
3.4 วงจรจำกัดกระแส.....	23

สารบัญ (ต่อ)

	หน้า
3.4.1 การวิเคราะห์ค่าความต้านทานอินพุตและเอาต์พุต.....	24
3.5 วงจรสะท้อนกระแส.....	28
3.5.1 วงจรสะท้อนกระแสแบบพื้นฐาน.....	28
3.5.2 การวิเคราะห์คุณสมบัติของวงจรสะท้อนกระแสแบบพื้นฐาน.....	29
3.5.3 วงจรสะท้อนกระแสแบบสองเอาต์พุต.....	32
3.5.4 การวิเคราะห์คุณสมบัติของวงจรสะท้อนกระแสแบบสองเอาต์พุต.....	32
3.6 บทสรุป.....	34
บทที่ 4 การออกแบบวงจรถอดรหัสดิจิทัลที่นำเสนอสอน.....	35
4.1 กล่าวนำ.....	35
4.2 หลักการของวงจรถอดรหัสดิจิทัลที่นำเสนอสอนภายในวิทยานิพนธ์.....	35
4.3 การวิเคราะห์สมรรถนะการทำงานวงจร.....	38
4.3.1 การวิเคราะห์ค่าความต้านทานอินพุตและเอาต์พุต.....	38
4.3.2 การวิเคราะห์ช่วงปฏิบัติงานของวงจรถอดรหัสดิจิทัลที่นำเสนอสอน.....	40
4.4 ผลการเขียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE.....	42
4.5 บทสรุป.....	49
บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ.....	50
เอกสารอ้างอิง.....	51
ภาคผนวก.....	53
ภาคผนวก ก. คุณสมบัติที่สำคัญและวงจรสมมูลของมอสเฟต.....	53
ภาคผนวก ข. วงจรทรานส์ลิเนียร์.....	62
ภาคผนวก ค. การวิเคราะห์คุณสมบัติของวงจรถอดรหัสดิจิทัล.....	68
ภาคผนวก ง. การวิเคราะห์คุณสมบัติของวงจรสะท้อนกระแส.....	75
ภาคผนวก จ. การวิเคราะห์คุณสมบัติของวงจรถอดรหัสดิจิทัลที่นำเสนอสอน.....	80
ภาคผนวก ฉ. ผลงานการวิจัยที่ได้รับการตีพิมพ์.....	82
ประวัติผู้เขียน.....	89

สารบัญรูป

รูปที่	หน้า
2.1 วงจรถดถากที่สองโดยใช้แหล่งจ่ายไฟเลี้ยงต่ำ C. Sakul และคณะ.....	4
2.2 วงจรขยายคลาส AB โดยมอสทรานซิสเตอร์.....	7
2.3 วงจรถดถากที่สองที่นำเสนอโดย K. Anuntahirunrat และคณะ.....	8
2.4 วงจรถดถากที่สองพื้นฐานที่นำเสนอโดย A. Kaewpoonsuk และคณะ.....	9
2.5 วงจรถดถากที่สองที่นำเสนอโดย A. Kaewpoonsuk และคณะ.....	10
2.6 วงจรถดถากที่สองที่นำเสนอโดย R. Guntapong และคณะ.....	12
3.1 วงจรถดถากที่สองแบบพื้นฐานโดยหลักการทรานส์ลิเนียร์ของมอสทรานซิสเตอร์.....	13
3.2 สัญลักษณ์ของวงจรสายพานกระแส.....	14
3.3 วงจรสายพานกระแสแบบบวก.....	15
3.4 วงจรสมมูลต่อสัญญาณขนาดเล็กในการคำนวณค่าความต้านทาน r_{inB}	18
3.5 วงจรสมมูลต่อสัญญาณขนาดเล็กในการคำนวณค่าความต้านทาน r_{out}	19
3.6 วงจรสมมูลต่อสัญญาณขนาดเล็กในการคำนวณอัตราขยาย V_B/V_A	20
3.7 วงจรสมมูลต่อสัญญาณขนาดเล็กในการคำนวณหาอัตราขยายกระแส i_C/i_B	21
3.8 วงจรจำกัดกระแส.....	23
3.9 วงจรสมมูลต่อสัญญาณขนาดเล็กในการคำนวณค่าความต้านทานอินพุต.....	24
3.10 การทำงานของวงจรจำกัดกระแสเมื่ออินพุตมีค่าเป็นบวก ($i_c > 0$).....	25
3.11 วงจรสมมูลต่อแรงดันขนาดเล็กที่ใช้ในการคำนวณ r_{in} เมื่ออินพุตมีค่าเป็นบวก.....	25
3.12 การทำงานของวงจรจำกัดกระแสเมื่ออินพุตมีค่าเป็นลบ ($i_c < 0$).....	27
3.13 วงจรสมมูลต่อแรงดันขนาดเล็กที่ใช้ในการคำนวณ r_{in} เมื่ออินพุตมีค่าเป็นลบ.....	27
3.14 วงจรสมมูลต่อสัญญาณขนาดเล็กในการคำนวณค่าความต้านทานอินพุต.....	28
3.15 วงจรสะท้อนกระแสแบบพื้นฐาน.....	29
3.16 วงจรสมมูลในการวิเคราะห์ค่าความต้านทานอินพุตของวงจรสะท้อนกระแสแบบพื้นฐาน.....	29
3.17 วงจรสมมูลในการวิเคราะห์ค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแสแบบพื้นฐาน.....	30
3.18 วงจรสมมูลในการวิเคราะห์อัตราขยายกระแสและผลตอบสนองทางความถี่ของวงจรสะท้อน กระแสแบบพื้นฐาน.....	31
3.19 วงจรสะท้อนกระแสแบบสองเอาต์พุต.....	32
3.20 วงจรสมมูลในการวิเคราะห์ค่าความต้านทานอินพุตและเอาต์พุตของวงจรสะท้อนกระแสแบบ สองเอาต์พุต.....	33

สารบัญญรูป (ต่อ)

รูปที่	หน้า
3.21 วงจรสมมูลในการวิเคราะห์อัตราขยายกระแสและผลตอบสนองทางความถี่ของวงจรสะท้อนกระแสแบบสองเอาต์พุต.....	35
4.1 วงจรถอดรอกที่สองที่นำเสนอภายในวิทยานิพนธ์.....	36
4.2 วงจรสมมูลต่อสัญญาณขนาดเล็กในการคำนวณค่าความต้านทานที่เอาต์พุต.....	39
4.3 วงจรภาคสังเคราะห์ที่ฟังก์ชันถอดรอกที่สอง.....	41
4.4 วงจรถอดรอกที่สองที่ใช้ในการเลียนแบบการทำงานด้วยโปรแกรม PSPICE.....	43
4.5 ผลการทดสอบช่วงปฏิบัติงานของวงจร.....	44
4.6 คุณลักษณะทางคิซีระหว่างกระแสอินพุต i_{in} กับกระแส i_{out}	45
4.7 คุณลักษณะทางคิซีระหว่างแรงดันอินพุต v_{in} กับกระแส i_{out}	45
4.8 ผลการเลียนแบบการทำงานเมื่ออินพุตเป็นสัญญาณกระแสหรือแรงดัน.....	46
4.9 ผลการเลียนแบบผลตอบสนองทางความถี่ของวงจร.....	47
ก.1 สัญลักษณ์ของมอสเฟต.....	53
ก.2 วงจรสมมูลสำหรับสัญญาณขนาดเล็กของเอ็นมอสที่ทำงานในช่วงอิมิตว.....	55
ก.3 วงจรสมมูลสำหรับสัญญาณขนาดเล็กของเอ็นมอสที่ใช้ในการวิเคราะห์ด้วยมือ.....	56
ก.4 วงจรที่ใช้ในการเลียนแบบการทำงานด้วยโปรแกรมคอมพิวเตอร์เพื่อประมาณค่าพารามิเตอร์การนำกระแสและค่าแรงดันขีดเริ่มของมอสเฟต.....	56
ก.5 ตำแหน่งการไบแอสมอสเฟตที่ขอบของการนำกระแส.....	57
ก.6 ตัวอย่างวงจรที่มีและไม่มีการไบแอสมอสเฟตที่ขอบของการนำกระแส.....	58
ก.7 ผลการเลียนแบบการทำงานเพื่อศึกษาความเร็วในการสวิตช์ของมอสเฟตวงจรทรานส์ลีนีร์แบบพื้นฐานที่ใช้ในไบ โพลาร์ทรานซิสเตอร์.....	59
ก.8 ผลการเลียนแบบการทำงานเพื่อเปรียบเทียบความเพี้ยนของกระแสเอาต์พุต.....	60
ข.1 วงจรทรานส์ลีนีร์แบบพื้นฐานที่ใช้ในไบ โพลาร์ทรานซิสเตอร์.....	64
ข.2 วงจรทรานส์ลีนีร์รูปแบบพื้นฐานที่ใช้มอสทรานซิสเตอร์.....	67
ค.1 วงจรสายพานกระแสที่ใช้ในการวิเคราะห์ช่วงปฏิบัติงาน.....	69

บทที่ 1

บทนำ

1.1 กล่าวนำ

วงจรถอดราก็ที่สองเป็นวงจรหนึ่งที่มีความสำคัญในระบบการวัดสัญญาณแอนะล็อกและระบบการสื่อสาร [1] ใช้กันอย่างกว้างขวางในงานเครื่องมือวัด ตัวอย่างเช่น ใช้สำหรับปรับสัญญาณที่รับมาจากเครื่องมือวัดอัตราการไหลให้เป็นเชิงเส้น หรือใช้คำนวณค่ารากที่สองของกำลังเฉลี่ย (RMS) ของสัญญาณต่าง ๆ

วงจรถอดราก็ที่สองนี้ได้มีการพัฒนาอย่างต่อเนื่อง เช่น การออกแบบโดยใช้อุปกรณ์ออปโตอิเล็กทรอนิกส์ที่ตรงกับทรานซิสเตอร์ [2] แต่หลักการนี้มีช่วงปฏิบัติงานทางความถี่ไม่สูงเพราะถูกจำกัดโดยแบนด์วิดท์ที่แคบจากคุณสมบัติของออปโตอิเล็กทรอนิกส์ในวงจร อีกทั้งวงจรมีขนาดใหญ่ใช้พื้นที่ในการสร้างมากและใช้กำลังงานสูง การออกแบบโดยใช้วงจรสายพานกระแสยุคที่สองที่ตรงกับมอสทรานซิสเตอร์ทำงานในช่วงไม้อิมิตัว [3] แต่การออกแบบวิธีนี้ทำให้วงจรทำงานได้ที่ความถี่ไม่สูงเนื่องจากความจุแฝงมีค่ามากที่เกิดจากมอสทรานซิสเตอร์ทำงานในช่วงไม้อิมิตัว แต่การสร้างวงจรถอดราก็ที่สองด้วยเทคโนโลยีซีมอส [4]-[7] เป็นอีกทางเลือกหนึ่งที่น่าสนใจเนื่องจากสามารถสร้างเป็นวงจรรวม (Integrated Circuits) มีขั้นตอนการผลิตที่ไม่ยุ่งยากเมื่อเปรียบเทียบกับเทคโนโลยีแบบไบโพลาร์ และสามารถทำงานได้ด้วยค่าแรงดันไฟเลี้ยงต่ำอีกทั้งไม่ไวต่อการเปลี่ยนแปลงของอุณหภูมิ ดังนั้นในงานวิจัยนี้ได้นำเสนอวงจรถอดราก็ที่สองสำหรับสัญญาณแอนะล็อกโดยใช้หลักการทรานส์ลิเนียร์ของมอสทรานซิสเตอร์ โดยออกแบบให้สามารถรองรับสัญญาณอินพุตที่อยู่ในรูปของสัญญาณกระแสและสัญญาณแรงดัน

1.2 วัตถุประสงค์ในการจัดทำวิทยานิพนธ์

ในการจัดทำวิทยานิพนธ์ฉบับนี้ได้กำหนดวัตถุประสงค์ในการจัดทำไว้ดังนี้

1.2.1 วิจัยและพัฒนาการออกแบบวงจรถอดราก็ที่สองสำหรับวงจรแอนะล็อก โดยใช้หลักการทรานส์ลิเนียร์ของมอสทรานซิสเตอร์

1.2.2 วงจรที่ออกแบบมีโครงสร้างที่ไม่ซับซ้อน สามารถรองรับสัญญาณอินพุตที่เป็นสัญญาณกระแสและสัญญาณแรงดัน

1.2.3 วงจรสามารถทำงานได้อย่างถูกต้อง มีช่วงปฏิบัติงานทางขนาดและผลตอบสนองทางความถี่ที่กว้าง ในการทดสอบสมรรถนะการทำงานของวงจรที่ได้พัฒนาออกแบบ จะใช้โปรแกรม PSpice เลียนแบบการทำงานของวงจร

1.3 หลักการใหม่ในวิทยานิพนธ์

1.3.1 วงจรที่ออกแบบสามารถใช้งานได้กับอินพุตทั้งที่เป็นสัญญาณกระแสและสัญญาณแรงดันไฟฟ้า

1.3.2 วงจรที่ออกแบบใช้หลักการทรานส์ลิเนียร์ของมอสทรานซิสเตอร์และการทำงานร่วมกันของกลุ่มวงจรร้อยต่าง ๆ ซึ่งได้แก่ วงจรถอดรหัสดิจิตอลพื้นฐาน วงจรสายพานกระแส วงจรจำกัดกระแส และวงจรถักกระแส

1.3.3 มีการกำหนดจุดการทำงานของมอสทรานซิสเตอร์ที่ใช้ในวงจร ให้ทำงานในย่านของการนำกระแสอิ่มตัว ทำให้เอาต์พุตที่ได้มีความผิดพลาดน้อย

1.4 รายละเอียดวิทยานิพนธ์

ในวิทยานิพนธ์นี้แบ่งเนื้อหาออกเป็น 5 บทกับ 6 ภาคผนวก ซึ่งมีรายละเอียดดังต่อไปนี้

- บทที่ 1 บทนำ เป็นการกล่าวนำ วัตถุประสงค์ หลักการใหม่ในวิทยานิพนธ์และรายละเอียดของเนื้อหาในแต่ละบท
- บทที่ 2 ตัวอย่างวงจรถอดรหัสดิจิตอลโดยใช้ซีมอสที่มีการนำเสนอผ่านมาในอดีต บทนี้เป็นการกล่าวถึงแนวคิดในการออกแบบวงจรถอดรหัสดิจิตอลที่สร้างจากมอสทรานซิสเตอร์ที่เคยมีการนำเสนอมาแล้ว ซึ่งได้แก่ วงจรถอดรหัสดิจิตอลโดยใช้แหล่งจ่ายไฟเลี้ยงต่ำ [4] วงจรถอดรหัสดิจิตอลโดยอาศัยคุณสมบัติการทำงานของวงจรรายคลาสด AB [5] โดยใช้ซีมอส วงจรถอดรหัสดิจิตอลแบบที่เชิงตรงบนพื้นฐานของเทคโนโลยีทรานซิสเตอร์แบบซีมอส [6] และสุดท้ายวงจรถอดรหัสดิจิตอลชนิดแรงดันต่ำโดยใช้ซีมอส [7]
- บทที่ 3 กลุ่มวงจรร้อยของวงจรถอดรหัสดิจิตอลที่นำเสนอภายในวิทยานิพนธ์ เป็นการอธิบายหลักการทำงานของกลุ่มวงจรร้อยที่เป็นส่วนประกอบของวงจรถอดรหัสดิจิตอลที่นำเสนอ ซึ่งประกอบไปด้วย วงจรถอดรหัสดิจิตอลพื้นฐาน วงจรสายพานกระแส วงจรจำกัดกระแส และวงจรถักกระแส
- บทที่ 4 การออกแบบวงจรถอดรหัสดิจิตอลที่นำเสนอภายในวิทยานิพนธ์ การวิเคราะห์คุณสมบัติของวงจรที่ได้ทำการออกแบบ ซึ่งได้แก่การวิเคราะห์ค่าความต้านทานอินพุตและเอาต์พุต การวิเคราะห์ช่วงปฏิบัติการทางขนาดของอินพุตและเอาต์พุต ผลตอบสนองทางความถี่ จากนั้นเป็นการเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE เพื่อทดสอบคุณสมบัติของวงจรถอดรหัสดิจิตอล
- บทที่ 5 เป็นการสรุปผลงานภายในวิทยานิพนธ์ ข้อดีและข้อเสียของวงจรที่นำเสนอภายในวิทยานิพนธ์นี้ รวมทั้งแนวทางการพัฒนาต่อไปในอนาคต

เอกสารอ้างอิง

- ภาคผนวก ก. กล่าวถึงทฤษฎีการทำงาน และสมการแสดงความสัมพันธ์ของมอสทรานซิสเตอร์
- ภาคผนวก ข. หลักการทำงานของวงจรถานส์ลิเนียร์
- ภาคผนวก ค. การวิเคราะห์คุณสมบัติของวงจรถ่วงอานกระแส
- ภาคผนวก ง. การวิเคราะห์คุณสมบัติของวงจรถ่วงพานกระแส
- ภาคผนวก จ. การวิเคราะห์คุณสมบัติของวงจรถ่วงครากที่สองที่นำเสนอ
- ภาคผนวก ฉ. แสดงผลงานวิจัยที่ได้รับการตีพิมพ์
- ประวัติผู้เขียน

1.5 บทสรุป

ในวิทยานิพนธ์ฉบับนี้เป็นการนำเสนอวงจรถ่วงครากที่สองสำหรับสัญญาณแอนะล็อกโดยใช้เทคโนโลยีซีมอส โดยมีหลักการและวัตถุประสงค์ดังที่กล่าวมาแล้วข้างต้น ซึ่งรายละเอียดในแต่ละหัวข้อของวิทยานิพนธ์จะได้กล่าวในบทต่อ ๆ ไป

บทที่ 2

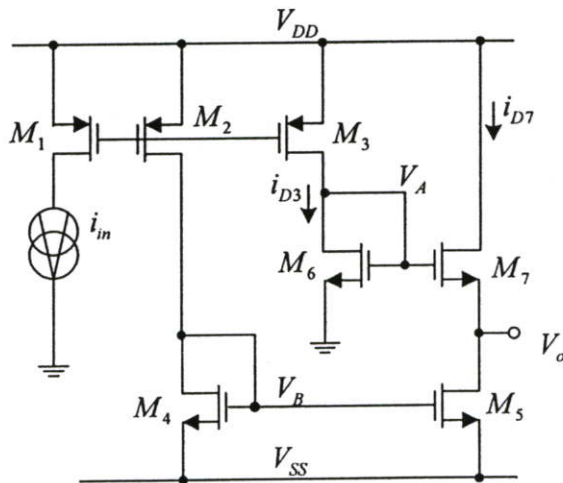
วงจรถอดราก็สองด้วยซีมอสที่มีการนำเสนอมานมาในอดีต

2.1 บทนำ

วงจรถอดราก็สองที่สร้างจากเทคโนโลยีของมอสทรานซิสเตอร์มีการพัฒนาหลักการออกแบบวงจรมานาโดยตลอดทั้งนี้เพื่อปรับปรุงสมรรถนะของวงจรและลดข้อจำกัดของแต่ละเทคนิคให้น้อยลงที่ผ่านมามีการนำเสนอมานมาได้มีหลักการด้วยกัน ดังนั้นในวิทยานิพนธ์นี้ จึงได้รวบรวมหลักการการออกแบบวงจรถอดราก็สองด้วยมอสทรานซิสเตอร์ที่น่าสนใจไว้ดังนี้

2.2 วงจรถอดราก็สองที่นำเสนอโดย C. Sakul และคณะ

วงจรถอดราก็สองที่นำเสนอใน [4] เป็นการนำเสนอมานมาโดยใช้แหล่งจ่ายไฟเลี้ยงต่ำ โดยใช้มอสทรานซิสเตอร์ที่ทำงานในช่วงอิมิตัวในการออกแบบ ซึ่งจะใช้วงจรสะท้อนกระแสเป็นวงจรพื้นฐานในการออกแบบ แนวคิดคือใช้การหักล้างกันของกระแสในชุดสองส่วนที่มีค่าต่างกัน โดยสามารถทำได้ด้วยวงจรสะท้อนกระแสที่มีอัตราส่วนของการสะท้อนกระแสที่แตกต่างกันซึ่งมีวงจรดังรูปที่ 2.1



รูปที่ 2.1 วงจรถอดราก็สองโดยใช้แหล่งจ่ายไฟเลี้ยงต่ำ C. Sakul และคณะ

การทำงานของวงจรในรูปที่ 2.1 อธิบายได้ดังนี้ เมื่อป้อนกระแสอินพุต i_{in} มอสทรานซิสเตอร์ $M_1 - M_2$ และ $M_1 - M_3$ ทำหน้าที่เป็นวงจรสะท้อนกระแสเท่ากับ 1 และ 4 ตามลำดับ จะได้ค่ากระแสเดรน i_{D4} และ i_{D6} ดังนี้

$$i_{D4} = i_{in} \quad (2.1)$$

$$i_{D6} = 4i_{in} \quad (2.2)$$

มอสทรานซิสเตอร์ $M_4 - M_5$ และ $M_6 - M_7$ ทำหน้าที่เป็นวงจรสะท้อนกระแสเท่ากับ 1 และ 0.25 ตามลำดับ ดังนั้น

$$i_{D5} = i_{D4} = i_{in} \quad (2.3)$$

$$i_{D7} = \frac{i_{D6}}{4} = i_{in} \quad (2.4)$$

พิจารณาที่โหนด A จะได้

$$V_A = \sqrt{\frac{i_{D6}}{K_6}} + V_{TN6} \quad (2.5)$$

เมื่อแทนค่าจากสมการที่ (2.2) ลงในสมการที่ (2.5) จะได้

$$V_A = \sqrt{\frac{4i_{in}}{K_6}} + V_{TN6} \quad (2.6)$$

พิจารณาที่โหนด B จะได้

$$V_B = \sqrt{\frac{i_{D4}}{K_4}} + V_{TN4} \quad (2.7)$$

เมื่อแทนค่าจากสมการที่ (2.1) ลงในสมการที่ (2.7) จะได้ว่า

$$V_B = \sqrt{\frac{i_{in}}{K_4}} + V_{TN4} \quad (2.8)$$

พิจารณาที่โนดเอาต์พุต V_o จะได้ว่า

$$i_{D7} = K_7(V_A - V_o - V_{TN7})^2 \quad (2.9)$$

$$i_{D5} = K_5(V_B - V_{TN5})^2 \quad (2.10)$$

จากสมการที่ (2.3), (2.4), (2.9) และ (2.10) จะได้

$$K_7(V_A - V_o - V_{TN7})^2 = K_5(V_B - V_{TN5})^2 \quad (2.11)$$

จากสมการที่ (2.11) ถ้ากำหนดให้ $K_7 = K_5$ และ $V_{TN7} = V_{TN5}$ จะได้

$$V_o = V_A - V_B \quad (2.12)$$

เมื่อแทนค่าจากสมการที่ (2.6) และสมการที่ (2.8) ลงในสมการที่ (2.12) จะได้

$$V_o = \left(\sqrt{\frac{4i_{in}}{K_6}} + V_{TN6} \right) - \left(\sqrt{\frac{i_{in}}{K_4}} + V_{TN4} \right) \quad (2.13)$$

จากสมการที่ (2.13) ถ้ากำหนดให้ $K_6 = K_4 = K$ และ $V_{TN6} = V_{TN4}$ จะได้ว่า

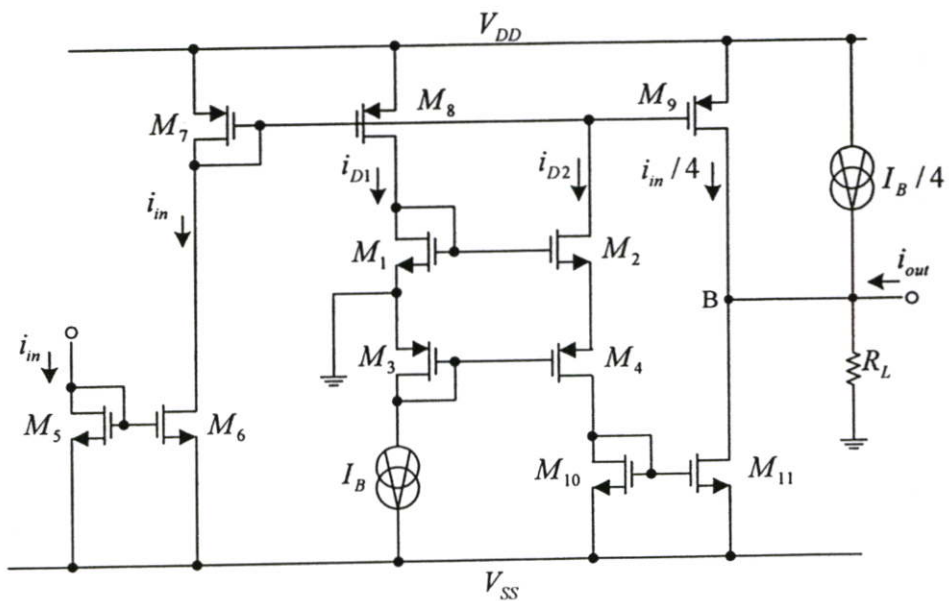
$$V_o = \sqrt{\frac{i_{in}}{K}} \quad (2.14)$$

เอาต์พุตแรกจะสะท้อนกระแสอินพุต i_{in} ไปที่ขาเดรนของทรานซิสเตอร์ M_1 เป็นกระแส i_{D1} เพื่อเป็นกระแสไบแอสให้วงจรทำงานในคลาส AB ดังนั้นกระแสเดรนของมอสทรานซิสเตอร์ M_1 มีค่าเท่ากับกระแสอินพุต ส่วนเอาต์พุตที่สองซึ่งสะท้อนกระแสด้วยอัตราส่วน 1 : 0.25 ทำหน้าที่สะท้อนกระแสจำนวน $i_{in}/4$ ไปยังโหนดเอาต์พุต B และเมื่อพิจารณาทรานซิสเตอร์ M_3 จะเห็นว่ามีแหล่งจ่ายกระแสคงที่ I_B ต่อที่ขาเดรนเพื่อเป็นกระแสไบแอสให้วงจรขยายคลาส AB ดังนั้น กระแสเดรน i_{D3} มีค่าเท่ากับ I_B และ กระแส i_{D2} มีค่าเท่ากับกระแส i_{D4} และที่ขาเดรนของทรานซิสเตอร์ M_4 ต่ออยู่กับมอสทรานซิสเตอร์ M_{10} ซึ่งจะทำหน้าที่สะท้อนกระแส i_{D4} ด้วยอัตราส่วน 1 : 1 ไปยังโหนดเอาต์พุต B เช่นกัน ดังนั้นเมื่อพิจารณาที่โหนด B ด้วย KCL จะได้ว่า

$$i_{out} = i_{D2} - \frac{I_B}{4} - \frac{i_{in}}{4} \quad (2.16)$$

แทนค่า i_{D2} จากสมการที่ (2.15) แทน $i_{D1} = i_{in}$ และ $i_{D3} = I_B$ ลงในสมการที่ (2.16) จะได้

$$i_{out} = \frac{\sqrt{I_B}}{2} \sqrt{i_{in}} \quad (2.17)$$



รูปที่ 2.3 วงจรถอดรอกที่สองที่นำเสนอ โดย K. Anuntahirunrat และคณะ

2.4 วงจรถอดรหักรหัสที่ส่งที่นำเสนอโดย A. Kaewpoonsuk และคณะ

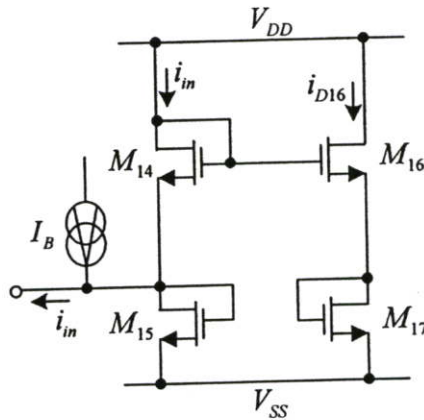
วงจรถอดรหักรหัสที่ส่งที่นำเสนอใน [6] เป็นการนำเสนอวงจรถอดรหักรหัสที่ส่งแบบเทียบตรงบนพื้นฐานของเทคโนโลยีแบบซิมอส ใช้การนำเอาวงจรร้อย ๆ มาทำงานร่วมกันคือ วงจรสายพานกระแส วงจรจำกัดกระแสและวงจรถอดรหักรหัสที่ส่ง ส่วนของวงจรถอดรหักรหัสที่ส่งในวงจรแสดงดังรูปที่ 2.4 จากรูปที่ 2.4 เมื่อป้อนกระแสอินพุตให้กับวงจรจะได้รับความสัมพันธ์ของแรงดันดังนี้

$$V_{GS14} + V_{GS15} = V_{GS16} + V_{GS17} \quad (2.18)$$

$$\text{เมื่อแทนค่า } V_{GS} = V_T + \sqrt{\frac{I_{Di} 2L_i}{KW_i}}$$

โดยกำหนดให้ $i_{D16} = i_{D17}$, $i_{D14} = i_m$, $i_{D15} = I_B$ และ $V_{T14} = V_{T15} = V_{T16} = V_{T17}$ จะได้

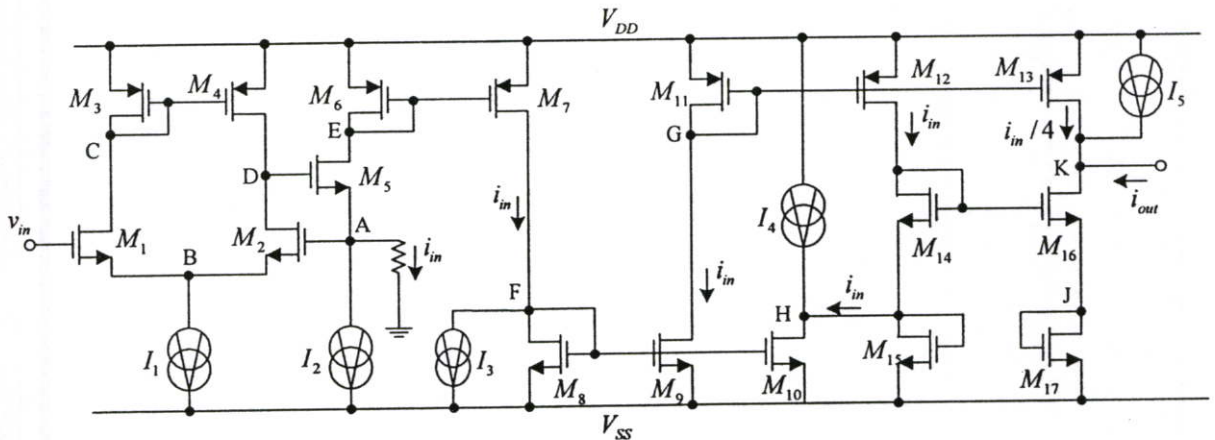
$$i_{D16} = i_{D17} = \frac{I_B + i_m}{4} + \frac{\sqrt{I_B}}{2} \sqrt{i_m} \quad (2.19)$$



รูปที่ 2.4 วงจรถอดรหักรหัสที่ส่งพื้นฐานที่นำเสนอ โดย A. Kaewpoonsuk และคณะ

จากสมการที่ (2.19) จะเห็นว่าเอาต์พุตของวงจรจะประกอบด้วยสองเทอมคือ $\frac{I_B + i_m}{4}$ และ $\frac{\sqrt{I_B}}{2} \sqrt{i_m}$ ซึ่งเทอมของ $\frac{I_B + i_m}{4}$ ต้องกำจัดออกไป จึงจะได้กระแสเอาต์พุตเป็นฟังก์ชันการถอดรหักรหัสที่ส่งของ

กระแสอินพุต โดยมีอัตราขยายกระแสเท่ากับ $\frac{\sqrt{I_B}}{2}$ โดยในปี พ.ศ. 2544 A. Kaewpoonsuk และคณะ ได้นำเสนอวงจรถอดรอกที่สองแบบที่เชิงตรงบนพื้นฐานของเทคโนโลยีแบบซีมอส ที่พัฒนาจากวงจรถอดรอกที่สองพื้นฐานดังกล่าว โดยนำวงจรถอดรอกที่สองพื้นฐานมาทำงานร่วมกับวงจรร้อย ๆ เพื่อให้ได้ฟังก์ชันการทำงานที่สมบูรณ์ ดังแสดงในรูปที่ 2.5



รูปที่ 2.5 วงจรถอดรอกที่สองที่นำเสนอโดย A. Kaewpoonsuk และคณะ

การทำงานของวงจรถอดรอกได้ดังนี้ มอสทรานซิสเตอร์ M_1 ถึง M_5 ประกอบเป็นวงจรถอดรอกแบบดิฟเฟอเรนเชียล ดังนั้นเมื่อป้อนแรงดันอินพุตเป็นบวก ($v_{in} > 0$) ทำให้เกิดกระแส i_{in} ไหลออกจากจุด A มีค่าเท่ากับ $\frac{v_{in}}{R}$ ค่ากระแสอินพุต i_{in} ดังกล่าวจะถูกสำเนาและส่งผ่านไปยังส่วนของวงจรถอดรอกที่สองเบื้องต้น ($M_{14} - M_{17}$) โดยใช้วงจรสะท้อนกระแส ($M_6 - M_{13}$) ซึ่งกำหนดให้มอสทรานซิสเตอร์ $M_6 - M_{12}$ มีอัตรากระแสสะท้อนกระแสเท่ากับหนึ่ง ส่วนมอสทรานซิสเตอร์ M_{13} มีอัตราสะท้อนกระแสเท่ากับ 1/4 ดังนั้นค่ากระแสที่ไหลผ่าน M_{14} จะมีค่าเท่ากับ i_{in} และกระแสที่ไหลผ่านมอสทรานซิสเตอร์ M_{15} มีเท่ากับ I_4 จากหลักการของวงจรถอดรอกที่สอง ($M_{14} - M_{17}$) ที่ได้อธิบายข้างต้น จะได้ค่ากระแสเดรนของ M_{16} มีค่าเท่ากับ

$$i_{D16} = \frac{i_{in}}{4} + \frac{I_4}{4} + \frac{\sqrt{I_4} \sqrt{i_{in}}}{2} \quad (2.20)$$

จากสมการที่ (2.20) เมื่อมอสทรานซิสเตอร์ M_{13} มีอัตราสะท้อนกระแสเท่ากับ 1/4 และให้ $I_5 = I_4 / 4$ จะได้กระแสเอาต์พุตของวงจรถอดรอกเป็น

$$i_{out} = i_{D16} - \frac{i_m}{4} - \frac{I_4}{4} \quad (2.21)$$

แทนค่าสมการที่ (2.21) ลงในสมการที่ (2.20) จะได้

$$i_{out} = \frac{\sqrt{I_4} \sqrt{i_m}}{2} \quad (2.22)$$

2.5 วงจรถอดราก็สองที่นำเสนอโดย R. Guntapong และคณะ

ในปีพ.ศ. 2546 R. Guntapong และคณะ [7] ได้นำเสนอวงจรถอดราก็สองชนิดแรงดันต่ำโดยใช้ซีมอส วงจรนี้เป็นวงจรถอดราก็สองซึ่งพัฒนาจากวงจรถอดราก็สองพื้นฐานในรูปที่ 2.4 วงจรถอดราก็สองนี้อาศัยหลักการการป้อนกลับของกระแสอินพุตเพื่อกำจัดออฟเซตที่เกิดขึ้น การทำงานของวงจรถอดราก็สองนี้อธิบายได้ดังนี้ เมื่อมีกระแสอินพุตที่มีค่าเป็นลบ ($i_m < 0$) ทำให้เกิดกระแส $i_m + I_1$ ไหลผ่านมอสทรานซิสเตอร์ M_5 เข้าสู่วงจรถอดราก็สองที่ประกอบด้วยมอสทรานซิสเตอร์ M_6 ถึง M_8 จะได้กระแสเดรนของมอสทรานซิสเตอร์ M_7 และ M_8 เท่ากับ $i_m + I_1$ กำหนดให้ตัวจ่ายกระแสคงที่ $I_1 = I_2 = I_3$ ดังนั้นจะได้กระแส i_{D9} และ i_{D10} เท่ากับกระแส i_m โดยที่มอสทรานซิสเตอร์ M_9 ถึง M_{10} ทำหน้าที่ป้อนสัญญาณ i_m กลับมาที่จุด C เพื่อกำจัดแรงดันออฟเซต (Voltage Offset) ที่เกิดขึ้นที่จุด C เนื่องจากแรงดันที่จุด C จะสูงขึ้นตามขนาดของกระแสอินพุตที่มากขึ้น กระแส i_m จะถูกสะท้อนเข้าสู่วงจรถอดราก็สองโดยผ่านวงจรถอดราก็สองที่ประกอบด้วยมอสทรานซิสเตอร์ M_{10} ถึง M_{14} เข้าสู่วงจรถอดราก็สองที่ขาเดรนของมอสทรานซิสเตอร์ M_1 โดยมีตัวจ่ายกระแสคงที่ I_4 ทำหน้าที่จ่ายกระแสไบแอสให้กับมอสทรานซิสเตอร์ M_3 กระแส i_{D4} ถูกสะท้อนไปยังเอาต์พุตโดยผ่านวงจรถอดราก็สองที่ประกอบด้วยมอสทรานซิสเตอร์ M_4 ถึง M_{16} ความสัมพันธ์ของกระแส i_m และ i_{D16} เป็นไปดังสมการที่ (2.23)

$$i_{D16} = i_{D4} = \frac{I_4 + i_m}{4} + \frac{\sqrt{I_4}}{2} \sqrt{i_m} \quad (2.23)$$

เนื่องจาก

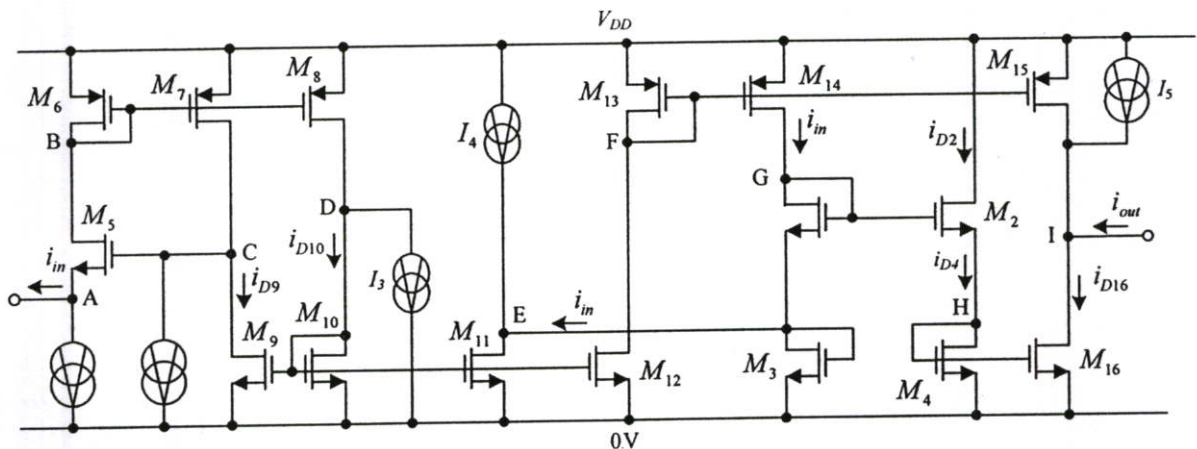
$$i_{out} = i_{D16} - i_{D15} - I_5 \quad (2.24)$$

แทนค่า i_{D16} จากสมการที่ (2.23) ลงในสมการที่ (2.24)

$$i_{out} = \frac{I_4 + i_{in}}{4} + \frac{\sqrt{I_4}}{2} \sqrt{i_{in}} - i_{D15} - I_5 \quad (2.25)$$

กำหนดให้แหล่งจ่ายกระแสคงที่ $I_5 = I_4 / 4$ และกระแส $i_{D15} = i_{in} / 4$ ซึ่งสามารถทำได้โดยใช้วงจรถ่ายกระแสที่ประกอบด้วยมอสทรานซิสเตอร์ M_{12} และ M_{15} มีอัตราขยายกระแสเป็น $1/4$ ดังนั้นกระแสเอาต์พุตเป็น

$$i_{out} = \frac{\sqrt{I_4}}{2} \sqrt{i_{in}} \quad (2.26)$$



รูปที่ 2.6 วงจรถ่ายกระแสที่สองที่นำเสนอโดย Guntapong, R. และคณะ

2.6 บทสรุป

ในบทนี้เป็นการอธิบายหลักการออกแบบวงจรถ่ายกระแสที่สองสำหรับสัญญาณแอนะล็อกต่าง ๆ ที่น่าสนใจ ที่ได้มีการนำเสนอผ่านมาในอดีต พร้อมทั้งยกตัวอย่างการนำวงจรถ่ายกระแสที่สองแบบพื้นฐานไปใช้ในวงจรเพื่อให้ได้เอาต์พุตของวงจรเป็นฟังก์ชันการถอยร่นที่สองได้อย่างสมบูรณ์

เมื่อ

$$V_{GS} = V_{TH} + \sqrt{\frac{i_{Di}}{\mu_n C_{ox} (W/2L)_i}} \quad (3.2)$$

แทนค่า V_{GS} จากสมการที่ (3.2) ลงในสมการที่ (3.1) จะได้

$$\sqrt{\frac{i_{D1}}{(W/L)_1}} + \sqrt{\frac{i_{D2}}{(W/L)_2}} = \sqrt{\frac{i_{D3}}{(W/L)_3}} + \sqrt{\frac{i_{D4}}{(W/L)_4}} \quad (3.3)$$

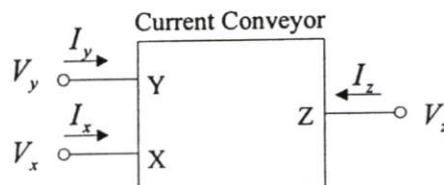
จากสมการที่ (3.3) ถ้ากำหนดให้อัตราส่วนของความกว้างและความยาวของแชนแนลอุปกรณ์มีค่าเป็น $(W/L)_3 = (W/L)_4 = 4(W/L)_1 = 4(W/L)_2$ จัดรูปสมการใหม่ สามารถหาค่ากระแสเดรน i_{D3} และ i_{D4} ได้ดังสมการที่ (3.4)

$$i_{D3} = i_{D4} = \sqrt{4I_B i_{in}} + (I_B + i_{in}) \quad (3.4)$$

จากสมการที่ (3.4) จะเห็นว่าค่ากระแส i_{D4} ประกอบไปด้วยเทอมของค่ารากที่สองของกระแสอินพุต i_{in} และ I_B ซึ่งสองเทอมหลังเป็นค่าออฟเซตที่ไม่ต้องการ ถ้ากำจัดผลรวมของกระแส I_B และ i_{in} ที่รวมอยู่กับในเทอมขวามือให้หมดไป จะได้ค่ากระแสที่มีค่าแปรผันกับค่ารากที่สองของกระแสอินพุต i_{in}

3.2 วงจรสายพานกระแส

วงจรสายพานกระแส (Current Conveyor Circuit) [9]-[15] จัดอยู่ในกลุ่มของวงจรร้อยที่มีการทำงานอยู่ในโหมดกระแส โดยได้ถูกพัฒนาและเสนอขึ้นในครั้งแรกในปี พ.ศ. 2511 ซึ่งมีโครงสร้างเป็นอุปกรณ์แบบสามพอร์ต โดยทั่วไปนิยมแทนด้วยสัญลักษณ์ดังรูปที่ 3.2

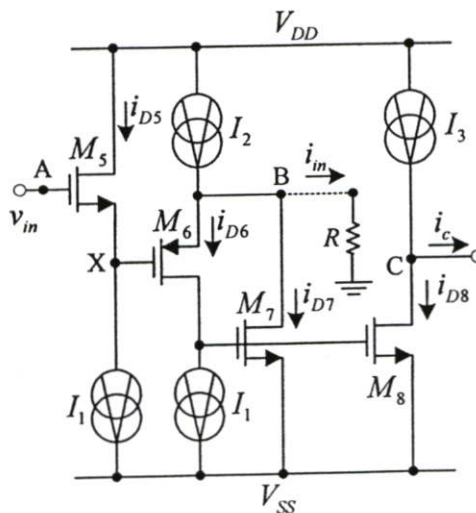


รูปที่ 3.2 สัญลักษณ์ของวงจรสายพานกระแส

จากคุณสมบัติของวงจรสายพานกระแสรุ่นแรก (First Generation Current Conveyor) ที่ได้มีการนำเสนอไว้คือ $I_y = I_x$, $V_x = V_y$ และ $I_z = \pm I_x$ ซึ่งไม่นิยมนำมาประยุกต์ใช้งานเนื่องจากมีเทอมของ I_y แสดงว่าค่าความต้านทานเอาต์พุตของพอร์ต Y ไม่สูงจริง นอกจากนี้การที่กระแส I_y แปรตามกระแส I_x ทำให้เกิดความยุ่งยากในการนำไปออกแบบและใช้งาน ต่อมาจึงได้มีผู้นำเสนอวงจรสายพานกระแสรุ่นที่สอง (Second Generation Current Conveyor; CCII) เนื่องจากวงจรสายพานกระแสรุ่นที่สองถูกออกแบบให้รองรับอินพุตทั้งที่เป็นกระแสและแรงดันได้ โดยที่พอร์ต X มีค่าอินพุตอิมพีแดนซ์ที่ต่ำมากเหมาะสำหรับอินพุตที่เป็นสัญญาณกระแส โดยที่พอร์ต Z มีค่าอินพุตอิมพีแดนซ์ที่สูงมากและจะให้เอาต์พุตที่เป็นสัญญาณกระแส คุณสมบัติทางอุดมคติของ CCII สามารถเขียนสมการความสัมพันธ์เชิงเมทริกได้ดังนี้

$$\begin{bmatrix} I_y \\ I_x \\ I_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_x \\ V_y \\ V_z \end{bmatrix} \quad (3.5)$$

จากสมการที่ (3.5) เครื่องหมายบวกและลบแสดงถึงทิศทางการไหลของกระแส I_z ว่ามีทิศทางการไหลเหมือนหรือต่างกับทิศทางการไหลของกระแส I_x นี้ตามลำดับ สำหรับวงจรสายพานกระแสที่มีทิศทางการไหลของกระแส I_x และ I_z มีทิศทางเดียวกันจะเรียกว่าวงจรสายพานกระแสแบบบวก (CCII+) และวงจรสายพานกระแสที่มีทิศทางการไหลของกระแส I_x และ I_z ตรงข้ามกันจะเรียกว่าวงจรสายพานกระแสแบบลบ (CCII-)



รูปที่ 3.3 วงจรสายพานกระแสแบบบวก

ในวิทยานิพนธ์นี้ใช้วงจรสายพานกระแสร่นที่สองชนิดบวก (CCII+) เป็นภาคหน้าของวงจรลดครากที่สองที่นำเสนอ ทำให้วงจรลดครากที่สองที่นำเสนอสามารถรับสัญญาณอินพุตได้ทั้งสัญญาณที่เป็นกระแสและสัญญาณแรงดัน โดยเอาต์พุตจะอยู่ในรูปของสัญญาณกระแส ในรูปที่ 3.3 แสดงวงจรสายพานกระแสร่นที่สองที่ถูกพัฒนาขึ้นโดย A. Chatchana และคณะ [14] วงจรประกอบด้วยมอสทรานซิสเตอร์ $M_5 - M_8$ ที่ทำงานในช่วงอิมิตัว และแหล่งจ่ายกระแสคงที่ $I_1 - I_3$ ความสัมพันธ์ของค่าแรงดันอินพุต v_{in} และค่ากระแสอินพุต i_{in} สามารถอธิบายได้ดังนี้ ในกรณีที่ป้อนค่าแรงดันอินพุต v_{in} ที่โนด A และต่อความต้านทาน R ที่โนด B จะได้

$$i_{D5} = I_1 \quad (3.6)$$

เมื่อพิจารณาที่โนด B จะได้ว่า

$$I_2 = i_{D6} + i_{D7} + i_{in} \quad (3.7)$$

จากรูปที่ 3.3 จะได้

$$i_{D6} = I_1 \quad (3.8)$$

จากสมการที่ (3.7) และสมการที่ (3.8) เขียนกระแส i_{D7} ใหม่ได้ว่า

$$i_{D7} = (I_2 - I_1) - I_{in} \quad (3.9)$$

เมื่อ $V_{GS7} = V_{GS8}$ จะได้ค่ากระแส $i_{D7} = i_{D8}$ หรือเขียนได้ว่า

$$i_{D8} = i_{D7} = (I_2 - I_1) - i_{in} \quad (3.10)$$

เมื่อพิจารณาโนด C จะได้ว่า

$$i_C = I_3 - i_{D8} \quad (3.11)$$

แทนค่า i_{D8} จากสมการที่ (3.10) ลงในสมการที่ (3.11) จะได้

$$i_C = I_3 - (I_2 - I_1) + i_{in} \quad (3.12)$$

จากสมการที่ (3.12) ถ้าออกแบบให้ $I_3 = I_2 - I_1$ จะได้

$$i_C = i_{in} = \frac{V_B}{R} \quad (3.13)$$

จากสมการที่ (3.6) และ (3.8) จะได้ว่า

$$V_{GS5} = V_{GS6} \quad (3.14)$$

หรือ $V_A - V_X = V_B - V_X$ ดังนั้น

$$V_A = V_B = v_{in} \quad (3.15)$$

เมื่อแทนสมการที่ (3.15) ลงในสมการที่ (3.13) จะได้

$$i_C = i_{in} = \frac{v_{in}}{R} \quad (3.16)$$

จากสมการที่ (3.15) และ (3.16) จะเห็นว่าแรงดันอินพุตที่ โหนด A มีค่าเท่ากับแรงดันที่ โหนด B และวงจรสามารถส่งกระแสจาก โหนด B ไปยัง โหนด C ได้ โดยมีทิศทางการไหลของกระแสเป็นไปในทิศเดียวกัน ซึ่งจะแสดงถึงคุณสมบัติของวงจรสายพานกระแสแบบบวก (CCII+)

3.3 การวิเคราะห์คุณสมบัติของวงจรสายพานกระแส

ในหัวข้อนี้เป็นการวิเคราะห์คุณสมบัติการทำงานของวงจรสายพานกระแสในรูปแบบที่ 3.3 โดยคุณสมบัติที่จะทำการวิเคราะห์ได้แก่ การวิเคราะห์ค่าความต้านทานอินพุตและเอาต์พุตของวงจร การวิเคราะห์ช่วงปฏิบัติการ การวิเคราะห์อัตราขยาย และผลตอบสนองทางความถี่ของวงจร โดยในการวิเคราะห์ทั้งหมดจะใช้วงจรสมมูลต่อสัญญาณขนาดเล็ก

3.2.1 การวิเคราะห์ค่าความต้านทานอินพุตและเอาต์พุต

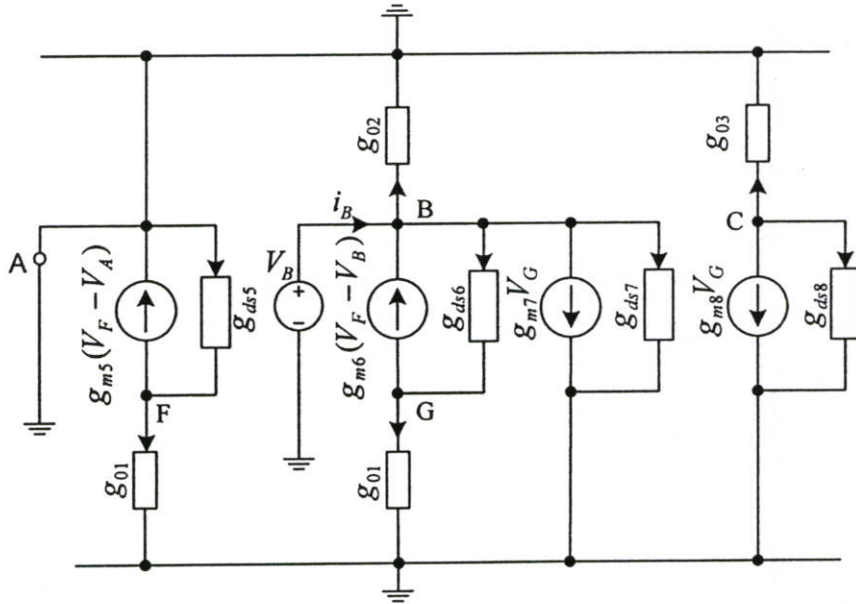
ในการวิเคราะห์หาความต้านทานด้านอินพุตจะพิจารณาเป็นสองส่วนเนื่องจากวงจรสายพานกระแสเป็นวงจรที่สามารถรับสัญญาณอินพุตได้สองแบบคือสัญญาณกระแสและแรงดัน ดังนั้นจึงแยกวิเคราะห์เป็นความต้านทานอินพุตที่ โหนด A (r_{inA}) และความต้านทานอินพุตที่ โหนด B (r_{inB}) ส่วน r_{out} กำหนดให้เป็นค่าความต้านทานเอาต์พุตในที่นี้จะพิจารณาที่ โหนด C

ก. การวิเคราะห์ค่าความต้านทานต้านทานอินพุตที่โหนด A (r_{inA})

สำหรับค่าความต้านทานที่จู่ได้รับสัญญาณอินพุตที่โหนด A (r_{inA}) เนื่องจากที่โหนด A ของวงจรเป็นขาเกตของมอสทรานซิสเตอร์ M_5 และจากโครงสร้างภายในของมอสทรานซิสเตอร์ ณ บริเวณขาเกตถูกสร้างมาจากซิลิกอนไดออกไซด์ (SiO_2) ซึ่งมีคุณสมบัติเป็นฉนวนซึ่งมีความต้านทานสูงต่อสัญญาณไฟตรงและสัญญาณที่มีความถี่ต่ำจนทำให้กระแสไม่สามารถไหลผ่านได้ ดังนั้นค่าความต้านทานอินพุตที่โหนด A (r_{inA}) จึงมีค่าประมาณ $10^5 \Omega$ ณ อุณหภูมิห้อง [15]-[17]

ข. การวิเคราะห์ค่าความต้านทานอินพุตที่โหนด B (r_{inB})

สำหรับการวิเคราะห์ค่าความต้านทานอินพุตที่โหนด B (r_{inB}) จะแทนวงจรสายพานกระแสด้วยวงจรสมมูลต่อสัญญาณขนาดเล็กโดยไม่พิจารณาผลของตัวเก็บประจุ และทำการป้อนแรงดันทดสอบ V_B ที่โหนด B ส่วนโหนด A ต่อลงกราวด์ จากนั้นคำนวณหาค่า V_B / i_B ดังแสดงในรูปที่ 3.4



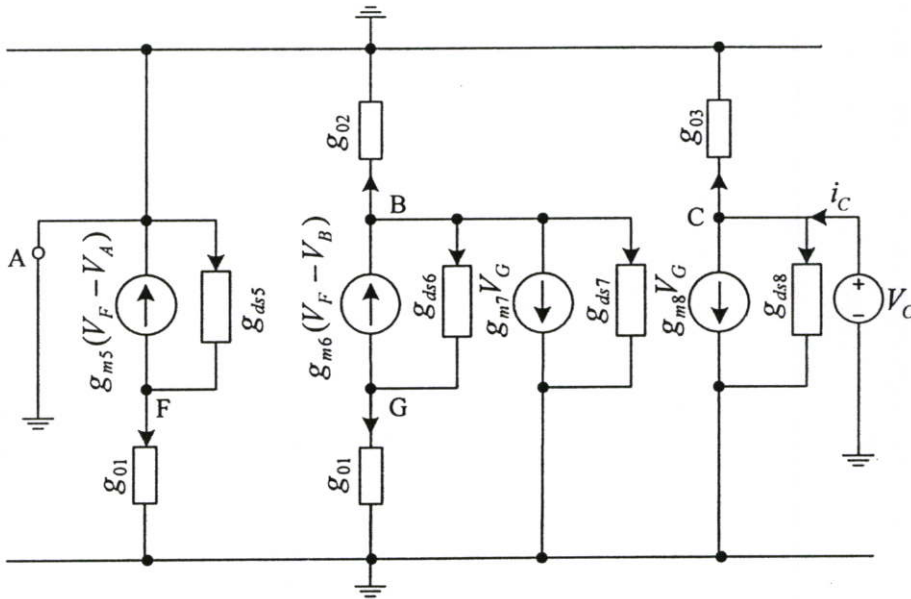
รูปที่ 3.4 วงจรสมมูลต่อสัญญาณขนาดเล็กในการคำนวณค่าความต้านทาน r_{inB}

จากการคำนวณหาอัตราส่วน V_B / i_B จะได้ค่าความต้านทานอินพุตที่โหนด B ของวงจรสายพานกระแสดังสมการที่ (3.17) รายละเอียดการวิเคราะห์แสดงในภาคผนวก ก.1

$$r_{inB} = \frac{V_B}{i_B} = \frac{1}{g_{m6}} \quad (3.17)$$

ค. การวิเคราะห์ค่าความต้านทานเอาต์พุต r_{out}

สำหรับการวิเคราะห์ค่าความต้านทานเอาต์พุต r_{out} จะแทนวงจรสายพานกระแสด้วยวงจรสมมูลต่อสัญญาณขนาดเล็กโดยไม่พิจารณาผลจากตัวเก็บประจุ และทำการป้อนแรงดันทดสอบ V_C ที่โหนด C ส่วนโหนดอื่นต่อลงกราวด์ จากนั้นคำนวณหาค่า V_C / i_C ดังแสดงในรูปที่ 3.5



รูปที่ 3.5 วงจรสมมูลต่อสัญญาณขนาดเล็กในการคำนวณค่าความต้านทาน r_{out}

จากการคำนวณหาอัตราส่วน V_C / i_C จะได้ค่าความต้านทานอินพุตที่โหนด B ของวงจรสายพานกระแสดังสมการที่ (3.18) รายละเอียดการวิเคราะห์ที่แสดงในภาคผนวก ค.2

$$r_{out} = \frac{1}{g_{m8}} \quad (3.18)$$

3.3.2 การวิเคราะห์ช่วงปฏิบัติการอินพุต

เมื่อป้อนสัญญาณแรงดันอินพุต v_{in} เข้าที่โหนด A แรงดัน v_m จะถูกส่งไปยังโหนด B ดังนั้นจากวงจรรูปที่ 3.3 จะสามารถรับแรงดันได้ไม่น้อยเพียงใดขึ้นอยู่กับโหนด B ว่าเมื่อรับแรงดันมาแล้ว มอส ทรานซิสเตอร์ทุกจะต้องทำงานอยู่ในย่านกระแสอิ่มตัว ถ้ากำหนดให้ $v_{in(max)}$ และ $v_{in(min)}$ เป็นแรงดันอินพุตสูงสุดและต่ำสุดตามลำดับแล้ว สามารถหาช่วงปฏิบัติการอินพุตของวงจรได้ดังนี้ (รายละเอียดการวิเคราะห์ที่แสดงในภาคผนวก ค.3)

$$v_{in(max)} = V_{DD} - V_{SDB5(sat)} \quad (3.19)$$

$$v_{in(\min)} = |V_{SS}| - V_{DS6(sat)} - \sqrt{\frac{i_{D7}}{K}} - V_{TH} \quad (3.20)$$

จากสมการที่ (3.19) และสมการที่ (3.20) จะได้ช่วงปฏิบัติการงานแรงดันอินพุตของวงจรสายพาน กระแสดังนี้

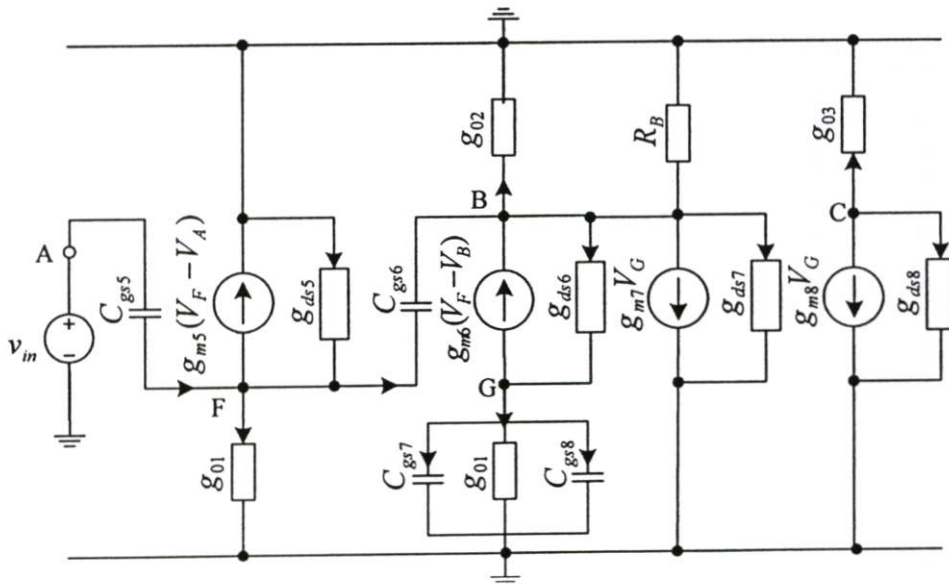
$$-(v_{in(\min)} |V_{SS}| - V_{DS6(sat)} - \sqrt{\frac{i_{D7}}{K}} - V_{TH}) \leq v_{in} \leq (V_{DD} - V_{SDB5(sat)}) \quad (3.20)$$

3.3.3 การวิเคราะห์ผลการตอบสนองทางความถี่

ในการวิเคราะห์ผลตอบสนองทางความถี่ของวงจรสายพานกระแสในรูปที่ 3.3 เป็นการวิเคราะห์เพื่อหาค่าอัตราขยายและค่าตำแหน่งโพลซึ่งเป็นขีดจำกัดผลตอบสนองทางความถี่ของวงจร โดยจะแยกพิจารณาเป็น 2 กรณีดังนี้

ก. กรณีที่ป้อนสัญญาณอินพุตเป็นสัญญาณแรงดัน $V_A = v_{in}$

ในการวิเคราะห์หาค่าอัตราขยายและช่วงความถี่ปฏิบัติการงานทางแรงดัน V_B/V_A จะพิจารณาโดยใช้วงจรสมมูลต่อสัญญาณขนาดเล็กแทนวงจรสายพานกระแส โดยป้อนสัญญาณแรงดันเข้าที่ โหนดอินพุต V_A ส่วน โหนด B เป็น โหนดเอาต์พุตของวงจร ดังแสดงในรูปที่ 3.6



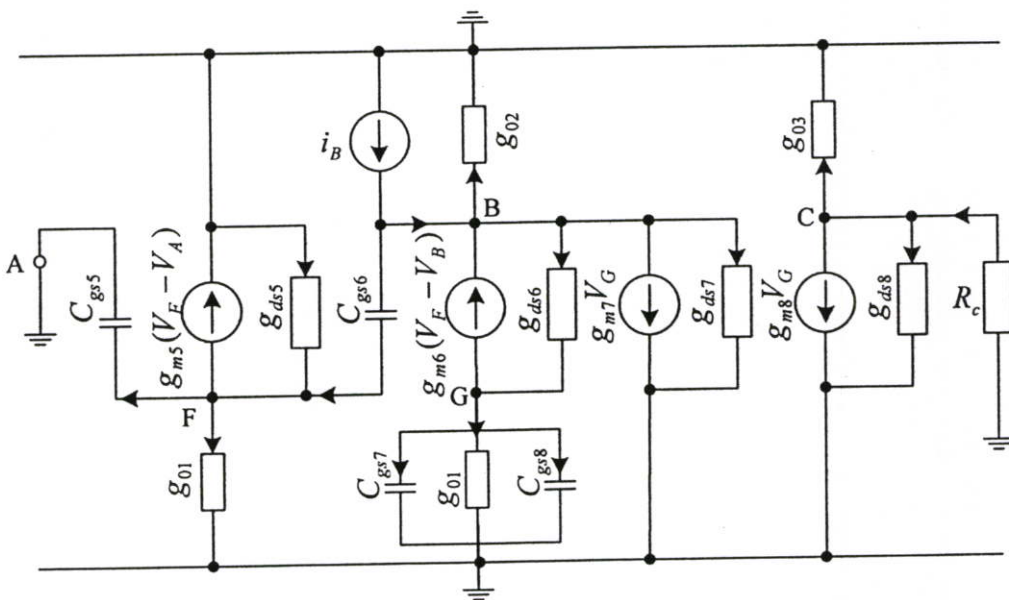
รูปที่ 3.6 วงจรสมมูลต่อสัญญาณขนาดเล็กในการคำนวณอัตราขยาย V_B/V_A

จากวงจรในรูปที่ 3.6 จะคำนวณหาอัตราขยายและช่วงความถี่ปฏิบัติงานทางแรงดัน V_B/V_A โดยใช้กฎ KCL สามารถหาความสัมพันธ์ของแรงดัน V_B/V_A ดังสมการที่ (3.22) ซึ่งจะเห็นว่าวงจรมีค่าอัตราขยายสัญญาณแรงดันไฟตรงเท่ากับหนึ่ง รายละเอียดในการวิเคราะห์ที่แสดงในภาคผนวก ก.4

$$\frac{V_B}{V_A} = 1 \quad (3.22)$$

ข. กรณีที่ป้อนสัญญาณอินพุตเป็นสัญญาณกระแส $i_B = i_m$

ในการวิเคราะห์หาค่าอัตราขยายและช่วงความถี่ปฏิบัติงานทางกระแส i_C/i_B นี้จะทำเช่นเดียวกับการวิเคราะห์ในกรณีที่ป้อนสัญญาณอินพุตเป็นแรงดัน แต่จะต่อ โหนด A ลงกราวด์และป้อนสัญญาณกระแสอินพุต i_B ที่ โหนด B และ โหนด C เป็น โหนดเอาต์พุต จากนั้นคำนวณหาค่า i_C/i_B ดังแสดงในรูปที่ 3.7



รูปที่ 3.7 วงจรสมมูลต่อสัญญาณขนาดเล็กในการคำนวณหาอัตราขยายกระแส i_C/i_B

จากวงจรในรูปที่ 3.7 จะคำนวณหาอัตราขยายและช่วงความถี่ปฏิบัติงานทางกระแส i_C/i_B โดยใช้กฎ KCL สามารถหาความสัมพันธ์ของแรงดัน i_C/i_B ดังสมการที่ (3.23) รายละเอียดการวิเคราะห์ที่แสดงในภาคผนวก ก.5

$$\frac{i_C}{i_B} = \frac{g_{m8}}{g_{m7}} \left(\frac{1}{\frac{C_{gs6}(C_{gs7} + C_{gs8})}{g_{m6}g_{m7}}s^2 + \frac{(C_{gs7} + C_{gs8})}{g_{m7}}s + 1} \right) \quad (3.23)$$

จากสมการที่ (3.23) เมื่อพิจารณาที่ความถี่ต่ำ ($S = 0$) วงจรจะมีอัตราขยายกระแส i_C/i_B ดังนี้

$$\frac{i_C}{i_B} = \frac{g_{m8}}{g_{m7}} \quad (3.24)$$

จากสมการที่ (3.24) เมื่อ $g_{m7} = g_{m8}$ จะเห็นได้ว่าวงจรมีค่าอัตราขยายกระแสไฟตรง i_C/i_B เท่ากับหนึ่ง ช่วงความถี่ปฏิบัติงานทางกระแสสามารถคำนวณได้จากสมการที่ (3.23) โดยขีดจำกัดทางความถี่ของวงจรขึ้นอยู่กับค่าของโพล 2 ตำแหน่งโดยจะกำหนดให้

$$D(s) = \frac{C_{gs6}(C_{gs7} + C_{gs8})}{g_{m6}g_{m7}}s^2 + \frac{(C_{gs7} + C_{gs8})}{g_{m7}}s + 1 \quad (3.25)$$

จากสมการที่ (3.25) ถ้ากำหนดให้

$$D(s) = \left(1 - \frac{s}{P_1}\right) \left(1 - \frac{s}{P_2}\right) \quad (3.26)$$

หรือ

$$D(s) = 1 - \left(\frac{1}{P_1} + \frac{1}{P_2}\right)s + \frac{s^2}{P_1P_2} \quad (3.27)$$

เมื่อ P_1 และ P_2 คือค่าตำแหน่งโพลทั้งสองตามลำดับ และถ้า $|P_2| \gg |P_1|$ จากสมการที่ (3.27) จะได้

$$D(s) = 1 - \frac{s}{P_1} + \frac{s^2}{P_1P_2} \quad (3.28)$$

เมื่อเทียบสัมประสิทธิ์ของสมการ (3.25) กับสมการที่ (3.28) จะได้ตำแหน่งของโพลคือ

แรงดัน V_{GS11} จะมีค่าเพิ่มขึ้นแต่ V_{GS10} จะมีค่าลดลง ดังนั้นมอสทรานซิสเตอร์ M_{10} อยู่ในสภาวะนำกระแสและไม่นำกระแสตามลำดับ จากการอธิบายข้างต้นเขียนเป็นสมการได้ว่า

$$i_{D11} = \begin{cases} 0 & ; \quad i_c < 0 \\ i_c & ; \quad i_c \geq 0 \end{cases} \quad (3.31)$$

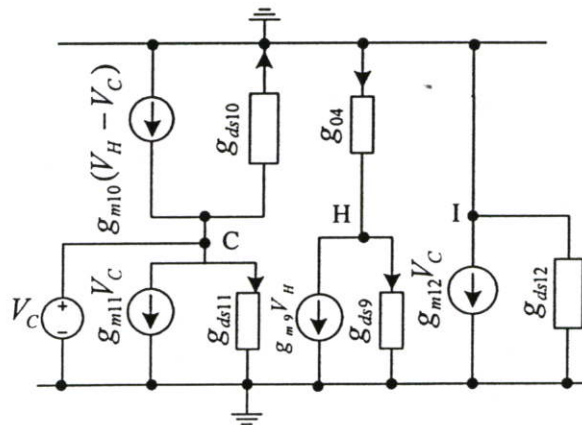
เมื่อมอสทรานซิสเตอร์ $M_{11} - M_{12}$ ทำหน้าที่เป็นสะท้อนกระแสที่มีอัตราการส่งผ่านเท่ากับหนึ่ง จะได้ว่า

$$i_{D12} = i_{D11} = \begin{cases} 0 & ; \quad i_c = 0 \\ i_c & ; \quad i_c \geq 0 \end{cases} \quad (3.32)$$

จากสมการที่ (3.32) แสดงให้เห็นว่าผลของกระแสเอาต์พุต (i_{D12}) ที่ได้จากวงจรใน รูปที่ 3.8 จะค่าเป็นศูนย์เมื่อกระแสอินพุตของวงจรมีค่าเป็นลบหรือ $i_c < 0$ และจะมีค่าเท่ากับกระแสอินพุต เมื่อ $i_c \geq 0$ หรือวงจรดังกล่าวทำงานเป็นวงจรจำกัดกระแสนั่นเอง

3.4.1 การวิเคราะห์ค่าความต้านทานอินพุตและเอาต์พุต

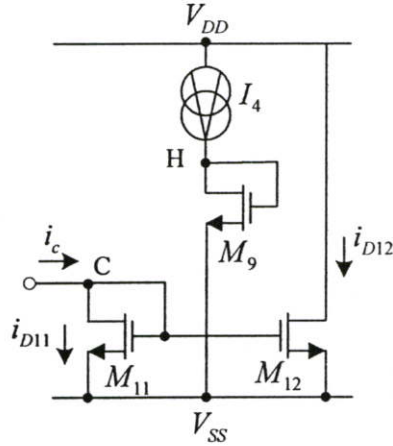
ในการวิเคราะห์ค่าความต้านทานอินพุต (r_{in}) ของวงจรจำกัดกระแสซึ่งแสดงในรูปที่ 3.8 จะแยกพิจารณาเป็น 2 กรณี คือเมื่อกระแส i_c ซึ่งเป็นกระแสอินพุตของวงจรมีค่าเป็นบวก ($i_c > 0$) และเมื่อกระแส i_c มีค่าเป็นลบ ($i_c < 0$) ส่วนความต้านทานเอาต์พุต (r_{out}) จะพิจารณาที่โหนด V_J ซึ่งเป็นโหนดที่กระแส i_c ไหลออกจากวงจรจำกัดกระแส โดยวงจรสมมูลต่อสัญญาณขนาดเล็กที่ไม่พิจารณาผลของตัวเก็บประจุแทนวงจรจำกัดแสดงดังรูปที่ 3.9



รูปที่ 3.9 วงจรสมมูลต่อสัญญาณขนาดเล็กในการคำนวณค่าความต้านทานอินพุต (r_{in})

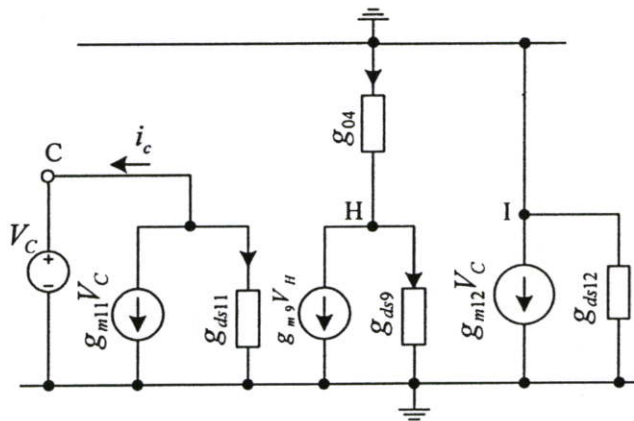
ก. การวิเคราะห์ความต้านทานอินพุตเมื่อกระแสอินพุตเป็นบวก ($i_c > 0$)

เมื่อกระแสอินพุตเป็นบวก จากหลักการทำงานของวงจรจำกัดกระแสที่กล่าวมาแล้วข้างต้น ทำให้มอสทรานซิสเตอร์ M_{10} หยุดทำงาน ดังนั้นสามารถเขียนวงจรจำกัดกระแสได้ใหม่ดังรูปที่ 3.10



รูปที่ 3.10 การทำงานของวงจรจำกัดกระแสเมื่ออินพุตมีค่าเป็นบวก ($i_c > 0$)

เมื่อแทนวงจรในรูปที่ 3.10 ด้วยวงจรสมมูลต่อสัญญาณขนาดเล็กจะได้รูปที่ใช้ในการวิเคราะห์ดังแสดงในรูปที่ 3.11 ซึ่งการคำนวณค่าความต้านทานอินพุตของวงจรจำกัดกระแสจะป้อนแรงดันทดสอบ V_C ที่โนด C ส่วนโนดอื่นต่อลงกราวด์



รูปที่ 3.11 วงจรสมมูลต่อแรงดันขนาดเล็กที่ใช้ในการคำนวณ r_{in} เมื่ออินพุตมีค่าเป็นบวก

เมื่อพิจารณาที่ โหนด C ด้วยกฎ KCL จะได้ว่า

$$i_C = (g_{ds11} + g_{m11})V_C \quad (3.33)$$

จากสมการที่ (3.33) ถ้า $g_{m11} \gg g_{ds11}$ จะได้

$$r_{in} \approx \frac{1}{g_{m11}} \quad ; i_c > 0 \quad (3.34)$$

ค. การวิเคราะห์ความต้านทานอินพุตเมื่อกระแสอินพุตเป็นลบ ($i_c < 0$)

ในทางกลับกันเมื่ออินพุตเป็นกระแสที่มีค่าเป็นลบ ($i_c < 0$) โมสทรานซิสเตอร์ M_{11} จะหยุดทำงาน ดังนั้นสามารถเขียนวงจรจำกัดกระแสใหม่ได้ดังรูปที่ 3.12

การวิเคราะห์ทำเช่นเดียวกับการวิเคราะห์วงจรเมื่ออินพุตมีค่าเป็นบวก ดังนั้น เมื่อพิจารณาที่ โหนด C จะได้ความสัมพันธ์ดังสมการที่

$$i_C + g_{m10}V_H - (g_{m10} + g_{ds10})V_C = 0 \quad (3.35)$$

จากรูปที่ 3.13 จะเห็นว่า $V_H = 0$ และเมื่อกำหนดให้ $g_{m10} \gg g_{ds10}$ แล้ว สามารถเขียนสมการที่ (3.35) ได้ใหม่เป็น

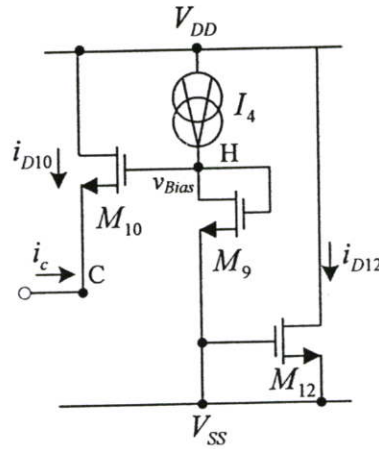
$$i_C - (g_{m10})V_C = 0 \quad (3.36)$$

ดังนั้นค่าความต้านทานอินพุตเมื่อกระแสอินพุตของวงจรจำกัดกระแสมีค่าเป็นลบคือ

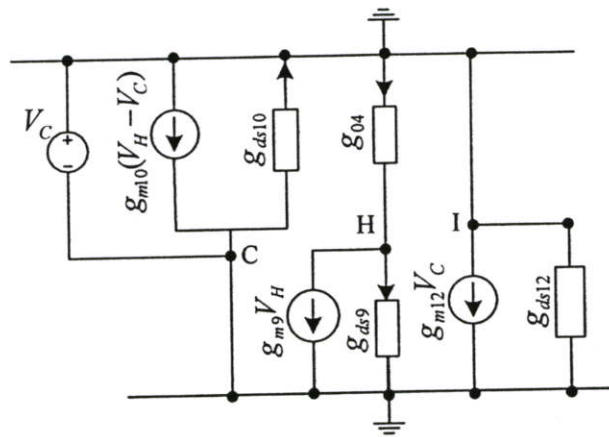
$$r_{in} \cong \frac{1}{g_{m10}} \quad ; i_c < 0 \quad (3.37)$$

ดังนั้นความต้านทานอินพุต (r_{in}) ของวงจรจำกัดกระแสสามารถเขียนได้ดังนี้

$$r_{in} \cong \begin{cases} \frac{1}{g_{m11}} & ; i_c \geq 0 \\ \frac{1}{g_{m10}} & ; i_c < 0 \end{cases} \quad (3.38)$$



รูปที่ 3.12 การทำงานของวงจรจำกัดกระแสเมื่ออินพุตมีค่าเป็นลบ ($i_c < 0$)



รูปที่ 3.13 วงจรสมมูลต่อแรงดันขนาดเล็ที่ใช้ในการคำนวณ r_{in} เมื่ออินพุตมีค่าเป็นลบ

ก. การวิเคราะห์ค่าความต้านทานเอาต์พุต r_{out}

การวิเคราะห์ค่าความต้านทานเอาต์พุตจะแทนวงจรจำกัดกระแสด้วยวงจรสมมูลต่อสัญญาณขนาดเล็กจากนั้นป้อนแรงดันทดสอบที่ โหนด I ส่วน โหนดที่เหลือต่อลงกราวด์ ดังแสดงในรูปที่ 3.14

โหนด C

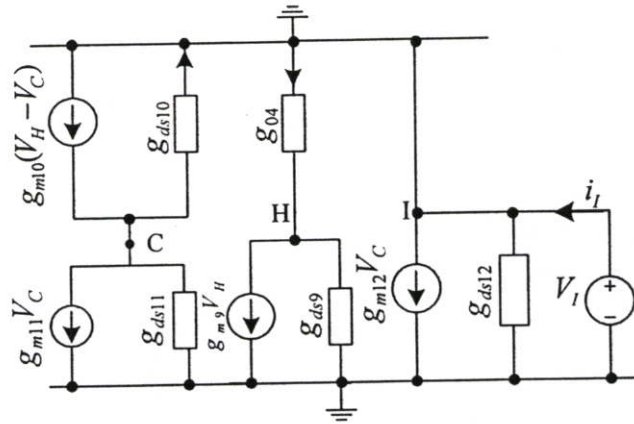
$$g_{m10}V_H - (g_{m10} - g_{ds10} - g_{ds11})V_C = 0 \tag{3.39}$$

โหนด I

$$i_I = (g_{m12} + g_{ds12})V_C + g_{ds13}V_I \tag{3.40}$$

จากรูปที่ 3.14 จะได้ $V_C = V_I$ ดังนั้นจากสมการที่ (3.40) เมื่อแทนค่า $V_C = V_I$ และประมาณค่า $g_m \gg d_{ds}$ จะได้ค่าความต้านทานเอาต์พุตของวงจรจำกัดกระแสดังนี้

$$r_{out} = \frac{1}{g_{m12}} \tag{3.41}$$



รูปที่ 3.14 วงจรสมมูลต่อสัญญาณขนาดเล็กในการคำนวณค่าความต้านทานเอาต์พุต (r_{out})

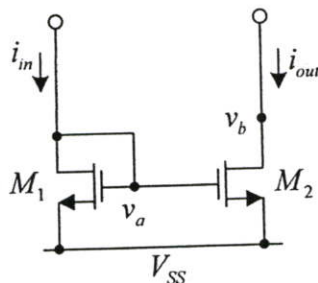
3.5 วงจรสะท้อนกระแส

3.5.1 วงจรสะท้อนกระแสแบบพื้นฐาน

โครงสร้างของวงจรสะท้อนกระแสแบบพื้นฐานประกอบไปด้วยมอสทรานซิสเตอร์ M_1 และ M_2 โดยขาเกตและขาซอร์สของมอสทรานซิสเตอร์ทั้งสองจะอยู่ที่โนดเดียวกัน ดังรูปที่ 3.15 ดังนั้นค่าแรงดันระหว่างขาเกตกับขาซอร์ส (V_{GS}) ของมอสทรานซิสเตอร์ทั้งสองจึงมีค่าเท่ากัน เมื่อป้อนกระแสอินพุต i_{in} ที่ขาเดรนของ M_1 จะทำให้แรงดัน v_o มีค่ามากขึ้น ทำให้ M_1 และ M_2 อยู่ในสภาวะนำกระแสและเกิดการไหลของกระแสเอาต์พุต i_{out} จากการทำงานของมอสทรานซิสเตอร์ในช่วงนำกระแสอิ่มตัวจะได้ว่า

$$\frac{i_{out}}{i_{in}} = \frac{(W/L)_2}{(W/L)_1} \tag{3.42}$$

จากสมการที่ (3.42) พบว่า วงจรสะท้อนกระแส $M_1 - M_2$ จะทำหน้าที่สำเนากระแสพร้อมทั้งขยายสัญญาณกระแสจากโนดอินพุตไปสู่โนดเอาต์พุต โดยค่าอัตราขยายกระแสจะขึ้นอยู่กับอัตราส่วนระหว่างความกว้างต่อความยาวของแชนเนล (W/L) ของมอสทรานซิสเตอร์ M_1 และ M_2



รูปที่ 3.15 วงจรสะท้อนกระแสแบบพื้นฐาน

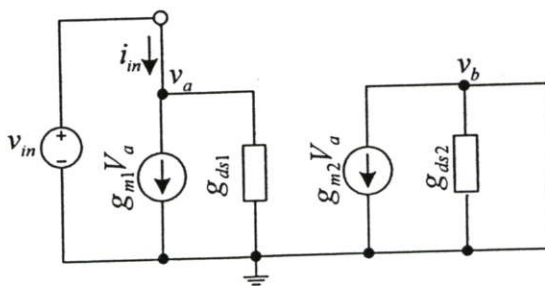
3.5.2 การวิเคราะห์คุณสมบัติการทำงานของวงจรสะท้อนกระแสแบบพื้นฐาน

การทำงานของวงจรสะท้อนกระแสในหัวข้อที่ 3.5.1 เป็นการกำหนดให้มอสทรานซิสเตอร์ M_1 และ M_2 มีคุณสมบัติเป็นไปตามอุดมคติและมีการทำงานช่วงกระแสอิ่มตัว สำหรับในทางปฏิบัติมอสทรานซิสเตอร์ M_1 และ M_2 ไม่สมพียงกันทุกประการ ค่าทรานคอนดักแตนซ์ g_{m1} และ g_{m2} มีค่าไม่เป็นอนันต์ เป็นผลให้สมรรถนะการทำงานของวงจรไม่เป็นไปตามทฤษฎี ในหัวข้อนี้จะเป็นการวิเคราะห์คุณสมบัติการทำงานของวงจรสะท้อนกระแส ซึ่งได้แก่ ค่าความต้านทานอินพุตและเอาต์พุต อัตราขยายกระแส และผลตอบสนองทางความถี่ของวงจร

ก. การวิเคราะห์ค่าความต้านทานอินพุตและเอาต์พุต

จากการวิเคราะห์วงจรสมมูลต่อสัญญาณขนาดเล็กโดยไม่พิจารณาผลของตัวเก็บประจุของวงจรสะท้อนกระแสในรูปที่ 3.16 พบว่าค่าความต้านทานอินพุต r_{in} ของวงจรสะท้อนกระแสแบบพื้นฐานจะขึ้นอยู่กับค่าทรานส์คอนดักแตนซ์ของมอสทรานซิสเตอร์ M_1 (รายละเอียดการวิเคราะห์ที่แสดงในภาคผนวก ง.1.1) และจากสมการที่ (3.43) ถ้าเพิ่มค่าความกว้าง W_1 หรือลดค่าความยาว L_1 ของมอสทรานซิสเตอร์ M_1 จะทำให้ค่าความต้านทานอินพุต r_{in} มีค่าต่ำลง

$$r_{in} = \frac{1}{g_{m1}} = \sqrt{\left(\frac{L}{W}\right)_1 \frac{1}{2\mu C_{ox} i_{in}}} \tag{3.43}$$

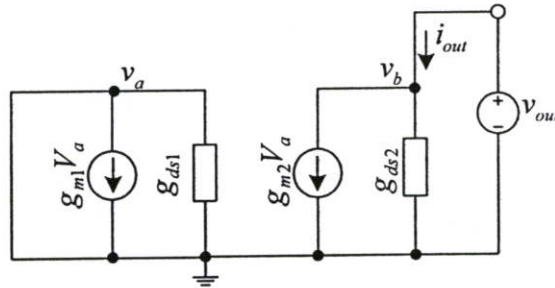


รูปที่ 3.16 วงจรสมมูลในการวิเคราะห์ค่าความต้านทานอินพุตของวงจรสะท้อนกระแสแบบพื้นฐาน

ค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแสแบบพื้นฐานจะใช้วงจรสมมูลดังรูปที่ 3.17 ในการวิเคราะห์ พบว่าค่าความต้านทานเอาต์พุต r_{out} จะขึ้นอยู่กับค่าความต้านทานระหว่างขาเดรนกับขาซอร์สของมอสทรานซิสเตอร์ M_2 ดังนี้

$$r_{out} = \frac{1}{g_{ds2}} = \frac{1}{\lambda i_{out}} \quad (3.44)$$

จากสมการที่ (3.44) พบว่า การปรับปรุงค่าความต้านทานเอาต์พุต r_{out} ของวงจรสะท้อนกระแสแบบพื้นฐานให้มีค่าสูง สามารถทำได้โดยการออกแบบให้ค่าพารามิเตอร์ λ มีค่าต่ำ ๆ หรือควบคุมกระแสเอาต์พุต i_{out} ให้มีค่าน้อย



รูปที่ 3.17 วงจรสมมูลในการวิเคราะห์ค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแสแบบพื้นฐาน

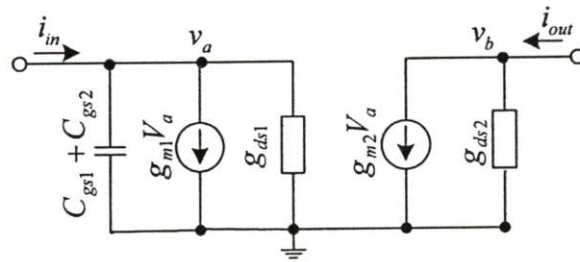
ข. การวิเคราะห์อัตราขยายกระแสและผลตอบสนองทางความถี่

จากวงจรสมมูลในการวิเคราะห์อัตราขยายกระแสและผลตอบสนองทางความถี่ของวงจรสะท้อนกระแสแบบพื้นฐานดังรูปที่ 3.18 จะได้ฟังก์ชันส่งผ่านของวงจรดังนี้ (รายละเอียดการวิเคราะห์แสดงในภาคผนวก ง.1.2)

$$\frac{i_{out}}{i_{in}} = \left(\frac{g_{m2}}{g_{m1}} \right) \frac{1}{(T_{CM}s + 1)} \quad (3.45)$$

โดยที่

$$T_{CM} = \frac{C_{gs1} + C_{gs2}}{g_{m1}} \quad (3.46)$$



รูปที่ 3.18 วงจรสมมูลในการวิเคราะห์อัตราขยายกระแสและผลตอบสนองทางความถี่ของวงจรสะท้อนกระแสแบบพื้นฐาน

สำหรับอัตราขยายกระแสสำหรับสัญญาณไฟตรง (DC Gain) และตำแหน่งของโพล (Pole) ซึ่งเป็นขีดจำกัดของผลตอบสนองทางความถี่ของวงจรสะท้อนกระแสแบบพื้นฐาน จะมีค่าดังนี้

$$\beta_{CM} = \left. \frac{i_{out}}{i_{in}} \right|_{s=0} = \frac{g_{m2}}{g_{m1}} \quad (3.47)$$

$$f_{p_{CM}} = \frac{g_{m1}}{2\pi(C_{gs1} + C_{gs2})} \quad (3.48)$$

จากสมการที่ (3.47) และ (3.48) พบว่า การควบคุมอัตราขยายของวงจรสะท้อนกระแสแบบพื้นฐาน สามารถทำได้โดยการปรับเปลี่ยนค่าทรานส์คอนดักซ์แดนซ์ g_m ของมอสทรานซิสเตอร์ ด้วยการกำหนดค่าอัตราส่วน W/L และหากต้องการให้วงจรสะท้อนกระแสมีผลตอบสนองทางความถี่ที่สูงควรออกแบบให้ค่าความจุไฟฟ้า C_{gs} ของมอสทรานซิสเตอร์ M_1 และ M_2 มีค่าต่ำหรือเพิ่มค่า g_m ให้สูงขึ้น

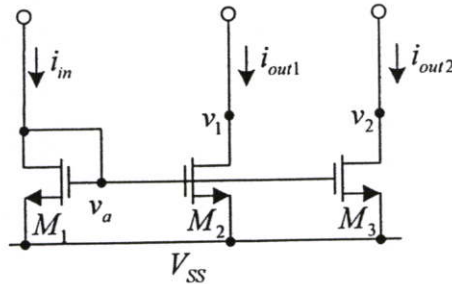
3.5.3 วงจรสะท้อนกระแสแบบสองเอาต์พุต

รูปที่ 3.19 แสดงโครงสร้างของวงจรสะท้อนกระแสแบบสองเอาต์พุต โดยขาเกตของมอสทรานซิสเตอร์ M_1 , M_2 และ M_3 ต่ออยู่ที่โนดเดียวกัน ดังนั้นค่าแรงดันระหว่างขาเกตกับขาซอร์สของมอสทรานซิสเตอร์ทั้งสามตัวจะมีค่าเท่ากัน คือ v_a ถ้ามอสทรานซิสเตอร์ทุกตัวมีความสมพียงกันทุกประการจะได้ความสัมพันธ์กระแสเอาต์พุต i_{out} และกระแส i_{in} ดังนี้

$$\frac{i_{out1}}{i_{in}} = \frac{(W/L)_2}{(W/L)_1} \quad (3.49)$$

$$\frac{i_{out2}}{i_{in}} = \frac{(W/L)_3}{(W/L)_1} \quad (3.50)$$

เมื่อ i_{out1} และ i_{out2} คือ กระแสเอาต์พุตลำดับที่ 1 และ 2 ของวงจรสะท้อนกระแสแบบสองเอาต์พุต



รูปที่ 3.19 วงจรสะท้อนกระแสแบบสองเอาต์พุต

3.5.4 การวิเคราะห์คุณสมบัติการทำงานของวงจรสะท้อนกระแสแบบสองเอาต์พุต

การทำงานของวงจรสะท้อนกระแสแบบสองเอาต์พุตในหัวข้อที่ 3.5.3 เป็นการกำหนดให้มอสทรานซิสเตอร์แต่ละตัวมีคุณสมบัติเป็นไปตามอุดมคติและมอสทรานซิสเตอร์ทุกตัวทำงานในช่วงกระแสอิ่มตัว สำหรับในทางปฏิบัติมอสทรานซิสเตอร์แต่ละตัวไม่สมพ้องกันทุกประการ และค่า g_m ของมอสทรานซิสเตอร์แต่ละตัวมีค่าไม่เป็นอนันต์ เป็นผลทำให้สมรรถนะการทำงานของวงจรไม่เป็นไปทฤษฎี ในหัวข้อนี้จะเป็นการวิเคราะห์คุณสมบัติการทำงานของวงจรสะท้อนกระแสที่มีสองเอาต์พุต ได้แก่ ค่าความต้านทานอินพุตและเอาต์พุต อัตราขยายกระแสและผลตอบสนองทางความถี่

ก. การวิเคราะห์ค่าความต้านทานอินพุตและเอาต์พุต

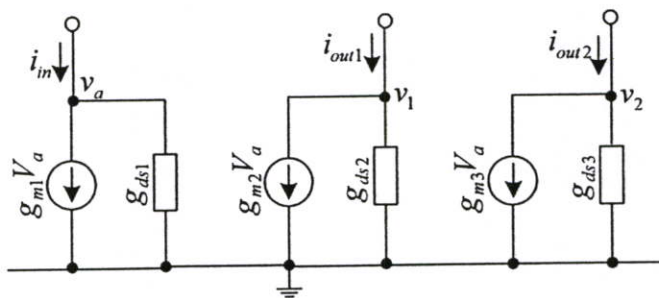
การวิเคราะห์ค่าความต้านทานอินพุตและเอาต์พุตของวงจรสะท้อนกระแสแบบสองเอาต์พุตสามารถวิเคราะห์ได้เช่นเดียวกับการวิเคราะห์ค่าความต้านทานอินพุตและเอาต์พุตของวงจรสะท้อนกระแสแบบพื้นฐาน ดังนี้ (รายละเอียดการวิเคราะห์แสดงในภาคผนวก ง.2.1)

$$r_{in} = \frac{1}{g_{m1}} = \sqrt{\left(\frac{L}{W}\right) \frac{1}{2\mu C_{ox} i_{in}}} \quad (3.51)$$

$$r_{out1} = \frac{1}{g_{ds2}} \quad (3.52)$$

$$r_{out2} = \frac{1}{g_{ds3}} \quad (3.53)$$

เมื่อ r_{out1} และ r_{out2} คือ ค่าความต้านทานเอาต์พุตลำดับที่ 1 และ 2 ของวงจรสะท้อนกระแสแบบสองเอาต์พุต ตามลำดับ



รูปที่ 3.20 วงจรสมมูลในการวิเคราะห์ค่าความต้านทานอินพุตและเอาต์พุตของวงจรสะท้อนกระแสแบบสองเอาต์พุต

ข. การวิเคราะห์อัตราขยายและผลตอบสนองทางความถี่

จากวงจรสมมูลในรูปที่ 3.21 จะได้ความสัมพันธ์ระหว่างค่ากระแสอินพุต i_{in} และเอาต์พุต i_{out1} (รายละเอียดการวิเคราะห์แสดงในภาคผนวก ง.2.2)

$$\frac{i_{out1}}{i_{in}} = \left(\frac{g_{m2}}{g_{m1}} \right) \frac{1}{(T_{CM}s + 1)} \quad (3.54)$$

$$\frac{i_{out2}}{i_{in}} = \left(\frac{g_{m3}}{g_{m1}} \right) \frac{1}{(T_{CM}s + 1)} \quad (3.55)$$

เมื่อ

$$T_{CM} = \frac{C_{gs1} + C_{gs2} + C_{gs3}}{g_{m1}} \quad (3.56)$$

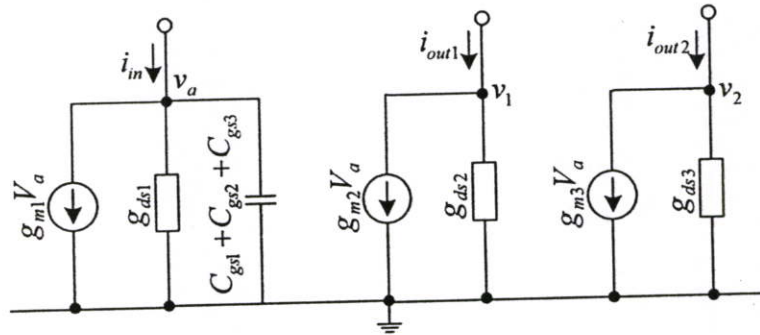
สำหรับอัตราขยายกระแสสำหรับสัญญาณไฟตรงและตำแหน่งของโพลซึ่งเป็นขีดจำกัดของผลตอบสนองทางความถี่ของวงจรสะท้อนกระแสแบบพื้นฐาน จะมีค่าดังนี้

$$\beta_{CM1} = \left. \frac{i_{out1}}{i_{in}} \right|_{s=0} = \frac{g_{m2}}{g_{m1}} \quad (3.57)$$

$$\beta_{CM2} = \left. \frac{i_{out2}}{i_{in}} \right|_{s=0} = \frac{g_{m3}}{g_{m1}} \quad (3.58)$$

เมื่อ β_{CM1} และ β_{CM2} คือ อัตราการขยายกระแสสำหรับสัญญาณเอาต์พุตลำดับที่ 1 และ 2 ตามลำดับ

$$f_{p_{CM}} = \frac{g_{m1}}{2\pi(C_{gs1} + C_{gs2} + C_{gs3})} \quad (3.59)$$



รูปที่ 3.21 วงจรสมมูลในการวิเคราะห์อัตราขยายกระแสและผลตอบสนองทางความถี่ของวงจรสะท้อนกระแสแบบสองเอาต์พุต

3.6 บทสรุป

ในบทนี้ได้นำเสนอหลักการทํางานและผลการวิเคราะห์คุณสมบัติพื้นฐานของวงจรออดรากที่สองพื้นฐาน วงจรสายพานกระแส วงจรจำกัดกระแส และวงจรสะท้อนกระแส ซึ่งวงจรเหล่านี้เป็นกลุ่มวงจรย่อยของวงจรออดรากที่สองที่นำเสนอในวิทยานิพนธ์นี้ โดยแนวทางการออกแบบและหลักการทํางานจะได้นำเสนอต่อไปในบทที่ 4

บทที่ 4

การออกแบบวงจรถอดรหัสดิจิทัลที่นำเสนอ

4.1 กล่าวนำ

เนื้อหาในบทนี้กล่าวถึงการออกแบบและหลักการการทำงานของวงจรถอดรหัสดิจิทัลที่นำเสนอ โดยนำกลุ่มวงจรร้อยท์ที่กล่าวไปแล้วในบทที่ 3 มาประกอบรวมกันให้เป็นวงจรถอดรหัสดิจิทัลโดยสมบูรณ์ รวมถึงวิเคราะห์คุณสมบัติต่างการทำงานของวงจร และเขียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE เพื่อทดสอบสมรรถนะการทำงาน

4.2 หลักการของวงจรถอดรหัสดิจิทัลที่นำเสนอ

จากกลุ่มวงจรร้อยท์ในบทที่ 3 สามารถนำมาประกอบรวมกันเพื่อสังเคราะห์เป็นวงจรถอดรหัสดิจิทัลโดยสมบูรณ์ ดังแสดงในรูปที่ 4.1 ซึ่งรองรับอินพุตที่เป็นสัญญาณกระแสและสัญญาณแรงดัน โดยสัญญาณแรงดัน v_m จะถูกป้อนที่โหนด A ส่วนกระแสอินพุต i_m จะป้อนที่โหนด B หลักการทำงานของวงจรถวายได้ดังนี้ จากวงจรในรูปที่ 4.1 ประกอบไปด้วยกลุ่มมอสทรานซิสเตอร์ $M_1 - M_4$ ซึ่งทำหน้าที่เป็นวงจรถอดรหัสดิจิทัลแบบพื้นฐาน กลุ่มมอสทรานซิสเตอร์ $M_5 - M_8$ เป็นวงจรสายพานกระแส กลุ่มมอสทรานซิสเตอร์ $M_9 - M_{12}$ เป็นวงจรจำกัดกระแส สุดท้ายคือมอสทรานซิสเตอร์ $M_{13} - M_{15}$ เป็นกลุ่มวงจรถวายที่ใช้ในการสะท้อนกระแสแบบสองเอาต์พุตที่มีอัตราสะท้อนเท่ากับ 1 และมี $I_1 - I_5$ เป็นแหล่งจ่ายกระแสคงที่ ถ้ากำหนดให้อินพุตของวงจรถวายคือสัญญาณกระแสไฟฟ้า กระแสอินพุต i_m จะถูกป้อนที่โหนด B และในขณะที่แรงดัน v_m ถูกต่อลงกราวด์ ($v_m = 0$) ดังนั้นจะได้กระแสเดรน i_{D7} มีค่าเท่ากับ

$$i_{D7} = I_2 - i_{D6} - i_m = I_2 - I_1 - i_m \quad (4.1)$$

จากการทำงานของวงจรถวายสายพานกระแส $M_5 - M_8$ ในหัวข้อที่ 3.2 จะได้กระแส i_c เท่ากับ

$$i_c = I_3 - i_{D8} = I_3 - i_{D7} \quad (4.2)$$

แทนสมการที่ (4.1) ลงในสมการที่ (4.2) ได้กระแส i_c เท่ากับ

$$i_c = I_3 - (I_2 - I_1) + i_m \quad (4.3)$$

ดังนั้นจากสมการที่ (4.3) ถ้าออกแบบให้ $I_3 = I_2 - I_1$ แล้ว กระแส i_c จะเท่ากับกระแสอินพุต i_m

ทรานซิสเตอร์ $M_9 - M_{12}$ ทำหน้าที่เป็นวงจรจำกัดกระแส แหล่งจ่ายกระแสคงที่ I_4 และ ทรานซิสเตอร์ M_9 เป็นตัวไบแอสแรงดัน v_{Bias} ที่มีค่าประมาณ $2v_T$ ดังนั้นทรานซิสเตอร์จะถูก บังคับให้ทำงานในช่วงขอบของการนำกระแส ซึ่งส่งผลให้สัญญาณเอาต์พุตมีความผิดเพี้ยนน้อย จากมอสทรานซิสเตอร์ $M_{13} - M_{15}$ ซึ่งทำหน้าที่เป็นวงจรสะท้อนกระแสแบบสองเอาต์พุตที่มี อัตราส่วนการส่งผ่านกระแสเท่ากับหนึ่ง ดังนั้นกระแส i_{in} จะถูกส่งไปยัง โหนด D และ โหนด E เมื่อ กระแสถูกป้อนให้กับส่วนวงจรออครากที่สองแบบพื้นฐาน กระแส i_{D3} จะเขียนได้ว่า

$$i_{D3} = \sqrt{4I_5 i_{in}} + (I_5 + i_{in}) \quad (4.4)$$

เมื่อพิจารณาที่ โหนด E ค่ากระแสเอาต์พุต i_{out} เขียนสมการได้เป็น

$$i_{out} = i_{D3} - I_5 - i_{in} \quad (4.5)$$

แทนค่าสมการที่ (4.4) ลงในสมการที่ (4.5) กระแสเอาต์พุตสามารถเขียนได้ใหม่ดังนี้

$$i_{out} = \sqrt{4I_5} \sqrt{i_{in}} = G_1 \sqrt{i_{in}} \quad (4.6)$$

โดยที่ $G_1 = (4I_5)^{\frac{1}{2}}$

ในกรณีที่ป้อนสัญญาณอินพุตในรูปแรงดันไฟฟ้า แรงดันอินพุต v_{in} จะถูกป้อนที่ โหนด A และต่อตัวต้านทาน R ที่ โหนด B จากหลักการของวงจรสายพานกระแส ($M_5 - M_8$) แรงดัน อินพุต v_{in} จะถูกส่งผ่านไป โหนด B (v_B) กระแส i_{in} สามารถเขียนได้เป็น

$$i_{in} = \frac{v_B}{R} = \frac{v_{in}}{R} \quad (4.7)$$

แทนสมการที่ (4.7) ลงในสมการที่ (4.6) จะสามารถเขียนความสัมพันธ์ของกระแสเอาต์พุต i_{out} และแรงดันอินพุต v_{in} ได้ดังนี้

$$i_{out} = \sqrt{\frac{4I_5}{R}} \sqrt{v_{in}} = G_2 \sqrt{v_{in}} \quad (4.8)$$

โดยที่ $G_2 = (4I_5 / R)^{1/2}$

จากสมการที่ (4.6) และ (4.8) แสดงให้เห็นว่าอินพุตของวงจรถอดราก็สองที่นำเสนอ นั้นสามารถเป็นได้ทั้งสัญญาณกระแสและสัญญาณแรงดันไฟฟ้า และค่ากระแสเอาต์พุต i_{out} ที่ได้จากวงจรถอดรานั้นเป็นค่าที่แปรผันกับค่าราก็สองของสัญญาณอินพุต สามารถปรับอัตราขยายได้ด้วยวิธีทางอิเล็กทรอนิกส์ โดยการปรับค่ากระแสไบแอส I_5

4.3 การวิเคราะห์สมรรถนะการทำงานของวงจรถอดร่า

จากวงจรถอดร่าที่สองที่ได้นำเสนอไปแล้วในหัวข้อที่ผ่านมา เป็นการกำหนดให้มอสทรานซิสเตอร์แต่ละตัวมีคุณสมบัติเป็นอุดมคติ แต่ในทางปฏิบัติแล้วมอสทรานซิสเตอร์แต่ละตัวจะไม่สมพงษ์กันและมีค่าความนำ (g_m) ที่ไม่เป็นอนันต์ ทำให้สมรรถนะของวงจรถอดร่าไม่เป็นไปตามที่ได้ออกแบบไว้ ในหัวข้อนี้จะเป็นการวิเคราะห์คุณสมบัติต่าง ๆ ของวงจรถอดร่าซึ่งได้แก่ค่าความต้านทานอินพุตและเอาต์พุต ช่วงปฏิบัติการทางขนาด และผลตอบสนองทางความถี่ของวงจรถอดร่า เพื่อนำไปเปรียบเทียบกับผลที่ได้จากการเลียนแบบการทำงานของวงจรถอดร่าด้วยโปรแกรม PSPICE

4.3.1 การวิเคราะห์ค่าความต้านทานอินพุตและเอาต์พุต

ในการวิเคราะห์ค่าความต้านทานอินพุตและเอาต์พุตของวงจรถอดร่านั้นสามารถทำได้โดยแทนวงจรถอดร่าที่สองที่นำเสนอด้วยวงจรถอดร่าเสมือนสำหรับสัญญาณขนาดเล็ก โดยจะไม่พิจารณาผลของตัวเก็บประจุแฝง สำหรับการหาความต้านทานอินพุตนั้นจะพิจารณาสอง โหนดเนื่องจากวงจรถอดร่าที่นำเสนอสามารถรับสัญญาณอินพุตได้สอง โหนด คือที่ โหนด A และ โหนด B ซึ่งเป็นโหนดรับสัญญาณแรงดันอินพุตและกระแสอินพุตตามลำดับ ส่วนการวิเคราะห์ค่าความต้านทานเอาต์พุตนั้นจะพิจารณาที่ โหนด E ซึ่งเป็นจุดที่กระแสเอาต์พุตไหลออก

ก. การวิเคราะห์ค่าความต้านทานอินพุต

สำหรับการวิเคราะห์ค่าความต้านทานอินพุตของวงจรถอดร่าที่สองที่นำเสนอ นั้นเนื่องจากส่วนหน้าของวงจรถอดร่าเป็นภาครับสัญญาณซึ่งเป็นวงจรถอดร่าแบบบวกรวม โดยในบทที่ 3 ได้นำเสนอหลักการการทำงานและการวิเคราะห์ค่าความต้านทานของวงจรถอดร่าไปแล้วในหัวข้อที่ 3.2.1 ดังนั้นสามารถสรุปผลการวิเคราะห์ค่าความต้านทานอินพุตได้ดังนี้

กรณีอินพุตของวงจรถอดร่าเป็นสัญญาณแรงดันไฟฟ้า จุดรับสัญญาณแรงดันอินพุต คือ โหนด A มีค่าความต้านทานสูงมากประมาณ $10^5 \Omega$ ณ อุณหภูมิห้อง เนื่องจากโครงสร้างภายในของมอสทรานซิสเตอร์ โดยจุดที่รับสัญญาณแรงดันอินพุตคือ ขาเกตของมอสทรานซิสเตอร์ M_5 ถูกสร้างมาจากที่ทำมาจากซิลิกอนไดออกไซด์ (SiO_2) ซึ่งมีคุณสมบัติเป็นฉนวน

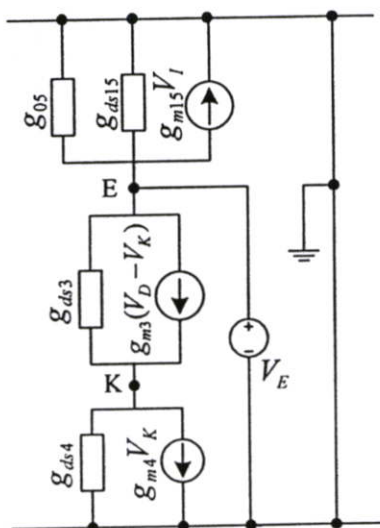
$$(r_{inA}) \approx 10^5 \Omega \quad (4.9)$$

กรณีอินพุตของวงจรเป็นสัญญาณกระแส ผลการวิเคราะห์ค่าความต้านทานที่โหนด B ซึ่งเป็นโหนดรับสัญญาณกระแสอินพุตมีค่าดังนี้

$$r_{inB} = \frac{1}{g_{m6}} \quad (4.10)$$

ข. การวิเคราะห์ค่าความต้านทานที่เอาต์พุต

ในการวิเคราะห์ค่าความต้านทานเอาต์พุตของวงจรจะแทนวงจรในรูปที่ 4.1 ด้วยวงจรสมมูลต่อสัญญาณขนาดเล็กโดยไม่พิจารณาผลของตัวเก็บประจุแผ่น และป้อนแรงดันทดสอบเข้าที่จุด E ส่วนโหนดอื่นต่อลงกราวด์ จากนั้นหาความสัมพันธ์ของแรงดันเอาต์พุต V_E ต่อกระแสเอาต์พุต i_{out} และเนื่องจากมีเพียงโหนด E และโหนด K เท่านั้นที่มีผลต่อศักดาทดสอบจึงสามารถแทนวงจรสมมูลต่อสัญญาณขนาดเล็กได้ดังรูปที่ 4.2



รูปที่ 4.2 วงจรสมมูลต่อสัญญาณขนาดเล็กในการคำนวณค่าความต้านทานเอาต์พุต

จากรูปที่ 4.2 เมื่อพิจารณาที่โหนดต่าง ๆ ด้วย KCL สามารถหาความสัมพันธ์ของแรงดันที่จุดออก V_E ต่อกระแสเอาต์พุต i_{out} ได้ดังสมการที่ (4.11) รายละเอียดการวิเคราะห์ที่แสดงในภาคผนวก จ.1

$$\frac{V_E}{i_{out}} = \frac{g_{m3} + g_{m4}}{g_{m3}} \quad (4.11)$$

4.3.2 การวิเคราะห์ช่วงปฏิบัติงานของวงจรถอดรอกที่สอง

การวิเคราะห์ช่วงปฏิบัติงานของวงจรถอดรอกที่สองที่นำเสนอ นั้น จะแยกพิจารณาเป็นสองส่วนคือ ภาครับสัญญาณอินพุตและภาคส่งเคราะห์ฟังก์ชันถอดรอกที่สอง โดยวิทยานิพนธ์นี้ใช้วงจรสายพานกระแสเป็นภาครับสัญญาณอินพุต และใช้การทำงานร่วมกันของวงจรจำกัดกระแส วงจรถอดรอกที่สองแบบพื้นฐาน และวงจรสะท้อนกระแสแบบสองเอาต์พุตที่มีอัตราการสะท้อนเท่ากับ 1 เป็นวงจรภาคส่งเคราะห์ฟังก์ชันถอดรอกที่สองให้แก่สัญญาณอินพุตที่รับเข้ามา

ก. การวิเคราะห์ช่วงปฏิบัติงานของวงจรภาครับสัญญาณอินพุต

สำหรับการวิเคราะห์ช่วงปฏิบัติงานของภาครับสัญญาณอินพุตหรือวงจรสายพานกระแส นั้น ในบทที่ 3 ได้แสดงการวิเคราะห์คุณสมบัติไว้แล้วในหัวข้อที่ 3.3.2 จะได้ช่วงปฏิบัติงานของวงจรสายพานกระแสคือ

$$-(v_{in(min)}|V_{SS}| - V_{DS6(sat)} - \sqrt{\frac{i_{D7}}{K}} - V_{TH}) \leq v_{in} \leq (V_{DD} - V_{SDB5(sat)}) \quad (4.12)$$

แต่การวิเคราะห์ช่วงปฏิบัติงานนั้น นอกจากจะพิจารณาพารามิเตอร์ที่มีต่อการทำงานของมอสทรานซิสเตอร์แล้ว ยังต้องพิจารณาถึงหน้าที่การทำงานของวงจรด้วย คือ นำไปเป็นภาครับสัญญาณอินพุตก่อนที่สัญญาณอินพุตจะเข้าสู่ภาคส่งเคราะห์ฟังก์ชันถอดรอกที่สอง ซึ่งการถอดรอกที่สองนั้นไม่สามารถหาค่าสัญญาณที่มีค่าเป็นลบได้ ซึ่งจากเหตุดังกล่าวนับว่าเป็นข้อจำกัดหลักของวงจร ดังนั้นช่วงปฏิบัติงานแรงดันอินพุตของวงจรทางด้านลบจึงเขียนดังสมการที่ (4.13)

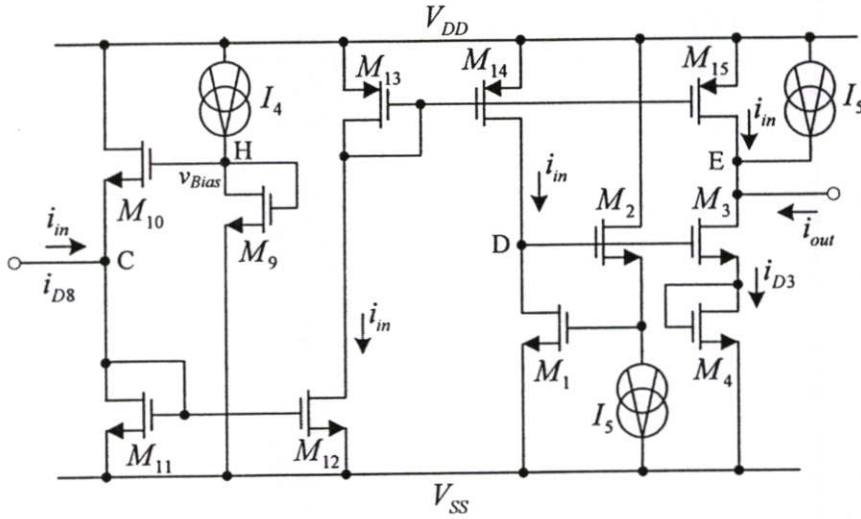
$$v_{in(min)} = 0 \quad (4.13)$$

จากสมการที่ (4.13) และสมการที่ (4.12) สามารถเขียนช่วงปฏิบัติงานของวงจรภาครับสัญญาณอินพุตได้ดังนี้

$$0 \leq v_{in} \leq (V_{DD} - V_{SDB5(sat)}) \quad (4.14)$$

ข. การวิเคราะห์ช่วงปฏิบัติการของวงจรภาคส่งเคราะห์ฟังก์ชันถอดรอกที่สอง

การวิเคราะห์ช่วงปฏิบัติงานของวงจรภาคส่งเคราะห์ฟังก์ชันถอดรอกที่สอง จากรูปที่ 4.3 วงจรประกอบด้วยวงจรจำกัดกระแส วงจรถอดรอกที่สองพื้นฐาน และวงจรสะท้อนกระแสแบบสองเอาต์พุตที่มีอัตราการสะท้อนเท่ากับ 1



รูปที่ 4.3 วงจรภาคสังเคราะห์ฟังก์ชันถอดรอกที่สอง

ดังนั้นจากหลักการทํางานที่ได้กล่าวมาแล้วในบทที่ผ่านมาจะพิจารณาได้ว่าวงจรจำกัดกระแสและวงจรสะท้อนกระแสแบบสองเอาต์พุตที่มีอัตรากระแสที่สะท้อนเท่ากับหนึ่งจะไม่มีผลต่อการทำงานเมื่อกระแสอินพุตเพิ่มมากขึ้น แต่จะมีผลกับวงจรถอดรอกที่สองแบบพื้นฐาน ถ้ากำหนดให้ $i_{in(max)}$ และ $i_{in(min)}$ คือค่ากระแสอินพุตสูงสุดและต่ำสุดซึ่งยังคงทำให้งจรทํางานได้อย่างถูกต้อง จะได้ความสัมพันธ์ดังต่อไปนี้

$$V_{DS2} = V_{DD} - V_{SS} - V_{GS1} \quad (4.15)$$

แต่

$$V_{DS2} \geq V_{GS2} - V_{TN2} \quad (4.16)$$

แทนค่า V_{DS2} จากสมการที่ (4.15) ลงในสมการที่ (4.16) จะได้เป็น

$$V_{DD} - V_{SS} \geq V_{GS1} + V_{GS2} - V_{TN2} \quad (4.17)$$

แทนค่า $V_{GS} = \sqrt{\frac{i_D}{K}} + V_{TH}$ ลงในสมการที่ (4.17) จะได้

$$V_{DD} - V_{SS} \geq \left(\sqrt{\frac{i_{D1}}{K_1}} + V_{TH1} \right) + \left(\sqrt{\frac{i_{D2}}{K_2}} + V_{TH2} \right) - V_{TN2} \quad (4.18)$$

แทน $i_{D1} = i_{in}$ และแทน $i_{D2} = I_5$ ลงในสมการที่ (4.18) จะได้

$$i_{in} \leq K_1 \left(V_{DD} - V_{SS} - V_{TH} - \sqrt{\frac{I_5}{K_2}} \right)^2 \quad (4.19)$$

ดังนั้นกระแสอินพุตสูงสุดของวงจรคือ

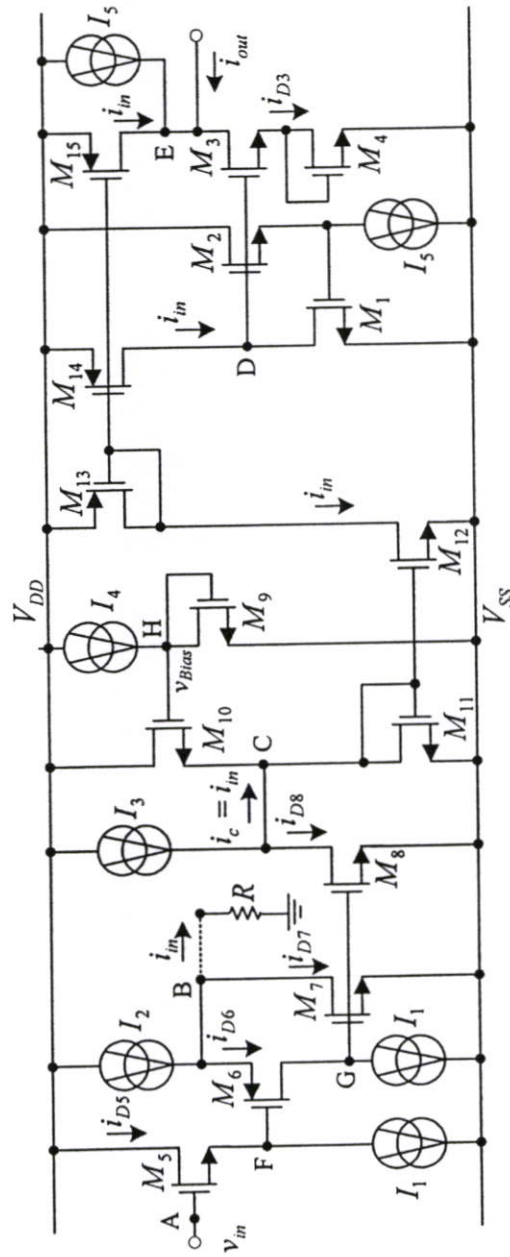
$$i_{in(max)} \leq K_1 \left(V_{DD} - V_{SS} - V_{TH} - \sqrt{\frac{I_5}{K_2}} \right)^2 \quad (4.20)$$

4.4 ผลการเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE

จากการวิเคราะห์คุณสมบัติการทำงานของวงจรอครากที่สองที่ได้นำเสนอไปในหัวข้อที่ 4.3 ในหัวข้อนี้จะเป็นการเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE เพื่อเป็นการทดสอบสมรรถนะของวงจรและเปรียบเทียบกับค่าที่ได้จากการคำนวณ โดยในวิทยานิพนธ์นี้เลือกใช้มอสทรานซิสเตอร์เทคโนโลยี 0.5 μm ของบริษัท AMIS ซึ่งวงจรที่ใช้ในการเลียนแบบการทำงานแสดงในรูปที่ 4.4 โดยกำหนดอัตราส่วนความกว้างและความยาวแชนแนล W/L ของมอสทรานซิสเตอร์แต่ละตัวไว้ในตารางที่ 4.1 และกำหนดค่าพารามิเตอร์ต่าง ๆ ดังนี้ $V_{DD} = -V_{SS} = 3\text{V}$, $I_1 = I_4 = 10 \mu\text{A}$, $I_2 = 60 \mu\text{A}$, $I_3 = 50 \mu\text{A}$, $I_5 = 35 \mu\text{A}$ และ $R = 10 \text{k}\Omega$ ซึ่งการจะได้นำไปวิเคราะห์หาช่วงปฏิบัติงานทางขนาด คุณสมบัติของสัญญาณไฟตรง ผลตอบสนองชั่วขณะของวงจรกับสัญญาณอินพุตแบบต่าง ๆ และผลตอบสนองทางความถี่

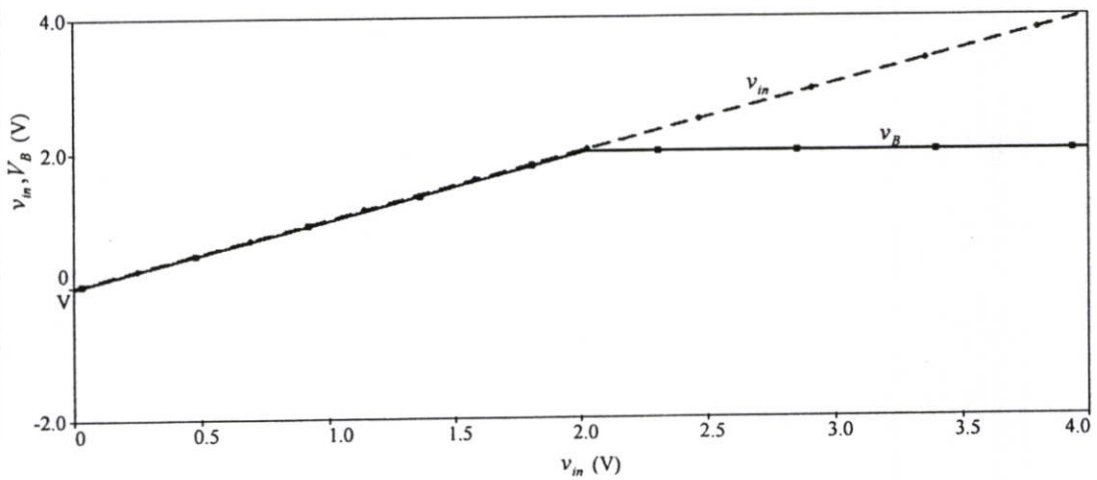
ตารางที่ 4.1 อัตราส่วนความกว้างต่อความยาวของแชนแนล W/L ของมอสทรานซิสเตอร์

Transistors	W/L ($\mu\text{m}/\mu\text{m}$)
$M_1 - M_2, M_9 - M_{12}$	4/1.2
$M_3 - M_4$	16/1.2
M_5	6/1
M_6	23.5/1
$M_7 - M_8$	24/1
$M_{13} - M_{15}$	20/1.2

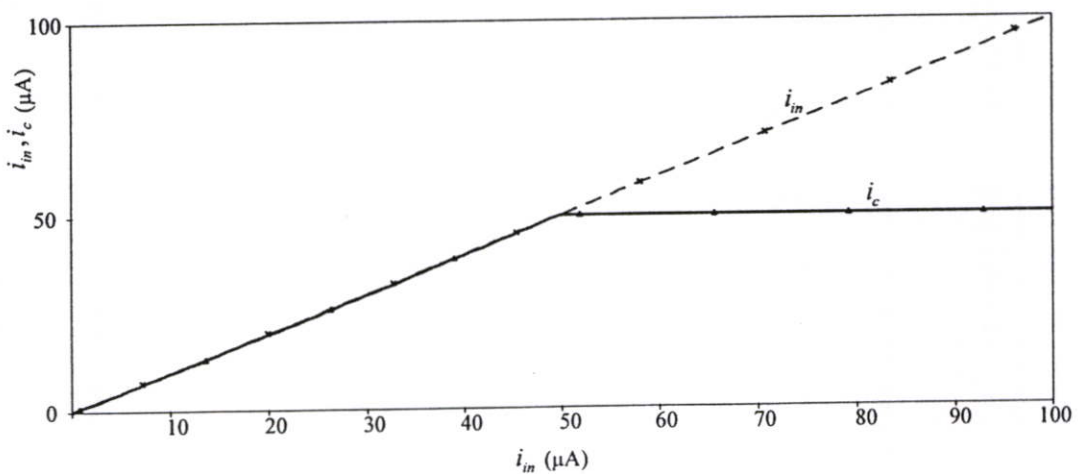


รูปที่ 4.4 วงจรถอดรหัาสองที่สอใช้ในการเลียนแบบการทำงานด้วยโปรแกรม PSPICE

ในรูปที่ 4.5(ก) และ 4.5(ข) แสดงผลการทดสอบช่วงปฏิบัติการของวงจรเมื่อป้อนอินพุตที่เป็นสัญญาณแรงดันและสัญญาณกระแสตามลำดับ โดยในรูปที่ 4.5(ก) เป็นผลการเลียนแบบการทำงาน เมื่อทำการป้อนแรงดันอินพุตที่โนด A (V_A) และต่อตัวต้านทานขนาด $10\text{ k}\Omega$ ระหว่างโนด B และกราวด์ และเมื่อขนาดของแรงดันอินพุต v_{in} ที่จุด A เพิ่มขึ้น ค่าแรงดันที่จุด B (V_B) จะมีค่าแปรตามค่าสัญญาณอินพุตได้อย่างถูกต้องจนถึงค่าปฏิบัติการสูงสุดของวงจรคือ 3 V ส่วนรูปที่ 4.5(ข) เป็นผลการเลียนแบบการทำงาน เมื่อทำการป้อนสัญญาณกระแสที่โนด B และต่อโนด A ลงกราวด์ จากรูปจะเห็นว่ากระแสที่จุด C (i_C) จะแปรตามสัญญาณกระแสอินพุตที่เพิ่มขึ้นได้อย่างถูกต้องจนกระทั่งถึง $50\text{ }\mu\text{A}$ หรือเท่ากับค่าของ I_3



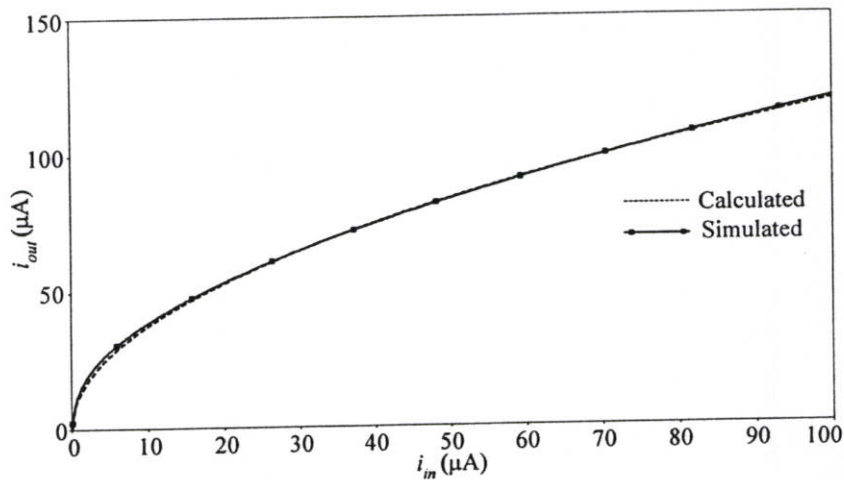
(ก) อินพุตของวงจรเป็นสัญญาณแรงดัน



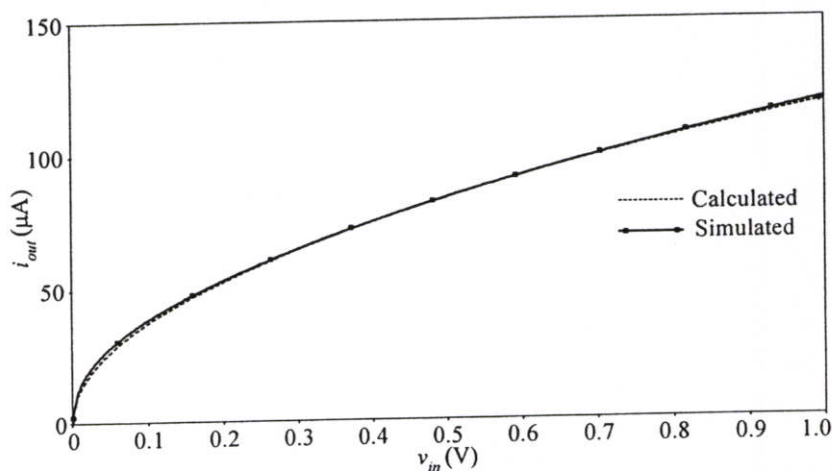
(ข) อินพุตของวงจรเป็นสัญญาณกระแส

รูปที่ 4.5 ผลการทดสอบช่วงปฏิบัติการของวงจร

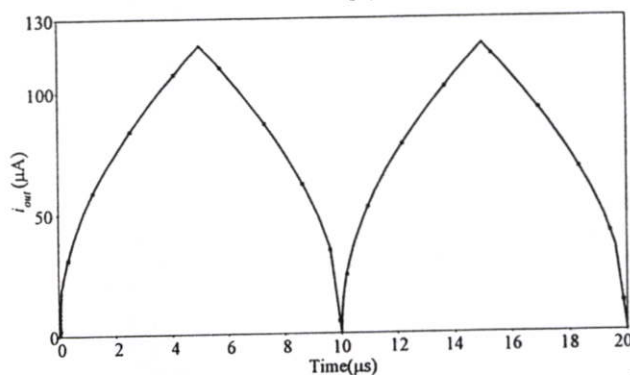
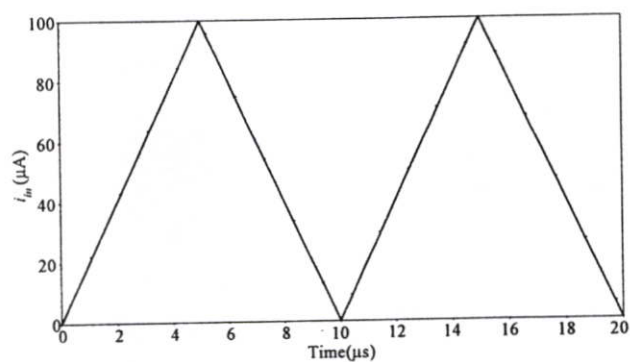
การทดสอบคุณลักษณะทางดีซี (DC Transfer Characteristics) ทำได้โดยการแปรค่าสัญญาณอินพุต แล้วดูผลของกระแสเอาต์พุต i_{out} รูปที่ 4.6 และ 4.7 แสดงผลการเปรียบเทียบผลการคำนวณกับการเลียนแบบการทำงานของวงจรเพื่ออธิบายคุณลักษณะทางดีซี ในรูปที่ 4.6 เป็นผลการเปรียบเทียบเมื่ออินพุตของวงจรเป็นสัญญาณกระแส โดยป้อนสัญญาณกระแสอินพุต i_{in} ที่ โหนด B ตั้งแต่ 0 ถึง 100 μA และ โหนด A ต่อลงกราวด์ ในรูปที่ 4.7 เป็นผลการเปรียบเทียบเมื่ออินพุตของวงจรเป็นสัญญาณแรงดัน โดยป้อนสัญญาณแรงดันไฟฟ้าค่าตั้งแต่ 0-1V และต่อความต้านทานขนาด 10 k Ω ระหว่าง โหนด B และกราวด์ จากผลการเลียนแบบการทำงานของวงจรแสดงให้เห็นว่าค่ากระแสเอาต์พุต i_{out} ของวงจรเป็นฟังก์ชันลอการิทึมที่สองของสัญญาณอินพุต และเมื่อเปรียบเทียบกับค่าที่ได้จากการคำนวณจะมีความใกล้เคียงกัน ซึ่งจะมีความผิดพลาดอยู่บ้างในช่วงแรงดันอินพุตน้อยกว่า 0.2 V และเมื่อแรงดันอินพุตมีค่ามากกว่า 0.9V



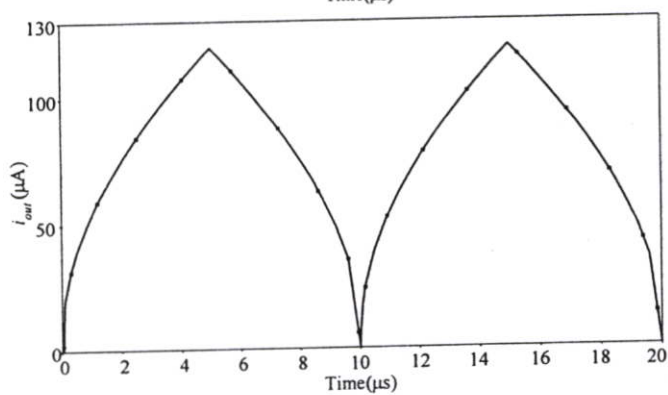
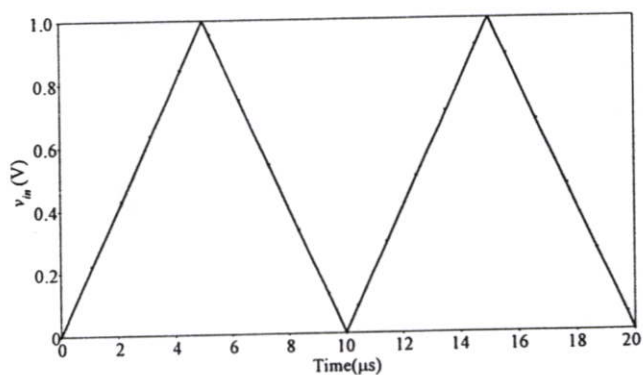
รูปที่ 4.6 คุณลักษณะทางดีซีระหว่างกระแสอินพุต i_{in} กับกระแส i_{out}



รูปที่ 4.7 คุณลักษณะทางดีซีระหว่างแรงดันอินพุต v_{in} กับกระแส i_{out}



(ก) กระแสเอาต์พุตเมื่อสัญญาณกระแสเป็นอินพุต

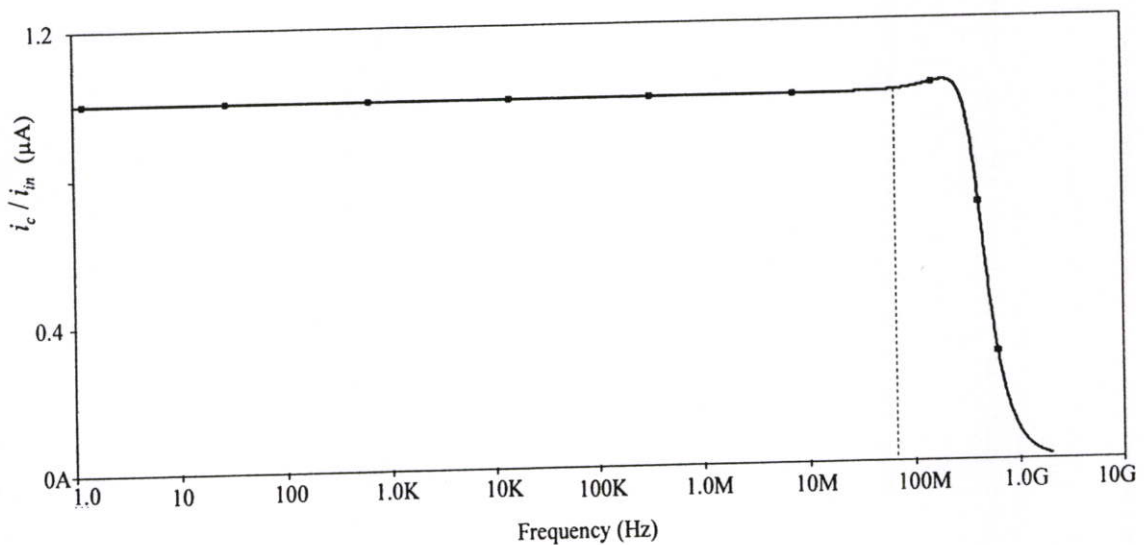


(ข) กระแสเอาต์พุตเมื่อสัญญาณแรงดันเป็นอินพุต

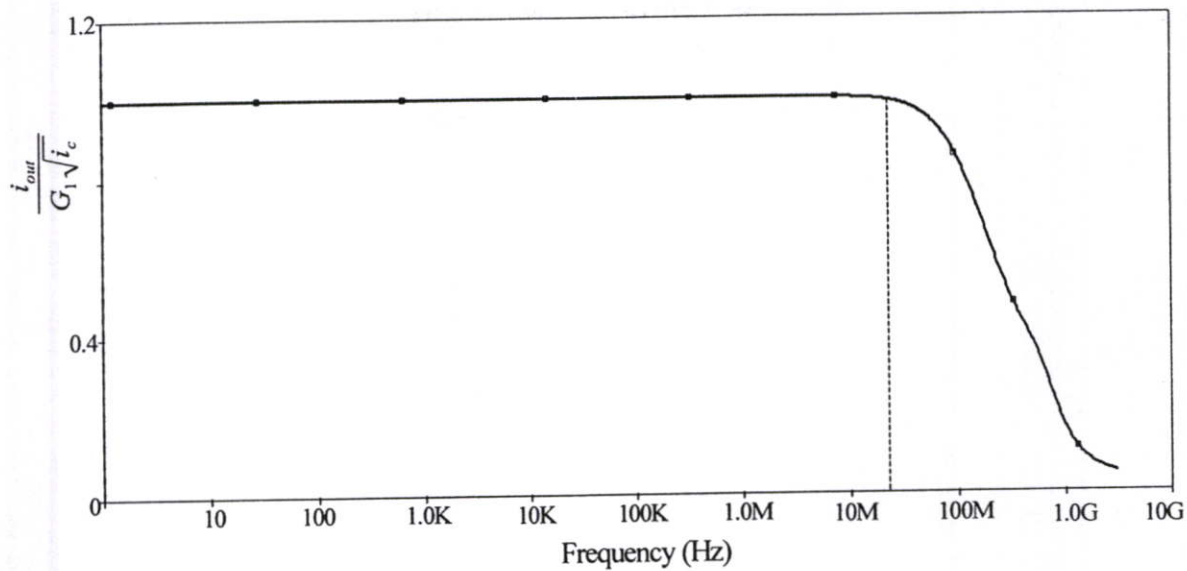
รูปที่ 4.8 ผลการเขียนแบบการทำงานเมื่ออินพุตเป็นสัญญาณกระแสหรือแรงดัน

รูปที่ 4.8(ก) และ 4.8(ข) แสดงผลตอบสนองชั่วขณะที่ป้อนสัญญาณอินพุตที่เป็นสัญญาณกระแสและสัญญาณแรงดันตามลำดับ ซึ่งสัญญาณที่ป้อนเป็นสัญญาณสามเหลี่ยมขนาด $100 \mu\text{A}$ ความถี่ 100 kHz จากผลการเขียนแบบการทำงานแสดงให้เห็นว่าวงจรสามารถทำงานได้อย่างมีประสิทธิภาพเมื่ออินพุตของวงจรเป็นสัญญาณกระแสหรือสัญญาณแรงดันไฟฟ้า

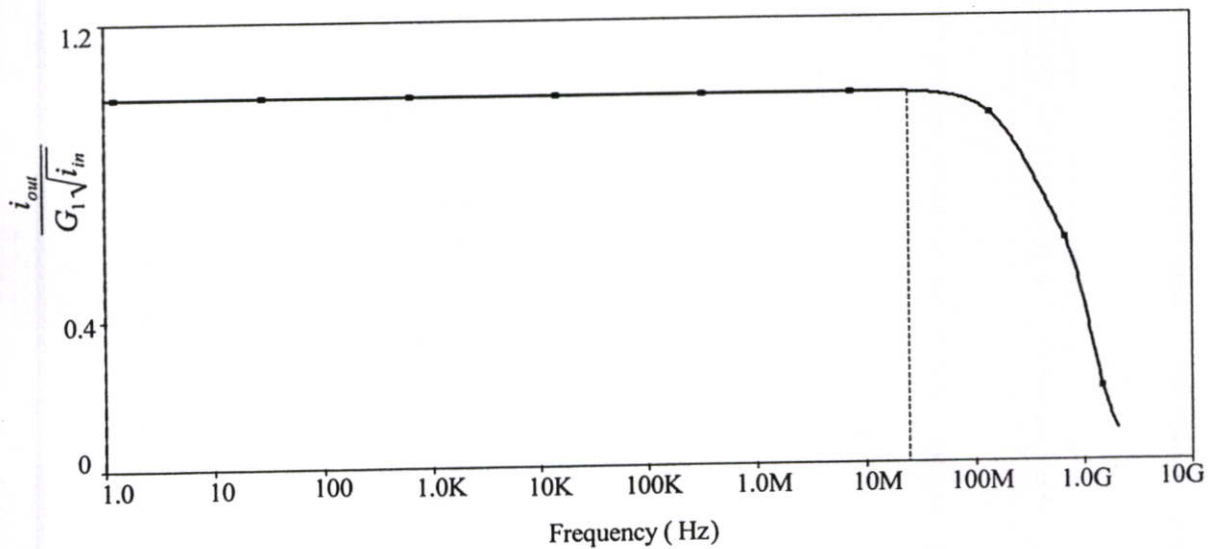
รูปที่ 4.9 แสดงผลตอบสนองทางความถี่ของวงจร โดยรูปที่ 4.9(ก) เป็นผลตอบสนองความถี่ของวงจรภาครับสัญญาณอินพุตของวงจร ซึ่งเป็นวงจรสายพานกระแสโดยในรูปนี้อินพุตของวงจรคือสัญญาณกระแส รูปที่ 4.9(ข) และ 4.9(ค) เป็นผลตอบสนองทางความถี่ของวงจรภาคสังเคราะห์ฟังก์ชันถอดรอกที่สองและของวงจรถอดรอกที่สองที่นำเสนอ ตามลำดับ เมื่อเปรียบเทียบความถี่มุม (Corner Frequency) ของวงจรภาครับสัญญาณอินพุตกับวงจรภาคสังเคราะห์ฟังก์ชันถอดรอกที่สอง จะได้ว่าความถี่มุมของวงจรภาครับสัญญาณอินพุตมีค่าสูงกว่าคือ 66 MHz เมื่อเทียบกับของวงจรภาคสังเคราะห์ฟังก์ชันถอดรอกที่สองคือ 23 MHz หรือวงจรภาครับสัญญาณอินพุตมีผลตอบสนองทางความถี่ดีกว่านั่นเอง ดังนั้นเมื่อนำวงจรทั้งสองส่วนมาทำงานร่วมกันแล้วผลตอบสนองทางความถี่ของวงจรรวมจะถูกจำกัดด้วยขีดจำกัดของวงจรภาคสังเคราะห์วงจรถอดรอกที่สอง ซึ่งสอดคล้องกับรูปที่ 4.9(ค) คือจะได้ผลตอบสนองทางความถี่ของวงจรถอดรอกที่สองที่นำเสนอเท่ากับ 24 MHz ซึ่งผลที่ได้มีค่าใกล้เคียงกับผลการเขียนแบบการทำงานของภาคสังเคราะห์ฟังก์ชันถอดรอกที่สอง



(ก) ผลตอบสนองทางความถี่ของภาครับสัญญาณอินพุต
รูปที่ 4.9 ผลการเขียนแบบผลตอบสนองทางความถี่ของวงจร



(ข) ผลตอบสนองทางความถี่ของสังเคราะห์ที่ฟังก์ชันลอครากที่สอง
รูปที่ 4.9 (ต่อ)



(ค) ผลตอบสนองทางความถี่ของวงจรถอดรากที่สองที่นำเสนอ
รูปที่ 4.9 (ต่อ)

4.5 บทสรุป

ในบทนี้ได้นำเสนอการออกแบบวงจรถอดรหัสดิจิทัล โดยวงจรที่นำเสนอจะประกอบด้วยกลุ่มของวงจรร้อยซึ่งได้แก่ วงจรถอดรหัสดิจิทัลพื้นฐาน โดยใช้หลักการทรานส์ลิเนียร์ของมอดูเลชันซิสเตอร์วงจรสายพานกระแสแบบบวก และวงจรจำกัดกระแส จากผลการวิเคราะห์คุณสมบัติและผลการเลียนแบบการทำงานของวงจรที่นำเสนอ แสดงให้เห็นว่าอินพุตของวงจรสามารถที่เป็นได้ทั้งสัญญาณกระแสและแรงดัน มีฟังก์ชันการทำงานที่ถูกต้อง มีผลตอบสนองทางความถี่ที่กว้าง และวงจรมีขนาดเล็กและโครงสร้างไม่ซับซ้อน

บทที่ 5

สรุปผลการวิจัย

5.1 บทสรุป

วิทยานิพนธ์นี้เป็นอีกแนวทางหนึ่งที่ได้ทำการวิจัยและพัฒนาวงจรถอดรหัสดิจิทัลสำหรับสัญญาณแอนะล็อก หลักการที่น่าเสนอมุ่งเน้นการออกแบบวงจรถอดรหัสดิจิทัลโดยใช้หลักการทรานส์ลิเนียร์ของมอสทรานซิสเตอร์และการนำกลุ่มวงจรมินิโมมัลต์พลีเฟส คือ วงจรถอดรหัสดิจิทัลพื้นฐาน วงจรสายพานกระแส วงจรจำกัดกระแส และวงจรสะท้อนกระแส มาทำงานร่วมกันเพื่อสังเคราะห์ค่าถอดรหัสดิจิทัลของสัญญาณอินพุต ซึ่งอินพุตของวงจรมินิโมมัลต์พลีเฟสสามารถเป็นได้ทั้งสัญญาณกระแสและแรงดัน โดยสมรรถนะการทำงานของวงจรมินิโมมัลต์พลีเฟสสามารถยืนยันได้ด้วยผลการวิเคราะห์คุณสมบัติทางทฤษฎี จากการเลียนแบบการทำงานของวงจรมินิโมมัลต์พลีเฟสด้วยโปรแกรม PSPICE แสดงให้เห็นว่ากระแสเอาต์พุตมีค่าแปรตามค่าถอดรหัสดิจิทัลของสัญญาณอินพุตและมีความถูกต้อง วงจรมินิโมมัลต์พลีเฟสมีผลตอบสนองทางความถี่ที่ดี

5.2 ข้อเสนอแนะในการทำวิจัยต่อ

จากวงจรถอดรหัสดิจิทัลที่น่าเสนอในวิทยานิพนธ์นี้เป็นวงจรมินิโมมัลต์พลีเฟสที่สังเคราะห์ค่าถอดรหัสดิจิทัลของสัญญาณอินพุตแบบแอนะล็อก โดยวงจรมินิโมมัลต์พลีเฟสจะทำการสังเคราะห์ค่าของสัญญาณอินพุตทุก ๆ ค่าที่ถูกป้อนให้กับวงจรมินิโมมัลต์พลีเฟส แต่ในทางปฏิบัติแล้วการวัดอัตราการใช้พลังงานส่วนใหญ่จะไม่นำสัญญาณอินพุตที่มีขนาดเล็กมาประมวลผล เนื่องจากจะถือว่าสัญญาณที่มีขนาดเล็กนั้นเป็นสัญญาณรบกวนของระบบ ดังนั้นการออกแบบวงจรถอดรหัสดิจิทัลที่สามารถกำหนดย่านการทำงานของวงจรมินิโมมัลต์พลีเฟสให้มีความสอดคล้องและยืดหยุ่นกับสภาพงานจริงจึงเป็นอีกแนวทางหนึ่งในการพัฒนาวงจรมินิโมมัลต์พลีเฟสต่อไป

นอกจากนี้ จากการทำวิจัยยังพบว่า สมรรถนะการทำงานของวงจรมินิโมมัลต์พลีเฟสมีผลต่อความเที่ยงตรงของวงจรถอดรหัสดิจิทัลที่น่าเสนอ ดังนั้นหากสามารถปรับปรุงวงจรมินิโมมัลต์พลีเฟสให้มีความผิดพลาดน้อยลงก็จะทำสัญญาณเอาต์พุตมีความเที่ยงตรงมากขึ้น

เอกสารอ้างอิง

- [1] J. Millman and A. Grabel, **Microelectronics**, McGraw Hill, New York, 1992, pp. 172-192.
- [2] I. M. Filanovsky and H. P. Baltes, "Simple CMOS Analog Square-rooting and Squaring Circuits" *IEEE Trans. Circuits and Systems-1: Fundamental Theory and Applications*, Vol. 39, No. 4, 1992., pp. 312-315.
- [3] S. I. Liu, "Square-rooting and Vector Summation Circuits using Current Conveyors" *IEEE Proceedings Circuits Services and Systems*, Vol. 142, 1995., pp. 223-226.
- [4] ชัยวัฒน์ สากุล, กอบชัย เดชาชาญ, วิชัย แซ่ลี "วงจรกำลังสองและถอดรากที่สองโดยใช้แหล่งจ่ายไฟเลี้ยงต่ำ" *วิศวกรรมสารลาดกระบัง*, ปีที่ 19, ฉบับที่ 1, มีนาคม 2545 หน้า 13-18
- [5] กงศักดิ์ อนันต์หิรัญ, "วงจรถอดรากที่สองโดยอาศัยคุณสมบัติการทำงานของวงจรถ่ายคลาส AB โดยใช้ซีเอ็มอส" *วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง 2534*
- [6] V. Riewruja, R. Guntapong, A. Keawpoonsuk, and C. Fongsamut "Accurate CMOS-based square root extractor" *Proceeding of the 14th, KACC'99, 1999*, pp. 84-86.
- [7] R. Guntapong, V. Riewruja, A. Keawpoonsuk, and C. Fongsamut "Accurate CMOS-based square-rooting circuit" *Proc. ISPACS'99, 1999*, pp. 637-639.
- [8] A. Chaikla, T. Lee, P. Ukakimaparn, V. Riewruja, and K. Anantahirunrat, "A CMOS Square-rooting Circuit", *9th International Symposium on Integrated Circuits, Devices & Systems Proceedings, 2001*, pp. 87-89.
- [9] E.W. Greeneich, **Analog Integrated Circuit.**, Chapman & Hall., 1997. pp. 35-47.
- [10] K.C. Smith and A. Sedra, "The Current Conveyor : A new Circuit Building Block", *Proc.IEEE.*, 1968, pp. 1369-1369
- [11] W. Sorakakamponorn . and P. Thitimajshima, "Interable Electronically Tunable Current Conveyor", *IEEE Proc.* Vol. 135, Pt.G, 1978, pp.71-77.
- [12] W. Sorakakamponorn . V. Rirwruja, K. Kumwachara and K. Dejhan, "Accurate CMOS-based Current Conveyors", *IEEE transaction on Instrumentation and Measurement.*, Vol. 40, No. 4, August 1991, pp. 699-702.

- [13] K.C. Smith and A. Sedra, "The Second Generation Current Conveyor and its application", IEEE Trans., Vol. CT-17, 1970, pp. 132-154.
- [14] A. Chatchana, Y. Mettasitthikorn, V. Riewruja, T. Kamsri, and C. Wangwiwattana, "A Low-voltage CMOS CCII", Proceedings of International Conference on Control Automation and Systems 2003, pp. 951-954.
- [15] S. Richard, I. Theodore, **Device Electronics for Integrated Circuits**, 2nd ED., John Wiley & Sons, Inc. 1986, pp. 304-342.
- [16] P.E. Allen and D.R. Holberg, **CMOS Analog Circuit Design**, Holt Rinehart and Winston, 1987, pp. 119-124.
- [17] Y.P. Tsividis, **Operation and Modeling of The MOS Transistor**, Mc Graw-Hill, 1989, pp.168-175.
- [18] S. Franco, **Design with Operation Amplifier and Analog Circuits**, New York, Mc Graw Hill, 1998. pp.100-108.
- [19] David A. John, Ken Martin, **Analog Integrated Circuit Design**, John Wiley & Sons, Inc. 1997.
- [20] C. Toumazou, F.J. and D.G. Haigh, **Analogue IC Design : The Current Mode Approach.**, London : Peter Peregrinus, 1990, pp. 11-20.
- [21] ธิภาพรรณ แซ่ลี, "การออกแบบวงจรถอดรอกที่สองที่ใช้โครงสร้างแบบทรานส์ลิเนียร์" วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง 2546

ภาคผนวก ก

คุณสมบัติที่สำคัญและวงจรสมมูลของมอสเฟต

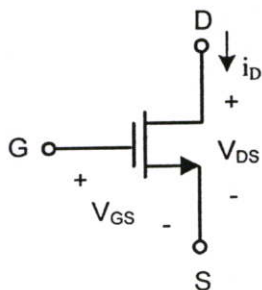
ก.1 คุณสมบัติที่สำคัญของมอสเฟตที่มีการทำงานในช่วงอิ่มตัว

ในการออกแบบวงจรลอจิกที่สองที่นำเสนอเป็นการออกแบบวงจรโดยใช้มอสเฟต ชนิดของมอสเฟตที่ใช้จะเป็นมอสเฟตแบบเอนแฮนซ์เมนต์ที่มีการทำงานอยู่ในช่วงนำกระแสอิ่มตัวเป็นหลัก คำว่า “มอสเฟต” ในวิทยานิพนธ์นี้จะใช้แทน “มอสเฟตแบบเอนแฮนซ์เมนต์” เพื่อความกระชับในการกล่าวอ้าง

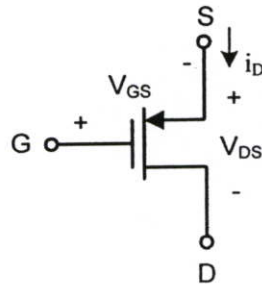
ในรูปที่ ก.1 แสดงสัญลักษณ์ของเอ็นมอส (NMOS) และพีมอส (PMOS) ซึ่งประกอบด้วย 3 ส่วน คือ เคน (Drain: D) เกต (Gate: G) และซอร์ส (Source: S) สมการแสดงความสัมพันธ์สำหรับสัญญาณขนาดใหญ่ (Large-signal Model) สำหรับการทำงานของมอสเฟตในช่วงนำกระแสอิ่มตัวเมื่อ $|v_{DS}| \geq |v_{GS}| - |V_T|$ จะมีค่ากระแสเคน i_D ดังนี้

$$|i_D| = \frac{\mu C_{ox}}{2} \left(\frac{W}{L} \right) (|v_{GS}| - |V_T|)^2 (1 + \lambda |v_{DS}|) \quad (ก.1.1)$$

- เมื่อ
- μ คือ ค่าความคล่องตัวของโฮลหรืออิเล็กตรอน
 - C_{ox} คือ ค่าความจุไฟฟ้าต่อพื้นที่ของเกตออกไซด์
 - W/L คือ อัตราส่วนระหว่างความกว้างต่อความยาวของแชนเนล
 - v_{GS} คือ ค่าแรงดันระหว่างขาเกตกับขาซอร์สของมอสเฟต
 - V_T คือ ค่าแรงดันขีดเริ่มเปลี่ยน (Threshold Voltage)
 - λ คือ ค่าพารามิเตอร์ของการมอดูแลความกว้างของแชนเนล
 - v_{DS} คือ ค่าแรงดันระหว่างขาเคนกับขาซอร์สของมอสเฟต



(ก) เอ็นมอส



(ข) พีมอส

รูปที่ ก.1 สัญลักษณ์ของมอสเฟต

จากสมการที่ (ก.1.1) ถ้าไม่คำนึงถึงผลกระทบของค่าพารามิเตอร์ λ จะได้ว่า

$$|i_D| = \frac{\mu C_{ox}}{2} \left(\frac{W}{L} \right) (|v_{GS}| - |V_T|)^2 \quad (\text{ก.1.2})$$

$$\text{หรือ } |i_D| = K (|v_{GS}| - |V_T|)^2 = \frac{\beta}{2} (|v_{GS}| - |V_T|)^2 = \frac{k'}{2} \left(\frac{W}{L} \right) (|v_{GS}| - |V_T|)^2 \quad (\text{ก.1.3})$$

เมื่อ K และ β คือ ค่าพารามิเตอร์ของการนำกระแสของมอสเฟต (Device Transconductance Parameter)

k' คือ ค่าพารามิเตอร์ของการนำกระแสของกระบวนการผลิต (Process Transconductance Parameter)

$$\text{โดยที่ } K = \frac{\mu C_{ox}}{2} \left(\frac{W}{L} \right) \quad (\text{ก.1.4})$$

$$\beta = \mu C_{ox} \left(\frac{W}{L} \right) \quad (\text{ก.1.5})$$

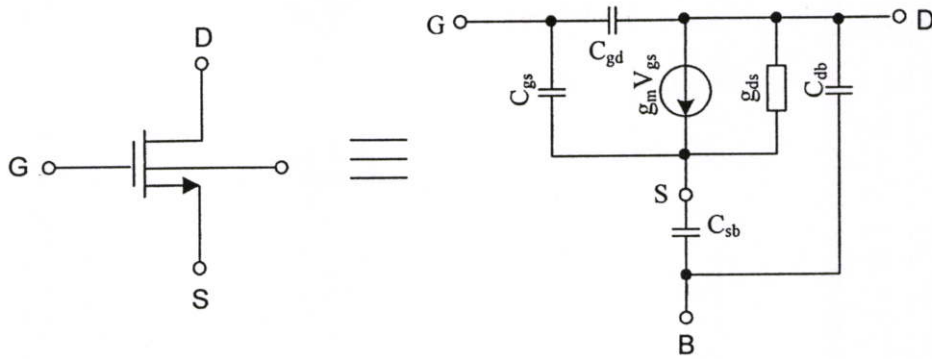
$$k' = \mu C_{ox} \quad (\text{ก.1.6})$$

การทำงานของพีมอสจะตรงข้ามกับเอ็นมอส โดยค่าแรงดันขีดเริ่มเปลี่ยน V_T ของพีมอส หรือ V_{TP} จะมีค่าเป็นลบ และจะต้องป้อนค่าแรงดัน v_{GS} ให้มีค่าลบ มากกว่าค่า V_{TP} นั่นคือ $v_{GS} - V_{TP} < 0$ จึงจะทำให้พีมอสอยู่ในสภาวะนำกระแส ดังนั้นค่าแรงดันที่ขาซอร์ส S จึงสูงกว่าค่าแรงดันที่ขาเดรน D ทำให้กระแส i_D ของพีมอสไหลจากซอร์สไปหาเดรน

ก.2 วงจรสมมูลและสมการแสดงความสัมพันธ์สำหรับสัญญาณขนาดเล็ก

ในรูปที่ ก.2 แสดงวงจรสมมูลสำหรับสัญญาณขนาดเล็กของเอ็นมอสที่ทำงานในช่วงอิมิตัว โดยมีค่าทรานส์คอนดักแตนซ์ (Transconductance) g_m และค่าความต้านทานเอาต์พุตของมอสเฟต r_{ds} คือ

$$g_m = \frac{\partial i_d}{\partial v_{gs}} = \frac{2i_D}{v_{GS} - V_T} \approx \sqrt{2\mu C_{ox} \left(\frac{W}{L} \right) i_D} \quad (\text{ก.2.1})$$

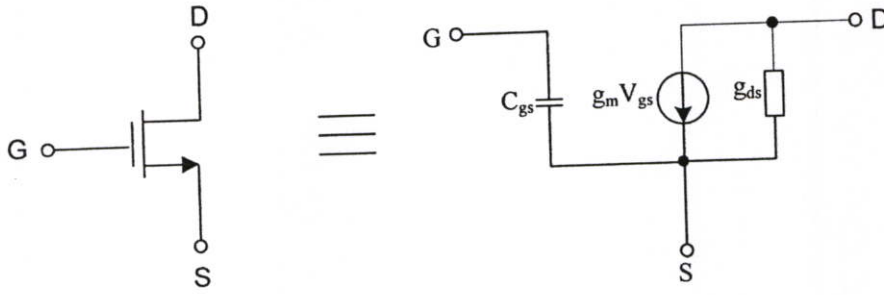


รูปที่ ก.2 วงจรสมมูลสำหรับสัญญาณขนาดเล็กของเอนมอสที่ทำงานในช่วงอิมิตัว

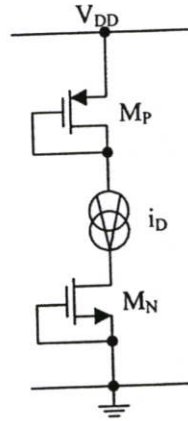
$$\frac{1}{r_{ds}} = g_{ds} = \frac{di_d}{dv_{ds}} = \lambda i_D \quad (\text{ก.2.2})$$

จากวงจรสมมูลดังรูปที่ ก.2 ได้พิจารณาถึงตัวเก็บประจุจำนวน 4 ตัว ค่าความจุไฟฟ้ารวมระหว่างขาเกตและซอร์ส C_{gs} ค่าบรรจุไฟฟ้ารวมระหว่างเกตและเดรน C_{gd} ค่าความจุไฟฟ้าที่เกิดขึ้นระหว่างซอร์สกับซับสเตรต C_{sb} และค่าความจุไฟฟ้าที่เกิดขึ้นระหว่างเดรนกับซับสเตรต C_{db} ซึ่งค่อนข้างยุ่งยากสำหรับการวิเคราะห์ห้วงจรด้วยมือ โดยทั่วไปจะถูกใช้สำหรับการวิเคราะห์โดยใช้การเขียนแบบการทำงานด้วยโปรแกรมคอมพิวเตอร์เท่านั้น สำหรับการใช้งานมอสเฟตที่มีการทำงานอยู่ในช่วงอิมิตัวเป็นหลัก ค่าความจุไฟฟ้า C_{gd} จะมีค่าน้อยมากเนื่องจากการเกิดสภาวะพินช์ออฟ (Pinch Off) กล่าวคือแชนเนล (Channel) ซึ่งเป็นช่องทางเดินกระแสบริเวณปลายด้านขาเดรนแคบมากและแรงดันที่ขาเดรนจะรบกวนต่อแชนเนลหรือประจุที่ขาเกตน้อยมาก ส่วนค่าความจุไฟฟ้า C_{gd} และ C_{sb} จะมีผลต่อการทำงานของมอสเฟตน้อยมาก โดยเฉพาะเมื่อซอร์สถูกเชื่อมต่อกับฐานรอง ดังนั้นในการวิเคราะห์ห้วงจรสมมูลสำหรับสัญญาณขนาดเล็กของ มอสเฟตด้วยมือในวิทยานิพนธ์นี้จะพิจารณาเฉพาะค่าความจุ C_{gs} ซึ่งมีค่าประมาณ $2/3C_{ox}WL$ สำหรับกรณีของค่าความต้านทานพิจารณาได้ว่า ค่าความต้านทานที่เกิดขึ้นระหว่างขาเกตกับซอร์ส r_{gs} และค่าความต้านทานที่เกิดขึ้นระหว่างขาเกตกับเดรน r_{gd} มีค่าสูงมากเนื่องจากที่ขาเกตของมอสเฟตถูกคั่นด้วยฉนวนดังนั้นจึงคำนึงเฉพาะค่าความต้านทานหรือค่าความนำระหว่างขาเดรนกับซอร์ส r_{ds} หรือ g_{ds} เท่านั้น ดังวงจรสมมูลในรูปที่ ก.3

ค่าพารามิเตอร์ของการนำกระแสและค่าแรงดันขีดเริ่มของมอสเฟตที่ใช้ในการวิเคราะห์ด้วยมือสามารถประมาณค่าได้จากผลการเขียนแบบการทำงานของวงจรดังรูปที่ ก.4 ด้วยโปรแกรมคอมพิวเตอร์



รูปที่ ก.3 วงจรสมมูลสำหรับสัญญาณขนาดเล็กลงของเอ็นมอสที่ใช้ในการวิเคราะห์ด้วยมือ



รูปที่ ก.4 วงจรที่ใช้ในการเขียนแบบการทำงานด้วยโปรแกรมคอมพิวเตอร์เพื่อประมาณค่าพารามิเตอร์การนำกระแสและค่าแรงดันขีดเริ่มของมอสเฟต

$$K = \frac{k'}{2} \left(\frac{W}{L} \right) \approx \left(\frac{\sqrt{i_{D1}} - \sqrt{i_{D2}}}{v_{GS1} - v_{GS2}} \right)^2 \quad (\text{ก.2.3})$$

$$V_T \approx v_{GS} - \sqrt{\frac{i_D}{K}} \quad (\text{ก.2.4})$$

ก.3 ผลกระทบของอุณหภูมิที่มีผลต่อค่าพารามิเตอร์ของมอสเฟต

การเปลี่ยนแปลงของอุณหภูมิจะมีผลกระทบต่อค่าพารามิเตอร์ของมอสเฟตที่สำคัญอยู่สองตัวแปรด้วยกัน คือ ความคล่องตัวของโฮลหรืออิเล็กตรอน μ และค่าแรงดันขีดเริ่มของมอสเฟต V_T ดังนี้

$$\mu(T) \mu_{T=300K} \left(\frac{300}{T} \right)^2 = \mu_0 \left(\frac{300}{T} \right)^2 \quad (\text{ก.3.1})$$

$$V_T(T) = V_{T,T=300K} - \alpha(T - 300) = V_{T0} - \alpha(T - 300) \quad (\text{ก.3.2})$$

เมื่อ	T	คือ	ค่าอุณหภูมิห้องในหน่วยเคลวิน(K)
	μ_0	คือ	ความคล่องตัวของโฮลหรืออิเล็กตรอนที่อุณหภูมิ 300K
	V_{T0}	คือ	ค่าแรงดันขั้วเริ่มของมอสเฟตที่อุณหภูมิ 300K
	α	คือ	มีค่าอยู่ในช่วง 0.5 mV/K ถึง 5 mV/K

จากสมการที่ (ก.1.2) การเปลี่ยนแปลงของอุณหภูมิจะมีผลต่อค่าแรงดันระหว่างขาเกตกับขาซอร์สของมอสเฟต ดังนี้

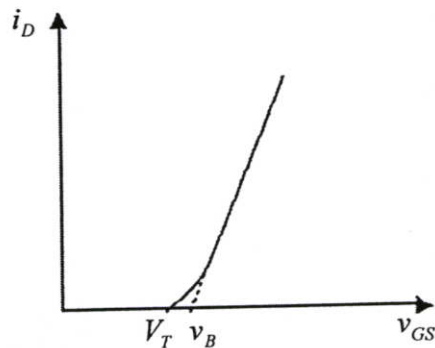
$$|v_{GS}| = \sqrt{\frac{2i_D}{\mu(TC_{ox})} \left(\frac{L}{W}\right)} + |V_T(T)| \quad (\text{ก.3.3})$$

เมื่อแทนค่าจาก (ก.3.1) และ (ก.3.2) ลงใน (ก.3.3) จะได้ค่าแรงดันระหว่างขาเกตกับขาซอร์สของมอสเฟตที่อุณหภูมิ T คือ

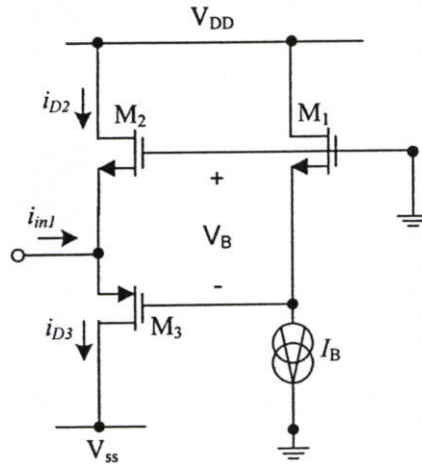
$$|v_{GS}| = \left(\frac{T}{300}\right) \sqrt{\frac{2i_D}{\mu_0(TC_{ox})} \left(\frac{L}{W}\right)} + V_{T0} - \alpha(T - 300) \quad (\text{ก.3.4})$$

ก.4 การไบแอสมอสเฟตที่ขอบของการนำกระแสในช่วงนำกระแสอิ่มตัว

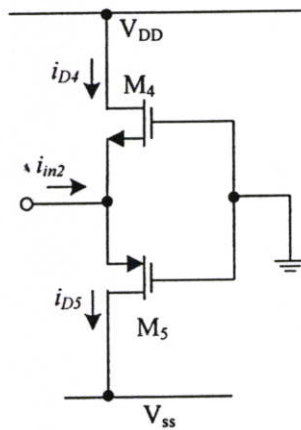
การไบแอสมอสเฟตที่ขอบของการนำกระแสแสดงได้ดังจุด v_B ในรูปที่ ก.5 โดยที่ V_T เป็นค่าแรงดันขั้วเริ่มเปลี่ยนของมอสเฟต ข้อได้เปรียบของการไบแอสมอสเฟตที่จุดนี้จะเป็นการลดความผิดเพี้ยนทางฮาร์โมนิกที่สอง และสามารถทำงานได้ที่ความถี่สูง ตัวอย่างวงจรที่มีและไม่มี การไบแอสมอสเฟตที่ขอบของการนำกระแสแสดงในรูปที่ ก.6(ก) และ ก.6(ข) ตามลำดับ



รูปที่ ก.5 ตำแหน่งการไบแอสมอสเฟตที่ขอบของการนำกระแส

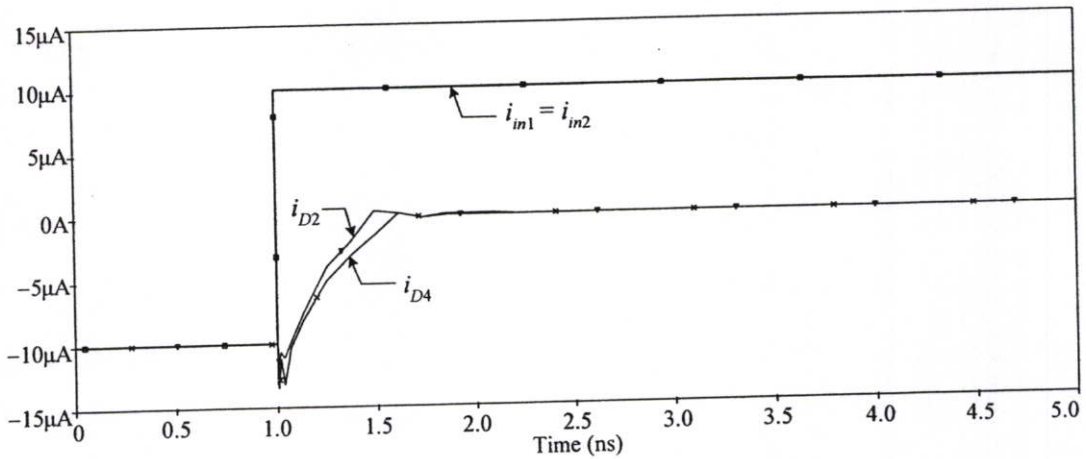


(ก) ตัวอย่างวงจรที่มีการไบแอสมอสเฟตที่ขอบของการนำกระแส

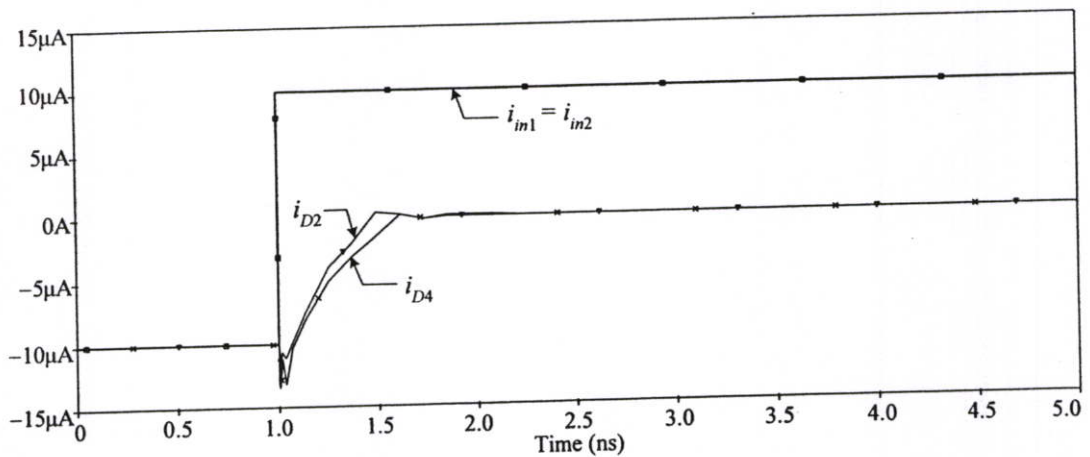


(ข) ตัวอย่างวงจรที่ไม่มีกรไบแอสมอสเฟตที่ขอบของการนำกระแส
รูปที่ ก.6 ตัวอย่างวงจรที่มีและไม่มีกรไบแอสมอสเฟตที่ขอบของการนำกระแส

จากรูปที่ ก.6(ก) แหล่งจ่ายกระแส I_B จะจ่ายกระแสลงที่ให้กับมอสเฟต M_1 เพื่อทำให้เกิดความต่างศักย์ v_B ไบแอสให้กับมอสเฟต M_2 และ M_3 ทำให้มอสเฟต M_2 และ M_3 ถูกไบแอสที่ขอบของการนำกระแสในช่วงนำกระแสอิ่มตัว ค่าความต่างศักย์ v_B จะมีค่าประมาณ $V_{T2} + V_{T3}$ โดยที่ V_{T2} และ V_{T3} เป็นค่าแรงดันขีดเริ่มเปลี่ยนของมอสเฟต M_2 และ M_3 ตามลำดับ เพื่อทดสอบสมรรถนะของวงจรที่มีและไม่มีกรไบแอสมอสเฟตที่ขอบของการนำกระแสดังรูปที่ ก.6 จะทำการทดสอบโดยเลียนแบบการทำงานด้วยโปรแกรม PSPICE ด้วยการใช้แบบจำลองมอสเฟต BSIM ที่มีเทคโนโลยี AMIS $0.5\mu m$ ซึ่งภายในอุปกรณ์มอสเฟตแต่ละตัวได้กำหนดอัตราส่วน W/L เท่ากับ W/L ยกเว้นอัตราส่วน W/L ของ M_1 ที่กำหนดให้เท่ากับ $1\mu m/1\mu m$ พร้อมทั้งได้กำหนดค่าแรงดันแหล่งจ่าย $V_{DD} = -V_{SS} = 5V$ และค่ากระแสแหล่งจ่าย $I_B = 15\mu A$



(ก) ความเร็วในการสวิตช์ Off ของมอสเฟต M_2 และ M_4

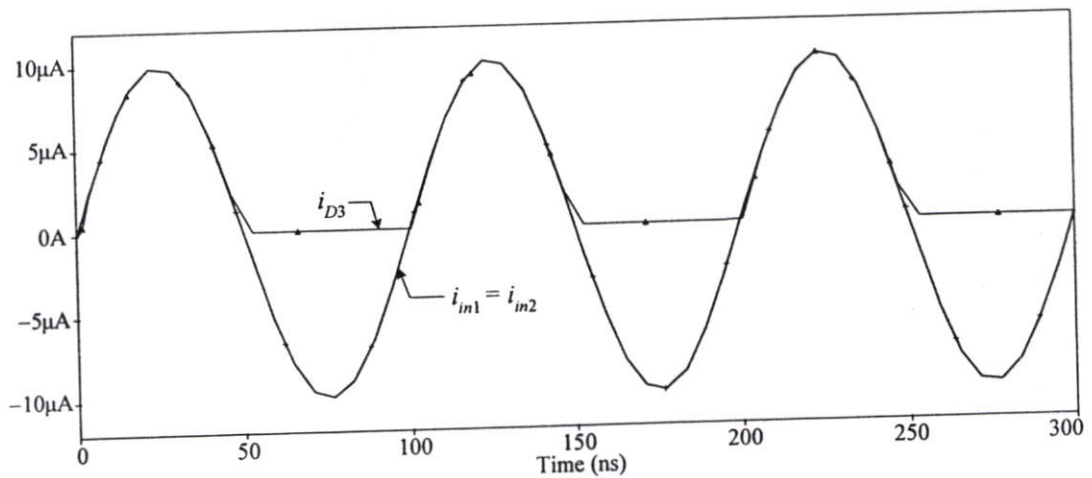


(ข) ความเร็วในการสวิตช์ On ของมอสเฟต M_3 และ M_5

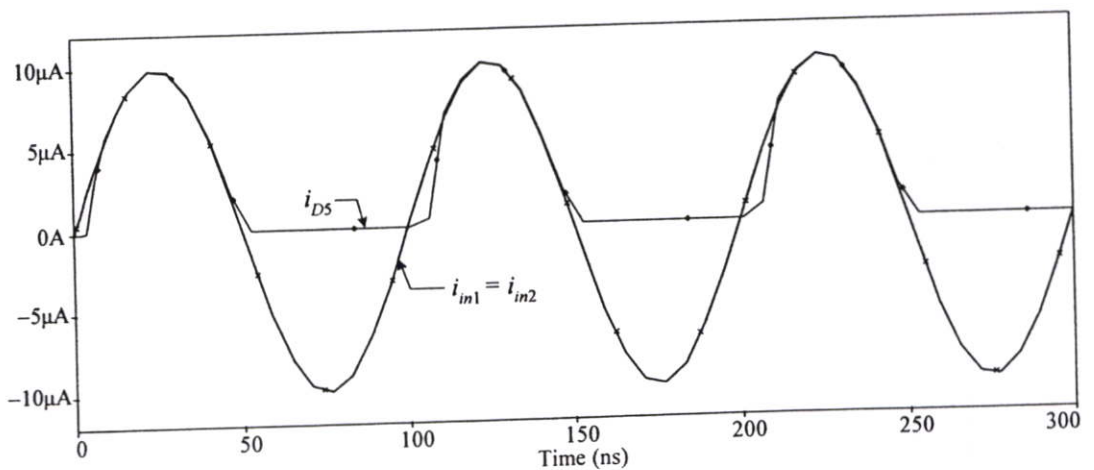
รูปที่ ก.7 ผลการเขียนแบบการทำงานเพื่อศึกษาความเร็วในการสวิตช์ของมอสเฟตในวงจรดังรูปที่ ก.6 เมื่อป้อนกระแสอินพุตและเป็นสัญญาณขั้นบันไดที่มีค่าเพิ่มขึ้น

จากวงจรที่มีและไม่มีการไบแอสมอสเฟตที่ขอบของการนำกระแสดังรูปที่ ก.6 พบว่ามอสเฟต M_2 และ M_4 จะทำงานเมื่อกระแสอินพุต i_{in1} และ i_{in2} มีค่าเป็นลบ ตามลำดับ ในขณะที่มอสเฟต M_3 และ M_5 จะทำงานเมื่อกระแส i_{in1} และ i_{in2} มีค่าเป็นบวก ตามลำดับ เพื่อเปรียบเทียบความเร็วในการสวิตช์ (Switching Speed) ของมอสเฟตระหว่าง M_2 กับ M_4 และ M_3 กับ M_5 จะทำการป้อนกระแสอินพุต i_{in1} และ i_{in2} เป็นสัญญาณขั้นบันไดที่มีค่าเพิ่มขึ้นจาก $-10\mu A$ เป็น $10\mu A$ จากผลการเขียนแบบการทำงานรูปที่ ก.7 พบว่า ในช่วงเวลา $0s < t < 1ns$ เมื่อกระแส i_{in1} และ i_{in2} มีค่าน้อยกว่าศูนย์ มอสเฟต M_2 และ M_4 จะอยู่ในสภาวะนำกระแส (On) และมอสเฟต M_3 และ M_5 จะอยู่ในสภาวะไม่นำกระแส (Off) โดยที่

กระแส $i_{D2} = i_{D4} = -10\mu A$ และ $i_{D3} = i_{D5} = 0A$ ในช่วงเวลา $t \geq 1ns$ กระแสอินพุต i_{in1} และ i_{in2} จะมีค่ามากกว่าศูนย์ มอสเฟต M_3 จะนำกระแสแทน M_2 และ มอสเฟต M_5 จะนำกระแสแทน M_4 จากรูปที่ ก.7(ก) เมื่อพิจารณาช่วงเวลาที่ค่ากระแส i_{D2} และ i_{D4} มีการเปลี่ยนแปลงไป 90% ซึ่งเป็นช่วงเวลาที่กระแส i_{D2} และ i_{D4} มีค่าเปลี่ยนจาก $-10\mu A$ เป็น $-1\mu A$ จะได้ช่วงเวลาในการสวิตช์ Off ของมอสเฟต M_2 และ M_4 มีค่าประมาณ 0.42 ns และ 0.583 ns ตามลำดับ จากรูปที่ ก.7(ข) เมื่อพิจารณาช่วงเวลาที่ค่ากระแส i_{D3} และ i_{D5} มีการเปลี่ยนแปลงไป 90% ซึ่งเป็นช่วงเวลาที่กระแส i_{D3} และ i_{D5} มีค่าเพิ่มขึ้นจาก 0A เป็น $9\mu A$ จะได้ช่วงเวลาในการสวิตช์ On ของมอสเฟต M_3 และ M_5 มีค่าประมาณ 0.864 ns และ 2.198 ns ตามลำดับ



(ก) กระแสเอาต์พุต i_{D3}



(ข) กระแสเอาต์พุต i_{D5}

รูปที่ ก.8 ผลการเลียนแบบการทำงานเพื่อเปรียบเทียบความเพี้ยนของกระแสเอาต์พุตในวงจรดังรูปที่ ก.6

ในรูปที่ ก.8 แสดงผลการเลี่ยนแบบการทำงานของวงจรรูปที่ ก.6 จากการป้อน กระแสกระแสอินพุต i_{m1} และ i_{m2} เป็นสัญญาณไฟสลับที่มีค่าแอมพลิจูด $10 \mu A$ และความถี่ เท่ากับ 10 MHz เพื่อเปรียบเทียบความเพี้ยน (Distortion) ของกระแสเอาต์พุต i_{D2} และ i_{D4} บริเวณช่วงสัญญาณผ่านจุดศูนย์ดังผลการเลี่ยนแบบในรูปที่ ก.8(ก) และ ก.8(ข) ตามลำดับ

จากผลการเลี่ยนแบบการทำงานในรูปที่ ก.7 และ ก.8 สามารถยืนยันได้ว่าวงจรมีการ ไบแอสมอสเฟตที่ขอบของการนำกระแส ทำให้วงจรมีช่วงเวลาหน่วง (Delay Time) ลดลง ทำให้วงจรถูกทำงานได้เร็วขึ้น และเกิดความเพี้ยนของสัญญาณเอาต์พุตน้อยลง

ภาคผนวก ข.

วงจรถานสลีเนียร์

หลักการของวงจรถานสลีเนียร์ [20]-[21] ถูกบัญญัติขึ้นมาเพื่ออธิบายกลุ่มวงจรไม่เป็นเชิงเส้น แนวคิดได้มาจากคุณสมบัติพื้นฐานที่ว่า ค่าอัตราการส่งผ่านความนำ (Transconductance) ของไบโพลาร์ทรานซิสเตอร์ จะมีการเปลี่ยนแปลงอย่างเป็นเชิงเส้น (Linear) กับกระแสที่ไหลผ่านขาคอลเลกเตอร์ จึงกลายเป็นที่มาของคำว่า “Tran-linear” สำหรับการพิจารณาสัญญาณทั้งส่วนขาเข้าและขาออกนั้นอยู่ในรูปของกระแส มีเพียงรอยต่อพี-เอ็นเท่านั้นที่ถูกนำมาพิจารณารวม เป็นเหตุให้ก่อนหน้านี้เราเรียกวงจรถานสลีเนียร์ว่าเป็นวงจร โมดกระแส (Current-Mode Circuit) วงจรนี้ใช้ความใกล้เคียงกันของอุณหภูมิก่อนขณะการปฏิบัติการ ความเข้าใจของโครงสร้างอุปกรณ์ และความเข้าใจของสารเจือ ซึ่งคุณสมบัติเหล่านี้มีความสำคัญเป็นอย่างมากต่อการทำงานของวงจร

ในปัจจุบันไม่ได้จำกัดอยู่เพียงไบโพลาร์ทรานซิสเตอร์เท่านั้น มอสทรานซิสเตอร์ยังสามารถตอบสนองคุณสมบัติต่าง ๆ ที่วงจรถานสลีเนียร์ต้องการ เพราะการทำงานของมอสทรานซิสเตอร์ในย่านวีกอินเวอร์ชัน (Weak Inversion Region) เช่นเดียวกับไบโพลาร์ทรานซิสเตอร์ นอกจากนี้ยังพบว่าสามารถนำไปประยุกต์ใช้กับมอสทรานซิสเตอร์ที่มีการทำงานอยู่ในช่วงอิมิตัวอีกด้วย ในหัวข้อต่อไปจะกล่าวถึงหลักการของวงจรถานสลีเนียร์สำหรับไบโพลาร์ทรานซิสเตอร์และมอสทรานซิสเตอร์ที่ทำงานอยู่ในช่วงอิมิตัว เนื่องจากเป็นหลักการที่มีการนำไปประยุกต์ใช้งานสำหรับการออกแบบเพื่อประมวลผลสัญญาณกันอย่างกว้างขวาง รวมถึงนำไปใช้ในการออกแบบวงจรถอดรอกที่สองภายในวิทยานิพนธ์นี้ด้วย

ข.1 หลักการของวงจรถานสลีเนียร์แบบไบโพลาร์ทรานซิสเตอร์

หลักการของทรานสลีเนียร์แบบไบโพลาร์ทรานซิสเตอร์เป็นหลักการที่อาศัยความสัมพันธ์แบบเชิงเส้นระหว่างค่าอัตราการส่งผ่านความนำ กับค่ากระแสคอลเลกเตอร์ I_C ของไบโพลาร์ทรานซิสเตอร์ดังนี้

$$g_m = \frac{dI}{dV} = aI \quad (\text{ข.1.1})$$

เมื่อ a คือ ค่าคงที่ (ที่เกี่ยวกับ V หรือ I)

ทำการอินทิเกรตสมการที่ (ข.1.1)

$$I = b \exp(aV) \quad (\text{ข.1.2})$$

เมื่อ b คือค่าคงที่

จากสมการที่ (ข.1.2) สามารถอธิบายถึงคุณสมบัติระหว่างกระแสคอลเลกเตอร์ และแรงดันเบส-อิมิตเตอร์ของไบโพลาร์ทรานซิสเตอร์ จากคุณสมบัตินี้เมื่อประยุกต์ใช้กับวงจรที่ประกอบไปด้วยรอยต่อพี-เอ็น (p-n junction) เป็นจำนวนคู่และต่อกันในลักษณะไบแอสตรง โดยรอยต่อพี-เอ็นแต่ละตัวจะถูกต่อเข้ากับขั้วของรอยต่อตัวอื่น ซึ่งเรียงต่อกันเป็นวงปิด (Loop) เรียกวจรที่ต่อในลักษณะนี้ว่า วงจรทรานส์ลิเนียร์รูป (Translinear Loop) ดังแสดงในรูปที่ ข.1 โดยปกติวงจรทรานส์ลิเนียร์รูปทั่ว ๆ ไป จะมีเพียงหนึ่งรูปเท่านั้น แต่จากหลักการโดยทั่วไปแล้วสามารถมีกี่รูปก็ได้ โดยรอยต่อจะเป็นรอยต่อพี-เอ็นของไดโอดหรือรอยต่อเบส-อิมิตเตอร์ของไบโพลาร์ทรานซิสเตอร์

จากรูปที่ ข.1 สามารถแบ่งรอยต่อออกเป็น 2 จำพวกด้วยกันคือ รอยต่อพี-เอ็นที่ได้รับการไบแอสจนมีศักดาตกคร่อมในทิศทางตามเข็มนาฬิกา (Clockwise; CCW) โดยมีแหล่งจ่ายกระแสต่าง ๆ เป็นค่าคงที่ พร้อมทั้งการแสดงการเชื่อมต่อของกระแสคอลเลกเตอร์เป็นทั้งอินพุตและเอาต์พุต ซึ่งได้ผลรวมของศักดาตกคร่อมเบส-อิมิตเตอร์ภายในวงปิดเท่ากับศูนย์ สามารถเขียนได้ดังนี้

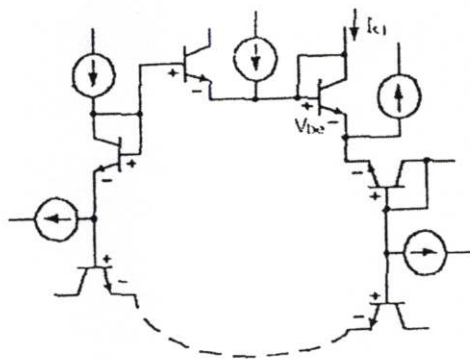
$$\sum_{j=1}^n V_{BE_j} = 0 \quad (\text{ข.1.3})$$

หรือสามารถเขียนได้อีกรูปหนึ่ง คือ

$$\sum_{CW} V_{BE_j} = \sum_{CCW} V_{BE_j} \quad (\text{ข.1.4})$$

เมื่อศักดาตกคร่อมอิมิตเตอร์ - เบสสามารถหาได้ดังนี้

$$V_{BE_j} = \frac{kT}{q} \ln \left(\frac{I_{Cj}}{I_S} \right) \quad (\text{ข.1.5})$$



รูปที่ ข.1 วงจรทรานส์ลีสเตอร์แบบพื้นฐานที่ใช้ในไบโพลาร์ทรานซิสเตอร์

หรือ

$$V_{BE_j} = V_T \ln \left(\frac{I_{C_j}}{A_j J} \right) \quad (\text{ข.1.6})$$

โดยที่

$$V_T = \frac{kT}{q} \quad (\text{ข.1.7})$$

และ

$$I_S = A_j J \quad (\text{ข.1.8})$$

แทนค่าสมการที่ (ข.1.6) ลงในสมการที่ (ข.1.4) จะได้

$$\sum_{CW} V_T \left(\frac{I_{C_j}}{A_j J} \right) = \sum_{CCW} V_T \left(\frac{I_{C_j}}{A_j J} \right) \quad (\text{ข.1.9})$$

เมื่อ V_{BE} คือ ค่าศักดาตกคร่อมเบส - อิมิตอร์ของทรานซิสเตอร์ (Volt)

V_T คือ ค่าศักดาอุณหภูมิ (Thermal Voltage) ของทรานซิสเตอร์ (Volt)

I_{C_j} คือ ค่ากระแสคอลเล็กเตอร์ของทรานซิสเตอร์ (Amp)

I_S คือ ค่ากระแสอิ่มตัว (Saturation Current) ของทรานซิสเตอร์ (Amp)

A_j คือ พื้นที่อิมิตอร์ของทรานซิสเตอร์ cm^2

J คือ ค่าความหนาแน่นของกระแสต่อพื้นที่อิมิตอร์ของทรานซิสเตอร์ (A/cm^2)

สมมุติให้ทรานซิสเตอร์ทุกตัวมีค่าความหนาแน่นของกระแสต่อพื้นที่อิมิตอร์ และอุณหภูมิที่รอยต่อทุกตัวมีค่าเท่ากัน จากวงจรรวมโมโนลิทิกจะสามารถให้คุณสมบัติเหล่านี้ได้ ซึ่งคุณสมบัติดังกล่าวในวงจรทรานซิสเตอร์เป็นผลให้เกิดการชดเชยของอุณหภูมิหรือศักดาเชิงอุณหภูมิ ดังนั้นสมการที่ (ข.1.9) สามารถเขียนได้ใหม่เป็น

$$\sum_{CW} V_T \left(\frac{I_{Cj}}{A_j} \right) = \sum_{CCW} \ln \left(\frac{I_{Cj}}{A_j} \right) \quad (\text{ข.1.10})$$

จะสังเกตได้ว่าสมการที่ (ข.1.10) ไม่มีเทอมที่มีผลขึ้นอยู่กับอุณหภูมิรอบข้าง kT/q หรือค่าศักดาเชิงอุณหภูมิ V_T และความหนาแน่นของกระแส J แต่เนื่องจากสมการที่ (ข.1.10) อยู่ในรูปของผลบวกอนุกรมในเทอมของลอการิทึม ดังนั้นสามารถจัดรูปสมการใหม่ให้อยู่ในเทอมของผลคูณ ดังนี้

$$\prod_{CW} \frac{I_{Cj}}{A_j} = \prod_{CCW} \frac{I_{Cj}}{A_j} \quad (\text{ข.1.11})$$

ถ้าทรานซิสเตอร์ถูกสร้างขึ้นให้มีพื้นที่อิมิตอร์เท่ากัน จากสมการที่ (ข.1.11) สามารถเขียนใหม่ได้ดังนี้

$$\prod_{CW} I_{Cj} = \prod_{CCW} I_{Cj} \quad (\text{ข.1.12})$$

จากสมการที่ (ข.1.12) สามารถสรุปเป็นหลักการของวงจรทรานซิสเตอร์แบบไบโพลาร์ ทรานซิสเตอร์ได้ว่า “ผลคูณของกระแสคอลเลกเตอร์ในทิศทางตามเข็มนาฬิกาจะมีค่าเท่ากับผลคูณค่ากระแสคอลเลกเตอร์ในทิศทวนเข็มนาฬิกา”

ข. 2 หลักการของวงจรทรานซิสเตอร์แบบมอสทรานซิสเตอร์ที่ทำงานในช่วงอิมิตัว

ในหัวข้อนี้ขอกล่าวถึงหลักการของวงจรทรานซิสเตอร์แบบมอสทรานซิสเตอร์ (MOS Translinear : MTL) ซึ่งได้อาศัยคุณลักษณะของกฎกำลังสองของมอสทรานซิสเตอร์ (An Ideal Square-Law Characteristic) เป็นหลัก เมื่อพิจารณารูปของวงจรมอสทรานซิสเตอร์ ดังแสดงใน

รูปที่ ข.2 จะเห็นว่าทรานซิสเตอร์แต่ละตัวถูกนำมาต่อโดยมีขั้วเกต-ซอร์สต่อกันเป็นอนุกรม โดยที่มีเงื่อนไข คือ จำนวนของทรานซิสเตอร์ที่นำมาต่อในทิศทางตามเข็มนาฬิกาจะต้องเท่ากับ จำนวนของทรานซิสเตอร์ที่นำมาต่อในทิศทางทวนเข็มนาฬิกา ดังนั้นจำนวนทรานซิสเตอร์ทั้งหมด จะเป็นเลขคู่แหล่งจ่ายกระแสในวงจรจะเป็นสัญญาณกระแสหรือเป็นส่วนไบแอสให้กับวงจร ทรานซิสเตอร์ทุกตัวทำงานอยู่ในช่วงอิมิตัว จะได้ผลรวมของศักดาตกคร่อมขั้วเกต-ซอร์สภายใน รูปดังนี้

$$\sum_{i=1}^n V_{GSi} = 0 \quad (\text{ข.2.1})$$

หรือสามารถเขียนได้อีกรูปหนึ่ง คือ

$$\sum_{CW} V_{GS} = \sum_{CCW} V_{GS} \quad (\text{ข.2.2})$$

จากกฎกำลังสองของมอสทรานซิสเตอร์จะได้

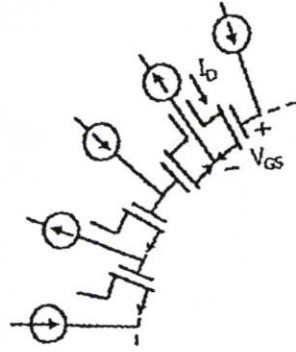
$$I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})^2 \quad (\text{ข.2.3})$$

จากสมการที่ (ข.2.3) จะได้

$$V_{GS} = V_{TH} + \sqrt{\frac{I_D}{\mu_n C_{ox} (W/2L)}} \quad (\text{ข.2.4})$$

แทนค่าสมการที่ (ข.2.4) ลงในสมการที่ (ข.2.2) จะได้

$$\sum_{CW} \left(V_{TH} + \sqrt{\frac{I_D}{\mu_n C_{ox} (W/2L)}} \right) = \sum_{CCW} \left(V_{TH} + \sqrt{\frac{I_D}{\mu_n C_{ox} (W/2L)}} \right) \quad (\text{ข.2.5})$$



รูปที่ ข.2 วงจรทรานส์ลิเนียร์รูปแบบพื้นฐานที่ใช้มอสทรานซิสเตอร์

เนื่องจากจำนวนของทรานซิสเตอร์ในทิศทางตามเข็มนาฬิกามีจำนวนเท่ากับทรานซิสเตอร์ในทิศทางทวนเข็มนาฬิกา ดังนั้นค่าแรงดันขั้วเริ่มของทั้งข้างขวาและซ้ายของสมการที่ (ข.2.5) จึงมีจำนวนเท่ากัน สมมติให้ทรานซิสเตอร์ทุกตัวมีความสมพงษ์กันประการ จากสมการที่ (ข.2.5) สามารถลดรูปได้เป็น

$$\sum_{CW} \sqrt{\frac{I_D'}{W/L}} = \sum_{CCW} \sqrt{\frac{I_D}{W/L}} \quad (\text{ข.2.6})$$

จากสมการที่ (ข.2.6) กล่าวได้ว่า “ผลบวกของค่ารากที่สองของกระแสเดรนหารด้วยอัตราส่วนความกว้างต่อความยาวแชนเนลในทิศทางตามเข็มนาฬิกา จะมีค่าเท่ากับผลบวกของค่ารากที่สองของกระแสเดรนหารด้วยอัตราส่วนความกว้างต่อความยาวแชนเนลในทิศทางทวนเข็มนาฬิกา” จากหลักการของวงจรทรานส์ลิเนียร์ที่ได้กล่าวข้างต้น สามารถนำไปประยุกต์ใช้เพื่อทำการสังเคราะห์เป็นวงจรทางพีชคณิตต่าง ๆ เช่น วงจรคูณ (Multiplier Circuit) วงจรหาร (Divider Circuit) วงจรกำลังสอง (Squarer Circuit) และวงจรทางคณิตศาสตร์อื่น ๆ ได้

ภาคผนวก ค.

การวิเคราะห์คุณสมบัติของวงจรสายพานกระแส

ค.1 ค่าความต้านทานอินพุตที่จุด B

จากวงจรสมมูลรูปที่ 3.4 พิจารณา

โหนด B

$$i_B = (g_{m6} + g_{ds6} + g_{ds7} + g_{o2})V_B + g_{m7}V_G - g_{m6}V_F \quad (\text{ค.1.1})$$

โหนด G

$$V_G = \frac{(g_{ds6} - g_{m6})}{(g_{ds6} - g_{o1})} V_B - \frac{g_{m6}}{(g_{ds6} - g_{o1})} V_F \quad (\text{ค.1.2})$$

โหนด F

$$(g_{m5} + g_{ds5} + g_{o1})V_F = 0 \quad (\text{ค.1.3})$$

จากสมการที่ (ค.1.3) จะได้ว่า $V_F = 0$

แทนค่า $V_F = 0$ และ V_G จากสมการที่ (ค.1.2) ลงในสมการที่ (ค.1.1) จะได้ว่า

$$i_B = (g_{m6} + g_{ds6} + g_{ds7} + g_{o2})V_B + \frac{g_{m7}(g_{ds6} - g_{m6})}{(g_{ds6} - g_{o1})} V_B \quad (\text{ค.1.4})$$

ประมาณค่า $g_m \gg g_{ds} \gg g_o$ ดังนั้นสามารถเขียนสมการใหม่ได้เป็น

$$i_B = (g_{m6})V_B \quad (\text{ค.1.5})$$

ดังนั้น

$$r_{inB} = \frac{V_B}{i_B} = \frac{1}{g_{m6}} \quad (\text{ค.1.6})$$

ค.2 ค่าความต้านทานเอาต์พุต

จากวงจรสมมูลรูปที่ 3.5 พิจารณา

โนด C

$$i_c = (g_{m8} + g_{ds8} + g_{o3})V_C \tag{ค.2.1}$$

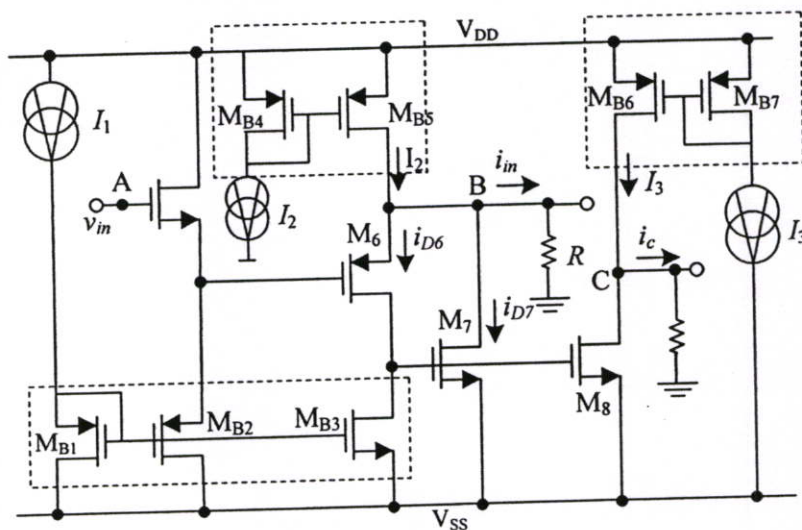
$$r_{out} = V_C / i_c = \frac{1}{(g_{m8} + g_{ds8} + g_{o3})} \tag{ค.2.2}$$

เมื่อ $g_{m8} \gg g_{ds8} \gg g_{o3}$ ดังนั้น ค่าความต้านทานเอาต์พุตเท่ากับ

$$r_{out} = \frac{1}{g_{m8}} \tag{ค.2.3}$$

ค.3 การวิเคราะห์ช่วงปฏิบัติการอินพุตของวงจรสายพานกระแส

จากวงจรสายพานกระแสในรูปที่ 3.3 สามารถเขียนรูปใหม่เพื่อวิเคราะห์ช่วงปฏิบัติการอินพุตของวงจรได้ดังรูปที่ ค.1



รูปที่ ค.1 วงจรสายพานกระแสที่ใช้ในการวิเคราะห์ช่วงปฏิบัติการ

พิจารณาช่วงแรงดันอินพุตสูงสุด โดยป้อนสัญญาณแรงดัน $v_{in} > 0$ จากวงจรในรูปที่ ๓.1 จะได้ว่าแรงดัน v_{in} สูงสุดที่ยังทำให้มอสทรานซิสเตอร์ M_{B4} ทำงานในช่วงอิมิตัวยังคงเป็นแหล่งจ่ายกระแส I_2 ได้ โดยมีความสัมพันธ์ของแรงดันดังนี้

$$v_{in(max)} = V_{DD} - V_{SDB5(sat)} \quad (๓.3.1)$$

ช่วงปฏิบัติงานแรงดันอินพุตต่ำสุด $v_{in(min)}$ จะพิจารณาเช่นเดียวกับการวิเคราะห์ $v_{in(max)}$ โดยป้อนสัญญาณแรงดัน $V_{in} < 0$ จะได้ว่าแรงดันอินพุตต่ำจะมีผลต่อการทำงานของมอสทรานซิสเตอร์ M_6 และ M_7 ที่ยังคงทำให้มอสทรานซิสเตอร์ทั้งสองทำงานในช่วงอิมิตัว จะมีความสัมพันธ์ดังนี้

$$v_{in} = |V_{SS}| - V_{DS6} - V_{GS7} \quad (๓.3.2)$$

จากสมการที่ (๓.3.2) จะได้แรงดันอินพุตจะลดลงได้ต่ำสุดที่ยังคงทำให้มอสทรานซิสเตอร์ M_6 ทำงานในช่วงการนำกระแสอิมิตัว ดังนั้นช่วงปฏิบัติงานอินพุตต่ำสุดมีค่าเท่ากับ

$$v_{in(min)} = |V_{SS}| - V_{DS6(sat)} - V_{GS7} \quad (๓.3.3)$$

แทนค่า $V_{GS7} = \sqrt{\frac{i_{D7}}{K}} + V_{TH}$ ลงในสมการที่ (๓.3.3) จะได้

$$v_{in(min)} = |V_{SS}| - V_{DS6(sat)} - \sqrt{\frac{i_{D7}}{K}} - V_{TH} \quad (๓.3.4)$$

ดังนั้นจากสมการที่ (๓.3.1) และสมการที่ (๓.3.4) ได้ช่วงปฏิบัติงานแรงดันอินพุตของวงจรสายพานกระแสดังนี้

$$-(v_{in(min)} |V_{SS}| - V_{DS6(sat)} - \sqrt{\frac{i_{D7}}{K}} - V_{TH}) \leq v_{in} \leq (V_{DD} - V_{SDB5(sat)}) \quad (๓.3.5)$$

ค.4 อัตราขยายแรงดันและผลตอบสนองทางความถี่เมื่ออินพุตเป็นแรงดัน
จากวงจรสมมูลรูปที่ 3.7 พิจารณา

โนด F

$$(sC_{gs5} + g_{o5} - g_{o1} - sC_{gs6} - g_{m5})V_F + (g_{m5} - sC_{gs5})V_A + sC_{gs6}V_B = 0 \quad (ค.4.1)$$

โนด B

$$(-sC_{gs6} + g_{m6})V_F + (sC_{gs6} - g_{m6} - g_{o2} - g_{ds6} - g_{ds7})V_B - (g_{ds6} - g_{m7})V_G = 0 \quad (ค.4.2)$$

โนด G

$$(-g_{o1} + g_{ds6} - sC_{gs7} - sC_{gs8})V_G + (g_{m6} - g_{ds6})V_B - g_{m6}V_F = 0 \quad (ค.4.3)$$

ประมาณค่า $g_m \gg g_{ds} \gg g_o$ สามารถเขียนสมการใหม่ได้เป็น

$$(sC_{gs5} - sC_{gs6} - g_{m5})V_F + (g_{m5} - sC_{gs5})V_A + sC_{gs6}V_B = 0 \quad (ค.4.4)$$

$$(-sC_{gs6} + g_{m6})V_F + (sC_{gs6} - g_{m6})V_B - (g_{m7})V_G = 0 \quad (ค.4.5)$$

$$(-sC_{gs7} - sC_{gs8})V_G + g_{m6}(V_B - V_F) = 0 \quad (ค.4.6)$$

จากสมการที่ (ค.4.6)

$$V_G = \frac{-g_{m6}(V_B - V_F)}{(-sC_{gs7} - sC_{gs8})} \quad (ค.4.7)$$

แทน V_G จากสมการที่ (ค.4.7) ลงในสมการที่ (ค.4.5) จะได้

$$V_F = V_B \quad (ค.4.8)$$

แทนค่า V_F จากสมการที่ (ค.4.8) ลงใน สมการที่ (ค.4.4) จะได้อัตราขยายแรงดันมีค่าเท่ากับ 1 ดังสมการที่ (ค.4.9)

$$\frac{V_B}{V_A} = 1 \quad (\text{ค.4.9})$$

ค.5 อัตราขยายกระแสและผลตอบสนองทางความถี่เมื่ออินพุตเป็นกระแส

จากวงจรสมมูลรูปที่ 3.7 พิจารณา

โหนด F

$$(g_{01} + g_{ds5} + g_{m5} + sC_{gs5} + sC_{gs6})V_F - sC_{gs6}V_B = 0 \quad (\text{ค.5.1})$$

โหนด B

$$(g_{02} + g_{ds6} + g_{ds7} + sC_{gs6} + g_{m6})V_B - (sC_{gs6} + g_{m6})V_F - (g_{m7} + g_{ds6})V_G = i_B \quad (\text{ค.5.2})$$

โหนด G

$$(g_{01} + g_{ds6} + sC_{gs7} + sC_{gs8})V_G + g_{m6}V_F - (g_{m6} + g_{ds6})V_B = 0 \quad (\text{ค.5.3})$$

โหนด C

$$(g_{03} + g_{ds8} + g_{m8}V_G) = i_C \quad (\text{ค.5.4})$$

จากสมการที่(ค.5.1) ถึงสมการที่ (ค.5.5) เมื่อประมาณค่า $g_m \gg g_{ds} \gg g_0$ สามารถเขียนสมการใหม่ได้เป็น

$$(g_{m5} + sC_{gs5} + sC_{gs6})V_F - sC_{gs6}V_B = 0 \quad (\text{ค.5.5})$$

$$(sC_{gs6} + g_{m6})V_B - (sC_{gs6} + g_{m6})V_F - (g_{m7})V_G = i_B \quad (\text{ค.5.6})$$

$$(sC_{gs7} + sC_{gs8})V_G + g_{m6}V_F - g_{m6}V_B = 0 \quad (ค.5.7)$$

$$V_G = \frac{i_C}{g_{m8}} \quad (ค.5.8)$$

จากสมการที่ (ค.5.5) จะได้

$$V_F = \frac{sC_{gs6}V_B}{g_{m5} + (sC_{gs5} + sC_{gs6})} \quad (ค.5.9)$$

แทน V_F จากสมการที่ (ค.5.9) ลงในสมการที่ (ค.5.7) จะได้

$$V_B = \frac{(sC_{gs7} + sC_{gs8})(g_{m5} + sC_{gs5} + sC_{gs6})}{g_{m6}(g_{m5} + sC_{gs5} + sC_{gs6}) - g_{m6}sC_{gs6}} V_G \quad (ค.5.10)$$

แทน V_F จากสมการที่ (ค.5.9) ลงในสมการที่ (ค.5.6) จะได้

$$\left\{ \frac{(sC_{gs6} + g_{m6})(g_{m5} + sC_{gs5} + sC_{gs6}) - (sC_{gs6} + g_{m6})sC_{gs6}}{(g_{m5} + sC_{gs5} + sC_{gs6})} \right\} V_B + (g_{m7})V_G = i_B \quad (ค.5.11)$$

แทน V_B จากสมการที่ (ค.5.10) ลงในสมการที่ (ค.5.11) จะได้

$$\left\{ \frac{(sC_{gs7} + sC_{gs8})(g_{m6} + sC_{gs6}) + g_{m6}g_{m7}}{g_{m6}} \right\} V_G = i_B \quad (ค.5.12)$$

แทน V_G จากสมการที่ (ค.5.8) ลงในสมการที่ (ค.5.12) จะได้

$$\frac{i_C}{i_B} = \frac{g_{m6}g_{m8}}{(g_{m6} + sC_{gs6})(sC_{gs7} + sC_{gs8}) + g_{m6}g_{m7}} \quad (ค.5.13)$$

$$\frac{i_C}{i_B} = \frac{g_{m8}}{g_{m7}} \left(\frac{1}{\frac{S^2(C_{gs7} + C_{gs8})}{g_{m6}g_{m7}} + \frac{S(C_{gs7} + C_{gs8})}{g_{m7}} + 1} \right) \quad (\text{ค.5.14})$$

ภาคผนวก ง.

การวิเคราะห์คุณสมบัติของวงจรสะท้อนกระแส

ง.1 วงจรสะท้อนกระแสแบบพื้นฐาน

ง.1.1 การวิเคราะห์ค่าความต้านทานอินพุตและเอาต์พุต

จากวงจรสมมูลในการวิเคราะห์ค่าความต้านทานอินพุต r_{in} ในรูปที่ 3.16 เมื่อ $v_{in} = v_a$ สามารถวิเคราะห์ได้ดังนี้
ที่โหนด v_a

$$i_{in} = (g_{m1} + g_{ds1})v_a = (g_{m1} + g_{ds1})v_{in} \quad (\text{ง.1.1})$$

จากสมการที่ (ง.1.1) จะได้ค่าความต้านทานอินพุต r_{in} คือ

$$r_{in} = \frac{v_{in}}{i_{in}} = \frac{1}{g_{m1} + g_{ds1}} \quad (\text{ง.1.2})$$

เนื่องจาก $g_m \gg g_{ds1}$ จะได้ว่า

$$r_{in} = \frac{1}{g_{m1}} = \sqrt{\left(\frac{W}{L}\right) \frac{1}{2\mu C_{ox} i_{in}}} \quad (\text{ง.1.3})$$

จากวงจรสมมูลในการวิเคราะห์ค่าความต้านทานเอาต์พุต r_{out} ดังรูปที่ 3.17 สามารถวิเคราะห์ได้ดังนี้
ที่โหนด v_b

$$i_{out} = (g_{m2})v_a + (g_{ds2})v_b \quad (\text{ง.1.4})$$

เมื่อแรงดัน $v_a = 0$ และ $v_b = v_{out}$ จะได้ว่า

$$i_{out} = (g_{ds2})v_{out} \quad (\text{ง.1.5})$$

จากสมการที่ (ง.1.5) จะได้ค่าความต้านทานเอาต์พุต r_{out} คือ

$$r_{out} = \frac{v_{out}}{i_{out}} = \frac{1}{g_{ds2}} = \frac{1}{\lambda i_{out}} \quad (\text{ง.1.6})$$

ง.1.2 การวิเคราะห์ผลตอบสนองทางความถี่

เมื่อพิจารณาวงจรสมมูลในรูปที่ 3.18 พบว่า

ที่โหนด v_a

$$i_{in} = (g_{ds1} + g_{m1} + sC_{gs1} + sC_{gs2})v_a \quad (\text{ง.1.7})$$

ที่โหนด v_b

$$i_{out} = (g_{m2})v_a + (g_{ds2})v_b \quad (\text{ง.1.8})$$

จากคุณสมบัติของมอสทรานซิสเตอร์ซึ่งมีค่า $g_m \gg g_{ds}$ จึงเขียนสมการที่ (ง.1.7) และ (ง.1.8) ใหม่ได้ว่า

$$v_a = \left(\frac{1}{g_{m1} + sC_{gs1} + sC_{gs2}} \right) i_{in} \quad (\text{ง.1.9})$$

$$i_{out} = (g_{m2})v_a \quad (\text{ง.1.10})$$

เมื่อแทนค่าจากสมการที่ (ง.1.9) ลงในสมการที่ (ง.1.10) จะได้ฟังก์ชันส่งผ่าน (Transfer Function) ของวงจรสะท้อนกระแสแบบพื้นฐาน โดยใช้มอสทรานซิสเตอร์ ดังนี้

$$\frac{i_{out}}{i_{in}} = \frac{g_{m2}}{g_{m1} + sC_{gs1} + sC_{gs2}} \quad (\text{ง.1.11})$$

หรือ

$$\frac{i_{out}}{i_{in}} = \left(\frac{g_{m2}}{g_{m1}} \right) \frac{1}{(T_{CM}s + 1)} \quad (\text{ง.1.12})$$

เมื่อ

$$T_{CM} = \frac{C_{gs1} + C_{gs2}}{g_{m1}} \quad (ง.1.13)$$

จากสมการที่ (ง.1.12) จะได้อัตราขยายกระแสสำหรับสัญญาณไฟตรง β_{CM} และค่าโพล P_{CM} ซึ่งเป็นขีดจำกัดของผลตอบสนองทางความถี่ของวงจรสะท้อนกระแสแบบพื้นฐาน คือ

$$\beta_{CM} = \left. \frac{i_{out}}{i_{in}} \right|_{s=0} = \frac{g_{m2}}{g_{m1}} \quad (ง.1.14)$$

$$P_{CM} = \frac{g_{m1}}{(C_{gs1} + C_{gs2})} \quad (ง.1.15)$$

ง.2 วงจรสะท้อนกระแสแบบสองเอาต์พุต

ง.2.1 การวิเคราะห์ค่าความต้านทานอินพุตและเอาต์พุต

จากวงจรสมมูลในการวิเคราะห์ค่าความต้านทานอินพุต r_{in} ในรูปที่ 3.20 เมื่อ $v_{in} = v_a$ สามารถวิเคราะห์ได้ดังนี้
ที่โหนด v_a

$$i_{in} = (g_{m1} + g_{ds1})v_a = (g_{m1} + g_{ds1})v_{in} \quad (ง.2.1)$$

จากสมการที่ (ง.2.1) จะได้ค่าความต้านทานอินพุต r_{in} คือ

$$r_{in} = \frac{v_{in}}{i_{in}} = \frac{1}{g_{m1} + g_{ds1}} \quad (ง.2.2)$$

เนื่องจาก $g_m \gg g_{ds1}$ จะได้ว่า

$$r_{in} = \frac{1}{g_{m1}} = \sqrt{\left(\frac{W}{L}\right) \frac{1}{2\mu C_{ox} i_{in}}} \quad (ง.2.3)$$

การวิเคราะห์ค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแสแบบสองเอาต์พุต สามารถทำได้เช่นเดียวกับการวิเคราะห์ค่าความต้านทานอินพุต โดยจะพิจารณาที่โหนดเอาต์พุตของวงจรทั้งสองโหนดคือ โหนด v_1 และ v_2

ที่โหนด v_1

$$i_{out1} = (g_{m2})v_a + (g_{ds2})v_1 \quad (จ.2.4)$$

ที่โหนด v_2

$$i_{out2} = (g_{m3})v_a + (g_{ds3})v_2 \quad (จ.2.5)$$

จากสมการที่ (จ.2.4) และ (จ.2.5) เมื่อแรงดัน $v_a = 0$ และ $v_1 = v_2 = v_{out}$ จะได้ว่า

$$r_{out1} = \frac{1}{g_{ds2}} \quad (จ.2.6)$$

$$r_{out2} = \frac{1}{g_{ds3}} \quad (จ.2.7)$$

จ.2.2 การวิเคราะห์ผลตอบสนองทางความถี่ของวงจรสะท้อนกระแสแบบสอง

เอาต์พุต

จากวงจรสมมูลในรูปที่ 3.21 สามารถวิเคราะห์ได้ดังนี้

ที่โหนด v_a

$$i_{in} = (g_{ds1} + g_{m1} + sC_{gs1} + sC_{gs2} + sC_{gs3})v_a \quad (จ.2.8)$$

ที่โหนด v_1

$$i_{out1} = g_{m2}v_a + g_{ds2}v_1 \quad (จ.2.9)$$

ที่โหนด v_2

$$i_{out2} = g_{m3}v_a + g_{ds3}v_2 \quad (จ.2.10)$$

เนื่องจาก $g_m \gg g_{ds}$ จากสมการที่ (จ.2.8) ถึง (จ.2.10) จะเขียนใหม่ได้ว่า

$$v_a = \left(\frac{1}{g_{m1} + sC_{gs1} + sC_{gs2} + sC_{gs3}} \right) i_{in} \quad (ง.2.2.1)$$

$$i_{out1} = g_{m2} v_a \quad (ง.2.12)$$

$$i_{out2} = g_{m3} v_a \quad (ง.2.13)$$

เมื่อแทนค่าสมการที่ (ง.2.11) ลงใน (ง.2.13) และ (ง.2.13)

$$\frac{i_{out1}}{i_{in}} = \frac{g_{m2}}{g_{m1} + C_{gs1} + C_{gs2} + C_{gs3}} \quad (ง.2.14)$$

$$\frac{i_{out2}}{i_{in}} = \frac{g_{m3}}{g_{m1} + C_{gs1} + C_{gs2} + C_{gs3}} \quad (ง.2.15)$$

หรือเขียนสมการที่ (ง.2.14) และ (ง.2.15) ได้ใหม่เป็น

$$\frac{i_{out1}}{i_{in}} = \left(\frac{g_{m2}}{g_{m1}} \right) \frac{1}{(T_{CM} s + 1)} \quad (ง.2.16)$$

$$\frac{i_{out2}}{i_{in}} = \left(\frac{g_{m3}}{g_{m1}} \right) \frac{1}{(T_{CM} s + 1)} \quad (ง.2.17)$$

เมื่อ

$$T_{CM} = \frac{C_{gs1} + C_{gs2} + C_{gs3}}{g_{m1}} \quad (ง.2.18)$$

ภาคผนวก จ.

การวิเคราะห์คุณสมบัติของวงจรถอดราก็สองที่นำเสนอ

จ.1 ค่าความต้านทานเอาต์พุต

จากวงจรสมมูลรูปที่ 4.2 พิจารณา

โหนด E

$$(g_{05} + g_{ds15} - g_{ds3})V_E - (g_{ds3} + g_{m3})V_K - g_{m5}V_I + g_{m3}V_D - i_{out} = 0 \quad (จ.1.1)$$

โหนด K

$$-g_{ds3}V_E + g_{m3}V_D + (g_{ds3} - g_{m3} - g_{m4} - g_{ds4})V_K = 0 \quad (จ.1.2)$$

จากรูปที่ 4.2 ไม่พิจารณาแรงดันที่โหนด D และโหนด I แรงดันทั้งสองโหนดจึงค่าเท่ากับศูนย์ ดังนั้นจากสมการที่ (จ.1.1) และสมการที่ (จ.1.2) เขียนใหม่ได้เป็น

$$(g_{05} + g_{ds15} - g_{ds3})V_E - (g_{ds3} + g_{m3})V_K - i_{out} = 0 \quad (จ.1.3)$$

$$-g_{ds3}V_E + (g_{ds3} - g_{m3} - g_{ds4} - g_{m4})V_K = 0 \quad (จ.1.4)$$

จากสมการที่ (จ.1.4) จะได้

$$V_K = \frac{-g_{ds3}}{(g_{ds3} - g_{m3} - g_{ds4} - g_{m4})} V_E \quad (จ.1.5)$$

แทนค่า V_K จากสมการที่ (จ.1.5) ลงในสมการที่ (จ.1.3)

$$(g_{05} + g_{ds15} - g_{ds13})V_E - \frac{(g_{ds3} + g_{m3})g_{ds3}}{(g_{ds3} - g_{m3} - g_{ds4} - g_{m4})} V_E - i_{out} = 0 \quad (จ.1.6)$$

กำหนดให้ $g_m \gg g_{ds} \gg g_0$ จะได้ความต้านทานเอาต์พุตเท่ากับ

$$r_o = \frac{V_E}{i_{out}} = \frac{g_{m4} + g_{m3}}{g_{m3}} \quad (\text{จ.1.7})$$

ภาคผนวก ฉ.

ผลงานวิจัยที่ได้รับการตีพิมพ์

บทความที่ได้รับการตีพิมพ์ลงในวารสารคือ

- [1] T. Rungkhum, A. Julsereewong, V. Riewruja and P. Julsereewong. "A CMOS-based Square-Rooting Circuit." ICCAS 2007, Oct.17-20, 2007, pp. 161-164.

Final Program & Digest Book



ICCAS 2007

International Conference on
Control, Automation and Systems

October 17(Wed.) - 20(Sat.), 2007
COEX, Seoul, Korea



Institute of Control, Robotics and Systems
in conjunction with KRC 2007

TA08

Signal Processing(1)

Time : 09:00 - 11:00

Room : H (308)

Chair(s) : Prof. Shinji Ohyama (Tokyo Institute of Technology, Japan)

09:00 - 09:20

TA08-1

A Simple CMOS-Based Algorithmic ADC

Amphawan Chaikla, Thepjit Cheypoca,
Vanchai Riewruja(KMITL, Thailand),
Anucha Kaewpoonsuk(Naresuan Univ., Thailand)

This paper presents a one-bit cell of reverse Gray-code algorithmic analog-to-digital converter. The proposed converter comprises of full-wave rectifier, current mirrors, and current comparator. The realization method is simple, small in size, and suitable for integrated circuit form. The design strategy is based on the MOS biased at the edge of conduction to provide a low accumulated error and a low distortion in the transfer characteristic. An N-bit resolution can be achieved by cascading of the N proposed one-bit cells. PSPICE simulation results supporting the characteristics...

09:20 - 09:40

TA08-2

Comparison of Multi-Sensor Fusion Filters, Weighted by Scalars and Matrices

Seokhyoung Lee, Duyong Kim, Nga-Viet Nguyen, Vladimir Shin(Gwangju Institute of Science and Technology, Korea)

Two fusion formulas with scalar and matrix weights are presented. The statistical relationship between them is established. They are compared on the multi-sensor Kalman filtering problem. The basic equation for cross-covariance of the local Kalman estimates being the key quantity for distributed fusion is derived. Examples demonstrating the desirable accuracy of the proposed fusion filters are given.

09:40 - 10:00

TA08-3

A CMOS-based Square-Rooting Circuit

Amphawan Julsereewong, Tipparat Rungkhum, Vanchai Riewruja, Prasit Julsereewong(KMITL, Thailand)

This paper presents a square-rooting circuit supporting both the voltage and current input signals. The realization method is based on the use of a characteristic of MOS-translinear principle. The proposed circuit is simple, small in size, and suitable for fabrication using CMOS technology. PSPICE simulation results verifying the performances of the proposed circuit are in close agreement with the calculated values.

09:40 - 10:00

Temperature Distribution and Wind Vector Measurement using Ultrasonic CT based on Time of Flight Detection

Shinji Ohyama, Junya Takayama
(Tokyo Institute of Technology, Japan),
Kazuo Oshima(NTT Facilities, INC., Japan)

In this report, a measurement method for cross-sectional temperature and wind velocity distribution is treated. A novel method based on acoustic CT technique is proposed, and the temperature and the wind velocity distributions are estimated simultaneously by using time of flight data on several ultrasonic propagation paths. The temperature and the wind velocity effects can be distinguished by considering sum and difference of the time of flight data, and two kinds of projection data: temperature oriented and wind velocity oriented components are obtained. Filtered back projection...

09:40 - 10:00

TA08-5

A Current Signal CMOS Sample-and-Hold Circuit

Wandee Petchmaneeumka, Amata Luangpol, Thawatchai Kamsri, Vanchai Riewruja (KMITL, Thailand)

This article presents a current signal sample-and-hold circuit (S/H) using 0.5mm CMOS technology. A current minimum circuit is used to sample the input signal instead of a sampling switch used in the conventional S/H circuit. The current peak detector is used to hold the signal from the minimum circuit in the "hold" state. The proposed configuration is adopted effectively cancels switch feedthrough error. The performances of the proposed circuit are demonstrated using the PSPICE analog simulation program. The Simulation results show the sampling frequency up to 100MHz and high accuracy.

A CMOS-based Square-Rooting Circuit

Tipparat Rungkhum, Amphawan Julsereewong, Vanchai Riewruja, and Prasit Julsereewong

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok, Thailand
(Tel: +66-2-739-0758; E-mail: kcamphaw@kmitl.ac.th)

Abstract: This paper presents a square-rooting circuit supporting both the voltage and current input signals. The realization method is based on the use of a characteristic of MOS-translinear principle. The proposed circuit is simple, small in size, and suitable for fabrication using CMOS technology. PSPICE simulation results verifying the performances of the proposed circuit are in close agreement with the calculated values.

Keywords: translinear, square-rooting circuit, CMOS-based circuit

1. INTRODUCTION

A square-rooting circuit is one of the most important building blocks used in analog measurement systems and communication systems. Many applications can be found in [1]. One fundamental method to realize the square-rooting function is based on the use of operational amplifiers (Op Amps) and bipolar transistors [2]. The frequency performance of these approaches is limited by the narrow bandwidth of the Op Amp topology. Alternatively, the square-rooting circuit based on the concept of bipolar-translinear configuration is reported in [3]. This design is suitable for implementing in monolithic integrated circuit form. In addition, the square-rooting circuits using MOS-translinear principle are proposed [4-5]. The low power consumption and low voltage operation can be obtained by these approaches. However, the small transconductance values of the weak inverted MOS transistor [4] and the parasitic capacitance of non-saturated MOS transistor [5] limit the accuracy, the operation speed, and the frequency performances. To solve these limitations, the square-rooting circuits based on MOS transistor biased at the edge of conduction in the saturation region to provide the low-distortion in output signal, high-speed operation, and high-frequency response are proposed in [6-7].

In this paper aims to present the similar CMOS-based square-rooting circuit. We develop the idea in the different way to realize the simple circuit supporting both the voltage and current input signals. The simulation results showing the characteristics of the proposed circuit are also included.

2. CIRCUIT DESCRIPTION

The basically design of the proposed circuit, all MOS transistors are well matched and operate in their saturation regions. The drain current of transistor operated in saturation region is expressed as

$$i_D = \frac{\mu C_{ox} W}{2L} (v_{GS} - V_T)^2 = K (v_{GS} - V_T)^2 \quad (1)$$

where K , v_{GS} , and V_T are the device transconductance parameter, the gate-source voltage, and the threshold voltage, respectively.

Fig. 1 shows the MOS-translinear configuration consisted of the transistors M_1 - M_4 to realize the square-

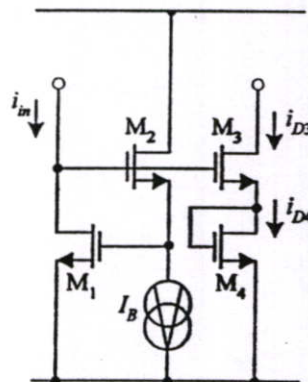


Fig. 1 Translinear-based square-rooting cell.

rooting cell. If we design the ratios of the channel width and length of the devices such that $(W/L)_3 = (W/L)_4 = 4(W/L)_1 = 4(W/L)_2$, the drain currents i_{D3} and i_{D4} can be obtained as

$$i_{D3} = i_{D4} = \sqrt{4I_B i_m} + (I_B + i_m) \quad (2)$$

From Eq. (2), if the sum of the current I_B and i_m as shown in the second term of the right side is eliminated, the square-rooting function of the input current i_m is achieved.

Fig. 2 shows the proposed circuit based on the square-rooting cell illustrated in Fig. 1. Its input signal can be applied either to node A with the voltage v_m or to node B with the current i_m . The operation of the proposed circuit can be discussed as follows.

If the input current i_m is applied while the voltage v_m is grounded ($v_m = 0$), the drain current i_{D7} can be stated as

$$i_{D7} = I_2 - i_{D6} - i_m = I_2 - I_1 - i_m \quad (3)$$

The current i_{D8} is forced to equal the current i_{D7} by using the current conveyor formed by the transistors M_5 - M_8 [8]. The gates of transistors M_7 and M_8 are connected together, thus both transistors M_7 and M_8 will have the same drain currents in saturation. Then the current i_c can be written as

$$i_c = I_3 - i_{D8} = I_3 - i_{D7} \quad (4)$$

When substitutes Eq. (3) into Eq. (4), resulting in

$$i_c = I_3 - (I_2 - I_1) + i_m \quad (5)$$

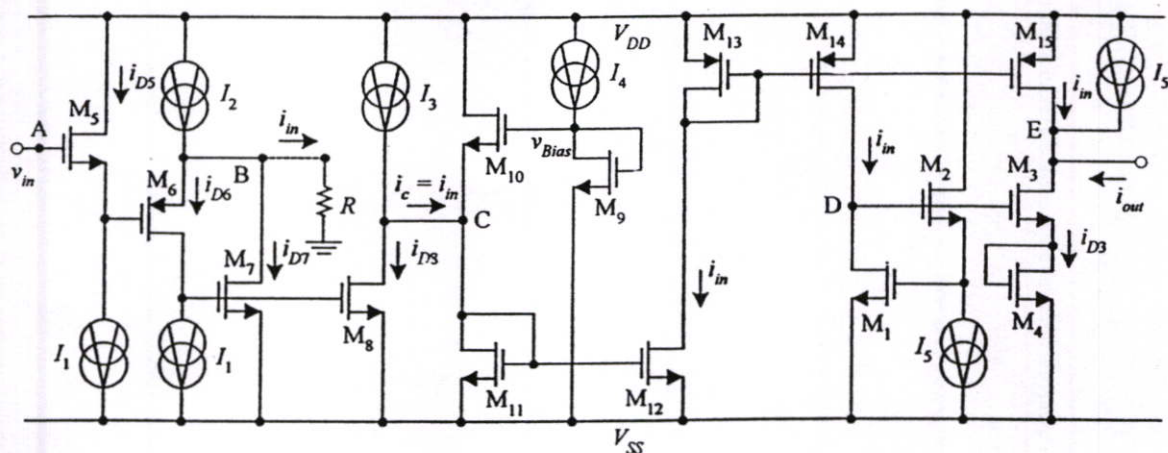


Fig. 2 Proposed square-rooting circuit.

If we design such that $I_3 = I_2 - I_1$, the current i_c will be equal to the input current i_{in} . The transistors M_9 - M_{12} form as the negative current limiter. The constant current source I_4 and the transistor M_9 provide the bias voltage v_{Bias} approximately equal to $2V_T$. Therefore, the transistors M_{10} - M_{12} are forced to the edge of conduction to minimize the crossover distortion in output signal. If the current i_c is negative, this current will flow through the transistor M_{10} and cause the voltage at node C to decrease. The transistor M_{11} is effected to cutoff. Otherwise, the positive current i_c flows through the transistor M_{11} and brings the transistor M_{10} to cutoff. Based on the unity-gain and double-output current mirror M_{13} - M_{15} , the current $i_c = i_{in}$ is transferred to nodes D and E. The current i_{in} is then applied to the square-rooting cell formed by the transistors M_1 - M_4 . The drain current i_{D3} can be given by

$$i_{D3} = \sqrt{4I_5 i_{in}} + (I_5 + i_{in}) \quad (6)$$

Considering at node E, the output current i_{out} can be stated as

$$i_{out} = i_{D3} - I_5 - i_{in} \quad (7)$$

Substituting Eq. (6) into Eq. (7), the output current i_{out} can be written as

$$i_{out} = \sqrt{4I_5} \sqrt{i_{in}} = G_1 \sqrt{i_{in}} \quad (8)$$

where the gain G_1 is equal to $(4I_5)^{1/2}$.

When the positive input voltage v_{in} is applied at node A and a given resistor R is connected at node B. Considering at the transistors M_5 and M_6 , the drain currents i_{D5} and i_{D6} have the same value of the constant current I_1 . From Eq. (1), the gate-source voltage v_{GS5} and v_{GS6} will be equal. Therefore, the input voltage v_{in} is accurately transferred to node B (v_B). The input current i_{in} can be given by

$$i_{in} = \frac{v_B}{R} = \frac{v_{in}}{R} \quad (9)$$

If we substitute Eq. (9) into Eq. (8), the output current i_{out} is related to the input voltage v_{in} as

$$i_{out} = \sqrt{\frac{4I_5}{R}} \sqrt{v_{in}} = G_2 \sqrt{v_{in}} \quad (10)$$

where the gain G_2 is equal to $(4I_5/R)^{1/2}$. From Eqs. (8) and (10), it is clearly seen that the output current is a square-rooting function of both input current and input voltage signals.

3. SIMULATION RESULTS

The performances of the proposed square-rooting circuit as shown in Fig. 2 were observed using PSPICE simulation program. The technology AMIS 0.5 μ m CMOS process parameters were chosen for the circuit simulation. The ratios of the channel width and length (W/L) of the devices used are shown in the Table 1. The supply voltages were set to $V_{DD} = -V_{SS} = 3V$. The bias currents and the resistor were chosen such that $I_1 = I_4 = 10\mu A$, $I_2 = 60\mu A$, $I_3 = 50\mu A$, $I_5 = 35\mu A$, and $R = 10k\Omega$, respectively.

Table 1 Device aspect ratios.

Transistors	W/L ($\mu m/\mu m$)
M_1 - M_2 , M_9 - M_{12}	4/1.2
M_3 - M_4	16/1.2
M_5	6/1
M_6	23.5/1
M_7 - M_8	24/1
M_{13} - M_{15}	20/1.2

Fig. 3 shows the comparison results between the calculated values and the simulated responses to illustrate the DC transfer characteristic of the proposed circuit, when the input current i_{in} varied from 0A to 100 μA , was applied while the voltage v_{in} was grounded.

Similarly, the comparison results between the calculated values and the simulated responses as shown in Fig. 4 depict the DC transfer characteristic of the proposed circuit. When the input voltage v_{in} varied from 0V to 1V was applied at node A and the given resistor $R = 10k\Omega$ was connected at node B.

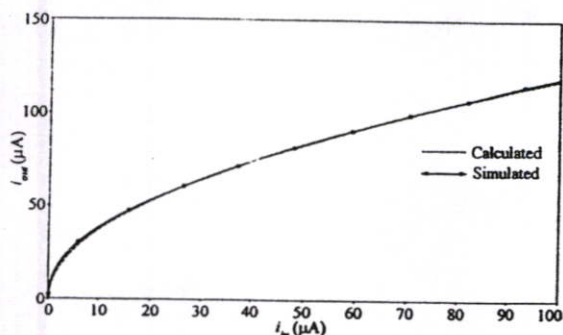


Fig. 3 DC transfer characteristic for input current.

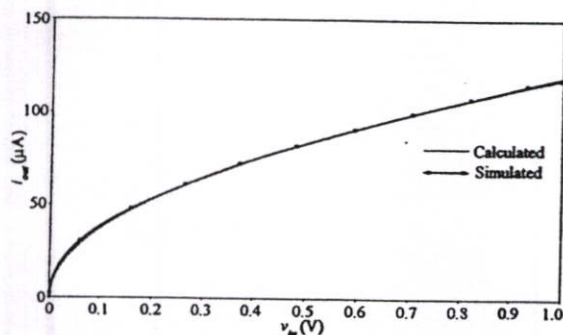
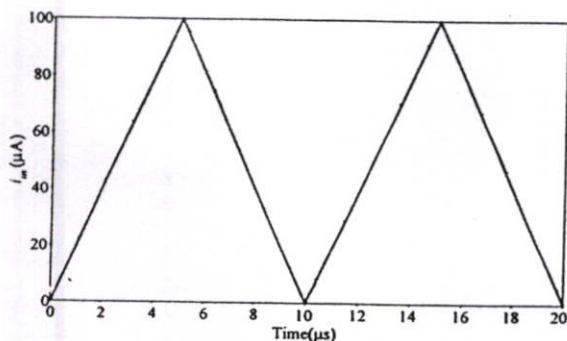
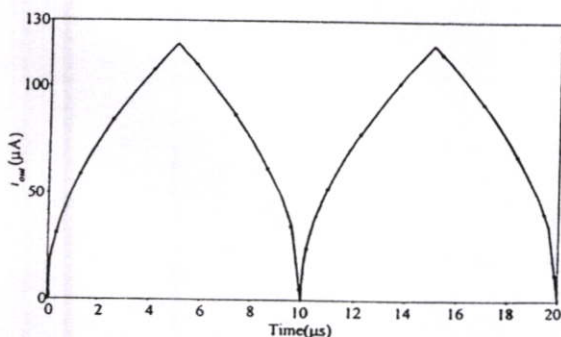


Fig. 4 DC transfer characteristic for input voltage.

Fig 5 shows the transient responses of the proposed square-rooting circuit for the triangular-like input current waveforms with 100 μ A peak amplitude.



(a) Input current

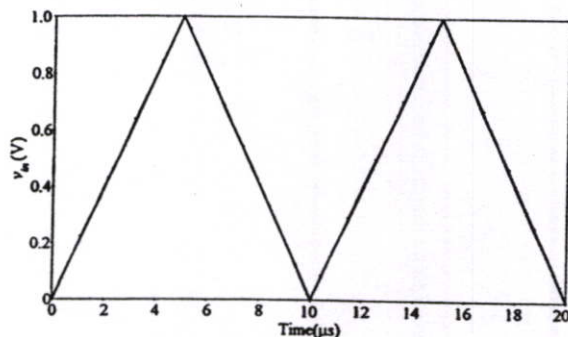


(b) Output current

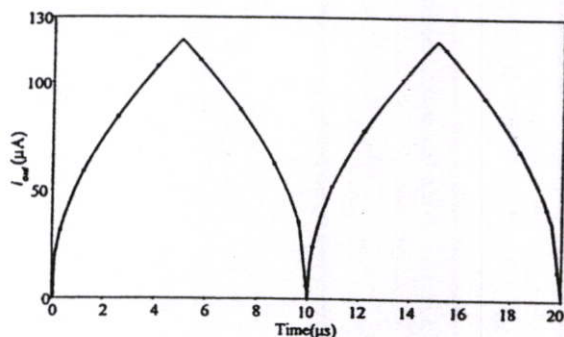
Fig. 5 Simulated transient response for input current.

The transient responses of the proposed circuit for triangular-like input voltage waveform with 1V peak amplitude is shown in Fig. 6.

Fig. 7 illustrates the frequency response of the proposed circuit. The bandwidth of about 156MHz is observed.



(a) Input voltage



(b) Output current

Fig. 6 Simulated transient response for input voltage.

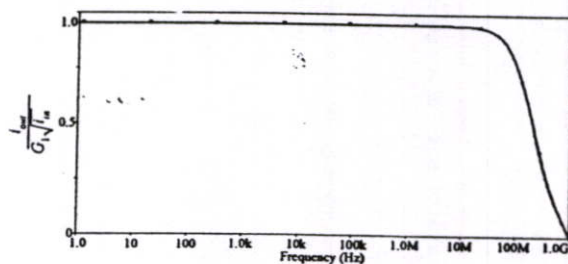


Fig. 7 Frequency response of the proposed circuit.

From the experimental results, it is apparent that the performances of the proposed circuit exhibit the high accuracy and high-speed operation.

4. CONCLUSION

This paper has described the square-rooting circuit based on the MOS-translinear configuration. The proposed circuit can support both voltage and current input signals. From the simulation results, it is evident that the proposed circuit functions correctly and provides good performances.

REFERENCES

- [1] O.E. Doebelin, *Measurement Systems : Application and Design*, McGraw Hill, New York, 1992.
- [2] J. Millman and A. Grabel, *Microelectronics*, McGraw Hill, New York, 1992.
- [3] C. Toumazou, F. J. Lidgey and D. G. Haigh, *Analogue IC Design: the current-mode approach*, Peter Peregrinus, London U.K., 1990.
- [4] M. Van Der Gevel and J. C. Kuenen, " \sqrt{x} Circuit based on novel, back-gate using Multiplier", *Electronics Letter.*, Vol. 30, pp. 183-184, 1994.
- [5] S. I. Liu, "Square-rooting and Vector Summation Circuits using Current Conveyors" *IEE Proceedings Circuits Services and Systems*, Vol. 142, pp. 223-226, 1995.
- [6] R. Guntapong, V. Riewruja, A. Kaewpoonsuk, and C. Fongsamut, "Accurate CMOS-based Square-rooting Circuit", *IEEE International Symposium on Intelligent Signal Processing and Communication Systems*, pp. 98-100, 1999.
- [7] A. Chaikla, T. Lee, P. Ukakimaparn, V. Riewruja, and K. Anantahirunrat, "A CMOS Square-rooting Circuit", *9th International Symposium on Integrated Circuits, Devices & Systems Proceedings*, pp. 87-89, 2001.
- [8] A. Chatchana, Y. Mettasitthikorn, V. Riewruja, T. Kamsri, and C. Wangwiwattana, "A Low-voltage CMOS CCII", *Proceedings of International Conference on Control Automation and Systems 2003*, pp. 951-954, 2003.

ประวัติผู้เขียน

นางสาวทิพย์รัตน์ รุ่งขำ เกิดเมื่อวันที่ 11 พ.ศ. พุศิจิกายน 2526 จังหวัดนนทบุรี สำเร็จ
การศึกษาระดับปริญญาตรี สาขาวิศวกรรมไฟฟ้า-สื่อสาร จากสถาบันเทคโนโลยีพระจอมเกล้า
พระนครเหนือ เมื่อปีการศึกษา 2548