

การออกแบบและสร้างวงจรที่ไม่เป็นเชิงเส้น

DESIGN AND IMPLEMENTATION OF NON-LINEAR CIRCUIT

๕
เชือชาย เนตรบุตร
CHUACHAI NETBUT

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2550

KMITL-2007-EN-D-013-042

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การออกแบบและสร้างวงจรที่ไม่เป็นเชิงเส้น

DESIGN AND IMPLEMENTATION OF NON-LINEAR CIRCUIT



เชื้อชาย เนตรบุตร
CHUACHAI NETBUT

เลขหมู่.....
เลขทะเบียน..... 76760
วัน,เดือน,ปี..... - 6 S.ค. 2550

.b.....
.i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2550

KMITL-2007-EN-D-018-042

DESIGN AND IMPLEMENTATION OF NON-LINEAR CIRCUIT

CHUACHAI NETBUT

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR DEGREE OF
DOCTOR OF ENGINEERING IN ELECTRICAL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2007

KMITL-2007-EN-D-018-042


COPYRIGHT 2007

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ การออกแบบและสร้างวงจรที่ไม่เป็นเชิงเส้น
Design and Implementation of Non-Linear Circuits
นักศึกษา นายเชื้อชาย เนตรบุตร
รหัสประจำตัว 42060026
ปริญญา วิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชา วิศวกรรมไฟฟ้า
อาจารย์ที่ปรึกษาวิทยานิพนธ์ รศ.ดร.กอบชัย เดชหาญ

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
ศ.ดร.วัลลภ	สุระกำพลธร	
ผศ.ดร.พิเชฐ	ม่วงนวล	
ดร.อัมพร	โพธิ์ไย	
ผศ.ดร.พิพัฒน์	พรหมมี	
รศ.ดร.ฟูศักดิ์	ชีวิสุขวิทย์	
รศ.ดร.กอบชัย	เดชหาญ	

วัน / เดือน / ปี ที่สอบ 23 กรกฎาคม 2550 เวลา 09.00-11.00 น.

สถานที่สอบ ณ อาคาร 12 ชั้น ชั้น 4 (ห้อง E12-401)


บัณฑิตวิทยาลัยรับรองแล้ว
(รศ.ดร.จรัสวัตร เจริญสุข)
คณบดีบัณฑิตวิทยาลัย

วันที่..... 17เดือน..... กรกฎาคม พ.ศ..... ๒๕๕๐.....

หัวข้อวิทยานิพนธ์	การออกแบบและสร้างวงจรที่ไม่เป็นเชิงเส้น
นักศึกษา	เชื้อชาย เนตรบุตร
รหัสประจำตัว	42060026
ปริญญา	วิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2550
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร. กอบชัย เคชหาญ

บทคัดย่อ

วิทยานิพนธ์นี้นำเสนอวงจรไม่เป็นเชิงเส้นสี่วงจร สองวงจรแรกคือวงจรรากที่สองโดยใช้วงจรสายพานกระแสที่ควบคุมด้วยกระแส วงจรรากที่สองวงจรแรกประกอบด้วยวงจรสายพานกระแสควบคุมด้วยกระแสสองวงจร วงจรตัวต้านทานควบคุมด้วยกระแสหนึ่งวงจรและตัวต้านทานแบบต่อลงกราวด์สองตัว สัญญาณอินพุทวงจรรากที่สองวงจรแรกจะอยู่ในรูปของแรงดันส่วนเอาต์พุทเป็นแรงดันที่เป็นสัดส่วนแบบรากที่สองกับแรงดันอินพุท วงจรรากที่สองวงจรที่สองประกอบด้วยวงจรสายพานกระแสควบคุมด้วยกระแสสองวงจรและวงจรตัวต้านทานควบคุมด้วยกระแสหนึ่งวงจร วงจรรากที่สองวงจรที่สองนี้อินพุทจะอยู่ในรูปกระแสส่วนเอาต์พุทเป็นกระแสที่เป็นสัดส่วนแบบรากที่สองกับกระแสอินพุท วงจรทั้งสองเป็นวงจรที่สร้างขึ้นโดยใช้หลักการโหมดกระแส ดังนั้นวงจรที่นำเสนอจึงมีคุณสมบัติเป็นวงจรมีความง่าย มีช่วงปฏิบัติการกว้างและแบนด์วิดท์กว้าง วงจรรากที่สองทั้งสองวงจรมีการทำงานด้วยโปรแกรม PSPICE อันดับที่สองคือวงจรรีเอียงกระแสครั้งกลืนที่ให้สัญญาณเอาต์พุทเป็นสัญญาณครั้งกลืนบวกและครั้งกลืนลบ วงจรที่นำเสนอประกอบด้วยตัวแปลงแรงดันเป็นกระแส ตัวรีเอียงกระแสแบบเที่ยงตรงทำงานในคลาส AB และตัวแปลงกระแสเป็นแรงดันสองตัว วงจรที่นำเสนอมีคุณสมบัติที่โดดเด่นคือใช้ทรานซิสเตอร์น้อยกว่าวงจรถูกนำเสนอก่อนหน้านี้ ทำงานได้ที่ความถี่สูง มีเสถียรภาพทางอุณหภูมิดีมากและเหมาะกับการนำไปสร้างเป็นวงจรรวม ผลการจำลองสามารถยืนยันได้ด้วยโปรแกรม PSPICE เมื่อวงจรที่นำเสนอถูกจำลองการทำงานด้วยพารามิเตอร์ 5 μ m ซีมอส ใช้แหล่งจ่ายแรงดัน $\pm 1.2V$ สามารถแสดงได้ว่าวงจรถูกนำเสนอทำงานได้ที่ความถี่ 250MHz และมีเสถียรภาพทางอุณหภูมิดีมาก อันดับสุดท้ายคือวงจรวกทางเวกเตอร์แบบหลายหน้าที่ด้วยเทคโนโลยีซีมอส วงจรที่นำเสนอประกอบขึ้นจากวงจรถานสี่เหลี่ยมแบบลูปคู่และวงจรสะท้อนกระแส วงจรวกทางเวกเตอร์ที่นำเสนอมีคุณสมบัติที่โดดเด่นกว่าวงจรวกทางเวกเตอร์ที่เคยทำเสนอมาคือ สัญญาณเอาต์พุทของวงจรมีความถี่เดียวกันได้ระหว่างสัญญาณอินพุทที่เป็นกระแสกับกระแส ระหว่างสัญญาณอินพุทที่เป็นแรงดันกับแรงดันหรือระหว่างสัญญาณอินพุทที่เป็นกระแสกับแรงดัน วงจรวกทางเวกเตอร์ที่

นำเสนอมีคุณสมบัติคือมีช่วงปฏิบัติงานทางอินพุตกว้าง มีแบนด์วิดท์กว้างและมีเสถียรภาพทาง
อุณหภูมิที่ดี ผลการจำลองการทำงานและผลการทดลองสามารถยืนยันประสิทธิภาพของวงจร

Thesis Title	Design and Implementation of Non-Linear Circuit
Student	Chuachai Netbut
Student ID.	42060026
Degree	Doctor of Engineering
Program	Electrical Engineering
Year	2007
Thesis Advisor	Assoc. Prof. Dr. Kobchai Dejhan

ABSTRACT

This thesis describes four approaches to design of non-linear circuits. The first approach proposes two new square-rooting circuits based on second-generation current-controlled current conveyors (CCCIIs). The first square-rooting circuit consists of two CCCIIs, one current-controlled resistor and two grounded resistors. The input signal of the first circuit is a voltage, and output is the voltage proportional to the square root of input voltage. The second one consists of two CCCIIs and a current-controlled resistor. In the second circuit, the input signal is a current, and output is the current proportional to the square root of input current. Each circuit realizes by using a current-mode technique; hence the proposed square-rooting circuits are simple circuitry, wide dynamic range and wide bandwidth. The proposed square-rooting circuits were confirmed by using PSPICE simulation. The second approach proposes a CMOS precision half-wave rectifier circuit with positive and negative outputs. The proposed circuit composes of a voltage-to-current converter, a precision current-mode rectifier circuit with operating in class-AB, and two current-to-voltage converters. The circuit exhibits low MOS counts, high frequency operation, good temperature stability, and suitable of IC fabrication. The simulation results are used to verify the performance of the proposed circuit. Simulated rectifier performance with $0.5\mu\text{m}$ CMOS model using $\pm 1.2\text{V}$ supply voltage shows the proposed half-wave rectifier circuit provides an operating frequency more than 250MHz and excellent temperature stability. The last approach proposes a CMOS vector summation circuit. It is comprised of dual translinears and current mirrors. The major advantage over the other vector summation is its output can be the sum of signal voltages, the sum of signal currents, or the sum of signal voltages and signal currents. The proposed circuit exhibits wide input range, wide bandwidth and good temperature stability. Simulation and experimental results verifying theoretical analyses are given.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จได้ด้วยดี ผู้เขียนขอกราบขอบพระคุณ รองศาสตราจารย์ ดร.กอบชัย เตชหาญ อาจารย์ที่ปรึกษาเป็นอย่างสูง ที่ช่วยกรุณาให้คำปรึกษาแนวทางในการแก้ปัญหา ตลอดจนการฝึกฝนให้ผู้เขียนมีความสามารถในการทำงานวิจัยได้อย่างมีประสิทธิภาพตลอดระยะเวลาของการศึกษา

ขอกราบขอบพระคุณคณะกรรมการสอบวิทยานิพนธ์ทุกท่านที่กรุณาช่วยชี้แนะเพื่อให้วิทยานิพนธ์มีความสมบูรณ์มากยิ่งขึ้น

ในทำนองนี้ขอกราบขอบพระคุณ คุณพ่อ คุณแม่ คุณตา คุณยาย คุณน้า และน้องชาย ผู้ที่คอยกระตุ้นให้กำลังใจ พร้อมทั้งสนับสนุนผู้เขียนมาโดยตลอด อีกทั้งผู้ที่มีส่วนช่วยเหลือและเอื้อประโยชน์ให้การจัดทำรูปเล่มของวิทยานิพนธ์ฉบับนี้เป็นอย่างสูง

เชื้อชาย เนตรบุตร

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	III
กิตติกรรมประกาศ.....	IV
สารบัญ.....	V
สารบัญรูป.....	VIII
สารบัญตาราง.....	XII
บทที่ 1 บทนำ.....	1
1.1 ที่มาและปัญหา.....	1
1.2 วัตถุประสงค์.....	2
1.3 การพัฒนาในงานวิจัย.....	3
1.4 รายละเอียดในวิทยานิพนธ์.....	3
บทที่ 2 มอสมิทธานซิสเตอร์และไบโพลาร์ทรานซิสเตอร์.....	5
2.1 บทนำ.....	5
2.2 มอสมิทธานซิสเตอร์ชนิดเอ็นฮานซ์เมนต์.....	5
2.3 วงจรเสมือนสัญญาณขนาดเล็กของมอสมิทธานซิสเตอร์.....	13
2.4 ไบโพลาร์ทรานซิสเตอร์.....	14
2.5 บทสรุป.....	17
บทที่ 3 วงจรย่อยและหลักการที่ใช้ในนิพนธ์.....	18
3.1 บทนำ.....	18
3.2 วงจรสะท้อนกระแส.....	18
3.2.1 วงจรสะท้อนกระแสแบบพื้นฐาน.....	18
3.2.2 วงจรสะท้อนกระแสแบบคาตโอด.....	19
3.2.3 วงจรสะท้อนกระแสแบบ Wilson.....	19
3.2.4 วงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุง.....	22
3.3 วงจรสายพานกระแส.....	22
3.3.1 วงจรสายพานกระแสสร้างจากไบโพลาร์ทรานซิสเตอร์.....	23

สารบัญ (ต่อ)

	หน้า
3.3.2 วงจรสายพานกระแสสร้างจากมอเตอร์.....	25
3.4 วงจรรากที่สอง.....	25
3.5 วงจรเรียงกระแสที่มีความเที่ยงตรง.....	27
3.6 วงจรบวกทางแวกเตอร์.....	31
3.7 วงจรตัวต้านทานสร้างจากมอเตอร์.....	33
3.8 บทสรุป.....	34
บทที่ 4 วงจรรากที่สองโดยใช้วงจรสายพานกระแสแบบทรานส์ลิเนียร์.....	35
4.1 บทนำ.....	35
4.2 วงจรที่นำเสนอ.....	36
4.3 การวิเคราะห์คุณสมบัติของวงจร.....	40
4.3.1 การวิเคราะห์ค่าผิดพลาด.....	40
4.3.2 การวิเคราะห์ช่วงความถี่ปฏิบัติงาน.....	42
4.4 การจำลองการทำงาน.....	43
4.5 บทสรุป.....	59
บทที่ 5 วงจรเรียงกระแสครึ่งคลื่นที่มีความเที่ยงตรงสูงและทำงานที่ความถี่สูง.....	60
5.1 บทนำ.....	60
5.2 วงจรเรียงกระแสครึ่งคลื่นที่นำเสนอ.....	62
5.3 การวิเคราะห์คุณสมบัติวงจรเรียงกระแสที่นำเสนอ.....	65
5.3.1 การวิเคราะห์ค่าผิดพลาด.....	65
5.3.2 การวิเคราะห์ช่วงแรงดันปฏิบัติงาน.....	66
5.3.3 การวิเคราะห์ช่วงความถี่ปฏิบัติงาน.....	69
5.4 ผลการจำลองการทำงาน.....	71
5.5 บทสรุป.....	83
บทที่ 6. วงจรบวกทางแวกเตอร์หลายหน้าที่.....	84
6.1 บทนำ.....	84

สารบัญ (ต่อ)

	หน้า
6.2 หลักการและวงจรที่นำเสนอ.....	84
6.3 การวิเคราะห์คุณสมบัติของวงจรบวกทางเวกเตอร์.....	90
6.3.1 การวิเคราะห์หาช่วงแรงดันและกระแสปฏิบัติงาน.....	90
6.3.2 การวิเคราะห์ช่วงความถี่ปฏิบัติงาน.....	93
6.3.3 การวิเคราะห์หาค่าความต้านทานทางอินพุตและเอาต์พุต.....	94
6.4 ผลการจำลองการทำงานและผลการทดลอง.....	96
6.5 บทสรุป.....	103
บทที่ 7 บทสรุปและข้อเสนอแนะ.....	104
7.1 บทนำ.....	104
7.2 ข้อเสนอแนะ.....	104
เอกสารอ้างอิง.....	106
ภาคผนวก.....	110
ภาคผนวก ก.....	111
ภาคผนวก ข.....	115
ภาคผนวก ค.....	118
ภาคผนวก ง.....	122
ประวัติผู้เขียน.....	155

สารบัญรูป

รูปที่	หน้า
2.1 สัญลักษณ์มอสทรานซิสเตอร์ชนิดต่างๆ.....	6
2.2 โครงสร้างของมอสทรานซิสเตอร์ชนิดเอ็นแชนแนล.....	7
2.3 แสดงการทำงานของมอสทรานซิสเตอร์ในช่วงต่างๆ.....	8
2.4 การไบอัสมอสทรานซิสเตอร์ (ก) NMOS (ข) PMOS.....	11
2.5 กราฟความสัมพันธ์ระหว่าง I_D และ V_{DS} เมื่อ λ เท่ากับศูนย์.....	11
2.6 คุณสมบัติทางเอาท์พุทของมอสทรานซิสเตอร์.....	12
2.7 แบบจำลองสัญญาณขนาดเล็กของมอสเฟต (ก) ไม่พิจารณาผลของ λ ขณะทำงานในช่วงอิ่มตัว (ข) พิจารณาผลของ λ โดยเพิ่มความต้านทานที่ทางออก.....	14
2.8 โครงสร้างของไบโพลาร์ทรานซิสเตอร์ชนิด NPN (ก) ภาพตัดด้านข้างแสดงโครงสร้าง (ข) โครงสร้างอย่างง่าย.....	15
2.9 สัญลักษณ์ของไบโพลาร์ทรานซิสเตอร์และการไบอัส (ก) ชนิด NPN (ข) ชนิด PNP.....	15
2.10 การทำงานของไบโพลาร์ทรานซิสเตอร์ชนิด NPN.....	16
2.11 ความสัมพันธ์โดยทั่วไปของ I_C และ V_{CE}	17
3.1 วงจรสะท้อนกระแสแบบพื้นฐาน (ก) สร้างจากไบโพลาร์ทรานซิสเตอร์ (ข) สร้างจากมอสทรานซิสเตอร์.....	19
3.2 วงจรสะท้อนกระแสแบบแคดโคด (ก) สร้างจากไบโพลาร์ทรานซิสเตอร์ (ข) สร้างจากมอสทรานซิสเตอร์.....	20
3.3 วงจรสะท้อนกระแสแบบ Wilson (ก) สร้างจากไบโพลาร์ทรานซิสเตอร์ (ข) สร้างจากมอสทรานซิสเตอร์.....	21
3.4 วงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุง (ก) สร้างจากไบโพลาร์ทรานซิสเตอร์ (ข) สร้างจากมอสทรานซิสเตอร์.....	21
3.5 สัญลักษณ์วงจร CCII.....	23
3.6 วงจรสายพานกระแสที่สร้างจากไบโพลาร์ทรานซิสเตอร์.....	24
3.7 วงจรสายพานกระแสที่สร้างจากมอสทรานซิสเตอร์.....	24
3.8 วงจรรอกที่สองใช้วงจรคุณสมบัติสัญญาณและออปแอมป์.....	25
3.9 วงจรรอกที่สองใช้วงจรสายพานกระแส.....	26
3.10 วงจรเรียงกระแสครึ่งคลื่นแบบที่ขตรงด้วยออปแอมป์.....	27
3.11 วงจรเรียงกระแสเต็มคลื่นแบบที่ขตรงด้วยออปแอมป์.....	29

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.12 วงจรเรียงกระแสครึ่งคลื่นแบบเต็มตรงใช้วงจรสายพานกระแส.....	30
3.13 วงจรเรียงกระแสเต็มคลื่นแบบเต็มตรงด้วยวงจรสายพานกระแส.....	30
3.14 วงจรบวกทางเวกเตอร์ (ก) วงจรพื้นฐาน (ข) วงจรที่นำเสนอใน [14].....	32
3.15 ตัวต้านทานสร้างจากมอสทรานซิสเตอร์.....	33
4.1 บล็อกไดอะแกรมของ CCCII.....	37
4.2 วงจร CCCII ที่สร้างจากไบโพลาร์ทรานซิสเตอร์.....	37
4.3 วงจรตัวต้านทานควบคุมค่ากระแสไบอัสด้วยกระแส.....	38
4.4 วงจรพื้นของวงจรรากที่สองแบบที่หนึ่งที่น่าสนใจ.....	38
4.5 วงจรรากที่สองแบบที่หนึ่งที่สมบูรณ์.....	39
4.6 วงจรรากที่สองแบบที่สองที่น่าสนใจ.....	40
4.7 วงจรเสมือนที่ความถี่สูงของวงจรสายพานกระแส.....	42
4.8 ผลการจำลองคุณสมบัติทาง DC ของวงจรในรูปที่ 4.5.....	46
4.9 ผลการจำลองคุณสมบัติทาง DC ของวงจรในรูปที่ 4.6.....	46
4.10 คุณสมบัติทาง DC ของวงจรในรูปที่ 4.5 เมื่อ $V_{in}=0.3V, 0.6V, 0.9V$ และ $1.2V$ และ I_o เปลี่ยนค่าจาก 0 ถึง $500\mu A$	47
4.11 คุณสมบัติทาง DC ของวงจรในรูปที่ 4.6 เมื่อ $I_{in}=0.5mA, 1mA, 1.5mA$ และ $2mA$ และ I_o เปลี่ยนค่าจาก 0 ถึง $500\mu A$	47
4.12 การทำงานของวงจรในรูปที่ 4.5 เมื่อป้อนสัญญาณอินพุท เป็นรูปคลื่นสามเหลี่ยมความถี่ 1kHz ขนาด $1V_{p-p}$	49
4.13 การทำงานของวงจรในรูปที่ 4.5 เมื่อป้อนสัญญาณอินพุท เป็นรูปคลื่นซายน์ความถี่ 1kHz ขนาด $1V_{p-p}$	50
4.14 การทำงานของวงจรในรูปที่ 4.6 เมื่อป้อนสัญญาณอินพุท เป็นรูปคลื่นสามเหลี่ยมความถี่ 1kHz ขนาด $2mA_{p-p}$	51
4.15 การทำงานของวงจรในรูปที่ 4.6 เมื่อป้อนสัญญาณอินพุท เป็นรูปคลื่นซายน์ความถี่ 1kHz ขนาด $2mA_{p-p}$	52
4.16 ผลการตอบสนองที่ความถี่สูงของวงจร.....	53

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.17 สัญญาณเอาต์พุตของวงจรในรูปที่ 4.5 เมื่อป้อนสัญญาณอินพุตเป็นรูปคลื่นสามเหลี่ยมขนาด $1V_{p-p}$ ความถี่ (ก) 100kHz, (ข) 500kHz และ (ค) 1MHz.....	54
4.18 สัญญาณเอาต์พุตของวงจรในรูปที่ 4.6 เมื่อป้อนสัญญาณอินพุตเป็นรูปคลื่นสามเหลี่ยมขนาด $2mA_{p-p}$ ความถี่ (ก) 100kHz, (ข) 500kHz และ (ค) 1MHz.....	56
4.19 สัญญาณเอาต์พุตที่อุณหภูมิ $50^{\circ}C$ $75^{\circ}C$ และ $100^{\circ}C$ เมื่อป้อนอินพุตความถี่ 1kHz (ก) วงจรรูปที่ 4.5 (ข) วงจรรูปที่ 4.6.....	57
5.1 วงจรเรียงกระแสครึ่งคลื่นเอาต์พุตที่นำเสนอนใน [12] (ก) วงจรเรียงกระแส (ข) วงจรไบอัสแรงดันแรงดัน.....	61
5.2 วงจรเรียงกระแสครึ่งคลื่น (ก) วงจรเรียงกระแสครึ่งคลื่นสองเอาต์พุตที่นำเสนอน (ข) วงจรแปลงแรงดันเป็นกระแส.....	63
5.3 วงจรเสมือนวงจรสายพานกระแสที่ความถี่สูง.....	69
5.4 การวิเคราะห์หาค่าความถี่ปฏิบัติงานในส่วนวงจรสะท้อนกระแสซิกลอป.....	69
5.5 การวิเคราะห์หาค่าความถี่ปฏิบัติงานในส่วนวงจรสะท้อนกระแสซิกบวกล.....	69
5.6 การตอบสนองความถี่สูงของวงจร.....	73
5.7 การทำงานของวงจรเรียงกระแสที่อินพุตความถี่ 1MHz (ก) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นบวก V_{out+} และ (ข) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นลบ V_{out-}	74
5.8 การทำงานของวงจรเรียงกระแสที่อินพุตความถี่ 100MHz (ก) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นบวก V_{out+} และ (ข) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นลบ V_{out-}	75
5.9 การทำงานของวงจรเรียงกระแสที่อินพุตความถี่ 250MHz (ก) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นบวก V_{out+} และ (ข) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นลบ V_{out-}	76
5.10 การทำงานของวงจรเรียงกระแสที่อินพุตความถี่ 500MHz (ก) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นบวก V_{out+} และ (ข) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นลบ V_{out-}	77
5.11 รูปคลื่นเอาต์พุตที่อุณหภูมิต่างๆ ที่สัญญาณอินพุตความถี่ 100MHz.....	78
5.12 คุณสมบัติทาง DC ของเอาต์พุต V_{out+} ที่กระแสไบอัส $I_1=1\mu A$ $2\mu A$ $3\mu A$ $4\mu A$ และ $5\mu A$ (ก) การเปลี่ยนแปลงช่วง zero-crossing (ข) ขยายช่วง zero-crossing.....	79
5.13 การทำงานของวงจรเรียงกระแสที่อินพุตความถี่ 1MHz ขนาด $100mV_{p-cak}$ (ก) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นบวก V_{out+} และ (ข) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นลบ V_{out-}	80

สารบัญรูป (ต่อ)

รูปที่	หน้า
5.14 การทำงานของวงจรเรียงกระแสที่อินพุตความถี่ 1MHz ขนาด $50\text{mV}_{\text{peak}}$ (ก) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นบวก $V_{\text{out}+}$ และ (ข) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นลบ $V_{\text{out}-}$	81
5.15 การทำงานของวงจรเรียงกระแสที่อินพุตความถี่ 1MHz ขนาด $25\text{mV}_{\text{peak}}$ (ก) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นบวก $V_{\text{out}+}$ และ (ข) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นลบ $V_{\text{out}-}$	82
6.1 บล็อกวงจรพื้นฐาน.....	85
6.2 วงจรบวกทางเวกเตอร์ที่นำเสนอ.....	88
6.3 วงจรตัวต้านทานแบบมอส.....	89
6.4 การวิเคราะห์หาค่าความถี่ปฏิบัติงานในส่วนวงจรคลาส AB.....	93
6.5 การวิเคราะห์หาค่าความถี่ปฏิบัติงานในส่วนวงจรสะท้อนกระแสแบบลบ.....	93
6.6 วงจรเสมือนในการวิเคราะห์หาค่าความต้านทานอินพุตและเอาต์พุต.....	95
6.7 ผลการจำลองการทำงานของกรบวกสัญญาณความถี่ 10kHz และ 30kHz ขนาด $20\mu\text{A}_{\text{p-p}}$	97
6.8 ผลการจำลองการทำงานของกรบวกสัญญาณความถี่ 10kHz และ 30kHz ขนาด $300\text{mV}_{\text{p-p}}$	98
6.9 ผลการจำลองการทำงานของกรบวกสัญญาณความถี่ 10kHz ขนาด $20\mu\text{A}_{\text{p-p}}$ และ 30kHz ขนาด $300\text{mV}_{\text{p-p}}$	98
6.10 รูปคลื่นทางเอาต์พุตของวงจรบวกทางเวกเตอร์ที่อุณหภูมิ 50°C , 75°C และ 100°C	100
6.11 การตอบสนองความถี่ของวงจร.....	100
6.12 ผลการทดลองของการบวกสัญญาณความถี่ 10kHz และ 30kHz ด้านบนเป็นสัญญาณอินพุต 10kHz ขนาด $2\text{V}_{\text{p-p}}$ ด้านล่างเป็นรูปคลื่นเอาต์พุต (ก) อินพุตเป็นรูปคลื่นไซน์ (ข) อินพุตเป็นรูปคลื่นสามเหลี่ยม.....	101
6.13 (ก) กระแสเอาต์พุตเมื่ออินพุต I_{in1} เป็นสัญญาณ $20\mu\text{A}\cos 60000\pi t$ และ I_{in2} เป็นสัญญาณ $20\mu\text{A}\sin 60000\pi t$ (ข) ภาพขยาย.....	102

สารบัญตาราง

ตารางที่	หน้า
4.1 พารามิเตอร์ของทรานซิสเตอร์ NR100N และ PR100N.....	43
4.2 การเลือกค่า R_c	44
4.3 การเปรียบเทียบคุณสมบัติระหว่างวงจรถูกนำเสนอ และวงจรถูกแก้ไขเพิ่มเติมไว้ในวารสารต่างๆ.....	58
5.1 พารามิเตอร์ $0.5\mu\text{m}$ ที่ใช้จำลองการทำงาน.....	72
5.2 ค่า W/L ของมอสทรานซิสเตอร์ในรูปที่ 5.2.....	72
6.1 ฟังก์ชันการบวกสัญญาณแบบหลายหน้าที่.....	90

บทที่ 1

บทนำ

1.1 ที่มาและปัญหา

วงจรไม่เป็นเชิงเส้น (Non-linear circuit) คือวงจรที่มีความสำคัญที่สามารถนำมาประยุกต์ใช้งานได้ในระบบโทรคมนาคม ระบบอิเล็กทรอนิกส์และระบบเครื่องมือวัด วงจรไม่เป็นเชิงเส้นที่มีการนำมาใช้งานกับระบบเหล่านี้ที่รู้จักกันดีได้แก่ วงจรเรียงกระแส วงจรคลิป์สัญญาณ วงจรกำลังสอง วงจรรากที่สอง วงจรบวกทางเวกเตอร์ เป็นต้น

วงจรรากที่สอง (Square-rooting circuit) คือวงจรที่มีการนำมาประยุกต์ใช้งานในระบบการวัดและเครื่องมือวัด ตัวอย่างเช่น นำมาสร้างเป็นวงจรสร้างสัญญาณสำหรับเครื่องวัดที่วัดของไหลที่มีระดับความดันแตกต่างกันหรือใช้สำหรับคำนวณหาค่า RMS จากรูปคลื่นสัญญาณใดๆ [1] โดยปกติแล้ววงจรรากที่สองที่ทำงานในโหมดกระแสสามารถสร้างได้โดยใช้ออปแอมป์คู่ร่วมกับอุปกรณ์พาสซีฟและแอ็กทีฟ เช่น ใช้ออปแอมป์คู่ร่วมกับวงจรคูณสัญญาณที่ต่อเป็นวงจรถ่วงกำลังสองและตัวต้านทาน [2] ใช้ออปแอมป์คู่ร่วมกับไบโพลาร์ทรานซิสเตอร์ที่ต่อเป็นวงจรถ่วง Log และ Antilog [3] ใช้ออปแอมป์คู่ร่วมกับมอสทรานซิสเตอร์ที่ทำงานในช่วงไม่อิ่มตัว [4] แต่อย่างไรก็ตามวงจรรากที่สองที่ใช้ออปแอมป์เป็นพื้นฐานจะมีข้อจำกัดทางด้านการทำงานที่ความถี่สูงซึ่งมีสาเหตุมาจากออปแอมป์มีค่า Gain Bandwidth Product (GBW) ที่จำกัด นอกจากนี้การใช้ออปแอมป์และบางวงจรยังใช้ตัวต้านทานจำนวนมากซึ่งทำให้ไม่เหมาะกับการนำไปสร้างเป็นวงจรรวม วงจรสายพานกระแส (CCII) คือวงจรที่มีการนำมาประยุกต์ใช้งานมากมายสำหรับประมวลผลสัญญาณแบบอนาล็อก เนื่องจากวงจร CCII ไม่มีค่า GBW ที่จำกัดเหมือนออปแอมป์จึงทำให้วงจรประมวลผลที่สร้างจาก CCII สามารถทำงานได้ความถี่สูงกว่า ที่ผ่านมาวงจรรากที่สองที่ใช้วงจร CCII เป็นพื้นฐานได้ถูกนำเสนอไว้ใน [5]-[6] ใน [5] นำเสนอวงจรรากที่สองโดยใช้วงจร CCII คู่ร่วมกับมอสทรานซิสเตอร์ทำงานในช่วงไม่อิ่มตัว ออปแอมป์ และตัวต้านทาน แต่ข้อเสียของวงจรดังกล่าวคือสามารถทำงานที่ความถี่เพียง 400kHz ซึ่งมีสาเหตุมาจากค่า GBW ของออปแอมป์และมอสทรานซิสเตอร์ที่ทำงานในช่วงไม่อิ่มตัว นอกจากนี้เนื่องจากวงจรใช้ออปแอมป์และตัวต้านทานจึงทำให้ไม่เหมาะกับการนำไปสร้างเป็นวงจรรวม ต่อมาวงจรรากที่สองที่ใช้วงจร DDCCII (Differential Difference Current Conveyor) ได้ถูกนำเสนอไว้ใน [6] แต่ข้อเสียของวงจรดังกล่าวจะเหมือนกับวงจรที่นำเสนอใน [5] วงจรรากที่สองสร้างจากไบโพลาร์และมอสทรานซิสเตอร์ทำงานในโหมดกระแสได้ถูกนำเสนอไว้ใน [7] และ [8] ตามลำดับ ทั้งสองวงจรเป็นวงจรที่มีช่วงปฏิบัติงานทางอินพุตกว้างและเหมาะกับการนำไปสร้างเป็นวงจรรวม

วงจรเรียงกระแสแบบที่ขึงตรงเป็นวงจรที่มีความสำคัญที่สามารถนำมาประยุกต์ใช้งานเช่น เครื่องมือวัดไฟฟ้ากระแสสลับ ตัวคิมอดที่ภาค RF การสร้างสัญญาณกำลังสองสัญญาณรูปคลื่นสามเหลี่ยมการแปลงสัญญาณ RMS เป็นสัญญาณ DC เป็นต้น วงจรเรียงกระแสแบบที่ขึงตรงเป็นวงจรที่ออกแบบเพื่อเรียงกระแสที่สัญญาณขนาดเล็กซึ่งไดโอดไม่สามารถทำงานได้เพราะไดโอดจะทำงานได้จะต้องมีแรงดันตกคร่อมตัวมัน 0.3V สำหรับชนิดเยอรมานีอัมและตกคร่อม 0.6V สำหรับชนิดซิลิกอน ที่ผ่านมาได้มีการออกแบบวงจรเรียงกระแสที่สามารถเรียงกระแสที่สัญญาณขนาดเล็กเผยแพร่ไว้ในวารสารมากมายดังเอกสารอ้างอิง [9]-[17] โดยทั่วไปวงจรเรียงกระแสแบบครึ่งคลื่นแบบที่ขึงตรงสามารถสร้างได้โดยใช้ไดโอดหรือเรซันแนลทรานส์คอนดักแตนซ์แอมพลิไฟด์ (OTA) และไดโอด [9] ใช้วงจรตามแรงดัน [10] ใช้วงจรสายพานกระแสและไดโอด [11] ส่วนวงจรเรียงกระแสแบบเต็มคลื่นสร้างขึ้นโดยใช้ไดโอดและไดโอดได้นำเสนอไว้ใน [12] ใช้วงจรสายพานกระแสและไดโอดนำเสนอไว้ใน [13]-[14] ใช้วงจรสายพานกระแสและวงจรสายพานกระแส [15] และใช้มอสทรานซิสเตอร์ได้นำเสนอไว้ใน [16]-[17] วงจรที่นำเสนอเหล่านี้เป็นวงจรที่สามารถเรียงกระแสที่สัญญาณขนาดเล็กและทำงานที่ความถี่สูงได้ดีโดยใช้หลักการทำงานในโหมดกระแส ยิ่งไปกว่านั้นบางวงจรยังเหมาะกับการนำไปสร้างเป็นวงจรรวมเมื่อไม่ใช้อุปกรณ์พาสซีฟดังเอกสารอ้างอิง [11] และ [16] หรือใช้เพียงจำนวนตัวเดียวหรือสองตัวเท่านั้นดังเอกสารอ้างอิง [13]-[15]

วงจรบวกทางเวกเตอร์คือวงจรแบบไม่เป็นเชิงเส้นที่สามารถนำมาประยุกต์ใช้งานได้ในระบบการวัดคัมระบบสื่อสาร ระบบควบคุม ที่ผ่านมามีวงจรวกทางเวกเตอร์นำเสนอไว้ใน [18]-[22] สามารถบวกกันได้เมื่อสัญญาณอินพุตอยู่ในรูปแรงดันหรือกระแสอย่างใดอย่างหนึ่ง ยังไม่เคยมีวงจรวกทางเวกเตอร์ที่สามารถบวกกันได้ระหว่างอินพุตที่เป็นกระแสกับกระแส อินพุตที่เป็นแรงดันกับแรงดันหรือระหว่างอินพุตที่เป็นแรงดันกับกระแสมาก่อน

1.2 วัตถุประสงค์

วัตถุประสงค์ของวิทยานิพนธ์นี้คือนำเสนอวงจรไม่เป็นเชิงเส้นที่เหมาะสมกับการนำไปสร้างเป็นวงจรรวม วงจรไม่เป็นเชิงเส้นสามวงจรถูกนำเสนอ วงจรต่างๆ ที่นำเสนอมีดังนี้ สองวงจรแรกคือวงจรรากที่สองที่ใช้วงจร CCCII และวงจรรวมด้านทานที่ควบคุมด้วยกระแส (Current-controlled resistor) เป็นพื้นฐาน วงจรรากที่สองที่นำเสนอมีคุณสมบัติคือ เหมาะกับการนำมาสร้างเป็นวงจรรวมอย่างมาก มีช่วงปฏิบัติงานทางอินพุตกว้าง มีเสถียรภาพทางอุณหภูมิดีมาก อันดับต่อมาคือวงจรเรียงกระแสที่มีความขึงตรงแบบหลายหน้าที่โดยใช้วงจรสายพานกระแสหนึ่งวงจรและใช้วงจรสะท้อนกระแสเจ็ดวงจร โครงสร้างของวงจรประกอบด้วยส่วนต่างๆ สามส่วนคือ วงจรแปลงแรงดันเป็นกระแส (V-I converter) วงจรเรียงกระแสที่มีความขึงตรง และวงจรแปลงกระแสเป็นแรงดัน (I-V converter) โดยวงจรที่นำเสนอมีคุณสมบัติที่โดดเด่นดังนี้ 1) เมื่อสัญญาณ

อินพุทแบบเฟสเดียวถูกป้อนเข้ามาในวงจร สัญญาณเข้าพุทสามารถเป็นฟังก์ชันของสัญญาณครึ่งคลื่นแบบบวก ครึ่งคลื่นแบบลบ เต็มคลื่นแบบบวกและเต็มคลื่นแบบลบได้ในวงจรเดียวโดยไม่ต้องมีเปลี่ยนรูปร่างของวงจรแต่อย่างใด 2) วงจรที่นำเสนอเหมาะกับการนำไปสร้างเป็นวงจรรวมทั้งเทคโนโลยีไบโพลาร์และเทคโนโลยีซีมอส 3) วงจรที่นำเสนอใช้วงจรสายพานกระแสหนึ่งวงจร ไดโอดสองตัวและตัวต้านทานแบบต่อลงกราวด์ห้าตัว การสร้างเป็นวงจรที่ใช้อุปกรณ์โซลิดสเตททั้งหมดสามารถทำได้โดยแทนไดโอดและตัวต้านทานด้วยไดโอดและตัวต้านทานที่สร้างจากมอสทรานซิสเตอร์ตามที่นำเสนอไว้ใน [11] และ [17] ดังนั้นวงจรที่นำเสนอจึงเหมาะกับการนำมาสร้างเป็นวงจรรวมยิ่งขึ้น 4) วงจรที่นำเสนอมีเสถียรภาพทางอุณหภูมิที่ดีมาก วงจรสุดท้ายคือวงจรบวกทางเวกเตอร์แบบหลายหน้าที่ หมายความว่าเอาท์พุทของวงจรสามารถได้จากการบวกกันระหว่างอินพุทที่เป็นกระแสกับกระแส อินพุทที่เป็นแรงดันกับแรงดันหรือระหว่างอินพุทที่เป็นแรงดันกับกระแส ซึ่งที่ผ่านมายังไม่มีวงจรที่มีคุณสมบัติดังกล่าวนำเสนอในวารสารใดๆ มาก่อน วงจรที่นำเสนอมีเสถียรภาพทางอุณหภูมิดีมาก

1.3 การพัฒนาในงานวิจัย

จากปัญหาและความสำคัญที่กล่าวมาจึงได้ทำการออกแบบวงจรไม่เป็นเชิงเส้นที่เหมาะสมกับการนำไปสร้างเป็นวงจรรวม วงจรไม่เป็นเชิงเส้นสามวงจรถูกนำเสนอ สองวงจรแรกได้แก่วงจรรากที่สองใช้เทคโนโลยีไบโพลาร์ วงจรที่สองคือวงจรเรียงกระแสที่มีความเที่ยงตรงแบบหลายหน้าที่โดยใช้วงจรสายพานกระแสที่สร้างด้วยเทคโนโลยีซีมอส และสุดท้ายคือวงจรบวกทางเวกเตอร์แบบหลายหน้าที่สร้างด้วยเทคโนโลยีซีมอส วงจรที่นำเสนอทั้งหมดจะเป็นวงจรที่เหมาะสมกับการนำไปสร้างเป็นวงจรรวมและเหมาะกับการประยุกต์ใช้งานในระบบโทรคมนาคม ระบบอิเล็กทรอนิกส์และระบบเครื่องมือวัดที่ใช้แรงดันต่ำ ผลการจำลองจะใช้โปรแกรม PSPICE มาช่วยตรวจสอบการทำงานและคุณสมบัติของวงจร

1.4 รายละเอียดในวิทยานิพนธ์

วิทยานิพนธ์นี้ได้ศึกษาวิจัยเพื่อออกแบบวงจรไม่เป็นเชิงเส้นสามวงจรถูกนำเสนอ วงจรรากที่สอง วงจรเรียงกระแสครึ่งคลื่นที่มีความเที่ยงตรงและวงจรบวกทางเวกเตอร์แบบหลายหน้าที่ โดยเนื้อหาจะแบ่งออกเป็น 6 บท โดยบทที่ 1 จะกล่าวถึงที่มาของงานวิจัยและวัตถุประสงค์ของงานวิจัย ส่วนเนื้อหาในบทต่อมามีดังต่อไปนี้

บทที่ 2 จะกล่าวถึงทฤษฎีการทำงานของไบโพลาร์และมอสทรานซิสเตอร์

บทที่ 3 จะกล่าวถึงวงจรย่อยและหลักการที่จะนำมาใช้ออกแบบวงจรไม่เป็นเชิงเส้นซึ่งเนื้อหาต่างๆ ได้แก่ วงจรสะท้อนกระแส วงจรสายพานกระแส วงจรสายพานกระแสควบคุมด้วยกระแส หลักการวงจรรากที่สอง หลักการเรียงกระแสที่มีความเที่ยงตรงและหลักการบวกทางเวกเตอร์

บทที่ 4 จะกล่าวถึงวงจรรากที่สองที่นำเสนอสองวงจร วงจรแรกเป็นวงจรรากที่สองที่มีอินพุทและเอาต์พุทอยู่ในรูปแรงดัน ส่วนวงจรที่สองเป็นวงจรรากที่สองที่มีอินพุทและเอาต์พุทอยู่ในรูปกระแส การจำลองและผลการจำลองการทำงานของวงจรที่นำเสนอด้วยโปรแกรม PSPICE

บทที่ 5 จะกล่าวถึงวงจรเรียงกระแสครึ่งคลื่น การวิเคราะห์ห้วงจรเรียงกระแสที่นำเสนอ การจำลองและผลการจำลองการทำงานของวงจรที่นำเสนอด้วยโปรแกรม PSPICE

บทที่ 6 จะกล่าวถึงวงจรบวกทางเวกเตอร์ด้วยมอสทรานซิสเตอร์ การจำลองและผลการจำลองการทำงานของวงจรที่นำเสนอด้วยโปรแกรม PSPICE และผลการทดลองจากวงจรที่สร้างขึ้นจริง

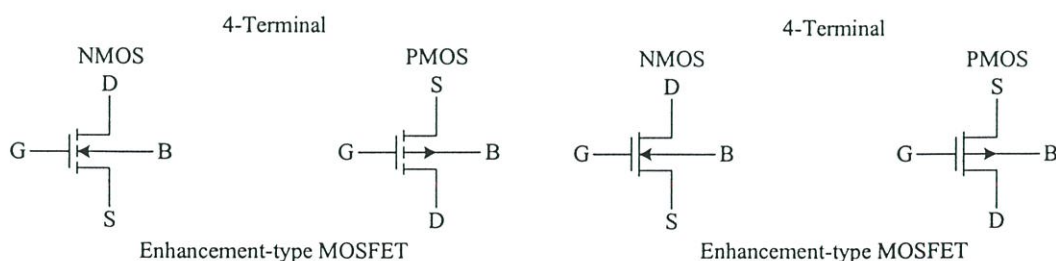
บทที่ 7 จะเป็นบทสรุปและข้อเสนอแนะ

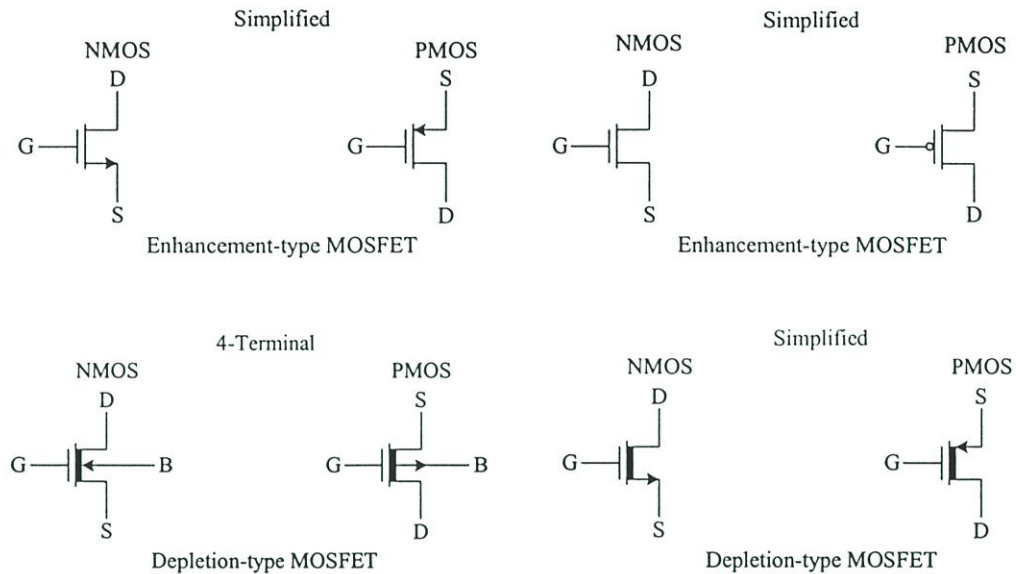
บทที่ 2

มอสทรานซิสเตอร์และไบโพลาร์ทรานซิสเตอร์

2.1 บทนำ

มอสทรานซิสเตอร์ (MOS Transistor) คืออุปกรณ์ที่ใช้สนามไฟฟ้ามาควบคุมการไหลของกระแสที่ไหลผ่านตัวมัน แนวความคิดเกี่ยวกับมอสทรานซิสเตอร์ได้มีการพัฒนามาก่อนการสร้างไบโพลาร์ทรานซิสเตอร์ (Bipolar Transistor) แล้ว ในต้นทศวรรษ 1930 ได้มีหลักฐานแสดงถึงการจดสิทธิบัตรสำหรับอุปกรณ์ที่คล้ายกับซิลิกอนมอสเฟท (MOSFET) สมัยใหม่แต่ไม่ได้สร้างขึ้นจากซิลิกอน โดยในสมัยนั้นในกระบวนการสร้างมีความยาก การควบคุมรอยสัมผัสหรือรอยต่อของฉนวนกับสารกึ่งตัวนำยังมีความยุ่งยากอีกทั้งขาดความเข้าใจในกระบวนการของฉนวนและสารกึ่งตัวนำ จึงทำให้อุปกรณ์ที่คล้ายมอสเฟทในสมัยนั้นไม่สามารถนำไปใช้งานจริงได้ จนกระทั่งมีการเกิดขึ้นมาของกระบวนการ Silicon planar และเทคโนโลยีสมัยใหม่ที่สามารถควบคุมรอยต่อระหว่างออกไซด์และซิลิกอนได้ดี ทำให้มอสทรานซิสเตอร์สามารถนำมาใช้งานได้จริงและเป็นที่แพร่หลายในปลายทศวรรษ 1970 จนกระทั่งถึงปัจจุบันนี้ มอสเป็นทรานซิสเตอร์ที่ทำงานโดยผลของสนามไฟฟ้าสามารถถูกแบ่งออกเป็นประเภทต่างๆ ได้หลายแบบขึ้นอยู่กับเกณฑ์ที่ใช้ในการแบ่ง เช่น ถ้าแบ่งตามชนิดของพาหะที่ใช้ในการนำกระแสจะสามารถแบ่งได้เป็นสองชนิดคือ มอสทรานซิสเตอร์ชนิดเอ็นแชนแนล (n-channel MOS transistor) ซึ่งเป็นทรานซิสเตอร์ที่ใช้อิเล็กตรอนในการนำกระแสและมอสทรานซิสเตอร์ชนิดพีแชนแนล (p-channel MOS transistor) เป็นทรานซิสเตอร์ที่ใช้โฮลเป็นพาหะในการนำกระแส สัญลักษณ์ของมอสทรานซิสเตอร์ชนิดพีแชนแนลและเอ็นแชนแนลแสดงได้ดังรูปที่ 2.1 แต่ถ้าแบ่งมอสทรานซิสเตอร์ตามลักษณะการทำงานจะสามารถแบ่งได้สองลักษณะคือทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมด (Enhancement mode transistor) และแบบดีพลีชัน โหมด (Depletion mode transistor)

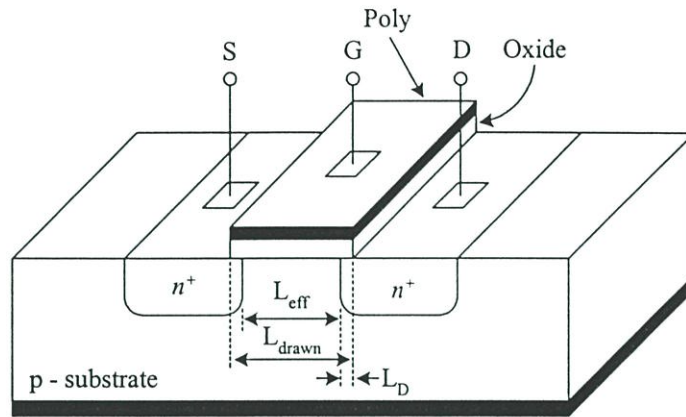




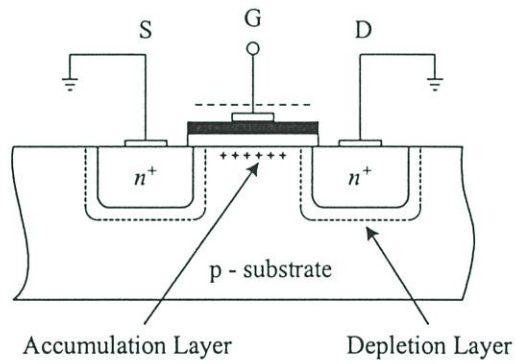
รูปที่ 2.1 สัญลักษณ์มอสทรานซิสเตอร์ชนิดต่างๆ

2.2 มอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนต์

มอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนต์เป็นชนิดที่นิยมใช้กันอย่างแพร่หลายมากกว่าชนิดดีฟิชั่น เพราะสามารถสร้างได้ด้วยเทคโนโลยีซีมอสแบบมาตรฐานโดยไม่ต้องใช้วิธีการที่พิเศษ รูปที่ 2.2 แสดงโครงสร้างมอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนต์แบบเอ็นแซนแนล ส่วนของซอร์ส (Source) และเดรน (Drain) สร้างขึ้นจากการแพร่อะตอมของสารเจือชนิดเอ็น (n-Type) ที่มีความหนาแน่นสูง (n^+) เข้าไปในแผ่นผลึกฐานรอง (Body หรือ Substrate) ของสารกึ่งตัวนำชนิดพี (p-Type) ซึ่งเป็นแผ่นผลึกซิลิกอนรูปเดี่ยว ส่วนของเกต (Gate) จะเป็นโลหะหรือชั้นของโพลีซิลิกอนที่ซ้อนอยู่บนชั้นของออกไซด์ โดยมีโลหะอลูมิเนียมเป็นขั้วต่อไฟฟ้า การทำงานของมอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนต์โดยอธิบายเทียบกับทรานซิสเตอร์ชนิดเอ็นแซนแนล สามารถพิจารณาได้ตามโครงสร้างรูปที่ 2.3 ซึ่งแสดงถึงการทำงานในช่วงต่างๆ ของ V_{DS} และ V_{GS} จากรูป 2.3(ก) ซอร์ส เดรนและฐานต่อลงกราวด์ ในกรณีนี้มีผลทำให้ทรานซิสเตอร์ทำงานคล้ายกับตัวเก็บประจุโดยเกตและผิวของซิลิกอนได้ฉนวนซิลิกอนไดออกไซด์ทำหน้าที่เสมือนแผ่นระนาบ (Plate) ของตัวเก็บประจุ ซึ่งมีซิลิกอนไดออกไซด์ทำหน้าที่เป็นฉนวนคั่นระหว่างกลาง ถ้า V_{GS} มีค่าเป็นลบ ประจุพาหะชนิดบวกหรือโฮล (Hole) จะถูกดูดเข้ามาสะสมบริเวณแซนแนลมีผลให้บริเวณแซนแนลกลายเป็น p^+ และเรียกว่า “แซนแนลสะสม” (Accumulate channel) บริเวณซอร์สและเดรนที่เป็น n^+ ถูกแยกจากกันด้วยแซนแนล p^+ เมื่อมองในลักษณะวงจรสมมูลแล้วจะพบว่า มีลักษณะของไดโอดสองตัวต่อหันหลังชนกัน ดังนั้นถ้าจะมีกระแสไหลได้ แรงดันที่ซอร์สและเดรนจะต้องมีค่ามากๆ ซึ่งกระแสที่เกิดขึ้นจะเป็นกระแสรั่วไหลหรือกรณีที่แรงดันเดรนซอร์สมีค่ามากๆ จะทำให้ทรานซิสเตอร์เบรกควาน์

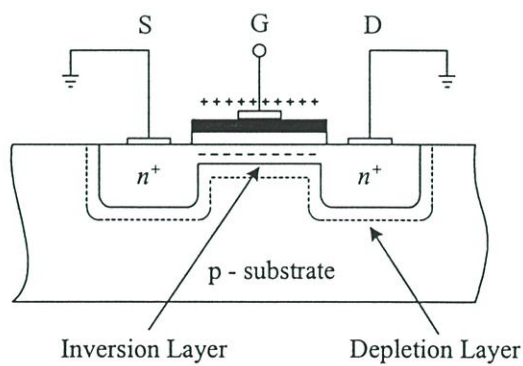


รูปที่ 2.2 โครงสร้างของมอสทรานซิสเตอร์ชนิดเอ็นแชนแนล



$$V_{GS} \ll 0$$

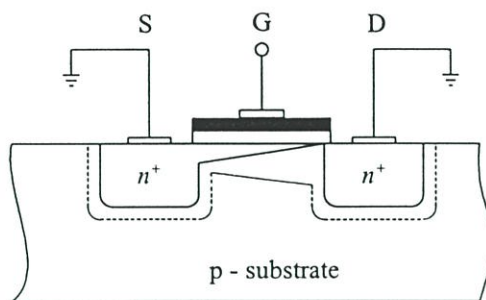
(ก)



$$V_{GS} > V_{TH}$$

$$V_{DS} = 0$$

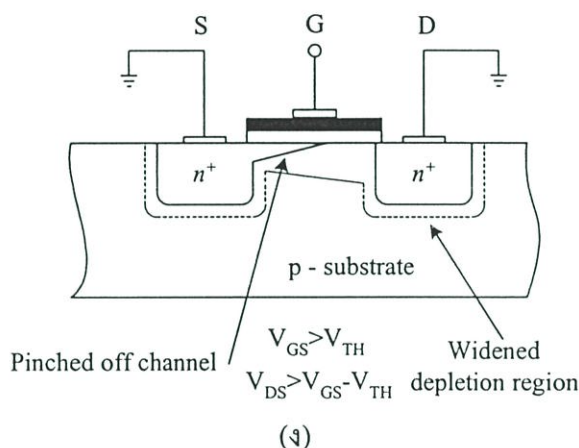
(ข)



$$V_{GS} > V_{TH}$$

$$V_{DS} = V_{GS} - V_{TH}$$

(ค)



รูปที่ 2.3 การทำงานของมอสทรานซิสเตอร์ในช่วงต่างๆ

ในกรณีที่แรงดันเกตมีค่าเป็นบวกเล็กน้อย ประจุบวกใต้แผ่นเกตจะถูกผลักออกไปทำให้ แชนแนลเปลี่ยนไปเป็น p และเป็นบริเวณปลอดพาหะ (Depletion region) ในที่สุด เมื่อแรงดันที่ เกตเพิ่มมากขึ้นประจุลบหรืออิเล็กตรอนจะถูกดึงดูดเข้ามาที่บริเวณแชนแนลและแชนแนลจะแปร สภาพเป็นบริเวณ n ตามรูป 2.3(ข) ซึ่งเชื่อมต่อบริเวณซอร์สและเดรนเข้าด้วยกันและเรียกว่า แชนแนลกลับ (Inverted channel) แรงดันเกตซอร์สที่ทำให้ความหนาแน่นของอิเล็กตรอนได้เกณฑ์ ค่าเท่ากับความหนาแน่นของโฮลบริเวณฐานรองเป็นนิยามของแรงดันแทรชโฮล (Threshold voltage: V_{TH}) ของมอสทรานซิสเตอร์ใช้สัญลักษณ์ V_{TH} สำหรับค่าแรงดันเกตซอร์สมากกว่า V_{TH} จะมีแชนแนลชนิดเอ็นเกิดขึ้นและสามารถเกิดการนำไฟฟ้าระหว่างเดรนและซอร์สได้ สำหรับกรณี ค่าแรงดันระหว่างเกตและซอร์สน้อยกว่า V_{TH} ปกติจะสมมติว่าทรานซิสเตอร์ไม่ทำงานและไม่มี กระแสไหลระหว่างซอร์สและเดรน แต่อย่างไรก็ตามสมมติว่าไม่มีกระแสไหลระหว่างซอร์สและ เดรนระหว่างที่ทรานซิสเตอร์ไม่นำกระแสนั้นเป็นเพียงการประมาณเท่านั้น ในความเป็นจริงใน กรณีที่แรงดันที่เกตมีค่าใกล้เคียง V_{TH} จะไม่ทำให้เกิดการเปลี่ยนแปลงของกระแสอย่างทันทีทันใด

แต่จะเกิดกระแสต่ำกว่าทรานซิสต์ (Subthreshold current) สามารถไหลได้ในปริมาณเล็กน้อยซึ่งการทำงานในลักษณะนี้จะมีคุณสมบัติเหมือนไบโพลาร์ทรานซิสเตอร์ เมื่อแรงดันระหว่างเกตและซอร์ส V_{GS} มีค่ามากกว่า V_{TH} จะทำให้แชนแนลเกิดขึ้น ดังนั้นเมื่อ V_{GS} เพิ่มขึ้นความหนาแน่นของอิเล็กตรอนในแชนแนลก็จะเพิ่มขึ้นด้วยและสรุปได้ว่าความหนาแน่นของประจุพาหะจะแปรผันตาม $V_{GS} - V_{TH}$ ซึ่งนิยามเป็นแรงดันระหว่างเกตและซอร์สประสิทธิผลซึ่งใช้สัญลักษณ์คือ " V_{eff} " ซึ่งค่าความหนาแน่นของประจุอิเล็กตรอนกำหนดได้คือ

$$Q = C_{ox}(V_{GS} - V_{TH}) = C_{ox}V_{eff} \quad (2.1)$$

โดยที่ C_{ox} คือค่าความจุไฟฟ้าที่เกตต่อหนึ่งหน่วยพื้นที่เมื่อแรงดันที่เดรนมีค่ามากกว่าศูนย์โวลต์เล็กน้อยทำให้เกิดความต่างศักย์ระหว่างซอร์สและเดรน มีผลให้เกิดกระแสไหลจากเดรนไปซอร์ส ความสัมพันธ์ระหว่าง V_{GS} และกระแส I_D จะเหมือนกับกรณีของความต้านทานซึ่งมีความสัมพันธ์เป็น

$$I_D = \mu Q \frac{W}{L} V_{DS} \quad (2.2)$$

ในขณะที่ μ คือค่าความคล่องตัวของอิเล็กตรอนที่ผิวซิลิกอนและ Q เป็นค่าความหนาแน่นของประจุในแชนแนลต่อหนึ่งหน่วยพื้นที่ จากสมการที่ (2.1) และ (2.2) จะได้ว่า

$$I_D = \mu C_{ox} \frac{W}{L} (V_{GS} - V_{TH}) V_{DS} \quad (2.3)$$

สมการ (2.3) เป็นความสัมพันธ์ที่สามารถใช้ได้เพียงกรณีแรงดันระหว่างเดรนและซอร์สมีค่าเข้าใกล้ศูนย์ การทำงานของมอสทรานซิสเตอร์ในเชิงโครงสร้างอธิบายได้ตามรูปที่ 2.3(จ) โดยเมื่อ V_{GS} มากกว่า V_{TH} และ V_{DS} เท่ากับ 0 ซึ่งขณะนี้แชนแนลถูกเหนี่ยวนำให้เกิดขึ้นแต่ไม่มีกระแสไหล เนื่องจากแรงดันระหว่างซอร์สและเดรนมีค่าเป็นศูนย์โวลต์และเมื่อให้แรงดัน V_{GS} ค่าน้อยๆ ค่าหนึ่งจะทำให้เกิดมีกระแสไหลผ่านแชนแนลได้ ซึ่งการทำงานของมอสทรานซิสเตอร์ในช่วงนี้เสมือนเป็นตัวต้านทานมีความสัมพันธ์เป็นไปตามสมการ (2.3) และแสดงได้ด้วยกราฟในรูปที่ 2.3(ข) และจะเห็นว่า I_D และ V_{DS} สัมพันธ์กันอย่างสิ้นเชิงสำหรับค่า V_{DS} น้อยๆ เมื่อแรงดันระหว่างเดรนและซอร์สเพิ่มมากขึ้น ความหนาแน่นของประจุพาหะที่แชนแนลจะลดลงตามแนวแชนแนลจากซอร์สไปเดรนตามรูปที่ 2.3(ค) การลดลงของประจุพาหะในแชนแนลนี้มีผลให้เกิดแรงดันตกคร่อมแชนแนลที่ตำแหน่งต่างๆ ไม่เท่ากัน กล่าวคือสมมติว่าแรงดันที่เดรนมีค่ามากกว่าแรงดันที่ซอร์ส

จะมีการเพิ่มขึ้นของแรงดันจากซอร์สไปเดรนอย่างต่อเนื่องภายในแชนแนล มีผลทำให้แรงดันตกคร่อมระหว่างเกตและแชนแนลจะมีค่าสูงสุดเท่ากับ V_{GS} ที่ตำแหน่งด้านซอร์สและแรงดันเกตแชนแนลมีค่าต่ำสุดที่ตำแหน่งปลายด้านเดรนและแรงดันเกตที่ทำให้เกิดแชนแนลคือ $V_G = V_{GS} - V_{TH}$ เมื่อ $V_{GS} < V_{TH}$ กระแสจะไม่ไหลและไม่มีแชนแนลเกิดขึ้นเพื่อที่จะทำให้แชนแนลเกิดขึ้นได้เป็นแนวยาวไปจนถึงสุดปลายด้านเดรน แรงดันเกตจะต้องมีค่ามากกว่า V_{DS} นั่นคือ $V_G > V_{DS}$ หรือ $V_{GS} - V_{TH} > V_{DS}$ ซึ่งหมายถึงแรงดันที่เกตเมื่อเปรียบเทียบกับทุกจุดในแนวแชนแนลจะต้องมีศักย์เป็นบวกจึงจะทำให้เกิดแชนแนล โดยในขณะนี้ทรานซิสเตอร์ทำงานและอยู่ในช่วงอิมิตัว กระแสเดรน I_D จะมีค่าเพิ่มขึ้นตามการเพิ่มของแรงดัน V_{DS} อย่างไม่เป็นเชิงเส้นตามกราฟในรูปที่ 2.3(ค) การทำงานของทรานซิสเตอร์ในย่านนี้ $V_{DS} < V_{GS} - V_{TH}$ เรียกว่าช่วงไม่อิมิตัว (Non-saturation region) เมื่อ V_{DS} มีค่ามากขึ้นจนกระทั่งค่า $V_{DS} = V_{GS} - V_{TH}$ ทรานซิสเตอร์เริ่มเข้าสู่สภาวะอิมิตัวและลักษณะโครงสร้างของทรานซิสเตอร์ในช่วงนี้แสดงได้ดังรูป 2.3(ค) และเมื่อค่าของแรงดัน V_{DS} เพิ่มขึ้นจนกระทั่ง $V_{GS} > V_{DS} - V_{TH}$ ในกรณีนี้แรงดันที่ตกคร่อมแชนแนลที่ปลายด้านเดรนมีค่าสูงกว่า $V_{GS} - V_{DS}$ ดังนั้นจะทำให้เกิดภาวะพินชออฟ (Pinch off) กล่าวคือ แชนแนลซึ่งเป็นช่องทางเดินกระแสจะขาดออก เริ่มจากบริเวณด้านเดรน ทั้งนี้เนื่องจากไม่มีสนามไฟฟ้าซึ่งจะมาเหนี่ยวนำให้มีการสะสมของประจุลบเพื่อทำหน้าที่เป็นแชนแนล ดังนั้นช่องทางเดินกระแสจึงขาดออกจากกันดังแสดงดังรูป 2.3(ง) และจะมีกระแสแพร่ (Diffusion current) จากส่วนของซอร์สไปยังเดรน ช่องทางเดินกระแสจะแสดงคุณสมบัติความต้านทานสูงและคล้ายกับเป็นแหล่งจ่ายกระแสคงที่ กระแสเดรนในภาวะนี้จึงมีค่าคงที่แม้ว่า V_{DS} จะมีค่าเพิ่มขึ้นก็ตามแสดงในกราฟตามรูปที่ 2.3(ง) การทำงานของทรานซิสเตอร์ในย่านนี้เรียกว่าช่วงอิมิตัว (Saturation region) คุณสมบัติการทำงานของมอสทรานซิสเตอร์จะพิจารณาได้จากแบบจำลองสัญญาณขนาดใหญ่ดังแสดงในรูปที่ 2.4 สมการแสดงความสัมพันธ์ระหว่างกระแสและแรงดันสำหรับมอสทรานซิสเตอร์ทำงานในช่วงไม่อิมิตัวสามารถแสดงได้คือ

$$I_D = \beta \left[(V_{GS} - V_{TH}) - \left(\frac{V_{DS}}{2} \right) \right] V_{DS} (1 + \lambda V_{DS}) \quad (2.4)$$

โดยที่ $\beta = K' W/L$

$$K' = \mu_0 C_{ox}$$

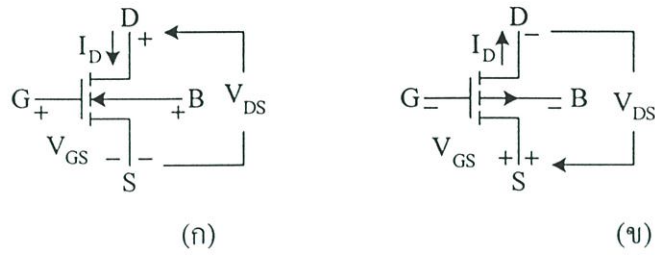
μ_0 คือค่าความคล่องตัวของพาหะในช่องทางเดินกระแส ($\text{cm}^2/\text{volt}\cdot\text{second}$)

$C_{ox} = \epsilon_{ox}/t_{ox}$ คือค่าความจุไฟฟ้าต่อหนึ่งหน่วยพื้นที่ของเกตออกไซด์ (F/cm^2)

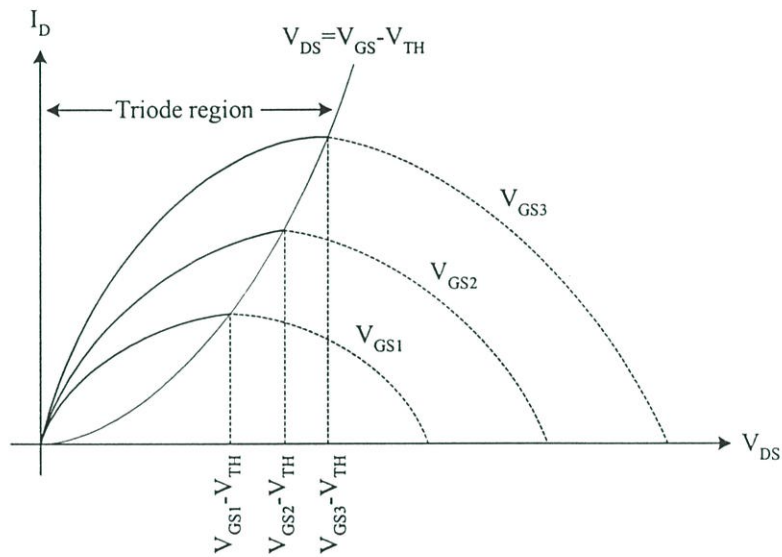
W คือความกว้างประสิทธิผลของแชนแนล

L คือความยาวประสิทธิผลของแชนแนล

λ คือ ค่าความยาวของแชนแนล (Channel length modulation parameter) มีหน่วยเป็น volt^{-1}



รูปที่ 2.4 การไบอัสมอสทรานซิสเตอร์ (ก) NMOS (ข) PMOS



รูปที่ 2.5 กราฟความสัมพันธ์ระหว่าง I_D และ V_{DS} เมื่อ λ เท่ากับศูนย์

แรงดันแทชโฮลด์กำหนดได้คือ

$$V_{TH} = V_{TH0} + \gamma \left(\sqrt{2|\phi_F| + V_{SB}} - \sqrt{2|\phi_F|} \right) \tag{2.5}$$

จากสมการ (2.4) สามารถทำงานได้ในช่วงต่างๆ ขึ้นกับค่า $V_{GS} - V_{TH}$ ถ้าค่า $V_{GS} - V_{TH}$ เป็นศูนย์หรือลบ มอสทรานซิสเตอร์จะอยู่ในช่วงคัทออฟซึ่งแชนแนลจะมีพฤติกรรมเหมือนเปิดวงจรซึ่งเขียนเป็นความสัมพันธ์ได้เป็น

$$I_D = 0 \text{ เมื่อ } (V_{GS} - V_{TH}) \leq 0 \tag{2.6}$$

จากสมการ (2.4) สมมติให้ λ เท่ากับศูนย์ นำมาเขียนกราฟได้ตามรูปที่ 2.5 สำหรับค่า $V_{GS} - V_{TH}$ ค่าต่างๆ จุด สูงสุดของกราฟแต่ละเส้นเรียกว่าจุดอิ่มตัว โดยค่าต่างๆ ของ V_{DS} ที่เกิดขึ้นที่ค่านี้เรียกว่าแรงดันอิ่มตัว

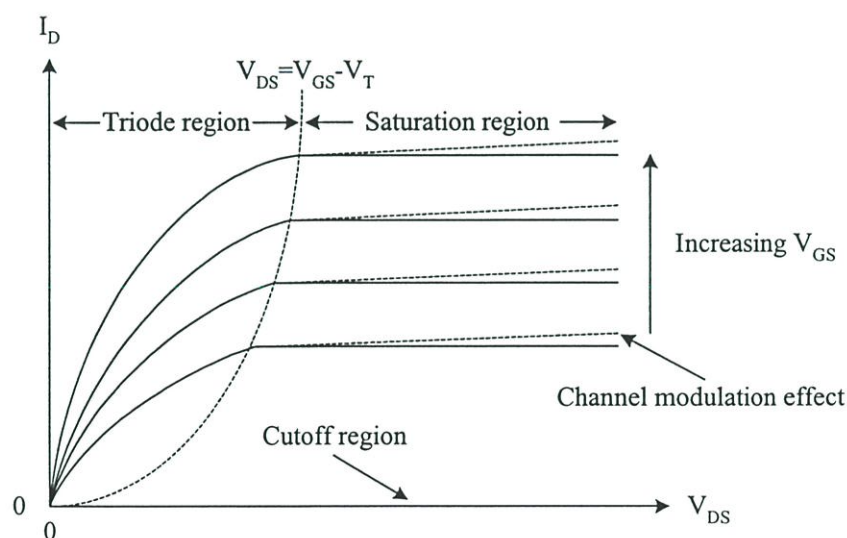
$$V_{DS(sat)} = V_{GS} - V_{TH} \quad (2.7)$$

แรงดัน $V_{DS(sat)}$ เป็นค่าที่แบ่งขอบเขตการทำงานโดยค่า V_{DS} น้อยกว่า $V_{DS(sat)}$ มอสทรานซิสเตอร์จะทำงานในช่วงไม่อิ่มตัวตามสมการ (2.4) และมีเงื่อนไขว่า

$$0 < V_{DS} \leq (V_{GS} - V_{TH}) \quad (2.8)$$

เมื่อ V_{DS} มีค่ามากกว่า $V_{DS(sat)}$ ช่วงนี้เรียกว่าช่วงอิ่มตัว ช่วงนี้กระแส I_D ไม่ขึ้นกับ V_{DS} ถ้าสมมติว่าไม่พิจารณาผลของ λ จะได้ความสัมพันธ์เป็น

$$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) ; 0 < (V_{GS} - V_{TH}) \leq V_{DS} \quad (2.9)$$



รูปที่ 2.6 คุณสมบัติทางเอาต์พุตของมอสทรานซิสเตอร์

จากรูปที่ 2.6 แสดงถึงคุณสมบัติทางเอาต์พุตของมอสทรานซิสเตอร์ที่ได้จากสมการที่ (2.4), (2.6), (2.7), (2.8) และ (2.9) โดยที่เส้นที่บดคือกราฟที่ไม่พิจารณาถึงผลของ λ โดยกำหนด λ เท่ากับ 0 ส่วนเส้นประคือกราฟที่พิจารณาผลของ λ โดยกำหนด λ ไม่เท่ากับ 0 รวมอยู่ด้วย

2.3 วงจรเสมือนสัญญาณขนาดเล็กของมอสทรานซิสเตอร์

วงจรเสมือนสัญญาณขนาดเล็ก (Small-signal equivalent circuit) ของมอสทรานซิสเตอร์เป็นการแทนอุปกรณ์มอสทรานซิสเตอร์ด้วยวงจรไฟฟ้าเพื่อนำไปใช้การวิเคราะห์ผลตอบสนองหรือพฤติกรรมของสัญญาณขนาดเล็ก โดยพิจารณาแยกกับการวิเคราะห์สัญญาณขนาดใหญ่ซึ่งพิจารณาเป็นปริมาณทางไฟฟ้ากระแสตรง มอสทรานซิสเตอร์มีพฤติกรรมเป็นแรงดันควบคุมแหล่งกำเนิดกระแส (Voltage-controlled current source) โดยให้สัญญาณ v_{gs} ทำให้เกิดกระแส $g_m v_{gs}$ ทางด้านขาเดรน ความต้านทานทางอินพุตจะมีค่าสูงมากในทางปฏิบัติ ในทางอุดมคติถือว่ามีค่าเป็นอนันต์ ความต้านทานที่ทางด้านขาเดรนมีค่าสูง ในการพิจารณาอย่างง่าย ๆ จะสมมติว่ามีค่าเป็นอนันต์ตามรูปที่ 2.7(ก) ข้อเสียของแบบจำลองสัญญาณขนาดเล็กในรูป 2.7(ก) ก็จะเป็นการสมมุติว่ากระแสเดรนจะอยู่ในช่วงอิ่มตัวและไม่ขึ้นกับแรงดันเดรนซึ่งจากหัวข้อที่กล่าวมาข้างต้นพบว่าคุณสมบัติของมอสทรานซิสเตอร์ในช่วงอิ่มตัวนั้นจริงๆ แล้วขึ้นอยู่กับ V_{DS} ในลักษณะเชิงเส้นทำให้แบบจำลองได้เปลี่ยนไปเป็นรูป 2.7(ข) โดยมีตัวต้านทาน r_o มาต่ออยู่ระหว่างขาเดรนและขาซอร์สซึ่งมีค่าประมาณ

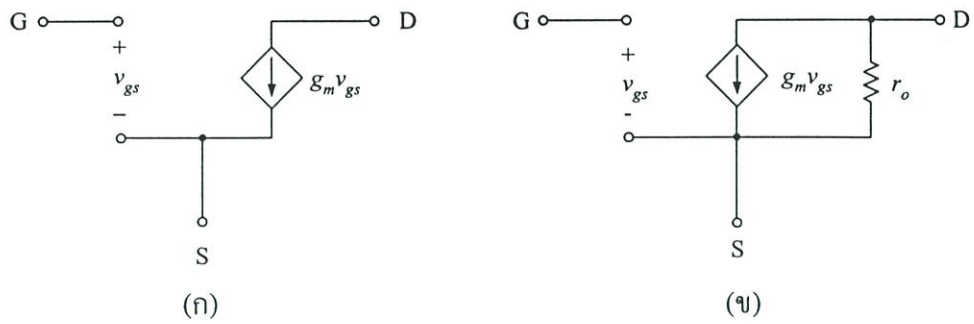
$$r_o \cong \frac{|V_A|}{I_D} \quad (2.10)$$

โดยที่ V_A เท่ากับ $1/\lambda$ โดยทั่วไปค่า r_o อยู่ในช่วง 10 ถึง 1000 k Ω ค่า r_o ที่พิจารณาข้างต้นเป็นการพิจารณาโมสทรานซิสเตอร์ที่ทำงานในช่วงอิ่มตัวซึ่งให้ค่าความต้านทานที่ทางเอาต์พุตมีค่ามาก แต่ขณะที่มอสทรานซิสเตอร์ที่ทำงานในช่วงไม่อิ่มตัวนั้นค่าความต้านทานที่ทางออกจะมีค่าเป็น

$$r_o = \frac{1}{g_{ds}} = \frac{\partial V_{ds}}{\partial I_D} \cong \frac{1}{\beta(V_{GS} - V_{TH} - V_{DS})} \quad (2.11)$$

ค่าพารามิเตอร์ที่สำคัญอีกค่าหนึ่งในการวิเคราะห์สัญญาณขนาดเล็กคือค่าทรานส์คอนดักแตนซ์ g_m ซึ่งกำหนดได้คือ

$$g_m = \frac{\partial I_D}{\partial V_{gs}} \quad (2.12)$$



รูปที่ 2.7 แบบจำลองสัญญาณขนาดเล็กของมอสเฟต (ก) ไม่พิจารณาผลของ λ ขณะทำงานในช่วงอิมิตัว (ข) พิจารณาผลของ λ โดยเพิ่มความต้านทานที่ทางออก

ในกรณีที่มอสทรานซิสเตอร์ทำงานในช่วงไม่อิมิตัว จากสมการ (2.12) จะได้

$$g_m = \sqrt{\frac{2K'W}{L} |I_D| (1 + \lambda V_{DS})} \cong \sqrt{\frac{2K'W}{L} |I_D|} \quad (2.13)$$

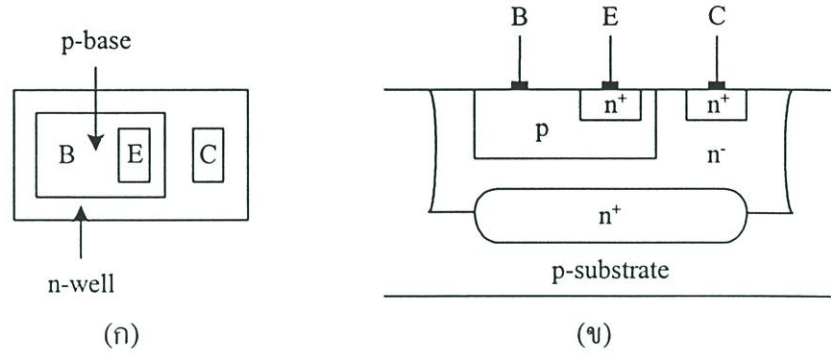
จากสมการ (2.13) พบว่าค่าของ g_m ซึ่งเป็นพารามิเตอร์ของสัญญาณขนาดเล็กขึ้นอยู่กับค่ากระแสเดรนเป็นเงื่อนไขการทำงานของสัญญาณขนาดใหญ่และในกรณีที่มอสทรานซิสเตอร์ทำงานในช่วงไม่อิมิตัวจะได้

$$g_m = \frac{K'W}{L} V_{DS} (1 + \lambda V_{DS}) \cong \frac{K'W}{L} V_{DS} \quad (2.14)$$

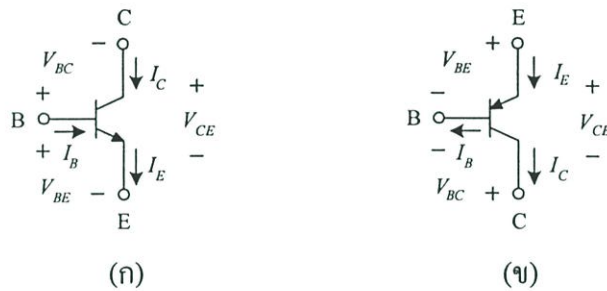
ในกรณีเมื่อฐานรองไม่ได้ต่อกับขาซอลัสแบบจำลองก็จะเพิ่มรายละเอียดเข้าไปอีก แต่สำหรับวิทยานิพนธ์นี้กำหนดให้ฐานรองต่อกับขาซอลัสทุกตัวดังนั้นแบบจำลองดังกล่าวจึงไม่ขอล่าถึง

2.4 ไบโพลาร์ทรานซิสเตอร์

ไบโพลาร์ทรานซิสเตอร์สามารถแบ่งแยกออกได้สองชนิดคือ NPN และ PNP ซึ่งขึ้นอยู่กับโครงสร้างของสารกึ่งตัวนำที่นำมาสร้าง ภาพตัดที่แสดงให้เห็นโครงสร้างภายในของไบโพลาร์ทรานซิสเตอร์ชนิด NPN แสดงดังรูป 2.8(ก) และสามารถแสดงเป็นโครงสร้างอย่างง่ายแสดงดังรูปที่ 2.8(ข)



รูปที่ 2.8 โครงสร้างของไบโพลาร์ทรานซิสเตอร์ชนิด NPN (ก) ภาพตัดด้านข้างแสดงโครงสร้าง (ข) โครงสร้างอย่างง่าย

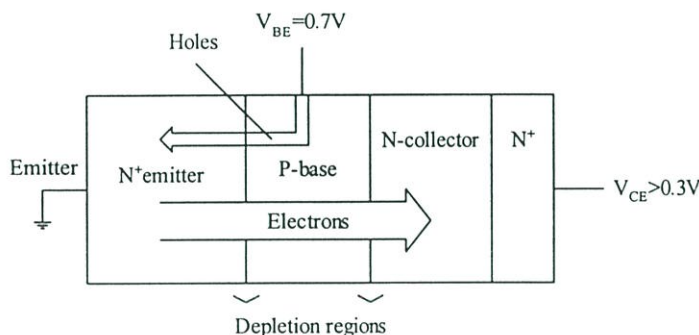


รูปที่ 2.9 สัญลักษณ์ของไบโพลาร์ทรานซิสเตอร์และการไบอัส (ก) ชนิด NPN (ข) ชนิด PNP

รูปที่ 2.9 แสดงสัญลักษณ์ของไบโพลาร์ทรานซิสเตอร์ชนิด NPN และ PNP ความแตกต่างระหว่างของทรานซิสเตอร์ทั้งสองชนิดคือ แรงดันที่ใช้ไบอัสและทิศทางการไหลของกระแสที่ขาเบส ซึ่งการไบอัสและทิศทางการไหลของกระแสที่ขาคอลเลคเตอร์และอิมิตเตอร์แสดงดังรูปที่ 2.10 การอธิบายการทำงานของไบโพลาร์ทรานซิสเตอร์จะอธิบายโดยใช้ไบโพลาร์ทรานซิสเตอร์ชนิด NPN โดยกำหนดให้ขาอิมิตเตอร์ต่ออยู่กับกราวด์ จากรูปที่ 2.10 สามารถอธิบายการทำงานของไบโพลาร์ทรานซิสเตอร์ได้ดังนี้ ถ้าแรงดันไบอัส V_B มีค่าน้อยกว่า 0.5V ไบโพลาร์ทรานซิสเตอร์จะไม่ทำงานและไม่มีกระแสคอลเลคเตอร์ไหล แต่อย่างไรก็ตามเมื่อรอยต่อ PN ได้รับไบอัสตรงจะเริ่มต้นมีกระแสไหลจากขาเบสสู่ขาอิมิตเตอร์แต่จะเป็นกระแสเล็กน้อยเท่านั้น แต่ถ้ากระแสที่ไหลเข้าที่ขาเบสมีค่ามากขึ้นมันจะเป็นสัดส่วนกับกระแสที่ไหลที่ขาคอลเลคเตอร์ ดังนั้นไบโพลาร์ทรานซิสเตอร์ชนิด NPN สามารถพิจารณาเป็นตัวขยายกระแสในช่วงความถี่ต่ำ ในกรณีที่ไบโพลาร์ทรานซิสเตอร์ทำงานและที่รอยต่อคอลเลคเตอร์และเบสได้รับไบอัสกลับ กระแสที่ขาเบสจำนวนเล็กน้อยจะทำหน้าที่ควบคุมกระแสจำนวนมากที่ไหลระหว่างขาคอลเลคเตอร์และอิมิตเตอร์

เมื่อกระแสคอลเลกเตอร์ถูกประมาณให้เท่ากับกระแสอิเล็กตรอนที่ไหลจากอิมิตเตอร์สู่ขาเบส และจำนวนของกระแสอิเล็กตรอนนี้จะถูกกำหนดโดยแรงดันระหว่างเบสและอิมิตเตอร์ ซึ่งกระแสคอลเลกเตอร์จะสามารถแสดงอยู่ในรูปเอ็กซ์โพเนนเชียลที่มีความสัมพันธ์กับแรงดันระหว่างเบสและอิมิตเตอร์คือ

$$I_C = I_S e^{V_{BE}/V_T} \quad (2.27)$$

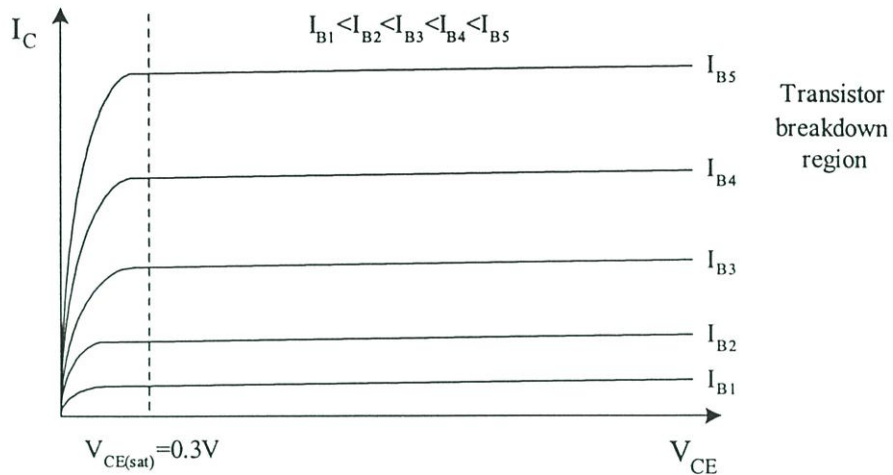


รูปที่ 2.10 การทำงานของไบโพลาร์ทรานซิสเตอร์ชนิด NPN

เมื่อ V_T คือ Thermal voltage I_S คือ Scale current กระแส I_S จะเป็นสัดส่วนกับพื้นที่ของรอยต่อเบสและอิมิตเตอร์ กระแสเบสกำหนดได้โดยกระแสโฮลที่ไหลจากเบสสู่ขาอิมิตเตอร์โดยมีลักษณะความสัมพันธ์ระหว่างแรงดันเบสและอิมิตเตอร์ (V_{BE}) เป็นเอ็กซ์โพเนนเชียล ผลก็คืออัตราส่วนของกระแสคอลเลกเตอร์ต่อกระแสเบสจะมีค่าคงที่ การประมาณเบื้องต้นจะขึ้นอยู่กับแรงดันและกระแส อัตราส่วนนี้โดยทั่วไปจะแสดงได้คือ β ซึ่งกำหนดได้คือ

$$\beta = \frac{I_C}{I_B} \quad (2.28)$$

เมื่อ I_C และ I_B คือกระแสเบสและกระแสคอลเลกเตอร์ โดยทั่วไปค่า β จะมีค่าประมาณ 50 ถึง 200



รูปที่ 2.11 ความสัมพันธ์โดยทั่วไปของ I_C และ V_{CE}

สมการที่ (2.27) แสดงให้เห็นว่ากระแสคอลเลกเตอร์จะไม่ขึ้นอยู่กับแรงดันที่คอลเลกเตอร์ เพื่อแสดงให้เห็นถึงจุดนี้ โดยทั่วไปการพล็อตกระแส I_C ต่อฟังก์ชันของแรงดันคอลเลกเตอร์และอีมิเตอร์ (V_{CE}) ต่อการเปลี่ยนค่าของ I_B สามารถแสดงได้ดังรูปที่ 2.11 ลักษณะของกราฟจะไม่แบนราบเมื่อ $V_{CE} > V_{CE(sat)}$ เป็นช่วงที่แสดงว่ากระแส I_C จะขึ้นอยู่กับแรงดัน V_{CE} ช่วงนี้จะเป็นช่วงลิเนียร์ โดยเส้นกราฟจะตัดกับแกน V_{CE} ที่ V_{CE} เท่ากับ V_A สำหรับทุกค่าของ I_B ค่าแรงดัน V_A จะถูกเรียกว่า Early voltage ของไบโพลาร์ทรานซิสเตอร์ ซึ่งปกติจะมีค่าอยู่ในช่วง 50V ถึง 100V ดังนั้นสมการที่ (2.27) จะสามารถเขียนใหม่ได้เป็น

$$I_C = I_S e^{V_{BE}/V_T} \left(1 + \frac{V_{CE}}{V_A} \right) \tag{2.29}$$

2.5 บทสรุป

ในบทนี้กล่าวถึงชนิดต่างๆ ของมอสทรานซิสเตอร์และไบโพลาร์ทรานซิสเตอร์ โดยแบ่งตามลักษณะการทำงานได้เป็นมอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนต์โหนดและมอสทรานซิสเตอร์ชนิดดีพลีชันโหนด อธิบายถึงโครงสร้างและลักษณะการทำงาน การเกิดช่องกระแส แบบจำลองสัญญาณขนาดใหญ่ แบบจำลองสัญญาณขนาดเล็ก การตอบสนองทางความถี่ของทรานซิสเตอร์ ทั้งแบบมอสและไบโพลาร์ วงจรเสมือนมอสทรานซิสเตอร์ที่ความถี่สูงซึ่งจะต้องทำการพิจารณาถึงค่าความจุไฟฟ้าที่เกิดขึ้นจากโครงสร้างของมอสทรานซิสเตอร์ด้วย อิทธิพลของอุณหภูมิที่มีต่อมอสทรานซิสเตอร์แบบจำลองของมอสทรานซิสเตอร์ที่ใช้ในโปรแกรมจำลองการทำงาน

บทที่ 3

วงจรร้อยและหลักการที่ใช้ในนิพนธ์

3.1 บทนำ

ในบทนี้จะกล่าวถึงวงจรร้อยที่นำมาใช้สร้างวงจรมิใช่เป็นเชิงเส้นที่จะนำเสนอในบทที่ 4, 5 และ 6 จากนั้นจะกล่าวถึงวงจรมิใช่เป็นเชิงเส้นได้แก่ วงจรรอกที่สอง วงจรเรียงกระแสที่มีความเที่ยงตรง และวงจรวกทางเวกเตอร์ที่ได้เผยแพร่ในวารสารต่างๆ เพื่อทำความเข้าใจในหลักการทำงานของวงจรร้อยเหล่านั้น โดยเนื้อหาต่างๆ มีดังต่อไปนี้

3.2 วงจรสะท้อนกระแส

วงจรถัดกระแส (Current mirror) เป็นวงจรถัดกระแสที่สำคัญอย่างมากสำหรับการออกแบบวงจรถัดกระแสที่ออกแบบโดยใช้หลักการของวงจรรวม วงจรถัดกระแสที่เป็นที่นิยมและใช้งานเราจะเห็นกันอยู่ประมาณ 4 วงจร แต่อย่างไรก็ตามที่ผ่านมามีวงจรถัดกระแสที่ได้รับการพัฒนาและเผยแพร่มาอย่างต่อเนื่องจนถึงปัจจุบัน แต่ในบทนี้จะขอกกล่าวถึงเพียง 4 แบบเท่านั้นคือ วงจรถัดกระแสแบบพื้นฐาน วงจรถัดกระแสแบบคาคโคต วงจรถัดกระแสแบบ Wilson และวงจรถัดกระแสแบบ Wilson ชนิดปรับปรุงซึ่งรายละเอียดมีดังนี้

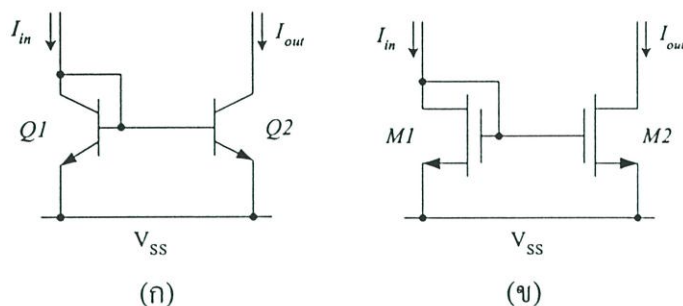
3.2.1 วงจรถัดกระแสแบบพื้นฐาน

วงจรถัดกระแสแสดงในรูปที่ 3.1 เป็นวงจรถัดกระแสแบบพื้นฐานที่ใช้ทรานซิสเตอร์เพียงสองตัวเท่านั้น วงจรถัดกระแสสร้างจากไบโพลาร์ทรานซิสเตอร์สามารถแสดงได้ดังรูปที่ 3.1(ก) ความสัมพันธ์ระหว่างกระแส I_{out} และกระแส I_{in} สามารถแสดงได้คือ

$$I_{out} = (1 - 2/\beta)I_{in} \quad (3.1)$$

โดยที่ β คืออัตราขยายกระแสของไบโพลาร์ทรานซิสเตอร์ แต่ถ้าวงจรถัดกระแสแบบพื้นฐานสร้างด้วยมอสทรานซิสเตอร์จะสามารถแสดงได้ดังรูปที่ 3.1(ข) ความสัมพันธ์ระหว่างกระแส I_{out} และกระแส I_{in} สามารถแสดงได้คือ

$$I_{out} = \frac{g_{m2}}{g_{m1}} I_{in} \quad (3.2)$$



รูปที่ 3.1 วงจรสะท้อนกระแสแบบพื้นฐาน (ก) สร้างจากไบโพลาร์ทรานซิสเตอร์ (ข) สร้างจากมอสทรานซิสเตอร์

โดย g_{m1} และ g_{m2} คือค่าทรานส์คอนดักแตนซ์ของมอสทรานซิสเตอร์ M1 และ M2 ตามลำดับ ส่วนค่าความต้านทานทางเอาต์พุตของวงจรในรูปที่ 3.1(ก) สามารถกำหนดให้คือ

$$r_{out} = r_{o2} \quad (3.3)$$

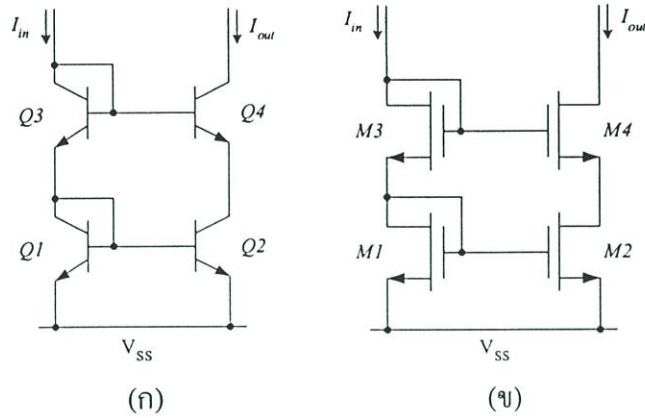
ส่วนค่าความต้านทานทางเอาต์พุตของวงจรในรูปที่ 3.1(ข) กำหนดให้คือ

$$r_{out} = \frac{1}{g_{ds2}} \quad (3.4)$$

เมื่อ g_{ds2} คือค่าความนำระหว่างขาคเรนและซอร์สของมอสทรานซิสเตอร์ M2 จากสมการที่ (3.3) และ (3.4) จะเห็นว่าความต้านทานทางเอาต์พุตของวงจรในรูปที่ 3.1 จะขึ้นอยู่กับความต้านทานทางเอาต์พุตของ Q2 (r_{o2}) หรือค่าความนำทางเอาต์พุต (g_{ds}) ของ M2 ซึ่งค่าความต้านทานทางเอาต์พุตนี้ในทางอุดมคติควรมีค่าเข้าใกล้อนันต์ (∞) ดังนั้นจึงได้มีการพัฒนางจรสะท้อนกระแสในแบบต่างๆ เพื่อเพิ่มค่าความต้านทานทางเอาต์พุตซึ่งจะมีผลที่ดีต่อการสะท้อนกระแสของวงจรด้วย

3.2.2 วงจรสะท้อนกระแสแบบคาสโคด

วงจรสะท้อนกระแสแบบคาสโคดสามารถแสดงได้ดังรูปที่ 3.2 ในรูปที่ 3.2(ก) คือวงจรที่สร้างจากไบโพลาร์ส่วนรูปที่ 3.2(ข) เป็นวงจรสะท้อนกระแสแบบคาสโคดสร้างจากมอสทรานซิสเตอร์ จากรูปที่ 3.2(ก) ความสัมพันธ์ระหว่างกระแส I_{out} และกระแส I_{in} สามารถหาค่าได้คือ



รูปที่ 3.2 วงจรสะท้อนกระแสแบบคาคโคด (ก) สร้างจากไบโพลาร์ทรานซิสเตอร์ (ข) สร้างจากมอสทรานซิสเตอร์

$$I_{out} \approx \frac{1}{1 + \frac{2}{\beta^2}} I_{in} \quad (3.5)$$

ถ้าสร้างจากมอสทรานซิสเตอร์ความสัมพันธ์ระหว่างกระแส I_{out} และกระแส I_{in} สามารถหาค่าได้คือ

$$I_{out} = \frac{g_{m2}g_{m3}}{g_{m1}g_{m4}} I_{in} \quad (3.6)$$

เมื่อพิจารณาวงจรในรูปที่ 3.2 ในแบบวงจรเสมือนสัญญาณขนาดเล็ก ค่าความต้านทานทางเอาต์พุตของวงจรในรูปที่ 3.2(ก) สามารถกำหนดให้คือ

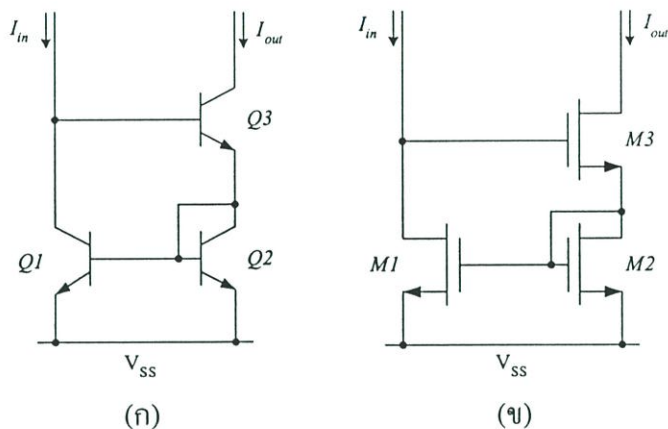
$$r_{out} \approx \frac{\beta_2 r_{o2}}{2} \quad (3.7)$$

โดยที่ r_{o2} คือค่าความต้านทานที่ขาคอลเลกเตอร์ของ Q2 ส่วนค่าความต้านทานทางเอาต์พุตเมื่อพิจารณาที่ขาเดรนของมอสทรานซิสเตอร์ M4 จะมีค่าเท่ากับ

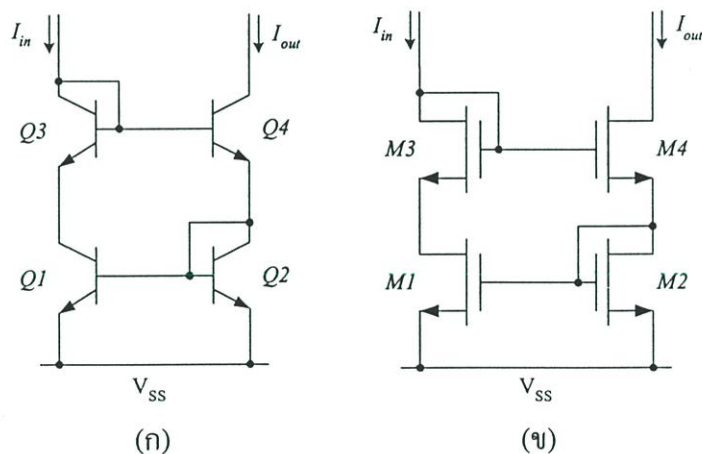
$$r_{out} = r_{ds2} + r_{ds3} + r_{ds2}r_{ds3}g_{m3} \approx r_{ds2}r_{ds3}g_{m3} \quad (3.8)$$

เมื่อ r_{ds2} และ r_{ds3} คือค่าความนำระหว่างขาเดรนและซอร์สของมอสทรานซิสเตอร์ M2 และ M3 วงจรสะท้อนกระแสแบบคาคโคดจะมีความต้านทานทางเอาต์พุตเพิ่มมากขึ้น ซึ่งจะส่งผลทำให้

คุณสมบัติการสะท้อนของสัญญาณกระแสที่ขึ้น ซึ่งคุณสมบัติทางในทางอุดมคติเราจะต้องการ ความต้านทานทางเอาต์พุตเข้าใกล้อนันต์ ขณะเดียวกันความต้านทานทางอินพุตต้องเข้าใกล้ศูนย์ จากวงจรจะเห็นว่าเมื่อความต้านทานทางเอาต์พุตสูงขึ้นความต้านทานทางอินพุตก็จะเพิ่มขึ้นด้วย ดังนั้นจึงได้หาวิธีลดความต้านทานทางอินพุตนี้



รูปที่ 3.3 วงจรสะท้อนกระแสแบบ Wilson (ก) สร้างจากไบโพลาร์ทรานซิสเตอร์ (ข) สร้างจากมอสทรานซิสเตอร์



รูปที่ 3.4 วงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุง (ก) สร้างจากไบโพลาร์ทรานซิสเตอร์ (ข) สร้างจากมอสทรานซิสเตอร์

3.2.3 วงจรสะท้อนกระแสแบบ Wilson

รูปที่ 3.3 เป็นวงจรสะท้อนกระแสแบบ Wilson ที่สร้างด้วยไบโพลาร์และมอสทรานซิสเตอร์ จากวงจรในรูปที่ 3.3(ก) ความสัมพันธ์ระหว่างกระแส I_{in} และกระแส I_{out} สามารถกำหนดได้ดังนี้

$$I_{out} = \left(1 - \frac{2(\beta + 1)}{\beta^2 + 2\beta + n + 1} \right) \quad (3.9)$$

ส่วนความสัมพันธ์ระหว่างกระแส I_{in} และกระแส I_{out} ของวงจรในรูปที่ 3.3(ข) สามารถแสดงได้ดังนี้

$$I_{out} = \frac{g_{m2}}{g_{m1}} I_{in} \quad (3.10)$$

จากสมการที่ (3.10) จะเห็นว่าความสัมพันธ์ระหว่างกระแสอินพุตและกระแสเอาต์พุตจะเหมือนกับวงจรสะท้อนกระแสแบบพื้นฐาน ส่วนค่าความต้านทานทางเอาต์พุตหาได้คือ

$$r_{out} = r_{ds2} + r_{ds3} + \left[\frac{1 + g_{m3}r_{ds3} + g_{m1}g_{m3}r_{ds1}r_{ds3}}{1 + g_{m2}r_{ds2}} \right] \quad (3.11)$$

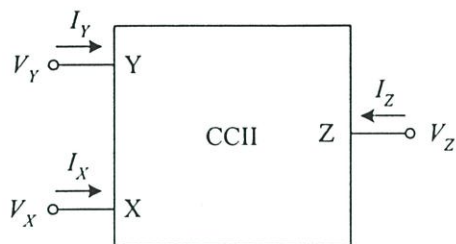
วงจรสะท้อนกระแสแบบ Wilson คือวงจรที่มีการพัฒนาเพื่อลดความต้านทานทางอินพุตลง ในขณะที่เดียวกันจะยังคงให้มีความต้านทานทางเอาต์พุตที่สูงเช่นเดียวกับวงจรสะท้อนกระแสแบบคาโคเดอไว้ ดังนั้นวงจรมีข้อข้างได้รับความนิยมค่อนข้างมาก

3.2.4 วงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุง

วงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุงจะเป็นวงจรที่มีเสถียรภาพทางด้านการสะท้อนกระแสดีกว่าวงจรสะท้อนกระแสแบบ Wilson ธรรมดา แต่คุณสมบัติต่างๆ เช่นความสัมพันธ์ระหว่างอินพุตและเอาต์พุตสามารถหาได้เหมือนสมการที่ (3.5) ค่าความต้านทานทางเอาต์พุตสามารถหาได้เหมือนสมการ (3.6)

3.3 วงจรสายพานกระแส

วงจรสายพานกระแส (Current conveyor) ได้ถูกพัฒนาและนำเสนอขึ้นในปี 1969 โดย K. C. Smith และ A. Sedra ได้เป็นผู้กำเนิดแนวคิดวงจรขึ้นใหม่ที่เรียกว่า วงจรสายพานกระแสยุคที่หนึ่ง (First-Generation Current Conveyor) หรือมีชื่อย่อว่า CCI ต่อมาในปี 1970 K. C. Smith และ A. Sedra [23] ได้นำเสนอวงจรสายพานกระแสยุคที่สอง (Second-Generation Current Conveyor) หรือ CCII โดยมีการนำเสนอการประยุกต์ใช้งาน จึงทำให้ CCII ได้รับความนิยมมาจนถึงปัจจุบัน วงจรสายพานกระแสยุคที่สองสามารถสร้างได้ด้วยไบโพลาร์ทรานซิสเตอร์และสามารถแทนไบโพลาร์ทรานซิสเตอร์ด้วยมอสทรานซิสเตอร์



รูปที่ 3.5 สัญลักษณ์วงจร CCII

สัญลักษณ์ของวงจร CCII สามารถแสดงได้ดังรูปที่ 3.5 จากรูปที่ 3.5 เมื่อพิจารณาวงจร CCII จะเห็นว่าวงจรมีทั้งหมด 3 ขั้ว คือ X, Y และ Z โดยความสัมพันธ์ของกระแสและแรงดันของขั้วทั้งสามสามารถแสดงอยู่ในรูปเมทริกซ์ได้ดังนี้

$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \end{bmatrix} \quad (3.12)$$

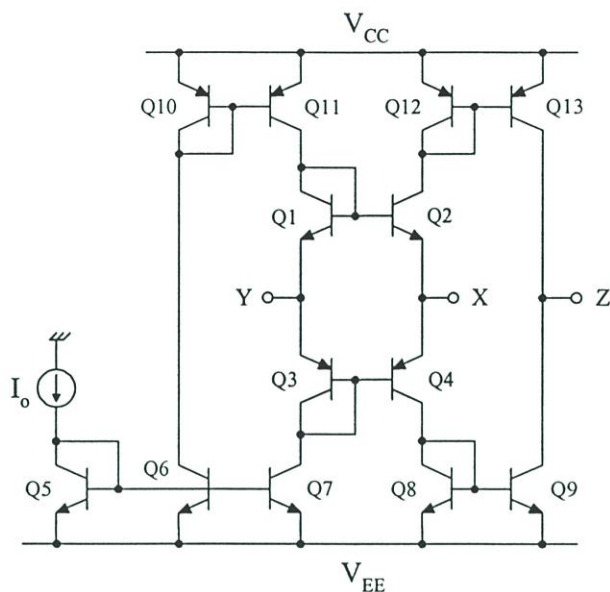
จากสมการที่ (3.12) จะเห็นว่าขั้ว Y จะมีความต้านทานทางเอาต์พุตสูงเข้าใกล้อนันต์ แรงดันที่ขั้ว X มีค่าเท่ากับแรงดันที่ป้อนเข้าขั้ว Y ในขณะที่ขั้ว X มีความต้านทานเข้าใกล้ศูนย์ กระแสที่ป้อนเข้าที่อินพุต X จะถูกขนถ่ายไปเป็นกระแสเอาต์พุตที่ขั้ว Z

3.3.1 วงจรสายพานกระแสสร้างจากไบโพลาร์ทรานซิสเตอร์

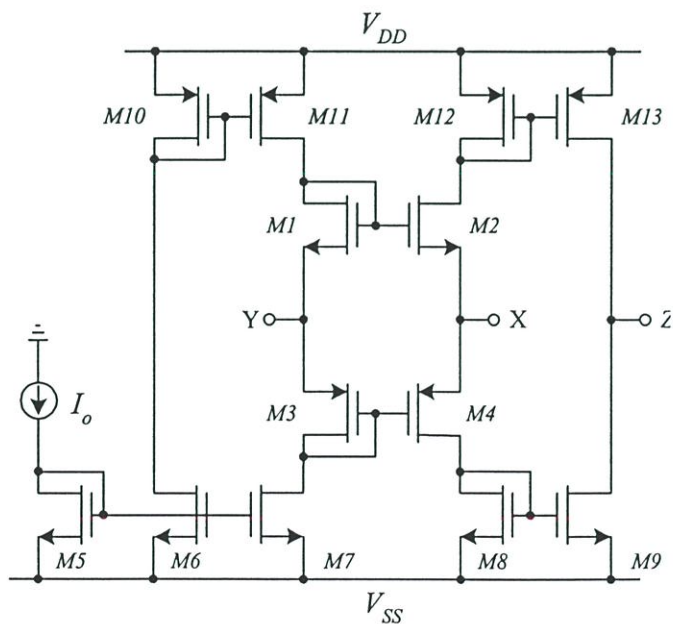
วงจรสายพานกระแสสร้างจากไบโพลาร์ทรานซิสเตอร์สามารถแสดงได้ดังรูปที่ 3.6 ซึ่งเป็นวงจรที่เคยนำเสนอใน [24], [25] วงจรนี้ได้รับความนิยมนำมาใช้งานกันอย่างกว้างขวาง คุณสมบัติ $V_X=V_Y$ จะใช้ Q1 ถึง Q4 ต่อเป็นแบบทรานส์ลิเนียร์รูป [26] ส่วนคุณสมบัติ $I_Z=I_X$ จะใช้วงจรสะท้อนกระแสเป็นตัวส่งผ่าน คุณสมบัติเด่นประการหนึ่งของวงจรสายพานกระแสที่สร้างด้วยไบโพลาร์ทรานซิสเตอร์คือที่ขั้ว X จะปรากฏค่าความต้านทานที่สามารถปรับค่าได้ด้วยกระแสไบอัส ดังนั้นวงจรสายพานกระแสที่สร้างจากไบโพลาร์ทรานซิสเตอร์จะมีชื่อเรียกอีกอย่างหนึ่งว่า วงจรสายพานกระแสควบคุมด้วยกระแส (Second-generation current-controlled conveyor หรือ CCCII) ค่าความต้านทานที่ขั้ว X (R_X) สามารถกำหนดได้คือ [24], [25]

$$R_X = \frac{V_T}{2I_o} \quad (3.13)$$

ซึ่งค่าความต้านทาน R_x นี้เป็นค่าความต้านทานภายในที่ขั้ว X ของ CCCII ที่กำหนดอยู่ในรูป Q1 ถึง Q4 ตัวต้านทานดังกล่าวเสมือนเป็นตัวต้านทานแบบต่อลงกราวด์ที่ควบคุมค่าความต้านทานด้วยกระแสไบอัส I_o ซึ่งที่ผ่านมามีการนำค่าความต้านทานนี้ไปใช้งานมากมายเช่น ในวงจรกรองความถี่ [24], [25], [27], [28] วงจรออสซิลเลเตอร์ [29] วงจรขยายสัญญาณ [30], [31] เป็นต้น



รูปที่ 3.6 วงจรสายพานกระแสที่สร้างจากไบโพลาร์ทรานซิสเตอร์



รูปที่ 3.7 วงจรสายพานกระแสที่สร้างจากมอสทรานซิสเตอร์

3.3.2 วงจรสายพานกระแสสร้างจากมอสทรานซิสเตอร์

วงจรสายพานกระแสที่สร้างจากไบโพลาร์ทรานซิสเตอร์ในรูปที่ 3.6 สามารถแทนไบโพลาร์ทรานซิสเตอร์แต่ละตัวได้ด้วยมอสทรานซิสเตอร์ดังแสดงในรูปที่ 3.7 จากวงจรจะเห็นว่าวงจรมีโครงสร้างเหมือนวงจรที่สร้างจากไบโพลาร์ทรานซิสเตอร์ในรูปที่ 3.6 ทุกประการ ดังนั้นคุณสมบัติของวงจรจึงเหมือนกับสมการที่ (3.12) สำหรับวงจรสายพานกระแสที่สร้างจากมอสทรานซิสเตอร์จะมีค่าความต้านทานที่ขั้ว X เหมือนกับวงจรสายพานกระแสที่สร้างจากไบโพลาร์ทรานซิสเตอร์ แต่ไม่ค่อยนิยมนำมาใช้ประโยชน์มากนักเนื่องจากค่าความต้านทานที่ได้ต่อกระแสไบอัสมีความสัมพันธ์แบบเป็นไม่เชิงเส้น

3.4 วงจรรากที่สอง

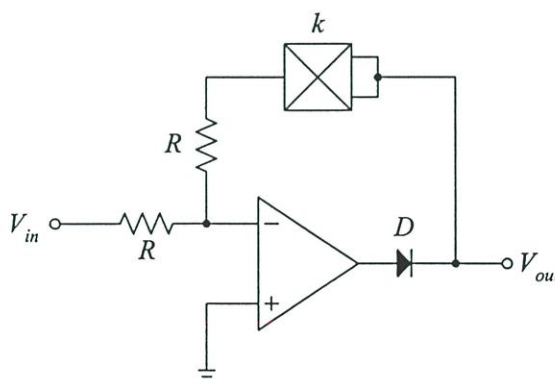
การออกแบบวงจรรากที่สองที่รู้จักกันดีคือการใช้วงจรคูณสัญญาณและออปแอมป์มาต่อร่วมกัน โดยวงจรคูณสัญญาณจะถูกต่อเป็นวงจรกำลังสองและทำหน้าที่เป็นวงจรป้อนกลับซึ่งวงจรสามารถแสดงได้ดังรูปที่ 3.8 จากรูปที่ 3.8 จะสามารถเขียนสมการโดยใช้ทฤษฎี KCL ได้คือ

$$kV_{out}^2 = -V_{in} \quad (3.14)$$

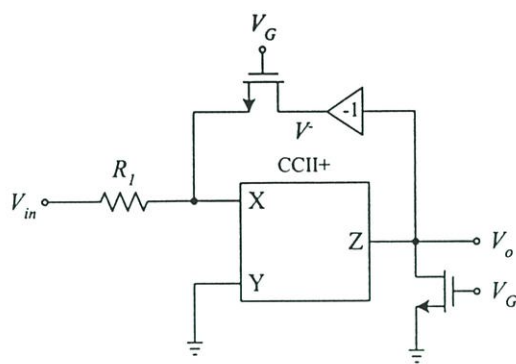
ดังนั้น

$$V_{out} = \sqrt{\frac{-V_{in}}{k}} \quad (3.15)$$

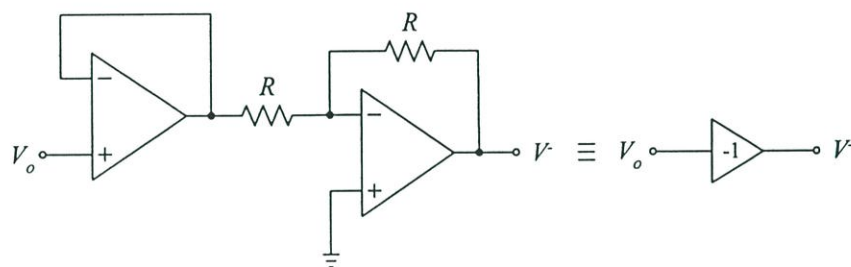
จากรูปจะเห็นว่าวงจรใช้ออปแอมป์ 1 ตัว วงจรคูณสัญญาณ 1 วงจร และ ตัวต้านทาน 2 ตัว ส่วนไดโอดอีกหนึ่งตัวใช้เพื่อป้องกันแรงดันไฟลบบอกมาที่เอาต์พุต



รูปที่ 3.8 วงจรรากที่สองสร้างจากวงจรคูณสัญญาณและออปแอมป์



(ก)



(ข)

รูปที่ 3.9 วงจรรากที่สองใช้วงจรสายพานกระแส

วงจรรากที่สองวงจรต่อมาเป็นวงจรที่นำเสนอโดย Liu [5] วงจรประกอบด้วยวงจรสายพานกระแส 1 วงจร มอสทรานซิสเตอร์ 2 ตัว ออปแอมป์ 2 ตัว ตัวต้านทาน 3 ตัว มอสทรานซิสเตอร์ทั้งสองตัวทำงานในช่วงไม่อิ่มตัวซึ่งสามารถเขียนสมการได้คือ

$$I_D = K \frac{W}{L} \left[(V_{GS} - V_{TH}) V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (3.16)$$

เมื่อ K คือค่าทรานส์คอนดักแตนซ์ V_{TH} คือค่าแรงดันแธรชโฮลด์ V_{GS} และ V_{DS} คือแรงดันเกตซอร์สและแรงดันเดรนซอร์ส ตามลำดับ สมมติว่ามอสทรานซิสเตอร์ทั้งสองตัวมีค่า W/L เท่ากัน ขั้ว Y ของวงจรสายพานกระแสถูกต่อลงกราวด์ดังนั้นแรงดันที่ขั้ว X จะเท่ากับศูนย์ตามขั้ว Y มอสทรานซิสเตอร์ทั้งสองตัวจะแรงดันที่ขาซอร์สเท่ากัน กระแสที่ขั้ว X (I_X) และขั้ว Z (I_Z) สามารถกำหนดได้คือ

$$I_X = \frac{V_{in}}{R_1} + K \frac{W_1}{L_1} \left[(V_G - V_{TH})(-V_o) - \frac{(-V_o)^2}{2} \right] \quad (3.17)$$

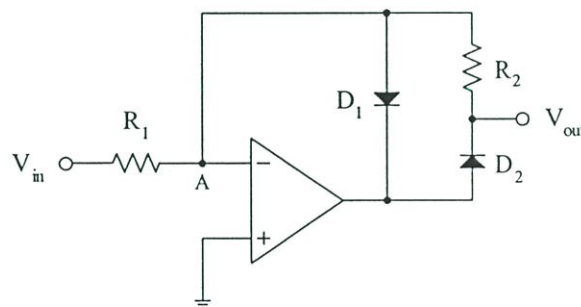
$$I_z = -K \frac{W_1}{L_1} \left[(V_G - V_{TH}) V_o - \frac{V_o^2}{2} \right] \quad (3.18)$$

เมื่อ $I_x = I_z$ สมการเอาท์พุทของวงจรสามารถกำหนดได้คือ [5]

$$V_o = \left(\frac{V_{in}}{R_1 K \frac{W_1}{L_1}} \right)^{1/2} \quad (3.19)$$

3.5 วงจรเรียงกระแสที่มีความเที่ยงตรง

โดยทั่วไปการเรียงกระแสที่สัญญาณขนาดใหญ่จะใช้อุปกรณ์ไดโอดแต่สำหรับที่สัญญาณขนาดเล็กไดโอดไม่สามารถเรียงกระแสได้เพราะว่าที่ตัวไดโอดจะมีค่าแรงดันเทอร์ชโฮล (V_T) ซึ่งไดโอดจะทำงานได้ต้องมีแรงดันไบอัสสูงกว่าค่า V_T นี้ ซึ่งค่า V_T จะประมาณ 0.6 โวลต์สำหรับไดโอดที่สร้างจากซิลิกอนหรือประมาณ 0.3 โวลต์ สำหรับไดโอดที่สร้างจากเยอรมาเนียม ดังนั้นจึงมีการคิดค้นวงจรเรียงกระแสที่มีความเที่ยงตรงขึ้นเพื่อให้สามารถเรียงกระแสที่สัญญาณต่ำกว่าค่า V_T ของไดโอดได้ ที่ผ่านมามีการนำออปแอมป์และไดโอดมาสร้างเป็นวงจรเรียงกระแสทั้งแบบครึ่งคลื่นและแบบเต็มคลื่นซึ่งแสดงได้ดังรูปที่ 3.10 และ 3.11 นอกจากนี้ยังนำเอาวงจรสายพานกระแสและไดโอดมาสร้างเป็นวงจรเรียงกระแสดังแสดงในรูปที่ 3.12 และ 3.13



รูปที่ 3.10 วงจรเรียงกระแสครึ่งคลื่นแบบเที่ยงตรงด้วยออปแอมป์

วงจรเรียงกระแสครึ่งคลื่นที่มีความเที่ยงตรงใช้ออปแอมป์ ไดโอด และตัวต้านทานแสดงในรูปที่ 3.10 มีการทำงานอธิบายได้ดังนี้ เมื่อแรงดันอินพุท V_{in} ซึ่งบวกถูกป้อนเข้ามา แรงดันเอาท์พุทของออปแอมป์จะมีค่าเป็นลบ ซึ่งมีผลทำให้ D_1 นำกระแส ส่วน D_2 ไม่นำกระแส แรงดันเอาท์พุทของ

ออปแอมป์มีค่าประมาณเท่ากับแรงดันที่โนด A ซึ่ง โหนด A ในขณะนั้นมีค่าประมาณ 0 โวลต์ (กราวด์เสมือน) เมื่อแรงดันอินพุต V_{in} มีค่าเป็นลบ แรงดันเอาต์พุตของออปแอมป์จะมีค่าเป็นบวก ในกรณีนี้ D_2 จะนำกระแส ส่วน D_1 จะไม่นำกระแส จะทำให้มีกระแสไหลจากเอาต์พุตของออปแอมป์ผ่าน D_2 และ R_2 สู่นอด A แรงดันเอาต์พุตจะมีค่าเท่ากับแรงดันที่ตกคร่อม R_2 จากการทำงานที่กล่าวมาสามารถแสดงเป็นสมการได้ว่า

$$\begin{aligned} V_{in} > 0; V_{out} &= 0 \\ V_{in} < 0; V_{out} &= -V_{in} \frac{R_2}{R_1} \end{aligned} \quad (3.20)$$

รูปที่ 3.10 แสดงวงจรเรียงกระแสเต็มคลื่นที่มีความเที่ยงตรงโดยใช้ออปแอมป์สองตัว ไดโอดสองตัว ตัวต้านทานห้าตัว การทำงานของวงจรอธิบายได้ดังนี้ ในกรณีที่อินพุตเป็นบวก แรงดันที่เอาต์พุตออปแอมป์ตัวที่ 1 จะเป็นลบเพราะออปแอมป์ตัวที่ 1 ต่อเป็นแบบวงจรขยายกลับขั้ว (Inverting amplifier) ทำให้ไดโอด D_2 นำกระแส ส่วนไดโอด D_1 จะไม่นำกระแส กระแสจะไหลจากโนด A ผ่าน R_2 และ D_2 สู่อเอาต์พุตของออปแอมป์ตัวที่ 1 กำหนดสัญญาณสัญญาณตกคร่อม R_2 สัญญาณที่ตกคร่อม R_2 คือแรงดันที่ตกคร่อมที่จุด B และเป็นอินพุตให้กับออปแอมป์ตัวที่ 2 เมื่อกำหนด $R_2=R_1$ แรงดันที่จุด B กำหนดได้คือ

$$V_B = -\frac{R_2}{R_1} V_{in} = -V_{in} \quad (3.21)$$

แรงดันอินพุตซีกบวกจะไหลผ่าน R_4 กลายเป็นอินพุตให้กับออปแอมป์ตัวที่ 2 โดยออปแอมป์ตัวที่ 2 จะทำหน้าที่เป็นวงจรรวมสัญญาณ โดยแรงดันเอาต์พุตสามารถแสดงได้คือ

$$V_{out} = -\frac{R_5}{R_3} (-V_{in}) - \frac{R_5}{R_4} (V_{in}) \quad (3.22)$$

เมื่อกำหนด $R_1=R_2=R_4=R_5$ และ $R_3=0.5R_1$ แรงดันเอาต์พุตจะเท่ากับแรงดันอินพุตคือ

$$V_B = -V_{in} \quad (3.23)$$

ในกรณีที่อินพุตเป็นแรงดันซีกลบ แรงดันที่เอาต์พุตออปแอมป์ตัวที่ 1 จะเป็นบวก แรงดันนี้จะทำให้ D_1 นำกระแสและ D_2 จะไม่นำกระแส ดังนั้นที่เอาต์พุตของออปแอมป์ตัวที่ 1 จะเป็นศูนย์ ซึ่งก็

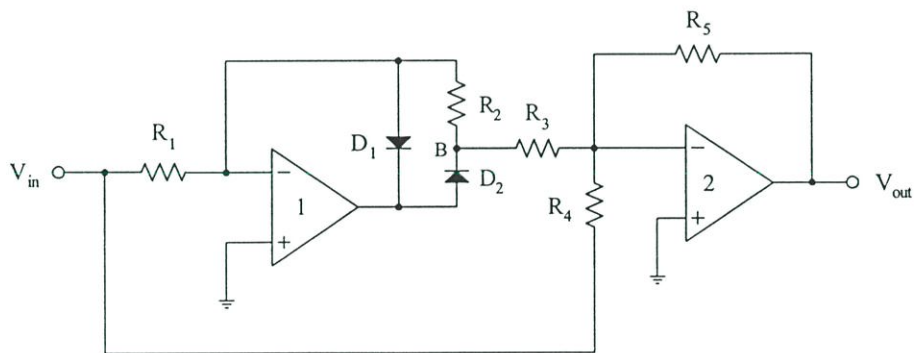
คือจะไม่มีแรงดันป้อนให้กับอินพุทของออปแอมป์ตัวที่ 2 แต่จะมีสัญญาณซีกลับจากอินพุทถูกป้อนผ่าน R_4 ถ้ากำหนดให้ $R_5=R_4$ จะได้สมการคือ

$$V_{out} = -\frac{R_5}{R_3} V_{in} = V_{in} \tag{3.24}$$

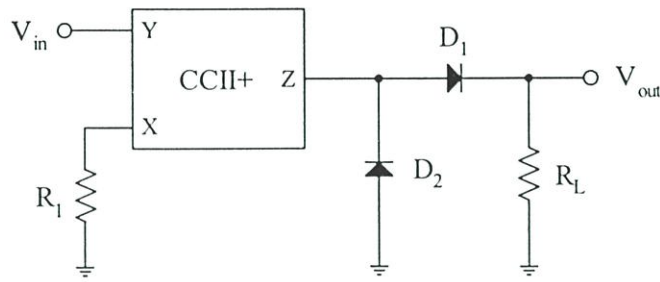
ดังนั้นแรงดันเอาต์พุทของวงจรสามารถเขียนได้ว่า

$$\begin{aligned} V_{in} > 0; & V_{out} = V_{in} \\ V_{in} < 0; & V_{out} = -V_{in} \end{aligned} \tag{3.25}$$

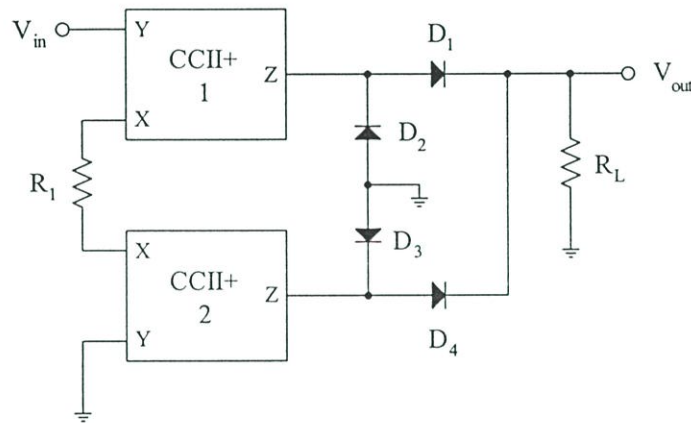
ซึ่งแสดงได้ว่าเอาต์พุทของวงจรเป็นแรงดันแบบเต็มคลื่น จากวงจรเรียงกระแสในรูปที่ 3.10 และ 3.11 จะเห็นว่าวงจรใช้ออปแอมป์และไดโอดมาสร้างเป็นวงจรเรียงกระแสที่มีความเที่ยงตรง แต่ข้อเสียของออปแอมป์คือค่า GBW (Gain Bandwidth Product) ของออปแอมป์จะเป็นพารามิเตอร์ที่จำกัดการทำงานที่ความถี่สูงของวงจรและปัญหาที่เกิดจากช่วงนำกระแสและหยุดนำกระแสของไดโอดและออปแอมป์ซึ่งทำให้เกิดความผิดพลาดที่ช่วงการเปลี่ยนแปลงช่วงเข้าใกล้ศูนย์ (Zero crossing) ดังนั้นจึงได้มีการนำเสนอวงจรเรียงกระแสโดยใช่วงจรสายพานกระแสและไดโอดดังแสดงในรูปที่ 3.12 และ 3.13



รูปที่ 3.11 วงจรเรียงกระแสเต็มคลื่นแบบเที่ยงตรงด้วยออปแอมป์



รูปที่ 3.12 วงจรเรียงกระแสครึ่งคลื่นแบบที่ขึงตรงใช้วงจรสายพานกระแส



รูปที่ 3.13 วงจรเรียงกระแสเต็มคลื่นแบบที่ขึงตรงด้วยวงจรสายพานกระแส

รูปที่ 3.12 แสดงวงจรเรียงกระแสครึ่งคลื่นแบบที่ขึงตรงโดยใช้วงจรสายพานกระแสหนึ่งตัว ไดโอดสองตัวและตัวต้านทานสองตัว ตัวต้านทาน R_1 ทำงานร่วมกับวงจรสายพานกระแสเป็นวงจรแปลงแรงดันเป็นกระแส (V-I converter) จากคุณสมบัติของวงจรสายพานกระแสแรงดันที่ขั้ว X จะเท่ากับแรงดันที่ขั้ว Y และกระแสที่ขั้ว Z จะเท่ากับกระแสที่ขั้ว X ดังนั้นจะสามารถเขียนสมการได้ว่า

$$I_Z = \frac{V_{in}}{R_1} \quad (3.26)$$

เมื่ออินพุทมีแรงดันซีกบวกป้อนเข้ามา D_1 จะนำกระแส ส่วน D_2 จะหยุดนำกระแส กระแสเอาท์พุทของวงจรสายพานกระแสจะไหลผ่าน D_1 และ R_L ทำให้มีแรงดันซีกบวกปรากฏตกคร่อมที่ R_L และเมื่ออินพุทเป็นแรงดันซีกลบ D_1 จะหยุดนำกระแส ในขณะที่ D_2 นำกระแส ดังนั้นแรงดันซีกลบจะไหลผ่าน D_2 กราวด์ ดังนั้นจึงไม่มีแรงดันซีกลบไปปรากฏตกคร่อม R_L ถ้ากำหนด $R_L = R_1$ จากทั้งสองกรณีสามารถเขียนสมการได้คือ

$$V_{in} > 0; V_{out} = I_{out}R_L = \frac{V_{in}}{R_1}R_L = V_{in} \quad (3.27)$$

$$V_{in} < 0; V_{out} = 0$$

วงจรเรียงกระแสแบบที่ขงตรงสามารถสร้างได้โดยใช้วงจรสายพานกระแส 2 วงจร ไดโอด 4 ตัว และตัวต้านทาน 2 ตัว ได้นำเสนอไว้ใน [5] ดังแสดงในรูปที่ 3.13 วงจรสายพานกระแสและตัวต้านทาน R_L จะเป็นเป็นตัวแปลงแรงดันกระแส สัญญาณที่เอาท์พุทของวงจรสายพานกระแสจะมีเฟสแตกต่างกัน 180° ซึ่งความสัมพันธ์สามารถเขียนได้ว่า

$$V_{in} > 0; I_z = \frac{V_{in}}{R_1} \quad (3.28)$$

$$V_{in} < 0; I_z = -\frac{V_{in}}{R_1}$$

การทำงานของวงจรสามารถอธิบายได้ดังนี้ เมื่อสัญญาณอินพุทซีกบวกถูกป้อนเข้ามาทำให้ D_1 และ D_3 นำกระแส ส่วน D_2 และ D_4 จะหยุดนำกระแส กระแสเอาท์พุทของวงจรสายพานกระแสตัวที่ 1 (CCII1) จะไหลผ่าน D_1 และ R_L ผลก็คือมีแรงดันซีกบวกไปตกคร่อม R_L ในขณะที่กระแสเอาท์พุทของวงจรสายพานกระแสตัวที่ 2 (CCII2) จะไหลผ่าน D_3 ลงกราวด์ ต่อมาเมื่ออินพุทเป็นแรงดันซีกบวก ทำให้ D_1 และ D_3 ไม่นำกระแสในขณะที่ D_2 และ D_4 นำกระแสแทน เป็นผลทำให้กระแสเอาท์พุทของ CCII2 ไหลผ่าน D_2 และ R_L ในกรณีนี้จะมีแรงดันซีกบวกไปปรากฏที่ R_L อีกครั้ง ส่วนกระแสที่เอาท์พุท CCII1 จะไหลผ่าน D_2 ลงกราวด์ ตัวต้านทาน R_L จะทำหน้าที่แปลงกระแสเป็นแรงดัน ถ้ากำหนดให้ $R_L=R_1$ จะสามารถเขียนสมการได้คือ

$$V_{in} > 0; I_{out}R_L = \frac{V_{in}}{R_1}R_L = V_{in} \quad (3.29)$$

$$V_{in} < 0; I_{out}R_L = -\frac{V_{in}}{R_1}R_L = -V_{in}$$

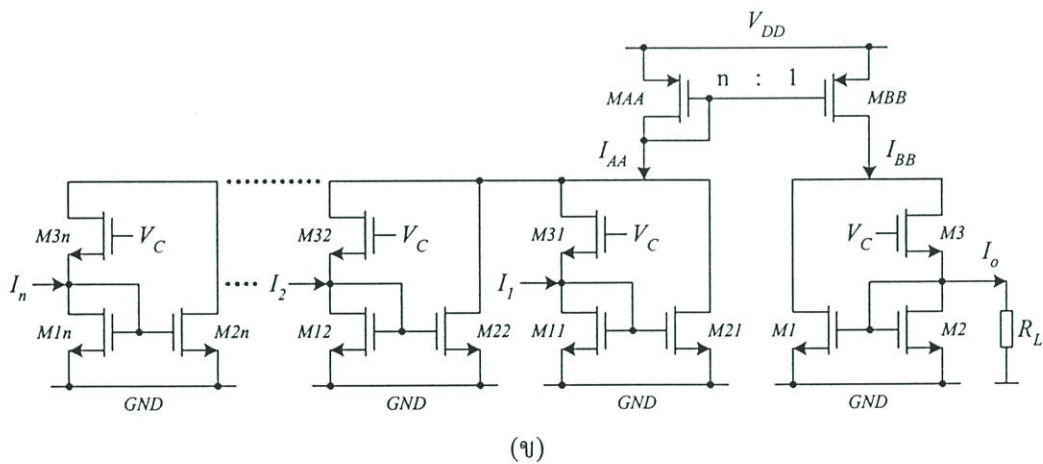
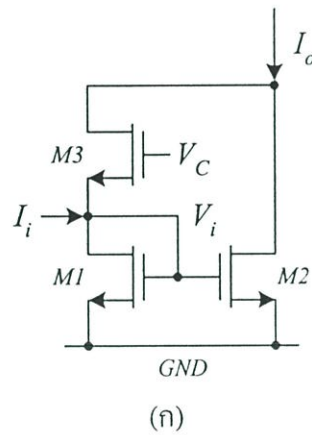
ดังนั้นสมการที่ (3.22) จึงแสดงคุณสมบัติของวงจรเรียงกระแสแบบเต็มคลื่นของวงจรในรูปที่ 3.10

3.6 วงจรบวกทางเวกเตอร์

วงจรบวกทางเวกเตอร์ที่จะกล่าวถึงต่อไปนี้เป็นวงจรที่นำเสนอโดย Chang และ Liu [6] ซึ่งวงจรแสดงได้ดังรูปที่ 3.14 วงจรสร้างขึ้นจากวงจรกำลังสองที่แสดงในรูปที่ 3.14(ข) [33] จากรูปที่

3.14(ข) สมมติว่าทรานซิสเตอร์ทุกตัวทำงานในย่านอิมิตัว มีค่าทรานส์คอนดักแตนซ์ (K) เท่ากัน และไม่คิดผลของโครงสร้าง (Body effect) ความสัมพันธ์ระหว่างกระแส I_i และกระแส I_o สามารถกำหนดได้คือ

$$I_z = \frac{K}{2}(V_C - 2V_{TH})^2 + \frac{I_i^2}{2K(V_C - 2V_{TH})^2} \quad (3.30)$$



รูปที่ 3.14 วงจรบวกทางเวกเตอร์ (ก) วงจรพื้นฐาน (ข) วงจรที่นำเสนอใน [55]

เมื่อ V_C คือแรงดันไบอัสและ V_{TH} คือค่าแรงดันเทรชโฮล เพื่อให้ทรานซิสเตอร์ทำงานในช่วงอิมิตัว ดังนั้นค่า $I_{in} < K(V_C - 2V_{TH})^2$ วงจรในรูปที่ 3.14(ก) สามารถพิจารณาเป็นวงจรกำลังสองและมี ส่วนประกอบของกระแส DC เป็นส่วนประกอบ

วงจรบวกทางเวกเตอร์ที่แสดงในรูปที่ 3.14(ข) สามารถสร้างได้จากวงจรพื้นฐานที่แสดงในรูปที่ 3.14(ก) กระแส I_{AA} คือผลรวมของกระแสอินพุต n วงจรและแสดงเป็นสมการได้คือ

$$I_z = \frac{K}{2} n(V_C - 2V_{TH})^2 + \frac{1}{2K(V_C - 2V_{TH})^2} (I_1^2 + I_2^2 + \dots + I_n^2) \quad (3.31)$$

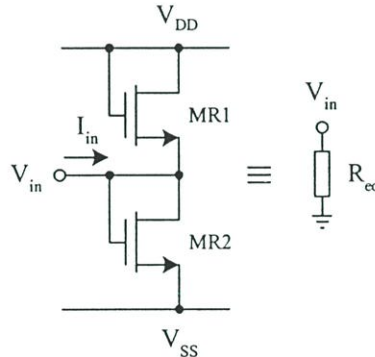
กำหนดวงจรสะท้อนกระแส MAA และ MBB มีอัตรากระแสสะท้อนกระแส $I_{AA} = nI_{BB}$ ดังนั้นกระแสเอาต์พุต I_o สามารถกำหนดได้คือ

$$I_o = \sqrt{2K(V_C - 2V_{TH})^2 + \left[I_{BB} - \frac{K}{2}(V_C - 2V_T^2) \right]} \quad (3.32)$$

เมื่อแทนสมการที่ (3.31) ลงในสมการที่ (3.32) กระแสเอาต์พุตของวงจรบวกทางเวกเตอร์คือ

$$I_o = \sqrt{\frac{1}{n}(I_1^2 + I_2^2 + \dots + I_n^2)} \quad (3.33)$$

3.7 วงจรตัวต้านทานสร้างจากมอสทรานซิสเตอร์



รูปที่ 3.15 ตัวต้านทานสร้างจากมอสทรานซิสเตอร์

ตัวต้านทานสามารถสร้างได้โดยใช้มอสทรานซิสเตอร์ชนิดเอ็นแชนแนลสองตัวดังแสดงดังรูปที่ 3.15 [34] การทำงานของวงจรสามารถอธิบายได้ดังนี้ สมมติว่ามอสทรานซิสเตอร์ MR1 และ MR2 มีคุณสมบัติเหมือนกันทุกประการ ดังนั้นเมื่อกระแสอินพุตถูกป้อนเข้าที่โนดอินพุต กระแสที่ไหลผ่านมอสทรานซิสเตอร์ MR1 และ MR2 จะสามารถแสดงได้คือ

$$I_{D(MR1)} = \frac{K}{2} (V_{DD} - V_{in} - V_T)^2 \quad (3.34)$$

และ

$$I_{D(MR2)} = \frac{K}{2}(V_{in} - V_{SS} - V_T)^2 \quad (3.35)$$

โดย $K = \mu_0 C_{ox}(W/L)$ จากรูปที่ 3.15 เมื่อ $I_{D(MR1)} + I_{in} = I_{D(MR2)}$ ดังนั้นเมื่อใช้ความสัมพันธ์ของ $(a+b)^2 - (a-b)^2 = 4ab$ และทฤษฎี KCL ของเคอร์ชอฟฟ์จะได้สมการว่า

$$V_{in} = \frac{I_{D(MR2)} - I_{D(MR1)}}{2K(V_{DD} - V_T)} = \frac{I_{in}}{2K(V_{DD} - V_T)} \quad (3.36)$$

เมื่อกำหนดให้ $V_{DD} = -V_{SS}$ ดังนั้นค่าความต้านทานจะสามารถแสดงได้คือ [37]

$$R_{eq} = \frac{1}{2K(V_{DD} - V_T)} \quad (3.37)$$

จากสมการที่ (3.27) จะเห็นว่าค่าความต้านทานสามารถกำหนดได้จากค่า W/L ผ่านค่า K และสามารถปรับค่าได้จากการเปลี่ยนค่าแหล่งจ่ายแรงดัน V_{DD} ($V_{DD} = -V_{SS}$)

3.8 บทสรุป

เนื้อหาในบทนี้จะกล่าวถึงวงจรย่อยที่นำมาใช้สร้างวงจรไม่เป็นเชิงเส้นและหลักการของวงจรรากที่สอง วงจรเรียงกระแสที่มีความเที่ยงตรงและวงจรวกทางเวกเตอร์ โดยจะกล่าวถึงการ ทำงานของวงจรสะท้อนกระแสแบบต่างๆ วงจรไม่เป็นเชิงเส้นที่ได้เคยนำเสนอไว้ในวารสารต่างๆ อันได้แก่ วงจรรากที่สองที่ใช้โอปแอมป์และวงจรรูณ วงจรรากที่สองที่ใช้วงจรสายพานกระแส วงจรเรียงกระแสที่มีความเที่ยงตรงที่ใช้โอปแอมป์และวงจรวกทางเวกเตอร์

บทที่ 4

วงจรรากที่สองโดยใช้วงจรสายพานกระแสแบบทรานส์ลิเนียร์

4.1 บทนำ

วงจรสายพานกระแสควบคุมด้วยกระแส (Second-generation current-controlled conveyor: CCCII) คือวงจรที่ได้รับความนิยมนำมาสร้างวงจรประมวลผลสัญญาณที่ทำงานทั้งโหมดกระแสและในโหมดแรงดันเนื่องจากเป็นอุปกรณ์ที่มีคุณสมบัติดี สามารถสร้างเป็นวงจรต่างๆ ได้หลากหลาย [24]-[28] วงจรรากที่สอง (Square-rooting circuit) คือวงจรที่มีการนำมาประยุกต์ใช้งานในระบบการวัดและระบบเครื่องมือวัด ตัวอย่างเช่น นำมาสร้างเป็นวงจรรสร้างสัญญาณสำหรับเครื่องวัดที่วัดของไหลที่มีความดันแตกต่างกันหรือใช้สำหรับคำนวณหาค่า RMS จากรูปคลื่นสัญญาณใดๆ [24] โดยปกติแล้ววงจรรากที่สองที่ทำงานในโหมดกระแสสามารถสร้างได้โดยใช้โอปแอมป์คู่ร่วมกับอุปกรณ์พาสซีฟและแอ็กทีฟ เช่น ใช้โอปแอมป์คู่ร่วมกับวงจรถูกสัญญาณที่ต่อเป็นวงจรกำลังสองและตัวต้านทาน [2] ใช้โอปแอมป์คู่ร่วมกับไบโพลาร์ทรานซิสเตอร์เป็นวงจรรขยายแบบ Log และ Antilog [3] ใช้โอปแอมป์คู่ร่วมกับมอสทรานซิสเตอร์ที่ทำงานในช่วงไม้อิมิตัว [4] แต่อย่างไรก็ตามวงจรรากที่สองที่ใช้โอปแอมป์เป็นพื้นฐานจะมีข้อจำกัดทางการทำงานที่ความถี่สูงซึ่งมีสาเหตุมาจากออปแอมป์มีค่า Gain Bandwidth Product (GBW) ที่จำกัด นอกจากนี้การใช้โอปแอมป์และบางวงจรรยังใช้ตัวต้านทานจำนวนมากซึ่งทำให้ไม่เหมาะกับการนำไปสร้างเป็นวงจรรวม วงจรสายพานกระแส (CCII) คือวงจรที่มีการนำมาประยุกต์ใช้งานมากมายในวงจรประมวลผลสัญญาณแบบอนาลอก เนื่องจากวงจร CCII ไม่มีค่า GBW เหมือนออปแอมป์จึงทำให้วงจรประมวลผลที่สร้างจาก CCII สามารถทำงานได้ความถี่สูงกว่า ที่ผ่านมาวงจรรากที่สองที่ใช้วงจร CCII เป็นพื้นฐานได้ถูกนำเสนอไว้ใน [5]-[6] ใน [5] นำเสนอมวงจรรากที่สองโดยใช้วงจร CCII คู่ร่วมกับมอสทรานซิสเตอร์ทำงานในช่วงไม้อิมิตัวออปแอมป์ และตัวต้านทาน แต่ข้อเสียของวงจรดังกล่าวคือสามารถทำงานที่ความถี่เพียง 400kHz ซึ่งมีสาเหตุมาจากค่า GBW ของออปแอมป์และมอสทรานซิสเตอร์ที่ทำงานในช่วงไม้อิมิตัว นอกจากนี้เมื่อวงจรรากที่สองใช้โอปแอมป์และตัวต้านทานซึ่งทำให้ไม่เหมาะกับการนำไปสร้างเป็นวงจรรวม วงจรรากที่สองที่ใช้วงจร DDCCII (Differential Difference Current Conveyor) ได้ถูกนำเสนอไว้ใน [6] แต่ข้อเสียของวงจรดังกล่าวจะเหมือนวงจรที่นำเสนอใน [5] วงจรรากที่สองที่สร้างจากไบโพลาร์ทรานซิสเตอร์และมอสทรานซิสเตอร์ทำงานในโหมดกระแสได้ถูกนำเสนอไว้ใน [7]-[8] ทั้งสองวงจรเป็นวงจรที่มีช่วงปฏิบัติการทางอินพุทกว้างและเหมาะกับการนำไปสร้างเป็นวงจรรวม

ในบทที่ 4 จะนำเสนอวงจรที่สองที่ใช้วงจร CCCII เป็นวงจรพื้นฐานสองวงจร วงจรที่สองที่นำเสนอวงจรแรกประกอบด้วย วงจร CCCII 2 วงจร วงจรความต้านทานที่ควบคุมด้วยกระแส (Current-controlled resistor) 1 วงจร และตัวต้านทาน 2 ตัว อินพุตและเอาต์พุตของวงจรนี้อยู่ในรูปของแรงดัน วงจรที่สองที่นำเสนอวงจรที่สองประกอบด้วย วงจร CCCII 2 วงจร วงจรความต้านทานที่ควบคุมด้วยกระแส (Current-controlled resistor) 1 วงจร อินพุตและเอาต์พุตของวงจรนี้จะอยู่ในรูปของกระแส วงจรที่สองที่นำเสนอมีคุณสมบัติต่างๆ ดังนี้

- (1) วงจรที่สองที่นำเสนอใน [5] และ [6] ทำงานได้ถึงความถี่จำกัดอันเนื่องมาจากค่า GBW ของออปแอมป์ที่จำกัดและมอสทรานซิสเตอร์เตอร์ทำงานในช่วงไม่อิ่มตัว ในขณะที่วงจรที่นำเสนอไม่มีข้อจำกัดดังกล่าว ดังนั้นจึงทำให้วงจรที่สองที่นำเสนอสามารถทำงานได้ความถี่สูงกว่าวงจรที่นำเสนอก่อนหน้านี้
- (2) วงจรที่สองที่นำเสนอเหมาะกับการนำมาสร้างเป็นวงจรรวมอย่างมาก
- (3) วงจรที่สองที่นำเสนอมีช่วงปฏิบัติการทางอินพุตกว้าง
- (4) วงจรที่สองที่นำเสนอมีเสถียรภาพทางอุณหภูมิดีมาก

4.2 วงจรที่นำเสนอ

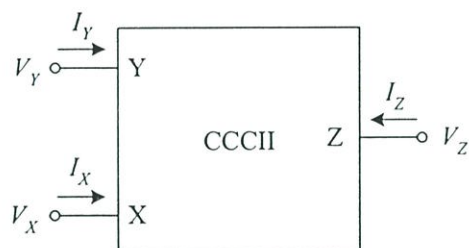
สัญลักษณ์ของวงจร CCCII แสดงได้ดังรูปที่ 4.1 คุณสมบัติของวงจรสามารถเขียนได้คือ

$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & R_X & 0 \\ 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \end{bmatrix} \quad (4.1)$$

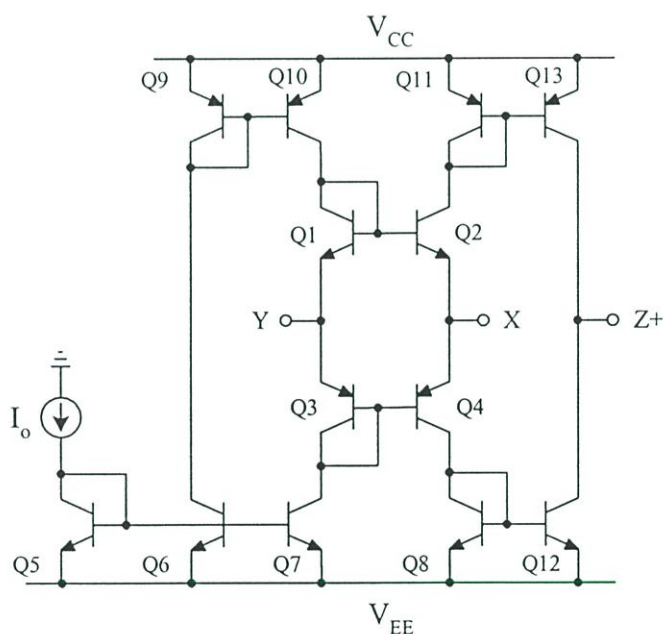
ค่าอินพุตอิมพีแดนซ์ที่ขั้ว Y ของ CCCII จะมีค่าสูงมากซึ่งในทางอุดมคติมีค่าเท่ากับอนันต์และที่ขั้ว X มีความต้านทานเท่ากับ R_X ส่วนที่ขั้ว Z จะมีคุณสมบัติเสมือนเป็นแหล่งกำเนิดกระแสโดยมีค่าอิมพีแดนซ์สูงมาก วงจร CCCII ที่สร้างจากไบโพลาร์ทรานซิสเตอร์ที่เป็นที่รู้จักกันดีแสดงได้ดังรูปที่ 4.2 วงจร CCCII ที่มีหลายเอาต์พุตสามารถสร้างได้โดยง่ายโดยใช้วงจรสะท้อนกระแสต่อแบบคอมพลีเมนทารี [39] เมื่อ CCCII ถูกสร้างด้วยไบโพลาร์ทรานซิสเตอร์ ที่ขั้ว X จะปรากฏค่าความต้านทานที่สามารถควบคุมด้วยกระแสได้ ซึ่งค่าความต้านทานที่ขั้ว X (R_X) สามารถกำหนดได้คือ (ดูการหาค่าในภาคผนวก ก)

$$R_X = \frac{V_T}{2I_O} \quad (4.2)$$

ค่าความต้านทาน R_x คือค่าความต้านทานภายในที่ขั้ว X ของ CCCII ที่กำหนดอยู่ในรูป Q1 ถึง Q4 ตัวต้านทานดังกล่าวเสมือนเป็นตัวต้านทานแบบต่อลงกราวด์ที่ควบคุมค่าความต้านทานด้วยกระแสไบอัส I_o



รูปที่ 4.1 บล็อกไดอะแกรมของ CCCII

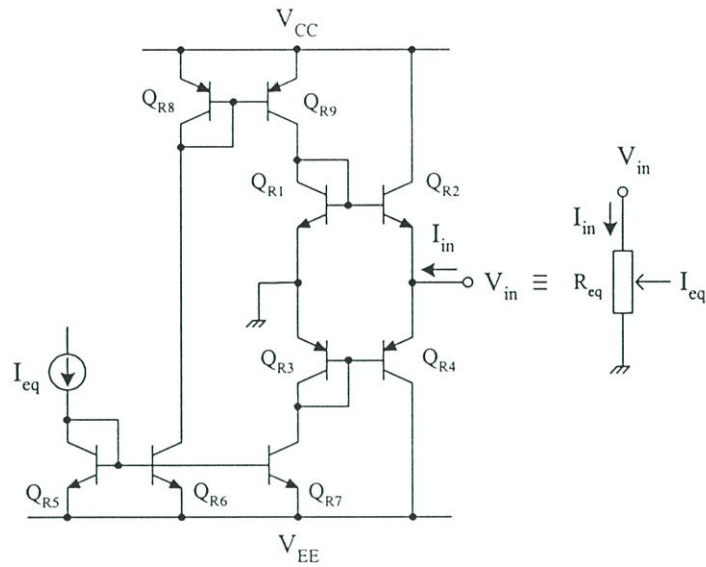


รูปที่ 4.2 วงจร CCCII ที่สร้างจากไบโพลาร์ทรานซิสเตอร์

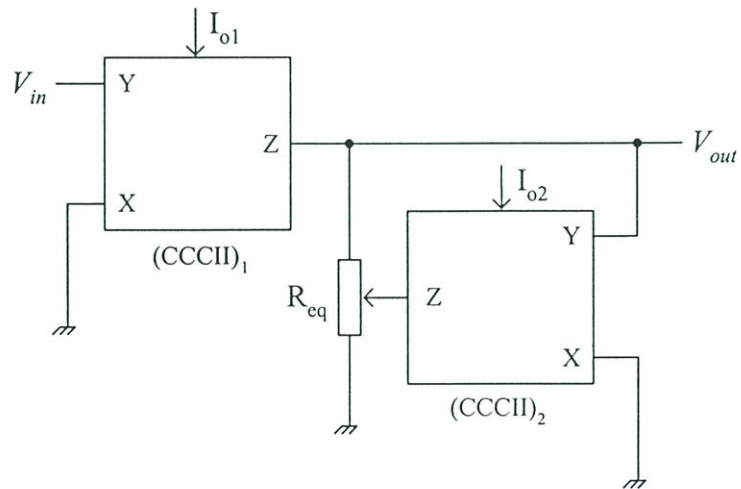
ด้วยหลักการดังกล่าวนี้ Saaid และ Fabre [35] จึงได้นำเสนอวงจรตัวต้านทานที่สร้างจากไบโพลาร์ทรานซิสเตอร์ควบคุมค่าความต้านทานด้วยกระแสซึ่งวงจรแสดงได้ดังรูปที่ 4.3 ถ้าสมมติว่าทรานซิสเตอร์ทุกตัวมีคุณสมบัติเหมือนกันทุกประการและมีค่าอัตราขยายกระแส β ของทุกตัวมีค่ามากกว่าหนึ่ง ค่าความต้านทานของวงจรตัวต้านทานที่ควบคุมด้วยกระแสที่แสดงในรูปที่ 4.3 สามารถแสดงได้คือ

$$R_{in} = \frac{V_T}{2I_{cq}} \quad (4.3)$$

โดยที่ I_{cq} คือกระแสที่ใช้ควบคุมค่าความต้านทาน



รูปที่ 4.3 วงจรตัวต้านทานควบคุมค่ากระแสไบอัสด้วยกระแส



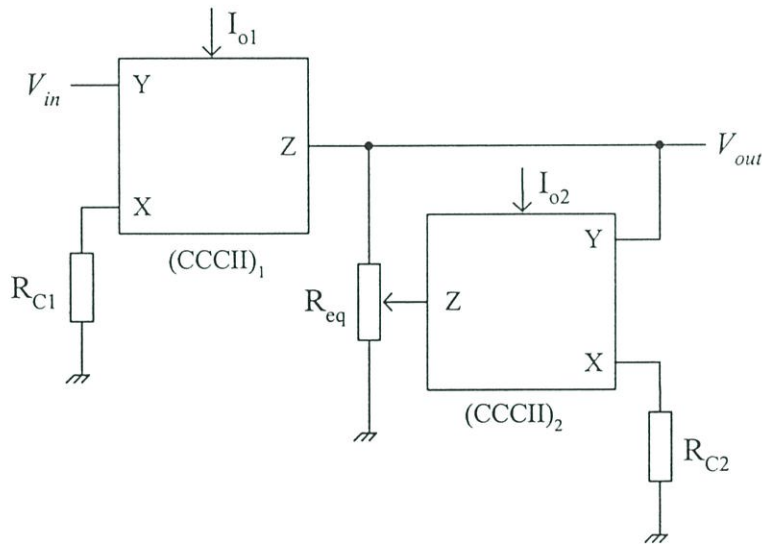
รูปที่ 4.4 วงจรรากที่สองแบบที่หนึ่งที่น่าเสนอ

เมื่อใช้วงจร CCCII และวงจรตัวต้านทานที่ควบคุมด้วยกระแส วงจรรากที่สองวงจรที่หนึ่งที่น่าเสนอสามารถแสดงให้ดังรูปที่ 4.4 อินพุตและเอาต์พุตของวงจรดังกล่าวอยู่ในรูปของสัญญาณ

แรงดัน ถ้ากำหนดให้ $I_{O1}=I_{O2}$ และใช้สมการที่ (4.1) ถึง (4.3) แรงดันเอาต์พุทของวงจรที่สองในรูปที่ 4.4 สามารถกำหนดได้คือ (ดูการหาค่าในภาคผนวก ข)

$$V_{out} = \sqrt{V_T/2} \sqrt{V_{in}} \quad (4.4)$$

จากวงจรในรูปที่ 4.4 จะเห็นว่าวงจรที่นำเสนอใช้การวิเคราะห์สัญญาณขนาดเล็กมาออกแบบสร้างฟังก์ชันรากที่สองซึ่งจะทำให้ช่วงปฏิบัติงานทางอินพุทของวงจรแคบมาก วงจรในรูปที่ 4.4 สามารถปรับปรุงใหม่เพื่อให้ช่วงปฏิบัติงานทางอินพุทกว้างขึ้น โดยใช้ตัวต้านทานแบบต่อลงกราวด์ 2 ตัว วงจรที่สองแบบที่หนึ่งที่สมบูรณ์สามารถแสดงได้ดังรูปที่ 4.5 ตัวต้านทาน R_{C1} และ R_{C2} ถูกใช้เพื่อขยายช่วงปฏิบัติงานทางอินพุทของวงจรให้กว้างมากขึ้น

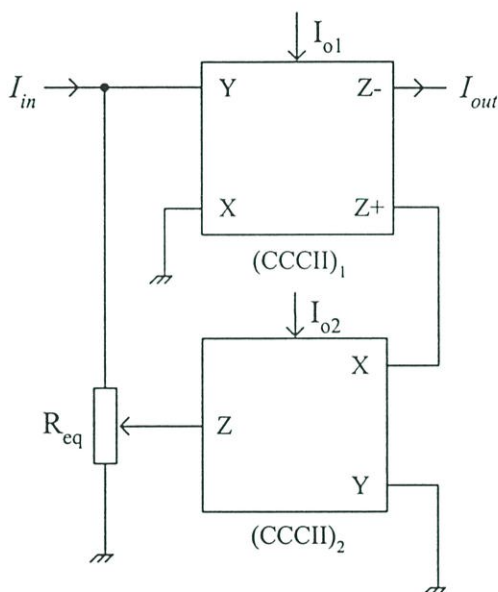


รูปที่ 4.5 วงจรที่สองแบบที่หนึ่งที่สมบูรณ์

วงจรที่สองแบบที่สองที่นำเสนอแสดงดังรูปที่ 4.6 จากรูปจะเห็นว่าวงจรที่นำเสนอสร้างมาจากวงจรในรูปที่ 4.4 โดยสลับตำแหน่งของ R_{C1} และอินพุทกระแสจะถูกป้อนแทนอินพุทแรงดัน ดังนั้นวงจรที่นำเสนอในรูปที่ 4.6 จึงมีอินพุทและเอาต์พุทอยู่ในรูปของกระแส กระแสเอาต์พุทของวงจรที่สองในรูปที่ 4.6 สามารถแสดงได้คือ (ดูการหาค่าในภาคผนวก ข)

$$I_{out} = \sqrt{I_{O1}} \sqrt{I_{in}} \quad (4.5)$$

จากสมการที่ (4.4) สามารถแสดงได้ว่าแรงดันเอาต์พุต V_{out} คือรากที่สองของแรงดันอินพุต V_{in} โดยมีอัตราขยายแรงดันเท่ากับ $V_r/2$ ในขณะที่สมการที่ (4.5) แสดงได้ว่ากระแสเอาต์พุต I_{out} คือรากที่สองของกระแสอินพุต I_{in} โดยมีอัตราขยายกระแสเท่ากับ I_{o1} นอกจากนี้สมการที่ (4.5) ยังแสดงได้ว่ากระแสเอาต์พุตไม่มีผลกระทบจากการเปลี่ยนแปลงของอุณหภูมิ จากรูปที่ 4.6 จะเห็นว่า CCCII₂ ทำหน้าที่เป็นวงจรตามกระแส (Current follower) ถ้าต้องการวงจรรากที่สองที่มีความง่ายมากกว่านี้ CCCII₂ ในรูปที่ 4.6 สามารถตัดทิ้งไปได้และนำเอาต์พุต z ของ CCCII₁ มาต่อเข้ากับ R_{eq} ได้โดยตรง ซึ่งจะทำได้วงจรที่มีความง่ายมากกว่าเดิม แต่อย่างไรก็ตามวงจรอาจจะทำงานได้ที่ความถี่ไม่สูงมากนักถ้าใช้กระแส I_{o1} มีค่าน้อย



รูปที่ 4.6 วงจรรากที่สองแบบที่สองที่นำเสนอ

4.3 การวิเคราะห์คุณสมบัติของวงจร

เพื่อให้ทราบถึงความสามารถและขีดจำกัดของวงจรที่นำเสนอว่ามีประสิทธิภาพและสมรรถนะในการใช้งานมากน้อยเพียงใด ในส่วนนี้จึงได้ทำการวิเคราะห์คุณสมบัติของวงจรเพื่อศึกษาผลของความไม่เป็นอุดมคติของวงจรสายพานกระแสที่มีต่อวงจร หาช่วงความถี่ปฏิบัติงานของวงจรที่นำเสนอ

4.3.1 การวิเคราะห์ค่าผิดพลาด

จากการหาค่าแรงดันเอาต์พุตและกระแสที่พ่วงก่อนหน้านี้สมมติว่า CCCII มีคุณสมบัติเป็นอุดมคติ แต่ความจริงแล้วในทางปฏิบัติการส่งผ่านแรงดันและกระแสของ CCCII จะไม่เป็นอุดมคติ

จะมีความผิดพลาดในการส่งผ่านเกิดขึ้นเสมอ ถ้ารวมเอาค่าพารามิเตอร์ที่ไม่เป็นอุดมคติของ CCCII ไว้ในการคำนวณ สมการที่ (4.1) จะสามารถเขียนใหม่ได้คือ

$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ \alpha & R_X & 0 \\ 0 & \beta & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \end{bmatrix} \quad (4.6)$$

โดยที่ $\alpha=1-\varepsilon$, $|\varepsilon|\ll 1$ แสดงค่า Voltage tracking error และ $\beta=1-\delta$, $|\delta|\ll 1$ แสดงค่า Current tracking error ดังนั้นฟังก์ชันแรงดันเอาต์พุตที่ไม่เป็นอุดมคติของวงจรในรูปที่ 4.5 สามารถแสดงได้คือ

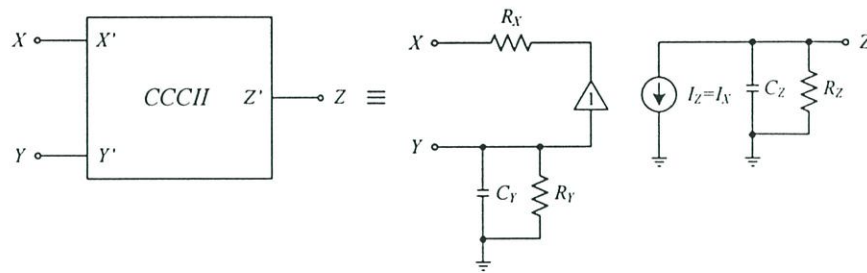
$$V_{out} = \sqrt{\alpha_1\beta_1/\alpha_2\beta_2} \sqrt{V_T/2} \sqrt{V_{in}} \quad (4.7)$$

ในขณะที่ฟังก์ชันกระแสเอาต์พุตที่ไม่เป็นอุดมคติของวงจรในรูปที่ 4.6 สามารถแสดงได้คือ

$$I_{out} = \sqrt{\alpha_1\beta_1} \sqrt{I_{O1}} \sqrt{I_{in}} \quad (4.8)$$

จากสมการที่ (4.7) และ (4.8) แสดงได้ว่าค่า Tracking error ของ CCCII เป็นสาเหตุที่ทำให้ค่าอัตราขยายของวงจรรากที่สองที่นำเสนอผิดพลาดไป

จากวงจรรากที่สองที่นำเสนอในรูปที่ 4.5 สังเกตเห็นว่าเอาต์พุตของวงจรอยู่ในรูปแรงดัน ถ้าวงจรที่นำเสนอจะถูกต่อโดยโหลดที่มีค่าอิมพีแดนซ์ต่ำ โหลดดังกล่าวอาจไม่สามารถต่อโดยตรงเข้าที่เอาต์พุตได้ ในกรณีนี้อาจจะต้องใช้วงจรบัฟเฟอร์มาต่อเข้าที่เอาต์พุตโนดก่อน สำหรับวงจรรากที่สองในรูปที่ 4.6 วงจรทำงานในโหมดกระแสที่มีอินพุตและเอาต์พุตอยู่ในรูปกระแสที่มีเอาต์พุตอิมพีแดนซ์สูง ด้วยเหตุนี้เอาต์พุตจึงสามารถต่อเข้ากับโหลดใดๆ ได้โดยตรงโดยไม่ต้องการวงจรรบัฟเฟอร์ใดๆ จากสมการที่ (4.3) จะสังเกตเห็นว่าค่าความต้านทานของวงจรตัวความต้านทานในรูปที่ 4.3 จะเป็นแปรผันตรงกับค่ากระแส I_{qu} และวงจรทำงานในคลาส AB [35] เมื่อใช้วงจรความต้านทานที่แสดงในรูปที่ 4.3 มาสร้างเป็นวงจรรากที่สองร่วมกับ CCCII ถ้า i_z ของ CCCII เท่ากับ 0 วงจรความต้านทานจะไม่ทำงานและถ้า $i_z > 0$ วงจรจะทำงาน ซึ่งหมายความว่าวงจรตัวความต้านทานได้กลายมาทำงานอยู่ในคลาส B ซึ่งเป็นสาเหตุให้เกิดค่าผิดพลาดขึ้นที่ช่วง Transition region



รูปที่ 4.7 วงจรเสมือนที่ความถี่สูงของวงจรสายพานกระแส

4.3.2 การวิเคราะห์ช่วงความถี่ปฏิบัติงาน

การวิเคราะห์ช่วงความถี่ปฏิบัติงานของวงจรแรกที่สองที่นำเสนอทั้งสองวงจรจะใช้วงจรเสมือนวงจรสายพานกระแสที่แสดงในรูปที่ 4.7 จากรูปค่า R_Y และ C_Y เป็นค่าความต้านทานและค่าความจุไฟฟ้าที่ความถี่สูงของขั้ว Y ส่วนค่า R_Z และ C_Z เป็นค่าความต้านทานและค่าความจุไฟฟ้าที่ความถี่สูงของขั้ว Z ตามลำดับ

เมื่อใช้วงจรเสมือนที่ความถี่สูงของวงจรสายพานกระแสที่แสดงในรูปที่ 4.7 มาทำการหาค่าทรานส์เฟอ์ฟังก์ชันวงจรแรกที่สองในรูปที่ 4.5 โดยสมมติให้ค่า $R_{eq} \ll R_{Y1}, R_{Z1}, R_{Y1}, R_{Z2}$ จะสามารถเขียนได้คือ

$$\frac{V_{out}}{\sqrt{V_T/2}\sqrt{V_{in}}} = \sqrt{\frac{1}{1 + sC_T R_{eq}}} \quad (4.9)$$

เมื่อ $C_T = C_{Z1} + C_{Y2}$ โดยที่ C_{Z1} คือค่าความจุไฟฟ้าที่ขั้ว Z ของ CCCII₁ ส่วน C_{Y2} คือค่าความจุไฟฟ้าที่ขั้ว Y ของ CCCII₂ ในลักษณะที่เหมือนกันเมื่อใช้วงจรเสมือนที่ความถี่สูงของวงจรสายพานกระแสที่แสดงในรูปที่ 4.7 มาทำการหาค่าทรานส์เฟอ์ฟังก์ชันวงจรแรกที่สองในรูปที่ 4.6 โดยสมมติให้ค่า $R_{eq} \ll R_{Y1}, R_{Z1}, R_{Y1}, R_{Z2}$ จะสามารถเขียนได้คือ

$$\frac{I_{out}}{\sqrt{I_{in}}\sqrt{I_{in}}} = \sqrt{\frac{1}{1 + sC_{Y1} R_{eq}}} \quad (4.10)$$

จากสมการที่ (4.9) และ (4.10) โพลความถี่สามารถกำหนดได้คือ

$$\omega_{C1} = \frac{1}{C_T R_{eq}} \quad (4.11)$$

และ

$$\omega_{c1} = \frac{1}{C_{Y1}R_{eq}} \quad (4.12)$$

ดังนั้นจะสามารถประมาณได้ว่าค่า C_{Z1} , C_{Y2} และ R_{eq} จะจำกัดการทำงานที่ความถี่สูงของวงจรรากที่สองในรูปที่ 4.5 ส่วนวงจรในรูปที่ 4.6 ค่า C_{Y1} และ R_{eq} จะจำกัดการทำงานที่ความถี่สูงของวงจร

ตารางที่ 4.1 พารามิเตอร์ของทรานซิสเตอร์ NR100N และ PR100N

NR100N-1X NPN TRANSISTOR

.MODEL NX1 NPN (RB=524.6 IRB=0 RBM=25 RC=50 RE=1 IS=121E-18 EG=1.206
XTI=2 XTB=1.538 BF=137.5 IKF=6.974E-3 NF=1 VAF=159.4 ISE=36E-16 NE=1.713
BR=0.7258 IKR=2.198E-3 NR=1 VAR=10.73 ISC=0 NC=2 TF=0.425E-9 TR=0.425E-8
CJE=0.214E-12 VJE=0.5 MJE=0.28 CJC=0.983E-13 VJC=0.5 MJC=0.3 XCJC=0.034
CJS=0.913E-12 VJS=0.64 MJS=0.4 FC=0.5)

PR100N-1X PNP TRANSISTOR

.MODEL PX1 NPN (RB=327 IRB=0 RBM=24.55 RC=50 RE=3 IS=73.5E-18 EG=1.206
XTI=1.7 XTB=1.866 BF=110.0 IKF=2.359E-3 NF=1 VAF=51.8 ISE=25.1E-16 NE=1.650
BR=0.4745 IKR=6.478E-3 NR=1 VAR=9.96 ISC=0 NC=2 TF=0.610E-9 TR=0.610E-8
CJE=0.180E-12 VJE=0.5 MJE=0.28 CJC=0.164E-12 VJC=0.8 MJC=0.4 XCJC=0.037
CJS=1.03E-12 VJS=0.55 MJS=0.35 FC=0.5)

4.4 การจำลองการทำงาน

วงจรรากที่สองที่นำเสนอในรูปที่ 4.5 และ 4.6 จะถูกจำลองการทำงานด้วยโปรแกรม PSPICE วงจร CCCII และวงจรตัวต้านทานที่ใช้ในการจำลองการทำงานจะใช้วงจรในรูปที่ 4.2 และ 4.3 ตามลำดับ โดยใช้พารามิเตอร์ NR100N และ NP100N [36] ดังตารางที่ 4.1 ใช้แหล่งจ่าย $V_{CC}=2.5V$ และ $V_{EE}=-2.5V$ และใช้แหล่งจ่ายกระแส $I_{O1}=I_{O2}=250\mu A$ วงจรในรูปที่ 4.5 และ $I_{O1}=50\mu A$ และ $I_{O2}=250\mu A$ สำหรับวงจรในรูปที่ 4.6 ถ้ากำหนด $R_{C1}=R_{C2}=R_C$ คุณสมบัติทาง DC ของสำหรับ V_{in} ของวงจรในรูปที่ 4.5 สำหรับค่า R_C เท่ากับ 0Ω , 50Ω , 100Ω , 300Ω และ 600Ω สามารถแสดงได้ ดังรูปที่ 4.8 ค่าที่ได้เปรียบเทียบกับค่าทางทฤษฎีคือสมการที่ (4.4) จากผลการจำลองการทำงาน ช่วงปฏิบัติงานทางอินพุตของวงจรในรูปที่ 4.5 ขึ้นอยู่กับช่วงปฏิบัติงานของ CCCII และตัว

ด้านทานที่ทำงานเป็นตัวแปลงแรงดันเป็นกระแส การใช้ค่า R_c ค่าน้อยๆ จะทำให้ได้ค่ากระแส i_z ค่ามากซึ่งจะทำให้สามารถลดค่าผิดพลาดของสัญญาณเอาต์พุตในช่วงนำกระแสและหยุดนำกระแสของวงจรตัวต้านทานได้ จากรูปที่ 4.8 จะสามารถหาค่าตอบได้ว่าค่าความต้านทาน R_c ควรจะใช้ค่าน้อยๆ เพื่อให้มีค่าใกล้เคียงกับค่าทางทฤษฎีคือสมการที่ (4.4) ค่าความต้านทานของ R_c เท่ากับ 100Ω คือค่าที่เหมาะสมสำหรับใช้ในการขยายช่วงปฏิบัติการทางอินพุตและที่ $R_c=100\Omega$ วงจรที่นำเสนอในรูปที่ 4.5 จะมีค่าช่วงปฏิบัติการทางอินพุต 0 ถึง 1.2V ค่าพารามิเตอร์ต่างๆ ต่อการเลือกค่า R_c สามารถกำหนดได้ดังตารางที่ 4.2 จากตารางถ้าเพิ่มค่า R_c ให้สูงมากขึ้นค่าช่วงปฏิบัติการทางอินพุตจะกว้างตามไปด้วย แต่ค่าผิดพลาดของแอมพลิฟิไคจะมากขึ้นด้วย

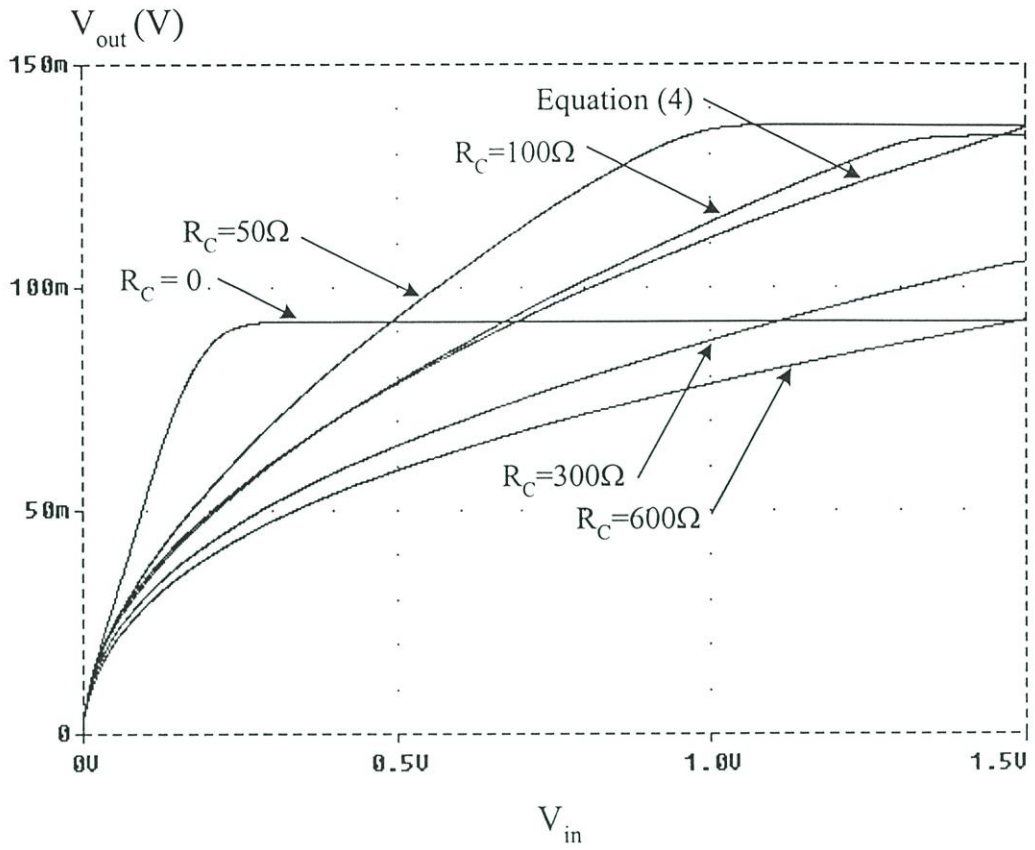
ตารางที่ 4.2 การเลือกค่า R_c

R_c (Ω)	ช่วงปฏิบัติการทางอินพุต (V)	ค่าผิดพลาดทางแอมพลิฟิไค (%)
0	0.02	0.5
50	1	1.2
100	1.4	2.9
150	2.9	13.6
200	3.1	24.2
250	3.2	27.8
300	3.2	30.5
400	3.5	32.7
450	3.6	34.6
500	3.8	36.3

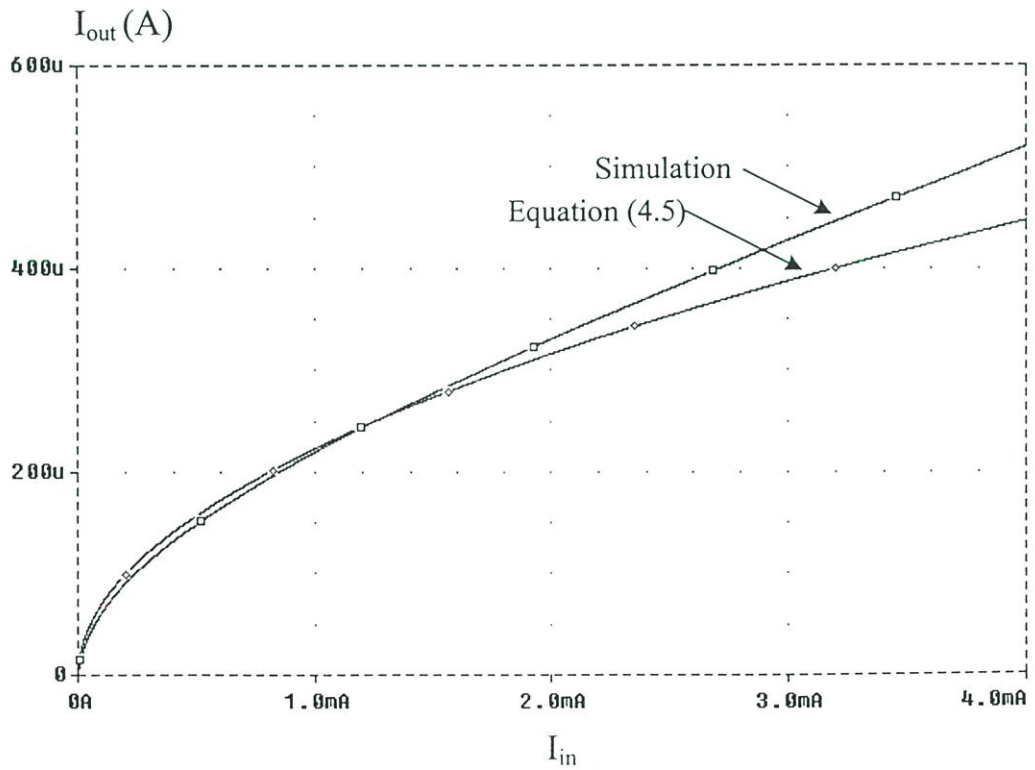
รูปที่ 4.9 แสดงคุณสมบัติทางด้าน DC ของวงจรที่นำเสนอในรูปที่ 4.6 จากผลการจำลองในรูปที่ 4.9 กราฟที่ได้จากการจำลองจะเปรียบเทียบกับค่าทางทฤษฎีซึ่งกำหนดได้จากสมการที่ (4.5) จากผลการจำลองการทำงานวงจรในรูปที่ 4.6 มีช่วงปฏิบัติการทางอินพุตกว้างจาก 0 ถึงมากกว่า 2mA และที่ I_{in} เท่ากับ 2mA และ 3mA ค่าผิดพลาดระหว่างค่าที่ได้จากการจำลองและสมการที่ (4.5) อยู่ที่ $14.34\mu A$ และ $40.25\mu A$ ตามลำดับ กำหนด $I_{O1}=I_{O2}=I_O$ และให้ I_O เป็นพารามิเตอร์เปลี่ยนค่าจาก 0 ถึง $500\mu A$ และให้ V_{in} เปลี่ยนค่าจาก 0.3V ถึง 1.2V โดยเพิ่มค่าทีละ 0.3V ผลการจำลองแสดงได้ดังรูปที่ 4.10 จากผลการจำลองการทำงานที่ได้แสดงได้ว่าวงจรที่นำเสนอในรูปที่ 4.5 ค่า V_{out} และ I_O เป็นอิสระจากกันซึ่งเป็นการยืนยันสมการที่ (4.4) รูปที่ 4.11 แสดงคุณสมบัติทางด้าน DC ของวงจรในรูปที่ 4.6 โดยให้ I_{O1} เป็นพารามิเตอร์เปลี่ยนค่าจาก 0 ถึง $500\mu A$ และให้ I_{in} เปลี่ยนค่าจาก 0.5mA

ถึง 2mA โดยเพิ่มค่าที่ละ 0.5mA จากผลการจำลองการทำงานแสดงว่าค่า I_{out} ขึ้นอยู่กับค่า I_{O1} รูปที่ 4.12 แสดงการทำงานของวงจรที่นำเสนอในรูปที่ 4.5 เมื่อป้อนสัญญาณรูปคลื่นสามเหลี่ยมขนาด $1.2V_{p-p}$ ความถี่ 1kHz เข้าที่อินพุต รูปคลื่นอินพุตและเอาต์พุตแสดงได้ดังรูปที่ 4.12(ก) และ (ข) ตามลำดับ จากนั้นได้ป้อนสัญญาณรูปคลื่นไซน์ความถี่ 1kHz เข้าที่อินพุตของวงจรในรูปที่ 4.5 อีกครั้ง รูปคลื่นอินพุตและเอาต์พุตสามารถแสดงได้ดังรูปที่ 4.13 (ก) และ (ข) ตามลำดับ รูปที่ 4.14 แสดงการทำงานของวงจรรากที่สองที่นำเสนอในรูปที่ 4.6 เมื่อป้อนสัญญาณรูปคลื่นสามเหลี่ยมขนาด $2mA_{p-p}$ ความถี่ 1kHz เข้าที่อินพุต รูปคลื่นอินพุตและเอาต์พุตแสดงได้ดังรูปที่ 4.14(ก) และ (ข) ตามลำดับ จากนั้นได้ป้อนสัญญาณรูปคลื่นไซน์ความถี่ 1kHz เข้าที่อินพุตของวงจรในรูปที่ 4.6 อีกครั้ง รูปคลื่นอินพุตและเอาต์พุตสามารถแสดงได้ดังรูปที่ 4.15 (ก) และ (ข) ตามลำดับ ผลการจำลองการทำงานในรูปที่ 4.13 และ 4.15 เพื่อแสดงว่าเมื่ออินพุตเป็นสัญญาณที่ไม่เป็นเชิงเส้น เอาต์พุตที่ได้จะเป็นสัดส่วนรากที่สองของอินพุต การตอบสนองความถี่ของวงจรแสดงได้ดังรูปที่ 4.16 จากผลการจำลองการทำงานวงจรในรูปที่ 4.5 มีค่าแบนด์วิดท์ 60MHz ส่วนวงจรในรูปที่ 4.6 มีแบนด์วิดท์ 120MHz จากการจำลองการทำงานวงจรในรูปที่ 4.5 ใช้กำลังงาน 50.4mW และวงจรในรูปที่ 4.6 ใช้กำลังงาน 5.04mW การใช้กำลังงานของวงจรขึ้นอยู่กับค่ากระแสไบอัสที่ไบอัสให้กับ CCCII ดังนั้นหากต้องการจะลดการใช้กำลังงานลงสามารถทำได้โดยการลดค่ากระแสไบอัสที่ไบอัสให้กับ CCCII แต่อย่างไรก็ตามค่าการตอบสนองความถี่ของวงจรรากที่สองที่นำเสนออาจจะลดลงด้วย

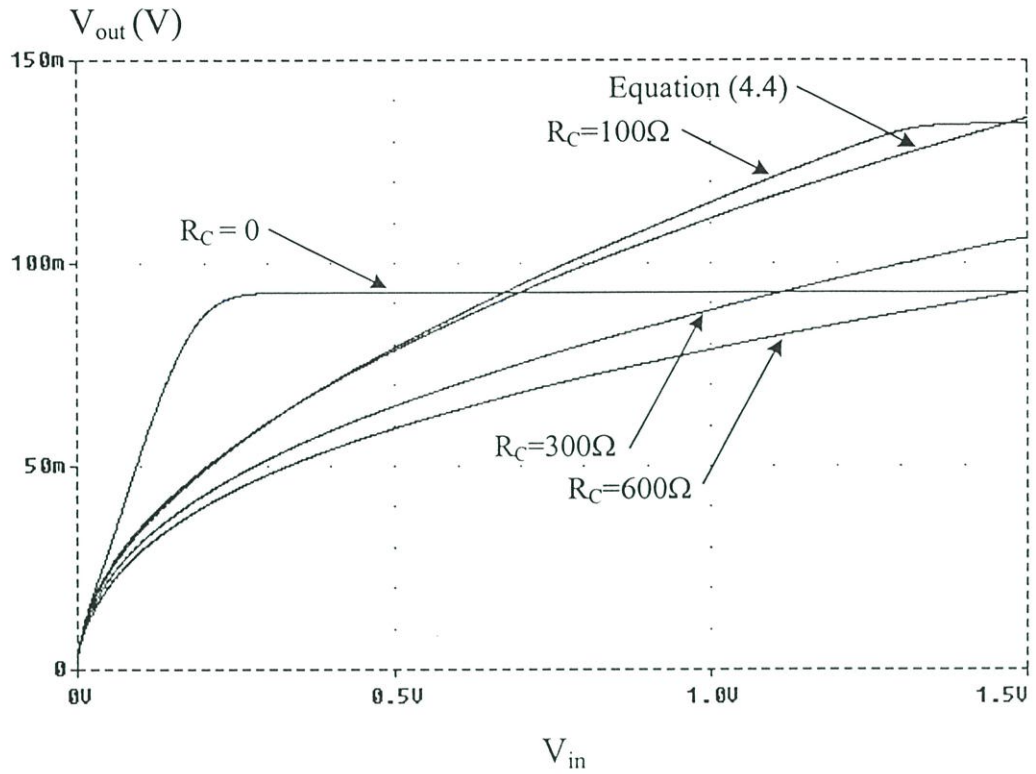
ตัวต้านทาน R_C เป็นตัวต้านทานภายนอกที่ใช้สำหรับขยายช่วงแรงดันปฏิบัติการของวงจรรูปที่ 4.5 การเลือกค่า R_C เพื่อขยายช่วงปฏิบัติการของวงจรจะต้องพิจารณาค่าความผิดพลาดควบคู่ไปด้วย เช่นการเลือกค่า R_C ที่มีค่าน้อยๆ จะมีผลทำให้ได้สัญญาณเอาต์พุตมีความเที่ยงตรงสูง แต่ในทางกลับกันจะมีช่วงปฏิบัติการแคบ แต่ถ้าเลือกค่า R_C ที่มีค่ามากๆ จะทำให้ได้ช่วงปฏิบัติการกว้างแต่ค่าแอมพลิจูดของสัญญาณจะผิดพลาดไปจากค่าทางทฤษฎีที่กำหนดจากสมการที่ (4.4) ดังนั้นค่าความต้านทาน R_C ที่ใช้จึงไม่มีผลต่อคุณสมบัติความเป็นรากที่สองของวงจรแต่อย่างใด จากวงจรในรูปที่ 4.5 ถ้ากำหนดให้กระแส $I_{O1}=I_{O2}=250\mu A$ ค่าความต้านทาน R_X มีค่าเท่ากับ 50Ω ดังนั้นถ้าไม่ใช้ R_C จะทำให้ช่วงปฏิบัติการทางอินพุตแคบมาก การกำหนดค่า R_C สามารถแสดงได้ดังตารางที่ 4.3



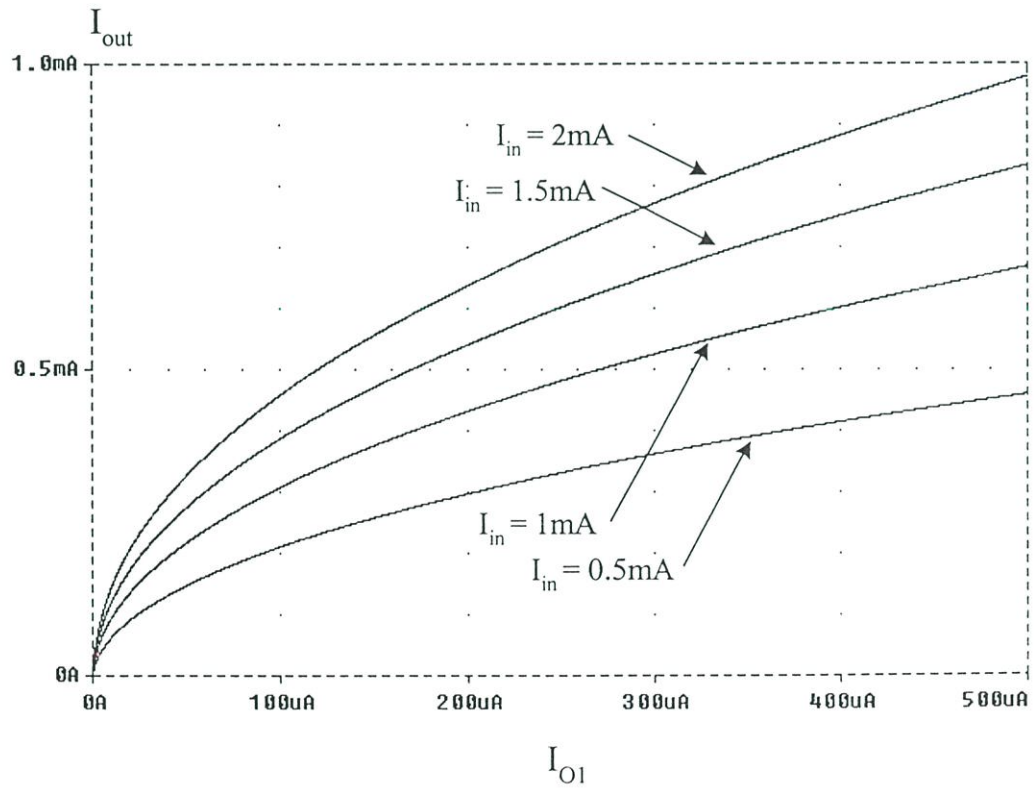
รูปที่ 4.8 ผลการจำลองคุณสมบัติทาง DC ของวงจรในรูปที่ 4.5



รูปที่ 4.9 ผลการจำลองคุณสมบัติทาง DC ของวงจรในรูปที่ 4.6

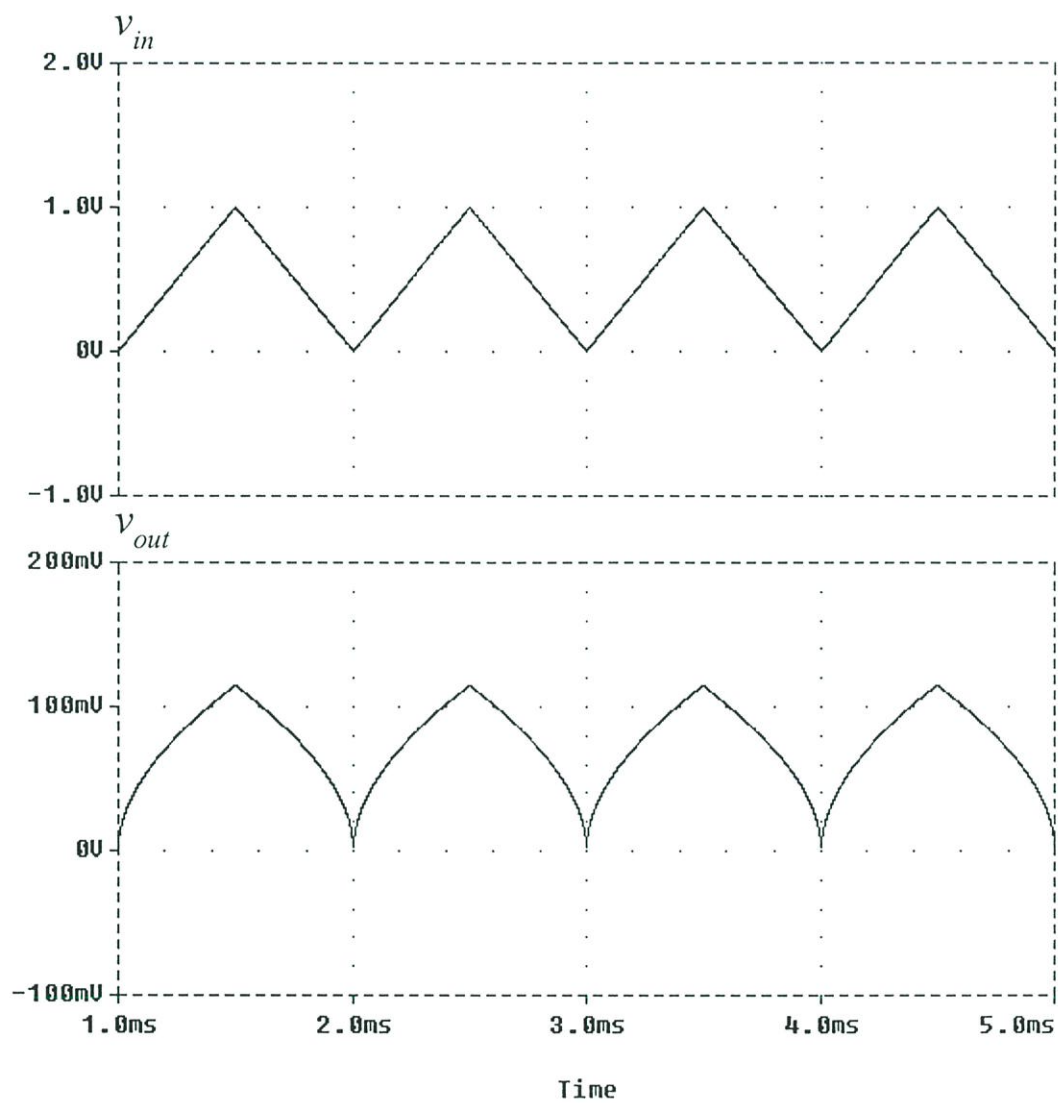


รูปที่ 4.10 คุณสมบัติทาง DC ของวงจรในรูปที่ 4.5 เมื่อ $V_{in} = 0.3V, 0.6V, 0.9V, 1.2V$ และ I_O เปลี่ยนค่าจาก 0 ถึง $500\mu A$

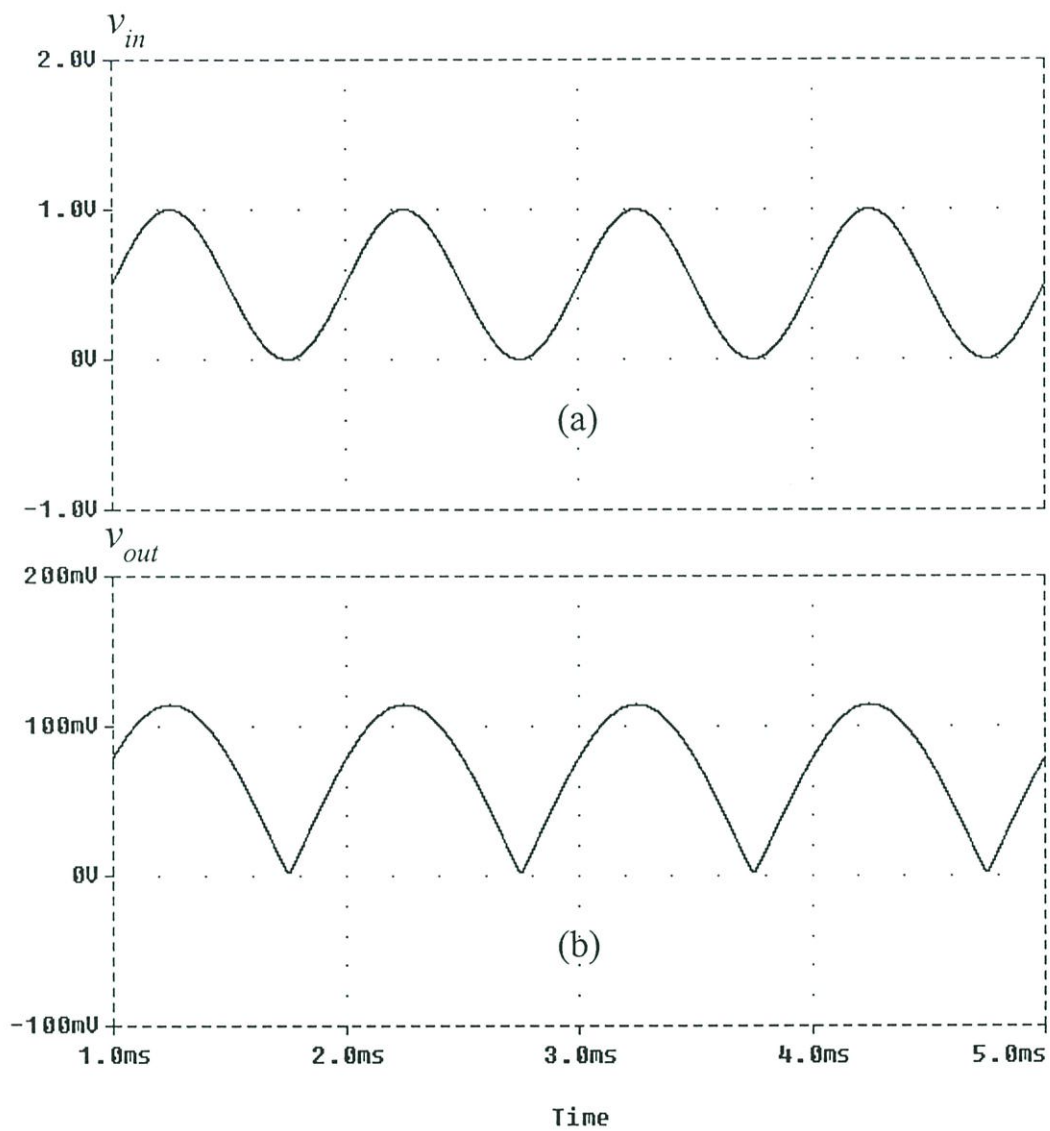


รูปที่ 4.11 คุณสมบัติทาง DC ของวงจรในรูปที่ 4.6 เมื่อ $I_{in} = 0.5mA, 1mA, 1.5mA, 2mA$ และ I_O เปลี่ยนค่าจาก 0 ถึง $500\mu A$

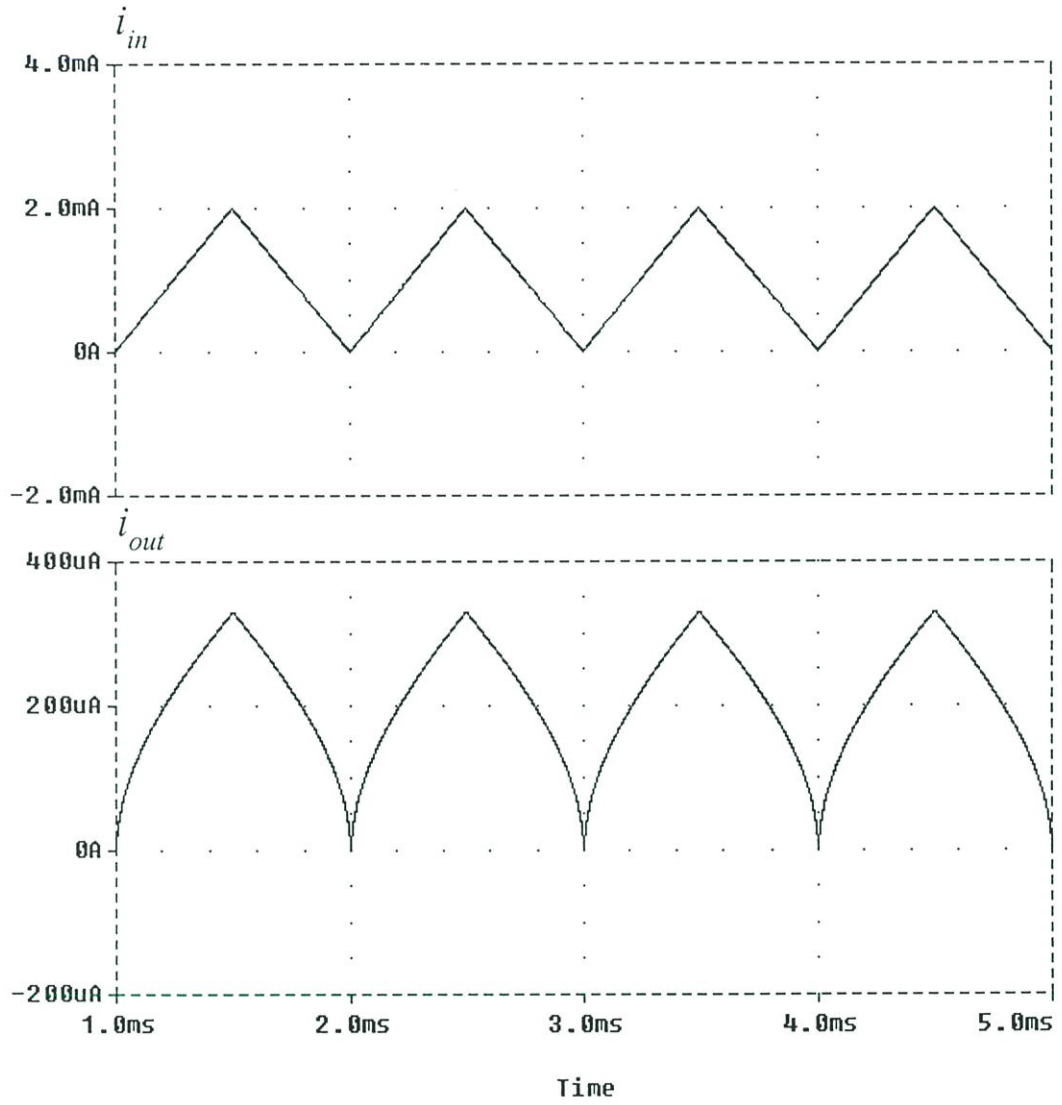
เพื่อแสดงคุณสมบัติของวงจรรากที่สองทั้งสองวงจรถูกนำเสนอที่นำเสนอ รูปที่ 4.17 และ 4.18 แสดงรูปคลื่นทางเอาต์พุตในกรณีที่อินพุตคือสัญญาณรูปคลื่นสามเหลี่ยมความถี่ 100kHz, 500kHz และ 1MHz แอมพลิจูด $1V_{p-p}$ และ $2mA_{p-p}$ ตามลำดับ จากรูปที่ 4.17 สามารถแสดงได้ว่าวงจรในรูปที่ 4.5 สามารถทำงานได้ความถี่สูงกว่า 1MHz ในขณะที่รูปคลื่นเอาต์พุตในรูปที่ 4.18 ที่ความถี่ f_{in} มากกว่า 500MHz จะเกิด Corner distortion ที่บริเวณช่วงเวลาที่ขาขึ้นของรูปคลื่นเอาต์พุต การนำกระแสและหยุคนำกระแสของวงจรตัวด้านทานที่ทำงานในคลาส B คือต้นเหตุของปัญหานี้ การเพิ่ม I_{O1} และแหล่งจ่ายแรงดันวงจรที่นำเสนอในรูปที่ 4.6 สามารถทำให้วงจรสามารถทำงานความถี่สูงขึ้น รูปที่ 4.19 (ก) แสดงรูปคลื่นเอาต์พุตของวงจรในรูปที่ 4.5 ส่วนรูปที่ 4.19 (ข) แสดงรูปคลื่นเอาต์พุตของวงจรในรูปที่ 4.6 ที่อุณหภูมิ $50^{\circ}C$, $75^{\circ}C$ และ $100^{\circ}C$ เมื่อป้อนสัญญาณรูปคลื่นสามเหลี่ยมความถี่ 1kHz ขนาด $1V_{p-p}$ และ $2mA_{p-p}$ เข้าที่อินพุตของวงจรในรูปที่ 4.5 และ 4.6 ตามลำดับ จากผลการจำลองในรูปที่ 4.19 (ก) รูปคลื่นเอาต์พุตของวงจรในรูปที่ 4.5 ที่อุณหภูมิระหว่าง $50^{\circ}C$ และ $75^{\circ}C$ มีความต่างกัน $3.93mV$ และที่อุณหภูมิระหว่าง $75^{\circ}C$ และ $100^{\circ}C$ มีความต่างกัน $4.07mV$ รูปคลื่นที่เปลี่ยนแปลงเมื่ออุณหภูมิเปลี่ยนไปเกิดจากค่าแรงดันอุณหภูมิ (V_T) ของทรานซิสเตอร์ จากผลการจำลองนี้เพื่อศึกษาผลกระทบของอุณหภูมิที่มีต่อรูปคลื่นเอาต์พุตซึ่งค่า V_T นี้จะรวมอยู่ในสมการที่ (4.4) สำหรับรูปที่ 4.19 (ข) สามารถยืนยันได้ว่าวงจรในรูปที่ 4.6 มีเสถียรภาพทางอุณหภูมิดีมากซึ่งผลการจำลองนี้ยืนยันสมการที่ (4.5) คุณสมบัติของวงจรถูกนำเสนอเปรียบเทียบกับวงจรรากที่สองที่ได้นำเสนอไว้ในวารสารต่างๆ แสดงได้ดังตารางที่ 4.3



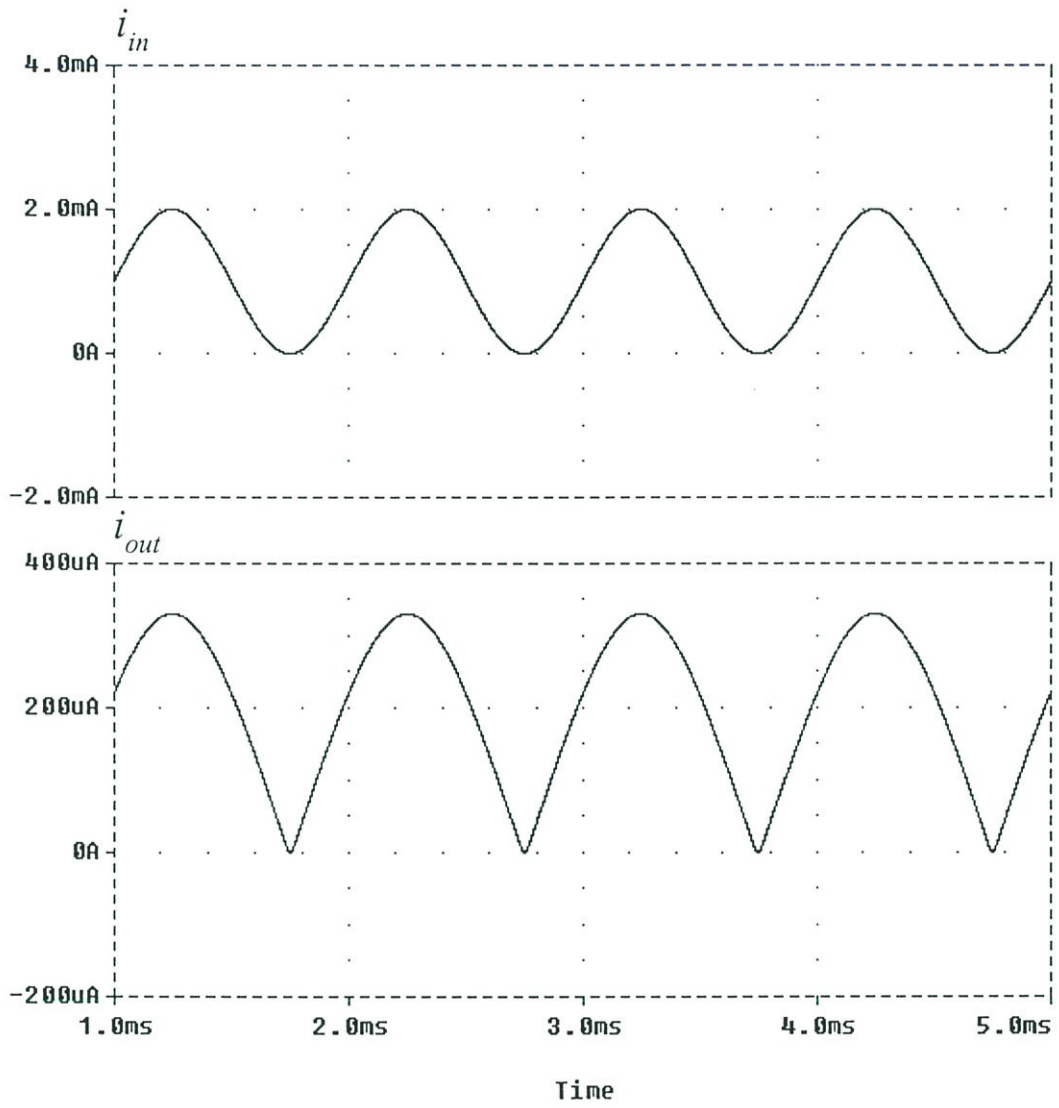
รูปที่ 4.12 การทำงานของวงจรในรูปที่ 4.5 เมื่อป้อนสัญญาณอินพุทเป็นรูปคลื่นสามเหลี่ยมความถี่ 1kHz ขนาด $1V_{p-p}$



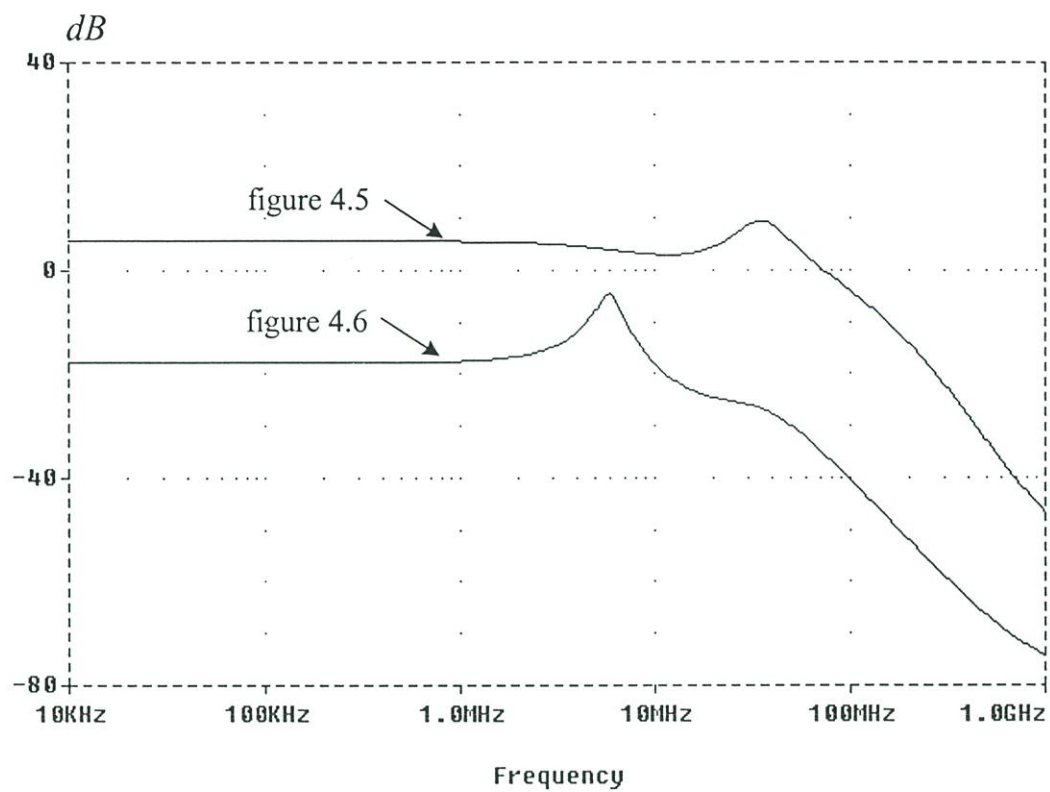
รูปที่ 4.13 การทำงานของวงจรในรูปที่ 4.5 เมื่อป้อนสัญญาณอินพุตเป็นรูปคลื่นไซน์ความถี่ 1kHz
ขนาด $1V_{p-p}$



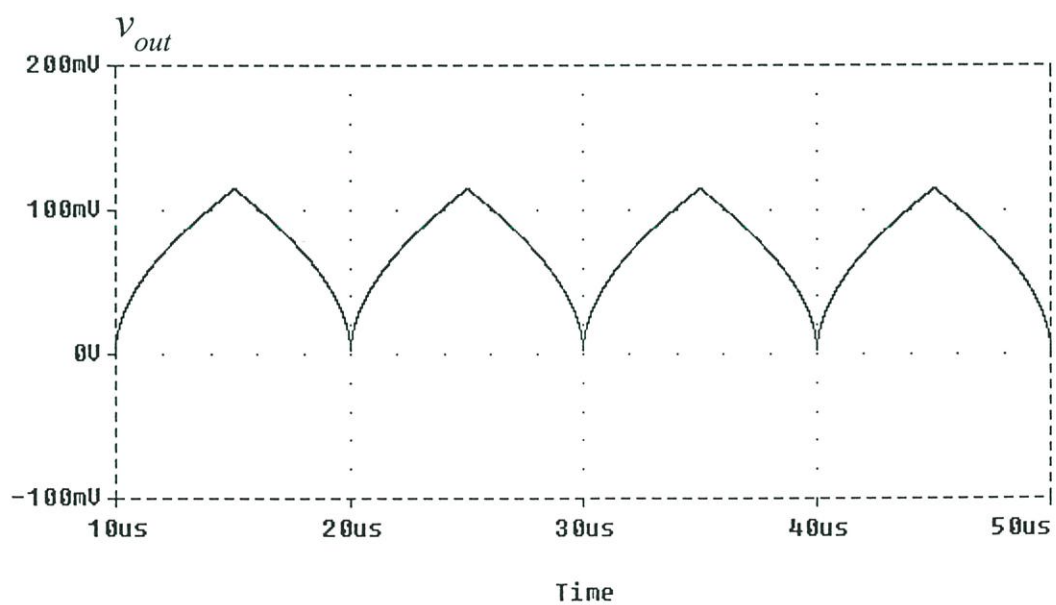
รูปที่ 4.14 การทำงานของวงจรในรูปที่ 4.6 เมื่อป้อนสัญญาณอินพุทเป็นรูปคลื่นสามเหลี่ยมความถี่ 1kHz ขนาด 2mA_{p-p}



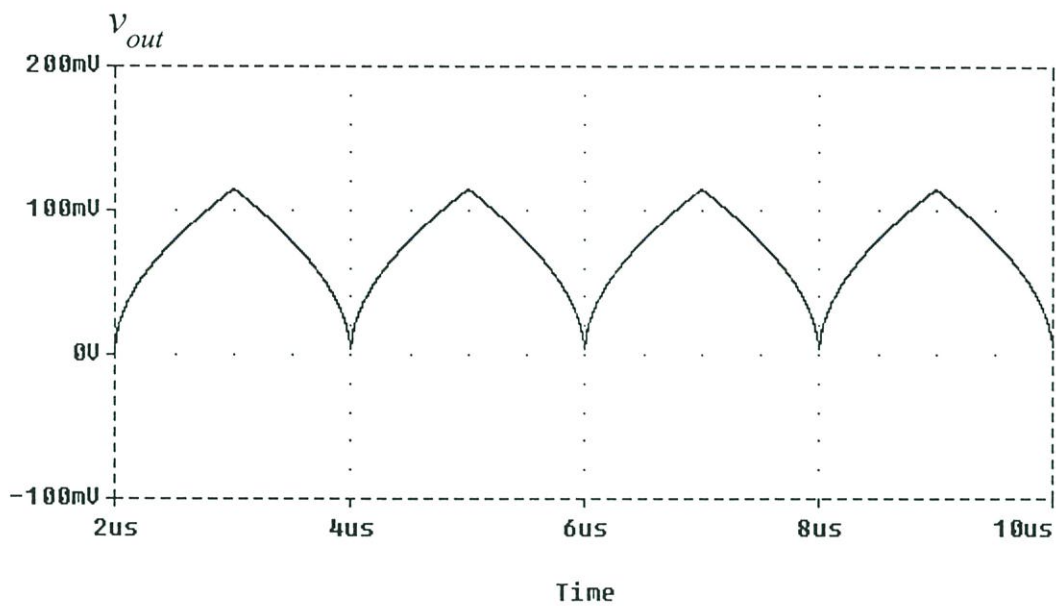
รูปที่ 4.15 การทำงานของวงจรในรูปที่ 4.6 เมื่อป้อนสัญญาณอินพุตเป็นรูปคลื่นไซน์ความถี่ 1kHz
ขนาด 2mA_{p-p}



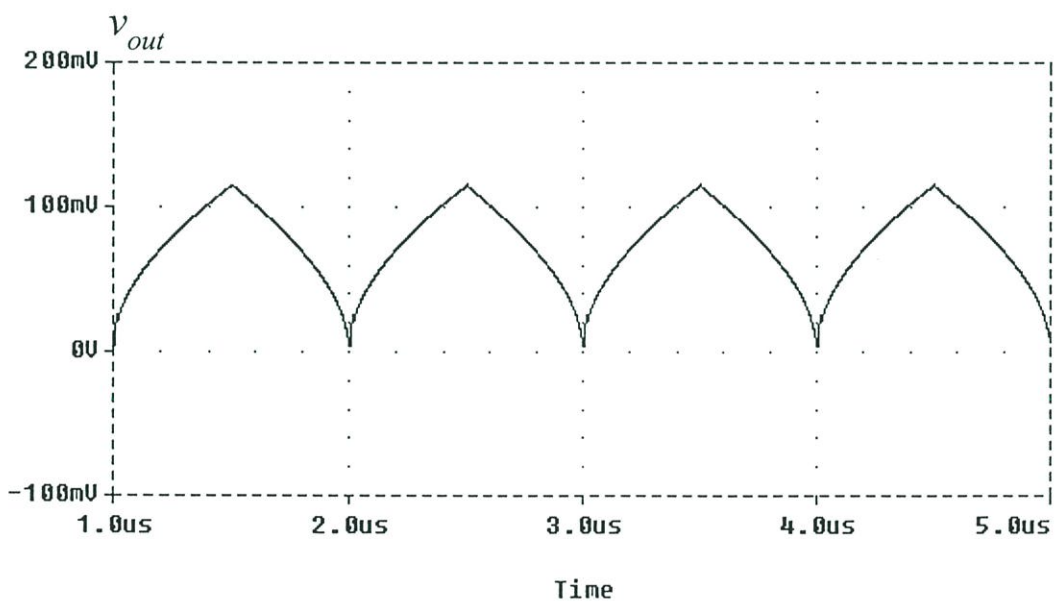
รูปที่ 4.16 ผลการตอบสนองที่ความถี่สูงของวงจร



(ก)

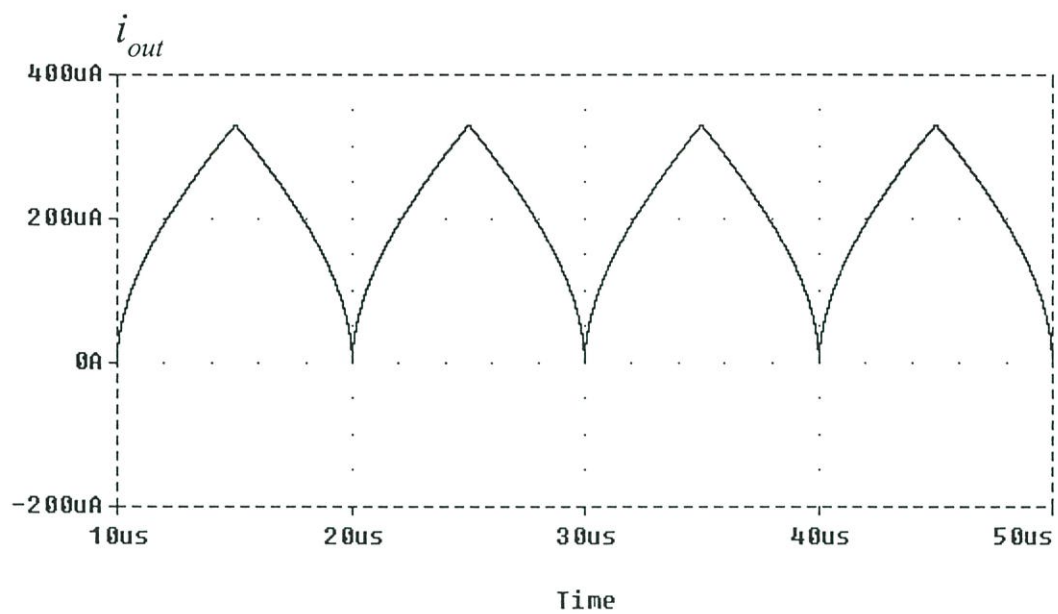


(ข)

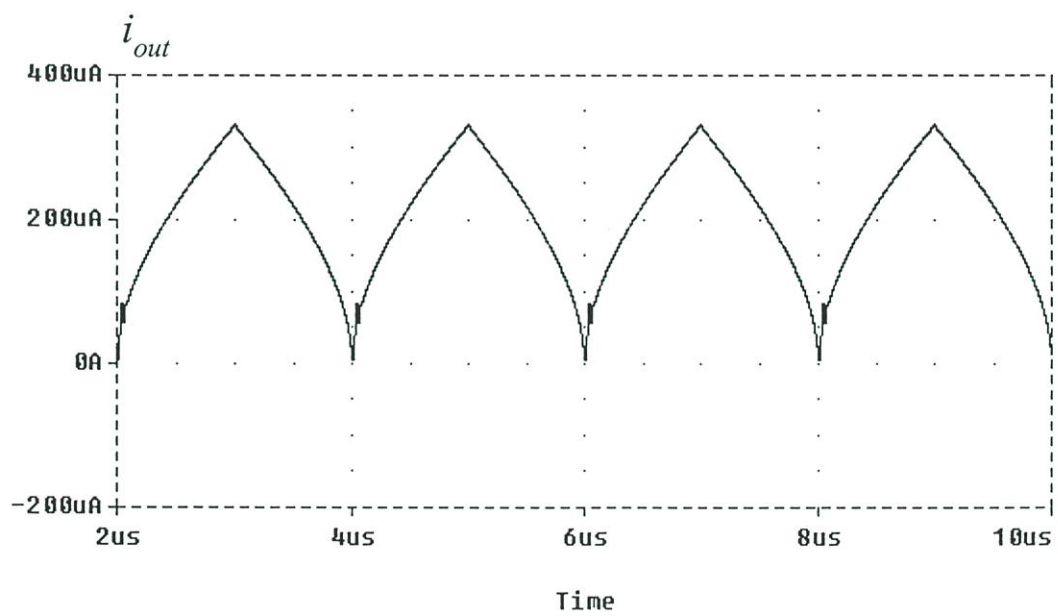


(ค)

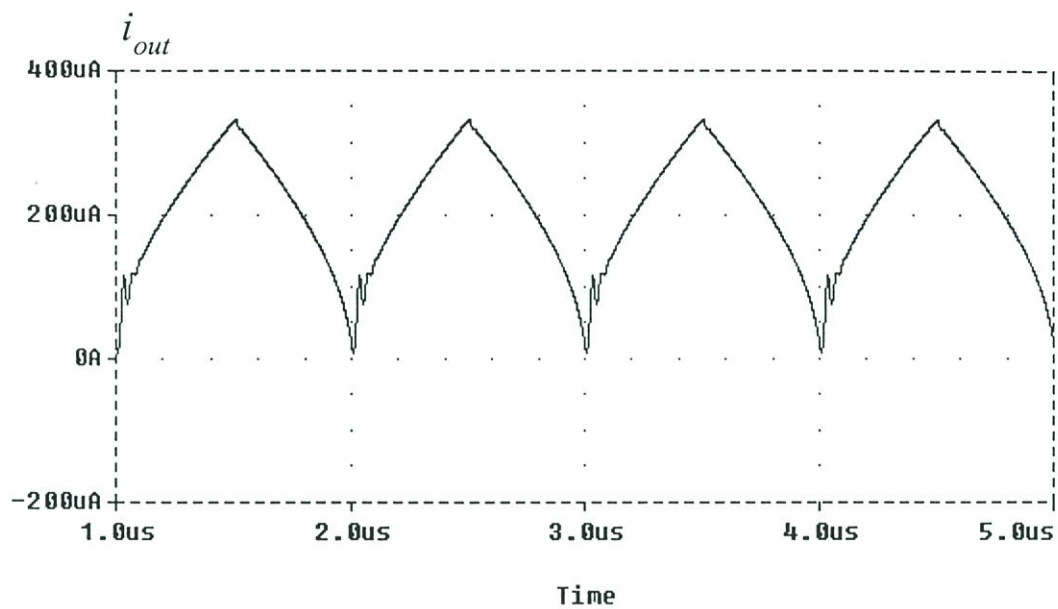
รูปที่ 4.17 สัญญาณเอาต์พุทของวงจรในรูปที่ 4.5 เมื่อป้อนสัญญาณอินพุทเป็นรูปคลื่นสามเหลี่ยม
ขนาด $1V_{p-p}$ ความถี่ (ก) 100kHz (ข) 500kHz และ (ค) 1MHz



(n)

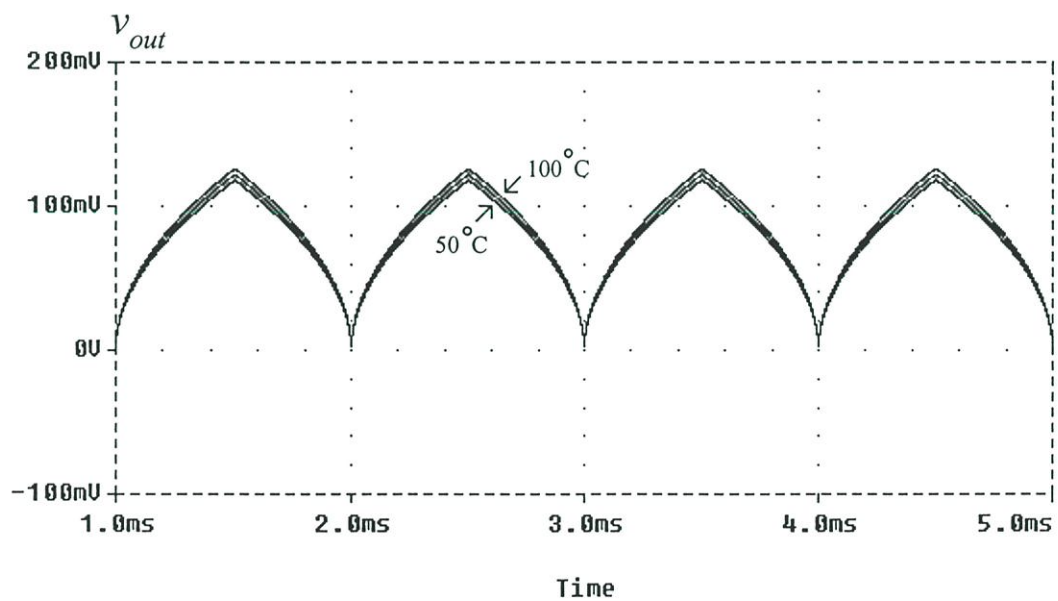


(v)

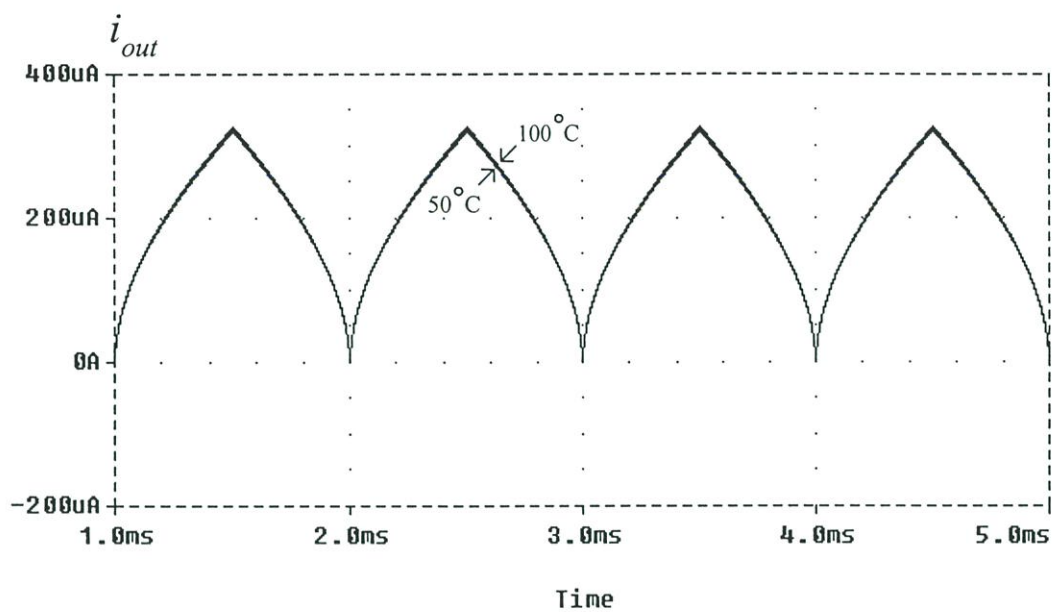


(ค)

รูปที่ 4.18 สัญญาณเอาต์พุตของวงจรในรูปที่ 4.6 เมื่อป้อนสัญญาณอินพุตเป็นรูปคลื่นสามเหลี่ยม ขนาด 2mA_{p-p} ความถี่ (ก) 100kHz (ข) 500kHz และ (ค) 1MHz



(ก)



(จ)

รูปที่ 4.19 สัญญาณเอาต์พุตที่อุณหภูมิ 50 $^{\circ}C$, 75 $^{\circ}C$ และ 100 $^{\circ}C$ เมื่อป้อนอินพุตความถี่ 1kHz (ก)
 วงจรในรูปที่ 4.5 (ข) วงจรในรูปที่ 4.6

ตารางที่ 4.3 การเปรียบเทียบคุณสมบัติระหว่างวงจรที่นำเสนอและวงจรที่ได้เคยตีพิมพ์ไว้ในวารสารต่างๆ

พารามิเตอร์	วงจรในรูปที่ 4.5	วงจรในรูปที่ 4.6	วงจรใน [11]	วงจรใน [12]	วงจรใน [15]
อุปกรณ์ที่ใช้	CCCI 2 วงจร BJT resistor 1 วงจร Grounded resistor 2 ตัว	CCCI 2 วงจร BJT resistor 1 วงจร	MOS 2 ตัว Op-amp 2 วงจร Current source 1 ตัว	CCII 1 วงจร Op-amp 2 วงจร MOS 2 ตัว Floating resistor 3 ตัว	MOS 16 ตัว Current source 3 ตัว
แหล่งจ่ายแรงดัน	$\pm 2.5V$	$\pm 2.5V$	+5V	$\pm 6V$	+7V
ช่วงปฏิบัติการทางอินพุต	0 to 1.2V	0 to 2mA	1 μ A to 200 μ A	0 to 1.6V	-1mA to 1mA
แบนด์วิดท์ (-3dB)	60MHz	12MHz	-	400kHz	32MHz
การใช้กำลังงาน	50.4mW	5.05mW	-	-	-
เหมาะกับการสร้าง IC	ใช่	ใช่	ไม่ใช่	ไม่ใช่	ใช่

4.5 บทสรุป

ในบทนี้แนะนำเสนอวงจรที่ 2 วงจร วงจรทั้งสองสร้างขึ้นโดยใช้วงจร CCCII และวงจรตัวความต้านทานที่ควบคุมด้วยกระแส ผลการจำลองการทำงานแสดงได้ว่าวงจรที่นำเสนอมีช่วงปฏิบัติการทางอินพุทกว้าง มีเสถียรภาพทางอุณหภูมิดีมาก คุณสมบัติที่ดีกว่านี้สามารถเป็นไปได้โดยใช้ไบโพลาร์ทรานซิสเตอร์และพารามิเตอร์ที่มีคุณสมบัติของทรานซิสเตอร์ NPN และ PNP ที่มีความสมพงษ์กัน สำหรับการสร้างวงจรให้อยู่ในแบบใช้อุปกรณ์โซลิดสเตททั้งหมดสามารถทำได้โดยแทน R_{C1} และ R_{C2} ในรูปที่ 4.5 ด้วยวงจรรตัวต้านทานที่แสดงในรูปที่ 4.3

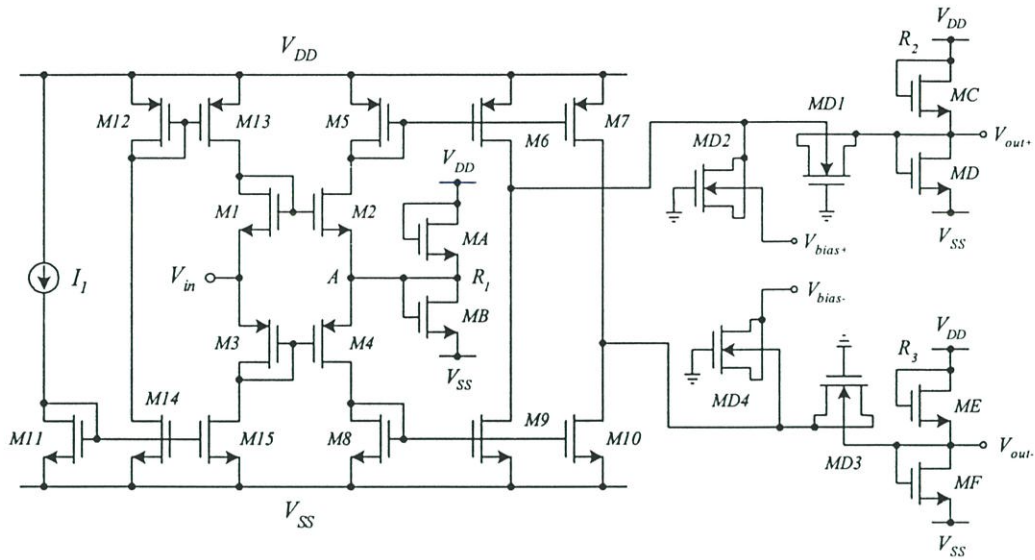
บทที่ 5

วงจรรีจิงกระแสครึ่งคลื่นที่มีความเที่ยงตรงสูง และทำงานที่ความถี่สูง

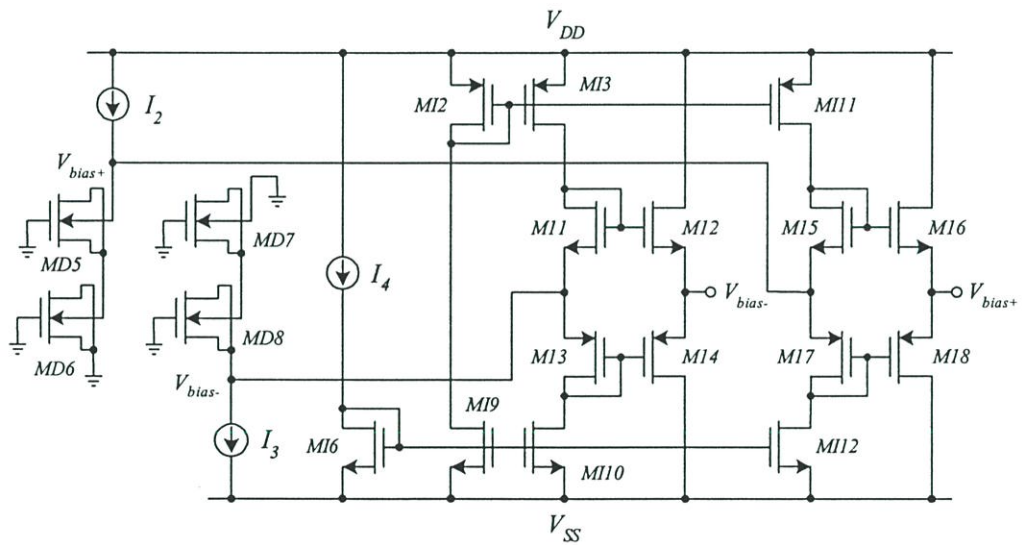
5.1 บทนำ

วงจรรีจิงกระแสแบบเที่ยงตรงเป็นวงจรมีความสำคัญที่สามารถนำมาประยุกต์ใช้งานได้ในเครื่องมือวัดไฟฟ้ากระแสสลับ ตัวคิมอดที่ภาค RF การสร้างสัญญาณกำลังสองสัญญาณรูปคลื่นสามเหลี่ยม ตัวแปลงสัญญาณ RMS เป็นสัญญาณ DC วงจรรีจิงกระแสแบบเที่ยงตรงเป็นวงจรรีจิงออกแบบเพื่อให้สามารถรีจิงกระแสสัญญาณขนาดเล็กซึ่งไดโอดไม่สามารถทำงานได้เพราะไดโอดจะทำงานได้ต้องมีแรงดันตกคร่อมตัวมัน 0.3V สำหรับชนิดเขามาเนียมและตกคร่อม 0.6V สำหรับชนิดซิลิกอน ดังนั้นที่ผ่านมาจึงมีการออกแบบวงจรรีจิงกระแสที่สามารถรีจิงกระแสสัญญาณขนาดเล็กเผยแพร่ไว้ในวารสารมากมายดังเอกสารอ้างอิง [11]-[14], [17], [37]-[39] วงจรรีจิงกระแสใช้ออปแอมป์ ไดโอดและตัวต้านทานได้ถูกนำเสนอไว้ใน [11], [17], [37]-[38] แต่ปัญหาสำคัญของวงจรรีจิงกระแสที่ใช้ออปแอมป์และไดโอดคือระหว่างช่วงหยุดนำกระแสและนำกระแสของไดโอด ออปแอมป์จะต้องสวิทช์ด้วยสัญญาณขนาดเล็ก dv/dt ที่จำกัด ผลก็คือจะเกิดความเพี้ยนที่บริเวณ zero crossing ของสัญญาณอินพุท นอกจากนี้วงจรรีจิงกระแสที่ใช้ออปแอมป์จะไม่สามารถทำงานที่ความถี่สูงได้เนื่องจากถูกจำกัดจากค่า GBW (Gain-bandwidth product) ในตัวออปแอมป์เอง ปัญหานี้สามารถแก้ไขได้โดยออกแบบวงจรรีจิงกระแสด้วยวิธีทางโหมคกระแส [10], [11], [13]-[16] วงจรรีจิงกระแสใช้วงจรสายพานกระแสและไดโอดนำเสนอใน [13], [14], [38] แต่อย่างไรก็ตามวงจรรีจิงดังกล่าวใช้ตัวต้านทานทั้งแบบลอยตัวและแบบต่อลงกราวด์ซึ่งทำให้ไม่เหมาะกับการนำไปสร้างเป็นวงจรรวม วงจรรีจิงกระแสใช้วงจรสายพานกระแสหนึ่งวงจรและวงจรสะท้อนกระแสได้ถูกนำเสนอใน [15] วงจรรีจิงกระแสดังกล่าวออกแบบโดยใช้ไบโพลาร์ทรานซิสเตอร์และกำหนดให้วงจรทำงานในคลาส B ซึ่งทำให้วงจรสามารถรีจิงกระแสที่สัญญาณขนาดเล็กได้ดี แต่เนื่องจากวงจรทำงานในคลาส B จึงทำให้วงจรไม่สามารถรีจิงกระแสที่สัญญาณความถี่สูงได้ดี นอกจากนี้วงจรรีจิงยังต้องการตัวต้านทานแบบต่อลงกราวด์อีกสองตัวอีกด้วย วงจรรีจิงกระแสทำงานในคลาส AB ได้ถูกนำเสนอไว้ใน [39], [40], [16] วงจรรีจิงกระแสที่ทำงานในคลาส AB จะต้องการกระแสอินพุทที่ใหญ่กว่ากระแสไบอัสสี่เท่าเพื่อหลีกเลี่ยงความผิดพลาดอันเกิดจากคุณสมบัติกำลังสองของมอสทรานซิสเตอร์ดังนั้นถ้าสัญญาณอินพุทที่มีขนาดเล็กมากๆ วงจรชนิดนี้จะไม่สามารถรีจิงกระแสได้ แต่ข้อดีของวงจรรีจิงที่ทำงานในคลาส AB คือวงจรรีจิงกระแสสามารถทำงาน

ที่สัญญาณความถี่สูงได้ดีเพราะทรานซิสเตอร์ไม่ต้องหยุดนำกระแสในขณะที่ไม่มีสัญญาณเหมือน
 คลาส B



(ก)



(ข)

- 4 รูปที่ 5.1 วงจรเรียงกระแสครึ่งคลื่นเอาต์พุตคู่ขนาน [11] (ก) วงจรเรียงกระแส (ข) วงจรไบอัส
 แรงดันแรงดัน

เมื่อเร็วๆ นี้วงจรเรียงกระแสครึ่งคลื่นเอาต์พุตคู่ขนานได้ถูกนำเสนอไว้ใน [11] โดยวงจรสร้างขึ้นจาก
 ส่วนประกอบสองส่วนคือ ส่วนแรกคือวงจรเรียงกระแสครึ่งคลื่นที่ประกอบด้วยวงจรแปลงแรงดัน
 เป็นกระแสเพื่อเปลี่ยนแรงดันอินพุตให้เป็นกระแสจากนั้นจะใช้ไดโอดเพื่อเรียงกระแสดังกล่าว

กระแสที่ผ่านไดโอดจะถูกแปลงเป็นแรงดันด้วยตัวต้านทาน วงจรแสดงได้ดังรูปที่ 5.1(ก) ส่วนที่สองคือวงจรไบอัสแรงดันโดยใช้ไดโอดไบอัสด้วยแรงดันเพื่อลดความถี่ขึ้นที่บริเวณ zero crossing วงจรแสดงได้ดังรูปที่ 5.1(ข) ข้อดีของวงจรนี้ที่กล่าวไว้ในบทความโดยผู้เขียนคือ

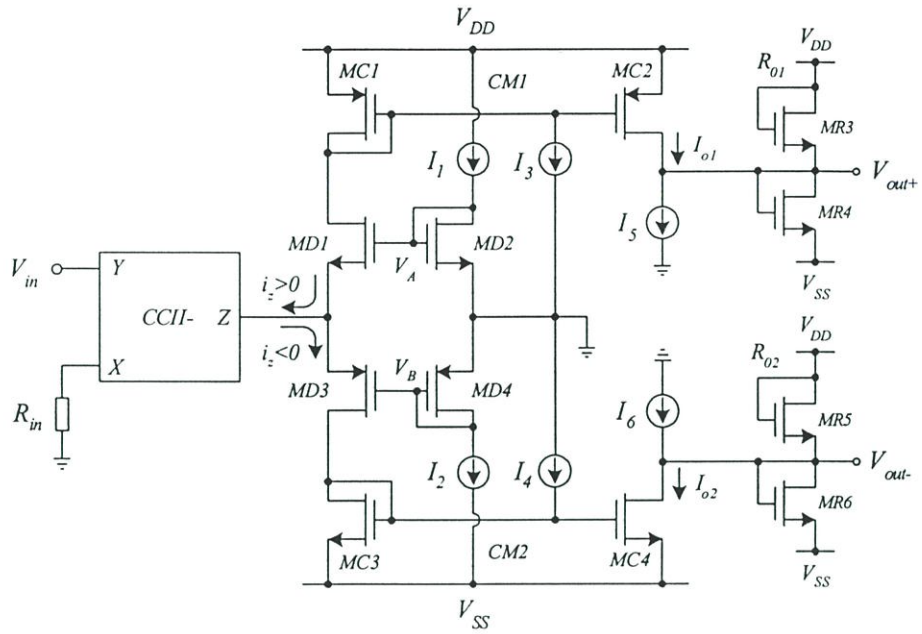
- 1) วงจรเรียงกระแสสร้างได้ด้วยมอสทรานซิสเตอร์ทั้งหมดจึงเหมาะกับการนำมาสร้างเป็นวงจรรวม
- 2) วงจรเรียงกระแสใช้แหล่งจ่าย $\pm 1.2V$ และทำงานได้ที่ความถี่ 100MHz
- 3) วงจรเรียงกระแสมีความเที่ยงตรงและเสถียรภาพทางอุณหภูมิดีมาก

ในบทนี้นำเสนอวงจรเรียงกระแสครั้งคลื่อนที่ทำงานที่ความถี่สูง วงจรที่นำเสนอสร้างขึ้นจากวงจรแปลงแรงดันเป็นกระแส ตัวเรียงกระแสทำงานในคลาส AB และวงจรแปลงกระแสให้เป็นแรงดัน ดังนั้นวงจรที่นำเสนอจึงมีหลักการที่เหมือนกับวงจรเรียงกระแสที่นำเสนอใน [11] แต่มีข้อดีที่โดดเด่นกว่าวงจรที่เคยนำเสนอมาก่อนหน้านี้คือ

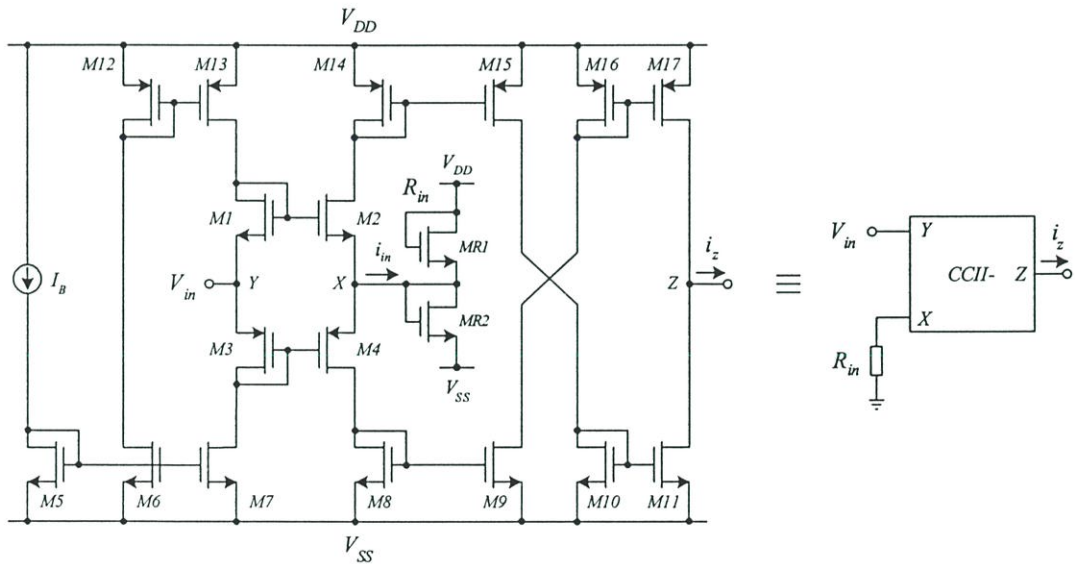
- 1) วงจรเรียงกระแสครั้งคลื่อนที่นำเสนอใช้มอสทรานซิสเตอร์ 31 ตัว ในขณะที่วงจรที่นำเสนอใน [11] ใช้มอสทรานซิสเตอร์ 44 ตัว ดังนั้นวงจรที่นำเสนอจึงเหมาะกับการนำไปสร้างเป็นวงจรรวมมากกว่าวงจรที่นำเสนอใน [11]
- 2) วงจรเรียงกระแสที่นำเสนอใช้แหล่งจ่าย $\pm 1.2V$ เท่ากับวงจรที่นำเสนอใน [11] แต่วงจรเรียงกระแสครั้งคลื่อนที่นำเสนอสามารถทำงานได้ที่ความถี่ 250MHz ในขณะที่ [11] ทำงานได้ที่ 100MHz เมื่อจำลองการทำงานด้วยพารามิเตอร์เดียวกัน (0.5 μ m CMOS)
- 3) วงจรเรียงกระแสที่นำเสนอมีเสถียรภาพทางอุณหภูมิดีมาก
- 4) วงจรเรียงกระแสที่นำเสนอมีความไวต่อสัญญาณอินพุต

5.2 วงจรเรียงกระแสครั้งคลื่อนที่นำเสนอ

วงจรเรียงกระแสครั้งคลื่อนที่นำเสนอสร้างจากซีมอสมีส่วนประกอบ 3 ส่วนด้วยกันคือ วงจรแปลงแรงดันเป็นกระแส วงจรเรียงกระแสแบบโหมคกระแสและตัวแปลงกระแสเป็นแรงดัน วงจรที่นำเสนอแสดงได้ดังรูปที่ 5.2 วงจรแปลงแรงดันเป็นกระแสประกอบด้วยวงจรสายพานกระแสแบบลบ (CCII-) ประกอบด้วย M1-M13 และตัวต้านทาน R_{in} ที่สร้างจาก MR1-MR2 วงจรเรียงกระแสแบบเที่ยงตรงใช้วงจรสายพานกระแส M14-M21 และแหล่งจ่ายกระแส I_1-I_5 ส่วนตัวแปลงกระแสเป็นแรงดันใช้ตัวต้านทาน R_{O1} (MR3-MR4) และตัวต้านทาน R_{O2} (MR5-MR5) การทำงานของวงจรเรียงกระแสครั้งคลื่อนมีดังนี้ เมื่อแรงดันอินพุต V_{in} ถูกป้อนเข้ามา แรงดันอินพุตจะถูกแปลงเป็นกระแส i_2 ด้วย CCII- และตัวต้านทาน R_{in} ตัวต้านทานแบบต่อลงกราวด์สามารถสร้างได้ด้วยมอสทรานซิสเตอร์สองตัวที่มีคุณสมบัติเหมือนกันดังได้กล่าวไว้ในเอกสาร [14] จากรูปที่ 5.2 สมมติว่า MR1 และ MR2 ทำงานในช่วงอิมิตัวและมีคุณสมบัติเหมือนกัน ค่าความต้านทานสามารถกำหนดได้คือ



(ก)



(จ)

รูปที่ 5.2 วงจรเรียงกระแสครึ่งคลื่น (ก) วงจรเรียงกระแสครึ่งคลื่นสองเอาต์พุตที่นำเสนอสอง (จ) วงจรแปลงแรงดันเป็นกระแส

$$R = \frac{1}{2K(V_{DD} - V_{TH})} \quad (5.1)$$

เมื่อ $K = \mu_0 C_{ox}(W/L)$ V_{TH} =ค่าแรงดันแทรชโฮล V_{DD} และ V_{SS} =แหล่งจ่ายแรงดัน μ_0 =คือค่าสภาพความคล่องของพื้นผิว C_{ox} =ค่าความจุไฟฟ้าที่เกดต่อหน่วยพื้นที่ W และ L คือค่าความกว้างและความยาวของแซนแนล ดังนั้นกระแส i_z สามารถเขียนได้ดังนี้

$$i_z = \frac{V_{in}}{R_{in}} \quad (5.2)$$

มอสทรานซิสเตอร์ M15 และกระแส I_1 จะสร้างแรงดัน V_A มอสทรานซิสเตอร์ M17 และกระแส I_2 จะสร้างแรงดัน V_B เพื่อไบอัสให้กับมอสทรานซิสเตอร์ M14 และ M16 ตามลำดับ แรงดันคงที่ V_A และ V_B ควรจะมีค่าเท่ากับแรงดันแทรชโฮลของมอสทรานซิสเตอร์ M14 และ M15 เพื่อให้วงจรเรียงกระแสมีความเที่ยงตรงและทำงานในคลาส AB วงจรสะท้อนกระแส CM1 และ CM2 จะถูกไบอัสด้วยแหล่งจ่ายกระแส I_3 และ I_4 ตามลำดับ เพื่อให้วงจรสะท้อนกระแสทำงานตลอดเวลาซึ่งจะช่วยทำให้วงจรทำงานที่ความถี่สูงดีขึ้นและทำให้ระบบมีความเป็นเชิงเส้นมากขึ้นด้วย เมื่อ $i_z > 0$ กระแสนี้จะถูกป้อนผ่าน M14 และถูกสะท้อนโดย CM1 เป็นกระแสเอาต์พุตของ CM1 คือ $I_{o1} (+i_z)$ ต่อมาเมื่อ $i_z < 0$ กระแสนี้จะถูกป้อนผ่าน M16 และถูกสะท้อนโดย CM2 เป็นกระแสเอาต์พุตของ CM1 คือ $I_{o2} (+i_z)$ ความสัมพันธ์ระหว่างกระแสอินพุต i_z และกระแส I_{o1} และกระแส I_{o2} สามารถแสดงได้คือ

$$i > 0; I_{o1} = +i_z + I_5 \quad (5.3)$$

และ

$$i < 0; I_{o2} = +i_z + I_6 \quad (5.4)$$

เมื่อแหล่งจ่ายกระแสคงที่ I_5 และ I_6 ชดเชยกระแสคงที่ I_3+I_1 และ I_4+I_2 ตามลำดับ ดังนั้นสมการที่ (5.3) และ (5.4) สามารถเขียนใหม่ได้คือ

$$i > 0; I_{o1} = +i_z \quad (5.5)$$

และ

$$i < 0; I_{o2} = +i_z \quad (5.6)$$

เมื่อใช้สมการที่ (5.2) และกำหนดให้ $R_{O1}=R_{O2}=R_{in}$ ดังนั้นจะสามารถเขียนความสัมพันธ์ระหว่าง V_{in} และ V_{out+} ได้คือ

$$V_{in} > 0; V_{out+} = V_{in} \quad (5.7)$$

และ

$$V_{in} < 0; V_{out+} = 0 \quad (5.8)$$

และความสัมพันธ์ระหว่าง V_{in} และ V_{out-} คือ

$$V_{in} > 0; V_{out-} = 0 \quad (5.9)$$

และ

$$V_{in} < 0; V_{out-} = V_{in} \quad (5.10)$$

จากสมการที่ (5.7) ถึง (5.10) แสดงได้ว่าวงจรที่นำเสนอนี้สามารถให้สัญญาณเอาต์พุตเป็นสัญญาณครึ่งคลื่นแบบบวกและสัญญาณครึ่งคลื่นแบบลบได้ในวงจรเดียวกัน

5.3 การวิเคราะห์คุณสมบัติของวงจรเรียงกระแส

5.3.1 การวิเคราะห์ค่าผิดพลาด

ที่ผ่านมาการสร้างสมมติว่าวงจร CCII- และวงจรสะท้อนกระแสมีคุณสมบัติเป็นอุดมคติ แต่ในทางปฏิบัติแล้วจะมีค่าที่ไม่เป็นอุดมคติรวมอยู่ในวงจร CCII- และวงจรสะท้อนกระแสด้วยเสมอ ถ้า ε_v และ ε_i $|\varepsilon_v| \ll 1$ และ $|\varepsilon_i| \ll 1$ แสดงค่าแรงดันและกระแส Tracking errors ของวงจรสายพานกระแส ตามลำดับ ดังนั้นคุณสมบัติของขั้วต่างๆ ของวงจรสายพานกระแสเมื่อรวมค่าที่ไม่เป็นอุดมคติไว้จะสามารถกำหนดความสัมพันธ์ได้คือ $V_x = \beta V_y$ $I_z = -\alpha I_x$ และ $I_y = 0$ เมื่อ $\beta = 1 - \varepsilon_v$ และ $\alpha = 1 - \varepsilon_i$ เมื่อ V_x V_y และ V_z คือแรงดันที่ขั้ว X Y และ Z ตามลำดับ ส่วน I_x I_y และ I_z คือกระแสที่ขั้ว X Y และ Z ตามลำดับ ดังนั้นกระแส i_z ของสมการที่ (5.2) สามารถเขียนใหม่ได้คือ

$$i_z = \frac{\alpha \beta V_{in}}{R_{in} + r_x} \quad (5.11)$$

เมื่อ r_x คือความต้านทานแฝงเมื่อมองจากขั้ว X ของวงจรสายพานกระแส

ถ้ามอสทรานซิสเตอร์ MC1-MC2 (CM1) และ MC3-MC4 (CM2) ถูกสมมติว่าชาเซอร์สต์ถูกต่อกับโครงสร้างทั้งหมด ดังนั้นการทำงานของมอสทรานซิสเตอร์จึงไม่มีความไวต่อการเปลี่ยนแปลง

ของแรงดันแทรกซโสลอันเนื่องมาจากผลของ โครงสร้าง (Body effect) ดังนั้นกระแสเดรนของวงจระสะท้อนกระแสทั้งสองสามารถแสดงได้คือ

$$I_{D(MC2)} = I_{D(MC1)}(1 - \varepsilon_{M1}) \quad (5.12)$$

และ

$$I_{D(MC4)} = I_{D(MC3)}(1 - \varepsilon_{M2}) \quad (5.13)$$

โดยที่

$$\varepsilon_{M1} = \lambda \left(\frac{1}{g_{m(MC1)}} - \frac{1}{g_{d(MC2)}} \right) \quad (5.14)$$

และ

$$\varepsilon_{M2} = \lambda \left(\frac{1}{g_{m(MC3)}} - \frac{1}{g_{d(MC4)}} \right) \quad (5.15)$$

เมื่อ λ คือค่าแฟกเตอร์ Channel-length modulation ส่วนค่า g_m และ g_d คือค่าทรานส์คอนดักแตนซ์ และค่าความนำที่ขาเดรนของมอสทรานซิสเตอร์ตามลำดับ เมื่อรวมค่าที่ไม่เป็นอุดมคติของวงจระสายพานกระแสและสมการที่ (5.12) และ (5.13) อยู่ในการคำนวณด้วย สมการที่ (5.7) และ(5.10) สามารถเขียนใหม่ได้คือ

$$V_{in} > 0; V_{out+} = \frac{\alpha\beta V_{in} R_{o1}}{R_{in} + r_x} - 2\varepsilon_M R_{o1} \quad (5.16)$$

และ

$$V_{in} < 0; V_{out-} = \frac{\alpha\beta V_{in} R_{o2}}{R_{in} + r_x} - 2\varepsilon_M R_{o2} \quad (5.17)$$

จากสมการที่ (5.16) และ(5.17) แสดงได้ว่าค่าที่ไม่เป็นอุดมคติของวงจระสายพานกระแสและวงจระสะท้อนกระแสจะลดทอนขนาดของสัญญาณเอาต์พุท แต่อย่างไรก็ตามปัญหานี้สามารถแก้ไขได้ โดยเพิ่มค่าความต้านทานเอาต์พุท R_{o1} และ R_{o2}

5.3.2 การวิเคราะห์ช่วงแรงดันปฏิบัติงาน

ในการวิเคราะห์หาช่วงแรงดันปฏิบัติงานของวงจระเรียงกระแสเพื่อหาช่วงการทำงานที่กว้างที่สุดของวงจระได้ถูกกล่าวไว้ในส่วนนี้ แต่ตามความเป็นจริงแล้วช่วงปฏิบัติงานที่กว้างของวงจระเรียงกระแสไม่ค่อยมีประโยชน์มากนัก เพราะคุณสมบัติที่สนใจคือความสามารถในการเรียงกระแสที่สัญญาณขนาดเล็กมากกว่า แต่เพื่อให้ทราบถึงคุณสมบัติโดยรวมของวงจระจึงได้ทำการวิเคราะห์

หาช่วงปฏิบัติงานของวงจรเรียงกระแสไว้ด้วยโดยจะวิเคราะห์วงจรในรูปที่ 5.2(ข) โดยจะสมมติว่า M1 ถึง M4 ทำงานในช่วงอิมิตัว จากหลักการของการทำงานในคลาส AB ทรานซิสเตอร์ M2 และ M4 จะสลับกันทำงาน (M2 หยุดนำกระแส, M4 นำกระแส หรือ M2 นำกระแส M4 หยุดนำกระแส) สมมุติว่าการทำงานเริ่มจาก M2 นำกระแส โดยใช้ทฤษฎีแรงกันของเคอร์ชอฟฟ์จะได้ว่า

$$V_{DD} = V_{SG14} + V_{GS2} - V_{TH2} + V_{Rin} \quad (5.18)$$

และ

$$V_{in} = V_{SG1} + V_{GS2} + V_{Rin} \quad (5.19)$$

เมื่อทรานซิสเตอร์ทำงานในช่วงอิมิตัวค่า V_{GS} กำหนดได้คือ

$$V_{GS} = \sqrt{\frac{I_D}{K}} + V_{TH} \quad (5.20)$$

ใช้สมการที่ (5.20) คำนวณสมการที่ (5.18) และ (5.19) จะกลายเป็น

$$V_{DD} = V_{SG14} + \sqrt{\frac{I_{D2}}{K_2}} + V_{Rin} \quad (5.21)$$

และ

$$V_{in} = V_{SG1} + \sqrt{\frac{I_{D2}}{K_2}} + V_{TH2} + V_{Rin} \quad (5.22)$$

ความสัมพันธ์ระหว่างแรงดัน V_{in} และแหล่งจ่าย V_{DD} สามารถหาได้โดยลบกันระหว่างสมการ (5.21) และ (5.22) จะได้ว่า

$$V_{DD} = \sqrt{\frac{I_{D14}}{K_{14}}} + V_{TH14} - \sqrt{\frac{I_{D1}}{K_1}} + V_{in} \quad (5.23)$$

โดยที่ I_{Di} คือกระแสเดรนของ M_i $K_i = 0.5\mu C_{ox}(W/L)$ ของทรานซิสเตอร์ M_i และ V_{THi} คือค่าแรงดันเทรชโฮลของทรานซิสเตอร์ M_i เมื่อกำหนด $|I_{in}| = 4I_B$, $I_{D1} = I_B$ ช่วงปฏิบัติงานของแรงดันอินพุต V_{in} สูงสุดสามารถกำหนดได้คือ

$$V_{in(max)} \leq V_{DD} + 2\sqrt{\frac{I_B}{K_{14}}} - \sqrt{\frac{I_B}{K_1}} - V_{TH14} \quad (5.24)$$

สมมติว่าทรานซิสเตอร์ M4 นำกระแส โดยใช้ทฤษฎีแรงดันของเกอ์ชอฟฟ์

$$V_{SS} = V_{SG8} + V_{GS4} - V_{TH4} + V_{Rin} \quad (5.25)$$

และ

$$V_{in} = -V_{SG3} + V_{GS4} + V_{Rin} \quad (5.26)$$

โดยใช้สมการที่ (5.20) สมการที่ (5.25) และ (5.26) จะกลายเป็น

$$V_{SS} = V_{SG8} + \sqrt{\frac{I_{D4}}{K_4}} + V_{Rin} \quad (5.27)$$

และ

$$V_{in} = -V_{SG3} + \sqrt{\frac{I_{D4}}{K_4}} + V_{TH4} + V_{Rin} \quad (5.28)$$

ลบกันระหว่างสมการที่ (5.27) และ (5.28) ความสัมพันธ์ระหว่างแรงดัน V_{in} และ V_{DD} สามารถเขียนได้คือ

$$V_{SS} = \sqrt{\frac{I_{D8}}{K_8}} - V_{TH4} + V_{in} + \sqrt{\frac{I_{D3}}{K_3}} \quad (5.29)$$

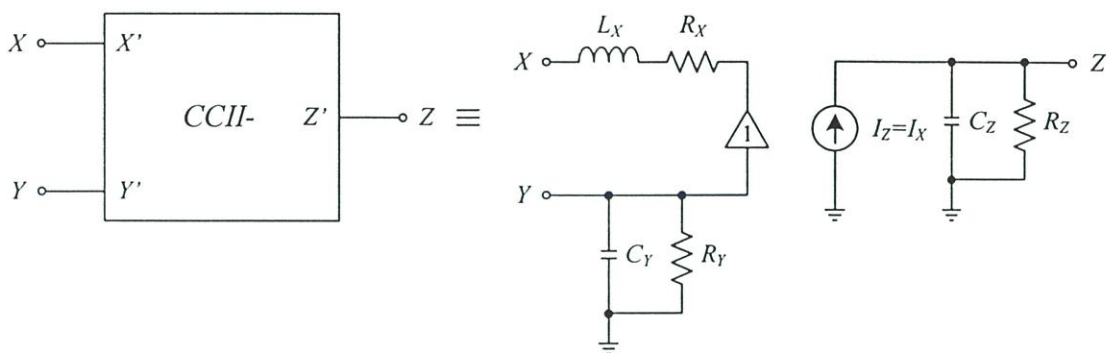
โดยใช้สมการที่ (5.13) และกำหนด $|I_{in1}| = 4I_O$ $I_{D3} = I_O$ แรงดันต่ำสุดของอินพุท V_{in1} สามารถกำหนดได้คือ

$$V_{in(min)} \leq V_{SS} + 2\sqrt{\frac{I_O}{K_8}} - \sqrt{\frac{I_O}{K_3}} + V_{TH8} \quad (5.30)$$

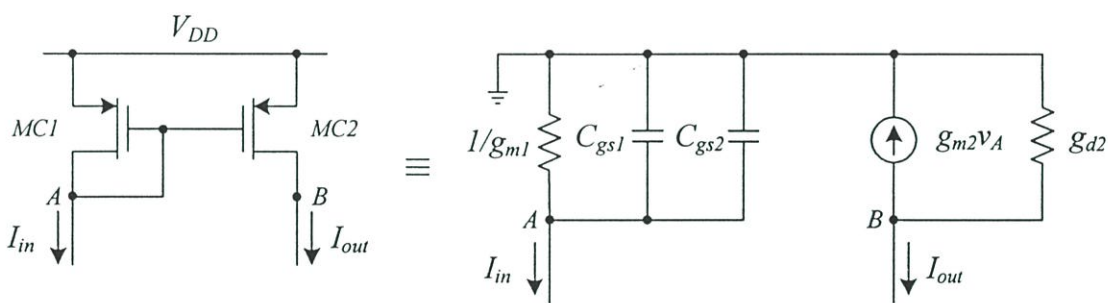
จากสมการที่ (5.24) และ (5.30) ช่วงปฏิบัติการของแรงดันอินพุท V_{in} สามารถกำหนดได้คือ

$$V_{SS} + 2\sqrt{\frac{I_B}{K_8}} - \sqrt{\frac{I_B}{K_3}} + V_{TH8} \leq V_{in} \leq V_{DD} + 2\sqrt{\frac{I_B}{K_{14}}} - \sqrt{\frac{I_B}{K_1}} + V_{TH14} \quad (5.31)$$

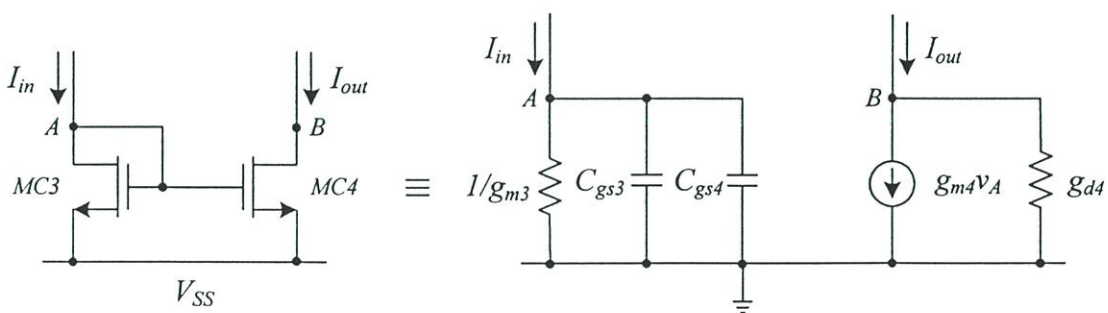
5.3.3 การวิเคราะห์ช่วงความถี่ปฏิบัติงาน



รูปที่ 5.3 วงจรเสมือนวงจรสายพานกระแสที่ความถี่สูง



รูปที่ 5.4 การวิเคราะห์หาค่าความถี่ปฏิบัติงานในส่วนวงจรสะท้อนกระแสซิกกลับ



รูปที่ 5.5 การวิเคราะห์หาค่าความถี่ปฏิบัติงานในส่วนวงจรสะท้อนกระแสซิกบวก

การวิเคราะห์หาช่วงความถี่ปฏิบัติงานของวงจรเรียงกระแสที่นำเสนอสามารถหาได้โดยใช้วงจรเสมือนสัญญาณขนาดเล็ก ซึ่งวงจรเสมือนวงจรสายพานกระแสสามารถเขียนได้ดังรูปที่ 5.3 จากวงจรเรียงกระแสที่นำเสนอจะสามารถพิจารณาได้ว่า โพลของความถี่ที่จำกัดการทำงานที่ความถี่สูงของวงจรมีสองโพลด้วยกันคือ โพลความถี่ของวงจรแปลงแรงดันเป็นกระแสและโพล

ความถี่ของวงจรสะท้อนกระแส เมื่อใช้วงจรเสมือนวงจรสายพานกระแสที่ความถี่สูงในรูปที่ 5.3 กระแส i_z ของสมการที่ (5.2) สามารถเขียนใหม่ได้คือ

$$i_z = \frac{V_{in}}{R_{in} + r_x + sL_x} \quad (5.32)$$

โดยที่ L_x คือความเหนี่ยวนำที่ความถี่สูงที่ขั้ว X ดังนั้น โพลความถี่ของวงจรแปลงแรงดันเป็นกระแสสามารถกำหนดได้คือ

$$P_1 = \frac{1}{2\pi \left(\frac{R_{in} + r_x}{L_x} \right)} \quad (5.33)$$

ต่อมาเป็น โพลความถี่ของวงจรสะท้อนกระแส โดยใช้วงจรเสมือนสัญญาณขนาดเล็กในรูปที่ 5.4 ค่าทรานส์เฟอร์ฟังก์ชันของวงจรสะท้อนกระแสแบบลบสามารถเขียนได้คือ

$$H(s) = \frac{\frac{g_{m1}}{C_{gs1} + C_{gs2}}}{s + \frac{g_{m2}}{C_{gs1} + C_{gs2}}} \quad (5.34)$$

ค่าโพลความถี่ของวงจรสะท้อนกระแสแบบลบในรูปที่ 5.4 สามารถกำหนดได้คือ

$$P_2 = \frac{g_{m2}}{2\pi(C_{gs1} + C_{gs2})} \quad (5.35)$$

และเมื่อใช้วงจรเสมือนสัญญาณขนาดเล็กในรูปที่ 5.5 ค่าทรานส์เฟอร์ฟังก์ชันของวงจรสะท้อนกระแสแบบบวกสามารถเขียนได้คือ

$$H(s) = \frac{\frac{g_{m3}}{C_{gs3} + C_{gs4}}}{s + \frac{g_{m4}}{C_{gs3} + C_{gs4}}} \quad (5.36)$$

ค่าโพลความถี่ของวงจรสะท้อนกระแสแบบบวกในรูปที่ 5.5 สามารถกำหนดได้คือ

$$P_3 = \frac{g_{m4}}{2\pi(C_{gs3} + C_{gs4})} \quad (5.37)$$

ตัวอย่าง สมมติว่าค่า C_{gs} และ g_m จากการจำลองการทำงานมีค่าเป็น

$$\begin{aligned} r_x &= 10k\Omega, L_x = 1nH, \\ g_{m2} &= 1.15 \times 10^{-4} AV^{-1}, g_{m4} = 1.51 \times 10^{-4} AV^{-1}, \\ C_{gs1} &= 2.76 \times 10^{-13} F, C_{gs2} = 2.76 \times 10^{-14} F, \\ C_{gs3} &= 9.23 \times 10^{-13} F, C_4 = 9.23 \times 10^{-14} F \end{aligned}$$

ความถี่ของโพล P_2 และ P_3 จะมีค่าประมาณ 350MHz และ 500MHz ตามลำดับ

5.4 ผลการจำลองการทำงาน

เพื่อทดสอบแนวคิดที่นำเสนอ วงจรเรียงกระแสครึ่งคลื่นในรูปที่ 5.2 จะถูกจำลองการทำงานด้วยโปรแกรม PSPICE การจำลองการทำงานใช้พารามิเตอร์ $0.5\mu m$ ซีมอสของ MIETEC ดังแสดงในตารางที่ 5.1 ค่าอัตราส่วน W/L ของมอสทรานซิสเตอร์แสดงดังตารางที่ 5.2 ใช้แหล่งจ่ายแรงดัน ± 1.2 โวลต์ กระแสไบอัส $I_B = 50\mu A$ $I_1 = I_2 = 5\mu A$ และ $I_3 = I_4 = 100\mu A$ เมื่อป้อนสัญญาณไฟฟ้ากระแสสลับเข้าที่อินพุทของวงจรในรูปที่ 5.2 แล้ววัดช่วงความถี่ปฏิบัติงานพบว่าที่ -3dB วัดความถี่ได้ 350MHz ผลการจำลองแสดงได้ดังรูปที่ 5.6 รูปที่ 5.7 แสดงค่าการตอบสนองชั่วขณะของวงจรเรียงกระแสครึ่งคลื่นที่สัญญาณอินพุทความถี่ 1MHz แอมพลิจูด $200mV_{peak}$ รูปที่ 5.7(ก) คืออินพุทและเอาต์พุทครึ่งคลื่นบวก V_{out+} รูปที่ 5.7(ข) คืออินพุทและเอาต์พุทครึ่งคลื่นลบ V_{out-} รูปที่ 5.8 แสดงค่าการตอบสนองชั่วขณะของวงจรเรียงกระแสครึ่งคลื่นที่สัญญาณอินพุทความถี่ 100MHz แอมพลิจูด $200mV_{peak}$ รูปที่ 5.8(ก) คืออินพุทและเอาต์พุทครึ่งคลื่นบวก V_{out+} รูปที่ 5.8(ข) คืออินพุทและเอาต์พุทครึ่งคลื่นลบ V_{out-} รูปที่ 5.9 แสดงค่าการตอบสนองชั่วขณะของวงจรเรียงกระแสครึ่งคลื่นที่สัญญาณอินพุทความถี่ 250MHz แอมพลิจูด $200mV_{peak}$ รูปที่ 5.9(ก) คืออินพุทและเอาต์พุทครึ่งคลื่นบวก V_{out+} รูปที่ 5.9(ข) คือสัญญาณอินพุทและเอาต์พุทครึ่งคลื่นลบ V_{out-} เพื่อแสดงถึงความสามารถของวงจรสามารถทำงานที่ความถี่สูงได้ดี รูปที่ 5.10 แสดงค่าการตอบสนองชั่วขณะของวงจรเรียงกระแสครึ่งคลื่นที่สัญญาณอินพุทความถี่ 500MHz แอมพลิจูด $200mV_{peak}$ อีกครั้ง รูปที่ 5.10(ก) คืออินพุทและเอาต์พุทครึ่งคลื่นบวก V_{out+} รูปที่ 5.10(ข) คืออินพุทและเอาต์พุทครึ่งคลื่นลบ V_{out-} จากผลการจำลองสัญญาณเอาต์พุทที่ได้จะมีขนาดเล็กกว่าสัญญาณอินพุทประมาณครึ่งหนึ่งซึ่งปัญหานี้สามารถเอาชนะแก้ไขได้โดยเพิ่มค่าความต้านทาน R_{O1} และ R_{O2} ดังนั้นการเรียงกระแสที่ 500MHz จึงเป็นการเรียงกระแสที่มีการลดทอนมากกว่า -3dB

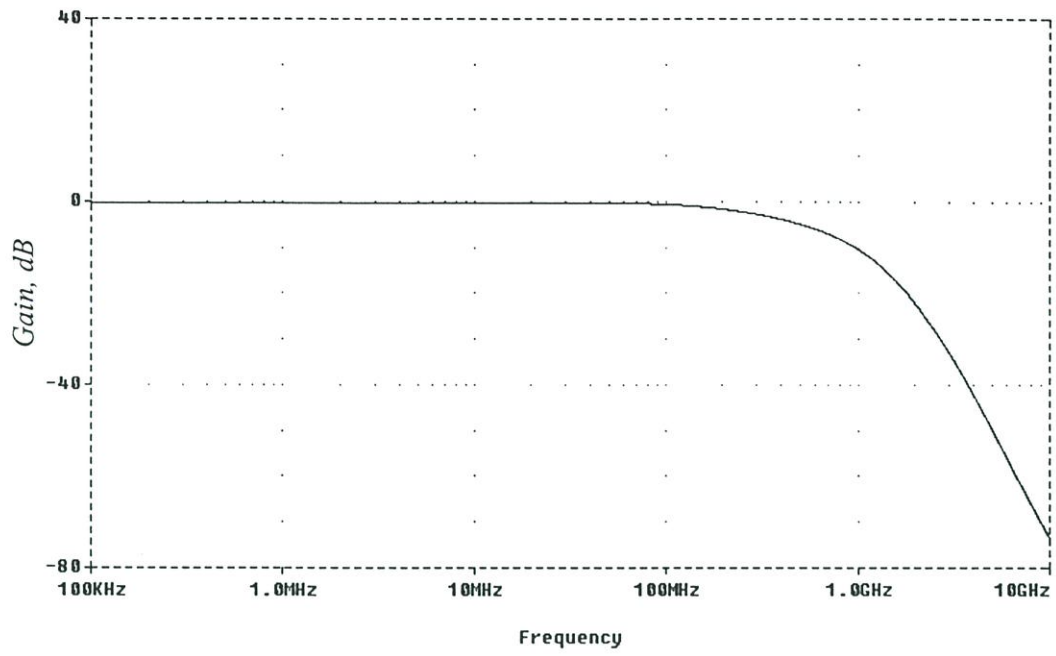
ตารางที่ 5.1 พารามิเตอร์ 0.5 μ m ที่ใช้จำลองการทำงาน

 .MODEL NMOS LEVEL=3 UO=460.5 TOX=1.0E-8 TPG=1 VTO=+0.62 JS=1.08E-6 XJ=0.15U
 RS=417 RSH=2.73 LD=0.04U VMAX=130E3 NSUB=1.71E17 PB=0.761 ETA=0.00
 THETA=0.129 PHI=0.905 GAMMA=0.69 KAPPA=0.10 CJ=76.4E-5 MJ=0.357 CJSW=5.68E-10
 MJSW=0.302 CGSO=1.38E-10 CGDO=1.38E-10 CGBO=3.45E-10 KF=3.07E-28 AF=1
 WD=+0.11U DELTA=+0.42 NFS=1.2E11 DELL=0U LIS=2 ISTMP=10 TT=0.1E-9

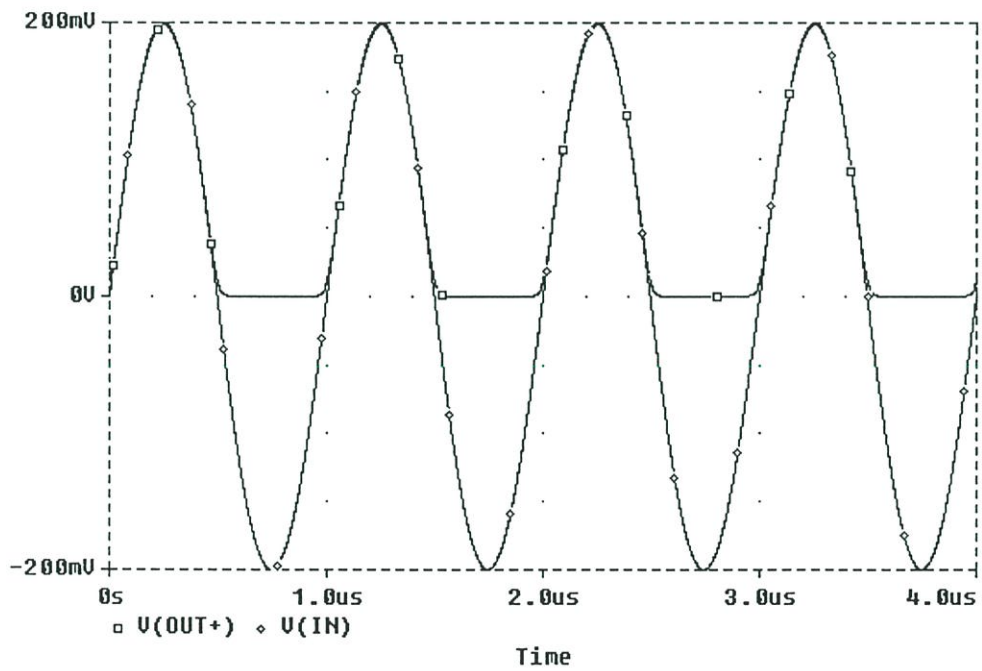
.MODEL PMOS LEVEL=3 UO=100 TOX=1.0E-8 TPG=1 VTO=-0.58 JS=0.38E-6 XJ=0.10U
 RS=886 RSH=1.81 LD=0.03U VMAX=113E3 NSUB=2.08E17 PB=0.911 ETA=00
 THETA=0.120 PHI=0.905 GAMMA=0.76 KAPPA=2 CJ=85E-5
 MJ=0.429 CJSW=4.67E-10 MJSW=0.631 CGSO=1.38E-10 CGDO=1.38E-10 CGBO=3.45E-10
 KF=1.08E-29 AF=1 WD=+0.14U DELTA=0.81 NFS=0.52E11 DELL=0U LIS=2 ISTMP=10
 TT=0.1E-9

ตารางที่ 5.2 ค่า W/L ของมอสทรานซิสเตอร์ในรูปที่ 5.2

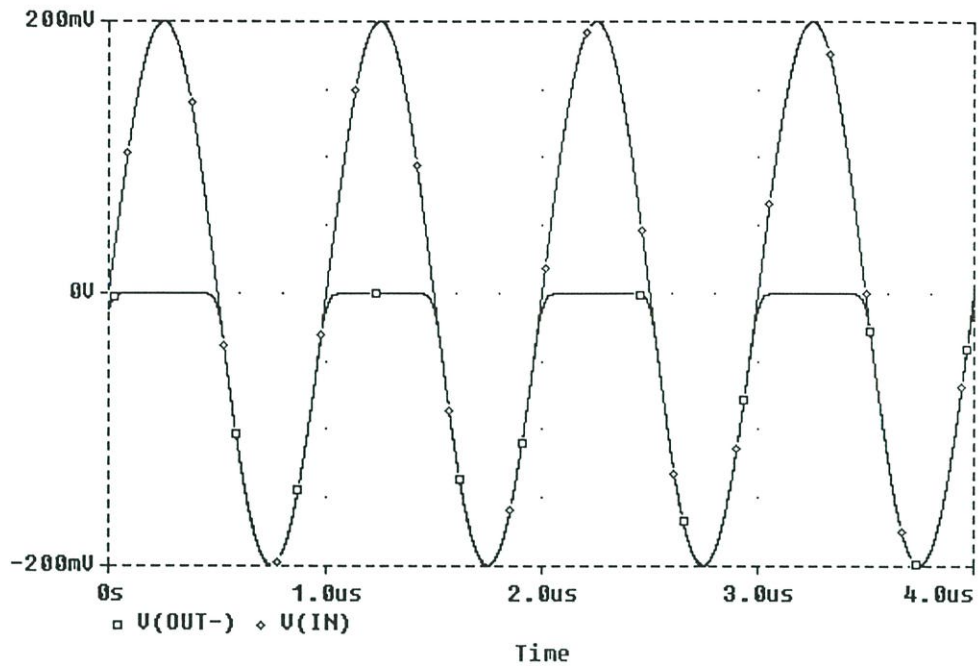
MOS Transistors	W/L (μ m/ μ m)
M1-M2, M5-M11, MD1-MD2, MC3-MC4	10/0.6
M3-M4, M12-M17	40/0.6
MD3-MD4, MC1-MC2	30/0.6
MR1-MR2	4/0.6
MR3-MR6	2/0.6



รูปที่ 5.6 การตอบสนองความถี่สูงของวงจร

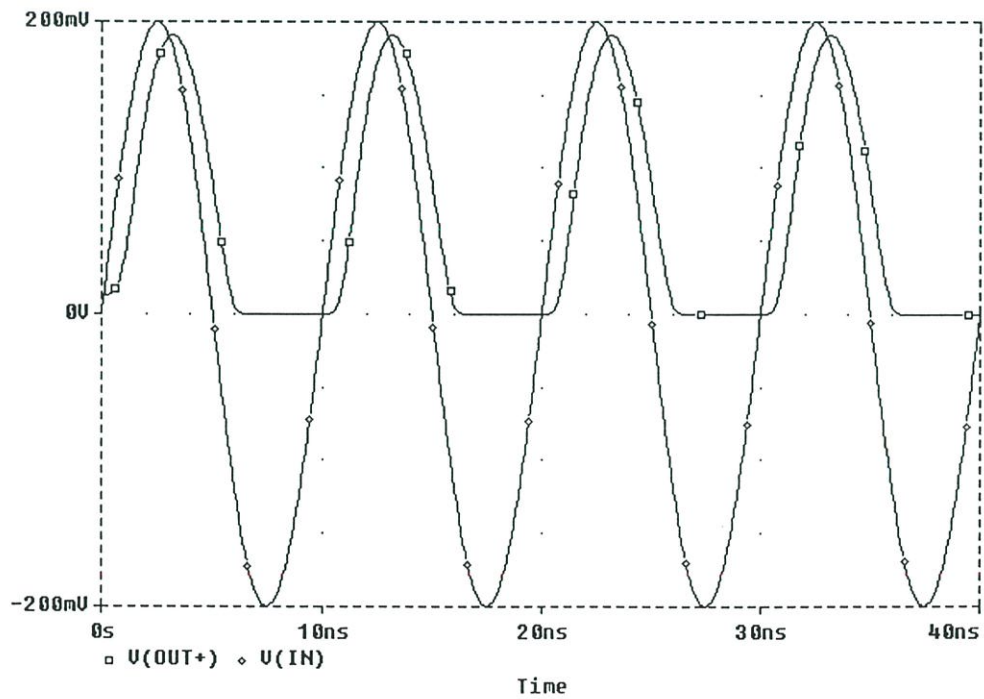


(ก)

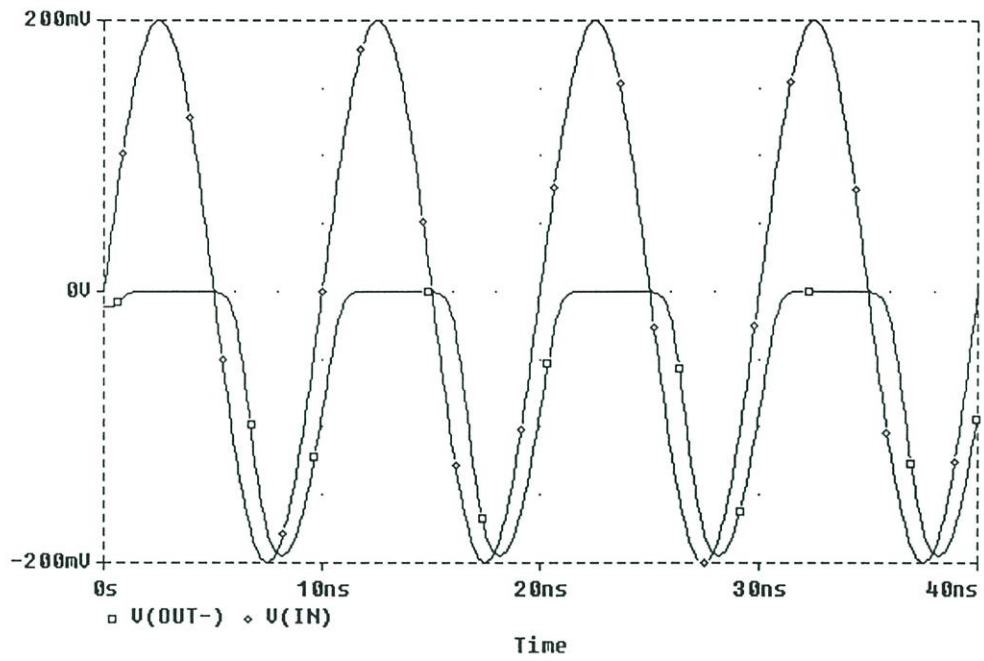


(ข)

รูปที่ 5.7 การทำงานของวงจรเรียงกระแสที่อินพุตความถี่ 1MHz (ก) อินพุตและรูปคลื่นเอาต์พุต
ครึ่งคลื่นบวก V_{out+} และ (ข) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นลบ V_{out-}

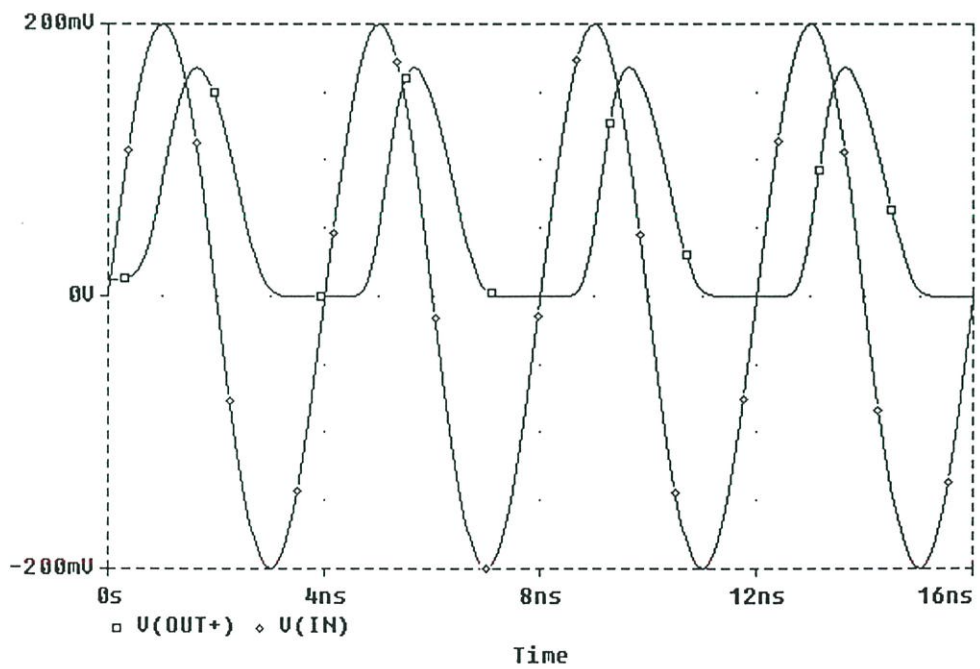


(ก)

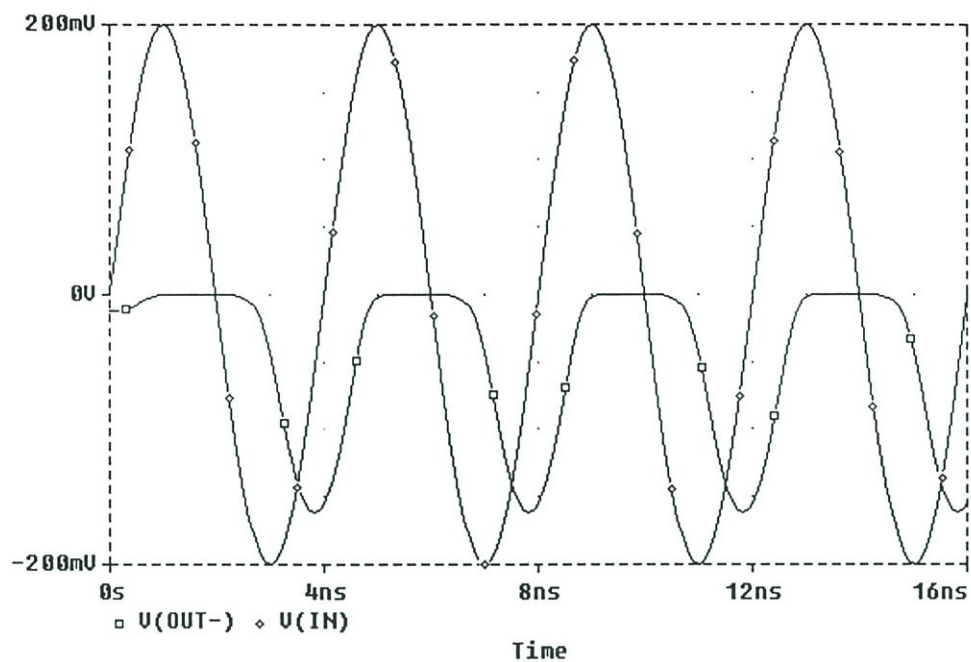


(จ)

รูปที่ 5.8 การทำงานของวงจรเรียงกระแสที่อินพุตความถี่ 100MHz (ก) อินพุตและรูปคลื่นเอาต์พุต
ครึ่งคลื่นบวก V_{out+} และ (ข) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นลบ V_{out-}

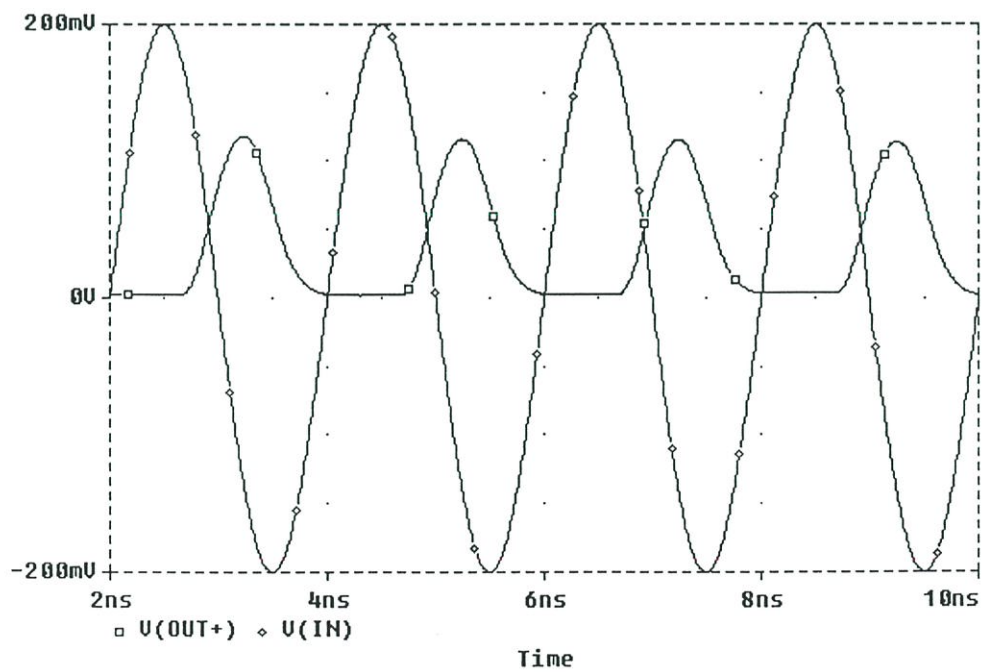


(ก)

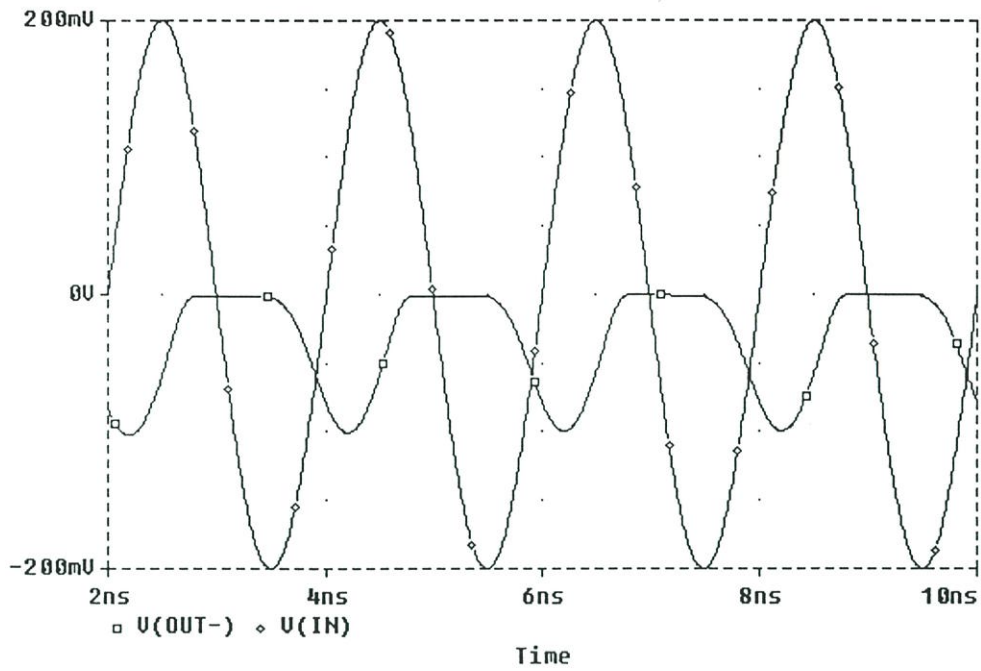


(ข)

รูปที่ 5.9 การทำงานของวงจรเรียงกระแสที่อินพุตความถี่ 250MHz (ก) อินพุตและรูปคลื่นเอาต์พุต
ครึ่งคลื่นบวก V_{out+} และ (ข) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นลบ V_{out-}



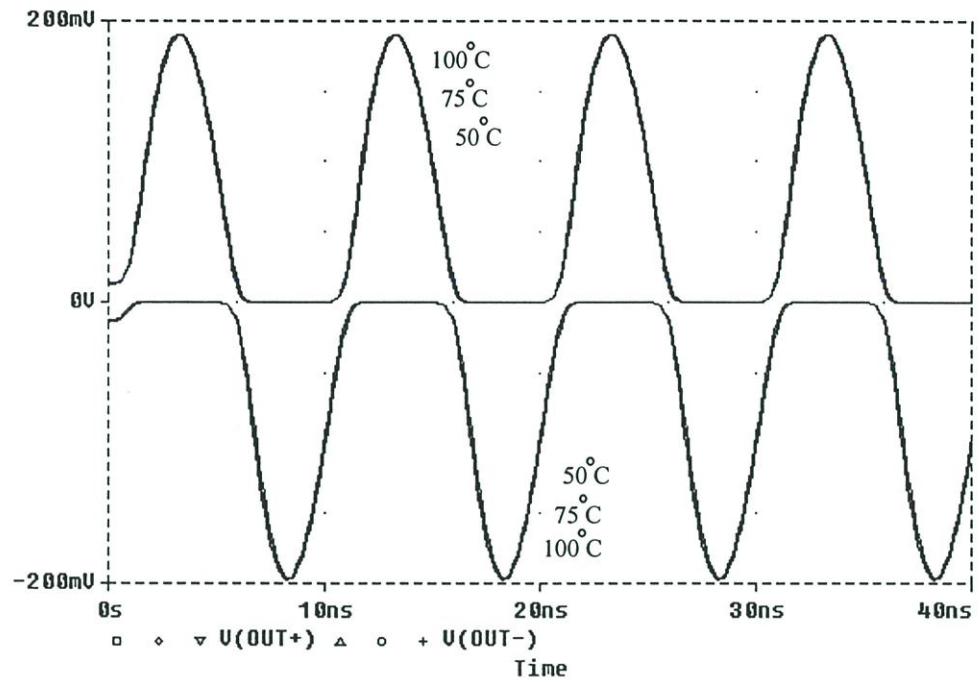
(ก)



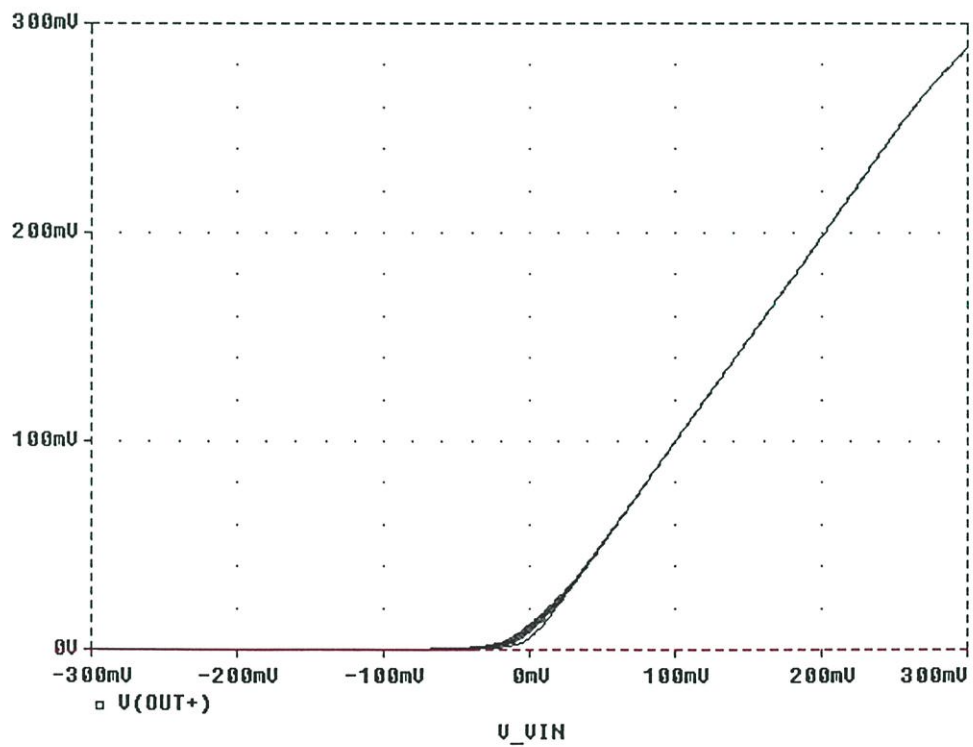
(๗)

รูปที่ 5.10 การทำงานของวงจรเรียงกระแสที่อินพุตความถี่ 500MHz (ก) อินพุตและรูปคลื่นเอาต์พุตครั้งคลื่นบวก V_{out+} และ (ข) อินพุตและรูปคลื่นเอาต์พุตครั้งคลื่นลบ V_{out-}

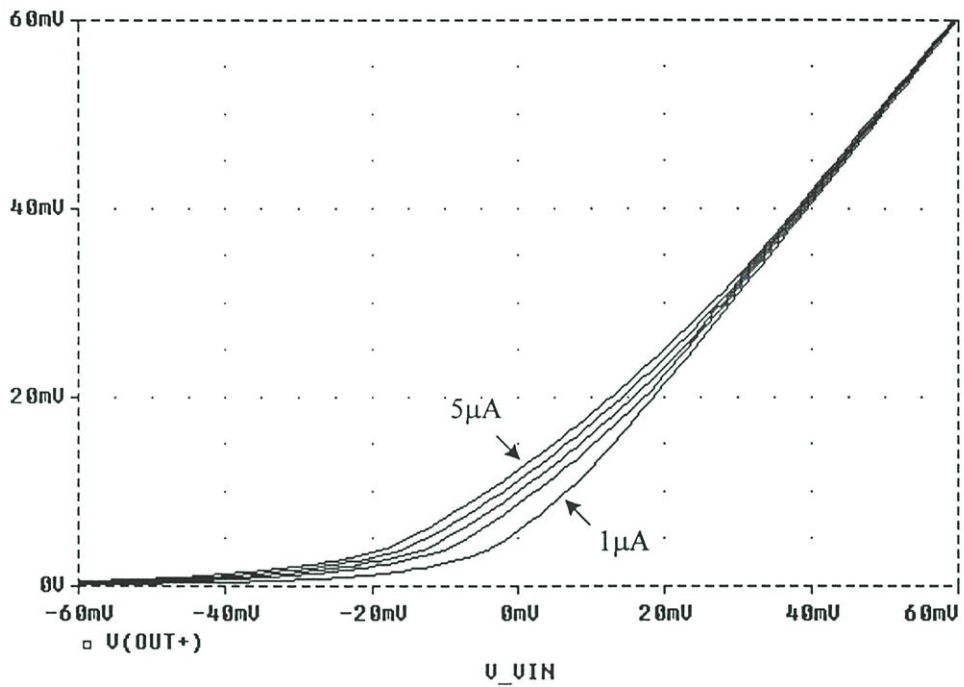
ที่ผ่านมาหลายคำตอบสำหรับแก้ปัญหาคุณสมบัติทางด้านอุณหภูมิของวงจรเรียงกระแสที่ได้นำเสนอไว้ใน [13], [11], [16], [38] วงจรที่นำเสนอจึงมีเสถียรภาพทางอุณหภูมิดีมาก แต่อย่างไรก็ตามมันคือต้นเหตุของปัญหาบางประการ เช่น ลดความเที่ยงตรงเมื่อทำงานที่ความถี่สูง ต้องใช้อุปกรณ์ทรานซิสเตอร์เป็นจำนวนมากและบางวิธีการเหมาะกับอุปกรณ์ไบโพลาร์เท่านั้น สำหรับวงจรเรียงกระแสที่นำเสนอในบทนี้ไม่ได้ใช้วิธีการใดๆ มาช่วยเพื่อทำให้วงจรมีเสถียรภาพทางอุณหภูมิดีขึ้นเพราะต้องการให้วงจรใช้มอสทรานซิสเตอร์น้อยที่สุด เพื่อทดสอบประสิทธิภาพของวงจรทางด้านอุณหภูมิจึงได้จำลองการทำงานวงจรเรียงกระแสครั้งคลื่นที่นำเสนอที่ความถี่ 100MHz แอมพลิจูด $200\text{mV}_{\text{peak}}$ อีกครั้ง โดยเปลี่ยนอุณหภูมิตั้งแต่ 50°C ถึง 100°C รูปที่ 5.11 แสดงรูปคลื่นเอาต์พุตของวงจรเรียงกระแสที่เสนอที่อุณหภูมิ 50°C , 75°C และ 100°C จากรูปที่ 5.11 จะเห็นว่าวงจรที่นำเสนอมีเสถียรภาพทางอุณหภูมิดีมากโดยไม่ต้องใช้วงจรชดเชยใดๆ



รูปที่ 5.11 รูปคลื่นเอาต์พุตที่อุณหภูมิต่างๆ ที่สัญญาณอินพุตความถี่ 100MHz

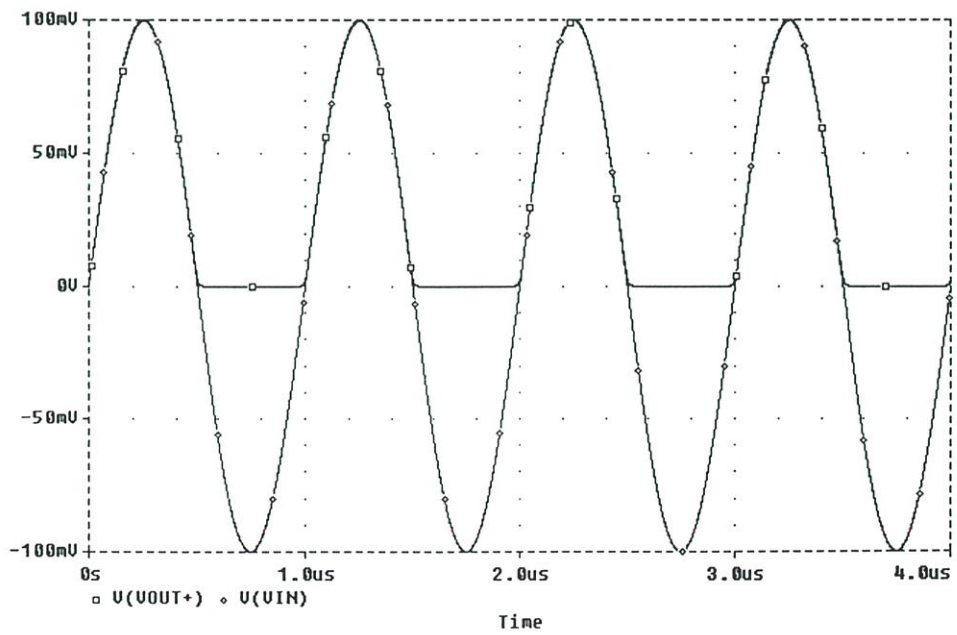


(ก)

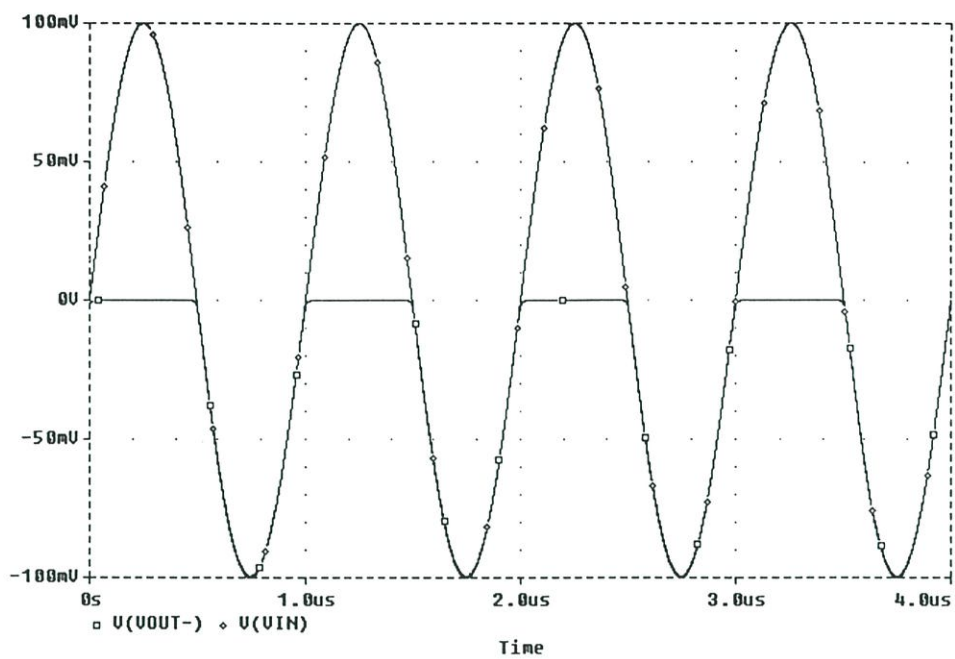


(ข)

รูปที่ 5.12 คุณสมบัติทาง DC ของเอาต์พุต V_{out+} ที่กระแสไบอัส $I_1=1\mu A$ $2\mu A$ $3\mu A$ $4\mu A$ และ $5\mu A$
 (ก) การเปลี่ยนแปลงช่วง zero-crossing (ข) ขยายช่วง zero-crossing

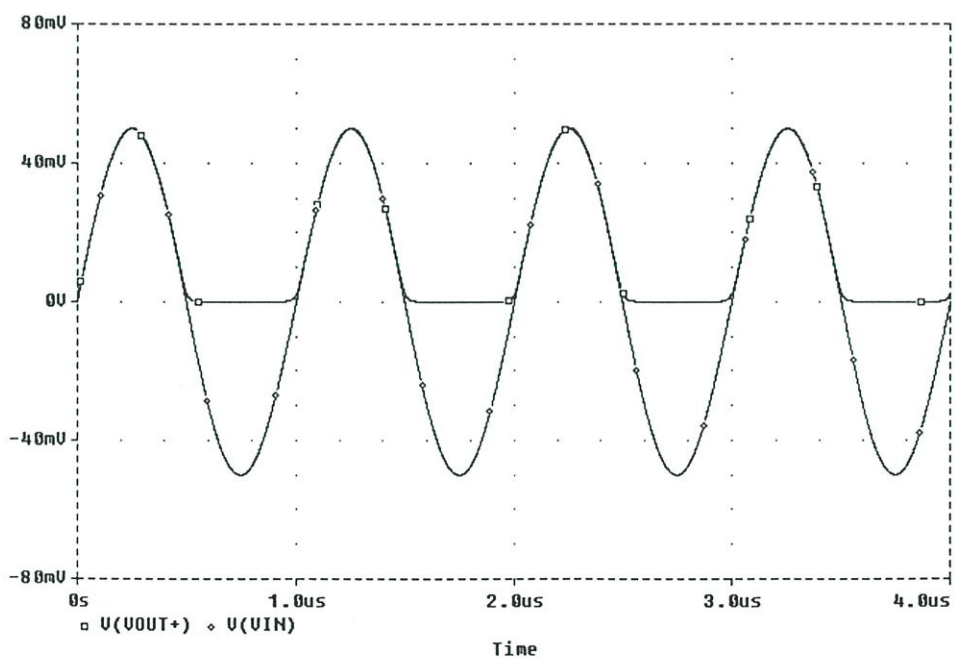


(ก)

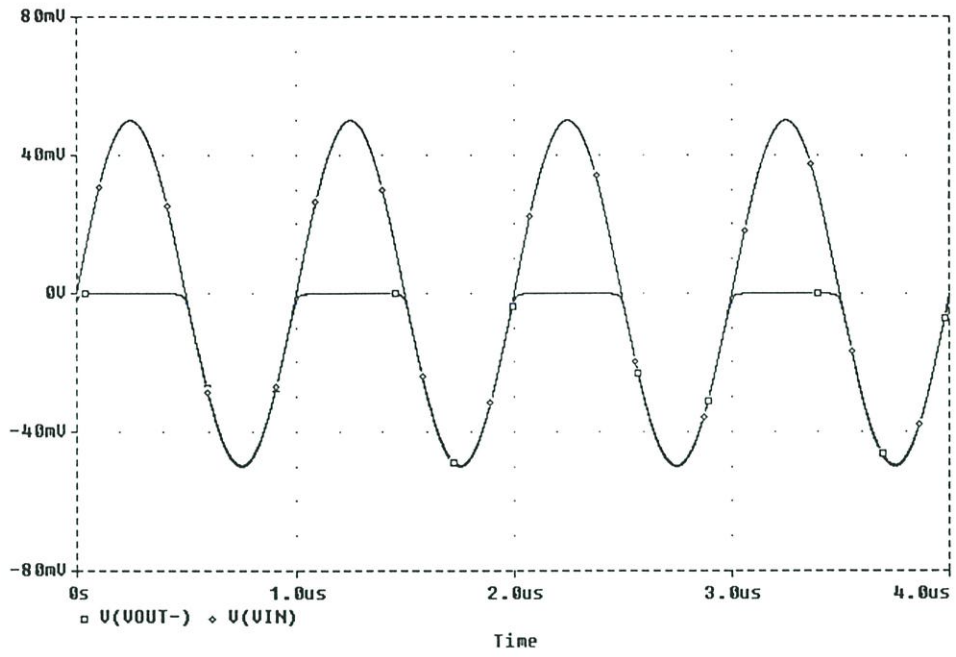


(จ)

รูปที่ 5.13 การทำงานของวงจรเรียงกระแสที่อินพุตความถี่ 1MHz ขนาด $100\text{mV}_{\text{peak}}$ (ก) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นบวก $V_{\text{out}+}$ และ (ข) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นลบ $V_{\text{out}-}$

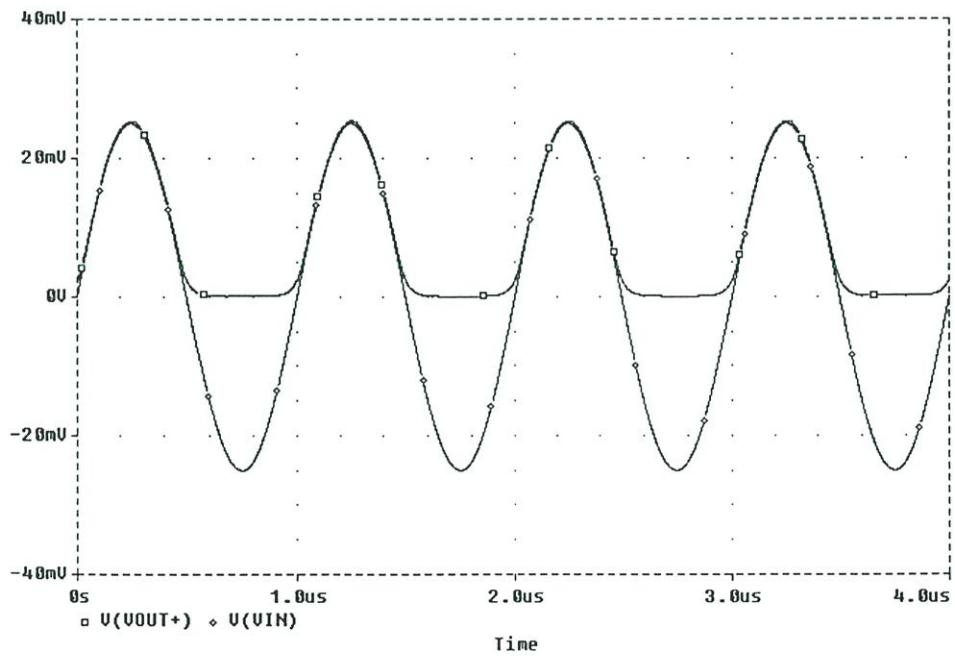


(ก)

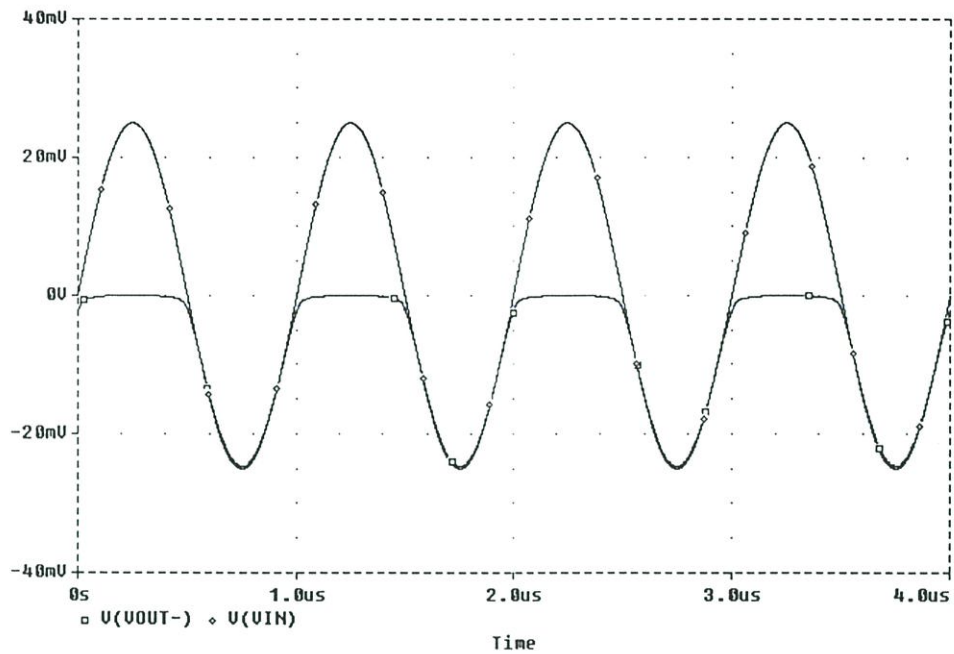


(จ)

รูปที่ 5.14 การทำงานของวงจรเรียงกระแสที่อินพุตความถี่ 1MHz ขนาด $50\text{mV}_{\text{peak}}$ (ก) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นบวก $V_{\text{out}+}$ และ (ข) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นลบ $V_{\text{out}-}$



(ก)



(จ)

รูปที่ 5.15 การทำงานของวงจรเรียงกระแสที่อินพุตความถี่ 1MHz ขนาด $25\text{mV}_{\text{peak}}$ (ก) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นบวก $V_{\text{out}+}$ และ (ข) อินพุตและรูปคลื่นเอาต์พุตครึ่งคลื่นลบ $V_{\text{out}-}$

ในขณะที่วงจรเรียงกระแสครึ่งคลื่นที่นำเสนอทำงานที่ความถี่สูงได้ดี แต่มีพารามิเตอร์อย่างหนึ่งที่ต้องพิจารณา ค่าผิดพลาดที่ zero crossing คือค่าที่จะกล่าวถึงต่อไป วงจรเรียงกระแสครึ่งคลื่นที่นำเสนอใน [15] ได้นำเสนอวิธีการไบอัสแรงดันให้กับไดโอดเพื่อช่วยให้ไดโอดทำงานได้เร็วขึ้นเมื่อวงจรทำงานที่ความถี่สูงซึ่งวงจรแสดงดังในรูปที่ 5.1(ข) แต่สำหรับวงจรเรียงกระแสที่นำเสนอในบทนี้ใช้ไดโอดทำงานในคลาส AB เนื่องจากวงจรที่ทำงานในคลาส AB จะต้องการกระแสอินพุตที่มีขนาดใหญ่กว่ากระแสไบอัสสี่เท่า [39] การกำหนดค่ากระแสในสภาวะสงบจึงมีผลต่อความไวของสัญญาณอินพุต ดังนั้นถ้าต้องการให้วงจรสามารถเรียงกระแสที่สัญญาณอินพุตขนาดเล็กๆ จะต้องกำหนดกระแสในสภาวะสงบ (I_1 และ I_2) ไม่มากจนเกินไป เพื่อแสดงถึงแนวคิดนี้วงจรในรูปที่ 5.2 จะถูกจำลองการทำงานในโหมด DC ผลการจำลองสามารถแสดงได้ดังรูปที่ 5.13 ในรูปที่ 5.13(ก) แสดงคุณสมบัติทางดำนัไฟตรงของเอาต์พุต $V_{\text{out}+}$ เมื่อกระแส $I_1=1\mu\text{A}$, $2\mu\text{A}$, $3\mu\text{A}$, $4\mu\text{A}$ และ $5\mu\text{A}$ ($I_1=I_2$) ในขณะที่ V_{in} เปลี่ยนค่าจาก -300mV ถึง 300mV ช่วงบริเวณ zero crossing ของคุณสมบัติทาง DC แสดงได้ดังรูปที่ 5.13(ข) จากรูปที่ 5.13 จะเห็นว่าเมื่อลดค่ากระแส I_1 ลงมาค่าผิดพลาดที่ zero crossing ก็ลดลงตามไปด้วย ดังนั้นหากต้องการให้วงจรเรียงกระแสสามารถเรียงกระแสที่สัญญาณขนาดเล็กได้ดีควรกำหนดค่ากระแส I_1 และ I_2 ค่าน้อยๆ อย่างไรก็ตาม

ตามค่ากระแสไบอัสดังกล่าวจะแปรผกผันกับความสามารถในการทำงานที่ความถี่สูง ดังนั้นเมื่อ กำหนดกระแสไบอัสมีค่าน้อยความสามารถในการทำงานที่ความถี่สูงจะลดลง วงจรในรูปที่ 5.2 จะถูก จำลองการทำงานอีกครั้ง โดยกำหนด $I_1=I_2=1\mu\text{A}$ และป้อนสัญญาณอินพุตความถี่ 1MHz แล้ว เปลี่ยนขนาดของแอมพลิจูดเป็น 100mV 50mV และ 25mV ตามลำดับ ผลการจำลองแสดงได้ดัง รูปที่ 5.13 ถึง 5.15

จากผลการจำลองการทำงานจะเห็นว่าวงจรเรียงกระแสครึ่งคลื่นที่นำเสนอสามารถเลือก คุณสมบัติของวงจรได้ด้วยการกำหนดกระแสไบอัส (I_1 และ I_2) ที่ไบอัสให้กับไดโอดที่ทำงานใน คลาส AB ดังนั้นความสามารถในการทำงานที่ความถี่สูงและความเที่ยงตรงจึงสามารถกำหนดได้ให้ เหมาะสมกับงานที่ต้องการประยุกต์ใช้

5.5 บทสรุป

วงจรเรียงกระแสครึ่งคลื่นด้วยเทคโนโลยีซีมอสได้นำเสนอในบทที่ 5 วงจรที่นำเสนอสร้างจาก วงจรสายพานกระแสแบบลบ วงจรสะท้อนกระแส วงจรจ่ายกระแส วงจรสามารถให้เอาต์พุตเป็น รูปคลื่นสัญญาณครึ่งคลื่นแบบบวกและครึ่งคลื่นแบบลบ ถึงแม้ว่าวงจรที่นำเสนอจะใช้หลักการที่ เหมือนกับวงจรที่เคยนำเสนอมาก่อนหน้านี้ แต่วงจรที่นำเสนอมีคุณสมบัติที่โดดเด่นกว่าวงจรที่ นำเสนอก่อนหน้านี้ทางด้านใช้อุปกรณ์น้อยกว่า ทำงานที่ความถี่สูงกว่าและใช้กำลังงานน้อยกว่า วงจรที่นำเสนอเหมาะกับการนำไปสร้างเป็นวงจรรวมด้วยเทคโนโลยีซีมอส คุณสมบัติของวงจร ถูกตรวจสอบการทำงานด้วยโปรแกรม PSPICE

บทที่ 6

วงจรบวกทางเวกเตอร์หลายหน้าที่

6.1 บทนำ

วงจรบวกทางเวกเตอร์คือวงจรแบบไม่เป็นเชิงเส้นที่สามารถนำมาประยุกต์ใช้งานได้ในระบบการวัดคุม ระบบสื่อสาร ที่ผ่านมามีได้มีวงจรบวกทางเวกเตอร์นำเสนอไว้ใน [5], [6], [18], [19] โดยสามารถบวกกันได้เมื่อสัญญาณอินพุตอยู่ในรูปแรงดันหรือกระแสอย่างใดอย่างหนึ่ง ในบทที่ 6 นี้ นำเสนอวงจรบวกทางเวกเตอร์แบบหลายหน้าที่ หมายความว่า เอาท์พุทของวงจรสามารถได้จากการบวกกันระหว่างอินพุตที่เป็นกระแสกับกระแส อินพุตที่เป็นแรงดันกับแรงดันหรือระหว่างอินพุตที่เป็นแรงดันกับกระแส ดังนั้นการประยุกต์ใช้งานจึงสามารถบวกสัญญาณที่แหล่งจ่ายอินพุตแตกต่างกันได้ ที่ผ่านมายังไม่มีวงจรที่มีคุณสมบัติดังกล่าวนำเสนอในวารสารใดๆ มาก่อน วงจรที่นำเสนอประกอบขึ้นจากวงจรทรานส์ลีนีเยร์แบบลูปคู่ ดังนั้นวงจรที่นำเสนอจึงมีเสถียรภาพทางอุณหภูมิที่ดี วงจรบวกทางเวกเตอร์สองอินพุตจะถูกนำมาจำลองการทำงานด้วยโปรแกรม PSPICE และสร้างเป็นวงจรบนแผ่นวงจรด้วยไอซีเบอร์ MC14007

6.2 หลักการและวงจรที่นำเสนอ

รูปที่ 6.1 แสดงวงจรพื้นฐานที่ใช้สร้างวงจรบวกทางเวกเตอร์ในแบบมอสทรานซิสเตอร์ เมื่อพิจารณาผลรวมของแรงดันระหว่างขาเกตและขาซอร์สของ M1 ถึง M4 ของลูปจะสามารถเขียนสมการในรูปได้คือ [8], [26]

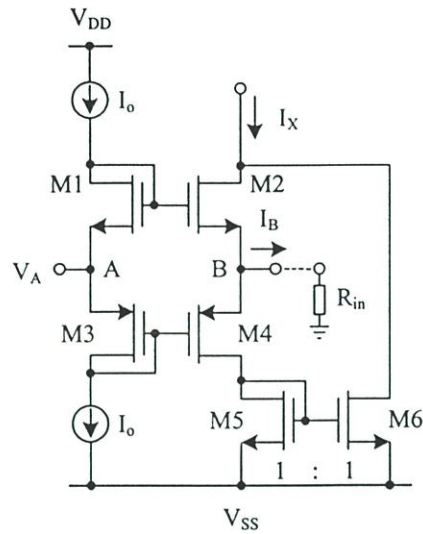
$$V_{GS1} + V_{GS3} = V_{GS2} + V_{GS4} \quad (6.1)$$

ถ้าทรานซิสเตอร์ทำงานในช่วงอิมิตัวค่า V_{GS} คือ

$$V_{GS} = \sqrt{\frac{I_D}{K}} + V_{TH}, \quad K = \frac{K'W}{2L} \quad (6.2)$$

แทนค่าสมการที่ (6.2) ลงในสมการที่ (6.1) โดยกำหนดให้พารามิเตอร์ $V_{TH1}=V_{TH2}=V_{TH3}=V_{TH4}=V_{TH}$, $K_1=K_2=K_3=K_4=K$ และจากวงจรเมื่อ $I_{D1}=I_{D2}=I_O$ ดังนั้นจะได้ว่า

$$2\sqrt{I_O} = \sqrt{I_{D2}} + \sqrt{I_{D4}} \quad (6.3)$$



รูปที่ 6.1 วงจรกำลังสอง

เมื่อยกกำลังสองทั้งสองข้างสมการที่ (6.3) จะได้สมการ

$$4I_o = I_{D2} + 2\sqrt{I_{D2}I_{D4}} + I_{D4} \quad (6.4)$$

จากรูปที่ 6.1 จะได้ความสัมพันธ์ระหว่างกระแส I_{D2} , I_{D4} และ I_B เป็น

$$I_{D2} = I_{D4} - I_B \quad (6.5)$$

และ

$$I_{D4} = I_{D2} + I_B \quad (6.6)$$

แทนสมการที่ (6.5) ลงในสมการ (6.3) จะได้สมการ

$$2\sqrt{I_{D4}^2 - I_B I_{D4}} = 4I_o + I_B - 2I_{D4} \quad (6.7)$$

ยกกำลังสองทั้งสองข้างในสมการที่ (6.7) จะได้สมการ

$$I_{D4} = \frac{16I_o^2 + 8I_o I_B + I_B^2}{16I_o} \quad (6.8)$$

หรือ

$$I_{D4} = \frac{(4I_o + I_B)^2}{16I_o}, \quad |I_B| \leq 4I_o \quad (6.9)$$

หาค่า I_{D2} โดยการนำเอาสมการที่ (6.8) แทนในสมการที่ (6.5) จะได้

$$I_{D2} = \frac{16I_o^2 - 8I_o I_B + I_B^2}{16I_o} \quad (6.10)$$

หรือ

$$I_{D2} = \frac{(4I_o - I_B)^2}{16I_o}, \quad |I_B| \leq 4I_o \quad (6.11)$$

สมมติว่า M5 และ M6 เป็นวงจรสะท้อนกระแสที่มีอัตราสะท้อนหนึ่งต่อหนึ่ง ดังนั้นกระแส I_X จึงมีค่าเป็น

$$I_X = I_{D2} + I_{D4} \quad (6.12)$$

แทนค่าสมการที่ (6.9) และ (6.11) ลงใน (6.12) จะได้

$$I_X = 2I_o + \frac{I_B^2}{8I_o} \quad (6.13)$$

จากรูปที่ 6.1 เป็นแรงดันที่โหนด A และ I_B เป็นกระแสที่ไหลผ่านโหนด B ส่วน R_{in} เป็นตัวต้านทานที่ทำหน้าที่เป็นตัวแปลงแรงดันเป็นกระแส ถ้าวางจทรานส์ลีนีเยร์รูปคู่ถูกทำหน้าที่เป็นตัวแปลงแรงดันเป็นกระแสโดยมีคุณสมบัติ $V_A = V_B$ [8] กระแสเอาต์พุทของวงจรในกรณีนี้สามารถกำหนดได้คือ

$$I_X = 2I_o + \frac{V_A^2}{8R_{in}^2 I_o} \quad (6.14)$$

จากรูปที่ 6.1 จะเห็นว่าถ้าสัญญาณที่อยู่ในรูปของแรงดันจะสามารถป้อนเข้าที่โหนด B โดยที่โหนด A จะต้องต่อด้วยตัวต้านทาน แต่ถ้าสัญญาณอยู่ในรูปของกระแสสามารถป้อนเข้าที่โหนด A โดยโหนด B จะถูกต่อลงกราวด์

ในทางกลับกัน ถ้ากำหนดให้ I_B เป็นเอาต์พุตส่วน I_X เป็นอินพุต โดยใช้สมการที่ (6.13) จะสามารถเขียนใหม่ได้คือ

$$I_B = \sqrt{8I_o(I_X - 2I_o)} \quad (6.15)$$

ดังนั้นวงจรในรูปที่ 6.1 จะกลายเป็นวงจรรากที่สองถ้ากำหนดให้ I_B เป็นเอาต์พุตส่วน I_X เป็นอินพุต รูปที่ 6.2 แสดงวงจรบวกทางเวกเตอร์ N อินพุตที่นำเสนอโดยมี $I_{in1}, I_{in2}, \dots, I_{inN}$ เป็นอินพุต กระแสและ $V_{in1}, V_{in2}, \dots, V_{inN}$ เป็นอินพุตแรงดัน วงจรที่นำเสนอประกอบขึ้นจากวงจรพื้นฐานในรูปที่ 6.1 ถึงแม้ว่าวงจรที่นำเสนอในรูปที่ 6.2 จะใช้หลักการที่เหมือนกับวงจรบวกทางเวกเตอร์ที่นำเสนอโดย Chang และ Liu [5] แต่ด้วยโครงสร้างของวงจรที่แตกต่างกันจึงทำให้วงจรที่นำเสนอมีคุณสมบัติที่โดดเด่นกว่าคือ วงจรสามารถบวกกันได้ระหว่างสัญญาณกระแสและกระแส ระหว่างสัญญาณแรงดันและแรงดัน และระหว่างสัญญาณกระแสและแรงดัน ได้ในวงจรเดียวและมีเสถียรภาพทางอุณหภูมิที่ดีกว่า การทำงานของวงจรสามารถอธิบายได้ดังนี้ ถ้ากำหนดให้กระแส I_X คือผลรวมของกระแสเอาต์พุตของอินพุต N บล็อก โดยใช้สมการที่ (6.13) กระแสเดรนของมอสทรานซิสเตอร์ M8 (I_X) ในรูปที่ 6.3 จะสามารถเขียนได้คือ

$$I_X = 2NI_o + \frac{1}{8I_o} (I_{in1}^2 + I_{in2}^2 + \dots + I_{inN}^2) \quad (6.16)$$

และเมื่อใช้สมการที่ (6.15) กระแสเอาต์พุต I_{out} ของวงจรจะสามารถเขียนได้คือ

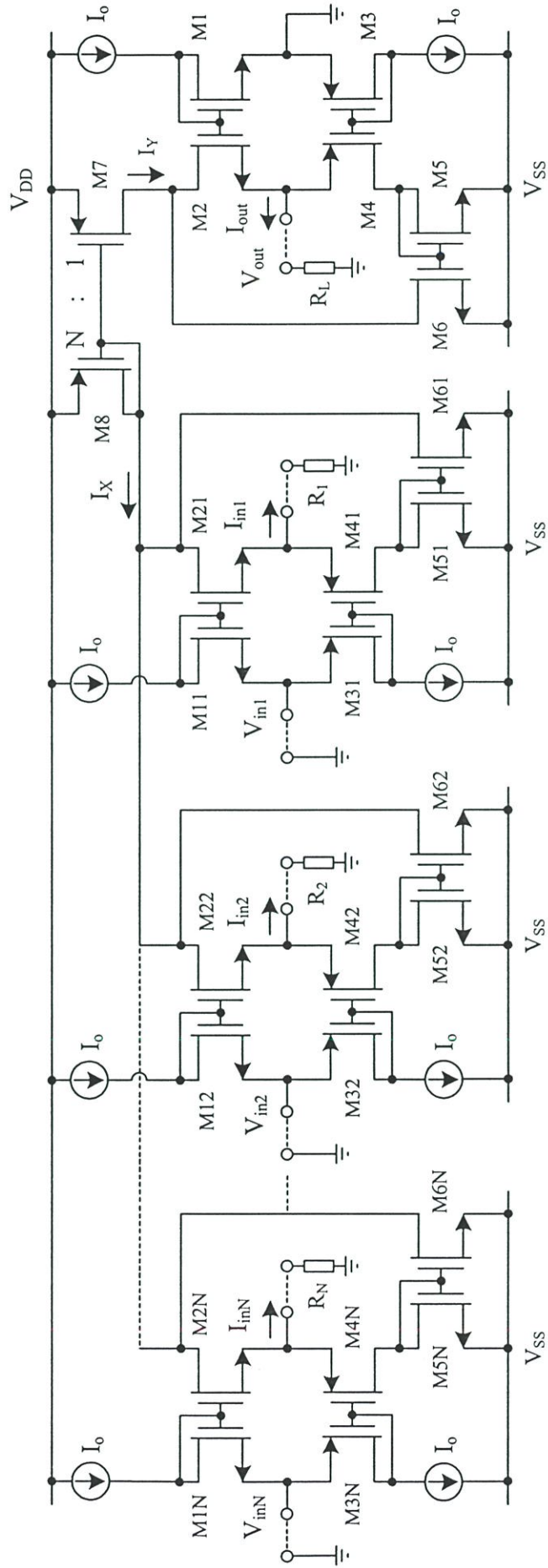
$$I_{out} = \sqrt{8I_o(I_Y - 2I_o)} \quad (6.17)$$

ถ้า M7 และ M8 เป็นวงจรสะท้อนกระแสที่มีอัตราการสะท้อนกระแสเป็น

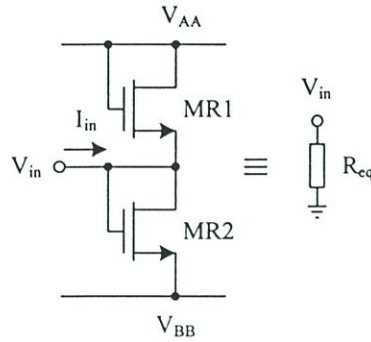
$$I_X = NI_Y \quad (6.18)$$

ดังนั้นเมื่อแทนสมการที่ (6.16) ลงในสมการที่ (6.18) จะได้สมการเป็น

$$I_Y = 2I_o + \frac{1}{8NI_o} (I_{in1}^2 + I_{in2}^2 + \dots + I_{inN}^2) \quad (6.19)$$



รูปที่ 6.2 วงจรบวกทางแวกเตอร์ที่นำเสนอล



รูปที่ 6.3 วงจรตัวต้านทานด้วยมอสทรานซิสเตอร์

เมื่อแทนสมการที่ (6.19) ลงในสมการที่ (6.17) กระแสเอาต์พุทของวงจรในรูปที่ 6.2 มีค่าเป็น

$$I_{out} = \sqrt{\frac{1}{N} (I_{in1}^2 + I_{in2}^2 + \dots + I_{inN}^2)} \quad (6.20)$$

จากสมการที่ (6.20) อินพุทของวงจรที่เป็นแรงดันจะสามารถกำหนดได้คือ

$$V_{out} = \sqrt{\frac{1}{N} (V_{in1}^2 + V_{in2}^2 + \dots + V_{inN}^2)} \quad (6.21)$$

โดยที่ $R_1=R_2\dots R_N=R_L$

ในกรณีที่อินพุทเป็นแรงดันวงจรจะต้องการตัวต้านทานเพื่อทำหน้าที่เปลี่ยนกระแสเป็นแรงดัน ตัวต้านทานแบบต่อลงกราวด์ที่ทำหน้าที่ดังกล่าวสามารถสร้างได้ด้วยมอสทรานซิสเตอร์ซึ่งแสดงได้ดังรูปที่ 6.3 [34] มอสทรานซิสเตอร์ MR1 และ MR2 ถูกต่อเป็นไดโอดดังนั้นจึงทำงานแบบอิมิตัวและถ้าสมมติว่ามอสทั้งสองตัวมีคุณสมบัติเหมือนกันทุกประการ สมการกระแสเดรนของมอสทรานซิสเตอร์ทั้งสองเขียนได้คือ

$$I_{D,MR1} = \frac{\mu_N C_{OX}}{2} \left(\frac{W}{L} \right) (V_{AA} - V_{in} - V_{TN})^2 \quad (6.22)$$

และ

$$I_{D,MR2} = \frac{\mu_N C_{OX}}{2} \left(\frac{W}{L} \right) (V_{in} - V_{BB} - V_{TN})^2 \quad (6.23)$$

สมมติว่า $V_{AA} = -V_{BB}$ และใช้ทฤษฎีของเคอร์ชอฟฟ์ ค่าความต้านทานสามารถกำหนดได้คือ

$$R_{eq} = \frac{V_{in}}{I_{in}} = \frac{L}{2\mu_N C_{OX} (V_{AA} - V_{TN})} \quad (6.24)$$

ดังนั้นตัวต้านทานในรูปที่ 6.2 จะสามารถแทนได้ด้วยตัวต้านทานแบบมอสในรูปที่ 6.3 ดังนั้นวงจรที่นำเสนอจึงสามารถสร้างได้ด้วยมอสทรานซิสเตอร์ทั้งหมด จากวงจรในรูปที่ 6.2 เมื่อพิจารณาเฉพาะวงจรบวกทางเวกเตอร์ที่มีสองบล็อกอินพุทจะเห็นว่าสามารถกำหนดเงื่อนไขการบวกสัญญาณได้สี่กรณีซึ่งสามารถแสดงได้ดังตารางที่ 6.1

ตารางที่ 6.1 ฟังก์ชันการบวกสัญญาณแบบหลายหน้าที่

ฟังก์ชัน	เงื่อนไข
$I_{out} = \sqrt{\frac{1}{2}(I_{in1}^2 + I_{in2}^2)}$	$V_{in1} =$ ต่อลงกราวด์ $V_{in2} =$ ต่อลงกราวด์
$V_{out} = \sqrt{\frac{1}{2}(V_{in1}^2 + V_{in2}^2)}$	$I_{in1} =$ ต่อดั้วต้านทาน R_1 $I_{in2} =$ ต่อดั้วต้านทาน R_2
$I_{out} = \sqrt{\frac{1}{2}(I_{in1}^2 + V_{in2}^2)}$	$V_{in1} =$ ต่อลงกราวด์ $I_{in2} =$ ต่อดั้วต้านทาน R_2
$I_{out} = \sqrt{\frac{1}{2}(V_{in1}^2 + I_{in2}^2)}$	$I_{in1} =$ ต่อดั้วต้านทาน R_1 $V_{in2} =$ ต่อลงกราวด์

6.3 การวิเคราะห์คุณสมบัติของวงจรบวกทางเวกเตอร์

เพื่อให้ทราบถึงความสามารถและขีดจำกัดของวงจรบวกทางเวกเตอร์ที่นำเสนอว่ามีประสิทธิภาพและสมรรถนะในการใช้งานมากน้อยเพียงใด ในส่วนนี้จึงได้ทำการวิเคราะห์คุณสมบัติของวงจรเพื่อหาค่าช่วงปฏิบัติงานของแรงดันและกระแส หาค่าช่วงความถี่ปฏิบัติงานและความต้านทานทางอินพุทและเอาต์พุทของวงจรที่นำเสนอ

6.3.1 การวิเคราะห์หาช่วงแรงดันและกระแสปฏิบัติงาน

ในการวิเคราะห์หาช่วงปฏิบัติงานของวงจรบวกทางเวกเตอร์จะเลือกวิเคราะห์เฉพาะอินพุทเดียวเท่านั้นเนื่องจากทุกอินพุทของวงจรอื่นๆ จะเหมือนกัน ในที่นี้จะเลือกอินพุทชุดที่หนึ่งซึ่งประกอบด้วยทรานซิสเตอร์ M11, M21, M31, M41, M51, M61, และ M7, M8 ช่วงปฏิบัติงานทางอินพุทของวงจรจะถูกจำกัดโดยทรานส์ลิเนียร์รูป M11, M21, M31, M41 และ M7, M8 ที่ทำงาน

ในช่วงอิมิตัว ถ้าสมมติว่าแรงดัน V_{DS} ของทรานซิสเตอร์มีค่ามากพอสำหรับเงื่อนไขของการทำงานในช่วงอิมิตัว จากหลักการของการทำงานในคลาส AB ทรานซิสเตอร์ M21 และ M41 จะสลับกันทำงาน (M21-หยุดนำกระแส, M41-นำกระแส หรือ M21-นำกระแส, M41-หยุดนำกระแส) สมมุติว่าการทำงานเริ่มจาก M21 นำกระแส โดยใช้ทฤษฎีแรงดันของเคอร์ชอฟฟ์จะได้ว่า

$$V_{DD} = V_{SG8} + V_{GS21} - V_{TH21} + V_{R1} \quad (6.25)$$

$$V_{in1} = V_{SG11} + V_{GS21} + V_{R1} \quad (6.26)$$

ใช้สมการที่ (6.2) ดังนั้นสมการที่ (6.25) และ (6.26) จะกลายเป็น

$$V_{DD} = V_{SG8} + \sqrt{\frac{I_{D21}}{K_{21}}} + V_{R1} \quad (6.27)$$

$$V_{in1} = V_{SG11} + \sqrt{\frac{I_{D21}}{K_{21}}} + V_{TH21} + V_{R1} \quad (6.28)$$

ความสัมพันธ์ระหว่างแรงดัน V_{in1} และแหล่งจ่าย V_{DD} สามารถหาค่าได้โดยลบกันระหว่างสมการที่ (6.27) และ (6.28) จะได้ว่า

$$V_{DD} = -\sqrt{\frac{I_{D8}}{K_8}} - V_{TH8} + V_{in1} + \sqrt{\frac{I_{D11}}{K_{11}}} \quad (6.29)$$

กำหนด $|I_{in}| = 4I_o$, $I_{D11} = I_o$ ช่วงปฏิบัติการงานของแรงดันอินพุต V_{in1} สูงสุดสามารถเขียนได้คือ

$$V_{in1(\max)} \leq V_{DD} + 2\sqrt{\frac{I_o}{K_8}} - \sqrt{\frac{I_o}{K_{11}}} + V_{TH8} \quad (6.30)$$

สมมติว่าทรานซิสเตอร์ M41 นำกระแส โดยใช้ทฤษฎีแรงดันของเคอร์ชอฟฟ์

$$V_{SS} = V_{SG51} + V_{GS41} - V_{TH41} + V_{R1} \quad (6.31)$$

$$V_{in1} = -V_{SG31} + V_{GS41} + V_{R1} \quad (6.32)$$

โดยใช้สมการที่ (6.2) สมการที่ (6.31) และ (6.32) จะกลายเป็น

$$V_{SS} = V_{SG51} + \sqrt{\frac{I_{D41}}{K_{41}}} + V_{R1} \quad (6.33)$$

$$V_{in1} = -V_{SG31} + \sqrt{\frac{I_{D41}}{K_{41}}} + V_{TH41} + V_{R1} \quad (6.34)$$

ลบกันระหว่างสมการที่ (6.33) และ (6.34) ความสัมพันธ์ระหว่างแรงดัน V_{in1} และ V_{DD} สามารถกำหนดได้คือ

$$V_{SS} = -\sqrt{\frac{I_{D51}}{K_{51}}} - V_{TH51} + V_{in1} + \sqrt{\frac{I_{D31}}{K_{31}}} \quad (6.37)$$

โดยใช้สมการที่ (6.13) และกำหนด $|I_{in1}| = 4I_O$ $I_{D31} = I_O$ แรงดันต่ำสุดของอินพุต V_{in1} สามารถกำหนดได้คือ

$$V_{in1(\min)} \leq V_{SS} + 2\sqrt{\frac{I_O}{K_{51}}} - \sqrt{\frac{I_O}{K_{31}}} + V_{TH51} \quad (6.38)$$

จากสมการที่ (6.32) และ (6.38) ช่วงปฏิบัติการงานของแรงดันอินพุต V_{in1} สามารถกำหนดได้คือ

$$V_{SS} + 2\sqrt{\frac{I_O}{K_{51}}} - \sqrt{\frac{I_O}{K_{31}}} + V_{TH51} \leq V_{in1} \leq V_{DD} + 2\sqrt{\frac{I_O}{K_8}} - \sqrt{\frac{I_O}{K_{11}}} + V_{TH8} \quad (6.39)$$

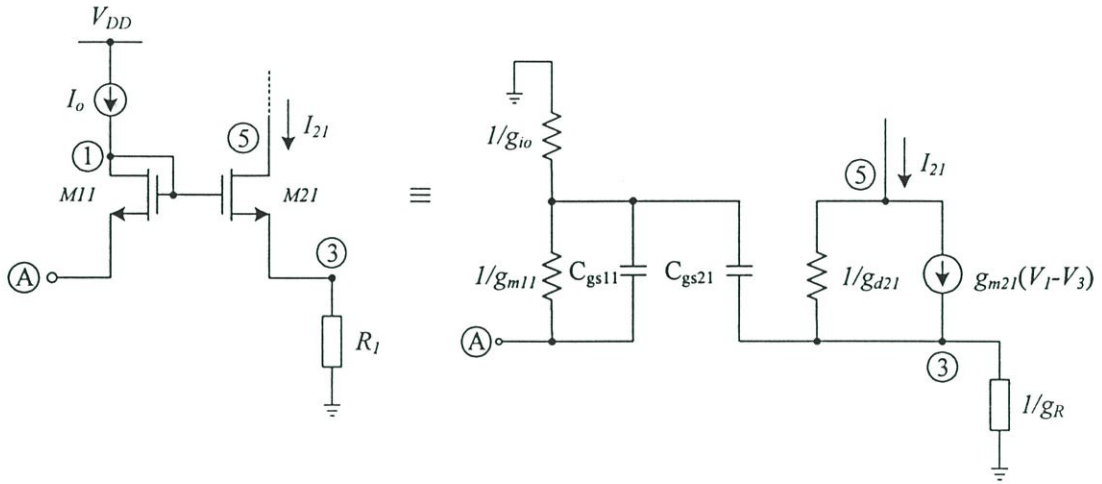
สำหรับช่วงปฏิบัติการงานของอินพุต I_{in1} สามารถกำหนดได้คือ [19]

$$|I_{in1}| \leq 2I_O \quad (6.41)$$

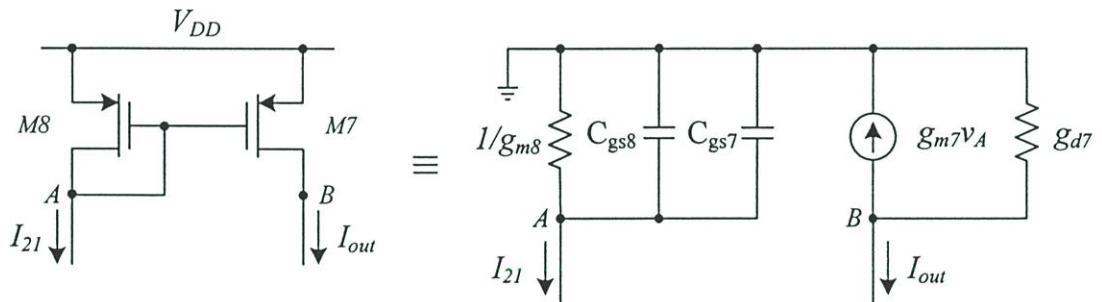
ตัวอย่าง ถ้าสมมติว่ามอสทรานซิสเตอร์ที่ใช้ในการจำลองการทำงานของวงจรมีค่าพารามิเตอร์ดังนี้ $V_{THN} = 0.62V$, $V_{THP} = -0.58V$ และ $\mu_o C_{OX} = 53 \times 10^{-7} AV^{-2}$ กำหนดแหล่งจ่าย $V_{DD} = -V_{SS} = 1.5V$ และ $I_O = 10\mu A$ ดังนั้นช่วงปฏิบัติการทางอินพุต V_{in1} และ I_{in1} จะมีค่าเป็น $|400mV|$ และ $|20\mu A|$ ตามลำดับ

6.3.2 การวิเคราะห์ช่วงความถี่ปฏิบัติงาน

จากรูปที่ 6.2 เมื่อเลือกพิจารณาเฉพาะอินพุท V_{in1} มาพิจารณาจะพบว่าสามารถเลือกพิจารณาได้ ซีกใดซีกหนึ่งเพราะวงจรทำงานแบบคลาส AB ซึ่งในที่นี้จะเลือกพิจารณาเฉพาะทรานซิสเตอร์ M11-M21 และ M7-M8 ดังแสดงในรูปที่ 6.4



รูปที่ 6.4 การวิเคราะห์หาค่าความถี่ปฏิบัติงานในส่วนวงจรคลาส AB



รูปที่ 6.5 การวิเคราะห์หาค่าความถี่ปฏิบัติงานในส่วนวงจรสะท้อนกระแสแบบลบบ

เมื่อใช้วงจรเสมือนของมอดสทรานซิสเตอร์ค่าทรานส์เฟอ์ฟังก์ชันระหว่าง V_3 และ V_A สามารถกำหนดได้คือ

$$\frac{V_3}{V_A} = \frac{\left(s + \frac{g_{m11}}{C_{gs11}}\right) \left(s + \frac{g_{m21}}{C_{gs21}}\right)}{s^2 + s \left(\frac{g_{m11}}{C_{gs11}} + \frac{g_{m21}}{C_{gs21}} + \frac{1}{R_1}\right) + \frac{g_{m11} \left(g_{m21} + \frac{1}{R_1}\right)}{C_{gs11} C_{gs21}}} \quad (6.34)$$

โดยที่ $g_m \gg g_{ds}$ ถ้ากำหนดให้ $g_{m21}R_1 \gg 1$ ค่าโพลความถี่ P_1 จะอิสระจาก R_1 และสามารถประมาณได้คือ

$$P_1 = \frac{1}{2\pi} \sqrt{\frac{g_{m11}g_{m21}}{C_{gs11}C_{gs21}}} \quad (6.35)$$

ค่าทรานส์เฟอร์ฟังก์ชันของวงจรสะท้อนกระแสแบบลบสามารถเขียนได้คือ

$$\frac{I_{out}}{I_{21}} = \frac{\frac{g_{m7}}{C_{gs8} + C_{gs7}}}{s + \frac{g_{m8}}{C_{gs8} + C_{gs7}}} \quad (6.36)$$

ค่าโพลความถี่ของวงจรสะท้อนกระแสแบบลบที่แสดงในรูปที่ 6.5 คือ

$$P_2 = \frac{g_{m8}}{2\pi(C_{gs8} + C_{gs7})} \quad (6.38)$$

โดยที่ C_{gsi} คือค่าความจุไฟฟ้าระหว่างขาเกตและซอร์สและ g_{mi} คือค่าทรานส์คอนดักแตนซ์ของทรานซิสเตอร์ M_i ตัวอย่าง สมมติว่าค่า C_{gs} และ g_m จากการจำลองการทำงานมีค่าเป็น

$$g_{m11} = 1.15 \times 10^{-4} \text{ AV}^{-1}, g_{m21} = 1.51 \times 10^{-4} \text{ AV}^{-1},$$

$$g_{m7} = 1.57 \times 10^{-4} \text{ AV}^{-1}, g_{m8} = 1.56 \times 10^{-4} \text{ AV}^{-1},$$

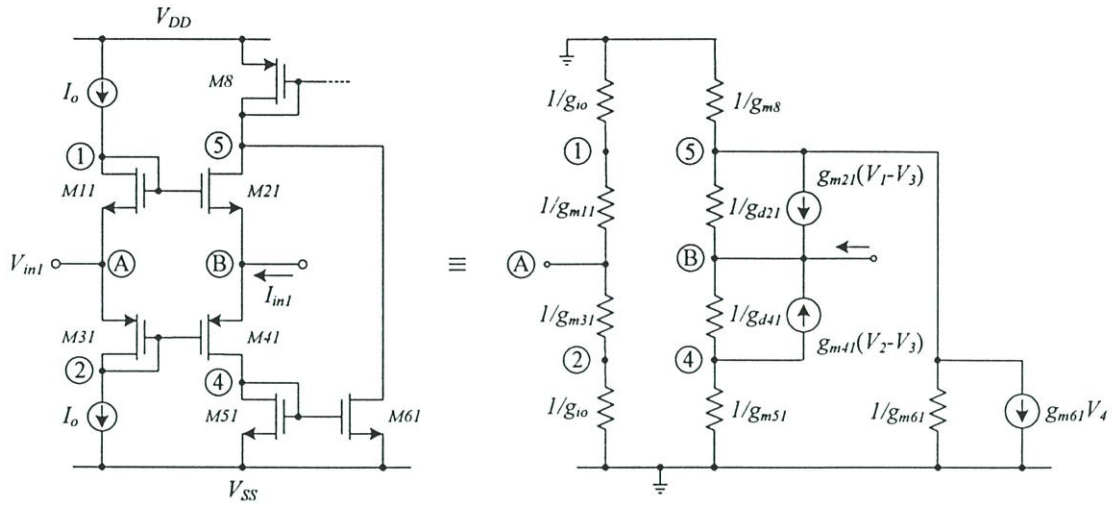
$$C_{gs11} = 2.76 \times 10^{-13} \text{ F}, C_{gs21} = 2.76 \times 10^{-14} \text{ F},$$

$$C_{gs7} = 9.23 \times 10^{-13} \text{ F}, C_{gs8} = 9.23 \times 10^{-14} \text{ F}$$

ความถี่ของโพล P_1 และ P_2 จะมีค่าประมาณ 140MHz และ 244MHz ตามลำดับ ดังนั้นจะสามารถกล่าวได้ว่าโพลความถี่ของวงจรสะท้อนกระแสแบบลบ (M7-M8) จะจำกัดการทำงานที่ความถี่สูงของวงจร

6.3.3 การวิเคราะห์หาค่าความต้านทานทางอินพุตและเอาต์พุต

วงจรบวกทางเวกเตอร์สามารถหาค่าความต้านทานทางอินพุตและเอาต์พุตได้จากวงจรเสมือนสัญญาณขนาดเล็กที่แสดงในรูปที่ 6.7 พิจารณาทรานซิสเตอร์ M_1 , M_3 และแหล่งจ่าย I_0 ค่าความต้านทานที่ขั้ว V_{in1} สามารถกำหนดได้คือ



รูปที่ 6.6 วงจรเสมือนในการวิเคราะห์หาค่าความต้านทานอินพุตและเอาต์พุต

$$r_A = (r_{io} + 1/g_{m11}) // (r_{io} + 1/g_{m31}) \tag{6.42}$$

โดยที่ r_{io} เป็นค่าความต้านทานภายในของแหล่งจ่ายกระแส I_o และ g_{mi} เป็นค่าทรานส์คอนดักแตนซ์ของมอสทรานซิสเตอร์ M_i ถ้าสมมติ $r_{io} \ll 1/g_{m11}, 1/g_{m31}$ ค่าความต้านทานทางอินพุตเขียนได้เป็น

$$r_A \cong r_{io}/2 \tag{6.44}$$

สำหรับค่าความต้านทานที่อินพุตกระแส I_{in1} สามารถพิจารณาจากทรานซิสเตอร์ M21, M41, M51, M61 and M8 โดยใช้วงจรเสมือนในรูปที่ 6.7 ค่าความต้านทานที่ขั้ว I_{X1} สามารถกำหนดได้คือ

$$r_A = \frac{1}{(g_{m21} + g_{m41}) + (g_{m41}g_{m61}g_{d21}/g_{m8}g_{m51})} \tag{6.45}$$

โดยที่ g_{d21} เป็นค่าความนำที่ขาเดรนของ M21 สมมติว่า $g_d \ll g_m$ ค่าความต้านทานทางอินพุตที่ขั้ว I_{in1} สามารถประมาณได้คือ

$$r_B = \frac{1}{g_{m21} + g_{m41}} \tag{6.47}$$

เนื่องจากกระแสเอาต์พุตมีจุดออกจุดเดียวกับอินพุตกระแส I_{in1} ดังนั้นค่าความต้านทานทางเอาต์พุตจึงมีค่าเท่ากับค่าความต้านทานทางอินพุตกระแส I_{in1} โดยเขียนได้คือ

$$r_{out} = \frac{1}{g_{m2} + g_{m4}} \quad (6.47)$$

โดยทั่วไปค่าความต้านทานภายในของแหล่งจ่ายกระแสจะสูงมาก ดังนั้นจึงสามารถประมาณได้ว่าค่าความต้านทานที่ขั้ว V_{in1} มีค่าสูงมาก ถ้าสมมติว่าค่า g_m จากการจำลองการทำงานมีค่าเป็น

$$g_{m21} = 1.13 \times 10^{-4} \text{ AV}^{-1},$$

$$g_{m41} = 1.05 \times 10^{-4} \text{ AV}^{-1},$$

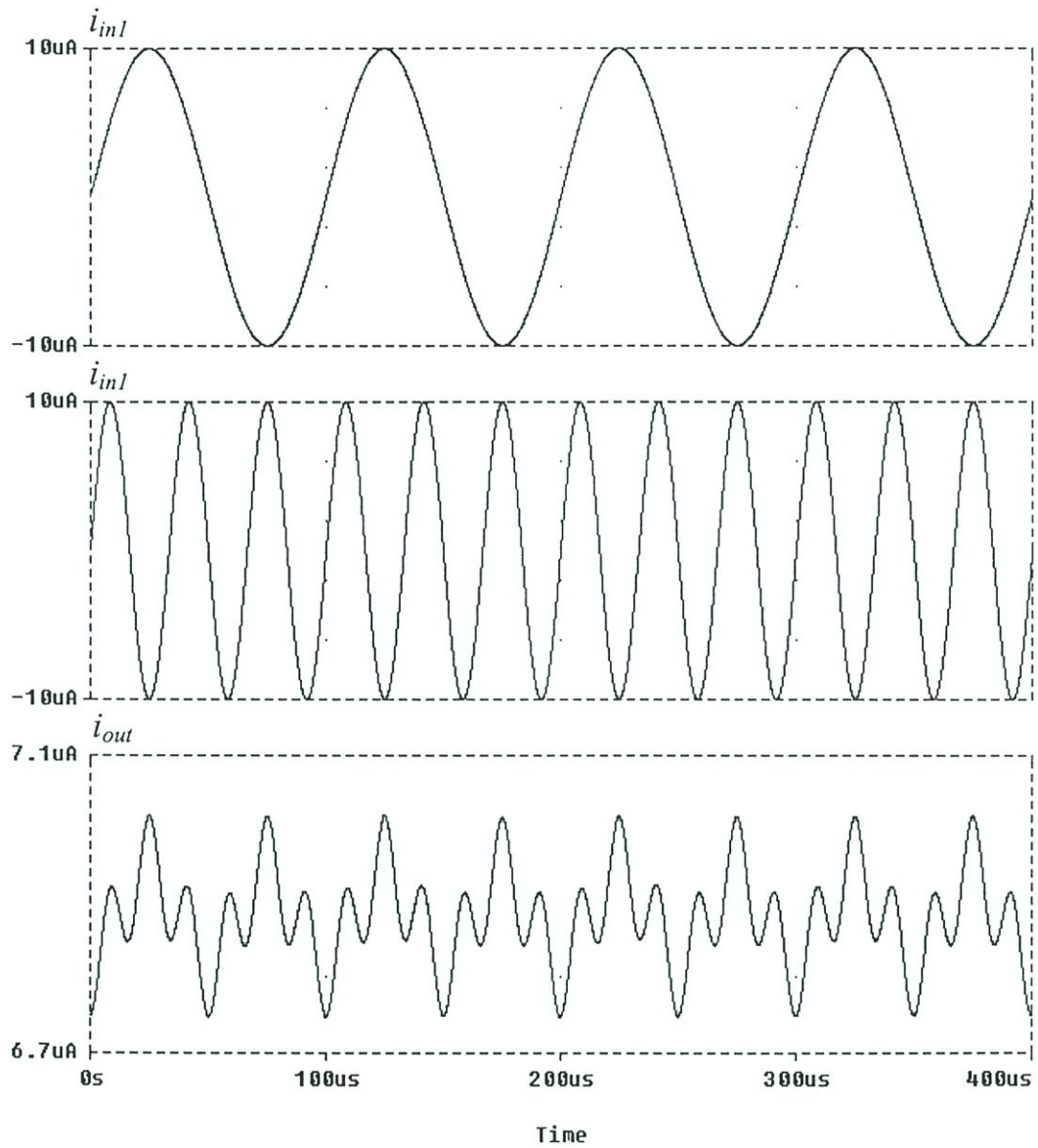
$$g_{m2} = 1.14 \times 10^{-4} \text{ AV}^{-1},$$

$$g_{m4} = 1.05 \times 10^{-4} \text{ AV}^{-1}$$

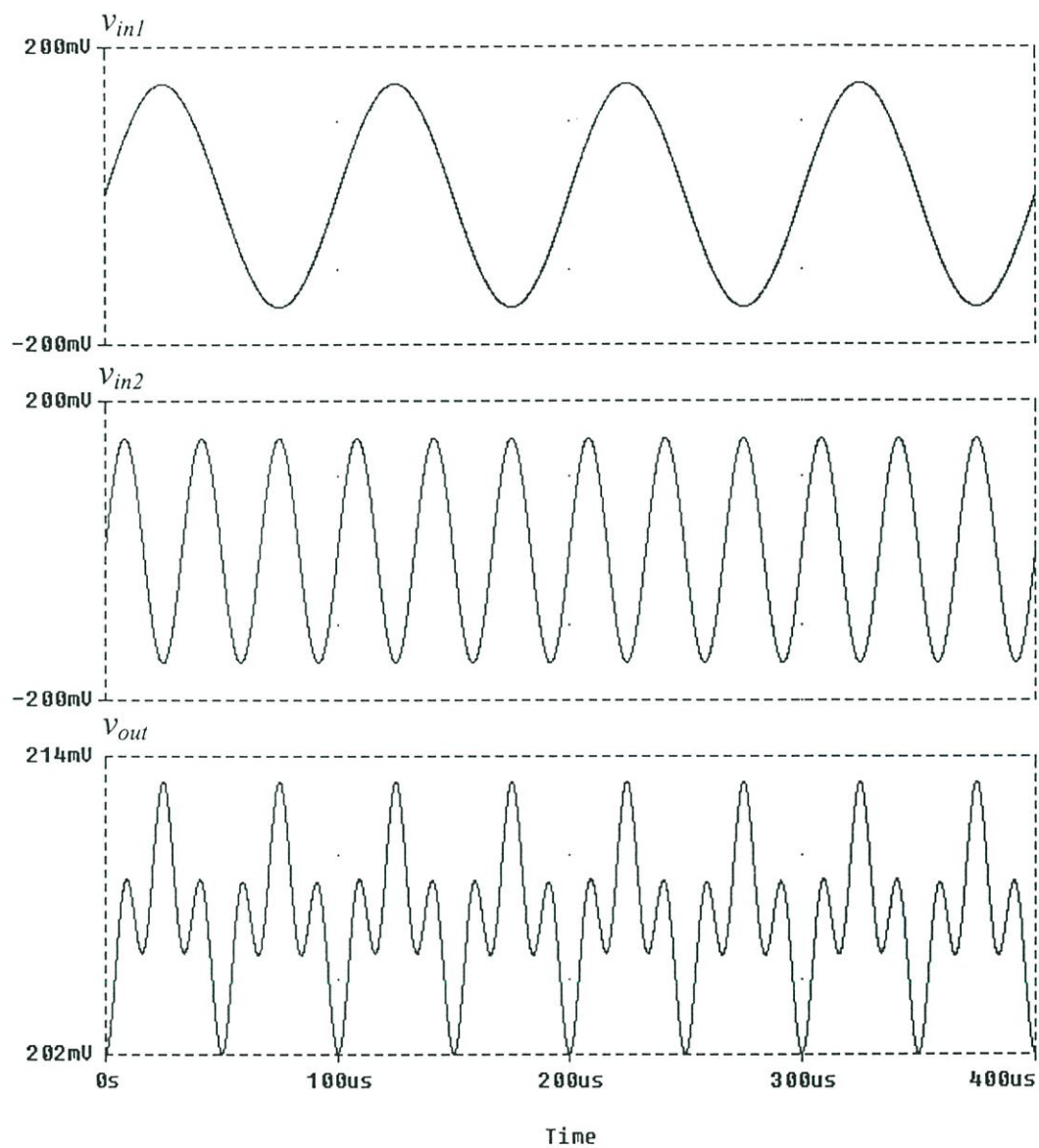
ค่าความต้านทาน r_B และ r_{out} จะมีค่าประมาณ $4.58 \text{ k}\Omega$ และ $4.56 \text{ k}\Omega$ ตามลำดับ จากผลที่ได้จะเห็นว่าค่าความต้านทานที่ขั้วเอาต์พุตมีค่าค่อนข้างสูง ดังนั้นถ้าโหลดมีค่าความต้านทานสูงวงจรอาจจะต้องการวงจรบัฟเฟอร์มาต่อทางเอาต์พุตก่อนที่จะต่อใช้งาน

6.4 ผลการจำลองการทำงานและผลการทดลอง

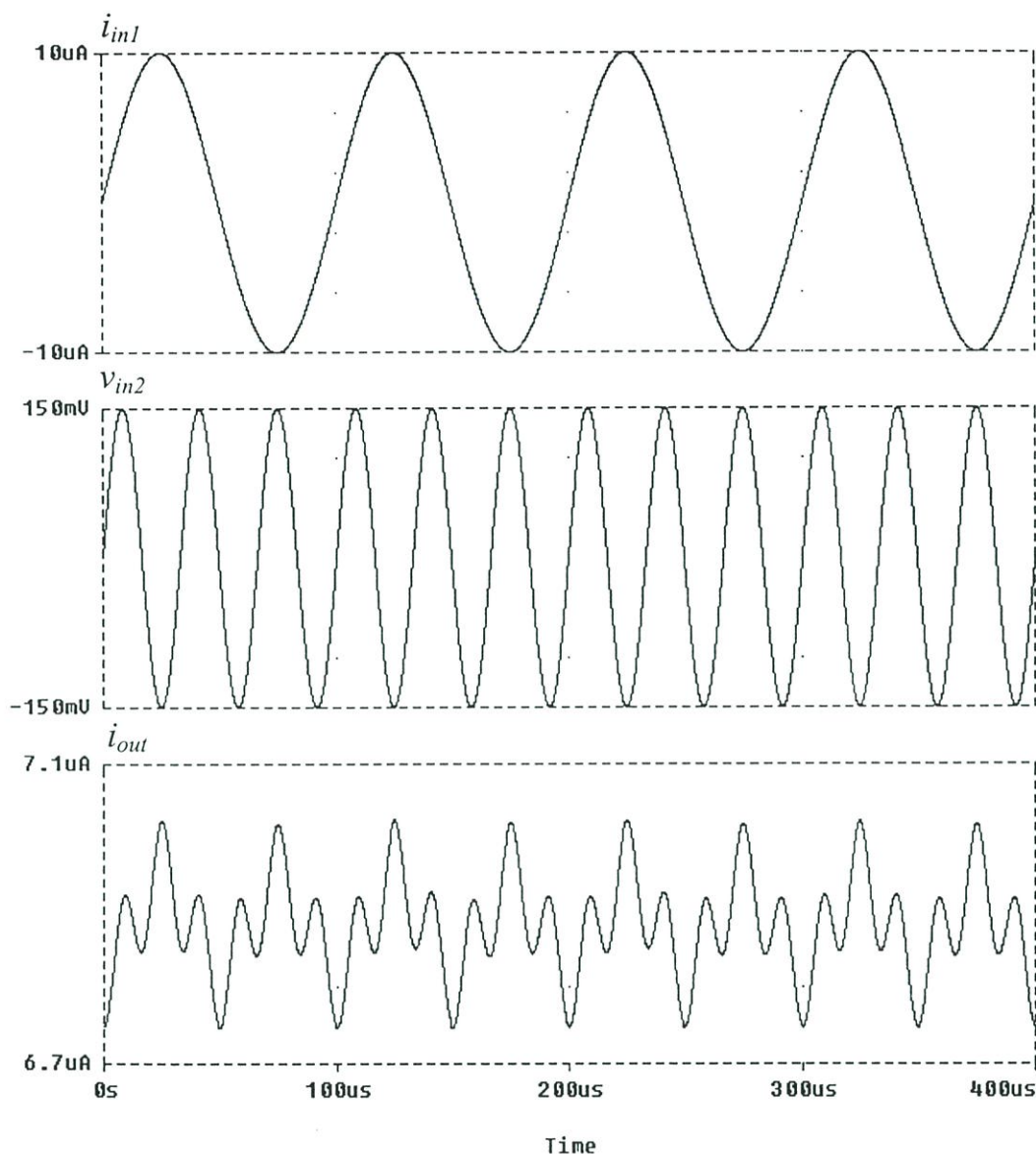
เพื่อตรวจสอบการทำงานของวงจรที่นำเสนอ จึงใช้โปรแกรม PSPICE มาช่วยตรวจสอบการทำงาน โดยใช้พารามิเตอร์ $0.5 \mu\text{m}$ Level 3 ของ Mietect NMOS และ PMOS มีค่าแรงดันแตรซโสดเท่ากับ 0.68 V และ -0.75 V ตามลำดับ ค่า W/L เท่ากับ $20 \mu\text{m}/2 \mu\text{m}$ สำหรับ NMOS $60 \mu\text{m}/2 \mu\text{m}$ สำหรับ PMOS และ $2 \mu\text{m}/2 \mu\text{m}$ สำหรับ MR1 และ MR2 กำหนดแหล่งจ่ายแรงดันเท่ากับ $\pm 1.5 \text{ V}$ แหล่งจ่ายกระแส I_0 เท่ากับ $10 \mu\text{A}$ ผลการจำลองการทำงานมีดังนี้ รูปที่ 6.7 แสดงรูปคลื่นทางเอาต์พุตในกรณีที่อินพุตเป็นกระแสเมื่ออินพุต I_{in1} และ I_{in2} เป็นสัญญาณรูปคลื่นซายน์ขนาด $20 \mu\text{A}_{p-p}$ ความถี่ 10 kHz และ 30 kHz ตามลำดับ ส่วนรูปที่ 6.8 แสดงรูปคลื่นทางเอาต์พุตในกรณีที่อินพุตเป็นแรงดัน โดยอินพุต V_{in1} และ V_{in2} เป็นสัญญาณรูปคลื่นซายน์ขนาด 300 mV_{p-p} ความถี่ 10 kHz และ 30 kHz ตามลำดับ และรูปที่ 6.9 แสดงรูปคลื่นทางเอาต์พุตเมื่ออินพุตเป็นกระแสและแรงดัน โดยอินพุต I_{in1} เป็นสัญญาณรูปซายน์ขนาด $20 \mu\text{A}_{p-p}$ ความถี่ 10 kHz และ V_{in2} เป็นสัญญาณรูปซายน์ขนาด 300 mV_{p-p} ความถี่ 30 kHz จากรูปที่ 6.7 ถึง 6.9 สามารถแสดงได้ว่าวงจรบวกทางเวกเตอร์ที่นำเสนอสามารถบวกกันได้ระหว่างสัญญาณกระแสกับกระแส สัญญาณแรงดันกับแรงดัน และสัญญาณกระแสกับสัญญาณแรงดัน รูปที่ 6.10 แสดงรูปคลื่นทางเอาต์พุตที่อุณหภูมิ 50°C , 75°C และ 100°C จากรูปจะเห็นว่ารูปคลื่นเอาต์พุตเปลี่ยนแปลงเล็กน้อยเมื่อเปลี่ยนอุณหภูมิเป็นค่าต่างๆ รูปที่ 6.11 แสดงการตอบสนองความถี่ของวงจรบวกทางเวกเตอร์ที่นำเสนอเมื่อป้อนสัญญาณอินพุตเป็นสัญญาณไฟฟ้ากระแสสลับค่าความถี่ต่างๆ แล้ววัดสัญญาณเอาต์พุตจากรูปที่ 6.11 ที่ -3 dB วัดความถี่ได้ 110 MHz



รูปที่ 6.7 ผลการจำลองการทำงานของกรบวกสัญญาณความถี่ 10kHz และ 30kHz ขนาด $20\mu\text{A}_{p-p}$

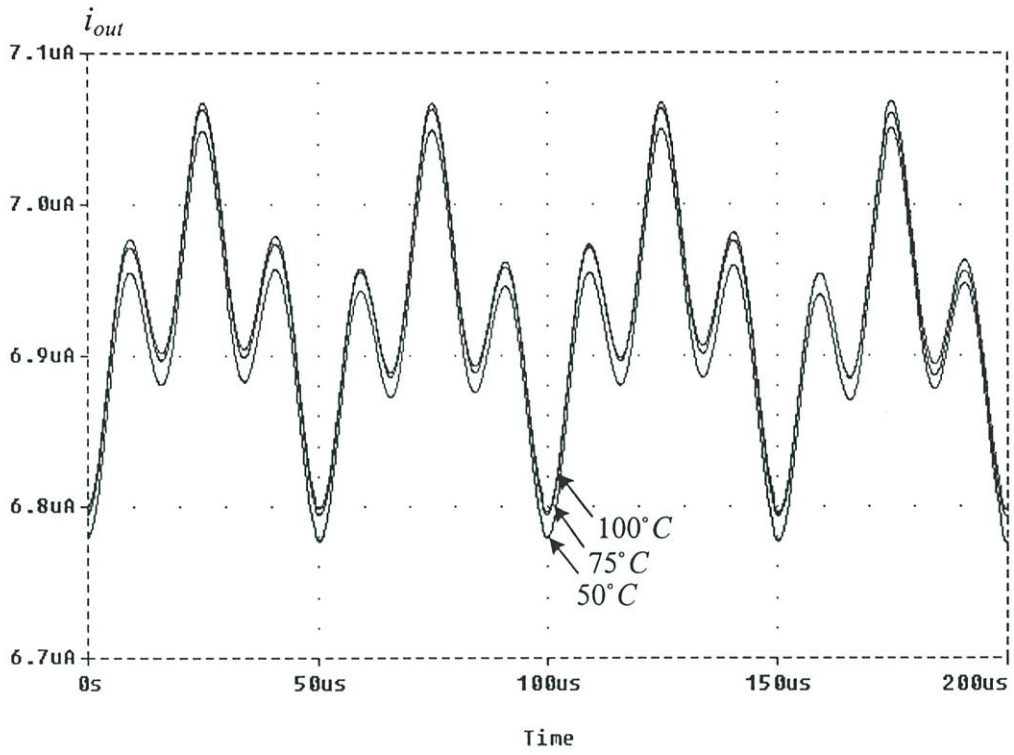


รูปที่ 6.8 ผลการจำลองการทำงานของกรบวกสัญญาณความถี่ 10kHz และ 30kHz ขนาด 300mV_{p,p}

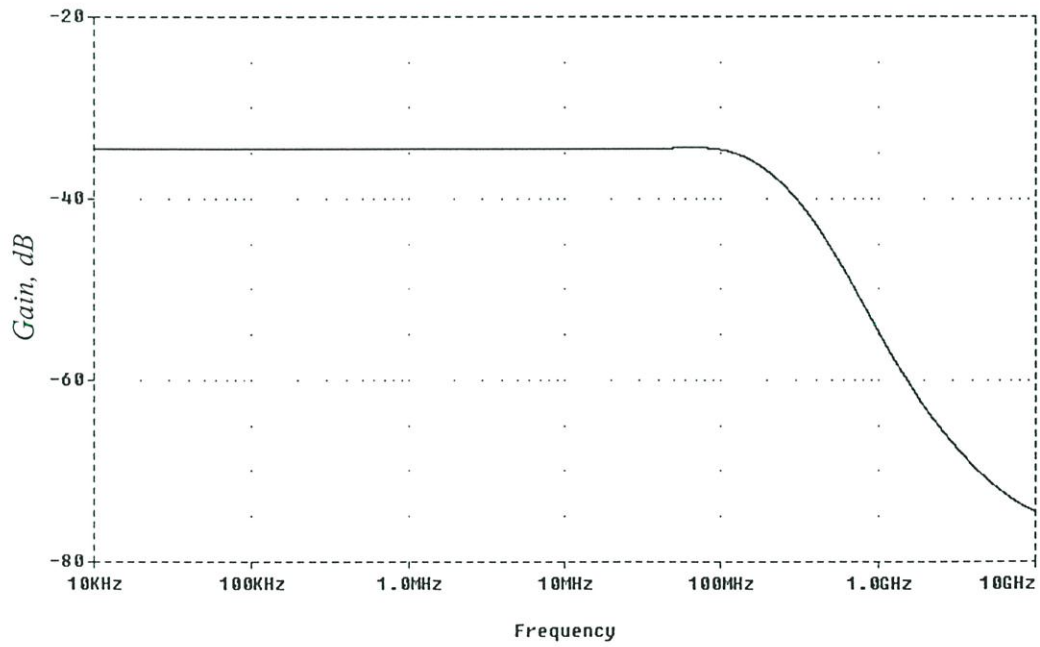


รูปที่ 6.9 ผลการจำลองการทำงานของกรบวกสัญญาณความถี่ 10kHz ขนาด $20\mu\text{A}_{\text{p-p}}$ และ 30kHz ขนาด $300\text{mV}_{\text{p-p}}$

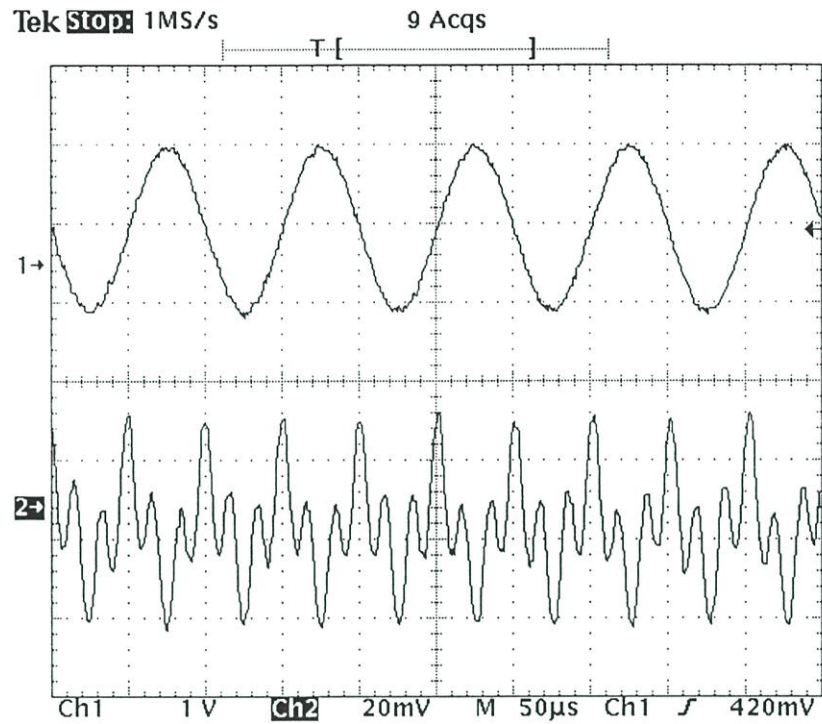
วงจรวกทางแวกเตอร์ในรูปที่ 6.2 ได้ถูกนำมาสร้างเป็นวงจรโดยใช้ชิพมอสเบอร์ MC14007 กำหนดแหล่งจ่าย $\pm 2.5\text{V}$ เมื่อป้อนอินพุต V_{in1} และ V_{in2} เป็นสัญญาณรูปคลื่นไซน์ขนาด $2\text{V}_{\text{p-p}}$ ความถี่ 10kHz และ 30kHz ตามลำดับ สัญญาณเอาต์พุตสามารถแสดงได้ดังรูปที่ 6.12 โดยอินพุตกระแส I_{in1} และ I_{in2} ต่อด้วยตัวต้านทานค่า $10\text{k}\Omega$ รูปที่ 6.12(ข) แสดงสัญญาณเอาต์พุตเมื่อป้อนอินพุต V_{in1} และ V_{in2} เป็นสัญญาณรูปคลื่นสามเหลี่ยมขนาด $2\text{V}_{\text{p-p}}$ ความถี่ 10kHz และ 30kHz ตามลำดับ



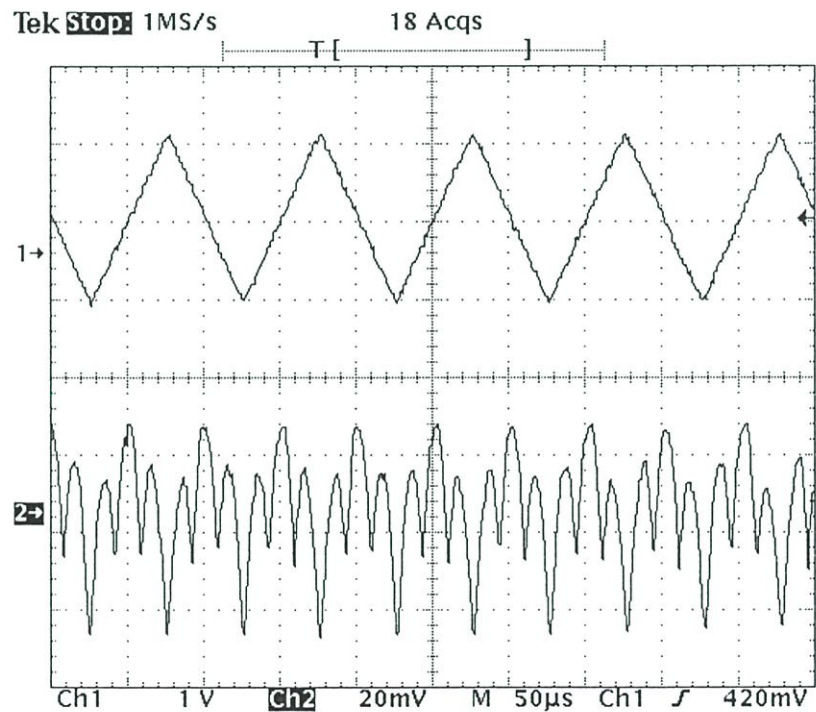
รูปที่ 6.10 รูปคลื่นทางเอาต์พุตของวงจรวกทางเวกเตอร์ที่อุณหภูมิ 50°C , 75°C และ 100°C



รูปที่ 6.11 การตอบสนองความถี่ของวงจร

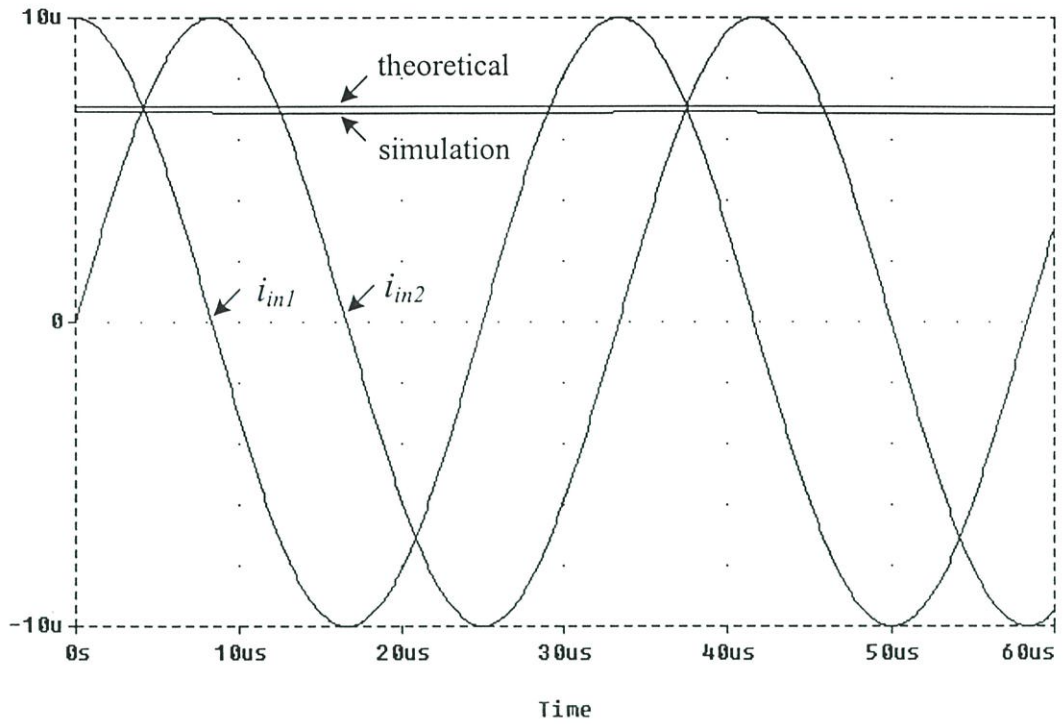


(ก)

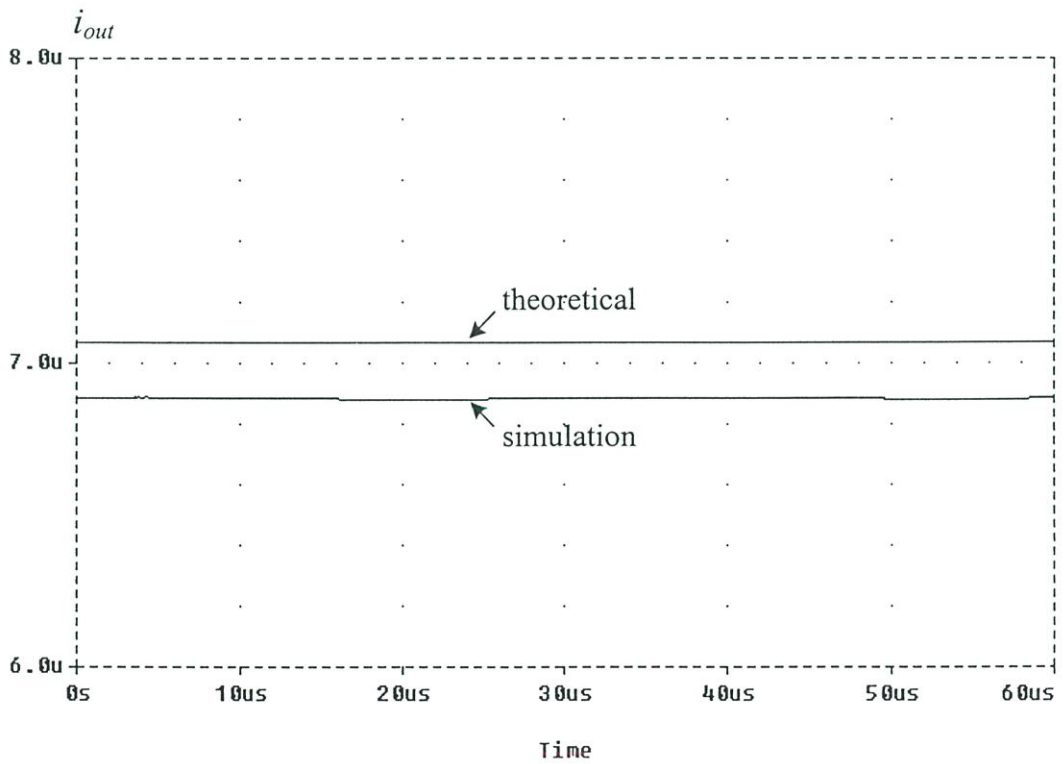


(ข)

รูปที่ 6.12 ผลการทดลองของการบวกสัญญาณความถี่ 10kHz และ 30kHz โดยด้านบนเป็นสัญญาณอินพุต 10kHz ขนาด $2V_{p-p}$ ด้านล่างเป็นรูปคลื่นเอ้าท์พุท (ก) อินพุทเป็นรูปคลื่นซายน์ (ข) อินพุทเป็นรูปคลื่นสามเหลี่ยม



(ก)



(ข)

รูปที่ 6.13 (ก) กระแสเอาต์พุตเมื่ออินพุต I_{in1} เป็นสัญญาณ $20\mu A \cos 60000\pi t$ และ I_{in2} เป็นสัญญาณ $20\mu A \sin 60000\pi t$ (ข) ภาพขยาย

รูปที่ 6.13 แสดงผลการจำลองการทำงานของวงจรวกทางเวกเตอร์ในแบบความ สัมพันธ์ทางตรีโกณมิติคือ $\sin^2\omega t + \cos^2\omega t = 1$ โดยได้ป้อนสัญญาณอินพุต I_{in1} เป็นสัญญาณ $20\mu A \cos 60000\pi t$ และ I_{in2} เป็นสัญญาณ $20\mu A \sin 60000\pi t$ ซึ่งเอาท์พุทแสดงได้ดังรูปที่ 6.13 จากผลการจำลองในรูปที่ 6.12(ข) สัญญาณเอาท์พุทเป็นสัญญาณไฟตรงที่มีการกระเพื่อม (ΔI_{out}) ประมาณ $0.0093\mu A$ และมีค่าผิดพลาดจากทฤษฎีประมาณ 2.645%

6.5 บทสรุป

เนื้อหาในบทนี้นำเสนอจรวกทางเวกเตอร์โดยใช้วงจรถานสลีเนียร์แบบลูปลูกู่ วงจรที่นำเสนอมีคุณสมบัติคือ สามารถบวกสัญญาณได้หลากหลายคือ เอาท์พุทสามารถได้จากการบวกกันของสัญญาณอินพุทที่เป็นแรงดันอินพุทที่เป็นกระแสหรืออินพุทที่เป็นกระแสและแรงดัน ผลการทดลองการทำงานของวงจรมีประสิทธิภาพการทำงานสูง จากการจำลองการทำงานของวงจรมีแบนด์วิดท์ 10MHz และมีเสถียรภาพทางอุณหภูมิดีมาก เมื่อใช้พารามิเตอร์ซีมอสขนาด $0.5\mu m$ Level 3 ของ MOSIS สำหรับกรณีที่จำลองการทำงานโดยกำหนดบล็อกอินพุทสองบล็อก วงจรจะใช้กำลังงาน 0.26mW เมื่อกำหนดกระแสไบอัส $10\mu A$ และใช้แหล่งจ่าย $\pm 1.5V$

บทที่ 7

บทสรุปและข้อเสนอแนะ

7.1 บทสรุป

วิทยานิพนธ์นี้นำเสนอวงจรไม่เป็นเชิงเส้นแบบอนาล็อกสามวงจร วงจรแรกคือวงจรราก็ที่สอง ใช้วงจรสายพานกระแสควบคุมด้วยกระแสเป็นอุปกรณ์พื้นฐาน วงจรราก็ที่สองจะนำเสนอสองแบบ แบบแรกอินพุทและเอาต์พุทอยู่ในรูปแรงดัน แบบที่สองอินพุทและเอาต์พุทอยู่ในรูปกระแส วงจรที่นำเสนอมีคุณสมบัติคือมีช่วงปฏิบัติการทางอินพุทกว้างและเหมาะกับการนำไปสร้างเป็นวงจรรวมกว่าวงจรที่เคยนำเสนอมา วงจรไม่เป็นเชิงเส้นวงจรรที่สองคือวงจรเรียงกระแสครึ่งคลื่นสองเอาต์พุท การทำงานของวงจรประกอบด้วยวงจรแปลงแรงดันเป็นกระแส แรงดันอินพุทที่ถูกแปลงเป็นกระแสจะถูกนำมาเรียงกระแสด้วยวงจรเรียงกระแสที่ทำงานในคลาส AB และสัญญาณที่ผ่านการเรียงกระแสจะถูกเปลี่ยนเป็นแรงดันเอาต์พุท วงจรเรียงกระแสที่นำเสนอสามารถทำงานได้ที่ความถี่ 250MHz วงจรสร้างได้จากรวมของทรานซิสเตอร์ทั้งหมดทำให้เหมาะกับการนำไปสร้างเป็นวงจรรวมและสุดท้ายคือวงจรบวกทางเวกเตอร์แบบหลายหน้าที่ วงจรที่นำเสนอมีคุณสมบัติที่โดดเด่นกว่าวงจรที่เคยนำเสนอมาคือสัญญาณเอาต์พุทสามารถได้จากการบวกกันระหว่างแรงดันและแรงดัน ระหว่างกระแสและกระแส และระหว่างแรงดันและกระแส ดังนั้นจึงทำให้วงจรสามารถนำไปประยุกต์ใช้งานในวงจรโหมดผสม (Mixed mode) ได้เป็นอย่างดี วงจรที่นำเสนอเหมาะกับการนำไปสร้างเป็นวงจรรวมด้วยเทคโนโลยีซีมอส งานวิจัยที่นำเสนอในวิทยานิพนธ์นี้ได้นำเสนอในประชุมวิชาการและตีพิมพ์ในวารสารนานาชาติดังต่อไปนี้ การประชุมวิชาการ International Symposium on Communications and Information Technology (ISCIT 2006) และวารสารนานาชาติ Transactions on Electrical Engineering, Electronics, and Communications, และวารสาร International Journal of Electronics (IJE) ถึงแม้ว่าวงจรที่นำเสนอจะได้รับการยอมรับให้เข้าร่วมประชุมวิชาการและยอมรับตีพิมพ์ในวารสารนานาชาติ แต่วงจรที่นำเสนอยังมีข้อผิดพลาดและอาจจะต้องการการพัฒนาเพื่อให้วงจรมีคุณสมบัติที่ดีที่สุดต่อไป

7.2 ข้อเสนอแนะ

วิทยานิพนธ์นี้ได้นำเสนอวงจรราก็ที่สอง วงจรเรียงกระแสครึ่งคลื่น วงจรบวกทางเวกเตอร์ ซึ่งวงจรทั้งหมดเป็นวงจรไม่เป็นเชิงเส้น เพื่อนำมาประยุกต์ใช้งานในระบบโทรคมนาคม ระบบควบคุมและระบบเครื่องมือวัด วงจรไม่เป็นเชิงเส้นเหล่านี้สามารถพัฒนาให้มีประสิทธิภาพสูงขึ้นได้โดย

1. วงจรรากที่สองที่นำเสนอใช้ตัวต้านทานทำงานในคลาส B จึงทำให้วงจรทำงานได้ที่ความถี่ไม่สูงมากนักซึ่งสาเหตุมาจากช่วงนำกระแสและหยุดนำกระแสของตัวต้านทาน ดังนั้นถ้าต้องการให้วงจรทำงานที่ความถี่สูงกว่านี้ตัวต้านทานต้องทำงานในคลาส AB
2. วงจรเรียงกระแสที่นำเสนอมีช่วงปฏิบัติงานทางอินพุตขึ้นอยู่กับข้อกำหนดค่า R_{in} ถ้าค่า R_{in} มีค่ามากช่วงปฏิบัติงานทางอินพุตจะกว้างขึ้นแต่ความไวของอินพุตจะลดลง
3. วงจรบวกทางแวกเตอร์ที่นำเสนอสามารถทำงานได้ที่ความถี่สูงขึ้นถ้าไปอัสด้วยกระแสที่สูงกว่านี้แต่จะทำให้การใช้กำลังงานของวงจรสูงขึ้นด้วย

เอกสารอ้างอิง

- [1] E. O. Doebelin, *Measurement Systems: Application and Design*, New York: McGraw Hill, 2004.
- [2] P. E. Allen and D. R. Holberg, *CMOS Analog circuit design*, Holt Rinehart and Winston, Inc., 1987.
- [3] J. Millman and A. Grabel, *Microelectronics*, New York: McGraw-Hill, 1992.
- [4] I. M. Filanovsky and H. P. Baltes, "Simple CMOS analog square-rooting and squaring circuits," *IEEE Transaction on Circuits and Systems-I*, vol. 39, pp. 312-315, April 1992.
- [5] S.-I. Liu, "Square-rooting and vector summation circuits using current conveyors," *IEE Proceedings of Circuits, Devices and Systems*, vol. 142, 223-226, August 1995.
- [6] W. Chiu, S.-I. Liu, H.-W. Tsao, and J.-J. Chen "CMOS differential difference current conveyors and their applications," *IEE Proceedings of Circuits, Devices and Systems*, vol. 143, 91-96, April 1996.
- [7] C. Toumazou, F. J. Lidgley, and D. G. Haigh, *Analogue IC Design: the Current-Mode Approach*, London, UK: Peter Peregrinus, 1990.
- [8] V. Riewruja, K. Anuntahirunrat, and W. Surakamponorn, "A class AB CMOS square-rooting circuit," *International Journal of Electronics*, vol. 85, pp. 55-60, 1998.
- [9] E. Sanchez-Sineccio, J. Ramirez-Angulo, B. Linares-Barranco, and A. Rodriguez-Vazquez, "Operational transconductance amplifier-based nonlinear function syntheses," *IEEE Journal of Solid-State Circuits*, vol. 24, pp. 1576-1586, December 1989.
- [10] H. Chaoui, "CMOS high-frequency rectifier with unity voltage gain," *Electronics Letters*, vol. 31, pp. 717-718, April 1995.
- [11] A. Monpapassorn, K. Dejhan, and F. Cheevasuvit, "CMOS dual output current mode half-wave rectifier," *International Journal of Electronics*, vol. 88, pp. 1073-1084, 2001.
- [12] S. J. G. Gift, "A high-performance full-wave rectifier circuit," *International Journal of Electronics*, vol. 89, pp. 467-476, 2000.
- [13] C. Toumazou, F. J. Lidgley, and S. Chattong, "High frequency current conveyor precision full-wave rectifier," *Electronics Letters*, vol. 30, pp. 745-746, May 1994.
- [14] A. A. Khan, M. Abou El-Ela, and M. A. Al-Turaigi, "Current-mode precision rectification," *International Journal of Electronics*, vol. 79, pp. 853-859, 1995.

- [15] A. Monpapassorn, K. Dejhan, and F. Cheevasvit, "A full-wave rectifier using a current conveyor and current mirrors," *International Journal of Electronics*, vol. 88, pp. 751-758, 2001.
- [16] V. Riewruja and R. Guntapong, "A low-voltage wide-band CMOS precision full-wave rectifier," *International Journal of Electronics*, vol. 89, pp. 467-476, 2002.
- [17] Z. Wang, "Full-wave precision rectification that is performed in current domain and very suitable for CMOS implementation," *IEEE Transaction on Circuit and Systems-I*, vol. 39, pp. 456-462, June 1992.
- [18] C.-C. Chang and S.-I. Liu, "Current-mode full-wave rectifier and vector summation circuit," *Electronics Letters*, vol. 36, pp. 1599-1600, September 2000.
- [19] W. Surakamponorn and K. Kumwachara, "A dual translinear-based true RMS-to-DC converter," *IEEE Transaction on Instrumentation and Measurement*, vol. 47, pp. 459-464, April 1999.
- [20] P. Gray, P. J. Hurst, S. H. Lewis, and R. G. Meyer, *Analysis and design of analog integrated circuit*, New York, USA: John Wiley & Sons, 2001.
- [21] B. Razavi, *Design of analog CMOS integrated circuit*, New York, USA: McGraw-Hill, 2001.
- [22] D. A. Johns and K. Martin, *Analog integrated circuit design*, New York, USA: John Wiley & Sons, 1997.
- [23] A. Sedra and K. C. Smith, "A second generation current conveyor and its applications," *IEEE Transaction on Circuit Theory*, vol. CT-17, pp. 132-154, 1970.
- [24] A. Fabre, F. Wiest, and C. Boucheron, "Current controlled bandpass filter based on translinear conveyors," *Electronics Letters*, vol. 31, pp. 1727-1728, September 1995.
- [25] A. Fabre, O. Saaid, F. Wiest, and C. Boucheron, "High frequency applications based on a new current controlled conveyor," *IEEE Transaction on Circuits and Systems-I*, vol. 43, pp. 82-91, February 1996.
- [26] E. Seevinck and R. J. Wiegerink, "Generalized translinear circuit principle," *IEEE Journal of Solid-State Circuits*, vol. 26, pp. 1098-1102, August 1991.
- [27] S. Maheshwari and I. A. Khan, "Simple first-order translinear-C current-mode all-pass section," *International Journal of Electronics*, vol. 90, pp. 79-85, 2003.
- [28] S. Maheshwari, "New voltage and current-mode APS using current controlled conveyor," *International Journal of Electronics*, vol. 91, pp. 735-743, 2005.

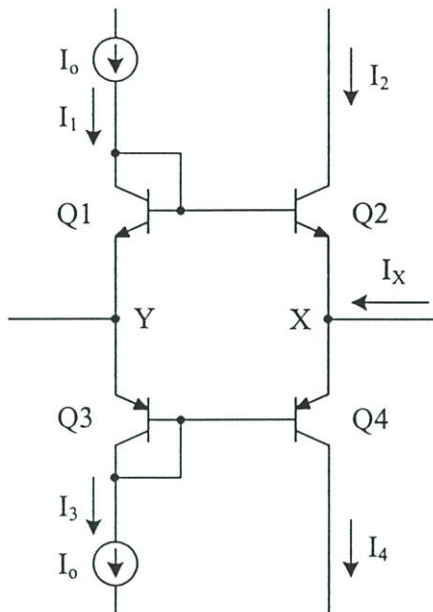
- [29] M. T. Abuelma'atti and M. A. Al-Qahani, "A new current-controlled multiphase sinusoidal oscillator using translinear current conveyor," *IEEE Transactions on Circuits and Systems-II*, vol. 45, pp. 881-885, July 1998.
- [30] M. T. Abuelma'atti and M. A. Al-Qahtani, "On the realization of the current controlled current-mode amplifier using the current controlled conveyor," *International Journal of Electronics*, vol. 86, pp. 1333-1340, 1999.
- [31] S. Maheshwari, "High CMRR wide bandwidth instrumentation amplifier using current controlled conveyors," *International Journal of Electronics*, vol. 89, pp. 889-896, 2002.
- [32] C. Toumazou, J. Lidgley, and D. Haigh, *Analogue IC design: the current-mode approach*, Peter Pelegrinus, 1990.
- [33] K. Bult and H. Wallinga, "A class of analog CMOS circuits based on the square-law characteristics of an MOS transistor in saturation," *IEEE Journal of Solid-State Circuits*, vol. SC-22, pp. 357-365, June 1987.
- [34] Z. Wang, "2-MOSFET transistor with extremely low distortion for output reaching supply voltage," *Electronics Letters*, vol. 26, pp. 951-952, 1990.
- [35] O. Saaid and A. Fabre, "Class AB current-controlled resistor for high performance current-mode applications," *Electronics Letters*, vol. 32, pp. 4-5, January 1996.
- [36] D. R. Frey, "Log domain filtering: an approach to current mode filtering," *IEE Proceedings of the Institute of Electrical Engineering, Part G, Circuits, Devices and Systems*, vol. 140, 406-416, December 1993.
- [37] P. E. Allen and D. R. Holberg, *CMOS Analog circuit design*, Holt Rinehart and Winston, Inc., 1987.
- [38] P. Gray, P. J. Hurst, S. H. Lewis, and R. G. Meyer, *Analysis and design of analog integrated circuit*, John Wiley & Sons, 2001.
- [39] V. Surakumpontorn and V. Riewruja, "Integrable CMOS sinusoidal frequency doubler and full-wave rectifier," *International Journal of Electronics*, vol. 73, pp. 627-632, 1992.
- [40] J. Ramirez-Angulo, "High frequency low voltage CMOS diode," *Electronics Letters*, vol. 28, pp. 298-299, 1992.
- [41] B. Wilson and V. Mannama, "Current-mode rectifier with improved precision", *Electronics Letters*, vol. 31, pp. 247-248, 1995.

- [42] Z. Wang, "2-MOSFET transistor with extremely low distortion for output reaching supply voltage," IEEE Transactions on Instrumentation and Measurement, vol. 47, pp. 459-464, 1998.
- [43] D. Sturca, "Truly temperature independent current conveyor precision rectifier," Electronics Letters, vol. 31, pp. 1302-1303, 1995.

ภาคผนวก

ภาคผนวก ก

การหาค่าความต้านทานที่ขั้ว X (R_x)



รูปที่ 1ก วงจรทรานส์ลิเนียร์ลูปคู่

วงจรถานส์ลิเนียร์แบบลูปคู่แสดงได้ดังรูปที่ 1ก โดยโครงสร้างของวงจรถานส์ลิเนียร์จะประกอบด้วยรอยต่อรอยต่อเบสและอิมิตเตอร์ของไบโพลาร์ทรานส์ซิสเตอร์ Q1 ถึง Q4 กระแส I_0 เป็นกระแสที่ที่ไบอัสให้ทรานซิสเตอร์ทุกตัวทำงานในช่วง ความสัมพันธ์กระแสคอลเล็กเตอร์ของทรานซิสเตอร์แต่ละตัวในลูปสามารถเขียนได้ดังนี้

$$I_1 I_3 = I_2 I_4 \tag{ก.1}$$

จากรูปสมมติว่าทรานซิสเตอร์มีค่า β สูงกว่าหนึ่งมากๆ จะได้ว่า $I_1 - I_3 \cong I_0$ สมการที่ (ก.1) สามารถเขียนใหม่ได้คือ

$$I_2 I_4 = I_0^2 \tag{ก.2}$$

เมื่อพิจารณาที่จุด X จะได้ความสัมพันธ์ระหว่างกระแส I_2, I_4 และ I_{in} เป็น

$$I_2 = I_4 - I_{in} \quad (\text{ก.3})$$

หรือ

$$I_4 = I_2 + I_{in} \quad (\text{ก.4})$$

แทนสมการที่ (ก.2) และ (ก.3) ลงในสมการที่ (ก.4) จะได้

$$I_o^2 = I_2^2 + I_2 I_{in} \quad (\text{ก.5.1})$$

หรือ

$$I_2^2 + I_2 I_{in} - I_o^2 = 0 \quad (\text{ก.5.2})$$

และ

$$I_o^2 = I_4^2 + I_4 I_{in} \quad (\text{ก.6.1})$$

หรือ

$$I_4^2 + I_4 I_{in} - I_o^2 = 0 \quad (\text{ก.6.2})$$

ทำการแก้สมการที่ (ก.5.2) และ (ก.6.2) จะได้ค่ากระแส I_2 และ I_4 ดังนี้

$$I_2 = \frac{1}{2} \left(\left(I_{in}^2 + 4I_o^2 \right)^{1/2} - I_{in} \right) \quad (\text{ก.7})$$

และ

$$I_4 = \frac{1}{2} \left(\left(I_{in}^2 + 4I_o^2 \right)^{1/2} + I_{in} \right) \quad (\text{ก.8})$$

เมื่อวงจรในรูปที่ ก1 เป็นวงจรตามแรงดันที่มีค่าแรงดันตกคร่อมระหว่างจุด Y และ X โดยมีความสัมพันธ์เป็น

$$V_X - V_Y = -V_{BE2} + V_{BE1} \quad (\text{ก.9.1})$$

หรือ

$$V_{XY} = -V_{T2} \ln \left(\frac{I_2}{I_{S2}} \right) + V_{T1} \ln \left(\frac{I_1}{I_{S1}} \right) \quad (\text{ก.9.2})$$

กำหนดให้ทรานซิสเตอร์ทั้งสองตัวมีคุณสมบัติเหมือนกันทุกประการ นั่นคือ $V_{T1} = V_{T2} = V_T$ และ $I_{S1} = I_{S2} = I_S$

$$V_{XY} = -V_T \ln\left(\frac{I_2}{I_1}\right) \quad (\text{ก.10})$$

แทนค่า I_2 จากสมการที่ (ก.7) ลงในสมการที่ (ก.10) และประมาณให้ $I_1=I_0$ จะได้เป็น

$$V_{XY} = -V_T \ln\left\{\frac{1}{2I_0} \left((I_{in}^2 + 4I_0^2)^{1/2} - I_{in} \right)\right\} \quad (\text{ก.11.1})$$

หรือ

$$V_{XY} = -V_T \ln\left\{\left(1 + \frac{I_{in}^2}{4I_0^2}\right)^{1/2} - \frac{I_{in}}{2I_0}\right\} \quad (\text{ก.11.2})$$

สมมติให้ $I_{in} \ll 2I_0$ จะได้ว่า $\left(1 + \frac{I_{in}^2}{4I_0^2}\right)^{1/2} = 1$ ดังนั้นสมการที่ (ก.11.2) สามารถเขียนใหม่ได้คือ

$$V_{XY} = -V_T \ln\left(1 + \left(-\frac{I_{in}}{2I_0}\right)\right) \quad (\text{ก.12})$$

ถ้าพจน์ $\ln\left(1 + \left(-\frac{I_{in}}{2I_0}\right)\right)$ สามารถประมาณค่าได้ด้วยอนุกรมกำลัง

$$\ln(1 + X) = X - \frac{X^2}{2} + \frac{X^3}{3} \quad (\text{ก.13})$$

ดังนั้นจะสามารถประมาณค่าพจน์ $\ln\left(1 + \left(-\frac{I_{in}}{2I_0}\right)\right)$ ได้คือ

$$\ln\left(1 + \left(-\frac{I_{in}}{2I_0}\right)\right) = -\frac{I_{in}}{2I_0} - \frac{1}{2}\left(-\frac{I_{in}}{2I_0}\right)^2 + \frac{1}{3}\left(-\frac{I_{in}}{2I_0}\right)^3 - \dots \quad (\text{ก.14.1})$$

$$\approx -\frac{I_{in}}{2I_0} \quad (\text{ก.14.2})$$

โดยกำหนดให้ตั้งแต่พจน์ที่สองเป็นต้นไปมีค่าน้อยมากเมื่อเทียบกับพจน์แรกแล้วแทนค่าสมการที่ (ก.14.2) ลงในสมการที่ (ก.12) จะได้

$$V_{XY} = -V_T \ln\left(-\frac{I_{in}}{2I_o}\right) \quad (\text{ก.15.1})$$

หรือ

$$V_{XY} = \frac{V_T}{2I_o} I_{in} \quad (\text{ก.15.2})$$

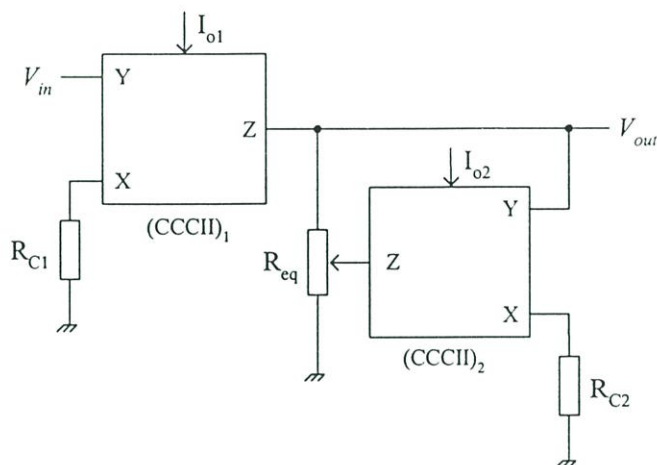
จากสมการที่ (ก.15.2) ค่าความต้านทานขนาดเล็กที่ขั้ว X จะสามารถกำหนดได้เป็น

$$R_x = \frac{V_{XY}}{I_{in}} = \frac{V_T}{2I_o} \quad (\text{ก.16})$$

จากสมการจะเห็นว่าค่าความต้านทานสามารถควบคุมได้ด้วยกระแสไบอัส

ภาคผนวก ข

การหาความสัมพันธ์ระหว่างแรงดัน V_{out} และแรงดัน V_{in}



รูปที่ ข1 วงจรรากที่สองแบบที่หนึ่ง

คุณสมบัติของวงจร CCCII ที่แสดงในดังรูปที่ ก1 สามารถเขียนได้คือ

$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & R_X & 0 \\ 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \end{bmatrix} \quad (\text{ข.1})$$

จากคุณสมบัติของ CCCII คือ $V_X = V_Y$ และ $I_Z = I_X$ ดังนั้นกระแสที่ไหลผ่านขั้ว X ของ CCCII₁ (I_{X1}) จะสามารถเขียนได้คือ

$$I_{X1} = \frac{V_{in}}{R_{X1} + R_{C1}} \quad (\text{ข.2})$$

เมื่อกระแสที่ไหลผ่านขั้ว Z (I_{Z1}) เท่ากับกระแส I_{X1} ดังนั้น V_{out} จะเขียนได้เป็น

$$V_{out} = \frac{R_{eq}}{R_{X1} + R_{C1}} V_{in} \quad (\text{ข.3})$$

พิจารณาที่วงจร CCCII₂ จะได้ว่า

$$I_{X2} = \frac{V_{out}}{R_{X2} + R_{C2}} \quad (ข.4)$$

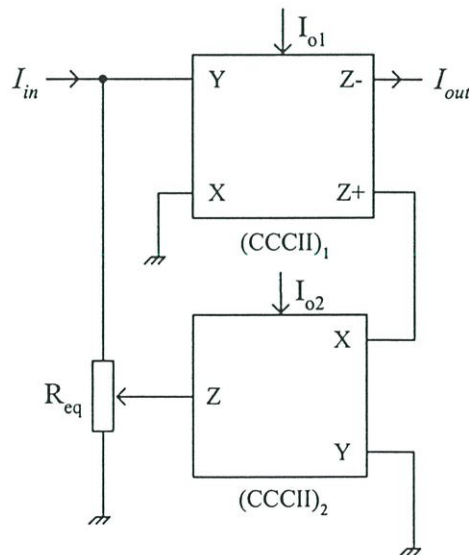
จากรูปที่ ก1 กระแส I_{Z2} เป็นกระแสที่ไหลเข้าไปที่ R_{cq} โดยที่ I_{Z2} เท่ากับ I_{X2} ดังนั้นค่า R_{cq} จะสามารถกำหนดได้คือ

$$R_{eq} = \frac{V_T}{2 \left(\frac{V_{out}}{R_{X2} + R_{C2}} \right)} \quad (ข.5)$$

เมื่อแทนสมการที่ (ข.5) ลงในสมการที่ (ข.3) จะได้สมการเอาต์พุตเป็น

$$V_{out} = \sqrt{V_T/2} \sqrt{V_{in}} \quad (ข.6)$$

การหาความสัมพันธ์ระหว่างกระแส I_{out} และกระแส I_{in}



รูปที่ ข2 วงจรรากที่สองแบบที่สอง

จากคุณสมบัติของ CCCII ดังแสดงในสมการที่ (ข.1) คือ $V_x = V_y$, $I_z = I_x$ และ $I_y = 0$ ดังนั้นแรงดันที่ขั้ว Y ของ CCCII₁ (V_{Y1}) กำหนดได้คือ

$$V_{Y1} = \frac{I_{in}}{R_{eq}} \quad (ข.7)$$

จากคุณสมบัติของ CCCII จะได้ว่า $V_{X1} = V_{Y1}$ ดังนั้นกระแสที่ไหลผ่านขั้ว X ของ CCCII₁ เขียนได้คือ

$$I_{X1} = \frac{I_{in}}{R_{X1}R_{eq}} \quad (ข.8)$$

และเมื่อ $I_{Z1} = I_{X1}$ โดยที่กำหนด I_{Z1} เป็นกระแส I_{out} เมื่อพิจารณา CCCII₂ จะเห็นว่า I_{Z1} เป็นอินพุตของ I_{X2} ดังนั้น $I_{X2} = I_{Z1}$ และจากคุณสมบัติของ CCCII จะได้ว่า $I_{Z2} = I_{X2}$ ดังนั้นค่า R_{eq} จึงสามารถกำหนดได้คือ

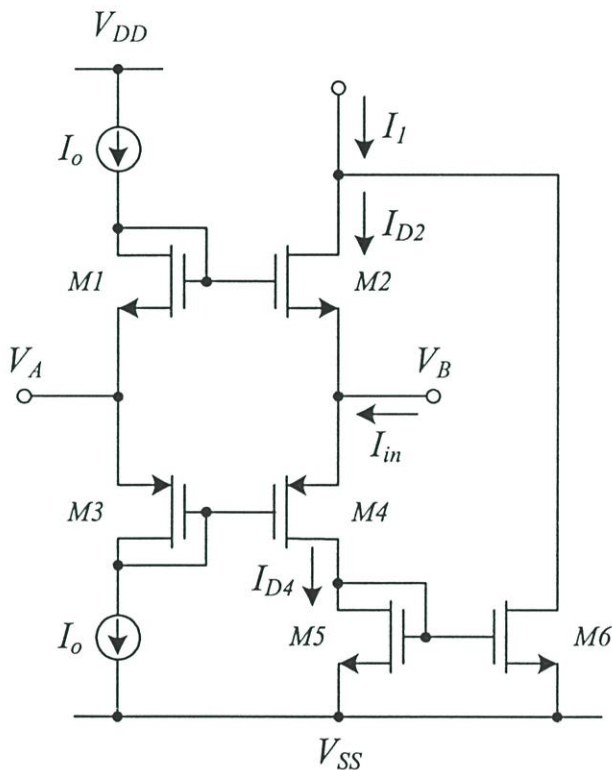
$$R_{eq} = \frac{V_T}{2I_{out}} \quad (ข.9)$$

เมื่อแทนสมการที่ (ข.9) ลงในสมการที่ (ข.8) จะได้สมการเอาท์พุทเป็น

$$I_{out} = \sqrt{I_{o1}} \sqrt{I_{in}} \quad (ข.10)$$

ภาคผนวก ค

การวิเคราะห์หาค่าความสัมพันธ์ระหว่างกระแส I_1 กับกระแส I_{in} และแรงดัน V_A กับแรงดัน V_B สำหรับวงจรขยายคลาส AB ที่แสดงเป็นวงจรกำลังสองและราก็ที่สอง



รูปที่ 1ค วงจรขยายคลาส AB ที่ใช้งานเป็นวงจรกำลังสอง

หาความสัมพันธ์ระหว่างกระแส I_1 และกระแส I_{in}

จากรูปพิจารณาทรานซิสเตอร์ M1 ถึง M4 จะได้

$$V_{GS1} + V_{GS3} = V_{GS2} + V_{GS4} \tag{ค.1}$$

สมมติว่าทรานซิสเตอร์ไบอัสให้ทรานซิสเตอร์ทำงานในช่วงอิ่มตัว V_{GS} มีค่าเป็น

$$V_{GS} = \sqrt{\frac{I_D}{K}} + V_{TH}, \quad K = \frac{K'_p W}{2L} \tag{ค.2}$$

แทนค่าสมการที่ (ค.2) ลงในสมการที่ (ค.1) โดยกำหนดให้ $V_{TH1}=V_{TH2}=V_{TH3}=V_{TH4}=V_{TH}$ และให้ $K_1=K_2=K_3=K_4=K$ จากรูปจะได้ว่า $I_{D1}=I_{D2}=I_o$ ดังนั้นจะได้

$$2\sqrt{I_o} = \sqrt{I_{D2}} + \sqrt{I_{D4}} \quad (\text{ค.3})$$

ยกกำลังสองทั้งสองข้างในสมการที่ (ค.3) จะได้

$$4\sqrt{I_o} = I_{D2} + 2\sqrt{I_{D2}I_{D4}} + I_{D4} \quad (\text{ค.4})$$

จากรูปจะได้ความสัมพันธ์ระหว่างกระแส I_{D2} , I_{D4} และ I_{in} เป็น

$$I_{D2} = I_{D4} - I_{in} \quad (\text{ค.5})$$

$$I_{D4} = I_{D2} + I_{in} \quad (\text{ค.6})$$

แทนค่าสมการที่ (ค.5) ลงในสมการที่ (ค.6) จะได้

$$2\sqrt{I_{D4}^2 - I_{in}I_{D4}} = 4I_o + I_{in} - 2I_{D4} \quad (\text{ค.7})$$

ยกกำลังสองทั้งสองข้างในสมการที่ (ค.7) จะได้

$$I_{D4} = \frac{16I_o^2 + 8I_oI_{in} + I_{in}^2}{16I_o} \quad (\text{ค.8})$$

หรือจะได้ว่า

$$I_{D4} = \frac{(4I_o + I_{in})^2}{16I_o}, \quad |I_{in}| \leq 4I_o \quad (\text{ค.9})$$

หาค่า I_{D2} โดยแทนสมการที่ (ค.5) ด้วยสมการที่ (ค.8)

$$I_{D2} = \frac{16I_o^2 - 8I_oI_{in} + I_{in}^2}{16I_o} \quad (\text{ค.10})$$

หรือจะได้ว่า

$$I_{D2} = \frac{(4I_o - I_{in})^2}{16I_o}, \quad |I_{in}| \leq 4I_o \quad (\text{ค.11})$$

เนื่องจาก M5 และ M6 ต่อเป็นวงจรสะท้อนกระแสที่มีอัตราส่วนสะท้อนเป็น 1:1 ดังนั้นกระแส I_1 จะมีค่าดังนี้

$$I_1 = I_{D2} + I_{D4} \quad (\text{ค.12})$$

แทนค่าสมการที่ (ค.8) และ (ค.10) ลงในสมการ (ค.12)

$$I_1 = 2I_o + \frac{I_{in}^2}{8I_o} \quad (\text{ค.13})$$

หาความสัมพันธ์ระหว่าง V_B และ V_A
จากรูปจะได้ว่า

$$V_{GS1} + V_A = V_{GS2} + V_B \quad (\text{ค.14})$$

แทนค่าลงในสมการที่ (ค.2) ลงในสมการที่ (ค.14) และกำหนดให้ $V_{TH1} = V_{TH2} = V_T$, $K_1 = K_2 = K$ จะได้

$$\sqrt{\frac{I_{D1}}{K}} + V_A = \sqrt{\frac{I_{D2}}{K}} + V_B \quad (\text{ค.15})$$

แทนค่า $I_{D1} = I_o$ และ $I_{D2} = (4I_o - I_{in})^2 / 16I_o$ ลงในสมการที่ (ค.15)

$$\frac{\sqrt{I_o}}{\sqrt{K}} - \frac{(4I_o - I_{in})}{4\sqrt{KI_o}} = V_B - V_A \quad (\text{ค.16})$$

หรือ

$$\frac{4I_o - (4I_o - I_{in})}{4\sqrt{KI_o}} = V_B - V_A \quad (\text{ค.17})$$

ดังนั้นจะได้ว่า

$$V_B = V_A + \frac{I_{in}}{4\sqrt{KI_o}} \quad (ค.18)$$

จากสมการที่ (ค.18) พบว่าถ้าต้องการทำให้ V_A และ V_B มีค่าเท่ากัน สามารถทำได้โดย

$$\frac{I_{in}}{4\sqrt{KI_o}} > I_{in} \quad (ค.19)$$

นั่นคือวงจรจะต้องใช้ค่า $K = K_p W / 2L$ และกระแส I_o ต้องมีค่ามาก

ภาคผนวก ง

ผลงานที่ได้รับการตีพิมพ์ระหว่างศึกษา

- [1] S. Wisetphanichkij, K. Dejhan, F. Cheevasuvit, S. Mitatha, C. Netbut, C. Pienvijarnpong, C. Soonyeeekan and J. Chanwutitum, "Multi-temporal cloud removing based on image fusion with additive wavelet decomposition," Proc. of the 20th Asian Conference on Remote Sensing (ACRS'99), Hong Kong, China, November 22-25, 1999.
- [2] C. Netbut, P. Moungnoul, K. Dejhan and T. Paungma, "Total bandwidth optimization based on ATM network management system," Proceeding of Computer Networking and Multimedia (COMNAM-2000), December 21-22, 2000.
- [3] C. Netbut, P. Moungnoul, K. Dejhan and T. Paungma, "Application of queuing theory for ATM switch bandwidth management," Proceeding of Computer Networking and Multimedia (COMNAM-2000), December 21-22, 2000.
- [4] C. Netbut, M. Kumngern, P. Prommee, and K. Dejhan, "A versatile vector summation circuit," Proceeding of 2006 International Symposium on Communications and Information Technology, Bangkok, Thailand, October 18-20, 2006.
- [5] C. Netbut, M. Kumngern, P. Prommee, and K. Dejhan, "New simple square-rooting circuits based on translinear current conveyors," ECTI Transaction on Electrical and Electronics, vol. 5, no. 1, pp. 10-17, February 2007.
- [6] K. Dejhan and C. Netbut, "New simple square-rooting circuits based on translinear current conveyors," International Journal of Electronics, vol. 94, no. 6-8, pp. 707-723, 2007.

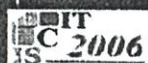
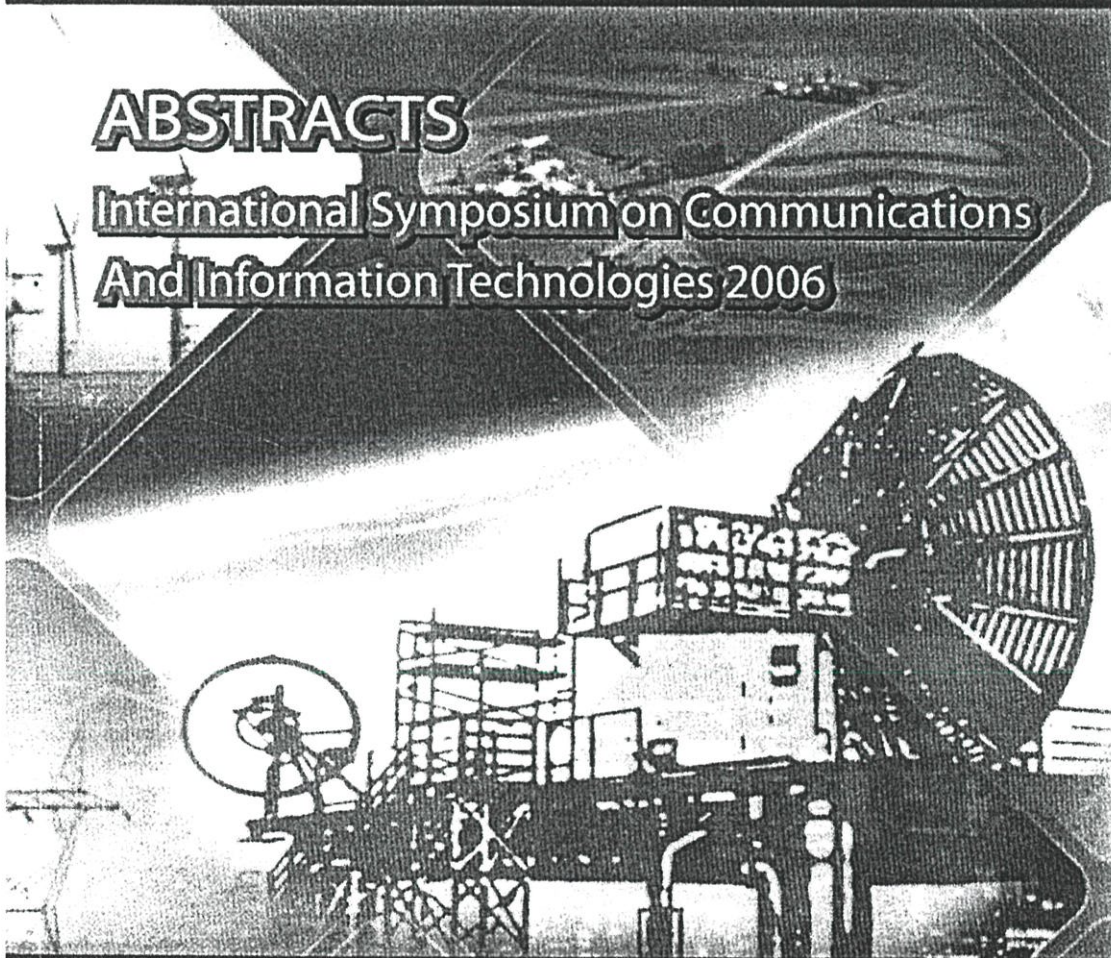
ISCIT 2006

October 18-20, 2006

Grand Mercure Fortune Hotel, Bangkok, Thailand

ABSTRACTS

International Symposium on Communications
And Information Technologies 2006



A Versatile Vector Summation Circuit

Chuachai Netbut, Montree Kumngern, Pipat Prommee, and Kobchai Dejhan

Faculty of Engineering and Research Center for Communication and Information Technology,

King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand

Tel: +66-2326-4238, +66-2326-4242, Fax: +66-2326-4554

E-mail: chuachai@eics.co.th, montree_kumngern@yahoo.com, {pipat, kobchai}@telecom.kmitl.ac.th

Abstract— A versatile vector summation circuit is presented. It is based on CMOS dual translinear loops as operate in class AB and current mirrors, which leads to the input signal can be voltage and/or current into a single circuit without changing the circuit configuration. The circuit exhibits wide input range, low power consumption and good temperature stability. Simulation and experimental results verifying theoretical analyses are given.

I. INTRODUCTION

The vector summation is nonlinear signal processing functions finding application in a wide variety of instrumentation, communication, and control systems. Some vector summation circuits have been published in the literature [1]-[3] with input in either voltage or current form. In this paper, we present a new vector summation based on the principle in [3] and the use of dual translinear loop in [4]. The resulting input signal of the vector summation circuit can be voltage and/or current. Namely, the output can be the sum of signal currents, the sum of signal voltages or the sum of signal voltages and signal currents, we called the versatile vector summation circuit. A two-input vector summation circuit has also been simulated and implemented.

II. CIRCUIT DESCRIPTION

An MOS version of the dual translinear loop for realizing the proposed versatile vector summation circuit is shown in Fig. 1 [5]. Assume that transistors M1 to M4 from a dual translinear loop in Fig. 1 are biased in the saturation region and obey the ideal square-law equation and that device are sized, the current M5-M6 has a unity gain. The relationship of the current I_{in} and I_{out} can be expressed as [5].

$$I_{out} = 2I_o + \frac{I_{in}^2}{4I_o} \quad (1)$$

where I_{in} is the input signal, I_o is the quiescent bias current, and R is the conversion resistance, the output current I_{out} with input in voltage form can be given as

$$I_{out} = 2I_o + \frac{V_{in}^2}{4RI_o} \quad (2)$$

The proposed vector summation circuit with N -input currents $I_{in1}, I_{in2}, \dots, I_{inN}$ or N -input voltages $V_{in1}, V_{in2}, \dots, V_{inN}$, are shown in Fig. 2. It consists of basic building block of Fig. 1. From proposed circuit as shown in Fig. 2, it used the manner similar to the vector summation circuit from Liu and Chang [3]. However, the advantages of the proposed vector summation over previous proposed are; (i) versatile vector summation, since the input can be voltage and/or current, (ii) wide input range, since the input operate in class AB, (iii) high temperature stability, since the circuit realizing based on dual translinear loop [4]. The current I_X is the summation of the output currents for N -building blocks, as shown in Fig. 2. According to equation 1, the drain current of MOS transistor M8 can be written as

$$I_X = 2NI_o + \frac{1}{4I_o} (I_{in1}^2 + I_{in2}^2 + \dots + I_{inN}^2) \quad (3)$$

Since the current mirror, M7-M8, has $I_X = NI_Y$ current gain. Therefore, the output current, I_{out} , can be written as

$$I_{out} = \sqrt{4I_o(I_X - 2I_o)} \quad (4)$$

Substituting equation (3) into equation (4), the vector summation circuit becomes

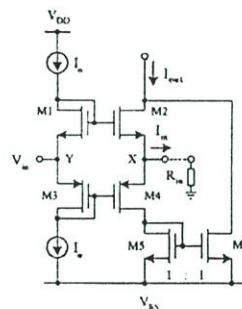


Fig. 1. MOS squaring circuit.

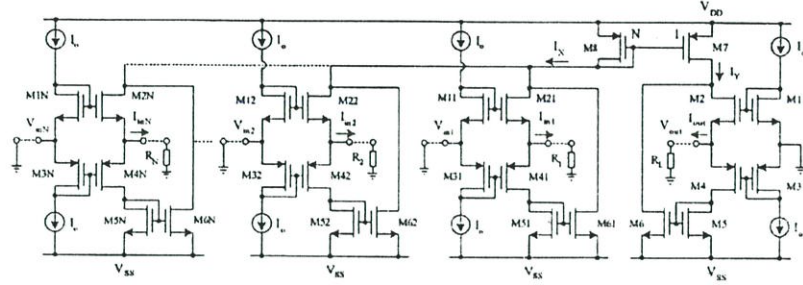


Fig. 2. Proposed versatile vector summation circuit.

$$I_{out} = \sqrt{\frac{1}{N} (I_{in1}^2 + I_{in2}^2 + \dots + I_{inN}^2)} \quad (5)$$

the voltage input mode and with $R_1=R_2=\dots=R_N=R_L$, the vector summation becomes

$$V_{out} = \sqrt{\frac{1}{N} (V_{in1}^2 + V_{in2}^2 + \dots + V_{inN}^2)} \quad (6)$$

TABLE I
FUNCTIONS OF VERSATILE VECTOR SUMMATION

Function	Condition
$I_{out} = \sqrt{\frac{1}{2} (I_{in1}^2 + I_{in2}^2)}$	V_{in1} connected to ground, V_{in2} connected to ground
$V_{out} = \sqrt{\frac{1}{2} (V_{in1}^2 + V_{in2}^2)}$	I_{in1} connected to R , I_{in2} connected to R
$V_{out} = \sqrt{\frac{1}{2} (I_{in1}^2 + V_{in2}^2)}$	V_{in1} connected to ground, I_{in2} connected to R
$V_{out} = \sqrt{\frac{1}{2} (V_{in1}^2 + I_{in2}^2)}$	I_{in1} connected to R , V_{in2} connected to ground

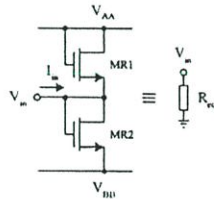


Fig. 3. Electronic transistor.

In case input or output is voltage, the vector summation requires grounded resistor for V-I or I-V conversion. The MOS implementation of resistors, which is used instead their

resistors, is shown in Fig. 3 [6]. Assume, transistor MR1 and MR2 are matched and operated in saturation region. The resistance values can be given as [6]

$$R_{eq} = \frac{L}{2K(V_{AA} - V_{TN})} \quad (7)$$

where $K=0.5\mu_n C_{OX}(W/L)$ and $V_{AA}=-V_{BB}$. From equations (5) and (6), it can be seen that the voltage and/or current can be applied to the input of proposed circuit. Namely, the output can be the sum of signal voltages, signal currents, or between signal voltages and signal currents. A two-input versatile function can be listed in Table I. The circuit is suitable for IC implementation when resistors can be instead by MOS resistor.

III. CIRCUIT PERFORMANCE

A one-input vector summation circuit has been considered in this section. Assuming all MOS transistors operate in saturation region, therefore, an input voltage range of vector summation circuit can be given as

$$V_{SS} + 2\sqrt{\frac{I_o}{K_{S1}}} - \sqrt{\frac{I_o}{K_{S1}}} + V_{T_{S1}} \leq V_{in1} \leq V_{DD} + 2\sqrt{\frac{I_o}{K_8}} - \sqrt{\frac{I_o}{K_{11}}} + V_{T_8} \quad (8)$$

where $V_{T_{S1}}$ and V_{T_8} are the threshold voltage of M51 and M8, respectively. The input current range should be restricted to

$$|I_{in1}| \leq 2I_o \quad (9)$$

For high-frequency response, the major high-frequency limitation of the proposed circuit results from the bandwidth of the input class-AB circuit (M11-M21) and negative current mirror (M7-M8). The dominant poles P_1 and P_2 of the input class AB circuit and negative current mirror, respectively, are approximately given by

$$P_1 = \frac{1}{1 + (C_{gs1}C_{gs21} / g_{m11}g_{m21})s^2} \quad (10)$$

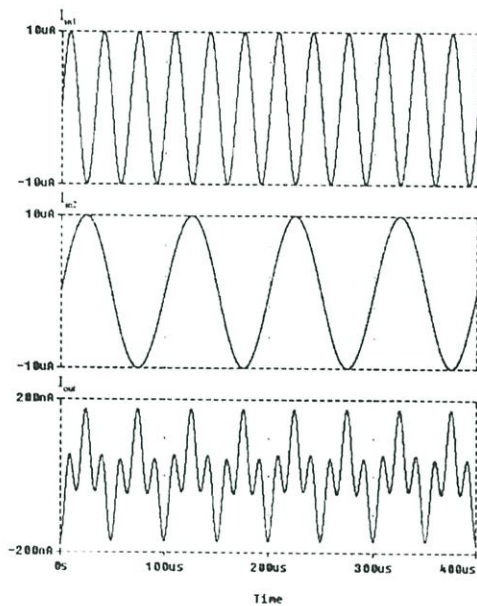


Fig. 4. Simulated transient response of two-input vector summation for the case inputs are two current signals.

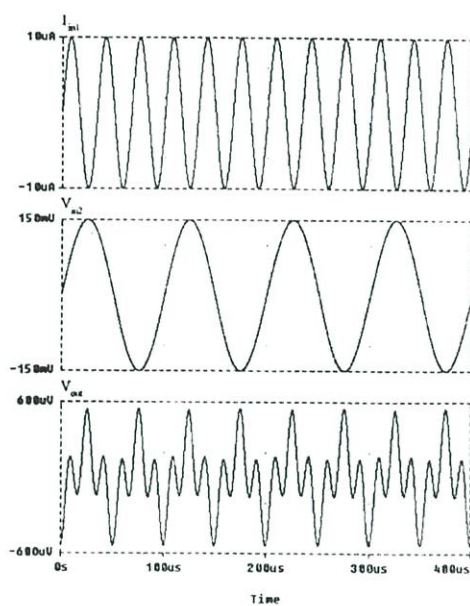


Fig. 6. Simulated transient response of two-input vector summation for the case inputs are two voltage signals.

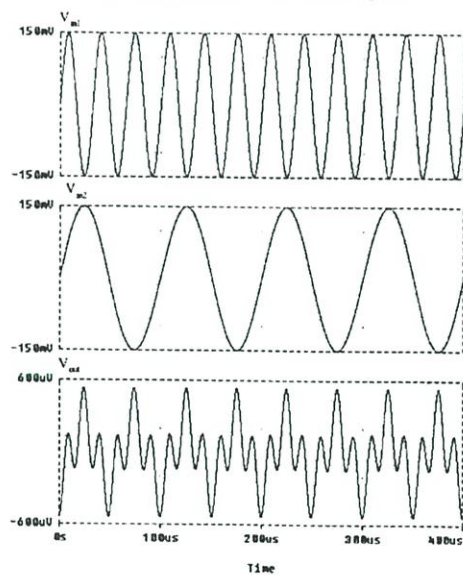


Fig. 5. Simulated transient response of two-input vector summation for the case inputs are two voltage signals.

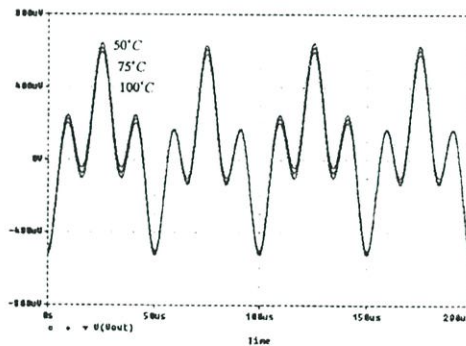


Fig. 7. Output wave form at different temperatures of vector summation circuit.

$$P_2 = \frac{1}{1 + (C_{gsR} / g_{mR})s} \quad (11)$$

The large and small signal parameters used in equations (8) to (11) obtained from the simulation are:

$$V_{DD} = -V_{SS} = 1.5V, I_0 = 10\mu A, V_{TN} = 0.68V, V_{TP} = -0.75V, \mu_p C_{OX}/2 = 22.14\mu A V^{-2}, \mu_n C_{OX}/2 = 77.58\mu A V^{-2}.$$

Therefore, the input voltage range V_{in1} is $-0.92V$ to $+0.8V$ and the input current range I_{in1} is $\pm 20\mu A$.

IV. SIMULATION AND EXPERIMENTAL RESULTS

To verify the feasibility of the proposed approach, PSpice simulation and experimental results of the proposed circuit are given. A two-input vector summation circuit has also been simulated and implemented. The simulation is based on $0.5\mu m$ level 3 CMOS process of MOSIS with n-MOS and p-MOS threshold voltage of $0.68V$ and $-0.75V$, respectively. The aspect ratios (W/L) were $20\mu m/2\mu m$ and $60\mu m/2\mu m$ for n-MOS and p-MOS transistors, respectively. The circuit is biased with $\pm 1.5V$ DC supply voltage, and the quiescent current I_Q is equal to $10\mu A$, and all resistors is $10k\Omega$. Figs. 4-6 show the waveforms for the circuit in figure 2 when a sine signal of $10kHz$ and a sine signal of $30kHz$ are applied. Figs. 4 and 5 show the waveforms of vector summation when inputs are two signal currents and two signal voltages, respectively. Fig. 6 shows the waveforms of vector summation when inputs are a signal current and a signal voltage. The simulation results for the vector summation of the output voltage V_{out} , due to the change of temperature are plotted for the operating temperature= $50^\circ C$, $75^\circ C$ and $100^\circ C$. From Fig. 7, it demonstrated that, by the realization, the temperature dependence of the transconductance and threshold voltage of MOS transistors can be compensated.

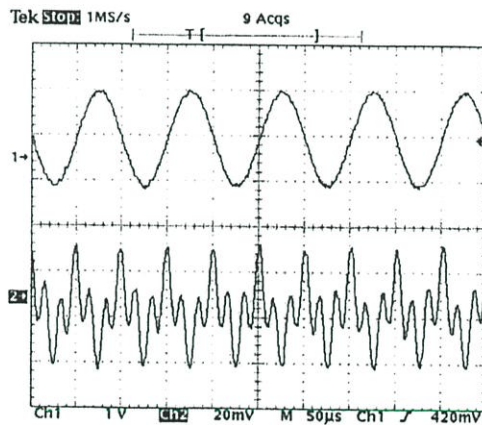


Fig. 8. Measured transient response of two-input vector summation for the case input is two voltage signals of a $10kHz$ and a $30kHz$ sine waves. Upper track: $2V_{p-p}$ sine signal of $10kHz$ ($1V/div$), Lower track: output wave form ($20mV/div$), Horizontal scale is $50\mu s/div$.

We have also tested the performance of proposed circuit in Fig. 2 experimentally. For this propose, we have implement the circuit using MC4007 MOS transistor arrays biased with

$\pm 2.5V$. (The parameters of 4007 are $V_T \approx 1.2V$ and $K' \approx 4.7\mu A/V^2$.) Measured the transient response of two-input vector summation circuit, for the case in which a $2V_{p-p}$ sine signal of $10kHz$ and a $2V_{p-p}$ sine signal of $30kHz$ are applied to input each is shown in Fig. 8.

V. CONCLUSIONS

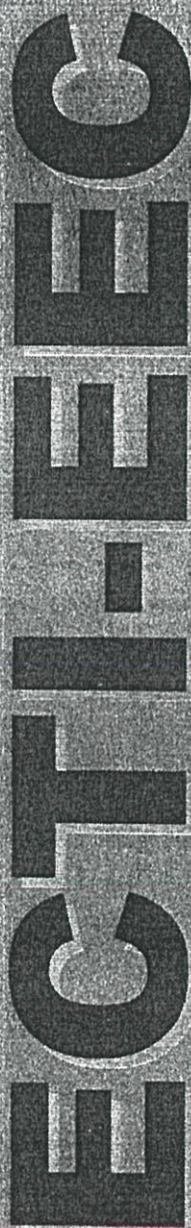
A class AB vector summation circuit has been presented. The major advantages of proposed circuit are; its output can be the sum of signal currents, the sum of signal voltages or the sum of signal voltages and signal currents; hence the proposed circuit is versatile vector summation; wide input range; and good temperature stability. Both the simulation and experimental results verify the following the operation of proposed vector summation circuit. The simulation power dissipation (PD) of versatile vector summation functions are listed in Table II.

TABLE II
POWER DISSIPATION SUMMATION RESULTS.

Functions	Biasing	PD
$I_{out} = \sqrt{\frac{1}{N}(I_{m1}^2 + I_{m2}^2)}$	$I_{m1} = I_{AC}$ $I_{m2} = I_{DC}$	$281\mu W$
$V_{out} = \sqrt{\frac{1}{N}(V_{m1}^2 + V_{m2}^2)}$	$V_{m1} = V_{AC}$ $V_{m2} = V_{DC}$	$285\mu W$
$V_{out} = \sqrt{\frac{1}{N}(I_{m1}^2 + I_{m2}^2)}$	$I_{m1} = I_{AC}$ $V_{m2} = V_{DC}$	$281\mu W$
$V_{out} = \sqrt{\frac{1}{N}(V_{m1}^2 + I_{m2}^2)}$	$V_{m1} = V_{AC}$ $I_{m2} = I_{DC}$	$285\mu W$

REFERENCES

- [1] S.-I. Liu, "Square-rooting and vector summation circuits using current conveyors," *IEE Proceedings G: Circuits, Devices and Systems*, vol. 142, pp. 223-226, August 1995.
- [2] S.-I. Liu and C.-C. Chang, "A CMOS Square-Law Vector Summation Circuit," *IEEE Trans. Circuits Syst. II*, vol. 43, pp. 520-524, July 1996.
- [3] C.-C. Chang and S.-I. Liu, "Current-mode full-wave rectifier and vector summation circuit," *Electron. Lett.*, vol. 36, pp. 1599-1600, September 2000.
- [4] W. Surakamptom and K. Kumwachara, "A dual translinear-based true RMS-to-DC converter," *IEEE Trans. Instrumentation and Measurement*, vol. 47, pp. 459-464, April 1999.
- [5] V. Riewruja, K. Anuntahirunrat, and W. Surakamptom, "A class AB CMOS square-rooting circuit," *Int. J. Electronics*, vol. 85, pp. 55-60, 1998.
- [6] Z. Wang, "Full-wave precision rectifier that is performed in current domain and very suitable for CMOS implementation," *IEEE Trans. Circuits Syst. I*, vol. 39, pp. 456-462, June 1992.



ISSN 1685 - 9545

Transactions

on Electrical Eng., Electronics, and Communications
Volume 5, No. 1, February 2007

Editorial	<i>Monai Krairiksh</i>	1
SPECIAL SECTION ON PAPERS SELECTED FROM ECTI-CON 2006		
Foreword	<i>K. Chamongthai</i>	2
A Preconditioned LMS Adaptive Filter	<i>J.H. Husoy</i>	3
New Simple Square-Rooting Circuits Based on Translinear Current Conveyors	<i>C. Nitbut, M. Kungern P. Prommee and K. Dejhan</i>	10
Ground Reflection Transmission Loss Evaluation Scheme for Ultra Wideband Impulse Radio	<i>S. Promwong, P. Supanakoon and J. Takada</i>	18
Currents Photoinduced on Laterally Spreading of Space-Charge-Region in Planar Metal-Semiconductor-Metal Structures	<i>S. Khunkhao, S. Niemcharoen, M. Duangsang and K. Sato</i>	25
A Design Method for Modified PID Controllers for Stable Plants and Their Application	<i>K. Yamada, N. Matsushima and T. Hagiwara</i>	31
Realization of Current Controlled Current Differencing Transconductance Amplifier (CCCDTA) and Its Applications	<i>M. Sripruchyanun and W. Jaikla</i>	41
Speed Sensorless Control of PMSM Using an Improved Sliding Mode Observer with Sigmoid Function	<i>K. Paponpen and M. Konghirun</i>	51
Development of Cross-hatch Pattern on InGaAs/GaAs Virtual Substrate	<i>C. C. Thei, S. Kanjanachichai, S. Panyakeow, Y. Yodsri and C. Thanachayanont</i>	56
Switching Activity Based Method for Minimizing Testing Power in Digital Circuits	<i>K. Paramasivam and K. Gunavathi</i>	61
Transmission Line Performance Indices Calculation Based on Voltage Stability Criterion	<i>K. Daroj, B. Eua-Arporn and S. Phichaisawat</i>	70
On the reliability Improvement of Distribution Systems Using PV Grid Connected Systems	<i>P. Sritakaev, A. Sangswang and K. Kirtikara</i>	79
A Physics-based Large-signal Model for Abrupt Junction Uniform-base and Graded-base HBTS Aimed for Spice Simulation	<i>C. Sa-ngiamsak and S. Harrold</i>	85
Evaluation of Ultra Wideband Waveform Distortion with a Trapezoidal Antenna	<i>P. Supanakoon, S. Promwong, J. Takada, A. Kiphairoj and S. Noppanakeepong</i>	93
A Design Method for Smith Predictor for Minimum Phase Time-Delay Plants with Multiple Time-Delays Using the Parameterization and the Model Matching Method	<i>K. Yamada and H. Takenaga</i>	101
A Study on Correlation of AE Signals from Different AE Sensors in Valve Leakage Rate Detection	<i>W. Kaewwaeonoi, A. Prateepasen and P. Keawtrakulpong</i>	113
Influence of Scanning Velocity and Gap Distance on Magnetic Flux Leakage Measurement	<i>N. Sunyong, A. Prateepasen and P. Keawtrakulpong</i>	118
An Application of Singly-Inductive Compensated Parallel-Coupled Microstrip Lines	<i>R. Phromloungsri and M. Chongcheawchamman</i>	123
Design of a PWM Based Sliding Mode Controlled Buck-Boost Converter in Continuous-Conduction-Mode	<i>Y. Lai and S. Tan</i>	129
Vector Control Drive of Permanent Magnet Synchronous Motor Using Resolve Sensor	<i>W. Kaewjitinda and M. Konghirun</i>	134
REGULAR PAPERS		
PN Acquisition Schemes Using RAKE Structure for DS/SS Systems over a Frequency-Selective Rayleigh Fading Channel	<i>T. Samanchuen and S. Tantaratana</i>	139
Enhanced Performance of Spread Spectrum Based Image Watermarking with Small Chip-rates	<i>P. Trammanontikul and T. Amornraksa</i>	153
CORRESPONDENCE		
Blind Estimation of OFDM Carrier Frequency Offset Using Shift-invariance Properties	<i>A. Ren and Q. Yen</i>	160

Manuscript Submission Guideline

<http://www.eeti.or.th/transactions/eeci/>

New Simple Square-Rooting Circuits Based on Translinear Current Conveyors

Chuachai Netbut¹, Montree Kumngern²,
Pipat Prommee³, and Kobchai Dejhan⁴, Non-members

ABSTRACT

Two new square-rooting circuits based on second-generation current-controlled current conveyors (CCCIs) are presented. The first square-rooting circuit consists of two CCCIs, one current-controlled resistor and two grounded resistors. The input signal of the first circuit is a voltage, and output is the voltage proportional to the square root of input voltage. The second one consists of two CCCIs and a current-controlled resistor. In the second circuit, the input signal is a current, and output is the current proportional to the square root of input current. Each circuit realizes by using a current-mode technique; hence the proposed square-rooting circuits are simple circuitry, wide dynamic range and wide bandwidth. The proposed square-rooting circuits were confirmed by using PSPICE simulation.

Keywords: Square-rooting, CCCII, current-mode, BJT.

1. INTRODUCTION

Recently, second-generation current-controlled conveyor (CCCII) has become very popular for implementing either voltage-mode or current-mode signal processing circuits, as these devices provide high performance and greater functional versatility in realizations [1-7]. A square-rooting circuit has been found widely in instrumentation and measurement systems. For example, it can be used to linearize a signal from a differential pressure flow meter, or to calculate the r.m.s. value of an arbitrary waveform [8]. Typically, voltage-mode square-rooting circuits can be realized by using operational amplifiers (op-amps) and attached to passive and active elements such as an analog multiplier to form squarer and resistors [9], the BJT to form a log and antilog amplifier [10], MOS transistor operating in triode region [11]. However, op-amp-based square-rooting circuit the high-frequency limitation due to the finite gain bandwidth product of the op-amp and some of these not suit-

able for IC implementation. Second-generation current conveyors (CCIs) are useful in many analogue signal processing circuits. Since the gain bandwidth product (GBW) of an op-amp is finite, the higher the gain it realizes, the less bandwidth it possesses. In the past, realization of square-rooting circuit using CCI has been proposed in the technical literature [12-13]. Lui [13] proposed square-rooting circuit based on the use of the second-generation current conveyor connected with non-saturated MOS transistors, op-amps and resistors. The high-frequency limitation of this circuit due to the finite gain bandwidth product of the op-amp and the MOS transistor operated in non-saturation. Moreover, the use of op-amps and floating resistors make this circuit not ideal for IC fabrication. Differential difference current conveyors (DDCC)-based square-rooting circuit is proposed by Chiu et al. [13]. However, the disadvantages of this proposed is same the proposed square-rooting circuits of Lui [12]. The square-rooting circuits realize by using bipolar junction transistors (BJTs) and MOS transistors based on the current-mode technique have also been reported that enjoys attractive feature of wide bandwidth and suitable for implementing in monolithic form [14-15].

In this paper, two square-rooting circuits using CCCIs and a current controlled resistor are introduced. The input and output of first proposed square-rooting circuit are voltage. The second proposed square-rooting circuit, input and output are current. The proposed square-rooting circuits yield the following advantages:

- The square-rooting circuit of [11-13] are limited the high-frequency due to the finite GBW of op-amp or MOS transistor operated in non-saturation whereas the proposed circuits without these restrictions; therefore the proposed square-rooting circuit is more operate high-frequency than of the previous square-rooting circuits.
- The proposed square-rooting circuits are very suitable for bipolar IC technology.
- The proposed square-rooting circuits provide a wide dynamic range.
- The proposed square-rooting circuits provide good temperature stability.

Manuscript received on June 18, 2006 ; revised on July 7, 2006.

^{1,2,3,4} The authors are with the Research Center, Faculty of Engineering for Communication and Information Technology, King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand E-mail: chuachai@eics.co.th, montree217@yahoo.com, pipat,kobchai@telecom.kmitl.ac.th

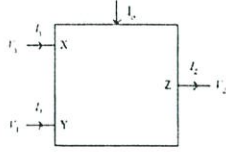


Fig.1: Block diagram of CCCII

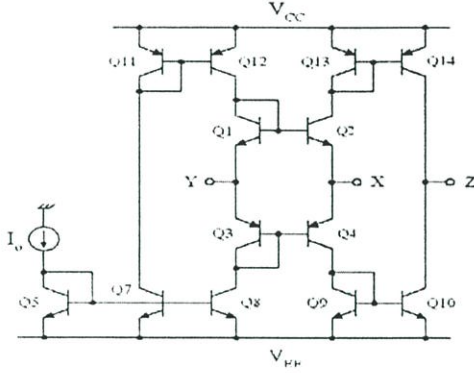


Fig.2: Schematic implementation for CCCII

2. RESONANCE BASED TARGET DETECTION

The symbol of the relatively active element CCCII is shown in figure 1, and is characterized by the relationship

$$I_Y = 0, V_X = V_Y + I_X R_X, I_Z = I_X \quad (1)$$

The input impedances for the ideal CCCII are infinite at terminal Y and R_X at terminal X, respectively. The terminal Z, that is equivalent to a current generator, possesses infinite output impedance. The well-known schematic implementation for positive-type CCCII, implemented with bipolar technology is shown in figure 2. A dual output CCCII has an additional current mirror stage to provide another Z output [3]. The parasitic X-input resistance, R_X using BJT implementation can be obtained as

$$R_X = \frac{V_T}{2I_0} \quad (2)$$

It can see that R_X is inner resistance of a translinear mixed loop (Q_1 to Q_4) with grounded resistor equivalent that controlled by DC bias current I_0 . Hence, the BJT implementation of the current-controlled resistor for high performance current-mode applications has been proposed by Saaid and Fabre [16]. The schematic implementation of current-controlled resistor is shown in figure 3. Assume all transistors matched and the current gains of all transistors greater the unity. The equivalent resistance of current-controlled resistor as shown in figure 3 can

be expressed as

$$R_{in} = \frac{V_T}{2I_{Cq}} \quad (3)$$

The first proposed square-rooting circuit with two CCCIIs and a current-controlled resistor is shown in figure 4. This input and output of this circuit are voltage form. Let $I_{O1} = I_{O2}$ and using equations

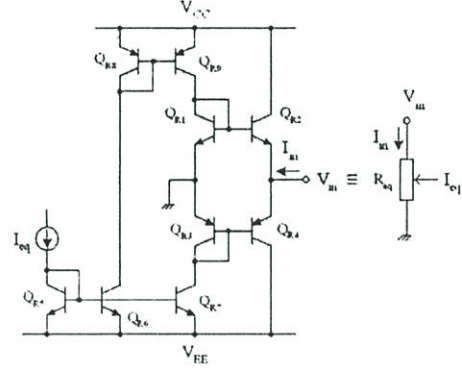


Fig.3: Schematic of current-controlled resistor.

(1)-(3), the output voltage can be expressed as

$$V_{out} = \sqrt{V_T/2} \sqrt{V_{in}} \quad (4)$$

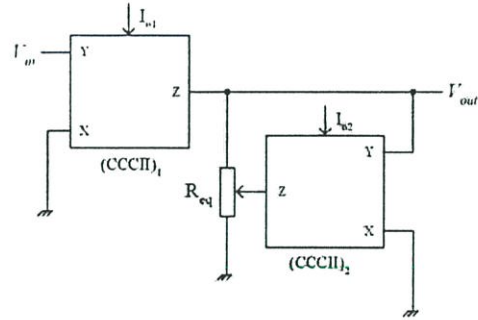


Fig.4: Basic first proposed square-rooting circuit.

It can see that the idea of first proposed square-rooting circuit is employs the small signal analysis to realize square-rooting function. This is the main reason as to affect the operating range. The operating range of this circuit may be very small. The circuit in figure 4 can be modified in the way that the function is obtained even with the large signal analysis by using external resistors. The complete of first proposed square-rooting circuit can be shown in figure 5. The grounded resistors R_{C1} and R_{C2} are used to expand the input range.

The second proposed square-rooting circuit is also derived from the circuit of figure 4 by changing the position of R_{Cq} and applying a current input instead

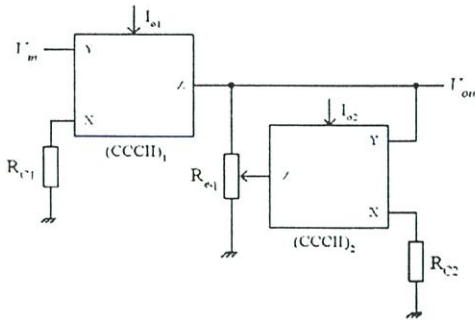


Fig.5: Completed of first proposed square-rooting circuit.

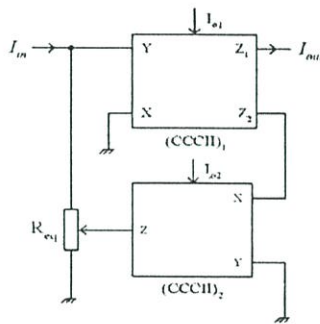


Fig.6: Circuit diagram of second proposed square-rooting circuit.

of voltage input at the same node. The resulting circuit is shown in figure 6. The output current of the square-rooting circuit of figure 6 can be expressed as

$$I_{out} = \sqrt{I_{O1}} \sqrt{I_{in}} \quad (5)$$

From equation (4), it means that the output voltage V_{out} is a square-root of the input voltage V_{in} , with the voltage gain equal to $V_T/2$ whereas equation (5), the output current I_{out} is a square-root of the input current I_{in} , with the current gain equal to I_{O1} . In addition, equation (5) appears the output current is no sensitive to temperature. It should be not on figure 6 that the $(CCCII)_2$ work as a current follower. If we want the square-rooting circuit has a very simple structure. The $(CCCII)_2$ of circuit in figure 6 can be vanished and the second z terminal of the $(CCCII)_1$ can be directly connected to R_{eq} , yielding the new square-rooting circuit very simple circuit. However, the high-frequency response may be limited in this new scheme if I_{O1} is a small current.

3. PERFORMANCE CONSIDERATION

The previous realization has been based on the assumptions that the CCCII have ideal characteristics. However, in a practical realization, the non-ideal current transfer and voltage transfer that contribute to

error from the ideal performance are present. Taking into account the non-idealities of a CCCII equation (1) can be modified

$$I_Y = 0, V_X = Y + I_X R_X, I_Z = X \quad (6)$$

where $\alpha = 1 - \varepsilon$, $|\varepsilon| \ll 1$ represents the voltage tracking error, $\beta = 1 - \delta$, $|\delta| \ll 1$ represents the current tracking error. The non-ideal voltage transfer function for the circuit of figure 5 becomes

$$V_{out} = \sqrt{\alpha_1 \beta_1 / \alpha_2 \beta_2} \sqrt{V_T/2} \sqrt{V_{in}} \quad (7)$$

Similarly the square-rooting circuit of figure 6 is analyzed taking into account the non-idealities and the non-ideal current transfer function is found to be

$$V_{out} = \sqrt{\alpha_1 \beta_1} \sqrt{I_{O1}} \sqrt{I_{in}} \quad (8)$$

Equations (7) and (8) imply that, the tracking error of CCCII cause a gain error of the square-rooting circuits.

Note from the proposed square-rooting circuit in figure 5 that the output of circuit is voltage. If the proposed square-rooting is loaded by a low impedance load, this load may be not connected directly at the output node. They need a voltage buffer at an output node. For the square-rooting circuit of figure 6, the circuit operates in current-mode with high output impedance; hence a load can be directly connected at an output node. Again, from equation (3), it can be noted that the value of resistance of figure 3 proportional to the bias current (I_{eq}) and the circuit operates in class AB [16]. When we use the current-controlled resistor in figure 3 to realize the square-rooting circuits, if i_Z of CCCII equal zero, it operates as non-conduct whereas $i_Z > 0$ it operates as conduct. This is mean that the current-controlled resistor becomes the operation as class B. In this case may be made the error at the transition region.

4. SIMULATION RESULTS

The square-rooting circuits in figures 5 and 6 were simulated with the PSPICE simulation program. The CCCII and current-controlled resistor were simulated using the circuit implementation of figures 2 and 3, respectively, with model parameters of transistor NR100N and PR100N [17]. The voltage supply was taken as $V_{CC} = 2.5V$, $V_{EE} = -2.5V$. The current supply was taken as $I_{O1} = I_{O2} = 250$ for figure 5, and $I_{O1} = 50$ and $I_{O2} = 250$ for figure 6. Let $R_{C1} = R_{C2} = R_C$, the simulated DC transfer characteristic for the input voltage V_{in} of proposed circuits in figure 5 for $R_C = 0, 50, 100, 300$ and 600Ω can be shown in figure 7. The simulated transfer curve is compared with the equation (4). The operation voltage range of figure 5 thus depends upon the operation range of the CCCII and resistors in the voltage-to-current converters. The use of low value of R_C can

be obtained the high value of i_z in order to reduce the error at the rise time of the output signal from the conduction/non-conduction transition problem of current-controlled resistor. In figure 7, it evaluates that the low value of R_C should be selected in order to obtain the incorporate of equation (4). The value of R_C is 100Ω reasonable to use for expanding the input voltage range in this simulation. In the results, it demonstrates that, at $R_C = 100\Omega$, the proposed circuit yields the operating voltage range from 0 to 1.2V of the input voltage. Figure 8 shows the simulated DC transfer characteristic for the input current I_{in} of proposed circuit in figure 6. In figure 8, the simulated transfer curve is compared with the equation (5). In the results, it demonstrates that the square-rooting circuit in figure 6 yields the operating current range from 0 to $> 2mA$ of the input current. At $I_{in} = 2mA$ and $3mA$, they show that the difference of the output currents between simulation result and equation (5) is 14.34 and 40.25, respectively. Let $I_{O1} = I_{O2} = I_O$, vary I_O from 0 to 500 against vary V_{in} from 0.3V to 1.2V at 0.3V per step, the results can be shown in figure 9. From figure 9, it is confirm that, the proposed circuit in figure 5, the circuit independence of V_{out} on I_O . This result is confirms the equation (4). Figure 10 shows the DC transfer characteristics of figure 6 by varying I_{O1} from 0 to 500 against vary I_{in} from 0.5mA to 2mA at 0.5mA per step. This result is confirms the equation (5) that the square root dependence of I_{out} on I_{O1} .

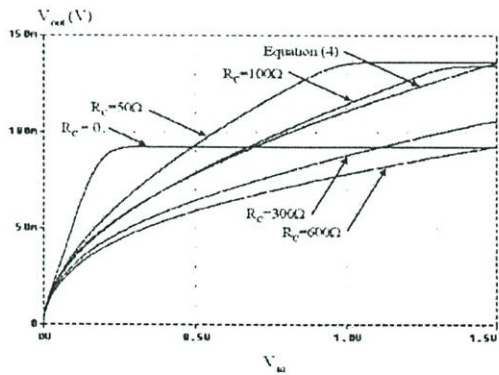


Fig.7: Simulated DC transfer characteristics of proposed circuit in figure 5.

Figure 11 shows the operation of proposed square-rooting circuit in figure 5 when applying the 1.2V_{P-P} triangle wave of the frequency 1kHz at the input. The input and output waveform are shown in figures 11 (a) and (b), respectively. Again, a 1.2V_{P-P} sinusoidal signal of 1kHz was applied to the circuit in figure 5. The input and output waveform are shown in figures 12 (a) and (b), respectively. Figure 13 shows the operation of proposed square-rooting circuit in

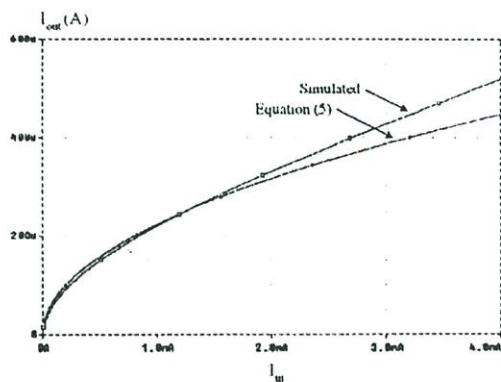


Fig.8: Simulated DC transfer characteristics of proposed circuit in figure 6.

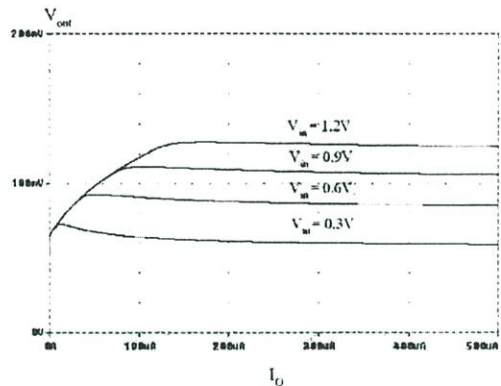


Fig.9: DC transfer characteristics for $V_{in} = 0.3V, 0.6V, 0.9V, 1.2V$ and I_O varied from 0 to 500.

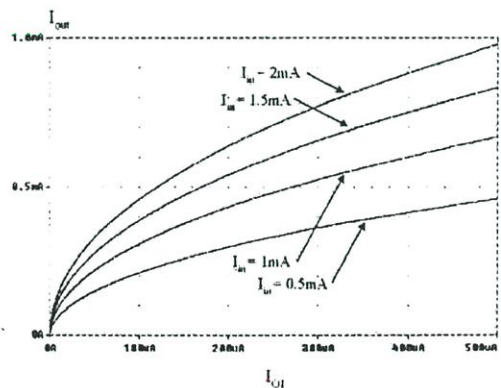


Fig.10: DC transfer characteristics for $I_{in} = 0.5mA, 1mA, 1.5mA, 2mA$ and I_O varied from 0 to 500.

figure 6 when applying the $2mV_{P-P}$ triangle wave of the frequency $1kHz$ at the input. The input and output waveform are shown in figures 13 (a) and (b), respectively. A $2mV_{P-P}$ sinusoidal signal of $1kHz$ was applied to the circuit in figure 6 again. The input and output waveform are shown in figures 14 (a) and (b), respectively. Figures 12 and 14 are confirmed that when the inputs were nonlinear shell the output correspond proportionally to the square root for the inputs. The simulated frequency response of the proposed circuits is shown in figure 15. It should be not that the bandwidth about $60MHz$ for the circuit in figure 5 and about $12MHz$ for the circuit in figure 6. In this simulation, the power consumption of approximately $50.4mW$ for figure 5 and $5.4mW$ for figure 6 were observed. The power consumption of square-rooting circuits depend on the bias currents of CCCII, that is if we decrease the bias current, the power consumption of CCCII will decrease, resulting in the low power consumption of proposed square-rooting circuit; however, the low bias current will limit the operation at high frequency.

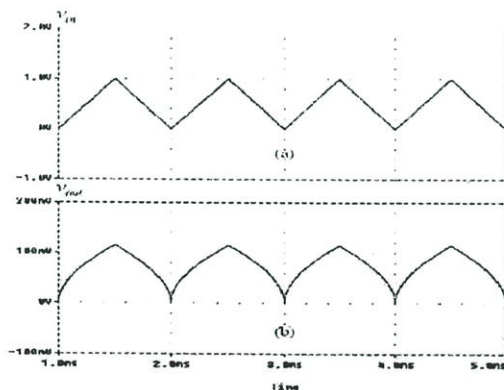


Fig.11: Operation of the proposed circuit of figure 5 for the input triangular signal of $1kHz$: (a) input waveform; (b) output waveform.

To demonstrate the performance of two proposed square-rooting circuits, figures 16 and 17 show the simulated output waveforms for the cases of the triangle input signal with the frequencies of $100kHz$, $500kHz$, $1MHz$, and the amplitude of $1.2V_{P-P}$ and $2mV_{P-P}$, respectively. From figure 16, it shows that the circuit of figure 5 provides good output waveforms high over than $1MHz$, whereas the output waveforms in figure 17, at $f_{in} > 500kHz$, the output waveforms appear the corner distortion at the rise time of the output signal. The conduction/non-conduction of current-controlled resistor is a cause of this problem. The increasing of I_{O1} and the supply voltage can be improved this problem. The operation at high frequency of figure 6 will be also increased.

Figure 18 (a) shows the output voltage of circuit

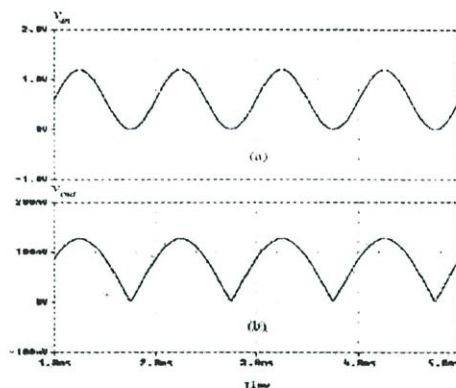


Fig.12: Operation of the proposed circuit of figure 5 for the input sine signal of $1kHz$: (a) input waveform; (b) output waveform.

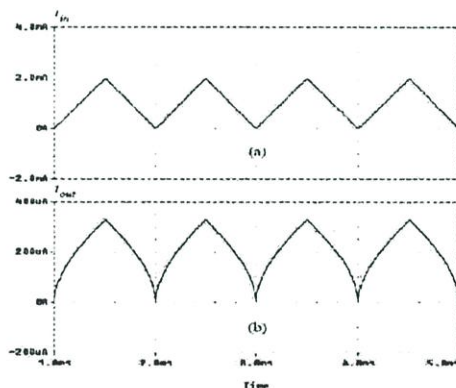


Fig.13: Operation of the proposed circuit of figure 6 for the input triangular signal of $1kHz$: (a) input waveform; (b) output waveform.

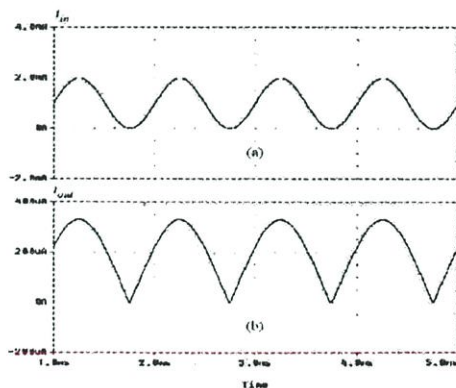


Fig.14: Operation of the proposed circuit of figure 6 for the input sine signal of $1kHz$: (a) input waveform; (b) output waveform.

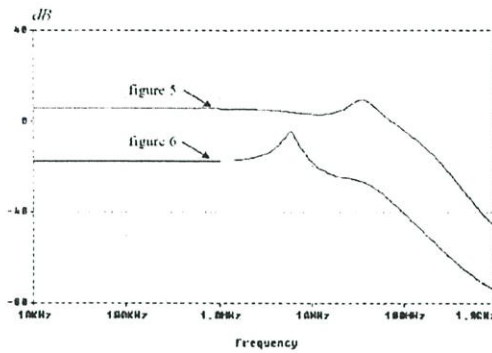
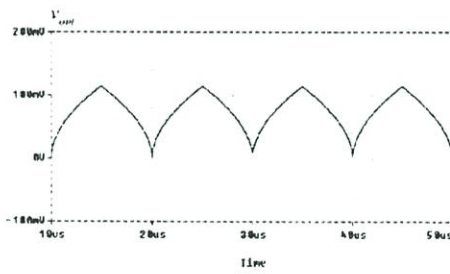
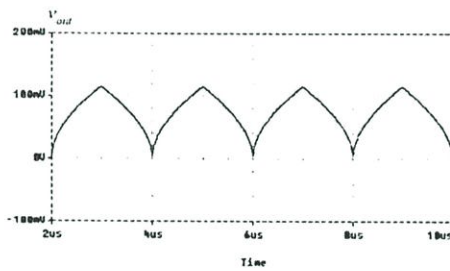


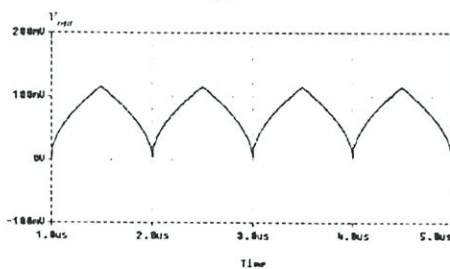
Fig.15: Simulated for high-frequency responses.



(a)

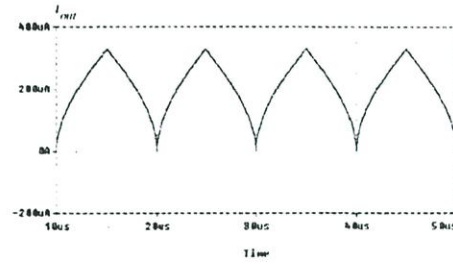


(b)

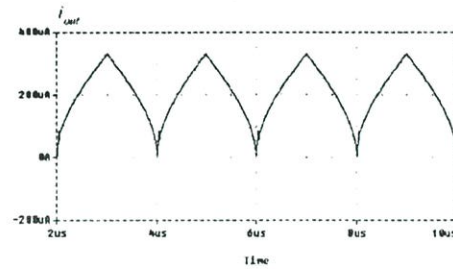


(c)

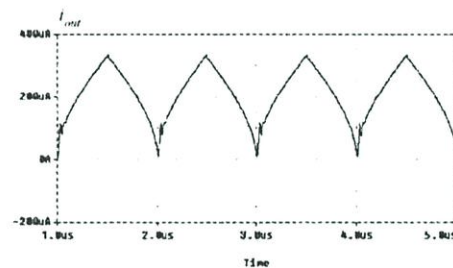
Fig.16: Simulation results of v_{out} of figure 5 with $v_{in} = 1.2V_{P-P}$ for: (a) $f = 100kHz$; (b) $f = 500kHz$; and $f = 1MHz$.



(a)



(b)



(c)

Fig.17: Simulation results of i_{out} of figure 6 with $i_{in} = 2mA_{P-P}$ for: (a) $f = 100kHz$; (b) $f = 500kHz$; and $f = 1MHz$.

in figure 5 and figure 18 (b) shows the output current of the circuit in figure 6 at temperatures of $50^{\circ}C$, $75^{\circ}C$ and $100^{\circ}C$ when apply the triangle wave of $1kHz$ and amplitude of $1.2V_{P-P}$ and $2mA_{P-P}$ at the input of proposed circuits in figures 5 and 6, respectively. From simulation results in figure 18 (a), they show that the difference of the lowest output voltages of figure 5 between $50^{\circ}C$ and $75^{\circ}C$ is $3.93mV$ and that between $75^{\circ}C$ and $100^{\circ}C$ is $4.07mV$. The temperature-dependent parameter of the BJT is thermal voltage (V_T), this results are confirm the equation (4). From figure 18 (b), it is evident that, for the proposed square-rooting circuit in figure 6, the circuit provides very good temperature stability, this results are confirm the equation (5). A comparison of this paper and previous works is given in table 1.

Table 1: Comparison of proposed square-rooting circuits with those of previous papers.

Parameter	Figure 5	Figure 6	[11]	[12]	[15]
Component	2 CCCII's 1 BJT resistor 2 grounded resistors	2 CCCII's 1 BJT resistor	2 MOS's 1 op-amp 1 current source	1 CCI 2 op-amp's 2 MOS's 3 floating resistors	16 MOS's 3 current sources
Supply voltage	$\pm 2.5V$	$\pm 2.5V$	$+5V$	$\pm 6V$	$+7V$
Input range	0 to $1.2V_4$	0 to $2mA$	1 to 200	0 to $1.6V$	$-1mA$ to $1mA$
Freq. range	$60MHz$	$12MHz$	—	$400kHz$	$32kHz$
Power consumption	$54.1mW$	$5.05mW$	—	—	—
Suitable for IC	Yes	Yes	No	No	Yes

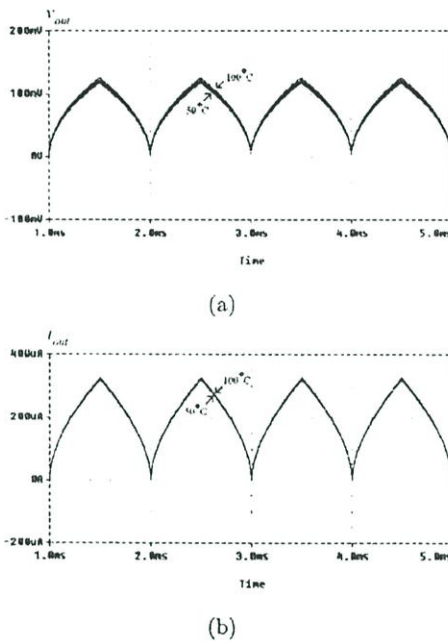


Fig.18: Output waveforms at different temperatures at $1kHz$ for: (a) figure 5; (b) figure 6.

5. CONCLUSION

In this paper, new simple square-rooting circuits have been presented. The two proposed circuits based CCCII's and a current-controlled resistor operating in current-mode. Simulation results shown the proposed circuits provided wide input current range and good temperature stability. Better performance can be expected using bipolar transistors and parameters of complementary high performance processes which were not available to the authors. For all solid-state structure, the bipolar current-controlled in figure 3 can be connected directly instead of the resistors RC1 and RC2 in figure 5.

References

- [1] A. Fabre, F. Wiest, and C. Boucheron, "Current controlled bandpass filter based on translin-

ear conveyors," *Electronics Letters*, vol. 31, pp. 1727-1728, 1995.

- [2] A. Fabre, O. Saaid, F. Wiest, and C. Boucheron, "High frequency applications based on a new current controlled conveyor," *IEEE Trans. Circuits and Systems-I*, vol. 43, pp. 82-91, 1996.
- [3] M. T. Abuelma'atti and M. A. Al-Qahani, "A new current-controlled multiphase sinusoidal oscillator using translinear current conveyor," *IEEE Transactions on Circuits and Systems-II: Analog and Digital Signal Processing*, vol. 45, pp. 881-885, July 1998.
- [4] M. T. Abuelma'atti and M. A. Al-Qahtani, "On the realization of the current controlled current-mode amplifier using the current controlled conveyor," *International Journal of Electronics*, vol. 86, pp. 1333-1340, 1999.
- [5] S. Maheshwari, "High CMRR wide bandwidth instrumentation amplifier using current controlled conveyors," *International Journal of Electronics*, vol. 89, pp. 889-896, 2002.
- [6] S. Maheshwari and I. A. Khan, "Simple first-order translinear-C current-mode all-pass section," *International Journal of Electronics*, vol. 90, pp. 79-85, 2003.
- [7] S. Maheshwari, "New voltage and current-mode APS using current controlled conveyor," *International Journal of Electronics*, vol. 91, pp. 735-743, 2005.
- [8] E. O. Doebelin, *Measurement Systems: Application and Design*, New York: McGraw Hill, 2004.
- [9] P. E. Allen and D. R. Holberg, *CMOS Analog circuit design*, Holt Rinehart and Winston, Inc., 1987.
- [10] J. Millman and A. Grabel, *Microelectronics*, New York: McGraw-Hill, 1992.
- [11] I. M. Filanovsky and H. P. Baltes, "Simple CMOS analog square-rooting and squaring circuits," *IEEE Trans. Circuits and Systems-I*, vol. 39, pp. 312-315, 1992.
- [12] S.-I. Liu, "Square-rooting and vector summation circuits using current conveyors," *IEE Proceedings. Circuits, Devices and Systems*, vol. 142, pp. 223-226, 1995.
- [13] W. Chiu, S.-I. Liu, H.-W. Tsao, and J.-J. Chen, "CMOS differential difference current conveyors and their applications," *IEE Proceedings. Cir-*

- cuits, Devices and Systems, vol. 143, 91-96, 1996, 1151-1159.
- [14] C. Toumazou, F. J. Lidgley, and D. G. Haigh, *Analogue IC Design: the Current-Mode Approach*, London, UK: Peter Peregrinus, 1990.
- [15] V. Riewruja, K. Anuntahirunrat and W. Surakampontorn, "A class AB CMOS square-rooting circuit," *International Journal of Electronics*, vol. 85, pp. 55-60, 1998.
- [16] O. Saaid and A. Fabre, "Class AB current-controlled resistor for high performance current-mode applications," *Electronics Letters*, vol. 32, pp. 4-5, 1996.
- [17] D. R. Frey, "Log domain filtering: an approach to current mode filtering," *IEE Proceedings of the Institute of Electrical Engineering, Part G, Circuits, Devices and Systems*, vol. 140, 406-416, 1993.



Kobchai Dejhan received the B.Eng. and M.Eng. degree in Electrical Engineering from The King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok, THAILAND, in 1978 and 1980, respectively and Docteur degree in telecommunication from Ecole Nationale Supérieure des Télécommunications (ENST) Paris, France (Telecom Paris) in 1989. Since 1980, he has been a member of the Department of Telecommunication at Faculty of Engineering, KMITL, where he is currently an associate professor of telecommunication. His research interests analog circuit design, digital circuit design and telecommunication circuit design and system.



Chuuchai Netbut received the B.S. degree in mathematic from Kasetsart University (KU), Bangkok, THAILAND, in 1992 and the M.Eng. degree from King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok, THAILAND, in 1999, in Electrical Engineering. He is currently studying D.Eng degree in electrical engineering at KMITL. His research interests linear and non-linear analog circuit design.



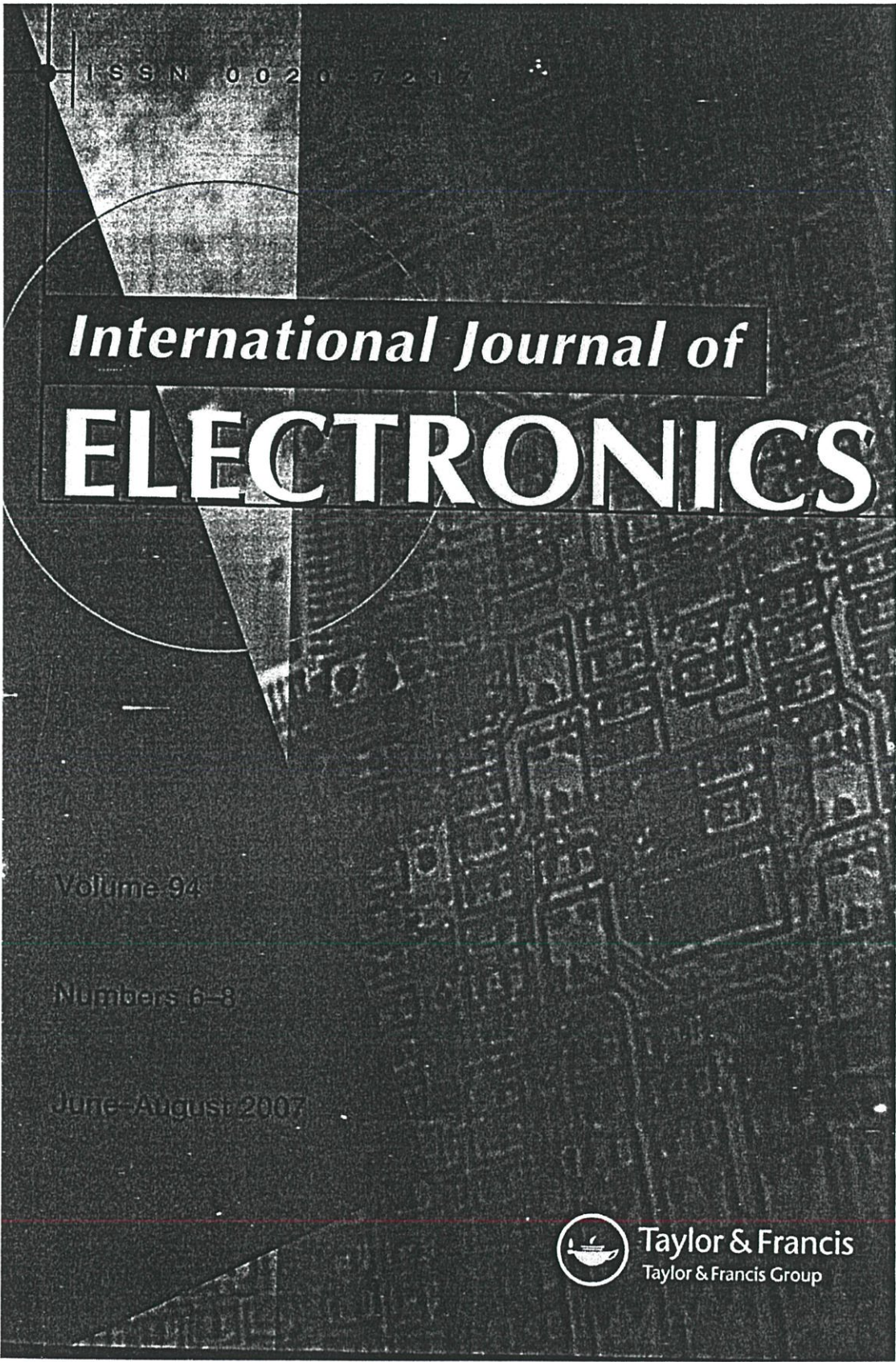
design.

Montree Kumngern received the B.Sc.Ind.Ed. degree from The King Mongkut's University of Technology Thonburi (KMUTT), Bangkok, THAILAND, in 1998, the M.Eng. and D.Eng. degree from The King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok, THAILAND, in 2002 and 2006, respectively, all in electrical engineering. His research interests analog signal processing circuit



analogue signal processing, CMOS analogue integrated circuit, analogue filters design. He is a member of ECTI.

Pipat Prommee received the B.Ind.Tech. degree in Telecommunications, M. Eng. and D. Eng. in Electrical Engineering from The King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok, Thailand in 1992, 1995 and 2002, respectively. He has joined the Faculty of Engineering, KMITL as a Telecommunications Engineering Department member since 2003. His research interested is focused on the analogue signal processing, CMOS analogue integrated circuit, analogue filters design. He is a member of ECTI.



ISSN 0020-7179

International Journal of
ELECTRONICS

Volume 94

Numbers 6-8

June-August 2007



Taylor & Francis
Taylor & Francis Group

New simple square-rooting circuits based on translinear current conveyors

K. DEJHAN* and C. NETBUT

Faculty of Engineering and Research, Center for Communication and Information Technology, King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand

(Received 17 January 2006; in final form 30 March 2007)

Two new square-rooting circuits, based on second-generation current-controlled current conveyors (CCCIIs), are presented. The first square-rooting circuit consists of two CCCIIs, one current-controlled resistor and two grounded resistors. The input signal of the first circuit is a voltage, and output is the voltage proportional to the square root of input voltage. The second one consists of two CCCIIs and a current-controlled resistor. In the second circuit, the input signal is a current, and output is the current proportional to the square root of input current. Each circuit realizes by using a current-mode technique; hence the proposed square-rooting circuits are simple circuitry, wide dynamic range and wide bandwidth. The proposed square-rooting circuits were confirmed by using PSPICE simulation.

Keywords: BJT; CCCII; Current-mode; Square-rooting

1. Introduction

Recently, second-generation current-controlled conveyor (CCCII) has become very popular for implementing either voltage-mode or current-mode signal processing circuits, as these devices provide high performance and greater functional versatility in realizations (Fabre *et al.* 1995, 1996, Abuelma'atti and Al-Qahtani 1998, 1999, Maheshwari 2002, 2005, Maheshwari and Khan 2003). A square-rooting circuit has been found widely in instrumentation and measurement systems. For example, it can be used to linearize a signal from a differential pressure flow meter, or to calculate the r.m.s. value of an arbitrary waveform (Doebelin 2004). Typically, voltage-mode square-rooting circuits can be realized by using operational amplifiers (op-amps) and attached to passive and active elements, such as an analog multiplier to form squarer and resistors (Allen and Holberg 1987), the BJT to form a log and antilog amplifier (Millman and Grabel 1992), MOS transistor operating in triode region (Filanovsky and Baltes 1992). However, op-amp-based square-rooting circuit the high-frequency limitation due to the finite gain bandwidth product of the op-amp and some of these are not suitable for IC implementation. Second-generation current conveyors

*Corresponding author. Email: kobchai@telecom.kmitl.ac.th

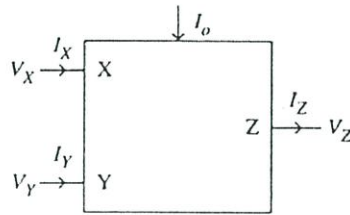


Figure 1. Symbol of the CCCII.

(CCII) are useful in many analogue signal processing circuits. Since the gain bandwidth product (GBW) of an op-amp is finite, the higher the gain it realizes, the less bandwidth it possesses. In the past, realization of square-rooting circuit using CCII has been proposed in the technical literature (Liu 1995, Chiu *et al.* 1996). Liu (1995) proposed square-rooting circuit based on the use of the second-generation current conveyor connected with non-saturated MOS transistors, op-amps and resistors. The high-frequency limitation of this circuit due to the finite gain bandwidth product of the op-amp and the MOS transistor operated in non-saturation. Moreover, the use of op-amps and floating resistors make this circuit not ideal for IC fabrication. Differential difference current conveyors (DDCCs)-based square-rooting circuit is proposed by Chiu *et al.* (1996). However, the disadvantages of this method is the proposed square-rooting circuits of Liu (1995). The square-rooting circuits realized by using bipolar junction transistors (BJTs) and MOS transistors based on the current-mode technique have also been reported that enjoy attractive features similar to wide bandwidth and are suitable for implementation in monolithic form (Toumazou *et al.* 1990, Riewruja *et al.* 1998).

In this paper, two square-rooting circuits using CCCII and a current controlled resistor are introduced. The input and output of the first proposed square-rooting circuit are voltages and for the second proposed square-rooting circuit the input and output are current. The proposed square-rooting circuits yield the following advantages:

- (i) The square-rooting circuit of Liu (1995), Chiu *et al.* (1996), Filanovsky and Baltes (1992) are limited the high-frequency due to the finite GBW of op-amp and MOS transistor operated in non-saturation whereas the proposed circuits without these restrictions; therefore the proposed square-rooting circuit is more operate high-frequency than of the previous square-rooting circuits.
- (ii) The proposed square-rooting circuits are very suitable for bipolar IC technology.
- (iii) The proposed square-rooting circuits provide a wide dynamic range.
- (iv) The proposed square-rooting circuits provide good temperature stability.

2. Circuit description

The symbol of the relatively active element CCCII is shown in figure 1, and is characterized by the relationship

$$I_Y = 0, \quad V_X = V_Y + I_X R_X, \quad I_Z = I_X \quad (1)$$

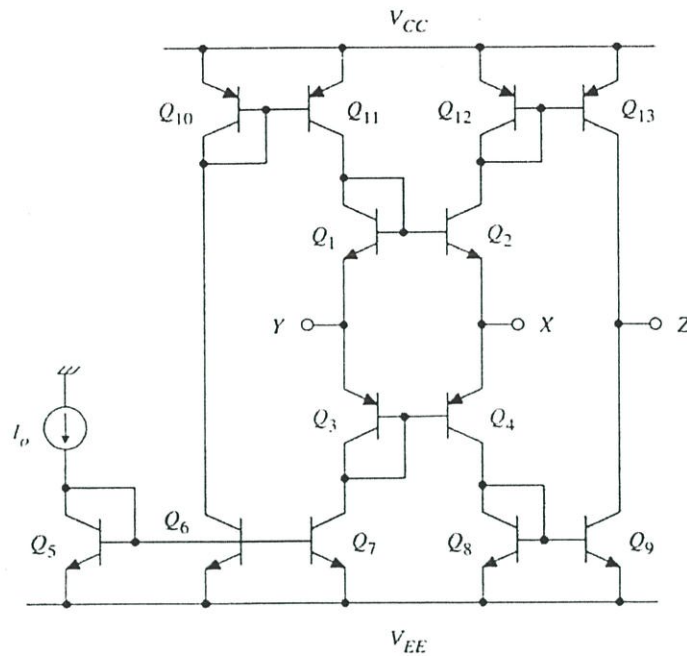


Figure 2. Schematic implementation for CCCII.

The input impedances for the ideal CCCII are infinite at terminal Y and R_X at terminal X , respectively. The terminal Z that is equivalent to a current generator possesses infinite output impedance. The well-known schematic implementation for positive-type CCCII, implemented with bipolar technology is shown in figure 2. The multiple output plus/minus CCCIIs can be achieved by adding current mirrors and cross-coupled current mirrors (Abuelma'atti and Al-Qahtani 1998)

The parasitic X -input resistance, R_X using BJT implementation can be obtained as

$$R_X = \frac{V_T}{2I_O} \quad (2)$$

R_X is the inner resistance of a translinear mixed loop (Q_1 to Q_4) with a grounded resistor equivalent that is controlled by DC bias current I_O . Hence, the BJT implementation of the current-controlled resistor for high performance current-mode applications has been proposed by Saaïd and Fabre (1996). The schematic implementation of a current-controlled resistor is shown in figure 3. Assume all transistors matched and the current gains β of all transistors greater the unity. The equivalent resistance of current-controlled resistor, as shown in figure 3, can be expressed as (Saaïd and Fabre 1996)

$$R_{eq} = \frac{V_T}{2I_{eq}} \quad (3)$$

By using CCCII and current-controlled resistor, the first proposed square-rooting circuit with two CCCIIs and a current-controlled resistor can be shown in figure 4. In this circuit, the input is a voltage, and the output is the current proportional to the

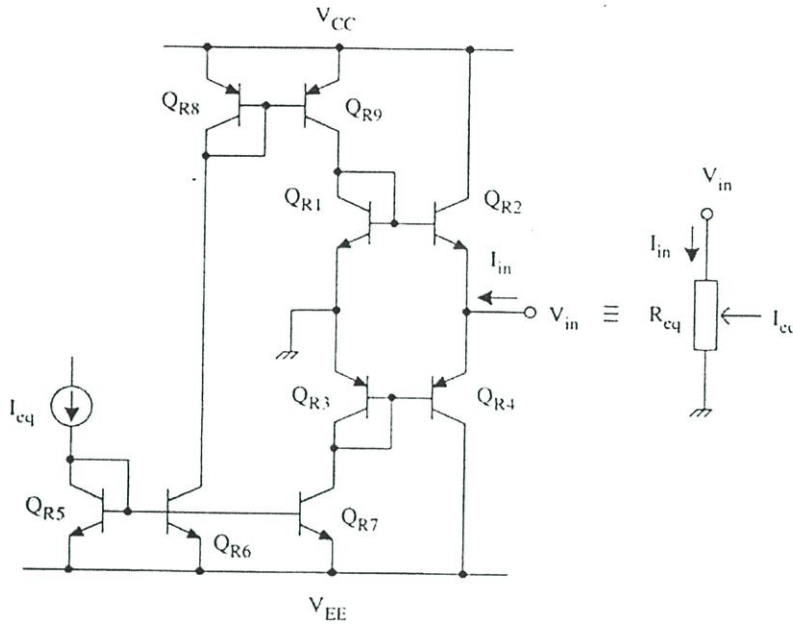


Figure 3. Schematic of current-controlled resistor.

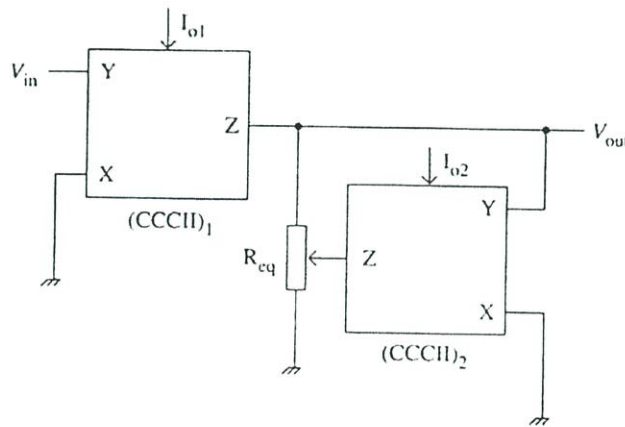


Figure 4. Basic first proposed square-rooting circuit.

square root of the input voltage. Let $I_{O1} = I_{O2}$ and using equations (1)–(3), the output voltage can be expressed as

$$V_{out} = \sqrt{V_T/2} \sqrt{V_{in}} \tag{4}$$

It can be seen that the idea of the first proposed square-rooting circuit of figure 4 employs the small signal analysis to realize square-rooting function. This is the main reason to limit the input range. The input range of this circuit may be very small. The circuit in figure 4 can be modified in the way that the function is obtained even with the large signal analysis by using external resistors. The completion of first proposed square-rooting circuit can be shown in figure 5. The grounded resistors R_{C1} and R_{C2} are used to expand the input voltage range. Let $R_{C1} = R_{C2}$, it can be shown that the

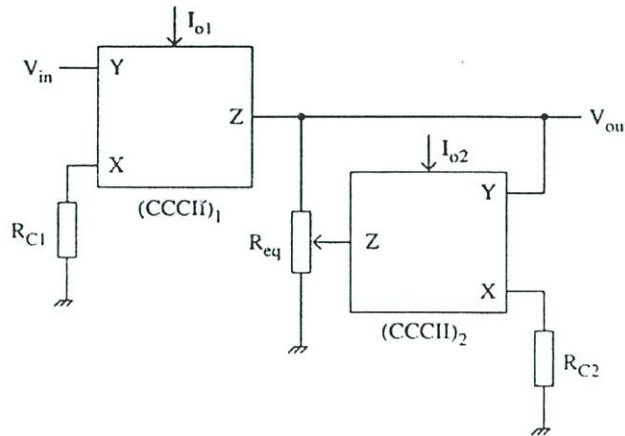


Figure 5. Completed of first proposed square-rooting circuit.

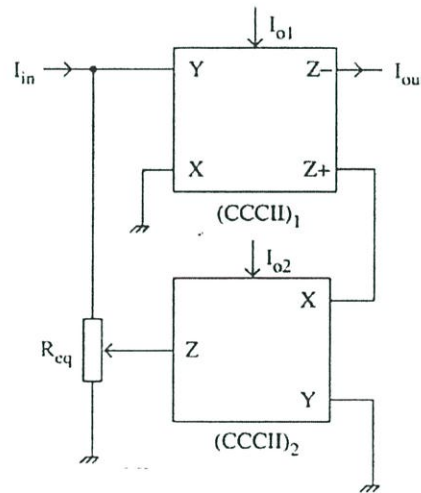


Figure 6. Circuit diagram of second proposed square-rooting circuit.

voltage transfer function of figure 5 is the same as equation (4). In addition, if we would replace the $(CCCII)_2$ of figure 5 with multiple-output CCCII (Abuelma'atti and Al-Qahtani 1998), the second z terminal of the new $(CCCII)_2$ would become the output current, thus the input signal is a voltage, and output is the current proportional to the square root of input voltage can be also achieved.

The second proposed square-rooting circuit is also derived from the circuit of figure 4 by changing the position of R_{eq} and applying a current input instead of input voltage at the same node. The resulting circuit is shown in figure 6. The output current of the square-rooting circuit of figure 6 can be expressed as

$$I_{out} = \sqrt{I_{o1}} \sqrt{I_{in}} \tag{5}$$

From equation (4), it means that the output voltage V_{out} is a square-root of the input voltage V_{in} , with the voltage gain equal to $V_T/2$, whereas in equation (5), the output current I_{out} is a square-root of the input current I_{in} , with the current gain equal

to I_{O1} . In addition, equation (5) appears the output current is no sensitive to temperature. It should be noted on figure 6 that the $(\text{CCCII})_2$ work as a current follower. If we want the square-rooting circuit to have a very simple structure, the $(\text{CCCII})_2$ of the circuit in figure 6 can be vanished and the second z terminal of the $(\text{CCCII})_1$ can be directly connected to R_{eq} , yielding the new square-rooting circuit is a very simple circuit. However, the high-frequency response may be limited in this new scheme if I_{O1} is a small current.

3. Performance consideration

The previous realization has been based on the assumptions that the CCCII have ideal characteristics. However, in a practical realization, the non-ideal current transfer and voltage transfer that contribute to error from the ideal performance are present. Taking into account the non-idealities of a CCCII equation (1) can be modified

$$I_Y = 0, \quad V_X = \alpha V_Y + I_X R_X, \quad I_Z = \beta I_X \quad (6)$$

where $\alpha = 1 - \varepsilon$, $|\varepsilon| \ll 1$ represents the voltage tracking error, $\beta = 1 - \delta$, $|\delta| \ll 1$ represents the current tracking error. The non-ideal voltage transfer function for the circuit of figure 5 becomes

$$V_{\text{out}} = \sqrt{\alpha_1 \beta_1 / \alpha_2 \beta_2} \sqrt{V_T / 2} \sqrt{V_{\text{in}}} \quad (7)$$

Similarly, the square-rooting circuit of figure 6 is analysed taking into account the non-idealities and the non-ideal current transfer function is found to be

$$I_{\text{out}} = \sqrt{\alpha_1 \beta_1} \sqrt{I_{O1}} \sqrt{I_{\text{in}}} \quad (8)$$

Equations (7) and (8) imply that, the tracking error of CCCII cause a gain error of the square-rooting circuits.

Note from the proposed square-rooting circuit in figure 5 that the output of circuit is voltage. If the proposed square-rooting is loaded by a low impedance load, this load may be not connected directly at the output node. They need a voltage buffer at an output node. For the square-rooting circuit of figure 6, the circuit operates in current-mode with high output impedance; hence a load can be directly connected at an output node.

Again, from equation (3), it can be noted that the value of resistance of figure 3 proportional to the bias current (I_{eq}) and the circuit operates in class AB (Saaid and Fabre 1996). When we use the current-controlled resistor in figure 3 to realize the square-rooting circuits, if i_z of CCCII equal zero, it operates as non-conduct whereas $i_z > 0$ it operates as conduct. This means that the current-controlled resistor becomes the operation as class B. In this case, an error might occur at the transition region.

4. Simulation results

The square-rooting circuits in figures 5 and 6 were simulated with the PSPICE simulation program. The CCCII and current-controlled resistor were simulated

Table 1. Model parameters of NR100N and PR100N transistors.

NR100N-1X NPN TRANSISTOR
MODEL NX1 NPN (RB = 524.6 IRB = 0 RBM = 25 RC = 50 RE = 1 IS = 121E-18
EG = 1.206 XTI = 2 XTB = 1.538 BF = 137.5 IKF = 6.974E-3 NF = 1 VAF = 159.4
ISE = 36E-16 NE = 1.713 BR = 0.7258 IKR = 2.198E-3 NR = 1 VAR = 10.73 ISC = 0
NC = 2
TF = 0.425E-9 TR = 0.425E-8 CJE = 0.214E-12 VJE = 0.5 MJE = 0.28 CJC = 0.983E-13
VJC = 0.5 MJC = 0.3 XCJC = 0.034 CJS = 0.913E-12 VJS = 0.64 MJS = 0.4 FC = 0.5)
PR100N-1X PNP TRANSISTOR
MODEL PX1 PNP (RB = 327 IRB = 0 RBM = 24.55 RC = 50 RE = 3 IS = 73.5E-18
EG = 1.206 XTI = 1.7 XTB = 1.866 BF = 110.0 IKF = 2.359E-3 NF = 1 VAF = 51.8
ISE = 25.1E-16 NE = 1.650 BR = 0.4745 IKR = 6.478E-3 NR = 1 VAR = 9.96 ISC = 0
NC = 2
TF = 0.610E-9 TR = 0.610E-8 CJE = 0.180E-12 VJE = 0.5 MJE = 0.28 CJC = 0.164E-12
VJC = 0.8 MJC = 0.4 XCJC = 0.037 CJS = 1.03E-12 VJS = 0.55 MJS = 0.35 FC = 0.5)

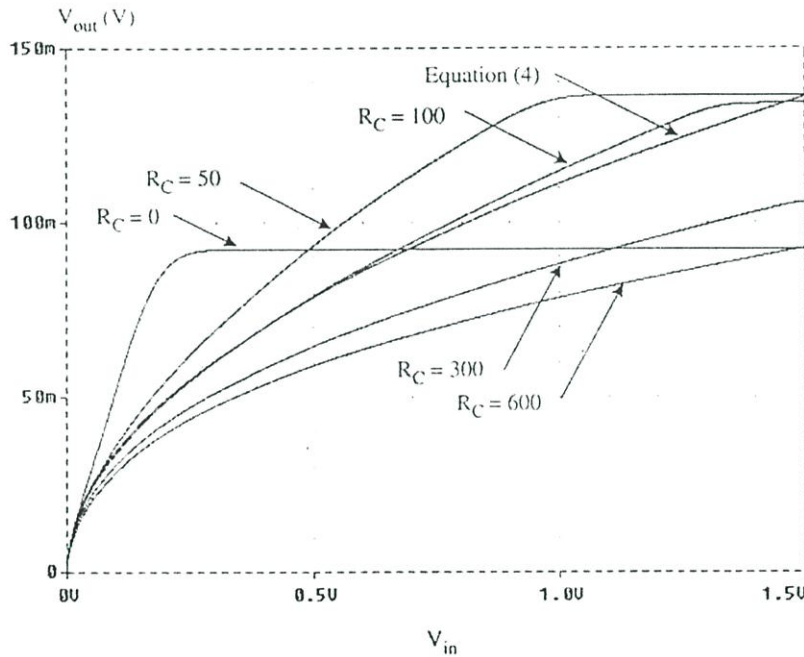


Figure 7. Simulated DC transfer characteristics of the proposed circuit in figure 5.

using the circuit implementation of figures 2 and 3, respectively, with model parameters of transistor NR100N and PR100N (Frey 1993) as listed in table 1. The voltage supply was taken as $V_{CC} = 2.5$ V, $V_{EE} = -2.5$ V. The current supply was taken as $I_{O1} = I_{O2} = 250$ μ A for figure 5, and $I_{O1} = 50$ μ A and $I_{O2} = 250$ μ A for figure 6. Let $R_{C1} = R_{C2} = R_C$, the simulated DC transfer characteristic for the input voltage V_{in} of proposed circuits in figure 5 for $R_C = 0, 50 \Omega, 100 \Omega, 300 \Omega$ and 600Ω can be shown in figure 7. The simulation transfer curve is compared with the equation (4). The operation voltage range of figure 5 thus depends upon the operation range of the CCCII and resistors in the voltage-to-current converters.

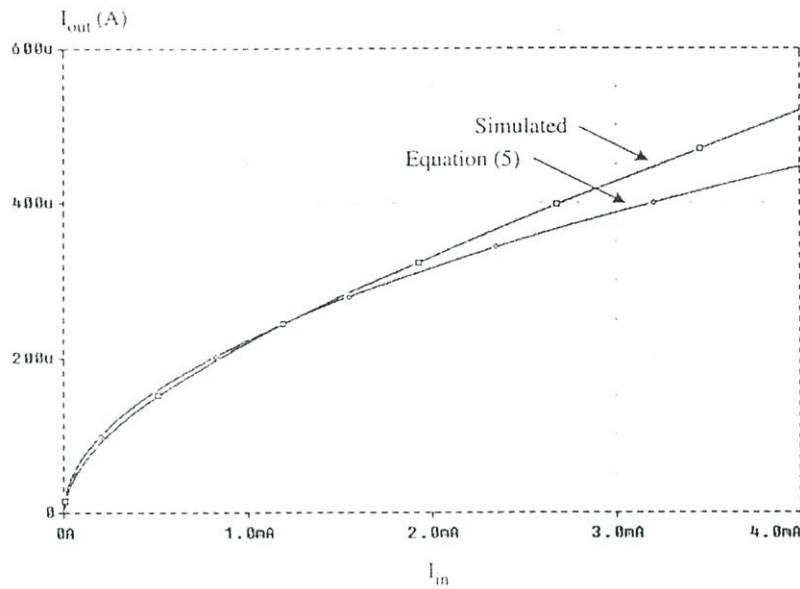


Figure 8. Simulated DC transfer characteristics of proposed circuit in figure 6.

The use of low value of R_C can be obtained by the high value of i_Z in order to reduce the error at the rise time of the output signal from the conduction/non-conduction transition problem of current-controlled resistor. In figure 7, it evaluates that the low value of R_C should be selected in order to obtain the incorporate of equation (4). The value of R_C is 100Ω reasonable to use for expanding the input voltage range in this simulation. In the results, it demonstrates that, at $R_C = 100 \Omega$, the proposed circuit yields the operating voltage range from 0 to 1.2 V of the input voltage. Figure 8 shows the simulated DC transfer characteristic for the input current I_{in} of proposed circuit in figure 6. In figure 8, the simulated transfer curve is compared with equation (5). In the results, it demonstrates that the square-rooting circuit in figure 6 yields the operating current range from 0 to >2 mA of the input current. At $I_{in} = 2$ mA and 3 mA, they show that the difference of the output currents between simulation result and equation (5) is $14.34 \mu\text{A}$ and $40.25 \mu\text{A}$, respectively. Let $I_{O1} = I_{O2} = I_O$, vary I_O from 0 to $500 \mu\text{A}$ against vary V_{in} from 0.3 V to 1.2 V at 0.3 V per step, the results can be shown in figure 9. From figure 9, it is confirmed that the proposed circuit in figure 5, the circuit independence of V_{out} on I_O . This result is confirmed by equation (4). Figure 10 shows the DC transfer characteristics of figure 6 by varying I_{O1} from 0 to $500 \mu\text{A}$ against vary I_{in} from 0.5 mA to 2 mA at 0.5 mA per step. It is confirmed by equation (5) that the square root dependence of I_{out} on I_{O1} .

Figure 11 shows the operation of proposed square-rooting circuit in figure 5 when applying the 1 V_{P-P} triangle wave of the frequency 1 kHz at the input. The input and output waveform are shown in figures 11(a) and (b), respectively. Again, a 1 V_{P-P} sinusoidal signal of 1 kHz was applied to the circuit in figure 5. The input and output waveforms are shown in figures 12(a) and (b), respectively. Figure 13 shows the operation of proposed square-rooting circuit in figure 6 when applying the 2 mA_{P-P} triangle wave of the frequency 1 kHz at the input. The input and output waveform are shown in figures 13(a) and (b), respectively. A 2 mA_{P-P} sinusoidal signal of 1 kHz

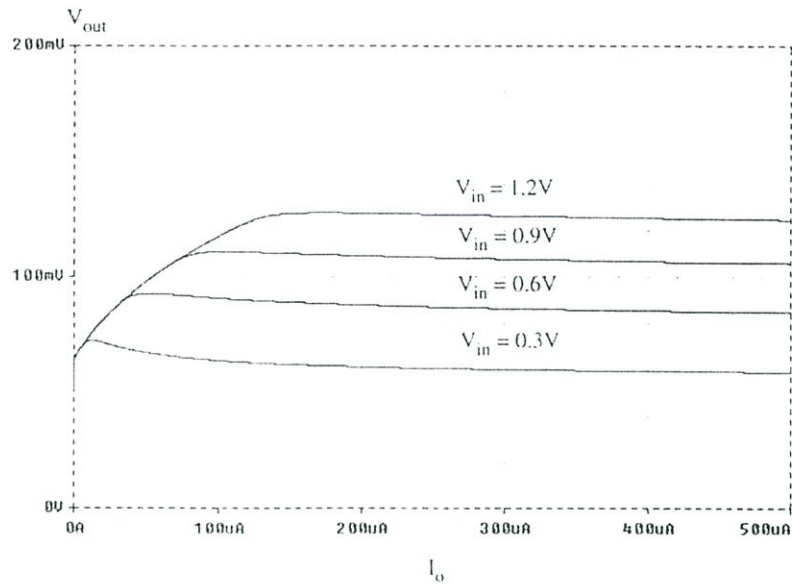


Figure 9. DC transfer characteristics for $V_{in} = 0.3\text{ V}, 0.6\text{ V}, 0.9\text{ V}, 1.2\text{ V}$ and I_o varied from 0 to $500\text{ }\mu\text{A}$.

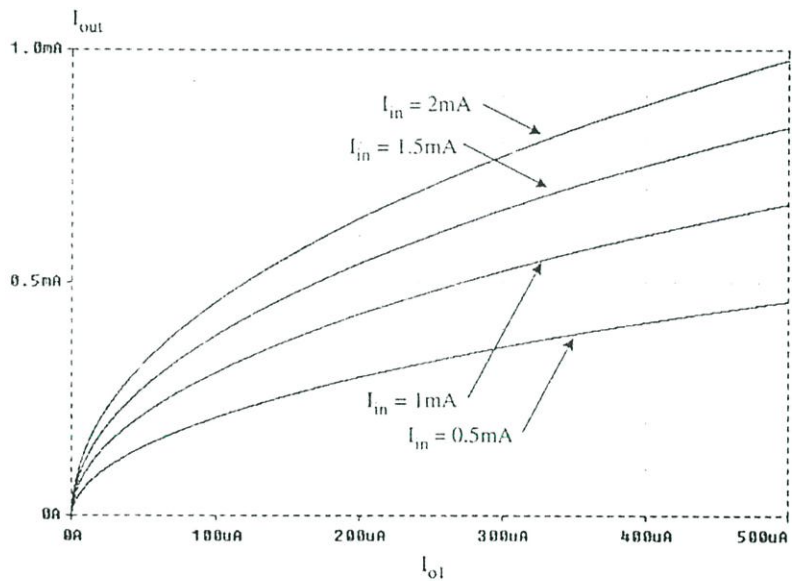


Figure 10. DC transfer characteristics for $I_{in} = 0.5\text{ mA}, 1\text{ mA}, 1.5\text{ mA}, 2\text{ mA}$ and I_o varied from 0 to $500\text{ }\mu\text{A}$.

was applied to the circuit in figure 6 again. The input and output waveform are shown in figures 14(a) and (b), respectively. Figures 12 and 14 confirmed that when the inputs were a nonlinear shell-the output correspond proportionally to the square root for the inputs. The simulated frequency response of the proposed circuits is shown in figure 15. It should be noted that the bandwidth is about 60 MHz for the circuit in figure 5 and about 12 MHz for the circuit in figure 6. In this simulation, the

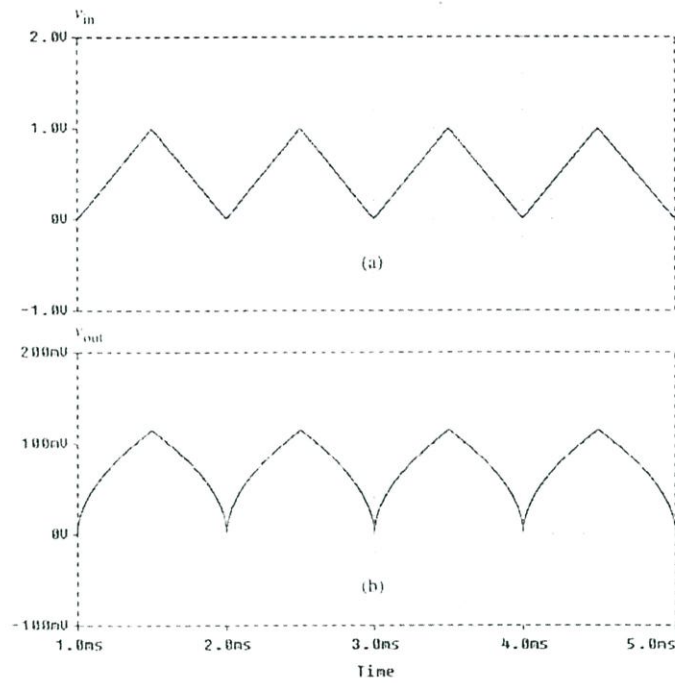


Figure 11. Operation of the proposed circuit of figure 5 for the input triangular signal of 1 kHz: (a) input waveform; (b) output waveform.

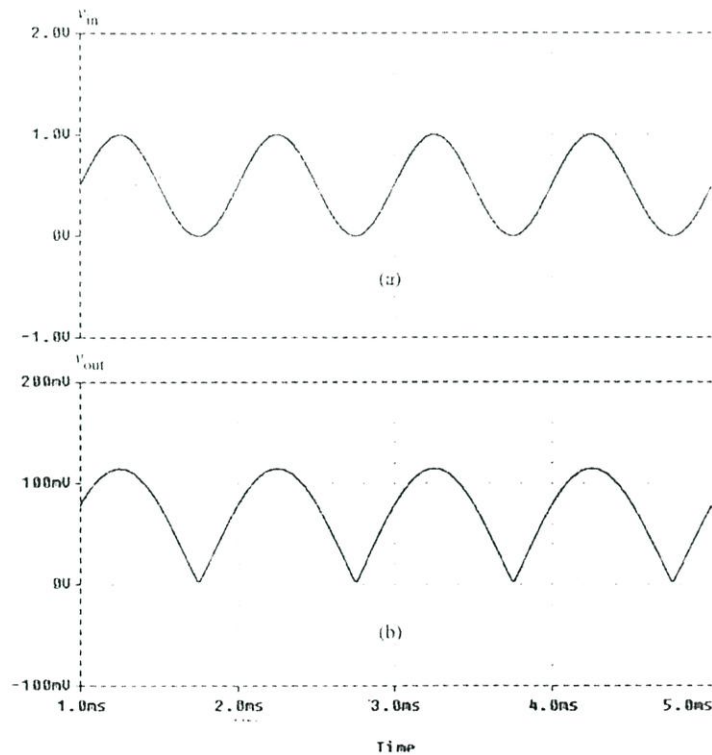


Figure 12. Operation of the proposed circuit of figure 5 for the input sine signal of 1 kHz: (a) input waveform; (b) output waveform.

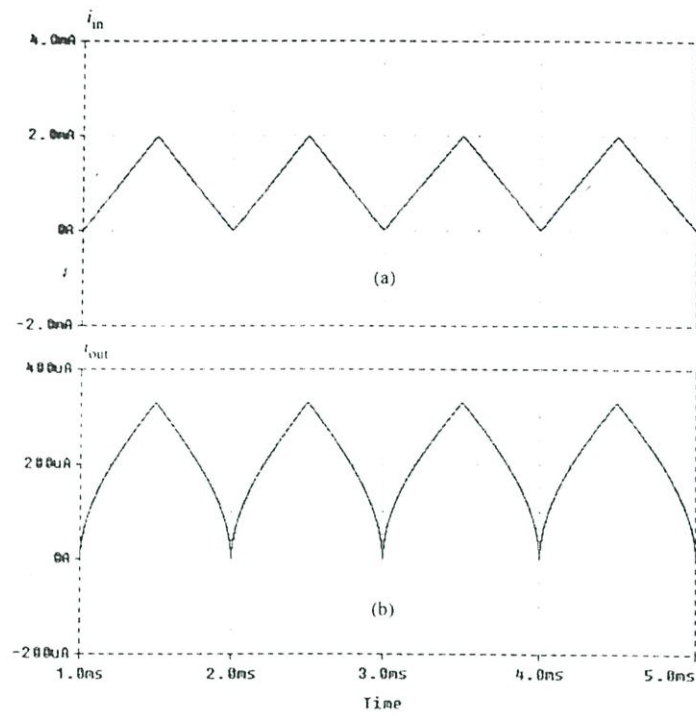


Figure 13. Operation of the proposed circuit of figure 6 for the input triangular signal of 1 kHz: (a) input waveform; (b) output waveform.

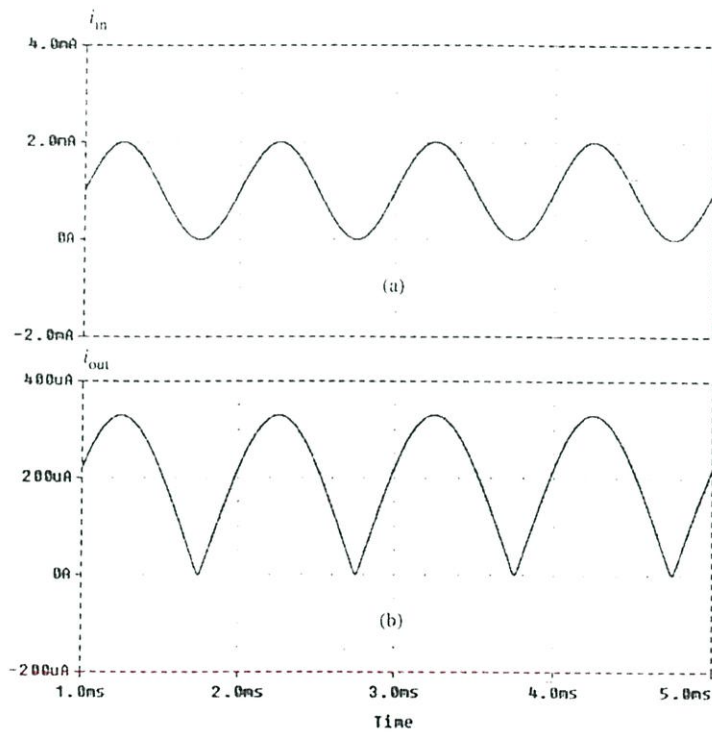


Figure 14. Operation of the proposed circuit of figure 6 for the input sine signal of 1 kHz: (a) input waveform; (b) output waveform.

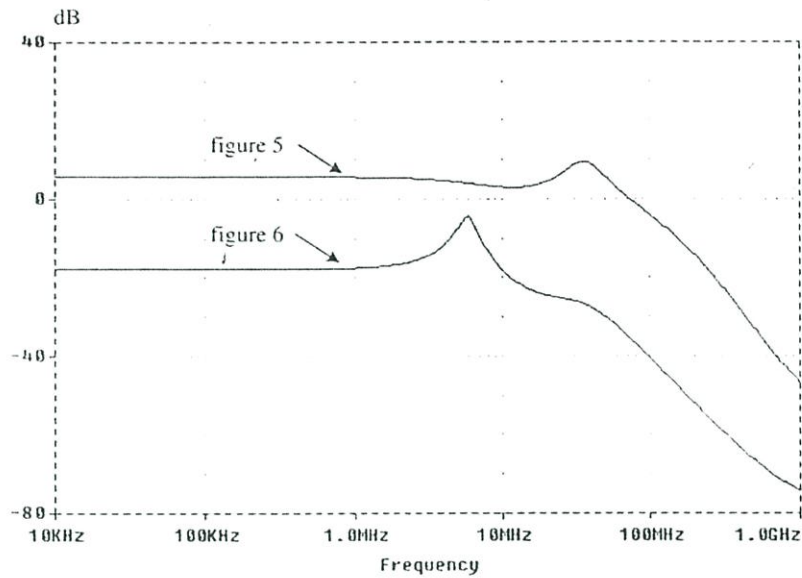


Figure 15. Simulated for high-frequency responses.

power consumption of approximately 50.4 mW for figure 5 and 5.4 mW for figure 6 were observed. The power consumption of square-rooting circuits depend on the bias currents of CCCII, that is if we decrease the bias current, the power consumption of CCCII will decrease, resulting in the low power consumption of proposed square-rooting circuit. However, the low bias current will limit the operation at high frequency.

To demonstrate the performance of two proposed square-rooting circuits, figures 16 and 17 show the simulated output waveforms for the cases of the triangle input signal with the frequencies of 100 kHz, 500 kHz, 1 MHz, and the amplitude of 1 V_{p,p} and 2 mA_{p,p}, respectively. From figure 16, it shows that the circuit of figure 5 provides good output waveforms well above 1 MHz, whereas the output waveforms in figure 17, at $f_{in} > 500$ kHz, the output waveforms appear to be an error at the rise time of the output signal. The conduction/non-conduction of current-controlled resistor is a cause of this problem. The increasing of I_{O1} and the supply voltage can solve this problem. The operation at high frequency in figure 6 will be also increased.

Figure 18(a) shows the output voltage of circuit in figure 5 and figure 18(b) shows the output current of the circuit in figure 6 at temperatures of 50°C, 75°C and 100°C when apply the triangle wave of 1 kHz and amplitude of 1 V_{p,p} and 2 mA_{p,p} at the input of proposed circuits in figures 5 and 6, respectively. From simulation results in figure 18(a), they show that the difference of the lowest output voltages of figure 5 between 50°C and 75°C is 3.93 mV and that between 75°C and 100°C is 4.07 mV. The temperature-dependent parameter of the BJT is thermal voltage (V_T), this result is confirmed by the equation (4). From figure 18(b), it is evident that for the proposed square-rooting circuit in figure 6 the circuit provides very good temperature stability. This result is confirmed in equation (5). A comparison of this paper and previous work is given in table 2.

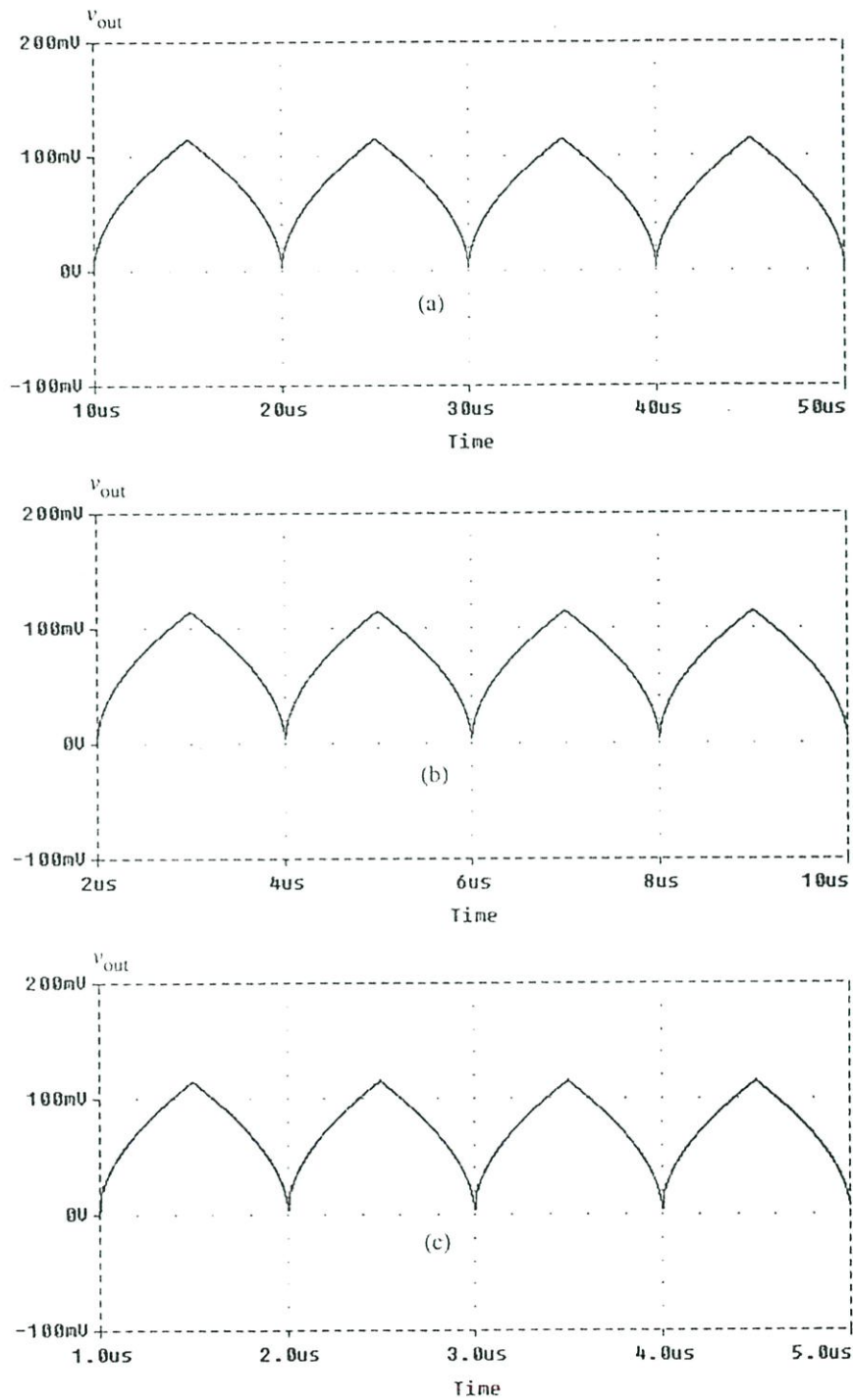


Figure 16. Simulation results of v_{out} of figure 5 with $v_{in} = 1 \text{ V}_{p,p}$ for: (a) $f = 100 \text{ kHz}$; (b) $f = 500 \text{ kHz}$; (c) $f = 1 \text{ MHz}$.

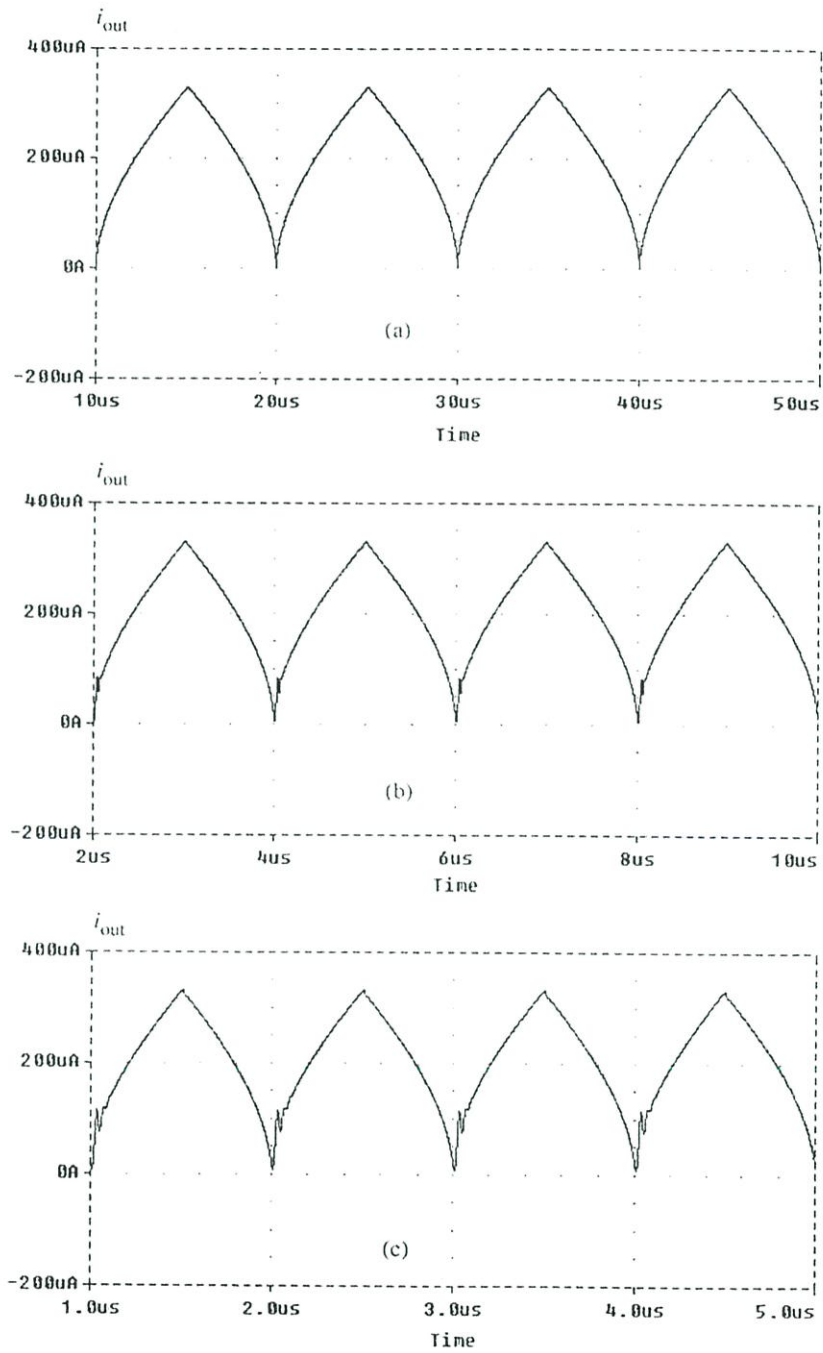


Figure 17. Simulation results of i_{out} of figure 6 with $i_{in} = 2\text{ mA}_{p.p}$ for: (a) $f = 100\text{ kHz}$; (b) $f = 500\text{ kHz}$; (c) $f = 1\text{ MHz}$.

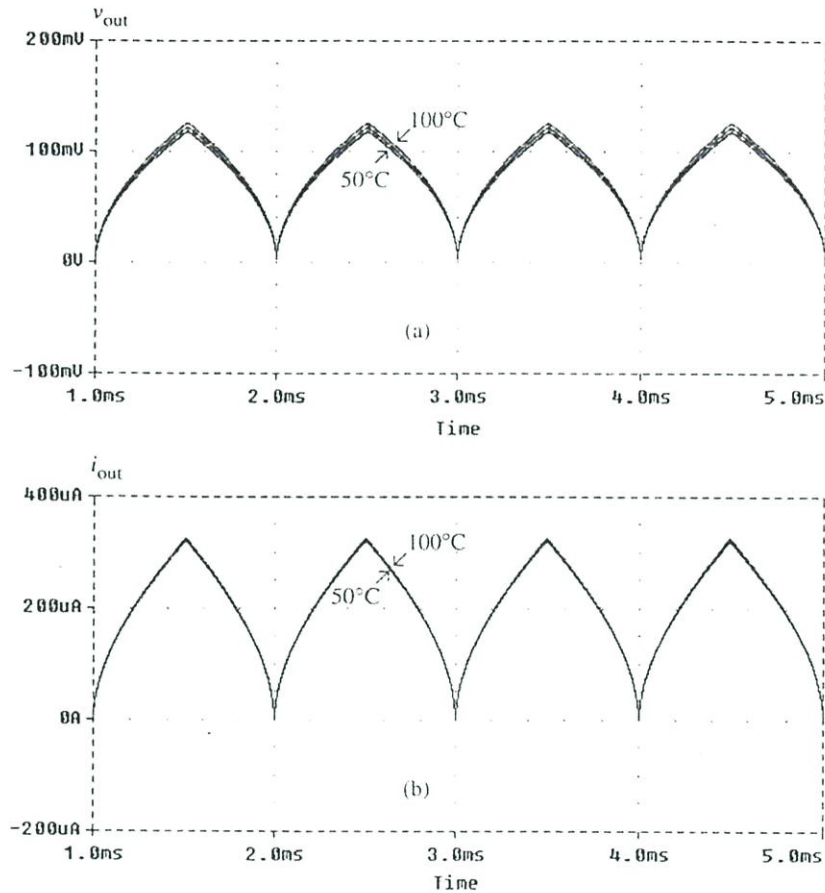


Figure 18. Output waveforms at different temperatures at 1 kHz for: (a) figure 5; (b) figure 6.

5. Conclusion

In this paper, new simple square-rooting circuits have been presented. The two proposed circuit based CCCII and a current-controlled resistor operating in current-mode. Simulation results showed that the proposed circuits provided wide input voltage or current ranges and good temperature stability. Better performance can be expected using bipolar transistors and parameters of complementary high performance processes, which were not available to the authors. For all solid-state structures, the bipolar current-controlled in figure 3 can be connected directly, instead of the resistors R_{C1} and R_{C2} in figure 5; hence it has the proposed square-rooting circuits suitable structure for IC fabrication.

Table 2. Comparison of proposed square-rooting circuits with those of previous papers.

Parameter	Proposed #1	Proposed #2	Filanovsky and Baltes (1992)	Liu (1995)	Riewruja <i>et al.</i> (1998)
Components	2 CCCII's 1 BJT resistor (9 BJT's) 2 grounded resistors	2 CCCII's 1 BJT resistor (9 BJT's)	2 MOS's 1 op-amp 1 current source	1 CCII 2 op-amps 2 MOS's 3 floating resistors	16 MOS's 3 current sources
Supply voltage	± 2.5 V	± 2.5 V	+5V	± 6 V	+7V
Input range	0 to 1.2 V	0 to 2 mA	1 μ A to 20 μ A	0 to 1.6 V	-1 mA to 1 mA
Freq. range (-3dB)	60 MHz	12 MHz	-	400 kHz	32 MHz
Power consumption	50.4 mW	5.05 mW	-	-	-
Suitable for I_C	Yes	Yes	No	No	Yes

Acknowledgment

The authors would like to thank the anonymous reviewers for their valuable comments.

References

- M.T. Abuelma'atti and M.A. Al-Qalitani, "A new current-controlled multiphase sinusoidal oscillator using translinear current conveyor", *IEEE Trans. Circuit. Syst.-II: Analog and Digit. Sign. Process.*, 45, pp. 881-885, 1998.
- M.T. Abuelma'atti and M.A. Al-Qahtani, "On the realization of the current controlled current-mode amplifier using the current controlled conveyor", *Int. J. Elec.*, 86, pp. 1333-1340, 1999.
- P.E. Allen and D.R. Holberg, *CMOS Analog Circuit Design*, New York: Oxford University Press, 1987.
- W. Chiu, S.-I. Liu, H.-W. Tsao and J.-J. Chen, "CMOS differential difference current conveyors and their applications", *IEE Proc. Circuit. Dev. Syst.*, 143, pp. 91-96, 1996.
- O.E. Doebelin, *Measurement Systems: Application and Design*, New York: McGraw Hill, 2004.
- A. Fabre, O. Saaid, F. Wiest and C. Boucheron, "Current controlled bandpass filter based on translinear conveyors", *Elect. Lett.*, 31, pp. 1727-1728, 1995.
- A. Fabre, O. Saaid, F. Wiest and C. Boucheron, "High frequency applications based on a new current controlled conveyor", *IEEE Trans. Circuit. Syst.-I: Fundamental Theory and Appl.*, 43, pp. 82-91, 1996.
- I.M. Filanovsky and H.P. Baltés, "Simple CMOS analog square-rooting and squaring circuits", *IEEE Trans. Circuit. Syst.-I: Fundamental Theory and Appl.*, 39, pp. 312-315, 1992.
- D.R. Frey, "Log domain filtering: an approach to current mode filtering", *IEE Proc. Part G of the Institute of Elec. Eng., Circuit., Dev. Syst.*, 140, pp. 406-416, 1993.
- S.-I. Liu, "Square-rooting and vector summation circuits using current conveyors", *IEE Proc. Circuit., Dev. Syst.*, 142, pp. 223-226, 1995.
- S. Maheshwari, "High CMRR wide bandwidth instrumentation amplifier using current controlled conveyors", *Int. J. Elec.*, 89, pp. 889-896, 2002.
- S. Maheshwari, "New voltage and current-mode APS using current controlled conveyor", *Int. J. Elec.*, 91, pp. 735-743, 2005.
- S. Maheshwari and I.A. Khan, "Simple first-order translinear-C current-mode all-pass section", *Int. J. Elec.*, 90, pp. 79-85, 2003.
- J. Millman and A. Grabel, *Microelectronics*, New York: McGraw-Hill, 1992.
- V. Riewruja, K. Anuntahirunrat and W. Surakamponorn, "A class AB CMOS square-rooting circuit", *Int. J. Elec.*, 85, pp. 55-60, 1998.
- O. Saaid and A. Fabre, "Class AB current-controlled resistor for high performance current-mode applications", *Elect. Lett.*, 32, pp. 4-5, 1996.
- C. Toumazou, F. J. Lidgley and D. G. Haigh, *Analogue IC Design: the Current-Mode Approach*, London: Peter Peregrinus, 1990.

ประวัติผู้เขียน

นายเชื้อชาย เนตรบุตร จบการศึกษาปริญญาวิทยาศาสตรบัณฑิต สาขาวิชาคณิตศาสตร์ จากมหาวิทยาลัยเกษตรศาสตร์และปริญญาวิศวกรรมศาสตรบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า จากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีการศึกษา 2535 และ 2542 ตามลำดับ