การสังเคราะห์และออกแบบวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานโดยใช้ VDGA เพียงหนึ่งตัวและการประยุกต์ใช้งาน

SYNTHESIS AND DESIGN OF PARALLEL LR SIMULATOR USING SINGLE VDGA AND ITS APPLICATION

สมคิด ลำพาย

SOMKID LUMPAI

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาครุศาสตร์อุตสาหกรรมมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร

คณะครุศาสตร์อุตสาหกรรมและเทคโนโลยี

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2562

KMITL-2019-ED-M-231-045

การสังเคราะห์และออกแบบวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน โดยใช้ VDGA เพียงหนึ่งตัวและการประยุกต์ใช้งาน

SYNTHESIS AND DESIGN OF PARALLEL LR SIMULATOR USING SINGLE VDGA AND ITS APPLICATION

สมคิด ลำพาย

SOMKID LUMPAI

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาครุศาสตร์อุตสาหกรรมมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร

คณะครุศาสตร์อุตสาหกรรมและเทคโนโลยี

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2562

KMITL-2019-ED-M-231-045

SYNTHESIS AND DESIGN OF PARALLEL LR SIMULATOR USING SINGLE VDGA AND ITS APPLICATION

SOMKID LUMPAI

A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
MASTER OF SCIENCE IN INDUSTRIAL EDUCATION
IN ELECTRICAL COMMUNICATIONS ENGINEERING
FACULTY OF INDUSTRIAL EDUCATION AND TECHNOLOGY
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
2019
KMITL-2019-ED-M-231-045

COPYRIGHT 2019
FACULTY OF INDUSTRIAL EDUCATION AND TECHNOLOGY
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

หัวข้อวิทยานิพนธ์	การสังเคราะห์และออกแบบวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานโดยใช้ VDGA เพียงหนึ่งตัวและการประยุกต์ใช้งาน
นักศึกษา	นายสมคิด ลำพาย
รหัสประจาตัว	58603159
ปริญญา	ครุศาสตร์อุตสาหกรรมมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้าสื่อสาร
พ.ศ.	2562
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร.วินัย ใจกล้า
อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม	รศ.ดร.พีระวุฒิ สุวรรณจันทร์

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนอการสังเคราะห์และออกแบบวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานโดยใช้อุปกรณ์แอคทีฟสำเร็จรูป Voltage Differencing Gain Amplifier (VDGA) วงจรที่นำเสนอสามารถปรับค่าความเหนี่ยวนำและความต้านทานได้ด้วยวิธีทางอิเล็กทรอนิกส์อย่างอิสระจากกันด้วยกระแสไบอัส วงจรที่นำเสนอประกอบไปด้วย VDGA และตัวเก็บประจุที่ต่อลงกราวน์อย่างละหนึ่งตัวซึ่งมีความเหมาะสมที่จะนำไปสร้างเป็นวงจรรวม วงจรที่นำเสนอไม่ต้องการแมทชิ่ง (Matching) กันของอุปกรณ์ นอกจากนี้ยังได้นำเสนอวงจรประยุกต์ใช้งานเป็นวงจรกรองความถี่หลายหน้าที่โหมดแรงดันที่สามารถให้ผลตอบสนองทางเอาต์พุตจำนวนสามฟังก์ชัน ได้แก่ ฟังก์ชันกรองความถี่ต่ำผ่าน กรองความถี่สูงผ่านและกรองกำจัดแถบความถี่ การควบคุมควอลิตี้แฟกเตอร์สามารถปรับได้โดยไม่ส่งผลกระทบต่อความถี่ธรรมชาติ วงจรที่นำเสนอถูกทดสอบสมรรถนะผ่านทางโปรแกรม PSPICE และการต่อวงจรจริงโดยใช้ VDGA ที่มีโครงสร้างเป็นไอซีที่มีในเชิงพาณิชย์ ซึ่งผลการทดสอบวงจรสอดคล้องกับที่ได้วิเคราะห์ไว้ในทางทฤษฎี

Thesis Title	Synthesis and Design of Parallel LR Simulator Using Single VDGA and Its application
Student	Mr. Somkid Lumpai
Student ID.	58603159
Degree	Master of Science in Industrial Education
Program	Electrical Communications Engineering
Year	2019
Thesis Advisor	Assoc. Prof. Dr. Winai Jaikla
Thesis Co-advisor	Assoc. Prof. Dr. Peerawut Suwanjan

ABSTRACT

The synthesis and design of parallel LR simulator using voltage differencing gain amplifier (VDGA) are presented in this thesis. The inductance and resistance value can be electronically and independently controlled via DC bias current. The proposed simulator consists of single VDGA and single grounded capacitor which is attractive for integrated circuit implementation. The matching condition is not required. To show the workability of the proposed simulator, the application example as the voltage-mode universal filter is proposed. The filter can provide the low-pass filter (LPF), high-pass filter (HPF) and band-Reject filter (BRF) response. The quality factor can be electronically tuned without affecting the natural frequency. The proposed circuits have been simulated using PSPICE program and experimental results using VDGA constructed from commercially available IC are included. The simulated results agree well with theoretical expectation.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สามารถดำเนินงานจนสำเร็จลุล่วงได้ด้วยดี เนื่องจากได้รับความกรุณาจากบุคคลหลายท่านที่ได้ให้ความช่วยเหลือ ให้ข้อมูล ข้อเสนอแนะ คำปรึกษา ความคิดเห็น และให้กำลังใจแก่ผู้วิจัย ขอกราบขอบพระคุณ รองศาสตราจารย์ ดร. วินัย ใจกล้า อาจารย์ที่ปรึกษาวิทยานิพนธ์ และ รองศาสตราจารย์ ดร. พีระวุฒิ สุวรรณจันทร์ อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม ที่ได้กรุณาสละเวลาในการให้คำปรึกษา ให้ความรู้ในเชิงวิชาการด้วยความเต็มใจ ตรวจสอบวิทยานิพนธ์อย่างละเอียดทุกขั้นตอน ชี้แนะจุดที่บกพร่อง ให้คำแนะนำในการปรับปรุงวิทยานิพนธ์ให้มีความถูกต้องสมบูรณ์

ขอกราบขอบพระคุณ บิดา มารดา และครอบครัว ผู้เป็นที่รักคอยเป็นกำลังใจ ขอขอบคุณคุณเกษร ศิลละมัย ผู้เป็นภรรยาที่คอยให้กำลังใจรวมถึงคอยสนับสนุน กระตุ้นและเตือนตลอดเวลาการทำวิทยานิพนธ์ ขอขอบใจ ด.ช. พิชาญเมธ ลำพาย และ ด.ช. พิชชากร ลำพาย ผู้เป็นบุตรชายที่คอยเป็นกำลังใจในการทำวิทยานิพนธ์ในครั้งนี้ คุณค่า ประโยชน์อันพึงมีและความรู้ที่เกิดจากวิทยานิพนธ์ฉบับนี้ ผู้วิจัยขอมอบให้แด่ บิดา มารดา ครูอาจารย์ และผู้มีอุปการคุณทุกท่านด้วยความเคารพยิ่ง หากมีข้อผิดพลาดประการใด ผู้วิจัยขออภัยมา ณ ที่นี้ด้วย

สมคิด ลำพาย

สารบัญ

หน้า

บทคัดย่อภาษาไทย.....I

บทคัดย่อภาษาอังกฤษ.....II

กิตติกรรมประกาศ.....III

สารบัญ.....IV

สารบัญตาราง.....VI

สารบัญภาพ.....VII

บทที่ 1 บทนำ.....1

1.1 ความเป็นมาและความสำคัญของปัญหา.....1

1.2 วัตถุประสงค์ของการวิจัย.....2

1.3 กรอบแนวคิดของงานวิจัย.....2

1.4 ขอบเขตของงานวิจัย.....5

1.5 นิยามศัพท์เฉพาะที่ใช้ในการวิจัย.....5

บทที่ 2 เอกสารและงานวิจัยที่เกี่ยวข้อง.....7

2.1 หลักการทั่วไปของวงจรขยายความนำถ่ายโอน.....7

2.2 หลักการทั่วไปของวงจรเลียนแบบตัวเหนี่ยวนำ.....8

2.3 หลักการทั่วไปของวงจรขยายเกณฑ์ผลต่างแรงดัน.....13

2.4 หลักการทั่วไปของวงจรกรองความถี่.....15

2.5 งานวิจัยที่เกี่ยวข้อง.....20

บทที่ 3 วิธีการดำเนินการวิจัย.....26

3.1 การสังเคราะห์และวิเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวทานทาน.....27

3.2 การสังเคราะห์และวิเคราะห์วงจรประยุกต์ใช้งาน.....44

3.3 การออกแบบวงจร.....60

บทที่ 4 ผลการวิจัยและวิเคราะห์ข้อมูล.....66

4.1 ผลการทดสอบสมรรถนะของวงจรที่นำเสนอด้วยโปรแกรม PSPICE.....66

4.2 ผลการทดสอบการทำงานของวงจรที่นำเสนอด้วยการต่อวงจรจริง.....76

4.3 ผลตอบสนองการทำงานของการออกแบบวงจร.....85

สารบัญ (ต่อ)

หน้า

บทที่ 5 สรุปผล อภิปรายผล และข้อเสนอแนะ....................89
5.1 สรุปผลการวิจัย....................89
5.2 อภิปรายผลงานวิจัย....................91
5.3 ข้อเสนอแนะของงานวิจัย....................93

บรรณานุกรม....................94

ประวัติผู้เขียน....................96

สารบัญตาราง

ตารางที่ **หน้า**

2.1 ความสัมพันธ์ของแรงดันกับกระแสของโครงสร้างวงจรเลียนแบบตัวเหนี่ยวนำ..........................12
4.1 ค่าความต้านทานแฝงและค่าความจุแฝงแต่ละขั้วของอุปกรณ์ VDGA..66
5.1 ตารางเปรียบเทียบคุณสมบัติจุดเด่นและข้อจำกัดระหว่างงานวิจัยผ่านมา
กับงานวิจัยที่นำเสนอ...92

สารบัญภาพ

ภาพที่ **หน้า**

1.1 กรอบแนวคิดในการสังเคราะห์วงจร.....2

1.2 กรอบแนวคิดในการสังเคราะห์วงจรกรองความถี่.....3

2.1 วงจรขยายความนำถ่ายโอน 8

2.2 หลักการของวงจรเลียนแบบตัวเหนี่ยวนำ.....9

2.3 โครงสร้างโดยทั่วไปของวงจรเลียนแบบตัวเหนี่ยวนำ.....11

2.4 สัญลักษณ์ของวงจรขยายเกณฑ์ผลต่างแรงดัน.....14

2.5 วงจรเทียบเคียงของวงจรขยายเกณฑ์ผลต่างแรงดัน.....14

2.6 โครงสร้างภายในของวงจรขยายเกณฑ์ผลต่างแรงดันโดยใช้ OTA.....14

2.7 ระบบของวงจรกรองความถี่.....15

2.8 ผลตอบสนองของวงจรกรองความถี่ต่ำผ่านในทางอุดมคติ.....17

2.9 ผลตอบสนองของวงจรกรองความถี่สูงผ่านในทางอุดมคติ.....18

2.10 ผลตอบสนองของวงจรกรองแถบความถี่ผ่านในทางอุดมคติ.....18

2.11 ผลตอบสนองของวงจรกรองกำจัดแถบความถี่ในทางอุดมคติ.....19

2.12 วงจรเลียนแบบตัวเหนี่ยวนำโดยใช้อุปกรณ์ DVCC จำนวน 2 ตัว ต่อร่วมกับ
ตัวต้านทานจำนวน 2 ตัวและตัวเก็บประจุจำนวน 1 ตัว.....20

2.13 วงจรเลียนแบบตัวเหนี่ยวนำโดยใช้อุปกรณ์ CFOA จำนวน 1 ตัว ต่อร่วมกับ
ตัวต้านทานจำนวน 2 ตัวและตัวเก็บประจุจำนวน 1 ตัว.....21

2.14 วงจรเลียนแบบตัวเหนี่ยวนำโดยใช้อุปกรณ์ DXCCII จำนวน 1 ตัว ต่อร่วมกับ
ตัวต้านทานจำนวน 2 ตัวและตัวเก็บประจุจำนวน 1 ตัว.....22

2.15 วงจรเลียนแบบตัวเหนี่ยวนำโดยใช้อุปกรณ์ OTA จำนวน 4 ตัว ต่อร่วมกับ
ตัวต้านทานจำนวน 1 ตัวและตัวเก็บประจุจำนวน 1 ตัว.....23

2.16 วงจรเลียนแบบตัวเหนี่ยวนำโดยใช้อุปกรณ์ OTRA จำนวน 1 ตัว ต่อร่วมกับ
ตัวต้านทานจำนวน 3 ตัวและตัวเก็บประจุจำนวน 2 ตัว.....23

2.17 วงจรเลียนแบบตัวเหนี่ยวนำโดยใช้อุปกรณ์ DXCCII จำนวน 1 ตัว ต่อร่วมกับ
ตัวต้านทานจำนวน 2 ตัวและตัวเก็บประจุจำนวน 1 ตัว.....24

2.18 วงจรเลียนแบบตัวเหนี่ยวนำโดยใช้อุปกรณ์ DDCC จำนวน 1 ตัว ต่อร่วมกับ
ตัวต้านทานจำนวน 2 ตัวและตัวเก็บประจุจำนวน 1 ตัว.....25

3.1 แผนผังขั้นตอนการดำเนินงานวิจัยการสังเคราะห์และออกแบบวงจร.....26

3.2 วงจรตัวเหนี่ยวนำขนานกับตัวต้านทาน.....27

สารบัญภาพ (ต่อ)

ภาพที่ **หน้า**

3.3 การสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน....29

3.4 วงจรอินติเกรเตอร์และวงจรแปลงแรงดันเป็นกระแสเปรียบเทียบกับวงจรโดยใช้ VDGA....32

3.5 ค่าของความจุและค่าความต้านทานแฝงที่ขั้วของ VDGA....39

3.6 วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานกรณีมีค่าของความจุและ
ค่าความต้านทานแฝงที่ขั้วของ VDGA....40

3.7 วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานกรณีมีค่าของความจุและ
ค่าความต้านทานแฝงที่ขั้ว z ของ VDGA....40

3.8 วงจรเทียบเคียงตัวเหนี่ยวนำขนานกับตัวต้านทานที่มีผลกระทบจากค่าของความจุและ
ค่าความต้านทานแฝงเฉพาะขั้ว z ของ VDGA....43

3.9 วงจรเทียบเคียงตัวเหนี่ยวนำขนานกับตัวต้านทานที่มีผลกระทบจากค่าของความจุและ
ค่าความต้านทานแฝงที่ขั้ว n, w และ z ของ VDGA....43

3.10 วงจรกรองความถี่หลายหน้าที่ทำงานในโหมดแรงดัน....44

3.11 วงจรกรองความถี่หลายหน้าที่ทำงานในโหมดแรงดันโดยใช้ VDGA....47

3.12 วงจรกรองความถี่ที่มีผลกระทบจากค่าของความจุและค่าความต้านทานแฝงที่ขั้วของ VDGA..55

3.13 วงจรกรองความถี่ที่มีผลกระทบจากค่าของความจุและค่าความต้านทานแฝง
ที่ขั้วของ VDGA เมื่อแทนตัวอุปกรณ์ในวงจรด้วยแอดมิแตนซ์....55

4.1 วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานที่นำเสนอด้วยโปรแกรม PSPICE....67

4.2 อินพุตอิมพีแดนซ์ของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน....67

4.3 อินพุตอินพีแดนซ์เมื่อเปลี่ยนค่ากระแสไบอัส I_{B1}....68

4.4 อินพุตอินพีแดนซ์เมื่อเปลี่ยนค่ากระแสไบอัส I_{B2}....68

4.5 อินพุตอินพีแดนซ์เมื่อเปลี่ยนค่ากระแสไบอัส I_{B3}....69

4.6 วงจรกรองความถี่โหมดแรงดันหลายหน้าที่นำเสนอด้วยโปรแกรม PSPICE....69

4.7 ผลตอบสนองของฟังก์ชันกรองความถี่ต่ำผ่าน ความถี่สูงผ่านและกำจัดแถบความถี่....70

4.8 ผลตอบสนองทางเวลาในสภาวะชั่วขณะระหว่างสัญญาณอินพุตและเอาต์พุตของ
ฟังก์ชันกรองความถี่ต่ำผ่าน....71

4.9 ผลตอบสนองทางเวลาในสภาวะชั่วขณะระหว่างสัญญาณอินพุตและเอาต์พุตของ
ฟังก์ชันกรองความถี่สูงผ่าน....72

4.10 ผลตอบสนองทางเวลาในสภาวะชั่วขณะระหว่างสัญญาณอินพุตและเอาต์พุตของ
ฟังก์ชันกรองกำจัดแถบความถี่....73

สารบัญภาพ (ต่อ)

ภาพที่ **หน้า**

4.11 ผลตอบสนองทางความถี่ของฟังก์ชันกรองกำจัดแถบความถี่เมื่อเปลี่ยนค่า I_{B1}, I_{B2}....................74

4.12 ผลตอบสนองทางความถี่ของฟังก์ชันกรองกำจัดแถบความถี่เมื่อเปลี่ยนค่า I_{B3}..........................74

4.13 ค่าความผิดเพี้ยนทางฮาร์โมนิกของฟังก์ชัน LPF, HPF เทียบกับแรงดัน
อินพุตตั้งแต่ $1mV_{p-p}$ – $150mV_{p-p}$..75

4.14 ค่าความผิดเพี้ยนทางฮาร์โมนิกของฟังก์ชัน BRF ที่ f=30kHz และ f=300kHz
เทียบกับแรงดันอินพุตตั้งแต่ $1mV_{p-p}$ – $80mV_{p-p}$ 76

4.15 โครงสร้างภายในของไอซีเบอร์ LM13700 76

4.16 การไบอัสกระแส I_B ควบคุมค่าทรานส์คอนดักแตนซ์โดยใช้ R_B..77

4.17 วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานต่อร่วมกับ R_a ด้วยการต่อวงจรจริง.............78

4.18 ผลตอบสนองของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานต่อร่วมกับ R_a...................78

4.19 วงจรกรองความถี่โหมดแรงดันหลายหน้าที่ใช้ในการต่อวงจรจริง..79

4.20 ผลตอบสนองความถี่ของวงจรกรองความถี่ที่นำเสนอจากการต่อวงจรจริง..............................80

4.21 ผลตอบสนองความถี่ฟังก์ชันกรองกำจัดแถบความถี่เมื่อปรับค่า I_{B1}, I_{B2}
ด้วยการต่อวงจรจริง..81

4.22 ผลตอบสนองความถี่ฟังก์ชันกรองกำจัดแถบความถี่เมื่อปรับค่า I_{B3}
ด้วยการต่อวงจรจริง..81

4.23 สัญญาณที่จุด V_{in} และ V_o ของฟังก์ชันกรองความถี่ต่ำผ่าน..82

4.24 สัญญาณที่จุด V_{in} และ V_o ของฟังก์ชันกรองความถี่สูงผ่าน..83

4.25 สัญญาณที่จุด V_{in} และ V_o ของฟังก์ชันกรองกำจัดแถบความถี่..84

4.26 อินพุตอิมพีแดนซ์ของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน.................................85

4.27 ผลตอบสนองการทำงานของฟังก์ชันกรองความถี่ต่ำผ่านและกรองความถี่สูงผ่าน...................86

4.28 ผลตอบสนองการทำงานของฟังก์ชันกรองกำจัดแถบความถี่..87

4.29 ผลตอบสนองการทำงานของฟังก์ชันกรองความถี่ต่ำผ่านและกรองความถี่สูงผ่าน
จากการต่อวงจรจริง..87

4.30 ผลตอบสนองการทำงานของฟังก์ชันกรองกำจัดแถบความถี่จากการต่อวงจรจริง.....................88

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ในการใช้ขดลวดตัวเหนี่ยวนำเพื่อทำการออกแบบวงจรประมวลผลสัญญาณอนาล็อก ซึ่งเป็นส่วนหนึ่งในองค์ประกอบของวงจรที่มีการใช้พื้นที่ขนาดใหญ่และไม่สามารถควบคุมค่าความเหนี่ยวนำในวงจรรวมได้ แต่อย่างไรก็ตามวงจรขดลวดตัวเหนี่ยวนำขนานกับตัวต้านทานก็มีความสำคัญในการออกแบบวงจรประมวลผลสัญญาณอนาล็อกเช่นกัน ดังนั้น การออกแบบวงจรรวมสำหรับประมวลผลสัญญาณอนาล็อกโดยไม่ใช้ขดลวดตัวเหนี่ยวนำขนานกับตัวต้านทานจึงได้รับความสนใจเป็นอย่างมาก โดยเฉพาะอย่างยิ่งวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานที่สามารถควบคุมด้วยวิธีทางอิเล็กทรอนิกส์

การสังเคราะห์และการออกแบบวงจรประมวลผลสัญญาณอนาล็อกได้มีการมุ่งเน้นไปที่การใช้อุปกรณ์แอคทีฟสำเร็จรูป เนื่องจากทำให้สามารถสร้างวงจรที่มีประสิทธิภาพสูงได้โดยใช้อุปกรณ์แอคทีฟสำเร็จรูปที่มีโครงสร้างไม่ซับซ้อนและมีอุปกรณ์พาสซีฟมาต่อร่วมด้วยไม่มาก อย่างเช่น วงจรขยายเกณฑ์ผลต่างแรงดัน (Voltage Differencing Gain Amplifier : VDGA) (Satansup and Tangsrirat, 2013 : 457-464) เป็นอุปกรณ์แอคทีฟสำเร็จรูปที่สามารถควบคุมการทำงานได้ด้วยวิธีทางอิเล็กทรอนิกส์ อีกทั้งสามารถควบคุมอัตราขยายแรงดันที่ขั้วเอาต์พุตได้ จึงมีความเหมาะสมจะนำมาใช้ในการออกแบบวงจรประมวลผลสัญญาณในโหมดแรงดัน

ในช่วงหลายปีที่ผ่านมาการพัฒนาเทคโนโลยีทางด้านอิเล็กทรอนิกส์ก้าวหน้าไปอย่างรวดเร็ว และมีการพัฒนาวงจรเลียนแบบตัวเหนี่ยวนำไว้ในงานวิจัยก่อนหน้านี้ ซึ่งได้รับการพัฒนามาอย่างต่อเนื่อง แต่วงจรเหล่านั้นยังมีข้อจำกัดดังนี้

1. ใช้อุปกรณ์แอคทีฟสำเร็จรูปมากกว่า 1 ตัว (Horng, 2010 : 407–413), (Longsomboon, et. al. 2011 : 221–224), (Senani, 2012 : 981–987), (Yuce, et. al. 2015 : 2138–2149), (Channumsin, et. al. 2015 : 114–117)

2. ไม่สามารถปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์ (Horng, 2010 : 407–413), (Kaçar and Kuntman, 2011 : 627–631), (Metin, 2011 : 614–618), (Myderrizi, et. al. 2011 : 1074–1081), (Ibrahim, et. al. 2012 : 3–10), (Senani, 2012 : 981–987), (Pandey, et. al. 2014 : 1069–1079), (Yesil and Kacar, 2014 : 1785–1789), (Ghosh and Paul, 2014 : 381–

390), (Yuce, et. al. 2015 : 2138–2149), (Alpaslan and Yuce, 2015 : 3081–3100), (Kacar, et. al. In: 2015)

3. ต้องการการแมทชิ่งกันของอุปกรณ์ในการใช้งาน (Longsomboon, et. al. 2011 : 221–224), (Ibrahim, et. al. 2012 : 3–10), (Senani, 2012 : 981–987), (Pandey, et. al. 2014 : 1069–1079), (Yesil and Kacar, 2014 : 1785–1789)

จากหลักการและเหตุผลในข้างต้น วิทยานิพนธ์นี้มีวัตถุประสงค์เพื่อสังเคราะห์และออกแบบวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานโดยใช้อุปกรณ์แอคทีฟสำเร็จรูป VDGA และตัวเก็บประจุ อย่างละหนึ่งตัว ซึ่งวงจรขนานนี้สามารถควบคุมการทำงานได้ด้วยวิธีทางอิเล็กทรอนิกส์ พร้อมทั้งนำเสนอการออกแบบวงจรกรองความถี่เพื่อเป็นวงจรประยุกต์ใช้งานด้วย

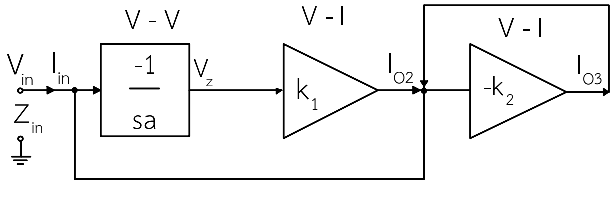
1.2 วัตถุประสงค์ของการวิจัย

1. เพื่อสังเคราะห์และออกแบบวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ VDGA เพียงหนึ่งตัวและการประยุกต์ใช้งาน
2. เพื่อวิเคราะห์สมรรถนะวงจรที่ได้ออกแบบไว้ เมื่อ VDGA มีคุณสมบัติในทางอุดมคติและไม่อุดมคติ
3. เพื่อทดสอบสมรรถนะของวงจรที่ได้ออกแบบไว้ในทางทฤษฎีกับจำลองด้วยโปรแกรม PSPICE และทดสอบต่อวงจรจริง

1.3 กรอบแนวคิดของงานวิจัย

1.3.1 กรอบแนวคิดในการสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน

กรอบแนวความคิดในการสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานประกอบด้วยวงจรอินทิเกรเตอร์โหมดแรงดันหนึ่งตัว ทำงานร่วมกับวงจรแปลงแรงดันเป็นกระแสสองตัว เพื่อให้ได้วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานดังภาพที่ 1.1 โดยที่ a คือค่าคงที่เวลาของอินทิเกรเตอร์ ส่วน k_1 และ k_2 คือค่าอัตราการถ่ายโอนของแรงดันเป็นกระแส



ภาพที่ 1.1 กรอบแนวคิดในการสังเคราะห์วงจร

พิจารณาหาอินพุตอิมพีแดนซ์ของวงจรในภาพที่ 1.1 จะได้สมการอินพุตอิมพีแดนซ์ ในสมการที่ (1.1)

$$Z_{in} = \frac{sa}{k_1} // \frac{1}{k_2} \quad (1.1)$$

จากสมการที่ (1.1) จะได้ค่าความเหนี่ยวนำเสมือน (Equivalent inductance : L_{eq}) และค่าความต้านทานเสมือน (Equivalent resistance : R_{eq}) ดังนี้

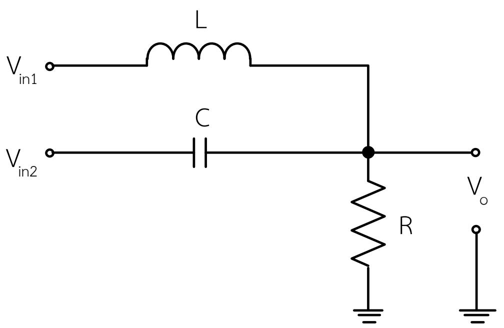
$$L_{eq} = \frac{a}{k_1} \quad (1.2)$$

$$R_{eq} = \frac{1}{k_2} \quad (1.3)$$

ในการปรับเปลี่ยนค่าความเหนี่ยวนำเสมือนสามารถปรับค่าได้จาก a และ k_1 ดังแสดงในสมการที่ (1.2) ส่วนค่าความต้านทานเสมือนสามารถปรับค่าได้จาก k_2 ดังแสดงในสมการที่ (1.3)

1.3.2 กรอบแนวคิดในการสังเคราะห์วงจรกรองความถี่

ในการประยุกต์ใช้งานวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานสามารถนำมาออกแบบเป็นวงจรกรองความถี่ได้โดยใช้หลักการของตัวเหนี่ยวนำ ตัวต้านทาน และตัวเก็บประจุ ต่อร่วมกันเป็นวงจรขนาน จากวงจรจะเพิ่มตัวเก็บประจุเข้ามาในวงจรเพื่อให้ได้สมการลักษณะคุณสมบัติกรองความถี่หลายหน้าที่อันดับที่สอง ดังในภาพที่ 1.2 วงจรกรองความถี่จะป้อนแรงดันอินพุตเข้ามาสองจุดและจุดแรงดันเอาต์พุตหนึ่งจุด โดย V_{in1} จะต่อเข้าที่ตัวเหนี่ยวนำ ส่วน V_{in2} ต่อเข้าที่ตัวเก็บประจุ สามารถให้ผลตอบสนองทางเอาต์พุตจำนวนสามฟังก์ชัน ได้แก่ ฟังก์ชันกรองความถี่ต่ำผ่านความถี่สูงผ่านและกำจัดแถบความถี่



ภาพที่ 1.2 กรอบแนวคิดในการสังเคราะห์วงจรกรองความถี่

วิเคราะห์วงจรที่ในภาพที่ 1.2 เพื่อหาสมการแรงดันเอาต์พุต จะได้สมการแรงดันเอาต์พุตในสมการที่ (1.4)

$$V_O = \frac{s^2 V_{in2} + \left(\frac{1}{LC}\right) V_{in1}}{s^2 + s\left(\frac{1}{RC}\right) + \left(\frac{1}{LC}\right)} \tag{1.4}$$

จากสมการที่ (1.4) สามารถเลือกผลตอบสนองการทำงานได้สามฟังก์ชันจากการกำหนดการป้อนแรงดันอินพุต จะได้ฟังก์ชันถ่ายโอนแต่ละแบบดังนี้

ให้ $V_{in1} = V_{in}$ และ V_{in2} ต่อลงกราวน์จะได้ฟังก์ชันกรองความถี่ต่ำผ่าน (Low Pass Filter) ดังสมการที่ (1.5)

$$\frac{V_O}{V_{in}} = \frac{\left(\frac{1}{LC}\right)}{s^2 + s\left(\frac{1}{RC}\right) + \left(\frac{1}{LC}\right)} \tag{1.5}$$

ให้ $V_{in2} = V_{in}$ และ V_{in1} ต่อลงกราวน์จะได้ฟังก์ชันกรองความถี่สูงผ่าน (High Pass Filter) ดังสมการที่ (1.6)

$$\frac{V_O}{V_{in}} = \frac{s^2}{s^2 + s\left(\frac{1}{RC}\right) + \left(\frac{1}{LC}\right)} \tag{1.6}$$

ให้ $V_{in1} = V_{in2} = V_{in}$ จะได้ฟังก์ชันกรองกำจัดแถบความถี่ (Band Reject Filter) ดังสมการที่ (1.7)

$$\frac{V_O}{V_{in}} = \frac{s^2 + \left(\frac{1}{LC}\right)}{s^2 + s\left(\frac{1}{RC}\right) + \left(\frac{1}{LC}\right)} \tag{1.7}$$

จากสมการทรานเฟอร์ฟังก์ชันที่ได้นั้น สามารถวิเคราะห์หาสมการความถี่ธรรมชาติและค่าควอลิตี้แฟคเตอร์ได้ดังสมการที่ (1.8) และ (1.9) ตามลำดับ

ค่าความถี่ธรรมชาติ
$$\omega_0 = \sqrt{\frac{1}{LC}} \tag{1.8}$$

ค่าควอลิตี้แฟคเตอร์
$$Q = R\sqrt{\frac{C}{L}} \tag{1.9}$$

จากสมการที่ (1.8) และ (1.9) จะเห็นได้ว่าสามารถปรับความถี่ธรรมชาติและควอลิตี้แฟคเตอร์ด้วยการปรับค่า L และค่า C โดยที่ควอลิตี้แฟคเตอร์สามารถปรับอิสระจากความถี่ธรรมชาติโดยการปรับค่า R

1.4 ขอบเขตการวิจัย

1. วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานและการประยุกต์ใช้งาน สามารถควบคุมการทำงานได้ด้วยวิธีทางอิเล็กทรอนิกส์

2. ใช้วงจรขยายเกณฑ์ผลต่างแรงดัน (VDGA) เป็นอุปกรณ์แอคทีฟหนึ่งวงจร โดยปราศจากตัวต้านทานภายนอกเพิ่มเติม

3. ไม่ต้องการการแมทชิ่งกันของอุปกรณ์

4. วงจรสามารถทำงานได้ในย่านความถี่สูงระดับเมกะเฮิรตซ์ (MHz)

5. สามารถประยุกต์ใช้งานออกแบบวงจรกรองความถี่ที่ให้ผลตอบสนองการทำงานเอาต์พุตสามฟังก์ชัน คือ กรองความถี่ต่ำผ่าน กรองความถี่สูงผ่าน และกรองกำจัดแถบความถี่

6. ทดสอบสมรรถนะผ่านการจำลองการทำงานด้วยโปรแกรม PSPICE และต่อวงจรจริงโดยใช้ไอซีเบอร์ LM13700 ต่อร่วมกันเป็นโครงสร้างภายในของอุปกรณ์ VDGA

1.5 นิยามศัพท์เฉพาะที่ใช้ในการวิจัย

1. อุปกรณ์แอคทีฟสำเร็จรูป (Active Building Block : ABB) หมายถึงอุปกรณ์อิเล็กทรอนิกส์ที่มีขั้วอินพุตและเอาต์พุตอยู่ภายในวงจร สามารถนำมาออกแบบและสังเคราะห์เป็นวงจรต่างๆ ซึ่งมีพื้นฐานการทำงานจากอุปกรณ์แอคทีฟชนิดต่าง ๆ เช่น ทรานซิสเตอร์หรือไอซีชนิดต่าง ๆ

2. วงจรขยายเกณฑ์ผลต่างแรงดัน (Voltage Differencing Gain Amplifier : VDGA) วงจรรวมสำเร็จรูปชนิดหนึ่ง เป็นอุปกรณ์อิเล็กทรอนิกส์แบบแอคทีฟ มี 4 ขั้ว ประกอบไปด้วยขั้วอินพุตแรงดัน p และ n ส่วนขั้วเอาต์พุตกระแส คือ ขั้ว z และขั้วเอาต์พุตแรงดัน คือ ขั้ว w สามารถควบคุมการทำงานได้ด้วยวิธีทางอิเล็กทรอนิกส์

3. การสังเคราะห์ (Synthesis) หมายถึง การนำอุปกรณ์แอคทีฟ VDGA และตัวเก็บประจุมาต่อร่วมกัน ให้ได้วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์และนำมาประยุกต์ใช้งานเป็นวงจรกรองความถี่ให้ผลตอบสนองทางเอาต์พุตจำนวนสามฟังก์ชัน ได้แก่ ฟังก์ชันกรองความถี่ต่ำผ่าน กรองความถี่สูงผ่านและกรองกำจัดแถบความถี่ เลือกการตอบสนองฟังก์ชันการทำงานโดยการเลือกอินพุตตามที่กำหนด

4. การควบคุมด้วยวิธีทางอิเล็กทรอนิกส์ (Electronically Control) หมายถึง วิธีการปรับความถี่ธรรมชาติหรือความถี่โพล (Pole frequency: ω_0) และปัจจัยคุณภาพหรือควอลิตี้แฟคเตอร์ (Quality factor: Q) ด้วยการปรับค่ากระแสจากภายนอก

5. วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานโดยใช้ VDGA เพียงหนึ่งตัวและการประยุกต์ใช้งาน (Parallel LR Simulator Using Single VDGA and Its application) หมายถึง วงจรรวมสำเร็จรูปชนิดหนึ่งที่ใช้อุปกรณ์แอคทีฟ VDGA และตัวเก็บประจุมาต่อร่วมกัน ให้ผลตอบสนองอินพุตอิมพีแดนซ์เสมือนการต่อตัวเหนี่ยวนำขนานกับตัวต้านทานและยังสามารถประยุกต์ใช้งานเป็นวงจรกรองความถี่ให้ผลตอบสนองทางเอาต์พุตจำนวนสามฟังก์ชัน ได้แก่ ฟังก์ชันกรองความถี่ต่ำผ่าน ความถี่สูงผ่านและกำจัดแถบความถี่ โดยใช้โครงสร้างวงจรเดียวกัน มีอินพุตและเอาต์พุตเป็นแรงดัน เลือกการตอบสนองฟังก์ชันการทำงานโดยการเลือกอินพุตตามที่กำหนด

บทที่ 2

เอกสารและงานวิจัยที่เกี่ยวข้อง

ในบทนี้จะกล่าวถึง ทฤษฎีพื้นฐานและการหลักการที่เกี่ยวข้องในการทำวิจัย ดังหัวข้อต่อไปนี้

2.1 หลักการทั่วไปของวงจรขยายความนำถ่ายโอน

2.2 หลักการทั่วไปของวงจรเลียนแบบตัวเหนี่ยวนำ

2.3 หลักการทั่วไปของวงจรขยายเกณฑ์ผลต่างแรงดัน

2.4 หลักการทั่วไปของวงจรกรองความถี่

2.5 งานวิจัยที่เกี่ยวข้อง

2.1 หลักการทั่วไปของวงจรขยายความนำถ่ายโอน

ในหลักการของวงจรขยายความนำถ่ายโอน หรือ Operational transconductance amplifier (OTA) ซึ่งเป็นวงจรขยายชนิดหนึ่งที่มีการใช้หลักการเปลี่ยนผันแรงดันและกระแส ซึ่งยังเป็นอุปกรณ์แอคทีฟที่มีการทำงานในลักษณะแรงดันควบคุมแหล่งจ่ายกระแสโดยใช้อัตราการเปลี่ยนแปลงค่าแรงดันไฟฟ้าเป็นกระแสไฟฟ้า เรียกว่า ค่าความนำถ่ายโอน หรือ Transconductance (g_m) ในการออกแบบวงจรขยายความนำถ่ายโอนโดยทั่วไปแล้วจะสร้างมาจากสารกึ่งตัวนำที่อยู่ในรูปแบบของวงจรรวมและมีคุณสมบัติพื้นฐาน คือ มีค่าอินพุตอิมพีแดนซ์และค่าเอาต์พุตอิมพีแดนซ์สูง ส่วนค่าความนำถ่ายโอนสามารถควบคุมได้จากกระแสไบอัสภายนอก ซึ่งความสัมพันธ์ระหว่างกระแสและแรงดันของวงจรขยายความนำถ่ายโอนสามารถแสดงได้ดังสมการต่อไปนี้ (มนตรี ศิริปรัชญานันท์. 2550 : 21)

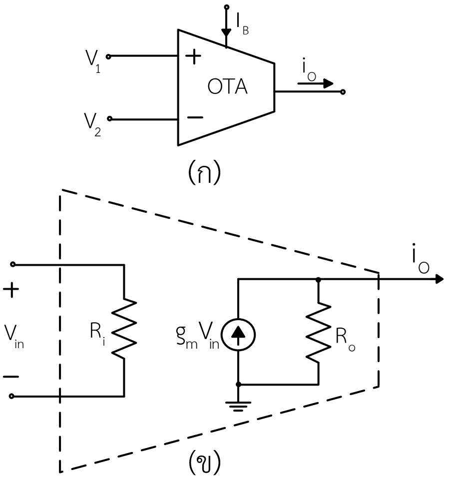
$$i_o = g_m(v_1 - v_2) \qquad \textbf{(2.1)}$$

โดยวงจรขยายความนำถ่ายโอนที่มีโครงสร้างเป็นทรานซิสเตอร์ไบโพลาร์ (Bipolar Junction Transistor) สามารถแสดงค่าความนำถ่ายโอน หรือ g_m ได้ดังนี้

$$g_m = \frac{I_B}{2V_T} \qquad \textbf{(2.2)}$$

เมื่อ V_T คือ ศักดาความร้อน (Thermal voltage) ซึ่งที่อุณหภูมิห้องจะมีค่าประมาณ 26 mV และ I_B คือ กระแสไบอัสจากภายนอก

สำหรับสัญลักษณ์และวงจรเทียบเคียงในทางอุดมคติของวงจรขยายความนำถ่ายโอน ซึ่งแสดงดังภาพที่ 2.1(ก) และ 2.1(ข) ตามลำดับ โดย R_i คือความต้านทานภายในด้านอินพุต ส่วน R_O คือความต้านทานภายในทางด้านเอาต์พุต



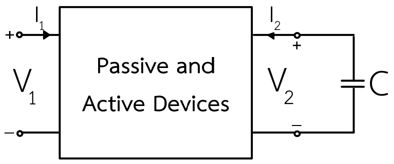
ภาพที่ 2.1 วงจรขยายความนำถ่ายโอน (ก) สัญลักษณ์ (ข) วงจรเทียบเคียง

2.2 หลักการทั่วไปของวงจรเลียนแบบตัวเหนี่ยวนำ

ในหลักการของวงจรเลียนแบบตัวเหนี่ยวนำนั้นต้องอาศัยความสัมพันธ์ระหว่างกระแสและแรงดันของตัวเหนี่ยวนำในทางอุดมคติ เพื่อใช้เป็นองค์ประกอบในการแสดงให้อยู่ของสมการเชิงอนุพันธ์เชิงเส้นอันดับ 1 ดังแสดงสมการต่อไปนี้ (สมคิด แซ่โง้ว. 2546 : 15-19)

$$V_L = L\frac{dI_L}{dt} \qquad \textbf{(2.3)}$$

โดย V_L คือแรงดันที่ตกคร่อมตัวเหนี่ยวนำและ I_L คือกระแสที่ไหลเข้าตัวเหนี่ยวนำ วิธีการของวงจรเลียนแบบตัวเหนี่ยวนำนั้นสามารถสร้างได้โดยการใช้วงจรข่าย 2 ขั้ว ซึ่งจะประกอบด้วยอุปกรณ์พาสซีฟและแอคทีฟ โดยขั้วที่ 1 ต้องการอินพุตอิมพีแดนซ์ของวงจรและขั้วที่ 2 จะต้องต่อกับตัวเก็บประจุ เพื่อเป็นค่าความเหนี่ยวนำ ดังแสดงในภาพที่ 2.2



ภาพที่ 2.2 หลักการของวงจรเลียนแบบตัวเหนี่ยวนำ

จากภาพที่ 2.2 แสดงความสัมพันธ์ระหว่างแรงดันกับกระแสที่ขั้ว 1 และ 2 มีค่าดังต่อไปนี้

$$V_1 = L\frac{dI_1}{dt} \quad (2.4)$$

$$I_2 = -C\frac{dV_2}{dt} \quad (2.5)$$

จากระบบสมการของวงจรข่าย 2 ขั้ว จะได้ดังต่อไปนี้

$$V_1 = R_{11}I_1 + R_{12}I_2 \quad (2.6)$$

$$V_2 = R_{21}I_1 + R_{22}I_2 \quad (2.7)$$

โดย R_{11} คือ ความต้านทานอินพุตเมื่อเปิดวงจรเอาต์พุต
R_{12} คือ ความต้านทานส่งผ่านเมื่อเปิดวงจรอินพุต
R_{21} คือ ความต้านทานส่งผ่านเมื่อเปิดวงจรเอาต์พุต
R_{22} คือ ความต้านทานเอาต์พุตเมื่อเปิดวงจรอินพุต

จากสมการที่ (2.7) แทนลงในสมการที่ (2.5) จะได้ว่า

$$I_2 = -CR_{21}\frac{dI_1}{dt} - CR_{22}\frac{dI_2}{dt} \quad (2.8)$$

จากสมการที่ (2.8) แทนลงในสมการที่ (2.6) จะได้ว่า

$$V_1 = R_{11}I_1 - CR_{12}R_{21}\frac{dI_1}{dt} - CR_{12}R_{22}\frac{dI_2}{dt} \quad \textbf{(2.9)}$$

เมื่อเปรียบเทียบกับสมการที่ (2.4) และ (2.9) พบว่าสมการที่ (2.9) จะต้องมีเงื่อนไขดังต่อไปนี้

$$R_{11} = R_{22} = 0 \quad \textbf{(2.10)}$$

$$R_{12}R_{21} = -\frac{L}{C} \quad \textbf{(2.11)}$$

เมื่อต้องการอินพุตอิมพีแดนซ์เป็นค่าอินดักแตนซ์ที่เป็นบวกสมการที่ (2.11) จะต้องมีเงื่อนไขดังต่อไปนี้

$$R_1 = -R_{12}, R_2 = R_{21} \quad \textbf{(2.12)}$$

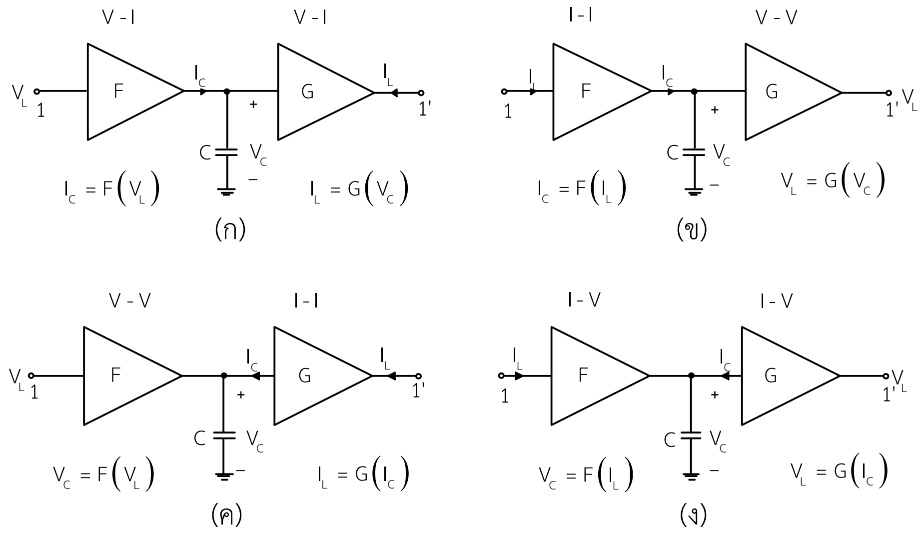
ดังนั้นค่าอินดักแตนซ์มีค่าเท่ากับ CR_1R_2

จากสมการที่ (2.6) และ (2.7) และเงื่อนไขของสมการที่ (2.12) สามารถเขียนเป็นระบบสมการใหม่ได้ดังต่อไปนี้

$$\frac{V_1}{-R_1} = I_2 = F\left(V_1\right) \quad \textbf{(2.13)}$$

$$\frac{V_2}{R_2} = I_1 = G\left(V_2\right) \quad \textbf{(2.14)}$$

จากสมการที่ (2.13) และ (2.14) แสดงให้ทราบถึงการสร้างวงจรเลียนแบบตัวเหนี่ยวนำจะต้องประกอบด้วยอุปกรณ์ในการสร้างความสัมพันธ์ของแรงดันของขั้วที่ 1 ไปยังขั้วที่ 2 ในรูปของกระแสและใช้อุปกรณ์ในการสร้างความสัมพันธ์ของแรงดันของขั้วที่ 2 ไปยังขั้วที่ 1 ในรูปของกระแส โดยขั้วที่ 2 ต่อกับตัวเก็บประจุ อีกทั้งความสัมพันธ์ระหว่างขั้วที่ 1 ไปยังขั้วที่ 2 อาจจะอยู่ในรูปของกระแสกับกระแส และความสัมพันธ์ของแรงดันของขั้วที่ 2 ไปยังขั้วที่ 1 อาจจะอยู่ในรูปของแรงดันกับแรงดัน จากที่กล่าวมาสามารถสรุปความเป็นไปได้ของโครงสร้างการเลียนแบบตัวเหนี่ยวนำ ดังในภาพที่ 2.3



ภาพที่ 2.3 โครงสร้างโดยทั่วไปของวงจรเลียนแบบตัวเหนี่ยวนำ

เมื่อพิจารณาโครงสร้างของการเลียนแบบตัวเหนี่ยวนำในภาพที่ 2.3(ก) โดยที่ F และ G คือตัวผันแปรแรงดันเป็นกระแส (V-I Converter) ตัวอย่างเช่น กระแส I_C เป็นฟังก์ชันของแรงดันที่ตกคร่อมตัวเหนี่ยวนำ V_L และกระแสเอาต์พุต I_L เป็นฟังก์ชันของแรงดันที่ตกคร่อม V_C ดังต่อไปนี้

$$I_C = F(V_L) \quad \textbf{(2.15)}$$

$$I_L = G(V_C) \quad \textbf{(2.16)}$$

การหาอนุพันธ์ของสมการที่ (2.16) ทั้งสองข้างเทียบกับเวลา จะได้

$$\frac{dI_L}{dt} = \frac{dG(V_C)}{dt} \times \frac{d(V_C)}{dt} \quad \textbf{(2.17)}$$

แทนค่า $\frac{d(V_C)}{dt} = \frac{I_C}{C}$ และ I_C จากสมการที่ (2.15) ลงในสมการที่ (2.17) จะได้

$$\frac{dI_L}{dt} = \frac{dG(V_C)}{dV_C} \times \frac{F(V_L)}{C} \quad \textbf{(2.18)}$$

แทนค่า $\frac{dI_L}{dt} = \frac{V_L}{L}$ จะได้ว่า

$$\frac{V_L}{L} = \frac{dG\left(V_C\right)}{dV_C} \times \frac{F(V_L)}{C} \tag{2.19}$$

จากสมการที่ (2.19) แสดงให้เห็นว่าสามารถสร้างวงจรเลียนแบบตัวเหนี่ยวนำ เมื่อกำหนดฟังก์ชัน G มา ดังนั้นค่าอินดักแตนซ์ก็จะขึ้นอยู่กับฟังก์ชันของ F ในลักษณะคล้ายกันฟังก์ชัน F หรือ G ของโครงสร้างวงจรเลียนแบบตัวเหนี่ยวนำในภาพที่ 2.3(ข), (ค) และ (ง) ซึ่งสามารถสร้างได้โดยใช้ความสัมพันธ์ระหว่างแรงดันและกระแสที่สรุปไว้ในตารางที่ 2.1

ตารางที่ 2.1 ความสัมพันธ์ของแรงดันกับกระแสของโครงสร้างวงจรเลียนแบบตัวเหนี่ยวนำ

ภาพที่	ความสัมพันธ์ระหว่างแรงดันและกระแส	
2.3(ก)	$I_C = F\left(V_L\right)$, $I_L = G\left(V_C\right)$	$\frac{dI_L}{dt} = \frac{dG\left(V_C\right)}{dt} \times \frac{d(V_C)}{dt}$ & $\frac{dV_C}{dt} = \frac{F(V_C)}{C}$
2.3(ข)	$I_C = F\left(I_L\right)$, $V_L = G\left(V_C\right)$	$\frac{dI_L}{dt} = \frac{\frac{dI_C}{dt}}{\frac{dF\left(I_L\right)}{dI_L}}$ & $\frac{dI_C}{dt} = C\frac{d}{dt}\frac{\frac{dV_L}{dt}}{\frac{dG\left(V_C\right)}{dV_C}}$
2.3(ค)	$V_C = F\left(V_L\right)$, $I_L = G\left(I_C\right)$	$\frac{dI_L}{dt} = \frac{dG\left(I_C\right)}{dI_C} \times \frac{dI_C}{dt}$ & $C\frac{d^2V_C}{dt^2} = C\frac{d}{dt}\left(\frac{dF\left(V_L\right)}{dV_L}\frac{dV_L}{dt}\right)$
2.3(ง)	$V_C = F\left(I_L\right)$, $V_L = G\left(I_C\right)$	$\frac{dI_L}{dt} = \frac{\frac{dV_C}{dt}}{\frac{dF\left(I_L\right)}{dI_L}}$ & $\frac{dI_C}{dt} = \frac{1}{C}I_C = \frac{G^{-1}\left(V_L\right)}{C}$

จากโครงสร้างในภาพที่ 2.3(ก) ในที่นี้ให้ G คือ ฟังก์ชันเชิงเส้น ดังนั้น I_L มีค่าเท่ากับ

$$I_L = G\left(V_L\right) = G_{m2}V_C \tag{2.20}$$

จากสมการที่ (2.19) จะได้ F เป็นฟังก์ชันของ V_L มีค่าเท่ากับ

$$I_C = F\left(V_L\right) = \left(\frac{C}{LG_{m2}}\right)V_L \tag{2.21}$$

จากสมการที่ (2.21) ฟังก์ชันของ F ที่ได้มีความสัมพันธ์ระหว่าง I_C กับ V_L อย่างเป็นเชิงเส้น ดังนั้น ฟังก์ชัน F สามารถสร้างโดยใช้ทรานคอนดักเตอร์

$$I_C = G_{m1}V_L \tag{2.22}$$

จากความสัมพันธ์ระหว่างสมการที่ (2.21) และ (2.22) สามารถหาค่าอินดักแตนซ์ได้โดย

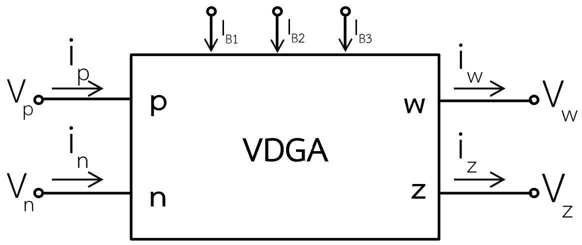
$$G_{m1}V_L = \left(\frac{C}{LG_{m2}}\right)V_L \tag{2.23}$$

$$L = \frac{C}{G_{m1}G_{m2}} \tag{2.24}$$

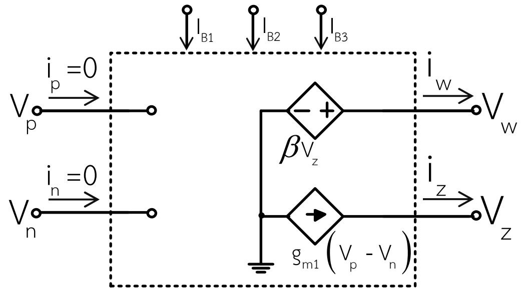
จากสมการที่ (2.24) เป็นการหาค่าอินดักแตนซ์โดยใช้ทรานคอนดักเตอร์จำนวน 2 ตัวกับตัวเก็บประจุ 1 ตัว ซึ่งโครงสร้างแบบนี้เรียกว่า ไจเรเตอร์-ซี

2.3 หลักการทั่วไปของวงจรขยายเกณฑ์ผลต่างแรงดัน

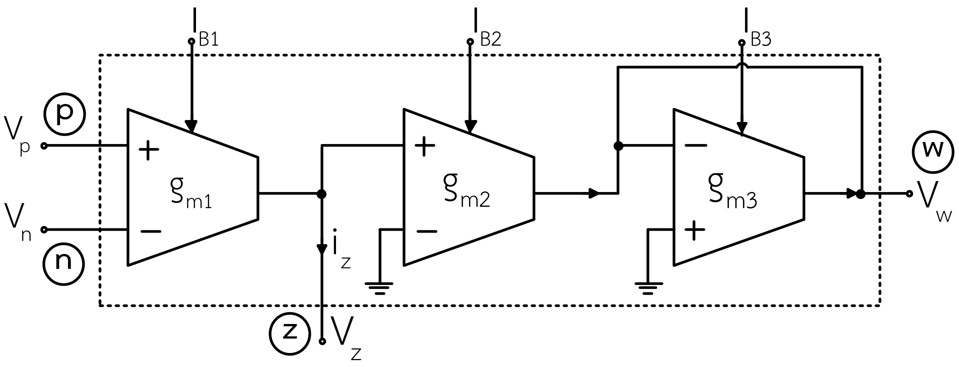
วงจรรวมสำเร็จรูปที่นำมาใช้ในการสังเคราะห์และออกแบบวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน ในวิทยานิพนธ์นี้ คือ VDGA เป็นวงจรที่ทำงานในโหมดของแรงดันและโหมดของกระแส ซึ่ง VDGA มีขั้วในการใช้งานจำนวนสี่ขั้ว ประกอบไปด้วยขั้วอินพุตแรงดัน p และ n ส่วนขั้วเอาต์พุตกระแส คือ ขั้ว z โดยทั้งสามขั้วที่กล่าวมามีค่าอิมพีแดนซ์สูงและขั้วเอาต์พุตแรงดัน คือ ขั้ว w มีค่าอิมพีแดนซ์ต่ำ โดยโครงสร้างภายในใช้ทรานส์คอนดักแตนซ์ (g_m) ต่อร่วมกันเป็นวงจรขยายเกณฑ์ผลต่างแรงดันและทำให้วงจรมีคุณสมบัติสามารถปรับค่าทรานส์คอนดักแตนซ์ได้ด้วยวิธีการปรับกระแสไบอัสจากภายนอก (I_B) ทำให้สะดวกในการนำมาสังเคราะห์และออกแบบวงจรให้สามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ ซึ่งความสัมพันธ์ระหว่างกระแสและแรงดันของ VDGA อธิบายในสมการที่ (2.25) ส่วนสัญลักษณ์ของ VDGA แสดงดังภาพที่ 2.4 ในส่วนวงจรเทียบเคียงของ VDGA แสดงดังภาพที่ 2.5 (Hirunporm and Siripruchyanun, 2018 : 261-265) และโครงสร้างภายในของ วงจรขยายเกณฑ์ผลต่างแรงดันโดยใช้ OTA แสดงดังภาพที่ 2.6 (Satansup and Tangsrirat, 2013 : 457-464)



ภาพที่ 2.4 สัญลักษณ์ของวงจรขยายเกณฑ์ผลต่างแรงดัน



ภาพที่ 2.5 วงจรเทียบเคียงของวงจรขยายเกณฑ์ผลต่างแรงดัน



ภาพที่ 2.6 โครงสร้างภายในของวงจรขยายเกณฑ์ผลต่างแรงดันโดยใช้ OTA

จากภาพที่ 2.6 แสดงความสัมพันธ์ระหว่างแรงดันกับกระแสของ VDGA ได้ดังนี้

$$i_p = i_n = 0, \quad i_z = g_{m1}(v_p - v_n), \quad v_w = \beta v_z \qquad \textbf{(2.25)}$$

เมื่อ

$$\beta = \frac{g_{m2}}{g_{m3}} \qquad \textbf{(2.26)}$$

โดย β คือ อัตราขยายแรงดัน

และ $$g_{mi} = \frac{I_{Bi}}{2V_T} \tag{2.27}$$

2.4 หลักการทั่วไปของวงจรกรองความถี่

วงจรกรองความถี่เป็นวงจรที่มีความสำคัญวงจรหนึ่งในระบบสื่อสารโทรคมนาคม ซึ่งเป็นวงจรพื้นฐานที่ยอมให้สัญญาณที่มีความถี่ที่กำหนดไว้ผ่านไปได้และลดทอนสัญญาณ (Attenuation) ที่มีความถี่ที่ไม่ต้องการ สามารถแบ่งประเภทของวงจรกรองความถี่ตามหลักการทำงานและการเลือกใช้อุปกรณ์ในการสังเคราะห์และออกแบบได้เป็น 2 ประเภท คือ วงจรกรองความถี่แบบพาสซีฟ (Passive Filter) ซึ่งเป็นวงจรกรองความถี่ที่สร้างจากอุปกรณ์พาสซีฟ เช่น ตัวต้านทาน ตัวเหนี่ยวนำ และตัวเก็บประจุ และวงจรกรองความถี่อีกประเภทหนึ่ง คือ วงจรกรองความถี่แบบแอคทีฟ (Active Filter)ซึ่งเป็นวงจรกรองความถี่ที่สร้างจากอุปกรณ์แอคทีฟ เช่น ออปแอมป์ OTA วงจรขยายเกณฑ์ผลต่างแรงดัน ฯลฯ ต่อร่วมกับอุปกรณ์พาสซีฟ เช่น ตัวต้านทานและตัวเก็บประจุ เป็นต้น (จีรสุดา เกสร. 2542 : 20-26)

วงจรกรองความถี่ที่จะกล่าวถึงเป็นหลักการโดยทั่วไปของวงจรกรองความถี่และจะเป็นการกล่าวถึงรูปแบบโดยทั่วไปของสมการการถ่ายโอนของวงจรกรองความถี่แบบแอนะลอกที่มีรูปแบบของสมการถ่ายโอนของวงจรเป็นแบบไบควอด (Biquadratic function) หรือ สมการถ่ายโอนลำดับสองเป็นหลัก ระบบของวงจรกรองความถี่สามารถเขียนแสดงได้ดังภาพที่ 2.7

ภาพที่ 2.7 ระบบของวงจรกรองความถี่

เมื่อ x(t) คือ สัญญาณทางด้านขาเข้า
y(t) คือ สัญญาณทางด้านขาออก
h(t) คือ สัญญาณตอบสนองต่อสัญญาณแบบอิมพัลส์ของระบบ

ถ้าให้วงจรกรองความถี่ภายใต้การพิจารณาเป็นระบบที่มีคุณสมบัติเป็นแบบคอซอล (Casual) เป็นแบบเชิงเส้นและเป็นระบบที่ไม่เปลี่ยนแปลงตามเวลาแล้ว y(t) จะสัมพันธ์กับตัวแปรอื่นสามารถแสดงให้อยู่ในรูปของสมการดังต่อไปนี้

$$y(t) = \int_{0}^{t} h(t - t)x(t)dt \tag{2.29}$$

หรือเมื่อทำการเปลี่ยนแปลงลาปลาซของสมการที่ (2.29) จะได้ผลการแปลงลาปลาซ คือ

$$Y(S) = H(S)X(S) \tag{2.30}$$

โดย Y(S), H(S) และ X(S) คือ ผลการแปลงลาปลาซของ y(t), h(t) และ x(t) ตามลำดับ

เมื่อพิจารณาบนแกนความถี่ s = jω สมการที่ (2.30) สามารถเขียนแสดงอยู่ในรูปส่วนประกอบของขนาดและเฟสได้ดังนี้ คือ

$$\left|Y(S)\right| = \left|H(S)\right|\left|X(S)\right| \tag{2.31}$$

$$\varphi_{Y(j\omega)} = \varphi_{H(j\omega)} + \varphi_{X(j\omega)} \tag{2.32}$$

โดย $\varphi_{Y(j\omega)}$ คือ ค่าเฟสของ Y(jω) , $\varphi_{H(j\omega)}$ คือ ค่าเฟสของ H(jω) และ $\varphi_{X(j\omega)}$ คือ ค่าเฟสของ X(jω)

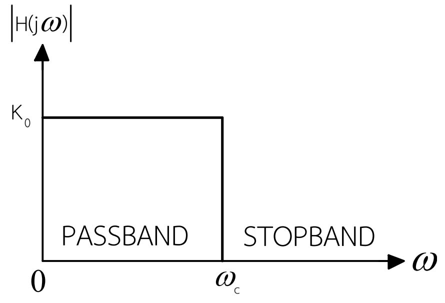
หลักการทั่วไปของวงจรกรองความถี่นั้นก็คือทำหน้าที่ในการแยกสัญญาณที่ไม่ต้องการออกจากสัญญาณที่ต้องการ ตัวอย่างที่เห็นได้ชัด คือ ในสัญญาณวิทยุที่ส่งมาจากทางด้านสถานีส่งนั้นจะเป็นสัญญาณที่มาจากทุกๆสถานีที่ทำการกระจายเสียงรวมทั้งสัญญาณรบกวนที่เกิดขึ้นขณะทำการกระจายเสียง การปรับค่าความถี่เพื่อรับฟังรายการจากสถานีใดสถานีหนึ่งนั้นจะทำได้โดยการกรองเอาสัญญาณของสถานีอื่นๆที่ไม่ต้องการฟังรวมทั้งสัญญาณรบกวนออกให้เหลือเพียงสัญญาณของสถานีที่ต้องการจะรับฟังเท่านั้น โดยเมื่อพิจารณาจากสมการที่ (2.30) จะเห็นได้ว่าขนาดของสัญญาณทางด้านขาออกนั้นเป็นผลคูณของค่าของขนาดสัญญาณขาเข้ากับค่าขนาดของฟังก์ชันของการตอบสนองในเชิงความถี่ของวงจรกรองความถี่ ถ้าหากค่าฟังก์ชันขนาดของ H(jω) มีค่าเท่ากับศูนย์ในช่วงแถบความถี่ระหว่าง ω_{S1} และ ω_{S2} ก็แสดงว่าสัญญาณทางด้านขาออกจะมีค่าขนาดเท่ากับ

ศูนย์ไม่ว่าสัญญาณทางด้านขาเข้านั้นจะมีค่าเท่าใดอยู่ในช่วง (ω_{S1}, ω_{S2}) ซึ่งโดยทั่วไปช่วงความถี่S1 (ω_{S1}, ω_{S2}) จะเรียกว่า แถบหยุด (Stopband) ของวงจร H(jω) นั้น ในทำนองเดียวกันเมื่อค่าฟังก์ชันขนาดของ H(jω) มีค่าไม่เท่ากับศูนย์ ในช่วงแถบความถี่ระหว่าง ω_{P1} และ ω_{P2} จะทำให้สัญญาณทางด้านขาออกจะมีค่าขนาดเป็นไปตามสมการที่ (2.30) ในช่วงความถี่ (ω_{P1}, ω_{P2}) ซึ่งช่วงความถี่นี้มีชื่อเรียกว่าแถบผ่าน (Bandpass) ของวงจร H(jω) นั้น

จากธรรมชาติการตอบสนองของฟังก์ชันขนาด H(jω) ในช่วงของแถบความถี่ที่แตกต่างกันของวงจร ทำให้วงจรกรองความถี่สามารถแบ่งออกเป็นแบบย่อยๆได้อีก 4 แบบตามคุณลักษณะของแถบหยุดและแถบผ่านของวงจร ซึ่งเพื่อให้สะดวกในการอธิบายจึงขอสมมติให้วงจรกรองความถี่ที่จะกล่าวถึงต่อไปนี้เป็นวงจรกรองความถี่ในเชิงอุดมคติ นั่นคือการตอบสนองทางเฟสเป็นแบบเชิงเส้นและมีค่าการสูญเสียทางขนาดเป็นศูนย์ในช่วงแถบผ่านของวงจรและให้การสูญเสียในแถบหยุดของวงจรมีค่าเป็นอนันต์ (H(jω) = 0)

2.4.1 วงจรกรองความถี่แบบความถี่ต่ำผ่าน

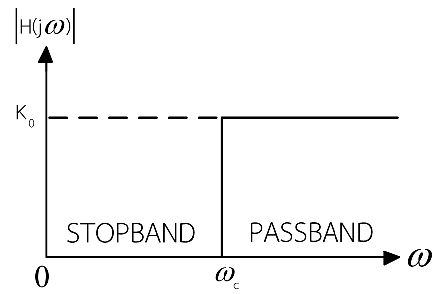
วงจรกรองความถี่แบบความถี่ต่ำผ่านเป็นวงจรกรองความถี่ที่มีแถบความถี่ผ่าน (Passband) อยู่ในช่วงระหว่าง 0 ถึง ความถี่คัทออฟ ω_C ในขณะที่ช่วงความถี่ที่สูงกว่าความถี่คัทออฟจะเป็นช่วงความถี่แถบหยุด (Stopband) เมื่อ K_0 คือ อัตราขยายช่วงแถบผ่าน จะพบว่าการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบความถี่ต่ำผ่านในทางอุดมคตินั้นแสดงดังภาพที่ 2.8



ภาพที่ 2.8 ผลตอบสนองของวงจรกรองความถี่ต่ำผ่านในทางอุดมคติ

2.4.2 วงจรกรองความถี่แบบความถี่สูงผ่าน

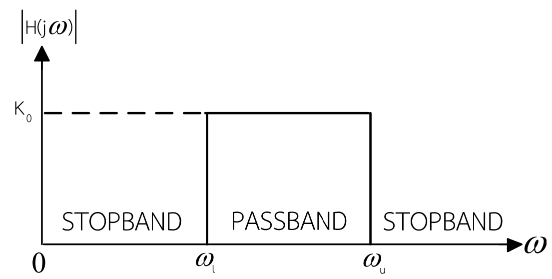
วงจรกรองความถี่แบบความถี่สูงผ่านเป็นวงจรกรองความถี่ที่มีแถบหยุดอยู่ในช่วงความถี่ต่ำระหว่าง 0 ถึง ความถี่คัทออฟ ω_C ในขณะที่วงจรจะยอมให้ความถี่สูงกว่าความถี่คัทออฟผ่านวงจรไปได้ ซึ่งการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่สูงผ่านในแบบอุดมคตินั้นแสดงดังภาพที่ 2.9



ภาพที่ 2.9 ผลตอบสนองของวงจรกรองความถี่สูงผ่านในทางอุดมคติ

2.4.3 วงจรกรองความถี่แบบแถบความถี่ผ่าน

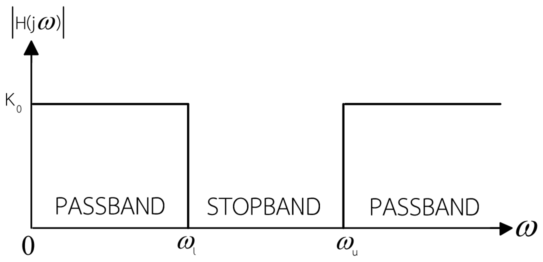
วงจรกรองความถี่แบบแถบความถี่ผ่านเป็นวงจรกรองความถี่ที่มีแถบความถี่ผ่านของวงจรอยู่ในช่วงระหว่างความถี่คัทออฟของความถี่ คือ ω_l และ ω_u ($\omega_u > \omega_l$) ในขณะที่แถบหยุดของวงจรจะมีอยู่ 2 แถบ คือ ในช่วงระหว่างความถี่ 0 ถึง ความถี่คัทออฟ ω_l และในช่วงความถี่ที่สูงกว่าความถี่คัทออฟ ω_u ซึ่งการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบแถบความถี่ผ่านในแบบอุดมคตินั้นแสดงดังภาพที่ 2.10



ภาพที่ 2.10 ผลตอบสนองของวงจรกรองแถบความถี่ผ่านในทางอุดมคติ

2.4.4 วงจรกรองความถี่แบบกำจัดแถบความถี่

วงจรกรองความถี่แบบกำจัดแถบความถี่เป็นวงจรกรองความถี่ที่มีกำจัดแถบความถี่ของวงจรอยู่ในช่วงระหว่างความถี่คัทออฟของความถี่ คือ ω_l และ ω_u ($\omega_u > \omega_l$) ในขณะที่แถบผ่านของวงจรจะมีอยู่ 2 แถบ คือ ในช่วงระหว่างความถี่ 0 ถึง ความถี่คัทออฟ ω_l และในช่วงความถี่ที่สูงกว่าความถี่คัทออฟ ω_u ซึ่งการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองความถี่แบบกำจัดแถบความถี่ในแบบอุดมคตินั้นแสดงดังภาพที่ 2.11



ภาพที่ 2.11 ผลตอบสนองของวงจรกรองกำจัดแถบความถี่ในทางอุดมคติ

วงจรกรองความถี่ที่มีการตอบสนองเชิงความถี่ตามอุดมคตินั้นไม่สามารถสร้างขึ้นมาได้จริง ในทางปฏิบัตินั้นคงใช้วงจรที่มีผลตอบสนองเชิงความถี่ที่ประมาณคล้ายกับผลตอบสนองในอุดมคติมาปฏิบัติการต่างๆเท่านั้น วงจรทางปฏิบัติเบื้องต้น เช่น วงจรกรองความถี่ชนิดที่เรียกว่าวงจรกรองความถี่แบบไบควอดซึ่งคุณสมบัติของวงจรไบควอดนั้นจะมีรูปแบบมาตรฐานดังที่จะกล่าวถึงต่อไปนี้

$$H(S) = K\frac{s^2 + \frac{\omega_Z}{Q_Z} + \omega_z^2}{s^2 + \frac{\omega_P}{Q_P} + \omega_P^2} \tag{2.33}$$

โดย ω_Z, Q_Z, ω_P, Q_P คือค่าพารามิเตอร์ที่แสดงถึงค่าความถี่ของซีโร่ (ω_Z) ค่าควอลิตี้แฟกเตอร์ของซีโร่ (Q_Z) ค่าความถี่ของโพล (ω_P) และค่าควอลิตี้แฟกเตอร์ของโพล (Q_P) ของฟังก์ชันการถ่ายโอน H(s) นั้นตามลำดับ

เมื่อค่าพารามิเตอร์ในสมการที่ (2.33) เปลี่ยนไปจะทำให้ได้วงจรกรองความถี่ชนิดต่างๆ คือ วงจรกรองความถี่แบบความถี่ต่ำผ่าน วงจรกรองความถี่แบบความถี่สูงผ่าน วงจรกรองความถี่แบบแถบความถี่ผ่าน และ วงจรกรองความถี่แบบความถี่หยุดได้ ซึ่งรูปแบบของฟังก์ชันการถ่ายโอนของวงจรกรองสัญญาณแบบต่างๆดังกล่าวนั้นจะมีตามลำดับดังต่อไปนี้

สมการของฟังก์ชันการถ่ายโอนแบบไบควอดของวงจรกรองความถี่ต่ำผ่าน จะมีรูปแบบสมการ คือ

$$H(S) = K\frac{\omega_Z^2}{s^2 + \frac{\omega_P}{Q_P} + \omega_P^2} \tag{2.34}$$

สมการของฟังก์ชันการถ่ายโอนแบบไบควอดของวงจรกรองความถี่สูงผ่าน จะมีรูปแบบสมการ คือ

$$H(S) = K \frac{s^2}{s^2 + \frac{\omega_P}{Q_P} + \omega_P^2} \quad (2.35)$$

สมการของฟังก์ชันการถ่ายโอนแบบไบควอดของวงจรกรองผ่านแถบความถี่ จะมีรูปแบบสมการ คือ

$$H(S) = K \frac{\frac{\omega_Z}{Q_Z}}{s^2 + \frac{\omega_P}{Q_P} + \omega_P^2} \quad (2.36)$$

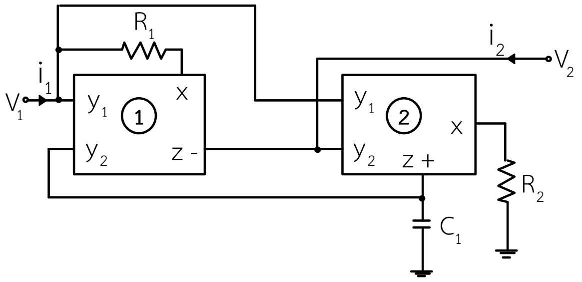
สมการของฟังก์ชันการถ่ายโอนแบบไบควอดของวงจรกรองกำจัดแถบความถี่ จะมีรูปแบบสมการ คือ

$$H(S) = K \frac{s^2 + \omega_Z^2}{s^2 + \frac{\omega_P}{Q_P} + \omega_P^2} \quad (2.37)$$

2.5 งานวิจัยที่เกี่ยวข้อง

การศึกษางานวิจัยเกี่ยวกับวงจรเลียนแบบตัวเหนี่ยวนำที่ผ่านมา แต่ละงานวิจัยจะมีจุดเด่นและข้อกำจัดที่แตกต่างกัน โดยมีรายละเอียดดังนี้

Horng (2010 : 407–413) ได้นำเสนอวงจรเลียนแบบตัวเหนี่ยวนำ ซึ่งใช้อุปกรณ์ Differential Voltage Current Conveyor (DVCC) เป็นอุปกรณ์แอคทีฟจำนวน 2 ตัว ต่อร่วมกับตัวต้านทานจำนวน 2 ตัวและตัวเก็บประจุจำนวน 1 ตัว ดังภาพ 2.12



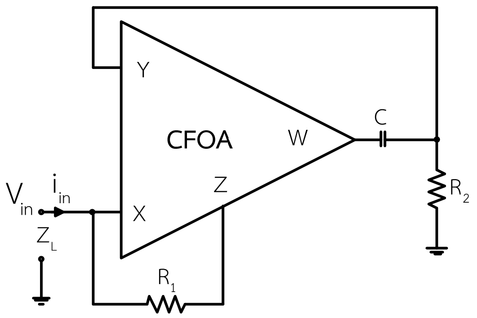
ภาพที่ 2.12 วงจรเลียนแบบตัวเหนี่ยวนำโดยใช้อุปกรณ์ DVCC จำนวน 2 ตัว ต่อร่วมกับตัวต้านทานจำนวน 2 ตัวและตัวเก็บประจุจำนวน 1 ตัว

สมการอิมพีแดนซ์ของตัวเหนี่ยวนำแสดงดังนี้

$$Z_L = sC_1R_1R_2 \quad (2.38)$$

จากภาพที่ 2.12 จุดเด่นของวงจรคือ วงจรไม่ต้องการการแมทชิ่งกันของอุปกรณ์ในการใช้งานและเป็นตัวเหนี่ยวนำ L_{eq} แบบลอย อย่างไรก็ตามวงจรยังจุดด้อยคือ ใช้อุปกรณ์ DVCC จำนวนถึง 2 ตัว ตัวต้านทานจำนวน 2 ตัว และไม่สามารถปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์

Kaçar and Kuntman (2011 : 627–631) ได้นำเสนอวงจรเลียนแบบตัวเหนี่ยวนำ ซึ่งใช้อุปกรณ์ Current-Feedback Op-Amps (CFOA) เป็นอุปกรณ์แอคทีฟจำนวน 1 ตัว ต่อร่วมกับตัวต้านทานจำนวน 2 ตัวและ ตัวเก็บประจุจำนวน 1 ตัว ดังภาพ 2.13 โดยที่ $G_1 = \frac{1}{R_1}, G_2 = \frac{1}{R_2}$



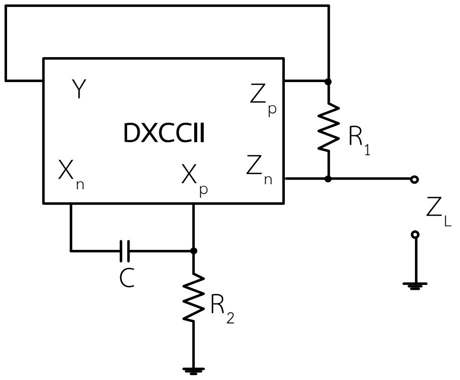
ภาพที่ 2.13 วงจรเลียนแบบตัวเหนี่ยวนำโดยใช้อุปกรณ์ CFOA จำนวน 1 ตัว ต่อร่วมกับตัวต้านทานจำนวน 2 ตัวและตัวเก็บประจุจำนวน 1 ตัว

สมการอิมพีแดนซ์ของตัวเหนี่ยวนำ ซึ่งเป็นแบบลบแสดงดังนี้

$$Z_L = -\frac{sC}{2G_1G_2} \quad (2.39)$$

จากภาพที่ 2.13 จุดเด่นของวงจรคือ วงจรใช้อุปกรณ์ CFOA เพียง 1 ตัวและวงจรไม่ต้องการการแมทชิ่งกันของอุปกรณ์ในการใช้งาน อย่างไรก็ตามวงจรยังจุดด้อยคือ ไม่สามารถปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์และใช้ตัวต้านทานจำนวน 2 ตัว

Metin (2011 : 614–618) ได้นำเสนอวงจรเลียนแบบตัวเหนี่ยวนำ ซึ่งใช้อุปกรณ์ Dual-X Current Conveyor (DXCCII) เป็นอุปกรณ์แอคทีฟจำนวน 1 ตัว ต่อร่วมกับตัวต้านทานจำนวน 2 ตัว และ ตัวเก็บประจุจำนวน 1 ตัว ดังภาพ 2.14 โดยที่ $G_1 = \frac{1}{R_1}, G_2 = \frac{1}{R_2}$



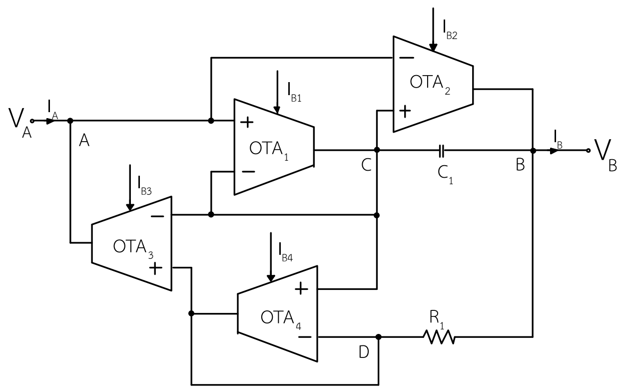
ภาพที่ 2.14 วงจรเลียนแบบตัวเหนี่ยวนำโดยใช้อุปกรณ์ DXCCII จำนวน 1 ตัว ต่อร่วมกับตัวต้านทานจำนวน 2 ตัวและตัวเก็บประจุจำนวน 1 ตัว

สมการอินพุตอิมพีแดนซ์ของตัวเหนี่ยวนำแสดงดังนี้

$$Z_L = \frac{s2C}{G_1 G_2} \tag{2.40}$$

จากภาพที่ 2.14 จุดเด่นของวงจรคือ วงจรใช้อุปกรณ์ DXCCII เพียง 1 ตัวและไม่ต้องการการแมทชิ่งกันของอุปกรณ์ในการใช้งาน อย่างไรก็ตามวงจรยังจุดด้อยคือ ไม่สามารถปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์ ใช้อุปกรณ์ตัวต้านทานจำนวน 2 ตัว

Longsomboon, et. al. (2011 : 221–224) ได้นำเสนอวงจรเลียนแบบตัวเหนี่ยวนำที่สามารถปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์ ซึ่งใช้อุปกรณ์ Operational Transconductance Amplifiers (OTA) เป็นอุปกรณ์แอคทีฟจำนวน 4 ตัว ต่อร่วมกับตัวต้านทานจำนวน 1 ตัวและตัวเก็บประจุจำนวน 1 ตัว แสดงดังภาพ 2.15 จากวงจรเมื่อ $I_{B1}=I_{B2}$, $I_{B3}=I_{B4}$ และ $R_1 g_{m4}$ >> 1 จะได้สมการอิมพีแดนซ์ของตัวเหนี่ยวนำ ดังสมการที่ (2.41)



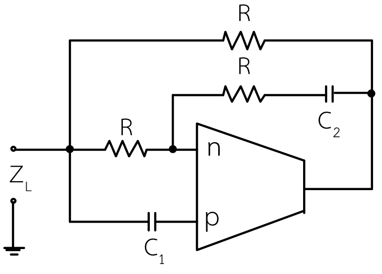
ภาพที่ 2.15 วงจรเลียนแบบตัวเหนี่ยวนำโดยใช้อุปกรณ์ OTA จำนวน 4 ตัว ต่อร่วมกับตัวต้านทานจำนวน 1 ตัวและตัวเก็บประจุจำนวน 1 ตัว

สมการอิมพีแดนซ์ของตัวเหนี่ยวนำแสดงดังนี้

$$Z_L = \frac{(V_A - V_B)}{I_B} = R_1 + \frac{R_1 C_1 s}{g_{m1}} \tag{2.41}$$

จากภาพที่ 2.15 จุดเด่นของวงจรคือ วงจรสามารถปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์ เป็นตัวเหนี่ยวนำ L_{eq} แบบลอย อย่างไรก็ตามวงจรยังจุดด้อยคือ ใช้อุปกรณ์ OTA จำนวนถึง 4 ตัว ใช้อุปกรณ์ตัวต้านทานจำนวน 1 ตัว และการแมทชิ่งกันของอุปกรณ์ในการใช้งานโดย $I_{B1}=I_{B2}$, $I_{B3}=I_{B4}$ และ $R_1 g_{m4} >> 1$

Pandey, et. al. (2014 : 1069–1079) ได้นำเสนอวงจรเลียนแบบตัวเหนี่ยวนำ ซึ่งใช้อุปกรณ์ Operational Transresistance Amplifier (OTRA) เป็นอุปกรณ์แอคทีฟจำนวน 1 ตัว ต่อร่วมกับตัวต้านทานจำนวน 3 ตัว และตัวเก็บประจุจำนวน 2 ตัว ดังภาพ 2.16 โดยที่ $G = \frac{1}{R}$ และการแมทชิ่งกันของอุปกรณ์ในการใช้งานกำหนดให้ตัวต้านทานทั้ง 3 ตัว ต้องมีค่าเท่ากัน และ $C_1=3C_2$



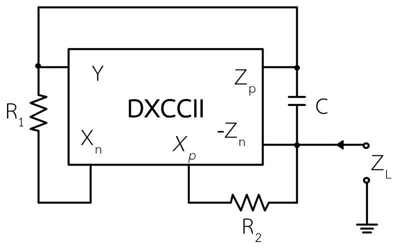
ภาพที่ 2.16 วงจรเลียนแบบตัวเหนี่ยวนำโดยใช้อุปกรณ์ OTRA จำนวน 1 ตัว ต่อร่วมกับตัวต้านทานจำนวน 3 ตัวและตัวเก็บประจุจำนวน 2 ตัว

สมการอิมพีแดนซ์ของตัวเหนี่ยวนำแสดงดังนี้

$$Z_L = \frac{sC_2}{G^2} \quad (2.42)$$

จากภาพที่ 2.16 จุดเด่นของวงจรคือ วงจรใช้อุปกรณ์ OTRA เพียง 1 ตัว อย่างไรก็ตาม วงจรยังจุดด้อยคือ ไม่สามารถปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์และยังต้องการการแมทชิ่งกันของอุปกรณ์ในการใช้งานและใช้อุปกรณ์ตัวต้านทานจำนวน 3 ตัว และ $C_1=3C_2$

Yesil and Kacar (2014 : 1785–1789) ได้นำเสนอวงจรเลียนแบบตัวเหนี่ยวนำ ซึ่งใช้อุปกรณ์ Dual-X Current Conveyor (DXCCII) เป็นอุปกรณ์แอคทีฟจำนวน 1 ตัว ต่อร่วมกับตัวต้านทานจำนวน 2 ตัวและตัวเก็บประจุจำนวน 1 ตัว ดังภาพ 2.17 และการแมทชิ่งกันของอุปกรณ์ในการใช้งานโดยที่ $R_1=2R_2=2R$



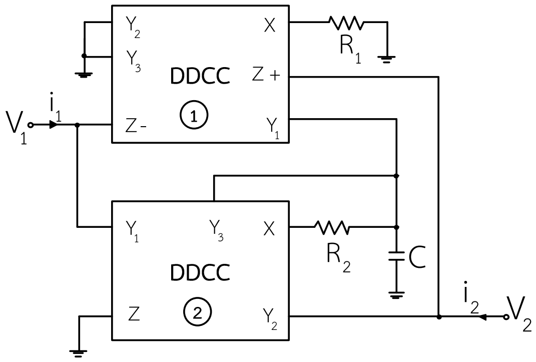
ภาพที่ 2.17 วงจรเลียนแบบตัวเหนี่ยวนำโดยใช้อุปกรณ์ DXCCII จำนวน 1 ตัว ต่อร่วมกับตัวต้านทานจำนวน 2 ตัวและตัวเก็บประจุจำนวน 1 ตัว

สมการอิมพีแดนซ์ของตัวเหนี่ยวนำแสดงดังนี้

$$Z_L = \frac{sCR^2}{2} \quad (2.43)$$

จากภาพที่ 2.17 จุดเด่นของวงจรคือ วงจรใช้อุปกรณ์ DXCCII เพียง 1 ตัว อย่างไรก็ตาม วงจรยังจุดด้อยคือ ไม่สามารถปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์ ต้องการการแมทชิ่งกันของอุปกรณ์ในการใช้งานและใช้อุปกรณ์ตัวต้านทานจำนวน 2 ตัว

Yuce, et. al. (2015 : 2138–2149) ได้นำเสนอวงจรเลียนแบบตัวเหนี่ยวนำ ซึ่งใช้อุปกรณ์ Differential Difference Current Conveyor (DDCC) เป็นอุปกรณ์แอคทีฟจำนวน 2 ตัว ต่อร่วมกับตัวต้านทานจำนวน 2 ตัวและตัวเก็บประจุจำนวน 1 ตัว ดังภาพ 2.18



ภาพที่ 2.18 วงจรเลียนแบบตัวเหนี่ยวนำโดยใช้อุปกรณ์ DDCC จำนวน 2 ตัว ต่อร่วมกับตัวต้านทานจำนวน 2 ตัวและตัวเก็บประจุจำนวน 1 ตัว

สมการอิมพีแดนซ์ของตัวเหนี่ยวนำแสดงดังนี้

$$Z_L = \frac{sCR_1R_2}{\beta_{11}} \tag{2.44}$$

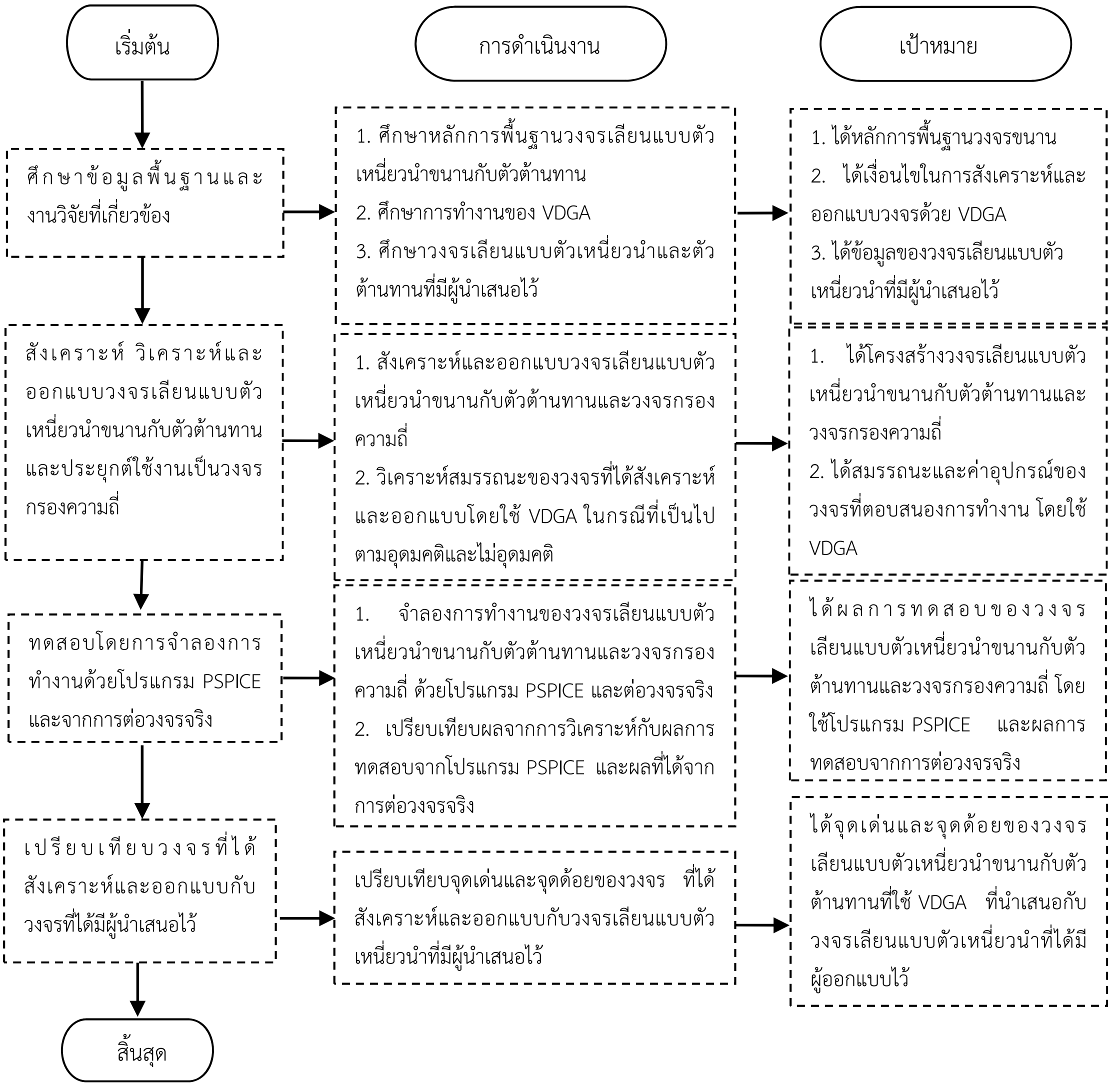
โดยอัตราขยายแรงดัน β_{11} คืออัตราส่วนระหว่างแรงดัน V_x กับ V_{y1} ของ DDCC ตัวที่หนึ่งของวงจร

จากภาพที่ 2.18 จุดเด่นของวงจรคือ วงจรไม่ต้องการการแมทชิ่งกันของอุปกรณ์ในการใช้งาน เป็นตัวเหนี่ยวนำ L_{eq} แบบลอย อย่างไรก็ตามวงจรยังจุดด้อยคือ ใช้อุปกรณ์ DDCC จำนวนถึง 2 ตัว ใช้อุปกรณ์ตัวต้านทานจำนวน 2 ตัว และยังไม่สามารถปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์

จากการศึกษางานวิจัยที่เกี่ยวข้องและได้นำเสนอมาแล้วนั้น เป็นเหตุผลของงานวิจัยที่ได้จัดทำขึ้นนี้มีจุดประสงค์คือต้องการพัฒนาวงจรโดยการสังเคราะห์และออกแบบเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน โดยใช้อุปกรณ์แอคทีฟสำเร็จรูปเพียงหนึ่งตัว ที่สามารถควบคุมการทำงานได้ด้วยวิธีทางอิเล็กทรอนิกส์ ไม่ต้องการการแมทชิ่งกันของอุปกรณ์ในการใช้งานและไม่ต้องใช้อุปกรณ์ตัวต้านทานในวงจร เพื่อแก้ไขจุดด้อยของคุณสมบัติต่างๆที่กล่าวมาแล้วด้วยอุปกรณ์แอคทีฟ VDGA ซึ่งจะกล่าวในบทต่อไป

บทที่ 3
วิธีการดำเนินการวิจัย

จากที่ได้ศึกษาทฤษฎีและงานวิจัยที่เกี่ยวข้องไปแล้ว ในบทนี้จะกล่าวถึงการสังเคราะห์และออกแบบวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานรวมทั้งนำเสนอการออกแบบวงจรกรองความถี่เพื่อเป็นวงจรประยุกต์ใช้งาน โดยใช้อุปกรณ์แอคทีฟสำเร็จรูป VDGA เพียงหนึ่งตัว สามารถควบคุมการทำงานได้ด้วยวิธีทางอิเล็กทรอนิกส์และไม่ต้องการการแมทชิ่งกันของอุปกรณ์ในการใช้งาน เพื่อให้มีสมรรถนะที่ดีขึ้นกว่างานวิจัยที่ผ่านมาตามที่ผู้วิจัยรวบรวมมาไว้แล้วนั้น โดยกระบวนการวิจัยทั้งหมดแสดงแผนผังการดำเนินงานวิจัยได้ดังภาพที่ 3.1



ภาพที่ 3.1 แผนผังขั้นตอนการดำเนินงานวิจัยการสังเคราะห์และออกแบบวงจร

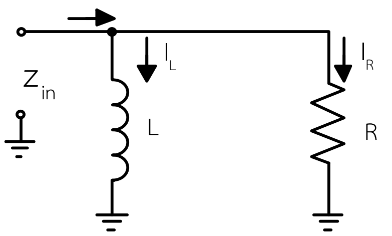
ในภาพที่ 3.1 แสดงวิธีการดำเนินงานวิจัยซึ่งเริ่มต้นที่ศึกษาข้อมูลพื้นฐานและงานวิจัยที่เกี่ยวข้องกับงานวิจัยที่จะสังเคราะห์และออกแบบว่ามีจุดเด่นและข้อกำจัดอย่างไรบ้าง ซึ่งในส่วนนี้ได้ดำเนินการมาแล้วในบทที่ 2 ในบทนี้จะดำเนินการสังเคราะห์และออกแบบวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน อีกทั้งได้นำเสนอการออกแบบวงจรกรองความถี่เพื่อเป็นวงจรประยุกต์ใช้งานด้วย โดยเริ่มต้นจากการกำหนดขอบเขตสมรรถนะของวงจรที่จะออกแบบให้ได้ตามที่ต้องการแล้วจึงทำการสังเคราะห์และออกแบบจากนั้นจึงใช้โปรแกรม PSPICE จำลองการทำงานเพื่อทดสอบสมรรถนะของวงจรที่ได้สังเคราะห์และออกแบบพร้อมทั้งทำการวิเคราะห์แก้ไขปรับแต่งโครงสร้างวงจรเพื่อให้ได้ตามขอบเขตที่กำหนดไว้รวมทั้งอภิปรายผลการจำลองของวงจร จากนั้นจึงนำวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานมาเปรียบเทียบด้านสมรรถนะกับวงจรอื่นที่มีผู้วิจัยได้นำเสนอไว้ โดยถ้าวงจรที่นำเสนอมีสมรรถนะที่ด้อยกว่าวงจรที่มีผู้นำเสนอมาแล้วนั้นต้องทำการวิเคราะห์หาเหตุผลเพิ่มเติม ในส่วนของผลการทดสอบสมรรถนะของวงจรทั้งหมดทั้งจากการจำลองผลและการต่ออุปกรณ์จริงนั้นจะแสดงในบทที่ 4 และในส่วนของบทที่ 5 จะเป็นการสรุปผลการวิจัยและข้อเสนอแนะ

3.1 การสังเคราะห์และวิเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน

กรอบแนวความคิดในการสังเคราะห์และวิเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานจะกล่าวถึงคุณสมบัติของวงจรตัวเหนี่ยวนำขนานกับตัวต้านทานในทางอุดมคติเพื่อเชื่อมโยงไปยังวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานที่สามารถควบคุมค่าความเหนี่ยวนำขนานกับค่าความต้านทานของวงจรโดยวิธีทางอิเล็กทรอนิกส์

3.1.1 วงจรตัวเหนี่ยวนำขนานกับตัวต้านทานในอุดมคติ

ในหัวข้อนี้จะทบทวนคุณสมบัติเบื้องต้นของวงจรตัวเหนี่ยวนำขนานกับตัวต้านทาน ซึ่งมีรายละเอียดดังภาพที่ 3.2 โดยจะพิจารณาหาความต้านทานที่อินพุต (Input impedance) ของวงจรดังรายละเอียดต่อไปนี้



ภาพที่ 3.2 วงจรตัวเหนี่ยวนำขนานกับตัวต้านทาน

จากภาพที่ 3.2 สามารถหาสมการอินพุตอิมพีแดนซ์ได้ดังนี้

$$Z_{in} = \frac{V_{in}}{I_{in}} \tag{3.1}$$

พิจารณาที่จุด V_{in} ได้สมการคุณลักษณะ คือ

$$I_{in} = I_L + I_R \tag{3.2}$$

พิจารณา I_L ได้จาก

$$I_L = \frac{V_{in}}{sL} \tag{3.3}$$

พิจารณา I_R ได้จาก

$$I_R = \frac{V_{in}}{R} \tag{3.4}$$

นำสมการที่ (3.3) และ (3.4) แทนลงในสมการที่ (3.2) จะได้

$$I_{in} = V_{in}\left(\frac{1}{sL} + \frac{1}{R}\right) \tag{3.5}$$

นำสมการที่ (3.5) จัดรูปแบบให้ I_{in} อยู่ข้างเดียวกับ V_{in} จะได้

$$\frac{V_{in}}{I_{in}} = \frac{1}{\frac{1}{sL} + \frac{1}{R}} \tag{3.6}$$

นำ sLR คูณในสมการที่ (3.6) และ $Z_{in} = \frac{V_{in}}{I_{in}}$ จะได้

$$Z_{in} = \frac{sLR}{R + sL} \tag{3.7}$$

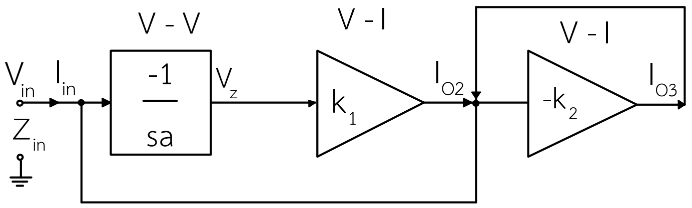
นำ R หารในสมการที่ (3.7) จะได้

$$Z_{in} = \frac{sL}{s\frac{L}{R} + 1} \quad \textbf{(3.8)}$$

สมการที่ (3.8) คือ สมการอินพุตอิมพีแดนซ์ของวงจรตัวเหนี่ยวนำขนานกับตัวต้านทานในทางอุดมคติเพื่อเชื่อมโยงไปยังวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานที่สามารถควบคุมค่าของตัวเหนี่ยวนำกับค่าของตัวต้านทานด้วยวิธีทางอิเล็กทรอนิกส์

3.1.2 การสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานโดยใช้ VDGA

กรอบแนวความคิดในการสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานประกอบด้วยวงจรอินทิเกรเตอร์หนึ่งตัวทำงานร่วมกับวงจรแปลงแรงดันเป็นกระแสสองตัว แสดงดังภาพที่ 3.3



ภาพที่ 3.3 การสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน

จากภาพที่ 3.3 สามารถหาสมการอินพุตอิมพีแดนซ์ได้ดังนี้

$$Z_{in} = \frac{V_{in}}{I_{in}} \quad \textbf{(3.9)}$$

พิจารณาที่จุด V_{in} ได้สมการกระแส เป็น

$$I_{in} + I_{O2} + I_{O3} = 0 \quad \textbf{(3.10)}$$

พิจารณา I_{O2} ได้จาก

$$I_{O2} = V_z k_1 \tag{3.11}$$

พิจารณา V_z ได้จาก

$$V_z = \frac{-V_{in}}{sa} \tag{3.12}$$

นำสมการที่ (3.12) แทนลงในสมการที่ (3.11) จะได้

$$I_{O2} = \frac{-V_{in}}{sa} k_1 \tag{3.13}$$

พิจารณา I_{O3} ได้จาก

$$I_{O3} = -V_{in} k_2 \tag{3.14}$$

นำสมการที่ (3.13) และ (3.14) แทนลงในสมการที่ (3.10) จะได้

$$I_{in} - \frac{V_{in}}{sa} k_1 - V_{in} k_2 = 0 \tag{3.15}$$

นำสมการที่ (3.15) จัดรูปแบบสมการใหม่ จะได้

$$I_{in} = \left(\frac{k_1}{sa} + k_2 \right) V_{in} \tag{3.16}$$

นำสมการที่ (3.16) จัดรูปแบบให้ I_{in} อยู่ข้างเดียวกับ V_{in} จะได้

$$\frac{V_{in}}{I_{in}} = \frac{1}{\frac{k_1}{sa} + k_2} \tag{3.17}$$

นำ sa คูณในสมการที่ (3.17) และ $Z_{in} = \frac{V_{in}}{I_{in}}$ จะได้

$$Z_{in} = \frac{sa}{k_1 + sak_2} \quad \textbf{(3.18)}$$

นำ k_1 หารในสมการที่ (3.18) จะได้

$$Z_{in} = \frac{s\dfrac{a}{k_1}}{s\dfrac{ak_2}{k_1} + 1} \quad \textbf{(3.19)}$$

นำสมการที่ (3.19) เปรียบเทียบกับสมการที่ (3.8) จะได้

$$Z_{in} = \frac{s\dfrac{a}{k_1}}{s\dfrac{ak_2}{k_1} + 1} = \frac{sL_{eq}}{s\dfrac{L_{eq}}{R_{eq}} + 1} \quad \textbf{(3.20)}$$

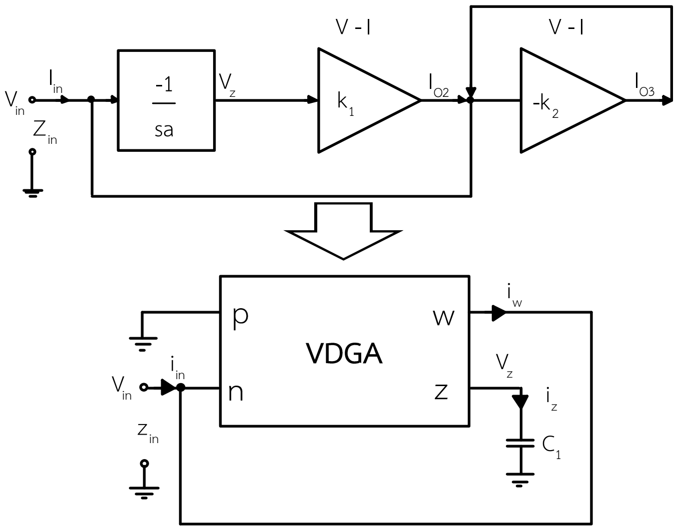
พิจารณาสมการที่ (3.20) สามารถหาค่าตัวเหนี่ยวนำและค่าตัวต้านทานได้ดังนี้

$$L_{eq} = \frac{a}{k_1} \quad \textbf{(3.21)}$$

$$R_{eq} = \frac{1}{k_2} \quad \textbf{(3.22)}$$

สมการที่ (3.19) เป็นสมการอินพุตอิมพีแดนซ์ที่หาได้จากวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน ซึ่งค่าของตัวเหนี่ยวนำเสมือนแสดงในสมการที่ (3.21) ส่วนค่าของตัวต้านทานเสมือนแสดงในสมการที่ (3.22)

จากกรอบแนวความคิดของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน ประกอบด้วยวงจรอินทิเกรเตอร์หนึ่งตัว ทำงานร่วมกับวงจรแปลงแรงดันเป็นกระแสสองตัว สามารถสังเคราะห์วงจรโดยใช้อุปกรณ์ VDGA ซึ่งการทำงานของ g_{m1} ต่อร่วมกับ C_1 เป็นวงจรอินทิเกรเตอร์ ส่วนการทำงานของ g_{m2} เป็นวงจรแปลงแรงดันเป็นกระแส k_1 และการทำงานของ g_{m3} เป็นวงจรแปลงแรงดันเป็นกระแส $-k_2$ สามารถแสดงดังภาพที่ 3.4



ภาพที่ 3.4 วงจรอินทิเกรเตอร์และวงจรแปลงแรงดันเป็นกระแสเปรียบเทียบกับวงจรโดยใช้ VDGA

3.1.3 การวิเคราะห์คุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานโดยใช้ VDGA

ในการวิเคราะห์คุณสมบัติของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานในทางอุดมคติและการวิเคราะห์ผลกระทบต่อวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานในกรณีที่ VDGA ทำงานไม่เป็นไปตามอุดมคติ มีปัจจัยที่ส่งผลกระทบต่อการทำงานของวงจรเป็นไปได้สองกรณี คือ ผลกระทบอันเนื่องมาจากความผิดพลาดของอัตราการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตและผลกระทบอันเนื่องมาจากอุปกรณ์แฝงภายในตัวของ VDGA สามารถแสดงรายละเอียดได้ดังนี้

1. การวิเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานในอุดมคติ

เมื่อพิจารณาวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานโดยใช้อุปกรณ์ VDGA จากภาพที่ 3.4 และใช้คุณสมบัติทางไฟฟ้าของ VDGA ในสมการที่ (3.23)

$$\begin{pmatrix} i_p \\ i_n \\ i_z \\ V_w \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 \\ 0 & 0 & 0 \\ g_{m1} & -g_{m1} & 0 \\ 0 & 0 & \beta \end{pmatrix} \begin{pmatrix} V_p \\ V_n \\ V_z \end{pmatrix} \tag{3.23}$$

พิจารณาแรงดันที่อินพุตของวงจรที่ขั้ว n ของอุปกรณ์ VDGA จะได้

$$V_{in} = V_n = V_w \tag{3.24}$$

พิจารณาที่จุด V_w จะได้สมการคุณลักษณะ คือ

$$V_w = \beta V_z \tag{3.25}$$

พิจารณา β จะได้สมการคุณลักษณะ คือ

$$\beta = \frac{g_{m2}}{g_{m3}} \tag{3.26}$$

พิจารณาวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานในภาพที่ 3.4 จะได้กระแส I_z เป็น

$$I_z = -V_{in} g_{m1} \tag{3.27}$$

พิจารณาที่จุด V_z จะได้สมการคุณลักษณะ คือ

$$V_z = I_z \frac{1}{sC_1} \tag{3.28}$$

นำสมการที่ (3.27) แทนลงในสมการที่ (3.28) จะได้

$$V_z = -V_{in} \frac{g_{m1}}{sC_1} \tag{3.29}$$

พิจารณา I_W ได้จาก

$$I_w = V_z g_{m2} - V_{in} g_{m3} \tag{3.30}$$

นำสมการที่ (3.29) แทนลงในสมการที่ (3.30) จะได้

$$I_w = -V_{in} \frac{g_{m1} g_{m2}}{sC_1} - V_{in} g_{m3} \tag{3.31}$$

พิจารณาที่จุด V_{in} ได้สมการคุณลักษณะ คือ

$$I_{in} + I_w = 0 \tag{3.32}$$

นำสมการที่ (3.31) แทนลงในสมการที่ (3.32) จะได้

$$I_{in} - V_{in}\frac{g_{m1}g_{m2}}{sC_1} - V_{in}g_{m3} = 0 \tag{3.33}$$

นำสมการที่ (3.33) จัดรูปแบบสมการใหม่ จะได้

$$I_{in} = \left(\frac{g_{m1}g_{m2}}{sC_1} + g_{m3}\right)V_{in} \tag{3.34}$$

นำสมการที่ (3.34) จัดรูปแบบให้ I_{in} อยู่ข้างเดียวกับ V_{in} จะได้

$$\frac{V_{in}}{I_{in}} = \frac{1}{\frac{g_{m1}g_{m2}}{sC_1} + g_{m3}} \tag{3.35}$$

นำ sC_1 คูณทั้งเศษและส่วนในสมการที่ (3.35) จะได้

$$\frac{V_{in}}{I_{in}} = \frac{sC_1}{g_{m1}g_{m2} + sC_1g_{m3}} \tag{3.36}$$

นำ $g_{m1}g_{m2}$ หารทั้งเศษและส่วนในสมการที่ (3.36) และ $Z_{in} = \frac{V_{in}}{I_{in}}$ จะได้

$$Z_{in} = \frac{s\frac{C_1}{g_{m1}g_{m2}}}{s\frac{C_1g_{m3}}{g_{m1}g_{m2}} + 1} \tag{3.37}$$

นำสมการที่ (3.37) เปรียบเทียบกับสมการที่ (3.8) จะได้

$$Z_{in} = \frac{s\dfrac{C_1}{g_{m1}g_{m2}}}{s\dfrac{C_1 g_{m3}}{g_{m1}g_{m2}} + 1} = \frac{sL_{eq}}{s\dfrac{L_{eq}}{R_{eq}} + 1} \tag{3.38}$$

พิจารณาสมการที่ (3.38) สามารถหาค่าตัวเหนี่ยวนำและค่าตัวต้านทานได้ดังนี้

$$L_{eq} = \frac{C_1}{g_{m1}g_{m2}} = \frac{4V_T^2 C_1}{I_{B1}I_{B2}} \tag{3.39}$$

$$R_{eq} = \frac{1}{g_{m3}} = \frac{2V_T}{I_{B3}} \tag{3.40}$$

สมการที่ (3.37) เป็นสมการอินพุตอิมพีแดนซ์ที่หาได้จากวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานโดยใช้อุปกรณ์ VDGA ซึ่งค่าของตัวเหนี่ยวนำเสมือนดังแสดงในสมการที่ (3.39) ส่วนค่าของตัวต้านทานเสมือนดังแสดงในสมการที่ (3.40) ซึ่งการปรับค่าความเหนี่ยวนำและค่าความต้านทานสามารถทำได้อย่างอิสระจากกัน โดยการปรับค่าความเหนี่ยวนำด้วยการปรับเปลี่ยนกระแสไบอัส I_{B1} และ I_{B2} ส่วนค่าความต้านทานด้วยการปรับเปลี่ยนกระแสไบอัส I_{B3}

2. การวิเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานเนื่องจากความผิดพลาดของอัตราการส่งผ่านแรงดัน

โครงสร้างภายในของ VDGA ที่แสดงความสัมพันธ์ของแรงดันระหว่างขั้วต่างๆ ในกรณีไม่เป็นไปตามอุดมคติ ซึ่งมีผลกระทบอันเนื่องมาจากความผิดพลาดของอัตราการส่งผ่านแรงดันอินพุตไปยังเอาต์พุต สามารถวิเคราะห์หาสมการคุณลักษณะสมบัติระหว่างอินพุตและเอาต์พุตได้ดังนี้

$$\begin{pmatrix} i_p \\ i_n \\ i_z \\ V_w \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 \\ 0 & 0 & 0 \\ \alpha_p g_{m1} & -\alpha_n g_{m1} & 0 \\ 0 & 0 & \delta\beta \end{pmatrix} \begin{pmatrix} V_p \\ V_n \\ V_z \end{pmatrix} \tag{3.41}$$

พิจารณาสมการที่ (3.41) เมื่อ α_p คือ ความผิดพลาดในการส่งผ่านแรงดัน V_P ไปยังกระแส I_z , α_n คือ ความผิดพลาดในการส่งผ่านแรงดัน V_n ไปยังกระแส I_z และ δ คือ ความผิดพลาดในการส่งผ่านแรงดัน V_z ไปยังแรงดัน V_w ที่เบี่ยงเบนไปจาก β ซึ่งเป็นผลมาจากความผิดพลาดในการทำงานภายในโครงสร้างวงจรของ VDGA ที่ใช้ในการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานสามารถวิเคราะห์หาสมรรถนะของวงจรในกรณีทำงานไม่เป็นอุดมคติดังต่อไปนี้

จากภาพที่ 3.4 และสมการที่ (3.41) วิเคราะห์ที่จุด V_{in} พิจารณาแรงดันที่อินพุตของวงจรที่ขั้ว n ของอุปกรณ์ VDGA จะได้

$$V_{in} = V_n = V_w \tag{3.42}$$

พิจารณาที่จุด V_w จะได้สมการคุณลักษณะ คือ

$$V_w = \delta\beta V_z \tag{3.43}$$

จากสมการที่ (3.43) จะเห็นได้ว่าค่า δ แฝงอยู่กับ V_w ดังนั้นค่า δ จะแฝงอยู่กับ V_{in} ,V_n ด้วยเช่นกัน พิจารณา I_z ได้จาก

$$I_z = -V_{in}\delta\alpha_n g_{m1} \tag{3.44}$$

พิจารณาที่จุด V_z จะได้สมการคุณลักษณะ คือ

$$V_z = I_z \frac{1}{sC_1} \tag{3.45}$$

นำสมการที่ (3.44) แทนลงในสมการที่ (3.45) จะได้

$$V_z = -V_{in} \frac{\delta\alpha_n g_{m1}}{sC_1} \tag{3.46}$$

พิจารณา I_w ได้จาก

$$I_w = V_z g_{m2} - V_{in}\delta g_{m3} \tag{3.47}$$

นำสมการที่ (3.46) แทนลงในสมการที่ (3.47) จะได้

$$I_w = -V_{in}\frac{\delta\alpha g_{m1}g_{m2}}{sC_1} - V_{in}\delta g_{m3} \qquad \textbf{(3.48)}$$

พิจารณาที่โนด V_{in} ได้สมการคุณลักษณะ คือ

$$I_{in} + I_w = 0 \qquad \textbf{(3.49)}$$

นำสมการที่ (3.48) แทนลงในสมการที่ (3.49) จะได้

$$I_{in} - V_{in}\frac{\delta\alpha g_{m1}g_{m2}}{sC_1} - V_{in}\delta g_{m3} = 0 \qquad \textbf{(3.50)}$$

นำสมการที่ (3.50) จัดรูปแบบสมการใหม่ จะได้

$$I_{in} = \left(\frac{\delta\alpha_n g_{m1}g_{m2}}{sC_1} + \delta g_{m3}\right)V_{in} \qquad \textbf{(3.51)}$$

นำสมการที่ (3.51) จัดรูปแบบให้ I_{in} อยู่ข้างเดียวกับ V_{in} จะได้

$$\frac{V_{in}}{I_{in}} = \frac{1}{\dfrac{\delta\alpha_n g_{m1}g_{m2}}{sC_1} + \delta g_{m3}} \qquad \textbf{(3.52)}$$

นำ sC_1 คูณทั้งเศษและส่วนในสมการที่ (3.52) จะได้

$$\frac{V_{in}}{I_{in}} = \frac{sC_1}{\delta\alpha_n g_{m1}g_{m2} + sC_1\delta g_{m3}} \qquad \textbf{(3.53)}$$

นำ $\delta\alpha_n g_{m1} g_{m2}$ หารทั้งเศษและส่วนในสมการที่ (3.53) และ $Z_{in} = \frac{V_{in}}{I_{in}}$ จะได้

$$Z_{in} = \frac{s\dfrac{C_1}{\delta\alpha_n g_{m1} g_{m2}}}{s\dfrac{C_1\delta g_{m3}}{\delta\alpha_n g_{m1} g_{m2}} + 1} \tag{3.54}$$

นำสมการที่ (3.54) เปรียบเทียบกับสมการที่ (3.8) จะได้

$$Z_{in} = \frac{s\dfrac{C_1}{\delta\alpha_n g_{m1} g_{m2}}}{s\dfrac{C_1\delta g_{m3}}{\delta\alpha_n g_{m1} g_{m2}} + 1} = \frac{sL_{eq}}{s\dfrac{L_{eq}}{R_{eq}} + 1} \tag{3.55}$$

พิจารณาสมการที่ (3.55) สามารถหาค่าตัวเหนี่ยวนำและค่าตัวต้านทานได้ดังนี้

$$L_{eq} = \frac{C_1}{\delta\alpha_n g_{m1} g_{m2}} \tag{3.56}$$

$$R_{eq} = \frac{1}{\delta g_{m3}} \tag{3.57}$$

สมการที่ (3.54) เป็นสมการอินพุตอิมพีแดนซ์ที่หาได้จากวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานโดยใช้อุปกรณ์ VDGA พบว่าตัวแปรความผิดพลาด δ, α_n ที่เพิ่มในสมการกรณีไม่เป็นไปตามอุดมคติ ซึ่งมีผลกระทบอันเนื่องมาจากความผิดพลาดของอัตราการส่งผ่านกระแสและแรงดันจากอินพุตไปยังเอาต์พุต ส่วนค่าของตัวเหนี่ยวนำเสมือนดังแสดงในสมการที่ (3.56) ซึ่งจะส่งผลทำให้ค่าของตัวเหนี่ยวนำที่ได้เบี่ยงเบนไปจากค่าในอุดมคติ และค่าของตัวต้านทานเสมือนดังแสดงในสมการที่ (3.57) ซึ่งจะส่งผลทำให้ค่าของตัวต้านทานที่ได้น้อยกว่าค่าในอุดมคติ เนื่องจากตัวแปรความผิดพลาด δ, α_n อยู่ตำแหน่งส่วนของสมการ

3. การวิเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานเนื่องจากอุปกรณ์แฝงภายในตัวของ VDGA

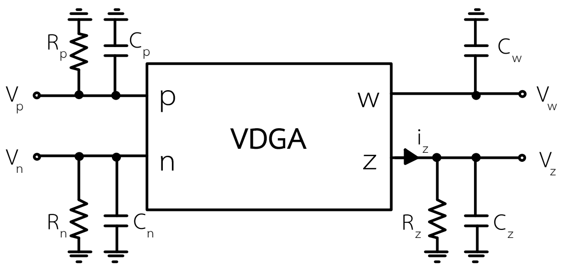
เนื่องจากภายในอุปกรณ์แอกทีฟจะมีค่าความจุและค่าความต้านทานแฝงอยู่แต่ละขั้วของอุปกรณ์ ซึ่งจะมีผลกระทบต่อการทำงานของวงจร จากการใช้งานอุปกรณ์ VDGA สามารถวิเคราะห์หาค่าของความจุและค่าความต้านทานแฝงที่เกิดขึ้นได้ ดังแสดงในภาพที่ 3.5 (Channumsin and Tangsrirat, 2017 : 2686-2695) เมื่อพิจารณาลักษณะอุปกรณ์แฝงที่ขั้วของ VDGA ในสภาวะปกติขั้วที่มีอิมพีแดนซ์สูงของอุปกรณ์จะมีค่าความต้านทานแฝงและค่าความจุแฝงอยู่ เกิดจากปัจจัยทางกายภาพและปัจจัยการผลิตของอุปกรณ์ ซึ่งจะส่งผลกระทบต่อการทำงานของวงจร โดยในเมื่อคำนึงถึงผลกระทบของตัวเก็บประจุและตัวต้านทานแฝงใน VDGA ของแต่ละขั้วดังนี้

ที่ขั้ว p เป็นอินพุตแรงดัน และมีอิมพีแดนซ์สูงจะมีความต้านทานและความจุแฝงเกิดขึ้นดังนี้ R_p และ C_p

ที่ขั้ว n เป็นอินพุตแรงดัน และมีอิมพีแดนซ์สูงจะมีความต้านทานและความจุแฝงเกิดขึ้นดังนี้ R_n และ C_n

ที่ขั้ว z เป็นขั้วเอาต์พุตกระแส และมีอิมพีแดนซ์สูงจะมีความต้านทานและความจุแฝงเกิดขึ้นดังนี้ R_z และ C_z

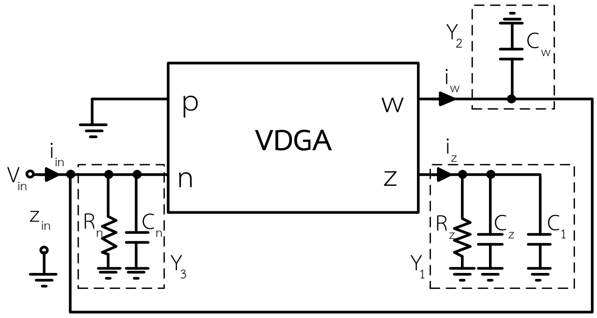
ที่ขั้ว W ซึ่งเป็นขั้วเอาต์พุตแรงดันนั้น เนื่องจากมีอิมพีแดนซ์ของวงจรสูงจะมีความจุแฝงเกิดขึ้นดังนี้ C_w ส่วนค่าความต้านทานแฝงอยู่จะมีค่าความต้านทานเท่ากับ R_{eq} เกิดขึ้นที่ขั้ว w



ภาพที่ 3.5 ค่าของความจุและค่าความต้านทานแฝงที่ขั้วของ VDGA

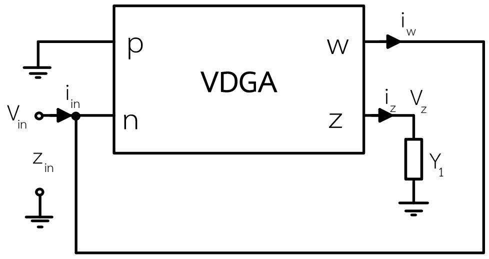
การทำงานของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานที่นำเสนอ ในทางปฏิบัติอุปกรณ์ VDGA ที่ใช้มีค่าความต้านทานแฝงและค่าความจุแฝงที่ขั้วอินพุตแรงดันและขั้วเอาต์พุตแรงดัน ดังนั้นเมื่อวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานทำงานค่าความต้านทานแฝงและค่าความจุแฝงที่อินพุตแรงดันและขั้วเอาต์พุตแรงดันของ VDGA จะส่งผลกระทบต่อการทำงานของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานที่นำเสนอ จากภาพที่ 3.5 จะพิจารณาผลกระทบค่า

อุปกรณ์แฝงที่เกิดขึ้นที่จุดต่างๆ ซึ่งสามารถแสดงความสัมพันธ์ระหว่างแรงดันและกระแส ดังภาพที่ 3.6



ภาพที่ 3.6 วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานกรณีมีค่าของความจุและค่าความต้านทานแฝงที่ขั้วของ VDGA

เนื่องจากความต้านทานและความจุแฝงของวงจร Y_2 และ Y_3 ต่อเป็นวงจรขนานที่ขั้ว V_{in} อยู่แล้ว จึงพิจารณาความต้านทานและความจุแฝงของวงจรเฉพาะ Y_1 ดังภาพที่ 3.7 เพื่อง่ายต่อการพิจารณา กำหนดให้ Y_1 เป็นส่วนกลับความต้านทานแฝงรวมที่เกิดจากความจุแฝงและความต้านทานแฝงในกรณีทำงานที่ความถี่ใดๆ ซึ่งเกิดขึ้นในวงจรมีรายละเอียดดังนี้



ภาพที่ 3.7 วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานกรณีมีค่าของความจุและค่าความต้านทานแฝงที่ขั้ว z ของ VDGA

พิจารณา Y_1 จะได้ดังสมการที่ (3.58)

$$Y_1 = s\left(C_1 + C_z\right) + G_z \quad \textbf{(3.58)}$$

พิจารณา I_z ได้จาก

$$I_z = -V_{in} g_{m1} \quad \textbf{(3.59)}$$

พิจารณาที่จุด V_z จะได้สมการคุณลักษณะ คือ

$$V_z = \frac{I_z}{Y_1} \tag{3.60}$$

นำสมการที่ (3.59) แทนลงในสมการที่ (3.60) จะได้

$$V_z = -V_{in}\frac{g_{m1}}{Y_1} \tag{3.61}$$

พิจารณา I_w ได้จาก

$$I_w = g_{m2}V_z - V_{in}g_{m3} \tag{3.62}$$

นำสมการที่ (3.61) แทนลงในสมการที่ (3.62) จะได้

$$I_w = -V_{in}\frac{g_{m1}g_{m2}}{Y_1} - V_{in}g_{m3} \tag{3.63}$$

พิจารณาที่จุด V_{in} ได้สมการคุณลักษณะ คือ

$$I_{in} + I_w = 0 \tag{3.64}$$

นำสมการที่ (3.63) แทนลงในสมการที่ (3.64) จะได้

$$I_{in} - V_{in}\frac{g_{m1}g_{m2}}{Y_1} - V_{in}g_{m3} = 0 \tag{3.65}$$

นำสมการที่ (3.65) จัดรูปแบบสมการใหม่ จะได้

$$I_{in} = \left(\frac{g_{m1}g_{m2}}{Y_1} + g_{m3}\right)V_{in} \tag{3.66}$$

นำสมการที่ (3.66) จัดรูปแบบให้ I_{in} อยู่ข้างเดียวกับ V_{in} จะได้

$$\frac{V_{in}}{I_{in}} = \frac{1}{\dfrac{g_{m1}g_{m2}}{Y_1} + g_{m3}} \tag{3.67}$$

นำ Y_1 คูณทั้งเศษและส่วนในสมการที่ (3.67) จะได้

$$\frac{V_{in}}{I_{in}} = \frac{Y_1}{g_{m1}g_{m2} + Y_1 g_{m3}} \tag{3.68}$$

นำ $g_{m1}g_{m2}$ หารทั้งเศษและส่วนในสมการที่ (3.68) และ $Z_{in} = \frac{V_{in}}{I_{in}}$ จะได้

$$Z_{in} = \frac{\dfrac{Y_1}{g_{m1}g_{m2}}}{\dfrac{Y_1 g_{m3}}{g_{m1}g_{m2}} + 1} \tag{3.69}$$

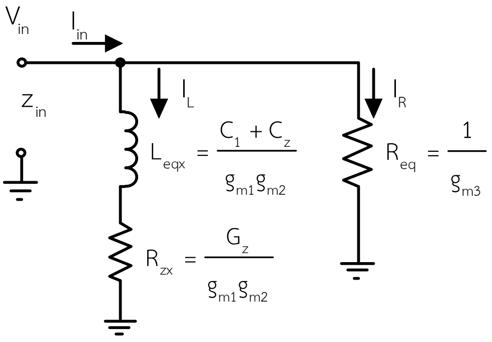
นำสมการที่ (3.58) แทนลงในสมการที่ (3.69) จะได้

$$Z_{in} = \frac{\dfrac{s\left(C_1 + C_z\right) + G_z}{g_{m1}g_{m2}}}{\left[\dfrac{s\left(C_1 + C_z\right) + G_z}{g_{m1}g_{m2}}\right] g_{m3} + 1} \tag{3.70}$$

นำสมการที่ (3.70) จัดสมการใหม่ จะได้

$$Z_{in} = \frac{\left[\dfrac{s\left(C_1 + C_z\right)}{g_{m1}g_{m2}}\right] + \dfrac{G_z}{g_{m1}g_{m2}}}{\left\{\left[\dfrac{s\left(C_1 + C_z\right)}{g_{m1}g_{m2}}\right] + \dfrac{G_z}{g_{m1}g_{m2}}\right\} g_{m3} + 1} \tag{3.71}$$

พิจารณาสมการที่ (3.71) สามารถเทียบเคียงได้ดังนี้

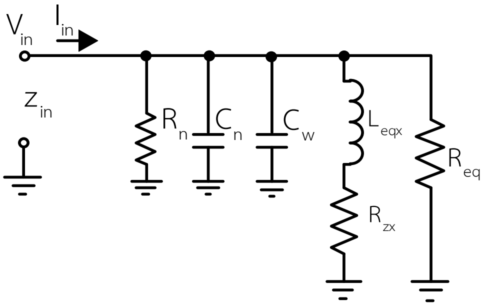


ภาพที่ 3.8 วงจรเทียบเคียงตัวเหนี่ยวนำขนานกับตัวต้านทานที่มีผลกระทบจากค่าของความจุและค่าความต้านทานแฝงเฉพาะขั้ว z ของ VDGA

เมื่อนำความต้านทานและความจุแฝงของวงจร Y_2 และ Y_3 ต่อเป็นวงจรขนานที่ขั้ว V_{in} ในภาพที่ 3.8 สามารถแสดงสมการความต้านทานและความจุแฝงของวงจรได้ดังต่อไปนี้

$$Z_{in} = R_n \;//\; \frac{1}{sC_n} \;//\; \frac{1}{sC_w} \;//\; (sL_{eqx} + R_{zx}) \;//\; R_{eq} \tag{3.72}$$

พิจารณาสมการที่ (3.72) สามารถเทียบเคียงเป็นวงจรที่มีความต้านทานและความจุแฝงได้ดังนี้



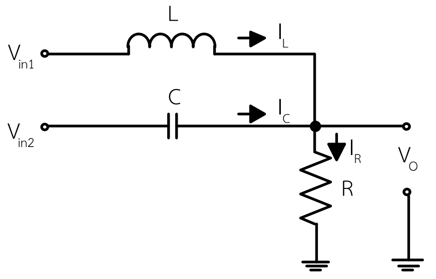
ภาพที่ 3.9 วงจรเทียบเคียงตัวเหนี่ยวนำขนานกับตัวต้านทานที่มีผลกระทบจากค่าของความจุและค่าความต้านทานแฝงที่ขั้ว n, w และ z ของ VDGA

จากการวิเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานในกรณีที่มีผลกระทบจากค่าของความจุและค่าความต้านทานแฝงที่ขั้วของ VDGA ซึ่งพิจารณาจากสมการที่ (3.72) จะเห็นได้ว่าค่าตัวแปรดังกล่าวนั้นเกิดขึ้นจากค่าความต้านทานแฝงและค่าความจุแฝงในโครงสร้างภายในของ VDGA และส่งผลกระทบต่อการทำงานของวงจรในทางปฏิบัติ ทำให้ได้ค่าที่มีความผิดพลาดไม่เป็นไปตามอุดมคติ

3.2 การสังเคราะห์และวิเคราะห์วงจรประยุกต์ใช้งาน

3.2.1 การสังเคราะห์วงจรกรองความถี่

หลักการสังเคราะห์วงจรกรองความถี่จะอาศัยวงจร RLC ขนานดังภาพที่ 3.10 ซึ่งจะมีแรงดันอินพุตเข้ามาสองจุดและแรงดันเอาต์พุตหนึ่งจุด โดย V_{in1} จะต่อเข้าที่ตัวเหนี่ยวนำ ส่วน V_{in2} ต่อเข้าที่ตัวเก็บประจุ C และสามารถให้ผลตอบสนองทางเอาต์พุตจำนวนสามฟังก์ชัน ได้แก่ ฟังก์ชันกรองความถี่ต่ำผ่าน กรองความถี่สูงผ่านและกรองกำจัดแถบความถี่



ภาพที่ 3.10 วงจรกรองความถี่หลายหน้าที่ทำงานในโหมดแรงดัน

จากภาพที่ 3.10 สามารถหาสมการถ่ายโอนฟังก์ชั่นของวงจรกรองความถี่หลายหน้าที่ทำงานในโหมดแรงดันได้ดังต่อไปนี้
พิจารณาที่จุด V_O ใช้ KCL เขียนสมการกระแสได้ดังนี้

$$I_L + I_C = I_R \tag{3.73}$$

พิจารณา I_L ได้จาก

$$I_L = \frac{V_{in1} - V_O}{sL} \tag{3.74}$$

พิจารณา I_C ได้จาก

$$I_C = \left(V_{in2} - V_O\right) sC \tag{3.75}$$

พิจารณา I_R ได้จาก

$$I_R = \frac{V_O}{R} \tag{3.76}$$

นำสมการที่ (3.74), (3.75) และ (3.76) แทนลงในสมการที่ (3.73) จะได้

$$\frac{V_{in1} - V_O}{sL} + \left(V_{in2} - V_O\right) sC = \frac{V_O}{R} \tag{3.77}$$

จากสมการที่ (3.77) จัดรูปแบบให้ V_O อยู่ข้างเดียวกัน จะได้

$$\frac{V_{in1}}{sL} + V_{in2} sC = V_O \left(\frac{1}{sL} + sC + \frac{1}{R} \right) \tag{3.78}$$

จากสมการที่ (3.78) นำ sL คูณเข้าสมการ จะได้

$$V_{in1} + s^2 LCV_{in2} = V_O \left(1 + s^2 LC + \frac{sL}{R} \right) \tag{3.79}$$

จากสมการที่ (3.79) นำ LC หารเข้าสมการ จะได้

$$\left(\frac{1}{LC} \right) V_{in1} + s^2 V_{in2} = V_O \left[s^2 + s \left(\frac{1}{RC} \right) + \frac{1}{LC} \right] \tag{3.80}$$

จากสมการที่ (3.80) จะได้สมการแรงดันเอาต์พุต คือ

$$V_O = \frac{s^2 V_{in2} + \left(\frac{1}{LC} \right) V_{in1}}{s^2 + s \frac{1}{RC} + \frac{1}{LC}} \tag{3.81}$$

พิจารณาสมการที่ (3.81) เป็นสมการแรงดันเอาต์พุตของฟังก์ชันกรองความถี่หลายหน้าที่อันดับที่สอง สามารถกำหนดฟังก์ชันการทำงานได้โดยการต่อสัญญาณ (V_{in}) หรือต่อลงกราวนด์ ให้กับขั้วอินพุตของวงจร จะได้ฟังก์ชันถ่ายโอนแต่ละแบบดังนี้

เมื่อกำหนดให้ $V_{in1} = V_{in}$ และ V_{in2} ต่อลงกราวนด์จะได้ฟังก์ชันถ่ายโอนกรองความถี่ต่ำผ่าน ดังสมการที่ (3.82)

$$\frac{V_O}{V_{in}} = \frac{\frac{1}{LC}}{s^2 + s\frac{1}{RC} + \frac{1}{LC}} \tag{3.82}$$

เมื่อกำหนดให้ V_{in1} ต่อลงกราวนด์ และ $V_{in2} = V_{in}$ จะได้ฟังก์ชันถ่ายโอนกรองความถี่สูงผ่าน ดังสมการที่ (3.83)

$$\frac{V_O}{V_{in}} = \frac{s^2}{s^2 + s\frac{1}{RC} + \frac{1}{LC}} \tag{3.83}$$

เมื่อกำหนดให้ $V_{in1} = V_{in2} = V_{in}$ จะได้ฟังก์ชันถ่ายโอนกรองกำจัดแถบความถี่ ดังสมการที่ (3.84)

$$\frac{V_O}{V_{in}} = \frac{s^2 + \frac{1}{LC}}{s^2 + s\frac{1}{RC} + \frac{1}{LC}} \tag{3.84}$$

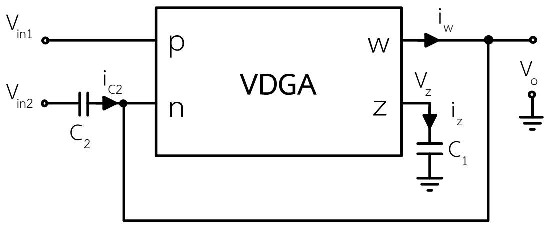
พิจารณาสมการที่ (3.82)-(3.84) จะได้สมการความถี่ธรรมชาติ (ω_0) และควอลิตี้แฟคเตอร์ (Q) ดังสมการที่ (3.85) และ (3.86) ตามลำดับ

$$\omega_0 = \sqrt{\frac{1}{LC}} \tag{3.85}$$

$$Q = R\sqrt{\frac{C}{L}} \tag{3.86}$$

พิจารณาสมการที่ (3.85) และ (3.86) สามารถปรับความถี่ธรรมชาติและควอลิตีแฟคเตอร์ด้วยการปรับค่า L และค่า C โดยที่ควอลิตี้แฟคเตอร์สามารถปรับอิสระจากความถี่ธรรมชาติโดยการปรับค่า R โดยไม่ส่งผลกระทบต่อความถี่ธรรมชาติ

การสังเคราะห์วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานสามารถนำมาออกแบบเป็นวงจรกรองความถี่ได้โดยใช้หลักการของตัวเหนี่ยวนำ ตัวต้านทานและตัวเก็บประจุ ต่อร่วมกันเป็นวงจรขนาน โดยจะเพิ่มตัวเก็บประจุ C_2 เข้ามาในวงจร จากหลักการข้างต้น สามารถสังเคราะห์วงจรกรองความถี่โดยป้อนแรงดันอินพุตเข้ามาสองจุดและแรงดันเอาต์พุตหนึ่งจุด โดย V_{in1} จะต่อเข้าที่ขั้ว p ของ VDGA ส่วน V_{in2} ต่อเข้าที่ตัวเก็บประจุ C_2 และผลตอบสนองทางเอาต์พุตที่ขั้ว w สามารถให้ผลตอบสนองทางเอาต์พุตจำนวนสามฟังก์ชัน ได้แก่ ฟังก์ชันกรองความถี่ต่ำผ่าน กรองความถี่สูงผ่านและกรองกำจัดแถบความถี่ ดังในภาพที่ 3.11



ภาพที่ 3.11 วงจรกรองความถี่หลายหน้าที่ทำงานในโหมดแรงดันโดยใช้ VDGA

3.2.2 การวิเคราะห์คุณสมบัติของวงจรกรองความถี่

ในการวิเคราะห์คุณสมบัติของวงจรกรองความถี่ในอุดมคติและการวิเคราะห์ผลกระทบต่อวงจรกรองความถี่ในกรณีที่ VDGA ทำงานไม่เป็นไปตามอุดคติ มีปัจจัยที่ส่งผลกระทบต่อการทำงานของวงจรเป็นไปได้สองกรณี คือ ผลกระทบอันเนื่องมาจากความผิดพลาดของอัตราการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตและผลกระทบอันเนื่องมาจากอุปกรณ์แฝงภายในตัวของ VDGA สามารถอธิบายได้ดังนี้

1. การวิเคราะห์วงจรกรองความถี่ในอุดมคติ

การวิเคราะห์วงจรกรองความถี่จากภาพที่ 3.11 วงจรกรองความถี่หลายหน้าที่ทำงานในโหมดแรงดันโดยใช้ VDGA สามารถวิเคราะห์หาสมรรถนะของวงจรกรณีทำงานในอุดมคติได้ดังต่อไปนี้ พิจารณาที่จุด V_O หรือแรงดันเอาต์พุตวงจรที่ขั้ว w ของ VDGA เมื่อพิจารณาแรงดันที่เอาต์พุตของวงจรจะได้

$$V_O = V_n = V_w \tag{3.87}$$

พิจารณา I_z ได้จาก

$$I_z = g_{m1}\left(V_{in1} - V_O\right) \tag{3.88}$$

พิจารณาที่จุด V_z จะได้สมการคุณลักษณะ คือ

$$V_z = I_z \frac{1}{sC_1} \tag{3.89}$$

นำสมการที่ (3.88) แทนลงในสมการที่ (3.89) จะได้

$$V_z = \frac{g_{m1}}{sC_1}\left(V_{in1} - V_O\right) \tag{3.90}$$

พิจารณา I_w ได้จาก

$$I_w = V_z g_{m2} - V_O g_{m3} \tag{3.91}$$

นำสมการที่ (3.90) แทนลงในสมการที่ (3.91) จะได้

$$I_w = \left(-\frac{g_{m1}g_{m2}}{sC_1} - g_{m3}\right)V_O + \frac{g_{m1}g_{m2}}{sC_1}V_{in1} \tag{3.92}$$

พิจารณา I_{C2} ได้จาก

$$I_{C2} = sC_2\left(V_O - V_{in2}\right) \tag{3.93}$$

พิจารณาที่จุด V_O จะได้สมการกระแส คือ

$$I_{C2} = I_w \tag{3.94}$$

นำสมการที่ (3.92) และ (3.93) แทนลงในสมการที่ (3.94) จะได้

$$sC_2\left(V_O - V_{in2}\right) = \left(-\frac{g_{m1}g_{m2}}{sC_1} - g_{m3}\right)V_O + \frac{g_{m1}g_{m2}}{sC_1}V_{in1} \quad \textbf{(3.95)}$$

$$\left(\frac{g_{m1}g_{m2}}{sC_1} + g_{m3} + sC_2\right)V_O = \frac{g_{m1}g_{m2}}{sC_1}V_{in1} + sC_2V_{in2} \quad \textbf{(3.96)}$$

จากสมการที่ (3.96) นำ sC_1 คูณเข้าสมการ จะได้

$$\left(g_{m1}g_{m2} + sC_1g_{m3} + s^2C_1C_2\right)V_O = g_{m1}g_{m2}V_{in1} + s^2C_1C_2V_{in2} \quad \textbf{(3.97)}$$

จากสมการที่ (3.97) นำ C_1C_2 หารเข้าสมการ จะได้

$$\left(s^2 + s\frac{g_{m3}}{C_2} + \frac{g_{m1}g_{m2}}{C_1C_2}\right)V_O = s^2V_{in2} + \frac{g_{m1}g_{m2}}{C_1C_2}V_{in1} \quad \textbf{(3.98)}$$

จะได้สมการแรงดันเอาต์พุตของวงจร (V_O) ดังสมการที่ (3.99)

$$V_O = \frac{s^2V_{in2} + \frac{g_{m1}g_{m2}}{C_1C_2}V_{in1}}{s^2 + s\frac{g_{m3}}{C_2} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad \textbf{(3.99)}$$

พิจาณาสมการที่ (3.99) จะพบว่าสามารถเลือกฟังก์ชันการทำงานได้จากการเลือกป้อนสัญญาณที่จุดอินพุตเพื่อให้ได้ฟังก์ชันกรองความถี่ตามที่ต้องการ โดยที่ไม่ต้องการการแมทชิ่งกันของอุปกรณ์จะได้ฟังก์ชันถ่ายโอน แต่ละแบบดังนี้

ให้ $V_{in1} = V_{in}$ และ V_{in2} ต่อลงกราวนด์จะได้ฟังก์ชันกรองความถี่ต่ำผ่าน (Low Pass Filter) ดังสมการที่ (3.100)

$$\frac{V_o}{V_{in}} = \frac{\frac{g_{m1}g_{m2}}{C_1C_2}}{s^2 + s\frac{g_{m3}}{C_2} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad \textbf{(3.100)}$$

ให้ V_{in2} = V_{in} และ V_{in1} ต่อลงกราวนด์จะได้ฟังก์ชันกรองความถี่สูงผ่าน (High Pass Filter) ดังสมการที่ (3.101)

$$\frac{V_o}{V_{in}} = \frac{s^2}{s^2 + s\frac{g_{m3}}{C_2} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad \textbf{(3.101)}$$

ให้ V_{in1} = V_{in2} = V_{in} จะได้ฟังก์ชันกรองกำจัดแถบความถี่ (Band Reject Filter) ดังสมการที่ (3.102)

$$\frac{V_o}{V_{in}} = \frac{s^2 + \frac{g_{m1}g_{m2}}{C_1C_2}}{s^2 + s\frac{g_{m3}}{C_2} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad \textbf{(3.102)}$$

จากสมการที่ (3.100)-(3.103) จะได้สมการความถี่ธรรมชาติ (ω_0) และควอลิตี้แฟคเตอร์ (Q) ดังสมการที่ (3.103) และ (3.104)

$$\omega_o = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad \textbf{(3.103)}$$

$$Q = \frac{1}{g_{m3}}\sqrt{\frac{g_{m1}g_{m2}C_2}{C_1}} \quad \textbf{(3.104)}$$

สมการที่ (3.103) และ (3.104) จะพบว่าสามารถควบคุมความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้แบบอิเล็กทรอนิกส์ นอกจากนี้ยังพบว่าสามารถควบคุมค่าควอลิตี้แฟกเตอร์ด้วย I_{B3} โดยไม่ส่งผลกระทบต่อความถี่ธรรมชาติ

2. การวิเคราะห์ผลกระทบต่อวงจรกรองความถี่เนื่องจากความผิดพลาดของอัตราการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุต

การประยุกต์ใช้งานวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานสามารถนำมาออกแบบเป็นวงจรกรองความถี่ได้โดยใช้หลักการของตัวเหนี่ยวนำ ตัวต้านทาน และตัวเก็บประจุ ต่อร่วมกันเป็นวงจรขนาน จากวงจรจะเพิ่มตัวเก็บประจุ C_2 เข้ามาในวงจร จากหลักการในภาพที่ 3.11 วงจรกรองความถี่จะป้อนแรงดันอินพุตเข้ามาสองจุดและแรงดันเอาต์พุตหนึ่งจุด โดย V_{in1} จะต่อเข้าที่ขั้ว p ของ VDGA ส่วน V_{in2} ต่อเข้าที่ตัวเก็บประจุ C_2 และผลตอบสนองทางเอาต์พุตที่ขั้ว w สามารถ

ให้ผลตอบสนองทางเอาต์พุตจำนวนสามฟังก์ชัน ได้แก่ ฟังก์ชันกรองความถี่ต่ำผ่าน กรองความถี่สูงผ่านและกรองกำจัดแถบความถี่ การวิเคราะห์หาสมรรถนะของวงจรกรองความถี่หลายหน้าที่ทำงานในโหมดแรงดัน ในกรณีทำงานไม่เป็นอุดมคติได้ดังต่อไปนี้

จากภาพที่ 3.11 และสมการที่ (3.41) วิเคราะห์ที่จุด V_O หรือแรงดันเอาต์พุตวงจรที่ขั้ว w ของ VDGA เมื่อพิจารณาแรงดันที่เอาต์พุตของวงจรจะได้

$$V_O = V_n = V_w \tag{3.105}$$

พิจารณาที่จุด V_w จะได้สมการคุณลักษณะ คือ

$$V_w = \delta\beta V_z \tag{3.106}$$

จากสมการที่ (3.106) จะเห็นได้ว่าค่า δ แฝงอยู่กับ V_w ดังนั้นค่า δ จะแฝงอยู่กับ V_O ,V_n ด้วยเช่นกัน พิจารณา I_z ได้จาก

$$I_z = \alpha_p g_{m1} V_{in1} - \delta\alpha_n g_{m1} V_O \tag{3.107}$$

พิจารณาที่จุด V_z จะได้สมการคุณลักษณะ คือ

$$V_z = I_z \frac{1}{sC_1} \tag{3.108}$$

นำสมการที่ (3.107) แทนลงในสมการที่ (3.108) จะได้

$$V_z = \frac{\alpha_p g_{m1} V_{in1} - \delta\alpha_n g_{m1} V_O}{sC_1} \tag{3.109}$$

พิจารณา I_w ได้จาก

$$I_w = g_{m2} V_z - \delta g_{m3} V_O \tag{3.110}$$

นำสมการที่ (3.109) แทนลงในสมการที่ (3.110) จะได้

$$I_w = \frac{g_{m2}\left(\alpha_p g_{m1} V_{in1} - \delta\alpha_n g_{m1} V_O\right)}{sC_1} - \delta g_{m3} V_O \tag{3.111}$$

จัดสมการที่ (3.111) ใหม่ จะได้

$$I_w = \left(-\frac{\delta\alpha_n g_{m1} g_{m2}}{sC_1} - \delta g_{m3}\right) V_O + \frac{\alpha_p g_{m1} g_{m2}}{sC_1} V_{in1} \tag{3.112}$$

พิจารณา I_{C2} ได้จาก

$$I_{C2} = sC_2\left(V_O - V_{in2}\right) \tag{3.113}$$

พิจารณาที่จุด V_O จะได้สมการกระแส คือ

$$I_{C2} = I_w \tag{3.114}$$

นำสมการที่ (3.112),(3.113) แทนลงในสมการที่ (3.114) จะได้

$$sC_2\left(V_O - V_{in2}\right) = \left(-\frac{\delta\alpha_n g_{m1} g_{m2}}{sC_1} - \delta g_{m3}\right) V_O + \frac{\alpha_p g_{m1} g_{m2}}{sC_1} V_{in1} \tag{3.115}$$

จัดสมการที่ (3.115) ให้ V_O อยู่ข้างเดียวกัน จะได้

$$\left(\frac{\delta\alpha_n g_{m1} g_{m2}}{sC_1} + \delta g_{m3} + sC_2\right) V_O = \frac{\alpha_p g_{m1} g_{m2}}{sC_1} V_{in1} + sC_2 V_{in2} \tag{3.116}$$

นำ sC_1 คูณเข้าสมการที่ (3.116) จะได้

$$\left(\delta\alpha_n g_{m1} g_{m2} + sC_1\delta g_{m3} + s^2 C_1 C_2\right) V_O = \alpha_p g_{m1} g_{m2} V_{in1} + s^2 C_1 C_2 V_{in2} \tag{3.117}$$

นำ C_1C_2 หารเข้าสมการที่ (3.117) จะได้

$$\left(s^2 + s\frac{\delta g_{m3}}{C_2} + \frac{\delta \alpha_n g_{m1} g_{m2}}{C_1 C_2} \right) V_O = s^2 V_{in2} + \frac{\alpha_p g_{m1} g_{m2}}{C_1 C_2} V_{in1} \qquad \textbf{(3.118)}$$

จะได้สมการแรงดันเอาต์พุตของวงจร (V_O) ดังสมการที่ (3.119)

$$V_O = \frac{s^2 V_{in2} + \dfrac{\alpha_p g_{m1} g_{m2}}{C_1 C_2} V_{in1}}{s^2 + s\dfrac{\delta g_{m3}}{C_2} + \dfrac{\delta \alpha_n g_{m1} g_{m2}}{C_1 C_2}} \qquad \textbf{(3.119)}$$

จากสมการที่ (3.119) จะพบว่าสามารถเลือกฟังก์ชันการทำงานได้จากการเลือกป้อนสัญญาณที่จุดอินพุตเพื่อให้ได้ฟังก์ชันกรองความถี่ตามที่ต้องการ โดยที่ไม่ต้องการการแมทชิ่งกันของอุปกรณ์จะได้ฟังก์ชันถ่ายโอน แต่ละแบบดังนี้

ให้ $V_{in1} = V_{in}$ และ V_{in2} ต่อลงกราวน์จะได้ฟังก์ชันกรองความถี่ต่ำผ่าน (Low Pass Filter) ดังสมการที่ (3.120)

$$\frac{V_O}{V_{in}} = \frac{\dfrac{\alpha_p g_{m1} g_{m2}}{C_1 C_2}}{s^2 + s\dfrac{\delta g_{m3}}{C_2} + \dfrac{\delta \alpha_n g_{m1} g_{m2}}{C_1 C_2}} \qquad \textbf{(3.120)}$$

ให้ $V_{in2} = V_{in}$ และ V_{in1} ต่อลงกราวน์จะได้ฟังก์ชันกรองความถี่สูงผ่าน (High Pass Filter) ดังสมการที่ (3.121)

$$\frac{V_O}{V_{in}} = \frac{s^2}{s^2 + s\dfrac{\delta g_{m3}}{C_2} + \dfrac{\delta \alpha_n g_{m1} g_{m2}}{C_1 C_2}} \qquad \textbf{(3.121)}$$

ให้ $V_{in1} = V_{in2} = V_{in}$ จะได้ฟังก์ชันกรองกำจัดแถบความถี่ (Band Reject Filter) ดังสมการที่ (3.122)

$$\frac{V_O}{V_{in}} = \frac{s^2 + \dfrac{\alpha_p g_{m1} g_{m2}}{C_1 C_2}}{s^2 + s\dfrac{\delta g_{m3}}{C_2} + \dfrac{\delta \alpha_n g_{m1} g_{m2}}{C_1 C_2}} \qquad \textbf{(3.122)}$$

สมการที่ (3.120)-(3.122) จะได้สมการความถี่ธรรมชาติ (ω_0) และควอลิตี้แฟคเตอร์ (Q) ดังสมการที่ (3.123) และ (3.124)

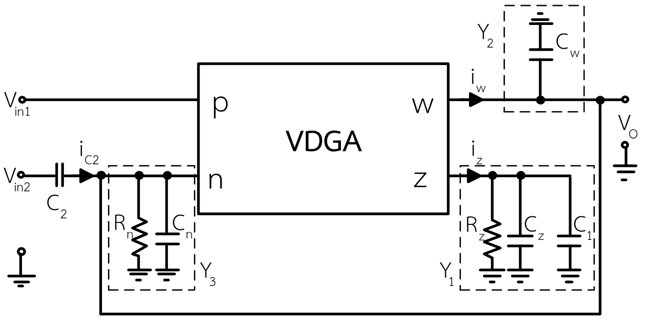
$$\omega_o = \sqrt{\frac{\delta \alpha_n g_{m1} g_{m2}}{C_1 C_2}} \qquad \textbf{(3.123)}$$

$$Q = \frac{1}{g_{m3}} \sqrt{\frac{\alpha_n g_{m1} g_{m2} C_2}{\delta C_1}} \qquad \textbf{(3.124)}$$

เมื่อพิจารณาจากคุณสมบัติฟังก์ชันถ่ายโอนวงจรกรองความถี่โหมดแรงดันหลายหน้าที่ทั้ง 3 แบบที่ได้ทำการวิเคราะห์พบว่าตัวแปรความผิดพลาดที่ α_p, α_n และ δ ที่เพิ่มในสมการการส่งผ่านแรงดันของ VDGA ซึ่งตัวแปรนี้เป็นอัตราค่าความผิดพลาดในการทำงานของวงจรซึ่งจะส่งผลต่อค่าของวงจรขณะทำงานให้เบี่ยงเบนไปจากอุดมคติ

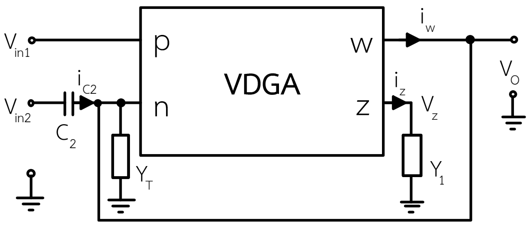
3. การวิเคราะห์ผลกระทบต่อวงจรกรองความถี่เนื่องจากอุปกรณ์แฝงภายในตัวของ VDGA

การทำงานของกรองความถี่ที่นำเสนอ ในทางปฏิบัติอุปกรณ์ VDGA ที่ใช้มีค่าความต้านทานแฝงและค่าความจุแฝงที่ขั้วอินพุตแรงดันและขั้วเอาต์พุตกระแส ดังนั้นเมื่อวงจรกรองความถี่ทำงานค่าความต้านทานแฝงและค่าความจุแฝงที่อินพุตแรงดันและขั้วเอาต์พุตกระแสของ VDGA จะส่งผลกระทบต่อการทำงานของกรองความถี่ที่นำเสนอ จากภาพที่ 3.5 จะพิจารณาผลกระทบค่าอุปกรณ์แฝงที่เกิดขึ้นที่จุดต่างๆ ซึ่งสามารถแสดงความสัมพันธ์ระหว่างแรงดันและกระแส ดังภาพที่ 3.12



ภาพที่ 3.12 วงจรกรองความถี่ที่มีผลกระทบจากค่าของความจุและค่าความต้านทานแฝง ที่ขั้วของ VDGA

เมื่อพิจารณาความต้านทานและความจุแฝงของวงจร โดยให้ $Y_T=Y_2+Y_3$ เพื่อให้ง่ายต่อการพิจารณากำหนดให้ Y_1 และ Y_T เป็นส่วนกลับความต้านทานแฝงรวมที่เกิดจากตัวเก็บประจุแฝงและความต้านทานแฝงรวม ดังภาพที่ 3.13 ซึ่งเกิดขึ้นในวงจรมีรายละเอียดดังนี้



ภาพที่ 3.13 วงจรกรองความถี่ที่มีผลกระทบจากค่าของความจุและค่าความต้านทานแฝง ที่ขั้วของ VDGA เมื่อแทนตัวอุปกรณ์ในวงจรด้วยแอดมิแตนซ์

เมื่อพิจารณาที่จุด Y_1 จะได้ดังสมการที่ (3.125)

$$Y_1 = s\left(C_1 + C_z\right) + G_z \qquad \textbf{(3.125)}$$

พิจารณาที่จุด Y_T จะได้ดังสมการที่ (3.126)

$$Y_T = s\left(C_n + C_w\right) + G_n \qquad \textbf{(3.126)}$$

พิจารณา I_z ได้จาก

$$I_z = \left(V_{in1} - V_o\right) g_{m1} \quad \textbf{(3.127)}$$

พิจารณาที่จุด V_z จะได้สมการคุณลักษณะ คือ

$$V_z = \frac{I_z}{Y_1} \quad \textbf{(3.128)}$$

นำสมการที่ (3.127) แทนลงในสมการที่ (3.128) จะได้

$$V_z = \frac{g_{m1}\left(V_{in1} - V_o\right)}{Y_1} \quad \textbf{(3.129)}$$

พิจารณา I_w ได้จาก

$$I_w = V_z g_{m2} - V_o g_{m3} \quad \textbf{(3.130)}$$

นำสมการที่ (3.129) แทนลงในสมการที่ (3.130) จะได้

$$I_w = \frac{g_{m1} g_{m2}\left(V_{in1} - V_o\right)}{Y_1} - V_o g_{m3} \quad \textbf{(3.131)}$$

นำสมการที่ (3.131) จัดสมการใหม่ จะได้

$$I_w = \left(\frac{-g_{m1} g_{m2}}{Y_1} - g_{m3}\right) V_o + \frac{g_{m1} g_{m2}}{Y_1} V_{in1} \quad \textbf{(3.132)}$$

พิจารณา I_{C2} ได้จาก

$$I_{C2} = sC_2\left(V_{in2} - V_o\right) \quad \textbf{(3.133)}$$

พิจารณา I_{YT} ได้จาก

$$I_{Y_T} = V_o Y_T \quad (3.134)$$

พิจารณาที่จุด V_O ได้สมการคุณลักษณะ คือ

$$I_{C2} + I_w = I_{Y_T} \quad (3.135)$$

นำสมการที่ (3.132), (3.133), (3.134) แทนลงในสมการที่ (3.135) จะได้

$$sC_2\left(V_{in2} - V_o\right) + \left(\frac{-g_{m1}g_{m2}}{Y_1} - g_{m3}\right)V_o + \frac{g_{m1}g_{m2}}{Y_1}V_{in1} = V_o Y_T \quad (3.136)$$

นำสมการที่ (3.136) จัดสมการใหม่ จะได้

$$sC_2 V_{in2} + \left(-sC_2 - \frac{g_{m1}g_{m2}}{Y_1} - g_{m3}\right)V_o + \frac{g_{m1}g_{m2}}{Y_1}V_{in1} = V_o Y_T \quad (3.137)$$

นำ Y_1 คูณเข้าสมการ จะได้

$$sC_2 Y_1 V_{in2} + \left(-sC_2 Y_1 - g_{m1}g_{m2} - g_{m3}Y_1\right)V_o + g_{m1}g_{m2}V_{in1} = V_o Y_T Y_1 \quad (3.138)$$

จัดรูปแบบสมการให้ V_O อยู่ข้างเดียวกัน จะได้

$$\left(Y_1 Y_T + sC_2 Y_1 + g_{m1}g_{m2} + g_{m3}Y_1\right)V_o = sC_2 Y_1 V_{in2} + g_{m1}g_{m2}V_{in1} \quad (3.139)$$

จัดรูปแบบเพื่อให้ได้สมการเอาต์พุต จะได้

$$V_o = \frac{sC_2 Y_1 V_{in2} + g_{m1}g_{m2}V_{in1}}{Y_1 Y_T + sC_2 Y_1 + g_{m1}g_{m2} + g_{m3}Y_1} \quad (3.140)$$

แทนค่า Y_1, Y_T ลงในสมการเอาต์พุต จะได้

$$V_o = \frac{sC_2\left[s\left(C_1+C_z\right)+G_z\right]V_{in2}+g_{m1}g_{m2}V_{in1}}{\left[s\left(C_1+C_z\right)+G_z\right]\left[sC_n+G_n+sC_w\right]+sC_2\left[s\left(C_1+C_z\right)+G_z\right]+g_{m1}g_{m2}+g_{m3}\left[s\left(C_1+C_z\right)+G_z\right]} \quad \textbf{(3.141)}$$

$$V_o = \frac{\left(s^2C_1C_2+s^2C_2C_z+sC_2G_z\right)V_{in2}+g_{m1}g_{m2}V_{in1}}{\left[\begin{array}{l} s^2C_1C_n+sC_1G_n+s^2C_1C_w+s^2C_nC_z+sC_zG_n+s^2C_wC_z+sC_nG_z+G_nG_z \\ +sC_wG_z+s^2C_1C_2+s^2C_2C_z+sC_2G_z+g_{m1}g_{m2}+sg_{m3}C_1+sg_{m3}C_z+g_{m3}G_z \end{array}\right]} \quad \textbf{(3.142)}$$

จัดสมการเอาต์พุตใหม่ จะได้

$$V_o = \frac{\left[s^2\left(C_1C_2+C_2C_z\right)+sC_2G_z\right]V_{in2}+g_{m1}g_{m2}V_{in1}}{\left[s^2\left(\begin{array}{l} C_1C_2+C_1C_n+C_1C_w \\ +C_2C_z+C_nC_z+C_wC_z \end{array}\right)+s\left(\begin{array}{l} g_{m3}C_1+g_{m3}C_z+C_zG_n+C_1G_n \\ +C_nG_z+C_wG_z+C_2G_z \end{array}\right)+\left(\begin{array}{l} g_{m1}g_{m2}+g_{m3}G_z \\ +G_nG_z \end{array}\right)\right]} \quad \textbf{(3.143)}$$

นำ $C_1C_2+C_1C_n+C_1C_w+C_2C_z+C_nC_z+C_wC_z$ หารเข้าสมการ จะได้สมการแรงดันเอาต์พุตของวงจร (V_O) ดังสมการที่ (3.143)

$$V_o = \frac{\left[\dfrac{s^2\left(C_1C_2+C_2C_z\right)+sC_2G_z}{C_1C_2+C_1C_n+C_1C_w+C_2C_z+C_nC_z+C_wC_z}\right]V_{in2}+\left(\dfrac{g_{m1}g_{m2}}{C_1C_2+C_1C_n+C_1C_w+C_2C_z+C_nC_z+C_wC_z}\right)V_{in1}}{\left[s^2+s\left(\dfrac{\begin{array}{l} g_{m3}C_1+g_{m3}C_z+C_zG_n+C_1G_n \\ +C_nG_z+C_wG_z+C_2G_z \end{array}}{\begin{array}{l} C_1C_2+C_1C_n+C_1C_w \\ +C_2C_z+C_nC_z+C_wC_z \end{array}}\right)+\left(\dfrac{g_{m1}g_{m2}+g_{m3}G_z+G_nG_z}{C_1C_2+C_1C_n+C_1C_w+C_2C_z+C_nC_z+C_wC_z}\right)\right]} \quad \textbf{(3.144)}$$

สมการที่ (3.144) จะพบว่าสามารถเลือกฟังก์ชันการทำงานได้จากการเลือกป้อนสัญญาณที่จุดอินพุตเพื่อให้ได้ฟังก์ชันกรองความถี่ตามที่ต้องการ โดยจะได้ฟังก์ชันถ่ายโอน แต่ละแบบดังนี้

ให้ $V_{in1} = V_{in}$ และ V_{in2} ต่อลงกราวนด์จะได้ฟังก์ชันกรองความถี่ต่ำผ่าน (Low Pass Filter) ดังสมการที่ (3.145)

$$\frac{V_o}{V_{in}}=\frac{\dfrac{g_{m1}g_{m2}}{C_1C_2+C_1C_n+C_1C_w+C_2C_z+C_nC_z+C_wC_z}}{\left[s^2+s\left(\dfrac{g_{m3}C_1+g_{m3}C_z+C_zG_n+C_1G_n+C_nG_z+C_wG_z+C_2G_z}{C_1C_2+C_1C_n+C_1C_w+C_2C_z+C_nC_z+C_wC_z}\right)+\left(\dfrac{G_nG_z+g_{m1}g_{m2}+g_{m3}G_z}{C_1C_2+C_1C_n+C_1C_w+C_2C_z+C_nC_z+C_wC_z}\right)\right]} \quad \textbf{(3.145)}$$

ให้ $V_{in2} = V_{in}$ และ V_{in1} ต่อลงกราวนด์จะได้ฟังก์ชันกรองความถี่สูงผ่าน (High Pass Filter) ดังสมการที่ (3.146)

$$\frac{V_o}{V_{in}}=\frac{\dfrac{s^2\left(C_1C_2+C_2C_z\right)+sC_2G_z}{C_1C_2+C_1C_n+C_1C_w+C_2C_z+C_nC_z+C_wC_z}}{\left[s^2+s\left(\dfrac{g_{m3}C_1+g_{m3}C_z+C_zG_n+C_1G_n+C_nG_z+C_wG_z+C_2G_z}{C_1C_2+C_1C_n+C_1C_w+C_2C_z+C_nC_z+C_wC_z}\right)+\left(\dfrac{G_nG_z+g_{m1}g_{m2}+g_{m3}G_z}{C_1C_2+C_1C_n+C_1C_w+C_2C_z+C_nC_z+C_wC_z}\right)\right]} \quad \textbf{(3.146)}$$

ให้ $V_{in1} = V_{in2} = V_{in}$ จะได้ฟังก์ชันกรองกำจัดแถบความถี่ (Band Reject Filter) ดังสมการที่ (3.147)

$$\frac{V_o}{V_{in}}=\frac{\left[\dfrac{s^2\left(C_1C_2+C_2C_z\right)+sC_2G_z}{C_1C_2+C_1C_n+C_1C_w+C_2C_z+C_nC_z+C_wC_z}\right]+\left(\dfrac{g_{m1}g_{m2}}{C_1C_2+C_1C_n+C_1C_w+C_2C_z+C_nC_z+C_wC_z}\right)}{\left[s^2+s\left(\dfrac{g_{m3}C_1+g_{m3}C_z+C_zG_n+C_1G_n+C_nG_z+C_wG_z+C_2G_z}{C_1C_2+C_1C_n+C_1C_w+C_2C_z+C_nC_z+C_wC_z}\right)+\left(\dfrac{G_nG_z+g_{m1}g_{m2}+g_{m3}G_z}{C_1C_2+C_1C_n+C_1C_w+C_2C_z+C_nC_z+C_wC_z}\right)\right]} \quad \textbf{(3.147)}$$

พิจารณาสมการที่ (3.145)-(3.147) จะได้สมการความถี่ธรรมชาติ (ω_0) และควอลิตี้แฟคเตอร์ (Q) ดังสมการที่ (3.148) และ (3.149) ตามลำดับ

$$\omega_o = \sqrt{\frac{g_{m1}g_{m2} + g_{m3}G_z + G_nG_z}{C_1C_2 + C_1C_n + C_1C_w + C_2C_z + C_nC_z + C_wC_z}} \tag{3.148}$$

$$Q = \frac{\sqrt{\dfrac{g_{m1}g_{m2} + g_{m3}G_z + G_nG_z}{C_1C_2 + C_1C_n + C_1C_w + C_2C_z + C_nC_z + C_wC_z}}}{\dfrac{g_{m3}C_1 + g_{m3}C_z + C_zG_n + C_1G_n + C_nG_z + C_wG_z + C_2G_z}{C_1C_2 + C_1C_n + C_1C_w + C_2C_z + C_nC_z + C_wC_z}} \tag{3.149}$$

เมื่อทำการวิเคราะห์วงจรกรองความถี่โหมดแรงดันหลายหน้าที่ทั้ง 3 แบบ กรณีที่มีผลกระทบจากค่าของความจุและค่าความต้านทานแฝงที่เกิดขึ้นในโครงสร้างภายในของ VDGA และพิจารณาสมการที่ (3.148) และ (3.149) จะได้สมการความถี่ธรรมชาติและค่าควอลิตี้แฟคเตอร์ที่มีค่าตัวแปรร่วมด้วย ซึ่งค่าตัวแปรดังกล่าวนั้นเกิดขึ้นจากค่าความต้านทานแฝงและค่าความจุแฝงในโครงสร้างภายในของ VDGA และตัวแปรเหล่านี้เป็นอัตราค่าความผิดพลาดในการทำงานของวงจร ซึ่งจะส่งผลต่อค่าของวงจรขณะทำงานให้เบี่ยงเบนไปจากอุดมคติ

3.3 การออกแบบวงจร

3.3.1 การออกแบบวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน

เมื่อสังเคราะห์วงจรและได้วิเคราะห์สมรรถนะของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน ที่สามารถควบคุมอินพุตอิมพีแดนซ์วิธีทางอิเล็กทรอนิกส์แล้ว สามารถนำสมการอินพุตอิมพีแดนซ์ของวงจรที่ได้วิเคราะห์ไว้ในกรณีวงจรทำงานในอุดมคติมาทำการออกแบบค่าอุปกรณ์ โดยจะแสดงตัวอย่างการออกแบบวงจรดังต่อไปนี้

ในการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานที่นำเสนอจะออกแบบจากโครงสร้างไอซีที่ใช้งานจริง โดยใช้ไอซีที่มีในเชิงพาณิชย์ต่อร่วมกันเป็นอุปกรณ์ VDGA ประกอบด้วยไอซีเบอร์ LM13700 ทำหน้าที่เป็นวงจรขยายความนำถ่ายโอน เพื่อหาค่าอัตราขยายกระแสของวงจรความนำถ่ายโอนหรือ g_m เมื่อค่า $g_{mi} = \dfrac{I_{Bi}}{2V_T}$ และ I_B คือค่ากระแสไบอัสจากภายนอก

ในกรณีการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน สามารถคำนวณหาค่ากระแสไบอัสของ g_m เพื่อให้ได้ค่าความเหนี่ยวนำเท่ากับ 12.5mH กับความต้านทานมีค่าเท่ากับ 1kΩ ของวงจรขนานได้โดยค่า $g_{mi} = \dfrac{I_{Bi}}{2V_T}$ เมื่อ V_T=26mV กำหนดให้ C_1 = 100nF และค่ากระแสไบอัส I_{B1} = 104μA สามารถหาค่ากระแสไบอัส I_{B2} ของค่าตัวเหนียวนำในสมการที่ (3.39) และหาค่ากระแสไบอัส I_{B3} ของค่าตัวต้านทานได้ในสมการที่ (3.40)

การหาค่ากระแสไบอัส I_{B2} และ I_{B3} สามารถหาได้ดังนี้

จากสมการที่ (3.39) หาค่ากระแสไบอัส I_{B2} ได้ดังต่อไปนี้

$$I_{B2} = \frac{C_1(2V_T)}{g_{m1}L_{eq}} \tag{3.150}$$

แทนค่าในสมการ

$$I_{B2} = \frac{100nF \times (52mV)}{\left(\frac{104\mu A}{52mV}\right) \times 12.5mH} \tag{3.151}$$

$$I_{B2} = \frac{5.2nF / V}{\left(2mA / V\right) \times 12.5mH} = \frac{5.2 \times 10^{-9}}{25 \times 10^{-6}} \tag{3.152}$$

$$I_{B2} = 208\mu A \tag{3.153}$$

จากสมการที่ (3.40) หาค่ากระแสไบอัส I_{B3} ได้ดังต่อไปนี้

$$I_{B3} = \frac{2V_T}{R_{eq}} \tag{3.154}$$

แทนค่าในสมการ

$$I_{B3} = \frac{52mV}{1k\Omega} = 52\mu A \tag{3.155}$$

ดังนั้นเพื่อให้ได้ค่าความเหนี่ยวนำเท่ากับ 12.5mH จะต้องปรับค่ากระแสไบอัส I_{B1} = 104μA และ I_{B2} = 208μA ส่วนค่าความต้านทานเท่ากับ 1kΩ จะต้องปรับค่ากระแสไบอัส I_{B3} = 52μA

3.3.2 การออกแบบวงจรกรองความถี่

ในการประยุกต์ใช้งานวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานสามารถนำมาออกแบบเป็นวงจรกรองความถี่หลายหน้าที่อันดับที่สองโหมดแรงดันสองอินพุต-หนึ่งเอาต์พุต ที่

สามารถควบคุมความถี่ธรรมชาติและควอลิตี้แฟคเตอร์ได้ด้วยวิธีทางอิเล็กทรอนิกส์นั้นยังสามารถนำสมการความถี่ธรรมชาติและปัจจัยคุณภาพของวงจรที่ได้วิเคราะห์ไว้ในกรณีวงจรทำงานในอุดมคติมาทำการออกแบบค่าอุปกรณ์ โดยจะแสดงตัวอย่างการออกแบบวงจรดังต่อไปนี้

ในกรณีการประยุกต์ใช้งานสามารถนำมาออกแบบวงจรกรองความถี่สูงผ่านและกรองความถี่ต่ำผ่านให้มีความถี่คัตออฟที่ 159kHz ค่าควอลิตี้แฟกเตอร์ เท่ากับ 0.707 สามารถคำนวณออกแบบวงจรเพื่อหาความถี่คัตออฟ ได้ในสมการที่ (3.103) และค่าควอลิตี้แฟกเตอร์ได้ในสมการที่ (3.104) กำหนดให้ กระแสไบอัส $I_{Bi} = I_{B1} = I_{B2}$ และ $C_i = C_1 = C_2 = 1nF$

จากสมการที่ (3.103) เมื่อ $\omega = 2\pi f$ จะหาค่า I_{Bi} ได้จากจัดสมการใหม่ จะได้

$$2\pi f = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} = \left(\frac{1}{C_i}\right)\left(\frac{I_{Bi}}{2V_T}\right) \quad \textbf{(3.156)}$$

จากสมการที่ (3.156) จะหาค่า I_{Bi} โดยการจัดสมการใหม่ จะได้

$$\frac{I_{Bi}}{2V_T} = 2\pi f C_i \quad \textbf{(3.157)}$$

จากสมการที่ (3.157) จะหาค่า I_{Bi} โดยการจัดสมการใหม่ จะได้

$$I_{Bi} = 2\pi f C_i \left(2V_T\right) \quad \textbf{(3.158)}$$

$$I_{Bi} = 2\pi \times \left(159kHz\right) \times \left(1nF\right) \times \left(52mV\right) \quad \textbf{(3.159)}$$

$$I_{Bi} = 52\mu A \quad \textbf{(3.160)}$$

การปรับค่ากระแสไบอัส $I_{B1} = I_{B2} = 52\mu A$ จะส่งผลให้วงจรมีความถี่คัตออฟที่ 159kHz

เมื่อต้องการหาค่ากระแสไบอัส I_{B3} จากสมการที่ (3.104) จะได้

$$I_{B3} = \frac{2V_T}{Q}\sqrt{\frac{g_{m1}g_{m2}C_2}{C_1}} \quad \textbf{(3.161)}$$

แทนค่าในสมการที่ (3.161) เพื่อหาค่ากระแสไบอัส I_{B3} จะได้

$$I_{B3} = \frac{52mV}{0.707}\sqrt{\frac{\frac{52\mu A}{52mV} \times \frac{52\mu A}{52mV} \times 1nF}{1nF}} \quad \textbf{(3.162)}$$

$$I_{B3} = \frac{52mV}{0.707} \times \frac{52\mu A}{52mV} = \frac{1}{0.707} \times \frac{52\mu A}{1} \quad \textbf{(3.163)}$$

$$I_{B3} = 73.549\mu A \quad \textbf{(3.164)}$$

ดังนั้นเพื่อให้วงจรกรองความถี่ที่นำเสนอกรณีฟังก์ชันความถี่สูงผ่านและกรองความถี่ต่ำผ่านที่มีความถี่คัตออฟที่ 159kHz ค่าควอลิตี้แฟกเตอร์ เท่ากับ 0.707 จะต้องปรับกระแสไบอัส I_{B1}= I_{B2}= 52µA และ I_{B3}= 73.549µA โดย C_1 = C_2 = 1nF

ในกรณีการออกแบบวงจรกรองความถี่แบบกำจัดแถบความถี่ให้มีความถี่คัตออฟด้านต่ำเท่ากับ 100kHz และความถี่คัตออฟด้านสูงเท่ากับ 250kHz กำหนดให้ C_1=C_2=1nF โดยที่สามารถหาความกว้างของแบนด์วิดท์ได้ในสมการดังต่อไปนี้

$$BW = f_{CH} - f_{CL} \quad \textbf{(3.165)}$$

ความกว้างของแบนด์วิดท์ดังสมการที่ (3.165) จะได้

$$BW = 250kHz - 100kHz = 150kHz \quad \textbf{(3.166)}$$

หาความถี่ธรรมชาติได้จากสมการ

$$f_0 = \sqrt{f_{CL} f_{CH}} \quad \textbf{(3.167)}$$

แทนค่าในสมการที่ (3.167) จะได้

$$f_0 = \sqrt{100kHz \times 250kHz} = 158.1kHz \quad \textbf{(3.168)}$$

หาค่าควอลิตี้แฟกเตอร์ ได้จาก

$$Q = \frac{f_0}{BW} \tag{3.169}$$

แทนค่าในสมการที่ (3.169) จะได้

$$Q = \frac{158.1kHz}{150kHz} = 1.054 \tag{3.170}$$

หาค่ากระแสไบอัส I_{B2} ได้จากสมการ $\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}}$ โดยกำหนดให้ I_{B1}=52μA จะได้

$$I_{B2} = \frac{(\omega_0)^2 (2V_T)C_1C_2}{g_{m1}} \tag{3.171}$$

แทนค่าในสมการ

$$I_{B2} = \frac{\left[2\pi \times (158.1kHz)\right]^2 \times (52mV) \times 1nF \times 1nF}{\left(\frac{52\mu A}{52mV}\right)} \tag{3.172}$$

$$I_{B2} = 51.312\mu A \tag{3.173}$$

เมื่อต้องการหาค่ากระแสไบอัส I_{B3} จะได้สมการที่ดังต่อไปนี้

$$Q = 1.054 = \frac{1}{g_{m3}}\sqrt{\frac{g_{m1}g_{m2}C_2}{C_1}} \tag{3.174}$$

$$\frac{I_{B3}}{52mV} = \frac{1}{(1.054)}\sqrt{\frac{\left(\frac{52\mu A}{52mV}\right) \times \left(\frac{51.312\mu A}{52mV}\right) \times 1nF}{1nF}} \tag{3.175}$$

$$I_{B3} = \frac{52mV}{\left(1.054\right)} \times 9.9336 \times 10^{-4} \quad \textbf{(3.176)}$$

$$I_{B3} = \frac{516.547 \times 10^{-7}}{\left(1.054\right)} = 49.008\mu A \approx 49\mu A \quad \textbf{(3.177)}$$

ดังนั้นเพื่อให้วงจรกรองความถี่ที่นำเสนอกรณีฟังก์ชันแบบกำจัดแถบความถี่ที่มีความถี่คัตออฟด้านต่ำเท่ากับ 100kHz และความถี่คัตออฟด้านสูงเท่ากับ 250kHz จะต้องปรับกระแสไบอัสของ I_{B1}=52µA, I_{B2}=51.312µA, I_{B3}= 49µA และ C_1 = C_2 = 1nF

จากการสังเคราะห์และออกแบบวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานและนำเสนอ การออกแบบวงจรกรองความถี่เพื่อเป็นวงจรประยุกต์ใช้งาน ที่ได้รวมทั้งการวิเคราะห์สมรรถนะของวงจรทั้งหมดที่ผ่านมา จะนำไปทดสอบผลในทางปฏิบัติของวงจร เพื่อยืนยันผลในบทที่ 4 และสรุปอภิปรายผลวิทยานิพนธ์ในบทที่ 5 ต่อไป

บทที่ 4

ผลการวิจัยและวิเคราะห์ข้อมูล

การทดสอบสมรรถนะของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานและวงจรประยุกต์ใช้งานในวงจรกรองความถี่โหมดแรงดันหลายหน้าที่โดยสามารถควบคุมด้วยวิธีทางอิเล็กทรอนิกส์นั้น มีคุณสมบัติเป็นไปตามหลักการที่ได้สังเคราะห์ วิเคราะห์ และออกแบบไว้ในบทก่อนหน้านี้ ในบทนี้จะนำเสนอผลการทดสอบสมรรถนะของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานและวงจรกรองความถี่ที่นำเสนอด้วยโปรแกรม PSPICE และผลการทดสอบสมรรถนะของวงจรกรองความถี่ที่นำเสนอด้วยการต่อวงจรจริง พร้อมทั้งอภิปรายผลจากการทดสอบเปรียบเทียบกับผลของการวิเคราะห์ในทางทฤษฎี ซึ่งมีรายละเอียดดังต่อไปนี้

4.1 ผลการทดสอบสมรรถนะของวงจรที่นำเสนอด้วยโปรแกรม PSPICE

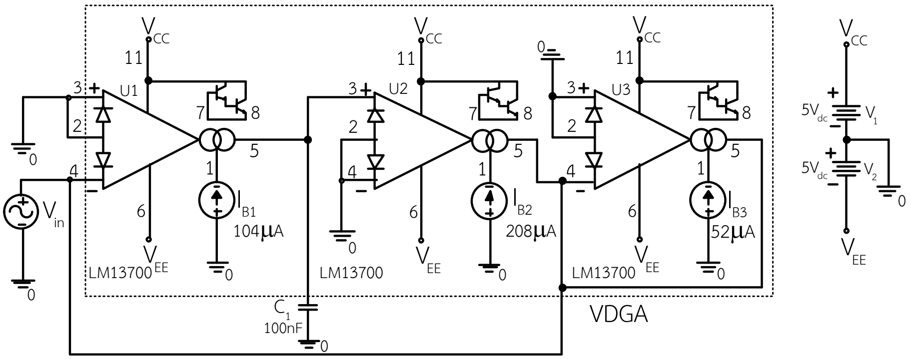
ในการทดสอบหาค่าความต้านทานแฝงและค่าความจุแฝงที่อยู่ภายในอุปกรณ์ VDGA ตามภาพที่ 3.5 ทำการทดสอบโดยใช้โปรแกรม PSPICE กำหนดให้ค่ากระแสไบอัส I_{B1} = 104μA, I_{B2} = 208μA และ I_{B3} = 52μA ใช้แหล่งจ่ายแรงดันไฟฟ้ากระแสตรง ±5V จะได้ค่าความต้านทานแฝงและค่าความจุแฝงแต่ละขั้วของอุปกรณ์ VDGA ดังตารางที่ 4.1

ตารางที่ 4.1 ค่าความต้านทานแฝงและค่าความจุแฝงแต่ละขั้วของอุปกรณ์ VDGA

ขั้วอุปกรณ์ VDCC	ค่าความต้านทานแฝง	ค่าความจุแฝง
p	107.661kΩ	4.815pF
n	106.572kΩ	4.815pF
z	55.952kΩ	11.1pF
w	980.91Ω (R_{eq})	17.39pF

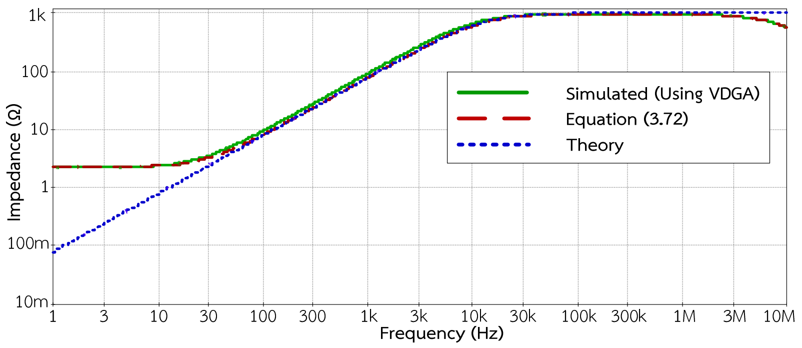
4.1.1 ผลการทดสอบสมรรถนะของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน

ในการทดสอบสมรรถนะของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน จะใช้โปรแกรม PSPICE ในการนำเสนอเพื่อยืนยันผลการทดสอบสมรรถนะของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน โดยโครงสร้างภายในของ VDGA จะสร้างมาจากไอซีเบอร์ LM13700 ซึ่งต่อไอซีร่วมกันเป็นวงจรอินทิเกรเตอร์หนึ่งตัวทำงานร่วมกับวงจรแปลงแรงดันเป็นกระแสสองตัว ดังภาพที่ 4.1



ภาพที่ 4.1 วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานที่นำเสนอด้วยโปรแกรม PSPICE

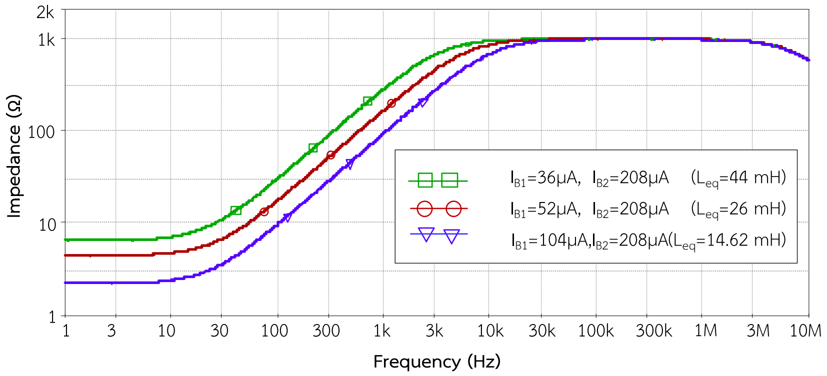
การทดสอบใช้แหล่งจ่ายแรงดันไฟฟ้ากระแสตรง $\pm$5V นำค่าพารามิเตอร์ของอุปกรณ์ที่ได้วิเคราะห์ไว้ตามทฤษฎีในสมการที่ (3.39)-(3.40) โดยกำหนดให้ C_1 เท่ากับ 100nF ค่ากระแสไบอัส I_{B1} เท่ากับ 104µA, I_{B2} เท่ากับ 208µA และ I_{B3} เท่ากับ 52µA จะได้ค่า L_{eq} เท่ากับ 12.5mH และ R_{eq} เท่ากับ 1kΩ ผลการจำลองแสดงดังภาพที่ 4.2 ได้ค่า L_{eq} เท่ากับ 14.62mH และ R_{eq} เท่ากับ 968.86Ω จะเห็นได้ว่า L_{eq} มีค่าคลาดเคลื่อนไปจากทฤษฎี 14.5% และ R_{eq} มีค่าคลาดเคลื่อนไปจากทฤษฎี 3.1% ซึ่งมีสาเหตุมาจากกรณีที่วงจรทำงานไม่เป็นไปตามอุดมคติ ผลกระทบมาจากความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตของ VDGA ซึ่งได้วิเคราะห์ไว้ในสมการที่ (3.56)-(3.57) และผลกระทบเนื่องจากความต้านทานและความจุแฝงในตัว VDGA ดังที่ได้วิเคราะห์ไว้ในสมการที่ (3.72) วงจรสามารถใช้งานได้ดีในช่วงความถี่ 30Hz - 3MHz



ภาพที่ 4.2 อินพุตอิมพีแดนซ์ของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน

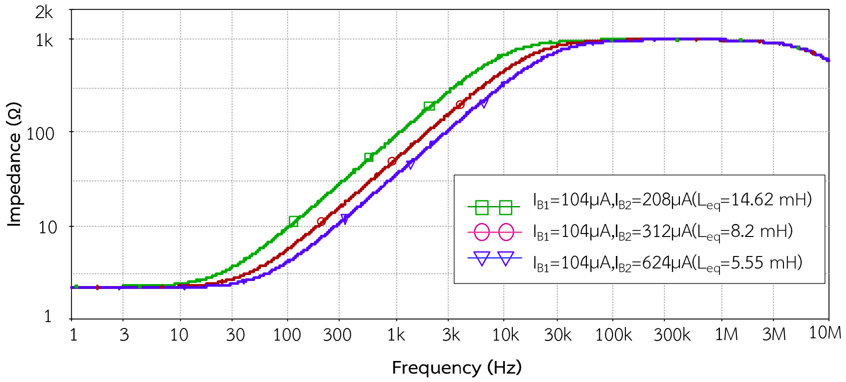
การทดสอบสมรรถนะของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานที่นำเสนอในภาพที่ 4.3 แสดงผลการตอบสนองค่าอินพุตอิมพิแดนซ์เมื่อเปลี่ยนกระแสไบอัส I_{B1} โดยให้คงค่าของตัวต้านทาน R_{eq} เท่ากับ 1kΩ และกระแสไบอัส I_{B2} เท่ากับ 208µA ทำการทดลองเปลี่ยนค่า I_{B1}

เท่ากับ 36μA, 52μA, 104μA ค่าที่ได้ตามทฤษฎีเมื่อใช้สมการที่ (3.39) คือ L_{eq} เท่ากับ 36mH, 25mH และ 12.5mH ตามลำดับ ผลจากการจำลองจะได้ L_{eq} เท่ากับ 44mH, 26mH และ 14.62mH ตามลำดับ



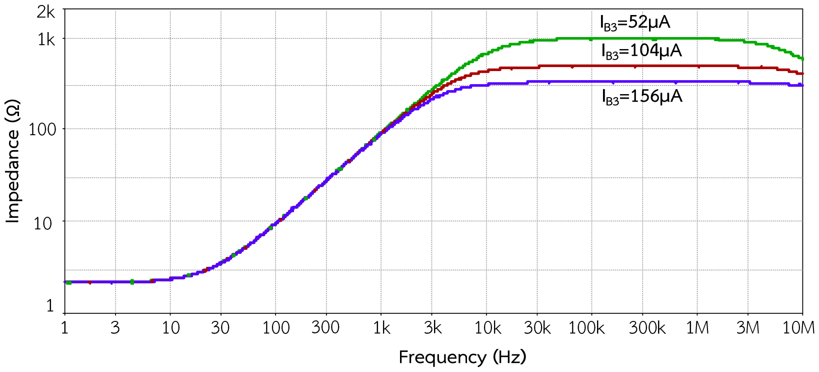
ภาพที่ 4.3 อินพุตอินพีแดนซ์เมื่อเปลี่ยนค่ากระแสไบอัส I_{B1}

การทดสอบสมรรถนะของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานที่นำเสนอใน ภาพที่ 4.4 แสดงผลการตอบสนองค่าอินพุตอิมพิแดนซ์เมื่อเปลี่ยนกระแสไบอัส I_{B2} โดยคงค่าของตัวต้านทาน R_{eq} เท่ากับ 1kΩ และกระแสไบอัส I_{B1} เท่ากับ 104μA แล้วทำการทดลองเปลี่ยนค่า I_{B2} เท่ากับ 208μA, 312μA, 624μA ค่าที่ได้ตามทฤษฎีเมื่อใช้สมการที่ (3.39) คือ L_{eq} เท่ากับ 12.5mH, 8.33mH และ 4.17mH ตามลำดับ ผลจากการจำลองจะได้ L_{eq} เท่ากับ 14.62mH, 8.2mH และ 5.55mH ตามลำดับ จากผลการทดสอบจะพบได้ว่าการเปลี่ยนค่า I_{B1} และ I_{B2} ส่งผลเฉพาะค่าของตัวเหนี่ยวนำแต่ไม่มีผลต่อค่าของตัวต้านทาน



ภาพที่ 4.4 อินพุตอินพีแดนซ์เมื่อเปลี่ยนค่ากระแสไบอัส I_{B2}

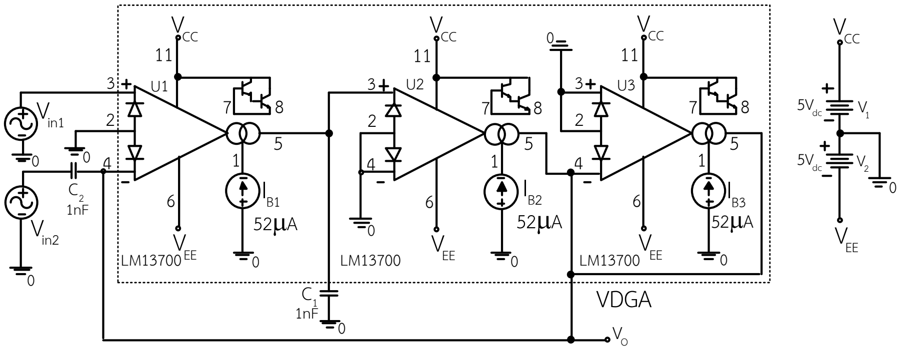
การทดสอบสมรรถนะของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานที่นำเสนอในภาพที่ 4.5 เป็นผลการตอบสนองค่าอินพุตอิมพิแดนซ์เมื่อเปลี่ยนค่ากระแสไบอัส I_{B3} โดยคงค่าของตัวเหนี่ยวนำ L_{eq} เท่ากับ 12.5mH แล้วทำการทดลองเปลี่ยนค่า I_{B3} เท่ากับ 52μA, 104μA และ156μA ค่าที่ได้ในทางทฤษฎีตามสมการที่ (3.40) คือ R_{eq} เท่ากับ 1kΩ, 500Ω และ 333Ω ตามลำดับ ค่าที่ได้จากการจำลอง คือ R_{eq} เท่ากับ 968.86Ω, 488.85Ω และ 327.38Ω ตามลำดับ จากผลการทดสอบพบว่าการปรับค่า I_{B3} มีผลเฉพาะค่าของตัวต้านทานโดยไม่มีผลต่อค่าของตัวเหนี่ยวนำ



ภาพที่ 4.5 อินพุตอินพีแดนซ์เมื่อเปลี่ยนค่ากระแสไบอัส I_{B3}

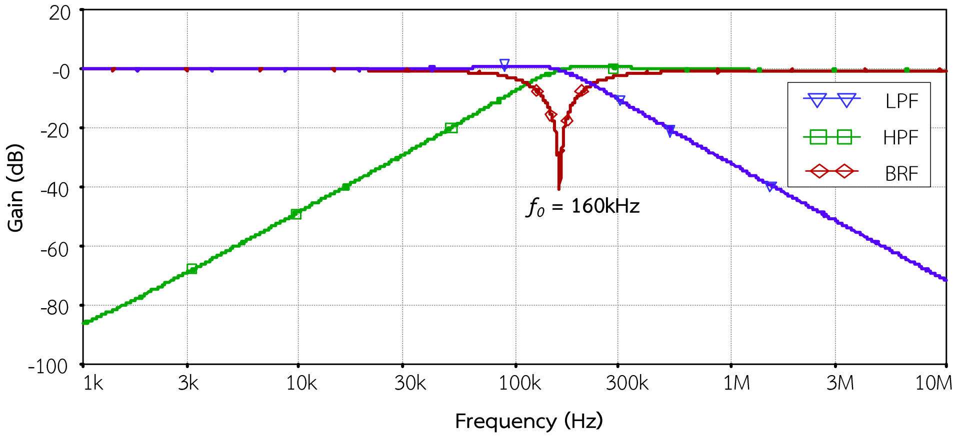
4.1.2 ผลการทดสอบสมรรถนะของวงจรกรองความถี่โหมดแรงดันหลายหน้าที่

ในการทดสอบสมรรถนะของวงจรกรองความถี่โหมดแรงดันหลายหน้าที่จะใช้โปรแกรม PSPICE ในการนำเสนอเพื่อยืนยันผลการทดสอบสมรรถนะของวงจรกรองความถี่โหมดแรงดันหลายหน้าที่ ซึ่งประกอบด้วย ฟังก์ชันกรองความถี่ต่ำผ่าน กรองความถี่สูงผ่านและกรองกำจัดแถบความถี่การเลือกผลตอบสนองการทำงานได้สามฟังก์ชันจากการกำหนดการป้อนแรงดันอินพุต โดยโครงสร้างภายในของ VDGA จะสร้างมาจากไอซีเบอร์ LM13700 ต่อร่วมกันเป็นวงจรขยายความนำถ่ายโอนและต่อ C_2 เข้ากับวงจรเพื่อให้ได้วงจรกรองความถี่โหมดแรงดันหลายหน้าที่ ดังภาพที่ 4.6



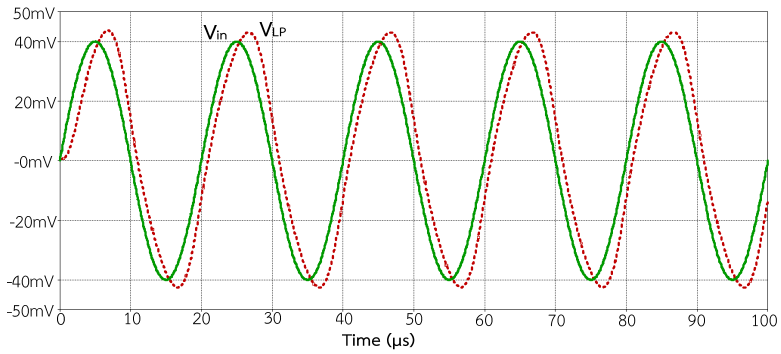
ภาพที่ 4.6 วงจรกรองความถี่โหมดแรงดันหลายหน้าที่นำเสนอด้วยโปรแกรม PSPICE

การทดสอบใช้แหล่งจ่ายแรงดันไฟฟ้ากระแสตรง ±5V นำค่าพารามิเตอร์ของอุปกรณ์ที่ได้วิเคราะห์ไว้ตามทฤษฎีในสมการที่ (3.103)-(3.104) โดยกำหนดให้ C_1 = C_2 = 1nF ค่ากระแสไบอัส I_{B1} = I_{B2} = I_{B3} = 52μA จะได้ค่าความถี่ธรรมชาติ f_0 ในทางอุดมคติ คือ 159kHz และ Q เท่ากับ 1 ผลการจำลองการทำงานแสดงดังภาพที่ 4.7 วงจรทำงานตอบสนองความถี่ f_0 เท่ากับ 160kHz และ Q เท่ากับ 0.954 จะเห็นได้ว่า f_0 มีค่าคลาดเคลื่อน 0.63% และ Q มีค่าคลาดเคลื่อน 4.6% ซึ่งมีสาเหตุมาจากกรณีที่วงจรทำงานไม่เป็นไปตามอุดมคติ ผลกระทบมาจากความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตของ VDGA ซึ่งได้วิเคราะห์ไว้ในสมการที่ (3.123)-(3.124) และผลกระทบเนื่องจากความต้านทานและความจุแฝงในตัว VDGA ดังที่ได้วิเคราะห์ไว้ในสมการที่ (3.148)-(3.149)

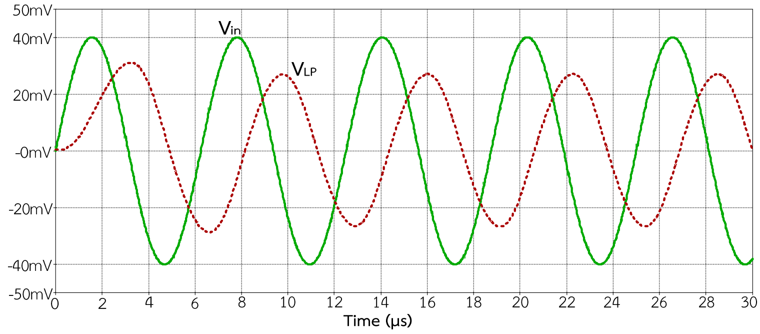


ภาพที่ 4.7 ผลตอบสนองของฟังก์ชันกรองความถี่ต่ำผ่าน ความถี่สูงผ่านและกำจัดแถบความถี่

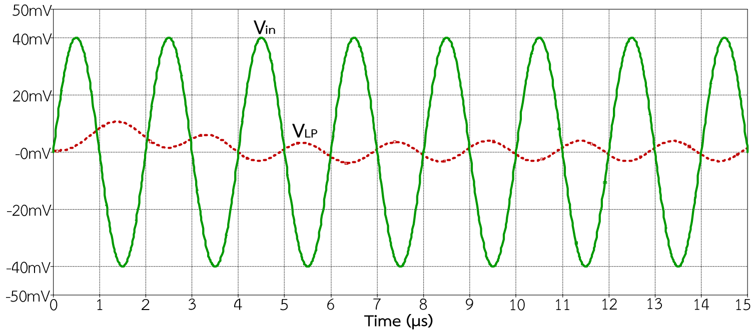
เมื่อป้อนแรงดันอินพุตสัญญาณไซน์ $40mV_{p-p}$ ความถี่ในการทดสอบสามช่วงความถี่คือ 50kHz, 160kHz และ 500kHz ให้กับวงจรกรองความถี่ที่นำเสนอ เพื่อทดสอบผลตอบสนองทางเวลา (Transient) ในสภาวะชั่วขณะของรูปคลื่นจากช่วงเริ่มต้นการทำงานจนถึงสภาวะเสถียร เปรียบเทียบความสัมพันธ์แรงดันสัญญาณอินพุตและสัญญาณเอาต์พุตของฟังก์ชันกรองความถี่ต่ำผ่าน กรองความถี่สูงผ่านและกรองกำจัดแถบความถี่ พบว่าการตอบสนองทางเวลาจากสภาวะการทำงานของวงจรตั้งแต่เริ่มต้นจนเข้าสู่สภาวะเสถียร ค่าแรงดันเอาต์พุตมีความสอดคล้องกับทฤษฎีที่ได้วิเคราะห์ไว้จากสมการที่ (3.99) เมื่อกำหนดให้ขั้วอินพุต V_{in1} = V_{in} และ V_{in2} ต่อลงกราวด์ เพื่อทดสอบการทำงานฟังก์ชันกรองความถี่ต่ำผ่าน พบว่าผลการทดลองที่ได้สอดคล้องกับทฤษฎี คือ ที่ช่วงความถี่ต่ำกว่า f_0 คือ f = 50kHz ค่าสัญญาณแรงดันเอาต์พุตมีขนาดใกล้เคียงกับอินพุตเป็นช่วงผ่านแถบความถี่ และเมื่อความถี่เท่ากับ f_0 คือ f = 160kHz หรือมากกว่า f_0 คือ f = 500kHz สัญญาณแรงดันเอาต์พุตจะถูกลดทอนให้ต่ำลงเมื่อเทียบกับสัญญาณแรงดันอินพุต เป็นช่วงกำจัดแถบความถี่ ดังภาพที่ 4.8



(ก)



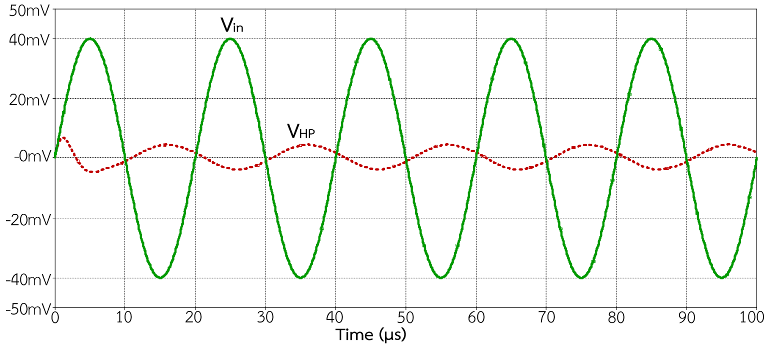
(ข)



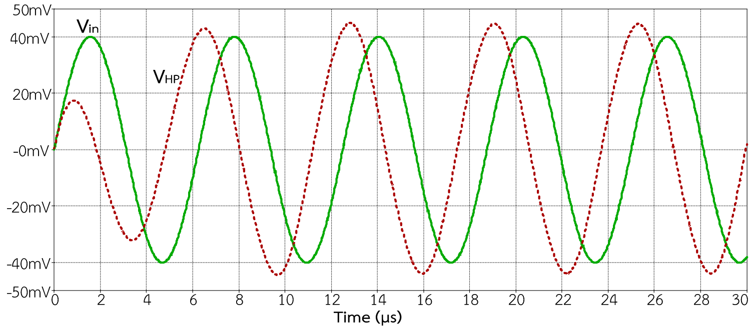
(ค)

ภาพที่ 4.8 ผลตอบสนองทางเวลาในสภาวะชั่วขณะระหว่างสัญญาณอินพุตและเอาต์พุตของฟังก์ชันกรองความถี่ต่ำผ่าน (ก) f = 50kHz, (ข) f = 160kHz และ (ค) f = 500kHz

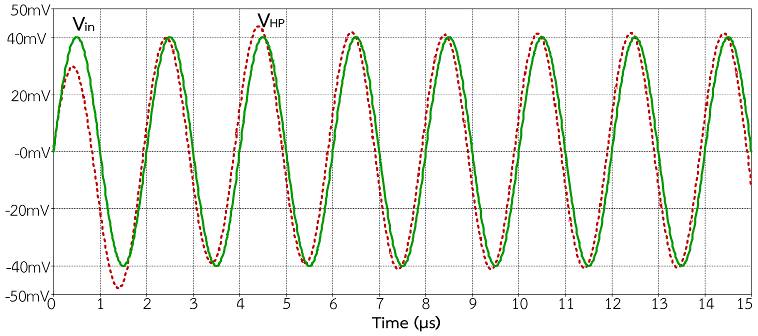
จากสมการที่ (3.99) เมื่อกำหนดให้ขั้วอินพุต V_{in2} = V_{in} และ V_{in1} ต่อลงกราวด์ เพื่อทดสอบการทำงานฟังก์ชันกรองความถี่สูงผ่าน พบว่าผลการทดลองที่ได้สอดคล้องกับทฤษฎี คือ ที่ช่วงความถี่ต่ำกว่า f_0 คือ f = 50kHz ค่าสัญญาณแรงดันเอาต์พุตจะถูกลดทอนให้ต่ำลงเป็นช่วงกำจัดแถบความถี่ และเมื่อความถี่เท่ากับ f_0 คือ f = 160kHz หรือมากกว่า f_0 คือ f = 500kHz สัญญาณแรงดันเอาต์พุตจะสูงขึ้นจนมีขนาดใกล้เคียงกับอินพุตเป็นช่วงผ่านแถบความถี่ ดังภาพที่ 4.9



(ก)



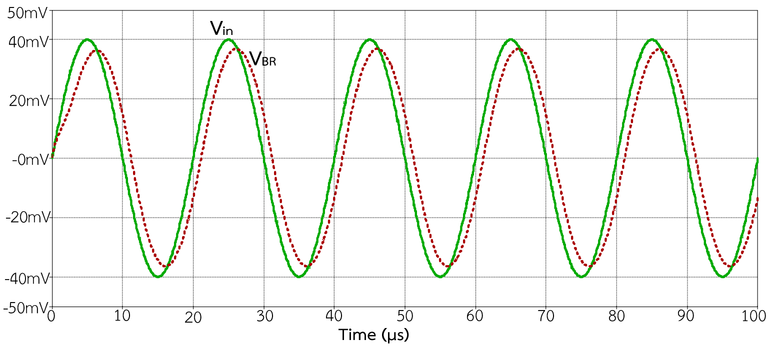
(ข)



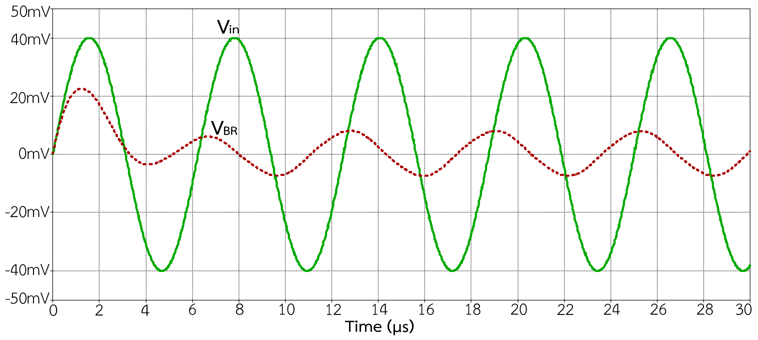
(ค)

ภาพที่ 4.9 ผลตอบสนองทางเวลาในสภาวะชั่วขณะระหว่างสัญญาณอินพุตและเอาต์พุตของฟังก์ชันกรองความถี่สูงผ่าน (ก) f = 50kHz, (ข) f = 160kHz และ (ค) f = 500kHz

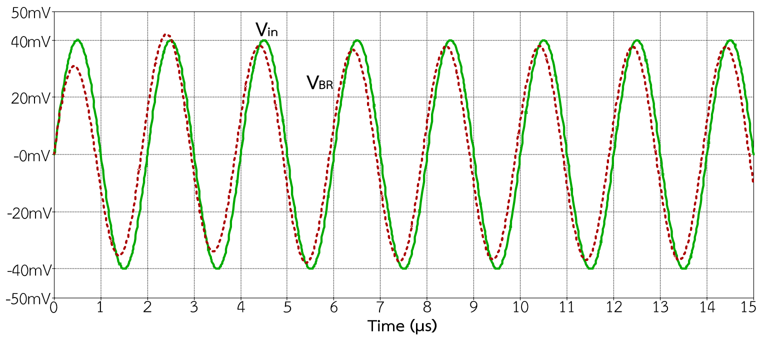
จากสมการที่ (3.99) เมื่อกำหนดให้ขั้วอินพุต V_{in1} = V_{in2} = V_{in} เพื่อทดสอบการทำงานฟังก์ชันกรองกำจัดแถบความถี่ พบว่าผลการทดลองที่ได้สอดคล้องกับทฤษฎี คือ ที่ช่วงความถี่ต่ำกว่า f_0 คือ f = 50kHz และมากกว่า f_0 คือ f = 500kHz ค่าสัญญาณแรงดันเอาต์พุตมีขนาดใกล้เคียงกับอินพุตเป็นช่วงผ่านแถบความถี่ และเมื่อความถี่เท่ากับ f_0 คือ f = 160kHz สัญญาณแรงดันเอาต์พุตจะถูกลดทอนให้ต่ำลงเมื่อเทียบกับสัญญาณแรงดันอินพุต เป็นช่วงกำจัดแถบความถี่ ดังภาพที่ 4.10



(ก)



(ข)

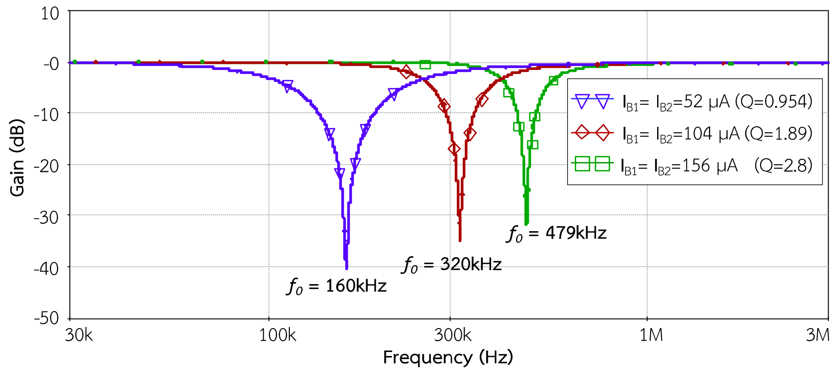


(ค)

ภาพที่ 4.10 ผลตอบสนองทางเวลาในสภาวะชั่วขณะระหว่างสัญญาณอินพุตและเอาต์พุตของฟังก์ชันกรองกำจัดแถบความถี่ (ก) f = 50kHz, (ข) f = 160kHz และ (ค) f = 500kHz

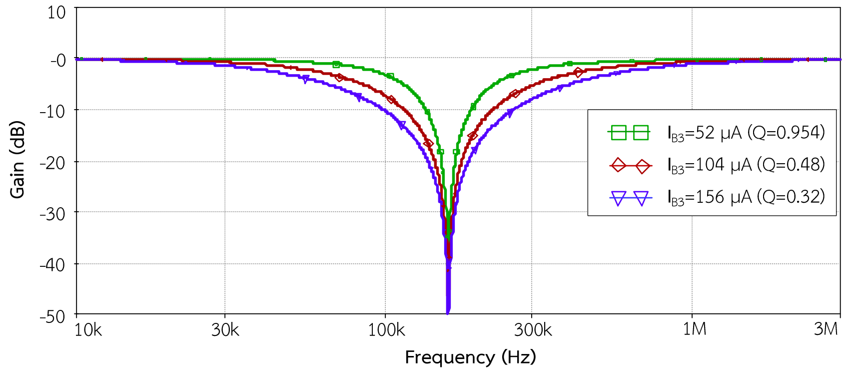
เมื่อพิจารณาจากสมการที่ (3.103) จะพบว่าสามารถควบคุมความถี่ธรรมชาติได้แบบอิเล็กทรอนิกส์ เพื่อยืนยันทฤษฎีที่ได้วิเคราะห์ไว้ในการทดสอบ กำหนดให้ กระแสไบอัส I_{B3} เท่ากับ 52μA และ C_1=C_2=1nF แล้วทดลองเปลี่ยนค่ากระแสไบอัส I_{B1} และ I_{B2} มีค่าเท่ากับ 52μA, 104μA และ 156μA ตามลำดับ ผลการทดสอบตามภาพที่ 4.11 จะพบว่าค่าความถี่ธรรมชาติที่ได้จากการทดลองจะอยู่ที่ f_0 เท่ากับ 160kHz, 320kHz และ 479kHz ตามลำดับ ส่วนค่าทางทฤษฎี f_0 เท่ากับ

159kHz, 318kHz และ 477kHz ตามลำดับ ซึ่งจะพบว่าค่าได้จากการจำลองมีค่าเบี่ยงเบนไปจากค่าทางทฤษฎี 0.63%, 0.629% และ 0.419% ตามลำดับ อย่างไรก็ตามจะพบว่า เมื่อปรับค่ากระแสไบอัสที่ I_{B1} และ I_{B2} จะทำให้ค่าความถี่ธรรมชาติเพิ่มมากขึ้นและทำให้ค่าควอลิตี้แฟคเตอร์เพิ่มมากขึ้นตามไปด้วย



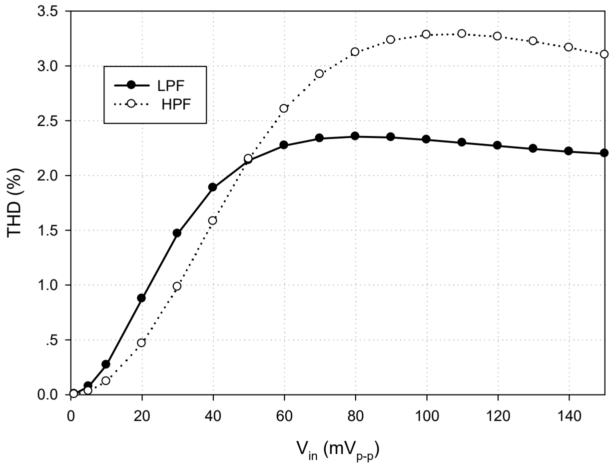
ภาพที่ 4.11 ผลตอบสนองทางความถี่ของฟังก์ชันกรองกำจัดแถบความถี่เมื่อเปลี่ยนค่า I_{B1}, I_{B2}

เมื่อพิจารณาจากสมการที่ (3.104) จะพบว่าสามารถควบคุมค่าควอลิตี้แฟกเตอร์ได้ด้วยกระแสไบอัส I_{B3} โดยไม่ส่งผลกระทบต่อความถี่ธรรมชาติ เพื่อยืนยันทฤษฎีที่ได้วิเคราะห์ไว้ กำหนดให้กระแสไบอัส I_{B1} = I_{B2} = 52μA และ C_1 = C_2 = 1nF แล้วเปลี่ยนค่ากระแสไบอัสที่ I_{B3} มีค่าเท่ากับ 52μA, 104μA และ 156μA ตามลำดับ ค่าควอลิตี้แฟกเตอร์ที่ได้จากการทดลองจะมีค่าเท่ากับ 0.954, 0.48 และ 0.32 ตามลำดับ ส่วนค่าควอลิตี้แฟกเตอร์ในทางทฤษฎี มีค่าเท่ากับ 1.0, 0.5 และ 0.33 ตามลำดับ ซึ่งจะพบว่าค่าได้จากการจำลองมีค่าเบี่ยงเบนไปจากค่าทางทฤษฎี 4.6%, 4% และ 3.03% ตามลำดับ ผลการทดสอบตามภาพที่ 4.12 จะพบว่าสามารถปรับค่าควอลิตี้แฟกเตอร์ได้อย่างอิสระด้วยวิธีทางอิเล็กทรอนิกส์โดยการปรับที่กระแสไบอัส I_{B3}



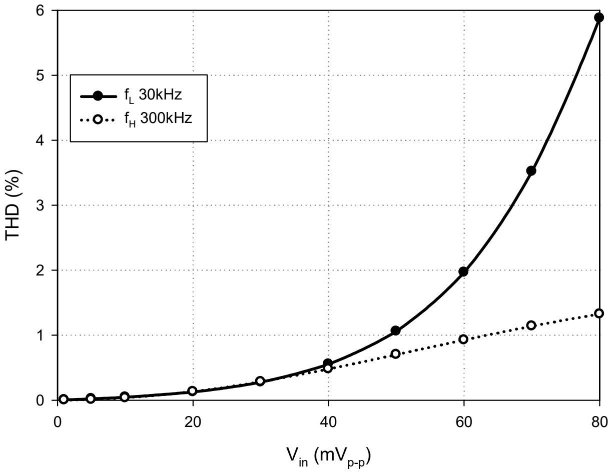
ภาพที่ 4.12 ผลตอบสนองทางความถี่ของฟังก์ชันกรองกำจัดแถบความถี่เมื่อเปลี่ยนค่า I_{B3}

การทดสอบย่านการรับระดับแรงดันสัญญาณอินพุต (Input dynamic range) ของวงจรกรองความถี่โหมดแรงดันหลายหน้าที่ที่นำเสนอ โดยป้อนสัญญาณไซน์ที่ขั้วอินพุตของวงจรที่ความถี่ 160kHz และปรับสัญญาณแรงดันอินพุตตั้งแต่ 1mV_{p-p} – 150mV_{p-p} ป้อนกระแสไบอัสคงที่ I_{B1} = I_{B2} = I_{B3}= 52μA ทดสอบที่ฟังก์ชันกรองความถี่ต่ำผ่าน กรองความถี่สูงผ่านและกรองกำจัดแถบความถี่ ทำการวัดที่จุดสัญญาณแรงดันเอาต์พุต เพื่อหาค่าความผิดเพี้ยนทางฮาร์โมนิก (THD : Total Harmonic Distortion) แสดงดังภาพที่ 4.13 พบว่าที่ฟังก์ชันกรองความถี่ต่ำผ่านค่า THD ไม่เกิน 1% เมื่อป้อนแรงดันอินพุตต่ำกว่า 20mV_{p-p} ฟังก์ชันกรองความถี่สูงผ่าน ค่า THD ไม่เกิน 1% เมื่อป้อนแรงดันอินพุตต่ำกว่า 30mV_{p-p}



ภาพที่ 4.13 ค่าความผิดเพี้ยนทางฮาร์โมนิกของฟังก์ชัน LPF, HPF เทียบกับแรงดันอินพุตตั้งแต่ 1mV_{p-p} – 150mV_{p-p}

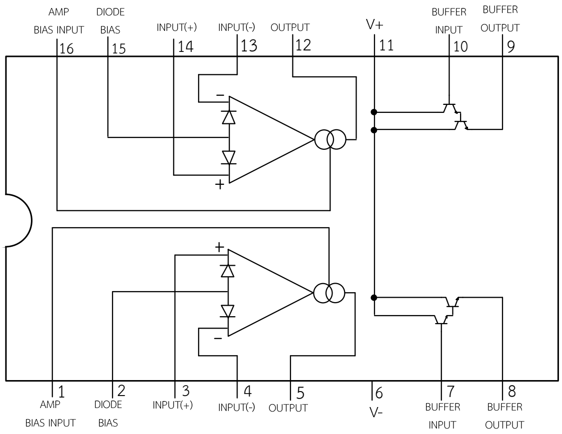
ส่วนฟังก์ชันกรองกำจัดแถบความถี่ ทำการทดสอบสองช่วงความถี่ คือ ที่ความถี่ 30kHz ค่า THD ไม่เกิน 1% เมื่อป้อนแรงดันอินพุตต่ำกว่า 50mV_{p-p} และที่ความถี่ 300kHz ค่า THD ไม่เกิน 1% เมื่อป้อนแรงดันอินพุตต่ำกว่า 60mV_{p-p} แสดงดังภาพที่ 4.14 จากผลการทดสอบพบว่าเมื่อค่าแรงดันอินพุตที่ป้อนสูงขึ้นจะส่งผลให้ค่าความผิดเพี้ยนทางฮาร์โมนิกสูงขึ้นตามไปด้วย ส่วนค่ากำลังไฟฟ้าสูญเสียรวมของวงจร (Total power dissipation) ที่ได้จากการทดสอบผ่านโปรแกรม PSPICE คือ 12.1mW



ภาพที่ 4.14 ค่าความผิดเพี้ยนทางฮาร์โมนิกของฟังก์ชัน BRF ที่ f=30kHz และ f=300kHz เทียบกับแรงดันอินพุตตั้งแต่ 1mV_{p-p} – 80mV_{p-p}

4.2 ผลการทดสอบการทำงานของวงจรที่นำเสนอด้วยการต่อวงจรจริง

โครงสร้างภายในของไอซีเบอร์ LM13700 ประกอบด้วยทรานส์คอนดักแตนซ์ (g_m) จำนวนสองตัว แสดงดังในรูปที่ 4.15 (Texas Instruments, 2015)

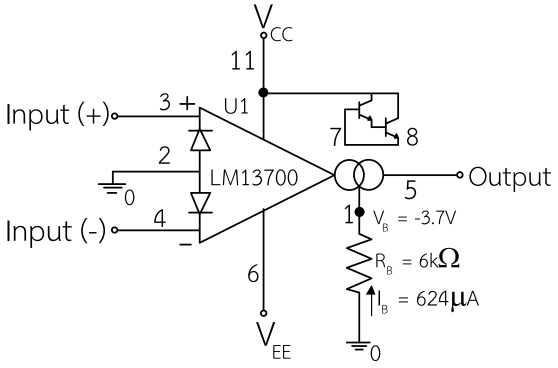


รูปที่ 4.15 โครงสร้างภายในของไอซีเบอร์ LM13700

4.2.1 ผลการทดสอบการทำงานของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานด้วยการต่อวงจรจริง

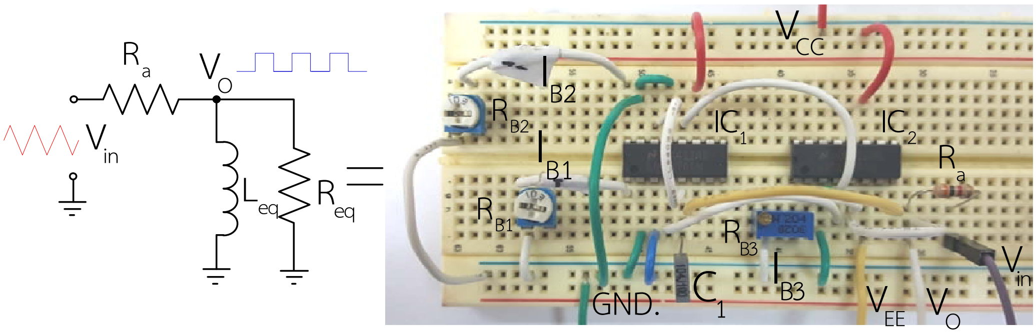
การทดสอบการทำงานของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานด้วยการต่อวงจรจริงนั้น ต้องหาค่ากระแสไบอัส I_B เพื่อควบคุมค่าทรานส์คอนดักแตนซ์ (g_m) ที่ใช้ในการออกแบบ

วงจร ซึ่งสามารถหาค่ากระแสไบอัส I_B ได้จากการต่อตัวต้านทาน R_B ที่ขา 1 ของไอซีเบอร์ LM13700 ซึ่งมีแรงดันไฟฟ้ากระแสตรง V_B เท่ากับ -3.7V แสดงวงจรดังในภาพที่ 4.16 เมื่อค่ากระแสไบอัส I_B เท่ากับ 624μA ต้องใช้ตัวต้านทาน $R_B = \frac{V_B}{I_B} = \frac{3.7V}{624\mu A} = 6k\Omega$ หรือถ้าต้องการหาค่ากระแสไบอัส I_B เท่ากับ 18.5μA ต้องใช้ตัวต้านทาน $R_B = \frac{V_B}{I_B} = \frac{3.7V}{18.5\mu A} = 200k\Omega$ หลังจากนั้นนำค่าตัวต้านทาน R_B ไปใช้ในการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานต่อไป



ภาพที่ 4.16 การไบอัสกระแส I_B ควบคุมค่าทรานส์คอนดักแตนซ์โดยใช้ R_B

ในการทดสอบความสามารถของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานด้วยการต่อวงจรจริง ในการทดสอบใช้แหล่งจ่ายแรงดันไฟฟ้ากระแสตรง ±5V เมื่อต้องการหาค่า L_{eq} เท่ากับ 0.694mH กำหนดให้ C_1 เท่ากับ 100nF ต่อเข้าที่ขา 5, 14 ของไอซีตัวที่หนึ่ง ค่ากระแสไบอัส I_{B1}, I_{B2} มีค่าเท่ากับ 624μA ในการต่อตัวต้านทาน R_{B1}, R_{B2} มีค่าเท่ากับ 6kΩ เข้าที่ขา 1, 16 ของไอซีตัวที่หนึ่ง และต่อขา 3 ของไอซีตัวที่หนึ่งลงกราวนด์ เมื่อต้องการหาค่า R_{eq} เท่ากับ 2.81kΩ ค่ากระแสไบอัส I_{B3} มีค่าเท่ากับ 18.5μA ในการต่อตัวต้านทาน R_{B3} มีค่าเท่ากับ 200kΩ เข้าที่ขา 1 ของไอซีตัวที่สอง และต่อขา 4, 12 ของไอซีตัวที่หนึ่งและขา 4, 5 ของไอซีตัวที่สองเข้าด้วยกันเป็นขั้วแรงดันอิมพีแดนซ์ของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน ในการนำเสนอโดยใช้หลักการต่อวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานร่วมกับตัวต้านทาน R_a มีค่าเท่ากับ 3kΩ แล้วป้อนสัญญาณอินพุตเป็นสัญญาณสามเหลี่ยมเข้าที่ตัวต้านทาน R_a ผลของสัญญาณเอาต์พุตออกเป็นสัญญาณสี่เหลี่ยมที่ขั้วแรงดันอิมพีแดนซ์ของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน แสดงวงจรดังในภาพที่ 4.17 โดยถ้าวงจรที่นำเสนอสามารถทำหน้าที่เป็นตัวเหนี่ยวนำขนานกับตัวต้านทานได้ถูกต้อง ที่ขั้วแรงดันเอาต์พุตจะเป็นสัญญาณสี่เหลี่ยม

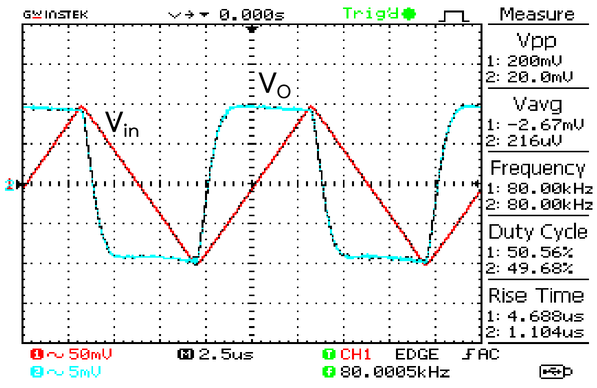


ภาพที่ 4.17 วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานต่อร่วมกับ R_a ด้วยการต่อวงจรจริง

ในการทดสอบจะป้อนสัญญาณอินพุตเป็นสัญญาณสามเหลี่ยม 200mV_{p-p} ความถี่ที่ 80kHz จากนั้นวัดค่าสัญญาณด้านเอาต์พุตเปรียบเทียบกับสัญญาณอินพุตของวงจร โดยมีเครื่องมือที่ใช้ในการทดสอบดังนี้

1. แหล่งจ่ายไฟฟ้ากระแสตรง (Power Supply) ยี่ห้อ GW INSTEK รุ่น GPS-3303
2. เครื่องวัดสัญญาณทางไฟฟ้าดิจิตอลออสซิลโลสโคป (Digital Oscilloscope) ยี่ห้อ GW INSTEK รุ่น GDS-1072-U
3. เครื่องกำเนิดสัญญาณ (Function Generator) ยี่ห้อ GW INSTEK รุ่น SFG-1003
4. ดิจิตอลมัลติมิเตอร์ (Digital Multimeter) ยี่ห้อ SANWA รุ่น PM3

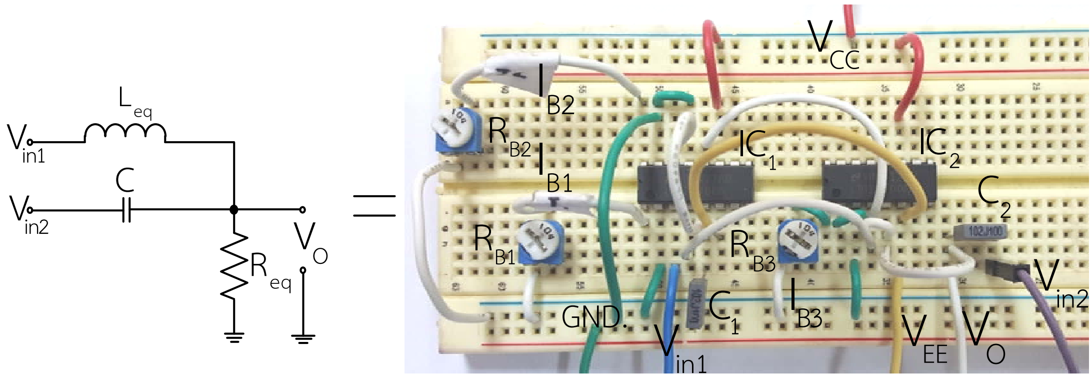
จากการทดสอบสมรรถนะของของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานต่อร่วมกับตัวต้านทาน R_a ด้วยการต่อวงจรจริงนั้น พบว่าผลการทดลองที่ได้สอดคล้องกับทฤษฎี คือ เมื่อป้อนสัญญาณอินพุตเป็นสัญญาณสามเหลี่ยมเข้าที่ตัวต้านทาน R_a ผลของสัญญาณเอาต์พุตออกเป็นสัญญาณสี่เหลี่ยมที่ขา 4, 12 ของไอซีตัวที่หนึ่งและขา 4, 5 ของไอซีตัวที่สอง ซึ่งเป็นขั้ว n และขั้ว w ของ VDGA ที่ต่อเป็นวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน แสดงผลดังในภาพที่ 4.18



ภาพที่ 4.18 ผลตอบสนองของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานต่อร่วมกับ R_a

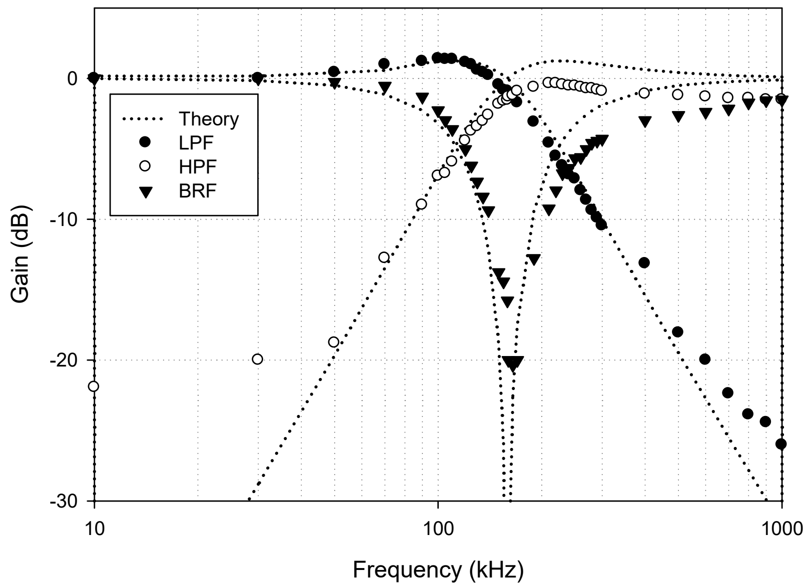
4.2.2 ผลการทดสอบการทำงานของวงจรกรองความถี่โหมดแรงดันหลายหน้าที่ด้วยการต่อวงจรจริง

การทดสอบความสามารถวงจรกรองความถี่โหมดแรงดันหลายหน้าที่ด้วยการต่อวงจรจริง ใช้ไอซีเบอร์ LM13700 ต่อร่วมกันเป็นวงจรขยายความนำถ่ายโอน ใช้แหล่งจ่ายแรงดันไฟฟ้ากระแสตรง ±5V กำหนดให้ ตัวเก็บประจุ C_1 เท่ากับ 1nF ต่อเข้าที่ขา 5, 14 ของไอซีตัวที่หนึ่ง ซึ่งเป็นขั้ว z ของ VDGA ค่ากระแสไบอัส I_{B1}, I_{B2} และ I_{B3} มีค่าเท่ากับ 52μA สามารถหาได้จากการต่อตัวต้านทาน R_{B1}, R_{B2} และ R_{B3} มีค่าเท่ากับ 71kΩ เข้าที่ขา 1, 16 ของไอซีตัวที่หนึ่งและเข้าที่ขา 1 ของไอซีตัวที่สอง หลังจากนั้นต่อตัวเก็บประจุ C_2 เท่ากับ 1nF ที่ขา 4, 12 ของไอซีตัวที่หนึ่งและขา 4, 5 ของไอซีตัวที่สอง ซึ่งเป็นขั้ว n และขั้ว w ของ VDGA การทำงานของวงจรกรองความถี่จะป้อนแรงดันอินพุตเข้ามาสองจุดและแรงดันเอาต์พุตหนึ่งจุดโดย V_{in1} จะต่อเข้าที่ขา 3 ของไอซีตัวที่หนึ่ง ซึ่งเป็นขั้ว p ของ VDGA ส่วน V_{in2} ต่อเข้าที่ตัวเก็บประจุ C_2 และผลตอบสนองทางเอาต์พุตที่ขา 4, 12 ของไอซีตัวที่หนึ่งและที่ขา 4, 5 ของไอซีตัวที่สอง ซึ่งเป็นขั้ว n และขั้ว w ของ VDGA แสดงวงจรในภาพที่ 4.19



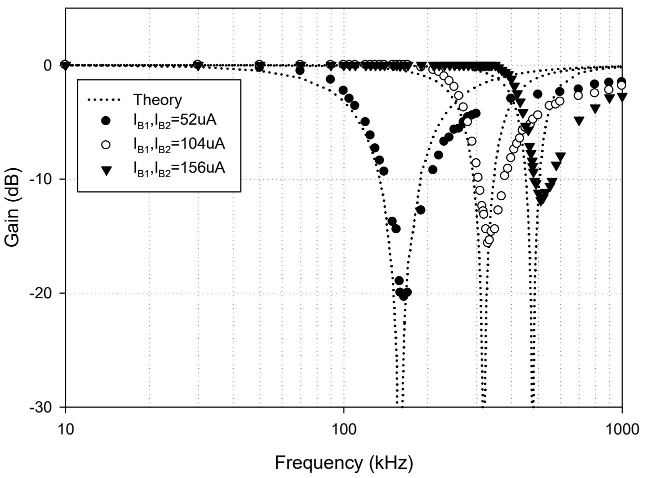
ภาพที่ 4.19 วงจรกรองความถี่โหมดแรงดันหลายหน้าที่ใช้ในการต่อวงจรจริง

ในการทดสอบการทำงานป้อนอินพุตเป็นสัญญาณไซน์ 40mV_{p-p} จะปรับค่าความถี่ที่ป้อนให้อินพุตของวงจรที่ 10kHz-1MHz จากนั้นวัดค่าสัญญาณแรงดันด้านเอาต์พุตเปรียบเทียบกับสัญญาณแรงดันอินพุตของวงจร หาค่าการตอบสนองความถี่ของสัญญาณแรงดันเอาต์พุตของวงจรในแต่ละช่วงความถี่ การทดสอบและบันทึกผลสมรรถนะของวงจรกรองความถี่โหมดแรงดันหลายหน้าที่ได้จากการต่อวงจรจริงในรูปแบบอัตราส่วนเอาต์พุตต่ออินพุตของแต่ละช่วงความถี่ฟังก์ชันกรองความถี่ต่ำผ่าน กรองความถี่สูงผ่านและกรองกำจัดแถบความถี่ หาค่าการตอบสนองความถี่ของสัญญาณแรงดันเอาต์พุตต่ออินพุตได้จาก $20\log(V_O/V_{in})$ มีหน่วยเป็นเดซิเบล (dB) ได้ค่าความถี่ธรรมชาติเท่ากับ 165kHz พบว่าผลการทดสอบสมรรถนะของวงจรกรองความถี่ที่ได้จากการต่อวงจรจริงเบี่ยงเบนไปจากผลการคำนวณในทางทฤษฎี 3.77% ผลตอบสนองความถี่แสดงในภาพที่ 4.20



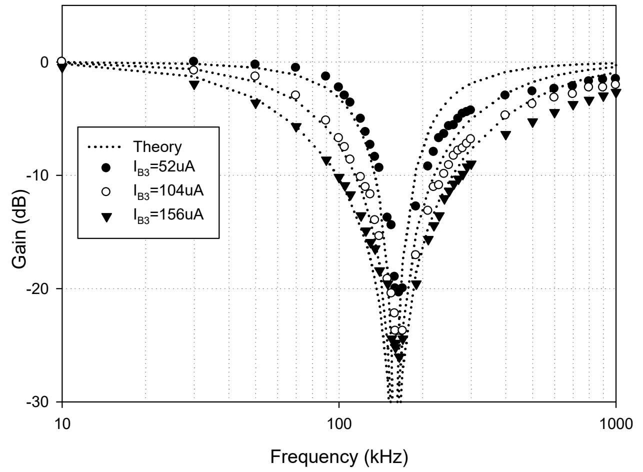
ภาพที่ 4.20 ผลตอบสนองความถี่ของวงจรกรองความถี่ที่นำเสนอจากการต่อวงจรจริง

เพื่อยืนยันว่าวงจรกรองความถี่ที่นำเสนอสามารถควบคุมการตอบสนองความถี่ได้ด้วยวิธีทางอิเล็กทรอนิกส์ จึงทำการทดสอบด้วยการป้อนแรงดันอินพุตสัญญาณไซน์ขนาด 40m$V_{p\text{-}p}$ ในการทดสอบกำหนดให้ กระแสไบอัส I_{B3} เท่ากับ 52µA และ C_1=C_2=1nF แล้วทดลองเปลี่ยนค่ากระแสไบอัส I_{B1} และ I_{B2} มีค่าเท่ากับ 52µA, 104µA และ 156µA ตามลำดับ สามารถทำได้จากการต่อตัวต้านทาน R_{B1} และ R_{B2} มีค่าเท่ากับ 71kΩ, 35.6kΩ และ 23.7kΩ ตามลำดับ เข้าที่ขา 1, 16 ของไอซีตัวที่หนึ่ง ทดสอบผลตอบสนองความถี่ของฟังก์ชันกรองกำจัดแถบความถี่ พบว่าวงจรให้ผลตอบสนองความถี่ธรรมชาติที่ได้จากการทดลองจะอยู่ที่ f_0 =165kHz, 330kHz และ 510kHz ตามลำดับ จึงเป็นการยืนยันได้ว่าวงจรกรองความถี่ที่นำเสนอสามารถปรับค่าความถี่ธรรมชาติได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยการปรับค่ากระแสไบอัส I_{B1} และ I_{B2} ให้กับวงจรเพื่อทำการแสดงผลตอบสนองความถี่ดังภาพที่ 4.21



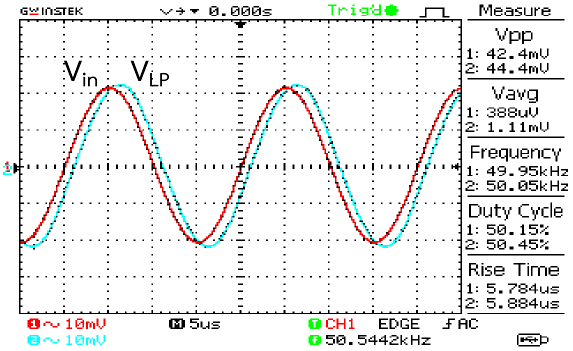
ภาพที่ 4.21 ผลตอบสนองความถี่ฟังก์ชันกรองกำจัดแถบความถี่ปรับค่า I_{B1}, I_{B2} ด้วยการต่อวงจรจริง

เพื่อยืนยันว่าวงจรกรองความถี่ที่นำเสนอสามารถควบคุมการตอบสนองค่าควอลิตี้แฟกเตอร์ได้ด้วย I_{B3} โดยไม่ส่งผลกระทบต่อความถี่ธรรมชาติได้ด้วยวิธีทางอิเล็กทรอนิกส์ จึงทำการทดสอบด้วยการป้อนแรงดันอินพุตสัญญาณไซน์ขนาด 40mV ในการทดสอบกำหนดให้กระแสไบอัส I_{B1}=I_{B2}=52μA และ C_1=C_2=1nF แล้วทดลองเปลี่ยนค่า I_{B3} มีค่าเท่ากับ 52μA, 104μA และ 156μA ตามลำดับ สามารถหาได้จากการต่อตัวต้านทาน R_{B3} มีค่าเท่ากับ 71kΩ, 35.6kΩ และ 23.7kΩ ตามลำดับ ที่ขา 1 ของไอซีตัวที่สอง ค่าควอลิตี้แฟกเตอร์ที่ได้ในทางทฤษฎีจะมีค่าเท่ากับ 1.0, 0.5 และ 0.33 ทดสอบผลตอบสนองความถี่ของฟังก์ชันกรองกำจัดแถบความถี่ พบว่าสามารถปรับค่าควอลิตี้แฟกเตอร์ได้อย่างอิสระด้วยวิธีทางอิเล็กทรอนิกส์ด้วยการปรับกระแสไบอัส I_{B3} แสดงผลตอบสนองความถี่ดังภาพที่ 4.22

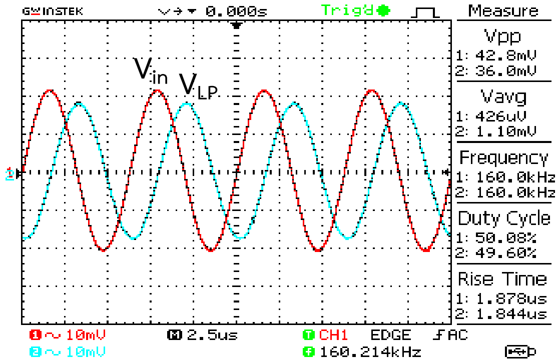


ภาพที่ 4.22 ผลตอบสนองความถี่ฟังก์ชันกรองกำจัดแถบความถี่ปรับค่า I_{B3} ด้วยการต่อวงจรจริง

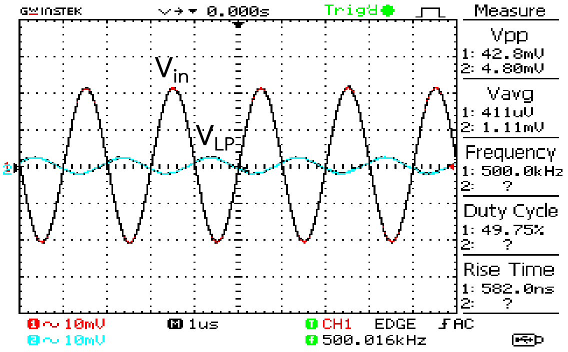
จากสมการที่ (3.99) เมื่อกำหนดให้ขั้วอินพุต V_{in1} = V_{in} และ V_{in2} ต่อลงกราวด์ เพื่อทดสอบการทำงานฟังก์ชันกรองความถี่ต่ำผ่าน พบว่าผลการทดลองที่ได้สอดคล้องกับทฤษฎี คือ ที่ช่วงความถี่ต่ำกว่า f_0 คือ f = 50kHz ค่าสัญญาณแรงดันเอาต์พุตมีขนาดใกล้เคียงกับอินพุตเป็นช่วงผ่านแถบความถี่ และเมื่อความถี่เท่ากับ f_0 คือ f = 160kHz หรือมากกว่า f_0 คือ f = 500kHz สัญญาณแรงดันเอาต์พุตจะถูกลดทอนให้ต่ำลงเมื่อเทียบกับสัญญาณแรงดันอินพุต เป็นช่วงกำจัดแถบความถี่ ดังภาพที่ 4.23



(ก)



(ข)

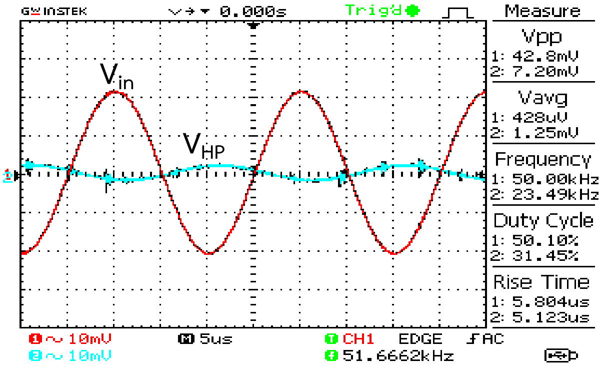


(ค)

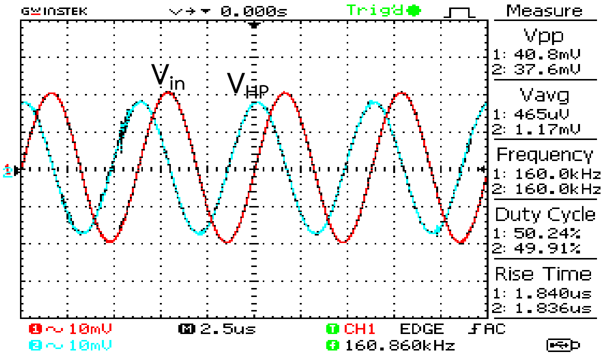
ภาพที่ 4.23 สัญญาณที่จุด V_{in} และ V_o ของฟังก์ชันกรองความถี่ต่ำผ่าน

(ก) f = 50kHz, (ข) f = 160kHz และ (ค) f = 500kHz

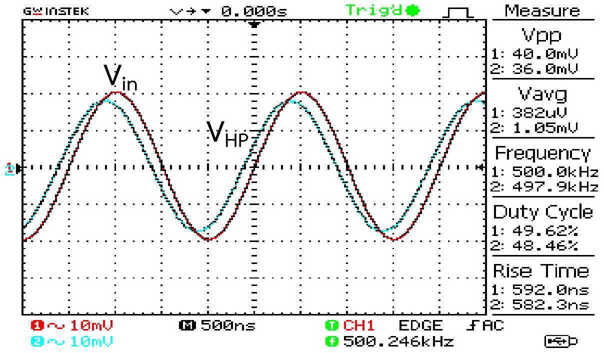
จากสมการที่ (3.99) เมื่อกำหนดให้ขั้วอินพุต V_{in2} = V_{in} และ V_{in1} ต่อลงกราวด์ เพื่อทดสอบการทำงานฟังก์ชันกรองความถี่สูงผ่าน พบว่าผลการทดลองที่ได้สอดคล้องกับทฤษฎี คือ ที่ช่วงความถี่ต่ำกว่า f_0 คือ f = 50kHz ค่าสัญญาณแรงดันเอาต์พุตจะถูกลดทอนให้ต่ำลงเป็นช่วงกำจัดแถบความถี่ และเมื่อความถี่เท่ากับ f_0 คือ f = 160kHz หรือมากกว่า f_0 คือ f = 500kHz สัญญาณแรงดันเอาต์พุตจะสูงขึ้นจนมีขนาดใกล้เคียงกับอินพุตเป็นช่วงผ่านแถบความถี่ ดังภาพที่ 4.24



(ก)



(ข)

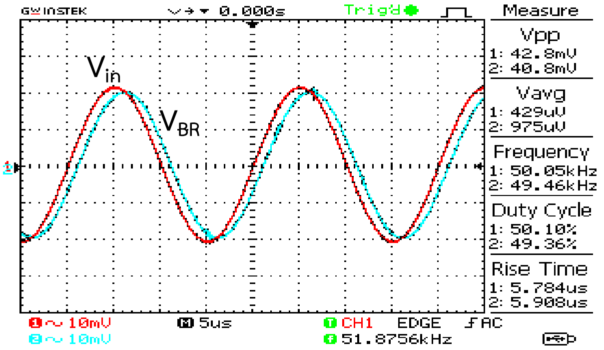


(ค)

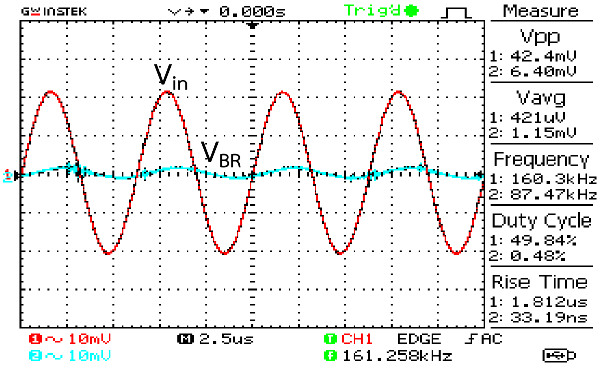
ภาพที่ 4.24 สัญญาณที่จุด V_{in} และ V_o ของฟังก์ชันกรองความถี่สูงผ่าน

(ก) f = 50kHz, (ข) f = 160kHz และ (ค) f = 500kHz

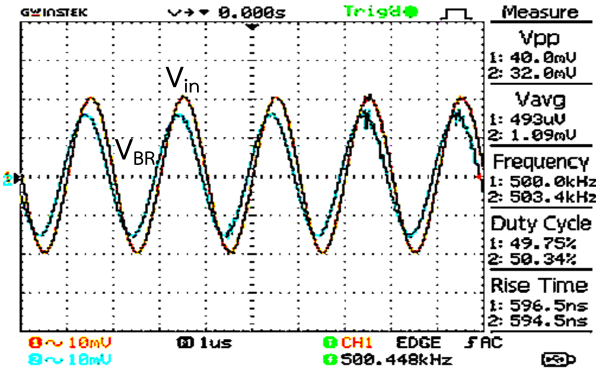
จากสมการที่ (3.99) เมื่อกำหนดให้ขั้วอินพุต V_{in1} = V_{in2} = V_{in} เพื่อทดสอบการทำงานฟังก์ชันกรองกำจัดแถบความถี่ พบว่าผลการทดลองที่ได้สอดคล้องกับทฤษฎี คือ ที่ช่วงความถี่ต่ำกว่า f_0 คือ f = 50kHz และมากกว่า f_0 คือ f = 500kHz ค่าสัญญาณแรงดันเอาต์พุตจะมีขนาดใกล้เคียงกับอินพุตเป็นช่วงผ่านแถบความถี่ และเมื่อความถี่เท่ากับ f_0 คือ f = 160kHz สัญญาณแรงดันเอาต์พุตจะถูกลดทอนให้ต่ำลงเมื่อเทียบกับสัญญาณแรงดันอินพุต เป็นช่วงกำจัดแถบความถี่ ดังภาพที่ 4.25



(ก)



(ข)



(ค)

ภาพที่ 4.25 สัญญาณที่จุด V_{in} และ V_o ของฟังก์ชันกรองกำจัดแถบความถี่

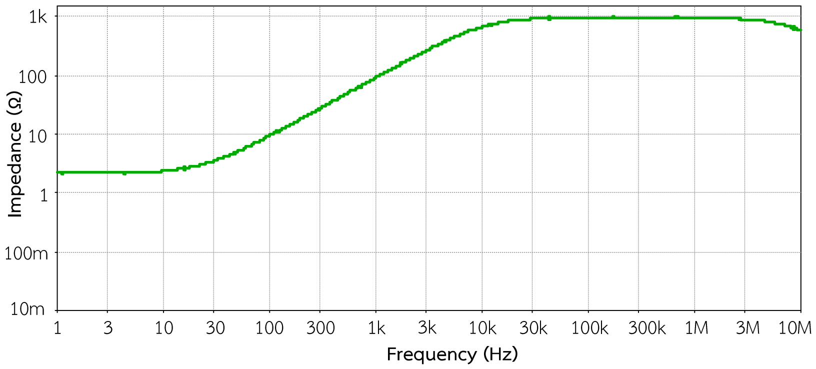
(ก) f = 50kHz, (ข) f = 160kHz และ (ค) f = 500kHz

4.3 ผลตอบสนองการทำงานของการออกแบบวงจร

จากการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานที่แสดงการออกแบบในหัวข้อที่ 3.3.1 โดยการนำสมการอินพุตอิมพีแดนซ์ของวงจรที่ได้วิเคราะห์ไว้ในกรณีวงจรทำงานในอุดมคติมาทำการออกแบบค่าอุปกรณ์และวงจรประยุกต์ใช้งานสามารถนำมาออกแบบวงจรกรองความถี่ที่แสดงการออกแบบในหัวข้อที่ 3.3.2 โดยการนำสมการความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ของวงจรที่ได้วิเคราะห์ไว้ในกรณีวงจรทำงานในอุดมคติมาออกแบบค่าอุปกรณ์ ในหัวข้อนี้จะนำค่าของอุปกรณ์ที่ออกแบบมาจำลองผลการทำงานด้วยโปรแกรม PSPICE ว่าผลที่ได้นั้นเป็นไปตามที่ออกแบบไว้หรือไม่

4.3.1 ผลการตอบสนองของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน

จากการออกแบบวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน สามารถคำนวณหาค่ากระแสไบอัสของ g_m เพื่อให้ได้ค่าความเหนี่ยวนำเท่ากับ 12.5mH จะต้องปรับค่ากระแสไบอัส I_{B1} = 104μA, I_{B2} = 208μA และ C_1 = 100nF ส่วนค่าความต้านทานเท่ากับ 1kΩ จะต้องปรับค่ากระแสไบอัส I_{B3} = 52μA ผลการจำลองแสดงดังภาพที่ 4.26 ได้ค่า L_{eq}= 14.62mH และ R_{eq}= 968.86Ω จะเห็นได้ว่า L_{eq} มีค่าคลาดเคลื่อน 14.5% และ R_{eq} มีค่าคลาดเคลื่อน 3.1% ซึ่งมีสาเหตุมาจากกรณีที่วงจรทำงานไม่เป็นไปตามอุดมคติ ผลกระทบมาจากความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตของ VDGA



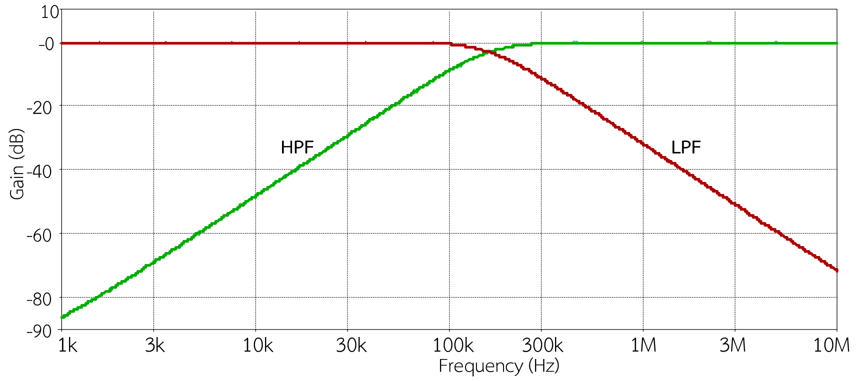
ภาพที่ 4.26 อินพุตอิมพีแดนซ์ของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน

4.3.2 ผลการตอบสนองของวงจรกรองความถี่

ในการประยุกต์ใช้งานสามารถนำมาออกแบบวงจรกรองความถี่ต่ำผ่านและกรองความถี่สูงผ่านให้มีความถี่คัตออฟที่ 159kHz โดยค่าควอลิตี้แฟกเตอร์เท่ากับ 0.707 จากการออกแบบวงจรเพื่อหาความถี่คัตออฟ ได้ดังสมการที่ (3.103) และค่าควอลิตี้แฟกเตอร์ได้ดังสมการที่ (3.104) เพื่อให้

วงจรกรองความถี่ที่นำเสนอกรณีฟังก์ชันกรองความถี่ต่ำผ่านและกรองความถี่สูงผ่านที่มีความถี่คัตออฟที่ 159kHz ค่าควอลิตี้แฟกเตอร์เท่ากับ 0.707 จะต้องปรับกระแสไบอัส I_{B1}= I_{B2}= 52μA และ I_{B3}= 73.549μA โดยกำหนดให้ $C_1 = C_2$ = 1nF

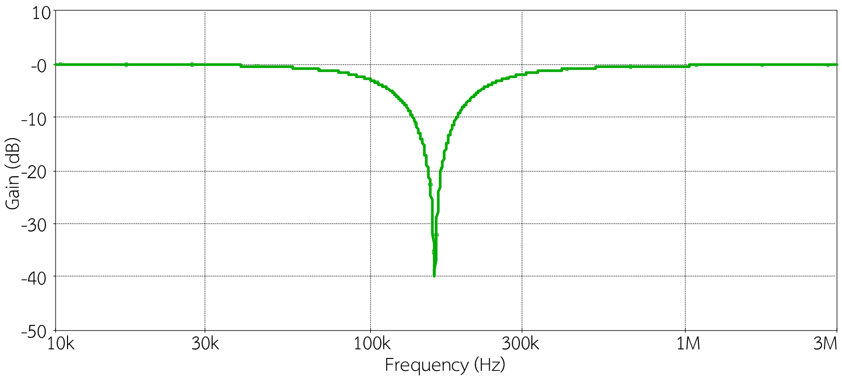
เมื่อจำลองการทำงานของฟังก์ชันกรองความถี่ต่ำผ่านและกรองความถี่สูงผ่านโดยใช้โปรแกรม PSPICE ฟังก์ชันกรองความถี่ต่ำผ่านได้ค่าความถี่คัตออฟเท่ากับ 158kHz ซึ่งเบี่ยงเบนไปจากการคำนวณในทางทฤษฎี 0.629% และฟังก์ชันกรองความถี่สูงผ่านได้ค่าความถี่คัตออฟเท่ากับ 163kHz ซึ่งเบี่ยงเบนไปจากการคำนวณในทางทฤษฎี 2.516% แสดงผลตอบสนองการทำงานของฟังก์ชันกรองความถี่ดังภาพที่ 4.27



ภาพที่ 4.27 ผลตอบสนองการทำงานของฟังก์ชันกรองความถี่ต่ำผ่านและกรองความถี่สูงผ่าน

ในกรณีการออกแบบวงจรกรองกำจัดแถบความถี่ให้มีความถี่คัตออฟด้านต่ำ (f_{CL}) เท่ากับ 100kHz และความถี่คัตออฟด้านสูง (f_{CH}) เท่ากับ 250kHz และค่าความถี่ธรรมชาติ (f_0) เท่ากับ 158.1kHz ความกว้างของแบนด์วิดท์ (BW) เท่ากับ 150kHz จะต้องปรับกระแสไบอัสของI_{B1}=52μA, I_{B2}=51.312μA, I_{B3}= 49μA และ $C_1 = C_2$ = 1nF

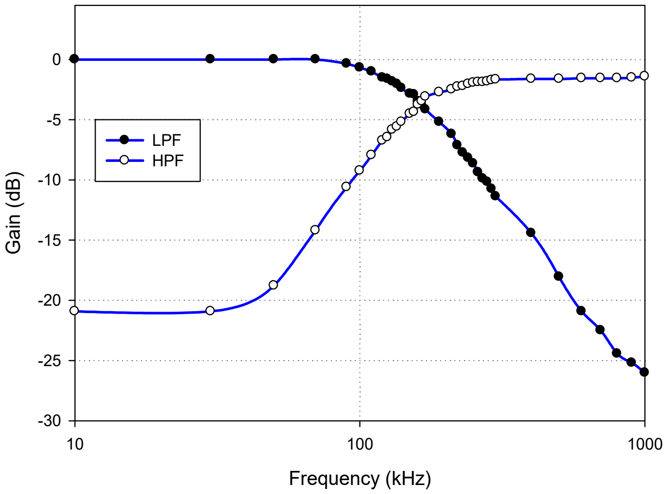
เมื่อจำลองการทำงานของฟังก์ชันกรองกำจัดแถบความถี่โดยใช้โปรแกรม PSPICE ได้ค่าความถี่ธรรมชาติเท่ากับ 159.59kHz ซึ่งเบี่ยงเบนไปจากการคำนวณในทางทฤษฎี 0.942% ส่วนค่าแถบความถี่มีความถี่คัตออฟด้านต่ำ (f_{CL}) เท่ากับ 100.268kHz ซึ่งเบี่ยงเบนไปจากการคำนวณในทางทฤษฎี 0.268% ค่าความถี่คัตออฟด้านสูง (f_{CH}) เท่ากับ 258.54kHz ซึ่งเบี่ยงเบนไปจากการคำนวณในทางทฤษฎี 3.416% และค่าความกว้างของแบนด์วิดท์ (BW) เท่ากับ 158.272kHz ซึ่งเบี่ยงเบนไปจากการคำนวณในทางทฤษฎี 5.515% แสดงผลตอบสนองการทำงานของฟังก์ชันกรองกำจัดแถบความถี่ดังภาพที่ 4.28



ภาพที่ 4.28 ผลตอบสนองการทำงานของฟังก์ชันกรองกำจัดแถบความถี่

จากการออกแบบวงจรกรองความถี่ที่นำเสนอกรณีฟังก์ชันกรองความถี่ต่ำผ่านและกรองความถี่สูงผ่านที่มีความถี่คัตออฟที่ 159kHz และค่าควอลิตี้แฟกเตอร์เท่ากับ 0.707 จะต้องปรับกระแสไบอัส $I_{B1} = I_{B2} \approx 52\mu A$ และ $I_{B3} \approx 73.549\mu A$ โดย $C_1 = C_2 = 1nF$

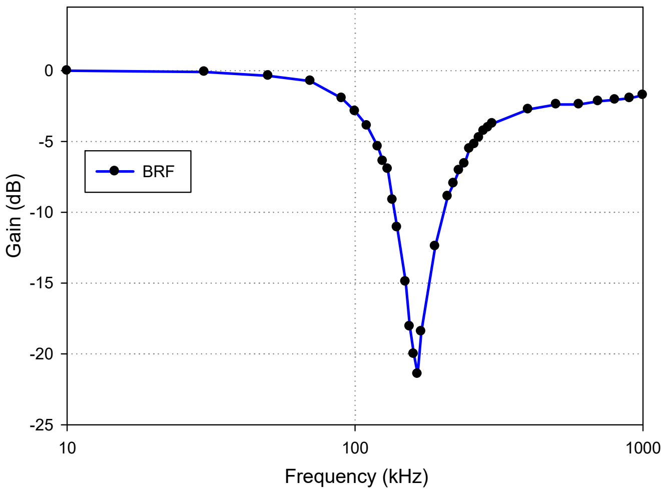
เมื่อจำลองการทำงานของฟังก์ชันกรองความถี่ต่ำผ่านและกรองความถี่สูงผ่านโดยการต่อวงจรจริง จะพบว่าฟังก์ชันกรองความถี่ต่ำผ่านได้ค่าความถี่คัตออฟเท่ากับ 155kHz ซึ่งเบี่ยงเบนไปจากการคำนวณในทางทฤษฎี 2.516% และฟังก์ชันกรองความถี่สูงผ่านได้ค่าความถี่คัตออฟเท่ากับ 170kHz ซึ่งเบี่ยงเบนไปจากการคำนวณในทางทฤษฎี 6.918% แสดงผลตอบสนองการทำงานของฟังก์ชันกรองความถี่ดังภาพที่ 4.29



ภาพที่ 4.29 ผลตอบสนองการทำงานของฟังก์ชันกรองความถี่ต่ำผ่านและกรองความถี่สูงผ่านจากการต่อวงจรจริง

จากการออกแบบวงจรกรองความถี่ที่นำเสนอกรณีฟังก์ชันกรองกำจัดแถบความถี่ให้มีความถี่คัตออฟด้านต่ำ (f_{CL}) เท่ากับ 100kHz และความถี่คัตออฟด้านสูง (f_{CH}) เท่ากับ 250kHz และค่าความถี่ธรรมชาติ (f_0) เท่ากับ 158.1kHz ความกว้างของแบนด์วิดท์ (BW) เท่ากับ 150kHz จะต้องปรับกระแสไบอัสของ $I_{B1} \approx 52\mu A$, $I_{B2} \approx 51.312\mu A$, $I_{B3} \approx 49\mu A$ และ $C_1 = C_2 = 1nF$

เมื่อจำลองการทำงานของฟังก์ชันกรองกำจัดแถบความถี่โดยการต่อวงจรจริง จะพบว่าได้ค่าความถี่ธรรมชาติเท่ากับ 165kHz ซึ่งเบี่ยงเบนไปจากการคำนวณในทางทฤษฎี 4.36% ส่วนค่าแถบความถี่มีความถี่คัตออฟด้านต่ำ (f_{CL}) เท่ากับ 103kHz ซึ่งเบี่ยงเบนไปจากการคำนวณในทางทฤษฎี 3.0% ค่าความถี่คัตออฟด้านสูง (f_{CH}) เท่ากับ 350kHz ซึ่งเบี่ยงเบนไปจากการคำนวณในทางทฤษฎี 40% และค่าความกว้างของแบนด์วิดท์ (BW) เท่ากับ 247kHz ซึ่งเบี่ยงเบนไปจากการคำนวณในทางทฤษฎี 64.67% แสดงผลตอบสนองการทำงานของฟังก์ชันกรองกำจัดแถบความถี่ดังภาพที่ 4.30



ภาพที่ 4.30 ผลตอบสนองการทำงานของฟังก์ชันกรองกำจัดแถบความถี่จากการต่อวงจรจริง

บทที่ 5

สรุปผล อภิปรายผล และข้อเสนอแนะ

วิทยานิพนธ์ฉบับนี้ได้ทำการสังเคราะห์และออกแบบวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ VDGA เพียงหนึ่งตัวและการประยุกต์ใช้งานเป็นวงจรกรองความถี่ ซึ่งมีแนวความคิดในการสังเคราะห์และออกแบบวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานจากหลักการของวงจรอินทิเกรเตอร์หนึ่งตัวทำงานร่วมกับวงจรแปลงแรงดันเป็นกระแสสองตัวโดยใช้โครงสร้างของอุปกรณ์ VDGA เพื่อให้ได้วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน การประยุกต์ใช้งานสามารถนำวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานมาออกแบบเป็นวงจรกรองความถี่ได้โดยเพิ่มตัวเก็บประจุเข้ามาในวงจรเพื่อให้ได้สมการลักษณะคุณสมบัติกรองความถี่หลายหน้าที่อันดับที่สอง ซึ่งวงจรกรองความถี่จะป้อนแรงดันอินพุตเข้ามาสองจุดและแรงดันเอาต์พุตหนึ่งจุด โดย V_{in1} จะต่อเข้าที่ขั้ว p ของอุปกรณ์ VDGA ส่วน V_{in2} ต่อเข้าที่ตัวเก็บประจุสามารถให้ผลตอบสนองทางเอาต์พุตจำนวนสามฟังก์ชัน ได้แก่ ฟังก์ชันกรองความถี่ต่ำผ่าน กรองความถี่สูงผ่านและกรองกำจัดแถบความถี่ วงจรวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานและวงจรกรองความถี่ได้ถูกวิเคราะห์สมรรถนะทั้งในกรณีที่ VDGA มีคุณสมบัติในทางอุดมคติและไม่อุดมคติ จากนั้นทำการทดสอบสมรรถนะของวงจรที่ได้ออกแบบไว้ในทางทฤษฎีกับการจำลองด้วยโปรแกรม PSPICE และทดสอบต่อวงจรจริง นำผลจากการทดสอบไปเปรียบเทียบกับผลของการวิเคราะห์ในทางทฤษฎีและนำผลจากการทดสอบไปเปรียบเทียบกับงานวิจัยที่เกี่ยวข้องที่ได้ศึกษามาหลังจากนั้นทำการสรุปผล อภิปรายผล และข้อเสนอแนะของงานวิจัยดังต่อไปนี้

5.1 สรุปผลการวิจัย

การสังเคราะห์และออกแบบวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน ซึ่งประกอบด้วยวงจรอินทิเกรเตอร์หนึ่งตัว ทำงานร่วมกับวงจรแปลงแรงดันเป็นกระแสสองตัว สามารถสังเคราะห์วงจรโดยใช้อุปกรณ์ VDGA เพียงหนึ่งตัว ด้วยการทำงานของ g_{m1} ต่อร่วมกับ C_1 เป็นวงจรอินทิเกรเตอร์ ส่วนการทำงานของ g_{m2} เป็นวงจรแปลงแรงดันเป็นกระแส k_1 และการทำงานของ g_{m3} เป็นวงจรแปลงแรงดันเป็นกระแส $-k_2$ ส่วนการประยุกต์ใช้งานเป็นวงจรกรองความถี่อาศัยหลักการของวงจร RLC ขนาน โดยเพิ่มตัวเก็บประจุ C_2 เข้ามาในวงจร ในการสังเคราะห์วงจรกรองความถี่ทำการป้อนแรงดันอินพุตเข้ามาสองจุดและแรงดันเอาต์พุตหนึ่งจุด โดย V_{in1} จะต่อเข้าที่ขั้ว p ของ VDGA ส่วน V_{in2} ต่อเข้าที่ตัวเก็บประจุ C_2 และผลตอบสนองทางเอาต์พุตที่ขั้ว w สามารถให้

ผลตอบสนองทางเอาต์พุตจำนวนสามฟังก์ชัน ได้แก่ ฟังก์ชันกรองความถี่ต่ำผ่าน กรองความถี่สูงผ่านและกรองกำจัดแถบความถี่

การวิเคราะห์สมรรถนะวงจรที่ได้ออกแบบไว้ เมื่อทำงานในกรณีอุดมคติ ในส่วนของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานใช้โครงสร้าง VDGA จำนวนหนึ่งตัว ต่อร่วมกับตัวเก็บประจุจำนวนหนึ่งตัวที่ต่อลงกราวนด์ ซึ่งมีจุดเด่นของวงจรคือ การปรับค่าความเหนี่ยวนำและค่าความต้านทานสามารถทำได้อย่างอิสระจากกัน ส่วนกรณีที่ไม่เป็นอุดมคตินั้นวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานโดยใช้อุปกรณ์ VDGA พบว่าตัวแปรความผิดพลาดที่ส่งผลกระทบอันเนื่องมาจากความผิดพลาดของอัตราการส่งผ่านกระแสและแรงดันจากอินพุตไปยังเอาต์พุตและอีกกรณีที่มีผลกระทบจากค่าของความจุและค่าความต้านทานแฝงที่ขั้วของ VDGA ส่วนการประยุกต์ใช้งานเป็นวงจรกรองความถี่ เมื่อทำงานในกรณีอุดมคติ จุดเด่นของวงจรคือสามารถควบคุมความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ได้แบบอิเล็กทรอนิกส์ นอกจากนี้ยังพบว่าสามารถควบคุมค่าควอลิตี้แฟกเตอร์ได้โดยไม่ส่งผลกระทบต่อความถี่ธรรมชาติ กรณีที่ไม่เป็นอุดมคตินั้นมีปัจจัยที่ส่งผลกระทบต่อการทำงานของวงจรเป็นไปได้สองกรณี คือ ผลกระทบอันเนื่องมาจากความผิดพลาดของอัตราการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตและผลกระทบอันเนื่องมาจากอุปกรณ์แฝงภายในตัวของ VDGA ซึ่งจะส่งผลกระทบต่อการทำงานของวงจรในทางปฏิบัติ ทำให้ได้ค่าที่มีความผิดพลาดไม่เป็นไปตามอุดมคติ

การทดสอบสมรรถนะของวงจรที่ได้ออกแบบไว้ในทางทฤษฎีกับการจำลองด้วยโปรแกรม PSPICE ในส่วนของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน โครงสร้างภายในของ VDGA สร้างมาจากไอซีเบอร์ LM13700 ใช้แหล่งจ่ายแรงดันไฟฟ้า ±5V โดย C_1 เท่ากับ 100nF ค่ากระแสไบอัส I_{B1} เท่ากับ 104μA, I_{B2} เท่ากับ 208μA และ I_{B3} เท่ากับ 52μA ค่าความเหนี่ยวนำและค่าความต้านทานที่คำนวณในทางทฤษฎีได้ค่า L_{eq} เท่ากับ 12.5mH และ R_{eq} เท่ากับ 1kΩ ผลการจำลองได้ค่า L_{eq} เท่ากับ 14.62mH และ R_{eq} เท่ากับ 968.86Ω ค่าคลาดเคลื่อนของ L_{eq} มีค่า 14.5% และ R_{eq} มีค่าคลาดเคลื่อน 3.1% ซึ่งมีสาเหตุมาจากกรณีที่วงจรทำงานไม่เป็นไปตามอุดมคติ ผลกระทบมาจากความผิดพลาดในการส่งผ่านกระแสและแรงดันจากอินพุตไปยังเอาต์พุตของ VDGA และผลกระทบเนื่องจากความต้านทานและความจุแฝงในตัว VDGA ความสามารถของวงจรใช้งานได้ดีในช่วงความถี่ 30Hz - 3MHz ผลการทดสอบจะพบได้ว่าการเปลี่ยนค่า I_{B1} และ I_{B2} ส่งผลเฉพาะค่าของตัวเหนี่ยวนำเมื่อปรับค่า I_{B3} มีผลเฉพาะค่าของตัวต้านทาน สามารถทำได้อย่างอิสระจากกัน ส่วนการประยุกต์ใช้งานเป็นวงจรกรองความถี่ โดยเพิ่มตัวเก็บประจุ C_2 เข้ามาในวงจร สามารถตอบสนองได้สามฟังก์ชันในวงจรเดียวกันโดยไม่ต้องการการแมทชิ่งกันของอุปกรณ์ในการใช้งาน ซึ่งประกอบด้วย ฟังก์ชันกรองความถี่ต่ำผ่าน กรองความถี่สูงผ่านและกรองกำจัดแถบความถี่ การเลือกผลตอบสนองการทำงานได้สามฟังก์ชันจากการกำหนดการป้อนแรงดันอินพุต โดย $C_1 = C_2 =$ 1nF ค่ากระแสไบอัส $I_{B1} = I_{B2} = I_{B3} =$ 52μA จะได้ค่าความถี่ธรรมชาติ f_0 ในทางอุดมคติ คือ 159kHz และ Q เท่ากับ 1 ผลการจำลองการทำงานตอบสนองความถี่ f_0 เท่ากับ 160kHz และ Q เท่ากับ 0.954 จะเห็นได้ว่า f_0 มีค่าคลาดเคลื่อน 0.63% และ Q มีค่าคลาดเคลื่อน 4.6% ซึ่งมีสาเหตุมาจากกรณีที่วงจรทำงานไม่เป็นไป

ตามอุดมคติ ผลกระทบมาจากความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตของ VDGA และผลกระทบเนื่องจากความต้านทานและความจุแฝงในตัว VDGA

การทดสอบความสามารถของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานด้วยการต่อวงจรจริง ใช้ไอซีเบอร์ LM13700 ต่อร่วมกันเป็นวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน ในการทดสอบใช้แหล่งจ่ายแรงดันไฟฟ้า $\pm$5V เมื่อค่า L_{eq} เท่ากับ 0.694mH ที่ C_1 เท่ากับ 100nF ค่ากระแสไบอัส I_{B1}, I_{B2} เท่ากับ 624μA และ R_{eq} เท่ากับ 2.81kΩ ค่ากระแสไบอัส I_{B3} เท่ากับ 18.5μA ในการนำเสนอโดยใช้หลักการต่อวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานร่วมกับตัวต้านทาน R_a มีค่าเท่ากับ 3kΩ แล้วป้อนสัญญาณอินพุตเป็นสัญญาณสามเหลี่ยมเข้าที่ตัวต้านทาน R_a ผลการทดลองที่ได้สอดคล้องกับทฤษฎี คือ สัญญาณเอาต์พุตออกเป็นสัญญาณสี่เหลี่ยมที่ขั้วแรงดันอิมพีแดนซ์ของวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทาน ส่วนการทดสอบความสามารถวงจรกรองความถี่โหมดแรงดันหลายหน้าที่ด้วยการต่อวงจรจริง ใช้ไอซีเบอร์ LM13700 ต่อร่วมกันเป็นวงจรกรองความถี่ ใช้แหล่งจ่ายแรงดันไฟฟ้า $\pm$5V ที่ C_1 เท่ากับ 1nF ค่ากระแสไบอัส I_{B1}, I_{B2} และ I_{B3} เท่ากับ 52μA หลังจากนั้นต่อตัวเก็บประจุ C_2 เท่ากับ 1nF ที่ขั้ว n และขั้ว w ของ VDGA การทำงานของวงจรกรองความถี่จะป้อนแรงดันอินพุตเข้ามาสองจุดและแรงดันเอาต์พุตหนึ่งจุดโดย V_{in1} จะต่อขั้ว p ของ VDGA ส่วน V_{in2} ต่อเข้าที่ตัวเก็บประจุ C_2 และผลตอบสนองทางเอาต์พุตขั้ว w ของ VDGA ค่าความถี่ธรรมชาติในทางอุดมคติ คือ 159kHz ผลตอบสนองจากการทดลองเท่ากับ 165kHz พบว่าผลการทดสอบสมรรถนะของวงจรกรองความถี่ที่ได้จากการต่อวงจรจริงเบี่ยงเบนไปจากผลการคำนวณในทางทฤษฎี 3.77% ซึ่งมีสาเหตุมาจากกรณีที่วงจรทำงานไม่เป็นไปตามอุดมคติ ผลกระทบมาจากความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตของ VDGA และผลกระทบเนื่องจากความต้านทานและความจุแฝงในตัว VDGA

5.2 อภิปรายผลงานวิจัย

จากการศึกษางานวิจัยเกี่ยวกับวงจรเลียนแบบตัวเหนี่ยวนำที่มีผู้วิจัยก่อนหน้านี้ได้นำเสนอไว้ถึงจุดเด่นและข้อจำกัดต่างๆ ของงานวิจัยที่ผ่านมาในบทที่ 1-2 เมื่อเปรียบเทียบกับงานวิจัยที่นำเสนอในครั้งนี้สามารถแสดงรายละเอียดในตารางที่ 5.1 ดังนี้

ตารางที่ 5.1 ตารางเปรียบเทียบคุณสมบัติจุดเด่นและข้อจำกัดระหว่างงานวิจัยที่ผ่านมากับงานวิจัยที่นำเสนอ

ลำดับ	เอกสารอ้างอิง	ประเภทของ ABB	จำนวน ABB	จำนวนตัวต้านทาน	จำนวนตัวเก็บประจุ	ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์	การแมทชิ่งกันของอุปกรณ์
1	Horng (2010 : 407–413)	DVCC	2	2	1	ไม่ได้	ไม่ต้องการ
2	Kaçar and Kuntman (2011 : 627–631)	CFOA	1	2	1	ไม่ได้	ไม่ต้องการ
3	Metin (2011 : 614–618)	DXCCII	1	2	1	ไม่ได้	ไม่ต้องการ
4	Longsomboon, et. al. (2011 : 221–224)	OTA	4	1	1	ได้	ต้องการ
5	Myderrizi, et. al. (2011 : 1074–1081)	DXCCII	1	3	1	ไม่ได้	ไม่ต้องการ
6	Ibrahim, et. al. (2012 : 3–10)	DDCC	1	2	1	ไม่ได้	ต้องการ
7	Senani (2012 : 981–987)	CFOA	2	3	2	ไม่ได้	ต้องการ
8	Pandey, et. al. (2014 : 1069–1079)	OTRA	1	3	2	ไม่ได้	ต้องการ
9	Yesil and Kacar (2014 : 1785–1789)	DXCCII	1	2	1	ไม่ได้	ต้องการ
10	Ghosh and Paul (2014 : 381–390)	OTRA	1	4	1	ไม่ได้	ไม่ต้องการ
11	Yuce, et. al. (2015 : 2138–2149)	DDCC	2	2	1	ไม่ได้	ไม่ต้องการ
12	Channumsin, et. al. (2015 : 114–117)	VDBA	2	0	1	ได้	ไม่ต้องการ
13	Alpaslan and Yuce (2015 : 3081–3100)	CFOA	1	2	1	ไม่ได้	ไม่ต้องการ
14	Kaçar, et. al. (In: 2015)	CDCC	1	2	1	ไม่ได้	ไม่ต้องการ
15	**งานวิจัยที่นำเสนอ**	VDGA	1	0	1	ได้	ไม่ต้องการ

จากตารางเปรียบเทียบคุณสมบัติจุดเด่นและข้อจำกัดระหว่างงานวิจัยผ่านมากับงานวิจัยที่นำเสนอสามารถสรุปจุดเด่นของงานวิจัยที่นำเสนอได้ดังนี้

1. ใช้วงจรขยายเกณฑ์ผลต่างแรงดัน (VDGA) เป็นอุปกรณ์แอคทีฟหนึ่งวงจร โดยปราศจากตัวต้านทานภายนอกเพิ่มเติม

2. วงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานและการประยุกต์ใช้งาน สามารถควบคุมการทำงานได้ด้วยวิธีทางอิเล็กทรอนิกส์

3. ไม่ต้องการการแมทชิ่งกันของอุปกรณ์

4. วงจรสามารถทำงานได้ในย่านความถี่สูงระดับเมกะเฮิรตซ์ (MHz)

5. สามารถประยุกต์ใช้งานออกแบบวงจรกรองความถี่ที่ให้ผลตอบสนองการทำงานเอาต์พุตสามฟังก์ชัน คือ กรองความถี่ต่ำผ่าน กรองความถี่สูงผ่าน และกรองกำจัดแถบความถี่

6. ทดสอบสมรรถนะผ่านการจำลองการทำงานด้วยโปรแกรม PSPICE และต่อวงจรจริงโดยใช้ไอซีเบอร์ LM13700 ต่อร่วมกันเป็นโครงสร้างภายในของอุปกรณ์ VDGA

จากคุณสมบัติที่กล่าวมาข้างต้นสามารถยืนยันได้ว่างานวิจัยนี้ได้ช่วยในการแก้ไขข้อจำกัดต่างๆของงานวิจัยก่อนหน้านี้ ยังสามารถนำไปพัฒนาและรองรับการประยุกต์ใช้งานด้านต่างๆของเทคโนโลยีต่อไป

5.3 ข้อเสนอแนะของงานวิจัย

เพื่อให้การวิจัยมีการพัฒนาและสามารถนำไปประยุกต์ใช้งานด้านต่างๆให้ดีขึ้นต่อไปในอนาคต ผู้วิจัยจึงขอเสนอแนะความคิดเห็นในการพัฒนาและแก้ไขข้อจำกัดของการทำวิทยานิพนธ์ฉบับนี้ ดังกล่าวต่อไปนี้

1. ควรพัฒนาวงจรเลียนแบบตัวเหนี่ยวนำขนานกับตัวต้านทานให้มีความสามารถทำงานได้ในย่านความถี่ที่สูงกว่าระดับเมกะเฮิรตซ์ (MHz) โดยอาจใช้ VDGA ที่มีโครงสร้างเป็น CMOS ซึ่งง่ายต่อการนำไปสร้างเป็นวงจรรวม เพื่อใช้ในระบบวิทยุสื่อสารให้มีประสิทธิภาพมากยิ่งขึ้น

2. ควรพัฒนาออกแบบวงจรกรองความถี่ที่ใช้อุปกรณ์ VDGA ให้มีผลตอบสนองการทำงานเอาต์พุตครบทุกฟังก์ชัน โดยอาจใช้ (Multi Output-Voltage Differencing Gain Amplifier : MO-VDGA) เพื่อให้สามารถนำไปประยุกต์ใช้งานได้หลากหลายมากขึ้น

บรรณานุกรม

จีรสุดา เกษร. 2542. “วงจรกรองความถี่และวงจรออสซิลเลเตอร์ที่ควบคุมได้ในเชิงอิเล็กทรอนิกส์.” วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า. คณะวิศวกรรมศาสตร์, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.

มนตรี ศิริปรัชญานันท์. 2550. “การสังเคราะห์และออกแบบระบบวงจรจำลองค่าอุปกรณ์ที่เป็นอิสระจากอุณหภูมิ.” มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าพระนครเหนือ.

สมคิด แซ่โง้ว. 2546. “วงจรเลียนแบบขดลวดเหนี่ยวนำที่ใช้ทรานซิสเตอร์แบบซีมอสในย่านความถี่สูง.” วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์. บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.

Alpaslan, H., Yuce, E. 2015. “Inverting CFOA based lossless and lossy grounded inductor simulators.” **Circuits, Systems, and Signal Processing.** 34 : 3081–3100.

Channumsin, O., Pimpol, J., Thongsopa, C., and Tangsrirat, W. 2015. “VDBA-based floating Inductance Simulator with a Grounded Capacitor.” **International Conference on Information Technology and Electrical Engineering**. 7 : 114–117.

Ghosh, M., Paul, S.K. 2014. “Design of lossless grounded negative inductance simulator using single operational transresistance amplifier.” **Revue Roumaine des Sciences Techniques-Serie Électrotechnique et Énergétique.** 59 (4) : 381–390.

Hirunporm, J., Siripruchyanun, M. 2018. “A Current-mode PID Controller Using Voltage Differencing Gain Amplifiers.” **International Symposium on Communications and Information Technologies.** 18 : 261-265.

Horng, J.W. 2010. “Lossless Inductance Simulation and Voltage-mode universal biquadratic filter with One input and Five outputs using DVCCs.” **Analog Integrated Circuits and Signal Processing.** 62 : 407–413.

Ibrahim, M.A., Minaei, S., Yuce E., Herencsar N., Koton J. 2012. “Lossy/lossless floating/grounded inductance simulation using one DDCC.” **Radioengineering.** 21(1) : 3–10.

Kaçar, F., and Kuntman, H. 2011. “CFOA-based Lossless and Lossy Inductance Simulators.” **Radioengineering**. 20(3) : 627–631.

Kaçar, F., Kuntman, H., Kuntman, A. 2015. “Grounded inductance simulator topologies realization with single current differencing current conveyor.” **European conference on circuit theory and design.**

Longsomboon, K., Petchmaneelumka, W., Cheypoca, T., and Riewruja, V. 2011. “OTA-based electronically variable floating Inductance Simulator.” **International Conference on Control Automation and Systems**. 11 : 221–224.

Metin, B. 2011. “Supplementary Inductance Simulator Topologies Employing single DXCCII.” **Radioengineering.** 20(3) : 614–618.

Myderrizi, I., Minaei, S., Yuce, E. 2011. “DXCCII-based grounded inductance simulators and filter applications.” **Microelectronics Journal.** 42(9) : 1074–1081.

Pandey, R., Pandey, N., Paul, SK., Singh, A., Sriram, B., and Trivedi, K. 2014. “Novel Grounded Inductance Simulator using single OTRA.” **International Journal of Circuit Theory and Applications.** 42 : 1069–1079.

Satansup, J., and Tangsrirat, W., 2013. “CMOS realization of Voltage Differencing Gain Amplifier (VDGA) and Its Application to biquad filter.” **Indian Journal of Engineering & Material Sciences.** 20 : 457-464.

Senani, R., Bhaskar, D.R. 2012.“New lossy/loss-less synthetic floating inductance configuration realized with only two CFOAs.” **Analog Integrated Circuits and Signal Processing.** 73(3) : 981–987.

Texas Instruments, **LM13700 Dual Operational Transconductance Amplifiers With Linearizing Diodes and Buffers**, November, 2015.

Yesil, A., and Kacar, F. 2014. “New DXCCII-based Grounded series Inductance Simulator Topologies.” **Istanbul University - Journal of Electrical and Electronics Engineering**. 14(2) : 1785–1789.

Yuce, E., Tokat, S., and Alpaslan, H. 2015. “Grounded Capacitor-based new floating Inductor Simulators and a stability Test.” **Turkish Journal of Electrical Engineering and Computer Sciences**. 23 : 2138–2149.

ประวัติผู้เขียน

ชื่อ-นามสกุล นายสมคิด ลำพาย

วัน เดือน ปีเกิด 12 มีนาคม พ.ศ. 2525

สถานที่เกิด จังหวัดร้อยเอ็ด

ที่อยู่ 33/27 ถนนกองพล 10 ตำบลในเมือง อำเภอเมืองร้อยเอ็ด
จังหวัดร้อยเอ็ด 45000

ประวัติการศึกษา ปีการศึกษา 2543 สำเร็จการศึกษา ระดับประกาศนียบัตรวิชาชีพ (ปวช.)
แผนกวิชาช่างอิเล็กทรอนิกส์ วิทยาลัยเทคนิคร้อยเอ็ด
ปีการศึกษา 2545 สำเร็จการศึกษา ระดับประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.)
สาขาวิชาโทรคมนาคม แผนกวิชาช่างอิเล็กทรอนิกส์ วิทยาลัยเทคนิคร้อยเอ็ด
ปีการศึกษา 2547 สำเร็จการศึกษา ครุศาสตร์อุตสาหกรรมบัณฑิต (ค.อ.บ.)
สาขาวิชาวิศวกรรมโทรคมนาคม คณะครุศาสตร์อุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2561 สำเร็จการศึกษาครุศาสตร์อุตสาหกรรมมหาบัณฑิต (ค.อ.ม.)
สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร คณะครุศาสตร์อุตสาหกรรมและเทคโนโลยี
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ประวัติการทำงาน Chief Engineer
บริษัท ซัมซุง อิเล็คโทร-แม็คคานิคส์ (ไทยแลนด์) จำกัด
พ.ศ. 2548 – ปัจจุบัน