วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม

CMOS-BASED VOLTAGE-CONTROLLED FLOATING RESISTANCE CIRCUIT INDEPENDENT FROM THE THRESHOLD VOLTAGE

มนตรี สมดุลยกนก
MONTRI SOMDUNYAKANOK

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2549

ISBN 974-15-2698-9

วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม

CMOS-BASED VOLTAGE-CONTROLLED FLOATING RESISTANCE CIRCUIT INDEPENDENT FROM THE THRESHOLD VOLTAGE

มนตรี สมดุลยกนก

MONTRI SOMDUNYAKANOK

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2549

ISBN 974-15-2698-9

CMOS-BASED VOLTAGE-CONTROLLED FLOATING RESISTANCE CIRCUIT INDEPENDENT FROM THE THRESHOLD VOLTAGE

MONTRI SOMDUNYAKANOK

A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
MASTER OF ENGINEERING IN TELECOMMUNICATIONS ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
2006

ISBN 974-15-2698-9

COPYRIGHT 2006
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

หัวข้อวิทยานิพนธ์	วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม
นักศึกษา	นายมนตรี สมดุลยกนก
รหัสนักศึกษา	47061068
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมโทรคมนาคม
พ.ศ.	2549
อาจารย์ผู้ควบคุมวิทยานิพนธ์	ดร.พิพัฒน์ พรหมมี

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ เป็นการนำเสนอวงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มโดยใช้หลักการใหม่ ซึ่งใช้เทคนิคของการหักล้างความไม่เป็นเชิงเส้นของทรานซิสเตอร์ในช่วงนำกระแสไม่อิ่มตัว เมื่อได้ทำการออกแบบให้ทรานซิสเตอร์ทำงานเป็นวงจรย่อยทั้งในช่วงนำกระแสอิ่มตัวและช่วงนำกระแสไม่อิ่มตัว โดยวงจรย่อยดังกล่าวประกอบด้วย วงจรกลับค่าแรงดัน วงจรลดทอนแรงดันและวงจรผลต่างแรงดัน ซึ่งวงจรย่อยต่าง ๆ จะทำหน้าที่เป็นวงจรไบอัสสำหรับทรานซิสเตอร์ที่เป็นความต้านทาน โดยทำงานในช่วงนำกระแสไม่อิ่มตัวและมีการหักล้างความไม่เป็นเชิงเส้นออกไป รวมถึงในเทอมของแรงดันขีดเริ่มที่เกี่ยวข้องกับอุณหภูมิ ทำให้วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่ได้ มีคุณสมบัติความเป็นเชิงเส้นดีและมีการชดเชยของอุณหภูมิ สามารถนำวงจรไปประยุกต์ใช้งานทางด้านโทรคมนาคมหรืออิเล็กทรอนิกส์ได้เป็นอย่างดี ผลการจำลองการทำงานโดยใช้ PSpice มีความสอดคล้องกับทฤษฎีได้เป็นอย่างดีและเนื่องจากมีโครงสร้างของวงจรไม่ซับซ้อน ดังนั้นวงจรที่นำเสนอจึงเหมาะที่จะนำไปพัฒนาเป็นวงจรรวมต่อไป

Thesis Title	CMOS-Based Voltage-Controlled Floating Resistance Circuit Independent from the Threshold Voltage
Student	Mr. Montri Somdunyakanok
Student ID.	47061068
Degree	Master of Engineering
Programme	Telecommunications Engineering
Year	2006
Thesis Advisor	Dr. Pipat Prommee

ABSTRACT

This thesis presents CMOS-based voltage-controlled floating resistance circuit (VCFR) independent from threshold voltage. The new approach for non-linearity terms cancellation using transistor ohmic region are exploited. The designs of sub-circuit are operated in saturation region and ohmic region. It consists of the voltage inverting circuits, voltage attenuator circuits and voltage subtraction circuits. These circuits for performed as a voltage dependent source that bias to an ohmic transistor. The non-linearity terms and threshold voltage are cancelled in order to minimize a linearity and temperature effect. The characteristics of achieved (VCFR) circuit are including a high linearity and the temperature compensation suitable for the telecommunication and electronic. The PSpice simulation results are obtained according with the theoretical, additionally with the compactness of the circuit components, the circuit is suitable for IC realization.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จได้อย่างดี ด้วยคำแนะนำและคำปรึกษาจาก ดร.พิพัฒน์ พรหมมี ซึ่งเป็นอาจารย์ผู้ควบคุมวิทยานิพนธ์, รศ.ดร. กอบชัย เดชหาญ, รศ. สมยศ จุณณะปิยะ และ ผศ.ดร. พิเชฐ ม่วงนวล ข้าพเจ้ารู้สึกซาบซึ้งในความอนุเคราะห์จากท่านอาจารย์ทั้งสี่ท่าน และขอขอบพระคุณเป็นอย่างสูง

ขอกราบพระคุณคณาจารย์ภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังทุก ๆ ท่าน ที่ได้ประสิทธิ์ประสาทวิชาให้กับข้าพเจ้า

ขอขอบคุณมหาวิทยาลัยสยาม คณะวิศวกรรมศาสตร์ ภาควิชาวิศวกรรมไฟฟ้า ซึ่งเป็นสถานที่ทำงานของข้าพเจ้า

ขอขอบคุณบัณฑิตวิทยาลัย และบัณฑิตศึกษาคณะวิศวกรรมศาสตร์ ที่ให้ความช่วยเหลือในเรื่องต่าง ๆ

ขอกราบขอบพระคุณ บิดา มารดา ที่คอยอบรม เลี้ยงดู และให้การสนับสนุนมาโดยตลอด

สุดท้ายนี้ขอบคุณ คุณกาญจนา สมดุลยกนก ภรรยาและ ด.ญ.มณฑิกาญจน์ สมดุลยกนก บุตร ผู้เป็นกำลังใจเสมอมา ทำให้ข้าพเจ้าสามารถทำวิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงด้วยดี

คุณค่าและประโยชน์อันพึงมาจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอมอบแด่ผู้มีพระคุณทุกท่าน

มนตรี สมดุลยกนก

1 สิงหาคม 2549

สารบัญ

หน้า

บทคัดย่อภาษาไทย.. I

บทคัดย่อภาษาอังกฤษ.. II

กิตติกรรมประกาศ.. III

สารบัญ.. IV

สารบัญตาราง... VIII

สารบัญรูป.. IX

บทที่ 1 บทนำ.. 1

1.1 ความเป็นมาและความสำคัญของปัญหา 1

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา... 1

1.3 สมมติฐานของการศึกษา.. 2

1.4 ทฤษฎีหรือแนวความคิดที่ใช้ในการวิจัย.. 3

1.5 การเปรียบเทียบระหว่างวิธีการที่นำเสนอกับวิธีการแบบพื้นฐาน...................... 3

1.6 ขอบเขตการวิจัย.. 4

1.7 ขั้นตอนการศึกษา... 4

บทที่ 2 เทคโนโลยีของซีมอส และทฤษฎีของมอสเฟท.. 6

2.1 บทนำ.. 6

2.1.1 ข้อเปรียบเทียบระหว่างวงจรรวมกับวงจรดีสครีท..................................... 6

2.1.2 ข้อเปรียบเทียบระหว่างทรานซิสเตอร์แบบเฟทกับแบบไบโพล่าร์.................... 7

2.2 เทคโนโลยีของมอส.. 9

2.3 โครงสร้างของมอสเฟท.. 10

2.4 สัญลักษณ์ของมอสเฟท.. 13

2.5 หลักการพื้นฐานของมอสเฟท.. 14

2.5.1 การทำงานของมอสเฟท.. 14

2.5.1.1 กรณีที่ $V_T > V_{GS} > 0$ และ $V_{DS} > 0$; (Cutoff: ช่วงไม่นำกระแส)...15

2.5.1.2 กรณีที่ $V_{GS} > V_T$ และ V_{DS} มีค่าน้อย;

(Ohmic Region: ช่วงนำกระแสไม่อิ่มตัว).. 17

สารบัญ(ต่อ)

หน้า

2.5.1.3 กรณีที่ $V_{GS} > V_T$ และ $(V_{GS} - V_{DS}) > V_T$
หรือ $V_{DS} < V_{DS(Sat)}$ 18
2.5.1.4 กรณีที่ $V_{GS} > V_T$ และ $V_{DS} = V_{DS(Sat)}$;
(Pinch off Point: จุดพินช์ออฟ)....19
2.5.1.5 กรณีที่ $V_{GS} > V_T$ และ $V_{DS} > V_{DS(Sat)}$;
(Saturation Region: ช่วงนำกระแสอิ่มตัว)....20
2.5.1.6 กรณีย่านพังทลาย (Breakdown Region)....22
2.5.2 สมการกระแสในช่วงต่าง ๆ ของมอสเฟท....22
2.5.2.1 ช่วงไม่นำกระแส (Cut-off Region)....22
2.5.2.2 ช่วงนำกระแสไม่อิ่มตัว (Triode Region หรือ Ohmic Region)....23
2.5.2.3 ช่วงนำกระแสอิ่มตัว (Saturation Region)....23
2.6 ชนิดของมอสเฟท....23
2.7 แบบจำลองของมอสเฟท....26
2.7.1 แบบจำลองของมอสเฟทสำหรับสัญญาณขนาดเล็กที่ความถี่ต่ำ....26
2.7.2 แบบจำลองของมอสเฟทสำหรับสัญญาณขนาดเล็กที่ความถี่สูง....28
2.7.3 แบบจำลองระดับหนึ่ง (Level 1 Model)....31
2.7.4 แบบจำลองระดับสอง (Level 2 Model)....32
2.7.5 แบบจำลองระดับสาม (Level 3 Model)....32
2.8 บทสรุป....32

บทที่ 3 วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน....34
3.1 บทนำ....34
3.2 หลักการของวงจรที่นำเสนอ....34
3.3 วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอและวงจรย่อย....35
3.3.1 หลักการเบื้องต้นในการออกแบบวงจรความต้านทานชนิดลอยตัว
ปรับค่าได้ด้วยแรงดัน....35
3.3.2 วงจรความต้านทานชนิดลอยตัว....36

สารบัญ(ต่อ)

หน้า

3.3.3 วงจรทรานซิสเตอร์ที่เป็นความต้านทาน....37

3.3.4 วงจรกลับค่าแรงดัน (Voltage Inverting Circuits)....39

3.3.5 วงจรลดทอนแรงดัน (Voltage Attenuator Circuits)....41

3.3.6 วงจรผลต่างแรงดัน (Voltage Subtraction Circuits)....43

3.4 วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มแบบสมบูรณ์....44

3.5 การวิเคราะห์หาค่าแรงดันอินพุทปฏิบัติงาน....47

3.6 การวิเคราะห์หาค่าการตอบสนองทางความถี่....48

3.7 ผลการจำลองการทำงาน....49

3.8 ผลการวิเคราะห์ประสิทธิภาพต่ออุณหภูมิ....58

3.9 บทสรุป....60

บทที่ 4 การประยุกต์ใช้งานวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน....61

4.1 บทนำ....61

4.2 วงจรขยายสัญญาณแบบกลับเฟส....62

4.2.1 ผลการจำลองการทำงาน....63

4.3 วงจรขยายสัญญาณแบบไม่กลับเฟส....64

4.3.1 ผลการจำลองการทำงาน....65

4.4 วงจรกรองความถี่ต่ำผ่านปรับค่าความถี่ได้ด้วยแรงดัน....67

4.4.1 ผลการจำลองการทำงาน....69

4.5 บทสรุป....71

บทที่ 5 บทสรุปผลการวิจัย และข้อเสนอแนะ....72

5.1 บทนำ....72

5.2 ปัญหาที่เกิดขึ้นและแนวทางแก้ไข....73

สารบัญ(ต่อ)

หน้า

บรรณานุกรม…………………………………………………………………………………75

ภาคผนวก……………………………………………………………………………….........78

ภาคผนวก ก. โปรแกรม PSpice ที่ใช้วิเคราะห์ในวิทยานิพนธ์………………..……........79

ภาคผนวก ข. การวิเคราะห์สมรรถนะของวงจรกลุ่มย่อย...81

ภาคผนวก ค. ผลงานวิจัยที่เกี่ยวข้องกับวิทยานิพนธ์และได้รับการตีพิมพ์…………..…101

ประวัติผู้เขียน……………………..……………………………………………………....109

สารบัญตาราง

ตารางที่ หน้า

2.1 สัญลักษณ์ของมอสเฟทชนิด (Enhancement) และมอสเฟทชนิด(Depletion)........................14

3.1 พารามิเตอร์ของมอสทรานซิสเตอร์ ของ T14Y MOSIS 0.25μm 49

3.2 แสดงค่า (W/L) ของมอสทรานซิสเตอร์ที่ใช้ในวงจรความต้านทานที่นำเสนอ...................49

3.3 ขนาดของแรงดันไบอัสมอสทรานซิสเตอร์ที่ใช้ในวงจรความต้านทานที่นำเสนอ.................49

4.1 พารามิเตอร์การจำลองผลการประยุกต์ใช้เป็นวงจรขยายสัญญาณแบบกลับเฟส...................63

4.2 พารามิเตอร์การจำลองผลการประยุกต์ใช้เป็นวงจรขยายสัญญาณแบบไม่กลับเฟส................66

4.3 พารามิเตอร์การจำลองผลการประยุกต์ใช้เป็นวงจรกรองความถี่ต่ำผ่านปรับค่า
ความถี่ได้ด้วยแรงดัน...69

4.4 ค่าความถี่ตัดของวงจรกรองความถี่ต่ำผ่านปรับค่าความถี่ได้ด้วยแรงดัน เมื่อแปรค่า
แรงดันควบคุมตั้งแต่ $V_C = 4.5 - 7V$ 70

สารบัญรูป

รูปที่ หน้า

2.1 แผนผังของเทคโนโลยีวงจรรวม......9
2.2 โครงสร้างของมอส (MOS: Metal-Oxide Semiconductor)...... 10
2.3 ความสัมพันธ์ระหว่างค่าความจุ (C) กับแรงดัน (V)......10
2.4 โครงสร้างของมอสเฟท (MOSFET: Metal-Oxide Semiconductor FET)......11
2.5 โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนท์ชนิดเอ็น......12
2.6 โครงสร้างของเทคโนโลยีซีมอส......13
2.7 การทำงานและคุณสมบัติ $I_D - V_{DS}$ ของมอสเฟทแบบเอ็นฮานซ์เมนท์ ชนิดเอ็นแชนแนล ขณะที่ V_{GS} มีค่าคงที่ และ V_{DS} มีค่าอยู่ในช่วงต่าง ๆ......17
2.8 ความสัมพันธ์ของกระแสเดรน และแรงดันที่ขาเดรนกับซอส......21
2.9 ย่านพังทลาย กระแสเดรนของมอสเฟทจะเพิ่มขึ้นอย่างรวดเร็วเมื่อ $V_D \geq V_B$......22
2.10 โครงสร้างของมอสเฟทแบบ D-MOSFET......24
2.11 โครงสร้างของมอสเฟทแบบ E-MOSFET......25
2.12 กราฟความสัมพันธ์ระหว่าง I_D กับ V_{DS} (ก) E-MOSFET (ข) D-MOSFET...... 26
2.13 แบบจำลองของมอสเฟทสำหรับสัญญาณขนาดเล็กที่มีความถี่ต่ำ......26
2.14 แบบจำลองมอสเฟทสำหรับสัญญาณขนาดเล็กที่ฐานรองไม่ได้ต่ออยู่กับขาซอส......27
2.15 แบบจำลองวงจรสมมูลของมอสเฟทที่ความถี่สูง......29
2.16 การหาอัตราการขยายกระแสขณะที่ปิดวงจร......30
3.1 มอสเฟทและกราฟแสดงความสัมพันธ์ของกระแสเดรนและแรงดันที่ขาเดรนและซอส......35
3.2 วงจรทรานซิสเตอร์ที่เป็นความต้านทานที่ทำงานในช่วงนำกระแสไม่อิ่มตัว...... 37
3.3 หลักการหักล้างเทอมไม่เป็นเชิงเส้นและแรงดันขีดเริ่มออกไปโดยใช้มอสเฟท......38
3.4 วงจรกลับค่าแรงดัน (Voltage Inverting Circuits)......40
3.5 วงจรลดทอนแรงดันชนิด NMOS (Voltage Attenuator Circuits-NMOS)......41
3.6 วงจรผลต่างแรงดัน (Voltage Subtraction Circuits)......43
3.7 วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระ จากแรงดันขีดเริ่ม......44
3.8 วงจรสมมูลของมอสทรานซิสเตอร์ที่ใช้ในการวิเคราะห์หาค่าการตอบสนองทางความถี่......48
3.9 คุณสมบัติทางไฟตรงของวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน......50

สารบัญรูป (ต่อ)

รูปที่ หน้า

3.10 ค่าความผิดพลาดเชิงเส้น (Linearity Error) ที่แรงดันควบคุม $\left(V_C = 5V\right)$ 51

3.11 ค่าความผิดพลาดเชิงเส้น (Linearity Error) ที่แรงดันควบคุม $\left(V_C = 7V\right)$ 51

3.12 ความสัมพันธ์ระหว่างค่าความต้านทานกับแรงดันควบคุม $\left(V_C\right)$ 52

3.13 วงจรที่ใช้ทดสอบเพื่อหาผลตอบสนองความถี่ของวงจร (VCFR)......................53

3.14 ผลตอบสนองความถี่ของวงจร (VCFR) 53

3.15 คุณสมบัติทางไฟตรงของวงจรความต้านทานแบบลอยตัวปรับค่าได้ด้วยแรงดัน กรณี $\left(W/L\right)$ ของ $M_1 = 1\mu m/1\mu m$ 54

3.16 ค่าความผิดพลาดเชิงเส้น (Linearity Error) ที่แรงดันควบคุม $\left(V_C = 5V\right)$ กรณี $\left(W/L\right)$ ของ $M_1 = 1\mu m/1\mu m$ 55

3.17 ค่าความผิดพลาดเชิงเส้น (Linearity Error) ที่แรงดันควบคุม $\left(V_C = 7V\right)$ กรณี $\left(W/L\right)$ ของ $M_1 = 1\mu m/1\mu m$ 56

3.18 ความสัมพันธ์ระหว่างค่าความต้านทานกับแรงดันควบคุม $\left(V_C\right)$ กรณี $\left(W/L\right)$ ของ $M_1 = 10\mu m/10\mu m$ เทียบกับกรณี $M_1 = 1\mu m/1\mu m$ 57

3.19 ผลตอบสนองความถี่ของวงจรที่นำเสนอ กรณี $\left(W/L\right)$ ของ $M_1 = 1\mu m/1\mu m$ 58

3.20 ค่าความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเมื่ออุณหภูมิเปลี่ยนไป......................59

4.1 วงจรขยายสัญญาณแบบกลับเฟส......................62

4.2 ผลการจำลองการทำงานของวงจรขยายสัญญาณแบบกลับเฟส......................64

4.3 วงจรขยายสัญญาณแบบไม่กลับเฟส......................64

4.4 ผลการจำลองการทำงานของวงจรขยายสัญญาณแบบไม่กลับเฟส......................66

4.5 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองความถี่ต่ำผ่านในทางอุดมคติ......................67

4.6 วงจรกรองความถี่ต่ำผ่านปรับค่าความถี่ได้ด้วยแรงดัน......................70

4.7 ผลการจำลองการทำงานของวงจรกรองความถี่ต่ำผ่านปรับค่าความถี่ได้ด้วยแรงดัน......................70

ข 1.1 (ก) แบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์(ข) แบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ช่วงนำกระแสอิ่มตัว......................82

ข 2.1 การวิเคราะห์ทรานซิสเตอร์วงจรผลต่างแรงดัน (Voltage Subtraction Circuits)......................87

ข 2.2 แบบจำลองสัญญาณขนาดเล็กในกรณีที่อินพุทเป็น V_A 88

สารบัญรูป (ต่อ)

รูปที่ หน้า

ข 2.3 แบบจำลองสัญญาณขนาดเล็กในกรณีที่อินพุทเป็น V_B 89

ข 3.1 การวิเคราะห์วงจรทรานซิสเตอร์วงจรกลับค่าแรงดัน (Voltage Inverting Circuits)..........90

ข 3.2 แบบจำลองสัญญาณขนาดเล็กในกรณีที่อินพุทเป็น V_{in} 91

ข 4.1 การวิเคราะห์วงจรทรานซิสเตอร์วงจรลดทอนแรงดัน (Voltage Attenuator Circuits)........93

ข 4.2 แบบจำลองสัญญาณขนาดเล็กของวงจรลดทอนแรงดัน..94

ข 4.3 การจัดรูปแบบจำลองสัญญาณขนาดเล็กของวงจรลดทอนแรงดันขึ้นใหม่............................95

ข 5.1 การวิเคราะห์วงจรทรานซิสเตอร์ที่เป็นความต้านทาน...96

ข 5.2 การวิเคราะห์ทรานซิสเตอร์ที่เป็นความต้านทานเมื่ออินพุทเป็นวงจรผลต่างแรงดัน.............97

ข 5.3 การวิเคราะห์ทรานซิสเตอร์ที่เป็นความต้านทานเมื่อจัดแรงดันไบอัสอินพุทใหม่..................98

ข 5.4 แบบจำลองสัญญาณขนาดเล็กของวงจรทรานซิสเตอร์ที่เป็นความต้านทาน..........................98

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ในยุคปัจจุบันเทคโนโลยีทางด้านอิเล็กทรอนิกส์และโทรคมนาคม ได้วิวัฒนาการไปอย่างรวดเร็วและเทคโนโลยีที่จำเป็นส่วนหนึ่ง คือ เทคโนโลยีของการออกแบบวงจรอิเล็กทรอนิกส์ ซึ่งได้พัฒนาตามไปด้วยอย่างรวดเร็วทั้งระบบดิจิตอล (Digital) และอนาลอก (Analog) วิทยานิพนธ์ฉบับนี้ได้กล่าวถึงแต่ในส่วนที่เป็นอนาลอกเท่านั้น ในวงจรด้านอนาลอกจะประกอบด้วยอุปกรณ์ที่เป็นแบบแอคทีฟและแพสซีฟ โดยอุปกรณ์แบบแอคทีฟส่วนใหญ่จะเป็นทรานซิสเตอร์ และการออกแบบวงจรอิเล็กทรอนิกส์ในปัจจุบันมักนิยมใช้ทรานซิสเตอร์ที่เป็นแบบมอสเฟท (MOSFET : Metal Oxide Semiconductor Field-Effect Transistor) มาแทนทรานซิสเตอร์แบบไบโพลาร์ (BJT) เพราะทรานซิสเตอร์ที่เป็นแบบมอสเฟท มีข้อดีกว่าหลายอย่าง เช่น การสูญเสียกำลังงานต่ำกว่า มีค่าของอินพุทอิมพีแดนซ์สูงกว่า และสามารถทำงานได้ขณะที่ใช้ไฟเลี้ยงต่ำ ทำให้เกิดความร้อนต่ำ ซึ่งในปัจจุบันนิยมและเน้นทางด้านการทำเป็น วงจรรวม (IC: Integrated Circuit) ในการออกแบบวงจรรวมโดยใช้เทคโนโลยีซีมอส กำลังเป็นที่นิยมกันอย่างมากในปัจจุบัน ซึ่งเทคโนโลยี (VLSI : Very Large Scale Integration) ที่ใช้ในการออกแบบวงจรรวม จะทำให้ขนาดของชิฟที่ได้มีขนาดเล็กลงอย่างมาก และมีการทำงานที่รวดเร็วขึ้น

ในวิทยานิพนธ์ฉบับนี้จะเป็นการออกแบบวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม (Voltage-Controlled Floating Resistance Circuit: VCFR) เป็นวงจรที่มีประโยชน์มากวงจรหนึ่งในด้านการประมวลสัญญาณทางอนาลอก และได้มีการประยุกต์ใช้งานอย่างกว้างขวางในหลายสาขาทั้งทางด้าน โทรคมนาคม และอิเล็กทรอนิกส์ เช่น วงจรกรองความถี่ วงจรกำเนิดสัญญาณนาฬิกา โดยวงจรทั้งหมดมีโครงสร้างที่ไม่ซับซ้อนและถูกออกแบบด้วยเทคโนโลยีซีมอส ซึ่งจะกล่าวถึงต่อไป

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

วิทยานิพนธ์ฉบับนี้มุ่งหวังเพื่อศึกษา วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม โดยใช้เทคนิคของการหักล้างความไม่เป็นเชิงเส้นของทรานซิสเตอร์ในช่วงนำกระแสไม่อิ่มตัว เมื่อทำการออกแบบให้ทรานซิสเตอร์ทำงานเป็นวงจรย่อยทั้งในช่วงนำกระแสอิ่มตัวและช่วงนำกระแสไม่อิ่มตัว โดยวงจรย่อยจะทำหน้าที่เป็นวงจร

ไบอัสสำหรับทรานซิสเตอร์ที่เป็นความต้านทานและทำงานในช่วงนำกระแสไม่อิ่มตัว โดยมีการหักล้างความไม่เป็นเชิงเส้นออกไป ดังนั้นในวิทยานิพนธ์ฉบับนี้ได้นำเสนอการออกแบบวงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มโดยอาศัยหลักการใหม่ โดยใช้เทคนิคการหักล้างความไม่เป็นเชิงเส้นและในเทอมของแรงดันขีดเริ่ม (V_T) ซึ่งเป็นตัวทำให้เกิดผลกระทบของอุณหภูมิออกไป โดยเป็นผลทำให้วงจรที่ได้ มีคุณสมบัติเป็นความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม มีคุณสมบัติในความเป็นเชิงเส้นดี มีผลกระทบทางอุณหภูมิต่ำและได้มีการชดเชยของอุณหภูมิ ซึ่งทั้งหมดนี้อาศัยเทคนิคของวงจรย่อยต่าง ๆ โดยประกอบด้วย วงจรกลับค่าแรงดัน วงจรลดทอนแรงดันและวงจรผลต่างแรงดัน เมื่อวงจรย่อยต่าง ๆ ทำหน้าที่เป็นวงจรไบอัสสำหรับทรานซิสเตอร์ที่เป็นความต้านทานที่ทำงานในช่วงนำกระแสไม่อิ่มตัว ซึ่งวงจรรวมทั้งหมดนี้มีโครงสร้างที่ไม่ซับซ้อนและได้มีการออกแบบวงจรโดยอาศัยเทคโนโลยีซีมอส

1.3 สมมติฐานของการศึกษา

วงจรความต้านทานชนิดลอยตัวที่ได้มีการนำเสนอในงานวิจัยก่อน ๆ [2-10] มีหลักการใช้งานแตกต่างกันออกไป เช่น หลักการของวงจรทรานคอนดัคแตนซ์ [2] ที่ใช้มอสทรานซิสเตอร์ในช่วงนำกระแสอิ่มตัว หรือวงจรไบอัสซีมอสทรานซิสเตอร์ให้ทำงานในช่วงนำกระแสไม่อิ่มตัว [5] หรือใช้ในรูปแบบของความต้านทานแบบต่อกราวด์ [1] ซึ่งวงจรดังกล่าวนั้นยังมีข้อจำกัดอยู่มากในการนำไปใช้งานและยังพบว่า การออกแบบวงจรความต้านทานชนิดลอยตัว โดยส่วนใหญ่ถูกออกแบบให้เน้นเฉพาะการหักล้างเทอมที่ไม่เป็นเชิงเส้นออกไปเท่านั้น ซึ่งวงจรที่ทำหน้าที่ดังกล่าวก็จะเปลี่ยนแปลงไปตามหลักการของวงจรที่นำเสนอ แต่ไม่ได้มีการนำเสนอในส่วนของการหักล้างค่าแรงดันขีดเริ่ม (V_T) ซึ่งค่าแรงดันขีดเริ่มนี้เมื่อพิจารณาในรูปของอุณหภูมิ พบได้ว่าค่าของความต้านทานที่ได้มีค่าไม่คงที่เมื่ออุณหภูมิมีการเปลี่ยนแปลงไป

การแก้ปัญหาข้างต้นในวิทยานิพนธ์ฉบับนี้ ได้มีการนำเสนอวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มด้วยหลักการใหม่ โดยใช้เทคนิคของการหักล้างความไม่เป็นเชิงเส้นในเทอมของแรงดันขีดเริ่ม (V_T) จึงเป็นผลทำให้มอสทรานซิสเตอร์ทำงานเป็นความต้านทานชนิดลอยตัวที่มีความเป็นเชิงเส้นสูง สามารถปรับค่าได้ด้วยแรงดันและมีการลดผลกระทบของอุณหภูมิเมื่อค่าความต้านทานที่ได้เปลี่ยนไป ซึ่งโครงสร้างทั้งหมดของวงจรประกอบไปด้วยทรานซิสเตอร์ที่ทำหน้าที่เป็นความต้านทาน 1 ตัว และทรานซิสเตอร์อีก 16 ตัว ทำหน้าที่เป็นวงจรย่อยต่าง ๆ ซึ่งประกอบด้วย วงจรกลับค่าแรงดัน วงจรลดทอนแรงดันและวงจรผลต่างแรงดัน โดยวงจรย่อยเหล่านี้จะทำหน้าที่เป็นวงจรไบอัสให้กับทรานซิสเตอร์ ที่ทำงานเป็น

ความต้านทานชนิดลอยตัวทำงานในช่วงนำกระแสไม่อิ่มตัว ผลลัพธ์ของวงจรที่ได้จึงมีคุณสมบัติความเป็นเชิงเส้นที่ดี และมีเสถียรภาพต่ออุณหภูมิที่ดีขึ้น โครงสร้างทั้งหมดของวงจรไม่ซับซ้อน มีการออกแบบวงจรโดยอาศัยเทคโนโลยีซีมอส และเหมาะกับการนำไปผลิตเป็นวงจรรวมต่อไป

1.4 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย

เนื่องจากวงจรที่นำเสนอเป็น วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม โดยลักษณะเด่นของวิธีการที่นำเสนอในวิทยานิพนธ์ฉบับนี้ คือ อาศัยหลักการใหม่ โดยใช้เทคนิคการหักล้างความไม่เป็นเชิงเส้น ในเทอมของแรงดันขีดเริ่ม (V_T) ดังนั้นจึงเป็นผลทำให้มอสทรานซิสเตอร์ที่ได้ทำงานเป็นความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน มีความเป็นเชิงเส้นสูงและลดผลกระทบของอุณหภูมิ โครงสร้างของวงจรประกอบด้วยทรานซิสเตอร์ที่ทำหน้าที่เป็นความต้านทาน 1 ตัวและทรานซิสเตอร์อีก 16 ตัว ทำหน้าที่เป็นวงจรย่อยต่าง ๆ ซึ่งประกอบด้วย วงจรกลับค่าแรงดัน วงจรลดทอนแรงดันและวงจรผลต่างแรงดัน เพื่อสร้างแรงดันไบอัสให้กับทรานซิสเตอร์ที่เป็นความต้านทานชนิดลอยตัว ทำงานในช่วงนำกระแสไม่อิ่มตัวให้เหมาะสม ทำให้ผลของวงจรที่ได้มีคุณสมบัติ ความเป็นเชิงเส้นดีและมีเสถียรภาพต่ออุณหภูมิดีขึ้น สามารถนำวงจรไปประยุกต์ใช้งานได้อย่างกว้างขวาง ทั้งทางด้านโทรคมนาคมหรือวงจรอิเล็กทรอนิกส์ต่าง ๆ เช่น วงจรกรองความถี่ต่ำผ่านปรับค่าความถี่ได้ด้วยแรงดัน วงจรขยายสัญญาณ (Amplifier) วงจรกำเนิดสัญญาณ (Oscillator) เป็นต้น และเหมาะสำหรับการนำไปผลิตเป็นวงจรรวมต่อไป ซึ่งในวิทยานิพนธ์ฉบับนี้ได้แสดงผลของการจำลองการทำงานโดยใช้ PSpice เพื่อเปรียบเทียบวิธีการที่นำเสนอกับวิธีการแบบเดิม

1.5 การเปรียบเทียบระหว่างวิธีการที่นำเสนอกับวิธีการแบบพื้นฐาน

วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน ตามวิธีการแบบพื้นฐานที่ใช้นั้นส่วนใหญ่วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเหล่านี้ อาศัยแรงดันควบคุมและการหักล้างความไม่เป็นเชิงเส้น ทำให้ค่าความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่ได้ยังอยู่ในเทอมของแรงดันขีดเริ่ม (V_T) ซึ่งค่าของแรงดันขีดเริ่มนี้จะมีผลเกี่ยวข้องกับอุณหภูมิในขณะทำงาน แต่วิธีการที่นำเสนอได้อาศัยหลักการใหม่ โดยใช้เทคนิคการหักล้างความไม่เป็นเชิงเส้นและเทอมของแรงดันขีดเริ่ม (V_T) ออกไป ผลลัพธ์ที่ได้ทำให้มอสทรานซิสเตอร์ทำงานเป็นความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม จึงมีคุณสมบัติความเป็นเชิงเส้นที่ดีและมีเสถียรภาพต่ออุณหภูมิดีขึ้น ทำให้เกิดเสถียรภาพของวงจรความต้านทานในด้านอุณหภูมิดีขึ้นเมื่ออุณหภูมิเปลี่ยนแปลงไป

1.6 ขอบเขตการวิจัย

ในวิทยานิพนธ์ฉบับนี้ได้นำเสนอ วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม (Voltage-Controlled Floating Resistance Circuit: VCFR) โดยใช้หลักการใหม่ ซึ่งใช้เทคนิคของการหักล้างความไม่เป็นเชิงเส้นของทรานซิสเตอร์ที่ทำงานในช่วงนำกระแสไม่อิ่มตัว โดยทำการออกแบบทรานซิสเตอร์ให้ทำงานเป็นวงจรย่อย ทั้งในช่วงนำกระแสอิ่มตัวและช่วงนำกระแสไม่อิ่มตัว ซึ่งวงจรย่อยดังกล่าวประกอบด้วย วงจรกลับค่าแรงดัน วงจรลดทอนแรงดัน และวงจรผลต่างแรงดัน โดยวงจรย่อยจะทำหน้าที่เป็นวงจรไบอัสสำหรับทรานซิสเตอร์ที่เป็นความต้านทานและทำงานในช่วงนำกระแสไม่อิ่มตัว โดยมีการหักล้างความไม่เป็นเชิงเส้นออกไป รวมถึงในเทอมของแรงดันขีดเริ่ม (V_T) ที่เกี่ยวข้องกับอุณหภูมิออกไป ผลที่ได้ของวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม มีคุณสมบัติในความเป็นเชิงเส้นดีและมีการชดเชยของอุณหภูมิ ทำให้เสถียรภาพต่ออุณหภูมิดีขึ้น เปรียบเทียบกับวิธีการพื้นฐานโดยผลการจำลองการทำงานด้วยโปรแกรม PSpice ผลที่ได้แสดงถึงสมรรถนะคุณสมบัติทางไฟฟ้ากระแสตรง ของวงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม ค่าความผิดพลาดเชิงเส้น (Linearity Error) ค่าความต้านทานเมื่ออุณหภูมิเปลี่ยนไป และผลการตอบสนองทางความถี่ เพื่อเปรียบเทียบกับวิธีการแบบพื้นฐาน

1.7 ขั้นตอนของการศึกษา

วิทยานิพนธ์ฉบับนี้ได้แบ่งเนื้อหาออกเป็น 5 บทด้วยกันคือ

บทที่ 1 กล่าวถึงความเป็นมาของงานวิจัย ความมุ่งหมายและวัตถุประสงค์ สมมติฐาน ทฤษฎีที่ใช้ การเปรียบเทียบระหว่างวิธีการที่นำเสนอกับวิธีการแบบพื้นฐาน ขอบเขตของการวิจัย และขั้นตอนของการศึกษา

บทที่ 2 กล่าวถึงทฤษฎีพื้นฐานที่ใช้ในการวิจัย ในส่วนที่เกี่ยวกับเทคโนโลยีของซีมอส และทฤษฎีของมอสเฟทประกอบด้วย บทนำ เทคโนโลยีของมอส โครงสร้างของมอสเฟท สัญลักษณ์ของมอสเฟท หลักการพื้นฐานของมอสเฟท ชนิดของมอสเฟท แบบจำลองของมอสเฟทและบทสรุป

บทที่ 3 กล่าวถึงวงจรความต้านทานชนิดลอยตัวปรับค่าได้ ซึ่งประกอบด้วย บทนำ หลักการของวงจรที่นำเสนอ วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันและวงจรย่อย เช่น หลักการเบื้องต้นในการออกแบบวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน วงจร

ความต้านทานแบบลอยตัว วงจรทรานซิสเตอร์ที่เป็นความต้านทาน วงจรกลับค่าแรงดัน วงจรลดทอนแรงดัน และวงจรผลต่างแรงดัน วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันแบบสมบูรณ์ การวิเคราะห์หาค่าแรงดันอินพุทปฏิบัติงาน การวิเคราะห์หาค่าการตอบสนองทางความถี่ ผลการจำลองการทำงาน ผลการวิเคราะห์ประสิทธิภาพต่ออุณหภูมิและบทสรุป

บทที่ 4 กล่าวถึงการประยุกต์ใช้งาน วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันประกอบด้วย บทนำ วงจรขยายสัญญาณแบบกลับเฟส หลักการ และผลจำลองการทำงาน วงจรขยายสัญญาณแบบไม่กลับเฟส หลักการ และผลจำลองการทำงาน วงจรกรองความถี่ต่ำผ่านปรับค่าความถี่ได้ด้วยแรงดัน หลักการ และผลจำลองการทำงานและบทสรุป

บทที่ 5 กล่าวถึงการสรุปผลการวิจัยและข้อเสนอแนะ ประกอบด้วย บทนำ และปัญหาที่เกิดขึ้นและแนวทางแก้ไข

บรรณานุกรม

กรณีการวิเคราะห์คุณสมบัติของวงจรที่ใช้ในงานวิจัยในวิทยานิพนธ์ ซึ่งเป็นส่วนที่มีความสำคัญ เพื่อวิเคราะห์หาประสิทธิภาพตลอดจนค่าความผิดพลาดของวงจรที่อาจเกิดขึ้น ได้เสนอไว้เป็นภาคผนวกของวิทยานิพนธ์ ดังมีรายละเอียดดังต่อไปนี้

ภาคผนวก ก. โปรแกรม PSpice ที่ใช้วิเคราะห์ในวิทยานิพนธ์

ภาคผนวก ข. การวิเคราะห์สมรรถนะของวงจรกลุ่มย่อย

ภาคผนวก ค. ผลงานวิจัยที่เกี่ยวข้องกับวิทยานิพนธ์และได้รับการตีพิมพ์

ประวัติผู้เขียน

บทที่ 2

เทคโนโลยีของซีมอส และทฤษฎีของมอสเฟท

ในหัวข้อนี้จะกล่าวถึงทฤษฎีพื้นฐานต่าง ๆ ที่เกี่ยวข้องในการวิจัยในส่วนของเทคโนโลยีของซีมอสและทฤษฎีของมอสเฟท ซึ่งเนื้อหาในบทนี้จะกล่าวถึง บทนำ เทคโนโลยีของมอส โครงสร้างของมอสเฟท สัญลักษณ์ของมอสเฟท หลักการพื้นฐานของมอสเฟท ชนิดของมอสเฟท แบบจำลองของมอสเฟท และบทสรุป

2.1 บทนำ

วงจรรวม (Integrated Circuit) ซึ่งเรียกย่อ ๆ ว่า IC ที่จะกล่าวถึงในที่นี้จะอยู่ในลักษณะที่เป็นโมโนลิทิค (Monolithic) กล่าวคือ วงจรทั้งหมดซึ่งประกอบด้วย ส่วนประกอบ (Component) ต่าง ๆ ทั้งแบบแอคทีฟและแพสซีฟ อยู่บนสารกึ่งตัวนำเดียวกัน วงจรรวมนี้โดยทั่วไปจะแบ่งเป็น 2 พวกใหญ่ ๆ คือ พวกลิเนียร์และดิจิตอล ซึ่งในการทำวิทยานิพนธ์ฉบับนี้จะเน้นไปในด้านการออกแบบวงจรลิเนียร์ โดยวิทยานิพนธ์นี้เป็นการวิจัยและพัฒนาการออกแบบวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม อาศัยหลักการทำงานของมอสเฟทชนิดเอ็นฮานซ์เมนท์ (Enhancement) ที่มีการทำงานอยู่ในช่วงนำกระแสไม่อิ่มตัว (Non-Saturation Region หรือ Ohmic Region) เป็นหลัก การออกแบบวงจรได้จำลองการเลียนแบบการทำงานของวงจรโดยใช้โปรแกรมทางคอมพิวเตอร์ คือ โปรแกรม PSpice ซึ่งจะใช้เป็นข้อแสดงถึงสมรรถนะของวงจรที่เกิดขึ้นว่ามีคุณสมบัติเป็นไปตามหลักการที่ออกแบบไว้หรือไม่

2.1.1 ข้อเปรียบเทียบระหว่างวงจรรวมกับวงจรดีสครีท

ในปัจจุบันการลงทุนเกี่ยวกับทางด้านอุปกรณ์สารกึ่งตัวนำส่วนใหญ่มักจะเน้นหนักไปในด้านการผลิต IC มากกว่าการผลิตส่วนประกอบแบบดีสครีท ทั้งนี้เพราะ IC มีข้อดีมากกว่าวงจรด้านดีสครีท กล่าวคือ

1) ทางด้าน IC นั้นสามารถผลิตวงจรต่าง ๆ ได้ทีละหลาย ๆ วงจรต่อการผลิต 1 ครั้ง ดังนั้นจึงทำให้ต้นทุนในการผลิต IC มีราคาถูก

2) เนื่องจากส่วนประกอบภายใน IC เช่น ทรานซิสเตอร์ซึ่งถูกผลิตขึ้นมาพร้อม ๆ กันในกระบวนการผลิต ดังนั้นค่าพารามิเตอร์ของส่วนประกอบต่าง ๆ นั้นมีค่าเท่ากันและคุณสมบัติ (Characteristics) ของส่วนประกอบเหล่านั้นจะมีความสมมาตรกัน (Match) และนอกจากนั้นส่วน

ประกอบเหล่านี้ยังมีคุณสมบัติต่อสภาวะแวดล้อมต่าง ๆ เช่นการเปลี่ยนแปลงทางอุณหภูมิเหมือนกันด้วย (Thermal Tracking) ซึ่งข้อดีดังกล่าวจึงทำให้ IC มีขีดความสามารถและความเชื่อมั่นในการใช้งานสูง (High Performance and High Reliability) โดยที่ผู้สร้างอาจจะสร้างวงจรที่มีความยุ่งยากและสลับซับซ้อนมาก ๆ ขึ้นมาได้โดยที่อาจจะเป็นไปไม่ได้เลยสำหรับวงจรดีสครีท

3) เนื่องจาก IC จะไม่มีรอยต่อบัดกรี จึงสามารถลดผลต่าง ๆ อันเกิดขึ้นเนื่องจากสิ่งที่แอบแฝงอยู่ในรอยบัดกรีนั้นลงไปโดยสิ้นเชิง ทำให้วงจรใน IC ทำงานดีกว่าวงจรดีสครีททั่วไป

4) IC แต่ละตัวอาจทำงานได้เท่า ๆ กับบล็อกแต่ละบล็อกของระบบ (System) ทั่ว ๆ ไป ในการศึกษาหรือการออกแบบวงจรอิเล็กทรอนิกส์ในปัจจุบัน จึงเน้นหนักไปในทางด้านบล็อกไดอะแกรมเสียเป็นส่วนใหญ่ จึงจะช่วยให้เกิดความสะดวกขึ้นอีกมาก เพราะสามารถใช้ IC แทนลงในบล็อกไดอะแกรมนั้นได้เลย โดยที่ผู้สร้างไม่จำเป็นที่จะต้องไปสร้างวงจรในแต่ละบล็อกนั้นอีก จึงทำให้ลดความยุ่งยากของวงจรทั้งหมดลงไปได้

5) IC มีขนาดเล็กและเบากว่า

อย่างไรก็ตามเมื่อ IC มีข้อดี ก็ย่อมจะมีข้อเสียคู่กันไปเป็นของธรรมดา ซึ่งข้อเสียข้อหนึ่งของ IC ก็คือ ไม่สามารถปรับแต่งค่าต่าง ๆ เช่น ค่าความต้านทานใน IC ได้โดยง่าย เหมือนกับในวงจรดีสครีท แต่ถ้าจำเป็นจริง ๆ ก็จะสามารถปรับแต่งได้โดยใช้แสงเลเซอร์ซึ่งจะทำให้ต้นทุนในการผลิตสูงขึ้นมาก ส่วนข้อเสียอีกหนึ่งข้อของ IC ก็คือ การออกแบบวงจรจะยุ่งยากสลับซับซ้อนและใช้เวลามากกว่าการออกแบบวงจรดีสครีทที่ทำงานอย่างเดียวกันแต่ข้อเสียดังกล่าวก็จะไม่มีผลมากเท่าไรเมื่อผลิต IC เหล่านั้นในจำนวนมาก

2.1.2 ข้อเปรียบเทียบระหว่างทรานซิสเตอร์แบบเฟทกับแบบไบโพล่าร์

โดยทั่วไปทรานซิสเตอร์แบบเฟทถูกพิจารณาว่ามีคุณสมบัติที่ดีและมีประโยชน์เหนือกว่าทรานซิสเตอร์แบบไบโพล่าร์ ซึ่งอาจสรุปได้เป็นข้อ ๆ ดังนี้

1) ทรานซิสเตอร์แบบเฟทจะมีค่าความต้านทานอินพุทสูงมาก (High Input Impedance) อยู่ในช่วงประมาณ $10^{10} - 10^{15}\,\Omega$ โดยขึ้นอยู่กับชนิดของเฟท ซึ่งแตกต่างจากทรานซิสเตอร์แบบไบโพล่าร์ที่มีค่าความต้านทานอินพุทต่ำ จึงทำให้เฟทถูกนำไปใช้งานได้อย่างสะดวก กว้างขวาง ไม่มีปัญหายุ่งยากในการใช้งานและไม่เป็นภาระในการต่อร่วมกับอุปกรณ์หรือวงจรอื่น ๆ

2) ทรานซิสเตอร์แบบเฟท เป็นอุปกรณ์ที่มีเสถียรภาพการทำงานที่ดีกว่าทรานซิสเตอร์แบบไบโพล่าร์ คือ มีค่าความไวต่ออุณหภูมิหรือรังสี โดยเฉพาะรังสีคอสมิก (Cosmic Ray) น้อยกว่าทำให้เฟทถูกใช้งานอย่างกว้างขวางในอุปกรณ์การสื่อสารระบบดาวเทียม ซึ่งทำงานในอวกาศ

3) ทรานซิสเตอร์แบบเฟท จะมีสัญญาณรบกวน (Noise) ต่ำกว่าทรานซิสเตอร์แบบไบโพล่าร์ การทำงานของเฟทจึงมีประสิทธิภาพสูงกว่า

4) ทรานซิสเตอร์แบบเฟท เป็นอุปกรณ์ที่มีโครงสร้างง่าย ๆ ไม่สลับซับซ้อนโดยเฉพาะมอสเฟท ทำให้สร้างได้ง่าย ไม่ยุ่งยาก จึงทำให้เฟท มีราคาถูกกว่าทรานซิสเตอร์แบบไบโพล่าร์

5) ทรานซิสเตอร์แบบเฟท มีโครงสร้างที่เป็นแบบสมมาตรสองข้าง (Bisymmetrical Structure) คือ ในส่วนของซอสและเดรน จะมีคุณสมบัติเหมือนกันทุกประการสามารถสลับหน้าที่กันได้ทำให้ง่ายต่อการออกแบบวงจร โดยเฉพาะอย่างยิ่งการออกแบบเฟทในรูปของวงจรรวม (Integrated Circuit) ต่างจากกรณีของทรานซิสเตอร์แบบไบโพล่าร์ เช่น ในส่วนของอิมิเตอร์ (Emitter) และคอลเลคเตอร์ (Collector) มีคุณสมบัติแตกต่างกันไม่สามารถสลับหน้าที่กันได้

6) การทำงานของทรานซิสเตอร์แบบเฟท มีการสูญเสียกำลังงานน้อยมาก เนื่องจากค่าความต้านทานอินพุทมีค่าสูง ทำให้มีกระแสไหลได้น้อยมากหรือไม่มีกระแสไหล เช่น ในกรณีของมอสเฟท ดังนั้นจึงทำให้ไม่มีการใช้กำลังงาน ซึ่งแตกต่างจากทรานซิสเตอร์แบบไบโพล่าร์ จะมีค่าความต้านทานอินพุทต่ำ ทำให้มีกระแสไหลในด้านอินพุท จึงมีการสูญเสียกำลังงานสูง ดังนั้นเฟทจึงเป็นอุปกรณ์ที่ประหยัดกำลังงานที่ดี คุณสมบัติข้อนี้ทำให้เฟท โดยเฉพาะอย่างยิ่งมอสเฟท (MOSFET) เป็นอุปกรณ์ที่สำคัญอย่างยิ่งมีบทบาทมากที่สุดและถูกนำมาใช้งานกันอย่างแพร่หลายในปัจจุบัน ซึ่งกล่าวได้ว่ามอสเฟท เป็นสิ่งประดิษฐ์จากฝีมือของมนุษย์ที่มีจำนวนมากที่สุดบนโลก

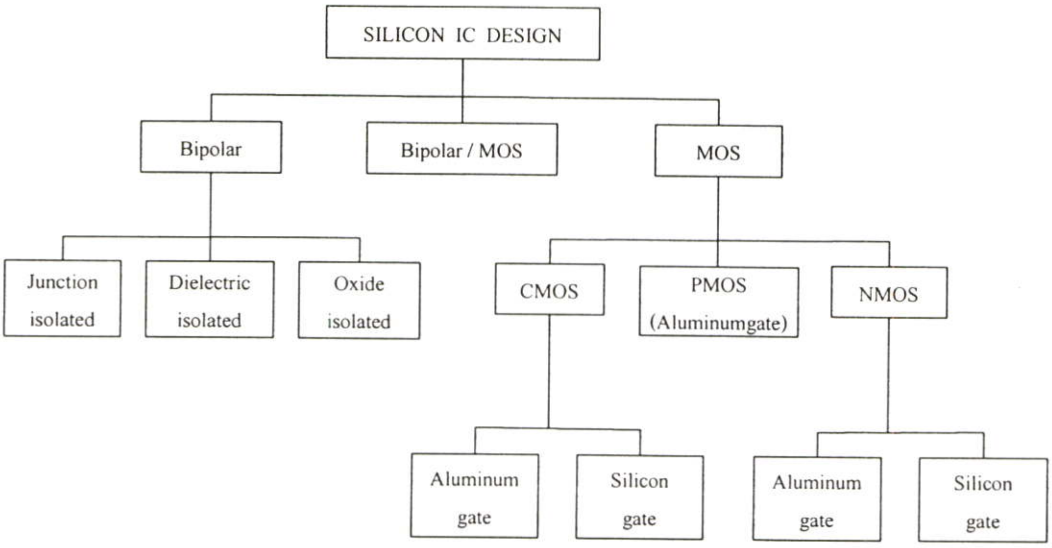
7) ทรานซิสเตอร์แบบเฟท เป็นอุปกรณ์ที่ใช้แรงดันในการควบคุมการทำงาน (Voltage Control) ต่างจากทรานซิสเตอร์แบบไบโพล่าร์ที่ควบคุมการทำงานด้วยกระแส (Current Control) ทำให้ง่ายต่อการนำไปใช้งาน โดยสูญเสียพลังงานน้อยที่สุด และในขณะทำงานจะเกิดความร้อนน้อยกว่าทรานซิสเตอร์แบบไบโพล่าร์

8) กรณีของทรานซิสเตอร์แบบมอสเฟท มีความเหมาะสมมากที่สุดที่จะนำไปสร้างในรูปของวงจรรวม (Integrated Circuit: IC) เพราะมีโครงสร้างที่ง่ายกว่า ทั้งยังสามารถสร้างให้มีขนาดเล็กมาก ๆได้ในระดับไมโครเมตร (μm) ซึ่งในเทคโนโลยีของทรานซิสเตอร์แบบไบโพล่าร์ยังไม่สามารถทำได้ ทำให้วงจรรวมชนิดมอสเฟท (MOS IC) เป็นวงจรรวมที่มีประสิทธิภาพสูง เช่น วงจรหน่วยความจำ (Memory ICs) ซึ่งในแต่ละชิ้นของวงจรรวมที่มีขนาดพื้นที่ประมาณหนึ่งตารางเซนติเมตรจะมีมอสเฟทบรรจุอยู่หลายล้านตัว

สำหรับข้อจำกัดหรือข้อด้อยของทรานซิสเตอร์แบบเฟทที่สำคัญ ได้แก่ การที่เฟทมีค่าความนำถ่ายโอนหรือทรานส์คอนดักแตนซ์ (Transconductance: g_m) ที่มีค่าต่ำ จึงทำให้เฟทมีอัตราการขยายที่ต่ำกว่าทรานซิสเตอร์แบบไบโพล่าร์

2.2 เทคโนโลยีของมอส

การพัฒนาการของเทคโนโลยี (VLSI: Very Large Scale Integration) เป็นการผลิตวงจรรวมที่เป็นเทคโนโลยีที่นิยมกันมาก เพราะมีข้อดีกว่าเทคโนโลยีแบบอื่น ๆ หลายประการ เช่น การสูญเสียของพลังงานต่ำกว่า มีอินพุตอิมพีแดนซ์สูงมาก การออกแบบง่าย ฯลฯ ซึ่งมีความต้องการมากในงานด้านการประมวลผลสัญญาณ (Signal Processing) แบบเป็นวงจรรวมอยู่บนชิพเดียว (Single Chip) การทำงานจะมีประสิทธิภาพมากที่สุดซึ่งในวงจรอนาลอก (Analog) ซึ่งเป็นบทบาทสำคัญของการผลิตไอซีโดยออกแบบเป็น VLSI ในการออกแบบ VLSI ในระบบวงจรอนาลอก (Analog Circuit) ส่วนใหญ่ที่รู้จักก็คือ วงจรกรองสัญญาณ วงจรแปลงอนาลอกเป็นดิจิตอล และวงจรแปลงดิจิตอลเป็นอนาลอก วงจรเปรียบเทียบแรงดัน (Voltage Comparator) วงจรควบคุมอัตราการขยายอัตโนมัติ (Automatic Gain Control) รูปที่ 2.1 พัฒนาการของแผนผังเทคโนโลยีวงจรรวม



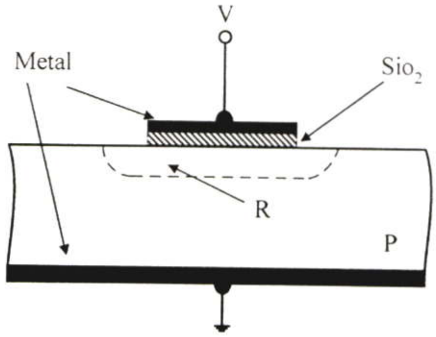
รูปที่ 2.1 แผนผังของเทคโนโลยีวงจรรวม

วิธีการออกแบบ IC นิยมใช้เทคโนโลยีอยู่ 2 แบบคือ แบบไบโพลาร์ (BJT) และแบบมอส (MOS) โดยจะแบ่งเป็นส่วนย่อย ๆ ดังรูปที่ 2.1 ทั้งหมดจะอยู่บนรากฐานของเทคโนโลยีวงจรรวมซิลิกอน (Silicon Integrate – Circuit Technology) โดยเมื่อก่อนการออกแบบวงจรรวมนั้นจะใช้เทคโนโลยีของไบโพลาร์ แต่ในยุคปัจจุบันเทคโนโลยีของมอสได้เจริญเติบโตขึ้นอย่างมาก ซึ่งในส่วนเทคโนโลยีของมอส ทำให้สามารถบรรจุวงจรที่ถูกออกแบบไว้มีความหนาแน่นมากขึ้น เช่น หน่วยความจำ (Memory) หน่วยประมวลผล (Microprocessor) และจากรูปที่ 2.1 จะเห็นได้ว่าใน

เทคโนโลยีวงจรรวมมีอุปกรณ์หลายชนิด งานวิจัยนี้จะใช้อุปกรณ์มอสเฟทชนิดเอ็นฮานซ์เมนท์ในการออกแบบ ดังนั้นในบทนี้จะขออธิบายถึงการทำงานของมอสเฟทชนิดเอ็นฮานซ์เมนท์ ต่อไป

2.3 โครงสร้างของมอสเฟท

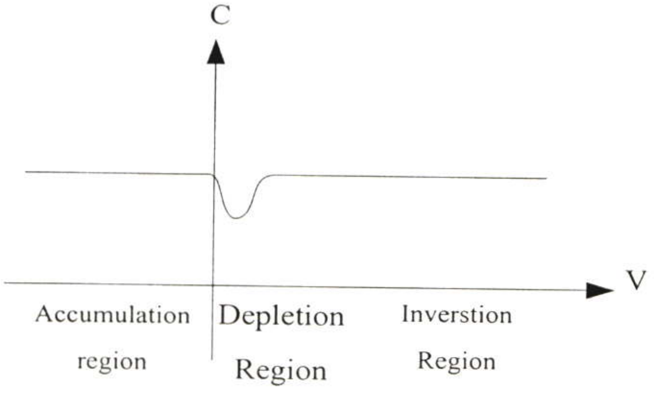
จากรูป 2.2 เป็นการประกบของชั้นต่าง ๆ ของโครงสร้างแบบมอสประกอบด้วยโลหะชั้นบนซิลิกอนไดออกไซด์ (SiO_2) ซึ่งเป็นฉนวนที่สมบูรณ์ ซิลิกอนชนิดพี และโลหะชั้นล่างที่ซึ่งต่อกับกราวด์ (Ground)



รูปที่ 2.2 โครงสร้างของมอส (MOS: Metal-Oxide Semiconductor)

สมมุติให้ V เป็นลบมีสนามไฟฟ้าคร่อมชั้นของซิลิกอน (โฮล) ไปที่บริเวณ R ใต้โลหะชั้นล่างประจุลบจะรวมตัวอยู่แผ่นโลหะ (Electrode) ด้านบน และประจุบวกจะรวมตัวอยู่ที่บริเวณ R ซึ่งในกรณีนี้ อุปกรณ์นี้จะแสดงตัวเป็นตัวเก็บประจุมีค่าของขนาดความจุไฟฟ้าเป็น

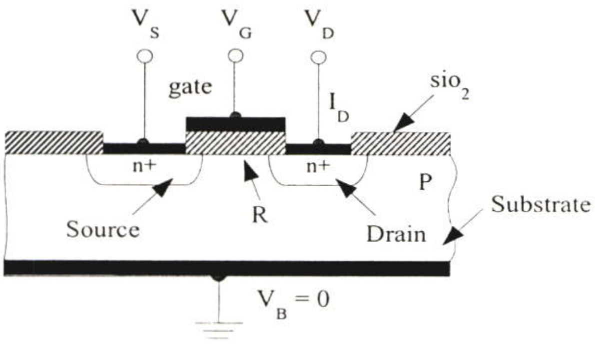
$$C \approx \varepsilon_{OX} \frac{A}{l} \tag{2.1}$$



รูปที่ 2.3 ความสัมพันธ์ระหว่างค่าความจุ (C) กับแรงดัน (V)

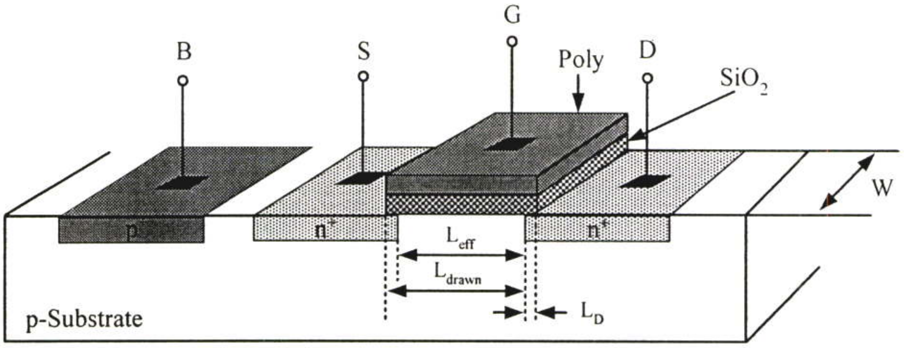
จากสมการที่ (2.1) ค่าของ ε_{OX} เป็นค่าการยอมให้กระแสไฟฟ้าผ่านของ (SiO_2) โดยมีค่าของ $\varepsilon_{OX} = \varepsilon_O k_{OX} \cong 0.35\ pF/cm$ โดยที่ k_{OX} คือค่าความเป็นฉนวนของ (SiO_2) ($k_{OX} = 3.9$), ε_O คือ ค่าการยอมให้กระแสไฟฟ้าผ่านของบรรยากาศ$\left(\varepsilon_o \cong 8.854 \times 10^{-14}\ F/cm\right)$ สำหรับ A คือพื้นที่หน้าตัดของขั้วโลหะด้านบน และ l เป็นความหนาของชั้นออกไซด์ซิลิกอนชนิดพีที่อยู่ระหว่าง R และโลหะชั้นล่างแสดงตัวเป็นความต้านทาน หรือค่าตัวเก็บประจุสูญเสียนั่นเอง

ขั้นต่อไปสมมุติให้ V มีแรงดันเป็นค่าบวกน้อย ๆ จะเกิดสนามไฟฟ้าซึ่งผลักดัน(โฮล) ผลที่ได้คือ ประจุลบแยกออกจากกัน โดย (โฮล) ที่เคลื่อนที่จะเป็นผลให้ไม่มีประจุอยู่ที่บริเวณ R ซึ่งเรียกว่า (Depletion Layer) และประจุบวกก็จะรวมกันอยู่ที่ (Electrode) ด้านบนและจะเป็นเหมือนตัวเก็บประจุเมื่อ V เพิ่มขึ้นทำให้ประจุใน R จะมากขึ้นและทำให้ (Depletion Layer) กว้างขึ้นตาม ถ้า V เพิ่มขึ้นเรื่อย ๆ จะมีปรากฏการใหม่เกิดขึ้น โดยความร้อนที่เกิดขึ้นจาก (โฮล) และอิเล็กตรอนเกิดขึ้นเรื่อย ๆ ในสารกึ่งตัวนำถ้าสนามไฟฟ้าที่ถูกสร้างจาก V ที่เป็นบวกอย่างเพียงพอจะสามารถดูดความร้อนจากอิเล็กตรอนทั้งหมดไปที่ R และอิเล็กตรอนจะเคลื่อนที่ไปที่ผิวหน้า ซึ่งประจุบวกจะรวมตัวอยู่ที่ (Electrode) ด้านบน ขณะเดียวกันประจุลบ หรืออิเล็กตรอนจะอยู่ที่ชั้นของผิวหน้า จากสมการที่ (2.1) ค่าของ l ซึ่งเป็นความหนาของ (SiO_2) และค่าของ C จะมีค่าเท่ากันกับกรณีที่ V ที่เป็นบวกกับในกรณีที่ค่า V ที่เป็นลบ แต่ในกรณีที่ V เป็นบวกน้อย ๆ จะอยู่ในย่าน Depletion Region ซึ่งค่าของ C ในเทอมของ V จะแสดงไว้ดังรูปที่ 2.3 ซึ่งมีชื่อเรียกอยู่ 3 Regions คือ (Accumulation Region, Depletion Region, Inversion Region) โดยพิจารณาจากรูปที่ 2.4 แสดงถึงรายละเอียดของมอสเฟท ซึ่งจะเห็น n^+ (การโดปสารชนิด n) Region อยู่ 2 ตัวในสารกึ่งตัวนำชนิดพี ในด้านซ้ายจะเรียกว่าซอส (Source) ซึ่งแรงดันที่ต่ออยู่จะเรียกว่า V_S ในด้านขวาจะเรียกว่า เดรน (Drain) ซึ่งแรงดันที่ต่ออยู่จะเรียกว่า V_D โลหะที่ทำ Electrode จะเรียกว่าเกท ซึ่งแรงดันที่ต่ออยู่จะเรียกว่า V_G และตัวถังของอุปกรณ์ตัวนี้จะเรียกว่าซับสเตรท (Substrate) หรือ บัค (Bulk) ซึ่งแรงดันที่ต่ออยู่จะเรียกว่า V_B



รูปที่ 2.4 โครงสร้างของมอสเฟท (MOSFET: Metal-Oxide Semiconductor FET)

NMOS ประกอบด้วย ส่วนซับสเตรท (Substrate) ที่เป็นสารกึ่งตัวนำชนิดพี (P – Type) ซึ่งมีสารกึ่งตัวนำชนิดเอ็น 2 ชุด ถูกแพร่ลงบนฐานรอง สารกึ่งตัวนำนี้เรียกว่า ซอส (Source) และ เดรน (Drain) บนผิวหน้าระหว่างซอสกับเดรนจะมีแผ่นฟิล์มบางของซิลิกอนไดออกไซด์ (SiO_2) ส่วนบนของซิลิกอนไดออกไซด์ จะมีโพลีซิลิกอนซึ่งทำหน้าที่เรียกว่า เกท (Gate) ถ้าส่วนของฐานรองทำด้วยสารกึ่งตัวนำชนิดเอ็นและสารกึ่งตัวนำชนิดพีถูกแพร่ลงบนฐานรอง โครงสร้างชนิดนี้เรียกว่า PMOS ระยะห่างระหว่างสารกึ่งตัวนำที่เป็น ซอสและเดรน เรียกว่าความยาวแชนแนล (Channel Length :L) และความกว้างของช่องระหว่าง ซอสและเดรน เรียกว่า ความกว้างแชนแนล (Channel width :W)



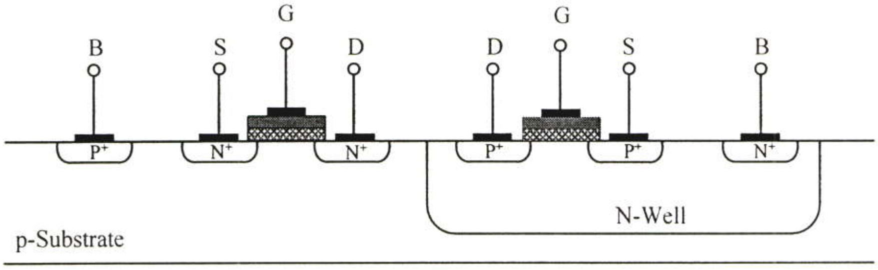
รูปที่ 2.5 โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนท์ชนิดเอ็น

จากรูปที่ 2.5 โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนท์ชนิดเอ็น (NMOS) ขั้วซอส (Source) และขั้วเดรน (Drain) ถูกสร้างขึ้นโดยการแพร่อะตอมสารเจือชนิดเอ็นที่มีความหนาแน่นมาก (Heavily Doped N-Type Region) เข้าไปในฐานรอง (Bulk Region or Substrate) ของสารกึ่งตัวนำชนิดพี ซึ่งเป็นผลึกซิลิกอนรูปเดี่ยว (Single Crystal) ที่มีความหนาแน่นน้อย (Lightly Doped P-Type Substrate) ขั้วเกทจะเป็นส่วนของโลหะ (Metal) หรือชั้นของโพลีซิลิกอน (Poly Silicon) ซ้อนอยู่บนชั้นของออกไซด์ระหว่างขั้วเดรนและซอส ซึ่งวิธีการในการสร้างชั้นโพลีซิลิกอนสร้างด้วยเทคนิค (CVD: Chemical Vapor Deposition) จากกาซสารประกอบของซิลิกอน เช่น กาซไซเลน (Saline) ชั้นของซิลิกอนที่สร้างจะถูกเติมด้วยอะตอมสารเจืออย่างเข้มข้นเพื่อให้มีความนำไฟฟ้าสูง นำไฟฟ้าได้ดีเหมือนตัวนำ ลดค่าแรงดันขีดเริ่ม ทำงานได้ดีที่ความถี่สูง และมีคุณสมบัติเป็นผลึกรูปหรือโพลีซิลิกอน(Poly Silicon) นอกจากนี้แล้ว เกทที่ทำจากซิลิกอนมีความทนทานต่ออุณหภูมิที่สูงกว่าอลูมิเนียม ทำให้ไม่มีปัญหาในการสร้างที่ต้องใช้อุณหภูมิสูง

ระยะห่างระหว่างขั้วซอสและขั้วเดรน เป็นความยาวของมอสทรานซิสเตอร์ (L: Channel Length) และมีระยะทางด้านข้าง (Side Wall) เป็นความกว้างของมอสทรานซิสเตอร์ (W: Channel

Width) จากรูปที่ 2.5 จะเห็นได้ว่าในเทอมของ L ประกอบด้วย L_{eff} คือ ความยาวจริง (Effective Length), L_{drawn} คือ ค่าความยาวที่เลย์เอาท์ (Layout) เพื่อวาดทรานซิสเตอร์ และ L_D คือความยาวที่เกิดจากการแพร่สารที่เจือแล้วกินความยาวเข้าไป (Diffusion Length) โครงสร้างของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนท์ชนิดพี (PMOS) ลักษณะคล้ายคลึงกับมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนท์ชนิดเอ็น (NMOS) แต่จะสลับกัน คือ มอสทรานซิสเตอร์ชนิดพีจะประกอบ ด้วยผลึกฐานรองชนิดเอ็น (N-Type Substrate) ที่มีความหนาแน่นน้อย และมีการแพร่อะตอมสารเจือชนิดพีที่มีความหนาแน่นมากเข้าไปในฐานรองเพื่อเป็นขั้วซอสและเดรน

เทคโนโลยีซีมอส (CMOS: Complementary MOS) เป็นการสร้างมอสทรานซิสเตอร์ชนิดเอ็น (NMOS) และมอสทรานซิสเตอร์ชนิดพี (PMOS) บนผลึกแผ่นสารตัวนำเดียวกันมอสทรานซิสเตอร์ชนิดหนึ่งจะถูกสร้างอยู่ในบ่อฐานรอง (Well) โดยทั่วไปแล้วจะนิยมสร้างมอสทรานซิสเตอร์ชนิดพี ในบ่อฐานรองชนิดเอ็น (N-Well) ดังรูปที่ 2.6



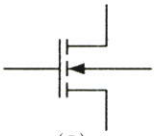
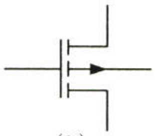
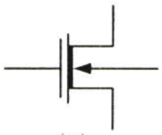
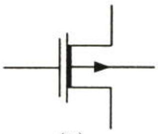
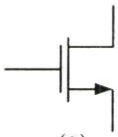
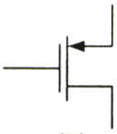
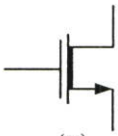
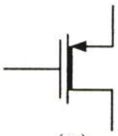
รูปที่ 2.6 โครงสร้างของเทคโนโลยีซีมอส

2.4 สัญลักษณ์ของมอสเฟท

สัญลักษณ์ของมอสเฟทสามารถบอกได้ว่าเป็น มอสเฟทชนิด N หรือ P โดยดูที่หัวของลูกศรที่ขาซอส แต่ถ้าหัวลูกศรหันเข้าขาเกทแสดงว่าเป็น PMOS แต่ถ้าหัวลูกศรหันออกจากขาเกทแสดงว่าเป็น NMOS หรือดูที่ทิศทางของหัวลูกศรที่ขาบอดี้ (Body) หรือฐานรอง (Substrate) หรือบางทีอาจเรียกว่า Bulk โดยถ้าหัวลูกศรหันเข้าหาขาเกทแสดงว่าเป็น NMOS แต่ถ้าหัวลูกศรหันออกจากขาเกทแสดงว่าเป็น PMOS และสัญลักษณ์ยังสามารถบอกได้อีกว่ามอสเฟทเป็นแบบเอ็นฮานเมนท์ หรือ ดีพลีชั่นอีกด้วย แสดงได้ตามตารางที่ 2.1

มอสเฟทแบ่งตามชนิดการทำงานได้ 2 ชนิด คือ ชนิดเอ็นฮานเมนท์มอส (Enhancement MOSFET) และชนิดดีพลีชั่นมอส (Depletion MOSFET) ซึ่งแต่ละชนิดจะแบ่งออกได้อีกเป็น (N-Channel) หรือ NMOS และ (P-Channel) หรือ PMOS ซึ่งโครงสร้างของ NMOS และ PMOS จะมีโครงสร้างตรงข้ามกัน เมื่อโครงสร้างของ PMOS และ NMOS แสดงไว้ในตารางที่ 2.1

ตารางที่ 2.1 สัญลักษณ์ของมอสเฟทชนิด (Enhancement) และมอสเฟทชนิด (Depletion)

NMOS	PMOS	MODE
 (ก)	 (ข)	Enhancement
 (ค)	 (ง)	Depletion
 (จ)	 (ฉ)	Enhancement
 (ช)	 (ซ)	Depletion

จากตารางที่ 2.1สัญลักษณ์ของมอสเฟทชนิดต่าง ๆ ทั้ง 2 ชนิด แสดงสัญลักษณ์ในรูป (ก) คือ (Enhancement NMOS) เมื่อโวลท์เตจระหว่างบอดี้และซอส $V_{BS} \neq 0$ ในรูป (ข) คือ (Enhancement PMOS) เมื่อ $V_{BS} \neq 0$ ในรูป (ค) และ (ง) คือ (Depletion PMOS) เมื่อ $V_{BS} \neq 0$ สัญลักษณ์ในรูป (ก) และ (ข) กับรูป (จ) และ (ฉ) แตกต่างกันที่ $V_{BS} \neq 0$ และ $V_{BS} = 0$ ตามลำดับ

2.5 หลักการพื้นฐานของมอสเฟท

2.5.1 การทำงานของมอสเฟท

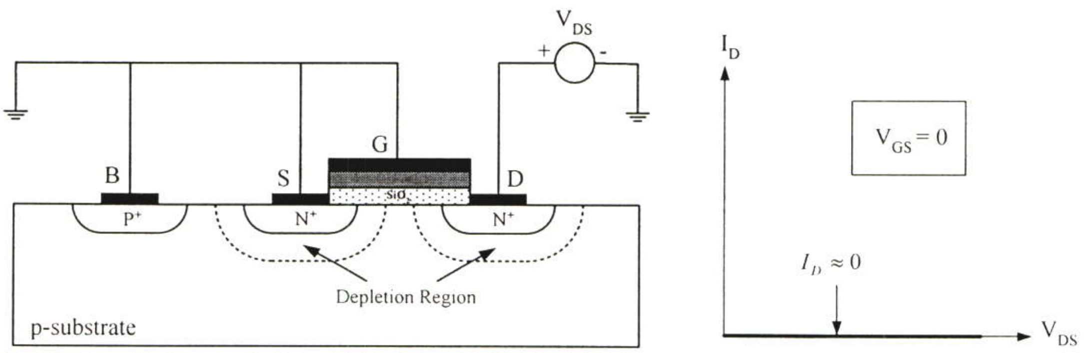
การให้แรงดันไบอัสแก่มอสเฟท ทำได้โดยแรงดันที่ขาเกท V_G จะถูกไบอัสเพื่อควบคุมให้มีการเหนี่ยวนำประจุพาหะชนิดเดียวกับส่วนซอสและเดรน นั่นคือการควบคุมให้เกิดแชนแนลระหว่างซอสและเดรน ขั้วของซอสและฐานรองจะถูกต่อลงกราวด์ และส่วนเดรนได้รับศักดาซึ่งทำให้รอยต่อพี-เอ็น ที่ส่วนเดรนเป็นไบอัสย้อนกลับ (Reverse Bias) ดังนั้น ในกรณีของเอ็นแชนแนลศักดาที่ขาเกทและเดรนจึงมีค่าเป็นบวก ในทำนองเดียวกันกรณีของพีแชนแนล ศักดาที่ขาเกทและเดรนจึงมีค่าเป็นลบ

ในกรณีที่ไม่มีแรงดันไบอัสที่เกท-ซอส หรือแรงดันที่เกท-ซอสเป็นศูนย์ ทำให้ไม่มีสนามไฟฟ้าในชั้นของออกไซด์ ดังนั้นที่ผิวสัมผัสระหว่าง $SiO_2 - Si$ ในสารกึ่งตัวนำจะไม่มีการ

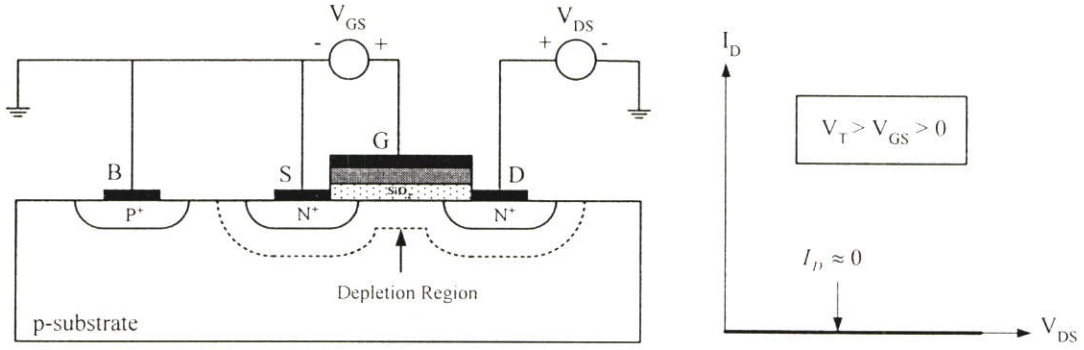
เปลี่ยนแปลงใด ๆ เกิดขึ้น ทำให้ไม่มีบริเวณปลอดพาหะและแชนแนลในย่านนี้ คงมีแต่บริเวณปลอดพาหะที่อยู่รอบ ๆ รอยต่อพี-เอ็นของส่วนซอสกับฐานรอง และส่วนเดรนกับฐานรอง นอกจากนี้โครงสร้างที่เกิดขึ้นระหว่างซอสและเดรนมีลักษณะเป็น $n^+ - p - n^+$ ดังรูปที่ 2.7 ก) ทั้งยังได้รับไบอัสแบบย้อนกลับ (Reverse Bias) จึงทำให้มีกระแสเดรนมีค่าน้อยมาก และอาจจะประมาณค่าได้เป็นศูนย์หรือ $I_D \approx 0$ แม้ว่าแรงดันเดรน-ซอสจะเพิ่มขึ้นก็ตาม กราฟของ $I_D - V_{DS}$ จึงแสดงได้ดังรูปที่ 2.7 ก) ในขณะนี้มอสเฟทจะอยู่ในสภาวะคัทออฟ หรือเป็นสถานะ OFF ของมอสเฟท แต่ถ้าชั้นฐานรองถูกต่อเข้ากับซอส และแรงดันเดรนมีค่าเป็นลบ จะทำให้รอยต่อพี-เอ็นระหว่างเดรนกับฐานรองได้รับการไบอัสตรง (Forward Bias) และมีกระแสเดรนได้ อย่างไรก็ดีในสภาพปกติที่ใช้งานมอสเฟท จะไม่ให้แรงดันเดรนมีค่าเป็นลบ ดังนั้นกระแสเดรนไม่สามารถไหลได้ สำหรับคุณสมบัติและการทำงานของมอสเฟท ในขณะที่มีการให้แรงดันไบอัสที่เกท-ซอสค่าคงที่ต่าง ๆ โดย $V_{GS} > 0$ และแรงดันเดรน-ซอส มีค่าเปลี่ยนแปลงไป จะทำให้มอสเฟททำงานในย่านต่าง ๆ ซึ่งอาจจะพิจารณาแบ่งออกเป็นช่วง ๆ ได้ดังต่อไปนี้

2.5.1.1 กรณีที่ $V_T > V_{GS} > 0$ และ $V_{DS} > 0$; (Cutoff: ช่วงไม่นำกระแส)

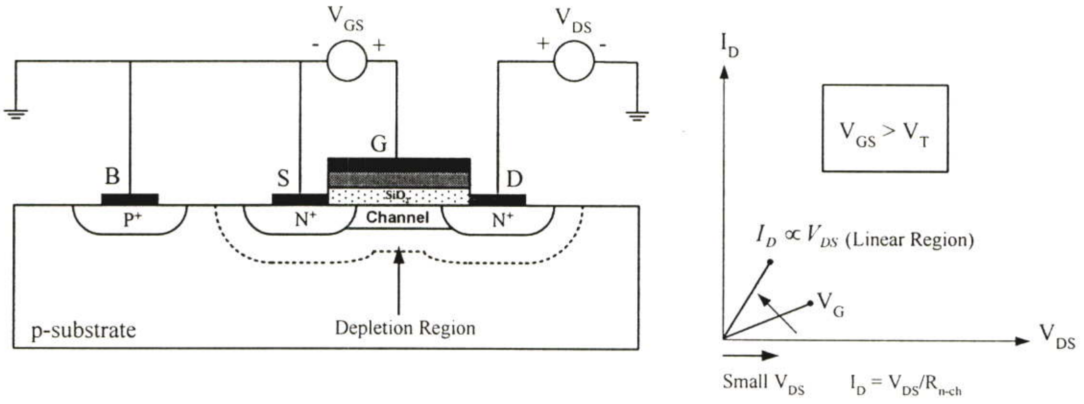
เมื่อป้อนแรงดันค่าบวกเข้าที่ขาเกทเทียบกับขาซอส V_{GS} ที่มีค่าบวกค่าหนึ่ง แต่น้อยกว่าแรงดันขีดเริ่ม (V_T : Threshold Voltage) หรือ $V_T > V_{GS} > 0$ สนามไฟฟ้าในชั้นออกไซด์ที่เกิดจากแรงดันเกทซอส จะผลักให้โฮลในสารกึ่งตัวนำที่ผิวสัมผัส $SiO_2 - Si$ เคลื่อนที่ห่างออกไป ความหนาแน่นของโฮลในบริเวณดังกล่าวจึงมีค่าลดลงจากเดิม ผลดังกล่าวทำให้เกิดบริเวณปลอดพาหะ (Depletion Region) ขึ้นในสารกึ่งตัวนำที่อยู่ใต้ส่วนเกท ดังแสดงในรูปที่ 2.7 ข) ดังนั้นในกรณีนี้ ซอสและเดรนยังคงถูกแยกจากกันด้วยชั้นของบริเวณปลอดพาหะที่เกิดขึ้นใต้ส่วนเกทและเป็นชั้นที่มีความนำไฟฟ้าต่ำ ดังนั้นเมื่อแรงดันเดรนซอสมีค่าเพิ่มขึ้นกระแสเดรนก็จะมีการไหลแต่ว่ามีค่าน้อยมากประมาณว่าเป็นศูนย์ $I_D \approx 0$ ในสภาวะนี้มอสเฟทยังคงอยู่ในสภาวะคัทออฟ หรือสถานะ off เช่นเดิม



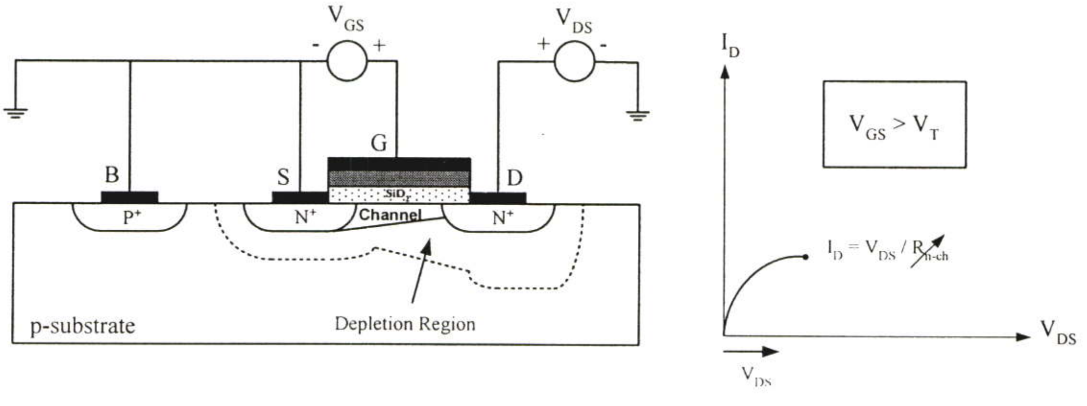
ก) กรณี $V_{GS} = 0$ และ $V_{DS} > 0$



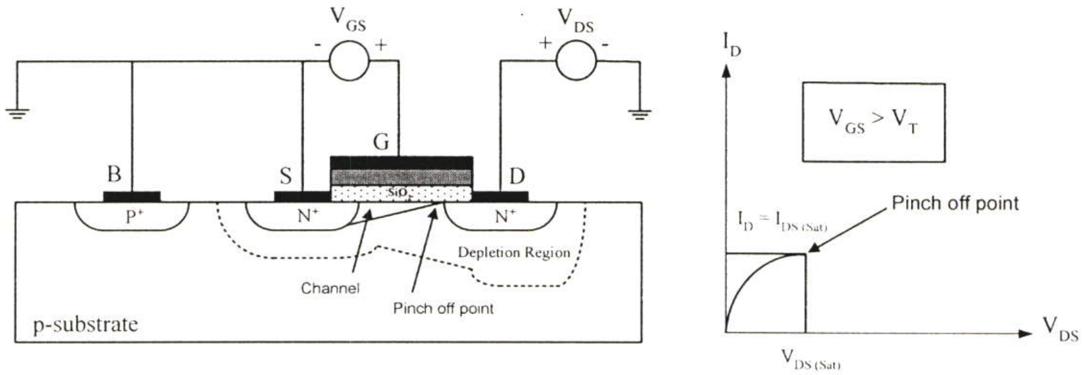
ข) กรณี $V_T > V_{GS} > 0$ และ $V_{DS} > 0$



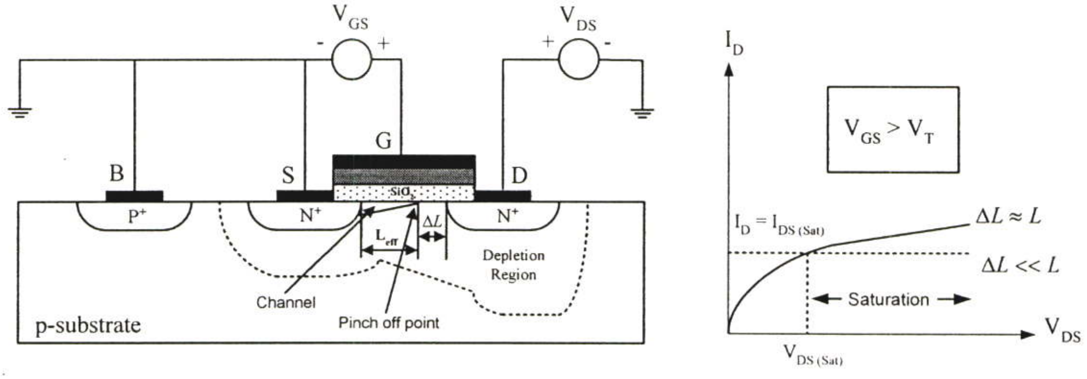
ค) กรณี $V_{GS} > V_T$ และ V_{DS} มีค่าน้อยมาก



ง) กรณี $V_{GS} > V_T$ และ $\left(V_{GS} - V_{DS}\right) > V_T$ หรือ $V_{DS} < V_{DS(Sat)}$



จ) กรณี $V_{GS} > V_T$ และ $V_{DS} = V_{DS(Sat)}$ หรือ $\left(V_{GS} - V_{DS}\right) = V_T$



ฉ) กรณี $V_{GS} > V_T$ และ $V_{DS} > V_{DS(Sat)}$

รูปที่ 2.7 การทำงานและคุณสมบัติ $I_D - V_{DS}$ ของมอสเฟท แบบเอ็นฮานซ์เมนท์ ชนิดเอ็นแชนแนลขณะที่ V_{GS} มีค่าคงที่ และ V_{DS} มีค่าอยู่ในช่วงต่าง ๆ

2.5.1.2 กรณีที่ $V_{GS} > V_T$ และ V_{DS} มีค่าน้อย ; (Ohmic Region: ช่วงนำกระแสไม่อิ่มตัว)

เมื่อแรงดันเกทซอส V_{GS} มีค่าเป็นบวกเพิ่มขึ้น ในที่สุดแรงดันเกทซอสจะเท่ากับแรงดันขีดเริ่ม V_T หรือมีค่าสูงกว่าแรงดันขีดเริ่ม $V_{GS} > V_T$ ในขณะนี้สนามไฟฟ้าในชั้นฉนวนออกไซด์ที่เกิดขึ้นเนื่องจากแรงดันเกทซอส จะมีค่ามากพอที่จะเหนี่ยวนำให้เกิดชั้นกลับชนิดเอ็น (N-Inversion Layer) หรือแชนแนลชนิดเอ็นในสารกึ่งตัวนำที่ผิวสัมผัสระหว่าง $SiO_2 - Si$ บริเวณใต้ส่วนเกท ดังรูปที่ 2.7 ค) แชนแนลนี้จะมีลักษณะเป็นแผ่นประจุบาง ๆ (Sheet of Charge) ภายในแชนแนลนี้จะมีอิเล็กตรอนซึ่งถูกเหนี่ยวนำอยู่ในแชนแนล และจะมีค่าขึ้นอยู่กับสนามไฟฟ้าในชั้นออกไซด์ หรือแรงดันที่ตกคร่อมชั้นออกไซด์ เมื่อแรงดันเกทซอสคงที่ และแรงดันเดรนเป็นศูนย์มีค่าเท่ากับแรงดันที่ซอส แรงดันที่ตกคร่อมของออกไซด์จะมีค่าเท่า ๆ กันทุกจุดในแชนแนล แต่เมื่อ

แรงดันเดรนซอส V_{DS} มีค่าเป็นบวก สนามไฟฟ้าในชั้นออกไซด์ที่จุดต่าง ๆ ที่ห่างออกมาจากด้านซอสจะมีค่าลดลง เพราะแรงดันตกคร่อมชั้นออกไซด์ที่จุดใกล้ด้านเดรนจะมีค่าลดลง ผลดังกล่าวทำให้ความหนาแน่นของอิเล็กตรอนในแชนแนลที่เข้าใกล้มาทางด้านเดรนมีค่าลดลงด้วย และจะมีค่าน้อยที่สุดที่ปลายด้านเดรน

อย่างไรก็ดี กรณีที่แรงดันเดรนซอสมีค่าในช่วงต่ำ ๆ อาจประมาณได้ว่าสนามไฟฟ้าทุกจุดมีค่าเท่ากัน ดังนั้นความหนาแน่นของอิเล็กตรอนในแชนแนล ประมาณได้ว่ามีค่ายาวเท่ากันตลอดจากปลายซอสถึงปลายเดรน ถัดจากแชนแนลออกไปจะเป็นบริเวณปลอดพาหะ ซึ่งแรงดัน $+V_D$ จะทำให้รอยต่อพี-เอ็นที่อยู่รอบ ๆ ส่วนเดรนได้รับไบอัสย้อนกลับ ทำให้บริเวณปลอดพาหะทางด้านเดรนขยายกว้างมากกว่าทางด้านซอสเล็กน้อย แชนแนลชนิดเอ็นที่เกิดขึ้นนี้เสมือนกับเป็นแท่งสารกึ่งตัวนำชนิดเอ็น ที่มีความยาวเท่ากับ L โดยมีขั้วปลายทั้งสองด้าน คือ ส่วนซอสและส่วนเดรน $\left(n^{+}\right)$ เมื่อแรงดันเดรนเริ่มมีค่าเพิ่มขึ้นเล็กน้อย สนามไฟฟ้าในแชนแนลจะทำให้อิเล็กตรอนในแชนแนลเกิดการดริฟท์ (Drift) หรือเคลื่อนที่ในทิศทางจากด้านซอสไปยังด้านเดรน ดังนั้นทำให้มีกระแส I_D เกิดขึ้น โดยมีทิศทางพุ่งเข้าที่ขั้วเดรน ขนาดของกระแสเดรนในขณะนี้ จะถูกจำกัดด้วยค่าความต้านทานของแชนแนล หรือก็คือ $I_D \propto \frac{1}{R_{n-ch}}$ และเป็นไปตามกฎของโอห์มคือ

$$I_D = \frac{V_D}{R_{n-ch}} \tag{2.2}$$

โดยที่ R_{n-ch} คือ ความต้านทานของแชนแนล (Channel Resistance) และเท่ากับ $\frac{1}{G_{n-ch}}$

G_{n-ch} คือ ความนำไฟฟ้าของแชนแนล (Channel Conductance)

ดังนั้นขณะที่แรงดันเพิ่มขึ้นในช่วงต่ำ กระแสเดรนที่เพิ่มขึ้นกับแรงดันเดรน ซึ่งเกือบจะเป็นเชิงเส้น ดังรูปที่ 2.7 ค) เรียกการทำงานในย่านนี้ว่า "ช่วงเชิงเส้น" (Ohmic Region หรือ Linear Region หรือ Triode Region) ในช่วงนี้มอสเฟทจะมีสภาพไม่อิ่มตัว หรือ (Non-Saturation) กล่าวคือ กระแสเดรนจะขึ้นอยู่กับแรงดันที่เดรน และความชันของกราฟ $I_D - V_D$ จะเพิ่มขึ้นกับแรงดันเกท เนื่องจากแรงดันเกทเพิ่มขึ้นจะทำให้ความนำของแชนแนลเพิ่มขึ้นด้วย

2.5.1.3 กรณีที่ $V_{GS} > V_T$ และ $\left(V_{GS} - V_{DS}\right) > V_T$ หรือ $V_{DS} < V_{DS(Sat)}$

เมื่อแรงดันเดรนมีค่าสูงขึ้นต่อไป ค่าความต่างศักย์ระหว่างซอสและเดรน จะทำให้ที่ตำแหน่งต่าง ๆ ในแชนแนลมีศักย์ไม่เท่ากันอย่างเห็นได้ชัด ศักย์ไฟฟ้าที่ปลายซอสยังคงเป็นศูนย์

โวลต์ แต่เมื่อตำแหน่งนั้นอยู่ห่างออกมาจากทางด้านซอส หรือเมื่อเข้าไปใกล้ทางด้านเดรน ศักย์ดาไฟฟ้าจะมีค่าเป็นบวกเพิ่มขึ้น และจะมีค่าสูงสุดที่ปลายด้านเดรน คือ V_D ดังนั้นแรงดันระหว่างขั้วเกทและแชนแนล(แรงดันตกคร่อมชั้นออกไซด์)ที่ตำแหน่ง X ต่าง ๆ ตลอดความยาวของแชนแนลจะมีค่าไม่เท่ากัน ที่ปลายด้านซอสแรงดันตกคร่อมชั้นออกไซด์จะมีค่าสูงสุดเท่ากับ V_G โดยไม่เปลี่ยนแปลงกับแรงดันเดรน แต่ที่ตำแหน่ง X ที่ห่างจากซอสหรือใกล้เข้ามาทางด้านเดรน แรงดันตกคร่อมชั้นออกไซด์จะมีค่าลดลง และที่ปลายด้านเดรนแรงดันตกคร่อมชั้นออกไซด์นี้จะมีค่าต่ำสุดและมีค่าเท่ากับ $V_{GS} - V_{DS}$ กรณีที่แรงดันเดรนมีค่าไม่สูงมากและทำให้ $(V_{GS} - V_{DS}) > V_T$ แสดงว่าในช่วงนี้ยังมีแชนแนลเกิดขึ้นได้โดยตลอดตั้งแต่ซอสจนถึงเดรน และแรงดันเกทคงที่ความหนาแน่นของอิเล็กตรอนที่ในแชนแนลที่ปลายด้านซอสจะมีค่าคงที่ แม้แรงดันเดรนจะเพิ่มขึ้น แต่ความหนาแน่นของอิเล็กตรอนในแชนแนลจะลดลงกับระยะทางที่ห่างออกไปจากด้านซอส และยิ่งจะมีค่าลดลงเมื่อแรงดันเดรนมีค่าเพิ่มขึ้น ดังรูปที่ 2.7 ง) ซึ่งอาจพิจารณาได้ว่าเมื่อใกล้เข้าไปทางด้านเดรน ขนาดของแชนแนลจะมีค่าลดลง ดังนั้นความต้านทานของแชนแนล R_{n-ch} จะมีค่าเพิ่มขึ้นกับแรงดันเดรน โดยเมื่อแรงดันเดรนมีค่าเพิ่มขึ้น การเพิ่มขึ้นของกระแสจะชะลอตัวลงดังสังเกตได้จากกราฟ $I_D - V_D$ ซึ่งความชันของกราฟจะมีค่าลดลง (โค้งมากขึ้น) เมื่อแรงดันเดรนเพิ่มขึ้น แต่ยังคงอยู่ในเงื่อนไข $(V_{GS} - V_{DS}) > V_T$ หรือ $V_{DS} < V_{DS(Sat)}$ โดยที่ $V_{DS(Sat)}$ หมายถึง แรงดันเดรนซอสที่อิ่มตัว

2.5.1.4 กรณีที่ $V_{GS} > V_T$ และ $V_{DS} = V_{DS(Sat)}$; (Pinch off Point: จุดพินช์ออฟ)

เมื่อแรงดัน V_D ยังคงเพิ่มขึ้นกระทั่งมีค่ามาก จนทำให้แรงดันที่ตกคร่อมชั้นออกไซด์ที่ตำแหน่งปลายด้านเดรนมีค่าเท่ากับแรงดันขีดเริ่มพอดี หรือ $(V_{GS} - V_{DS}) = V_T$ แชนแนลที่ปลายด้านเดรนจะมีขนาดลดลงเป็นศูนย์หรือก็คือ แชนแนลขาดออกพอดีที่เดรน ดังรูปที่ 2.7 จ) ซึ่งเรียกสภาวะนี้ว่า “สภาวะพินช์ออฟ” (Pinch off) และจุดที่แชนแนลขาดออกพอดีนี้เรียกว่า “จุดพินช์ออฟ” (Pinch off Point) บริเวณปลอดพาหะตรงส่วนเดรนจะมีขนาดกว้างมากกว่าด้านซอสอย่างเห็นได้ชัด ค่าของแรงดันเดรนซอสที่พอดีที่ทำให้เริ่มเกิดสภาวะพินช์ออฟ ถูกเรียกว่า “แรงดันเดรนซิสอิ่มตัว” (Saturation Drain Source Voltage: $V_{DS(Sat)}$) หรือบางกรณีเรียกว่า “แรงดันพินช์ออฟ” (Pinch off Voltage: V_P)

ในขณะนี้พิจารณาได้ว่า แชนแนลที่ขาดออกพอดีที่ตำแหน่งปลายด้านเดรน การทำงานของมอสเฟทในสภาวะนี้จึงคล้ายกับสภวะพินช์ออฟของ (N-Channel JFET) กล่าวคือ เมื่ออิเล็กตรอนในแชนแนลถูกดริฟท์ (Drift) โดยสนามไฟฟ้าจากด้านซอสมาทางด้านเดรน และเมื่อมาถึงปลายแชนแนลที่จุดพินช์ออฟ สนามไฟฟ้าค่าสูงสุดที่ตกคร่อมในช่วงแคบ ๆ ของบริเวณปลอดพาหะระหว่างปลายของแชนแนล และส่วนเดรน จะดึงให้อิเล็กตรอนที่ส่วนปลายแชนแนล

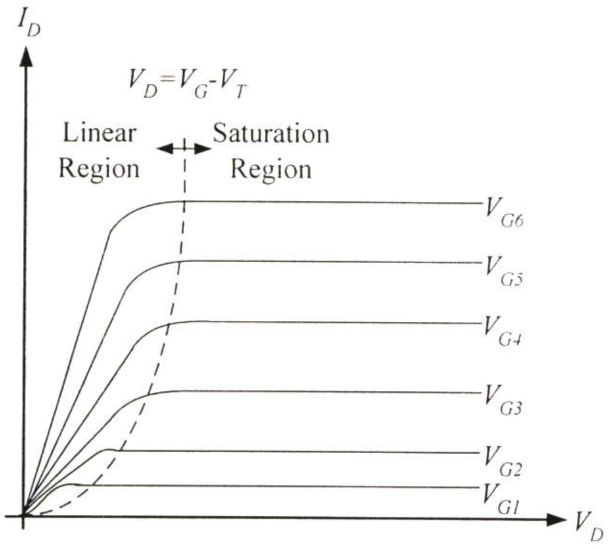
ข้ามบริเวณปลอดพาหะเข้าไปยังส่วนเดรน ดังนั้นกระแสเดรนยังคงไหลได้แต่ขนาดของกระแสจะถูกจำกัดด้วยปริมาณของอิเล็กตรอน ที่ถูกดึงหรือฉีดข้ามบริเวณปลอดพาหะดังกล่าวและอาจจะพิจารณาได้ว่ากระแสเดรนถูกจำกัดด้วยค่าความต้านทานประสิทธิผล (Effective Resistance) ของแชนแนล ดังนั้นเมื่อแรงดันเดรน-ซอสเพิ่มขึ้น กระแส I_D จะมีค่าเพิ่มขึ้นด้วย (อย่างชะลอตัว) กระทั่งเมื่อถึงค่า $V_{DS(Sat)}$ กระแสเดรนจะมีค่าสูงสุดเรียกว่า "กระแสเดรนอิ่มตัว" (Saturation Drain Current) และเขียนแทนด้วย $I_{D(Sat)}$ ดังรูปที่ 2.7 จ)

2.5.1.5 กรณีที่ $V_{GS} > V_T$ และ $V_{DS} > V_{DS(Sat)}$; (Saturation Region: ช่วงนำกระแสอิ่มตัว)

เมื่อแรงดันที่เดรนซอสมีค่ามากกว่าแรงดันอิ่มตัวหรือ $V_{DS} > V_{DS(Sat)}$ ทำให้แรงดันที่ตกคร่อมชั้นออกไซด์ที่บริเวณใกล้ปลายด้านเดรน มีค่าน้อยกว่าแรงดันขีดเริ่ม $(V_{GS} - V_{DS}) < V_T$ ดังนั้นในบริเวณดังกล่าวจะไม่มีแชนแนลเกิดขึ้น จึงคล้ายกับว่าจุดพินช์ออฟเกิดขึ้น เลื่อนไปจากจุดเดรนเข้าไปทางด้านจุดซอส และที่ตำแหน่ง X ใด ๆ ที่เป็นจุดพินช์ออฟ ตามเงื่อนไขของสมการ $(V_{GS} - V_{DS}(X)) = V_T$ ยังคงไม่เปลี่ยนแปลง ดังนั้นเมื่อแรงดันเดรนมีค่าสูงกว่า $V_{DS(Sat)}$ จุดพินช์ออฟจะเลื่อนเข้าไปใกล้ด้านซอส ดังรูปที่ 2.7 ฉ) ทำให้เกิดบริเวณปลอดพาหะระหว่างจุดพินช์ออฟกับส่วนเดรน ซึ่งมีระยะกว้างเท่ากับ ΔL หากพิจารณาว่า มอสเฟทนี้เป็นชนิด Long Channel และ $\Delta L << L$ ดังนั้นความยาวของแชนแนลจึงมีขนาดสั้นลงจากเดิมน้อยมาก กระทั่งประมาณว่ามีขนาดความยาวเท่าเดิมไม่เปลี่ยนแปลง ดังนั้นความต้านทานของแชนแนล R_{n-ch} จะมีค่าประมาณเท่าเดิม แม้ว่าแรงดันที่เดรนจะมีค่าเพิ่มขึ้นก็ตาม และแรงดันที่ตกคร่อมระหว่างซอสถึงจุดพินช์ออฟจะมีค่าคงที่เสมอ โดยไม่เปลี่ยนแปลงกับแรงดันเดรนซอส และเมื่อแรงดันที่เดรนซอสเพิ่มขึ้นสูงกว่า $V_{DS(Sat)}$ กระแสเดรนจะประมาณได้ว่ามีค่าคงที่ และเท่ากับค่าของ $I_{D(Sat)}$ ซึ่งเป็นกระแสเดรนอิ่มตัว หาได้จากสมการ

$$I_D \approx I_{D(Sat)} = \frac{V_{D(Sat)}}{R_{eff(n-ch)}} \quad ; \quad V_{DS} > V_{DS(Sat)} \qquad (2.3)$$

ซึ่งมอสเฟทถูกพิจารณาว่าทำงานในช่วงนำกระแสอิ่มตัวหรือ (Saturation Region) กล่าวคือ กระแสเดรนจะมีค่าคงที่ โดยไม่เปลี่ยนแปลงกับแรงดันที่เดรน



รูปที่ 2.8 ความสัมพันธ์ของกระแสเดรน และแรงดันที่ขาเดรนกับซอส

ความสัมพันธ์ของแรงดัน V_G กับกระแส I_D ในขณะที่แรงดันที่ขาเกทคงที่และมอสเฟททำงานในช่วงนำกระแสอิ่มตัวสามารถเขียนได้ดังรูปที่ 2.8 ซึ่งจะแสดงกราฟความสัมพันธ์ระหว่างกระแสเดรนและแรงดันที่เดรนกับซอส โดยเปลี่ยนค่า V_G โดยที่ $V_{G1} < V_{G2} < V_{G3} < V_{G4} \cdots\cdots$

การทำงานของมอสเฟทจะเป็นลักษณะของการใช้แรงดันไฟฟ้า ควบคุมปริมาณการไหลของกระแส สมการกระแสเดรนของมอสเฟทถูกคิดขึ้นโดย Sah , H. Shichman และ D. Hodges [14],[15] ดังสมการที่ (2.4) แสดงคุณสมบัติการทำงานของมอสเฟท

$$I_D = K'\frac{W}{L}(V_{GS} - V_T - \frac{V_{DS}}{2})V_{DS} \;;\; V_{GS} > V_T \qquad (2.4)$$

โดยที่ K' = ค่าทรานสคอนดักแตนซ์ (Transconductance) มีค่าเท่ากับ $\mu_0 C_{OX}$

μ_o = ค่าความคล่องโฮล หรืออิเล็กตรอน (Surface Mobility of Carrier)

C_{OX} = ค่าความจุต่อพื้นที่ของเกทออกไซด์ (Capacitance Per Unit Area of The Gate Oxide)

W = ความกว้างของแชนแนล (Channel width)

L = ความยาวของแชนแนล (Channel Length)

V_{GS} = แรงดันระหว่างขาเกท กับ ซอส

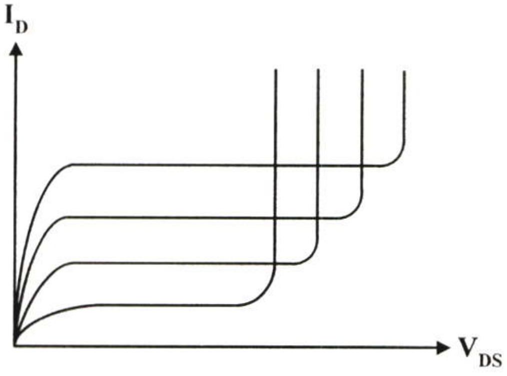
V_T = แรงดันขีดเริ่ม (Threshold Voltage)

V_{DS} = แรงดันระหว่างขาเดรน กับ ซอส

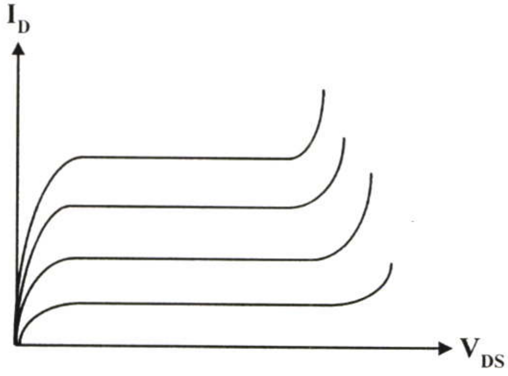
I_D = กระแสเดรน

2.5.1.6 กรณีย่านพังทลาย (Breakdown Region)

เนื่องจากแรงดันไบอัสที่ให้แก่รอยต่อ พี-เอ็น ระหว่าง เดรน-ฐานรอง เป็นไบอัสย้อนกลับ ดังนั้นเมื่อแรงดันที่เดรนมีค่ามากขึ้นและสูงขึ้นถึงค่า ๆ หนึ่งที่เรียกว่า "แรงดันพังทลาย" (Breakdown Voltage: V_B) ทำให้รอยต่อเกิดการพังทลายแบบอวาลันช์ (Avalanche Breakdown) กระแสเดรนที่อยู่ในย่านอิ่มตัวจะเพิ่มขึ้นอย่างรวดเร็ว และไม่สามารถควบคุมได้ ทำให้มอสเฟทเข้าสู่สภาวะการพังทลาย ดังรูปที่ 2.9 ก) และ ข) ซึ่งเป็นกรณีของมอสเฟทที่มีเกทเป็นโลหะและโพลีซิลิคอนตามลำดับ



(ก) กรณีของอลูมิเนียมเกท



(ข) โพลีซิลิคอน

รูปที่ 2.9 ย่านพังทลาย กระแสเดรนของมอสเฟทจะเพิ่มขึ้นอย่างรวดเร็วเมื่อ $V_D \geq V_B$

2.5.2 สมการกระแสในช่วงต่าง ๆ ของมอสเฟท

จากการทำงานของมอสเฟท ดังที่กล่าวมาในหัวข้อที่กล่าวมานั้น สามารถแบ่งช่วงของการนำกระแสของมอสเฟทได้ 3 ช่วง คือ ช่วงไม่นำกระแส (Cut-off Region) ช่วงนำกระแสไม่อิ่มตัว (Triode Region) และช่วงนำกระแสอิ่มตัว (Saturation Region) โดยแต่ละช่วงการทำงานจะขึ้นอยู่กับค่า $V_{GS} - V_T$ และค่าของ V_{DS}

2.5.2.1 ช่วงไม่นำกระแส (Cut-off Region)

ถ้าค่า $V_{GS} - V_T$ เป็นศูนย์หรือเป็นค่าลบ เป็นช่วงที่มอสเฟทไม่ทำงานไม่มีช่องทางเดินของกระแสจะทำตัวเหมือนวงจรเปิด จึงทำให้มอสเฟทไม่สามารถนำกระแสเดรน (I_D) ได้ มอสเฟทจะอยู่ในช่วงไม่นำกระแส (Cut-off Region) ตามสมการ

$$I_D = 0 \quad ; \qquad |V_{GS}| - |V_T| < 0 \tag{2.5}$$

2.5.2.2 ช่วงนำกระแสไม่อิ่มตัว (Triode Region หรือ Ohmic Region)

ถ้าค่า $|V_{GS}|-|V_T|>0$ และ $0<|V_{DS}|<|V_{GS}|-|V_T|$ แล้ว เป็นช่วงที่แรงดันไบอัสที่ขาเกทและขาซอสมีค่ามากกว่าแรงดันขีดเริ่ม $V_{GS}>V_T$ และแรงดันระหว่างขาเดรนกับขาซอส V_{DS} มีค่าน้อยกว่า $V_{GS}-V_T$ แล้วมอสเฟทจะอยู่ในช่วงของการนำกระแสไม่อิ่มตัว (Triode Region หรือ Ohmic Region) สามารถหากระแสเดรน (I_D) ได้ตามสมการ

$$I_D = K'\frac{W}{L}\left[(V_{GS}-V_T)V_{DS}-\frac{V^2{}_{DS}}{2}\right] \quad (2.6)$$

สำหรับในกรณีที่แรงดันระหว่างขาเดรนและขาซอส V_{DS} มีค่าน้อยมาก เทอมของ $V^2{}_{DS}/2$ ในสมการที่ (2.6) สามารถตัดทิ้งได้ กระแสเดรน I_D จะมีลักษณะเป็นเชิงเส้น โดยขึ้นอยู่กับแรงดันระหว่างขาเดรนและขาซอส V_{DS} กรณีนี้ มอสเฟทจะประพฤติตัวเสมือนตัวต้านทาน โดยมีค่าความต้านทาน R_{eq} ได้ตามสมการ

$$R_{eq} = \frac{V_{DS}}{I_D} = \frac{1}{K'\frac{W}{L}(V_{GS}-V_T)} \quad (2.7)$$

2.5.2.3 ช่วงนำกระแสอิ่มตัว (Saturation Region)

ถ้าค่า $|V_{GS}|-|V_T|>0$ และ $|V_{DS}|>|V_{GS}|-|V_T|$ แล้ว เป็นช่วงที่แรงดันที่ขาเกทและขาซอสมีค่ามากกว่าแรงดันขีดเริ่ม $V_{GS}>V_T$ และแรงดันระหว่างขาเดรนและขาซอส V_{DS} มีค่ามากกว่าหรือเท่ากับ $V_{GS}-V_T$ แล้ว มอสเฟทจะทำงานอยู่ในช่วงนำกระแสอิ่มตัว (Saturation Region) สามารถหาค่ากระแสเดรน (I_D) ได้ตามสมการ

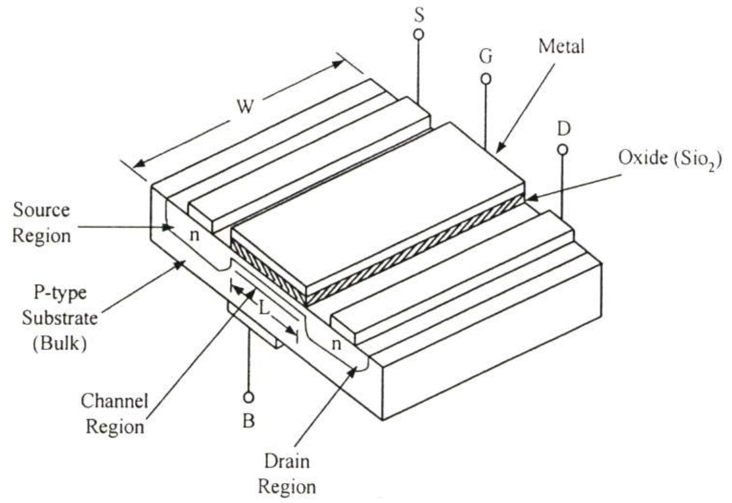
$$I_D = \frac{K'}{2}\frac{W}{L}(V_{GS}-V_T)^2(1+\lambda V_{DS}) \quad (2.8)$$

โดยที่ λ = แชนแนล เลนจ์ มอดูเลชั่น (Channel Length Modulation); (V^{-1})

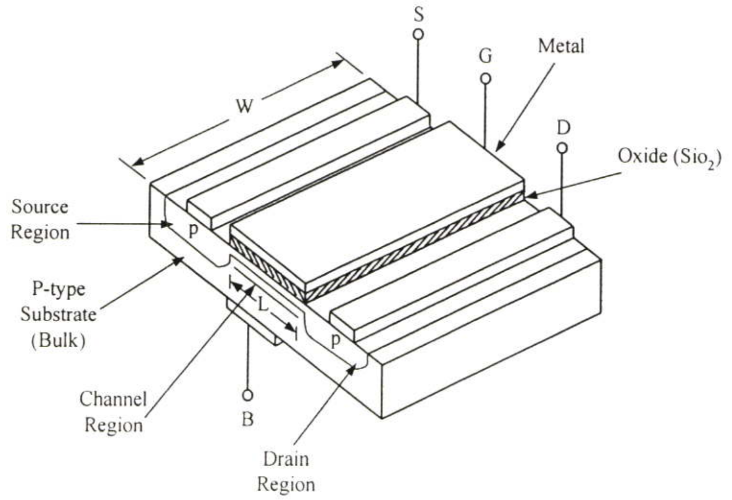
2.6 ชนิดของมอสเฟท

มอสเฟทแบ่งได้เป็น 2 ชนิด คือ ชนิดเอ็นฮานเมนท์มอสเฟท หรือเรียกอีกอย่างหนึ่งว่า (E–MOSFET) และชนิดดีพลีชั่นมอสเฟท หรือเรียกอีกอย่างหนึ่งว่า (D – MOSFET) ดังรูปที่ 2.10 และรูปที่ 2.11 แสดงโครงสร้างของมอสเฟทชนิดเอ็นและพี ทั้ง 2 แบบตามลำดับ

จากรูปที่ 2.10 จะเห็นว่าโครงสร้าง (D-MOSFET) จะคล้ายกับ (E–MOSFET) แต่จะแตกต่างกันตรงที่ช่องระหว่างซอสกับเดรนของ (D–MOSFET) จะมีการแพร่สารเอ็นอยู่ดังนั้นจึงมีกระแสไหลระหว่างเดรนกับซอส เมื่อแรงดันที่เดรนเป็นบวกเมื่อเทียบกับซอส และที่แรงดันระหว่างเกทกับซอสเป็นศูนย์ $V_{GS} = 0$ เมื่อ V_{GS} มีค่าเป็นลบกระแสเดรนจะลดลงถ้า V_{GS} มีค่าเป็นบวกกระแสเดรนจะเพิ่มขึ้น ส่วนการทำงานของ (E–MOSFET) จะไม่มีกระแสไหลระหว่างเดรนกับซอส เมื่อแรงดันที่เดรนเป็นบวกเมื่อเทียบกับซอส และแรงดันที่เกทกับซอสเป็นศูนย์เมื่อ V_{GS} มีค่าเป็นบวกจะทำให้กระแสเดรนไหล และเมื่อ V_{GS} มีค่าเป็นบวกมากขึ้นจะทำให้กระแสเดรนไหลเพิ่มขึ้น ดังรูปที่ 2.12 แสดงกราฟคุณสมบัติของ (E–MOSFET) และ (D- MOSFET)

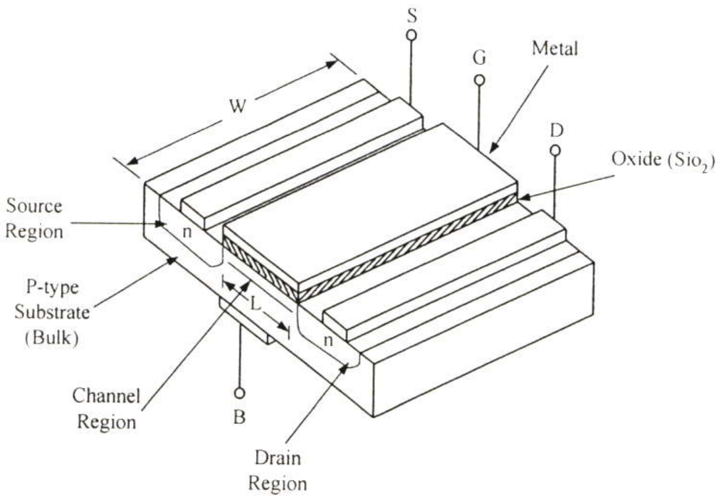


(ก) ชนิด N-Channel

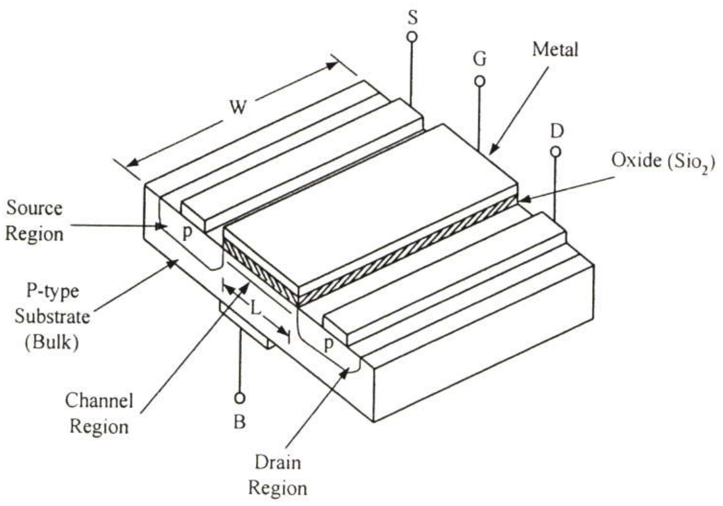


(ข) ชนิด P-Channel

รูปที่ 2.10 โครงสร้างของมอสเฟทแบบ D-MOSFET

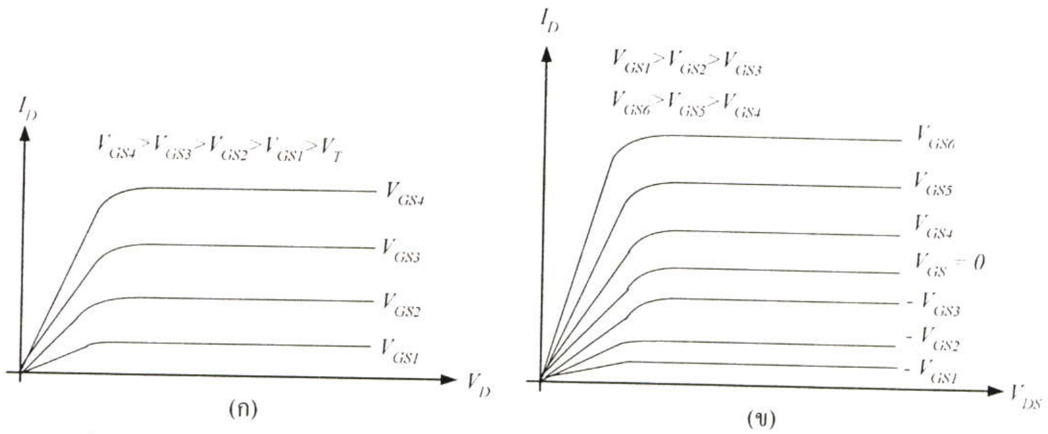


(ก) ชนิด N-Channel



(ข) ชนิด P-Channel

รูปที่ 2.11 โครงสร้างของมอสเฟทแบบ E-MOSFET

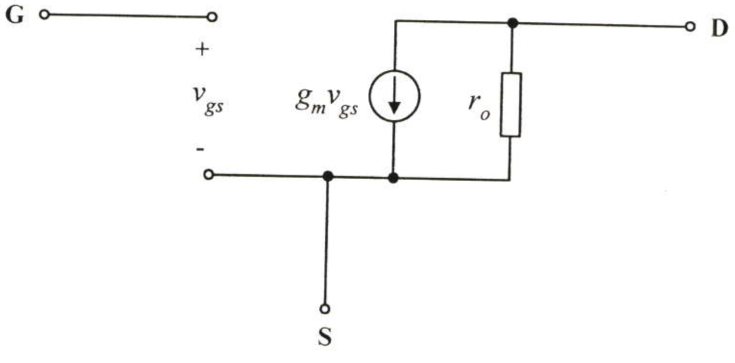


รูปที่ 2.12 กราฟความสัมพันธ์ระหว่าง I_D กับ V_{DS} (ก) E-MOSFET (ข) D-MOSFET

2.7 แบบจำลองของมอสเฟท

2.7.1 แบบจำลองของมอสเฟทสำหรับสัญญาณขนาดเล็กที่ความถี่ต่ำ

จากรูปที่ 2.13 แสดงแบบจำลองของมอสเฟทสำหรับสัญญาณขนาดเล็กที่มีความถี่ต่ำ (Low Frequency Small Signal Equivalent Circuit Models) จากรูปเป็นการแทนมอสเฟทด้วยวงจรไฟฟ้า เพื่อใช้ในการวิเคราะห์ผลของการตอบสนองต่อสัญญาณที่มีขนาดเล็ก (Small Signal Analysis)



รูปที่ 2.13 แบบจำลองของมอสเฟทสำหรับสัญญาณขนาดเล็กที่มีความถี่ต่ำ

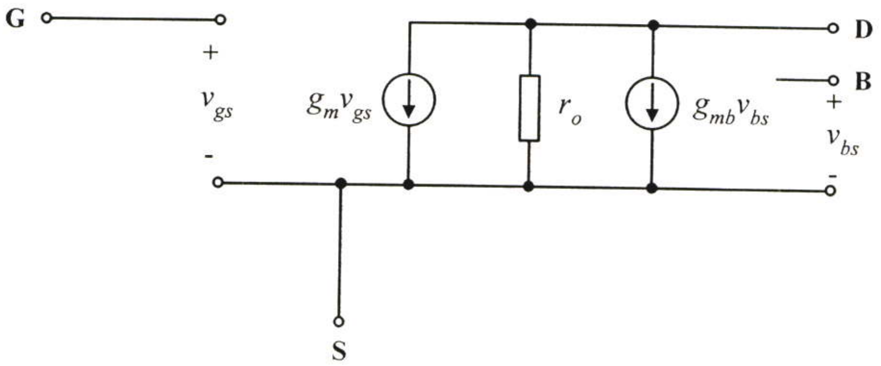
มอสเฟทเป็นอุปกรณ์ที่มีคุณสมบัติในการเปลี่ยนแรงดันที่เกท-ซอส (v_{gs}) ให้เป็นกระแสที่เดรน-ซอส $(g_m v_{gs})$ ความต้านทานที่ขาเกทมีค่าสูงมาก ซึ่งในทางอุดมคติ (Ideal) ถือว่ามีค่าเป็นอนันต์ (α) ความต้านทานที่ขาเดรน (r_o) มีค่าค่อนข้างสูง พารามิเตอร์ที่สำคัญอีกตัวหนึ่งที่ใช้ในการวิเคราะห์สัญญาณขนาดเล็ก คือ ค่าทรานส์คอนดัคแตนซ์ (g_m) สามารถหาได้ตามสมการ

$$g_m = \frac{\partial I_D}{\partial V_{GS}} = k'\frac{W}{L}(V_{GS} - V_t)(1 + \lambda V_{DS}) \qquad (2.9)$$

กรณีที่มอสเฟททำงานในช่วงนำกระแสอิ่มตัว ค่าของทรานส์คอนดัคแตนซ์ (g_m) จะมีค่าเท่ากับ

$$g_m = k'\frac{W}{L}(V_{GS} - V_t) = \sqrt{2k'\frac{W}{L}I_D} \qquad (2.10)$$

แบบจำลองสัญญาณขนาดเล็กที่ได้กล่าวมาแล้วในข้างต้น เป็นแบบจำลองที่ยังไม่ได้มีการพิจารณาถึงผลของฐานรอง (Body Effect) ซึ่งเกิดขึ้นเมื่อฐานรองนั้นไม่ได้ต่ออยู่กับขาซอสเมื่อรวมผลของฐานรองทำให้ได้แบบจำลองสัญญาณขนาดเล็ก ดังรูปที่ 2.14



รูปที่ 2.14 แบบจำลองมอสเฟทสำหรับสัญญาณขนาดเล็กที่ฐานรองไม่ได้ต่ออยู่กับขาซอส

จากรูปที่ 2.14 สัญญาณขนาดเล็กที่เกิดขึ้นระหว่างฐานรองกับขาซอส (v_{bs}) จะทำให้เกิดค่าของกระแสเดรนมีค่าเท่ากับ $(g_{mb}v_{bs})$ โดยที่ค่าของ (g_{mb}) คือค่าทรานส์คอนดัคแตนซ์ที่ฐานรอง (Body Tranconductance) ของมอสเฟท สามารถหาได้ตามสมการ

$$g_{mb} = \frac{\partial I_D}{\partial V_{BS}} = -k'\frac{W}{L}(V_{GS} - V_t)(1 + \lambda V_{DS})\frac{\partial V_t}{\partial V_{BS}} \qquad (2.11)$$

สำหรับกรณีของมอสเฟทที่ทำงานในช่วงนำกระแสอิ่มตัว สามารถหาได้ตามสมการ

$$g_{mb} = \eta g_m \qquad (2.12)$$

เมื่อ

$$\eta = \frac{\gamma}{2\sqrt{2|\phi_F| + V_{SB}}}$$

$$\gamma = \frac{\sqrt{2q\varepsilon_0\varepsilon_{Si}N_{sub}}}{C_{OX}}$$

$$\phi_F = \frac{kT}{q}\ln\left(\frac{N_{sub}}{n_i}\right)$$

2.7.2 แบบจำลองของมอสเฟทสำหรับสัญญาณขนาดเล็กที่ความถี่สูง

จากรูปที่ 2.15 แสดงแบบจำลองของมอสเฟทสำหรับสัญญาณขนาดเล็กที่มีความถี่สูง ซึ่งรวมผลของตัวเก็บประจุแฝง ได้แก่ $C_{gs}, C_{gd}, C_{gb}, C_{sb}$ และ C_{db} ตัวเก็บประจุ C_{sb} และ C_{db} เป็นค่าตัวเก็บประจุแฝงบริเวณรอยต่อ (Junction Capacitance)ระหว่างฐานรองกับซอสและฐานรองกับเดรนตามลำดับ สามารถหาได้ตามสมการ

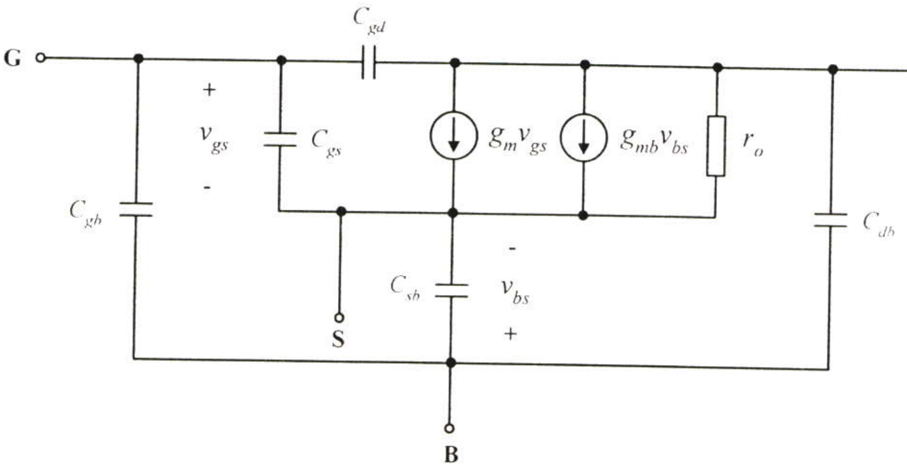
$$C_{sb} = \frac{A_s C_{sbo}}{\sqrt[n]{1 + \frac{V_{sb}}{\psi_o}}} \tag{2.13}$$

และ

$$C_{db} = \frac{A_d C_{dbo}}{\sqrt[n]{1 + \frac{V_{db}}{\psi_o}}} \tag{2.14}$$

โดยที่

$n = 2$	กรณีรอยต่อพี-เอ็น เป็นแบบขั้นบันได (Step Junction)
$n = 3$	กรณีรอยต่อพี-เอ็น เป็นแบบลาด (Graded Junction)
C_{sb} และ C_{db}	เป็นค่าความจุไฟฟ้ากรณี (v_{bs}) และ (v_{bd}) มีค่าเป็นศูนย์ ตามลำดับ
ψ_o	เป็นแรงดันที่รอยต่อพี-เอ็น ขณะที่แรงดันภายนอกเป็นศูนย์ (Built-in Potential)
A_s และ A_d	เป็นพื้นที่ของซอสและเดรน รวมถึงพื้นที่ด้านข้าง (Side-Wall)
V_{sb} และ V_{db}	เป็นแรงดันระหว่างขาซอสกับฐานรองและขาเดรนกับฐานรอง



รูปที่ 2.15 แบบจำลองวงจรสมมูลของมอสเฟทที่ความถี่สูง

ค่าตัวเก็บประจุไฟฟ้าระหว่างเกทและฐานรอง (C_{gb}) เป็นค่าตัวเก็บประจุไฟฟ้าแฝงของออกไซด์ (Parasitic Oxide Capacitance) ซึ่งเกิดขึ้นระหว่างชิ้นสารทางด้านเกท (โลหะหรือโพลีซิลิคอน) กับฐานรอง ขณะที่มอสเฟททำงานอยู่ในช่วงนำกระแสไม่อิ่มตัวและช่วงนำกระแสอิ่มตัว ค่าตัวเก็บประจุไฟฟ้า(C_{gb}) จะมีค่าประมาณศูนย์ ขณะที่มอสเฟทไม่ทำงานหรืออยู่ในช่วงคัทออฟ สามารถหาค่าตัวเก็บประจุไฟฟ้า(C_{gb}) สามารถหาได้ตามสมการ

$$C_{gb} = C_{OX}WL + 2C_{gbo}L \tag{2.15}$$

ค่าตัวเก็บประจุไฟฟ้า(C_{gd})ในขณะที่มอสเฟททำงานอยู่ในช่วงนำกระแสไม่อิ่มตัว จะมีค่าเท่ากันสามารถหาได้ตามสมการ

$$C_{gs} = C_{gd} = \frac{1}{2}C_{OX}WL \tag{2.16}$$

ในขณะที่มอสเฟททำงานอยู่ในช่วงนำกระแสอิ่มตัว ช่องทางเดินของกระแสจะหดแคบลง แรงดันที่ขาเดรนจะมีผลเพียงเล็กน้อยต่อช่องทางเดินกระแสและประจุที่ขาเกท ทำให้ค่าของตัวเก็บประจุ(C_{gd}) มีค่าเท่ากับค่าตัวเก็บประจุแฝงที่ออกไซด์ อันเกิดจากส่วนของเกทซ้อนทับกันกับส่วนของเดรน (Overlap Capacitor) โดยค่า(C_{gd}) มีค่าประมาณอยู่ในระดับ 1 ถึง 10 เฟมโตฟารัด

ค่าของตัวเก็บประจุระหว่างขาเกทและขาซอส (C_{gs}) ในช่วงนำกระแสอิ่มตัว สามารถหาได้ตามสมการ

$$C_{gs} = \frac{\partial Q_T}{\partial V_{gs}} = \frac{2}{3}C_{OX}WL \tag{2.17}$$

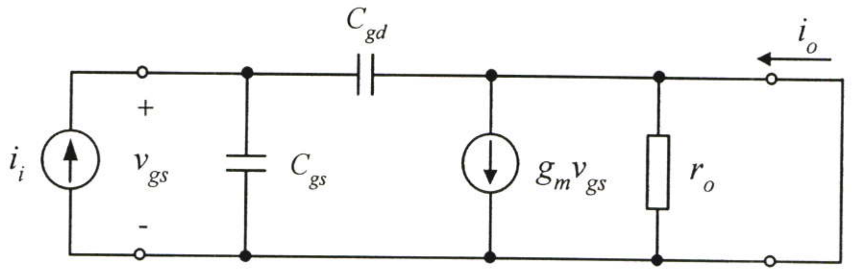
ในทางปฏิบัติค่าตัวเก็บประจุ (C_{gs}) ยังต้องรวมถึงผลของตัวเก็บประจุไฟฟ้า ที่เกิดจากค่าตัวเก็บประจุออกไซด์แฝง เนื่องจากพื้นที่ของส่วนเกทที่ซ้อนทับกันกับส่วนของเดรนเช่นเดียวกับ (C_{gd}) ดังที่ได้กล่าวมาแล้ว

คุณสมบัติที่สำคัญอีกประการหนึ่ง สำหรับในการทำงานที่ย่านความถี่สูงของมอสเฟททที่ทำงานเป็นวงจรขยาย คือ ความถี่ที่มีอัตราการขยายเป็นหนึ่ง (Unity Gain Frequency: f_T) โดยนิยามว่าเป็นความถี่ที่อัตราขยายของมอสเฟททที่ต่ออยู่ในรูปแบบของวงจรคอมมอนซอส (Common Source Configuration) ขณะปิดวงจร (Short Circuit) มีค่าเป็นหนึ่งดังรูปที่ 2.16 แสดงแบบจำลองไฮบริด-ไพ (Hybrid-π) ของมอสเฟทในลักษณะวงจรคอมมอนซอส พร้อมทั้งกระแสอินพุท (i_i) และกระแสเอาท์พุท (i_o) ในการหาอัตราการขยายกระแสขณะที่ปิดวงจรอยู่ จะต้องมีการป้อนแหล่งกำเนิดกระแสอินพุท (i_i) ที่ขาเข้า ซึ่งจะได้กระแสที่ขาออก (i_o) สามารถหาได้ตามสมการ

$$i_o = g_m v_{gs} - sC_{gd} v_{gs} \tag{2.18}$$

จากที่กล่าวมาแล้วในข้างต้น (C_{gd}) มีค่าน้อยมาก ทำให้พจน์สุดท้ายในสมการที่ (2.18) มีค่าเข้าใกล้ศูนย์ จะได้สมการของกระแสที่ขาออกใหม่ มีค่าเท่ากับ

$$i_o \cong g_m v_{gs} \tag{2.19}$$



รูปที่ 2.16 การหาอัตราการขยายกระแสขณะที่ปิดวงจร

จากรูปที่ 2.16 แสดง (v_{gs}) ในพจน์ของกระแสขาเข้า (i_i) สามารถหาได้ตามสมการ

$$v_{gs} = \frac{i_i}{s(C_{gs} + C_{gd})} \tag{2.20}$$

จากสมการที่ (2.19) และ (2.20) สามารถหาอัตราขยายกระแสขณะปิดวงจร ได้เป็น

$$\frac{i_o}{i_i} = \frac{g_m}{s\left(C_{gs} + C_{gd}\right)} \quad (2.21)$$

จากสมการที่ (2.21) สามารถหาความถี่ที่ทำให้อัตราขยายกระแสมีค่าเป็นหนึ่ง ได้เป็น

$$\omega_T = \frac{g_m}{\left(C_{gs} + C_{gd}\right)} \quad (2.22)$$

จากสมการที่ (2.22) สามารถหาค่าความถี่ f_T ได้เป็น

$$f_T = \frac{1}{2\pi}\omega_T = \frac{g_m}{2\pi\left(C_{gs} + C_{gd}\right)} \quad (2.23)$$

เมื่อ $f_T = \omega_T / 2\pi$

นอกจากนี้ยังได้มีการใช้โปรแกรมสำเร็จรูปทำการวิเคราะห์ และเลียนแบบการทำงานของวงจรต่าง ๆ กันอย่างกว้างขวางโปรแกรม Spice (Simulation Program with Integrated Circuit Emphasis) เป็นโปรแกรมหนึ่งซึ่งถูกใช้มากและเป็นที่ยอมรับ ถูกคิดค้นพัฒนาจากมหาวิทยาลัย Berkley แห่งรัฐแคลิฟอร์เนีย ประเทศสหรัฐอเมริกา ในโปรแกรม Spice ได้แบ่งรูปแบบจำลอง (Mode) การทำงานของมอสเฟทออกเป็น 3 รูปแบบ คือ แบบจำลองระดับหนึ่ง (Level 1 Model) แบบจำลองระดับสอง (Level 2 Model) และแบบจำลองระดับสาม (Level 3 Model)

2.7.3 แบบจำลองระดับหนึ่ง (Level 1 Model)

เป็นแบบจำลองแบบพื้นฐาน ที่ใช้อ้างอิงเป็นสมการต่าง ๆ แบบพื้นฐาน เหมาะสำหรับการคำนวณพื้นฐานทั่วไปที่ไม่ต้องการวิเคราะห์ค่าความผิดพลาด (Error) ต่าง ๆ ซึ่งถ้าต้องการการคำนวณวงจรแบบง่าย ๆ หรือแบบไม่ต้องพิจารณาความผิดพลาดแบบจำลองนี้ก็เพียงพอที่จะใช้งานได้ ซึ่งสามารถใช้สำหรับการทำงานของมอสเฟทแบบพื้นฐาน ที่มีความยาวของแชนแนลมากกว่า 10 ไมครอน โดยใช้โมเดลของ H. Shichman and D. Hodges ซึ่งครอบคลุมการทำงานไปถึงโมเดลของ C.T. Sah ด้วย

2.7.4 แบบจำลองระดับสอง (Level 2 Model)

เป็นแบบจำลองที่ต่างจาก (Level 1) อยู่ 2 ส่วน คือ วิธีการคำนวณค่าผลกระทบทางความยาวแชนแนล (Effective Channel Length: λ) และในส่วนของการเปลี่ยนแปลง (Transition) ย่านการทำงานระหว่างช่วงอิ่มตัวและช่วงไม่อิ่มตัว ใช้เวลาการคำนวณการเปลี่ยนแปลง (Transition) การทำงานช่วงอิ่มตัวและช่วงไม่อิ่มตัวมาก หมายถึง วิธีคำนวณการเปลี่ยนแปลงระหว่างรอยต่อของช่วงการนำกระแสอิ่มตัว (Saturation Region) และช่วงการนำกระแสไม่อิ่มตัว (Non-Saturation Region) ในแบบจำลองระดับสองนี้ยังให้ประโยชน์ทางด้านประสิทธิภาพที่ดีกว่าและสนับสนุนการใช้อุปกรณ์ที่มีแชนแนลแคบ (Short Channel) ได้ซึ่งสามารถใช้สำหรับการทำงานของมอสเฟททที่มีความยาวของแชนแนลน้อยกว่า 10 ไมครอนซึ่งเรียกว่า (Short Channel effect)

2.7.5 แบบจำลองระดับสาม (Level 3 Model)

เป็นแบบจำลองที่ผสมผสานตัวแปรจากการสังเกตเข้าไปด้วย (Semi-Empirical Model) โดยตัวแปรต่าง ๆ ที่เพิ่มเข้ามา (จะมีความสัมพันธ์ไม่ชัดเจนว่าส่งผลมาจากคุณสมบัติทางกายภาพของมอสทรานซิสเตอร์) ทำให้ประสิทธิภาพดีขึ้น ในแบบจำลองระดับสามนี้ยังสามารถลดเวลาในการคำนวณการเปลี่ยนแปลง (Transition) ย่านการทำงานระหว่างช่วงการนำกระแสอิ่มตัวและช่วงการนำกระแสไม่อิ่มตัวอีกด้วย

การเลือกชนิดชองแบบจำลองสำหรับใช้ในการจำลองการทำงานของวงจรนั้นโดยทั่วไปจะต้องคำนึงถึงคุณสมบัติทางไฟฟ้าที่จะนำไปประยุกต์ใช้งาน ตัวอย่างเช่น แบบจำลองในระดับหนึ่ง เหมาะสมในการใช้วิเคราะห์พื้นฐานโดยผู้ออกแบบ ให้ผลได้ไม่ถูกต้องนัก โดยเฉพาะอย่างยิ่งกับมอสเฟททที่มีขนาดเล็กเพราะโมเดลระดับนี้ ไม่รวมผลของปรากฏการณ์ที่เกิดขึ้นกับมอสเฟทขนาดเล็ก และผลของการนำกระแสในย่านที่ต่ำกว่าแรงดันขีดเริ่ม

2.8 บทสรุป

ในบทนี้ได้กล่าวถึง กระบวนการประดิษฐ์อย่างพอสังเขป และการทำงานในย่านต่าง ๆ ทำให้ทราบได้ว่าการทำงานย่านต่าง ๆ เกิดขึ้นได้อย่างไรและมีสมการที่เกี่ยวข้อง เพื่อช่วยการคำนวณวงจรต่าง ๆ ที่ประกอบขึ้นจากมอสเฟท ซึ่งมอสเฟทเป็นอุปกรณ์อิเล็กทรอนิกส์ชนิดหนึ่งสามารถควบคุมปริมาณของกระแสเดรนได้ด้วยสนามไฟฟ้าที่เกิดขึ้นจากแรงดันที่ขาเกท สามารถแบ่งตามชนิดของมอสเฟทได้เป็น 2 ชนิด คือ เอ็นฮานเมนท์มอสเฟท และดีพลีชั่นมอสเฟท โดยแต่ละชนิดแบ่งออกเป็น PMOS,NMOS ซึ่งการไบอัสจะมีลักษณะตรงกันข้าม เมื่อพิจารณาสมการ

กระแสเดรนของมอสเฟทแบ่งเป็น 3 ย่านการทำงานขึ้นอยู่กับค่าของ $V_{GS} - V_T$ ที่ป้อนเป็นอินพุทให้กับมอสเฟทโดยจะต้องมีค่ามากกว่าแรงดันเทรชโฮลด์ (V_T) จึงจะสามารถควบคุมกระแสเอาต์พุตได้ แรงดันเทรชโฮลด์ (V_T) นั้น สามารถเปลี่ยนแปลงได้ด้วยแรงดันระหว่างขาซอสกับฐานรอง (Substrate) และในส่วนสุดท้ายของบทนี้ได้กล่าวถึงรูปแบบจำลอง (Model) ของการใช้โปรแกรมเลียนแบบการทำงาน PSpice ใน Model ต่าง ๆ ที่มีใช้กันอยู่ในปัจจุบัน เพื่อการวิเคราะห์วงจรตามที่ออกแบบมานั้นว่ามีการทำงานเป็นอย่างไรและมีประสิทธิภาพมากเท่าไร

บทที่ 3
วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน

ในหัวข้อนี้จะกล่าวถึงวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่เกี่ยวข้องในการวิจัย เนื้อหาในบทนี้จะกล่าวถึง บทนำ หลักการของวงจรที่นำเสนอ วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอและวงจรย่อย ประกอบด้วย หลักการเบื้องต้นในการออกแบบวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน วงจรความต้านทานแบบลอยตัว วงจรทรานซิสเตอร์ที่เป็นความต้านทาน วงจรกลับค่าแรงดัน วงจรลดทอนแรงดัน และวงจรผลต่างแรงดัน วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันแบบสมบูรณ์ การวิเคราะห์หาค่าแรงดันอินพุทปฏิบัติงาน การวิเคราะห์หาค่าการตอบสนองทางความถี่ ผลการจำลองการทำงาน ผลการวิเคราะห์ประสิทธิภาพต่ออุณหภูมิ และบทสรุป

3.1 บทนำ

วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเป็นวงจรหนึ่ง ที่มีการประยุกต์ใช้อย่างกว้างขวางในระบบโทรคมนาคมและเครื่องมือวัด อาทิเช่น วงจรขยายสัญญาณ วงจรลดทอนสัญญาณ วงจรกรองความถี่และวงจรกำเนิดสัญญาณ เป็นต้น วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันมีการนำเสนอมาโดยตลอด ซึ่งแต่ละวงจรมีข้อดีและข้อเสียที่แตกต่างกันออกไปขึ้นอยู่กับวิธีการในการออกแบบ ประวัติในการวิจัยแขนงนี้มีมายาวนาน[2]-[10] เริ่มตั้งแต่การใช้ทรานซิสเตอร์แบบไบโพลาร์และเฟท จนมาถึงการใช้เทคโนโลยีซีมอส และเป็นที่นิยมแพร่หลายเป็นอย่างมาก มีผู้วิจัยหลายคนได้ออกแบบวงจรด้วยมอสเฟท และทำการสังเคราะห์เป็นความต้านทานขึ้นมาซึ่งเหมาะกับงานในแต่ละชนิด วิทยานิพนธ์ฉบับนี้ได้เป็นการนำเสนอ วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม ที่ประกอบขึ้นจากมอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนท์ ทำงานในช่วงนำกระแสอิ่มตัวและช่วงนำกระแสไม่อิ่มตัว การออกแบบในวิทยานิพนธ์ฉบับนี้เน้นในเรื่องของวงจรไม่ซับซ้อน อุปกรณ์น้อย เหมาะที่จะสร้างเป็นวงจรรวม

3.2 หลักการของวงจรที่นำเสนอ

วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันในวิทยานิพนธ์ฉบับนี้ ได้นำเสนอหลักการใหม่ในการหักล้างความไม่เป็นเชิงเส้น รวมถึงเทอมของแรงดันขีดเริ่ม ซึ่งเป็นตัวทำให้

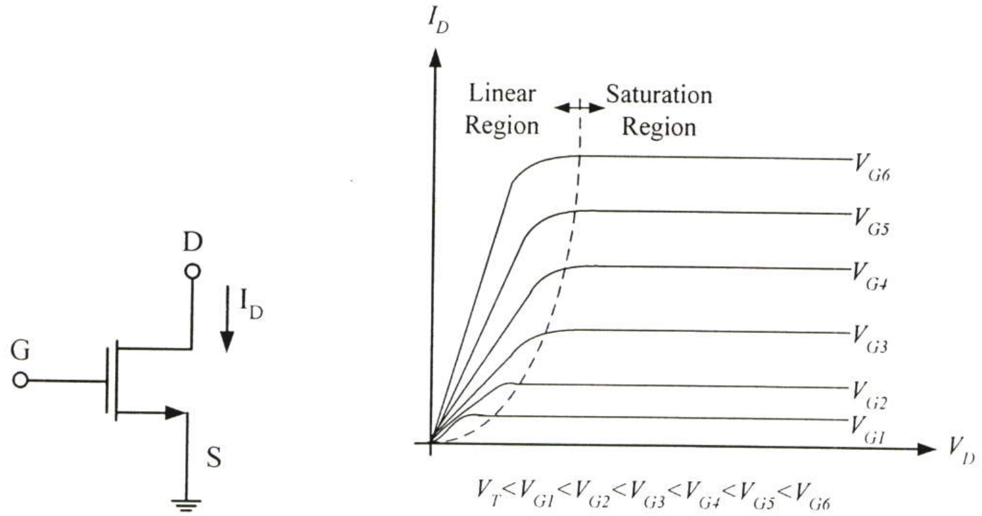
ให้เกิดผลกระทบทางอุณหภูมิออกไป เป็นผลทำให้วงจรที่นำเสนอ มีคุณสมบัติเป็นความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน มีความเป็นเชิงเส้นสูง และลดผลกระทบทางอุณหภูมิ โดยที่วงจรทั้งหมดในวิทยานิพนธ์นี้ ถูกออกแบบด้วยเทคโนโลยีซีมอส

3.3 วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอและวงจรย่อย

ในการประมวลสัญญาณอนาลอกได้มีการทำวิจัยมาอย่างยาวนาน และมีการพัฒนากันอย่างต่อเนื่องวงจรหนึ่งก็เห็นจะเป็นวงจรความต้านทานปรับค่าได้ทางอิเล็กทรอนิกส์ โดยหลักการที่ใช้ในอดีตจะใช้ทรานซิสเตอร์ต่อร่วมกับออปแอมป์ จนกลายเป็นการใช้ JFET และในปัจจุบันนิยมใช้มอสทรานซิสเตอร์เป็นหลัก โดยวงจรความต้านทานที่ออกแบบมานั้น สามารถแบ่งเป็น 2 พวกใหญ่ ๆ คือ วงจรความต้านทานชนิดต่อกราวด์ และวงจรความต้านทานชนิดลอยตัว โดยที่หัวใจสำคัญของวงจรความต้านทาน คือ มีความเป็นเชิงเส้น และปรับค่าได้กว้าง

3.3.1 หลักการเบื้องต้นในการออกแบบวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน

จากมอสเฟทในรูปที่ 3.1 การทำงานของมอสเฟทจะอยู่ในย่าน (Ohmic Region) หรือ (Linear Region) ดังสมการที่ (3.1) นั้น สามารถที่จะประยุกต์นำมาสร้างเป็นวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน



รูปที่ 3.1 มอสเฟทและกราฟแสดงความสัมพันธ์ของกระแสเดรนและแรงดันที่ขาเดรนและซอส

$$I_D = \mu_O C_{OX} \frac{W}{L}\left(V_{GS} - V_T - \frac{V_{DS}}{2}\right)V_{DS} \tag{3.1}$$

ในการออกแบบวงจรความต้านทานปรับค่าได้ด้วยแรงดัน ที่มีใช้กันอยู่ในวงจรรวมนั้น โดยส่วนมากจะมีการจัดแบ่งเป็น 2 พวกดังที่กล่าวมาแล้วนั้น นอกจากนี้ยังมีงานวิจัยบางงานที่การทำงานในย่านอิ่มตัว (Saturation Region) ของมอสเฟทมาทำเป็นวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน ซึ่งก็มีประสิทธิภาพดีอีกชนิดหนึ่ง แต่โดยส่วนมากในงานวิจัยที่ออกมามักจะใช้ในย่าน (Ohmic Region หรือ Linear Region) มาทำเป็นวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน

3.3.2 วงจรความต้านทานชนิดลอยตัว

ในปี 1982 มีงานวิจัยออกมาชิ้นหนึ่ง ซึ่งเรียกว่า วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันโดยใช้ทรานซิสเตอร์ทำงานในช่วงนำกระแสไม่อิ่มตัว ออกแบบขึ้นโดย M.Banu and Y. Tsividis [3] ต่อมาในปี 1989 ได้มีงานวิจัยออกมาอีกหนึ่งชิ้น ซึ่งเรียกว่า วงจรความต้านทานชนิดลอยตัวโดยใช้เทคโนโลยีของซีมอส ออกแบบขึ้นโดย S.P. Singh and J.V. Hanson [6] และต่อมาในปี 2004 ได้มีงานวิจัยอีกชิ้นหนึ่ง ซึ่งเรียกว่า วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันออกแบบขึ้นโดย Muneo Kushima, Motoi Inaba, Koichi Tanno and Okihiko Ishizuka [4] จากหลักการของงานวิจัยทั้งสามพบว่า การออกแบบวงจรความต้านทานชนิดลอยตัวส่วนใหญ่มักจะออกแบบ โดยเน้นเฉพาะการหักล้างเทอมที่ไม่เป็นเชิงเส้นออกไปเท่านั้น ซึ่งวงจรที่ทำหน้าที่ดังกล่าวก็จะเปลี่ยนแปลงไปตามหลักการที่ได้นำเสนอ แต่ไม่ได้นำเสนอในส่วนของการหักล้างแรงดันขีดเริ่ม (V_T) ซึ่งแรงดันขีดเริ่มนี้เมื่อพิจารณาในรูปของอุณหภูมิแล้ว พบว่าความต้านทานที่ได้นั้นจะไม่คงที่เมื่ออุณหภูมิเปลี่ยนไป โดยสามารถอธิบายได้ดังสมการที่ (3.2)

$$V_T = V_{TO} + \gamma\left(\sqrt{2|\phi_F| + V_{SB}} - \sqrt{2|\phi_F|}\right) \tag{3.2}$$

เมื่อ $V_{TO} = V_T(V_{SB} = 0) = V_{FB} + 2|\phi_F| + \frac{\sqrt{2q\varepsilon_{Si}N_{SUB}2|\phi_F|}}{C_{OX}}$

$\phi_F =$ ศักย์ไฟฟ้าบริเวณพื้นที่ผิวเข้มข้น (Strong inversion surface potential)

มีหน่วยเป็น (V) $= \frac{kT}{q}\ln\left(\frac{N_{SUB}}{n_i}\right)$

V_T = แรงดันขีดเริ่ม (Threshold Voltage)

V_{FB} = แรงดันแถบเรียบ (Flat band voltage)

γ = ตัวแปรความจุขีดเริ่ม (Bulk threshold parameter)

ε_{Si} = อัตราความจุกระแสไฟฟ้าชนิดซิลิกอน (Permittivity of silicon)

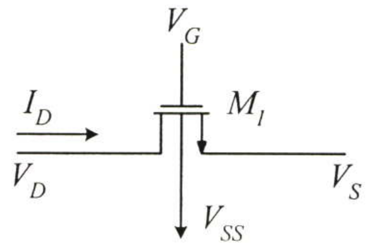
k = ค่าคงที่ของโบรท์แมน (Boltzmann's constant)

T = อุณหภูมิ (Temperature; K)

วิทยานิพนธ์ฉบับนี้จะเสนอวิธีการโดยใช้หลักการใหม่ ซึ่งใช้เทคนิคของการหักล้างความไม่เป็นเชิงเส้นของทรานซิสเตอร์ในช่วงนำกระแสไม่อิ่มตัว รวมถึงในเทอมของแรงดันขีดเริ่ม (V_T) ที่เกี่ยวข้องกับอุณหภูมิ ทำให้วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่ได้ มีคุณสมบัติความเป็นเชิงเส้นดีและมีการชดเชยของอุณหภูมิ เมื่อทำการออกแบบให้ทรานซิสเตอร์ทำงานเป็นวงจรย่อยทั้งในช่วงนำกระแสอิ่มตัวและช่วงนำกระแสไม่อิ่มตัว โดยวงจรย่อยดังกล่าวประกอบด้วย วงจรกลับค่าแรงดัน (Voltage Inverting Circuits) วงจรลดทอนแรงดัน (Voltage Attenuator Circuits) และวงจรผลต่างแรงดัน (Voltage Subtraction Circuits) โดยวงจรย่อยจะทำหน้าที่เป็นไบอัสสำหรับทรานซิสเตอร์ที่เป็นความต้านทานโดยทำงานช่วงนำกระแสไม่อิ่มตัว

3.3.3 วงจรทรานซิสเตอร์ที่เป็นความต้านทาน

หลักการของมอสทรานซิสเตอร์ที่ทำงานในช่วงนำกระแสไม่อิ่มตัว (Ohmic Region)หรือ (Linear Region) นั้น ดังแสดงไว้ในรูปที่ 3.2 และสามารถอธิบายได้ดังสมการที่ (3.3) และ (3.4) ตามลำดับ เมื่อพิจารณาแล้วทรานซิสเตอร์จะสามารถทำเป็น วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มได้



รูปที่ 3.2 วงจรทรานซิสเตอร์ที่เป็นความต้านทานที่ทำงานในช่วงนำกระแสไม่อิ่มตัว

$$I_D = k_N\left(V_G - V_S - V_T - \frac{V_D}{2} + \frac{V_S}{2}\right)V_{DS}\left(1 + \lambda V_{DS}\right) \tag{3.3}$$

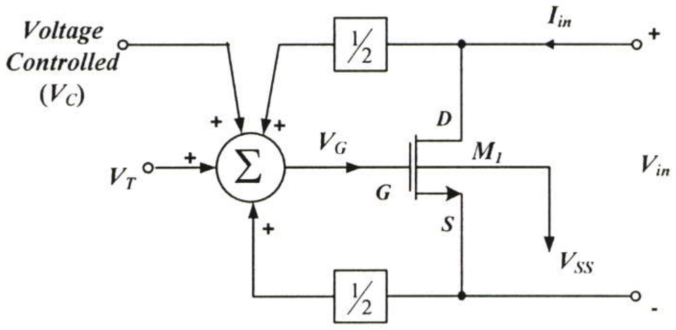
หรือ

$$I_D = k_N\left(V_G - V_T - \frac{V_D}{2} - \frac{V_S}{2}\right)V_{DS}(1+\lambda V_{DS}) \tag{3.4}$$

เมื่อ

$$k_N = \mu_N C_{OX}\left(\frac{W}{L}\right)$$

มอสทรานซิสเตอร์ M_1 ถูกออกแบบให้ทำงานในช่วงนำกระแสไม่อิ่มตัวตามเงื่อนไขที่ว่า $(V_{GS} - V_{TN}) > V_{DS}$ พิจารณาสมการที่ (3.3) และ (3.4) จะเห็นได้ว่าค่าของ (I_D) จะมีค่าในเทอมของ (V_T) ปะปนอยู่ หรือเรียกเทอมของสมการนี้ว่าเทอมของอุณหภูมิ ทำให้ค่าของความต้านทานที่ได้ยังไม่มีการชดเชยในส่วนของอุณหภูมิ มีผลทำให้ค่าความต้านทานที่ได้ไม่คงที่ เมื่ออุณหภูมิเปลี่ยนไป ส่วนอีกเทอม คือ ค่าในเทอมของ $(V_D/2+V_S/2)$ ปะปนอยู่ หรือเรียกเทอมของสมการนี้ว่าเทอมไม่เป็นเชิงเส้น ทำให้ค่าความต้านทานที่ได้จะไม่เป็นฟังก์ชั่นของความต้านทานที่สมบูรณ์ จึงต้องทำการหักล้างค่า (V_T) และ $(V_D/2+V_S/2)$ ที่ปะปนมาให้หายไปโดยทำการสร้างแรงดันไบอัสเข้าที่ขาเกทของทรานซิสเตอร์ M_1 ตามสมการที่ (3.5)โดยกำหนดความยาวของแชนแนล $L > 8\mu m$ จะทำให้ $\lambda << 1$ [13] ซึ่งในวิทยานิพนธ์ฉบับนี้ได้ใช้หลักการนี้ทำการหักล้างเทอมที่ไม่เป็นเชิงเส้นออกไป รวมถึงมีการชดเชยผลกระทบของอุณหภูมิที่เกิดขึ้นในเทอมของแรงดันขีดเริ่ม (V_T) ดังรูปที่ 3.3



รูปที่ 3.3 หลักการหักล้างเทอมไม่เป็นเชิงเส้นและแรงดันขีดเริ่มออกไปโดยใช้มอสเฟท

จากรูปที่ 3.3 ทรานซิสเตอร์ M_1 จะถูกไบอัสด้วยแรงดันที่กำหนดขึ้น คือ แรงดันควบคุม (V_C) แรงดันขีดเริ่ม (V_T) และแรงดันจากวงจรย่อยต่าง ๆ เป็นผลทำให้ทรานซิสเตอร์ M_1 ทำงานเป็นความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน ซึ่งแรงดันไบอัสที่ป้อนให้กับขาเกทของทรานซิสเตอร์ M_1 จะได้ค่าตามสมการที่ (3.5)

$$V_G = V_C + \frac{V_D + V_S}{2} + V_T \quad (3.5)$$

เมื่อนำสมการที่ (3.5) แทนค่าในสมการที่ (3.3) หรือ (3.4) จะได้ตามสมการ

$$I_D = k_N V_C V_{DS} \quad (3.6)$$

เมื่อเขียนอยู่ในรูปของความต้านทานปรับค่าได้ด้วยแรงดัน จะได้ตามสมการ

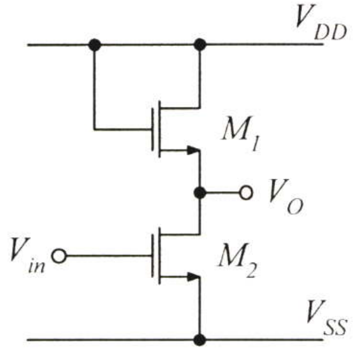
$$R_{eq} = \frac{V_{in}}{I_{in}} = \frac{V_{DS}}{I_D} = \frac{1}{k_N V_C} = \frac{1}{\mu_n C_{OX}\left(\frac{W}{L}\right)V_C} \quad (3.7)$$

จากสมการที่ (3.7) แสดงให้เห็นอย่างชัดเจนถึง ความเป็นเชิงเส้นของความต้านทาน ซึ่งเกิดจากการกำจัดในเทอมที่ไม่เป็นเชิงเส้นและในเทอมของแรงดันขีดเริ่ม (V_T) ของสมการที่ (3.3) และ (3.4) ออกไป ซึ่งหมายถึง ความต้านทานที่ได้นั้นสามารถที่จะปรับค่าความต้านทานได้ด้วยแรงดัน (V_C) และมีความเป็นเชิงเส้น อีกทั้งยังสามารถลดผลกระทบจากอุณหภูมิได้อีกด้วย

จากสมการที่ (3.7) ดังกล่าวสามารถนำไปออกแบบ วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มได้ โดยวงจรที่ออกแบบนี้จะประกอบด้วยวงจรย่อยต่าง ๆ 3 ส่วน คือ วงจรกลับค่าแรงดัน (Voltage Inverting Circuits) วงจรลดทอนแรงดัน (Voltage Attenuator Circuits) และวงจรผลต่างแรงดัน (Voltage Subtraction Circuits)

3.3.4 วงจรกลับค่าแรงดัน (Voltage Inverting Circuits)

วงจรกลับค่าแรงดันหรือวงจรอินเวอร์เตอร์ ประกอบด้วยมอสทรานซิสเตอร์ชนิด NMOS 2 ตัว และถูกออกแบบให้ทำงานในช่วงนำกระแสอิ่มตัว (Saturation Region) แสดงดังรูปที่ 3.4 และเป็นวงจรกลับค่าแรงดันหรือวงจรอินเวอร์เตอร์ ที่ใช้งานจริงในวิทยานิพนธ์ฉบับนี้



รูปที่ 3.4 วงจรกลับค่าแรงดัน (Voltage Inverting Circuits)

จากรูปที่ 3.4 เป็นการนำมอสทรานซิสเตอร์ M_1 และ M_2 มาต่ออนุกรมกัน โดยทำการป้อนแรงดันอินพุท V_{in} เข้าที่ขาเกทของทรานซิสเตอร์ M_2 ส่วนที่ขาเกทของทรานซิสเตอร์ M_1 จะถูกต่อร่วมกันกับแหล่งจ่าย โดยที่เอาท์พุทของวงจรถูกต่ออยู่ระหว่างขาซอสของทรานซิสเตอร์ M_1 และขาเดรนของทรานซิสเตอร์ M_2 ซึ่งวงจรสามารถแสดงการทำงานได้ด้วยสมการของมอสทรานซิสเตอร์ที่ทำงานในช่วงนำกระแสอิ่มตัว (Saturation Region) ได้เป็น

$$I_D = K(V_{GS} - V_T)^2 \tag{3.8}$$

สมการที่ (3.8) แสดงสมการในการทำงานของมอสทรานซิสเตอร์ในช่วงนำกระแสอิ่มตัว (Saturation Region) โดยที่สมการของทรานซิสเตอร์ M_1 และทรานซิสเตอร์ M_2 คือ

$$I_{D1} = K_1(V_{DD} - V_{O1} - V_T)^2 \tag{3.9}$$

และ

$$I_{D2} = K_2(V_{in} - V_{SS} - V_T)^2 \tag{3.10}$$

เนื่องจาก $I_{D1} = I_{D2}$ ดังนั้น เมื่อกำหนดให้ $K_1 = K_2 = K$ และ $V_{SS} = -V_{DD}$ และสามารถหาความสัมพันธ์ของสมการทางด้านเอาท์พุทได้เป็น

$$K(V_{DD} - V_O - V_T)^2 = K(V_{in} + V_{DD} - V_T)^2 \tag{3.11}$$

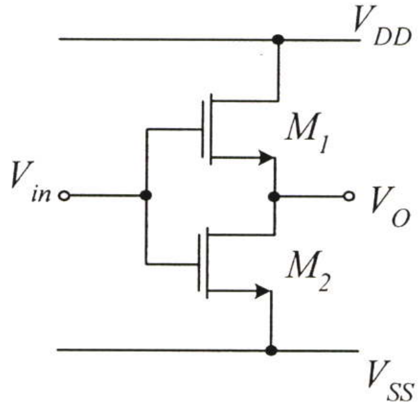
ดังนั้นสมการของแรงดันเอาท์พุทมีค่าเป็น

$$V_O = -V_{in} \tag{3.12}$$

จากสมการที่ (3.12) ผลลัพธ์ทางด้านเอาท์พุท V_O จะเป็นส่วนกลับของทางด้านอินพุท V_{in} ซึ่งเป็นคุณสมบัติของวงจรกลับค่าแรงดันหรือวงจรอินเวอร์เตอร์

3.3.5 วงจรลดทอนแรงดัน (Voltage Attenuator Circuits)

วงจรลดทอนแรงดันหรือวงจรลดทอนสัญญาณแบบแอคทีฟ ซึ่งเคยถูกนำเสนอในปี 1987 [16] ดังรูปที่ 3.5



รูปที่ 3.5 วงจรลดทอนแรงดันชนิด NMOS (Voltage Attenuator Circuits-NMOS)

จากรูปที่ 3.5 เป็นวงจรลดทอนแรงดันชนิด NMOS ที่ใช้งานจริงในวิทยานิพนธ์ฉบับนี้ หลักการทำงาน คือ เมื่อป้อนแรงดันดันอินพุทให้กับมอสทรานซิสเตอร์ M_1 และ M_2 มีค่าเท่ากัน มอสทรานซิสเตอร์ M_1 และ M_2 จะทำงานด้วยเงื่อนไข $(V_{in} - V_T) < V_{DD}$ และ $(V_{in} - V_T) > V_O$ ตามลำดับ จะพบว่า มอสทรานซิสเตอร์ M_1 จะทำงานในช่วงนำกระแสอิ่มตัว (Saturation Region) ส่วนมอสทรานซิสเตอร์ M_2 จะทำงานในช่วงนำกระแสไม่อิ่มตัว (Ohmic Region) สามารถเขียนเป็นสมการกระแสเดรนของมอสทรานซิสเตอร์ในแต่ละตัวได้เป็น

$$I_{D1} = \frac{\mu_O C_{OX}}{2}\left(\frac{W}{L}\right)_1 (V_{in} - V_O - V_T)^2 \tag{3.13}$$

$$I_{D2} = \frac{\mu_O C_{OX}}{2}\left(\frac{W}{L}\right)_2 \left[V_{in} - V_{SS} - V_T - \left(\frac{V_O - V_{SS}}{2}\right)\right](V_O - V_{SS}) \tag{3.14}$$

เนื่องจาก $I_{D1} = I_{D2}$ ดังนั้น

$$\left(\frac{W}{L}\right)_2 \left(V_i V_O - V_i V_{SS} - V_O V_T + V_{SS} V_T + \frac{V^2{}_{SS}}{2} - \frac{V^2{}_O}{2}\right) = \frac{1}{2}\left(\frac{W}{L}\right)_1 (V_i - V_O - V_T)^2 \tag{3.15}$$

$$\frac{1}{2}\left(\frac{W}{L}\right)_2 \left[(V_i - V_T - V_{SS})^2 - (V_i - V_T - V_O)^2\right] = \frac{1}{2}\left(\frac{W}{L}\right)_1 (V_i - V_O - V_T)^2 \tag{3.16}$$

$$\sqrt{\frac{(W/L)_2}{(W/L)_1 + (W/L)_2}}(V_i - V_T - V_{SS}) = V_i - V_O - V_T \tag{3.17}$$

ดังนั้นสมการแรงดันเอาท์พุทจะมีค่าเป็น

$$V_O = \left[1 - \sqrt{\frac{(W/L)_2}{(W/L)_1 + (W/L)_2}}\right](V_i - V_T - V_{SS}) + V_{SS} \tag{3.18}$$

เมื่อต้องการให้แรงดันเอาท์พุทลดลงครึ่งหนึ่ง สามารถทำได้โดยการกำหนดค่า Aspect Ratio ของมอสทรานซิสเตอร์ M_1 ให้เป็น 3 เท่าของมอสทรานซิสเตอร์ M_2 จะได้สมการเป็น

$$\left[(W/L)_1 = 3(W/L)_2\right] \tag{3.19}$$

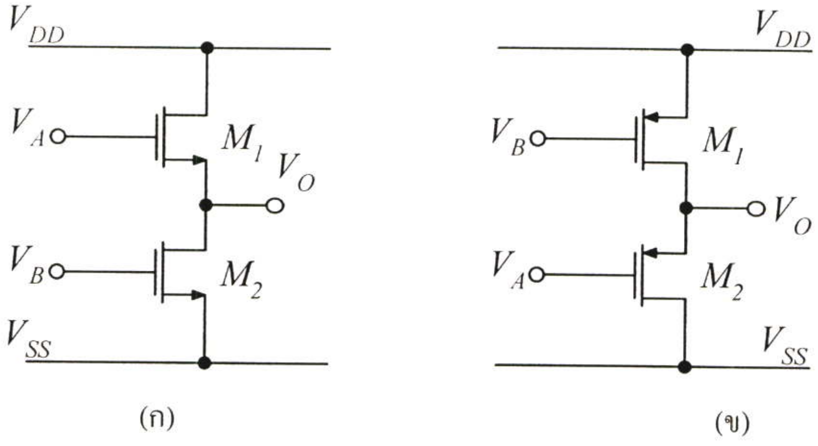
เมื่อนำค่าในสมการที่ (3.19) แทนค่าลงในสมการที่ (3.18) จะได้สมการแรงดันเอาท์พุทใหม่มีค่าเป็น

$$V_O = \left(\frac{V_i - V_T + V_{SS}}{2}\right) \tag{3.20}$$

สมการที่ (3.20) เป็นผลลัพธ์ทางด้านเอาท์พุทที่ได้จากวงจรลดทอนแรงดันชนิด NMOS ที่ใช้งานจริงในวิทยานิพนธ์ฉบับนี้

3.3.6 วงจรผลต่างแรงดัน (Voltage Subtraction Circuits)

วงจรผลต่างแรงดันที่นำเสนอ ประกอบด้วยทรานซิสเตอร์ชนิด NMOS 2 ตัว หรือ PMOS 2 ตัว และถูกออกแบบให้ทำงานในช่วงนำกระแสอิ่มตัว (Saturation Region) แสดงดังรูปที่ 3.6 (ก) และ (ข) ตามลำดับ และเป็นวงจรที่ใช้งานจริงในวิทยานิพนธ์ฉบับนี้



รูปที่ 3.6 วงจรผลต่างแรงดัน (Voltage Subtraction Circuits)

จากรูปที่ 3.6 (ก) มอสทรานซิสเตอร์ M_1 และมอสทรานซิสเตอร์ M_2 ถูกต่ออันดับกันอยู่ เมื่อกำหนดให้มอสทรานซิสเตอร์ M_1 และมอสทรานซิสเตอร์ M_2 มีความสมพงษ์กัน และทำงานในช่วงนำกระแสอิ่มตัว (Saturation Region) สามารถเขียนเป็นสมการกระแสเดรนของมอสทรานซิสเตอร์ในแต่ละตัวได้เป็น

$$I_{D1} = K_1(V_A - V_O - V_T)^2 \tag{3.21}$$

และ

$$I_{D2} = K_2(V_B - V_{SS} - V_T)^2 \tag{3.22}$$

เนื่องจาก $I_{D1} = I_{D2}$ ดังนั้นเมื่อกำหนดให้ $K_1 = K_2 = K$ และสามารถหาค่าความสัมพันธ์ของสมการทางด้านเอาท์พุทได้เป็น

$$K(V_A - V_O - V_T)^2 = K(V_B - V_{SS} - V_T)^2 \tag{3.23}$$

ดังนั้นสมการของแรงดันเอาท์พุทมีค่าเป็น

$$V_O = \left(V_A - V_B + V_{SS}\right) \tag{3.24}$$

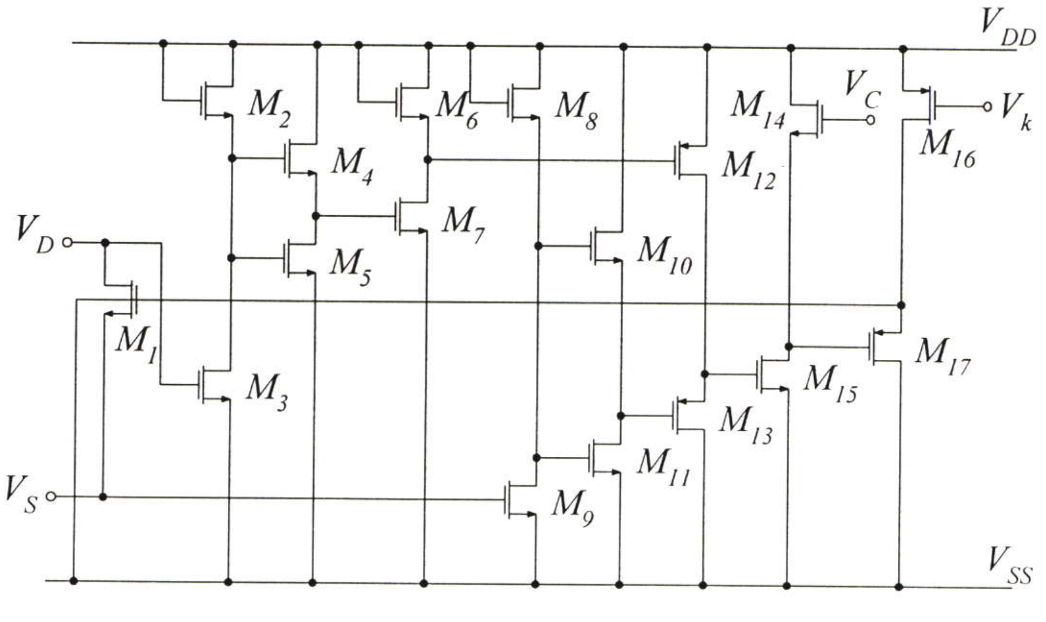
ในทำนองเดียวกันสมการของแรงดันเอาท์พุทจากรูปที่ 3.6 (ข) มีค่าเป็น

$$V_O = \left(V_A - V_B + V_{DD}\right) \tag{3.25}$$

เมื่อนำวงจรย่อยต่าง ๆ ในรูปที่ 3.4 รูปที่ 3.5 และรูปที่ 3.6 มาต่อเป็นวงจรใหม่ ซึ่งก็คือการจัดแรงดันไบอัสสำหรับมอสทรานซิสเตอร์ M_1 ที่ทำหน้าที่เป็นความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มนั่นเอง

3.4 วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มแบบสมบูรณ์

วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดัน เป็นอิสระจากแรงดันขีดเริ่มที่นำเสนออาศัยคุณสมบัติของวงจรย่อยต่าง ๆ 3 ส่วนคือ วงจรกลับค่าแรงดัน วงจรลดทอนแรงดันและวงจรผลต่างแรงดัน มาประกอบกันดังรูปที่ 3.7



รูปที่ 3.7 วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มแบบสมบูรณ์

จากรูปที่ 3.7 แสดงวงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มแบบสมบูรณ์ โดยที่วงจรไบอัสประกอบด้วยมอสทรานซิสเตอร์ NMOS 12 ตัว ได้แก่ M_2, M_3 ถูกต่อเป็นวงจรกลับค่าแรงดัน M_4, M_5 ถูกต่อเป็นวงจรลดทอนแรงดัน M_6, M_7 ถูกต่อเป็นวงจรกลับค่าแรงดัน M_8, M_9 ถูกต่อเป็นวงจรกลับค่าแรงดัน M_{10}, M_{11} ถูกต่อเป็นวงจรลดทอนแรงดัน M_{14}, M_{15} ถูกต่อเป็นวงจรควบคุมแรงดันและยังมีมอสทรานซิสเตอร์ PMOS 4 ตัว ได้แก่ M_{12}, M_{13} ถูกต่อเป็นวงจรวงจรผลต่างแรงดันและ M_{16}, M_{17} ถูกต่อเป็นวงจรควบคุมแรงดัน และมอสทรานซิสเตอร์ M_1 ได้ถูกไบอัสด้วยแรงดันต่าง ๆ เหล่านี้ให้ทำงานอยู่ในช่วงนำ กระแสไม่อิ่มตัว แรงดันไบอัสดังกล่าวได้มาจากวงจรย่อยซึ่งประกอบด้วย วงจรกลับค่าแรงดัน วงจรลดทอนแรงดันและวงจรผลต่างแรงดัน โดยที่วงจรย่อยเหล่านี้มอสทรานซิสเตอร์จะทำงานทั้งในช่วงนำกระแสอิ่มตัวและช่วงนำกระแสไม่อิ่มตัว

เมื่อแรงดันอินพุทที่ขาเดรน (V_D) ผ่านเข้าสู่มอสทรานซิสเตอร์ M_2, M_3 ซึ่งทำหน้าที่เป็นวงจรกลับค่าแรงดัน เอาท์พุทที่ได้ถูกนำมาป้อนให้เข้ากับวงจรลดทอนแรงดัน ที่ทำงานด้วยมอสทรานซิสเตอร์ M_4, M_5 และถูกนำมาป้อนให้เข้ากับวงจรกลับค่าแรงดันอีกครั้งหนึ่ง ที่ทำงานด้วยมอสทรานซิสเตอร์ M_6, M_7

เมื่อแรงดันอินพุทที่ขาซอส (V_S) ผ่านเข้าสู่มอสทรานซิสเตอร์ M_8, M_9 ซึ่งทำหน้าที่เป็นวงจรกลับค่าแรงดัน เอาท์พุทที่ได้ถูกนำมาป้อนให้เข้ากับวงจรลดทอนแรงดันที่ทำงานด้วย มอสทรานซิสเตอร์ M_{10}, M_{11} และนำแรงดันเอาท์พุทที่ได้นี้กับแรงดันอินพุทเดรนที่ผ่านการประมวลสัญญาณด้วยมอสทรานซิสเตอร์ M_6, M_7 เพื่อนำมาป้อนเข้ากับวงจรผลต่างแรงดันที่ทำงานด้วยมอสทรานซิสเตอร์ M_{12}, M_{13} และถูกนำมารวมกับแรงดันควบคุม (V_C) ที่ทำงานด้วยมอสทรานซิสเตอร์ M_{14}, M_{15} หลังจากนั้นได้นำแรงดันเอาท์พุทนี้มาทำการปรับระดับให้สูงขึ้นด้วยมอสทรานซิสเตอร์ M_{16}, M_{17} เพื่อนำมาใช้เป็นแรงดันอินพุทสำหรับป้อนเข้าที่ขาเกทของมอสทรานซิสเตอร์ M_1 ทำให้มอสทรานซิสเตอร์ M_1 มีคุณสมบัติทำงานเป็นความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน โดยแรงดันที่ขาเกทจะมีค่าตามสมการ

$$V_{G1} = V_C + \frac{V_D + V_S}{2} + V_T - V_K \tag{3.26}$$

เมื่อพิจารณาสมการที่ (3.26) และสมการที่ (3.4) จะเห็นได้ว่ากระแสที่ขาเดรนของมอสทรานซิสเตอร์ M_1 จะมีคุณสมบัติเป็นความต้านทาน โดยสมการจะหักล้างเทอมที่ไม่เป็นเชิงเส้นออกไป รวมถึงเทอมของแรงดันขีดเริ่มผลที่ได้ของวงจรจะปราศจากผลกระทบของอุณหภูมิที่แฝงอยู่กับแรงดันขีดเริ่ม และถ้ากำหนดให้แรงดันขีดเริ่ม $V_{TN} = 0.42V$ แรงดันไบอัส $V_k = 2.8V$ และ

อยู่ภายใต้เงื่อนไขการทำงานช่วงนำกระแสไม่อิ่มตัว $(V_{GS} - V_{TN}) > V_{DS}$ ของมอสทรานซิสเตอร์ M_1 ด้วยโดยแรงดันที่ขาเกท-ซอส (V_{GS}) ต้องมีค่ามากกว่าแรงดันที่ขาเดรน-ซอส (V_{DS}) ของมอสทรานซิสเตอร์ M_1 (1 โวลต์) คือ ประมาณ $1.42V$ ทำให้แรงดัน (V_C) จะต้องมีค่าแรงดันตั้งแต่ $3.8V$ ขึ้นไป จึงจะทำให้สมการกระแสที่ขาเดรนของมอสทรานซิสเตอร์ M_1 มีค่าตามสมการที่ (3.30)

จากสมการที่ (2.4) $$I_D = \mu_N C_{OX}\left(\frac{W}{L}\right)\left(V_G - V_T - \frac{V_D}{2} - \frac{V_S}{2}\right)V_{DS}$$

เมื่อนำสมการที่ (3.26) แทนค่าลงในสมการที่ (2.4) จะได้ค่าตามสมการ

$$I_D = \mu_N C_{OX}\left(\frac{W}{L}\right)\left(V_{G1} - V_T - \frac{V_D}{2} - \frac{V_S}{2}\right)V_{DS} \tag{3.27}$$

$$I_D = \mu_N C_{OX}\left(\frac{W}{L}\right)\left(V_C + \frac{V_D + V_S}{2} + V_T - V_K - V_T - \frac{V_D}{2} - \frac{V_S}{2}\right)V_{DS} \tag{3.28}$$

$$I_D = \mu_N C_{OX}\left(\frac{W}{L}\right)(V_C - V_K)V_{DS} \tag{3.29}$$

จากเงื่อนไขการทำงานในช่วงนำกระแสไม่อิ่มตัวมีค่าเท่ากับ $(V_{GS} - V_{TN}) > V_{DS}$ ของมอสทรานซิสเตอร์ M_1 ดังนั้นกระแสเดรนของมอสทรานซิสเตอร์ M_1 จะได้ค่าตามสมการ

$$I_D = \mu_N C_{OX}\left(\frac{W}{L}\right)(V_C - 3.8)V_{DS} \tag{3.30}$$

เมื่อเขียนอยู่ในรูปของความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม จะได้ค่าตามสมการ

$$R_{eq} = \frac{V_{DS}}{I_D} = \frac{1}{\mu_N C_{OX}\left(\frac{W}{L}\right)(V_C - 3.8)} \tag{3.31}$$

3.5 การวิเคราะห์หาค่าแรงดันอินพุทปฏิบัติงาน

ในการวิเคราะห์หาค่าแรงดันอินพุทปฏิบัติงานของ วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน ดังรูปที่ 3.7 นั้น อาศัยการหักล้างเทอมที่ไม่เป็นเชิงเส้นของมอสทรานซิสเตอร์ออกไป การออกแบบวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่ดีนั้น ต้องออกแบบให้วงจรมีคุณสมบัติต่าง ๆ คือวงจรที่ออกแบบควรตอบสนองความถี่ได้สูง ใช้อุปกรณ์น้อย กำลังสูญเสียต่ำ และมีช่วงปฏิบัติงานที่กว้าง ขนาดของอินพุทที่จะทำให้มอสทรานซิสเตอร์ M_1 ทำงานในช่วงนำกระแสไม่อิ่มตัว ต้องสอดคล้องกับเงื่อนไขต่อไปนี้

$$\left(V_{GS1} - V_{TN}\right) > V_{DS1} \tag{3.32}$$

หรือ

$$\left(V_{G1} - V_{TN}\right) > V_{D1} \tag{3.33}$$

จากสมการที่ (3.26) สามารถเขียนสมการใหม่โดยการนำสมการที่ (3.26) แทนในสมการที่ (3.33) จะได้สมการใหม่เป็น

$$\left(V_C + \frac{V_{D1} + V_{S1}}{2} + V_{TN} - V_K - V_{TN}\right) > V_{D1} \tag{3.34}$$

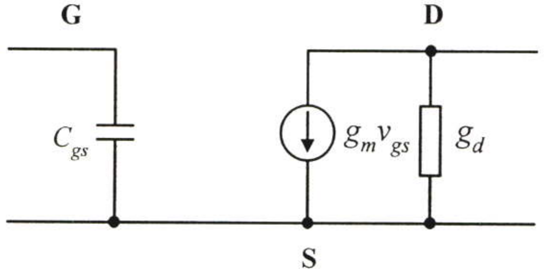
เมื่อแทนค่าตัวแปรที่เกี่ยวข้องลงไปในสมการที่ (3.34) โดยกำหนดให้แรงดันควบคุม $\left(V_C\right)$ อยู่ในช่วงแรงดันตั้งแต่ $4V$ ถึง $7V$ และแรงดันไบอัส $\left(V_K\right)$ มีค่าเท่ากับ $2.8V$ ค่าของแรงดันอินพุทปฏิบัติงานจะมีค่าเท่ากับ

$$V_{D1}\big|_{\min} = 1.2V \text{ และ } V_{D1}\big|_{\max} = 4.2V \tag{3.35}$$

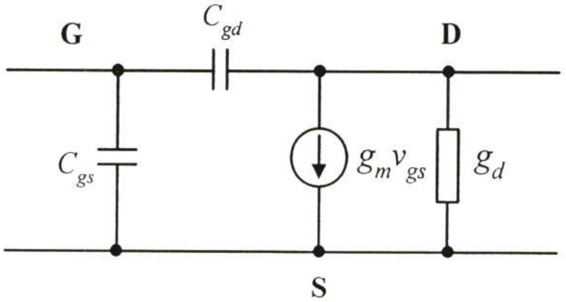
จากสมการที่ (3.35) จะเห็นได้ว่าแรงดัน $\left(V_{D1}\right)$ ต้องมีค่าระดับแรงดันน้อยกว่าหรือเท่ากับแรงดันในช่วง $1.2V$ ถึง $4.2V$ จึงจะทำให้มอสทรานซิสเตอร์ M_1 อยู่ภายใต้เงื่อนไขการทำงานของช่วงนำกระแสไม่อิ่มตัว $\left(V_{GS} - V_{TN}\right) > V_{DS}$

3.6 การวิเคราะห์หาค่าการตอบสนองทางความถี่

ในการออกแบบ วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม ควรคำนึงถึงคุณสมบัติต่าง ๆ ของวงจร เช่น ความถี่ตอบสนอง ช่วงปฏิบัติงาน กำลังที่สูญเสีย เพราะคุณสมบัติต่าง ๆ เหล่านี้สามารถบ่งบอกได้ว่าวงจรจะมีประสิทธิภาพในการทำงานดี หรือไม่ดีอย่างไร ในการหาช่วงความถี่ตอบสนองนั้น จะใช้แบบจำลองขนาดเล็ก (Small Signal Model) ซึ่งประกอบด้วย แหล่งจ่ายกระแสโดยทั่วไปจะขึ้นอยู่กับค่าของแรงดัน (Voltage Control Current Source) และตัวเก็บประจุที่เสมือนกับว่ามีประจุสถิต (Stored Charge) ต่ออยู่ระหว่างขั้วต่อ (Junction) ของมอสทรานซิสเตอร์ เพื่อที่จะทำให้ง่ายต่อการวิเคราะห์ของวงจรขอสมมติให้ g_m, g_d, C_{gs} ของมอสทรานซิสเตอร์ที่ทำงานในช่วงนำกระแสอิ่มตัวมีค่าเท่ากันหมด และเนื่องจากค่าของ $g_m >> g_d$ ทำให้ในเทอมที่มีค่าของ g_m ต่ออยู่ร่วมกับค่าของ g_d สมมติว่าให้ตัดค่าของ g_d ออกไป แต่ค่าของ g_m, g_d, C_{gs} ของมอสทรานซิสเตอร์ที่ทำงานอยู่ในช่วงนำกระแสไม่อิ่มตัวจะมีค่าไม่เท่ากันกับมอสทรานซิสเตอร์ที่ทำงานอยู่ในช่วงนำกระแสอิ่มตัว รูปที่ 3.8 (ก) และ (ข) แสดงวงจรสมมูลของมอสทรานซิสเตอร์ที่ทำงานอยู่ในช่วงนำกระแสอิ่มตัวและช่วงนำกระแสไม่อิ่มตัว ตามลำดับ



ก) วงจรสมมูลของมอสทรานซิสเตอร์ที่ทำงานในช่วงนำกระแสอิ่มตัว



ข) วงจรสมมูลของมอสทรานซิสเตอร์ที่ทำงานในช่วงนำกระแสไม่อิ่มตัว

รูปที่ 3.8 วงจรสมมูลของมอสทรานซิสเตอร์ที่ใช้ในการวิเคราะห์หาค่าการตอบสนองทางความถี่

3.7 ผลการจำลองการทำงาน

การจำลองการทำงานโดยการออกแบบวงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม สามารถยืนยันคุณสมบัติและประสิทธิภาพของวงจรได้ด้วยโปรแกรม PSpice โดยใช้แบบจำลอง (Model) ของ T14Y MOSIS Level 3 ขนาด $0.25\mu m$ โดยมีค่าพารามิเตอร์ที่สำคัญ ๆ ดังแสดงในตารางที่ 3.1 และใช้ค่าความกว้างต่อความยาว (W/L) ดังแสดงในตารางที่ 3.2 และขนาดของแรงดันไบอัสที่ใช้ดังแสดงในตารางที่ 3.3

ตารางที่ 3.1 พารามิเตอร์ของมอสทรานซิสเตอร์ ของ T14Y MOSIS $0.25\mu m$

Parameter	***Value***	***Unit***
V_{TN}	0.42	V
V_{TP}	-0.55	V
$\mu_N C_{OX}$	250.1048	$\mu A/V^2$
$\mu_P C_{OX}$	51.94153	$\mu A/V^2$

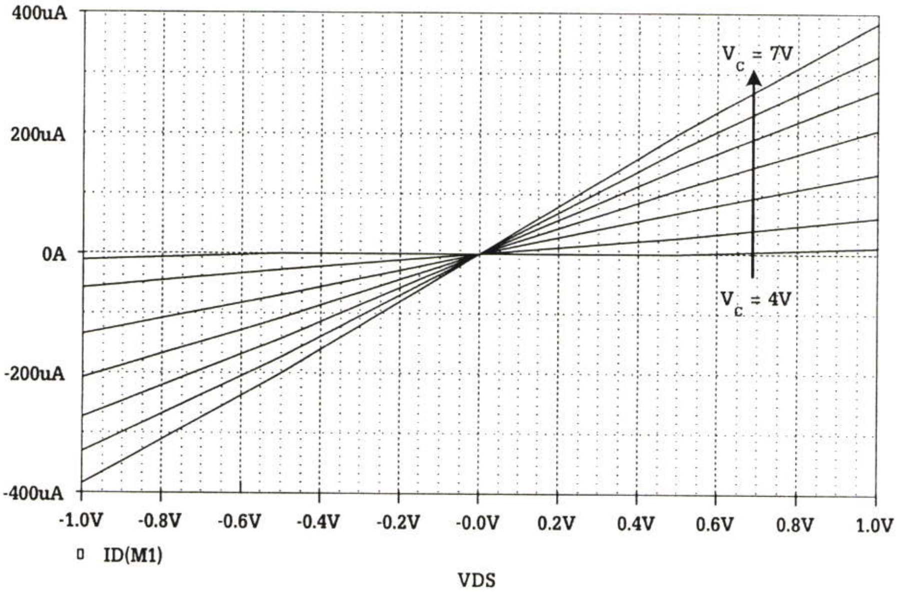
ตารางที่ 3.2 แสดงค่า (W/L) ของมอสทรานซิสเตอร์ที่ใช้ในวงจรความต้านทานที่นำเสนอ

Transistor	***Aspect Ratio***
M_1	$10\mu m/10\mu m$
M_4, M_{10}	$3\mu m/1\mu m$
M_2, M_3	$1\mu m/1\mu m$
$M_5 - M_9$	$1\mu m/1\mu m$
$M_{11} - M_{17}$	$1\mu m/1\mu m$

ตารางที่ 3.3 ขนาดของแรงดันไบอัสมอสทรานซิสเตอร์ที่ใช้ในวงจรความต้านทานที่นำเสนอ

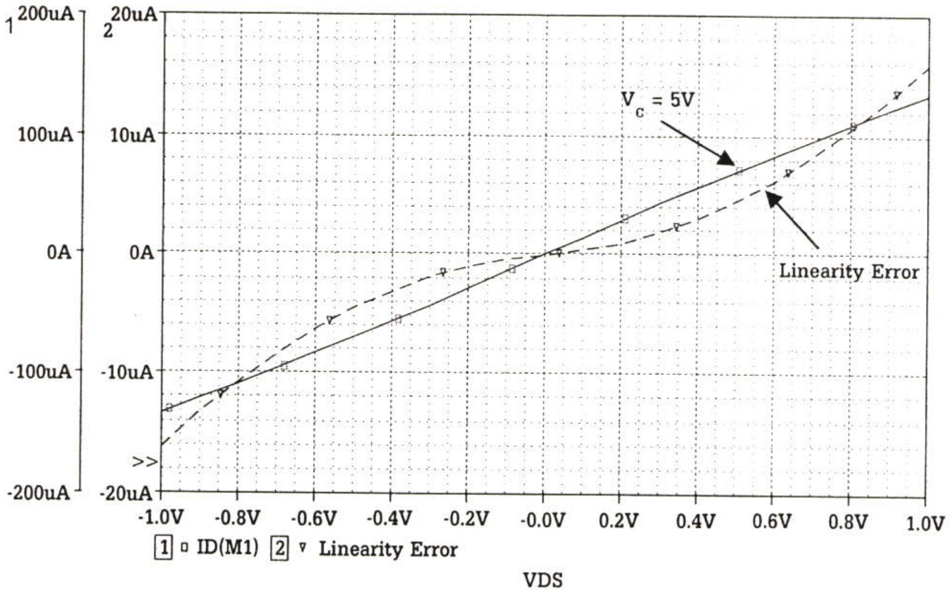
ชนิดของแรงดัน	***ค่าของแรงดัน***
แหล่งจ่ายแรงดัน	$\pm 5V$
แรงดันไบอัส (V_K)	$2.8V$
แรงดันควบคุม (V_C)	$4V - 7V$

เพื่อการหลีกเลี่ยงในความไม่เป็นเชิงเส้นของมอสทรานซิสเตอร์ ที่เกิดจากผลกระทบของความยาวของแชนแนล (Channel Length Modulation: λ) ซึ่งถ้ากำหนดให้ค่าของ $L > 8\mu m$ จะทำให้ค่าของ $\lambda << 1$ [13] ดังนั้น วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มที่ได้ จะมีความเป็นเชิงเส้น อีกทั้งยังสามารถลดผลกระทบจากอุณหภูมิได้อีกด้วย ซึ่งเกิดจากการกำจัดเทอมที่ไม่เป็นเชิงเส้น และเทอมของแรงดันขีดเริ่มออกไป ผลการทดสอบการทำงานคุณสมบัติทางไฟตรง ของวงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มที่นำเสนอในวิทยานิพนธ์ฉบับนี้ สามารถแสดงได้ดังรูปที่ 3.9



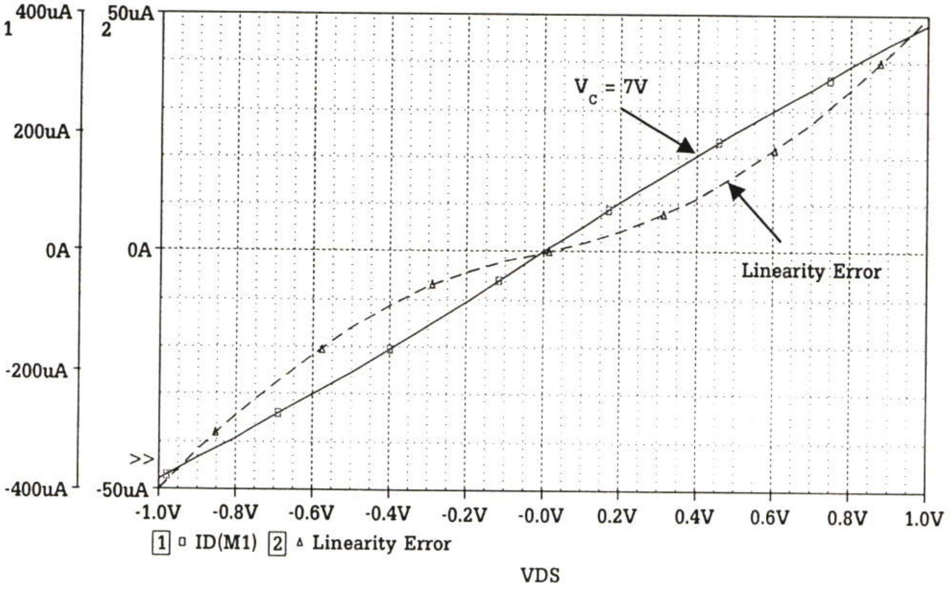
รูปที่ 3.9 คุณสมบัติทางไฟตรงของวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน

จากรูปที่ 3.9 แสดงคุณสมบัติทางไฟตรงของวงจรความต้านทานแบบลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอ โดยแปรค่าแรงดัน (V_C) ตั้งแต่ $4V$ ถึง $7V$ และแสดงการทำงานของอินพุทตั้งแต่ (V_{DS}) ตั้งแต่ $-1V$ ถึง $1V$ จากการทดสอบแสดงให้เห็นได้ว่าวงจรที่นำเสนอนี้มีการทำงานตามสมการที่ (3.31) ซึ่งเป็นการยืนยันว่าวงจรมีการทำงานถูกต้องตามทฤษฎี



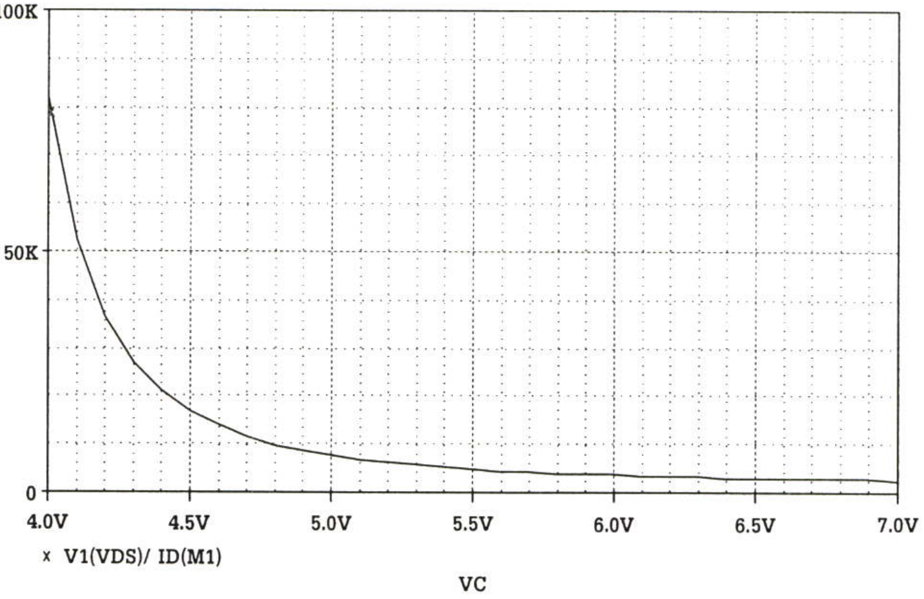
รูปที่ 3.10 ค่าความผิดพลาดเชิงเส้น (Linearity Error) ที่แรงดันควบคุม $\left(V_C = 5V\right)$

จากรูปที่ 3.10 แสดงค่าความผิดพลาดเชิงเส้นของวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอ ที่ตำแหน่งของแรงดันควบคุม $\left(V_C = 5V\right)$ เมื่ออินพุท $\left(V_{DS}\right)$ มีค่าตั้งแต่ตั้งแต่ $-1V$ ถึง $1V$ จากการทดสอบพบว่าวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอ มีค่าความเป็นเชิงเส้นสูง และมีค่าความผิดพลาดเชิงเส้นประมาณ 11.59 % ซึ่งค่าความผิดพลาดดังกล่าวเกิดขึ้นจากค่าความยาวแชนแนล $\left(L\right)$ ของมอสทรานซิสเตอร์ M_1 โดยค่าของความผิดพลาดเชิงเส้นจะน้อยลงเมื่อค่า $\left(L\right)$ สูงขึ้น



รูปที่ 3.11 ค่าความผิดพลาดเชิงเส้น (Linearity Error) ที่แรงดันควบคุม $\left(V_C = 7V\right)$

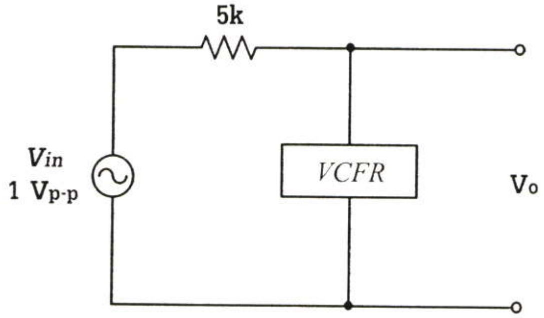
จากรูปที่ 3.11 แสดงค่าความผิดพลาดเชิงเส้นของวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอ ที่ตำแหน่งของแรงดันควบคุม $(V_C = 7V)$ เมื่ออินพุท (V_{DS}) มีค่าตั้งแต่ตั้งแต่ $-1V$ ถึง $1V$ จากการทดสอบพบว่าวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอ มีค่าความเป็นเชิงเส้นค่อนข้างสูง มีค่าความผิดพลาดเชิงเส้นประมาณ 10 % ซึ่งค่าความผิดพลาดดังกล่าวเกิดขึ้นจาก ค่าความยาวแชนแนล (L) ของมอสทรานซิสเตอร์ M_1 โดยค่าของความผิดพลาดเชิงเส้นจะน้อยลงเมื่อค่า (L) สูงขึ้น



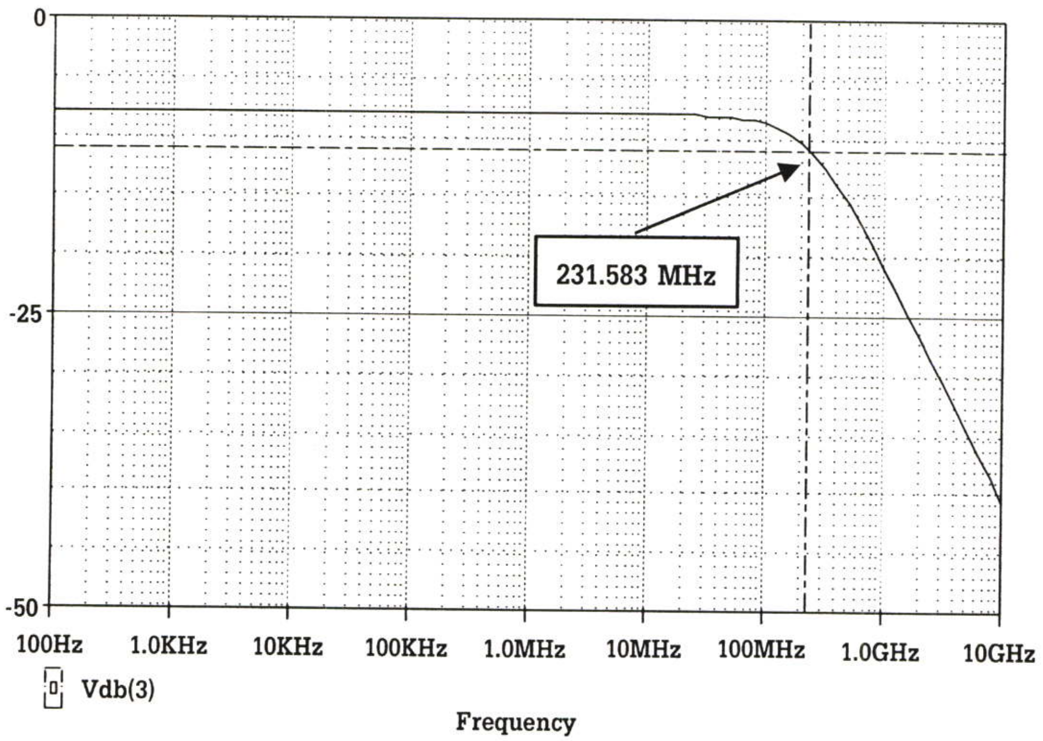
รูปที่ 3.12 ความสัมพันธ์ระหว่างค่าความต้านทานกับแรงดันควบคุม (V_C)

จากรูปที่ 3.12 แสดงค่าความต้านทานของวงจรเมื่อแรงดันควบคุม (V_C) เปลี่ยนแปลงจาก $4V$ ถึง $7V$ จากกราฟจะแสดงให้เห็นว่าเมื่อแรงดัน (V_C) มีค่าสูงขึ้นค่าความต้านทานของวงจรจะลดลงตามสมการที่ (3.7) และมีความเป็นเชิงเส้นมากขึ้นเมื่อแรงดัน (V_C) มีค่าสูงขึ้น

สำหรับการทดลองเพื่อดูย่านความถี่การทำงาน หรือผลตอบสนองความถี่ใช้งานของวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอ สามารถทำได้โดยนำวงจรที่นำเสนอตามรูปที่ 3.7 มาประกอบเป็นวงจรที่มีลักษณะดังรูปที่ 3.13 โดยกำหนดให้ V_{in} เป็นสัญญาณรูปไซน์ที่มีขนาด $1V_{P-P}$ ค่าของ (VCFR) ที่มีค่าแรงดันควบคุม $(V_C = 6V)$ และค่า $(R_1 = 5k\Omega)$ จากนั้นทำการวัดผลตอบสนองความถี่ของวงจร รูปที่ 3.14 แสดงผลการตอบสนองความถี่ของวงจรที่นำเสนอมีค่าผลตอบสนองความถี่ประมาณ $231.583MHz$ เห็นได้ว่ามีค่าใกล้เคียงกับค่าที่คำนวณได้คือ $f_{-3dB} \approx 232.43MHz$ (ภาคผนวก ข. การวิเคราะห์สมรรถนะของวงจรกลุ่มย่อย)



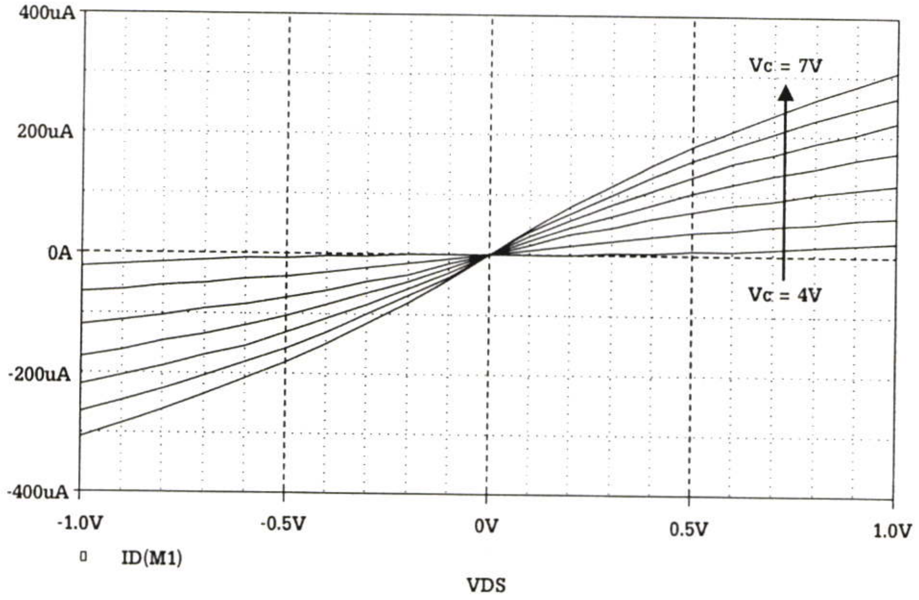
รูปที่ 3.13 วงจรที่ใช้ทดสอบเพื่อหาผลตอบสนองความถี่ของวงจร (VCFR)



รูปที่ 3.14 ผลตอบสนองความถี่ของวงจร (VCFR)

จากการหลีกเลี่ยงในความไม่เป็นเชิงเส้นของมอสทรานซิสเตอร์ ที่เกิดจากผลกระทบของความยาวของแชนแนล (Channel Length Modulation: λ) ซึ่งถ้ากำหนดให้ค่าของ $L > 8\mu m$ ทำให้ค่าของ $\lambda << 1$ [13] ทำให้วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มที่ได้ จะมีความเป็นเชิงเส้น อีกทั้งยังสามารถลดผลกระทบจากอุณหภูมิได้อีกด้วย ซึ่งเกิดจากการกำจัดเทอมที่ไม่เป็นเชิงเส้นและเทอมของแรงดันขีดเริ่มออกไป จากเงื่อนไขดังกล่าว ทำการทดสอบโดยการปรับเปลี่ยนค่าของ Aspect Ratio (W/L) ของมอสทรานซิสเตอร์

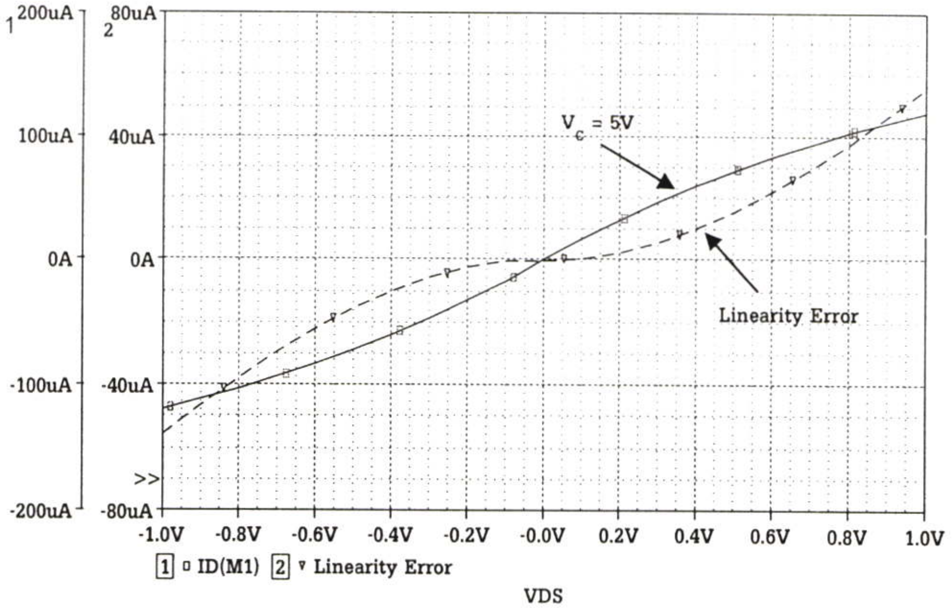
M_1 จากเดิมมีค่าเท่ากับ $10\mu m/10\mu m$ ไปเป็น $1\mu m/1\mu m$ แล้วทำการทดลองใหม่อีกครั้งหนึ่งด้วยโปรแกรม PSpice โดยใช้แบบจำลอง (Model) ของ T14Y MOSIS Level 3 ที่มีขนาด $0.25\mu m$ โดยมีค่าพารามิเตอร์ต่าง ๆ เหมือนเดิมทุกประการ ยกเว้นค่าของ (W/L) ในส่วนของมอสทรานซิสเตอร์ M_1 ผลการทดสอบการทำงานในกรณีดังกล่าว ของวงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มสามารถแสดงได้ดังรูปที่ 3.15 ซึ่งจะแสดงกราฟคุณสมบัติทางไฟตรง ของวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันในกรณี (W/L) ของมอสทรานซิสเตอร์ M_1 มีค่าเท่ากับ $1\mu m/1\mu m$



รูปที่ 3.15 คุณสมบัติทางไฟตรงของวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันกรณี (W/L) ของ $M_1 = 1\mu m/1\mu m$

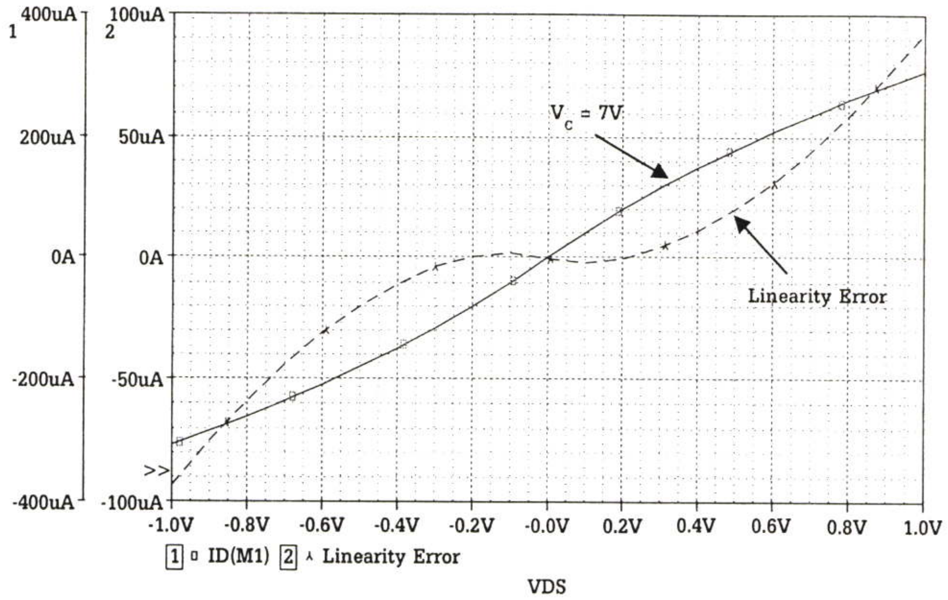
รูปที่ 3.15 แสดงคุณสมบัติทางไฟตรงของวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอในกรณี (W/L) ของมอสทรานซิสเตอร์ M_1 มีค่าเท่ากับ $1\mu m/1\mu m$ โดยทำการแปรค่าแรงดัน (V_C) ตั้งแต่ $4V$ ถึง $7V$ และแสดงการทำงานของอินพุทตั้งแต่ (V_{DS}) ตั้งแต่ $-1V$ ถึง $1V$ ผลการทดลองเปรียบเทียบแสดงให้เห็นว่าคุณสมบัติทางไฟตรงที่นำเสนอในรูปที่ 3.15 มีคุณสมบัติความเป็นเชิงเส้นต่ำกว่าในรูปที่ 3.9 เนื่องมาจากการปรับค่าของ Aspect Ratio (W/L) ของมอสทรานซิสเตอร์ M_1 จากเดิมเท่ากับ $10\mu m/10\mu m$ เป็น $1\mu m/1\mu m$ สรุปได้ว่าเพื่อหลีกเลี่ยงความไม่เป็นเชิงเส้นของมอสทรานซิสเตอร์ ที่เกิดจากผลกระทบของความยาวของแชนแนล (Channel Length Modulation: λ) ถ้ากำหนดให้ค่าของ $L > 8\mu m$ จะทำให้ค่าของ $\lambda << 1$ [13]

นอกจากนี้ยังทำการจำลองการทำงานของวงจรจากกรณีดังกล่าวที่เป็นส่วนของ ค่าความผิดพลาดเชิงเส้นของวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน ที่ตำแหน่งของแรงดันควบคุม $(V_C = 5V),(V_C = 7V)$ ความสัมพันธ์ระหว่างค่าความต้านทานกับแรงดันควบคุม (V_C) และผลตอบสนองความถี่ของวงจร ตามลำดับต่อไป



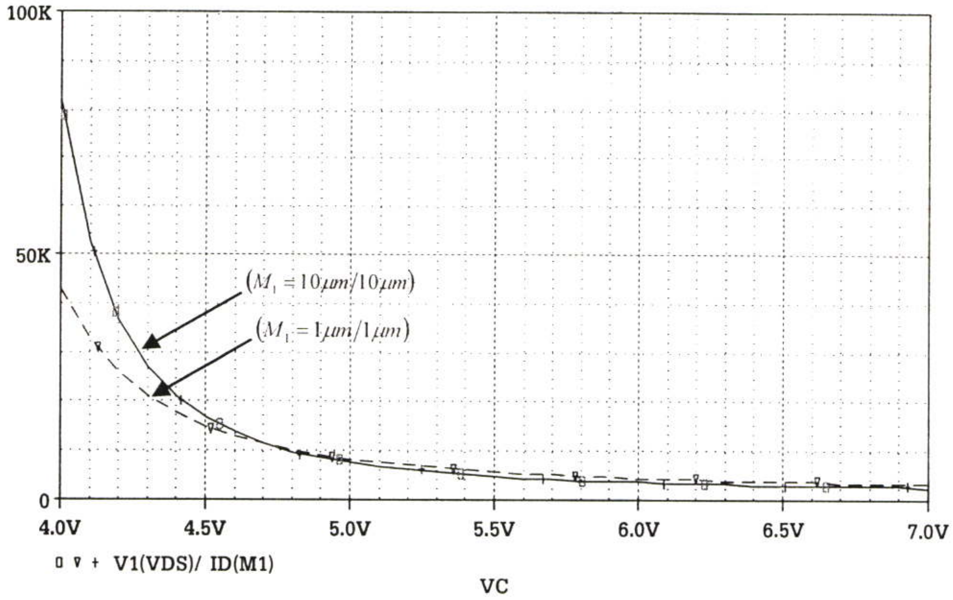
รูปที่ 3.16 ค่าความผิดพลาดเชิงเส้น (Linearity Error) ที่แรงดันควบคุม $(V_C = 5V)$ กรณี (W/L) ของ $M_1 = 1\mu m/1\mu m$

จากรูปที่ 3.16 แสดงค่าความผิดพลาดเชิงเส้นของวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอ ที่ตำแหน่งของแรงดันควบคุม $(V_C = 5V)$ เมื่ออินพุท (V_{DS}) มีค่าตั้งแต่ตั้งแต่ $-1V$ ถึง $1V$ จากการทดสอบพบว่าวงจรความต้านทานแบบลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอ มีความเป็นเชิงเส้นน้อยกว่ากราฟในรูปที่ 3.10 ซึ่งความผิดพลาดเชิงเส้นของกราฟในรูปที่ 3.16 ประมาณ 15.8% โดยความผิดพลาดจะมากขึ้นกว่าเดิม ซึ่งความผิดพลาดดังกล่าวเกิดขึ้นจากความยาวแชนแนล (L) ของมอสทรานซิสเตอร์ M_1 และความผิดพลาดเชิงเส้นจะน้อยลงเมื่อค่าของ (L) สูงขึ้น เนื่องจากผลกระทบของความยาวของแชนแนล (λ) ถ้ากำหนดให้ค่าของ $L > 8\mu m$ จะทำให้ค่าของ $\lambda << 1$ [13]



รูปที่ 3.17 ค่าความผิดพลาดเชิงเส้น (Linearity Error) ที่แรงดันควบคุม $(V_C = 7V)$ กรณี (W/L) ของ $M_1 = 1\mu m/1\mu m$

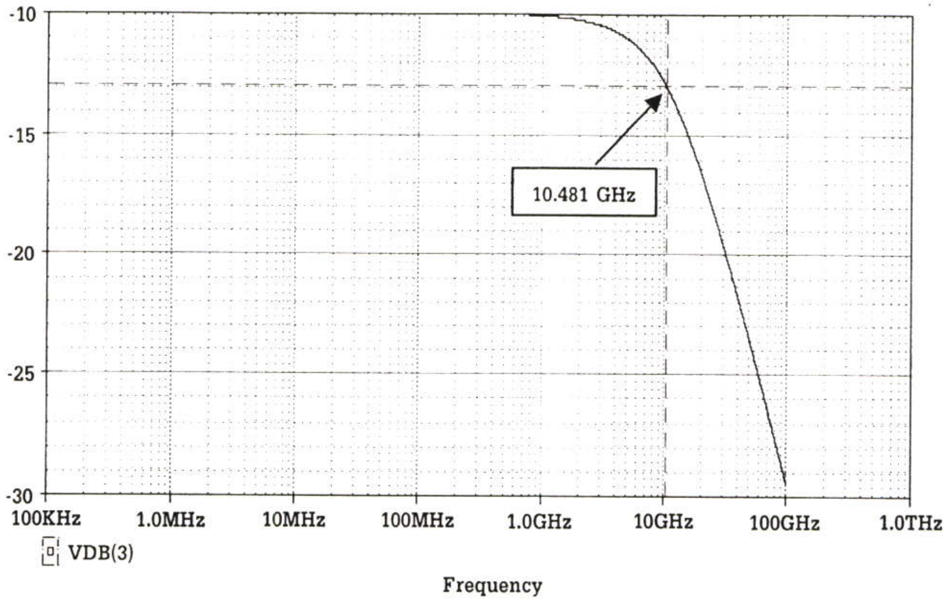
จากรูปที่ 3.17 แสดงค่าความผิดพลาดเชิงเส้นของวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอ ที่ตำแหน่งของแรงดันควบคุม $(V_C = 7V)$ เมื่ออินพุท (V_{DS}) มีค่าตั้งแต่ตั้งแต่ $-1V$ ถึง $1V$ จากการทดสอบพบว่าวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอ มีความเป็นเชิงเส้นน้อยกว่ากราฟในรูปที่ 3.11 ซึ่งความผิดพลาดเชิงเส้นของกราฟในรูปที่ 3.17 ประมาณ 12.85 % โดยความผิดพลาดจะมากขึ้นกว่าเดิม ซึ่งความผิดพลาดดังกล่าวเกิดจากความยาวแชนแนล (L) ของมอสทรานซิสเตอร์ M_1 และความผิดพลาดเชิงเส้นจะน้อยลงเมื่อค่าของ(L) สูงขึ้น เนื่องจากผลกระทบของความยาวของแชนแนล (λ) ถ้ากำหนดให้ค่าของ $L > 8\mu m$ จะทำให้ค่าของ $\lambda << 1$ [13]



รูปที่ 3.18 ความสัมพันธ์ระหว่างค่าความต้านทานกับแรงดันควบคุม (V_C) กรณี (W/L) ของ $M_1 = 10\mu m/10\mu m$ เทียบกับกรณี $M_1 = 1\mu m/1\mu m$

จากรูปที่ 3.18 แสดงการเปรียบเทียบค่าความต้านทานของวงจร เมื่อแรงดันควบคุม (V_C) เปลี่ยนแรงดันจาก $4V$ ถึง $7V$ ในกรณี (W/L) ของมอสทรานซิสเตอร์ $M_1 = 10\mu m/10\mu m$ และมอสทรานซิสเตอร์ $M_1 = 1\mu m/1\mu m$ จากกราฟจะแสดงให้เห็นว่ามีความแตกต่างกันในส่วนของความเป็นเชิงเส้น ที่ระดับแรงดันต่ำกว่า $5V$ และมองเห็นได้อย่างชัดเจนจากกรณีที่มีการเปลี่ยนค่าของ (W/L) แต่ทั้งสองกรณีเมื่อแรงดัน (V_C) มีค่าสูงขึ้นค่าความต้านทานจะลดลง และมีความเป็นเชิงเส้นมากขึ้นเมื่อแรงดัน (V_C) มีค่าสูงขึ้น

สำหรับการทดลองเพื่อดูย่านความถี่การทำงาน หรือผลตอบสนองความถี่ใช้งานของวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอ กรณี (W/L) ของมอสทรานซิสเตอร์ $M_1 = 1\mu m/1\mu m$ สามารถใช้วงจรเดียวกับกรณีมอสทรานซิสเตอร์ $M_1 = 10\mu m/10\mu m$ ดังรูปที่ 3.13 โดยกำหนดให้ V_{in} เป็นสัญญาณรูปไซน์ที่มีขนาด $1V_{P-P}$, ค่าของ (VCFR) ที่ค่าของแรงดันควบคุม $(V_C = 7V)$ และค่า $(R_1 = 5k\Omega)$ จากนั้นทำการวัดผลตอบสนองความถี่ของวงจร จากรูปที่ 3.19 แสดงผลการตอบสนองความถี่ของวงจรที่นำเสนอ มีผลตอบสนองความถี่ประมาณ $10.481GHz$ เป็นผลจากการเปลี่ยนแปลงค่า (W/L) ของมอสทรานซิสเตอร์ $M_1 = 1\mu m/1\mu m$ ทำให้ค่าของพารามิเตอร์บางตัวเปลี่ยนแปลงไป ซึ่งเห็นได้ว่าผลตอบสนองความถี่ของวงจรที่ได้มีค่าสูงขึ้นกว่าค่าที่คำนวณได้ เมื่อเปรียบเทียบกันระหว่างรูปที่ 3.14 กับรูปที่ 3.19



รูปที่ 3.19 ผลตอบสนองความถี่ของวงจรที่นำเสนอกรณี (W/L) ของ $M_1 = 1\mu m/1\mu m$

3.8 ผลการวิเคราะห์ประสิทธิภาพต่ออุณหภูมิ

ถึงแม้ว่าผลกระทบทางอุณหภูมิจะลดลง เนื่องจากการชดเชยด้วยหลักการหักล้างแรงดันขีดเริ่มข้างต้นนี้ แต่ยังไม่สามารถทำให้ผลกระทบของอุณหภูมิหายไปได้ทั้งหมด เพราะว่าในส่วนของการแปรผันตามอุณหภูมิของมอสทรานซิสเตอร์ ในวงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มนี้ จะมีการแปรผันตามอุณหภูมิที่สำคัญและต้องพิจารณา คือ การแปรผันตามอุณหภูมิของค่าความคล่อง (μ) เพราะตัวแปรของอุณหภูมิยังแฝงอยู่ในค่าดังกล่าวอีกส่วนหนึ่ง แต่ผลกระทบของอุณหภูมิที่ยังมีอยู่ในเทอมของ (μ) ก็ยังที่จะสามารถหักล้างลงไปได้ เมื่อนำไปใช้งานร่วมกับวงจรที่มีเอาท์พุทเป็นแบบกระแส Single-End เช่น วงจรเปลี่ยนแรงดันเป็นกระแส (V-I) โดยมีผลกระทบทางอุณหภูมิเป็นส่วนกลับกัน [13] ซึ่งจะทำให้แรงดันเอาท์พุทจะไม่เปลี่ยนแปลงในเชิงของค่าความคล่อง (μ) ในส่วนของค่าความคล่องสามารถเขียนเป็นสมการในรูปของอุณหภูมิได้ตามสมการที่ (3.36)

$$\mu(T) = \mu(T_r)\left(\frac{T}{T_r}\right)^{-k_3} \qquad (3.36)$$

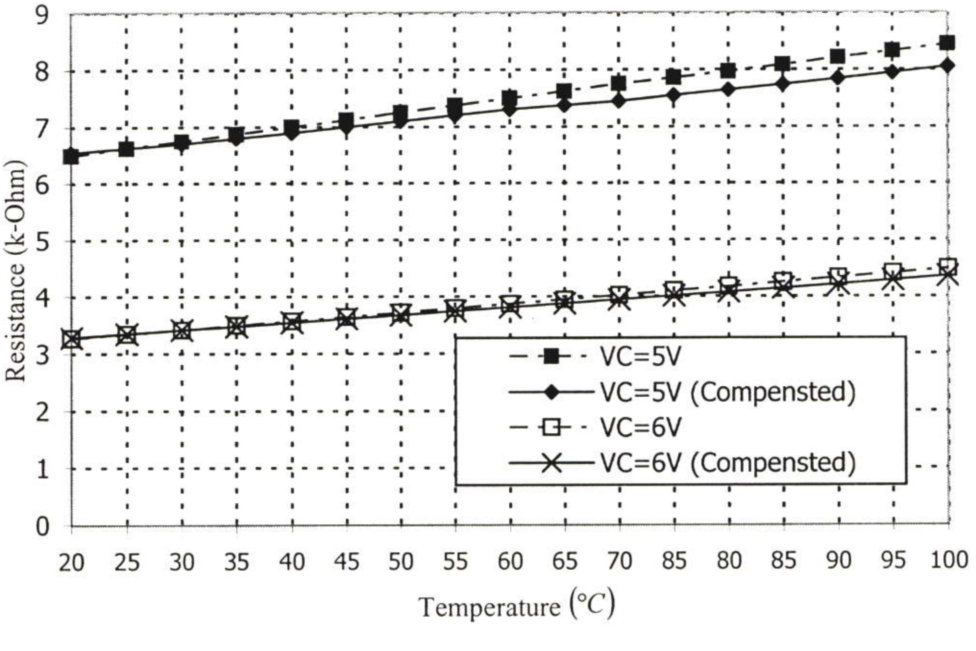
โดยที่

T = อุณหภูมิจริงขณะนั้น (Absolute Temperature)

T_r = อุณหภูมิห้อง (Room Temperature)

k_3 = เป็นค่าคงที่ที่มีค่าระหว่าง 1.5-2

เมื่ออุณหภูมิรอบ ๆ ของห้องเปลี่ยนแปลงไป 10 องศา ในขณะที่ค่าของ k_3 มีค่าเท่ากับ 1.5 ซึ่งจะทำให้ค่าของกระแสเดรนในสมการที่ (3.30) จะมีค่าการเปลี่ยนแปลงอยู่ในช่วงระหว่าง 4.79 ถึง 6.34 % สามารถดูผลการทดลองในกราฟซึ่งจะแสดงค่าความต้านทานของวงจรเมื่ออุณหภูมิเปลี่ยนแปลงไป สำหรับวงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มในวิทยานิพนธ์นี้ ดังรูปที่ 3.20



รูปที่ 3.20 ค่าความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเมื่ออุณหภูมิเปลี่ยนไป

รูปที่ 3.20 เมื่อเปลี่ยนแปลงค่าของอุณหภูมิจาก $20^\circ C$ ถึง $100^\circ C$ ทำให้ค่าความต้านทานที่ได้จาก วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มในวิทยานิพนธ์นี้มีการเปลี่ยนแปลงไปด้วย ซึ่งการเปลี่ยนแปลงดังกล่าวเกิดจากผลกระทบของอุณหภูมิที่มีต่อค่าความคล่อง (μ) และค่าของแรงดันขีดเริ่ม (V_{TN}) ดังที่กล่าวมาแล้วในขณะที่

ความต้านทานที่ไม่ได้รับการชดเชยอุณหภูมิจะมีค่าความต้านทานเปลี่ยนแปลงประมาณ 30 % แต่เมื่อได้รับการชดเชยอุณหภูมิด้วยหลักการนี้ พบว่าที่แรงดันควบคุม $V_C = 5V$ จะมีค่าของความต้านทานเปลี่ยนแปลงไปประมาณ 23 % และยังพบอีกด้วยว่า เมื่อเพิ่มค่าของแรงดันควบคุมให้มีค่าสูงขึ้น $(V_C >> V_{TN})$ จะทำให้ผลกระทบของอุณหภูมิลดต่ำลง ซึ่งสอดคล้องกับผลการวิเคราะห์ทางทฤษฎี และตรงกับผลในสมการที่ (3.26)

3.9 บทสรุป

วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดัน เป็นอิสระจากแรงดันขีดเริ่มในวิทยานิพนธ์บทนี้ โดยใช้หลักการใหม่ ซึ่งทำการหักล้างความไม่เป็นเชิงเส้นของทรานซิสเตอร์แบบซีมอสในย่านไม่อิ่มตัว เมื่อทำการออกแบบให้ทรานซิสเตอร์ทำงานเป็นวงจรย่อยทั้งในช่วงนำกระแสอิ่มตัว และช่วงนำกระแสไม่อิ่มตัว ซึ่งประกอบด้วย วงจรกลับค่าแรงดัน วงจรลดทอนแรงดัน วงจรผลต่างแรงดัน โดยที่วงจรย่อยต่าง ๆ ทั้งหมดนี้ทำหน้าที่เป็นวงจรไบอัสให้กับทรานซิสเตอร์ที่เป็นความต้านทานซึ่งทำงานในช่วงนำกระแสไม่อิ่มตัว และหักล้างความไม่เป็นเชิงเส้นออกไป รวมถึงเทอมของแรงดันขีดเริ่มซึ่งเกี่ยวข้องกับอุณหภูมิ ผลจำลองการทำงานของวงจรที่ได้มีคุณสมบัติความเป็นเชิงเส้นดีและมีการชดเชยอุณหภูมิ โดยวงจรความต้านทานชนิดลอยตัวแบบปรับค่าได้ด้วยแรงดันนี้ใช้มอสทรานซิสเตอร์ทั้งหมด 17 ตัว ซึ่งประกอบด้วย NMOS จำนวน 12 ตัว และ PMOS จำนวน 4 ตัว สำหรับวงจรย่อยต่าง ๆ และNMOS อีก 1 ตัว สำหรับใช้ทำหน้าที่เป็นความต้านทาน ตลอดจนได้มีการจำลองการทำงานเปรียบเทียบในกรณีของการเปลี่ยนค่า Aspect Ratio (W/L) ของมอสทรานซิสเตอร์ที่ทำหน้าที่เป็นความต้านทาน ซึ่งจะให้ผลการจำลองที่ได้มีความแตกต่างกัน ผลการจำลองการทำงานอาศัยด้วยโปรแกรม PSpice โดยใช้แบบจำลอง (Model) ของ T14Y MOSIS Level 3 ขนาด $0.25 \mu m$

บทที่ 4

การประยุกต์ใช้งานวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน

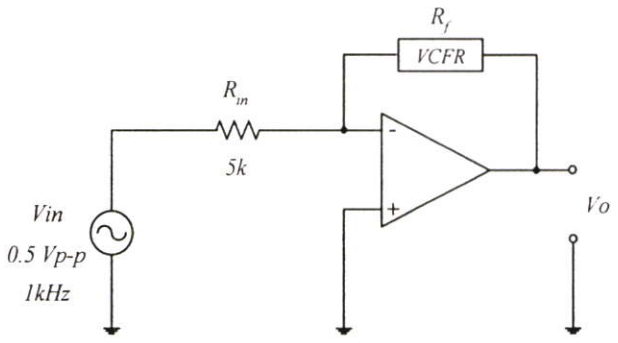
ในบทนี้จะกล่าวถึงการประยุกต์ใช้งาน วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันประกอบด้วย บทนำ วงจรขยายสัญญาณแบบกลับเฟส หลักการ และผลจำลองการทำงาน วงจรขยายสัญญาณแบบไม่กลับเฟส หลักการ และผลจำลองการทำงาน วงจรกรองความถี่ต่ำผ่านปรับค่าความถี่ได้ด้วยแรงดัน หลักการ และผลจำลองการทำงานและบทสรุป

4.1 บทนำ

ในการประมวลผลสัญญาณอนาลอกทั่ว ๆ ไปนั้น เช่น วงจรขยายแรงดัน (Voltage Amplifier) และวงจรกรองสัญญาณแบบต่าง ๆ (Analog Filter) ซึ่งประกอบไปด้วยอุปกรณ์หลายชนิด กล่าวคือ ตัวต้านทาน ตัวเก็บประจุ ขดลวดเหนี่ยวนำ ออปแอมป์ เป็นต้น มาประกอบรวมกันเป็นวงจรการประมวลผลสัญญาณอนาลอกดังกล่าว ซึ่งในทางปฏิบัตินั้น ขดลวดเหนี่ยวนำจะเป็นอุปกรณ์ที่ถูกหลีกเลี่ยงมากที่สุดเพราะมีขนาดใหญ่ ไม่สามารถนำมาสร้างเป็นวงจรรวมได้ ด้วยเหตุนี้จึงมีการออกแบบตัวกรองความถี่ และวงจรขยายแรงดันโดยปราศจากขดลวดเหนี่ยวนำ โดยจะใช้ตัวเก็บประจุแทนหรือสังเคราะห์ขดลวดเหนี่ยวนำจากอุปกรณ์อื่นแทน เช่น ทรานซิสเตอร์ ตัวเก็บประจุ ออปแอมป์ เป็นต้น แต่หลักการดังกล่าวอาจจะยังไม่สามารถใช้งานได้กว้างขวางเพราะไม่สามารถที่จะทำการปรับค่าได้ด้วยเหตุนี้วิทยานิพนธ์บทนี้จะขอเสนอวงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มจากวิทยานิพนธ์ในบทที่ 3 มาทำประยุกต์ใช้งานเป็นวงจรขยายสัญญาณโดยทำการแบ่งวงจรเป็น 2 วงจร คือ วงจรขยายสัญญาณแบบกลับเฟส (Inverting Circuit) และวงจรขยายสัญญาณแบบไม่กลับเฟส (Non-Inverting Circuit) นอกจากนี้วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม ยังสามารถที่จะประยุกต์ใช้เป็น วงจรกรองความถี่ต่ำผ่านปรับค่าความถี่ได้ด้วยแรงดัน ซึ่งในการประยุกต์ใช้งานสำหรับ วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่มจากวิทยานิพนธ์นี้ สามารถที่จะนำไปประกอบเป็นวงจรประมวลผลสัญญาณอนาลอกต่อไปได้

4.2 วงจรขยายสัญญาณแบบกลับเฟส

วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันจากวิทยานิพนธ์นี้ สามารถนำไปประยุกต์ใช้งานได้มากมาย ซึ่งในบทนี้จะนำวงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม มาประกอบเป็นวงจรขยายสัญญาณแบบกลับเฟส (Inverting Amplifier) ซึ่งวงจรขยายสัญญาณแบบกลับเฟส ที่สัญญาณทางเข้าจะถูกเชื่อมต่อผ่านตัวต้านทาน R_{in} ไปยังขั้วต่อกลับเฟสสัญญาณของออปแอมป์ และที่สัญญาณทางออกจะถูกเชื่อมต่อผ่านตัวต้านทาน R_f กลับไปยังขั้วต่อกลับเฟสสัญญาณ ขั้วต่อไม่กลับเฟสสัญญาณของออปแอมป์จะถูกต่อลงดิน สามารถแสดงได้ดังรูปที่ 4.1



รูปที่ 4.1 วงจรขยายสัญญาณแบบกลับเฟส

การหาค่าสัญญาณแรงดันที่เอาท์พุท (V_o) ของวงจรขยายสัญญาณแบบกลับเฟส ในรูปที่ 4.1 สามารถหาค่าได้ตามสมการดังนี้

จากรูปที่ 4.1
$$\frac{V_{in}}{R_{in}} + \frac{V_o}{R_f} = 0 \tag{4.1}$$

$$\frac{V_o}{V_{in}} = -\frac{R_f}{R_{in}} \tag{4.2}$$

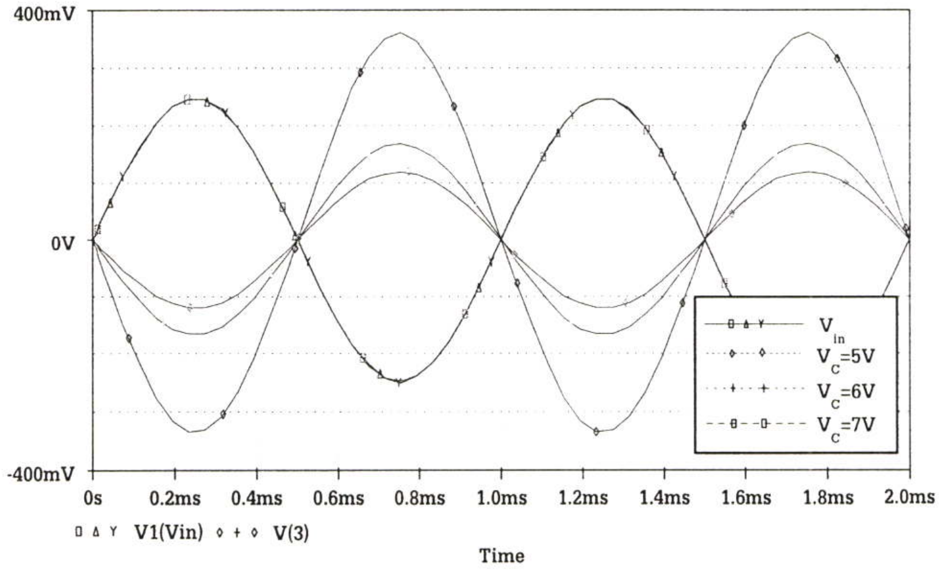
ดังนั้น
$$V_o = -\frac{R_f}{R_{in}} V_{in} \tag{4.3}$$

4.2.1 ผลการจำลองการทำงาน

จากรูปที่ 4.1 เป็นวงจรขยายสัญญาณแบบกลับเฟส โดยจำลองการทำงานของวงจรด้วยออปแอมป์ (Op-Amp) เบอร์ $\mu A741$ ซึ่งออปแอมป์เป็นอุปกรณ์ที่มีขั้วต่อทางเข้าสองขั้ว คือ ขั้วต่อ (+) และขั้วต่อ (-) หรือขั้วต่อไม่กลับขั้วสัญญาณ (Non-Inverting) และขั้วต่อกลับขั้วสัญญาณ (Inverting) อุปกรณ์ถูกต่อเข้ากับแหล่งจ่ายกำลังกระแสตรงด้วยสัญญาณ $(+V_{CC})$ และ $(-V_{CC})$ การอ้างอิงร่วม สำหรับค่าทางเข้า ค่าทางออก และแหล่งจ่ายกำลัง อยู่ทางด้านนอกของตัวออปแอมป์ เรียกว่ากราวด์ (Ground) และใช้ R_f แทนด้วยวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันเป็นตัวต้านทานป้อนกลับ ที่มีแหล่งจ่ายแรงดันอินพุทเป็นสัญญาณไซน์ที่มีขนาด $0.5V_{P-P}$ ที่ความถี่ $1kHz$ และค่าของ R_{in} ถูกแทนด้วยความต้านทานคงที่มีค่าเท่ากับ $5k\Omega$ การจำลองผลการทำงานโดยใช้โปรแกรม PSpice และใช้แบบจำลอง (Model) ของ T14Y MOSIS Level 3 ขนาด $0.25\mu m$ โดยมีค่าพารามิเตอร์ที่สำคัญ ๆ ดังแสดงในตารางที่ 4.1 ผลที่ได้จากการจำลองการทำงานของวงจรขยายสัญญาณแบบกลับเฟส เมื่อแทนค่า R_f ด้วยวงจรความต้านทานชนิดลอยตัวปรับค่าได้ แสดงดังรูปที่ 4.2

ตารางที่ 4.1 พารามิเตอร์การจำลองผลการประยุกต์ใช้เป็นวงจรขยายสัญญาณแบบกลับเฟส

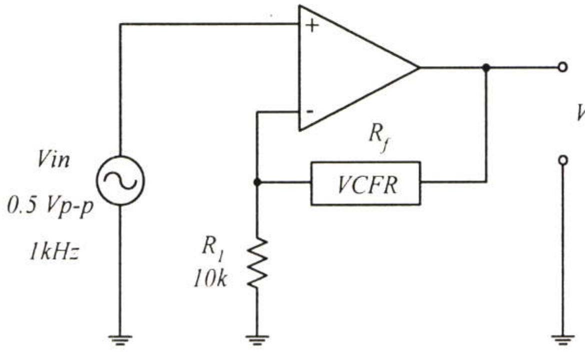
M_1	$10\mu m/10\mu m$
M_4, M_{10}	$3\mu m/1\mu m$
$M_2, M_3, M_5 - M_9, M_{11} - M_{17}$	$1\mu m/1\mu m$
V_{TN}	$0.42V$
V_{TP}	$-0.55V$
$\mu_N C_{OX}$	$250.1048\mu A/V^2$
$\mu_P C_{OX}$	$51.94153\mu A/V^2$
$VoltageSource$	$\pm 5V$
$V_{control}(V_C)$	$4V - 7V$
$Op - Amp$	$\mu A741$
R_{in}	$5k\Omega$
V_{in}	$0.5V_{P-P}, 1kHz$



รูปที่ 4.2 ผลการจำลองการทำงานของวงจรขยายสัญญาณแบบกลับเฟส

4.3 วงจรขยายสัญญาณแบบไม่กลับเฟส

วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันจากวิทยานิพนธ์นี้ สามารถนำไปประยุกต์ใช้งานได้มากมาย ซึ่งในบทนี้จะนำวงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม มาประกอบได้เป็นวงจรขยายสัญญาณแบบไม่กลับเฟส (Non-Inverting Amplifier) โดยที่สัญญาณที่ทางเข้าจะมาที่ขั้วต่อไม่กลับเฟสสัญญาณ ของตัวออปแอมป์ ขั้วต่อกลับเฟสสัญญาณจะถูกต่อเข้ากับขั้วสัญญาณทางออกผ่าน R_f และถูกต่อลงดินโดยผ่าน R_1 ดังแสดงในรูปที่ 4.3



รูปที่ 4.3 วงจรขยายสัญญาณแบบไม่กลับเฟส

การหาค่าสัญญาณแรงดันที่เอาท์พุท (V_o) ของวงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม ที่นำมาประยุกต์ใช้เป็นวงจรขยายสัญญาณแบบไม่กลับเฟส จากรูปที่ 4.3 สามารถหาค่าได้ตามสมการดังนี้

จากรูปที่ 4.3
$$V_{in} = \frac{R_1}{R_1 + R_f} V_o \tag{4.4}$$

$$V_o = \frac{R_1 + R_f}{R_1} V_{in} \tag{4.5}$$

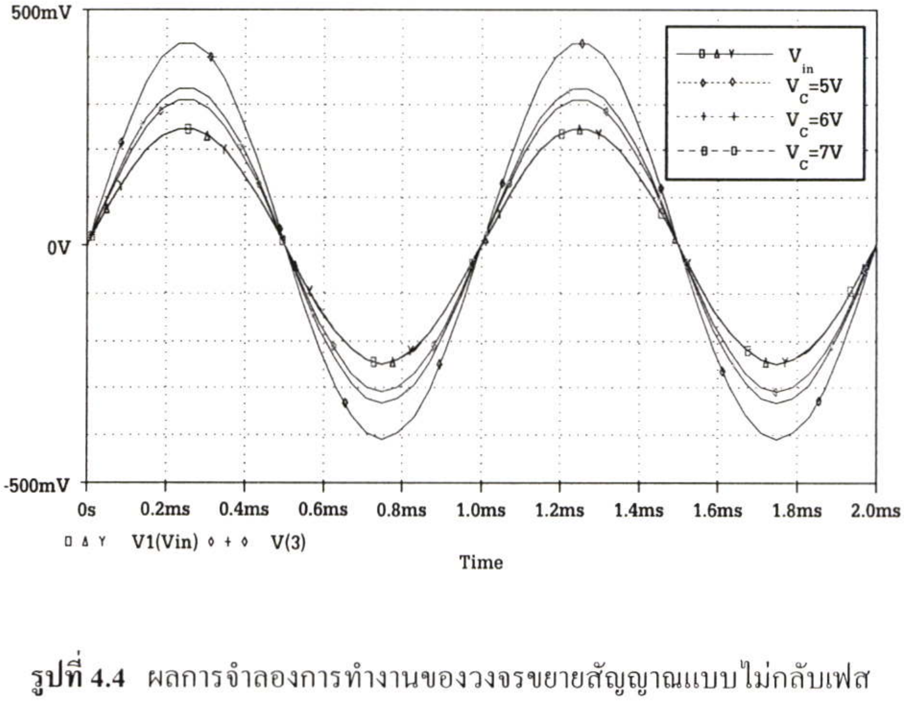
ดังนั้น
$$V_o = \left(1 + \frac{R_f}{R_1}\right) V_{in} \tag{4.6}$$

4.3.1 ผลการจำลองการทำงาน

จากรูปที่ 4.3 เป็นวงจรขยายสัญญาณแบบไม่กลับเฟสโดยจำลองการทำงานของวงจรด้วยออปแอมป์ (Op-Amp) เบอร์ $\mu A741$ ซึ่งออปแอมป์เป็นอุปกรณ์ที่มีขั้วต่อทางเข้าสองขั้ว คือ ขั้วต่อ (+) และขั้วต่อ (-) หรือขั้วต่อไม่กลับขั้วสัญญาณ (Non-Inverting) และขั้วต่อกลับขั้วสัญญาณ (Inverting) อุปกรณ์ถูกต่อเข้ากับแหล่งจ่ายกำลังกระแสตรงด้วยสัญญาณ $(+V_{CC})$ และ $(-V_{CC})$ การอ้างอิงร่วม สำหรับค่าทางเข้า ค่าทางออก และแหล่งจ่ายกำลัง อยู่ทางด้านนอกของตัวออปแอมป์ เรียกว่ากราวด์ (Ground) และใช้ R_f เป็นตัวต้านทานป้อนกลับสัญญาณที่ถูกแทนด้วยวงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม โดยมีแหล่งจ่ายแรงดันอินพุทเป็นสัญญาณไซน์ที่มีขนาด $0.5V_{P-P}$ ที่ความถี่ $1kHz$ และค่าของ R_1 ที่มีค่าความต้านทานคงที่มีค่าเท่ากับ $10k\Omega$ การจำลองผลการทำงานโดยใช้โปรแกรม PSpice และใช้แบบจำลอง (Model) ของ T14Y MOSIS Level 3 ขนาด $0.25\mu m$ โดยมีค่าพารามิเตอร์ที่สำคัญแสดงในตารางที่ 4.2 ผลที่ได้จากการจำลองการทำงานของวงจรขยายสัญญาณแบบไม่กลับเฟส เมื่อแทนค่า R_f ด้วยวงจรความต้านทานแบบลอยตัวปรับค่าได้แสดงดังรูปที่ 4.4

ตารางที่ 4.2 พารามิเตอร์การจำลองผลการประยุกต์ใช้เป็นวงจรขยายสัญญาณแบบไม่กลับเฟส

M_1	$10\mu m/10\mu m$
M_4, M_{10}	$3\mu m/1\mu m$
$M_2, M_3, M_5 - M_9, M_{11} - M_{17}$	$1\mu m/1\mu m$
V_{TN}	$0.42V$
V_{TP}	$-0.55V$
$\mu_N C_{OX}$	$250.1048\,\mu A/V^2$
$\mu_P C_{OX}$	$51.94153\,\mu A/V^2$
$VoltageSource$	$\pm 5V$
$V_{control}\,(V_C)$	$4V - 7V$
$Op - Amp$	$\mu A741$
R_1	$10k\Omega$
V_{in}	$0.5V_{P-P}, 1kHz$



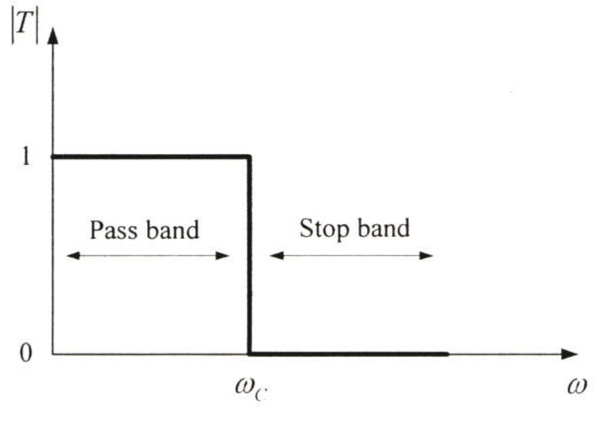
รูปที่ 4.4 ผลการจำลองการทำงานของวงจรขยายสัญญาณแบบไม่กลับเฟส

4.4 วงจรกรองความถี่ต่ำผ่านปรับค่าความถี่ได้ด้วยแรงดัน

วงจรกรองความถี่เป็นวงจรไฟฟ้าประเภทหนึ่ง ที่ตอบสนองต่อสัญญาณเข้ามาในลักษณะยอมเฉพาะสเปคตรัมของสัญญาณภายในช่วงที่กำหนดให้ผ่านวงจรไปได้ หรืออาจจะมีการขยายสัญญาณก่อนในกรณีวงจรกรองความถี่แบบแอคทีฟ และกันสเปคตรัมของสัญญาณที่นอกเหนือจากภายในช่วงที่ได้กำหนดไม่ให้ผ่านวงจรกรองความถี่ไปได้โดยมีทรานสเฟอร์ฟังก์ชั่นของวงจร $T_{(S)}$ เป็นตัวกำหนดช่วงผ่านและช่วงหยุด ในช่วงผ่านมักเรียกช่วงนี้ว่า แถบผ่าน (Pass band) และในช่วงลดทอนมักเรียกในช่วงนี้ว่า แถบหยุด (Stop band)

ในทางอุดมคติ ช่วงแถบผ่านจะมีค่าของ $\left|T_{(S)}\right| = 1$ ส่วนในช่วงของแถบหยุดจะมีค่าของ $\left|T_{(S)}\right| = 0$ ด้วยรูปแบบของแถบผ่านและแถบหยุดนี้ จึงมีวงจรกรองความถี่พื้นฐานเกิดขึ้น 4 ชนิด คือ วงจรกรองความถี่ต่ำผ่าน วงจรกรองความถี่สูงผ่าน วงจรกรองแถบความถี่ผ่านและวงจรกรองกำจัดแถบความถี่ เป็นต้น ในการประยุกต์ใช้งานวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอในวิทยานิพนธ์บทนี้ จะนำเสนอเฉพาะในส่วนของการประยุกต์ใช้วงจรกรองความถี่ต่ำผ่านปรับค่าความถี่ได้ด้วยแรงดันเท่านั้น

วงจรกรองความถี่ต่ำผ่าน (Low Pass Filter: LPF) เป็นวงจรที่มีช่วงความถี่ตั้งแต่ $\omega = 0$ ไปจนถึง $\omega = \omega_C$ ซึ่งเป็นแถบผ่าน และมีค่าความถี่ตั้งแต่ ω_C ไปจนถึงค่าเป็นอนันต์ (α) เป็นแถบหยุด โดยมีค่าของ ω_C เป็นค่าของความถี่คัทออฟ (Cutoff Frequency) ของวงจร รูปของการตอบสนองทางขนาดเชิงความถี่ของวงจรในทางอุดมคติ แสดงดังรูปที่ 4.5



รูปที่ 4.5 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองความถี่ต่ำผ่านในทางอุดมคติ

วงจรกรองความถี่ต่ำผ่าน ที่ใช้ RC ดังรูปที่ 4.6 สัญญาณเอาท์พุทจะเป็นแรงดันที่ตกคร่อมตัวเก็บประจุ สำหรับฟังก์ชั่นถ่ายโอนของวงจรคือ

$$\mathrm{H}(\omega) = \frac{V_o}{V_i} = \frac{1/j\omega C}{R + 1/j\omega C} = \frac{1}{1 + jRC} \tag{4.7}$$

จากสมการที่ (4.7) จะเห็นได้ว่าถ้าความถี่ $\omega = 0$ จะทำให้ C ประพฤติตัวเสมือนวงจรเปิด ทำให้ฟังก์ชั่นถ่ายโอน $\mathrm{H}(0) = 1$ และถ้าความถี่ $\omega = \infty$ จะทำให้ C ถูกลัดวงจรทำให้ฟังก์ชั่นถ่ายโอน $\mathrm{H}(\infty) = 0$ และสัญญาณที่มีความถี่ต่ำกว่าความถี่ตัด ω_C สามารถที่จะปรากฏด้านเอาท์พุทของวงจรได้ ส่วนสัญญาณที่มีความถี่สูงกว่าความถี่ตัด ω_C จะถูกดักเอาไว้ ที่ความถี่ตัด ω_C จะทำให้เห็นขนาดของจริงจากสมการที่ (4.7) เท่ากับขนาดของส่วนจินตภาพ ทำให้ขนาดของฟังก์ชั่นถ่ายโอน $|\mathrm{H}(\omega_C)|$ มีค่าได้ตามสมการ

$$|\mathrm{H}(\omega_C)| = \frac{1}{\sqrt{1 + \omega_C^2 R^2 C^2}} = \frac{1}{\sqrt{1+1}} = \frac{1}{\sqrt{2}} \tag{4.8}$$

สำหรับความถี่ตัด ω_C ของวงจรกรองความถี่ต่ำผ่านดังรูปที่ 4.6 จะมีค่าเป็น

$$\omega_C^2 R^2 C^2 = 1 \tag{4.9}$$

$$\omega_C^2 = \frac{1}{R^2 + C^2} \tag{4.10}$$

$$\omega_C = \frac{1}{RC} \tag{4.11}$$

สำหรับความถี่ตัด f_C ในหน่วย *Hz* จะเท่ากับ

$$\omega_C = 2\pi f_C = \frac{1}{RC} \tag{4.12}$$

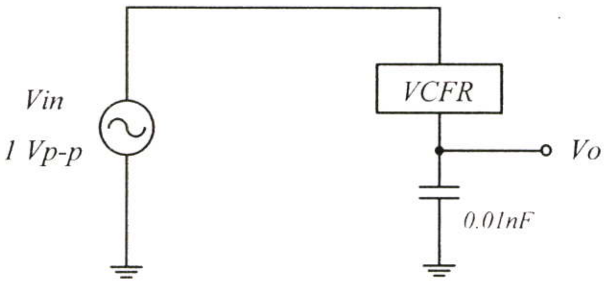
$$f_C = \frac{1}{2\pi RC} \tag{4.13}$$

4.4.1 ผลการจำลองการทำงาน

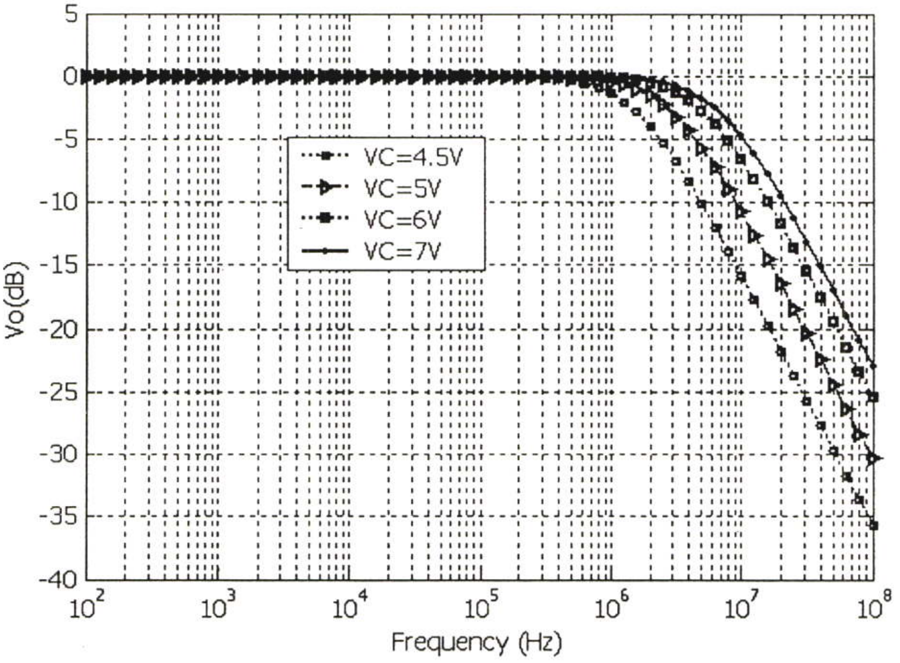
สำหรับการประยุกต์ใช้งาน วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่เสนอในวิทยานิพนธ์บทนี้ โดยทำการจำลองเป็นวงจรกรองความถี่ต่ำผ่านปรับค่าความถี่ได้ด้วยแรงดัน เพื่อดูช่วงความถี่ที่ใช้งาน ซึ่งทำการจำลองประกอบเป็นวงจรดังรูปที่ 4.6 กำหนดให้ V_{in} เป็นสัญญาณรูปไซน์ที่มีขนาด $1V_{P-P}$ และค่า $C = 0.01nF$ โดยทำการแปรค่าสำหรับแรงดันควบคุม $V_C = 4.5 - 7V$ การจำลองผลการทำงานด้วยโปรแกรม PSpice และใช้แบบจำลอง (Model) ของ T14Y MOSIS Level 3 ขนาด $0.25\mu m$ โดยมีค่าพารามิเตอร์ที่สำคัญ ๆ แสดงในตารางที่ 4.3 และของผลการจำลองของวงจรกรองความถี่ต่ำผ่านปรับค่าความถี่ได้ด้วยแรงดัน แสดงดังรูปที่ 4.7 ซึ่งเห็นได้อย่างชัดเจนสามารถใช้งานได้เป็นอย่างดี

ตารางที่ 4.3 พารามิเตอร์การจำลองผลการประยุกต์ใช้เป็นวงจรกรองความถี่ต่ำผ่านปรับค่าความถี่ได้ด้วยแรงดัน

M_1	$10\mu m/10\mu m$
M_4, M_{10}	$3\mu m/1\mu m$
$M_2, M_3, M_5 - M_9, M_{11} - M_{17}$	$1\mu m/1\mu m$
V_{TN}	$0.42V$
V_{TP}	$-0.55V$
$\mu_N C_{OX}$	$250.1048\,\mu A/V^2$
$\mu_P C_{OX}$	$51.94153\,\mu A/V^2$
$VoltageSource$	$\pm 5V$
$V_{control}(V_C)$	$4.5V - 7V$
C	$0.01nF$
V_{in}	$1V_{P-P}$



รูปที่ 4.6 วงจรกรองความถี่ต่ำผ่านปรับค่าความถี่ได้ด้วยแรงดัน



รูปที่ 4.7 ผลการจำลองการทำงานของวงจรกรองความถี่ต่ำผ่านปรับค่าความถี่ได้ด้วยแรงดัน

ตารางที่ 4.4 ค่าความถี่ตัดของวงจรกรองความถี่ต่ำผ่านปรับค่าความถี่ได้ด้วยแรงดัน เมื่อแปรค่าแรงดันควบคุมตั้งแต่ $V_C = 4.5 - 7V$

$V_{C=4.5V} \approx 117.649MHz$
$V_{C=5V} \approx 162.841MHz$
$V_{C=6V} \approx 231.583MHz$
$V_{C=7V} \approx 287.923MHz$

4.5 บทสรุป

วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน ที่นำเสนอในวิทยานิพนธ์ในบทนี้ (Voltage Controlled Floating Resistance Circuit: VCFR) เป็นวงจรที่มีประโยชน์มากในวงจรรวมด้านการประมวลสัญญาณทางอนาลอก การประยุกต์ใช้งานมีกันอย่างกว้างขวางในหลายสาขาทั้งในด้านโทรคมนาคม หรืออิเล็กทรอนิกส์ต่าง ๆ ซึ่งในบทนี้ได้นำวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน มาประยุกต์ในการใช้งานเป็น วงจรขยายสัญญาณ (Amplifier) อาทิเช่น วงจรขยายสัญญาณแบบกลับเฟส (Inverting Amplifier), วงจรขยายสัญญาณแบบไม่กลับเฟส (Non-Inverting Amplifier) ตลอดจนยังนำมาประยุกต์ใช้งานเป็น วงจรกรองความถี่ต่ำผ่านปรับค่าความถี่ได้ด้วยแรงดัน (Low Pass Filter: LPF) ซึ่งในการประยุกต์ใช้งานทั้งหมดอาศัยการจำลองผลการทำงานด้วยโปรแกรม PSpice และใช้แบบจำลอง (Model) ของ T14Y MOSIS Level 3 ขนาด $0.25\mu m$

บทที่ 5
บทสรุปผลการวิจัย และข้อเสนอแนะ

ในบทนี้จะกล่าวถึง บทสรุปผลการวิจัยและข้อเสนอแนะ ประกอบด้วย บทนำและปัญหาที่เกิดขึ้นตลอดจนแนวทางในการแก้ไข

5.1 บทนำ

วิทยานิพนธ์ฉบับนี้ได้นำเสนอ วงจรความต้านทานชนิดลอยตัวแบบซีมอสปรับค่าได้ด้วยแรงดันเป็นอิสระจากแรงดันขีดเริ่ม (VCFR: Voltage Controlled Floating Resistance Circuit) โดยใช้หลักการใหม่ โดยใช้เทคนิคการหักล้างความไม่เป็นเชิงเส้นของมอสทรานซิสเตอร์ ในช่วงนำกระแสไม่อิ่มตัว และออกแบบให้มอสทรานซิสเตอร์ทำงานเป็นวงจรย่อยต่าง ๆ ทั้งในช่วงนำกระแสอิ่มตัวและช่วงนำกระแสไม่อิ่มตัว วงจรย่อยต่าง ๆ ประกอบด้วย วงจรกลับค่าแรงดัน วงจรลดทอนแรงดันและวงจรผลต่างแรงดัน ซึ่งทำหน้าที่เป็นวงจรไบอัสสำหรับมอสทรานซิสเตอร์ที่ทำงานเป็นความต้านทาน และมีการหักล้างความไม่เป็นเชิงเส้นออกไป รวมถึงในเทอมของแรงดันขีดเริ่มที่เกี่ยวข้องกับอุณหภูมิ ทำให้วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่ได้ มีคุณสมบัติความเป็นเชิงเส้นดี มีการชดเชยของอุณหภูมิ และสามารถนำวงจรดังกล่าวไปประยุกต์ใช้งานทางด้านโทรคมนาคมหรืออิเล็กทรอนิกส์ ได้เป็นอย่างดี

วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันนั้น ใช้เทคโนโลยี CMOS ขนาด $0.25\mu m$ และใช้แบบจำลอง Model ของ T14Y MOSIS Level 3 การออกแบบวงจรดังกล่าวจะใช้แหล่งจ่ายแรงดัน $\pm 5V$ ซึ่งวงจรภายในจะประกอบด้วยมอสทรานซิสเตอร์จำนวน 17 ตัว โดยแบ่งออกได้เป็น มอสทรานซิสเตอร์ชนิด NMOS 12 ตัว และชนิด PMOS 4 ตัว มีหน้าที่เป็นวงจรย่อยทั้งในช่วงนำกระแสอิ่มตัว และช่วงนำกระแสไม่อิ่มตัว เพื่อสร้างแรงดันไบอัสให้กับมอสทรานซิสเตอร์ชนิด NMOS อีก 1 ตัว ทำงานเป็นความต้านทานทำงานในช่วงนำกระแสไม่อิ่มตัว ซึ่งมีค่า Aspect Ratio ของ (W/L) ดังนี้ สำหรับมอสทรานซิสเตอร์ $(M_1 = 10\mu m/10\mu m)$, มอสทรานซิสเตอร์ $(M_4, M_{10} = 3\mu m/1\mu m)$ และมอสทรานซิสเตอร์ที่เหลือใช้ค่า $(1\mu m/1\mu m)$ และแรงดันควบคุม $(V_C = 4V - 7V)$ และแรงดันในการไบอัสเพิ่ม $(V_K = 2.8V)$ จากเงื่อนไขดังกล่าวทำให้มอสทรานซิสเตอร์ มีคุณสมบัติทำงานเป็นความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน โดยแรงดันที่ขาเกทจะมีค่าตามที่ได้ออกแบบวงจรไว้ เป็นผลทำให้ค่าของแรงดันอินพุทปฏิบัติงานมีค่าอยู่ที่ $(V_{D1} \leq 1.2V)$ ซึ่งจะทำให้มอสทรานซิสเตอร์มีคุณสมบัติทำงานเป็น

ความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน โดยอยู่ภายใต้เงื่อนไขการทำงานช่วงนำกระแสไม่อิ่มตัว ผลตอบสนองความถี่ของวงจรที่คำนวณได้อยู่ที่ $f_{-3dB} \approx 232.43MHz$ และวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอใช้กำลังงานประมาณ $0.3mW$

ผลจำลองของวงจรได้ทำการจำลองเปรียบเทียบการทำงานเป็น 2 กรณี คือ กรณีที่มอสทรานซิสเตอร์ $\left(M_1 = 10\mu m/10\mu m\right)$ และกรณีที่ $\left(M_1 = 1\mu m/1\mu m\right)$ ผลลัพธ์ที่ได้ในกรณีที่มอสทรานซิสเตอร์ $\left(M_1 = 10\mu m/10\mu m\right)$ จะทำให้วงจรความต้านทานที่ได้ มีความเป็นเชิงเส้นมากกว่าและค่าความผิดพลาดเชิงเส้น (Linearity Error) จะมีค่าน้อยกว่า เมื่อเทียบกับกรณีที่ $\left(M_1 = 1\mu m/1\mu m\right)$ เนื่องจากการออกแบบวงจรนี้ เพื่อการหลีกเลี่ยงในความไม่เป็นเชิงเส้นของทรานซิสเตอร์ที่เกิดจากผลกระทบของความยาวของแชนแนล (Channel Length Modulation: λ) เมื่อออกแบบให้ค่าของ $L > 8\mu m$ จะทำให้ค่าของ $\lambda << 1$ [13] ส่วนกรณีที่มอสทรานซิสเตอร์ $\left(M_1 = 1\mu m/1\mu m\right)$ จะให้ผลตอบสนองความถี่ของวงจรได้สูงกว่ากรณีที่ $\left(M_1 = 10\mu m/10\mu m\right)$

การประยุกต์ใช้งาน วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน ที่นำเสนอนั้นถูกประยุกต์ใช้งานเป็น วงจรขยายสัญญาณ (Amplifier) อาทิเช่น วงจรขยายสัญญาณแบบกลับเฟส (Inverting Amplifier), วงจรขยายสัญญาณแบบไม่กลับเฟส (Non-Inverting Amplifier) และวงจรกรองความถี่ต่ำผ่านปรับค่าความถี่ได้ด้วยแรงดัน (Low Pass Filter: LPF) สามารถปรับค่าความถี่ตอบสนองได้ ผลลัพธ์ที่ได้จากการประยุกต์ใช้งานเป็นไปตามทฤษฎีและเป็นที่น่าพอใจ

โดยภาพรวมของวงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน (VCFR) เป็นวงจรที่ได้รับการปรับปรุงและพัฒนามาจากงานวิจัยก่อน ๆ ซึ่งมีความเป็นเชิงเส้นต่ำ และไม่ใช้แรงดันควบคุม การควบคุมไม่เป็นเชิงเส้นในขณะที่ความต้านทานเปลี่ยนแปลง วงจรที่ออกแบบขึ้นมาใหม่นี้จะมีความเป็นเชิงเส้นสูงมากและการตอบสนองต่อความถี่สูงดี โดยวิทยานิพนธ์ฉบับนี้ได้นำมาประยุกต์เป็น วงจรขยายสัญญาณแบบกลับเฟส วงจรขยายสัญญาณแบบไม่กลับเฟส และวงจรกรองความถี่ต่ำผ่านปรับค่าความถี่ได้ด้วยแรงดัน นอกจากนี้ยังสามารถนำไปประยุกต์ใช้งานได้อย่างกว้างขวางในด้านการประมวลผลสัญญาณอนาลอก เป็นต้น

5.2 ปัญหาที่เกิดขึ้นและแนวทางแก้ไข

ในวิทยานิพนธ์ฉบับนี้แม้ว่าจะมีผลการจำลองการทำงานใกล้เคียงกับทางทฤษฎีมากก็ตาม แต่ก็ไม่สามารถหลีกเลี่ยงการประสบปัญหาไปได้ ซึ่งเป็นปัญหาและข้อจำกัดเล็กน้อย พอที่จะแก้ไขได้ โดยแบ่งปัญหา และข้อจำกัดที่เกิดขึ้น ตลอดจนแนวทางที่จะแก้ไขต่อไป คือ

วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอ มอสทรานซิสเตอร์ M_1 ที่มีคุณสมบัติทำงานเป็นความต้านทาน และจะต้องทำงานอยู่ภายใต้เงื่อนไขการทำงานในช่วงนำกระแสไม่อิ่มตัว $(V_{GS} - V_{TN}) > V_{DS}$ โดยแรงดันที่ขาเกท-ซอส (V_{GS}) ต้องมีค่ามากกว่าแรงดันที่ขาเดรน-ซอส(V_{DS}) ประมาณ $1V$ ทำให้ค่าของแรงดันควบคุม (V_C) จะต้องมีค่าแรงดันตั้งแต่ $3.8V$ ขึ้นไป ถึงจะต้องทำงานอยู่ภายใต้เงื่อนไขดังกล่าว

แนวทางแก้ไข จากเงื่อนไขคุณสมบัติของมอสทรานซิสเตอร์ ควรเลือกใช้แรงดันไฟเลี้ยงให้เหมาะสมกับงานที่จะนำไปประยุกต์ใช้ ซึ่งในวิทยานิพนธ์ฉบับนี้ทำการเลือกใช้แรงดันไฟเลี้ยง $(\pm 5V)$ ดังนั้นการกำหนดแรงดันควบคุม (V_C) จะมีค่าแรงดันตั้งแต่ $4V$ ถึง $7V$ มีผลทำให้แรงดัน (V_{D1}) ต้องมีแรงดันอยู่ในช่วง $1.2V$ ถึง $4.2V$ จึงทำให้มอสทรานซิสเตอร์ M_1 อยู่ภายใต้เงื่อนไขการทำงานของช่วงนำกระแสไม่อิ่มตัว $(V_{GS} - V_{TN}) > V_{DS}$

มอสทรานซิสเตอร์ M_1 มีค่าของ Aspect Ratio(W/L) อยู่ที่ $(M_1 = 10\mu m/10\mu m)$ ซึ่งจะเห็นว่าค่าของ(W/L) มีค่ากว้างและยาวมากกว่าปกติ เนื่องจากการหลีกเลี่ยงความไม่เป็นเชิงเส้นของทรานซิสเตอร์ที่เกิดจากผลกระทบของความยาวแชนแนล (Channel Length Modulation: λ)

แนวทางแก้ไข เพื่อการหลีกเลี่ยงในความไม่เป็นเชิงเส้นของมอสทรานซิสเตอร์ ที่เกิดจากผลกระทบของความยาวของแชนแนล (Channel Length Modulation: λ) ในการออกแบบวงจรควรที่จะกำหนดให้ค่าของ L ไม่น้อยกว่า $8\mu m$ ถึงจะทำให้ค่าของ λ น้อยกว่า 1 มาก ๆ [13] ซึ่งจะทำให้สมการกระแสเดรนของวงจรทรานซิสเตอร์ที่เป็นความต้านทาน ทำงานในช่วงนำกระแสไม่อิ่มตัวมีค่าเป็น $I_D = k_n V_C V_{DS}$ เมื่อเขียนในรูปของความต้านทานจะได้ $R_{eq} = \dfrac{V_{DS}}{I_D} = \dfrac{1}{k_n V_C}$

ถึงแม้ว่าผลกระทบทางอุณหภูมิจะลดลงจากการชดเชย ด้วยหลักการหักล้างแรงดันขีดเริ่ม (V_T) แต่ก็ยังไม่สามารถที่จะทำให้ผลกระทบของอุณหภูมิหายไปได้ทั้งหมด เพราะตัวแปรของอุณหภูมิยังแฝงอยู่ในค่าของความคล่อง(μ) อีกส่วนหนึ่ง

แนวทางแก้ไข จากผลกระทบทางอุณหภูมิที่ยังแฝงอยู่ในค่าของความคล่อง (μ) สามารถหักล้างลงไปได้ เมื่อนำไปใช้งานร่วมกับวงจรที่มีเอาท์พุทเป็นแบบกระแส Single-End เช่น วงจรเปลี่ยนแรงดันเป็นกระแส (V-I) โดยมีผลกระทบทางอุณหภูมิเป็นส่วนกลับกัน [13] ซึ่งจะทำให้แรงดันเอาท์พุทไม่เปลี่ยนแปลงในเชิงของค่าความคล่อง (μ) จากการคำนวณเมื่ออุณหภูมิรอบ ๆ ห้องเปลี่ยนแปลงไป 10 องศา ขณะที่ค่าของ k_3 มีค่าเท่ากับ 1.5 ทำให้ค่าของกระแสเดรนมีค่าการเปลี่ยนแปลงอยู่ในช่วงระหว่าง 4.79 ถึง 6.34 %

บรรณานุกรม

[1] K. Dejhan, P. Prommee, L. Yuttasukprasert, M. Somdulyakanok, **A Compensated Temperature CMOS Voltage-Controlled Grounded Resistance Circuit.** Proc. of IEEE TENCON 2004, Chieang Mai, Thailand, Nov. 21-24, 2004.

[2] K. Dejhan, C. Soonyeekan, P. Prommee, P. Tooprakai, F. Cheevasuvit and E. Prommas, **A high performance MOSFET voltage-controlled floating resistance circuit.** Proc of 7th International Symposium on IC Technology, System and Applications : *ISIC-97,* Singapore, September 10-12, 1997.

[3] M.Banu and Y. Tsividis, **Floating Voltage-Controlled Resistors in MOS Technology.** Electron. Lett., Vol.18, pp.678-679, July 1982.

[4] M. Kushima, M. Inaba, K. Tanno and O. Ishizuka, **Design of a Floating Node Voltage - Controlled Linear Variable Resistor Circuit.** Proc 47th IEEE International Midwest Symposium on Circuit and System: (MWSCAS 2004), Hiroshima, Japan, July 25-28, 2004.

[5] Y. H. Kim and S.B Park, **A New Floating Voltage-Controlled CMOS Resistor Linear over a Wide Input Voltage Range.** IEEE Trans .Circuits Syst., Vol.41, pp.1912-1915, April. 1991.

[6] S. P. Singh, J.V. Hanson and J. Vlach, **A New Floating Resistor for CMOS Technology.** IEEE Trans. Circuits Syst., Vol.CAS-36, pp.1217-1220, Sep. 1989.

[7] K. Nagaraj, **New CMOS Floating Voltage-Controlled Resistor.** Electron. Lett., Vol.22, pp.667-668, June 1986.

[8] G. Wilson, P.K. Chan**, Analysis of nonlinearities in Floating resistor networks.** IEE Proc., Part.G, Vol.141, No.2, pp.82-88, April, 1994.

[9] R. Senani**, Realisation of linear voltage-controlled resistance in floating.** form Electron. Lett., Vol.30, No. 23, pp.1909-1911, Nov. 1994.

[10] G. Wilson and P.K Chan, **Floating CMOS Resistor.** Electron. Lett., Vol.29, No.3, pp.306-307, Nov. 1994.

[11] R. Gregorian and G.C. Temes, **Analog MOS Integrated Circuit for Signal Processing.** John Wiley&Sons, Inc., 1986.

[12] P.E. Allen and D. R. Holberg, **CMOS Analog Circuit Design.** Holt Rinehart and Winston. Inc., 1987.

[13] Z. Wang, **A CMOS Four-Quadrant Analog Multiplier with Single-Ended Voltage Output and Improved Temperature Performance.** IEEE J. Solid-State Circuit, Vol.26, pp.1293-1301, Sep. 1991.

[14] H.Shichman and D.A.Hodges, **Modeling and Simulation of Insulated-Gate Field-Effect Transistor Switching Circuits.** IEEE J. Solid-State Circuit, Vol.SC-3, pp.285-289, Sept.1968.

[15] C.T.Sah, **Characteristic of the Metal-Oxide-Semiconductor Tansistor.** IEEE Trans. Electron Devices, Vol. ED-11, pp. 324-345, July. 1964.

[16] S. Qin and R.L. Geiger, **A ±5-V Analog Multiplier.** IEEE J. Solid-State Circuit, Vol.SC-22 , pp.1143-1146, Dec.1987.

[17] J.L. Pennock, **CMOS Triode Transconductor for Continuous-Time Active Integrated Filters.** Electron. Lett., Vol.21, pp.817-818, Aug. 1985.

[18] I. S. Han and S. B. Park, **Voltage-Controlled Linear Resistor by Two MOS Transistor and its Application to Active RC Filter MOS Integration.** Proc. IEEE, Vol. 72, pp.1655-1657, Nov. 1984.

[19] K. Nay and A. Budak, **A Voltage-Controlled Resistance with Wide Dynamic Range and Low Distortion.** IEEE Trans. Circuits Syst., Vol.CAS-30, pp.770-772, Oct. 1981.

[20] G. Moon, M. E. Zoghoul and R. W. Newcomb, **An Enhancement-Mode MOS Voltage-Controlled Linear Resistor with Large Dynamic Range.** IEEE Trans. Circuits Syst., Vol.CAS-37, pp.1284-1288, Jan. 1990.

[21] P. M. van Peteghem and G. L. Rice, **New CMOS Resistor implementation for Linear IC Application.** Electron. Lett., Vol.24, pp.288-290, March. 1988.

[22] G. Wilson and P.K Chan, **Novel Voltage-Controlled Grounded Resistor.** Electron. Lett., Vol.25, pp.1725-1726, Dec. 1989.

[23] Z. Wang, **Novel Voltage-Controlled Grounded Resistor.** Electron. Lett., Vol.26, pp.1711-1712, Sep. 1986.

[24] J. Silva-Martinez, M. Steyaert and W. Sansen, **Very Linear CMOS Floating Resistor.** Electron. Lett., Vol.26, pp.1610-1611, June. 1990.

[25] Z. Wang, **Novel Electronically-Controlled Floating Resistors Using MOS Transistor Operating in Saturation.** Electron. Lett., Vol.27, pp.188-189, June. 1991.

[26] S. Liu and L. W. Nagel, **Small-Signal MOSFET Models for Circuit Design.** IEEE J. Solid-State Circuits Vol.SC-17, pp.983-998, Dec. 1982.

[27] R. L. Geiger, P. E. Allen and N. R. Strader, **VLSI Design Techniques for Analog and Digital Circuir.** McGraw-Hill Publishing Company, 1990.

[28] P. R. Gray and R. G. Meyer, **Analysis and Design of Analog Integrated Circuits.** 2nd Edition John Wiley & Sons. Inc., 1984.

[29] R. A. Gayakwad, **Op-Amps and Linear Integrated Circuit.** Prentice Hall, Inc., 1988

[30] G. W. Roberts and Adel S. Sedra, **Spice for Microeletronic Circuits.** 3rd Edition, Saunders College Publishing, 1992.

[31] A. B. Williams, **Electronic Filter Design Handbook.** McGraw-Hill Book Publishing Company, 1981.

[32] L. P. Huelsman, **Active RC Filter: Theory and Application.** Dowden, Hutchinson&Ross Inc., 1976

[33] L. P. Huelsman, **Active and Passive Analog Filter Design.** McGraw-Hill Inc., 1993.

[34] P. E. Allen and D. R. Holberg, **CMOS Analog Circuit Design.** Holt Rinehart and Winston, Inc., 1987

[35] K. R. Laker and W. M. C. Sansen, **Design of Analog Integrated Circuits and System.** McGraw-Hill Inc., 1994.

[36] C. W. Kim and S. B. Park, **New Four-Quadrant CMOS Analog Multiplier.** Electron. Lett., Vol.23, pp.1268-1270, Nov. 1987.

ภาคผนวก

ภาคผนวก ก.

โปรแกรม PSpice ที่ใช้วิเคราะห์ในวิทยานิพนธ์

โปรแกรมสำหรับการวิเคราะห์หาคุณสมบัติทางไฟตรงของวงจรความต้านทานที่นำเสนอ

The CMOS Voltage Floating Controlled Resistor: (DC Characteristic)

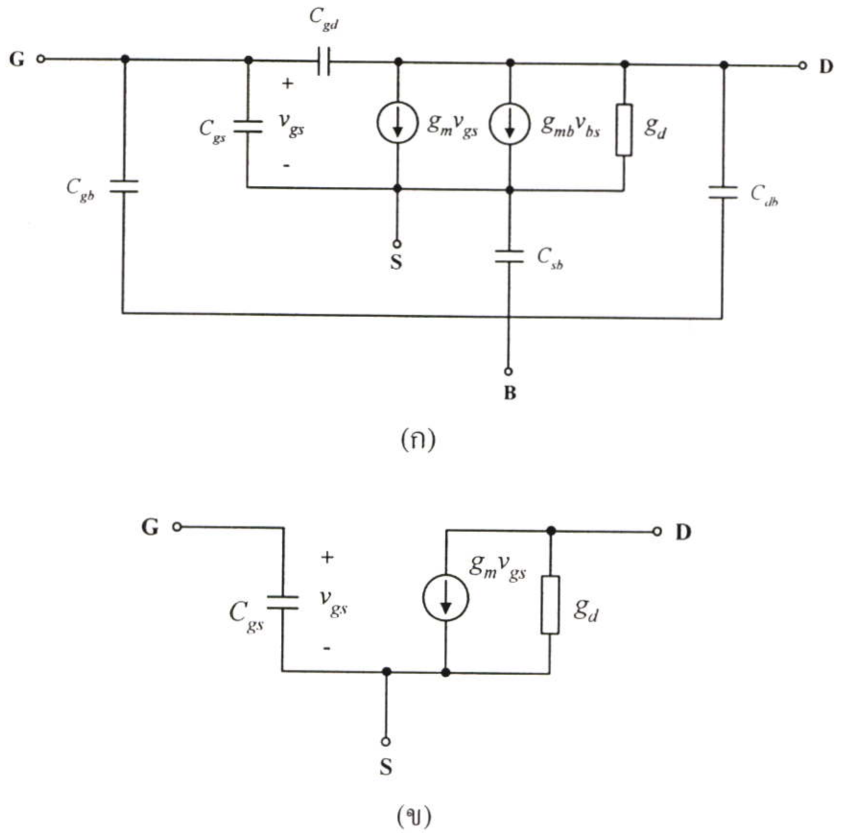
```
VDD     1    0    DC  5V
VSS     10   0    DC -5V
VDS     100  0    DC  0V
EVIN+   3    0    100 0  0.5V
EVIN-   2    0    100 0 -0.5V
VC      12   0    DC 4V
VB      13   0    DC 2.8V
M1      3    14   2    10   NMOS1 W=10U L=10U
M2      1    1    4    4    NMOS1 W=1U  L=1U
M3      4    2    10   10   NMOS1 W=1U  L=1U
M4      1    4    5    5    NMOS1 W=3U  L=1U
M5      5    4    10   10   NMOS1 W=1U  L=1U
M6      1    1    6    6    NMOS1 W=1U  L=1U
M7      6    5    10   10   NMOS1 W=1U  L=1U
M8      1    1    7    7    NMOS1 W=1U  L=1U
M9      7    3    10   10   NMOS1 W=1U  L=1U
M10     1    7    8    8    NMOS1 W=3U  L=1U
M11     8    7    10   10   NMOS1 W=1U  L=1U
M12     9    6    1    1    PMOS1 W=1U  L=1U
M13     10   8    9    9    PMOS1 W=1U  L=1U
M14     1    12   11   11   NMOS1 W=1U  L=1U
M15     11   9    10   10   NMOS1 W=1U  L=1U
M16     14   13   1    1    PMOS1 W=1U  L=1U
M17     10   11   14   14   PMOS1 W=1U  L=1U

***************************0.25um*************************************
* LOT: T14Y MOSIS          WAF: 03
* DIE: N_Area_Fring        DEV: N3740/10
* Temp= 27
.MODEL NMOS1 NMOS          (LEVEL = 3
+ TOX = 5.7E-9             NSUB = 1E17             GAMMA = 0.4317311
+ PHI = 0.7                VTO = 0.4238252         DELTA = 0
+ UO = 425.6466519         ETA = 0                 THETA = 0.1754054
+ KP = 2.501048E-4         VMAX = 8.287851E4       KAPPA = 0.1686779
+ RSH = 4.062439E-3        NFS = 1E12              TPG = 1
+ XJ = 3E-7                LD = 3.162278E-11       WD = 1.232881E-8
+ CGDO = 6.2E-10           CGSO = 6.2E-10          CGBO = 1E-10
+ CJ = 1.81211E-3          PB = 0.5                MJ = 0.3282553
+ CJSW = 5.341337E-10      MJSW = 0.5)
.MODEL PMOS1 PMOS  (LEVEL = 3
+ TOX = 5.7E-9             NSUB = 1E17             GAMMA = 0.6348369
+ PHI = 0.7                VTO = -0.5536085        DELTA = 0
+ UO = 250                 ETA = 0                 THETA = 0.1573195
+ KP = 5.194153E-5         VMAX = 2.295325E5       KAPPA  = 0.7448494
+ RSH = 30.0776952         NFS = 1E12              TPG = -1
+ XJ = 2E-7                LD = 9.968346E-13       WD = 5.475113E-9
+ CGDO = 6.66E-10          CGSO = 6.66E-10         CGBO = 1E-10
+ CJ = 1.893569E-3         PB = 0.9906013          MJ = 0.4664287
+ CJSW = 3.625544E-10      MJSW = 0.5)
**************************0.25um*************************************

.DC VDS -1  1   0.1      VC 4    7    0.5
.PROBE
.END
```

ภาคผนวก ข.

การวิเคราะห์สมรรถนะของวงจรกลุ่มย่อย

ข 1 แบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์

มอสทรานซิสเตอร์ เป็นทรานซิสเตอร์ที่มีคุณสมบัติคล้ายกับไบโพล่าร์ทรานซิสเตอร์ แต่มีความต่างกัน คือ มอสทรานซิสเตอร์จะมีการทำงานในช่วงนำกระแสไม่อิ่มตัว (Ohmic Region) และในช่วงนำกระแสอิ่มตัว (Saturation Region) แบบจำลองสัญญาณขนาดเล็กของอุปกรณ์นี้ปกติจะแสดงดังรูปที่ ข 1(ก) ซึ่งในกรณีของมอสทรานซิสเตอร์ทำงานในช่วงนำกระแสอิ่มตัว จะเป็นผลทำให้ช่องสนามไฟฟ้า (Channel) ที่ขาเดรนมีความแคบมาก ในช่วงนำกระแสอิ่มตัวนี้แรงดันที่ขาเดรนจะมีผลกระทบกับประจุไฟฟ้าที่ขาเกท และช่องสนามไฟฟ้าน้อยมาก ด้วยเหตุนี้เองอาจกล่าวได้ว่า ตัวเก็บประจุ C_{gd} มีค่าน้อยมากสามารถประมาณได้ว่าเท่ากับศูนย์ ส่วนตัวเก็บประจุ C_{db} และ C_{gb} เป็นตัวเก็บประจุแอบแฝงมีค่าน้อยมาก และในการใช้งานมอสทรานซิสเตอร์ในช่วงนำกระแสอิ่มตัวในวิทยานิพนธ์จะทำการต่อฐานรอง (Body) เข้ากับขาซอส ทำให้ตัวเก็บประจุ C_{sb} จะมีค่าเท่ากับศูนย์ [36] ซึ่งแบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ที่ทำงานในช่วงนำกระแสอิ่มตัว แสดงไว้ดังรูปที่ ข 1(ข)



รูปที่ ข 1.1 (ก) แบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ (ข) แบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ช่วงนำกระแสอิ่มตัว

แบบจำลองสำหรับการเลียนแบบการทำงานด้วย PSpice

THE CMOS VOLTAGE FLOATING CONTROLLED RESISTOR

**************** MOSFET MODEL PARAMETERS *****************

	NMOS1	PMOS1
	NMOS	PMOS
LEVEL	3	3
TPG	-1	
L	100.000000E-06	100.000000E-06
W	100.000000E-06	100.000000E-06
LD	31.622780E-12	996.834600E-15
WD	12.328810E-09	5.475113E-09
VTO	.423825	-.553608
KP	250.104800E-06	51.941530E-06
GAMMA	.431731	.634837
PHI	.7	.7
LAMBDA	0	0
RSH	4.062439E-03	30.0777
IS	10.000000E-15	10.000000E-15
JS	0	0
PB	.5	.990601
PBSW	.5	.990601
CJ	1.812110E-03	1.893569E-03
CJSW	534.133700E-12	362.554400E-12
MJ	.328255	.466429
MJSW	.5	.5
CGSO	620.000000E-12	666.000000E-12
CGDO	620.000000E-12	666.000000E-12
CGBO	100.000000E-12	100.000000E-12
NSUB	100.000000E+15	100.000000E+15
NFS	1.000000E+12	1.000000E+12
TOX	5.700000E-09	5.700000E-09
XJ	300.000000E-09	200.000000E-09
UO	425.6466	250
UCRIT	10.000000E+03	10.000000E+03
VMAX	82.878510E+03	229.532500E+03
DELTA	0	0
THETA	.175405	.15732
ETA	0	0
KAPPA	.168678	.744849
DIOMOD	1	1
VFB	0	0
LETA	0	0
WETA	0	0
U0	0	0
TEMP	0	0
VDD	0	0
XPART	0	0

THE CMOS VOLTAGE FLOATING CONTROLLED RESISTOR
**** SMALL SIGNAL BIAS SOLUTION TEMPERATURE = 27.000 DEG C
****

NODE	VOLTAGE	NODE	VOLTAGE	NODE	VOLTAGE	NODE	VOLTAGE
(1)	5.0000	(2)	0.0000	(3)	-8.069E-09	(4)	0.0000
(5)	-2.2989	(6)	2.1957	(7)	7.262E-09	(8)	-2.2989
(9)	.4919	(10)	-5.0000	(11)	1.3267	(12)	7.0000
(13)	2.8000	(14)	3.4683	(200)	0.0000		

VOLTAGE SOURCE CURRENTS

NAME	CURRENT
VDD	-3.757E-03
VSS	3.757E-03
VGround	-8.406E-12
VC	0.000E+00
VB	0.000E+00
Vin	-1.614E-12

TOTAL POWER DISSIPATION 3.76E-02 WATTS

**** OPERATING POINT INFORMATION TEMPERATURE = 27.000 DEG C ****
**** MOSFETS ****

NAME	M1	M2	M3	M4	M5
MODEL	NMOS1	NMOS1	NMOS1	NMOS1	NMOS1
ID	1.61E-12	6.65E-04	6.65E-04	6.34E-04	6.34E-04
VGS	3.47E+00	5.00E+00	5.00E+00	2.30E+00	5.00E+00
VDS	-8.07E-09	5.00E+00	5.00E+00	7.30E+00	2.70E+00
VBS	-5.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
VTH	1.11E+00	4.29E-01	4.29E-01	4.29E-01	4.29E-01
VDSAT	2.20E+00	2.22E+00	2.22E+00	1.20E+00	2.22E+00
Lin0/Sat1	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00
if	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00
ir	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00
TAU	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00
GM	9.98E-13	1.79E-04	1.79E-04	4.87E-04	1.67E-04
GDS	4.21E-04	9.92E-06	9.92E-06	6.69E-06	2.10E-05
GMB	1.24E-13	2.77E-05	2.77E-05	9.13E-05	2.65E-05
CBD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGSOV	6.18E-15	6.05E-16	6.05E-16	1.84E-15	6.05E-16
CGDOV	6.18E-15	6.05E-16	6.05E-16	1.84E-15	6.05E-16
CGBOV	1.00E-15	1.00E-16	1.00E-16	1.00E-16	1.00E-16
CGS	3.02E-13	3.94E-15	3.94E-15	1.20E-14	3.13E-15
CGD	3.02E-13	0.00E+00	0.00E+00	0.00E+00	2.43E-15
CGB	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00

NAME	M6	M7	M8	M9	M10
MODEL	NMOS1	NMOS1	NMOS1	NMOS1	NMOS1
ID	2.74E-04	2.74E-04	6.65E-04	6.65E-04	6.34E-04
VGS	2.80E+00	2.70E+00	5.00E+00	5.00E+00	2.30E+00
VDS	2.80E+00	7.20E+00	5.00E+00	5.00E+00	7.30E+00
VBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
VTH	4.29E-01	4.29E-01	4.29E-01	4.29E-01	4.29E-01
VDSAT	1.42E+00	1.37E+00	2.22E+00	2.22E+00	1.20E+00
Lin0/Sat1	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00
if	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00
ir	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00
TAU	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00
GM	1.58E-04	1.67E-04	1.79E-04	1.79E-04	4.87E-04
GDS	5.62E-06	2.95E-06	9.92E-06	9.92E-06	6.69E-06
GMB	2.88E-05	3.06E-05	2.77E-05	2.77E-05	9.13E-05
CBD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGSOV	6.05E-16	6.05E-16	6.05E-16	6.05E-16	1.84E-15
CGDOV	6.05E-16	6.05E-16	6.05E-16	6.05E-16	1.84E-15
CGBOV	1.00E-16	1.00E-16	1.00E-16	1.00E-16	1.00E-16
CGS	3.94E-15	3.94E-15	3.94E-15	3.94E-15	1.20E-14
CGD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGB	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00

NAME	M11	M12	M13	M14	M15
MODEL	NMOS1	PMOS1	PMOS1	NMOS1	NMOS1
ID	6.34E-04	-7.56E-05	-7.56E-05	7.67E-04	7.67E-04
VGS	5.00E+00	-2.80E+00	-2.79E+00	5.67E+00	5.49E+00
VDS	2.70E+00	-4.51E+00	-5.49E+00	3.67E+00	6.33E+00
VBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
VTH	4.29E-01	-5.51E-01	-5.51E-01	4.29E-01	4.29E-01
VDSAT	2.22E+00	-1.80E+00	-1.79E+00	2.44E+00	2.39E+00
Lin0/Sat1	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00
if	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00
ir	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00
TAU	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00
GM	1.67E-04	5.38E-05	5.42E-05	1.74E-04	1.83E-04
GDS	2.10E-05	7.42E-07	7.34E-07	1.65E-05	9.77E-06
GMB	2.65E-05	1.27E-05	1.28E-05	2.57E-05	2.71E-05
CBD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGSOV	6.05E-16	6.59E-16	6.59E-16	6.05E-16	6.05E-16
CGDOV	6.05E-16	6.59E-16	6.59E-16	6.05E-16	6.05E-16
CGBOV	1.00E-16	1.00E-16	1.00E-16	1.00E-16	1.00E-16
CGS	3.13E-15	3.99E-15	3.99E-15	3.24E-15	3.94E-15
CGD	2.43E-15	0.00E+00	0.00E+00	2.10E-15	0.00E+00
CGB	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00

NAME	M16	M17
MODEL	PMOS1	PMOS1
ID	-4.42E-05	-4.42E-05
VGS	-2.20E+00	-2.14E+00
VDS	-1.53E+00	-8.47E+00
VBS	0.00E+00	0.00E+00
VTH	-5.51E-01	-5.51E-01
VDSAT	-1.35E+00	-1.31E+00

Lin0/Sat1	-1.00E+00	-1.00E+00
if	-1.00E+00	-1.00E+00
ir	-1.00E+00	-1.00E+00
TAU	-1.00E+00	-1.00E+00
GM	4.43E-05	4.68E-05
GDS	3.95E-07	3.73E-07
GMB	1.17E-05	1.22E-05
CBD	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00
CGSOV	6.59E-16	6.59E-16
CGDOV	6.59E-16	6.59E-16
CGBOV	1.00E-16	1.00E-16
CGS	3.75E-15	3.99E-15
CGD	7.44E-16	0.00E+00
CGB	0.00E+00	0.00E+00

JOB CONCLUDED

*************** CIRCUIT DESCRIPTION ***************

แบบจำลองที่ใช้สำหรับการเลียนแบบการทำงานด้วย PSpice มีอยู่ 3 แบบที่ใช้กันอย่างกว้างขวาง คือ แบบจำลองระดับหนึ่ง (Level 1 Model), แบบจำลองระดับสอง (Level 2 Model) และแบบจำลองระดับสาม (Level 3 Model)

ข 1.1 แบบจำลองระดับหนึ่ง (Level 1 Model)

เป็นแบบจำลองแบบพื้นฐาน ที่ใช้อ้างอิงเป็นสมการต่าง ๆ แบบพื้นฐาน เหมาะสำหรับการคำนวณพื้นฐานทั่วไปที่ไม่ต้องการวิเคราะห์ค่าความผิดพลาด (Error) ต่าง ๆ ซึ่งถ้าต้องการคำนวณวงจรแบบง่าย ๆ หรือแบบที่ไม่ต้องพิจารณาความผิดพลาดแบบจำลองนี้ก็เพียงพอที่จะใช้งานได้

ข 1.2 แบบจำลองระดับสอง (Level 2 Model)

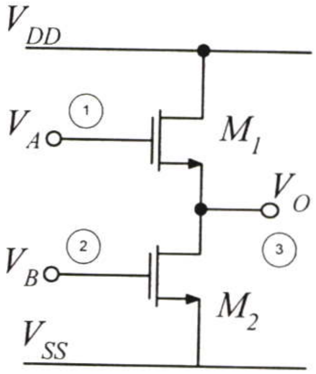
เป็นแบบจำลองที่ต่างจาก (Level 1 Model) อยู่ 2 ส่วน คือ วิธีการคำนวณค่าผลกระทบของความยาวแชนแนล (Effective Channel Length: λ) และในส่วนของการเปลี่ยนแปลง (Transition) ช่วงนำกระแสการทำงานระหว่างอิ่มตัว และไม่อิ่มตัว ใช้เวลาในการคำนวณการเปลี่ยนแปลง (Transition) ช่วงนำกระแสทำงานระหว่างอิ่มตัว และไม่อิ่มตัวมาก ในแบบจำลองระดับสองนี้ยังให้ประโยชน์ด้านประสิทธิภาพที่ดีกว่า และสนับสนุนการใช้อุปกรณ์ที่มีแชนแนลแคบ (Short Channel)

ข 1.3 แบบจำลองระดับสาม (Level 3 Model)

เป็นแบบจำลองที่ผสมผสานตัวแปรจากการสังเกตเข้าไปด้วย (Semi-Empirical Model) โดยที่ตัวแปรต่าง ๆ ที่เพิ่มเติมเข้ามา (จะมีความสัมพันธ์ไม่ชัดเจนว่าส่งผลมาจากคุณสมบัติทางกายภาพของมอสทรานซิสเตอร์) จะทำให้ประสิทธิภาพที่ดีขึ้น ในแบบจำลองระดับสามนี้ยังสามารถลดเวลาในการคำนวณการเปลี่ยนแปลง (Transition) ช่วงนำกระแสทำงานระหว่างอิ่มตัวและไม่อิ่มตัวมากอีกด้วย

ข 2 การวิเคราะห์ทรานซิสเตอร์วงจรผลต่างแรงดัน (Voltage Subtraction Circuits)

วงจรผลต่างแรงดัน (Voltage Subtraction Circuits) ในวิทยานิพนธ์ฉบับนี้ จะใช้สำหรับหาผลต่างแรงดันสำหรับสัญญาณที่อินพุท ซึ่งประกอบด้วยมอสทรานซิสเตอร์ชนิด NMOS 2 ตัว และถูกออกแบบให้ทำงานในช่วงนำกระแสอิ่มตัว (Saturation Region) แสดงดังรูปที่ ข 2.1



รูปที่ ข 2.1 การวิเคราะห์ทรานซิสเตอร์วงจรผลต่างแรงดัน (Voltage Subtraction Circuits)

จากรูปที่ ข 2.1 มอสทรานซิสเตอร์ M_1 และ M_2 ของวงจร NMOS ผลต่างแรงดัน จะต้องทำงานในช่วงนำกระแสอิ่มตัวทั้งคู่ จึงจะทำให้สมการของแรงดันที่เอาท์พุทเป็นสมการที่ (3.24) ซึ่งสามารถอธิบายได้ด้วยสมการที่ (ข 1) จึงสามารถบอกย่านอินพุทปฏิบัติของ V_A จะต้องมีค่าน้อยกว่าที่แรงดันไฟเลี้ยง (Power Supply) ลบกับแรงดันเทรชโฮลด์ (Threshold Voltage) และสามารถเขียนเป็นสมการได้เป็น

$$V_A \leq \left(V_{DD} + V_{TN}\right) \qquad (ข\ 1)$$

จากสมการที่ (ข 1) ที่แรงดัน V_A จะถูกกำหนดด้วย $V_{DD}+V_{TN}$ จึงสามารถบอกได้ว่าการป้อนสัญญาณอินพุท V_A ที่จุดนี้จะไม่มีปัญหาในการทำให้มอสทรานซิสเตอร์อิ่มตัว แต่ปัญหาที่เกิดขึ้นจะอยู่ที่มอสทรานซิสเตอร์ M_2 โดยที่แรงดัน V_B จะต้องมีค่ามากกว่าแรงดันเทรชโฮลด์ และสามารถเขียนเป็นสมการได้เป็น

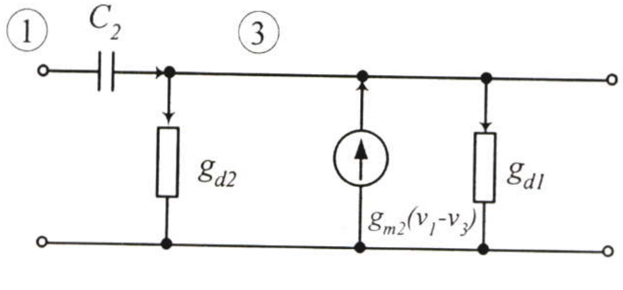
$$\left(V_B - V_{TN}\right) \le V_O \tag{ข 2}$$

เงื่อนไขของมอสทรานซิสเตอร์ที่ทำงานในช่วงนำกระแสอิ่มตัว$\left(V_B > V_{TN}\right)$ และเงื่อนไขที่ยอมรับได้ต่ำสุดของแรงดันเอาท์พุท คือ $\left(V_B - V_{TN}\right) \le V_O$ โดยในขณะเดียวกัน $\left(V_O = V_{TN}\right)$ ทั้งนี้เพื่อป้อนเป็นอินพุทให้วงจรควบคุมแรงดัน คือ แรงดันอินพุท V_B จะมีค่ามากกว่าแรงดัน V_{TN} เสมอ ซึ่งสามารถเขียนเป็นสมการได้เป็น

$$\left(V_B > V_{TN}\right) \tag{ข 3}$$

การวิเคราะห์หาค่าการตอบสนองทางความถี่ของวงจรผลต่างแรงดัน สามารถกระทำได้โดยการแบ่งเป็น 2 ส่วน เนื่องจากวงจรมีอินพุท 2 อินพุท และใช้แบบจำลองสัญญาณขนาดเล็กดังรูปที่ ข 2.2 และ ข 2.3 ซึ่งจากรูปดังกล่าวจะแสดงแบบจำลองสัญญาณขนาดเล็กในกรณีที่อินพุทเป็น V_A และแบบจำลองสัญญาณขนาดเล็กในกรณีที่อินพุทเป็น V_B ตามลำดับ

กรณีอินพุทเป็น V_A



รูปที่ ข 2.2 แบบจำลองสัญญาณขนาดเล็กในกรณีที่อินพุทเป็น V_A

จากรูปที่ ข 2.2 สามารถเขียนเป็นสมการในรูปกระแส KCL ที่โหนด 1 ได้เป็น

$$(v_1 - v_3)sC_2 + g_{m2}(v_1 - v_3) = v_3(g_{d2} + g_{d1}) \quad \text{(ข 4)}$$

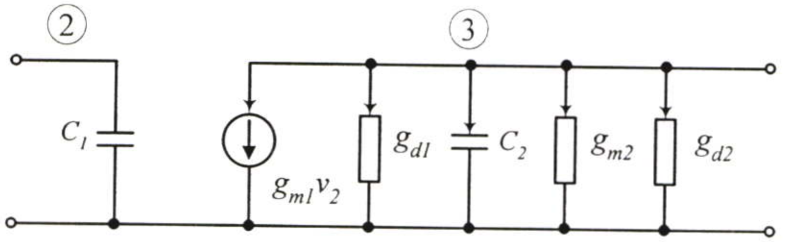
เนื่องจาก $g_m >> g_d$

ดังนั้น

$$v_1(g_{m2} + sC_2) = v_3(g_{m2} + sC_2) \quad \text{(ข 5)}$$

$$\frac{v_3(s)}{v_1(s)} \approx 1 \quad \text{(ข 6)}$$

กรณีอินพุทเป็น V_B



รูปที่ ข 2.3 แบบจำลองสัญญาณขนาดเล็กในกรณีที่อินพุทเป็น V_B

จากรูปที่ ข 2.3 สามารถเขียนเป็นสมการในรูปกระแส KCL ที่โหนด 2 ได้เป็น

$$v_3(g_{m2} + g_{d1} + g_{d2} + sC_2) + v_2 g_{m1} = 0 \quad \text{(ข 7)}$$

เนื่องจาก $g_m >> g_d$

ดังนั้น

$$\frac{v_3(s)}{v_2(s)} \approx \frac{-g_{m1}}{g_{m2} + sC_2} \quad \text{(ข 8)}$$

$$f_{-3dB} \approx \frac{g_{m2}}{2\pi C_2} \quad \text{(ข 9)}$$

ค่าของการตอบสนองทางความถี่ของวงจรผลต่างแรงดัน จะประมาณค่าได้ตามสมการที่ (ข 9) ซึ่งเมื่อแทนค่าตัวแปรต่าง ๆ จากโปรแกรมจำลองการทำงานที่ได้จาก PSpice ลงในสมการที่ (ข 9) แล้วจะมีค่าเท่ากับ

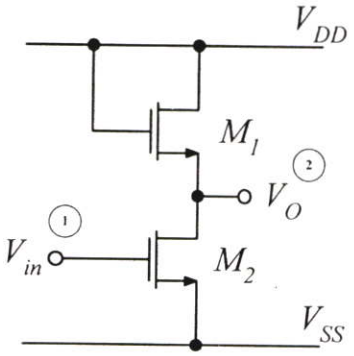
แทนค่าตัวแปร
$$f_{-3dB} \approx \frac{1.83x10^{-4}}{2\pi\left(3.94x10^{-15}\right)} \quad \text{(ข 10)}$$

$$f_{-3dB} \approx 7.39GHz \quad \text{(ข 11)}$$

จากสมการที่ (ข 11) เห็นได้ว่าวงจรผลต่างแรงดัน (Voltage Subtraction Circuits) จะมีการตอบสนองทางความถี่สูงมาก และค่าของ Pole กับ Zero มีค่าใกล้เคียงกันจึงไม่ใช่ค่าความถี่ตอบสนองของวงจรรวม

ข 3 การวิเคราะห์ทรานซิสเตอร์วงจรกลับค่าแรงดัน (Voltage Inverting Circuits)

วงจรกลับค่าแรงดัน (Voltage Inverting Circuits) ในวิทยานิพนธ์ฉบับนี้ จะใช้สำหรับกลับค่าแรงดันสำหรับสัญญาณที่อินพุท ซึ่งประกอบด้วยมอสทรานซิสเตอร์ชนิด NMOS 2 ตัว และถูกออกแบบให้ทำงานในช่วงนำกระแสอิ่มตัว (Saturation Region) แสดงดังรูปที่ ข 3.1



รูปที่ ข 3.1 การวิเคราะห์วงจรทรานซิสเตอร์วงจรกลับค่าแรงดัน (Voltage Inverting Circuits)

จากรูปที่ ข 3.1 เป็นการนำมอสทรานซิสเตอร์ M_1 และ M_2 มาต่ออนุกรมกัน โดยทำการป้อนแรงดันอินพุท V_{in} เข้าที่ขาเกทของทรานซิสเตอร์ M_2 ส่วนที่ขาเกทของทรานซิสเตอร์ M_1 จะถูกต่อร่วมกันกับแหล่งจ่าย โดยที่เอาท์พุทของวงจรถูกต่ออยู่ระหว่าง ขาซอสของทรานซิสเตอร์

M_1 และขาเดรนของทรานซิสเตอร์ M_2 ซึ่งวงจรสามารถแสดงการทำงานได้ด้วยสมการของมอสทรานซิสเตอร์ที่ทำงานในช่วงนำกระแสอิ่มตัว (Saturation Region) ได้เป็น

$$I_D = K\left(V_{GS} - V_T\right)^2 \qquad (\text{ข } 12)$$

สมการที่ (ข 12) แสดงสมการการทำงานของมอสทรานซิสเตอร์ ในช่วงนำกระแสอิ่มตัว โดยที่สมการของทรานซิสเตอร์ M_1 และทรานซิสเตอร์ M_2 คือ

$$I_{D1} = K_1\left(V_{DD} - V_{O1} - V_T\right)^2 \qquad (\text{ข } 13)$$

และ

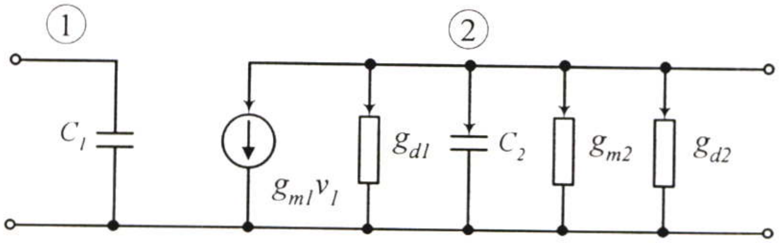
$$I_{D2} = K_2\left(V_{in} - V_{SS} - V_T\right)^2 \qquad (\text{ข } 14)$$

เนื่องจาก $I_{D1} = I_{D2}$ ดังนั้น เมื่อกำหนดให้ $K_1 = K_2 = K$ และ $V_{SS} = -V_{DD}$ และเราสามารถหาความสัมพันธ์ของสมการทางด้านเอาท์พุทได้เป็น

$$K\left(V_{DD} - V_O - V_T\right)^2 = K\left(V_{in} + V_{DD} - V_T\right)^2 \qquad (\text{ข } 15)$$

การวิเคราะห์หาค่าการตอบสนองทางความถี่ของวงจรกลับค่าแรงดัน (Voltage Inverting Circuits) สามารถกระทำได้โดยใช้แบบจำลองสัญญาณขนาดเล็ก ดังรูปที่ ข 3.2 ซึ่งจะแสดงแบบจำลองสัญญาณขนาดเล็กในกรณีที่อินพุทเป็น V_{in}

กรณีอินพุทเป็น V_{in}



รูปที่ ข 3.2 แบบจำลองสัญญาณขนาดเล็กในกรณีที่อินพุทเป็น V_{in}

จากรูปที่ ข 3.2 สามารถเขียนเป็นสมการในรูปกระแส KCL ที่โหนด 1 ได้เป็น

$$v_2\left(g_{m2}+g_{d1}+g_{d2}+sC_2\right)+v_1 g_{m1}=0 \qquad (\text{ข } 16)$$

เนื่องจาก $g_m >> g_d$

ดังนั้น

$$\frac{v_2(s)}{v_1(s)} \approx \frac{-g_{m1}}{g_{m2}+sC_2} \qquad (\text{ข } 17)$$

$$f_{-3dB} \approx \frac{g_{m2}}{2\pi C_2} \qquad (\text{ข } 18)$$

ค่าของการตอบสนองทางความถี่ของวงจรกลับค่าแรงดัน จะประมาณค่าได้ตามสมการที่ (ข 18) เมื่อแทนค่าตัวแปรต่าง ๆ จากโปรแกรมจำลองการทำงานที่ได้จาก PSpice ลงในสมการที่ (ข 18) แล้วจะมีค่าเท่ากับ

แทนค่าตัวแปร

$$f_{-3dB} \approx \frac{1.79x10^{-4}}{2\pi\left(3.94x10^{-15}\right)} \qquad (\text{ข } 19)$$

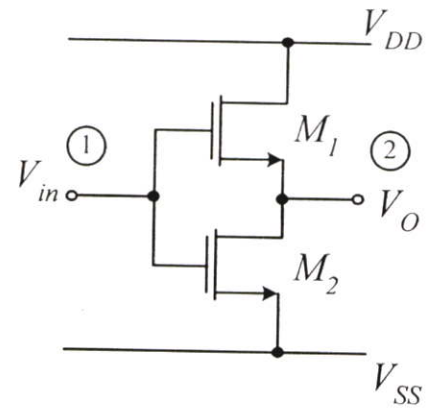
$$f_{-3dB} \approx 7.23GHz \qquad (\text{ข } 20)$$

จากสมการที่ (ข 20) จะเห็นได้ว่าวงจรกลับค่าแรงดัน (Voltage Inverting Circuits) จะมีการตอบสนองทางความถี่สูงมาก และค่าของ Pole กับ Zero มีค่าใกล้เคียงกันจึงไม่ใช่ค่าความถี่ตอบสนองของวงจรรวม

ข 4 การวิเคราะห์ทรานซิสเตอร์วงจรลดทอนแรงดัน (Voltage Attenuator Circuits)

วงจรลดทอนแรงดันหรือวงจรลดทอนสัญญาณแบบแอคทีฟ ซึ่งเคยถูกนำเสนอในปี 1987 [16] ในวิทยานิพนธ์ฉบับนี้จะใช้สำหรับลดทอนแรงดันสำหรับสัญญาณที่อินพุท ซึ่งประกอบด้วยมอสทรานซิสเตอร์ชนิด NMOS 2 ตัว โดยมีหลักการทำงาน คือ เมื่อป้อนแรงดันดันอินพุทให้กับมอสทรานซิสเตอร์ M_1 และ M_2 มีค่าเท่ากัน เมื่อมอสทรานซิสเตอร์ M_1 และ M_2 จะทำงานด้วย

เงื่อนไข $(V_{in} - V_T) < V_{DD}$ และ $(V_{in} - V_T) > V_O$ ตามลำดับ จะพบว่ามอสทรานซิสเตอร์ M_1 จะทำงานในช่วงนำกระแสอิ่มตัว (Saturation Region) ส่วนมอสทรานซิสเตอร์ M_2 จะทำงานในช่วงนำกระแสไม่อิ่มตัว (Ohmic Region) แสดงดังรูปที่ ข 4.1



รูปที่ ข 4.1 การวิเคราะห์วงจรทรานซิสเตอร์วงจรลดทอนแรงดัน (Voltage Attenuator Circuits)

จากรูปที่ ข 4.1 สามารถเขียนสมการกระแสเดรนของทรานซิสเตอร์แต่ละตัวได้เป็น

$$I_{D1} = \frac{\mu_O C_{OX}}{2}\left(\frac{W}{L}\right)_1 (V_{in} - V_O - V_T)^2 \qquad (ข\ 21)$$

$$I_{D2} = \frac{\mu_O C_{OX}}{2}\left(\frac{W}{L}\right)_2 \left[V_{in} - V_{SS} - V_T - \left(\frac{V_O - V_{SS}}{2}\right)\right](V_O - V_{SS}) \qquad (ข\ 22)$$

เนื่องจาก $I_{D1} = I_{D2}$ ดังนั้น

$$\left(\frac{W}{L}\right)_2 \left(V_i V_O - V_i V_{SS} - V_O V_T + V_{SS} V_T + \frac{V^2{}_{SS}}{2} - \frac{V^2{}_O}{2}\right) = \frac{1}{2}\left(\frac{W}{L}\right)_1 (V_i - V_O - V_T)^2$$

(ข 23)

$$\frac{1}{2}\left(\frac{W}{L}\right)_2 \left[(V_i - V_T - V_{SS})^2 - (V_i - V_T - V_O)^2\right] = \frac{1}{2}\left(\frac{W}{L}\right)_1 (V_i - V_O - V_T)^2 \qquad (ข\ 24)$$

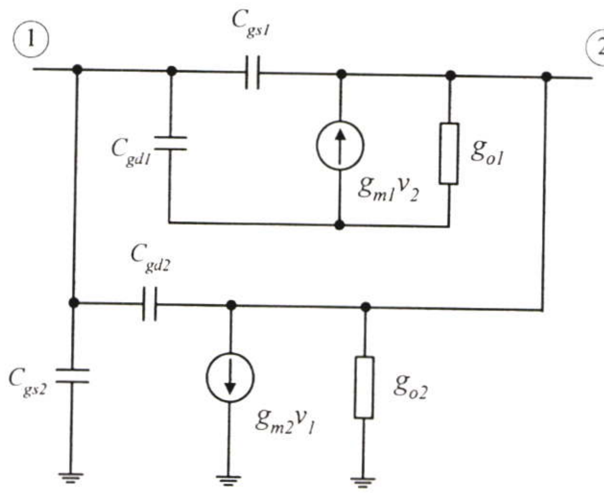
$$\sqrt{\frac{(W/L)_2}{(W/L)_1+(W/L)_2}}(V_i - V_T - V_{SS}) = V_i - V_O - V_T \qquad (ข\ 25)$$

ดังนั้นสมการแรงดันเอาท์พุทจะมีค่าเป็น

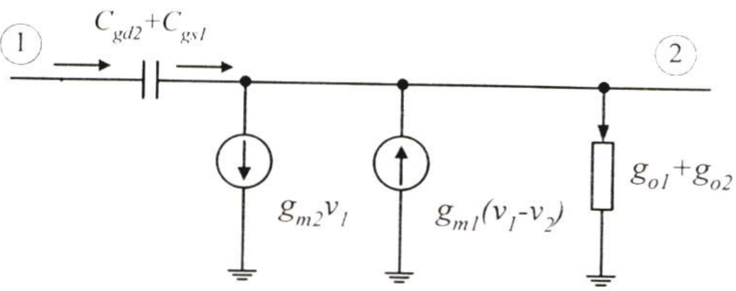
$$V_O = \left[1-\sqrt{\frac{(W/L)_2}{(W/L)_1+(W/L)_2}}\right](V_i - V_T - V_{SS}) + V_{SS} \qquad (ข\ 26)$$

การวิเคราะห์หาค่าการตอบสนองทางความถี่ของวงจรลดทอนแรงดัน สามารถกระทำได้โดยการแบ่งเป็น 2 ส่วน เนื่องจากมอสทรานซิสเตอร์ M_1 จะทำงานในช่วงนำกระแสอิ่มตัวและส่วนมอสทรานซิสเตอร์ M_2 จะทำงานในช่วงนำกระแสไม่อิ่มตัว สามารถแสดงได้ดังรูปที่ ข 4.2 ซึ่งจากรูปดังกล่าวได้ แสดงแบบจำลองสัญญาณขนาดเล็กกรณีที่มอสทรานซิสเตอร์ M_1 ทำงานช่วงนำกระแสอิ่มตัว และแบบจำลองสัญญาณขนาดเล็กกรณีมอสทรานซิสเตอร์ M_2 ทำงานช่วงนำกระแสไม่อิ่มตัวตามลำดับ รูปที่ ข 4.3 กรณีจัดรูปแบบจำลองสัญญาณขนาดเล็กของวงจรลดทอนแรงดันขึ้นใหม่

กรณีที่ทรานซิสเตอร์ M_1 ทำงานในช่วงนำกระแสอิ่มตัวและทรานซิสเตอร์ M_2 ทำงานช่วงนำกระแสไม่อิ่มตัว



รูปที่ ข 4.2 แบบจำลองสัญญาณขนาดเล็กของวงจรลดทอนแรงดัน



รูปที่ ข 4.3 การจัดรูปแบบจำลองสัญญาณขนาดเล็กของวงจรลดทอนแรงดันขึ้นใหม่

จากรูปที่ ข 4.3 สามารถเขียนเป็นสมการในรูปกระแส KCL ที่โหนด 2 ได้เป็น

$$s(C_{gd2}+C_{gs1})(v_1-v_2)-g_{m2}v_1+g_{m1}(v_1-v_2)-(g_{o1}+g_{o2})v_2=0 \qquad \text{(ข 27)}$$

เนื่องจาก $g_{m1}v_2 \cong 1/g_{m1}$ ทำให้ค่าของ $g_{o1}+g_{o2}$ ถูกหักล้างกันไป

ดังนั้น
$$\left[s(C_{gd2}+C_{gs1})+g_{m1}-g_{m2}\right]v_1 = v_2\left[g_{m1}+s(C_{gs1}+C_{gd2})\right] \qquad \text{(ข 28)}$$

$$\frac{v_2}{v_1}=\frac{g_{m1}-g_{m2}+s(C_{gd2}+C_{gs1})}{g_{m1}+s(C_{gs1}+C_{gd2})} \qquad \text{(ข 29)}$$

$$f_{-3dB}=\frac{g_{m1}-g_{m2}}{2\pi(C_{gs1}+C_{gd2})} \qquad \text{(ข 30)}$$

แทนค่าตัวแปร

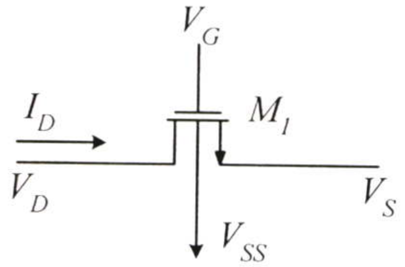
$$f_{-3dB}=\frac{(4.87x10^{-4})-(1.67x10^{-4})}{2\pi(1.2x10^{-14}+2.43x10^{-15})} \qquad \text{(ข 31)}$$

$$f_{-3dB}=3.529GHz \qquad \text{(ข 32)}$$

จากสมการที่ (ข 32) จะเห็นได้ว่าวงจรลดทอนแรงดัน (Voltage Attenuator Circuits) จะมีการตอบสนองทางความถี่สูงมาก และค่าของ Pole กับ Zero มีค่าใกล้เคียงกันจึงไม่ใช่ค่าความถี่ตอบสนองของวงจรรวม

ข 5 การวิเคราะห์วงจรทรานซิสเตอร์ที่เป็นความต้านทาน

หลักการของมอสทรานซิสเตอร์ที่เป็นความต้านทาน และทำงานอยู่ในช่วงนำกระแสไม่อิ่มตัว (Ohmic Region) หรือ (Linear Region) นั้น ดังแสดงไว้ในรูปที่ ข 5.1



รูปที่ ข 5.1 การวิเคราะห์วงจรทรานซิสเตอร์ที่เป็นความต้านทาน

จากรูปที่ ข 5.1 มอสทรานซิสเตอร์ M_1 ถูกออกแบบให้ทำงานในช่วงนำกระแสไม่อิ่มตัว ตามเงื่อนไขที่ว่า $(V_{GS} - V_{TN}) > V_{DS}$ เมื่อพิจารณาแล้วทรานซิสเตอร์จะสามารถทำเป็นความต้านทานได้ และสามารถอธิบายค่าของกระแสเดรนได้ดังสมการที่ (ข 33) และ (ข 34) ตามลำดับ

$$I_D = k_N\left(V_G - V_S - V_T - \frac{V_D}{2} + \frac{V_S}{2}\right)V_{DS}(1 + \lambda V_{DS}) \qquad (ข\ 33)$$

หรือ

$$I_D = k_N\left(V_G - V_T - \frac{V_D}{2} - \frac{V_S}{2}\right)V_{DS}(1 + \lambda V_{DS}) \qquad (ข\ 34)$$

โดยที่

$$k_N = \mu_N C_{OX}\left(\frac{W}{L}\right)$$

จากสมการที่ (ข 33) และ (ข 34) ทรานซิสเตอร์ M_1 จะถูกไบอัสด้วยแรงดัน (V_G) ที่กำหนดมาใหม่ขึ้นหลังจากที่ได้มีการหักล้างค่าของแรงดันขีดเริ่มที่ได้จากวงจรย่อยต่าง ๆ เป็นผลทำให้ทรานซิสเตอร์ M_1 ทำงานเป็นความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดัน ซึ่งแรงดันไบอัสที่ป้อนให้กับขาเกทของทรานซิสเตอร์ M_1 จะได้ค่าตามสมการที่ (ข 35)

$$V_G = V_C + \frac{V_D + V_S}{2} + V_T \qquad (ข\ 35)$$

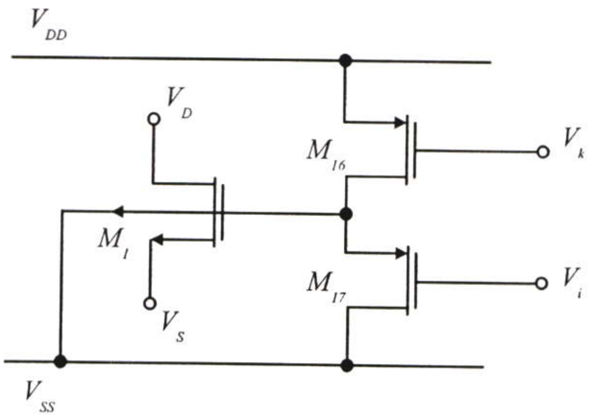
เมื่อนำสมการที่ (ข 35) แทนค่าในสมการที่ (ข 33) หรือ (ข 34) จะได้ตามสมการ

$$I_D = k_N V_C V_{DS} \qquad (ข\ 36)$$

เมื่อเขียนอยู่ในรูปของความต้านทานปรับค่าได้ด้วยแรงดัน จะได้ตามสมการ

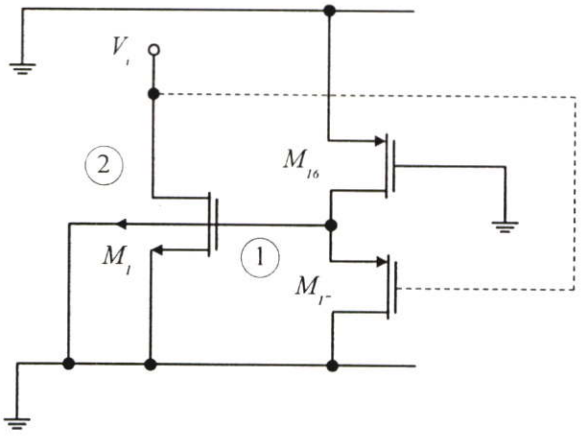
$$R_{eq} = \frac{V_{in}}{I_{in}} = \frac{V_{DS}}{I_D} = \frac{1}{k_N V_C} = \frac{1}{\mu_n C_{OX}\left(\frac{W}{L}\right) V_C} \qquad (ข\ 37)$$

การวิเคราะห์หาค่าความถี่ตอบสนอง ของวงจรทรานซิสเตอร์ที่เป็นความต้านทานและทำงานในช่วงนำกระแสไม่อิ่มตัว (Ohmic Region) การวิเคราะห์นั้นต้องอาศัยวงจรผลต่างแรงดันที่ทำงานในช่วงนำกระแสอิ่มตัว (Saturation Region) นำมาวิเคราะห์ด้วย ซึ่งวงจรผลต่างแรงดันนี้จะทำหน้าที่ป้อนแรงดันอินพุทเข้าที่ขาเกทของวงจรทรานซิสเตอร์ ที่ทำหน้าที่เป็นความต้านทาน ดังรูปที่ ข 5.2



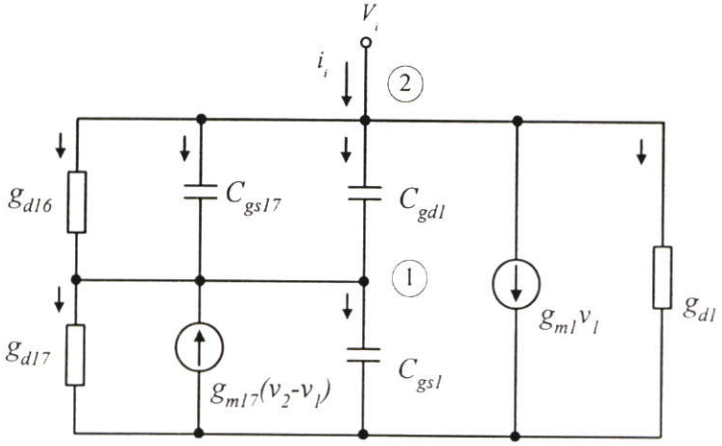
รูปที่ ข 5.2 การวิเคราะห์ทรานซิสเตอร์ที่เป็นความต้านทานเมื่ออินพุทเป็นวงจรผลต่างแรงดัน

จากรูปที่ ข 5.2 กรณีการวิเคราะห์วงจรทรานซิสเตอร์ (M_1) ทำหน้าที่เป็นความต้านทาน สามารถทำได้โดยการกำหนดให้อินพุทข้างหนึ่งของมอสทรานซิสเตอร์ (ขาซอส) ถูกต่อลงกราวด์ และต่อร่วมกับมอสทรานซิสเตอร์ (M_{16}) และ (M_{17}) ที่ทำหน้าที่เป็นวงจรไบอัสให้กับมอสทรานซิสเตอร์ (M_1) ทั้งนี้ที่ขาเกทของมอสทรานซิสเตอร์(M_{17}) เปรียบเสมือนกับถูกต่อกับขาอินพุท (V_i) นั่นเอง ทำให้ได้รูปแบบของวงจรขึ้นมาใหม่ ดังแสดงในรูปที่ ข 5.3



รูปที่ ข 5.3 การวิเคราะห์ทรานซิสเตอร์ที่เป็นความต้านทานเมื่อจัดแรงดันไบอัสอินพุทใหม่

จากรูปที่ 5.3 การวิเคราะห์หาค่าการตอบสนองทางความถี่ของวงจรทรานซิสเตอร์ที่เป็นความต้านทาน สามารถกระทำได้โดยใช้แบบจำลองสัญญาณขนาดเล็ก ดังรูปที่ ข 5.4 ซึ่งแสดงแบบจำลองสัญญาณขนาดเล็กในกรณีที่จัดแรงดันไบอัสอินพุทใหม่



รูปที่ ข 5.4 แบบจำลองสัญญาณขนาดเล็กของวงจรทรานซิสเตอร์ที่เป็นความต้านทาน

จากรูปที่ ข 5.4 สามารถวิเคราะห์หาค่าการตอบสนองทางความถี่ได้ โดยการแบ่งการพิจารณาเป็น 2 ส่วน คือ ส่วนแรกเป็นการวิเคราะห์ฟังก์ชั่นการส่งผ่านของวงจรผลต่างแรงดันและส่วนที่สองเป็นการวิเคราะห์วงจรทรานซิสเตอร์ที่เป็นความต้านทาน โดยพิจารณาจาค่าของโพลตัวใดมีค่าต่ำที่สุด โดยวิเคราะห์วงจรรูปที่ ข 5.4 โดยใช้ KCL และสามารถเขียนเป็นสมการของโหนดต่าง ๆ ได้ดังนี้

โหนด 1 $$g_{m17}(v_2 - v_1) + s(C_{gd1} + C_{gs17})(v_2 - v_1) + g_{d16}(v_2 - v_1) = v_1(g_{d17} + sC_{gs1}) \qquad (ข\ 38)$$

โหนด 2 $$g_{m1}v_1 + g_{d1}v_2 + s(C_{gd1} + C_{gs17})(v_2 - v_1) + g_{d16}(v_2 - v_1) = I_{in} \qquad (ข\ 39)$$

เมื่อกำหนดให้ $C_p = C_{gd1} + C_{gs17}$ เขียนสมการที่ (ข 38) ใหม่ได้เป็น

$$v_1 \approx \frac{(g_{m17} + sC_p + g_{d16})v_2}{g_{m17} + s(C_{gs1} + C_p) + g_{d16} + g_{d17}} \qquad (ข\ 40)$$

$$\frac{v_2}{v_1} \approx \frac{g_{m17} + g_{d16} + g_{d17} + s(C_p + C_{gs1})}{g_{m17} + sC_p + g_{d16}} \qquad (ข\ 41)$$

$$|p_1| \approx \frac{g_{m17}}{C_p} \quad \text{และ} \quad |z_1| \approx \frac{g_{m17}}{C_p + C_{gs1}} \qquad (ข\ 42)$$

จากสมการที่ (ข 42) เห็นได้ว่าค่าของ Pole และ Zero มีค่าใกล้เคียงกันมาก $(|p_1| \approx |z_1|)$ เนื่องจากกรณีนี้มอสทรานซิสเตอร์ (M_{17}) ทำงานในช่วงนำกระแสอิ่มตัว (Saturation Region) ค่าของ $g_{d17} << g_{m17}$ ดังนั้นค่าของ Pole และ Zero สามารถหักล้างกันได้ โดยสมการที่ (ข 41) จึงไม่นำมาพิจารณาหาค่าของ Pole และ Zero นี้ และเมื่อต้องการพิจารณาฟังก์ชั่นที่จุดขับที่โหนด 1 ทำได้โดยการแทนสมการที่ (ข 40) แทนลงในสมการที่ (ข 38) ได้เป็น

$$I_{in} \approx \frac{v_2(g_{m17} + sC_p + g_{d16})(g_{m1} - sC_p - g_{d16})}{g_{m17} + s(C_{gs1} + C_p) + g_{d16} + g_{d17}} + v_2(g_{d1} + sC_p + g_{d16}) \qquad (ข\ 43)$$

$$\frac{v_2}{I_m} \approx \left[g_{m17} + s\left(C_{gs1} + C_p\right) + g_{d16} + g_{d17}\right] / \left[\left(g_{m17} + sC_p + g_{d16}\right)\left(g_{m1} - sC_p - g_{d16}\right)\right] +$$

$$\left[\left(g_{d1} + sC_p + g_{d16}\right)\left(g_{m17} + s\left(C_{gs1} + C_p\right) + g_{d16} + g_{d17}\right)\right] \qquad \text{(ข 44)}$$

$$\frac{v_2(s)}{I_m(s)} \approx \left[g_{m17} + s\left(C_{gs1} + C_p\right) + g_{d16} + g_{d17}\right] / \left[g_{m17}\left(g_{m1} + g_{d1} + g_{d16}\right)\right] +$$

$$\left[s\left(C_p g_{m1} g_{d16} + \left(C_{gs1} + C_p\right)\left(g_{d1} + g_{d16}\right)\left(g_{d16} + g_{d17}\right) + s^2 C_p C_{gs1}\right)\right] \qquad \text{(ข 45)}$$

การตอบสนองความถี่สามารถประมาณค่าได้จาก

$$f_{-3dB} \approx \frac{1}{2\pi}\sqrt{\frac{g_{m17}\left(g_{m1} + g_{d1} + g_{d16} + g_{d17}\right)}{C_p C_{gs1}}} \qquad \text{(ข 46)}$$

เมื่อแทนค่าตัวแปรจะได้เป็น

$$f_{-3dB} \approx \frac{1}{2\pi}\sqrt{\frac{4.68x10^{-5}\left(9.98x10^{-13} + 4.21x10^{-4} + 3.79x10^{-3} + 3.95x10^{-7}\right)}{\left(3.02x10^{-13} + 3.99x10^{-15}\right)\left(3.02x10^{-13}\right)}}$$

(ข 47)

$$f_{-3dB} \approx 232.43MHz \qquad \text{(ข 48)}$$

การวิเคราะห์ค่าความถี่ตอบสนองของวงจรใช้หลักการของแบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ที่ทำงานในช่วงนำกระแสอิ่มตัวและช่วงนำกระแสไม่อิ่มตัว โดยทำการวิเคราะห์วงจรย่อยคือ วงจรกลับค่าแรงดัน วงจรลดทอนแรงดันและวงจรผลต่างแรงดัน ซึ่งผลการตอบสนองความถี่ของทั้งสามวงจร มีผลการตอบสนองความถี่สูงมาก และค่าของ Pole กับ Zero มีค่าใกล้เคียงกันจึงไม่ใช่ค่าความถี่ตอบสนองของวงจรรวม ส่วนการวิเคราะห์วงจรที่เป็นมอสทรานซิสเตอร์ที่ทำงานเป็นความต้านทาน ในการวิเคราะห์แบบจำลองสัญญาณขนาดเล็กเห็นได้ว่าผลตอบสนองความถี่ของวงจรตามสมการที่ (ข 48) เมื่อเปรียบเทียบกับผลการจำลองการทำงานด้วยโปรแกรม PSpice เห็นได้ว่ามีค่าใกล้เคียงกันซึ่งเป็นไปตามวัตถุประสงค์ของการวิจัย

ภาคผนวก ค.

ผลงานวิจัยที่เกี่ยวข้องกับวิทยานิพนธ์และได้รับการตีพิมพ์

1. **มนตรี สมดุลยกนก**, พิพัฒน์ พรหมมี, กอบชัย เดชหาญ และ กฤษณ์ อ่างแก้ว, **"วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันแบบซีมอสที่มีการชดเชยอุณหภูมิ,"** วิศวสาร ลาดกระบัง ปีที่ 22 ฉบับที่ 2 หน้า 54-59 มิถุนายน 2548

ISSN 0125-1724

วิศวสาร ลาดกระบัง

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

LADKRABANG ENGINEERING JOURNAL

ปีที่ 22 ฉบับที่ 2 มิถุนายน 2548

1. การศึกษาเทคนิคการผลิตก๊าซโอโซนโดยใช้แหล่งจ่ายไฟฟ้ากระแสตรงแรงดันสูงความถี่สูง แบบแรงดันกระเพื่อมสูง 1

ศศิโรตม์ เกตุแก้ว

2. การศึกษาการสร้างเครื่องกำจัดควันธูปด้วยกรรมวิธีไฟฟ้าสถิตแรงดันสูงความถี่สูง เพื่อลดการเกิดมะเร็งปอด 7

ศศิโรตม์ เกตุแก้ว วีระศักดิ์ วงศ์วิวัติ

3. การจำลองสภาวะชั่วครู่ของหม้อแปลงกระแสโดยใช้โปรแกรม ATP 13

อรรถรัตน์ นาวิกาวดาร มณฑล ลีลาจินดาไกรฤกษ์

4. การหาค่าช่วงเวลาตัดกระแสวิกฤตของระบบไฟฟ้ากำลังโดยใช้ระเบียบวิธีการคำนวณ 19

พิเชฐ มานะบรรยง สมชาติ จิริวิภากร

5. การชำระและคำนวณค่าไฟฟ้าด้วยสมาร์ตการ์ดและดิจิตอลกิโลวัตต์-ชั่วโมงมิเตอร์ 1-เฟส 25

วุฒิพันธ์ ศิลปวรรณวิวัฒน์ มณฑล ลีลาจินดาไกรฤกษ์

6. การออกแบบเอ็กทีฟฟิลเตอร์สำหรับข้อกำหนดสำหรับใช้ในการควบคุมฮาร์โมนิคส์ในงานอุตสาหกรรมและระบบธุรกิจด้วย EMPT 31

สันติ มุ่งเชมัน กอบชัย เดชหาญ

7. การประเมินความเชื่อถือได้ของระบบผลิตกำลังไฟฟ้า โดยการใช้โครงข่ายประสาทเทียม 37

ฉัตรชัย ศานติสุขรัตน์ สมชาติ จิริวิภากร

8. วงจรคูณสัญญาณกระแสแบบ 4 ควอดแรนท์ ความถี่สูงที่ใช้แรงดันไฟเลี้ยงต่ำ 43

กิตติภัทร์ ภู่ระหงษ์ พิพัฒน์ พรหมมี กอบชัย เดชหาญ

9. วงจรตรวจจับค่าต่ำสุดใช้แรงดันต่ำโดยใช้เทคโนโลยีซีมอส 49

สุรชัย จันทร์จาย พิพัฒน์ พรหมมี กอบชัย เดชหาญ กฤษณ์ อ่างแก้ว มนตรี สมดุลยกนก

10. วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันแบบซีมอสที่มีการชดเชยอุณหภูมิ 54

มนตรี สมดุลยกนก พิพัฒน์ พรหมมี กอบชัย เดชหาญ กฤษณ์ อ่างแก้ว

11. การเพิ่มประสิทธิภาพของการรู้จำสระเสียงเดี่ยวในภาษาไทยโดยใช้การลดมิติของความเข้มแถบความถี่วิกฤตของฟังก์ชั่นถ่ายโอนสเกลบาร์ค 60

อรรถสิทธิ์ วงศ์ธนศักดิ์ชัย ไกรสีห์ สงวัฒนา

วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันแบบซีมอส ที่มีการชดเชยอุณหภูมิ

A Temperature Compensation CMOS Voltage-Controlled Floating Resistance Circuit

มนตรี สมดุลยกนก พิพัฒน์ พรหมมี กอบชัย เดชหาญ กฤษณ์ อ่างแก้ว*
คณะวิศวกรรมศาสตร์และสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
* ภาควิชาเทคโนโลยีไฟฟ้าอุตสาหกรรม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ

บทคัดย่อ

บทความนี้ได้นำเสนอ วงจรความต้านทานแบบลอยตัวโดยหลักการใหม่ เพื่อทำการหักล้างความไม่เป็นเชิงเส้นของทรานซิสเตอร์แบบมอสในย่านไม่อิ่มตัว โดยใช้ทรานซิสเตอร์ทั้งหมด 17 ตัว โดยที่ทรานซิสเตอร์ออกแบบให้ทำงานเป็นวงจรย่อยทั้งในย่านอิ่มตัวและไม่อิ่มตัว ซึ่งประกอบด้วยวงจรเลื่อนระดับแรงดัน วงจรลดระดับแรงดัน วงจรผลต่างแรงดัน ทำหน้าที่เป็นวงจรไบอัสให้กับทรานซิสเตอร์ที่เป็นความต้านทาน ซึ่งจะทำงานในย่านไม่อิ่มตัว และ จะหักล้างความไม่เป็นเชิงเส้นออกไป รวมถึงเทอมของแรงดันขีดเริ่มซึ่งเกี่ยวข้องกับอุณหภูมิ ทำให้วงจรมีคุณสมบัติความเป็นเชิงเส้นดี และ มีการชดเชยอุณหภูมิ วงจรความต้านทานแบบลอยตัวที่เสนอ ได้นำไปประยุกต์เป็นวงจรกรองความถี่ต่ำผ่านปรับค่าความถี่ตัดได้ด้วยแรงดันเพื่อยืนยันการใช้งานได้จริง การทำงานทั้งหมดได้เลียนแบบการทำงานด้วยโปรแกรม PSpice

Abstract

A temperature compensation Voltage-Controlled Floating Resistance (VCFR) with a new approach for non-linearity terms cancellation using CMOS technology is presented. The achieved circuit uses 17 MOS transistors that operated in ohmic region and saturation region. It consists of the voltage attenuator, voltage subtraction and voltage inverting circuits. These circuits performed as a voltage dependent source that biases to an ohmic transistor. The non-linearity terms and threshold voltage are cancelled in order to a linearity and temperature effect minimization. A first-order low-pass filter with tunable a cut-off frequency is proposed as an application for confirmed a realistic VCFR. The characteristics are including a high linearity and the temperature compensation. The results are carried out by PSpice.

1. บทนำ

วงจรความต้านทานแบบลอยตัวปรับค่าได้ด้วยแรงดัน (Voltage Controlled Floating Resistance Circuit : VCFR) เป็นวงจรที่มีประโยชน์มากในวงจรรวม ด้านการประมวลสัญญาณทางอนาลอก การประยุกต์ใช้งานมีอย่างกว้างขวางในหลายสาขาทั้งในด้านโทรคมนาคม หรือ อิเล็กทรอนิกส์ต่างๆ เช่น ตัวกรองความถี่ วงจรกำเนิดสัญญาณ ฯลฯ ซึ่งในบทความนี้นำเสนอหลักการใหม่ ในการหักล้างความไม่เป็นเชิงเส้น อีกทั้งเทอมของแรงดันขีดเริ่ม ซึ่งเป็นตัวทำให้เกิดผลกระทบทางอุณหภูมิออกไป เป็นผลให้วงจรที่นำเสนอมีคุณสมบัติเป็นความต้านทานแบบลอยตัว และ มีความเป็นเชิงเส้นสูง และ มีผลกระทบทางอุณหภูมิน้อย โดยวงจรทั้งหมดถูกออกแบบด้วยเทคโนโลยีซีมอส

2. ทฤษฎี และ หลักการ

วงจรความต้านทานแบบลอยตัว ที่เคยเสนอไว้ในบทความก่อนๆ [1-8] มีหลักการที่ใช้แตกต่างกันไป เช่น ใช้หลักการของวงจรทรานสคอนดัคแตนซ์ [2] โดยใช้มอสทรานซิสเตอร์ย่านอิ่มตัว หรือ ใช้วงจรไบอัสให้มอสทรานซิสเตอร์ทำงานไม่อิ่มตัว [4] รวมทั้งใช้หลักการชดเชยผลกระทบของอุณหภูมิที่เกิดขึ้นในเทอมของแรงดันขีดเริ่ม (V_T) ในรูปแบบของความต้านทานแบบต่อกราวด์ [1] ซึ่งความต้านทานต่อกราวด์นั้น ยังมีข้อจำกัดอยู่มากในการนำไปใช้งาน ในบทความนี้นำเสนอหลักการใหม่ที่จะทำให้มอสทรานซิสเตอร์ทำงานเป็นความต้านทานแบบลอยตัว ที่มีความเป็นเชิงเส้นสูง ปรับค่าได้ด้วยแรงดัน และ ลดผลกระทบของอุณหภูมิ ซึ่งวงจรที่นำเสนอจะประกอบด้วยทรานซิสเตอร์ที่เป็นความต้านทาน 1 ตัว และทรานซิสเตอร์อีก 16 ตัว ทำหน้าที่เป็นวงจรย่อยต่างๆ เช่น วงจรลดทอนแรงดัน วงจรผลต่างแรงดัน วงจรกลับค่าแรงดัน โดยจะอธิบายในแต่ละส่วนของวงจรย่อยในลำดับต่อไป

2.1 วงจรทรานซิสเตอร์ที่เป็นความต้านทาน

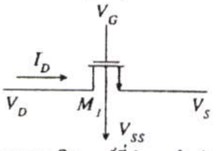
ในหลักการของมอสทรานซิสเตอร์ที่ทำงานในย่านไม่อิ่มตัวดังรูปที่ 1 สามารถอธิบายเป็นสมการที่ได้สมการที่ (1.1) และ (1.2)

$$I_D = k_N\left(V_G - V_S - V_{TN} - \frac{V_D}{2} + \frac{V_S}{2}\right)V_{DS}(1+\lambda V_{DS}) \quad (1.1)$$

หรือ

$$I_D = k_N\left(V_G - V_{TN} - \frac{V_D}{2} - \frac{V_S}{2}\right)V_{DS}(1+\lambda V_{DS}) \quad (1.2)$$

โดยที่ $k_N = \mu_N C_{OX}\left(\frac{W}{L}\right)$



รูปที่ 1 วงจรทรานซิสเตอร์ที่ทำงานในย่านไม่อิ่มตัว

ทรานซิสเตอร์ M_1 ทำงานในย่านไม่อิ่มตัวด้วยเงื่อนไข $(V_{GS} - V_T) > V_{DS}$. จากสมการที่ (1) เราสามารถสร้างความต้านทานจากทรานซิสเตอร์ได้โดย ให้แรงดันไบอัสที่ขาเกทเท่ากับ $V_G = V_C + \frac{V_D + V_S}{2} + V_{TN}$ โดยกำหนดความยาวของแชนแนล L>8μm จะทำให้ $\lambda << 1$ [10] ดังนั้นสมการที่ (1) จึงกลายเป็น

$$I_D = k_N V_C V_{DS} \quad (2.1)$$

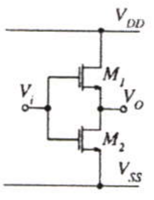
เมื่อเขียนอยู่ในรูปของความต้านทานจะได้เป็น

$$R_{eq} = \frac{V_{DS}}{I_D} = \frac{1}{k_N V_C} \quad (2.2)$$

จากสมการที่ (2) แสดงให้เห็นความเป็นเชิงเส้นของความต้านทาน ซึ่งเกิดจากการกำจัดเทอมที่ไม่เป็นเชิงเส้น และ เทอมแรงดันขีดเริ่มของสมการที่ (1) ออกไป ซึ่งหมายถึงความต้านทานที่ได้จะมีความเป็นเชิงเส้น อีกทั้งยังสามารถลดผลกระทบจากอุณหภูมิได้อีกด้วย ด้วยหลักการของวงจรย่อยจึงจะกล่าวถึงในลำดับต่อไป

2.2 วงจรลดทอนแรงดัน (Voltage-Attenuator Circuit)

วงจรลดทอนแรงดันซึ่งเคยถูกนำเสนอในปี 1987 [9] ดังรูปที่ 2



รูปที่ 2 วงจรลดทอนแรงดันชนิด NMOS

จากรูปที่ 2 เมื่อป้อนแรงดันอินพุทให้ทรานซิสเตอร์ M_1 และ M_2 มีค่าเท่ากัน ทรานซิสเตอร์ M_1 และ M_2 จะทำงานด้วยเงื่อนไข $(V_i - V_T) < V_{DD}$ และ $(V_i - V_T) > V_O$ ตามลำดับ จะพบว่าทรานซิสเตอร์ M_1 จะทำงานในย่านอิ่มตัว ส่วนทรานซิสเตอร์ M_2 จะทำงานในย่านไม่อิ่มตัว ดังนั้นสมการแรงดันเอาท์พุทจะมีค่าเป็น

$$V_O = \left[1 - \sqrt{\frac{(W/L)_2}{(W/L)_1 + (W/L)_2}} \right] (V_i - V_{TN} - V_{SS}) + V_{SS} \quad (3)$$

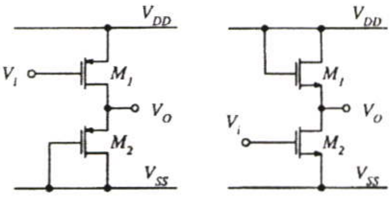
เมื่อต้องการให้แรงดันเอาท์พุทลดลงครึ่งหนึ่ง สามารถทำได้โดยกำหนดค่า Aspect Ratio ของ M_1 ให้เป็น 3 เท่าของ M_2 $((W/L)_1 = 3(W/L)_2)$ ทำให้สมการที่ (3) กลายเป็น

$$V_O = \left(\frac{V_i - V_{TN} + V_{SS}}{2} \right) \quad (4)$$

2.3 วงจรกลับค่าแรงดัน (Voltage-Inverter Circuit)

วงจรกลับค่าแรงดัน ประกอบด้วยทรานซิสเตอร์ PMOS 2 ตัว หรือ NMOS 2 ตัว ดังรูปที่ 3 (ก) และ 3 (ข) ตามลำดับ ถูกออกแบบให้ทำงานในย่านอิ่มตัว ซึ่งสมการของแรงดันเอาท์พุทจะมีค่าเป็น

$$V_O = -V_i \quad (5)$$



(ก) (ข)

รูปที่ 3 วงจรกลับค่าแรงดัน

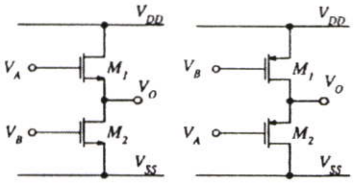
2.4 วงจรผลต่างแรงดัน (Voltage-Differential Circuit)

วงจรผลต่างแรงดันที่ใช้ในบทความนี้ ประกอบด้วยทรานซิสเตอร์ 2 ตัว แบบ NMOS และ PMOS ดังรูปที่ 4(ก) และ 4(ข) ตามลำดับ ซึ่งวงจรถูกออกแบบให้ทำงานในย่านอิ่มตัว ซึ่งสมการของแรงดันเอาท์พุทรูปที่ 4(ก) จะมีค่าเป็น

$$V_O = V_A - V_B + V_{SS} \quad (6\text{ ก})$$

และ สมการของแรงดันเอาท์พุทรูปที่ 4(ข) จะมีค่าเป็น

$$V_O = V_A - V_B + V_{DD} \quad (6\text{ ข})$$

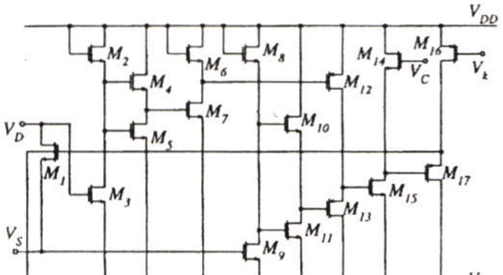


(ก) (ข)

รูปที่ 4 วงจรผลต่างแรงดัน

3. วงจรความต้านทานแบบลอยตัวปรับค่าได้ด้วยแรงดัน (Voltage-Controlled Floating Resistance Circuit)

วงจรความต้านทานที่เสนอจะนำคุณสมบัติต่างๆ ของวงจรย่อยข้างต้นมาประกอบกัน ดังรูปที่ 5 ซึ่งวงจรไบอัส



รูปที่ 5 วงจรความต้านทานแบบลอยตัวปรับค่าได้ด้วยแรงดัน

จะประกอบด้วยทรานซิสเตอร์ NMOS 12 ตัวและ PMOS 4 ตัว ทรานซิสเตอร์ M_1 จะถูกไบอัสด้วยแรงดันให้อยู่ในย่านไม่อิ่มตัว แรงดันไบอัสดังกล่าวได้มาจากวงจรย่อยซึ่งประกอบด้วยวงจรลดทอนแรงดัน, วงจรผลต่างแรงดันและวงจรกลับค่าแรงดัน ซึ่งวงจรเหล่านี้ทรานซิสเตอร์จะทำงานทั้งในย่านอิ่มตัว และ ไม่อิ่มตัว

แรงดันอินพุทเดรน (V_D) ผ่านเข้าทรานซิสเตอร์ M_2, M_3 ซึ่งทำหน้าที่เป็นวงจรกลับค่าแรงดัน และ นำมาเข้าวงจรลดทอนแรงดันด้วยทรานซิสเตอร์ M_4 และ M_5 และ กลับค่าแรงดันอีกครั้งด้วยทรานซิสเตอร์ M_6 และ M_7

แรงดันอินพุทซอส (V_S) นำมาเข้าวงจรกลับค่าแรงดันด้วยทรานซิสเตอร์ M_8 และ M_9 และ เข้าวงจรลดทอนแรงดันด้วยทรานซิสเตอร์ M_{10} และ M_{11} นำแรงดันเอาท์พุทที่ได้ และ แรงดันอินพุทเดรนที่ผ่านการประมวลสัญญาณด้วยทรานซิสเตอร์ M_6 และ M_7 มาเข้าวงจรผลต่างแรงดันด้วยทรานซิสเตอร์ M_{12} และ M_{13} และ นำมารวมกับแรงดันควบคุม (V_C) ด้วยทรานซิสเตอร์ M_{14} และ M_{15} จากนั้นนำแรงดันเอาท์พุทมาปรับระดับให้สูงขึ้น ด้วยทรานซิสเตอร์ M_{16} และ M_{17} เพื่อป้อนให้กับขาเกทของทรานซิสเตอร์ M_1 ที่ซึ่งทำงานเป็นความต้านทาน ซึ่งแรงดันที่ขาเกทของทรานซิสเตอร์ M_1 จะมีค่าเท่ากับ

$$V_{G1} = \frac{V_D + V_S}{2} + V_C + V_{TN} - V_k \qquad (7)$$

เมื่อพิจารณาสมการที่ (7) และสมการที่ (1.2) จะเห็นได้ว่ากระแสเดรนของทรานซิสเตอร์ M_1 จะมีค่าเป็นความต้านทาน โดยสมการจะถูกหักล้างเทอมที่ไม่เป็นเชิงเส้นออกไปรวมทั้งเทอมของแรงดันขีดเริ่มซึ่งผลให้วงจรจะปราศจากผลกระทบของอุณหภูมิที่แฝงอยู่กับแรงดันขีดเริ่มอีกด้วย ซึ่งถ้ากำหนดให้แรงดันขีดเริ่ม $V_{TN} = 0.42$ โวลท์ แรงดันไบอัส $V_k = 2.8$ โวลท์ และ จะต้องอยู่ในเงื่อนไขการทำงานย่านไม่อิ่มตัว $(V_{GS} - V_{TN} > V_{DS})$ ของทรานซิสเตอร์ M_1 ด้วย ซึ่งแรงดันเกท-ซอสจะต้องมีค่ามากกว่าแรงดันที่ขาเดรน-ซอสของทรานซิสเตอร์ M_1 (1 โวลท์) คือ ประมาณ 1.42 โวลท์ ดังนั้นแรงดัน V_C จะต้องมีค่าตั้งแต่ 3.8 โวลท์ขึ้นไป ดังนั้นสมการของกระแสเดรนจะมีค่าเท่ากับ

$$I_{D1} = \mu_N C_{OX}\left(\frac{W}{L}\right)(V_C - 3.8)V_{DS1} \qquad (8.1)$$

$$R_{eq} = \frac{V_{DS1}}{I_{D1}} = \frac{1}{\mu_N C_{OX}\left(\frac{W}{L}\right)(V_C - 3.8)} \qquad (8.2)$$

4. ประสิทธิภาพต่ออุณหภูมิ (Temperature Performance)

แม้ว่าผลกระทบทางอุณหภูมิจะลดลง จากการชดเชยด้วยหลักการหักล้างแรงดันขีดเริ่มข้างต้นนี้ ยังไม่สามารถทำให้ผลกระทบของอุณหภูมิหายไปได้ทั้งหมด เพราะตัวแปรของอุณหภูมิยังแฝงอยู่ในค่าค่าความคล่อง (μ) อีกส่วนหนึ่ง แต่ผลกระทบของอุณหภูมิยังมีอยู่ในเทอมของ μ ก็สามารถหักล้างลงได้ เมื่อนำไปใช้งานร่วมกับวงจรเปลี่ยนแรงดันเป็นกระแส (V-I) โดยมีผลกระทบทางอุณหภูมิเป็นส่วนกลับกัน [10] โดยค่าความคล่องเขียนเป็นสมการในรูปของอุณหภูมิได้เป็นดังสมการที่ (9)

$$\mu(T) = \mu(T_r)\left(\frac{T}{T_r}\right)^{-k_3} \qquad (9)$$

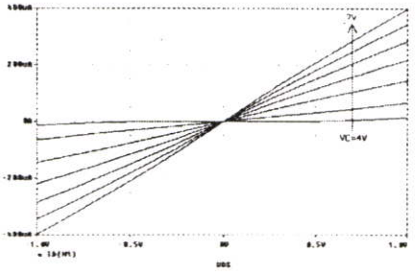
โดยที่ $T =$ อุณหภูมิจริงขณะนั้น (Absolute Temperature) และ $T_r =$ อุณหภูมิห้อง (Room Temperature) (หน่วยเป็นองศา Kelvin) k_3 เป็นค่าคงที่มีค่าระหว่าง 1.5 ถึง 2 เช่น เมื่อมีอุณหภูมิรอบ ๆ ห้องเปลี่ยนไป 10 องศา ขณะที่ k_3 มีค่าเท่ากับ 1.5 กระแสเดรนในสมการที่ (8.1) จะมีค่าเปลี่ยนแปลงระหว่าง 4.79 ถึง 6.34%

5. ผลการเลียนแบบการทำงาน

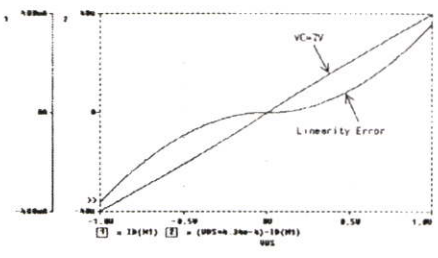
วงจรความต้านทานแบบลอยตัวปรับค่าได้ด้วยแรงดันสามารถยืนยันคุณสมบัติ และ ประสิทธิภาพของวงจรได้ด้วยโปรแกรม PSpice โดยใช้แบบจำลอง (Model) ของ T14Y ˜MOSIS 0.25μm โดยมี $V_{TN} = 0.42$ V,

$V_{TP} = -0.55$ V, $\mu_N C_{OX}$ = $250.1048 \mu A/V^2$ และ $\mu_P C_{OX}$ -$51.94153 \mu A/V^2$

แรงดันไฟเลี้ยงที่ใช้มีค่าเท่ากับ ± 5 โวลท์ และ ใช้แรงดันไบอัส $V_k = 2.8$ โวลท์ ทรานซิสเตอร์ M_4 และ M_{10} ใช้ (W/L)=(3μm/1μm) ทรานซิสเตอร์ที่เหลือใช้ (W/L)= (1μm/1μm) ส่วนทรานซิสเตอร์ที่เป็นความต้านทาน M_1 ใช้ค่า Aspect Ratio (W/L)=(10μm/10μm) เพื่อหลีกเลี่ยงความไม่เป็นเชิงเส้น ที่เกิดจากผลกระทบความยาวของแชนแนล (Channel Length Modulation : λ) ซึ่งถ้า L>8μm จะทำให้ $\lambda << 1$ [10] คุณสมบัติทางกระแสตรงแสดงไว้ดังรูปที่ 6 และ ค่าของความต้านทานเมื่ออุณหภูมิเปลี่ยนไปได้แสดงไว้ดังรูปที่ 7

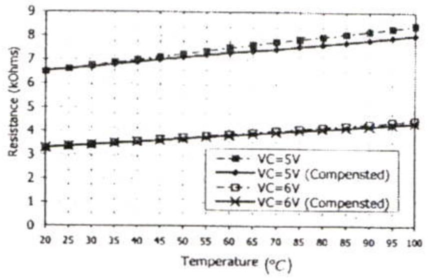


รูปที่ 6 กราฟแสดงคุณสมบัติกระแสตรงของวงจรความต้านทานแบบลอยตัวปรับค่าได้ด้วยแรงดัน



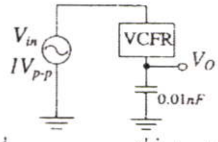
รูปที่ 7 ค่าความผิดพลาดเชิงเส้น (Linearity Error)

จากรูปที่ 7 แสดงค่าความผิดพลาดเชิงเส้น พบว่าวงจรความต้านทานที่เสนอจะมีค่าความเป็นเชิงเส้นค่อนข้างสูง มีค่าความผิดพลาดเชิงเส้นประมาณ 10% ซึ่งค่าความผิดพลาดดังกล่าวเกิดขึ้นจาก ค่าความยาวแชนแนล (L) ของทรานซิสเตอร์ M_1 ซึ่งค่าค่าความผิดพลาดเชิงเส้นจะน้อยลงเมื่อค่า L สูงขึ้น

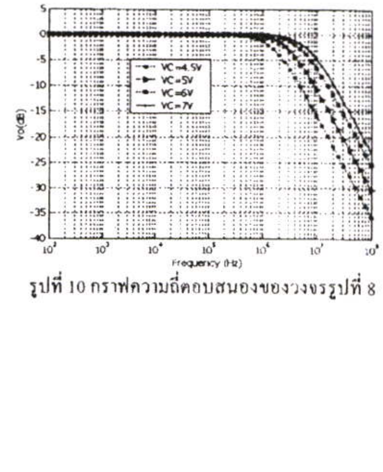


รูปที่ 8 ค่าความต้านทานเมื่ออุณหภูมิเปลี่ยนไป

จากรูปที่ 8 เมื่อเปลี่ยนค่าอุณหภูมิจาก 20 $^\circ C$ ถึง100 $^\circ C$ จะทำให้ค่าความต้านทานเปลี่ยนแปลง ซึ่งเกิดจากผลกระทบของอุณหภูมิที่มีต่อ ค่าความคล่อง (μ) และ แรงดันขีดเริ่ม (V_T) ดังที่กล่าวมาแล้ว ซึ่งขณะที่ความต้านทานที่ไม่ได้รับการชดเชยอุณหภูมิ จะมีค่าความต้าน ทานเปลี่ยนแปลงประมาณ 30% แต่เมื่อได้รับการชดเชยอุณหภูมิด้วยหลักการของบทความนี้ พบว่าที่แรงดันควบ คุม V_C=5 โวลท์ ค่าความต้านทานที่ได้หลังการชดเชยอุณหภูมิจะมีค่าความเปลี่ยนแปลงประมาณ 23% และ พบอีกว่าเมื่อแรงดันควบคุมสูงขึ้น $(V_C >> V_T)$ จะทำให้ผล กระทบของอุณหภูมิลดต่ำลง ซึ่งสอดคล้องกับสมการที่ (7)



รูปที่ 9วงจรกรองความถี่ต่ำผ่านอันดับ1



รูปที่ 10 กราฟความถี่ตอบสนองของวงจรรูปที่ 8

ด้านการประยุกต์ใช้งานนั้น สามารถใช้วงจรความต้านทานแบบลอยตัวปรับค่าได้ด้วยแรงดัน มาสร้างเป็นวงจรกรองความถี่ต่ำผ่านอันดับ 1 ดังแสดงไว้ดังรูปที่ 9 ผลการตอบสนองทางความถี่ของรูปที่ 9 แสดงไว้ดังรูปที่ 10 โดยใช้แรงดัน V_C ตั้งแต่ 4.5 โวลท์ ถึง 7 โวลท์ ซึ่งเห็นได้อย่างชัดเจนสามารถใช้งานได้เป็นอย่างดี

6. บทสรุป

วงจรความต้านทานแบบลอยตัวปรับค่าได้ ด้วยแรงดันที่เสนอในบทความนี้เป็นวงจรที่ใช้หลักการหักล้างความไม่เป็นเชิงเส้นออกไป ด้วยหลักการวงจรย่อยต่างๆ อีกทั้งยังมีการชดเชยผลกระทบต่ออุณหภูมิ ในเทอมของแรงดันขีดเริ่ม เพื่อลดการคลาดเคลื่อนของค่าความต้านทานที่ได้เมื่ออุณหภูมิเปลี่ยนไปอีกด้วย แต่ผลกระทบของอุณหภูมิยังมีอยู่ในเทอมของค่าความคล่องแต่ก็สามารถลดลง เมื่อนำไปใช้งานร่วมกับวงจร CMOS ที่มีเอาท์พุทเป็นกระแส [10] ซึ่งจะหักล้างเทอมนี้ออกไปได้ ผลการเลียนแบบการทำงานด้วย PSpice ได้ยืนยันประสิทธิภาพของวงจรได้เป็นอย่างดีว่ามีคุณสมบัติทางกระแสตรงเป็นเชิงเส้นดี และ สามารถนำไปประยุกต์ใช้งานได้เป็นอย่างดี

7. เอกสารอ้างอิง

[1] K. Dejhan, P. Prommee, L. Yuttasukprasert, M. Somdulyakanok, "A Compensated Temperature CMOS Voltage-Controlled Grounded Resistance Circuit," *Proc. of IEEE TENCON 2004*, Chieang Mai, Thailand, Nov. 21-24, 2004.

[2] K. Dejhan, C. Soonyeekan, P. Prommee, P. Tooprakai, F. Cheevasuvit and E. Prommas, "A high performance MOSFET voltage-controlled floating resistance circuit,"*Proc. of 7th International Symposium on IC Technology, System and Applications : ISIC-97*, Singapore, September 10-12, 1997.

[3] M. Banu and Y. Tsividis, "Floating Voltage - Controlled Resistors in MOS Technology," *Electron. Lett.*, Vol.18, pp.678-679, July 1982.

[4] S. P. Singh, J.V. Hanson and J. Vlach, "A New Floating Resistor for CMOS Technology", *IEEE Trans. Circuits Syst.*, Vol.CAS-36, pp.1217-1220, Sep. 1989.

[5] K. Nagaraj, "New CMOS Floating Voltage - Controlled Resistor," *Electron. Lett.*, Vol.22, pp.667-668, June 1986.

[6] G. Wilson, P.K. Chan, "Analysis of nonlinearities in Floating resistor networks," *IEE Proc., Part.G*, Vol.141, No.2, pp.82-88, April,1994.

[7] R. Senani, "Realisation of linear voltage-controlled resistance in floating form, *Electron. Lett.*, Vol.30, No.23, pp.1909-1911, Nov. 1994.

[8] G. Wilson and P.K Chan, "Floating CMOS resistor," *Electron. Lett.*, Vol.29, No.3, pp.306-307, Nov. 1994.

[9] S. Qin and R.L. Geiger, "A ±5-V Analog Multiplier," *IEEE J. Solid-State Circuits*, Vol.SC-22, pp.1143-1146, Dec. 1987.

[10] Z. Wang, "A CMOS Four-Quadrant Analog Multiplier with Single-Ended Voltage Output and Improved Temperature Performance," *IEEE J. Solid-State Circuit*, Vol.26, pp.1293-1301, Sep. 1991.

ประวัติผู้เขียน

นายมนตรี สมดุลยกนก เกิดเมื่อวันที่ 30 สิงหาคม พ.ศ.2511 ที่จังหวัดกรุงเทพมหานคร สำเร็จการศึกษาปริญญาอุตสาหกรรมศาสตรบัณฑิต สาขาวิศวกรรมไฟฟ้า ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยสยาม ในปีการศึกษา 2535 และสำเร็จการศึกษาปริญญาครุศาสตร์อุตสาหกรรมมหาบัณฑิต สาขาครุศาสตร์เทคโนโลยี ภาควิชาครุศาสตร์เทคโนโลยี คณะครุศาสตร์อุตสาหกรรม สถาบันเทคโนโลยีพระจอมเกล้าธนบุรี ในปีการศึกษา 2539 และเข้าศึกษาต่อในระดับปริญญาวิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมโทรคมนาคม ภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีการศึกษา 2547 ปัจจุบันทำงานในตำแหน่งอาจารย์ประจำ ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยสยาม

International Publications

1. **Montri Somdunyakanok**, Krit Angkeaw, Jirasak Chanwutitum, Pipat Prommee, Montree Kumngern and Kobchai Dejhan **"Current-mode CMOS full-wave rectifier and vector summation circuit"** *Proc. of Electrical Engineering/Electronics, Computer, Telecommunication and Information Technology): ECTI-CON 2006,* Ubon Ratchathani, Thailand. May 10-13, 2006.
2. Krit Angkeaw, **Montri Somdunyakanok**, Pipat Prommee, Montree Kumngern,Kobchai Dejhan and Jirasak Chanwutitum, **"CMOS Low-voltage Max/Min circuits and its application"** *Proc. of Electrical Engineering / Electronics, Computer, Telecommunication and Information Technology) : ECTI-CON 2006,* Ubon Ratchathani, Thailand. May 10-13, 2006.
3. Pipat Prommee, **Montri Somdunyakanok**, Kittipat Poorahong, Phinat Phruksarojanakun, Kobchai Dejhan, **"CMOS Wide-Range Four-Quadrant Analog Multiplier Circuit"**, *Proc. of International Symposium Intelligent Signal Processing and Communication Systems 2005: ISPACS 2005*, Hong Kong, China, Dec 13-16, 2005.
4. Pipat Prommee, **Montri Somdunyakanok**, Krit Angkaew, Arkhom Jodtang and Kobchai Dejhan, **"Single Low-Supply and Low-Distortion CMOS Analog Multiplier"** *Proc. of International Symposium on Communications and Information Technologies 2005: ISCIT 2005*, Beijing, China, Oct 12-14, 2005.
5. Pipat Prommee, **Montri Somdunyakanok**, Khachen Khaw-ngam and Kobchai Dejhan, **"A CMOS Voltage-Controlled Floating Resistance Circuit with Temperature Compensated"** *Proc. of International Symposium on Communications and Information Technologies 2005: ISCIT 2005*, Beijing, China, Oct 12-14, 2005.
6. Pipat Prommee, **Montri Somdunyakanok**, Montree Kumngern and Kobchai Dejhan, **"A Sinusoidal Frequency-to-Voltage Converter and its Applications"** *Proc. of ITC-CSCC 2005*, Jeju, Korea, July 4-7, 2005.
7. Kobchai Dejhan, Pipat Prommee, Lerssak Yuttasukprasert, **Montree Somdulyakanok**, **"A Compensated Temperature CMOS Voltage-Controlled Grounded Resistance Circuit"** *Proc. of IEEE TENCON 2004*, Chiang Mai, Thailand, Nov. 21-24, 2004.

บทความที่ได้ตีพิมพ์วารสารในประเทศ

1. **มนตรี สมดุลยกนก "วงจรคูณสัญญาณอนาลอกแบบซีมอสย่านอินพุทปฏิบัติงานกว้าง"** วารสารวิศวกรรมศาสตร์, มหาวิทยาลัยสยาม, ปีที่ 6, เล่มที่ 11, หน้า 11-16, กรกฎาคม – ธันวาคม 2548.
2. **มนตรี สมดุลยกนก**, พิพัฒน์ พรหมมี, กอบชัย เดชหาญ, กฤษณ์ อ่างแก้ว, **"วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันแบบซีมอสที่มีการชดเชยอุณหภูมิ"** วิศวสารลาดกระบัง, ปีที่ 22, ฉบับที่ 2, หน้า 54-59, มิถุนายน 2548.
3. สุรชัย จันทร์ฉาย,พิพัฒน์ พรหมมี,กอบชัย เดชหาญ, กฤษณ์ อ่างแก้ว, **มนตรี สมดุลยกนก**, **"วงจรตรวจจับค่าต่ำสุดใช้แรงดันต่ำโดยใช้ เทคโนโลยีซีมอส"** วิศวสารลาดกระบัง, ปีที่ 22, ฉบับที่ 2, หน้า 49-53, มิถุนายน 2548.
4. **มนตรี สมดุลยกนก**, พิพัฒน์ พรหมมี, กอบชัย เดชหาญ, กฤษณ์ อ่างแก้ว, **"วงจรคูณสัญญาณอนาลอกแบบซีมอสความเพี้ยนต่ำและใช้ไฟเลี้ยงต่ำชุดเดียว"** วิศวสารลาดกระบัง, ปีที่ 22, ฉบับที่ 1, หน้า 59-64, มีนาคม 2548.
5. กฤษณ์ อ่างแก้ว,สุรชัย จันทร์ฉาย, พิพัฒน์ พรหมมี, กอบชัย เดชหาญ,**มนตรี สมดุลยกนก**, **"วงจรตรวจจับค่าสูงสุดใช้แรงดันต่ำโดยใช้เทคโนโลยีซีมอส"**วิศวสารลาดกระบัง,ปีที่ 22, ฉบับที่ 1, หน้า 54-58, มีนาคม 2548.
6. พิพัฒน์ พรหมมี, เนรมิต หว้ามุข, กอบชัย เดชหาญ, **มนตรี สมดุลยกนก**, **"วงจรความต้านทานปรับค่าได้ด้วยแรงดันแบบมอสชนิดต่อกราวด์ที่มีการชดเชยอุณหภูมิ"** วิศวสารลาดกระบัง, ปีที่ 20, ฉบับที่ 4, หน้า 6-11, ธันวาคม 2546.
7. **มนตรี สมดุลยกนก**, พิพัฒน์ พรหมมี **"วงจรความต้านทานแบบต่อกราวด์ปรับค่าได้ด้วยแรงดัน"** วารสารวิศวกรรมศาสตร์, มหาวิทยาลัยสยาม, ปีที่ 4, เล่มที่ 8, หน้า 66-70, กรกฎาคม - ธันวาคม 2545.