

วงจรคูณค่าอิมพีแดนซ์ที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์

ELECTRONICALLY TUNABLE IMPEDANCE MULTIPLIER

ประจวบ ปวารงกูร

PRAJUAB PAWARANGKORN

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาค้นคว้าหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2549

ISBN 974-15-2154-5

วงจรคูณค่าอิมพีแดนซ์ที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์

ELECTRONICALLY TUNABLE IMPEDANCE MULTIPLIER

ประจวบ ปวารังกูร

PRAJUAB PAWARANGKOON

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2549

ISBN 974-15-2154-5

ELECTRONICALLY TUNABLE IMPEDANCE MULTIPLIER

PRAJUAB PAWARANGKON

A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
DOCTOR OF ENGINEERING IN ELECTRICAL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2006

ISBN 974-15-2154-5

COPYRIGHT 2006

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

หัวข้อวิทยานิพนธ์	วงจรรูณค่าอิมพีแดนซ์ที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์
นักศึกษา	นายประจวบ ปวรังกูร
รหัสประจำตัว	44060006
ปริญญา	วิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2549
อาจารย์ผู้ควบคุมวิทยานิพนธ์	ศาสตราจารย์ ดร. วิวัฒน์ กิรานนท์

บทคัดย่อ

วิทยานิพนธ์นี้นำเสนอการประยุกต์ใช้งานวงจรรายพานกระแสที่ปรับค่าอัตราขยายกระแสได้มาออกแบบสร้างเป็นวงจรรูณค่าอิมพีแดนซ์แบบลอยตัวและวงจรรูณค่าอิมพีแดนซ์แบบลอยตัว

ในส่วนของวงจรรูณค่าอิมพีแดนซ์แบบลอยตัวนั้นสร้างขึ้นโดยอาศัยวงจรรายพานกระแสที่ปรับค่าอัตราขยายกระแสได้มาประกอบกับอุปกรณ์พาสซีฟเพียงอย่างละหนึ่งตัวเท่านั้นจึงทำให้วงจรมีโครงสร้างที่ไม่ยุ่งยากซับซ้อน อีกทั้งค่าอิมพีแดนซ์ของวงจรมีค่าที่ปรับได้จากการควบคุมที่ค่ากระแสไฟตรงที่อยู่ภายในวงจรมีค่าคงที่ ทำให้เกิดความสะดวกสำหรับการนำวงจรมีค่าอิมพีแดนซ์ไปประยุกต์ใช้ในงานต่าง ๆ

ส่วนวงจรรูณค่าอิมพีแดนซ์แบบลอยตัวนั้นสร้างขึ้นโดยอาศัยวงจรรายพานกระแสที่สามารถปรับค่าอัตราขยายกระแสได้เพียงแค่ตัวเดียวเท่านั้นจึงทำให้วงจรมีความเหมาะสมสำหรับการนำเอาไปสร้างในรูปแบบของวงจรรวม นอกจากนี้ค่าความต้านทานของวงจรมีค่าที่ปรับให้มีค่าเป็นบวกหรือลบได้จากการควบคุมที่ค่ากระแสไฟตรงภายในวงจรมีค่าคงที่ ทำให้วงจรมีคุณสมบัติเป็นได้ทั้งตัวต้านทานแบบบวกและแบบลบในวงจรมีค่าเดียวกันโดยไม่จำเป็นต้องทำการเปลี่ยนแปลงโครงสร้างภายในวงจรมีค่าอีกด้วย

จากผลการจำลองการทำงานและผลการทดลองต่อวงจรมีค่าอิมพีแดนซ์จริงได้ช่วยยืนยันถึงการทำงานของวงจรมีค่าอิมพีแดนซ์ที่นำเสนอได้เป็นอย่างดี นอกจากนี้ยังได้แสดงถึงตัวอย่างของการนำเอาวงจรมีค่าอิมพีแดนซ์ที่นำเสนอไปประยุกต์สร้างเป็นวงจรมีค่าอิมพีแดนซ์และวงจรรายพานกระแสได้ด้วย

Thesis Title	Electronically Tunable Impedance Multiplier
Student	Mr. Prajuab Pawarangkoon
Student ID	44060006
Degree	Doctor of Engineering
Programme	Electrical Engineering
Year	2006
Thesis Advisor	Professor Dr. Wiwat Kiranon

ABSTRACT

New designs for a floating impedance multiplier and a floating resistor based on the current conveyor with controlled current gain are presented in this thesis.

The proposed impedance multiplier circuit is implemented from one current conveyor with controlled current gain and one passive element. The impedance values of this circuit can be tuned by using current control.

The proposed floating resistor circuit is implemented from only one current conveyor with controlled current gain, which is easily fabricated in IC technology. The resistance values of this circuit can be made either positive or negative by using current control. This enables the proposed circuit to realize a positive or negative resistor without changing the circuit topology.

Simulation and-experimental results are obtained to show adequate agreement with theory. Also, applications of the impedance multiplier and the floating resistor in oscillator and amplifier are demonstrated.

กิตติกรรมประกาศ

ผู้เขียนขอกราบขอบพระคุณ ศาสตราจารย์ ดร. วิวัฒน์ กิรานนท์ ผู้ซึ่งเป็นยิ่งกว่าอาจารย์ที่ปรึกษา โดยท่านได้ให้ความเมตตากรุณา อบรมสั่งสอน ความรู้ทางวิชาการให้แก่ผู้เขียนมาตั้งแต่สมัยเมื่อครั้งที่ได้เริ่มทำการศึกษาระดับปริญญาโทจนกระทั่งถึงปัจจุบัน ซึ่งทำให้ความรู้ทางวิชาการของผู้เขียนที่มีอยู่อันน้อยนิดได้รับการเพิ่มพูนและพัฒนาขึ้นมาเป็นลำดับและผู้เขียนก็หวังไว้ว่าความรู้ทางวิชาการของผู้เขียนนั้นจะมีได้สักครั้งหนึ่งของท่านก็ยิ่งดีในวันข้างหน้า

นอกเหนือจากการที่ท่านเป็นที่ปรึกษาทางวิชาการแล้ว ท่านยังได้ให้ความรู้ทางศีลธรรมและการดำเนินชีวิตในทางที่ถูกต้องแก่ผู้เขียนด้วย

ผู้เขียนขอขอบคุณ คุณวุฒิไกร อินทอุดม นักศึกษาระดับปริญญาโทสังกัดห้องวิจัย อาจารย์วิวัฒน์ซึ่งเป็นเสมือนเพื่อนผู้ที่คอยแลกเปลี่ยนความคิดเห็นในงานวิจัยระหว่างกัน

ผู้เขียนขอขอบคุณมหาวิทยาลัยเทคโนโลยีมหานครที่ให้ทุนสนับสนุนการศึกษา เครื่องมือ และห้องปฏิบัติการ

ผู้เขียนขอขอบคุณ คุณอรสา ปวรางกูร และเด็กชายปวีศ ปวรางกูร ภรรยาและบุตรของผู้เขียนซึ่งเป็นเสมือนกำลังใจให้ผู้เขียนมุ่งมั่นในการที่จะประสบความสำเร็จในการศึกษานี้

คุณประโยชน์อันใดที่เกิดจากวิทยานิพนธ์นี้ ผู้เขียนขอมอบให้กับบิดา มารดา ตลอดจนคุณครูอาจารย์ของผู้เขียนทุกท่าน

ประจวบ ปวรางกูร

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญรูป.....	VII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	3
1.3 สมมติฐานของการศึกษา.....	3
1.4 ขอบเขตของการวิจัย.....	4
1.5 โครงประกอบของวิทยานิพนธ์.....	4
บทที่ 2 วงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้.....	6
2.1 ความเป็นมาและคุณสมบัติของวงจรสายพานกระแสรุ่นต่าง ๆ	6
2.2 วงจรสายพานกระแสรุ่นที่สองที่ปรับค่าอัตราขยายกระแสได้.....	7
2.2.1 โครงสร้างของวงจร.....	8
2.2.2 ความสัมพันธ์ระหว่างแรงดันอินพุตที่ขั้ว Y และแรงดันเอาต์พุตที่ขั้ว X	9
2.2.3 ค่าความต้านทานอินพุตที่ขั้ว Y	10
2.2.4 ค่าความต้านทานเอาต์พุตที่ขั้ว X	11
2.2.5 ค่าอัตราขยายกระแส.....	14
2.2.6 วงจรสมมูลและความสัมพันธ์เชิงเมตริกซ์.....	17
2.2.7 สัญลักษณ์.....	18
2.3 สรุป.....	19
บทที่ 3 วงจรคุณค่าอิมพีแดนซ์แบบลอยตัว.....	20
3.1 บทนำ.....	20
3.2 หลักการของวงจรคุณค่าอิมพีแดนซ์แบบลอยตัว.....	21
3.3 วงจรคุณค่าอิมพีแดนซ์แบบลอยตัว.....	23

สารบัญ(ต่อ)

	หน้า
3.4 การวิเคราะห์ข้อจำกัดต่าง ๆ ของวงจรคุณค่าอิมพีแดนซ์.....	29
3.4.1 ความไม่เป็นอุดมคติของวงจรสายพานกระแส.....	29
3.4.2 ค่าความผิดพลาดของวงจรคุณค่าอิมพีแดนซ์.....	30
3.4.3 ข้อจำกัดทางด้านความถี่ที่ใช้งานของวงจรคุณค่าอิมพีแดนซ์.....	31
3.4.4 การชดเชยความไม่เป็นอุดมคติของวงจรคุณค่าอิมพีแดนซ์.....	32
3.5 การจำลองการทำงานของวงจร.....	35
3.5.1 ผลการจำลองการทำงาน.....	35
3.5.2 วิจารณ์ผลการจำลองการทำงาน.....	39
3.6 การทดลองต่อวงจรจริง.....	41
3.6.1 ผลการทดลองของวงจรคุณค่าความเหนี่ยวนำ.....	41
3.6.2 ผลการทดลองของวงจรคุณค่าความจุไฟฟ้า.....	42
3.6.3 วิจารณ์ผลการทดลอง.....	43
3.7 สรุป.....	45
บทที่ 4 วงจรความต้านทานแบบลอยตัว.....	46
4.1 บทนำ.....	46
4.2 หลักการของวงจรความต้านทานแบบลอยตัว.....	47
4.3 วงจรความต้านทานแบบลอยตัว.....	49
4.4 การวิเคราะห์ข้อจำกัดต่าง ๆ ของวงจรความต้านทาน.....	51
4.4.1 ค่าความผิดพลาดของวงจรความต้านทาน.....	51
4.4.2 ข้อจำกัดทางด้านความถี่ที่ใช้งานของวงจรความต้านทาน.....	52
4.4.3 การชดเชยอิทธิพลของอุณหภูมิ.....	52
4.4.4 การเพิ่มย่านการทำงานที่เป็นเชิงเส้น.....	54
4.5 การจำลองการทำงานของวงจร.....	55
4.5.1 ผลการจำลองการทำงาน.....	55
4.5.2 วิจารณ์ผลการจำลองการทำงาน.....	58
4.6 การทดลองต่อวงจรจริง.....	61
4.6.1 ผลการทดลองของวงจรความต้านทานลอยตัวแบบบวก.....	61
4.6.2 ผลการทดลองของวงจรความต้านทานลอยตัวแบบลบ.....	62

สารบัญ(ต่อ)

	หน้า
4.6.3	63
4.7	64
บทที่ 5	66
5.1	66
5.1.1	66
5.1.2	69
5.1.3	72
5.1.4	72
5.2	76
5.2.1	76
5.2.2	78
5.2.3	79
5.3	81
บทที่ 6	83
เอกสารอ้างอิง	86
ภาคผนวก ก	98
ภาคผนวก ข	101
ภาคผนวก ค	106
ภาคผนวก ง	108
ประวัติผู้เขียน	130

สารบัญรูป

รูปที่	หน้า
2.1 วงจรสายพานกระแส.....	6
2.2 วงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้.....	8
2.3 วงจรตามแรงดัน.....	9
2.4 การหาค่าความต้านทานเอาต์พุตที่ชั่ว X	11
2.5 การหาค่าอัตราขยายกระแสของวงจรสายพานกระแส.....	15
2.6 วงจรสมมูลของวงจรสายพานกระแสในรูปที่ 2.2	17
2.7 สัญลักษณ์ของวงจรสายพานกระแส	
(ก) CCII	
(ข) CCCII	
(ค) วงจรสมมูลของ CCCII.....	18
3.1 หลักการลดค่าความต้านทานแฝงที่ชั่ว X ของวงจรสายพานกระแส.....	21
3.2 แนวความคิดเบื้องต้นของวงจรคูณค่าอิมพีแดนซ์.....	22
3.3 หลักการสร้างวงจรคูณค่าอิมพีแดนซ์แบบลอยตัว.....	23
3.4 วงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้	
(ก) โครงสร้างของวงจร	
(ข) สัญลักษณ์ของวงจร	
(ค) วงจรสมมูล.....	25
3.5 วงจรคูณค่าอิมพีแดนซ์แบบลอยตัว.....	26
3.6 วงจรคูณค่าอิมพีแดนซ์แบบต่อกราวด์	
(ก) สัญลักษณ์	
(ข) โครงสร้างของวงจรสายพานกระแสที่ใช้ประกอบเป็นวงจร.....	28
3.7 วงจรสมมูลที่แสดงถึงความไม่เป็นอุดมคติของวงจรสายพานกระแส.....	29
3.8 วงจรคูณค่าอิมพีแดนซ์ที่ไม่เป็นอุดมคติ	
(ก) โครงสร้างของวงจร	
(ข) วงจรสมมูล.....	32
3.9 วิธีการชดเชยความไม่เป็นอุดมคติของวงจรคูณค่าอิมพีแดนซ์.....	33

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.10 วงจรความต้านทานค่าลบแบบลอยตัว	
(ก) สัญลักษณ์	
(ข) โครงสร้างของวงจร.....	34
3.11 วงจรคุณค่าอิมพีแดนซ์แบบลอยตัวที่ชดเชยความไม่เป็นอุดมคติ.....	34
3.12 ค่าความเหนี่ยวนำและค่าความจุไฟฟ้าที่แปรตามกระแส I_1	36
3.13 ผลตอบสนองทางความถี่ของวงจรคุณค่าความจุไฟฟ้า.....	36
3.14 ผลตอบสนองทางความถี่ของวงจรคุณค่าความเหนี่ยวนำ.....	37
3.15 วงจรรีโซแนนซ์แบบอนุกรม	
(ก) วงจรที่ใช้ทดสอบวงจรคุณค่าความเหนี่ยวนำ	
(ข) วงจรที่ใช้ทดสอบวงจรคุณค่าความจุไฟฟ้า.....	37
3.16 กระแสรีโซแนนซ์ I_{in} ที่ไหลผ่านวงจรคุณค่าความเหนี่ยวนำ.....	38
3.17 กระแสรีโซแนนซ์ I_{in} ที่ไหลผ่านวงจรคุณค่าความจุไฟฟ้า.....	38
3.18 ค่าที่ได้จากการจำลองการทำงานเปรียบเทียบกับค่าที่คำนวณได้ตามสมการ (3.17).....	40
3.19 การเปรียบเทียบค่าความผิดพลาดที่เกิดจากรูปที่ 3.12 และ 3.18.....	40
3.20 วงจรทดสอบการทำงานของวงจรคุณค่าความเหนี่ยวนำ.....	42
3.21 ค่าความเหนี่ยวนำที่แปรตามกระแสไฟตรง I_1	42
3.22 วงจรทดสอบการทำงานของวงจรคุณค่าความจุไฟฟ้า.....	43
3.23 ค่าความจุไฟฟ้าที่แปรตามกระแสไบแอส I_1	43
3.24 ค่าความผิดพลาดที่เกิดจากรูปที่ 3.21 และ 3.23.....	44
4.1 แนวความคิดเบื้องต้นของวงจรความต้านทาน.....	48
4.2 หลักการสร้างวงจรความต้านทานแบบลอยตัว.....	48
4.3 วงจรความต้านทานแบบลอยตัว.....	49
4.4 วงจรความต้านทานแบบต่อกราวด์.....	50
4.5 วงจร PTAT ในบทความ [131].....	53
4.6 การชดเชยอุณหภูมิของวงจรความต้านทานโดยใช้วงจร PTAT ในบทความ [131].....	53
4.7 วงจรความต้านทานแบบลอยตัวที่มีความเป็นเชิงเส้นสูง.....	54
4.8 วงจรคุณค่าอิมพีแดนซ์ที่ปรับค่าอิมพีแดนซ์ให้เป็นบวกหรือลบได้.....	55
4.9 ค่าความต้านทานของวงจรที่แปรตามกระแสไบแอส I_0	56
4.10 ความสัมพันธ์ระหว่างกระแสและแรงดันของวงจรความต้านทานแบบลอยตัว.....	56

สารบัญญรูป (ต่อ)

รูปที่	หน้า
4.11 ผลตอบสนองทางความถี่ของวงจรรวมต้านทานที่ $I_0 = 30\mu\text{A}$	57
4.12 ผลตอบสนองทางความถี่ของวงจรรวมต้านทานที่ $I_0 = 110\mu\text{A}$	57
4.13 ผลตอบสนองทางความถี่ของวงจรรวมต้านทานที่ $I_0 = 210\mu\text{A}$	58
4.14 ค่าที่ได้จากการจำลองการทำงานเปรียบเทียบกับค่าที่คำนวณได้ตามสมการ (4.6).....	59
4.15 ค่าความผิดพลาดที่เกิดจากรูปที่ 4.9.....	59
4.16 ค่าความผิดพลาดที่เกิดจากรูปที่ 4.14.....	60
4.17 วงจรทดสอบการทำงานของวงจรรวมต้านทานลอยตัวแบบบวก.....	61
4.18 ค่าความต้านทานของวงจรรวมต้านทานแบบบวกที่แปรตามกระแสไบแอส I_0	62
4.19 วงจรทดสอบการทำงานของวงจรรวมต้านทานลอยตัวแบบลบ.....	62
4.20 ค่าความต้านทานของวงจรรวมต้านทานแบบลบที่แปรตามกระแสไบแอส I_0	63
4.21 ค่าความผิดพลาดที่เกิดจากรูปที่ 4.18 และ 4.20.....	64
5.1 หลักการของวงจรกำเนิดสัญญาณไซน์.....	67
5.2 วงจรรีโซเนเตอร์	
(ก) โครงสร้างพื้นฐาน	
(ข) วงจรสมมูลแบบขนาน.....	67
5.3 วงจรกำเนิดสัญญาณไซน์	
(ก) โครงสร้างพื้นฐาน	
(ข) วงจรสมมูลแบบขนาน.....	68
5.4 วงจรกำเนิดสัญญาณไซน์โดยใช้ CCCII.....	69
5.5 วงจรสมมูลของวงจรกำเนิดสัญญาณในรูปที่ 5.4	
(ก) โครงสร้างพื้นฐาน	
(ข) วงจรสมมูลแบบขนาน.....	71
5.6 สัญญาณเอาต์พุต V_{out} ที่ได้จากวงจรกำเนิดสัญญาณไซน์.....	72
5.7 สัญญาณเอาต์พุต V_{out} ที่กระแส $I_{1(2)} = 30\mu\text{A}$	73
5.8 สัญญาณเอาต์พุต V_{out} ที่กระแส $I_{1(2)} = 100\mu\text{A}$	73
5.9 สัญญาณเอาต์พุต V_{out} ที่กระแส $I_{1(2)} = 200\mu\text{A}$	74
5.10 ค่าความถี่ของสัญญาณเอาต์พุต V_{out} ที่แปรตามค่ากระแส $I_{1(2)}$	74

สารบัญญรูป (ต่อ)

รูปที่	หน้า
5.11 ค่าความผิดพลาดของค่าความถี่ที่ได้จากการทดลองเปรียบเทียบกับ ค่าความถี่ที่คำนวณได้จากทฤษฎี.....	75
5.12 หลักการวงจรขยายกระแส.....	77
5.13 วงจรขยายกระแส.....	78
5.14 ความสัมพันธ์ระหว่างกระแสเอาต์พุต I_{out} กับกระแสอินพุต I_{in}	80
5.15 สัญญาณเอาต์พุต I_{out} ของวงจรขยายกระแส (ก) วงจรขยายกลับเฟส (ข) วงจรขยายไม่กลับเฟส.....	81

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ตัวต้านทาน ตัวเก็บประจุ และตัวเหนี่ยวนำเป็นอุปกรณ์พาสซีฟ (Passive element) พื้นฐานสำคัญที่จะขาดเสียมิได้ในการนำไปประกอบเป็นวงจรอิเล็กทรอนิกส์ต่าง ๆ ยกตัวอย่างเช่น ในวงจรขยายสัญญาณแบบอิมิตเตอร์ร่วม (Common emitter amplifier) นั้นได้อาศัยตัวต้านทานเป็นตัวกำหนดจุดทำงานทางไฟตรงและค่าอัตราขยายของวงจร [1-11] ส่วนในวงจรกรองสัญญาณ (Filter) และวงจรกำเนิดสัญญาณ (Oscillator) ก็ได้อาศัยทั้งตัวเก็บประจุ และตัวเหนี่ยวนำเป็นตัวกำหนดความถี่ตัดและความถี่ของสัญญาณเอาต์พุต [1-11, 152, 153] เป็นต้น อย่างไรก็ตามในปัจจุบันอุตสาหกรรมอิเล็กทรอนิกส์มีแนวโน้มในการออกแบบวงจรเพื่อการบรรลุลงในวงจรรวม (Integrated circuit: IC) เพิ่มมากขึ้น ซึ่งการสร้างอุปกรณ์พาสซีฟต่าง ๆ ลงไปในวงจรรวมโดยตรงนั้นจะมีข้อเสียเกิดขึ้นหลายประการ อาทิเช่น เมื่อทำการสร้างตัวต้านทานลงในวงจรรวมแล้วค่าความต้านทานที่ได้จะมีช่วงเผื่อผัน (Tolerance) ที่กว้างมากประมาณ 20-50% [1-3] หรือถ้าทำการสร้างตัวเหนี่ยวนำที่มีค่าความเหนี่ยวนำสูง ๆ นั้นจะทำให้เกิดการสิ้นเปลืองพื้นที่บนวงจรรวมเป็นอย่างมาก [1-3, 7, 8] เป็นต้น ดังนั้นแนวทางในการออกแบบวงจรอิเล็กทรอนิกส์ต่าง ๆ ที่จะถูกนำไปสร้างลงในวงจรรวมนั้นจึงมุ่งเน้นไปที่การหลีกเลี่ยงหรืออาศัยอุปกรณ์พาสซีฟในการนำมาประกอบเป็นวงจรให้น้อยที่สุด

จากแนวทางในการออกแบบวงจรรวมดังกล่าวข้างต้นทำให้เกิดการคิดวิจัยเกี่ยวกับวงจรที่สามารถเลียนแบบการทำงานของอุปกรณ์พาสซีฟ (Impedance simulation) ขึ้นเพื่อที่จะได้นำเอาไปใช้งานแทนการสร้างตัวอิมพีแดนซ์ต่าง ๆ ลงไปในวงจรรวมโดยตรง โดยวงจรเลียนแบบการทำงานของอุปกรณ์พาสซีฟนั้นมักจะสร้างขึ้นจากอุปกรณ์แอคทีฟ (Active element) เป็นอุปกรณ์หลัก (แต่ในบางกรณีนั้นก็อาจจำเป็นต้องใช้อุปกรณ์พาสซีฟเข้ามาช่วยประกอบเป็นวงจรด้วย) ซึ่งที่ผ่านมาก็ได้มีการนำเสนอวงจรเลียนแบบการทำงานของอุปกรณ์พาสซีฟต่าง ๆ ไว้หลายรูปแบบ [12-49] อาทิเช่น วงจรความต้านทานแบบลอยตัวในเอกสารอ้างอิง [15, 16] นั้นสร้างขึ้นโดยอาศัยอุปกรณ์แอคทีฟที่เรียกว่าโอทีเอ (Operational transconductance amplifier : OTA) เป็นอุปกรณ์หลักในการประกอบวงจรเท่านั้น นอกจากนี้วงจรรวมดังกล่าวยังมีคุณสมบัติที่น่าสนใจประการหนึ่ง คือ สามารถที่จะปรับเปลี่ยนค่าความต้านทานของวงจรจากที่มีค่าเป็นบวกให้มีค่าเป็นลบได้โดยอาศัยเพียงการเปลี่ยนตำแหน่งจุดป้อนกลับภายในวงจรเท่านั้น ซึ่งคุณสมบัติในการปรับค่าความต้านทานของวงจรให้มีค่าเป็นบวกหรือลบได้นี้เป็นก็สิ่งทีกระตุ้นความสนใจของผู้เขียนให้เกิดความคิดที่จะออกแบบวงจรความต้านทานที่มีคุณสมบัติดังกล่าวขึ้นด้วย ส่วนวงจรเลียนแบบ

ขดลวดเหนี่ยวนำแบบลอยตัวในเอกสารอ้างอิง [40, 42, 43] นั้นสร้างขึ้นโดยอาศัยอุปกรณ์แอกทีฟที่เรียกว่าวงจรสายพานกระแสที่ควบคุมด้วยกระแส (Second-generation current controlled conveyor : CCCII) เป็นอุปกรณ์หลักและอาศัยตัวเก็บประจุมาประกอบรวมกันเป็นวงจร ซึ่งวงจรดังกล่าวนี้มีข้อดีที่สามารถปรับค่าความเหนี่ยวนำของวงจรได้ด้วยวิธีทางอิเล็กทรอนิกส์ (Electronically tunable) กล่าวคือ ค่าความเหนี่ยวนำของวงจรมีสามารถถูกปรับเปลี่ยนได้ด้วยการปรับที่ค่าของแหล่งจ่ายกระแสไฟตรงที่อยู่ภายในวงจรมันเอง ซึ่งวงจรมีคุณสมบัติดังกล่าวนี้ จะมีความคล่องตัวในการนำไปประยุกต์ใช้งานเป็นอย่างมาก ส่วนวงจรคุณค่าความจุไฟฟ้าแบบลอยตัวในเอกสารอ้างอิง [45] นั้นสร้างขึ้นโดยอาศัยอุปกรณ์แอกทีฟหลากหลายชนิดประกอบด้วย ไอทีเอ ออปแอมป์ (Operational Amplifier : op amp) วงจรตามแรงดัน (Voltage follower) และตัวเก็บประจุมาประกอบรวมกัน เมื่อพิจารณาจากวงจรความต้านทาน วงจรเลียนแบบขดลวดเหนี่ยวนำ และวงจรคุณค่าความจุไฟฟ้าง่ายๆ ที่ได้ยกเป็นตัวอย่างมาข้างต้นนั้นจะเห็นว่าแต่ละวงจรมูลฐานก็จะอาศัยอุปกรณ์ในการนำมาประกอบเป็นวงจรที่แตกต่างกันไป จึงทำให้ทั้งเงื่อนไขในการกำหนดให้วงจรทำงาน เช่น ไฟเลี้ยง และกระแสไบแอสของวงจรแต่ละวงจรมีความแตกต่างกันไปด้วย ดังนั้นถ้าอาศัยวงจรความต้านทาน วงจรเลียนแบบขดลวดเหนี่ยวนำ และวงจรคุณค่าความจุไฟฟ้าดังกล่าวมาประกอบรวมกันเป็นวงจรมีโครงสร้างที่ซับซ้อนและมีความยุ่งยากในการใช้งานเกิดขึ้น

เพื่อลดปัญหาอันเกิดจากการใช้งานวงจรเลียนแบบอุปกรณ์พาสซีฟต่าง ๆ ดังกล่าวข้างต้นจึงได้มีการคิดวิจัยเกี่ยวกับการสร้างวงจรที่สามารถเลียนแบบอุปกรณ์พาสซีฟชนิดต่าง ๆ ได้ภายในโครงสร้างวงจรเดียว โดยวงจรจะทำหน้าที่เลียนแบบเป็นอุปกรณ์พาสซีฟชนิดใดนั้นขึ้นอยู่กับวิธีการเปลี่ยนชนิดของอุปกรณ์พาสซีฟภายในวงจรเท่านั้น วงจรมีคุณสมบัติดังกล่าวถูกเรียกว่า วงจรคุณค่าอิมพีแดนซ์ (Impedance multiplier) และในช่วงเวลาที่ผ่านมาได้มีการนำเสนอวงจรคุณค่าอิมพีแดนซ์ไว้หลายรูปแบบ [16, 17, 50-64] ซึ่งแต่ละวงจรมีข้อดีและข้อเสียที่แตกต่างกันไป ตัวอย่างเช่น ในเอกสารอ้างอิง [16] นั้นได้นำเสนอวงจรคุณค่าอิมพีแดนซ์แบบต่อกับกราวด์ (Grounded impedance) ซึ่งก็เป็นที่น่าทึ่งดีว่าวงจรลักษณะเช่นนี้จะมีข้อจำกัดในเรื่องของการนำเอาวงจรไปประยุกต์ใช้งานได้แคบกว่าวงจรมีลักษณะแบบลอยตัว (Floating impedance) ส่วนในเอกสารอ้างอิง [17, 54] นั้นถึงแม้ว่าจะได้มีการนำเสนอวงจรคุณค่าอิมพีแดนซ์เป็นแบบลอยตัวไว้ก็ตาม แต่วงจรมีข้อจำกัดทางด้านโครงสร้างวงจรที่ต้องอาศัยอุปกรณ์แอกทีฟและอุปกรณ์พาสซีฟจำนวนมากมาประกอบกันเป็นวงจรมีขึ้น ซึ่งจะทำให้เกิดความยุ่งยากในการสร้างและจะทำให้เกิดการสิ้นเปลืองพื้นที่บนวงจรมวลอย่างมาก อีกทั้งวงจรดังกล่าวก็ไม่สามารถปรับค่าอิมพีแดนซ์ได้ด้วยวิธีทางอิเล็กทรอนิกส์ จากข้อจำกัดของวงจรคุณค่าอิมพีแดนซ์ที่กล่าวมาข้างต้นนั้นก็เป็นสิ่งที่ช่วยกระตุ้นความสนใจให้เกิดความคิดที่จะ

พัฒนา และปรับปรุงวงจรคุณค่าอิมพีแดนซ์แบบลอยตัวโดยรวมเอาข้อดีของวงจรที่มีอยู่ในแต่ละวงจรมาไว้ในวงจรเดียวกันด้วยเช่นกัน

นอกจากการที่ได้ทำการศึกษาเกี่ยวกับวงจรเลียนแบบการทำงานของอุปกรณ์พาสซีฟและวงจรคุณค่าอิมพีแดนซ์ดังที่กล่าวมาข้างต้นแล้ว ในขณะเดียวกันผู้เขียนก็ยังได้ทำการศึกษาเกี่ยวกับวงจรสายพานกระแส [65-123] ควบคู่กันไปด้วย ซึ่งก็ทำให้ได้มาพบกับบทความหนึ่งที่กล่าวถึงหลักการลดค่าความต้านทานแฝงที่ขั้ว X ของวงจรสายพานกระแสตามที่ได้ถูกนำเสนอไว้ในเอกสารอ้างอิง [103] จึงทำให้เกิดแนวความคิดในการที่จะดัดแปลงหลักการดังกล่าวให้กลายเป็นหลักการที่ใช้สำหรับสร้างวงจรความต้านทานแบบลอยตัวที่สามารถปรับค่าความต้านทานของ วงจรให้มีค่าเป็นบวกหรือลบได้ และเป็นหลักการที่ใช้สำหรับสร้างวงจรคุณค่าอิมพีแดนซ์แบบลอยตัวที่สามารถปรับค่าอิมพีแดนซ์ของวงจรได้ด้วยวิธีการอิเล็กทรอนิกส์ซึ่งหลักการที่ได้ดัดแปลงไว้ทั้งสองหลักการนี้จะประกอบด้วยวงจรตามแรงดัน วงจรตามกระแส และวงจรขยายกระแส เป็นอุปกรณ์หลัก และโดยความรู้ที่มีอยู่เดิมเกี่ยวกับวงจรสายพานกระแสว่าเราสามารถสร้างวงจรสายพานกระแสให้มีคุณสมบัติของวงจรตามแรงดัน วงจรตามกระแส และวงจรขยายกระแสรวมกันอยู่ในโครงสร้างเดียวกันได้ [122, 123] ซึ่งจะเรียกววงจรสายพานกระแสที่มีคุณสมบัติดังกล่าวนี้ว่าวงจรสายพานกระแสที่ปรับค่าค่าอัตราขยายกระแสได้ (Current conveyor with controlled current gain) [83] จึงเห็นถึงความเป็นไปได้ในการที่จะนำเอาวงจรสายพานกระแสดังกล่าวมาประยุกต์ใช้ในการสร้างเป็นวงจรความต้านทานและวงจรคุณค่าอิมพีแดนซ์ตามแนวคิดที่ได้ดัดแปลงไว้ก่อนหน้านี้ จึงได้ทำการค้นคว้าวิจัยเกี่ยวกับเรื่องดังกล่าวขึ้นซึ่งก็ได้ผลดีอยู่พอสมควร และได้นำเอาเรื่องทั้งสองมาจัดรวมเข้าเป็นสาระสำคัญไว้ในวิทยานิพนธ์นี้ ดังมีรายละเอียดที่จะนำเสนอในบทต่อไป

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

ในการทำวิทยานิพนธ์นี้ได้มุ่งเน้นถึงการศึกษา ประยุกต์ใช้วงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้เพื่อสร้างวงจรที่สามารถเลียนแบบการทำงานของอุปกรณ์พาสซีฟที่มีประโยชน์ ซึ่งได้แก่ วงจรคุณค่าอิมพีแดนซ์แบบลอยตัว และวงจรความต้านทานแบบลอยตัว โดยวงจรคุณค่าอิมพีแดนซ์ที่ออกแบบขึ้นมาใหม่นี้สามารถปรับค่าอิมพีแดนซ์ได้ด้วยวิธีการอิเล็กทรอนิกส์และใช้จำนวนอุปกรณ์ในการประกอบเป็นวงจรให้น้อยที่สุด ส่วนวงจรความต้านทานที่ออกแบบขึ้นมาใหม่นี้มีข้อดีที่สามารถปรับค่าความต้านทานของวงจรให้มีค่าเป็นบวกหรือลบได้โดยการควบคุมที่ค่ากระแสไฟตรงภายในวงจร อีกทั้งยังไม่จำเป็นต้องอาศัยอุปกรณ์พาสซีฟในการนำมาประกอบเป็นวงจรด้วย

1.3 สมมติฐานของการศึกษา

ดังที่ได้กล่าวไปแล้วว่าวงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้นั้นมีคุณสมบัติของวงจรขยายกระแสอยู่ภายในตัวเอง จึงมีความเป็นไปได้ในการที่จะนำเอาคุณสมบัติดังกล่าวมาช่วยในการปรับค่าอิมพีแดนซ์และค่าความต้านทานของวงจรคูล์ค่าอิมพีแดนซ์และวงจรความต้านทานที่สร้างขึ้นจากการตัดแปลงหลักการลดค่าความต้านทานอินพุตที่ขั้ว X ของวงจรสายพานกระแสในเอกสารอ้างอิง [103] อีกทั้งวงจรสายพานกระแสดังกล่าวมีทั้งวงจรตามแรงดัน วงจรตามกระแส วงจรขยายกระแส และตัวต้านทานแฝงเป็นส่วนประกอบรวมกันอยู่ภายในโครงสร้างเดียวกัน ดังนั้นเมื่อนำมาสร้างเป็นวงจรคูล์ค่าอิมพีแดนซ์และวงจรความต้านทานจึงน่าจะส่งผลให้วงจรที่ได้มีขนาดเล็กกะทัดรัดลงอีกด้วย

1.4 ขอบเขตของการวิจัย

วิทยานิพนธ์นี้ได้ประยุกต์ใช้วงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้เพื่อสร้างเป็นวงจรคูล์ค่าอิมพีแดนซ์แบบลอยตัว และวงจรความต้านทานแบบลอยตัว ตามลำดับ โดยได้ทำการสังเคราะห์วงจรคูล์ค่าอิมพีแดนซ์แบบลอยตัวและเสนอวิธีการชดเชยความไม่เป็นอุดมคติที่เกิดขึ้นกับวงจรคูล์ค่าอิมพีแดนซ์แบบลอยตัว ต่อมาจึงได้ทำการสังเคราะห์วงจรความต้านทานแบบลอยตัวและเสนอวิธีการชดเชยอิทธิพลของอุณหภูมิที่มีผลต่อวงจรความต้านทานแบบลอยตัว จากนั้นได้มีการจำลองการทำงานและการทดลองต่อวงจรจริงเพื่อดูคุณสมบัติพื้นฐานของ วงจรที่นำเสนอทั้งสอง นอกจากนี้ยังได้แสดงถึงการนำเอาวงจรคูล์ค่าอิมพีแดนซ์และวงจรความต้านทานไปประยุกต์ใช้ในการสร้างเป็นวงจรกำเนิดสัญญาณไซน์และวงจรขยายสัญญาณไว้เพื่อดูถึงความสามารถในการปฏิบัติงานจริงไว้ด้วย

1.5 โครงประกอบของวิทยานิพนธ์

ในวิทยานิพนธ์นี้ได้แบ่งเนื้อหาออกเป็น 6 บท โดยมีรายละเอียดดังต่อไปนี้

บทที่ 1 จะเป็นการกล่าวถึงความเป็นมาและความสำคัญของปัญหา ความมุ่งหมายและวัตถุประสงค์ของการศึกษา สมมติฐานของการศึกษา และขอบเขตของการวิจัย

บทที่ 2 กล่าวถึงทฤษฎีและวงจรสายพานกระแสรุ่นต่าง ๆ รวมถึงได้กล่าวถึงวงจรสายพานกระแสรุ่นที่สองที่สามารถปรับค่าอัตราขยายกระแสได้ซึ่งเป็นอุปกรณ์แอกทีฟหลักที่ใช้ในการประกอบเป็นวงจรต่าง ๆ ในวิทยานิพนธ์นี้

บทที่ 3 เป็นเรื่องของวงจรคูล์ค่าอิมพีแดนซ์แบบลอยตัว โดยได้กล่าวถึงหลักการของวงจรคูล์ค่าอิมพีแดนซ์แบบลอยตัว วงจรอิมพีแดนซ์แบบลอยตัวที่สร้างจากวงจรสายพานกระแส การชดเชยความไม่เป็นอุดมคติของวงจร พร้อมทั้งได้มีการทดสอบประสิทธิภาพของวงจรโดยการ

จำลองการทำงานด้วยโปรแกรม PSPICE และการต่อวงจรจริงเพื่อยืนยันว่าวงจรสามารถทำงานได้ตามหลักการ

บทที่ 4 เป็นเรื่องของวงจรความต้านทานแบบลอยตัว โดยได้กล่าวถึงหลักการของวงจรความต้านทานแบบลอยตัว วงจรความต้านทานแบบลอยตัวที่สร้างจากวงจรสายพานกระแส การชดเชยอิทธิพลของอุณหภูมิที่มีผลต่อวงจรความต้านทานแบบลอยตัว การเพิ่มความเป็นเชิงเส้นของวงจร พร้อมทั้งได้มีการทดสอบประสิทธิภาพของวงจรโดยการจำลองการทำงานด้วยโปรแกรม PSPICE และการต่อวงจรจริงเพื่อยืนยันว่าวงจรสามารถทำงานได้ตามหลักการ

บทที่ 5 เป็นบทที่แสดงถึงความสามารถในการปฏิบัติงานของวงจรคูล์ดาวน์พีแอนด์ซี และวงจรความต้านทานที่ได้ออกแบบไว้ในบทที่ 3 และ 4 โดยการนำเอาวงรดังกล่าวมาประยุกต์ใช้สร้างเป็นวงรอกำเนิดสัญญาณไซน์และวงรชยายสัญญาณ พร้อมทั้งได้มีการทดสอบประสิทธิภาพของวงจรเพื่อยืนยันว่าวงจรสามารถทำงานได้จริงตามหลักการด้วย

บทที่ 6 เป็นการสรุปและวิจารณ์ผลงานวิจัยของวิทยานิพนธ์นี้ทั้งหมด

ภาคผนวก ก เป็นการวิเคราะห์หาค่าพารามิเตอร์ต่าง ๆ ของวงจรสายพานกระแส

ภาคผนวก ข เป็นตัวอย่างข้อมูลในการวิเคราะห์หาค่าพารามิเตอร์ต่าง ๆ

ภาคผนวก ค เป็นการหาค่าความต้านทาน ค่าความจุไฟฟ้า และค่าความเหนี่ยวนำจากกราฟ

ภาคผนวก ง เป็นผลงานวิจัยที่เกี่ยวข้องกับวิทยานิพนธ์และในระหว่างที่ทำการศึกษาที่ได้รับการตีพิมพ์

และสุดท้ายเป็นประวัติผู้เขียน

บทที่ 2

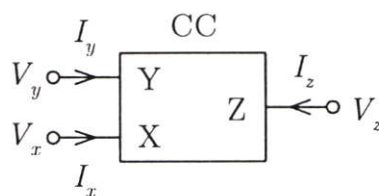
วงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้

เนื่องจากวิทยานิพนธ์นี้มีจุดมุ่งหมายในการศึกษาค้นคว้า วิจัย เพื่อนำวงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้ไปประยุกต์ใช้ในการออกแบบเป็นวงจรรุ่นค่าอิมพีแดนซ์และวงจรรวมความต้านทานลอยตัวดังที่ได้กล่าวมาแล้วในบทนำ ดังนั้นในบทนี้จึงได้กล่าวถึงทฤษฎีของวงจรสายพานกระแสที่เกี่ยวข้อง ที่ได้มีการนำมาใช้เพื่อออกแบบเป็นวงจรในวิทยานิพนธ์นี้ ซึ่งประกอบด้วยความเป็นมาและคุณสมบัติของวงจรสายพานกระแสรุ่นต่าง ๆ รวมถึงการวิเคราะห์คุณสมบัติต่าง ๆ โดยละเอียดของวงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้ เพื่อจะได้เป็นพื้นฐานพอสังเขปก่อนการนำไปใช้เพื่อออกแบบเป็นวงจรที่จะกล่าวถึงในบทต่อไป

2.1 ความเป็นมาและคุณสมบัติของวงจรสายพานกระแสรุ่นต่าง ๆ

เนื่องจากวงจรสายพานกระแสที่จะนำไปประยุกต์ใช้ในการออกแบบเป็นวงจรในวิทยานิพนธ์นี้ได้รวมเอาคุณสมบัติเด่นของวงจรสายพานกระแสรุ่นต่าง ๆ มาไว้ภายในวงจรเดียวกัน ดังนั้นในหัวข้อนี้จะได้กล่าวถึงความจำเป็นรวมถึงคุณสมบัติของวงจรสายพานกระแสรุ่นต่าง ๆ ไว้พอสังเขปเพื่อที่จะได้เป็นพื้นฐานในการทำความเข้าใจคุณสมบัติของวงจรสายพานกระแสในหัวข้อถัดไปด้วย

วงจรสายพานกระแส (Current conveyor: CC) [65-124] จัดเป็นอุปกรณ์แอกทีฟประเภทหนึ่งที่มีขั้วสำหรับต่อใช้งานที่สำคัญอย่างน้อย 3 ขั้ว โดยมีขั้ว Y เป็นขั้วอินพุต ส่วนขั้ว X และ Z เป็นขั้วเอาต์พุต-(ในการประยุกต์ใช้งานบางกรณี ขั้ว X อาจใช้เป็นขั้วอินพุตได้) [65] สำหรับสัญลักษณ์โดยทั่วไปที่ใช้แสดงถึงวงจรสายพานกระแสมีดังแสดงในรูปที่ 2.1



รูปที่ 2.1 วงจรสายพานกระแส

วงจรสายพานกระแสรุ่นที่หนึ่ง (First-generation current conveyor: CCI) [65] ได้ถูกนำเสนอขึ้นเป็นครั้งแรกเมื่อปี ค.ศ. 1968 โดย Smith K. C. และ Sedra A. ซึ่งต่อมาทั้งสองก็ได้ปรับปรุงคุณสมบัติของ CCI และได้นำเสนอเป็นหลักการของวงจรสายพานกระแสรุ่นที่สอง (Second-generation current conveyor: CCII) [66] ขึ้นอีกในปี ค.ศ. 1970 โดย CCII นี้มี

คุณสมบัติที่แตกต่างและมีความคล่องตัวในการใช้งานมากกว่า CCI จึงทำให้ CCII ได้รับความสนใจในการนำเอาไปประยุกต์ใช้เป็นอุปกรณ์แอกทีฟเบื้องต้นของงานวิจัยเป็นจำนวนมากในเวลาต่อมา [42, 43, 111-118] นอกจากนี้ก็ยังทำให้เกิดการวิจัยและพัฒนา CCII ให้มีคุณสมบัติพิเศษบางประการขึ้นตามมามากหลายรูปแบบ ดังในปี ค.ศ. 1994 Fabre A. และ Mimeche N. ได้นำเสนอวงจรสายพานกระแสรุ่นที่สองที่ปรับอัตราขยายกระแสได้ (Second-generation current conveyor with controlled current gain) [83] ขึ้น โดยวงจรสายพานกระแสที่ Fabre A. และ Mimeche N. นำเสนอนี้มีคุณสมบัติเด่นคือสามารถปรับค่าอัตราขยายกระแสระหว่างขั้วเอาต์พุต Z และขั้วอินพุต X ได้โดยที่ค่าอัตราขยายกระแสของวงจรสายพานกระแสนี้สามารถปรับได้จากการเปลี่ยนอัตราส่วนของค่ากระแสไฟตรงที่อยู่ภายในวงจรเอง ซึ่งเมื่อนำเอาวงจรสายพานกระแสชนิดนี้ไปประยุกต์ใช้ประกอบเป็นวงจรต่าง ๆ ก็จะก่อให้เกิดความสะดวกในการควบคุมค่าตัวแปรต่าง ๆ ได้ดียิ่งขึ้น [27, 28, 63, 64, 115] หลังจากนั้นในปี ค.ศ. 1995 Fabre A. และคณะ ได้ทำการวิเคราะห์วงจรทรานสลิเนียร์ที่เป็นภาคอินพุตของวงจรสายพานกระแสแบบทรานสลิเนียร์ (Translinear conveyor) [85] แล้วพบว่าวงจรสายพานกระแสแบบทรานสลิเนียร์นี้จะมีความต้านทานแฝงปรากฏขึ้นที่ขั้ว X อีกทั้งค่าความต้านทานแฝงนี้ยังสามารถที่จะควบคุมได้ด้วยกระแสไบแอสของวงจรทรานสลิเนียร์ด้วย Fabre A. จึงได้กำหนดนิยามของวงจรสายพานกระแสชนิดนี้ว่าเป็นวงจรสายพานกระแสที่ควบคุมด้วยกระแส (Second-generation current controlled conveyor: CCCII) ขึ้น [89] โดย CCCII นี้ได้ถูกนำไปประยุกต์ใช้ประกอบเป็นวงจรต่าง ๆ ในงานวิจัยที่ผ่านมาเป็นจำนวนมาก [27-29, 42, 43, 63, 64] ซึ่งวงจรที่สร้างขึ้นโดยอาศัย CCCII เป็นส่วนประกอบเหล่านั้นจะมีข้อดีที่ไม่จำเป็นต้องใช้ตัวต้านทานในการนำมาประกอบเป็นวงจรเลย เนื่องจากได้อาศัยความต้านทานแฝงของ CCCII มาใช้งานเป็นตัวต้านทานแทนการต่อตัวต้านทานพาสซีฟเข้าไปในวงจรมันเอง

จากที่กล่าวมาข้างต้นจะเห็นได้ว่าวงจรสายพานกระแสแต่ละแบบก็จะมีคุณสมบัติที่แตกต่างกันไป อย่างไรก็ตามเนื่องจากในวิทยานิพนธ์นี้นำเสนอการออกแบบวงจรคุณค่าอิมพีแดนซ์และวงจรความต้านทานลอยตัว โดยใช้วงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้ [83] เป็นอุปกรณ์แอกทีฟหลัก ดังนั้นเพื่อให้ง่ายต่อการทำความเข้าใจในหลักการทำงานของวงจรต่าง ๆ ที่จะนำเสนอจึงได้กล่าวถึงรายละเอียดต่าง ๆ เฉพาะในส่วนของวงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้ที่จะนำไปประยุกต์ใช้ในวิทยานิพนธ์นี้ไว้ในหัวข้อถัดไป

2.2 วงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้

วงจรสายพานกระแสที่จะนำไปประยุกต์ใช้งานในวิทยานิพนธ์นี้ได้รวมเอาคุณสมบัติของวงจรสายพานกระแสรุ่นที่สอง [66] วงจรสายพานกระแสที่ควบคุมด้วยกระแส [89] และวงจร

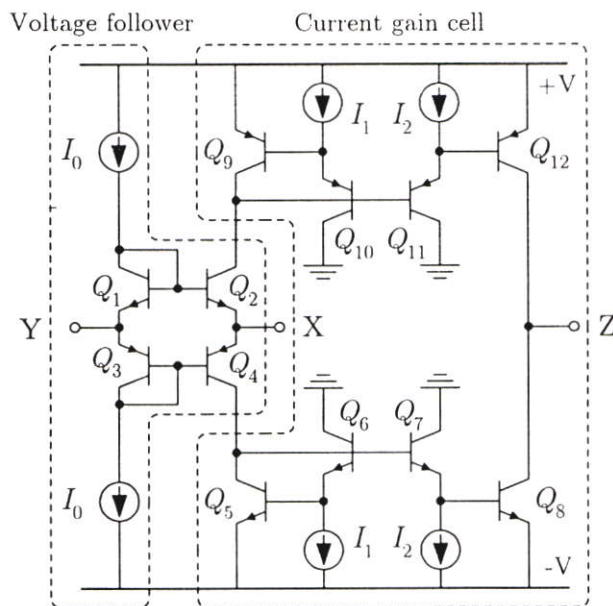
สายพานกระแสที่ปรับค่าอัตราขยายกระแสได้ [83] มาไว้ในวงจรเดียวกัน จึงทำให้วงจรสายพานกระแสที่มีคุณสมบัติดังกล่าวนี้ให้ทางเลือกในการที่จะนำไปประยุกต์ใช้ในการควบคุมค่าตัวแปรต่าง ๆ ได้มากยิ่งขึ้น ดังจะได้เห็นในบทต่อไปในวิทยานิพนธ์นี้

สำหรับโครงสร้างหลักที่สำคัญและการวิเคราะห์คุณสมบัติต่าง ๆ ของวงจรสายพานกระแสดังกล่าวจะได้ถูกกล่าวถึงโดยละเอียดดังต่อไปนี้

2.2.1 โครงสร้างที่สำคัญของวงจร

ที่ผ่านมาได้มีการนำเสนอโครงสร้างของวงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้ไว้หลายรูปแบบ [83, 119-123] แต่เพื่อความคล่องตัวในการนำเอาวงจรสายพานกระแสดังกล่าวไปประยุกต์ใช้งานในวิทยานิพนธ์นี้จึงได้นำเอาโครงสร้างที่สำคัญของวงจรสายพานกระแสในเอกสารอ้างอิง [83] และ [89] มาประกอบกันเป็นวงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้เพื่อใช้เป็นตัวอย่างพื้นฐานในการทำความเข้าใจและใช้ประกอบการวิเคราะห์คุณสมบัติต่าง ๆ ที่สำคัญอันเกิดจากโครงสร้างดังกล่าว

โครงสร้างของวงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้ประกอบด้วยวงจรรย่อยที่สำคัญสองส่วน คือ วงจรตามแรงดัน (Voltage follower) และวงจรปรับอัตราขยายกระแส (Current gain cell) ดังแสดงในรูปที่ 2.2



รูปที่ 2.2 วงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้

จากโครงสร้างของวงจรสายพานกระแสในรูปที่ 2.2 ในส่วนของวงจรถตามแรงดันนี้จะเป็นส่วนประกอบที่มีความสำคัญอันดับแรกโดยจะเห็นว่าวงจรประกอบด้วยทรานซิสเตอร์ชนิด

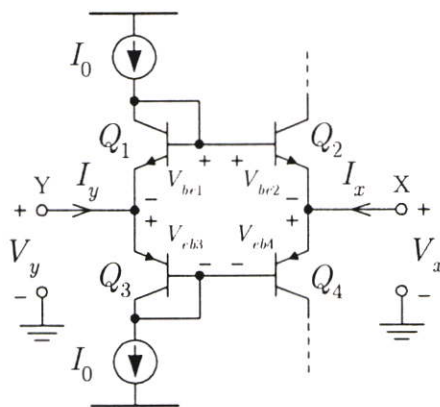
NPN 2 ตัว (Q_1, Q_2) และชนิด PNP 2 ตัว (Q_3, Q_4) มาประกบกันทำให้เกิดเป็นลูปวงจรขึ้น และใช้แหล่งจ่ายกระแส I_0 ไบแอสให้กับวงจรโดยต่อเข้าที่ขาคอลเล็กเตอร์ของทรานซิสเตอร์ Q_1 และ Q_3 ที่ประพุดิตัวเป็นเสมือนไดโอด (Diode-connected transistor) ซึ่งแรงดันที่ตกคร่อมทรานซิสเตอร์ Q_1 และ Q_3 ก็จะไปไบแอสให้ทรานซิสเตอร์ Q_2 และ Q_4 ทำงานในย่านแอกทีฟตามลำดับ ซึ่งการต่อวงจรมูลักษณะดังกล่าวนี้ถูกเรียกว่าการต่อในลักษณะลูปของทรานสลิเนียร์ผสม (Mixed translinear loop) [89]

ในส่วนของวงจรถับอัตราขยายกระแสนั้นจะเป็นส่วนประกอบที่มีความสำคัญมากที่สุด โดยวงจรมีโครงสร้างขึ้นจากการนำเอาวงจรถ่อนกระแสที่ปรับค่าอัตราขยายกระแสได้ (Current mirror with adjustable gain) [83] ชนิด NPN ($Q_5 - Q_8$) มาประกบกับชนิด PNP ($Q_9 - Q_{12}$) โดยมีแหล่งจ่ายกระแส I_1 ไบแอสทรานซิสเตอร์ Q_6 และ Q_{10} ส่วนแหล่งจ่ายกระแส I_2 จะไบแอสทรานซิสเตอร์ Q_7 และ Q_{11} ซึ่งนอกจากแหล่งจ่ายกระแส I_1 และ I_2 นี้จะใช้ในการไบแอสทรานซิสเตอร์ดังกล่าวแล้วยังเป็นตัวกำหนดอัตราขยายกระแสของวงจรถ่อนกระแสดังกล่าวอีกด้วย

สำหรับการวิเคราะห์คุณสมบัติที่สำคัญต่าง ๆ ของวงจรถ่อนกระแสที่มีโครงสร้างดังกล่าวจะกล่าวไว้โดยละเอียดในหัวข้อถัดไป

2.2.2 ความสัมพันธ์ระหว่างแรงดันอินพุตที่ขั้ว Y และแรงดันเอาต์พุตที่ขั้ว X

เพื่อให้เข้าใจคุณสมบัติของวงจรถ่อนกระแสในรูปที่ 2.2 จึงได้เริ่มต้นที่การศึกษาถึงคุณสมบัติความสัมพันธ์ระหว่างแรงดันอินพุตที่ขั้ว Y และแรงดันเอาต์พุตที่ขั้ว X ของวงจรมตามแรงดันก่อนเป็นอันดับแรก และเพื่อความสะดวกในการวิเคราะห์วงจรจึงได้แยกเอาวงจรมตามแรงดันออกมาพิจารณาเพียงวงจรมเดียวซึ่งจะได้เป็นวงจรมดังแสดงในรูปที่ 2.3



รูปที่ 2.3 วงจรมตามแรงดัน

จากวงจรในรูปที่ 2.3 สมมติว่าทำการป้อนสัญญาณอินพุต V_y เข้าที่ขั้ว Y และได้สัญญาณเอาต์พุต V_x ออกมาที่ขั้ว X ซึ่งเมื่อทำการวิเคราะห์หาผลรวมของแรงดันจากขั้ว Y ถึงขั้ว X จะได้

$$-V_y - V_{bc1} + V_{bc2} + V_x = 0 \quad (2.2)$$

และ

$$-V_y + V_{cb3} - V_{cb4} + V_x = 0 \quad (2.3)$$

โดยที่ V_{bc1} , V_{bc2} , V_{cb3} และ V_{cb4} เป็นแรงดันตกคร่อมขาเบส-อีมีตเตอร์ของทรานซิสเตอร์ $Q_1 - Q_4$ ตามลำดับ

เมื่อพิจารณาจากวงจรในรูปที่ 2.3 จะเห็นได้ว่าทรานซิสเตอร์ Q_1 และ Q_3 ถูกไบแอสด้วยกระแสไฟตรงเท่ากับ I_0 ทั้งคู่ ทำให้เกิดแรงดันตกคร่อมขาเบส-อีมีตเตอร์ของทรานซิสเตอร์ Q_1 และ Q_3 มีค่าเท่ากับ V_{bc1} และ V_{cb3} ตามลำดับ ซึ่งแรงดัน V_{bc1} และ V_{cb3} นี้จะไปตกคร่อมขาเบส-อีมีตเตอร์ของทรานซิสเตอร์ Q_2 และ Q_4 ซึ่งถ้าสมมติว่าทรานซิสเตอร์ $Q_1 - Q_4$ มีคุณสมบัติเหมือนกันทุกประการจะทำให้ $V_{bc2} = V_{bc1}$ และ $V_{cb4} = V_{cb3}$

จากเงื่อนไขดังกล่าวจะได้ความสัมพันธ์ระหว่างแรงดันอินพุต V_y และแรงดันเอาต์พุต V_x ในสมการ (2.2) และ (2.3) เป็น

$$V_x = V_y \quad (2.4)$$

จากสมการ (2.4) จะเห็นได้ว่าแรงดันที่ป้อนเข้าที่ขั้ว Y จะถูกส่งผ่านไปยังขั้ว X โดยมีอัตราขยายแรงดันเท่ากับหนึ่ง จึงเป็นสิ่งที่ช่วยยืนยันว่าวงจรในรูปที่ 2.3 นั้นมีคุณสมบัติเป็นวงจรตามแรงดันได้ตามต้องการนั่นเอง

2.2.3 ค่าความต้านทานอินพุตที่ขั้ว Y

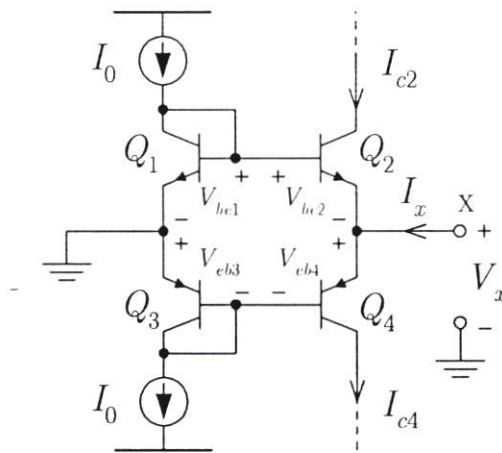
จากการวิเคราะห์วงจรในหัวข้อที่ผ่านมา จะเห็นว่าความสัมพันธ์ที่ขั้ว Y และ X เป็นไปในลักษณะของวงจรตามแรงดันโดยมีขั้ว Y เป็นขั้วอินพุต และขั้ว X เป็นขั้วเอาต์พุต ดังนั้นการศึกษาคงสมบัติที่สำคัญลำดับต่อมาที่จะกล่าวไว้ในหัวข้อนี้ก็คือการหาค่าความต้านทานอินพุตที่ขั้ว Y โดยเมื่อพิจารณาวงจรในรูปที่ 2.3 สมมติว่าค่าอัตราขยายกระแส (Current gain : β) [1-11] ของทรานซิสเตอร์ในวงจรมีค่ามากกว่าหนึ่งมาก จะทำให้สามารถละเลยอิทธิพลของกระแสเบสที่มีผลต่อวงจรได้ ซึ่งจะเห็นได้ว่าทรานซิสเตอร์ Q_1 และ Q_3 ถูก

ไบแอสด้วยกระแสไฟตรงเท่ากับ I_0 ทั้งคู่ จึงทำให้ไม่มีกระแส I_y สามารถไหลเข้าไปที่ขั้ว Y ($I_y = 0$) ได้ นั่นหมายความว่าความต้านทานอินพุตที่ขั้ว Y มีค่าเป็นอนันต์ (∞) การที่ค่าความต้านทานที่ขั้ว Y ที่มีค่าเป็นอนันต์ดังที่กล่าวมาแล้วนี้ก็จะได้เป็นตัวบ่งบอกว่าวงจรทรานซิสเตอร์ในรูปที่ 2.3 นั้นมีคุณสมบัติถูกต้องที่จะใช้เป็นส่วนหนึ่งของวงจรสายพานกระแสรุ่นที่สอง [66] ได้ด้วย

2.2.4 ค่าความต้านทานเอาต์พุตที่ขั้ว X

จากการวิเคราะห์ค่าความต้านทานที่ขั้ว Y ที่ผ่านมาแสดงให้เห็นว่าค่าความต้านทานอินพุตที่ขั้ว Y ของวงจรสายพานกระแสในรูปที่ 2.3 นั้นมีค่าเป็นอนันต์ซึ่งเป็นคุณสมบัติของวงจรสายพานกระแสรุ่นที่สองตามต้องการประการหนึ่งแล้ว คุณสมบัติที่สำคัญลำดับต่อไปที่จะกล่าวไว้ในหัวข้อนี้ก็คือคุณสมบัติของค่าความต้านทานเอาต์พุตที่ขั้ว X สำหรับค่าความต้านทานเอาต์พุตที่ขั้ว X นี้มีความสำคัญในการกำหนดคุณสมบัติของวงจรสายพานกระแสในรูปที่ 2.2 อีกค่าหนึ่ง

ในการวิเคราะห์หาค่าความต้านทานเอาต์พุตที่ขั้ว X นั้นสามารถทำได้โดยการต่อขั้ว Y ลงกราวด์ และป้อนสัญญาณอินพุต V_x เข้าที่ขั้ว X ดังแสดงในรูปที่ 2.4



รูปที่ 2.4 การหาค่าความต้านทานเอาต์พุตที่ขั้ว X

เมื่อทำการวิเคราะห์ห้วงจรในรูปที่ 2.4 จะได้ความสัมพันธ์ของแรงดันที่ตกคร่อมขาเบส-อีมีเตอร์ของทรานซิสเตอร์ Q_2 คือ

$$V_{bc2} = V_{bc1} - V_x \quad (2.5)$$

และจากความสัมพันธ์ระหว่างกระแสคอลเลคเตอร์กับแรงดันที่ตกคร่อมขาเบส-อีมีเตอร์ของทรานซิสเตอร์ Q_2 คือ

$$I_{c2} = I_S e^{(V_{w2}/V_T)} \quad (2.6)$$

โดยที่ I_S คือ กระแสอิ่มตัวย้อนกลับ (Reverse saturation current) ของทรานซิสเตอร์แบบไบโพลาร์ [1-11]

V_T คือ แรงดันเชิงอุณหภูมิ (Thermal voltage) มีค่าเท่ากับ kT/q [1-11]

เมื่อแทนสมการ (2.5) ลงในสมการ (2.6) จะได้

$$\begin{aligned} I_{c2} &= I_S e^{\left(\frac{V_{w1} - V_x}{V_T}\right)} \\ &= I_S e^{\left[\frac{V_T \ln(I_0/I_S) - V_x}{V_T}\right]} \\ &= I_S e^{\{\ln(I_0/I_S)\}} e^{\{-V_x/V_T\}} \\ &= I_0 e^{(-V_x/V_T)} \end{aligned} \quad (2.7)$$

ในทำนองเดียวกัน จากวงจรตามรูปที่ 2.4 จะได้ความสัมพันธ์ของแรงดันที่ตกคร่อมขาอีมีตเตอร์-เบสของทรานซิสเตอร์ Q_4 คือ

$$V_{cb4} = V_{cb3} + V_x \quad (2.8)$$

ซึ่งจะได้ความสัมพันธ์ระหว่างกระแสคอลเลคเตอร์กับแรงดันที่ตกคร่อมขาอีมีตเตอร์-เบสของทรานซิสเตอร์ Q_4 คือ

$$I_{c4} = I_0 e^{(V_x/V_T)} \quad (2.9)$$

เมื่อพิจารณาผลรวมของกระแสที่จุด X จะได้

$$I_x = I_{c4} - I_{c2} \quad (2.10)$$

เมื่อนำสมการ (2.7) และ (2.9) แทนลงในสมการ (2.10) จะได้

$$\begin{aligned}
 I_x &= I_0 e^{(V_x/V_T)} - I_0 e^{(-V_x/V_T)} \\
 &= 2I_0 \left[\frac{e^{(V_x/V_T)} - e^{(-V_x/V_T)}}{2} \right] \quad (2.11)
 \end{aligned}$$

จากความสัมพันธ์ของ $\sinh x = \frac{e^x - e^{-x}}{2}$ จะสามารถเขียนสมการที่ (2.11) ใหม่ได้เป็น

$$I_x = 2I_0 \sinh \left[\frac{V_x}{V_T} \right] \quad (2.12)$$

จากอนุกรมเทย์เลอร์ของ $\sinh x = x + \frac{x^3}{3!} + \frac{x^5}{5!} + \dots$ ถ้ากำหนดให้ $x \ll 1$ จะทำให้สามารถละทิ้งพจน์ที่มีกำลังมากกว่า 1 ของอนุกรม $\sinh x$ ได้ ซึ่งจะทำให้ $\sinh x \cong x$

ดังนั้นเมื่อพิจารณาจากสมการ (2.12) โดยกำหนดเงื่อนไขให้ $V_x \ll V_T$ (หรือ $I_x \ll 2I_0$ [29, 85, 89]) จะทำให้สามารถประมาณ $\sinh \left(\frac{V_x}{V_T} \right)$ ได้เป็น

$$\sinh \left(\frac{V_x}{V_T} \right) \cong \frac{V_x}{V_T} \quad (2.13)$$

เมื่อแทนสมการ (2.13) ลงในสมการ (2.12) จะได้

$$I_x = \frac{2I_0 V_x}{V_T} \quad (2.14)$$

ดังนั้นความต้านทานเอาต์พุตที่ขั้ว X มีค่าเท่ากับ

$$R_x = \frac{V_x}{I_x} = \frac{V_T}{2I_0} \quad (2.15)$$

จากสมการ (2.15) แสดงให้เห็นว่าค่าความต้านทานเอาต์พุต (ในบางครั้งอาจเรียกว่า ค่าความต้านทานแฝง) ที่ขั้ว X (R_x) ของวงจรถ่ายพาดกระแสในรูปที่ 2.2 นี้มีค่าขึ้นอยู่กับตัวแปร 2 ตัวคือ แรงดันเชิงอุณหภูมิ V_T และค่ากระแสไบแอส I_0 จึงทำให้ค่าความต้านทาน R_x นี้มีค่าเปลี่ยนแปลงตามอุณหภูมิ และสามารถเปลี่ยนแปลงค่าได้ตามกระแสไบแอส I_0

นอกจากนี้ R_x ยังเป็นตัวบ่งบอกถึงคุณสมบัติที่สำคัญของวงจรสายพานกระแสในรูปแบบที่ 2.2 ด้วย กล่าวคือ ถ้ากำหนดให้ $R_x = 0$ วงจรจะมีคุณสมบัติเป็น CCII (อุดมคติ) แต่ถ้ากำหนดให้ $R_x \neq 0$ และสามารถปรับค่าได้ตามสมการ (2.15) วงจรก็จะมีคุณสมบัติเป็น CCCII

อย่างไรก็ตามในทางปฏิบัตินั้นเราไม่สามารถสร้าง CCII ที่มีคุณสมบัติเป็นอุดมคติขึ้นได้ เนื่องจากจะเห็นว่าถ้าต้องการให้ $R_x = 0$ นั้นจะต้องกำหนดให้กระแสไบแอส $I_0 = \infty$ นั้นเอง แต่เราสามารถอนุมานว่าวงจรสายพานกระแสที่จะนำมาใช้งานนั้นมีคุณสมบัติเป็น CCII ได้โดยการออกแบบให้ R_x มีค่าน้อยกว่าตัวภาระ (Load) ที่นำมาต่อร่วมกันในวงจร

ส่วนค่าความต้านทานแฝง R_x ของ CCCII ที่สามารถปรับค่าได้จากการเปลี่ยนที่กระแสไบแอส I_0 นั้นถูกนำมาไปประยุกต์ใช้ให้เกิดประโยชน์ได้หลากหลายดังเห็นได้จากงานวิจัยต่าง ๆ ที่ผ่านมา [27-29, 42, 43, 63, 64] ซึ่งการนำเอาค่าความต้านทาน R_x นี้ไปประยุกต์ใช้งานที่เห็นเด่นชัดก็คือนำไปใช้ทำเป็นตัวต้านทานที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์ (การปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์ หมายถึงการปรับค่าตัวแปรต่าง ๆ ด้วยการควบคุมที่ค่ากระแสหรือแรงดัน)

2.2.5 ค่าอัตราขยายกระแส

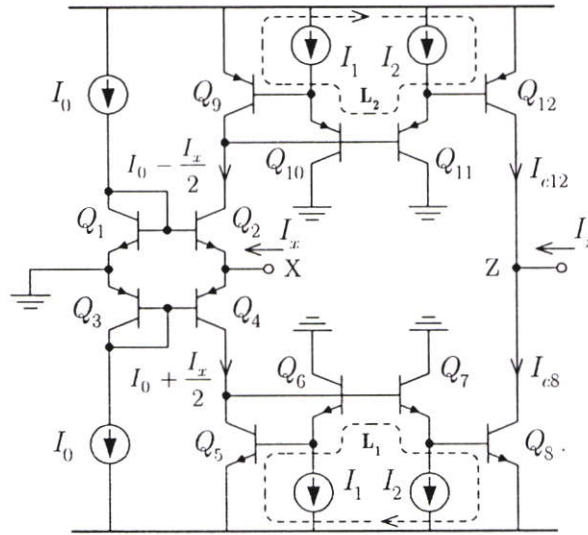
จากที่ได้กล่าวไว้ก่อนหน้านี้แล้วว่าวงจรสายพานกระแสในรูปแบบที่ 2.2 ประกอบด้วยวงจรรย่อยที่สำคัญ 2 ส่วน ซึ่งในหัวข้อที่ผ่านมาได้กล่าวถึงการวิเคราะห์คุณสมบัติต่าง ๆ ของวงจรตามแรงดันที่เป็นวงจรรย่อยในส่วนแรกไปแล้ว ส่วนคุณสมบัติที่สำคัญของวงจรปรับอัตราขยายกระแสซึ่งเป็นวงจรรย่อยในส่วนที่สองนั้นจะได้ถูกวิเคราะห์โดยละเอียดไว้ในหัวข้อนี้

วงจรปรับอัตราขยายกระแส [83] นั้นเป็นส่วนที่มีความสำคัญมากที่สุดที่ใช้ในการกำหนดค่าอัตราขยายของวงจรสายพานกระแสในรูปแบบที่ 2.2 โดยวงจรปรับอัตราขยายกระแสนี้จะทำหน้าที่ในการขยาย (หรือลดทอน) สัญญาณอินพุต I_x ที่เข้ามาทางขั้ว X จากนั้นจะส่งสัญญาณเอาต์พุต I_z ออกไปที่ขั้ว Z

การหาค่าอัตราขยายกระแสระหว่างขั้ว X และขั้ว Z นั้นสามารถทำได้โดยการต่อขั้ว Y ลงกราวด์ และป้อนสัญญาณอินพุต I_x เข้าที่ขั้ว X ดังแสดงในรูปแบบที่ 2.4

จากวงจรในรูปแบบที่ 2.4 จะเห็นได้ว่าทรานซิสเตอร์ Q_6 และ Q_{10} ถูกไบแอสให้ทำงานในย่านแอกทีฟด้วยแหล่งจ่ายกระแส I_1 ส่วนทรานซิสเตอร์ Q_7 และ Q_{11} ถูกไบแอสให้ทำงานในย่านแอกทีฟด้วยแหล่งจ่ายกระแส I_2 ส่วนทรานซิสเตอร์ Q_5 และ Q_9 นั้นต่ออยู่กับทรานซิสเตอร์ Q_4 และ Q_2 ตามลำดับจึงถูกไบแอสให้ทำงานในย่านแอกทีฟด้วยค่ากระแสเท่ากับ I_0 สำหรับทรานซิสเตอร์ Q_8 และ Q_{12} นั้นจะถูกไบแอสให้ทำงานในย่านแอกทีฟด้วยค่ากระแสเท่ากับ kI_0

โดยที่ค่า k นี้เป็นค่าอัตราขยายกระแสที่เกิดจากวงจรปรับค่าอัตราขยายกระแสนี้ สำหรับการวิเคราะห์หาค่าอัตราขยายกระแส k มีรายละเอียดดังต่อไปนี้



รูปที่ 2.5 การหาค่าอัตราขยายกระแสของวงจรสายพานกระแส

เมื่อทำการวิเคราะห์หาค่าอัตราขยายของวงจรสายพานกระแสตามรูปที่ 2.5 จะได้ความสัมพันธ์ของแรงดันในลูปที่ 1 คือ

$$V_{bc5} + V_{bc6} = V_{bc7} + V_{bc8} \quad (2.16)$$

จากสมการ (2.16) สมมติว่ากระแสที่ไหลผ่านทรานซิสเตอร์ Q_5 มีค่าเท่ากับ $I_0 + \frac{I_x}{2}$ โดยที่ I_0 คือค่ากระแสไบแอสของทรานซิสเตอร์ Q_5 ดังนั้นจะได้

$$V_T \ln \left(\frac{I_2}{I_S} \right) + V_T \ln \left(\frac{I_{c8}}{I_S} \right) = V_T \ln \left(\frac{I_0 + \frac{I_x}{2}}{I_S} \right) + V_T \ln \left(\frac{I_1}{I_S} \right)$$

$$V_T \ln \left(\frac{I_2 I_{c8}}{I_S^2} \right) = V_T \ln \left(\frac{\left(I_0 + \frac{I_x}{2} \right) I_1}{I_S^2} \right)$$

ซึ่งจะได้ค่ากระแสคอลเลกเตอร์ของทรานซิสเตอร์ Q_8 มีค่าเป็น

$$I_{c8} = \frac{I_1}{I_2} \left(I_0 + \frac{I_x}{2} \right) \quad (2.17)$$

ในทำนองเดียวกัน จากวงจรตามรูปที่ 2.5 จะได้ความสัมพันธ์ของแรงดันในรูปที่ 2 คือ

$$V_{cb9} + V_{cb10} = V_{cb11} + V_{cb12} \quad (2.18)$$

จากสมการ (2.18) สมมติว่ากระแสที่ไหลผ่านทรานซิสเตอร์ Q_9 มีค่าเท่ากับ $I_0 - \frac{I_x}{2}$ โดยที่ I_0 คือค่ากระแสไบแอสของทรานซิสเตอร์ Q_9 ดังนั้นจะได้ค่ากระแสคอลเล็กเตอร์ของทรานซิสเตอร์ Q_{12} มีค่าเป็น

$$I_{c12} = \frac{I_1}{I_2} \left(I_0 - \frac{I_x}{2} \right) \quad (2.19)$$

เมื่อพิจารณาผลรวมของกระแสที่จุด Z จะได้

$$I_z = I_{c8} - I_{c12} \quad (2.20)$$

เมื่อนำเอาสมการ (2.17) และ (2.19) แทนลงในสมการ (2.20) จะได้ความสัมพันธ์ระหว่างกระแสอินพุต I_x และกระแสเอาต์พุต I_z เป็น

$$I_z = kI_x \quad (2.21)$$

ดังนั้นค่าอัตราขยายกระแส (k) ระหว่างขั้ว X และขั้ว Z มีค่าเป็น

$$k = \frac{I_z}{I_x} = \frac{I_1}{I_2} \quad (2.22)$$

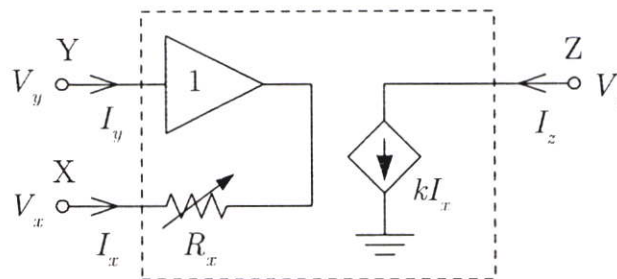
จากสมการ (2.21) และ (2.22) แสดงให้เห็นว่าความสัมพันธ์ระหว่างขั้ว X และขั้ว Z นั้นมีลักษณะเป็นวงจรขยายกระแส (หรือเป็นเสมือนแหล่งจ่ายกระแส (I_z) ที่ถูกควบคุมด้วยกระแส (I_x)) โดยที่ค่าอัตราขยายกระแสระหว่างขั้ว X และขั้ว Z สามารถปรับเปลี่ยนให้มีค่า

เพิ่มขึ้นหรือลดลงได้ด้วยการเปลี่ยนที่ค่ากระแสไบแอส I_1 หรือ I_2 โดยถ้ากำหนดให้ $I_1 > I_2$ จะทำให้ $k > 1$ และถ้ากำหนดให้ $I_1 < I_2$ จะทำให้ $k < 1$

จากที่ได้กล่าวไปแล้วว่าค่าความต้านทานที่ขั้ว X สามารถนำไปประยุกต์ใช้ในการควบคุมค่าตัวแปรต่าง ๆ ได้นั้น ในขณะที่เดียวกันจากการวิเคราะห์ที่ผ่านมาแสดงให้เห็นถึงความสัมพันธ์ระหว่างขั้ว X และขั้ว Z ที่มีลักษณะเป็นแหล่งจ่ายกระแสที่ถูกควบคุมด้วยกระแส จึงคาดว่าวงจรสายพานกระแสที่ได้อบรมเอาคุณสมบัติดังกล่าวมาไว้ในวงจรเดียวกันอย่างเช่นวงจรสายพานกระแสในรูปที่ 2.2 นั้นน่าจะสามารถนำไปประยุกต์ใช้งานได้หลากหลายมากยิ่งขึ้น

2.2.6 วงจรสมมูลและความสัมพันธ์เชิงเมตริกซ์

จากการวิเคราะห์คุณสมบัติต่าง ๆ ของวงจรสายพานกระแสในรูปที่ 2.2 ที่ผ่านมาจะเห็นได้ว่าที่ขั้วแต่ละขั้วของวงจรมันจะมีคุณสมบัติที่แตกต่างกันไป ดังนั้นเพื่อให้เข้าใจคุณสมบัติต่าง ๆ ได้ง่ายและลึกซึ้งยิ่งขึ้น จึงได้แสดงคุณสมบัติที่ขั้วต่าง ๆ ของวงจรไว้เป็นวงจรสมมูลดังแสดงในรูปที่ 2.6 [43, 89, 92, 124]



รูปที่ 2.6 วงจรสมมูลของวงจรสายพานกระแสในรูปที่ 2.2

และเพื่อลดความยุ่งยากในการเขียนสมการความสัมพันธ์ของแรงดันและกระแสที่ขั้วต่าง ๆ ของวงจร จึงได้อาศัยรูปแบบของสมการเมตริกซ์มาช่วยในการกำหนดคุณสมบัติที่ขั้วต่าง ๆ ของวงจรเป็นดังนี้

$$\begin{bmatrix} I_y \\ V_x \\ I_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & R_x & 0 \\ 0 & k & 0 \end{bmatrix} \begin{bmatrix} V_y \\ I_x \\ V_z \end{bmatrix} \quad (2.23)$$

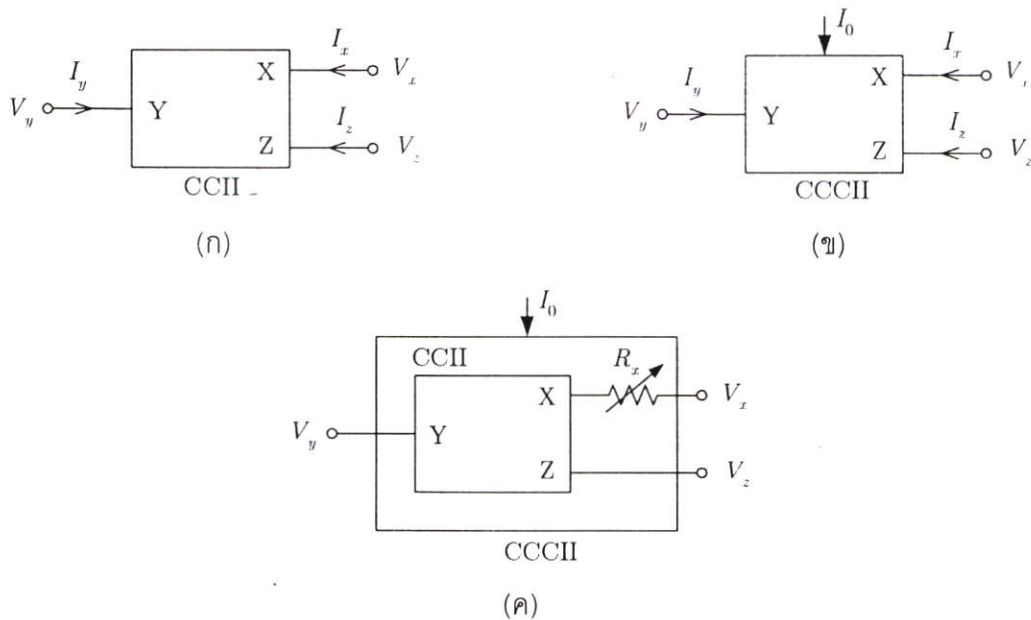
โดยที่ R_x คือ ค่าความต้านทานแฝงที่ขั้ว X และมีค่าเท่ากับ $V_T / 2I_0$

k คือ ค่าอัตราขยายกระแสของวงจรสายพานกระแส และมีค่าเท่ากับ I_1 / I_2

โดยทั่วไปความสัมพันธ์ของกระแสระหว่างขั้ว X และขั้ว Z นั้นอาจมีเครื่องหมายเป็น \pm ได้ตัวอย่างเช่น $I_z = \pm k I_x$ ซึ่งเครื่องหมาย \pm นั้นแสดงถึงทิศทางการไหลของกระแสที่ขั้ว Z เทียบกับขั้ว X โดยถ้ากระแสที่ขั้วทั้งสองไหลในทิศทางเดียวกันคือมีทิศทางไหลเข้าหรือออกจากวงจรสายพานกระแสเหมือนกันเครื่องหมายจะเป็นบวก แต่ถ้ากระแสที่ขั้วทั้งสองไหลในทิศทางตรงกันข้ามเครื่องหมายจะเป็นลบ [65, 66]

2.2.7 สัญลักษณ์

จากที่ได้กล่าวไปแล้วในตอนต้นของบทนี้ว่าสัญลักษณ์ที่ใช้แสดงถึงวงจรสายพานกระแสมีลักษณะทั่วไปเป็นดังรูปที่ 2.1 แต่จากการวิเคราะห์คุณสมบัติของวงจรสายพานกระแสในรูปที่ 2.2 นั้นแสดงให้เห็นว่าวงจรสายพานกระแสดังกล่าวสามารถถูกกำหนดให้มีคุณสมบัติเป็น CCII หรือ CCCII ก็ได้ขึ้นอยู่กับวัตถุประสงค์ในการนำไปใช้งาน ดังนั้นเพื่อความสะดวกในการใช้งานและความชัดเจนในการอ้างอิงถึงคุณสมบัติของวงจร จึงที่ได้กำหนดสัญลักษณ์ที่ใช้แสดงถึง CCII และ CCCII ให้มีความแตกต่างกันเล็กน้อยมีดังแสดงในรูปที่ 2.7(ก) และ 2.7(ข) ตามลำดับ โดยได้กำหนดสัญลักษณ์ของ CCCII ให้มีขั้วของกระแสไบแอสปรากฏอยู่ด้วย [29, 43, 89, 116] เพื่อแสดงถึงความแตกต่างระหว่าง CCII และ CCCII ส่วนรูปที่ 2.7(ค) แสดงถึงวงจรสมมูลของ CCCII ที่เป็นเสมือน CCII ที่มีความต้านทานแฝงต่ออยู่ที่ขั้ว X ด้วย



รูปที่ 2.7 สัญลักษณ์ของวงจรสายพานกระแส

(ก) CCII (ข) CCCII (ค) วงจรสมมูลของ CCCII

2.3 สรุป

ในบทนี้ได้กล่าวเกี่ยวกับเรื่องของวงจรสายพานกระแส โดยเฉพาะวงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้ซึ่งเป็นวงจรพื้นฐานที่จะถูกนำไปประยุกต์ใช้ในวิทยานิพนธ์นี้ โดยได้กล่าวแนะนำถึงความเป็นมาของวงจรสายพานกระแสรุ่นต่าง ๆ ไว้เป็นพื้นฐานก่อน จากนั้นจึงได้กล่าวถึงโครงสร้างที่สำคัญและแสดงการวิเคราะห์คุณสมบัติต่าง ๆ ที่สำคัญ ประกอบด้วยความสัมพันธ์ระหว่างแรงดันอินพุตที่ขั้ว Y และแรงดันเอาต์พุตที่ขั้ว X ความต้านทานอินพุตที่ขั้ว Y ความต้านทานเอาต์พุตที่ขั้ว X ค่าอัตราขยายกระแสระหว่างขั้ว X และขั้ว Z วงจรสมมูล ความสัมพันธ์เชิงเมตริกซ์ และสัญลักษณ์ของวงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้ ซึ่งเป็นอุปกรณ์ที่สำคัญที่จะนำไปประยุกต์ใช้งานในรูปแบบต่าง ๆ ในบทต่อไป

บทที่ 3

วงจรคุณค่าอิมพีแดนซ์แบบลอยตัว

จากการที่ได้ศึกษาถึงทฤษฎีและวงจรต่าง ๆ ที่เกี่ยวข้องของวงจรสายพานกระแสแบบต่าง ๆ ซึ่งประกอบด้วยวงจรสายพานกระแสรุ่นที่สอง วงจรสายพานกระแสที่ควบคุมด้วยกระแส และวงจรสายพานกระแสที่ปรับอัตราขยายกระแสได้ไปแล้วในบทที่ 2 นั้น พบว่าสามารถนำมาประยุกต์ใช้เพื่อออกแบบเป็นวงจรคุณค่าอิมพีแดนซ์แบบลอยตัวได้ โดยวงจรคุณค่าอิมพีแดนซ์แบบลอยตัวที่นำเสนอในวิทยานิพนธ์นี้ได้อาศัยวงจรสายพานกระแสรุ่นที่สองที่ปรับอัตราขยายกระแสได้มาเป็นอุปกรณ์หลักในการสร้างเป็นวงจร ซึ่งจะได้กล่าวถึงรายละเอียดไว้เป็นลำดับต่อไป

3.1 บทนำ

ดังที่ได้กล่าวถึงความสำคัญของวงจรคุณค่าอิมพีแดนซ์ที่ใช้กันอยู่โดยทั่วไปในบทที่ 1 มาบ้างแล้ว ว่าวงจรคุณค่าอิมพีแดนซ์เป็นวงจรอิเล็กทรอนิกส์ประเภทหนึ่งที่มีประโยชน์สำหรับการนำไปประยุกต์งาน [50-64] โดยเฉพาะอย่างยิ่งการนำเอาวงจรคุณค่าอิมพีแดนซ์นี้ไปประยุกต์ใช้ทำเป็นวงจรจำลองการทำงานของตัวอุปกรณ์พาสซีฟแบบปรับค่าได้ เช่น ตัวต้านทานปรับค่าได้ ตัวเก็บประจุปรับค่าได้ และตัวเหนี่ยวนำปรับค่าได้ เป็นต้น นอกจากนี้ยังสามารถนำเอาวงจรคุณค่าอิมพีแดนซ์ไปประยุกต์ใช้ทำเป็นอุปกรณ์พาสซีฟที่มีค่าอิมพีแดนซ์สูงในวงจรรวมได้อีกด้วย

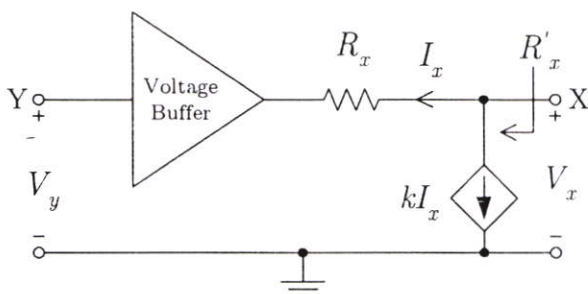
ซึ่งในช่วงเวลาที่ผ่านมามีบทความที่นำเสนอถึงวงจรคุณค่าอิมพีแดนซ์ไว้หลายรูปแบบ [16, 17, 50-62] โดยบทความในเอกสารอ้างอิง [16] ได้นำเสนอวงจรคุณค่าอิมพีแดนซ์แบบต่อกับกราวด์ที่ประกอบขึ้นจากวงจรตามแรงดันสองชุด วงจรแปลงแรงดันเป็นกระแส (ทรานส์คอนดักเตอร์) หนึ่งชุด และอุปกรณ์พาสซีฟสองตัว วงจรดังกล่าวมีข้อดีที่สามารถปรับค่าอิมพีแดนซ์ของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการเปลี่ยนที่ค่ากระแสไบอัสของทรานส์คอนดักเตอร์ ซึ่งจะช่วยให้เกิดความสะดวกในการนำไปประยุกต์ใช้งานยิ่งขึ้น อย่างไรก็ตามเป็นที่ทราบกันดีว่าอุปกรณ์พาสซีฟแบบลอยตัวนั้นจะมีประโยชน์ในการนำไปประยุกต์ใช้งานมากกว่าอุปกรณ์พาสซีฟแบบต่อกับกราวด์ ดังนั้นบทความในเอกสารอ้างอิง [17, 54] จึงได้นำเสนอวงจรคุณค่าอิมพีแดนซ์แบบลอยตัวไว้สองรูปแบบ รูปแบบแรกเป็นวงจรที่ประกอบด้วยวงจรสายพานกระแสสี่ตัวและอุปกรณ์พาสซีฟสามตัว ส่วนรูปแบบที่สองเป็นวงจรที่ประกอบด้วยวงจรสายพานกระแสสองตัวและอุปกรณ์พาสซีฟอีกห้าตัว ในส่วนของการปรับค่าอิมพีแดนซ์ของวงจรทั้งสองนั้นสามารถกระทำได้โดยการปรับอัตราส่วนของค่าความต้านทานภายในวงจร ซึ่งจากที่กล่าวมาจะเห็นได้ว่าวงจรที่นำเสนอในบทความ [17, 54] ทั้งสองวงจรมันจะต้องอาศัยอุปกรณ์แอกทีฟและ

พาสซีฟเป็นจำนวนมาก นอกจากนี้วงจรทั้งสองก็ไม่สามารถปรับค่าอิมพีแดนซ์ของวงจรได้โดยวิธีการทางอิเล็กทรอนิกส์ด้วย

จากข้อจำกัดของวงจรในบทความ [16, 17, 54] ดังกล่าวในวิทยานิพนธ์นี้จึงมีแนวคิดในการที่จะนำเอาวงจรสายพานกระแสที่ปรับอัตราขยายกระแสได้มาประยุกต์ใช้ในการสร้างเป็นวงจรคุณค่าอิมพีแดนซ์แบบลอยตัวโดยมีจุดมุ่งหมายในการที่จะทำให้มีการใช้จำนวนอุปกรณ์ในการนำมาประกอบเป็นวงจรมีน้อยกว่าวงจรคุณค่าอิมพีแดนซ์ดังที่ได้กล่าวมาข้างต้น นอกจากนี้ยังมุ่งหวังให้วงจรที่ได้สามารถปรับค่าอิมพีแดนซ์ได้โดยวิธีทางอิเล็กทรอนิกส์เพิ่มเติมอีกด้วย โดยในเบื้องต้นของบทนี้จะได้กล่าวถึงหลักการของวงจรคุณค่าอิมพีแดนซ์แบบลอยตัวก่อน จากนั้นจึงเป็นการนำเสนอวงจรคุณค่าอิมพีแดนซ์แบบลอยตัวที่สร้างขึ้นโดยอาศัยวงจรสายพานกระแสที่ปรับอัตราขยายกระแสได้เป็นอุปกรณ์แอกทีฟหลัก นอกจากนี้ยังได้แสดงการวิเคราะห์ข้อจำกัดต่างๆ ของวงจรคุณค่าอิมพีแดนซ์ที่นำเสนอ พร้อมผลการจำลองการทำงานและผลการต่อวงจรไว้ด้วย

3.2 หลักการของวงจรคุณค่าอิมพีแดนซ์แบบลอยตัว

จากที่ได้กล่าวไปแล้วในบทที่ 1 ว่าหลักการสร้างวงจรคุณค่าอิมพีแดนซ์ที่เสนอในวิทยานิพนธ์นี้มีแนวคิดเริ่มต้นมาจากการที่ได้ศึกษาบทความในเอกสารอ้างอิง [103] ที่กล่าวถึงหลักการลดค่าความต้านทานอินพุต (Input resistance) ที่ขั้ว X ของวงจรสายพานกระแสที่สร้างขึ้นโดยการใช้วงจรทรานสลิเนียร์เป็นส่วนอินพุตดังแสดงในรูปที่ 3.1



รูปที่ 3.1 หลักการลดค่าความต้านทานแฝงที่ขั้ว X ของวงจรสายพานกระแส

เมื่อทำการวิเคราะห์วงจรในรูปที่ 3.1 เพื่อหาค่าความต้านทานอินพุตที่ขั้ว X จะได้ค่าความต้านทานอินพุต R'_x เป็น

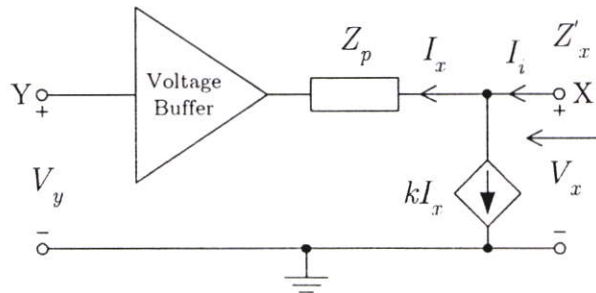
$$R'_x = \frac{R_x}{k + 1} \quad (3.1)$$

โดยที่ R_x คือ ค่าความต้านทานแฝงที่ขั้ว X ของวงจรสายพานกระแส

k คือ ค่าอัตราขยายกระแสของแหล่งจ่ายกระแสไม่อิสระ

จากสมการ (3.1) จะเห็นได้ว่าค่าความต้านทานอินพุต R'_x ดังกล่าวมีค่าแปรผันโดยตรงกับตัวต้านทานแฝงที่ขั้ว X และสามารถถูกปรับเปลี่ยนค่าได้โดยอาศัยค่าอัตราขยายกระแส (k) ของแหล่งจ่ายกระแสไม่อิสระเป็นตัวควบคุม จึงทำให้เกิดความคิดในการดัดแปลงหลักการดังกล่าวโดยการแทนตัวต้านทาน R_x ด้วยตัวอิมพีแดนซ์ Z_p ดังแสดงในรูปที่ 3.2 และเมื่อทำการวิเคราะห์วงจรตามรูปที่ 3.2 จะได้ค่าอินพุตอิมพีแดนซ์ Z'_x เท่ากับ

$$Z'_x = \frac{Z_p}{k+1} \quad (3.2)$$



รูปที่ 3.2 แนวความคิดเบื้องต้นของวงจรคุณค่าอิมพีแดนซ์

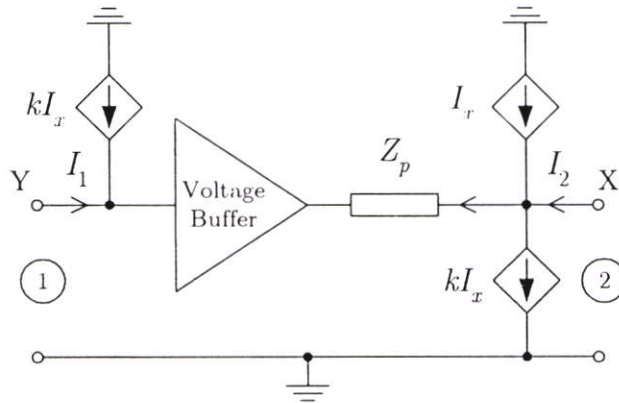
ซึ่งเมื่อพิจารณาจากสมการ (3.2) จะเห็นว่าค่าอินพุตอิมพีแดนซ์ของวงจรสามารถถูกปรับเปลี่ยนค่าได้ด้วยการเปลี่ยนที่ค่าอัตราขยายกระแส (k) ของแหล่งจ่ายกระแสไม่อิสระเช่นเดียวกัน จึงคาดว่าน่าจะสามารถนำเอาหลักการตามรูปที่ 3.2 มาใช้ในการออกแบบสร้างเป็นวงจรคุณค่าอิมพีแดนซ์ได้

อย่างไรก็ตามหากนำเอาหลักการตามรูปที่ 3.2 มาใช้ในการสร้างเป็นวงจรคุณค่าอิมพีแดนซ์ก็จะทำให้มีข้อจำกัดของวงจรเกิดขึ้น โดยจะสังเกตเห็นว่าค่าอินพุตอิมพีแดนซ์ Z'_x นี้จะมีค่าสูงสุดได้ไม่เกินค่าเท่ากับ Z_p (ในกรณีที่ $k = 0$) ดังนั้นถ้าหากทำการดัดแปลงสมการ (3.2) เสียใหม่โดยการกำจัดพจน์ที่มีค่าคงที่เท่ากับหนึ่งในเทอมส่วนของสมการ (3.2) ทิ้งไป จะทำให้ได้ค่าอินพุตอิมพีแดนซ์เป็น

$$Z'_x = \frac{Z_p}{k} \quad (3.3)$$

จะเห็นได้ว่าค่าอินพุตอิมพีแดนซ์ Z'_x ในสมการ (3.3) นี้สามารถมีค่าสูงสุดได้มากกว่าค่า Z_p (ในกรณีที่ $0 < k < 1$)

ในการดัดแปลงวงจรตามรูปที่ 3.2 เพื่อให้ได้ค่าอินพุตอิมพีแดนซ์ Z'_x เป็นไปตามสมการ (3.3) นั้นก็สามารถทำได้โดยการนำเอาแหล่งจ่ายกระแสไม่อิสระที่มีค่าเท่ากับ I_x มาประกอบเพิ่มเติมเข้าไปที่ขั้ว X ของวงจร และถ้านำเอาแหล่งจ่ายกระแสไม่อิสระที่มีค่าเท่ากับ kI_x มาประกอบเพิ่มเติมเข้าไปที่ขั้ว Y ของวงจรด้วย ก็จะทำให้เกิดเป็นหลักการที่ใช้สำหรับออกแบบสร้างเป็นวงจรคุณค่าอิมพีแดนซ์แบบลอยตัวขึ้นดังแสดงในรูปที่ 3.3



รูปที่ 3.3 หลักการสร้างวงจรคุณค่าอิมพีแดนซ์แบบลอยตัว

โดยเมื่อทำการวิเคราะห์ห้วงจรในรูปที่ 3.3 เพื่อหาเมตริกซ์ของแอดมิตแตนซ์ที่เกิดจากการลัดวงจร (Short-circuit admittance matrix) [43] จะได้

$$[Y] = \frac{1}{Z_{cq}} \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} \quad (3.4)$$

โดยที่ $Z_{cq} = \frac{Z_p}{k}$ คือค่าอิมพีแดนซ์ของวงจร

จากสมการ (3.4) แสดงให้เห็นว่าวงจรในรูปที่ 3.3 นี้สามารถประพฤติตัวเป็นเสมือนอุปกรณ์พาสซีฟที่ลอยตัวอยู่ระหว่างพอร์ต 1 และ 2 ที่มีค่าอิมพีแดนซ์ Z_{cq} ของวงจรเท่ากับ Z_p/k ซึ่งค่าอิมพีแดนซ์ดังกล่าวนี้สามารถปรับค่าได้ด้วยการปรับเปลี่ยนที่ค่าอัตราขยายกระแส k ของแหล่งจ่ายกระแสที่ไม่เป็นอิสระ

3.3 วงจรคุณค่าอิมพีแดนซ์แบบลอยตัว

เมื่อพิจารณาจากหลักการสร้างวงจรคุณค่าอิมพีแดนซ์แบบลอยตัวในหัวข้อที่ผ่านมาตามรูปที่ 3.3 จะเห็นได้ว่าหลักการดังกล่าวประกอบด้วยวงจรตามแรงดันและแหล่งจ่ายกระแสไม่อิสระเป็นอุปกรณ์หลัก ซึ่งจากการวิเคราะห์ตัวอย่างโครงสร้างของวงจรสายพานกระแสดังที่กล่าว

ไปแล้วในบทที่ 2 ได้แสดงให้เห็นว่าวงจรสายพานกระแสดังกล่าวจะประกอบด้วยวงจรร้อยที่ สำคัญ 2 ส่วนซึ่งได้แก่วงจรตามแรงดัน และวงจรถับอัตราขยายกระแสได้เช่นกัน ดังนั้นถ้าได้นำเอาวงจรสายพานกระแสดังกล่าวมาปรับปรุงให้มีความเหมาะสมสำหรับการที่นำไปใช้ในการ สร้างเป็นวงจรรุ่นค่าอิมพีแดนซ์แบบลอยตัวก็พอมีแนวทางที่จะเป็นไปได้ดังหลักการที่จะได้นำเสนอต่อไป โดยวงจรสายพานกระแสที่ได้รับการปรับปรุงให้มีความเหมาะสมสำหรับนำไปใช้ งานนี้มีโครงสร้างของวงจรถับแสดงในรูปที่ 3.4

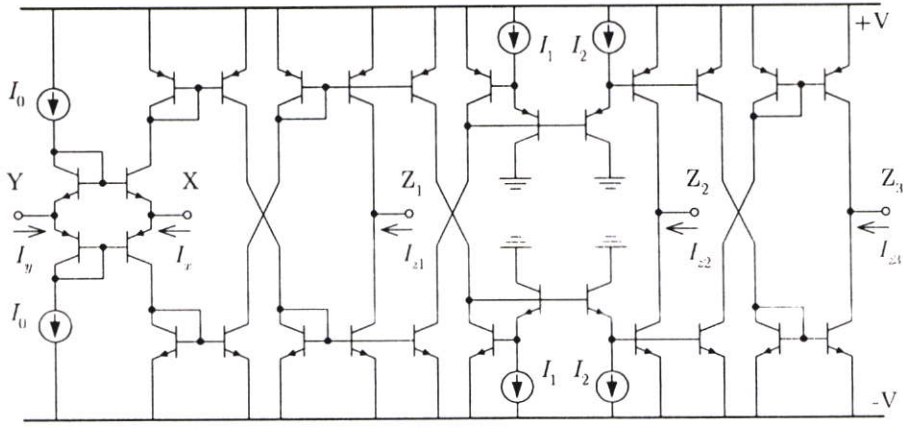
จากโครงสร้างของวงจรสายพานกระแสตามรูปที่ 3.4 จะเห็นว่าวงจรถับประกอบด้วย วงจรตามแรงดันซึ่งเป็นวงจรถับที่ใช้ในการทำให้เกิดเป็นขั้ว Y และขั้ว X จากนั้นได้อาศัยวงจรถับ สะท้อนกระแสสี่ขั้วที่ต่อในลักษณะไขว้กัน (Cross-coupled current mirrors) [29, 43, 89] มา ประกอบเพิ่มเติมเข้าไปเพื่อทำให้เกิดเป็นขั้ว Z_1 ซึ่งกระแสที่ขั้ว Z_1 นี้จะมีค่าเท่ากับกระแสที่ขั้ว X แต่มีทิศทางการไหลตรงกันข้ามกับกระแสที่ขั้ว X (กล่าวคือ ถ้ากระแสไหลเข้าที่ขั้ว X จะทำให้เกิดกระแสไหลออกที่ขั้ว Z_1 หรือถ้ากระแสไหลออกจากขั้ว X ก็จะทำให้เกิดกระแสไหลเข้าที่ขั้ว Z_1) และจากนั้นได้ปรับปรุงวงจรถับโดยอาศัยวงจรถับอัตราขยายกระแสมาประกอบเพิ่มเติมเข้าไป อีกเพื่อทำให้เกิดเป็นขั้ว Z_2 แต่ต่อในลักษณะไขว้เข้าไปกับวงจรถับก่อนหน้านี้ จึงทำให้กระแสที่ขั้ว Z_2 นี้จะมีค่าเป็น k เท่าของกระแสที่ขั้ว X และมีทิศทางการไหลในทิศทางเดียวกับกระแสที่ขั้ว X (กล่าวคือ ถ้ากระแสไหลเข้าที่ขั้ว X จะทำให้เกิดกระแสไหลเข้าที่ขั้ว Z_2 ด้วย หรือถ้ากระแสไหลออกจากขั้ว X ก็จะทำให้เกิดกระแสไหลออกจากขั้ว Z_1 ด้วย) สุดท้ายได้อาศัยวงจรถับ สะท้อนกระแสสองขั้วมาประกอบเพิ่มเติมเข้าไปอีกเพื่อทำให้เกิดเป็นขั้ว Z_3 โดยต่อในลักษณะไขว้เข้าไปกับวงจรถับก่อนหน้านี้ จึงทำให้กระแสที่ขั้ว Z_3 นี้จะมีค่าเป็น k เท่าของกระแสที่ขั้ว X แต่มีทิศทางการไหลตรงกันข้ามกับกระแสที่ขั้ว X

จากที่ได้กล่าวถึงคุณสมบัติเบื้องต้นของวงจรสายพานกระแสในรูปที่ 3.4(ก) โดยคร่าว ๆ ไปแล้วนั้น เมื่ออาศัยความรู้ที่ได้จากการวิเคราะห์ในบทที่ 2 มาช่วยวิเคราะห์เพิ่มเติมก็จะทำให้ สามารถอธิบายความสัมพันธ์ระหว่างกระแสและแรงดันที่ขั้วต่าง ๆ ว่าเป็นสมการเมตริกซ์ได้คือ

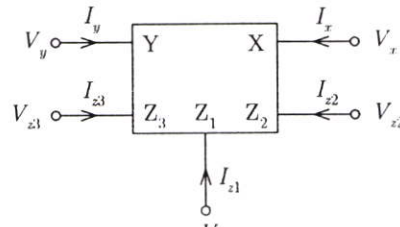
$$\begin{bmatrix} I_y \\ V_x \\ I_{z1} \\ I_{z2} \\ I_{z3} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 1 & R_x & 0 & 0 & 0 \\ 0 & -1 & 0 & 0 & 0 \\ 0 & +k & 0 & 0 & 0 \\ 0 & -k & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} V_y \\ I_x \\ V_{z1} \\ V_{z2} \\ V_{z3} \end{bmatrix} \quad (3.5)$$

โดยที่ R_x คือ ค่าความต้านทานแฝงที่ขั้ว X

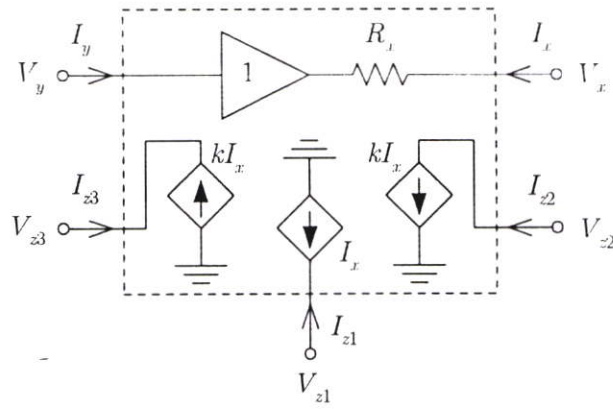
k คือ ค่าอัตราขยายกระแส และมีค่าเท่ากับ I_1 / I_2



(ก)



(ข)



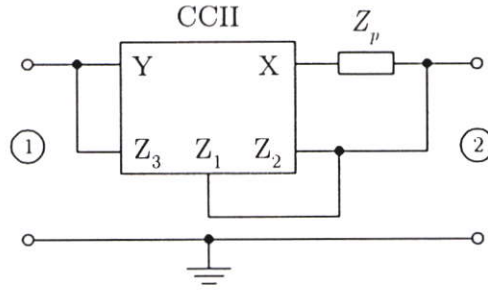
(ค)

รูปที่ 3.4 วงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้

(ก) โครงสร้างของวงจร (ข) สัญลักษณ์ของวงจร (ค) วงจรสมมูล

จากสมการ (3.5) จะเห็นได้ว่าค่าอัตราขยายกระแสระหว่างขั้ว X และขั้ว Z1 จะมีค่าเท่ากับ -1 และค่าอัตราขยายกระแสระหว่างขั้ว X และขั้ว Z2 จะมีค่าเท่ากับ k ส่วนค่าอัตราขยายกระแสระหว่างขั้ว X และขั้ว Z3 จะมีค่าเท่ากับ -k ซึ่งเครื่องหมาย ± นั้นแสดงถึงทิศทางการไหลของกระแสที่ขั้วต่าง ๆ เมื่อเทียบกับทิศทางการไหลของกระแสที่ขั้ว X ดังที่ได้กล่าวไปแล้วในข้างต้น

ดังนั้นเมื่อนำเอาวงจรสายพานกระแสในรูปที่ 3.4 มาประกอบตามหลักการในรูปที่ 3.3 จะทำให้ได้เป็นวงจรคูณค่าอิมพีแดนซ์แบบลอยตัวขึ้นมาดังแสดงในรูปที่ 3.5



รูปที่ 3.5 วงจรคุณค่าอิมพีแดนซ์แบบลอยตัว

เมื่อทำการวิเคราะห์ห้วงจรในรูปที่ 3.5 เพื่อหาเมตริกซ์ของแอดมิตแดนซ์ที่เกิดจากการลัดวงจรโดยสมมติให้ห้วงจรสายพานกระแสนี้มีคุณสมบัติเป็น CCII ($R_x = 0$) จะได้

$$[Y] = \frac{1}{Z_{cq}} \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} \quad (3.6)$$

โดยที่

$$Z_{cq} = \frac{I_2}{I_1} \cdot Z_p \quad (3.7)$$

จากสมการ (3.6) และ (3.7) แสดงให้เห็นว่าวงจรในรูปที่ 3.5 มีคุณสมบัติเป็นวงจรคุณค่าอิมพีแดนซ์แบบลอยตัว โดยเมื่อทำการแทนตัวอิมพีแดนซ์ Z_p ด้วยอุปกรณ์พาสซีฟต่าง ๆ วงจรในรูปที่ 3.5 จะมีคุณสมบัติดังต่อไปนี้

กรณีที่ 1 เมื่อแทนตัวอิมพีแดนซ์ Z_p ด้วยตัวต้านทานที่มีค่าความต้านทานเท่ากับ R_p วงจรในรูปที่ 3.5 จะมีคุณสมบัติเป็นวงจรคุณค่าความต้านทาน (Resistance multiplier) ที่มีค่าความต้านทานของวงจรเท่ากับ

$$Z_{cq} = R_{cq} = K_r \cdot R_p \quad (3.8)$$

โดยที่ค่าตัวคูณของวงจร (Multiplication factor : ซึ่งเป็นค่าที่ใช้ในการปรับค่าอิมพีแดนซ์รวมของวงจร [16]) K_r มีค่าเท่ากับ

$$K_r = \frac{I_2}{I_1} \quad (3.9)$$

กรณีที่ 2 เมื่อแทนตัวอิมพีแดนซ์ Z_p ด้วยตัวเหนี่ยวนำที่มีค่าความเหนี่ยวนำเท่ากับ L_p วงจรในรูปที่ 3.5 จะมีคุณสมบัติเป็นวงจรคูณค่าความเหนี่ยวนำ (Inductance multiplier) ที่มีค่าความเหนี่ยวนำของวงจรเท่ากับ

$$Z_{cq} = sL_{cq} = s(K_l \cdot L_p) \quad (3.10)$$

โดยที่ค่าตัวคูณของวงจร K_l มีค่าเท่ากับ

$$K_l = \frac{I_2}{I_1} \quad (3.11)$$

กรณีที่ 3 เมื่อแทนตัวอิมพีแดนซ์ Z_p ด้วยตัวเก็บประจุที่มีค่าความจุไฟฟ้าเท่ากับ C_p วงจรในรูปที่ 3.5 จะมีคุณสมบัติเป็นวงจรคูณค่าความจุไฟฟ้า (Capacitance multiplier) ที่มีค่าความจุไฟฟ้าของวงจรเท่ากับ

$$Z_{cq} = \frac{1}{sC_{cq}} = \frac{1}{s(K_c \cdot C_p)} \quad (3.12)$$

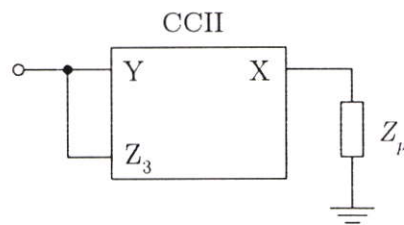
โดยที่ค่าตัวคูณของวงจร K_c มีค่าเท่ากับ

$$K_c = \frac{I_1}{I_2} \quad (3.13)$$

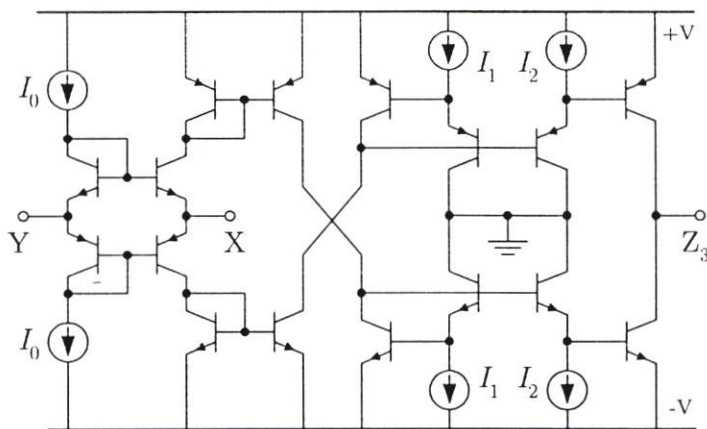
จากการแทนตัวอิมพีแดนซ์ Z_p ด้วยอุปกรณ์พาสซีฟต่าง ๆ ทั้งสามกรณีข้างต้น แสดงให้เห็นว่าวงจรในรูปที่ 3.5 จะประพฤติตัวเป็นวงจรคูณค่าความต้านทาน วงจรคูณค่าความเหนี่ยวนำ หรือวงจรคูณค่าความจุไฟฟ้านั้น ขึ้นกับชนิดของตัวอุปกรณ์พาสซีฟที่นำมาประกอบเป็นวงจร และวงจรมีอัตรายำนวนอุปกรณ์ในการนำมาประกอบเป็นวงจรมีน้อยมากโดยวงจรประกอบด้วยอุปกรณ์แอกทีฟและพาสซีฟเพียงอย่างละหนึ่งตัวเท่านั้น นอกจากนี้การปรับค่าอิมพีแดนซ์ (หรือค่าตัวคูณ) ของวงจรมีสามารถทำได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยการเลือกปรับที่ค่ากระแส I_1 หรือ I_2

จากวงจรคูณค่าอิมพีแดนซ์ตามรูปที่ 3.5 ที่ได้นำเสนอผ่านมาข้างต้นนั้นจะเห็นว่าวงจรมีจะประพฤติตัวเป็นเสมือนตัวอิมพีแดนซ์ที่ลอยตัวอยู่ระหว่างพอร์ต 1 และพอร์ต 2 ซึ่งค่าอิมพีแดนซ์

ของวงจรที่มองเข้าไปที่พอร์ต 1 และพอร์ต 2 นั้นจะมีค่าเท่ากัน ดังนั้นในการนำเอาวงจรคุณค่าอิมพีแดนซ์ที่มีคุณสมบัติดังกล่าวนี้ไปใช้งานก็สามารถที่จะสลับพอร์ตใช้งานแทนกันได้ นอกจากนี้ยังมีสิ่งที่น่าสนใจว่าถ้ามีความต้องการใช้งานวงจรคุณค่าอิมพีแดนซ์ให้มีลักษณะเป็นเสมือนตัวอิมพีแดนซ์ที่มีขาข้างหนึ่งต่อกับกราวด์เพียงอย่างเดียว เราก็สามารถนำเอาวงจรในรูปที่ 3.5 มาดัดแปลงให้ใช้งานเป็นวงจรคุณค่าอิมพีแดนซ์แบบต่อกราวด์ได้ดังแสดงในรูปที่ 3.6(ก) ซึ่งวงจรที่ได้ก็จะมีการใช้จำนวนขั้ว Z ลดลงส่งผลให้โครงสร้างของวงจรสายพานกระแสที่นำมาประกอบเป็นวงจรใช้จำนวนทรานซิสเตอร์น้อยลงตามไปด้วย ส่วนค่าอิมพีแดนซ์ของวงจรที่ได้นี้ก็ยังคงมีค่าเป็นไปตามสมการ (3.7) เช่นเดิม



(ก)



(ข)

รูปที่ 3.6 วงจรคุณค่าอิมพีแดนซ์แบบต่อกราวด์

(ก) สัญลักษณ์

(ข) โครงสร้างของวงจรสายพานกระแสที่ใช้ประกอบเป็นวงจร

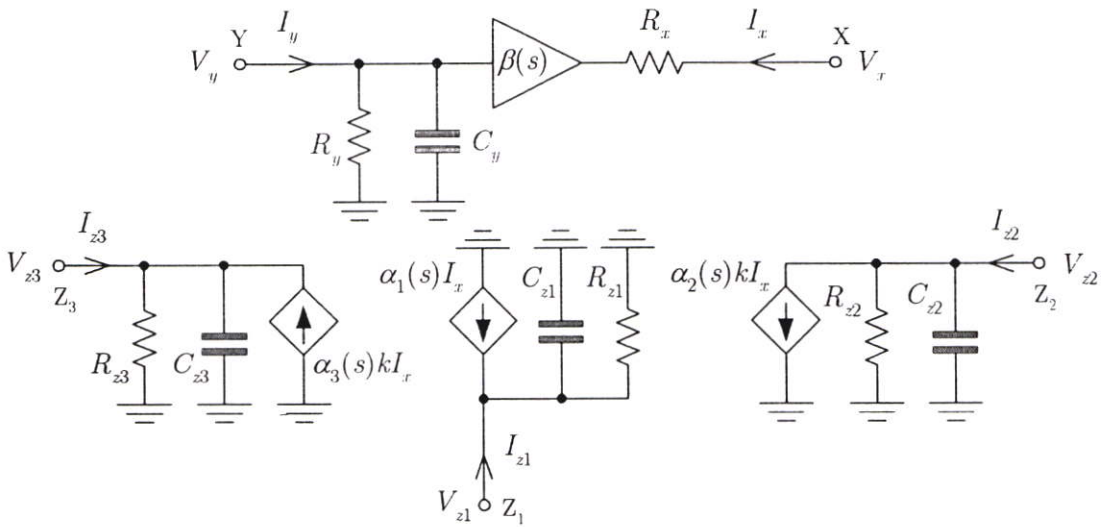
อย่างไรก็ตามการสร้างวงจรคุณค่าอิมพีแดนซ์ตามรูปที่ 3.5 ในทางปฏิบัตินั้น ถ้าวางจรสายพานกระแสที่มีโครงสร้างของวงจรตามรูปที่ 3.4 มีความไม่เป็นอุดมคติเกิดขึ้น [103, 124] ก็ จะส่งผลให้วงจรคุณค่าอิมพีแดนซ์ที่นำเสนอมีข้อจำกัดในใช้งานเกิดขึ้น ดังที่จะได้แสดงให้เห็นไว้ในหัวข้อถัดไป

3.4 การวิเคราะห์ข้อจำกัดต่าง ๆ ของวงจรมูลค่าอิมพีแดนซ์

จากที่ได้เกริ่นนำไว้ก่อนหน้านี้แล้วว่าถ้าวงจรมูลค่าอิมพีแดนซ์ที่นำมาใช้งานมีความไม่เป็นอุดมคติเกิดขึ้น ก็จะส่งผลให้วงจรมูลค่าอิมพีแดนซ์ที่นำเสนอมิข้อจำกัดในใช้งานเกิดขึ้น ดังนั้นจึงจะขอกล่าวถึงความไม่เป็นอุดมคติของวงจรมูลค่าอิมพีแดนซ์ไว้เพื่อเป็นพื้นฐานสำหรับการนำเอาไปใช้ในการวิเคราะห์ก่อนในเบื้องต้น

3.4.1 ความไม่เป็นอุดมคติของวงจรมูลค่าอิมพีแดนซ์

จากการที่ได้นำเอาวงจรมูลค่าอิมพีแดนซ์รูปผสม วงจรสะท้อนกระแส และวงจรปรับอัตราขยายกระแส มาประกอบกันเป็นวงจรมูลค่าอิมพีแดนซ์ตามรูปที่ 3.3 นั้น เมื่อมองให้ลึกลงไปก็จะพบว่าวงจรมูลค่าอิมพีแดนซ์ดังกล่าวจะมีค่าอิมพีแดนซ์แฝงปรากฏขึ้นที่ขั้วต่าง ๆ รวมทั้งค่าการส่งผ่านของแรงดันและกระแสที่ขั้วต่าง ๆ ด้วย ซึ่งสามารถที่จะแสดงให้เป็นวงจรมูลค่าอิมพีแดนซ์ได้ดังรูปที่ 3.7 โดยวงจรมูลค่าอิมพีแดนซ์ดังกล่าวได้ถูกนำเสนอไว้ในเอกสารอ้างอิง [124]



รูปที่ 3.7 วงจรมูลค่าอิมพีแดนซ์ที่แสดงถึงความไม่เป็นอุดมคติของวงจรมูลค่าอิมพีแดนซ์

จากวงจรมูลค่าอิมพีแดนซ์ตามรูปที่ 3.7 จะเห็นว่าที่ขั้ว Y, Z₁, Z₂ และ Z₃ จะมีตัวอิมพีแดนซ์แฝงที่เป็นตัวต้านทานและตัวเก็บประจุต่อขนานกันอยู่ และที่ขั้ว X ก็จะมีตัวต้านทาน R_x แฝงอยู่ ส่วนค่า $\beta(s)$ และ $\alpha(s)$ คือค่าการส่งผ่านของแรงดันและกระแสของวงจรตามลำดับ (สำหรับค่า $\beta(s)$ และ $\alpha(s)$ ในที่นี้ได้กำหนดสัญลักษณ์ตามเอกสารอ้างอิง [124] ซึ่งมีใช้ค่าเดียวกันกับค่าอัตราขยายกระแส β และ α ของทรานซิสเตอร์) ซึ่งค่าทั้งสองนี้เป็นฟังก์ชันที่ขึ้นกับความถี่ และโดยทั่วไปแล้วจะมีผลตอบสนองทางความถี่เป็นรูปแบบของวงจรมูลค่าอิมพีแดนซ์ต่ำ (Lowpass filter) (เนื่องจากเมื่อความถี่สูงขึ้นค่าอัตราขยายกระแสของทรานซิสเตอร์แต่ละตัวที่นำมาสร้างเป็นวงจร

จะมีค่าลดลงจึงส่งผลให้วงจรมีความถี่ตามแรงดันและวงจรมีความถี่ตามกระแสมีคุณลักษณะเป็นไปตามคุณลักษณะของค่าอัตราขยายกระแสของทรานซิสเตอร์เช่นเดียวกัน) ซึ่งสามารถแสดงเป็นสมการได้ดังนี้ [124]

$$\beta(s) \simeq \frac{\beta_0}{1 + (s/\omega_\beta)} \quad (3.14)$$

$$\alpha(s) \simeq \frac{\alpha_0}{1 + (s/\omega_\alpha)} \quad (3.15)$$

โดยที่ β_0 และ α_0 คือค่าการส่งผ่านของแรงดันและกระแสที่ความถี่ต่ำ ส่วนค่า ω_β และ ω_α คือค่าโพลหลัก (Dominant pole) ของฟังก์ชันการส่งผ่านของแรงดันและกระแสตามลำดับ อย่างไรก็ตามค่า $\beta(s)$, $\alpha(s)$, ω_β และ ω_α เหล่านี้จะเป็นเพียงค่าโดยประมาณเท่านั้นเนื่องจากเราได้ละเลยค่าโพลตัวอื่น ๆ ทิ้งไป และค่าต่าง ๆ เหล่านี้จะมีค่าขึ้นกับคุณสมบัติของทรานซิสเตอร์ทุกตัวที่นำมาใช้งาน อาทิเช่น ค่าความต้านทานแฉง และ ค่าความจุไฟฟ้าแฉง เป็นต้น (ในทางอุดมคติค่า β_0 และ α_0 นี้จะมีค่าเท่ากับหนึ่ง และถ้านำเอาวงจรมีทรานซิสเตอร์ไปใช้งานที่ความถี่ต่ำกว่าค่า ω_β และ ω_α มาก ๆ ($s \ll \omega_\beta, \omega_\alpha$) จะทำให้ $\beta(s) = \alpha(s) \cong 1$)

ซึ่งตัวต้านทานแฉง ตัวเก็บประจุแฉง รวมถึงค่าการส่งผ่านแรงดันและกระแสที่ได้กล่าวถึงข้างต้นนั้น (วิธีการหาค่าต่าง ๆ เหล่านี้ได้แสดงไว้ในภาคผนวก ก) ล้วนส่งผลกระทบต่อคุณสมบัติของวงจรมีค่าอิมพีแดนซ์ที่ได้นำเสนอ ดังที่จะได้เห็นในหัวข้อถัดไป

3.4.2 ค่าความผิดพลาดของวงจรมีค่าอิมพีแดนซ์

ในการวิเคราะห์ค่าความผิดพลาดของวงจรมีค่าอิมพีแดนซ์ในรูปที่ 3.5 จะสมมติว่าวงจรมีทรานซิสเตอร์ที่เป็นอุปกรณ์หลักในวงจรมีคุณสมบัติเป็นดังรูปที่ 3.7 โดยได้สมมติให้ R_{y1} , R_{y2} , R_{y3} มีค่าสูงมาก ($\cong \infty$) และ R_x , C_{y1} , C_{y2} , C_{y3} มีค่าต่ำมาก ($\cong 0$) ทั้งนี้เพื่อที่จะได้ลดความยุ่งยากซับซ้อนในการวิเคราะห์วงจรลง

เมื่อทำการวิเคราะห์วงจรที่ความถี่ใช้งานต่ำกว่า ω_β และ ω_α ซึ่งจะทำให้ $\beta(s) \cong \beta_0$ และ $\alpha(s) \cong \alpha_0$ ดังนั้นจะได้เมตริกซ์ของแอดมิตแดนซ์ที่เกิดจากการลัดวงจรเป็น

$$[Y] = \frac{1}{Z_p} \begin{bmatrix} \beta_0 \alpha_{(3)k} & -\alpha_{(3)k} \\ -\beta_0 (1 + \alpha_{(2)k} - \alpha_{(1)}) & 1 + \alpha_{(2)k} - \alpha_{(1)} \end{bmatrix} \quad (3.16)$$

โดยที่ $\alpha_{(1)}$, $\alpha_{(2)}$, $\alpha_{(3)}$ คือค่าการส่งผ่านของกระแสที่ความถี่ต่ำที่ขั้ว Z_1 , Z_2 , Z_3 ตามลำดับ จากสมการ (3.16) จะเห็นว่าค่าอิมพีแดนซ์ที่มองเข้าไปที่พอร์ต 1 (Z_{11}) นั้นมีค่าเท่ากับ

$$Z_{i1} = \frac{Z_p}{\beta_0 \alpha_{0(3)} k} \quad (3.17)$$

ส่วนค่าอิมพีแดนซ์ที่มองเข้าไปที่พอร์ต 2 (Z_{i2}) มีค่าเท่ากับ

$$Z_{i2} = \frac{Z_p}{1 + \alpha_{0(2)} k - \alpha_{0(1)}} \quad (3.18)$$

ซึ่งแสดงให้เห็นว่าค่าอิมพีแดนซ์ที่มองเข้าไปที่พอร์ต 1 และพอร์ต 2 ของวงจรคุณค่าอิมพีแดนซ์ตามรูปที่ 3.5 นั้นจะมีค่าขึ้นกับ β_0 , $\alpha_{0(3)}$ และ $\alpha_{0(1)}$, $\alpha_{0(2)}$ ตามลำดับ จึงมีความเป็นไปได้ที่จะทำให้ค่าอิมพีแดนซ์ที่วัดจากวงจรได้มีค่าผิดพลาดไปจากค่าทางทฤษฎีที่คำนวณได้จากสมการ (3.7) นอกจากนี้ค่าอิมพีแดนซ์ที่มองเข้าไปที่พอร์ต 1 และพอร์ต 2 ตามสมการ (3.17) และ (3.18) นั้นยังมีค่าไม่เท่ากันอีกด้วยจึงอาจส่งผลให้ค่าอิมพีแดนซ์ที่วัดได้มีค่าความผิดพลาดที่แตกต่างกันในกรณีที่น่าเอาวงจรคุณค่าอิมพีแดนซ์ไปใช้งานโดยการสลับขั้วกัน แต่อย่างไรก็ตามค่าความผิดพลาดที่แตกต่างกันนี้จะมีค่าที่ค่อนข้างใกล้เคียงกันเนื่องจากทั้งค่า β_0 , $\alpha_{0(1)}$, $\alpha_{0(2)}$ และ $\alpha_{0(3)}$ นั้นจะมีค่าประมาณหนึ่ง (≈ 1)

3.4.3 ข้อจำกัดทางด้านความถี่ที่ใช้งานของวงจรคุณค่าอิมพีแดนซ์

ในหัวข้อที่ผ่านมาได้แสดงให้เห็นว่าถ้าวงจรสายพานกระแสที่นำมาใช้งานมีคุณสมบัติไม่เป็นอุดมคติเกิดขึ้น ก็จะส่งผลกระทบต่อทำให้ค่าอิมพีแดนซ์ที่วัดได้จากวงจรมีค่าความผิดพลาดเกิดขึ้นดังสมการ (3.17) และ (3.18) ซึ่งค่าความผิดพลาดที่เกิดขึ้นนี้ก็มีสาเหตุหลักมาจากค่าการส่งผ่านของแรงดันและกระแส (β_0 , $\alpha_{0(1)}$, $\alpha_{0(2)}$, $\alpha_{0(3)}$) นั้นเอง และถ้ามองให้ลึกลงไปอีกก็จะพบว่าค่าต่าง ๆ เหล่านี้เป็นสาเหตุที่สำคัญที่ทำให้เกิดข้อจำกัดทางด้านความถี่ที่ใช้งานของวงจรคุณค่าอิมพีแดนซ์ด้วยเช่นกัน โดยจะสังเกตเห็นได้จากการที่ค่าการส่งผ่านของแรงดันและกระแสเหล่านั้นมีค่าขึ้นกับความถี่ตามสมการ (3.14) และ (3.15)

ดังนั้นถ้าพิจารณาค่าอิมพีแดนซ์ที่มองเข้าไปที่พอร์ต 1 (Z_{i1}) ตามสมการ (3.17) โดยที่ค่าการส่งผ่านของแรงดันและกระแสมีค่าขึ้นกับความถี่จะได้

$$\begin{aligned} Z_{i1}(s) &= \frac{Z_p}{\beta(s) \cdot \alpha_{0(3)} \cdot k} \\ &= \frac{Z_p}{\frac{\beta_0}{1 + s/\omega_3} \cdot \frac{\alpha_{0(3)}}{1 + s/\omega_{\alpha(3)}} \cdot k} \end{aligned} \quad (3.19)$$

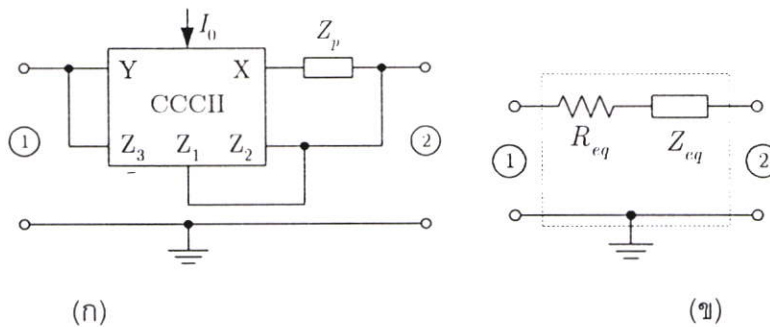
และถ้าพิจารณาค่าอิมพีแดนซ์ที่มองเข้าไปที่พอร์ต 2 (Z_{i2}) ตามสมการ (3.18) จะได้

$$\begin{aligned}
 Z_{i2}(s) &= \frac{Z_p}{1 + \alpha_2(s) \cdot k - \alpha_1(s)} \\
 &= \frac{Z_p}{1 + \frac{\alpha_{0(2)} \cdot k}{1 + s/\omega_{\alpha(2)}} - \frac{\alpha_{0(1)}}{1 + s/\omega_{\alpha(1)}}} \quad (3.20)
 \end{aligned}$$

ซึ่งเมื่อพิจารณาจากสมการ (3.19) และ (3.20) ก็จะทำให้เห็นได้อย่างชัดเจนว่าวงจรคุณค่าอิมพีแดนซ์ที่นำเสนอนี้จะประพฤติตัวเป็นเสมือนตัวอิมพีแดนซ์ได้ในย่านความถี่ใช้งานที่ต่ำกว่าค่า ω_β , $\omega_{\alpha(1)}$, $\omega_{\alpha(2)}$ และ $\omega_{\alpha(3)}$ อย่างไรก็ตามในทางปฏิบัติในย่านความถี่ใช้งานของวงจรจะถูกจำกัดด้วยค่าของ ω_β , $\omega_{\alpha(1)}$, $\omega_{\alpha(2)}$ หรือ $\omega_{\alpha(3)}$ ตัวใดตัวหนึ่งที่มีค่าต่ำที่สุดนั่นเอง

3.4.4 การชดเชยความไม่เป็นอุดมคติของวงจรคุณค่าอิมพีแดนซ์

จากที่ได้กล่าวไปแล้วในบทที่ 2 ว่าในทางปฏิบัติในเราไม่สามารถสร้าง CCII ที่มีคุณสมบัติเป็นอุดมคติได้ ซึ่งค่า $R_x \neq 0$ นี้จะส่งผลกระทบต่อคุณสมบัติของวงจรคุณค่าอิมพีแดนซ์ที่นำเสนอดังนั้นในหัวข้อนี้จึงได้แสดงวิธีการชดเชยผลกระทบที่เกิดกับวงจรคุณค่าอิมพีแดนซ์ โดยเริ่มต้นสมมติว่า CCII ในวงจรตามรูปที่ 3.5 มีคุณสมบัติไม่เป็นอุดมคติโดยมีความต้านทานแฝงเกิดขึ้นที่ขั้ว X เพียงอย่างเดียวเท่านั้น ซึ่งเราสามารถแทน CCII ที่ไม่เป็นอุดมคติดังกล่าวได้ด้วยสัญลักษณ์ของ CCCII ดังแสดงในรูปที่ 3.8(ก)



รูปที่ 3.8 วงจรคุณค่าอิมพีแดนซ์ที่ไม่เป็นอุดมคติ (ก) โครงสร้างของวงจร (ข) วงจรสมมูล

เมื่อทำการวิเคราะห์ห้วงจรในรูปที่ 3.8(ก) จะได้ค่าอิมพีแดนซ์รวม Z_T ของวงจรมีค่าเป็น

$$Z_T = R_{cq} + Z_{cq} \quad (3.21)$$

โดยที่

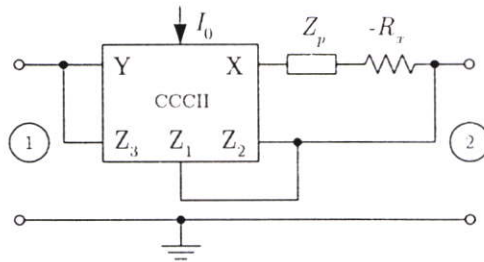
$$R_{cq} = \frac{R_x}{k} = \frac{I_2}{I_1} \cdot R_x \quad \text{และ} \quad Z_{cq} = \frac{Z_p}{k} = \frac{I_2}{I_1} \cdot Z_p \quad (3.22)$$

จากสมการ (3.21) และ (3.22) แสดงให้เห็นว่าวงจรในรูปที่ 3.8(ก) นี้จะประพฤติตัวเป็นเสมือนตัวอิมพีแดนซ์ Z_{cq} ต่ออนุกรมอยู่กับตัวต้านทาน R_{cq} โดยเขียนเป็นวงจรสมมูลได้ดังรูปที่

3.8(ข) ซึ่งในกรณีที่ Z_p เป็นตัวเหนี่ยวนำหรือตัวเก็บประจุ ตัวต้านทาน R_{cq} นี้ก็จะส่งผลทำให้วงจรในรูปที่ 3.8 ประพฤติตัวเป็นตัวเหนี่ยวนำไม่อุดมคติหรือตัวเก็บประจุไม่อุดมคตินั่นเอง

จากการวิเคราะห์ข้างต้นทำให้ทราบถึงสาเหตุที่ทำให้วงจรคุณค่าอิมพีแดนซ์ที่นำเสนอก่อเกิดความไม่เป็นอุดมคติขึ้น โดยสาเหตุหลักที่ทำให้วงจรเกิดความไม่เป็นอุดมคตินั้นเกิดจากตัวต้านทานแฝง R_x ของ CCCII นั้นเอง ดังนั้นถ้าหากเราสามารถกำจัดตัวต้านทานแฝง R_x นี้ให้หมดไปได้ก็จะทำให้ตัวต้านทาน R_{cq} ในวงจรสมมูลรูป 3.8(ข) ถูกกำจัดไปด้วย

จากแนวความคิดในการที่จะกำจัดตัวต้านทานแฝง R_x ของ CCCII ในวงจรคุณค่าอิมพีแดนซ์ดังกล่าวข้างต้นนั้นสามารถทำได้โดยการต่อตัวต้านทานค่าลบ (Negative resistor) อนุกรมกับตัวอิมพีแดนซ์ Z_p ดังแสดงในรูปที่ 3.9 โดยถ้าสมมติว่าตัวต้านทานที่ต่อเพิ่มเติมเข้าไปนี้มีค่าความต้านทานเท่ากับ $-R_x$ ก็จะทำให้ค่าความต้านทานดังกล่าวไปหักล้างกับตัวต้านทานแฝง R_x ของ CCCII พอดี



รูปที่ 3.9 วิธีการชดเชยความไม่เป็นอุดมคติของวงจรคุณค่าอิมพีแดนซ์

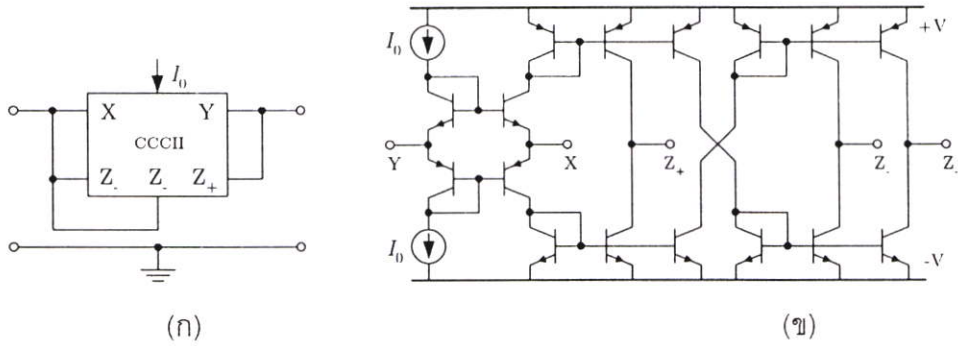
สำหรับตัวต้านทานค่าลบที่มีค่าความต้านทานเท่ากับ $-R_x$ ที่จะนำมาใช้ในการชดเชยความไม่เป็นอุดมคติของวงจรคุณค่าอิมพีแดนซ์ดังกล่าวข้างต้นนั้นสามารถสร้างขึ้นได้โดยอาศัยวงจรตามแรงดันและวงจรสะท้อนกระแสมาประกอบกันเพื่อให้เกิดเป็นวงจรสายพานกระแสที่มีคุณสมบัติเป็น CCCII ดังแสดงในรูปที่ 3.10 โดยที่วงจรสายพานกระแสดังกล่าวนี้มีความสัมพันธ์ระหว่างกระแสและแรงดันที่ขั้วต่าง ๆ เป็นดังสมการ

$$\begin{bmatrix} I_y \\ V_x \\ I_{z+} \\ I_{z-} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 1 & R_x & 0 & 0 \\ 0 & +1 & 0 & 0 \\ 0 & -1 & 0 & 0 \end{bmatrix} \begin{bmatrix} V_y \\ I_x \\ V_{z+} \\ V_{z-} \end{bmatrix} \quad (3.23)$$

โดยเมื่อทำการวิเคราะห์วงจรในรูปที่ 3.10 เพื่อหาเมตริกซ์ของแอดมิตแตนซ์ที่เกิดจากการลัดวงจรโดยสมมติให้วงจรสายพานกระแสนี้มีความสัมพันธ์เป็น CCCII ($R_x = V_T/2I_0$) จะได้

$$[Y] = \frac{1}{R_x} \begin{bmatrix} -1 & 1 \\ 1 & -1 \end{bmatrix} \quad (3.24)$$

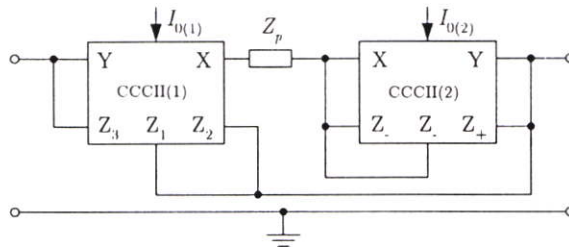
จากสมการ (3.24) แสดงให้เห็นว่าวงจรในรูปที่ 3.10 นี้จะประพฤติตัวเป็นเสมือนตัวต้านทานแบบลอยตัว ที่มีค่าความต้านทานของวงจรเท่ากับ $-R_x$ ตามต้องการ



รูปที่ 3.10 วงจรความต้านทานค่าลบแบบลอยตัว

(ก) สัญลักษณ์ (ข) โครงสร้างของวงจร

ดังนั้นเมื่อนำเอาวงจรความต้านทานค่าลบแบบลอยตัวดังกล่าวมาประกอบตามหลักการในรูปที่ 3.9 จะได้เป็นวงจรคุณค่าอิมพีแดนซ์ที่มีการชดเชยความไม่เป็นอุดมคติดังแสดงในรูปที่ 3.11 โดยเมื่อกำหนดให้กระแสไบแอสของ CCCII ทั้งสองมีค่าเท่ากัน ($I_{0(1)} = I_{0(2)} = I_0$) ก็จะทำให้ค่าความต้านทานของวงจรความต้านทานค่าลบนั้นสามารถหักล้างกับค่าความต้านทานแฝงของ CCCII(1) ให้หมดสิ้นไปได้ จึงทำให้วงจรคุณค่าอิมพีแดนซ์ในรูปที่ 3.11 นี้มีคุณสมบัติเป็นอุดมคติ หรือใกล้เคียงอุดมคติมากยิ่งขึ้น



รูปที่ 3.11 วงจรคุณค่าอิมพีแดนซ์แบบลอยตัวที่ชดเชยความไม่เป็นอุดมคติ

อย่างไรก็ดีวงจรคุณค่าอิมพีแดนซ์ที่ไม่เป็นอุดมคติในรูปที่ 3.8(ก) นั้นสามารถนำไปใช้ให้เกิดประโยชน์ขึ้นได้หากนำไปประยุกต์ใช้งานให้ถูกต้องและเหมาะสม ดังจะเห็นในบทที่ 5 ซึ่งเป็นเรื่องของ การประยุกต์ใช้งานวงจรคุณค่าอิมพีแดนซ์

เป็นที่น่าสังเกตว่าวงจรคุณค่าอิมพีแดนซ์แบบลอยตัวที่นำเสนอไว้ในบทนี้จะต้องอาศัยอุปกรณ์พาสซีฟเข้ามาประกอบเป็นวงจรด้วย ซึ่งในการนำเอาวงจรมานำไปสร้างเป็นวงจรรวม

นั่นหากต้องการให้วงจรมีพื้นที่บนวงจรมนุ้ยที่สุดก็สามารถทำได้โดยการสร้างวงจรสายพาน กระแสไว้ในวงจรมนุ้ยแล้วจึงอาศัยอุปกรณ์พาสซีฟภายนอกมาประกอบแทนการสร้างอุปกรณ์พาสซีฟลงไปในวงจรมนุ้ยโดยตรง

3.5 การจำลองการทำงานของวงจรมนุ้ย

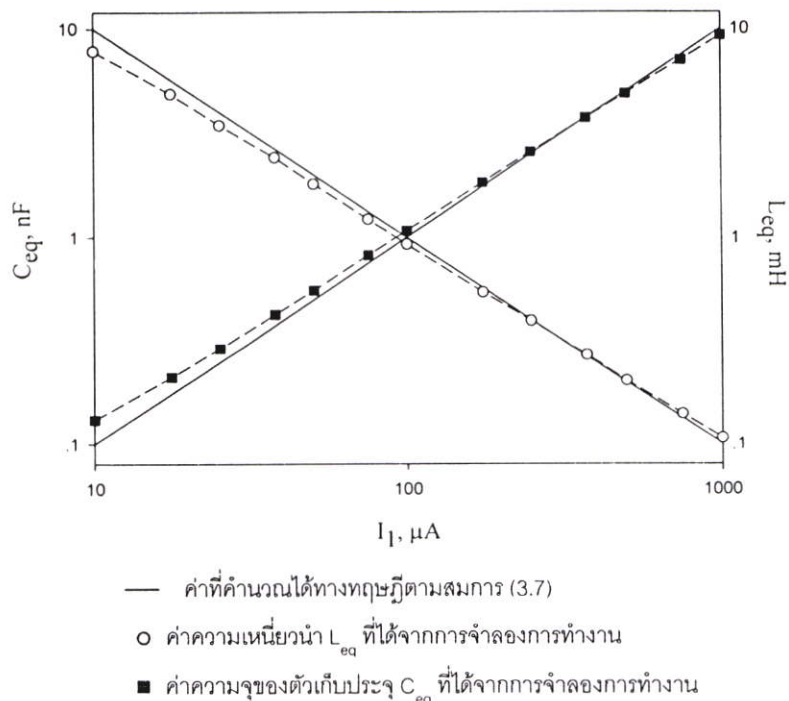
เพื่อตรวจสอบการทำงานของวงจรมนุ้ยค่าอิมพีแดนซ์แบบลนยตัวที่ได้นำเสนอ จึงได้ทำการจำลองการทำงานของวงจรมนุ้ยด้วยโปรแกรม PSPICE ที่อุณหภูมิ 27°C ($V_T \approx 26\text{mV}$) โดยใช้ไฟเลี้ยงเท่ากับ $\pm 2.5\text{V}$ และใช้ทรานซิสเตอร์เบอร์ NR100N และ PR100N [125] ในการสร้างเป็นวงจรมนุ้ยสายพานกระแสตามรูปที่ 3.4(ก)

3.5.1 ผลการจำลองการทำงาน

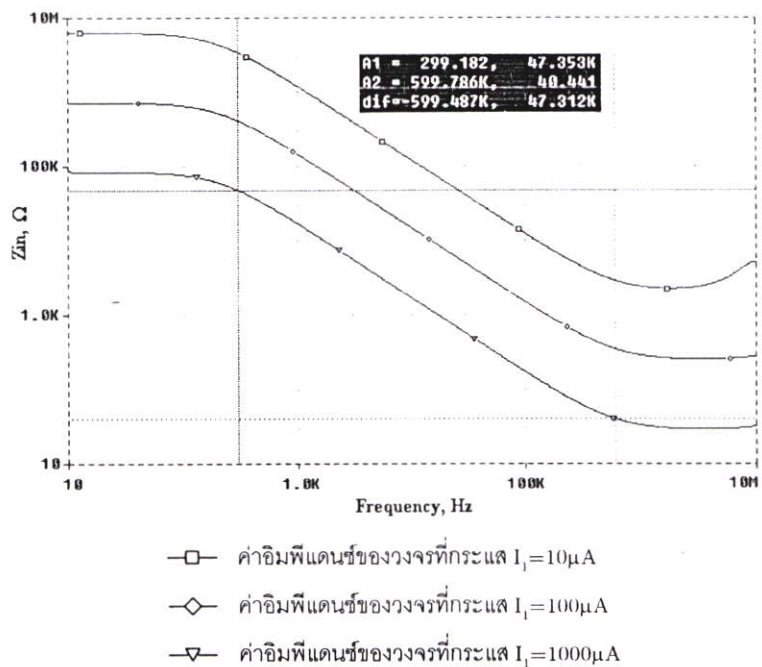
ในการจำลองการทำงานของวงจรมนุ้ยค่าอิมพีแดนซ์ในรูปที่ 3.5 นั้นจะจำลองการทำงานเพื่อดูคุณสมบัติของวงจรมนุ้ยค่าความเหนี่ยวนำและวงจรมนุ้ยค่าความจุไฟฟ้าเท่านั้น และเพื่อความสะดวกในการวัดค่าความเหนี่ยวนำและค่าความจุไฟฟ้าของวงจรมนุ้ยจึงได้ต่อพอร์ต 2 ลมกราวด์ และกำหนดให้กระแส $I_0 = 50\mu\text{A}$, $I_2 = 100\mu\text{A}$ โดยจะสังเกตว่าค่ากระแส I_0 ที่ใช้ในการจำลองการทำงานนี้มีค่าค่อนข้างต่ำก็เนื่องมาจากถ้าใช้ค่ากระแส I_0 ที่มีค่าสูง ๆ นั้นจะทำให้ค่าความต้านทานอินพุตที่ขั้ว Y มีค่าไม่สูงมากพอ ($R_y \approx \beta V_T / 2I_0$ [29]) ซึ่งอาจส่งผลให้วงจรมนุ้ยสายพานกระแสไม่สามารถทำงานได้ตามต้องการ ในวงจรมนุ้ยค่าความเหนี่ยวนำนั้นกำหนดให้ตัวเหนี่ยวนำ $L_p = 1\text{mH}$ ส่วนวงจรมนุ้ยค่าความจุไฟฟ้านั้นกำหนดให้ตัวเก็บประจุ $C_p = 1\text{nF}$

เมื่อทำการจำลองการทำงานโดยการวัดค่าอิมพีแดนซ์ของวงจรมนุ้ยค่าความเหนี่ยวนำและวงจรมนุ้ยค่าความจุไฟฟ้าที่ค่ากระแส I_1 ตั้งแต่ 10 ถึง $1000\mu\text{A}$ แล้วนำมาคำนวณกลับเพื่อหาค่าความเหนี่ยวนำและค่าความจุไฟฟ้า (วิธีการคำนวณหาค่าความเหนี่ยวนำและค่าความจุไฟฟ้าดังกล่าวนี้ได้ถูกแสดงไว้ในภาคผนวก ก) ก็จะได้ผลการจำลองการทำงานดังรูปที่ 3.12 ซึ่งได้แสดงผลการจำลองการทำงานของค่าความเหนี่ยวนำและค่าความจุไฟฟ้าไว้ในรูปเดียวกัน และได้แสดงค่าความเหนี่ยวนำและค่าความจุไฟฟ้าที่คำนวณได้ทางทฤษฎีตามสมการ (3.7) ไว้เพื่อการเปรียบเทียบด้วย

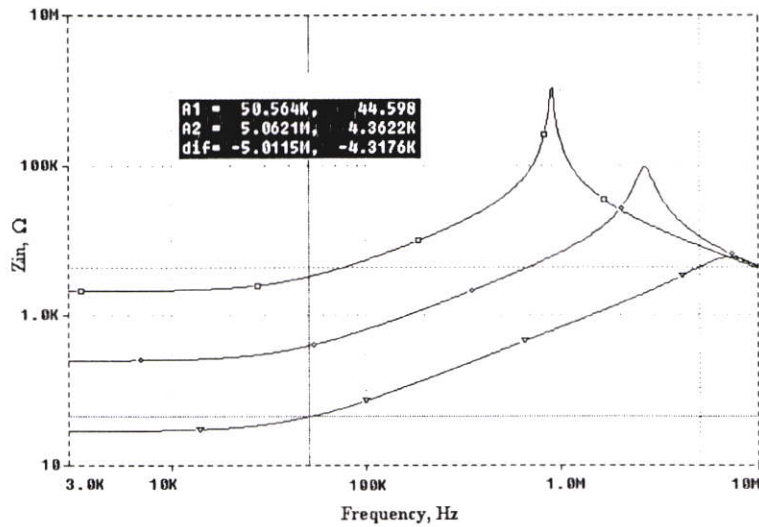
และเพื่อที่จะดูผลตอบสนองทางความถี่ (ย่านความถี่ใช้งาน) ของวงจรมนุ้ยค่าความจุไฟฟ้าและวงจรมนุ้ยค่าความเหนี่ยวนำจึงทำการจำลองการทำงานโดยการวัดค่าอิมพีแดนซ์ของวงจรมนุ้ยทั้งสองที่ค่ากระแส I_1 เท่ากับ 10, 100 และ $1000\mu\text{A}$ จะได้ผลการจำลองการทำงานของวงจรมนุ้ยค่าความจุไฟฟ้าและวงจรมนุ้ยค่าความเหนี่ยวนำเป็นดังแสดงในรูปที่ 3.13 และ 3.14 ตามลำดับ



รูปที่ 3.12 ค่าความเหนี่ยวนำและค่าความจุไฟฟ้าที่แปรตามกระแส I_1



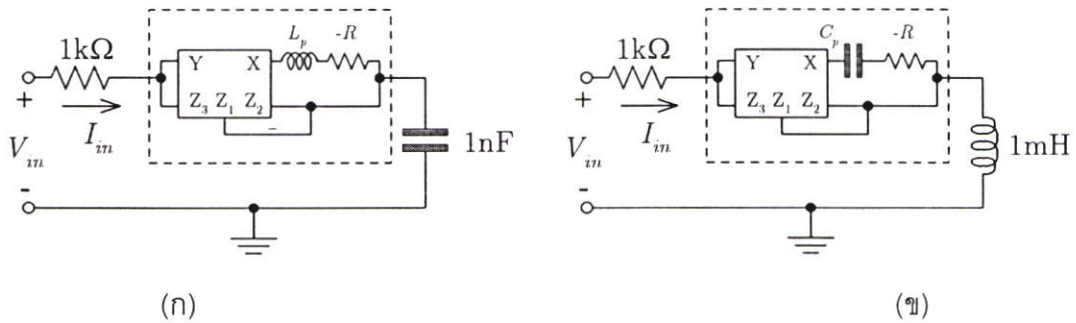
รูปที่ 3.13 ผลตอบสนองทางความถี่ของวงจรคุณค่าความจุไฟฟ้า



- ค่าอิมพีแดนซ์ของวงจรที่กระแส $I_1 = 10\mu\text{A}$
- ◇ ค่าอิมพีแดนซ์ของวงจรที่กระแส $I_1 = 100\mu\text{A}$
- ▽ ค่าอิมพีแดนซ์ของวงจรที่กระแส $I_1 = 1000\mu\text{A}$

รูปที่ 3.14 ผลตอบสนองทางความถี่ของวงจรคูณค่าความเหนี่ยวนำ

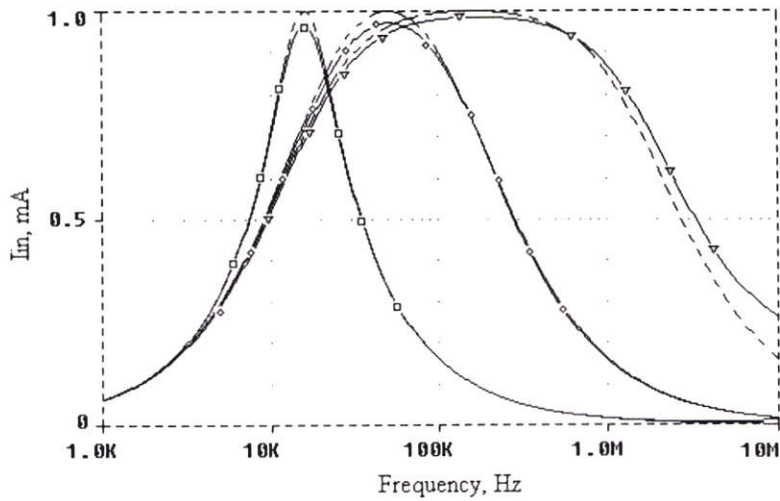
และเพื่อดูความสามารถในการปฏิบัติงานของวงจรคูณค่าอิมพีแดนซ์ที่ประพัตต์ตัวเป็นเสมือนตัวเหนี่ยวนำแบบลอยตัวและตัวเก็บประจุแบบลอยตัว จึงได้ทำการจำลองการทำงานโดยนำเอาวงจรคูณค่าความเหนี่ยวนำและวงจรคูณค่าความจุไฟฟ้าต่อเป็นวงจรรีโซแนนซ์แบบอนุกรม [29, 43] ดังแสดงในรูปที่ 3.15



รูปที่ 3.15 วงจรรีโซแนนซ์แบบอนุกรม

(ก) วงจรที่ใช้ทดสอบวงจรคูณค่าความเหนี่ยวนำ (ข) วงจรที่ใช้ทดสอบวงจรคูณค่าความจุไฟฟ้า

เมื่อทำการจำลองการทำงานของวงจรในรูปที่ 3.15(ก) โดยที่วงจรคูณค่าความเหนี่ยวนำมีข้อกำหนดดังนี้คือ ตัวเหนี่ยวนำ $L_p = 1\text{mH}$, กระแส $I_0 = 50\mu\text{A}$, $I_2 = 100\mu\text{A}$ และได้ใส่ตัวต้านทานที่มีค่าเท่ากับ -290Ω เพื่อชดเชยความไม่เป็นอุดมคติของวงจรคูณค่าอิมพีแดนซ์ตามวิธีการในรูปที่ 3.9 ไว้ด้วย เมื่อทำการปรับค่ากระแส I_1 เป็น 10, 100 และ $1000\mu\text{A}$ แล้วทำการพล็อตค่าของกระแสรีโซแนนซ์ I_{in} จะได้ผลการจำลองการทำงานเป็นดังรูปที่ 3.16

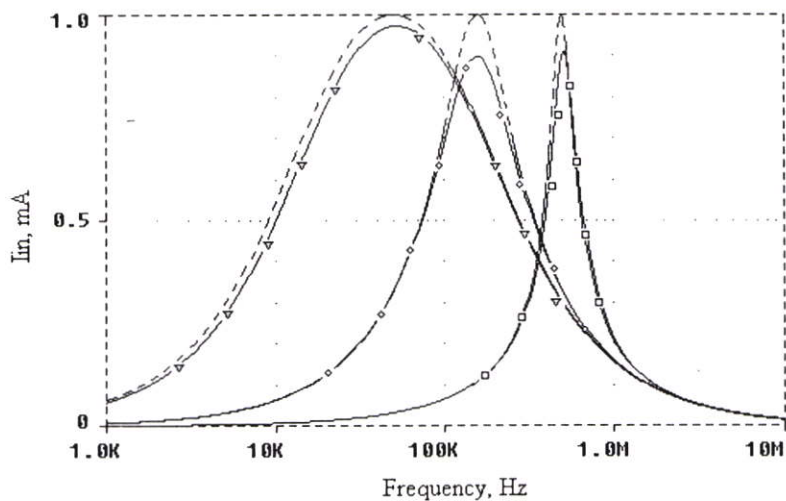


ค่าที่คำนวณได้ทางทฤษฎี ----

ค่าที่ได้จากการจำลองการทำงาน เมื่อ $I_1=10\mu\text{A}$ —□— $I_1=100\mu\text{A}$ —◇— $I_1=1000\mu\text{A}$ —▽—

รูปที่ 3.16 กระแสรีไซเคิล I_{in} ที่ไหลผ่านวงจรมูลค่าความเหนี่ยวนำ

ในทำนองเดียวกันทำการจำลองการทำงานของวงจรรูปที่ 3.15(ข) โดยที่วงจรมูลค่าความจุไฟฟ้ามีข้อกำหนดดังนี้คือ ตัวเก็บประจุ $C_p = 1\text{nF}$, กระแส $I_0 = 50\mu\text{A}$, $I_2 = 100\mu\text{A}$ และใส่ตัวต้านทานที่มีค่าเท่ากับ -205Ω เพื่อชดเชยความไม่เป็นอุดมคติของวงจรถ่าย เมื่อทำการปรับค่ากระแส I_1 เป็น 10, 100 และ $1000\mu\text{A}$ แล้วทำการพล็อตค่าของกระแสรีไซเคิล I_{in} จะได้ผลการจำลองการทำงานเป็นดังรูปที่ 3.17



ค่าที่คำนวณได้ทางทฤษฎี ----

ค่าที่ได้จากการจำลองการทำงาน เมื่อ $I_1=10\mu\text{A}$ —□— $I_1=100\mu\text{A}$ —◇— $I_1=1000\mu\text{A}$ —▽—

รูปที่ 3.17 กระแสรีไซเคิล I_{in} ที่ไหลผ่านวงจรมูลค่าความจุไฟฟ้า

3.5.2 วิจัยรณัผลการจำลองการทำงาน

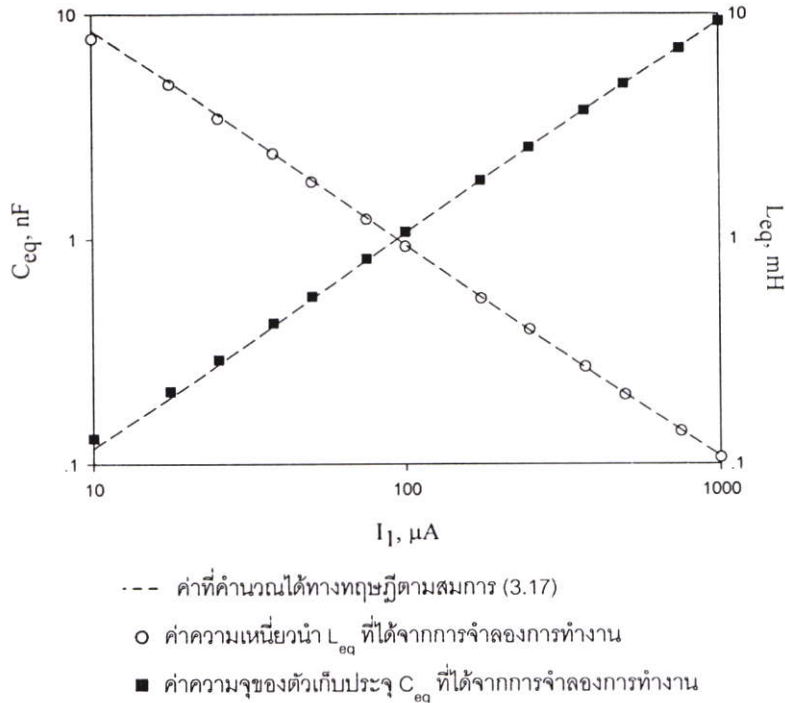
จากผลการจำลองการทำงานของวงจรที่ได้ตามในรูปที่ 3.12 นั้นแสดงให้เห้เห็นว่าค่าความเหน็ยวนำและค่าความจุไฟฟ้านั้นสามารถปรับได้โดยการควบคุมที่ค่ากระแสไฟตรง I_1 อีกทั้งค่าความเหน็ยวนำและค่าความจุไฟฟ้าที่ได้จากการจำลองการทำงานนี้ก็จะมีค่าใกล้เคียงกับค่าทางทฤษฎีที่คำนวณได้จากสมการ (3.7) (หรือ (3.10) และ (3.12)) ด้วย

และจากผลการจำลองการทำงานของวงจรตามรูปที่ 3.16 และ 3.17 ก็แสดงให้เห้เห็นว่ามีการเกิดรีโซแนนซ์ขึ้นตามทฤษฎีวงจรไฟฟ้า และค่าความถี่รีโซแนนซ์ที่ได้จากการจำลองการทำงานของวงจรทั้งสองก็มีค่าใกล้เคียงกับค่าความถี่รีโซแนนซ์ที่ได้จากการคำนวณทางทฤษฎีที่เป็นเส้นประ จึงเป็นสิ่งที่ช่วยยืนยันว่าวงจรคุณค่าความเหน็ยวนำและวงจรคุณค่าความจุไฟฟ้าสามารถประพฤติตัวเป็นเสมือนตัวเหน็ยวนำแบบลอยตัวและตัวเก็บประจุแบบลอยตัวได้จริง

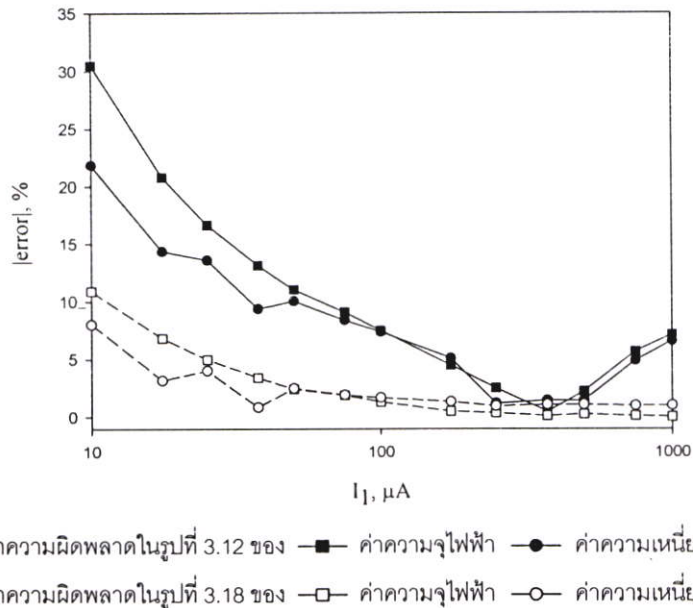
สำหรับค่าความผิดพลาดกันระหว่างค่าที่ได้จากผลการจำลองการทำงานกับค่าที่คำนวณได้ทางทฤษฎีของค่าความเหน็ยวนำที่มีค่าโดยเฉลี่ยประมาณ 4.3% และของค่าความจุไฟฟ้าที่มีค่าโดยเฉลี่ยประมาณ 2.9% นั้น ก็น่าจะเกิดจากค่า β_0 และ $\alpha_{0(3)}$ ของวงจรสายพานกระแสตามสมการ (3.17) เป็นสำคัญ เนื่องจากการจำลองการทำงานนั้นได้ใช้พอร์ต 1 ของวงจรคุณค่าอิมพีแดนซ์เป็นพอร์ตอินพุต

และเพื่อที่จะได้พิสูจน์สมมติฐานดังกล่าวจึงได้นำเอาค่าความเหน็ยวนำและค่าความจุไฟฟ้าที่ได้จากการจำลองการทำงานในรูปที่ 3.12 มาพล็อตกราฟเปรียบเทียบกับค่าความเหน็ยวนำและค่าความจุไฟฟ้าที่ได้จากการคำนวณทางทฤษฎีเมื่อมีค่าความผิดพลาดเกิดขึ้นตามสมการ (3.17) ซึ่งจะได้ผลการเปรียบเทียบเป็นดังแสดงในรูปที่ 3.18 นอกจากนี้ยังได้แสดงค่าความผิดพลาด (error) ที่เกิดจากค่าที่ได้จากการจำลองการทำงานกับค่าทางทฤษฎีตามสมการ (3.7) ของรูปที่ 3.12 เปรียบเทียบกับค่าความผิดพลาดที่เกิดจากค่าที่ได้จากการจำลองการทำงานกับค่าทางทฤษฎีตามสมการ (3.17) ของรูปที่ 3.18 ไว้ในรูปที่ 3.19 อีกด้วย

ซึ่งเมื่อพิจารณาจากผลการจำลองการทำงานตามรูปที่ 3.12 และ 3.18 ก็จะได้เห็นได้อย่างชัดเจนว่าค่าที่ได้จากการจำลองการทำงานนั้นมีแนวโน้มที่ใกล้เคียงกับค่าที่คำนวณได้ทางทฤษฎีเมื่อมีค่าความผิดพลาดเกิดขึ้นตามสมการ (3.17) มากกว่า และเมื่อพิจารณาจากค่าความผิดพลาดตามในรูปที่ 3.19 ก็จะได้เห้เห็นว่าค่าความผิดพลาดที่เกิดจากค่าที่ได้จากการจำลองการทำงานกับค่าที่คำนวณได้ทางทฤษฎีตามสมการ (3.17) นี้มีค่าน้อยกว่าค่าความผิดพลาดที่เกิดจากค่าที่ได้จากการจำลองการทำงานกับค่าที่คำนวณได้ทางทฤษฎีตามสมการ (3.7) อีกด้วย จึงเป็นสิ่งที่ช่วยยืนยันถึงความเป็นไปได้ของสมมติฐานที่ตั้งไว้ข้างต้นได้เป็นอย่างดี



รูปที่ 3.18 ค่าที่ได้จากการจำลองการทำงานเปรียบเทียบกับค่าที่คำนวณได้ตามสมการ (3.17)



รูปที่ 3.19 การเปรียบเทียบค่าความผิดพลาดที่เกิดขึ้นจากรูปที่ 3.12 และ 3.18

อย่างไรก็ตามค่า $\alpha_{0(1)}$ และ $\alpha_{0(2)}$ จากสมการ (3.18) ก็อาจจะมีผลกระทบต่อค่าความผิดพลาดที่เกิดขึ้นในรูปที่ 3.18 ได้อีกด้วย จึงทำให้ค่าที่ได้จากการจำลองการทำงานกับค่าความถี่ที่คำนวณได้ทางทฤษฎีเมื่อมีค่าความผิดพลาดเกิดขึ้นตามสมการ (3.17) นั้นยังคงมีค่าที่คลาดเคลื่อนกันอยู่เล็กน้อย (จึงอาจทำให้ไม่สามารถที่จะทำนายค่าความผิดพลาดที่ได้จากผลการจำลองการทำงานของวงจรด้วยสมการ (3.17) เพียงแค่สมการเดียวเท่านั้น)

ส่วนผลการจำลองการทำงานในรูปที่ 3.13 แสดงให้เห็นถึงย่านความถี่ใช้งานของวงจรคุณค่าความจุไฟฟ้าโดยพิจารณาจากช่วงที่ค่าอิมพีแดนซ์ Z_{in} มีการเปลี่ยนแปลงเท่ากับ -20dB/decade ซึ่งจะได้ย่านความถี่ใช้งานสูงสุดมีค่าประมาณอยู่ในช่วง $300\text{Hz}-600\text{kHz}$ และผลการจำลองการทำงานในรูปที่ 3.14 ก็แสดงให้เห็นถึงย่านความถี่ใช้งานของวงจรคุณค่าความเหนี่ยวนำโดยพิจารณาจากช่วงที่ค่าอิมพีแดนซ์ Z_{in} มีการเปลี่ยนแปลงเท่ากับ $+20\text{dB/decade}$ ซึ่งจะได้ย่านความถี่ใช้งานสูงสุดมีค่าประมาณอยู่ในช่วง $50\text{k}-5\text{MHz}$ อย่างไรก็ตามการที่ย่านความถี่ใช้งานของวงจรทั้งสองมีค่าอยู่ในช่วงดังกล่าวนั้นก็เกิดจากข้อจำกัดของค่าความถี่ ω_β และ $\omega_{\alpha(3)}$ เป็นสำคัญ โดยที่ค่า $\omega_\beta \approx 2.134 \times 10^9 \text{ rad/s}$ และ $\omega_{\alpha(3)} \approx 5.9 \times 10^7 \text{ rad/s}$ (วิธีการหาค่า ω_β และ $\omega_{\alpha(3)}$ ดังกล่าวนี้ได้ถูกแสดงไว้ในภาคผนวก ก) ซึ่งในทางทฤษฎีวงจรคุณค่าความจุไฟฟ้าและวงจรคุณค่าความเหนี่ยวนำนี้จะถูกจำกัดความถี่ใช้งานสูงสุดได้ไม่เกิน 9.39MHz อันเป็นผลมาจากค่า $\omega_{\alpha(3)}$ เป็นสำคัญ (เนื่องจาก $\omega_{\alpha(3)} < \omega_\beta$) นั้นเอง และเนื่องจากวงจรคุณค่าอิมพีแดนซ์ทั้งสองกรณีนี้มีความไม่เป็นอุดมคติเกิดขึ้นโดยเมื่อพิจารณาจากผลการจำลองการทำงานของวงจรที่ได้ในรูปที่ 3.13 แสดงให้เห็นว่าวงจรคุณค่าความจุไฟฟ้าจะมีลักษณะเป็นเสมือนตัวต้านทานต่อขนานอยู่กับตัวเก็บประจุ ส่วนผลการจำลองการทำงานของวงจรที่ได้ในรูปที่ 3.14 ก็แสดงให้เห็นว่าวงจรคุณค่าความเหนี่ยวนำจะมีลักษณะเป็นเสมือนตัวต้านทานต่ออนุกรมอยู่กับตัวเหนี่ยวนำ จึงทำให้เกิดเป็นข้อจำกัดในย่านความถี่ต่ำของวงจรคุณค่าอิมพีแดนซ์ทั้งสองกรณีขึ้น โดยในย่านความถี่ต่ำนั้นวงจรคุณค่าอิมพีแดนซ์ทั้งสองกรณีจะประพฤติตัวเป็นเสมือนตัวต้านทานเพียงอย่างเดียวเท่านั้น

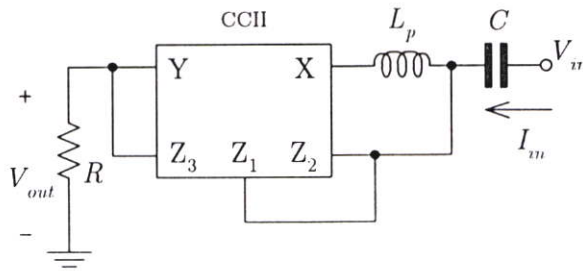
3.6 การทดลองต่อวงจรจริง

เพื่อทดสอบการทำงานในทางปฏิบัติของวงจรคุณค่าอิมพีแดนซ์แบบลอยตัวที่ได้นำเสนอ จึงได้ทำการต่อวงจรโดยได้นำไอซีเบอร์ CA3096 ซึ่งมีทรานซิสเตอร์ทั้งแบบ NPN และ PNP อยู่ภายในไอซีตัวเดียวกัน และใช้ไฟเลี้ยงเท่ากับ $\pm 5\text{V}$ มาสร้างเป็นวงจรสายพานกระแสตามรูปที่ 3.4(ก)

ในการทดสอบการทำงานของวงจรคุณค่าอิมพีแดนซ์นั้นจะทดสอบเพื่อดูคุณสมบัติของวงจรคุณค่าความเหนี่ยวนำและวงจรคุณค่าความจุไฟฟ้าเท่านั้น ซึ่งจะได้ผลการทดลองของวงจรเป็นดังนี้

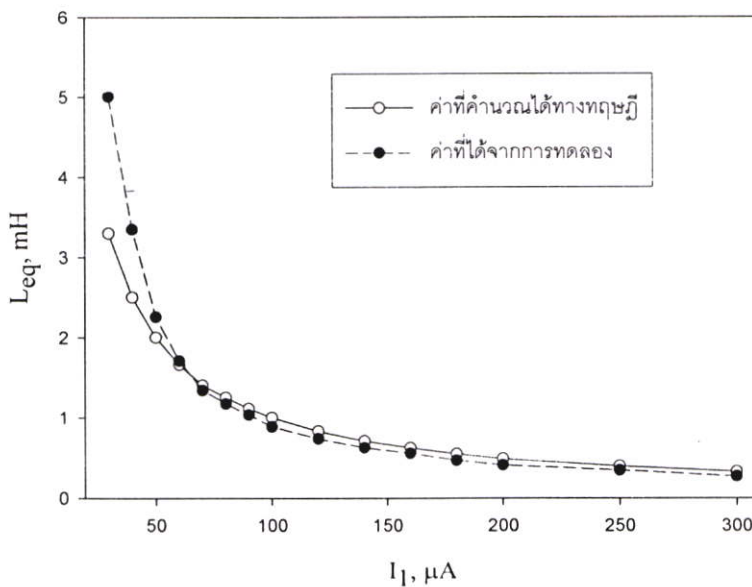
3.6.1 ผลการทดลองของวงจรคุณค่าความเหนี่ยวนำ

ในการทดสอบการทำงานของวงจรคุณค่าความเหนี่ยวนำนั้น ได้นำวงจรคุณค่าความเหนี่ยวนำมาต่อกับตัวต้านทาน R และตัวเก็บประจุ C เป็นวงจรรีไซแนสแบบอนุกรมดังรูปที่



รูปที่ 3.20 วงจรทดสอบการทำงานของวงจรคุณค่าความเหนี่ยวนำ

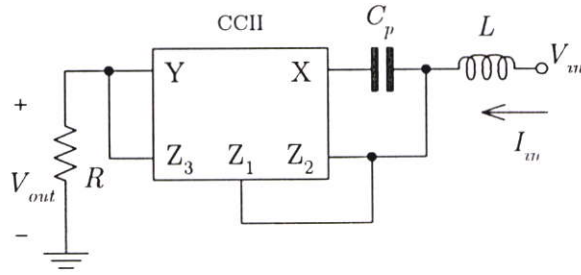
จากวงจรในรูปที่ 3.20 กำหนดให้ตัวต้านทาน R มีค่าเท่ากับ $1\text{k}\Omega$, ตัวเก็บประจุ C มีค่าเท่ากับ 10nF , ตัวเหนี่ยวนำ L_p มีค่าเท่ากับ 1mH , กระแส I_0 และ I_2 มีค่าเท่ากับ $50\mu\text{A}$ และ $100\mu\text{A}$ ตามลำดับ ทำการทดลองโดยมีขั้นตอนดังนี้คือ ทำการปรับกระแส I_1 เริ่มต้นที่ $30\mu\text{A}$ แล้วป้อนสัญญาณอินพุตเป็นสัญญาณไซน์ที่มีขนาดเท่ากับ 100mV_p และทำการปรับค่าความถี่ของสัญญาณอินพุตจนกระทั่งเฟสของสัญญาณเอาต์พุต V_{out} ตรงกับสัญญาณอินพุต V_m ซึ่งจะได้ค่าความถี่ไซแนสที่กระแสไฟตรง $I_1 = 30\mu\text{A}$ จากนั้นทำการเพิ่มกระแส I_1 ไปครั้งละ $10\mu\text{A}$ แล้วทำการทดลองซ้ำเดิมไปจนกระทั่งถึงค่ากระแสไฟตรงที่ $300\mu\text{A}$ ก็จะได้ค่าความถี่ไซแนสที่กระแส I_1 แต่ละค่าออกมา เมื่อนำเอาค่าความถี่ไซแนสแต่ละค่ามาคำนวณกลับเพื่อหาค่าความเหนี่ยวนำจะได้ผลการทดลองเป็นดังรูปที่ 3.21



รูปที่ 3.21 ค่าความเหนี่ยวนำที่แปรตามกระแสไฟตรง I_1

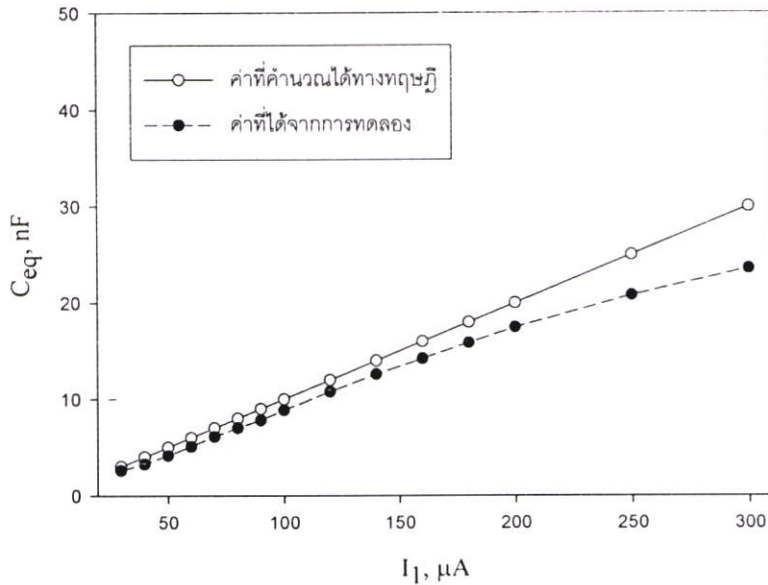
3.6.2 ผลการทดลองของวงจรคุณค่าความจุไฟฟ้า

ในการทดสอบการทำงานของวงจรคุณค่าความจุไฟฟ้านั้น ได้นำวงจรคุณค่าความจุไฟฟ้ามาต่อกับตัวต้านทาน R และตัวเหนี่ยวนำ L เป็นวงจรรีไซแนสแบบอนุกรมดังรูปที่ 3.22



รูปที่ 3.22 วงจรทดสอบการทำงานของวงจรคุณค่าความจุไฟฟ้า

จากวงจรในรูปที่ 3.22 ได้กำหนดใช้ค่าตัวต้านทาน R มีค่าเท่ากับ $1\text{k}\Omega$, ตัวเหนี่ยวนำ L มีค่าเท่ากับ 1mH , ตัวเก็บประจุ C_p มีค่าเท่ากับ 10nF , กระแส I_0 และ I_2 มีค่าเท่ากับ $50\mu\text{A}$ และ $100\mu\text{A}$ ตามลำดับ เมื่อทำการทดลองโดยมีขั้นตอนเช่นเดียวกับที่ได้ใช้ในการทดลองของวงจรคุณค่าความเหนี่ยวนำแล้ว สามารถที่จะหาค่าความจุไฟฟ้าออกมาตามเป็นดังแสดงในรูปที่ 3.23

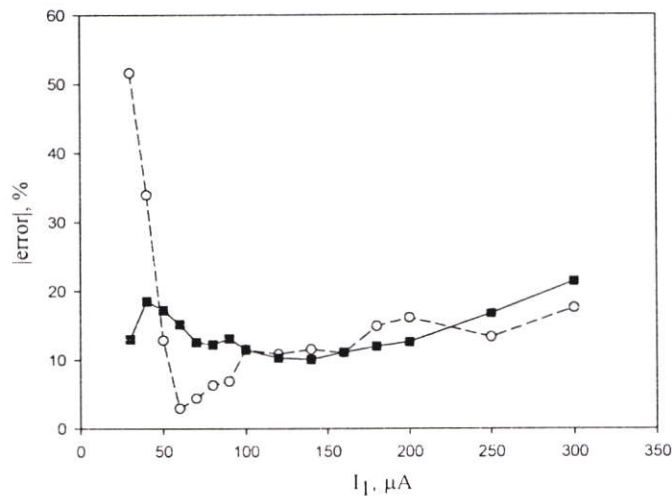


รูปที่ 3.23 ค่าความจุไฟฟ้าที่แปรตามกระแสไฟตรง I_1

3.6.2 วิจัยารณ์ผลการทดลอง

จากผลการทดลองในรูปที่ 3.21 และ 3.23 จะเห็นได้ว่าค่าตัวเหนี่ยวนำและค่าตัวเก็บประจุที่ได้จากวงจรคุณค่าความเหนี่ยวนำและวงจรคุณค่าความจุไฟฟ้านั้น สามารถปรับค่าได้โดยการเปลี่ยนที่ค่ากระแสไฟตรง I_1 ตามหลักการที่ได้นำเสนอ และค่าที่ได้จากการทดลองก็จะแนวโน้มที่เป็นไปในทิศทางเดียวกับค่าทางทฤษฎีที่คำนวณได้จากสมการ (3.10) และ (3.12) ด้วย

ส่วนค่าความผิดพลาดกันระหว่างค่าที่ได้จากการทดลองและค่าที่คำนวณได้ทางทฤษฎีของค่าความเหนี่ยวนำและของค่าความจุไฟฟ้าตามที่ได้แสดงไว้ในรูปที่ 3.24 นั้นก็น่าจะเกิดจากค่า $\alpha_{0(1)}$ และ $\alpha_{0(2)}$ ของวงจรสายพานกระแสตามสมการ (3.18) เป็นสำคัญ เนื่องจากในการทดลองนี้ได้ใช้พอร์ต 2 ของวงจรคุณค่าอิมพีแดนซ์เป็นพอร์ตอินพุต อย่างไรก็ตามค่า β_0 และ $\alpha_{0(3)}$ จากสมการ (3.17) ก็อาจจะมีส่วนกระทบต่อค่าความผิดพลาดที่เกิดขึ้นนี้ได้อีกด้วยจึงอาจทำให้ไม่สามารถที่จะทำนายค่าความผิดพลาดที่ได้จากการทดลองของวงจรทั้งสองด้วยสมการ (3.18) เพียงแค่สมการเดียวเท่านั้น



ค่าความผิดพลาดในรูปที่ 3.21 ของ —■— ค่าความจุไฟฟ้า
 ค่าความผิดพลาดในรูปที่ 3.23 ของ —○— ค่าความเหนี่ยวนำ

รูปที่ 3.24 ค่าความผิดพลาดที่เกิดจากรูปที่ 3.21 และ 3.23

นอกจากนี้ยังได้พบปัญหาบางประการที่เกิดขึ้นกับผลที่ได้จากการทดลองต่อวงจรทางปฏิบัติทำให้ช่วงการทำงาน (Dynamic range) ของวงจรค่อนข้างแคบ โดยจะสังเกตเห็นว่าจากการทดลองในรูปที่ 3.17 และ 3.19 นั้นได้แสดงค่าตัวเหนี่ยวนำและค่าตัวเก็บประจุในช่วงที่กระแส I_1 มีค่าเท่ากับ 30-300 μA ไว้เท่านั้น เหตุผลที่เป็นเช่นนั้นก็เนื่องจากการที่ได้ทำการทดลองแล้วพบว่าเมื่อกำหนดให้กระแส I_1 มีค่าต่ำกว่า 30 μA หรือมากกว่า 300 μA แล้ววงจรคุณค่าอิมพีแดนซ์จะไม่สามารถทำงานได้ สาเหตุความเป็นไปไม่ได้ของเรื่องนี้ก็เพราะเมื่อกำหนดให้ค่ากระแส I_1 มีค่าต่ำ ๆ นั้นจะทำให้กระแสที่ไหลผ่านทรานซิสเตอร์ที่ขั้ว Z_2 และ Z_3 มีค่าน้อยมากจึงส่งผลให้ทรานซิสเตอร์ที่ขั้ว Z_2 และ Z_3 เข้าสู่ภาวะคัตออฟ (Cutoff) และเมื่อกำหนดให้ค่ากระแส I_1 มีค่าสูง ๆ นั้นจะทำให้กระแสที่ไหลผ่านทรานซิสเตอร์ที่ขั้ว Z_2 และ Z_3 มีค่าค่อนข้างมากจึงส่งผลให้ค่าความต้านทานเอาต์พุตที่ขั้ว Z_2 และ Z_3 ($R_{out} \approx V_A/2I_C$ [29]) มีค่าต่ำมากซึ่งทำให้ขั้ว Z_2 และ Z_3 ไม่สามารถทำตัวเป็นแหล่งจ่ายกระแสที่ดีได้ ยิ่งไปกว่านั้น

ในทางปฏิบัตินี้ความไม่เป็นอุดมคติที่เกิดขึ้นที่ขั้ว X นั้นก็เป็นปัญหาอีกประการหนึ่งจึงอาจเป็นสาเหตุที่ช่วยเสริมให้ช่วงการทำงานของวงจรมูลค่าอิมพีแดนซ์นั้นค่อนข้างแคบดังที่กล่าวมาแล้วได้

3.7 สรุป

ในบทนี้ได้กล่าวถึงการออกแบบวงจรมูลค่าอิมพีแดนซ์แบบลอยตัวที่สร้างจากวงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้มาประกอบร่วมกับอุปกรณ์พาสซีฟอีกหนึ่งตัว โดยวงจรดังกล่าวมีข้อดีที่สามารถปรับค่าอิมพีแดนซ์ของวงจรด้วยวิธีทางอิเล็กทรอนิกส์โดยการปรับที่ค่ากระแสไฟตรง I_1 หรือ I_2 ที่อยู่ภายในตัวของวงจรสายพานกระแส นอกจากนี้ยังได้กล่าวถึงวิธีการชดเชยความไม่เป็นอุดมคติของวงจรมูลค่าอิมพีแดนซ์โดยอาศัยตัวต้านทานแบบลบบมาประกอบเพิ่มเติมเข้าไปในวงจรไว้ด้วย จากการตรวจสอบการทำงานของวงจรด้วยการจำลองการทำงานและการต่อวงจรจริงนั้นแสดงให้เห็นว่าวงจรมูลค่าอิมพีแดนซ์ที่นำเสนอสามารถทำงานได้อย่างสอดคล้องกับหลักการทางทฤษฎีด้วยดี

บทที่ 4

วงจรความต้านทานแบบลอยตัว

จากที่ได้กล่าวถึงการนำเอาวงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้มาประยุกต์ใช้ในการออกแบบเป็นวงจรคูณค่าอิมพีแดนซ์แบบลอยตัวที่สามารถปรับค่าอิมพีแดนซ์ของวงจรได้ด้วยวิธีทางอิเล็กทรอนิกส์ไปแล้วในบทที่ 3 นั้น ได้แสดงให้เห็นถึงการนำเอาคุณสมบัติในการปรับค่าอัตราขยายกระแสได้ของวงจรสายพานกระแส นั้นมาประยุกต์ใช้ให้เกิดประโยชน์ได้เป็นอย่างดี สำหรับในบทนี้มีความมุ่งหมายที่จะนำเอาคุณสมบัติดังกล่าวของวงจรสายพานกระแส มาประยุกต์ใช้ให้เกิดประโยชน์ในอีกรูปแบบหนึ่งที่แตกต่างกันไปจากเดิม โดยได้นำเอาวงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้มาใช้ในการออกแบบเป็นวงจรความต้านทานแบบลอยตัว ซึ่งทำให้ได้วงจรความต้านทานที่สามารถให้ค่าความต้านทานของวงจรเป็นค่าบวกหรือค่าลบได้ด้วยการปรับที่ค่าอัตราขยายกระแสของวงจรสายพานกระแส โดยจะได้กล่าวถึงรายละเอียดไว้เป็นลำดับต่อไป

4.1 บทนำ

ดังที่ได้กล่าวไว้แล้วในบทที่ 1 ว่าอุปกรณ์พาสซีฟเป็นอุปกรณ์ที่มีความสำคัญในการนำไปใช้ประกอบเป็นวงจรต่าง ๆ โดยเฉพาะอย่างยิ่งตัวต้านทานซึ่งเป็นอุปกรณ์พื้นฐานที่จะพบเห็นได้ในวงจรอิเล็กทรอนิกส์เกือบทุกวงจร อย่างไรก็ตามในการสร้างตัวต้านทานบนวงจรรวมนั้น จะต้องใช้พื้นที่บนวงจรรวมค่อนข้างมาก จึงทำให้เกิดการวิจัยเกี่ยวกับวงจรที่สามารถใช้ในการเลียนแบบการทำงานของตัวต้านทานขึ้น [12-26, 29] โดยวงจรที่สร้างขึ้นนั้นบางวงจรสามารถให้ค่าความต้านทานเป็นค่าบวก [15-25] ส่วนบางวงจรก็สามารถให้ค่าความต้านทานของวงจรเป็นค่าลบ [12-14, 26, 29] ได้ ซึ่งทั้งวงจรความต้านทานแบบบวกและแบบลบบนนั้นเป็นที่ทราบกันดีว่าเป็นอุปกรณ์ที่มีประโยชน์มากในการนำไปประยุกต์ใช้ในวงจรอิเล็กทรอนิกส์ อาทิเช่น วงจรความต้านทานแบบบวกใช้ในการปรับค่าความถี่ตัดและค่าตัวประกอบแสดงคุณภาพในวงจรกรองความถี่ ส่วนวงจรความต้านทานแบบลบบนนั้นถูกนำไปใช้ในการหักล้างกับความต้านทานแฝงเพื่อทำให้เกิดการออสซิลเลตในวงจรกำเนิดสัญญาณ (วงจรออสซิลเลเตอร์) [27, 28, 63, 64] เป็นต้น

ซึ่งในช่วงเวลาที่ผ่านมาได้มีบทความหลายบทความที่นำเสนอถึงวงจรความต้านทานแบบบวกและแบบลบ โดยวงจรที่ได้ถูกนำเสนอส่วนหนึ่งจะอาศัยเทคนิคในการออกแบบวงจรที่แตกต่างกันไปและวงจรที่ถูกนำเสนอแต่ละวงจรก็จะมีค่าความต้านทานของวงจรเป็นเฉพาะค่าบวกหรือค่าลบได้เพียงอย่างเดียวเท่านั้น [12-14, 18-26, 29] ในขณะที่วงจรที่ถูกนำเสนออีกส่วน

หนึ่งก็จะอาศัยหลักการของวงจรแปลงค่าอิมพีแดนซ์มาช่วยในการออกแบบ [15-17, 54] ซึ่งวงจรความต้านทานที่สร้างขึ้นจากหลักการดังกล่าวนี้มีคุณสมบัติที่น่าสนใจ คือ สามารถที่จะปรับเปลี่ยนค่าความต้านทานของวงจรจากที่มีค่าเป็นบวกให้มีค่าเป็นลบได้โดยอาศัยเพียงการเปลี่ยนตำแหน่งจุดป้อนกลับภายในวงจรเท่านั้น อย่างไรก็ตามการปรับเปลี่ยนค่าความต้านทานของวงจรด้วยวิธีการดังกล่าวจะทำให้โครงประกอบ (Topology) ของวงจรเปลี่ยนแปลงไป ซึ่งอาจทำให้เกิดความสับสนและไม่สะดวกต่อการนำเอาวงจรไปประยุกต์ใช้งานได้

ในวิทยานิพนธ์นี้จึงได้นำเสนอวงจรความต้านทานลอยตัวแบบใหม่ โดยได้นำเอาคุณสมบัติในการปรับค่าอัตราขยายกระแสของวงจรสายพานกระแสมาประยุกต์ใช้ในการปรับค่าความต้านทานของวงจร ซึ่งจะทำให้ค่าความต้านทานของวงจรความต้านทานแบบใหม่นี้มีค่าเป็นบวกหรือลบได้โดยการปรับที่ค่ากระแสไฟตรงในวงจรเท่านั้นจึงทำให้ไม่มีความจำเป็นต้องทำการเปลี่ยนแปลงโครงประกอบใด ๆ ของวงจรเลย โดยในเบื้องต้นจะได้กล่าวถึงหลักการที่ใช้ในการสร้างเป็นวงจรความต้านทานที่มีคุณสมบัติดังกล่าวก่อน จากนั้นจึงได้นำเสนอถึงวงจรความต้านทานแบบลอยตัวที่สร้างขึ้นโดยอาศัยวงจรสายพานกระแสเป็นอุปกรณ์แอกทีฟหลัก นอกจากนี้ยังได้แสดงการวิเคราะห์ข้อจำกัดต่าง ๆ ของวงจรความต้านทานที่นำเสนอ พร้อมผลการจำลองการทำงานและผลการต่อวงจรไว้ด้วย

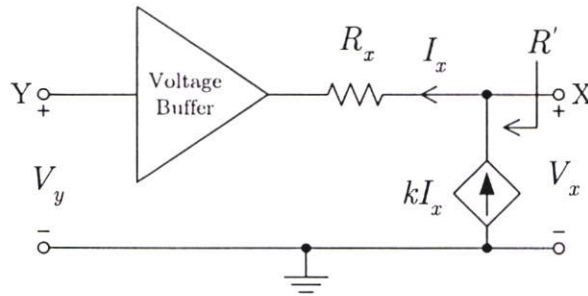
4.2 หลักการของวงจรความต้านทานแบบลอยตัว

หลักการที่ใช้สำหรับสร้างเป็นวงจรความต้านทานแบบลอยตัวแบบใหม่ที่เสนอในวิทยานิพนธ์นี้ก็มีแนวคิดเบื้องต้นในทำนองเดียวกับหลักการที่ใช้ในการสร้างเป็นวงจรคูล์ค่าอิมพีแดนซ์ดังที่ได้กล่าวไว้ในบทที่ 3 นั่นคือเกิดจากการที่ได้ทำการศึกษาบทความในเอกสารอ้างอิง [103] ที่กล่าวถึงหลักการลดค่าความต้านทานอินพุตที่ขั้ว X ของวงจรสายพานกระแส แต่เกิดแนวความคิดในการที่จะดัดแปลงค่าความต้านทานอินพุตในสมการ (3.1) ในรูปแบบที่แตกต่างกัน โดยได้จัดรูปสมการเสียใหม่ให้เป็น

$$R' = \frac{R_x}{1 - k} \quad (4.1)$$

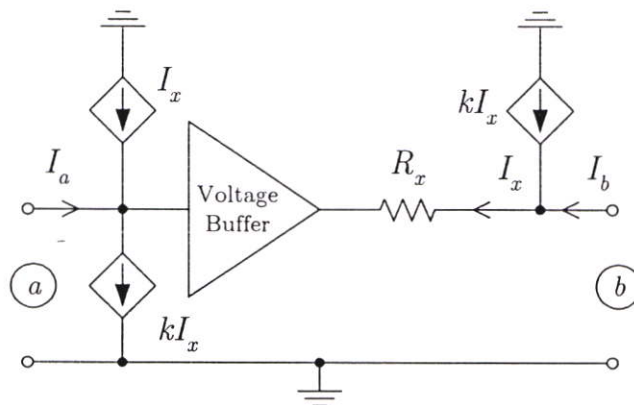
ซึ่งจะเห็นได้ว่าค่าความต้านทานอินพุต R' ในสมการ (4.1) นี้สามารถถูกปรับเปลี่ยนให้มีค่าเป็นบวกหรือเป็นลบได้โดยถ้ากำหนดเงื่อนไขให้ $k < 1$ จะทำให้ R' มีค่าเป็นบวก ในทางกลับกันถ้ากำหนดเงื่อนไขให้ $k > 1$ ก็จะทำให้ค่าความต้านทานอินพุต R' มีค่าเป็นลบได้

และเราสามารถดัดแปลงวงจรในรูปที่ 3.1 เพื่อให้ทำให้ค่าความต้านทานอินพุต R' ที่ได้มีค่าเป็นไปตามสมการ (4.1) นั้นก็สามารถทำได้โดยการกลับทิศทางของแหล่งจ่ายกระแสไม่อิสระ kI_x ของวงจรตามรูปที่ 3.1 ให้เป็นดังแสดงในรูปที่ 4.1 แทน



รูปที่ 4.1 แนวความคิดเบื้องต้นของวงจรความต้านทาน

ดังนั้นถ้าเราเอาแหล่งจ่ายกระแสไม่อิสระที่มีค่าเท่ากับ I_x และ kI_x มาประกอบเพิ่มเติมเข้าไปที่ขั้ว Y ของวงจรในรูปที่ 4.1 ก็จะทำให้เกิดเป็นหลักการที่ใช้สำหรับออกแบบสร้างเป็นวงจรคุณสมบัติแอดมิตแตนซ์แบบลอยตัวที่สามารถให้ค่าความต้านทานของวงจรเป็นบวกหรือลบได้ ดังแสดงในรูปที่ 4.2



รูปที่ 4.2 หลักการสร้างวงจรความต้านทานแบบลอยตัว

เมื่อทำการวิเคราะห์ห้วงจรในรูปที่ 4.2 เพื่อหาเมตริกซ์ของแอดมิตแตนซ์ที่เกิดจากการลัดวงจรจะได้

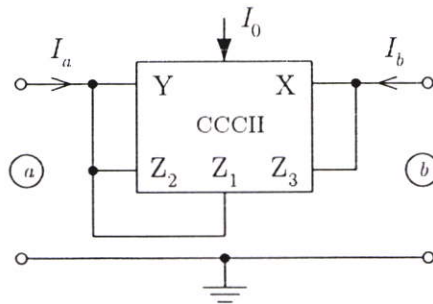
$$[Y] = \frac{1}{R_{cq}} \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} \quad (4.2)$$

โดยที่ $R_{cq} = \frac{R_x}{1-k}$ คือค่าความต้านทานของวงจร

ซึ่งจากสมการ (4.2) แสดงให้เห็นว่าวงจรในรูปที่ 4.2 ประพฤติตัวเป็นเสมือนตัวต้านทานที่ลอยตัวอยู่ระหว่างพอร์ต์ a และ b โดยมีค่าความต้านทาน R_{cq} เท่ากับ $R_x/(1-k)$ ดังนั้นค่าความต้านทาน R_{cq} ของวงจรมันสามารถปรับให้มีค่าเป็นบวกได้โดยการกำหนดให้ค่าอัตราขยายกระแส k ของแหล่งจ่ายไม้อิสระมีค่าน้อยกว่าหนึ่ง ในทำนองกลับกันค่าความต้านทาน R_{cq} ของวงจรมันสามารถปรับให้มีค่าเป็นลบได้โดยการกำหนดให้ค่าอัตราขยายกระแส k ของแหล่งจ่ายไม้อิสระมีค่ามากกว่าหนึ่ง

4.3 วงจรความต้านทานแบบลอยตัว

เป็นที่น่าสังเกตว่าจากหลักการของวงจรความต้านทานแบบลอยตัวในรูปที่ 4.2 นั้นจะมีความคล้ายคลึงกับหลักการของวงจรคูล์ดค่าอิมพีแดนซ์แบบลอยตัวในรูปที่ 3.3 อีกทั้งจำนวนอุปกรณ์ที่ใช้ในการประกอบเป็นหลักการของทั้งสองหลักการนั้นมีจำนวนที่เท่ากันและค่าของอุปกรณ์ก็มีค่าที่เท่ากันอีกด้วย ดังนั้นเราจึงสามารถอาศัยวงจรสายพานกระแสตามรูปที่ 3.4 มาประยุกต์ใช้ในการสร้างเป็นวงจรความต้านทานแบบลอยตัวได้โดยกำหนดให้วงจรสายพานกระแสดังกล่าวมีคุณสมบัติเป็น CCCII ดังแสดงในรูปที่ 4.3



รูปที่ 4.3 วงจรความต้านทานแบบลอยตัว

จากวงจรตามรูปที่ 4.3 จะเห็นได้ว่าวงจรความต้านทานแบบลอยตัวที่นำเสนอจะอาศัยเพียงวงจรสายพานกระแสเพียงแค่ว่าตัวเดียวโดยที่ไม่จำเป็นต้องอาศัยตัวต้านทานพาสซีฟเข้ามาช่วยในการประกอบเป็นวงจรเลย ที่เป็นเช่นนี้ก็เนื่องมาจากวงจรความต้านทานแบบลอยตัวที่นำเสนอได้อาศัยตัวต้านทานแฝง R_x ที่อยู่ภายใน CCCII มาใช้ประโยชน์นั่นเอง

และเมื่อทำการวิเคราะห์วงจรในรูปที่ 4.3 เพื่อหาเมตริกซ์ของแอดมิตแดนซ์ที่เกิดจากการลัดวงจร โดยกำหนดให้วงจรสายพานกระแสนี้มีคุณสมบัติเป็น CCCII จะได้

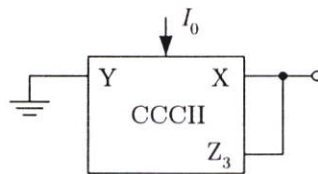
$$[Y] = \frac{1}{R_{cq}} \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} \quad (4.3)$$

โดยที่

$$R_{cq} = \frac{R_x}{1-k} = \frac{V_T}{2I_0} \cdot \frac{1}{1 - (I_1/I_2)} \quad (4.4)$$

จากสมการ (4.4) จะเห็นได้ว่าค่าความต้านทานของวงจรสามารถปรับได้โดยการเปลี่ยนที่ค่ากระแสไบแอส I_0 ของ CCCII อีกทั้งนี้ยังสามารถปรับให้มีค่าเป็นบวกหรือเป็นลบได้ด้วยการเปลี่ยนที่ค่าอัตราขยายกระแสของ CCCII (I_1 หรือ I_2) โดยถ้ากำหนดเงื่อนไขให้ $I_1 < I_2$ จะทำให้ R_{cq} มีค่าเป็นบวก และถ้ากำหนดเงื่อนไขให้ $I_1 > I_2$ ก็จะทำให้ R_{cq} มีค่าเป็นลบ

และถ้ามีความต้องการใช้งานเฉพาะตัวต้านทานที่มีขาข้างหนึ่งต่อกับกราวด์เพียงอย่างเดียว เราก็สามารถนำเอาวงจรในรูปที่ 4.3 มาดัดแปลงให้ใช้งานเป็นวงจรความต้านทานแบบต่อกราวด์ได้ดังแสดงในรูปที่ 4.4 ซึ่งวงจรที่ได้ก็จะมีการใช้จำนวนขั้ว Z ลดลงส่งผลให้โครงสร้างของ CCCII ที่นำมาประกอบเป็นวงจรใช้จำนวนทรานซิสเตอร์น้อยลงตามไปด้วย โดยโครงสร้างของ CCCII ดังกล่าวนี้อีกจะมีโครงสร้างเหมือนกับวงจรในรูปที่ 3.6(ข) ดังที่ได้กล่าวไปแล้วในบทที่ 3 อีกด้วย ส่วนค่าความต้านทานของวงจรที่ได้นี้ก็ยังคงมีค่าเป็นไปตามสมการ (4.4) เช่นเดิม



รูปที่ 4.4 วงจรความต้านทานแบบต่อกราวด์

อย่างไรก็ตามจากที่ได้กล่าวไว้ในบทที่ 3 แล้วว่าในทางปฏิบัติวงจรสายพานกระแสที่มีโครงสร้างของวงจรตามรูปที่ 3.4 นั้นจะมีความไม่เป็นอุดมคติเกิดขึ้น ซึ่งความไม่เป็นอุดมคติของวงจรสายพานกระแสดังกล่าวก็จะส่งผลให้วงจรความต้านทานที่นำเสนอมีข้อจำกัดในใช้งานเกิดขึ้นในทำนองเดียวกันกับกรณีของวงจรคูณค่าอิมพีแดนซ์ ดังที่จะได้แสดงให้เห็นไว้ในหัวข้อถัดไป

4.4 การวิเคราะห์ข้อจำกัดต่าง ๆ ของวงจรความต้านทาน

ในหัวข้อนี้จะกล่าวถึงการวิเคราะห์ข้อจำกัดต่าง ๆ ของวงจรความต้านทานที่ได้นำเสนอไว้ในวิทยานิพนธ์นี้ รวมทั้งยังได้แสดงการชดเชยข้อจำกัดบางประการที่สามารถกระทำได้ไว้ด้วย

4.4.1 ค่าความผิดพลาดของวงจรความต้านทาน

ในการวิเคราะห์ค่าความผิดพลาดของวงจรความต้านทานในรูปที่ 4.3 ก็จะสามารถพิจารณาว่าวงจรสายพานกระแสที่เป็นอุปกรณ์หลักในวงจรมีคุณสมบัติเป็นดังรูปที่ 3.7 และได้อาศัยเงื่อนไขในการทำงานเดียวกับการวิเคราะห์ค่าความผิดพลาดของวงจรคูล์ดอิมพีแดนซ์ โดยสมมติว่า $R_y, R_{z1}, R_{z2}, R_{z3}$ มีค่าสูงมาก ($\cong \infty$) และ $C_y, C_{z1}, C_{z2}, C_{z3}$ มีค่าต่ำมาก ($\cong 0$)

เมื่อทำการวิเคราะห์วงจรที่ความถี่ใช้งานต่ำกว่า ω_β และ ω_α ซึ่งจะทำให้ $\beta(s) \cong \beta_0$ และ $\alpha(s) \cong \alpha_0$ ดังนั้นจะได้เมตริกซ์ของแอดมิตแดนซ์ที่เกิดจากการลัดวงจรเป็น

$$[Y] = \frac{1}{R_x} \begin{bmatrix} \beta_0 (\alpha_{0(1)} - \alpha_{0(2)}k) & -(\alpha_{0(1)} - \alpha_{0(2)}k) \\ -\beta_0 (1 - \alpha_{0(3)}k) & 1 - \alpha_{0(3)}k \end{bmatrix} \quad (4.5)$$

โดยที่ $\alpha_{0(1)}, \alpha_{0(2)}, \alpha_{0(3)}$ คือค่าการส่งผ่านของกระแสที่ความถี่ต่ำที่ขั้ว Z_1, Z_2, Z_3 ตามลำดับ จากสมการ (4.5) จะเห็นว่าค่าความต้านทานที่มองเข้าไปที่พอร์ต a (R_a) นั้นมีค่าเท่ากับ

$$R_a = \frac{R_x}{\beta_0 (\alpha_{0(1)} - \alpha_{0(2)} \cdot k)} \quad (4.6)$$

ส่วนค่าความต้านทานที่มองเข้าไปที่พอร์ต b (R_b) มีค่าเท่ากับ

$$R_b = \frac{R_x}{1 - \alpha_{0(3)} \cdot k} \quad (4.7)$$

ซึ่งแสดงให้เห็นว่าค่าความต้านทานที่มองเข้าไปที่พอร์ต a และพอร์ต b ของวงจรความต้านทานตามรูปที่ 4.3 นั้นจะมีค่าขึ้นกับ $\beta_0, \alpha_{0(1)}, \alpha_{0(2)}$ และ $\alpha_{0(3)}$ ตามลำดับ จึงมีความเป็นไปได้ที่จะทำให้ค่าความต้านทานที่วัดได้จากวงจรมีค่าผิดพลาดไปจากค่าทางทฤษฎีที่คำนวณได้จากสมการ (4.4) อีกทั้งค่าความต้านทานที่มองเข้าไปที่พอร์ต a และพอร์ต b ตามสมการ (4.6) และ (4.7) นี้ยังมีค่าไม่เท่ากันอีกด้วยจึงอาจส่งผลให้ค่าความต้านทานที่วัดได้มีค่าความผิดพลาดที่แตกต่างกันในกรณีที่น่าเอาวงจรความต้านทานไปใช้งานโดยการสลับขั้วกัน แต่อย่างไรก็ตามค่า

ความผิดพลาดที่แตกต่างกันนี้ก็จะมีความที่ค่อนข้างใกล้เคียงกันเนื่องจากทั้งค่า β_0 , $\alpha_{0(1)}$, $\alpha_{0(2)}$ และ $\alpha_{0(3)}$ นั้นจะมีค่าประมาณหนึ่ง (≈ 1)

4.4.2 ข้อจำกัดทางด้านความถี่ที่ใช้งานของวงจรความต้านทาน

จากที่ได้กล่าวไว้แล้วในบทที่ 3 ว่าค่าการส่งผ่านของแรงดันและกระแส (β และ α) ของวงจรสายพานกระแสตามรูปที่ 3.7 นั้นมีค่าขึ้นกับความถี่

ดังนั้นถ้าพิจารณาค่าความต้านทานที่มองเข้าไปที่พอร์ต a (R_a) ตามสมการ (4.6) โดยที่ค่าการส่งผ่านของแรงดันและกระแสมีค่าขึ้นกับความถี่ตามสมการ (3.14) และ (3.15) จะได้

$$\begin{aligned} R_a(s) &= \frac{R_x}{\beta(s) \cdot [\alpha_1(s) - \alpha_2(s) \cdot k]} \\ &= \frac{R_x}{\frac{\beta_0}{1 + s/\omega_\beta} \cdot \left[\frac{\alpha_{0(1)}}{1 + s/\omega_{\alpha(1)}} - \frac{\alpha_{0(2)} \cdot k}{1 + s/\omega_{\alpha(2)}} \right]} \end{aligned} \quad (4.8)$$

และถ้าพิจารณาค่าความต้านทานที่มองเข้าไปที่พอร์ต b (R_b) ตามสมการ (4.7) จะได้

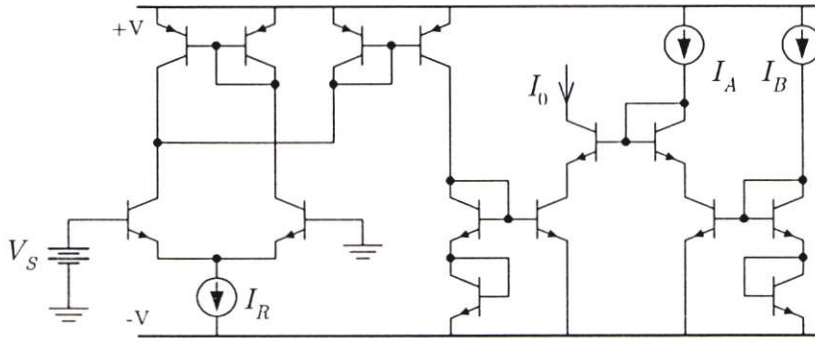
$$\begin{aligned} R_b(s) &= \frac{R_x}{1 - \alpha_3(s) \cdot k} \\ &= \frac{R_x}{1 - \frac{\alpha_{0(3)} \cdot k}{1 + s/\omega_{\alpha(3)}}} \end{aligned} \quad (4.9)$$

จากสมการ (4.8) และ (4.9) ก็แสดงให้เห็นได้อย่างชัดเจนว่าวงจรตามรูปที่ 4.3 จะประพฤติตัวเป็นเสมือนตัวต้านทานได้ในย่านความถี่ใช้งานที่ต่ำกว่าค่า ω_β , $\omega_{\alpha(1)}$, $\omega_{\alpha(2)}$ และ $\omega_{\alpha(3)}$

4.4.3 การชดเชยอิทธิพลของอุณหภูมิ

เมื่อพิจารณาให้ลึกลงไปเกี่ยวกับวงจรความต้านทานที่ได้นำเสนอไปแล้วนั้น จะสังเกตเห็นว่าค่าความต้านทานในสมการ (4.4) นั้นจะมีค่าแปรผันตามอุณหภูมิอันเกิดเนื่องมาจากแรงดันเชิงอุณหภูมิ V_T ที่เป็นตัวแปรติดอยู่ในสมการดังกล่าว แต่อย่างไรก็ตามจะสังเกตเห็นได้ว่าค่าความต้านทานในสมการ (4.4) นั้นก็จะมีค่าแปรผันผกผันกับกระแสไบแอส I_0 ด้วย ดังนั้นถ้าหากเราสามารถทำให้ค่ากระแสไบแอส I_0 มีค่าขึ้นกับแรงดันเชิงอุณหภูมิ V_T ได้ก็จะทำให้อิทธิพลของอุณหภูมิที่มีผลต่อวงจรความต้านทานแบบลอยตัวถูกกำจัดให้หมดสิ้นไปได้

สำหรับแหล่งจ่ายกระแสตรงที่มีค่าขึ้นกับอุณหภูมิ (Current source proportional to absolute temperature: PTAT) นั้น ที่ผ่านมาได้มีการนำเสนอวงจรไว้หลายรูปแบบ [126-132] อย่างไรก็ตามในวิทยานิพนธ์นี้จะได้แสดงวิธีการชดเชยอิทธิพลของอุณหภูมิโดยอาศัยวงจร PTAT ในบทความ [131] ดังแสดงในรูปที่ 4.5 มาใช้ประกอบเป็นตัวอย่าง



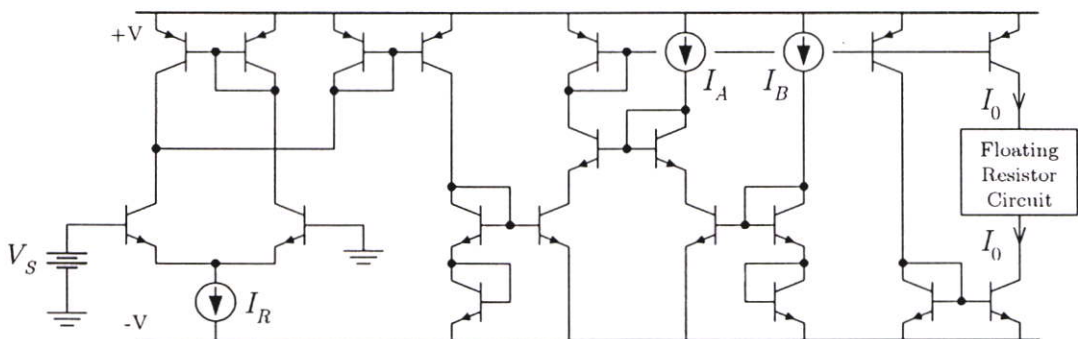
รูปที่ 4.5 วงจร PTAT ในบทความ [131]

จากวงจร PTAT ในรูปที่ 4.5 ค่ากระแสเอาต์พุต I_0 มีค่าเท่ากับ

$$I_0 = \frac{2I_A I_B V_T}{I_R V_S} \quad (4.10)$$

ดังนั้นเมื่อนำเอากระแสเอาต์พุต I_0 จากวงจร PTAT นี้ไปแทนที่กระแสไบแอส I_0 ในวงจรความต้านทานดังแสดงในรูปที่ 4.6 โดยเมื่อกำหนดให้ $I_A = I_B = I_R = I$ ก็จะทำให้ค่าความต้านทาน R_{cq} ของวงจรความต้านทานมีค่าเป็น

$$R_{cq} = \frac{V_S}{I} \cdot \frac{1}{1 - (I_1/I_2)} \quad (4.11)$$



รูปที่ 4.6 การชดเชยอุณหภูมิของวงจรความต้านทานโดยใช้วงจร PTAT ในบทความ [131]

เมื่อพิจารณาจากสมการ (4.11) จะเห็นได้ว่าอิทธิพลของอุณหภูมิอันเกิดจากแรงดันเชิงอุณหภูมิ V_T นั้นสามารถถูกขจัดให้หมดสิ้นไปได้ ส่วนค่าความต้านทานของวงจรถูกยังคงสามารถปรับให้มีค่าเป็นบวกหรือลบได้ด้วยวิธีทางอิเล็กทรอนิกส์เช่นเดิมจึงไม่ส่งผลกระทบต่อคุณสมบัติเด่นของวงจรความต้านทานที่ได้นำเสนอไปแล้ว

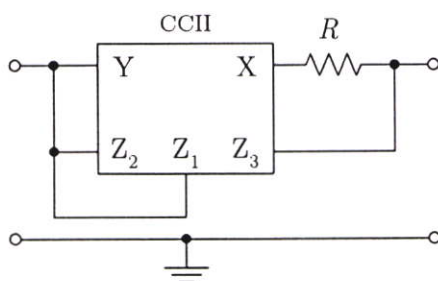
4.4.4 การเพิ่มย่านการทำงานที่เป็นเชิงเส้น

ดังที่ได้กล่าวไปแล้วในบทที่ 2 ว่าค่าความต้านทานแฝง R_x ของวงจร CCCII นั้นมีค่าเป็นไปตามสมการ (2.14) โดยที่สมการดังกล่าวจะเป็นจริงได้ก็ต่อเมื่อมีการกำหนดเงื่อนไขให้ $V_x \ll V_T$ (หรือ $I_x \ll 2I_0$) ซึ่งเงื่อนไขดังกล่าวนี้เป็นข้อจำกัดที่ทำให้ย่านการทำงานที่เป็นเชิงเส้น (Linearity range) ของวงจรความต้านทานที่สร้างจาก CCCII มีค่าที่ค่อนข้างแคบจึงทำให้วงจรความต้านทานทำงานได้ที่สัญญาณระดับต่ำ (Small-signal) เท่านั้น

ดังนั้นการที่จะเพิ่มย่านการทำงานที่เป็นเชิงเส้นของวงจรถูกจำเป็นต้องหลีกเลี่ยงการอาศัยประโยชน์จากการใช้ตัวต้านทานแฝง R_x โดยการเพิ่มกระแสไบแอส I_0 ให้วงจรสายพานกระแสในรูปที่ 3.4(n) มีคุณสมบัติเข้าใกล้ CCII ในทางอุดมคติ และเพิ่มตัวต้านทานพาสซีฟเข้าไปที่ขั้ว X ดังแสดงในรูปที่ 4.7 ก็จะทำให้วงจรความต้านทานแบบลอยตัวมีย่านการทำงานที่กว้างขึ้นได้ โดยที่ค่าความต้านทานของวงจรถูกได้ก็จะมีค่าเป็น

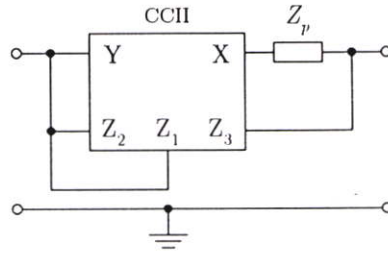
$$R_{cq} = \frac{R}{1 - (I_1/I_2)} \quad (4.12)$$

จากสมการ (4.12) จะเห็นได้ว่าค่าความต้านทานของวงจรถูกจะมีค่าขึ้นกับตัวต้านทานพาสซีฟ R ซึ่งเป็นอุปกรณ์เชิงเส้น และไม่ถูกจำกัดด้วยเงื่อนไขการทำงานที่สัญญาณระดับต่ำอีกต่อไปจึงทำให้วงจรความต้านทานนี้มีย่านการทำงานที่เป็นเชิงเส้นกว้าง อีกทั้งค่าความต้านทานของวงจรถูกยังคงสามารถปรับได้ด้วยวิธีทางอิเล็กทรอนิกส์เช่นเดิมโดยการปรับที่ค่ากระแสไฟตรง I_1 หรือ I_2 แทนการปรับที่ค่ากระแสไบแอส I_0



รูปที่ 4.7 วงจรความต้านทานแบบลอยตัวที่มีความเป็นเชิงเส้นสูง

และเป็นที่น่าสนใจอีกว่าถ้าแทนที่ตัวต้านทาน R ในวงจรรูปที่ 4.7 ด้วยตัวอิมพีแดนซ์ (ตัวเหนี่ยวนำหรือตัวเก็บประจุ) ดังรูปที่ 4.8 ก็จะทำให้วงจรดังกล่าวสามารถประพฤติตัวเป็นวงจรคุณค่าความเหนี่ยวนำหรือวงจรถูกคุณค่าความจุไฟฟ้าได้ โดยวงจรถูกกล่าวจะมีคุณสมบัติพิเศษคือสามารถปรับค่าความเหนี่ยวนำหรือค่าความจุไฟฟ้าของวงจรให้มีค่าเป็นบวกหรือลบได้ ซึ่งวงจรที่ให้ค่าความเหนี่ยวนำหรือค่าความจุไฟฟ้าที่เป็นลบนี้สามารถที่จะนำไปใช้ประโยชน์ในการชดเชยค่าความเหนี่ยวนำหรือค่าความจุไฟฟ้าแฝงในวงจรต่าง ๆ ได้นั่นเอง [50, 56, 60]



รูปที่ 4.8 วงจรคุณค่าอิมพีแดนซ์ที่ปรับค่าอิมพีแดนซ์ให้เป็นบวกหรือลบได้

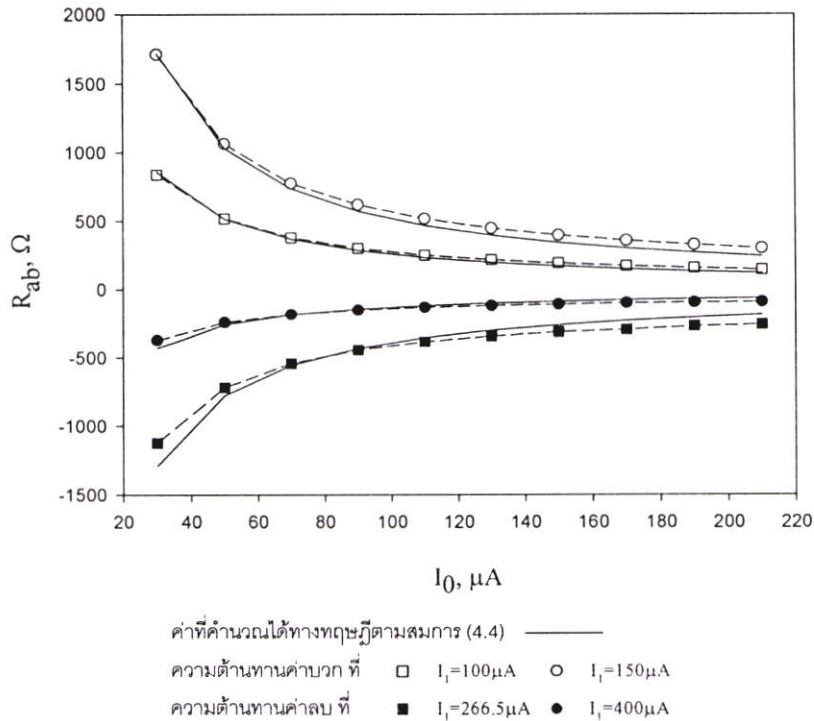
4.5 การจำลองการทำงานของวงจร

เพื่อตรวจสอบการทำงานของวงจรความต้านทานแบบลอยตัวที่ได้นำเสนอ จึงได้ทำการจำลองการทำงานของวงจรด้วยโปรแกรม PSPICE ที่อุณหภูมิ 27°C ($V_T \approx 26\text{mV}$) โดยใช้ไฟเลี้ยงเท่ากับ $\pm 2.5\text{V}$ และใช้ทรานซิสเตอร์เบอร์ NR100N และ PR100N ในการสร้างเป็นวงจรสายพานกระแสตามรูปที่ 3.4(ก)

4.5.1 ผลการจำลองการทำงาน

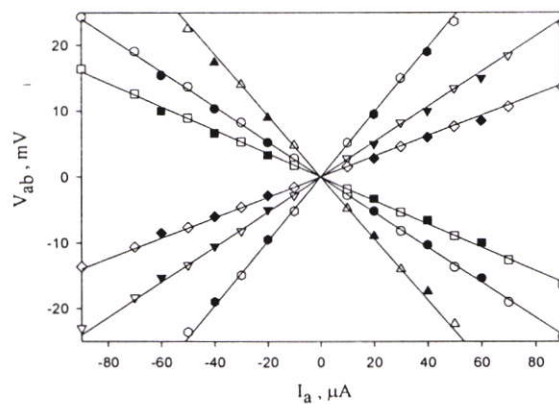
ในการจำลองการทำงานของวงจรความต้านทานในรูปที่ 4.3 นั้น เพื่อความสะดวกในการวัดค่าความต้านทานของวงจรจึงได้ทำการต่อพอร์ต b ลงกราวด์ ในขณะที่พอร์ต a ต่อเข้ากับแหล่งจ่ายกระแสอินพุตที่เป็นสัญญาณไซน์มีขนาดเท่ากับ $10\mu\text{A}$ ที่ความถี่เท่ากับ 1kHz และกำหนดให้กระแส I_2 เท่ากับ $200\mu\text{A}$ เมื่อจำลองการทำงานโดยให้ I_1 เท่ากับ 100 และ $150\mu\text{A}$ แล้วปรับค่ากระแสไบแอส I_0 ตั้งแต่ 30 ถึง $210\mu\text{A}$ วงจรตามรูปที่ 4.3 จะให้ค่าความต้านทานเป็นบวก และเมื่อจำลองการทำงานโดยให้ I_1 เท่ากับ 266.5 และ $400\mu\text{A}$ แล้วปรับค่ากระแสไบแอส I_0 ตั้งแต่ 30 ถึง $210\mu\text{A}$ วงจรตามรูปที่ 4.3 จะให้ค่าความต้านทานเป็นลบ

เมื่อนำเอาค่าความต้านทานค่าบวกและค่าลบที่ค่า I_0 และ I_1 ต่าง ๆ มาพล็อตเป็นกราฟรวมลงในรูปเดียวกันจะได้ผลการจำลองการทำงานเป็นดังรูปที่ 4.9 โดยได้แสดงค่าความต้านทานของวงจรที่ได้จากการจำลองการทำงานเปรียบเทียบกับค่าทางทฤษฎีที่คำนวณตามสมการ (4.4) ที่เป็นเส้นทึบ



รูปที่ 4.9 ค่าความต้านทานของวงจรที่แปรตามกระแสไบโอสแตต I_0

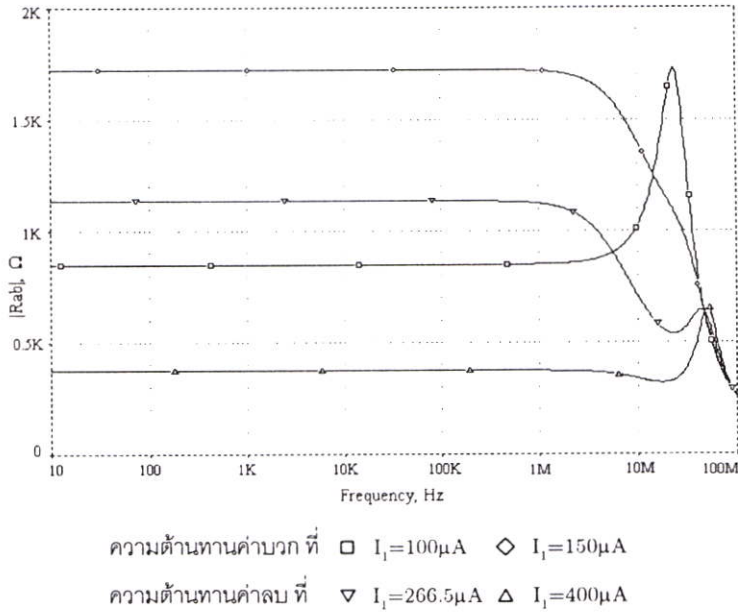
และเมื่อกำหนดให้ค่ากระแส I_0 , I_1 และ I_2 มีค่าต่าง ๆ กัน แล้วทำการพล็อตความสัมพันธ์ระหว่างค่ากระแสที่ไหลผ่านวงจรความต้านทาน I_a และค่าแรงดันที่ตกคร่อมวงจรความต้านทาน V_{ab} จะได้ผลการจำลองการทำงานเป็นดังรูปที่ 4.10



ค่าที่คำนวณได้ทางทฤษฎีตามสมการ (4.4) ————
 ผลการจำลองการทำงาน ที่ $I_0=50\mu\text{A}$: ○ $I_1=100\mu\text{A}, I_2=200\mu\text{A}$ ● $I_1=400\mu\text{A}, I_2=800\mu\text{A}$
 ผลการจำลองการทำงาน ที่ $I_0=100\mu\text{A}$: ▽ $I_1=100\mu\text{A}, I_2=200\mu\text{A}$ ▼ $I_1=400\mu\text{A}, I_2=800\mu\text{A}$
 ผลการจำลองการทำงาน ที่ $I_0=200\mu\text{A}$: ◇ $I_1=100\mu\text{A}, I_2=200\mu\text{A}$ ◆ $I_1=400\mu\text{A}, I_2=800\mu\text{A}$
 ผลการจำลองการทำงาน ที่ $I_0=50\mu\text{A}$: △ $I_1=300\mu\text{A}, I_2=200\mu\text{A}$ ▲ $I_1=400\mu\text{A}, I_2=266.5\mu\text{A}$
 ผลการจำลองการทำงาน ที่ $I_0=100\mu\text{A}$: ○ $I_1=300\mu\text{A}, I_2=200\mu\text{A}$ ● $I_1=400\mu\text{A}, I_2=266.5\mu\text{A}$
 ผลการจำลองการทำงาน ที่ $I_0=200\mu\text{A}$: □ $I_1=300\mu\text{A}, I_2=200\mu\text{A}$ ■ $I_1=400\mu\text{A}, I_2=266.5\mu\text{A}$

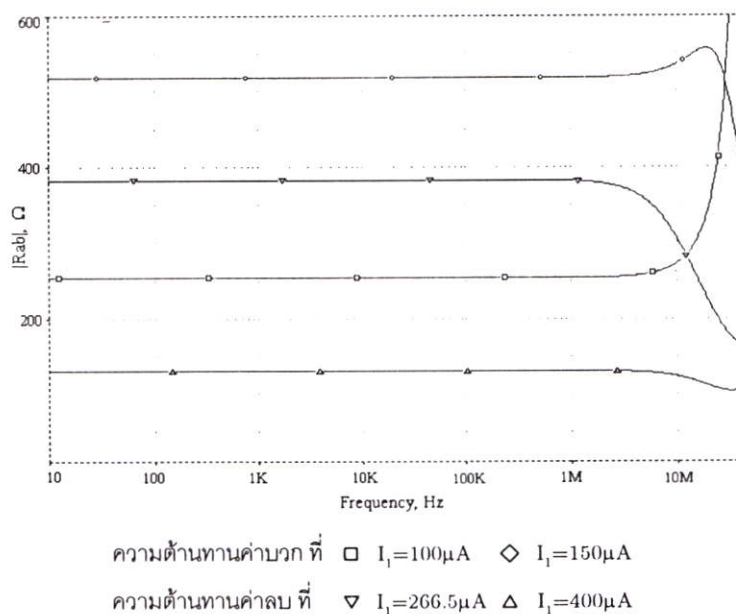
รูปที่ 4.10 ความสัมพันธ์ระหว่างกระแสและแรงดันของวงจรความต้านทานแบบลอยตัว

และเพื่อที่จะดูผลตอบสนองทางความถี่ (ย่านความถี่ใช้งาน) ของวงจรความต้านทานแบบบวกและแบบลบจึงทำการจำลองการทำงานโดยกำหนดให้ I_1 เท่ากับ 100, 150, 266.5 และ 400 μA และกำหนดให้ค่ากระแสไบแอส I_0 เท่ากับ 30 μA จะได้ผลการจำลองการทำงานเป็นดังแสดงในรูปที่ 4.11

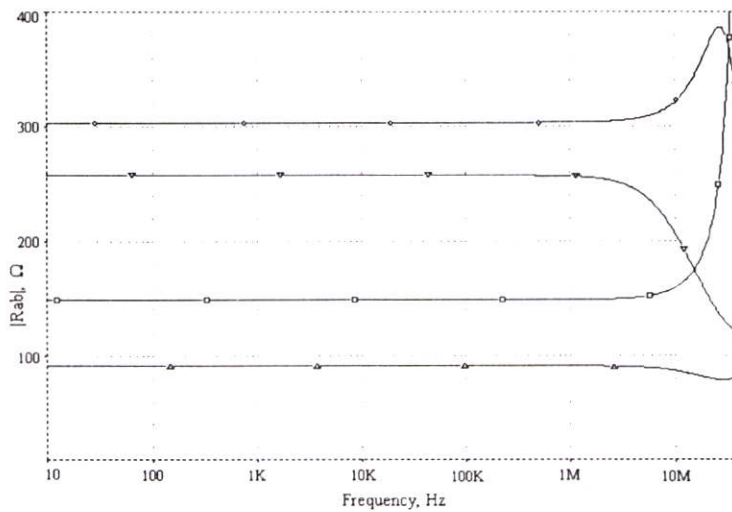


รูปที่ 4.11 ผลตอบสนองทางความถี่ของวงจรความต้านทานที่ $I_0 = 30\mu\text{A}$

และเมื่อปรับเปลี่ยนให้ค่ากระแสไบแอส I_0 เป็น 110 และ 210 μA จะได้ผลตอบสนองทางความถี่ของวงจรเป็นดังแสดงในรูปที่ 4.12 และ 4.13 ตามลำดับ



รูปที่ 4.12 ผลตอบสนองทางความถี่ของวงจรความต้านทานที่ $I_0 = 110\mu\text{A}$



ความต้านทานค่าบวก ที่ $\square I_1=100\mu\text{A}$ $\diamond I_1=150\mu\text{A}$
 ความต้านทานค่าลบ ที่ $\nabla I_1=266.5\mu\text{A}$ $\triangle I_1=400\mu\text{A}$

รูปที่ 4.13 ผลตอบสนองทางความถี่ของวงจรความต้านทานที่ $I_0 = 210\mu\text{A}$

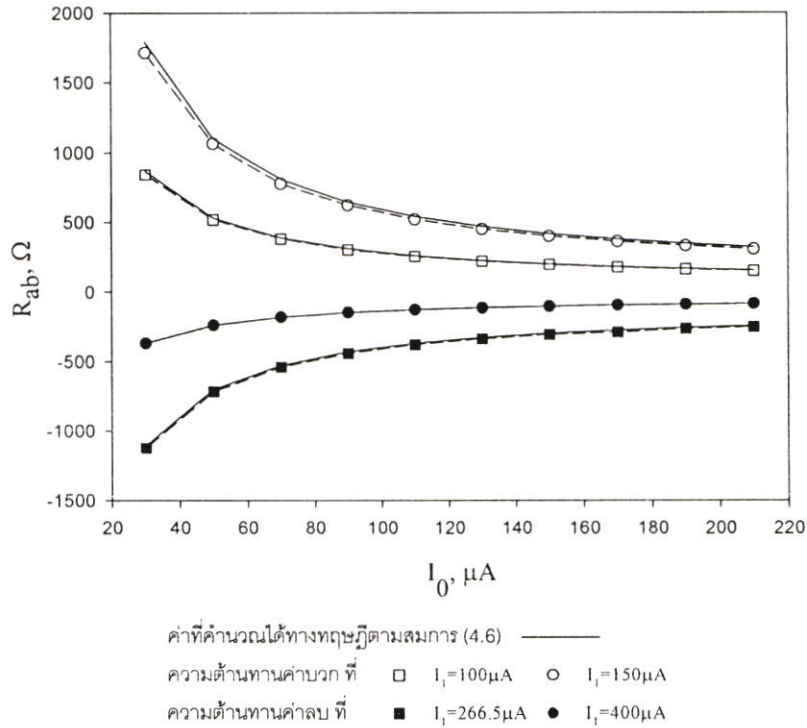
4.5.2 วิจารณ์ผลการจำลองการทำงาน

จากผลการจำลองการทำงานที่ได้ตามรูปที่ 4.9 แสดงให้เห็นว่าค่าความต้านทานของวงจรมีค่าแปรผกผันกับค่ากระแสไบแอส I_0 และสามารถปรับให้มีค่าเป็นบวกหรือลบได้โดยการควบคุมที่ค่ากระแส I_1 ซึ่งค่าความต้านทานที่ได้จากการจำลองการทำงานนี้ก็จะมีที่จะแนวโน้มที่เป็นไปในทิศทางเดียวกับค่าทางทฤษฎีที่คำนวณได้จากสมการ (4.4) และจากผลการจำลองการทำงานตามรูปที่ 4.10 ก็เป็นสิ่งที่ช่วยยืนยันให้เห็นว่าวงจรตามรูปที่ 4.3 สามารถประพฤติตัวเป็นตัวต้านทานแบบบวกได้ดีเช่นเดียวกันกับการประพฤติตัวเป็นตัวต้านทานแบบลบได้อีกทางหนึ่งด้วย

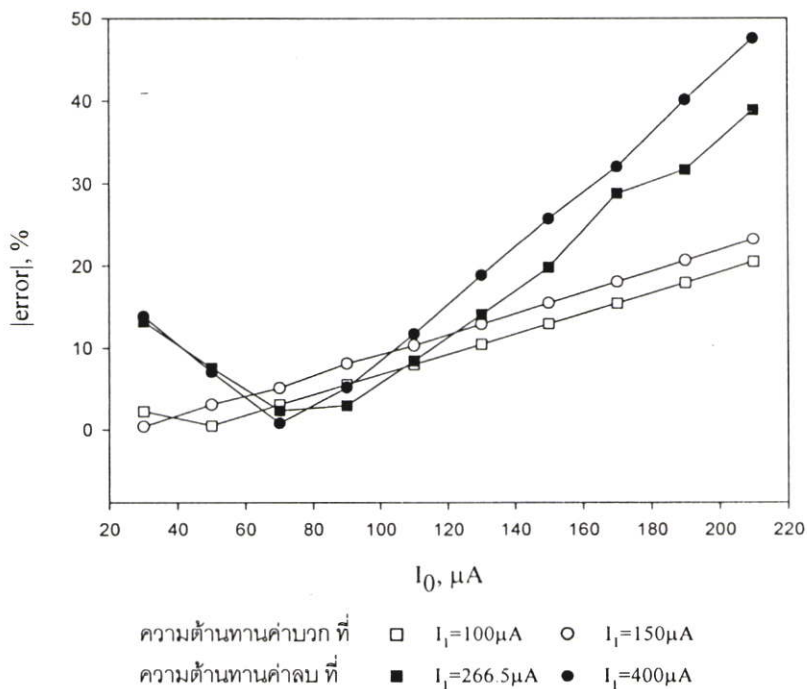
สำหรับค่าความผิดพลาดกันระหว่างค่าที่ได้จากผลการจำลองการทำงานกับค่าที่คำนวณได้ทางทฤษฎีตามสมการ (4.4) ในรูปที่ 4.9 ของความต้านทานค่าบวกที่กระแส I_1 เท่ากับ 100 และ 150 μA ที่มีค่าโดยเฉลี่ยประมาณ 9.6 และ 11.7% ตามลำดับ และของความต้านทานค่าลบที่กระแส I_1 เท่ากับ 266.5 และ 400 μA ที่มีค่าโดยเฉลี่ยประมาณ 16.7 และ 20.2% ตามลำดับนั้น ก็น่าจะเกิดจากค่า β_0 , $\alpha_{0(1)}$ และ $\alpha_{0(2)}$ ของวงจรสายพานกระแสตามสมการ (4.6) เป็นสำคัญ เนื่องจากในการจำลองการทำงานนั้นได้ใช้พอร์ต a ของวงจรความต้านทานเป็นพอร์ตอินพุต

และเพื่อที่จะได้พิสูจน์สมมติฐานดังกล่าวจึงได้นำเอาค่าความต้านทานที่ได้จากการจำลองการทำงานในรูปที่ 4.9 มาพล็อตกราฟเปรียบเทียบกับค่าความต้านทานที่ได้จากการคำนวณทางทฤษฎีเมื่อมีค่าความผิดพลาดเกิดขึ้นตามสมการ (4.6) ซึ่งจะได้ผลการเปรียบเทียบเป็นดังแสดงในรูปที่ 4.14 นอกจากนี้ยังได้แสดงค่าความผิดพลาดที่เกิดจากค่าที่ได้จากการจำลอง

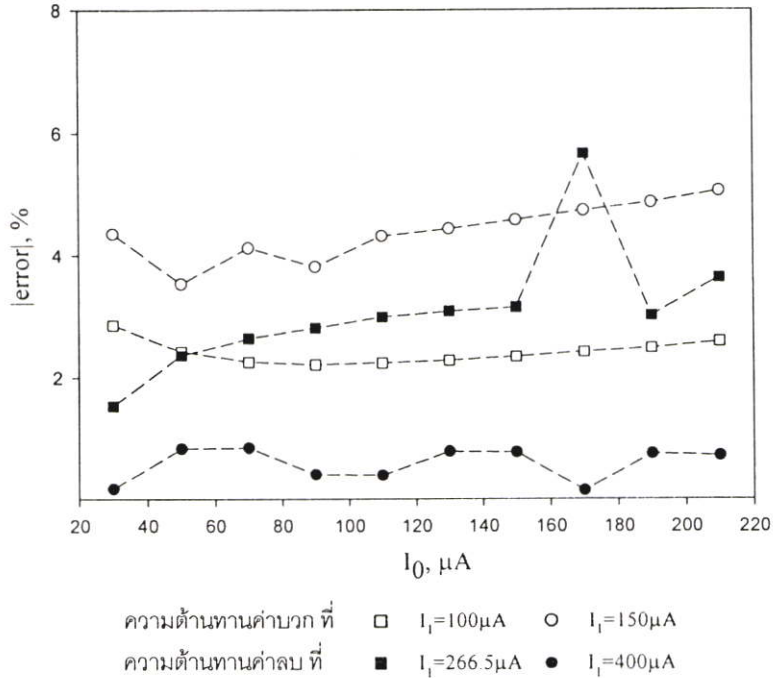
การทำงานกับค่าทางทฤษฎีตามสมการ (4.4) ของรูปที่ 4.9 และค่าความผิดพลาดที่เกิดจากค่าที่ได้จากการจำลองการทำงานกับค่าทางทฤษฎีตามสมการ (4.6) ของรูปที่ 4.14 ไว้ในรูปที่ 4.15 และ 4.16 ตามลำดับ อีกด้วย



รูปที่ 4.14 ค่าที่ได้จากการจำลองการทำงานเปรียบเทียบกับค่าที่คำนวณได้ตามสมการ (4.6)



รูปที่ 4.15 ค่าความผิดพลาดที่เกิดจากรูปที่ 4.9



รูปที่ 4.16 ค่าความผิดพลาดที่เกิดจากรูปที่ 4.14

เมื่อพิจารณาจากผลการจำลองการทำงานตามรูปที่ 4.9 และ 4.14 ก็จะได้เห็นได้อย่างชัดเจนว่าค่าที่ได้จากการจำลองการทำงานนั้นมีแนวโน้มที่ใกล้เคียงกับค่าที่คำนวณได้ทางทฤษฎี เมื่อมีค่าความผิดพลาดเกิดขึ้นตามสมการ (4.6) มากกว่า และเมื่อพิจารณาจากค่าความผิดพลาดตามในรูปที่ 4.15 และ 4.16 ก็จะได้เห็นว่าค่าความผิดพลาดที่เกิดจากค่าที่ได้จากการจำลองการทำงานกับค่าที่คำนวณได้ทางทฤษฎีตามสมการ (4.6) นี้มีค่าน้อยกว่าค่าความผิดพลาดที่เกิดจากค่าที่ได้จากการจำลองการทำงานกับค่าที่คำนวณได้ทางทฤษฎีตามสมการ (4.4) อีกด้วย จึงเป็นสิ่งที่ช่วยยืนยันถึงความเป็นไปได้ของสมมติฐานที่ตั้งไว้ข้างต้นได้เป็นอย่างดี

อย่างไรก็ตามค่า $\alpha_{0(3)}$ จากสมการ (4.7) ก็อาจจะจะมีผลกระทบต่อค่าความผิดพลาดที่เกิดขึ้นในรูปที่ 4.14 ได้อีกด้วยจึงทำให้ค่าที่ได้จากการจำลองการทำงานกับค่าความถี่ที่คำนวณได้ทางทฤษฎีเมื่อมีค่าความผิดพลาดเกิดขึ้นตามสมการ (4.6) นั้นยังคงมีค่าที่คลาดเคลื่อนกันอยู่เล็กน้อย (จึงอาจทำให้ไม่สามารถที่จะทำนายค่าความผิดพลาดที่ได้จากผลการจำลองการทำงานของวงจรด้วยสมการ (4.6) เพียงแค่สมการเดียวเท่านั้น)

ส่วนผลการจำลองการทำงานของวงจรตามรูปที่ 4.11 ถึง 4.13 ที่แสดงให้เห็นว่าย่านความถี่ใช้งานสูงสุดของวงจรความต้านทานแบบบวกลบจะมีค่าประมาณ 5MHz นั้น ก็เกิดจากข้อจำกัดของค่าความถี่ ω_β , $\omega_{\alpha(1)}$ และ $\omega_{\alpha(2)}$ เป็นสำคัญ โดยที่ค่า $\omega_\beta \approx 1.19 \times 10^9 \text{ rad/s}$, $\omega_{\alpha(1)} \approx 1.445 \times 10^8 \text{ rad/s}$ และ $\omega_{\alpha(2)} \approx 1.42 \times 10^8 \text{ rad/s}$

(วิธีการหาค่า ω_β , $\omega_{\alpha(1)}$ และ $\omega_{\alpha(2)}$ ดังกล่าวนี้ได้ถูกแสดงไว้ในภาคผนวก ก) ซึ่งในทางทฤษฎี วงจรความต้านทานนี้ถูกจำกัดความถี่ใช้งานสูงสุดได้ไม่เกิน 22.6MHz นั่นเอง

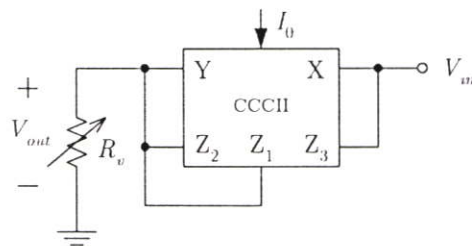
4.6 การทดลองต่อวงจรจริง

เพื่อทดสอบการทำงานในทางปฏิบัติของวงจรความต้านทานแบบลอยตัวที่ได้นำเสนอ จึงได้ทำการต่อวงจรโดยนำทรานซิสเตอร์เบอร์ CA3096 และใช้ไฟเลี้ยงเท่ากับ $\pm 5V$ มาสร้างเป็น CCCII ตามรูปที่ 3.4(ก)

ในการทดสอบการทำงานของวงจรความต้านทานลอยตัวนั้นได้ทำการทดสอบ คุณสมบัติในการทำงานที่เป็นได้ทั้งวงจรความต้านทานแบบบวกและแบบลบดังต่อไปนี้

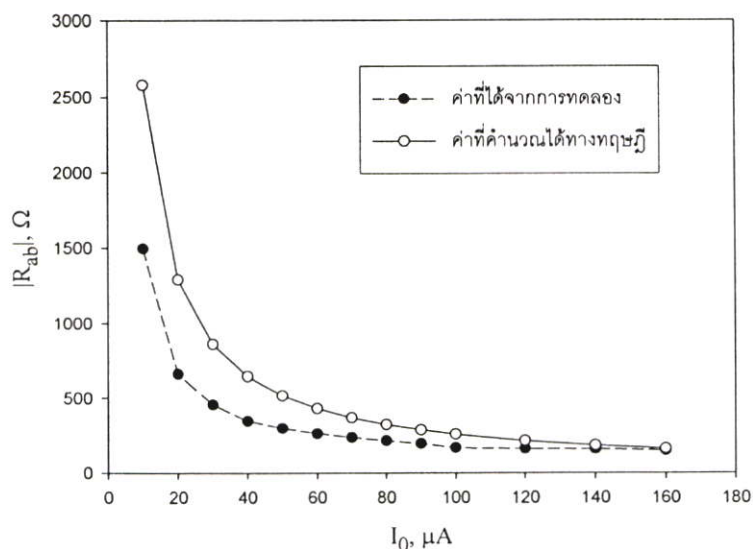
4.6.1 ผลการทดลองของวงจรความต้านทานลอยตัวแบบบวก

ในการทดสอบการทำงานของวงจรความต้านทานลอยตัวแบบบวกนั้น ได้ทำการเก็บผลการทดลองโดยนำเอาวงจรความต้านทานมาต่อกับตัวต้านทาน R_v เป็นวงจรแบ่งแรงดันแล้วทำการวัดค่าการแบ่งแรงดันที่เกิดขึ้นดังรูปที่ 4.17



รูปที่ 4.17 วงจรทดสอบการทำงานของวงจรความต้านทานลอยตัวแบบบวก

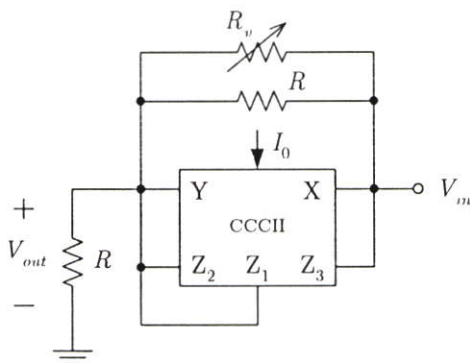
จากวงจรในรูปที่ 4.17 กำหนดให้กระแส I_1 และ I_2 ของวงจรความต้านทานมีค่าเท่ากับ 50 และ 100 μA ตามลำดับ ทำการทดลองโดยมีขั้นตอนดังนี้คือ ปรับกระแสไบแอส I_0 เริ่มต้นที่ 10 μA และป้อนสัญญาณอินพุต V_{in} เป็นสัญญาณไซน์ที่มีขนาดเท่ากับ 100 mV_p ที่ความถี่ 1kHz แล้วทำการปรับค่าของตัวต้านทาน R_v ไปจนกระทั่งแรงดันเอาต์พุต V_{out} มีค่าเป็นครึ่งหนึ่งของแรงดันอินพุต V_{in} จึงทำการถอดตัวต้านทาน R_v ออกมาวัดค่าความต้านทาน ก็จะได้ค่าความต้านทานของวงจรความต้านทานลอยตัวมีค่าเท่ากับ R_v จากนั้นทำการเพิ่มกระแสไบแอส I_0 ไปครั้งละ 10 μA แล้วทำการทดลองซ้ำเดิมไปจนกระทั่งถึงค่ากระแสไบแอส I_0 ที่ 160 μA ก็จะได้ค่าความต้านทานของวงจรที่กระแสไบแอส I_0 แต่ละค่าออกมา เมื่อนำเอาค่าความต้านทานแต่ละค่ามาพล็อตกราฟจะได้ผลการทดลองเป็นดังแสดงในรูปที่ 4.18



รูปที่ 4.18 ค่าความต้านทานของวงจรความต้านทานแบบบวกที่แปรตามกระแสไบแอส I_0

4.6.2 ผลการทดลองของวงจรความต้านทานลอยตัวแบบลบ

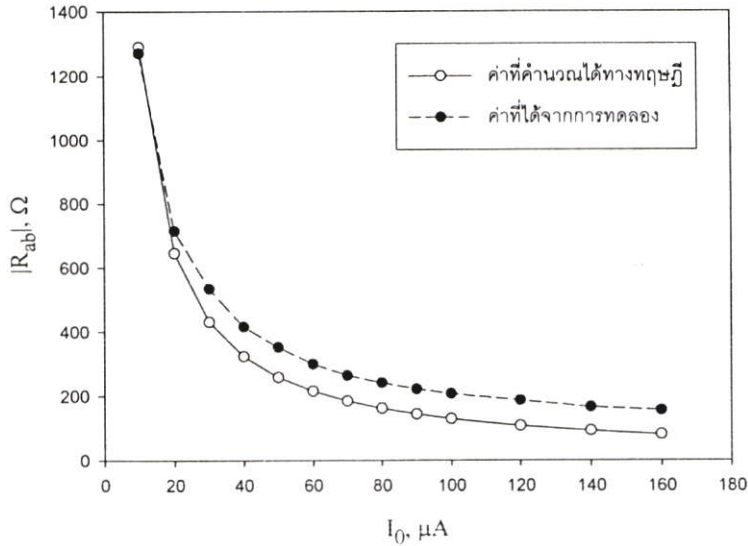
ในการทดสอบการทำงานของวงจรความต้านทานลอยตัวแบบลบนั้น ได้นำวงจรความต้านทานมาต่อกับตัวต้านทาน R และ R_v เป็นวงจรแบ่งแรงดันเช่นเดียวกับกับวิธีการที่ใช้ในหัวข้อ 4.6.1 ซึ่งจะได้เป็นวงจรที่ใช้สำหรับการทดสอบคุณสมบัติของวงจรความต้านทานลอยตัวแบบลบดังแสดงในรูปที่ 4.19



รูปที่ 4.19 วงจรทดสอบการทำงานของวงจรความต้านทานลอยตัวแบบลบ

จากวงจรในรูปที่ 4.19 กำหนดให้กระแส I_1 และ I_2 ของวงจรความต้านทานมีค่าเท่ากับ $100\mu\text{A}$ และ $50\mu\text{A}$ ตามลำดับ และตัวต้านทาน R มีค่าเท่ากับ 100Ω ทำการทดลองโดยมีขั้นตอนดังนี้คือ ปรับกระแสไบแอส I_0 เริ่มต้นที่ $10\mu\text{A}$ และป้อนสัญญาณอินพุต V_{in} เป็นสัญญาณไซน์ที่มีขนาดเท่ากับ 100mV_p ที่ความถี่ 1kHz แล้วทำการปรับค่าของตัวต้านทาน R_v ไปจนกระทั่งแรงดันเอาต์พุต V_{out} มีค่าเป็นครึ่งหนึ่งของแรงดันอินพุต V_{in} จึงทำการถอดตัวต้านทาน R_v ออกมาวัดค่าความต้านทาน ก็จะได้ค่าความต้านทานของวงจรความต้านทาน

ลอยตัวมีค่าเท่ากับ $-R_v$ จากนั้นทำการเพิ่มกระแสไบแอส I_0 ไปครั้งละ $10\mu\text{A}$ แล้วทำการทดลองซ้ำเดิมไปจนกระทั่งถึงค่ากระแสไบแอส I_0 ที่ $160\mu\text{A}$ ก็จะได้ค่าความต้านทานของวงจรถูกที่กระแสไบแอส I_0 แต่ละค่าออกมา เมื่อนำเอาค่าความต้านทานแต่ละค่ามาพล็อตกราฟจะได้ผลการทดลองเป็นดังรูปที่ 4.20

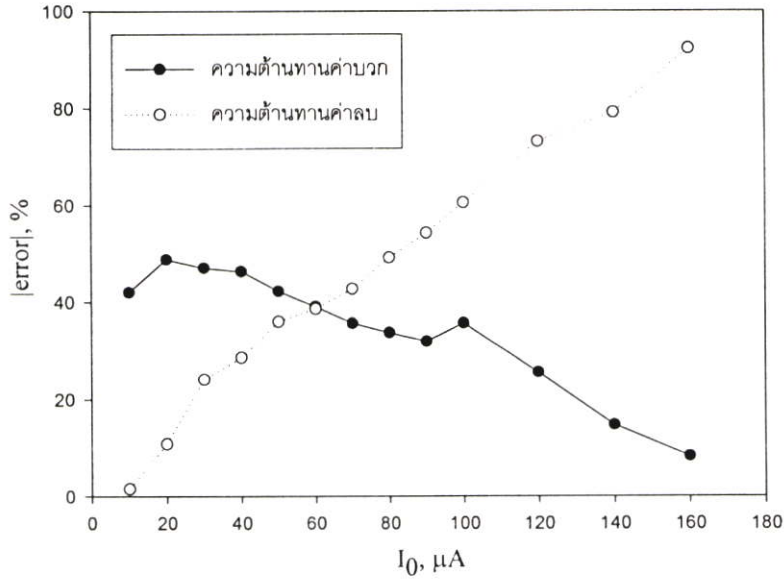


รูปที่ 4.20 ค่าความต้านทานของวงจรความต้านทานแบบลบบที่แปรตามกระแสไบแอส I_0

4.6.3 วิจารณ์ผลการทดลอง

จากผลการทดลองที่ได้ตามรูปที่ 4.18 และ 4.20 แสดงให้เห็นว่าวงจรตามรูปที่ 4.3 สามารถประพฤติตัวเป็นตัวต้านทานที่มีค่าความต้านทานเป็นบวกหรือลบได้จริง อีกทั้งค่าความต้านทานที่ได้จากการทดลองทั้งสองกรณีนั้นก็สามารถถูกปรับเปลี่ยนได้ด้วยการควบคุมที่ค่ากระแสไบแอส I_0 และค่าที่ได้จากการทดลองก็มีแนวโน้มเป็นไปในทิศทางเดียวกับค่าทางทฤษฎีที่คำนวณได้จากสมการที่ (4.4) ด้วย

ส่วนค่าความผิดพลาดกันระหว่างค่าที่ได้จากการทดลองและค่าที่คำนวณได้จากทฤษฎีของค่าความต้านทานแบบบวกและแบบลบตามที่ได้แสดงไว้ในรูปที่ 4.21 นั้นก็น่าจะเกิดจากค่า $\alpha_{0(3)}$ ของวงจรสายพานกระแสตามสมการ (4.7) เป็นสำคัญ เนื่องจากการทดลองนี้ได้ใช้พอร์ต b ของวงจรความต้านทานเป็นพอร์ตอินพุต นอกจากนี้ค่า β_0 , $\alpha_{0(1)}$ และ $\alpha_{0(2)}$ จากสมการ (4.6) ก็อาจจะมีส่วนกระทบต่อค่าความผิดพลาดที่เกิดขึ้นนี้ได้อีกด้วยจึงอาจทำให้ไม่สามารถที่จะทำนายค่าความผิดพลาดที่ได้จากการทดลองของวงจรด้วยสมการ (4.7) เพียงแค่สมการเดียวเท่านั้น



รูปที่ 4.21 ค่าความผิดพลาดที่เกิดจากรูปที่ 4.18 และ 4.20

อย่างไรก็ตามจะสังเกตเห็นว่าจากผลการทดลองในรูปที่ 4.18 และ 4.20 นั้นได้แสดงค่าความต้านทานที่เป็นค่าบวกและค่าลบในช่วงที่กระแส I_1 มีค่าเท่ากับ 10-160 μA ไว้เท่านั้น ซึ่งข้อจำกัดที่ทำให้วงจรความต้านทานที่นำเสนอนี้มีย่านการทำงานที่ค่อนข้างแคบ ก็มีความเป็นไปได้ที่จะเกิดเนื่องมาจากในกรณีที่ค่ากระแส I_1 มีค่าต่ำ ๆ นั้นจะทำให้กระแสที่ไหลผ่านทรานซิสเตอร์ที่ขั้ว Z_2 และ Z_3 มีค่าน้อยมากจึงส่งผลให้ทรานซิสเตอร์ที่ขั้ว Z_2 และ Z_3 เข้าสู่สภาวะคัตออฟ (Cutoff) และในกรณีที่ค่ากระแส I_1 มีค่าสูง ๆ นั้นจะทำให้กระแสที่ไหลผ่านทรานซิสเตอร์ที่ขั้ว Z_2 และ Z_3 มีค่าค่อนข้างมากจึงส่งผลให้ค่าความต้านทานเอาต์พุตที่ขั้ว Z_2 และ Z_3 มีค่าต่ำมากซึ่งทำให้ขั้ว Z_2 และ Z_3 ไม่สามารถทำตัวเป็นแหล่งจ่ายกระแสที่ดีได้ในการทำงานของตัวเองกับกรณีของวงจรคุณค่าอิมพีแดนซ์ด้วย

4.7 สรุป

ในบทนี้ได้กล่าวถึงการนำเอาวงจรรายพานกระแสที่ปรับค่าอัตราขยายกระแสได้มาประยุกต์ใช้ในการออกแบบเป็นวงจรความต้านทานแบบลอยตัว โดยวงจรดังกล่าวมีข้อดีที่สามารถปรับค่าความต้านทานของวงจรให้มีค่าเป็นบวกหรือลบได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยการปรับที่ค่ากระแสไฟตรง I_1 หรือ I_2 ที่อยู่ภายในวงจรรายพานกระแสที่ใช้เป็นอุปกรณ์หลัก นอกจากนี้ยังได้แสดงวิธีการชดเชยอิทธิพลของอุณหภูมิที่มีผลต่อวงจรความต้านทานโดยอาศัยแหล่งจ่ายกระแสที่มีค่าขึ้นกับอุณหภูมิมาประกอบเพิ่มเติมเข้าไป และยังสามารถแสดงวิธีการเพิ่มย่านการทำงานที่เป็นเชิงเส้นของวงจรโดยอาศัยตัวต้านทานพาสซีฟมาประกอบเพิ่มเติมเข้าไปอีกด้วย จากการ

ตรวจสอบการทำงานของวงจรด้วยการจำลองการทำงาน และการต่อวงจรจริงนั้นแสดงให้เห็นว่า
วงจรความต้านทานที่นำเสนอสมาารถทำงานได้อย่างสอดคล้องกับหลักการทางทฤษฎีด้วยดี

บทที่ 5

การประยุกต์ใช้งานวงจรคุณค่าอิมพีแดนซ์และ วงจรความต้านทาน

จากที่ได้กล่าวถึงการออกแบบวงจรคุณค่าอิมพีแดนซ์แบบลอยตัวและวงจรความต้านทานแบบลอยตัวซึ่งเป็นหัวใจสำคัญของงานวิจัยในวิทยานิพนธ์นี้ไปแล้วในบทที่ 3 และ 4 จะเห็นได้ว่าวงจรทั้งสองได้อาศัยวงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้มาประกอบเป็นวงจรซึ่งทำให้วงจรที่ได้ทั้งสองวงจรมีคุณสมบัติในการปรับค่าอิมพีแดนซ์และค่าความต้านทานของวงจรได้ด้วยวิธีทางอิเล็กทรอนิกส์ และได้ทำการตรวจสอบคุณสมบัติของวงจรทั้งสองเพื่อยืนยันถึงความสามารถในการทำงานของวงจรไว้พอสังเขปด้วย

เพื่อเน้นย้ำถึงประสิทธิภาพในการปฏิบัติงานของวงจรที่นำเสนอจึงได้แสดงวิธีการนำเอาวงจรดังกล่าวทั้งสองไปประยุกต์ใช้ทำเป็นวงจรถ่ายสัญญาณและวงจรถ่ายสัญญาณไว้ในบทนี้ด้วย ดังจะได้กล่าวถึงโดยละเอียดตามลำดับต่อไปนี้

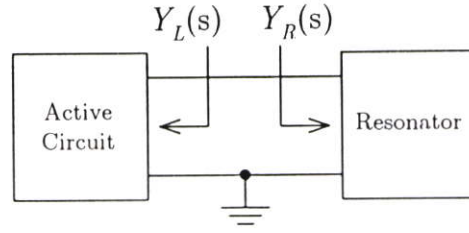
5.1 วงจรถ่ายสัญญาณ

วงจรถ่ายสัญญาณเป็นวงจรที่สามารถให้กำเนิด (Oscillate) สัญญาณเอาต์พุตเป็นสัญญาณรายคาบ (Periodic signal) ได้โดยไม่ต้องมีสัญญาณอินพุตป้อนเข้าสู่วงจร [133-155] โดยทั่วไปรูปแบบของคลื่นสัญญาณที่กำเนิดขึ้นจากวงจรถ่ายสัญญาณนั้นมีอยู่ด้วยกันหลายรูปแบบ เช่น รูปไซน์ รูปสี่เหลี่ยม รูปสามเหลี่ยม และรูปฟันเลื่อย เป็นต้น

ในหัวข้อนี้จะเป็นการแสดงให้เห็นถึงการนำเอาวงจรคุณค่าอิมพีแดนซ์และวงจรความต้านทานที่ได้นำเสนอในบทที่ 3 และ 4 มาประกอบร่วมกันเพื่อสร้างเป็นวงจรถ่ายสัญญาณ ซึ่งวงจรถ่ายสัญญาณที่เสนอในวิทยานิพนธ์นี้จะกล่าวถึงเฉพาะวงจรถ่ายสัญญาณไซน์เท่านั้น โดยวงจรถ่ายสัญญาณไซน์ที่สร้างขึ้นนี้ได้อาศัยคุณสมบัติในการปรับค่าอิมพีแดนซ์และค่าความต้านทานของวงจรด้วยวิธีทางอิเล็กทรอนิกส์มาใช้ให้เกิดประโยชน์ ซึ่งจะทำให้วงจรถ่ายสัญญาณไซน์ที่ได้สามารถปรับค่าความถี่และเงื่อนไขที่ทำให้วงจรเกิดการออสซิลเลตได้ด้วยกระแสไฟตรงในวงจรจึงทำให้เกิดความสะดวกต่อการนำเอาวงจรดังกล่าวไปใช้งานด้วย

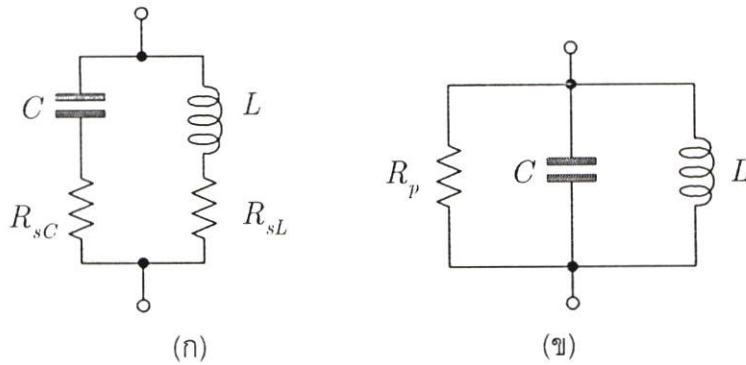
5.1.1 หลักการของวงจรถ่ายสัญญาณไซน์

หลักการเบื้องต้นของวงจรถ่ายสัญญาณไซน์มีดังแสดงในรูปที่ 5.1 [152] ซึ่งประกอบด้วยวงจรหลัก 2 ส่วนคือ วงจรรีโซเนเตอร์ (Resonator) และวงจรแบบแอคทีฟ (Active element)



รูปที่ 5.1 หลักการของวงจรกำเนิดสัญญาณไซน์

ในการอธิบายการทำงานของหลักการตามรูปที่ 5.1 นี้จะสมมติว่าวงจรรีโซเนเตอร์ประกอบด้วยตัวเหนี่ยวนำ ตัวเก็บประจุ และตัวต้านทานแฝงของตัวเหนี่ยวนำและตัวเก็บประจุต่อกันเป็นดังรูปที่ 5.2(ก) ซึ่งเราสามารถแปลงวงจรรีโซเนเตอร์ในรูปที่ 5.2(ก) ให้อยู่ในรูปของวงจรรีโซเนเตอร์แบบขนานได้เป็นดังรูปที่ 5.2(ข)



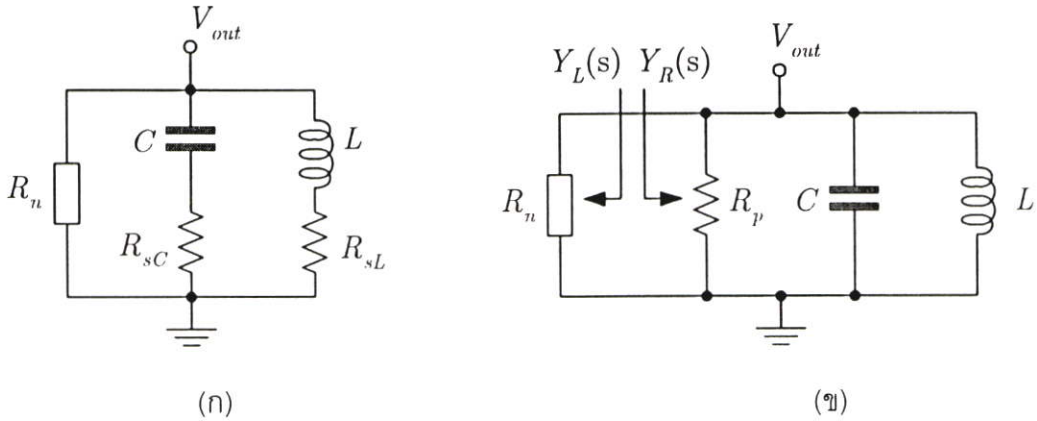
(ก)

(ข)

รูปที่ 5.2 วงจรรีโซเนเตอร์

(ก) โครงสร้างพื้นฐาน (ข) วงจรสมมูลแบบขนาน

เมื่อพิจารณาจากวงจรรีโซเนเตอร์ตามรูปที่ 5.2 จะเห็นว่าวงจรประกอบด้วยตัวเหนี่ยวนำและตัวเก็บประจุซึ่งอุปกรณ์ทั้งสองสามารถสะสมหรือจ่ายพลังงานไปมาระหว่างกันได้จึงทำให้วงจรสามารถให้กำเนิดสัญญาณขึ้นได้ แต่อย่างไรก็ตามสัญญาณที่กำเนิดมาจากวงจรรีโซเนเตอร์ในรูปที่ 5.2 นั้นจะถูกลดทอนลงเรื่อย ๆ จนกระทั่งเป็นศูนย์เนื่องจากจะเกิดการสูญเสียพลังงานขึ้นที่ตัวต้านทานในวงจร ดังนั้นเพื่อที่จะชดเชย(หรือกำจัด)การสูญเสียพลังงานดังกล่าวจึงจำเป็นต้องอาศัยวงจรแบบแยกที่ที่มีคุณสมบัติเป็นเสมือนตัวต้านทาน (R_n) ที่มีค่าเป็นลบมาประกอบเพิ่มเติมดังแสดงในรูปที่ 5.3



รูปที่ 5.3 วงจรกำเนิดสัญญาณไซน์ (ก) โครงสร้างพื้นฐาน (ข) วงจรสมมูลแบบขนาน

ดังนั้นเมื่อพิจารณาจากวงจรตามรูปที่ 5.3(ข) ถ้ากำหนดให้ตัวต้านทาน R_n มีค่าเท่ากับ $-R_p$ ก็จะทำให้ตัวต้านทานทั้งสองเกิดการหักล้างกันหมดสิ้นไป จึงทำให้สัญญาณที่กำเนิดออกมาจากวงจรในรูปที่ 5.3 มีขนาดที่คงที่ต่อเนื่องกันไปเรื่อยๆ ได้

สำหรับวิธีการที่ใช้ในการวิเคราะห์หาเงื่อนไขการเกิดออสซิลเลตและค่าความถี่ของวงจรถูกกำเนิดสัญญาณไซน์ที่มีโครงสร้างตามรูปที่ 5.1 นั้น สามารถกระทำได้โดยอาศัยสมการดังต่อไปนี้ [153] คือ

$$\operatorname{Re}[Y_L(s)] + \operatorname{Re}[Y_R(s)] = 0 \quad (5.1)$$

และ

$$\operatorname{Im}[Y_L(s)] + \operatorname{Im}[Y_R(s)] = 0 \quad (5.2)$$

โดยเมื่อพิจารณาวงจรตามรูปที่ 5.3(ข) ร่วมกับสมการ (5.1) จะได้เงื่อนไขการเกิดออสซิลเลตเป็น

$$\begin{aligned} \frac{1}{R_n} + \frac{1}{R_p} &= 0 \\ R_n &= -R_p \end{aligned} \quad (5.3)$$

ซึ่งจะเห็นได้ว่าเงื่อนไขในสมการ (5.3) นี้จะเป็นเงื่อนไขเดียวกับเงื่อนไขที่ทำให้วงจรสามารถให้กำเนิดสัญญาณที่มีขนาดคงที่ดังที่ได้อธิบายไปแล้วในข้างต้น อย่างไรก็ตามในทางปฏิบัติอาจจะกำหนดเงื่อนไขในสมการ (5.3) ให้เป็น $|R_n| \leq R_p$ เพื่อชดเชยความไม่เป็นอุดมคติของอุปกรณ์ที่นำมาสร้างเป็นวงจรถูกกำเนิดสัญญาณ

เมื่อพิจารณาวงจรตามรูปที่ 5.3(ข) ร่วมกับสมการ (5.2) จะได้

$$\begin{aligned}\frac{1}{sL} + sC &= 0 \\ \frac{1}{L} + s^2C &= 0\end{aligned}\quad (5.4)$$

ถ้าสมมติว่าสัญญาณที่กำเนิดออกมามีลักษณะเป็นสัญญาณไซน์บริสุทธิ์ เราจะแทนความถี่เชิงซ้อน s ด้วย $j\omega_0$ ซึ่งจะได้

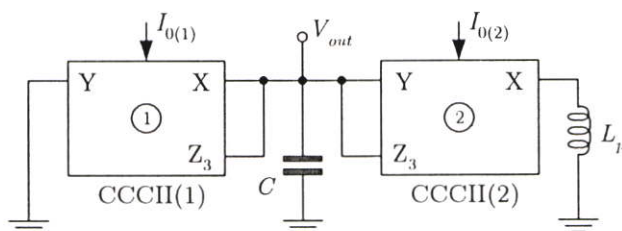
$$\frac{1}{L} - \omega_0^2 C = 0 \quad (5.5)$$

ดังนั้นจะได้ค่าความถี่ของสัญญาณที่กำเนิดออกมาจากวงจรเท่ากับ

$$f_0 = \frac{1}{2\pi\sqrt{LC}} \quad (5.6)$$

5.1.2 วงจรกำเนิดสัญญาณไซน์

เมื่อพิจารณาจากหลักการสร้างวงจรกำเนิดสัญญาณไซน์ในหัวข้อที่ผ่านมาตามรูปที่ 5.3(ก) จะเห็นได้ว่าหลักการดังกล่าวประกอบด้วยตัวต้านทานค่าลบ ตัวเก็บประจุที่ไม่เป็นอุดมคติ และตัวเหนี่ยวนำไม่เป็นอุดมคติเป็นอุปกรณ์หลัก จากการที่ได้ทำการศึกษาถึงวงจรคุณค่าอิมพีแดนซ์แบบไม่อุดมคติ และวงจรความต้านทานที่สามารถปรับค่าความต้านทานให้มีค่าเป็นลบได้ในบทที่ 3 และ 4 ไปแล้ว ดังนั้นจึงสามารถนำเอาวงจรถังกล่าวทั้งสองมาประกอบกันให้เกิดเป็นวงจรกำเนิดสัญญาณไซน์ได้ดังแสดงรูปที่ 5.4 โดยสมมติให้ตัวเก็บประจุที่นำมาประกอบใช้งานมีคุณสมบัติเป็นอุดมคติ ส่วน CCCII(1) และ CCCII(2) มีโครงสร้างของวงจรตามรูปที่ 4.3(ข)



รูปที่ 5.4 วงจรกำเนิดสัญญาณไซน์โดยใช้ CCCII

จากวงจรตามรูปที่ 5.4 ได้นำเอา CCCII(1) มาประกอบเป็นวงจรความต้านทานแบบต่อกับกราวด์ โดยเมื่อกำหนดให้กระแสไฟตรง $I_{1(1)} = 2I_{2(1)}$ จะทำให้ค่าความต้านทาน R_n ของวงจรความต้านทานนี้มีค่าเป็นลบซึ่งมีค่าเท่ากับ

$$R_n = -\frac{V_T}{2I_{0(1)}} \quad (5.7)$$

โดยที่ $I_{0(1)}$, $I_{1(1)}$, $I_{2(1)}$ คือกระแสไฟตรงที่อยู่ภายในตัวของ CCCII(1)

ส่วน CCCII(2) และตัวเหนี่ยวนำ L_p ประกอบกันเป็นวงจรคุณค่าความเหนี่ยวนำที่ไม่เป็นอุดมคติ (ตัวเหนี่ยวนำ L อนุกรมกับตัวต้านทาน R_s) ซึ่งค่าความเหนี่ยวนำ L ของวงจรคุณค่าความเหนี่ยวนำนี้มีค่าเท่ากับ

$$L = \frac{I_{2(2)}}{I_{1(2)}} \cdot L_p \quad (5.8)$$

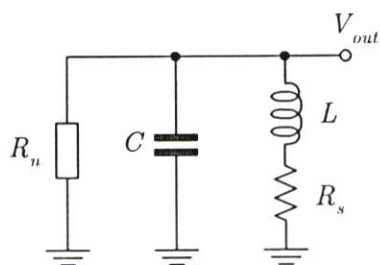
และค่าความต้านทาน R_s ของวงจรคุณค่าความเหนี่ยวนำนี้มีค่าเท่ากับ

$$R_s = \frac{I_{2(2)}}{I_{1(2)}} \cdot \frac{V_T}{2I_{0(2)}} \quad (5.9)$$

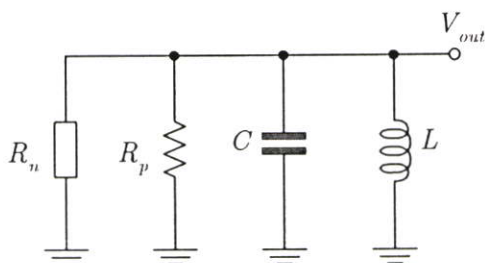
โดยที่ $I_{0(2)}$, $I_{1(2)}$, $I_{2(2)}$ คือกระแสไฟตรงที่อยู่ภายในตัวของ CCCII(2)

เราสามารถเขียนวงจรสมมูลของวงจรกำเนิดสัญญาณในรูปที่ 5.4 ได้เป็นดังรูปที่ 5.5(ก) และเมื่อทำการแปลงตัวต้านทาน R_s ที่อนุกรมกับตัวเหนี่ยวนำ L ให้อยู่ในรูปของตัวต้านทาน R_p ที่ขนานกับตัวเหนี่ยวนำ L จะได้วงจรสมมูลของวงจรกำเนิดสัญญาณใหม่เป็นดังรูปที่ 5.5(ข) โดยค่าความต้านทานของตัวต้านทาน R_p มีค่าเท่ากับ

$$R_p = \frac{(\omega_0 L)^2}{R_s} \quad (5.10)$$



(ก)



(ข)

รูปที่ 5.5 วงจรสมมูลของวงจรกำเนิดสัญญาณในรูปที่ 5.4

(ก) โครงสร้างพื้นฐาน

(ข) วงจรสมมูลแบบขนาน

ดังนั้นเมื่อพิจารณาจากวงจรสมมูลตามรูปที่ 5.5(ข) จะได้เงื่อนไขการเกิดออสซิลเลตเป็น

$$|R_n| \leq \frac{(\omega_0 L)^2}{R_s} \quad (5.11)$$

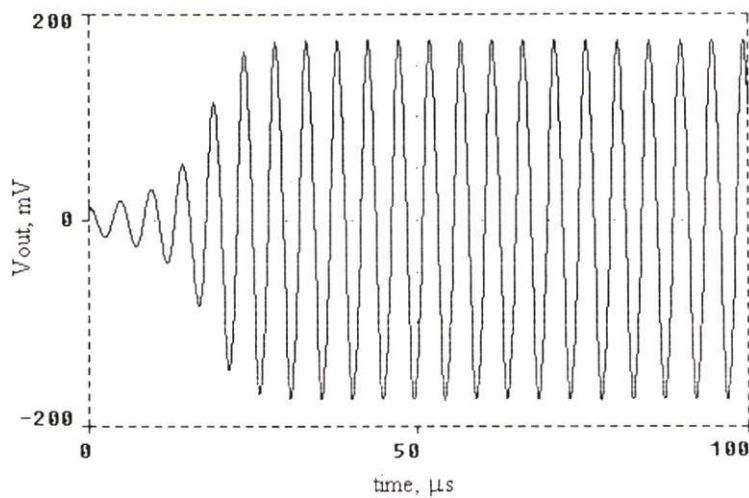
และจะได้ความถี่ของสัญญาณมีค่าเป็น

$$f_0 = \frac{1}{2\pi} \cdot \sqrt{\frac{I_{1(2)}}{I_{2(2)} L_p C}} \quad (5.12)$$

จากสมการ (5.12) แสดงให้เห็นว่าวงจรกำเนิดสัญญาณไซน์ที่สร้างขึ้นโดยอาศัยวงจรคุณค่าอิมพีแดนซ์และวงจรความต้านทานที่ได้ถูกเสนอไว้ในวิทยานิพนธ์นี้จะมีข้อดีอันเกิดจากการนำเอาวงจรทั้งสองมาประยุกต์ใช้งานนั่นคือ จะทำให้สามารถปรับเปลี่ยนเงื่อนไขในการเกิดออสซิลเลตและค่าความถี่ของวงจรได้ด้วยวิธีทางอิเล็กทรอนิกส์ โดยเงื่อนไขในการเกิดออสซิลเลตนั้นสามารถปรับได้ที่กระแส $I_{0(1)}$ ส่วนค่าความถี่ของวงจรสามารถปรับได้ที่กระแส $I_{1(2)}$ หรือ $I_{2(2)}$

5.1.3 ผลการจำลองการทำงานของวงจรถูก

เพื่อตรวจสอบการทำงานของวงจรถูกกำเนิดสัญญาณในรูปแบบที่ 5.4 จึงได้จำลองการทำงานของวงจรถูกด้วยโปรแกรม PSPICE ที่อุณหภูมิ 27°C โดยมีข้อกำหนดต่าง ๆ ของวงจรถูกเป็นดังนี้ คือ ไฟเลี้ยงของวงจรถูกมีค่าเท่ากับ $\pm 2.5\text{V}$, ทรานซิสเตอร์ในวงจรถูกใช้เบอร์ NR100N และ PR100N, กระแสไฟตรง $I_{0(1)} = I_{0(2)} = I_{2(1)} = I_{2(2)} = 50\mu\text{A}$, $I_{1(1)} = 100\mu\text{A}$, $I_{1(2)} = 200\mu\text{A}$, ตัวเหนี่ยวนำ $L_p = 1\text{mH}$ และตัวเก็บประจุ $C = 1\text{nF}$ ซึ่งเมื่อกำหนดให้มีแรงดันตกคร่อมตัวเก็บประจุ C เริ่มต้นเท่ากับ 10mV จะได้ผลการจำลองการทำงานของวงจรถูกเป็นดังรูปที่ 5.6



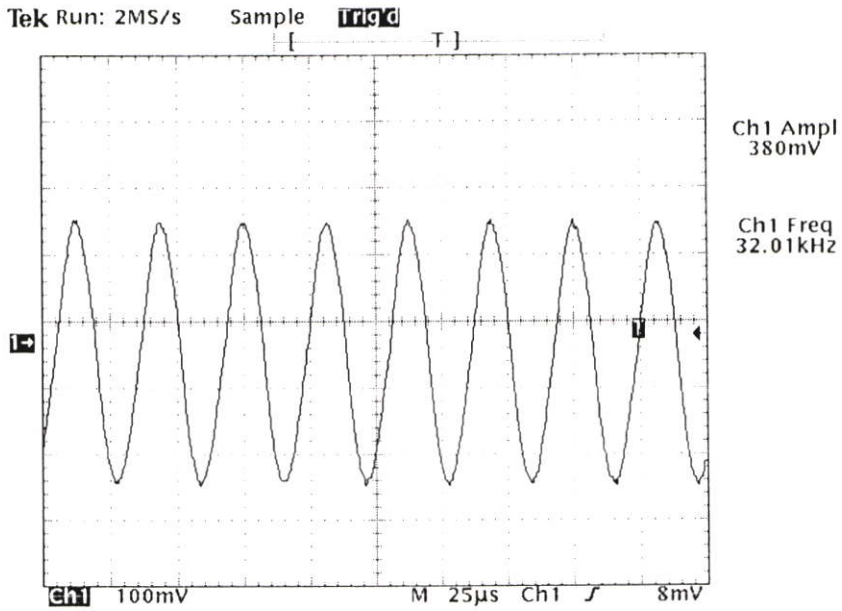
รูปที่ 5.6 สัญญาณเอาต์พุต V_{out} ที่ได้จากวงจรถูกกำเนิดสัญญาณไซน์

จากผลการจำลองการทำงานของวงจรถูกตามรูปที่ 5.6 จะเห็นได้ว่าสัญญาณเอาต์พุตของวงจรถูกที่ได้มีลักษณะเป็นสัญญาณรูปไซน์และมีความถี่ที่สภาวะคงตัวเท่ากับ 310kHz ซึ่งจากผลการจำลองการทำงานที่ได้แสดงให้เห็นได้ว่าวงจรถูกตามรูปที่ 5.4 สามารถให้กำเนิดสัญญาณรูปไซน์ได้จริง และค่าความถี่ของวงจรถูกที่ได้ก็มีค่าที่ใกล้เคียงกับค่าตามทฤษฎีที่คำนวณได้จากสมการ (5.12) ซึ่งมีค่าเท่ากับ 318.5kHz ด้วย

5.1.4 ผลการทดลองต่อวงจรถูกจริง

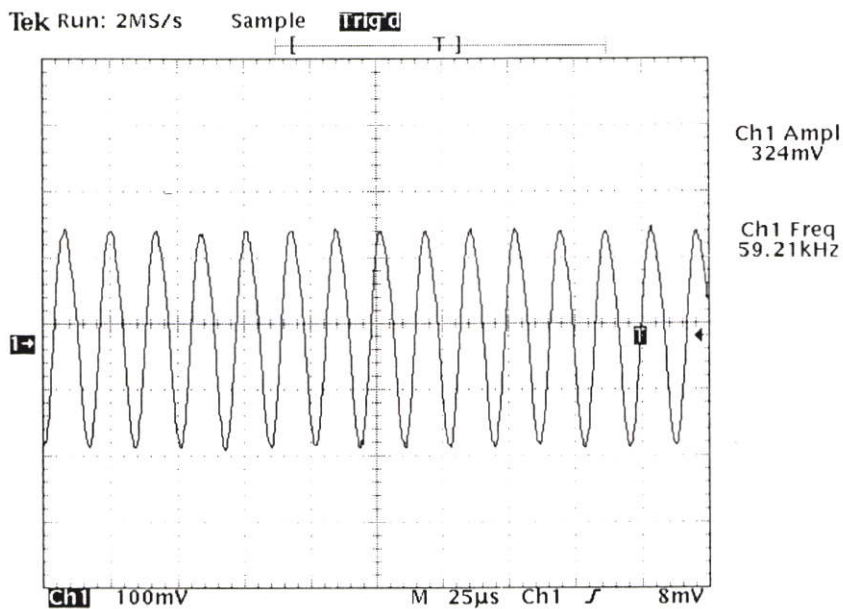
เพื่อทดสอบการทำงานในทางปฏิบัติของวงจรถูกกำเนิดสัญญาณไซน์ที่ได้นำเสนอ จึงได้ทำต่อวงจรถูกโดยมีข้อกำหนดต่าง ๆ ของวงจรถูกเป็นดังนี้ คือ ไฟเลี้ยงของวงจรถูกมีค่าเท่ากับ $\pm 5\text{V}$, ทรานซิสเตอร์ในวงจรถูกใช้เบอร์ CA3096, กระแสไฟตรง $I_{0(1)} = I_{0(2)} = I_{2(1)} = 50\mu\text{A}$, $I_{1(1)} = I_{2(2)} = 100\mu\text{A}$, ตัวเหนี่ยวนำ $L_p = 1\text{mH}$ และตัวเก็บประจุ $C = 10\text{nF}$

ในการทดสอบการทำงานของวงจรถูกกำเนิดสัญญาณนี้เริ่มต้นทำการปรับกระแสไฟตรง $I_{1(2)}$ เท่ากับ $30\mu\text{A}$ จะได้สัญญาณเอาต์พุตเป็นดังรูปที่ 5.7

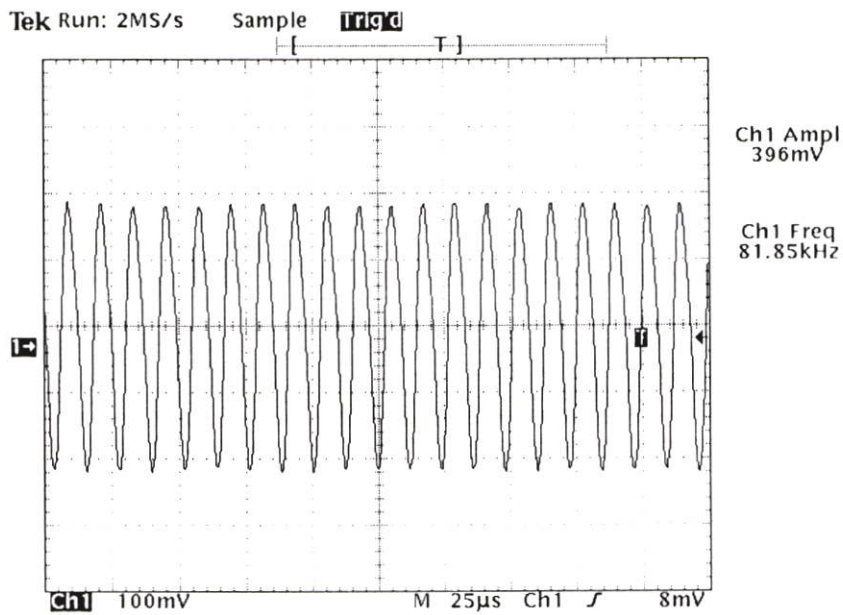


รูปที่ 5.7 สัญญาณเอาต์พุต V_{out} ที่กระแส $I_{1(2)} = 30\mu\text{A}$

เมื่อทำการปรับกระแสไบแอด $I_{1(2)}$ ให้เท่ากับ $100\mu\text{A}$ และ $200\mu\text{A}$ จะได้สัญญาณเอาต์พุตเป็นดังรูปที่ 5.8 และ 5.9 ตามลำดับ

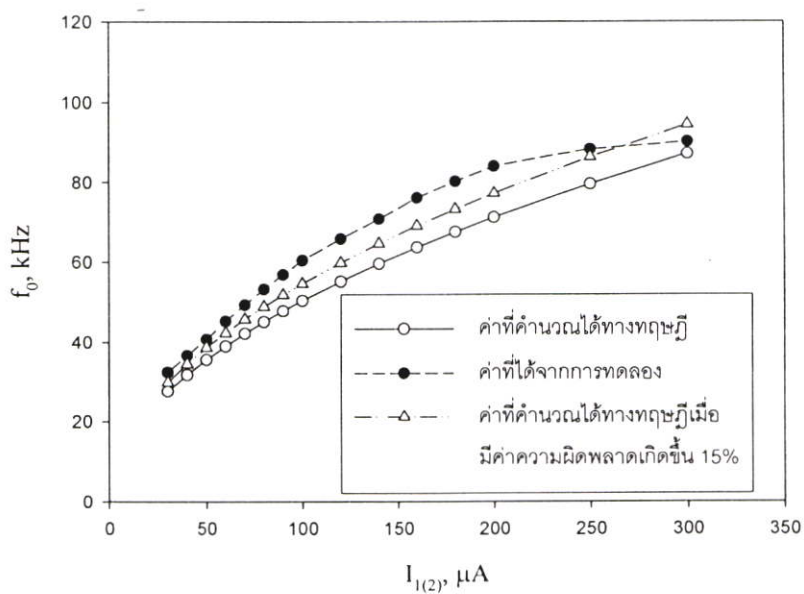


รูปที่ 5.8 สัญญาณเอาต์พุต V_{out} ที่กระแส $I_{1(2)} = 100\mu\text{A}$

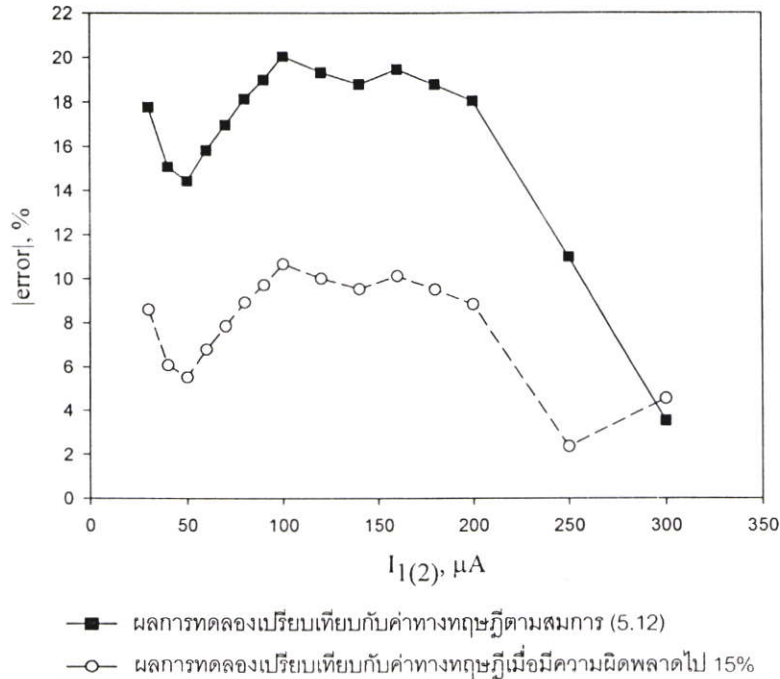


รูปที่ 5.9 สัญญาณเอาต์พุต V_{out} ที่กระแส $I_{1(2)} = 200\mu\text{A}$

จากสัญญาณเอาต์พุตที่ได้ตามรูปที่ 5.7-5.9 เมื่อทำการหาค่าความเพี้ยนฮาร์โมนิกรวม (Total harmonic distortion: THD) จะได้ค่าเท่ากับ 3.8, 9.7 และ 13.1% ตามลำดับ และเมื่อทำการปรับกระแสไบแอส $I_{1(2)}$ ตั้งแต่ 30 จนถึง $300\mu\text{A}$ แล้วนำเอาค่าความถี่ของสัญญาณที่ได้มาพล็อตกราฟเปรียบเทียบกับค่าความถี่ที่คำนวณตามสมการ (5.12) จะได้ผลการทดลองเป็นดังรูปที่ 5.10



รูปที่ 5.10 ค่าความถี่ของสัญญาณเอาต์พุต V_{out} ที่แปรตามค่ากระแส $I_{1(2)}$



รูปที่ 5.11 ค่าความผิดพลาดของค่าความถี่ที่ได้จากการทดลองเปรียบเทียบกับค่าความถี่ที่คำนวณได้ทางทฤษฎี

จากผลการทดลองในรูปที่ 5.10 จะเห็นได้ว่าความถี่ของวงจรถูกกำเนิดสัญญาณไซน์นั้นสามารถปรับค่าได้โดยการเปลี่ยนที่ค่ากระแสไบแอส $I_{1(2)}$ ตามหลักการที่ได้นำเสนอ และค่าความถี่ที่ได้ก็จะแนวโน้มที่มีค่าสอดคล้องกับค่าทางทฤษฎีที่คำนวณได้จากสมการ (5.12)

ส่วนค่าความผิดพลาดกันระหว่างค่าที่ได้จากการทดลองและค่าที่คำนวณได้ทางทฤษฎีของค่าความถี่สัญญาณเอาต์พุตตามสมการ (5.12) ที่ได้แสดงไว้ในรูปที่ 5.11 นั้นก็น่าจะมีสาเหตุหลักมาจากการที่ค่าความเหนี่ยวนำของวงจรถูกค่าความเหนี่ยวนำมีค่าที่ผิดพลาดไปจากค่าความเหนี่ยวนำทางทฤษฎีที่คำนวณได้ตามสมการ (5.8) ซึ่งปัจจัยสำคัญที่ทำให้เกิดความผิดพลาดของค่าความเหนี่ยวนำนี้ก็เกิดจากค่า β_0 และ $\alpha_{0(3)}$ ของวงจรสายพานกระแสตามสมการ (3.17) ทั้งนี้ก็เนื่องจากการทดลองนี้ได้ใช้พอร์ต 1 ของวงจรถูกค่าอิมพีแดนซ์เป็นพอร์ตอินพุตนั่นเอง และเพื่อที่จะได้พิสูจน์สมมติฐานดังกล่าวในรูปที่ 5.10 จึงได้แสดงกราฟของค่าความเหนี่ยวนำที่คำนวณได้ทางทฤษฎีเมื่อสมมติให้ค่าความเหนี่ยวนำที่คำนวณได้มีค่าที่ผิดพลาดไปจากสมการ (5.12) 15% ไว้ด้วย ซึ่งเมื่อพิจารณาจากผลการทดลองที่ได้เปรียบเทียบกับผลที่คำนวณได้ทางทฤษฎีเมื่อมีค่าความผิดพลาดเกิดขึ้น 15% ก็จะได้เห็นได้อย่างชัดเจนว่าค่าที่ได้จากการทดลองนั้นมีแนวโน้มที่ใกล้เคียงกับค่าที่คำนวณได้ทางทฤษฎีเมื่อมีค่าความผิดพลาดเกิดขึ้น 15% มากยิ่งขึ้น และเมื่อพิจารณาจากค่าความผิดพลาดตามในรูปที่ 5.11 ก็จะได้เห็นว่าค่าความ

ผิดพลาดที่เกิดจากค่าที่ได้จากการทดลองกับค่าที่คำนวณได้ทางทฤษฎีเมื่อมีค่าความผิดพลาดเกิดขึ้น 15% นี้มีค่าน้อยกว่าค่าความผิดพลาดที่เกิดจากค่าที่ได้จากการทดลองกับค่าที่คำนวณได้ทางทฤษฎีตามสมการ (5.12) อีกด้วย จึงเป็นสิ่งที่ช่วยยืนยันถึงความเป็นไปได้ของสมมติฐานที่ตั้งไว้ข้างต้นได้เป็นอย่างดี อย่างไรก็ตามตัวเก็บประจุแฝงที่ขั้ว Y และขั้ว Z_3 ของ CCCII(2) รวมทั้งตัวเก็บประจุแฝงที่ขั้ว Z_3 ของ CCCII(1) ก็เป็นอีกปัจจัยที่ช่วยเสริมให้ค่าความถี่ที่ได้จากการทดลองกับค่าความถี่ที่คำนวณได้ทางทฤษฎีเมื่อพิจารณาว่ามีค่าความผิดพลาดเกิดขึ้นเข้าไปด้วยนั้นยังคงมีค่าที่คลาดเคลื่อนกันอยู่

และเมื่อพิจารณาจากผลการทดลองในรูปที่ 5.10 พบว่าวงจรมีย่านการทำงานที่ค่อนข้างแคบทั้งนี้ก็เป็นผลสืบเนื่องมาจากข้อจำกัดของวงจรรักษาอิมพีแดนซ์ที่นำมาใช้งานนั่นเอง ซึ่งสาเหตุที่มาของข้อจำกัดดังกล่าวก็ได้อธิบายโดยละเอียดไว้แล้วในบทที่ 3

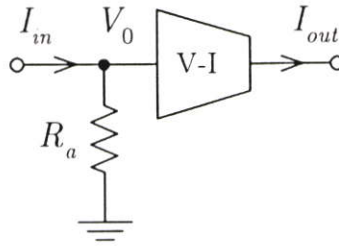
5.2 วงจรขยายสัญญาณ

ในหัวข้อที่ผ่านมาได้แสดงให้เห็นถึงการออกแบบวงจรรักษาอิมพีแดนซ์โดยอาศัยวงจรรักษาอิมพีแดนซ์และวงจรรักษาความต้านทานที่เป็นหัวใจสำคัญของวิทยานิพนธ์นี้ไปแล้ว ซึ่งจากผลการทดลองที่ได้เป็นสิ่งที่ช่วยย้ำให้เห็นถึงความสามารถในการปฏิบัติงานจริงของวงจรที่นำเสนอทั้งสองได้เป็นอย่างดี

ส่วนในหัวข้อนี้จะได้แสดงให้เห็นถึงตัวอย่างของการนำเอาคุณสมบัติพิเศษในการปรับค่าความต้านทานให้มีค่าเป็นบวกหรือเป็นลบได้ของวงจรรักษาความต้านทานที่นำเสนอไปประยุกต์ใช้ให้เกิดประโยชน์ขึ้น โดยได้นำเอาวงจรรักษาความต้านทานดังกล่าวมาประยุกต์ใช้ในการสร้างเป็นวงจรขยายกระแส ซึ่งจะทำให้วงจรขยายกระแสที่สร้างขึ้นนี้มีคุณสมบัติพิเศษ คือ สามารถออกแบบให้วงจรมีคุณสมบัติเป็นวงจรขยายกลับเฟส (Inverting amplifier) หรือเป็นวงจรขยายไม่กลับเฟส (Non-inverting amplifier) ได้โดยไม่ต้องทำการเปลี่ยนโครงประกอบ (Topology) ของวงจรเลย

5.2.1 หลักการของวงจรขยายกระแส

วงจรขยายกระแสสามารถสร้างขึ้นโดยอาศัยหลักการพื้นฐานดังแสดงในรูปที่ 5.12 ซึ่งวงจรประกอบด้วยตัวต้านทานและวงจรมีแรงดันเป็นกระแส (Voltage to current converter: V-I) โดยตัวต้านทาน R_a ทำหน้าที่ในการเปลี่ยนกระแสอินพุต I_{in} ให้เป็นแรงดัน V_0 ซึ่งแรงดันดังกล่าว จะถูกส่งต่อให้กับวงจร V-I ทำการแปลงแรงดัน V_0 ให้กลายเป็นกระแสเอาต์พุต I_{out}



รูปที่ 5.12 หลักการวงจรขยายกระแส

เมื่อพิจารณาจากวงจรตามรูปที่ 5.12 สมมติว่าค่าความต้านทานอินพุตของวงจร V-I มีค่าสูงมากจนเป็นอนันต์ และตัวต้านทาน R_a มีค่าความต้านทานเท่ากับ $1/G_1$ จะได้ค่าแรงดัน V_0 เท่ากับ

$$V_0 = \frac{I_{in}}{G_1} \quad (5.13)$$

และสมมติว่าความสัมพันธ์ระหว่างกระแสเอาต์พุต I_{out} กับแรงดันอินพุต V_0 ของวงจร V-I มีค่าเป็น

$$I_{out} = G_2 \cdot V_0 \quad (5.14)$$

เมื่อแทนค่าสมการ (5.13) ลงในสมการ (5.14) ก็จะทำให้ได้กระแสเอาต์พุต I_{out} ของวงจรขยายกระแสมีค่าเท่ากับ

$$I_{out} = \frac{G_2}{G_1} \cdot I_{in} \quad (5.15)$$

ดังนั้น ค่าอัตราขยายกระแส (Current gain: A_i) ของวงจรมีค่าเป็น

$$A_i = \frac{I_{out}}{I_{in}} = \frac{G_2}{G_1} \quad (5.16)$$

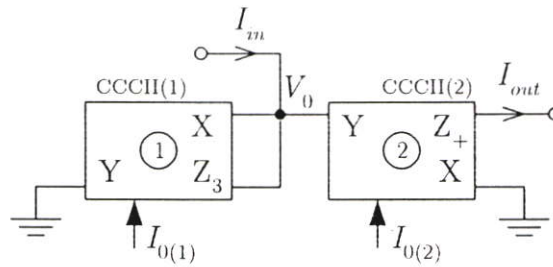
จากสมการ (5.16) แสดงให้เห็นว่าค่าอัตราขยายกระแสของวงจรสามารถปรับได้โดยการเปลี่ยนที่ค่า G_1 หรือ G_2

อย่างไรก็ตามเป็นที่น่าสังเกตว่าถ้าค่าความต้านทาน $(1/G_1)$ ในวงจรขยายกระแสดังกล่าวสามารถปรับให้มีค่าเป็นบวกหรือลบได้ก็จะส่งผลทำให้ค่าอัตราขยายกระแสของวงจรมีค่า

เป็นบวกหรือลบตามไปด้วย หรือกล่าวอีกนัยหนึ่งก็คือเราสามารถที่จะออกแบบให้วงจรรขยายกระแสดังกล่าวมีคุณสมบัติเป็นวงจรรขยายไม่กลับเฟสหรือวงจรรขยายกลับเฟสได้โดยการควบคุมที่ค่าความต้านทานของตัวต้านทาน R_d นั้นเอง

5.2.2 วงจรรขยายกระแส

เมื่อพิจารณาจากหลักการสร้างวงจรรขยายกระแสในหัวข้อที่ผ่านมาตามรูปที่ 5.12 จะเห็นว่าหลักการดังกล่าวประกอบด้วยตัวต้านทานที่สามารถปรับค่าความต้านทานให้มีค่าเป็นบวกหรือลบได้ และวงจร V-I เป็นอุปกรณ์หลัก จากการที่ได้ทำการศึกษาถึงวงจรความต้านทานที่สามารถปรับค่าความต้านทานให้มีค่าเป็นบวกหรือลบได้ในบทที่ 4 ประกอบกับความรู้เกี่ยวกับ CCCII ในบทที่ 2 ไปแล้ว ดังนั้นจึงสามารถนำเอาวงจรรดังกล่าวทั้งสองมาประกอบกันให้เกิดเป็นวงจรรขยายกระแสได้ดังแสดงรูปที่ 5.13



รูปที่ 5.13 วงจรรขยายกระแส

ซึ่งเมื่อพิจารณาจากวงจรตามรูปที่ 5.13 จะเห็นว่าได้นำเอา CCCII(1) มาประกอบเป็นวงจรความต้านทานแบบต่อกราวด์ และนำเอา CCCII(2) มาประกอบเป็นวงจร V-I [85, 89, 97-99] โดยที่ CCCII(2) มีโครงสร้างของวงจรตามรูปที่ 3.7(ข)

เมื่อทำการวิเคราะห์วงจรในรูปที่ 5.13 โดยสมมติให้ CCCII(1) และ CCCII(2) มีความต้านทานแฝงที่ขั้ว X เท่ากับ $R_{x(1)}$ และ $R_{x(2)}$ ตามลำดับ จะได้แรงดัน V_0 มีค่าเท่ากับ

$$V_0 = \frac{R_{x(1)}}{(1-k)} \cdot I_{in} \quad (5.17)$$

โดยที่ k คือค่าอัตราขยายกระแสของ CCCII(1)

และจะได้ความสัมพันธ์ระหว่างกระแสเอาต์พุต I_{out} กับแรงดันอินพุต V_0 ของวงจร V-I มีค่าเป็น

$$I_{out} = \frac{V_0}{R_{x(2)}} \quad (5.18)$$

เมื่อแทนสมการ (5.17) ลงในสมการ (5.18) จะได้กระแสเอาต์พุต I_{out} ของวงจรขยายกระแสในรูปที่ 5.13 มีค่าเท่ากับ

$$I_{out} = \frac{I_{0(2)}}{I_{0(1)}} \cdot \frac{1}{1 - (I_{1(1)}/I_{2(1)})} \cdot I_{in} \quad (5.19)$$

ดังนั้น ค่าอัตราขยายกระแสของวงจรมีค่าเป็น

$$A_i = \frac{I_{out}}{I_{in}} = \frac{I_{0(2)}}{I_{0(1)}} \cdot \frac{1}{1 - (I_{1(1)}/I_{2(1)})} \quad (5.20)$$

จากสมการ (5.20) จะเห็นได้ว่าค่าอัตราขยายกระแสของวงจรสามารถปรับได้โดยการเลือกปรับเปลี่ยนที่ค่ากระแส $I_{0(1)}$, $I_{0(2)}$, $I_{1(1)}$ และ $I_{2(1)}$

เป็นที่น่าสังเกตว่าการเลือกปรับค่าอัตราขยายกระแสของวงจรที่ค่ากระแส $I_{1(1)}$ และ $I_{2(1)}$ ให้เหมาะสมนั้น ยังส่งผลให้ค่าอัตราขยายกระแสดังกล่าวมีค่าเป็นบวกหรือลบได้อีกด้วย โดยถ้ากำหนดให้ $I_{1(1)} > I_{2(1)}$ จะทำให้ค่าอัตราขยายกระแสของวงจรมีค่าเป็นลบ และถ้ากำหนดให้ $I_{1(1)} < I_{2(1)}$ จะทำให้ค่าอัตราขยายกระแสของวงจรมีค่าเป็นบวก นั้นหมายความว่าวงจรขยายกระแสในรูปที่ 5.13 นี้สามารถถูกออกแบบให้มีคุณสมบัติเป็นวงจรขยายแบบกลับเฟสหรือเป็นวงจรขยายแบบไม่กลับเฟสได้โดยวิธีทางอิเล็กทรอนิกส์ด้วย

5.2.3 ผลการจำลองการทำงานของวงจร

เพื่อตรวจสอบการทำงานของวงจรขยายกระแสในรูปที่ 5.13 จึงได้ทำการจำลองการทำงานของวงจรด้วยโปรแกรม PSPICE ที่อุณหภูมิ 27°C โดยใช้ไฟเลี้ยงเท่ากับ $\pm 3V$ และใช้ทรานซิสเตอร์เบอร์ 2N2222A และ 2N2907A ในการสร้างเป็น CCCII

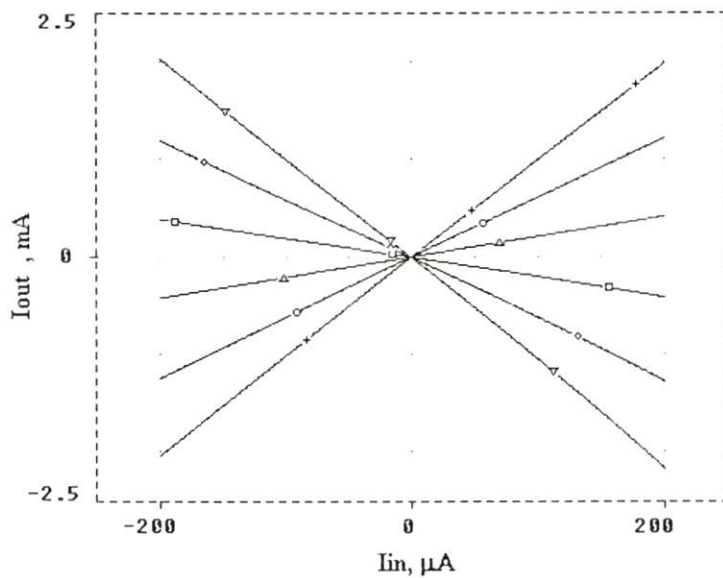
ในการทดสอบการทำงานของวงจรขยายกระแส นั้นจะจำลองการทำงานเพื่อดูคุณสมบัติที่เป็นได้ทั้งวงจรขยายแบบกลับเฟสและวงจรขยายแบบไม่กลับเฟส คือ

กำหนดให้วงจรในรูปที่ 5.13 มีคุณสมบัติเป็นวงจรขยายแบบกลับเฟสโดยมีกระแส $I_{0(1)} = 50\mu A$, $I_{1(1)} = 100\mu A$, $I_{2(1)} = 50\mu A$

และกำหนดให้วงจรในรูปที่ 5.13 มีคุณสมบัติเป็นวงจรขยายแบบไม่กลับเฟสโดยมีกระแส $I_{0(1)} = 100\mu\text{A}$, $I_{1(1)} = 300\mu\text{A}$, $I_{2(1)} = 600\mu\text{A}$

ทำการจำลองการทำงานของวงจรขยายทั้งสองโดยกำหนดให้กระแสอินพุต I_{in} มีค่าเปลี่ยนแปลงตั้งแต่ $-200\mu\text{A}$ จนถึง $200\mu\text{A}$ ที่ค่ากระแส $I_{0(2)}$ แต่ละค่าคือ $100\mu\text{A}$, $300\mu\text{A}$ และ $500\mu\text{A}$

เมื่อนำเอาผลการจำลองการทำงานของวงจรขยายแบบกลับเฟสและแบบไม่กลับเฟสที่ได้ทั้งหมดมาทำการพล็อตค่าลงบนกราฟเดียวกันจะได้ผลการจำลองการทำงานเป็นดังรูปที่ 5.14

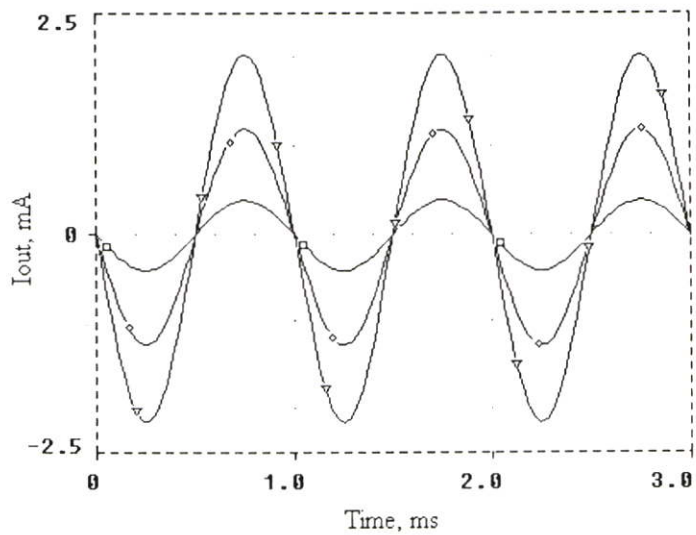


ผลการจำลองการทำงานของวงจรขยายกลับเฟสที่ \square $I_{0(2)}=100\mu\text{A}$ \diamond $I_{0(2)}=300\mu\text{A}$ ∇ $I_{0(2)}=500\mu\text{A}$
 ผลการจำลองการทำงานของวงจรขยายไม่กลับเฟสที่ \triangle $I_{0(2)}=100\mu\text{A}$ \circ $I_{0(2)}=300\mu\text{A}$ $+-$ $I_{0(2)}=500\mu\text{A}$

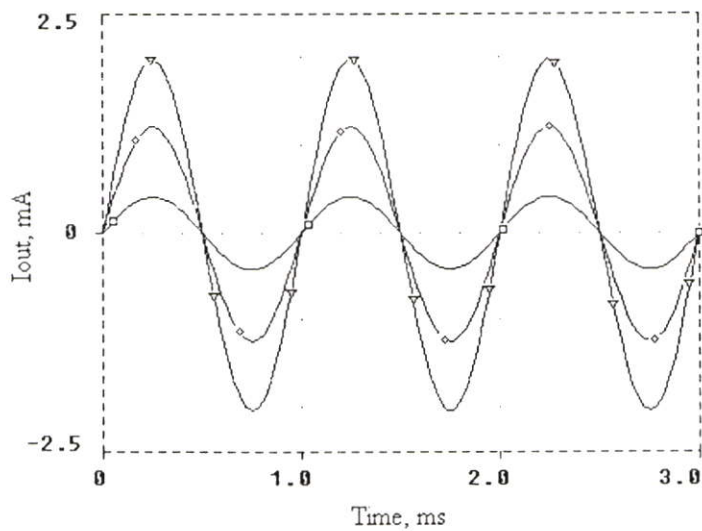
รูปที่ 5.14 ความสัมพันธ์ระหว่างกระแสเอาต์พุต I_{out} กับกระแสอินพุต I_{in}

จากผลการจำลองการทำงานของวงจรในรูปที่ 5.14 แสดงให้เห็นว่าวงจรขยายกระแสในรูปที่ 5.13 สามารถประพฤติตัวเป็นวงจรขยายแบบกลับเฟสหรือแบบไม่กลับเฟสได้ในวงจรเดียวกันจริงตามหลักการที่ได้นำเสนอไว้ อีกทั้งกระแสเอาต์พุตก็มีการเปลี่ยนแปลงในลักษณะที่เป็นเชิงเส้นในช่วงกระแสอินพุตที่ค่อนข้างกว้างด้วย

เมื่อทำการตรวจสอบการทำงานของวงจรโดยการป้อนกระแสอินพุตรูปไซน์ที่มีขนาดเท่ากับ $200\mu\text{A}$ ที่ความถี่ 1kHz ให้กับวงจรจะได้ผลการจำลองการทำงานของวงจรขยายกลับเฟสและไม่กลับเฟสเป็นดังรูปที่ 5.15(ก) และ 5.15(ข) ตามลำดับ



(ก)



(ข)

ผลการจำลองการทำงานของวงจรที่ \square $I_{0(2)}=100\mu\text{A}$ \diamond $I_{0(2)}=300\mu\text{A}$ ∇ $I_{0(2)}=500\mu\text{A}$

รูปที่ 5.15 สัญญาณเอาต์พุต I_{out} ของวงจรขยายกระแส

(ก) วงจรขยายกลับเฟส (ข) วงจรขยายไม่กลับเฟส

จากผลการจำลองการทำงานของวงจรในรูปที่ 5.15 แสดงให้เห็นว่าวงจรขยายกระแสในรูปที่ 5.13 สามารถให้สัญญาณเอาต์พุตที่เป็นได้ทั้งแบบกลับเฟสและไม่กลับเฟสกับสัญญาณอินพุตที่ป้อนเข้าไปในวงจรได้เป็นอย่างดี

5.3 สรุป

ในบทนี้ได้กล่าวถึงการนำเอาวงจรคูณค่าอิมพีแดนซ์และวงจรความต้านทานซึ่งเป็นหัวใจหลักของวิทยานิพนธ์นี้มาประยุกต์ใช้ในการออกแบบเป็นวงจรถ่ายสัญญาณไซน์และ

วงจรขยายกระแสเพื่อที่จะได้ดูถึงความสามารถในการปฏิบัติงานจริงของวงจรคุณค่าอิมพีแดนซ์ และวงจรความต้านทาน จากผลการจำลองการทำงานและผลการทดลองวงจรที่ได้เสนอไว้ในบทรนี้ ก็เป็นสิ่งที่ช่วยยืนยันให้เห็นว่าวงจรคุณค่าอิมพีแดนซ์และวงจรความต้านทานดังกล่าวสามารถที่จะถูกนำไปประยุกต์ใช้งานในทางปฏิบัติได้จริงด้วย

บทที่ 6

สรุปและวิจารณ์

ในวิทยานิพนธ์นี้ได้กล่าวถึงงานวิจัยที่เป็นหัวใจสำคัญไว้ 2 เรื่องใหญ่ โดยในเรื่องแรกเป็นงานวิจัยเกี่ยวกับการประยุกต์ใช้ CCII ที่ปรับค่าอัตราขยายกระแสได้มาใช้สร้างเป็นวงจรคุณค่าอิมพีแดนซ์แบบลอยตัวที่สามารถปรับค่าอิมพีแดนซ์ของวงจรได้ด้วยวิธีทางอิเล็กทรอนิกส์ ส่วนในเรื่องที่สองเป็นงานวิจัยเกี่ยวกับการประยุกต์ใช้ CCCII ที่ปรับค่าอัตราขยายกระแสได้มาใช้สร้างเป็นวงจรความต้านทานแบบลอยตัวที่สามารถปรับค่าความต้านทานของวงจรให้มีค่าเป็นบวกหรือลบได้ด้วยวิธีทางอิเล็กทรอนิกส์ ซึ่งในวิทยานิพนธ์นี้ได้จัดทำขึ้นโดยแบ่งเป็นเนื้อหาที่สำคัญดังนี้

บทที่ 1 เป็นการกล่าวถึงความเป็นมาและความน่าสนใจของวงจรคุณค่าอิมพีแดนซ์และวงจรความต้านทานที่เป็นเหตุจูงใจให้เกิดการค้นคว้าวิจัยขึ้น โดยการนำวงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้มาประยุกต์ใช้เป็นองค์ประกอบหลักในการออกแบบวงจร

บทที่ 2 ได้กล่าวถึงทฤษฎีเบื้องต้นของวงจรสายพานกระแสแบบต่าง ๆ ที่เกี่ยวข้องอันได้แก่ วงจรสายพานกระแสรุ่นที่สอง วงจรสายพานกระแสที่ควบคุมด้วยกระแส และวงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้ ที่ถูกนำมาใช้ในงานวิจัยที่นำเสนอในวิทยานิพนธ์นี้

บทที่ 3 และบทที่ 4 เป็นส่วนของเนื้อหาที่สำคัญในวิทยานิพนธ์นี้ โดยในบทที่ 3 ได้กล่าวถึงการออกแบบวงจรคุณค่าอิมพีแดนซ์ ส่วนบทที่ 4 ได้กล่าวถึงเรื่องของการออกแบบวงจรความต้านทาน

วงจรคุณค่าอิมพีแดนซ์แบบลอยตัวที่นำเสนอในบทที่ 3 นั้นได้ทำการออกแบบและสร้างขึ้นโดยได้นำ CCII ที่ปรับค่าอัตราขยายกระแสได้มาใช้เป็นองค์ประกอบหลัก และได้อาศัยอุปกรณ์พาสซีฟอีกหนึ่งตัวมาร่วมประกอบกันเป็นวงจร จึงทำให้วงจรมีโครงสร้างไม่ยุ่งยากซับซ้อนและเป็นการประหยัดจำนวนอุปกรณ์ที่นำมาใช้ในการประกอบเป็นวงจรด้วย และข้อดีที่เป็นหัวใจสำคัญอันเกิดจากการใช้ CCII ที่ปรับค่าอัตราขยายกระแสได้มาช่วยในการออกแบบวงจรก็คือสามารถปรับค่าอิมพีแดนซ์ของวงจรได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยการปรับที่ค่าอัตราขยายกระแสของวงจรสายพานกระแสที่เป็นอุปกรณ์แอกทีฟหลัก อย่างไรก็ตามวงจรคุณค่าอิมพีแดนซ์ที่นำเสนอนี้จะมีข้อจำกัดของวงจรอันเกิดจากความไม่เป็นอุดมคติของ CCII ที่มีโครงสร้างของวงจรตามรูปที่ 3.4 เกิดขึ้น ในวิทยานิพนธ์นี้จึงได้ทำการวิเคราะห์ให้เห็นถึงข้อจำกัดต่าง ๆ ของวงจรคุณค่าอิมพีแดนซ์ไว้ด้วย จากนั้นได้ทำการทดสอบคุณสมบัติของวงจรคุณค่าอิมพีแดนซ์ที่ได้ออกแบบไว้โดยการจำลองการทำงานและการทดลองต่อวงจรจริง ซึ่งจากผลการจำลองการทำงานและผลการทดลองที่ได้ก็สนับสนุนว่าวงจรคุณค่าอิมพีแดนซ์ที่นำเสนอนั้นมีแนวโน้มในการทำงานที่สอดคล้องกับหลักการทางทฤษฎีได้ดีพอสมควร

ส่วนวงจรความต้านทานแบบลอยตัวในบทที่ 4 นั้นได้ทำการออกแบบและสร้างขึ้นโดยได้นำ CCCII ที่ปรับค่าอัตราขยายกระแสได้มาใช้เป็นองค์ประกอบหลัก และได้อาศัยตัวต้านทานแฝงที่ขั้ว X ของ CCCII มาใช้ให้เกิดประโยชน์ จึงทำให้วงจรที่ได้ไม่จำเป็นต้องอาศัยตัวต้านทานพาสซีฟมาช่วยในการประกอบเป็นวงจรเลย วงจรจึงมีความเหมาะสมสำหรับนำไปสร้างในรูปแบบของวงจรรวมอย่างยิ่ง และข้อดีที่เป็นที่น่าสนใจอันเกิดจากการใช้ CCCII ที่ปรับค่าอัตราขยายกระแสได้มาช่วยในการออกแบบวงจรนี้ก็คือสามารถปรับค่าความต้านทานของวงจรให้มีค่าเป็นบวกหรือลบได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยการปรับที่ค่าอัตราขยายกระแสของวงจรสายพานกระแสที่เป็นอุปกรณ์แอกทีฟหลัก นอกจากนี้ยังได้แสดงวิธีการวิเคราะห์ข้อจำกัดต่าง ๆ ของวงจรอันเกิดจากความไม่เป็นอุดมคติของ CCCII ที่มีโครงสร้างของวงจรตามรูปที่ 3.4 รวมทั้งได้เสนอวิธีการแก้ไขปัญหาบางประการที่เกิดขึ้นไว้ด้วย สุดท้ายได้ทำการทดสอบคุณสมบัติของวงจรความต้านทานที่ได้ออกแบบไว้โดยการจำลองการทำงานและการทดลองต่อวงจรจริง ซึ่งจากผลการจำลองการทำงานและผลการทดลองที่ได้ก็สนับสนุนว่าวงจรความต้านทานที่นำเสนอขึ้นนั้นก็มีความแม่นยำในการทำงานที่สอดคล้องกับหลักการทางทฤษฎีได้ดีพอสมควรเช่นเดียวกัน

บทที่ 5 เป็นส่วนที่ช่วยเน้นย้ำให้เห็นถึงประสิทธิภาพในการปฏิบัติงานของวงจรคุณค่าอิมพีแดนซ์และวงจรความต้านทานที่ได้นำเสนอไปแล้วในบทที่ 3 และบทที่ 4 โดยได้กล่าวถึงการนำเอาวงจรทั้งสองไปประยุกต์ใช้งานไว้ 2 รูปแบบ

โดยรูปแบบในการประยุกต์ใช้งานแบบแรกนั้นเป็นการนำเอาวงจรคุณค่าอิมพีแดนซ์มาประกอบร่วมกับวงจรความต้านทานเพื่อสร้างเป็นวงจรถ่ายสัญญาณไซน์ ซึ่งทำให้วงจรถ่ายสัญญาณไซน์ที่ได้มีข้อดีที่สามารถกำหนดเงื่อนไขในการเกิดออสซิลเลตและปรับค่าความถี่ของวงจรได้ด้วยวิธีทางอิเล็กทรอนิกส์ จากนั้นจึงได้ทำการทดสอบการทำงานของวงจรด้วยการจำลองการทำงานรวมทั้งทำการทดลองต่อวงจรจริง จากผลการทดสอบที่ได้แสดงให้เห็นว่าวงจรสามารถให้กำเนิดสัญญาณเอาต์พุตออกมาได้เป็นสัญญาณรูปไซน์ อีกทั้งค่าความถี่ของสัญญาณเอาต์พุตก็สามารถถูกปรับได้โดยการเปลี่ยนที่ค่ากระแสไฟตรงในวงจร และค่าความถี่ที่ได้ก็มีความแม่นยำเป็นไปในทิศทางที่สอดคล้องกับค่าทางทฤษฎีได้ดีพอสมควร ซึ่งจากผลการทดสอบดังกล่าวนี้ก็เป็นที่ช่วยยืนยันให้เห็นว่าวงจรคุณค่าอิมพีแดนซ์และวงจรความต้านทานที่นำเสนอไว้ในวิทยานิพนธ์นี้สามารถทำงานได้จริงเช่นเดียวกันอีกทางหนึ่งด้วย

ส่วนรูปแบบในการประยุกต์ใช้งานแบบที่สองนั้นเป็นการแสดงให้เห็นถึงตัวอย่างของการนำเอาคุณสมบัติในการปรับค่าความต้านทานให้มีค่าเป็นบวกหรือลบได้ของวงจรความต้านทานที่นำเสนอไว้ในวิทยานิพนธ์นี้มาใช้ให้เกิดประโยชน์ โดยได้นำเอาวงจรความต้านทานดังกล่าวมาสร้างเป็นวงจรขยายกระแส ซึ่งก็ทำให้วงจรถ่ายขยายกระแสที่ได้นี้มีข้อดีที่น่าสนใจคือสามารถที่จะออกแบบวงจรให้มีคุณสมบัติเป็นวงจรถ่ายแบบกลับเฟสหรือไม่กลับเฟสได้ด้วยวิธี

ทางอิเล็กทรอนิกส์ จึงทำให้ไม่จำเป็นต้องทำการเปลี่ยนโครงประกอบของวงจรเลย และได้ทำการทดสอบการทำงานของวงจรด้วยการจำลองการทำงาน ซึ่งจากผลการจำลองการทำงานที่ได้แสดงให้เห็นว่าวงจรสามารถให้สัญญาณเอาต์พุตที่กลับเฟสหรือไม่กลับเฟสกับสัญญาณอินพุตที่ป้อนให้กับวงจรด้วยการปรับที่ค่ากระแสไฟตรงในวงจรได้จริง นอกจากนี้ยังมีสิ่งที่น่าสนใจที่เกิดขึ้นจากการจำลองการทำงานอีกประการหนึ่งก็คือ จากผลการจำลองการทำงานที่แสดงไว้ในรูปที่ 5.13 นั้นได้แสดงให้เห็นถึงย่านการทำงานที่เป็นเชิงเส้นของวงจรที่ค่อนข้างกว้างมากทั้ง ๆ ที่วงจรมายาวดังกล่าวได้อาศัยตัวต้านทานแฝงที่ขั้ว X ของ CCCII ที่มีความไม่เป็นเชิงเส้นสูงมาประยุกต์ใช้ให้เกิดประโยชน์สำหรับการสร้างเป็นวงจรด้วย ซึ่งคุณสมบัติดังกล่าวเป็นสิ่งน่าจะได้ทำการศึกษาค้นคว้าวิจัยต่อไป

สำหรับค่าความผิดพลาดที่เกิดขึ้นระหว่างค่าที่ได้จากการจำลองการทำงานและค่าที่ได้จากการทดลองต่อวงจรเมื่อเทียบกับค่าทางทฤษฎี และย่านการใช้ที่ค่อนข้างแคบ รวมถึงความถี่ใช้งานที่ไม่สูงมากนัก ของทั้งวงจรคุณค่าอิมพีแดนซ์และวงจรถ่ายสัญญาณไซน์ที่นำเสนอไว้ในวิทยานิพนธ์นี้ ล้วนเกิดจากความไม่เป็นอุดมคติของวงจรถ่ายพานกระแสในรูปที่ 3.4(ก) ที่นำมาใช้งานทั้งสิ้น โดยในการแก้ไขปัญหาดังกล่าวของวงจรคุณค่าอิมพีแดนซ์นั้นก็อาจจะต้องอาศัยทรานซิสเตอร์ที่มีคุณสมบัติที่ใกล้เคียงอุดมคติมาใช้งานแทนทรานซิสเตอร์ที่ใช้อยู่ในวิทยานิพนธ์นี้ เพื่อที่จะได้ทำให้ CCII ในรูปที่ 3.4(ก) มีคุณสมบัติเข้าใกล้อุดมคติให้มากที่สุด หรือไม่ก็อาจจะอาศัย CCII ที่มีโครงสร้างของวงจรในรูปแบบอื่น ๆ [69, 79, 91, 120] ที่มีคุณสมบัติใกล้เคียงอุดมคติมากกว่าวงจรตามรูปที่ 3.4(ก) มาใช้งานแทน ก็จะทำให้สามารถแก้ไขปัญหาดังกล่าวได้

ส่วนการแก้ไขปัญหาค่าความผิดพลาดที่เกิดขึ้นระหว่างค่าที่ได้จากการจำลองการทำงานและค่าที่ได้จากการทดลองต่อวงจรเมื่อเทียบกับค่าทางทฤษฎี และความถี่ใช้งานที่ไม่สูงมาก ของวงจรความต้านทานนั้นก็ไม่สามารถที่จะทำอะไรได้มากไปกว่าการอาศัยทรานซิสเตอร์ที่มีคุณสมบัติที่ใกล้เคียงอุดมคติมาใช้งานแทนทรานซิสเตอร์ที่ใช้อยู่ในวิทยานิพนธ์นี้เพื่อที่จะทำให้ CCCII ในรูปที่ 3.4(ก) มีคุณสมบัติเข้าใกล้อุดมคติให้มากที่สุด สาเหตุที่ต้องใช้วิธีการดังกล่าวก็เนื่องจากวงจรความต้านทานที่นำเสนอในวิทยานิพนธ์นี้จำเป็นต้องอาศัยตัวต้านทานแฝงที่เกิดจากโครงสร้างของวงจรทรานซิสลีนีร์รูปผสมมาใช้ประโยชน์นั่นเอง

สำหรับข้อเสนอแนะที่น่าสนใจเพื่อที่จะได้นำไปใช้ในการพัฒนาคุณสมบัติของวงจรความต้านทานต่อก็คือ เมื่อพิจารณาจากโครงสร้างของวงจรจะเห็นว่าวงจรได้อาศัยตัวต้านทานแฝงที่ขั้ว X ของ CCCII มาใช้ประโยชน์ซึ่งจากที่ทราบไปแล้วในบทที่ 2 ว่าตัวต้านทานแฝงนี้มีคุณสมบัติที่ไม่เป็นเชิงเส้น จึงส่งผลให้ย่านการใช้งานที่เป็นเชิงเส้นของวงจรความต้านทานค่อนข้างแคบตามไปด้วย ดังนั้นแนวทางในการพัฒนาจึงน่าจะเน้นไปที่การพัฒนาให้ความต้านทานแฝงที่นำมาใช้ประโยชน์นี้มีความเป็นเชิงเส้นเพิ่มขึ้น

เอกสารอ้างอิง

- [1] Grebene A. B. *Bipolar and MOS Analog Integrated Circuit Design*. John Wiley & Sons, Inc. 1984.
- [2] Savant C. J., Roden M. S. and Carpenter G. L. *Electronic Circuit Design*. The Benjamin/Cummings Publishing Company, Inc. 1987.
- [3] Millman J. and Grabel A. *Microelectronics*. McGraw-Hill, Inc. 1987.
- [4] Schilling D. L., Belove C., Apelewicz T. and Saccardi R. J. *Electronic Circuits Discrete and Integrated*. McGraw-Hill, Inc. 1989.
- [5] Malvino A. P. *Electronic Principles*. McGraw-Hill, Inc. 1989.
- [6] Fleeman S. R. *Electronic Devices Discrete and Integrated*. Prentice-Hall, Inc. 1990.
- [7] Sedra A. S. and Smith K. C. *Microelectronic Circuits*. Oxford University Press, Inc. 1991.
- [8] Gray P. R. and Meyer R. G. *Analysis and Design of Analog Integrated Circuits*. John Wiley & Sons, Inc. 1993.
- [9] Jaeger R. C. *Microelectronic Circuit Design*. The McGraw-Hill Companies, Inc. 1997.
- [10] Greeneich E. W. *Analog Integrated Circuits*. International Thomson Publishing. 1997.
- [11] Neamen D. A. *Electronic Circuit Analysis and Design*. The McGraw-Hill Companies, Inc. 2001.
- [12] Lehovec K. and Zuleeg R. "Negative resistance of a modified insulated-gate field-effect transistor." *Proc. IEEE*, vol. 62, 1974. pp. 1163-1165
- [13] Takagi H. and Kano G. "Complementary n-JFET negative resistance devices." *IEEE J. Solid-State Cir.*, vol. 10, 1975. pp. 509-515
- [14] Chu L. O. "Bipolar-JFET-MOSFET negative resistance devices." *IEEE Trans. Cir. & Syst.*, vol. 32, 1985. pp. 46-61
- [15] Khan I. A. and Ahmed M. T. "Realization of tunable floating resistors." *Electron. Lett.*, vol. 22, 1986. pp. 799-800
- [16] Ahmed M. T., Khan I. A. and Parveen T. "Wide range electronically tunable component multipliers." *Int. J. Electron.*, vol. 65, 1988. pp.1007-1011

- [17] Toumazou C., Lidgley F. J. and Haigh D. G. 1990. *Analog IC Design: The Current Mode Approach*. London : Peter Peregrinus.
- [18] Wilson G. and Chan P. K. "Floating CMOS resistor." *Electron. Lett.*, vol. 29, 1993. pp. 306-307
- [19] Senani R. "Realisation of linear voltage-controlled resistance in floating form." *Electron. Lett.*, vol. 30, 1994. pp. 1909-1910
- [20] Elwan H. O., Mahmoud S. A. and Soliman A. M. "CMOS voltage controlled floating resistor." *Int. J. Electron.*, vol. 81, 1996. pp. 471-476
- [21] Saaid O. and Fabre A. "Class AB current controlled resistor for high performance current mode applications." *Electron. Lett.*, Vol. 32, 1996. pp. 4-5
- [22] Elwan H. O., Mahmoud S. A. and Soliman A. M. "CMOS voltage controlled floating resistor." *Int. J. Electron.*, vol. 81, 1996. pp. 571-576
- [23] Al-Ruwaihi K. M. "A floating voltage-controlled resistor and its application to active RC filters." *Int. J. Electron.*, vol. 82, 1997. pp. 483-498
- [24] Barthelemy H. and Fabre A. "A new floating controlled resistance operating in class AB." *IEEE Trans. Cir. & Syst. I*, vol. 47, 2000. pp. 67-72
- [25] Ferri G. and Guerrini N. "High-valued passive element simulation using low-voltage low-power current conveyors for fully integrated applications." *IEEE Trans. Cir. & Syst. II*, vol. 48, 2001. pp. 405-409
- [26] Barthelemy H. and Fabre A. "A second generation current-controlled conveyor with negative intrinsic resistance." *IEEE Trans. Cir. & Syst. I*, vol. 49, 2002. pp. 63-65
- [27] Pawarangkoon P. and Kiranon W. "Electronically tunable floating resistor." *Int. J. Electron.*, vol. 91, 2004. pp. 665-673
- [28] Pawarangkoon P., Intaudom V. and Kiranon W. "Electronically tunable floating resistor." *Proc. IEEE TENCON*, 2004. pp. 372-375
- [29] พัลลภ พันธุ์ปรีชาวัฒน์. "การใช้วงจร CCCII ประมวลสัญญาณในรูปแบบวงจรคูณหารและวงจรความต้านทานแบบลบ." *วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, มหาวิทยาลัยเทคโนโลยีมหานคร. 2542.*
- [30] Senani R. "Novel active RC circuit for floating inductor simulation." *Electron. Lett.*, vol. 15, 1979. pp. 679-680

- [31] Singh V. "A new active RC circuit realization of floating inductance." *Proc. IEEE*, vol. 67, 1979. pp. 1659-1660
- [32] Senani R. "Novel active RC realization of tunable floating inductors." *Electron. Lett.*, vol. 16, 1980. pp. 154-155
- [33] Senani R. "New tunable synthetic floating inductors." *Electron. Lett.*, vol. 16, 1980. pp. 382-383
- [34] Nandi R. "Lossless inductor simulation : novel configurations using D.V.C.C.S." *Electron. Lett.*, vol. 16, 1980. pp. 666-667
- [35] Pal K. "Novel floating inductance using current conveyors." *Electron. Lett.*, vol. 17, 1981. pp. 638
- [36] Singh V. "Active RC single-resistance controlled lossless floating inductance simulation using single grounded capacitor." *Electron. Lett.*, vol. 17, 1981. pp. 820-821
- [37] Senani R. "Novel lossless synthetic floating inductor employing a grounded capacitor." *Electron. Lett.*, vol. 18, 1982. pp. 413
- [38] Thanachayanont A. and Payne A. "VHF CMOS integrated active inductor." *Electron. Lett.*, vol. 32, no. 11, 1996. pp. 999-1000
- [39] Thanachayanont A. and Payne A. "A 3-V RF CMOS bandpass amplifier using an active inductor." *Proc. IEEE Int. Symp. Cir. & Syst.*, Monterey, CA, USA, 1996.
- [40] Kiranon W. and Pawarangkoon P. "Floating inductance simulation based on current conveyors." *Electron. Lett.*, vol. 33, no. 21, 1997. pp. 1748-1749
- [41] Thanachayanont A. and Payne A. "CMOS floating active inductor and its applications to bandpass filter and oscillator designs." *Proc. IEE Cir. Dev. Syst.*, vol. 147, 2000. pp. 42-48
- [42] ประจวบ ปวรังกูร, ปราโมทย์ วาดเขียน และ วิวัฒน์ กิรานนท์. 2540. "วงจรเลียนแบบขดลวดเหนี่ยวนำแบบลอยตัวและวงจรถลับค่าอิมพีแดนซ์ที่ปรับค่าได้ในเชิงอิเล็กทรอนิกส์." หน้า 473-477. ใน การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 20 . คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย.
- [43] ประจวบ ปวรังกูร. "การประยุกต์ใช้งานวงจรสายพานกระแส." วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, มหาวิทยาลัยเทคโนโลยีมหานคร. 2540.

- [44] Khan I. A. and Ahmed M. T. "OTA-based integrable voltage/current controlled ideal C-multiplier." *Electron. Lett.*, vol. 22, 1986. pp. 365-366
- [45] Ahmed M. T., Khan I. A. and Minhaj N. "Novel electronically tunable C-multipliers." *Electron. Lett.*, vol. 31, 1995. pp. 9-11
- [46] Cataldo G., Ferri G. and Pennisi S. "Active capacitance multiplication by current conveyors." *Proc. IEEE Int. Symp. Cir. & Syst.*, 1998.
- [47] Ferri G. and Pennisi S. "A 1.5 V current-mode capacitance multiplier." *Proc. IEEE ICM'98 Conference.*, 1998. pp. 9-12
- [48] วุฒิไกร อินทอุดม และ วิวัฒน์ กิรานนท์. 2546. "วงจรรคูณค่าความจุไฟฟ้าแบบลอยตัวที่มีพื้นฐานอยู่บนวงจรสายพานกระแส." *วารสารวิจัยและพัฒนา มจร.*, ปีที่ 26, ฉบับที่ 3, กรกฎาคม-กันยายน 2546. หน้า 323-337
- [49] วุฒิไกร อินทอุดม. "วงจรรองสัญญาณหลายหน้าที่โหมดกระแสที่สร้างด้วยมอสเฟตเพียงอย่างเดียว." *วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.* 2548.
- [50] Antoniou A. "Floating negative impedance converters." *IEEE Trans. Cir. & Syst.*, vol. 19, 1972. pp. 209-212
- [51] Soliman A. M. "New generalized-impittance converter circuits obtained by using the current conveyor." *Int. J. Electron.*, vol. 32, 1972. pp. 673-679
- [52] Soliman A. M. "Active RC realization of current transfer functions using voltage generalised-impittance converters." *Int. J. Electron.*, vol. 33, 1972. pp. 273-280
- [53] Soliman A. M. "Generalised impittance inverters and their realisations." *Int. J. Electron.*, vol. 41, 1976. pp. 59-64
- [54] Toumazou C. and Lidgey F. J. "Floating-impedance converters using current conveyors." *Electron. Lett.*, vol. 21, 1985. pp. 640-642
- [55] Higashimura M. and Fukui Y. "Realization of impedance function using current conveyors." *Int. J. Electron.*, vol. 65, 1988. pp. 223-231
- [56] Brennan R. L., Viswanathan T. R. and Hanson J. V. "The CMOS negative impedance converter." *IEEE J. Solid-State Cir.*, vol. 23, 1988. pp. 1272-1275
- [57] Hou C. L., Wu Y. P. and Lu F. C. "Synthetic methods for floating immittances of one-ports and z and y parameters of multiports using CCII-." *Int. J. Electron.*, vol. 74, 1993. pp. 577-586

- [58] Hou C. L., Chen R. D., Wu Y. P. and Hu P. C. "Realization of grounded and floating immittance function simulators using current conveyors." *Int. J. Electron.*, vol. 74, 1993. pp. 917-923
- [59] Fabre A. and Saaid O. "Novel translinear impedance converter and bandpass filter application." *Electron. Lett.*, Vol. 29, 1993. pp. 746-747
- [60] Takagi S. and Fujii N. "Novel highly linear MOS integrator using a negative impedance converter (NIC)." *Electron. Lett.*, vol. 30, 1994. pp. 746-747
- [61] Hou C. L., Yean R. and Wang W. "Novel floating impedance converter using CCII+." *Proc. IEEE*, vol. 2, 1997. pp. 763-765
- [62] Wang H. and Lee C. "Immittance function simulator using a single current conveyor." *Electron. Lett.*, Vol. 33, 1997. pp. 574-576
- [63] Pawarangkoon P., Intaudom V. and Kiranon W. "Electronically tunable floating impedance multiplier." *Proc. The 2005 ECTI Int. Con.*, 2005. pp. 649-652
- [64] ประจวบ ปวรังกูร, พัลลภ พันธุ์ปรีชาวัฒน์ และ วิวัฒน์ กิรานนท์. 2548. "วงจรรูณค่าอิมพีแดนซ์แบบลอยตัวที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์." หน้า 1249-1252. ใน การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 28. คณะวิศวกรรมศาสตร์ มหาวิทยาลัยธรรมศาสตร์.
- [65] Smith K. C. and Sedra A. S. "The current conveyor - a new circuit building block." *Proc. IEEE*, Vol. 56, 1968. pp. 1368-1369
- [66] Sedra A. S. and Smith K. C. "A second-generation current conveyor and its applications." *IEEE Trans. Cir. & Syst.*, Vol. 17, 1970. pp. 132-134
- [67] Senani R. "Novel circuit implementation of current conveyors using an OA and an OTA." *Electron. Lett.*, vol. 16, 1980. pp. 2-3
- [68] Wilson B. "Low distortion feedback voltage-current conversion technique." *Electron. Lett.*, vol. 17, 1981. pp. 157-159
- [69] Wilson B. "High-performance current-conveyor implementation." *Electron. Lett.*, vol. 20, 1984. pp. 990-991
- [70] Normand G. "Translinear current conveyor." *Int. J. Electron.*, vol. 59, 1985. pp. 771-777
- [71] Fabre A. "Translinear current conveyors implementation." *Int. J. Electron.*, vol. 59, 1985. pp. 619-623

- [72] Wilson B. "Performance analysis of current conveyors." *Electron. Lett.*, vol. 25, 1989. pp. 1596-1598
- [73] Singh V. "An implementation of CCII-current conveyor, with application." *IEEE Trans. Cir. & Syst.*, vol. 36, 1989. pp. 1250-1251
- [74] Fabre A. and Alami M. "A versatile translinear cell-library to implement high performance analog ASICs." *Proc. IEEE EUROASIC*, 1990. pp. 89-94
- [75] Wadsworth D. C. "Accurate current conveyor topology and monolithic implementation." *Proc. IEE Part G.*, vol. 137, 1990. pp. 88-94
- [76] Aronhime P., Nelson D. and Adams C. "Applications of a first-generation current conveyor in current-mode circuits." *Electron. Lett.*, vol. 26, 1990. pp. 1456-1457
- [77] Sedra A., Roberts G. and Gohh F. "The current conveyor: history, progress and new results." *Proc. IEE Part G.*, vol. 137, 1990. pp. 78-87
- [78] Wilson B. "Recent developments in current conveyors and current mode circuits." *Proc. IEE Part G.*, vol. 137, 1990. pp. 63-77
- [79] Surakamponporn W., Riewruja V., Kumwachara K. and Dejhan K. "Accurate CMOS-based current conveyors." *IEEE Trans. Instrum. Meas.*, vol. 40, 1991. pp. 699-702
- [80] Liu S. I., Wu D. S., Tsao H. W., Wu J. and Tsay J. H. "Nonlinear circuit applications with current conveyors." *Proc. IEE Part G.*, vol. 140, 1993. pp. 1-6
- [81] Cheng M. and Toumazou C. "3 V MOS current conveyor cell for VLSI technology." *Electron. Lett.*, vol. 29, 1993. pp. 317-318
- [82] Fabre A. and Barthelemy H. "Composite second-generation current conveyor with reduced parasitic resistance." *Electron. Lett.*, vol. 30, 1994. pp. 377-378
- [83] Fabre A. and Mimeche N. "Class A/AB second-generation current conveyor with controlled current gain." *Electron. Lett.*, vol. 30, 1994. pp. 1267-1269
- [84] Duncan R. A., Chan K. M. and Sedra A. S. "Designs for a wideband current amplifier and a current conveyor." *IEEE Trans. Cir. & Syst. I*, vol. 41, 1994. pp. 272-280
- [85] Fabre A., Saaid O., Wiest F. and Boucheron C. "Current controlled bandpass filter based on translinear conveyors." *Electron. Lett.*, Vol. 31, 1995. pp. 1727-1728

- [86] Fabre A. "Third-generation current conveyor: A new helpful active element." *Electron. Lett.*, vol. 31, 1995. pp. 338-339
- [87] Bruun E. "Class AB CMOS first-generation current conveyor." *Electron. Lett.*, vol. 31, 1995. pp. 422-423
- [88] Piovaccari A. "CMOS integrated third-generation current conveyor." *Electron. Lett.*, vol. 31, 1995. pp. 1228-1229
- [89] Fabre A., Saaid O., Wiest F. and Boucheron C. "High frequency applications based on a new current controlled conveyor." *IEEE Trans. Cir. & Syst. I*, vol. 43, 1996. pp. 82-91
- [90] Elwan H. O. and Soliman A. M. "A novel CMOS current conveyor realization with an electronically tunable current mode filter." *IEEE Trans. Cir. & Syst. II*, vol. 43, 1996. pp. 663-670
- [91] Cha H. and Watanabe K. "Wideband CMOS current conveyor." *Electron. Lett.*, vol. 32, 1996. pp. 1245-1246
- [92] Fabre A. and Alami M. "A precise macromodel for second generations current conveyors." *IEEE Trans. Cir. & Syst. I*, vol. 44, 1997. pp. 639-642
- [93] Oliaei O. and Porte J. "Compound current conveyor (CCII+ CCII-)." *Electron. Lett.*, vol. 33, 1997. pp. 243-254
- [94] Elwan H. O. and Soliman A. M. "Low-voltage low-power CMOS current conveyors." *IEEE Trans. Cir. & Syst. I*, vol. 44, 1997. pp. 828-835
- [95] Soliman A. M. "Generation of current conveyor-based all pass filters from op-amp-based circuits." *IEEE Trans. Cir. & Syst. II*, vol. 44, 1997. pp. 324-330
- [96] Abuelma'atti M. T. and Abed S. M. "A new current-controlled multiple-output current-conveyor." *Proc. IEEE Int. Symp. Cir. & Syst.*, 1997. pp. 961-964
- [97] Fabre A., Saaid O., Wiest F. and Boucheron C. "High-frequency high-Q BiCMOS current-mode bandpass filter and mobile communication application." *IEEE J. Solid-State Cir.*, vol. 33, 1998. pp. 614-625
- [98] Ozoguz S., Toker A. and Cicekoglu O. "High output impedance current-mode multifunction filter with minimum number of active and reduced number of passive elements." *Electron. Lett.*, vol. 34, 1998. pp. 1807-1809

- [99] Chang C. and Lee M. "Voltage mode multifunction filter with single input and three outputs using two compound current conveyors." *IEEE Trans. Cir. & Syst. I*, vol. 46, 1999. pp. 1364-1365
- [100] Fabre A., Amrani H. and Barthelemy H. "A novel class AB first generation current conveyor." *IEEE Trans. Cir. & Syst. I*, vol. 46, 1999. pp. 96-98
- [101] Karybakas C. A. and Papazoglou C. A. "Low-sensitive CCII-based biquadratic filters offering electronic frequency shifting." *IEEE Trans. Cir. & Syst. II*, vol. 46, 1999. pp. 527-539
- [102] Barthelemy H., Koudobine I. and Landeghem D. V. "Bipolar low-power operational transresistance amplifier based on first generation current conveyor." *IEEE Trans. Cir. & Syst. II*, vol. 48, 2001. pp. 620-625
- [103] Seguin F. and Fabre A. "New second generation conveyor with reduced parasitic resistance and bandpass filter application." *IEEE Trans. Cir. & Syst. I*, vol. 48, 2001. pp. 781-785
- [104] Pawarangkoon P. and Kiranon W. "Current mode universal filter with three inputs and one output using CCII+s." *Proc. 2001 IEEJ Int. Analog VLSI Workshop.*, 2001. pp. 103-106
- [105] Zeki A. and Toker A. "The dual-X current conveyor (DXCCII): a new active device for tunable continuous-time filters." *Int. J. Electron.*, vol. 89, 2002. pp. 913-923
- [106] Seguin F., Godara B., Alicalapa F. and Fabre A. "2.2 GHz all-n-p-n second-generation controlled conveyor in pseudoclass AB using 0.8- μm BiCMOS technology." *IEEE Trans. Cir. & Syst. II*, vol. 51, 2004. pp. 369-373
- [107] Pawarangkoon P., Intaudom V. and Kiranon W. "Four-quadrant current-mode divider based on current conveyors." *Proc. IEEE TENCON*, 2004. pp. 380-383
- [108] Tongkulboriboon S., Pawarangkoon P., Petchakit V. and Kiranon W. "Electronically current mode all-pass filter with only one grounded capacitor." *Proc. IEEE TENCON*, 2005.
- [109] Tongkulboriboon S., Petchakit V. and Kiranon W. "Electronically tunable current mode high Q-bandpass filter." *Proc. ICCAS*, 2005. pp. 237-240

- [110] Tongkulboriboon S., Pawarangkoon P., Petchakit V. and Kiranon W. "A novel high Q-bandpass filter employing a few grounded passive components." Proc. ICICS, 2005. pp. 964-968
- [111] ประจวบ ปวรังกูร และ วิวัฒน์ กิรานนท์. 2539. "วงจรรขยายสัญญาณเชิงล็อกแบบชดเชยอุณหภูมิในโหมดกระแส." หน้า 128-131. ใน การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 19 . คณะวิศวกรรมศาสตร์ มหาวิทยาลัยขอนแก่น.
- [112] ประจวบ ปวรังกูร และ วิวัฒน์ กิรานนท์. "วงจรรองความถี่หลายหน้าที่โดยใช้วงจรสายพานกระแสแบบสองเอาต์พุต." วิศวกรรมลาดกระบัง, ปีที่ 18, ฉบับที่ 1, มีนาคม 2544. หน้า 30-34
- [113] วิจิตรา เพ็ชรกิจ, วิวัฒน์ กิรานนท์, จรียา เลิศจรัสอร่ามดี และ อัจฉราวรรณ เนื่องนิตย์. "วงจรรองความถี่ชนิดไปควอดที่มีสามอินพุตและหนึ่งเอาต์พุต." วิศวกรรมลาดกระบัง, ปีที่ 18, ฉบับที่ 1, มีนาคม 2544. หน้า 35-40
- [114] อัจฉราวรรณ เนื่องนิตย์, แสงระวี ตั้งกุลบริบูรณ์, วิจิตรา เพ็ชรกิจ และ วิวัฒน์ กิรานนท์. "วงจรรองความถี่ชนิดไปควอดโหมดกระแสโดยใช้ CCII's." วิศวกรรมลาดกระบัง, ปีที่ 18, ฉบับที่ 3, กันยายน 2544. หน้า 129-133
- [115] ประจวบ ปวรังกูร, แสงระวี ตั้งกุลบริบูรณ์ และ วิวัฒน์ กิรานนท์. 2548. "วงจรรขยายกระแสที่ปรับค่าอัตราขยายให้เป็นบวกหรือลบได้." หน้า 1277-1280. ใน การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 28 . คณะวิศวกรรมศาสตร์ มหาวิทยาลัยธรรมศาสตร์.
- [116] จีรสุดา เกสร. "วงจรรองความถี่และวงจรรอสซิลเลเตอร์ที่ควบคุมได้ในเชิงอิเล็กทรอนิกส์." วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2542.
- [117] แสงระวี ตั้งกุลบริบูรณ์. "วงจรรกำเนิดสัญญาณไซน์หลายเฟสที่ปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์." วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2545.
- [118] อัจฉราวรรณ เนื่องนิตย์. "วงจรรองความถี่หลายหน้าที่โหมดกระแสที่มีสามอินพุตหนึ่งเอาต์พุตโดยใช้ CCII's." วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2546.
- [119] Surakamponorn W. and Thitimajshima P. "Integrable electronically tunable current conveyors." Proc. IEE Part G., vol. 135, 1988. pp. 71-77

- [120] Surakampontrorn W. and Kumwachara K. "CMOS-based electronically tunable current conveyor." *Electron. Lett.*, vol. 28, 1992. pp. 1316-1317
- [121] Carlosena A. and Moschytz G. S. "Design of variable-gain current conveyors." *IEEE Trans. Cir. & Syst. I*, vol. 41, 1994. pp. 79-81
- [122] Abuelma'atti M. T. and Shabra A. M. "Composite second-generation current-conveyor with variable current and voltage gains." *Analog Integrated Circuits and Signal Processing*, Kluwer Academic Publishers, vol. 9, 1996. pp. 265-270
- [123] Papazoglou C. A. and Karybakas C. A. "An electronically tunable oscillator suitable for high frequencies operation based on a single dual-output variable-gain CCII." *Analog Integrated Circuits and Signal Processing*, Kluwer Academic Publishers, vol. 23, 2000. pp. 31-44
- [124] Fabre A., Saaid O. and Barthelemy H. "On the frequency limitations of the circuits based on second generation current conveyors." *Analog Integrated Circuits and Signal Processing*, Kluwer Academic Publishers, vol. 7, 1995. pp. 113-129
- [125] Frey D. R. "Log domain filtering: An approach to current mode filtering." *Proc. IEE Part G.*, vol. 140, 1993. pp. 406-416
- [126] Timko M. P. "A two-terminal IC temperature transducer." *IEEE J. Solid-State Cir.*, vol. 11, 1976. pp. 784-788
- [127] Hart B. L. "Automatic start-up technique for complementary PTAT current generators." *Electron. Lett.*, vol. 18, 1982. pp. 776-777
- [128] Surakampontrorn W., Riewruja V., Kumwachara K. and Fongsamot C. "Temperature compensation of translinear current conveyor and OTA." *Electron. Lett.*, vol. 34, 1988. pp. 707-709
- [129] Deval Y., Ducouret S. G. and Dom J. P. "Ratiometric temperature stable current reference." *Electron. Lett.*, vol. 29, 1993. pp. 1284-1285
- [130] Fabre A. "Bidirectional current-controlled PTAT current source." *IEEE Trans. Cir. & Syst.*, vol. 41, 1994. pp. 922-925
- [131] นฤมล เกียรติวาทินทร์, ไชยวัฒน์ ทองช้อย และวิวัฒน์ กิรานนท์. 2545. "การชดเชยอุณหภูมิ สำหรับวงจรทรานส์คอนดักเตอร์." หน้า 31-35. ใน การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 25 . คณะวิศวกรรมศาสตร์ มหาวิทยาลัยสงขลานครินทร์.

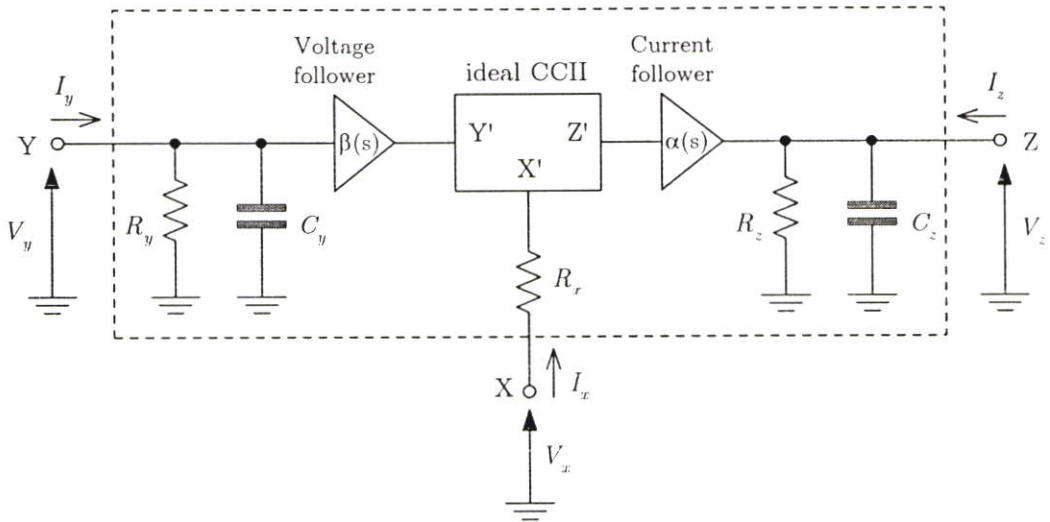
- [132] นฤมล เกียรติวารินทร์. "วงจรรวมต้านทานลบแบบปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้วงจรถานสลีนีเยร์." วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2544.
- [133] Pookaiyaudom S. and Samootrut K. "Current-mirror phase-shifter oscillator." *Electron. Lett.*, vol. 23, 1987. pp. 21-23
- [134] Al-Ghamdi F. M. and Ibrahim M. M. "Novel RC-oscillator using single operational amplifier." *Proc. IEEE Int. Symp. Cir. & Syst.*, vol. 5, 1991. pp. 2585-2588
- [135] Bhaskar D. R. and Senani R. "New current conveyor based single resistance controlled oscillator employing grounded capacitors." *Electron. Lett.*, vol. 29, 1993. pp. 612-613
- [136] Abuelma'atti M. T., Al-Ghumaiz A. A. and Khan M. H. "Novel CCII based single element controlled oscillators employing grounded resistors and capacitors." *Int. J. Electron.*, vol. 78, 1995. pp. 1107-1112
- [137] Wu D. S., Liu S. I., Hwang Y. S., and Wu Y. P. "Multiphase sinusoidal oscillator using the CFOA pole." *Proc. IEE Cir. Dev. Syst.*, vol. 142, 1995. pp. 37-40
- [138] Ciubotaru A. A. "Sinusoidal frequency tripler using fundamental rejecting feedback." *IEEE Trans. Cir. & Syst. I*, vol. 42, 1995. pp. 388-392
- [139] Abuelma'atti M. T. and Al-Qahatani M. A. "A new current controlled multiphase sinusoidal oscillator using translinear current conveyors." *IEEE Trans. Cir. & Syst. II*, vol. 45, 1998. pp. 881-885
- [140] Martinez P., Sabadell J., Aldea C. and Celma S. "Variable frequency sinusoidal oscillators based on CCII+." *IEEE Trans. Cir. & Syst. I*, vol. 46, 1999. pp. 1386-1389
- [141] Pookaiyaudom S. and Sitdhikorn R. "Current-differencing band-pass filter realization with application to high-frequency electronically tunable low-supply-voltage current-mirror-only oscillator." *IEEE Trans. Cir. & Syst. II*, vol. 43, 1996. pp. 832-835
- [142] Kiranon W., Kerson J. and Wardkein P. "Current controlled oscillator based on translinear conveyors." *Electron. Lett.*, vol. 32, 1996. pp. 1330-1331

- [143] Vosper J. V. and Heima M. "Comparison of single- and dual-element frequency control in a CCII-based sinusoidal oscillator." *Electron. Lett.*, vol. 32, 1996. pp. 2293-2294
- [144] Kiranon W., Kerson J., Sangpisit W. and Kamprasert N. "Electronically tunable multifunctional translinear-C filter and oscillator." *Electron. Lett.*, vol. 33, 1997. pp. 573-574
- [145] Pookaiyudom S., Prasong V. and Worapishet A. "Tunable CMOS current-mode sinusoidal oscillator with inherent automatic amplitude control." *Electron. Lett.*, vol. 33, 1997. pp. 954-955
- [146] Pookaiyudom S., Thanachayanont A. and Sitdhikorn R. "Current amplitude control circuits suitable for current-mode oscillator." *Electron. Lett.*, vol. 33, 1997. pp. 2-3
- [147] Surakamponorn W. "Sinusoidal frequency doublers using operational amplifiers." *IEEE Trans. Instrum. Meas.*, vol. 37, 1998. pp. 259-262
- [148] Khumsat P., Worapishet A. and Payne A. J. "High frequency current mode oscillator employing f_T integration technique." *Electron. Lett.*, vol. 35, 1999. pp. 365-367
- [149] Lin T. Y. K. and Payne A. J. "Design of a low-voltage, low-power, wide-tuning integrated oscillator." *Proc. IEEE Int. Symp. Cir. & Syst.*, 2000. pp. 629-632
- [150] Barthelemy H., Meillere S. and Kussener E. "CMOS sinusoidal oscillator based on current-controlled current conveyors." *Electron. Lett.*, vol. 38, 2002. pp. 1254-1256
- [151] Lin T. Y. K. and Payne A. J. "Translinear sinusoidal frequency tripler." *Electron. Lett.*, vol. 38, 2002. pp. 441-442
- [152] Razavi B. *RF Microelectronics*. New York : Prentice-Hall, Inc. 1998.
- [153] สิทธิชัย โภคยอุดม. วงจรป้อนกลับแบบลบและออสซิลเลเตอร์. กรุงเทพมหานคร : มหาวิทยาลัยเทคโนโลยีมหานคร. 2548.
- [154] ประจวบ ปวรังกูร, ปราโมทย์ วาดเขียน และ วิวัฒน์ กิรานนท์. 2540. "วงจรรองความถี่และวงจรออสซิลเลเตอร์ที่ใช้ CCII-R." หน้า 806-811. ใน การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 20 . คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย.

ภาคผนวก ก

การวิเคราะห์หาค่าพารามิเตอร์ต่าง ๆ ของวงจรสายพานกระแส

ในการวิเคราะห์เพื่อหาค่าพารามิเตอร์ต่าง ๆ ที่เกี่ยวเนื่องกับความไม่เป็นอุดมคติของวงจรสายพานกระแสที่มีวงจรสมมูลดังแสดงในรูปที่ ก.1 นั้น สามารถกระทำได้โดยอาศัยการจำลองการทำงานด้วยโปรแกรม PSPICE ซึ่งจะใช้คำสั่ง AC Sweep and Noise Analysis เป็นคำสั่งหลัก



รูปที่ ก.1 วงจรสมมูลของวงจรสายพานกระแส

การหาค่าพารามิเตอร์ต่าง ๆ ในรูปที่ ก.1 นั้นได้ถูกนำเสนอไว้ในเอกสารอ้างอิง [124] โดยมีวิธีการดังต่อไปนี้

ก.1 $\beta(s) = V_x/V_y$ คือ ค่าการส่งผ่านแรงดันจากขั้ว Y ไปยังขั้ว X ของวงจรสายพานกระแสและเป็นฟังก์ชันที่ขึ้นกับความถี่โดยมีผลตอบสนองทางความถี่เป็นรูปแบบของวงจรกรองผ่านต่ำ (Lowpass filter) ซึ่งโดยทั่วไปแล้วสามารถแสดงเป็นสมการได้ดังนี้ [124]

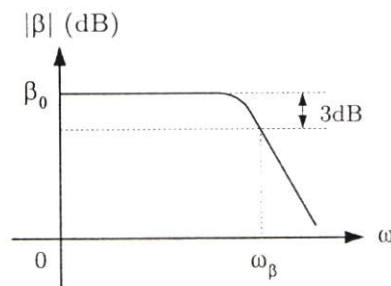
$$\beta(s) \simeq \frac{\beta_0}{1 + (s/\omega_\beta)}$$

โดยที่ β_0 คือ ค่าการส่งผ่านแรงดันของวงจรสายพานกระแสที่ความถี่ต่ำ (ในทางอุดมคติแล้วค่า $\beta_0 = 1$) ส่วน ω_β คือ ค่าโพลหลัก (Dominant pole) ของฟังก์ชันการส่งผ่านแรงดัน

อย่างไรก็ตามค่า $\beta(s)$ และ ω_β นี้เป็นเพียงค่าโดยประมาณเท่านั้นเนื่องจากเราได้ละเลยค่าโพลตัวอื่น ๆ ทิ้งไป และค่าทั้งสองนี้ก็จะมีความขึ้นกับคุณสมบัติของทรานซิสเตอร์ทุกตัวที่นำมาใช้ในการประกอบเป็นวงจร อาทิเช่น ค่าความต้านทานแฉง และ ค่าความจุไฟฟ้าแฉง เป็นต้น สำหรับการพิสูจน์หาค่า $\beta(s)$ และ ω_β ด้วยวิธีการวิเคราะห์ทางวงจรไฟฟ้านั้นไม่สามารถกระทำได้ง่าย จึงจำเป็นต้องอาศัยโปรแกรม PSPICE เข้ามาช่วยในการหาค่าทั้งสองนี้

ซึ่งวิธีการหาค่า $\beta(s)$ นี้สามารถทำได้โดยการต่อตัวต้านทานภาระ R_L ที่มีค่าเป็นอนันต์เข้าที่ขั้ว X ในขณะที่ขั้ว Y ถูกต่อเข้ากับแหล่งจ่ายแรงดันอินพุต V_y ที่มีค่าความต้านทานเอาต์พุตเป็นศูนย์ และขั้ว Z ถูกต่อลงกราวด์ แล้ววัดค่าแรงดัน V_x ที่ขั้ว X

ส่วนค่า ω_β สามารถหาได้โดยพิจารณาจากค่าความถี่ตัดที่ -3dB (f_β) ของ $\beta(s)$ ซึ่งจะได้ $\omega_\beta = 2\pi f_\beta$



รูปที่ ก.2 ผลตอบสนองทางความถี่ของค่า $\beta(s)$

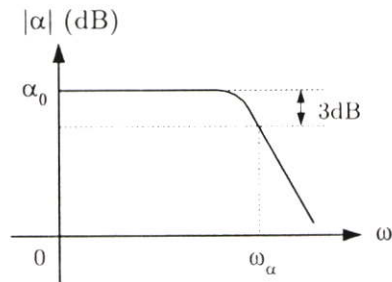
ก.2 $\alpha(s) = I_z/I_x$ คือ ค่าการส่งผ่านกระแสจากขั้ว X ไปยังขั้ว Z ของวงจรสายพานกระแสและเป็นฟังก์ชันที่ขึ้นกับความถี่โดยมีผลตอบสนองทางความถี่เป็นรูปแบบของวงจรกรองผ่านต่ำ (Lowpass filter) ซึ่งโดยทั่วไปแล้วสามารถแสดงเป็นสมการได้ดังนี้ [124]

$$\alpha(s) \simeq \frac{\alpha_0}{1 + (s/\omega_\alpha)}$$

โดยที่ α_0 คือ ค่าการส่งผ่านกระแสของวงจรสายพานกระแสที่ความถี่ต่ำ (ในทางอุดมคติแล้วค่า $\alpha_0 = 1$) ส่วน ω_α คือค่าโพลหลักของฟังก์ชันการส่งผ่านกระแส ซึ่งค่า $\alpha(s)$ และ ω_α นี้ก็เป็นเพียงค่าโดยประมาณเท่านั้นเนื่องจากเราได้ละเลยค่าโพลตัวอื่น ๆ ทิ้งไป และค่าทั้งสองนี้ก็จะมีความขึ้นกับคุณสมบัติของทรานซิสเตอร์ทุกตัวที่นำมาใช้ในการประกอบเป็นวงจร เช่นเดียวกับกรณีของค่า β_0 และ ω_β ด้วย สำหรับการพิสูจน์หาค่า $\alpha(s)$ และ ω_α ด้วยวิธีการวิเคราะห์ทางวงจรไฟฟ้านั้นไม่สามารถกระทำได้ง่าย จึงจำเป็นต้องอาศัยโปรแกรม PSPICE เข้ามาช่วยในการหาค่าเหล่านี้

ซึ่งวิธีการหาค่า $\alpha(s)$ นี้สามารถหาได้โดยการป้อนแหล่งจ่ายกระแสอินพุต I_r เข้าที่ขั้ว X ในขณะที่ขั้ว Y และ Z ถูกต่อลงกราวด์ แล้ววัดค่ากระแส I_z ที่ขั้ว Z

ส่วนค่า ω_α สามารถหาได้โดยพิจารณาจากค่าความถี่ตัดที่ -3dB (f_α) ของ $\alpha(s)$ ซึ่งจะได้ $\omega_\alpha = 2\pi f_\alpha$



รูปที่ ก.3 ผลตอบสนองทางความถี่ของค่า $\alpha(s)$

ก.3 R_y และ C_y คือ ค่าความต้านทานแฝงและค่าความจุไฟฟ้าแฝงที่ขั้ว Y ตามลำดับ ซึ่งค่าทั้งสองดังกล่าวสามารถหาได้โดยการต่อตัวต้านทานภาระที่มีค่าเป็นอนันต์เข้าที่ขั้ว X ในขณะที่ขั้ว Z ถูกต่อลงกราวด์ และป้อนแหล่งจ่ายแรงดันอินพุต V_y ที่มีค่าความต้านทานเอาต์พุตเป็นศูนย์เข้าที่ขั้ว Y แล้ววัดค่ากระแส I_y ที่มีค่าแปรตามค่าความถี่ซึ่งจะทำให้สามารถหาค่าอินพุตอิมพีแดนซ์ $Z_y = (R_y // C_y) = V_y / I_y$ ได้ โดยที่ค่า R_y มีค่าเท่ากับค่าของอิมพีแดนซ์ Z_y ที่ความถี่ต่ำ ส่วนค่า C_y สามารถหาได้โดยพิจารณาจากค่าความถี่ตัดที่ -3dB (f_y) ของ Z_y ซึ่งจะได้ $C_y = 1/2\pi f_y R_y$

ก.4 R_x คือ ค่าความต้านทานแฝงที่ขั้ว X ซึ่งสามารถหาได้โดยการต่อขั้ว Y และ Z ลงกราวด์และป้อนแหล่งจ่ายกระแสอินพุต I_x เข้าที่ขั้ว X แล้ววัดค่าแรงดัน V_x ที่ขั้ว X ซึ่งจะได้ $R_x = V_x / I_x$ อย่างไรก็ตามในบางครั้งเราอาจจำเป็นต้องเพิ่มเติมตัวเหนี่ยวนำ L_x โดยการต่ออนุกรมกับตัวต้านทาน R_x เข้าไปในรูปที่ ก.1 เพื่อความถูกต้องมากยิ่งขึ้นอีกด้วย ซึ่งค่า L_x นี้สามารถหาได้โดยการพิจารณาจากค่าความถี่ตัดที่ $+3\text{dB}$ (f_x) ของ $Z_x = V_x / I_x$ ซึ่งจะได้ $L_x = R_x / 2\pi f_x$

ก.5 R_z และ C_z คือ ค่าความต้านทานแฝงและค่าความจุไฟฟ้าแฝงที่ขั้ว Z ตามลำดับ ซึ่งค่าทั้งสองดังกล่าวสามารถหาได้โดยการต่อตัวต้านทานภาระที่มีค่าเป็นอนันต์เข้าที่ขั้ว Z ในขณะที่ขั้ว Y ถูกต่อลงกราวด์ และป้อนแหล่งจ่ายกระแสอินพุต I_x เข้าที่ขั้ว X แล้ววัดค่าแรงดัน V_z ที่มีค่าแปรตามค่าความถี่ซึ่งจะทำให้สามารถหาค่าเอาต์พุตอิมพีแดนซ์ $Z_z = (R_z // C_z)$ ได้ โดยที่ค่า R_z มีค่าเท่ากับค่าของอิมพีแดนซ์ Z_z ที่ความถี่ต่ำ $R_y = V_z / \alpha_0 I_x \cong V_z / I_x$ ส่วนค่า C_z สามารถหาได้โดยพิจารณาจากค่าความถี่ตัดที่ -3dB (f_z) ของ Z_z ซึ่งจะได้ $C_z = 1/2\pi f_z R_z$

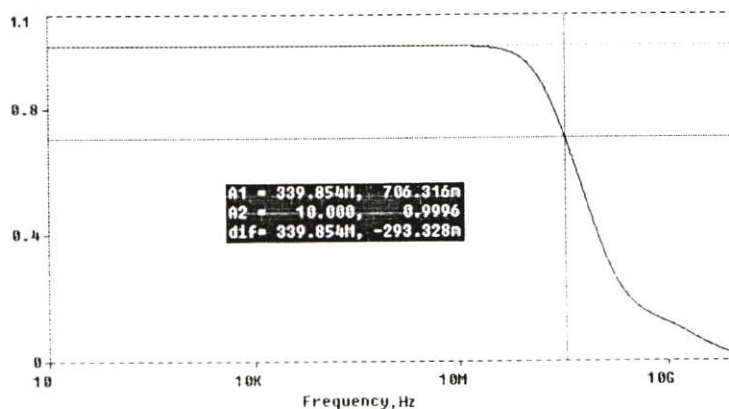
ภาคผนวก ข

ตัวอย่างข้อมูลในการวิเคราะห์หาค่าพารามิเตอร์ต่าง ๆ

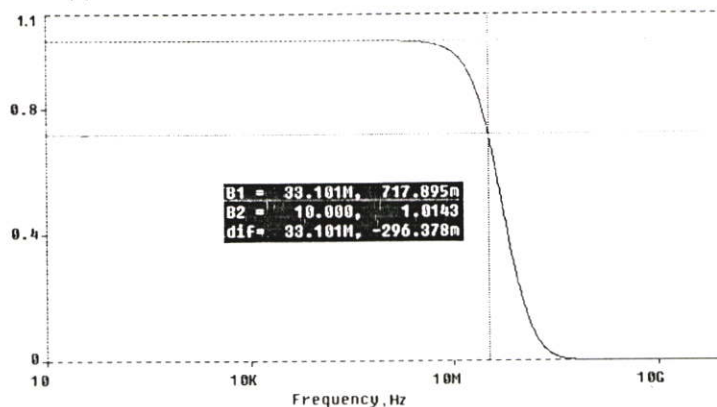
ข.1 ค่าพารามิเตอร์สำหรับใช้ในการคำนวณในวงจรคูล์ค่าอิมพีแดนซ์

ข.1.1 เมื่อทำการจำลองการทำงานของวงจรในรูปที่ 3.4(ก) โดยอาศัยวิธีดังที่อธิบายไว้ในภาคผนวก ก ที่ค่ากระแส I_1 ตั้งแต่ 10-1000 μ A, $I_0 = 50\mu$ A, $I_2 = 100\mu$ A จะได้ค่าพารามิเตอร์ต่าง ๆ เป็นดังนี้

1) $\beta_0 = 0.9996, f_\beta = 339.854\text{MHz}$



2) $\alpha_{0(1)} = 1.0143, f_{\alpha(1)} = 33.101\text{MHz}$



3) $f_{\alpha(2),\min} \approx 19.984\text{MHz}, f_{\alpha(3),\min} \approx 9.3904\text{MHz}$

4) $R_y = 80.779\text{M}\Omega, f_y = 1.2035\text{kHz}, C_y = 1.637\text{pF}$

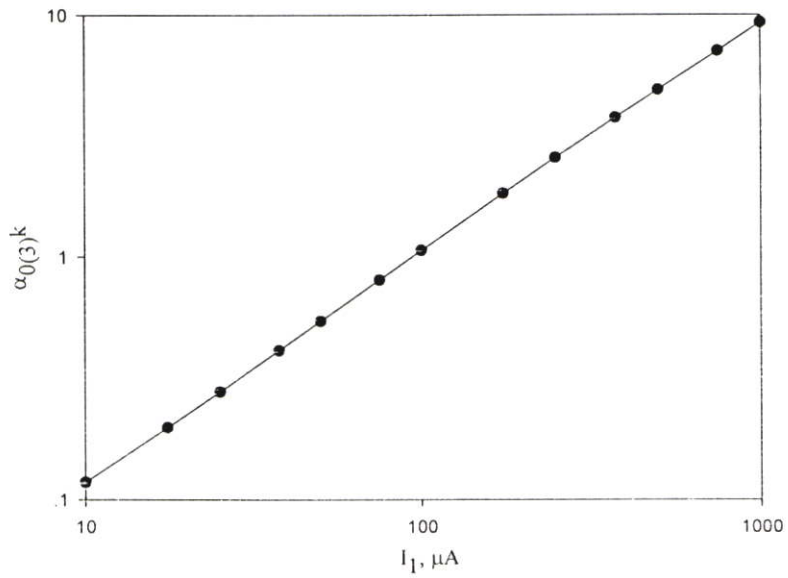
5) $R_{z(1)} = 759.558\text{k}\Omega, C_{z(1)} = 2.509\text{pF}$

$$6) R_{z(2),\min} \approx 741.765\text{k}\Omega, C_{z(2),\max} \approx 21.18\text{pF}$$

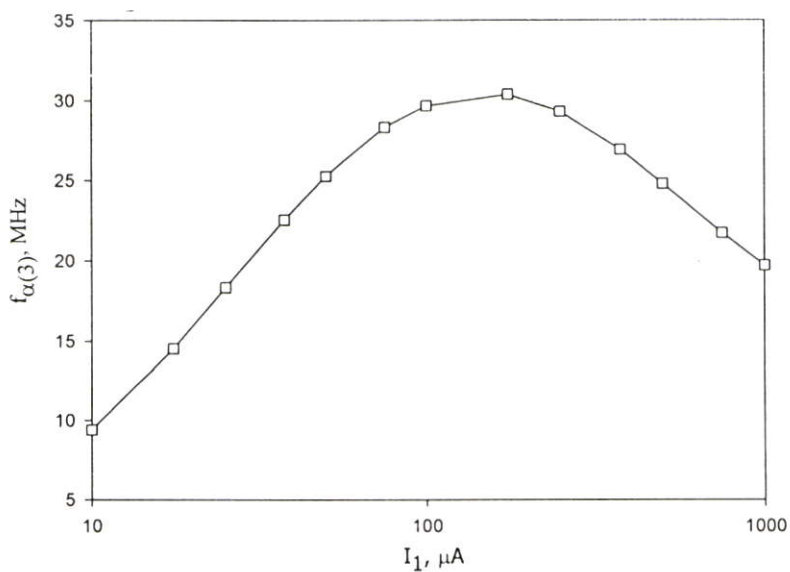
$$7) R_{z(3),\min} \approx 757.682\text{k}\Omega, C_{z(3),\max} \approx 21\text{pF}$$

ข.1.2 เมื่อทำการจำลองการทำงานของวงจรมีค่ากระแส $I_0 = 50\mu\text{A}$, $I_2 = 100\mu\text{A}$ จะได้ค่าพารามิเตอร์ต่าง ๆ เป็นดังนี้

$$1) \alpha_{0(3)k}$$



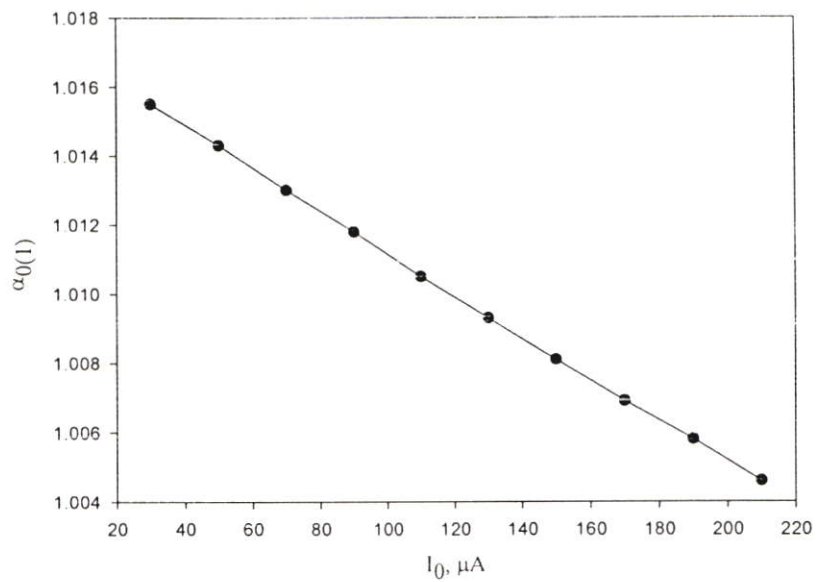
$$2) f_{\alpha(3)}$$



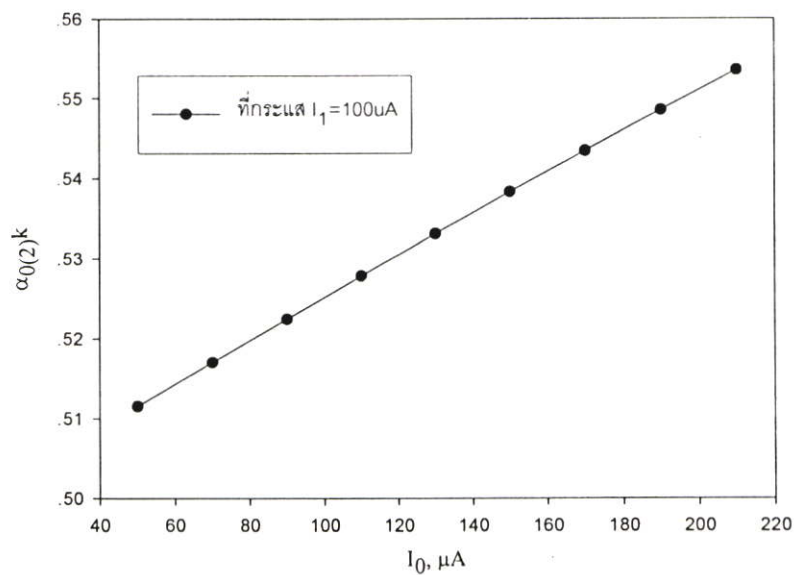
ข.2 ค่าพารามิเตอร์สำหรับใช้ในการคำนวณในวงจรความถี่ด้านทาน

เมื่อทำการจำลองการทำงานของวงจรในรูปที่ 3.4(ก) ที่ค่ากระแส $I_2 = 200\mu\text{A}$ จะได้ค่าพารามิเตอร์ต่าง ๆ เป็นดังนี้

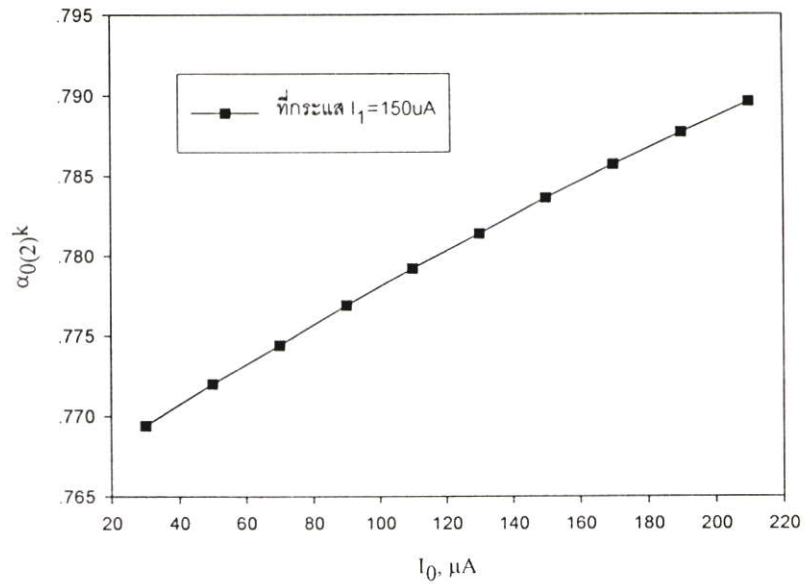
- 1) $\beta_0 = 0.9996, f_{\beta, \min} \approx 189.322\text{MHz}$
- 2) $f_{\alpha(1), \min} \approx 23.041\text{MHz}, f_{\alpha(2)k, \min} \approx 22.6\text{MHz}$
- 3) $\alpha_{0(1)}$



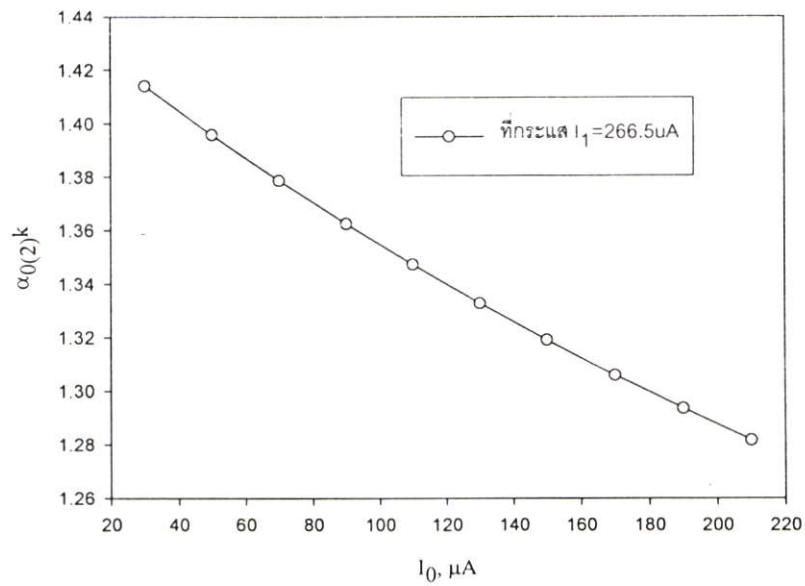
- 4) $\alpha_{0(2)k}$ ที่ค่ากระแส $I_1 = 100\mu\text{A}$



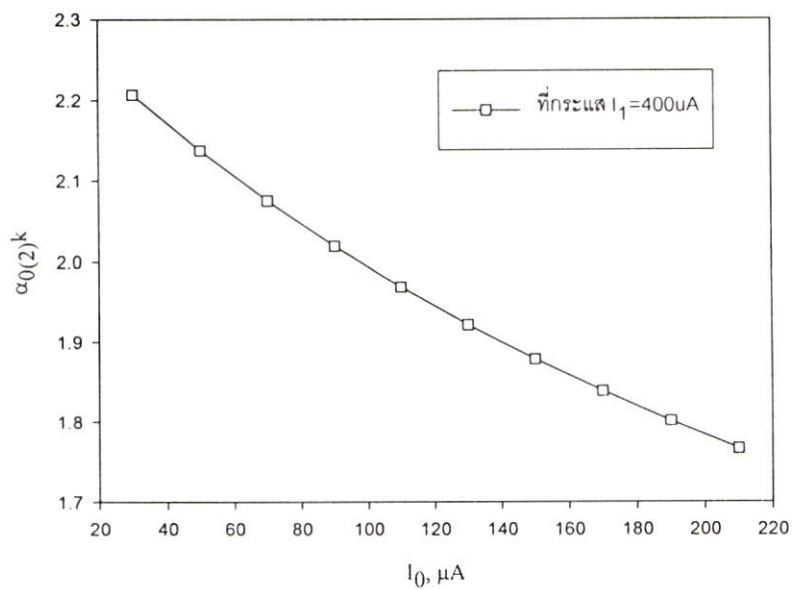
5) $\alpha_{0(2)k}$ ที่ค่ากระแส $I_1 = 150 \mu\text{A}$



6) $\alpha_{0(2)k}$ ที่ค่ากระแส $I_1 = 266.5 \mu\text{A}$



7) $\alpha_{0(2)k}$ ที่ค่ากระแส $I_1=400\mu\text{A}$

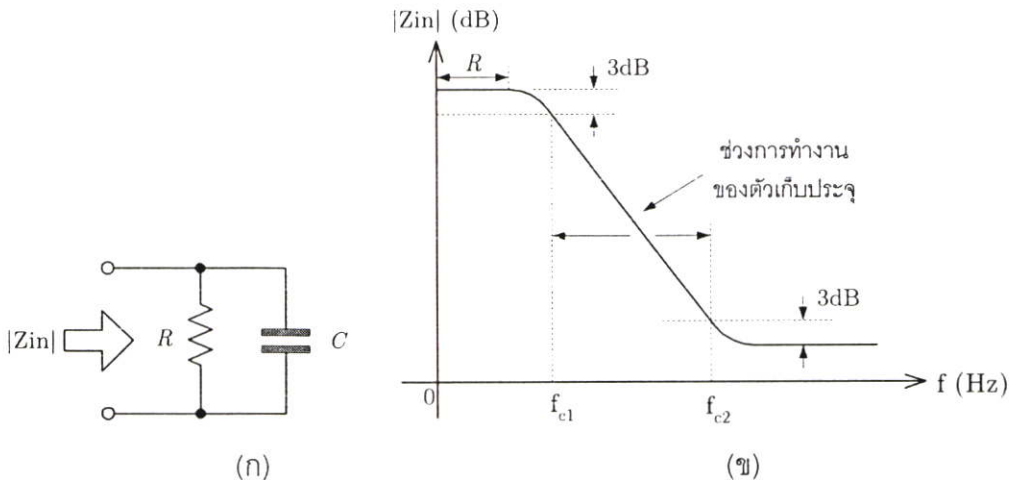


ภาคผนวก ค

การหาค่าความต้านทาน ค่าความจุไฟฟ้า และค่าความเหนี่ยวนำจากกราฟ

ค.1 การวิเคราะห์หาค่าความต้านทาน R และค่าความจุไฟฟ้า C ที่ต่ออยู่ในลักษณะขนานกันดังที่แสดงในรูปที่ ค.1(ก) จากกราฟค่าอิมพีแดนซ์ที่แสดงในรูปที่ ค.1(ข) นี้สามารถทำได้โดยการพิจารณาจากกราฟว่าค่าความต้านทาน R จะมีค่าเท่ากับค่าของอิมพีแดนซ์ Z_{in} ที่อยู่ในช่วงความถี่ต่ำ ส่วนค่า C สามารถหาได้โดยพิจารณาจากค่าความถี่ตัดที่ -3dB (f_{c1}) ของ Z_{in} ซึ่งจะได้ $C = 1/2\pi f_{c1}R$

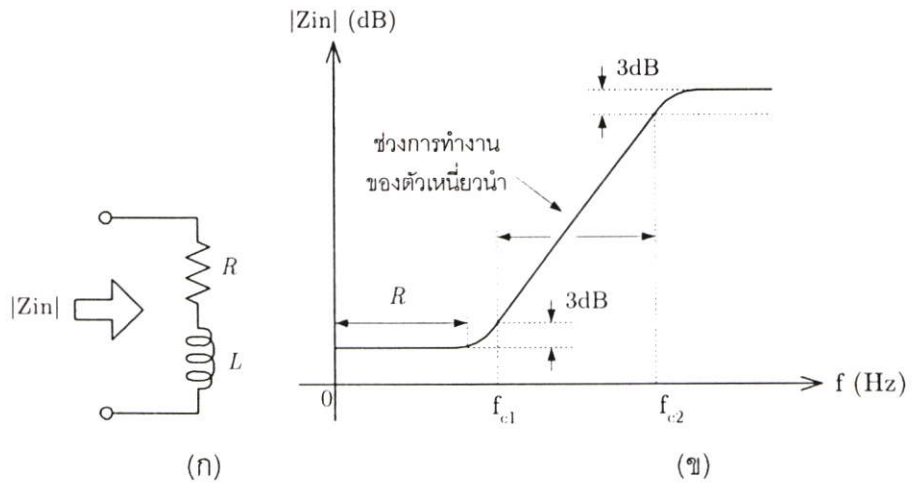
สำหรับช่วงการทำงานของตัวเก็บประจุนั้นสามารถหาได้โดยพิจารณาจากช่วงที่ค่าอิมพีแดนซ์ Z_{in} มีการเปลี่ยนแปลงเท่ากับ $+20\text{dB/decade}$



รูปที่ ค.1 (ก) วงจร (ข) กราฟค่าอิมพีแดนซ์ของวงจร

ค.2 การวิเคราะห์หาค่าความต้านทาน R และค่าความเหนี่ยวนำ L ที่ต่ออยู่ในลักษณะอนุกรมกันดังที่แสดงในรูปที่ ค.2(ก) จากกราฟค่าอิมพีแดนซ์ที่แสดงในรูปที่ ค.2(ข) นี้สามารถทำได้โดยการพิจารณาจากกราฟว่าค่าความต้านทาน R จะมีค่าเท่ากับค่าของอิมพีแดนซ์ Z_{in} ที่อยู่ในช่วงความถี่ต่ำ ส่วนค่า L สามารถหาได้โดยพิจารณาจากค่าความถี่ตัดที่ $+3\text{dB}$ (f_{c1}) ของ Z_{in} ซึ่งจะได้ $L = R/2\pi f_{c1}$

สำหรับช่วงการทำงานของตัวเหนี่ยวนำนั้นสามารถหาได้โดยพิจารณาจากช่วงที่ค่าอิมพีแดนซ์ Z_{in} มีการเปลี่ยนแปลงเท่ากับ $+20\text{dB/decade}$



รูปที่ ค.2 (ก) วงจร (ข) กราฟค่าอิมพีแดนซ์ของวงจร

ภาคผนวก ง
ผลงานวิจัยที่เกี่ยวข้องกับวิทยานิพนธ์และในระหว่างที่ทำการศึกษา
ที่ได้รับการตีพิมพ์

I S S N 0 0 2 0 - 7 2 1 7

International Journal of

ELECTRONICS

Volume 91

Number 11

November 2004

International Journal of ELECTRONICS

Volume 91 Number 11 November 2004

Solid-state electronic devices

- 625 A floating-body charge monitoring technique for partially depleted SOI technology.

J. B. Kuang, M. J. Saccamango, S. Ratanaphanyarat and C.-T. Chuang

Power electronics

- 639 Hysteresis current control of a vector controlled induction motor and DTC: an assessment.

J. Rodriguez, J. Pontt, C. Silva, S. Kouro, A. Liendo and J. Rebollo

Analogue electronics

- 653 A current-mode circuit for analogue synthesis of some special functions.

M. T. Abuelma'atti and O. O. Farsi

- 665 Electronically tunable floating resistor.

P. Pawarangkoon and W. Kiranon

- 675 New current-feedback amplifier configuration.

S. J. G. Gift, B. Maundy and P. Aronhime

- 685 Using the 'T' feedback network with the current feedback operational amplifier.

R. Wu, F. J. Lidgey and K. Hayatleh



Recognized by the European Physical Society



0020-7217(2004)91:11;1-K



Taylor & Francis
Taylor & Francis Group

Electronically tunable floating resistor

P. PAWARANGKOON*† and W. KIRANON†

A new design for an electronically tunable floating resistor is proposed. The proposed circuit can be realized as a positive or negative resistor without changing the circuit topology, and can be tuned electronically. Simulation results are obtained to show adequate agreement with theory.

1. Introduction

It is possible to achieve floating resistors in silicon technology by using polysilicon or diffusion areas in a monolithic integrated circuit. However, these resistors occupy large silicon chip areas and it is difficult to achieve precise values. Moreover, the resistance values cannot be tuned. To overcome these problems, various active resistors have been proposed.

Both positive and negative tunable resistors are obviously important and versatile elements in electronic circuit designs. For example, one can be employed as a tuning element in an active filter, as part of a variable gain attenuator or amplifier, as an element of a simple four-quadrant multiplier, or as an amplitude controller in a negative resistance oscillator (Celma *et al.* 1994, Al-Ruwaihi 1997).

Several circuits, based on various techniques for designing tunable resistors, have been reported in the literature (Khan and Ahmed 1986, Toumazou *et al.* 1990, Senani 1994, Elwan *et al.* 1996, Barthelemy and Fabre 2000). Some designs directly generate positive or negative input impedances (Senani 1994, Elwan *et al.* 1996, Barthelemy and Fabre 2000). Others rely on general impedance converters (GICs) (Khan and Ahmed 1986, Toumazou *et al.* 1990). Circuit configurations based on GICs have the remarkable advantage of realizing either positive or negative resistors by simply interchanging the feedback points in the circuits. However, such a technique is impractical for implementation of integrated circuits.

This paper proposes a novel circuit design for electronically tunable floating resistors that can eliminate the shortcomings of existing circuits. The proposed circuits can be realized as either a positive or a negative resistor without changing the circuit topology, and are therefore suitable for integrated circuit technology. First, the basic circuit of the floating resistor is proposed and analysed. Second, the implementation of the floating resistor is given. The circuit for a grounded resistor is also presented. Subsequently, the PSPICE simulation results of the circuits are given. An application example consisting of a sinusoidal oscillator is finally considered to illustrate the versatility of the circuit design.

Received 23 October 2002. Accepted 28 October 2004.

*Corresponding author. e-mail: prajuab@mut.ac.th

†Department of Telecommunications, Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand.

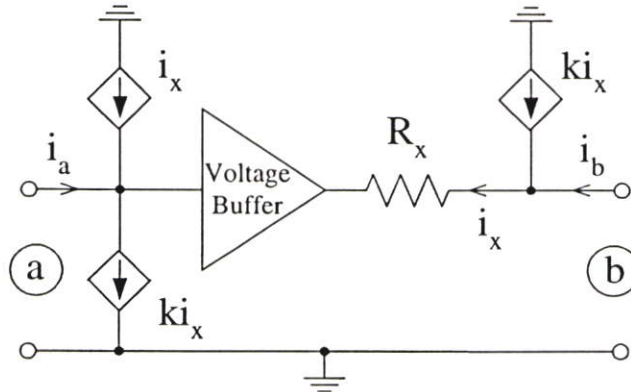


Figure 1. Proposed basic circuit of a tunable floating resistor.

2. Theoretical approach

The proposed basic circuit of a tunable floating resistor is shown in figure 1. It is modified from a proposed solution to reduce the parasitic resistance R_x of second-generation current controlled conveyors (CCCII) (Seguin and Fabre 2001). Supplementary controlled current sources are used to provide the currents, which are directly proportional to the current $i_x(t)$ flowing in R_x , where k (figure 1) is the current gain. By straightforward analysis, the short-circuit admittance matrix between ports (a) and (b) is found to be

$$[Y] = \frac{1}{R} \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} \tag{1}$$

This implies that a floating resistor between ports (a) and (b) has the value R . The resistance R is a function of the intrinsic resistance R_x and the current gain k :

$$R = \frac{R_x}{1 - k} \tag{2}$$

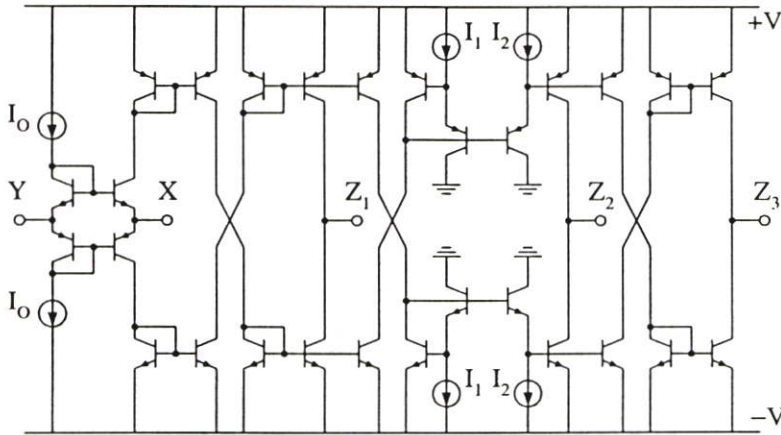
This indicates that, with a value $k < 1$, the floating resistance R is a positive resistance. Alternatively, with a value $k > 1$, the floating resistance R is a negative resistance. Therefore, the circuit can be employed as either a positive or a negative resistor without changing the topology.

3. Circuit description

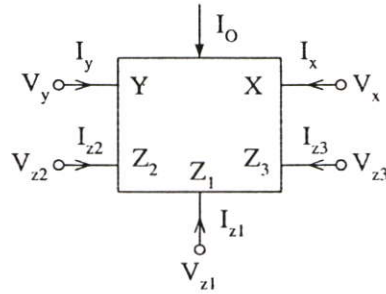
The basic floating resistor circuit depicted in figure 1 can be implemented by employing a multi-output CCCII with the following matrix relationship:

$$\begin{bmatrix} I_y \\ V_x \\ I_{z1} \\ I_{z2} \\ I_{z3} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 1 & R_x & 0 & 0 & 0 \\ 0 & -1 & 0 & 0 & 0 \\ 0 & k & 0 & 0 & 0 \\ 0 & -k & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} V_y \\ I_x \\ V_{z1} \\ V_{z2} \\ V_{z3} \end{bmatrix} \tag{3}$$

Note that the current flowing through port X (figure 2) is reproduced at ports Z_2 and Z_3 with controlled current gains $+k$ and $-k$ respectively. This CCCII with controlled current gain is implemented by using a mixed translinear loop in the input as a core



(a)



(b)

Figure 2. (a) Schematic form of the multi-output CCCII with controlled current gain. (b) Symbol of the multi-output CCCII.

circuit and a number of current mirrors with adjustable gains to constitute output Zs as shown in figure 2(a). The intrinsic resistance R_x depends both on the thermal voltage V_T and the bias current I_0 of the CCCII according to the relation (Fabre *et al.* 1996)

$$R_x = \frac{V_T}{2I_0} \tag{4}$$

The current gain k of this conveyor is determined by the current ratio (Fabre and Mimeche 1994), which may be changed by varying I_1 or I_2 :

$$k = \frac{I_1}{I_2} \tag{5}$$

The symbol of the circuit in figure 2(a) is shown in figure 2(b). Using the proposed multi-output CCCII, the basic electronically tunable resistor circuit of figure 1 can be implemented in the form of a schematic circuit, shown in figure 3. It is evident that the equivalent floating resistance R becomes

$$R = \frac{V_T}{2I_0} \cdot \frac{1}{1 - (I_1/I_2)} \tag{6}$$

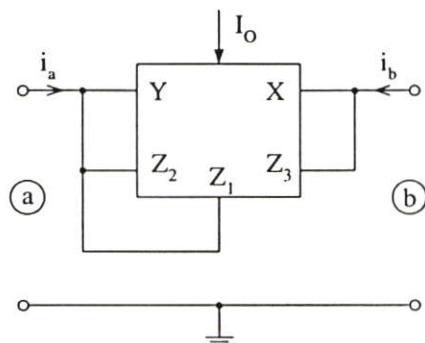


Figure 3. The tunable floating resistor of figure 1 implemented with a multi-output CCCII.

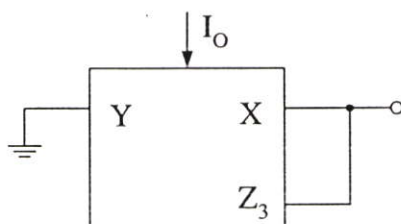


Figure 4. The tunable grounded resistor implemented with a single-output CCCII.

The above equation shows that the resistance can be tuned electronically by controlling either the bias current I_0 or the current ratio I_1/I_2 . Obviously, R becomes positive when $I_1 < I_2$ and becomes negative when $I_1 > I_2$. It is remarkable that, while the type of resistance, positive or negative, can be set up by setting the current ratio I_1/I_2 , the value of the resistance can be tuned by adjusting the bias current I_0 .

When a simple grounded resistor is of interest, it can be achieved by using only a single-output CCCII instead of a multi-output CCCII, as shown in figure 4. In this case ports Z_1 and Z_2 can be eliminated, which yields less circuit complication. It is noticeable that the implementation of the single-output CCCII is much less complicated than that of the multi-output version. Figure 5 shows the circuit diagram of the single-output CCCII.

4. Simulation results

To verify the validity of the theory, numerous SPICE simulations were carried out at 27°C . Using the bipolar transistors NR100N and PR100N (Frey 1993), $I_2 = 200\ \mu\text{A}$ and $\pm 2.5\ \text{V}$ power supplies to build a CCCII with controlled current gain, the floating resistor in figure 3 was simulated. The positive resistance was simulated at $I_1 = 100, 150\ \mu\text{A}$ and the negative resistance was simulated at $I_1 = 266.5, 400\ \mu\text{A}$. Figure 6 compares the simulated magnitude of the positive and negative resistances between ports (a) and (b), R_{ab} , as a function of I_0 , with the theoretical values calculated from equation (6). From this figure, the impact of differences in tuning sensitivity should be noted. The simulation results obtained were found to be in good agreement with the above theory.

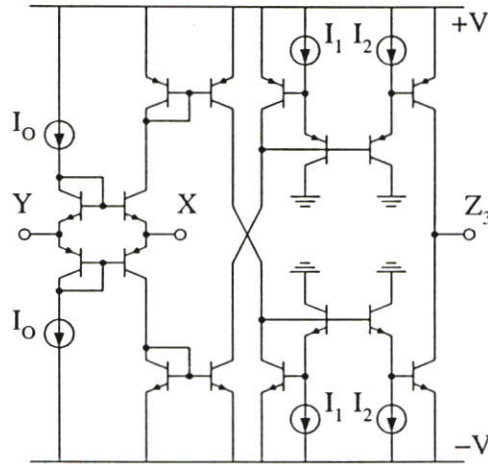


Figure 5. Schematic form of the single-output CCCII with controllable current gain.

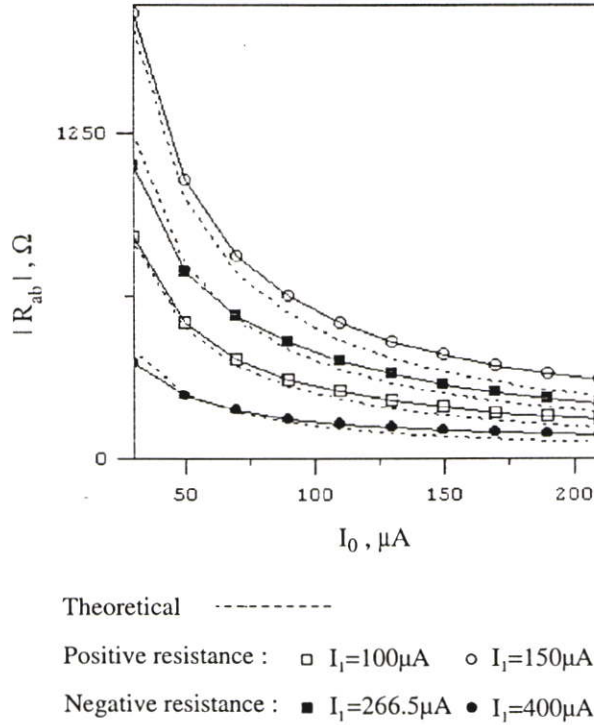
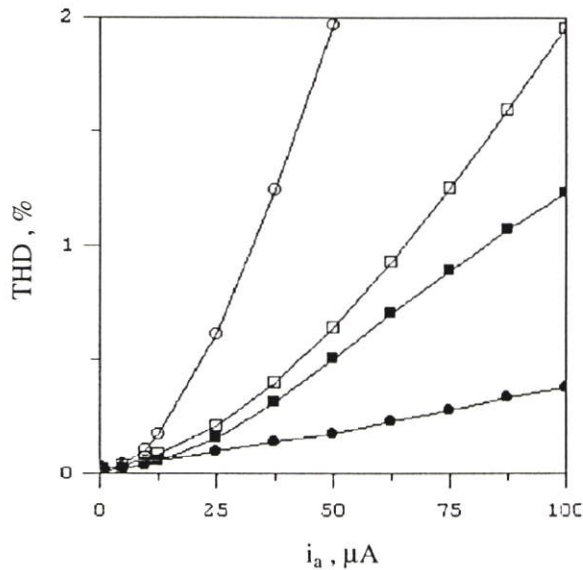


Figure 6. Simulation results with $\pm 2.5\text{ V}$ power supplies and $I_2=200\mu\text{A}$, as functions of I_0 with I_1 as parameter.

Figure 7 demonstrates the total harmonic distortion (THD) of the voltage at port (a) for the same simulation, with a sample of $I_0 = 100\mu\text{A}$. The circuit was driven by a 1 kHz sinusoidal input current at port (a), and port (b) was connected to ground. Again, the four curves correspond to the same set of bias currents. The figure displays low THD values.



Positive resistance at $I_0=100\mu\text{A}$, $I_2=200\mu\text{A}$: \square $I_1=100\mu\text{A}$ \circ $I_1=150\mu\text{A}$

Negative resistance at $I_0=100\mu\text{A}$, $I_2=200\mu\text{A}$: \blacksquare $I_1=266.5\mu\text{A}$ \bullet $I_1=400\mu\text{A}$

Figure 7. Total harmonic distortion at 1 kHz as a function of the input current i_a in port (a).

Figure 8 shows, for various values of I_0 , I_1 and I_2 , the voltage between ports (a) and (b), v_{ab} , across R_{ab} as a function of the input current i_a . It is obvious from the results that not only the positive resistance but also the negative resistance can be obtained with reasonably good characteristics. Such tunable behaviour of the proposed circuit is valuable in general electronic circuit designs.

5. Application example

To underline the high potential of the proposed circuits, a negative resistance oscillator has been implemented as shown in figure 9(a). The circuit uses one negative resistor ($-R$), one capacitor (C) and one lossy inductor (R_s and L). The negative resistor is essential for setting the condition for the oscillation of the circuit. Applying the so-called 'Barkhausen's criteria' yields the condition and frequency of oscillation as the following:

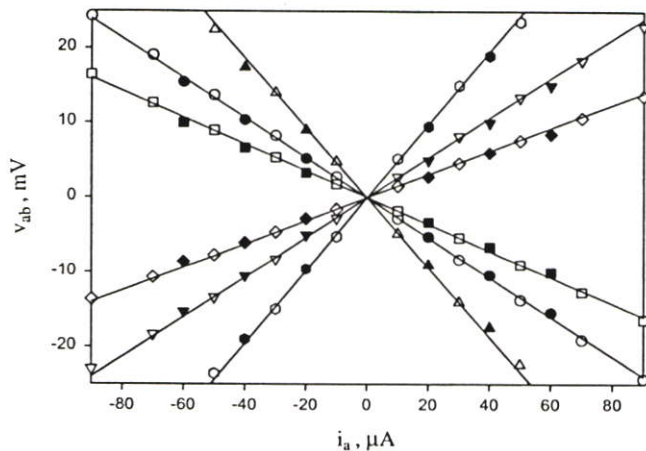
$$|-R| \leq \frac{(\omega_0 L)^2}{R_s} \quad (7)$$

$$f_0 = \frac{1}{2\pi\sqrt{LC}} \quad (8)$$

In this example, the proposed grounded resistor shown in figure 9(b) is employed to establish the negative resistor, $-R$, in figure 9(a). Using transistors NR100N and PR100N, for the simulation with $\pm 2.5\text{V}$ power supplies, with $C=1\text{ nF}$, $L=1\text{ mH}$, $R_s=250\ \Omega$, $I_0=50\ \mu\text{A}$, $I_1=400\ \mu\text{A}$ and $I_2=200\ \mu\text{A}$, the results from the circuit in

Electronically tunable floating resistor

671



Theoretical ———

- Simulation at $I_0 = 50\mu A$: \circ $I_1=100\mu A, I_2=200\mu A$ \bullet $I_1=400\mu A, I_2=800\mu A$
- Simulation at $I_0 = 100\mu A$: ∇ $I_1=100\mu A, I_2=200\mu A$ \blacktriangledown $I_1=400\mu A, I_2=800\mu A$
- Simulation at $I_0 = 200\mu A$: \diamond $I_1=100\mu A, I_2=200\mu A$ \blacklozenge $I_1=400\mu A, I_2=800\mu A$
- Simulation at $I_0 = 50\mu A$: \triangle $I_1=300\mu A, I_2=200\mu A$ \blacktriangle $I_1=400\mu A, I_2=266.5\mu A$
- Simulation at $I_0 = 100\mu A$: \circ $I_1=300\mu A, I_2=200\mu A$ \bullet $I_1=400\mu A, I_2=266.5\mu A$
- Simulation at $I_0 = 200\mu A$: \square $I_1=300\mu A, I_2=200\mu A$ \blacksquare $I_1=400\mu A, I_2=266.5\mu A$

Figure 8. Voltage-current characteristics of the floating resistance R_{ab} for various values of the bias current.

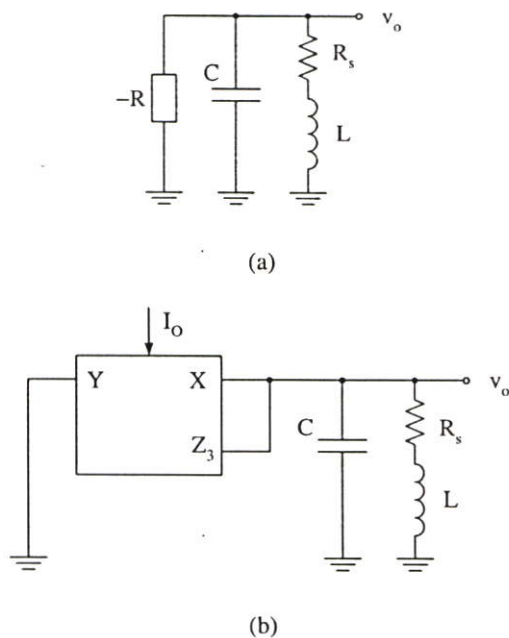


Figure 9. A negative resistance oscillator: (a) equivalent model; (b) electrical circuit.

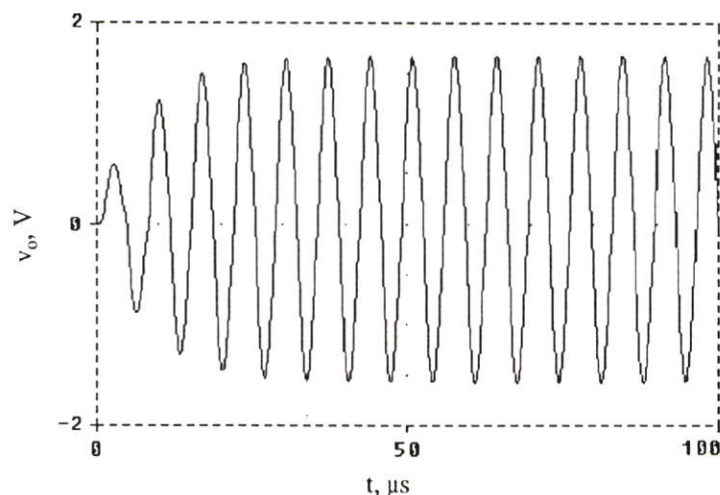


Figure 10. Simulated oscillation of v_0 .

figure 9(b) are shown in figure 10. The steady-state oscillating frequency is 155.58 kHz, which agrees well with the value calculated from equation (8).

6. Conclusion

A new design of floating resistor has been described. The resistance values of this resistor can be made either positive or negative by using current control. This enables the proposed circuit to realize a positive or negative resistor without changing the circuit topology. Also, the circuit can be tuned electronically. The proposed circuit is based on only one CCCII with controlled current gain, which is easily fabricated in IC technology. The simulation results agree well with ideal calculation results.

It is important to note that using the method in Surakamponton *et al.* (1998) can compensate the temperature dependence of the proposed resistors. Moreover, adding a passive resistor at port X and increasing I_0 to reduce R_x can increase the linearity range of the proposed resistors. The ability of the proposed circuits to electronically establish either positive or negative resistance without changing the circuit topology constitutes the outstanding advantage over existing circuits.

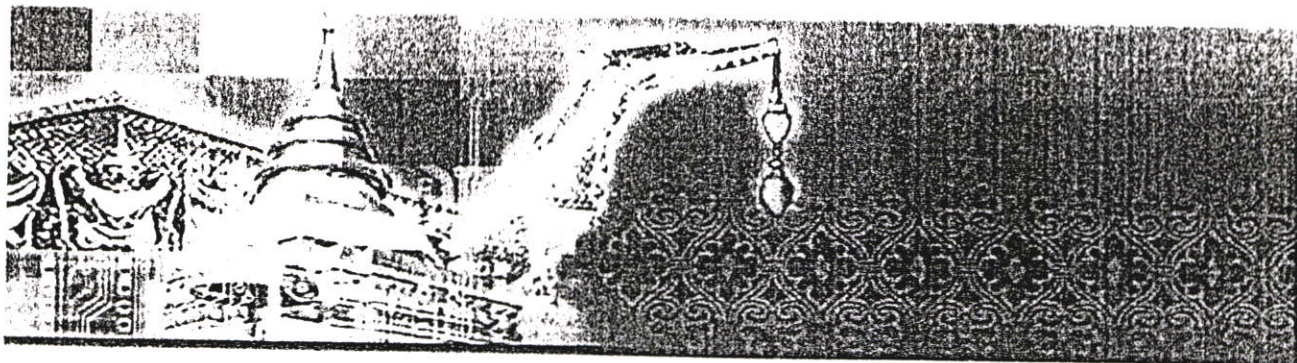
Acknowledgment

The authors would like to thank D. Breen, Mahanakorn University of Technology, Thailand, for his valuable comments.

References

- AL-RUWAIHI, K. M., 1997, A floating voltage-controlled resistor and its application to active RC filters. *International Journal of Electronics*, **82**, 483–498.
- BARTHELEMY, H., and FABRE, A., 2000, A new floating controlled resistance operating in class AB. *IEEE Transactions on Circuits and Systems I*, **47**, 67–72.

- CELMA, S., MARTINEZ, P. A., and CARLOSENA, A. A., 1994, Approach to the synthesis of canonic RC-active oscillator using CCH. *Proceedings of the Institution of Electrical Engineers*, **141**, 493–497.
- ELWAN, H. O., MAHMOUD, S. A., and SOLIMAN, A. M., 1996, CMOS voltage controlled floating resistor. *International Journal of Electronics*, **81**, 471–476.
- FABRE, A., and MIMECHE, N., 1994, Class A/AB second-generation current conveyor with controlled current gain. *Electronics Letters*, **30**, 1267–1269.
- FABRE, A., SAAID, O., WIEST, F., and BOUCHERON, C., 1996, High frequency applications based on a new current controlled conveyor. *IEEE Transactions on Circuits and Systems I*, **43**, 82–91.
- FREY, D. R., 1993, Log domain filtering: an approach to current mode filtering. *Proceedings of the Institution of Electrical Engineers, Part G, Circuits, Devices and Systems*, **140**, 406–416.
- KHAN, I. A., and AHMED, M. T., 1986, Realization of tunable floating resistors. *Electronics Letters*, **22**, 799–800.
- SEGUIN, F., and FABRE, A., 2001, New second generation conveyor with reduced parasitic resistance and bandpass filter application. *IEEE Transactions on Circuits and Systems I*, **48**, 781–785.
- SENANI, R., 1994, Realisation of linear voltage-controlled resistance in floating form. *Electronics Letters*, **30**, 1909–1910.
- SURAKAMPONTON, W., RIEWRUJA, V., KUMWACHARA, K., and FONGSAMUT, C., 1998, Temperature compensation of translinear current conveyor and OTA. *Electronics Letters*, **34**, 707–709.
- TOUMAZOU, C., LIDGEY, F. J., and HAIGH, D. G., 1990, *Analog IC Design: The Current Mode Approach* (London: Peter Peregrinus).



TENCON 2004

*Conference Proceedings
Analog and Digital Techniques in Electrical Engineering*

21 – 24 November 2004, Chiang Mai, THAILAND

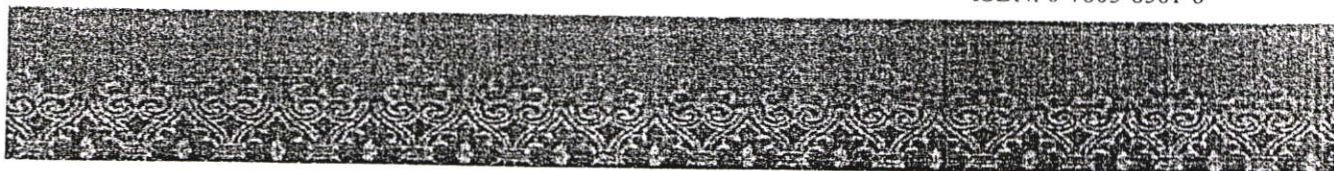
Organizer: IEEE Thailand Section

Sponsored by: IEEE Region 10

Venue: Lotus Hotel Pang Suan Kaew

IEEE Catalog Number: 04CH37582C

ISBN: 0-7803-8561-6



- High Performance Multi-Layer Routing for VLSI Circuit Synthesis; Sangramjit Bhowal and Rajat K. Pal; Netaji Subhas Engineering College, INDIA; University of Calcutta, INDIAD-328
- An Application of the Forward-Backward (FB) Method for Capacitance Extraction Problems of Planar Structures; Chaipat Sae-Heng and Danai Torrungrueng; Asian University of Science and Technology, THAILANDD-332
- Algorithm for Low Power Combinational Circuit Testing; K.Paramasivam I, K. Gunavathi, and P.Sathishkumar; Bannari Amman Institute of Technology, INDIA; PSG College of Technology, INDIA; Tata Consultancy Services, INDIAD-336
- Stopping Criteria for Evaluating Delays In RLC-Tree Networks; Y. Cao and E. C. Tan; Nanyang Technological University, SINGAPORED-340
- Electrical Modeling of Quad Flat No-Lead Packages for High-Frequency IC Applications; Yeong-Lin Lai and Cheng-Yu Ho; National Changhua University of Education, TAIWAND-344

Session TC-11: Tue 23; 13.40–15.40

High Frequency CMOS Circuits

- A Monolithic 622Mb/s Half Rate Clock and Data Recovery Circuit Utilizing a Novel Linear Phase Detector; Chen Hau Jiun, Tun Zainal Azni Zulkifli, Zulfiqar Ali Abdul Aziz, and Norlaili Mohd Noh; Universiti Sains Malaysia, MALAYSIAD-348
- Design of Tunable CMOS Up-Conversion Mixer for RF Integrated Circuit; Harikrishnan Ramiah and Tun Zainal Azni Zulkifli; Universiti Sains Malaysia, MALAYSIAD-352
- A Scalable Low-Voltage Extended Swing CMOS LC Quadrature VCO For RF Transceivers; S. M. Rezaul Hasan and Suhad Shembil; University of Sharjah, United Arab Emirates; Massey University, New ZealandD-356
- Characterization of Monolithic Spiral Inductors on a 0.25 μm Digital CMOS Process; John Richard E. Hizon, Marc D. Rosales, Louis P. Alarcon, and Delfin Jay Sabido IX; University of the Philippines Diliman, PHILIPPINESD-360
- A High-Frequency Low-Power All-NMOS All-Current-Mirror Sinusoidal Quadrature Oscillator; A. Leelasantitham and B. Srisuchinwong; Sirindhorn International Institute of Technology, THAILANDD-364

Session TD-11: Tue 23; 16.00–18.00;

Bipolar Analog Circuits

- Design of Electronically Tunable Ladder Filters Using Current-Controlled Current Differential Buffered Amplifiers; Worapong Tangsrirat and Wanlop Surakampontrorn; King Mongkut's Institute of Technology Ladkrabang, THAILANDD-368
- Electronically Tunable Floating Resistor; Prajuab Pawarangkoon, Vuttikai Intaudom, and Wiwat Kiranon; King Mongkut's Institute of Technology Ladkrabang, THAILANDD-372
- A 3rd-order Elliptic Syllabic-Companding tanh Filter; Pichet Chatchawaree and Apinunt Thanachayanont; King Mongkut's Institute of Technology Ladkrabang, THAILANDD-376
- Four-Quadrant Current-Mode Divider Based on Current Conveyors; Prajuab Pawarangkoon, Vuttikai Intaudom, and Wiwat Kiranon; King Mongkut's Institute of Technology Ladkrabang, THAILANDD-380
- A Capacitor-Grounded Current-Tunable Current Mode All-Pass Network; Montree Kumngern, Passaron Sampattavanich, Pipat Prommee, and Kobchai Dejhan; King Mongkut's Institute of Technology Ladkrabang, THAILANDD-384

Session WA-11: Wed 24; 08.20–10.00;

CAD Techniques

- Preliminary Study of Custom Computing Hardware for the 3X+1 Problem; Shuichi Ichikawa and Naohiro Kobayashi; Toyohashi University of Technology, JAPAND-387
- Very Fast GZIP Compression by Means of Content Addressable Memories; Peter Rauschert, Yuri Klimets, Jörg Velten, and Anton Kummert; University of Wuppertal, GERMANYD-391
- BP Neural Network Approach to Module Fault Diagnosis for Large Analog Circuit; Yigang He, Yun Li, and Meirong Liu; Hunan University, CHINAD-395
- Possibility of LSI Board Fault Diagnosis using Adaptive Image Restoration to the Thermography; Satoshi Nishino and Kenji Ohshima; Oyama National College of Technology, JAPAND-399

ELECTRONICALLY TUNABLE FLOATING RESISTOR

Prajuab Pawarangoon, Vuttikai Intaudom and Wiwat Kiranon

Department of Telecommunications, Faculty of Engineering,
King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand
E-mail: prajuab@mut.ac.th

ABSTRACT

A new design for an electronically tunable floating resistor is proposed. The proposed circuit can be realized a positive or negative resistor without changing the circuit topology. Also, the resistance values of the circuit can be tuned electronically. The proposed circuit is based on only one second-generation current controlled conveyor, which is easy to be fabricated in IC technology. Simulation results are obtained to show adequate agreement with theory.

1. INTRODUCTION

It is possible to achieve floating resistors in silicon technology by using polysilicon or diffusion areas in a monolithic integrated circuit. However, these resistors occupy large silicon chip areas and it is difficult to achieve precise values. Moreover, the resistance values cannot be tuned. To overcome these problems, various active resistors have been proposed.

Both tunable positive and negative resistors are obviously important and versatile elements in electronic circuit designs. For example, they can be employed as tuning elements in active filters, as part of a variable gain attenuator or amplifier, as an element of a simple four-quadrant multiplier, or as amplitude controllers in negative resistance oscillators, etc.

Several circuits based on various techniques for designing tunable resistors have been reported in the literature [1-5]. Some designs directly generate positive or negative input impedances [1-3]. Others rely on general impedance converters (GICs) [4-5]. Circuit configurations based on GICs have the remarkable advantage of realizing either positive or negative resistors by simply interchanging the feedback points in the circuits. However, such a technique is impractical for integrated circuits implementation.

This paper proposes a novel circuit design for electronically tunable floating resistors that can get rid of the existing circuits shortcomings. The proposed circuits can be realized either positive or negative resistor without changing the circuit topologies. Therefore, the proposed circuits are suitable for the integrated circuits technology. Firstly, the basic circuit of the floating resistor is proposed and analyzed. Secondly, the implementation of the floating resistor is given. The circuit for a grounded resistor is also presented.

Subsequently, the PSPICE simulation results of the circuits are given. An application example consisting of a sinusoidal oscillator is finally considered to illustrate the versatility of the circuit.

2. THEORETICAL APPROACH

The proposed basic circuit of a tunable floating resistor is shown in Fig. 1. It is modified from a proposed solution to reduce the parasitic resistance R_x of second-generation current controlled conveyors (CCCIIs) [6]. The supplementary controlled current sources are used to provide the currents, and those are directly proportional to the current $i_x(t)$ flowing in R_x , where, k is a current gain.

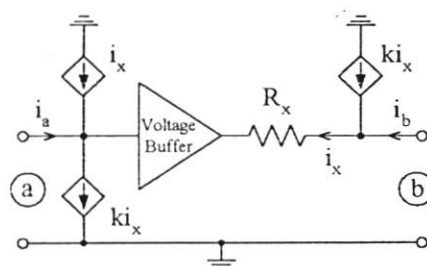


Figure 1. Proposed basic circuit of a tunable floating resistor.

By straightforward analysis, the short circuit admittance matrix between ports a and b is found to be:

$$[Y] = \frac{1}{R} \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix}. \quad (1)$$

This implies that, a floating resistor between ports a and b has value R . The resistance R is a function of the intrinsic resistance, R_x , and the current gain, k :

$$R = \frac{R_x}{1-k}. \quad (2)$$

This indicates that, with a value $k < 1$, the floating resistance R is a positive resistance. Alternatively, with a value $k > 1$, the floating resistance R is a negative resistance. Therefore, the circuit can be employed as either a positive or negative resistor without changing the topology.

3. CIRCUIT DESCRIPTION

The basic circuit of floating resistor depicted in the Fig. 1, can be implemented by employing a multi-output CCCII with the following matrix relationship:

$$\begin{bmatrix} I_y \\ V_x \\ I_{z1} \\ I_{z2} \\ I_{z3} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 1 & R_x & 0 & 0 & 0 \\ 0 & -1 & 0 & 0 & 0 \\ 0 & k & 0 & 0 & 0 \\ 0 & -k & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} V_y \\ I_x \\ V_{z1} \\ V_{z2} \\ V_{z3} \end{bmatrix} \quad (3)$$

Note that the current flowing through port X is reproduced at ports Z₂ and Z₃ with controlled current gains, +k and -k respectively. This CCCII with controlled current gain is implemented by using a mixed translinear loop in the input as a core circuit and a number of current mirrors with adjustable gains to constitute output Zs as shown in Fig. 2(a).

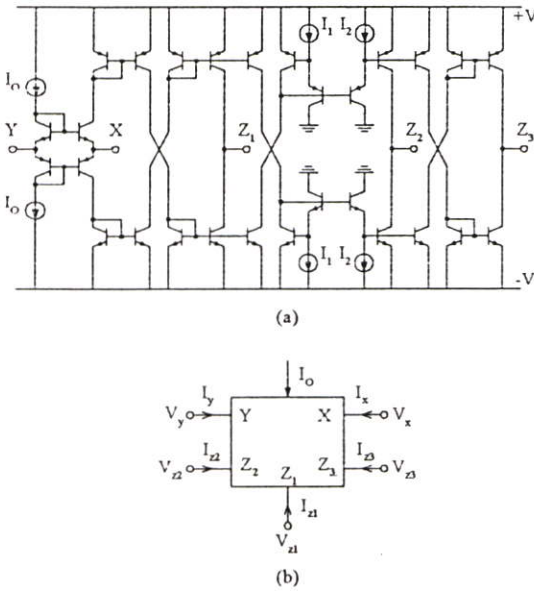


Figure 2. The multi-output CCCII with controlled current gain. (a) schematic form. (b) symbol.

The intrinsic resistance R_x depends both on the thermal voltage V_T and the bias current I₀ of CCCII according to the relation [7]:

$$R_x = \frac{V_T}{2I_0} \quad (4)$$

The current gain, k, of this conveyor is determined by the current ratio [8], which may be changed by varying I₁ or I₂:

$$k = \frac{I_1}{I_2} \quad (5)$$

The symbol of the circuit in Fig. 2(a) is shown in Fig. 2(b). Using the proposed multi-output CCCII, the basic electronically tunable resistor circuit of Fig. 1 can be implemented a schematic circuit shown in Fig. 3.

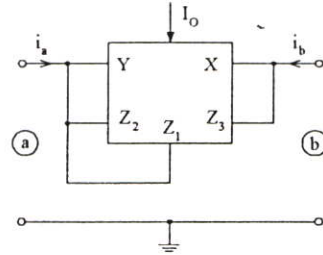


Figure 3. The tunable floating resistor of Fig. 1 implemented with a multi-output CCCII.

It is evident that the equivalent floating resistance R, becomes:

$$R = \frac{V_T}{2I_0} \cdot \frac{1}{1 - (I_1/I_2)} \quad (6)$$

The above equation shows that the resistance can be tuned electronically by controlling either the bias current I₀ or the current ratio I₁/I₂. Obviously, R becomes positive when I₁ < I₂ and becomes negative when I₁ > I₂. It is remarkable that, while the types of the positive or negative resistance, can be set up by setting the current ratio I₁/I₂, the value of the resistance can be tuned by adjusting the bias current I₀.

When a simple grounded resistor is of interest, it can be realized by using only a single output CCCII instead of a multi-output CCCII as shown in Fig. 4.

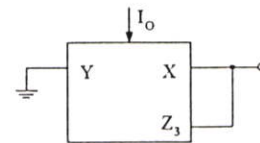


Figure 4. The tunable grounded resistor implemented with a single output CCCII.

In this case ports Z₁ and Z₂ can be eliminated, and yields less circuit complications. It is noticeable that the implementation the single output CCCII is much less complicated than the multi-output version. Fig. 5 shows the circuit diagram of the single output CCCII.

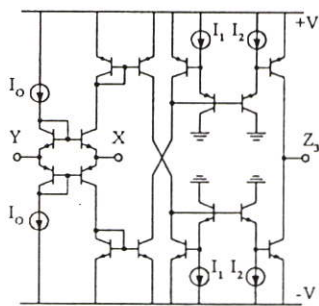
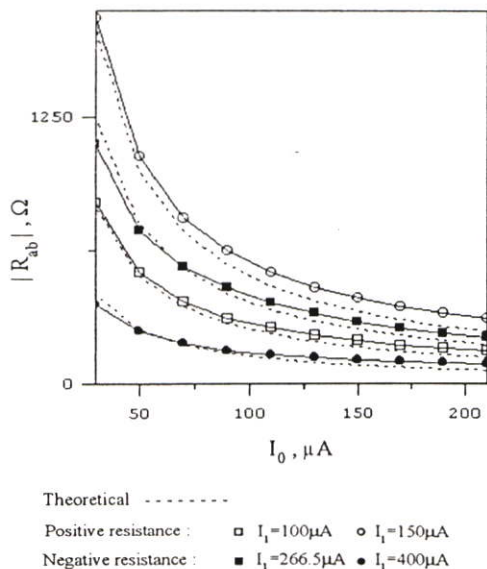


Figure 5. Schematic form of the single output CCCII with controllable current gain.

4. SIMULATION RESULTS

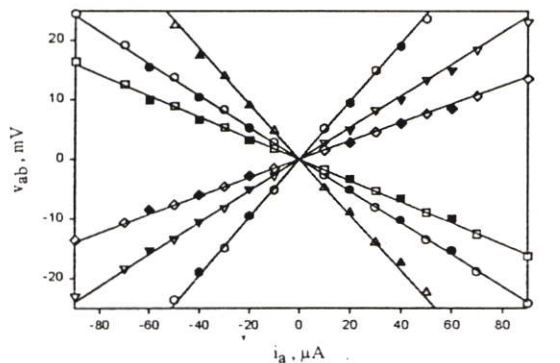
To verify the validity of the theory, numerous SPICE simulations were carried out at 27°C. Using the bipolar transistors NR100N and PR100N [9], $I_2 = 200\mu\text{A}$ and $\pm 2.5\text{V}$ power supplies to realize CCCII with controlled current gain, the floating resistor in Fig. 3 was simulated. The positive resistance was simulated when $I_1 = 100, 150\mu\text{A}$ and the negative resistance was simulated when $I_1 = 266.5, 400\mu\text{A}$. Fig. 6 compares the simulated magnitude of the positive and negative resistances between ports a and b, R_{ab} , as a function of I_0 with the theoretical values calculated from (6). From Fig. 6, the impact of the different tuning sensitivity should be remarked. The simulation results obtained were found to be in good agreement with the above theory.



Theoretical -----
 Positive resistance : □ $I_1 = 100\mu\text{A}$ ○ $I_1 = 150\mu\text{A}$
 Negative resistance : ■ $I_1 = 266.5\mu\text{A}$ ● $I_1 = 400\mu\text{A}$

Figure 6. Simulation results with $\pm 2.5\text{V}$ power supplies and $I_2 = 200\mu\text{A}$, as the functions of I_0 with I_1 as parameters.

Fig. 7 shows, for various values of I_0, I_1 and I_2 , the voltage between ports a and b, v_{ab} , across R_{ab} as a function of the input current i_a . It is obviously from the results that not only the positive resistance but also the negative resistance can be obtained within reasonable good characteristics. Such a tunable behavior of the proposed circuit is valuable in general electronic circuit designs.



Theoretical ———
 Simulation at $I_0 = 50\mu\text{A}$: ○ $I_1 = 100\mu\text{A}, I_2 = 200\mu\text{A}$ ● $I_1 = 400\mu\text{A}, I_2 = 800\mu\text{A}$
 Simulation at $I_0 = 100\mu\text{A}$: ▼ $I_1 = 100\mu\text{A}, I_2 = 200\mu\text{A}$ ▽ $I_1 = 400\mu\text{A}, I_2 = 800\mu\text{A}$
 Simulation at $I_0 = 200\mu\text{A}$: ◇ $I_1 = 100\mu\text{A}, I_2 = 200\mu\text{A}$ ◆ $I_1 = 400\mu\text{A}, I_2 = 800\mu\text{A}$
 Simulation at $I_0 = 50\mu\text{A}$: ▲ $I_1 = 300\mu\text{A}, I_2 = 200\mu\text{A}$ ▴ $I_1 = 400\mu\text{A}, I_2 = 266.5\mu\text{A}$
 Simulation at $I_0 = 100\mu\text{A}$: ◊ $I_1 = 300\mu\text{A}, I_2 = 200\mu\text{A}$ ◌ $I_1 = 400\mu\text{A}, I_2 = 266.5\mu\text{A}$
 Simulation at $I_0 = 200\mu\text{A}$: ◻ $I_1 = 300\mu\text{A}, I_2 = 200\mu\text{A}$ ◼ $I_1 = 400\mu\text{A}, I_2 = 266.5\mu\text{A}$

Figure 7. Voltage-current characteristics of the floating resistance R_{ab} for various values of the bias currents.

To underline the practicality of the proposed circuits, a negative resistance oscillator has been implemented as shown in Fig. 8(a). The circuit uses one negative resistor ($-R$), one capacitor (C) and one lossy inductor (R_s and L). The negative resistor ($-R$) is essential for setting the condition for the oscillation of the circuit. Applying a so-called “Barkhausen’s criteria” yields the condition and frequency of oscillation as the following:

$$|-R| \leq \frac{(\omega_o L)^2}{R_s} \tag{7}$$

$$f_o = \frac{1}{2\pi\sqrt{LC}} \tag{8}$$

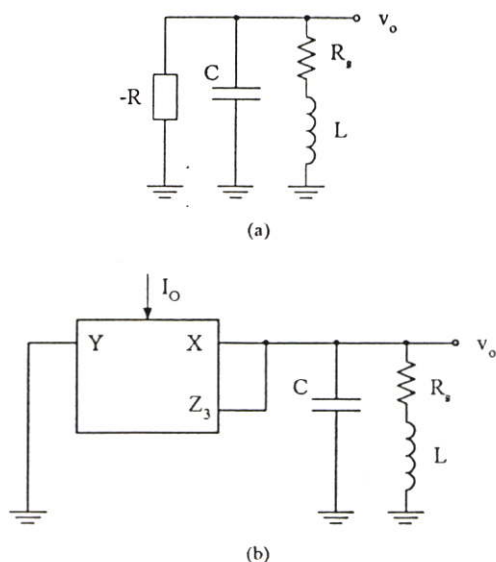


Figure 8. A negative resistance oscillator.

- (a) equivalent model.
(b) electrical circuit.

In this example, the proposed-grounded resistor shown in Fig. 8(b) is employed to establish the negative resistor, $-R$, in Fig. 8(a). Using transistors NR100N and PR100N, for the simulation with a $\pm 2.5V$ power supplies, when $C = 1nF$, $L = 1mH$, $R_x = 250\Omega$, $I_0 = 50\mu A$, $I_1 = 400\mu A$ and $I_2 = 200\mu A$, the simulation results from the circuit in Fig. 8(b) are shown in Fig. 9. The steady state oscillating frequency is 155.58kHz, which well agrees with the calculated value from (8).

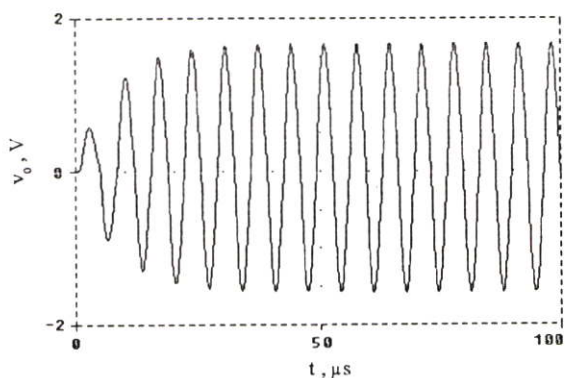


Figure 9. Simulated oscillation of v_o .

5. CONCLUSION

A new design of a floating resistor has been described. The resistance values of this resistor can be made either positive or negative by using current control. This

enables the proposed circuit to realize a positive or negative resistor without changing the circuit topology. Also, the circuit can be tuned electronically. The proposed circuit is based on only one CCCII with controlled current gain, which is easy to be fabricated in IC technology. The simulation results agree well with ideal calculation results. It is important to note that using the method in [10] can compensate the temperature dependence of the proposed resistors. Moreover, adding a passive resistor at port X and increasing I_0 to reduce R_x can increase the linearity range of the proposed resistors. The ability of the proposed circuits to be electronically established either positive or negative resistance without changing the circuit topologies are the outstanding advantages over those of existing circuits [2-4].

6. REFERENCES

- [1] R. Senani, "Realisation of linear voltage-controlled resistance in floating form," *Electron. Lett.*, vol. 30, pp. 1909-1910, 1994.
- [2] H. O. Elwan, S. A. Mahmoud, and A. M. Soliman, "CMOS voltage controlled floating resistor," *IJE*, vol. 81, pp. 471-476, 1996.
- [3] H. Barthelemy, and A. Fabre, "A new floating controlled resistance operating in class AB," *IEEE Trans. on Cir. & Syst. I*, vol. 47, pp. 67-72, 2000.
- [4] I. A. Khan, and M. T. Ahmed, "Realization of tunable floating resistors," *Electron. Lett.*, vol. 22, pp. 799-800, 1986.
- [5] C. Toumazou, F. J. Lidgley, and D. G. Haigh, *Analog IC Design: The Current Mode Approach*, London, U.K.: Peter Peregrinus, 1990.
- [6] F. Seguin, and A. Fabre, "New second generation conveyor with reduced parasitic resistance and bandpass filter application," *IEEE Trans. on Cir. & Syst. I*, vol. 48, pp. 781-785, 2001.
- [7] A. Fabre, O. Saaid, F. Wiest, and C. Boucheron, "High frequency applications based on a new current controlled conveyor," *IEEE Trans. on Cir. & Syst. I*, vol. 43, pp. 82-91, 1996.
- [8] A. Fabre, and N. Mimeche, "Class A/AB second-generation current conveyor with controlled current gain," *Electron. Lett.*, vol. 30, pp. 1267-1269, 1994.
- [9] D. R. Frey, "Log domain filtering: An approach to current mode filtering," *IEE Proc.G*, vol. 140, pp. 406-416, 1993.
- [10] W. Surakampont, V. Riewruja, K. Kumwachara, and C. Fongsamut, "Temperature compensation of translinear current conveyor and OTA," *Electron. Lett.*, vol. 34, pp. 707-709, 1998.

FOUR-QUADRANT CURRENT-MODE DIVIDER BASED ON CURRENT CONVEYORS

Prajuab Pawarangoon, Vuttikai Intaudom and Wiwat Kiranon

Department of Telecommunications, Faculty of Engineering,
King Mongkut's Institute of Technology Lardkrabang, Bangkok 10520, Thailand
E-mail: prajuab@mut.ac.th

ABSTRACT

In this paper, a four-quadrant current-mode divider circuit is proposed. The circuit employs only the current conveyors as active circuit elements and does not require external passive elements. It is therefore suitable for IC implementation. The circuit offers endurance on temperature variations. PSPICE simulation results are used to demonstrate the performance and accuracy of the proposed circuit.

1. INTRODUCTION

The analog divider is an importance building block in the design of signal processing circuits, such as analog computation, fuzzy control, neural network, A/D converters and instrumentation circuits, etc. Many kinds of current-mode divider circuits suitable for MOS technology have been developed [1-3].

Presently, there has been a strong motivation to design analog circuits utilizing active circuit elements, such as current feedback amplifiers (CFAs), operational transconductance amplifiers (OTAs) and current conveyors (CCs). Many kinds of current-mode divider circuits that are implemented through the use of those active circuit elements have been presented [4-6]. However, among those reported works, none of them is designed to operate for four-quadrant division.

In this paper, a four-quadrant current-mode divider circuit is proposed. The circuit employs only CCs as active circuit elements and does not require external passive elements.

2. THEORETICAL APPROACH

The proposed basic diagram of a four-quadrant current-mode divider (FQCD) is shown in Fig. 1(a). It consists of current follower (CF) and four-quadrant current-mode multiplier (FQCM). The relationship between input and output of CF, directly deduced from Fig. 1(b) is given by

$$I_{z1} = I_{z2} = -I_{z3} = I_x \tag{1}$$

Also, the relationship between input and output of FQCM, directly deduced from Fig. 1(c) is given by

$$I_c = kI_a I_b \tag{2}$$

where k is a multiplication factor.

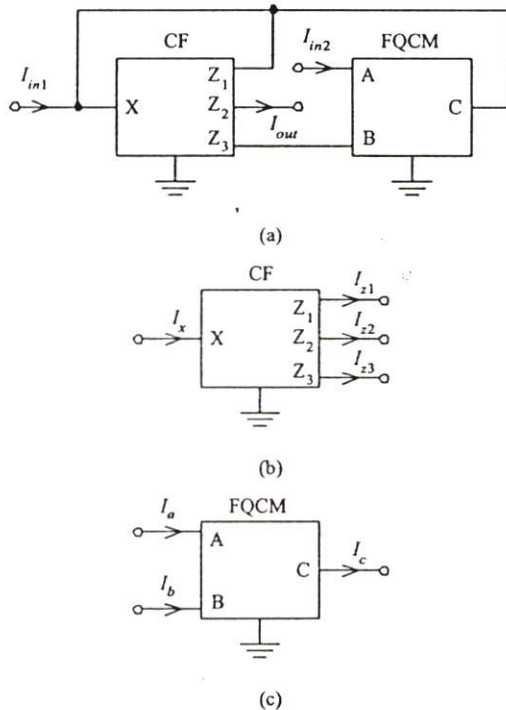


Figure 1. (a) Basic diagram of a four-quadrant current-mode divider. (b) Symbol of a current follower. (c) Symbol of a four-quadrant current-mode divider.

From the basic diagram in Fig. 1(a), the output current I_{out} now becomes

$$I_{out} = \frac{I_{in1}}{I_{in2}} \cdot \frac{1}{k} \tag{3}$$

which is in form of a current-mode analog division function.

3. CIRCUIT IMPLEMENTATIONS

From the basic diagram in Fig. 1, both CF and FQCM can be realized by using CCs without additional passive

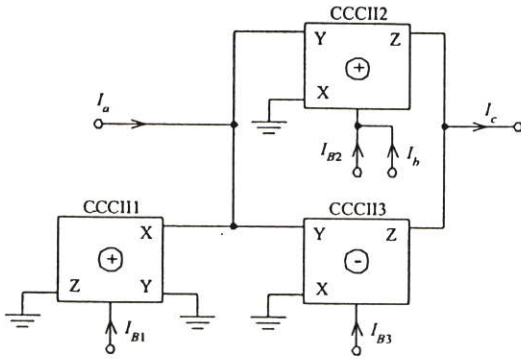


Figure 4. The four-quadrant current-mode multiplier based on CCCII's.

$$I_{z2} = \frac{R_{x1}}{R_{x2}} I_a = \frac{(I_{B2} + I_b)}{I_{B1}} I_a \quad (7)$$

$$I_{z3} = \frac{R_{x1}}{R_{x3}} I_a = -\frac{(I_{B3})}{I_{B1}} I_a \quad (8)$$

where R_{x1} , R_{x2} and R_{x3} are the finite input resistances at the X terminal of CCCII1, CCCII2 and CCCII3 respectively.

Let $I_{B2} = I_{B3} = I_B$, the output current I_c of the multiplier circuit can be written as

$$I_c = k I_a I_b = \frac{I_a I_b}{I_{B1}} \quad (9)$$

where $k = 1/I_{B1}$.

From (9), a four-quadrant current-mode multiplier is derived. Note that the output current of this multiplier is insensitive to temperature.

3.4. The four-quadrant current-mode divider based on CCCII's

Using the CF circuit and FQCM circuit mentioned above, the basic FQCD diagram of Fig. 1(a) can be implemented as a schematic shown in Fig. 5.

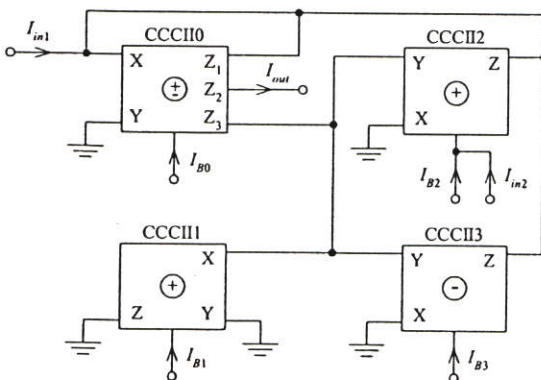


Figure 5. The four-quadrant current-mode multiplier based on CCCII's.

According to Fig. 5, the output current I_{out} of the proposed divider circuit can be expressed as

$$I_{out} = \frac{I_{in1}}{I_{in2}} \cdot I_{B1} \quad (10)$$

where I_{B1} is the bias current of the CCCII1.

This shows that the circuit in Fig. 5 performs as a four-quadrant current-mode divider. Moreover, the output current of the proposed current-mode divider is independent to temperature.

4. SIMULATION RESULTS

A number of SPICE simulations are done based on the CCCII's structures as described above. The CCCII's are designed by using complementary bipolar transistors NR100N and PR100N of the ALA400 array from AT&T [9]. For the conveyors, I_{B0} , I_{B1} , I_{B2} , I_{B3} are all equal to $50\mu A$ with supply voltages of $\pm 2.5V$.

The FQCM circuit in Fig. 4 is tested. Figure 6 shows the DC transfer characteristics of the multiplier. The figure shows the plot of the output current I_c against the input signal I_a ranged from $-30\mu A$ to $30\mu A$. The input signal current I_b is varied from $-10\mu A$ to $10\mu A$ with $5\mu A$ per step.

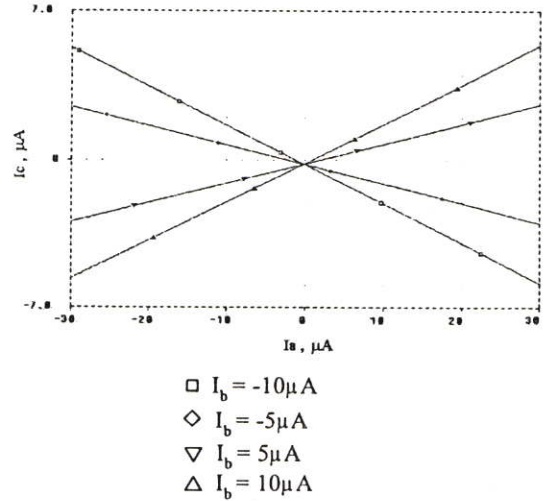


Figure 6. DC transfer characteristics of the FQCM.

The FQCD circuit in Fig. 5 is also tested. Figure 7 shows the DC transfer characteristics of the proposed divider. The figure shows the plot of the output current I_{out} against the input signal current I_{in2} ranged from $-30\mu A$ to $30\mu A$. The input signal current I_{in1} is varied from $-10\mu A$ to $10\mu A$ with $5\mu A$ per step. The simulation results are consistent with the theoretical analysis calculated by (10).

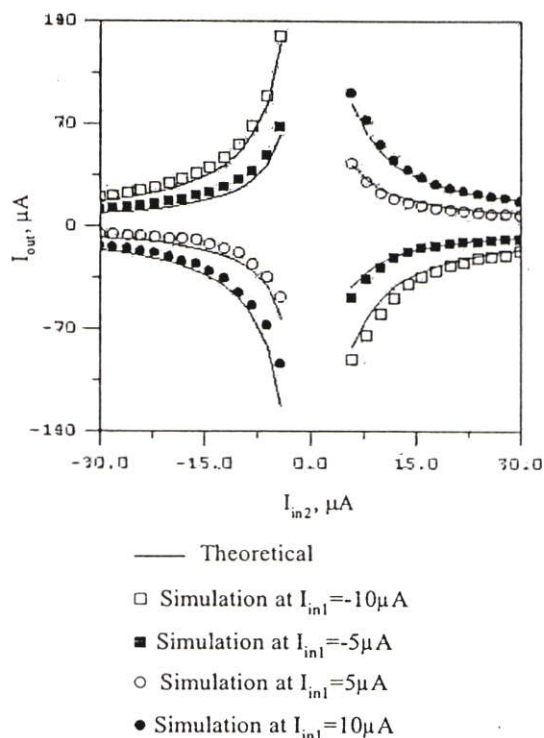


Figure 7. DC transfer characteristics of the FQCD.

Figure 8 shows the transient response of the output current I_{out} simulated under the condition that the input current I_{in1} is a DC current, $I_{in1} = 10 \text{ A}$, and the input current I_{in2} is a triangular wave signal with 5 A amplitude, 1kHz frequency.

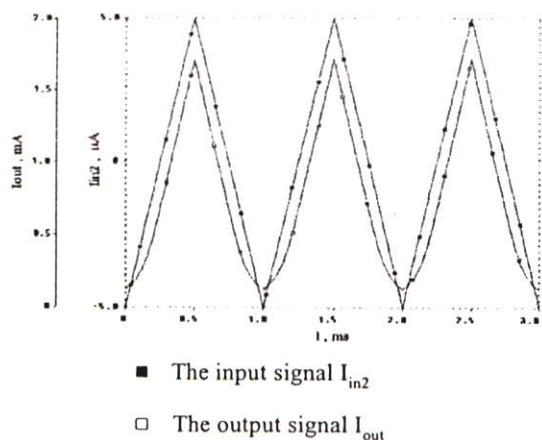


Figure 8. Simulated transient response of the FQCD.

5. CONCLUSION

A four-quadrant current-mode divider based on current conveyors has been proposed. The implementation circuit employs only the second-generation current controlled conveyors as active circuit elements. Hence, the proposed

circuit does not require external passive elements, which benefits integrated circuit implementation. Moreover, the circuit is insensitive to the variations of temperature. As can be seen, from the simulations, the results conform to theoretical results.

6. REFERENCES

- [1] W. Gai, H. Chen, and E. Seevinck, "Quadratic-translinear CMOS multiplier-divider circuit," *Electron. Lett.*, vol. 33, pp. 860-861, 1997.
- [2] B. M. Wilamowski, "VLSI analog multiplier/divider circuit," *IEEE Proc. Int. Symp. On Ind. Elec.*, pp. 493-496, 1998.
- [3] I. Baturone, S. Sanchez-Solano, and J. L. Huertas, "A CMOS current-mode multiplier-divider circuit," *IEEE Proc. Int. Symp. on Cir. & Syst.*, pp. 520-523, 1998.
- [4] M. T. Abuelma'atti, and M. A. Al-Qahtani, "A current-mode current-controlled current conveyor based analogue multiplier/divider," *IJE*, vol. 85, pp. 71-77, 1998.
- [5] R. L. Geiger, and E. Sanchez-Sanencio, "Active filter design using operational transconductance amplifiers: A tutorial," *IEEE Cir. Dev. Mag.*, vol. 1, pp. 20-32, 1985.
- [6] K. Kaewdang, C. Fongsamut, and W. Surakamponorn, "A wide-band current-mode OTA-based analog multiplier-divider," *IEEE Proc. Int. Symp. on Cir. & Syst.*, pp. 349-352, 2003.
- [7] A. Fabre, O. Saaid, F. Wiest, and C. Boucheron, "High frequency applications based on a new current controlled conveyor," *IEEE Trans. on Cir. & Syst. I*, vol. 43, pp. 82-91, 1996.
- [8] C. Toumazou, F. J. Lidgey, and D. G. Haig, *Analog IC Design: The Current Mode Approach*, London, U.K.: Peter Peregrinus, 1990.
- [9] D. R. Frey, "Log domain filtering: An approach to current mode filtering," *IEE Proc. G*, vol. 140, pp. 406-416, 1993.

ประวัติผู้เขียน

ชื่อ นามสกุล	นายประจวบ ปวงราษฎร์
วัน เดือน ปี เกิด	8 เมษายน พ.ศ. 2514
ภูมิลำเนาเดิม	กรุงเทพมหานคร
อาชีพ	อาจารย์ประจำมหาวิทยาลัย ตั้งแต่ปี พ.ศ. 2539-ปัจจุบัน
สถานที่ทำงาน	ภาควิชาอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีมหานคร กรุงเทพมหานคร
ประวัติการศึกษา	- ระดับปริญญาโท (วิศวกรรมศาสตรมหาบัณฑิต : วศ.ม.) สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีมหานคร ปีการศึกษา 2540 - ระดับปริญญาตรี (วิศวกรรมศาสตรบัณฑิต : วศ.บ.) สาขาวิชาวิศวกรรมไฟฟ้าสื่อสาร คณะวิศวกรรมศาสตร์ มหาวิทยาลัยรังสิต ปีการศึกษา 2535
งานวิจัยที่สนใจ	การออกแบบวงจรทางด้านแอนะล็อก (Analog circuit design)