

การประยุกต์ใช้วงจรซิกมา-เดลต้า และเดลต้าโมดูเลชันอย่างง่าย
ในการสร้างวงจรขยายกำลังงานเสียง

AN APPLICATION OF THE SIMPLE SIGMA-DELTA
AND DELTA MODULATION CIRCUIT FOR AN AUDIO POWER AMPLIFIER

วรพจน์ เอี่ยมศิริ
YORAPHON EAMSIRI

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของเอกสารเผยแพร่หลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

จากภาควิชาวิศวกรรมโทรคมนาคม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2549

ISBN 974-13-2526-5

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การประยุกต์ใช้งานวงจรซิกมา - เดลต้า และเดลต้ามอดูเลชันอย่างง่าย
ในการสร้างวงจรขยายกำลังงานเสียง

AN APPLICATION OF THE SIMPLE SIGMA-DELTA
AND DELTA MODULATION CIRCUIT FOR AN AUDIO POWER AMPLIFIER



วรพล เอี่ยมศิริ

VORAPHON EAMSIRI

เลขหมู่.....
เลขทะเบียน..... 61657
วัน,เดือน,ปี... 19 ก.ค. 2549

.b.....
.i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมโทรคมนาคม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2549

ISBN 974-15-2526-5

**AN APPLICATION OF THE SIMPLE SIGMA-DELTA
AND DELTA MODULATION CIRCUIT FOR AN AUDIO POWER AMPLIFIER**

VORAPHON EAMSIRI

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN TELECOMMUNICATIONS ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2006

ISBN 974-15-2526-5

COPYRIGHT 2006

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

หัวข้อวิทยานิพนธ์	การประยุกต์ใช้งานวงจรซิกมา - เดลต้า และเดลต้ามอดูเลชันอย่างง่าย ในการสร้างวงจรขยายกำลังงานเสียง
นักศึกษา	นายวรพล เอี่ยมศิริ
รหัสนักศึกษา	47061006
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมโทรคมนาคม
พ.ศ.	2549
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ.ดร. ปราโมทย์ วาดเขียน
อาจารย์ผู้ควบคุมวิทยานิพนธ์ร่วม	ดร.จีรสุดา โกมัยภรณ์

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ เป็นการนำเสนอวงจรซิกมา-เดลต้ามอดูเลชัน และวงจรเดลต้ามอดูเลชันอย่างง่าย ซึ่งมีองค์ประกอบเพียงออปแอมป์ 1 ตัว และ OTA 1 ตัว มาต่อร่วมกัน ในรูปแบบของวงจรสมิตทริกเกอร์ โดยวงจรจะมีการทำงานแบบออสซิลเลตด้วยตนเอง (Self Oscillation) กำเนิดสัญญาณพัลส์ที่สามารถปรับควบคุมความถี่ในการออสซิลเลต ซึ่งจะเป็นความถี่คลื่นพาห้ (Carrier) ในการมอดูเลต

จากนั้นสามารถเลือกตำแหน่งในวงจรเพื่อป้อนอินพุต เพื่อให้วงจรประพฤติตัวมีรูปแบบเป็นวงจรมอดูเลตสัญญาณแบบซิกมา-เดลต้า หรือเลือกตำแหน่งป้อนอินพุตเพื่อให้วงจรประพฤติตัวเป็นวงจรมอดูเลตสัญญาณแบบเดลต้าก็ได้ และจะนำวงจรนี้ไปประยุกต์ใช้สร้างวงจรขยายกำลังงานเสียงที่มีประสิทธิภาพสูง เนื่องจากการมอดูเลตแบบซิกมา - เดลต้าจะปรับเปลี่ยนช่วงกำลังงานของสัญญาณรบกวนให้ไปอยู่ในช่วงความถี่สูง (Noise Shaping) และเกิดความต้านทานต่อความเสียหายของวงจรจากการทำงานแบบออสซิลเลตด้วยตนเอง

เมื่อต่อวงจรทดลองจริง ผลการทดลองที่ได้ สอดคล้องกับผลการจำลองแบบโดยคอมพิวเตอร์ เป็นการยืนยันหลักการที่ได้นำเสนอเป็นอย่างดี และเนื่องจากโครงสร้างของวงจรมีอุปกรณ์น้อย จึงสะดวกในการนำไปใช้งาน และเหมาะที่จะนำไปพัฒนาเป็นวงจรรวม

Thesis Title	An application of the simple sigma-delta and delta modulation circuit for an audio power amplifier
Student	Mr. Voraphon Eamsiri
Student ID.	47061006
Degree	Master of Engineering
Programme	Telecommunications Engineering
Year	2006
Thesis Advisor	Assoc.Prof. Dr. Paramote Wardkein
Thesis Co-Advisor	Dr. Jeerasuda Kosecyaporn

ABSTRACT

This thesis represents a simple sigma-delta and delta modulation circuit. It is composed of one Op-Amp and one OTA forming Schmitt Trigger circuit. The Schmitt Trigger circuit generates pulse signal whose its frequency is controllable. In addition, the input signal can be fed into two any of nodes, which one of them operates for sigma-delta modulation and the other is for delta modulation.

With these properties in the proposed circuits, it is thus mainly applied to implement a high efficiency audio power amplifier circuit. It should be mentioned to an advantage of the sigma-delta modulation which is noise shaping property. Moreover, the benefit of the self-oscillating modulator will cease operation if something harmful interrupts the oscillating sequences.

The experimental result corresponding to that of computer simulation confirms the proposed principle. Additionally, with the compactness of the circuit's components, the circuit is suitable for IC realization.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จได้อย่างดี ด้วยคำแนะนำ และคำปรึกษาจาก รศ.ดร. ปราโมทย์ วาดเขียน และดร.จิรสุดา โกษียาภรณ์ ซึ่งเป็นอาจารย์ผู้ควบคุมวิทยานิพนธ์ ข้าพเจ้ารู้สึกทราบซึ่งในความอนุเคราะห์จากท่านอาจารย์ทั้งสองท่าน และขอขอบพระคุณเป็นอย่างสูง

ขอกราบพระคุณคณาจารย์ภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ทุก ๆ ท่านที่ได้ประสิทธิ์ประสาทวิชาให้กับข้าพเจ้า

ขอขอบคุณคุณคุณปานวิทย์ ชูระนุติ และเพื่อนๆ พี่ๆ น้องๆ ในภาควิชาวิศวกรรมโทรคมนาคม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังทุกคน ที่ให้คำแนะนำและความช่วยเหลือในการทำวิจัยและการเรียน

ขอขอบคุณบัณฑิตศึกษาและบัณฑิตวิทยาลัย คณะวิศวกรรมศาสตร์ที่ช่วยอำนวยความสะดวกเรื่องอุปกรณ์การเรียนและการนำเสนอวิทยานิพนธ์

สุดท้ายนี้ข้าพเจ้าขอกราบขอบพระคุณ บิดา มารดา และครอบครัวของข้าพเจ้าที่เป็นกำลังใจ และให้การสนับสนุนในทุกเรื่องๆ ทำให้ข้าพเจ้าสามารถทำวิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงด้วยดี

คุณค่าและประโยชน์อันพึงมาจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอบแต่ผู้มีพระคุณทุกท่าน

วรพล เอี่ยมศิริ

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VIII
สารบัญรูป.....	IX
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	1
1.3 สมมติฐานของการศึกษา.....	2
1.4 ทฤษฎีหรือแนวความคิดที่ใช้ในการวิจัย.....	2
1.5 ขอบเขตการวิจัย.....	3
1.6 ขั้นตอนการศึกษา.....	3
บทที่ 2 ทฤษฎีเคลต์้ามอดูละชั้น และซิกมา – เคลต์้ามอดูละชั้น.....	4
2.1 กล่าวนำ.....	4
2.2 การแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัล.....	5
2.3 ความผิดเพี้ยนที่เกิดจากกระบวนการควอนไทซ์.....	10
2.4 การซ้ค่าตัวอย่างสัญญาณแบบ โอเวอร์แซมปลิง (Oversampling).....	13
2.4.1 ข้อดีของการทำโอเวอร์แซมปลิงต่อวงจรกรองป้องกันการซ้ทับของสัญญาณ.....	13
2.4.2 ข้อดีของการทำโอเวอร์แซมปลิงต่อสัญญาณรบกวน.....	14
2.5 เคลต์้ามอดูละชั้น.....	15
2.5.1 การมอดูเลตรหัสพัลส์แบบใช้ค่าความต่างของสัญญาณ.....	15
2.5.2 การมอดูเลตแบบเคลต์้า.....	16
2.5.3 การคีมอดูเลตแบบเคลต์้า.....	17
2.5.4 ความผิดเพี้ยนที่เกิดขึ้นในการมอดูเลตแบบเคลต์้า.....	18
2.6 ซิกมา-เคลต์้ามอดูละชั้น.....	19

สารบัญ (ต่อ)

หน้า

2.7	วิเคราะห์ผลต่อสัญญาครบถ้วนจากการควอนไทซ์ของเคลด้ามอคูเลชั่น และซิกมา-เคลด้ามอคูเลชั่น.....	21
2.7.1	วิเคราะห์ผลต่อสัญญาครบถ้วนจากการควอนไทซ์ของเคลด้ามอคูเลชั่น	21
2.7.2	วิเคราะห์ผลต่อสัญญาครบถ้วนจากการควอนไทซ์ของซิกมา-เคลด้ามอคูเลชั่น.....	23
2.8	การมอดูเลตแบบซิกมา – เคลด้าอันคับสูง และการวิเคราะห์ผลต่อสัญญาครบถ้วนจากการควอนไทซ์.....	25
บทที่ 3	วงจรถัดเคลด้ามอคูเลชั่น และ ซิกมา – เคลด้ามอคูเลชั่น อย่างง่าย.....	29
3.1	กล่าวนำ.....	29
3.2	วงจรถัดเคลด้ามอคูเลชั่น.....	29
3.2.1	ส่วนประกอบของวงจรถัด.....	30
3.2.2	การทำงานของวงจรถัด.....	33
3.3	มอดูเลตสัญญาณแบบซิกมา – เคลด้า.....	36
3.4	การพัฒนาปรับปรุงวงจรถัดเพื่อลดผลของอูณหภูมิ.....	38
3.5	มอดูเลตสัญญาณแบบเคลด้า.....	42
3.6	วิเคราะห์ความคลาดเคลื่อนในการทำงาน.....	44
3.6.1	ความคลาดเคลื่อนจากการทำงานของ OTA	45
3.6.2	ความคลาดเคลื่อนจากการทำงานของออปแอมป์.....	48
บทที่ 4	การประยุกต์สร้างวงจรถัดกำลังงานเสียง.....	60
4.1	กล่าวนำ.....	60
4.2	ประเภทและคุณสมบัติของวงจรถัดกำลังงาน.....	60
4.2.1	ประเภทของวงจรถัดกำลังงาน.....	60
4.2.2	คุณสมบัติของวงจรถัดกำลังงาน.....	66
4.3	วงจรถัดกำลังงานเสียงคลาสดี.....	70
4.3.1	ประเภทการต่อทรานซิสเตอร์ในภาคขยายกำลังคลาสดี.....	71
4.3.2	สาเหตุหลักในการทำงานที่ไม่สมบูรณ์แบบของคลาสดี.....	73
4.4	วงจรถัดกำลังงานเสียงโดยใช้การมอดูเลตแบบซิกมา - เคลด้าและแบบเคลด้า.....	82
4.4.1	ความเชื่อมโยงของการขยายกำลังงานเสียงคลาสดี กับการมอดูเลตแบบซิกมา – เคลด้า.....	82

สารบัญ (ต่อ)

หน้า

4.4.2 การประยุกต์ใช้วงจรซิกมา – เคลต้าและเคลต้ามอดูเลชันอย่างง่าย ในการขยายกำลังงานเสียง.....	83
4.4.3 ผลจากการเพิ่มวงจรมอดูเลชันเข้าไปในรูปการทำงาน.....	87
4.4.4 การเพิ่มวงจรมอดูเลชันนอกการทำงานของวงจรมอดูเลชัน.....	87
บทที่ 5 ผลการทดลองและการวิเคราะห์.....	89
5.1 กล่าวนำ.....	89
5.2 การทดลองวงจรมอดูเลชันและเคลต้าและเคลต้ามอดูเลชันอย่างง่าย.....	89
5.2.1 การทดลองวงจรมอดูเลชันแบบซิกมา – เคลต้า.....	90
5.2.2 การทดลองวงจรมอดูเลชันแบบซิกมา – เคลต้า.....	95
5.2.3 การทดลองวงจรมอดูเลชันแบบซิกมา – เคลต้าแบบปรับผลของอูณหภูมิต่อ.....	97
5.2.4 การทดลองวงจรมอดูเลชันแบบซิกมา – เคลต้า แบบปรับผลของอูณหภูมิ.....	102
5.3 การทดลองประยุกต์ใช้วงจรซิกมา – เคลต้าและเคลต้ามอดูเลชันอย่างง่าย ในการขยายกำลังงานเสียง.....	103
5.3.1 การทดลองวงจรมอดูเลชันแบบซิกมา – เคลต้าเมื่อนำมาประยุกต์ร่วมกับวงจรมอดูเลชัน.....	103
5.3.2 การทดลองวงจรมอดูเลชันแบบซิกมา – เคลต้าเมื่อนำมาประยุกต์ ร่วมกับวงจรมอดูเลชัน.....	104
5.3.3 การทดลองวงจรมอดูเลชันแบบซิกมา – เคลต้าแบบปรับผลของอูณหภูมิ เมื่อนำมาประยุกต์ร่วมกับวงจรมอดูเลชัน.....	107
5.3.4 การทดลองวงจรมอดูเลชันแบบซิกมา – เคลต้าแบบปรับผลของอูณหภูมิ เมื่อนำมาประยุกต์ร่วมกับวงจรมอดูเลชัน.....	108
5.3.5 การทดลองวงจรมอดูเลชันแบบซิกมา – เคลต้าแบบปรับผลของอูณหภูมิ เมื่อนำมาประยุกต์ร่วมกับวงจรมอดูเลชัน.....	111
5.3.6 การทดลองวงจรมอดูเลชันแบบซิกมา – เคลต้าที่วางภาคขยายกำลังไว้ภายนอกูปการมอดูเลชัน.....	115
5.3.7 ฟังก์ชันถ่ายโอน (Transfer function) ของวงจรมอดูเลชันที่ต่ำผ่าน.....	117
5.3.8 การทดลองวัดผลตอบสนองทางความถี่ (Frequency Response) ของวงจรมอดูเลชัน.....	120
5.3.9 การหน่วงเวลาที่เกิดกับสัญญาณพัลส์ เนื่องจากการทำงานของวงจรมอดูเลชัน.....	121
5.3.10 การทดลองป้อนขยายกำลังงานสัญญาณเสียงเพลง.....	121

สารบัญ (ต่อ)

	หน้า
5.4 สรุปผลการทดลอง.....	122
บทที่ 6 สรุปผลการวิจัยและข้อเสนอแนะ.....	124
เอกสารอ้างอิง.....	127
ภาคผนวก ผลงานวิจัยที่ได้รับการตีพิมพ์เผยแพร่.....	129
ประวัติผู้เขียน.....	155

สารบัญตาราง

ตารางที่	หน้า
4.1 ประสิทธิภาพของวงจรมายกำลังกลาต่างๆ	68
4.2 เปรียบเทียบคุณสมบัติในการต่อคู่ทรานซิสเตอร์แบบฮาร์ฟบริดจ์ และแบบฟูลบริดจ์.....	72

สารบัญรูป

รูปที่	หน้า
2.1	ขั้นตอนการแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัลแบบการมอดูเลตรหัสพัลส์ 5
2.2	ผลวิเคราะห์ทางความถี่ของสัญญาณอนาลอกที่มีความถี่สูงสุดเป็น f_B 7
2.3	ผลวิเคราะห์ทางความถี่ของสัญญาณพัลส์ที่ใช้ชั้ค่าตัวอย่างที่อัตราในควิสต์..... 7
2.4	ผลวิเคราะห์ทางความถี่ของสัญญาณอนาลอกที่มีความถี่สูงสุดเป็น f_B ที่ผ่านการชั้ค่าตัวอย่างด้วยความถี่ในการชั้ค่าตัวอย่าง f_S แล้ว..... 7
2.5	ผลวิเคราะห์ทางความถี่ของสัญญาณพัลส์ที่ใช้ชั้ค่าตัวอย่างที่ต่ำกว่าอัตราในควิสต์..... 7
2.6	ผลวิเคราะห์ทางความถี่ของสัญญาณอนาลอกที่มีความถี่สูงสุดเป็น f_B ที่ผ่านการชั้ค่าตัวอย่างด้วยความถี่ในการชั้ค่าตัวอย่างที่ความถี่ต่ำกว่าอัตราในควิสต์..... 7
2.7	ผลวิเคราะห์ทางความถี่ของสัญญาณที่ไม่ได้ผ่านการจำกัดความถี่..... 8
2.8	ผลวิเคราะห์ทางความถี่ของสัญญาณที่ไม่ได้ผ่านการจำกัดความถี่ เมื่อผ่านการชั้ค่าตัวอย่างแล้ว..... 9
2.9	ผลวิเคราะห์ทางความถี่ของสัญญาณที่ผ่านการจำกัดย่านความถี่..... 9
2.10	แสดงการเพิ่มวงจรมองส่วนป้องกันการซ้อนทับของสัญญาณ ในการแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัลแบบการมอดูเลตรหัสพัลส์..... 9
2.11	การควอนไทซ์..... 11
2.12	สเปกตรัมของกำลังงานความผิดเพี้ยนที่เกิดจากการควอนไทซ์ เมื่อชั้ค่าตัวอย่างด้วยความถี่ f_S 12
2.13	ผลวิเคราะห์ทางความถี่ของวงจรมองที่ใช้สำหรับอัตราในควิสต์..... 13
2.14	ผลวิเคราะห์ทางความถี่ของสัญญาณอนาลอกที่ถูกชั้ค่าตัวอย่างด้วยความถี่ 48 kHz 13
2.15	ผลตอบสนองทางความถี่ของวงจรมองที่ใช้สำหรับการชั้ค่าตัวอย่าง แบบโอเวอร์แซมปลิงที่สองเท่าของอัตราในควิสต์..... 14
2.16	ผลวิเคราะห์ทางความถี่ของวงจรมองที่ใช้กับการ โอเวอร์แซมปลิง เมื่อถูกชั้ค่าตัวอย่างด้วยความถี่ 96 kHz 14
2.17	สเปกตรัมของความผิดเพี้ยนที่เกิดจากการควอนไทซ์ที่อัตราต่างๆ..... 15
2.18	การมอดูเลตและดีมอดูเลตรหัสพัลส์แบบใช้ค่าความต่างของสัญญาณ..... 16
2.19	ระบบการมอดูเลตแบบเคลด้า..... 16
2.20	รูปสัญญาณขณะมอดูเลตแบบเคลด้า..... 17
2.21	ระบบการดีมอดูเลตแบบเคลด้า..... 17
2.22	สัญญาณเอาท์พุทที่ผ่านการดีมอดูเลตแบบเคลด้า..... 18

สารบัญรูป (ต่อ)

รูปที่	หน้า
2.23 ความเพี้ยนที่เกิดขึ้นในการมอดูเลตแบบเคลด้าแบบที่มีสเตปไซส์คงที่.....	18
2.24 ความเพี้ยนที่เกิดขึ้นในการมอดูเลตแบบเคลด้าแบบปรับค่าสเตปไซส์ได้.....	19
2.25 การเพิ่มส่วนปริพันธ์สัญญาณอนาลอกที่ส่วนแรกสุดของการมอดูเลต และตัดส่วนปริพันธ์สัญญาณในส่วนการดีมอดูเลต.....	20
2.26 ระบบการมอดูเลตและดีมอดูเลตแบบซิกมา – เคลด้า.....	20
2.27 ระบบการมอดูเลตและดีมอดูเลตแบบเคลด้า.....	21
2.28 ผลตอบสนองต่อสัญญาณอนาลอกอินพุตของการมอดูเลตแบบเคลด้า.....	22
2.29 ผลตอบสนองต่อสัญญาณรบกวนจากการควอนไทซ์ของการมอดูเลตแบบเคลด้า.....	22
2.30 ระบบการมอดูเลตแบบซิกมา – เคลด้า.....	23
2.31 ผลตอบสนองต่อสัญญาณอนาลอกอินพุตของการมอดูเลตแบบซิกมา – เคลด้า	24
2.32 ผลตอบสนองต่อสัญญาณรบกวนจากการควอนไทซ์ ของการมอดูเลตแบบซิกมา – เคลด้า.....	24
2.33 เปรียบเทียบผลการตอบสนองต่อสัญญาณรบกวนในการมอดูเลตแบบต่างๆ.....	25
2.34 ขั้นตอนการมอดูเลตแบบซิกมา-เคลด้าแบบอันดับสอง (Second order).....	26
2.35 วิเคราะห์ขั้นตอนการมอดูเลตแบบซิกมา-เคลด้าอันดับสองด้วยการแปลงลาปลาซ.....	26
2.36 เปรียบเทียบผลการตอบสนองต่อสัญญาณรบกวนในการมอดูเลตแบบต่างๆ และการมอดูเลตแบบซิกมาเคลด้าที่อันดับสูง.....	27
2.37 เปรียบเทียบค่า SNR ต่ออัตราโอเวอร์แซมปลิงและอันดับของซิกมา-เคลด้า.....	28
3.1 วงจรกำเนิดสัญญาณพัลส์.....	30
3.2 การออสซิลเลตด้วยตนเองเพื่อกำเนิดสัญญาณพัลส์.....	33
3.3 ขั้นตอนการมอดูเลตแบบซิกมา - เคลด้า.....	36
3.4 วงจรมอดูเลตแบบซิกมา - เคลด้าอย่างง่าย.....	36
3.5 วงจรกำเนิดสัญญาณพัลส์ที่ปรับลดผลของอุณหภูมิ.....	39
3.6 วงจรมอดูเลตแบบซิกมา - เคลด้าที่ปรับลดผลของอุณหภูมิ.....	41
3.7 ระบบการมอดูเลตแบบเคลด้า.....	42
3.8 วงจรมอดูเลตแบบเคลด้า.....	43
3.9 วงจรเสมือนเพื่อกำหนดแรงแค่นที่จุด v_{IH} และ v_{IL}	43
3.10 วงจรภายใน OTA.....	45

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.11	ผลจากอัตราสลับ..... 49
3.12(ก)	รูปสัญญาณพัลส์โดยละเอียดเมื่อออปแอมป์เป็นตามอุดมคติ..... 50
3.12(ข)	รูปสัญญาณพัลส์โดยละเอียดเมื่อมีผลจากอัตราสลับของออปแอมป์..... 50
4.1	แผนภาพการจำแนกประเภทของวงจรรขยายกำลังงาน..... 61
4.2	ตำแหน่งจุดทำงานบนกราฟคุณลักษณะของทรานซิสเตอร์ที่ขยายกำลังคลาสเอ..... 61
4.3	ตัวอย่างวงจรรขยายกำลังคลาสเอ..... 62
4.4	ตำแหน่งจุดทำงาน (Q point) บนกราฟคุณลักษณะของทรานซิสเตอร์ เพื่อให้ขยายกำลังแบบคลาสบี..... 63
4.5	ตัวอย่างวงจรรขยายกำลังคลาสบี..... 63
4.6	ตำแหน่งจุดทำงาน (Q point) บนกราฟคุณลักษณะของทรานซิสเตอร์ที่ทำงานช่วงบวก เพื่อให้ขยายกำลังแบบคลาสเอบี 64
4.7	ขั้นตอนการขยายกำลังงานแบบสวิทชิง..... 65
4.8	การต่อคู่ทรานซิสเตอร์แบบฮาร์ฟบริดจ์ (Half Bridge) ในการขยายกำลังคลาสดี..... 71
4.9	การต่อคู่ทรานซิสเตอร์แบบฟูลบริดจ์ (Full Bridge) ในการขยายกำลังคลาสดี..... 72
4.10	ตำแหน่งที่เป็นสาเหตุหลักของการทำงานที่ไม่สมบูรณ์แบบ ในการขยายกำลังแบบคลาสดี..... 73
4.11	ช่วงเวลาเดดไทม์ (Dead-time) ที่เพิ่มตรงขอบขาของพัลส์..... 74
4.12	ผลจากการทำงานไม่เป็นตามอุดมคติของทรานซิสเตอร์ทำให้เกิดกระแสชอร์ทรู..... 75
4.13	การไหลของกระแสเมื่อต่อทรานซิสเตอร์แบบฮาร์ฟบริดจ์..... 76
4.14	ความผันผวนของแรงดันที่แหล่งจ่ายไฟเลี้ยง เมื่อเกิดการผลักกำลังงานกลับคืนแหล่งจ่าย... 76
4.15	การไหลของกระแสเมื่อต่อทรานซิสเตอร์แบบฟูลบริดจ์..... 76
4.16	ภาพตัดขวางแสดงโครงสร้างของทรานซิสเตอร์มอสเฟตแบบปลดพาหะชนิดเอ็น..... 77
4.17	เปรียบเทียบสัญญาณพัลส์อินพุตกับสัญญาณพัลส์เอาต์พุตจากวงจรรขยายกำลัง..... 77
4.18	แบบจำลองโครงสร้างของเอ็นเซนแนลมอสเฟต..... 78
4.19	สัญลักษณ์ทรานซิสเตอร์มอสเฟตแบบปลดพาหะชนิดเอ็น..... 78
4.20	ตำแหน่งของ $R_{(int)}$ ภายในทรานซิสเตอร์..... 80
4.21	ขั้นตอนการเกิดการรบกวนจากคลื่นแม่เหล็กไฟฟ้า..... 81
4.22	ผลของสัญญาณเอาต์พุตเมื่อเกิดการรบกวนจากคลื่นแม่เหล็กไฟฟ้า..... 81

สารบัญญรูป (ต่อ)

รูปที่	หน้า
4.23(ก) องค์ประกอบทางความถี่ของสัญญาณพัลส์ที่ผ่านการมอดูเลตที่ใช้ในการขยายคลาสดี.....	82
4.23(ข) รูปขยายรูปที่ 4.23(ก).....	82
4.24 แสดงตำแหน่งในการแทรกวงจรขยายกำลังงานในรูปการทำงาน ของวงจรมอดูเลตแบบซิกมา-เดลต้า.....	83
4.25 แสดงตำแหน่งในการแทรกวงจรขยายกำลังงานในรูปการทำงาน ของวงจรมอดูเลตแบบเดลต้าและแบบซิกมา-เดลต้าที่ปรับลดผลของอูณหภูมิจาก.....	84
4.26 ขั้นตอนการทำงานภายในวงจรขยายกำลัง.....	84
4.27 การต่อวงจรภายในส่วนวงจรขยายกำลังงานเสียง.....	85
4.28 แสดงตำแหน่งในการเพิ่มวงจรขยายกำลังงานนอกรูปการทำงาน ของวงจรมอดูเลตแบบซิกมา-เดลต้า.....	88
4.29 แสดงตำแหน่งในการเพิ่มวงจรขยายกำลังงานนอกรูปการทำงานของวงจร มอดูเลตแบบซิกมา-เดลต้าและแบบเดลต้าที่ปรับลดผลของอูณหภูมิจาก.....	88
5.1 การต่อตัวต้านทาน R_H เพื่อป้องกันกระแสไบอัส I_H ให้ OTA.....	89
5.2 วงจรกำเนิดสัญญาณพัลส์ที่ใช้ทดลอง.....	90
5.3 ผลการจำลองการทำงานของวงจรกำเนิดสัญญาณพัลส์ในรูปที่ 5.2.....	91
5.4 ผลการทดลองจากการต่อวงจรกำเนิดสัญญาณพัลส์ในรูปที่ 5.2.....	91
5.5 ความสัมพันธ์ระหว่างความถี่สัญญาณพัลส์กับค่าตัวเก็บประจุ ของวงจรกำเนิดสัญญาณพัลส์	92
5.6 ความสัมพันธ์ระหว่างความถี่สัญญาณพัลส์กับค่ากระแสไบอัส OTA ของวงจรกำเนิดสัญญาณพัลส์	93
5.7(ก) รูปสัญญาณพัลส์จากการจำลองการทำงานของวงจรกำเนิดสัญญาณพัลส์ในรูปที่ 5.2 เมื่ออุณหภูมิสภาพแวดล้อมเปลี่ยนไป.....	94
5.7(ข) ความสัมพันธ์ของความถี่พัลส์กับอุณหภูมิสภาพแวดล้อม จากการจำลองการทำงานของวงจรกำเนิดสัญญาณพัลส์ในรูปที่ 5.2.....	94
5.8 วงจรมอดูเลตสัญญาณแบบซิกมา - เดลต้าที่ใช้ทดลอง.....	96
5.9 ผลการทดลองการมอดูเลตสัญญาณ ด้วยวงจรซิกมา – เดลต้า มอดูเลชันอย่างง่ายในรูปที่ 5.8.....	96
5.10 วงจรกำเนิดสัญญาณพัลส์แบบปรับลดผลของอูณหภูมิที่ใช้ทดลอง.....	97

สารบัญญรูป (ต่อ)

รูปที่	หน้า
5.11 ผลการจำลองการทำงานของวงจรถูกกำเนิดสัญญาณพัลส์ในรูปที่ 5.10.....	98
5.12 ผลการทดลองต่อวงจรถูกกำเนิดสัญญาณพัลส์ที่ปรับลดผลของอุณหภูมิในรูปที่ 5.10.....	98
5.13 ความสัมพันธ์ระหว่างความถี่สัญญาณพัลส์กับค่าตัวเก็บประจุ ของวงจรถูกกำเนิดสัญญาณพัลส์ที่ปรับลดผลของอุณหภูมิในรูปที่ 5.10.....	99
5.14 ความสัมพันธ์ระหว่างความถี่พัลส์กับอัตราส่วน $\frac{I_{H1}}{I_{H2}}$ ของวงจรถูกกำเนิดสัญญาณพัลส์ที่ปรับลดผลของอุณหภูมิในรูปที่ 5.10.....	100
5.15(ก) รูปสัญญาณพัลส์จากการจำลองการทำงานของวงจรถูกกำเนิดสัญญาณพัลส์ ที่ปรับลดผลของอุณหภูมิในรูปที่ 5.10 เมื่ออุณหภูมิสภาพแวดล้อมเปลี่ยนไป.....	101
5.15(ข) ความสัมพันธ์ของความถี่พัลส์กับอุณหภูมิสภาพแวดล้อมจากการจำลองการทำงานของ วงจรถูกกำเนิดสัญญาณพัลส์ที่ปรับลดผลของอุณหภูมิในรูปที่ 5.10.....	101
5.16 วงจรมอดูเลตสัญญาณแบบซิกมา-เดลต้าที่ปรับลดผลของอุณหภูมิที่ใช้ในการทดลอง.....	102
5.17 ผลการทดลองการมอดูเลตสัญญาณด้วยวงจรถูกซิกมา-เดลต้ามอดูเลชัน ที่ปรับลดผลของอุณหภูมิในรูปที่ 5.16.....	103
5.18 ผลการทดลองวงจรถูกกำเนิดสัญญาณพัลส์ที่เพิ่มวงจรถูกขยายกำลังงานในรูปการทำงาน.....	104
5.19 ผลการทดลองวงจรมอดูเลตแบบซิกมา-เดลต้าที่เพิ่มวงจรถูกขยายกำลังงาน ในรูปการทำงาน.....	105
5.20 ความสัมพันธ์ระหว่างค่าความผิดเพี้ยนฮาร์มอนิกรวมกับความถี่สัญญาณอินพุต ของวงจรถูกขยายกำลังงานแบบซิกมา-เดลต้า เมื่อขนาดสัญญาณอินพุตเท่ากับ 20 mV	106
5.21 ความสัมพันธ์ระหว่างค่าความผิดเพี้ยนฮาร์มอนิกรวมกับแรงดันสัญญาณอินพุต ของวงจรถูกขยายกำลังงานแบบซิกมา-เดลต้า เมื่อความถี่สัญญาณอินพุตเท่ากับ 1 kHz	107
5.22 ผลการทดลองวงจรถูกกำเนิดสัญญาณพัลส์แบบปรับลดผลของอุณหภูมิ ที่เพิ่มวงจรถูกขยายกำลังงานในรูปการมอดูเลต.....	108
5.23 ผลการทดลองวงจรมอดูเลตสัญญาณแบบซิกมา-เดลต้าที่ปรับลดผลของอุณหภูมิ และเพิ่มวงจรถูกขยายกำลังงานในรูปการมอดูเลต.....	109
5.24 ความสัมพันธ์ระหว่างค่าความผิดเพี้ยนฮาร์มอนิกรวมกับความถี่สัญญาณอินพุต ของวงจรถูกขยายกำลังงานแบบซิกมา-เดลต้าที่ปรับลดผลของอุณหภูมิ เมื่อขนาดสัญญาณอินพุตเท่ากับ 20 mV	110

สารบัญญรูป (ต่อ)

รูปที่	หน้า
5.25	ความสัมพันธ์ระหว่างค่าความผิดเพี้ยนฮาร์มอนิกรวมกับขนาดสัญญาณอินพุตของวงจรถายกำลังงานแบบซิกมา-เดลต้าที่ปรับลดผลของอูณหภูมิตั้งแต่ความถี่สัญญาณอินพุตเท่ากับ 1 kHz 110
5.26	วงจรมอดูเลตแบบเดลต้าที่ปรับลดผลของอูณหภูมิตั้งแต่และแทรกภาคขยายกำลังงานไว้ในรูปการมอดูเลต..... 111
5.27	ผลการทดลองวงจรมอดูเลตแบบเดลต้าที่เพิ่มวงจรถายกำลังงานตั้งแต่วงจรอินพุตเป็นสัญญาณสี่เหลี่ยมและการมอดูเลตยังไม่มีส่วนการทำปริพันธ์..... 112
5.28	ผลการทดลองวงจรมอดูเลตแบบเดลต้าที่เพิ่มวงจรถายกำลังงานตั้งแต่วงจรอินพุตเป็นสัญญาณสามเหลี่ยมและการมอดูเลตยังไม่มีส่วนการทำปริพันธ์..112
5.29	ผลการทดลองวงจรมอดูเลตแบบเดลต้าที่ผ่านการขยายกำลังงานแล้วตั้งแต่วงจรอินพุตเป็นสัญญาณสี่เหลี่ยม..... 113
5.30	ผลการทดลองวงจรมอดูเลตแบบเดลต้าที่ผ่านการขยายกำลังงานแล้วตั้งแต่วงจรอินพุตเป็นสัญญาณสามเหลี่ยม..... 114
5.31	ความสัมพันธ์ระหว่างค่าความผิดเพี้ยนฮาร์มอนิกรวมกับความถี่สัญญาณอินพุตของวงจรถายกำลังงานแบบเดลต้าที่ปรับลดผลของอูณหภูมิตั้งแต่..... 115
5.32	ความสัมพันธ์ระหว่างค่าความผิดเพี้ยนฮาร์มอนิกรวมกับขนาดสัญญาณอินพุตของวงจรถายกำลังงานแบบเดลต้าที่ปรับลดผลของอูณหภูมิตั้งแต่ความถี่สัญญาณอินพุตเท่ากับ 1 kHz 115
5.33	ผลการทดลองวงจรมอดูเลตแบบซิกมา-เดลต้าแบบไม่ปรับลดผลจากอูณหภูมิตั้งแต่ที่วางภาคขยายกำลังงานไว้ในนอกการมอดูเลต..... 116
5.34	ผลการทดลองวงจรมอดูเลตแบบซิกมา-เดลต้าแบบปรับลดผลจากอูณหภูมิตั้งแต่ที่วางภาคขยายกำลังงานไว้ในนอกการมอดูเลต..... 116
5.35	ผลการทดลองวงจรมอดูเลตแบบเดลต้าที่วางภาคขยายกำลังงานไว้ในนอกการมอดูเลต... 117
5.36	ผลตอบสนองทางความถี่ของวงจรรองความถี่ต่ำผ่านที่ใช้ในการมอดูเลตแบบซิกมา-เดลต้า..... 118
5.37	ผลตอบสนองทางเฟสของวงจรรองความถี่ต่ำผ่านที่ใช้ในการมอดูเลตแบบซิกมา-เดลต้า.118
5.39	ผลตอบสนองทางความถี่ของวงจรรองความถี่ต่ำผ่านที่ใช้ในการมอดูเลตแบบเดลต้า..... 119
5.40	ผลตอบสนองทางเฟสของวงจรรองความถี่ต่ำผ่านที่ใช้ในการมอดูเลตแบบเดลต้า..... 119
5.41	ผลตอบสนองทางความถี่ของวงจรถายกำลังที่ใช้ในการมอดูเลตแบบซิกมา-เดลต้า..... 120

สารบัญญรูป (ต่อ)

รูปที่	หน้า
5.42	ผลตอบสนองทางความถี่ของวงจรมอดูเลตแบบเดลต้าที่ใช้ในการมอดูเลตแบบเดลต้า..... 120
5.43	การหน่วงเวลาที่เกิดขึ้นจากการทำงานของวงจรมอดูเลตแบบเดลต้า..... 121
5.44	ผลการทดลองป้อนสัญญาณเสียงเพลงเข้าสู่วงจรมอดูเลตแบบเดลต้าที่ใช้การมอดูเลตแบบซิกมา-เดลต้า..... 122
5.45	ผลการทดลองป้อนสัญญาณเสียงเพลงเข้าสู่วงจรมอดูเลตแบบเดลต้าที่ใช้การมอดูเลตแบบเดลต้า... 122

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

วงจรรขยายกำลังงานเสียง เป็นวงจรสำคัญที่มีการใช้งานกันอย่างกว้างขวาง และหลากหลายประเภท ตั้งแต่การขยายกำลังเสียงขนาดเล็กจนถึงขนาดใหญ่ เช่น โทรส์พีทเคลื่อนที่, เครื่องเสียงแบบพกพา, เครื่องเสียงดีครดยนต์, ชุดเครื่องเสียงภายในบ้าน หรือเครื่องเสียงกลางแจ้ง เป็นต้น และเนื่องจากความต้องการมีปริมาณมาก ดังนั้นจึงมีการแข่งขันระหว่างผู้ผลิตวงจรหรือวงจรรวม เพื่อพัฒนาเทคนิคในการขยายกำลังงานเสียงให้มีประสิทธิภาพสูง คุณภาพเสียงดี และราคาถูกลง โดยวงจรรขยายกำลังงานเสียงแบ่งประเภทตามเทคนิคในการขยายเสียงเป็นกลุ่มใหญ่ๆ ได้ 2 กลุ่มคือ แบบลิเนียร์ (Linear) และแบบสวิตชิง (Switching) [1] ซึ่งในแต่ละกลุ่มก็จะมีเทคนิคในการขยายกำลังอีกหลากหลาย จำแนกเป็นคลาส (Class) ซึ่งเทคนิคต่างๆ ก็เหมาะสมกับงานต่างประเภทกัน

ในปัจจุบันเครื่องเสียงที่ใช้เทคนิคการขยายกำลังงานเสียงแบบคลาสดีสวิตชิง (Class-D Switching Audio Power Amplifier) ได้รับความนิยมในการนำมาใช้กับงานหลายประเภทมากยิ่งขึ้น อันเนื่องมาจากข้อดีต่างๆ เช่น มีการใช้กระแสจากแหล่งจ่ายน้อย จึงออกแบบแหล่งจ่ายง่าย ความสูญเสียเป็นความร้อนมีค่าต่ำ ทำให้ประสิทธิภาพสูง และต้องการแผงระบายความร้อน (Heat Sink) ขนาดเล็ก จึงมีราคาถูกลง [2] นอกจากนี้ยังมีการพัฒนานำการมอดูเลตแบบซิกมา-เดลต้า (Sigma-Delta Modulation) มาใช้ร่วมกับการขยายกำลังงานเสียงคลาสดีในส่วนการแปลงจากสัญญาณแอนาลอกเป็นสัญญาณดิจิทัล ซึ่งให้ผลดีในด้านการปรับลดกำลังงานของสัญญาณรบกวนในช่วงความถี่เสียงสูง (Noise-Shaping) คุณภาพเสียงจึงดีขึ้น [3]

แต่ในส่วนของการมอดูเลตแบบซิกมา-เดลต้า นั้น ยังต้องมีวงจรที่ใช้กำเนิดสัญญาณนาฬิกาเพื่อป้อนให้กับการมอดูเลต [4] ซึ่งทำให้เกิดความยุ่งยากและสิ้นเปลืองในการต่อวงจร อีกทั้งเมื่อนำการมอดูเลตแบบซิกมา-เดลต้า มาใช้ร่วมกับวงจรรขยายกำลังงานเสียงคลาสดี ระบบโดยรวมจะไม่มีกรป้องกันความเสียหายของวงจรรขยายกำลังงานเสียง ซึ่งถ้าเกิดความผิดพลาดในการมอดูเลต ระบบการขยายกำลังงานเสียงจะขยายกำลังงานความผิดพลาดนั้นต่อ จึงอาจเกิดความเสียหายต่อวงจรภาคขยายกำลังและลำโพงได้

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

วิทยานิพนธ์ฉบับนี้มุ่งหวังเพื่อศึกษาและพัฒนางจรซิกมา-เดลต้ามอดูเลชัน ซึ่งเป็นการมอดูเลตที่มีการนำไปใช้งานอย่างหลากหลาย ให้เป็นวงจรที่ไม่จำเป็นต้องมีส่วนวงจรมกำเนิด

สัญญาณนาฬิกา (Clock) ซึ่งจะทำให้วงจรมีโครงสร้างที่ใช้อุปกรณ์น้อย สามารถนำไปใช้งานได้สะดวก และต้องการพัฒนาให้วงจรมีการปรับลดผลของอุณหภูมิต่อการทำงาน รวมทั้งสามารถเลือกมอดูเลตในแบบซิกมา-เดลต้า หรือแบบเดลต้าก็ได้

จากนั้นจะนำวงจรซิกมา-เดลต้า หรือวงจรเดลต้ามอดูเลชันดังกล่าว ไปประยุกต์ใช้งานกับวงจรขยายกำลังงานเสียงคลาสดี เพื่อนำเอาคุณสมบัติที่ดีของการมอดูเลตแบบซิกมา-เดลต้า และการขยายกำลังแบบคลาสดีมารวมเข้าด้วยกัน อีกทั้งยังต้องการให้ระบบที่รวมกันแล้ว มีการป้องกันความเสียหายจากการมอดูเลตที่ผิดพลาด ไม่ให้มีผลต่อส่วนวงจรภาคขยายกำลัง

1.3 สมมติฐานของการศึกษา

การมอดูเลตแบบซิกมา-เดลต้า จำเป็นต้องมีส่วนวงจรถูกกำเนิดสัญญาณนาฬิกา เนื่องจากในส่วนการแปลงจากสัญญาณอนาลอกเป็นสัญญาณดิจิทัลต้องมีการชั่งค่าสัญญาณ (Sampling) เป็นช่วงที่ไม่ต่อเนื่องกัน (Discrete) เพื่อพิจารณาขนาดของสัญญาณ ดังนั้นถ้าต้องการตัดส่วนวงจรถูกกำเนิดสัญญาณนาฬิกา ก็ต้องสร้างให้วงจรมีการทำงานแบบออสซิลเลตด้วยตนเอง กล่าวคือ วงจรควรจะสามารถกำเนิดสัญญาณพัลส์ เพื่อใช้ในการชั่งค่าสัญญาณได้ด้วยตนเอง

ซึ่งการออสซิลเลตด้วยตนเองนี้ ถ้ามีความผิดปกติในการมอดูเลต วงจรก็จะหยุดการออสซิลเลต จึงไม่มีสัญญาณที่มอดูเลตไปยังวงจรภาคขยายกำลังงาน ซึ่งจะช่วยป้องกันความเสียหายอันเกิดจากการมอดูเลต ไม่ให้มีผลต่อวงจรภาคขยายกำลังได้อีกด้วย

และในการปรับลดผลของอุณหภูมิไม่ให้มีผลต่อการมอดูเลต ก็ต้องทราบสมการที่ทำให้กำเนิดความถี่ที่ใช้ในการชั่งค่าสัญญาณ ว่ามีจุดใดบ้างที่อุณหภูมิมีผลต่อการทำงาน จากนั้นก็หาทางปรับปรุงวงจรเพื่อตัดส่วนที่มีผลกับอุณหภูมิให้ลดน้อยลงหรือหมดไป

1.4 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย

การสร้างวงจรซิกมา-เดลต้า หรือเดลต้ามอดูเลชัน ที่มีโครงสร้างอุปกรณ์น้อย โดยไม่มีส่วนวงจรถูกกำเนิดสัญญาณพัลส์เพื่อใช้ชั่งค่าสัญญาณ จะใช้หลักการในการออสซิลเลตด้วยตนเองของวงจร ดังนั้นจึงเริ่มพิจารณาวงจรจากการออสซิลเลตสร้างสัญญาณพัลส์ ซึ่งจะใช้หลักการของวงจรมิตทริกเกอร์ (Schmitt-trigger) ระหว่างออปแอมป์ (Op-Amp) และวงจรขยายความนำถ่ายไอออน (OTA) โดยจะวงจรจะกำเนิดสัญญาณพัลส์ด้วยตนเองที่ความถี่ที่สามารถปรับควบคุมได้จากค่าตามสมการที่ได้ศึกษา ซึ่งค่าความถี่นี้จะเป็ความถี่ในการชั่งค่าสัญญาณต่อไป จากนั้นจะนำสัญญาณข่าวสารที่ต้องการมอดูเลต ป้อนเข้าวงจรในตำแหน่งที่ทำให้วงจรมอดูเลตสัญญาณเป็นแบบซิกมา-เดลต้า แล้วพัฒนางจรให้ลดผลกระทบของอุณหภูมิต่อการทำงาน โดยลดผลของเทอร์มอลโวลต์เตจ (Thermal Voltage : V_T) ในสมการที่ควบคุมความถี่ในการทำงาน และยังพบว่าเมื่อเปลี่ยนตำแหน่งการป้อนสัญญาณข่าวสาร วงจรสามารถมอดูเลตข่าวสารแบบเดลต้าได้

จากนั้นจะแทรกวงจรขยายกำลังงานเสียงคลาสดี เข้าไปในรูปการทำงานของวงจร เพื่อขยายกำลังงานสัญญาณพัลส์ที่ผ่านการมอดูเลต และปรับลดกำลังงานก่อนจะนำกลับเข้ารูปการทำงานตามเดิม เพื่อให้วงจรยังคงออสซิลเลตด้วยตนเอง และมีคุณสมบัติการป้องกันความเสียหายจากการมอดูเลตที่ผิดพลาดเช่นเดิม

1.5 ขอบเขตการวิจัย

ในวิทยานิพนธ์ฉบับนี้ได้นำเสนอวงจรซิกมา-เดลต้า และเดลต้ามอดูเลชันอย่างง่ายที่มีการทำงานแบบออสซิลเลตด้วยตนเอง ทำให้โครงสร้างของวงจรมีอุปกรณ์น้อย นำไปใช้งานได้ง่าย และปรับลดผลของอุณหภูมิที่มีต่อการทำงานของวงจร จากนั้นจะนำวงจรดังกล่าวไปประยุกต์สร้างเป็นวงจรขยายกำลังงานเสียง ซึ่งจะใช้หลักการการขยายกำลังงานคลาสดี โดยวงจรขยายกำลังงานเสียงที่ได้ จะรวมข้อดีของการมอดูเลตแบบซิกมา-เดลต้า การออสซิลเลตด้วยตนเอง และการขยายกำลังงานแบบคลาสดีเข้าไว้ด้วยกัน โดยมีการปรับลดผลของอุณหภูมิต่อการทำงาน อีกทั้งยังสามารถเลือกมอดูเลตสัญญาณแบบเดลต้าได้อีกด้วย โดยจะใช้โปรแกรม PSpice จำลองแบบการทำงานของวงจร และสร้างวงจรที่ใช้งานได้จริง

1.6 ขั้นตอนของการศึกษา

วิทยานิพนธ์ฉบับนี้ได้แบ่งเนื้อหาออกเป็น 6 บท คือ

บทที่ 1 กล่าวถึงความเป็นมาของงานวิจัย ความมุ่งหมายและวัตถุประสงค์ สมมติฐาน ทฤษฎีที่ใช้ ขอบเขตของการวิจัย และขั้นตอนการศึกษา

บทที่ 2 กล่าวถึงทฤษฎีพื้นฐานที่ใช้ในการวิจัย ทฤษฎีของซิกมา-เดลต้ามอดูเลชันและเดลต้ามอดูเลชัน ลักษณะเด่นและคุณสมบัติ รวมถึงการวิเคราะห์ผลต่อสัญญาณรบกวน

บทที่ 3 กล่าวถึงวงจรซิกมา-เดลต้าและเดลต้ามอดูเลชันอย่างง่ายที่ได้สร้างขึ้น โดยจะอธิบายขั้นตอนในการทำงานและวิเคราะห์สมการของสัญญาณเอาต์พุตเริ่มจากการกำเนิดสัญญาณพัลส์ การมอดูเลตแบบซิกมา-เดลต้า การปรับลดผลของอุณหภูมิ และการมอดูเลตแบบเดลต้า รวมถึงการวิเคราะห์ความคลาดเคลื่อนในการนำไปใช้งานจริง

บทที่ 4 กล่าวถึงการประยุกต์นำวงจรในบทที่ 3 มาใช้สร้างวงจรขยายกำลังงานเสียง โดยจะอธิบายการจำแนกประเภทของวงจรขยายกำลัง การวัดประสิทธิภาพและคุณภาพของวงจรขยายกำลัง ส่วนประกอบของวงจรขยายกำลังงานเสียงแบบคลาสดี ตัวแปรและค่าที่จำเป็นต้องใช้ในการออกแบบวงจรขยายกำลัง และการเชื่อมต่อกับวงจรในบทที่ 3

บทที่ 5 เป็นผลการทดลองจากวงจร ทั้งวงจรในบทที่ 3 และบทที่ 4 ด้วยการจำลองแบบและทดลองจริง การวิเคราะห์ผล คุณสมบัติและประสิทธิภาพของวงจรขยายกำลังงานเสียงที่ได้

บทที่ 6 เป็นบทสรุปผลการวิจัยและข้อเสนอแนะ

บทที่ 2

ทฤษฎีเดลด้ามอดูเลชั่น และซิกมา-เดลด้ามอดูเลชั่น

2.1 กล่าวนำ

ประสิทธิภาพในการประมวลผลสัญญาณดิจิทัล และประสิทธิภาพของระบบการสื่อสารสัญญาณแบบดิจิทัล จะถูกจำกัดด้วยความแม่นยำของสัญญาณดิจิทัลที่เป็นอินพุตก่อนจะนำเข้าสู่ระบบ ซึ่งเป็นผลมาจากการแปลงข้อมูลที่เป็นสัญญาณอนาลอกให้เป็นสัญญาณดิจิทัล การมอดูเลตแบบซิกมา-เดลด้าเป็นการแปลงสัญญาณอนาลอกให้เป็นสัญญาณดิจิทัล (Analog-to-digital conversion) ประเภทหนึ่ง ที่มีข้อดีในเรื่องคุณภาพของสัญญาณ และราคา ซึ่งเหมาะที่จะนำไปใช้ในวงจรรวมที่ใช้ประมวลผลสัญญาณดิจิทัล

การมอดูเลตแบบซิกมา-เดลด้ามีการนำเสนอเป็นครั้งแรกในปี ค.ศ. 1962 [5] แต่ว่ายังไม่มีความสำคัญมากนัก จนกระทั่งเมื่อมีการพัฒนาเทคโนโลยีวงจรรวมดิจิทัลขนาดใหญ่มาก (Digital very large-scale integrated : Digital VLSI) ซึ่งทำให้การสร้างวงจรประมวลผลสัญญาณดิจิทัลที่มีขนาดใหญ่มีการใช้งาน ได้จริง จึงมีการใช้เทคนิคของสัญญาณดิจิทัลเพิ่มขึ้นอย่างมากทั้งในระบบการสื่อสาร และการประยุกต์ใช้เกี่ยวกับสัญญาณเสียง ดังนั้นวงจรรวมเพื่อประมวลผลสัญญาณดิจิทัลจึงมีความต้องการใช้งานอย่างมาก และวงจรรวมนี้ก็ต้องการวงจรแปลงสัญญาณอนาลอกให้เป็นสัญญาณดิจิทัลที่มีความผิดพลาดน้อย ราคาถูก และมีความเข้ากันได้กับเทคโนโลยีเอ็ลเอสไอ เพื่อจะได้สร้างทั้งส่วนวงจรถอนาลอกและส่วนวงจรถิจิตอลให้อยู่บนผลิตภัณฑ์ชิ้นเดียว ซึ่งการแปลงสัญญาณจากอนาลอกเป็นดิจิทัลแบบซิกมา-เดลด้าเหมาะสมที่จะเป็นวงจรแปลงที่จะมีคุณสมบัติตามที่ต้องการ [3] นอกจากนี้ซิกมา-เดลด้ายังเป็นการแปลงสัญญาณที่เป็นมาตรฐานในเครื่องเล่นแผ่นเสียงคอมแพคดิสก์แบบพิเศษ (Super audio compact disc : CD) ที่ใช้กันในปัจจุบันอีกด้วย

ในบทนี้จะอธิบายทฤษฎีที่เกี่ยวข้องกับการแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัลและการมอดูเลตพัลส์ในรูปแบบต่างๆ รวมถึงแบบเดลด้าและแบบซิกมา-เดลด้าว่ามีที่มาและคุณสมบัติในแง่มุมต่างๆ อย่างไร เช่น ขั้นตอนการทำงาน ผลต่อสัญญาณรบกวน และข้อดีข้อเสียของการมอดูเลตแบบต่างๆ โดยจะเน้นความเกี่ยวข้องกับที่มาและขั้นตอนการทำงานของการมอดูเลตแบบซิกมา-เดลด้าซึ่งกำลังได้รับความนิยม และจะเป็นทฤษฎีพื้นฐานเพื่อจะกล่าวถึงวงจรมอดูเลตแบบซิกมา-เดลด้าอย่างง่ายที่ได้ทำการวิจัยในบทที่ 3 ต่อไป

2.2 การแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัล

สัญญาณต่างๆ แบ่งออกเป็นประเภทใหญ่ได้ สองประเภท คือ สัญญาณอนาลอก (Analog Signal) และสัญญาณดิจิทัล (Digital signal) โดยจะจำกัดความหมายดังนี้

- สัญญาณอนาลอก เป็นสัญญาณที่มีค่าระดับขนาดของสัญญาณเป็นค่าใดๆ ต่อเนื่องที่ทุกๆ ตำแหน่งเวลา (Continuous-time domain) นั่นคือถ้าพิจารณาช่วงเวลาหนึ่ง สัญญาณอนาลอกจะมีระดับขนาดสัญญาณ และจำนวนสมาชิกเป็นจำนวนอนันต์

- สัญญาณดิจิทัล เป็นสัญญาณที่มีค่าระดับขนาดของสัญญาณเป็นค่าบางค่า ที่บางตำแหน่งของเวลา (Discrete-time domain) หรือกล่าวคือถ้าพิจารณาช่วงเวลาหนึ่ง สัญญาณดิจิทัลจะมีระดับขนาดสัญญาณ และจำนวนสมาชิกเป็นจำนวนจำกัด

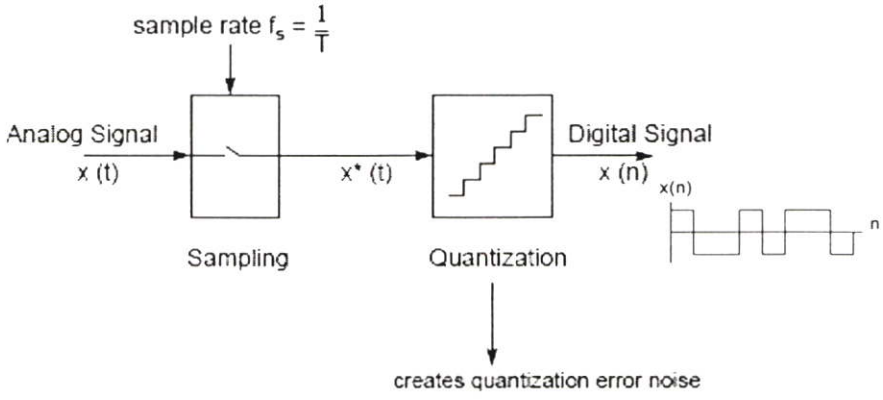
โดยขั้นตอนในการแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัลวิธีหนึ่งก็คือ การมอดูเลตรหัสพัลส์ (Pulse code modulation : PCM) ซึ่งมีขั้นตอนตามรูปที่ 2.1 โดย $x(t)$ จะเป็นสัญญาณอนาลอกที่จะนำมาแปลงเป็นสัญญาณดิจิทัล $x(n)$ เมื่อ n เป็นจำนวนเต็มที่ใช้แสดงลำดับเวลาในระบบดิจิทัล และ $x^*(t)$ เป็นสัญญาณที่เกิดจากการสุ่มตัวอย่างซีกค่าสัญญาณ (Sampling) สัญญาณอนาลอก ด้วยช่วงเวลาห่างกัน T วินาที ดังนั้นสัญญาณ $x^*(t)$ จึงเป็นสัญญาณดิจิทัล คือมีค่าเป็นช่วงๆ แต่ยังคงมีค่าระดับขนาดสัญญาณหลายค่า ดังจะแสดงความสัมพันธ์ระหว่างสัญญาณดิจิทัล $x^*(t)$ กับสัญญาณอนาลอก $x(t)$ ได้ตามสมการที่ (2.1)

$$x^*(t) = x(t) \sum_{n=-\infty}^{\infty} \delta(t - nT_s) \tag{2.1}$$

โดย $\delta(t)$ คือ อิมพัลส์ฟังก์ชัน (Impulse Function)

โดยค่า $\int \delta(t) dt = 1$ และ $\delta(t) = 0$ เมื่อ $t \neq 0$

T_s คือ คาบเวลาของพัลส์ที่ใช้ซีกค่าสัญญาณ (Sampling)



รูปที่ 2.1 ขั้นตอนการแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัลแบบการมอดูเลตรหัสพัลส์

การแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัล เมื่อแบ่งประเภทตามอัตราที่ใช้ในการซ้ค่าตัวอย่าง (Sampling Rate) สามารถแบ่งได้เป็นสองประเภท คือ

- การแปลงที่ใช้อัตราในควิสต์ (Nyquist rate converter) เป็นการแปลงสัญญาณอนาลอกเป็นดิจิทัลที่มีอัตราในการซ้ค่าตัวอย่างจากสัญญาณอนาลอก ด้วยอัตราในควิสต์ [6] ซึ่งก็คืออัตราที่มากกว่าความถี่สูงสุดของสัญญาณอนาลอกสองเท่า ตามสมการที่ (2.2)

$$f_N = 2 \times f_B \quad (2.2)$$

เมื่อ f_N คือ อัตราในควิสต์

f_B คือ ความถี่สูงสุดสัญญาณอนาลอก

ซึ่งอัตราในควิสต์นี้เป็นอัตราในการซ้ค่าตัวอย่างที่ต่ำที่สุด ที่สามารถจะกู้สัญญาณเดิมกลับคืนมาได้แล้วไม่มีผิดเพี้ยน และถ้าซ้ค่าตัวอย่างด้วยความถี่ที่ต่ำกว่าอัตราในควิสต์ สัญญาณที่กู้กลับคืนมาจะผิดเพี้ยน โดยพิสูจน์ได้ดังนี้ [7]

ใช้ฟูเรียร์ทรานสฟอร์ม (Fourier Transform) กับสมการ (2.1) จะได้

$$x^*(t) = x(t) \sum_{n=-\infty}^{\infty} \delta(t - nT_s) \quad (2.3)$$

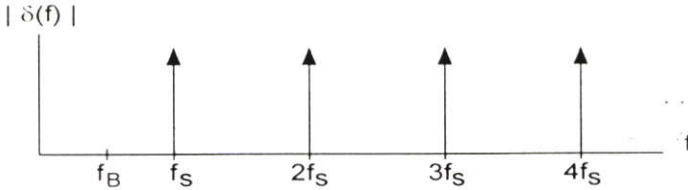
$$X^*(f) = X(f) * \sum_{n=-\infty}^{\infty} f_s \delta(f - nf_s) \quad (2.4)$$

$$X^*(f) = \sum_{n=-\infty}^{\infty} f_s X(f - nf_s) \quad (2.5)$$

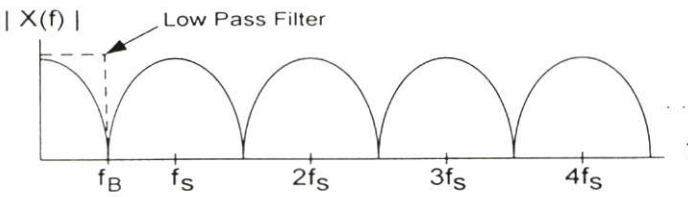
สมการ (2.5) จะแสดงได้ดังรูปที่ 2.4 ซึ่งจะเห็นได้ว่า เมื่อวิเคราะห์ในทางความถี่ (Frequency Domain) การซ้ค่าตัวอย่างสัญญาณจะเหมือนเป็นการมอดูเลตแบบ (Double side band suppressed carrier : DSB-SC) ระหว่างสัญญาณอนาลอกอินพุต กับสัญญาณคลื่นพาห้ที่มีความถี่ $0, f_s, 2f_s, 3f_s, \dots$ ดังที่แสดงในรูปที่ 2.2 รูปที่ 2.3 และรูปที่ 2.4



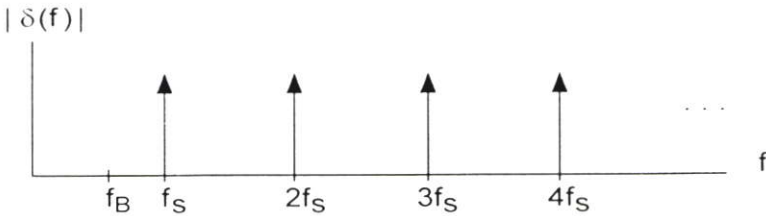
รูปที่ 2.2 ผลวิเคราะห์ทางความถี่ของสัญญาณอนาลอกที่มีความถี่สูงสุดเป็น f_B



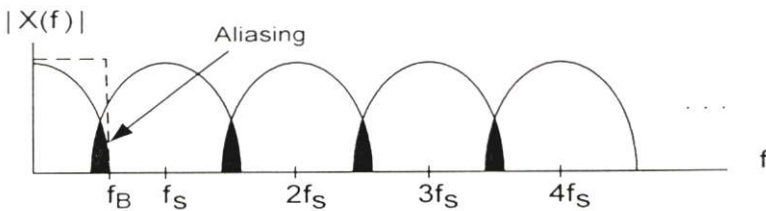
รูปที่ 2.3 ผลวิเคราะห์ทางความถี่ของสัญญาณพัลส์ที่ใช้ซิกค่าตัวอย่างที่อัตราในควิสต์



รูปที่ 2.4 ผลวิเคราะห์ทางความถี่ของสัญญาณอนาลอกที่มีความถี่สูงสุดเป็น f_B ที่ผ่านการซิกค่าตัวอย่างด้วยความถี่ในการซิกค่าตัวอย่าง f_s แล้ว



รูปที่ 2.5 ผลวิเคราะห์ทางความถี่ของสัญญาณพัลส์ที่ใช้ซิกค่าตัวอย่าง ที่อัตราต่ำกว่าอัตราในควิสต์



รูปที่ 2.6 ผลวิเคราะห์ทางความถี่ของสัญญาณอนาลอกที่มีความถี่สูงสุดเป็น f_B ที่ผ่านการซิกค่าตัวอย่างด้วยความถี่ในการซิกค่าตัวอย่างที่ต่ำกว่าอัตราในควิสต์

การซีกค่าตัวอย่างด้วยอัตราในควิสต์ ($f_S = f_N = 2f_B$) สามารถใช้วงจรกรองความถี่ต่ำผ่าน (Low Pass Filter) กรองสัญญาณอนาลอกเดิมกลับคืนมาได้ดังรูปที่ 2.4 แต่ถ้าใช้ความถี่ในการซีกค่าสัญญาณที่มีความถี่ต่ำกว่าอัตราในควิสต์เช่นในรูปที่ 2.5 สัญญาณที่ผ่านการซีกค่าสัญญาณเมื่อวิเคราะห์ในทางความถี่จะมีความถี่ที่ซ้อนทับกัน (Aliasing) ดังรูปที่ 2.6 ทำให้เกิดความผิดเพี้ยนกับสัญญาณที่ผ่านการกู้กลับคืนมา ซึ่งจะเห็นได้ว่าในรูปที่ 2.4 เป็นการซีกค่าตัวอย่างด้วยความถี่ต่ำสุดที่สัญญาณจะไม่ซ้อนทับกันซึ่งก็คืออัตราในควิสต์ และจะมีความถี่เป็นสองเท่าของความถี่สูงสุดของข้อมูลข่าวสาร ตามสมการ (2.2) เพราะต้องเว้นระยะให้กับไซด์แบนด์ (Side band) ไม่ให้ซ้อนทับกัน

- การแปลงแบบโอเวอร์แซมปลิง (Oversampling converter) เป็นการแปลงสัญญาณอนาลอกเป็นดิจิตอล ด้วยอัตราในการซีกค่าตัวอย่างที่สูงกว่าอัตราในควิสต์ ซึ่งจะพิจารณาอย่างละเอียดอีกครั้งในหัวข้อ 2.3

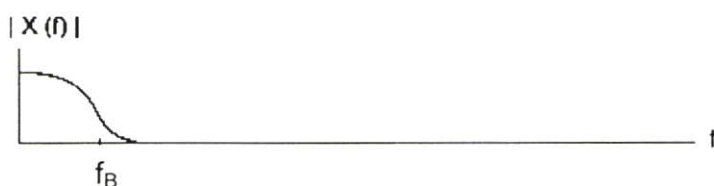
$$F_S = N \times f_N \quad (2.6)$$

เมื่อ F_S คือความถี่ในการซีกค่าตัวอย่างแบบโอเวอร์แซมปลิง

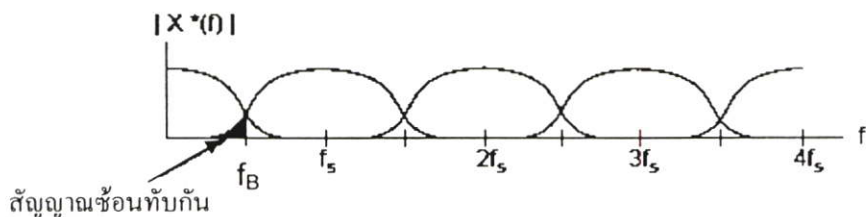
N คือจำนวนจริงบวก

f_N คืออัตราในควิสต์

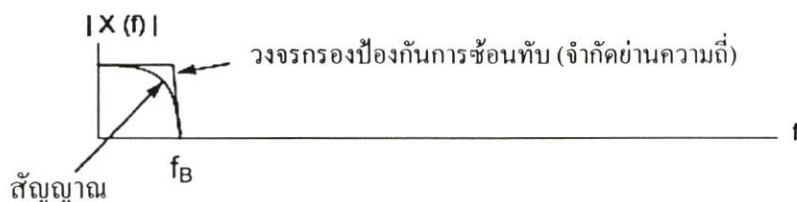
และถ้าสัญญาณอนาลอกมีความถี่เกินกว่าความถี่สูงสุดที่คาดว่าจะเป็น (f_B) ดังในรูปที่ 2.7 เมื่อนำไปซีกค่าตัวอย่างจะได้ผลดังรูปที่ 2.8 คือเกิดการซ้อนทับของสัญญาณด้วยเช่นกัน ซึ่งการซ้อนทับกันของสัญญาณดังกล่าว จะทำให้สัญญาณอนาลอกที่กู้คืนมาผิดเพี้ยนไปจากเดิม ดังนั้นในการแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิตอล จึงต้องมีส่วนวงจรกรองป้องกันการซ้อนทับนี้ (Anti-aliasing Filter) ดังในรูปที่ 2.9 เพื่อจำกัดความถี่ (Band-limiting) ไม่ให้เกินความถี่สูงสุดที่กำหนดไว้ (f_B) และแสดงรูปขั้นตอนได้ในรูปที่ 2.10



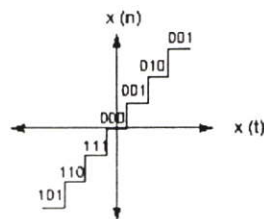
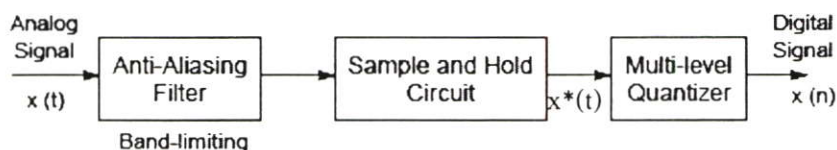
รูปที่ 2.7 ผลวิเคราะห์ทางความถี่ของสัญญาณที่ไม่ได้ผ่านการจำกัดความถี่



รูปที่ 2.8 ผลวิเคราะห์ทางความถี่ของสัญญาณที่ไม่ได้ผ่านการจำกัดความถี่
เมื่อผ่านการซักราค่าตัวอย่างแล้ว



รูปที่ 2.9 ผลวิเคราะห์ทางความถี่ของสัญญาณที่ผ่านการจำกัดย่านความถี่ (Band-limiting)



รูปที่ 2.10 แสดงการเพิ่มวงจรรองป้องกันการซ้อนทับของสัญญาณ (Anti-aliasing filter)
ในการแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัลแบบการมอดูเลตรหัสพัลส์

และส่วนวงจรรองความถี่ต่ำผ่าน หรือวงจรรองป้องกันการซ้อนทับของสัญญาณนี้ จะทำให้เกิดความผิดเพี้ยนเนื่องจากความไม่เป็นเชิงเส้นของเฟส (Non-linear phase distortion) ซึ่งจะเพิ่มความผิดเพี้ยนทางฮาร์มอนิก และลดคุณภาพของเสียงที่ผ่านการแปลง ดังนั้นจึงต้องการวงจรรองความถี่ที่มีประสิทธิภาพสูง คือมีความละเอียดสูงและมีความผิดเพี้ยนน้อยที่สุด

เมื่อผ่านการซักราค่าตัวอย่าง (Sampling) จากสัญญาณอนาลอกจนได้สัญญาณดิสครีต $x^*(t)$ แล้ว สัญญาณดิสครีตแต่ละตำแหน่งจะถูกนำมาค้างค่าไว้เท่าเดิมเป็นระยะเวลาหนึ่ง (Hold) เพื่อให้กระบวนการแปลงมีเวลาเพียงพอที่จะทำการควอนไทซ์ (Quantization) ซึ่งเป็นการประมาณว่า

ขนาดสัญญาณที่ซักราค่าตัวอย่างมาและค้างค่าไว้นั้น อยู่ใกล้เคียงกับระดับขนาดที่กำหนดไว้ก่อนที่ระดับใดมากที่สุด และจะระบุระดับนั้นด้วยรหัสดิจิทัล ผลลัพธ์จะได้เป็นลำดับของสัญญาณที่มีขนาดจำกัดหรือสัญญาณดิจิทัล $x(n)$ และในการควอนไทซ์นี้จะมีค่าความผิดพลาดจากการควอนไทซ์ (Quantization Error) เกิดขึ้นเสมอ ซึ่งจะพิจารณาในหัวข้อ 2.3

2.3 ความผิดพลาดที่เกิดจากกระบวนการควอนไทซ์

การแปลงสัญญาณอนาลอกที่มีจำนวนของระดับขนาดสัญญาณเป็นอนันต์ ให้อยู่ในระบบที่มีจำนวนระดับขนาดสัญญาณที่จำกัด ย่อมต้องมีความผิดพลาดที่เกิดขึ้นจากการประมาณระดับของสัญญาณต้นแบบ กับระดับที่ใช้เปรียบเทียบเกิดขึ้นอย่างแน่นอน อย่างไรก็ตามความผิดพลาดที่เกิดจากการควอนไทซ์นี้มีขนาดเล็กมาก เมื่อเทียบกับขนาดของสัญญาณต้นแบบที่มีขนาดใหญ่ แต่ถ้านำสัญญาณต้นแบบมีขนาดเล็กและใช้ระดับในการเปรียบเทียบเป็นแบบสม่ำเสมอ (Uniform quantization) ซึ่งมีการแบ่งระดับแรงดันในการเปรียบเทียบสัญญาณเท่าๆ กัน ความผิดพลาดที่เกิดจากการควอนไทซ์จะมีขนาดใหญ่เมื่อเทียบกับสัญญาณอินพุตที่มีขนาดเล็ก แต่ถ้าใช้ระดับการเปรียบเทียบแบบไม่สม่ำเสมอ (Non-uniform quantization) ซึ่งแบ่งระดับแรงดันในการเปรียบเทียบสัญญาณในช่วงที่สัญญาณอินพุตมีขนาดเล็กให้ละเอียดกว่าระดับแรงดันอินพุตที่มีขนาดใหญ่ ความผิดพลาดจากการควอนไทซ์สำหรับสัญญาณที่มีขนาดเล็กจะลดลง

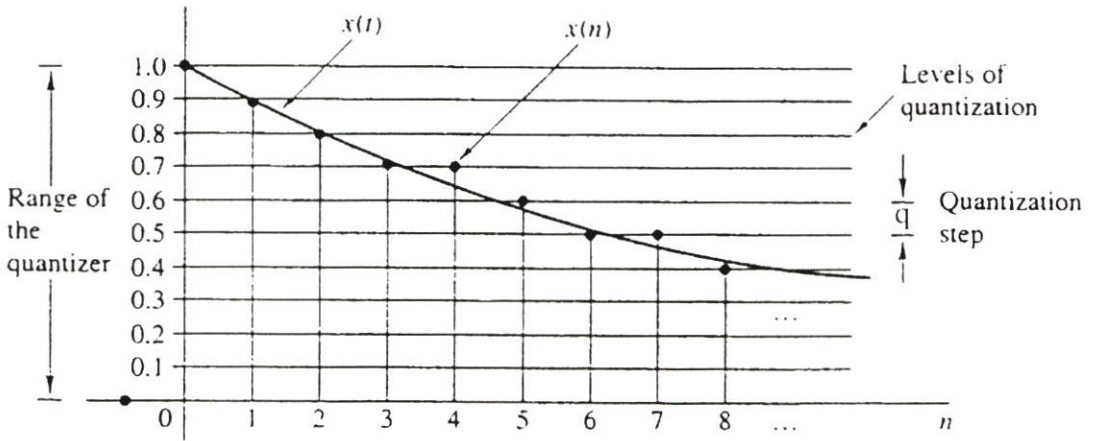
เมื่อพิจารณาความผิดพลาดจากการควอนไทซ์แบบสม่ำเสมอ โดยสมมุติให้ระดับขนาดของสัญญาณเปรียบเทียบทั้งหมดอยู่ในช่วงไม่เกินหนึ่ง $|x(n)| \leq 1$ และจำนวนบิตต่อหนึ่งชุดสัญญาณดิจิทัลในแต่ละระดับเป็น B บิต จำนวนระดับทั้งหมดที่ใช้แบ่งจึงมี 2^B ระดับ ดังนั้นระยะห่างต่อหนึ่งช่วงระดับสัญญาณเปรียบเทียบ (Quantization step size) จะเป็นดังนี้

$$q = \frac{1}{2^B} \quad (2.7)$$

เมื่อ q คือ ระยะห่างหนึ่งช่วงของระดับสัญญาณเปรียบเทียบ

B คือ จำนวนบิตของค่าดิจิทัลที่ใช้แทนระดับสัญญาณเปรียบเทียบ

สัญญาณที่ผ่านการซักราค่าตัวอย่างและค้างค่าไว้ (Sample and hold) $x^*(t)$ จะถูกนำมาเปรียบเทียบว่ามีค่าใกล้เคียงกับระดับใด ดังรูปที่ 2.11



รูปที่ 2.11 การควอนไทซ์ (Quantization) [8]

เมื่อระดับสัญญาณ $x^*(t)$ ถูกเปรียบเทียบว่าอยู่ใกล้เคียงระดับเปรียบเทียบอันใดมากที่สุดแล้ว ก็จะเข้ารหัสดิจิทัลแทนระดับแรงดันที่ใช้เปรียบเทียบนั้นออกเป็นสัญญาณดิจิทัลเอาที่พูด และระดับสัญญาณดิจิทัลที่ผ่านการควอนไทซ์ จะเท่ากับระดับสัญญาณจริงที่ถูกซักราค่าตัวอย่างมา รวมกับความผิดพลาดที่เกิดจากการควอนไทซ์ดังนี้

$$x(n) = x^*(t) + e(n) \quad (2.8)$$

เมื่อ $x(n)$ คือ ระดับสัญญาณดิจิทัลที่ผ่านการควอนไทซ์แล้ว
 $x^*(t)$ คือ สัญญาณที่ผ่านการซักราค่าตัวอย่างจากสัญญาณต้นแบบ
 $e(n)$ คือ ความผิดพลาดที่เกิดขึ้นจากการควอนไทซ์ (Quantization noise)

ความผิดพลาดที่เกิดขึ้นจะเกิดจากการประมาณว่าสัญญาณต้นแบบที่ซักราค่าตัวอย่างมา อยู่ใกล้ระดับเปรียบเทียบใดมากที่สุด ซึ่งจะเป็นปริมาณสุ่ม (Random quantity) ที่มีค่ากระจายอยู่ในช่วง $(-q/2, q/2)$ ในโอกาสที่เป็นไปได้เท่าๆ กัน ดังนั้นกำลังงานของความผิดพลาด (Variance : σ_e^2) จะคำนวณได้ดังนี้ [9]

$$\sigma_e^2 = E[e^2] \quad (2.9)$$

เมื่อ E คือ ค่าเฉลี่ยทางสถิติ (Statistical expectation)

$$\sigma_c^2 = \frac{1}{q} \int_{-q}^q e^2 de \quad (2.10)$$

$$\sigma_c^2 = \frac{q^2}{12} \quad (2.11)$$

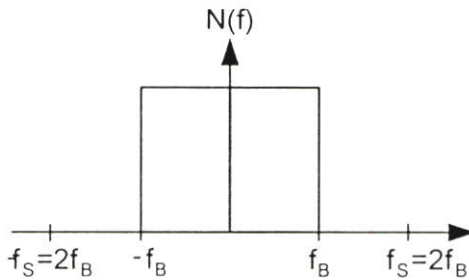
เนื่องจากกำลังงานของความผิดเพี้ยนจากการควอนไทซ์ จะกระจายทั่วช่วงความถี่ข่าวสารทั้งหมดเท่าๆ กัน (Uniform) ดังนั้นระดับของความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวน (Noise power spectrum density) จะมีค่าดังนี้

$$N(f) = \frac{q^2}{12 f_s} \quad (2.12)$$

เมื่อ $N(f)$ คือ ความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวน

f_s คือ ความถี่ในการซ้ค่าตัวอย่างสัญญาณ

และการกระจายของความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวนในสมการ (2.12) แสดงได้ดังรูปที่ 2.12



รูปที่ 2.12 สเปกตรัมของกำลังงานความผิดเพี้ยนที่เกิดจากการควอนไทซ์ เมื่อซ้ค่าตัวอย่างด้วยความถี่ f_s

จากสมการ (2.12) จะเห็นได้ว่า ถ้าความถี่ที่ใช้ในการซ้ค่าตัวอย่าง (f_s) มีค่ามาก หรือถ้าระดับในเปรียบเทียบ (q) มีค่าน้อยแล้ว ค่าความผิดเพี้ยนจากการควอนไทซ์ก็จะลดลง และการคำนวณกำลังงานความผิดเพี้ยนที่เกิดจากการควอนไทซ์นี้ จะเป็นเช่นเดียวกันกับทุกๆ รูปแบบการแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัลที่มีการควอนไทซ์อยู่ในกระบวนการแปลง

2.4 การซ้ค่าตัวอย่างสัญญาณแบบโอเวอร์แซมปลิง (Oversampling)

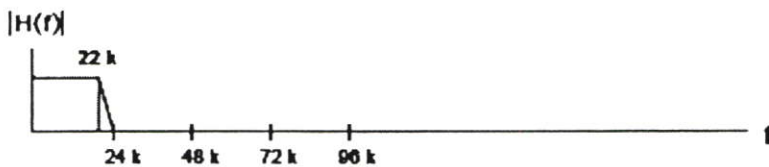
การซ้ค่าตัวอย่างสัญญาณอนาลอกโดยใช้อัตราในควิสต์ และแบบโอเวอร์แซมปลิง มีความแตกต่างกันที่ความถี่ในการซ้ค่าตัวอย่าง ดังที่ได้แสดงในสมการ (2.2) และ (2.3) ซึ่งการแปลงแบบโอเวอร์แซมปลิงมีข้อดีที่เห็นได้ชัดเจน 2 ประการ คือ

2.4.1 ข้อดีของการทำโอเวอร์แซมปลิงต่อวงจรกรองป้องกันการซ้ทับของสัญญาณ

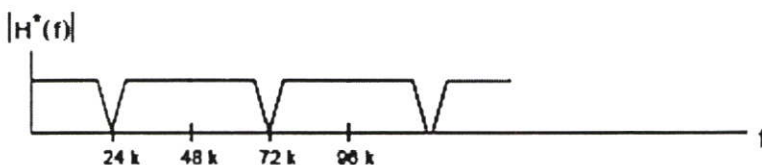
ทำให้ออกแบบได้ง่ายขึ้น ราคาถูกลง ซึ่งแสดงให้เห็นได้โดยสมมุติสัญญาณข้อมูลที่จะแปลงให้อยู่ในช่วงความถี่ 0 - 22 kHz แต่จะต้องคำนึงถึงความไม่เป็นอุดมคติ (Non-ideal) ของวงจรกรองในทางปฏิบัติ จึงพิจารณาในช่วงความถี่ข้อมูลเป็น 0 - 24 kHz แล้วนำไปซ้ค่าตัวอย่าง

โดยจะเปรียบเทียบการซ้ค่าตัวอย่างด้วยอัตราในควิสต์ ($f_N = 2f_B = 2 \times 24 \text{ kHz} = 48 \text{ kHz}$) และอัตราโอเวอร์แซมปลิงที่สองเท่าของอัตราในควิสต์ ($2 \times f_N = 2 \times 48 \text{ kHz} = 96 \text{ kHz}$) แสดงได้ดังรูปที่ 2.13 ถึงรูปที่ 2.16 โดยสำหรับวงจรกรองป้องกันการซ้ทับของสัญญาณในย่านความถี่ที่ไม่ให้สัญญาณผ่าน (Stop band) จะต้องมีการลดทอนที่มากเพียงพอ ซึ่งจะเห็นได้ว่าวงจรกรองป้องกันการซ้ทับแบบที่ใช้โอเวอร์แซมปลิงในรูปที่ 2.15 มีย่านความถี่เปลี่ยน (Transition band) เท่ากับ $74 \text{ kHz} - 22 \text{ kHz} = 52 \text{ kHz}$ กว้างกว่าแบบที่ใช้อัตราในควิสต์ที่มีย่านความถี่เปลี่ยนเท่ากับ $22 \text{ kHz} - 24 \text{ kHz} = 2 \text{ kHz}$ ในรูปที่ 2.13 ซึ่งวงจรกรองที่มีย่านความถี่เปลี่ยนกว้างจะมีความซับซ้อนน้อยและออกแบบได้ง่ายกว่า ทำให้ราคาถูกลง

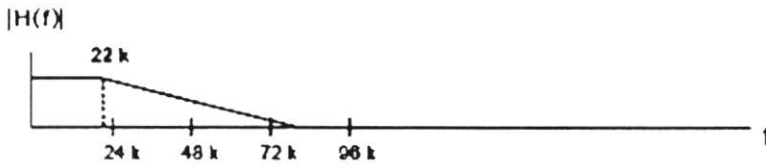
รูปที่ 2.16 คือผลวิเคราะห์ทางความถี่ของสัญญาณที่มีการซ้ค่าตัวอย่างแบบโอเวอร์แซมปลิงเป็นสองเท่าของอัตราในควิสต์ (96 kHz) และถ้าใช้วงจรกรองที่มีผลตอบสนองทางความถี่ตามรูปที่ 2.15 กรองสัญญาณในรูปที่ 2.16 กลับคืนมาพบว่าไม่มีการซ้ทับของสัญญาณที่เป็นฮาร์มอนิก



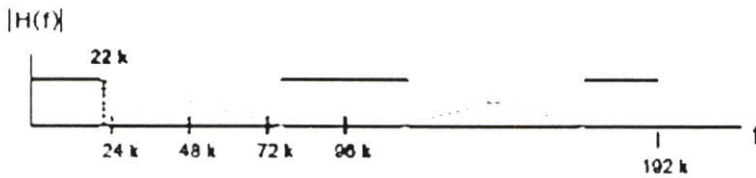
รูปที่ 2.13 ผลวิเคราะห์ทางความถี่ของวงจรกรองที่ใช้สำหรับอัตราในควิสต์



รูปที่ 2.14 ผลวิเคราะห์ทางความถี่ของสัญญาณอนาลอกที่ถูกซ้ค่าตัวอย่างด้วยความถี่ 48 kHz



รูปที่ 2.15 ผลตอบสนองทางความถี่ของวงจรกรองที่ใช้กับการซักราค่าตัวอย่างแบบโอเวอร์แซมปลิงที่สองเท่าของอัตราในควิสต์



รูปที่ 2.16 ผลวิเคราะห์ทางความถี่ของวงจรกรองที่ใช้กับการโอเวอร์แซมปลิง เมื่อถูกซักราค่าตัวอย่างด้วยความถี่ 96 kHz

2.4.2 ข้อดีของการทำโอเวอร์แซมปลิงต่อสัญญาณรบกวน

เมื่อซักราค่าตัวอย่างสัญญาณแบบโอเวอร์แซมปลิง สัญญาณรบกวนที่เกิดจากการควอนไทซ์จะยังคงมีขนาดกำลังงานเป็นไปตามสมการ (2.12) และมีค่าเท่ากันทุกๆ ความถี่ในช่วงความถี่ที่ซักราค่าตัวอย่าง ในกรณีการซักราค่าตัวอย่างแบบโอเวอร์แซมปลิงคือซักราค่าตัวอย่างด้วยความถี่ F_S จะสนใจพิจารณาเฉพาะสัญญาณรบกวนที่มีผลต่อการสื่อสารข้อมูล ซึ่งจะอยู่ในย่านความถี่ที่มีข้อมูลข่าวสาร (Base band : $0 - f_H$ Hz) เท่านั้น ดังนั้นกำลังงานของสัญญาณรบกวนที่อยู่ในช่วงความถี่ข้อมูลข่าวสาร คำนวณได้โดยการหาปริพันธ์กำลังงานของสัญญาณรบกวนที่ความถี่ช่วง $(-f_B, f_B)$ ดังนี้

$$N_B = \int_{-f_B}^{f_B} N(f) df \quad (2.13)$$

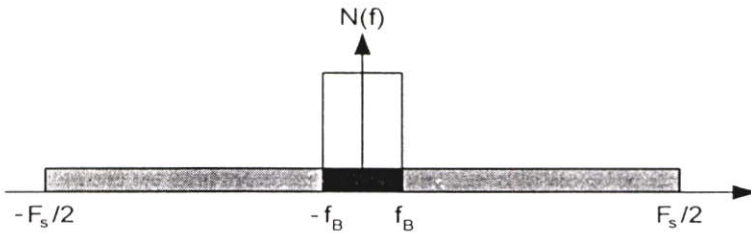
แทนค่า $N(f)$ จากสมการ (2.12) ลงในสมการ (2.13)

$$N_B = \int_{-f_B}^{f_B} \frac{q^2}{12F_S} df \quad (2.14)$$

$$= \frac{q^2 f_B}{6F_S} \quad (2.15)$$

เมื่อ N_B คือผลรวมกำลังงานสัญญาณรบกวนในช่วงความถี่ข้อมูลข่าวสาร

พิจารณาสมการ (2.14) พบว่าถ้าอัตราส่วน $\frac{f_H}{F_N}$ มีค่าน้อยแล้ว ค่าสัญญาณรบกวนจากการควอนไทซ์จะมีค่าน้อยตามไปด้วยซึ่งจะเป็นผลดี ดังนั้นจึงควรให้ $F_N \gg f_H$ หรือหมายความว่าถ้าให้ความถี่ในการซัดค่าตัวอย่างสัญญาณมีค่ามากกว่าความถี่ของข้อมูลข่าวสารมากๆ (ใช้หลักการซัดค่าตัวอย่างแบบโอเวอร์แซมปลิง) สัญญาณรบกวนจากการควอนไทซ์ในย่านความถี่ข้อมูลข่าวสารจะมีกำลังงานลดลง โดยดูการเปรียบเทียบขนาดของสัญญาณรบกวนจากการควอนไทซ์ได้ดังรูปที่ 2.17 ซึ่งจะเห็นได้ว่าสัญญาณรบกวนจากการควอนไทซ์ในช่วงข่าวสาร ($-f_H, f_H$) มีค่าลดลงเมื่อซัดค่าตัวอย่างสัญญาณแบบโอเวอร์แซมปลิง



- สัญญาณรบกวนจากการควอนไทซ์เมื่อซัดค่าตัวอย่างสัญญาณที่อัตราในควิสด์ $f_B = f_N / 2$
- ▨ สัญญาณรบกวนจากการควอนไทซ์เมื่อซัดค่าตัวอย่างสัญญาณที่ความถี่โอเวอร์แซมปลิง F_N
- สัญญาณรบกวนจากการควอนไทซ์ที่เหลืออยู่ในช่วงความถี่ข่าวสารเมื่อซัดค่าตัวอย่างแบบโอเวอร์แซมปลิง

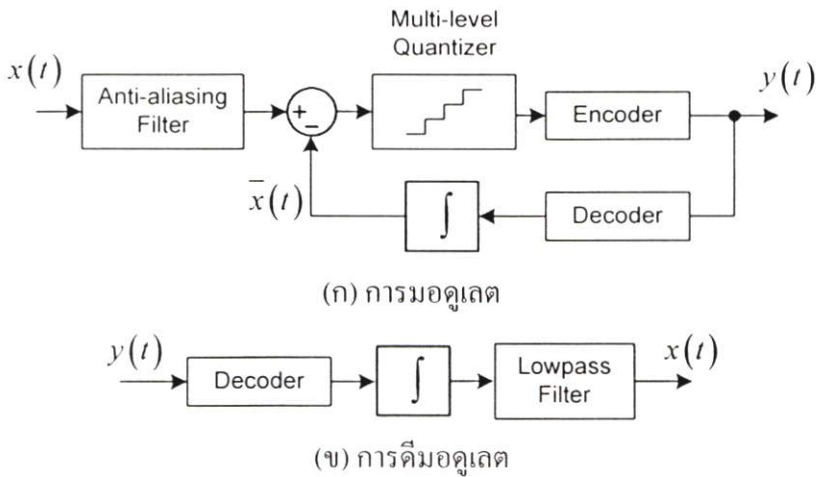
รูปที่ 2.17 สเปกตรัมของความผิดเพี้ยนที่เกิดจากการควอนไทซ์ที่อัตราต่างๆ

2.5 เดลต้ามอดูเลชัน

2.5.1 การมอดูเลตรหัสพัลส์แบบใช้ค่าความต่างของสัญญาณ (Differential pulse code modulation : DPCM) [10]

สังเกตจากการมอดูเลตรหัสพัลส์ (Pulse code modulation : PCM) ในรูปที่ 2.10 สำหรับสัญญาณที่มีความซ้ำซ้อนของข้อมูลมาก เช่น สัญญาณที่มีการเปลี่ยนแปลงขนาดของสัญญาณช้าเมื่อเทียบกับอัตราการซัดค่าตัวอย่างของสัญญาณ เช่น สัญญาณเสียง สัญญาณภาพ ค่าตัวอย่างของสัญญาณที่ซัดค่าออกมาจะมีขนาดไม่ต่างกันมากนัก ดังนั้นจึงมีความเป็นไปได้ที่จะลดความซ้ำซ้อนของข้อมูลที่เข้ารหัสสัญญาณ โดยสัญญาณดิจิทัลเอาต์พุต $y(t)$ จะสร้างโดยการเข้ารหัสที่ระดับความแตกต่างของค่าขนาดของสัญญาณ ระหว่างขนาดของสัญญาณที่ได้พยากรณ์ไว้ก่อน $\hat{x}(t)$ กับค่าขนาดของสัญญาณจริงที่เกิดขึ้นในปัจจุบัน $x(t)$ แทนการใช้ค่าขนาดของสัญญาณจริงในปัจจุบันเพียงอย่างเดียว ดังนั้นค่าความซ้ำซ้อนของข้อมูลจะลดลงได้ เพราะค่าความแปรปรวนหรือการเปลี่ยนแปลงของขนาดที่เกิดจากค่าความต่างของสัญญาณที่ใช้ จะมีค่าน้อยกว่าค่าความ

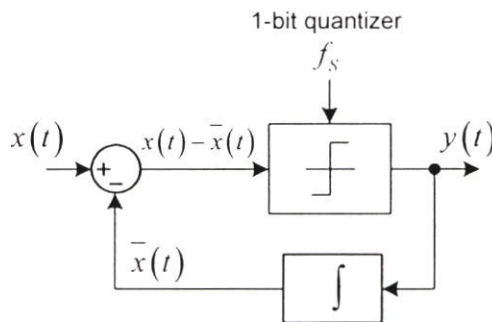
แปรปรวนของค่าขนาดของสัญญาณจริงเพียงอย่างเดียว และเทคนิคในการเข้ารหัสดังกล่าวจะเรียกว่า การมอดูเลตรหัสพัลส์แบบใช้ค่าความต่างของสัญญาณ (Differential pulse code modulation : DPCM) โดยมีขั้นตอนในการมอดูเลตดังรูปที่ 2.18 (ก) และขั้นตอนการดีมอดูเลตดังรูปที่ 2.18 (ข)



รูปที่ 2.18 การมอดูเลตและดีมอดูเลตรหัสพัลส์แบบใช้ค่าความต่างของสัญญาณ (Differential pulse code modulation : DPCM)

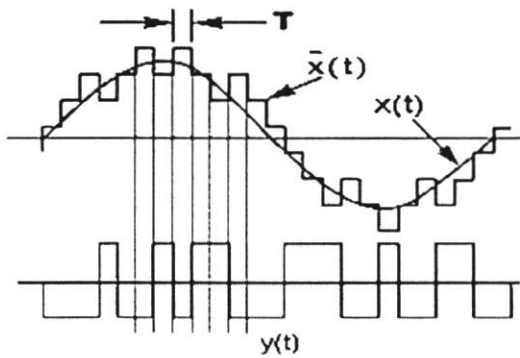
2.5.2 การมอดูเลตแบบเดลต้า

เดลต้ามอดูเลชัน เป็นการแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัลโดยเข้ารหัสค่าความต่างของสัญญาณ (DPCM) ที่มีการควอนไทซ์ค่าความต่างของสัญญาณโดยใช้รหัสที่มีความยาวเพียง 1 บิต เพื่อแสดงถึงสภาวะการเพิ่มขึ้นหรือลดลงของสัญญาณ แทนที่จะใช้เพื่อแสดงค่าขนาดของความต่างของสัญญาณ โดยขั้นตอนการมอดูเลตจะคล้ายกับ DPCM ในรูปที่ 2.18 แต่จะต่างกันตรงการควอนไทซ์ที่ใช้รหัสความยาว 1 บิตเท่านั้น ระบบการมอดูเลตแบบเดลต้าแสดงได้ดังรูปที่ 2.19 โดย $x(t)$ จะเป็นสัญญาณอนาลอกอินพุตที่จะนำมามอดูเลต $\bar{x}(t)$ เป็นสัญญาณที่ได้พยากรณ์ไว้ก่อน และ $y(t)$ เป็นสัญญาณที่ผ่านการมอดูเลตแบบเดลต้าแล้ว



รูปที่ 2.19 ระบบการมอดูเลตแบบเดลต้า

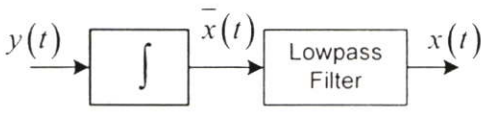
การมอดูเลตพิจารณาได้จากรูปที่ 2.20 โดยจะนำระดับแรงดันของสัญญาณอนาลอกอินพุต $x(t)$ มาเปรียบเทียบกับระดับแรงดันของสัญญาณที่ได้พยากรณ์ไว้ก่อน (Predicted signal : $\bar{x}(t)$) ซึ่งเป็นผลจากการทำปริพันธ์สัญญาณดิจิตอลเอาต์พุต $y(t)$ ได้เป็นค่าสัญญาณความแตกต่าง $\varepsilon(t) = x(t) - \bar{x}(t)$ และ $\varepsilon(t)$ จะถูกควอนไทซ์ด้วยรหัสความยาว 1 บิต ซึ่งก็คือวงจรเปรียบเทียบระดับสัญญาณ โดยถ้า $\varepsilon(t)$ มีค่าเป็นบวก ผลการควอนไทซ์ระดับสัญญาณก็จะให้เอาต์พุตเป็นลอจิกรหัสดิจิตอลไฮท์ (High) แต่ถ้า $\varepsilon(t)$ มีค่าเป็นลบ ผลการควอนไทซ์ระดับสัญญาณก็จะให้เอาต์พุตเป็นลอจิกรหัสดิจิตอลโลว์ (Low)



รูปที่ 2.20 รูปสัญญาณขณะมอดูเลตแบบเดลต้า

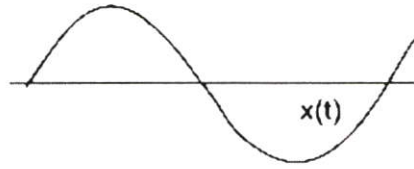
2.5.3 การดีมอดูเลตแบบเดลต้า

การมอดูเลตแบบเดลต้า ในจุดที่มีการเปรียบเทียบความต่างของระดับสัญญาณอนาลอกอินพุตและสัญญาณ $\bar{x}(t)$ ซึ่งเป็นการพยากรณ์ระดับของสัญญาณอินพุตจากสัญญาณเอาต์พุต การเปรียบเทียบนี้ถ้าทำในระยะเวลาสั้นๆ ก็เปรียบเสมือนการทำอนุพันธ์สัญญาณอนาลอกอินพุต ดังนั้นในการดีมอดูเลตสัญญาณแบบเดลต้าจึงต้องทำปริพันธ์สัญญาณก่อน [11] ดังรูปที่ 2.21



รูปที่ 2.21 ระบบการดีมอดูเลตแบบเดลต้า

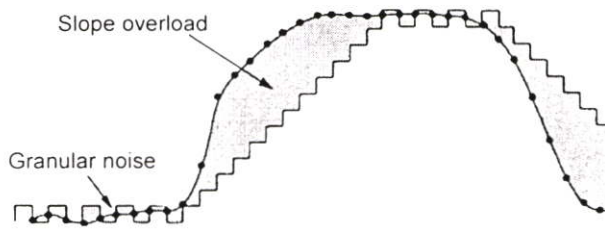
จากนั้นองค์ประกอบทางความถี่ของสัญญาณที่ผ่านการทำปริพันธ์สัญญาณ จะกลับมามีองค์ประกอบทางความถี่ของสัญญาณอนาลอกอินพุต รวมอยู่กับองค์ประกอบทางความถี่สูง และเมื่อนำมาผ่านวงจรกรองความถี่ต่ำผ่าน (Low pass filter) ดังรูปที่ 2.21 ก็จะได้สัญญาณอนาลอกอินพุตกลับคืนมาดังในรูปที่ 2.22



รูปที่ 2.22 สัญญาณเอาต์พุตที่ผ่านการมอดูเลตแบบเคลด้า

2.5.4 ความผิดเพี้ยนที่เกิดขึ้นในการมอดูเลตแบบเคลด้า

ความผิดเพี้ยนในการตามประมาณค่าสัญญาณมีอยู่สองชนิด คือ ความเพี้ยนจากการโอเวอร์โหลดทางความชัน (Slope overload distortion) และความเพี้ยนจากการควอนไทซ์ (Quantization noise) หรือเรียกว่าสัญญาณรบกวนแบบเกร็ดค้อน (Granular noise) พิจารณาได้จากส่วนที่ระบายสีเทาในรูปที่ 2.23



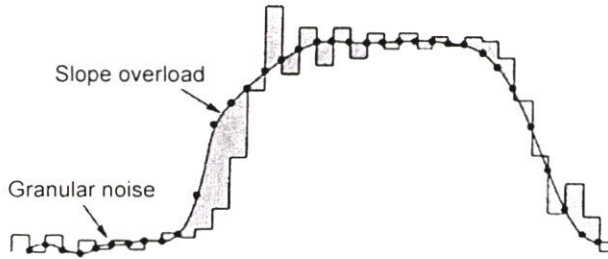
รูปที่ 2.23 ความเพี้ยนที่เกิดขึ้นในการมอดูเลตแบบเคลด้าแบบที่มีสเตปไซส์คงที่

- ความเพี้ยนจากการโอเวอร์โหลดทางความชัน (Slope overload) เกิดขึ้นเมื่อความชันด้านขึ้นหรือความชันด้านลงของสัญญาณอินพุตที่นำมามอดูเลตมีค่ามากดังรูปที่ 2.23 ทำให้ระดับสัญญาณที่เกิดจากการพยากรณ์ (Predicted signal) ไม่สามารถปรับตัวได้ทัน เนื่องจากระดับในการปรับเพิ่มหรือลดของสัญญาณที่พยากรณ์ไว้ก่อนหรือสเตปไซส์ (Step size) มีขนาดคงที่ ดังนั้นถ้าสัญญาณอินพุตมีการเปลี่ยนแปลงรวดเร็ว จะทำให้เกิดความผิดเพี้ยนจากการโอเวอร์โหลดทางความชันมาก

- ความเพี้ยนจากการควอนไทซ์ หรือสัญญาณรบกวนแบบเกร็ดค้อน (Granular noise) เกิดขึ้นในขณะที่สัญญาณอินพุตมีการเปลี่ยนระดับแรงดันช้า ซึ่งเป็นการมอดูเลตในขณะปกติ จะมีความแตกต่างระหว่างสัญญาณอินพุต และสัญญาณที่พยากรณ์ไว้ก่อนตามขนาดของสเตปไซส์

เนื่องจากความผิดเพี้ยนทั้งสองแบบเกิดขึ้นในขณะที่สัญญาณอินพุตมีลักษณะต่างกัน ระดับในการเพิ่มหรือลดของสัญญาณที่พยากรณ์ จึงควรมีความเหมาะสมกับลักษณะสัญญาณอินพุต กล่าวคือ ถ้าสัญญาณอินพุตมีการเปลี่ยนแปลงมากสเตปไซส์ควรมากเพื่อเพิ่มหรือลดให้ทันสัญญาณ

อินพุต และถ้าสัญญาณอินพุตมีการเปลี่ยนแปลงน้อย สเตปไซส์ควรมีน้อยเพื่อลดความผิดเพี้ยนแบบเกร็ดค้อน และเนื่องจากค่าสเตปไซส์มีความต้องการแตกต่างกันสำหรับสัญญาณในแต่ละช่วง จึงมีการมอดูเลตแบบเดลต้าที่ปรับค่าสเตปไซส์ได้ (Adaptive delta modulation) ซึ่งทำให้ความผิดเพี้ยนลดลงดังรูปที่ 2.24 และการปรับค่าสเตปไซส์มีสองแบบคือ การปรับสเตปไซส์ด้วยค่าตัวแปรคงที่ (Constant factor adaptive delta modulation : CFDM) และการปรับค่าสเตปไซส์แบบปรับความชันอย่างต่อเนื่อง (Continuously variable slope delta modulation : CVSD) [12]

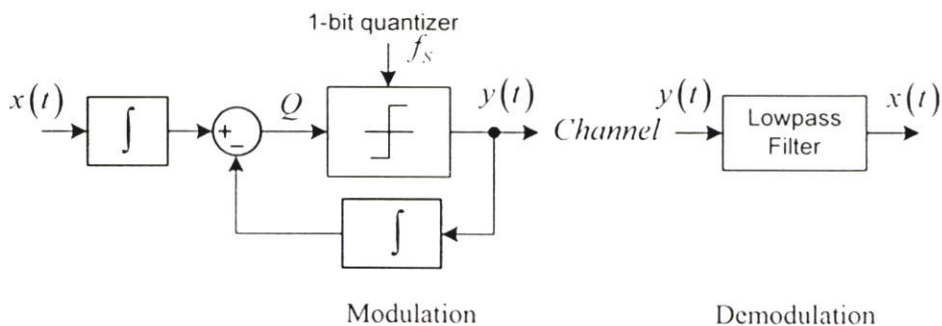


รูปที่ 2.24 ความเพี้ยนที่เกิดขึ้นในการมอดูเลตแบบเดลต้าแบบปรับค่าสเตปไซส์ได้

ข้อดีของการมอดูเลตแบบเดลต้าอย่างหนึ่ง ก็คือระบบนี้มีความสามารถในการซัดสัญญาณรบกวนประเภทอิมพัลส์ ไม่ว่าอิมพัลส์นั้นจะมีขนาดเท่าไร และเข้ามาในลำดับหรือเวลาใด ก็จะทำให้เกิดการเปลี่ยนแปลงของแอมพลิจูดสัญญาณได้เพียงเล็กน้อยเท่านั้น

2.6 ซิกมา-เดลต้ามอดูเลชัน

การดีมอดูเลตสัญญาณที่ผ่านการมอดูเลตแบบเดลต้า จะต้องมีการปริพันธ์สัญญาณก่อนจะนำไปผ่านวงจรกรองความถี่ต่ำผ่าน ดังรูปที่ 2.21 เนื่องจากองค์ประกอบทางความถี่ของสัญญาณดิจิทัลที่ผ่านการมอดูเลตมานั้น มีองค์ประกอบทางความถี่ของสัญญาณอินพุตที่ผ่านการทำอนุพันธ์มา ดังนั้นหากทำการปริพันธ์สัญญาณอินพุตก่อนที่จะนำเข้าสู่เดลต้ามอดูเลชัน สัญญาณดิจิทัลที่ผ่านการมอดูเลตก็จะมีองค์ประกอบทางความถี่ของสัญญาณอินพุตเดิม ในการดีมอดูเลตจึงไม่จำเป็นต้องมีการทำปริพันธ์อีก ดังแสดงในรูป 2.25



รูปที่ 2.25 การเพิ่มส่วนปริพันธ์สัญญาณอนาล็อกที่ส่วนแรกสุดของการมอดูเลต และตัดส่วนปริพันธ์สัญญาณในส่วนการดีมอดูเลต

และเมื่อพิจารณารูป 2.25 จะเห็นได้ว่าสัญญาณที่จุด Q ก่อนนำเข้าสู่ส่วนการควอนไทซ์แบบ 1 บิต จะเป็นสัญญาณตามสมการดังนี้

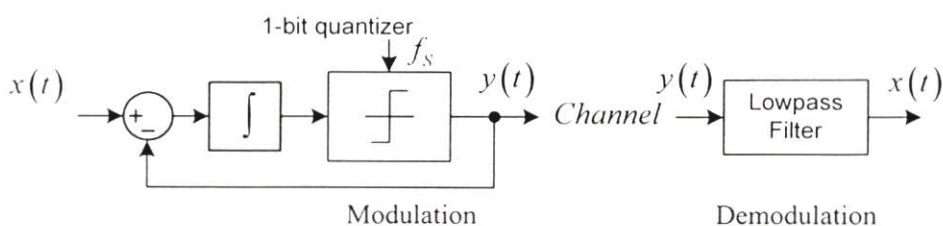
$$v_Q(t) = \int y(t) dt - \int \bar{x}(t) dt \quad (2.16)$$

เมื่อ $v_Q(t)$ เป็นสัญญาณที่จุด Q

เนื่องจากการทำปริพันธ์เป็นกระบวนการที่เป็นเชิงเส้น (Linear Operation) ดังนั้นจากสมการ (2.16) จะได้

$$v_Q(t) = \int (y(t) - \bar{x}(t)) dt \quad (2.17)$$

สมการที่ (2.17) คือนำสัญญาณอนาล็อกอินพุตมาลบกับสัญญาณดิจิทัลที่ผ่านการมอดูเลตก่อน แล้วจึงนำไปทำปริพันธ์ ซึ่งก็จะได้กระบวนการตามรูปที่ 2.26 ซึ่งเรียกระบบการมอดูเลตและดีมอดูเลตในรูปที่ 2.26 ว่าเป็นการมอดูเลตแบบซิกมา-เดลต้า โดยชื่อซิกมา-เดลต้าก็มีที่มาจาก การทำปริพันธ์ (Integrator) หรือซิกมา (Sigma) ไว้ที่ส่วนหน้าของเดลต้ามอดูเลชัน หรืออาจเรียกว่า เดลต้า-ซิกมามอดูเลชันก็ได้



รูปที่ 2.26 ระบบการมอดูเลตและดีมอดูเลตแบบซิกมา-เดลต้า

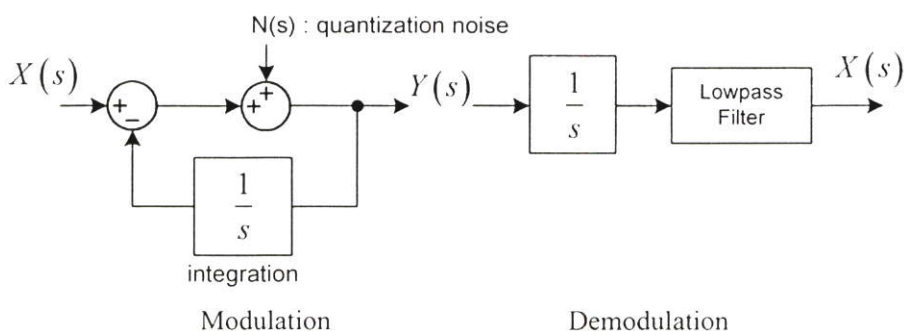
ซึ่งเมื่อพิจารณาซิกมา-เดลตามอดูเลชันในรูปที่ 2.26 เทียบกับเดลตามอดูเลชันในรูปที่ 2.19 และ 2.21 จะเห็นได้ว่าลดความสิ้นเปลืองในกระบวนการและเพิ่มความสะดวกในการใช้งานมากยิ่งขึ้น เนื่องจากมีการทำปริพันธ์สัญญาณเพียงจุดเดียวในการมอดูเลต และในส่วนของคิมมอดูเลตไม่จำเป็นต้องมีส่วนทำปริพันธ์สัญญาณอีก เพียงนำสัญญาณดิจิทัลที่ผ่านการมอดูเลตมาเข้าวงจรกรองความถี่ต่ำผ่านก็จะได้สัญญาณอนาลอกกลับคืนมา นอกจากนี้ซิกมา-เดลตามอดูเลชันยังมีข้อดีในเรื่องผลต่อสัญญาณรบกวน เช่น สัญญาณรบกวนจากการควอนไทซ์ซึ่งเกิดขึ้นเสมอในการแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัล ซึ่งจะได้วิเคราะห์ในหัวข้อ 2.7

2.7 วิเคราะห์ผลต่อสัญญาณรบกวนจากการควอนไทซ์ของเดลตามอดูเลชัน และซิกมา-เดลตามอดูเลชัน

ข้อดีของการมอดูเลตแบบซิกมา-เดลต้าเมื่อเปรียบเทียบกับมอดูเลตแบบเดลต้า นอกจากเรื่องการลดความฟุ้งเฟ้อของวงจรทำปริพันธ์แล้ว ยังส่งผลดีในเรื่องการปรับเปลี่ยนช่วงกำลังงานของสัญญาณรบกวน (Noise Shaping) อีกด้วย

2.7.1 วิเคราะห์ผลต่อสัญญาณรบกวนจากการควอนไทซ์ของเดลตามอดูเลชัน

พิจารณาจากการมอดูเลตแบบเดลต้าโดยจะใช้การแปลงลาปลาซ (Laplace Transform) วิเคราะห์ระบบเดลตามอดูเลชันในรูปที่ 2.19 และ 2.21 ซึ่งจะมีสัญญาณรบกวนจากการควอนไทซ์ (Quantization noise) เกิดขึ้นเสมอในส่วนการควอนไทซ์ และจะได้ระบบเมื่อแปลงสัญญาณต่างๆ ด้วยการแปลงลาปลาซแล้วในรูปที่ 2.27



รูปที่ 2.27 ระบบการมอดูเลตและคิมมอดูเลตแบบเดลต้า

โดย $X(s)$ เป็นสัญญาณอนาลอกอินพุต

$N(s)$ เป็นสัญญาณรบกวนที่เกิดจากการควอนไทซ์

$Y(s)$ เป็นสัญญาณดิจิทัลที่ผ่านการมอดูเลตแบบเดลต้าแล้ว

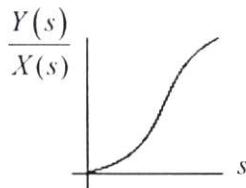
- วิเคราะห์ผลตอบสนองของระบบต่อสัญญาณอนาลอกอินพุต (Signal Transfer Function)

$\frac{Y(s)}{X(s)}$ กำหนดให้ระบบไม่มีสัญญาณรบกวนจากการควอนไทซ์ ($N(s)=0$) ดังนั้นในการมอดูเลตจากรูปที่ 2.27 จะได้

$$Y(s) = X(s) - \frac{Y(s)}{s} \quad (2.18)$$

$$\frac{Y(s)}{X(s)} = \frac{s}{s+1} \quad (2.19)$$

ซึ่งในสมการ (2.19) จะมีลักษณะผลตอบสนองต่อสัญญาณอนาลอกอินพุตดังรูปที่ 2.28



รูปที่ 2.28 ผลตอบสนองต่อสัญญาณอนาลอกอินพุตของการมอดูเลตแบบเดลต้า

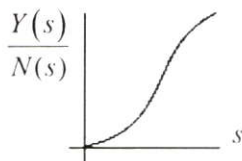
- วิเคราะห์ผลตอบสนองของระบบต่อสัญญาณรบกวน (Noise Transfer Function) $\frac{Y(s)}{N(s)}$

กำหนดให้ระบบไม่มีสัญญาณอนาลอกอินพุต ($X(s)=0$) ดังนั้นในการมอดูเลตจากรูปที่ 2.27 จะได้

$$Y(s) = N(s) - \frac{Y(s)}{s} \quad (2.20)$$

$$\frac{Y(s)}{N(s)} = \frac{s}{s+1} \quad (2.21)$$

ซึ่งในสมการ (2.21) จะมีลักษณะผลตอบสนองต่อสัญญาณรบกวนจากการควอนไทซ์ดังรูปที่ 2.29

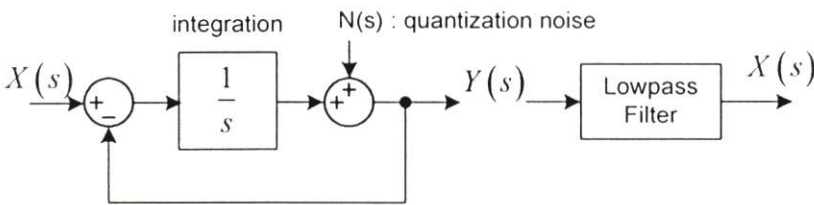


รูปที่ 2.29 ผลตอบสนองต่อสัญญาณรบกวนจากการควอนไทซ์ของการมอดูเลตแบบเดลต้า

จากผลตอบสนองต่อสัญญาณอนาล็อกอินพุตในรูปที่ 2.28 และผลตอบสนองต่อสัญญาณรบกวนจากการควอนไทซ์ในรูปที่ 2.29 พบว่ามีสมการและลักษณะผลการตอบสนองเหมือนกัน ดังนั้นจึงไม่สามารถใช้วงจรกรองความถี่ใดๆ เพื่อใช้แยกกำลังงานของสัญญาณอนาล็อกอินพุตออกจากกำลังงานของสัญญาณรบกวนได้ นั่นคือสัญญาณอนาล็อกที่ติดมอดูเลตกลับคืนมา จะยังคงมีสัญญาณรบกวนรวมอยู่ด้วยกันอย่างแยกไม่ได้

2.7.2 วิเคราะห์ผลต่อสัญญาณรบกวนจากการควอนไทซ์ของซิกมา-เดลต้ามอดูเลชัน

พิจารณาจากการมอดูเลตแบบซิกมา-เดลต้า โดยจะใช้การแปลงลาปลาซ (Laplace Transform) วิเคราะห์ระบบซิกมา-เดลต้ามอดูเลชันในรูปที่ 2.26 ซึ่งจะมีสัญญาณรบกวนจากการควอนไทซ์ (Quantization noise) เกิดขึ้นเสมอในส่วนการควอนไทซ์ และจะได้ระบบเมื่อแปลงสัญญาณต่างๆ ด้วยการแปลงลาปลาซแล้วในรูปที่ 2.30



รูปที่ 2.30 ระบบการมอดูเลตแบบซิกมา-เดลต้า

โดย $X(s)$ เป็นสัญญาณอนาล็อกอินพุต

$N(s)$ เป็นสัญญาณรบกวนที่เกิดจากการควอนไทซ์

$Y(s)$ เป็นสัญญาณดิจิทัลที่ผ่านการมอดูเลตแบบซิกมา-เดลต้าแล้ว

- วิเคราะห์ผลตอบสนองของระบบต่อสัญญาณอนาล็อกอินพุต (Signal Transfer Function)

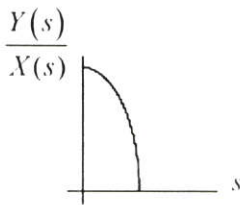
$\frac{Y(s)}{X(s)}$ โดยกำหนดให้ระบบไม่มีสัญญาณรบกวนจากการควอนไทซ์ ($N(s) = 0$) ดังนั้นในการ

มอดูเลตจากรูปที่ 2.30 จะได้

$$Y(s) = (X(s) - Y(s)) \frac{1}{s} \quad (2.22)$$

$$\frac{Y(s)}{X(s)} = \frac{1}{s+1} \quad (2.23)$$

ซึ่งในสมการ (2.23) จะมีลักษณะผลตอบสนองต่อสัญญาณอนาล็อกอินพุตดังรูปที่ 2.31



รูปที่ 2.31 ผลตอบสนองต่อสัญญาณอนาล็อกอินพุตของการมอดูเลตแบบซิกมา-เดลต้า

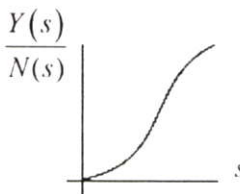
- วิเคราะห์ผลตอบสนองของระบบต่อสัญญาณรบกวน (Noise Transfer Function) $\frac{Y(s)}{N(s)}$

โดยกำหนดให้ระบบไม่มีสัญญาณอนาล็อกอินพุต ($X(s)=0$) ดังนั้นในการมอดูเลตจากรูปที่ 2.30 จะได้ว่า

$$Y(s) = N(s) - \frac{Y(s)}{s} \tag{2.24}$$

$$\frac{Y(s)}{N(s)} = \frac{s}{s+1} \tag{2.25}$$

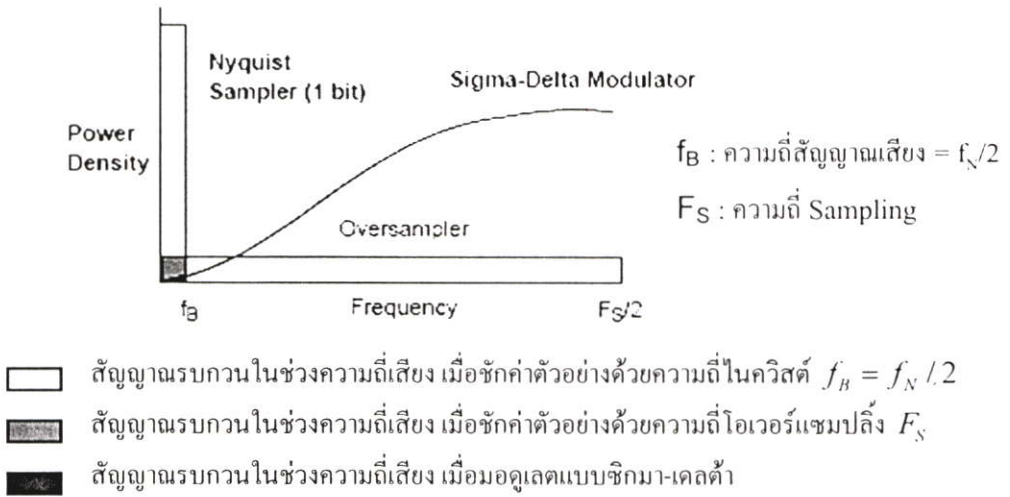
ซึ่งในสมการ (2.25) จะมีลักษณะผลตอบสนองต่อสัญญาณรบกวนจากการควอนไทซ์ ดังรูปที่ 2.32



รูปที่ 2.32 ผลตอบสนองต่อสัญญาณรบกวนจากการควอนไทซ์ของการมอดูเลตแบบซิกมา-เดลต้า

จากผลตอบสนองต่อสัญญาณอนาล็อกรูปที่ 2.31 และผลตอบสนองต่อสัญญาณรบกวนในรูปที่ 2.32 พบว่ากำลังงานของสัญญาณอนาล็อกอินพุตถูกปรับให้อยู่ในย่านความถี่ต่ำ แต่กำลังงานของสัญญาณรบกวนที่เกิดจากการควอนไทซ์ถูกปรับให้ไปอยู่ในย่านความถี่สูง (Noise Shaping) ดังนั้นจึงสามารถแยกสัญญาณรบกวนออกจากสัญญาณอนาล็อกอินพุตได้ ด้วยวงจรกรองความถี่ต่ำผ่านในขั้นการดีมอดูเลต เพราะจะทำให้กำลังงานของสัญญาณรบกวนที่อยู่ในย่านความถี่สูงถูกกรองออก คงเหลือกำลังงานของสัญญาณรบกวนอยู่แต่เพียงส่วนน้อยรวมอยู่กับสัญญาณอนาล็อกอินพุตที่มีกำลังมาก อัตราส่วนสัญญาณต่อสัญญาณรบกวน (Signal to Noise Ratio : S/N) จึงมีค่ามาก คุณสมบัตินี้จึงเป็นข้อดีอีกอย่างหนึ่งของการมอดูเลตแบบซิกมา-เดลต้า เมื่อเปรียบเทียบกับ

มอดูเลตแบบเคลด้าที่ไม่มีคุณสมบัติข้อนี้ โดยจะเปรียบเทียบผลการตอบสนองต่อสัญญาณรบกวนในการมอดูเลตแบบต่างๆ ได้ดังในรูปที่ 2.33



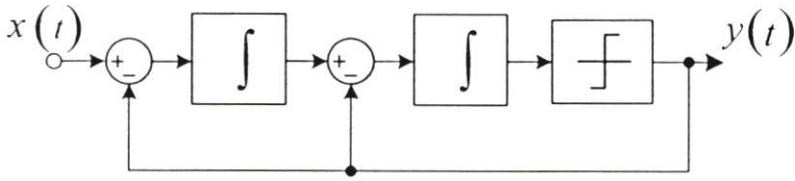
รูปที่ 2.33 เปรียบเทียบผลการตอบสนองต่อสัญญาณรบกวนในการมอดูเลตแบบต่างๆ

จากรูปที่ 2.33 จะเห็นได้ว่าเมื่อเปรียบเทียบการแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัลทั้งสามวิธีการแล้ว พบว่าการมอดูเลตแบบซิกมา-เดลต้า สามารถลดขนาดกำลังงานของสัญญาณรบกวนในย่านความถี่ข้อมูลข่าวสารได้ดีที่สุด เนื่องจากคุณสมบัติในการปรับช่วงกำลังงานของสัญญาณรบกวน (Noise Shaping) ให้ไปอยู่นอกย่านความถี่ข้อมูลข่าวสาร อีกทั้งการมอดูเลตแบบซิกมา-เดลต้ายังใช้การซีกค่าตัวอย่างแบบโอเวอร์แซมปลิงอีกด้วย จากข้อดีในเรื่องการปรับลดสัญญาณรบกวนนี้จึงเหมาะที่จะนำไปประยุกต์ใช้งานในหลายๆ ด้าน รวมถึงวงจรที่เกี่ยวกับเรื่องเสียงหรือวงจรขยายกำลังงานเสียง ดังจะได้กล่าวในบทที่ 4

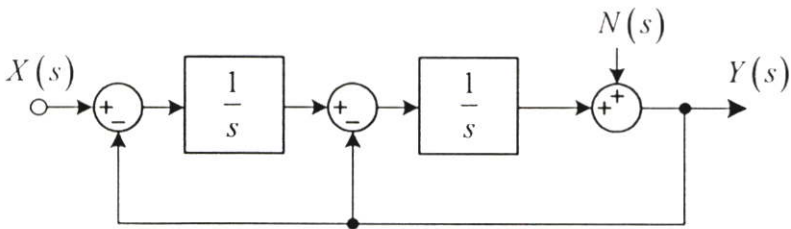
2.8 การมอดูเลตแบบซิกมา-เดลต้าอันดับสูง(Higher Order Sigma-Delta Modulation) และการวิเคราะห์ผลต่อสัญญาณรบกวนจากการควอนไทซ์

ขั้นตอนการมอดูเลตแบบซิกมา-เดลต้าที่ได้กล่าวไว้ในรูปที่ 2.30 เป็นการมอดูเลตแบบซิกมา-เดลต้าที่มีขั้นตอนการทำปริพันธ์เพียงครั้งเดียวหรือเรียกว่าเป็นการมอดูเลตแบบซิกมา-เดลต้าอันดับหนึ่ง (First order sigma-delta modulation) ซึ่งมีผลดีในเรื่องการปรับกำลังงานสัญญาณรบกวนให้ไปอยู่ในย่านความถี่สูง และได้มีการคิดค้นเพิ่มขั้นตอนการทำปริพันธ์มากขึ้น เนื่องจากสามารถปรับช่วงกำลังงานสัญญาณรบกวนได้ดียิ่งขึ้น ดังเช่นขั้นตอนการมอดูเลตในรูปที่ 2.34 จะเป็นการมอดูเลตแบบซิกมา-เดลต้าที่มีการทำปริพันธ์ในขั้นตอนสองครั้ง [13] หรือเรียกว่าเป็นการ

มอดูเลตแบบซิกมา-เดลต้าอันดับสอง (Second order sigma-delta modulation) ซึ่งจะพิสูจน์ว่าสามารถปรับลดกำลังงานสัญญาณรบกวนได้ดีกว่าการทำปริพันธ์เพียงครั้งเดียว ได้จากการวิเคราะห์ขั้นตอนในรูปที่ 2.34 ด้วยการแปลงลาปลาซได้ดังรูปที่ 2.35



รูปที่ 2.34 ขั้นตอนการมอดูเลตแบบซิกมา-เดลต้าแบบอันดับสอง (Second order)



รูปที่ 2.35 วิเคราะห์ขั้นตอนการมอดูเลตแบบซิกมา-เดลต้าอันดับสองด้วยการแปลงลาปลาซ

จากรูปที่ 2.35 เป็นการวิเคราะห์ระบบการมอดูเลตแบบซิกมา-เดลต้าอันดับสองด้วยการแปลงลาปลาซ ซึ่งจะมีสัญญาณรบกวนจากการควอนไทซ์เพิ่มเข้ามาในระบบตรงตำแหน่งการควอนไทซ์เป็น $N(s)$ โดยจะวิเคราะห์ผลตอบสนองของระบบต่อสัญญาณอินพุตและสัญญาณรบกวนได้ดังนี้

- วิเคราะห์ผลตอบสนองของระบบต่อสัญญาณอนาลอกอินพุต (Signal transfer function)

$\frac{Y(s)}{X(s)}$ โดยกำหนดให้ระบบไม่มีสัญญาณรบกวนจากการควอนไทซ์ ($N(s) = 0$) ดังนั้นในการมอดูเลตจากรูปที่ 2.35 จะได้

$$Y(s) = \left(\frac{X(s) - Y(s)}{s} \right) \frac{1}{s} \quad (2.26)$$

$$\frac{Y(s)}{X(s)} = \frac{1}{s^2 + s + 1} \quad (2.27)$$

เมื่อพิจารณาสมการ (2.27) พบว่าผลตอบสนองของระบบต่อสัญญาณอนาล็อกอินพุตเป็นสมการที่มีผลตอบสนองเป็นแบบตัวกรองความถี่ต่ำผ่านอันดับสอง (Second order low pass filter) ซึ่งจะจำกัดกำลังงานสัญญาณอนาล็อกอินพุตให้อยู่ในย่านความถี่ต่ำ เช่นเดียวกับการมอดูเลตแบบซิกมา-เดลต้าอันดับหนึ่ง แต่จะมีย่านความถี่เปลี่ยน (Transition band) สั้นกว่า

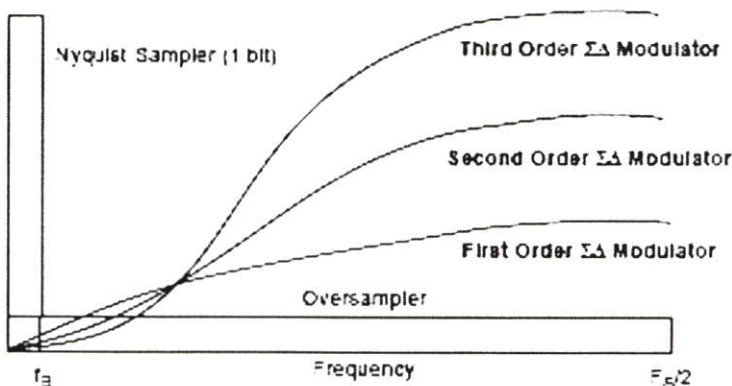
- วิเคราะห์ผลตอบสนองของระบบต่อสัญญาณรบกวน (Noise transfer function) $\frac{Y(s)}{N(s)}$

โดยกำหนดให้ระบบไม่มีสัญญาณอนาล็อกอินพุต ($X(s)=0$) ดังนั้นในการมอดูเลตจากรูปที่ 2.30 จะได้

$$Y(s) = N(s) + \left(-\frac{Y(s)}{s} - Y(s) \right) \frac{1}{s} \quad (2.28)$$

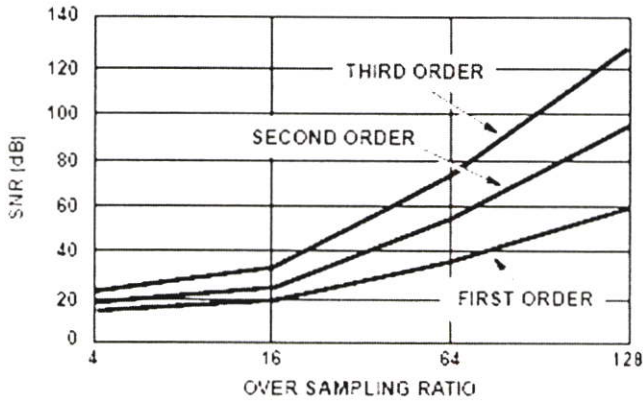
$$\frac{Y(s)}{N(s)} = \frac{s^2}{s^2 + s + 1} \quad (2.29)$$

เมื่อพิจารณาสมการ (2.27) พบว่าผลตอบสนองของระบบต่อสัญญาณอนาล็อกอินพุตเป็นสมการที่มีผลตอบสนองเป็นแบบตัวกรองความถี่สูงผ่านอันดับสอง (Second order high pass filter) ซึ่งจะปรับกำลังงานของสัญญาณรบกวนจากการควอนไทซ์ ให้อยู่ในย่านความถี่สูงเช่นเดียวกับการมอดูเลตแบบซิกมา-เดลต้าอันดับหนึ่ง แต่จะมีย่านความถี่เปลี่ยน (Transition band) สั้นกว่า โดยเมื่อเปรียบเทียบผลตอบสนองของระบบต่อสัญญาณรบกวนจากการควอนไทซ์ ของการมอดูเลตแบบซิกมา-เดลต้าอันดับหนึ่ง อันดับสอง และอันดับสาม จะเป็นดังรูปที่ 2.36 ซึ่งจะเห็นได้ว่า เมื่อมอดูเลตแบบซิกมา-เดลต้าที่อันดับสูงขึ้น สัญญาณรบกวนจากการควอนไทซ์ในย่านความถี่ข้อมูลข่าวสารจะลดน้อยลง



รูปที่ 2.36 เปรียบเทียบผลการตอบสนองต่อสัญญาณรบกวนในการมอดูเลตแบบต่างๆ และการมอดูเลตแบบซิกมาเดลต้าที่อันดับสูง

และเมื่อซิกมา-เคลด้าอันดับสูงสามารถปรับลดกำลังงานของสัญญาณรบกวนได้ดีขึ้น จึงทำให้ค่าอัตราส่วนสัญญาณต่อสัญญาณรบกวน (Signal to noise ratio : SNR) เพิ่มขึ้น และวิธีการเพิ่มค่า SNR ของการมอดูเลตแบบซิกมา-เคลด้า นอกจากการเพิ่มอันดับของซิกมา-เคลด้าซึ่งต้องออกแบบวงจรใหม่ ยังสามารถเพิ่มค่า SNR ได้จากการเพิ่มอัตราการซีกค่าตัวอย่างให้สูงขึ้น (Oversampling) โดยเมื่อเปรียบเทียบค่า SNR กับอัตราการซีกค่าตัวอย่างและอันดับของซิกมา-เคลด้าจะได้ผลดังรูปที่ 2.37 [14]



รูปที่ 2.37 เปรียบเทียบค่า SNR ต่ออัตราโอเวอร์แซมปลิงและอันดับของซิกมา-เคลด้า

บทที่ 3

วงจรเคลต้ามอดูเลชัน และซิกมา-เคลต้ามอดูเลชัน

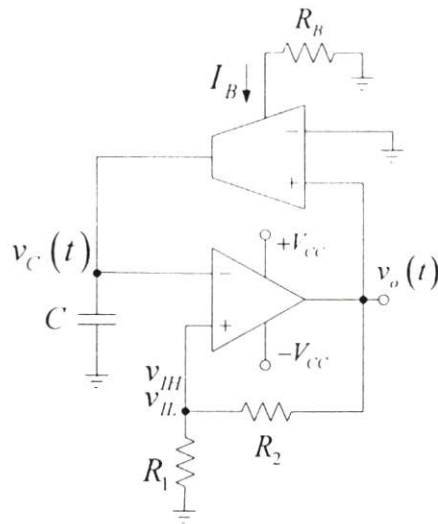
3.1 กล่าวนำ

จากคุณสมบัติและข้อได้เปรียบของการมอดูเลตแบบซิกมา-เคลต้ามอดูเลชัน ที่ได้กล่าวไว้ในบทที่ 2 ทำให้การมอดูเลตแบบซิกมา-เคลต้ามอดูเลชันเป็นที่สนใจ และได้รับการพัฒนาเป็นวงจรที่ใช้งานจริงอยู่หลายวงจร หลายรูปแบบด้วยกัน แต่ถ้าพิจารณาจากกระบวนการมอดูเลตทั้งแบบซิกมา-เคลต้ามอดูเลชันหรือแบบเคลต้ามอดูเลชันในบทที่ 2 จะเห็นได้ว่าในขั้นตอนของการมอดูเลตนี้ ต้องมีการป้อนสัญญาณนาฬิกาเพื่อใช้เป็นคลื่นพอร์ในการมอดูเลต จึงต้องมีวงจรสร้างสัญญาณนาฬิกา ทำให้วงจรเพิ่มส่วนประกอบมากขึ้น ราคาต้นทุนก็จะเพิ่มขึ้น แต่ถ้าสามารถตัดวงจรที่กำเนิดสัญญาณนาฬิกานี้ได้ วงจรก็จะมีขนาดเล็ก และสะดวกในการสร้างใช้งานมากกว่า จึงได้ใช้หลักการของการออสซิลเลตด้วยตนเอง (Self Oscillation) [15] มาร่วมในการสร้างวงจรขึ้นมาใหม่ ทำให้ไม่จำเป็นต้องมีการป้อนสัญญาณนาฬิกาในการมอดูเลต

ในบทนี้จะกล่าวถึงขั้นตอนการทำงานของวงจรที่มอดูเลตแบบเคลต้ามอดูเลชัน และแบบซิกมา-เคลต้ามอดูเลชันที่ได้ทำการวิจัย โดยจะได้วิเคราะห์สมการในการทำงานของสัญญาณที่ตำแหน่งต่างๆ ของวงจร เพื่อแสดงให้เห็นว่าวงจรมอดูเลตแบบเคลต้ามอดูเลชันหรือแบบซิกมา-เคลต้ามอดูเลชันได้อย่างไร และเพื่อใช้สมการในการปรับค่าอุปกรณ์ ให้คุณสมบัติของวงจรเป็นไปตามความต้องการในกรณีที่จะนำไปใช้งานจริง โดยการวิเคราะห์วงจรในบทนี้ในช่วงแรกจะพิจารณาโดยสมมุติให้อุปกรณ์ที่ใช้ในวงจรประพฤติตัวตามอุดมคติทุกอุปกรณ์

3.2 วงจรกำเนิดสัญญาณพัลส์

วงจรที่จะนำเสนอได้ใช้หลักการออสซิลเลตด้วยตนเอง (Self Oscillation) ไม่ต้องใช้วงจรกำเนิดสัญญาณนาฬิกาเพื่อป้อนสัญญาณนาฬิกาให้กับการมอดูเลต แต่วงจรจะสามารถสร้างสัญญาณนาฬิกาหรือกำเนิดความถี่ได้ด้วยตนเอง หรือกล่าวคือขณะที่วงจรยังไม่ได้ทำการมอดูเลตสัญญาณอนาล็อกอินพุต วงจรจะทำหน้าที่เป็นออสซิลเลเตอร์ (Oscillator) ให้กำเนิดสัญญาณพัลส์ที่มีเดวตี้ไซเคิล (Duty Cycle) 50% และสามารถกำหนดความถี่ในการออสซิลเลตได้ ซึ่งความถี่ในการออสซิลเลตนี้ก็จะจะเป็นความถี่คลื่นพาห์ (Carrier) เมื่อมีการป้อนสัญญาณมอดูเลต สำหรับวงจรออสซิลเลเตอร์ที่กำเนิดสัญญาณพัลส์เป็นดังรูปที่ 3.1



รูปที่ 3.1 วงจรกำเนิดสัญญาณพัลส์

3.2.1 ส่วนประกอบของวงจร

วงจรกำเนิดสัญญาณพัลส์ในรูปที่ 3.1 ประกอบไปด้วยส่วนประกอบตามหน้าที่การทำงาน ของวงจรย่อย 4 ส่วน คือ

1. วงจรเปรียบเทียบระดับสัญญาณ (Comparator) โดยใช้ออปแอมป์ (Op-Amp) ซึ่งเป็นอุปกรณ์แอคทีฟที่มีการทำงานในลักษณะ แรงดันควบคุมแหล่งจ่ายแรงดัน (Voltage controlled voltage source : VCVS) และมีคุณสมบัติในทางทฤษฎีดังนี้ [16]

- อินพุตอิมพีแดนซ์มีค่าเป็นอนันต์
- เอาท์พุตอิมพีแดนซ์มีค่าเป็นศูนย์
- เกณฑ์การขยายแรงดันลู่ออก (Open loop gain) มีค่าเป็นอนันต์

และเมื่อไม่มีการต่อสัญญาณป้อนกลับ (Feedback) จะมีเอาท์พุต ตามสมการ (3.1)

$$v_o = A(v_+ - v_-) \quad (3.1)$$

เมื่อ v_o เป็นระดับแรงดันเอาท์พุต

v_+ เป็นระดับแรงดันที่ขาบวก (Positive) ของออปแอมป์

v_- เป็นระดับแรงดันที่ขาลบ (Negative) ของออปแอมป์

A เป็นเกณฑ์การขยายแรงดันลู่ออก (Open loop gain)

ออปแอมป์ในรูปที่ 3.1 จะมีเอาต์พุตตามสมการ (3.1) ดังนั้นแรงดันเอาต์พุตจึงเป็นการเปรียบเทียบระหว่าง v_+ กับ v_- โดยถ้า $v_+ > v_-$ ผลต่างจะเป็นค่าบวก แรงดันเอาต์พุตจะมีระดับแรงดันที่ขยายเป็นแรงดันด้านบวกอย่างมาก แต่จะไปสูงสุดที่ระดับแรงดันไฟเลี้ยงออปแอมป์ด้านบวก ($+V_{CC}$) เท่านั้น หรือถ้า $v_+ < v_-$ ผลต่างจะเป็นค่าลบ แรงดันเอาต์พุตจะมีระดับแรงดันที่ขยายเป็นแรงดันด้านลบอย่างมาก แต่จะไปต่ำสุดที่ระดับแรงดันไฟเลี้ยงออปแอมป์ด้านลบ ($-V_{CC}$) เท่านั้น

2. วงจรแบ่งแรงดัน (Voltage Divider) ประกอบด้วยตัวต้านทาน (Resistor) R_1 และ R_2 โดยต้องการแบ่งแรงดันจากเอาต์พุต $v_o(t)$ ของออปแอมป์มาเป็นแรงดัน v_{IH} หรือ v_{IL} ที่ขาบวกของออปแอมป์ โดยจะเรียกระดับแรงดันที่แบ่งมาขณะ $v_o(t)$ เป็นแรงดันไฟเลี้ยงด้านบวกว่า v_{IH} และแรงดันที่แบ่งขณะ $v_o(t)$ มีค่าเป็นแรงดันไฟเลี้ยงด้านลบจะเรียกว่า v_{IL} และเนื่องจากคุณสมบัติของออปแอมป์ที่มีอินพุตอิมพีแดนซ์ (Input impedance) เป็นอนันต์หรือมีค่าสูงมาก จึงไม่มีกระแสไหลเข้าขาบวกของออปแอมป์ ดังนั้น v_{IH} และ v_{IL} จะมีค่าตามสมการ (3.2)

$$v_{IH}, v_{IL} = \left(\frac{R_1}{R_1 + R_2} \right) v_o(t) \quad (3.2)$$

3. วงจรขยายความนำถ่ายไอออน (Operational transconductance amplifier : OTA) จะมีส่วนประกอบภายในวงจรรวมเป็นไบโพลาร์ (Bipolar) หรือเป็นมอส (MOS) ทรานซิสเตอร์ โดยวงจรขยายความนำถ่ายไอออนหรือ OTA จัดเป็นวงจรขยายอีกชนิดหนึ่ง ที่ทำหน้าที่เปลี่ยนผันแรงดันเป็นกระแส จัดได้ว่าเป็นอุปกรณ์แอกทีฟที่มีการทำงานในลักษณะ แรงดันควบคุมแหล่งจ่ายกระแส (Voltage controlled current source : VCCS) โดยมีอัตราการเปลี่ยนแปลงค่าแรงดันไฟฟ้าเป็นกระแสไฟฟ้า เรียกว่า ค่าความนำถ่ายไอออน (Transconductance) ใช้สัญลักษณ์เป็น g_m ซึ่งสามารถควบคุมค่า g_m ได้โดยกระแสไบอัสจากภายนอกดังสมการที่ (3.4) ซึ่งโดยทั่วไป OTA จะสร้างขึ้นจากสารกึ่งตัวนำซึ่งอยู่ในรูปแบบของวงจรรวมและมีคุณสมบัติพื้นฐานคือ มีค่าอินพุตอิมพีแดนซ์และเอาต์พุตอิมพีแดนซ์สูง และ OTA ทั้งแบบไบโพลาร์หรือแบบมอส จะมีสมการการทำงานตามสมการ (3.3)

$$i_{OTA} = g_m (v_+ - v_-) \quad (3.3)$$

โดยจะพิจารณา OTA ที่มีโครงสร้างภายในเป็นทรานซิสเตอร์แบบไบโพลาร์ จะมีค่า g_m ตามสมการ (3.4)

$$g_m = I_B / 2V_T \quad (3.4)$$

แทนสมการ (3.4) ในสมการ (3.3)

$$i_{OTA} = \frac{I_B}{2V_T}(v_+ - v_-) \quad (3.5)$$

เมื่อ i_{OTA} คือค่ากระแสเอาต์พุตที่ออกจากตัว OTA

g_m คือค่าความนำถ่ายโอน

V_T คือเทอร์มอลโวลเตจ (Thermal Voltage) มีค่าประมาณ 25 mV ที่อุณหภูมิห้อง

I_B คือกระแสไบอัสที่ป้อนเข้า OTA

จุดเด่นของ OTA คือจะมีแบนด์วิดท์ (Bandwidth) กว้างกว่าออปแอมป์ และค่าอัตราขยายความนำถ่ายโอนมีค่าที่มีความเป็นเชิงเส้นมากกว่า 4 ดีเคด (Decade) แต่อย่างไรก็ตาม OTA ก็มีข้อจำกัดอยู่ 2 ประการ ประการแรกคือ ค่าอัตราขยายความนำถ่ายโอน g_m มีผลกระทบจากอุณหภูมิอย่างมาก พิจารณาได้จากสมการ (3.5) ที่มีพจน์ V_T ในกรณีที่ OTA มีโครงสร้างภายในเป็นไบโพลาร์ทรานซิสเตอร์ หรือถ้า OTA มีโครงสร้างภายในเป็นมอสทรานซิสเตอร์ก็จะมีพจน์ μ_n หรือค่าความคล่องตัวของอิเล็กตรอน (Electron mobility) ซึ่งถ้าอุณหภูมิเปลี่ยน ทั้ง V_T และ μ_n จะเปลี่ยนแปลงด้วย เมื่อค่า g_m เปลี่ยนจะทำให้กระแสเอาต์พุตจาก OTA เปลี่ยน และข้อจำกัดที่สองคือ ภาควิชาเข้าของ OTA เป็นคู่ดิฟเฟอเรนเชียล (Differential) ดังนั้นในการปฏิบัติงานในช่วงที่เป็นเชิงเส้น แรงดันของสัญญาณขาเข้าระหว่างขาบวกและขาลบจะถูกจำกัดให้ต่างกันไม่เกิน 50 mV ($|v_+ - v_-| < 2V_T$) และจะมีเอาต์พุตตามสมการ (3.5) แต่หากสัญญาณขาเข้ามีความแตกต่างสูงกว่าค่าดังกล่าวแล้ว OTA จะทำงานอยู่ในช่วงอิ่มตัว นั่นคือกระแสเอาต์พุตจะมีค่าเท่ากับกระแสไบอัสอินพุต (I_B) ส่วนทิศทางของกระแสเอาต์พุตขึ้นอยู่กับขั้วความต่างของคู่แรงดันอินพุต [17]

4. วงจรปริพันธ์กระแส (Current integrator) ประกอบด้วยตัวเก็บประจุ (Capacitor) หนึ่งตัว ดังวงจรในรูปที่ 3.1 เนื่องจากคุณสมบัติการมีอินพุตอิมพีแดนซ์สูงของออปแอมป์จึงไม่มีกระแสไหลเข้าออปแอมป์ ดังนั้นกระแสที่ไหลเข้าหรือออกจาก OTA จึงเข้าสู่ตัวเก็บประจุเพียงอย่างเดียว ก่อให้เกิดแรงดันตกคร่อมตัวเก็บประจุดังนี้

$$v_C(t) = \frac{1}{C} \int_{t_0}^t (i_C) dt + v_C(t_0) \quad (3.6)$$

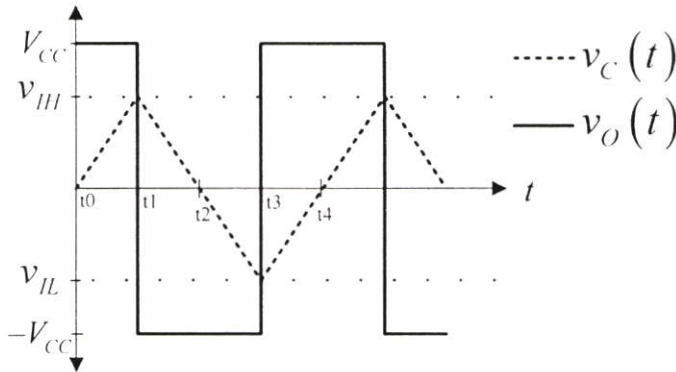
- เมื่อ v_c เป็นแรงดันตกคร่อมตัวเก็บประจุ
 i_c เป็นกระแสที่ไหลเข้าหรือออกจากตัวเก็บประจุซึ่งในวงจรก็เป็นกระแสจาก OTA
 $v_c(t_0)$ เป็นแรงดันตกคร่อมตัวเก็บประจุ ณ เวลา t_0
 C เป็นค่าของตัวเก็บประจุ

นั่นคือตัวเก็บประจุจะทำหน้าที่ปริพันธ์กระแสที่ออกจาก OTA และได้ผลลัพธ์เป็นแรงดันตกคร่อมตัวเก็บประจุ เพื่อจะนำระดับแรงดันนี้ไปเข้าสู่ออปแอมป์ที่เป็นวงจรเปรียบเทียบระดับสัญญาณ ดังนั้นแทน i_c ในสมการ (3.6) ด้วย i_{OTA} ซึ่งเป็นกระแสที่ออกจาก OTA

$$v_c(t) = \frac{1}{C} \int_{t_0}^t (i_{OTA}) dt + v_c(t_0) \quad (3.7)$$

3.2.2 การทำงานของวงจร

ส่วนประกอบทั้ง 4 ส่วนในหัวข้อ 3.2.1 จะทำหน้าที่ร่วมกันเพื่อกำหนดสัญญาณพัลส์ดังรูปที่ 3.2 โดยแบ่งเป็นการทำงานเป็นสองช่วงเวลาดังนี้



รูปที่ 3.2 การออสซิเลตด้วยตนเองเพื่อกำหนดสัญญาณพัลส์

ช่วงเวลาแรก ในขณะที่เริ่มต้นให้สัญญาณเอาท์พุท $v_o(t)$ ของออปแอมป์ที่ทำหน้าที่เป็นวงจรเปรียบเทียบระดับสัญญาณ อยู่ที่ระดับแรงดันไฟเลี้ยงด้านบวก V_{CC} ดังรูปที่ 3.2 ซึ่งระดับแรงดันไฟเลี้ยงด้านบวกนี้จะมีส่วนหนึ่งเข้าสู่วงจรแบ่งแรงดัน จะได้ v_{IH} ตามสมการ (3.2) แสดงระดับดังรูปที่ 3.2 และแรงดันไฟเลี้ยงด้านบวกอีกส่วนหนึ่งจะเข้าสู่ OTA ที่ขาบวกเปรียบเทียบกับขาลบที่ต่อกราวด์ทำให้ $|v_+ - v_-| > 2V_T$ ดังนั้น OTA จะทำงานโหมค้อมตัว กระแสจะมีทิศไหลออกจาก OTA เป็นค่าคงที่เท่ากับ I_B เพื่ออัดประจุ (Charge) เข้าตัวเก็บประจุ แล้วแรงดันที่ตกคร่อมตัวเก็บประจุจะเป็นตามสมการ (3.7) ผลลัพธ์จากการทำปริพันธ์ I_B ซึ่งเป็นค่าคงที่ จะได้ผลลัพธ์ของ

แรงดันเป็นเชิงเส้น ดังนั้นแรงดันตกคร่อมตัวเก็บประจุจึงมีค่าเพิ่มขึ้นอย่างเป็นเชิงเส้น แสดงได้ดัง $v_C(t)$ ในรูปที่ 3.2 ในช่วงเวลา t_0 ถึง t_1 จากนั้นเมื่อแรงดันตกคร่อมตัวเก็บประจุเพิ่มขึ้นถึงระดับที่สูงกว่า v_{IH} เล็กน้อย จะทำให้แรงดันที่ขาลบของออปแอมป์มีค่าสูงกว่าแรงดันขาบวก วงจรเปรียบเทียบแรงดันจะให้ผลลัพธ์เป็นระดับแรงดันไฟเลี้ยงด้านลบ $-V_{CC}$ ตามสมการ (3.1)

ช่วงเวลาที่สอง ระดับแรงดันไฟเลี้ยงด้านลบ $-V_{CC}$ นี้จะมีส่วนหนึ่งเข้าสู่วงจรแบ่งแรงดัน จะได้ v_{IL} ตามสมการ (3.2) แสดงระดับดังรูปที่ 3.2 และแรงดันไฟเลี้ยงด้านลบอีกส่วนหนึ่งจะเข้าสู่ OTA ที่ขาบวกเปรียบเทียบกับขาลบที่ต่อกราวด์ทำให้ $|v_+ - v_-| > 2V_T$ ดังนั้น OTA จะทำงานโหมดอิ่มตัว กระแสจะมีทิศไหลจาก OTA เป็นค่าคงที่เท่ากับ $-I_B$ (เครื่องหมายลบแสดงทิศการไหลเข้า OTA) ดังนั้นตัวเก็บประจุจะคายประจุ (Discharge) และแรงดันที่ตกคร่อมตัวเก็บประจุจะเป็นตามสมการ (3.7) ผลลัพธ์จากการทำปริพันธ์ค่าคงที่ $-I_B$ จะได้ผลลัพธ์เป็นเชิงเส้น ดังนั้นแรงดันตกคร่อมตัวเก็บประจุจึงมีค่าลดลงอย่างเป็นเชิงเส้น แสดงได้ดัง $v_C(t)$ ในรูปที่ 3.2 ในช่วงเวลา t_1 ถึง t_2 จากนั้นเมื่อแรงดันตกคร่อมตัวเก็บประจุลดลงถึงระดับที่ต่ำกว่า v_{IL} เล็กน้อย จะทำให้แรงดันที่ขาลบของออปแอมป์มีค่าต่ำกว่าแรงดันขาบวก วงจรเปรียบเทียบแรงดันจะให้ผลลัพธ์เป็นระดับแรงดันไฟเลี้ยงด้านบวก $+V_{CC}$ ตามสมการ (3.1)

เมื่อเอาท์พุทของวงจรเปรียบเทียบแรงดัน $v_o(t)$ เป็น $+V_{CC}$ วงจรก็จะมีการทำงานสลับไปที่ช่วงเวลาแรก สลับกับช่วงเวลาที่สองเช่นนี้ไปเรื่อยๆ ก็จะได้ $v_o(t)$ เป็นสัญญาณพัลส์ต่อเนื่องดังในรูปที่ 3.2 โดยความถี่ของพัลส์จะคำนวณได้โดยพิจารณาจากรูปที่ 3.2 จะเห็นได้ว่า $v_C(t)$ แบ่งออกได้เป็น 4 ช่วงที่มีเวลาเท่าๆ กันเนื่องจากสมการของ $v_C(t)$ สมการที่ (3.7) เป็นสมการเชิงเส้น สมการเดียวกันทั้งในช่วงอัดประจุและช่วงคายประจุของตัวเก็บประจุ จึงเลือกคำนวณหาเวลาที่ใช้ไปในช่วงที่ $v_C(t)$ เริ่มจาก 0 โวลต์ถึง v_{IH} คือช่วง t_0 ถึง t_1 เพียงช่วงเวลาเดียว โดยใช้สมการคุณสมบัติของตัวเก็บประจุตามสมการที่ (3.6) โดยให้ $v_C(t_0) = 0$ โวลต์ ได้สมการ (3.8)

$$v_C(t) = \frac{1}{C} \int i_C(t) dt \quad (3.8)$$

$$i_C(t) = C \frac{dv_C(t)}{dt} \quad (3.9)$$

แทนค่า $i_C(t)$ ด้วย $i_{OTA}(t)$

$$\frac{dv_C(t)}{dt} = \frac{i_{OTA}(t)}{C} \quad (3.10)$$

$$\frac{v_C(t_1) - v_C(t_0)}{t_1 - t_0} = \frac{i_{OTA}(t)}{C} \quad (3.11)$$

จากรูปที่ 3.2 ในช่วงที่คำนวณ แทนค่า $v_C(t_0) = 0$, $v_C(t_1) = v_{IH}$

$$\frac{v_{IH} - 0}{t_1 - t_0} = \frac{i_{OTA}(t)}{C} \quad (3.12)$$

$$\Delta t = \frac{C}{i_{OTA}}(v_{IH}) \quad (3.13)$$

แทนค่า v_{IH} จากสมการ (3.2) ในสมการ (3.13)

$$\Delta t = \frac{C}{I_{OTA}} \left(\frac{R_1}{R_1 + R_2} \right) V_{CC} \quad (3.14)$$

และเวลา 1 คาบของสัญญาณ $v_C(t)$ ซึ่งก็เท่ากับเวลา 1 คาบของสัญญาณพัลส์ และจะมีค่าเป็น 4 เท่าของสมการ (3.14) ดังนี้

$$T = 4 \times \Delta t = \frac{4CV_{CC}}{I_{OTA}} \left(\frac{R_1}{R_1 + R_2} \right) \quad (3.15)$$

$$f = \frac{1}{T} = \frac{I_{OTA}}{4CV_{CC}} \left(1 + \frac{R_2}{R_1} \right) \quad (3.16)$$

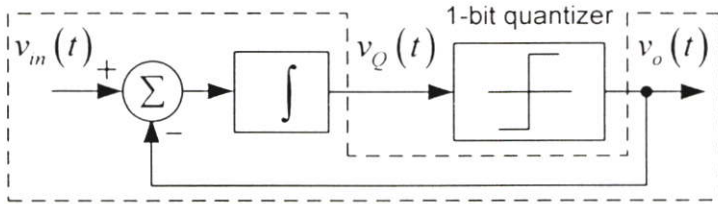
เมื่อ f เป็นความถี่ของพัลส์ที่วงจรกำเนิดพัลส์สร้างขึ้น (Hz)

ดังนั้นความถี่ของสัญญาณพัลส์จากวงจรในรูปที่ 3.1 จะคำนวณได้โดยใช้สมการ (3.16) และความถี่นี้จะมีความถี่เดียวกันกับความถี่คลื่นพาห้ในขณะมอดูเลต ซึ่งสามารถปรับค่าความถี่ได้ด้วยวิธีการทางอิเล็กทรอนิกส์ (ปรับด้วยกระแสหรือแรงดัน) โดยถ้า OTA ทำงานโหมดอิมตัว ($|v_o(t) - v_{in}(t)| > 2V_T$) ค่า I_{OTA} จะเท่ากับกระแสไบอัส I_B

หมายเหตุ : ในการใช้งานจริงออปแอมป์จะมีช่วงเวลาในการเปลี่ยนระดับสัญญาณพัลส์เอาท์พุท อันเกิดจากอัตราส่วของออปแอมป์ที่มีค่าจำกัด ซึ่งจะทำให้สัญญาณพัลส์และสัญญาณแรงดันที่คคกร่อมตัวเก็บประจุไม่เป็นตามรูปที่ 3.2 และถ้าแรงดันเอาท์พุทของออปแอมป์ที่ไม่เป็นอุดมคติ จะมีแรงดันเอาท์พุทน้อยกว่า V_{CC} ในสมการ (3.16) ในทางปฏิบัติจึงต้องเปลี่ยนจากค่าแรงดันแหล่งจ่ายไฟเลี้ยง (V_{CC}) เป็นค่าแรงดันเอาท์พุทที่ออกจากออปแอมป์จริงๆ ขึ้นอยู่กับเบอร์ของออปแอมป์ที่ใช้ โดยจะวิเคราะห์ความคลาดเคลื่อนของความถี่จากสมการกำเนิดความถี่ไว้ในหัวข้อการวิเคราะห์ความคลาดเคลื่อนในการทำงานในหัวข้อ 3.6

3.3 มอดูเลตสัญญาณแบบซิกมา - เดลต้า

เริ่มพิจารณาจากขั้นตอนการมอดูเลตแบบซิกมา-เดลต้าในรูปที่ 3.3 (พิจารณาเฉพาะส่วนมอดูเลตจากรูปที่ 2.27) แรงดันสัญญาณ $v_Q(t)$ จะเป็นดังสมการ (3.17)

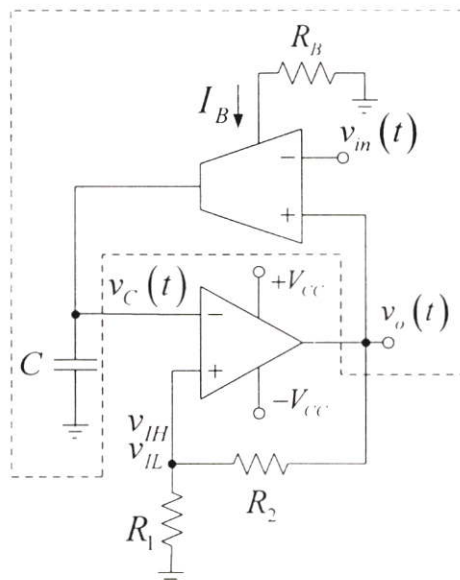


รูปที่ 3.3 ขั้นตอนการมอดูเลตแบบซิกมา-เดลต้า

$$v_Q(t) = \int (v_m(t) - v_o(t)) dt \quad (3.17)$$

- เมื่อ $v_Q(t)$ เป็นสัญญาณที่จุด Q
- $v_m(t)$ เป็นสัญญาณอนาลอกอินพุต
- $v_o(t)$ เป็นสัญญาณที่ผ่านการมอดูเลต

ต่อมาเมื่อเปลี่ยนขาลของ OTA ให้เป็นการป้อนสัญญาณอนาลอกอินพุต $v_m(t)$ และทำการเปรียบเทียบขั้นตอนการมอดูเลตในรูปที่ 3.3 กับวงจรในรูปที่ 3.4 พบว่าจะทำให้วงจรในส่วนที่ล้อมด้วยเส้นประทั้งสองรูปมีการทำงานเหมือนกัน ส่งผลให้แรงดันที่ติดคร่อมตัวเก็บประจุ $v_C(t)$ มีค่าเหมือนแรงดันที่จุด Q หรือ $v_Q(t)$ โดยพิสูจน์ได้ดังนี้



รูปที่ 3.4 วงจรมอดูเลตแบบซิกมา-เดลต้าอย่างง่าย

การเพิ่มการป้อนสัญญาณอนาล็อก $v_m(t)$ นี้จะมีผลต่อสมการ (3.5) โดยแทนค่า $v_+ = v_o(t)$ และ $v_- = v_m(t)$ จะได้เป็นสมการ (3.18)

$$i_{OTA} = \frac{I_B}{2V_T} (v_o(t) - v_m(t)) \quad (3.18)$$

แทนค่าสมการ (3.18) ในสมการ (3.7) จะได้

$$v_c(t) = \frac{I_B}{2CV_T} \int [v_o(t) - v_m(t)] dt + v_c(t_0) \quad (3.19)$$

จะเห็นได้ว่าค่า $v_c(t)$ ในสมการ (3.19) และค่า $v_Q(t)$ ในสมการ (3.17) มีการทำงานเหมือนกันคือ เป็นการทำให้ปริพันธ์ของผลต่างระหว่างสัญญาณอนาล็อกและสัญญาณดิจิทัลที่ผ่านการมอดูเลตแล้ว ดังนั้นจึงสรุปได้ว่า การทำงานในส่วนที่ล้อมเส้นประในรูป 3.3 ที่ให้เอาท์พุทเป็น $v_Q(t)$ มีการทำงานเหมือนส่วนที่ล้อมเส้นประในรูป 3.4 ที่ให้เอาท์พุทเป็น $v_c(t)$

จากนั้นตามขั้นตอนการมอดูเลตแบบซิกมา-เดลต้าในรูปที่ 3.3 $v_Q(t)$ จะเข้าสู่การควอนไทซ์แบบหนึ่งบิตซึ่งก็คือการเปรียบเทียบระดับสัญญาณกับระดับแรงดันอ้างอิง ถ้ามีค่ามากกว่าแรงดันอ้างอิงก็จะเป็นรหัสดิจิทัลลอจิกไฮท์ (High) หรือถ้าค่าน้อยกว่าแรงดันอ้างอิงก็จะเป็นดิจิทัลลอจิกโลว์ (Low) ตามสมการ

$$v_o(t) = \begin{cases} V_{High} & : v_Q(t) > V_{ref} \\ V_{Low} & : v_Q(t) < V_{ref} \end{cases} \quad (3.20)$$

เมื่อ V_{High} เป็นระดับแรงดันที่แทนรหัสดิจิทัลลอจิกไฮท์ (High)

V_{Low} เป็นระดับแรงดันที่แทนรหัสดิจิทัลลอจิกโลว์ (Low)

V_{ref} เป็นระดับแรงดันอ้างอิง

ซึ่งถ้าเปรียบเทียบกับวงจรในรูปที่ 3.4 ก็คือการนำ $v_c(t)$ ผ่านการเปรียบเทียบแรงดันโดยออปแอมป์แล้วได้สัญญาณเอาท์พุทเป็นรหัสดิจิทัลหนึ่งบิต โดยจะเป็นการเปรียบเทียบแรงดันแบบชmittทริกเกอร์ (Schmitt Trigger) คือมีแรงดันเปรียบเทียบสองระดับต่างกันที่จะตัดสินใจว่าเป็นดิจิทัลลอจิกไฮท์ หรือเป็นดิจิทัลลอจิกโลว์ โดยจากวงจรรูปที่ 3.4 ถ้า $v_c(t)$ มีระดับแรงดันสูงกว่าแรงดันเปรียบเทียบช่วงบวก v_{IH} จะเข้ารหัสเป็นดิจิทัลลอจิกไฮท์ และถ้า $v_c(t)$ มีระดับแรงดันต่ำกว่าแรงดันเปรียบเทียบช่วงลบ v_{IL} จะเข้ารหัสเป็นดิจิทัลลอจิกโลว์

โดยระดับในการตัดสินลจิกไฮท์ จะเป็นตามสมการ (3.21ก) และระดับตัดสินลจิกโลว์ จะเป็นตามสมการ (3.21ข)

$$v_{IH}(t) = \frac{R_1}{R_1 + R_2} (+V_{CC}) \quad (3.21ก)$$

$$v_{IL}(t) = \frac{R_1}{R_1 + R_2} (-V_{CC}) \quad (3.21ข)$$

เมื่อ $v_c(t)$ เข้ารหัสด้วยการเปรียบเทียบแรงดันแบบชมิทริกเกอร์แล้วก็จะได้สัญญาณดิจิทัลที่เป็นผลจากการมอดูเลตสัญญาณข่าวสารแบบซิกมา-เดลต้า

และเมื่อแทนค่า $v_+ = v_{IH}$ หรือ v_{IL} และ $v_- = v_c(t)$ ลงในสมการ (3.1) จะได้เป็นเอาท์พุทในการมอดูเลตตามสมการ (3.22) ซึ่งก็คือสมการแสดงการเปรียบเทียบแรงดันแบบชมิทริกเกอร์ โดยมีแรงดันอ้างอิงที่ใช้ตัดสินลจิกเป็น $\left[\frac{R_1}{R_1 + R_2} (\pm V_{CC}) \right]$

$$v_o(t) = A \left\{ \left[\frac{R_1}{R_1 + R_2} (\pm V_{CC}) \right] + \left[\frac{I_B}{2CV_T} \int (v_m(t) - v_o(t)) dt \right] \right\} \quad (3.22)$$

เมื่อ A เป็นเกนที่ขยายรูปเปิด (Open Loop Gain) ของออปแอมป์

$v_o(t)$ เป็นเอาท์พุทที่เป็นสัญญาณดิจิทัลที่ผ่านการมอดูเลตแล้ว

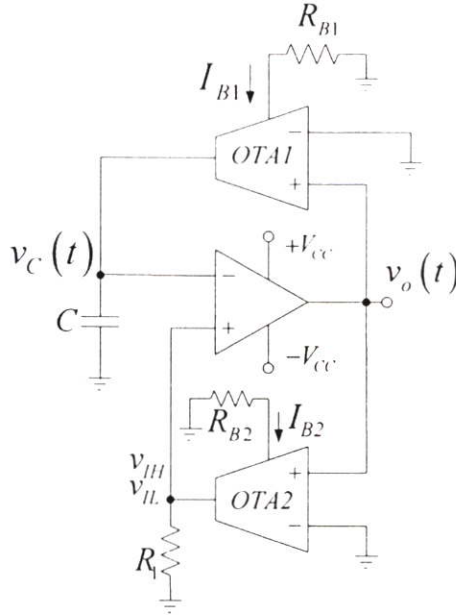
$+V_{CC}$ เป็นแรงดันไฟเลี้ยงออปแอมป์ด้านบวก, $-V_{CC}$ เป็นแรงดันไฟเลี้ยงออปแอมป์ด้านลบ

และในทางปฏิบัติเมื่อนำวงจรในรูปที่ 3.4 ไปใช้งานจริง จะต้องคำนึงถึงการทำงานของ OTA ด้วย ก็คือต้องให้ OTA ทำงานในโหมดเชิงเส้นจึงจะได้สมการกระแสเอาท์พุทตามสมการ (3.18) ดังนั้นการใช้งานต้องเข้าเงื่อนไขว่า $|v_o(t) - v_m(t)| < 2V_T$ วงจรจึงจะมอดูเลตสัญญาณแบบซิกมา-เดลต้าได้อย่างถูกต้อง

3.4 การพัฒนาปรับปรุงวงจรเพื่อลดผลของอุณหภูมิ

วงจรในรูปที่ 3.1 เป็นวงจรออสซิลเลเตอร์กำเนิดสัญญาณพัลส์ ที่ประกอบด้วยตัว OTA หนึ่งตัว ซึ่ง OTA เป็นอุปกรณ์ที่มีผลกระทบจากการเปลี่ยนแปลงของอุณหภูมิมาก โดยเฉพาะในขณะที่ทำงานในโหมดเชิงเส้น กระแสเอาท์พุทจาก OTA จะแปรผันกับอุณหภูมิตรงที่ตัวแปร V_T ในสมการที่ (3.4) และในขณะที่มอดูเลตแบบซิกมา-เดลต้า OTA จะทำงานในโหมดเชิงเส้น ดังนั้นถ้าอุณหภูมิเปลี่ยนแปลง จะทำให้กระแสเอาท์พุทจาก OTA เปลี่ยนไปด้วยเช่นกัน ซึ่งจะส่งผลกระทบต่อ

ความถี่ของสัญญาณพัลส์และการทำงานของวงจร จึงได้พัฒนาวงจรจากรูปที่ 3.1 เป็นรูปที่ 3.5 ซึ่งสามารถลดผลกระทบจากการเปลี่ยนแปลงของอุณหภูมิ แม้ในขณะที่ OTA ทำงานในโหมดเชิงเส้น



รูปที่ 3.5 วงจรกำเนิดสัญญาณพัลส์ที่ปรับลดผลของอุณหภูมิ

วิเคราะห์ห้วงจรในรูปที่ 3.5 โดยจะพิจารณาความถี่พัลส์ที่วงจรนี้สร้างขึ้นในขณะที่เหมาะสม ตัวเป็นออสซิลเลเตอร์ ซึ่งวงจรนี้จะมีส่วนประกอบคล้ายกับวงจรในรูปที่ 3.1 แต่จะเปลี่ยนแปลงเฉพาะในส่วนวงจรแบ่งแรงดัน จากตำแหน่งของ R_2 เป็น OTA2 แทน ดังนั้นจึงวิเคราะห์สมการในช่วงแรกเหมือนกับวงจรในรูปที่ 3.1 แต่ระดับสัญญาณแรงดันเปรียบเทียบ v_{HH} และ v_{LL} ที่ขาบวกของออปแอมป์ที่เป็นวงจรเปรียบเทียบแรงดัน จะเปลี่ยนเป็น $i_{OTA2}R_1$ แล้ววิเคราะห์ในแนวทางเดิม ดังนั้นจากสมการ (3.13) แทนค่า $v_{HH} = i_{OTA2}R_1$, $i_{OTA2} = i_{OTA1}$ จะได้

$$\Delta t = \frac{C}{i_{OTA1}} (i_{OTA2}R_1) \quad (3.23)$$

เมื่อคำนวณช่วงที่ OTA ทำงานในโหมดเชิงเส้น i_{OTA} จะเป็นตามสมการ (3.5) และแทนค่าลงในสมการ (3.23) ได้ดังนี้

$$\Delta t = \left(\frac{CR_1}{\frac{I_{B1}}{2V_T} (v_o(t) - 0)} \right) \left(\frac{I_{B2}}{2V_T} (v_o(t) - 0) \right) \quad (3.24)$$

$$\Delta t = CR_1 \left(\frac{I_{B2}}{I_{B1}} \right) \quad (3.25)$$

และเวลา 1 คาบของสัญญาณ $v_c(t)$ ซึ่งก็เท่ากับเวลา 1 คาบของสัญญาณพัลส์ จะมีค่าเป็น 4 เท่าของสมการ (3.25)

$$T = 4 \times \Delta t = 4CR_1 \left(\frac{I_{B2}}{I_{B1}} \right) \quad (3.26)$$

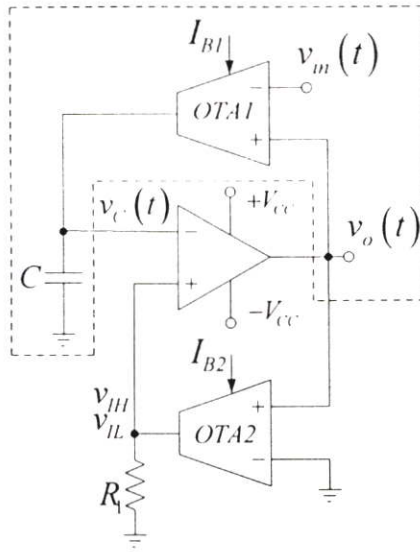
$$f = \frac{1}{T} = \frac{1}{4CR_1} \left(\frac{I_{B1}}{I_{B2}} \right) \quad (3.27)$$

เมื่อ f เป็นความถี่ของพัลส์ที่วงจรกำเนิดพัลส์สร้างขึ้น (Hz)

ดังนั้นความถี่ของสัญญาณพัลส์จากวงจรในรูปที่ 3.5 จะคำนวณได้โดยใช้สมการ (3.27) และจะเห็นได้ว่าความถี่ในการกำเนิดพัลส์ที่จะเป็นความถี่คลื่นพาห์ในการมอดูเลต ไม่มีตัวแปรที่เปลี่ยนแปลงกับอุณหภูมิแล้วเนื่องจากพจน์ V_T ที่เปลี่ยนแปลงกับอุณหภูมิจะหักล้างกันในสมการ (3.24) ดังนั้นแม้จะคิดรวมช่วงที่ OTA ทำงานในโหมดเชิงเส้นและ โหมดอิ่มตัว ความถี่ก็จะมีสมการกำหนดความถี่เดียวกัน ความถี่พัลส์ที่เป็นคลื่นพาห์ขณะ OTA ทำงาน โหมดเชิงเส้นจึงยังคงที่ และยังคงสามารถปรับค่าความถี่ได้ด้วยวิธีการทางอิเล็กทรอนิกส์ (ปรับด้วยกระแสหรือแรงดัน)

หมายเหตุ : ในการใช้งานจริงออพแอมป์จะมีช่วงเวลาในการเปลี่ยนระดับสัญญาณพัลส์เอาต์พุตเล็กน้อย ขึ้นอยู่กับเบอร์ออพแอมป์ที่เลือกใช้ ซึ่งจะทำให้ความถี่พัลส์ที่ได้จากวงจรกำเนิดความถี่มีค่าต่ำลง โดยจะกล่าวในหัวข้อการวิเคราะห์ความคลาดเคลื่อนจากการทำงานในหัวข้อ 3.6

เมื่อจะให้วงจรทำหน้าที่มอดูเลตสัญญาณ ก็ป้อนสัญญาณอินพุต $v_m(t)$ ที่ตำแหน่งขาลบของ OTA1 ตามรูปที่ 3.6 วงจรก็จะมอดูเลตสัญญาณ $v_m(t)$ แบบซิกมา-เดลต้า ซึ่งพิสูจน์ได้ในแนวทางเดิมดังนี้



รูปที่ 3.6 วงจรมอดูลแบบชิกมา-เซลล์ที่ปรับผลของอุณหภูมิ

เนื่องจากโครงสร้างของวงจรยังเป็นเหมือน โครงสร้างที่ใช้มอดูลแบบชิกมา-เซลล์ในรูปที่ 3.4 เปลี่ยนเฉพาะการสร้างแรงดันอ้างอิงในการเปรียบเทียบแรงดันแบบชมิตริกเกอร์ (v_{IH} และ v_{IL}) ดังนั้นภายในกรอบเส้นประจะยังคงมีการทำงานได้ $v_c(t)$ ตามสมการที่ (3.20) ซึ่งยังคงเหมือนกับการทำงานภายในกรอบเส้นประในรูป 3.3 ที่ได้ $v_c(t)$ เช่นเดิม

ในขณะที่แรงดันอ้างอิง $v_o(t)$ เป็นแรงดันไฟเลี้ยงด้านบวก ($+V_{cc}$) จะได้กระแสออกจาก OTA2 เป็น I_{B2} และจะเรียกเป็นระดับอ้างอิง v_{IH} หรือถ้า $v_o(t)$ เป็นแรงดันไฟเลี้ยงด้านลบ ($-V_{cc}$) จะได้กระแสจาก OTA2 เป็น $-I_{B2}$ (ทิศไหลเข้า OTA) และจะเรียกเป็นระดับแรงดันอ้างอิง v_{IL}

$$v_{IH}(t) = +I_{B2}R_1 \quad (3.28ก)$$

$$v_{IL}(t) = -I_{B2}R_1 \quad (3.28ข)$$

เมื่อ $v_c(t)$ เข้ารหัสด้วยการเปรียบเทียบแรงดันแบบชมิตริกเกอร์ด้วยออปแอมป์แล้ว ก็จะได้สัญญาณดิจิทัลที่เป็นผลจากการมอดูลสัญญาณข่าวสารแบบชิกมา-เซลล์

และเมื่อแทนค่าแรงดันที่ออปแอมป์โดยให้ $v_+ = v_{IH}$ หรือ v_{IL} และ $v_- = v_c(t)$ ลงในสมการ (3.1) จะได้เป็นเอาท์พุทในการมอดูลตามสมการ (3.29) ซึ่งก็คือสมการแสดงการเปรียบเทียบแรงดันแบบชมิตริกเกอร์โดยมีแรงดันอ้างอิงที่ใช้ตัดสินใจเป็น $(\pm I_{B2})R_1$

$$v_o(t) = A \left\{ (\pm I_{B2})R_1 + \left[\frac{I_{B1}}{2CV_T} \int (v_m(t) - v_o(t)) dt \right] \right\} \quad (3.29)$$

เมื่อ A เป็นเกนขยายรูปเปิด (Open Loop Gain) ของออปแอมป์

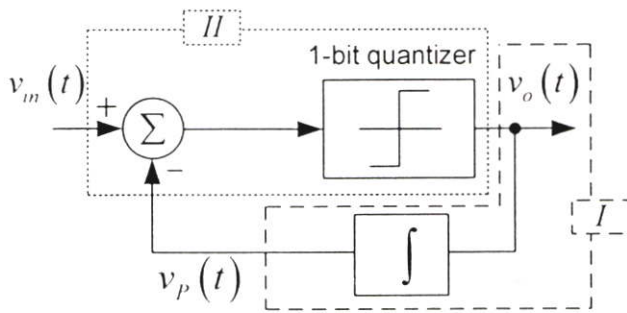
$v_o(t)$ เป็นเอาต์พุตที่เป็นสัญญาณดิจิทัลที่ผ่านการมอดูเลตแล้ว

$+V_{CC}$ เป็นแรงดันไฟเลี้ยงออปแอมป์ด้านบวก, $-V_{CC}$ เป็นแรงดันไฟเลี้ยงออปแอมป์ด้านลบ

และในทางปฏิบัติ เมื่อนำวงจรในรูปที่ 3.6 ไปใช้งานจริง จะต้องคำนึงถึงการทำงานของ OTA ด้วย ก็คือต้องให้ OTA ทำงานในโหมดเชิงเส้น จึงจะได้สมการกระแสเอาต์พุตตามสมการ (3.18) ดังนั้นการใช้งานต้องเข้าเงื่อนไขว่า $|v_o(t) - v_m(t)| < 2V_T$

3.5 มอดูเลตสัญญาณแบบเดลต้า

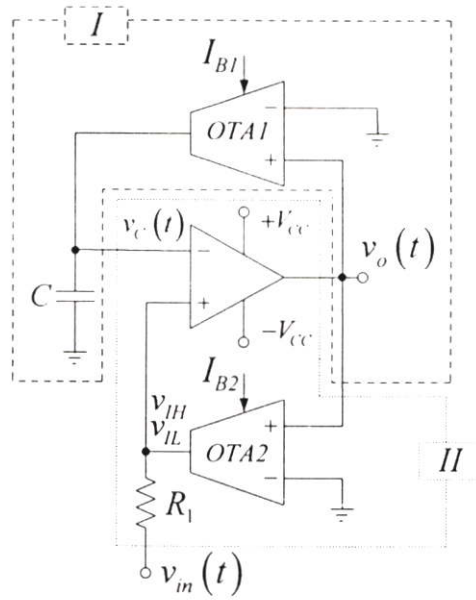
และยังพบอีกว่าวงจรที่ปรับลดผลของอุณหภูมิแล้วในรูปที่ 3.5 สามารถมอดูเลตสัญญาณแบบเดลต้าได้อีกด้วย โดยจะเริ่มพิจารณาจากขั้นตอนการมอดูเลตแบบเดลต้าในรูปที่ 3.7 จะได้ $v_p(t)$ ดังสมการ (3.30)



รูปที่ 3.7 ระบบการมอดูเลตแบบเดลต้า

$$v_p(t) = \int v_o(t) dt \quad (3.30)$$

ต่อมาเมื่อกำหนดให้เปลี่ยนตำแหน่งการป้อนสัญญาณอนาล็อกอินพุต $v_m(t)$ จากรูปที่ 3.6 เป็นรูปที่ 3.8 แล้วเปรียบเทียบกับขั้นตอนการมอดูเลตในรูปที่ 3.7 พบว่าวงจรในส่วนที่ล้อมด้วยเส้นประในกรอบที่ I ทั้งสองรูปมีการทำงานเหมือนกัน ส่งผลให้แรงดันที่ตกคร่อมตัวเก็บประจุ $v_c(t)$ มีค่าเหมือนแรงดันที่ $v_p(t)$ โดยพิสูจน์ได้ดังนี้

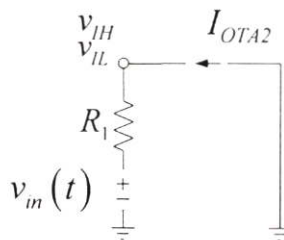


รูปที่ 3.8 วงจรมอดูเลตแบบเคลตต้า

จากรูปที่ 3.8 ทำให้สมการของกระแสเอาต์พุตจาก OTA ในสมการ (3.5) เปลี่ยนไป โดยถ้า OTA1 ทำงานในโหมดเชิงเส้น $|v_+ - v_-| < 2V_T$ กระแสเอาต์พุตจาก OTA1 จะมีค่าตามสมการ (3.5) และเมื่อแทนค่ากระแสเอาต์พุตจาก OTA1 ลงในสมการ (3.7) จะได้เป็น

$$v_c(t) = \frac{I_{B1}}{2CV_T} \int v_o(t) dt \quad (3.31)$$

จากสมการ (3.31) จะได้ว่า $v_c(t)$ มีค่าเหมือนแรงดันที่ $v_p(t)$ ในสมการ (3.30) และจากรูป 3.8 แรงดันที่ตำแหน่ง v_{IH} และ v_{IL} จะคำนวณได้โดยพิจารณาจากวงจรเสมือนในรูปที่ 3.9 โดยใช้ทฤษฎีการทับซ้อน (Superposition) วิเคราะห์วงจรจะได้สมการ (3.35ก) และ (3.35ข)



รูปที่ 3.9 วงจรเสมือนเพื่อคำนวณแรงดันที่จุด v_{IH} และ v_{IL}

โดยเมื่อ $v_o(t)$ เป็นแรงดันไฟเลี้ยงด้านบวก ($+V_{CC}$) จะได้กระแสออกจาก OTA2 = I_{B2} และจะเรียกเป็นระดับแรงดันอ้างอิง v_{IH} หรือถ้า $v_o(t)$ เป็นแรงดันไฟเลี้ยงด้านลบ ($-V_{CC}$) จะได้กระแสจาก OTA2 = $-I_{B2}$ (ไหลเข้า OTA) และจะเรียกเป็นระดับแรงดันอ้างอิง v_{IL} ดังสมการ (3.32ก) และ (3.32ข)

$$v_{IH}(t) = I_{B2}R_1 + v_m(t) \quad (3.32ก)$$

$$v_{IL}(t) = -I_{B2}R_1 + v_m(t) \quad (3.32ข)$$

และเมื่อแทนค่า $v_+ = v_{IH}$ หรือ v_{IL} และ $v_- = v_c(t)$ ลงในสมการ (3.1) จะได้เป็นเอาต์พุต ในการมอดูเลตตามสมการ (3.33)

$$v_o(t) = A \left\{ (\pm I_{B2})R_1 + \left[v_m(t) - \frac{I_{B1}}{2CV_T} \int v_o(t) dt \right] \right\} \quad (3.33)$$

เมื่อ A เป็นเกณฑ์ขยายลูปเปิด (Open Loop Gain) ของออปแอมป์

$v_o(t)$ เป็นเอาต์พุตที่เป็นสัญญาณดิจิทัลที่ผ่านการมอดูเลตแล้ว

$+V_{CC}$ เป็นแรงดันไฟเลี้ยงออปแอมป์ด้านบวก, $-V_{CC}$ เป็นแรงดันไฟเลี้ยงออปแอมป์ด้านลบ

สมการ (3.33) ก็คือสมการแสดงการเปรียบเทียบแรงดันแบบซิมิตริกเกอร์ โดยมีแรงดันอ้างอิงที่ใช้ตัดสินใจเป็น $(\pm I_{B2})R_1$ เพื่อจะใช้ตัดสินสัญญาณผลต่างระหว่างสัญญาณอนาลอก อินพุตกับผลการปริพันธ์สัญญาณดิจิทัลเอาต์พุตว่าจะเป็นลอจิกดิจิทัลใด โดยในรูปวงจรถ้า 3.8 ส่วนล้อย่อมเส้นประรอบที่ II จะทำหน้าที่ส่วนการหาผลต่างของสัญญาณอนาลอก $v_m(t)$ กับผลการปริพันธ์สัญญาณดิจิทัลเอาต์พุต รวมถึงทำการเปรียบเทียบระดับสัญญาณแบบซิมิตริกเกอร์ ซึ่งก็เปรียบได้กับการทำงานในส่วนล้อย่อมเส้นประรอบที่ II ในรูปขั้นตอนการมอดูเลตแบบเคลด้า ในรูปที่ 3.7 จึงได้สัญญาณเอาต์พุตเป็นการมอดูเลตสัญญาณอนาลอกอินพุตแบบเคลด้า

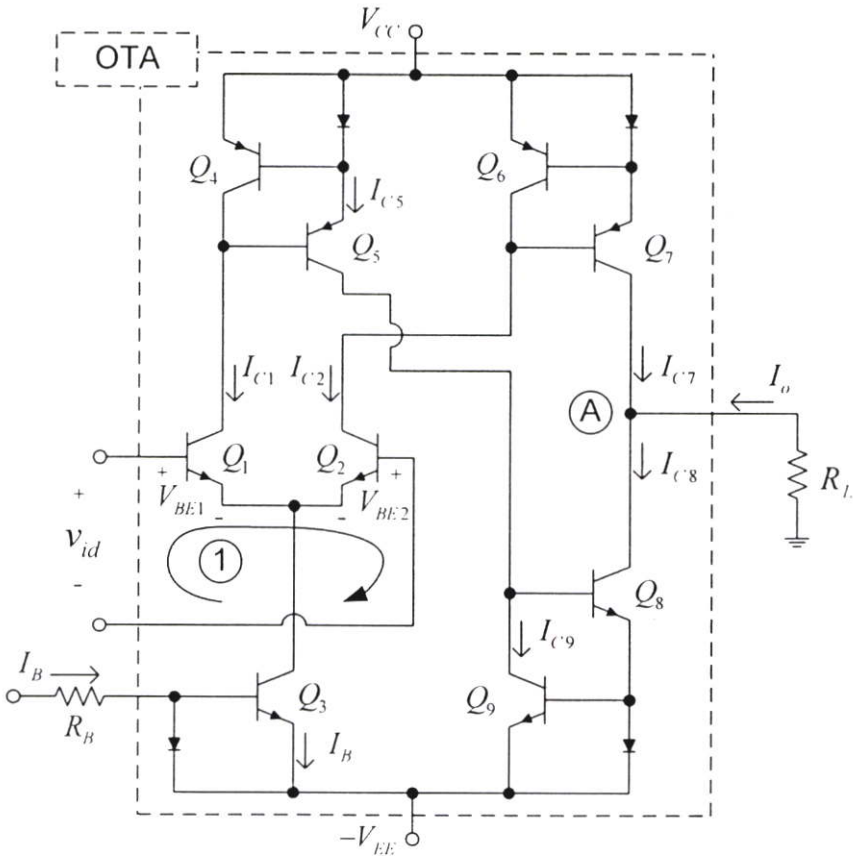
3.6 วิเคราะห์ความคลาดเคลื่อนในการทำงาน (Error Analysis)

ถ้าวงจรซิมิตริกเกอร์และเคลด้ามอดูเลตขึ้นอย่างง่ายที่ได้นำเสนอมีการนำไปใช้จริง อาจมีความคลาดเคลื่อนเกิดขึ้นเมื่อเทียบกับการคำนวณที่ได้วิเคราะห์ไว้ในช่วงต้นของบท เช่น ในวงจรถ้ากำเนิดสัญญาณพัลส์อาจมีความถี่พัลส์ต่างจากสมการที่ได้วิเคราะห์ไว้ในช่วงต้นเล็กน้อย ทั้งนี้มี

สาเหตุมาจากการทำงานที่ไม่เป็นอุดมคติของอุปกรณ์ที่ใช้งาน หรืออาจเกิดจากสมการที่วิเคราะห์ไว้ มีการประมาณในระหว่างขั้นตอนการวิเคราะห์ ส่วนที่ละทิ้งไปจึงทำให้เกิดความคลาดเคลื่อนขึ้นได้ โดยอุปกรณ์ที่ส่งผลอย่างมากต่อความคลาดเคลื่อนของวงจร ได้แก่ OTA และออปแอมป์ ซึ่งจะได้พิจารณาผลกระทบต่างๆ ดังต่อไปนี้

3.6.1 ความคลาดเคลื่อนจากการทำงานของ OTA

จากการคำนวณในช่วงต้นกำหนดให้ OTA มีความสัมพันธ์ระหว่างกระแสเอาต์พุตกับความต่างแรงดันที่ขาบวกและขาลบของ OTA เป็นดังสมการ (3.5) ซึ่งสมการดังกล่าวได้มาจากการประมาณค่าในระหว่างคำนวณ ซึ่งถ้าประมาณค่าในจุดดังกล่าวให้ละเอียดมากขึ้น ความสัมพันธ์ของกระแสเอาต์พุตจาก OTA และความต่างแรงดันที่ขาบวกและขาลบของ OTA จะเป็นดังการคำนวณต่อไปนี้ โดยพิจารณาจากวงจรภายใน OTA ในรูปที่ 3.10



รูปที่ 3.10 วงจรภายใน OTA

จากความสัมพันธ์

$$I_C = I_S e^{v_{BE}/V_T} \quad (3.34)$$

จากวงจรจะได้

$$I_{C1} = I_{S1} e^{v_{BE1}/V_T} \quad (3.35)$$

$$I_{C2} = I_{S2} e^{v_{BE2}/V_T} \quad (3.36)$$

นำสมการ (3.36) หารสมการ (3.35) ได้

$$\frac{I_{C1}}{I_{C2}} = \frac{I_{S1}}{I_{S2}} e^{(V_{BE1}-V_{BE2})/V_T} \quad (3.37)$$

ถ้า $I_{S1} = I_{S2}$;

$$\frac{I_{C1}}{I_{C2}} = e^{(V_{BE1}-V_{BE2})/V_T} \quad (3.38)$$

วน Loop 1 จะได้

$$v_{id} = V_{BE1} - V_{BE2} \quad (3.39)$$

ดังนั้น จาก (3.38) จะได้

$$\frac{I_{C1}}{I_{C2}} = e^{v_{id}/V_T} \quad (3.40)$$

และจะได้ว่า

$$I_{C1} = I_{C2} e^{v_{id}/V_T} \quad (3.41)$$

และ

$$I_{C2} = I_{C1} e^{-v_{id}/V_T} \quad (3.42)$$

จากวงจร

$$I_B = I_{C1} + I_{C2} \quad (3.43)$$

แทนค่าสมการ (3.41) ใน (3.43)

$$I_B = I_{C2} e^{v_{id}/V_T} + I_{C2} \quad (3.44)$$

จะได้

$$I_{C2} = \frac{I_B}{e^{v_{id}/V_T} + 1} \quad (3.45)$$

แทนค่าสมการ (3.42) ใน (3.43)

$$I_B = I_{C1} + I_{C1} e^{-v_{id}/V_T} \quad (3.46)$$

จะได้

$$I_{C1} = \frac{I_B}{1 + e^{-v_{id}/V_T}} \quad (3.47)$$

พิจารณาที่ Node A ;

$$I_o = I_{C8} - I_{C7} \quad (3.48)$$

จากคุณสมบัติของวงจร Current mirror จะได้ $I_{C8} = I_{C9} = I_{C5} = I_{C1}$ และ $I_{C7} = I_{C2}$ ดังนั้นจากสมการ (3.48) จะได้

$$I_o = I_{C1} - I_{C2} \quad (3.49)$$

แทนค่าสมการ (3.45) และ (3.47) ในสมการ (3.49) และสมมติ $\left(\frac{v_{id}}{V_T}\right) = x$

$$I_o = \left(\frac{I_B}{1+e^{-x}} - \frac{I_B}{1+e^x} \right) \quad (3.50)$$

$$I_o = I_B \left(\frac{1}{1+e^{-x}} \left(\frac{e^{x/2}}{e^{x/2}} \right) - \frac{1}{1+e^x} \left(\frac{e^{-x/2}}{e^{-x/2}} \right) \right) \quad (3.51)$$

$$I_o = I_B \left(\frac{e^{x/2} - e^{-x/2}}{e^{x/2} + e^{-x/2}} \right) \quad (3.52)$$

จากอนุกรมเทเลอร์

$$e^x = 1 + \frac{x}{1!} + \frac{x^2}{2!} + \frac{x^3}{3!} + \dots \quad (3.53)$$

จากอนุกรมเทเลอร์ในสมการ (3.53) ถ้า $x \ll 1$ จะทำให้ค่าในพจน์ที่มีกำลัง (order) สูงๆ มีค่าน้อยมากจนประมาณให้เป็น 0 ได้ และในขั้นตอนนี้ ได้ประมาณค่า e^x ไว้เพียงสองพจน์ (First-order approximation) คือให้ $e^x = 1 + x$ ก็จะได้สมการกระแสเอาต์พุตของ OTA ดังสมการ (3.5) แต่ถ้าคำนวณละเอียดมากขึ้นโดยให้ $e^x = 1 + x + \frac{x^2}{2}$ (Second-order approximation) แล้วคำนวณต่อ จะได้ผลดังต่อไปนี้

$$e^{x/2} = 1 + \frac{x}{2} + \frac{x^2}{8} = \frac{8 + 4x + x^2}{8} \quad (3.54)$$

$$e^{-x/2} = 1 - \frac{x}{2} + \frac{x^2}{8} = \frac{8 - 4x + x^2}{8} \quad (3.55)$$

แทนค่าสมการ (3.54) และ (3.55) ลงในสมการ (3.52) จะได้

$$I_o = I_B \left(\frac{4x}{8+x^2} \right) \quad (3.56)$$

$$I_o = I_B \left(\frac{x}{2} - \frac{x^3}{16+2x^2} \right) \quad (3.57)$$

แทนค่า $x = \left(\frac{v_{id}}{V_T} \right)$ กลับคืนได้

$$I_o = \frac{I_B v_{id}}{2V_T} - \frac{I_B v_{id}^3}{16V_T^3 + 2v_{id}^2 V_T} \quad (3.58)$$

จากสมการ (3.58) ถ้า $v_{id} > 2V_T$ จะทำให้กระแสเอาต์พุตของ OTA มีค่ามากกว่า I_B ซึ่ง OTA ไม่สามารถจ่ายกระแสให้ได้ จะเรียกการทำงานช่วงนี้ว่าช่วงอิ่มตัว (Saturation) และกระแสเอาต์พุตจะไม่เป็นตามสมการ (3.58) แต่จะมีค่าเท่ากับกระแสไบอัส (I_B) และมีทิศทางตามเครื่องหมายของ v_{id} แต่ถ้า $v_{id} < 2V_T$ กระแสเอาต์พุตก็จะเป็นไปตามสมการ (3.58) และเรียกการทำงานช่วงนี้ว่าช่วงเชิงเส้น

ในสมการ (3.58) พจน์แรกจะเป็นพจน์ที่เป็นสมการกระแสเอาต์พุตเดิมในสมการ (3.5) และพจน์ที่สองเป็นพจน์ที่เกิดจากการคำนวณโดยประมาณให้ละเอียดขึ้น ซึ่งถ้า $\frac{v_{id}}{V_T} \ll 1$ พจน์หลังจะมีค่าน้อยมากและตัดทิ้งไปได้ กระแสเอาต์พุตก็จะเป็นดังเดิมคือสมการ (3.5) แต่ถ้า $\frac{v_{id}}{V_T}$ ไม่ได้มีค่าน้อยกว่า 1 มากๆ แล้ว พจน์ที่สองนี้จะส่งผลให้กระแสเอาต์พุตลดลงไป เช่น ถ้า $v_{id} = V_T$ กระแสเอาต์พุตของ OTA จะลดลงจากสมการเดิมเท่ากับ $I_B/18$

3.6.2 ความคลาดเคลื่อนจากการทำงานของออปแอมป์

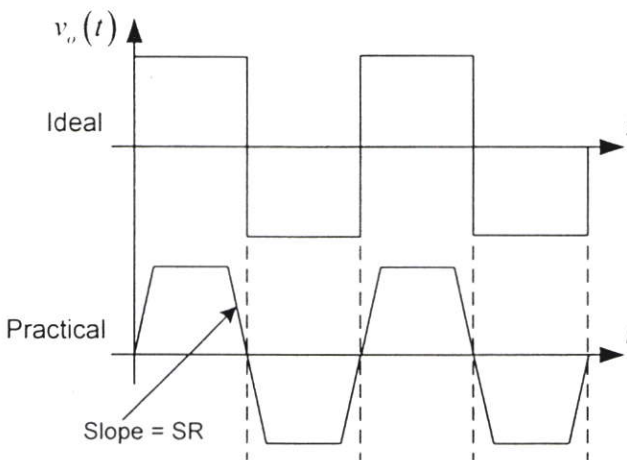
การวิเคราะห์สมการในช่วงต้นสมมุติให้ออปแอมป์เป็นอุปกรณ์ที่เป็นอุดมคติ แต่เนื่องจากการทำงานของออปแอมป์เวลาใช้งานจริงจะมีตัวแปรที่ไม่เป็นอุดมคติ ส่งผลให้วงจรทำงานต่างจากสมการที่ได้วิเคราะห์ไว้ โดยตัวแปรที่ไม่เป็นอุดมคติดังนี้

แรงดันเอาต์พุตมากที่สุด (Maximum output voltage) แรงดันเอาต์พุตมากที่สุดของออปแอมป์ที่วิเคราะห์ไว้ จะเป็นแรงดันเอาต์พุตมากที่สุดในอุดมคติ คือจ่ายแรงดันเอาต์พุตได้เท่ากับแรงดันไฟเลี้ยงด้านบวก (V_{CC}) และเท่ากับแรงดันไฟเลี้ยงด้านลบ ($-V_{CC}$) แต่ในทางปฏิบัติออปแอมป์จะจ่ายแรงดันมากที่สุดได้น้อยกว่าระดับแรงดันไฟเลี้ยงเล็กน้อย เนื่องจากออปแอมป์

มีวงจรภายในเป็นทรานซิสเตอร์ที่ภาคเอาต์พุต จึงมีการแบ่งแรงดันคร่อมที่ทรานซิสเตอร์แรงดันเอาต์พุตจึงไม่สูงถึง $+V_{CC}$ และไม่ต่ำถึง $-V_{CC}$ แต่จะมีค่าใกล้เคียง เช่น ออปแอมป์เบอร์ LF351 เมื่อจ่ายแรงดันไฟเลี้ยง ± 15 โวลต์ จะให้เอาต์พุตมากที่สุดได้ ± 13.5 โวลต์ ดังนั้นการคำนวณสมการที่ได้วิเคราะห์ไว้ข้างต้นของบทต้องเปลี่ยนการแทนค่า จาก V_{CC} เป็นระดับแรงดันมากที่สุดที่ออปแอมป์เบอร์ที่เลือกใช้สามารถจ่ายได้

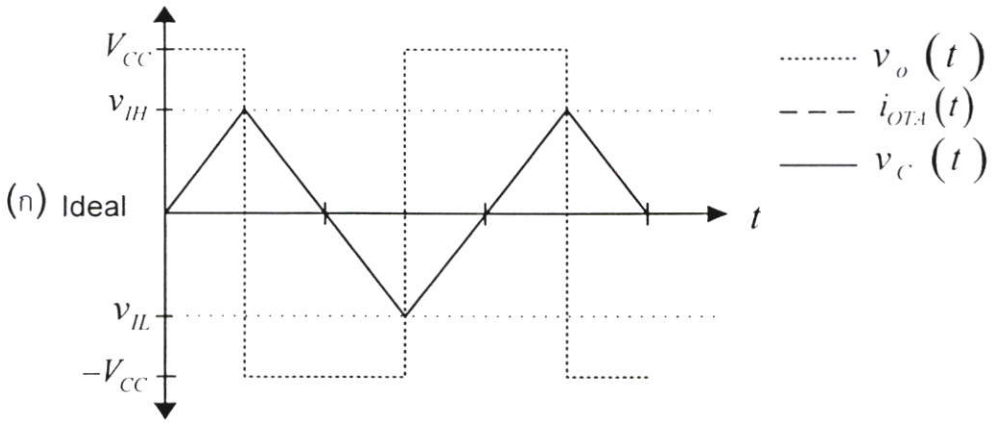
อัตราสลัว (Slew rate) เป็นอัตราในการเปลี่ยนแปลงแรงดันเอาต์พุตสูงสุดต่อเวลาตามนิยามในสมการที่ (3.59) [18] เพราะในทางปฏิบัติถ้าแรงดันเอาต์พุตมีการเปลี่ยนแปลงระดับที่แตกต่างกันอย่างมากในทันทีทันใด ออปแอมป์จะไม่สามารถเปลี่ยนระดับเอาต์พุตให้ได้ทัน แต่จะมีความชันในการเปลี่ยนแรงดันเท่ากับอัตราสลัว ดังรูปที่ 3.11 โดยอัตราสลัวจะมีค่าระบุไว้ในคู่มืออุปกรณ์ (Datasheet) ของออปแอมป์แต่ละเบอร์ว่า ภายในเวลา 1 ไมโครวินาที (μS) ออปแอมป์สามารถเปลี่ยนระดับแรงดันเอาต์พุตได้กี่โวลต์ ซึ่งอัตราสลัวนี้จะมีผลอย่างชัดเจนถ้าสัญญาณเอาต์พุตมีความถี่สูงและมีระดับแรงดันเอาต์พุตที่ต่างกันมาก

$$SR = \left. \frac{dv_o(t)}{dt} \right|_{\max} \quad (3.59)$$

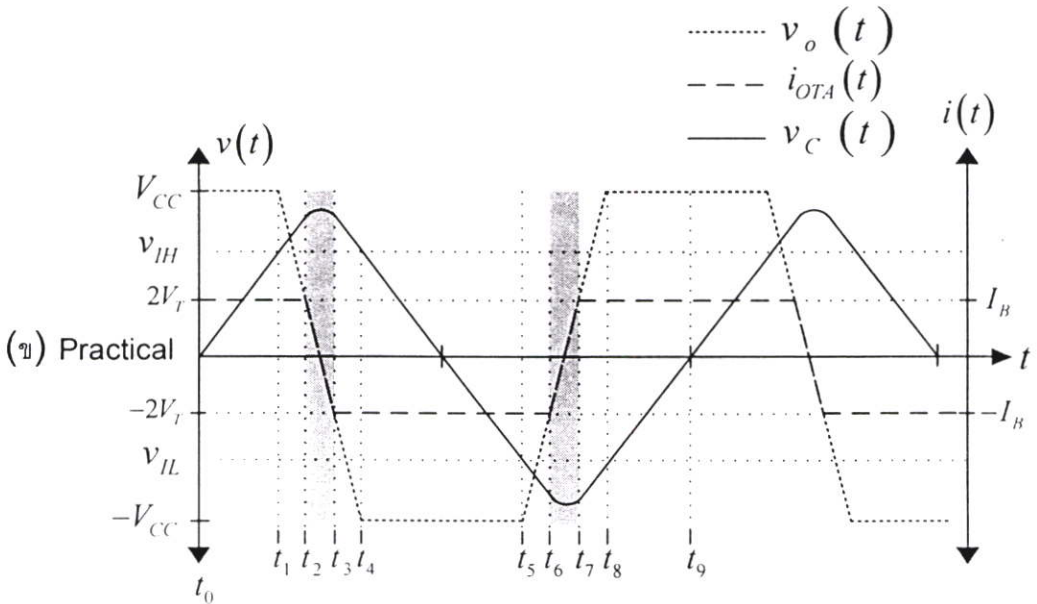


รูปที่ 3.11 ผลจากอัตราสลัว (Slew rate)

และการใช้ออปแอมป์ในวงจรซิกมา-เดลต้า และเดลต้ามอดูเลชันอย่างง่ายที่ได้นำเสนอในช่วงต้นของบทจะใช้ออปแอมป์เป็นตัวเปรียบเทียบแรงดันแบบซิมิทริกเกอร์ ซึ่งจะให้แรงดันเอาต์พุตเป็นสัญญาณพัลส์ที่มีแรงดันเป็นไฟเลี้ยงออปแอมป์ด้านบวก สลับกับแรงดันไฟเลี้ยงด้านลบ และทำงานที่ความถี่สูง ดังนั้นอัตราสลัวจึงส่งผลกระทบต่อความถี่พัลส์เอาต์พุตของวงจรกำเนิดความถี่ โดยจะวิเคราะห์การกำเนิดสัญญาณพัลส์เมื่อมีผลจากอัตราสลัวของออปแอมป์ได้ดังนี้



รูปที่ 3.12(ก) รูปสัญญาณพัลส์โดยละเอียดเมื่อออกแบบเป็นตามอุดมคติ



รูปที่ 3.12(ข) รูปสัญญาณพัลส์โดยละเอียดเมื่อมีผลจากอัตราส่วนของออกแบบ

ในรูปที่ 3.12 เป็นการดำเนินงานของวงจรกำเนิดสัญญาณพัลส์ในรูปที่ 3.1 และรูปที่ 3.5 โดยรูปที่ 3.12(ก) เป็นขั้นตอนกำเนิดสัญญาณพัลส์ของออกแบบที่เป็นอุดมคติ คือจะมีอัตราส่วนเป็นอนันต์ และจ่ายสัญญาณเอาต์พุตระหว่างแรงดันสูงสุดและแรงดันต่ำสุดได้ทันทีทันใด ดังนั้นแรงดันเอาต์พุต $v_o(t)$ ที่ขาบวกของ OTA กับแรงดันกราวด์ที่ขาลบของ OTA ของวงจรในรูปที่ 3.1 และวงจรรูปที่ 3.5 จึงมีความแตกต่างกันมากกว่า $2V_T$ เสมอ ทำให้ OTA ทำงานเฉพาะช่วงอิมิตัวทุกช่วงเวลาและจ่ายกระแสเอาต์พุตเป็นกระแสไบอัส I_B ซึ่งเป็นค่าคงที่ ดังนั้นแรงดันตกคร่อมตัวเก็บประจุ $v_C(t)$ ที่เกิดจากการทำปฏิกิริยาระหว่าง OTA จึงเป็นการทำปฏิกิริยาค่าคงที่ ได้เป็นสมการเส้นตรงที่มีความชันคงที่ทั้งช่วงอัดประจุและคายประจุ เกิดเป็นสัญญาณรูป

สามเหลี่ยมดังรูปที่ 3.12(ก) และคำนวณความถี่พัลส์ที่วงจรกำเนิดเป็นดังสมการ (3.16) ดังที่ได้วิเคราะห์ไว้ในช่วงต้นของบท

รูปที่ 3.12(ข) เป็นขั้นตอนกำเนิดสัญญาณพัลส์ในทางปฏิบัติ เมื่อออปแอมป์มีอัตราสแคว์จำกัด ขอบขาของพัลส์ที่เป็นเอาต์พุตของออปแอมป์จะไม่ได้เปลี่ยนแปลงในทันทีทันใด แต่จะมีช่วงเวลาที่ใช้เปลี่ยนระดับ หรือมีความชันเท่ากับอัตราสแคว์เกิดขึ้นที่ขอบขาของพัลส์ และเมื่อวิเคราะห์โดยละเอียดจะแบ่งช่วงการทำงานของวงจรรอกเป็นช่วงเวลาดังต่อไปนี้ (ใช้รูปที่ 3.12(ข) ประกอบคำอธิบาย)

ช่วงเวลา $t_0 - t_1$ เป็นช่วงเวลาที่ออปแอมป์จ่ายแรงดันเอาต์พุต $v_o(t)$ เป็นระดับไฟเลี้ยงด้านบวก (V_{CC}) ซึ่งแรงดันเอาต์พุตจากออปแอมป์นี้จะต่อเข้ากับขาบวกของ OTA ตามรูปที่ 3.1 และรูปที่ 3.5 เมื่อ OTA เปรียบเทียบแรงดันแล้ว พบว่าในช่วงเวลานี้แรงดันที่ขาบวก (แรงดัน V_{CC}) มีค่ามากกว่าแรงดันที่ขาลบ (กราวด์) มากกว่า $2V_T$ จึงทำให้ OTA ทำงานโหมดอิมิตัวจ่ายกระแสเอาต์พุต $i_{OTA}(t)$ เป็นค่าคงที่เท่ากับ I_B ทิศทางไหลออกจาก OTA อัดประจุเข้าตัวเก็บประจุ ทำให้แรงดันตกคร่อมตัวเก็บประจุ $v_C(t)$ เมื่อคำนวณตามสมการ (3.7) เป็นดังนี้

$$v_C(t) = \frac{I_B}{C} t \quad (3.60)$$

ลักษณะของแรงดันตกคร่อมตัวเก็บประจุตามสมการ (3.60) แสดงว่า $v_C(t)$ มีค่าเพิ่มขึ้นจากกราวด์อย่างเป็นเชิงเส้น มีความชันเป็นบวกขนาดเท่ากับ $\frac{I_B}{C}$ ดังรูปที่ 3.12(ข)

ช่วงเวลา $t_1 - t_2$ แรงดันตกคร่อมตัวเก็บประจุ $v_C(t)$ ที่เพิ่มขึ้นจากช่วงเวลาที่แล้วจะเพิ่มขึ้นจนมีค่ามากกว่าระดับแรงดัน v_{IH} ทำให้แรงดันที่ขาลบของออปแอมป์ ($v_C(t)$) มีค่ามากกว่าแรงดันที่ขาบวกของออปแอมป์ (v_{IH}) ออปแอมป์จึงสลับจ่ายแรงดันเอาต์พุต $v_o(t)$ จาก V_{CC} เป็น $-V_{CC}$ ซึ่งในทางปฏิบัติการเปลี่ยนแปลงนี้ไม่ได้เป็นไปในทันที แต่ $v_o(t)$ จะเริ่มปรับลดลงโดยมีความชันเป็นลบขนาดเท่ากับอัตราสแคว์ แต่แรงดันเอาต์พุตจากออปแอมป์ที่ปรับลดลงในช่วงเวลา $t_1 - t_2$ นี้ก็จะยังคงมีค่ามากกว่า $2V_T$ จึงทำให้ OTA ยังคงทำงานโหมดอิมิตัวต่อไปอีกระยะหนึ่ง และจ่ายกระแสเอาต์พุต $i_{OTA}(t)$ เป็นค่าคงที่เท่ากับ I_B เท่าเดิม ดังรูปที่ 3.12(ข) ซึ่งกระแส I_B นี้จะอัดประจุให้ตัวเก็บประจุ แรงดัน $v_C(t)$ จึงยังคงเพิ่มขึ้นจาก v_{IH} ตามสมการ (3.60)

ช่วงเวลา $t_2 - t_3$ แรงดันเอาต์พุตจากออปแอมป์ที่ลดลงในช่วงเวลา $t_1 - t_2$ จะลดลงเรื่อยๆ จนถึงระดับที่แตกต่างจากกราวด์น้อยกว่า $2V_T$ จึงทำให้ OTA ทำงานในโหมดเชิงเส้น จ่ายกระแสเอาต์พุตเป็นดังนี้

$$i_{OTA}(t) = \frac{I_B}{2V_T}(v_o(t) - 0) = \frac{I_B}{2V_T}v_o(t) \quad (3.61)$$

จากสมการ (3.61) พบว่ากระแสเอาต์พุตจาก OTA มีขนาดลดลงจาก I_B และถ้าให้ $v_o(t)$ ที่ลดลงเป็นเชิงเส้นมีความชันเท่ากับ $-SR$ จะได้สมการของ $v_o(t)$ ดังนี้

$$v_o(t) = -SR \times t \quad (3.62)$$

แทนค่าสมการ (3.62) ในสมการ (3.61)

$$i_{OTA}(t) = -\left(\frac{I_B}{2V_T}SR\right)t \quad (3.63)$$

เมื่อคำนวณแรงดันตกคร่อมตัวเก็บประจุตามสมการ (3.7) จะได้

$$v_C(t) = -\frac{I_B SR}{2CV_T}t^2 \quad (3.64)$$

จากสมการ (3.64) ลักษณะแรงดันตกคร่อมตัวเก็บประจุจะมีลักษณะเป็นรูปสมการพาราโบลาคว่ำ (Parabola) ดังรูปที่ 3.12(ข) (ช่วงระบายสีเทาช่วงแรก)

ช่วงเวลา $t_3 - t_4$ แรงดันเอาต์พุตจากออปแอมป์ $v_o(t)$ จะลดลงเรื่อยๆ ซึ่งแม้จะยังไม่ลดลงถึง $-V_{CC}$ แต่ค่าก็น้อยกว่า $-2V_T$ จึงทำให้ OTA ทำงานโหมดอิ่มตัวอีกครั้งหนึ่ง แต่ช่วงเวลานี้ แรงดันขาบวกของ OTA ($v_o(t)$) น้อยกว่าแรงดันขาลบของ OTA (กราวด์) ดังนั้นกระแสเอาต์พุตจาก OTA ($i_{OTA}(t)$) จะมีขนาดคงที่เท่ากับ $-I_B$ (เครื่องหมายลบแทนทิศไหลเข้า OTA) จึงทำให้ตัวเก็บประจุคายประจุออก และแรงดันตกคร่อมตัวเก็บประจุเมื่อคิดตามสมการ (3.7) จะเป็นสมการเชิงเส้นมีความชันเป็นลบขนาดเท่ากับช่วงที่อัดประจุ ($\frac{I_B}{C}$) ดังนี้

$$v_C(t) = -\frac{I_B}{C}t \quad (3.65)$$

ช่วงเวลา $t_4 - t_5$ แรงดันเอาต์พุตจากออปแอมป์ ($v_o(t)$) ลดลงจนถึงระดับ $-V_{CC}$ ซึ่งต่ำกว่าแรงดัน $-2V_T$ เมื่อเทียบกับแรงดันกราวด์ที่ขาลบของ OTA ดังนั้น OTA ก็ยังคงทำงานโหมดอ้อมตัว กระแสเอาต์พุตจาก OTA ยังมีขนาดคงที่เท่ากับ $-I_B$ (เครื่องหมายลบแทนทิศไหลเข้า OTA) แรงดันตกคร่อมตัวเก็บประจุจึงลดลงอย่างเป็นเชิงเส้นดังสมการ (3.65) เช่นเดียวกับช่วง $t_3 - t_4$

ช่วงเวลา $t_5 - t_6$ แรงดันตกคร่อมตัวเก็บประจุ $v_C(t)$ ที่ลดลงจากช่วงเวลาที่แล้วจะลดลงจนมีค่าต่ำกว่าระดับแรงดัน v_{IL} ทำให้แรงดันที่ขาลบของออปแอมป์ ($v_C(t)$) มีค่าน้อยกว่าแรงดันที่ขาบวกของออปแอมป์ (v_{IL}) ออปแอมป์จึงสลับจ่ายแรงดันเอาต์พุต $v_o(t)$ จาก $-V_{CC}$ เป็น V_{CC} ซึ่งในทางปฏิบัติการเปลี่ยนแปลงนี้ไม่ได้เป็นไปในทันที แต่ $v_o(t)$ จะเริ่มปรับเพิ่มขึ้นโดยมีความชันเป็นบวกขนาดเท่ากับอัตราสลับ แต่แรงดันเอาต์พุตจากออปแอมป์ที่ปรับเพิ่มขึ้นในช่วงเวลา $t_5 - t_6$ นี้ก็ยังคงมีค่าน้อยกว่า $-2V_T$ จึงทำให้ OTA ยังคงทำงานโหมดอ้อมตัวต่อไปอีกระยะหนึ่ง และกระแสเอาต์พุต $i_{OTA}(t)$ จะเป็นค่าคงที่เท่ากับ $-I_B$ เท่าเดิม (เครื่องหมายลบแทนทิศไหลเข้า OTA) ดังรูปที่ 3.12(ข) ซึ่งกระแส $-I_B$ นี้จะดึงประจุออกจากตัวเก็บประจุ แรงดัน $v_C(t)$ จึงยังคงลดลงจาก v_{IL} อย่างเป็นเชิงเส้นตามสมการ (3.65)

ช่วงเวลา $t_6 - t_7$ แรงดันเอาต์พุตจากออปแอมป์ที่เพิ่มขึ้นในช่วงเวลา $t_5 - t_6$ จะเพิ่มขึ้นเรื่อยๆ จนถึงระดับที่ต่างจากกราวด์น้อยกว่า $2V_T$ (พิจารณาเฉพาะขนาดแรงดัน) จึงทำให้ OTA ทำงานในโหมดเชิงเส้น จ่ายกระแสเอาต์พุตเป็นดังนี้

$$i_{OTA}(t) = \frac{I_B}{2V_T}(v_o(t) - 0) = \frac{I_B}{2V_T}v_o(t) \quad (3.66)$$

จากสมการ (3.66) พบว่ากระแสเอาต์พุตจาก OTA มีขนาดลดลงจาก I_B และถ้าให้ $v_o(t)$ ที่เพิ่มขึ้นเป็นเชิงเส้นมีความชันเท่ากับ SR จะได้สมการของ $v_o(t)$ ดังนี้

$$v_o(t) = SR \times t \quad (3.67)$$

แทนค่าสมการ (3.67) ในสมการ (3.66)

$$i_{OTA}(t) = \left(\frac{I_B}{2V_T} SR \right) t \quad (3.68)$$

เมื่อกำหนดแรงดันตกคร่อมตัวเก็บประจุตามสมการ (3.7) จะได้

$$v_C(t) = \frac{I_B SR}{2CV_T} t^2 \quad (3.69)$$

จากสมการ (3.69) ลักษณะแรงดันตกคร่อมตัวเก็บประจุจะมีลักษณะเป็นรูปสมการพาราโบลาร์หงาย (Parabola) ดังรูปที่ 3.12(ข) (ช่วงสี่เทาช่วงที่สอง)

ช่วงเวลา $t_7 - t_8$ แรงดันเอาต์พุตจากออปแอมป์ $v_o(t)$ จะเพิ่มขึ้นเรื่อยๆ ซึ่งแม้จะยังไม่เพิ่มขึ้นถึง V_{CC} แต่ค่าก็มากกว่า $2V_T$ จึงทำให้ OTA ทำงานโหมดอิมตัวอีกครั้งหนึ่ง แต่ช่วงนี้แรงดันขาบวกของ OTA ($v_o(t)$) มากกว่าแรงดันขาลบของ OTA (กราวด์) ดังนั้นกระแสเอาต์พุตจาก OTA ($i_{OTA}(t)$) จะมีขนาดคงที่เท่ากับ I_B ไหลออกจาก OTA ไปตัวเก็บประจุ จึงทำให้ตัวเก็บประจุอัดประจุ และแรงดันตกคร่อมตัวเก็บประจุเมื่อคิดตามสมการ (3.7) จะเป็นสมการเชิงเส้นมีความชันเป็นบวกขนาดเท่ากับ $\frac{I_B}{C}$ ดังสมการที่ (3.60)

ช่วงเวลา $t_8 - t_9$ แรงดันเอาต์พุตจากออปแอมป์ ($v_o(t)$) เพิ่มขึ้นจนถึงระดับ V_{CC} ซึ่งสูงกว่าแรงดัน $2V_T$ เมื่อเทียบกับแรงดันกราวด์ที่ขาลบของ OTA ดังนั้น OTA ก็ยังคงทำงานโหมดอิมตัว กระแสเอาต์พุตจาก OTA ยังมีขนาดคงที่เท่ากับ I_B ไหลออกจาก OTA อัดประจุตัวเก็บประจุ แรงดันตกคร่อมตัวเก็บประจุจึงเพิ่มขึ้นอย่างเป็นเชิงเส้นดังสมการ (3.60) จากนั้นการทำงานของวงจรจะวนเข้าสู่การทำงานในช่วงเวลา $t_0 - t_1$ กำเนิดสัญญาณพัลส์เอาต์พุตต่อไป

คำนวณความถี่ จะคำนวณจากคาบเวลาของแรงดันตกคร่อมตัวเก็บประจุ ซึ่งจะเท่ากับคาบเวลาของพัลส์ โดยจะแบ่งช่วงเวลาที่ใช้คำนวณดังต่อไปนี้

เวลาที่ใช้ในช่วง $t_0 - t_1$ เป็นช่วงที่แรงดันตกคร่อมตัวเก็บประจุเป็นสมการเส้นตรงตามสมการ (3.60) และมีค่าเพิ่มขึ้นจากกราวด์เป็น v_{IH} ดังนั้นเวลาที่ใช้ในช่วงนี้จะเป็นดังนี้

$$\frac{v_{IH} - 0}{t_1 - t_0} = \frac{I_B}{C} \quad (3.70)$$

$$\Delta t_{t1} = \frac{Cv_{IH}}{I_B} \quad (3.71)$$

เมื่อ Δt_{t1} คือช่วงเวลา t_0 ถึง t_1 ($=t_1 - t_0$)

เวลาที่ใช้ในช่วง $t_1 - t_2$ เป็นช่วงเวลาที่ OTA ยังคงทำงานโหมดอิมตัว เนื่องจากแรงดันเอาต์พุตจากออปแอมป์ที่ลดลงจาก V_{CC} ยังคงมีค่าสูงกว่า $2V_T$ เมื่อเทียบกับกราวด์ที่ขาบวกของ

OTA ดังนั้นช่วงเวลานี้จะคิดจากสมการที่ (3.59) ซึ่งเป็นสมการอัตราส่วของออพแอมป์ โดยแทนค่าอัตราส่วเป็น $-SR$ เนื่องจากความชันเป็นขอบข้างลง แล้วหาเวลาที่ใช้ในการลดลงของแรงดันเอาต์พุตของออพแอมป์จาก V_{CC} ถึง $2V_T$ ดังนี้

$$-SR = \frac{2V_T - V_{CC}}{t_2 - t_1} \quad (3.72)$$

$$\Delta t_{12} = \frac{V_{CC} - 2V_T}{SR} \quad (3.73)$$

เมื่อ Δt_{12} คือช่วงเวลา t_1 ถึง t_2 ($=t_2 - t_1$)

เวลาที่ใช้ในช่วง $t_2 - t_3$ เป็นช่วงเวลาที่ OTA ทำงานโหมดเชิงเส้น เนื่องจากแรงดันเอาต์พุตจากออพแอมป์มีค่าต่างจากกราวด์ที่ขาบวกของ OTA น้อยกว่า $2V_T$ ดังนั้นช่วงเวลานี้จะคิดจากสมการอัตราส่ว สมการที่ (3.59) โดยหาเวลาที่ใช้ในการลดลงของแรงดันเอาต์พุตของออพแอมป์จาก $2V_T$ ถึง $-2V_T$ จะได้ช่วงเวลาที่ใช้ไปดังนี้

$$-SR = \frac{-2V_T - 2V_T}{t_3 - t_2} \quad (3.74)$$

$$\Delta t_{13} = \frac{-2V_T - 2V_T}{-SR} = \frac{4V_T}{SR} \quad (3.75)$$

เมื่อ Δt_{13} คือช่วงเวลา t_2 ถึง t_3 ($=t_3 - t_2$)

เวลาที่ใช้ในช่วง $t_3 - t_4$ เป็นช่วงเวลาที่ OTA ทำงานโหมดอิ่มตัว เนื่องจากแรงดันเอาต์พุตจากออพแอมป์มีค่าต่ำกว่า $-2V_T$ เมื่อเทียบกับกราวด์ที่ขาบวกของ OTA ดังนั้นช่วงเวลานี้จะคิดจากสมการอัตราส่ว สมการที่ (3.59) โดยหาเวลาที่ใช้ในการลดลงของแรงดันเอาต์พุตของออพแอมป์จาก $-2V_T$ ถึง $-V_{CC}$ ดังนี้

$$\Delta t_{14} = \frac{-V_{CC} - (-2V_T)}{-SR} = \frac{-V_{CC} - 2V_T}{SR} \quad (3.76)$$

เมื่อ Δt_{14} คือช่วงเวลา t_3 ถึง t_4 ($=t_4 - t_3$)

เวลาที่ใช้ในช่วง $t_4 - t_5$ เป็นช่วงที่แรงดันคกคร่อมตัวเก็บประจุเป็นสมการเส้นตรงตามสมการ (3.65) และมีค่าลดลงจาก v_{IH} เป็น v_{IL} ดังนั้นเวลาที่ใช้ในช่วงนี้จะเป็นดังนี้

$$\frac{v_{IL} - v_{IH}}{t_5 - t_4} = -\frac{I_B}{C} \quad (3.77)$$

$$\Delta t_{t5} = \frac{-C(v_{IL} - v_{IH})}{I_B} \quad (3.78)$$

เมื่อ Δt_{t5} คือช่วงเวลา t_4 ถึง t_5 ($=t_5 - t_4$)

เวลาที่ใช้ในช่วง $t_5 - t_6$ เป็นช่วงเวลาที่ OTA ยังคงทำงานโหมดค้อมตัวต่อไปอีกระยะหนึ่ง เนื่องจากแรงดันเอาต์พุตจากออปแอมป์ที่เพิ่มขึ้นจาก $-V_{CC}$ ยังคงมีค่าต่ำกว่า $-2V_T$ เมื่อเทียบกับกราวด์ที่ขาบวกของ OTA ดังนั้นช่วงเวลานี้จะคิดจากสมการอัตราส่ว สมการที่ (3.65) โดยหาเวลาที่ใช้ในการเพิ่มขึ้นของแรงดันเอาต์พุตของออปแอมป์จาก $-V_{CC}$ ถึง $-2V_T$ ดังนี้

$$\Delta t_{t6} = \frac{-2V_T - (-V_{CC})}{SR} = \frac{-2V_T + V_{CC}}{SR} \quad (3.79)$$

เมื่อ Δt_{t6} คือช่วงเวลา t_5 ถึง t_6 ($=t_6 - t_5$)

เวลาที่ใช้ในช่วง $t_6 - t_7$ เป็นช่วงเวลาที่ OTA ทำงานโหมดเชิงเส้น เนื่องจากแรงดันเอาต์พุตจากออปแอมป์มีค่าต่างจากกราวด์ที่ขาบวกของ OTA น้อยกว่า $2V_T$ ดังนั้นช่วงเวลานี้จะคิดจากสมการอัตราส่ว สมการที่ (3.65) โดยหาเวลาที่ใช้ในการเพิ่มขึ้นของแรงดันเอาต์พุตของออปแอมป์จาก $-2V_T$ ถึง $2V_T$ จะได้ช่วงเวลาที่ใช้ไปดังนี้

$$\Delta t_{t7} = \frac{2V_T - (-2V_T)}{SR} = \frac{4V_T}{SR} \quad (3.80)$$

เมื่อ Δt_{t7} คือช่วงเวลา t_6 ถึง t_7 ($=t_7 - t_6$)

เวลาที่ใช้ในช่วง $t_7 - t_8$ เป็นช่วงเวลาที่ OTA ทำงานโหมดค้อมตัว เนื่องจากแรงดันเอาต์พุตจากออปแอมป์เริ่มมีค่ามากกว่า $2V_T$ เมื่อเทียบกับกราวด์ที่ขาบวกของ OTA ดังนั้นช่วงเวลานี้จะคิดจากสมการอัตราส่ว สมการที่ (3.56) โดยหาเวลาที่ใช้ในการเพิ่มขึ้นของแรงดันเอาต์พุตของออปแอมป์จาก $2V_T$ ถึง V_{CC} เป็นดังนี้

$$\Delta t_{i8} = \frac{V_{CC} - 2V_T}{SR} \quad (3.81)$$

เมื่อ Δt_{i8} คือช่วงเวลา t_7 ถึง t_8 ($=t_8 - t_7$)

เวลาที่ใช้ในช่วง $t_8 - t_9$ เป็นช่วงที่แรงดันตกคร่อมตัวเก็บประจุเป็นสมการเส้นตรงตามสมการ (3.60) และมีค่าเพิ่มขึ้นจาก v_{iL} เป็นกราวด์ ดังนั้นเวลาที่ใช้ในช่วงนี้จะเป็นดังนี้

$$\frac{0 - v_{iL}}{t_9 - t_8} = \frac{I_B}{C} \quad (3.82)$$

$$\Delta t_{i9} = \frac{-Cv_{iL}}{I_B} \quad (3.83)$$

เมื่อ Δt_{i9} คือช่วงเวลา t_8 ถึง t_9 ($=t_9 - t_8$)

คาบเวลาทั้งหมดของสัญญาณแรงดันตกคร่อมตัวเก็บประจุเท่ากับช่วงเวลาทั้ง 9 ช่วงรวมกัน

$$T = \Delta t_{i1} + \Delta t_{i2} + \Delta t_{i3} + \Delta t_{i4} + \Delta t_{i5} + \Delta t_{i6} + \Delta t_{i7} + \Delta t_{i8} + \Delta t_{i9} \quad (3.84)$$

แทนค่าช่วงเวลาต่างๆ ตามที่ได้คำนวณมา

$$T = \frac{Cv_{iH}}{I_B} + \frac{V_{CC} - 2V_T}{SR} + \frac{4V_T}{SR} + \frac{V_{CC} - 2V_T}{SR} + \frac{-C(v_{iL} - v_{iH})}{I_B} + \frac{-2V_T + V_{CC}}{SR} + \frac{4V_T}{SR} + \frac{V_{CC} - 2V_T}{SR} + \frac{-Cv_{iL}}{I_B} \quad (3.85)$$

$$T = \frac{2C(v_{iH} - v_{iL})}{I_B} + \frac{4V_{CC}}{SR} \quad (3.86)$$

เนื่องจากแรงดัน v_{iH} และแรงดัน v_{iL} เกิดจากการแบ่งแรงดันจากแรงดันเอาท์พุทของออปแอมป์ที่เป็น V_{CC} และ $-V_{CC}$ ตามลำดับ ดังนั้นจึงมีขนาดเท่ากันแต่กลับขั้วกันดังนี้

$$v_{iL} = -v_{iH} \quad (3.87)$$

แทนค่าสมการ (3.87) ใน (3.86) จะได้

$$T = \frac{4Cv_{IH}}{I_B} + \frac{4V_{CC}}{SR} \quad (3.88)$$

$$f = \frac{1}{T} = \frac{1}{\frac{4Cv_{IH}}{I_B} + \frac{4V_{CC}}{SR}} \quad (3.89)$$

จากวงจรกำเนิดพัลส์ในรูปที่ 3.1

$$v_{IH} = \left(\frac{R_1}{R_1 + R_2} \right) V_{CC} \quad (3.90)$$

แทนค่าสมการ (3.90) ในสมการ (3.89)

$$f = \frac{1}{\frac{4CV_{CC}}{I_B} \left(\frac{R_1}{R_1 + R_2} \right) + \frac{4V_{CC}}{SR}} \quad (3.91)$$

และวงจรกำเนิดพัลส์ที่ปรับลดผลของอุณหภูมิในรูปที่ 3.5

$$v_{IH} = I_{B2} R_2 \quad (3.92)$$

แทนค่าสมการ (3.92) ใน (3.89) และแทน I_B ในสมการ (3.89) เป็น I_{B1} จากวงจรรูปที่ 3.5 จะได้

$$f = \frac{1}{4CR_1 \left(\frac{I_{B2}}{I_{B1}} \right) + \frac{4V_{CC}}{SR}} \quad (3.93)$$

วงจรกำเนิดพัลส์รูปที่ 3.1 และวงจรกำเนิดสัญญาณพัลส์ที่ปรับลดผลของอุณหภูมิในรูปที่ 3.5 เมื่อออกแบบมีอัตราสลับที่จำกัดจะได้ความถี่ดังสมการที่ (3.91) และ (3.93) ตามลำดับ ซึ่งสมการทั้งสองแสดงให้เห็นความสัมพันธ์ของอัตราสลับกับความถี่ของวงจรกำเนิดพัลส์ได้ว่า ถ้าอัตราสลับมีค่าน้อยความถี่จะต่ำลง ซึ่งนับเป็นการทำงานที่คลาดเคลื่อนเนื่องมาจากอัตราสลับ หรือ ถ้าอัตราสลับมีค่าตามอุดมคติ คือมีค่ามากเป็นอนันต์ จะทำให้สมการที่ (3.91) และ (3.92) เท่ากับสมการกำหนดความถี่เดิมที่ได้คำนวณในช่วงต้นของบทคือสมการที่ (3.16) และ (3.27) ตามลำดับ

สรุปความคลาดเคลื่อนจากการทำงานของวงจร ในช่วงเวลาที่ OTA ทำงานเป็นเชิงเส้น ถ้าคิดด้วยการประมาณอันดับหนึ่ง เมื่อแรงดันจากออปแอมป์ (v_{id}) ลดลงหรือเพิ่มขึ้นอย่างเป็นเชิงเส้น กระแสเอาต์พุตก็จะเพิ่มขึ้นหรือลดลงอย่างเป็นเชิงเส้นด้วยดังสมการ (3.61) และ (3.66) ซึ่งทำให้แรงดันตกคร่อมตัวเก็บประจุที่เกิดจากการทำปรีพรีนซ์กระแสเอาต์พุตจาก OTA มีลักษณะเป็นรูปพาราโบลาคว่ำและหงาย แต่ถ้าวิเคราะห์กระแสที่ได้จาก OTA โดยละเอียดจะพบว่าเป็นดังสมการ (3.58) ซึ่งจากสมการ (3.58) ถ้า v_{id} เปลี่ยนแปลงเป็นเชิงเส้นแต่กระแสที่ได้ไม่ได้เปลี่ยนเป็นเชิงเส้น ดังนั้นแรงดันตกคร่อมตัวเก็บประจุที่เกิดจากการทำปรีพรีนซ์กระแสจาก OTA จึงมีลักษณะเปลี่ยนไปจากรูปพาราโบลา แต่อย่างไรก็ตามจากรูปที่ 3.12 แสดงให้เห็นว่าการทำงานในช่วงเวลานี้เกิดขึ้นอยู่ภายใต้เงื่อนไขของแรงดันเอาต์พุตจากออปแอมป์ $v_o(t)$ ที่อยู่ในช่วงระดับ $-2V_T$ ถึง $2V_T$ ดังนั้นเวลาที่ใช้ไปในช่วงนี้จึงถูกบังคับโดยอัตราสลูว์ของออปแอมป์ ดังนั้นการเปลี่ยนแปลงความถี่ของสัญญาณพัลส์เอาต์พุตจึงเป็นผลกระทบโดยตรง จากอัตราสลูว์ของออปแอมป์เบอร์ที่เลือกใช้

บทที่ 4

การประยุกต์สร้างวงจรรขยายกำลังงานเสียง

4.1 กล่าวนำ

วงจรรขยายกำลังงานเสียงเป็นวงจรที่มีการใช้งานกันมาก และมีหลากหลายประเภท เช่น เครื่องขยายเสียงกลางแจ้ง เครื่องขยายเสียงภายในรถยนต์ หรือชุดเครื่องเสียงภายในบ้าน ดังนั้นจึงมีการแข่งขันระหว่างผู้ผลิตวงจรและวงจรรวม เพื่อพัฒนาเทคนิคในการขยายกำลังงานเสียงให้มีประสิทธิภาพสูง คุณภาพเสียงดี และราคาถูกลง โดยวงจรรขยายกำลังงานเสียงได้แบ่งประเภทตามเทคนิคในการขยายเสียงเป็นคลาส ซึ่งเทคนิคต่างๆ ก็เหมาะสมกับงานต่างประเภทกัน

ในปัจจุบันเครื่องเสียงที่ใช้เทคนิคการขยายเสียงแบบสวิตชิ่งคลาสดี มีการใช้งานกันอย่างกว้างขวาง เนื่องจากข้อดีต่างๆ ดังที่จะได้อธิบายไว้ใน การขยายแบบสวิตชิ่งในหัวข้อ 4.1 ซึ่งมอดูเลเตอร์ที่ใช้กับคลาสดี เริ่มแรกจะใช้การมอดูเลตความกว้างพัลส์ (Pulse Width Modulation : PWM) [19] ต่อมาก็มีการพัฒนาใช้ซิกมา-เดลต้าในการมอดูเลต เนื่องจากมีข้อดีและความเชื่อมโยงกับการขยายกำลังงานคลาสดีดังจะได้กล่าวในหัวข้อ 4.4 ส่งผลให้การใช้ซิกมา-เดลต้าในการมอดูเลตสำหรับการขยายเสียงคลาสดีได้รับความนิยมอย่างมาก เช่น การใช้งานในไอซีเบอร์ AD1857 [20], LM4663, LM4670 [21], AD1990 [22]

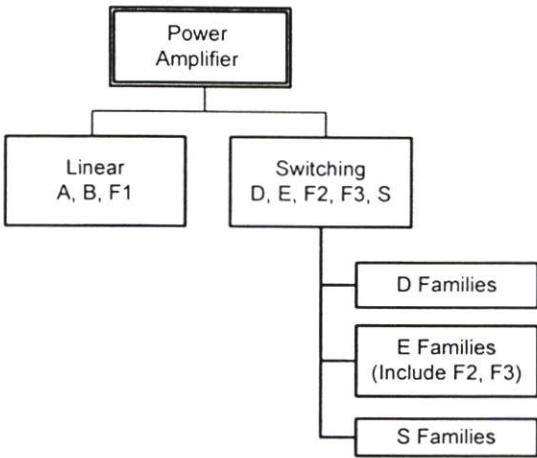
ในบทนี้จะกล่าวถึงการจำแนกประเภทของวงจรรขยายกำลังงาน ทฤษฎีของการขยายกำลังงานคลาสดี และส่วนประกอบต่างๆ ในขั้นตอนการขยายกำลังคลาสดี เพื่อจะใช้เป็นพื้นฐานแสดง ความเชื่อมโยงในการนำวงจรเคลต้ามอดูเลชั่นและซิกมา-เดลต้ามอดูเลชั่นอย่างง่าย ที่มีรายละเอียด ในบทที่ 3 มาประยุกต์ใช้สร้างวงจรรขยายกำลังงานเสียงแบบคลาสดี และจะวิเคราะห์การทำงาน ร่วมกันของวงจร รวมถึงข้อดีข้อเสียของวงจรรขยายกำลังงานเมื่อประยุกต์ร่วมกับวงจรมอดูเลชั่นใน บทที่ 3 แล้ว

4.2 ประเภทและคุณสมบัติของวงจรรขยายกำลังงาน

4.2.1 ประเภทของวงจรรขยายกำลังงาน

วงจรรขยายกำลังงาน เป็นวงจรที่ใช้ขยายกำลังงานของสัญญาณ ซึ่งถ้าแบ่งตามประเภท สัญญาณที่นำมาขยายจะแบ่งเป็นวงจรรขยายกำลังความถี่เสียง (Audio frequency amplifier : AF-Amp.) คือขยายสัญญาณในความถี่ที่หูคนได้ยิน จะอยู่ในช่วง 0-22 kHz และวงจรรขยายกำลังความถี่คลื่นวิทยุ (Radio frequency amplifier : RF-Amp.) ซึ่งขยายสัญญาณที่มีความถี่สูงกว่าความถี่เสียง

หรือถ้าแบ่งประเภทตามเทคนิคที่ใช้ในการขยายกำลัง ก็จะแบ่งเป็นประเภทที่เรียกว่าคลาส (Class) โดยเมื่อแบ่งประเภทตามเทคนิคในการขยายจะเป็นดังรูปที่ 4.1 [1]

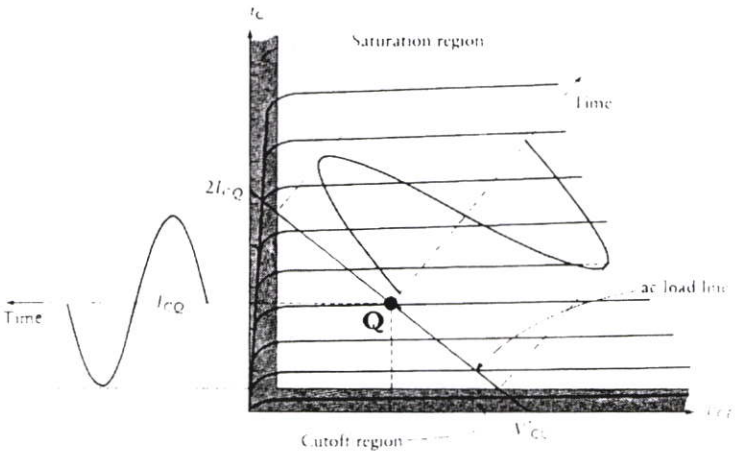


รูปที่ 4.1 แผนภาพการจำแนกประเภทของวงจรขยายกำลังงาน

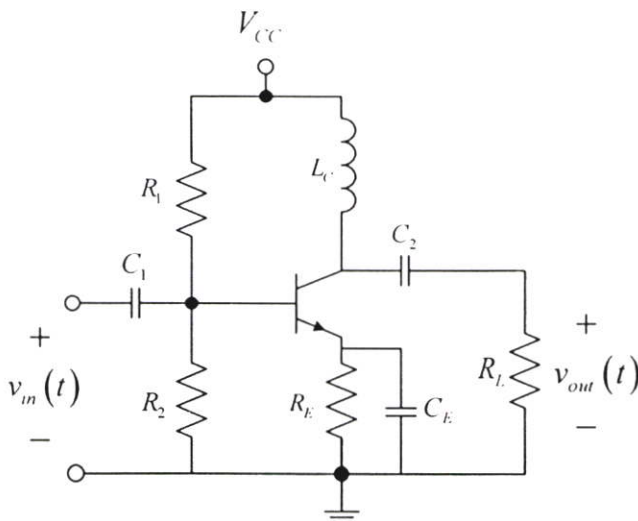
จากรูปที่ 4.1 จะแสดงการจำแนกคลาสของวงจรขยายกำลังงาน โดยเมื่อจัดรวมกลุ่มใหญ่ๆ จะมีอยู่ 2 กลุ่มคือ

1. วงจรขยายกำลังแบบเชิงเส้น (Linear) เป็นวงจรขยายกำลังที่มีอัตราส่วนกำลังงานของสัญญาณที่ผ่านการขยายเป็นสัดส่วนโดยตรงกับแรงดันของสัญญาณอินพุต ทρανซิสเตอร์จะทำการขยายสัญญาณอินพุตที่อยู่ในบริเวณแอคทีฟ (Active region) และจะทำการขยายกำลังตลอดเวลาที่มีสัญญาณอินพุตเข้ามา ตัวอย่างคลาสที่ใช้หลักการนี้เช่นคลาสเอ, บี, และคลาสเอบี โดยแต่ละคลาสจะต่างกันที่จุดการทำงาน (Quiescent operating point : Q point) บนกราฟคุณลักษณะของทรานซิสเตอร์ ซึ่งจะทำให้ช่วงเวลาที่จ่ายกระแสคอลเลกเตอร์เอาท์พุตต่อเวลาที่มีสัญญาณอินพุตต่างกัน โดยจะแสดงตัวอย่างคลาสเอ บี และเอบี ดังต่อไปนี้

- การขยายกำลังแบบคลาสเอ (Class A)



รูปที่ 4.2 ตำแหน่งจุดทำงาน (Q point) บนกราฟคุณลักษณะของทรานซิสเตอร์ที่ขยายกำลังคลาสเอ



รูปที่ 4.3 ตัวอย่างวงจรขยายกำลังคลาสเอ

ในรูปที่ 4.2 แสดงตำแหน่งจุดไบอัสทรานซิสเตอร์เพื่อให้ทำการขยายกำลังแบบคลาสเอ ซึ่งจะไบอัสทรานซิสเตอร์ที่จุดกึ่งกลางช่วงที่ทำงานในโหมดแอกทีฟ บนเส้นภาระของสัญญาณกระแสสลับ (Ac load line) เพื่อให้สัญญาณอินพุตทั้งหมดคอยู่ภายในบริเวณแอกทีฟ [23] และในรูปที่ 4.3 เป็นตัวอย่างวงจรขยายกำลังคลาสเอ ซึ่งมีการต่อแรงดันไบอัสที่ขาเบส เพื่อให้วงจรทำงานตามกราฟรูปที่ 4.2 ซึ่งจากกราฟในรูปที่ 4.2 และวงจรในรูปที่ 4.3 เมื่อพิจารณาการสูญเสียกำลังงาน จะพบว่าการสูญเสียกำลังงานเกิดขึ้นสองส่วน ส่วนแรกเกิดจากผลการไบอัสแรงดันทรานซิสเตอร์ให้มีจุดทำงานดังกราฟรูป 4.2 ทำให้เกิดกระแสเอาท์พุทคอลเลคเตอร์จากการไบอัส (I_{CQ}) แม้ขณะที่ยังไม่ได้ป้อนสัญญาณอินพุต ซึ่งกระแส I_{CQ} นี้จะไหลผ่านทรานซิสเตอร์ลงกราวด์ ไม่ผ่านสู่วโหลดเนื่องจากตัวเก็บประจุ C_2 จะไม่ยอมให้กระแสที่เป็นไฟตรง (DC current) ไหลผ่าน เกิดเป็นความสูญเสียกำลังงานขึ้น และความสูญเสียส่วนที่สองเกิดจากขณะทรานซิสเตอร์ทำการขยายสัญญาณอินพุต ทรานซิสเตอร์จะทำงานในบริเวณแอกทีฟตลอดช่วงของสัญญาณอินพุต ซึ่งดูจากรูปที่ 4.2 พบว่าในขณะที่ทรานซิสเตอร์จ่ายกระแสคอลเลคเตอร์ (i_c) ทรานซิสเตอร์ก็มีแรงดันตกคร่อมขาคอลเลคเตอร์และอิมิตเตอร์ (v_{CE}) ด้วย ซึ่งจากสมการกำลังงาน (4.1) แสดงให้เห็นว่าเกิดกำลังงานขึ้นที่ทรานซิสเตอร์ ซึ่งจะเป็นกำลังงานที่สูญเสียเป็นความร้อนที่ทรานซิสเตอร์ โดยเมื่อคำนวณการสูญเสียทั้งสองแบบแล้ว คลาสเอมีประสิทธิภาพสูงสุดจากการคำนวณตามทฤษฎีเท่ากับ 50 เปอร์เซ็นต์

$$P_d = v_{ir} \times i_{ir} \quad (4.1)$$

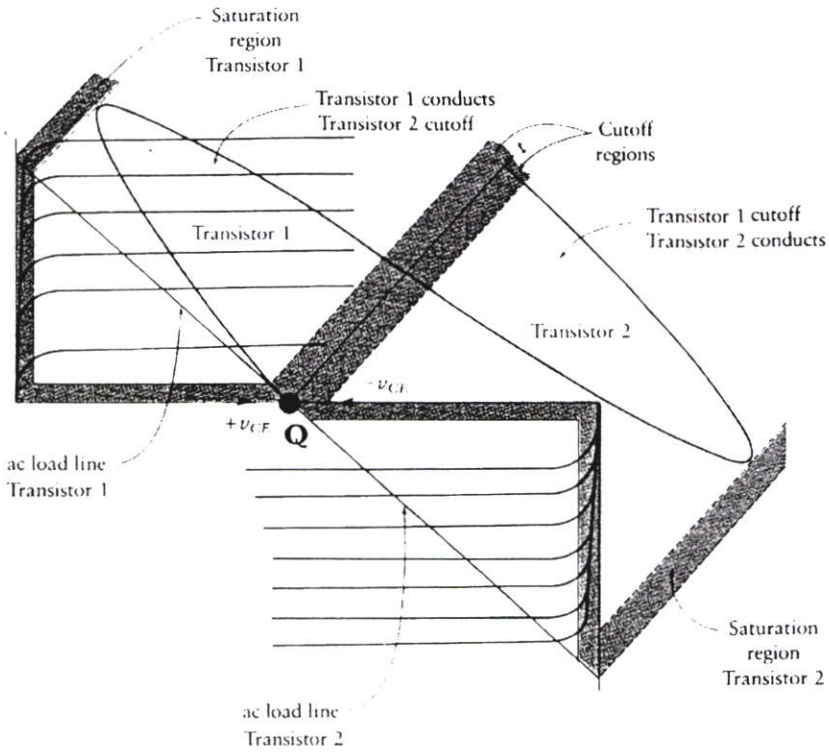
เมื่อ P_d คือกำลังงานที่สูญเสียของทรานซิสเตอร์

v_r คือแรงดันตกคร่อมระหว่างขาคอลเลกเตอร์และขาอิมิตเตอร์

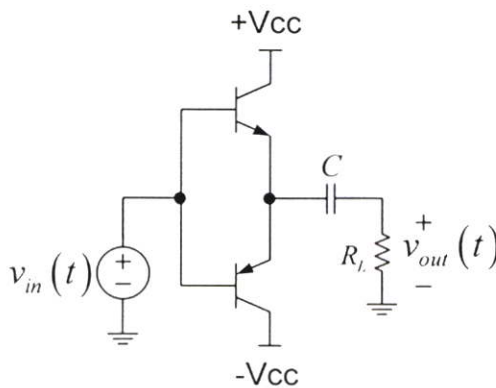
เมื่อใช้ทรานซิสเตอร์แบบไบโพลาร์

i_r คือกระแสที่ไหลผ่านจากขาคอลเลกเตอร์สู่ขาอิมิตเตอร์ของทรานซิสเตอร์

- การขยายกำลังแบบคลาสบี (Class B)



รูปที่ 4.4 ตำแหน่งจุดทำงาน (Q-point) บนกราฟคุณลักษณะของทรานซิสเตอร์ เพื่อให้ขยายกำลังแบบคลาสบี

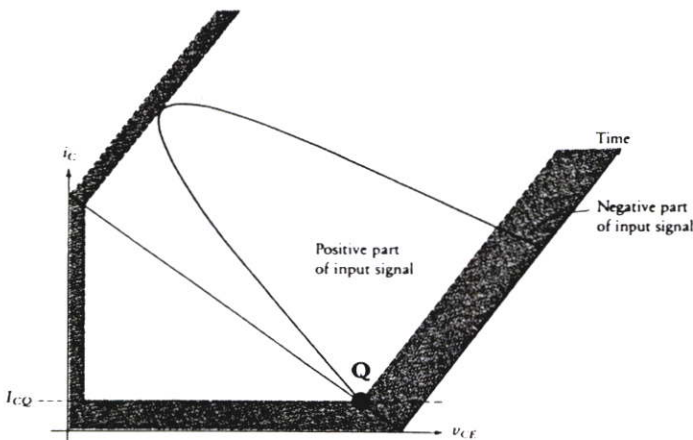


รูปที่ 4.5 ตัวอย่างวงจรขยายกำลังคลาสบี

ในรูปที่ 4.4 แสดงตำแหน่งจุดไบอัสทรานซิสเตอร์เพื่อทำการขยายกำลังแบบคลาส B ซึ่งมีจุดทำงาน (Q-point) อยู่บริเวณคัทออฟ (Cutoff region) [23] ดังนั้นถ้าป้อนสัญญาณอินพุตรูปไซน์ที่ไม่มีแรงดันไฟตรง แล้วใช้ทรานซิสเตอร์เพียงตัวเดียวก็จะทำงานได้ครึ่งลูกคลื่น จึงต้องใช้ทรานซิสเตอร์สองตัวทำงานสลับกันแบบพุช-พูล (Push-Pull) โดยทรานซิสเตอร์ตัวหนึ่งจะทำการขยายกำลังเมื่อสัญญาณอินพุตเป็นแรงดันช่วงบวก และอีกตัวจะขยายกำลังเมื่ออินพุตเป็นแรงดันช่วงลบ แล้วรวมกันเป็นสัญญาณเอาต์พุต ซึ่งวงจรตัวอย่างคลาสบีแสดงได้ดังรูปที่ 4.5 โดยจะไม่มีไบอัสแรงดันที่ขาเบสเหมือนคลาสเอ ดังนั้นช่วงเวลาที่ไม่มีสัญญาณอินพุต จะไม่เกิดการสูญเสียกำลังจากกระแสคอลเลกเตอร์ไบอัส (I_{CQ}) แต่เมื่อป้อนอินพุตสู่ทรานซิสเตอร์ สัญญาณอินพุตจะอยู่บริเวณแอกทีฟตลอดช่วงครึ่งลูกคลื่น ซึ่งจากรูปที่ 4.4 พบว่าในขณะที่ทรานซิสเตอร์จ่ายกระแสคอลเลกเตอร์ (i_c) ทรานซิสเตอร์ก็มีแรงดันตกคร่อมขาคอลเลกเตอร์และอิมิตเตอร์ (v_{CE}) ด้วย ซึ่งจากสมการกำลังงานที่ (4.1) แสดงให้เห็นว่าเกิดกำลังงานขึ้นที่ทรานซิสเตอร์ ซึ่งจะเป็กำลังงานที่สูญเสียเป็นความร้อนที่ทรานซิสเตอร์ โดยช่วงเวลาที่ทำงานในโหมดแอกทีฟนี้เป็เพียงช่วงเวลาครึ่งลูกคลื่นของสัญญาณอินพุต และเมื่อคำนวณประสิทธิภาพของคลาสบี ตามทฤษฎีจะเท่ากับ 78.5 เปอร์เซ็นต์

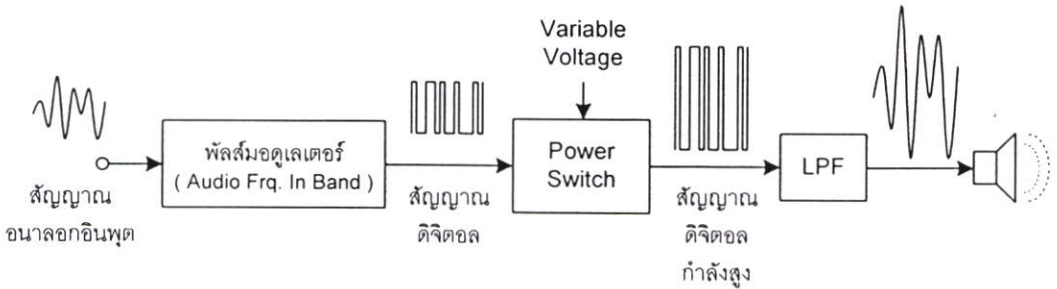
- การขยายกำลังแบบคลาสเอบี (Class AB)

คลาสบีจะมีช่วงหนึ่งที่ทรานซิสเตอร์ทำงานบริเวณคัทออฟ ทำให้กระแสคอลเลกเตอร์เอาต์พุตไม่เป็นเชิงเส้น ก่อให้เกิดความผิดเพี้ยน (Distortion) กับสัญญาณเอาต์พุต ดังนั้นคลาสเอบีจึงเลื่อนจุดการทำงานบนกราฟคุณลักษณะทรานซิสเตอร์ (Q-point) โดยไบอัสให้อยู่เหนือบริเวณคัทออฟเล็กน้อย [23] ดังเช่นรูปที่ 4.6 ก็จะไม่เกิดความผิดเพี้ยนนี้ แต่จะทำให้เกิดการสูญเสียจากกระแสคอลเลกเตอร์จากการไบอัส (I_{CQ}) เพิ่มขึ้น ดังนั้นประสิทธิภาพของคลาสเอบีจึงน้อยกว่าคลาสบีเล็กน้อย แต่ก็ยังคงมากกว่าคลาสเอ



รูปที่ 4.6 ตำแหน่งจุดทำงาน (Q-point) บนกราฟคุณลักษณะของทรานซิสเตอร์ที่ทำงานช่วงบวก เพื่อให้ขยายกำลังแบบคลาสเอบี

2. วงจรขยายกำลังแบบสวิตซิ่ง (Switching) การขยายกำลังแบบนี้ทรานซิสเตอร์จะมีจุดทำงานอยู่ในบริเวณคัทออฟและบริเวณอิมิตัวของทรานซิสเตอร์ โดยคลาสที่ใช้หลักการนี้ประกอบด้วยสองกลุ่มคือกลุ่มคลาสดี และกลุ่มคลาสอี [1] โดยกลุ่มคลาสดีและกลุ่มคลาสอีจะแตกต่างกันอย่างชัดเจนที่จำนวนทรานซิสเตอร์ที่ใช้ในการขยายกำลัง กล่าวคือกลุ่มคลาสดีจะใช้ทรานซิสเตอร์สองตัวทำงานคู่กัน ส่วนกลุ่มคลาสอีจะใช้ทรานซิสเตอร์เพียงตัวเดียว โดยคลาสดีเป็นคลาสที่งานวิจัยนี้จะใช้ในการประยุกต์ร่วมกับวงจรในบทที่ 3 และขั้นตอนการขยายกำลังงานแบบสวิตซิ่งโดยทั่วไปแสดงได้ดังรูปที่ 4.7



รูปที่ 4.7 ขั้นตอนการขยายกำลังงานแบบสวิตซิ่ง

เริ่มจากป้อนสัญญาณอนาล็อกอินพุตที่เป็นข่าวสารเข้าสู่การมอดูเลตพัลส์ ที่ให้เอาท์พุตเป็นสัญญาณพัลส์มีองค์ประกอบทางความถี่ของข่าวสารเดิม รวมอยู่กับองค์ประกอบทางความถี่สูงของพัลส์ จากนั้นสัญญาณพัลส์ที่ผ่านการมอดูเลตจะถูกขยายกำลังด้วยเพาเวอร์สวิตช์ (Power Switch) ซึ่งส่วนใหญ่ใช้เป็นทรานซิสเตอร์ที่จ่ายกำลังได้สูงและการสลับการทำงานระหว่างช่วงอิมิตัวและช่วงคัทออฟมีความเร็วสูง เช่น ทรานซิสเตอร์แบบมอสเฟต (MOSFET) และเพาเวอร์ทรานซิสเตอร์นี้จะมีแหล่งจ่ายแรงดันไฟเลี้ยงเป็นแรงดันไฟตรงที่ควบคุมอัตราการขยายกำลัง ซึ่งการจ่ายแรงดันไฟเลี้ยงจะขึ้นอยู่กับความต้องการอัตราการขยาย และค่าความทนแรงดันสูงสุดของทรานซิสเตอร์ จากนั้นเมื่อพัลส์ถูกขยายกำลัง ข่าวสารที่เป็นองค์ประกอบของพัลส์ก็จะถูกขยายกำลังด้วย จึงนำสัญญาณพัลส์ที่ผ่านการขยายกำลังไปผ่านวงจรกรองความถี่ เพื่อกรองเฉพาะความถี่ข่าวสารกลับคืนมา ก็จะได้สัญญาณข่าวสารเป็นสัญญาณอนาล็อกที่มีกำลังงานสูงขึ้น

ข้อดีของการทำงานแบบสวิตซิ่ง มีดังต่อไปนี้

- มีประสิทธิภาพสูง เมื่อเทียบกับการขยายกำลังแบบเชิงเส้น เนื่องจากการต่อทรานซิสเตอร์ให้ทำการขยายแบบสวิตซิ่ง จะเป็นการใช้งานทรานซิสเตอร์แทนสวิตช์ คือใช้โหมคอิมิตัวแทนการเปิดสวิตช์ และใช้โหมคคัทออฟแทนการปิดสวิตช์ และทรานซิสเตอร์จะไม่มีกระแสที่ขาเบส ดังนั้นถ้าไม่มีการป้อนสัญญาณอินพุตก็就不用กระแสคอลเลคเตอร์ไปอัส จึงไม่มีการสูญเสียจากกระแสคอลเลคเตอร์ไปอัส (I_{CQ}) และเมื่อป้อนอินพุตให้ทรานซิสเตอร์จะมี

การทำงานสลับระหว่างบริเวณอิ่มตัว (Saturation region) และบริเวณคัทออฟ (Cutoff region) ของกราฟคุณลักษณะทรานซิสเตอร์ โดยในแต่ละบริเวณการทำงานจะมีการเปลี่ยนแปลงของกระแสที่ไหลผ่านและแรงดันที่ตกคร่อมทรานซิสเตอร์ดังนี้

โหมคอิ่มตัว หรือโหมคออน (On) แรงดันตกคร่อมทรานซิสเตอร์จะเข้าใกล้ศูนย์ ขณะที่กระแสที่ไหลจากแหล่งจ่ายไฟเลี้ยงผ่านทรานซิสเตอร์สู่โหลดมีค่าสูงสุด

โหมคคัทออฟ หรือโหมคออฟ (Off) แรงดันตกคร่อมทรานซิสเตอร์สูงสุด ขณะที่กระแสที่ไหลจากแหล่งจ่ายไฟเลี้ยงผ่านทรานซิสเตอร์สู่โหลดมีค่าเป็นศูนย์

ดังนั้นเมื่อคำนวณการสูญเสียกำลังงานที่ทรานซิสเตอร์ตามสมการ (4.1) จะมีค่ากำลังงานสูญเสียที่ทรานซิสเตอร์เป็นศูนย์หรือมีค่าน้อยมาก เพราะมีเวลาเพียงขณะที่ทรานซิสเตอร์เปลี่ยนสถานะเท่านั้น ที่แรงดันและกระแสมีค่าพร้อมกันแล้วทำให้เกิดการสูญเสียกำลังงาน ซึ่งเวลาในช่วงเปลี่ยนสถานะระหว่างสองโหมคนี้จะเป็นเวลาส่วนที่น้อยมากๆ เมื่อเทียบกับเวลาที่ทำงานในโหมคอิ่มตัวหรือโหมคคัทออฟ (ถ้าเป็นการสวิตซ์ตามอุดมคติจะไม่มีเวลาช่วงเปลี่ยนสถานะนี้) ดังนั้นการสูญเสียกำลังงานเป็นความร้อนจึงต่ำมาก และเมื่อการสูญเสียเป็นความร้อนต่ำ ประสิทธิภาพที่คำนวณจากสมการ (4.2) ก็จะมีค่าสูง ซึ่งถ้าทรานซิสเตอร์ที่ใช้เป็นอุดมคติจะมีประสิทธิภาพเป็น 100 เปอร์เซ็นต์ แต่ถ้ามีตัวแปรจากการไม่เป็นอุดมคติของทรานซิสเตอร์ก็จะทำให้เกิดการสูญเสียกำลัง ดังจะได้อธิบายในหัวข้อ 4.3.2 และประสิทธิภาพนี้เป็นข้อได้เปรียบที่ชัดเจนของการขยายกำลังแบบสวิตซ์ซึ่ง เมื่อเปรียบเทียบกับกรขยายกำลังแบบเชิงเส้น

- ความเป็นไปได้ที่จะเกิดการออสซิลเลตต่ำ เนื่องจากทรานซิสเตอร์จะทำงานในโหมคที่มีเกนขยายสูงเมื่ออิ่มตัว และต่ำมาก (ใกล้เคียง 0) เมื่อเป็นโหมคคัทออฟ ดังนั้นจึงมีช่วงเวลาเพียงเล็กน้อยที่จะทำงานในโหมคแอกทีฟ ซึ่งช่วงเวลาที่ทำงานโหมคแอกทีฟเป็นสาเหตุหลักที่ทำให้เกิดการออสซิลเลตในวงจรขยายกำลังแบบเชิงเส้น

4.2.2 คุณสมบัติของวงจรขยายกำลังงาน

จุดประสงค์ในการออกแบบวงจรขยายกำลังงานทุกๆ ประเภท ต้องการให้เป็นดังต่อไปนี้

1. **ประสิทธิภาพสูง** เนื่องจากจะส่งผลกับวงจรภาคจ่ายไฟเลี้ยง เพราะถ้าวงจรขยายกำลังมีประสิทธิภาพสูงการใช้พลังงานจะเป็นไปอย่างคุ้มค่า ดังนั้นเมื่อต้องการกำลังที่เท่ากัน วงจรที่มีประสิทธิภาพสูงกว่าจะใช้กำลังงานจากแหล่งจ่ายไฟเลี้ยงน้อยกว่า การออกแบบแหล่งจ่ายไฟเลี้ยงจึงทำได้ง่ายกว่า ราคาจะถูก และอีกสาเหตุหนึ่งก็คือถ้าวงจรมีประสิทธิภาพสูงจะมีการสูญเสียกำลังงานเป็นความร้อนต่ำ จึงส่งผลต่อการระบายความร้อนโดยใช้แผ่นระบายความร้อน (Heatsink) ขนาดเล็ก ซึ่งแผ่นระบายความร้อนนับเป็นอุปกรณ์อีกชิ้นที่มีราคาแพง เมื่อต้องระบายความร้อนต่ำก็

จะให้แผ่นระบายความร้อนขนาดเล็ก จึงประหยัดราคาในส่วนนี้ได้ และประสิทธิภาพในการขยายกำลังงานจะมีนิยามอยู่ 3 แบบ [1] ดังนี้

1. การวัดประสิทธิภาพที่ขาเดรน (Drain) หรือขาคอลเลกเตอร์ (Collector) เป็นประสิทธิภาพของวงจรขยายกำลังในจุดที่ให้สัญญาณเอาต์พุต คำนวณได้ตามสมการ (4.2)

$$\eta = \frac{P_{RF(out)}}{P_{DC(in)}} \times 100 \quad (4.2)$$

เมื่อ η คือประสิทธิภาพของวงจรขยายกำลัง (เปอร์เซ็นต์)

$P_{RF(out)}$ คือกำลังงานของสัญญาณเอาต์พุตที่ผ่านการขยายกำลัง (วัตต์)

$P_{DC(in)}$ คือกำลังงานที่แหล่งจ่ายไฟป้อนให้วงจรขยายกำลัง (วัตต์)

2. การวัดประสิทธิภาพของวงจรเมื่อรวมการคำนวณค่ากำลังงานสัญญาณอินพุต ในกรณีที่สัญญาณอินพุตที่เข้าสู่ภาคการขยายกำลังมีกำลังงานสูง กำลังงานของสัญญาณอินพุตจะถือเป็นกำลังงานสูญเสียที่ต้องจ่ายให้กับวงจรขยายกำลังด้วย การวัดประสิทธิภาพดังนิยามแรกจะไม่สมเหตุสมผล ดังนั้นจึงควรคำนวณโดยลบค่ากำลังงานอินพุตที่ถือเป็นกำลังที่ต้องสูญเสียให้วงจรออกจากกำลังงานเอาต์พุต ดังสมการ (4.3)

$$\eta = \frac{(P_{RF(out)} - P_{RF(in)})}{P_{DC(in)}} \times 100 \quad (4.3)$$

เมื่อ $P_{RF(in)}$ คือกำลังงานของสัญญาณอินพุต (วัตต์)

3. การวัดประสิทธิภาพโดยรวม (Overall efficiency) เป็นค่าประสิทธิภาพโดยรวมของวงจรขยายกำลังทั้งระบบ โดยรวมทุกภาคการขยาย ซึ่งเป็นค่าประสิทธิภาพที่ใช้ตัดสินวงจรขยายกำลังได้ดีที่สุด และคำนวณได้ตามสมการ (4.4)

$$\eta = \frac{P_{RF(out)}}{(P_{DC(in)} + P_{RF(in)})} \times 100 \quad (4.4)$$

ซึ่งค่าประสิทธิภาพของวงจรการขยายกำลังแบบต่างๆมีค่าโดยประมาณดังตารางที่ 4.1

ตารางที่ 4.1 ประสิทธิภาพของวงจรขยายกำลังคลาสต่างๆ

ประเภทของคลาส	ประสิทธิภาพสูงสุดตามทฤษฎี (η_{\max})	ค่าประมาณประสิทธิภาพเมื่อใช้งานจริง
เชิงเส้น (Linear)		
คลาส A	50%	40%
คลาส B	78.5%	65%
คลาส AB	$50% < \eta < 78.5%$	60%
แบบสวิตชิง (Switching)		
คลาส D, กลุ่มคลาส E	100%	95%

2. ค่าตัวเลขสัญญาณรบกวน (*Noise figure* : NF) ต่ำ เนื่องจากสัญญาณรบกวนรวมทั้งหมดที่ปรากฏออกมาที่เอาต์พุตของวงจรขยายกำลัง ($n_{T_o}(t)$) ประกอบด้วยสองส่วนคือ สัญญาณรบกวนเอาต์พุตที่เกิดจากการขยายกำลังสัญญาณรบกวนอินพุต ($n_{S_o}(t)$) และสัญญาณรบกวนเอาต์พุตที่เกิดจากวงจรขยายกำลังเอง ดังนั้นค่าตัวเลขสัญญาณรบกวนจึงเป็นค่าที่บอกว่าระบบหรือการขยายกำลังนั้นมีการก่อกำเนิดสัญญาณรบกวนจากภายในตัวเครื่องขยาย ออกมาปนกับสัญญาณที่ต้องการมากหรือน้อยอย่างไร โดยคำนวณได้ตามสมการ (4.5)

$$NF = \frac{\overline{n_{T_o}^2(t)}}{\overline{n_{S_o}^2(t)}} \quad (4.5)$$

เมื่อ $\overline{n_{T_o}^2(t)}$ เป็นกำลังเฉลี่ยรวมทั้งหมดของสัญญาณรบกวนที่ปรากฏออกมาที่เอาต์พุตของเครื่องขยายสัญญาณ

$\overline{n_{S_o}^2(t)}$ เป็นกำลังเฉลี่ยของสัญญาณรบกวนที่เป็นส่วนหนึ่งของสัญญาณรบกวนเอาต์พุต ซึ่งเกิดจากการขยายสัญญาณรบกวนอินพุต

หรือสามารถพิสูจน์ให้ง่ายต่อการวัดค่าเป็นดังสมการ (4.6) [10]

$$NF = \frac{\left[\frac{S}{N} \right]_i}{\left[\frac{S}{N} \right]_o} \quad (4.6)$$

เมื่อ $\left[\frac{S}{N}\right]_i$ คือ ค่าอัตราส่วนสัญญาณต่อสัญญาณรบกวนของสัญญาณอินพุต
 $\left[\frac{S}{N}\right]_o$ คือ ค่าอัตราส่วนสัญญาณต่อสัญญาณรบกวนของสัญญาณที่ผ่านการขยาย

โดยอัตราส่วนสัญญาณต่อสัญญาณรบกวน (Signal to noise ratio : SNR) เป็นค่าที่บอกความแตกต่างของกำลังงานข่าวสารที่ต้องการ กับกำลังงานของสัญญาณรบกวน โดยถ้ามีค่ามากจะดีเพราะแสดงว่าสัญญาณข่าวสารมีกำลังงานสูงเมื่อเปรียบเทียบกับ กำลังงานของสัญญาณรบกวน และจะคำนวณค่าได้ตามสมการ (4.7)

$$\frac{S}{N} = \frac{\overline{s^2(t)}}{\overline{n^2(t)}} \quad (4.7)$$

เมื่อ $\frac{S}{N}$ คือค่าอัตราส่วนสัญญาณต่อสัญญาณรบกวน
 $\frac{\overline{s^2(t)}}{\overline{n^2(t)}}$ คือค่ากำลังเฉลี่ยของสัญญาณข่าวสาร
 $\frac{\overline{n^2(t)}}{\overline{n^2(t)}}$ คือค่ากำลังเฉลี่ยของสัญญาณรบกวน

ค่าเอสเอ็นอาร์นี้ปรกติมักนิยมแสดงค่าในหน่วยเดซิเบล (Decibel : dB) คำนวณได้ตามสมการ (4.8)

$$\left.\frac{S}{N}\right|_{dB} = 10 \log \left(\frac{\overline{s^2(t)}}{\overline{n^2(t)}} \right) \quad (4.8)$$

3. **ค่าความเพี้ยนฮาร์โมนิกรวม (Total harmonic distortion : THD)** ตัว เป็นค่าที่บอกว่าเมื่อนำสัญญาณไซน์รูปสมบูรณ์ (Pure sinusoidal wave) ป้อนเข้าสู่การขยายกำลังงานแล้วมีความถี่ของสัญญาณอื่นที่เป็นจำนวนเท่าของความถี่ข่าวสาร หรือเรียกว่าความถี่ฮาร์โมนิกเกิดขึ้นที่เอาท์พุทหรือไม่ เพราะสัญญาณฮาร์โมนิกเป็นสัญญาณที่ไม่ต้องการเนื่องจากเมื่อรวมกับข่าวสารเดิมจะทำให้รูปสัญญาณผิดไป ค่า THD คำนวณได้ตามสมการ (4.9) หรือคำนวณตามสมการ (4.9) แล้วคูณ 100 เพื่อทำเป็นหน่วยเปอร์เซ็นต์

$$THD = \frac{\sum_{n=2}^{\infty} c_n^2}{c_1^2} \quad (4.9)$$

เมื่อ c_1 คือค่าแอมพลิจูดของสัญญาณข่าวสาร
 c_n คือค่าแอมพลิจูดของสัญญาณฮาร์โมนิกที่ n ของสัญญาณข่าวสาร

4. มีแบนด์วิดท์และอัตราการขยายกำลังเหมาะสมกับประเภทงาน เนื่องจากวงจรขยายกำลังใช้กับงานหลายประเภท ซึ่งมีความถี่ที่ต้องการขยายแตกต่างกัน เช่น การขยายกำลังงานสำหรับเครื่องเสียง ก็ต้องขยายเสียงในช่วงความถี่ที่หูคนได้ยิน (ประมาณ 10 Hz ถึง 25 kHz) หรือถ้าเป็นเครื่องขยายกำลังเพื่อส่งข่าวสารไปในช่องสัญญาณ ก็ต้องการขยายกำลังของสัญญาณที่ผ่านการมอดูเลตมา ซึ่งส่วนมากจะเป็นความถี่สูงกว่าความถี่เสียง ดังนั้นการขยายกำลังต้องคำนึงถึงผลตอบสนองทางความถี่ (Frequency response) ของวงจรด้วยว่าวงจรขยายกำลังจะต้องมีผลตอบสนองคงที่ตลอดย่านความถี่ที่ใช้งาน หรือต้องไม่ตัดคองค์ประกอบทางความถี่ของข่าวสาร เพื่อให้สัญญาณภายหลังการขยายเหมือนเดิม ส่วนความถี่นอกย่านที่ต้องการขยายกำลังก็เปรียบเสมือนสัญญาณรบกวน ดังนั้นจึงไม่ควรขยายความถี่ที่อยู่นอกแบนด์วิดท์ของสัญญาณข่าวสาร

5. ราคาถูกเมื่อเทียบกับคุณภาพที่ได้ เป็นอีกปัจจัยหนึ่งที่ต้องคำนึงในการออกแบบ เพื่อความคุ้มค่าของผู้ซื้อและความสามารถในการแข่งขันกับวงจรขยายเสียงที่มีอยู่แล้ว โดยราคาเป็นผลจากเทคนิคที่ใช้ในการขยายกำลัง รวมถึงการเลือกคุณภาพของอุปกรณ์ที่ใช้ในวงจร และขั้นตอนในการสร้างทั้งหมด เช่น ถ้าออกแบบให้วงจรมีประสิทธิภาพสูง ความร้อนที่เกิดจะน้อย แผ่นระบายความร้อนที่มีราคาแพงก็จะใช้ไม่มาก ราคาก็จะถูกลง เป็นต้น ซึ่งราคากับคุณภาพจะเป็นตัวชี้วัดคุณค่าและความนิยมของวงจรขยายกำลังนั้นๆ กล่าวคือ ถ้ามีสองวงจรที่คุณภาพเท่ากัน วงจรที่ราคาถูกก็จะได้รับความนิยมมากกว่า

จากคุณสมบัติของวงจรขยายกำลังงานเสียงต่างๆ เหล่านี้ ต้องคำนึงถึงลำดับความสำคัญในการออกแบบให้เหมาะสมกับแต่ละประเภทงาน เพราะบางงานอาจไม่จำเป็นต้องใช้คุณภาพดีมาก เพราะจะทำให้ราคาแพงเกินกว่าความจำเป็น ดังนั้นวงจรขยายกำลังจึงมีจำหน่ายหลายคุณภาพและหลากหลายราคา

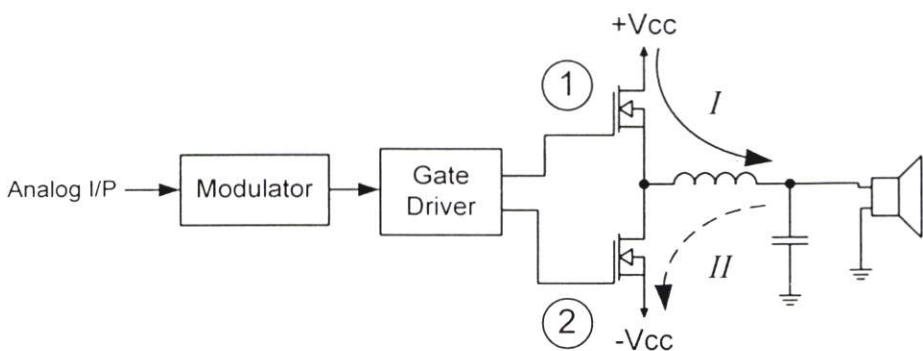
4.3 วงจรขยายกำลังงานเสียงคลาสดี

คลาสดีเป็นคลาสที่ขยายกำลังด้วยเทคนิคสวิทซ์ ซึ่งมีส่วนตอนตามรูปที่ 4.2 เช่นเดียวกับวงจรขยายกำลังแบบสวิทซ์คลาสอื่น แต่ในเฉพาะคลาสดีเท่านั้นที่การทำงานในส่วนเพาเวอร์สวิทซ์จะใช้ทรานซิสเตอร์จำนวนสองตัวต่อร่วมกันและทำงานเป็นคู่ [1] โดยมีเฟสการทำงานต่างกัน 180° ซึ่งอาจมีคู่เดียวหรือสองคู่ก็ได้ดังรูปที่ 4.8 และรูปที่ 4.9 แต่กลุ่มคลาสดีจะทำงานด้วยทรานซิสเตอร์เพียงตัวเดียว

4.3.1 ประเภทการต่อทรานซิสเตอร์ในภาคขยายกำลังคลาสดี

การขยายกำลังคลาสดีมีรูปแบบในการต่อทรานซิสเตอร์สองรูปแบบ คล้ายกับคลาสเอบี คือ รูปแบบฮาร์ฟบริดจ์ (Half-bridge) และรูปแบบฟูลบริดจ์ (Full-bridge) [2]

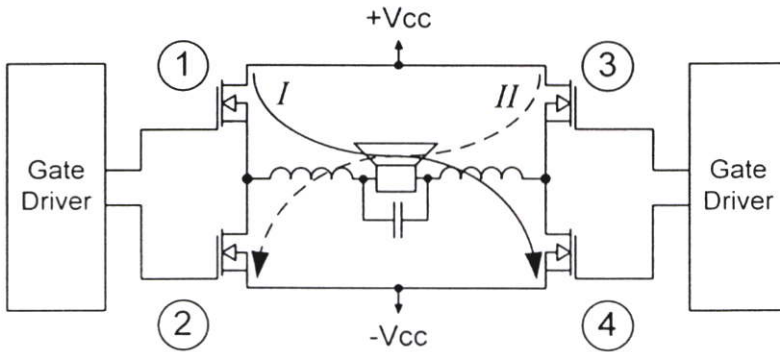
- แบบฮาร์ฟบริดจ์ (Half Bridge) เป็นการต่อทรานซิสเตอร์ทำงานร่วมกันเพียงคู่เดียว ดังรูปที่ 4.8 (จะสมมุติหมายเลขทรานซิสเตอร์ประกอบคำอธิบายตามรูปที่ 4.8) โดยทรานซิสเตอร์ทั้งสองจะมีโหมดการทำงานตรงข้ามกัน กล่าวคือถ้าทรานซิสเตอร์ ① อยู่โหมดออน (เปรียบเสมือน ปิดวงจร (Short circuit) ระหว่างขาเดรนและขาซอร์ทของทรานซิสเตอร์) ทรานซิสเตอร์ ② ก็จะอยู่ โหมดออฟ (เปรียบเสมือนเปิดวงจร (Open circuit) ระหว่างขาเดรนและขาซอร์ทของ ทรานซิสเตอร์) ทำให้กระแสไหลจากแหล่งจ่ายไฟเลี้ยงมอสเฟตด้านบวก ($+V_{CC}$) ออกสู่ขดลวด เหนี่ยวนำและโหลดแล้วลงสู่กราวด์ แสดงดังกระแส I ในรูปที่ 4.8 ในทางตรงข้ามถ้า ทรานซิสเตอร์ ① อยู่โหมดออฟ ทรานซิสเตอร์ ② ก็จะอยู่โหมดออน ทำให้กระแสไหลจาก กราวด์ผ่านโหลดสู่แหล่งจ่ายไฟเลี้ยงมอสเฟตด้านลบ ($-V_{CC}$) แสดงดังกระแส II ในรูปที่ 4.8 และ จะเปลี่ยนโหมดสลับกันไปมาตามสัญญาณพัลส์ที่ควบคุมที่ขาเกตจากวงจรขับขาเกต (Gate Driver) กระแสก็จะมีทิศสลับระหว่าง I และ II การต่อแบบนี้ต้องคำนึงถึงแหล่งจ่ายกระแสไฟเลี้ยง ที่ต้อง ทนต่อพลังงานที่จะถูกผลักกลับออกมาจากวงจรขยาย เพราะเมื่อเอาท์พุทของวงจรขยายทำงานที่ ความถี่ต่ำจะส่งผลทำให้แรงดันไฟเลี้ยงเกิดความผันผวน หรือเรียกว่าเกิดการผลักกำลังงานกลับคืน แหล่งจ่าย (Power supply pumping) ซึ่งจะอธิบายในหัวข้อ 4.3.2 และการต่อแบบฮาร์ฟบริดจ์นี้ ต้องการการต่อสัญญาณป้อนกลับ (Feedback) เพื่อเพิ่มคุณภาพสัญญาณเอาท์พุท



รูปที่ 4.8 การต่อคู่ทรานซิสเตอร์แบบฮาร์ฟบริดจ์ (Half Bridge) ในการขยายกำลังคลาสดี

- แบบฟูลบริดจ์ (Full Bridge) เป็นการต่อทรานซิสเตอร์สองคู่ หรือเป็นการต่อแบบ ฮาร์ฟบริดจ์สองส่วนรวมกันดังรูปที่ 4.9 (จะสมมุติหมายเลขทรานซิสเตอร์ประกอบคำอธิบายตาม

รูปที่ 4.9) โดยการทำงานจะทำงานร่วมกันระหว่างฮาร์ฟบริดจ์ทั้งสองฝั่งคือ ในช่วงเวลาเดียวกันจะมีทรานซิสเตอร์ทำงานโหมคเดียวกัน 2 คู่ คือคู่ทรานซิสเตอร์ ①, ④ กับคู่ทรานซิสเตอร์ ②, ③ โดยสองคู่นี้จะมีโหมคตรงข้ามกัน กล่าวคือถ้าทรานซิสเตอร์ ①, ④ อยู่โหมคออน ทรานซิสเตอร์ ②, ③ ก็จะอยู่โหมคออฟ ทำให้กระแสมีทิศการไหลผ่านโหลดดังกระแส *I* ในรูปที่ 4.9 ในทางตรงข้ามถ้าทรานซิสเตอร์ ①, ④ อยู่โหมคออฟ ทรานซิสเตอร์ ②, ③ ก็จะอยู่โหมคออน ทำให้กระแสมีทิศการไหลผ่านโหลดดังกระแส *II* ในรูปที่ 4.9 และจะเปลี่ยนโหมคสลับกันไปมาตามสัญญาณพัลส์ที่ควบคุมที่ขาเกตจากวงจรขับขาเกต (Gate Driver) กระแสก็จะมีทิศสลับระหว่าง *I* และ *II* การต่อแบบฟูลบริดจ์นี้จะไม่เกิดปรากฏการณ์ผลึกกำลังงานกลับคืนแหล่งจ่าย และสามารถกำจัดสัญญาณไฟตรงที่รวมอยู่ในสัญญาณอินพุตได้ จึงไม่จำเป็นต้องต่อสัญญาณป้อนกลับ เหมาะจะใช้ในการขยายกำลังแบบลูปเปิด (Open loop) แต่ก็มีข้อเสียคือจะใช้อุปกรณ์มากกว่าแบบฮาร์ฟบริดจ์ และจะสรุปคุณสมบัติของการต่อทรานซิสเตอร์ทั้งสองรูปแบบได้ดังตารางที่ 4.2



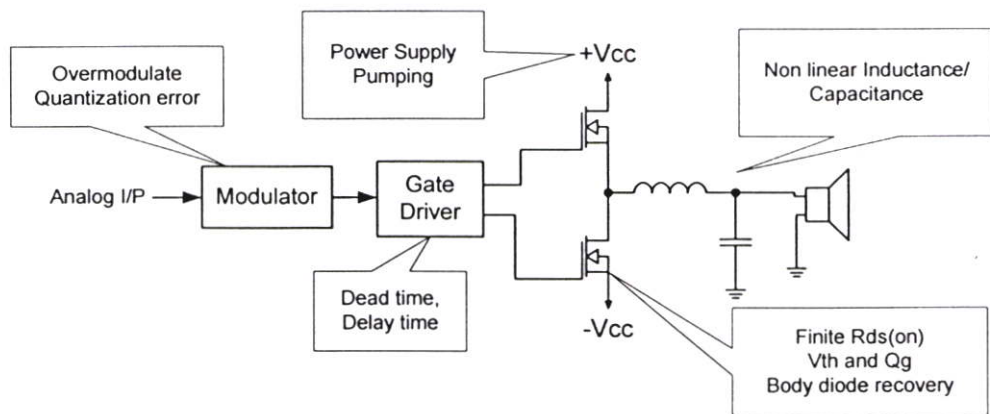
รูปที่ 4.9 การต่อคู่ทรานซิสเตอร์แบบฟูลบริดจ์ (Full Bridge) ในการขยายกำลังคลาสดี

ตารางที่ 4.2 เปรียบเทียบคุณสมบัติในการต่อคู่ทรานซิสเตอร์แบบฮาร์ฟบริดจ์ และแบบฟูลบริดจ์

รูปแบบการต่อ	ฮาร์ฟบริดจ์	ฟูลบริดจ์
อัตราการใช้กระแส	1	2
MOSFET	2 MOSFETs/ต่อ 1 ช่องสัญญาณ	4 MOSFETs/ต่อ 1 ช่องสัญญาณ
Gate Driver	1 Gate Driver/CH	2 Gate Driver/CH
DC Offset	ต้องมีการปรับค่า	สามารถตัดออกเองได้
Notes	เกิดการผลึกกำลังงานกลับสู่แหล่งจ่าย (Power supply pumping)	ไม่เกิดการผลึกกำลังงานกลับสู่แหล่งจ่าย
	ต้องอาศัยการป้อนกลับ (Feedback)	เหมาะสำหรับการต่อแบบลูปเปิด (Open loop)

4.3.2 สาเหตุหลักในการทำงานที่ไม่สมบูรณ์แบบของคลาสดี

แม้ว่าการขยายกำลังคลาสดีจะมีประสิทธิภาพถึง 100 เปอร์เซ็นต์ตามทฤษฎี แต่อย่างไรก็ตามการขยายกำลังแบบคลาสดีที่เป็นวงจรใช้งานจริง จะเกิดความไม่สมบูรณ์แบบในการทำงานตามขั้นตอนต่างๆ ดังรูปที่ 4.10



รูปที่ 4.10 ตำแหน่งที่เป็นสาเหตุหลักของการทำงานที่ไม่สมบูรณ์แบบในการขยายกำลังแบบคลาสดี

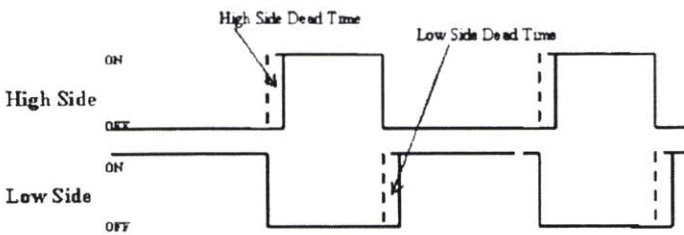
จากรูปที่ 4.10 การทำงานที่ไม่สมบูรณ์แบบในการขยายกำลังแบบคลาสดีมีสาเหตุหลักแบ่งเป็น 5 จุดคือ

1. ปัญหาจากส่วนมอดูเลเตอร์ ความไม่สมบูรณ์แบบที่เกิดขึ้นในหัวข้อนี้จะได้แก่สัญญาณรบกวนจากการควอนไทซ์ ซึ่งจะเกิดขึ้นเสมอในการมอดูเลตแบบพัลส์ และสัญญาณรบกวนนี้อาจถูกขยายกำลังออกมารวมอยู่กับสัญญาณเอาต์พุต และความไม่สมบูรณ์แบบอีกอย่างหนึ่งในหัวข้อนี้เกิดจากการโอเวอร์มอดูเลต เนื่องจากป้อนสัญญาณอินพุตที่มีขนาดใหญ่เกินกว่าที่จะมอดูเลตได้ถูกต้องซึ่งจะทำให้สัญญาณเอาต์พุตเกิดความผิดเพี้ยน โดยงานวิจัยนี้จะใช้วงจรมอดูเลเตอร์แบบเคลด้าและแบบซิกมา-เคลด้าที่ได้นำเสนอไว้ในบทที่ 3 ซึ่งการมอดูเลตแบบซิกมา-เคลด้าจะช่วยลดสัญญาณรบกวนจากการควอนไทซ์ และถ้าป้อนอินพุตในขนาดไม่เกินที่กำหนด การมอดูเลตก็จะไม่เกิดโอเวอร์มอดูเลชัน

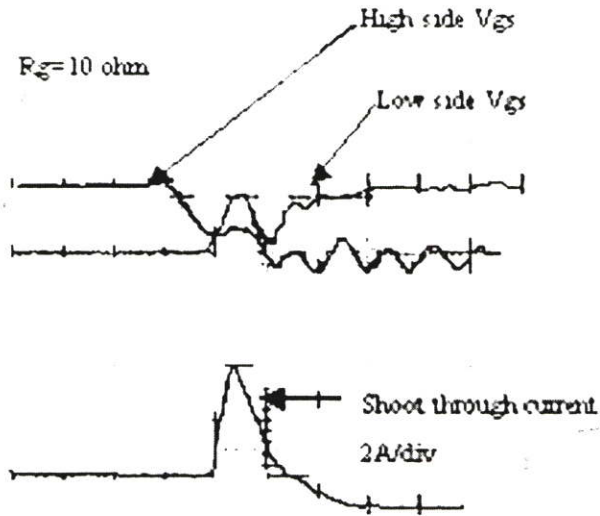
2. ปัญหาจากวงจรขับขาเกทของทรานซิสเตอร์ เกิดขึ้นเนื่องจากวงจรลจิกทางดิจิตอลที่เป็นส่วนประกอบภายในวงจรขับขาเกทเพื่อสร้างสัญญาณพัลส์สองช่องสัญญาณ โดยช่องสัญญาณหนึ่งมีเฟสตรงกับสัญญาณพัลส์อินพุต (In-phase) และอีกช่องหนึ่งกลับเฟสกัน (Out-phase) 180° กับสัญญาณพัลส์อินพุต เพื่อป้อนให้ส่วนวงจรขับขาเกทของทรานซิสเตอร์ ดังนั้นสัญญาณพัลส์เอาต์พุต จึงมีการหน่วงเวลาเพิ่มขึ้นจากการทำงานของวงจรลจิกดิจิตอล อีกทั้ง

วงจรส่วนนี้ยังมีหน้าที่ในการสร้างช่วงเวลาที่เหลือกันของขอบขาขึ้นและขอบขาลง ของสัญญาณพัลส์ที่จะขับทรานซิสเตอร์ทั้งสองเพื่อเป็นช่วงเวลาเดดไทม์ (Dead time)

- **ช่วงเวลาเดดไทม์ (Dead Time)** เป็นเวลาที่เพิ่มเข้าไปในสัญญาณขับทรานซิสเตอร์สองสัญญาณที่กลับเฟสกัน 180° เพื่อให้ขอบขาขึ้นและขอบขาลงเหลื่อมกันเล็กน้อยดังรูปที่ 4.11 เนื่องจากสัญญาณที่กลับเฟสกันนี้ จะนำไปขับทรานซิสเตอร์เฟดสองตัวที่ต่อโดยตรงกับแหล่งจ่ายไฟเลี้ยง ดังรูปที่ 4.10 ซึ่งในการใช้งานจริงทรานซิสเตอร์ทั้งสองไม่ได้ทำงานเป็นอุดมคติ ในขณะที่สลับโหมดการทำงานจึงไม่ได้เป็นไปโดยทันที แต่จะมีช่วงเวลาที่ทรานซิสเตอร์ใช้เปลี่ยนโหมดด้วย ดังรูปที่ 4.12 ดังนั้นถ้าไม่มีช่วงเวลาเดดไทม์ ขณะที่ทำการสลับโหมดจะมีช่วงเวลาที่ทรานซิสเตอร์ตัวหนึ่งออนและอีกตัวหนึ่งกำลังเปลี่ยนเข้าสู่โหมดออฟ แต่ไม่ได้เปลี่ยนเข้าสู่โหมดออฟในทันที จึงยังคงนำกระแสอยู่ ทำให้มีช่วงเวลาหนึ่งที่ทรานซิสเตอร์ทั้งสองนำกระแสพร้อมกัน กระแสจึงไหลจากแหล่งจ่ายไฟเลี้ยงด้านบวก สู่แหล่งจ่ายไฟเลี้ยงด้านลบ ทำให้แหล่งจ่ายไฟเลี้ยงเกิดการลัดวงจร และเรียกกระแสที่ไหลตรงจากแหล่งจ่ายไฟเลี้ยงด้านบวก สู่แหล่งจ่ายไฟเลี้ยงด้านลบนี้ว่า กระแสชูททรู (Shoot through current) แสดงในรูปที่ 4.12 ซึ่งทำให้เกิดการสูญเสียกำลังงาน ประสิทธิภาพจึงลดลง และถ้ากระแสชูททรูมีค่ามากจะทำให้แหล่งจ่ายไฟเลี้ยงเกิดความเสียหายได้ จึงต้องเพิ่มช่วงเวลาให้ขอบขาขึ้นและขอบขาลงของพัลส์ให้เหลื่อมกันเล็กน้อย เรียกว่าช่วงเวลาเดดไทม์ (Dead time) ดังรูปที่ 4.11 เพื่อเป็นช่วงเวลาให้ทรานซิสเตอร์ตัวหนึ่งเปลี่ยนเข้าสู่โหมดออฟจริงๆ ก่อนที่จะให้ทรานซิสเตอร์อีกตัวหนึ่งเป็นโหมดออน แต่ช่วงเวลาเดดไทม์ที่เพิ่มเข้าไปก็ทำให้ความกว้างพัลส์เกิดความเปลี่ยนแปลง ซึ่งจะทำให้เกิดความผิดเพี้ยนทางฮาร์มอนิกของสัญญาณเอาต์พุต โดยถ้ามีช่วงเวลาเดดไทม์มากความผิดเพี้ยนทางฮาร์มอนิกก็จะมากด้วย ดังนั้นการเพิ่มช่วงเวลาเดดไทม์จึงต้องดูความเหมาะสมด้วย



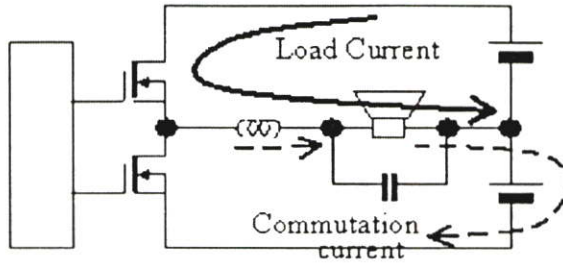
รูปที่ 4.11 ช่วงเวลาเดดไทม์ (Dead-time) ที่เพิ่มตรงขอบขาของพัลส์



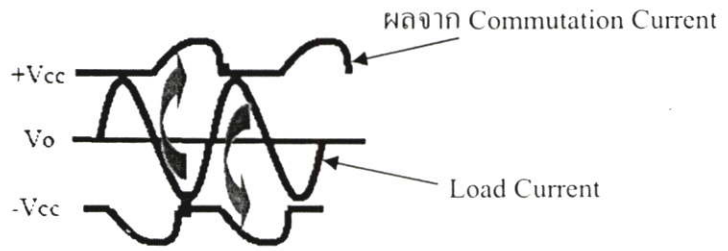
รูปที่ 4.12 ผลจากการทำงานไม่เป็นตามอุดมคติของทรานซิสเตอร์ทำให้เกิดกระแสชูททรู

3. ปัญหาจากแหล่งจ่ายไฟเลี้ยง เนื่องจากเกณฑ์การขยายของวงจรถยายกำลังคลาสิคขึ้นอยู่กับแรงดันจากแหล่งจ่ายไฟเลี้ยงโดยตรง ดังนั้นถ้าแหล่งจ่ายมีแรงดันไม่คงที่ข้อมทำให้สัญญาณเอาต์พุตผิดเพี้ยน และเกิดสัญญาณรบกวนขึ้น ซึ่งมีสาเหตุมาจาก

- การผลักร่างงานกลับคืนแหล่งจ่ายไฟเลี้ยง (Power supply pumping) เป็นสาเหตุหลักที่ทำให้แรงดันจากแหล่งจ่ายไฟเลี้ยงเกิดความผันผวน จะเกิดขึ้นเมื่อต่อทรานซิสเตอร์แบบฮาร์ฟบริดจ์ เนื่องจากในขณะที่กระแสไหลกลับทิศทาง ขดลวดเหนี่ยวนำ (Inductor : L) ที่ต่อในส่วนวงจรรองความถี่ต่ำผ่าน จะปล่อยพลังงานที่ได้สะสมไว้ออกเป็นกระแส ในทิศทางตรงข้ามกับทิศทางของกระแสที่ไหลผ่านตัวมันในช่วงเวลาที่ผ่านไป (Commutation current) ซึ่งจะมีทิศทางเดียวกับกระแสที่จ่ายให้กับโหลด (Load current) ในขณะนั้น จึงรวมกันไหลกลับเข้าสู่แหล่งจ่ายไฟเลี้ยงอีกแหล่งหนึ่ง แล้วผ่านบอดี้ไดโอดของทรานซิสเตอร์ที่ทำงานโหมดออฟเวียนกันไปดังรูปที่ 4.13 และเนื่องจากแหล่งจ่ายไฟเลี้ยงไม่สามารถดูดซับกระแสที่ขดลวดเหนี่ยวนำจ่ายกลับมาได้ แรงดันผลลัพธ์ของแหล่งจ่ายไฟเลี้ยงจึงเกิดความผันผวน (Fluctuation) ดังรูปที่ 4.14 และความผันผวนของแรงดันจะเกิดขึ้นรุนแรงขณะที่ความถี่สัญญาณเอาต์พุตมีค่าต่ำ เนื่องจากขดลวดเหนี่ยวนำจะเก็บสะสมพลังงานที่จะป้อนกลับไว้มากขึ้น และสามารถลดผลกระทบนี้ได้ถ้าให้ค่าตัวเก็บประจุที่วางคร่อมแรงดันไฟเลี้ยงมีค่ามากเพียงพอที่จะดูดซับกระแสส่วนเกินนี้

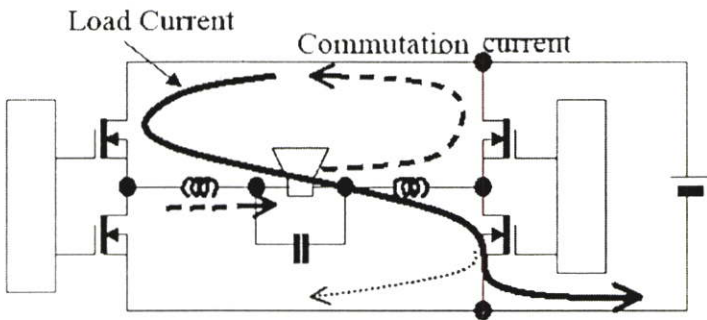


รูปที่ 4.13 การไหลของกระแสเมื่อต่อทรานซิสเตอร์แบบฮาร์ฟบริดจ์



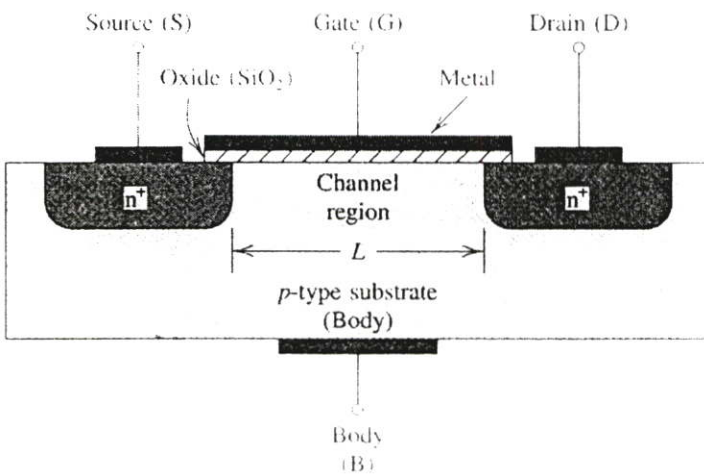
รูปที่ 4.14 ความผันผวนของแรงดันที่แหล่งจ่ายไฟเลี้ยง เมื่อเกิดการผลัดกำลังงานกลับคืนแหล่งจ่าย

แต่เมื่อต่อทรานซิสเตอร์แบบฟูลบริดจ์ จะไม่เกิดการผลัดกำลังงานกลับคืนสู่แหล่งจ่าย เนื่องจากกระแสสะสมในขดลวดเหนี่ยวนำ (Commutation current) ที่ป้อนกลับออกมาเป็นกระแสส่วนเกินนี้สามารถมีทางไหลระบายวนกลับไปสู่โหนดได้ ดังเช่นรูปที่ 4.15 กระแสจากการสะสมของขดลวดเหนี่ยวนำจะไหลผ่านบอดีไดโอดของทรานซิสเตอร์ที่เป็นโหนดออฟ หรือผ่านทรานซิสเตอร์ที่เป็นโหนดออนของกลุ่มทรานซิสเตอร์ด้านขวาวนกลับไปสู่โหนด จึงไม่มีกระแสจากขดลวดเหนี่ยวนำไหลย้อนกลับเข้าสู่แหล่งจ่ายไฟ แรงดันไฟเลี้ยงจึงไม่เกิดความผันผวนเหมือนการต่อแบบฮาร์ฟบริดจ์

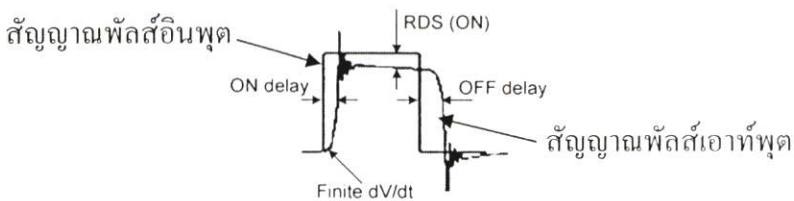


รูปที่ 4.15 การไหลของกระแสเมื่อต่อทรานซิสเตอร์แบบฟูลบริดจ์

4. ปัญหาจากทรานซิสเตอร์ เป็นปัญหาหลักที่สำคัญมากของวงจรรขยายกำลังแบบคลาสดี รวมถึงการขยายกำลังแบบสวิทซ์ซึ่งคลาสอื่นๆด้วย เพราะเป็นสาเหตุหลักที่ทำให้การขยายกำลังแบบสวิทซ์ในช่วงแรกที่มีการคิดค้นทฤษฎียังไม่นิยมนำมาใช้งานจริง เนื่องจากเทคโนโลยีของทรานซิสเตอร์ขยายกำลังที่เหมาะสมกับการสวิทซ์ยังไม่ก้าวหน้าเพียงพอ [24] จนเมื่อมีการคิดค้นทรานซิสเตอร์ขยายกำลังแบบมอสเฟตที่มีประสิทธิภาพดีขึ้น การขยายกำลังแบบสวิทซ์จึงได้รับความนิยมนำอย่างสูง (ส่วนประกอบภายในทรานซิสเตอร์แบบมอสเฟตแสดงได้ดังรูปที่ 4.16) และความไม่สมบูรณ์แบบของทรานซิสเตอร์นี้ จะมีผลโดยตรงต่อประสิทธิภาพของวงจรรขยายกำลัง [25] หรือกล่าวได้ว่า “ประสิทธิภาพของวงจรรขยายกำลังขึ้นอยู่กับค่าตัวแปรของทรานซิสเตอร์” และตัวแปรที่ทำให้เกิดความไม่สมบูรณ์แบบ จะทำให้สัญญาณเอาต์พุตเปลี่ยนไปจากพัลส์อินพุต ดังรูป 4.17



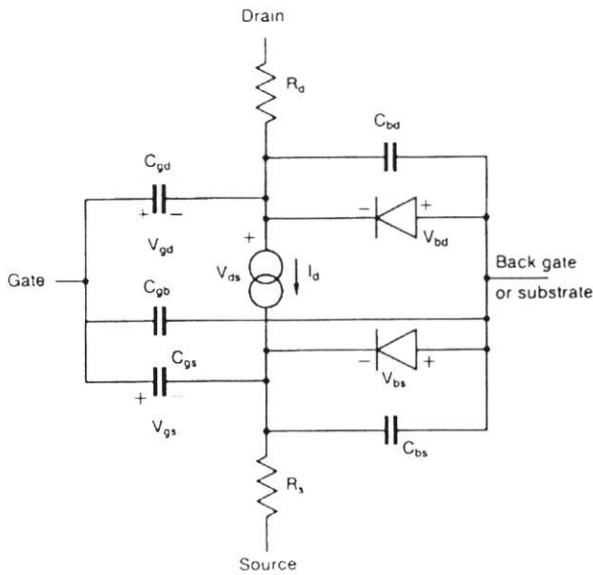
รูปที่ 4.16 ภาพตัดขวางแสดงโครงสร้างของทรานซิสเตอร์มอสเฟตแบบปลดพาหะ ชนิดเอ็น (*n*-channel depletion-type MOSFET)



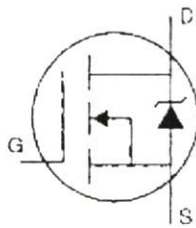
รูปที่ 4.17 เปรียบเทียบสัญญาณพัลส์อินพุตกับสัญญาณพัลส์เอาต์พุตจากวงจรรขยายกำลัง

- *แบบจำลองของทรานซิสเตอร์มอส* โครงสร้างของมอสเฟตในรูปที่ 4.16 เมื่อยังไม่ได้ต่อขาขับเคลื่อนหรือโครงของอุปกรณ์ (Body : B) จะมีวงจรจำลองของเอ็นมอสดังรูปที่ 4.18 โดยที่

รอยต่อพีเอ็น (p-n junction) ระหว่างขาต่างๆ จะเปรียบเสมือนตัวเก็บประจุ และการต่อกันระหว่างสารเจือพีกับสารเจือเอ็น จะทำให้เสมือนว่ามีไดโอดสองตัว ตัวแรกอยู่ตรงรอยต่อพีเอ็นระหว่างขั้วสเตรทกับขาเดรน และตัวที่สองอยู่ระหว่างขั้วสเตรทกับขาซอร์ท เรียกว่า บอดี้ไดโอด (Body diode) ซึ่งเมื่อนำมอสเฟตไปใช้งานมักต่อขั้วสเตรทกับขาซอร์ท ทำให้เหลือบอดี้ไดโอดระหว่างขาเดรนกับขั้วสเตรทเพียงตัวเดียว ดังสัญลักษณ์ของทรานซิสเตอร์แบบเอ็นชาแนลมอสเฟตในรูปที่ 4.19



รูปที่ 4.18 แบบจำลองโครงสร้างของเอ็นชาแนลมอสเฟต



รูปที่ 4.19 สัญลักษณ์ทรานซิสเตอร์มอสเฟตแบบปลดพาหะชนิดเอ็น

ความไม่สมบูรณ์แบบในการขยายกำลังพลส์ จะทำให้เกิดความผิดเพี้ยนและสัญญาณรบกวนในสัญญาณเอาต์พุต โดยตัวแปรหลักที่ทำให้เกิดความไม่สมบูรณ์ของทรานซิสเตอร์ที่ใช้ขยายกำลังมีดังนี้

- ค่าอุณหภูมิของทรานซิสเตอร์สูงสุด (Maximum junction temperature : $T_{J(max)}$) เมื่อทรานซิสเตอร์ทำงานจะมีการสูญเสียพลังงานเกิดขึ้น ซึ่งพลังงานที่สูญเสียทั้งหมดจะกลายเป็นความร้อน และอุณหภูมิภายในตัวถังของทรานซิสเตอร์ (T_J) จะคำนวณได้ดังนี้

$$T_J = T_A + p_D \theta_{JA} \quad (4.10)$$

เมื่อ T_J คืออุณหภูมิภายในตัวถังของทรานซิสเตอร์
 T_A คืออุณหภูมิของสภาวะแวดล้อม
 θ_{JA} คือ ความต้านทานความร้อนระหว่างอุปกรณ์และสภาพแวดล้อม

ซึ่งค่า T_J จะมีผลต่อตัวแปรของทรานซิสเตอร์ที่แปรผันตามอุณหภูมิ ดังนั้นการทำให้ อุณหภูมิของทรานซิสเตอร์คงที่จึงทำให้คุณสมบัติของวงจรรขยายกำลังคงที่ และทรานซิสเตอร์จะมี ค่าอุณหภูมิสูงสุดที่ทนได้ ($T_{J(max)}$) ซึ่งจะเป็นค่าอุณหภูมิสูงสุดของทรานซิสเตอร์ก่อนจะสูญเสีย สภาพการทำงานอย่างถาวร (เผาไหม้หรือละลาย) ซึ่ง $T_{J(max)}$ นี้แม้จะไม่ได้เป็นตัวแปรที่มีความสัมพันธ์โดยตรงต่อคุณภาพหรือประสิทธิภาพของวงจรรขยายกำลัง แต่จะมีความสำคัญอย่างมากในการกำหนดขนาดของแผ่นระบายความร้อน (Heatsink) เนื่องจากถ้าทรานซิสเตอร์มีค่า $T_{J(max)}$ มากหมายความว่าทรานซิสเตอร์สามารถรองรับความร้อนที่เกิดจากการสูญเสียพลังงานได้มาก จึงออกแบบแผ่นระบายความร้อนให้เล็กลงได้ ซึ่งจะส่งผลให้ขนาดและราคาโดยรวมของวงจรรขยายกำลังมีค่าลดลง

- ค่าความต้านทานขาเดรน-ขาซอร์ที่ขณะทำงานโหมคออน (Static drain-to-source on-resistance : $R_{DS(ON)}$)

ในทางปฏิบัติขณะที่ทรานซิสเตอร์นำกระแสจากขาเดรนไปขาซอร์ท (ทำงานโหมค อิมตัวหรือโหมคออน (ON)) จะมีค่าความต้านทานระหว่างขาเดรนและขาซอร์ทอยู่ค่าหนึ่ง เรียกว่า เป็นค่าความต้านทานระหว่างขาเดรนกับขาซอร์ทขณะทำงานโหมคออน (Static drain-to-source on-resistance : $R_{DS(ON)}$) ซึ่งค่านี้จะแปรผันตรงกับอุณหภูมิภายในตัวถังของทรานซิสเตอร์ (T_J) ซึ่ง โดยปกติจะระบุค่าไว้ในคู่มือการใช้อุปกรณ์ (Datasheet) ที่เงื่อนไขอุณหภูมิ $T_J = 25^\circ\text{C}$ และค่า $R_{DS(ON)}$ นี้จะมีผลโดยตรงต่อกำลังที่สูญเสียขณะทรานซิสเตอร์นำกระแส ($P_{CONDUCTION}$) โดยคำนวณได้จากสมการ (4.11)

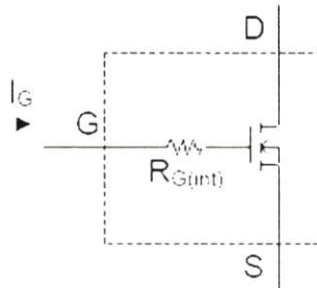
$$P_{CONDUCTION} = (I_{D(RMS)})^2 \times R_{DS(ON)} \quad (4.11)$$

เมื่อ $I_{D(RMS)}$ คือค่ากระแสเฉลี่ยที่ขาเดรน (แอมป์)

ค่า $R_{DS(ON)}$ จะมีผลทำให้รูปสัญญาณเปลี่ยนไปดังรูปที่ (4.17) และถ้า $R_{DS(ON)}$ มีค่าน้อย กำลังที่สูญเสียขณะทรานซิสเตอร์นำกระแสก็จะน้อย ประสิทธิภาพโดยรวมก็จะสูงขึ้น

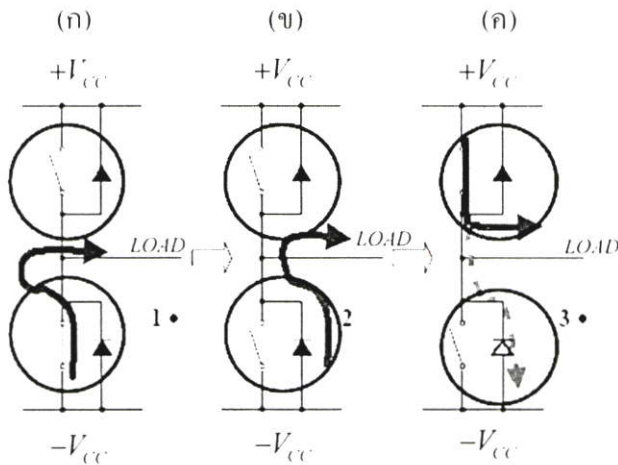
- ค่าประจุที่ต้องใช้ชาร์จจากเกต (Gate charge : Q_x) เนื่องจากก่อนที่ทรานซิสเตอร์จะทำงานโหมดคอน (Mode on หรือ Saturate mode) จะต้องใช้เวลาช่วงหนึ่งในการป้อนแรงดันที่มากกว่าแรงดันขีดเปลี่ยน (Threshold voltage) ที่ขาเกตเพื่อเหนี่ยวนำประจุพาหะส่วนน้อย (Minority carrier) ให้ขึ้นมารวมกันเป็นช่องนำกระแส (Channel) เพื่อให้กระแสไหลผ่านจากขาเดรนสู่ขาซอร์ทอย่างเต็มที่ โดยค่าประจุที่ขาเกตที่ใช้เพื่อเหนี่ยวนำประจุพาหะส่วนน้อยดังกล่าวจะเรียกว่า Q_x เป็นค่าที่ไม่แปรผันตามอุณหภูมิ และเป็นค่าที่ส่งผลโดยตรงต่อความเร็วในการทำงานของทรานซิสเตอร์ กล่าวคือ ถ้าทรานซิสเตอร์มีค่า Q_x น้อย หมายความว่าทรานซิสเตอร์นั้นต้องการประจุจำนวนน้อยในการชาร์จจากเกตเพื่อทำให้ทรานซิสเตอร์ทำงาน โหมดคอน ดังนั้นทรานซิสเตอร์จึงเข้าสู่โหมดคอนได้เร็ว

- ค่าความต้านทานภายในทรานซิสเตอร์ที่ขาเกต (Internal gate resistance : $R_{G(int)}$) เป็นตัวแปรที่แปรผันตามอุณหภูมิ และมีตำแหน่งที่ขาเกตดังรูปที่ 4.20 และตัวแปรนี้จะมีผลต่อเวลาที่ใช้ในการสลับระหว่างโหมดคอนและโหมดออฟของทรานซิสเตอร์ โดยถ้า $R_{G(int)}$ มีค่ามาก จะทำให้กระแส I_G มีค่าลดลง จึงเพิ่มเวลาที่ใช้ในการเปลี่ยนโหมดการทำงาน ส่งผลให้เกิดการสูญเสียขณะทำการสวิตช์เพิ่มขึ้น



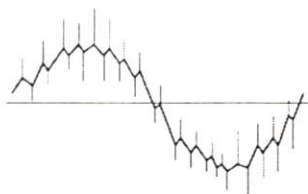
รูปที่ 4.20 ตำแหน่งของ $R_{G(int)}$ ภายในทรานซิสเตอร์

- การรบกวนจากคลื่นแม่เหล็กไฟฟ้า (Electro-magnetic interference : EMI) เป็นปัญหาสำคัญอีกอย่างหนึ่งในการออกแบบวงจรขยายกำลังคลาสดีเช่นเดียวกับการขยายแบบสวิทซ์คลาสอื่นๆ ซึ่งมีสาเหตุมาจากประจุที่ไหลย้อนกลับเพื่อกลับคืนสภาพเดิม (Reverse recovery charge) ของบอดีไดโอดภายในทรานซิสเตอร์มอสเฟต โดยจะทำให้เกิดกระแสไหลผ่านจากแหล่งจ่ายไฟเลี้ยงด้านบวกตรงสู่แหล่งจ่ายไฟเลี้ยงด้านล่างเหมือนกับกระแสชูททรู และมีขั้นตอนการเกิด EMI ดังรูปที่ 4.21



รูปที่ 4.21 ผลกระทบจากประจุที่ไหลย้อนกลับเพื่อกลับคืนสภาพเดิม (Reverse recovery charge) ของบอดีไดโอดภายในทรานซิสเตอร์มอสเฟต

ขั้นตอนการเกิดการรบกวนจากคลื่นแม่เหล็กไฟฟ้าจะเกิดขึ้นในจังหวะที่ทรานซิสเตอร์ทั้งสองตัวสลับโหมดการทำงาน โดยเกิดขึ้นขณะทรานซิสเตอร์ทั้งสองสลับโหมดการทำงานดังรูปที่ 4.21 ภาพ (ก) คือการทำงานขณะทรานซิสเตอร์ด้านบนเป็นโหมดออฟ ทรานซิสเตอร์ด้านล่างเป็นโหมดออน จะมีกระแสจากแหล่งจ่ายไฟเลี้ยงด้านลบ ($-V_{CC}$) ไหลผ่านทรานซิสเตอร์ด้านล่างสู่โหลด ภาพ (ข) คือการทำงานระหว่างช่วงเดาท์คือทรานซิสเตอร์ด้านล่างอยู่โหมดออฟ และทรานซิสเตอร์ด้านบนก็ยังคงอยู่โหมดออฟก่อนที่จะเป็นโหมดออนต่อไป เพื่อป้องกันการเกิดกระแสชูททรู การทำงานช่วงนี้บอดีไดโอดระหว่างขาเดรนและซัสเตรท จะยังคงทำงานโหมดออน นำกระแสจากแหล่งจ่ายไฟเลี้ยงด้านลบสู่โหลดเช่นเดิม ภาพ (ค) คือการทำงานขณะทรานซิสเตอร์ด้านล่างทำงานโหมดออฟ และทรานซิสเตอร์ด้านบนเปลี่ยนเข้าสู่โหมดออน ช่วงเวลานี้บอดีไดโอดที่นำกระแสในช่วงเดาท์จะยังคงมีสถานะนำกระแสอยู่ เนื่องจากประจุพาหะส่วนน้อย (Minority carrier) ยังไม่ไหลย้อนกลับคืนสู่สถานะเดิม (Reverse recovery) กระแสจึงไหลผ่านได้ จนกว่าประจุพาหะส่วนน้อยจะกลับคืนสถานะเดิมและมีบริเวณปลอดพาหะ กระแสจึงจะหยุดไหล กระแสจากปรากฏการณ์นี้จะทำให้สัญญาณเอาต์พุตมีลักษณะเป็นเดือยแหลมคมดังรูปที่ 4.22 ซึ่งจะเหนี่ยวนำสายทองแดงบนแผ่นวงจรพิมพ์ (Printed circuit board : PCB) ให้กลายเป็นขดลวดเหนี่ยวนำ (Inductance) ที่ไม่ต้องการ ดังนั้นการออกแบบแผ่นวงจรพิมพ์ต้องคำนึงถึงการลดผลของ EMI ด้วย



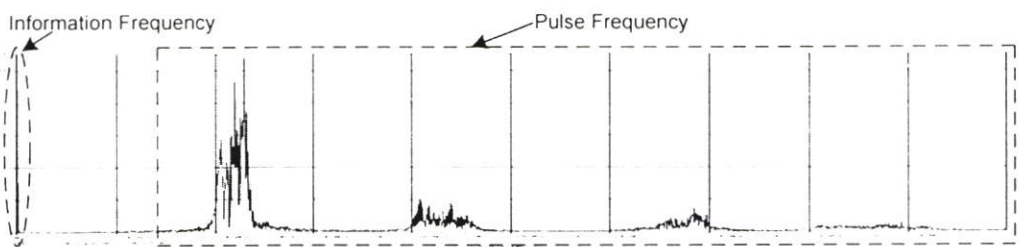
รูปที่ 4.22 ผลของสัญญาณเอาต์พุตเมื่อเกิดการรบกวนจากคลื่นแม่เหล็กไฟฟ้า

การสูญเสียกำลังงานที่เกิดจากการทำงานไม่เป็นอุดมคติของทรานซิสเตอร์ เป็นสาเหตุหลักของการสูญเสียที่เกิดขึ้นในการขยายกำลังแบบสวิทชิง โดยกำลังงานสูญเสียที่เกิดขึ้นเมื่อขยายกำลังแบบสวิทชิงจะมีสองส่วน ส่วนแรกคือการสูญเสียกำลังขณะที่ทรานซิสเตอร์ทำงาน โหมดอนนำกระแสดังสมการ (4.11) และส่วนที่สองคือการสูญเสียกำลังขณะทรานซิสเตอร์เปลี่ยนโหมดการทำงาน และตัวแปรที่ทำให้ทรานซิสเตอร์ทำงานไม่สมบูรณ์แบบที่ได้กล่าวมาทั้งหมดนี้ขึ้นอยู่กับเทคโนโลยีในการผลิตทรานซิสเตอร์ขยายกำลังแบบสวิทชิงในขณะนั้น และสาเหตุของความไม่สมบูรณ์ดังกล่าว เป็นสิ่งที่ต้องพิจารณาในการสร้างวงจรขยายกำลังเพื่อให้งานมีประสิทธิภาพ และเพื่อให้ได้คุณภาพเสียงสูงสุด

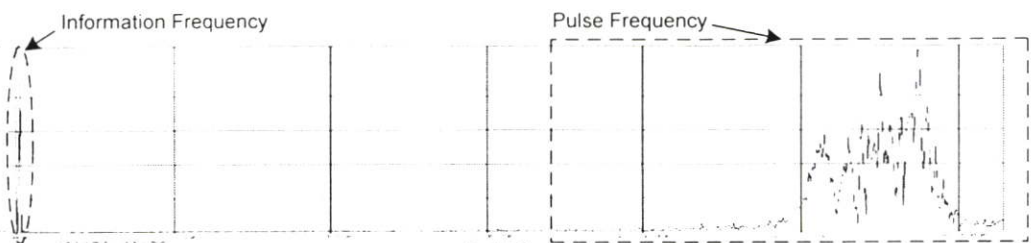
4.4 วงจรขยายกำลังงานเสียงโดยใช้การมอดูเลตแบบซิกมา-เดลต้า และแบบเดลต้า

4.4.1 ความเชื่อมโยงของการขยายกำลังงานเสียงคลาสดีกับการมอดูเลตแบบซิกมา-เดลต้า

จากหลักการขยายกำลังแบบสวิทชิงในรูปที่ 4.2 จะเห็นได้ว่ามีขั้นตอนการมอดูเลตพัลส์อยู่ในกระบวนการด้วย ซึ่งการมอดูเลตพัลส์ดังกล่าวต้องเป็นการมอดูเลตที่ให้เอาท์พุทเป็นสัญญาณพัลส์ ที่มีองค์ประกอบทางความถี่ของข้อมูลหรือเสียงที่ต้องการขยายกำลังรวมอยู่กับองค์ประกอบทางความถี่สูงของสัญญาณพัลส์ (Audio-frequency-in-band) ดังรูปที่ 4.23 เพื่อให้เวลานำสัญญาณพัลส์เข้าสู่ขั้นตอนการกรองความถี่ต่ำผ่านแล้ว จะได้สามารถแยกข้อมูลหรือเสียงกลับคืนมาได้



(ก)



(ข)

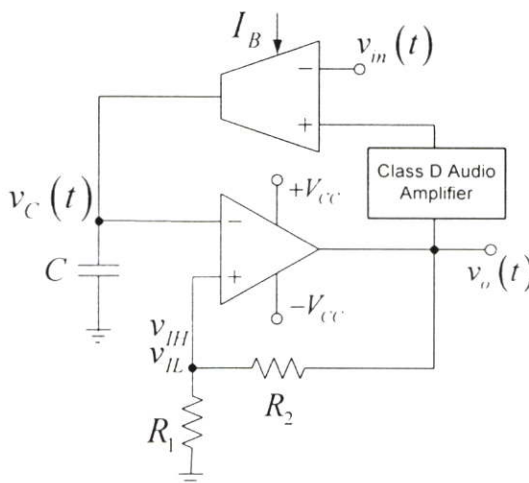
รูปที่ 4.23 (ก) องค์ประกอบทางความถี่ของพัลส์ที่ผ่านการมอดูเลต ในการขยายแบบคลาสดี

(ข) รูปขยายรูปที่ 4.23(ก)

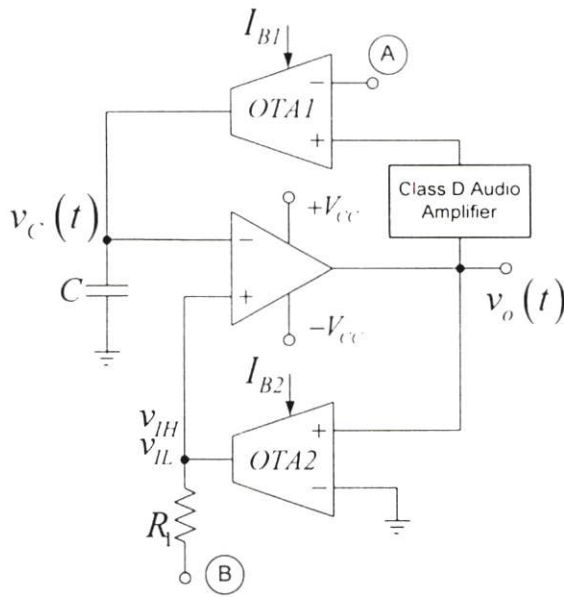
ในระยะแรกที่มีการคิดค้นการขยายกำลังแบบสวิทช์คลาสสิก ขั้นตอนการมอดูเลตพัลส์จะใช้การมอดูเลตความกว้างพัลส์ (Pulse width modulation) [19] เนื่องจากมีคุณสมบัติตรงตามที่ต้องการ แต่ต่อมาจะใช้การมอดูเลตแบบซิกมา-เดลต้าในการมอดูเลตแทน เนื่องจากการมอดูเลตแบบซิกมา-เดลต้าดังรูปที่ 2.26 ให้เอาท์พุทเป็นสัญญาณพัลส์ที่มีองค์ประกอบของเสียงรวมอยู่กับองค์ประกอบของสัญญาณพัลส์ ดังที่ได้อธิบายไว้ในบทที่ 2 หัวข้อ 2.6 ตรงตามคุณสมบัติของมอดูเลเตอร์ที่ต้องการใช้ในการขยายกำลังคลาสสิก อีกทั้งยังมีคุณสมบัติที่ดีกว่าในเรื่องการปรับช่วงกำลังงานของสัญญาณรบกวนจากการควอนไทซ์ให้ไปอยู่นอกช่วงความถี่ข้อมูลข่าวสาร (Noise Shaping) ซึ่งจะทำให้คุณภาพเสียงดีขึ้น และจะเห็นได้ว่าในปัจจุบันวงจรรวม (IC) ที่ใช้ขยายกำลังงานเสียงแบบสวิทช์คลาสสิกมักจะเปลี่ยนมาใช้ในการมอดูเลตแบบซิกมา-เดลต้าเป็นส่วนใหญ่ [20], [21], [22]

4.4.2 การประยุกต์ใช้วงจรซิกมา-เดลต้า และเดลต้ามอดูเลชันอย่างง่าย ในการขยายกำลังงานเสียง

เนื่องจากการขยายกำลังแบบสวิทช์คลาสสิกที่ใช้การมอดูเลตแบบซิกมา-เดลต้าในขั้นตอนการมอดูเลตมีข้อดีดังหัวข้อ 4.4.1 จึงได้นำวงจรซิกมา-เดลต้าและเดลต้ามอดูเลชันอย่างง่ายที่ได้นำเสนอไว้ในบทที่ 3 มาประยุกต์ให้เป็นวงจรขยายกำลังแบบสวิทช์คลาสสิก โดยเพิ่มส่วนขยายกำลังในตำแหน่งดังรูปที่ 4.24 และรูปที่ 4.25 โดยรูปที่ 4.24 เป็นตำแหน่งของวงจรขยายกำลังสำหรับวงจรมอดูเลตแบบซิกมา-เดลต้าในรูปที่ 3.4 และรูปที่ 4.25 เป็นตำแหน่งของวงจรขยายกำลังสำหรับวงจรมอดูเลตแบบซิกมา-เดลต้าและแบบเดลต้าที่ปรับลดผลของอูณหภูมิในรูปที่ 3.6 และรูปที่ 3.8

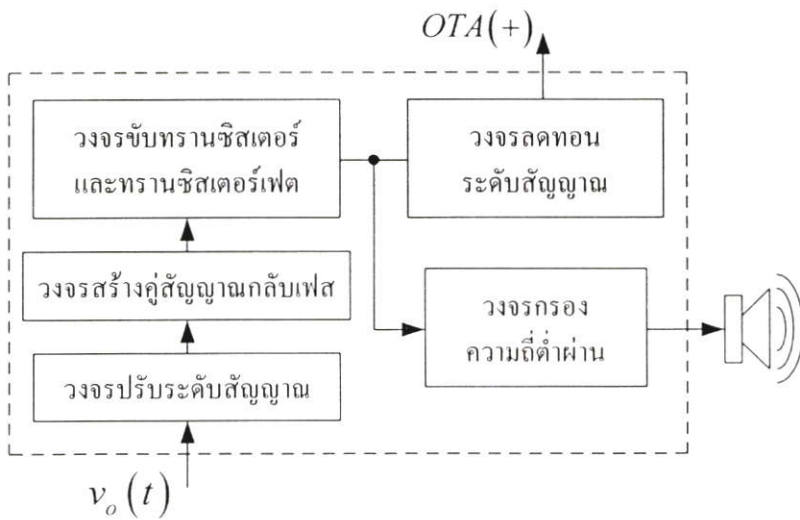


รูปที่ 4.24 แสดงตำแหน่งในการแทรกวงจรขยายกำลังงานในรูปการทำงาน ของวงจรมอดูเลตแบบซิกมา-เดลต้า

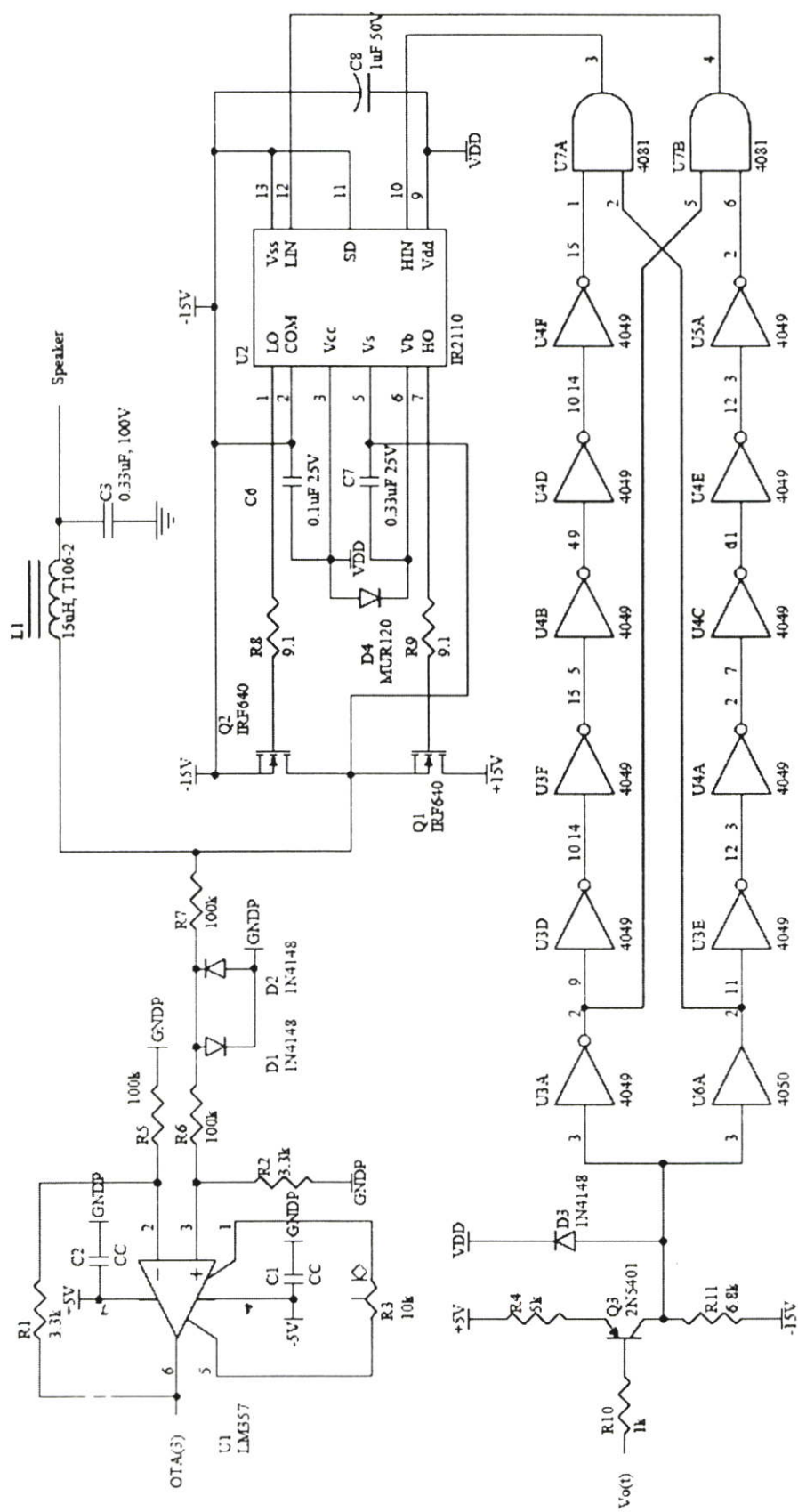


รูปที่ 4.25 แสดงตำแหน่งในการแทรกวงจรขยายกำลังงานในรูปการทำงานของวงจรมอดูเลต แบบ เดลต้าและแบบซิกมา-เดลต้าที่ปรับลดผลของอุณหภูมิ

ในรูปที่ 4.25 ถ้าป้อนสัญญาณอินพุตที่ตำแหน่ง A และให้ตำแหน่ง B เป็นกราวด์ วงจรจะมอดูเลตแบบซิกมา-เดลต้า หรือถ้าป้อนอินพุตที่ตำแหน่ง B และให้ตำแหน่ง A เป็นกราวด์ วงจรจะมอดูเลตแบบเดลต้า และการแทรกวงจรขยายกำลังเข้าไปดังรูปที่ 4.24 และรูปที่ 4.25 เป็นการแทรกเข้าไปในรูปการทำงานปกติ ดังนั้นวงจรโดยรวมจะยังคงทำงานแบบออสซิลเลตด้วยตนเองเช่นเดิม และวงจรขยายกำลังที่แทรกเข้าไป มีการทำงานภายในแยกเป็นส่วนๆ ดังรูปที่ 4.26 และมีการต่ออุปกรณ์ภายในส่วนต่างๆ ดังรูปที่ 4.27



รูปที่ 4.26 ขั้นตอนการทำงานภายในวงจรขยายกำลัง



รูปที่ 4.27 การต่อวงจรภายในส่วนวงจรขยายกำลังงานเสียง

จากรูปที่ 4.26 และรูปที่ 4.27 $v_o(t)$ เป็นสัญญาณพัลส์เอาต์พุตที่ผ่านการมอดูเลตออกมาจากออปแอมป์ มีแรงดัน ± 5 โวลต์ และจะเข้าสู่วงจรต่างๆ ต่อไปนี้

วงจรปรับระดับสัญญาณ (Level shift) เพื่อปรับระดับแรงดันจาก ± 5 โวลต์ ให้เหมาะกับการตัดสินใจดิจิทัลของไอซีลอจิกดิจิทัลในวงจรกลับเฟสสัญญาณ (Invert) ซึ่งจะตัดสินใจเป็นลอจิกโลว์ (Low) ที่ระดับแรงดันไฟเลี้ยงด้านลบของทรานซิสเตอร์เฟด และตัดสินใจเป็นลอจิกไฮท์ (High) ที่ระดับแรงดันไฟเลี้ยงด้านลบของทรานซิสเตอร์เฟดบวก 12 โวลต์

วงจรสร้างคู่สัญญาณกลับเฟส (Logic digital) มีหน้าที่สร้างสัญญาณดิจิทัลสองสัญญาณที่อินเฟสและกลับเฟส 180° กับสัญญาณดิจิทัลอินพุต เพื่อใช้เป็นสัญญาณขับทรานซิสเตอร์เฟดสองตัวสลับกัน และต้องมีการหน่วงเวลาขอบขาขึ้นและขอบขาลงของสัญญาณดิจิทัลเอาต์พุตสองอันนี้ดังรูปที่ 4.11 เพื่อให้เป็นช่วงเวลาเฉไทม์ระหว่างทรานซิสเตอร์ทั้งสองตัวขณะสลับโหมดการทำงาน โดยช่วงเวลาเฉไทม์ที่ใช้ประมาณ 150 นาโนวินาที (ns) โดยจะใช้ไอซีดิจิทัลแบบซีเอ็มอส (CMOS) ที่มีไฟเลี้ยงด้านลบเท่ากับไฟเลี้ยงทรานซิสเตอร์เฟดด้านลบและไฟเลี้ยงด้านบวกเท่ากับไฟเลี้ยงเฟดด้านลบบวก 12 โวลต์

วงจรขับและทรานซิสเตอร์มอสเฟด (Gate drive & MOSFET) วงจรขับทรานซิสเตอร์มีหน้าที่สร้างระดับแรงดันและกระแสที่เหมาะสม เพื่อป้อนที่ขาเกตของทรานซิสเตอร์เฟดทั้งสองตัวให้ทำงานโหมดออนและโหมดออฟ โดยจะเลือกใช้ไอซีเบอร์ IR2110 ที่มีหน้าที่เฉพาะในการขับขาเกตของทรานซิสเตอร์ และทรานซิสเตอร์เฟดจะใช้เบอร์ IRF640 สองตัวร่วมกันทำงานแบบฮาร์ฟบริดจ์ มีไฟเลี้ยงทรานซิสเตอร์ตามเกณฑ์ที่ต้องการขยาย (ในการทดลองใช้แรงดันไฟเลี้ยงทรานซิสเตอร์เฟด ± 15 โวลต์) ซึ่งสามารถปรับเพิ่มขึ้นตามความต้องการได้

วงจรกรองความถี่ต่ำผ่าน (LPF) จะเป็นวงจรสุคท้าย ก่อนที่จะได้เสียงเอาต์พุตออกสู่ลำโพง เพื่อกรองสัญญาณพัลส์ที่ผ่านการมอดูเลตแบบซิกมา-เดลต้า ที่มีองค์ประกอบทางความถี่เสียง รวมอยู่กับองค์ประกอบทางความถี่ของสัญญาณพัลส์ที่เป็นคลื่นพาห์ โดยจะต้องยอมให้ผ่านเฉพาะช่วงความถี่เสียง และตัดช่วงความถี่ของสัญญาณพัลส์ที่มีความถี่สูงออก ซึ่งการออกแบบวงจรกรองความถี่ต่ำผ่านนี้ควรจะทำหน้าที่เป็นตัวปรับอิมพีแดนซ์ให้เท่ากับอิมพีแดนซ์ของโหลด (Matching Impedance) ที่เป็นลำโพงด้วย เพื่อให้เกิดการส่งผ่านกำลังงานให้โหลดสูงสุด

วงจรกรองความถี่ต่ำผ่านมี 2 ประเภทคือ แบบเฉื่อยงาน (Passive) และแบบไวงาน (Active) ซึ่งการใช้งานในวงจรขยายกำลังเป็นการกรองสัญญาณพัลส์ที่มีกำลังงานสูง แต่วงจรกรองแบบแอคทีฟจะต้องใช้อุปกรณ์ที่มีเกนซ์ขยายสัญญาณ เช่น ทรานซิสเตอร์หรือออปแอมป์ ซึ่งไม่สามารถทนกำลังสูงได้ ดังนั้นจึงต้องออกแบบวงจรกรองความถี่ต่ำผ่านแบบเฉื่อยงาน โดยสำหรับวงจรซิกมา-เดลต้าจะออกแบบให้กรองเฉพาะช่วงความถี่เสียง (0 - 20 kHz) และตัดช่วงความถี่สูงที่

เป็นองค์ประกอบของสัญญาณพัลส์ออก โดยออกแบบวงจรกรองให้มีความถี่คัทออฟอยู่ที่ 25 kHz และมีผลตอบสนองทางความถี่ (Frequency response) ที่ราบเรียบตลอดช่วงความถี่ที่ให้ผ่าน (Pass band) และการออกแบบวงจรกรองความถี่ต่ำผ่านสำหรับวงจรเคลด้า ก็ยังคงให้กรองย่านความถี่เสียงเช่นเดียวกับวงจรซิกมา-เคลด้า แต่ผลตอบสนองทางความถี่ต้องมีความชันลาดเอียงลงตลอดช่วงความถี่ที่ให้ผ่าน และเฟสเลื่อนไป 90° เพื่อให้เป็นการทำปริพันธ์สัญญาณพร้อมกับกรองความถี่สำหรับสัญญาณที่มอดูเลตมาแบบเคลด้า

วงจรลดทอนระดับสัญญาณกลับคืน (Adjust voltage) มีหน้าที่ปรับระดับสัญญาณพัลส์ที่ผ่านการขยายกำลังจากคู่ทรานซิสเตอร์เฟด (เนื่องจากในการทดลองใช้แรงดันไฟเลี้ยงคู่ทรานซิสเตอร์เฟดเป็น ± 15 โวลต์ สัญญาณพัลส์ที่ผ่านการขยายจึงมีแรงดัน ± 15 โวลต์) กลับคืนสู่แรงดันที่เหมาะสมกับการป้อนกลับที่ขาบวกของ OTA เพื่อให้วงจรทำงานครบรูปการมอดูเลตดั้งเดิม

4.4.3 ผลจากการเพิ่มวงจขยายกำลังเข้าไปในรูปการทำงาน

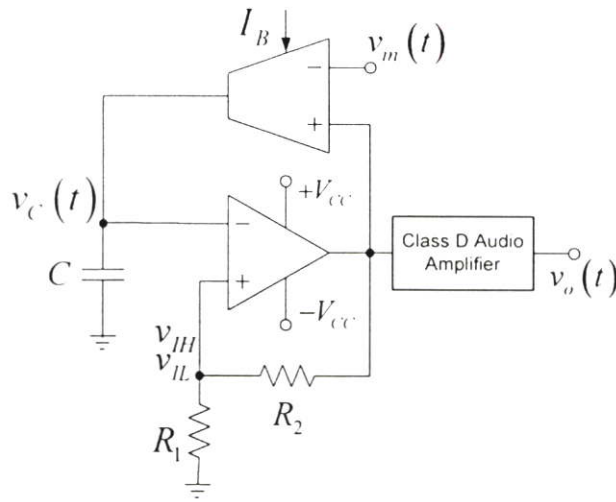
เมื่อเพิ่มวงจขยายกำลังเข้าไปในรูปการทำงานของวงจรซิกมา-เคลด้า และเคลด้า มอดูเลชันอย่างง่ายในบทที่ 3 ดังรูปที่ 4.24 และรูปที่ 4.25 แล้ว จะมีผลกระทบกับการทำงานของวงจรโดยรวม เนื่องจากภายในวงจขยายกำลังจะมีการหน่วงเวลาเพิ่มขึ้น โดยมีสาเหตุจาก

- การหน่วงเวลาเนื่องจากการทำงานของไอซีลอจิกดิจิตอลในวงจรกลับเฟสสัญญาณ
- การหน่วงเวลาจากไอซีขับขาเกต
- ความเร็วในการสวิตชิงของทรานซิสเตอร์เฟดที่มีค่าจำกัด

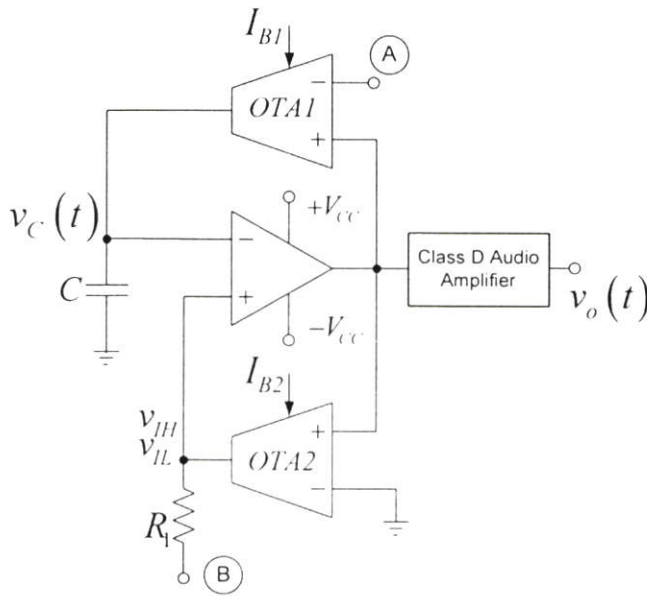
ซึ่งการพิจารณาความถี่ของสัญญาณพัลส์ในวงจรที่มีการทำงานแบบออสซิลเลตด้วยตนเอง จะต้องรวมการหน่วงเวลาที่เกิดขึ้นทั้งหมดในรูปการทำงาน ดังนั้นเมื่อมีการหน่วงเวลาเพิ่มขึ้นจากวงจขยายกำลัง จึงทำให้การทำงานโดยรวมช้าลง และความถี่ในการออสซิลเลตด้วยตนเองของวงจรที่เพิ่มส่วนวงจขยายกำลังจะน้อยลง เมื่อเทียบกับความถี่ในการออสซิลเลตด้วยตนเองจากวงจรในบทที่ 3 ที่ยังไม่แทรกส่วนวงจขยายกำลัง

4.4.4 วงจขยายกำลังคลาสดีที่วางภาคขยายกำลังไว้นอกรูปการมอดูเลต

การประยุกต์วงจรที่มอดูเลตแบบเคลด้า และแบบซิกมา-เคลด้าที่ได้วิเคราะห์ไว้ในบทที่ 3 เพื่อสร้างวงจขยายกำลังนั้น นอกจากจะแทรกภาคขยายกำลังงานเสียงเข้าไปในรูปการมอดูเลตของวงจดังรูปที่ 4.24 และรูปที่ 4.25 แล้ว ยังสามารถแยกภาคขยายกำลังงานเสียงให้อยู่นอกรูปการมอดูเลตได้เช่นกัน ดังแสดงในรูปที่ 4.28 และรูปที่ 4.29



รูปที่ 4.28 แสดงตำแหน่งในการวางภาคขยายกำลังงานไวนอกอุปกรณ์มอดูเลต ของวงจรที่มีมอดูเลตแบบซิกมา-เดลต้า



รูปที่ 4.29 แสดงตำแหน่งในการวางภาคขยายกำลังงานไวนอกอุปกรณ์มอดูเลต แบบเดลต้าและแบบซิกมา-เดลต้าที่ปรับลดผลของอุณหภูมิ

ซึ่งการเพิ่มวงจรขยายกำลังนอกรูปการมอดูเลต จะทำให้ไม่มีผลกระทบจากวงจรขยายกำลังต่อกระบวนการมอดูเลตสัญญาณ ดังนั้นจึงไม่เกิดผลกระทบต่อวงจรเช่นเดียวกันกับในหัวข้อ

บทที่ 5

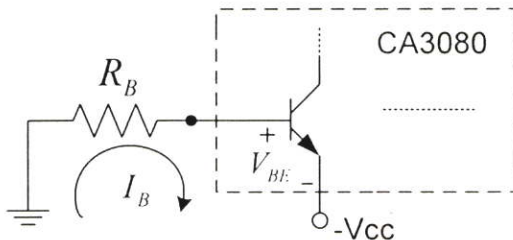
ผลการทดลอง และการวิเคราะห์

5.1 กล่าวนำ

บทนี้จะแบ่งผลการทดลองเป็นสองส่วน ส่วนแรกจะเป็นผลการทดลองวงจรซิกมา-เดลต้า และเซลล์อคูเลชันอย่างง่ายที่ได้นำเสนอในบทที่ 3 และส่วนที่สองจะเป็นผลการทดลองเมื่อรวมการขยายกำลังงานสัญญาณคลาสซีเข้าไประหว่างรูปการทำงานดังได้แสดงไว้ในบทที่ 4 โดยทั้งสองส่วนจะแสดงผลการทดลองจากการจำลองการทำงาน (Simulation) ด้วยโปรแกรมคอมพิวเตอร์ (PSpice) และผลจากการต่อวงจรทดลองจริง รวมถึงจะทำการวิเคราะห์ผลการทดลองที่ได้เปรียบเทียบกับทฤษฎีและสมการที่ได้วิเคราะห์ไว้

5.2 การทดลองวงจรซิกมา-เดลต้า และเซลล์อคูเลชันอย่างง่าย

ในหัวข้อนี้จะแสดงถึงผลการทดลองวงจรซิกมา-เดลต้า และเซลล์อคูเลชันอย่างง่ายในบทที่ 3 ซึ่งการต่อวงจรในบทที่ 3 จะมีการต่อกระแสไบอัส I_B ให้กับ OTA ด้วยการต่อตัวต้านทาน R_B ระหว่างขาไบอัสกระแสของ OTA กับกราวด์ ซึ่งสามารถคำนวณหากระแสไบอัส OTA ได้จากหลักการวนลูป (Kirchhoff Voltage Law : KVL) เนื่องจากวงจรภายใน OTA ตรงจุดที่ไบอัสกระแสเป็นตำแหน่งของทรานซิสเตอร์ที่ทำหน้าที่เป็นวงจรสะท้อนกระแส (Current Mirror) แสดงได้ดังรูปที่ 5.1



รูปที่ 5.1 การต่อตัวต้านทาน R_B เพื่อป้อนกระแสไบอัส I_B ให้ OTA

จากรูปที่ 5.1 จะได้

$$I_B = \frac{V_{CC} - V_{BE}}{R_B} \quad (5.1)$$

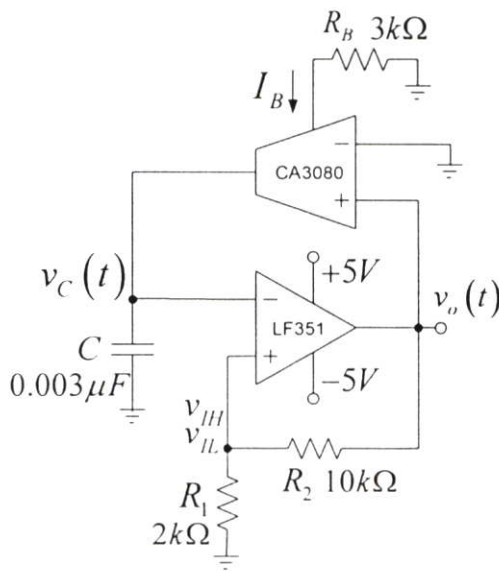
เมื่อ V_{CC} คือแรงดันไฟเลี้ยงออฟแอมป์มีค่า 5 โวลต์

V_{BE} คือแรงดันตกคร่อมเบสอิมิตเตอร์ สำหรับทรานซิสเตอร์ที่ใช้ซิลิคอน มีค่าประมาณ 0.7 โวลต์

ดังนั้นจึงสามารถเปลี่ยนค่ากระแสไบอัส OTA ได้โดยควบคุมจากค่าตัวต้านทาน R_B จากนั้นจึงทำการทดลองวงจรต่างๆ ในบทที่ 3

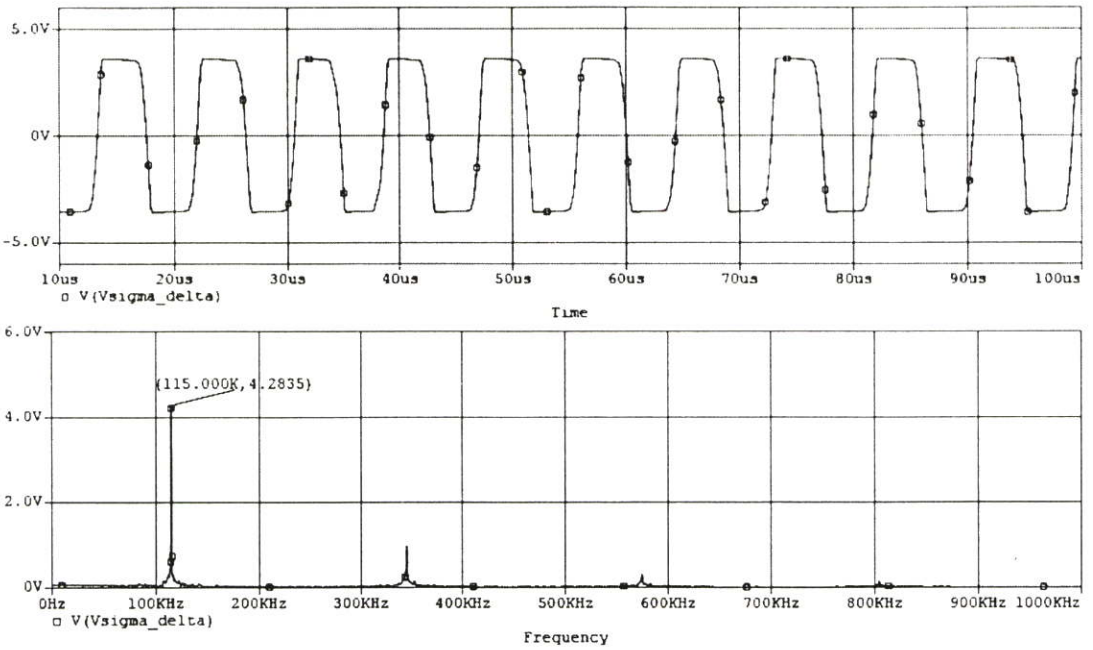
5.2.1 การทดลองวงจรกำเนิดสัญญาณพัลส์

วงจรซิกมา-เดลตาม็อคูล์ชันอย่างง่ายที่ได้นำเสนอในบทที่ 3 มีพื้นฐานการทำงานแบบออสซิลเลตด้วยตนเอง ซึ่งเมื่อยังไม่มีกรป้อนสัญญาณอินพุตดังรูปที่ 3.1 วงจรจะกำเนิดสัญญาณพัลส์ที่มีควิตีไซเคิล (Duty cycle) 50 เปอร์เซ็นต์ ดังนั้นจึงได้ทดลองวงจรดังกล่าวโดยการจำลองการทำงานด้วยคอมพิวเตอร์และทดลองโดยการต่อวงจรจริง ซึ่งจะกำหนดให้ค่าอุปกรณ์เป็นดังรูปที่ 5.2

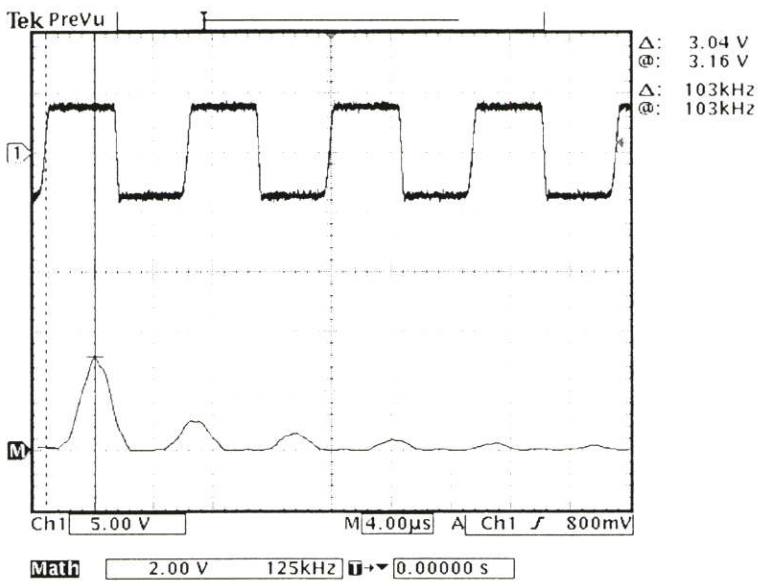


รูปที่ 5.2 วงจรกำเนิดสัญญาณพัลส์ที่ใช้ทดลอง

จะได้ผลของสัญญาณเอาต์พุต $v_o(t)$ ดังรูปที่ 5.3 และรูปที่ 5.4 โดยรูปที่ 5.3 เป็นผลจากการจำลองแบบด้วยคอมพิวเตอร์ และรูปที่ 5.4 เป็นผลจากการต่อวงจรทดลองจริง



รูปที่ 5.3 ผลการจำลองการทำงานของวงจรกำเนิดสัญญาณพัลส์ในรูปที่ 5.2

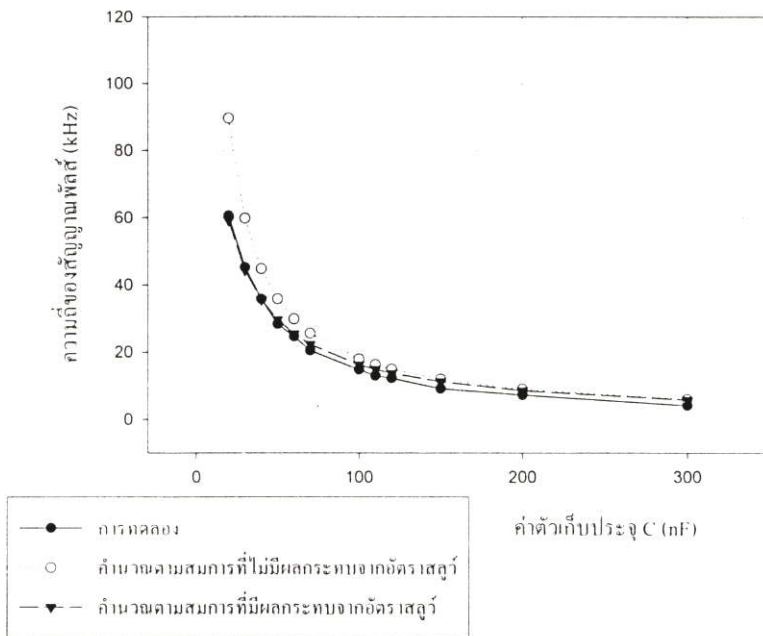


รูปที่ 5.4 ผลการทดลองจากการต่อวงจรกำเนิดสัญญาณพัลส์ในรูปที่ 5.2

รูปที่ 5.3 เป็นผลการจำลองการทำงาน รูปด้านบนเป็นสัญญาณเอาต์พุต $v_o(t)$ จากวงจร รูปด้านล่างเป็นองค์ประกอบทางความถี่ของ $v_o(t)$ และรูปที่ 5.4 เป็นผลการทดลองจากการต่อวงจรจริง ช่องสัญญาณที่ 1 เป็นสัญญาณพัลส์เอาต์พุต $v_o(t)$ จากวงจร ช่องสัญญาณ M เป็นองค์ประกอบทางความถี่ของสัญญาณช่องที่ 1 และจากผลการทดลองในรูปที่ 5.3 และรูปที่ 5.4

พบว่า การทดลองทั้งสองแบบสามารถกำเนิดสัญญาณพัลส์สี่เหลี่ยมที่มีควิตไซ้เกิ้ล 50 เปอร์เซ็นต์ได้จริง และมีความถี่เอาท์พุทใกล้เคียงกัน

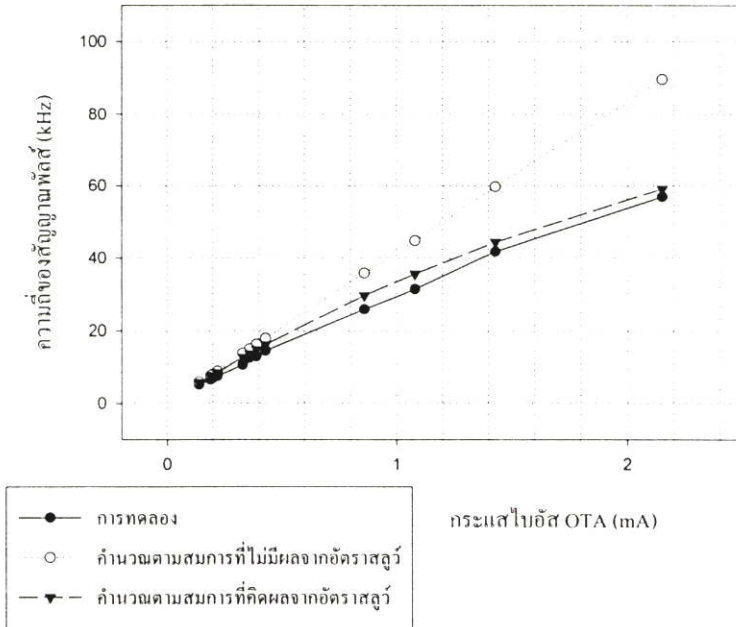
และเพื่อพิจารณาถึงความสัมพันธ์ระหว่างความถี่พัลส์ที่วงจรถูกกำเนิดเมื่อต่อวงจรจริง กับค่าของตัวแปรในสมการ (3.16) ซึ่งเป็นสมการกำหนดความถี่ของสัญญาณพัลส์ที่วงจรถูกกำเนิดพัลส์สร้างขึ้น ที่ได้วิเคราะห์ไว้ในหัวข้อ 3.2.2 จึงได้ทดลองเปลี่ยนค่าตัวเก็บประจุ (C) และค่ากระแสไบอัส OTA (I_B) ในวงจรถูกกำเนิดสัญญาณพัลส์ โดยปรับค่าที่ละตัวแปร เพื่อดูแนวโน้มในการกำเนิดความถี่พัลส์ของวงจรถูกกำเนิดว่าเป็นไปตามสมการดังกล่าวหรือไม่ โดยจะเริ่มจากการเปลี่ยนค่าตัวเก็บประจุ (C) โดยการทดลองจะกำหนดค่าอุปกรณ์ตามรูปที่ 5.1 และให้ค่ากระแสไบอัส OTA (I_B) คงที่ โดยเลือก R_B เป็นค่าคงที่เท่ากับ $1k\Omega$ แล้วปรับเปลี่ยนค่าตัวเก็บประจุ จะได้ผลการทดลองดังรูปที่ 5.5



รูปที่ 5.5 ความสัมพันธ์ระหว่างความถี่สัญญาณพัลส์กับค่าตัวเก็บประจุของวงจรถูกกำเนิดพัลส์

รูปที่ 5.5 แสดงให้เห็นว่าความถี่ของสัญญาณพัลส์แปรผกผันกับค่าตัวเก็บประจุ สอดคล้องกับสมการที่ (3.16) โดยในช่วงความถี่ต่ำค่าความถี่ที่ได้จากการทดลองมีค่าใกล้เคียงกับค่าความถี่ที่คำนวณจากสมการดังกล่าว แต่ในช่วงความถี่สูงความถี่จากวงจรมีค่าต่ำกว่าสมการที่ (3.16) อันเนื่องมาจากอัตราสุวที่จำกัดของออปแอมป์ ซึ่งเมื่อได้คำนวณตามสมการที่มีผลจากอัตราสุวที่ได้วิเคราะห์ไว้ในสมการที่ (3.91) โดยใช้อัตราสุว $2.5 V/\mu S$ พบว่าได้ความถี่ใกล้เคียงกับความถี่จากวงจรถูกทดลอง

จากนั้นจะพิจารณาถึงความสัมพันธ์ของค่ากระแสไบอัส OTA (I_B) กับความถี่พัลส์ที่วงจรกำเนิดพัลส์สร้างขึ้น โดยในการทดลองจะใช้ค่าอุปกรณ์เหมือนวงจรรูปที่ 5.2 แต่จะเปลี่ยนค่าตัวเก็บประจุให้คงที่เท่ากับ $0.01 \mu F$ แล้วปรับเปลี่ยนค่า R_H ซึ่งจะทำให้กระแสไบอัส OTA ตามที่คำนวณจากสมการ (5.1) เปลี่ยนไป และได้ผลการทดลองดังรูปที่ 5.6

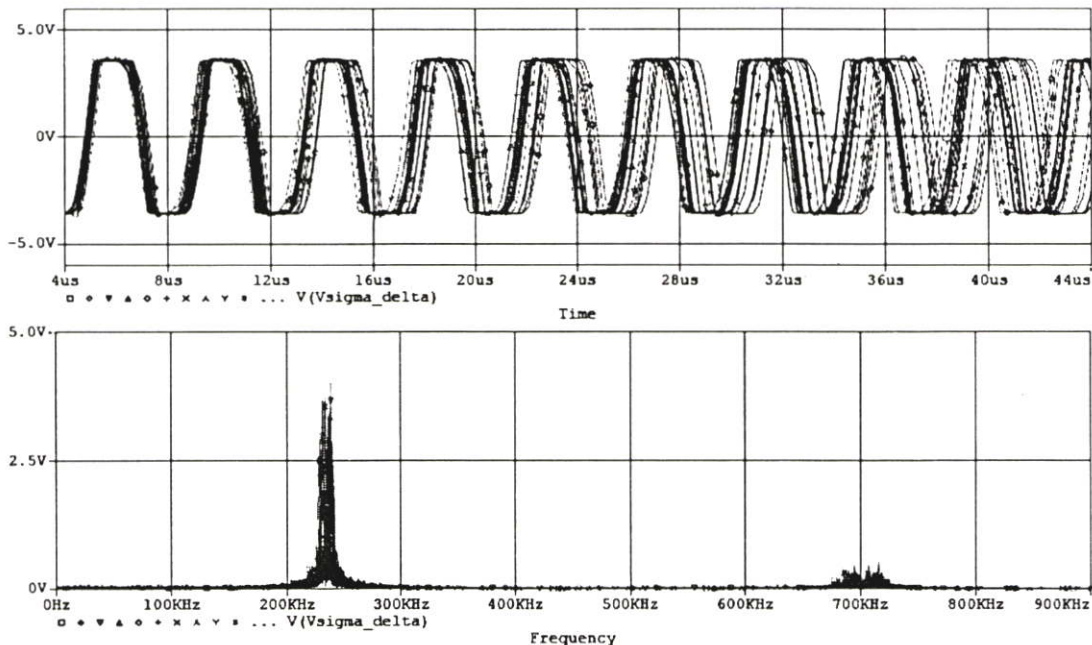


รูปที่ 5.6 ความสัมพันธ์ระหว่างความถี่สัญญาณพัลส์กับค่ากระแสไบอัส OTA ของวงจรกำเนิดสัญญาณพัลส์

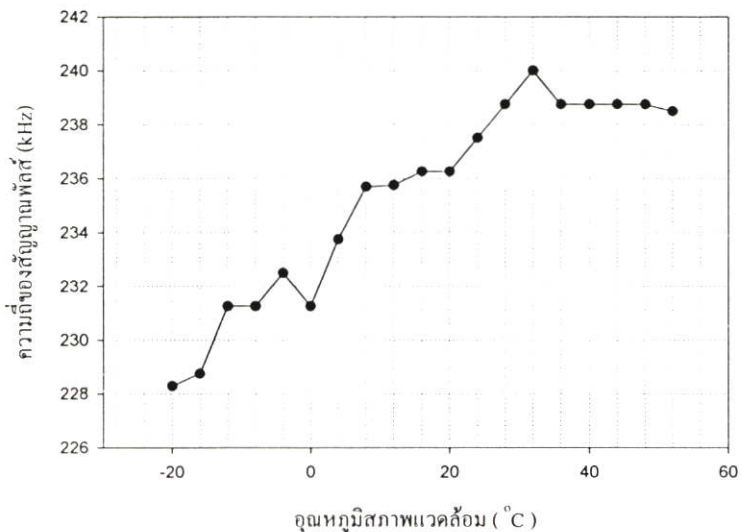
จากผลการทดลองในรูปที่ 5.6 แสดงให้เห็นว่าความถี่สัญญาณพัลส์มีความสัมพันธ์แบบแปรผันตรงกับกระแสไบอัส OTA สอดคล้องกับสมการ (3.16) แต่เมื่อความถี่สูงขึ้นพบว่าความถี่ที่วงจรกำเนิดจากการทดลองมีค่าต่ำกว่าสมการ ซึ่งเป็นผลมาจากอัตราสุวที่มีค่าจำกัดของออปแอมป์ โดยพิจารณาได้จากสมการกำหนดความถี่ที่มีผลกระทบจากอัตราสุวในสมการ (3.91) เมื่อ I_B มีค่าน้อยลง พจน์ของอัตราสุวจะเริ่มส่งผลต่อความถี่พัลส์มากขึ้น ทำให้ความถี่พัลส์มีค่าต่ำกว่าการคำนวณจากสมการที่ไม่มีผลจากอัตราสุว ซึ่งเมื่อคำนวณจากสมการที่มีผลกระทบจากอัตราสุวที่ได้วิเคราะห์ไว้โดยกำหนดให้มีอัตราสุวเท่ากับ $2.5 V/\mu S$ พบว่าความถี่ที่วงจรกำเนิดได้มีค่าใกล้เคียงกับสมการที่มีผลจากอัตราสุว

จากนั้นจะทดลองการทำงานของวงจรกำเนิดพัลส์ในรูปที่ 5.2 เมื่อกำหนดให้อุณหภูมิสิ่งแวดล้อมหรืออุณหภูมิห้องเปลี่ยนไป โดยจะจำลองการทำงานในคอมพิวเตอร์ ด้วยโปรแกรม PSpice ต่อวงจรตามรูปที่ 5.1 แต่เปลี่ยนค่าตัวเก็บประจุเป็น $0.001 \mu F$ และกำหนดให้อุณหภูมิห้องเปลี่ยนแปลงตั้งแต่ -20 องศาเซลเซียส ($^{\circ}C$) ถึง 52 องศาเซลเซียส โดยปรับเพิ่มครั้งละ 4 องศา

เซตเซียง แล้ววัดความถี่พัลส์เอาท์พุท $v_o(t)$ ที่วงจรถ้าเนด ได้ผลการทดลองดังรูปที่ 5.7(ก) และแสดงความสัมพันธ์ของความถี่ที่วงจรถ้าเนดกับอุณหภูมิที่เปลี่ยนไปได้ดังรูปที่ 5.7(ข)



รูปที่ 5.7(ก) รูปสัญญาณพัลส์จากการจำลองการทำงานของวงจรถ้าเนดสัญญาณพัลส์ในรูปที่ 5.2 เมื่ออุณหภูมิสภาพแวดล้อมเปลี่ยนไป

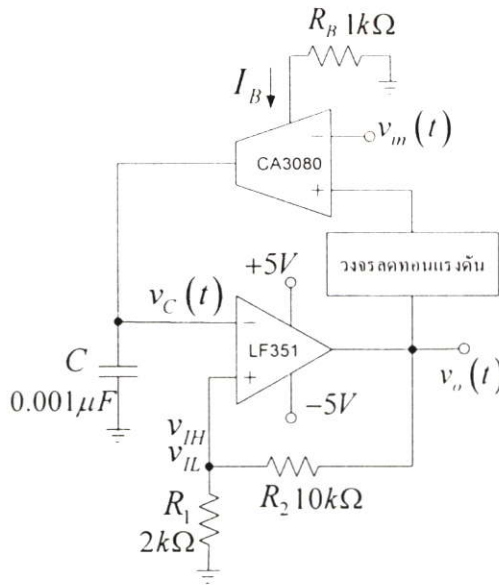


รูปที่ 5.7(ข) ความสัมพันธ์ของความถี่พัลส์กับอุณหภูมิสภาพแวดล้อมจากการจำลองการทำงานของวงจรถ้าเนดสัญญาณพัลส์ในรูปที่ 5.2

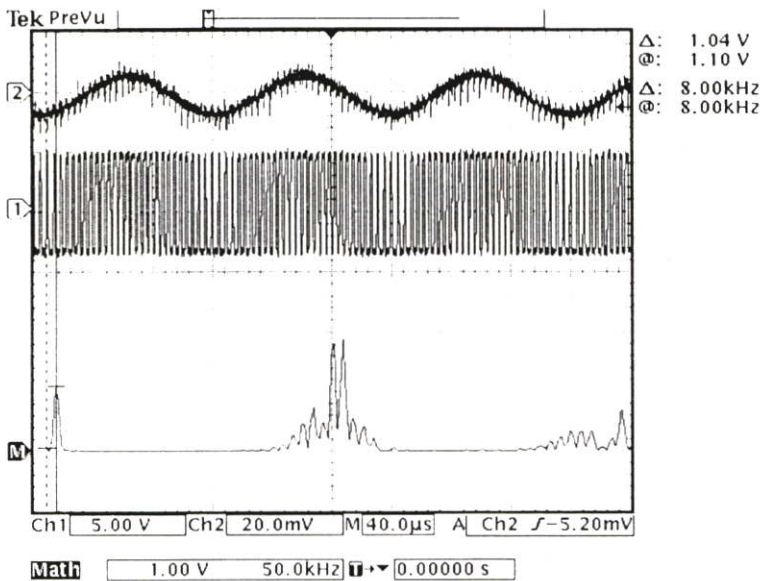
จากผลการทดลองในรูปที่ 5.7(ก) และรูปที่ 5.7(ข) พบว่าความถี่พัลส์ที่กำเนิดจากวงจรกำเนิดพัลส์ในรูปที่ 5.2 มีค่าไม่คงที่ (มีค่าอยู่ในช่วง 227.5 kHz ถึง 240 kHz) โดยถ้าอุณหภูมิเปลี่ยนแปลงจะส่งผลกระทบต่อความถี่ที่วงจรกำเนิด ซึ่งถือเป็นข้อด้อยที่ไม่สามารถกำหนดความถี่ที่แน่นอนได้ และโดยส่วนใหญ่ในวงจรกำเนิดสัญญาณมักแสดงเสถียรภาพต่ออุณหภูมิของวงจรได้จากค่าสัมประสิทธิ์ต่ออุณหภูมิของความถี่ (Temperature coefficient of oscillation frequency) ซึ่งมีหน่วยเป็น $\text{ppm}/^{\circ}\text{C}$ โดยหาจาก $\frac{1}{f_o} \frac{df_o}{dT}$ [26] เมื่อ f_o เป็นความถี่หลักจากออสซิลเลเตอร์ ณ อุณหภูมิที่มีการใช้งานมากที่สุดที่สนใจ ซึ่งจะเลือก $f_o = 235\text{ kHz}$ ซึ่งเป็นความถี่ ณ อุณหภูมิห้อง (24°C) และเมื่อคำนวณจากช่วงอุณหภูมิที่ทดลองจะได้ค่าสัมประสิทธิ์ต่ออุณหภูมิของความถี่เท่ากับ $+0.739\text{ ppm}/^{\circ}\text{C}$ และได้ปรับปรุงวงจรให้ปรับลดผลจากอุณหภูมิดังที่อธิบายในหัวข้อ 3.4 แล้วจะนำผลการทดลองในรูปที่ 5.7 ไปเปรียบเทียบกับผลของความถี่พัลส์ที่กำเนิดจากวงจรที่ปรับลดผลจากอุณหภูมิในรูปที่ 5.15(ก) และรูปที่ 5.15(ข)

5.2.2 การทดลองวงจรมอดูเลตสัญญาณแบบซิกมา - เดลต้า

เมื่อกำเนิดสัญญาณพัลส์ได้ดังหัวข้อที่ 5.2.1 แล้ว จะนำสัญญาณอนาล็อกอินพุตป้อนเข้าสู่วงจรในตำแหน่งดังรูปที่ 3.4 เพื่อให้วงจรมอดูเลตสัญญาณอินพุตแบบซิกมา-เดลต้า และเนื่องจากเงื่อนไขการมอดูเลตแบบซิกมา-เดลต้าที่ได้พิสูจน์ไว้ในหัวข้อ 3.3 การต่ออินพุตที่ OTA ต้องทำให้ $|v_o(t) - v_m(t)| < 2V_T$ วงจรจึงจะมอดูเลตแบบซิกมา-เดลต้าได้อย่างถูกต้อง ดังนั้นจึงต้องเพิ่มวงจรถอดทอนขนาดสัญญาณในตำแหน่งก่อนที่ $v_o(t)$ จะป้อนเข้าขาบวกของ OTA ดังรูปที่ 5.8 เพื่อปรับให้แรงดัน $v_o(t)$ จากที่เป็น $\pm V_{CC}$ ให้มีค่าไม่เกิน $\pm 25\text{ mV}$ และป้อนสัญญาณอินพุต $v_m(t)$ ที่ขาลบของ OTA โดยให้อินพุตมีขนาดไม่เกิน 50 mV_{p-p} โดยการทดลองจะกำหนดค่าอุปกรณ์ตามรูปที่ 5.8 และได้ผลการทดลองดังรูปที่ 5.9



รูปที่ 5.8 วงจรมอดูเลตสัญญาณแบบซิกมา-เดลต้าที่ใช้ทดลอง



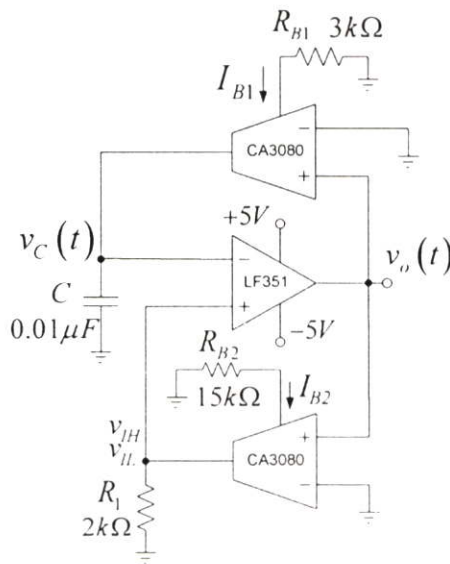
รูปที่ 5.9 ผลการทดลองการมอดูเลตสัญญาณด้วยวงจรซิกมา-เดลต้ามอดูเลชันอย่างง่ายในรูปที่ 5.8

ในรูปที่ 5.9 ช่องสัญญาณที่ 1 เป็นสัญญาณพัลส์ที่ผ่านการมอดูเลตแบบซิกมา-เดลต้าตามวงจรในรูปที่ 5.8 ช่องสัญญาณที่ 2 เป็นสัญญาณอนาล็อกอินพุตไซน์ซอซอดอล (Sinusoidal) ความถี่ 8 kHz ขนาด 20 mV_{p-p} และช่องสัญญาณ M เป็นองค์ประกอบทางความถี่สัญญาณพัลส์ในช่องสัญญาณที่ 1 ซึ่งจะเห็นได้ว่ามีองค์ประกอบทางความถี่ของสัญญาณอนาล็อก 8 kHz รวมอยู่กับ

องค์ประกอบทางความถี่สูงของสัญญาณพัลส์ที่เป็นคลื่นพาห้ และสัญญาณพัลส์ที่ผ่านการมอดูเลตในช่องสัญญาณที่ 1 นี้จะนำไปขับวงจรขยายกำลังต่อไป

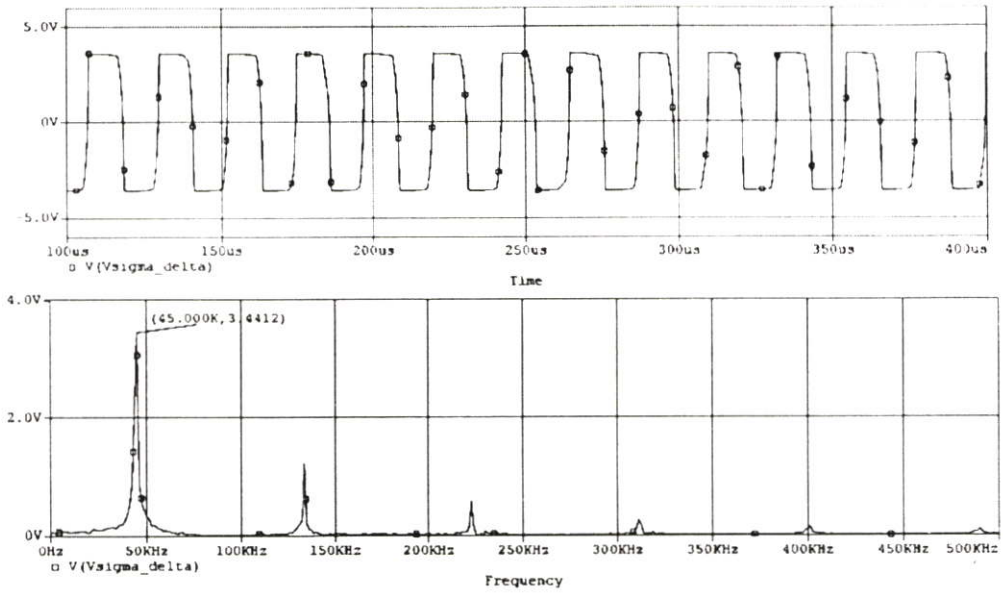
5.2.3 การทดลองวงจรกำเนิดสัญญาณพัลส์แบบปรับลดผลของอุณหภูมิ

วงจรที่ปรับลดผลของอุณหภูมิที่มีต่อความถี่ของสัญญาณพัลส์ เมื่อยังไม่ป้อนสัญญาณอินพุตหรือให้อินพุตต่อกับกราวด์ดังรูปที่ 3.5 วงจรจะมีการทำงานแบบออสซิลเลตด้วยตนเอง กำเนิดสัญญาณพัลส์ที่มีควิตซ์ไชเกิ้ล 50 เปอร์เซ็นต์ ดังนั้นจึงได้ทดลองวงจรดังกล่าวโดยการจำลองการทำงานด้วยคอมพิวเตอร์ และทดลองโดยการต่อวงจรจริง ซึ่งจะกำหนดให้ค่าอุปกรณ์เป็นดังรูปที่ 5.10

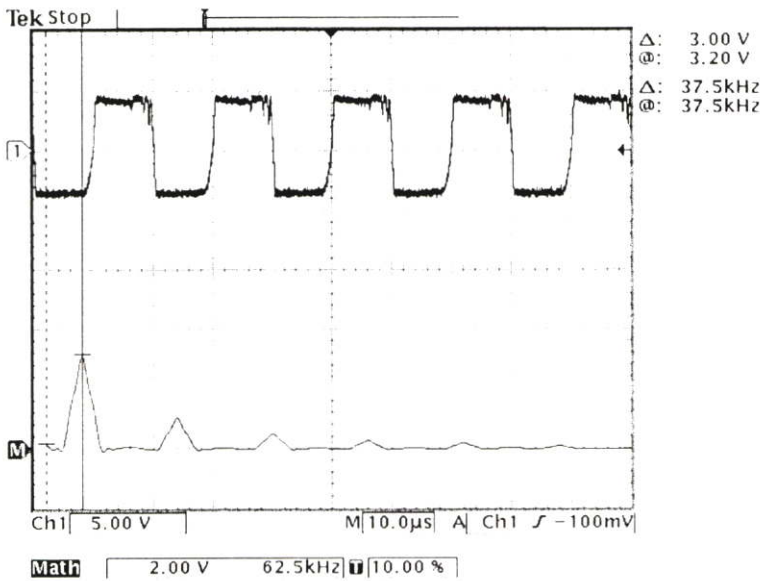


รูปที่ 5.10 วงจรกำเนิดสัญญาณพัลส์แบบปรับลดผลของอุณหภูมิที่ใช้ทดลอง

จะได้ผลของสัญญาณเอาต์พุต $v_o(t)$ ดังรูปที่ 5.11 และรูปที่ 5.12 โดยรูปที่ 5.11 เป็นผลจากการจำลองแบบด้วยคอมพิวเตอร์ และรูปที่ 5.12 เป็นผลจากการต่อวงจรทดลองจริง



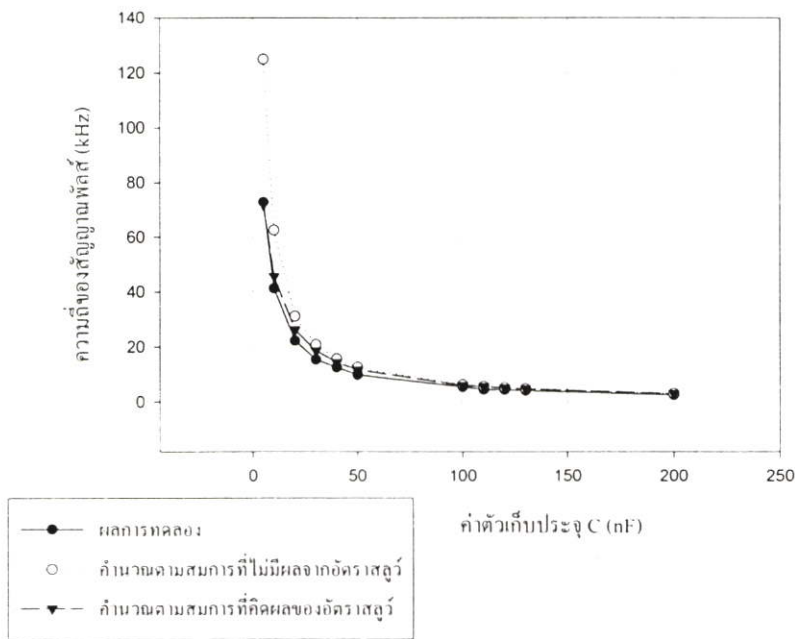
รูปที่ 5.11 ผลการจำลองการทำงานของวงจรถูกกำเนิดสัญญาณพัลส์ในรูปที่ 5.10



รูปที่ 5.12 ผลการทดลองต่อวงจรถูกกำเนิดสัญญาณพัลส์ที่ปรับลดผลของอุณหภูมิในรูปที่ 5.10

รูปที่ 5.11 เป็นผลการจำลองการทำงาน รูปด้านบนเป็นสัญญาณเอาต์พุต $v_o(t)$ จากวงจรรูปด้านล่างเป็นองค์ประกอบทางความถี่ของ $v_o(t)$ และรูปที่ 5.12 เป็นผลการทดลองจากการต่อวงจรจริง ช่องสัญญาณที่ 1 เป็นสัญญาณพัลส์เอาต์พุต $v_o(t)$ จากวงจรร ช่องสัญญาณ M เป็นองค์ประกอบทางความถี่ของสัญญาณช่องที่ 1 และจากผลการทดลองในรูปที่ 5.11 และรูปที่ 5.12 พบว่าการทดลองทั้งสองแบบสามารถกำเนิดสัญญาณพัลส์สี่เหลี่ยมที่มีควิตซ์ไจเกิด 50 เปอร์เซ็นต์ได้จริง และมีความถี่เอาต์พุตใกล้เคียงกัน

และเพื่อพิจารณาถึงความสัมพันธ์ระหว่างความถี่พัลส์ที่วงจรกำเนิดเมื่อต่อวงจรจริง กับค่าของตัวแปรในสมการ (3.29) ซึ่งเป็นสมการกำหนดความถี่ที่วงจรกำเนิดสัญญาณพัลส์สร้างขึ้น ที่ได้วิเคราะห์ไว้ในหัวข้อ 3.4 จึงได้ทดลองเปลี่ยนค่าตัวเก็บประจุ C และค่าอัตราส่วน $\frac{I_{H1}}{I_{H2}}$ ในวงจรกำเนิดสัญญาณพัลส์ที่ปรับลดผลของอุณหภูมิ โดยปรับค่าที่ละตัวแปร เพื่อดูแนวโน้มในการกำเนิดความถี่พัลส์ของวงจรว่าเป็นไปตามสมการดังกล่าวหรือไม่โดยจะเริ่มจากการเปลี่ยนค่าตัวเก็บประจุ โดยต่อวงจรทดลองและกำหนดค่าอุปกรณ์ตามรูปที่ 5.10 แต่เปลี่ยนค่าตัวต้านทาน R_{H1} เป็น $1\text{ k}\Omega$ แล้วเปลี่ยนค่าตัวเก็บประจุจะได้ผลการทดลองดังรูปที่ 5.13

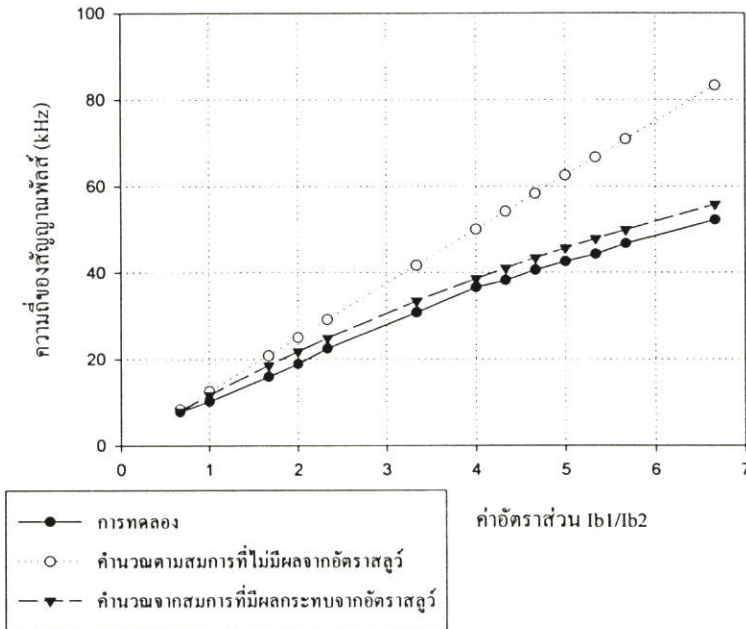


รูปที่ 5.13 ความสัมพันธ์ระหว่างความถี่สัญญาณพัลส์กับค่าตัวเก็บประจุของวงจรกำเนิด สัญญาณพัลส์ที่ปรับลดผลของอุณหภูมิในรูปที่ 5.10

รูปที่ 5.13 แสดงให้เห็นว่าความถี่ของสัญญาณพัลส์แปรผกผันกับค่าตัวเก็บประจุ สอดคล้องกับสมการที่ (3.27) โดยในช่วงความถี่ต่ำค่าความถี่ที่ได้จากการทดลองมีค่าใกล้เคียงกับค่าความถี่ที่คำนวณจากสมการดังกล่าว แต่ในช่วงความถี่สูงความถี่จากวงจรมีค่าต่ำกว่าสมการที่ (3.27) อันเนื่องมาจากอัตราส่วนที่จำกัดของออปแอมป์ ซึ่งเมื่อได้คำนวณตามสมการที่มีผลจากอัตราส่วนที่ได้วิเคราะห์ไว้ในสมการที่ (3.93) โดยใช้อัตราส่วน $2.5\text{ V}/\mu\text{S}$ พบว่าได้ความถี่ใกล้เคียงกับความถี่จากวงจรที่ทดลอง

จากนั้นจะพิจารณาถึงความสัมพันธ์ของการเปลี่ยนค่าอัตราส่วน $\frac{I_{H1}}{I_{H2}}$ กับความถี่พัลส์ที่วงจรให้กำเนิด โดยต่อวงจรทดลองและกำหนดค่าอุปกรณ์ตามรูปที่ 5.10 แล้วเปลี่ยนค่าอัตราส่วน

$\frac{I_{B1}}{I_{B2}}$ โดยจะให้กระแส I_{B1} คงที่จากการกำหนด R_{B1} คงที่เท่ากับ $3\text{ k}\Omega$ แล้วปรับที่ค่า I_{B2} จากการเปลี่ยนค่า R_{B2} (การคำนวณกระแสไบอัส I_B จากค่าตัวต้านทาน R_B จำนวนได้จากสมการ (5.1)) และเมื่อคำนวณค่าอัตราส่วน $\frac{I_{B1}}{I_{B2}}$ แล้วจะได้ผลการทดลองดังรูปที่ 5.14

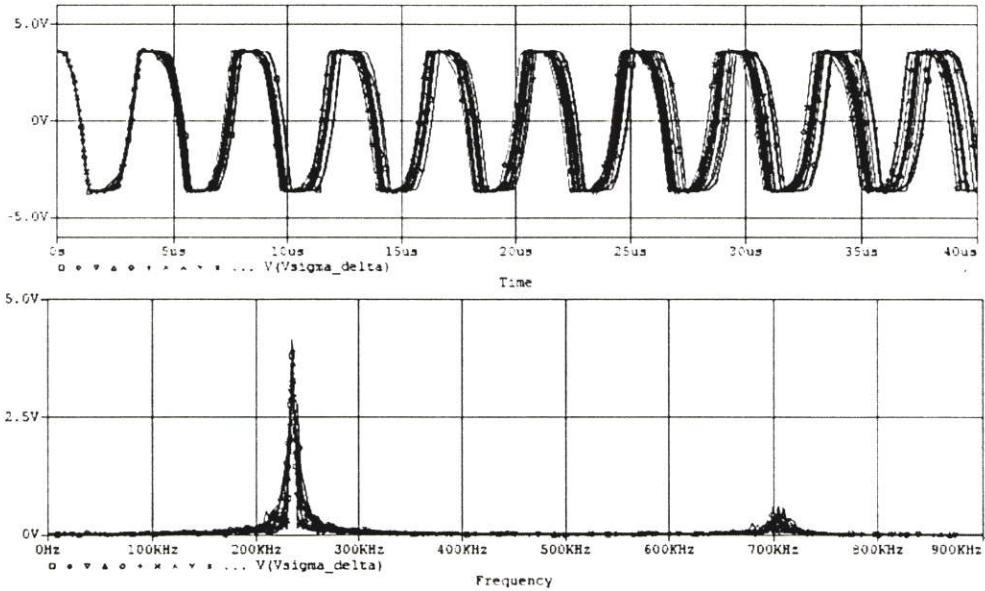


รูปที่ 5.14 ความสัมพันธ์ระหว่างความถี่พัลส์กับอัตราส่วน $\frac{I_{B1}}{I_{B2}}$ ของวงจรกำเนิดสัญญาณพัลส์ที่ปรับลดผลของอุณหภูมิในรูปที่ 5.10

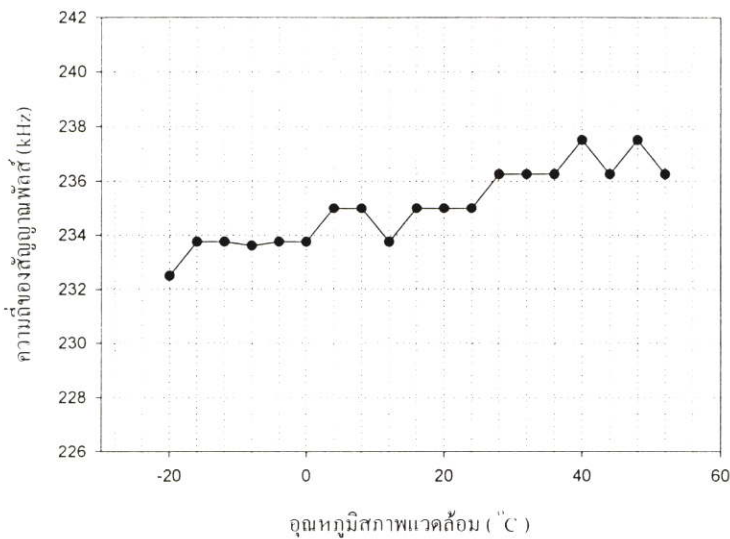
ผลการทดลองในรูปที่ 5.14 แสดงให้เห็นว่าความถี่สัญญาณพัลส์มีความสัมพันธ์แบบแปรผันตรงกับอัตราส่วน $\frac{I_{B1}}{I_{B2}}$ สอดคล้องกับสมการ (3.29) แต่เมื่อความถี่สูงขึ้นพบว่าความถี่ที่วงจรกำเนิดจากการทดลองมีค่าต่ำกว่าสมการ ซึ่งเป็นผลมาจากอัตราส่วนที่มีค่าจำกัดของออปแอมป์โดยพิจารณาได้จากสมการกำหนดความถี่ที่มีผลกระทบจากอัตราส่วนในสมการ (3.93) เมื่อ $\frac{I_{B1}}{I_{B2}}$ มีค่าน้อยลง พจน์ของอัตราส่วนจะเริ่มส่งผลต่อความถี่พัลส์มากขึ้น ทำให้ความถี่พัลส์มีค่าต่ำกว่าการคำนวณจากสมการที่ไม่มีผลจากอัตราส่วน ซึ่งเมื่อคำนวณจากสมการที่มีผลกระทบจากอัตราส่วนที่ได้วิเคราะห์ไว้โดยกำหนดให้มีอัตราส่วนเท่ากับ $2.5\text{ V}/\mu\text{S}$ พบว่าความถี่ที่วงจรกำเนิดได้มีค่าใกล้เคียงกับสมการที่มีผลจากอัตราส่วน

จากนั้นจะทดลองการทำงานของวงจรกำเนิดพัลส์ที่ปรับลดผลจากอุณหภูมิในรูปที่ 5.10 เมื่อกำหนดให้อุณหภูมิสิ่งแวดล้อมหรืออุณหภูมิห้องเปลี่ยนไป โดยจะจำลองการทำงานในคอมพิวเตอร์ ด้วยโปรแกรม PSpice โดยใช้วงจรในรูปที่ 5.10 แต่เปลี่ยนค่า R_{B1} เท่ากับ $1\text{ k}\Omega$

C เท่ากับ $0.003 \mu F$ เพื่อพิจารณาที่ความถี่ใกล้เคียงกับผลจากวงจรที่ยังไม่ปรับลดผลของอุณหภูมิ และให้อุณหภูมิห้องเปลี่ยนแปลงตั้งแต่ -20 องศาเซลเซียส ถึง 52 องศาเซลเซียส โดยเพิ่มครั้งละ 4 องศาเซลเซียส แล้ววัดความถี่พัลส์เอาท์พุท $v_o(t)$ ที่วงจรกำเนิด ได้ผลการทดลองดังรูปที่ 5.15(ก) และแสดงความสัมพันธ์ของความถี่ที่วงจรกำเนิดกับอุณหภูมิดังรูปที่ 5.15(ข)



รูปที่ 5.15(ก) รูปสัญญาณพัลส์จากการจำลองการทำงานของวงจรกำเนิดสัญญาณพัลส์ ที่ปรับลดผลของอุณหภูมิในรูปที่ 5.10 เมื่ออุณหภูมิสภาพแวดล้อมเปลี่ยนแปลงไป

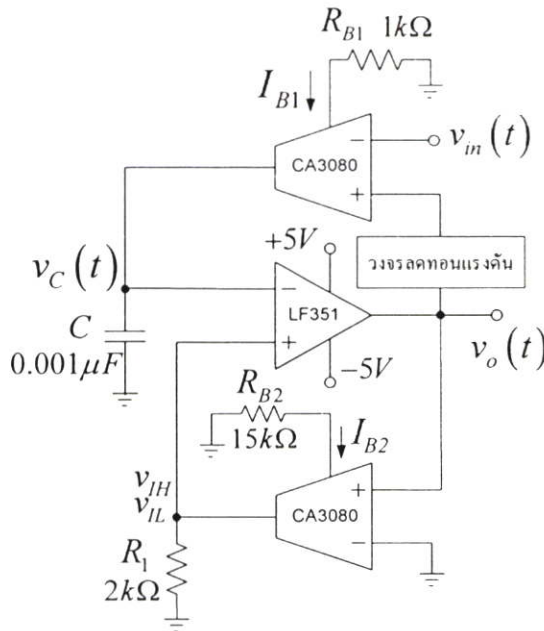


รูปที่ 5.15(ข) ความสัมพันธ์ของความถี่พัลส์กับอุณหภูมิสภาพแวดล้อมจากการจำลองการทำงานของวงจรกำเนิดสัญญาณพัลส์ที่ปรับลดผลของอุณหภูมิในรูปที่ 5.10

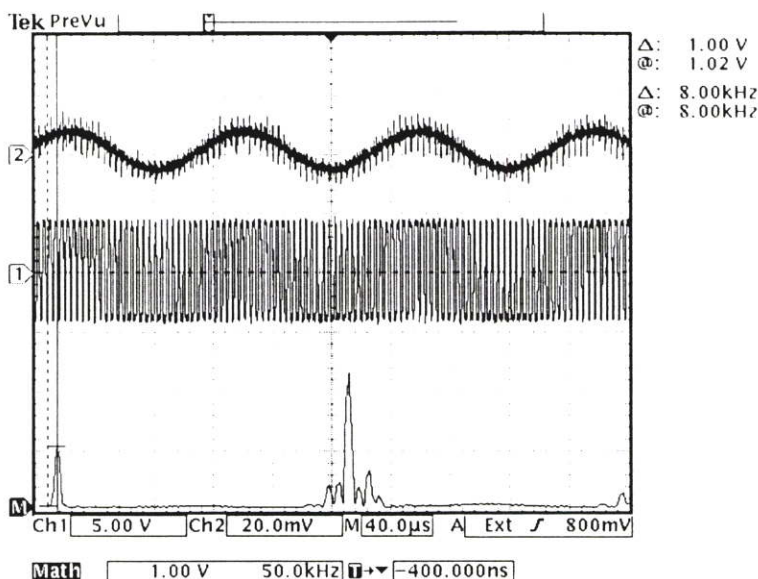
จากรูปที่ 5.15(ก) และรูปที่ 5.15(ข) พบว่าความถี่พัลส์จากวงจรกำเนิดสัญญาณพัลส์ที่ปรับลดผลจากอุณหภูมิ มีความถี่เปลี่ยนแปลงน้อยมากเมื่ออุณหภูมิเปลี่ยนไป โดยมีค่าสัมประสิทธิ์ต่ออุณหภูมิของความถี่เท่ากับ $+0.22 \text{ ppm}/^{\circ}\text{C}$ และเมื่อเปรียบเทียบกับวงจรที่ยังไม่ได้ปรับลดผลของอุณหภูมิในรูปที่ 5.7(ก) และรูปที่ 5.7(ข) พบว่าวงจรในรูปที่ 5.10 มีค่าสัมประสิทธิ์ต่ออุณหภูมิ น้อยกว่าวงจรที่ยังไม่ลดผลจากอุณหภูมิ แสดงให้เห็นว่าวงจรที่ปรับลดผลจากอุณหภูมิสามารถลดผลกระทบของอุณหภูมิต่อความถี่ที่วงจรกำเนิดได้เป็นอย่างดี

5.2.4 การทดลองวงจรมอดูเลตแบบซิกมา-เดลต้าแบบปรับลดผลของอุณหภูมิ

เมื่อกำเนิดสัญญาณพัลส์จากวงจรที่ปรับลดผลของอุณหภูมิได้ดังหัวข้อที่ 5.2.1 แล้ว จะนำสัญญาณอนาล็อกอินพุตป้อนเข้าสู่วงจรที่ขาลบของ OTA1 ดังรูปที่ 5.16 เพื่อให้วงจรมอดูเลตสัญญาณอินพุตแบบซิกมา-เดลต้า และเนื่องจากเงื่อนไขการมอดูเลตแบบซิกมา-เดลต้าที่ได้พิสูจน์ไว้ในหัวข้อ 3.4 การต่ออินพุตที่ OTA ต้องทำให้ $|v_o(t) - v_m(t)| < 2V_T$ วงจรจึงจะมอดูเลตแบบซิกมา-เดลต้าได้อย่างถูกต้อง ดังนั้นจึงต้องเพิ่มวงจรลดทอนขนาดสัญญาณในตำแหน่งก่อนที่ $v_o(t)$ จะป้อนเข้าขาลบของ OTA1 ดังรูปที่ 5.16 เพื่อปรับให้แรงดัน $v_o(t)$ จากที่เป็น $\pm V_{CC}$ ให้มีค่าไม่เกิน $\pm 25 \text{ mV}$ และป้อนสัญญาณอินพุต $v_m(t)$ ที่ขาลบของ OTA1 โดยให้อินพุตมีขนาดไม่เกิน 50 mV_{p-p} โดยการทดลองจะกำหนดค่าอุปกรณ์ตามรูปที่ 5.16 และได้ผลการทดลองดังรูปที่ 5.17



รูปที่ 5.16 วงจรมอดูเลตสัญญาณแบบซิกมา-เดลต้าที่ปรับลดผลของอุณหภูมิที่ใช้ในการทดลอง



รูปที่ 5.17 ผลการทดลองการมอดูเลตสัญญาณด้วยวงจรซิกมา-เดลตามอดูเลชัน ที่ปรับลดผลของอูณหภูมิในรูปที่ 5.16

ในรูปที่ 5.17 ช่องสัญญาณที่ 1 เป็นสัญญาณพัลส์ที่ผ่านการมอดูเลตแบบซิกมา-เดลตามองจรในรูปที่ 5.16 ช่องสัญญาณที่ 2 เป็นสัญญาณอนาลอกอินพุตไซน์ซอซอดัล (Sinusoidal) ที่ความถี่ 8 kHz ขนาด 20 mV_{p-p} และช่องสัญญาณ M เป็นองค์ประกอบทางความถี่ของสัญญาณพัลส์ในช่องสัญญาณที่ 1 ซึ่งจะเห็นได้ว่ามีองค์ประกอบทางความถี่ของสัญญาณอนาลอก 8 kHz รวมอยู่กับองค์ประกอบทางความถี่สูงของสัญญาณพัลส์ที่เป็นคลื่นพาห้ และสัญญาณพัลส์ที่ผ่านการมอดูเลตในช่องสัญญาณที่ 1 นี้จะนำไปขั้ววงจรขยายกำลังต่อไป

5.3 การทดลองประยุกต์ใช้วงจรซิกมา-เดลต้าและเดลต้ามอดูเลชันอย่างง่าย

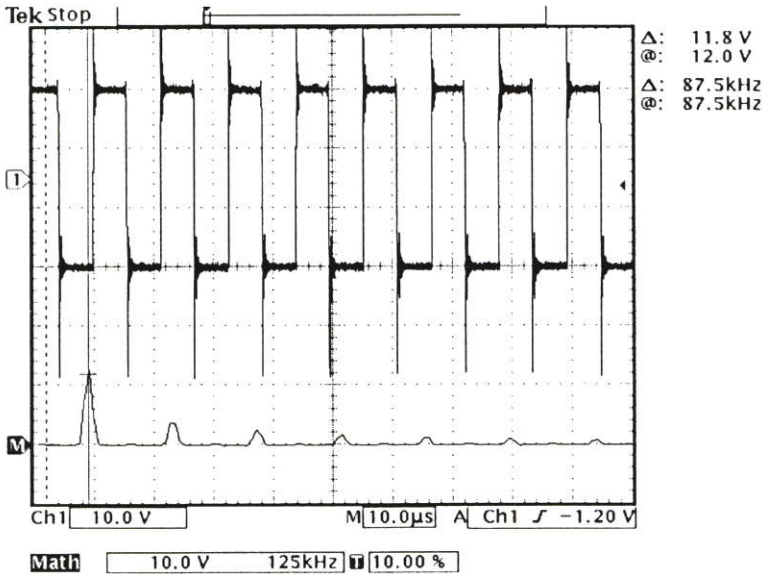
ในการขยายกำลังงานเสียง

เมื่อการทดลองวงจรซิกมา-เดลต้าและเดลต้ามอดูเลชันอย่างง่าย ในบทที่ 3 ได้ผลการทดลองทั้งหมดอยู่ในหัวข้อ 5.2 แล้ว ก็จะนำวงจรต่างๆ ในหัวข้อ 5.2 มาเพิ่มการขยายกำลังงานแบบคลาสดี เข้าไปในรูปการทำงานของวงจรตรงตำแหน่งดังที่ได้อธิบายไว้ในบทที่ 4 เพื่อนำมาประยุกต์เป็นวงจรขยายกำลังงานเสียง ซึ่งจะได้ผลการขยายกำลังงานของแต่ละวงจรดังต่อไปนี้

5.3.1 การทดลองวงจรกำเนิดสัญญาณพัลส์เมื่อนำมาประยุกต์รวมกับวงจรขยายกำลัง

ทดลองโดยกำหนดค่าของอุปกรณ์เหมือนการทดลองวงจรกำเนิดสัญญาณพัลส์ ในหัวข้อ 5.2.1 รูปที่ 5.2 และเพิ่มส่วนการขยายกำลังงานเข้าไปในรูปการทำงานตรงตำแหน่งระหว่าง

สัญญาณเอาต์พุต $v_o(t)$ กับขาบวกของ OTA ตามรูปที่ 4.24 โดยในส่วนวงจรขยายกำลังงานใช้ วงจรในรูปที่ 4.27 ต่อโหลดเป็นลำโพงอิมพีแดนซ์ 4Ω และให้แรงดันไฟเลี้ยงที่ตกคร่อม ทรานซิสเตอร์เฟตทั้งสองมีค่า ± 15 โวลต์ จะได้ผลการทดลองดังรูปที่ 5.18



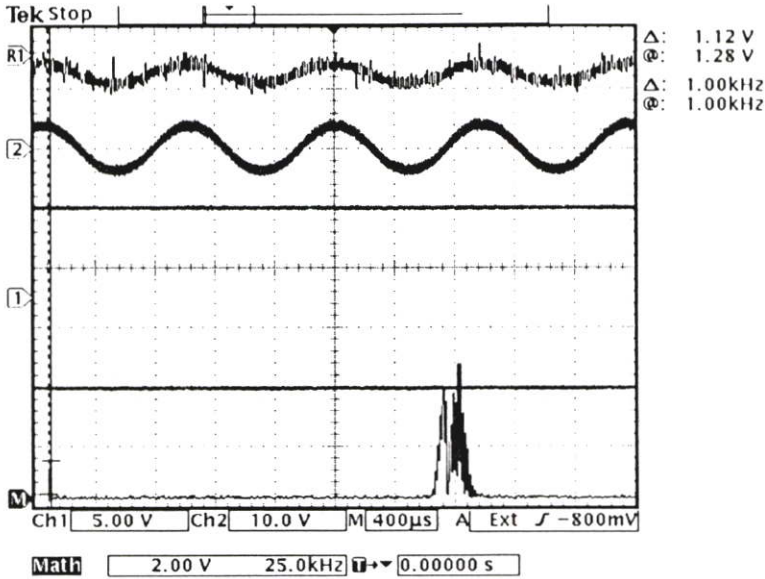
รูปที่ 5.18 ผลการทดลองวงจรกำเนิดสัญญาณพัลส์ที่เพิ่มวงจรขยายกำลังงานในรูปการทำงาน

จากรูปที่ 5.18 ช่องสัญญาณที่ 1 เป็นสัญญาณพัลส์ที่ถูกขยายกำลังงานจากวงจรขยายกำลังที่เพิ่มเข้าไป ช่องสัญญาณ M เป็นองค์ประกอบทางความถี่พัลส์ของช่องสัญญาณที่ 1 จากผลการทดลองเมื่อเพิ่มวงจรขยายกำลังเข้าไปในรูปการทำงาน วงจรจะยังคงทำงานแบบออสซิลเลตด้วยตนเอง และกำเนิดสัญญาณพัลส์ที่มีควิซีไซเกิด 50 เปอร์เซ็นต์ แต่สัญญาณพัลส์ที่ได้มีความถี่ต่ำกว่า วงจรกำเนิดสัญญาณพัลส์ที่ยังไม่เพิ่มวงจรขยายกำลัง ทั้งนี้เนื่องจากเกิดการหน่วงเวลา (Delay time) ในส่วนของวงจรขยายกำลังดังที่ได้อธิบายไว้ในหัวข้อ 4.4.3 เพิ่มรวมเข้าในรูปการทำงาน

5.3.2 การทดลองวงจรมอดูเลตสัญญาณแบบซิกมา-เดลต้าเมื่อนำมาประยุกต์

รวมกับวงจรขยายกำลัง

ทดลองโดยใช้วงจรมอดูเลตสัญญาณแบบซิกมา-เดลต้าในหัวข้อ 5.2.2 รูปที่ 5.8 แต่เปลี่ยนวงจรลดทอนแรงดัน เป็นวงจรขยายกำลังงานในรูปที่ 4.26 และปรับเพิ่มความถี่ที่ใช้ซิกม่าตัวอย่างให้เป็น 170 kHz เมื่อให้แรงดันไฟเลี้ยงที่ตกคร่อมทรานซิสเตอร์เฟตทั้งสองในวงจรขยายกำลังมีค่า ± 15 โวลต์ และต่อโหลดในส่วนวงจรขยายกำลังเป็นลำโพงอิมพีแดนซ์ 4Ω จะได้ผลการทดลองดังรูปที่ 5.19



รูปที่ 5.19 ผลการทดลองวงจรมอดูเลตแบบซิกมา-เดลต้าที่เพิ่มวงจรขยายกำลังงานในรูปการทำงาน

ในรูปที่ 5.19 ช่องสัญญาณ R1 คือสัญญาณอินพุตไซน์ชอยคอลลขนาด 20 mV_{p-p} ความถี่ 1 kHz ช่องสัญญาณที่ 1 คือสัญญาณพัลส์ที่ผ่านการมอดูเลตกับสัญญาณอินพุตและผ่านการขยายกำลังงานแล้ว และช่องสัญญาณ M เป็นการวิเคราะห์องค์ประกอบทางความถี่ของช่องสัญญาณที่ 1 ซึ่งจะเห็นได้ว่ามีองค์ประกอบของความถี่สัญญาณอินพุต รวมอยู่กับองค์ประกอบของความถี่พัลส์ที่เป็นคลื่นพาห์ และเมื่อนำสัญญาณพัลส์ที่มอดูเลตและผ่านการขยายกำลังงานในช่องสัญญาณที่ 1 เข้าสู่วงจรรองความถี่ต่ำผ่าน ก็จะกรองความถี่ของสัญญาณพัลส์ออกไป เหลือแต่องค์ประกอบทางความถี่ของสัญญาณอินพุตที่ถูกขยายกำลังงานแล้ว เป็นสัญญาณในช่องสัญญาณที่ 2

วิเคราะห์ประสิทธิภาพของวงจรขยายกำลัง จะคำนวณประสิทธิภาพของวงจรโดยรวม (Overall efficiency) ตามสมการ (4.2) ในหัวข้อ 4.2.2 โดยเปลี่ยนโหลดเป็นตัวต้านทาน $4\ \Omega$ และสัญญาณไซน์ชอยคอลลอินพุตที่ทำให้สัญญาณเอาต์พุตมีขนาดใหญ่ที่สุด ที่ยังไม่เกิดความผิดเพี้ยน และยังไม่เกิดการโอเวอร์มอดูเลชัน (Over modulation) คือสัญญาณอินพุตขนาด 21.4 mV_{p-p} (ทดลองที่ความถี่ 5 kHz) ซึ่งทำให้สัญญาณเอาต์พุตมีขนาด 4.4 V_{p-p} ขณะที่แหล่งจ่ายไฟเลี้ยงป้อนแรงดัน 15 โวลต์ จ่ายกระแส 43 mA ดังนั้นประสิทธิภาพของวงจรจะคำนวณได้ดังนี้

$$P_{DC(in)} = V_{Supply} \times I_{Supply} = 15V \times 43mA = 0.645W$$

$$P_{RF(Out)} = \frac{v_p^2 / 2}{R} = \frac{2.2^2 / 2}{4} = 0.605W$$

เมื่อ V_{Supply} คือระดับแรงดันไฟเลี้ยงวงจรขยายกำลัง

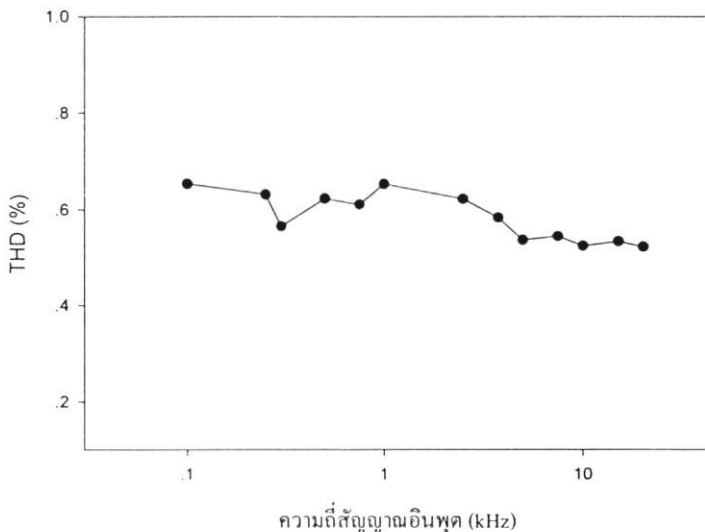
I_{Supply} คือกระแสจากแหล่งจ่ายไฟเลี้ยงวงจรขยายกำลัง

v_p คือค่าครึ่งหนึ่งของระดับความต่าง ระหว่างระดับแรงดันสูงสุด และระดับแรงดันต่ำสุดของสัญญาณเอาต์พุต

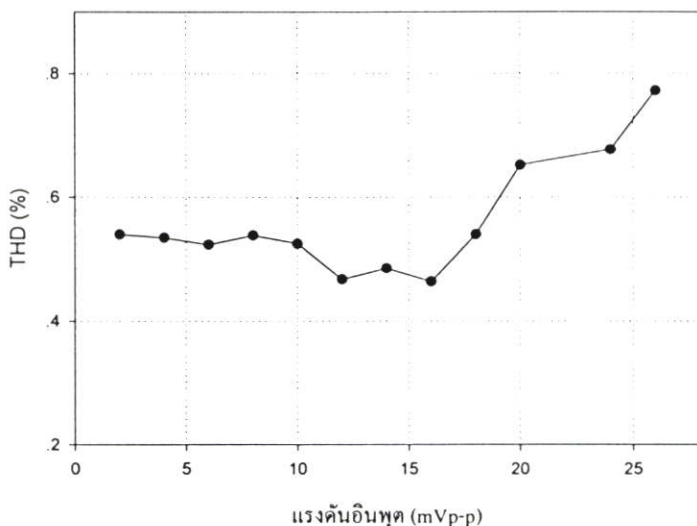
เนื่องจากสัญญาณอินพุตมีแรงดันขนาดเล็ก และถูกป้อนเข้าสู่ขาอินพุตของ OTA กระแสอินพุตจึงมีค่าน้อย ดังนั้นกำลังงานของสัญญาณอินพุต $P_{RF(in)}$ จึงน้อยมากเมื่อเปรียบเทียบกับกำลังงานอีกสองค่าในสมการ (4.3) และ (4.4) จึงตัด $P_{RF(in)}$ ออกจากการคำนวณ และได้ประสิทธิภาพดังนี้

$$\eta = \frac{P_{RF(Out)}}{P_{DC(in)}} \times 100 = 93.8\%$$

ความเพี้ยนฮาร์มอนิกรวม (Total Harmonic Distortion : THD) จะคำนวณค่าความเพี้ยนฮาร์มอนิกรวมของวงจรขยายกำลังด้วยสมการ (4.9) ได้ผลดังรูปที่ 5.20 และรูปที่ 5.21 โดยในรูปที่ 5.20 จะพิจารณาความสัมพันธ์ระหว่างค่าความเพี้ยนฮาร์มอนิกรวมกับความถี่สัญญาณอินพุต เมื่อให้ขนาดสัญญาณอินพุตคงที่เท่ากับ 20 mV_{p-p} และในรูปที่ 5.21 จะพิจารณาความสัมพันธ์ระหว่างค่าความเพี้ยนฮาร์มอนิกรวมกับขนาดของสัญญาณอินพุต เมื่อให้ความถี่สัญญาณอินพุตเป็นค่าคงที่เท่ากับ 1 kHz



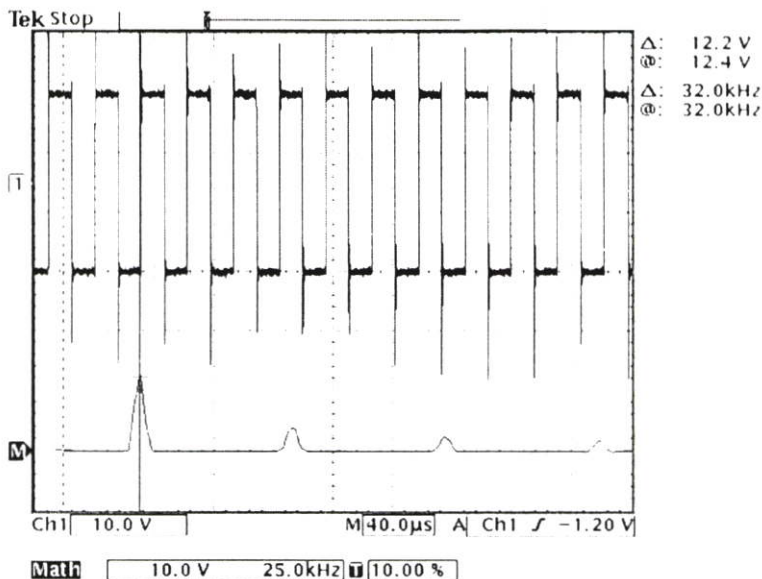
รูปที่ 5.20 ความสัมพันธ์ระหว่างค่าความผิดเพี้ยนฮาร์มอนิกรวมกับความถี่สัญญาณอินพุตของวงจรขยายกำลังงานแบบซิกมา-เดลต้า เมื่อขนาดสัญญาณอินพุตเท่ากับ 20 mV



รูปที่ 5.21 ความสัมพันธ์ระหว่างค่าความผิดเพี้ยนฮาร์โมนิกรวมกับแรงดันสัญญาณอินพุตของ วงจรขยายกำลังงานแบบซิกมา-เดลต้า เมื่อความถี่สัญญาณอินพุตเท่ากับ 1 kHz

5.3.3 การทดลองวงจรกำเนิดสัญญาณพัลส์แบบปรับลดผลของอูณหภูมิจ เมื่อนำมาประยุกต์ร่วมกับวงจรขยายกำลัง

ทดลองโดยกำหนดค่าของอุปกรณ์ เหมือนการทดลองวงจรกำเนิดสัญญาณพัลส์ที่ปรับลดผลของอูณหภูมิจ ในหัวข้อ 5.2.3 รูปที่ 5.10 และเพิ่มส่วนการขยายกำลังงานเข้าไปในรูปการมอดูเลตตรงตำแหน่งระหว่างสัญญาณเอาต์พุต $v_o(t)$ กับขาบวกของ OTA ตามรูปที่ 4.25 โดยในส่วนวงจรขยายกำลังงานใช้วงจรในรูปที่ 4.27 ต่อโหลดเป็นลำโพงอิมพีแดนซ์ 4 Ω และให้แรงดันไฟเลี้ยงที่ตกร้อมทรานซิสเตอร์เฟตทั้งสองมีค่า ± 15 โวลต์ จะได้ผลการทดลองดังนี้

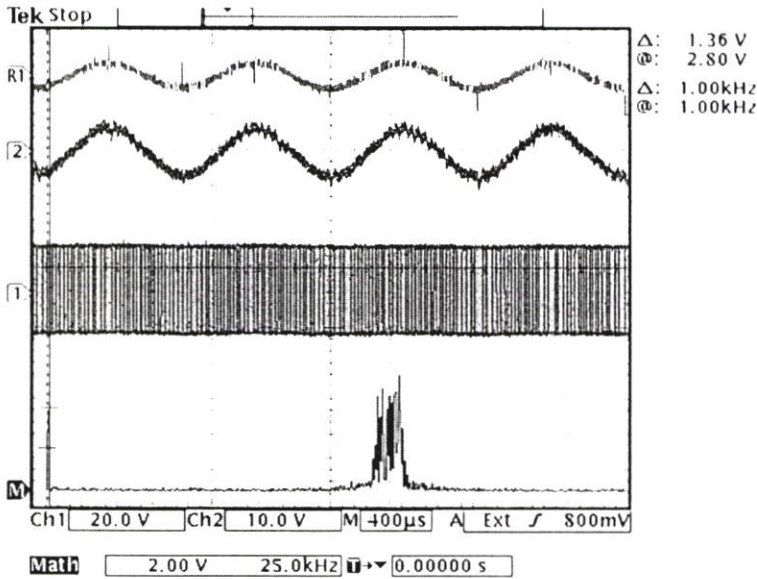


รูปที่ 5.22 ผลการทดลองวงจรกำเนิดสัญญาณพัลส์แบบปรับลดผลของอุณหภูมิ ที่เพิ่มวงจรขยายกำลังงานในลูปรวมอคูเลต

จากรูปที่ 5.22 ช่องสัญญาณที่ 1 เป็นสัญญาณพัลส์ที่ถูกขยายกำลังงานจากวงจรขยายกำลังงานที่เพิ่มเข้าไป และช่องสัญญาณ M เป็นองค์ประกอบทางความถี่ของช่องสัญญาณที่ 1 จากผลการทดลองพบว่าเมื่อเพิ่มวงจรขยายกำลังเข้าไปในลูปรวมอคูเลตทำงาน วงจรจะยังคงทำงานแบบออสซิลเลตด้วยตนเอง และกำเนิดสัญญาณพัลส์ที่มีควิตซ์ไซเคิล 50 เปอร์เซ็นต์ แต่สัญญาณพัลส์ที่ได้ มีความถี่ต่ำกว่าวงจรกำเนิดสัญญาณพัลส์แบบปรับลดผลของอุณหภูมิที่ยังไม่เพิ่มวงจรขยายกำลัง ทั้งนี้เนื่องจากเกิดการหน่วงเวลา ในส่วนของวงจรขยายกำลังดังที่ได้อธิบายไว้ในหัวข้อ 4.4.3 เพิ่มรวมเข้าในลูปรวมอคูเลต

5.3.4 การทดลองวงจรมอคูเลตสัญญาณแบบซิกมา-เดลต้าแบบปรับลดผลของอุณหภูมิ เมื่อนำมาประยุกต์รวมกับวงจรขยายกำลัง

ทดลองโดยใช้วงจรมอคูเลตสัญญาณแบบซิกมา-เดลต้าแบบปรับลดผลของอุณหภูมิ ในหัวข้อ 5.2.4 รูปที่ 5.16 แต่เปลี่ยนวงจรลดทอนแรงดัน เป็นวงจรขยายกำลังงานในรูปที่ 4.27 และปรับความถี่ในการซักราค่าตัวอย่างให้เป็น 145 kHz เมื่อให้แรงดันไฟเลี้ยงที่ตกร้อมทรานซิสเตอร์เฟดทั้งสองในวงจรขยายกำลังมีค่า ± 15 โวลต์ และต่อโหลดในส่วนวงจรขยายกำลังงานเป็นลำโพงอิมพีแดนซ์ 4 Ω จะได้ผลการทดลองดังรูปที่ 5.23



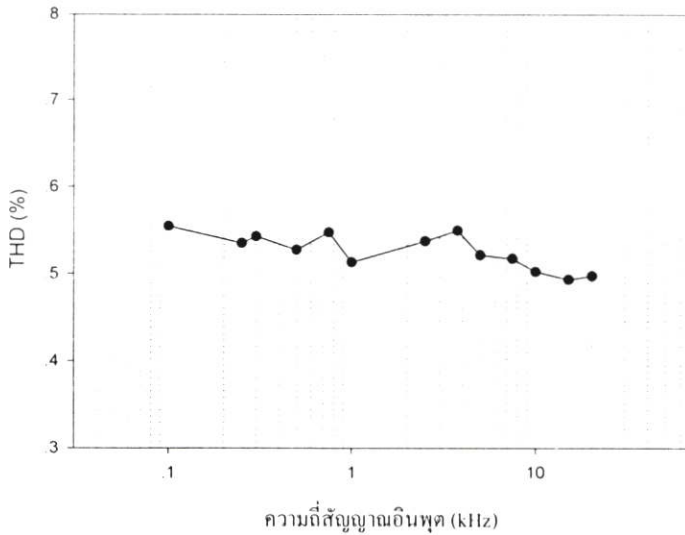
รูปที่ 5.23 ผลการทดลองวงจรมอดูเลตสัญญาณแบบซิกมา-เดลต้าที่ปรับลดผลของอุณหภูมิ และเพิ่มวงจรถยายกำลังงานในรูปการมอดูเลต

ในรูปที่ 5.23 ช่องสัญญาณ R1 คือสัญญาณอินพุตไซน์ซอซอดขนาด 20 mV_{p-p} ความถี่ 1 kHz ช่องสัญญาณที่ 1 คือสัญญาณพัลส์ที่ผ่านการมอดูเลตและผ่านการขยายกำลังงานแล้ว และช่องสัญญาณ M เป็นการวิเคราะห์องค์ประกอบทางความถี่ของช่องสัญญาณที่ 1 ซึ่งจะเห็นได้ว่ามีองค์ประกอบของความถี่สัญญาณอินพุต รวมอยู่กับองค์ประกอบของความถี่พัลส์ที่เป็นคลื่นพาห้ และเมื่อนำสัญญาณพัลส์ที่มอดูเลตและผ่านการขยายกำลังงานในช่องสัญญาณที่ 1 เข้าสู่วงจรกรองความถี่ต่ำผ่าน ก็จะกรองความถี่ของสัญญาณพัลส์ออกไป เหลือแต่สัญญาณอินพุตที่ถูกขยายกำลังงานแล้ว เป็นสัญญาณเอาต์พุตในช่องสัญญาณที่ 2

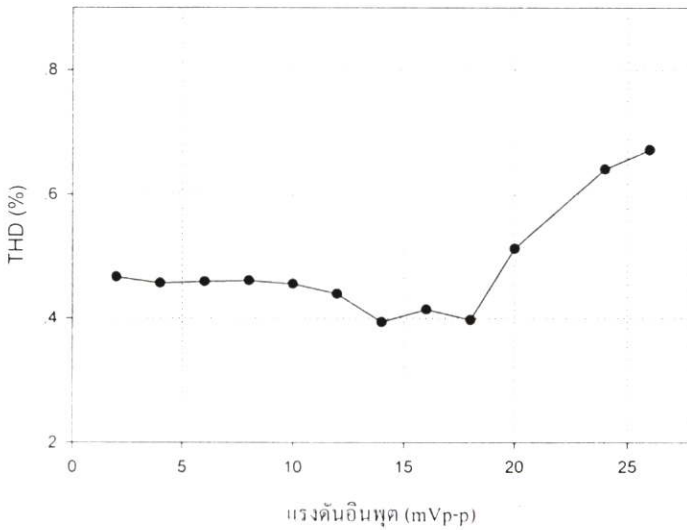
วิเคราะห์ประสิทธิภาพของวงจรถยายกำลัง จะคำนวณประสิทธิภาพของวงจรโดยรวม ตามสมการ (4.2) ในหัวข้อ 4.2.2 โดยเปลี่ยนโหลดเป็นตัวต้านทาน $4\ \Omega$ และสัญญาณไซน์ซอซอดอินพุตที่ทำให้สัญญาณเอาต์พุตมีขนาดใหญ่ที่สุด ที่ยังไม่เกิดความผิดเพี้ยนและยังไม่เกิดการโอเวอร์มอดูเลชัน คือสัญญาณอินพุตขนาด 23 mV_{p-p} (ทดลองที่ความถี่ 5 kHz) ซึ่งทำให้สัญญาณเอาต์พุตมีขนาด 4.6 V_{p-p} ขณะที่แหล่งจ่ายไฟเลี้ยงป้อนแรงดัน 15 โวลต์ จ่ายกระแส 48.5 mA ดังนั้นประสิทธิภาพของวงจรจะใช้สมการ (4.2) และคำนวณเช่นเดียวกับหัวข้อ 5.3.2 จะได้ประสิทธิภาพของวงจรถยายเท่ากับ 90.89% เปรอร์เซ็นต์

ความเพี้ยนฮาร์มอนิกรวม (Total harmonic distortion : THD) จะคำนวณค่าความเพี้ยนฮาร์มอนิกรวมของวงจรถยายกำลังด้วยสมการ (4.9) ได้ผลดังรูปที่ 5.24 และรูปที่ 5.25 โดยในรูปที่ 5.24 จะพิจารณาความสัมพันธ์ระหว่างค่าความเพี้ยนฮาร์มอนิกรวมกับความถี่สัญญาณอินพุต เมื่อ

ให้ขนาดสัญญาณอินพุตคงที่เท่ากับ 20 mV_{p-p} และในรูปที่ 5.25 จะพิจารณาความสัมพันธ์ระหว่างค่าความผิดเพี้ยนฮาร์มอนิกรวมกับขนาดของสัญญาณอินพุต เมื่อให้ความถี่สัญญาณอินพุตเป็นค่าคงที่เท่ากับ 1 kHz



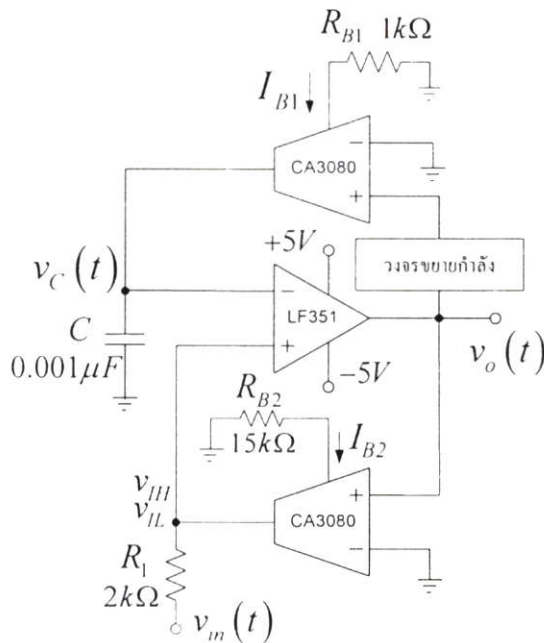
รูปที่ 5.24 ความสัมพันธ์ระหว่างค่าความผิดเพี้ยนฮาร์มอนิกรวมกับความถี่สัญญาณอินพุต ของวงจรขยายกำลังงานแบบซิกมา-เดลต้าที่ปรับลดผลของอูณหภูมิตั้งแต่อุณหภูมิ เมื่อขนาด สัญญาณอินพุตเท่ากับ 20 mV



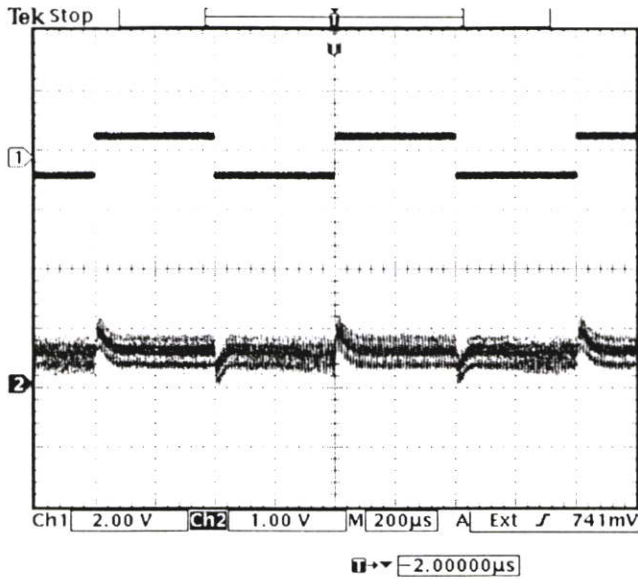
รูปที่ 5.25 ความสัมพันธ์ระหว่างค่าความผิดเพี้ยนฮาร์มอนิกรวมกับขนาดสัญญาณอินพุต ของวงจรขยายกำลังงานแบบซิกมา-เดลต้าที่ปรับลดผลของอูณหภูมิตั้งแต่อุณหภูมิ เมื่อความถี่สัญญาณอินพุตเท่ากับ 1 kHz

5.3.5 การทดลองวงจรมอดูเลตสัญญาณแบบเคลต้าแบบปรับลดผลของอุณหภูมิ เมื่อนำมาประยุกต์ร่วมกับวงจรขยายกำลัง

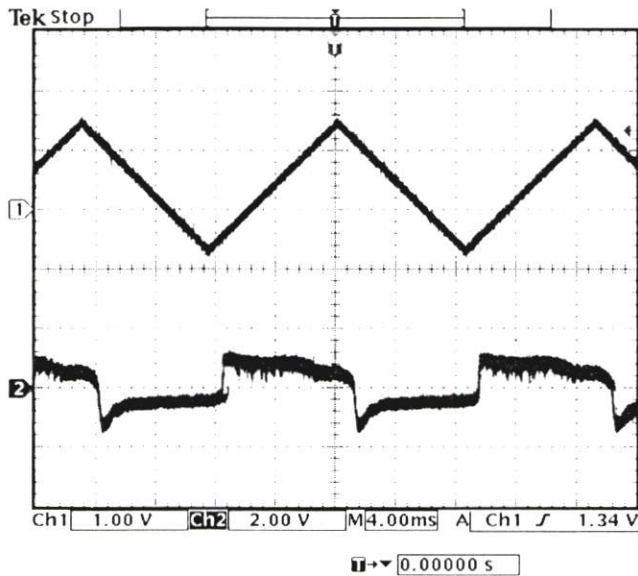
เมื่อป้อนสัญญาณอินพุตเข้าสู่วงจรกำเนิดสัญญาณพัลส์ที่ปรับลดผลของอุณหภูมิ ในตำแหน่งดังรูปที่ 3.8 วงจรจะสามารถมอดูเลตสัญญาณอินพุตแบบเคลต้าได้ จึงออกแบบการทดลอง (โดยถ้าวงจรมอดูเลตสัญญาณแบบเคลต้า สัญญาณพัลส์ที่ผ่านการมอดูเลตจะมีองค์ประกอบทางความถี่ของสัญญาณอินพุตที่ถูกทำอนุพันธ์ ดังที่อธิบายในหัวข้อที่ 2.5 ดังนั้นถ้านำสัญญาณพัลส์นี้ไปเข้าสู่วงจรรองความถี่ต่ำผ่านโดยไม่มีการทำปริพันธ์สัญญาณพัลส์ ดังเช่นการคิมมอดูเลตปกติในรูปที่ 2.22 สัญญาณเอาต์พุตจากวงจรรองความถี่ต่ำผ่านจะเป็นสัญญาณอินพุตที่ถูกทำอนุพันธ์) โดยแทรกวงจรขยายกำลังเข้าไปในรูปการทำงานและกำหนดค่าอุปกรณ์ดังรูปที่ 5.26 ในส่วนวงจรขยายกำลังจะจ่ายไฟเลี้ยงทรานซิสเตอร์เฟด $\pm 15V$ และต่อโหลดเป็นลำโพงอิมพีแดนซ์ 4Ω โดยพัลส์ที่ถูกมอดูเลตและขยายกำลังงานแล้ว จะนำเข้าสู่วงจรรองความถี่ต่ำผ่านโดยไม่มีการทำปริพันธ์ก่อน จะได้ผลการทดลองดังรูปที่ 5.27 และรูปที่ 5.28 โดยในรูปที่ 5.27 สัญญาณอินพุตจะเป็นสัญญาณสี่เหลี่ยมความถี่ 1.25 kHz ขนาด 1.2 โวลต์ และรูปที่ 5.28 สัญญาณอินพุตจะเป็นสัญญาณสามเหลี่ยมความถี่ 60 Hz ขนาด 2 โวลต์



รูปที่ 5.26 วงจรมอดูเลตแบบเคลต้าที่ปรับลดผลของอุณหภูมิและแทรกภาคขยายกำลังงาน ไว้ในรูปการมอดูเลต



รูปที่ 5.27 ผลการทดลองวงจรมอดูเลตแบบเคลด้าที่เพิ่มวงจรขยายกำลังงานเมื่อสัญญาณอินพุตเป็นสัญญาณสี่เหลี่ยมและการคิมมอดูเลตยังไม่มีส่วนการทำปรีฟิชั่น

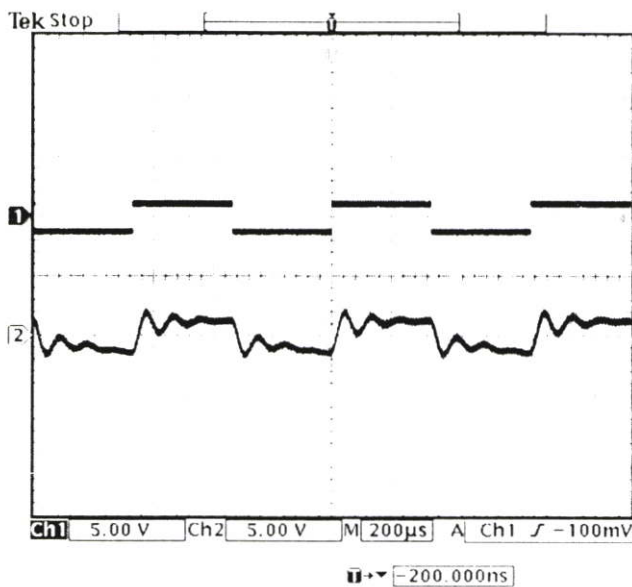


รูปที่ 5.28 ผลการทดลองวงจรมอดูเลตแบบเคลด้าที่เพิ่มวงจรขยายกำลังงาน เมื่อสัญญาณอินพุตเป็นสัญญาณสามเหลี่ยมและการคิมมอดูเลตยังไม่มีส่วนการทำปรีฟิชั่น

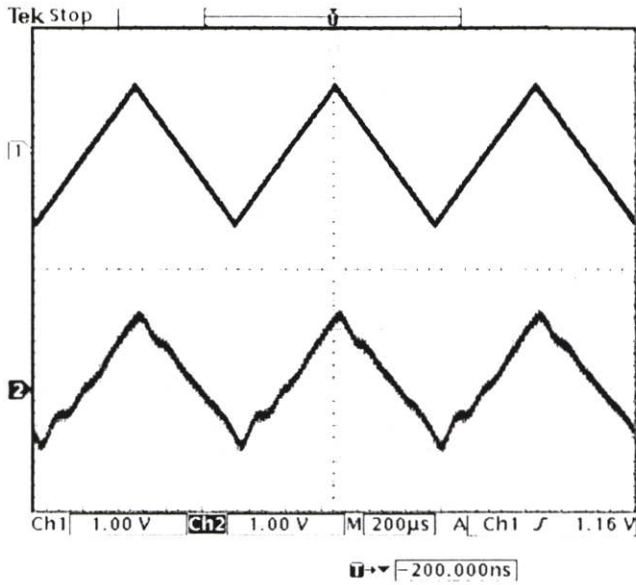
ในรูปที่ 5.27 ช่องสัญญาณที่ 2 เป็นสัญญาณอินพุตสี่เหลี่ยม ซึ่งเมื่อทำอนุพันธ์ช่วงที่เป็นค่าคงที่จะได้ค่าศูนย์หรือเป็นแรงดันที่กราวด์ แต่ช่วงขอบขาขึ้นและขอบขาลงของสัญญาณสี่เหลี่ยมอินพุตไม่ได้เปลี่ยนระดับในทันทีทันใดจึงมีความชันอยู่ ดังนั้นเมื่อทำอนุพันธ์จึงมีลักษณะเป็นพัลส์ตั้งสัญญาณในช่องสัญญาณที่ 1 และในรูปที่ 5.28 ช่องสัญญาณที่ 2 เป็นสัญญาณอินพุตสามเหลี่ยม

ซึ่งเมื่อทำอนุพันธ์จะได้ค่าคงที่บวกและลบตามความชันของสัญญาณอินพุต ดังสัญญาณในช่องสัญญาณที่ 1 จากผลการทดลองดังกล่าวแสดงว่าวงจรในรูปที่ 5.26 สามารถมอดูเลตสัญญาณแบบเคลด้าได้จริง

และเมื่อนำวงจรไปใช้งานจริง ต้องการให้สัญญาณเอาต์พุตที่ผ่านการมอดูเลตกลับคืนมา มีลักษณะเหมือนสัญญาณอินพุตเดิมที่ป้อน ดังนั้นในส่วนวงจรขยายกำลังจึงต้องออกแบบวงจรกรองความถี่ต่ำผ่านใหม่ให้เป็นวงจรที่ทำปรีพันธ์สัญญาณด้วย และแสดงผลได้ดังรูปที่ 5.29 และรูปที่ 5.30 โดยในรูปที่ 5.29 สัญญาณอินพุตจะเป็นสัญญาณสี่เหลี่ยมความถี่ 1.5 kHz ขนาด 2.5 โวลต์ และรูปที่ 5.30 สัญญาณอินพุตจะเป็นสัญญาณสามเหลี่ยมความถี่ 1.5 kHz ขนาด 2.2 โวลต์



รูปที่ 5.29 ผลการทดลองวงจรมอดูเลตแบบเคลด้าที่ผ่านการขยายกำลังงานแล้ว เมื่อสัญญาณอินพุตเป็นสัญญาณสี่เหลี่ยม

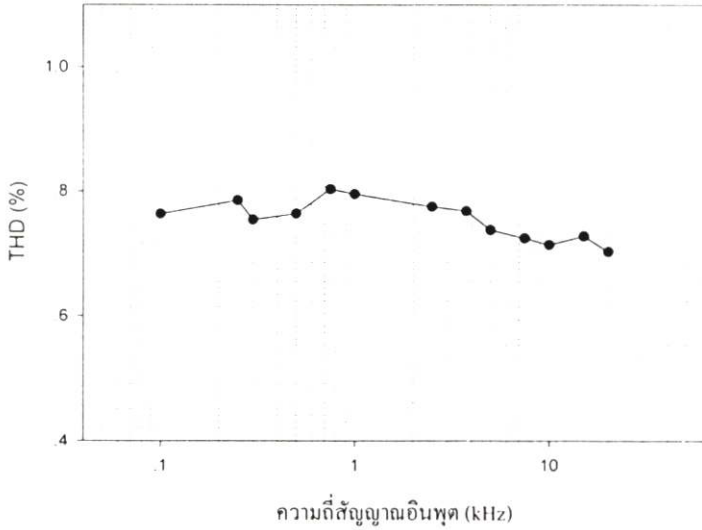


รูปที่ 5.30 ผลการทดลองวงจรมอดูเลตแบบเคลด้าที่ผ่านการขยายกำลังงานแล้ว เมื่อสัญญาณอินพุตเป็นสัญญาณสามเหลี่ยม

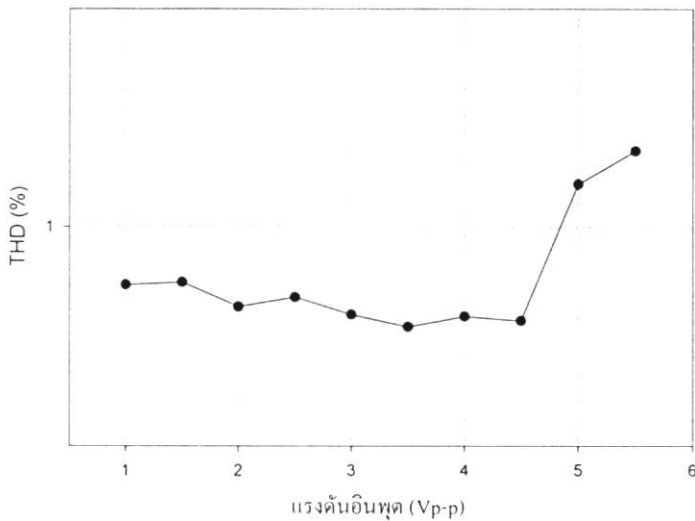
รูปที่ 5.29 และรูปที่ 5.30 ช่องสัญญาณที่ 1 เป็นสัญญาณอนาลอกอินพุต และช่องสัญญาณที่ 2 เป็นสัญญาณเอาต์พุตของวงจรขยายกำลัง จะเห็นได้ว่าเมื่อออกแบบวงจรรองรับความถี่ต่ำผ่านใหม่ให้เป็นวงจรที่ทำปริพันธ์สัญญาณด้วยแล้วจะได้สัญญาณเอาต์พุตที่มีลักษณะเหมือนสัญญาณอินพุต

วิเคราะห์ประสิทธิภาพของวงจรขยายกำลัง จะคำนวณประสิทธิภาพของวงจร โดยรวม ตามสมการ (4.2) ในหัวข้อ 4.2.2 โดยเปลี่ยนโหลดเป็นตัวต้านทาน 4Ω และสัญญาณไซน์ชวยดอลอินพุตที่ทำให้สัญญาณเอาต์พุตมีขนาดใหญ่มากที่สุด ที่ยังไม่เกิดความผิดเพี้ยนและยังไม่เกิดการโอเวอร์มอดูเลชัน คือสัญญาณอินพุตขนาด $4.8 V_{p-p}$ (ทดลองที่ความถี่ $4 kHz$) ซึ่งทำให้สัญญาณเอาต์พุตมีขนาด $4.2 V_{p-p}$ ขณะที่แหล่งจ่ายไฟเลี้ยงป้อนแรงดัน 15 โวลต์ จ่ายกระแส $42.2 mA$ ดังนั้นประสิทธิภาพของวงจรจะใช้สมการที่ (4.2) และคำนวณเช่นเดียวกับหัวข้อ 5.3.2 จะได้ประสิทธิภาพของวงจรขยายเท่ากับ 87.08 เปอร์เซ็นต์

ความเพี้ยนฮาร์มอนิกรวม (Total harmonic distortion : THD) จะคำนวณค่าความเพี้ยนฮาร์มอนิกรวมของวงจรขยายกำลังด้วยสมการ (4.9) ได้ผลดังรูปที่ 5.31 และรูปที่ 5.32 โดยในรูปที่ 5.31 จะพิจารณาค่าความสัมพันธ์ระหว่างค่าความเพี้ยนฮาร์มอนิกรวมกับค่าความถี่สัญญาณอินพุต เมื่อให้ขนาดสัญญาณอินพุตคงที่เท่ากับ $4 V_{p-p}$ และในรูปที่ 5.32 จะพิจารณาค่าความสัมพันธ์ระหว่างค่าความเพี้ยนฮาร์มอนิกรวมกับขนาดของสัญญาณอินพุต เมื่อให้ความถี่สัญญาณอินพุตเป็นค่าคงที่เท่ากับ $1 kHz$



รูปที่ 5.31 ความสัมพันธ์ระหว่างค่าความผิดเพี้ยนฮาร์มอนิกรวมกับความถี่สัญญาณอินพุต ของ วงจรขยายกำลังงานแบบเคลดต้าที่ปรับลดผลของอูณหภูมิ

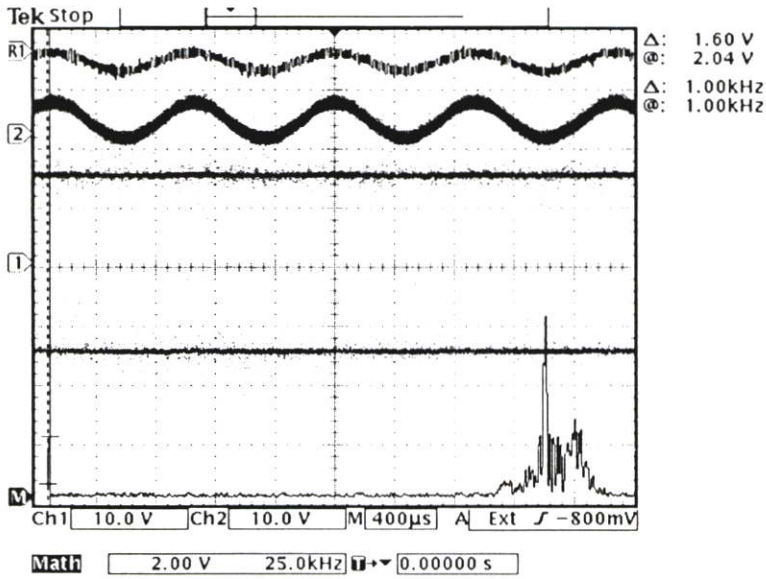


รูปที่ 5.32 ความสัมพันธ์ระหว่างค่าความผิดเพี้ยนฮาร์มอนิกรวมกับขนาดสัญญาณอินพุต ของ วงจรขยายกำลังงานแบบเคลดต้าที่ปรับลดผลของอูณหภูมิ เมื่อความถี่สัญญาณอินพุต เท่ากับ 1 kHz

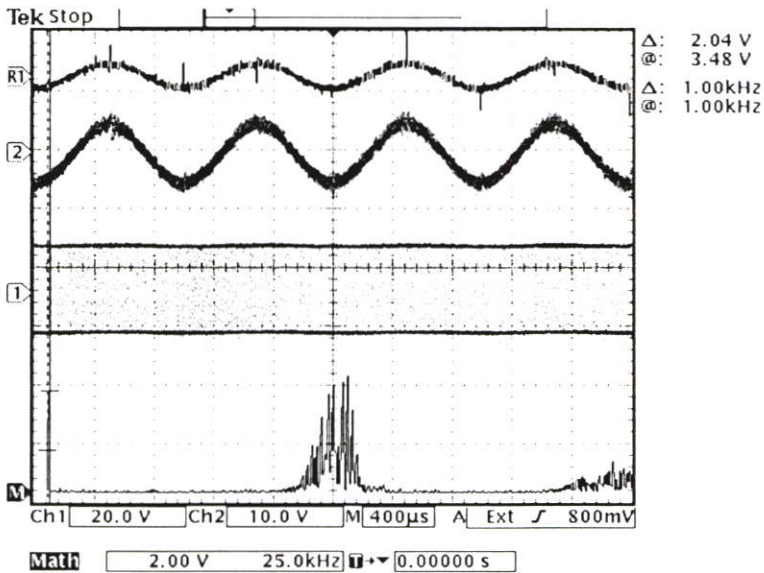
5.3.6 การทดลองวงจรขยายกำลังคลาสดีที่วางภาคขยายกำลังไว้นอกอุปกรณ์มอดูเลต

ทดลองต่อวงจรเพื่อขยายกำลังงานเสียงโดยใช้วงจรซิกมา-เคลดต้าและเคลดต้ามอดูเลชันที่ได้ วิเคราะห์ไว้ในบทที่ 3 มาวางภาคขยายกำลังไว้นอกอุปกรณ์มอดูเลตดังรูปที่ 4.28 และรูปที่ 4.29

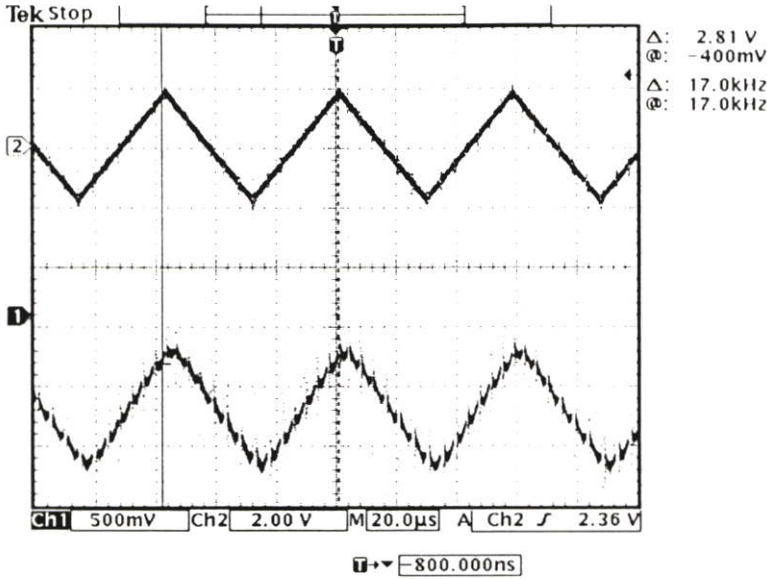
ได้ผลการทดลองดังรูปที่ 5.33 รูปที่ 5.34 และรูปที่ 5.35 โดยรูปที่ 5.33 และรูปที่ 5.34 ช่องสัญญาณ R1 เป็นสัญญาณอินพุตขนาด 20 mV_{p-p} ความถี่ 1 kHz ช่องสัญญาณที่ 2 เป็นสัญญาณอนาล็อกเอาต์พุตที่ผ่านการขยายกำลังแล้ว ช่องสัญญาณที่ 1 เป็นสัญญาณพัลส์ที่มอดูเลตสัญญาณอินพุตแบบซิกมา-เดลต้าและผ่านการขยายกำลังแล้ว ช่องสัญญาณ M เป็นองค์ประกอบทางความถี่ของช่องสัญญาณที่ 1 และรูปที่ 5.35 ช่องสัญญาณที่ 1 เป็นสัญญาณอนาล็อกอินพุต ช่องสัญญาณที่ 2 เป็นสัญญาณอนาล็อกเอาต์พุตที่ผ่านการขยายกำลังแล้ว



รูปที่ 5.33 ผลการทดลองวงจรมอดูเลตแบบซิกมา-เดลต้าแบบไม่ปรับลดผลจากอุณหภูมิ ที่วางภาคขยายกำลังงานไว้นอกอุปกรณ์มอดูเลต



รูปที่ 5.34 ผลการทดลองวงจรมอดูเลตแบบซิกมา-เดลต้าแบบปรับลดผลจากอุณหภูมิ ที่วางภาคขยายกำลังงานไว้นอกอุปกรณ์มอดูเลต



รูปที่ 5.35 ผลการทดลองวงจรมอดูเลตแบบเคลด้าที่วางภาคขยายกำลังงานไว้นอกอุปกรณ์มอดูเลต

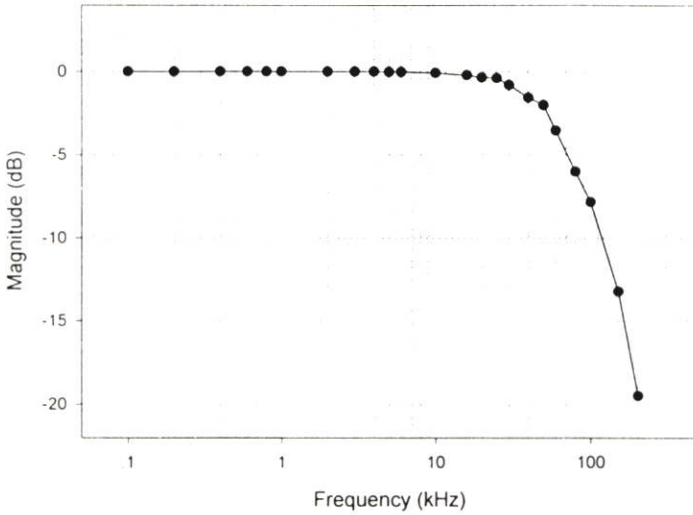
โดยเมื่อวางภาคขยายกำลังงานไว้นอกอุปกรณ์มอดูเลต วงจรจะมีการทำงานเช่นเดียวกับการวางภาคขยายกำลังแทรกในอุปกรณ์มอดูเลต แต่จะแตกต่างกันตรงที่ความถี่พัลส์ของวงจรที่วางภาคขยายกำลังไว้นอกอุปกรณ์มอดูเลตจะไม่ทำให้ความถี่สัญญาณพัลส์เอาท์พุทลดลง ทั้งนี้เพราะไม่เกิดการหน่วงเวลาเพิ่มในอุปกรณ์มอดูเลต ดังนั้นจึงสามารถควบคุมความถี่พัลส์ในการซั๊กค่าสัญญาณให้สูงกว่าความถี่ตัด (Cut-off frequency) ของวงจรรองความถี่ต่ำผ่านให้มากได้ และจะเหลือองค์ประกอบความถี่สูงของพัลส์ผ่านออกมาที่สัญญาณอนาล็อกเอาท์พุทได้น้อย คุณภาพเสียงจึงดีขึ้น แต่ทั้งนี้ถ้าความถี่พัลส์สูงมากเกินไปจะทำให้ทรานซิสเตอร์เฟดทำงานไม่ทัน ซึ่งจะทำให้สัญญาณอนาล็อกเอาท์พุทเกิดความผิดเพี้ยน ดังนั้นจึงควรดูความเหมาะสมในการเพิ่มความถี่พัลส์ที่ใช้ซั๊กค่าตัวอย่างด้วย

5.3.7 ฟังก์ชันถ่ายโอน (Transfer function) ของวงจรรองความถี่ต่ำผ่าน

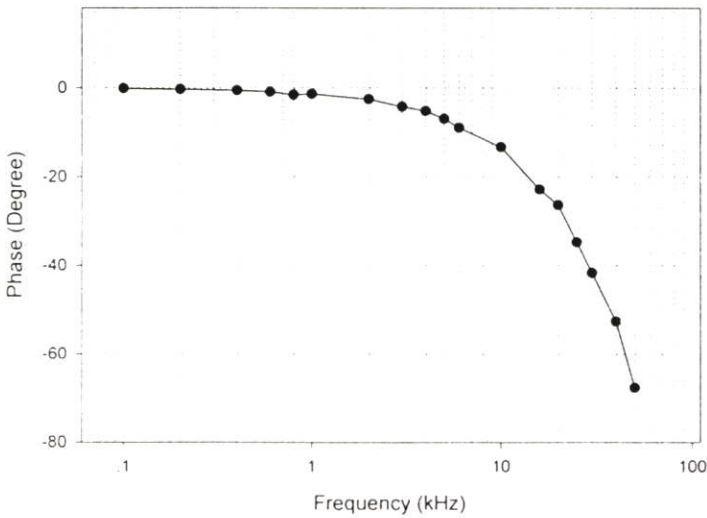
วงจรรองความถี่ต่ำผ่านที่ใช้กับวงจรขยายกำลังแบบซิกมา-เคลด้า และเนื่องจากใช้กับสัญญาณพัลส์ที่มีกำลังงานสูง จึงใช้เป็นวงจรรองแบบเฉื่อยงาน (Passive) โดยออกแบบเป็นวงจรรองความถี่ต่ำผ่านอันดับสอง มีการต่อวงจรตามรูปที่ 4.27 และกำหนดให้โหลดเป็นตัวต้านทานซึ่งจะมีฟังก์ชันถ่ายโอนตามสมการ (5.2)

$$H(s) = \frac{R}{s^2 RLC + sL + R} \quad (5.2)$$

โดยออกแบบให้มีความถี่ตัด (Cut-off frequency) อยู่ที่ 71.5 kHz และเมื่อต่อวงจรทดลองจะได้ผลตอบสนองทางความถี่ดังรูปที่ 5.36 และผลตอบสนองทางเฟสดังรูปที่ 5.37



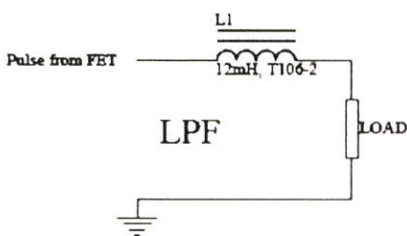
รูปที่ 5.36 ผลตอบสนองทางความถี่ของวงจรกรองความถี่ต่ำผ่าน ที่ใช้ในการมอดูเลตแบบซิกมา-เดลต้า



รูปที่ 5.37 ผลตอบสนองทางเฟสของวงจรกรองความถี่ต่ำผ่านที่ใช้ในการมอดูเลตแบบซิกมา-เดลต้า

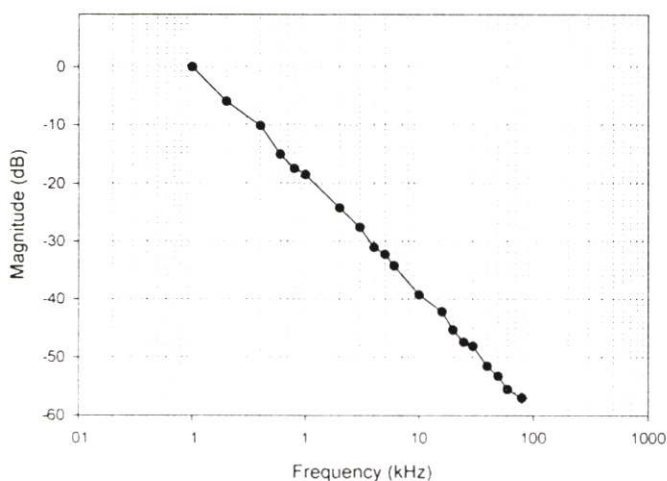
วงจรขยายกำลังที่มอดูเลตสัญญาณแบบเดลต้า สัญญาณพัลส์หลังจากมอดูเลตจะประกอบด้วยองค์ประกอบทางความถี่ของสัญญาณอินพุตที่ถูกทำอนุพันธ์ รวมอยู่กับความถี่สูงของพัลส์ การดีมอดูเลตจึงต้องมีส่วนการทำปริพันธ์สัญญาณกลับคืน ดังนั้นในส่วนวงจรกรองความถี่ต่ำผ่านจึงต้องออกแบบให้เป็นวงจรทำปริพันธ์สัญญาณด้วย จึงจะได้สัญญาณอนาล็อกเอาต์พุตที่มีองค์ประกอบเหมือนกับสัญญาณอนาล็อกอินพุต โดยในการทดลองจะใช้วงจรกรองความถี่ต่ำผ่านที่ทำหน้าที่อนุพันธ์สัญญาณดังรูปที่ 5.38 โดยใช้โหลดเป็นตัวต้านทาน 4Ω และจะมีฟังก์ชันถ่ายโอนดังนี้

$$H(s) = \frac{R}{sL + R} \quad (5.3)$$

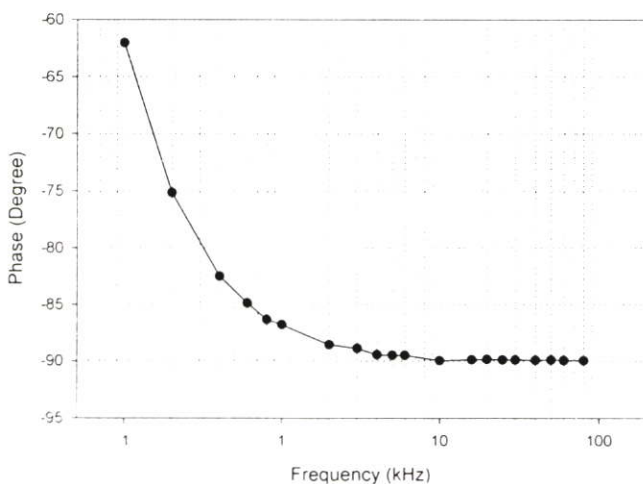


รูปที่ 5.38 วงจรกรองความถี่ต่ำผ่านที่ในการมอดูเลตแบบเคลตต้า

และเมื่อต่อวงจรทดลองจะได้ผลตอบสนองทางความถี่ของวงจรกรองความถี่ต่ำผ่าน ที่ทำหน้าที่ปริพันธ์สัญญาณด้วยคังรูปที่ 5.39 และผลตอบสนองทางเฟสดังรูปที่ 5.40



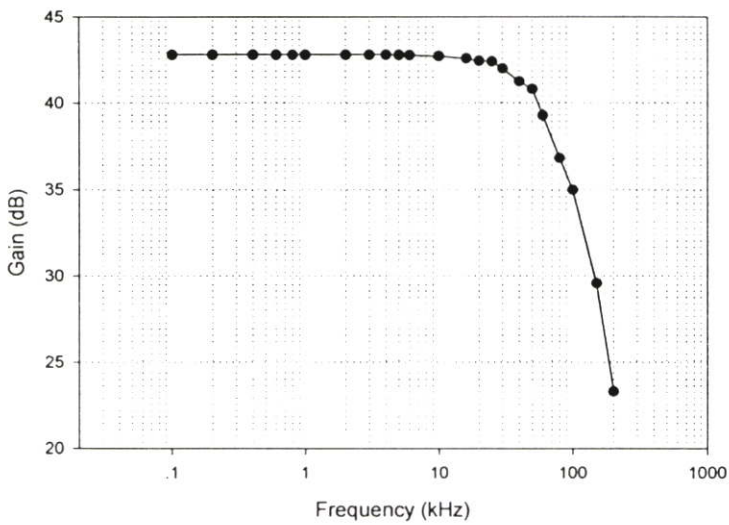
รูปที่ 5.39 ผลตอบสนองทางความถี่ของวงจรกรองความถี่ต่ำผ่านที่ในการมอดูเลตแบบเคลตต้า



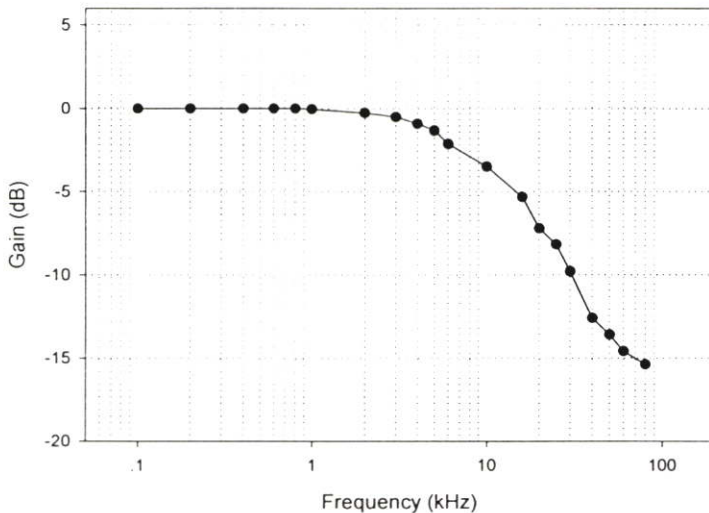
รูปที่ 5.40 ผลตอบสนองทางเฟสของวงจรกรองความถี่ต่ำผ่านที่ในการมอดูเลตแบบเคลตต้า

5.3.8 การทดลองวัดผลตอบสนองทางความถี่ (Frequency Response) ของวงจร

พิจารณาช่วงความถี่ใช้งาน (Bandwidth) ของวงจรขยายกำลัง โดยวงจรที่มอดูเลตสัญญาณแบบซิกมา-เดลต้า สัญญาณหลังจากการมอดูเลตจะมีองค์ประกอบทางความถี่ของสัญญาณอินพุตเดิมที่ไม่มีการเปลี่ยนแปลง ดังนั้นผลตอบสนองทางความถี่ของวงจรที่มอดูเลตแบบซิกมา-เดลต้า จึงขึ้นอยู่กับวงจรรองความถี่ต่ำผ่านในภาคขยายกำลัง ผลตอบสนองทางความถี่ของวงจรโดยรวม จึงมีลักษณะเหมือนกับผลตอบสนองทางความถี่ของวงจรรองความถี่ต่ำผ่าน โดยเมื่อต่อโหลดที่เป็นตัวต้านทานขนาด 4Ω จะมีเกณฑ์แสดงได้ดังรูปที่ 5.41 และผลตอบสนองทางความถี่ของวงจรขยายกำลังที่มอดูเลตสัญญาณแบบเดลต้าแสดงได้ดังรูปที่ 5.42



รูปที่ 5.41 ผลตอบสนองทางความถี่ของวงจรขยายกำลังที่ใช้ในการมอดูเลตแบบซิกมา-เดลต้า

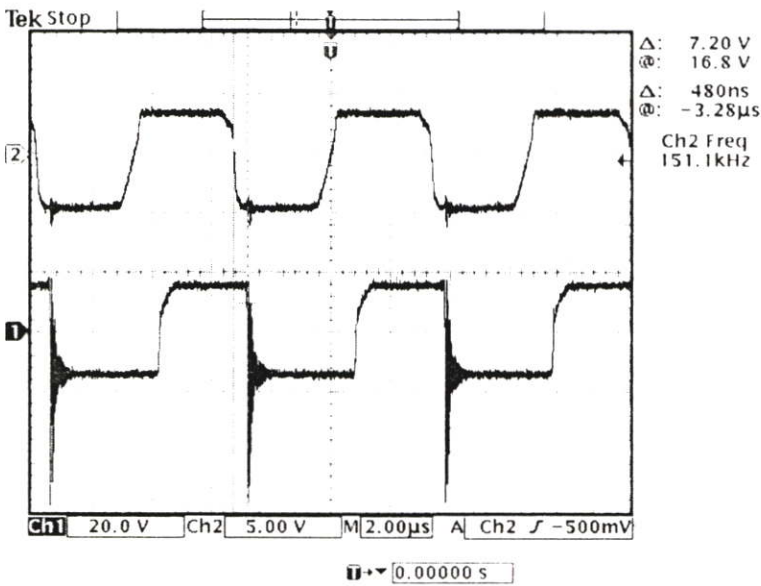


รูปที่ 5.42 ผลตอบสนองทางความถี่ของวงจรขยายกำลังที่ใช้ในการมอดูเลตแบบเดลต้า

5.3.9 การหน่วงเวลาที่เกิดกับสัญญาณพัลส์ เนื่องจากการทำงานของวงจรถยายกำลัง

วงจรถยายกำลังมีส่วนที่ทำให้เกิดการหน่วงเวลาหลายส่วน เช่น การหน่วงเวลาในวงจรที่ใช้สร้างช่วงเวลาเดดไทม์ (Dead Time) และการหน่วงเวลาจากการทำงานของไอซีขับทรานซิสเตอร์เฟต เป็นต้น ซึ่งถ้านำวงจรถยายกำลังแทรกเข้าไปในรูปการมอดูเลต จะทำให้ความถี่ของพัลส์ที่ใช้ในการชั้ค่าตัวอย่างลดลง

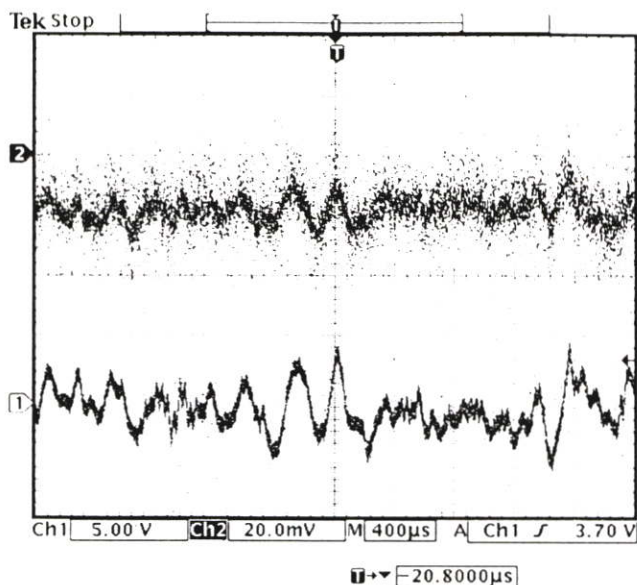
ผลการทดลองจะแสดงได้ดังรูปที่ 5.43 ในช่องสัญญาณที่ 2 เป็นสัญญาณพัลส์อินพุตก่อนนำเข้าวงจรถยายกำลัง และช่องสัญญาณที่ 1 เป็นสัญญาณพัลส์ภายหลังการขยายกำลัง ซึ่งจะเห็นได้ว่าสัญญาณพัลส์เอาต์พุตมีการหน่วงเวลาเพิ่มขึ้นจากสัญญาณพัลส์อินพุต



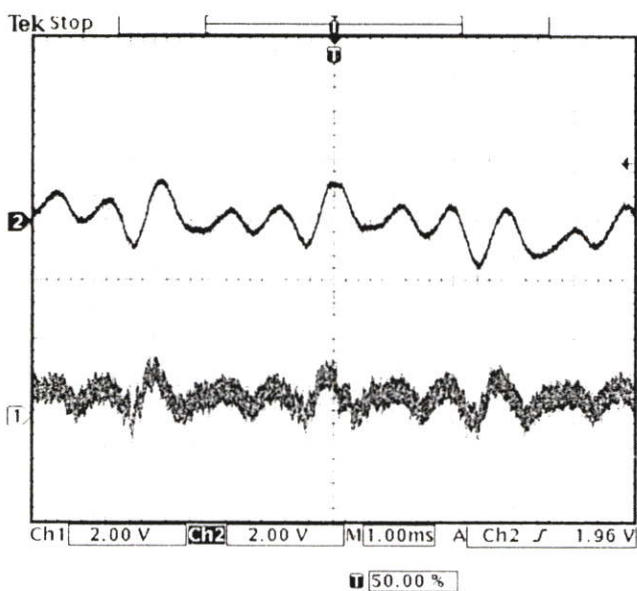
รูปที่ 5.43 การหน่วงเวลาที่เกิดขึ้นจากการทำงานของวงจรถยายกำลังสัญญาณพัลส์

5.3.10 การทดลองป้อนขยายกำลังงานสัญญาณเสียงเพลง

ป้อนสัญญาณอินพุตเป็นสัญญาณเสียงเพลงจากคอมพิวเตอร์ เข้าสู่วงจรที่มีมอดูเลตแบบซิกมา-เดลต้า และแบบเดลต้ามอดูเลชัน เมื่อให้แรงดันไฟเลี้ยงที่ตกร้อมทรานซิสเตอร์เฟตทั้งสองในวงจรถยายกำลังมีค่า ± 15 โวลต์ และต่อโหลดในส่วนวงจรถยายกำลังเป็นลำโพงอิมพีแดนซ์ 4Ω ได้ผลการทดลองดังรูปที่ 5.44 และรูปที่ 5.45 โดยช่องสัญญาณที่ 2 เป็นสัญญาณเสียงเพลงที่ป้อนเข้าสู่วงจร ช่องสัญญาณที่ 1 เป็นสัญญาณเอาต์พุตขณะต่อลำโพง



รูปที่ 5.44 ผลการทดลองป้อนสัญญาณเสียงเพลงเข้าสู่วงจรขยายกำลัง ที่ใช้การมอดูเลตแบบซิกมา-เดลต้า



รูปที่ 5.45 ผลการทดลองป้อนสัญญาณเสียงเพลงเข้าสู่วงจรขยายกำลังที่ใช้การมอดูเลตแบบเดลต้า

5.4 สรุปผลการทดลอง

จากผลการทดลองวงจรซิกมา-เดลต้าและเดลต้ามอดูเลชันอย่างง่ายในบทที่ 3 พบว่าวงจรสามารถถอดรหัสได้ด้วยตนเองกำเนิดสัญญาณพัลส์ได้ โดยในขณะยังไม่มอดูเลต สัญญาณพัลส์จะมีคิวตี้ไซเกิ้ล 50 เปอร์เซ็นต์ และมีความถี่เปลี่ยนแปลงตามสมการที่ได้วิเคราะห์ไว้โดยความถี่ที่วงจรกำเนิดมีผลกระทบจากอัตราสแคว์ที่จำกัดของออปแอมป์ ซึ่งจะมีผลอย่างเห็นได้ชัดเจนเมื่อความถี่

พัลส์สูงขึ้น จึงต้องใช้สมการที่มีผลกระทบจากอัตราสลับของออปแอมป์มาคำนวณ เพื่อกำหนดความถี่ในช่วงความถี่สูง และวงจรที่ปรับลดผลกระทบจากอุณหภูมิสามารถทำให้ความถี่พัลส์เปลี่ยนแปลงน้อยลงเมื่ออุณหภูมิเปลี่ยนไป จากนั้นเมื่อนำวงจรที่ออสซิลเลตด้วยตนเองกำเนิดสัญญาณพัลส์ดังกล่าวมาอคูเลตสัญญาณข่าวสาร พบว่าวงจรสามารถมอคูเลตข่าวสารได้เป็นสัญญาณพัลส์ที่มีองค์ประกอบทางความถี่ของสัญญาณข่าวสาร รวมอยู่กับองค์ประกอบทางความถี่สูง ซึ่งเมื่อได้รวมวงจรขยายกำลังงานในบทที่ 4 พบว่าสามารถขยายกำลังงานสัญญาณข่าวสารที่นำมามอคูเลตได้ตามต้องการ และวงจรขยายกำลังงานเสียงที่ได้ ใช้อุปกรณ์น้อยเนื่องจากไม่ต้องมีส่วนวงจรกำเนิดสัญญาณพัลส์ อีกทั้งสามารถเลือกการมอคูเลตระหว่างแบบเคลด้า หรือแบบซิกมา-เคลด้าก็ได้ และวงจรขยายกำลังมีประสิทธิภาพสูงจึงลดราคาของแผ่นระบายความร้อน (Heatsink) รวมทั้งสัญญาณที่ผ่านการขยายกำลังมีความผิดเพี้ยนฮาร์โมนิกรวมต่ำจึงสามารถนำไปใช้งานขยายกำลังงานเสียงได้จริง และผลการทดลองโดยการจำลองการทำงานในคอมพิวเตอร์ ก็สอดคล้องกับผลการทดลองจริง

บทที่ 6

สรุปผลการวิจัย และข้อเสนอแนะ

วิทยานิพนธ์ฉบับนี้ได้นำเสนอการประยุกต์ใช้วงจรซิกมา-เดลต้ามอดูเลชัน และวงจรเคลด้ามอดูเลชันอย่างง่าย ในการสร้างวงจรขยายกำลังงานเสียง โดยในส่วนวงจรซิกมา-เดลต้า และเคลด้ามอดูเลชันอย่างง่าย เป็นวงจรที่ประกอบด้วยอุปกรณ์น้อยชิ้น เมื่อเปรียบเทียบกับวงจรที่มอดูเลตแบบซิกมา-เดลต้าที่มีการใช้งานกันในปัจจุบัน เนื่องจากใช้หลักการออสซิลเลตด้วยตนเอง ทำให้ในส่วนการควอนไทซ์ไม่จำเป็นต้องป้อนสัญญาณนาฬิกา (Clock) จึงไม่ต้องมีวงจรกำเนิดสัญญาณนาฬิกาภายในกระบวนการ ทำให้นำไปใช้งานง่าย และราคาถูกลง อีกทั้งยังมีวงจรที่ปรับลดผลกระทบจากอุณหภูมิต่อการทำงาน เนื่องจากส่วนประกอบภายในวงจรประกอบด้วย OTA ซึ่งมีการทำงานที่แปรผันต่ออุณหภูมิ ดังนั้นถ้าไม่มีการปรับลดผลกระทบจะทำให้วงจรโดยรวมทำงานเปลี่ยนไปเมื่ออุณหภูมิเปลี่ยน ซึ่งวงจรที่ได้ปรับลดผลกระทบจากอุณหภูมิแล้วจะมีการทำงานคงที่แม้อุณหภูมิเปลี่ยนไป นอกจากนี้วงจรยังสามารถเลือกมอดูเลตสัญญาณได้ทั้งแบบซิกมา-เดลต้าหรือแบบเคลด้าก็ได้ โดยเปลี่ยนเพียงตำแหน่งการป้อนสัญญาณอินพุตในวงจร

การอธิบายส่วนวงจรซิกมา-เดลต้าและเคลด้ามอดูเลชันอย่างง่ายนี้จะอยู่ในบทที่ 2 และบทที่ 3 โดยบทที่ 2 จะกล่าวถึงทฤษฎีและขั้นตอนในการมอดูเลตพัลส์แบบต่างๆ รวมถึงการมอดูเลตพัลส์แบบเคลด้า และแบบซิกมา-เดลต้า และกล่าวถึงข้อดีของซิกมา-เดลต้าในเรื่องการปรับกำลังงานสัญญาณรบกวนให้ไปอยู่นอกช่วงความถี่ข่าวสาร จากนั้นในบทที่ 3 จะอธิบายวงจรซิกมา-เดลต้าและเคลด้ามอดูเลชันอย่างง่ายที่ได้วิจัย โดยวงจรแรกประกอบด้วยออปแอมป์และ OTA อย่างละ 1 ตัว ทำงานร่วมกันแบบซิมตริกเกอร์ กำเนิดสัญญาณพัลส์ด้วยการออสซิลเลตด้วยตนเอง และวิเคราะห์หาสมการที่กำหนดความถี่พัลส์ได้จากคาบเวลาการอัดและคายประจุของตัวเก็บประจุ ซึ่งพัลส์ที่กำเนิดขึ้นนี้จะป้อนอินพุตกับสัญญาณอินพุตข่าวสาร และเมื่อป้อนสัญญาณอินพุตในตำแหน่งที่กำหนด วงจรกำเนิดสัญญาณพัลส์สามารถมอดูเลตสัญญาณอินพุตแบบซิกมา-เดลต้าได้ จากนั้นจะทำการปรับปรุงวงจรกำเนิดพัลส์เพื่อให้ลดผลกระทบจากอุณหภูมิ โดยเพิ่มการต่อ OTA อีก 1 ตัว แล้ววิเคราะห์หาสมการกำหนดความถี่พัลส์ของวงจรที่ปรับปรุง ซึ่งสมการกำหนดความถี่ที่ได้จะเกิดการหักล้างพจน์ V_T ระหว่าง OTA ทั้งสองตัว ความถี่พัลส์จึงคงที่แม้อุณหภูมิจะเปลี่ยนไป และเมื่อป้อนอินพุตในตำแหน่งที่กำหนด วงจรกำเนิดพัลส์ที่ปรับลดผลจากอุณหภูมิดังกล่าว ก็ยังคงสามารถมอดูเลตสัญญาณอินพุตแบบซิกมา-เดลต้าได้เช่นเดิม และถ้าเปลี่ยนตำแหน่งในการป้อนสัญญาณอินพุตใหม่ วงจรกำเนิดพัลส์ที่ปรับลดผลจากอุณหภูมิจะสามารถมอดูเลตสัญญาณแบบเคลด้าได้อีกด้วย เมื่อทราบขั้นตอนการทำงานของวงจรทั้งหมดแล้ว จะวิเคราะห์ความคลาดเคลื่อนที่อาจเกิดขึ้นถ้าอุปกรณ์ที่ใช้ไม่เป็นอุดมคติ เพื่อหา

สาเหตุของความคลาดเคลื่อนที่อาจเกิดขึ้นเมื่อนำวงจรไปต่อใช้งานจริง ความไม่เป็นอุดมคติ ดังกล่าวได้แก่ การประมาณค่ากระแสเอาท์พุทของ OTA แรงดันเอาท์พุทมากที่สุด และอัตราสแคว์ของออปแอมป์ ซึ่งพบว่าอัตราสแคว์ที่จำกัดของออปแอมป์ มีผลกระทบต่อความถี่พัลส์ที่กำเนิด โดยเมื่อวิเคราะห์หาสมการกำหนดความถี่เมื่อมีผลจากอัตราสแคว์จากทั้งสองวงจรแล้วพบว่า ถ้าอัตราสแคว์ของออปแอมป์มีค่าน้อย จะทำให้ความถี่พัลส์ต่ำลง

เมื่อวิเคราะห์การทำงานของวงจรในส่วนการมอดูเลตแล้ว จะนำวงจรดังกล่าวมาประยุกต์ใช้สร้างวงจรขยายกำลังงานเสียง ซึ่งจะอธิบายในบทที่ 4 โดยในช่วงแรกจะกล่าวถึงทฤษฎีของการขยายกำลังงานเสียงคลาสต่างๆ และค่าที่ใช้ชี้วัดคุณภาพและประสิทธิภาพของวงจรขยายกำลัง ซึ่งแสดงให้เห็นว่าการขยายกำลังแบบสวิทชิง เป็นการขยายกำลังที่มีประสิทธิภาพสูงเมื่อเทียบกับการขยายกำลังแบบเชิงเส้น โดยในทางทฤษฎีการขยายกำลังแบบสวิทชิงจะมีประสิทธิภาพถึง 100 เปอร์เซ็นต์ และมีความเหมาะสมในการเชื่อมโยงการทำงานร่วมกับการมอดูเลตแบบซิกมา-เดลต้า เนื่องจากการขยายกำลังแบบคลาสดีต้องการการมอดูเลตพัลส์ที่แปลงสัญญาณอนาล็อกอินพุต เป็นสัญญาณพัลส์ที่มีองค์ประกอบทางความถี่ของสัญญาณอนาล็อกอินพุต รวมอยู่กับองค์ประกอบทางความถี่ของพัลส์ เพื่อให้เมื่อขยายกำลังแล้วสามารถใช้วงจรรองความถี่ต่ำผ่านกรองสัญญาณอนาล็อกกลับคืนมา ซึ่งการมอดูเลตแบบซิกมา-เดลต้าก็มีคุณสมบัติตรงกับมอดูเลเตอร์ที่คลาสดีต้องการ อีกทั้งการมอดูเลตแบบซิกมา-เดลต้า ยังมีข้อดีในเรื่องการปรับกำลังงานสัญญาณรบกวนให้ไปอยู่นอกช่วงความถี่ข่าวสารอีกด้วย จึงนำวงจรซิกมา-เดลต้า และเดลต้ามอดูเลชันทั้งสองวงจรที่ได้กล่าวในบทที่ 3 มาแทรกวงจรขยายกำลังงานเสียงแบบสวิทชิงคลาสดีเข้าไปประหว่งลูปการทำงาน (Close loop) หรือต่อวงจรขยายกำลังงานนอกลูปการทำงาน (Open loop) โดยนำเฉพาะสัญญาณหลังจากการมอดูเลตไปเข้าสู่วงจรขยายกำลังงาน และในภาคขยายกำลังงานจะมีตัวแปรที่อาจทำให้เกิดความผิดเพี้ยนของสัญญาณพัลส์ที่ผ่านการขยายกำลัง เนื่องจากการออกแบบ และความไม่เป็นอุดมคติของอุปกรณ์ที่ใช้ โดยเฉพาะทรานซิสเตอร์เฟตจะเป็นปัจจัยหลักที่สูญเสียกำลังงานเนื่องจากมีตัวแปรที่ไม่เป็นอุดมคติ ทำให้สัญญาณพัลส์ที่ผ่านการขยายกำลังเกิดความคลาดเคลื่อนไปจากสัญญาณพัลส์อินพุต และเกิดการสูญเสียกำลังงานขึ้น ประสิทธิภาพของวงจรขยายกำลังจึงไม่เป็น 100 เปอร์เซ็นต์ตามทฤษฎี โดยค่าประสิทธิภาพของวงจรขยายกำลังสามารถปรับปรุงให้เพิ่มขึ้นได้ ถ้าเทคโนโลยีของทรานซิสเตอร์เฟตพัฒนาให้การทำงานใกล้เคียงอุดมคติมากยิ่งขึ้น และในกรณีที่แทรกวงจรขยายกำลังเข้าไปในลูปการมอดูเลต จะทำให้เกิดการหน่วงเวลาในวงจรขยายกำลัง ทำให้ความถี่พัลส์ในวงจรที่ ออสซิลेटด้วยตนเองมีค่าต่ำลง

จากนั้นจะนำวงจรต่างๆ ที่ได้วิเคราะห์การทำงานไว้มาทดลอง ซึ่งจะทดลองด้วยการจำลองการทำงานในคอมพิวเตอร์ด้วยโปรแกรม PSpice และทดลองด้วยการต่อวงจรจริง เพื่อเปรียบเทียบผลที่ได้กับการวิเคราะห์ในบทที่ผ่านมา โดยจะแบ่งการทดลองเป็นสองส่วน คือส่วนวงจรที่มอดูเลตแบบซิกมา-เดลต้าและแบบเดลต้า กับส่วนของวงจรที่แทรกการขยายกำลังแล้ว ซึ่งผลการทดลอง

ทั้งหมดสอดคล้องกับการทำงานที่ได้วิเคราะห์ไว้ โดยแสดงให้เห็นว่าความถี่พัลส์ที่วงจรกำเนิดใกล้เคียงกับสมการกำหนดความถี่พัลส์ที่ได้วิเคราะห์ไว้ แต่จะมีความคลาดเคลื่อนเกิดขึ้นบ้างเล็กน้อยเนื่องจากอัตราสลับที่มีค่าจำกัดของออปแอมป์ ซึ่งได้พิสูจน์ไว้ในบทที่ 3 จากนั้นเมื่อมอดูเลตสัญญาณเสียงแบบซิกมา-เดลต้าและผ่านการขยายกำลัง ก็จะได้สัญญาณรูปแบบเดิมที่มีกำลังงานสูงขึ้น วงจรขยายกำลังที่ได้มีประสิทธิภาพสูง และความเพี้ยนฮาร์มอนิกรวมต่ำ จึงสามารถนำไปใช้งานได้อย่างดี โดยการนำไปใช้งานสามารถปรับเปลี่ยนเกณฑ์การขยายกำลังได้จากการปรับค่าแรงดันไฟเลี้ยงทรานซิสเตอร์เฟดให้เป็นตามต้องการ และยังสามารถเลือกรูปแบบในการมอดูเลตระหว่างแบบซิกมา-เดลต้าและแบบเดลต้าได้อีกด้วย

การใช้งานวงจรขยายกำลังงานเสียงที่ได้นำเสนอ ต้องคำนึงถึงแหล่งจ่ายไฟเลี้ยงด้วย เนื่องจากวงจรขยายกำลังดังกล่าว ใช้การต่อทรานซิสเตอร์แบบฮาร์ฟบริดจ์ ทำให้มีการจ่ายกำลังจากขดลวดเหนี่ยวนำในส่วนวงจรรองความถี่ กลับคืนสู่แหล่งจ่ายไฟเลี้ยง ทำให้แรงดันจากแหล่งจ่ายกระเพื่อม จึงควรมีตัวเก็บประจุที่มีค่ามากเพียงพอที่ตำแหน่งระหว่างแรงดันไฟเลี้ยงกับกราวด์เพื่อดูดซับกำลังงานที่ป้อนกลับคืนมานี้ อีกทั้งการออกแบบแหล่งจ่ายไฟเลี้ยง ต้องออกแบบให้มีกระแสและแรงดันเพียงพอกับความต้องการในการจ่ายทรานซิสเตอร์เฟด เพื่อขยายกำลังตามเกณฑ์ที่ต้องการ และสามารถลดค่าความเพี้ยนฮาร์มอนิกรวม (THD) ของวงจรขยายกำลังได้โดยเพิ่มความถี่สัญญาณพัลส์ที่เป็นคลื่นพาห์ เนื่องจากถ้าสัญญาณพัลส์มีความถี่สูง จะมีองค์ประกอบทางความถี่ของพัลส์ต่างจากองค์ประกอบทางความถี่ของข่าวสารมาก ทำให้วงจรรองความถี่ต่ำผ่านสามารถกรององค์ประกอบทางความถี่ของพัลส์ออกไปได้หมด ไม่เหลือมารบกวนรูปสัญญาณข่าวสาร แต่ถ้าเพิ่มความถี่พัลส์สูงมากเกินไป ส่วนวงจรขยายกำลังอาจทำงานไม่ทันทำให้มีพัลส์บางจุดไม่ได้รับการขยายกำลัง ข้อมูลข่าวสารจึงหายไปและจะเพิ่ม THD ให้มากขึ้น ดังนั้นการเพิ่มความถี่พัลส์คลื่นพาห์จึงต้องดูความเหมาะสมกับความไวของอุปกรณ์ที่ใช้งานด้วย และการเพิ่มความถี่พัลส์สามารถเพิ่มได้จากการปรับค่าอุปกรณ์ตามสมการกำหนดความถี่ แต่ถ้าเป็นสัญญาณพัลส์ช่วงความถี่สูงมากๆ ความถี่ที่ได้จากวงจรจะต่ำกว่าความถี่จากสมการกำหนดความถี่มาก เนื่องจากผลกระทบจากอัตราสลับของออปแอมป์ ซึ่งถ้าเปลี่ยนเป็นออปแอมป์ที่มีอัตราสลับสูง ความถี่พัลส์ที่วงจรกำเนิดก็จะมีค่าสูงใกล้เคียงการคำนวณตามสมการที่ไม่มีผลจากอัตราสลับ

เอกสารอ้างอิง

- [1] Sokal N. O., “**RF power amplifiers-classes A through S,**” Electro/95 International. Professional Program Proceedings, pp. 335 – 400, June 21-23, 1995.
- [2] Honda J., Adams J., “**Class D Audio Amplifier Basics,**” International Rectifier Application Note (AN-1071), August 2, 2005.
- [3] Park S., “**Principles of Sigma-Delta Modulation for Analog-to-Digital Converters,**” APR8/D Rev.1, Strategic Applications, Digital Signal Processor Operation, Application Note, Motorola.
- [4] Bourdopoulos G. I, Pnevmatikakis A., Anastassopoulos V., Deliyannis T. L, “**Delta-Sigma Modulators : Modeling, Design and Applications,**” Imperial College Press, 2003.
- [5] Inose H., Yasuda Y. and Marakami J., “**A telemetering system by code modulation, delta-sigma modulation,**” IRE Trans. On Space, Electronics and Telemetry, SET-8, pp. 204-209, Sept. 1962.
- [6] Nyquist H., “**Certain topics in telegraph transmission theory,**” AIEE Trans., pp. 617-644, 1928.
- [7] บัณฑิต โรจน์อารยานนท์, “**หลักการไฟฟ้าสื่อสาร,**” สำนักพิมพ์จุฬาลงกรณ์มหาวิทยาลัย, พิมพ์ครั้งที่สอง, 2534.
- [8] Proakis J. G., Manolakis D.G., “**Digital Signal Processing,**” 3’rd Ed., Prentice-Hall International, Inc., 1996.
- [9] Papoulis A., “**Probablility, random variables, and stochastic processes,**” 3’rd Ed., McGraw-Hill, 1991.
- [10] วิวัฒน์ กิรานนท์, “**วิศวกรรมการสื่อสาร,**” อักษรสยามการพิมพ์, พิมพ์ครั้งที่ 2, กรกฎาคม 2542.
- [11] Steele R., “**Delta Modulation Systems,**” Pentech Press, NJ, 1983.
- [12] Proakis J. G., Salehi M., “**Communication systems engineering,**” 2’nd Ed., Prentice-Hall, 2002.
- [13] Ucar A., “**Improve Stability of High Order Sigma-Delta Modulators,**” Advanced A/D and D/A Conversion Techniques and their Applications, Third International Conference on 1999, pp.74-78, July 1999.
- [14] Jarman D., “**A Brief Introduction to Sigma Delta Conversion,**” Intersil Corporation Application Note (AN9504), May 1995.

- [15] Nam-Sung J. J., Jae-Hoon J., Gyu-Hyeong C., “**A Dual Loop Feedback Audio Amplifier Using Self-Oscillating Delta Modulation,**” Consumer Electronics, 1997. Digest of Technical Papers. ICCE., International Conference, pp. 304 - 305, June 1997.
- [16] จิรยุทธ มหัทธนกฤต, “อิเล็กทรอนิกส์,” บริษัท สำนักพิมพ์ท็อป จำกัด, 2546.
- [17] มนตรี ศิริปรัชญานันท์, “การศึกษาวงจรกำเนิดสัญญาณและวงจรมอดูเลชัน PWM ที่สามารถควบคุมด้วยกระแสอย่างเป็นอิสระต่อกัน โดยอาศัยหลักการวงจรรวม,” บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2547.
- [18] Sedra S. A., Smith C. K., “**Microelectronic circuits,**” 4th Ed., Oxford University Press, 1998.
- [19] Dapkus D., “**Class-D Audio Power Amplifiers : An Overview,**” Consumer Electronics ICCE.2000 Digest of Technical Papers, International Conference, pp.400-401, June 2000.
- [20] Analog Devices Datasheet, “**Stereo, Single Supply 16, 18, 20bit Sigma-Delta DACs : AD1857/AD1858**”.
- [21] National Semiconductor Datasheet, “**LM4663 Boomer Audio Power Amplifier Series,**” January 2000.
- [22] Analog Devices Datasheet, “**Class-D Audio Power Amplifier : AD1990/AD1992,**” January 20, 2005.
- [23] Savant C. J., Roden M. S., Carpenter G. L., “**Electronic Design Circuits and Systems,**” 2rd Ed., The Benjamin/cummings Publishing/ Company, Inc., 1991.
- [24] Graf R. F., “**Amplifier circuits,**” Boston, Newnes, 1997.
- [25] Cerezo J., “**Class D Amplifier Performance Relationship to MOSFET Parameters,**” International Rectifier Application Note (AN-1070).
- [26] Grebene A., “**Bipolar and MOS analog integrated circuit design,**” New York : Wiley & Son, Inc. 1984.

ภาคผนวก

ผลงานวิจัยที่ได้รับการตีพิมพ์เผยแพร่

1. วรพล เอี่ยมศิริ, ปานวิทย์ ชูระนุติ, จีรสุดา โกษียาภรณ์, ปราโมทย์ วาดเขียน, “วงจรซิกมา-เดลต้า มอดูเลชันอย่างง่าย,” The Proceedings of 43rd Kasetsart University Annual Conference, มหาวิทยาลัยเกษตรศาสตร์, pp. 96-102, 1-4 กุมภาพันธ์ 2548.
2. วรพล เอี่ยมศิริ, ปานวิทย์ ชูระนุติ, จีรสุดา โกษียาภรณ์, ปราโมทย์ วาดเขียน, “การแปลงฟาสฟูเรียร์ สำหรับการมอดูเลตแบบซิกมา-เดลต้าหนึ่งบิต,” The Proceedings of 43rd Kasetsart University Annual Conference, มหาวิทยาลัยเกษตรศาสตร์, pp. 363-370, 1-4 กุมภาพันธ์ 2548.
3. วรพล เอี่ยมศิริ, ปานวิทย์ ชูระนุติ, สุรพล บุญจันทร์, จีรสุดา โกษียาภรณ์, ปราโมทย์ วาดเขียน, “วงจรรขยายกำลังงานเสียงกลาสดี โดยวงจรซิกมา-เดลต้า และเดลต้ามอดูเลชันอย่างง่าย,” The Proceedings of 44th Kasetsart University Annual Conference, มหาวิทยาลัยเกษตรศาสตร์, pp. 11-18, 30 มกราคม-2 กุมภาพันธ์ 2549.



เรื่องเต็มการประชุมทางวิชาการ ครั้งที่ ๔๓ มหาวิทยาลัยเกษตรศาสตร์

The Proceedings of 43rd Kasetsart University Annual Conference

เล่มที่ 2

สาขา วิศวกรรมศาสตร์
(Subject: Engineering)

สาขา สถาปัตยกรรมศาสตร์
(Subject: Architecture)

๑-๔ กุมภาพันธ์ ๒๕๔๘

ณ มหาวิทยาลัยเกษตรศาสตร์ วิทยาเขตบางเขน



“ เกษตรศาสตร์ ”

เพื่อสังคมแห่งความรู้และการแข่งขันในเวทีโลก ”

“ Agricultural Science for Knowledge Based Societies and World Competitiveness ”



วงจร ซิกมา-เดลต้า มอดูเลชัน อย่างง่าย

A Simple Sigma-Delta modulation Circuit

วรพต เอี่ยมศิริ¹, ปานวิทย์ อุวะนุติ¹, จีรสุดา โกษีย์ยาภรณ์¹ และ ปราโมทย์ วาดเขียน¹
 Voraphon Eamsiri¹, Panwit Tuwanuti¹, Jeerasuda Koseeyaporn¹, and Paramote Wardkein¹

บทคัดย่อ

บทความนี้เป็น การนำเสนองจรซิกมา-เดลต้ามอดูเลชันอย่างง่าย โดยมีองค์ประกอบเพียงออปแอมป์ 1 ตัว และ OTA 1 ตัว มาต่อร่วมกัน ในรูปแบบของวงจรมิตทริกเกอร์ เมื่อป้อนสัญญาณอินพุตในตำแหน่งที่เหมาะสม วงจรดังกล่าวจะประพุดิตตัวมีรูปแบบเป็นวงจรถักค่าตัวกำเนิดสัญญาณซิกมา-เดลต้ามอดูเลชัน

ผลการทดลองจริง สอดคล้องกับผลโดยการจำลองแบบโดยคอมพิวเตอร์ เป็นการยืนยันหลักการที่ได้นำเสนอเป็นอย่างดี นอกจากนี้ โครงสร้างของวงจรที่มีอุปกรณ์น้อย จึงเหมาะที่จะนำไปสร้างพัฒนาเป็นวงจรรวม คำสำคัญ : ซิกมา-เดลต้า มอดูเลชัน , วงจรมิตทริกเกอร์

ABSTRACT

This article represents a simple sigma-delta modulation circuit. It is composed of one Op-Amp and one OTA forming Schmitt trigger circuit. When the input is fed at a particular position, the circuit is a sigma-delta modulator.

The experimental result corresponding to that of computer simulation confirms the proposed principle. Additionally, there with the compactness of the circuit's components, The circuit is suitable for IC realization.

Key Words: Sigma-Delta Modulation , Schmitt Trigger

email address : voraphon@telecom.kmitl.ac.th

1. คำนำ

ในระบบการสื่อสารเป็นที่ทราบกันดีว่า การสื่อสารด้วยสัญญาณดิจิทัลนั้นจะมีข้อได้เปรียบสัญญาณอนาลอกในเรื่องของภูมิคุ้มกันต่อสัญญาณรบกวน ดังนั้นจึงมีอยู่หลายเทคนิคในการสร้างสัญญาณดิจิทัลจากสัญญาณอนาลอก เช่น การมอดูเลตพัลส์ (PCM) ที่อาศัยการแปลงสัญญาณจากการชักค่าตัวอย่างสัญญาณเป็นสัญญาณดิจิทัลขนาด n บิต แต่อย่างไรก็ตามก็ยังมีควมซ้ำซ้อนของข้อมูลมาก ต่อมาจึงได้มีการพัฒนาลดการซ้ำซ้อนของข้อมูล โดยการคาดเดาขนาดของสัญญาณที่ชักค่าตัวอย่างออกมาในเวลาถัดไปได้ แล้วเข้ารหัสความแตกต่างของสัญญาณที่ได้คาดเดาไว้ก่อนกับสัญญาณจริง เทคนิคดังกล่าวนิยมเรียกว่า การมอดูเลตพัลส์แบบใช้ค่าแตกต่างสัญญาณ (DPCM)

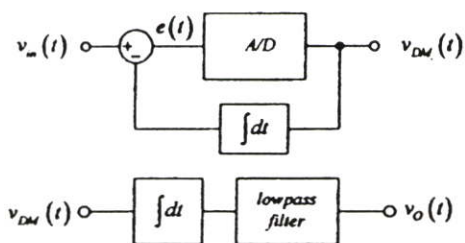
การมอดูเลตพัลส์แบบใช้ค่าแตกต่างสัญญาณที่มีโครงสร้างซับซ้อนน้อยที่สุด คือการมอดูเลตแบบเดลต้า (Delta modulation) ซึ่งเป็นการเข้ารหัสเพียง 1 บิต เพื่อแสดงถึงสภาวะการเพิ่มขึ้นหรือลดลงของสัญญาณ ซึ่งระบบการมอดูเลตแบบเดลต้าแสดงดังรูปที่ 1

¹ภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เขตลาดกระบัง

กรุงเทพมหานคร 10520

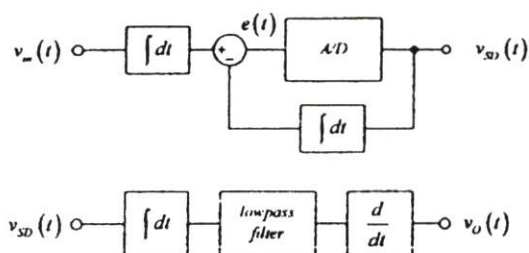
Department of Telecommunication, Faculty of Engineer, King Mongkul's Institute of Technology Ladkrabang,

Ladkrabang, Bangkok 10520



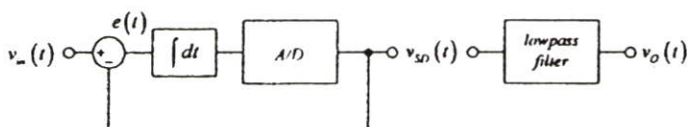
รูปที่ 1 ระบบการมอดูเลตแบบเดลต้า

พบว่าในระบบดังกล่าวในรูปที่ 1 สามารถดัดแปลงวงจรโดยการเพิ่มวงจรปริพันธ์ไปที่ส่วนหน้าของวงจรมอดูเลต และเพิ่มวงจรมอดูเลตไปที่ส่วนหลังของ วงจรดีมอดูเลต [1] ดังรูปที่ 2



รูปที่ 2 การดัดแปลงวงจรมอดูเลตแบบเดลต้า

จากรูปที่ 2 ในภาคการมอดูเลตพบว่าสัญญาณ $e(t)$ อยู่ในรูปของผลต่างของการทำปริพันธ์สัญญาณอินพุตและการทำปริพันธ์สัญญาณเอาท์พุต ดังนั้นจึงสามารถที่จะยุบวงจรมอดูเลตมาไว้หน้าวงจรมอดูเลตพัลส์ และในภาคการดีมอดูเลตสามารถยุบวงจรมอดูเลตและวงจรมอดูเลตได้ แสดงดังรูปที่ 3 เรียกว่า ระบบการมอดูเลตแบบซิกมา-เดลต้า



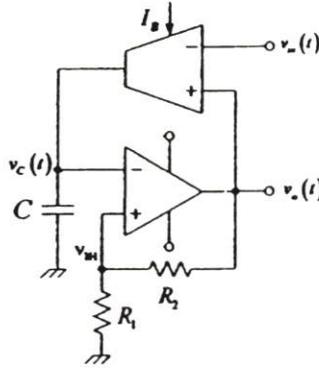
รูปที่ 3 ระบบการมอดูเลตแบบซิกมา-เดลต้า

ในปัจจุบันการมอดูเลตแบบซิกมา-เดลต่านี ได้ถูกนำมาใช้กันอย่างกว้างขวางทั้งในด้านการสื่อสาร, การประมวลผลสัญญาณรวมไปถึงระบบไฟฟ้ากำลัง โดยได้มีการนำเสนองจรการมอดูเลตแบบซิกมา-เดลต้า ในรูปแบบที่แตกต่างกัน เช่น การใช้ Switch Capacitor [2,3], การออกแบบโดยใช้ โครงสร้าง MOS [4] เป็นต้น ซึ่งวงจรดังกล่าวมีข้อจำกัดคือ ต้องมีส่วนของวงจรมอดูเลตนาฬิกาเพิ่มเติมเข้ามา เพื่อใช้ในวงจรมอดูเลตพัลส์

ในบทความนี้จะนำเสนอวงจร การมอดูเลตแบบซิกมา-เดลต้า อย่างง่าย โดยมีองค์ประกอบเพียงออป-แอมป์ 1 ตัว, OTA 1 ตัว, ตัวต้านทาน 3 ตัว และ ตัวเก็บประจุ 1 ตัว มาต่อรวมกันในรูปแบบของวงจรซิมิตริกเกอร์ เพื่อทำหน้าที่กำเนิดสัญญาณพัลส์ และเมื่อป้อนสัญญาณอินพุตเข้าไปในตำแหน่งที่เหมาะสมในวงจร ดังกล่าว ก็จะสามารถกำเนิดสัญญาณเดลต้า-ซิกมาได้ โดยผลการทดลองสามารถยืนยันผลลัพธ์ได้เป็นอย่างดี

2. วงจรและหลักการทํางานของวงจร

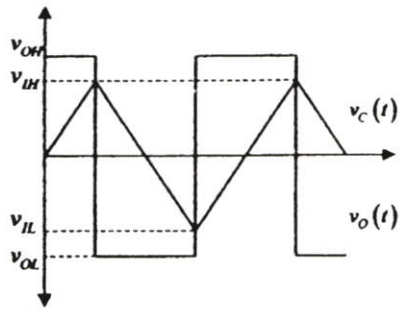
2.1 กำเนิดสัญญาณพัลส์



รูปที่ 4 วงจรพื้นฐานที่นำเสนอ

เมื่อต้องการกำเนิดสัญญาณพัลส์ กำหนดให้สัญญาณ $v_{in}(t)$ ต่อลงกราวนด์ จากรูปที่ 4 พบว่า ตัวเก็บประจุที่ต่อร่วมกับ OTA ทำหน้าที่เป็นวงจรปริพันธ์ โดยมีค่าคงตัวเวลาขึ้นกับค่ากระแสไบอัส (I_B) ส่วน Op-Amp ที่ต่อร่วมกับ R_1, R_2 ทำงานเป็นวงจรจรมิตทริกเกอร์ แบบไม่กลับเฟส

การทํางานของวงจรอธิบายได้ดังนี้ ในสภาวะเริ่มต้นให้แรงดันตกคร่อมตัวเก็บประจุมีค่าเป็นศูนย์ เมื่อทำการป้อนไฟเลี้ยงให้วงจร วงจรจรมิตทริกเกอร์จะให้ค่าสัญญาณเอาต์พุต $v_o(t)$ มีค่าเป็น v_{OH} ซึ่งเป็นค่าแรงดันอิมิตัวทางด้านบวก



รูปที่ 5 การทํางานของวงจร

ค่าแรงดัน v_{OH} จะทำให้ OTA จ่ายกระแสออกมาสูงสุดเท่ากับ I_B ค่ากระแสนี้จะไปทำการประจุที่ตัวเก็บประจุ ทำให้ค่าแรงดัน $v_c(t)$ เพิ่มขึ้นอย่างเป็นเชิงเส้น จนกระทั่งถึงแรงดัน v_{HH} จะทำให้เอาต์พุตของ วงจรจรมิตทริกเกอร์ เปลี่ยนจากแรงดัน v_{OH} เป็นแรงดัน v_{OL} ซึ่งเป็นค่าแรงดันอิมิตัวทางด้านลบ ค่าแรงดัน v_{OL} ทำให้กระแสเอาต์พุตของ OTA กลับทิศทางเป็นไหลเข้า ทำให้กระแสนี้ ไปทำการคายประจุที่ตัวเก็บประจุ ทำให้ค่าแรงดัน $v_c(t)$ ลดลงอย่างเป็นเชิงเส้น จนกระทั่งถึงแรงดัน v_{LL} ก็จะทำให้เอาต์พุตของวงจรจรมิตทริกเกอร์ เปลี่ยนจากแรงดันลบต่ำสุด เป็นแรงดันบวกสูงสุดอีกครั้ง ซึ่งทำงานเป็นคาบเวลา โดยสัญญาณ $v_c(t)$ เป็นสัญญาณสามเหลี่ยม และ สัญญาณ $v_o(t)$ เป็นสัญญาณสี่เหลี่ยมตามลำดับ และความถี่ของสัญญาณ [5] หาได้จาก

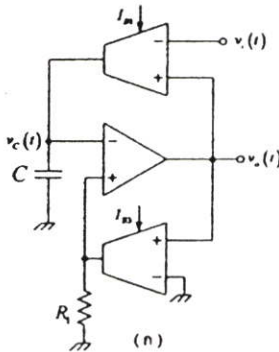
$$f = \frac{I_B}{2CV_{CC}} \quad (1)$$

2.2 กำเนิดสัญญาณ ซิกมา-เดลต้า

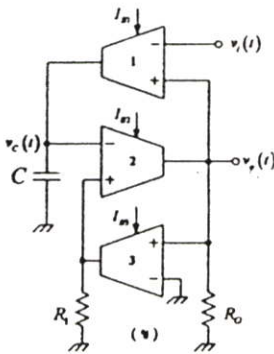
จากวงจรที่นำเสนอในรูปที่ 4 พบว่าองค์ประกอบของวงจรจะมีลักษณะเป็นวงจรซิกมา-เดลต้ามอดูเลชั่น โดย ตัวเก็บประจุที่ต่อร่วมกับ OTA นั้นจะทำหน้าที่เป็นวงจรปริพันธ์ ดังนั้นเมื่อทำการป้อนสัญญาณอินพุตเข้าที่ $v_m(t)$ จะได้ว่า สัญญาณ $v_c(t)$ คือปริพันธ์ของผลต่างระหว่างสัญญาณเอาต์พุต $v_o(t)$ และสัญญาณอินพุต $v_m(t)$ จากนั้นสัญญาณ $v_c(t)$ ดังกล่าวจึงถูกนำมาเปรียบเทียบกับสัญญาณสี่เหลี่ยม เพื่อสร้างพัลส์สัญญาณซิกมา-เดลต้า ออกมา

2.3 การพัฒนาปรับปรุงวงจร

จากวงจรในรูปที่ 4 สามารถพัฒนาปรับปรุง โดยการแทนตัวต้านทาน R_2 ด้วย OTA (2) ทำให้สามารถปรับค่าความต้านทานโดยการปรับกระแสไบอัส I_{B3}



รูปที่ 6.ก วงจรที่ได้รับการพัฒนาปรับปรุง เพื่อชดเชยผลของอุณหภูมิ



รูปที่ 6.ข วงจรที่ได้รับการพัฒนาปรับปรุง เพื่อปรับขนาดเอาต์พุตได้ ค่าความถี่ของสัญญาณ สามารถหาได้จาก

$$f = \frac{1}{4CR_1} \left(\frac{I_{o1}}{I_{o3}} \right) \quad (2)$$

พบว่า $I_{o1} = g_{m1}v_o(t)$, $I_{o3} = g_{m3}v_o(t)$ และ $g_{m1} = I_{B1}/2V_T$, $g_{m3} = I_{B3}/2V_T$ ดังนั้น

$$f = \frac{1}{4CR_1} \left(\frac{I_{B1}}{I_{B3}} \right) \quad (3)$$

จากสมการที่ (3) พบว่า วงจรที่ได้ทำการพัฒนาปรับปรุงตามรูปที่ 6.ข ค่าคัทออฟที่พิกัดความถี่ของ OTA จะถูกชดเชยหักล้างกันไป

นอกจากนี้แล้ว วงจรในรูปที่ 6.ก สามารถพัฒนาปรับปรุง โดยการแทนออปแอมป์ด้วย OTA (2) แสดงดังรูปที่ 6.ข เมื่อ OTA (2) ทำงานที่ย่านอิมิตัว กระแสเอ๊าท์พุทจะมีค่าเท่ากับ I_{B2} ดังนั้น ค่าขนาดของสัญญาณเอ๊าท์พุท $v_o(t)$ สามารถหาได้จาก

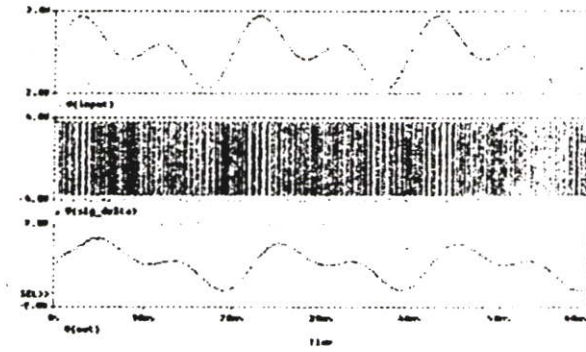
$$v_o(t)_{p-p} = 2I_{B2}R_O \quad (4)$$

วงจรที่ได้ทำการพัฒนาปรับปรุงตามรูปที่ 6.ข นี้ มีลักษณะเด่นคือ มีการชดเชยค่าศักดาไฟฟ้าความร้อนของ OTA นอกจากนี้แล้ว ค่าความถี่และขนาดของสัญญาณเอ๊าท์พุท สามารถปรับได้เป็นอิสระต่อกันด้วยวิธีการทางอิเล็กทรอนิกส์

3. ผลการทดลอง

3.1 ผลการเขียนแบบโดยโปรแกรม Pspice

จากวงจรที่นำเสนอในรูปที่ 4 ได้ทำการเขียนแบบโดยโปรแกรม Pspice ซึ่งป้อนสัญญาณอินพุทเป็นสัญญาณผสมความถี่ 100 Hz และ 200 Hz แสดงผลการเขียนแบบดังรูปที่ 7

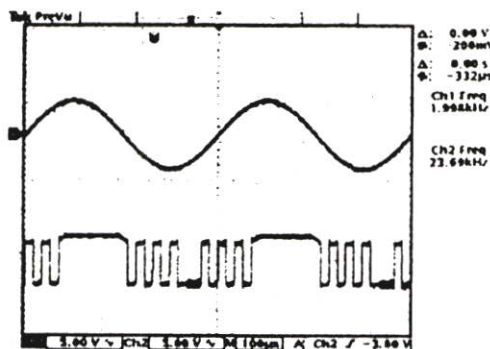


รูปที่ 7 ผลการเขียนแบบโดยโปรแกรม Pspice

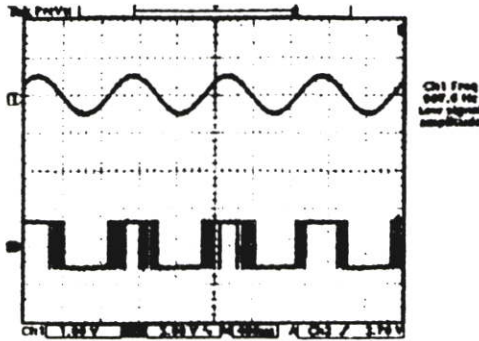
ในรูปที่ 7 แสดงผลการเขียนแบบ ซึ่งรูปแรกแสดงสัญญาณอินพุทที่เป็นสัญญาณผสม 2 ความถี่ รูปถัดมาแสดงถึงสัญญาณซิกมา-เดลต้าที่ได้จากวงจรที่นำเสนอ และรูปสุดท้ายแสดงถึงผลการดีมอดูเลตสัญญาณโดยการผ่านวงจรกรองความถี่ต่ำผ่าน

3.2 ผลการทดลองโดยการต่อวงจรจริง

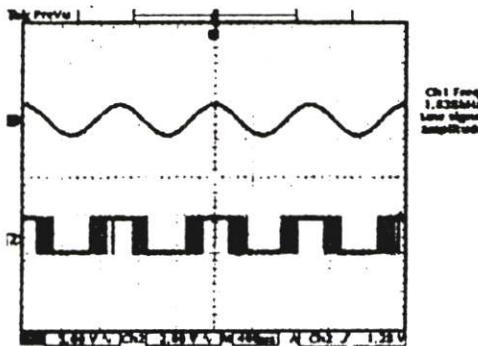
จากวงจรที่นำเสนอในรูปที่ 4 และ 6 ได้ทำการต่อวงจรจริง โดยใช้ Op-Amp เบอร์ LF351, OTA เบอร์ CA3080 โดยใช้ความต้านทาน R_1, R_2 เท่ากับ 2 k Ω ตัวเก็บประจุ 0.1 μ F และตัวต้านทานไบอัสกระแสเท่ากับค่า 470 Ω ใช้ไฟเลี้ยง ± 5 V แสดงผลการต่อวงจรจริง ของ วงจรรูปที่ 4, รูปที่ 6.ก. และรูปที่ 6.ข ดังรูปที่ 8-10 ตามลำดับ



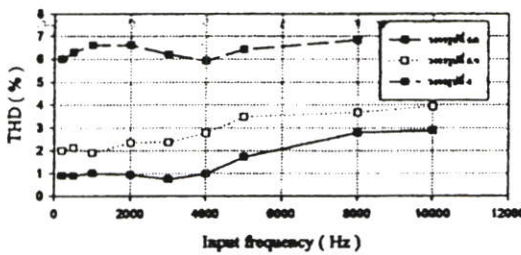
รูปที่ 8 สัญญาณซิกมา-เดลต้าจากการต่อวงจรจริงรูปที่ 4 เมื่อป้อนอินพุทเป็นสัญญาณไซน์ชอยคอลลความถี่ 2kHz



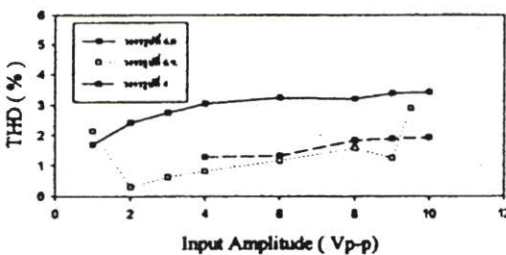
รูปที่ 9 สัญญาณ ซิกมา-เดลต้า จากการต่อวงจรจริงรูปที่ 6.ก.
เมื่อป้อนอินพุต เป็นสัญญาณไซน์รอยคดอล ความถี่ 1 kHz 1 Vpp



รูปที่ 10 สัญญาณ ซิกมา-เดลต้า จากการต่อวงจรจริงรูปที่ 6.ข.
เมื่อป้อนอินพุต เป็นสัญญาณไซน์รอยคดอล ความถี่ 1 kHz 1 Vpp



รูปที่ 11 ค่า THD สัญญาณเอ๊าท์พุท วงจรรูปที่ 4 และ 6
เมื่อป้อนสัญญาณอินพุตที่มีความถี่ต่างๆ กัน โดยมีขนาดสัญญาณอินพุตคงที่ 1 Vpp



รูปที่ 12 ค่า THD สัญญาณเอ๊าท์พุท วงจรรูปที่ 4 และ 6
เมื่อป้อนสัญญาณอินพุต ที่ขนาดต่างๆ กัน โดยมีความถี่สัญญาณอินพุตคงที่ 1 kHz

4. สรุปผล

บทความนี้ได้นำเสนอวงจรซีมา-เดลต้ามอดูเลชันที่มีโครงสร้างวงจรรองอย่างง่าย โดยอาศัยพื้นฐานจากวงจรมิตทริกเกอร์ และลักษณะเด่นของวงจรที่ได้นำเสนอคือ ใช้อุปกรณ์น้อย คือ OTA, Op-Amp ตัวด้านทาน 3 ตัว และ ตัวเก็บประจุ 1 ตัว ดังนั้นวงจรดังกล่าว จึงเหมาะที่จะนำไปผลิตเป็นวงจรรวม

โดยวงจรทั้ง 3 รูปแบบที่ได้นำเสนอนั้น มีข้อแตกต่างกัน คือ วงจรรูปที่ 4 มี Op-Amp 1 ตัว เป็นวงจรเปรียบเทียบสัญญาณ และ OTA 1 ตัว ทำหน้าที่เป็นตัวด้านทาน วงจรรูปที่ 6.ก. มี Op-Amp 1 ตัว เป็นวงจรเปรียบเทียบสัญญาณ และ OTA 2 ตัว มาทำหน้าที่เป็นตัวด้านทาน เพื่อชดเชยผลของอุณหภูมิ และ วงจรรูปที่ 6.ข. มี OTA 3 ตัว มาทำหน้าที่เป็นวงจรเปรียบเทียบสัญญาณ และ เป็นตัวด้านทาน เพื่อชดเชยผลของอุณหภูมิ และสามารถปรับขนาดสัญญาณเอาต์พุตได้

จากผลการทดลองจริงและผลการเลียนแบบ ก็ให้ผลที่สอดคล้องกันจึงเป็นการยืนยันผลลัพธ์ได้เป็นอย่างดี

เอกสารอ้างอิง

- [1] Hirochi Inose, "A Unity bit Coding Method by Negative Feedback", Proceeding of the IEEE, November 1963. pp. 1524-1535
- [2] Bazarjani, S.S., Snelgrove, M. and MacElwee, T., "A 1 V Switched-Capacitor $\Sigma\Delta$ modulator", Low Power Electronics, 1995., IEEE Symposium on , 9-11 Oct. 1995. pp. 70 - 71
- [3] Philips J. Crawley, Gordon W. Robert, " Switched Current Sigma- Delta Modulation for A/D Conversion", Circuits and Systems, 1992. ISCAS '92. Proceedings., 1992 IEEE International Symposium on , Volume: 3 , 3-6 May 1992, pp.1320 - 1323
- [4] Yunteng Huang , Gabor C. Temes and Hirokazu Yoshizawa, " A High-Linearity Low-Voltage All-MOSFET Delta-Sigma Modulation", Custom Integrated Circuits Conference, 1997., Proceedings of the IEEE 1997 , 5-8 May 1997. pp.293 - 296
- [5] Haslett J.W., "Current-Switching VCO.", Electronic Letters, Vol.25, No.2, January 1989. pp. 139-140



การแปลงฟูรีเยร์สำหรับการมอดูเลตแบบซิกมา-เดลต้าหนึ่งบิต Fast Fourier Transform Algorithm for One-Bit Sigma-Delta Modulation

วรพล เอี่ยมศิริ¹, ปานวิทย์ ทุวานูติ¹, จีรสุดา โกษีย์ยากรณ์¹ และ ปราโมทย์ วาดเขียน¹
Voraphon Eamsiri¹, Panwit Tuwanuti¹, Jeerasuda Koseeyaporn¹, and Paramote Wardkein¹

บทคัดย่อ

บทความนี้เป็นการนำเสนอขั้นตอนวิธีแบบใหม่ในการทำฟูรีเยร์ทรานสฟอร์ม (Fast Fourier Transform : FFT) เพื่อใช้วิเคราะห์องค์ประกอบทางความถี่ของสัญญาณ โดยมอดูเลตสัญญาณแบบซิกมา-เดลต้า ก่อนจะเข้าสู่ขั้นตอนวิธีแปลงฟูรีเยร์แบบใหม่โดยใช้ลुकอัพเทเบิล (Look-Up Table) ซึ่งจะลดจำนวนครั้งในการคูณของจำนวนเชิงซ้อนลงได้ จึงมีความเร็วในการประมวลผลเพิ่มขึ้น ซึ่งผลจากการทำขั้นตอนวิธีใหม่นี้ ในโปรแกรม MATLAB ก็แสดงให้เห็นว่า สามารถเพิ่มความเร็วในการประมวลผลได้จริง

คำสำคัญ : ฟูรีเยร์ทรานสฟอร์ม, ซิกมา-เดลต้า มอดูเลชัน, ลुकอัพเทเบิล

ABSTRACT

A new Fast Fourier Transform (FFT) algorithm for use to analyze a signal is proposed. This algorithm modulates the signal by sigma-delta modulation then takes the signal into the new Fourier transform algorithm that uses a look-up table technique. It decreases the number of complex multiplications so it is faster processing. The MATLAB Program is used to simulate this algorithm which verifies fast computation as proposed.

Key Words : Fast Founer Transform, Sigma-Delta Modulation, Look-Up Table

email address : voraphon@telecom.kmitl.ac.th

1. คำนำ

การแปลงฟูรีเยร์ (Fourier Transform) ได้ถูกนำมาใช้เพื่อวิเคราะห์สัญญาณ ทำให้รู้ว่าสัญญาณนั้นๆ มีองค์ประกอบทางความถี่เป็นอย่างไร ซึ่งเป็นประโยชน์ต่อการสื่อสารโทรคมนาคมอย่างมาก ดังนั้นตลอดระยะเวลาที่ผ่านมา จึงได้มีการพัฒนาขั้นตอนวิธีเพื่อที่จะวิเคราะห์สัญญาณด้วยการแปลงฟูรีเยร์หลากหลายขั้นตอนวิธี ซึ่งแนวทางเหล่านั้นจุดประสงค์หลักๆ ก็คือ ต้องการให้ประยุกต์ใช้งานได้ง่าย และเพิ่มความเร็วในการประมวลผลให้มากยิ่งขึ้น

โดยได้มีการพัฒนาการแปลงฟูรีเยร์ด้วยวิธีดิสครีตฟูรีเยร์ทรานสฟอร์ม (Discrete Fourier Transform : DFT) ซึ่งเป็นการคำนวณที่มีสัญญาณอินพุตและสัญญาณเอาท์พุตเป็นจำนวนที่มีลำดับจำกัด จึงสะดวกต่อการนำไปประยุกต์ ให้คอมพิวเตอร์หรือตัวประมวลผลมาช่วยคำนวณการแปลงฟูรีเยร์ ซึ่งก็จะสะดวกต่อการนำไปใช้งานมากยิ่งขึ้น

¹ภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เขตลาดกระบัง กรุงเทพมหานคร 10520

แต่ดิคริตฟูเรียร์ทรานสฟอร์มก็ยังมีจำนวนครั้งของการคูณกันของจำนวนเชิงซ้อนอยู่มาก จึงต้องใช้เวลานานในการประมวลผล ดังนั้นจึงได้มีผู้พัฒนาต่อโดยลดจำนวนการคูณกันของจำนวนเชิงซ้อนนี้ลงอีก โดยการปรับปรุงการของดิคริตฟูเรียร์ทรานสฟอร์มใหม่ ซึ่งก็คือการแปลงฟูเรียร์วิธีฟาสฟูเรียร์ทรานสฟอร์ม (Fast Fourier Transform : FFT) โดยฟาสฟูเรียร์ทรานสฟอร์มก็ยังคงสามารถใช้คอมพิวเตอร์หรือตัวประมวลผลทำการคำนวณได้ อีกทั้งมีความเร็วเพิ่มขึ้น ดังนั้นจึงมีผู้สนใจนำไปพัฒนาขั้นตอนวิธีอีกหลากหลาย โดยลดจำนวนครั้งของการคูณกันของจำนวนเชิงซ้อนลง เพื่อเพิ่มความเร็วในการประมวลผลให้เพิ่มขึ้นอีก [1], [2]

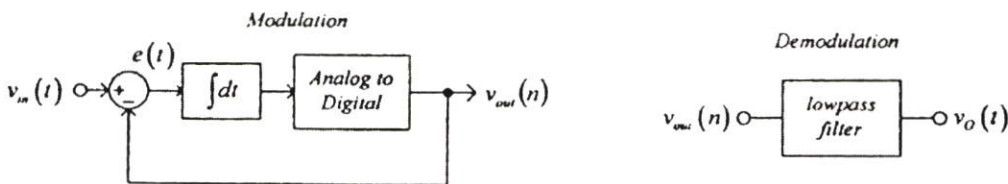
และได้มีกระบวนการมอดูเลต (Modulate) สัญญาณที่เรียกว่าซิกมา-เดลต้ามอดูเลชัน (Sigma-Delta Modulation) [3] ซึ่งเป็นวิธีการแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิตอล ที่พัฒนามาจากเดลต้ามอดูเลชัน (Delta Modulation) โดยลักษณะพิเศษในการมอดูเลตแบบซิกมา-เดลต้านี้คือ สัญญาณเอาท์พุท $v_{out}(n)$ จะเป็นสัญญาณดิจิตอลที่ประกอบไปด้วยองค์ประกอบทางความถี่ของ $v_m(t)$ และองค์ประกอบทางความถี่สูง [4] ดังนั้นเมื่อนำไปแปลงฟูเรียร์ ผลลัพธ์ก็ยังคงสามารถวิเคราะห์หองค์ประกอบทางความถี่ของสัญญาณ $v_m(t)$ ได้ และเนื่องจากสัญญาณ $v_{out}(n)$ ที่จะนำไปแปลงฟูเรียร์เป็นสัญญาณดิจิตอล จึงสามารถใช้วิธีลुकอัฟเทเบิล (Look-Up Table) เพื่อลดขั้นตอนการคูณจำนวนเชิงซ้อนขณะแปลงฟูเรียร์ได้อีก

ในบทความนี้มีความมุ่งหมายจะนำเสนอขั้นตอนวิธีในการแปลงฟาสฟูเรียร์เพื่อใช้วิเคราะห์หองค์ประกอบทางความถี่ของสัญญาณ โดยมอดูเลตสัญญาณแบบซิกมา-เดลต้า แล้วนำเข้าสู่ขั้นตอนการแปลงฟาสฟูเรียร์ ซึ่งได้ใช้ลुकอัฟเทเบิลเพื่อลดจำนวนครั้งในการคูณกันของจำนวนเชิงซ้อนลง ความเร็วในการประมวลผลจึงเพิ่มขึ้นเมื่อเทียบกับการแปลงฟาสฟูเรียร์ เพื่อวิเคราะห์หองค์ประกอบทางความถี่แบบเดิม จึงสามารถวิเคราะห์หองค์ประกอบทางความถี่ของสัญญาณได้เร็วยิ่งขึ้น โดยผลการจำลองขั้นตอนการทำงานจากคอมพิวเตอร์ ด้วยโปรแกรม MATLAB สามารถยืนยันผลลัพธ์ได้เป็นอย่างดี

2. หลักการและขั้นตอนวิธี

2.1 หลักการ

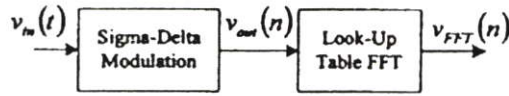
ขั้นตอนการทำงานของซิกมา-เดลต้ามอดูเลชัน มีแผนภาพการทำงานดังในรูปที่ 1



รูปที่ 1 ระบบการมอดูเลต และดีมอดูเลตแบบซิกมา-เดลต้า

ซึ่ง $v_{out}(n)$ จะเป็นสัญญาณดิจิตอลที่มีองค์ประกอบทางความถี่สองส่วนคือ ส่วนของสัญญาณอินพุต $v_m(t)$ และส่วนของความถี่สูง พิจารณาจากรูปที่ 1 ในการดีมอดูเลชันใช้เพียงโลพาสฟิลเตอร์ (Low-Pass Filter) กรองส่วนความถี่สูงออกก็จะได้ข้อมูลเดิมกลับคืนมา โดยถ้าอัตราการซิกค่าสัญญาณ (Sampling Rate) มีค่ามาก องค์ประกอบทางความถี่สูงจะแยกกับองค์ประกอบทางความถี่ของ $v_m(t)$ อย่างชัดเจน ดังนั้นถ้านำสัญญาณ $v_m(t)$ ไปมอดูเลตแบบซิกมา-เดลต้า เพื่อให้ได้สัญญาณดิจิตอล $v_{out}(n)$ แล้วนำไปแปลงฟูเรียร์ก็จะเห็นองค์ประกอบทางความถี่ของ $v_m(t)$ จึงวิเคราะห์หองค์ประกอบทางความถี่ได้ อีกทั้งสัญญาณที่นำเข้าสู่การแปลงฟูเรียร์ทรานสฟอร์มเป็นสัญญาณดิจิตอล จึงสามารถลดขั้นตอนการคูณโดยใช้ลुकอัฟเทเบิลได้อีก

ดังนั้นขั้นตอนการทำงานทั้งหมดจะเป็นดังแผนภาพในรูปที่ 2 โดยผลลัพธ์สุดท้าย $v_{FFT}(n)$ จะแสดงองค์ประกอบทางความถี่ของสัญญาณอินพุต $v_m(t)$ ให้เห็น



รูปที่ 2 ขั้นตอนการแปลงฟูเรียร์เพื่อวิเคราะห์องค์ประกอบทางความถี่ของสัญญาณ

2.2 การลดจำนวนครั้งของการคูณจำนวนเชิงซ้อนในฟาสฟูเรียร์ทรานสฟอร์ม

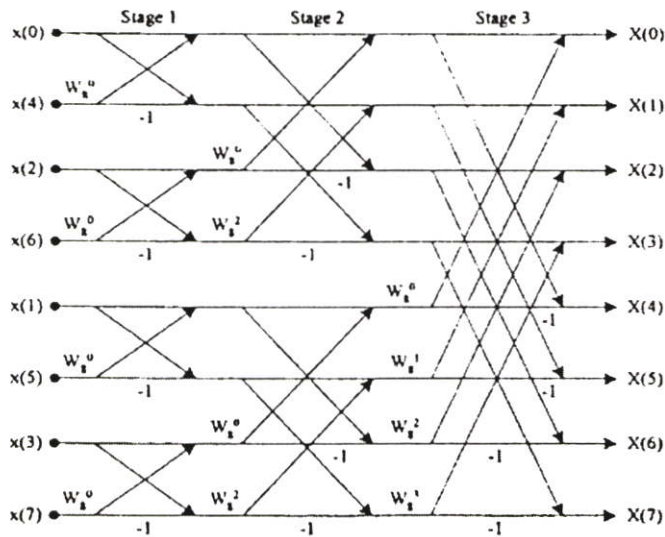
พิจารณาสมการฟาสฟูเรียร์ทรานสฟอร์มแบบแบ่งช่วงเวลา (Decimation-in-Time FFT) [5] ในสมการที่

(1)

$$X(k) = \sum_{n=0}^{(N/2)-1} \left[x(n) + (-1)^k x\left(n + \frac{N}{2}\right) \right] W_N^{kn} \quad ; k = 0, 1, 2, \dots, N-1 \quad (1)$$

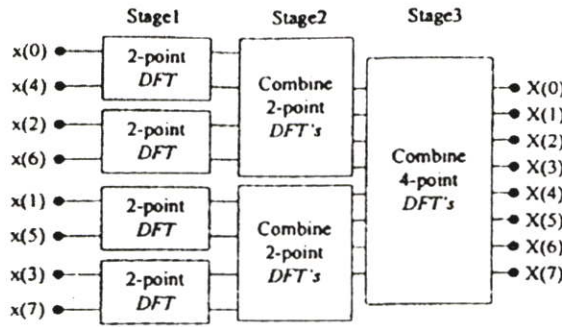
$$; W_N^{kn} = e^{-j2\pi kn/N}$$

เมื่อตัดเฟรม (Frame) ข้อมูลมาครั้งละ 8 จุดแซมเปิล (Sample point) (ให้ $N = 8$) แล้วนำมา แปลงฟาสฟูเรียร์ทรานสฟอร์มตามสมการที่ (1) จะแสดงเป็นขั้นตอนการทำงานที่เห็นภาพได้ชัดเจนดังรูปที่ 3 โดยเอาท์พุต $X(k)$ ที่ได้ จะแสดงให้เห็นองค์ประกอบทางความถี่ของสัญญาณอินพุต $x(n)$



รูปที่ 3 ขั้นตอนการแปลงฟูเรียร์แบบแบ่งช่วงเวลา 8 จุดแซมเปิล (8-point DIT-FFT) [5]

ซึ่งการคำนวณจะแตกการคำนวณจาก 8 point-DFT ย่อยลงไปทำครั้งละ 2 point-DFT ก่อน แล้วนำผลลัพธ์ในแต่ละช่วงมารวมกันตามรูปที่ 4 โดยจะแยกเป็น 3 ช่วง ซึ่งจะได้ผลลัพธ์สุดท้ายเป็นการแปลงฟาสฟูเรียร์ทรานสฟอร์มแบบแบ่งช่วงเวลา 8 จุดแซมเปิล (8-point DIT-FFT)



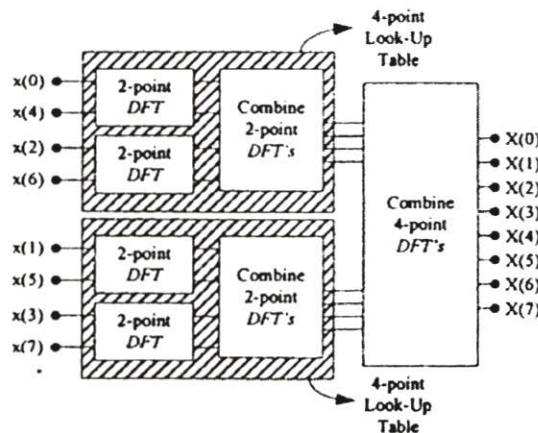
รูปที่ 4 ขั้นตอนการคำนวณ 3 ช่วง ในการแปลงฟูเรียร์แบบ 8-point DIT-FFT.

และเนื่องจากข้อมูลที่นำมาเข้าการแปลงฟูเรียร์นี้ผ่านการมอดูเลตแบบชีกมา-เดลต้ามาแล้ว $x(n)$ จึงเป็นข้อมูลดิจิทัล โดยจะมีระดับสัญญาณ 2 ระดับคือ 0, 1 เท่านั้น ดังนั้นผลลัพธ์จะมีเซตของความเป็นไปได้ที่จำกัด และรู้ค่าผลลัพธ์ที่แน่นอน เช่น ถ้านำข้อมูลเข้า 2 แชมเปิล ผ่าน 2-point DFT ใน ช่วงที่ 1 (Stage1) จะมีกรณีที่เป็นไปได้ทั้งหมดของผลลัพธ์อยู่ 4 กรณี และมีค่าดังตารางที่ 1

	กรณี1	กรณี2	กรณี3	กรณี4
ข้อมูลเข้า $x(n)$	0, 0	0, 1	1, 0	1, 1
ข้อมูลออก $X(k)$	0, 0	1, -1	1, 1	2, 0

ตารางที่ 1 ข้อมูลเข้าและข้อมูลออกขั้นตอน 2 - point DFT

กรณีที่ข้อมูลเข้าเป็น 4 แชมเปิล จะมีกรณีที่ผลลัพธ์หลังจากช่วงที่ 2 (Stage2) เป็นไปได้อยู่ 16 กรณี และกรณีที่ข้อมูลเข้าเป็น N แชมเปิล ผลลัพธ์ที่จะเป็นไปได้อาจมี 2^N กรณี ซึ่งจะเห็นได้ว่าเมื่อผลลัพธ์มีจำนวนความเป็นไปได้ที่จำกัด และทราบค่าของผลลัพธ์ตามกรณีต่างๆ ทั้งหมด จะสามารถใช้วิธีเปรียบเทียบข้อมูลเข้ากับตารางที่สร้างมาก่อน แล้วจะได้ผลลัพธ์ในทันที ซึ่งการเปรียบเทียบนี้ใช้วิธี ลुकอัฟเทเบิล (Look-Up Table) ซึ่งไม่ต้องผ่านการคำนวณทางคณิตศาสตร์ และลดจำนวนครั้งในการคูณกันของจำนวนเชิงซ้อนและจำนวนครั้งในการบวกได้มาก โดยผลลัพธ์ภายหลังจากลुकอัฟเทเบิลก็นำไปเข้าสู่ขั้นตอนการรวมต่อไปตามปกติ โดยได้แสดงกระบวนการใช้ลुकอัฟเทเบิลขนาด 4 จุดแชมเปิล กับการแปลงฟูเรียร์ขนาด 8 จุดแชมเปิล ดังรูปที่ 5 โดยลुकอัฟเทเบิลขนาด 4 จุดแชมเปิลทั้ง 2 อันในภาพเป็นลुकอัฟเทเบิลที่มีค่าเหมือนกัน



รูปที่ 5 ตัวอย่างการใช้ Look-Up Table ขนาด 4 จุดแชมเปิล แทนการคำนวณ ใน 8-point FFT ช่วงแรก

แต่การใช้ลुकซ์เทเบิลขนาดใหญ่มากเกินไป ถึงแม้จะลดขั้นตอนในการคูณได้จำนวนมาก แต่ต้องเสียพื้นที่ในการเก็บค่าข้อมูลเพิ่มขึ้น และยังเสียเวลาในการเปรียบเทียบหาผลลัพธ์นานขึ้นอีกด้วย

และเมื่อพิจารณาความยาวในการตัดเฟรมข้อมูลมาเป็น N-point แล้ววิเคราะห์ฟาสฟูเรียร์แบบใช้ลुकซ์เทเบิล ถ้าจำนวน N มีค่ามาก จำนวนการคูณจำนวนเชิงซ้อนที่ลดลงก็จะมีมากขึ้น ซึ่งได้แสดงความสัมพันธ์ต่างๆ ไว้ดังตารางที่ 2 และสมการ (2), (3)

ขนาด Look-Up Table(M)	จำนวนหน่วยความจำ ที่ใช้เก็บค่าของ Look - Up Table	จำนวนการคูณกับจำนวนเชิงซ้อนที่ลดลง (ครั้ง)				
		8-pt. FFT	16-pt. FFT	256-pt. FFT	512-pt. FFT	1024-pt. FFT
2	8	4	8	128	256	512
4	64	8	16	256	512	1024
8	2048	12	24	384	768	1536
16	1048576	-	32	512	1024	2048

ตารางที่ 2 เปรียบเทียบขนาดของลुकซ์เทเบิล

กับการลดจำนวนการคูณจำนวนเชิงซ้อน W_N^k ในการทำ N-point FFT

สรุปความสัมพันธ์เป็นสมการ โดยถ้าให้ลुकซ์เทเบิลที่ใช้มีขนาด M-point จะคำนวณขนาดของหน่วยความจำที่ต้องใช้เก็บค่าของลुकซ์เทเบิลได้ตามสมการ (2)

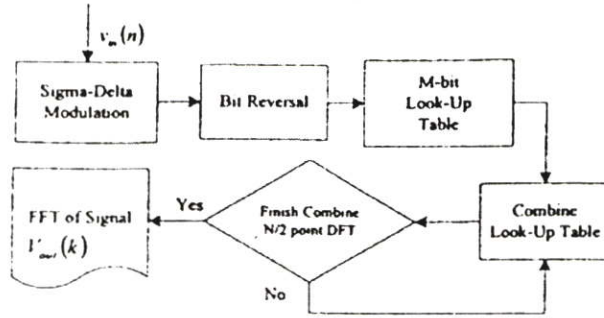
$$\text{จำนวนหน่วยความจำที่ลुकซ์เทเบิลใช้} = M \times 2^M \text{ หน่วย} \quad (2)$$

และกำหนดให้จำนวนจุดแรมเปลของสัญญาณอินพุตที่ตัดมาวิเคราะห์ยาว N-point แล้ว จำนวนการคูณกับจำนวนเชิงซ้อนที่ลดลงจะคำนวณได้ตามสมการ (3)

$$\text{จำนวนการคูณกับจำนวนเชิงซ้อนที่ลดลง} = \frac{N}{2} \times \log_2 M \text{ ครั้ง} \quad (3)$$

2.3 ขั้นตอนวิธีการทำฟาสฟูเรียร์ทรานสฟอร์มโดยใช้ลुकซ์เทเบิล

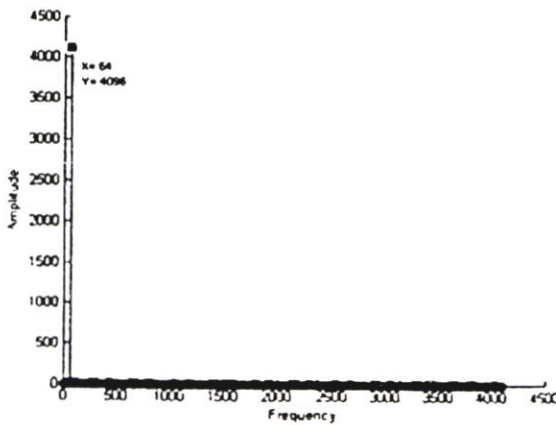
ขั้นตอนวิธีในการทำฟาสฟูเรียร์โดยใช้ลुकซ์เทเบิล มีขั้นตอนในการทำดังรูปที่ 6 คือ ภายหลังจากมอดูเลตแบบซิกมา-เดลต้าจะได้ข้อมูลเป็นดิจิตอล จะต้องตัดลำดับข้อมูลมาวิเคราะห์ฟูเรียร์ทรานสฟอร์มมา N samples และต้องทำการเรียงลำดับของข้อมูลอินพุต $x(n)$ ใหม่ (Bit Reversal) เพื่อให้ผลลัพธ์เรียงตามลำดับ $X(0), X(1), X(2), \dots, X(N)$ หลังจากนั้นนำข้อมูลไปผ่าน M-bit Look-Up Table ตามขนาด M ที่ได้ระบุไว้ก่อน จะได้ข้อมูลเป็นชุดย่อยๆ จากนั้นนำไปรวมกัน (Combine) จนครบจำนวนครั้ง จะได้ลำดับข้อมูลที่ผ่านการแปลงฟาสฟูเรียร์ หลังจากนั้น นำข้อมูลที่ได้นี้ไปแสดงกราฟก็จะสามารถเห็นองค์ประกอบทางความถี่ของสัญญาณ $v_m(t)$ และองค์ประกอบความถี่สูงได้



รูปที่ 6 แสดงขั้นตอนวิธีในการแปลงฟาสฟูเรียร์โดยใช้ลुकซ์เทเบิล

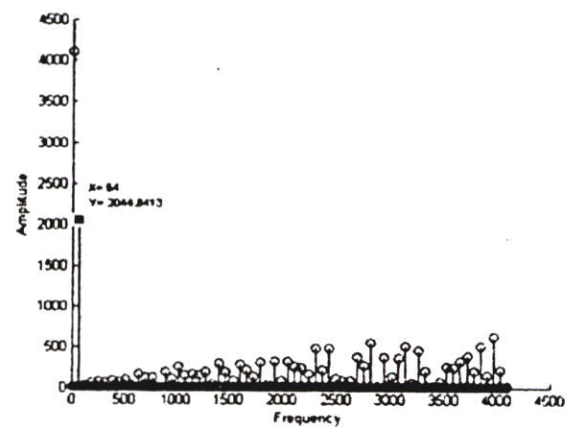
3. ผลการทดลอง

3.1 คุณภาพการวิเคราะห์องค์ประกอบทางความถี่



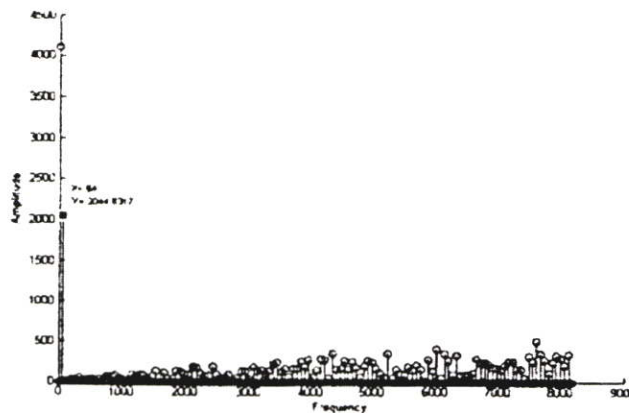
รูปที่ 7 แสดงองค์ประกอบทางความถี่ของสัญญาณ

Sine Wave ความถี่ 64 Hz วิเคราะห์ 8192-point FFT
Sampling Rate 8192 Hz โดยใช้วิธีเดิม (แปลงโดยตรง)



รูปที่ 8 แสดงองค์ประกอบทางความถี่ของสัญญาณ

Sine Wave ความถี่ 64 Hz วิเคราะห์ 8192-point FFT
Sampling Rate 8192 Hz โดยใช้วิธีใหม่



รูปที่ 9 แสดงองค์ประกอบทางความถี่ของสัญญาณ Sine Wave ความถี่ 64 Hz

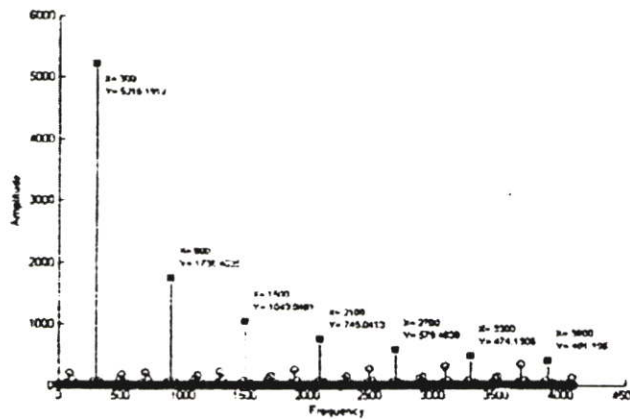
วิเคราะห์ 8192-point FFT Sampling Rate 16384 Hz โดยใช้วิธีใหม่

เปรียบเทียบผลการวิเคราะห์องค์ประกอบทางความถี่ โดยใช้ขั้นตอนวิธีเดิมดังรูปที่ 7 และขั้นตอนวิธีใหม่ดังรูปที่ 8 โดยการวิเคราะห์ทั้งสองแบบพิจารณาร่ององค์ประกอบทางความถี่ได้เช่นกันคือ 64Hz แต่ขั้นตอนวิธีใหม่จะมีองค์ประกอบทางความถี่สูงและองค์ประกอบโฟตรงซึ่งเป็นผลจากการมอดูเลตแบบซิกมา-เดลต้า แสดงให้เห็นด้วย จึงต้องจำกัดช่วงที่จะพิจารณาร่ององค์ประกอบทางความถี่ไว้เพียงช่วงหนึ่ง

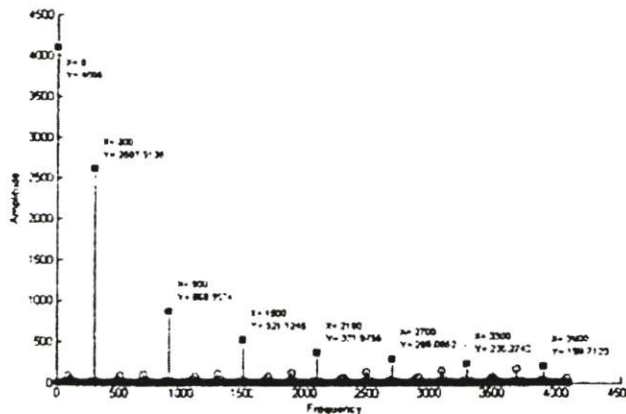


แต่ถ้าต้องการเพิ่มช่วงการพิจารณาองค์ประกอบทางความถี่ ก็สามารถทำได้โดยเพิ่ม Sampling Rate ดังรูปที่ 9 องค์ประกอบทางความถี่สูงจะแยกกับสัญญาณที่นำมาวิเคราะห์ชัดเจนขึ้น แต่ถ้าเพิ่ม Sampling Rate มากขึ้น เวลาที่วิเคราะห์ก็จะเพิ่มขึ้นด้วย

รูปที่ 11 เป็นผลการวิเคราะห์องค์ประกอบทางความถี่โดยวิเคราะห์สัญญาณ Square Wave ความถี่ 300 Hz ด้วย 8192-point FFT ด้วยวิธีแบบใหม่ จะเห็นได้ว่าประกอบด้วยฮาร์โมนิกเลขคี่ของ Fundamental Frequency 300 Hz ซึ่งผลที่ได้จะคล้ายกับขั้นตอนวิธีแบบเดิมในรูปที่ 10 แต่ขนาดจะลดลงอย่างเป็นอัตราส่วน เท่ากันในทุกฮาร์โมนิก ซึ่งก็ยังคงเป็นการแสดงองค์ประกอบทางความถี่ของ Square Wave เช่นเดิม



รูปที่ 10 แสดงองค์ประกอบทางความถี่ของสัญญาณ Square Wave ความถี่ 300 Hz วิเคราะห์ 8192-point FFT Sampling Rate 8192 Hz โดยใช้วิธีเดิม (แปลงโดยตรง)

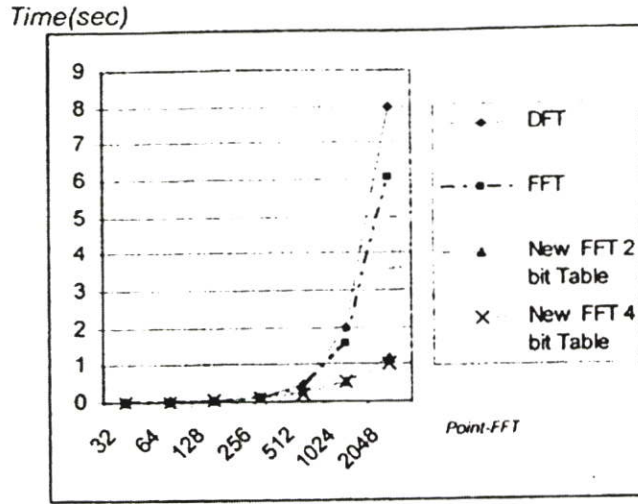


รูปที่ 11 แสดงองค์ประกอบทางความถี่ของสัญญาณ Square Wave ความถี่ 300 Hz วิเคราะห์ 8192-point FFT Sampling Rate 8192 Hz โดยใช้วิธีใหม่ (ใช้ซิกมา-เดลต้า)

3.2 ประสิทธิภาพในด้านเวลาที่ใช้วิเคราะห์องค์ประกอบทางความถี่

เปรียบเทียบผลทางด้านเวลาในการวิเคราะห์องค์ประกอบทางความถี่ของสัญญาณ Square Wave 300Hz ใช้ Sampling Rate 8192 Hz ในหัวข้อ 3.1 โดยจากกราฟรูปที่ 12 จะเห็นได้ว่า ขั้นตอนวิธีแบบใหม่ที่ใช้ ลูคัฟเทเบิลขนาดต่างกันจะมีความเร็วต่างกันเล็กน้อย เช่น ลูคัฟเทเบิลขนาด 4 จุดแซมเปิลจะใช้เวลาใกล้เคียงกับลูคัฟเทเบิลขนาด 2 จุดแซมเปิล แต่เมื่อเทียบกับขั้นตอนวิธีคลาสสิคที่ฟูเรียร์ทรานสฟอร์มและฟาสฟูเรียร์-

ทรานสฟอร์มแบบเดิม ขั้นตอนวิธีใหม่จะมีความเร็วสูงขึ้นอย่างแตกต่างกันมาก และยิ่งจำนวนจุดแซมเปิลที่ตัดสัญญาณมาวิเคราะห์ฟาสฟูเรียร์ยิ่งมาก ก็ยิ่งจะประหยัดเวลามากขึ้น เป็นผลต่างกับวิธีเดิมอย่างชัดเจน



รูปที่ 12 แสดงการเปรียบเทียบประสิทธิภาพทางด้านเวลาของขั้นตอนการแปลงฟูเรียร์แบบต่างๆ

4. บทสรุป

บทความนี้ได้นำเสนอ ขั้นตอนวิธีแบบใหม่ในการแปลงฟาสฟูเรียร์ทรานสฟอร์ม (FFT) เพื่อวิเคราะห์องค์ประกอบทางความถี่ของสัญญาณ โดยขั้นตอนวิธีที่ใช้มีผลทำให้ลดจำนวนครั้งในการคูณของจำนวนเชิงซ้อน จึงมีความเร็วในการวิเคราะห์สูงกว่าขั้นตอนวิธีการแปลงฟาสฟูเรียร์แบบเดิม เหมาะที่จะนำไปวิเคราะห์องค์ประกอบทางความถี่ของสัญญาณได้จริง สามารถนำไปประยุกต์ใช้ใน Digital Oscilloscope เพื่อวิเคราะห์องค์ประกอบทางความถี่ โดยไม่ต้องใช้ Spectrum Analyzer และยังนำไปใช้ก่อนขั้นตอนการแปลงฟาสฟูเรียร์แบบเร็ว (Fast Algorithm FFT) แบบต่างๆ ที่ได้มีผู้พัฒนาไว้แล้ว [2] ซึ่งจะยิ่งเพิ่มความเร็วให้สูงขึ้น และผลจากการทำขั้นตอนวิธีใหม่บนโปรแกรม MATLAB ก็ยืนยันได้ว่าสามารถวิเคราะห์องค์ประกอบทางความถี่ได้โดยมีคุณภาพการวิเคราะห์ที่คล้ายการวิเคราะห์โดยขั้นตอนวิธีแบบเดิม และมีประสิทธิภาพด้านความเร็วเพิ่มขึ้นจริงตามทฤษฎีที่ได้กล่าวไว้

เอกสารอ้างอิง

- [1] Okan K. Ersoy, "Fast Algorithms for the Discrete Fourier Preprocessing Transforms," IEEE Transactions on signal processing, Vol.40, No.4, April 1992.
- [2] A. Saidi, "Decimation-in-time-frequency FFT Algorithm," 1994 IEEE International Conference on, Vol. iii, 19-22 April 1994, Pages III/453 - III/456, Vol.3.
- [3] Bazarjani, S.S., Snelgrove, M. and MacElwee, T., "A 1 V Switched-Capacitor $\Sigma\Delta$ modulator", Low Power Electronics, 1995., IEEE Symposium on , 9-11 Oct. 1995. pp. 70 - 71
- [4] Benabes P., Keramat M., Kielbasa R., "A methodology for designing continuous-time sigma-delta modulators," European Design and Test Conference, 1997. ED&TC 97. Proceedings , 17-20 March 1997, Pages46 - 50.
- [5] Proakis J. G., "Digital Signal Processing," 3rdEd., Prentice Hall, New York, 1996, Pages448 - 463.



เรื่องเติมการประชุมทางวิชาการ ครั้งที่ ๔๔ มหาวิทยาลัยเกษตรศาสตร์

The Proceedings of 44th Kasetsart University Annual Conference

เล่มที่ 5

สาขาวิศวกรรมศาสตร์ (Subject: Engineering)

สาขาสถาปัตยกรรมศาสตร์ (Subject: Architecture)

สาขาการจัดการทรัพยากรและสิ่งแวดล้อม

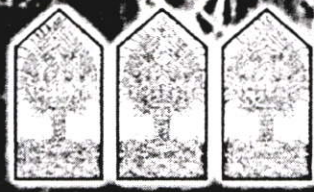
(Subject: Natural Resources and Environmental Management)

๓๐ มกราคม - ๒ กุมภาพันธ์ ๒๕๕๓

ณ มหาวิทยาลัยเกษตรศาสตร์ วิทยาเขตบางเขน

“เกษตรศาสตร์เพื่อพลังงานชีวภาพตามแนวพระราชดำริ”

“Agricultural Science : Carrying Forward the Royal Bio - Energy Initiative”





วงจรรขยายกำลังงานเสียงคลาสดี โดยวงจรมอดูเลชันซิกมา-เดลต้า และเดลต้ามอดูเลชันอย่างง่าย
A Class-D Audio Power Amplifier by the simple sigma-delta and delta modulation circuit

วรพล เอี่ยมศิริ¹, ปานวิทย์ สุวะนุติ¹, สุรพล บุญจันทร์¹, จีรสุดา โกษียาภรณ์ และ ปราโมทย์ วาดเจียน¹
Voraphon Eamsiri¹, Panwit Tuwanut¹, Surapol Boonjun¹, Jeerasuda Koseeyaporn¹ and Paramote Wardkein¹

บทคัดย่อ

บทความนี้ได้นำเสนอวงจรรขยายกำลังงานเสียงคลาสดี ซึ่งอาศัยการมอดูเลตสัญญาณเสียงแบบซิกมา-เดลต้า และเดลต้ามอดูเลชันอย่างง่ายภายในวงจรเดียวกัน โดยวงจรรขยายกำลังงานเสียงจะมีการทำงานแบบออสซิลเลตด้วยตนเอง (Self-Oscillation) ซึ่งทำให้วงจรใช้อุปกรณ์น้อย และเกิดความต้านทานต่อความเสียหายของวงจร อีกทั้งยังสามารถปรับความถี่ในการซิกค่าสัญญาณ (Sampling) ได้ด้วยวิธีการทางอิเล็กทรอนิกส์ และยังปรับลดผลของอุณหภูมิที่มีผลต่อการทำงานของวงจรอีกด้วย

นอกจากนี้รูปแบบในการมอดูเลตสัญญาณเสียงสามารถเลือกให้เป็นได้ทั้งแบบซิกมา-เดลต้า หรือแบบเดลต้ามอดูเลชัน โดยสำหรับการมอดูเลตแบบซิกมา-เดลตานั้นจะมีคุณสมบัติในการปรับช่วงกำลังงานของสัญญาณรบกวนให้ไปอยู่ในช่วงความถี่สูง จึงสามารถลดสัญญาณรบกวนในช่วงการขยายกำลังงานเสียงได้ คุณภาพของเสียงที่ผ่านการขยายจึงดีขึ้น ผลการทดลองจริงที่ได้สอดคล้องกับผลการเลียนแบบในคอมพิวเตอร์ ซึ่งสามารถยืนยันการทำงานของวงจรที่นำเสนอทั้งทางทฤษฎี และทางปฏิบัติได้เป็นอย่างดี

คำสำคัญ : วงจรรขยายกำลังงานเสียงคลาสดี, ออสซิลเลตด้วยตนเอง, ซิกมา-เดลต้ามอดูเลชัน, เดลต้ามอดูเลชัน

ABSTRACT

This article presents a Class-D audio power amplifier that uses a simple Sigma-Delta and Delta modulation circuit in its modulation part. This audio power amplifier is functioned which is based on a Self-Oscillation scheme resulting in a compact and robust circuit. Besides, the sampling frequency of the circuit can be adjusted by electronic method. In addition, effect of temperature has been reduced.

Furthermore, the modulation technique can be chosen to be either Sigma-Delta or Delta modulation. For Sigma-Delta modulation, it has Noise-Shaping property where noise power in signal band is reduced. It thus results in good quality of amplified output signal. The experimental results agree well with computer simulation results confirm which the propose circuit operation in both theoretical and practical.

Key Words: Class D Audio Power Amplifier, Self Oscillation, Sigma-Delta Modulation, Delta Modulation

Email address: voraphon@telecom.kmitl.ac.th

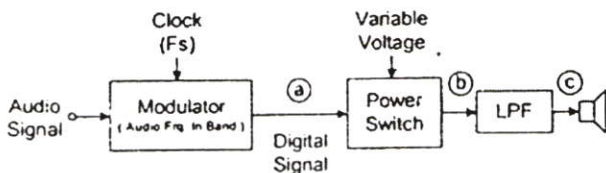
¹ภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เขตลาดกระบัง กรุงเทพมหานคร 10520

Department of Telecommunication, Faculty of Engineer, King Mongkut's Institute of Technology Ladkrabang, Ladkrabang, Bangkok 10520

1. คำนำ

วงจรขยายกำลังงานเสียงเป็นวงจรที่มีการใช้งานกันมาก และมีหลากหลายประเภท เช่น เครื่องขยายเสียงกลางแจ้ง ภายในรถยนต์ หรือชุดเครื่องเสียงภายในบ้าน ดังนั้นจึงมีการแข่งขันระหว่างผู้ผลิตวงจรและวงจรรวม เพื่อพัฒนาเทคนิคในการขยายกำลังงานเสียง ให้มีประสิทธิภาพสูง คุณภาพเสียงดี และราคาถูก โดยวงจรขยายกำลังงานเสียงได้แบ่งประเภทตามเทคนิคในการขยายเสียงเป็นคลาส เช่น Class-A, Class-AB, Class-C, Class-D, Class-E, Class-S [2] เป็นต้น ซึ่งเทคนิคต่างๆ ก็เหมาะสมกับงานต่างประเภทกัน

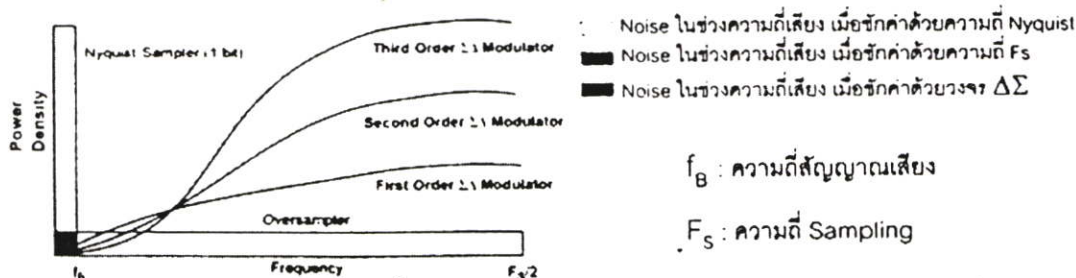
ในปัจจุบันเครื่องเสียงที่ใช้เทคนิคการขยายเสียงคลาสดี มีการใช้งานกันอย่างกว้างขวาง อันเนื่องมาจากข้อดีต่างๆ เช่น มีการใช้กระแสจากแหล่งจ่ายน้อย จึงออกแบบแหล่งจ่ายง่าย, ความร้อนที่เกิดขึ้นมีค่าต่ำจึงต้องการ Heat Sink ขนาดเล็ก ราคาถูก, มีประสิทธิภาพสูง โดยการขยายกำลังงานเสียงคลาสดีมีหลักการทำงานตามรูปที่ 1



รูปที่ 1 การขยายกำลังงานเสียงคลาสดี

ซึ่งสัญญาณเสียงจะผ่านมอดูเลเตอร์ เพื่อแปลงเสียงให้เป็นสัญญาณดิจิทัล ที่จุด a โดยสัญญาณดิจิทัลที่ได้ จะต้องยังคงมีองค์ประกอบทางความถี่ของสัญญาณเสียงอยู่ด้วย หลังจากนั้นจะนำสัญญาณดิจิทัลไปขยายกำลังโดยใช้ควมคุมทรานซิสเตอร์แบบเฟต (FET) และเมื่อนำไปผ่านวงจรกรองความถี่ต่ำผ่าน (Low Pass Filter : LPF) ก็จะได้สัญญาณเสียงที่มีกำลังงานเพิ่มขึ้นกลับคืนมาที่จุด c และนำไปเข้าลำโพงต่อไป

ซึ่งมอดูเลเตอร์ที่ใช้กับคลาสดี เริ่มแรกจะใช้ Pulse Width Modulation (PWM) [3] ต่อมาก็มีการพัฒนาใช้ซิกม่า-เดลต้าในการมอดูเลต เนื่องจากการมอดูเลตแบบซิกม่า-เดลต้า ให้ผลลัพธ์เป็นสัญญาณดิจิทัลที่มีองค์ประกอบทางความถี่ของเสียงเช่นเดียวกับการมอดูเลตแบบ PWM และยังมีข้อดีในเรื่องการทำ Oversampling Noise Shaping [4] ตามรูปที่ 2 ซึ่งจะช่วยปรับช่วงกำลังงานของสัญญาณรบกวน เช่น สัญญาณรบกวนจากการควอนไทซ์ (Quantization Noise) ให้ไปอยู่ในช่วงความถี่สูง ดังนั้นในช่วงความถี่เสียง (F_s) สัญญาณรบกวนจะถูกปรับลดลง คุณภาพเสียงจะดีขึ้น และเมื่อนำมาใช้กับการขยายกำลังงานเสียง เสียงที่ผ่านการขยายก็จะมีคุณภาพดีขึ้นด้วย การใช้ซิกม่า-เดลต้าในการมอดูเลตสำหรับการขยายเสียงคลาสดี จึงมีความนิยมอย่างมาก เช่น ไอซีเบอร์ AD1857 [7] LM4663 [8] AD1990 [9] แต่การมอดูเลตแบบซิกม่า-เดลต้า ยังต้องมีวงจรในการกำเนิดสัญญาณนาฬิกา (Clock) ตามรูปที่ 1 เพื่อใช้ในการซิกค่าสัญญาณ [8], [9]



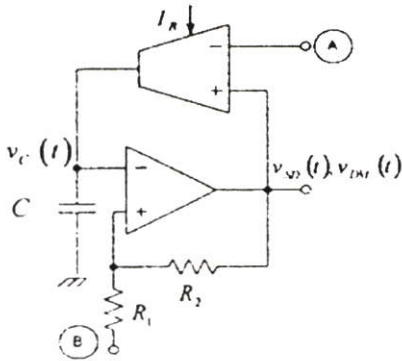
รูปที่ 2 เปรียบเทียบความหนาแน่นกำลังงานของสัญญาณรบกวน จากการ Sampling ที่ความถี่ Nyquist, ที่ความถี่ Oversampling และจากการมอดูเลตแบบซิกม่า-เดลต้า order ต่างๆ



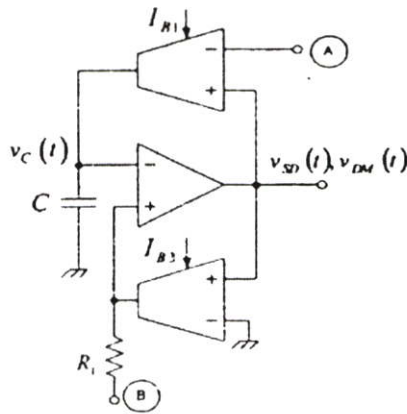
งานวิจัยนี้นำเสนอการประยุกต์ใช้วงจรถิกมา-เดลต้า [1] และเคลต้ามอดูเลชันอย่างง่าย มาสร้าง วงจรขยายกำลังงานเสียง ซึ่งทำงานแบบออสซิลเลตด้วยตนเอง ดังนั้นจึงตัดความสิ้นเปลืองของวงจรถักกำเนิด สัญญาณนาฬิกา และยังทำให้วงจรถักขยายกำลังงานเสียงที่ได้ มีความต้านทานต่อความเสียหาย โดยถ้ามีความ ผิดปรกติเกิดขึ้นระหว่างการทำงาน การออสซิลเลตด้วยตนเองจะหยุดลง จึงไม่มีสัญญาณดิจิตอลออกมาจากส่วน มอดูเลตและหยุดความเสียหายที่อาจเกิดขึ้นต่อไปได้ นอกจากนี้วงจรถักมา-เดลต้า และเคลต้ามอดูเลชัน อย่างง่าย ยังทำให้วงจรถักขยายกำลังงานเสียงสามารถปรับความถี่ในการซึกค่าสัญญาณเสียงได้ด้วยวิธีการทาง อิเล็กทรอนิกส์ ซึ่งผลการทดลองและผลการเลียนแบบในคอมพิวเตอร์ที่ได้สามารถยืนยันการทำงานของวงจรถัก เป็นอย่างดี

2. วงจรและหลักการทำงานของวงจรถัก

2.1 กำเนิดสัญญาณ พัลส์



รูปที่ 3 วงจรถักมา-เดลต้า มอดูเลชันอย่างง่าย [1]

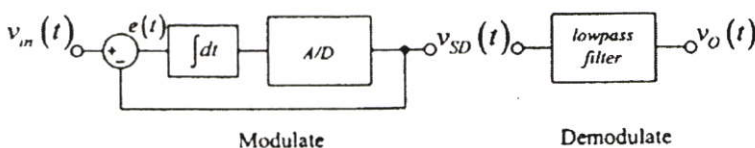


รูปที่ 4 วงจรถักที่ได้รับการพัฒนาปรับปรุง เพื่อปรับลดผลของอุณหภูมิที่มีต่อความถี่ในการออสซิลเลต และยังมอดูเลตแบบเดลต้าได้อีกด้วย

จากรูปในวงจรถัก 3 เมื่อต่อจุด A และจุด B ให้เป็นกราวด์ วงจรถักจะมีการออสซิลเลตด้วยตนเอง กำเนิด สัญญาณพัลส์สี่เหลี่ยมออกมา [1] ด้วยความถี่ที่สามารถควบคุมได้ดังสมการที่ 1 :

$$f = \frac{I_H}{2CV_{CC}} \quad (1) : \text{เมื่อ } V_{CC} \text{ เป็นระดับไฟเลี้ยงอปแอมป์}$$

2.2 กำเนิดสัญญาณ ซิกมา-เดลต้า



รูปที่ 5 ระบบการมอดูเลตแบบ ซิกมา-เดลต้า [1]

จากนั้นในรูปที่ 3 เมื่อป้อนสัญญาณอินพุตเป็นสัญญาณเสียง $v_{in}(t)$ เข้าที่จุด A และต่อจุด B ลงกราวด์ พบว่าองค์ประกอบของวงจรถักจะมีการทำงานตามรูปที่ 5 ซึ่งเป็นระบบการมอดูเลตแบบซิกมา-เดลต้า [1]

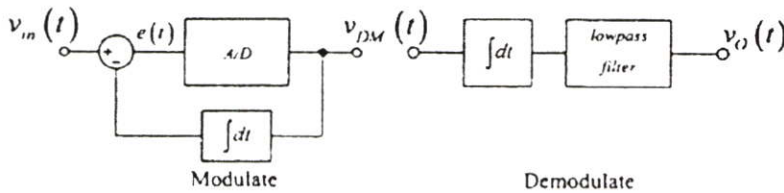
2.3 วงจรที่ปรับลดผลของฮอนุมุมิ

จากวงจรรูปที่ 3 จะปรับปรุงวงจรเป็นดังวงจรในรูปที่ 4 เพื่อลดผลของฮอนุมุมิต่อการทำงาน [1] ซึ่งการป้อนตำแหน่งของอินพุต $v_m(t)$ ให้เป็นการมอดูเลตแบบซิกมา-เดลต้าจะป้อนที่ จุด A และต่อจุด B ลงกราวด์ เช่นเดียวกับวงจรในรูปที่ 3 และจะมีความถี่ในการซิกค่าสัญญาณเป็นดังสมการที่ 2

$$f = \frac{1}{4CR_1} \left(\frac{I_{B1}}{I_{B3}} \right) \quad (2)$$

2.4 กำเนิดสัญญาณ เดลต้า

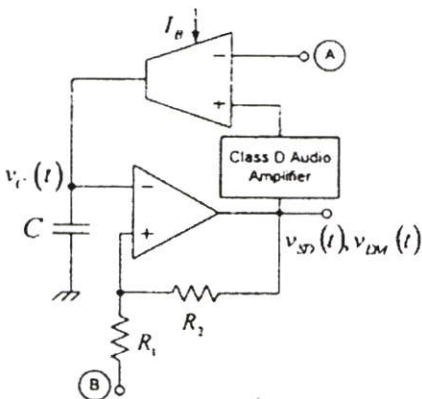
และวงจรในรูปที่ 4 ยังพบอีกว่าเมื่อป้อนสัญญาณอินพุตเป็นสัญญาณเสียง $v_m(t)$ เข้าที่จุด B และต่อจุด A ลงกราวด์ พบว่าองค์ประกอบของวงจรจะมีการทำงานตามรูปที่ 6 ซึ่งเป็นระบบการมอดูเลตแบบ เดลต้า โดยในรูปที่ 4 ตัวเก็บประจุที่ต่อร่วมกับ OTA นั้นจะทำหน้าที่เป็นวงจรปริพันธ์ ดังนั้นเมื่อต่อจุด A กับกราวด์ จะได้ว่าสัญญาณ $v_c(t)$ คือปริพันธ์ของสัญญาณเอาท์พุต $v_{DM}(t)$ จากนั้นสัญญาณ $v_c(t)$ ดังกล่าวจะถูกนำมาเปรียบเทียบกับสัญญาณอินพุต $v_m(t)$ ที่ออปแอมป์ เพื่อสร้างพัลส์สัญญาณเดลต้าออกมา



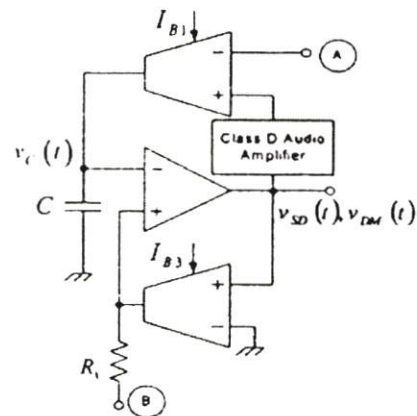
รูปที่ 6 ระบบการมอดูเลตแบบ เดลต้า

2.4 วงจรขยายกำลังงานเสียง

เนื่องจากข้อดีของวงจรซิกมา-เดลต้าและเดลต้ามอดูเลชันอย่างง่าย [1] และความเหมาะสมในการใช้งานร่วมกับการขยายกำลังงานเสียงคลาสดี จึงได้แทรกการขยายกำลังงานเสียงคลาสดีเข้าไประหว่างอุปกรณ์ทำงานของวงจรในรูปที่ 3 และวงจรรูปที่ 4 และได้ระบบเป็นตามรูปที่ 7 และรูปที่ 8 ตามลำดับ



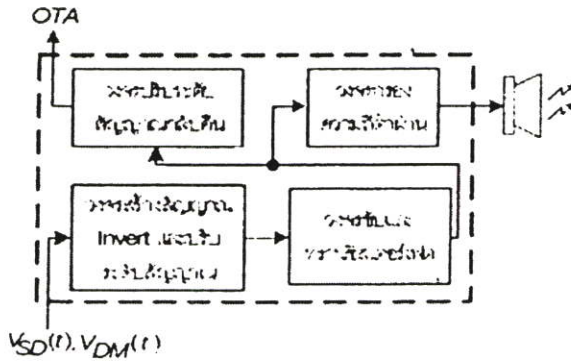
รูปที่ 7 การรวมวงจรขยายกำลังงานเสียงคลาสดี เข้ากับวงจรซิกมา-เดลต้า มอดูเลชันอย่างง่ายในรูปที่ 3



รูปที่ 8 การรวมวงจรขยายกำลังงานเสียงคลาสดี เข้ากับวงจรซิกมา-เดลต้า และเดลต้า มอดูเลชันอย่างง่ายที่ปรับลดผลของฮอนุมุมิ ในรูปที่ 4



โดยวงจรในรูปที่ 7 และ 8 จะยังคงมีตำแหน่งในการป้อนสัญญาณเพื่อมอดูเลตสัญญาณเสียงเป็นแบบ ซิกม่า-เดลต้า หรือแบบเดลต้าเช่นเดิม และเนื่องจากแทรกวงจรขยายกำลังงานเสียงเข้าไประหว่างอุปกรณ์ทำงาน ระบบจึงยังมีหลักการออสซิลเลตด้วยตนเองอยู่ ดังนั้นถ้าในส่วนการขยายกำลังงานเสียงคลาสดีเกิดความผิดปกติขึ้น การออสซิลเลตด้วยตนเองก็จะหยุดลง จึงไม่มีสัญญาณดิจิตอลไปขับวงจรขยายกำลัง เป็นการป้องกันความเสียหายที่จะเกิดขึ้นกับวงจรต่อไปได้อย่างดี



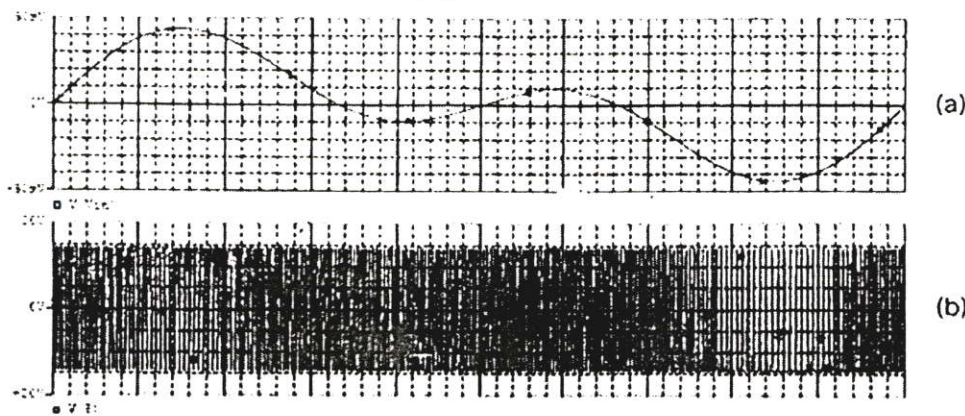
รูปที่ 9 การต่อวงจรภายในวงจรขยายกำลังงานเสียงคลาสดี

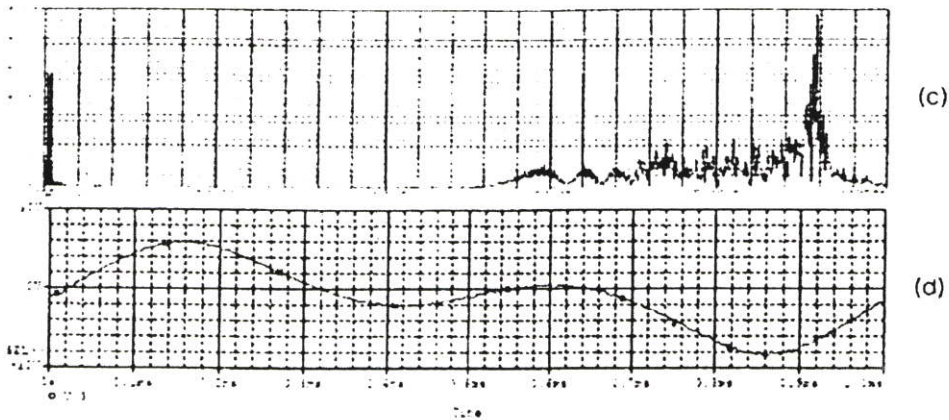
ภายในวงจรขยายกำลังงานเสียงคลาสดีจะประกอบด้วยองค์ประกอบ ตามรูปที่ 9 [6] โดยสัญญาณ ซิกม่า-เดลต้า หรือสัญญาณเดลต้าที่ออกจากออปแอมป์ จะเข้าสู่การสร้างสัญญาณที่ Invert กับสัญญาณที่เข้ามา เพราะต้องการมีสัญญาณสองสัญญาณเพื่อขับทรานซิสเตอร์เฟตสองตัวสลับกัน จากนั้นจะผ่านเข้าวงจรปรับ ระดับสัญญาณเพื่อให้เหมาะกับไอซีเบอร์ IR 2110 ซึ่งใช้สร้าง Propagation Delay ระหว่างทรานซิสเตอร์สองตัว และใช้ขับทรานซิสเตอร์เฟต โดยเลือกใช้ทรานซิสเตอร์เฟตเบอร์ IRF640 จำนวน 2 ตัว ที่มีไฟเลี้ยงระหว่างไอซีทั้งสองปรับได้ตามความต้องการในการขยายกำลังงานเสียง ในการทดลองใช้ไฟเลี้ยงเฟต $\pm 15V$ และลำโพง 4 Ω

เมื่อผ่านทรานซิสเตอร์แบบเฟตแล้วสัญญาณจะเป็นสัญญาณดิจิตอลที่ถูกขยายกำลัง ซึ่งสัญญาณ ดิจิตอลนี้เมื่อนำไปเข้าวงจรกรองความถี่ต่ำผ่าน ก็จะต้องมีองค์ประกอบความถี่สูงของสัญญาณแบบซิกม่า-เดลต้า หรือแบบเดลต้า เหลือองค์ประกอบของความถี่เสียงที่ถูกขยายกำลังแล้ว นำไปเข้าลำโพงต่อไป และสัญญาณ ดิจิตอลที่ถูกขยายกำลังนี้ จะต้องถูกปรับลดระดับสัญญาณกลับคืน เพื่อป้อนกลับเข้าสู่ OTA ที่ขา Negative ให้ วงจรมีการทำงานครบรูปเช่นเดิม

3. ผลการทดลอง

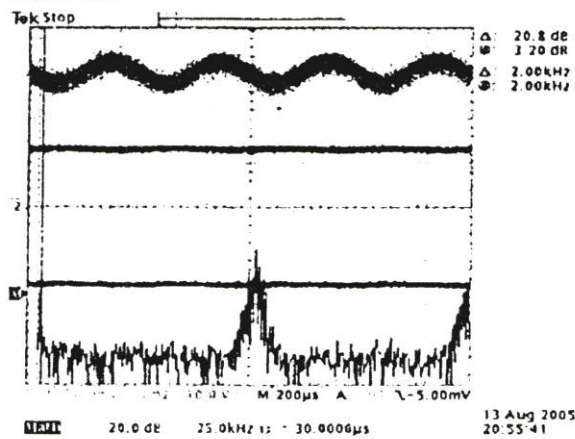
3.1 ผลการเลียนแบบโดยโปรแกรม Pspice



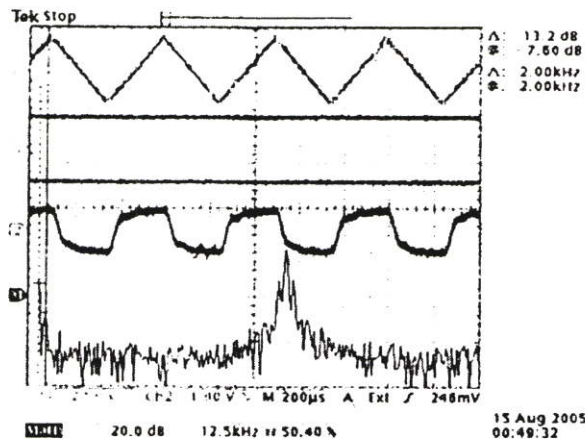


รูปที่ 10 (a) สัญญาณเสียงไซนูซอยดอล 1kHz รวมกับ 2kHz, (b) สัญญาณที่มอดูเลตแบบซิกมา-เดลต้า และขยายกำลังงานแล้ว (c) องค์กรประกอบทางความถี่ของ (b), (d) สัญญาณเอ๊าท์พุทเมื่อนำ (b) ผ่าน วงจรกรองความถี่ต่ำผ่านซึ่งจะเป็นสัญญาณเอ๊าท์พุทที่จะนำไปขับลำโพง

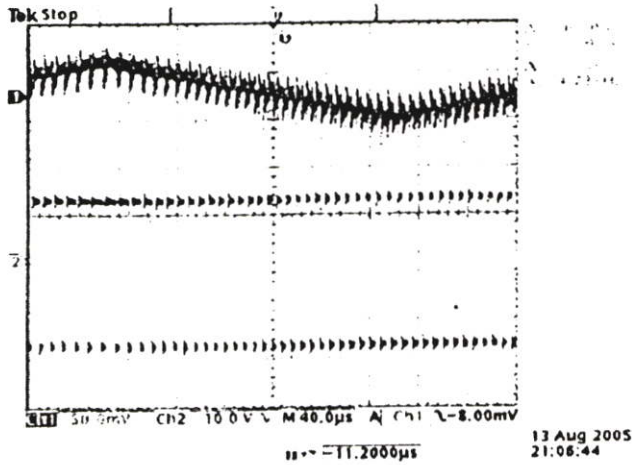
3.2 ผลจากการทดลองต่อวงจรจริง



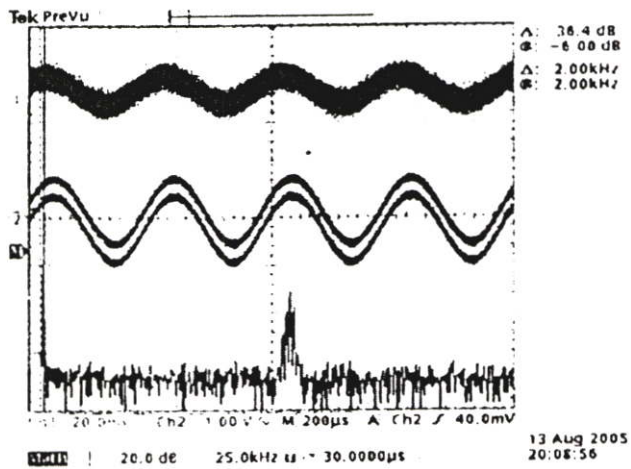
รูปที่ 11 (1) สัญญาณเสียงไซนูซอยดอลความถี่ 2 kHz, (2) สัญญาณจากวงจรซิกมา-เดลต้า และผ่านการขยายกำลังงาน, (3) องค์กรประกอบทางความถี่ของ (2)



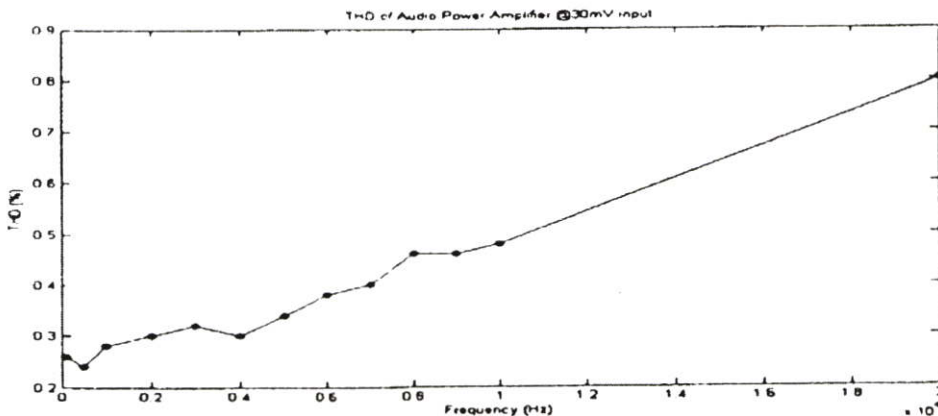
รูปที่ 12 (R1) สัญญาณเสียง สามเหลี่ยมความถี่ 2 kHz, (1) สัญญาณจากวงจร เดลต้ามอดูเลชัน ที่ผ่านการขยายกำลังงาน, (2) สัญญาณเดลต้าที่ผ่านวงจรกรองความถี่ต่ำผ่าน (M) องค์กรประกอบทางความถี่ของ (1)



รูปที่ 13 (1) สัญญาณเสียงสามเหลี่ยมความถี่ 2 kHz.
 (2) สัญญาณจากรวมวงจรมา-เดลต้าที่ผ่านการขยายกำลังงาน



รูปที่ 14 (1) สัญญาณอินพุต ซึ่งเป็นสัญญาณไซน์ชอยดอลความถี่ 2 kHz,
 (2) สัญญาณเอาต์พุตที่ได้เมื่อผ่านการขยายกำลังงานและวงจรกรองความถี่ต่ำผ่านแล้ว.
 (M) องค์ประกอบทางความถี่ของ (2)



รูปที่ 15 ค่าความเพี้ยนฮาร์โมนิกรวม (Total Harmonic Distortion: THD)
 เมื่อโหลดขนาด 4 Ω ขยายกำลังงาน 0.5W

4. สรุปผล

ผลการทดลองเมื่อต่อวงจรทดลอง พบว่าความถี่ในการซักรักษาสัญญาณลดลงจากวงจรที่ยังไม่แทรก วงจรขยายกำลังงานเสียงเข้าไปในรูปการทำงาน ทั้งนี้เนื่องมาจากค่าความไวในการ Switching ของ FET, ค่า delay จาก Propagation Delay และจาก Delay ของไอซีดิจิตอลที่ใช้สร้างสัญญาณ Invert แต่ก็เป็น ค่าความถี่ที่ลดลงเล็กน้อย ในส่วนวงจรกรองความถี่ต่ำผ่าน ถ้าออกแบบให้ดี จะไม่มีสัญญาณคลื่นพาริ ปนออกมา และเมื่อเพิ่มไฟเลี้ยงทรานซิสเตอร์เฟด ก็จะขยายกำลังงานเพิ่มขึ้นได้อีก ประสิทธิภาพของวงจรขยาย กำลังงานเสียงที่น่าเสนอเมื่อจ่ายให้กับโหลด 4Ω ใช้สัญญาณเสียง 1kHz ที่กำลังงาน 0.5W มีค่า 92%

วงจรขยายกำลังงานเสียงที่ได้ทำการวิจัย มีการทำงานร่วมกับวงจรซิกมา-เดลต้า [1] และเคลด้ามอดูเลชัน อย่างง่าย ซึ่งวงจรขยายกำลังงานเสียงที่ได้สามารถทำงานแบบออสซิลเลตด้วยตนเองได้ จึงไม่ต้องมีวงจร ส่วนกำเนิดสัญญาณนาฬิกา และจากการแทรกวงจรขยายกำลังเข้าไปในรูปการทำงานของวงจรเดิมทำให้วงจร เกิดความต้านทานต่อความเสียหาย อีกทั้งยังมีวงจรที่ปรับลดผลของอุณหภูมิอีกด้วย

นั่นคือ จะเป็นการรวมข้อดีของ วงจรขยายกำลังงานเสียงคลาสดี, วงจรมอดูเลตแบบซิกมา-เดลต้า และ วงจรที่ทำงานแบบออสซิลเลตด้วยตนเองเข้าไว้ด้วยกัน และยังเลือกมอดูเลตแบบเดลต้าได้อีกด้วย ซึ่งผลการ ทดลอง ทั้งการจำลองแบบในโปรแกรม PSpice และการต่อวงจรทดลอง ยืนยันการทำงานของวงจรได้เป็นอย่างดี

เอกสารอ้างอิง

- [1] วรพล เอี่ยมศิริ, ปานวิทย์ รุจนนิต, จิรสุดา โกษิยาภรณ์, ปราโมทย์ วาดเขียน, "วงจร ซิกมา-เดลต้ามอดูเลชัน - อย่างง่าย", The Proceedings of 43rd Kasetsart University Annual Conference, มหาวิทยาลัยเกษตรศาสตร์, pp. 96-102, 1-4 กุมภาพันธ์ 2548.
- [2] Nathan O. Sokal, "RF power amplifiers-classes A through S", Electro/95 International. Professional Program Proceedings, pp. 335 - 400, June 21-23, 1995.
- [3] Alejandro R. Oliva, Simon S. Ang, Thuy V. Vo, "A Multi-Loop Voltage-Feedback Filterless Class-D Switching Audio Amplifier using Unipolar Pulse-Width-Modulation", IEEE Trans. on Consumer Electronics, Vol.50, No. 1, pp. 312-319, February 2004.
- [4] Sangil Park, " Principles of Sigma-Delta Modulation for Analog-to-Digital Converters ", APR8/D Rev. 1, Strategic Applications, Digital Signal Processor Operation, Application Note, Motorola.
- [5] J. Nam-Sung Jung, J. Jae-Hoon, C. Gyu-Hyeong, " A Dual Loop Feedback Audio Amplifier Using Self-Oscillating Delta Modulation ", Consumer Electronics, 1997. Digest of Technical Papers. ICCE., International Conference, pp. 304 - 305, June 11-13, 1997.
- [6] Jun Honda, Jonathan Adams, "Application Note AN-1071 : Class D Audio Amplifier Basics", International IR Rectifier, www.irf.com, August 2, 2005.
- [7] Analog Devices Datasheet, "Stereo, Single Supply 16, 18, 20bit Sigma-Delta DACs: AD1857/AD1858 .
- [8] National Semiconductor Datasheet, " LM4663 Boomer Audio Power Amplifier Series", January 2000.
- [9] Analog Devices Datasheet, " Class-D Audio Power Amplifier: AD1990/AD1992 . January 20, 2005.

ประวัติผู้เขียน

ชื่อ-นามสกุล	นายวรพล เอี่ยมศิริ
วัน เดือน ปีเกิด	22 มกราคม 2525 ที่จังหวัดอ่างทอง
ที่อยู่	19 หมู่บ้านมงคลนิเวศน์ ถนนริมคลองชลประทาน ตำบลบ้านอิฐ อำเภอเมือง จังหวัดอ่างทอง 14000 โทร. 0-1300-4301
E-mail Address	voraphon82@yahoo.com
ประวัติการศึกษา	2546 วิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมโทรคมนาคม (เกียรตินิยมอันดับ1) สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ความชำนาญเฉพาะด้าน	1.) ระบบโทรคมนาคม 2.) การประมวลผลสัญญาณดิจิทัลและสัญญาณอนาลอก 3.) วงจรขยายกำลังงานเสียง