

วงจรมัลติเพล็กซ์แบบใหม่พร้อมทั้งช่วงปฏิบัติงานกว้างแบบซีมอส  
และการประยุกต์ใช้งาน

A RAIL-TO-RAIL CMOS COMMON MODE FEEDBACK (CMFB) CIRCUIT  
AND ITS APPLICATIONS

อภिरักษ์ เพ็ญเดช  
APIRAK SUADET

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาดำเนินการตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต  
สาขาวิชาวิศวกรรมไมโครอิเล็กทรอนิกส์  
บัณฑิตวิทยาลัย  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2551

KMITL-2003-EN-M-043-263

วงจรป้อนกลับโหมตร่วมที่มีช่วงปฏิบัติงานกว้างแบบซีมอส  
และการประยุกต์ใช้งาน

A RAIL-TO-RAIL CMOS COMMON MODE FEEDBACK (CMFB) CIRCUIT  
AND ITS APPLICATIONS



อภิรักษ์ เสือเดช

APIRAK SUADET

กฟ.  
๑๒๕๙๖  
๒๕๕๑

เลขหมู่.....  
เลขทะเบียน.....  
วัน,เดือน,ปี.....

82741

22 ก.ค. 2551

.b. 11951515  
.i. ....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไมโครอิเล็กทรอนิกส์

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2551

KMITL-2008-EN-M-043-263

**A RAIL-TO-RAIL CMOS COMMON MODE FEEDBACK (CMFB) CIRCUIT  
AND ITS APPLICATIONS**

**APIRAK SUADET**

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENT FOR THE DEGREE OF  
MASTER OF ENGINEERING IN MICROELECTRONIC ENGINEERING  
SCHOOL OF GRADUATE STUDIES  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

**2008**

**KMITL-2008-EN-M-043-263**

**COPYRIGHT 2008**

**SCHOOL OF GRADUATE STUDIES**

**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**



หัวข้อวิทยานิพนธ์	วงจรป้อนกลับ โหมดร่วมที่มีช่วงปฏิบัติงานกว้างแบบซิมอส และการประยุกต์ใช้งาน
นักศึกษา	นายอภิรักษ์ เสือเดช
รหัสประจำตัว	46061406
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไมโครอิเล็กทรอนิกส์
พ.ศ.	2551
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ. ดร. วรากร เกษมสุวรรณ
อาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม	ผศ. ดร. กิติพล ชิตสกุล

### บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ นำเสนอวงจรป้อนกลับ โหมดร่วมที่มีช่วงปฏิบัติงานกว้างแบบซิมอส และการประยุกต์ใช้งานเป็นวงจรขยายผลต่างเสมือน และวงจรขยายผลต่างกระแส วงจรที่นำเสนอ อาศัยหลักการของวงจรตรวจจับสัญญาณ โหมดร่วม โดยใช้วงจรซิมอสอินเวอร์เตอร์ และวงจรขยายสัญญาณ โหมดร่วมที่ประกอบด้วยวงจรขยายทรานส์อิมพีแดนซ์ และวงจรขยายทรานส์คอนดักแตนซ์ เพื่อให้ได้รับอัตราขยายลูปของสัญญาณ โหมดร่วมสูง และแบนด์วิดท์กว้าง วงจรที่นำเสนอ ใช้เทคโนโลยีซิมอสขนาดเท่ากับ 0.5 ไมโครเมตร วงจรทำงานภายใต้แหล่งจ่ายไฟเลี้ยงเท่ากับ 1.8 โวลต์ การจำลองการทำงานวงจรที่นำเสนอด้วยโปรแกรม HSPICE โดยใช้โมเดลพารามิเตอร์ของ มอสทรานซิสเตอร์ระดับ 49 ผลการจำลองการทำงานพบว่าอัตราขยายลูปเปิดเท่ากับ 52 เดซิเบล ที่ความถี่ตัดผ่านศูนย์เท่ากับ 94 เมกกะเฮิร์ตซ์ มีเฟสมาร์จิ้นเท่ากับ 63 องศา ช่วงสวิงของสัญญาณ ผลต่างเอาต์พุตเท่ากับ 1.4 โวลต์ และมีกำลังงานสูญเสียเท่ากับ 64.5 ไมโครวัตต์

<b>Thesis Title</b>	A Rail-to-Rail CMOS Common Mode Feedback (CMFB) Circuit and Its Applications
<b>Student</b>	Mr. Apirak Suadet
<b>Student ID.</b>	46061406
<b>Degree</b>	Master of Engineering
<b>Program</b>	Microelectronics Engineering
<b>Year</b>	2008
<b>Thesis Advisor</b>	Assoc. Prof. Dr. Varakorn Kasemsuwan
<b>Thesis Join Advisor</b>	Asst. Prof. Dr. Kitipol Chitsakul

## ABSTRACT

This thesis proposes a rail-to-rail CMOS common mode feedback (CMFB) circuit and its applications for pseudo differential amplifier and differential current amplifier. The circuit employs a common mode detector using CMOS inverter and common mode amplifier consisting of transimpedance and transconductance amplifiers. The proposed circuit shows high loop gain and large bandwidth. The common mode feedback circuit is designed based on a 0.5  $\mu\text{m}$  CMOS technology and operates under the supply voltage of 1.8 V. The performance of the circuit is evaluated using HSPICE. The simulation results show the open loop gain of 52 dB and unity gain frequency of 94 MHz. The differential output voltage swing is found to be 1.4 V. The phase margin is 63 degree, while the total power dissipation is 64.5  $\mu\text{W}$ .

## กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้อย่างดี ด้วยคำแนะนำและคำปรึกษาจาก รศ.ดร.วรากร เกษมสุวรรณ ซึ่งเป็นอาจารย์ที่ปรึกษาวิทยานิพนธ์ และ ผศ.ดร.กิติพล ชิตสกุล ซึ่งเป็นอาจารย์ที่ปรึกษาวิทยานิพนธ์ร่วม ผู้วิจัยรู้สึกซาบซึ้งในความอนุเคราะห์จากท่านและขอกราบขอบพระคุณเป็นอย่างสูง

ขอขอบพระคุณสำนักหอสมุดกลาง ห้องสมุดคณะวิศวกรรมศาสตร์ และเจ้าหน้าที่ สำหรับแหล่งข้อมูลในการทำวิจัย

ขอขอบคุณเพื่อนๆ พี่ๆ น้องๆ นักศึกษาทุกคนที่ห้องวิจัย KMZCL ที่ช่วยเหลือให้คำแนะนำต่าง ๆ และช่วยตรวจสอบ แก้ไขข้อผิดพลาดต่าง ๆ จนสำเร็จสมบูรณ์ยิ่งขึ้น และยังให้กำลังใจต่อผู้วิจัยอย่างใกล้ชิดตลอดมา

ขอขอบพระคุณบิดา มารดา ครอบครัว สำหรับกำลังใจ และความสนับสนุนที่มีให้มาโดยตลอด

คุณค่าและประโยชน์อันพึงมีจากวิทยานิพนธ์ฉบับนี้ ผู้วิจัยขอบอบแต่ผู้มีพระคุณทุกท่าน

อภิรักษ์ เตื่อเดช

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
รายการสัญลักษณ์.....	XI
บทที่ 1 บทนำ.....	1
1.1 กล่าวนำ.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	1
1.3 แนวความคิดที่ใช้ในการวิจัย.....	2
1.3.1 แนวความคิดในการออกแบบวงจรป้อนกลับ โหมดร่วม (CMFB).....	2
1.3.2 แนวความคิดในการออกแบบวงจรขยายผลต่างแบบเสมือน.....	4
1.3.3 แนวความคิดในการออกแบบวงจรขยายผลต่างกระแส.....	5
1.4 ขอบเขตการวิจัย.....	7
บทที่ 2 ทฤษฎีวงจrp้อนกลับ โหมดร่วม.....	8
2.1 กล่าวนำ.....	8
2.2 หลักการของวงจrp้อนกลับ โหมดร่วม (Common Mode Feedback, CMFB).....	11
2.3 วงจrp้อนกลับ โหมดร่วม (CMFB Circuit).....	13
2.3.1 วงจร CMFB โดยการใช้ตัวต้านทานแบ่งแรงดัน.....	14
2.4.2 วงจร CMFB โดยการใช้วงจrkู้ผลต่าง.....	18
2.4.3 วงจร CMFB โดยการใช้ทรานซิสเตอร์ทำงานย่านเชิงเส้น.....	21
2.4 บทสรุป.....	23
บทที่ 3 วงจrp้อนกลับ โหมดร่วมที่นำเสนอ.....	24
3.1 กล่าวนำ.....	24
3.2 วงจrp้อนกลับ โหมดร่วมที่ได้มีการนำเสนอมาก่อน.....	25

## สารบัญ (ต่อ)

	หน้า
3.3	หลักการของวงจรป้อนกลับโหมคร่วมที่นำเสนอ.....32
3.4	วงจรป้อนกลับโหมคร่วมที่นำเสนอ.....34
3.4.1	วงจรตรวจจับสัญญาณโหมคร่วม (Common Mode Detector).....35
3.4.2	วงจรรขยายสัญญาณโหมคร่วม (Common Mode Amplifier).....40
3.5	วงจรรขยายผลต่างแบบพับ (Folded Cascode Differential Amplifier) ที่มีการต่อ วงจร CMFB.....51
3.6	ผลการจำลองการทำงาน.....53
3.5.1	ผลการจำลองการทำงานของวงจรป้อนกลับโหมคร่วม.....53
3.5.2	ผลการจำลองการทำงานของวงจรรขยายผลต่างแบบพับ.....59
3.7	บทสรุป.....62
บทที่ 4	ประยุกต์ใช้งานวงจรป้อนกลับโหมคร่วมที่นำเสนอ.....63
4.1	กล่าวนำ.....63
4.2	วงจรรขยายผลต่างเสมือน (Pseudo Differential Amplifier).....63
4.2.1	คุณสมบัติทั่วไป.....63
4.2.2	โครงสร้างของวงจรรขยายผลต่างเสมือน (Pseudo Differential Amplifier, PDA).....64
4.2.3	วงจรรขยายผลต่างเสมือนที่นำเสนอ.....67
4.3	วงจรรขยายผลต่างกระแส.....71
4.3.1	คุณสมบัติทั่วไป.....71
4.3.2	หลักการทำงานของวงจรรขยายผลต่างกระแส.....72
4.3.3	วงจรรขยายผลต่างกระแสที่นำเสนอ.....73
4.4	ผลการจำลองการทำงาน.....76
4.4.1	ผลจำลองการทำงานของวงจรรขยายผลต่างเสมือน.....76
4.4.2	ผลการจำลองการทำงานของวงจรรขยายผลต่างกระแส.....80
4.5	บทสรุป.....83

## สารบัญ (ต่อ)

	หน้า
บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ.....	84
5.1 สรุปผลการวิจัย.....	84
5.2 ข้อเสนอแนะการทำวิจัย.....	85
5.2.1 วงจรป้อนกลับโหมคร่วม (CMFB).....	85
5.2.2 วงจรขยายผลต่างเสมือน (PDA) และวงจรขยายผลต่างกระแส (CDA).....	86
บรรณานุกรม.....	87
ภาคผนวก.....	89
ภาคผนวก ก. วิเคราะห์หาค่าความต้านทานเอาต์พุตกรณีโหมคร่วม และโหมคผลต่าง.....	90
ภาคผนวก ข. วิเคราะห์หาความต้านทานอินพุต เอาต์พุต และอัตราขยายของ วงจรทรานส์อิมพีแดนซ์.....	93
ภาคผนวก ค. วิเคราะห์การตอบสนองความถี่ของวงจรทรานส์อิมพีแดนซ์ และวงจรป้อนกลับโหมคร่วม.....	97
ภาคผนวก ง. วิเคราะห์การตอบสนองความถี่ของวงจรขยายผลต่างเสมือน.....	102
ภาคผนวก จ. ผลงานวิจัยที่ได้รับการตีพิมพ์.....	105
ประวัติผู้เขียน.....	115

# สารบัญตาราง

ตารางที่	หน้า
3.1 ขนาดของมอสทรานซิสเตอร์ของวงจรป้อนกลับโหมคร่วม.....	54
3.2 ประสิทธิภาพของวงจรป้อนกลับโหมคร่วม (CMFB).....	58
3.3 ขนาดของมอสทรานซิสเตอร์ของวงจรขยายผลต่างแบบพับ.....	59
4.1 ขนาดมอสทรานซิสเตอร์ของวงจรขยายผลต่างเสมียน.....	77
4.2 ประสิทธิภาพของวงจรขยายผลต่างเสมียน.....	80
4.3 ขนาดมอสทรานซิสเตอร์ของวงจรขยายผลต่างกระแส.....	81
4.4 ประสิทธิภาพของวงจรขยายผลต่างกระแส.....	83

# สารบัญรูป

รูปที่	หน้า
1.1 วงจรขยายผลต่าง โหลดแบบแอกทีฟ.....	2
1.2 ผลกระทบของความไม่เท่ากันของกระแสเดรนในรูปที่ 1.1 เมื่อ (ก) $I_{D1} > I_{D3}$ (ข) $I_{D3} > I_{D1}$ .....	3
1.3 วงจรขยายผลต่าง (ก) แบบพื้นฐาน (ข) แบบเสมือน (Pseudo Differential Amplifier, PDA)....	4
1.4 วงจรขยายกระแส (ก) อินพุตเดี่ยว (ข) อินพุตผลต่าง (ค) เป็นวงจรป้อนกลับแบบลบ.....	6
2.1 โครงสร้างวงจรขยายแบบเอาต์พุตผลต่าง (Differential Output) (ข) แบบเอาต์พุตเดี่ยว (Single-ended Output).....	8
2.2 (ก) วงจรสมมูลของวงจรขยายแบบกลับเฟส (ข) วงจรผลต่างครึ่งเดียว (ค) วงจรโหมคร่วม ครึ่งเดียว.....	9
2.3 วงจรขยายผลต่างแบบพื้นฐาน.....	10
2.4 บล็อกไดอะแกรมหลักการของ CMFB .....	11
2.5 วงจรสมมูลของวงจรขยาย (ก) เพิ่มอัตราขยาย $a_{cmc}$ (ข) แทนที่ $a_{cm}$ และ $a_{cmc}$ ด้วย $a'_{cm}$ .....	13
2.6 (ก) วงจร CMFB ที่ใช้ตัวต้านทานแบ่งแรงดัน (ข) วงจรภายในวงจร CM-sense Amplifier ..	14
2.7 วงจร CMFB ที่ใช้วงจรตามแรงดันระหว่างเอาต์พุตของวงจรขยายและตัวต้านทาน $R_{cs}$ .....	16
2.8 วงจร CM-sense Amplifier ที่จ่ายกระแสโดยตรงเพื่อควบคุมแรงดันเอาต์พุตโหมค.....	17
2.9 วงจร CMFB ที่ใช้วงจรคู่ผลต่าง .....	18
2.10 วงจร CMFB ที่ใช้ทรานซิสเตอร์ทำงานในย่านเชิงเส้น.....	22
3.1 วงจรตามแรงดันกับตัวต้านทานแบ่งแรงดัน.....	25
3.2 วงจรมอสทรานซิสเตอร์ทำงานในย่านเชิงเส้น.....	26
3.3 วงจรคู่ผลต่างแบบมอสทรานซิสเตอร์.....	27
3.4 วงจรคู่ผลต่างกับการขยายสองภาค.....	29
3.5 วงจรคู่ผลต่างชนิดเอ็นและพีขนานกัน.....	30
3.6 บล็อกไดอะแกรมหลักการที่นำเสนอ.....	32
3.7 วงจร CMFB ที่นำเสนอ.....	34
3.8 (ก) วงจรตรวจจับสัญญาณโหมคร่วม (ข) วงจรสมมูลสัญญาณขนาดเล็ก.....	36
3.9 (ก) วงจรซีมอสอินเวอร์เตอร์ที่ความถี่สูง (ข) วงจรสมมูลสัญญาณขนาดเล็ก.....	37
3.10 วงจรตรวจจับสัญญาณโหมคร่วม (CM Detector) กับสัญญาณผลต่างขนาดใหญ่.....	38
3.11 วงจรขยายสัญญาณ โหมคร่วม (CM Amplifier).....	40

## สารบัญรูป (ต่อ)

รูปที่	หน้า
3.12 (ก) วงจรทรานส์อิมพีแดนซ์ (ข) วงจรสมมูลความถี่ต่ำ.....	41
3.13 วงจรสมมูลความถี่สูง.....	42
3.14 ตัวต้านทานที่ใช้มอสทรานซิสเตอร์ทำงานในเชิงเส้น [4].....	43
3.15 วงจรตัวต้านทานใช้เอ็นมอสขนานพีมอส.....	44
3.16 (ก) กราฟความต้านทานเอ็นมอส (ข) ความต้านทานพีมอส (ค) ความต้านทานเอ็นมอส ขนานพีมอส.....	45
3.17 (ก) วงจรทรานส์คอนดักแตนซ์ (ข) วงจรสมมูลสัญญาณขนาดเล็ก.....	46
3.18 (ก) วงจรทรานส์คอนดักแตนซ์ที่ความถี่สูง (ข) วงจรสมมูลสัญญาณขนาดเล็ก.....	47
3.19 (ก) โครงสร้างวงจร CMFB แบบสามภาค (ข) วงจรสมมูลขนาดเล็ก.....	49
3.20 วงจรขยายผลต่างแบบพับ (Folded Cascode Differential Amplifier).....	51
3.21 การหาค่าความต้านทานเอาต์พุตของวงจรขยายแบบพับ.....	52
3.22 แรงดันเอาต์พุต ( $v_{cm}$ ) ของ CM Detector เทียบกับแรงดันอินพุตเป็นแบบผลต่าง.....	55
3.23 การตอบสนองทางเวลาของสัญญาณเอาต์พุต ( $v_{cm}$ ) กรณีอินพุตเป็นโหมคร่วม และ โหมค ผลต่างขนาดใหญ่.....	55
3.24 อัตราขยายทรานส์อิมพีแดนซ์เทียบความถี่.....	56
3.25 อัตราขยายทรานส์คอนดักแตนซ์ของวงจร CMFB เทียบความถี่.....	56
3.26 ความต้านทานเอาต์พุตโหมคร่วม ( $Z_{oc}$ ) เทียบความถี่.....	57
3.27 อัตราขยายแรงดันและเฟสของวงจร CMFB เทียบความถี่.....	57
3.28 การตอบสนองทางเวลาต่อสัญญาณอิมพัลส์ของวงจร CMFB.....	58
3.29 คุณสมบัติการถ่ายโอนทางดีซี (DC Transfer Characteristic).....	60
3.30 การตอบสนองทางเวลาของสัญญาณเอาต์พุต ( $v_{o1}$ , $v_{o2}$ และ $v_{oc}$ ).....	60
3.31 อัตราขยายโหมคผลต่างของ Folded Cascode เทียบความถี่.....	61
3.32 อัตราขยายโหมคร่วม ขณะมีวงจร CMFB และไม่มีวงจร CMFB เทียบความถี่.....	61
4.1 (ก) วงจรขยายผลต่างแบบพื้นฐาน (ข) วงจรขยายผลต่างแบบเสมือน (PDA).....	64
4.2 บล็อกไดอะแกรมวงจรขยายผลต่างเสมือนที่นำเสนอ.....	65
4.3 วงจรขยายผลต่างเสมือนที่ได้นำเสนอ.....	67
4.4 ความต้านทานเอาต์พุตของวงจรขยายผลต่างเสมือน.....	68
4.5 การตอบสนองที่ความถี่สูงโดยคิดผลของตัวเก็บประจุแฝง.....	68

## สารบัญรูป (ต่อ)

รูปที่	หน้า
4.6 วงจรสมมูลสัญญาณขนาดเล็กของวงจรขยายผลต่างเสมียน.....	70
4.7 โครงสร้างของวงจรขยายผลต่างกระแส.....	71
4.8 บล็อกไดอะแกรมของวงจรขยายผลต่างกระแสที่นำเสนอ.....	72
4.9 วงจรขยายผลต่างกระแสที่ได้นำเสนอ.....	74
4.10 (ก) วงจรขยายกระแสแบบเอาต์พุตเดี่ยว (ข) วงจรสมมูลสัญญาณขนาดเล็ก.....	75
4.11 คุณสมบัติการถ่ายโอนทางดีซี (DC transfer characteristic).....	77
4.12 การตอบสนองทางเวลาของสัญญาณเอาต์พุต ( $v_{O1}$ , $v_{O2}$ และ $v_{OC}$ ).....	78
4.13 อัตราขยาย และเฟสของวงจร CMFB เทียบความถี่.....	78
4.14 อัตราขยายผลต่าง และเฟสของวงจร PDA เทียบความถี่.....	79
4.15 อัตราขยายโหมคร่วม และเฟสของวงจร PDA เทียบความถี่.....	79
4.16 การตอบสนองทางเวลาของสัญญาณอินพุตและเอาต์พุต.....	81
4.17 อัตราขยายโหมคผลต่างและเฟสของวงจร CDA เทียบถี่.....	82
4.18 อัตราขยายโหมคร่วมของวงจร CDA เทียบความถี่.....	82

# รายการสัญลักษณ์

สัญลักษณ์	ความหมาย	หน่วย
$V_{DD}$	แหล่งจ่ายแรงดันไฟบวก	V
$-V_{SS}$	แหล่งจ่ายแรงดันไฟลบ	V
$V_{BN}$	แรงดันไบอัสวงจรถอดโคเดเอ็นมอส	V
$V_{BP}$	แรงดันไบอัสวงจรถอดโคเดพีมอส	V
$V_{TN}$	แรงดันเทรชโฮลต์ของเอ็นมอสทรานซิสเตอร์	V
$V_{TP}$	แรงดันเทรชโฮลต์ของพีมอสทรานซิสเตอร์	V
$V_{GS}$	แรงดันเกต-ซอร์ทของมอสทรานซิสเตอร์	V
$V_{DS}$	แรงดันเดรน-ซอร์สของมอสทรานซิสเตอร์	V
$V_{DSAT}$	แรงดันเดรน-ซอร์สอิ่มตัวของมอสทรานซิสเตอร์	V
$V_{CM}$	แรงดันอ้างอิงโหมคร่วม	V
$v_{CMC}$	แรงดันป้อนกลับที่ป้อนให้กับอินพุตของวงจรวางจรไบอัสของวงจรรขยาย	V
$V_{CSBIAS}$	แรงดันดีซีไบอัสให้กับอินพุตของวงจรวางจรไบอัสของวงจรรขยาย	V
$v_{IC}$	แรงดันอินพุตโหมคร่วมของวงจรรขยาย	V
$v_{OC}$	แรงดันเอาต์พุตโหมคร่วมของวงจรรขยาย	V
$v_i$	สัญญาณแรงดันทางด้านอินพุต	V
$v_o$	สัญญาณแรงดันทางด้านเอาต์พุต	V
$v_{oc}$	สัญญาณแรงดันโหมคร่วมที่เอาต์พุต	V
$v_{od}$	สัญญาณแรงดันโหมคผลต่างที่เอาต์พุต	V
$v_{cm}$	สัญญาณแรงดันที่เอาต์พุตของวงจรรวบรวมสัญญาณโหมคร่วม	V
$I_D$	กระแสเดรนของมอสทรานซิสเตอร์	A
$i_{CMS}$	กระแสเอาต์พุตของวงจรรวบรวมสัญญาณโหมคร่วม	A
$i_o$	สัญญาณกระแสทางด้านเอาต์พุต	A
$i_{oc}$	สัญญาณกระแสโหมคร่วมที่เอาต์พุต	A
$i_{od}$	สัญญาณกระแสโหมคผลต่างที่เอาต์พุต	A
$\mu_n$	ค่าความคล่องตัวของพาหะของเอ็นมอสทรานซิสเตอร์	$\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$
$\mu_p$	ค่าความคล่องตัวของพาหะของพีมอสทรานซิสเตอร์	$\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$
$C_{ox}$	ตัวเก็บประจุเกตออกไซด์	$\text{F} \cdot \text{cm}^{-2}$
$C_{gs}$	ตัวเก็บประจุเกต-ซอร์สของมอสทรานซิสเตอร์	F

$C_{gd}$	ตัวเก็บประจุเกต-เดรนของมอสทรานซิสเตอร์	F
$R_{MC}$	อัตราขยายทรานส์อิมพีแดนซ์ภายในวงจรขยายสัญญาณโหมคร่วม	$\Omega$
$R_{on}$	ความต้านทานเสมือนของมอสทรานซิสเตอร์ทำงานในย่านเชิงเส้น	$\Omega$
$r_o$	ความต้านทานเอาต์พุตของทรานซิสเตอร์	$\Omega$
$Z_{out}$	ความต้านทานที่โหนดเอาต์พุตของวงจรขยาย	$\Omega$
$Z_{oc}$	ความต้านทานเอาต์พุต โหมคร่วมของวงจรขยาย	$\Omega$
$Z_{od}$	ความต้านทานเอาต์พุต โหมคผลต่างของวงจรขยาย	$\Omega$
$\beta$	อัตราขยายทรานส์คอนดักแตนซ์ของวงจรตรวจจับสัญญาณโหมคร่วม	A/V
$g_m$	อัตราขยายทรานส์คอนดักแตนซ์ของทรานซิสเตอร์	A/V
$G_{MC}$	อัตราขยายทรานส์คอนดักแตนซ์ภายในวงจรขยายสัญญาณโหมคร่วม	A/V
$G_{M,CMFB}$	อัตราขยายทรานส์คอนดักแตนซ์รูปเปิดของวงจรป้อนกลับโหมคร่วม	A/V
$a_{cms}$	อัตราขยายของวงจรป้อนกลับโหมคร่วม	V/V(dB)
$A_{dm}$	อัตราขยายโหมคผลต่างของวงจรขยาย	V/V(dB)
$A_{cm}$	อัตราขยายโหมคร่วมของวงจรขยาย	V/V(dB)
$z$	ความถี่ซีโร่	rad/sec
$p$	ความถี่โพล	rad/sec

# บทที่ 1

## บทนำ

### 1.1 กล่าวนำ

ในปัจจุบันคุณสมบัติเด่นที่ต้องการอย่างมากสำหรับวงจรประเภตอนาลอกคือความสามารถในการทำงานได้ที่แรงดันต่ำ ด้วยเหตุนี้ทำให้เกิดการพัฒนาวงจรที่มีความซับซ้อนมากขึ้น โดยเฉพาะอย่างยิ่งกับอุปกรณ์แบบพกพาที่ใช้พลังงานจากแบตเตอรี่ อย่างไรก็ตามการลดไฟเลี้ยงของวงจรถือว่ามีค่าต่ำลงเป็นเหตุให้คุณสมบัติหลายประการมีประสิทธิภาพที่ลดต่ำกว่าเดิม ดังนั้นจึงมีแนวคิดในการออกแบบวงจรถือว่ามีประสิทธิภาพที่ลดต่ำกว่าเดิม ดังนั้นจึงมีแนวคิดในการออกแบบวงจรถือว่ามีประสิทธิภาพที่ลดต่ำกว่าเดิม ดังนั้นจึงมีแนวคิดในการออกแบบวงจรถือว่ามีประสิทธิภาพที่ลดต่ำกว่าเดิม

วงจรถือว่ามีประสิทธิภาพที่ลดต่ำกว่าเดิม ดังนั้นจึงมีแนวคิดในการออกแบบวงจรถือว่ามีประสิทธิภาพที่ลดต่ำกว่าเดิม ดังนั้นจึงมีแนวคิดในการออกแบบวงจรถือว่ามีประสิทธิภาพที่ลดต่ำกว่าเดิม ดังนั้นจึงมีแนวคิดในการออกแบบวงจรถือว่ามีประสิทธิภาพที่ลดต่ำกว่าเดิม ดังนั้นจึงมีแนวคิดในการออกแบบวงจรถือว่ามีประสิทธิภาพที่ลดต่ำกว่าเดิม ดังนั้นจึงมีแนวคิดในการออกแบบวงจรถือว่ามีประสิทธิภาพที่ลดต่ำกว่าเดิม ดังนั้นจึงมีแนวคิดในการออกแบบวงจรถือว่ามีประสิทธิภาพที่ลดต่ำกว่าเดิม ดังนั้นจึงมีแนวคิดในการออกแบบวงจรถือว่ามีประสิทธิภาพที่ลดต่ำกว่าเดิม ดังนั้นจึงมีแนวคิดในการออกแบบวงจรถือว่ามีประสิทธิภาพที่ลดต่ำกว่าเดิม

### 1.2 ความมุ่งหมาย และวัตถุประสงค์ของการศึกษา

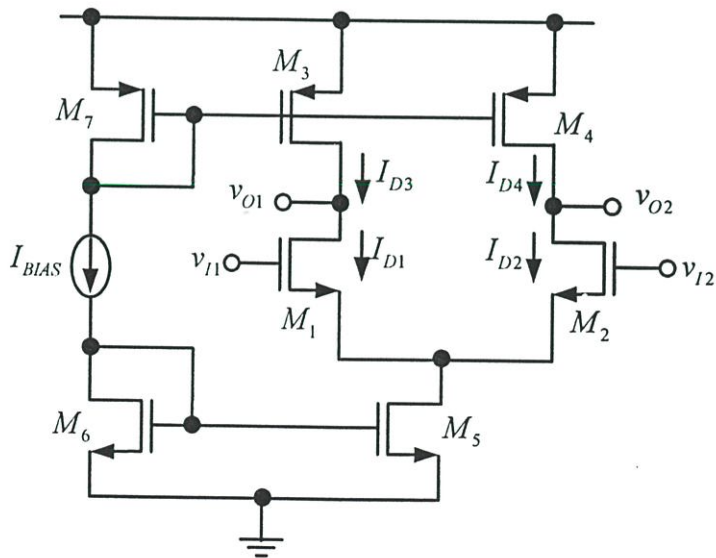
- ศึกษา และพัฒนาทักษะความรู้ ความเข้าใจในการออกแบบวงจรรวมแบบอนาลอก
- วิเคราะห์ และหากระบวนการเพื่อเพิ่มประสิทธิภาพของวงจรรวมแบบอนาลอก
- นำเสนอหลักการ และแนวความคิดในการออกแบบวงจรรวมแบบอนาลอก
- นำเสนอหลักการ และแนวความคิดในการนำวงจรรวมแบบอนาลอกที่นำเสนอมาประยุกต์ใช้งานเป็นวงจรถือว่ามีประสิทธิภาพที่ลดต่ำกว่าเดิม

### 1.3 แนวความคิดที่ใช้ในการวิจัย

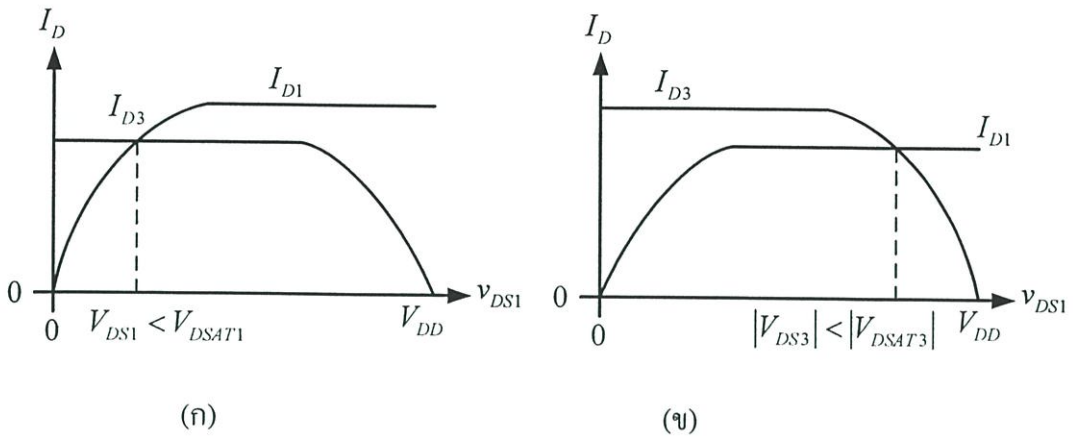
การวิจัยนี้ประกอบด้วย 2 ส่วนได้แก่ ส่วนที่หนึ่ง การวิเคราะห์ และออกแบบวงจรป้อนกลับโหมคร่วม (Common Mode Feedback, CMFB) ส่วนที่สอง เป็นการนำวงจรป้อนกลับโหมคร่วมที่นำเสนอมาประยุกต์ใช้งานเป็นวงจรขยายผลต่างแบบเสมือน และวงจรขยายผลต่างกระแส โดยมีแนวความคิดในการทำวิจัยดังนี้

#### 1.3.1 แนวความคิดในการออกแบบวงจรป้อนกลับโหมคร่วม (CMFB)

วัตถุประสงค์หลักในการนำวงจรป้อนกลับโหมคร่วมไปใช้งาน คือ ใช้งานร่วมกับวงจรขยายผลต่าง โดยถูกต้องกับโหนดเอาต์พุต เพื่อควบคุมแรงดันโหมคร่วมที่เอาต์พุตให้คงที่ และกำจัดสัญญาณโหมคร่วมของวงจร จากรูปที่ 1.1 [1] แสดงวงจรขยายอินพุตผลต่าง (Differential Input) และเอาต์พุตผลต่าง (Differential Output) กระแส  $I_{BIAS}$  ทำหน้าที่ไบอัสให้กับ  $M_1$  และ  $M_2$  ในทางปฏิบัติการออกแบบให้กระแส  $M_1$  ( $M_2$ ) มีค่าเท่ากับ  $M_3$  ( $M_4$ ) นั้นเป็นไปได้ยาก ถ้า  $I_{D3}$  มีค่ามากกว่า  $I_{D1}$  แล้ว  $M_1$  จะทำงานในย่านอิ่มตัวและ  $M_3$  จะทำงานในย่านเชิงเส้น ส่วนอีกด้านก็เช่นเดียวกัน (ดูรูปที่ 1.2 ประกอบ) ดังนั้นเมื่อกระแสเกิดความไม่สมดุล แรงดันที่เอาต์พุตของวงจรขยายผลต่างจะมีค่าเพิ่มหรือลดลงอย่างมาก เพื่อแก้ปัญหาดังกล่าว เราสามารถใช้วงจรป้อนกลับโหมคร่วมเพื่อทำให้วงจรขยายผลต่างมีแรงดันเอาต์พุตโหมคร่วมที่มีค่าที่สามารถกำหนดได้



รูปที่ 1.1 วงจรขยายผลต่าง โหมคร่วมแบบแอคทีฟ



**รูปที่ 1.2** ผลกระทบของความไม่เท่ากันของกระแสเดรนในรูปที่ 1.1 เมื่อ (ก)  $I_{D1} > I_{D3}$  (ข)  $I_{D3} > I_{D1}$

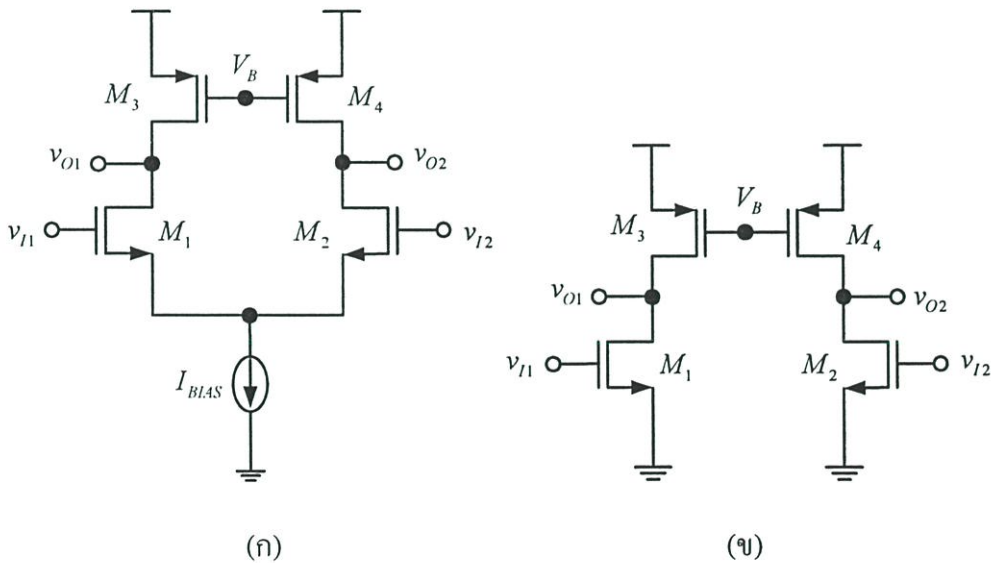
วงจรป้อนกลับโหมคร่วม (CMFB) ที่มีประสิทธิภาพดีควรมีความสามารถในการกำหนดแรงดันดิซีที่เอาต์พุต โดยวงจรดังกล่าวจะต้องทำให้เอาต์พุตของวงจรขยายผลต่างแบบสมมาตร ยังคงมีช่วงปฏิบัติการกว้าง (Rail-to-Rail) และในขณะเดียวกันก็ต้องคำนึงถึงผลกระทบจากตัวเก็บประจุแฝง (Parasitic Capacitor) และความต้านทานภายในวงจร CMFB โดยปกติแล้วความต้านทานอินพุต และเอาต์พุตของวงจร CMFB ควรมีค่าสูงมาก ในขณะที่ตัวเก็บประจุแฝงของวงจร CMFB ควรมีค่าต่ำ เพื่อไม่ให้วงจร CMFB เป็นภาระกับวงจรขยายผลต่างหรือวงจรอื่นๆที่ต้องอาศัยวงจร CMFB ในการทำงาน

จากแนวความคิดดังกล่าว สามารถสรุปคุณสมบัติที่สำคัญที่วงจรป้อนกลับ โหมคร่วมควรมีได้ดังนี้

- ความต้านทานอินพุตและเอาต์พุตสูง
- อัตราขยายรูปเปิดของวงจรควรมีค่าสูง
- สามารถทำงานได้ดีที่แรงดันต่ำ โดยมีช่วงการสวิงของสัญญาณอินพุตและเอาต์พุตกว้าง
- มีการตอบสนองความถี่ที่ดี
- ความผิดเพี้ยนของสัญญาณต่ำ
- กำลังงานสูญเสียต่ำ

### 1.3.2 แนวความคิดในการออกแบบวงจรขยายผลต่างแบบเสมือน

วงจรขยายผลต่างแบบพื้นฐานนั้นใช้วงจรซึ่งมีเอาต์พุตเดี่ยวสองวงจรต่อกับแหล่งจ่ายกระแสไบอัส (Tail Current Source) ดังในรูปที่ 1.3 (ก) ซึ่งใช้เพื่อกำหนดกระแสไบอัสให้กับวงจรคู่ผลต่างอินพุต และใช้เป็นตัวลatching อัตรายาขยสัญญาณโหมคร่วม อย่างไรก็ตามเทคนิคนี้ไม่เหมาะกับวงจรที่ทำงานด้วยแรงดันต่ำ ด้วยเหตุผลดังกล่าวจึงได้มีการเสนอวงจรขยายผลต่างเสมือน (Pseudo Differential Amplifier) หรือ PDA ดังในรูปที่ 1.3 (ข) ซึ่งไม่ต้องการแหล่งจ่ายกระแสไบอัส ทำให้วงจรสามารถทำงานได้ที่แรงดันต่ำกว่าและมีช่วงสวิงของสัญญาณอินพุตและเอาต์พุตที่กว้างกว่าแบบแรก อย่างไรก็ตาม วงจร PDA นี้เมื่อระดับแรงดันโหมคร่วมทางด้านอินพุต ( $v_{IC}$ ) มีการเปลี่ยนแปลง ก็ส่งผลให้กระแสไบอัสของ  $M_1$  และ  $M_2$  มีการเปลี่ยนแปลงเช่นกัน ดังนั้นทรานสคอนดักแตนซ์ของทรานซิสเตอร์ก็เปลี่ยนแปลงไปด้วยทำให้อัตรายาขยของวงจรและระดับแรงดันโหมคร่วมที่เอาต์พุต ( $v_{OC}$ ) มีการเปลี่ยนแปลงไปจากค่าที่ถูกกำหนดไว้ ผลที่ตามมาคือการสวิงของสัญญาณเอาต์พุตต่ำลงจากค่าสูงสุดเดิมที่สวิงได้ นอกจากนี้แล้ววงจร PDA ยังมีข้อจำกัดในการกำจัดสัญญาณโหมคร่วม และระดับแรงดันดีซีที่เอาต์พุตที่ไม่สามารถกำหนดได้ การแก้ปัญหาดังกล่าวทั้งหมดสามารถทำได้โดยอาศัยวงจรป้อนกลับโหมคร่วม (CMFB) ดังจะได้อธิบายต่อไป



รูปที่ 1.3 วงจรขยายผลต่าง (ก) แบบพื้นฐาน (ข) แบบเสมือน (Pseudo Differential Amplifier, PDA)

### 1.3.3 แนวความคิดในการออกแบบวงจรขยายผลต่างกระแส

วงจรถ่ายขยายในโหมดกระแสที่ได้รับความนิยมอย่างกว้างขวางวงจรถ่ายขยายผลต่างโหมดกระแส (Current Differential Amplifier) หรือ CDA เนื่องจากวงจรถ่ายขยายในโหมดกระแสมีข้อดีที่กว่าวงจรถ่ายขยายในโหมดแรงดันทั้งในด้านแบนด์วิดท์ของวงจรถ่ายขยายที่มีค่าสูง การสวิงของสัญญาณมีค่าน้อย และความผิดเพี้ยนของสัญญาณต่ำ

เราทราบกันดีว่า วงจรถ่ายขยายกระแสที่ดีควรมีความต้านทานทางด้านอินพุตต่ำ มีความต้านทานทางด้านเอาต์พุตสูง และอัตราการส่งผ่านระหว่างกระแสเอาต์พุตและกระแสอินพุตควรมีค่าสูง วงจรถ่ายขยายกระแสโดยทั่วไปจะถูกขับโดยแหล่งจ่ายกระแสที่มีความต้านทานภายในของแหล่งจ่ายกระแส ( $R_S$ ) ที่มีค่าสูง และโหลด ( $R_L$ ) ที่มีค่าต่ำ ดังรูปที่ 1.4 [1] ในรูปที่ 1.4 (ก) คือวงจรถ่ายขยายกระแสแบบอินพุตเดี่ยว (Single Ended) และรูปที่ 1.4 (ข) คือวงจรถ่ายขยายกระแสอินพุตผลต่าง ในทางปฏิบัติ การสร้างสัญญาณเอาต์พุตผลต่างสามารถทำได้ง่ายโดยการสะท้อนกระแสที่เอาต์พุตของวงจรถ่ายขยายกระแสแบบเอาต์พุตเดี่ยวในลักษณะที่กลับเฟสกัน

เนื่องจากวงจรถ่ายขยายกระแสไม่ถูกจำกัดโดยแหล่งจ่ายแรงดันมากนักยกเว้นกรณีของวงจรถ่ายขยายแรงดัน ทำให้ย่านพิสัยพลวัต (Dynamic Range) ของวงจรมีค่ามากและวงจรถ่ายขยายสามารถทำงานได้ที่แหล่งจ่ายแรงดันต่ำ นอกจากนี้แบนด์วิดท์ของวงจรถ่ายขยายกระแสสามารถออกแบบให้เป็นอิสระจากอัตราขยายรูปปิด

รูปที่ 1.4 (ค) แสดงวงจรถ่ายขยายผลต่างกระแสที่มีการป้อนกลับแบบลบ ถ้าเราสมมุติให้ความต้านทานอินพุตสัญญาณขนาดเล็กมีค่าน้อยกว่า  $R_1$  หรือ  $R_2$  มากๆ เราสามารถแสดงกระแสเอาต์พุต  $i_o$  ดังนี้

$$i_o = \left( \frac{A_i}{1 + A_i} \right) \frac{v_{in}}{R_1} \quad (1.1)$$

โดยที่  $A_i$  มีค่าเท่ากับ  $A_i(s) = \frac{A_o}{(s/\omega_A) + 1}$

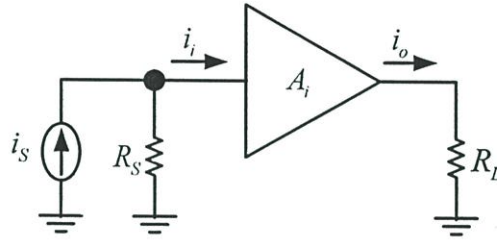
แรงดันเอาต์พุต  $v_{out}$  สามารถแสดงในเทอมของ  $i_o$  ได้เป็น

$$\begin{aligned} v_{out} &= R_2 i_o = \frac{R_2}{R_1} \left( \frac{A_i}{1 + A_i} \right) v_{in} \\ &= \frac{R_2}{R_1} \left( \frac{A_o}{1 + A_o} \right) \left( \frac{1}{1 + \frac{s}{\omega_A(1 + A_o)}} \right) v_{in} \end{aligned} \quad (1.2)$$

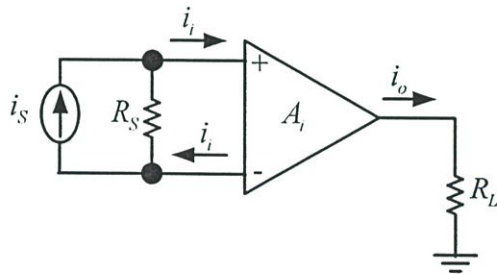
จากสมการ (1.2) จะเห็นได้ว่าแบนด์วิดท์ของวงจรมีค่าเท่ากับ

$$\omega_{-3dB} = \omega_A(1 + A_o) \quad (1.3)$$

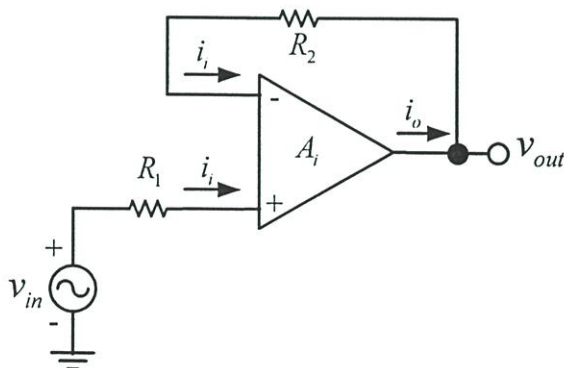
เมื่อ  $\omega_A$  คือขนาดโพล ของ  $A_i(s)$  และ  $A_o$  คืออัตราขยายกระแสแบบเปิดของวงจรรขยายกระแส จากสมการ (1.2) จะเห็นได้อีกว่าแบนด์วิดท์ของวงจรมีค่าไม่ขึ้นกับอัตราขยายแรงดันแบบปิด ( $R_2 / R_1$ ) ดังนั้นเราสามารถสร้างวงจรรขยายที่มีอัตราขยายไม่ขึ้นกับแบนด์วิดท์ได้



(ก)



(ข)



(ค)

รูปที่ 1.4 วงจรรขยายกระแส (ก) อินพุตเดี่ยว (ข) อินพุตผลต่าง (ค) เป็นวงจรรป้อนกลับแบบลบ

ในวิทยานิพนธ์ฉบับนี้ได้ออกแบบวงจรขยายผลต่างกระแสที่อาศัยการทำงานของวงจรอินพุตเดี่ยวเอาต์พุตเดี่ยว (Single Input Single Output, SISO) 2 วงจรในลักษณะที่เป็นอิสระกัน ดังนั้นจึงจำเป็นต้องใช้วงจรป้อนกลับโหมคร่วมมาใช้ร่วมกับวงจรขยายผลต่างกระแสเพื่อกำจัดสัญญาณโหมคร่วมคงจะได้กล่าวต่อไปในบทที่ 4

#### 1.4 ขอบเขตการวิจัย

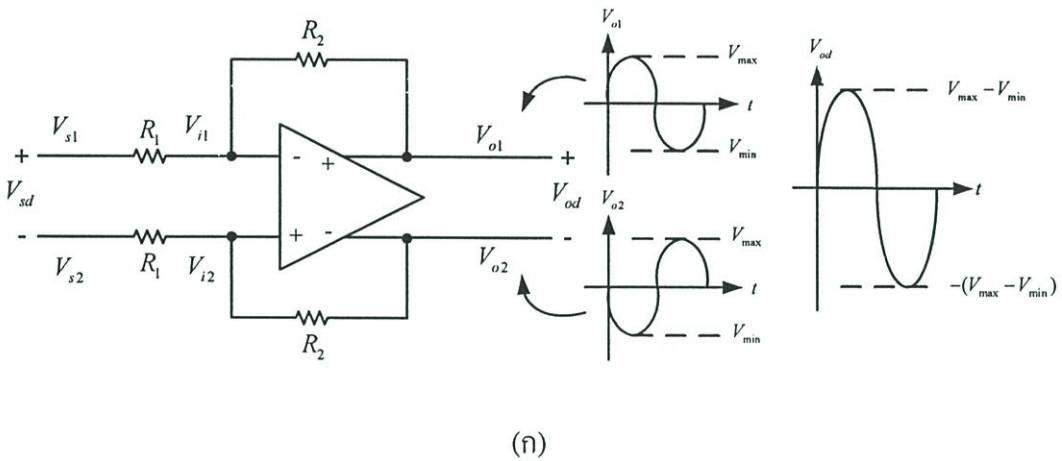
วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบวงจรป้อนกลับโหมคร่วม โดยใช้เทคโนโลยีซีมอสขนาด 0.5 ไมโครเมตร วงจรที่นำเสนอสามารถทำงานภายใต้แหล่งจ่ายแรงดันที่มีขนาด 1.8 โวลต์ โดยมีช่วงการสวิงของสัญญาณเอาต์พุตเท่ากับ 1.4 โวลต์ วงจรที่นำเสนอมีความผิดเพี้ยนของสัญญาณ และกำลังงานสูญเสียต่ำ หลังจากนั้นก็เป็นการนำวงจรป้อนกลับสัญญาณโหมคร่วมที่นำเสนอมานำมาใช้งานเป็นวงจรขยายผลต่างเสมือนและวงจรขยายผลต่างกระแส การออกแบบจะทำการจำลอง และวิเคราะห์การทำงานของวงจรด้วยโปรแกรม HSPICE โดยใช้โมเดลพารามิเตอร์ของมอสทรานซิสเตอร์ ระดับ 49

## บทที่ 2

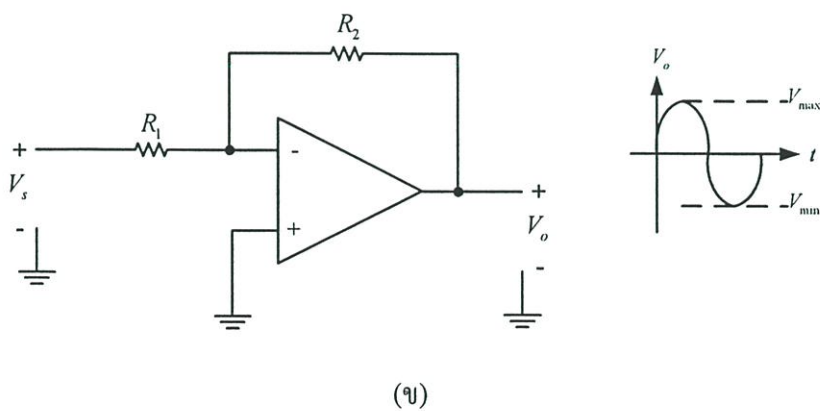
# ทฤษฎีวงจรป้อนกลับโหมคร่วม

### 2.1 กล่าวนำ

โครงสร้างวงจรขยายแบบเอาต์พุตผลต่าง (Differential Output) ถูกใช้อย่างกว้างขวางในการออกแบบวงจรรวมปัจจุบัน เนื่องจากว่ามีข้อดีหลายประการกว่าโครงสร้างวงจรแบบเอาต์พุตเดี่ยว (Single-ended Output) ทั้งย่านการสวิงของสัญญาณที่กว้างกว่า และการกำจัดสัญญาณรบกวนโหมคร่วมที่ดีกว่า รูปที่ 2.1 (ก) และ 2.1 (ข) แสดงโครงสร้างของวงจรขยายแบบเอาต์พุตผลต่างและแบบเอาต์พุตเดี่ยว ตามลำดับ [2]

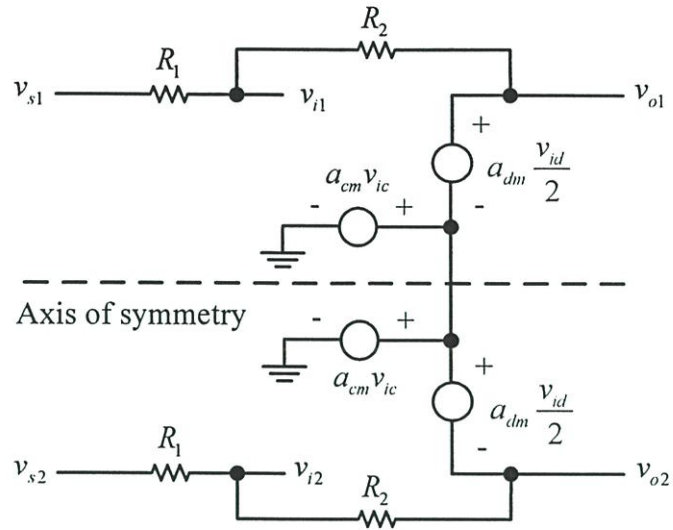


(ก)

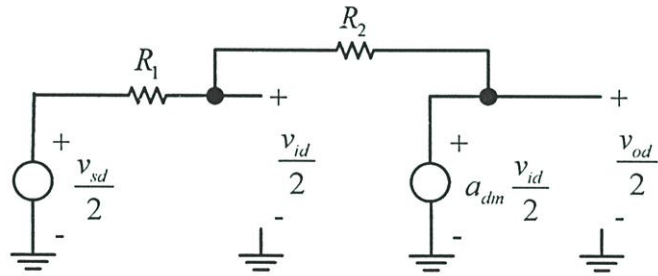


(ข)

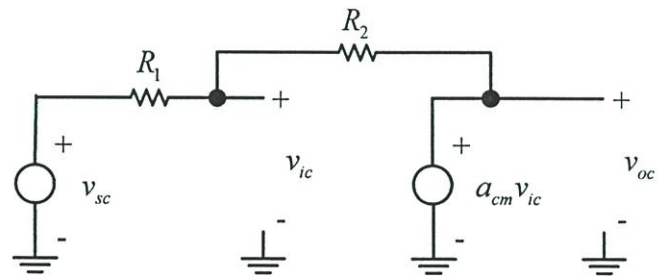
รูปที่ 2.1 (ก) โครงสร้างวงจรขยายแบบเอาต์พุตผลต่าง (Differential Output) (ข) แบบเอาต์พุตเดี่ยว (Single-ended Output)



(ก)



(ข)

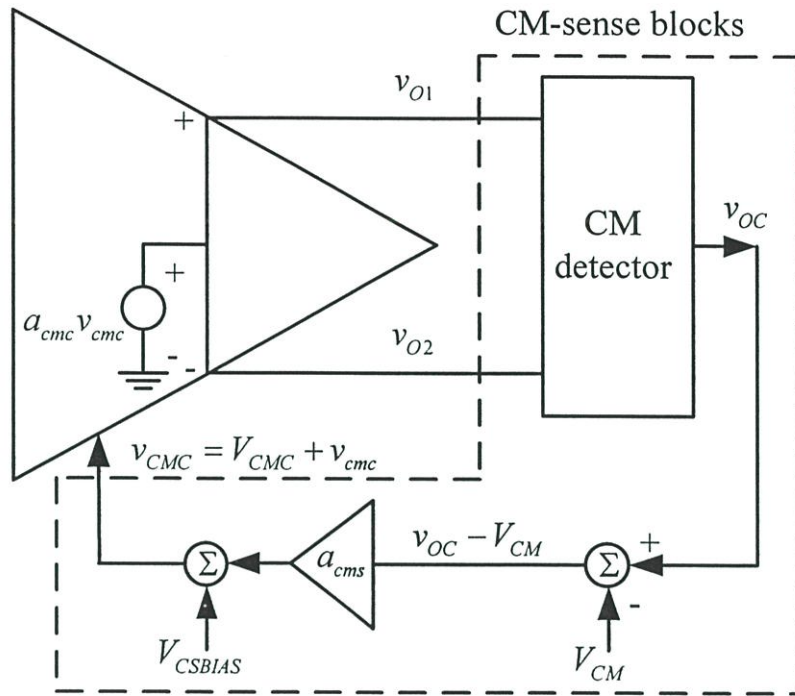


(ค)

รูปที่ 2.2 (ก) วงจรสมมูลของวงจรขยายแบบกลับเฟส (ข) วงจรผลต่างครึ่งเดียว (ค) วงจรโหมด  
ร่วมครึ่งเดียว



## 2.2 หลักการของวงจรป้อนกลับโหมคร่วม (Common Mode Feedback, CMFB)



รูปที่ 2.4 บล็อกไดอะแกรมหลักการของ CMFB

สำหรับวงจรขยายผลต่างแบบพื้นฐานในรูปที่ 2.3 ถ้าออกแบบให้ทรานซิสเตอร์  $M_1 - M_5$  ทำงานในย่านอิมิตัว และกำหนดให้แรงดันโหมคร่วมที่เอาต์พุต ( $v_{OC}$ ) มีค่าในลักษณะที่การสวิงของเอาต์พุตมีค่าสูงสุด วงจรก็จะสามารถทำงานได้อย่างมีประสิทธิภาพ อย่างไรก็ตามในทางปฏิบัติเนื่องจาก ค่าของ  $v_{OC}$  มีความไวต่อความไม่สมพงษ์ของทรานซิสเตอร์ นอกจากนั้นการไบอัสที่เป็นอิสระต่อกันทำให้กระแส  $I_{D5}$  ถูกกำหนดอิสระจาก  $|I_{D3}| + |I_{D4}|$  ทำให้กระแสทั้งสองอาจมีค่าไม่เท่ากัน จึงทำให้การกำหนดแรงดัน  $v_{OC}$  ให้เหมาะสมเป็นไปได้ยากมาก เพื่อให้แรงดัน  $v_{OC}$  สามารถกำหนดได้และมีค่าเหมาะสมเราต้องออกแบบให้แรงดันไบอัสที่ขาเกตของทรานซิสเตอร์  $M_5$  ( $v_{CMC}$ ) มีค่าในลักษณะที่ทำให้ทรานซิสเตอร์มีความสมพงษ์กันและทรานซิสเตอร์ทุกตัวควรทำงานในย่านอิมิตัว โดยให้แรงดันเอาต์พุตสามารถสวิงได้สูงสุด และทำให้  $I_{D5} = |I_{D3}| + |I_{D4}|$  สิ่งเหล่านี้สามารถทำได้โดยการปรับแรงดัน  $v_{CMC}$  หรือแรงดัน  $V_{GS5}$  ดังในกรณีของรูปที่ 2.3

รูปที่ 2.4 แสดงบล็อกไดอะแกรมของหลักการวงจร CMFB [2] ส่วนที่อยู่ในเส้นประถูกเรียกว่า ภาค CM-sense ซึ่งภายในมีวงจร CM-detector ทำหน้าที่ตรวจสอบสัญญาณโหมคร่วมที่เอาต์พุตของวงจรขยายผลต่าง แรงดันโหมคร่วมที่เอาต์พุตมีค่าเท่ากับ  $v_{OC} = (v_{O1} + v_{O2})/2$  โดยแรงดัน  $v_{OC}$  นี้ถูกนำไปลบกับแรงดันคิซีที่เอาต์พุต ที่ผู้ออกแบบเป็นผู้กำหนดขึ้นมีค่าเท่ากับแรงดัน

$V_{CM}$  ที่แสดงดังในรูปที่ 2.4 สำหรับผลต่างของแรงดัน  $v_{OC} - V_{CM}$  ถูกต่อเข้ากับวงจรรขยาย ที่มีอัตราขยายเท่ากับ  $a_{cms}$  จากนั้นแรงดันคิซีที่ใช้เพื่อกำหนดคิซีที่อินพุตของแหล่งจ่ายกระแสของวงจรรขยายผลต่าง ( $V_{CSBIAS}$ ) จะถูกเพิ่มเข้าไปทำให้ได้แรงดัน  $v_{CMC}$  มีค่าเท่ากับ

$$v_{CMC} = a_{cms} (v_{OC} - V_{CM}) + V_{CSBIAS} \quad (2.2)$$

แรงดัน  $v_{CMC}$  ถูกป้อนให้กับวงจรรขยายผลต่าง โดยแรงดันนี้เป็นแรงดันที่สามารถกำหนดค่าแรงดันโหมครวมที่เอาต์พุต ( $v_{OC}$ ) แต่ไม่มีผลกับแรงดันผลต่างที่เอาต์พุต ( $v_{OD}$ ) โดยปกติแล้ว ถ้าอัตราขยายในลูปป้อนกลับ (loop gain) ของ CMFB นี้มีค่าสูง ก็จะส่งผลให้แรงดัน  $v_{OC}$  มีค่าประมาณเท่ากับแรงดัน  $V_{CM}$  และท้ายสุดก็จะให้แรงดัน  $v_{CMC}$  มีค่าคงที่โดยมีค่าประมาณเท่ากับแรงดัน  $V_{CSBIAS}$  โดยจากรูปที่ 2.3 แรงดัน  $v_{CMC}$  คือแรงดันที่ป้อนให้กับขาเกตของทรานซิสเตอร์  $M_5$  ซึ่งจ่ายกระแสให้กับทรานซิสเตอร์  $M_1$  และ  $M_2$  โดยแรงดัน  $v_{CMC}$  นี้เองทำให้กระแส  $|I_{D3}| + |I_{D4}| = I_{D5}$  และส่งผลให้แรงดัน  $v_{OC} = V_{CM}$

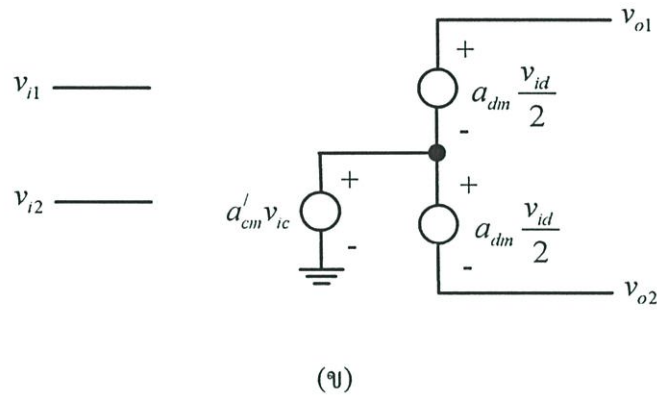
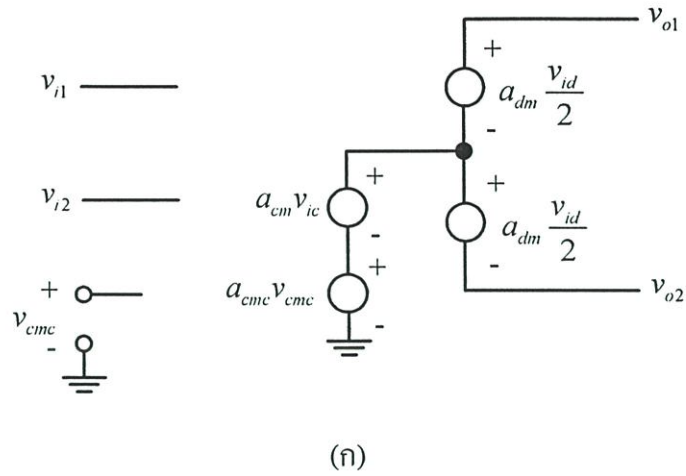
ขนาดของอัตราขยายสัญญาณขนาดเล็ก ( $v_{oc} / v_{cmc}$ ) โดยปกติแล้วมีค่ามาก ตัวอย่างเช่นในกรณีวงจรรขยายในรูป 2.3 อัตราขยายนี้มีค่าสูงเพราะว่าเป็นอัตราขยายของวงจรรซอร์สร่วม  $M_5$  กับความต้านทานโหลดที่เอาต์พุตของวงจรรขยายมีค่าสูง ในการออกแบบ ควรให้อัตราขยาย ( $v_{oc} / v_{cmc}$ ) มีค่าสูงมากเพื่อให้อัตราขยายของวงจรร CM-sense Amplifier ( $a_{cms}$ ) สามารถมีอัตราขยายที่ไม่สูงมากได้ ดังนั้นแบนด์วิดท์ของวงจรรสามารถถูกออกแบบให้มีค่าสูงได้ง่าย

ถ้ากำหนดให้  $a_{cmc}$  คือ อัตราขยายแรงดันสัญญาณขนาดเล็กของอินพุต  $v_{cmc}$  เทียบกับ  $v_{oc}$  เราสามารถวาดวงจรรเสมือน ดังแสดงในรูปที่ 2.5 (ก) และให้

$$a_{cmc} = \left. \frac{v_{oc}}{v_{cmc}} \right|_{v_{ic}=0} \quad (2.3)$$

แรงดัน  $v_{oc}$  สามารถคำนวณได้โดยมีค่าเท่ากับ

$$v_{oc} = a_{cm} v_{ic} + a_{cmc} v_{cmc} \quad (2.4)$$



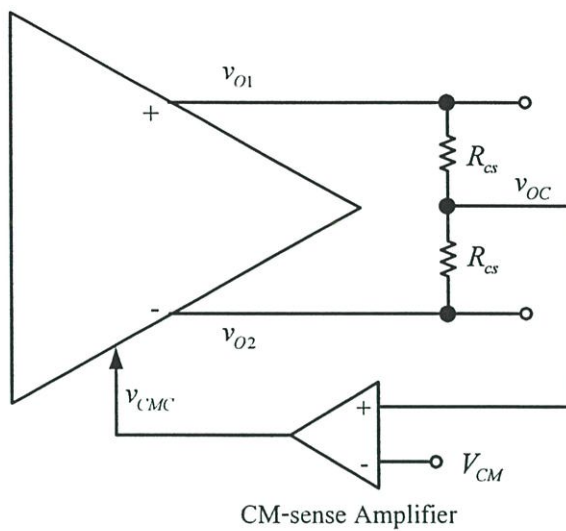
รูปที่ 2.5 วงจรสมมูลของวงจรขยาย (ก) เพิ่มอัตราขยาย  $a_{cmc}$  (ข) แทนที่  $a_{cm}$  และ  $a_{cmc}$  ด้วย  $a_{cm}'$

เนื่องจากว่า  $v_{cmc} = a_{cms} v_{oc}$  และ  $v_{oc} = a_{cm} v_{ic} + a_{cmc} v_{cmc}$  วงจรเสมือนในรูป 2.5 (ก) สามารถแสดงได้ดังในรูปที่ 2.5 (ข) โดยที่  $a_{cm}' = a_{cm} / (1 + a_{cms} (-a_{cmc}))$

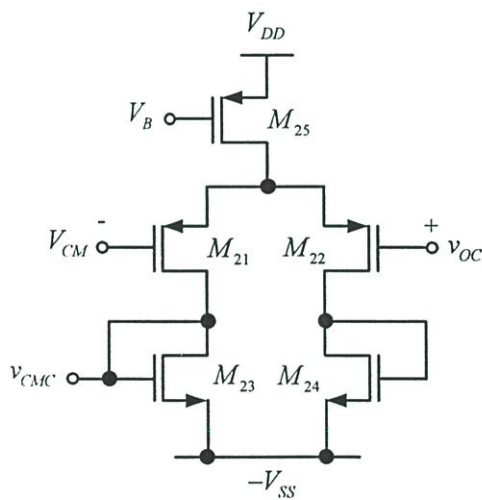
### 2.3 วงจรป้อนกลับโหมคร่วม (CMFB Circuit)

วงจรป้อนกลับสัญญาณโหมคร่วม นั้นประกอบด้วยวงจรตรวจจับแรงดันเอาต์พุตโหมคร่วมและวงจรขยายซึ่งจะกำเนิดสัญญาณ (กระแสหรือแรงดัน) ซึ่งอยู่ในรูปของ  $v_{OC} - V_{CM}$  ดังที่ได้อธิบายไปแล้วก่อนหน้านี้ ในหัวข้อนี้จะเป็นการนำเสนอตัวอย่างวงจรป้อนกลับโหมคร่วมพื้นฐานที่มีใช้กันอยู่ในปัจจุบัน และอธิบายถึงจุดเด่นและจุดด้อยของวงจรเหล่านี้

### 2.3.1 วงจร CMFB โดยการใช้ตัวต้านทานแบ่งแรงดัน



(ก)



(ข)

รูปที่ 2.6 (ก) วงจร CMFB ที่ใช้ตัวต้านทานแบ่งแรงดัน (ข) วงจรภายในวงจร CM-sense Amplifier

วิธีตรวจจับแรงดันเอาต์พุต โหมดร่วมสามารถทำได้โดยใช้ตัวต้านทานที่มีค่าเท่ากัน 2 ตัว ต่อกันดังแสดงในรูป 2.6 (ก) โดยแรงดันที่เกิดจากการต่อโหนดร่วมกันของตัวต้านทาน 2 ตัว คือ

$$v_{OC} = \frac{v_{O1} + v_{O2}}{2} \quad (2.5)$$

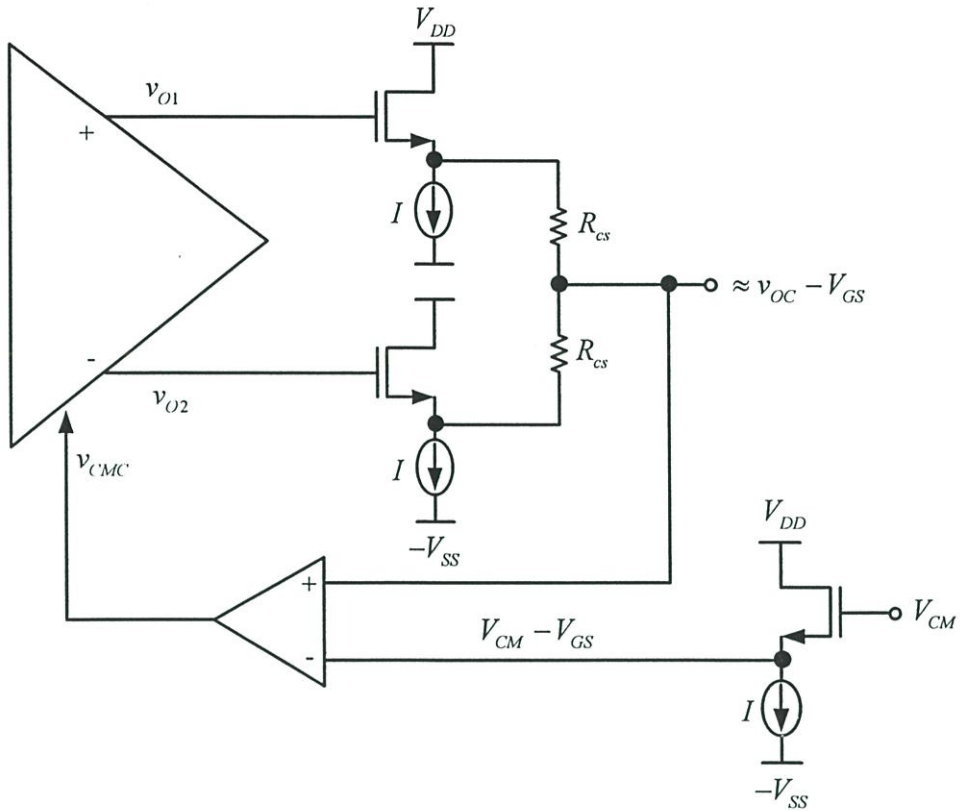
แรงดัน  $v_{OC}$  นี้ถูกหักล้างกับแรงดันอ้างอิง  $V_{CM}$  โดยวงจร CM-sense Amplifier ดังแสดง ในรูปที่ 2.6 (ก) วงจร CM-sense Amplifier ในรูปที่ 2.6 (ข) ประกอบด้วย  $M_{21} - M_{22}$  ที่มีโหนดคือ  $M_{23}$  และ  $M_{24}$  ที่มีการต่อในลักษณะไดโอดและแหล่งจ่ายกระแส  $M_{25}$  แรงดันที่เอาต์พุต ( $v_{CMC}$ ) ของวงจรขยายนี้มีค่าเท่ากับ

$$v_{CMC} = a_{cms} (v_{OC} - V_{CM}) + V_{CSBIAS} \quad (2.6)$$

ถ้า  $v_{OC} = V_{CM}$  และ  $v_{CMC} = V_{CSBIAS}$  จะได้ว่า  $V_{CSBIAS} = V_{GS23} - V_{SS}$  และ  $I_{D23} = I_{D25} / 2$  ค่าของ  $V_{GS23}$  จะถูกกำหนดให้มีค่าในลักษณะที่กระแส  $I_{D5}$  ในรูปที่ 2.3 มีค่าเท่ากับ  $|I_{D3}| + |I_{D4}|$  เมื่อ  $v_{OC} = V_{CM}$  สำหรับ  $a_{cms}$  ในกรณีนี้คืออัตราขยายแรงดันสัญญาณขนาดเล็กน้อยของวงจร CM-sense ซึ่งมีค่าเท่ากับ

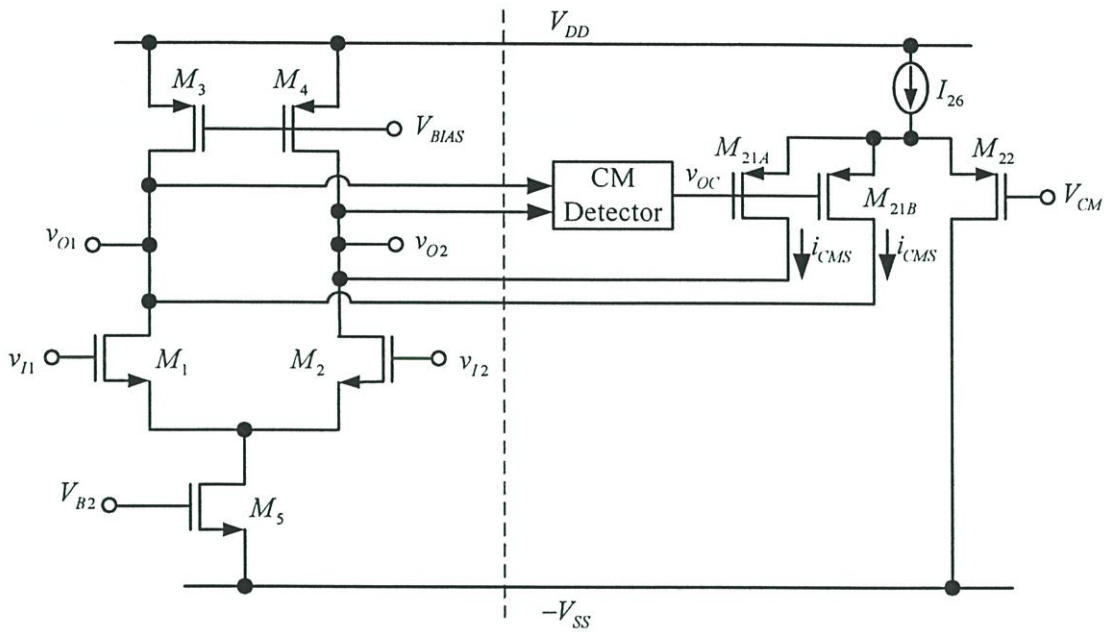
$$a_{cms} = \left. \frac{v_{cmc}}{v_{oc}} \right|_{CMFB, loop\_open} = \frac{1}{2} \frac{g_{m21}}{g_{m23}} \quad (2.7)$$

CMFB ในวิธีนี้ มีข้อเสียคือว่า ตัวต้านทาน  $R_{cs}$  และตัวเก็บประจุแผ่นที่อินพุตของวงจร CM-sense Amplifier จะทำให้เกิดโพลขึ้นในวงจร CM-sense Amplifier ข้อเสียอีกอย่างหนึ่งของ CMFB วิธีนี้ก็คือตัวต้านทานจะไปลดอัตราขยายแรงดันผลต่างของวงจร ดังนั้น  $R_{cs}$  ควรมีค่าสูงมาก ซึ่งจะมีผลต่อพื้นที่ของวงจรที่ต้องมีขนาดใหญ่



รูปที่ 2.7 วงจร CMFB ที่ใช้วงจรตามแรงดันระหว่างเอาต์พุตของวงจรถยายและตัวต้านทาน  $R_{cs}$

เพื่อหลีกเลี่ยงปัญหาดังกล่าว การต่อวงจรตามแรงดันระหว่างเอาต์พุตของวงจรถยายและตัวต้านทาน  $R_{cs}$  ดังแสดงในรูปที่ 2.7 จึงถูกนำเสนอขึ้น อย่างไรก็ตาม หลักการดังกล่าวก็อาจมีปัญหาคือแรงดันออฟเซตระหว่างอินพุตและเอาต์พุตที่มีค่าเท่ากับแรงดัน  $V_{GS}$  เพื่อหลีกเลี่ยงการเลื่อนของระดับแรงดันโหมคร่วมจากค่าของแรงดันออฟเซตนี้ เราสามารถแก้ไขได้ด้วยการให้แรงดัน  $V_{CM}$  ถูกเลื่อนไปด้วยแรงดันออฟเซตที่เท่ากันดังที่แสดงในรูป ปัญหาที่เกิดขึ้นกับวิธีนี้ก็คือ วงจรตามแรงดันมีผลกระทบต่อกรสวิงที่เอาต์พุตของวงจรถยายผลต่าง เนื่องจากทรานซิสเตอร์ภายในวงจรตามแรงดันทุกตัวต้องทำงานในย่านอิมิตัว



รูปที่ 2.8 วงจร CM-sense Amplifier ที่จ่ายกระแสโดยตรงเพื่อควบคุมแรงดันเอาต์พุตโหมคร่วม

วงจร CMFB ในรูปที่ 2.6 สามารถพัฒนาได้ โดยวงจรในรูปที่ 2.8 จากวงจรจะเห็นได้ว่า วงจร CM-sense Amplifier จะเป็นตัวจ่ายกระแสโดยตรงเพื่อควบคุมเอาต์พุตโหมคร่วมของ วงจรขยายผลต่าง  $M_{21}$  ในรูปที่ 2.6 (ข) ถูกแยกออกเป็นทรานซิสเตอร์ 2 ตัวที่สมพียงกัน คือ  $M_{21A}$  และ  $M_{21B}$  และขาเดรนของทรานซิสเตอร์แต่ละตัวต่อกับเอาต์พุตของวงจรขยายผลต่าง กระแสที่จ่ายโดย  $M_{21A}$  และ  $M_{21B}$  ถูกป้อนไปยังเอาต์พุตวงจรขยายผลต่าง โดยมีค่าเท่ากับ

$$i_{CMS} = \frac{I_{26}}{4} - \frac{g_{m21A}}{2} (v_{OC} - V_{CM}) \quad (2.8)$$

ทรานซิสเตอร์  $M_3 - M_5$  เป็นแหล่งจ่ายกระแส วงจร CMFB ทำงานในลักษณะที่กระแส  $i_{CMS}$  จะเป็นไปตามสมการ

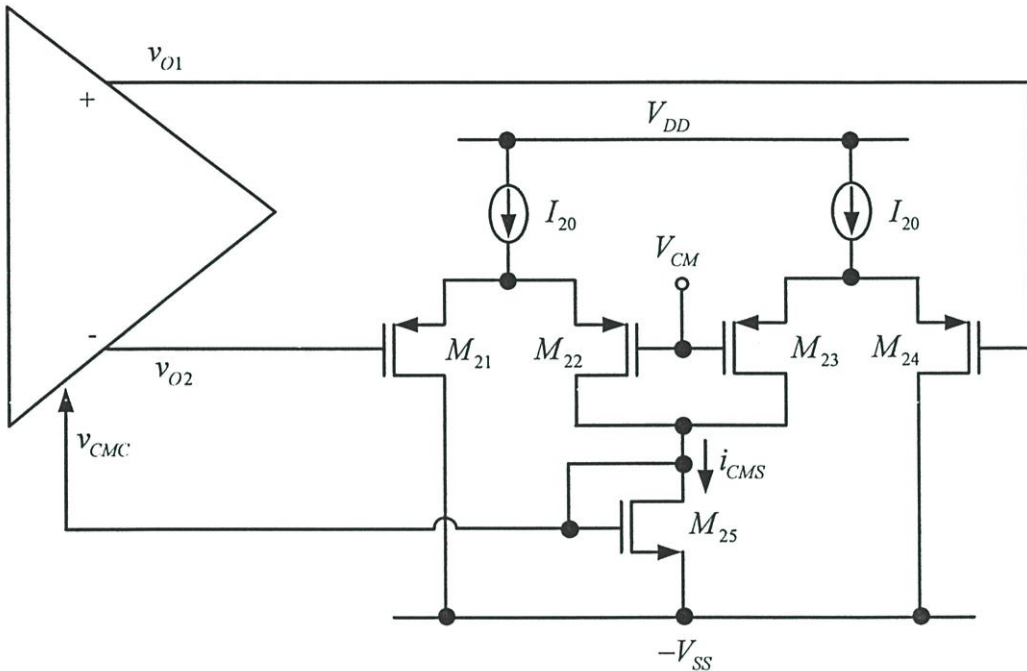
$$|I_{D3}| + |I_{D4}| + 2i_{CMS} = I_{D5} \quad (2.9)$$

ถ้า  $v_{OC} = V_{CM}$   $M_{21A}$ ,  $M_{21B}$  และ  $M_{22}$  จะให้กระแส  $2i_{CMS} = I_{26} / 2$  ดังนั้น  $I_{D5}$  ควรมีค่าเท่ากับ

$$|I_{D3}| + |I_{D4}| + \frac{I_{26}}{2} = I_{D5} \quad (2.10)$$

วงจรในรูปที่ 2.8 จะไม่มีโพลเนื่องจากวงจรสะท้อนกระแส  $M_5$  และ  $M_{23}$  ดังแสดงในรูป 2.3 และ 2.6 ตามลำดับ อย่างไรก็ตาม  $M_{21A}$  และ  $M_{21B}$  จะเพิ่มโพลความต้านทานและคาปาซิแตนซ์ที่เอาต์พุตของวงจรขยายผลต่าง

### 2.3.2 วงจร CMFB โดยใช้วงจรคู่ผลต่าง



รูปที่ 2.9 วงจร CMFB ที่ใช้วงจรคู่ผลต่าง

วงจร CMFB ที่ใช้ทรานซิสเตอร์เพียงอย่างเดียว แสดงในรูปที่ 2.9  $M_{21} - M_{24}$  มีความสมพียงกัน วงจรขยายผลต่าง ซึ่งประกอบด้วย  $M_{21} - M_{22}$  และ  $M_{23} - M_{24}$  จะตรวจจับแรงดันเอาต์พุตโหมคร่วม ( $v_{OC}$ ) และให้เอาต์พุตที่เป็นผลต่างระหว่างแรงดัน  $v_{OC}$  และแรงดัน  $V_{CM}$  การทำงานของวงจรสามารถอธิบายได้ดังนี้ สมมุติว่ามีสัญญาณอินพุตผลต่างขนาดเล็กเข้ามาที่วงจรขยายผลต่าง เป็น  $v_{O1} - V_{CM}$  และ  $v_{O2} - V_{CM}$  และสมมุติให้อัตราขยายโหมคร่วมมีค่าเท่ากับศูนย์ กระแสเดรนของ  $M_{22}$  และ  $M_{23}$  สามารถแสดงได้เป็น

$$i_{D22} = -\frac{I_{20}}{2} - g_{m22} \left( \frac{v_{O2} - V_{CM}}{2} \right) \quad (2.11)$$

$$i_{D23} = -\frac{I_{20}}{2} - g_{m23} \left( \frac{v_{O1} - V_{CM}}{2} \right) \quad (2.12)$$

กระแสทั้งสองจะรวมกันที่  $M_{25}$  ที่ต่อในลักษณะไดโอด และจะได้กระแสเอาต์พุตโหมคร่วมเท่ากับ

$$\begin{aligned} i_{CMS} = i_{D25} &= -i_{D22} - i_{D23} = I_{20} + g_{m22} \left( \frac{v_{O1} + v_{O2}}{2} - V_{CM} \right) \\ &= I_{20} + g_{m22} (v_{OC} - V_{CM}) \end{aligned} \quad (2.13)$$

จะเห็นได้จากสมการ (2.13) กระแสที่ไหลผ่าน  $M_{25}$  ประกอบด้วยเทอมที่เป็นดิซี  $I_{20}$  บวกกับเทอมที่เป็นเอซีที่เป็นสัดส่วนกับ  $v_{OC} - V_{CM}$  โดยที่กระแส  $i_{D25}$  ถูกสะท้อนไปยัง  $M_5$  ในรูป 2.3 เพื่อสร้างกระแสให้กับวงจรขยายผลต่าง เพื่อใช้ควบคุมแรงดันเอาต์พุตโหมคร่วม

สัญญาณทางเอซีที่ได้จากวงจร CM-sense ควรมีค่าในลักษณะที่เมื่อป้อนให้กับวงจรขยายผลต่าง แล้วทำให้  $v_{OC} = V_{CM}$  เมื่อ  $v_{OC} = V_{CM}$  กระแสเดรนของ  $M_{25}$  มีค่าเท่ากับ

$$I_{D25} = |I_{D22}| + |I_{D23}| = \frac{I_{20}}{2} + \frac{I_{20}}{2} = I_{20} \quad (2.14)$$

ในการออกแบบเราอาจจะออกแบบให้  $I_{20} = |I_{D3}| + |I_{D4}|$  และ  $(W/L)_{25} = (W/L)_5$  กระแส  $I_{20}$  อาจมีค่าต่ำได้ เพื่อลดกำลังงาน และการลดกระแสทำให้ขนาดของโพลของวงจรสะท้อนกระแส  $M_5$  และ  $M_{25}$  มีค่าลดลง จากวงจรจะเห็นว่าวงจรในรูปที่ 2.9 ไม่มีผลกระทบจากความต้านทานโหลดที่เอาต์พุตวงจรขยายผลต่าง แต่จะมีผลของตัวเก็บประจุแฝงที่มาที่  $M_{21} - M_{24}$

ในการวิเคราะห์ห้วงจร CM-sense ที่ผ่านมาได้สมมุติให้  $M_{21} - M_{24}$  ทำงานในย่านอิมิตัวและแรงดัน  $v_{O1} - V_{CM}$  กับ  $v_{O2} - V_{CM}$  เป็นสัญญาณขนาดเล็ก จริงๆแล้วแม้สัญญาณอินพุตมีขนาดใหญ่ขึ้น ลูปของ CMFB ก็ยังคงทำงานต่อไป ตราบใดที่  $M_{21} - M_{24}$  ยังคงทำงานอยู่ อย่างไรก็ตาม การวิเคราะห์สัญญาณขนาดเล็กไม่สามารถใช้ได้ถ้าทรานซิสเตอร์ไม่อยู่ในย่านอิมิตัว ในกรณีที่ถ้าสัญญาณเอาต์พุตของวงจรขยายผลต่างมีขนาดใหญ่ จนกระทั่ง  $M_{21} - M_{24}$  ไม่ทำงาน วงจร CMFB ก็จะไมทำงานและสิ่งนี้เองก็เป็นตัวจำกัดการสวิงของสัญญาณ ดังนั้นในการออกแบบเรา

ควรจำกัดการสวิงของเอาต์พุตของวงจรขยายผลต่าง โดยให้ย่านแรงดันสำหรับทรานซิสเตอร์ยังคงให้ทำงานในย่านอิมิตัว

สมการ (2.13) แสดงให้เห็นว่าวงจร CM-sense ให้กระแสเอาต์พุต ซึ่งประกอบด้วยเทอมที่มีค่าคงที่บวกกับเทอมที่เป็นสัดส่วนกับ  $v_{OC} - V_{CM}$  สมการ (2.13) ใช้ได้กับการวิเคราะห์สัญญาณขนาดเล็ก อย่างไรก็ตาม ในกรณีของสัญญาณขนาดใหญ่อินพุตคู่ผลต่างในวงจร CM-sense ก็ยังคงตรวจจับสัญญาณโหมคร่วม ( $v_{OC}$ ) ได้ ในกรณีที่สัญญาณ  $v_{OC}$  มีขนาดใหญ่กระแสที่ไหลผ่าน  $M_{25}$  มีค่าเท่ากับ

$$i_{D25} = -i_{D22} - i_{D23} \quad (2.15)$$

กระแสที่ไหลผ่าน  $M_{22}$  สามารถแสดงได้เป็น

$$\begin{aligned} -i_{D22} &= \frac{I_{20}}{2} + \frac{k'_p}{4} \left( \frac{W}{L} \right)_{22} (v_{O2} - V_{CM}) \sqrt{4(v_{DSAT22})^2 - (v_{O2} - V_{CM})^2} \\ &= \frac{I_{20}}{2} + \frac{k'_p}{4} \left( \frac{W}{L} \right)_{22} \left( -\frac{v_{OD}}{2} + v_{OC} - V_{CM} \right) \sqrt{4(v_{DSAT22})^2 - (v_{OD}/2)^2 + (v_{OC} - V_{CM})v_{OD}} \\ &= \frac{I_{20}}{2} + \frac{k'_p}{4} \left( \frac{W}{L} \right)_{22} \left( -\frac{v_{OD}}{2} + v_{OC} - V_{CM} \right) \sqrt{4(v_{DSAT22})^2 - (v_{OD}/2)^2} \sqrt{1 + \frac{(v_{OC} - V_{CM})v_{OD}}{4(v_{DSAT22})^2 - (v_{OD}/2)^2}} \end{aligned}$$

เนื่องจากว่า  $\sqrt{1+x} \approx 1+x/2-x^2/8+\dots$  ดังนั้น

$$\begin{aligned} -i_{D22} &\approx \frac{I_{20}}{2} + \frac{k'_p}{4} \left( \frac{W}{L} \right)_{22} \left( -\frac{v_{OD}}{2} + v_{OC} - V_{CM} \right) \sqrt{4(v_{DSAT22})^2 - (v_{OD}/2)^2} \\ &\times \left[ 1 + \frac{1}{2} \left( \frac{(v_{OC} - V_{CM})v_{OD}}{4(v_{DSAT22})^2 - (v_{OD}/2)^2} \right) - \frac{1}{8} \left( \frac{(v_{OC} - V_{CM})v_{OD}}{4(v_{DSAT22})^2 - (v_{OD}/2)^2} \right)^2 + \dots \right] \end{aligned} \quad (2.16)$$

ในทำนองเดียวกัน กระแสที่ไหลผ่าน  $M_{23}$  สามารถแสดงได้ มีค่าเท่ากับ

$$\begin{aligned} -i_{D23} &\approx \frac{I_{20}}{2} + \frac{k'_p}{4} \left( \frac{W}{L} \right)_{23} \left( \frac{v_{OD}}{2} + v_{OC} - V_{CM} \right) \sqrt{4(v_{DSAT23})^2 - (v_{OD}/2)^2} \\ &\times \left[ 1 - \frac{1}{2} \left( \frac{(v_{OC} - V_{CM})v_{OD}}{4(v_{DSAT23})^2 - (v_{OD}/2)^2} \right) - \frac{1}{8} \left( \frac{(v_{OC} - V_{CM})v_{OD}}{4(v_{DSAT23})^2 - (v_{OD}/2)^2} \right)^2 + \dots \right] \end{aligned} \quad (2.17)$$

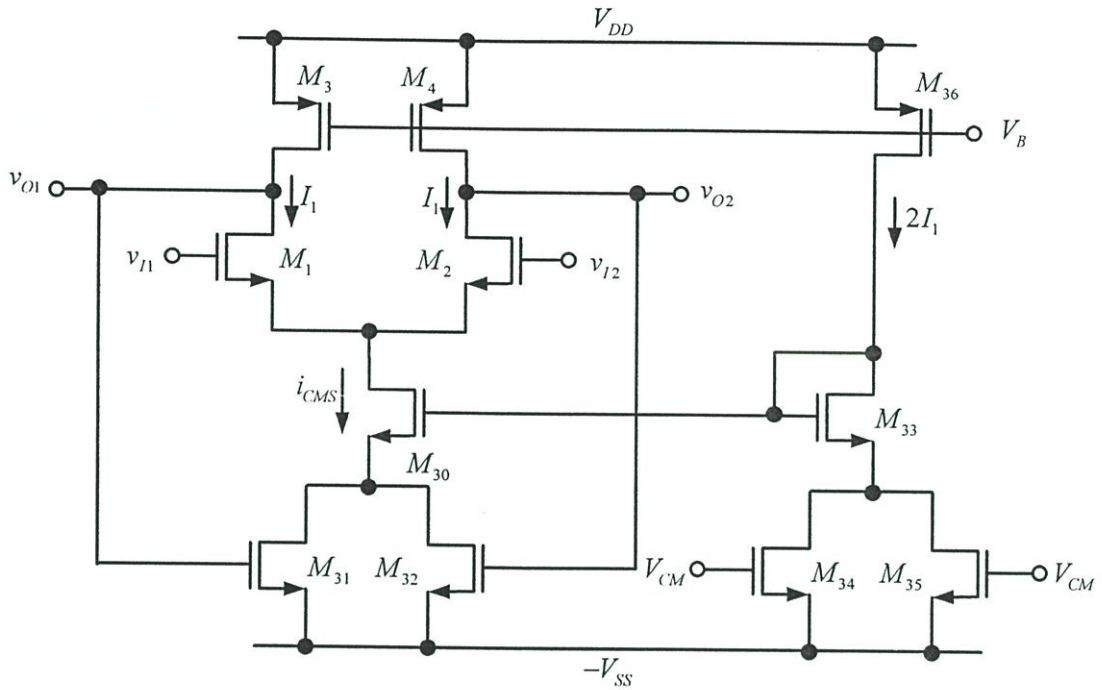
โดยการแทนสมการ (2.16) และสมการ (2.17) ลงใน (2.15) และอาศัยความจริงที่ว่า  $v_{DSAT22} = v_{DSAT23}$  และ  $(W/L)_{22} = (W/L)_{23}$  ก็จะได้ว่า

$$i_{CMS} = i_{D25} \approx I_{20} + \frac{k_p'}{2} \left( \frac{W}{L} \right)_{23} (v_{OC} - V_{CM}) \sqrt{4(v_{DSAT23})^2 - (v_{OD}/2)^2} \\ \times \left[ 1 - \frac{1}{4} \left( \frac{v_{OD}^2}{4(v_{DSAT23})^2 - (v_{OD}/2)^2} \right) - \frac{1}{8} \left( \frac{(v_{OC} - V_{CM})v_{OD}}{4(v_{DSAT23})^2 - (v_{OD}/2)^2} \right)^2 + \dots \right] \quad (2.18)$$

ถ้า  $|v_{OD}/2| \ll |2v_{DSAT23}|$  สมการ (2.18) สามารถลดรูปได้ดังสมการ (2.13) นอกจากนี้ จากสมการ (2.18) จะเห็นได้ว่าเมื่อแรงดัน  $v_{OC} = V_{CM}$  แล้วสมการ (2.18) จะให้กระแสเอาต์พุตของ วงจร CM-sense มีค่าคงที่ โดยกระแส  $i_{CMS} = I_{20}$  ในกรณีที่แรงดัน  $v_{OD}$  มีค่าไม่เท่ากับศูนย์ กระแส  $i_{D22}$  และ  $i_{D23}$  จะมีค่าไม่คงที่ แต่จะมีการเปลี่ยนแปลงตามเวลา อย่างไรก็ตามการเปลี่ยนแปลงของกระแส  $i_{D22}$  จะมีค่าเท่ากับกับการเปลี่ยนแปลงของกระแส  $i_{D23}$  แต่มีทิศทางตรงกันข้าม ดังนั้นการเปลี่ยนแปลงของแรงดัน  $v_{OD}$  จะถูกหักล้างกันหมดไปเหลือไว้แต่กระแส  $i_{CMS}$  ที่มีค่าคงที่

### 2.3.3 วงจร CMFB โดยการใช้ทรานซิสเตอร์ทำงานในย่านเชิงเส้น

ได้มีการเสนอมวงจร CMFB อีกแบบหนึ่งดังแสดงในรูป 2.10 ในรูปนี้  $M_5$  ในรูปที่ 2.3 ถูกแทนด้วย  $M_{30} - M_{35}$  ในการออกแบบ  $M_{31}$ ,  $M_{32}$ ,  $M_{34}$  และ  $M_{35}$  ทำงานในย่านเชิงเส้นในขณะที่  $M_{30}$ ,  $M_{33}$  และ  $M_{36}$  ทำงานในย่านอิ่มตัว ที่ขาเกตของ  $M_{34}$  และ  $M_{35}$  ต่ออยู่กับแรงดันโหมคร่วม  $V_{CM}$  ที่เราต้องการ เพื่อให้ง่ายต่อการวิเคราะห์ สมมติให้  $M_{30} - M_{35}$  มีความสมพจน์กันและไม่มีผลกระทบของขาบอดี และสมมติต่ออีกว่าเอาต์พุตของวงจรรขยายในรูป 2.10 มีเพียงแต่ส่วนของสัญญาณโหมคร่วมเท่านั้น นั่นก็คือ  $v_{O1} = v_{O2} = v_{OC}$  ดังนั้นแรงดันที่ขาเกตของ  $M_{31}$  และ  $M_{32}$  จะเท่ากับ  $v_{OC}$  เนื่องจาก  $|I_{D3}| = |I_{D4}| = I_1$  และกระแสเดรนของ  $M_{30}$  มีค่าเท่ากับ  $2I_1$  (ตามกฎสมการกระแส KCL) ทรานซิสเตอร์  $M_{30} - M_{35}$  ประกอบขึ้นเป็นวงจรสะท้อนกระแสแบบดีเจเนอเรท ดังนั้นถ้า  $M_{30} - M_{35}$  มีความสมพจน์กัน และ  $I_{D30} = I_{D33} = 2I_1$  ก็จะได้ว่าแรงดันเอาต์พุตโหมคร่วมมีค่าเท่ากับ  $V_{CM}$  ที่ถูกตั้งค่าไว้ที่ขาเกตของ  $M_{34}$  และ  $M_{35}$  การกำหนดแรงดันเอาต์พุตโหมคร่วมดังกล่าวเกิดขึ้นได้ด้วยผลของการป้อนกลับแบบลบซึ่งสามารถอธิบายได้ดังต่อไปนี้ สมมติให้แรงดัน  $v_{OC}$  มีค่าเพิ่มขึ้น ผลที่ตามมาก็คือ แรงดันเกต-ซอร์สของ  $M_{31}$  และ  $M_{32}$  จะมีค่าเพิ่มขึ้น กระแส  $i_{CMS}$  ก็จะมีการเพิ่มขึ้นตาม ส่งผลให้  $v_{SD3} = v_{SD4}$  มีค่าเพิ่มขึ้นเนื่องจาก  $M_3$  และ  $M_4$  มีแรงดันเกต-ซอร์สคงที่ ส่งผลให้แรงดัน  $v_{OC}$  ลดลง ดังนั้นรูปของวงจร CMFB นี้ จะทำให้  $v_{OC} \approx V_{CM}$



รูปที่ 2.10 วงจร CMFB ที่ใช้ทรานซิสเตอร์ทำงานในย่านเชิงเส้น

ข้อจำกัดของวงจร CMFB นี้ คือเมื่อแรงดันที่เอาต์พุตมีการสวิงสูงมากจนทำให้  $M_{31}$  หรือ  $M_{32}$  ไม่ทำงาน ดังนั้นแรงดันเอาต์พุตของวงจรขยายจึงถูกจำกัดให้มีค่ามากกว่าแหล่งจ่ายไฟลบบวกกับค่าแรงดันขีดเริ่มของทรานซิสเตอร์

ในกรณีที่สัญญาณที่เอาต์พุตมีแรงดันผลต่างออกมา วงจร CMFB ในรูปที่ 2.10 จะไม่ตอบสนองต่อสัญญาณดังกล่าว โดยวงจรขยายผลต่าง จะทำงานตามปกติ เมื่อ  $M_{31}$  และ  $M_{32}$  มีความสมพียงกัน และทำงานในย่านเชิงเส้น กระแสเดรน  $i_{CMS}$  มีค่าเท่ากับ

$$\begin{aligned}
 i_{CMS} &= i_{D31} + i_{D32} = k'_n \left( \frac{W}{L} \right)_{31} \left( (v_{O1} + V_{SS} - V_{T31}) v_{DS31} - \frac{v_{DS31}^2}{2} \right) \\
 &\quad + k'_n \left( \frac{W}{L} \right)_{32} \left( (v_{O1} + V_{SS} - V_{T32}) v_{DS32} - \frac{v_{DS32}^2}{2} \right) \\
 &= 2k'_n \left( \frac{W}{L} \right)_{31} \left( v_{OC} + V_{SS} - V_{TN} - \frac{v_{DS31}}{2} \right) v_{DS31} \quad (2.19)
 \end{aligned}$$

เนื่องจาก  $v_{DS31} = v_{DS32}$ ,  $V_{T31} = V_{T32} = V_{TN}$  และ  $(W/L)_{31} = (W/L)_{32}$  จะเห็นได้ว่า  $i_{CMS}$  ขึ้นอยู่กับแรงดันเอาต์พุตโหมคร่วม และไม่ขึ้นกับแรงดันเอาต์พุตผลต่างเลย ทั้งนี้เพราะว่าการเปลี่ยนแปลงกระแสเดรนของ  $M_{31}$  และ  $M_{32}$  มีขนาดเท่ากันแต่เครื่องหมายตรงกันข้าม ส่งผลให้การเปลี่ยนแปลงนี้ถูกหักล้างกัน

## 2.4 บทสรุป

บทที่ 2 เป็นการกล่าวถึงข้อดีของวงจรขยายผลต่างแบบสมมาตรที่สามารถให้เอาต์พุตสวิงที่กว้างกว่าแบบเอาต์พุตเดี่ยว รวมทั้งปัญหาของวงจรขยายผลต่างที่มีความจำเป็นที่ต้องมีวงจรป้อนกลับโหมคร่วมเพื่อกำหนดแรงดันโหมคร่วมเอาต์พุตให้เหมาะสม นอกจากนี้ก็ได้อธิบายหลักการพื้นฐานของวงจรป้อนกลับโหมคร่วมที่ใช้แรงดันผลต่างระหว่างแรงดันโหมคร่วมที่เอาต์พุตของวงจรขยาย กับแรงดันอ้างอิงที่กำหนดไว้ แรงดันผลต่างที่ได้ถูกขยายต่อโดยวงจรขยายสัญญาณโหมคร่วม แล้วป้อนกลับสัญญาณนั้นไปควบคุมอินพุตตัวจ่ายกระแสไบอัสของวงจรขยายผลต่าง และได้กล่าวถึงวงจรป้อนกลับโหมคร่วมแบบต่างๆ โดยได้แบ่งออกเป็น 3 แบบ คือ แบบแรกใช้ตัวต้านทานเป็นวงจรตรวจจับสัญญาณโหมคร่วม วงจรดังกล่าวสามารถออกแบบได้ง่ายเอาต์พุตสวิงของวงจกว้าง อย่างไรก็ตามความต้านทานที่ใช้ต้องมีค่าสูงมากจึงจะไม่มีผลกระทบต่อความต้านทานที่เอาต์พุตของวงจรขยายผลต่างทำให้วงจรมีขนาดใหญ่ วงจรตามแรงดันต่อร่วมกับตัวต้านทานถูกเสนอขึ้นเพื่อแก้ปัญหาดังกล่าว แต่วงจรมีขีดจำกัดของการสวิง แบบที่สองใช้วงจรมอสทรานซิสเตอร์แบบคู่ผลต่างเป็นวงจรตรวจจับสัญญาณโหมคร่วมโดยไม่ต้องอาศัยอุปกรณ์แบบพาสซีฟ แต่ปัญหาเรื่องขีดจำกัดของการสวิงที่เอาต์พุตของวงจรขยายผลต่างก็ยังคงอยู่ แบบที่สามใช้ทรานซิสเตอร์ที่ทำงานในย่านเชิงเส้น ซึ่งจะให้งานการทำงานที่เอาต์พุตของวงจรขยายผลต่างที่กว้างกว่าเดิม แต่ก็ไม่สามารถกว้างมากเท่าที่ควร อีกปัญหาหนึ่งของวงจรมีคือให้อัตราขยายลูปป้อนกลับที่มีค่าต่ำ ทำให้อัตราขยายสัญญาณโหมคร่วมของวงจรขยายผลต่างแบบสมมาตรยังคงมีค่าสูงอยู่

## บทที่ 3

# วงจรป้อนกลับโหมคร่วมที่นำเสนอ

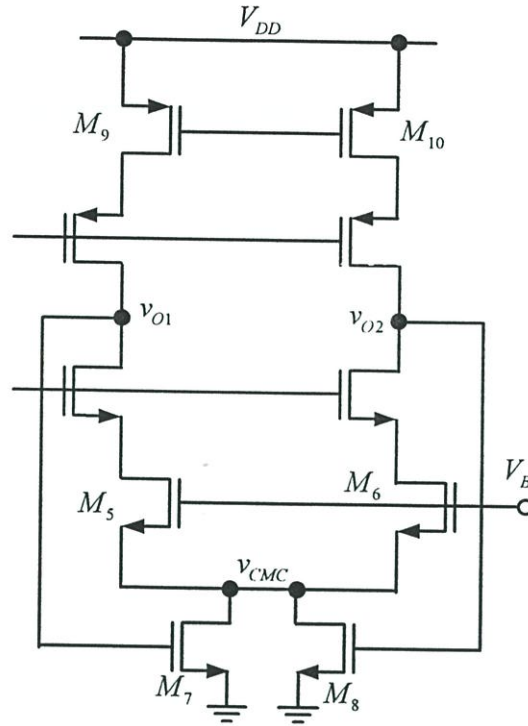
### 3.1 กล่าวนำ

ปัจจุบันวงจรรขยายสัญญาณผลต่างแบบสมมาตร (Fully Differential Amplifier, FD) เข้ามามีบทบาทสำคัญในอุปกรณ์อิเล็กทรอนิกส์อย่างกว้างขวางแทนที่ของวงจรรขยายผลต่างแบบเอาต์พุตเดี่ยว (Single-ended Amplifier) วงจรรขยายผลต่างแบบสมมาตรมีข้อดีที่กว่าวงจรรขยายแบบเอาต์พุตเดี่ยว กล่าวคือวงจรมีเอาต์พุตสวิงที่กว้างมากกว่า วงจรสามารถกำจัดสัญญาณรบกวนได้ดี และมีความเร็วในการทำงานที่สูงกว่า อย่างไรก็ตาม วงจรรขยายผลต่างแบบสมมาตร จำเป็นต้องมีวงจรป้อนกลับโหมคร่วม (Common Mode Feedback, CMFB) เพื่อกำหนดระดับแรงดันเอาต์พุตและกำจัดสัญญาณโหมคร่วม

คุณสมบัติที่ดีของวงจรรป้อนกลับโหมคร่วม (CMFB) ก็คือความสามารถในการกำหนดแรงดันที่เอาต์พุต และความสามารถในการกำจัดสัญญาณโหมคร่วมได้ดี วงจร CMFB ดังกล่าวจะต้องไม่ทำให้วงจรรขยายผลต่างมีช่วงปฏิบัติการทางด้านเอาต์พุตลดลง และในขณะเดียวกันก็ควรมีผลกระทบจากตัวเก็บประจุแผ่นและความต้านทานภายในจากวงจร CMFB น้อยที่สุด

เนื่องจากวงจรรขยายสัญญาณในโหมคร่วมแรงดันมีความจำเป็นที่ต้องมีช่วงการสวิงของสัญญาณเอาต์พุตที่กว้าง ขณะที่ในปัจจุบันแหล่งจ่ายแรงดันมีค่าต่ำลง ดังนั้นการออกแบบวงจร CMFB ที่มีช่วงสวิงของสัญญาณได้กว้างจึงเป็นสิ่งจำเป็น ในบทนี้จะเป็นการกล่าวถึงวงจร CMFB ที่ได้มีการนำเสนอมาก่อน หลังจากนั้น ก็จะเป็นการนำเสนอวงจรรป้อนกลับโหมคร่วมที่ได้ถูกออกแบบใหม่ในวิทยานิพนธ์ฉบับนี้ พร้อมทั้งผลการจำลองการทำงาน





รูปที่ 3.2 วงจรมอสทรานซิสเตอร์ทำงานในย่านเชิงเส้น

วงจรในรูปที่ 3.2 เป็นวงจรที่ใช้มอสทรานซิสเตอร์ทำงานในย่านเชิงเส้น และถูกนำเสนอ โดย [4] การทำงานของวงจรสามารถอธิบายได้ดังนี้ มอสทรานซิสเตอร์  $M_7$  และ  $M_8$  มีความสมพียงกันและทำงานในย่านเชิงเส้น ดังนั้นความต้านทานเสมือนที่โหนด  $v_{CMC}$  มีค่าเท่ากับ

$$\begin{aligned}
 R_{tot} &= R_{ON7} \parallel R_{ON8} \\
 &= \frac{1}{\mu_n C_{ox} \frac{W}{L} (v_{O1} - V_{TH})} \parallel \frac{1}{\mu_n C_{ox} \frac{W}{L} (v_{O2} - V_{TH})} \\
 &= \frac{1}{\mu_n C_{ox} \frac{W}{L} (v_{O1} + v_{O2} - 2V_{TH})}
 \end{aligned} \tag{3.1}$$

เมื่อมีสัญญาณ โหมดร่วมที่เอาต์พุต แรงดันดังกล่าวจะถูกป้อนกลับไปเป็นกระแส โดยความต้านทาน  $R_{ON7} \parallel R_{ON8}$  จะมีค่าในลักษณะที่ทำให้กระแสไบอัสของ  $M_5$  และ  $M_6$  จะเท่ากับ  $I_{D9}$  และ  $I_{D10}$  ตามลำดับ

สมมติให้  $I_{D9} = I_{D10} = I_D$  จะได้ว่า  $V_B - V_{GS5} = 2I_D (R_{ON7} \parallel R_{ON8})$  หรือ  $R_{ON7} \parallel R_{ON8} = (V_B - V_{GS5}) / (2I_D)$  โดยการแทนค่า  $R_{ON7} \parallel R_{ON8}$  ดังกล่าวลงในสมการ (3.1) จะได้ว่า



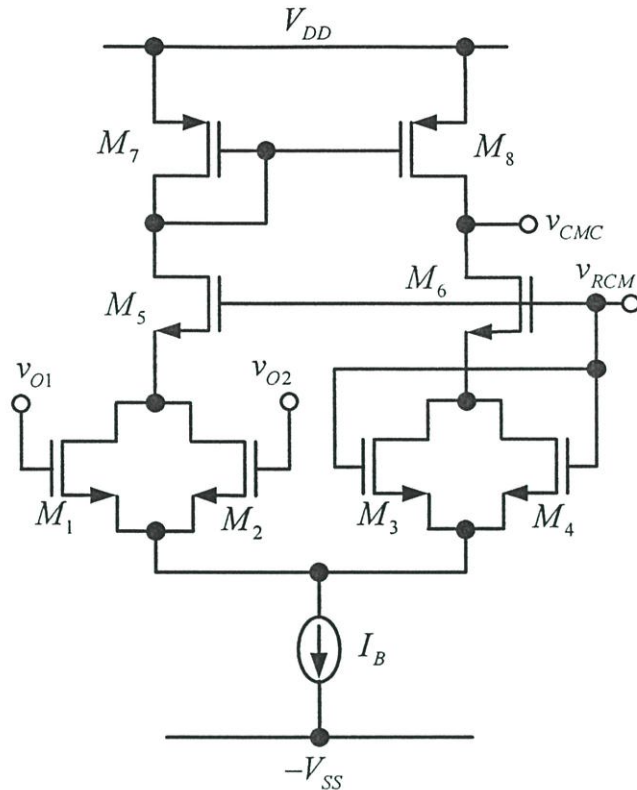
วงจร CMFB อีกวงจรหนึ่ง ถูกนำเสนอโดย [7], [8] และแสดงไว้ในรูปที่ 3.3 การทำงานของวงจรสามารถอธิบายได้คือ เมื่อมีแรงดันผลต่าง  $v_{O1}$  และ  $v_{O2}$  เข้ามาที่อินพุตของวงจรถูกผลต่าง ( $M_1$  &  $M_2$  และ  $M_3$  &  $M_4$ ) กระแสเดรนของ  $M_1$  จะมีค่าเท่ากับกระแสเดรนของ  $M_3$  และกระแสเดรนของ  $M_2$  ก็จะเท่ากับกระแสเดรนของ  $M_4$  โดยที่กระแสเดรนของ  $M_2$  เท่ากับ  $I_{D2} = (I_B/2) + \Delta I$  เมื่อ  $I_B$  เป็นกระแสไบอัสของวงจรถูกผลต่างและ  $\Delta I$  เป็นการเปลี่ยนแปลงของกระแสเนื่องจากสัญญาณที่เอาต์พุตขนาดใหญ่ ในทำนองเดียวกันกระแสเดรนของ  $M_3$  เท่ากับ  $I_{D3} = (I_B/2) - \Delta I$  ดังนั้นกระแสของ  $M_5$  จะมีค่าเท่ากับ

$$I_{D5} = I_{D2} + I_{D3} = (I_B/2 + \Delta I) + (I_B/2 - \Delta I) = I_B$$

เมื่อแรงดัน  $v_{O1}$  และ  $v_{O2}$  เป็นแรงดันผลต่าง กระแสที่ไหลผ่าน  $M_5$  จะไม่เปลี่ยนแปลงตามสัญญาณผลต่างที่เข้ามา สำหรับแรงดันตกคร่อม  $M_5$  นี้เองจะถูกใช้ในการควบคุมแรงดันไบอัสของเอาต์พุตของวงจรถูกผลต่าง

ในกรณีที่เมื่อมีแรงดันโหมคร่วมเข้ามา สัญญาณโหมคร่วมทางซิกบวคจะทำให้กระแสที่ไหลผ่าน  $M_2$  และ  $M_3$  เพิ่มขึ้น ซึ่งเป็นเหตุให้กระแสที่  $M_5$  เพิ่มขึ้นด้วย ทำให้แรงดัน  $v_{CMC}$  เพิ่มขึ้นตาม ค่าแรงดันนี้จะถูกใช้เป็นแรงดันไบอัสของแหล่งจ่ายกระแสที่ถูกสร้างโดยใช้เอ็นมอสทรานซิสเตอร์ทำให้กระแสมีค่าสูงขึ้น เหตุผลดังกล่าวส่งผลให้แรงดันโหมคร่วมลดลง

ข้อด้อยของวงจร CMFB นี้คือย่านแรงดันอินพุตที่ถูกจำกัด โดยมีค่าเท่ากับ  $(V_{DD} - V_{DSAT, I_B} - V_{GSP})$  วงจร CMFB นี้ จึงเหมาะกับวงจรที่ไม่ต้องการสวิงของสัญญาณกว้าง นอกจากนั้นอัตราขยายของลูปปี้อนกลับโหมคร่วมของวงจรมีค่าค่อนข้างต่ำ ทำให้การกำหนดระดับเอาต์พุตโหมคร่วมไม่ดีเท่าที่ควร



รูปที่ 3.4 วงจรคู่ผลต่างกับการขยายสองภาค

วงจรในรูปที่ 3.4 เป็นวงจร CMFB ที่ถูกนำเสนอโดย [9] การทำงานของวงจรคือแรงดันโหมคร่วมที่โหนด  $v_{O1}$  และ  $v_{O2}$  จะทำให้เกิดการรวมกันของกระแส  $i_{D1}$  และ  $i_{D2}$  แล้วไหลไปยังโหนด  $v_{CM}$  ซึ่งมีความต้านทานสูงผ่านทางวงจรสะท้อนกระแส ซึ่งประกอบด้วย  $M_7$  และ  $M_8$  ทรานซิสเตอร์  $M_1$ ,  $M_2$ ,  $M_3$  และ  $M_4$  จะทำการเปรียบเทียบแรงดันโหมคร่วม ( $V_{CM}$ ) ของ  $v_{O1}$  และ  $v_{O2}$  กับ  $v_{RCM}$  ถ้าแรงดันโหมคร่วมมีค่าเท่ากับแรงดันอ้างอิง ( $v_{RCM}$ ) กระแสที่ไหลผ่าน  $M_5$  และ  $M_6$  ก็จะมีค่าเท่ากัน อย่างไรก็ตาม ถ้า  $V_{CM}$  มีค่าไม่เท่ากับ  $v_{RCM}$  กระแสที่ไหลผ่าน  $M_5$  และ  $M_6$  ก็จะไม่สมดุลกัน ส่งผลให้เกิดการเปลี่ยนแปลงของแรงดัน  $v_{CM}$  โดยถ้า  $V_{CM}$  มีค่ามากกว่า  $v_{RCM}$  แล้ว  $I_{D5}$  มีค่ามากกว่า  $I_{D6}$  และ  $I_{D5}$  ถูกสะท้อนไปยัง  $I_{D8}$  โดยวงจรสะท้อนกระแส กระแสจะถูกจ่ายไปที่โหนด  $v_{CM}$  ทำให้แรงดันที่โหนดนี้มีค่าเพิ่มขึ้น ในทางกลับกันถ้า  $V_{CM}$  มีค่าน้อยกว่า  $v_{RCM}$  แล้ว  $I_{D5}$  มีค่าน้อยกว่า  $I_{D6}$  และ  $I_{D5}$  ถูกสะท้อนไปยัง  $I_{D8}$  โดยวงจรสะท้อนกระแส ทำให้แรงดันที่โหนด  $v_{CM}$  ลดลง

วงจร CMFB นี้มีข้อเสียคือย่านการทำงานที่อินพุตที่ถูกจำกัด และความไม่เป็นเชิงเส้นของวงจรคู่ผลต่าง โดยวงจรดังกล่าวสามารถทำงานได้ดี เมื่อมีการสวิงของแรงดันขนาดเล็ก ย่านการทำงานด้านอินพุตและความไม่เป็นเชิงเส้นสามารถปรับปรุงได้โดยการปรับอัตราส่วนขนาด (W/L) ของมอสทรานซิสเตอร์และการเพิ่มกระแสไบอัส อย่างไรก็ตาม การทำเช่นนั้นเป็นการเพิ่มขนาด



$$v_{CMC} = (g_{mNi} + g_{mPi})(v_{O1} + v_{O2})R_o \quad (3.4)$$

เมื่อ  $g_{mNi}$  และ  $g_{mPi}$  คือทรานสคอนดักแตนซ์อินพุตของเอ็นมอสทรานซิสเตอร์ ( $M_{N1} - M_{N4}$ ) และพีมอสทรานซิสเตอร์ ( $M_{P1} - M_{P4}$ ) ตามลำดับ และ  $R_o$  คือความต้านทานเอาต์พุตของวงจรขยายโหมคร่วม

$v_{O1}$  และ  $v_{O2}$  ทำงานลักษณะที่มีค่าแรงดันตรงกันข้ามกัน อธิบายการทำงานได้ว่าเมื่อ  $v_{O1}$  มีค่าแรงดันเป็นบวก และ  $v_{O2}$  มีค่าแรงดันเป็นลบ วงจรคู่ผลต่างแบบเอ็นมอสทรานซิสเตอร์ ( $M_{N1}, M_{N4}$ ) จะทำงานเมื่อแรงดันเป็นซีกบวกเพียงอย่างเดียว และวงจรคู่ผลต่างแบบพีมอสทรานซิสเตอร์ ( $M_{P1}, M_{P4}$ ) จะทำงานเมื่อแรงดันเป็นซีกลบเพียงอย่างเดียวเช่นกัน ในกรณีนี้สมการ (3.4) สามารถเขียนใหม่ได้คือ

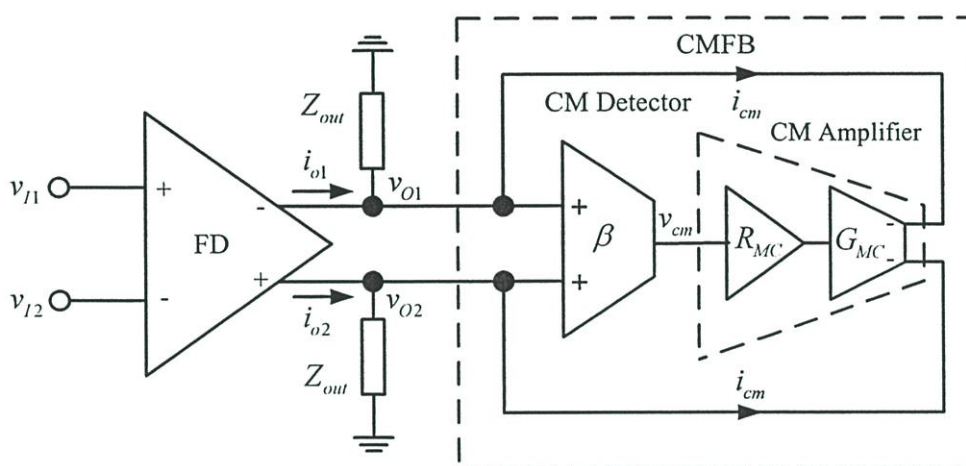
$$v_{CMC} = (g_{mNi}v_{O1} + g_{mPi}v_{O2})R_o \quad (3.5)$$

วงจรมีสามารถทำงานได้ แม้ว่าสัญญาณเอาต์พุตมีการสวิงกว้าง แต่ก็ยังมีปัญหาเรื่องความเป็นเชิงเส้นของวงจรเนื่องจากความไม่สมพียงกันของค่าทรานสคอนดักแตนซ์  $g_{mNi}$  และ  $g_{mPi}$  ที่มีผลมาจากความแตกต่างของค่าความคล่องตัวของพาหะ (mobility) และแรงดันเทรชโฮลด์ของมอสทรานซิสเตอร์ชนิดเอ็นและชนิดพี นอกจากนี้กำลังสูญเสียของวงจรที่มีค่าค่อนข้างสูง และการตอบสนองต่อความถี่ของวงจรไม่สูงมากนัก เนื่องจากมีโหนดความต้านทานสูงภายในและตัวเก็บประจุแฝงจำนวนมาก นอกจากนี้แล้ว [12] ได้นำเสนอวงจร CMFB ที่สามารถให้ช่วงสวิงได้กว้างและมีอัตราขยายลูปป้อนกลับที่มีค่าสูง แต่งานวิจัยดังกล่าวจะอาศัยมอสทรานซิสเตอร์แบบดิฟเฟอเรนเชียลทำงานร่วมกับแบบเอ็นฮานซ์เมนต์ ซึ่งวงจรมีความซับซ้อนและยุ่งยากในกระบวนการสร้าง

วงจรมีได้นำเสนอในวิทยานิพนธ์ซึ่งจะกล่าวต่อไปนี้ ใช้วงจรคอมพลิเมนทารีมีช่วงปฏิบัติงานกว้าง โดยอาศัยเพียงวงจรซีมอสอินเวอร์เตอร์ 2 วงจรเป็นส่วนของวงจรตรวจจับสัญญาณคอมมอนโหมคและเพิ่มอัตราขยายสัญญาณโหมคร่วมโดยใช้วงจรขยายทรานส์อิมพีแดนซ์และวงจรขยายทรานสคอนดักแตนซ์ วงจรมีได้สามารถการตอบสนองความถี่ได้ดี เนื่องจากวงจรขยายทรานส์อิมพีแดนซ์มีความต้านทานอินพุตและเอาต์พุตต่ำ

### 3.3 หลักการของวงจรป้อนกลับโหมคร่วมที่นำเสนอ

ในหัวข้อนี้เป็นการนำเสนอการออกแบบวงจร CMFB แบบใหม่ ที่แก้ไขปัญหาดังที่กล่าวไว้ ในหัวข้อ 3.2 โดยวงจรมีช่วงปฏิบัติงานกว้าง (Rail-to-Rail Operation) วงจรอาศัยชิมอสอินเวอร์เตอร์เป็นวงจรตรวจจับสัญญาณโหมคร่วม (Common Mode Signal) และเพิ่มอัตราขยายรูปเปิดของวงจรป้อนกลับโหมคร่วมโดยอาศัยวงจรขยายทรานสอิมพีแดนซ์ และวงจรขยายทรานสคอนดักแตนซ์ อัตราขยายของวงจรทั้งสองทำให้อัตราขยายรูปเปิดของวงจรป้อนกลับโหมคร่วมมีค่าสูงมาก ในขณะที่วงจรสามารถตอบสนองความถี่ และมีเสถียรภาพที่ดี



รูปที่ 3.6 บล็อกไดอะแกรมหลักการที่นำเสนอ

รูปที่ 3.6 แสดงโครงสร้างของวงจรขยายผลต่างแบบสมมาตร (Fully Differential Amplifier, FD) กับวงจร CMFB ที่นำเสนอ  $Z_{out}$  คือความต้านทานเสมือนทางด้านเอาต์พุตของวงจร FD วงจร CMFB ที่นำเสนอประกอบด้วยวงจรตรวจจับสัญญาณโหมคร่วมแบบคอมพลิเมนท์ารี ที่สามารถมีช่วงปฏิบัติงานกว้าง (Rail-to-Rail Operation) และวงจรขยายสัญญาณโหมคร่วม (CM Amplifier) ซึ่งประกอบด้วยวงจรทรานสอิมพีแดนซ์ ( $R_{MC}$ ) และทรานสคอนดักแตนซ์ ( $G_{MC}$ ) ความสัมพันธ์ระหว่างแรงดันและกระแสที่โหนด  $v_{O1}$  และ  $v_{O2}$  สามารถแสดงได้ดังนี้

$$v_{o1} = v_{oc} + \frac{v_{od}}{2} \quad (3.6)$$

$$v_{o2} = v_{oc} - \frac{v_{od}}{2} \quad (3.7)$$

$$i_{o1} = i_{oc} + \frac{i_{od}}{2} \quad (3.8)$$

$$i_{o2} = i_{oc} - \frac{i_{od}}{2} \quad (3.9)$$

โดยที่  $v_{oc}$ ,  $v_{od}$ ,  $i_{oc}$  และ  $i_{od}$  มีค่าเท่ากับ  $(v_{o1} + v_{o2})/2$ ,  $(v_{o1} - v_{o2})$ ,  $(i_{o1} + i_{o2})/2$  และ  $(i_{o1} - i_{o2})$  ตามลำดับ จากรูปที่ 3.6 กระแสเอาต์พุตสามารถพิจารณาได้เท่ากับ

$$i_{o1} = \frac{v_{o1}}{Z_{out}} + i_{cm} = \frac{v_{o1}}{Z_{out}} + \beta R_{MC} G_{MC} v_{oc} \quad (3.10)$$

$$i_{o2} = \frac{v_{o2}}{Z_{out}} + i_{cm} = \frac{v_{o2}}{Z_{out}} + \beta R_{MC} G_{MC} v_{oc} \quad (3.11)$$

เมื่อ  $\beta$  คือ อัตราขยายของวงจรตรวจจับสัญญาณโหมคร่วม (CM Detector)  $R_{MC}$  คืออัตราขยายทรานซิสมิทแอนด์ และ  $G_{MC}$  คืออัตราขยายทรานสดักคแทนซ์ของ CMFB ตามลำดับ

จากสมการที่ (3.6) ถึง (3.11) ความต้านทานสัญญาณโหมคร่วม ( $Z_{oc}$ ) สามารถหาได้มีค่าเท่ากับ (ดูภาคผนวก ก.)

$$Z_{oc} = \frac{v_{oc}}{i_{oc}} = \frac{Z_{out}}{\beta R_{MC} G_{MC} Z_{out} + 1} \quad (3.12)$$

ในทำนองเดียวกัน ความต้านทานโหมคผลต่าง คือ

$$Z_{od} = \frac{v_{od}}{i_{od}} = Z_{out} \quad (3.13)$$

จากสมการ (3.12) สามารถหาอัตราขยายโหมคร่วมได้ดังนี้

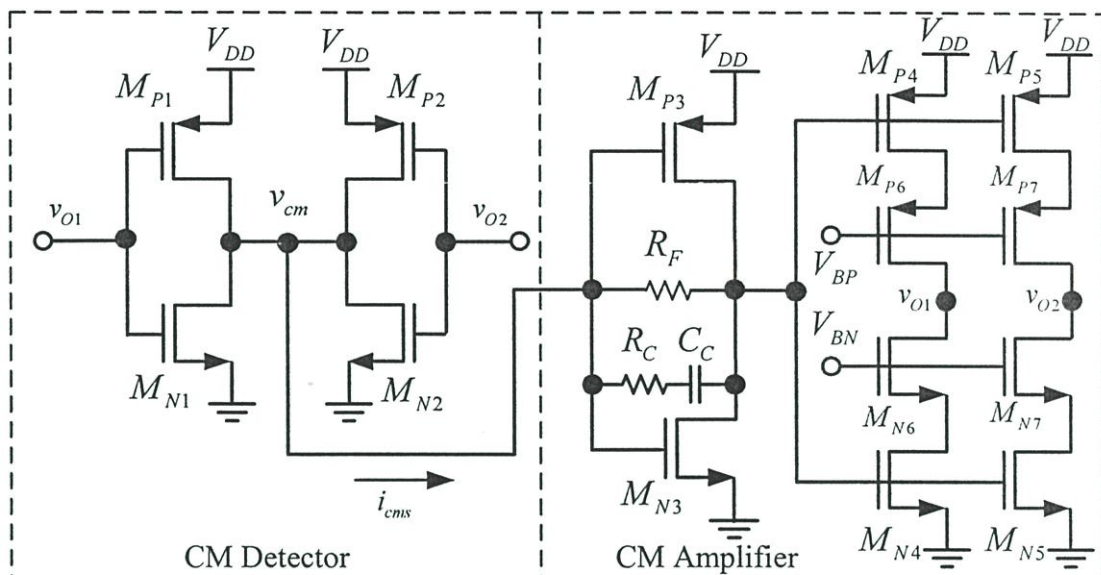
$$A_{CM} = G_{M,FD} \cdot Z_{oc} \quad (3.14)$$

และจากสมการ (3.13) สามารถหาอัตราขยายโหมคผลต่างได้ดังนี้

$$A_{DM} = G_{M,FD} \cdot Z_{od} \quad (3.15)$$

จากสมการ (3.14) และ (3.15) จะเห็นได้ว่า อัตราขยายสัญญาณโหมคร่วมมีค่าต่ำ โดยเฉพาะอย่างยิ่งถ้าอัตราขยายลูปป้อนกลับ ( $\beta R_{MC} G_{MC}$ ) มีค่าสูง สำหรับอัตราขยายผลต่างนั้นมีค่าขึ้นอยู่กับ  $Z_{out}$  และไม่มีผลกระทบจากวงจรป้อนกลับโหมคร่วม

### 3.4 วงจรป้อนกลับโหมคร่วมที่นำเสนอ



รูปที่ 3.7 วงจร CMFB ที่นำเสนอ

การทำงานของ CMFB ในรูปที่ 3.7 เมื่อมีสัญญาณโหมคร่วมเข้ามาที่อินพุตของวงจรตรวจจับสัญญาณโหมคร่วม (CM Detector) ซึ่งประกอบไปด้วยวงจรซิมอสอินเวอร์เตอร์ ( $M_{N1} - M_{N2}$ ) และ ( $M_{P1} - M_{P2}$ ) กล่าวคือ เมื่อสัญญาณโหมคร่วมของเอาต์พุต ( $v_{O1}$  และ  $v_{O2}$ ) ซึ่กลับเข้ามา กระแสของ  $M_{N1}$  และ  $M_{N2}$  ไหลเพิ่มขึ้น ในขณะที่กระแสของ  $M_{P1}$  และ  $M_{P2}$  ไหลน้อยลง ดังนั้นแรงดัน  $v_{cm}$  ก็จะกลับเฟสกับสัญญาณทางอินพุต ในทำนองเดียวกัน เมื่อสัญญาณโหมคร่วมของเอาต์พุตซึ่กลับเข้ามา ก็จะทำงานในลักษณะตรงข้ามกับสัญญาณที่เป็นบวกดังที่กล่าวไปแล้ว สัญญาณ  $v_{cm}$  ที่ได้จะถูกขยายโดยวงจรขยายสัญญาณโหมคร่วม (CM Amplifier) แล้วถูกป้อนกลับไปยังเอาต์พุตของวงจรขยายผลต่าง เพื่อให้เอาต์พุตมีระดับแรงดันคงที่โดยมีค่าเท่ากับระดับแรงดันไฟตรงที่ถูกกำหนด วงจรขยายสัญญาณโหมคร่วม (CM Amplifier) ประกอบด้วยวงจรทรานซิสมิพีดแดนซ์ ( $M_{N3}, M_{P3}, R_F, R_C$  และ  $C_C$ ) และวงจรทรานสคอนดักแตนซ์ ( $M_{N4} - M_{N7}$ ) และ ( $M_{P4} - M_{P7}$ ) อัตราขยายของวงจรทรานซิสมิพีดแดนซ์มีค่าขึ้นกับตัวต้านทานป้อนกลับ  $R_F$  ข้อดีของวงจรทรานซิสมิพีดแดนซ์ คือวงจรมีความต้านทานอินพุตต่ำ โดยมีค่าประมาณ  $1/(g_{mn} + g_{mp})$  วงจรมีย่านการสวิงกว้าง และผลกระทบจากตัวเก็บประจุแฝงภายในมีค่าไม่มากนัก ดังนั้นวงจรจึงมีการตอบสนองความถี่ที่ดี สัญญาณเอาต์พุตจากวงจรทรานซิสมิพีดแดนซ์จะถูกแปลงกลับไปเป็นกระแสโดยวงจรทรานสคอนดักแตนซ์ ซึ่งประกอบด้วย  $M_{N4} - M_{N7}$  และ  $M_{P4} - M_{P7}$  สำหรับอัตราขยายลูปเปิดของวงจรป้อนกลับโหมคร่วม (CMFB) มีค่าเท่ากับ  $(\beta R_{MC} G_{MC})$  โดยที่  $\beta$  คืออัตราขยายของวงจรตรวจจับสัญญาณโหมคร่วม

(CM Detector)  $R_{MC}$  คืออัตราขยายของวงจรทรานส์อิมพีแดนซ์ และ  $G_{MC}$  คืออัตราขยายของวงจรทรานส์คอนดักแตนซ์ ตามลำดับ  $R_C$  และ  $C_C$  ถูกต่อที่วงจรมายภาคที่สองเพื่อทำหน้าที่ชดเชยความถี่ทำให้วงจรมีเสถียรภาพ

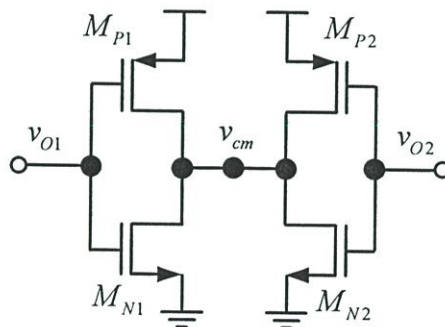
ในกรณีที่สัญญาณ  $v_{O1}$  และ  $v_{O2}$  เป็นสัญญาณผลต่างกระแสของวงจรซีมอสอินเวอร์เตอร์  $M_{N1}$ ,  $M_{P1}$  และซีมอสอินเวอร์เตอร์  $M_{N2}$ ,  $M_{P2}$  จะไหลในทิศทางที่หักล้างกัน ทำให้เอาต์พุตของวงจรตรวจจับสัญญาณ โหมดร่วม (CM Detector) มีค่าเท่ากับศูนย์ ส่งผลให้วงจรมายสัญญาณ โหมดร่วมไม่ตอบสนองต่อสัญญาณผลต่างดังกล่าว

วงจร CMFB จะทำหน้าที่กำหนดระดับแรงดันดีซีเอาต์พุตโดยระดับแรงดันดีซีที่เอาต์พุต ถูกกำหนดได้ด้วยแรงดันกึ่งกลาง (Midpoint Voltage,  $V_M$ ) ของวงจรซีมอสอินเวอร์เตอร์ ซึ่งในวิทยานิพนธ์นี้แรงดันกึ่งกลางถูกออกแบบให้มีค่าประมาณ  $V_{DD}/2$

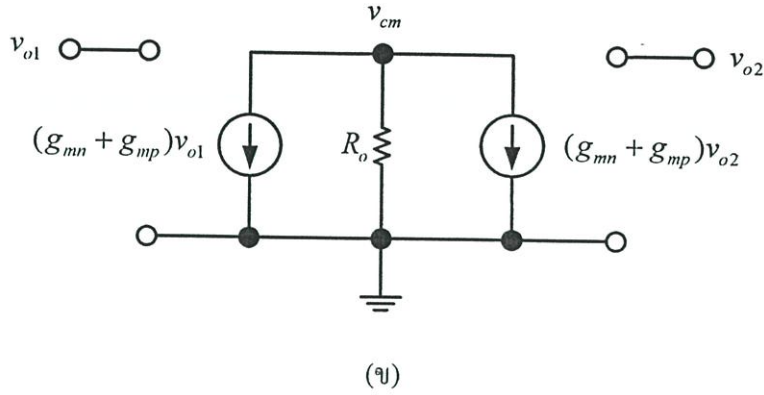
การวิเคราะห์การทำงานของวงจร CMFB จะแยกการวิเคราะห์ออกเป็นสองส่วน คือส่วนแรก ได้แก่ ส่วนของวงจรตรวจจับสัญญาณ โหมดร่วม (Common Mode Detector) และส่วนที่สอง ได้แก่ วงจรมายสัญญาณ โหมดร่วม (Common Mode Amplifier)

### 3.4.1 วงจรตรวจจับสัญญาณโหมดร่วม (Common Mode Detector)

การพิจารณาวงจรตรวจจับสัญญาณ โหมดร่วม (CM Detector) แบบคอมพลิเมนท์ารี ในรูปที่ 3.8 จะแยกพิจารณาเมื่อแรงดันตอบสนองต่อสัญญาณผลต่างออกได้เป็น 2 กรณี คือ เมื่อแรงดันเอาต์พุตของวงจรมายผลต่าง ( $v_{O1}$  และ  $v_{O2}$ ) เป็นสัญญาณขนาดเล็ก และเมื่อแรงดันเอาต์พุตของวงจรมายผลต่าง ( $v_{O1}$  และ  $v_{O2}$ ) เป็นสัญญาณขนาดใหญ่



(ก)



รูปที่ 3.8 (ก) วงจรตรวจจับสัญญาณโหมคร่วม (ข) วงจรสมมูลสัญญาณขนาดเล็ก

ในกรณีแรก เมื่อสัญญาณเอาต์พุตเป็นสัญญาณขนาดเล็ก รูปที่ 3.8 (ก) สามารถถูกแทนด้วยวงจรสมมูลสัญญาณขนาดเล็กดังแสดงในรูปที่ 3.8 (ข) เมื่อ  $R_o$  คือความต้านทานที่โหนด  $v_{cm}$  ซึ่งมีค่าประมาณ  $(r_{on} \parallel r_{op}) \parallel r_{in,R_{MC}}$  โดยที่  $r_{on}$ ,  $r_{op}$  และ  $r_{in,R_{MC}}$  คือ ความต้านทานของเอ็นมอส พีมอส และความต้านทานอินพุตของวงจรทรานซิสมีพีเคเนซ ตามลำดับ แรงดันเอาต์พุต  $v_{cm}$  สามารถหาได้โดยมีค่าเท่ากับ

$$v_{cm} = -(g_{mn} + g_{mp})(v_{o1} + v_{o2})R_o \quad (3.16)$$

เมื่อ  $v_{icm} = (v_{o1} + v_{o2})/2$  ดังนั้นอัตราขยายของสัญญาณโหมคร่วม ( $A_{CM}$ ) มีค่าเท่ากับ

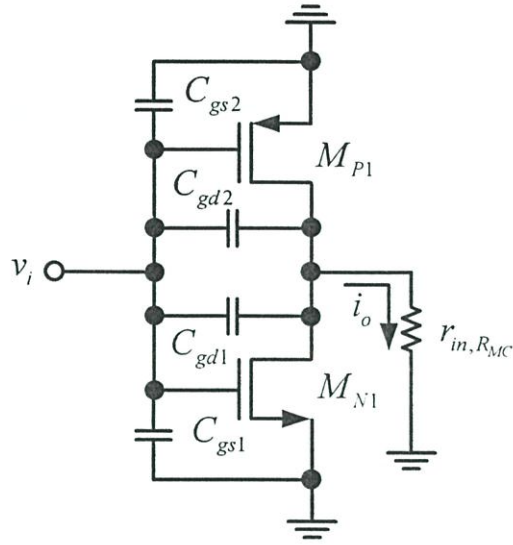
$$A_{CM} = \frac{v_{cm}}{v_{icm}} = -2(g_{mn} + g_{mp})R_o \quad (3.17)$$

และอัตราขยายของสัญญาณโหมคผลต่าง ( $A_{DM}$ ) มีค่าเท่ากับ

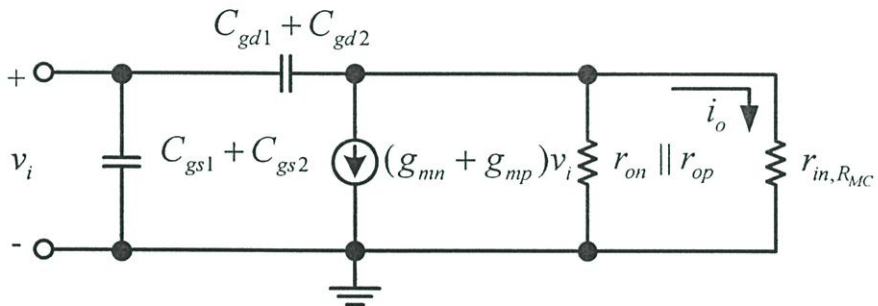
$$A_{DM} = \frac{v_{dm}}{v_{idm}} = 0 \quad (3.18)$$

จากสมการ (3.17) และ (3.18) จะเห็นได้ว่าเมื่อสัญญาณเป็นแบบโหมคร่วม วงจรนี้จะทำหน้าที่ตรวจจับ และขยายสัญญาณ แต่เมื่อสัญญาณที่ป้อนเป็นสัญญาณผลต่าง อัตราขยายที่ได้มีค่าเท่ากับศูนย์ หรืออาจกล่าวได้ว่าวงจร CMFB ไม่ตอบสนองต่อสัญญาณผลต่างนั่นเอง

การวิเคราะห์หาอัตราขยายของวงจรตรวจจับสัญญาณโหมคร่วม ( $\beta$ ) โดยคิดผลกระทบของตัวเก็บประจุแผ่นและความต้านทานภายในได้ ดังแสดงในรูปที่ 3.9



(ก)



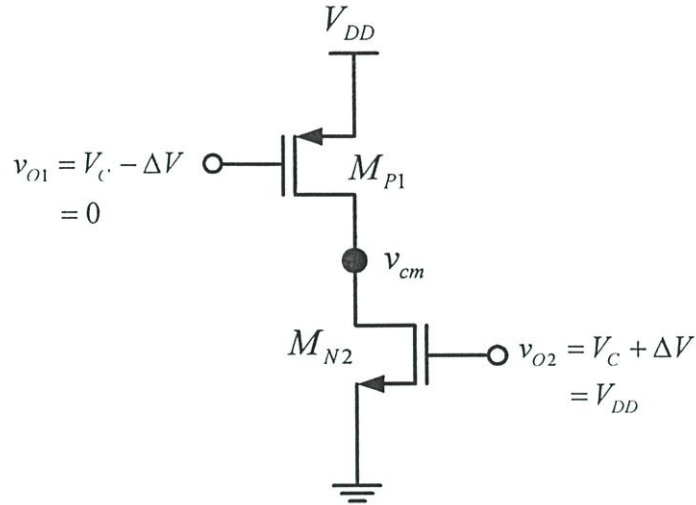
(ข)

รูปที่ 3.9 (ก) วงจรซีมอสอินเวอร์เตอร์ที่ความถี่สูง (ข) วงจรสมมูลสัญญาณขนาดเล็ก

$$\beta = \frac{i_o(s)}{v_i(s)} = \frac{(r_{on} \parallel r_{op}) [s(C_{gd1} + C_{gd2}) - (g_{mn} + g_{mp})]}{s[r_{in,RMC} (r_{on} \parallel r_{op})(C_{gd1} + C_{gd2})] + r_{in,RMC} + (r_{on} \parallel r_{op})} \quad (3.19)$$

เนื่องจาก  $r_{in,RMC}$  มีค่าต่ำ ทำให้อัตราขยายของวงจรตรวจจับสัญญาณโหมคร่วม ( $\beta$ ) มีค่าน้อย ส่งผลให้ตัวเก็บประจุ मिलเตอร์ที่อินพุตของวงจรตรวจจับสัญญาณโหมคร่วมมีค่าน้อยไปด้วยการตอบสนองความถี่ของวงจรรวมจึงมีค่าค่อนข้างสูง

ในกรณีที่สอง เมื่อสัญญาณเอาต์พุตเป็นสัญญาณขนาดใหญ่ ตัวอย่างเช่น เมื่อ  $v_{O1}$  และ  $v_{O2}$  มีค่าเท่ากับศูนย์ และแหล่งจ่ายแรงดัน ( $V_{DD}$ ) ตามลำดับ ทรานซิสเตอร์  $M_{N1}$  และ  $M_{P2}$  ไม่ทำงานแต่  $M_{N2}$  และ  $M_{P1}$  ยังคงทำงานอยู่ ดังแสดงในรูปที่ 3.10 ในกรณีนี้แรงดัน  $v_{cm}$  ที่โหนดเอาต์พุตมีค่าคงที่และไม่มีการเปลี่ยนแปลงตาม  $v_{O1}$  และ  $v_{O2}$



รูปที่ 3.10 วงจรตรวจจับสัญญาณ โหมดร่วม (CM Detector) กับสัญญาณผลต่างขนาดใหญ่

ถ้ากำหนดให้  $v_{O1} = V_C - \Delta V$  และ  $v_{O2} = V_C + \Delta V$  โดยที่  $V_C$  คือระดับแรงดันดีซีที่เอาต์พุต และ  $\Delta V$  คือการเปลี่ยนแปลงของสัญญาณที่มีขนาดใหญ่ที่เอาต์พุต

จะได้ว่า 
$$V_{GS,MN2} = v_{O2} = V_C + \Delta V \quad (3.20)$$

$$V_{GS,MP1} = V_{DD} - v_{O1} = (V_{DD} - V_C) + \Delta V \quad (3.21)$$

จากสมการกระแสของทรานซิสเตอร์ ของ  $M_{N2}$  และ  $M_{P1}$  ซึ่งมีค่าเท่ากับ

$$I_{D,MN2} = K_{N2} (V_{GS,MN2} - V_{TN})^2 \quad (3.22)$$

$$I_{D,MP1} = K_{P1} (V_{GS,MP1} - V_{TP})^2 \quad (3.23)$$

โดยที่  $K_N = \frac{1}{2} \mu_n C_{ox} \left( \frac{W}{L} \right)_N$  และ  $K_P = \frac{1}{2} \mu_p C_{ox} \left( \frac{W}{L} \right)_P$

จากสมการ (3.22) และ (3.23) จะเห็นได้ว่า ถ้า  $I_{D,MN2} = I_{D,MP1}$ ,  $K_{N2} = K_{P1}$  และ  $V_{TN} = V_{TP}$  จะได้ว่า

$$V_{GS,MN2} = V_{GS,MP1} \quad (3.24)$$

โดยการพิจารณาสมการ (3.20), (3.21) และ (3.24) พบว่า  $V_C$  ไม่มีการเปลี่ยนแปลงตามแรงดัน  $\Delta V$  และแรงดันคิซีโหมคร่วม  $V_C$  ดังกล่าวมีค่าเท่ากับ

$$V_C = \frac{V_{DD}}{2} \quad (3.25)$$

ในทางปฏิบัติ  $K_N$  อาจจะมีค่าไม่เท่ากับ  $K_P$  และ  $V_{TN}$  ก็อาจจะมีค่าไม่เท่ากับ  $V_{TP}$  ดังนั้นจึงจำเป็นต้องวิเคราะห์สิ่งที่ไม่เป็นอุดมคติด้วย จากรูปที่ 3.10  $M_{P1}$  กับ  $M_{N2}$  ต่ออนุกรมกันดังนั้นกระแสเดรนของ  $M_{P1}$  มีค่าเท่ากับกระแสเดรนของ  $M_{N2}$

$$K_P (V_{GS,MP1} - V_{TP})^2 = K_N (V_{GS,MN2} - V_{TN})^2 \quad (3.26)$$

โดยการแทนสมการ (3.20) และ (3.21) ลงใน (3.26) แล้วทำการจัดรูปเพื่อหาค่าแรงดันคิซีโหมคร่วมที่เอาต์พุต ( $V_C$ ) จะได้

$$V_C = \frac{\sqrt{K_P} (V_{DD} + \Delta V - V_{TP}) + \sqrt{K_N} (V_{TN} - \Delta V)}{(\sqrt{K_N} + \sqrt{K_P})} \quad (3.27)$$

จากสมการที่ (3.27) เราสามารถพิจารณาผลกระทบของความไม่เป็นอุดมคติ อันได้แก่ความไม่สมพงษ์ของพารามิเตอร์ในทรานซิสเตอร์  $K$  และความไม่สมพงษ์กันของแรงดัน  $V_{TH}$  ดังต่อไปนี้

**กรณีที่ 1.**  $V_{TP} = V_{TN} = V_T$  แต่  $K_P \neq K_N$  จะได้ว่า  $V_C$  มีค่าเท่ากับ

$$\begin{aligned} V_C &= \frac{\sqrt{K_P} (V_{DD} - V_T) + \sqrt{K_N} (V_T) - \Delta V (\sqrt{K_N} - \sqrt{K_P})}{\sqrt{K_N} + \sqrt{K_P}} \\ &= \frac{\sqrt{K_P} (V_{DD} + \Delta V - V_T) + \sqrt{K_N} (V_T - \Delta V)}{\sqrt{K_N} + \sqrt{K_P}} \end{aligned} \quad (3.28)$$

กรณีที่ 2.  $K_P = K_N = K$  แต่  $V_{TP} \neq V_{TN}$  จะได้ว่า  $V_C$  มีค่าเท่ากับ

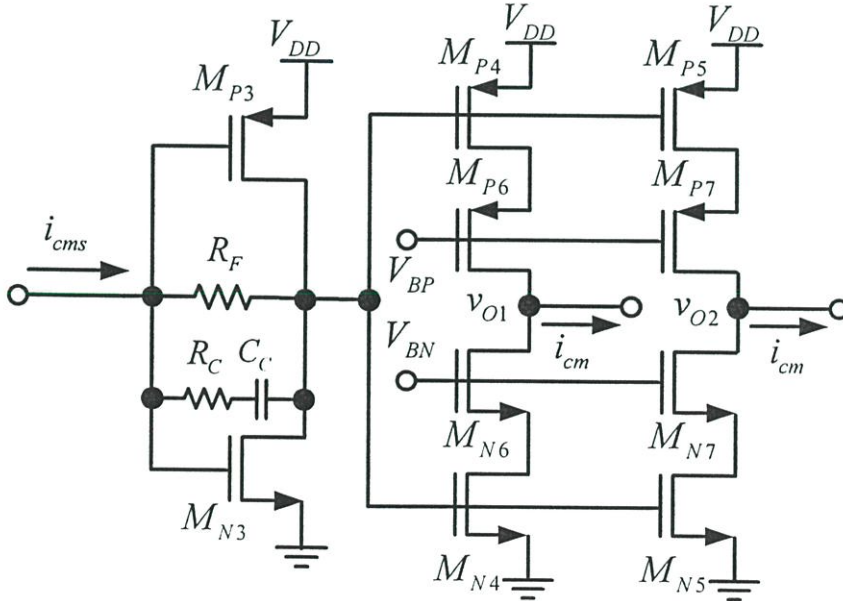
$$V_C = \frac{\sqrt{K}(V_{DD} + \Delta V - V_{TP}) + \sqrt{K}(V_{TN} - \Delta V)}{2\sqrt{K}}$$

$$= \frac{V_{DD} - V_{TP} + V_{TN}}{2} \quad (3.29)$$

ค่า  $K_N$  และ  $K_P$  สามารถทำให้มีค่าใกล้เคียงกันด้วยการปรับขนาดของมอสทรานซิสเตอร์โดยให้มีค่าตามค่าอัตราส่วนของค่าความคล่องตัวของอิเล็กตรอน ( $\mu_n$ ) และค่าความคล่องตัวของโฮล ( $\mu_p$ ) แรงดันขีดเริ่มของมอสทรานซิสเตอร์ (threshold voltage) ชนิดเอ็นและชนิดพี สามารถออกแบบให้มีค่าใกล้เคียงกันโดยการปรับแรงดันระหว่างขาเกตและขาซอร์ส ( $V_{BS}$ ) เพื่อให้ระดับของแรงดัน  $V_{TN}$  และ  $V_{TP}$  มีค่าใกล้เคียงให้มากที่สุด

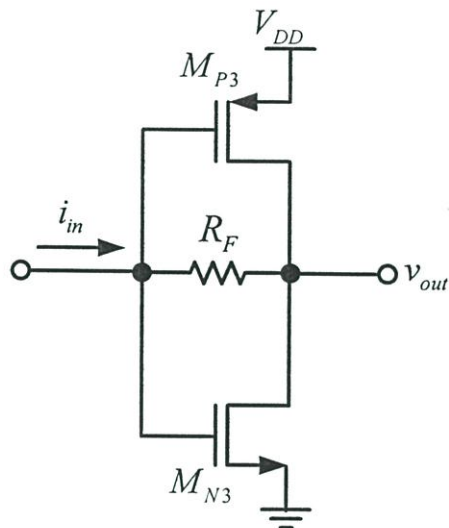
### 3.4.2 วงจรขยายสัญญาณโหมคร่วม (Common Mode Amplifier)

วงจรขยายสัญญาณโหมคร่วมประกอบด้วยวงจรทรานซิสิมพีแดนซ์ และวงจรทรานสคอนคัคแดนซ์ แสดงดังในรูปที่ 3.11

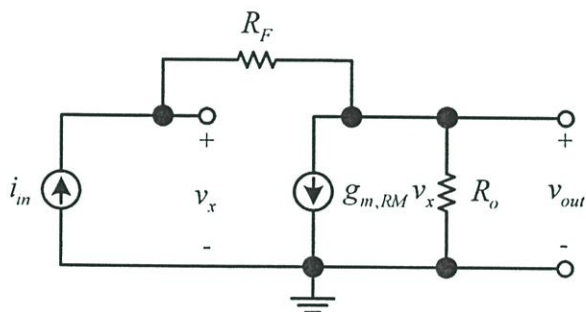


รูปที่ 3.11 วงจรขยายสัญญาณโหมคร่วม (CM Amplifier)

รูปที่ 3.12 (ก) เป็นวงจรทรานซิสมิกพีแควนซ์ ซึ่งเป็นวงจรขยายแบบหนึ่ง โดยมีอินพุตเป็นสัญญาณกระแสและเอาต์พุตเป็นแรงดัน วงจรมีความต้านทานทางด้านอินพุตและทางด้านเอาต์พุตต่ำ ทำให้เป็นวงจรขยายสัญญาณสามารถตอบสนองความถี่ได้ดี ในการออกแบบวงจรทรานซิสมิกพีแควนซ์ ตัวต้านทานเป็นอุปกรณ์ป้อนกลับ และเป็นตัวกำหนดอัตราขยาย



(ก)



(ข)

รูปที่ 3.12 (ก) วงจรทรานซิสมิกพีแควนซ์ (ข) วงจรสมมูลที่ความถี่ต่ำ

รูปที่ 3.12 (ข) แสดงวงจรสมมูลที่ความถี่ต่ำ ซึ่งเราสามารถหาอัตราขยายทรานซิสมิกพีแควนซ์ได้เท่ากับ

$$R_{MC} = \frac{v_{out}}{i_{in}} = -\frac{(g_{m, RM} R_F - 1) R_o}{(g_{m, RM} R_o + 1)} \approx -R_F \quad (3.30)$$

โดยที่  $g_{m,RM}$  และ  $R_o$  คือ ค่าทรานสคอนดักแตนซ์เท่ากับ  $(g_{m3} + g_{mp3})$  และค่าความต้านทานเอาต์พุตของซีมอสอินเวอร์เตอร์เท่ากับ  $(r_{on3} \parallel r_{op3})$  ตามลำดับ

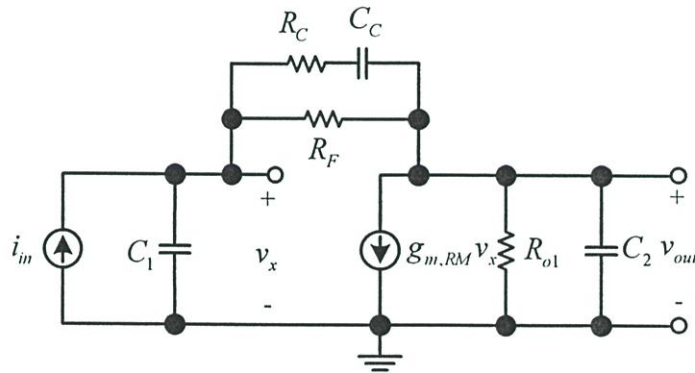
ความต้านทานทางด้านอินพุตของวงจร สามารถหาได้จากรูปที่ 3.12 (ข) โดยมีค่าเท่ากับ

$$r_{in,RMC} = \frac{R_F + R_o}{g_{m,RM} R_o + 1} \quad (3.31)$$

ในขณะเดียวกันความต้านทานทางด้านเอาต์พุตของวงจรมีค่าเท่ากับ

$$r_{out,RMC} = \frac{R_o}{g_{m,RM} R_o + 1} \quad (3.32)$$

เมื่ วงจรทำงานในย่านความถี่สูง เราจำเป็นต้องคิดผลของตัวเก็บประจุแฝง (Parasitic capacitor) ที่มากับทรานซิสเตอร์ รูปที่ 3.13 แสดงวงจรสมมูลสัญญาณขนาดเล็กที่ความถี่สูง โดยที่  $C_1$  และ  $C_2$  คือตัวเก็บประจุแฝงเสมือนทางด้านอินพุตและเอาต์พุต ตามลำดับ



รูปที่ 3.13 วงจรสมมูลความถี่สูง

จากวงจร เราสามารถหาอัตราขยาย  $R_{MC}$  โดยมีค่าเท่ากับ

$$R_{MC}(s) = \frac{R_o \left[ sC_C (R_F + R_C - R_C R_F g_{m,RM}) + 1 - R_F g_{m,RM} \right]}{K_3 s^3 + K_2 s^2 + K_1 s + g_{m,RM} R_o + 1} \quad (3.33)$$

โดยที่

$$C_1 = C_{gs3} + C_{gsp3}$$

$$C_2 = C_{m,GMC}$$

และ

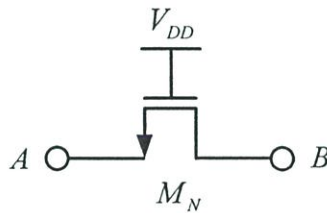
$$K_3 = R_F R_C R_o C_1 C_2 C_C$$

$$K_2 = C_C R_o (R_F + R_C)(C_1 + C_2) + C_1 R_F (C_2 R_o + C_C R_C)$$

$$K_1 = C_C (g_{m, RM} R_o R_F + g_{m, RM} R_o R_C + R_F + R_C) + C_1 (R_o + R_F) + C_2 R_o$$

จากสมการที่ (3.33) จะเห็นได้ว่าอัตราขยายของวงจรที่ความถี่ต่ำขึ้นอยู่กับค่าตัวต้านทานป้อนกลับ ( $R_F$ ) อย่างไรก็ตามที่ความถี่สูง ผลของตัวเก็บประจุแฝงและผลของวงจรชดเชยความถี่ซึ่งประกอบด้วย ตัวต้านทาน ( $R_C$ ) และตัวเก็บประจุ ( $C_C$ ) จะทำให้โพลหลักอยู่ที่ความถี่ต่ำ และเกิดซีโรด้านซ้ายเพื่อลดผลกระทบของโพลรองที่ความถี่สูง ส่งผลให้เฟสmarginของวงจรมีค่าเพิ่มขึ้น

ในวิทยานิพนธ์ฉบับนี้ ตัวต้านทานป้อนกลับถูกสร้างโดยอาศัยมอสทรานซิสเตอร์ที่ทำงานในย่านเชิงเส้น เป็นที่ทราบกันว่าตัวต้านทานเป็นอุปกรณ์ที่มีความจำเป็นสำหรับการออกแบบวงจรรวม อย่างไรก็ตามเนื่องจากตัวต้านทานที่ถูกออกแบบโดยใช้สารกึ่งตัวนำโดยตรงมีความไม่แน่นอนอยู่มาก ดังนั้นจึงมีการนำเอามอสทรานซิสเตอร์ที่ทำงานในย่านเชิงเส้นมาทำการออกแบบเป็นตัวต้านทาน

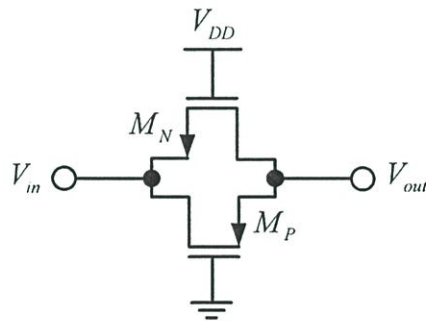


รูปที่ 3.14 ตัวต้านทานที่ใช้มอสทรานซิสเตอร์ทำงานในย่านเชิงเส้น [4]

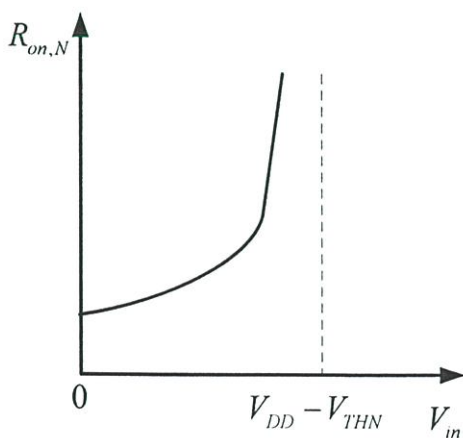
รูปที่ 3.14 เป็นการแสดงการใช้งานมอสทรานซิสเตอร์ชนิดเอ็น มาประยุกต์ใช้เป็นค่าความต้านทานเสมือน โดยมีค่าเท่ากับ

$$R_{on} = \frac{V_{DS}}{I_D} = \frac{1}{\mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH} - V_{DS})} \quad (3.34)$$

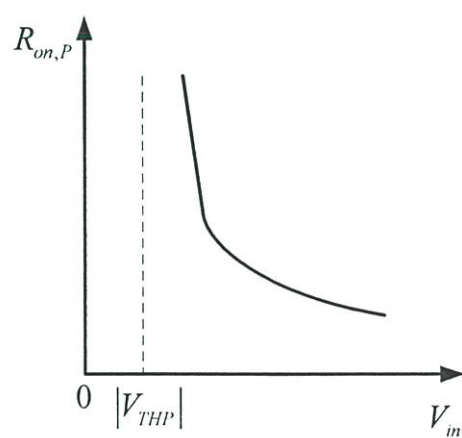
ปัญหาของความต้านทานเสมือนนี้คือ ค่าความต้านทานเสมือนมีค่าไม่คงที่ โดยมีค่าขึ้นอยู่กับแรงดันระหว่างขาเดรนและซอร์ส ( $V_{DS}$ ) เพื่อแก้ไขปัญหาดังกล่าว ความต้านทานเสมือนสามารถสร้างได้โดยอาศัย NMOS ต่อขนานกับ PMOS ดังแสดงในรูปที่ 3.15 จากรูปเห็นได้ว่าความต้านทานเสมือนมีค่าเท่ากับความต้านทานเสมือนของ NMOS ขนานกับความต้านทานเสมือนของ PMOS ค่าความต้านทานเสมือนของ NMOS และ PMOS มีค่าไม่คงที่ แต่มีการเปลี่ยนแปลงตามแรงดันที่ตกคร่อมระหว่างขาเดรนและขาซอร์ส รูปที่ 3.16 (ก) และ (ข) แสดงกราฟความสัมพันธ์ระหว่างค่าความต้านทานเสมือนกับแรงดันของ NMOS และ PMOS ตามลำดับ ซึ่งแสดงให้เห็นว่าค่าความต้านทานเสมือนมีค่าไม่คงที่ แต่ขึ้นกับแรงดันที่ตกคร่อมระหว่างขาเดรนและขาซอร์ส การสร้างความต้านทานโดยการต่อขนานกันระหว่าง NMOS และ PMOS ช่วยแก้ไขปัญหาดังกล่าวได้ รูปที่ 3.16 (ค) แสดงกราฟความสัมพันธ์ระหว่างค่าความต้านทานเสมือน ( $R_{on,eq}$ ) กับแรงดัน เมื่อใช้ NMOS และ PMOS ต่อขนานกัน ค่าความต้านทานเสมือน ( $R_{on,eq}$ ) มีค่าค่อนข้างคงที่ ไม่แปรผันกับแรงดันที่ตกคร่อมระหว่างขาเดรนและขาซอร์ส



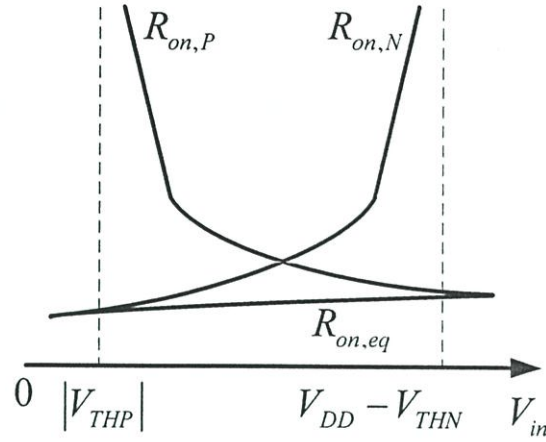
รูปที่ 3.15 วงจรตัวต้านทานใช้เอ็นเอ็มอสขนานพีเอ็มอส



(ก)



(ข)



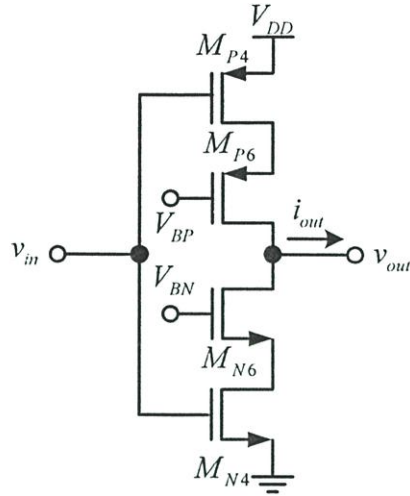
(ค)

รูปที่ 3.16 (ก) กราฟความต้านทานเอ็นมอส (ข) ความต้านทานพีมอส  
(ค) ความต้านทานเอ็นมอสขนานพีมอส

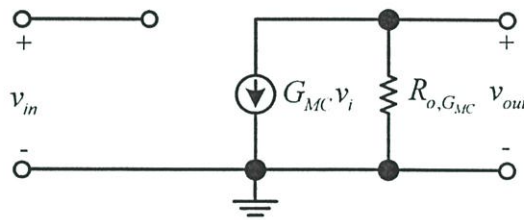
ความต้านทานรวมเสมือนมีค่าเท่ากับ

$$\begin{aligned}
 R_{on,eq} &= R_{on,N} \parallel R_{on,P} \\
 &\cong \frac{1}{\mu_n C_{ox} \left(\frac{W}{L}\right)_N (V_{DD} - V_{in} - V_{THN})} \parallel \frac{1}{\mu_p C_{ox} \left(\frac{W}{L}\right)_P (V_{in} - |V_{THP}|)} \\
 &\cong \frac{1}{\mu_n C_{ox} \left(\frac{W}{L}\right)_N (V_{DD} - V_{THN}) - \left[ \mu_n C_{ox} \left(\frac{W}{L}\right)_N - \mu_p C_{ox} \left(\frac{W}{L}\right)_P \right] V_{in} - \mu_p C_{ox} \left(\frac{W}{L}\right)_P |V_{THP}|} \quad (3.35)
 \end{aligned}$$

รูปที่ 3.17 (ก) แสดงวงจรทรานสคอนดักต์แดนซ์ ซึ่งเป็นวงจรขยายอีกวงจรหนึ่งที่มีอินพุตเป็นสัญญาณแรงดันและเอาต์พุตเป็นสัญญาณกระแส วงจรควรมีความต้านทานอินพุตและเอาต์พุตสูง วงจรที่ทำการออกแบบในวิทยานิพนธ์ฉบับนี้เป็นวงจรทรานสคอนดักต์แดนซ์ที่ใช้วงจรซีมอสอินเวอร์เตอร์แบบคาสโคด ทั้งนี้เพราะวงจรดังกล่าวมีความต้านทานเอาต์พุตสูง



(ก)



(ข)

รูปที่ 3.17 (ก) วงจรทรานสคอนดักต์แคตเชอร์ (ข) วงจรสมมูลสัญญาณขนาดเล็ก

รูปที่ 3.17 (ข) แสดงวงจรสมมูลสัญญาณขนาดเล็กของวงจรทรานสคอนดักต์แคตเชอร์ เราสามารถหาอัตราขยายทรานสคอนดักต์แคตเชอร์ของวงจร ( $G_{MC}$ ) ได้ดังนี้

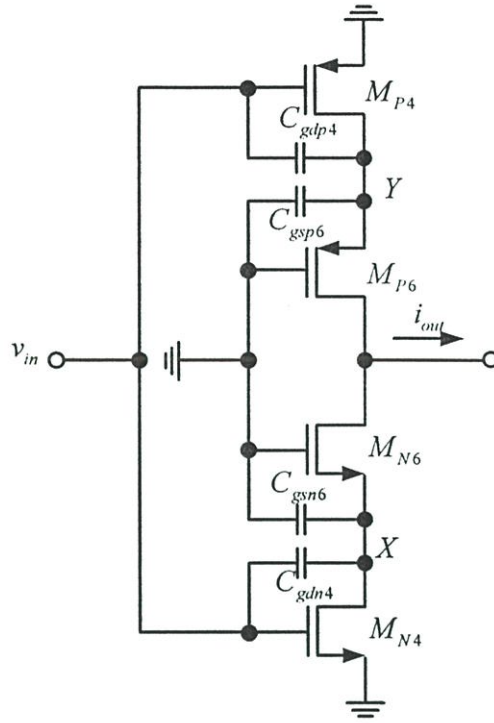
$$G_{MC} = \frac{g_{mn4} r_{on4} [r_{on6} g_{mn6} + 1]}{r_{on4} r_{on6} g_{mn6} + r_{on4} + r_{on6}} + \frac{g_{mp4} r_{op4} [r_{op6} g_{mp6} + 1]}{r_{op4} r_{op6} g_{mp6} + r_{op4} + r_{op6}} \approx g_{mn4} + g_{mp4} \quad (3.36)$$

ค่าความต้านทานเอาต์พุตของวงจรซีมอสอินเวอร์เตอร์แบบแคสโคด  $R_{o, G_{MC}}$  มีค่าเท่ากับ

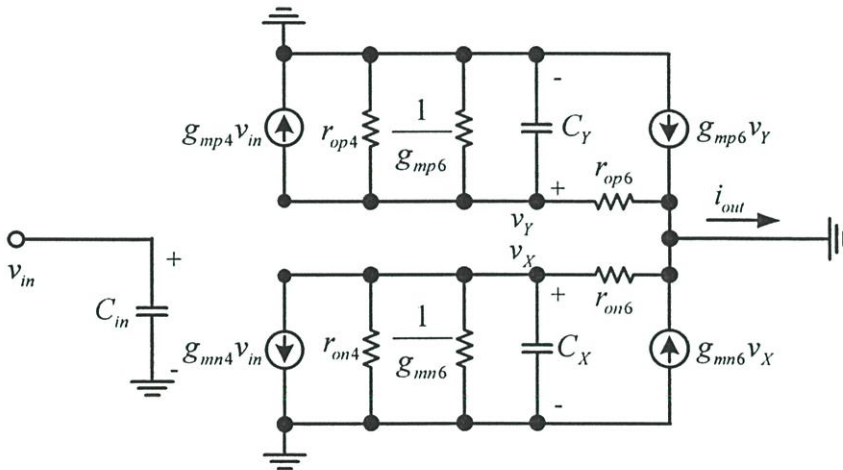
$$R_{o, G_{MC}} = g_{mn6} r_{on6} r_{on4} \parallel g_{mp6} r_{op6} r_{op4} \quad (3.37)$$

สำหรับอัตราขยายแรงดันของวงจรคือ

$$A_V = G_{MC} R_{o, G_{MC}} \quad (3.38)$$



(ก)



(ข)

รูปที่ 3.18 (ก) วงจรทรานสคอนดักแตนซ์ที่ความถี่สูง (ข) วงจรสมมูลสัญญาณขนาดเล็ก

ในการวิเคราะห์การตอบสนองต่อความถี่สูงของวงจรซิมอสอินเวอร์เตอร์แบบคาสโคดจะใช้วงจร ดังรูปที่ 3.18 (ก) อัตรายายทรานสคอนดักแตนซ์ ( $G_{MC}$ ) โดยคิดผลของตัวเก็บประจุแผ่นและความต้านทานสัญญาณขนาดเล็กสามารถหาได้โดยใช้วงจรเสมือน จากรูป 3.18 (ข) และมีค่าเท่ากับ

$$G_{MC}(s) = \frac{i_{out}(s)}{v_{in}(s)} = -\frac{s(g_{mn4}g_{mn6}C_Y + g_{mp4}g_{mp6}C_X) + g_{mn6}g_{mp6}(g_{mn4} + g_{mp4})}{s^2C_XC_Y + s(g_{mn6}C_Y + g_{mp6}C_X) + g_{mn6}g_{mp6}} \quad (3.39)$$

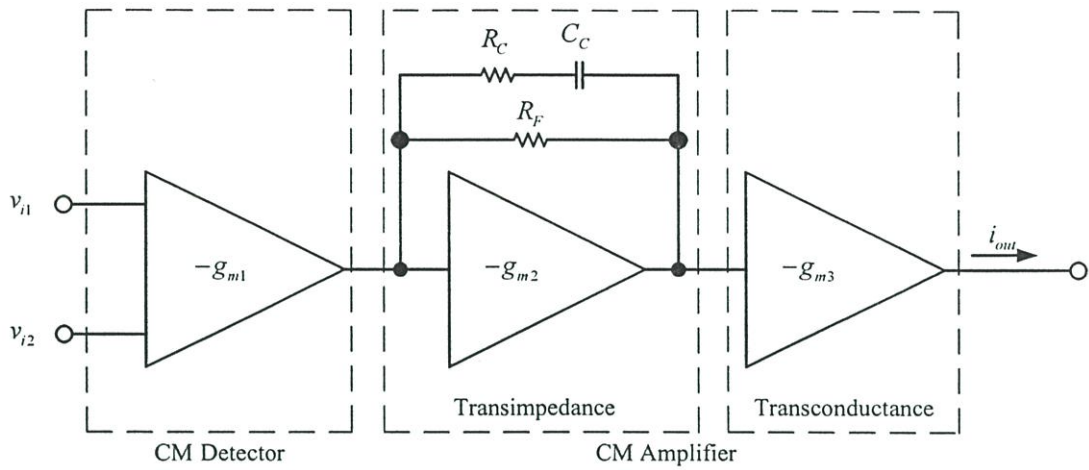
$$\text{เมื่อ } C_X = C_{gdn4} [1 + (1/g_{mn4}r_x)] + C_{gsn6}$$

$$C_Y = C_{gdp4} [1 + (1/g_{mp4}r_y)] + C_{gsp6}$$

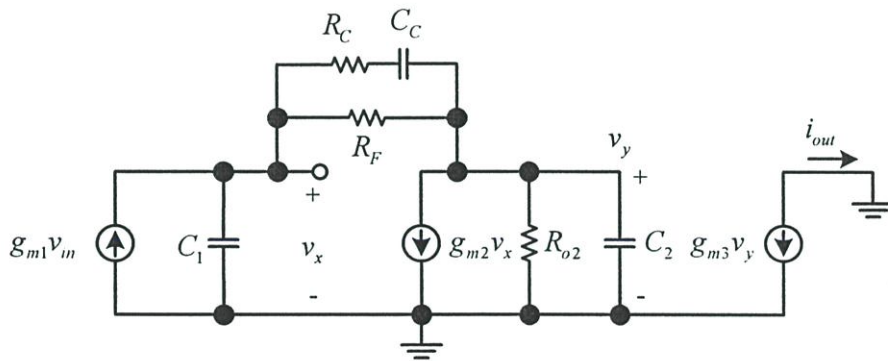
$$C_{in} = C_{gsn4} + C_{gsp4} + C_{gdn4} (1 + g_{mn4}r_x) + C_{gdp4} (1 + g_{mp4}r_y)$$

วงจรซิมอสอินเวอร์เตอร์แบบคาสโคดถูกใช้เป็นวงจรทรานสคอนดักแตนซ์เป็นภาคขยายสุดท้ายของวงจรป้อนกลับโหมคร่วม เมื่อพิจารณาที่ความถี่สูง ตัวเก็บประจุแผ่นภายในจะมีผลกระทบไม่มากต่อวงจร ทั้งนี้เนื่องจากการต่อในลักษณะของคาสโคด ช่วยลดผลกระทบของตัวเก็บประจุ मिलเลอร์ที่เกิดจาก  $C_{gdn4}$  และ  $C_{gdp4}$  นอกจากนี้ เนื่องจากความต้านทานที่โหนด X ( $r_x$ ) และ Y ( $r_y$ ) มีค่าค่อนข้างต่ำ ทำให้ผลกระทบของตัวเก็บประจุที่โหนด X และ Y มีน้อยมาก โพลหลักของวงจรดังกล่าวจะอยู่ที่เอาต์พุต ซึ่งมีค่าความต้านทานสูง

วงจรป้อนกลับโหมคร่วมสามารถแสดงได้เป็นวงจรขยายแบบสามภาค ดังแสดงในรูป 3.19 (ก)



(ก)



(ข)

รูปที่ 3.19 (ก) โครงสร้างวงจร CMFB แบบสามภาค (ข) วงจรสมมูลขนาดเล็ก

รูปที่ 3.19 (ข) แสดงวงจรสมมูลขนาดเล็ก อัตราขยายลูปเปิดของวงจรป้อนกลับโหมคร่วมสามารถวิเคราะห์ได้มีค่าเท่ากับ

$$G_{M,CMFB} = -\frac{[sC_C (R_F + R_C - R_C R_F g_{m2}) + 1 - R_F g_{m2}] R_{o2} g_{m1}}{K_3 s^3 + K_2 s^2 + K_1 s + g_{m2} R_{o2} + 1} \quad (3.40)$$

เมื่อ

$$\begin{aligned}
 K_3 &= R_F R_C R_{o2} C_1 C_2 C_C \\
 K_2 &= C_C R_{o2} (R_F + R_C) (C_1 + C_2) + C_1 R_F (C_2 R_{o2} + C_C R_C) \\
 K_1 &= C_C (g_{m2} R_{o2} R_F + g_{m2} R_{o2} R_C + R_F + R_C) + C_1 (R_{o2} + R_F) + C_2 R_{o2}
 \end{aligned}$$

จากสมการ (3.40) จะเห็นว่าอัตราขยายรูปเปิดมีซีโรด้านซ้าย และมีค่าเท่ากับ

$$z_1 \approx -\frac{1}{C_C R_C} \quad (3.41)$$

และมีความถี่โพลอยู่สามความถี่ คือ

$$p_1 \approx -\frac{g_{m2} R_{o2} + 1}{K_1} \approx -\frac{1}{C_C (R_F + R_C)} \quad (3.42)$$

$$p_2 \approx -\frac{K_1}{K_2} \approx -\frac{g_{m2}}{C_2} \quad (3.43)$$

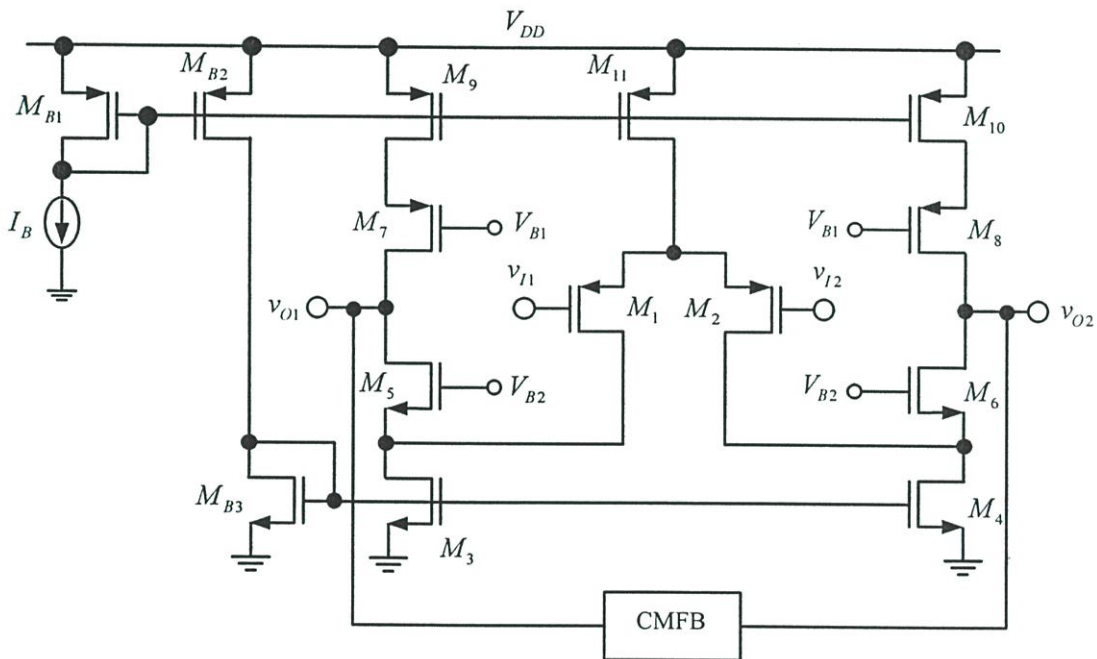
$$p_3 \approx -\frac{K_1}{K_2} \cdot \frac{1}{p_2} \approx -\frac{1}{C_1 R_C} \quad (3.44)$$

จากสมการ (3.42), (3.43) และ (3.44) จะเห็นได้ว่าวงจรป้อนกลับโหมคร่วมมีความถี่โพลหลักอยู่ที่  $p_1$  ในขณะที่โพลรอง  $p_2$  และ  $p_3$  จะอยู่ที่ความถี่สูงกว่ามาก ซีโรด้านซ้าย  $z_1$  ในสมการ (3.41) อยู่ที่ตำแหน่งความถี่ต่ำกว่าโพล รองอื่นๆ ช่วยชดเชยไม่ให้อัตราขยายตกลงตามความถี่โพล และช่วยเพิ่มเฟสมาร์จินให้กับวงจร ทำให้วงจรป้อนกลับโหมคร่วมทำงานได้อย่างมีเสถียรภาพ

### 3.5 วงจรขยายผลต่างแบบพับ (Folded Cascode Differential Amplifier) ที่มีการต่อวงจร CMFB

วงจรขยายผลต่างแบบพับ (Folded Cascode Differential Amplifier) เป็นวงจรขยายที่ได้รับคามนิยมมาก เนื่องจากวงจรมีอัตราขยายที่สูง มีอัตราการใช้พลังงานต่ำ การสวิงของสัญญาณเอาต์พุตกว้าง นอกจากนี้วงจรมีโพลหลักแค่โพลเดียว ทำให้ไม่จำเป็นต้องมีวงจรชดเชยความถี่ส่งผลให้การออกแบบวงจรค่อนข้างง่ายและวงจรมีขนาดเล็ก

ในหัวข้อนี้เป็นการนำวงจร CMFB ที่ได้ออกแบบไว้ มาต่อเข้ากับวงจรขยายผลต่างแบบพับ (Folded Cascode Differential Amplifier) ดังแสดงในรูปที่ 3.20



รูปที่ 3.20 วงจรขยายผลต่างแบบพับ (Folded Cascode Differential Amplifier)

วงจรที่ทำหน้าที่เป็นส่วนขยายผลต่างแบบพับประกอบด้วย  $M_1 - M_{11}$  โดยมี  $I_B$  เป็นกระแสไบอัส และ  $M_{B1} - M_{B3}$  เป็นส่วนของวงจรสะท้อนกระแสไบอัส ให้กับวงจรขยายผลต่าง ชีตจำกัดของแรงดันอินพุตสูงสุด ( $v_{I,max}$ ) มีค่าเท่ากับ

$$v_{I,max} = V_{DD} - |V_{TP1}| - |V_{DSAT1}| - |V_{DSAT11}| \quad (3.45)$$

ในขณะที่ชิตจำกัดของแรงดันอินพุตต่ำสุด ( $v_{I,min}$ ) มีค่าเท่ากับ

$$v_{I,\min} = V_{DSAT3} - |V_{TP1}| \quad (3.46)$$

ย่านเอาต์พุตสวิงของวงจร สามารถพิจารณาได้ง่าย โดยจะเห็นได้ว่าแรงดันเอาต์พุตที่ขอบด้านบนสูงสุดของวงจรมีขีดจำกัดอยู่ที่แรงดันครั้น-ซอร์สของทรานซิสเตอร์ 2 ตัว ที่ต่อкасโอดกัน คือทรานซิสเตอร์  $M_{7,8}$  และ  $M_{9,10}$  ดังนั้นย่านการสวิงของเอาต์พุตสูงสุด ( $v_{O,\max}$ ) มีค่าเท่ากับ

$$v_{O,\max} = V_{DD} - 2|V_{DSAT}| \quad (3.47)$$

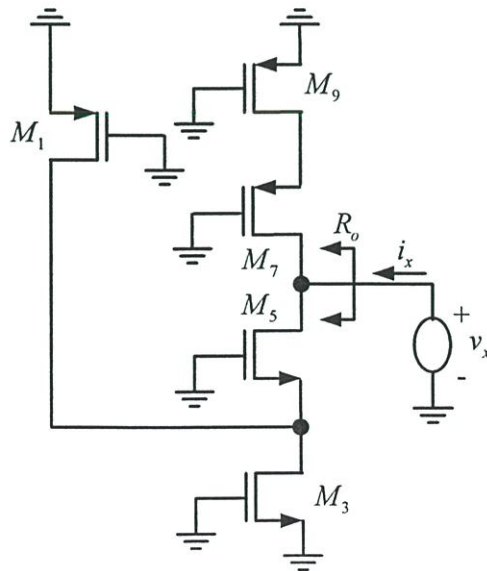
ย่านแรงดันเอาต์พุตต่ำสุด มีขีดจำกัดอยู่ที่แรงดันครั้น-ซอร์สของ  $M_{3,4}$  และ  $M_{5,6}$  ดังนั้นแรงดันเอาต์พุตต่ำสุด ( $v_{O,\min}$ ) มีค่าเท่ากับ

$$v_{O,\min} = 2V_{DSAT} \quad (3.48)$$

อัตราขยายแรงดันสัญญาณขนาดเล็ของวงจร มีค่าเท่ากับ

$$A_v = G_m R_o \quad (3.49)$$

เมื่อ  $G_m$  คือทรานสคอนดักแตนซ์ของวงจร โดยที่  $G_m = g_{m1} = g_{m2}$  และ  $R_o$  คือความต้านทานทางดำนเอาต์พุต



รูปที่ 3.21 การหาค่าความต้านทานเอาต์พุตของวงจรขยายแบบพัว

ความต้านทานทางด้านเอาต์พุต ( $R_o$ ) ของวงจรขยายผลต่างแบบพับสามารถหาได้มีค่าเท่ากับ

$$R_o \approx g_{m5}r_{o5}(r_{o1} \parallel r_{o3}) \parallel (g_{m7}r_{o9})r_{o7} \quad (3.50)$$

จากสมการ (3.50) ความต้านทานเอาต์พุตของวงจรขยายผลต่างแบบพับ (Folded Cascode) มีค่าสูงมากทำให้อัตราขยายผลต่างของวงจรมีค่าสูง นอกจากนั้นวงจรยังมีแรงดันเอาต์พุตสวิงที่กว้างอีกด้วย ผลการทดสอบประสิทธิภาพของวงจรป้อนกลับ โหมดคร่อม และวงจรขยายผลต่างแบบพับ จะนำเสนอในหัวข้อถัดไป

### 3.6 ผลการจำลองการทำงาน

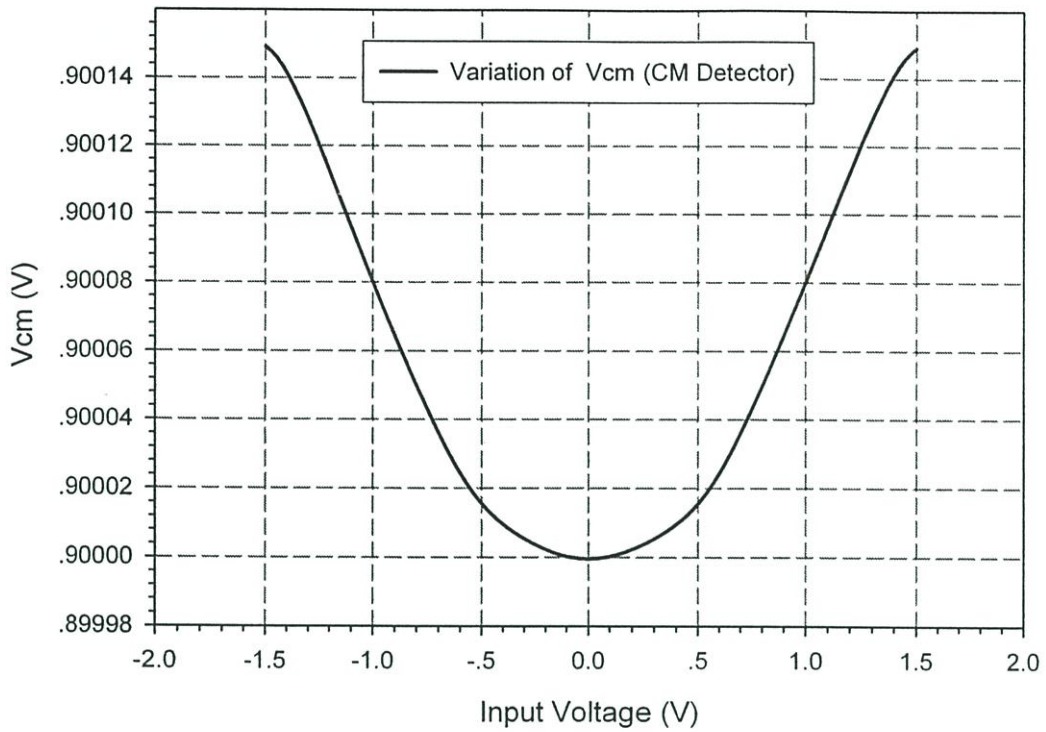
#### 3.6.1 ผลการจำลองการทำงานของวงจรป้อนกลับโหมดคร่อม

เพื่อตรวจสอบการทำงานของวงจร วิชานิพนธ์ฉบับนี้ได้ทำการจำลองการทำงานของวงจรที่ได้นำเสนอ อาศัยโปรแกรม HSPICE และใช้เทคโนโลยีซิมอส ขนาดความยาว 0.5 ไมโครเมตร วงจรทำงานโดยใช้แหล่งจ่ายไฟเลี้ยงเท่ากับ 1.8 โวลต์ และมีระดับแรงดันอ้างอิงเท่ากับ 0.9 โวลต์ ขนาดของมอสทรานซิสเตอร์ทุกตัวถูกแสดงไว้ในตารางที่ 3.1 ผลการจำลองการทำงานของวงจรมีดังนี้ รูปที่ 3.22 แสดงแรงดันเอาต์พุต ( $v_{cm}$ ) ของวงจรตรวจจับสัญญาณโหมดคร่อมเทียบกับแรงดันอินพุตเป็นแบบผลต่าง (ในรูปที่ 3.8) เมื่อมีแรงดันแบบผลต่างเข้ามาจะเห็นได้ว่าค่าแรงดัน  $v_{cm}$  มีการเปลี่ยนแปลงน้อยมากหรือคงที่เท่ากับแรงดันคิซีเท่ากับ 0.9 โวลต์ แสดงได้ว่าวงจร (CM Detector) ไม่ตอบสนองต่อสัญญาณโหมดผลต่าง รูปที่ 3.23 แสดงการตอบสนองทางเวลาของสัญญาณที่เอาต์พุต ( $v_{cm}$ ) กรณีอินพุตเป็นโหมดคร่อม และโหมดผลต่างขนาดใหญ่ ในกรณีที่สัญญาณที่ป้อนให้กับวงจรตรวจจับสัญญาณโหมดคร่อม มีลักษณะเป็นสัญญาณโหมดคร่อมจากรูปจะเห็นได้ว่า วงจรมีการขยายสัญญาณดังกล่าว แต่ถ้าสัญญาณที่ป้อนเป็นสัญญาณโหมดผลต่างวงจรจะไม่ทำการขยายสัญญาณ รูปที่ 3.24 แสดงอัตราขยายทรานส์อิมพีแดนซ์เทียบความถี่ (ในรูปที่ 3.12) ในการจำลองการทำงานตัวต้านทานป้อนกลับ ( $R_f$ ) ในวงจรถูกสร้างโดยใช้เอ็นมอสต่อขนานกับพีมอส ทรานซิสเตอร์ทำงานในย่านเชิงเส้น โดยค่าอัตราขยายทรานส์อิมพีแดนซ์มีค่าใกล้เคียงกับค่าความต้านทานเสมือนประมาณเท่ากับ 890 กิโลโอห์ม (119 โอห์มเดซิเบล) รูปที่ 3.25 แสดงอัตราขยาย ทรานส์คอนดักแตนซ์ของวงจรป้อนกลับโหมดคร่อมเทียบความถี่ (ในรูป 3.19) จากรูปจะเห็นว่าวงจรมีอัตราขยายเท่ากับ 1.2 มิลลิแอมป์/โวลต์ (-58.4 เดซิเบล) รูปที่ 3.26 แสดงความต้านทานเอาต์พุตโหมดคร่อม ( $Z_{oc}$ ) เทียบกับความถี่ (ในสมการที่ 3.12) จากรูปจะเห็นว่าค่าความต้านทานที่ความถี่ต่ำมีค่าเท่ากับ 26 โอห์มเดซิเบล (20 โอห์ม) ความต้านทานดังกล่าวมีค่าต่ำมาก

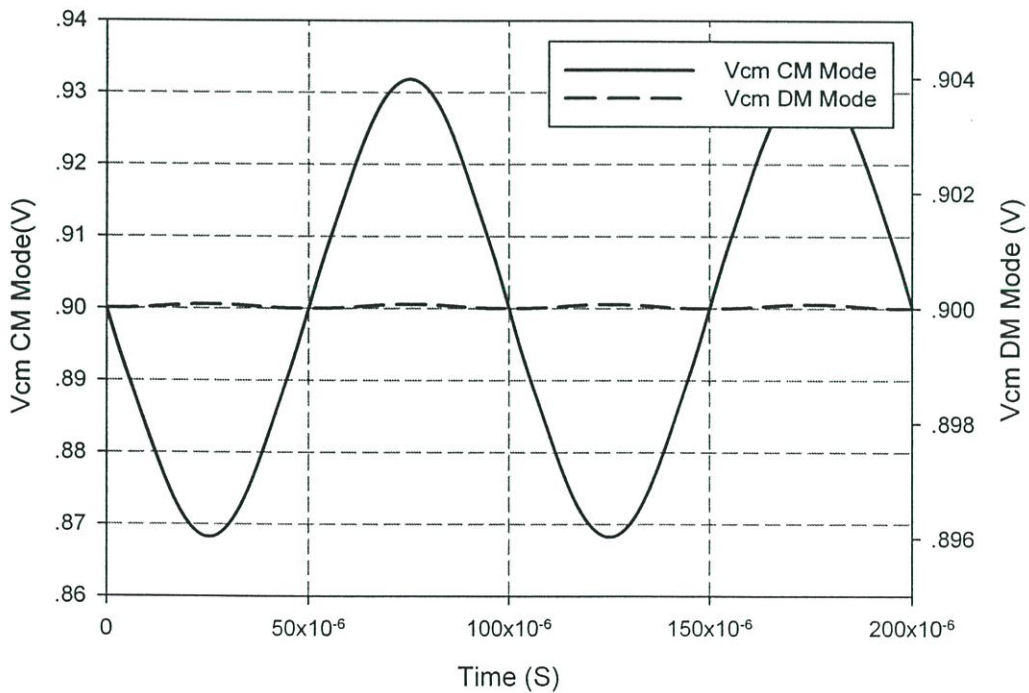
ส่งผลให้การเปลี่ยนแปลงแรงดันที่เอาต์พุตของวงจรขยายผลต่างมีค่าน้อย รูปที่ 3.27 แสดง อัตราขยายแรงดันและเฟสของวงจรป้อนกลับโหมคร่วม (CMFB) เทียบความถี่ เมื่อเทียบกับโพลด์ตัว ด้านทานและตัวเก็บประจุที่เอาต์พุตของวงจร ที่มีค่าเสมือนว่าต่อใช้งานจริง ค่าตัวด้านทาน ( $R_C$ ) และตัวเก็บประจุเป็นตัวขดเซชความถี่ ( $C_C$ ) ที่ใช้ในการชดเชยความถี่ของวงจร CMFB มีค่าเท่ากับ 15 กิโลโอห์ม และ 1 พิโกฟารัด ตามลำดับ วงจรให้อัตราขยายแรงดัน (DC Gain) มีค่าเท่ากับ 52 เดซิเบล ที่ความถี่ตัดผ่านศูนย์เท่ากับ 94 เมกกะเฮิร์ตซ์ และมีเฟสมาร์จิ้น (Phase margin) เท่ากับ 63 องศา รูปที่ 3.28 แสดงการตอบสนองทางเวลาต่อสัญญาณอิมพัลส์ของวงจรป้อนกลับโหมคร่วม โดยป้อนสัญญาณอิมพัลส์ที่โหนดอินพุตของวงจร CMFB จากผลการทดสอบพบว่าวงจร CMFB มีการตอบสนองต่อสัญญาณอิมพัลส์เพียงช่วงหนึ่ง หลังจากนั้นสัญญาณที่ได้จากวงจร CMFB ก็ กลับเข้าสู่ภาวะปกติและมีระดับของแรงดันคงที่ตามที่กำหนดไว้ ช่วงเวลาที่ใช้ในการเปลี่ยนแปลง ระดับสัญญาณให้เข้าสู่ภาวะปกติมีค่าเท่ากับ 8 นาโนวินาที จากผลการจำลองการทำงานเราสามารถสรุปได้ว่าเมื่อมีสัญญาณรบกวนเข้ามาที่เอาต์พุตของวงจรขยายผลต่างเพียงข้างใดข้างหนึ่ง วงจร CMFB ที่นำเสนอก็ยังคงทำงานและสามารถกำจัดสัญญาณรบกวนดังกล่าวได้ วงจรที่นำเสนอมี กำลังงานสูญเสียเท่ากับ 64.5 ไมโครวัตต์ ตารางที่ 3.2 แสดงประสิทธิภาพของวงจรป้อนกลับโหมคร่วมที่นำเสนอ

ตารางที่ 3.1 ขนาดของมอสทรานซิสเตอร์ของวงจรป้อนกลับโหมคร่วม

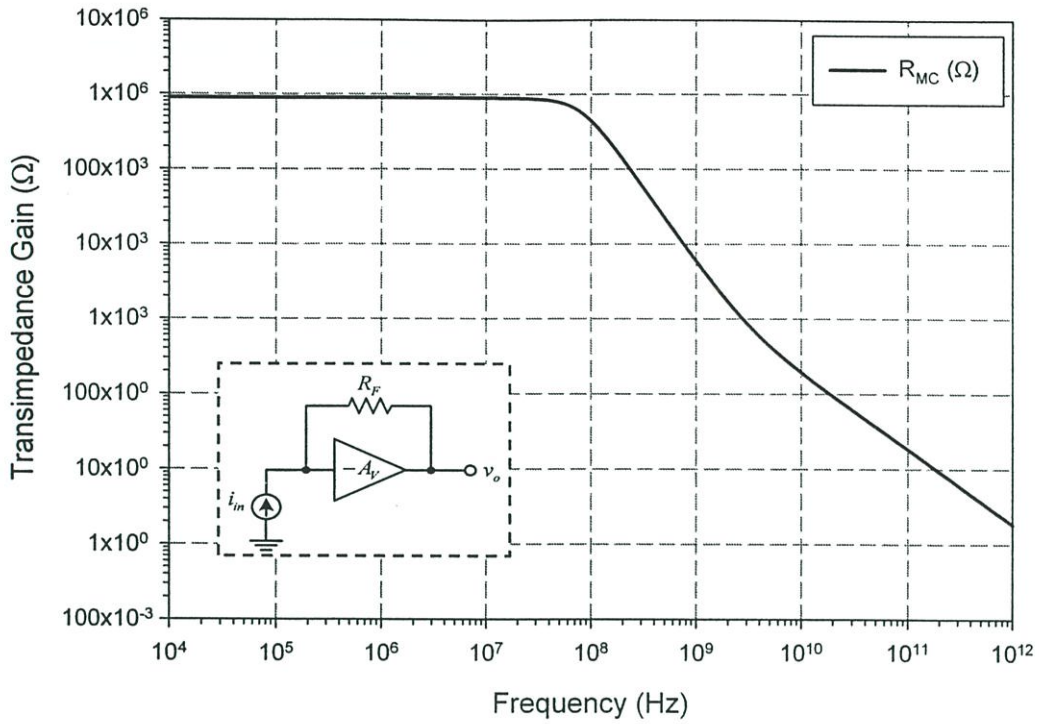
มอสทรานซิสเตอร์	ขนาด (W/L) $\mu\text{m}$
$M_{N1}, M_{N2}$	0.5/1
$M_{P1}, M_{P2}$	1/0.5
$M_{N3}$	20/1
$M_{P3}$	60/1
$M_{N4}, M_{N5}, M_{N6}$	2/1
$M_{P4}, M_{P5}, M_{P6}$	6/1
$M_{RFN}$	0.5/5
$M_{RFP}$	0.5/12



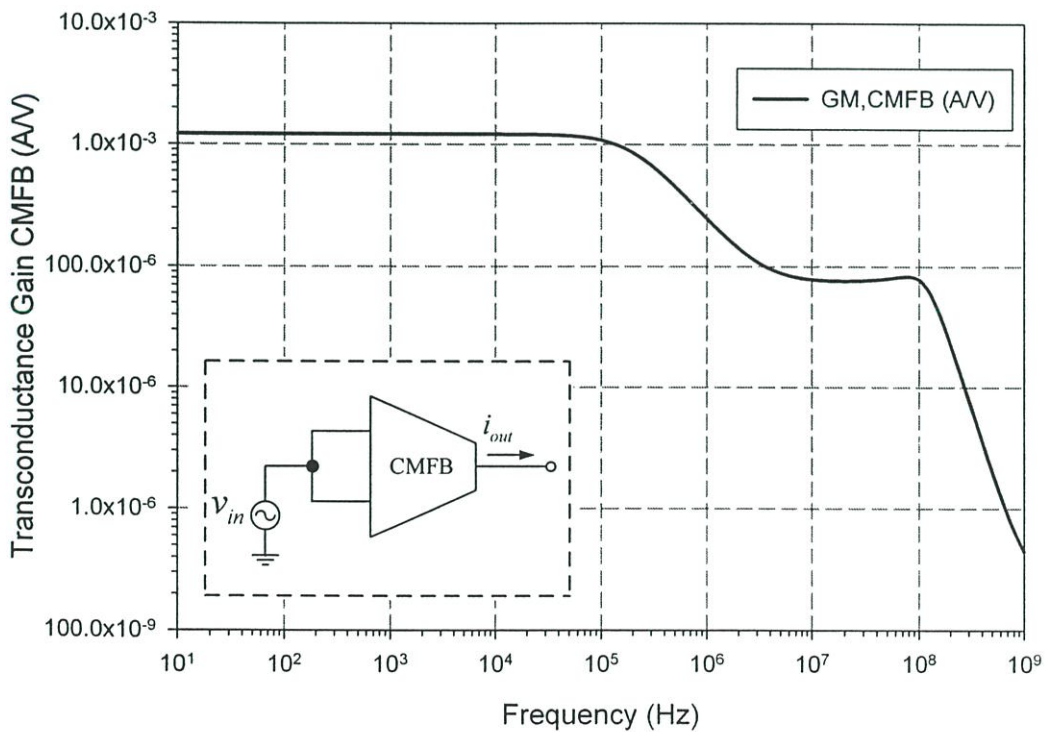
รูปที่ 3.22 แรงดันเอาต์พุต ( $v_{cm}$ ) ของ CM Detector เทียบกับแรงดันอินพุตเป็นแบบผลต่าง



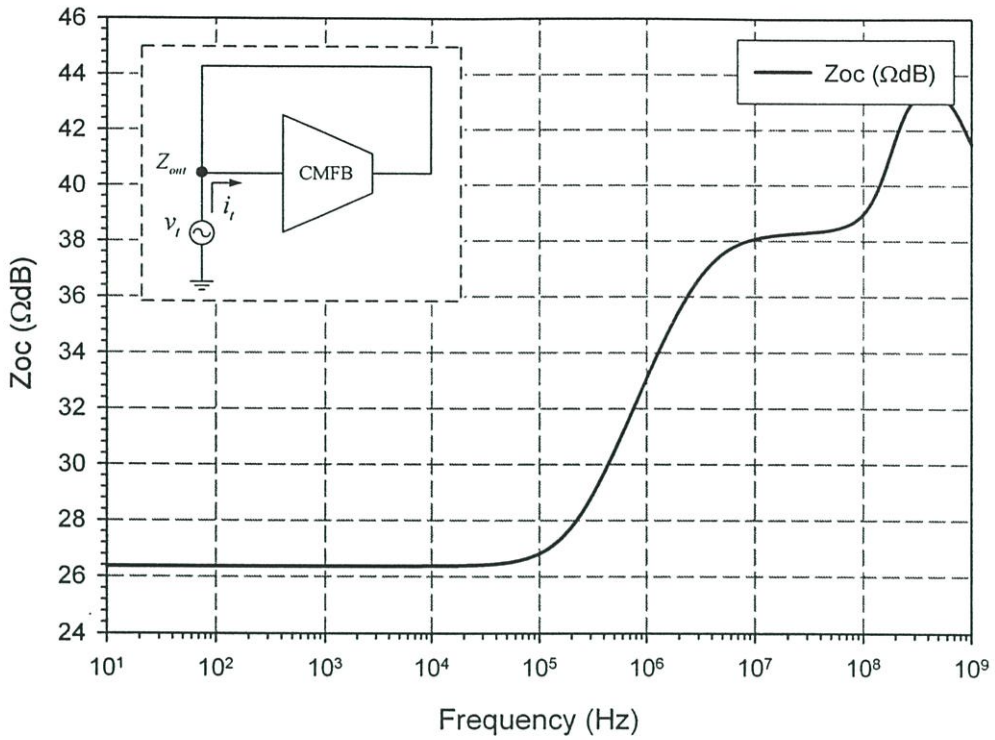
รูปที่ 3.23 การตอบสนองทางเวลาของสัญญาณเอาต์พุต ( $v_{cm}$ ) กรณีอินพุตเป็น โหมดร่วม และโหมดผลต่างขนาดใหญ่



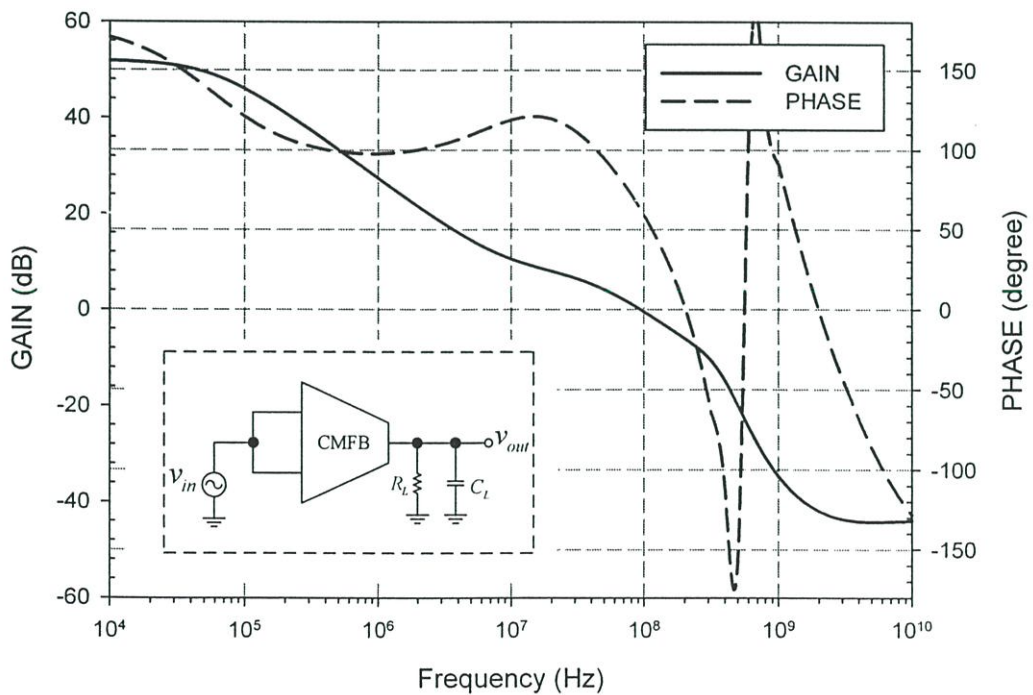
รูปที่ 3.24 อัตราขยายทรานส์อิมพีแดนซ์เทียบความถี่



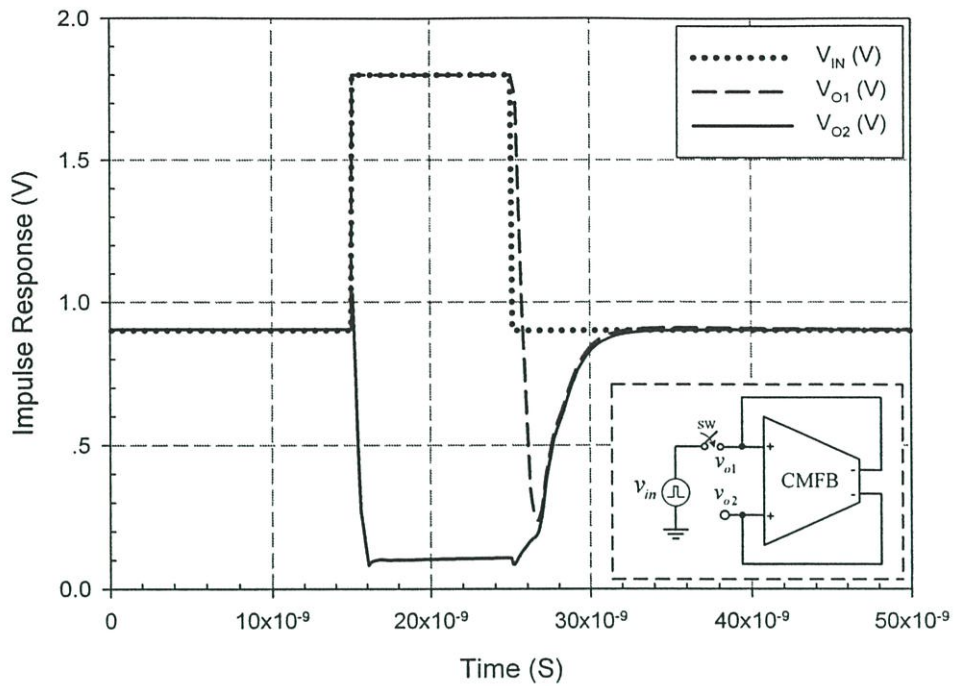
รูปที่ 3.25 อัตราขยายทรานส์คอนดักแตนซ์ของวงจร CMFB เทียบความถี่



รูปที่ 3.26 ความต้านทานเอาต์พุตโหมคร่วม ( $Z_{oc}$ ) เทียบความถี่



รูปที่ 3.27 อัตราขยายแรงดันและเฟสของวงจร CMFB เทียบความถี่



รูปที่ 3.28 การตอบสนองทางเวลาต่อสัญญาณอิมพัลส์ของวงจร CMFB

ตารางที่ 3.2 ประสิทธิภาพของวงจรป้อนกลับโหมคร่วม (CMFB)

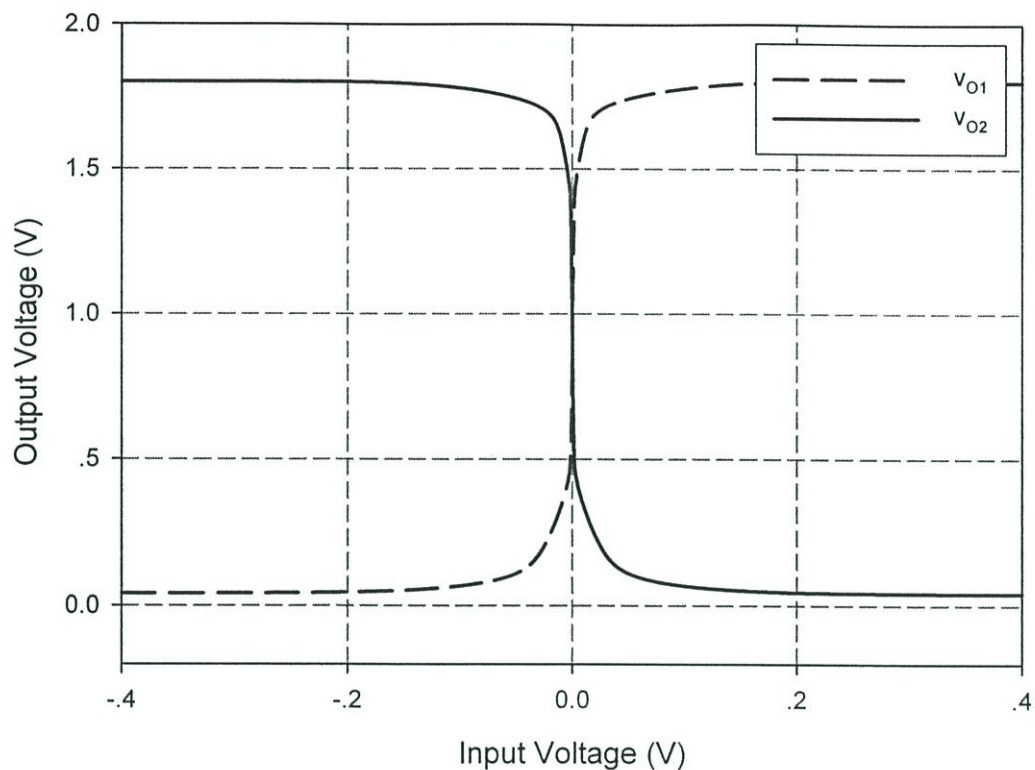
พารามิเตอร์	[6]	[10]	[12]	ที่นำเสนอ
แหล่งจ่ายไฟ	1V	5V	3V	1.8V
ย่านแรงดันผลต่างอินพุต	-	$\pm 1V$	0-3V	0-1.8V
ย่านแรงดันเอาต์พุต	$V_{BE} - V_{CE,SAT}$	1.6V-3.2V	0.3V-2.6V	1.4V
ความต้านทานเอาต์พุต	-	75M $\Omega$	-	45.3M $\Omega$
อัตราขยายทรานสคอนดักแตนซ์	-	2mA/V	-	1.2mA/V
อัตราขยายแรงดัน	40dB	77dB	51.7dB	52dB
เฟสมาร์จิ้น	66 $^{\circ}$	80 $^{\circ}$	82 $^{\circ}$	63 $^{\circ}$
เกนแบนด์วิดท์	100MHz	3MHz	70MHz	94MHz
กำลังงานสูญเสีย	0.7mW	270 $\mu$ W	4.84mW	64.5 $\mu$ W
เทคโนโลยี	Bipolar	2 $\mu$ m	0.8 $\mu$ m	0.5 $\mu$ m

### 3.6.2 ผลการจำลองการทำงานของวงจรมอนิเตอร์แบบพับ

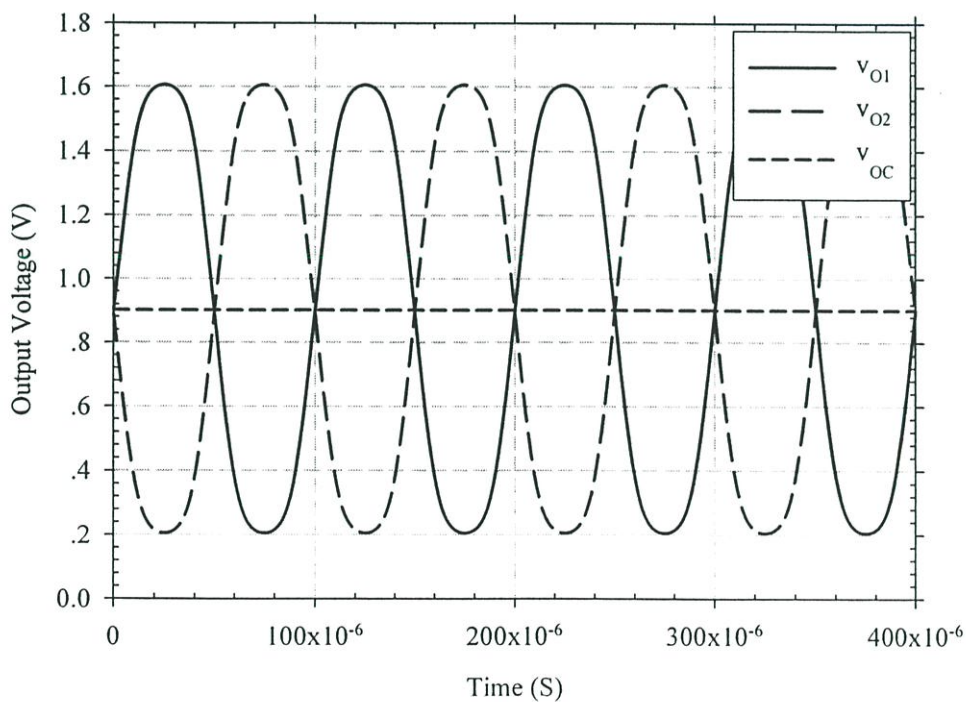
การจำลองของวงจรมอนิเตอร์แบบพับที่ต่อร่วมกับวงจรมอนิเตอร์ร่วม (CMFB) ที่นำเสนอใช้เทคโนโลยีซีมอสขนาด 0.5 ไมโครเมตร ใช้ไฟเลี้ยงเท่ากับ 1.8 โวลต์ ออกแบบให้มีระดับแรงดันอ้างอิง ( $v_{OC}$ ) มีค่าเท่ากับ 0.9 โวลต์ ขนาดของมอสทรานซิสเตอร์ทุกตัวถูกแสดงไว้ในตารางที่ 3.3 ผลการจำลองการทำงานของวงจรมอนิเตอร์นี้ รูปที่ 3.29 แสดงคุณสมบัติการถ่ายโอนทางดีซี (DC Transfer Characteristic) จากผลการจำลองการทำงานเห็นว่าคุณสมบัติการถ่ายโอนทางดีซีของวงจรมอนิเตอร์ปฏิบัติงานทางด้านเอาต์พุตกว้าง (Rail-to-Rail Operation) รูปที่ 3.30 แสดงการตอบสนองทางเวลาสัญญาณเอาต์พุต ( $v_{O1}$ ,  $v_{O2}$  และ  $v_{OC}$ ) จะเห็นว่ากรณีโหมคผลต่างวงจรมอนิเตอร์สามารถขยายสัญญาณได้กว้าง แต่กรณีโหมคร่วมวงจรมอนิเตอร์ไม่ทำการขยายสัญญาณซึ่งเอาต์พุต ( $v_{OC}$ ) มีการเปลี่ยนแปลงน้อยมากโดยมีค่าประมาณ 0.01 มิลลิโวลต์ รูปที่ 3.31 แสดงอัตราขยายโหมคผลต่างของวงจรมอนิเตอร์แบบพับ (Folded Cascode) เทียบความถี่ จะเห็นว่าค่าอัตราขยายแรงดัน (DC Gain) เท่ากับ 47 เดซิเบล และเฟสมาร์จินของวงจรมอนิเตอร์เท่ากับ 75 องศา รูปที่ 3.32 แสดงอัตราขยายโหมคร่วม ขณะมีวงจรมอนิเตอร์ร่วม และไม่มีวงจรมอนิเตอร์ร่วม เทียบความถี่ เห็นได้ว่า เมื่อไม่มีวงจรมอนิเตอร์ร่วม จะได้อัตราขยายโหมคร่วมเท่ากับ 18 เดซิเบล ซึ่งมีค่าสูง แต่เมื่อมีวงจรมอนิเตอร์ร่วมอัตราขยายโหมคร่วมมีค่าเท่ากับ -71 เดซิเบล เห็นได้ว่ามีค่าต่ำมาก วงจรมอนิเตอร์ร่วมที่นำเสนอ (CMFB) จึงสามารถกำหนดแรงดันดีซีที่เอาต์พุตได้ และสามารถกำจัดสัญญาณโหมคร่วมได้ดี กำลังงานสูญเสียทั้งหมดของวงจรมอนิเตอร์เท่ากับ 118.5 ไมโครวัตต์

ตารางที่ 3.3 ขนาดของมอสทรานซิสเตอร์ของวงจรมอนิเตอร์แบบพับ

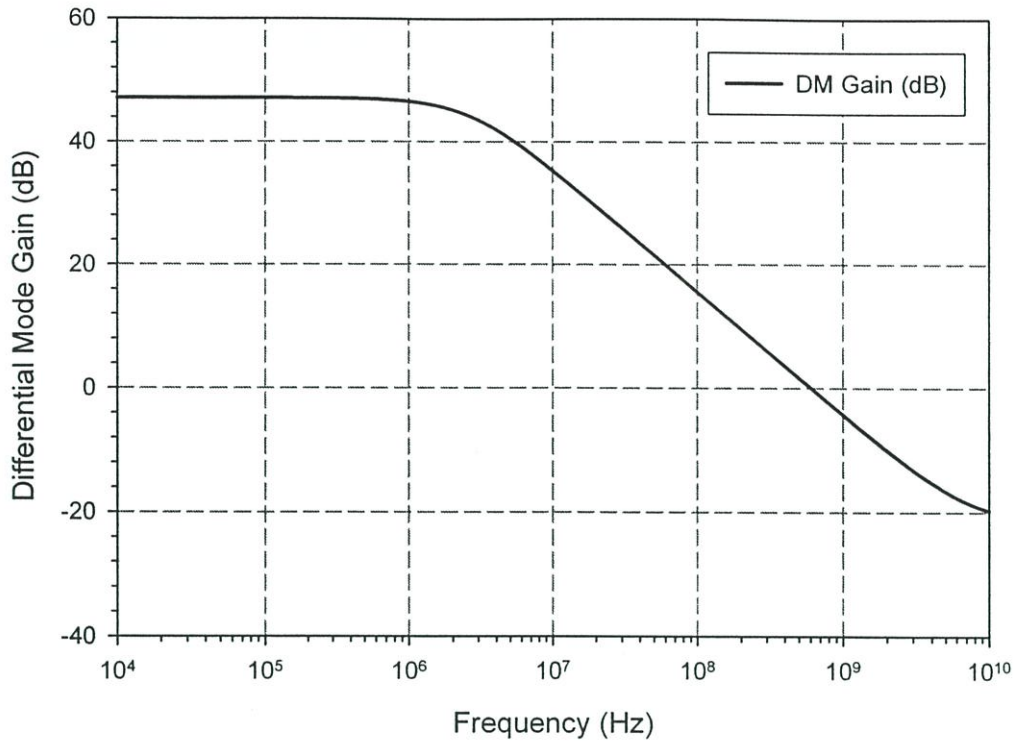
มอสทรานซิสเตอร์	ขนาด (W/L) $\mu\text{m}$
$M_1, M_2$	15/0.5
$M_3, M_4, M_{B3}$	7.5/0.5
$M_5, M_6$	5/0.5
$M_7, M_8, M_9, M_{10}$	15/0.5
$M_{B1}, M_{B2}, M_{11}$	30/0.5



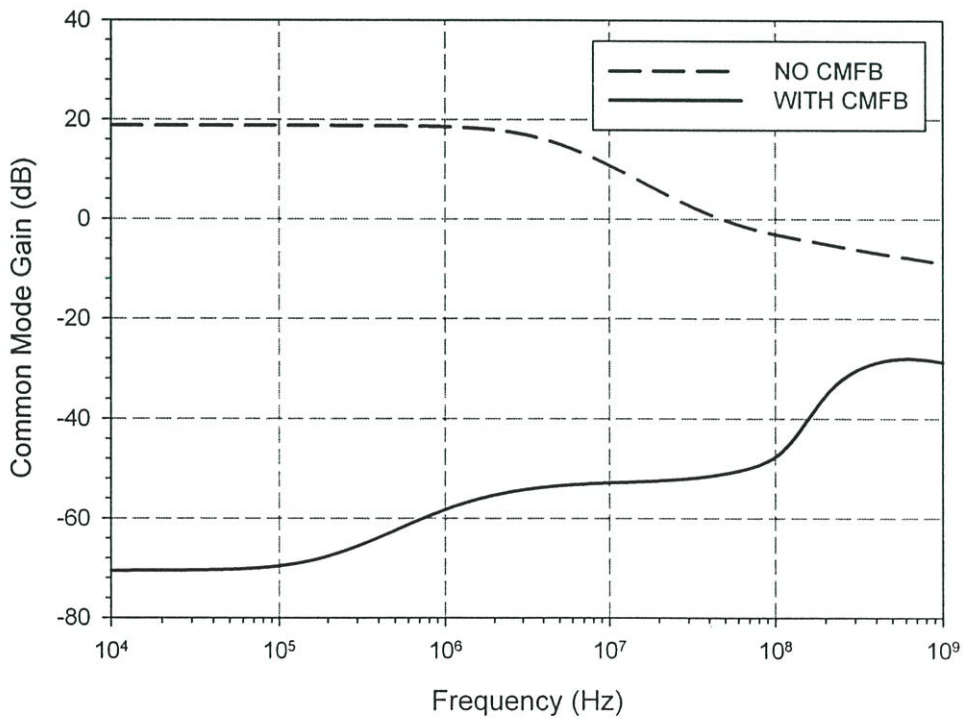
รูปที่ 3.29 คุณสมบัติการถ่ายโอนทางดั่งซี (DC Transfer Characteristic)



รูปที่ 3.30 การตอบสนองทางเวลาของสัญญาณเอาต์พุต ( $v_{O1}$ ,  $v_{O2}$  และ  $v_{OC}$ )



รูปที่ 3.31 อัตราขยายโหมดผลต่างของ Folded Cascode เทียบความถี่



รูปที่ 3.32 อัตราขยายโหมดร่วม ขณะมีวงจร CMFB และไม่มีวงจร CMFB เทียบความถี่

### 3.7 บทสรุป

ในบทนี้ของวิทยานิพนธ์เป็นการทบทวนงานวิจัยที่เกี่ยวข้อง และเป็นการนำเสนอการออกแบบวงจรป้อนกลับโหมคร่วม ที่สามารถกำหนดระดับแรงดันโหมคร่วมเอาต์พุต และสามารถกำจัดสัญญาณโหมคร่วมได้ดี ส่วนประกอบทั้งหมดของวงจรประกอบด้วย วงจรตรวจจับสัญญาณโหมคร่วม อาศัยการทำงานโดยใช้วงจรซีมอสอินเวอร์เตอร์เป็นส่วนของการตรวจจับสัญญาณและเป็นตัวกำหนดระดับแรงดันโหมคร่วมซึ่งมีค่าเท่ากับครึ่งหนึ่งของแหล่งจ่ายไฟ อีกส่วนหนึ่งของวงจรป้อนกลับโหมคร่วม ก็คือวงจรขยายสัญญาณโหมคร่วม ที่ประกอบด้วยวงจรขยายทรานซิสมิกพีแดนซ์และวงจรขยายทรานสดักคแตนซ์ วงจรดังกล่าวเหมาะสมสำหรับการใช้งานกับวงจรที่มีไฟเลี้ยงต่ำ เนื่องจากค่าความต้านทานภายในที่โหนดต่างๆของวงจรมีค่าต่ำ ทำให้การสวิงของสัญญาณไม่มาก นอกจากนั้นผลการตอบสนองความถี่ของวงจรดังกล่าวมีค่าค่อนข้างดี

## บทที่ 4

# ประยุกต์ใช้งานวงจรป้อนกลับโหมคร่วมที่นำเสนอ

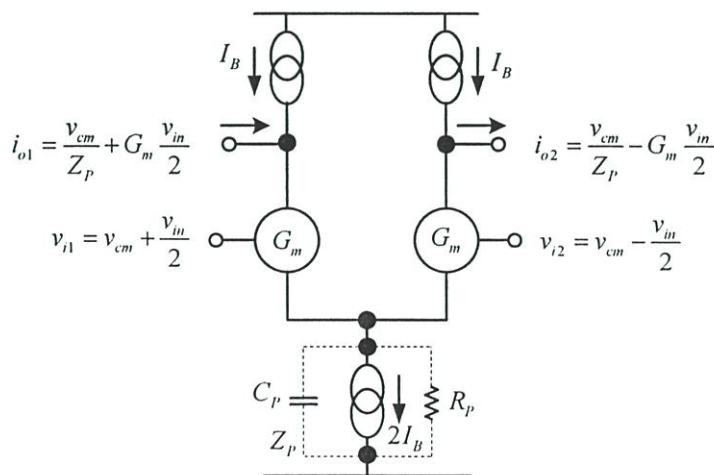
### 4.1 กล่าวนำ

เป็นที่ทราบกันว่าปัจจุบันนี้วงจรอิเล็กทรอนิกส์ทำงานได้ที่แรงดันต่ำ ไม่ว่าจะวงจรนั้นจะทำงานในโหมครวมหรือ โหมครวมกระแส ดังนั้นเพื่อให้วงจรมีประสิทธิภาพดี จึงมีความจำเป็นที่ต้องออกแบบวงจรให้มีช่วงปฏิบัติการกว้างและในขณะเดียวกันต้องมีการตอบสนองความถี่ได้ดี มีความผิดเพี้ยนของสัญญาณต่ำ บทนี้เป็นการนำวงจรป้อนกลับโหมครวมที่นำเสนอมานำประยุกต์ใช้งานกับ 2 วงจร คือวงจรขยายผลต่างเสมือน (Pseudo Differential Amplifier, PDA) และวงจรขยายผลต่างกระแส (Current Differential Amplifier, CDA) ดังจะได้กล่าวในหัวข้อต่อไป

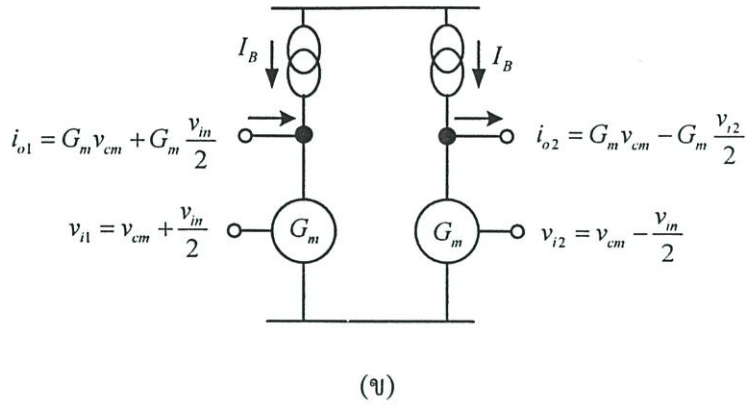
### 4.2 วงจรขยายผลต่างเสมือน (Pseudo Differential Amplifier)

#### 4.2.1 คุณสมบัติทั่วไป

วงจรขยายผลต่างแบบสมมาตร (Fully Balanced) เป็นที่ได้รับความนิยมเป็นอย่างมาก โดยมีการนำไปประยุกต์ใช้ในวงจรประมวลผลสัญญาณอนาล็อกต่างๆ เช่น วงจรคูณสัญญาณ วงจรออสซิลเลเตอร์ วงจรกรองความถี่ และวงจรมุมและคงค่า เป็นต้น วงจรขยายผลต่างแบบสมมาตรมีข้อดีกว่าวงจรขยายแบบเอาต์พุตเดี่ยว (Single Ended) เนื่องจากวงจรมีความผิดเพี้ยนที่ต่ำกว่า สามารถกำจัดสัญญาณรบกวนได้ดีกว่า และมีความเร็วในการทำงานที่สูงกว่า [13], [14]



(ก)



รูปที่ 4.1 (ก) วงจรขยายผลต่างแบบพื้นฐาน (ข) วงจรขยายผลต่างแบบเสมือน (PDA)

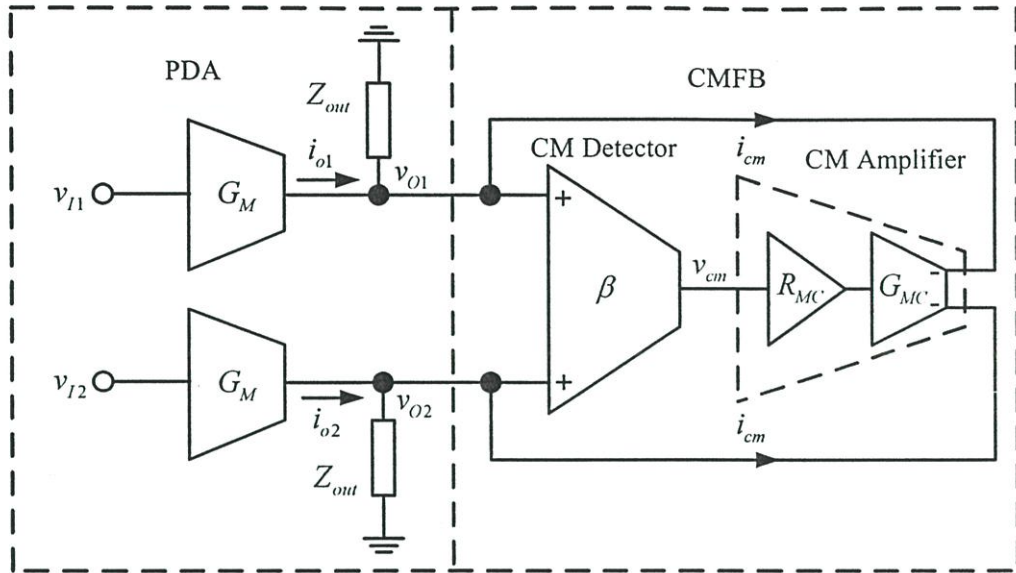
จากรูปที่ 4.1 (ข) วงจรขยายผลต่างเสมือนมีการเชื่อมต่ออุปกรณ์ทรานสคอนดักแตนซ์กับกราวด์โดยตรงแทนที่จะเป็นแหล่งกำเนิดกระแส ในโครงสร้างวงจรรขยายผลต่างแบบพื้นฐาน โครงสร้างของวงจรรขยายผลต่างแบบเสมือนเหมาะสำหรับการประยุกต์ใช้งานที่ต้องอาศัยแรงดันต่ำ เพราะวงจรรคังกล่าวสามารถหลีกเลี่ยงแรงดันตกคร่อมแหล่งจ่ายกระแส ซึ่งมีค่าประมาณ 200-300 มิลลิโวลต์

อย่างไรก็ตาม วงจรรขยายผลต่างแบบเสมือน ไม่สามารถทำงานเป็นวงจรรขยายผลต่างที่แท้จริงได้ ทั้งนี้เพราะวงจรทั้งสองด้านทำงานเป็นอิสระจากกัน ทำให้โครงสร้างที่แสดงในรูป 4.1 (ข) ไม่สามารถกำจัดสัญญาณโหมคร่วมของสัญญาณอินพุตได้เลย ในทางตรงกันข้าม โครงสร้างวงจรรขยายผลต่างแบบพื้นฐานในรูปที่ 4.1 (ก) มีการกำจัดสัญญาณอินพุตโหมคร่วมได้ เนื่องจากความต้านทานเอาต์พุตของแหล่งกำเนิดกระแสมีค่าสูงมาก

หัวข้อต่อไปเป็นการประยุกต์ใช้งานวงจรป้อนกลับโหมคร่วม (CMFB) กับวงจรรขยายผลต่างเสมือน

#### 4.2.2 โครงสร้างของวงจรรขยายผลต่างเสมือน (Pseudo Differential Amplifier, PDA)

ดังที่แสดงไว้ในรูปที่ 4.1 (ก) วงจรรขยายผลต่างแบบพื้นฐานใช้วงจรรคู่ผลต่างต่อกับแหล่งจ่ายกระแสไบอัส ในขณะที่วงจรรขยายผลต่างเสมือน (PDA) จะใช้วงจรรชอร์สร่วม 2 วงจรที่ทำงานเป็นอิสระกัน โดยปราศจากแหล่งจ่ายกระแส สิ่งนี้ทำให้วงจรรขยายผลต่างเสมือน (PDA) มีปัญหาของอัตราขยายของสัญญาณโหมคร่วมที่มีค่าค่อนข้างสูง ดังนั้นวงจรรขยายผลต่างเสมือน (PDA) จึงจำเป็นต้องมีวงจรรป้อนกลับโหมคร่วม (CMFB) ทั้งนี้เพื่อจำกัดอัตราขยายโหมคร่วม นอกจากนั้นวงจรร CMFB ยังสามารถใช้กำหนดระดับแรงดันที่เอาต์พุตด้วย [15]



รูปที่ 4.2 บล็อกไดอะแกรมวงจรขยายผลต่างเสมือนที่นำเสนอ

รูปที่ 4.2 แสดงบล็อกไดอะแกรมของวงจร PDA ที่ต่อร่วมกับวงจร CMFB โดยส่วนของ PDA ประกอบด้วย  $G_M$  ซึ่งก็คือทรานสคอนดักเตนซ์ของ PDA และ  $Z_{out}$  ก็คือเอาต์พุตอิมพีแดนซ์ของ PDA จากรูปที่ 4.2 CMFB ประกอบด้วยวงจรตรวจจับสัญญาณโหมคร่วมแบบคอมพลิเมนต์ารี และวงจรขยายสัญญาณโหมคร่วม โดยความสัมพันธ์ระหว่างแรงดันและกระแสที่โหนด  $v_{O1}$  และ  $v_{O2}$  พิจารณาได้ดังนี้

$$v_{o1} = v_{oc} + \frac{v_{od}}{2} \quad (4.1)$$

$$v_{o2} = v_{oc} - \frac{v_{od}}{2} \quad (4.2)$$

$$i_{o1} = i_{oc} + \frac{i_{od}}{2} \quad (4.3)$$

$$i_{o2} = i_{oc} - \frac{i_{od}}{2} \quad (4.4)$$

โดยที่  $v_{oc}$ ,  $v_{od}$ ,  $i_{oc}$  และ  $i_{od}$  มีค่าเท่ากับ  $(v_{o1} + v_{o2})/2$ ,  $(v_{o1} - v_{o2})$ ,  $(i_{o1} + i_{o2})/2$  และ  $(i_{o1} - i_{o2})$  ตามลำดับ จากรูปที่ 4.2 สมการกระแสเอาต์พุตสามารถแสดงได้เท่ากับ

$$i_{o1} = G_M (v_{ic} + v_{id}/2) \quad (4.5)$$

$$i_{o2} = G_M (v_{ic} - v_{id}/2) \quad (4.6)$$

แรงดันที่โหนดเอาต์พุต สามารถแสดงได้เท่ากับ

$$v_{o1} = (i_{o1} - i_{cm}) Z_{out} = [G_M (v_{ic} + v_{id} / 2) - A\beta v_{oc}] Z_{out} \quad (4.7)$$

$$v_{o2} = (i_{o2} - i_{cm}) Z_{out} = [G_M (v_{ic} - v_{id} / 2) - A\beta v_{oc}] Z_{out} \quad (4.8)$$

โดยที่เมื่อ A คืออัตราขยายของ CM Amplifier เท่ากับ  $R_{MC} G_{MC}$  และ  $i_{cm}$  คือ  $A\beta v_{oc}$   
จากสมการที่ (4.1) ถึง (4.8) อัตราขยายสัญญาณโหมคร่วมมีค่าเท่ากับ

$$A_{cm} = \frac{v_{oc}}{v_{ic}} = \frac{G_M Z_{out}}{A\beta Z_{out} + 1} \quad (4.9)$$

ในทำนองเดียวกัน อัตราขยายโหมคผลต่างมีค่าเท่ากับ

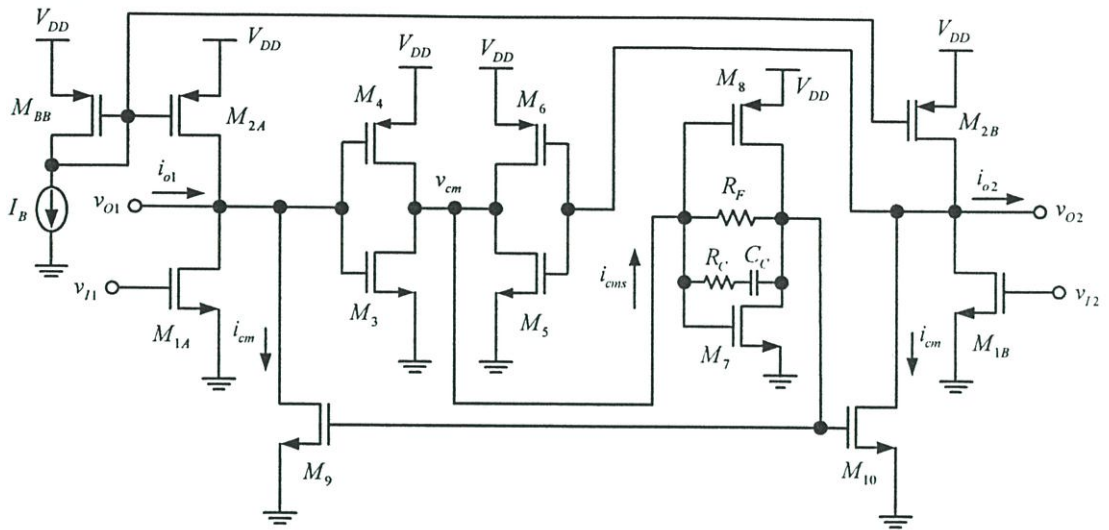
$$A_{dm} = \frac{v_{od}}{v_{id}} = G_M Z_{out} \quad (4.10)$$

จากสมการที่ (4.9) และ (4.10) จะได้อัตราการขจัดสัญญาณโหมคร่วม (Common Mode Rejection Ratio, CMRR) เท่ากับ

$$CMRR = \frac{A_{dm}}{A_{cm}} = A\beta Z_{out} + 1 \quad (4.11)$$

จากการวิเคราะห์สมการจะเห็นได้ว่า วงจรสามารถกำจัดสัญญาณโหมคร่วมได้ดี เมื่ออัตราขยาย ( $A\beta$ ) ของวงจร CMFB และความต้านทานเอาต์พุต  $Z_{out}$  มีค่าสูง

### 4.2.3 วงจรขยายผลต่างเสมือนที่นำเสนอ



รูปที่ 4.3 วงจรขยายผลต่างเสมือนที่ได้นำเสนอ

รูปที่ 4.3 เป็นวงจรขยายผลต่างเสมือนที่ได้นำเสนอ ซึ่งประกอบไปด้วยวงจรที่ทำหน้าที่เป็นส่วนขยายผลต่าง  $M_{1A}$ ,  $M_{1B}$  และ  $M_{2A}$ ,  $M_{2B}$  และวงจร CMFB ซึ่งประกอบไปด้วย 3 ส่วนคือ (1) วงจรตรวจจับสัญญาณโหมคร่วม (CM Detector) ได้แก่  $M_3 - M_6$  ที่ทำหน้าที่ตรวจจับสัญญาณโหมคร่วมและทำหน้าที่กำหนดระดับแรงดันที่เอาต์พุตของ PDA ให้เท่ากับ  $V_{DD}/2$  (2) วงจรทรานส์อิมพีแดนซ์  $M_7$ ,  $M_8$  และ  $R_F$  ทำหน้าที่เปลี่ยนสัญญาณกระแสเป็นแรงดัน และ (3) วงจรทรานส์คอนดักแตนซ์  $M_9$  และ  $M_{10}$  เพื่อขยายสัญญาณแล้วป้อนกลับไปยังเอาต์พุตของส่วนขยายผลต่างเสมือน

จากรูปที่ 4.3 วงจรขยายผลต่างเสมือนซึ่งมีย่านการทำงานทางด้านอินพุตที่มากกว่าวงจรขยายผลต่างแบบพื้นฐาน เพราะการทำงานเหมือนวงจรชอร์สร่วมไม่มีแหล่งจ่ายกระแสไบอัส (Tail Current Source) แรงดันอินพุตสูงสุดมีค่าเท่ากับ

$$v_{I,\max} = V_{DD} - V_{DSAT2} + V_{TN1} \quad (4.12)$$

และแรงดันอินพุตต่ำสุดมีค่าเท่ากับ

$$v_{I,\min} = V_{TN1} \quad (4.13)$$

ในขณะที่ย่านการทำงานทางด้านเอาต์พุตมีย่านการทำงานที่กว้าง (Rail-to-Rail) โดยสามารถหาย่านการทำงานทางด้านเอาต์พุตสูงสุดได้เท่ากับ

$$v_{O,\max} = V_{DD} - V_{DSAT2} = V_{DD} - \sqrt{\frac{2I_{D2}}{\mu_p C_{ox} (W/L)_2}} \quad (4.14)$$

และย่านการทำงานทางด้านเอาต์พุตต่ำสุดมีค่าเท่ากับ

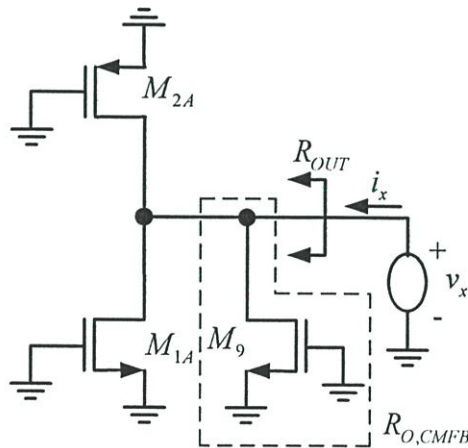
$$v_{O,\min} = V_{DSAT1} = \sqrt{\frac{2I_{D1}}{\mu_n C_{ox} (W/L)_1}} \quad (4.15)$$

อัตราขยายแรงดันของวงจรผลต่างเสมือนที่ความถี่ต่ำมีค่าเท่ากับ

$$A_V = G_M R_{OUT} \quad (4.16)$$

โดยที่  $G_M$  คือทรานสคอนดักแตนซ์ของ  $M_1$  และมีค่าเท่ากับ  $\sqrt{2\mu_n C_{ox} (W/L)_1 I_{D1}}$  ในขณะที่  $R_{OUT}$  คือความต้านทานทางด้านเอาต์พุต ซึ่งสามารถหาได้โดยการวิเคราะห์วงจรในรูปที่

4.4



รูปที่ 4.4 ความต้านทานเอาต์พุตของวงจรขยายผลต่างเสมือน

จากรูปที่ 4.4 ความต้านทานทางด้านเอาต์พุตมีค่าเท่ากับ

$$R_{OUT} = r_{o1A} \parallel r_{o2A} \parallel R_{O,CMFB} \quad (4.17)$$

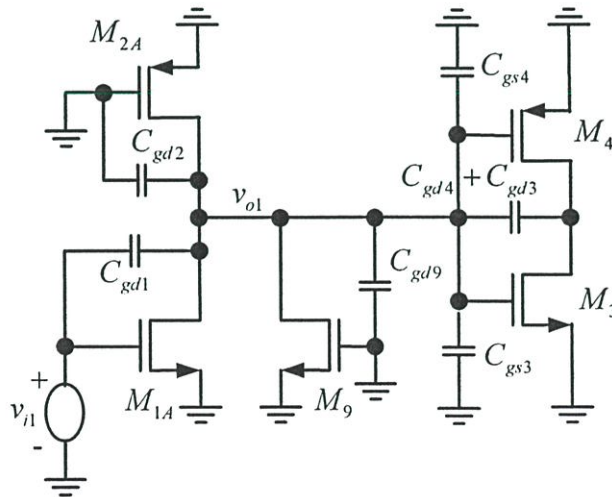
โดยที่  $r_{o1A}$ ,  $r_{o2A}$  และ  $R_{O,CMFB}$  มีค่าเท่ากับ

$$r_{o1A} = \frac{1}{\lambda_n I_{D,M1A}} = \frac{1}{\lambda_n \left[ \frac{\mu_n C_{ox}}{2} \left( \frac{W}{L} \right)_1 (V_{GS1} - V_{TN})^2 \right]} \quad (4.18)$$

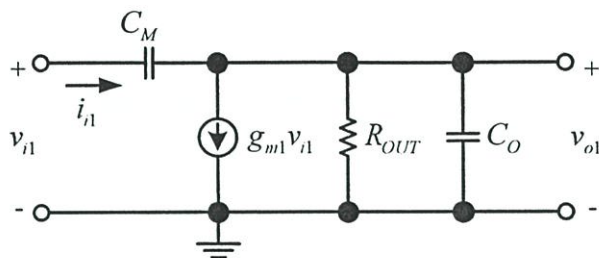
$$r_{o2A} = \frac{1}{\lambda_p I_{D,M2A}} = \frac{1}{\lambda_p \left[ \frac{\mu_p C_{ox}}{2} \left( \frac{W}{L} \right)_2 (V_{GS2} - |V_{TP}|)^2 \right]} \quad (4.19)$$

$$R_{O,CMFB} = \frac{1}{\lambda_n I_{D,M9}} = \frac{1}{\lambda_n \left[ \frac{\mu_n C_{ox}}{2} \left( \frac{W}{L} \right)_9 (V_{GS9} - V_{TN})^2 \right]} \quad (4.20)$$

การตอบสนองต่อการทำงานที่ความถี่สูงของวงจรขยายผลต่างเสมือน ซึ่งมีผลของตัวเก็บประจุแฝง แสดงดังวงจรในรูป 4.5 และสามารถวิเคราะห์โดยใช้วงจรสมมูลสัญญาณขนาดเล็กได้ดังรูปที่ 4.6



รูปที่ 4.5 การตอบสนองที่ความถี่สูง โดยคิดผลของตัวเก็บประจุแฝง



รูปที่ 4.6 วงจรสมมูลสัญญาณขนาดเล็กลงของวงจรขยายผลต่างเสมือน

เราสามารถหาอัตราขยายของวงจรขยายผลต่างเสมือนได้เท่ากับ [ดูในภาคผนวก ง.]

$$A_V(s) = \frac{v_{o1}(s)}{v_{i1}(s)} = \frac{(sC_M - g_{m1})R_{OUT}}{sR_{OUT}(C_M + C_O) + 1} = -g_{m1}R_{OUT} \left( 1 - \frac{sC_M}{g_{m1}} \right) \quad (4.21)$$

โดยที่

$$C_M = C_{gd1}$$

$$C_O = C_{gd1} + C_{gd9} + C_{gs3} + C_{gs4} + (C_{gd3} + C_{gd4}) \left( 1 + \frac{g_{m3} + g_{m4}}{g_{m7} + g_{m8}} \right)$$

เมื่อจัดรูปสมการที่ (4.21) ใหม่ให้อยู่ในรูปฟังก์ชันของโพลและซีโรได้ดังนี้

$$A_V(s) = \frac{-g_{m1}R_{OUT}(1 - s/z_1)}{1 - s/p_1} \quad (4.22)$$

ดังนั้นจากสมการ (4.21) และ (4.22) สามารถหาค่าโพล และ ซีโรของวงจรได้เท่ากับ

$$z_1 = + \frac{g_{m1}}{C_{gd1}} \quad (4.23)$$

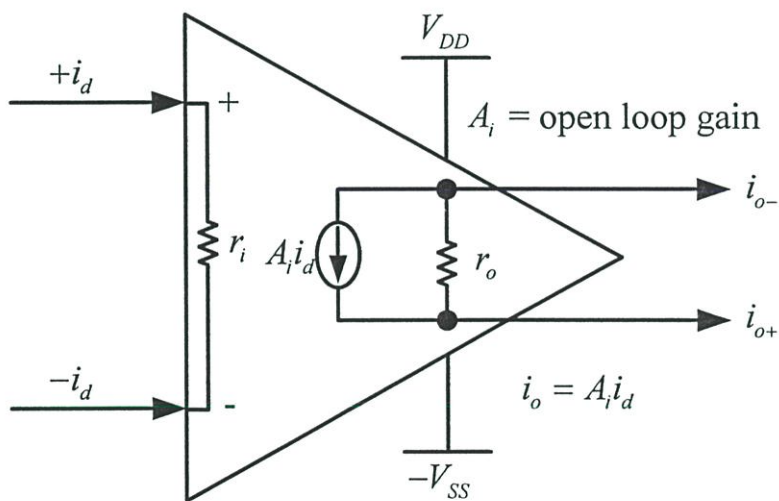
$$p_1 \approx - \frac{1}{R_{OUT} \left[ 2C_{gd1} + C_{gd9} + C_{gs3} + C_{gs4} + (C_{gd3} + C_{gd4}) \left( 1 + \frac{g_{m3} + g_{m4}}{g_{m7} + g_{m8}} \right) \right]} \quad (4.24)$$

จะเห็นได้ว่าวงจรขยายผลต่างเสมือนมีแบนด์วิดท์ที่ดี และวงจรมีเสถียรภาพที่ดีไม่ต้องอาศัยวงจรเพื่อชดเชยความถี่ เนื่องจากว่าวงจรมีเพียงโพลเดียว โดยตัวเก็บประจุแฝงที่เกิดจากวงจรป้อนกลับโหมคร่วมได้มีการออกแบบให้มีผลต่อวงจรขยายผลต่างเสมือนน้อยที่สุด ผลการทดสอบประสิทธิภาพของวงจรขยายผลต่างเสมือนแสดงในหัวข้อ 4.4

### 4.3 วงจรขยายผลต่างกระแส (Current Differential Amplifier)

#### 4.3.1 คุณสมบัติทั่วไป

การประมวลผลสัญญาณในโหมดกระแสได้ดึงดูดความสนใจอย่างมากในทศวรรษที่ผ่านมา ทั้งนี้ก็เพราะวงจรถ่ายใช้ในการประมวลผลสัญญาณในโหมดกระแสมีข้อดีเทียบเท่าหรือดีกว่าวงจรประมวลผลสัญญาณในโหมดแรงดัน เช่น ให้แบนด์วิดท์ที่กว้างและมีพิสัยพลวัตสูง นอกจากนี้วงจรถ่ายทำงานในโหมดกระแสมีจุดเด่นสำคัญคือวงจรถ่ายสามารถทำงานได้กับระบบที่มีไฟเลี้ยงต่ำ ซึ่งเป็นคุณสมบัติที่สำคัญของวงจรรวมสมัยใหม่ [16] วงจรขยายสัญญาณในโหมดกระแส (Current Operational Amplifier, COA) เป็นวงจรถ่ายอีกกลุ่มหนึ่งที่มีการนำไปใช้งานได้หลากหลายในลักษณะเดียวกับวงจรถ่ายสัญญาณในโหมดแรงดัน (Voltage Operational Amplifier, VOA) ตัวอย่างการใช้งานเช่น อุปกรณ์ตรวจจับสัญญาณต่างๆ หลายชนิดที่ผลิตสัญญาณออกมาเป็นกระแส ดังนั้นถ้าสามารถออกแบบวงจรถ่ายกระแสที่มีประสิทธิภาพสูงที่รับสัญญาณอินพุตเป็นกระแสได้เราก็จะสามารถประมวลผลสัญญาณได้โดยตรง โดยไม่จำเป็นต้องเปลี่ยนสัญญาณที่ได้จากอุปกรณ์ตรวจจับให้เป็นแรงดันก่อน

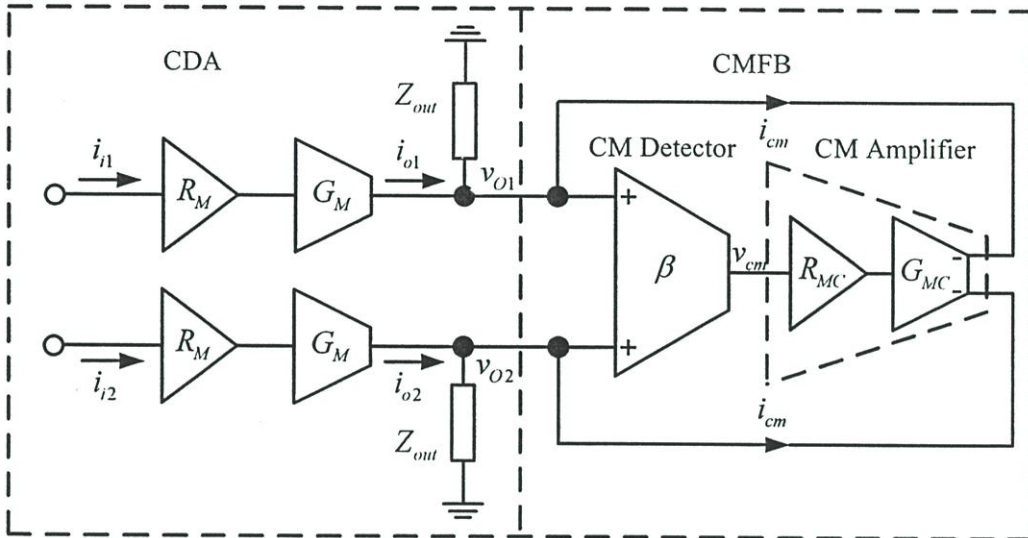


รูปที่ 4.7 โครงสร้างของวงจรถ่ายผลต่างกระแส

รูปที่ 4.7 แสดงโครงสร้างของวงจรถ่ายผลต่างกระแส ในทางปฏิบัติความต้านทานทางด้านอินพุต ( $r_i$ ) ควรมีค่าน้อยมาก ในขณะที่ความต้านทานทางด้านเอาต์พุต ( $r_o$ ) ควรมีค่าสูงมาก มีงานวิจัยที่นำเสนอวงจรถ่ายกระแสที่ให้อัตราขยายที่สูง มีความต้านทานอินพุตต่ำและความต้านทานเอาต์พุตสูงดัง [17], [18] แต่วงจรถ่ายที่แนะนำให้ใช้ไฟเลี้ยงค่อนข้างสูง กำลังงานสูญเสียมาก แบนด์วิดท์ของวงจรถ่ายต่ำ ในวิทยานิพนธ์ฉบับนี้การออกแบบวงจรถ่ายผลต่างกระแสอาศัยวงจรถ่าย

ทรานส์อิมพีแดนซ์  $R_M$  และทรานส์คอนดักแตนซ์  $G_M$  ต่อในลักษณะอนุกรมกัน [19] ดังจะได้อธิบายการทำงานต่อไปในหัวข้อ 4.3.2

#### 4.3.2 หลักการทำงานของวงจรขยายผลต่างกระแส



รูปที่ 4.8 บล็อกไดอะแกรมของวงจรขยายผลต่างกระแสที่นำเสนอ

จากรูปที่ 4.8 กระแสเอาต์พุตสามารถหาได้โดยมีค่าเท่ากับ

$$i_{o1} = A_i (i_{ic} + i_{id} / 2) \quad (4.25)$$

$$i_{o2} = A_i (i_{ic} - i_{id} / 2) \quad (4.26)$$

โดยที่  $A_i$  คืออัตราขยายกระแสของวงจรมีค่าเท่ากับ  $R_M G_M$ ,  $i_{ic}$  และ  $i_{id}$  มีค่าเท่ากับ  $(i_{i1} + i_{i2}) / 2$  และ  $(i_{i1} - i_{i2})$  ตามลำดับ

แรงดันที่โหนดเอาต์พุตสามารถหาได้ โดยมีค่าเท่ากับ

$$v_{o1} = (i_{o1} - i_{cm}) Z_{out} = [A_i (i_{ic} + i_{id} / 2) - A\beta v_{oc}] Z_{out} \quad (4.27)$$

$$v_{o2} = (i_{o2} - i_{cm}) Z_{out} = [A_i (i_{ic} - i_{id} / 2) - A\beta v_{oc}] Z_{out} \quad (4.28)$$

เมื่อ  $A$ ,  $\beta$  และ  $Z_{out}$  คืออัตราขยายของ (CM Amplifier) มีค่าเท่ากับ  $R_{MC}G_{MC}$  อัตราขยายของ (CM Detector) และความต้านทานที่โหนดเอาต์พุตของวงจรขยาย ตามลำดับ กำหนดให้  $i_{oc} = v_{oc} / Z_{out}$  และ  $i_{od} = v_{od} / Z_{out}$

จากสมการที่ (4.25) ถึง (4.28) อัตราขยายสัญญาณโหมคร่วมมีค่าเท่ากับ

$$A_{cm} = \frac{i_{oc}}{i_{ic}} = \frac{A_i}{A\beta Z_{out} + 1} \quad (4.29)$$

ในทำนองเดียวกัน อัตราขยายสัญญาณโหมคผลต่าง คือ

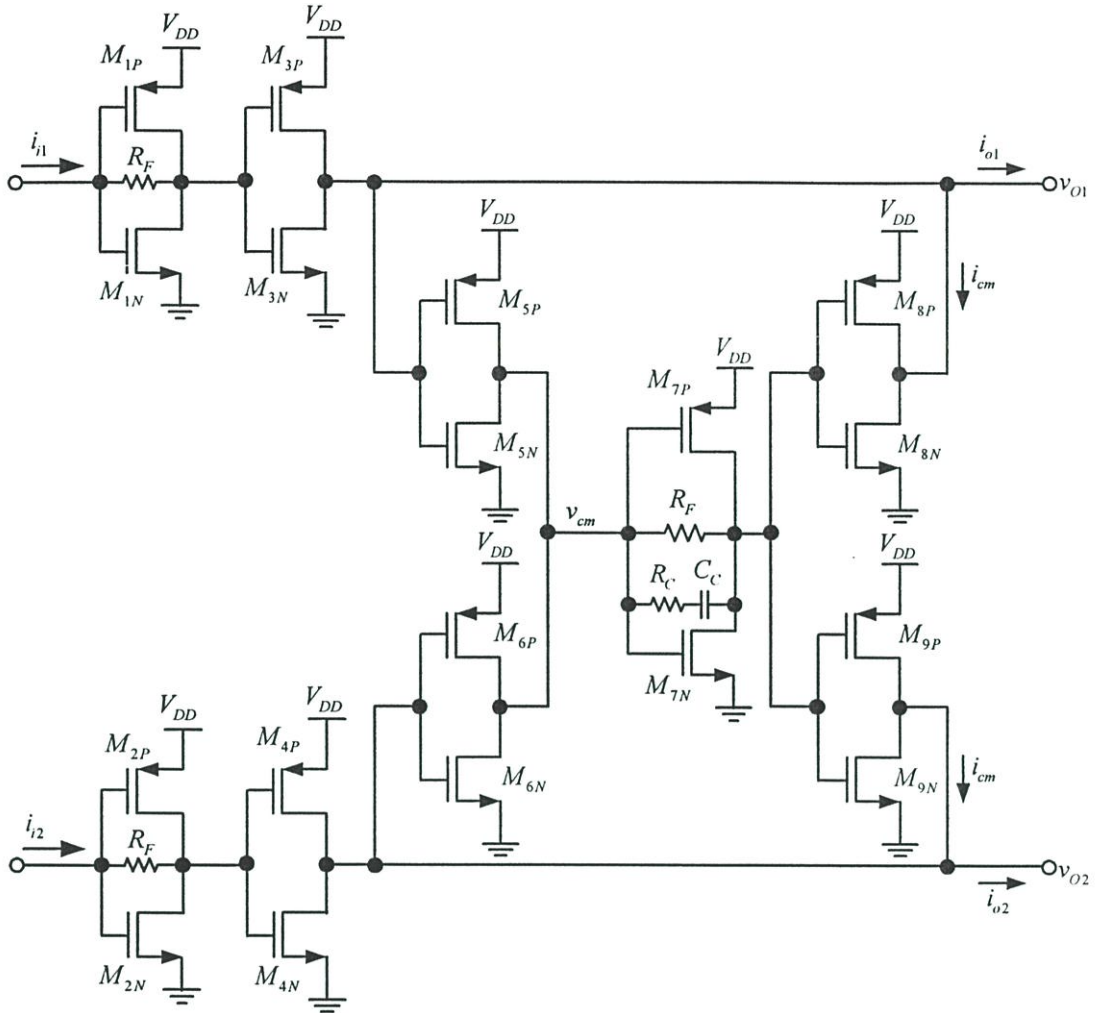
$$A_{dm} = \frac{i_{od}}{i_{id}} = A_i = R_M G_M \quad (4.30)$$

จากการวิเคราะห์สมการจะเห็นได้ว่า วงจรสามารถกำจัดสัญญาณโหมคร่วมได้ดี เมื่ออัตราขยาย ( $A\beta$ ) ของวงจร CMFB และความต้านทานเอาต์พุต  $Z_{out}$  มีค่าสูง

#### 4.3.3 วงจรขยายผลต่างกระแสที่นำเสนอ

วงจรขยายผลต่างกระแสที่นำเสนอแสดงในรูปที่ 4.9 วงจรประกอบไปด้วย วงจรขยายผลต่างกระแสแบบอินพุตเดี่ยว เอาต์พุตเดี่ยว 2 วงจรซึ่งทำงานอิสระจากกัน ทำหน้าที่เป็นวงจรขยายผลต่างแบบสองอินพุต และมีเอาต์พุตแบบผลต่าง วงจรดังกล่าวจำเป็นต้องอาศัยวงจรป้อนกลับโหมคร่วม เพื่อกำจัดสัญญาณโหมคร่วม และในขณะเดียวกันก็ทำหน้าที่กำหนดแรงดันที่เอาต์พุต โดยใช้วงจรป้อนกลับโหมคร่วมที่นำเสนอ ซึ่งสามารถทำให้กำจัดสัญญาณโหมคร่วมได้ดี และมีช่วงสวิงของสัญญาณกว้าง ทำงานที่แรงดันต่ำได้ดี และสามารถตอบสนองความถี่สูงได้ดี

จากวงจร  $M_{1N} - M_{2N}$  และ  $M_{1P} - M_{2P}$  ทำหน้าที่เป็นวงจรภาคอินพุต ซึ่งเป็นวงจรขยายทรานซิสเตอร์ มีตัวต้านทานป้อนกลับ  $R_F$  ทำหน้าที่กำหนดอัตราขยาย วงจรทรานซิสเตอร์คู่ก่อนุกรมกับทรานซิสเตอร์  $M_{3N} - M_{4N}$  และ  $M_{3P} - M_{4P}$  เป็นวงจรทรานสดักคแตนต์ ส่วนทรานซิสเตอร์  $M_{5N} - M_{9N}$  และ  $M_{5P} - M_{9P}$  ประกอบกันเป็นวงจรป้อนกลับโหมคร่วมที่นำเสนอ ดังได้อธิบายการทำงานในบทที่ 3



รูปที่ 4.9 วงจรขยายผลต่างกระแสที่ได้นำเสนอ

คุณสมบัติของวงจรถานสอิมพีแดนซ์ คือมีความต้านทานอินพุตต่ำ ดังนั้นจึงสามารถนำมาเป็นภาคอินพุตของวงจรถายกระแสได้ ส่วนวงจรถานสอคอนคัคเตนซ์ เป็นวงจรมีค่าความต้านทานเอาต์พุตสูง จึงเหมาะกับการใช้เป็นภาคเอาต์พุตของวงจรถายกระแส โดยความต้านทานทางด้านอินพุต ( $R_{in}$ ) มีค่าเท่ากับ

$$R_{in} = \frac{R_F + (r_{on1} \parallel r_{op1})}{(g_{mnl} + g_{mpl})(r_{on1} \parallel r_{op1}) + 1} \quad (4.31)$$

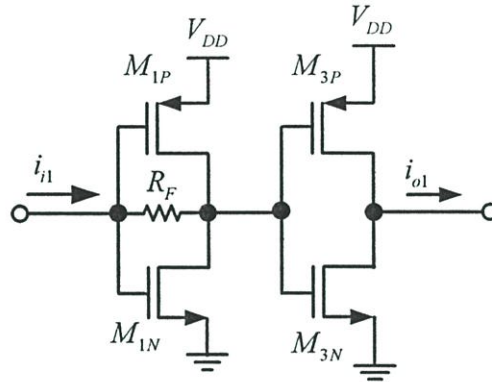
ถ้า  $(r_{on1} \parallel r_{op1}) \gg R_F$  และ  $(g_{mnl} + g_{mpl})(r_{on1} \parallel r_{op1}) \gg 1$  ดังนั้น

$$R_{in} \approx \frac{1}{g_{mnl} + g_{mpl}} \quad (4.32)$$

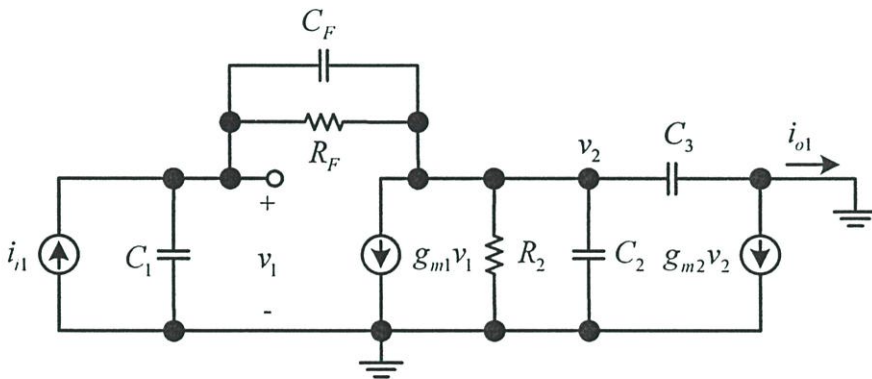
ค่าความต้านทานทางด้านเอาต์พุต ( $R_{out}$ ) มีค่าเท่ากับ

$$R_{out} = (r_{on3} \parallel r_{op3}) \parallel (r_{on8} \parallel r_{op8}) \quad (4.33)$$

การวิเคราะห์หาอัตราขยายกระแสที่ความถี่สูงแสดงดังในรูปที่ 4.10



(ก)



(ข)

รูปที่ 4.10 (ก) วงจรขยายกระแสแบบเอาต์พุตเดี่ยว (ข) วงจรสมมูลสัญญาณขนาดเล็ก

จากวงจรสมมูลสัญญาณขนาดเล็กจากรูปที่ 4.10 (ข) เราสามารถหาอัตราขยายกระแสที่ความถี่สูง โดยคิดผลกระทบเนื่องจากตัวเก็บประจุแฝงได้ดังนี้

$$A_i(s) = \frac{i_{o1}(s)}{i_{i1}(s)} = - \frac{(sC_3 + g_{m2})(sR_F C_F + 1 - g_{m1}R_F)R_2}{s^2 R_F R_2 C_2 + s[R_F(1 + g_{m1}R_2)C_F + R_2 C_2 + (R_F + R_2)C_1] + 1 + g_{m1}R_2} \quad (4.34)$$

โดยที่  $\xi = C_F C_2 + C_1 C_2 + C_1 C_F$ ,  $g_{m1} = g_{mn1} + g_{mp1}$ ,  $g_{m2} = g_{mn3} + g_{mp3}$  และ  $R_2 = r_{on1} \parallel r_{op1}$   
 เมื่อ  $C_1 = C_{gsn1} + C_{gsp1}$ ,  $C_F = C_{gdn1} + C_{gdp1}$ ,  $C_2 = C_{gsn3} + C_{gsp3}$ ,  $C_3 = C_{gdn3} + C_{gdp3}$

วงจรรขยายกระแสที่นำเสนอมีอัตราขยายกระแสที่ความถี่ต่ำ เท่ากับ

$$A_i = \frac{i_{o1}}{i_{i1}} = \frac{(g_{m1} R_F - 1) g_{m2} R_2}{1 + g_{m1} R_2} \quad (4.35)$$

ถ้า  $g_{m1} R_F, g_{m1} R_2 \gg 1$  จะได้ว่า

$$A_i \approx R_F g_{m2} = R_F (g_{mn3} + g_{mp3}) \quad (4.36)$$

จะเห็นได้ว่าอัตราขยายของวงจรรขยายผลต่างกระแสขึ้นอยู่กับตัวต้านทานป้อนกลับของวงจรรภาคแรกและทรานสคอนดักแตนซ์ของวงจรรภาคที่สอง เมื่อความต้านทานภายในของวงจรมีค่าต่ำทำให้วงจรมีแบนด์วิดท์ค่อนข้างดี ผลการทดสอบประสิทธิภาพของวงจรรแสดงดังในหัวข้อ 4.4

## 4.4 ผลการจำลองการทำงาน

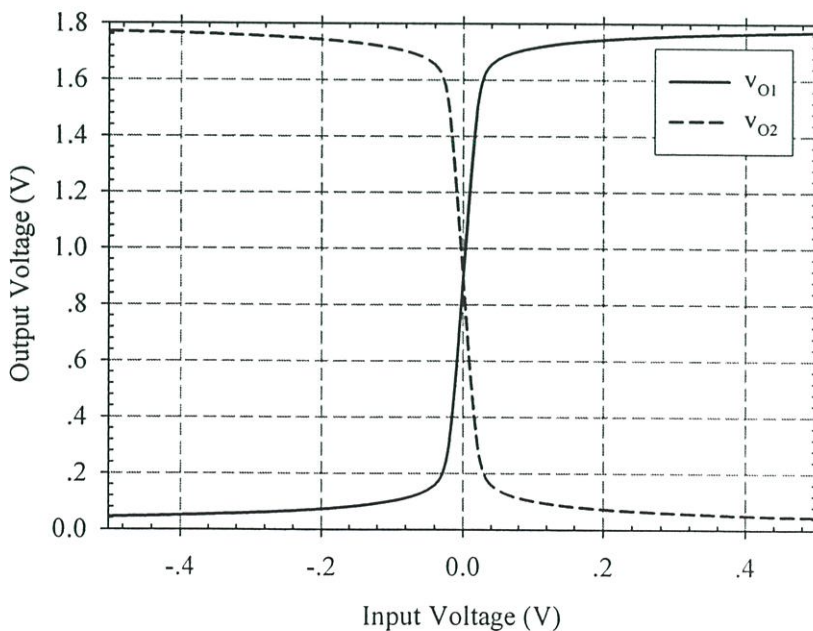
### 4.4.1 ผลจำลองการทำงานของวงจรรขยายผลต่างเสมือน

เพื่อตรวจสอบการทำงานของวงจรร วิทยานิพนธ์ฉบับนี้ได้ทำการจำลองการทำงานของวงจรรที่ได้นำเสนอโดยใช้โปรแกรม HSPICE และใช้เทคโนโลยีซีมอส ขนาดความยาว 0.5 ไมโครเมตร วงจรรทำงานโดยใช้แหล่งจ่ายไฟเลี้ยงเท่ากับ 1.8 โวลต์ แหล่งจ่ายกระแสไบอัส ( $I_B$ ) เท่ากับ 30 ไมโครแอมป์ และออกแบบให้ระดับแรงดันอ้างอิง ( $v_{OC}$ ) มีค่าเท่ากับ 0.9 โวลต์ ขนาดของมอสทรานซิสเตอร์ทุกตัวถูกแสดงไว้ในตารางที่ 4.1 ผลการจำลองการทำงานของวงจรมีดังนี้ รูปที่ 4.11 แสดงคุณสมบัติการถ่ายโอนทางคิซี (DC transfer characteristic) จากผลการจำลองการทำงาน คุณสมบัติการถ่ายโอนทางคิซีมีช่วงปฏิบัติการกว้าง ได้เอาต์พุตสวิงของวงจรร PDA มีค่าเท่ากับ 1.4 โวลต์ รูปที่ 4.12 แสดงการตอบสนองทางเวลาของสัญญาณเอาต์พุต ( $v_{O1}$ ,  $v_{O2}$  และ  $v_{OC}$ ) จากรูปแสดงให้เห็นว่ากรณีโหมดผลต่างวงจรรทำการขยายสัญญาณมีช่วงสวิงได้กว้าง แต่เมื่อกรณีโหมดรวมวงจรรไม่ทำการขยายสัญญาณ โดยที่แรงดัน ( $v_{OC}$ ) มีการเปลี่ยนแปลงน้อยมาก (0.03 มิลลิโวลต์) รูปที่ 4.13 แสดงอัตราขยายและเฟสของวงจรร CMFB เทียบความถี่ ในการจำลองการทำงานวงจรรชดเชยความถี่ใช้ตัวต้านทาน ( $R_C$ ) และ ตัวเก็บประจุ ( $C_C$ ) เท่ากับ 15 กิโลโอห์ม และ 0.2 พิโกฟาร์ด ตามลำดับ พบว่าวงจรรมีอัตราขยายเท่ากับ 49 เดซิเบล และมีเฟสมาร์จินเท่ากับ

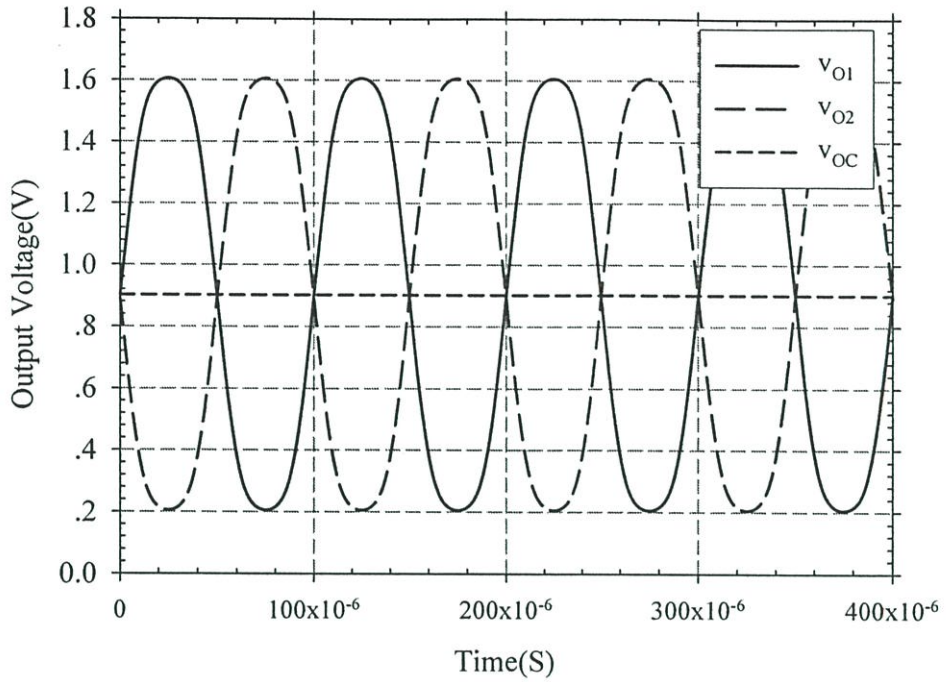
83 องศา รูปที่ 4.14 แสดงการอัตราขยายผลต่าง และเฟสของวงจร PDA เทียบความถี่ เห็นว่าวงจรมีค่าอัตราขยายเท่ากับ 32.3 เดซิเบล และมีเฟสมาร์จินของวงจรเท่ากับ 79 องศา วงจรมีความถี่ตัดผ่านศูนย์เท่ากับ 912 เมกกะเฮิรตซ์ รูปที่ 4.15 แสดงอัตราขยายโหมคร่วม และเฟสของวงจร PDA เทียบความถี่ เห็นว่าได้ว่าวงจรมีค่าอัตราขยายโหมคร่วม เท่ากับ  $-27$  เดซิเบล ดังนั้นวงจรขยายผลต่างเสมือนที่นำเสนอจึงสามารถกำจัดสัญญาณโหมคร่วมได้ดี และวงจรที่นำเสนอนี้ยังมีกำลังงานสูญเสียต่ำเท่ากับ 0.5 มิลลิวัตต์ โดยประสิทธิภาพของวงจรแสดงดังตารางที่ 4.2

ตารางที่ 4.1 ขนาดมอสทรานซิสเตอร์ของวงจรขยายผลต่างเสมือน

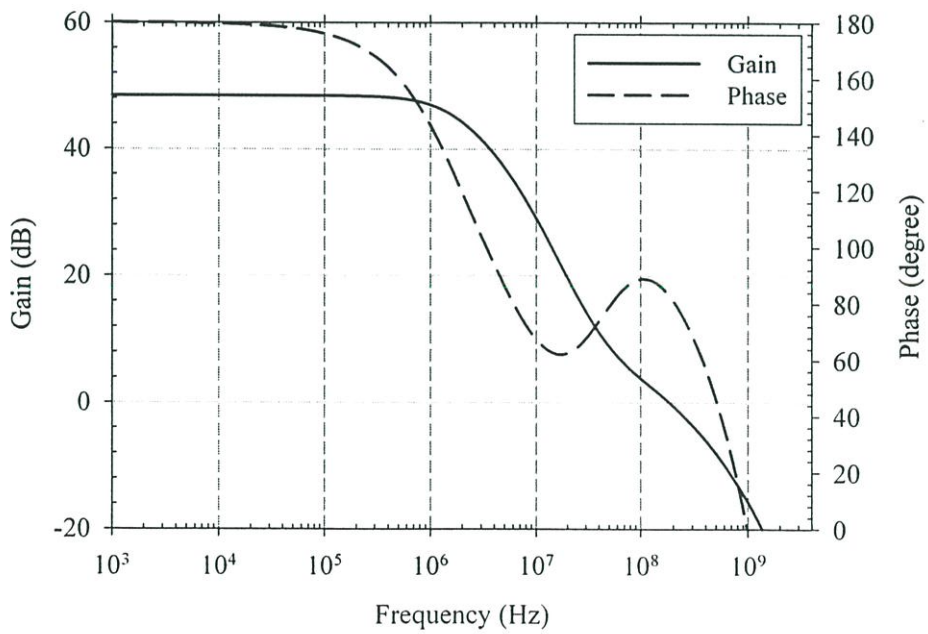
มอสทรานซิสเตอร์	ขนาด (W/L) $\mu\text{m}$
$M_{1A}, M_{1B}$	15/1
$M_{2A}, M_{2B}, M_{BB}$	150/1.5
$M_3, M_5$	0.5/1
$M_4, M_6$	1/0.5
$M_7$	10/0.5
$M_8$	30/0.5
$M_9, M_{10}$	0.5/0.5
$M_{RFN}$	0.5/5
$M_{RFP}$	0.5/12



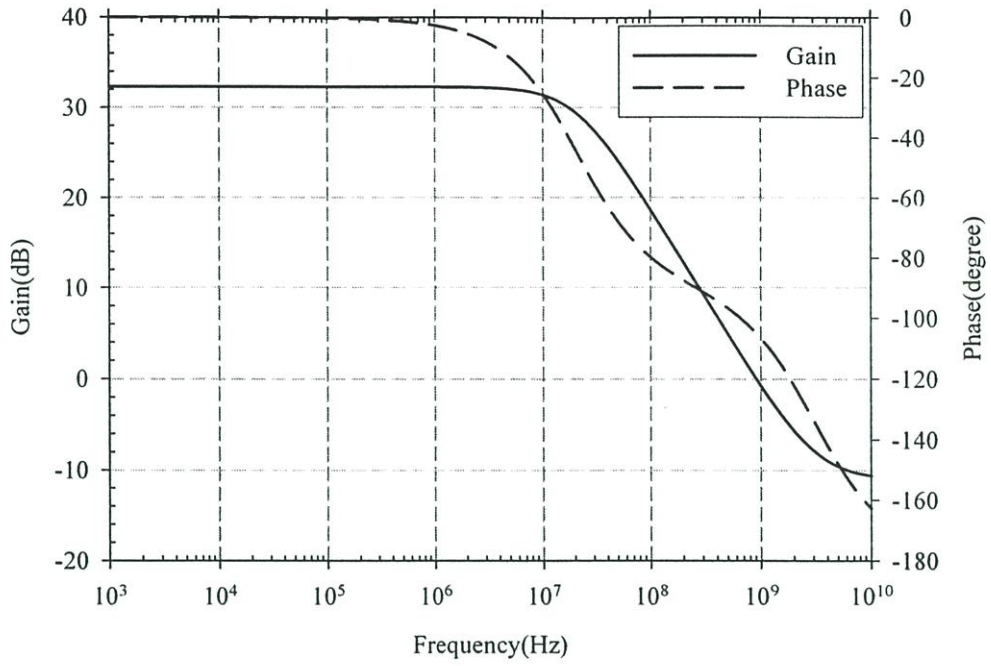
รูปที่ 4.11 คุณสมบัติการถ่ายโอนทางคิซี (DC transfer characteristic)



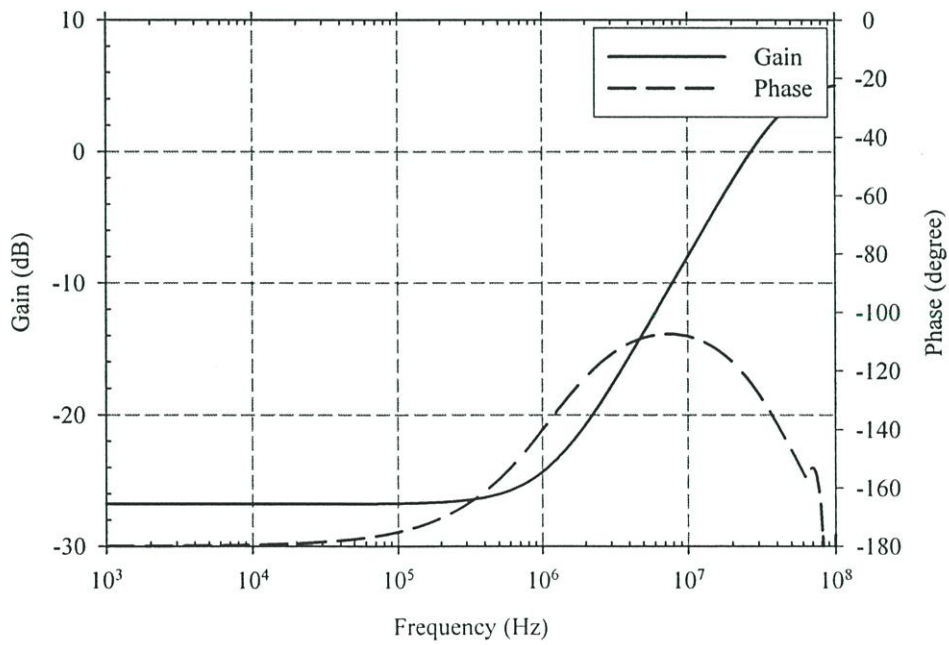
รูปที่ 4.12 การตอบสนองทางเวลาของสัญญาณเอาต์พุต ( $v_{O1}$ ,  $v_{O2}$  และ  $v_{OC}$ )



รูปที่ 4.13 อัตราขยาย และเฟสของวงจร CMFB เทียบความถี่



รูปที่ 4.14 อัตราขยายผลต่าง และเฟสของวงจร PDA เทียบความถี่



รูปที่ 4.15 อัตราขยายโหมคร่วม และเฟสของวงจร PDA เทียบความถี่

ตารางที่ 4.2 ประสิทธิภาพของวงจรรขยายผลต่างเสมือน

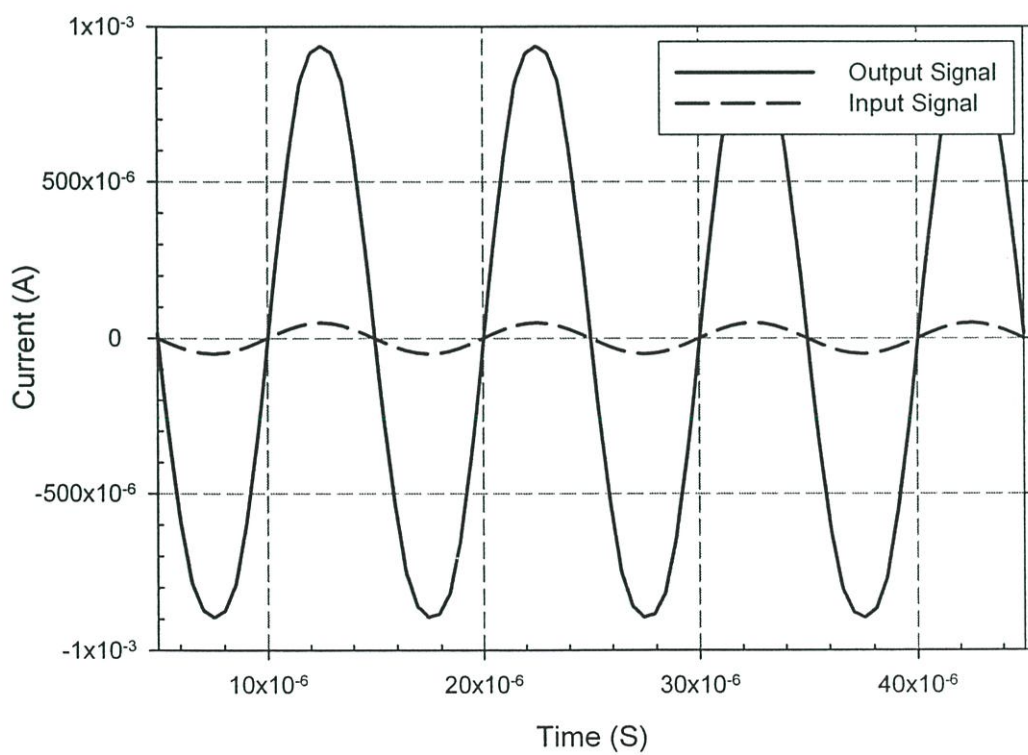
พารามิเตอร์	[6]	[15]	ที่นำเสนอ
แหล่งจ่ายไฟ	1V	3.3V	1.8V
อัตราขยายผลต่าง	33dB	-	32.3dB
อัตราขยายโหมคร่วม	-6dB	-	-27dB
อัตราจัดสัญญาณโหมคร่วม	39dB	58dB	59.3dB
แบนด์วิดท์ (-3dB)	1MHz	100MHz	25MHz
เกนแบนด์วิดท์ (UGBW)	30MHz	-	912MHz
เฟสมาร์จิน	66°	-	75°
แรงดันเอาต์พุตสวิง	$V_{BE}-V_{CE,SAT}$	$V_{DD}-2V_{DSAT}$	$\pm 1.4V$
กำลังงานสูญเสีย	0.7mW	-	0.5mW
เทคโนโลยี	Bipolar	0.5 $\mu$ m CMOS	0.5 $\mu$ m CMOS

#### 4.4.2 ผลการจำลองการทำงานของวงจรรขยายผลต่างกระแส

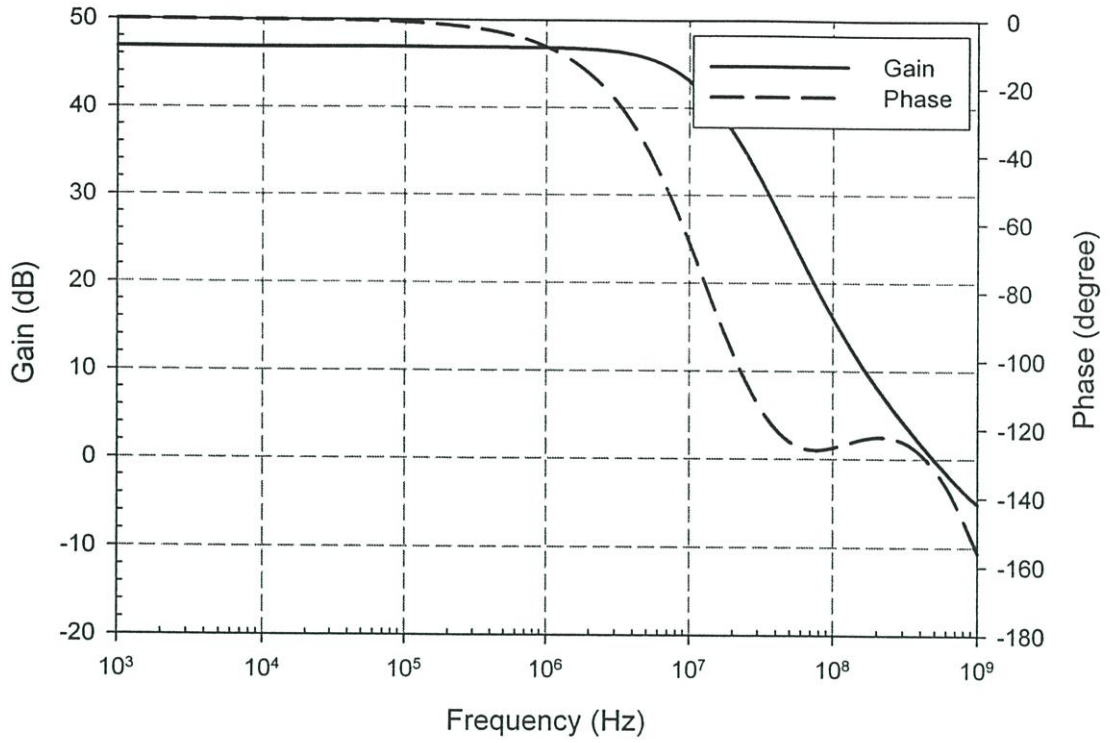
เพื่อตรวจสอบการทำงานของวงจรร ในรูปที่ 4.9 ได้ทำการจำลองการทำงานโดยใช้โปรแกรม HSPICE ด้วยเทคโนโลยีซีมอสขนาดความยาว 0.5 ไมโครเมตร วงจรรทำงานโดยใช้ไฟเลี้ยงเท่ากับ 1.8 โวลต์ การออกแบบขนาดของมอสทรานซิสเตอร์ทุกตัวถูกแสดงไว้ในตารางที่ 4.3 ผลการจำลองการทำงานของวงจรมีดังนี้ รูปที่ 4.16 แสดงการตอบสนองทางเวลาของสัญญาณอินพุตและเอาต์พุต ได้กระแสเอาต์พุตสูงสุดเท่ากับ  $\pm 900$  ไมโครแอมป์ เมื่อป้อนกระแสอินพุต  $\pm 5$  ไมโครแอมป์ ความถี่ 100 กิโลเฮิร์ตซ์ รูปที่ 4.17 แสดงอัตราขยายโหมคร่วมผลต่างและเฟสของวงจรรขยายกระแสเทียบกับความถี่ พบว่ามีค่าอัตราขยายกระแส เท่ากับ 47 เดซิเบล มีความถี่ตัดผ่านศูนย์เท่ากับ 490 เมกกะเฮิร์ตซ์ และเฟสมาร์จินมีค่าเท่ากับ 50 องศา วงจรรที่นำเสนอสามารถให้อัตราขยายที่สูง ตอบสนองความถี่ได้ดี และมีเสถียรภาพ รูปที่ 4.18 แสดงอัตราขยายโหมคร่วมของวงจรรขยายกระแสเทียบกับความถี่ เห็นได้ว่าอัตราขยายโหมคร่วมมีค่าเท่ากับ  $-21.5$  เดซิเบล ดังนั้นวงจรรขยายผลต่างกระแสที่นำเสนอจึงสามารถกำจัดสัญญาณโหมคร่วมได้ดี และวงจรรที่นำเสนอนี้ยังมีกำลังงานสูญเสียค่อนข้างต่ำเท่ากับ 1 มิลลิวัตต์ โดยประสิทธิภาพของวงจรรแสดงดังตารางที่ 4.4

ตารางที่ 4.3 ขนาดมอสทรานซิสเตอร์ของวงจรขยายผลต่างกระแส

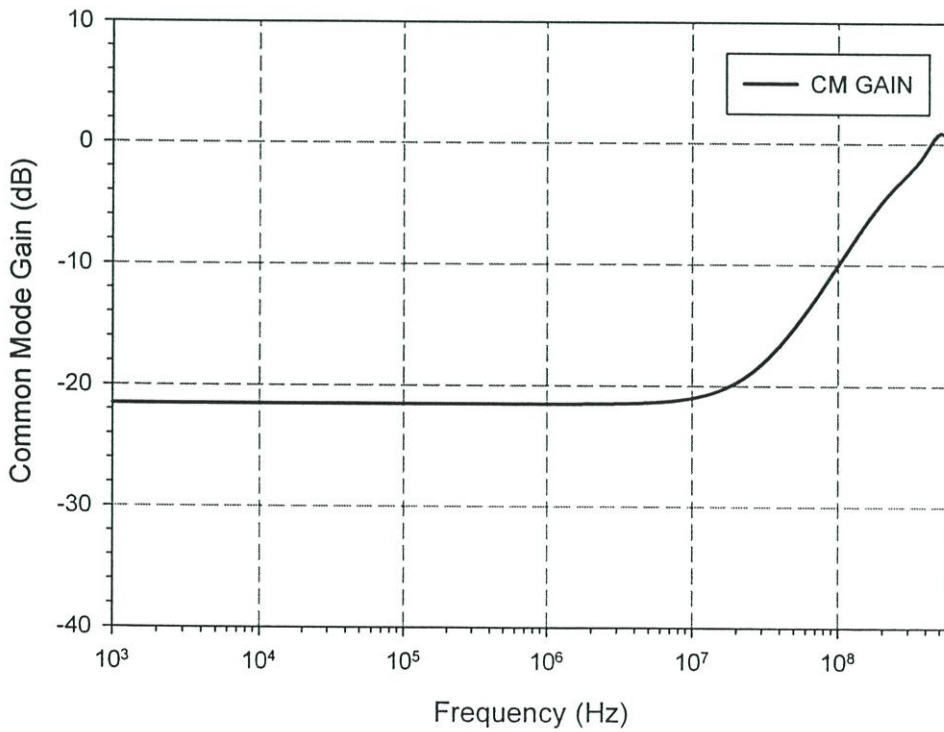
มอสทรานซิสเตอร์	ขนาด (W/L) $\mu\text{m}$
$M_{1N}, M_{2N}, M_{3N}, M_{4N}$	8/0.5
$M_{1P}, M_{2P}, M_{3P}, M_{4P}$	24.5/0.5
$M_{5N}, M_{6N}$	0.5/1
$M_{5P}, M_{6P}$	1/0.5
$M_{7N}$	10/0.5
$M_{7P}$	30/0.5
$M_{8N}, M_{9N}$	2/1
$M_{8P}, M_{9P}$	8.5/1
$M_{RFN}$	0.5/5
$M_{RFP}$	0.5/12



รูปที่ 4.16 การตอบสนองทางเวลาของสัญญาณอินพุตและเอาต์พุต



รูปที่ 4.17 อัตราขยายโหมดผลต่างและเฟสของวงจร CDA เทียบความถี่



รูปที่ 4.18 อัตราขยายโหมดร่วมของวงจร CDA เทียบความถี่

ตารางที่ 4.4 ประสิทธิภาพของวงจรขยายผลต่างกระแส

พารามิเตอร์	[17]	[18]	ที่นำเสนอ
แหล่งจ่ายไฟ	3V	-	1.8V
อัตราขยายผลต่าง	53dB	54dB	47dB
อัตราขยายโหมคร่วม	-	-	-21.5dB
เกนแบนด์วิดท์ (UGBW)	1MHz	3MHz	490MHz
เฟสมาร์จิน	50°	60°	50°
ความต้านทานอินพุต	21K $\Omega$	5K $\Omega$	5.8K $\Omega$
ความต้านทานเอาต์พุต	597K $\Omega$	186K $\Omega$	35K $\Omega$
กำลังสูญเสีย	0.86mW	4.6mW	1mW
เทคโนโลยีซีมอส	0.6 $\mu$ m	2 $\mu$ m	0.5 $\mu$ m

#### 4.5 บทสรุป

วงจรขยายผลต่างเสมือนเหมาะสำหรับการประยุกต์ใช้กับวงจรที่ทำงานด้วยแรงดันต่ำ เนื่องจากไม่ต้องการแหล่งจ่ายกระแสไบอัส วงจรอาศัยหลักการของ CMFB ที่มีช่วงปฏิบัติการแบบกว้าง (Rail-to-Rail) ทำให้เอาต์พุตสามารถสวิงได้กว้าง และสามารถกำจัดสัญญาณโหมคร่วมได้ดี ผลการจำลองการทำงานของวงจรขยายผลต่างเสมือนด้วยเทคโนโลยีซีมอสขนาดความยาว 0.5 ไมโครเมตร พบว่าได้รับสัญญาณสวิงที่เอาต์พุตกว้างถึง 1.4 โวลต์ ขณะที่อัตราขยายสัญญาณโหมคร่วมมีค่าเท่ากับ -27 เดซิเบล วงจรทำงานโดยใช้แหล่งจ่ายแรงดัน 1.8 โวลต์ และมีกำลังสูญเสียต่ำเพียง 0.5 มิลลิวัตต์

วงจรขยายผลต่างกระแสเป็นอีกวงจรหนึ่งที่สามารถประยุกต์ใช้งานได้อย่างกว้างขวาง เนื่องจากว่าวงจรสามารถทำงานได้ที่ไฟเลี้ยงต่ำ มีการสวิงของสัญญาณได้กว้าง รวมทั้งการตอบสนองความถี่ดีกว่าโหมคร่วมแรงดัน วงจรที่นำเสนอทำงานโดยใช้ไฟเลี้ยง 1.8 โวลต์ ขณะที่อัตราขยายสัญญาณโหมคร่วมมีค่าเท่ากับ -21.5 เดซิเบล กำลังสูญเสียของวงจรเท่ากับ 1 มิลลิวัตต์

## บทที่ 5

# สรุปผลการวิจัยและข้อเสนอแนะ

### 5.1 สรุปผลการวิจัย

วิทยานิพนธ์ฉบับนี้ได้นำเสนอวงจรป้อนกลับโหมคร่วมที่มีช่วงปฏิบัติงานกว้างแบบซิมอสการประยุกต์ใช้งานเป็นวงจรขยายสัญญาณผลต่างเสมือนและวงจรขยายผลต่างกระแส วงจรที่นำเสนอสามารถทำงานภายใต้แหล่งจ่ายไฟเลี้ยง 1.8 โวลต์ โดยมีกำลังงานสูญเสียต่ำ

การทำงานของวงจรป้อนกลับโหมคร่วมที่นำเสนออาศัยหลักการเบื้องต้นของวงจรซิมอสอินเวอร์เตอร์ใช้เป็นส่วนของวงจรตรวจจับสัญญาณโหมคร่วมและเพื่อกำหนดแรงดันโหมคร่วมตามแรงดันกึ่งกลางของวงจรซิมอสอินเวอร์เตอร์ หรือประมาณเท่ากับครึ่งหนึ่งของแหล่งจ่ายสัญญาณที่ตรวจจับจะถูกส่งเข้าภาคขยายสัญญาณโหมคร่วมโหมคกระแสที่ประกอบด้วยวงจรขยายทรานซิสตีมพิแคนซ์ และวงจรขยายทรานสดักคแตนซ์ คุณสมบัติที่ดีของวงจรทรานซิสตีมพิแคนซ์ดังกล่าว คือมีความต้านทานอินพุตและเอาต์พุตต่ำ การตอบสนองต่อความถี่ที่โหลดที่มีความต้านทานต่ำจะได้รับความถี่ที่สูงกว่า โหลดที่มีความต้านทานสูง นอกจากนั้นแล้วการสวิงของสัญญาณมีการสวิงได้กว้าง สามารถประยุกต์ใช้งานที่ไฟเลี้ยงต่ำได้ อัตราขยายของวงจรขึ้นอยู่กับตัวต้านทานป้อนกลับภายนอก สามารถควบคุมอัตราขยายได้ง่าย วงจรทรานสดักคแตนซ์ใช้ซิมอสอินเวอร์เตอร์แบบคาสโคด สามารถได้รับความต้านทานที่เอาต์พุตของวงจรให้สูงขึ้น เพื่อไม่ให้มีผลกระทบต่อความต้านทานเอาต์พุตของวงจรขยายผลต่างที่เราจะนำไปต่อใช้งานด้วย วงจรป้อนกลับโหมคร่วมที่นำเสนอสามารถแก้ปัญหาทั้งสองประการของวงจรป้อนกลับโหมคร่วมแบบเดิมได้แก่ วงจรให้อัตราขยายที่มีค่าสูงและทำงานได้มีเสถียรภาพที่ดี ประการที่สองย่านการสวิงของวงจรมีช่วงปฏิบัติงานกว้าง ผลการทดสอบประสิทธิภาพของวงจรป้อนกลับโหมคร่วมที่นำเสนอพบว่า วงจรมีช่วงสวิงของสัญญาณกว้างเท่ากับ 1.4 โวลต์ เมื่อใช้ไฟเลี้ยงเท่ากับ 1.8 โวลต์ อัตราขยายแรงดันลูปเปิดมีค่าเท่ากับ 52 เดซิเบล มีเฟสมาร์จิน 63 องศา กำลังงานสูญเสียของวงจรมีค่าต่ำเพียง 64.5 ไมโครวัตต์ จากประสิทธิภาพของวงจรป้อนกลับโหมคร่วมที่นำเสนอพบว่า วงจรที่นำเสนอสามารถนำไปประยุกต์ใช้งานร่วมกับวงจรขยายแบบอื่นๆ ได้ โดยเฉพาะอย่างยิ่งการประยุกต์ใช้งานกับวงจรขยายผลต่างแบบเสมือน และวงจรขยายกระแสที่ต้องการจำกัดสัญญาณโหมคร่วมได้ดี เอาต์พุตสามารถสวิงได้กว้าง ขณะที่จำนวนทรานซิสเตอร์ที่ต่อใช้งานมีน้อย เพื่อลดกำลังสูญเสีย และขนาดของวงจร ใช้กับวงจรที่ต้องการไฟเลี้ยงต่ำได้ โดยขึ้นอยู่กับเทคโนโลยีของทรานซิสเตอร์ที่นำมาใช้ ถ้าขนาดของแรงดันขีดเริ่มของมอสทรานซิสเตอร์มีขนาดต่ำลง วงจรก็สามารถใช้ไฟเลี้ยงที่ต่ำกว่าเดิมได้

วิทยานิพนธ์ฉบับนี้ได้นำวงจรป้อนกลับ โหมดร่วมที่นำเสนอมาประยุกต์ใช้งานเป็น วงจรขยายผลต่างเสมือน ใช้วงจรชอร์สร่วม 2 วงจรที่ทำงานอิสระ โดยไม่ต้องอาศัยวงจรไบอัส กระแสเหมือนวงจรขยายผลต่างแบบเดิม ทำให้วงจรสามารถทำงานที่แรงดันต่ำลงได้ และมีช่วงการ สวิงของสัญญาณได้กว้าง การกำจัดสัญญาณโหมดร่วมและการกำหนดแรงดันเอาต์พุตของวงจร อาศัยวงจรป้อนกลับโหมดร่วมที่นำเสนอ อัตราขยายของวงจรขยายผลต่างเสมือนสามารถมีค่าน้อย ใน วิทยานิพนธ์ฉบับนี้ มีอัตราขยายโหมดร่วมเท่ากับ -27 เดซิเบล การสวิงของแรงดันเอาต์พุตอยู่ใน ช่วง 1.4 โวลต์ ขณะที่ใช้ไฟเลี้ยง 1.8 โวลต์

การประยุกต์ใช้งานของวงจรป้อนกลับโหมดร่วมอีกวงจรหนึ่ง คือก็เป็นวงจรขยายผลต่าง กระแส ที่อาศัยวงจรขยายผลต่างกระแสแบบอินพุต และเอาต์พุตเดี่ยว (SISO) ทำงานแยกอิสระกัน วงจรประกอบไปด้วย วงจรขยายทรานซิสมิคอนดักเตอร์ และวงจรขยายทรานซิสคอนดักเตอร์ต่อ อนุกรมกัน ในการทำงานของวงจร คือเมื่ออินพุตกระแสถูกป้อนเข้าที่อินพุตของวงจรทรานซิสมิ คอนดักเตอร์ ซึ่งมีความต้านทานทางด้านอินพุตต่ำ แรงดันที่ได้จากเอาต์พุตจะถูกขยายโดยวงจรทรานส คอนดักเตอร์ เพื่อจ่ายกระแสเอาต์พุตไปยังโหลด โดยที่ความต้านทานเอาต์พุตของวงจรทรานส คอนดักเตอร์มีความต้านทานสูง ในวิทยานิพนธ์ฉบับนี้พบว่า ค่าความต้านทานอินพุตมีค่าเท่ากับ 5.8 กิโลโอห์ม ความต้านทานเอาต์พุตมีค่าเท่ากับ 35 กิโลโอห์ม อัตราขยายกระแสโหมดร่วมมีค่า เท่ากับ -21.5 เดซิเบล จากการทดสอบประสิทธิภาพของวงจรขยายผลต่างกระแส เห็นได้ว่าวงจร สามารถกำจัดสัญญาณโหมดร่วมได้ดี

จากที่กล่าวมาแล้วพบว่าวงจรป้อนกลับโหมดร่วม และการประยุกต์ใช้งานเป็นวงจรขยาย ผลต่างเสมือน และวงจรขยายผลต่างกระแสที่นำเสนอ มีประสิทธิภาพในการทำงานที่ดี จึงสามารถ นำไปใช้ได้หลากหลาย กับวงจรที่ต้องการอาศัยวงจรขยายแบบผลต่างทั้งใน โหมดกระแสและ แรงดัน ไปใช้งาน เพื่อต้องการให้ไฟเลี้ยงมีค่าต่ำ มีช่วงสวิงของสัญญาณได้กว้าง ตอบสนองความถี่ ได้สูง และกำจัดสัญญาณโหมดร่วมได้ดี วงจรที่นำเสนอจึงเป็นที่น่าสนใจ และนำศึกษาเพื่อเพิ่ม ประสิทธิภาพของวงจรให้ดียิ่งขึ้น

## 5.2 ข้อเสนอแนะการทำวิจัย

### 5.2.1 วงจรป้อนกลับโหมดร่วม (CMFB)

วงจรป้อนกลับโหมดร่วมที่นำเสนอในวิทยานิพนธ์ฉบับนี้ออกแบบได้ง่าย การออกแบบ อาศัยเพียงซิมูเลชันเวอร์เตอร์เป็นวงจรพื้นฐาน อย่างไรก็ตามเพื่อให้แรงดันดิซิชีที่เอาต์พุตมีค่าเท่ากับ  $V_{DD}/2$  จำเป็นต้องอาศัยเอ็นมอสและพีมอสที่มีความสมพียงกันซึ่งเป็นไปได้ยากเนื่องจาก ค่าพารามิเตอร์ของมอสทรานซิสเตอร์ เช่น ความคล่องตัวของพาหะ ( $\mu$ ) และแรงดันเทรชโฮลด์ ( $V_{TH}$ ) ของมอสทรานซิสเตอร์ชนิดเอ็นและชนิดพีมีค่าไม่เท่ากัน การออกแบบให้เอ็นมอสและ

พื้มอสมมีความสมพงษ์กันสามารถทำได้โดยการปรับขนาด และ/หรือ ปรับแรงดันที่ขาบอดี (Body) ของทรานซิสเตอร์ทั้งสอง

นอกจากนี้ระดับแรงดันดิซีที่เอาต์พุตของวงจรถยายผลต่างแบบพับในวิทยานิพนธ์ฉบับนี้ ออกแบบไว้ที่  $V_{DD} / 2$  ทั้งนี้ก็เพื่อให้วงจรถยายผลต่างดังกล่าวมีช่วงสวิงของสัญญาณเอาต์พุตกว้างที่สุด แรงดันดิซีดังกล่าวนี้ไม่สามารถปรับโดยการปรับแรงดันอ้างอิง ( $V_{REF}$ ) อย่างที่ได้นำเสนอในงานวิจัยก่อนหน้านี้ การปรับแรงดันดิซีสามารถทำได้โดยการปรับขนาดของมอสทรานซิสเตอร์ เพื่อให้แรงดันเกต-ซอร์สของมอสทรานซิสเตอร์มีค่าเพิ่มขึ้นหรือลดลง ดังนั้นในการนำวงจร CMFB ในวิทยานิพนธ์ฉบับนี้ไปใช้งานผู้ใช้ควรพิจารณาแรงดันดิซีที่เหมาะสมที่สุด แล้วจึงออกแบบวงจร CMFB เพื่อให้ระดับแรงดันดิซีเป็นไปตามที่ต้องการ

ตัวด้านทานในวิทยานิพนธ์ฉบับนี้ใช้ตัวด้านทานเสมือนที่อาศัยมอสทรานซิสเตอร์ทำงานในย่านเชิงเส้น เนื่องจากปัญหาของการสร้างตัวด้านทานในวงจรรวมที่มีค่าไม่เป็นเชิงเส้นและมีขนาดของพื้นที่ใหญ่ อย่างไรก็ตาม การใช้ทรานซิสเตอร์ทำงานเป็นตัวด้านทานเสมือนจำเป็นต้องใช้แหล่งจ่ายแรงดันที่สูงขึ้น เพื่อให้ช่วงการทำงานของมอสในย่านเชิงเส้นมีค่ากว้าง ส่งผลให้วงจรไม่สามารถทำงานที่แรงดันต่ำตามต้องการได้ การใช้ทรานซิสเตอร์ที่มีแรงดันเทรชโวลด์ต่ำสามารถแก้ปัญหาดังกล่าวได้

### 5.2.2 วงจรถยายผลต่างเสมือน (PDA) และ วงจรถยายผลต่างกระแส (CDA)

วงจรถยายผลต่างเสมือนและวงจรถยายผลต่างกระแสที่นำเสนอยังคงใช้ไฟเลี้ยงที่ค่อนข้างสูง การออกแบบวงจรดังกล่าวให้สามารถทำงานที่ไฟเลี้ยงที่ต่ำสามารถทำได้โดยอาศัยมอสทรานซิสเตอร์ที่มีขนาดเล็ก และมีแรงดันเทรชโวลด์ไม่สูงนัก อย่างไรก็ตาม ผู้ออกแบบต้องคำนึงถึงอัตราขยายที่อาจลดลง ส่งผลให้อัตราขยายลูปเปิดของวงจร CMFB มีค่าไม่มากเท่าที่ควร ซึ่งมีผลทำให้ความสามารถในการกำจัดสัญญาณโหมคร่วมลดลง นอกจากนี้อัตราขยายของวงจรถยายผลต่างเสมือนและวงจรถยายผลต่างกระแสก็อาจมีค่าลดลงด้วย

## บรรณานุกรม

- [1] Philip, E. Allen, Douglas R. Holberg, **CMOS Analog Circuit Design Second Edition**.  
New York : Oxford University Press., 2002.
- [2] Paul R. Gray, Paul J. Hurst, Stephen H. Lewis, Robert G. Meyer, **Analysis and design of analog integrated circuits**. United States of America : John Wiley & Sons, Inc., 2001.
- [3] M. Banu, J.M. Khoury, Y. Tsvividis, “**Fully differential operational amplifiers with accurate output balancing**”, IEEE J.Solid-State Circuits, Vol. 23, pp. 1410-1414, December 1988.
- [4] Behzad Razavi, **Design of analog CMOS integrated circuits**. Singapore: McGraw-Hill, 2001.
- [5] A. H.Maarefi, H. Parsa, Hatamkhani and D. Shiri, “**A Wide Swing 1.5V Fully Differential OP-AMP Using A Rail-to-Rail Analog CMFB Circuit,**” IEEE Trans. Instrum. Meas, Vol. 40, pp.699-702, August 1991.
- [6] F. Matsumoto and Y. Noguchi, “**A 1-V continuous time filter using bipolar pseudo-differential transconductors,**” IEICE Trans. Fundamentals, Vol.E82-A, pp. 973 – 980 June 1999.
- [7] R. A. Whatley, “**Fully Differential Operational Amplifier with DC Common-Mode Feedback,**” U.S. Patent 4,573,020, February 1986.
- [8] David A. Johns and Ken Martin, **Analog integrated circuit design**. United States of America : John Wiley & Sons, Inc., 1997.
- [9] Z. Czarnul, S. Takagi, N. Fujii, “**Common-mode feedback circuit with the differential-difference amplifier,**” IEEE Trans. Circuits Systems I, Vol. 41, pp.243-246, March 1994.
- [10] L. Luh, Jr. John Choma, J. Draper, “**A Continuous-Time Common-Mode Feedback Circuit (CMFB) for High-Impedance Current-Mode Applications,**” IEEE Trans. Circuits Systems II, Vol. 47, pp. 363-369, April 2000.
- [11] Jae-Yoon SIM, Cheol-Hee LEE, Won-Chang Jeong, Hong-June PARK, “**Adaptive Biasing Folded Cascode CMOS OP Amp with Continuous-Time Push-Pull CMFB Scheme,**” IEICE Trans. Electron, Vol.E80-C, pp.1203-1210, September 1997.

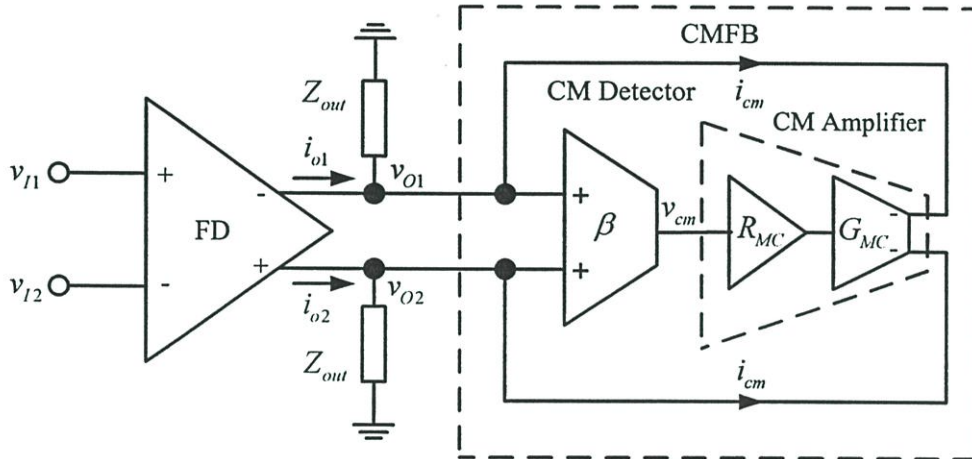
- [12] T. Pasch, U. Kleine, R. Klinke, “**A low voltage differential op amp with novel common mode feedback,**” IEEE Trans. Circuits Systems I, Vol.2, pp.345-348, September 1998.
- [13] F. Rezzi, A. Baschiroto, R. Castello, “**A 3 V 12-55 MHz BiCMOS pseudo-differential continuous-time filter,**” IEEE Trans. Circuits Systems I, Vol.42, pp.896 – 903, November 1995.
- [14] F. Rezzi, A. Baschiroto, R. Castello, “**A 3 V pseudo-differential transconductor with intrinsic rejection of the common-mode input signal,**” MWSCAS’94, Vol.1, pp.85 – 88, 3-5 August 1994.
- [15] A. N. Mohieldin, E. Sánchez-Sinencio, and J. Silva-Martínez, “**A fully balanced pseudo-differential OTA with common-mode feedforward and inherent common-mode feedback detector,**” IEEE J. Solid-State Circuits, Vol.38, pp. 663–668, April 2003.
- [16] K. Moolpho, J. Ngarmnil, K. Nandhasri, “**A low-voltage wide-swing FGMOS current amplifier,**” ISCAS’2002, Vol. 4, pp. 513 – 516, 26-29 May 2002.
- [17] S. Jun and D. M. Kim, “**Fully differential current operational amplifier,**” Electron. Lett., Vol. 34, pp. 62-63, January 1998.
- [18] R. H. Zele, S. Lee, and D. J. Allstot, “**A high gain current mode operational amplifier,**” Proc. ISCAS’92, pp. 2852-2855, 1992.
- [19] E. Abou-Allam, E.I. El-Masry, “**A 200 MHz steered current operational amplifier in 1.2-um CMOS technology,**” IEEE J. Solid-State Circuits, Vol.32, pp. 245 – 249, February 1997.

ภาคผนวก

**ภาคผนวก ก.**

**วิเคราะห์หาค่าความต้านทานเอาต์พุตกรณีโหมคร่วม และโหมดผลต่าง**

จากรูป ก.1 แสดงโครงสร้างของวงจรขยายผลต่างแบบสมมาตร (Fully Differential Amplifier, FD) กับวงจร CMFB ที่นำเสนองาน  $Z_{out}$  คือความต้านทานเสมือนทางด้านเอาต์พุตของวงจร FD วงจร CMFB ที่นำเสนองานประกอบด้วยวงจรตรวจจับสัญญาณโหมคร่วมแบบคอมพลิเมนต์ารี ( $\beta$ ) ที่สามารถมีช่วงปฏิบัติงานกว้าง (Rail-to-Rail Operation) และวงจรขยายสัญญาณกระแสโหมคร่วม (CM Amplifier) ซึ่งประกอบด้วยวงจรทรานซิสมีฟิแคนซ์ ( $R_{MC}$ ) และทรานซิสคอนดักแตนต์ ( $G_{MC}$ )



รูปที่ ก.1 บล็อกไดอะแกรมหลักการของวงจร CMFB ที่นำเสนองาน

กระแสเอาต์พุตสามารถพิจารณาได้เท่ากับ

$$i_{o1} = \frac{v_{o1}}{Z_{out}} + i_{cm} = \frac{v_{o1}}{Z_{out}} + \beta G_{MC} R_{MC} v_{oc} \quad (\text{ก.1})$$

$$i_{o2} = \frac{v_{o2}}{Z_{out}} + i_{cm} = \frac{v_{o2}}{Z_{out}} + \beta G_{MC} R_{MC} v_{oc} \quad (\text{ก.2})$$

-พิจารณากรณีเป็นโหมคร่วม

เมื่อ  $i_{oc} = (i_{o1} + i_{o2})/2$  จะได้กระแสเอาต์พุตเท่ากับ

$$i_{oc} = \frac{\frac{v_{o1} + v_{o2}}{Z_{out}} + 2\beta G_{MC} R_{MC} v_{oc}}{2} \quad (\text{ก.3})$$

แทนค่า  $v_{oc} = (v_{o1} + v_{o2})/2$  จะได้ว่า

$$\begin{aligned}
 i_{oc} &= \frac{\frac{2v_{oc}}{Z_{out}} + 2\beta G_{MC} R_{MC} v_{oc}}{2} \\
 &= \left[ \frac{1}{Z_{out}} + \beta G_{MC} R_{MC} \right] v_{oc} \\
 &= \left[ \frac{1 + \beta G_{MC} R_{MC} Z_{out}}{Z_{out}} \right] v_{oc}
 \end{aligned} \tag{ก.4}$$

จะได้ความต้านทานเอาต์พุตครณีโหมคร่วมเท่ากับ

$$Z_{oc} = \frac{v_{oc}}{i_{oc}} = \left[ \frac{Z_{out}}{1 + \beta G_{MC} R_{MC} Z_{out}} \right] \tag{ก.5}$$

-พิจารณากรณีเป็นโหมคผลต่าง

จากสมการ (ก.1) และ (ก.2) เมื่อ  $i_{od} = (i_{o1} - i_{o2})$  จะได้ว่า

$$i_{od} = \frac{v_{o1} - v_{o2}}{Z_{out}} \tag{ก.6}$$

แทนค่า  $v_{od} = (v_{o1} - v_{o2})$  จะได้ว่า

$$i_{od} = \frac{v_{od}}{Z_{out}} \tag{ก.7}$$

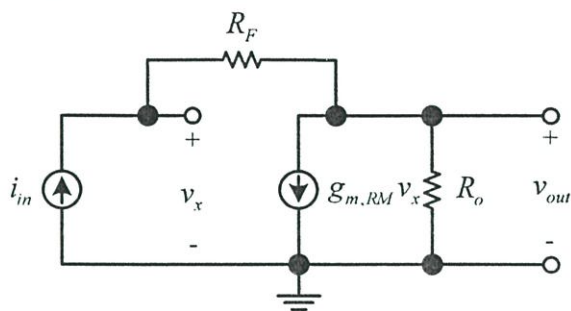
จะได้ความต้านทานเอาต์พุตครณีโหมคร่วมเท่ากับ

$$Z_{od} = \frac{v_{od}}{i_{od}} = Z_{out} \tag{ก.8}$$

ภาคผนวก ข.

วิเคราะห์หาความต้านทานอินพุต เอาต์พุต และอัตราขยายของวงจรถรานสอิมพีแดนซ์

- วิเคราะห์หาค่าความต้านทานอินพุตของวงจรทรานซิสอมิพีแคนซ์



รูปที่ ข.1 วงจรสมมูลหาค่าความต้านทานอินพุต

กระแสอินพุตมีค่าเท่ากับ

$$i_{in} = g_{m, RM} v_x + \frac{v_{out}}{R_o} \quad (\text{ข.1})$$

แรงดันเอาต์พุตมีค่าเท่ากับ

$$v_{out} = v_x - i_{in} R_F \quad (\text{ข.2})$$

แทนค่าสมการ (ข.2) ลงในสมการ (ข.1) จะได้ว่า

$$i_{in} = g_{m, RM} v_x + \frac{v_x - i_{in} R_F}{R_o}$$

จัดสมการใหม่จะได้

$$\left(1 + \frac{R_F}{R_o}\right) i_{in} = \left(g_{m, RM} + \frac{1}{R_o}\right) v_x$$

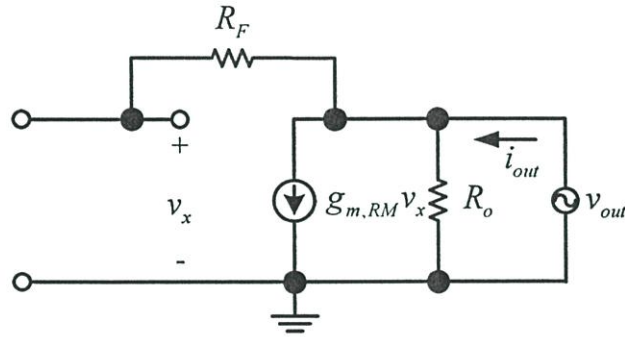
จะได้ความต้านทานอินพุตมีค่าเท่ากับ

$$R_{in} = \frac{v_x}{i_{in}} = \frac{R_o + R_F}{g_{m, RM} R_o + 1} \quad (\text{ข.3})$$

ถ้า  $R_o \gg R_F$  และ  $g_m R_o \gg 1$  แล้วจะได้ว่า

$$R_{in} \approx \frac{1}{g_{m, RM}} = \frac{1}{g_{mn} + g_{mp}} \quad (\text{ข.4})$$

- วิเคราะห์หาค่าความต้านทานเอาต์พุตของวงจรทรานซิสมีพีแดนซ์



รูปที่ ข.2 วงจรสมมูลหาค่าความต้านทานเอาต์พุต

กระแสเอาต์พุตมีค่าเท่ากับ

$$i_{out} = g_{m, RM} v_x + \frac{v_{out}}{R_o} \quad (\text{ข.5})$$

แรงดันอินพุตมีค่าเท่ากับแรงดันเอาต์พุต  $v_x = v_{out}$  ดังนั้นจัดสมการใหม่จะได้

$$i_{out} = v_{out} \left[ \frac{g_{m, RM} R_o + 1}{R_o} \right] \quad (\text{ข.6})$$

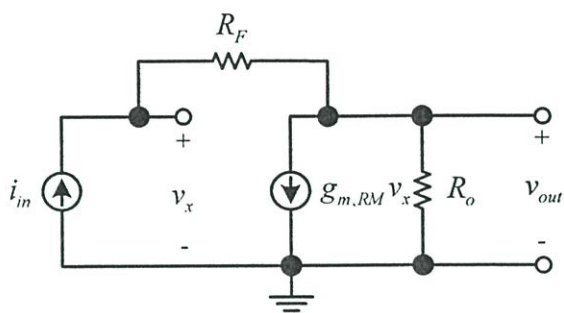
จะได้ความต้านทานอินพุตมีค่าเท่ากับ

$$R_{out} = \frac{v_{out}}{i_{out}} = \frac{R_o}{g_{m, RM} R_o + 1} \quad (\text{ข.7})$$

ถ้า  $g_{m, RM} R_o \gg 1$  แล้วจะได้ว่า

$$R_{out} \approx \frac{1}{g_{m, RM}} = \frac{1}{g_{mn} + g_{mp}} \quad (\text{ข.8})$$

- วิเคราะห์หาอัตราขยายทรานส์อิมพีแดนซ์



รูปที่ ข.3 หาค่าอัตราขยายทรานส์อิมพีแดนซ์

แรงดันอินพุตมีค่าเท่ากับ

$$v_x = i_{in} R_F + v_{out} \quad (\text{ข.9})$$

กระแสอินพุตมีค่าเท่ากับ

$$i_{in} = g_{m, RM} (i_{in} R_F + v_{out}) + \frac{v_{out}}{R_o} \quad (\text{ข.10})$$

จัดสมการใหม่จะได้

$$i_{in} (1 - g_{m, RM} R_F) = v_{out} \left( \frac{g_{m, RM} R_o + 1}{R_o} \right) \quad (\text{ข.11})$$

จะได้อัตราขยายทรานส์อิมพีแดนซ์มีค่าเท่ากับ

$$R_M = \frac{v_{out}}{i_{in}} = - \frac{(g_{m, RM} R_F - 1) R_o}{(g_{m, RM} R_o + 1)} = - \frac{(A_V R_F - R_o)}{A_V + 1} \quad (\text{ข.12})$$

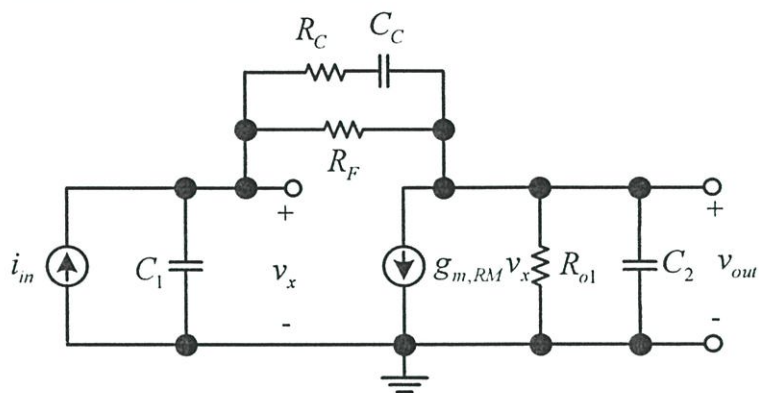
ถ้า  $g_{m, RM} R_F \gg 1$  และ  $g_{m, RM} R_o \gg 1$  แล้วจะได้ว่า

$$R_M \approx -R_F \quad (\text{ข.13})$$

ภาคผนวก ค.

วิเคราะห์การตอบสนองความถี่ของวงจรทรานซิสเตอร์ และวงจรป้อนกลับโหมตร่วม

- วิเคราะห์การตอบสนองความถี่สูงของวงจรทรานซิสมิกพีแค้นซ์



รูปที่ ค.1 วงจรสมมูลของวงจรทรานซิสมิกพีแค้นซ์ที่ความถี่สูง

วงจรในรูปที่ ค.1 ทำการวิเคราะห์หาความสัมพันธ์ระหว่างแรงดันเอาต์พุตต่อกระแสอินพุต ( $v_{out} / i_{in}$ )

กำหนดให้  $y_1 = sC_1$   $y_2 = sC_2$   $y_3 = g_F$   $y_4 = g_C$   $y_5 = sC_C$   $y_6 = g_{o1}$

สมการกระแสที่โหนด  $v_x$

$$v_x y_1 + (v_x - v_{out})(y_3 + y_4 + y_5) = i_{in}$$

$$v_x (y_1 + y_3 + y_4 + y_5) - v_{out} (y_3 + y_4 + y_5) = i_{in}$$

$$v_x = \frac{i_{in} + v_{out} (y_3 + y_4 + y_5)}{(y_1 + y_3 + y_4 + y_5)} \quad (\text{ค.1})$$

สมการกระแสที่โหนด  $v_{out}$

$$g_{m, RM} v_x + (y_6 + y_2) v_{out} + (v_{out} - v_x)(y_3 + y_4 + y_5)$$

$$g_{m, RM} v_x - (y_3 + y_4 + y_5) v_x + (y_6 + y_2 + y_3 + y_4 + y_5) v_{out} = 0$$

$$(y_6 + y_2 + y_3 + y_4 + y_5) v_{out} = (y_3 + y_4 + y_5 - g_{m, RM}) v_x$$

$$v_x = \frac{(y_6 + y_2 + y_3 + y_4 + y_5)}{(y_3 + y_4 + y_5 - g_{m,RM})} v_{out} \quad (ค.2)$$

กำหนดให้ สมการที่ (ค.1) เท่ากับ สมการที่ (ค.2) จะได้

$$\frac{i_m + v_{out} (y_3 + y_4 + y_5)}{(y_1 + y_3 + y_4 + y_5)} = \frac{(y_6 + y_2 + y_3 + y_4 + y_5)}{(y_3 + y_4 + y_5 - g_{m,RM})} v_{out}$$

$$\frac{i_m}{(y_1 + y_3 + y_4 + y_5)} + \frac{(y_3 + y_4 + y_5)}{(y_1 + y_3 + y_4 + y_5)} v_{out} = \frac{(y_6 + y_2 + y_3 + y_4 + y_5)}{(y_3 + y_4 + y_5 - g_{m,RM})} v_{out}$$

$$\frac{i_m}{(y_1 + y_3 + y_4 + y_5)} = \left[ \frac{(y_6 + y_2 + y_3 + y_4 + y_5)}{(y_3 + y_4 + y_5 - g_{m,RM})} - \frac{(y_3 + y_4 + y_5)}{(y_1 + y_3 + y_4 + y_5)} \right] v_{out}$$

$$\frac{v_{out}}{i_m} = \frac{(y_3 + y_4 + y_5 - g_{m,RM})}{\left[ (y_6 + y_2 + y_3 + y_4 + y_5)(y_1 + y_3 + y_4 + y_5) - (y_3 + y_4 + y_5)(y_3 + y_4 + y_5 - g_{m,RM}) \right]} \quad (ค.3)$$

แทนค่า  $y_1 = sC_1$   $y_2 = sC_2$   $y_3 = g_F$   $y_4 = g_C$   $y_5 = sC_C$   $y_6 = g_{o1}$  ใน (ค.3) จะได้ว่า

$$R_M(s) = \frac{R_{o1} \left[ sC_C (R_F + R_C - R_C R_F g_{m,RM}) + 1 - R_F g_{m,RM} \right]}{K_3 s^3 + K_2 s^2 + K_1 s + g_{m,RM} R_{o1} + 1} \quad (ค.4)$$

เมื่อ

$$K_3 = R_F R_C R_{o1} C_1 C_2 C_C$$

$$K_2 = C_C R_{o1} (R_F + R_C) (C_1 + C_2) + C_1 R_F (C_2 R_{o1} + C_C R_C)$$

$$K_1 = C_C (g_{m,RM} R_{o1} R_F + g_{m,RM} R_{o1} R_C + R_F + R_C) + C_1 (R_{o1} + R_F) + C_2 R_{o1}$$

และ

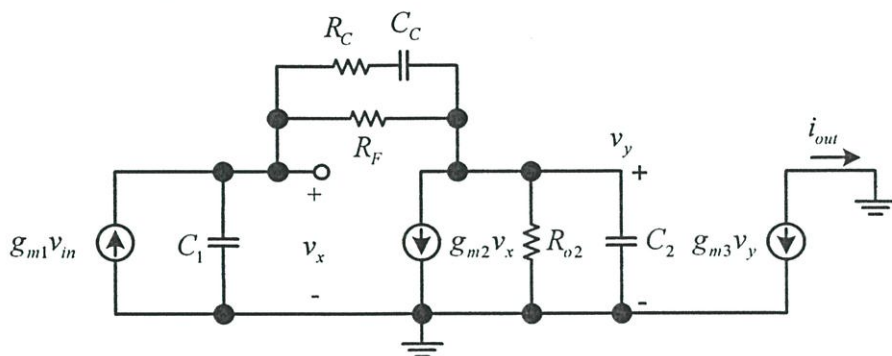
$$C_1 = C_{gsn3} + C_{gsp3}$$

$$C_2 = 2(C_{gsn4} + C_{gsp4})$$

$$g_{m,RM} = g_{mn3} + g_{mp3}$$

$$R_{o1} = r_{on3} \parallel r_{op3}$$

- วิเคราะห์การตอบสนองความถี่สูงของวงจรป้อนกลับโหมคร่วม



รูปที่ ค.2 วงจรสมมูลความถี่สูงของวงจรป้อนกลับโหมคร่วม (CMFB)

จากสมการ (ค.4) แทนค่ากระแสอินพุตของวงจรทรานซิสเตอร์ด้วย  $i_{in} = -g_{m1}v_{in}$  จะได้ว่า

$$\frac{v_y}{v_{in}} = -\frac{g_{m1}R_{o2} [sC_C (R_F + R_C - R_C R_F g_{m2}) + 1 - R_F g_{m2}]}{K_3 s^3 + K_2 s^2 + K_1 s + g_{m2} R_{o2} + 1} \quad (\text{ค.5})$$

กระแสเอาต์พุตของวงจรมีค่าเท่ากับ  $i_{out} = -g_{m3}v_y$  แทนค่าในสมการ (ค.5)

$$\frac{i_{out}}{v_{in}} = \frac{g_{m1}g_{m3}R_{o2} [sC_C (R_F + R_C - R_C R_F g_{m2}) + 1 - R_F g_{m2}]}{K_3 s^3 + K_2 s^2 + K_1 s + g_{m2} R_{o2} + 1} \quad (\text{ค.6})$$

เมื่อ

$$K_3 = R_F R_C R_{o2} C_1 C_2 C_C$$

$$K_2 = C_C R_{o2} (R_F + R_C) (C_1 + C_2) + C_1 R_F (C_2 R_{o2} + C_C R_C)$$

$$K_1 = C_C (g_{m2} R_{o2} R_F + g_{m2} R_{o2} R_C + R_F + R_C) + C_1 (R_{o2} + R_F) + C_2 R_{o2}$$

ใช้สมการกระจายตัวส่วนให้อยู่ในรูปของโพลได้ดังนี้

$$\begin{aligned} D(s) &= 1 + K_1 s + K_2 s^2 + K_3 s^3 = \left(1 - \frac{s}{p_1}\right) \left(1 - \frac{s}{p_2}\right) \left(1 - \frac{s}{p_3}\right) \\ &= 1 - s \left(\frac{1}{p_1} + \frac{1}{p_2} + \frac{1}{p_3}\right) + s^2 \left(\frac{1}{p_1 p_2} + \frac{1}{p_1 p_3} + \frac{1}{p_2 p_3}\right) - s^3 \left(\frac{1}{p_1 p_2 p_3}\right) \end{aligned} \quad (\text{ค.7})$$

เมื่อ  $|p_3| \gg |p_2| \gg |p_1|$  เราสามารถประมาณสมการที่ (ค.7) ได้เท่ากับ

$$D(s) = 1 + K_1s + K_2s^2 + K_3s^3 \approx 1 - \frac{s}{p_1} + \frac{s^2}{p_1p_2} - \frac{s^3}{p_1p_2p_3} \quad (\text{ค.8})$$

จากสมการที่ (ค.6) สามารถหาค่าโพล และซีโรของวงจรได้ คือ

$$z_1 \approx -\frac{1}{C_c R_c} \quad (\text{LHP Zero}) \quad (\text{ค.9})$$

$$p_1 \approx -\frac{g_{m2}R_{o2} + 1}{K_1} \approx -\frac{1}{C_c (R_F + R_c)} \quad (\text{LHP Pole}) \quad (\text{ค.10})$$

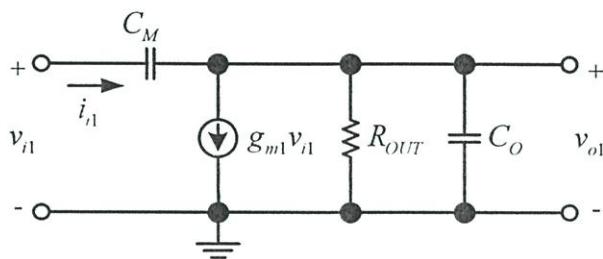
$$p_2 \approx -\frac{K_1}{K_2} \approx -\frac{g_{m2}}{C_2} \quad (\text{LHP Pole}) \quad (\text{ค.11})$$

$$p_3 \approx -\frac{K_1}{K_2} \cdot \frac{1}{p_2} \approx -\frac{1}{C_1 R_c} \quad (\text{LHP Pole}) \quad (\text{ค.12})$$

ภาคผนวก ง.

วิเคราะห์การตอบสนองความถี่ของวงจรขยายผลต่างเสมือน

- วิเคราะห์การตอบสนองความถี่ของวงจรขยายผลต่างเสมียน



รูปที่ ง.1 วงจรสมมูลของวงจรขยายผลต่างเสมียน

สมการกระแสอินพุตเท่ากับ

$$i_{i1} = g_{m1}v_{i1} + \frac{v_{o1}}{R_O} + sC_O v_{o1} \quad (\text{ง.1})$$

แทนค่ากระแสอินพุตด้วย  $sC_M(v_{i1} - v_{o1})$  จะได้ว่า

$$sC_M(v_{i1} - v_{o1}) = g_{m1}v_{i1} + \frac{v_{o1}}{R_{OUT}} + sC_O v_{o1} \quad (\text{ง.2})$$

จัดรูปสมการใหม่จะได้

$$v_{i1}(sC_M - g_{m1}) = v_{o1} \left[ \frac{sC_M R_{OUT} + 1 + sC_O R_{OUT}}{R_{OUT}} \right] \quad (\text{ง.3})$$

อัตราขยายแรงดันของวงจรขยายผลต่างเสมียนมีค่าเท่ากับ

$$A_V(s) = \frac{v_{o1}(s)}{v_{i1}(s)} = \frac{(sC_M - g_{m1})R_{OUT}}{sR_{OUT}(C_M + C_O) + 1} = -g_{m1}R_{OUT} \left( 1 - \frac{sC_M}{g_{m1}} \right) \quad (\text{ง.4})$$

จัดสมการใหม่ให้อยู่ในรูปของโพลและซีโรจะได้

$$A_V(s) = \frac{-g_{m1}R_{OUT}(1 - s/z_1)}{1 - s/p_1} \quad (\text{ง.5})$$

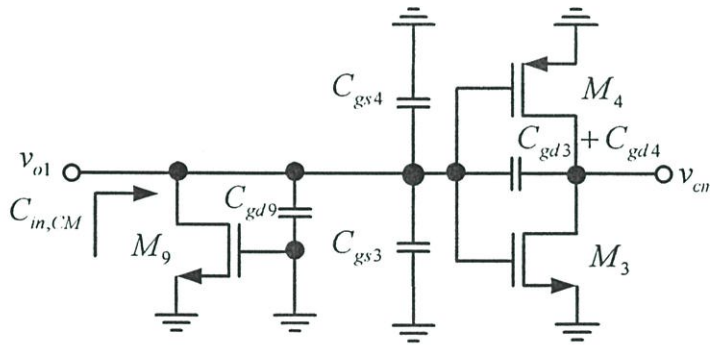
ดังนั้นตำแหน่งของความถี่โพลและซีโรมีค่าเท่ากับ

$$z_1 = +\frac{g_{m1}}{C_M} \quad (\text{RHP Zero}) \quad (3.6)$$

$$p_1 = -\frac{1}{R_{OUT}(C_M + C_O)} \quad (\text{LHP Pole}) \quad (3.7)$$

$$p_1 \approx -\frac{1}{R_{OUT} \left[ 2C_{gd1} + C_{gd9} + C_{gs3} + C_{gs4} + (C_{gd3} + C_{gd4}) \left( 1 + \frac{g_{m3} + g_{m4}}{g_{m7} + g_{m8}} \right) \right]} \quad (3.8)$$

เมื่อ  $C_M = C_{gd1}$  และ  $C_O = C_{gd1} + C_{in,CM}$  สามารถพิจารณาผลกระทบของตัวเก็บประจุแผ่นที่เอาต์พุตของวงจรขยายผลต่างเสมือนจากรูปที่



รูปที่ 3.2 ตัวเก็บประจุแผ่นจากวงจร CMFB

ค่าตัวเก็บประจุแผ่นที่อินพุตของวงจร CMFB มีค่าเท่ากับ

$$C_{in,CM} \approx C_{gd9} + C_{gs3} + C_{gs4} + (C_{gd3} + C_{gd4}) \left( 1 + g_{m,CM} R_{O,CM} \right) \quad (3.9)$$

เมื่อ

$$g_{m,CM} = g_{m3} + g_{m4}$$

$$R_{O,CM} = \left( \frac{r_{o3} \parallel r_{o4}}{2} \right) \parallel \left( \frac{1}{g_{m7} + g_{m8}} \right) \approx \left( \frac{1}{g_{m7} + g_{m8}} \right)$$

ภาคผนวก จ.  
ผลงานวิจัยที่ได้รับการตีพิมพ์

บทความวิจัยที่ได้รับการตีพิมพ์ในวารสารภายในประเทศและต่างประเทศในวิทยานิพนธ์  
ฉบับนี้ประกอบด้วย 2 บทความ ดังต่อไปนี้

- A. Suadet, V. Kasemsuwan, S. Sa-ad, T. Arthansiri, W. Pongpalit and H.K.Ahn,  
“**A CMOS Pseudo-Differential Amplifier Using Simple Rail-to-Rail CMFB Circuit,**”  
International Technical Conference on Circuits/System, Computers and Communication  
(ITC-CSCC 2005), pp.1025-1026, 2005.
- Apirak Suadet and Varakorn Kasemsuwan, “**A 1 Volt CMOS Pseudo Differential  
Amplifier,**” IEEE TENCON 2006, November 2006.

# ITC-CSCC 2005 *The 20<sup>th</sup> Commemorative* International Technical Conference on Circuits/Systems, Computers and Communications

## Proceedings Volume 3

Sponsored by

The Institute of Electronics Engineers of Korea (IEEEK)

The Institute of Electronics, Information and Communication Engineers (IEICE), The Engineering Sciences Society of Japan (ESSJ)

The Electrical Engineering/Electronics, Computer, Telecommunications and Information Association, Thailand

Co-Sponsored by

Ministry of Information and Communication

Samsung Electronics

KTF

SK Telecom

LG Electronics

Institute of Information Technology Assessment

The Korean Federation of Science and Technology Societies

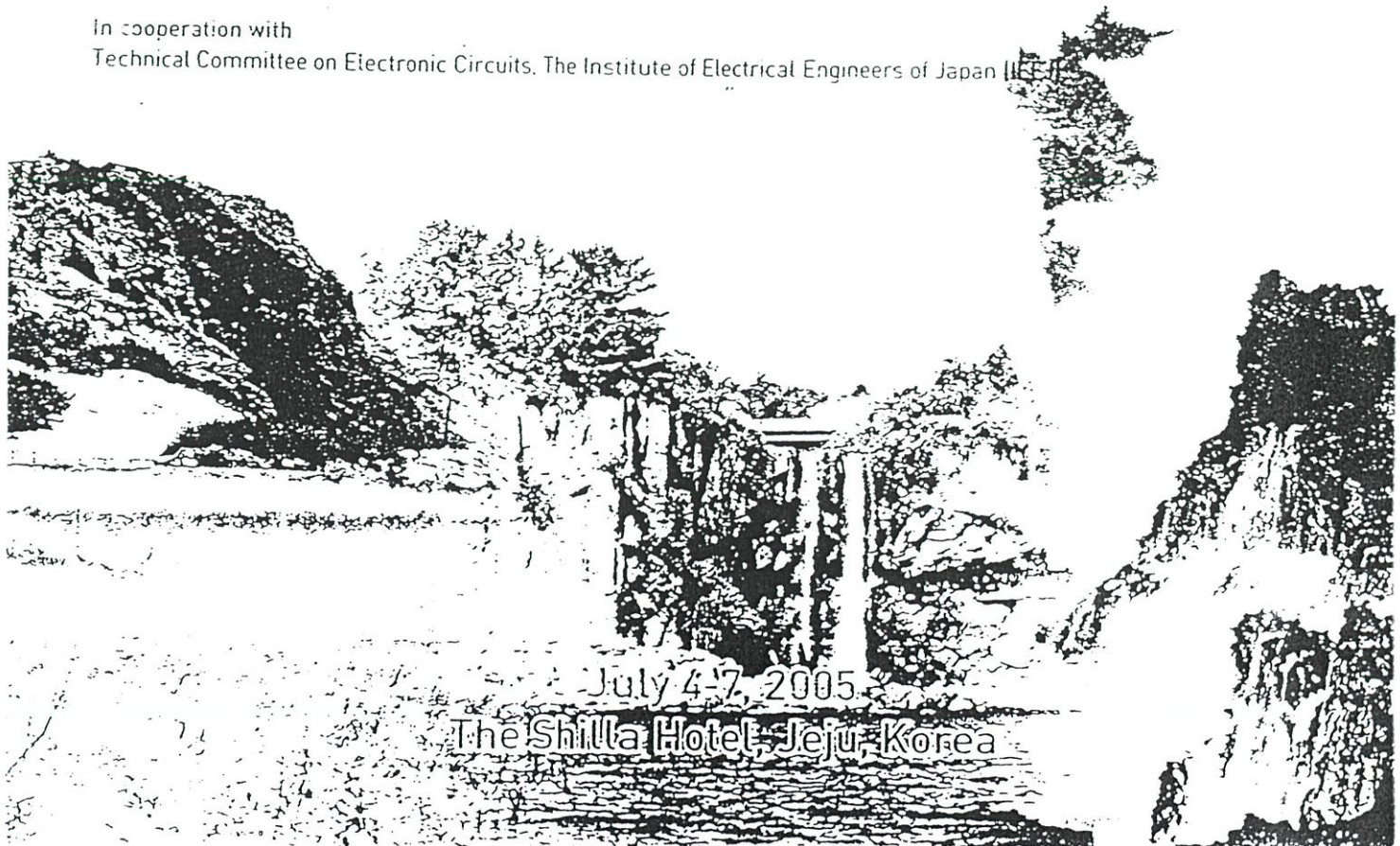
Korea Research Foundation

 Korea National Tourism Organization

Jeju Provincial Government

In cooperation with

Technical Committee on Electronic Circuits, The Institute of Electrical Engineers of Japan (IEEEJ)



July 4-7, 2005

The Shilla Hotel, Jeju, Korea

# A CMOS Pseudo-Differential Amplifier Using Simple Rail-to-Rail CMFB Circuit

A. Suadet<sup>1</sup>, V. Kasemsuwan<sup>2</sup>, S. Sa-ad<sup>1</sup>, T. Arthansiri<sup>1</sup>, W. Pongpalit<sup>1</sup> and H. K. Ahn<sup>2</sup>

<sup>1</sup> Department of Electronics, Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang  
Ladkrabang Dist., Bangkok, 10520, Thailand

Tel: +66-2-326-4222 Ext.102, Fax: +66-2-739-2398

<sup>2</sup> Department of Electrical Engineering, Konkuk University

1 Hwayang-Dong, Kwangjin-Ku, Seoul 143-701, Korea

Tel: +82-2-049-6115, Fax: +88-2-447-9186

E-mail: suadet@hotmail.com, kkvarako@kmitl.ac.th

**Abstract:** This paper presents a CMOS pseudo differential amplifier using simple rail-to-rail CMFB circuit. The proposed circuit employs the complementary common mode feedback (CMFB) consisting of common mode detector, transimpedance and transconductance amplifiers. The simulation results using HSPICE under a typical 0.5 $\mu$ m CMOS technology shows that the rail to rail output swing is achieved with low common mode gain(-27dB). The output swing of the circuit is 1.4V under the supply voltage of 1.8V. The power dissipation of the circuit is 0.5mW.

## 1. Introduction

Operational transconductance amplifier (OTA) is one of the most frequently used basic cells. Several approaches have been proposed to design low voltage OTA using pseudo-differential (PD) configurations. It is known that avoiding the voltage drop across the tail current source, in a PD structure, allows the circuit to achieve wider input and output ranges and makes the architecture attractive for reduced power-supply applications. However, PD structure requires an extra common-mode feedback (CMFB) circuit which serves two purposes: 1) to set the common-mode voltage at high impedance nodes and 2) to suppress the common-mode signal components. Several approaches have been proposed to achieve CMFB[1-7]. [1-4] use CM detector and one stage amplifier. As a result, the common mode gains are still high. Additionally, the output swing is not rail to rail. [5-6] employ transistors with two stage common mode amplifiers. The resulting common mode gain are low. However, the circuits have limited output swings and potential oscillation problem. In addition, [6] uses bipolar transistor technology which is not compatible with the mixed signal VLSI. [7] proposes the complementary CMFB which can achieve low common mode gain with good output swing. However, the power consumption of the circuit is high while the bandwidth is quite low.

## 2. The Proposed Pseudo Differential Amplifier

In this paper, a simple pseudo-differential amplifier using a new common mode feedback is proposed. Figure 1. shows our proposed pseudo-differential amplifier.  $M_{1A,B}$ - $M_{2A,B}$  consist to be the input transconductors while  $M_3$ - $M_{10}$  consist to be a wide swing common mode feedback (CMFB) circuit.  $M_3$ - $M_6$  are connected as CMOS inverter and serves two purposes: 1) to set the common-mode voltage and 2) to detect the common-mode signal

components. In our design, the aspect ratios and the body bias voltages of  $M_3$ - $M_6$  are set such that the drain currents and the transconductances are the same. As a result, the output common mode voltage is equal to  $V_{DD}/2$  or the well-known midpoint voltage of CMOS inverter. To explain how our circuit can achieve large differential gain and, at the same time, can suppress common mode gain, let consider the case when differential signals are applied to the circuit. When differential outputs  $V_{o1}$  and  $V_{o2}$  are supplied to  $M_3$ - $M_6$ , the current amplitude from the left inverter ( $M_3$  and  $M_4$ ) is equal to the current of the right inverter ( $M_5$  and  $M_6$ ) but opposite in phase due to their equal transconductances. As a result, there is no input current to the transimpedance amplifier ( $M_7$ ,  $M_8$  and  $M_{RF}$ ) and no common mode feedback current  $i_{cm}$ . On the other hand, when the common mode signals  $V_{o1}$  and  $V_{o2}$  are supplied to  $M_3$ - $M_6$ , the common mode detector circuit ( $M_3$ - $M_6$ ) will produce the output current  $i_{oc}$  which is passed to the transimpedance amplifier ( $M_7$ ,  $M_8$  and  $M_{RF}$ ) and then to output transconductor ( $M_9$ - $M_{10}$ ). The amplified common mode feedback current  $i_{cm}$  is then fed back to the input transconductor to eliminate common mode signal.

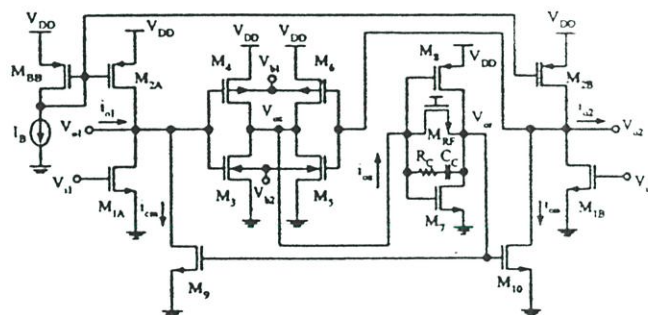


Figure 1. The proposed pseudo differential amplifier(PDA)

It is noted that the transimpedance amplifier in our design serves two purposes: 1) to enhance the loop gain and 2) to reduce the impedance at nodes  $V_{oc}$  and  $V_{or}$  (shunt-shunt). Low impedance at node  $V_{oc}$  and  $V_{or}$  alleviates the miller capacitors from the CMOS inverters at nodes  $V_{o1}$  and  $V_{o2}$  and reduces the time constants associated with the input and output nodes of the transimpedance amplifier. The resistor ( $R_C$ ) and capacitor ( $C_C$ ) are used as a frequency compensation network.

## 3. Simulation Results

To verify the circuit performance, HSPICE is used to simulate the proposed circuit using a standard 0.5 $\mu$ m

CMOS process with 1.8V supply voltage. Bias current ( $I_B$ ) is set to 30  $\mu$ A. Figure 2. shows DC transfer characteristic of the proposed circuit. As seen, the circuit shows rail to rail output swing. Figure 3. shows the transient response of signal at node ( $V_{o1}$ ,  $V_{o2}$  and  $V_{oc}$ ) when the differential input signal is applied. As seen,  $V_{oc}$  variation is very small(0.03mV). Figure 4. shows frequency response of the open loop gain of the CMFB circuit. The open loop gain and phase margin are 49dB and 83 $^\circ$  respectively. In this work, the compensation resistor  $R_C$  and capacitor  $C_C$  are 15k $\Omega$  and 0.2pF respectively. Figure 5. shows frequency response of the differential mode and the common mode gains of the PDA (in Figure 1.). The differential mode gain is found to be 32.3dB with unity gain frequency of 912MHz while the common mode gain is quite low -27dB. The power dissipation of the proposed PDA is 0.5mW.

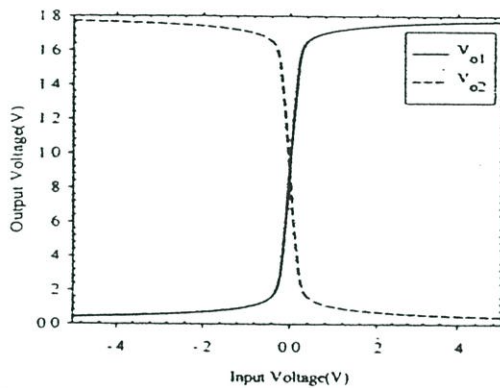


Figure 2. DC transfer characteristic

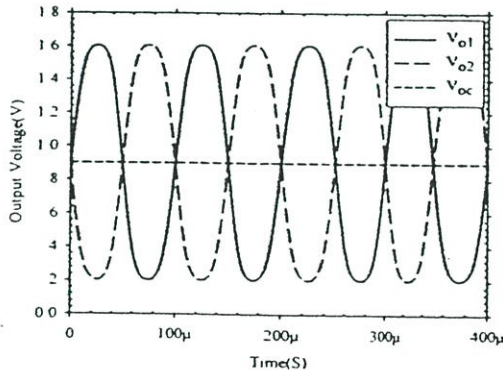


Figure 3. Differential( $V_{o1}$ ,  $V_{o2}$ ) and  $V_{oc}$  output signals

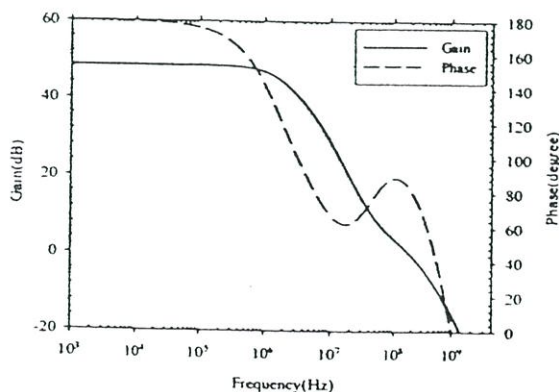


Figure 4. Open loop gain and phase of CMFB circuit

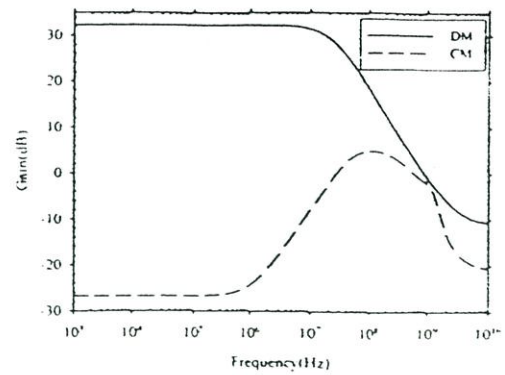


Figure 5. Differential(DM) and common(CM) mode gains

#### 4. Conclusions

In this paper, CMOS pseudo differential amplifier using simple rail-to-rail CMFB circuit is proposed. The proposed circuit can set the common mode voltage and, at the same time, suppress the common mode signal. HSPICE is used to verify the circuit performance. The simulation results show output voltage swing of 1.4V under the supply voltage of 1.8V. The differential mode gain is 32.3dB with the unity gain frequency of 912MHz. The common mode gain is found to be -27dB. The power dissipation is 0.5mW.

#### References

- [1] M. Banu, J.M. Khoury, Y. Tsvividis, "Fully differential operational amplifiers with accurate output balancing," *IEEE J. Solid-State Circuits*, Vol. 23, pp.1410 - 1414, Dec 1988.
- [2] F. Yang, P. Loumeau, K. Azadet, P. Senn, "The design of CMOS transconductor for high frequency continuous time filter application," *ISCAS'94*, Vol. 5, pp.513 - 516, May-2 June 1994.
- [3] T. Kwan and K. Martin, "An adaptive analog continuous time CMOS biquadratic filter," *IEEE J. Solid-State Circuits*, Vol. 26, pp.859 - 867, June 1991.
- [4] F. Matsumoto and Y. Noguchi, "A 1-V continuous-time filter using bipolar pseudo-differential transconductor," *IEICE Trans. Fundamentals*, Vol. E82-A, no.6, pp.973-980, June 1999.
- [5] Z. Czarnul, S. Takagi, N. Fujii, "Common-mode feedback circuit with the differential-difference amplifier," *IEEE Trans. Circuits Systems I*, Vol. 41, pp.243 - 246, March 1994.
- [6] F. Matsumoto and Y. Noguchi, "A realization of a low-voltage differential-output OTA using a simple CM amp CM amplifier," *IEICE Trans. Fundamentals*, Vol. E81-A, no.2, pp.261 - 264, Feb 1998.
- [7] S. Jae-Yoon, L. Cheol-Hee, J. Won-Chang, P. Hong-Jun "Adaptive Biasing Folded Cascode CMOS OP-Amp with Continuous-Time Push-Pull CMFB Scheme," *IEICE Trans. Electronics*, Vol. E80-C, no.9, pp 1203-1210, Sept 1997.

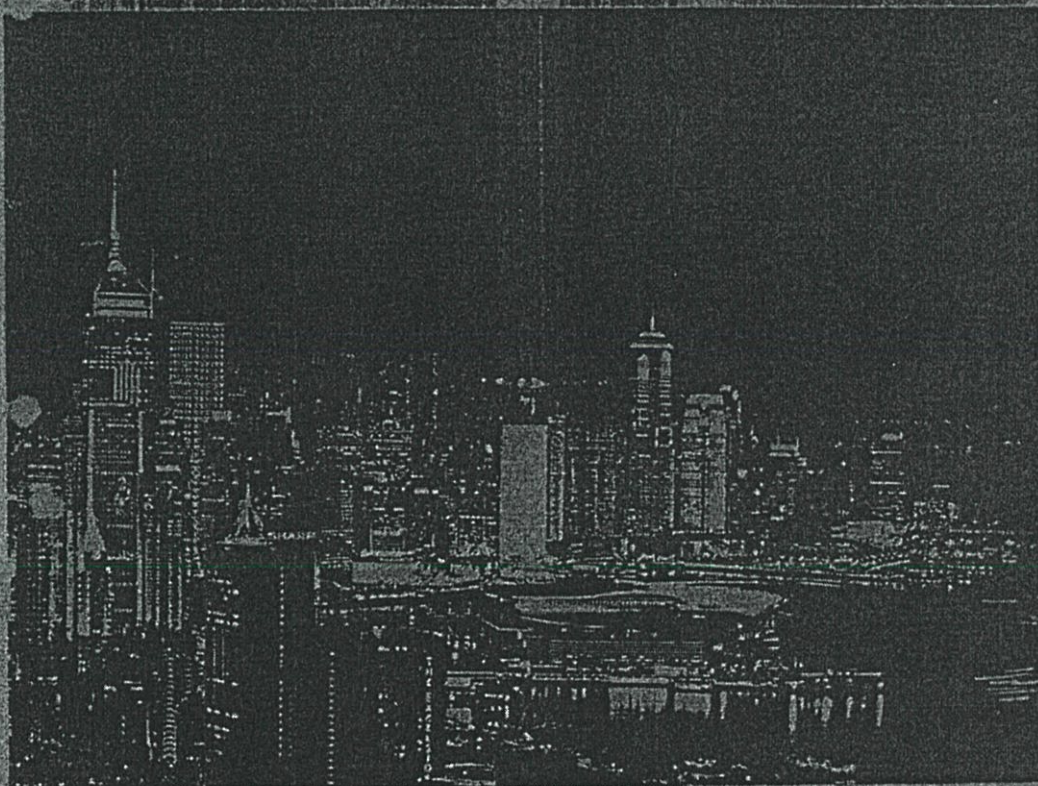
# TENCON 2006 HONG KONG

## IEEE REGIONAL CONFERENCE

14-17 November 2006

Hong Kong Convention and Exhibition Centre

<http://www.ieee.org/hk/tencon2006/>



Organized by:  
Hong Kong Section

Supported by:  
Department of Electronic Engineering, City University of Hong Kong  
Department of Electrical Engineering, The Hong Kong Polytechnic University  
Department of Electronic and Information Engineering, The Hong Kong Baptist University  
Department of Computer Science, Hong Kong Baptist University  
Beijing Section  
Shanghai Sub-section  
Xian Sub-section  
Nanning Section  
The Institute of Engineering and Technology  
The Hong Kong Institution of Engineers

# A 1 Volt CMOS Pseudo Differential Amplifier

Apirak Suadet and Varakorn Kasemsuwan

Department of Electronics, Faculty of Engineering, King Mongkut's Institute of Technology

Ladkrabang, Ladkrabang Dist., Bangkok, 10520, Thailand

Phone: 66-2-326-4222 Ext.102, Fax: 66-2-739-2398, e-mail: kkvarako@kmitl.ac.th

**Abstract**-This paper presents a 1 V CMOS pseudo differential amplifier using simple rail-to-rail CMFB circuit. The proposed circuit employs the complementary common mode feedback (CMFB) consisting of common mode detector, transimpedance and transconductance amplifiers. The simulation results using HSPICE under a 0.18  $\mu\text{m}$  CMOS technology shows that the rail to rail output swing is achieved with low common mode gain (-36 dB). The differential output swing of the circuit is  $\pm 0.7$  V. The power dissipation of the circuit is 0.23 mW.

## I. INTRODUCTION

At present, a high performance analog circuit using low voltage is strongly demanded. This is mostly due to the advance of the large scale integration with complicated circuit systems and the increase of the demand for battery-operated portable equipments. However, supply voltage reduction in analog circuit causes several performance degradations and, therefore, new approaches in the design are needed to obtain analog circuits with enough bandwidth, gain and good linearity.

Operational transconductance amplifier (OTA) is one of the most frequently used basic cells as OTA finds many applications in many analog circuits such as operational amplifier, voltage comparators, A-D and D-A converters and high frequency filters. Several approaches have been proposed to design low voltage OTA [1-10] using both fully differential (FD) and pseudo-differential (PD) configurations. FD is typically based on a differential pair with a tail current source while PD is based on two independent inverters without tail current source. It is known that avoiding the voltage drop across the tail current source, in a PD structure, allows wider input and output ranges and makes the architecture attractive for low power-supply applications. However, PD structure requires an extra common-mode feedback (CMFB) circuit which serves two purposes: 1) to fix the common-mode voltage at high impedance nodes and 2) to suppress the common-mode signal components. Several approaches have been proposed to achieve CMFB [1-10]. [1] used switched-capacitor (SC) circuits result in lower power consumption, but the SC-CMFB circuits introduces clock-feed through error making circuits not plausible for continuous time applications. [2] used simple resistive divider to sense the voltage of two differential nodes. However, resistors have to be large resulting in a large chip area. To solve the problem, methods of employing MOS transistor as CMFB circuit have been proposed [3-5]. The CMFB consists of CM detector and one stage amplifier. As a result, the common mode gains are quite high and, in addition, the output swings are limited. [6-8] employs transistors with two stage common mode amplifiers. The resulting common mode

gain is low. The problem with this structure is that the circuit has limited output swing and potential oscillation problem. In addition, bipolar transistor technology in [7] is not compatible with the well known CMOS technology. [9-10] propose the complementary CMFB which can achieve both low common mode gains with good output swings. However, both NMOS and PMOS in the circuit are required to have the same threshold voltage and transconductance which may not be true in general. [11] proposed positive feedback technique to increase the differential gain. However, the common mode gain is low ( $A_{cm} \approx 1/2$ ).

In this paper, a 1 V pseudo-differential amplifier (PDA) using a new common mode feedback (CMFB) is proposed. The CMFB consists of a common mode detector, transimpedance and transconductance amplifiers. The common mode gain is low (-36 dB). The positive feedback is also employed to increase the differential gain. The differential output swing of the circuit is  $\pm 0.7$  V.

## II. CIRCUIT DESCRIPTION

The proposed PD is based on the configuration shown in Fig. 1. As seen, PDA consists of the input transconductor  $G_{M(IN)}$  and common mode feedback network (CMFB). When the outputs from  $G_{M(IN)}$  are differential signals, the currents through resistors R are of the same value but opposite phase. These currents will flow to each resistor and be mirrored to the Out1A and Out1B. Because these currents are of the same amplitude but opposite in phase, there will be no input current to the transimpedance amplifier and no voltage variation at node C. The current through resistor R are also mirrored and positively feedback to the output of the input transconductor  $G_{M(IN)}$ . As a result, the output impedance of PD at node  $V_{o1}$  and  $V_{o2}$  are given by  $Z_{out}$ .

When the outputs from PD are common mode signals, the common mode current will flow through nodes A and B with the same amplitude and phase. As a result, the summation of these two currents are added and passed to the common mode amplifier (A) which consists of transimpedance amplifier and output transconductor  $G_{MO}$ . The output current of  $G_{MO}$  is fed back to the output node of input transconductor  $G_{M(IN)}$  to eliminate common mode signal.

From Fig.1, it can be easily shown that the common mode output impedance at the output nodes ( $V_{o1}$  and  $V_{o2}$ ) are

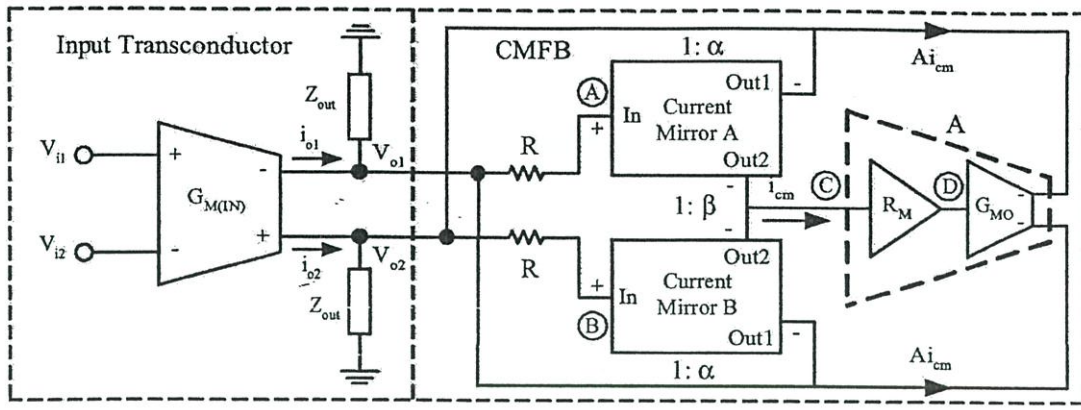


Figure 1. Block diagram of the proposed PDA

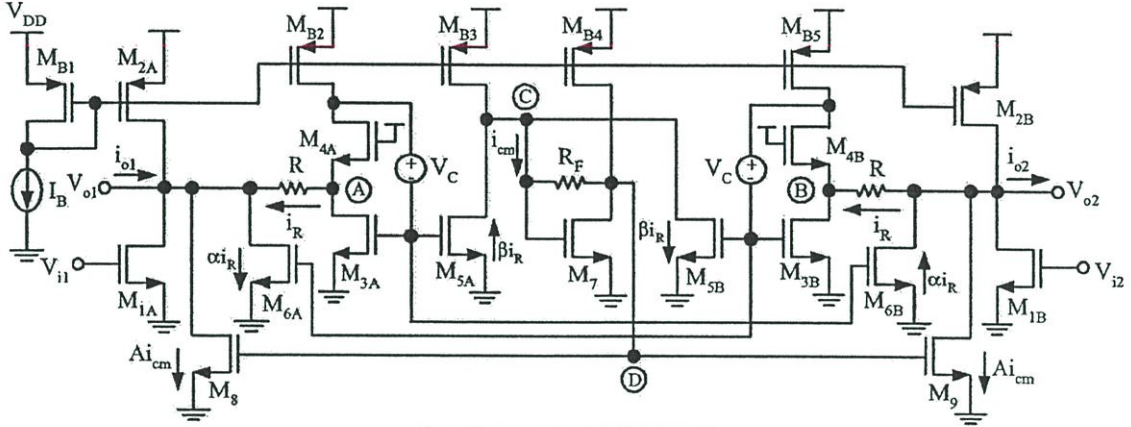


Figure 2. The proposed CMOS PDA

$$Z_{cm} = \frac{1}{g_{out} + (1 + \alpha + 2A\beta)/R} \quad (1)$$

while the differential mode output impedance at the output nodes ( $V_{o1}$  and  $V_{o2}$ ) are

$$Z_{dm} = \frac{1}{g_{out} + (1 - \alpha)/R} \quad (2)$$

where  $A$ ,  $\alpha$ ,  $\beta$  and  $g_{out}$  are the gain of the CMFB given by  $G_{MO}R_M$ , the current ratios of current mirror and conductance at the output nodes ( $g_{out}=1/Z_{out}$ ).

From Eqs. (1)-(2), the common mode gain ( $A_{cm}$ ) can be derived and shown as

$$A_{cm} = G_{M(IN)} \left[ \frac{1}{g_{out} + (1 + \alpha + 2A\beta)/R} \right] \quad (3)$$

Similarly, differential mode gain ( $A_{dm}$ ) can be shown as

$$A_{dm} = G_{M(IN)} \left[ \frac{1}{g_{out} + (1 - \alpha)/R} \right] \quad (4)$$

From Eqs. (3) and (4), the common mode rejection ratio is

$$CMRR = \frac{A_{dm}}{A_{cm}} = \left[ \frac{g_{out} + (1 + \alpha + 2A\beta)/R}{g_{out} + (1 - \alpha)/R} \right] \quad (5)$$

It is noted that CMRR can be increased if the common mode amplifier ( $A$ ) is large. In addition, the mirror ratios  $\alpha$  and  $\beta$  of current mirrors A and B also play roles in determining the CMRR.

The circuit implementation of Fig. 1 is shown in Fig. 2.  $M_{1A,B}$ - $M_{2A,B}$  consist to be the input transconductor  $G_{M(IN)}$  while  $M_{3A,B}$ - $M_{6A,B}$  and  $M_7$ - $M_9$  consist to be a wide swing CMFB circuit.  $M_{3A}$ - $M_{6A}$  form the current mirror A while  $M_{3B}$ - $M_{6B}$  are used to form the current mirror B. The current mirror with the ratios of  $\alpha$  and  $\beta$  are achieved by adjusting aspect ratios of  $M_{3A,B}$ ,  $M_{6A,B}$  and  $M_{3A,B}$ ,  $M_{5A,B}$  respectively.

It is noted that the choice of alpha requires precaution. A large value of  $\alpha$  can result in a large differential gain. However, large value of  $\alpha$  can drive the circuit unstable. In practice,  $\alpha$  should be set a little bit larger than one to compensate for the loss due to the imperfection of the current mirror not being able to perfectly mirror the current from the input to the output. In this work,  $\alpha$  is set to 1.4 to enjoy both differential gain and stability. The value of  $\beta$  plays role in determining the common mode gain because it is part of the CMFB circuit. Large  $\beta$  gives large common mode gain but, at the same time, leads to poor frequency response. In this work,  $\beta$  is set to one.

$M_7$  and  $R_F$  consist to be the transimpedance amplifier ( $R_M$ ) with the gain set by resistor  $R_F$ .  $M_8$ - $M_9$  form the output transconductor ( $G_{MO}$ ). The transimpedance is employed here to increase the common mode amplifier ( $A$ ) and, at the same time, reduce the both input and output impedance (at nodes C and D) so that the time constant associated with these nodes are low.

The dc common mode voltage is set equal to node A and node B by  $V_{DD} - V_{GS(A,B)} = V_{DD}/2$

### III. SIMULATION RESULTS

To verify the circuit performance, HSPICE is used to simulate the proposed circuit using a 0.18  $\mu\text{m}$  CMOS process with 1 V supply voltage. Bias current ( $I_B$ ) is set to 45  $\mu\text{A}$ . This bias current value is chosen to optimize both gain and power dissipation of the circuit. The aspect ratios of the transistors of proposed circuit are summarized in Table I. The DC level shifters ( $V_C$ ) in Fig. 2 are designed using a simple resistor and current sources as suggested by [12]. Fig. 3 shows DC transfer characteristic of PDA. As seen, the output swing shows rail-to-rail operation. Fig. 4 shows transient response of outputs for both differential mode ( $V_{od}=V_{o1}-V_{o2}$ ) and common mode ( $V_{oc}=(V_{o1}+V_{o2})/2$ ) when differential and common mode inputs are 17 mV at 10 KHz are applied. As seen, the differential output voltage of  $\pm 0.7$  V is obtained while the output common mode voltage shows only 0.03 mV variation. Fig. 5 shows frequency response of the proposed PDA for differential mode input signals. The DC gain is found to be 36 dB with the  $-3$  dB and unity gain frequency of 14 MHz and 1.25 GHz respectively while the phase margin is 87°. Fig. 6 shows gain and phase for the common mode case. As seen, the common mode gain is small and found to be -36 dB. The power dissipation of the proposed PDA is 0.23 mW.

TABLE I  
Shows Aspect ratio of MOS Transistor

Transistor	(W/L)
$M_{1A,B}$	0.9/0.3
$M_{2A,B}, M_B$	50/0.5
$M_{3A,B}, M_{5A,B}, M_8, M_9$	6/0.3
$M_{4A,B}$	9/0.3
$M_{6A,B}$	8.5/0.3
$M_7$	18/0.3
$M_{B1-5}$	21/0.5

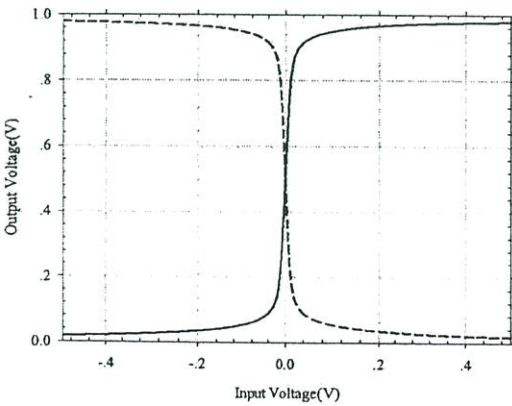


Figure 3. DC transfer characteristic

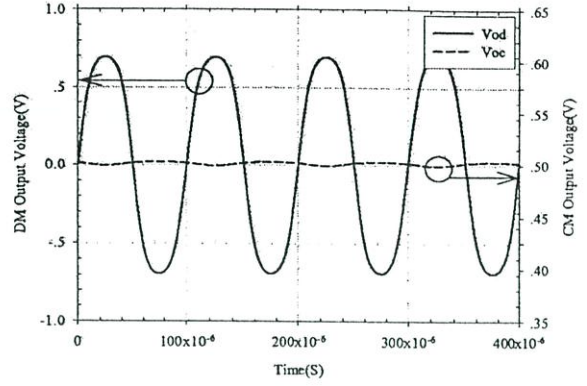


Figure 4. Differential and common mode output voltages

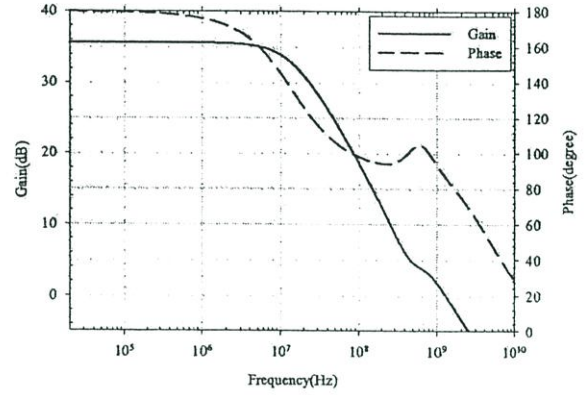


Figure 5. gain and phase margin of DM

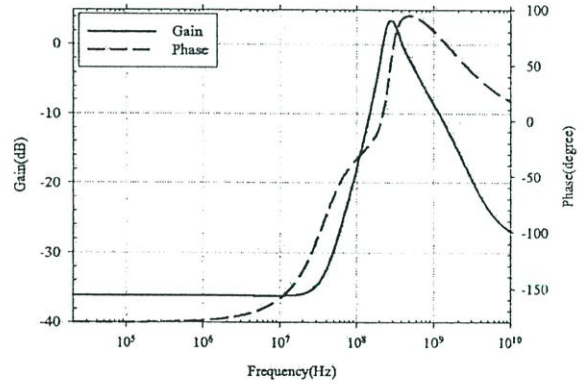


Figure 6. gain and phase margin of CM

### IV. CONCLUSIONS

In this paper, a low voltage CMOS pseudo differential amplifier is proposed. The circuit use low voltage and wide swing CMFB circuit. HSPICE is used to verify the circuit performance. The simulation results show that the circuit and operate under the supply voltage of 1 V with the DM and CM gains of 36 dB and -36 dB respectively. The unity gain frequency is 1.25 GHz and the power dissipation is 0.23 mW.

## REFERENCES

- [1] M. Waltari, K. Halonen, "A switched-opamp with fast common mode feedback", *ICECS '99*, vol. 3, 5-8 Sept. 1999, pp. 1523 - 1525.
- [2] M. Banu, J.M. Khoury, Y. Tsvividis, "Fully differential operational amplifiers with accurate output balancing", *IEEE J.Solid-State Circuits*, vol 23, Dec. 1988, pp, 1410 - 1414.
- [3] R. A. Whatley, "Fully Differential Operational Amplifier with DC Common-Mode Feedback." *U.S. Patent 4,573,020*, February 1986.
- [4] F. Yang, P. Loumeau, K. Azadet, P. Senn, "The design of CMOS transconductor for high frequency continuous-time filter applications", *ISCAS '94*, vol. 5, 30 May-2 June. 1994, pp. 513 - 516.
- [5] F. Matsumoto and Y. Noguchi, "A 1-V continuous time filter using bipolar pseudo-differential transconductors", *IEICE Trans. Fundamentals*, vol.E82-A, no.6, June. 1999, pp. 973 - 980.
- [6] Z. Czarnul, S. Takagi, N. Fujii, "Common-mode feedback circuit with differential-difference amplifier", *IEEE Trans. Circuits Systems I*, vol. 41, March. 1994, pp. 243 - 246.
- [7] F. Matsumoto and Y. Noguchi, "A realization of a low-voltage differential-output OTA using a simple CM amplifier", *IEICE Trans. Fundamentals*, vol. E81-A, no.2, Feb. 1998, pp. 261 - 264.
- [8] Lah, L.; Chóma, J., Jr.; Draper, J.; "A Continuous-Time Common-Mode Feedback Circuit (CMFB) for High-Impedance Current-Mode Applications," *IEEE Trans. Circuits Systems II*, Vol. 47, April 2000, pp. 363 - 369.
- [9] A. H.Maarefi, H. Parsa, Hatamkhani and D. Shiri, "A Wide Swing 1.5V Fully Differential OP-AMP Using A Rail-to-Rail Analog CMFB Circuit", *IEEE Trans. Instrum. Meas*, vol. 40, Aug. 1991, pp. 699-702.
- [10] S. Jae-Yoon, L. Cheol-Hee, J. Won-Chang, P. Hong-June, "Adaptive Biasing Folded Cascode CMOS OP-Amp with Continuous-Time Push-Pull CMFB Scheme", *IEICE Trans.Electron*, vol. E80-C, no.9, Sept. 1997, pp.1203-1210.
- [11] Y. Ro, W.R. Eisenstadt, R.M. Fox, "New 1.4 volt transconductor with superior power supply rejection", *ISCAS '99*, vol. 2, 30 May-2 June. 1999, pp. 644 - 647.
- [12] J. Ramírez-Angulo, R. Gonzalez-Carvajal, A. Lopez-Martin, "Techniques for Very Low-voltage Operation of Continuous-time Analog CMOS Circuits", *VLSID '04*, 2004, pp.39-44.

## ประวัติผู้เขียน

นาย อภิรักษ์ เสือเดช เกิดเมื่อวันที่ 25 กุมภาพันธ์ พ.ศ. 2522 ที่จังหวัดสุราษฎร์ธานี สำเร็จการศึกษาระดับปริญญาตรีหลักสูตรวิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมอิเล็กทรอนิกส์ จากภาควิชาอิเล็กทรอนิกส์และโทรคมนาคม คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี ในปีการศึกษา 2545 และได้เข้าศึกษาต่อในระดับปริญญาโท หลักสูตรวิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไมโครอิเล็กทรอนิกส์ ภาควิชาอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีการศึกษา 2546