การออกแบบและวิเคราะห์ระบบควบคุมผ่านเอซีไลน์

DESIGN AND ANALYSIS OF CONTROL SYSTEM VIA AC LINE

พุฒิพงศ์ เกิดพิพัฒน์
PUTTHIPHONG KIRDPIPAT

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมคอมพิวเตอร์
บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2549

ISBN 974-15-2131-6

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การออกแบบและวิเคราะห์ระบบควบคุมผ่านเอซีไลน์

DESIGN AND ANALYSIS OF CONTROL SYSTEM VIA AC LINE

T063289

พุฒิพงศ์ เกิดพิพัฒน์

PUTTHIPHONG KIRDPIPAT

เลขหมู่.................................
เลขทะเบียน 63289
วัน,เดือน,ปี 25 ส.ค. 2549

.b.................................
.i.................................

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมคอมพิวเตอร์

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2549

ISBN 974-15-2131-6

DESIGN AND ANALYSIS OF CONTROL SYSTEM VIA AC LINE

PUTTHIPHONG KIRDPIPAT

A THESIS SUBMITTED IN PARTIAL FULFILLMENT

OF THE REQUIREMENT FOR THE DEGREE OF

MASTER OF ENGINEERING IN COMPUTER ENGINEERING

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2006

ISBN 974-15-2131-6

COPYRIGHT 2006

SCHOOL GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

หัวข้อวิทยานิพนธ์	การออกแบบและวิเคราะห์ระบบควบคุมผ่านเอซีไลน์
นักศึกษา	นายพุฒิพงศ์ เกิดพิพัฒน์
รหัสนักศึกษา	45061210
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมคอมพิวเตอร์
พ.ศ.	2549
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ.สมศักดิ์ มิตะถา
อาจารย์ผู้ควบคุมวิทยานิพนธ์ร่วม	ผศ.ดร.ศักดิ์ชัย ทิพย์จักษุรัตน์

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบและวิเคราะห์ระบบควบคุมผ่านเอซีไลน์โดยมีการรับ-ส่งข้อมูลซึ่งใช้เทคนิคการมอดูเลทสัญญาณแบบเอฟเอสเค เพราะมีความทนทานต่อสัญญาณรบกวนได้ดี การออกแบบโพรโตคอลเพื่อควบคุมอุปกรณ์ไฟฟ้ามีการตรวจจับความผิดพลาดด้วยซีอาร์ซี ระบบที่พัฒนาขึ้นสามารถรับ-ส่งข้อมูลผ่านเอซีไลน์ได้ในระยะ 1,000 เมตร ความเร็ว 375 บิตต่อวินาที ระบบมีความเหมาะสมกับโหลดที่ไม่ทำให้เกิดความถี่ฮาร์โมนิคส์และรองรับกระแสในเอซีไลน์ได้ 33 แอมแปร์ จากการทดลองระบบที่พัฒนาขึ้นมีอัตราความผิดพลาดของเฟรมข้อมูลในการรับ-ส่งผ่านเอซีไลน์ในระบบเครือข่ายจำลอง 22.5 เปอร์เซ็นต์และในพื้นที่จริง 41.4 เปอร์เซ็นต์ การทดลองการแยกสาขาพบว่าการแยกสาขาที่ระยะใกล้จะทำให้เกิดการลดทอนสัญญาณในเอซีไลน์ที่น้อยกว่าการแยกสาขาที่ระยะไกล แต่ถ้าพิจารณาภายในแต่ละสาขาพบว่าการต่อโหลดที่ระยะใกล้กับจุดแยกของสาขาย่อยในแต่ละสาขา จะทำให้เกิดการลดทอนสัญญาณในเอซีไลน์ที่มากกว่าการต่อโหลดในระยะที่ไกลจากจุดแยกของสาขาย่อยออกไป

Thesis title	Design and Analysis of Control System via AC Line
Student	Mr. Putthiphong Kirdpipat
Student ID.	45061210
Degree	Master of Engineering
Programme	Computer Engineering
Year	2006
Thesis Advisor	Assoc.Prof. Somsak Mitatha
Thesis Co-advisor	Assist.Prof.Dr. Sakchai Thipchaksurat

ABSTRACT

The thesis proposes a design and an analysis of a control system using an AC Line as a transmission media and the FSK data transmission encoding technique. The proposed design uses the FSK because of it is less susceptible to noise degradation. Moreover, the CRC is applied to the design to validate data transmission integrity. Experiments were performed on a 1,000 meters transmission line with the rate of transmission of 375 bits per second. The experiments showed that the proposed design performed adequately with electrical equipments that did not create harmonic noise and with the maximum current of 33 amperes. The experiments achieved 22.5 % frame error rate in laboratory setting and 41.4 % frame error rate *in situ.* Furthermore, the system was branched at various distances. The shorter the distance of a branch, the lower the signal attenuation. For each branch, higher attenuation was obtained when loads were connected near the junction.

กิตติกรรมประกาศ

วิทยานิพนธ์เล่มนี้สำเร็จได้ด้วยความกรุณาจากอาจารย์ที่ปรึกษา รศ.สมศักดิ์ มิตะถา และ ผศ.ดร.ศักดิ์ชัย ทิพย์จักษุรัตน์ ซึ่งได้ให้คำแนะนำและคำปรึกษาในการทำวิทยานิพนธ์เล่มนี้มาโดยตลอด รวมทั้งอาจารย์ในภาควิชาวิศวกรรมคอมพิวเตอร์ทุกท่านที่ได้ให้คำปรึกษาและความรู้เพื่อใช้ในการทำวิทยานิพนธ์เล่มนี้ ผู้วิจัยขอขอบพระคุณในความอนุเคราะห์ของท่านเป็นอย่างสูง

ขอขอบคุณ อาจารย์เจริญ วงษ์ชุ่มเย็น คุณนเรศ มาลัย ที่คอยให้ความอนุเคราะห์ในการใช้ห้องฮาร์ดแวร์และรวมทั้งเครื่องมือและอุปกรณ์ต่างๆ มาโดยตลอด

ขอขอบคุณ คุณอวัชริน นาชิน ที่คอยให้คำแนะนำและเป็นกำลังใจในการทำวิทยานิพนธ์

ขอขอบคุณพี่ๆ น้องๆ ห้องปฏิบัติการฮาร์ดแวร์ที่คอยช่วยเหลือในการทำวิจัย

สุดท้ายนี้ผู้วิจัยขอกราบขอบพระคุณ คุณพ่อ คุณแม่ผู้ให้กำเนิดและให้โอกาสทางการศึกษามาโดยตลอด รวมทั้งท่านผู้ที่ให้กำลังใจทุกๆ ท่านด้วย

ด้วยความขอบพระคุณเป็นอย่าสูง

พุฒิพงศ์ เกิดพิพัฒน์

สารบัญ

หน้า

บทคัดย่อภาษาไทย I
บทคัดย่อภาษาอังกฤษ II
กิตติกรรมประกาศ III
สารบัญ IV
สารบัญตาราง VII
สารบัญรูป VIII
บทที่ 1 บทนำ 1
1.1 ความเป็นมาและความสำคัญของปัญหา 1
1.2 ความมุ่งหมายและวัตถุประสงค์ของวิทยานิพนธ์ 1
1.3 ขอบเขตของวิทยานิพนธ์ 2
1.4 ขั้นตอนการศึกษา 2

บทที่ 2 ทฤษฎีพื้นฐานที่ใช้ในการรับและการส่งข้อมูลผ่านเอซีไลน์ 4
2.1 สัญญาณรบกวนในเอซีไลน์ 4
2.1.1 50 Hz Periodic Noise 4
2.1.2 Single-Even Impulse Noise 4
2.1.3 Non-Synchronous Periodic Noise 4
2.1.4 Noise With a Smooth Spectrum 5
2.2 การลดทอนสัญญาณในเอซีไลน์ 6
2.3 การป้องกันและการแก้ไขสัญญาณรบกวนในเอซีไลน์ 7
2.4 อิมพีแดนซ์ในเอซีไลน์ 7
2.5 การมอดูเลชั่นในเอซีไลน์ 8
2.5.1 การมอดูเลทสัญญาณแบบเอเอสเค 8
2.5.2 การมอดูเลทสัญญาณแบบเอฟเอสเคและพีเอสเค 8
2.5.3 การมอดูเลทสัญญาณแบบอื่นๆ 10
2.6 พื้นฐานการมอดูเลทสัญญาณแบบเอฟเอสเค 10
2.6.1 ความสำคัญของ Bit Rate และ Baud Rate 11
2.6.2 แบนด์วิท 12

สารบัญ (ต่อ)

หน้า

2.6.3 วงจรการมอดูเลทสัญญาณแบบเอฟเอสเค 13

2.6.4 การดีมอดูเลทสัญญาณแบบเอฟเอสเค 14

2.6.5 วงจรดีมอดูเลทสัญญาณแบบเอฟเอสเค 16

2.7 การควบคุมความผิดพลาดของข้อมูล 17

2.7.1 Error Detection Methods 17

2.7.1.1 Redundancy 17

2.7.1.2 Echoplex 18

2.7.1.3 Exact-Count Encoding 18

2.7.1.4 Parity Check 18

2.7.1.5 Checksum 18

2.7.1.6 Cyclic Redundancy Check 19

2.7.2 Error Correction Methods 19

2.7.2.1 Retransmission 19

2.7.2.2 Forward Error Correction 19

2.8 งานวิจัยที่เกี่ยวข้อง 20

2.8.1 งานวิจัยที่ใช้เทคนิคของเอฟเอสเค 20

2.8.2 งานวิจัยที่ใช้เทคนิคของสเปรีดสเปคตรัมมอดูเลชั่น 23

2.8.3 งานวิจัยทั่วไป 26

บทที่ 3 การออกแบบวงจรควบคุมผ่านเอซีไลน์ 28

3.1 วงจรควบคุมผ่านเอซีไลน์ 28

3.1.1 ภาคมอดูเลทสัญญาณและดีมอดูเลทสัญญาณแบบเอฟเอสเค 29

3.1.2 ภาคไอโซเลทสัญญาณ 30

3.1.3 ภาคเพาเวอร์แอมป์และภาคคับปลิ้ง 31

3.1.4 ภาคแบนด์พาสฟิลเตอร์และภาคขยายสัญญาณด้วย Op-Amp 32

3.1.5 การควบคุมอุปกรณ์ปลายทาง 33

3.2 การออกแบบโพรโตคอลบนเอซีไลน์ 33

3.2.1 เฟรมข้อมูลผ่านเอซีไลน์ 34

3.2.2 การตรวจสอบความผิดพลาดด้วยวิธี Cyclic Redundancy Check 34

สารบัญ (ต่อ)

หน้า

บทที่ 4 การทดลองและการวิเคราะห์ผลการทดลอง 36

4.1 การทดลองการรับ-ส่งข้อมูลผ่านเอซีไลน์ 36

4.1.1 การหาระยะทางที่สามารถรับ-ส่งข้อมูลได้อย่างถูกต้อง 36

4.1.2 การหาความถี่ที่เหมาะสมในการรับ-ส่งข้อมูล 38

4.1.3 การหาความเร็วที่เหมาะสม 40

4.1.4 การหาขนาดของเฟรมข้อมูลที่เหมาะสม 41

4.1.5 การวิเคราะห์โหลด 42

4.1.6 การทดลองโดยเครือข่ายจำลอง 45

4.1.7 การทดลองการใช้งานจริงในพื้นที่ต่างๆ กัน 47

4.1.8 การทดลองการแยกสาขาในเอซีไลน์ 53

4.1.9 โหลดที่นำมาใช้ในการทดลองทั้งหมด 57

บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ 59

5.1 สรุปผลการวิจัย 59

5.2 ข้อเสนอแนะ 60

เอกสารอ้างอิง 61

ภาคผนวก ก. 62

ประวัติผู้เขียน 65

สารบัญตาราง

ตารางที่ หน้า

2.1 การป้องกันและการแก้ไขสัญญาณรบกวนในเอซีไลน์ 7
2.2 การเปรียบเทียบระหว่างการมอดูเลทแบบเอฟเอสเคและพีเอสเค 9
2.3 PLM Performance 23
4.1 การลดทอนสัญญาณของโหลดชนิดต่างๆ ที่ระยะทางต่างๆ 43
4.2 ผลการทดลองการแยกสาขาที่ระยะ 100 เมตร 54
4.3 ผลการทดลองการแยกสาขาที่ระยะ 200 เมตร 55
4.4 ผลการทดลองการแยกสาขาที่ระยะ 300 เมตร 55
4.5 ผลการทดลองการแยกสาขาที่ระยะ 400 เมตร 56
4.6 ผลการทดลองการแยกสาขาที่ระยะ 500 เมตร 56
4.7 โหลดที่นำมาใช้ในการทดลอง 57

สารบัญรูป

รูปที่ หน้า

2.1 สัญญาณรบกวนแบบต่างๆ 5

2.2 ระดับสัญญาณรบกวนเมื่อความถี่เพิ่มขึ้น 5

2.3 การลดทอนสัญญาณที่ความถี่ต่างๆกัน 6

2.4 การเปรียบเทียบของเอฟเอสเคและพีเอสเคที่ Phase Error มีค่าต่ำ 9

2.5 การเปรียบเทียบของเอฟเอสเคและพีเอสเคที่ Phase Error มีค่าสูง 10

2.6 การมอดูเลทสัญญาณแบบเอฟเอสเค 11

2.7 เอฟเอสเคมอดูเลเตอร์ 12

2.8 การเบี่ยงเบนความถี่ 13

2.9 วงจรมอดูเลทแบบเอฟเอสเคโดยใช้ XR-2207 14

2.10 โครงสร้างของ Phase Lock Loop 15

2.11 การทำงานของ Phase Lock Loop 15

2.12 รูปสัญญาณของ Phase Lock Loop 15

2.13 วงจรดีมอดูเลทแบบเอฟเอสเคด้วย LM 567 17

2.14 การออกแบบชิปสำหรับ Power Line Modem 20

2.15 Power Line Modem ที่ลด Power Consumptions 21

2.16 การต่ออุปกรณ์ใช้งาน 22

2.17 บล็อคไดอะแกรมของสปรีดสเปคตรัม 24

2.18 การมอดูเลทแบบสปรีดสเปคตรัม 24

2.19 Frequency Domain ของสปรีดสเปคตรัม 24

2.20 Simple Model for Power Distribution Circuit 24

2.21 Zero-Crossing 25

2.22 Transmitter 25

2.23 Receiver 26

2.24 การวัดการลดทอนสัญญาณ 26

3.1 การรับ-ส่งข้อมูลผ่านเอซีไลน์ 28

3.2 สัญญาณรบกวนที่ความถี่ต่างๆ 29

3.3 ภาคมอดูเลทสัญญาณและดีมอดูเลทสัญญาณแบบเอฟเอสเค 30

3.4 การใช้ Optocoupler เพื่อแยกสัญญาณในภาครับและภาคส่ง 31

3.5 ภาคเพาเวอร์แอมป์และภาคคับปลิ้ง 31

สารบัญรูป (ต่อ)

รูปที่ หน้า

3.6 V/I Characteristics of Metal Oxide Varistor 32
3.7 ภาคแบนด์พาสฟิลเตอร์และภาคขยายสัญญาณด้วย Op-Amp 32
3.8 เฟรมข้อมูลผ่านเอซีไลน์ 34
3.9 การตรวจสอบความผิดพลาดแบบ CRC 35
4.1 การทดลองหาระยะทางในระยะ 1,000 เมตรเทียบกับการเพิ่มขนาดของกระแส 37
4.2 ผลการหาระยะทางในระยะ 1,000 เมตรเทียบกับการเพิ่มขนาดของกระแสไฟฟ้า 37
4.3 สัญญาณรบกวนในเอซีไลน์ที่เข้ามาในภาครับสัญญาณ 38
4.4 สัญญาณรบกวนในเอซีไลน์ที่ทำให้เกิด Impulse Noise ในวงจรภาครับสัญญาณ 38
4.5 การหาความถี่ที่เหมาะสมในการรับ-ส่งข้อมูลผ่านเอซีไลน์ 39
4.6 ความถี่ที่เหมาะสมทำให้เฟรมข้อมูลสมบูรณ์ทั้งความถี่สเปสและความถี่มาค 39
4.7 ความถี่ที่ไม่เหมาะสมทำให้เฟรมข้อมูลไม่สมบูรณ์ทั้งความถี่สเปสและความถี่มาค 40
4.8 การหาความเร็วที่เหมาะสม 41
4.9 การหาขนาดของเฟรมข้อมูล 42
4.10 การทดลองเพื่อการวิเคราะห์ความสัมพันธ์ของโหลดกับการลดทอนของสัญญาณ 43
4.11 การทดลองโหลดที่มีภาคสวิทซ์ชิ่งด้วย Video Visualizer 45
4.12 สัญญาณรบกวนของสว่านไฟฟ้าและเครื่องปั่นอาหารทำให้สัญญาณข้อมูล 45
4.13 การทดลองด้วยเครือข่ายจำลอง 46
4.14 การทดลองบนเครือข่ายจำลอง 47
4.15 ผลการทดลองใช้งานจริงในพื้นที่ต่างๆ กัน 48
4.16 การทดลองในพื้นที่จริง A1 48
4.17 การทดลองในพื้นที่จริง A2 49
4.18 การทดลองในพื้นที่จริง A3 49
4.19 การทดลองในพื้นที่จริง A4 50
4.20 การทดลองในพื้นที่จริง A5 50
4.21 การทดลองในพื้นที่จริง A6 51
4.22 การทดลองในพื้นที่จริง A7 51
4.23 การทดลองในพื้นที่จริง A8 52
4.24 การทดลองในพื้นที่จริง A9 52
4.25 การทดลองในพื้นที่จริง A10 52

สารบัญรูป (ต่อ)

รูปที่ หน้า

4.26 สัญญาณรบกวนของภาคสวิทซ์ชิ่งของเครื่องคอมพิวเตอร์ทำให้ข้อมูล 53

4.27 การทดลองแยกสาขาที่ระยะต่างๆ 54

4.28 การแยกสาขา (Branch) 57

4.29 โหลดทั้งหมดที่นำมาทดลอง 58

บทที่ 1
บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ปัจจุบันเทคโนโลยีของการรับ-ส่งข้อมูลผ่านเอซีไลน์มีบทบาทมากในต่างประเทศ ซึ่งมีการประยุกต์กับระบบต่างๆ ของอาคารบ้านเรือนเช่น Home Automation และ Home Appliances เป็นต้น สำหรับภายในประเทศไทยเทคโนโลยีทางด้านนี้ไม่ค่อยมีการพัฒนากัน เพราะระบบไฟฟ้าในประเทศไทยมีเสถียรภาพไม่ดีพอ มีสัญญาณรบกวนมาก และในสายไฟฟ้ายังมีการต่ออุปกรณ์เครื่องใช้ไฟฟ้าต่างๆ กันอีกด้วย ซึ่งทำให้เกิดอิมพีแดนซ์รวมในสายไฟฟ้าที่ไม่แน่นอนอยู่ตลอดเวลา การลดทอนของสัญญาณต่อระยะทางมีผลที่แตกต่างกันตลอดเวลา ซึ่งขึ้นอยู่กับการต่อเครื่องใช้ไฟฟ้าที่ใช้งานอยู่ในขณะนั้น นอกจากนี้การหาซื้ออุปกรณ์ทางอิเล็กทรอนิกส์ เพื่อการรับ-ส่งข้อมูลในสายไฟฟ้าโดยตรงไม่ค่อยมีจำหน่ายในท้องตลาด จึงต้องอาศัยการดัดแปลงวงจรให้มีความเหมาะสมต่อการใช้งาน โดยให้สามารถใช้งานได้ในขอบเขตที่เหมาะสมทั้งระยะทางและความเร็วและให้สามารถต่อโหลดต่างๆ ที่มีอยู่ภายในบ้านให้ใช้งานได้ตามปกติ วงจรที่ใช้งานต้องสร้างได้ง่าย หาอุปกรณ์ได้ไม่ยากและมีจำหน่ายอยู่ทั่วไป

เราได้ทำการวิเคราะห์ระบบควบคุมผ่านเอซีไลน์ที่ออกแบบขึ้นเพื่อหาความสัมพันธ์ของโหลดทั้งหมดซึ่งมีผลต่อระยะทาง การหาความเร็วของการรับ-ส่งที่สามารถเป็นไปได้อย่างสูงสุด การหาความถี่ที่เหมาะสมในการรับ-ส่งข้อมูล การหาขนาดของเฟรมข้อมูลที่มีขนาดสูงสุดที่สามารถทำการรับ-ส่งข้อมูลได้อย่างถูกต้อง การหาอัตราความผิดพลาดของเฟรมข้อมูลระหว่างการรับ-ส่งในขณะที่ต่อโหลดทั้งหมดในเอซีไลน์ การหาผลของการแยกสาขาที่ระยะต่างๆ กัน การหาผลของการแยกสาขาย่อยในเอซีไลน์ การวิเคราะห์ระบบควบคุมผ่านเอซีไลน์ทั้งหมดนี้ เพื่อหาประสิทธิภาพของการรับ-ส่งข้อมูลผ่านเอซีไลน์เพื่อที่จะได้ใช้เป็นแนวทางในการแก้ไขปรับปรุงหรือเพิ่มประสิทธิภาพของการใช้งานให้แก่ผู้ที่สนใจทั่วไป

1.2 ความมุ่งหมายและวัตถุประสงค์ของวิทยานิพนธ์

วิทยานิพนธ์ฉบับนี้เป็นการออกแบบและวิเคราะห์ระบบควบคุมผ่านเอซีไลน์ โดยมีวัตถุประสงค์ดังต่อไปนี้

- เพื่อศึกษาถึงปัจจัยพื้นฐานที่มีผลต่อการรับ-ส่งข้อมูลผ่านเอซีไลน์
- เพื่อศึกษาการมอดูเลทสัญญาณและการดีมอดูเลทสัญญาณที่ใช้ในการรับ-ส่งข้อมูลผ่านเอซีไลน์
- เพื่อศึกษาการออกแบบวงจรการรับ-ส่งข้อมูลผ่านเอซีไลน์

- เพื่อศึกษาและออกแบบโพรโตคอลของการสื่อสารข้อมูลในเอซีไลน์
- เพื่อศึกษาและทำการวิเคราะห์ระบบควบคุมผ่านเอซีไลน์
- เพื่อศึกษาการประยุกต์ใช้งานของระบบควบคุมผ่านเอซีไลน์

1.3 ขอบเขตของวิทยานิพนธ์

วิทยานิพนธ์ฉบับนี้เป็นการออกแบบและวิเคราะห์ระบบควบคุมผ่านเอซีไลน์ ซึ่งใช้ไมโครคอนโทรลเลอร์ MCS-51 ในการควบคุมการประมวลผลการรับและการส่งข้อมูลผ่านเอซีไลน์ และใช้เทคนิคการมอดูเลทสัญญาณแบบเอฟเอสเค เพื่อให้บรรลุตามวัตถุประสงค์ที่วางไว้ ผู้จัดทำจึงกำหนดขอบเขตของวิทยานิพนธ์ดังนี้

- การออกแบบวงจรการมอดูเลทสัญญาณและดีมอดูเลทสัญญาณแบบเอฟเอสเค
- การออกแบบเฟรมข้อมูลที่ใช้ในการรับ-ส่งผ่านเอซีไลน์
- การสร้างระบบจำลองเพื่อทดลองการใช้งาน
- การหาระยะทางที่เหมาะสมและขนาดของโหลดที่สามารถรองรับได้
- การหาความถี่ที่เหมาะสม
- การหาความเร็วที่เหมาะสม
- การหาขนาดของเฟรมข้อมูลที่สามารถรับ-ส่งได้
- การวิเคราะห์โหลดขนาดต่างๆ
- การหาอัตราความผิดพลาดของเฟรมข้อมูลในการรับ-ส่งข้อมูล
- การหาผลการลดทอนสัญญาณในเอซีไลน์ที่ระยะต่างๆ กัน
- การหาผลของการแยกสาขาและสาขาย่อยในเอซีไลน์

1.4 ขั้นตอนการศึกษา

- ศึกษาและออกแบบวงจรสำหรับการรับ-ส่งข้อมูลผ่านเอซีไลน์
- ศึกษาและออกแบบโพรโตคอลที่รับ-ส่งข้อมูลผ่านเอซีไลน์
- สร้างระบบจำลองเพื่อใช้ในการทดลอง
- ทดลองการรับ-ส่งข้อมูลผ่านเอซีไลน์
- วิเคราะห์ระบบการรับ-ส่งข้อมูลผ่านเอซีไลน์
- สรุปและวิเคราะห์ผลการทดลอง

วิทยานิพนธ์ฉบับนี้ แบ่งเนื้อหาออกเป็น 5 บท โดยแต่ละบทมีรายละเอียดดังต่อไปนี้

บทที่ 1 กล่าวนำถึงแนวความคิดและวัตถุประสงค์ในการทำวิทยานิพนธ์
บทที่ 2 กล่าวถึงทฤษฎีพื้นฐานที่ใช้ในการรับและการส่งข้อมูลผ่านเอซีไลน์
บทที่ 3 กล่าวถึงการออกแบบวงจรควบคุมผ่านเอซีไลน์

บทที่ 4 กล่าวถึงการทดลองและผลการทดลอง
บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ

บทที่ 2
ทฤษฎีพื้นฐานที่ใช้ในการรับและการส่งข้อมูลผ่านเอซีไลน์

ในหัวข้อนี้จะกล่าวถึงทฤษฎีพื้นฐานต่างๆ ที่เกี่ยวข้องในการวิจัย และพื้นฐานของการมอดูเลทสัญญาณแบบเอฟเอสเค ซึ่งเนื้อหาในบทนี้จะกล่าวถึงสัญญาณรบกวนในเอซีไลน์แบบต่างๆ การลดทอนสัญญาณในเอซีไลน์ การป้องกันและการแก้ไขสัญญาณรบกวนในเอซีไลน์ อิมพีแดนซ์ในเอซีไลน์ การมอดูเลชั่นที่ใช้ในเอซีไลน์ พื้นฐานการมอดูเลทสัญญาณแบบเอฟเอสเค การควบคุมความผิดพลาดของข้อมูลและงานวิจัยที่เกี่ยวข้อง ซึ่งเนื้อหาทั้งหมดนี้จำเป็นสำหรับการศึกษาและการวิเคราะห์หาประสิทธิภาพของระบบควบคุมผ่านเอซีไลน์

2.1 สัญญาณรบกวนในเอซีไลน์

การรับ-ส่งข้อมูลผ่านเอซีไลน์ (AC Line) เป็นที่แพร่หลายอย่างมากในต่างประเทศ เนื่องจากเป็นระบบที่มีข้อดีคือไม่ต้องทำการวางข่ายสายเพิ่มเติมให้ยุ่งยาก ซึ่งทำให้ลดต้นทุนและสามารถแก้ปัญญาเรื่องสิ่งกีดขวางภายในอาคารได้ ส่วนใหญ่แล้วมักมีการใช้งานกันในลักษณะของ Home Automation หรือ Smart Home แต่การรับ-ส่งไม่ได้กระทำกันโดยง่ายนัก เนื่องจากมีปัญหาหลักที่สำคัญด้วยกัน 2 ประการคือ เรื่องสัญญาณรบกวนในเอซีไลน์ (Noise) และปัญหาการลดทอนสัญญาณ (Attenuation) โดยสัญญาณรบกวนที่เกิดขึ้นในเอซีไลน์ส่วนใหญ่แล้วมีสาเหตุมาจากเครื่องใช้ไฟฟ้าต่างๆ เช่น Universal Motor ของเครื่องปั่นอาหาร หรือมาจาก Light Dimmer และมาจากเครื่องรับโทรทัศน์ เป็นต้น นอกจากนี้สัญญาณรบกวนยังแบ่งได้อีกหลายแบบ [1] เช่น

2.1.1 50 Hz Periodic Noise

สัญญาณรบกวนชนิดนี้เป็นสัญญาณรบกวนที่เกิดขึ้นและมีความถี่เท่ากับความถี่ 50 Hz ของเอซีไลน์ เช่น มาจากอุปกรณ์ SCR (Silicon Controlled Rectifiers) ที่มีการทำงานในครึ่งไซเกิลแรกของความถี่ 50 Hz

2.1.2 Single-Even Impulse Noise

สัญญาณรบกวนชนิดนี้เกิดจากการ Spark Voltage ของหน้าสัมผัสสวิทซ์ในขณะที่ทำการ ON/OFF หรือเกิดจากการ Charge และ Discharge ของ Capacitor ในระบบไฟฟ้าก็สามารถสร้าง Impulse Noise ได้เหมือนกัน

2.1.3 Non-Synchronous Periodic Noise

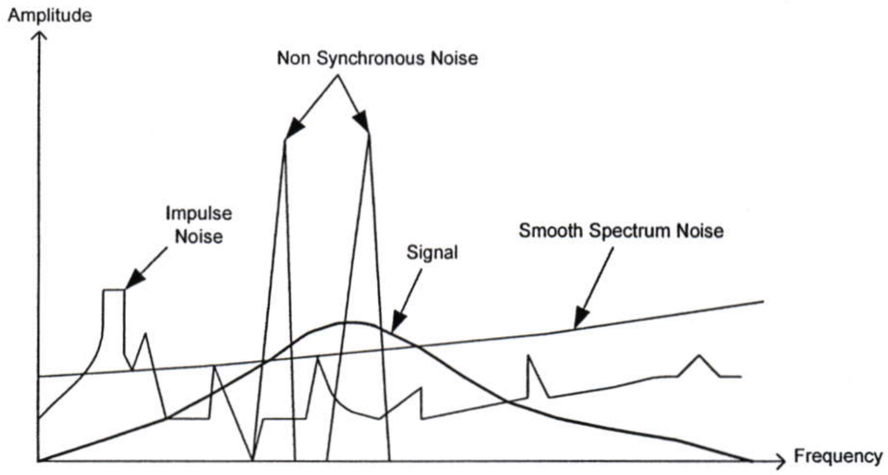
สัญญาณรบกวนชนิดนี้เป็นสัญญาณรบกวนที่เกิดขึ้นและมีความถี่ไม่สัมพันธ์กับความถี่ 50 Hz เช่น เครื่องรับโทรทัศน์จะกำเนิดความถี่ของการสแกนจอภาพที่ 15,734 Hz หรือความถี่ที่

เกิดจากการทำงานของภาคสวิทซ์ชิ่งในเครื่องคอมพิวเตอร์ สัญญาณรบกวนประเภทนี้ควรที่จะหลีกเลี่ยงเมื่อมีการใช้งานการรับ-ส่งข้อมูลผ่านเอซีไลน์

2.1.4 Noise With a Smooth Spectrum

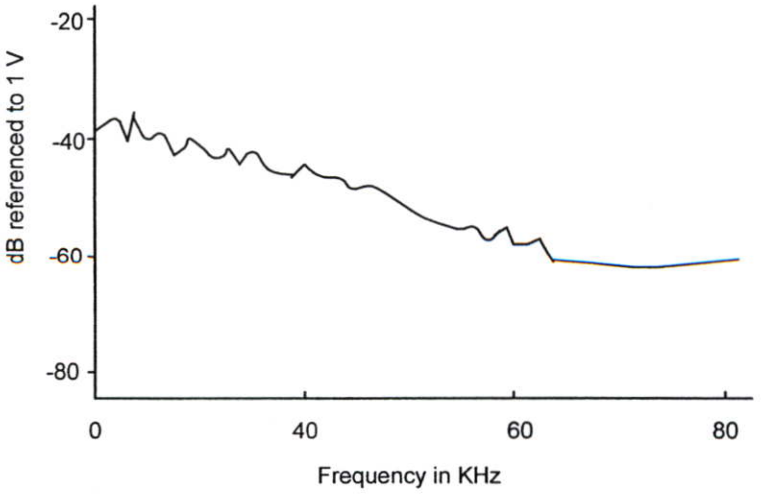
สัญญาณรบกวนชนิดนี้เกิดจาก Universal Motor ของเครื่องใช้ไฟฟ้าต่างๆ เช่น เครื่องปั่นอาหารหรือเครื่องดูดฝุ่น เป็นต้น

สัญญาณรบกวนต่างๆ ดังที่กล่าวมา มีลักษณะของสัญญาณ [2] ดังแสดงในรูปที่ 2.1



รูปที่ 2.1 สัญญาณรบกวนแบบต่างๆ

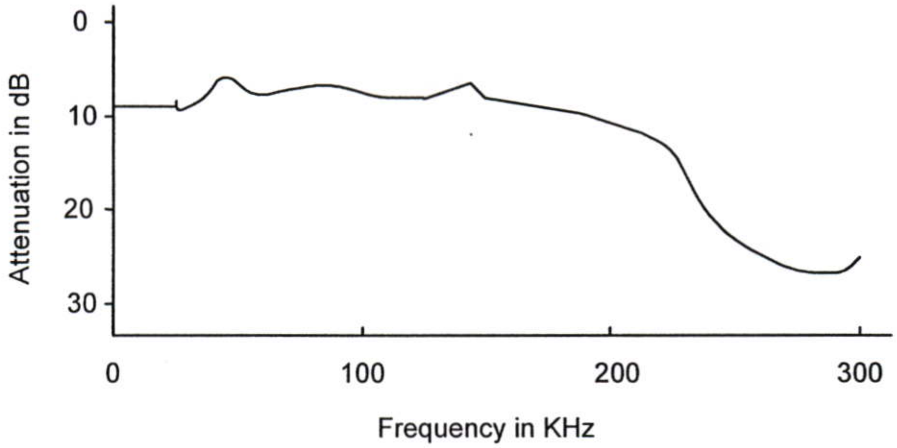
นอกจากนี้ยังพบว่าการเลือกความถี่ของการรับ-ส่งข้อมูลในเอซีไลน์ยังมีความสัมพันธ์กับสัญญาณรบกวนอีกด้วย โดยระดับของสัญญาณรบกวนจะมีค่าลดลงเมื่อความถี่เพิ่มขึ้น[1] ดังแสดงในรูปที่ 2.2



รูปที่ 2.2 ระดับสัญญาณรบกวนเมื่อความถี่เพิ่มขึ้น

2.2 การลดทอนสัญญาณในเอซีไลน์

การลดทอนสัญญาณ (Attenuation) เป็นปัญหาที่สำคัญที่ทำให้การรับ-ส่งไปได้ไม่ไกล การลดทอนสัญญาณภายในตึกและอาคารได้มีผู้ทำวิจัยและศึกษาไว้ในช่วงความถี่ 20 KHz – 300 KHz[1] พบว่าไม่มีความคงที่และเป็นแบบ Non-Linear อีกด้วย นอกจากนี้ยังพบว่าการลดทอนสัญญาณที่ระยะสั้น 10 เมตรจะมีค่าอยู่ประมาณ 5 dB และมีค่าเพิ่มขึ้นตามระยะทางและสัมพันธ์กับความถี่ ดังแสดงในรูปที่ 2.3



รูปที่ 2.3 การลดทอนสัญญาณที่ความถี่ต่างๆ กัน

การลดทอนสัญญาณสามารถหาได้จากสมการที่ 2.1

$$dB = 20 Log \frac{Vrpp}{Vtpp} \tag{2.1}$$

เมื่อ *dB* หมายถึงการลดทอนสัญญาณมีหน่วยเป็นเดซิเบล

Vrpp หมายถึงโวลท์พีคทูพีคที่รับได้

Vtpp หมายถึงโวลท์พีคทูพีคที่ส่ง

การลดทอนสัญญาณนอกจากมีความสัมพันธ์กับระยะทางและความถี่แล้วยังขึ้นอยู่กับค่าเอาท์พุตอิมพีแดนซ์ (Output Impedance) ของภาคส่งและอินพุตอิมพีแดนซ์ของภาครับ (Input Impedance) หากมีค่าที่ไม่เท่ากัน การลดทอนสัญญาณในเอซีไลน์ก็จะมีมากขึ้นและไม่สามารถทำให้เกิด Maximum Power Transfer ได้และค่าอิมพีแดนซ์ของโหลดที่ต่อในเอซีไลน์ก็ย่อมมีผลด้วยเช่นกัน

2.3 การป้องกันและการแก้ไขสัญญาณรบกวนในเอซีไลน์

การป้องกันและการแก้ไขสัญญาณรบกวนที่อาจเกิดขึ้นในเอซีไลน์ต้องพิจารณาดูว่าสัญญาณรบกวนนั้นๆ เป็นแบบใด แต่ก็เป็นการยากที่จะกำหนดให้แน่นอนได้ ซึ่งในการรับ-ส่งข้อมูลจริงอาจจะต้องใช้วิธีการหลายอย่างมาช่วยแก้ไขเพื่อให้การรับ-ส่งข้อมูลผ่านเอซีไลน์สามารถใช้งานได้ อย่างไรก็ตามได้สรุปการการป้องกันและการแก้ไขในแต่ละแบบ[3] ดังแสดงในตารางที่ 2.1

ตารางที่ 2.1 การป้องกันและการแก้ไขสัญญาณรบกวนในเอซีไลน์

ชนิดของสัญญาณรบกวน	การป้องกันและการแก้ไขสัญญาณรบกวน
50 Hz Periodic Noise	การมอดูเลชั่นหรือการ Filter ความถี่ของ Noise ทิ้งไปหรือใช้ Error Correction
Single-Even Impulse Noise	Error Correction
Non-Synchronous Periodic Noise	หลีกเลี่ยงการรับ-ส่งข้อมูลที่ความถี่เหล่านี้ หรือใช้เทคนิคการมอดูเลชั่น
Noise With a Smooth Spectrum	Error Correction
Noise ที่มีความถี่ไม่แน่นอน	Spread-Spectrum Modulation

2.4 อิมพีแดนซ์ในเอซีไลน์

ในการรับ-ส่งข้อมูลผ่านเอซีไลน์ ต้องทำความเข้าใจในเรื่องอิมพีแดนซ์ (Impedance) ก่อนเพราะจะมีผลต่อการรับ-ส่งด้วยหากว่าอิมพีแดนซ์ของเอซีไลน์และอิมพีแดนซ์ในภาคเอาท์พุทของวงจรเกิดการไม่สมดุลย์กันจะทำให้ระดับสัญญาณของการรับ-ส่งมีค่าน้อยและไม่สามารถทำงานได้ตามต้องการ โดยทั่วไปแล้วอิมพีแดนซ์ของสายเอซีเมื่อยังไม่ได้ต่อโหลดเข้าไปจะมีค่าน้อย ซึ่งสามารถใช้สมการหาค่าได้ [3] ดังแสดงในสมการที่ 2.2

$$Zo = \sqrt{\frac{L}{C}} \tag{2.2}$$

เมื่อ Zo หมายถึง ค่าอิมพีแดนซ์ของสายไฟฟ้าเมื่อไม่มีการต่อโหลดที่ความถี่ 50 Hz

L หมายถึง ค่าอิมพีแดนซ์ของสายไฟฟ้า (Line Impedance)

C หมายถึง ค่าคาปาซิแตนซ์ของสายไฟฟ้าต่อหน่วยความยาว (Capacitance per Length)

โดยทั่วไปค่าอิมพีแดนซ์ของเอซีไลน์จะมีค่าประมาณ 70-100 โอห์ม [4] ซึ่งในการใช้งานจริงจะมีการต่อโหลดที่เป็นเครื่องใช้ไฟฟ้าต่างๆ อยู่ด้วย ค่าอิมพีแดนซ์ในเอซีไลน์ทั้งหมดจะเป็นค่าที่รวมอิมพีแดนซ์ของโหลดแต่ละตัวเข้าไปด้วย และโหลดแต่ละตัวจะมีการต่อใช้งานในเวลาที่แตกต่างกันไปจึงเป็นการยากต่อการคิดค่าอิมพีแดนซ์ทั้งหมดในเอซีไลน์ จากงานวิจัยต่างๆ ได้สรุปไว้หลายค่า เช่น 2-150 โอห์ม [5] 0-80 โอห์ม [4] ซึ่งค่าอิมพีแดนซ์เหล่านี้จะมีผลต่อการออกแบบวงจร

ส่วนแบนด์วิท (Bandwidth) ในเอซีไลน์นั้นไม่ได้ขึ้นอยู่กับข้อจำกัดทางกายภาพของเอซีไลน์ แต่ขึ้นอยู่กับผู้ออกแบบระบบว่าจะต้องป้องกันการถูกรบกวนจากอุปกรณ์อื่นๆ อย่างไร หรือป้องกันการถูกรบกวนจากสัญญาณความถี่วิทยุเช่น AM Broadcasts เป็นต้น และยังขึ้นอยู่กับมาตรฐานการใช้งานของแต่ละประเทศที่จะกำหนดย่านความถี่ให้ใช้งาน

2.5 การมอดูเลชั่นในเอซีไลน์

การมอดูเลทชัน (Modulation) ที่ใช้ในการรับ-ส่งข้อมูลผ่านเอซีไลน์ในที่นี้ได้พิจารณาด้วยเหตุผลหลายประการด้วยกัน ทั้งเรื่องของสัญญาณรบกวน ความยากง่ายต่อการสร้างวงจรใช้งาน ต้นทุนการผลิต การดีเลย์ของเฟส (Delay of Phase) ในเอซีไลน์ แบนด์วิทและความเร็ว ซึ่งสามารถที่จะพิจารณาได้ดังนี้

2.5.1 การมอดูเลทสัญญาณแบบเอเอสเค

การมอดูเลทสัญญาณแบบเอเอสเค (Amplitude Shift Keying:ASK) เป็นการมอดูเลทที่มีการเปลี่ยนแปลงทางแอมพลิจูด (Amplitude) ตามสัญญาณข้อมูลที่รับเข้ามา ซึ่งโดยทั่วไปแล้วสัญญาณรบกวนต่างๆ ในเอซีไลน์ เช่น Spike Voltage และ Noise Interference ล้วนเกิดขึ้นทางด้านแอมพลิจูดด้วยกันทั้งสิ้น หากนำการมอดูเลทแบบเอเอสเคมาใช้งานในการรับ-ส่งข้อมูลก็จะทำให้สัญญาณข้อมูลที่มอดูเลทมาถูกรบกวนได้ง่าย เพราะการมอดูเลทแบบนี้ไม่มีความแข็งแรงและทนทานต่อสัญญาณรบกวน บางครั้งไม่สามารถแยกแยะได้ว่า การเปลี่ยนแปลงที่เข้ามานั้นเป็นข้อมูลจริงๆ หรืออาจจะเกิดจากสัญญาณรบกวนแทรกเข้ามาก็ได้ ดังนั้นการมอดูเลทสัญญาณแบบเอเอสเคจึงไม่เหมาะที่จะใช้ในการรับ-ส่งข้อมูลผ่านเอซีไลน์ด้วยเหตุผลดังกล่าว[6]

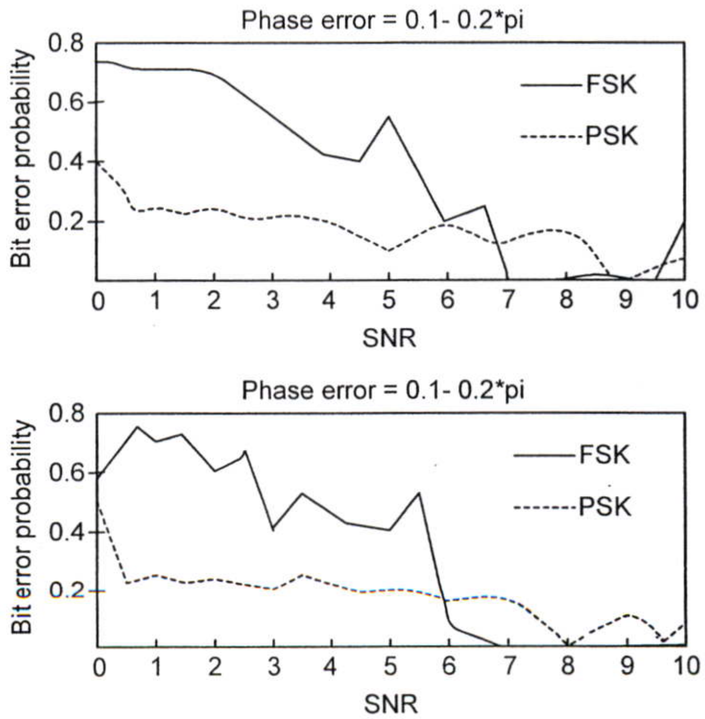
2.5.2 การมอดูเลทสัญญาณแบบเอฟเอสเคและพีเอสเค

การมอดูเลทสัญญาณแบบเอฟเอสเค (Frequency Shift Keying:FSK) เป็นการมอดูเลททางด้านความถี่และการมอดูเลทแบบพีเอสเค (Phase Shift Keying:PSK) เป็นการมอดูเลททางเฟส ซึ่งสัญญาณรบกวนในเอซีไลน์นั้นส่วนใหญ่จะเป็นทางด้านแอมพลิจูด ดังนั้นการมอดูเลททั้ง 2 แบบนี้จึงแก้ปัญหาเรื่องสัญญาณรบกวนในเอซีไลน์ได้เป็นอย่างดี แต่แบบเอฟเอสเคจะใช้แบนด์วิทที่มากกว่าและทำการส่งข้อมูลได้ช้ากว่าแบบพีเอสเค แต่มีข้อดีที่การสร้างวงจรทำได้ง่ายและมี

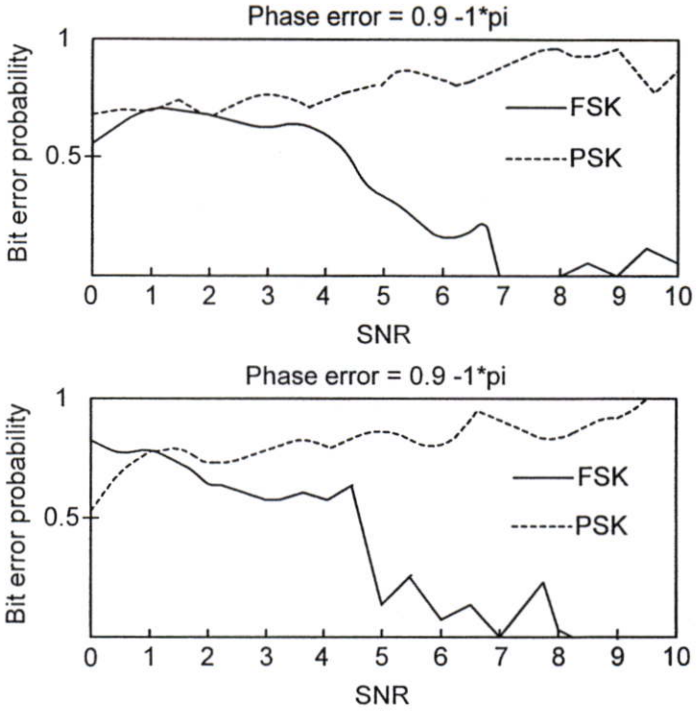
ต้นทุนที่ต่ำกว่า แต่ข้อจำกัดของพีเอสเคที่สำคัญก็คือการดีเทคสัญญาณของพีเอสเคมีความยุ่งยากมากกว่าแบบเอฟเอสเค หากพิจารณาในเรื่องของความผิดพลาดในการรับ-ส่งข้อมูลแล้ว พีเอสเคมีความผิดพลาดมากกว่าเอฟเอสเค ในกรณีที่เป็น High Phase Delay [3] ซึ่งในการรับ-ส่งข้อมูลผ่านเอซีไลน์นั้นขึ้นกับตัวแปรหลายประการ เช่น การต่อโหลดที่แตกต่างกัน สัญญาณรบกวน เสถียรภาพของระบบไฟฟ้า เป็นต้น ดังนั้นการดีเลย์ของเฟสจึงไม่สามารถกำหนดได้แน่นอน การเปรียบเทียบระหว่างการมอดูเลทแบบเอฟเอสคและแบบพีเอสเค แสดงได้ดังตารางที่ 2.2

ตารางที่ 2.2 การเปรียบเทียบระหว่างการมอดูเลทแบบเอฟเอสเคและแบบพีเอสเค

การมอดูเลทแบบเอฟเอสเค	**การมอดูเลทแบบพีเอสเค**
มีความทนทานต่อสัญญาณรบกวนในเอซีไลน์	มีความทนทานต่อสัญญาณรบกวนในเอซีไลน์
สิ้นเปลืองแบนด์วิทมากกว่า	สิ้นเปลืองแบนด์วิทน้อยกว่า
ความเร็วต่ำกว่า	ความเร็วมากกว่า
มีความผิดพลาดน้อยกว่าเมื่อ High Phase Delay	มีความผิดพลาดมากกว่า เมื่อ High Phase Delay
การดีเทคสัญญาณทำได้ง่ายกว่า	การดีเทคสัญญาณทำได้ยากกว่า
ต้นทุนการผลิตต่ำกว่า	ต้นทุนการผลิตสูงกว่า
การสร้างวงจรทำได้ง่ายกว่า	การสร้างวงจรมีความซับซ้อน



รูปที่ 2.4 การเปรียบเทียบของเอฟเอสเคและพีเอสเคที่ Phase Error มีค่าต่ำ



รูปที่ 2.5 การเปรียบเทียบของเอฟเอสเคและพีเอสเคที่ Phase Error มีค่าสูง

จากรูปที่ 2.4 ในกรณีที่ Phase Error ต่ำจะเห็นว่าการทำงานของพีเอสเคทำงานได้ดีกว่าเอฟเอสเค แต่พอมี Phase Error ที่สูงขึ้นการทำงานของพีเอสเคจะมีความผิดพลาดที่มากกว่าเอฟเอสเค ดังรูปที่ 2.5 ดังนั้นการมอดูเลทที่ใช้ในการรับ-ส่งข้อมูลผ่านเอซีไลน์ในที่นี้จึงใช้วิธีการของเอฟเอสเคด้วยเหตุผลหลายๆ ประการ

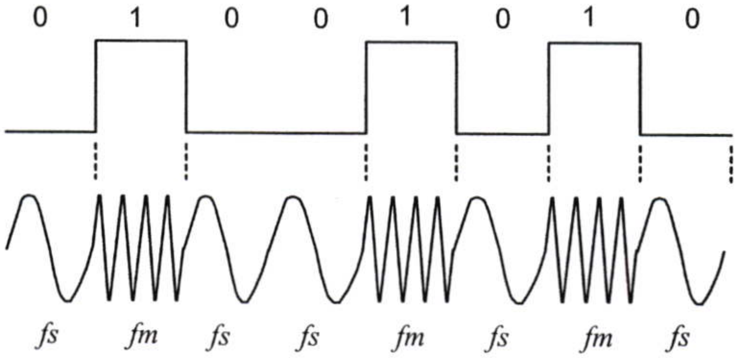
2.5.3 การมอดูเลทสัญญาณแบบอื่นๆ

การมอดูเลทสัญญาณแบบเอฟเอสเคและพีเอสเคแม้ว่าจะมีความแข็งแรงทนทานต่อสัญญาณรบกวนได้ดีก็ตามแต่ก็ไม่สามารถทำการรับ-ส่งข้อมูลได้ที่ความเร็วสูงเกินกว่า 500 Kbps [7] จึงได้มีเทคนิคการมอดูเลทสัญญาณแบบอื่นๆ เกิดขึ้นอีกเช่น โอเอฟดีเอ็ม (Orthogonal Frequency Division Multiplex:OFDM) ซึ่งสามารถทำการรับ-ส่งข้อมูลได้ถึง 10 Mbps [7] แต่ไม่เหมาะกับการลดทอนสัญญาณในเอซีไลน์ที่มีค่ามากๆ และไม่เหมาะกับการใช้งานในเอซีไลน์ที่เป็นแบบ Traffic Jamming ส่วนสปรีดสเปคตรัมมอดูเลชั่นนั้น (Spread-Spectrum Modulation) ทนทานต่อสัญญาณรบกวนได้ดีในกรณีที่มีการรบกวนมากเป็นพิเศษและมีการลดทอนสัญญาณที่สูง วิธีการนี้สามารถรับ-ส่งได้ที่ความเร็วสูงถึง 1 Mbps [7]

2.6 พื้นฐานการมอดูเลทสัญญาณแบบเอฟเอสเค

การมอดูเลทสัญญาณแบบเอฟเอสเค (Frequency Shift Keying:FSK) ซึ่งมีหลักการที่ว่าเมื่อข้อมูลที่เป็นสัญญาณดิจิตอลที่มีลักษณะเป็นข้อมูลไบนารี่เข้ามาจะทำให้เกิดความถี่เลื่อนหรือ

เบี่ยงเบนไปตามการเปลี่ยนแปลงของข้อมูลไบนารี่ที่เข้ามา ดังนั้นสัญญาณทางเอาท์พุตของตัวกำเนิดเอฟเอสเค (FSK Modulator) จะอยู่ในรูปของความถี่ที่มีการเปลี่ยนแปลงอย่างต่อเนื่อง (Frequency Continuous) เมื่อข้อมูลด้านอินพุตเปลี่ยนแปลงจากสถานะลอจิก “1” เป็นลอจิก “0” (หรือในทางกลับกัน ลอจิก “0” เป็นลอจิก “1”) สัญญาณเอาท์พุตจากเอฟเอสเคก็จะเลื่อนความถี่ระหว่าง 2 ความถี่ด้วยกัน คือ ความถี่ที่ลอจิก “1” หรือ Mark Frequency (*fm*) และความถี่ที่ลอจิก “0” หรือ Space Frequency (*fs*) ดังแสดงในรูปที่ 2.6



รูปที่ 2.6 การมอดูเลทสัญญาณแบบเอฟเอสเค

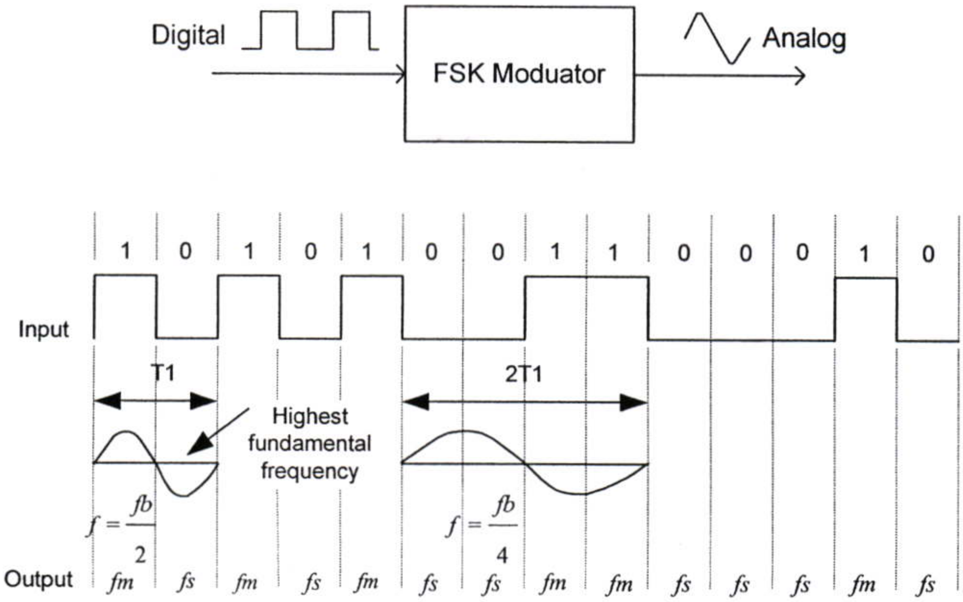
2.6.1 ความสำคัญของ Bit Rate และ Baud Rate

วิธีการบอกความเร็วในการรับ-ส่งข้อมูล จะบอกเป็นหน่วยบิตต่อวินาที (Bit per Second) หรือบอกเป็นอัตราบอด (Baud Rate) คำว่า บิตต่อวินาที หมายถึงว่าในเวลา 1 วินาที จะมีข้อมูลส่งออกไปกี่บิต ส่วนคำว่าอัตราบอด เป็นหน่วยสำหรับบอกอัตราการส่งสัญญาณต่อวินาที หรือเป็นหน่วยที่บอกถึงอัตราการเกิดของอนุภาคสัญญาณ (Signaling Element) ต่อวินาที คำว่าอัตราการส่งสัญญาณนี้หมายถึงอัตราการส่งข้อมูลและส่วนประกอบอื่นๆ ของสัญญาณด้วย ดังนั้นค่าอัตราบอด อาจจะไม่เท่ากับค่าของบิตต่อวินาทีได้ เช่น การส่งข้อมูลขนาด 7 บิต 1 บิตเริ่มต้น 1 บิตสิ้นสุด จำนวน 1,200 ชุดใน 1 วินาที จะมีความเร็วเท่ากับ 10,800 อัตราบอด แต่ถ้าเป็นอัตราการส่งข้อมูลที่เกิดขึ้นจะมีเพียง 1,200 บิตต่อวินาที

การเปลี่ยนแปลงหรือการเลื่อนของความถี่แต่ละครั้งในการมอดูเลทแบบเอฟเอสเคจะเกิดขึ้นเมื่อสถานะของลอจิกด้านสัญญาณเข้าเปลี่ยนแปลงนั่นคือ อัตราการเปลี่ยนแปลงของสัญญาณออกจะเท่ากับอัตราการเปลี่ยนแปลงสัญญาณเข้า ซึ่งใน Digital Modulation อัตราการเปลี่ยนแปลงของสัญญาณด้านอินพุตของเอฟเอสเคจะเรียกว่าอัตราบิต หรือ Bit Rate มีหน่วยเป็นบิตต่อวินาที ส่วนอัตราการเปลี่ยนแปลงของสัญญาณด้านเอาท์พุต เรียกว่า อัตราบอด หรือ Baud Rate ดังนั้นในการส่งข้อมูลด้วยเทคนิคของการมอดูเลทสัญญาณแบบเอฟเอสเค อัตราบิตจะเท่ากับอัตราบอดเสมอ

2.6.2 แบนด์วิท

ในระบบการสื่อสารข้อมูลด้วยสัญญาณอนาล็อก หรือสัญญาณความถี่นั้นแบนด์วิท (Bandwidth) เป็นสิ่งที่ต้องพิจารณา จากรูปที่ 2.7 แสดงถึงตัวเอฟเอสเคมอดูเลเตอร์ (FSK Modulator) ซึ่งใช้หลักการของ VCO (Voltage Control Oscillator) จะเห็นว่าอัตราการเปลี่ยนแปลงที่เร็วที่สุดของสัญญาณอินพุตจะเกิดขึ้นเมื่อข้อมูลไบนารี่มีลักษณะเป็น 1 และ 0 สลับกันซึ่งก็คือสัญญาณสี่เหลี่ยม (Square Wave) ตามตัวอย่างดังรูปที่ 2.7 เป็นสัญญาณในช่วง T1



รูปที่ 2.7 เอฟเอสเคมอดูเลเตอร์

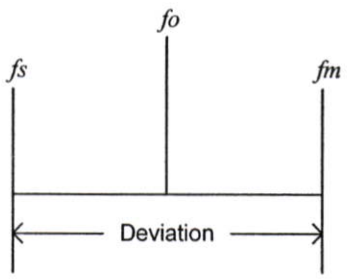
ความถี่หลักของคลื่นสี่เหลี่ยมจะมีค่าเท่ากับครึ่งหนึ่งของ Bit Rate ดังนั้นถ้าพิจารณาเฉพาะความถี่หลักเพียงอย่างเดียวแล้ว ความถี่สูงสุดของสัญญาณดิจิตอลที่ต้องการนำมามอดูเลทแบบเอฟเอสเคจะเท่ากับครึ่งหนึ่งของ Bit Rate เสมอ ดังสมการที่ 2.3

$$f\,max = \frac{fb}{2} \qquad (2.3)$$

เมื่อ fb หมายถึง Bit Rate

$f\,max$ หมายถึงความถี่สูงสุดของสัญญาณดิจิตอลที่นำมามอดูเลท

ความถี่กลาง (Center Frequency) หรือ fo ของ VCO จะอยู่ในตำแหน่งกลางระหว่าง Mark Frequency (fm) และ Space Frequency (fs) ดังรูปที่ 2.8



รูปที่ 2.8 การเบี่ยงเบนความถี่ (Deviation)

ในการหาค่าแบนด์วิทนั้นในที่นี้ใช้สมการของ Carson's Rule[8] แสดงได้ดังสมการที่ 2.4

$$BW = 2(\Delta f + fb) \tag{2.4}$$

เมื่อ	BW	หมายถึง Bandwidth	
	fm	หมายถึง Mark Frequency (Hz)	; สมมุติว่ามีความถี่ 90 KHz
	fs	หมายถึง Space Frequency (Hz)	; สมมุติว่ามีความถี่ 75 KHz
	fb	หมายถึง Bit Rate (bit per second)	
	Δf	หมายถึง Peak Frequency Deviation (Hz)	

การคำนวณหาค่า Peak Frequency Deviation และแบนด์วิทได้ดังนี้

$$\Delta f = \frac{|fs - fm|}{2}$$

$$\Delta f = \frac{|90{,}000 - 75{,}000|}{2}$$

$$\Delta f = 7{,}500\,Hz$$

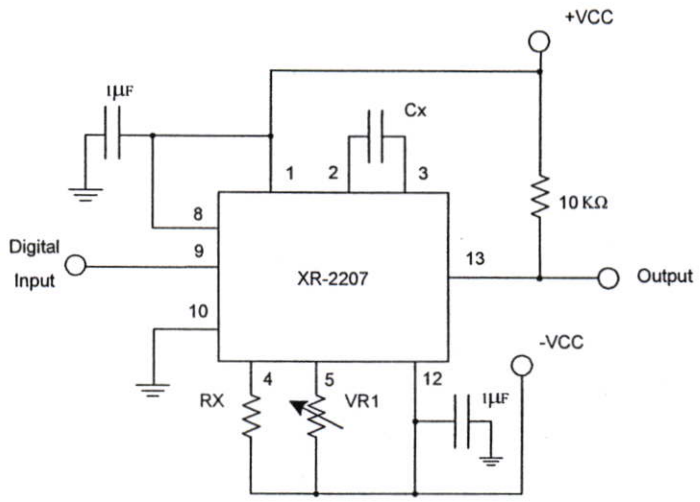
$$BW = 2(\Delta f + fb)$$

$$BW = 2(7{,}500 + 350)$$

$$BW = 15{,}700\,Hz$$

2.6.3 วงจรการมอดูเลทสัญญาณแบบเอฟเอสเค

วงจรการมอดูเลทสัญญาณแบบเอฟเอสเค (FSK Modulator Circuit) โดยทั่วไปมีการทำงานโดยใช้หลักการของ Voltage Controlled Oscillator (VCO) ซึ่งในที่นี้ได้ยกตัวอย่างไอซี XR-2207 ซึ่งมีโครงสร้างภายในเป็นแบบ VCO สามารถกำเนิดความถี่ จาก 0.01 Hz ถึง 1 MHz การคำนวณหา Mark Frequency *(fm)* และ Space Frequency *(fs)* ในการมอดูเลทสัญญาณแบบเอฟเอสเคนั้น แสดงได้ดังในรูปที่ 2.9



รูปที่ 2.9 วงจรมอดูเลทแบบเอฟเอสเคโดยใช้ XR-2207

การคำนวณหาค่า *fs โดยสมการที่* 2.5

$$fs = \frac{1}{(VR1.Cx)} \qquad (2.5)$$

เช่น ต้องการให้ *fs* = 75 KHz กำหนดให้ *Cx* = 0.0022 µF

คำนวณหาค่า VR_1 ด้วยสมการที่ 2.5 มีค่าเท่ากับ 6 KΩ

การคำนวณหาค่า *fm ต้องหาค่า* Δf *ก่อนโดยสมการที่* 2.6 และหาค่า *fm* ด้วยสมการที่ 2.7 ตามลำดับ

$$fm = fs + \Delta f \qquad (2.6)$$

$$\Delta f = \frac{1}{(RX.Cx)} \qquad (2.7)$$

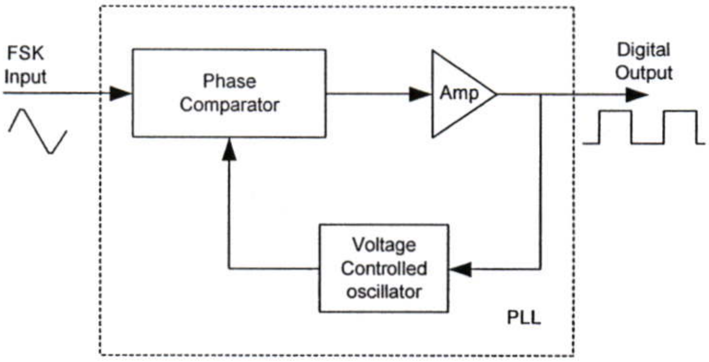
เช่น ต้องการ *fm* = 95 KHz, Δf = 20 KHz

ดังนั้น *RX* หาได้โดยสมการที่ 2.7 มีค่าเท่ากับ 22.7 kΩ

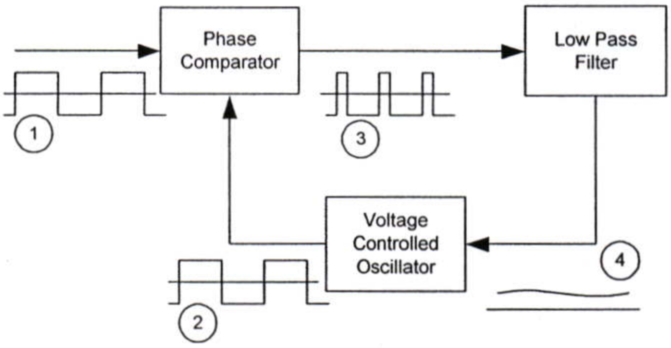
2.6.4 การดีมอดูเลทสัญญาณแบบเอฟเอสเค

การดีมอดูเลทสัญญาณแบบเอฟเอสเค (FSK Demodulator)โดยทั่วไปแล้วใช้หลักการของ Phase Lock Loop (PLL) คือจะมี Free Running Frequency เท่ากับความถี่กลาง (Center Frequency) และในขณะที่ความถี่อินพุตของ PLL เลื่อนไปมาระหว่าง Mark Frequency *(fm)* และ Space Frequency *(fs)* จะทำให้เกิดแรงดันคลาดเคลื่อน (Error Voltage) ซึ่งเป็นผลมาจากการ

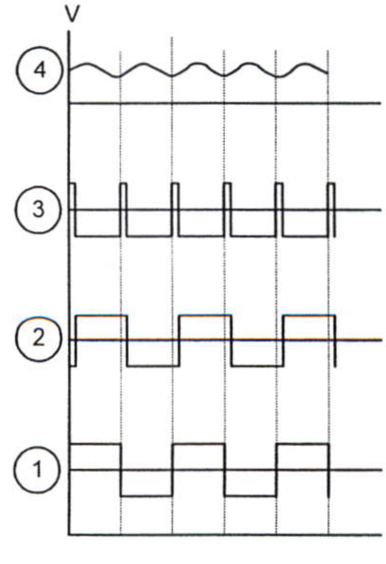
เปรียบเทียบทางเฟส (Phase Comparator) ของสัญญาณอินพุตเนื่องจากความถี่อินพุตที่เข้ามายัง PLL มีเพียง 2 ความถี่คือ *fm* และ *fs* ดังนั้นค่าแรงดันดังกล่าวจึงมีเพียง 2 ระดับเท่านั้นซึ่งสามารถแทนด้วยลอจิก "1" และ ลอจิก "0" ตามลำดับ จึงได้สัญญาณเอาท์พุตจาก PLL กลับมาเป็นข้อมูลไบนารี่เหมือนกับตอนแรกที่ส่งมาทุกประการ ดังแสดงในรูปที่ 2.10-2.12 ตามลำดับ



รูปที่ 2.10 โครงสร้างของ Phase Lock Loop



รูปที่ 2.11 การทำงานของ Phase Lock Loop



รูปที่ 2.12 รูปสัญญาณของ Phase Lock Loop

จากรูปแสดงการทำงานของ PLL ซึ่งมีส่วนสำคัญอยู่ 3 ส่วน คือ ส่วนเปรียบเทียบความแตกต่างเฟส (Phase Comparator) ส่วนสร้างความถี่โดยใช้แรงดันควบคุม VCO (Voltage Control Oscillator) และส่วนกรองความถี่ต่ำผ่าน (Low Pass Filter)

ส่วนสร้างความถี่จะผลิตความถี่ออกมาก็ต่อเมื่อมีแรงดันไฟฟ้าป้อนให้ (สัญญาณหมายเลข 4) ซึ่งแรงดันนี้ถูกสร้างขึ้นจากชุดกรองความถี่ต่ำผ่าน โดยกรองความถี่ต่ำผ่านจะเปลี่ยนความถี่ที่ป้อนเข้ามา (สัญญาณหมายเลข 3) ให้เป็นแรงดันไฟกระแสตรง (สัญญาณหมายเลข 4) เพื่อไปควบคุมให้ส่วนสร้างความถี่ผลิตความถี่

เอาท์พุตของส่วนสร้างความถี่ (สัญญาณหมายเลข 2) จะถูกส่งไปยังอินพุตหนึ่งของส่วนเปรียบเทียบความต่างเฟส ซึ่งอีกอินพุตหนึ่งของส่วนเปรียบเทียบความแตกต่างเฟสจะต่ออยู่กับสัญญาณความถี่อ้างอิง (สัญญาณหมายเลข 1) ที่ส่งมาจากภายนอก

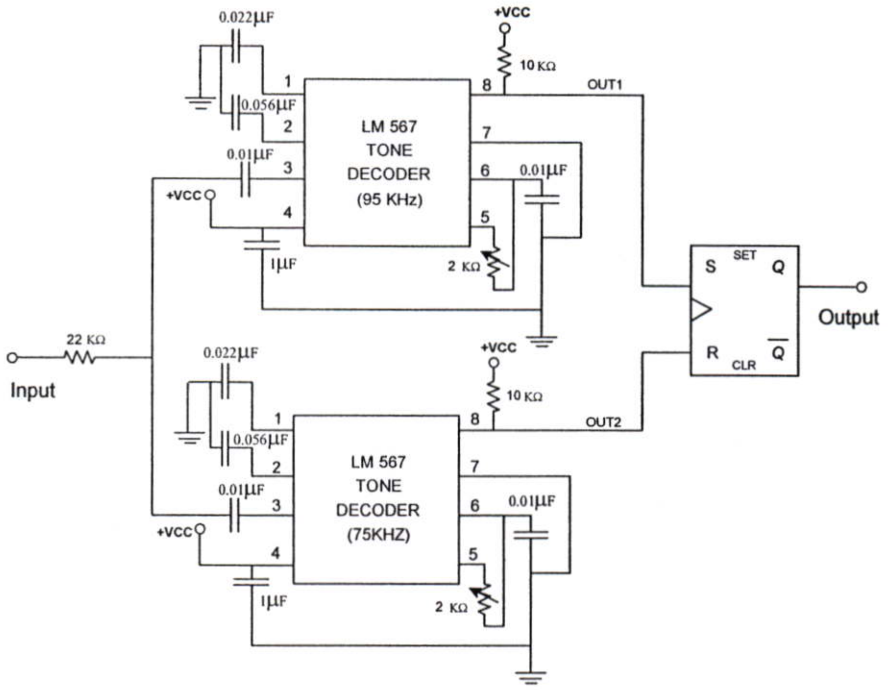
เอาท์พุตของส่วนเปรียบเทียบความแตกต่างเฟส (สัญญาณหมายเลข 3) จะเป็นสัญญาณความแตกต่างเฟสระหว่างสัญญาณอินพุตทั้งสอง ซึ่งเป็นสัญญาณสี่เหลี่ยมมีขนาดคงที่และมีความห่างของพัลซ์ (Mark Space Ratio) ขึ้นอยู่กับความแตกต่างระหว่างเฟสของสัญญาณอินพุตทั้งสอง

วงจรกรองความถี่ต่ำผ่านที่ต่ออยู่ตรงเอาท์พุตของตัวเปรียบเทียบความต่างเฟส จะทำหน้าที่เปลี่ยนความถี่พัลซ์จากส่วนเปรียบเทียบความต่างเฟสให้เป็นแรงดันไฟตรง ซึ่งระดับแรงดันจะเป็นสัดส่วนตามความต่างเฟสของสัญญาณอินพุตทั้งสอง แรงดันเอาท์พุตของวงจรกรองความถี่ต่ำผ่านจะเริ่มคงที่ทันทีเมื่อเฟสของสัญญาณอินพุตทั้งสองต่างกัน 90 องศา

2.6.5 วงจรดีมอดูเลทสัญญาณแบบเอฟเอสเค

วงจรดีมอดูเลทสัญญาณแบบเอฟเอสเค (FSK Demodulator Circuit) ในที่นี้ใช้ไอซี LM567 จำนวน 2 ตัว ซึ่งมีโครงสร้างภายในเป็น Phase Lock Loop โดยแต่ละตัวจะทำหน้าที่ตรวจจับ Mark Frequency *(fm)* และ Space Frequency *(fs)* ตามลำดับ จากนั้นจะผ่านวงจร RS-Flip Flop เพื่อกำหนดสถานะและเคลียร์สถานะซึ่งจะทำให้ได้เอาท์พุตที่มีลอจิกครบทั้ง “1” และ “0” ตามลำดับ ดังแสดงในรูปที่ 2.13

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง



รูปที่ 2.13 วงจรดีมอดูเลทแบบเอฟเอสเคด้วย LM 567

การทำงานของวงจรเมื่อมีความถี่เข้ามาที่อินพุตและตรงกับความถี่ของ *fm* จะทำให้วงจรของ LM567 ตัวบนทำงานในขณะที่ LM 567 ตัวล่างไม่ทำงาน โดยการทำงานนั้นจะทำให้เกิดแรงดันลอจิก "0" ที่ขา 8 ของ LM567 ตัวบนเข้าสู่วงจร RS-Flip Flop ในทางกลับกันหากความถี่ที่รับเข้ามาตรงกับความถี่ที่เป็น *fs* จะทำให้ LM567 ตัวล่างทำงานในขณะที่ LM567 ตัวบนไม่ทำงาน และมีแรงดันลอจิก "0" ออกไปสู่วงจร RS-Flip Flop เพื่อกำหนดสถานะและเคลียร์สถานะ ซึ่งจะทำให้ได้เอาท์พุตที่มีลอจิกครบทั้ง "1" และ "0" ตามลำดับ

2.7 การควบคุมความผิดพลาดของข้อมูล

ในระบบการสื่อสารข้อมูลนั้นวิธีการควบคุมความผิดพลาดของข้อมูล (Error Control Methods) แบ่งได้เป็น 2 แบบคือ Error Detection และ Error Correction

2.7.1 Error Detection Methods

วิธีการตรวจสอบแบบนี้จะนำข้อมูลที่รับเข้ามาเพื่อหาว่ามีความผิดพลาดเกิดขึ้นจากการส่งข้อมูลมาหรือไม่ ซึ่งมีหลายวิธีการด้วยกัน เช่น

2.7.1.1 Redundancy

วิธีการนี้ผู้ส่งต้องส่งข้อมูลที่เหมือนกันไป 2 ชุดและที่ผู้รับจะต้องทำการตรวจสอบว่าข้อมูลที่รับเข้ามาทั้ง 2 ชุดนั้นมีความถูกต้องตรงกันหรือไม่ หากข้อมูลที่รับเข้ามามีความแตกต่างกันแสดงว่ามีความผิดพลาดในการส่งข้อมูลเกิดขึ้น

63289

2.7.1.2 Echoplex

วิธีการส่งและรับข้อมูลแบบนี้จะกระทำกันโดยที่ผู้ส่งจะทำการส่งข้อมูลด้วยคีย์บอร์ดโดยที่ข้อมูลนั้นเมื่อไปถึงผู้รับแล้วจะมีการตอบข้อมูลนั้นกลับมายังผู้ส่งอีกทุกครั้งไปเพื่อเป็นการยืนยันว่าข้อมูลที่ผู้รับนั้นรับได้ถูกต้อง

2.7.1.3 Exact-Count Encoding

วิธีการนี้เป็นการนับจำนวนข้อมูลที่รับเข้ามาได้และหากว่ามีจำนวนข้อมูลตรงกันกับค่าที่ได้กำหนดไว้แต่แรกแล้ว แสดงว่าข้อมูลนั้นมีความถูกต้อง

2.7.1.4 Parity Check

วิธีการนี้เป็นวิธีการที่ผู้รับและผู้ส่งจะตกลงร่วมกันว่าจะทำการรับ-ส่งข้อมูลโดยกำหนดให้มี Parity Check เป็น Even หรือเป็น Odd ถ้าเป็นการรับ-ส่งกันแบบ Even ผู้ส่งจะนำข้อมูลที่จะทำการส่งในแต่ละชุดมาตรวจสอบดูว่ามีจำนวนบิตข้อมูลที่เป็น “1” รวมกันเป็นจำนวนเลขคู่หรือเป็นจำนวนเลขคี่ ถ้าเป็นจำนวนเลขคี่ผู้ส่งจะทำการกำหนดค่า Parity Check ให้เป็น “1” และหากเป็นจำนวนเลขคู่อยู่แล้วผู้ส่งจะทำการกำหนดค่า Parity Check ให้เป็น “0” แล้วทำการส่งข้อมูลชุดนั้นไปพร้อมกับค่าของ Parity Check และหากทำการรับ-ส่งกันเป็นแบบ Odd ผู้ส่งจะนำข้อมูลที่จะทำการส่งในแต่ละชุดมาตรวจสอบดูว่ามีจำนวนบิตข้อมูลที่เป็น “1” รวมกันเป็นจำนวนเลขคู่หรือเป็นจำนวนเลขคี่ ถ้าเป็นจำนวนเลขคี่ผู้ส่งจะทำการกำหนดค่า Parity Check ให้เป็น “0” และหากเป็นจำนวนเลขคู่ผู้ส่งจะทำการกำหนดค่า Parity Check ให้เป็น “1” แล้วทำการส่งข้อมูลชุดนั้นไปพร้อมกันกับค่าของ Parity Check และทางผู้รับจะทำการตรวจสอบค่าของ Parity Check ด้วยวิธีเดียวกันกับทางผู้ส่งหากมีค่าไม่ตรงกันตามที่ได้กำหนดไว้แต่แรกแสดงว่ามีความผิดพลาดเกิดขึ้น

2.7.1.5 Checksum

วิธีการนี้เป็นวิธีการที่มีความสามารถในการตรวจจับข้อผิดพลาดได้ 95 เปอร์เซ็นต์[3] และมีวิธีการคำนวณที่ซับซ้อนมากกว่าแบบ Parity Check โดยมีขั้นตอนการทำงานทั้งผู้ส่งและผู้รับดังต่อไปนี้

ผู้ส่ง (Sender)

- แบ่งข้อมูลที่จะส่งออกเป็น k ส่วน ส่วนละ n บิต
- ทำการหา Checksum โดยมีวิธีการดังนี้
    - นำข้อมูลทุกส่วนมาบวกกันโดยใช้ One’s Complement
    - นำผลบวกที่ได้มาทำการ Complement แล้วจะเป็นค่าของ Checksum
- ทำการส่งข้อมูลพร้อมด้วยค่าของ Checksum ไปยังผู้รับ

ผู้รับ (Receiver)

- แบ่งข้อมูลที่ได้รับออกเป็น k ส่วน ส่วนละ n บิต
- นำข้อมูลทุกส่วนมาบวกเข้าด้วยกันโดยใช้ One's Complement
- นำผลบวกที่ได้มาทำการ Complement แล้วจะเป็นค่าของ Checksum
- หากค่าของ Checksum ที่ได้เป็น 0 ทุกบิตแสดงว่าข้อมูลถูกต้อง ถ้าไม่เป็น 0 ทุกบิตแสดงว่าข้อมูลผิดพลาด

2.7.1.6 Cyclic Redundancy Check (CRC)

วิธีการนี้เป็นวิธีการที่สามารถตรวจจับข้อผิดพลาดได้ถึง 99.95 เปอร์เซ็นต์[3] ในการใช้งานมีการคำนวณที่ซับซ้อนมาก โดยมีขั้นตอนการทำงานทั้งผู้ส่งและผู้รับดังต่อไปนี้

ผู้ส่ง (Sender)

- ทำการเพิ่มดิจิต "0" เข้าไป n บิตในหน่วยข้อมูลเดิมที่จะทำการส่ง โดยจำนวน n บิตนี้จะ ต้องน้อยกว่าจำนวนของตัวหารอยู่ 1 บิต
- ทำการหารข้อมูลทั้งหมดด้วยตัวหาร โดยเป็นการหารแบบไบนารี่และเศษที่ได้จากการหารจะเป็นค่า CRC
- ค่า CRC ที่คำนวณได้จะส่งไปพร้อมกันกับค่าของข้อมูล

ผู้รับ (Receiver)

- นำข้อมูลที่รับมาได้ทั้งหมดมาทำการหารด้วยวิธีการเดียวกันกับผู้ส่ง
- ถ้าผลการหารมีเศษเป็น "0" ทุกบิตแสดงว่าข้อมูลที่รับมามีความถูกต้องและนำไปใช้งานได้ และถ้าผลการหารมีเศษที่ไม่เป็น "0" ทุกบิตแสดงว่าข้อมูลมีความผิดพลาดเกิดขึ้น ผู้ส่งจะต้องทำการส่งข้อมูลมาใหม่

2.7.2 Error Correction Methods

Error Correction Methods เป็นวิธีการในการแก้ไขความผิดพลาดซึ่งมี 2 แบบคือ

2.7.2.1 Retransmission

วิธีการนี้จะทำการตรวจจับความผิดพลาดของข้อมูลที่รับเข้ามา เมื่อพบว่ามีความผิดพลาดเกิดขึ้นก็จะให้ผู้ส่งทำการส่งข้อมูลนั้นมาอีกครั้งหนึ่ง วิธีการนี้เรียกว่า ARQ (Automatic Request for Retransmission)

2.7.2.2 Forward Error Correction (FEC)

วิธีการนี้เป็นวิธีการที่ตรวจจับข้อผิดพลาดของข้อมูลที่รับเข้ามาแล้วพบว่ามีความผิดพลาดเกิดขึ้นก็จะทำการแก้ไขที่ผู้รับเองได้เลย โดยที่ผู้ส่งไม่ต้องทำการส่งข้อมูลนั้นมา

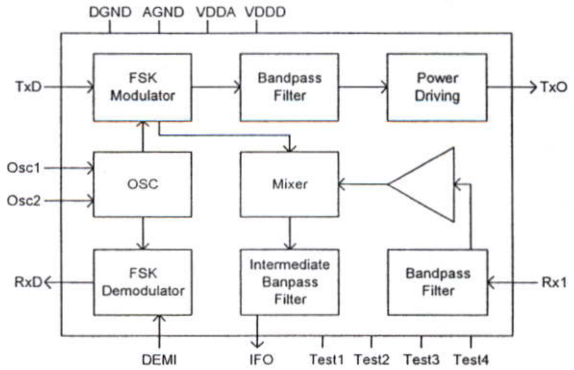
ใหม่ โดยวิธีการนี้ผู้ส่งจะต้องใส่ค่า FEC Code มาในข้อมูลนั้นๆ ก่อนที่จะทำการส่ง วิธีการนี้จึงมีความซับซ้อนมากขึ้น

2.8 งานวิจัยที่เกี่ยวข้อง

งานวิจัยทางด้านการรับ-ส่งข้อมูลผ่านเอซีไลน์มีหลายแบบทั้ง Software Simulation และ Hardware Implement ต่างก็ใช้เทคนิคการมอดูเลชั่นที่ต่างๆกันไปเช่น เอฟเอสเค (Frequency Shift Keying:FSK) และคิวพีเอสเค (Quadrature Phase Shift Keying:QPSK) ซึ่งมีความแข็งแรงทนทานต่อสัญญาณรบกวนได้ดี สำหรับสัญญาณรบกวนที่มากเป็นกรณีพิเศษและแก้ไขยากก็จะใช้เทคนิคของสปรีดสเปคตรัมมอดูเลชั่น (Spread-Spectrum Modulation) สำหรับการมอดูเลทสัญญาณแบบโอเอฟดีเอ็ม (Orthogonal Frequency Division Multiplex:OFDM) จะมีการใช้งานในกรณีที่ต้องการความเร็วในการรับ-ส่งข้อมูลที่มีค่าสูงแต่ไม่เหมาะกับการลดทอนสัญญาณในเอซีไลน์ที่มีค่ามากโดยทั่วไปแล้วการมอดูเลทแบบเอฟเอสเคและสปรีดสเปคตรัมมอดูเลชั่นจะพบมากที่สุดในงานของ Hardware Implement ดังจะได้กล่าวในรายละเอียดต่อไป

2.8.1 งานวิจัยที่ใช้เทคนิคของเอฟเอสเค

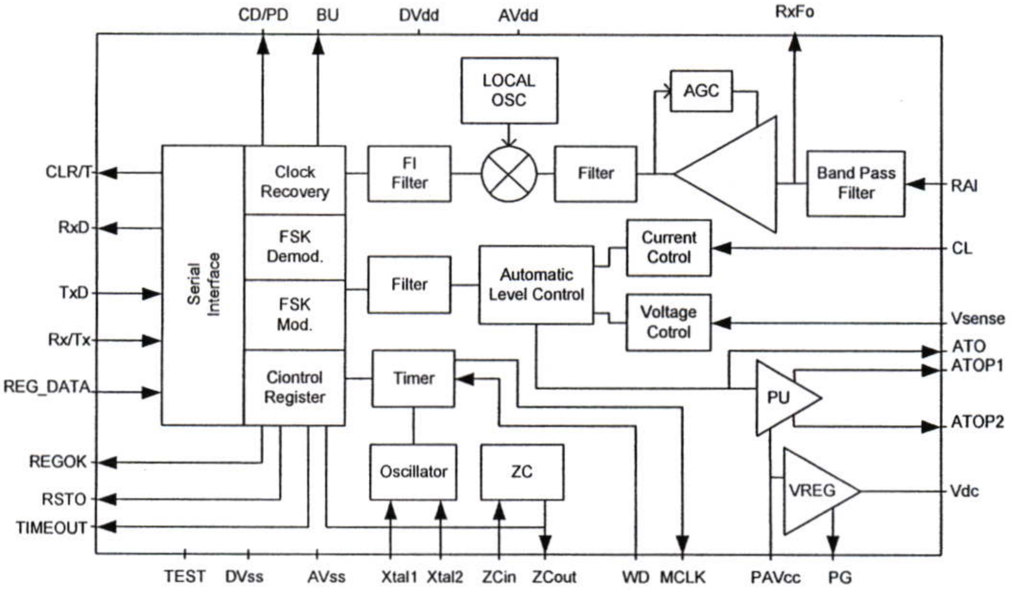
งานวิจัยนี้พบมากที่สุดเนื่องจากการมอดูเลทแบบเอฟเอสเค เป็นการมอดูเลทที่ทำได้ไม่ยากนักและมีความแข็งแรงทนทานต่อสัญญาณรบกวนได้ดีหากมีการใช้งานร่วมกับการแก้ไขความผิดพลาดแบบ CRC ก็สามารถทำให้มีความถูกต้องในการรับและส่งข้อมูลได้ถึง 95.8-99.2 เปอร์เซ็นต์[9] การมอดูเลทสัญญาณแบบนี้มีข้อดีที่การสร้างวงจรไม่ยุ่งยากซับซ้อนและมีต้นทุนในการสร้างที่ต่ำโดยมากในงานวิจัยลักษณะนี้ในส่วนของ Hardware Implement เป็นการพัฒนาโพรโตคอลเพื่อการใช้งานโดยอาศัยการมอดูเลทแบบเอฟเอสเคเป็นส่วนประกอบของวงจรหรือไม่ก็สร้าง Chip โดยใช้เทคโนโลยีของ VLSI (Very Large Scale Integrator) เพื่อทำการ Interface ให้ทำงานร่วมกับไมโครคอนโทรลเลอร์หรือไมโครโปรเซสเซอร์อย่างใดอย่างหนึ่งเพื่อควบคุมเครื่องใช้ไฟฟ้าภายในบ้าน (Home Appliances) ดังแสดงในรูปที่ 2.14



รูปที่ 2.14 การออกแบบชิปสำหรับ Power Line Modem

จากรูปที่ 2.14 เป็นการออกแบบชิปสำหรับ Power Line Modem (PLM) เพื่อประยุกต์ใช้งานกับ Automatic Meter Reading (AMR) [6] ซึ่งประกอบด้วยส่วนต่างที่สำคัญได้แก่วงจรเอฟเอสเคมอดูเลเตอร์ (FSK Modulator) และเอฟเอสเคดีมอดูเลเตอร์ (FSK Demodulator) เพื่อการมอดูเลทและดีมอดูเลทสัญญาณข้อมูลที่ส่งมาจากคอนโทรลเลอร์ วงจร Band Pass Filter สำหรับกรองความถี่เฉพาะที่ต้องการเท่านั้น และกำจัดความถี่ Harmonics ที่ไม่ต้องการทิ้งไป วงจร Mixer ทำงานร่วมกับ Intermediate Band Pass Filter เพื่อปรับปรุงสัญญาณ Signal to Noise Ratio (SNR) ก่อนที่จะส่งสัญญาณเข้าไปสู่วงจรเอฟเอสเคดีมอดูเลเตอร์ต่อไป

นอกจากนี้ยังมีการออกแบบ Power Line Modem ที่ลด Power Consumption [10] และสามารถเชื่อมต่อกับโพรโตคอลได้หลายแบบ การรับ-ส่งเป็นแบบ Half-Duplex มีการมอดูเลทแบบเอฟเอสเค สามารถเลือกช่องสัญญาณได้ 8 ช่อง การต่อใช้งานเพียงเพิ่มเติมอุปกรณ์ภายนอกอีก 5 ตัวเท่านั้น มีการเพิ่มฟังก์ชั่นการทำงานพิเศษอีกมากมายเช่น Watchdog, Clock Output, Current/Voltage Limitation และ Time Out เป็นต้น ซึ่งสามารถแสดงโครงสร้างได้ดังรูปที่ 2.15

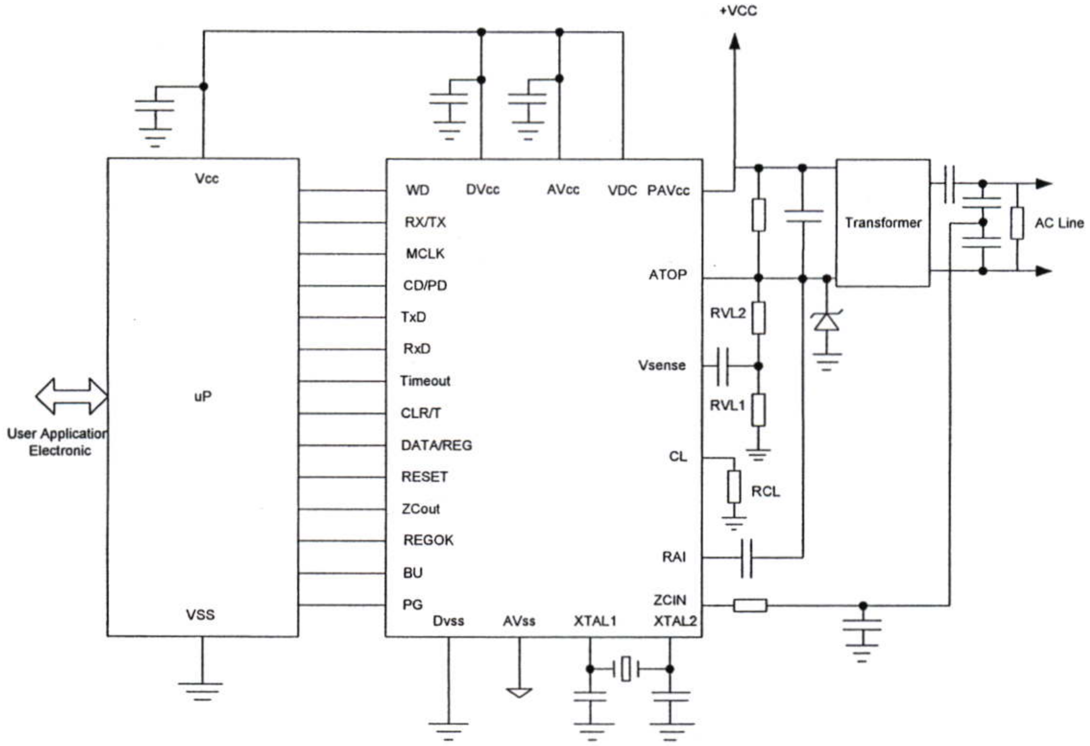


รูปที่ 2.15 Power Line Modem ที่ลด Power Consumptions

สำหรับการทำงานในโหมดการส่งข้อมูลนั้น สัญญาณอินพุทจะป้อนเข้าที่ขา TxD และทำการSynchronize โดยใช้ขาของ CLR/T ตาม Baud Rate ที่เลือกไว้ใน Control Register สัญญาณ TxD จะส่งต่อไปยังเอฟเอสเคมอดูเลเตอร์ การกำหนดค่า Deviation และการเลือกช่องสัญญาณทั้ง 8 ช่อง กำหนดใน Control Register เช่นกัน หลังจากการมอดูเลทแล้วจะส่งสัญญาณต่อไปยัง Filter เพื่อลด Harmonics Electromagnetic Noise จากนั้นจะเข้าสู่วงจรควบคุมการขยายด้วย Automatic Level Control (ALC) โดยการกำหนดค่าของ RVL1 และ RVL2 ซึ่งต่อเพิ่มไว้ภายนอกเพื่อควบคุมระดับแรงดัน และกำหนดค่า RCL เพื่อควบคุมระดับกระแสไว้ที่ 500 mA การส่งข้อมูล

สามารถ Synchronization ด้วยหลักการของ Zero-Crossing (ZC) ซึ่งใช้ขา ZCout ทำ Synchronization

การทำงานในโหมดการรับข้อมูล สัญญาณจะป้อนเข้าที่ขา RAI ผ่านวงจร Band Pass Filter แล้วขาย Gain การทำงานด้วย Automatic Gain Control (AGC) ให้อยู่ในช่วง 0.5 mVrms ถึง 2.5 mVrms จากนั้นเพิ่มความเที่ยงตรงด้วยการใช้วงจร Filter อีกชั้นหนึ่ง สัญญาณจะเข้าสู่การทวีการคูณด้วย Local Oscillator เพื่อลด Noise ให้มีค่าต่ำลง ก่อนที่จะป้อนสัญญาณเข้าสู่วงจรเอฟเอสเคดีมอดูเลเตอร์ แล้วจ่ายสัญญาณออกมาที่ RxD การทำ Synchronization ของข้อมูลด้านรับจะควบคุมโดยขา CLR/T ส่วนสัญญาณที่มาจาก CD/PD ใช้ตรวจสอบระดับพลังงานของสัญญาณในแต่ละช่องสัญญาณที่ถูกเลือกใช้งานไว้ และ BU ใช้สำหรับงานของ Home Automation เมื่อมีการใช้สัญญาณขนาดใหญ่เกิน 8 dBuV เพื่อทำการลด Power Consumption ในขณะการใช้งาน การต่ออุปกรณ์ภายนอกเพื่อใช้งานและผลของ PLM Performance แสดงได้ดังรูปที่ 2.16 และตารางที่ 2.3 ตามลำดับ



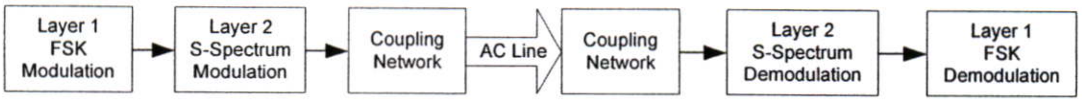
รูปที่ 2.16 การต่ออุปกรณ์ใช้งาน

ตารางที่ 2.3 PLM Performance

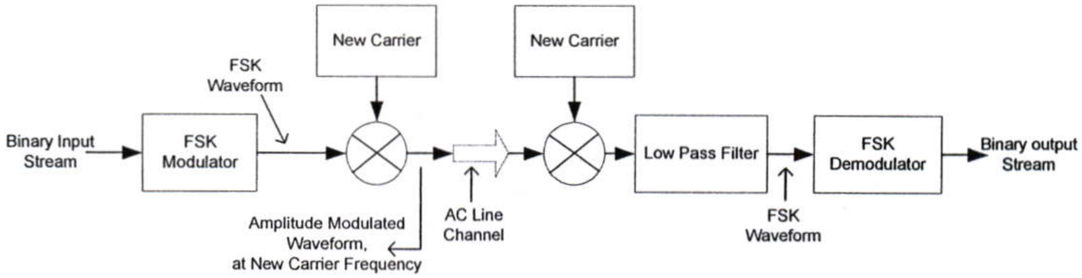
General aspects	
Technology	0.6 μm BCD
Power Supply Power Line Driver Analog/Digital Section	 9 V 5 V
Maximum Clock Rate	16 MHz
Communication Channels	8
Baud Rate	4
Frequency Deviation	2
Package	TQFP 44
Transmitter	
Maximum Output Voltage	5 Vrms
Maximum Output Power	1W
Maximum Output Current	500 mApeak
THD (RL=2KΩ, 2KHz, 5Vrms)	-60 dB
ALC Dynamic Range	30 dB
ALC Step	0.93 dB
Receiver	
Current Consumption	3.5 mA
Input Sensitivity	1 mVrms
Maximum Input Signal	2.5 Vrms
Input Impedance	150 KΩ

2.8.2 งานวิจัยที่ใช้เทคนิคของสปรีดสเปคตรัมมอดูเลชั่น

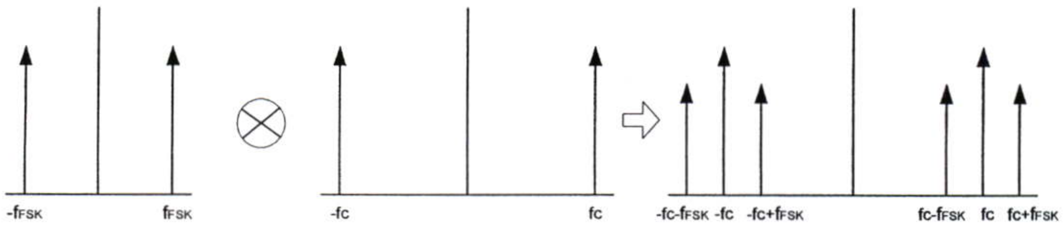
งานวิจัยนี้เป็นการใช้เทคนิคของการมอดูเลทแบบเอฟเอสเค เป็นพื้นฐานในระดับแรก จากนั้นทำการมอดูเลทแบบสปรีดสเปคตรัม [3] ในระดับที่ 2 เพื่อสร้างความน่าเชื่อถือของระบบ โดยสามารถคุ้มกันต่อระดับสัญญาณรบกวนได้ดีกว่าการมอดูเลทแบบเอฟเอสเคเพียงอย่างเดียว การมอดูเลทสัญญาณแบบนี้เหมาะกับงานในสภาวะที่มีสัญญาณรบกวนมากกว่าปกติและแก้ไขยาก หรือมีสัญญาณรบกวนที่ไม่ทราบความถี่แน่นอน ซึ่งมีไดอะแกรมดังแสดงในรูปที่ 2.17



รูปที่ 2.17 บล็อคไดอะแกรมของสปรีดสเปคตรัม



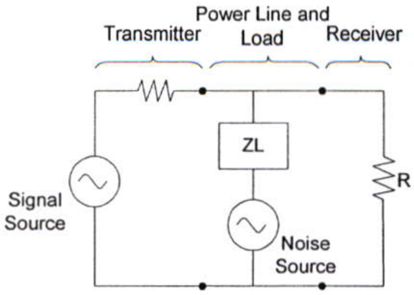
รูปที่ 2.18 การมอดูเลทแบบสปรีดสเปคตรัม



รูปที่ 2.19 Frequency Domain ของสปรีดสเปคตรัม

จากรูปที่ 2.17 ใน Layer ที่ 2 สามารถประยุกต์ใช้ Double Side Band Suppressed Carrier (DSB-SC) [11] สร้างเป็น Frequency Hopping Spread-Spectrum (FHSS) เพื่อคุ้มกันต่อสัญญาณรบกวนและลดการ Interference และสามารถเพิ่มระดับความเร็วของการรับ-ส่งข้อมูลได้ถึง 2,400 บิตต่อวินาที

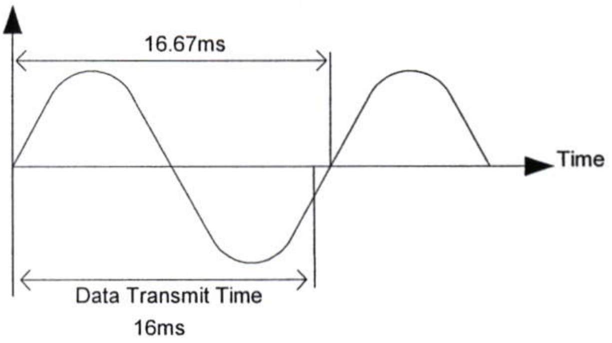
นอกจากนี้ยังมีงานวิจัยส่วนที่ทำเป็น Power Line Modem ก็มีการพัฒนาด้วยเหมือนกัน โดยใช้เทคนิค Direct Sequence Spread Spectrum (DSSS) [12] และมี Simple Model ดังแสดงใน รูปที่ 2.20



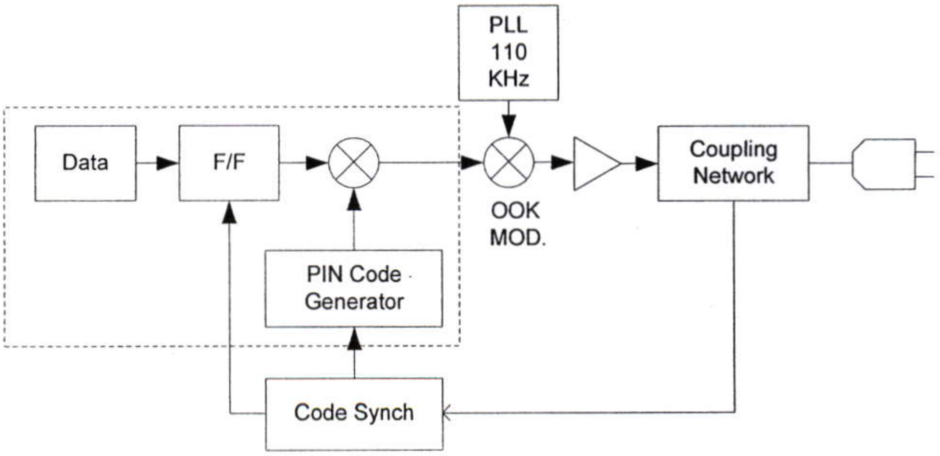
รูปที่ 2.20 Simple Model for Power Distribution Circuit

จากรูปที่ 2.20 ค่า ZL แทนความหมายของอิมพีแดนซ์ในสายเอซีและอิมพีแดนซ์ของโหลดในเอซีไลน์ซึ่งมีค่าต่ำมาก ส่วนโหลด R แทนโหลดที่ต่อเชื่อมกับเอซีไลน์ ซึ่งมีค่าเกิน 10 โอห์ม ทั้งภาครับและภาคส่งควรที่จะรับสัญญาณได้สูงสุดและมี Signal to Noise Ratio ที่สูงสุดด้วย

ในงานวิจัยที่ยกตัวอย่างมานี้ได้เน้นที่ความเร็ว 60 บิตต่อวินาที ซึ่งเพียงพอต่อการควบคุมอุปกรณ์ภายในบ้าน แต่ให้มีการคุ้มกันต่อสัญญาณรบกวนและการลดทอนสัญญาณในเอซีไลน์ได้ดีจึงเลือกใช้เทคนิคของ Direct Sequence Spread Spectrum มาแก้ปัญหาแต่มีความยุ่งยากที่การ Synchronization ของ PN Code ในภาครับซึ่งในงานวิจัยนี้จึงใช้หลักการของ Zero-Crossing ของความถี่ 60 Hz มาแก้ปัญหาการดีเลย์ของ PN Code โดยที่จุดตัดศูนย์ของความถี่ 60 Hz จะเป็นจุดอ้างอิงของการ Synchronization ของ PN Code ดังนั้นปัญหาการดีเลย์ของ PN Code ที่ภาครับจึงหมดไป ดังแสดงในรูปที่ 2.21

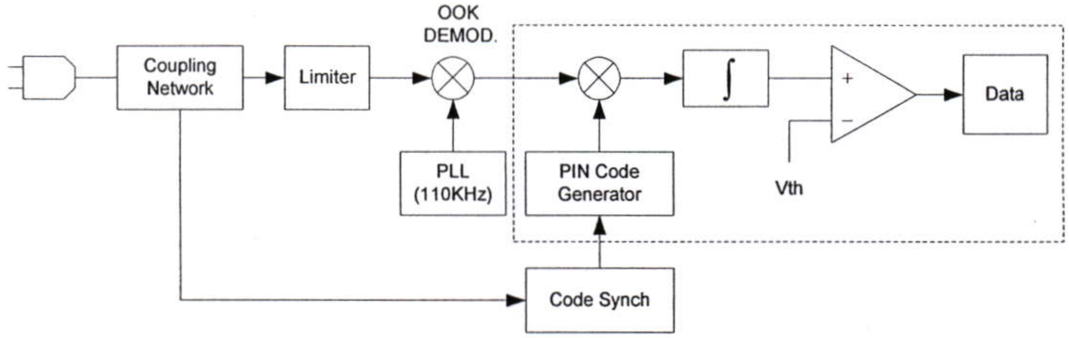


รูปที่ 2.21 Zero-Crossing



รูปที่ 2.22 Transmitter

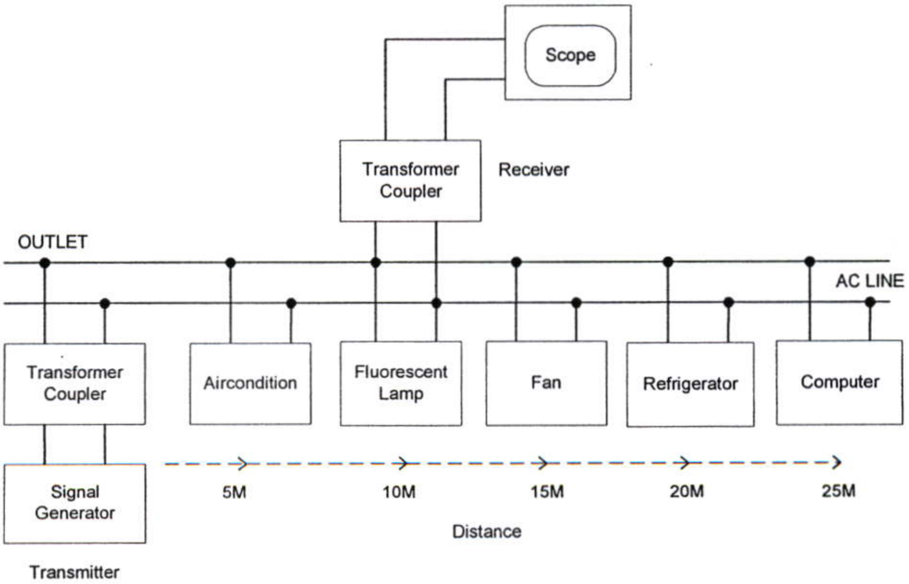
จากรูปที่ 2.22 ภาค Transmitter นำข้อมูลมาทำการมอดูเลทสัญญาณเข้ากับ PN Code Generator โดยอาศัยการ Synchronization จากความถี่ 60 Hz จากนั้นจึงใช้การมอดูเลทแบบเอเอสเคที่ความถี่ 110 KHz ผ่าน ON-OFF Keying (OOK) ผ่าน Coupling Network ซึ่งยอมให้ความถี่ที่ต้องการผ่านไปในเอซีไลน์เท่านั้น และในภาครับก็จะมีหลักการทำงานที่คล้ายกันดังแสดงในรูปที่ 2.23



รูปที่ 2.23 Receiver

2.8.3 งานวิจัยทั่วไป

งานวิจัยทั่วไปนี้เป็นการศึกษาผลการลดทอนสัญญาณต่อความถี่สูงภายในตึกและอาคาร [13] โดยความถี่ที่ได้ศึกษาและทดสอบอยู่ระหว่างความถี่ 5-30 MHz โดยการกำเนิดความถี่ต่างๆ กันเข้าไปแล้วทำการวัดผลการลดทอนสัญญาณที่ระยะต่างๆ ซึ่งแสดงได้ดังรูปที่ 2.24



รูปที่ 2.24 การวัดการลดทอนสัญญาณ

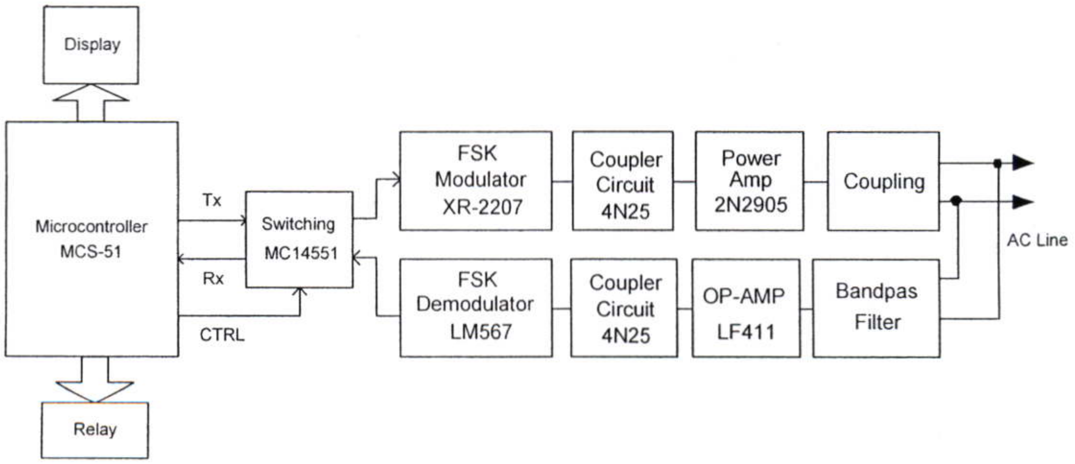
การทดลองการลดทอนของสัญญาณที่ความถี่ 5MHz, 10 MHz, 15 MHz, 20 MHz, 25 MHz และ 30 MHz ตามลำดับ เมื่อยังไม่มีการต่อโหลดใดๆ จะมีผลการลดทอนสัญญาณต่อระยะทางเพิ่มมากขึ้นเมื่อความถี่สูงขึ้น และเมื่อทำการต่อโหลดทั้งหมดเข้าไปทดลองจะมีผลต่อการลดทอนสัญญาณที่มากขึ้นกว่าเดิม ดังนั้นการต่อโหลดจะมีผลการลดทอนสัญญาณต่อระยะทางมีค่ามากขึ้นเมื่อความถี่ที่สูงขึ้น

บทที่ 3
การออกแบบวงจรควบคุมผ่านเอซีไลน์

3.1 วงจรควบคุมผ่านเอซีไลน์

วงจรควบคุมผ่านเอซีไลน์โดยทั่วไปมักจะมีการต่อกราวด์ร่วมกัน (Ground) ระหว่างกราวด์ของเอซีไลน์และกราวด์ของวงจร ซึ่งทำให้เกิดปัญหาเนื่องจากจะมีสัญญาณรบกวนจากเอซีไลน์เข้ามารบกวนการทำงานของวงจรได้ ในที่นี้จึงใช้วิธีการแยกกราวด์ออกจากกันด้วยภาคไอโซเลทสัญญาณ (Isolated) เพื่อเป็นการป้องกันสัญญาณรบกวนในเอซีไลน์และให้มีการรับ-ส่งสัญญาณผ่านกันทางแสงด้วยอุปกรณ์ที่เป็น Optocoupler

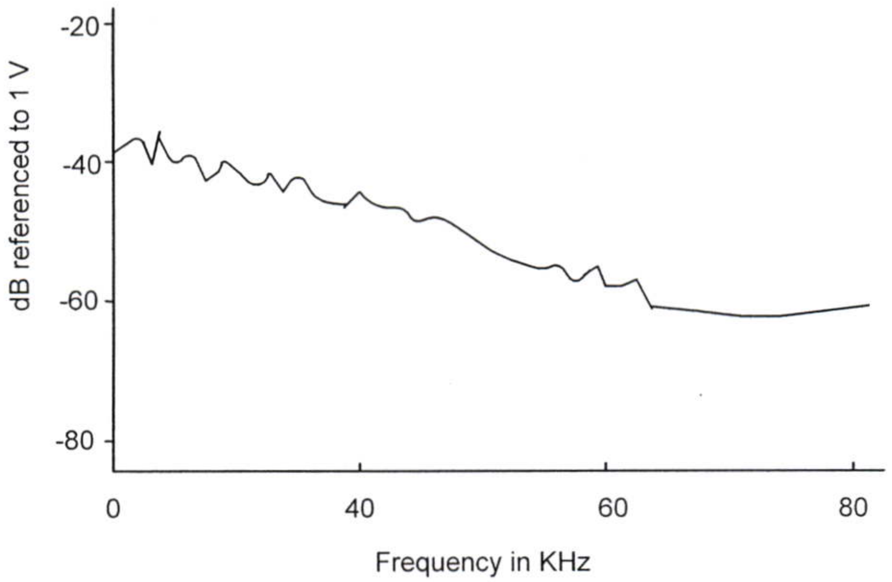
วงจรควบคุมผ่านเอซีไลน์ใช้เทคนิคการมอดูเลทสัญญาณแบบเอฟเอสเค ซึ่งสร้างวงจรโดยใช้ไอซี XR-2207 การรับ-ส่งสัญญาณประกอบด้วยภาครับและภาคส่งอยู่ในชุดเดียวกัน เพราะการทำงานจะเป็นแบบฮาฟดูเพล็กซ์ (Half-Duplex) ซึ่งจะประกอบด้วยภาคสวิทชิ่ง (Switching) ภาคมอดูเลทแบบเอฟเอสเคและภาคดีมอดูเลทแบบเอฟเอสเค (FSK Modulator and FSK Demodulator) ภาคไอโซเลทสัญญาณด้วย Optocoupler ภาคเพาเวอร์แอมป์ (Power Amplifier) และภาคคับปลิ้งสัญญาณ (Coupling) ภาคขยายสัญญาณด้วย Op-Amp และภาคแบนด์พาสฟิลเตอร์ (Band Pass Filter) การควบคุมการทำงานใช้ไมโครคอนโทรลเลอร์ MCS-51 ทำหน้าที่ประมวลผลสัญญาณข้อมูล บล็อคไดอะแกรมของระบบและรายละเอียดของอุปกรณ์ที่ใช้แสดงได้ดังรูปที่ 3.1



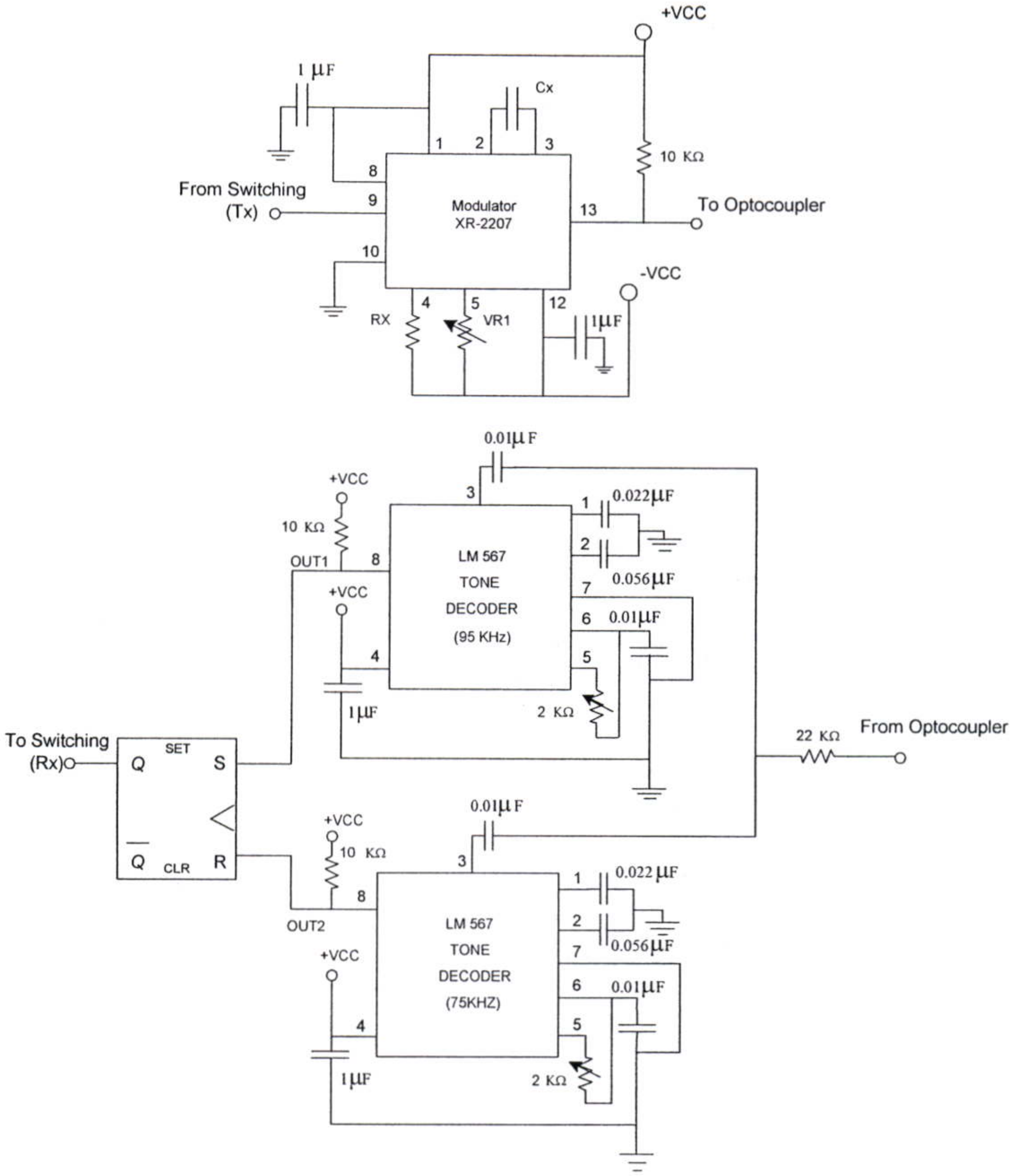
รูปที่ 3.1 การรับ-ส่งข้อมูลผ่านเอซีไลน์

3.1.1 ภาคมอดูเลทสัญญาณและดีมอดูเลทสัญญาณแบบเอฟเอสเค

ความถี่ของการรับ-ส่งข้อมูลผ่านเอซีไลน์ใช้ความถี่มาค (Mark Frequency) เท่ากับ 90 KHz และความถี่สเปส (Space Frequency) เท่ากับ 75 KHz การใช้งานที่ความถี่นี้เพราะมีผลกระทบต่อสัญญาณรบกวนที่ต่ำ เพราะในบ้านเราสัญญาณรบกวนในเอซีไลน์ย่อมมีมากกว่าในต่างประเทศ ดังแสดงในรูปที่ 3.2



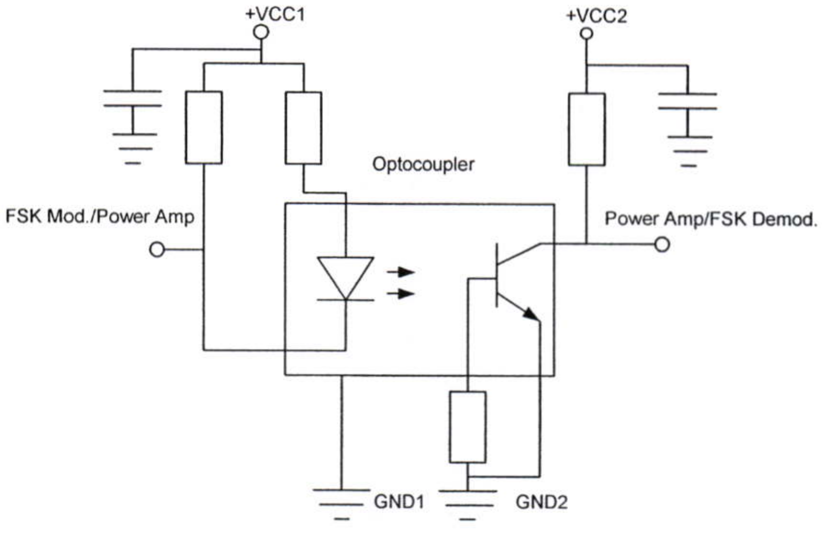
รูปที่ 3.2 สัญญาณรบกวนที่ความถี่ต่างๆ



รูปที่ 3.3 ภาคมอดูเลทสัญญาณและดีมอดูเลทสัญญาณแบบเอฟเอสเค

3.1.2 ภาคไอโซเลทสัญญาณ

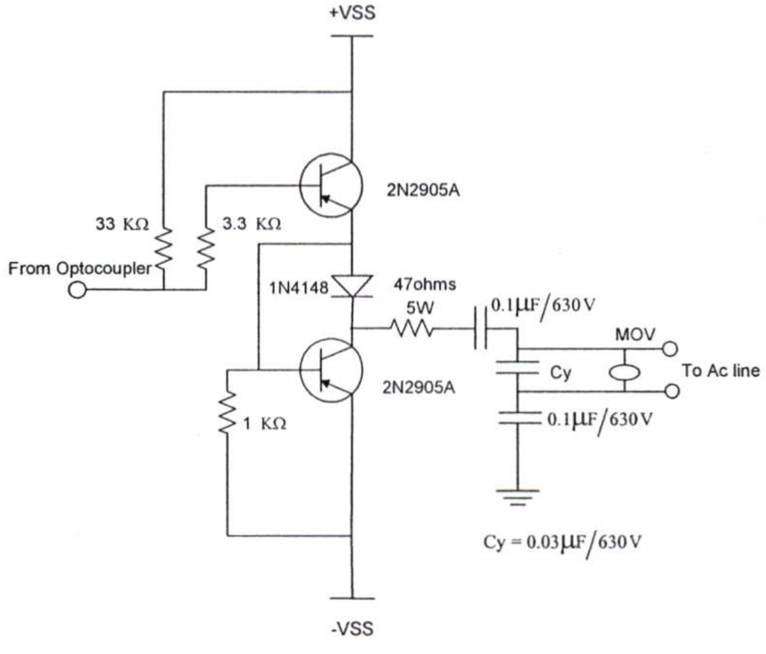
ภาคไอโซเลทสัญญาณใช้ Optocoupler ทำหน้าที่แยกสัญญาณทางไฟฟ้าออกจากกันเพื่อเป็นการป้องกันไม่ให้สัญญาณอื่นๆ ที่ไม่เกี่ยวข้องลงไปในเอซีไลน์มากขึ้นในระหว่างที่ทำหน้าที่เป็นภาคส่ง (Transmitter) และในระหว่างที่ทำหน้าที่เป็นภาครับ (Receiver) ก็จะทำการแยกสัญญาณรบกวนที่อยู่ในเอซีไลน์ออกไปไม่ให้เข้ามาทำการรบกวนต่อการทำงานของวงจรอีกด้วย การใช้แหล่งจ่ายแรงดัน 2 ชุด เพื่อทำการแยกกราวด์ออกจากกันให้เด็ดขาดและป้องกันสัญญาณรบกวนได้ดียิ่งขึ้น ดังแสดงในรูปที่ 3.4



รูปที่ 3.4 การใช้ Optocoupler เพื่อแยกสัญญาณในภาครับและภาคส่ง

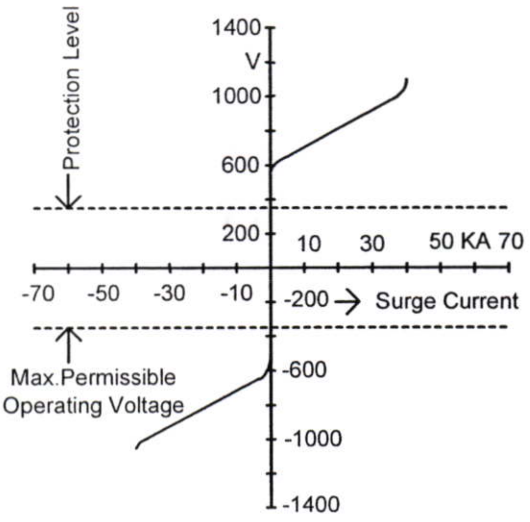
3.1.3 ภาคเพาเวอร์แอมป์และภาคคับปลิ้ง

ภาคเพาเวอร์แอมป์และภาค Coupling สัญญาณผ่านเอซีไลน์ใช้ทรานซิสเตอร์ 2N2905A ทำหน้าที่ขยายสัญญาณและการ Coupling จะใช้ Capacitor เพราะทำหน้าที่การส่งผ่านความถี่ของการมอดูเลชั่นได้ดีกว่าการใช้หม้อแปลงโดยมีค่าอิมพีแดนซ์ของวงจรในช่วงประมาณ 50 โอห์ม ซึ่งจะอยู่ในระดับพอดีกับค่าอิมพีแดนซ์ในเอซีไลน์โดยประมาณอันจะทำให้เกิด Maximum Power Transfer ดังแสดงในรูปที่ 3.5



รูปที่ 3.5 ภาคเพาเวอร์แอมป์และภาคคับปลิ้ง

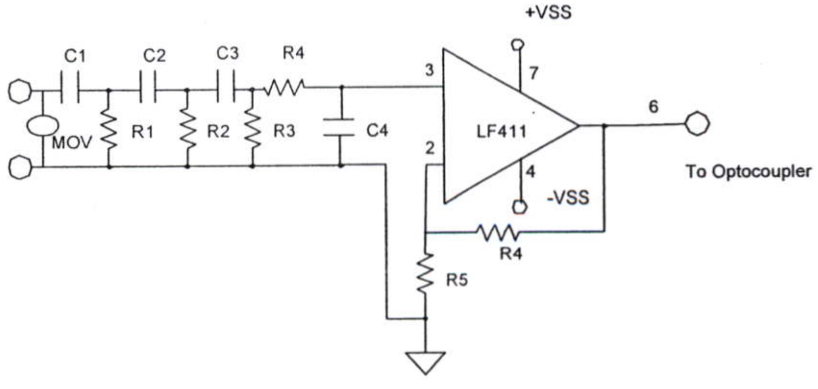
การป้องกัน Surge Voltage ในเอซีไลน์ใช้ Metal-Oxide Varistor (MOV) ซึ่งเป็นที่แพร่หลายในการใช้งานทั่วไป เพราะเป็นอุปกรณ์สารกึ่งตัวนำที่มีความต้านทานเปลี่ยนแปลงตามอุณหภูมิ ในการใช้งานจะต่อขนานกับเอซีไลน์โดยการทำงานจะมีการลดค่าความต้านทานเมื่อระดับแรงดันค่าสูงมากขึ้นเพื่อป้องกัน Over Voltage ดังแสดงในรูปที่ 3.6



รูปที่ 3.6 V/I Characteristics of Metal Oxide Varistor

3.1.4 ภาคแบนด์พาสฟิลเตอร์และภาคขยายสัญญาณด้วย Op-Amp

ภาคแบนด์พาสฟิลเตอร์และภาคขยายสัญญาณด้วย Op-Amp จะอยู่ในส่วนที่ทำหน้าที่เป็นภาครับสัญญาณ โดยมีหน้าที่หลักคือป้องกันความถี่ 50 Hz และกำจัดความถี่อื่นๆ ที่นอกเหนือจากความถี่ที่ใช้ในการรับ-ส่งข้อมูลออกไปแล้วทำการขยายสัญญาณด้วย Op-Amp (LF411) เนื่องจากมีความสะดวกต่อการปรับอัตราการขยายก่อนที่จะส่งสัญญาณเข้าสู่ภาคไอโซเลทสัญญาณและภาคดีมอดูเลทสัญญาณต่อไป ดังแสดงในรูปที่ 3.7



รูปที่ 3.7 ภาคแบนด์พาสฟิลเตอร์และภาคขยายสัญญาณด้วย Op-Amp

การคำนวณความถี่ *Cut Off* ของภาคแบนด์พาสฟิลเตอร์ โดยใช้สมการที่ 3.1

$$Cut\ Off\ Frequency = \frac{1}{3.238\,RC} \tag{3.1}$$

Cut off Frequency ด้าน High Pass Filter = 75 KHz

กำหนดค่า $R1=R2=R3=210$ โอห์ม

หาค่า $C1=C2=C3=C3 = 0.01\mu F$

Cut off Frequency ด้าน Low Pass Filter = 95 KHz

$R1=175$ โอห์ม

$C3=0.01\mu F$

อัตราการขยายของวงจร *(AV)* หาได้โดยใช้สมการที่ 3.2

$$AV = 1 + \frac{R4}{R5} \tag{3.2}$$

กำหนดอัตราการขยาย *501* เท่า = $1+\frac{R4}{R5}$

$$500 = \frac{R4}{R5}$$

เลือกค่า $R4$ = 500 KΩ ดังนั้น $R5$ เท่ากับ 1 KΩ

3.1.5 การควบคุมอุปกรณ์ปลายทาง

การควบคุมอุปกรณ์ปลายทางผ่านเอซีไลน์ในที่นี้จะประกอบด้วย วงจรการรับ-ส่งที่มีการทำงานเช่นเดียวกันเพราะมีการทำงานเป็นแบบ Half-Duplex และใช้ไมโครคอนโทรลเลอร์ทำหน้าที่ประมวลผลหลักมี LCD เป็นตัวแสดงผลและอุปกรณ์รีเลย์เพื่อควบคุมอุปกรณ์ไฟฟ้าต่างๆ

3.2 การออกแบบโพรโตคอลบนเอซีไลน์

ในการรับ-ส่งสัญญาณระยะไกลนั้น สิ่งที่จำเป็นคือการกำหนดรูปแบบวิธีการรับ-ส่งข้อมูลหรือโพรโตคอล (Protocol) ทั้งนี้การออกแบบโพรโตคอลที่ดีต้องพิจารณาถึงปัจจัยต่างๆ ดังนี้

- ความรวดเร็ว โพรโตคอลที่ดีในหนึ่งรอบการทำงานจะต้องมีกระบวนการที่สั้นและสามารถทำงานได้ตามความต้องการของระบบ

- ความสามารถในการรองรับงาน โพรโตคอลต้องสามารถทำงานได้ตามความต้องการของผู้ออกแบบซึ่งออกแบบมาให้รองรับการทำงานของระบบ
- ความถูกต้องของข้อมูล ข้อมูลจากผู้รับควรที่จะไปถึงผู้ส่งอย่างถูกต้องหรือแม้จะมีข้อผิดพลาดก็ควรเป็นข้อผิดพลาดที่สามารถตรวจสอบได้

3.2.1 เฟรมข้อมูลผ่านเอซีไลน์

เฟรมข้อมูลผ่านเอซีไลน์ ทำหน้าที่ควบคุมอุปกรณ์ไฟฟ้าและแสดงผลการรับ-ส่งข้อมูลภายในบ้าน ประกอบด้วย ส่วนเริ่มต้นการติดต่อ แอดเดรสของบ้าน แอดเดรสของหมายเลขอุปกรณ์ไฟฟ้า คำสั่ง ข้อมูล ส่วนตรวจสอบความถูกต้องของข้อมูลด้วย CRC และส่วนสิ้นสุดเฟรมข้อมูล ลักษณะของเฟรมข้อมูลแสดงได้ดังรูปที่ 3.8

Start	HC	ADn	CMD	DW	STSx	CRC	EOF

รูปที่ 3.8 เฟรมข้อมูลผ่านเอซีไลน์

Start หมายถึงส่วนเริ่มต้นการติดต่อ (8 บิต)

HC หมายถึงตำแหน่งของบ้าน (8 บิต)

ADn หมายถึงแอดแดรสของหมายเลขอุปกรณ์ไฟฟ้า (3 บิต)

CMD หมายถึงคำสั่งมี 3 โหมด (2 บิต)

1 : แสดงผลการรับ-ส่งข้อมูล

2.: ตรวจสอบสถานะของอุปกรณ์ไฟฟ้า

3 : ควบคุมอุปกรณ์ไฟฟ้า ON/OFF

DW หมายถึงข้อมูลที่ทำการรับ-ส่งภายในบ้าน (8 บิต)

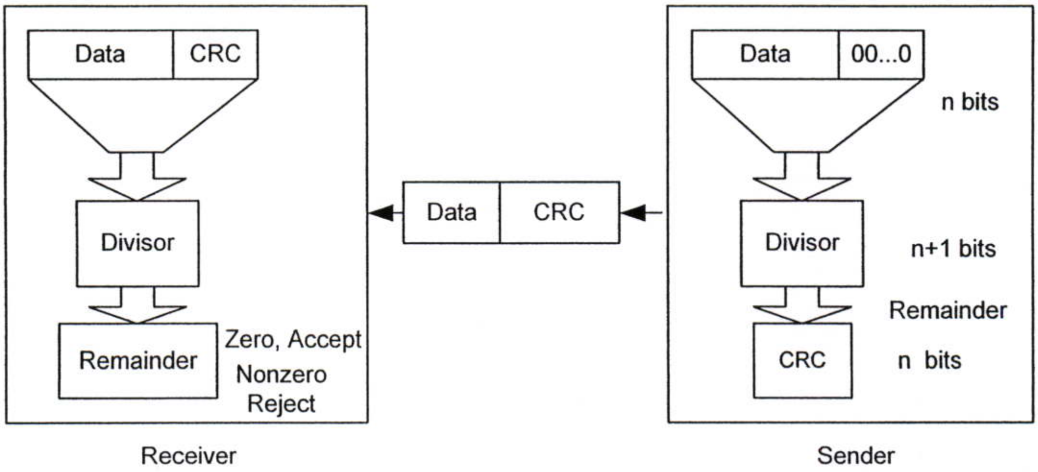
STSx หมายถึงสถานะอุปกรณ์ไฟฟ้า (8 บิต)

CRC หมายถึงส่วนตรวจสอบความผิดพลาดของข้อมูล (16 บิต)

EOF หมายถึงส่วนสิ้นสุดเฟรมข้อมูล (8 บิต)

3.2.2 การตรวจสอบความผิดพลาดด้วยวิธี Cyclic Redundancy Check (CRC)

การตรวจสอบความผิดพลาดของข้อมูลด้วย CRC เป็นส่วนตรวจสอบความผิดพลาดของข้อมูลบนเอซีไลน์ ซึ่งแสดงได้ดังรูปที่ 3.9



รูปที่ 3.9 การตรวจสอบความผิดพลาดแบบ CRC

จากรูปที่ 3.9 อธิบายได้ดังนี้

ผู้ส่ง (Sender) มีขั้นตอนการทำงานดังนี้

1. ทำการเพิ่มดิจิต "0" เข้าไป n บิตในหน่วยข้อมูลเดิมที่จะทำการส่งโดยจำนวน n บิตนี้จะต้องน้อยกว่าจำนวนของตัวหารอยู่ 1 บิต
2. ทำการหารข้อมูลทั้งหมดด้วยตัวหาร โดยเป็นการหารแบบไบนารี่และเศษที่ได้ จากการหารจะเป็นค่า CRC
3. ค่า CRC ที่คำนวณได้จะส่งไปพร้อมกับค่าของข้อมูล

ผู้รับ (Receiver) มีขั้นตอนการทำงานดังนี้

1. นำข้อมูลที่รับมาได้ทั้งหมดมาทำการหารด้วยวิธีการเดียวกันกับผู้ส่ง
2. ถ้าผลการหารมีเศษเป็น "0" ทุกบิตนั่นคือข้อมูลที่รับมามีความถูกต้องและนำไปใช้งานได้ และถ้าผลการหารมีเศษที่ไม่เป็น "0" ทุกบิต แสดงว่าข้อมูลผิดพลาดทางผู้ส่งต้องทำการส่งข้อมูลมาใหม่

บทที่ 4
การทดลองและการวิเคราะห์ผลการทดลอง

4.1 การทดลองการรับ-ส่งข้อมูลผ่านเอซีไลน์

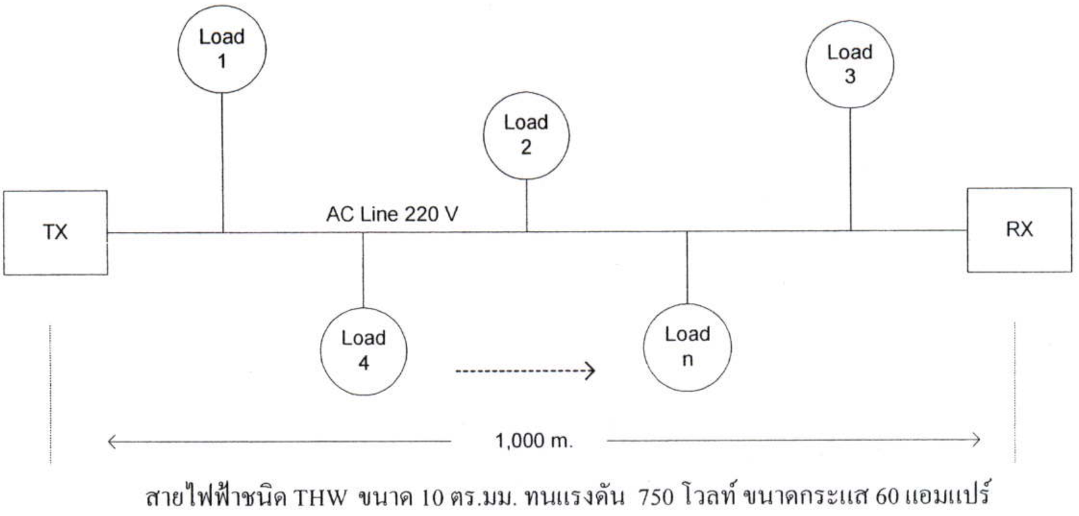
การทดลองและวิเคราะห์ผลการทดลองการรับ-ส่งข้อมูลผ่านเอซีไลน์นั้น ปัจจัยที่สำคัญและมีความจำเป็นมากต่อระบบคือโหลด ซึ่งในความเป็นจริงแล้วเป็นการยากที่จะหาโหลดทั้งหมดมาทำการทดลองในสถานที่เดียวกันได้ ในที่นี้เราจึงใช้วิธีการทดแทนโหลดอื่นๆ เหล่านั้นให้อยู่ในรูปของกระแสไฟฟ้า โดยใช้อุปกรณ์อื่นๆ ที่มีการใช้กระแสไฟฟ้าที่เท่าเทียมกันมาทดแทนโหลดตัวนั้น ซึ่งวิธีการนี้จะให้ผลในการทดลองที่ใกล้เคียงกันและเราได้ทำการคิดขนาดของโหลดที่น่าจะมีการใช้งานอยู่ภายในบ้านทั่วๆ ไป ซึ่งจะใช้กระแสไฟฟ้าไม่เกิน 60 แอมแปร์และมีระยะทางทั้งหมด 1,000 เมตร ซึ่งนับว่าเพียงพอต่อการทดลอง ลำดับขั้นตอนในการทดลองได้วิเคราะห์ถึงความเป็นจริงในการทำงาน โดยเราได้คำนึงถึงขั้นตอนที่เหมาะสมและมีความเป็นไปได้จริง ดังนั้นในการทดลองเราได้แบ่งการทำงานเป็น 5 ขั้นตอนดังนี้

4.1.1 การหาระยะทางที่สามารถรับ-ส่งข้อมูลได้อย่างถูกต้อง

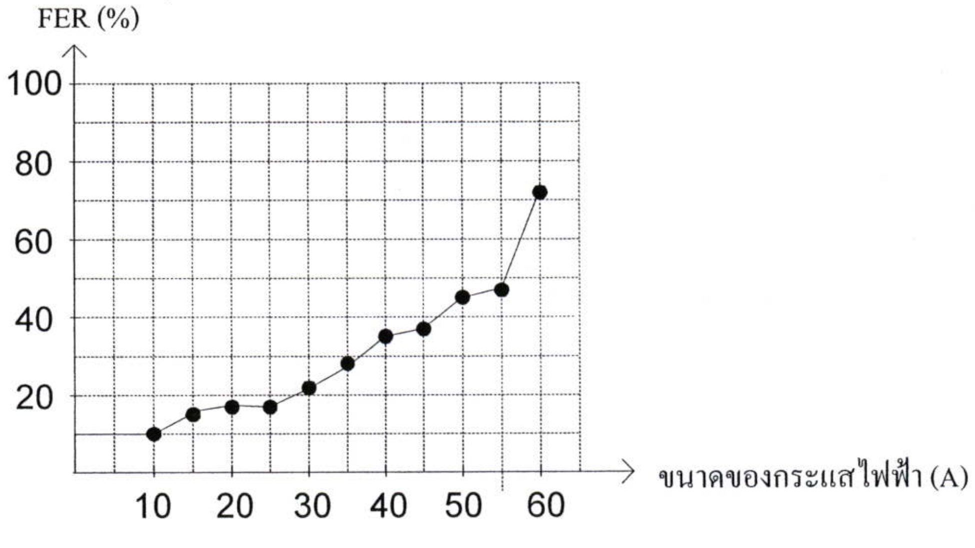
การทดลองนี้เป็นการหาระยะทางที่ไกลที่สุดก่อน เพราะระยะทางเป็นเป้าหมายหลักของการรับ-ส่งข้อมูลผ่านเอซีไลน์ภายในบ้านและระยะทางในการรับ-ส่งข้อมูลจะไปได้ไกลเพียงใดย่อมขึ้นอยู่กับขนาดของโหลดและสัญญาณรบกวนในเอซีไลน์ แต่การควบคุมสัญญาณรบกวนในเอซีไลน์นั้นทำได้ยาก ดังนั้นในการทดลองจึงต้องทดสอบโหลดให้ได้มากที่สุดเพื่อทดสอบการหาระยะทาง โดยเทียบกับอัตราความผิดพลาดของเฟรมข้อมูลที่ทำการรับ-ส่ง (Frame Error Rate: FER) ดังแสดงในรูปที่ 4.1 และมีเงื่อนไขการทดลองดังนี้

- เพิ่มขนาดของโหลดต่อระยะทางให้มากที่สุดภายในระยะ 1,000 เมตร
- ความเร็วในการรับ-ส่งข้อมูล เท่ากับ 250 บิตต่อวินาที
- ความถี่ที่เหมาะสมในการรับ-ส่งที่ค่าใดค่าหนึ่ง (75 KHz และ 90 KHz)
- ขนาดเฟรมข้อมูลที่มีขนาด 8 ไบต์
- เฟรมข้อมูลที่ทดลองในแต่ละจุดของการทดลองมีจำนวน 10,000 เฟรม

ในการทดลองเราจะไม่พิจารณาโหลดที่ทำให้เกิดสัญญาณรบกวน เช่น มอเตอร์ในเครื่องปั่นอาหาร ไดเป่าผม สว่านไฟฟ้า เป็นต้น เนื่องจากว่าถ้ามีสัญญาณรบกวนมากเกินไปจะทำให้ไม่สามารถวิเคราะห์ระบบได้อย่างชัดเจนว่าระบบมีความเหมาะสมกับโหลดชนิดใดบ้าง จึงต้องควบคุมสัญญาณรบกวนไว้ในระดับหนึ่งก่อน

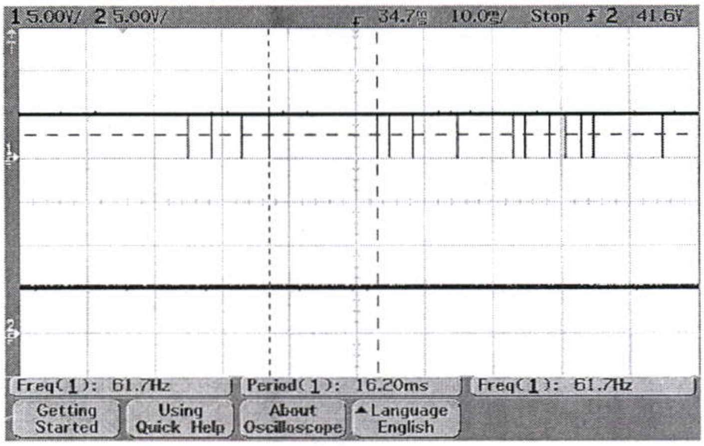


รูปที่ 4.1 การทดลองหาระยะทางในระยะ 1,000 เมตร เทียบกับการเพิ่มขนาดของกระแส

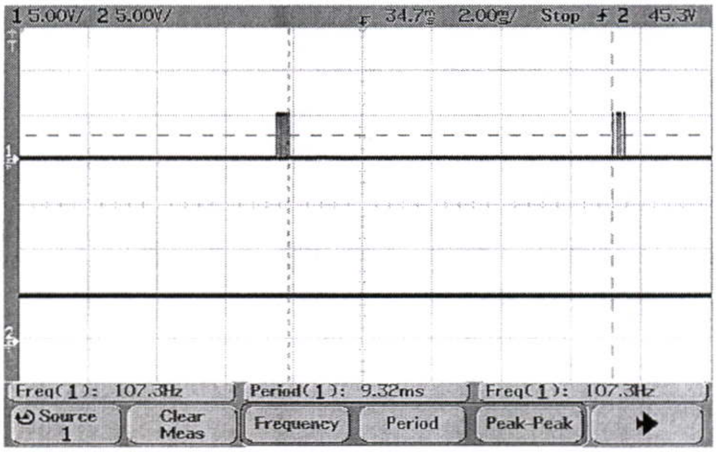


รูปที่ 4.2 ผลการหาระยะทางในระยะ 1,000 เมตร เทียบกับการเพิ่มขนาดของกระแสไฟฟ้า

จากกราฟในรูปที่ 4.2 การรับ-ส่งข้อมูลผ่านเอซีไลน์มีระยะทางที่สามารถใช้งานได้ในระยะ 1,000 เมตร และที่ค่า FER เท่ากับ 25 เปอร์เซ็นต์ มีขนาดของกระแส 33 แอมแปร์ซึ่งสามารถที่จะนำมาปรับปรุงใช้งานได้ เพราะหากเลือกค่าที่ระดับกระแสสูงกว่านี้จะทำให้มีค่าของ FER ที่สูงเกินไป เนื่องจากเราต้องหลีกเลี่ยงและป้องกันส่วนของสัญญาณรบกวนที่ไม่สามารถคาดการณ์ได้ จากกราฟจะเห็นว่ามีการเปลี่ยนแปลงที่ไม่เป็นเส้นตรง เนื่องจากสัญญาณรบกวนในเอซีไลน์ซึ่งสามารถเกิดขึ้นได้ตลอดเวลาระหว่างการทดลอง ดังแสดงได้ดังรูปที่ 4.3 และ 4.4 ตามลำดับ



รูปที่ 4.3 สัญญาณรบกวนในเอซีไลน์ที่เข้ามาในภาครับสัญญาณ

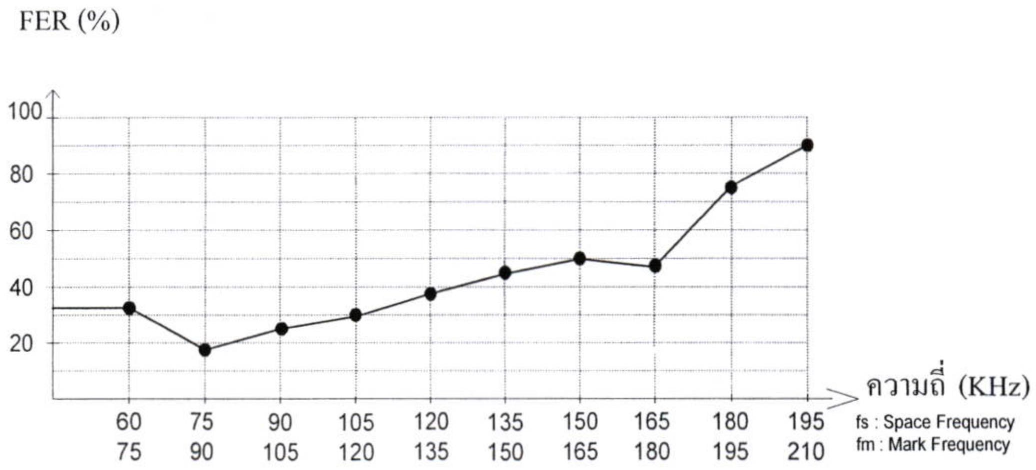


รูปที่ 4.4 สัญญาณรบกวนในเอซีไลน์ที่ทำให้เกิด Impulse Noise ในวงจรภาครับสัญญาณ

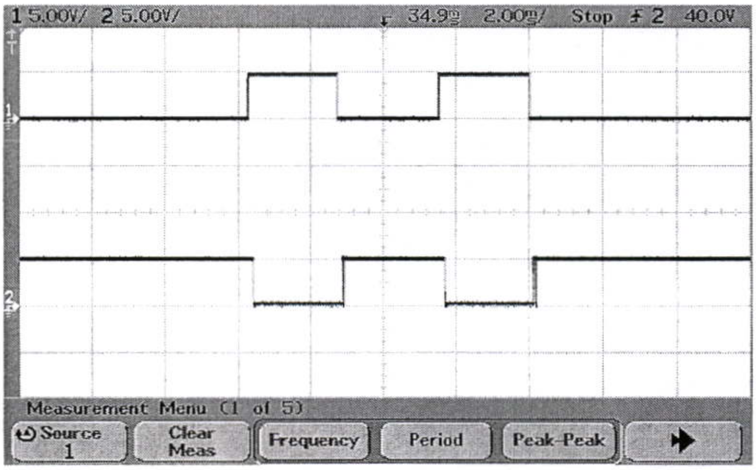
4.1.2 การหาความถี่ที่เหมาะสมในการรับ-ส่งข้อมูล

ในการทดลองเราทำการหาความถี่ที่เหมาะสมโดยใช้ขนาดสูงสุดของโหลด และระยะทางที่หามาได้ในขั้นตอนแรก การที่ต้องหาความถี่ที่เหมาะสมนี้ก่อนหาความเร็วและขนาดของเฟรมเนื่องจากว่าถ้าหาความถี่ที่ดีที่สุดได้ก่อนแล้วการทดลองในขั้นตอนอื่นๆ ก็จะง่ายเป็นขั้นตอนที่ถูกต้องและไม่สับสน การหาความเร็ว การหาขนาดของเฟรม หรือการทดลองอื่นๆ ก็จะมีความผิดพลาดน้อยเพราะช่องความถี่ในการรับ-ส่งนั้นดีที่สุดแล้ว แต่หากทำการทดลองหาความเร็วหรือขนาดของเฟรมก่อนในขณะที่ช่องความถี่ของการรับส่งข้อมูลไม่ใช่ความถี่ที่ดีที่สุดแล้ว ค่าความเร็วและขนาดของเฟรมข้อมูลที่หามาได้ก็ไม่ใช่ค่าที่เหมาะสมที่สุดจริงๆ ซึ่งมีผลการทดลอง ดังแสดงในรูปที่ 4.5-4.7 ตามลำดับ โดยเรากำหนดเงื่อนไขการทดลองดังนี้

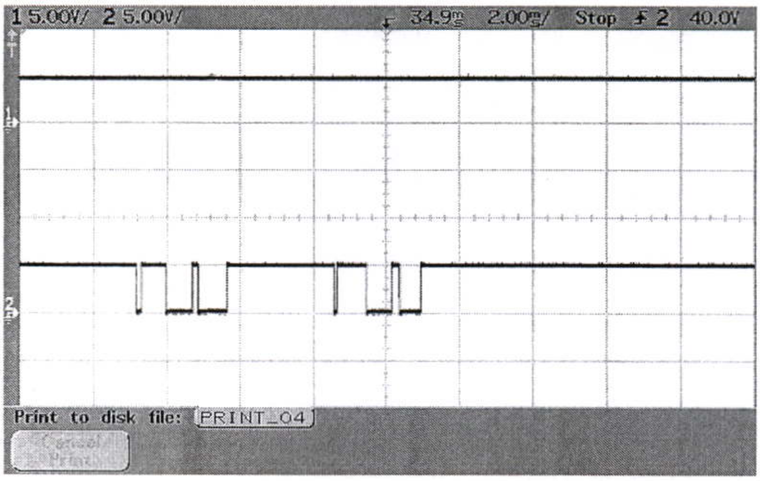
- ขนาดของโหลดและระยะทางที่สูงที่สุดเท่ากับ 33 แอมแปร์ และ 1,000 เมตร ตามลำดับ
- ความเร็วในการรับ-ส่งข้อมูลเท่ากับ 250 บิตต่อวินาที
- เฟรมข้อมูลมีขนาด 8 ไบต์
- เฟรมข้อมูลที่ทดลองในแต่ละจุดของการทดลองมีจำนวน 10,000 เฟรม



รูปที่ 4.5 การหาความถี่ที่เหมาะสมในการรับ-ส่งข้อมูลผ่านเอซีไลน์



รูปที่ 4.6 ความถี่ที่เหมาะสมทำให้เฟรมข้อมูลสมบูรณ์ทั้งความถี่สเปสและความถี่มาค



รูปที่ 4.7 ความถี่ที่ไม่เหมาะสมทำให้เฟรมข้อมูลไม่สมบูรณ์ทั้งความถี่สเปสและความถี่มาค

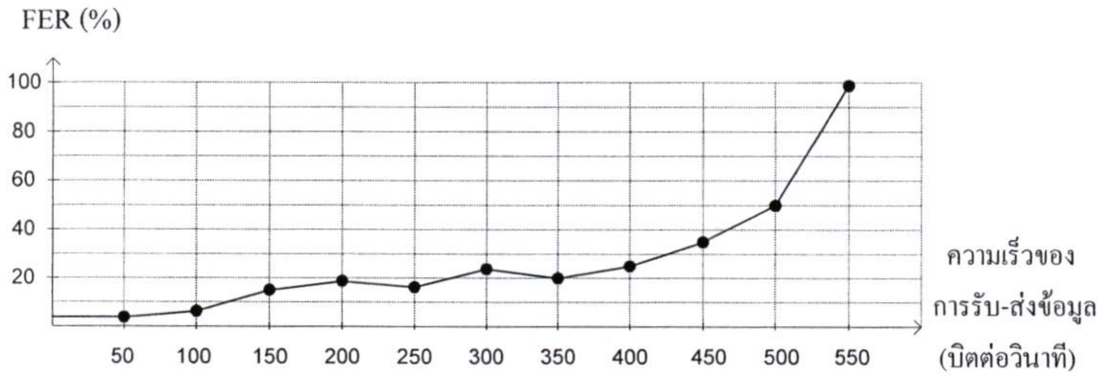
จากการทดลองที่ความถี่สเปส 60 KHz และความถี่มาค 75 KHz นั้นเฟรมข้อมูลไม่สามารถทำให้เกิดรูปแบบของข้อมูลที่มีความสมบูรณ์ได้ เนื่องจากการทำงานของวงจรดีมอดูเลเตอร์ในภาครับสัญญาณไม่ตอบสนองต่อความถี่สเปสและความถี่มาคที่ค่านี้ ทำให้ไม่สามารถตรวจจับค่าความถี่ทั้งสองและแปลงสัญญาณกลับมาเป็นข้อมูลได้อย่างถูกต้อง ในการทดลองจึงทำการปรับค่าความถี่ให้มีค่าสูงขึ้นทำให้การทำงานของวงจรดีมอดูเลเตอร์สามารถตรวจจับค่าความถี่ทั้งสองได้อย่างถูกต้องและมีความสมบูรณ์ของเฟรมข้อมูล และในบางช่วงของการทดลองความถี่ที่ใช้ในการรับ-ส่งข้อมูลต้องต่อต้านกับความถี่ของสัญญาณรบกวนในเอซีไลน์ จึงทำให้ค่าของ FER ในการทดลองมีค่าแตกต่างกัน ดังนั้นความถี่ที่เหมาะสมในการรับ-ส่งข้อมูลคือ 75 KHz และ 90 KHz เพราะมีค่าของ FER ที่ต่ำกว่าจุดอื่นๆ และมีความทนทานต่อสัญญาณรบกวนได้ดีกว่าค่าความถี่อื่นๆ จากงานวิจัยที่ผ่านมาการรับ-ส่งข้อมูลที่ความถี่สูงจะมีความไวต่อสัญญาณรบกวนที่มากกว่าการรับ-ส่งข้อมูลที่ความถี่ต่ำกว่า แต่มีข้อดีคือมีการลดทอนสัญญาณต่อระยะทางมีค่าต่ำ

4.1.3 การหาความเร็วที่เหมาะสม

การหาความเร็วที่เหมาะสมในการรับ-ส่งข้อมูลหลังจากที่เลือกความถี่ที่เหมาะสมแล้ว การทดลองนี้นับว่าไม่มีความยุ่งยากเท่าใดนักเพราะผ่านการปรับแต่งช่องสัญญาณมาดีแล้ว ลำดับขั้นการทดลองในลักษณะนี้เป็นการทดลองแล้วทำการปรับแต่งระบบไปด้วย (Alignment) และในขั้นตอนสุดท้ายจะเป็นการทดลองสรุปโดยใช้ค่าของตัวแปรใหม่ทั้งหมด (ความเร็ว, ขนาดของเฟรม, ความถี่ที่เหมาะสมและระยะทางที่เหมาะสม) ซึ่งมีผลการทดลองดังแสดงในรูปที่ 4.8 และมีเงื่อนไขการทดลองดังนี้

- ขนาดของโหลดและระยะทางที่สูงที่สุดมีค่า 33 แอมแปร์ และ 1,000 เมตร ตามลำดับ

- ความถี่เท่ากับ 75 KHz และ 90 KHz ซึ่งเป็นความถี่ที่เหมาะสมที่ได้จากการทดลองในหัวข้อ 4.1.2
- เฟรมข้อมูลมีขนาด 8 ไบต์
- เฟรมข้อมูลที่ทดลองในแต่ละจุดของการทดลองมีจำนวน 10,000 เฟรม



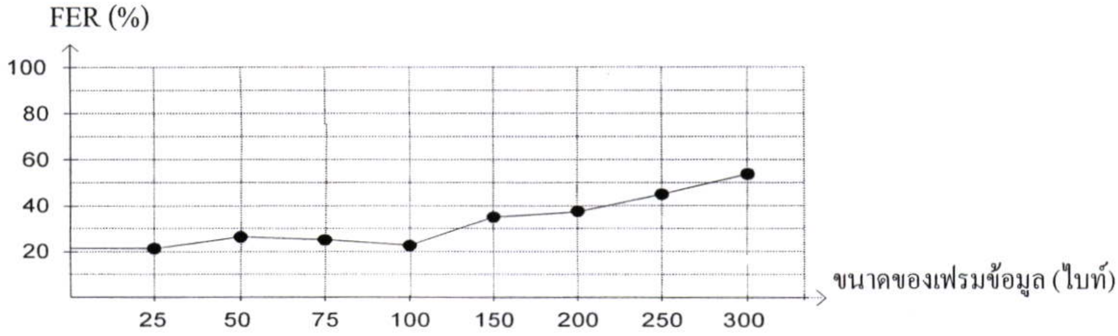
รูปที่ 4.8 การหาความเร็วที่เหมาะสม

จากการทดลองหาความเร็วที่เหมาะสมกับการใช้งานพบว่ามีความเร็วสูงสุดอยู่ที่ 400 บิตต่อวินาทีโดยมีค่าของ FER เท่ากับ 24 เปอร์เซ็นต์ เพื่อหลีกเลี่ยงและลดปัญหาเรื่องสัญญาณรบกวนในเอซีไลน์ และเพื่อความคล่องตัวในการทำงานของวงจรเราควรเลือกใช้งานที่ความเร็ว 375 บิตต่อวินาที

4.1.4 การหาขนาดของเฟรมข้อมูลที่เหมาะสม

การหาขนาดของเฟรมข้อมูลที่เหมาะสม เราทำการทดลองหลังจากที่เราได้ความถี่และความเร็วที่เหมาะสมแล้ว ซึ่งจะทำให้ระบบเหมาะสมกับการใช้งานจริงมากที่สุด ผลการทดลองที่ได้แสดงในรูปที่ 4.9 โดยเราได้กำหนดเงื่อนไขต่างๆ ดังนี้

- ขนาดของโหลดและระยะทางที่สูงที่สุดมีค่า 33 แอมแปร์ และ 1,000 เมตร ตามลำดับ
- ความถี่เท่ากับ 75 KHz และ 90 KHz ซึ่งเป็นความถี่ที่เหมาะสมที่ได้จากการทดลองในหัวข้อ 4.1.2
- ความเร็วเท่ากับ 375 บิตต่อวินาที ซึ่งเป็นความเร็วที่เหมาะสมที่ได้จากการทดลองในหัวข้อ 4.1.3
- เฟรมข้อมูลที่ทดลองในแต่ละจุดของการทดลองมีจำนวน 10,000 เฟรม



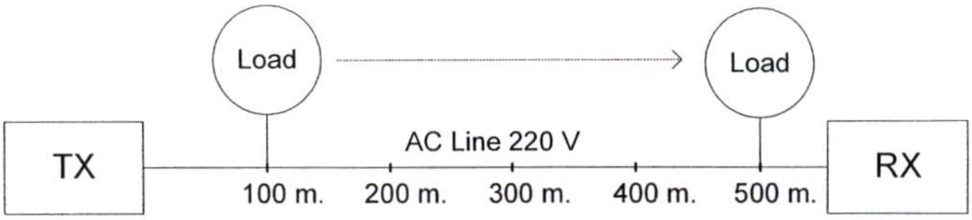
รูปที่ 4.9 การหาขนาดของเฟรมข้อมูล

การทดลองหาความเร็วที่เหมาะสมกับการรับ-ส่งข้อมูลผ่านเอซีไลน์นั้น จากผลการทดลองเราพบว่า ขนาดเฟรมข้อมูลที่เหมาะสมควรมีขนาดไม่เกินกว่า 100 ไบต์ ที่ค่าของ FER เท่ากับ 22 เปอร์เซ็นต์ ส่วนขนาดเฟรมข้อมูลที่มีขนาดเท่ากับ 50 ไบต์ และ 75 ไบต์ มีค่าของ FER ที่สูงกว่า 22 เปอร์เซ็นต์ เนื่องจากมีสัญญาณรบกวนในเอซีไลน์ที่ไม่แน่นอน ดังนั้นในการใช้งานอาจจะแก้ปัญหาที่ผิดพลาดโดยการเลือกความเร็วในการรับ-ส่งข้อมูลให้ต่ำลงก็สามารถเพิ่มความถูกต้องได้มากขึ้น

4.1.5 การวิเคราะห์โหลด

ในการทดลองนี้เรามีวัตถุประสงค์เพื่อทำการวิเคราะห์ผลกระทบจากโหลดชนิดต่างๆ ว่าโหลดแต่ละชนิดมีผลกระทบต่อการลดทอนสัญญาณที่แตกต่างกันอย่างไร โหลดชนิดใดก่อให้เกิดการลดทอนสัญญาณมากที่สุด โหลดชนิดใดมีผลต่อการลดทอนสัญญาณน้อย ในการทดลองนี้เราจะทำการเชื่อมต่อโหลดชนิดต่างๆ เข้ากับระบบหลังจากนั้นจะทำการวัดกระแสไฟฟ้าเพื่อพิจารณาความสัมพันธ์ของกระแสไฟฟ้าต่อการลดทอนสัญญาณ ส่วนโหลดอื่นๆ ที่ไม่สามารถนำมาทดลองได้จะใช้โหลดที่มีกระแสเท่ากันทำการทดลองแทน ในการทดลองขนาดของเฟรมข้อมูลอาจจะเลือกใช้ขนาดใดขนาดหนึ่ง เพื่อไม่ให้เป็นการใช้เวลาที่ทำการทดลองนานเกินไป การทดลองสามารถแสดงได้ในรูปที่ 4.10 โดยกำหนดเงื่อนไขการทดลองดังต่อไปนี้

- ระยะทาง 500 เมตร ซึ่งเพียงพอต่อการวิเคราะห์
- ความถี่เท่ากับ 75 KHz และ 90 KHz ซึ่งเป็นความถี่ที่เหมาะสมที่ได้จากการทดลองในหัวข้อ 4.1.2
- ความเร็วเท่ากับ 375 บิตต่อวินาที ซึงเป็นความเร็วที่เหมาะสมที่ได้จากการทดลองในหัวข้อ 4.1.3
- เฟรมข้อมูลมีขนาด 10 ไบต์ ซึ่งเพียงพอต่อการทดลอง



รูปที่ 4.10 การทดลองเพื่อการวิเคราะห์ความสัมพันธ์ของโหลดกับการลดทอนของสัญญาณ

สำหรับขั้นตอนของการทดลองเราสามารถแบ่งการทดลองออกเป็น 2 ขั้นตอนดังนี้

ขั้นตอนที่ 1 ทำการหาค่ากระแสไฟฟ้าของโหลดชนิดต่างๆ ที่มีการใช้งานทั่วไปภายในบ้าน

ขั้นตอนที่ 2 ทำการทดลองหาผลการลดทอนสัญญาณของโหลดแต่ละชนิด หลังจากนั้น ทำการหาค่าการลดทอนของสัญญาณซึ่งสามารถคำนวณได้จากสมการที่ 4.1

$$dB = 20 \log \frac{Vr}{Vt} \tag{4.1}$$

เมื่อ *dB* หมายถึงค่าการลดทอนสัญญาณของโหลดชนิดต่างๆ

Vr หมายถึงระดับสัญญาณที่ภาครับ

Vt หมายถึงระดับสัญญาณที่ภาคส่ง

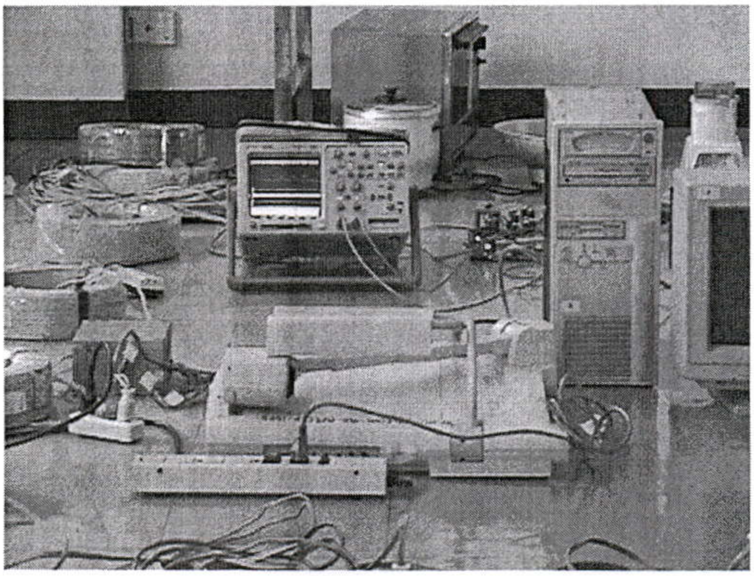
ตารางที่ 4.1 ผลการลดทอนสัญญาณของโหลดชนิดต่างๆ ที่ระยะทางต่างๆ

การลดทอนของสัญญาณ	**ชนิดของโหลด/กระแส**	**100 m. (dB)**	**200 m. (dB)**	**300 m. (dB)**	**400 m. (dB)**	**500 m. (dB)**
1	คอมพิวเตอร์ (0.5A)	-55.11	-63.29	-68.49	-71.51	-75.99
2	โทรทัศน์ (0.3A)	-55.07	-62.71	-67.62	-70.01	-74.39
3	เครื่องปรับอากาศ (7A)	-56.55	-62.83	-67.13	-69.42	-72.14
4	เตาไฟฟ้า (6.6A)	-56.11	-61.26	-65.76	-67.96	-70.58
5	หม้อหุงข้าวไฟฟ้า (6.5A)	-56.11	-59.59	-64.70	-66.65	-69.56
6	AC Motor (6.5A)	-56.36	-58.32	-64.01	-66.55	68.41
7	กระทะไฟฟ้า (6.3A)	-55.11	-58.20	-63.91	-66.49	-67.29
8	เตาอบไฟฟ้า (4.8A)	-55.07	-58.89	-62.11	-64.33	-66.59
9	เตาไมโครเวฟ (4.5A)	-55.19	-58.11	-61.39	-64.22	-66.15
10	เตารีดไฟฟ้า (4.3A)	-55.07	-58.47	-61.16	-64.09	-66.12

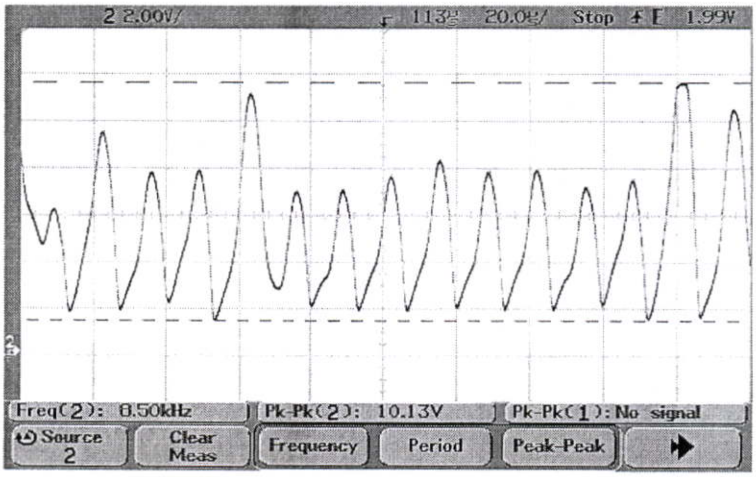
ตารางที่ 4.1 (ต่อ) ผลการลดทอนสัญญาณของโหลดชนิดต่างๆ ที่ระยะทางต่างๆ

การลดทอนของสัญญาณ	**ชนิดของโหลด/กระแส**	**100 m. (dB)**	**200 m. (dB)**	**300 m. (dB)**	**400 m. (dB)**	**500 m. (dB)**
11	กาต้มน้ำ (3.2 A)	-55.07	-56.69	60.62	62.71	-64.99
12	เครื่องฉายแผ่นใส (2.8A)	-55.11	-56.10	-59.66	61.36	-63.91
13	หม้อหุงข้าว 1 ลิตร (2.1A)	-55.07	-56.38	-58.23	-60.98	-62.11
14	ไดเป่าผม (1.7A)	-55.11	-55.74	-56.14	-56.38	-57.09
15	โคมไฟ 100 วัตต์ (0.4A)	-55.15	-55.92	-55.87	-56.01	-56.42
16	เครื่องกรองน้ำ (0.2A)	-55.09	-55.11	-55.43	-56.01	-56.41
17	ตู้เย็น (0.68A)	-55.04	-55.14	-55.39	-55.41	-56.10
18	พัดลม (0.2A)	-55.11	55.23	-55.40	-55.81	-55.91
19	Power Supply (0.2A)	-55.04	-55.24	-55.39	-55.78	-55.84
20	เครื่องเสียง (0.1A)	-55.07	-55.12	-55.26	-55.31	-55.69

จากผลการทดลองโหลดที่ใช้กระแสมาก จะทำให้เกิดการลดทอนสัญญาณมากแต่มีโหลดบางชนิดที่ใช้กระแสน้อยแต่มีการลดทอนสัญญาณต่อระยะทางที่สูง เช่น เครื่องรับโทรทัศน์และคอมพิวเตอร์ เพราะว่าเครื่องรับโทรทัศน์และคอมพิวเตอร์มีภาคจ่ายไฟแบบสวิทซ์ชิ่ง (Switching Power Supply) ซึ่งทำให้เกิดการลดทอนสัญญาณต่อระยะทางมีค่ามาก ซึ่งได้ทำการทดลองเพิ่มเติมกับ Video Visualizer ซึ่งมีภาคจ่ายไฟแบบสวิทซ์ชิ่งเช่นเดียวกันซึ่งก็มีผลการทดลองเช่นเดียวกัน ดังแสดงในรูปที่ 4.11 นอกจากนี้ภาคจ่ายไฟแบบสวิทซ์ชิ่งยังสามารถสร้างสัญญาณรบกวนที่เรียกว่า Non-Synchronous ได้ด้วย ส่วนโหลดที่เป็นไดเป่าผม พัดลม เครื่องเสียง เครื่องกรองน้ำ และโหลดอื่นๆ เป็นโหลดที่ไม่ค่อยมีผลต่อการลดทอนสัญญาณต่อระยะทาง หรือมีผลน้อยมากเพราะใช้กระแสต่ำ ในการใช้งานระบบการรับ-ส่งข้อมูลผ่านเอซีไลน์นั้นไม่เหมาะกับการใช้งานโหลดที่มีสัญญาณรบกวนเกิดขึ้นในตัวเอง เช่น สว่านไฟฟ้า เครื่องปั่นอาหาร หรือมอเตอร์ไฟฟ้าที่มีแรงบิดและความเร็วรอบสูงหรืออยู่ในช่วงของการสตาร์ทมอเตอร์ เพราะในขณะที่มีแรงบิดสูงขึ้นจะทำให้เกิดสัญญาณรบกวนเข้าไปในเฟรมข้อมูลในเอซีไลน์ ดังแสดงได้ในรูปที่ 4.12 ส่วนมอเตอร์บางชนิดที่มีความเร็วรอบในขณะการสตาร์ทต่ำ เช่น พัดลมตามบ้านทั่วไป หรือไดเป่าผม ซึ่งไม่ได้ใช้การขับโหลดที่กระแสสูงสามารถใช้งานได้โดยไม่มีผลต่อการลดทอนสัญญาณในเอซีไลน์ ส่วนโหลดที่เป็นเครื่องรับโทรทัศน์สามารถใช้งานได้ถ้าในเอซีไลน์มีโหลดต่ออยู่จำนวนน้อย ส่วนเครื่องคอมพิวเตอร์นั้นไม่เหมาะกับการใช้งานเพราะทำให้เกิดการโหลดของสัญญาณในเอซีไลน์มากเกินไปและมีสัญญาณรบกวนที่สูง ส่วนโหลดที่เป็นเครื่องซักผ้านั้นไม่สามารถใช้งานได้เพราะการทำงานของมอเตอร์จะทำให้เกิดการโหลดกระแสเป็นช่วงๆ ในระหว่างการปั่นผ้าซึ่งจะทำให้เกิดเป็นสัญญาณรบกวนขึ้นในเอซีไลน์



รูปที่ 4.11 การทดลองโหลดที่มีภาคสวิทซ์ชิ่งด้วย Video Visualizer



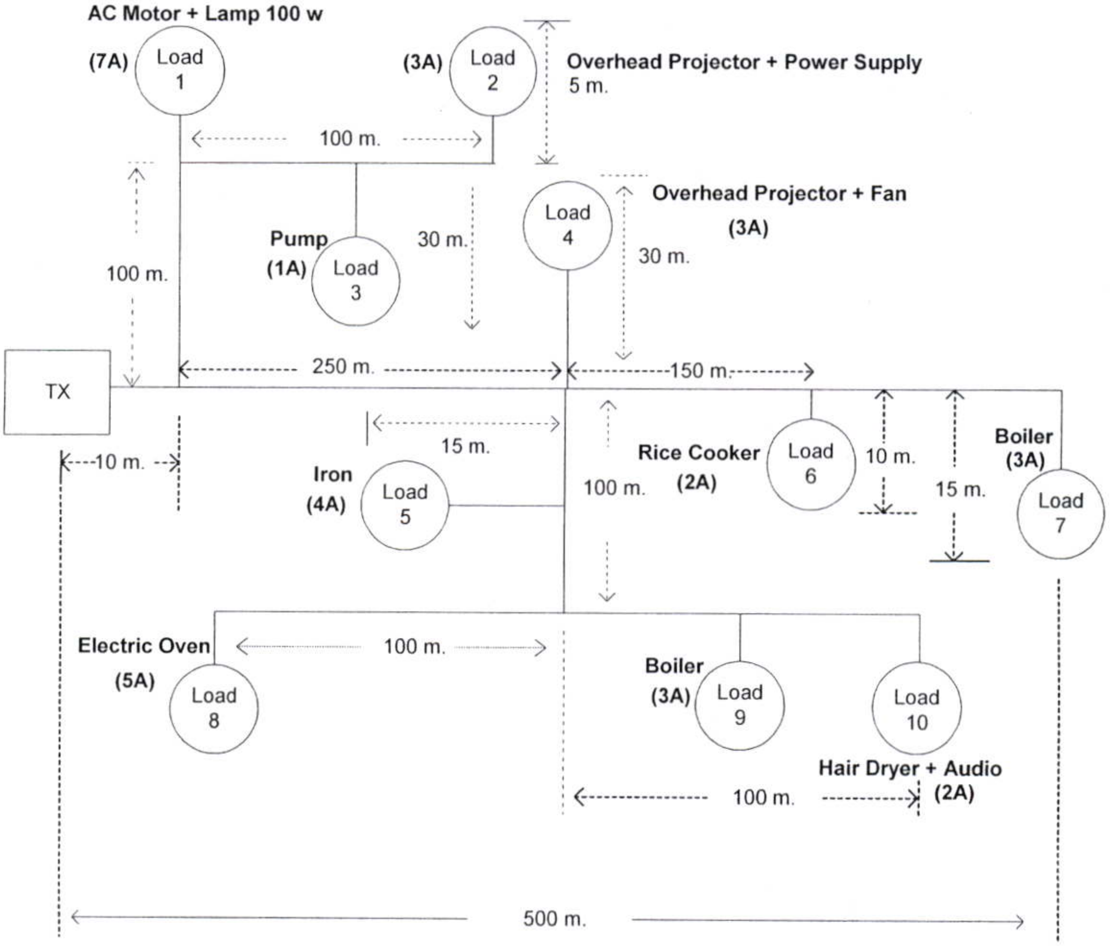
รูปที่ 4.12 สัญญาณรบกวนของสว่านไฟฟ้าและเครื่องปั่นอาหารทำให้สัญญาณข้อมูลใน เอซีไลน์ เกิดความเพี้ยนทางแอมพลิจูด

4.1.6 การทดลองโดยเครือข่ายจำลอง

การทดลองนี้โดยการสร้างเครือข่ายจำลองขึ้นมาโดยใช้โหลดต่างๆ กระจายไปตามสาขาต่างๆ จากการวิเคราะห์โหลดที่ผ่านมาโหลดที่ไม่ได้นำมาทดลองในที่นี้ได้แก่โหลดที่เป็นคอมพิวเตอร์และเครื่องรับโทรทัศน์เพราะทำให้เกิดสัญญาณรบกวนในเอซีไลน์มากและเห็นว่ามีความเป็นไปได้น้อย ในการทดลองจะทดลองว่าในแต่ละจุดที่ต่อโหลดนั้นๆ สามารถรับ-ส่งข้อมูลได้ถูกต้องมากน้อยเพียงใดและได้ใช้คุณสมบัติของระบบการรับ-ส่งข้อมูลผ่านเอซีไลน์ที่หามาได้ซึ่งสามารถสรุปได้ดังนี้ และมีการทดลองดังแสดงในรูปที่ 4.13

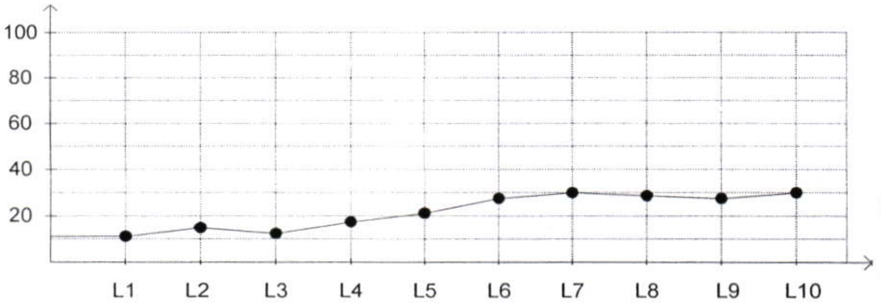
คุณสมบัติของระบบการรับ-ส่งข้อมูลผ่านเอซีไลน์

- สามารถใช้งานได้ในระยะ 1,000 เมตร ที่ขนาดของโหลดไม่เกิน 33 แอมแปร์
- ความถี่ที่เหมาะสมในการใช้งานคือความถี่ 75 KHz และ 90 KHz
- ความเร็วที่เหมาะสมกับการใช้งานอยู่ที่ 375 บิตต่อวินาที
- ขนาดของเฟรมข้อมูลที่สามารถทำงานได้มีขนาดไม่เกิน 100 ไบต์ (ในการทดลองนี้ใช้ขนาด 10 ไบต์)



รูปที่ 4.13 การทดลองด้วยเครือข่ายจำลอง (โหลดทั้งหมด 33 แอมแปร์)

ในการทดลองนี้เฟรมข้อมูลที่ทดลองในแต่ละจุดของการทดลองมีจำนวน 10,000 เฟรม และมีผลการทดลองดังแสดงในรูปที่ 4.14



รูปที่ 4.14 การทดลองบนเครือข่ายจำลอง

จากผลการทดลองในรูปที่ 4.14 ค่า FER ทั้งหมดโดยเฉลี่ยหาได้โดยการใช้สมการที่ 4.2

$$P = \frac{1}{N}\sum_{i=1}^{N} ai \tag{4.2}$$

โดยที่ P คือเปอร์เซ็นต์ของ FER ทั้งหมดโดยเฉลี่ย

N คือจำนวนตำแหน่งของโหลดทั้งหมดที่ทำการทดลอง

a_i คือเปอร์เซ็นต์ของ FER ที่โหลดแต่ละตำแหน่ง

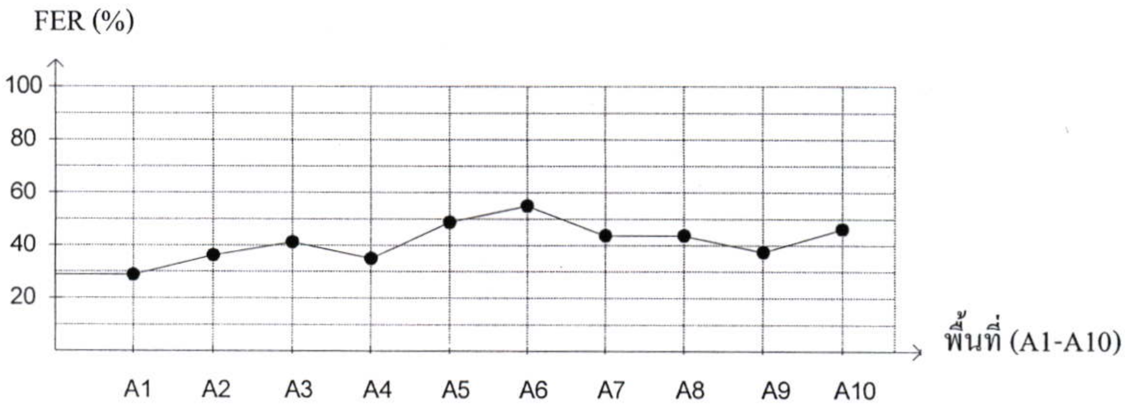
$$P = \frac{1}{10}(13+16+12+18+21+28+31+29+27+30)$$

$P = 22.5$ เปอร์เซ็นต์

ในการทดลองมีค่าของ FER ทั้งหมดโดยเฉลี่ยคิดเป็น *22.5* เปอร์เซ็นต์

4.1.7 การทดลองการใช้งานจริงในพื้นที่ต่างๆ กัน

ในการทดลองหลังจากที่ทำการทดลองด้วยเครือข่ายจำลองแล้ว จึงทำการทดลองใช้งานในพื้นที่ต่างๆ กัน 10 พื้นที่ภายในบ้านหรือภายในตึกและอาคาร โดยการทดลองสุ่มตัวอย่าง จากการทดลองมีผลการทดลองดังรูปที่ 4.15

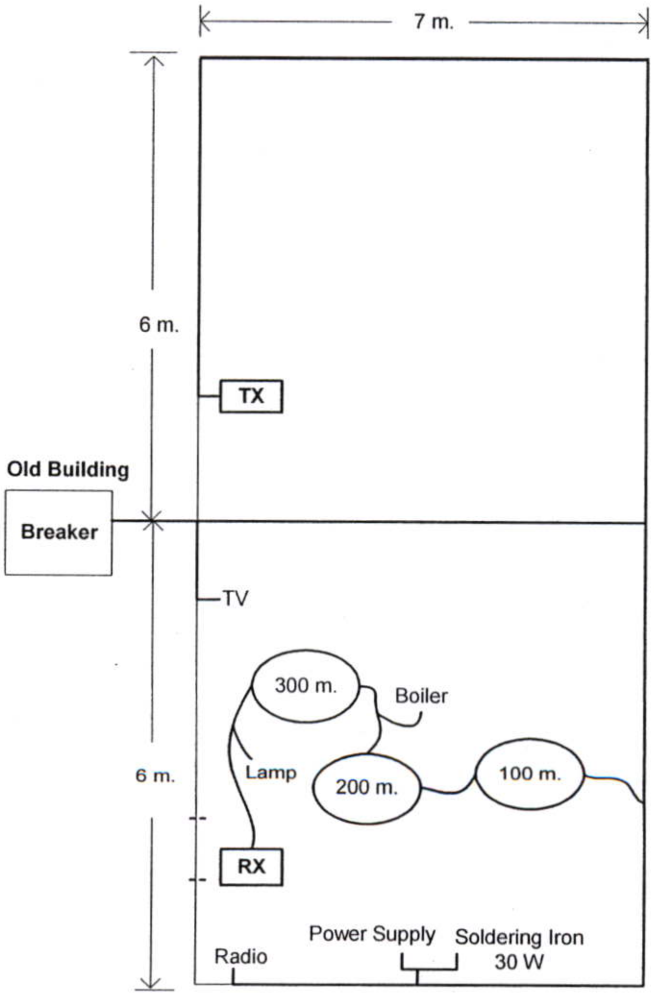


รูปที่ 4.15 ผลการทดลองใช้งานจริงในพื้นที่ต่างๆ กัน

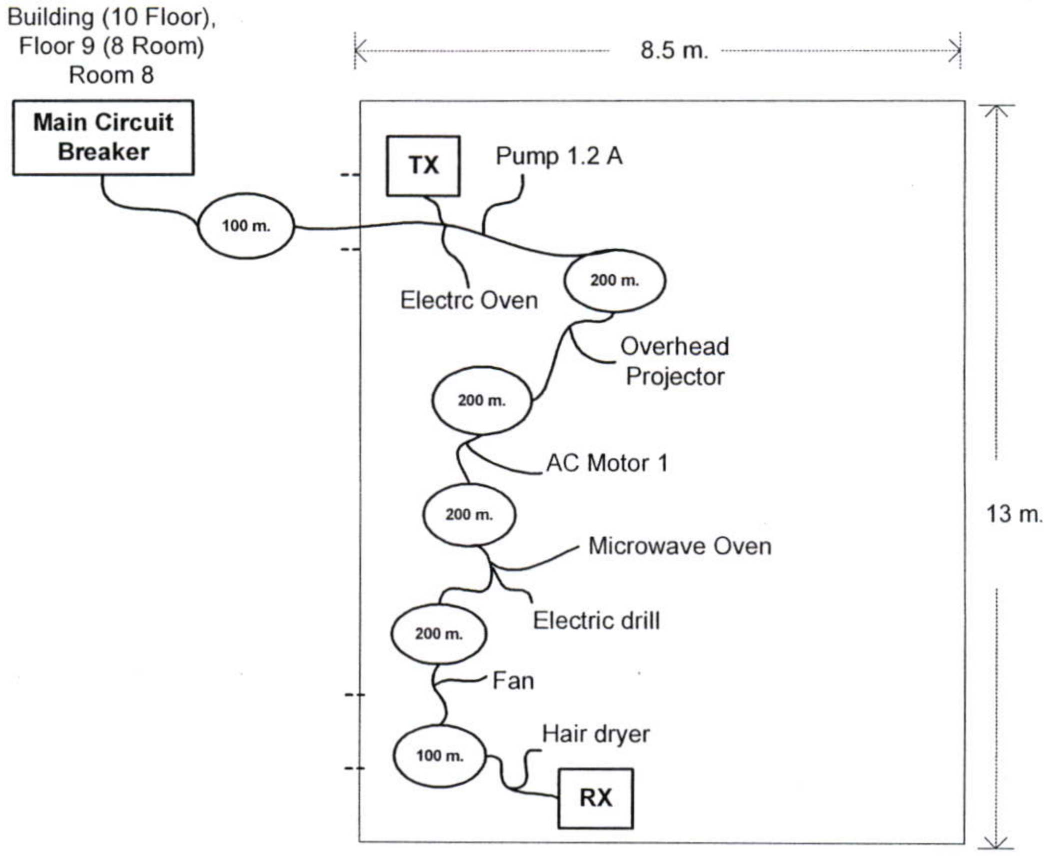
ค่าของ FER ทั้งหมดโดยเฉลี่ย

$$P=\frac{1}{10}(29+36+42+34+49+54+43+44+37+46)$$

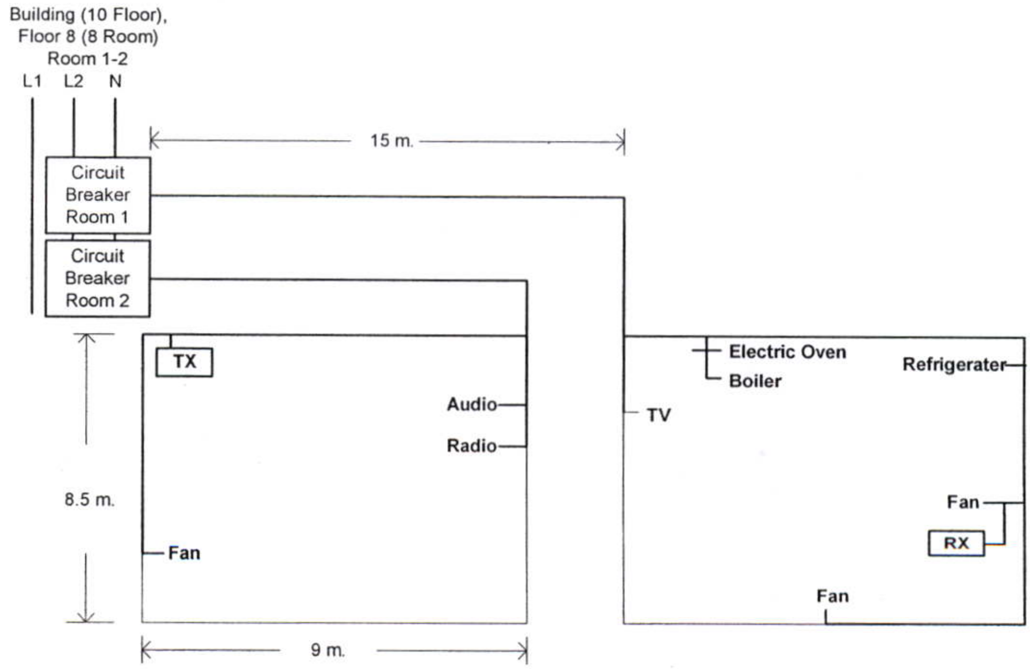
$P=41.4$ เปอร์เซ็นต์



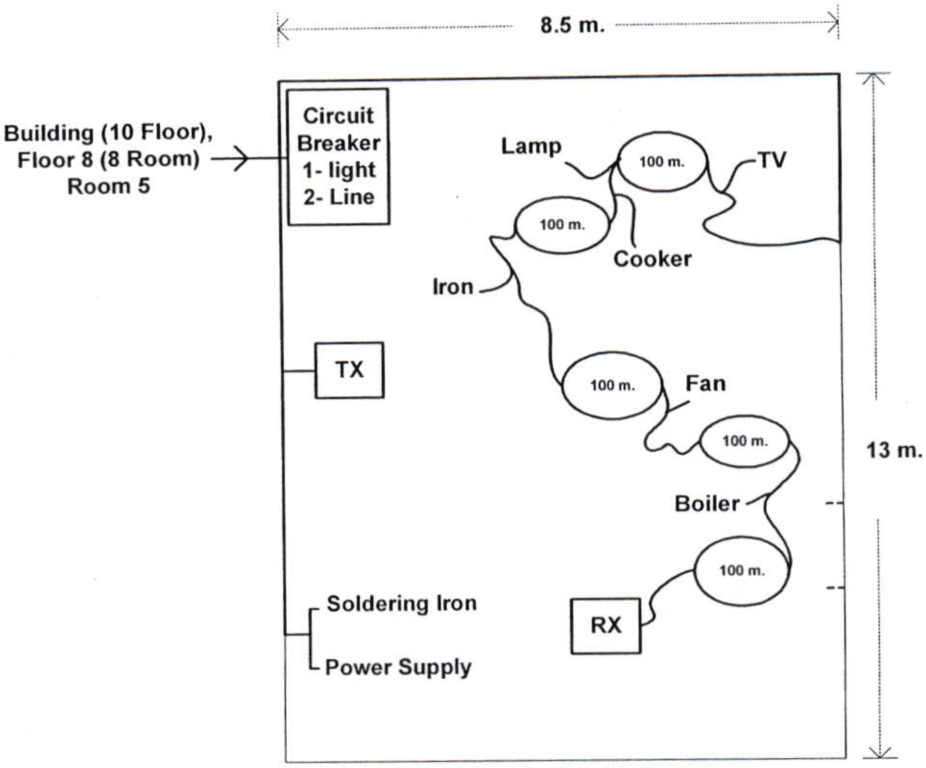
รูปที่ 4.16 การทดลองในพื้นที่จริง A1 (FER เท่ากับ 29 เปอร์เซ็นต์)



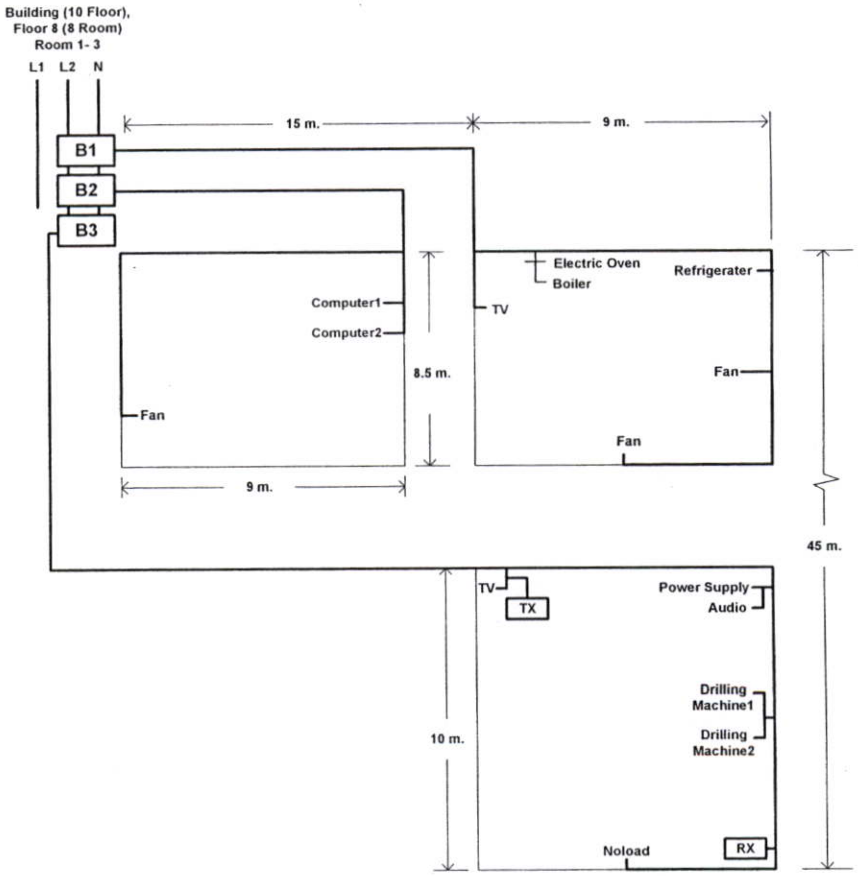
รูปที่ 4.17 การทดลองในพื้นที่จริง A2 (FER เท่ากับ 36 เปอร์เซ็นต์)



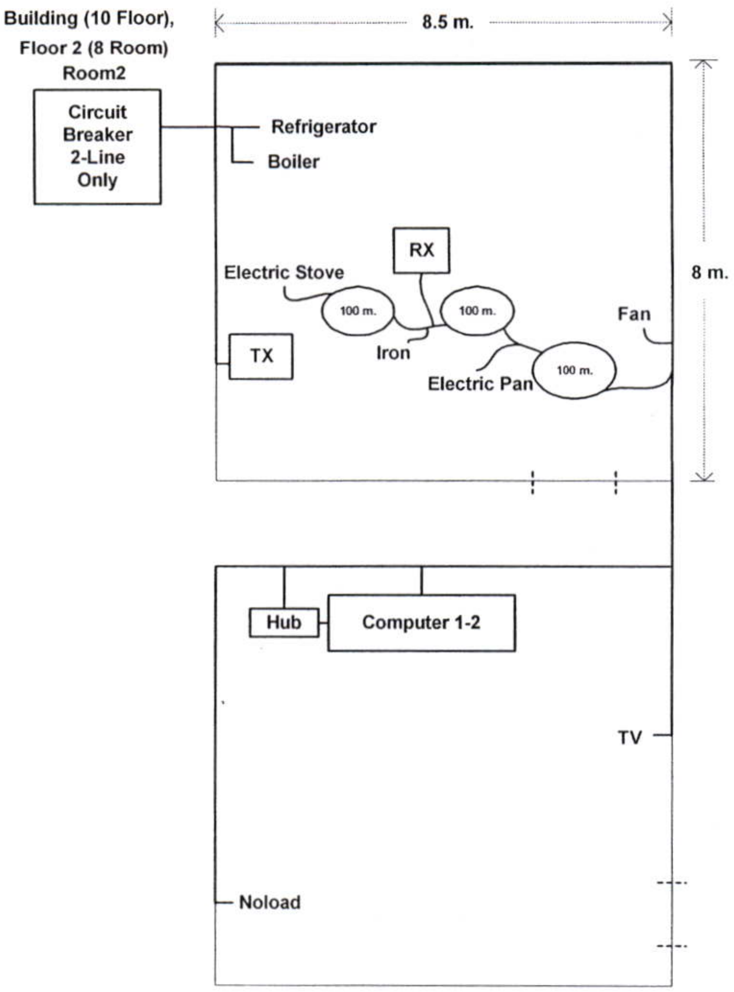
รูปที่ 4.18 การทดลองในพื้นที่จริง A3 (FER เท่ากับ 42 เปอร์เซ็นต์)



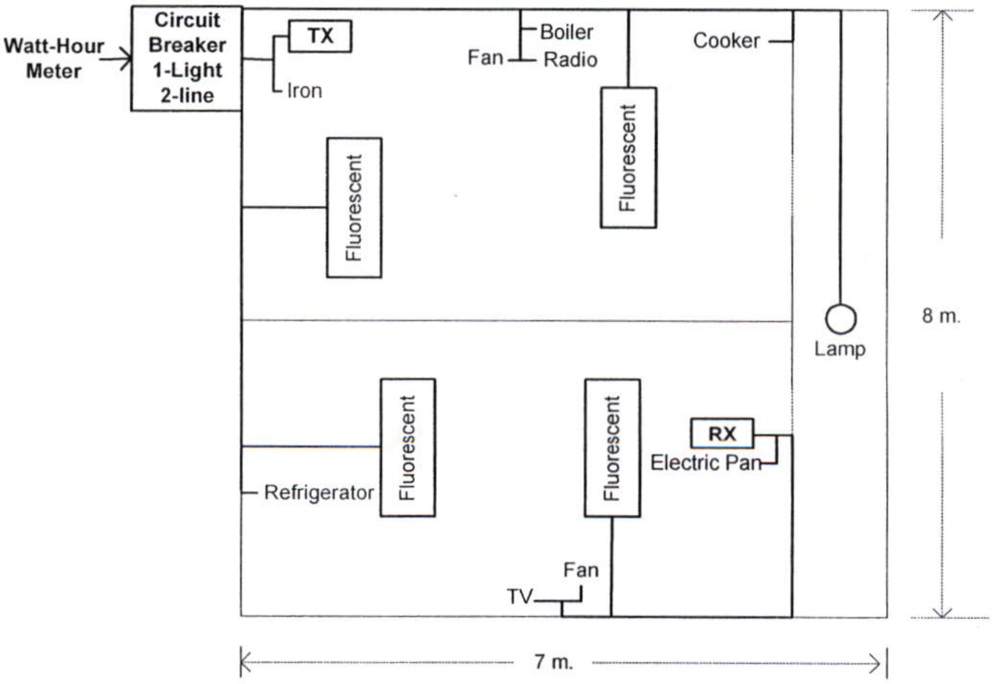
รูปที่ 4.19 การทดลองในพื้นที่จริง A4 (FER เท่ากับ 34 เปอร์เซ็นต์)



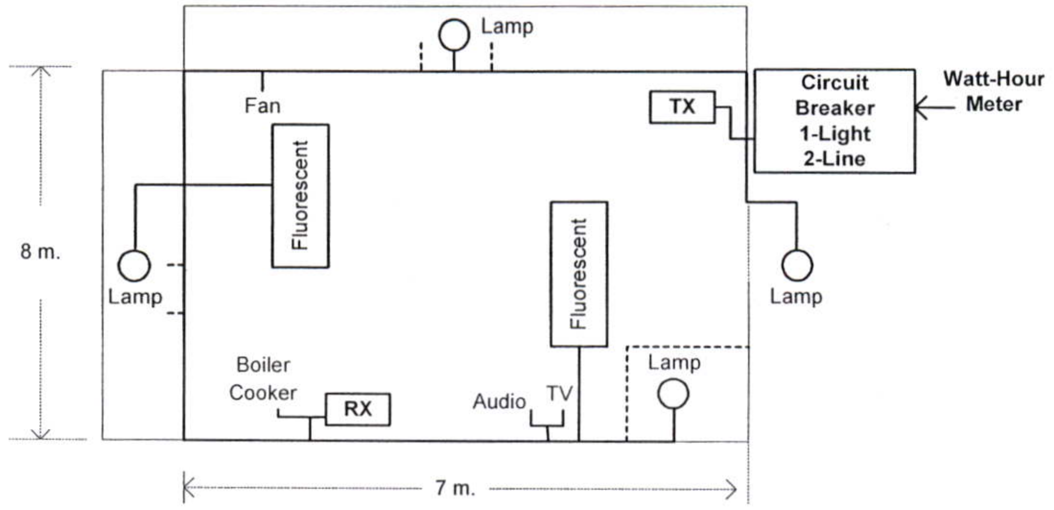
รูปที่ 4.20 การทดลองในพื้นที่จริง A5 (FER เท่ากับ 49 เปอร์เซ็นต์)



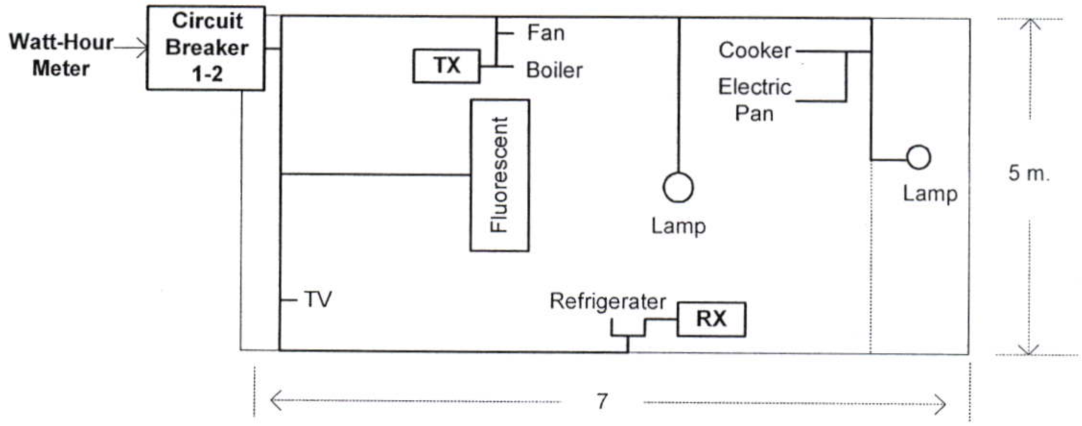
รูปที่ 4.21 การทดลองในพื้นที่จริง A6 (FER เท่ากับ 54 เปอร์เซ็นต์)



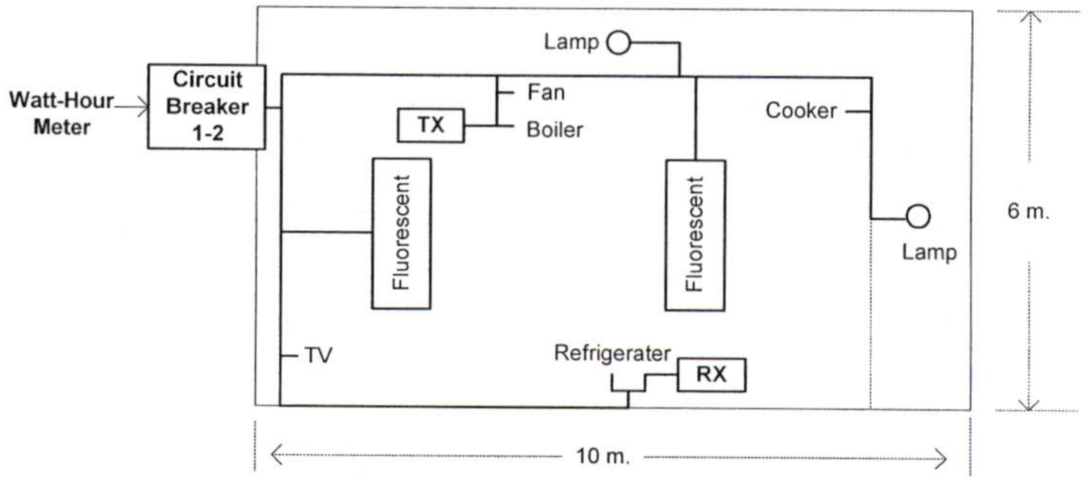
รูปที่ 4.22 การทดลองในพื้นที่จริง A7 (FER เท่ากับ 43 เปอร์เซ็นต์)



รูปที่ 4.23 การทดลองในพื้นที่จริง A8 (FER เท่ากับ 44 เปอร์เซ็นต์)

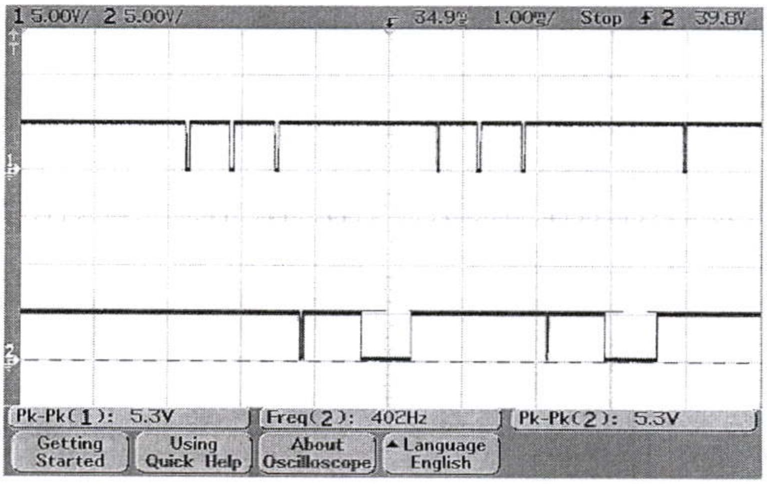


รูปที่ 4.24 การทดลองในพื้นที่จริง A9 (FER เท่ากับ 37 เปอร์เซ็นต์)



รูปที่ 4.25 การทดลองในพื้นที่จริง A10 (FER เท่ากับ 46 เปอร์เซ็นต์)

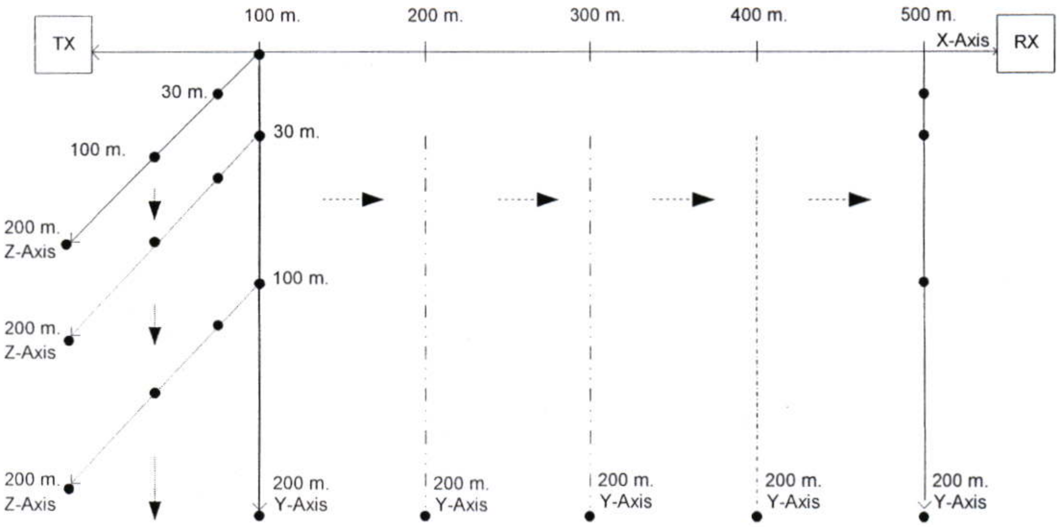
จากการทดลองใช้งานจริงในพื้นที่ต่างๆกันจะเห็นว่าในการรับ-ส่งข้อมูลจะมีความถูกต้องน้อย เนื่องจากว่าในเอซีไลน์ที่พื้นที่แตกต่างกันมีระดับสัญญาณรบกวนที่แตกต่างกันไป แต่ในระบบเครือข่ายจำลองมีความถูกต้องของข้อมูลสูงกว่าเนื่องจากในพื้นที่ ณ จุดนั้นมีระดับสัญญาณรบกวนที่ค่อนข้างน้อยถึงระดับปานกลาง และโหลดที่อยู่ในเครือข่ายจำลองเป็นโหลดที่มีการควบคุม ดังนั้นการรับ-ส่งข้อมูลผ่านเอซีไลน์หากนี้หากนำไปใช้งานจริงควรที่พื้นที่ที่มีสัญญาณรบกวนน้อย เช่น ตามตึกและอาคารที่มีการใช้งานโหลดค่อนข้างน้อยและห่างไกลจากเขตชุมชน และไม่ควรจะใช้งานกับโหลดที่เป็นมอเตอร์ที่มีแรงบิดในการโหลดกระแสสูง เพราะจะทำให้เกิดสัญญาณรบกวนในระบบมากขึ้น หากมีการใช้งานในพื้นที่ทั่วไปจะมีสัญญาณรบกวนที่มาจากฮาร์โมนิคส์ของเครื่องใช้ไฟฟ้าต่างๆกัน ซึ่งรวมแล้วก็คือสัญญาณรบกวนแบบ Non-Synchronous และในงานวิจัยนี้ไม่สามารถใช้งานได้กับโหลดที่เป็นคอมพิวเตอร์ เนื่องจากคอมพิวเตอร์มีความถี่ของภาคสวิทซ์ชิ่งเพาเวอร์ซัพพลายที่เป็นความถี่แบบฮาร์โมนิคส์มารบกวนการส่งสัญญาณข้อมูลของระบบเอซีไลน์ ดังแสดงในรูปที่ 4.26



รูปที่ 4.26 สัญญาณรบกวนของภาคสวิทซ์ชิ่งในเครื่องคอมพิวเตอร์ทำให้ข้อมูลเกิดความผิดพลาด

4.1.8 การทดลองการแยกสาขาในเอซีไลน์

ผลของการแยกสาขา (Branch) ได้ทำการทดลองเพื่อวิเคราะห์ระบบการรับ-ส่งข้อมูลผ่านเอซีไลน์ว่ามีผลการต่อโหลดที่ระยะต่างๆในแต่ละสาขาอย่างไรเพื่อจะได้นำผลนี้ไปจัดความสมดุลของโหลดในเอซีไลน์เพื่อให้มีผลต่อการลดทอนสัญญาณน้อยที่สุด มีการทดลองดังแสดงในรูปที่ 4.27 และมีผลการทดลองดังแสดงในตารางที่ 4.2-4.6 ตามลำดับ



รูปที่ 4.27 การทดลองแยกสาขาที่ระยะต่างๆ กัน

ตารางที่ 4.2 ผลการทดลองการแยกสาขาที่ระยะ 100 เมตร

จุดที่ทำการทดลอง	**โหลดที่ทดสอบ**	**ระยะ 0 เมตร (Z-Axis)**	**ระยะ 30 เมตร (Z-Axis)**	**ระยะ 100 เมตร (Z-Axis)**	**ระยะ 200 เมตร (Z-Axis)**
0 เมตร	เตารีด (4.3A)	-55.07dB	-54.52dB	-54.25dB	-53.86dB
(Y-Axis)	หม้อหุงข้าวไฟฟ้า (6.5A)	-56.11dB	-55.20dB	-54.55dB	-54.29dB
30 เมตร	เตารีด (4.3A)	-54.49dB	-54.11dB	-53.67dB	-53.19dB
(Y-Axis)	หม้อหุงข้าวไฟฟ้า (6.5A)	-55.18dB	-54.99dB	-54.09dB	-53.36dB
100 เมตร	เตารีด (4.3A)	-54.35dB	-53.73dB	-52.95dB	-51.63dB
(Y-Axis)	หม้อหุงข้าวไฟฟ้า (6.5A)	-54.43dB	-54.11dB	-53.99dB	-52.21dB
200 เมตร	เตารีด (4.3A)	-53.96dB	-53.11dB	-51.56dB	-50.98dB
(Y-Axis)	หม้อหุงข้าวไฟฟ้า (6.5A)	-54.01dB	-53.36dB	-52.31dB	-51.45dB

ตารางที่ 4.3 ผลการทดลองการแยกสาขาที่ระยะ 200 เมตร

จุดที่ทำการทดลอง	โหลดที่ทดสอบ	ระยะ 0 เมตร (Z-Axis)	ระยะ 30 เมตร (Z-Axis)	ระยะ 100 เมตร (Z-Axis)	ระยะ 200 เมตร (Z-Axis)
0 เมตร (Y-Axis)	เตารีด (4.3A)	-58.07dB	-57.39dB	-55.99dB	-54.11dB
	หม้อหุงข้าวไฟฟ้า (6.5A)	-59.59dB	-58.75dB	-56.27dB	-55.74dB
30 เมตร (Y-Axis)	เตารีด (4.3A)	-57.42dB	-56.87dB	-55.19dB	-53.96dB
	หม้อหุงข้าวไฟฟ้า (6.5A)	-58.63dB	-57.95dB	-56.09dB	-55.12dB
100 เมตร (Y-Axis)	เตารีด (4.3A)	-56.04dB	-55.32dB	-54.63dB	-52.98dB
	หม้อหุงข้าวไฟฟ้า (6.5A)	-56.30dB	-56.16dB	-55.39dB	-54.01dB
200 เมตร (Y-Axis)	เตารีด (4.3A)	-54.14dB	-53.73dB	-52.93dB	-51.11dB
	หม้อหุงข้าวไฟฟ้า (6.5A)	-55.63dB	-55.22dB	-54.22dB	-53.43dB

ตารางที่ 4.4 ผลการทดลองการแยกสาขาที่ระยะ 300 เมตร

จุดที่ทำการทดลอง	โหลดที่ทดสอบ	ระยะ 0 เมตร (Z-Axis)	ระยะ 30 เมตร (Z-Axis)	ระยะ 100 เมตร (Z-Axis)	ระยะ 200 เมตร (Z-Axis)
0 เมตร (Y-Axis)	เตารีด (4.3A)	-62.71dB	-61.10dB	-59.56dB	-56.10dB
	หม้อหุงข้าวไฟฟ้า (6.5A)	-64.70dB	-63.04dB	-62.63dB	-57.89dB
30 เมตร (Y-Axis)	เตารีด (4.3A)	-61.15dB	-60.97dB	-58.11dB	-55.91dB
	หม้อหุงข้าวไฟฟ้า (6.5A)	-63.19dB	-62.93dB	-60.13dB	-57.11dB
100 เมตร (Y-Axis)	เตารีด (4.3A)	-59.63dB	-58.44dB	-56.36dB	-54.14dB
	หม้อหุงข้าวไฟฟ้า (6.5A)	-62.78dB	-60.34 dB	-57.91 dB	-55.94 dB
200 เมตร (Y-Axis)	เตารีด (4.3A)	-56.33 dB	-55.78 dB	-54.19 dB	-52.48 dB
	หม้อหุงข้าวไฟฟ้า (6.5A)	-57.81 dB	-57.22 dB	-55.78 dB	-53.42 dB

ตารางที่ 4.5 ผลการทดลองการแยกสาขาที่ระยะ 400 เมตร

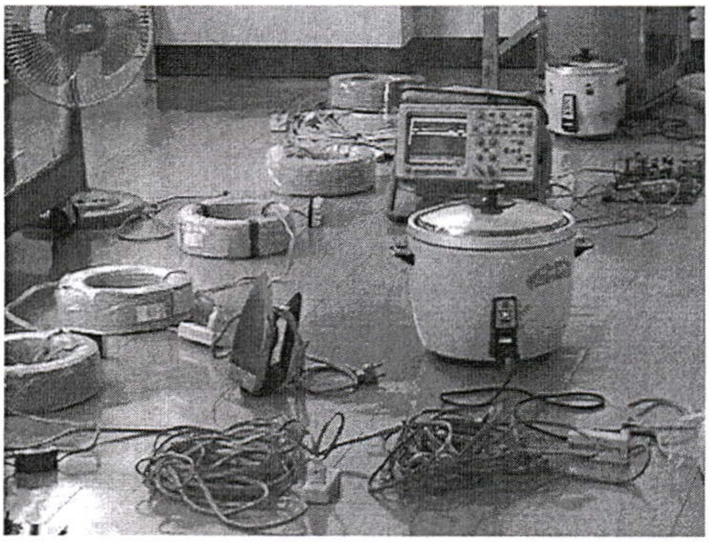
จุดที่ทำการทดลอง	โหลดที่ทดสอบ	ระยะ 0 เมตร (Z-Axis)	ระยะ 30 เมตร (Z-Axis)	ระยะ 100 เมตร (Z-Axis)	ระยะ 200 เมตร (Z-Axis)
0 เมตร (Y-Axis)	เตารีด (4.3A)	-64.70dB	-62.91dB	-60.72dB	-58.64dB
	หม้อหุงข้าวไฟฟ้า (6.5A)	-66.65dB	-64.62dB	-62.39dB	-60.87dB
30 เมตร (Y-Axis)	เตารีด (4.3A)	-62.93dB	-61.99dB	-59.59dB	-57.49dB
	หม้อหุงข้าวไฟฟ้า (6.5A)	-64.55dB	-63.98dB	-61.45dB	-59.87dB
100 เมตร (Y-Axis)	เตารีด (4.3A)	-60.74dB	-59.41dB	-58.11dB	-55.59dB
	หม้อหุงข้าวไฟฟ้า (6.5A)	-62.41dB	-61.94dB	-60.29dB	-57.41dB
200 เมตร (Y-Axis)	เตารีด (4.3A)	-58.44dB	-57.63dB	-55.38dB	-54.33dB
	หม้อหุงข้าวไฟฟ้า (6.5A)	-60.81dB	-59.43dB	-57.45dB	-55.49dB

ตารางที่ 4.6 ผลการทดลองการแยกสาขาที่ระยะ 500 เมตร

จุดที่ทำการทดลอง	โหลดที่ทดสอบ	ระยะ 0 เมตร (Z-Axis)	ระยะ 30 เมตร (Z-Axis)	ระยะ 100 เมตร (Z-Axis)	ระยะ 200 เมตร (Z-Axis)
0 เมตร (Y-Axis)	เตารีด (4.3A)	-66.12dB	-64.38dB	-62.71dB	-59.83dB
	หม้อหุงข้าวไฟฟ้า (6.5A)	-67.56dB	-66.31dB	-65.49dB	-62.32dB
30 เมตร (Y-Axis)	เตารีด (4.3A)	-64.38dB	-63.98dB	-62.48dB	-57.14dB
	หม้อหุงข้าวไฟฟ้า (6.5A)	-66.42dB	-65.21dB	-63.87dB	-61.03dB
100 เมตร (Y-Axis)	เตารีด (4.3A)	-62.71dB	-61.99dB	-59.41dB	-56.36dB
	หม้อหุงข้าวไฟฟ้า (6.5A)	-65.42dB	-63.64dB	-62.36dB	-59.03dB
200 เมตร (Y-Axis)	เตารีด (4.3A)	-59.87dB	-57.87dB	-55.11dB	-53.96dB
	หม้อหุงข้าวไฟฟ้า (6.5A)	-62.56dB	-61.22dB	-59.21dB	-56.98dB

จากการทดลองการแยกสาขา (Branch) ในแนวแกนเอ็กซ์ (X-Axis) ที่ระยะใกล้กับเครื่องส่งทำให้เกิดการลดทอนสัญญาณในเอซีไลน์ที่น้อยกว่าการการแยกสาขาที่ระยะไกลออกไป เนื่องจากว่ามีระยะทางที่เพิ่มขึ้นในเส้นทางของการรับ-ส่งข้อมูล ส่วนในเส้นทางที่แยกสาขาลงมาในแนวแกนวาย (Y-Axis) และแนวแกนแซท (Z-Axis) พบว่าการแยกสาขาในระยะสั้นกลับทำให้เกิดการลดทอนสัญญาณที่มากขึ้น แต่ถ้าเพิ่มระยะทางให้มากขึ้นกลับทำให้เกิดการลดทอน

สัญญาณที่น้อยลง เนื่องจากมีระยะทางที่อยู่ห่างจากเส้นทางระหว่างการรับ-ส่งข้อมูลที่มากขึ้น ดังนั้นในการต่อโหลดใช้งาน โหลดตัวใดที่มีผลต่อการลดทอนสัญญาณที่สูงหากนำมาต่อในเส้นทางของการรับ-ส่งข้อมูลควรต่อไว้ที่ระยะต้นทาง จะช่วยให้เกิดการลดทอนสัญญาณโดยรวมที่น้อยลง และหากนำมาต่อใช้งานในแนวของแกนวายและแนวแกนแซทควรต่อที่ระยะไกลออกไปจากเส้นทางของการรับ-ส่งข้อมูล ซึ่งจะมีผลทำให้เกิดการลดทอนสัญญาณในเอซีไลน์ที่น้อยลงได้



รูปที่ 4.28 การแยกสาขา (Branch)

4.1.9 โหลดที่นำมาใช้ในการทดลองทั้งหมด

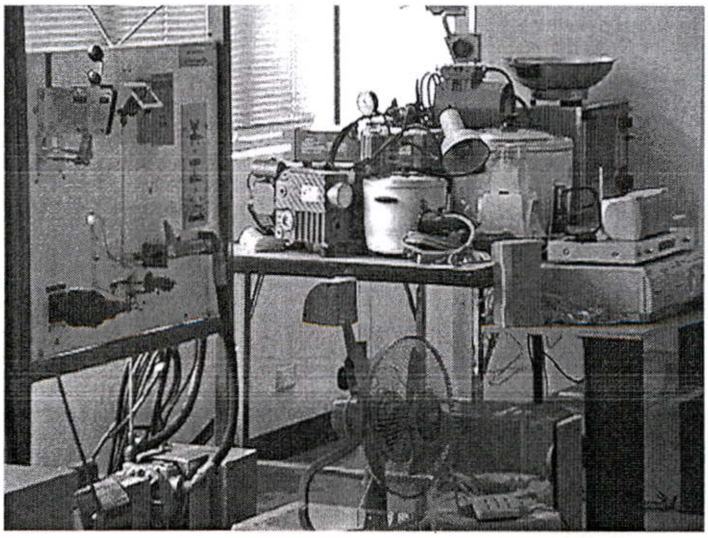
โหลดที่ใช้ในการทดลองประกอบด้วยโหลดต่างๆ ดังตารางที่ 4.7 ดังนั้นโหลดใดที่สามารถนำมาทดลองได้ก็ใช้โหลดนั้นในการทดลอง แต่โหลดใดที่ไม่สามารถนำมาทดลองได้ก็จะใช้โหลดอื่นๆที่มีการใช้กระแสไฟฟ้าเท่าเทียมกันมาทำการทดลอง เช่น เครื่องปรับอากาศและเครื่องซักผ้าเป็นต้น

ตารางที่ 4.7 โหลดที่นำมาใช้ในการทดลอง

โหลดที่นำมาทดลองทั้งหมด	ขนาดกระแส (แอมแปร์)
ชุดฝึก Avionic 1 (AC Motor 3/4 HP)	6.5
ชุดฝึก Avionic 2 (AC Motor 3/4 HP)	6.5
Pump (Capanelli) 1HP 0.75 kw	4.4
Pump (Barfield) 2510 F	1.2
โคมไฟ 100 วัตต์	0.4
เครื่องฉายแผ่นใส 1	2.8

ตารางที่ 4.7 (ต่อ) โหลดที่นำมาใช้ในการทดลอง

โหลดที่นำมาทดลองทั้งหมด	**ขนาดกระแส (แอมแปร์)**
เครื่องฉายแผ่นใส 2	2.8
Power Supply	0.2
สว่านไฟฟ้า 300 W	0.4
เครื่องเสียง	0.1
พัดลม	0.2
โทรทัศน์	0.3
เครื่องปั่นอาหาร	0.9
ไดเป่าผม	1.7
หม้อหุงข้าวไฟฟ้า ขนาด 1 ลิตร	2.1
กาต้มน้ำ 1	3.2
เตารีด	4.3
เตาไมโครเวฟ	4.5
เตาอบไฟฟ้า	4.8
หม้อหุงข้าวไฟฟ้า ขนาด 2.5 ลิตร	6.5
เตาไฟฟ้า	6.6
กระทะไฟฟ้า	6.3
รวมกระแสไฟฟ้าทั้งหมด	**66.7**



รูปที่ 4.29 โหลดทั้งหมดที่นำมาทดลอง

บทที่ 5
สรุปผลการวิจัยและข้อเสนอแนะ

5.1 สรุปผลการวิจัย

งานวิจัยในวิทยานิพนธ์ฉบับนี้เป็นการออกแบบและวิเคราะห์ระบบควบคุมผ่านเอซีไลน์ ซึ่งประกอบด้วยวงจรการรับ-ส่งข้อมูลผ่านเอซีไลน์ที่ใช้เทคนิคการมอดูเลทสัญญาณแบบเอฟเอสเคมีการทำงานแบบ Half-Duplex การตรวจจับความผิดพลาดของข้อมูลเป็นแบบซีอาร์ซี ในงานวิจัยได้ให้ความสำคัญต่อการหาระยะทาง การหาความถี่ที่เหมาะสม การหาความเร็วที่สามารถรับ-ส่งข้อมูลได้ดีที่สุด การหาขนาดเฟรมข้อมูลและการวิเคราะห์โหลด ในการทดลองทั้งหมดทำให้ทราบว่าระบบสามารถรองรับโหลดได้ไม่เกิน 33 แอมแปร์ ในระยะทาง 1,000 เมตร มีความเหมาะสมกับโหลดที่ใช้กระแสคงที่และไม่ทำให้เกิดความถี่ฮาร์โมนิคส์ เช่น หม้อหุงข้าวไฟฟ้า กระทะไฟฟ้า กาต้มน้ำ เครื่องเสียง ฯลฯ นอกจากนี้โหลดที่เป็นมอเตอร์ แต่ไม่ได้อยู่ในช่วงของการสตาร์ทและไม่มีการขับโหลดที่กระแสสูงๆ ก็สามารถใช้งานได้ เช่น พัดลมและไดเป่าผม เป็นต้น ส่วนโหลดที่เป็น มอเตอร์ไฟฟ้า สว่านไฟฟ้าและเครื่องซักผ้า ซึ่งทำให้เกิดการโหลดกระแสที่สูงในขณะใช้งานจะทำให้เกิดสัญญาณรบกวนเข้าไปในระหว่างการรับ-ส่งข้อมูลได้ ความถี่ที่ดีที่สุดสำหรับการรับ-ส่งข้อมูลคือความถี่สเปส 75 KHz และความถี่มาคเท่ากับ 90 KHz เนื่องจากการใช้งานที่ความถี่สูงจะมีสัญญาณรบกวนที่มากกว่าความถี่ต่ำ และความถี่ที่สูงขึ้นจะทำให้เกิดการแทรกแซงสัญญาณรบกวนที่มาจากความถี่ของวิทยุเอเอ็มได้ง่ายขึ้น ความเร็วในการรับ-ส่งข้อมูลได้ 375 บิตต่อวินาที ขนาดของเฟรมข้อมูลมีขนาดไม่เกิน 100 ไบต์ การรับ-ส่งข้อมูลที่ความเร็วสูงและมีขนาดเฟรมข้อมูลที่สูงจะทำให้เกิดความผิดพลาดสูงตามไปด้วย ในการใช้งานอาจจะลดความเร็วลงและเพิ่มขนาดของเฟรมข้อมูลชดเชยได้บ้างตามความเหมาะสมก็จะทำให้ระบบมีความถูกต้องในการรับ-ส่งข้อมูลที่ดีขึ้น ระบบสามารถใช้งานได้ในพื้นที่ห่างไกลจากเขตชุมชนหรือในอาคารและตึกที่มีการใช้งานโหลดค่อนข้างน้อย โดยมีอัตราความผิดพลาดของเฟรมข้อมูลอยู่ที่ 22.5 เปอร์เซ็นต์ ระบบไม่เหมาะสมกับการใช้งานในพื้นที่ทั่วๆไปที่มีโหลดเป็นเครื่องใช้ไฟฟ้าจำนวนมากมายหลายชนิด เพราะจะทำให้มีระดับสัญญาณรบกวนที่มากเกินไป นอกจากนี้ระบบที่ออกแบบไม่เหมาะกับโหลดที่ทำให้เกิดความถี่ฮาร์โมนิคส์ เช่น คอมพิวเตอร์จะทำให้มีสัญญาณรบกวนที่สูง จากการวิเคราะห์ระบบทำให้ทราบว่าปัญหาส่วนใหญ่เกิดจากสัญญาณรบกวนในเอซีไลน์มีจำนวนมาก นอกจากนี้ยังมีความถี่ฮาร์โมนิคส์จากการต่อเครื่องใช้ไฟฟ้าต่างๆ อีกด้วยซึ่งเป็นความถี่แบบ Non-Synchronous และยังมีสัญญาณรบกวนแบบอิมพัลซ์ซึ่งมาจากการเปิด-ปิดเครื่องใช้ไฟฟ้าอีก ส่วนการลดทอนสัญญาณในเอซีไลน์ยังไม่เป็นปัญหามากนัก ซึ่งสามารถใช้การขยายสัญญาณเพิ่มเติมได้ การมอดูเลชั่นสัญญาณแบบเอฟ

เอสเคไม่เพียงพอต่อการทนทานของสัญญาณรบกวนในเอซีไลน์ที่มากเกินไป การใช้งานต้องกำจัดสัญญาณรบกวนในเอซีไลน์เป็นประการแรกและลดสัญญาณรบกวนเป็นความถี่ฮาร์โมนิคส์ของเครื่องใช้ไฟฟ้าออกไปให้ได้มากที่สุด

ในการทดลองการแยกสาขาในเอซีไลน์ทำให้พบว่า โหลดที่ทำให้เกิดการลดทอนสัญญาณในเอซีไลน์ส่วนมากจะเป็นโหลดที่ใช้กระแสมาก นอกจากนี้แล้วโหลดที่มีภาคจ่ายไฟเป็นแบบสวิทชิ่งก็ทำให้มีการลดทอนสัญญาณที่สูงขึ้นได้เช่นกัน

ในเส้นทางตรงระหว่างการรับ-ส่งข้อมูล การต่อโหลดที่มีการลดทอนสัญญาณมากไว้ที่ระยะต้นทางจะทำให้ระบบมีการลดทอนสัญญาณโดยรวมมีค่าน้อยเพราะว่าระยะทางมีค่าน้อย และหากทำการต่อโหลดนี้ไว้ที่ระยะกึ่งกลางและระยะที่ปลายทาง จะทำให้มีการลดทอนสัญญาณโดยรวมมีค่ามากขึ้นเพราะระยะทางมีค่ามากขึ้น ผลการแยกสาขาในเอซีไลน์พบว่าการแยกสาขาในระยะต้นทางทำให้เกิดการลดทอนสัญญาณโดยรวมที่มีค่าน้อยกว่าการแยกสาขาในระยะกึ่งกลางและระยะปลายทางตามลำดับ การแยกสาขาย่อยในแต่ละสาขาพบว่าการแยกสาขาย่อยในระยะใกล้กับจุดแยกของสาขา กลับทำให้เกิดการลดทอนสัญญาณโดยรวมที่มีค่ามากกว่าการแยกสาขาย่อยในระยะที่ไกลออกไป

5.2 ข้อเสนอแนะ

ระบบไฟฟ้าในประเทศไทยมีสัญญาณรบกวนมาก ส่วนใหญ่แล้วเป็นความถี่ฮาร์โมนิคส์แบบ Non-Synchronous การมอดูเลทสัญญาณแบบเอฟเอสเคไม่มีความทนทานต่อสัญญาณรบกวนในเอซีไลน์ที่เพียงพอ ระบบจึงมีความเหมาะสมกับพื้นที่ที่มีสัญญาณรบกวนน้อยและอยู่ห่างไกลจากเขตชุมชน ระบบที่ออกแบบมีความเร็วในการรับ-ส่งข้อมูลที่ค่อนข้างต่ำ จึงมีความเหมาะสมกับการควบคุมอุปกรณ์ไฟฟ้าต่างๆ

ในส่วนของวงจร Band Pass Filter นั้นไม่สามารถกรองความถี่ฮาร์โมนิคส์ได้ทั้งหมด ในการใช้งานจริงควรที่จะทำการวิเคราะห์หาความถี่ฮาร์โมนิคส์ในพื้นที่นั้น และวิเคราะห์โหลดเพื่อดูว่ามีโหลดใดที่เป็นตัวสร้างฮาร์โมนิคส์ออกมาบ้าง และทำการออกแบบ Band Pass Filter เพื่อใช้งานกับพื้นที่นั้นโดยตรง ด้วยวิธีการนี้จะทำให้วงจรที่ออกแบบมาใช้งานกับพื้นที่นั้นสามารถทำงานได้ดีขึ้น

ในเส้นทางตรงระหว่างการรับ-ส่งข้อมูล หากมีความจำเป็นต้องต่อโหลดเพื่อใช้งานอื่นๆ โหลดตัวที่ทำให้เกิดการลดทอนสัญญาณมากควรต่อไว้ในระยะต้นทาง จะช่วยทำให้เกิดการลดทอนสัญญาณในเอซีไลน์ในระดับที่น้อย ส่วนโหลดอื่นที่อยู่ในสาขาย่อยของสาขาควรต่อในระยะที่ไกลออกไปจะช่วยทำให้เกิดการลดทอนสัญญาณบนเส้นทางระหว่างการรับ-ส่งข้อมูลที่มีค่าน้อย

เอกสารอ้างอิง

[1] G. Korf. **"Design of a Powerline Home Automation System,"** November 2000. pp.4-6.

[2] G. Schickhuber and O. McCarthy. **"Control Using Power Lines a European View,"** Computer & Control Engineering Journal, August 1997. pp. 183-184.

[3] G. Platt. **"Domestic Power Line Carrier Communication,"** Thesis B. Eng., The University of Newcastle, Australia, 1999.

[4] J.A. Malack and J.R. Engstrom. **"RF Impedance of United States and European Power Lines,"** IEEE Transaction on Electromagnetic Compatibility, Vol.EMC-18, no.1, February 1976. pp. 366-38.

[5] K.M. Dostert. **"Frequency-Hopping Spread-Spectrum Modulation for Digital Communications over Eelectrical Power Lines,"** IEEE Journal on Selected Areas in Communication, vol.9, no.3, May 1990. pp. 700-710.

[6] M. Popa. **"Home Appliances Networking,"** IEEE, 2002. pp. 285-288.

[7] B. Pehrson. **"Powerline Carrier (PLC) Communication Systems,"** Master of Science Internetworking-MS Thesis, September 2003. pp. 46.

[8] L.W. Couch II. **"Digital and Analog Communication System,"** Fifth Edition, Prentice-Hall International, Inc.1997.

[9] M. King, J. Adame, T. Schaub, G. Rossi and F. Ziglioli. **"Experimental System for Tele-reading over the Low Voltage Network,"** In 6th International Conference on Metering Apparatus and Tariffs for Electricity Supply, 1990, pp. 154-157.

[10] R. Cappellti and A. Baschirotto. **"A Versatile Low-power Power Line FSK Transceiver,"** IEEE 2000 Custom Integrated Circuit Conference, 2000. pp. 323-326.

[11] S.K. Wong and M. Moghavvemi. **"A Robust System for Data Transmission Over the Low Voltage Distribution Network,"** Student Conference on Research and Development Proceeding, Malaysia, 2002. pp. 399-402.

[12] M.K. Song, S.C. Sakong and K.H. Tchah. **"Relization of Power Line Modem Using a Direct Sequence Spread Spectrum Technique,"** IEEE Transactions on Consumer Electronics, vol.39, no. 3, August 1993. pp. 646-652.

[13] C.J. Kim and M.F. Chouikha. **"Attenuation Characteristics of High Rate Home-Networking PLC Signals,"** IEEE, pp.1-7.

ภาคผนวก ก.
ผลงานวิจัยที่ได้รับการตีพิมพ์

1. พุฒิพงศ์ เกิดพิพัฒน์, สมศักดิ์ มิตะถา, ศักดิ์ชัย ทิพย์จักษุรัตน์. **"การวิเคราะห์ประสิทธิภาพของระบบควบคุมผ่านเอซีไลน์,"** การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 28 มหาวิทยาลัยธรรมศาสตร์ ตุลาคม 2548 หน้า 893-896.

การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 28
28th Electrical Engineering Conference
EECON XXVIII
Volume II
ไฟฟ้าสื่อสาร (CM)
คอมพิวเตอร์และเทคโนโลยีสารสนเทศ (CP)
การประมวลผลสัญญาณ (DS)
อิเล็กทรอนิกส์ (EL)
งานวิจัยที่เกี่ยวของกับวิศวก (GN)
Engineering
IT Dabos Co., Ltd.
WD Western Digital
NECTEC
ภาควิชาวิศวกรรมไฟฟ้า
คณะวิศวกรรมศาสตร์ มหาวิทยาลัยธรรมศาสตร์
20 - 21 ตุลาคม 2548
ณ โรงแรม เพิร์ล วิลเลจ จ.ภูเก็ต

CP011

การวิเคราะห์ประสิทธิภาพของระบบควบคุมผ่านเอซีไลน์

Performance Analysis of Control System via AC Line

[illegible]
[illegible]
[illegible]
โทร 0-2737-3000 ต่อ 3920-2 E-mail: [illegible]@hotmail.com, {[illegible], [illegible]}@kmitl.ac.th

บทคัดย่อ

[illegible]

คำสำคัญ : เอซีไลน์, การลดทอนสัญญาณ, สาขา

Abstract

We present the design and analysis of control system via AC line for security system. The system is designed at the two levels of master-slave network model. Our system can support the data rate up to 9,600 bits per second at the maximum distance of 1,200 meters. The system can connect to the Internet so that we can control the system by using web service. All electric equipments can be controlled via AC line. The data rate is 250 bits per second at the distance of 400 meters. We evaluated our system by means of the experiment. The experiment results showed that the system provided 99.92 percent for the accuracy of the transmission. We also evaluated the signal attenuation of the various loads. We found that the television gave the highest signal attenuation. Further more, we divided the system as the branch at various distances. We found that the signal attenuation depended on the distance from branch. The short distance from branch provided the better signal attenuation comparing with the long distance from branch. For each branch, the load that connected near the branch gave the higher signal attenuation. The results of this experiment can be applied for load balancing in the AC line.

Keywords: AC Line, Attenuation, Branch

1. คำนำ

[illegible] OFDM (Orthogonal Frequency Division Multiplex) [illegible] (Frequency Shift Keying) [illegible] OFDM [illegible] (Chip) [illegible][5] [illegible]

ประวัติผู้เขียน

ชื่อ – นามสกุล นายพุฒิพงศ์ เกิดพิพัฒน์

วัน เดือน ปีเกิด 24 มิถุนายน 2513 ที่จังหวัดพระนครศรีอยุธยา

ที่อยู่ เลขที่ 2 ถ.นางลิ้นจี่ แขวงทุ่งมหาเมฆ เขตสาทร กรุงเทพฯ 10120

ประวัติการศึกษา

ปีการศึกษา 2532

ระดับประกาศนียบัตรวิชาชีพชั้นสูง สาขาอิเล็กทรอนิกส์ สถาบันเทคโนโลยีราชมงคล วิทยาเขตเทคนิคกรุงเทพฯ

ปีการศึกษา 2535

ระดับปริญญาตรี สาขาวิศวกรรมการวัดคุม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ประวัติการทำงาน

พ.ศ.2540 - ปัจจุบัน

อาจารย์ประจำสาขาวิชาวิศวกรรมอิเล็กทรอนิกส์และโทรคมนาคม มหาวิทยาลัยเทคโนโลยีราชมงคลกรุงเทพ