

การลดสัญญาณรบกวนและการสูญเสียในการสวิตช์
ของวงจรฟูลบริดจ์ที่ขับเคลื่อนมอเตอร์สำหรับขับเคลื่อนมอเตอร์

EMI AND SWITCHING LOSS REDUCTIONS
OF A FULL-BRIDGE PWM CONVERTER FOR DC MOTOR DRIVE

สัจทัศน์ก ธานานะ
SANCHANOK THANASANA

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาระดับปริญญาโท สาขาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมระบบควบคุม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2545

ISBN 974-324-024-1

การลดสัญญาณรบกวนและการสูญเสียในการสวิตช์
ของวงจรฟูลบริดจ์พีดับบลิวเอ็มคอนเวอร์เตอร์สำหรับขับเคลื่อนมอเตอร์

EMI AND SWITCHING LOSS REDUCTIONS
OF A FULL-BRIDGE PWM CONVERTER FOR DC MOTOR DRIVE



สันห้ชนก ธานาสนะ

SANCHANOK THANASANA

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมระบบควบคุม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2545

ISBN 974-324-024-1

**EMI AND SWITCHING LOSS REDUCTIONS
OF A FULL-BRIDGE PWM CONVERTER FOR DC MOTOR DRIVE**

SANCHANOK THANASANA

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN CONTROL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
2002
ISBN 974-324-024-1**

COPYRIGHT 2002

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

หัวข้อวิทยานิพนธ์	การลดสัญญาณรบกวนและการสูญเสียในการสวิตช์ของวงจร ฟูลบริดจ์พีคดับลิฟต์เอ็มคอนเวอเตอร์สำหรับขับเคลื่อนมอเตอร์
นักศึกษา	นายสันทัศน์ก ธินาสนะ
รหัสประจำตัว	43061508
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมระบบควบคุม
พ.ศ.	2545
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ. ดร. โยธิน เปรมปราณีรัชต์

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ได้นำเสนอวงจร 5 สวิตช์คอนเวอเตอร์ (Five-Switch Converter : FSC) เพื่อนำมาควบคุมการทำงานของโหลดขับเคลื่อนมอเตอร์ แทนวงจรฟูลบริดจ์พีคดับลิฟต์เอ็มคอนเวอเตอร์ ข้อดีของวงจร FSC คือสามารถลดจำนวนการสวิตช์ของเพาเวอร์มอสเฟตที่ทำงานที่ความถี่สูงในวงจรฟูลบริดจ์พีคดับลิฟต์เอ็มคอนเวอเตอร์ลง จากที่มีการทำงานเป็นคู่สลับกันสี่ตัวเหลือเพียงตัวเดียวที่ทำงานที่ความถี่สูงโดยให้อีกสองตัวนำกระแสและอีกสองตัวหยุดนำกระแสค้างไว้ จากข้อดีดังกล่าวทำให้ระดับของสัญญาณรบกวนทางสนามแม่เหล็กไฟฟ้า (Electromagnetic Interference : EMI) และการสูญเสียในการสวิตช์ (switching loss) ที่เกิดจากการทำงานของวงจร FSC มีค่าลดลงเมื่อเทียบกับวงจร ฟูลบริดจ์พีคดับลิฟต์เอ็มคอนเวอเตอร์ จากข้อดีที่วงจร FSC มีสวิตช์ทำงานที่ความถี่สูงเพียงตัวเดียว ทำให้ง่ายและสะดวกที่จะปรับปรุงวงจรในส่วนชุดขับเกท (gate driver) ของเพาเวอร์มอสเฟตเพื่อควบคุมความชันของสัญญาณกระแส I_{DS} และแรงดัน V_{DS} ที่มีผลโดยตรงต่อระดับของสัญญาณรบกวน EMI ด้วยวงจรพุช-พูล เกทไดรเวอร์ (push-pull gate driver) และใช้วงจร current-source และ current-sink เข้ามาทำงานร่วมด้วยเพื่อลดการสูญเสียในการสวิตช์ที่เพิ่มขึ้นเนื่องจากผลของวงจรพุช-พูล เกทไดรเวอร์ นอกจากนี้ยังได้นำเทคนิควิธีการวัดมาใช้เพื่อใช้แยกองค์ประกอบของสัญญาณรบกวนที่ไหลผ่านตัวนำ (conducted EMI) ซึ่งเกิดมาจากกระแสคอมมอน (common mode current : I_{CM}) และกระแสดิฟเฟอเรนเชียล (differential mode current : I_{DM}) การแยกองค์ประกอบของสัญญาณรบกวนดังกล่าวสามารถนำมาใช้ออกแบบเพาเวอร์ไลน์ฟิลเตอร์ที่เหมาะสมกับวงจร FSC ที่ทำการปรับปรุงแล้ว ในตอนท้ายยังสังเกตถึงผลการเปลี่ยนแปลงของระดับสัญญาณรบกวนที่ไหลผ่านตัวนำและสัญญาณรบกวนที่แพร่กระจายผ่านอากาศ (radiated EMI) เมื่อมีการลอยและเชื่อมต่อแผ่นระบายความร้อนลงกราวด์

Thesis Title	EMI and Switching Loss Reductions of a Full-Bridge PWM Converter for DC Motor Drive
Student	Mr. Sanchanok Thanasana
Student ID.	43061508
Degree	Master of Engineering
Programme	Control Engineering
Year	2002
Thesis Advisor	Assoc. Prof. Dr. Yothin Prempraneerach

ABSTRACT

This thesis presents a Five-Switch Converter (FSC) circuit for control DC Motor replace the full-bridge PWM converter circuit the main advantage of this circuit is to reduce the number of the switch power MOSFET. In stead of turning on-off simultaneously two of the four power MOSFET's in one switching period, this circuit operates only one power MOSFET. While continuously leaving another two on and another two off. Consequently, the Electromagnetic Interference (EMI) and the switching losses of this circuit are greatly less than these of the full-bridge PWM converter circuit. The FSC circuit has one switch is operated in one switching period, being easy and convenient to improved the gate drive circuit of the power MOSFET. Push-pull gate driver circuit is use to control the slope of I_{DS} and V_{DS} which effect to the conducted EMI. Current-source and current-sink circuits are addition to reduce the switching loss which effective from the push-pull gate driver circuit. Furthermore the measurement technique method is use to decipher common-mode noise (CM) and differential-mode noise (DM) from the conducted EMI. This method is effectively used for EMI filter design to suppress the conducted EMI of the improved FSC circuit. Finally, observe the testing results and the relative performance of the conducted EMI and radiated EMI when the heat sink of all power switching device are floated or connected to ground.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้อย่างสมบูรณ์ ด้วยคำแนะนำและปรึกษาจากท่าน รศ. ดร. โยธิน เปรมปราชญ์ ซึ่งเป็นอาจารย์ผู้ควบคุมวิทยานิพนธ์ ผู้วิจัยรู้สึกซาบซึ้งในความอนุเคราะห์จากท่านและขอกราบขอบพระคุณเป็นอย่างสูง

ขอขอบพระคุณ ผู้อำนวยการและเจ้าหน้าที่ศูนย์ทดสอบผลิตภัณฑ์ไฟฟ้าและอิเล็กทรอนิกส์ (ศทอ.) ทุกท่านที่ให้ความอนุเคราะห์เครื่องมือและสถานที่ในการทำวิจัยและทดสอบงานวิจัย สำเร็จสมบูรณ์

ขอขอบพระคุณ ดร. นนทวัฒน์ จุลเดชะ และอาจารย์สุมิตร พนาอุดมทรัพย์ อาจารย์ประจำ ภาควิชาวิศวกรรมระบบควบคุม คณะวิศวกรรมศาสตร์ ที่กรุณาให้ยืม current probe และให้คำแนะนำต่างๆ ทำให้วิทยานิพนธ์ฉบับนี้มีความสมบูรณ์มากขึ้น

ขอขอบคุณรุ่นพี่ รุ่นน้องและเพื่อนๆ ภาควิชาวิศวกรรมระบบควบคุมทุกท่านที่ให้กำลังใจ และคำแนะนำต่างๆ ในการทำวิทยานิพนธ์นี้

ขอขอบคุณบัณฑิตวิทยาลัยที่ให้ทุนสนับสนุนในการทำวิทยานิพนธ์ครั้งนี้

ขอขอบพระคุณบิดามารดาและคนข้างกายของข้าพเจ้าที่แรงบันดาลใจและกำลังใจมาโดยตลอด

คุณค่าและประโยชน์อันพึงมีมาจากวิทยานิพนธ์ฉบับนี้ ผู้วิจัยขอบอบแต่ผู้มีพระคุณและผู้ที่เกี่ยวข้องทุกท่าน

สัทพ์ชนก ธนาสนะ

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VIII
สารบัญรูป.....	IX
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	2
1.3 สมมุติฐานของการศึกษา.....	2
1.4 ขอบเขตการวิจัย.....	3
1.5 ขั้นตอนการศึกษา.....	4
บทที่ 2 วงจรฟูลบริดจ์พีดับบลิวเอ็มคอนเวอเตอร์สำหรับขับเคลื่อนมอเตอร์.....	5
2.1 บทนำ.....	5
2.2 ทฤษฎีและหลักการทำงานของวงจรฟูลบริดจ์พีดับบลิวเอ็มคอนเวอเตอร์ สำหรับขับเคลื่อนมอเตอร์.....	6
2.2.1 ลักษณะพื้นฐานและการทำงานของวงจร.....	6
บทที่ 3 ทฤษฎีและการนำเพาเวอร์มอสเฟตมาใช้งาน.....	19
3.1 บทนำ.....	19
3.2 โครงสร้างพื้นฐานของ MOS.....	19
3.3 เพาเวอร์มอสเฟตในงานสวิตชิง.....	22
3.3.1 โครงสร้างไดโอดในเพาเวอร์มอสเฟต.....	23
3.3.2 ไบโพลาร์ทรานซิสเตอร์แฝง.....	24
3.3.3 วงจรสมมูลของเพาเวอร์มอสเฟต.....	25
3.3.4 คุณสมบัติในขณะนำกระแส.....	28

สารบัญ(ต่อ)

	หน้า
3.3.5 คุณสมบัติในขณะหยุดนำกระแส.....	29
3.3.6 ข่านการทำงานที่ปลอดภัย.....	29
3.3.7 ผลกระทบจากอุณหภูมิ.....	30
3.3.8 คุณสมบัติในการทำงานเป็นสวิตช์.....	31
3.3.9 กำลังงานที่สูญเสียในวงจรสวิตชิงเพาเวอร์มอสเฟต.....	39
3.3.10 วงจรขับเคลื่อน.....	40
บทที่ 4 ประสิทธิภาพของวงจร.....	42
4.1 บทนำ.....	42
4.2 ความไม่เป็นอุดมคติของสวิตช์.....	42
4.3 สนับเบอร์สำหรับวงจรบริดจ์.....	45
บทที่ 5 สัญญาณรบกวนที่เกิดขึ้นในวงจร.....	48
5.1 บทนำ.....	48
5.2 สาเหตุของการเกิดและประเภทของสัญญาณรบกวน.....	48
5.3 สัญญาณรบกวนที่ไหลผ่านตัวนำ (Conducted EMI).....	52
5.3.1 ลักษณะทางกายภาพของแหล่งกำเนิดสัญญาณรบกวนชนิด CM.....	54
5.3.2 ลักษณะทางกายภาพของแหล่งกำเนิดสัญญาณรบกวนชนิด DM.....	54
5.3.3 การแบ่งแยกสัญญาณรบกวนระหว่าง CM และ DM โดยเทคนิคการวัด.....	56
5.4 แนวทางการลดระดับของสัญญาณรบกวนที่ไหลผ่านตัวนำ.....	62
5.5 สัญญาณรบกวนที่แพร่กระจายทางอากาศ (Radiated EMI).....	67
5.5.1 การแพร่กระจายของสนามไฟฟ้าเนื่องมากระแสของสัญญาณรบกวน CM และ DM.....	68
5.5.2 โมเดลของการแพร่กระจายสนามไฟฟ้าเนื่องมาจากกระแส I_{DM}	72
5.5.3 โมเดลการแพร่กระจายของสนามไฟฟ้าเนื่องมาจากกระแส I_{CM}	76

สารบัญ(ต่อ)

	หน้า
บทที่ 6 วงจรคอนเวอเตอร์แบบห้าสวิตช์.....	79
6.1 บทนำ.....	79
6.2 ทฤษฎีและการทำงานของวงจร FSC.....	80
6.3 การลดระดับของสัญญาณรบกวนของวงจร FSC ด้วยวงจรพุ่ม-พุลเกทไครเวอร์..	87
6.4 การลดการสูญเสียในการสวิตช์ด้วยวงจร current-source และ current-sink.....	93
6.5 รายละเอียดเกี่ยวกับอุปกรณ์ต่างๆ ที่ใช้ในวงจร FSC.....	98
บทที่ 7 การทดลองและผลการทดลอง.....	103
7.1 สัญญาณกระแสและแรงดันของสวิตช์เพาเวอร์มอสเฟตและโหลดของวงจร พุลบริดจ์และวงจร FSC เปรียบเทียบการสูญเสียในการสวิตช์ของวงจร พุลบริดจ์เทียบกับวงจร FSC.....	103
7.2 สัญญาณรบกวน conducted EMI ที่เกิดขึ้นในวงจรพุลบริดจ์เทียบกับวงจร FSC..	112
7.3 การนำวงจรพุ่ม-พุล เกทไครเวอร์เข้ามาช่วยลดสัญญาณรบกวน conducted EMI และใช้วงจร current-source และ current-sink เข้ามาช่วยลดการสูญเสียในการ สวิตช์ที่เพิ่มขึ้นของวงจร FSC.....	116
7.4 การนำเพาเวอร์ไลน์ฟิลเตอร์มาใช้เพื่อลดระดับของสัญญาณรบกวน conducted EMI ของ วงจร FSC.....	134
7.5 ใช้เทคนิคการวัดเพื่อวิเคราะห์ห้วงค์ประกอบของสัญญาณรบกวน conducted EMI ที่เกิดมาจากกระแส I_{CM} และ I_{DM} และใช้วิธีการเลือกค่าอุปกรณ์ที่ เหมาะสมเพื่อสร้างเพาเวอร์ไลน์ฟิลเตอร์มาใช้ทำงานร่วมกับวงจร FSC ที่ปรับปรุงแล้ว.....	138
7.6 ผลของการลดยกราวด์แผ่นระบายความร้อนที่มีต่อสัญญาณรบกวน conducted EMI และ radiated EMI.....	150
บทที่ 8 สรุปผลการวิจัยและข้อเสนอแนะ.....	154
8.1 สรุปผลการวิจัย.....	154
8.2 ข้อเสนอแนะ.....	158

สารบัญ(ต่อ)

	หน้า
เอกสารอ้างอิง.....	160
ภาคผนวก.....	163
ภาคผนวก ก.....	164
ภาคผนวก ข.....	177
ภาคผนวก ค.....	180
ประวัติผู้เขียน.....	184

สารบัญตาราง

ตารางที่	หน้า
6.1 การทำงานของวงจรฟูลบริดจ์เทียบกับวงจร FSC.....	81
7.1 เปรียบเทียบการสูญเสียในการสวิตช์และการสูญเสียในขณะนำกระแสระหว่าง วงจรฟูลบริดจ์เทียบกับวงจร FSC โดยการคำนวณจากผลที่วัดได้จริง.....	111
7.2 แสดงค่าการสูญเสียในการสวิตช์และค่าสูงสุดของระดับสัญญาณรบกวนในช่วงความถี่ 4 MHz – 5 MHz ในแต่ละครั้งของการปรับค่าความต้านทาน R_{gon} และ R_{goff}	125
7.3 การเปลี่ยนแปลงของช่วงเวลาการเกิด Miller Effect และการสูญเสียในการสวิตช์ หลังการใช้วงจร current-source และ current-sink.....	132
7.4 เงื่อนไขการทดสอบความสัมพันธ์ของอุปกรณ์ในเพาเวอร์ไลน์ฟิลเตอร์ที่มีต่อสัญญาณ รบกวน CM และ DM เพื่อนำไปสู่การเลือกอุปกรณ์และค่าที่เหมาะสมของเพาเวอร์ ไลน์ฟิลเตอร์สำหรับใช้ทำงานร่วมกับวงจร FSC.....	138
8.1 แสดงถึงระดับของสัญญาณรบกวน conducted EMI ที่ความถี่ 5 MHz และการ สูญเสียในการสวิตช์ของวงจรฟูลบริดจ์ วงจร FSC วงจร FSC ที่ทำงานร่วมกับ วงจรช่วย.....	157

สารบัญรูป

รูปที่	หน้า
2.1 วงจรฟูลบริดจ์เมื่อนำมาควบคุมคิซิมอเตอร์.....	5
2.2 ลำดับของสัญญาณเกทควบคุมสวิตช์ M1 – M4.....	6
2.3 รูปคลื่นแรงดัน V_0 ที่มีทั้งค่าบวกและค่าลบ.....	7
2.4 รูปคลื่นกระแส I_0 ที่มีค่าเฉลี่ยเป็นบวก.....	7
2.5 รูปคลื่นกระแส I_0 ที่มีค่าเฉลี่ยเป็นลบ.....	7
2.6 แสดงโหมดการทำงานของวงจรฟูลบริดจ์เมื่อมีการขับสวิตช์แบบแรงดันสองขั้ว.....	9
2.7 แสดงลักษณะของสัญญาณขับเคลื่อน เกท กระแสและแรงดันของตัวเหนี่ยวนำเมื่อมีการขับสวิตช์แบบแรงดันสองขั้ว.....	10
2.8 แสดงผลช่วงเวลา blanking time ต่อรูปคลื่น V_{AN} ของวงจรฟูลบริดจ์.....	12
2.9 การขับเคลื่อนและแรงดันขาออกของวงจรฟูลบริดจ์เมื่อมีการสวิตช์แบบแรงดันขั้วเดียว.....	14
2.10 แสดงโหมดการทำงานของวงจรฟูลบริดจ์เมื่อมีการขับสวิตช์แบบแรงดันขั้วเดียว.....	16
2.11 แสดงลักษณะของสัญญาณขับเคลื่อน เกท กระแสและแรงดันของตัวเหนี่ยวนำเมื่อมีการขับสวิตช์แบบแรงดันขั้วเดียว.....	17
3.1 สัญลักษณ์ของมอสเฟต.....	20
3.2 การขนานกันของเซลล์มอสเฟต.....	20
3.3 โครงสร้างพื้นฐานของเซลล์มอสเฟตชนิด n-channel.....	21
3.4 กราฟคุณสมบัติระหว่าง I-V ของมอสเฟต.....	22
3.5 โครงสร้างของมอสเฟตที่สร้างมาจากชั้นสารกึ่งตัวนำ $n^+ - n - p - n^+$ สี่ชั้น.....	23
3.6 บอดีไดโอด ไบโพลาร์ทรานซิสเตอร์แฝงและวงจรสมมูลของเพาเวอร์มอสเฟต.....	24
3.7 วงจรเสมือนของมอสเฟตที่ความถี่ต่ำ.....	25
3.8 แสดงถึงประจุที่แฝงบริเวณต่างๆ ภายในมอสเฟต.....	26
3.9 แสดงถึงพื้นที่ของ safe operating area.....	30
3.10 ผลของอุณหภูมิที่มีต่อ R_{DSon} และ g_m	31
3.11 วงจรสำหรับใช้วิเคราะห์สวิตช์ทรานเซียน.....	31
3.12 โหมดแสดงผลของประจุภายในของเพาเวอร์มอสเฟตขณะ turn on.....	33
3.13 โหมดแสดงผลของประจุภายในของเพาเวอร์มอสเฟตขณะ turn off.....	37
3.14 รูปคลื่นกระแส I_{DS} และแรงดัน V_{DS} สำหรับพิจารณาช่วงเวลาการเกิดการสูญเสียในการสวิตช์.....	40

สารบัญรูป(ต่อ)

รูปที่	หน้า
3.15 แสดงการขับเคลื่อนเพาเวอร์มอสเฟตด้วยวงจรถูก-พูล เกทไดรเวอร์.....	41
3.16 อุปกรณ์ที่ใช้แยกกราวด์ระหว่างสัญญาณพัลส์ควบคุมกับสัญญาณขับเคลื่อน.....	41
4.1 รูปคลื่นของกระแส แรงดันและกำลังสูญเสียที่สมมุติการเปลี่ยนแปลงแบบ เชิงเส้นของกระแสและแรงดัน.....	44
4.2 การต่อสับเบอ์ในวงจรบริดจ์4.2 การต่อสับเบอ์ในวงจรบริดจ์.....	47
5.1 แสดงถึงแหล่งกำเนิดของสัญญาณรบกวนที่มีอยู่ทั่วไปและเส้นทางการคัปปลิง สู่เครื่องรับ.....	49
5.2 การคัปปลิงสัญญาณรบกวนที่เกิดในระบบใหญ่.....	50
5.3 การคัปปลิงสัญญาณรบกวนที่เกิดในระบบเล็ก.....	51
5.4 แหล่งกำเนิดสัญญาณรบกวนในระบบซิงเกิลเฟส.....	53
5.5 การเกิดกระแส CM ในวงจรจรรยาฟอร์เวิร์ดคอนเวอเตอร์.....	54
5.6 การไหลของกระแส DM ในวงจรจรรยาฟอร์เวิร์ดคอนเวอเตอร์.....	55
5.7 การไหลของกระแส DM ในวงจรจรรยาฟอร์เวิร์ดคอนเวอเตอร์.....	56
5.8 แสดงถึงรูปแบบพื้นฐานการทำงานของ LISN.....	57
5.9 ลักษณะพื้นฐานของ LISN ตามมาตรฐาน FCC.....	58
5.10 ผลของกระแสสัญญาณรบกวน CM และ DM ที่ปรากฏเมื่อใช้ LISN.....	59
5.11 การใช้เทคนิควิธีการวัดแบ่งแยกสัญญาณรบกวน CM และสัญญาณรบกวน DM.....	61
5.12 แสดงถึงการใช้งานเพาเวอร์ไลน์ฟิลเตอร์ร่วมกับ EUT.....	62
5.13 ผลของสัญญาณรบกวน CM และ DM ที่ช่วงความถี่ต่างๆ.....	64
5.14 วงจรสมมูลของเพาเวอร์ไลน์ฟิลเตอร์เมื่อพิจารณาค่าเหนี่ยวนำรั่วไหลของ คอมม่อนโหมดโซ็ค.....	65
5.15 วงจรสมมูลของเพาเวอร์ไลน์ฟิลเตอร์เมื่อพิจารณาแต่อุปกรณ์ที่มีผลต่อสัญญาณ รบกวน DM.....	65
5.16 วงจรสมมูลของเพาเวอร์ไลน์ฟิลเตอร์เมื่อพิจารณาแต่อุปกรณ์ที่มีผลต่อสัญญาณ รบกวน CM.....	65
5.17 ขูรูปที่ 5.15 อยู่ในรูปของวงจรสมมูลปลายเดี่ยว.....	66
5.18 ขูรูปที่ 5.16 อยู่ในรูปของวงจรสมมูลปลายเดี่ยว.....	66
5.19 แสดงการแพร่กระจายของสัญญาณรบกวนเนื่องมาจากกระแส CM และกระแส DM.....	69

สารบัญรูป(ต่อ)

รูปที่	หน้า
5.20 แสดงถึงโมเดลการแพร่กระจายคลื่นสนามไฟฟ้าระยะไกล.....	70
5.21 แสดงการแพร่กระจายเนื่องมาจากกระแส I_{DM} และเกิดการหักล้างทางเวกเตอร์.....	73
5.22 แสดงสเปกตรัมการแพร่กระจายของสัญญาณรบกวนเนื่องมาจากกระแส I_{DM}	75
5.23 แสดงการแพร่กระจายเนื่องมาจากกระแส I_{CM} และเกิดการรวมกันทางเวกเตอร์.....	77
5.24 แสดงสเปกตรัมการแพร่กระจายของสัญญาณรบกวนเนื่องมาจากกระแส I_{CM}	78
6.1 แสดงลักษณะพื้นฐานของวงจรฟูลบริดจ์และวงจร FSC.....	80
6.2 โหมดการทำงานของวงจร FSC เมื่อมอเตอร์หมุนในทิศทาง CW.....	83
6.3 โหมดการทำงานของวงจร FSC เมื่อมอเตอร์หมุนในทิศทาง CCW.....	85
6.4 แสดงวงจรพuxe-พูล เกทไดรเวอร์ ที่ใช้ควบคุมสโลบกระแส I_{DS} และแรงดัน V_{DS} ของ สวิตช์ M5 ในวงจร FSC.....	88
6.5 ความสัมพันธ์ของรูปคลื่นแรงดัน V_{GS} กระแส I_{DS} และแรงดัน V_{DS}	89
6.6 แสดงผลของการปรับค่า R_{gon} และ R_{goff} ที่มีผลต่อสโลบของรูปคลื่นแรงดัน V_{GS} กระแส I_{DS} และแรงดัน V_{DS}	90
6.7 แสดงถึงสัญญาณกระแส I_{DS} ที่มีลักษณะเป็นรูปสี่เหลี่ยมคางหมู (trapezoidal pulse).....	91
6.8 การนำวงจร current-source และวงจร current-sink มาทำงานร่วมกับวงจร พuxe-พูล เกตไดรเวอร์.....	96
6.9 ไดอะแกรมการทำงานของวงจรในรูปที่ 6.8.....	97
6.10 ลักษณะรูปคลื่นของแรงดัน V_{GS} กระแส I_{DS} และแรงดัน V_{DS} ก่อนและหลังการใช้ วงจร current-source และวงจร current-sink ร่วมกับวงจรพuxe-พูล เกทไดรเวอร์.....	98
6.11 แสดงรายละเอียดของวงจร FSC ในส่วนของสวิตช์ M1-M5 วงจรพuxe-พูล เกทไดรเวอร์ วงจร current-source และวงจร current-sink.....	100
6.12 รายละเอียดของ IC Monostable HCF 4098BE W990A984S.....	101
6.13 ชุดขับเกต M1-M4 ที่ใช้ Optocoupler TLP 250 เป็นตัวแยกกราวด์.....	102
7.1 การเปรียบเทียบแรงดัน V_g ที่ใช้ควบคุมสวิตช์ M1-M4 ของวงจรฟูลบริดจ์.....	104
7.2 แสดงถึงแรงดัน V_{GS} , V_{DS} และกระแส I_{DS} ของสวิตช์ M1.....	105
7.3 แสดงถึงการสูญเสียในการสวิตช์ในหนึ่งคาบการทำงานของสวิตช์ M1.....	105
7.4 แสดงถึงแรงดัน V_{GS} , V_{DS} และกระแส I_{DS} ของสวิตช์ M2.....	106
7.5 แสดงถึงการสูญเสียในการสวิตช์ในหนึ่งคาบการทำงานของสวิตช์ M2.....	106

สารบัญรูป(ต่อ)

รูปที่	หน้า
7.6 แสดงถึงแรงดัน V_{GS} , V_{DS} และกระแส I_{DS} ของสวิตช์ M3.....	107
7.7 แสดงถึงการสูญเสียในการสวิตช์ในหนึ่งคาบการทำงานของสวิตช์ M3.....	107
7.8 แสดงถึงแรงดัน V_{GS} , V_{DS} และกระแส I_{DS} ของสวิตช์ M4.....	108
7.9 แสดงถึงการสูญเสียในการสวิตช์ในหนึ่งคาบการทำงานของสวิตช์ M4.....	108
7.10 แสดงถึงแรงดัน V_0 ที่ตกคร่อมโหลดและกระแส I_0 ที่ไหลผ่าน โหลดของวงจรฟูลบริดจ์....	109
7.11 แสดงถึงแรงดัน V_G ของสวิตช์ M5.....	109
7.12 แสดงถึงแรงดัน V_{GS} ของสวิตช์ M5.....	110
7.13 แสดงถึงแรงดัน V_{DS} กระแส I_{DS} และการสูญเสียในการสวิตช์ในหนึ่งคาบการทำงาน ของสวิตช์ M5.....	110
7.14 แสดงถึงแรงดัน V_0 ที่ตกคร่อมโหลดและกระแส I_0 ที่ไหลผ่าน โหลดของวงจร FSC.....	111
7.15 การเชื่อมต่อเครื่องมือเพื่อทดสอบวัดสัญญาณรบกวน conducted EMI.....	112
7.16 การเชื่อมต่อพวงของเครื่องมือและวงจรที่ใช้ในการทดสอบวัดสัญญาณรบกวน.....	113
7.17 ผลที่ได้จากการทดสอบวัดระดับของสัญญาณรบกวนของวงจรฟูลบริดจ์.....	113
7.18 ผลที่ได้จากการทดสอบวัดระดับของสัญญาณรบกวนของวงจร FSC.....	114
7.19 กราฟเปรียบเทียบระดับสัญญาณรบกวน conducted EMIของวงจรฟูลบริดจ์ กับวงจร FSC.....	114
7.20 ผลของสัญญาณรบกวน conducted EMI ของวงจรฟูลบริดจ์ที่ได้จากการซิมูเลท ด้วยโปรแกรม Pspice.....	115
7.21 ผลของสัญญาณรบกวน conducted EMI ของวงจร FSC ที่ได้จากการซิมูเลท ด้วยโปรแกรม PSpice	115
7.22 แสดงถึงการสูญเสียในการสวิตช์ของสวิตช์ M5 ในวงจร FSC เมื่อวงจรพช-พุล เกตไครเวอ์ใช้ค่าความต้านทาน R_{gon} 100 Ω และ R_{goff} 100 Ω	117
7.23 แสดงถึงระดับของสัญญาณรบกวน conducted EMI ที่เกิดขึ้นในวงจร FSC เมื่อวงจรพช-พุล เกตไครเวอ์ใช้ค่าความต้านทาน R_{gon} 100 Ω และ R_{goff} 100 Ω	117
7.24 แสดงถึงการสูญเสียในการสวิตช์ของสวิตช์ M5 ในวงจร FSC เมื่อวงจรพช-พุล เกตไครเวอ์ใช้ค่าความต้านทาน R_{gon} 300 Ω และ R_{goff} 300 Ω	118
7.25 แสดงถึงระดับของสัญญาณรบกวน conducted EMI ที่เกิดขึ้นในวงจร FSC เมื่อวงจรพช-พุล เกตไครเวอ์ใช้ค่าความต้านทาน R_{gon} 300 Ω และ R_{goff} 300 Ω	118

สารบัญรูป(ต่อ)

รูปที่	หน้า
7.26 แสดงถึงการสูญเสียในการสวิตช์ของสวิตช์ M5 ในวงจร FSC เมื่อวงจรพuxe-พุล เกทไครเวอร์ใช้ค่าความต้านทาน R_{gon} 500 Ω และ R_{goff} 300 Ω	119
7.27 แสดงถึงระดับของสัญญาณรบกวน conducted EMI ที่เกิดขึ้นในวงจร FSC เมื่อ วงจรพuxe-พุล เกทไครเวอร์ใช้ค่าความต้านทาน R_{gon} 500 Ω และ R_{goff} 300 Ω	119
7.28 แสดงถึงการสูญเสียในการสวิตช์ของสวิตช์ M5 ในวงจร FSC เมื่อวงจรพuxe-พุล เกทไครเวอร์ใช้ค่าความต้านทาน R_{gon} 500 Ω และ R_{goff} 500 Ω	120
7.29 แสดงถึงระดับของสัญญาณรบกวน conducted EMI ที่เกิดขึ้นในวงจร FSC เมื่อ วงจรพuxe-พุล เกทไครเวอร์ใช้ค่าความต้านทาน R_{gon} 500 Ω และ R_{goff} 500 Ω	120
7.30 แสดงถึงการสูญเสียในการสวิตช์ของสวิตช์ M5 ในวงจร FSC เมื่อวงจรพuxe-พุล เกทไครเวอร์ใช้ค่าความต้านทาน R_{gon} 750 Ω และ R_{goff} 500 Ω	121
7.31 แสดงถึงระดับของสัญญาณรบกวน conducted EMI ที่เกิดขึ้นในวงจร FSC เมื่อ วงจรพuxe-พุล เกทไครเวอร์ใช้ค่าความต้านทาน R_{gon} 750 Ω และ R_{goff} 500 Ω	121
7.32 แสดงถึงการสูญเสียในการสวิตช์ของสวิตช์ M5 ในวงจร FSC เมื่อวงจรพuxe-พุล เกทไครเวอร์ใช้ค่าความต้านทาน R_{gon} 750 Ω และ R_{goff} 750 Ω	122
7.33 แสดงถึงระดับของสัญญาณรบกวน conducted EMI ที่เกิดขึ้นในวงจร FSC เมื่อ วงจรพuxe-พุล เกทไครเวอร์ใช้ค่าความต้านทาน R_{gon} 750 Ω และ R_{goff} 750 Ω	122
7.34 แสดงถึงการสูญเสียในการสวิตช์ของสวิตช์ M5 ในวงจร FSC เมื่อวงจรพuxe-พุล เกทไครเวอร์ใช้ค่าความต้านทาน R_{gon} 1 k Ω และ R_{goff} 1 k Ω	123
7.35 แสดงถึงระดับของสัญญาณรบกวน conducted EMI ที่เกิดขึ้นในวงจร FSC เมื่อ วงจรพuxe-พุล เกทไครเวอร์ใช้ค่าความต้านทาน R_{gon} 1 k Ω และ R_{goff} 1 k Ω	123
7.36 กราฟเปรียบเทียบระดับสัญญาณรบกวน conducted EMI ของวงจร FSC ที่ใช้ชุดขับ เกทเป็นตัวความต้านทาน 100 Ω กับวงจร FSC ที่ใช้วงจรพuxe-พุล เกทไครเวอร์ ปรับค่าความต้านทาน R_{gon} ไว้ที่ 100 Ω และ R_{goff} ไว้ที่ 100 Ω เป็นชุดขับเกท.....	124
7.37 กราฟแสดงความสัมพันธ์ของการสูญเสียในการสวิตช์และระดับของสัญญาณรบกวน conducted EMI ของวงจร FSC เมื่อมีการปรับค่าความต้านทาน R_{gon} และ R_{goff}	125
7.38 กราฟเปรียบเทียบระดับสัญญาณรบกวน conducted EMI ของวงจร FSC ที่ปรับค่า ความต้านทาน R_{gon} และ R_{goff} ของวงจรพuxe-พุล เกทไครเวอร์ไว้ที่ 100 Ω และ 100 Ω กับปรับค่าความต้านทานไว้ที่ 500 Ω และ 300 Ω ตามลำดับ.....	126

สารบัญรูป(ต่อ)

รูปที่	หน้า
7.39 รูปคลื่นแรงดัน V_{GS} ของสวิตช์ M5 ก่อนการใช้วงจร current-source และ current-sink และรูปคลื่นแรงดันควบคุมการทำงานของวงจร current-source และ current-sink เพื่อแสดงช่วงเวลาการทำงานของวงจรทั้งสอง.....	127
7.40 ช่วงเวลาของการเกิด Miller Effect ของ V_{GS} ในช่วง turn-on ก่อนการใช้วงจร current source และ current sink.....	128
7.41 ช่วงเวลาของการเกิด Miller Effect ของ V_{GS} ในช่วง turn-off ก่อนการใช้วงจร current source และ current sink.....	128
7.42 การสูญเสียในการสวิตช์ของสวิตช์ M5 ในวงจร FSC ก่อนใช้วงจร current-source และ current-sink.....	129
7.43 ระดับของสัญญาณรบกวน conducted EMI ในวงจร FSC ก่อนใช้วงจร current-source และ current-sink.....	129
7.44 รูปคลื่นแรงดัน V_{GS} ของสวิตช์ M5 หลังการใช้วงจร current-source และ current-sink.....	130
7.45 ช่วงเวลาของการเกิด Miller Effect ของ V_{GS} ในช่วง turn-on หลังการใช้วงจร current source และ current sink.....	130
7.46 ช่วงเวลาของการเกิด Miller Effect ของ V_{GS} ในช่วง turn-off หลังการใช้วงจร current source และ current sink.....	131
7.47 การสูญเสียในการสวิตช์ของสวิตช์ M5 ในวงจร FSC หลังใช้วงจร current-source และ current-sink.....	131
7.48 ระดับของสัญญาณรบกวน conducted EMI ในวงจร FSC หลังใช้วงจร current-source และ current-sink.....	132
7.49 กราฟเปรียบเทียบระดับสัญญาณรบกวน conducted EMI ของวงจร FSC ก่อนและหลังใช้วงจร current-source และ current-sink เมื่อปรับค่าความต้านทาน R_{gon} และ R_{goff} ของวงจรพช-พค เกทไดรเวอร์ไว้ที่ 500 Ω และ 300 Ω	133
7.51 ระดับของสัญญาณรบกวน conducted EMI ของวงจรฟูลบริดจ์ก่อนใช้เพาเวอร์ไลน์ฟิลเตอร์.....	135

สารบัญญรูป(ต่อ)

รูปที่	หน้า
7.52 ระดับของสัญญาณรบกวน conducted EMI ของวงจรฟูลบริดจ์หลังใช้ เพาเวอร์ไลน์ ฟิลเตอร์.....	135
7.53 ระดับของสัญญาณรบกวน conducted EMI ของวงจร FSC ที่ทำงานร่วมกับ วงจรพืช-พุลเกทไครเวอร์และวงจร current-source และ current-sink ก่อนใช้ เพาเวอร์ไลน์ฟิลเตอร์.....	136
7.54 ระดับของสัญญาณรบกวน conducted EMI ของวงจร FSC ที่ทำงานร่วมกับวงจร พืช-พุล เกทไครเวอร์วงจร current-source และ current-sink หลังใช้ เพาเวอร์ไลน์ฟิลเตอร์.....	136
7.55 กราฟเปรียบเทียบระดับของสัญญาณรบกวน conducted EMI ของวงจรฟูลบริดจ์ ก่อนและหลังการใช้เพาเวอร์ไลน์ฟิลเตอร์ และของวงจร FSC ที่ทำงานร่วมกับ วงจรพืช-พุล เกทไครเวอร์ วงจร current-source และ current-sink ก่อนและหลัง การใช้เพาเวอร์ไลน์ฟิลเตอร์.....	137
7.56 สัญญาณรบกวน conducted EMI รวมของวงจร FSC ในขณะไม่มี เพาเวอร์ไลน์ฟิลเตอร์.....	140
7.57 สัญญาณรบกวน CM ของวงจร FSC ในขณะไม่มีเพาเวอร์ไลน์ฟิลเตอร์.....	140
7.58 สัญญาณรบกวน DM ของวงจร FSC ในขณะ ไม่มีเพาเวอร์ไลน์ฟิลเตอร์.....	140
7.59 สัญญาณรบกวน conducted EMI รวมของวงจร FSC ในขณะมีเพาเวอร์ไลน์ฟิลเตอร์.....	141
7.60 สัญญาณรบกวน CM ของวงจร FSC ในขณะมีเพาเวอร์ไลน์ฟิลเตอร์.....	141
7.61 สัญญาณรบกวน DM ของวงจร FSC ในขณะมีเพาเวอร์ไลน์ฟิลเตอร์.....	141
7.62 สัญญาณรบกวน conducted EMI รวมของวงจร FSC เมื่ออุปกรณ์ของเพาเวอร์ไลน์ ฟิลเตอร์ประกอบไปด้วยคอมม่อนโหมด ไซค์และคาปาซิเตอร์ C_Y	142
7.63 สัญญาณรบกวน CM ของวงจร FSC เมื่ออุปกรณ์ของเพาเวอร์ไลน์ฟิลเตอร์ประกอบ ไปด้วยคอมม่อนโหมด ไซค์และคาปาซิเตอร์ C_Y	142
7.64 สัญญาณรบกวน DM ของวงจร FSC เมื่ออุปกรณ์ของเพาเวอร์ไลน์ฟิลเตอร์ประกอบ ไปด้วยคอมม่อนโหมด ไซค์และคาปาซิเตอร์ C_Y	142
7.65 สัญญาณรบกวน conducted EMI รวมของวงจร FSC เมื่ออุปกรณ์ของเพาเวอร์ไลน์ ฟิลเตอร์ประกอบไปด้วยคอมม่อนโหมด ไซค์ คาปาซิเตอร์ C_Y และ C_{X1}	143

สารบัญรูป(ต่อ)

รูปที่	หน้า
7.66 สัญญาณรบกวน CM ของวงจร FSC เมื่ออุปกรณ์ของเพาเวอร์ไลน์ฟิลเตอร์ประกอบไปด้วยคอมมอนโหมด โฉ้ค คาปาซิเตอร์ C_Y และ C_{X1}	143
7.67 สัญญาณรบกวน DM ของวงจร FSC เมื่ออุปกรณ์ของเพาเวอร์ไลน์ฟิลเตอร์ประกอบไปด้วยคอมมอนโหมด โฉ้ค คาปาซิเตอร์ C_Y และ C_{X1}	143
7.68 สัญญาณรบกวน conducted EMI รวมของวงจร FSC เมื่ออุปกรณ์ของเพาเวอร์ไลน์ฟิลเตอร์ประกอบไปด้วยคอมมอนโหมด โฉ้ค คาปาซิเตอร์ C_Y และ C_{X2}	144
7.69 สัญญาณรบกวน CM ของวงจร FSC เมื่ออุปกรณ์ของเพาเวอร์ไลน์ฟิลเตอร์ประกอบไปด้วยคอมมอนโหมด โฉ้ค คาปาซิเตอร์ C_Y และ C_{X2}	144
7.70 สัญญาณรบกวน DM ของวงจร FSC เมื่ออุปกรณ์ของเพาเวอร์ไลน์ฟิลเตอร์ประกอบไปด้วยคอมมอนโหมด โฉ้ค คาปาซิเตอร์ C_Y และ C_{X2}	144
7.71 การใส่ตัวเหนี่ยวนำ L_{GW} ระหว่างจุดต่อกราวด์ของเพาเวอร์ไลน์ฟิลเตอร์และวงจร FSC เพื่อลดสัญญาณรบกวน CM.....	145
7.72 สัญญาณรบกวน conducted EMI รวมของวงจร FSC เมื่ออุปกรณ์ของฟิลเตอร์ประกอบไปด้วยคอมมอนโหมด โฉ้ค คาปาซิเตอร์ C_Y คาปาซิเตอร์ C_{X1} และตัวเหนี่ยวนำ L_{GW}	146
7.73 สัญญาณรบกวน CM ของวงจร FSC เมื่ออุปกรณ์ของฟิลเตอร์ประกอบไปด้วยคอมมอนโหมด โฉ้ค คาปาซิเตอร์ C_Y คาปาซิเตอร์ C_{X1} และตัวเหนี่ยวนำ L_{GW}	146
7.74 สัญญาณรบกวน DM ของวงจร FSC เมื่ออุปกรณ์ของฟิลเตอร์ประกอบไปด้วยคอมมอนโหมด โฉ้ค คาปาซิเตอร์ C_Y คาปาซิเตอร์ C_{X1} และตัวเหนี่ยวนำ L_{GW}	146
7.75 กระแส CM วัดที่กราวด์ระหว่างเพาเวอร์ไลน์ฟิลเตอร์และวงจร FSC ก่อนใส่ตัวเหนี่ยวนำ L_{GW}	147
7.76 กระแส CM วัดที่กราวด์ระหว่างเพาเวอร์ไลน์ฟิลเตอร์และวงจร FSC หลังใส่ตัวเหนี่ยวนำ L_{GW}	147
7.77 สัญญาณรบกวน conducted EMI รวมของวงจร FSC เมื่อถอดคาปาซิเตอร์ C_{X2} ออกและใส่ตัวเหนี่ยวนำ L_{GW} พร้อมทั้งเปลี่ยนค่าคอมมอนโหมด โฉ้ค.....	148
7.78 สัญญาณรบกวน CM ของวงจร FSC เมื่อถอดคาปาซิเตอร์ C_{X2} ออกและใส่ตัวเหนี่ยวนำ L_{GW} พร้อมทั้งเปลี่ยนค่าคอมมอนโหมด โฉ้ค.....	148

สารบัญรูป(ต่อ)

รูปที่	หน้า
7.79 สัญญาณรบกวน DM ของวงจร FSC เมื่อถอดคาปาซิเตอร์ C_{x2} ออกและใส่ตัว เหนี่ยวนำ L_{GW} พร้อมทั้งเปลี่ยนค่าคอมมอนโหมดโชนิก.....	148
7.80 วงจรสมมูลของเพาเวอร์ไลน์ฟิลเตอร์ที่ใช้เทคนิคการวัดเพื่อเลือกค่าที่เหมาะสม และอุปกรณ์ที่จำเป็นสำหรับใช้งานร่วมกับวงจร FSC.....	149
7.81 การเกิดประจุแฝงระหว่างสวิตช์เพาเวอร์มอสเฟต ฉนวนและแผ่นระบายความร้อน.....	150
7.82 สัญญาณรบกวนรวม conducted EMI เมื่อต่อแผ่นระบายความร้อนลงกราวด์.....	151
7.83 สัญญาณรบกวน CM เมื่อต่อแผ่นระบายความร้อนลงกราวด์.....	151
7.84 สัญญาณรบกวน DM เมื่อต่อแผ่นระบายความร้อนลงกราวด์.....	151
7.85 สัญญาณรบกวน radiated EMI เมื่อต่อแผ่นระบายความร้อนลงกราวด์.....	151
7.86 สัญญาณรบกวนรวม conducted EMI เมื่อลดยแผ่นระบายความร้อนจากกราวด์.....	152
7.87 สัญญาณรบกวน CM เมื่อลดยแผ่นระบายความร้อนจากกราวด์.....	152
7.88 สัญญาณรบกวน DM เมื่อลดยแผ่นระบายความร้อนจากกราวด์.....	152
7.89 สัญญาณรบกวน radiated EMI เมื่อลดยแผ่นระบายความร้อนจากกราวด์.....	152

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ปัญหาเรื่องสัญญาณรบกวนทางแม่เหล็กไฟฟ้า (Electromagnetic Interference: EMI) ในปัจจุบันได้ให้ความสนใจกันมากขึ้น เนื่องจากผลของสัญญาณรบกวน EMI นี้ได้สร้างปัญหาขึ้นโดยไปรบกวนการทำงานของเครื่องมือหรือระบบต่างๆ ไม่ว่าจะเป็นอุปกรณ์หรือเครื่องใช้ไฟฟ้าภายในบ้านเช่น เครื่องรับโทรทัศน์ เครื่องรับวิทยุ โทรศัพท์ติดตามตัว เครื่องคอมพิวเตอร์ส่วนบุคคล ฯลฯ หรือเครื่องมือที่ใช้ทางการแพทย์ การทหารหรืองานทางด้านอุตสาหกรรมเช่น เครื่องวัดต่างๆ เครื่องมือควบคุมระบบ อุปกรณ์ทางการสื่อสาร โทรคมนาคมรวมไปถึงอุปกรณ์นำทางต่างๆ เครื่องมือหรือระบบเหล่านี้นอกจากจะถูกรบกวนโดยอุปกรณ์หรือเครื่องมืออื่นๆ ที่เป็นตัวกำเนิดสัญญาณรบกวน EMI แล้วยังอาจจะเกิดจากการรบกวนจากวงจรภายในตัวเองหรือเป็นตัวกำเนิดสัญญาณรบกวน EMI ไปรบกวนการทำงานของอุปกรณ์หรือเครื่องมืออื่นๆ ที่อยู่ใกล้เคียงโดยการเหนี่ยวนำหรือไหลผ่านตัวนำ (conducted EMI) และการแพร่กระจายผ่านอากาศ (radiated EMI) จากปัญหาเหล่านี้จึงได้มีการกำหนดมาตรฐานต่างๆ ขึ้นมาสำหรับใช้ควบคุมระดับของสัญญาณรบกวนที่เกิดจากเครื่องมือและอุปกรณ์ไฟฟ้าให้อยู่ในขอบเขตที่รับได้

งานทางด้านเพาเวอร์อิเล็กทรอนิกส์โดยเฉพาะอุปกรณ์ที่มีวงจรสวิตซ์ (switching circuit) ทำงานร่วมอยู่มักจะมีปัญหาเรื่องสัญญาณรบกวน EMI เกิดขึ้นในระดับที่สูงและไปรบกวนการทำงานของวงจรที่อยู่ในระบบเดียวกันหรืออุปกรณ์อื่นๆ ที่ทำงานอยู่บริเวณใกล้เคียง งานวิจัยในวิทยานิพนธ์ฉบับนี้ให้ความสนใจวงจรฟูลบริดจ์คอนเวอเตอร์ที่ใช้ควบคุมดิซิมอเตอร์ เนื่องจากมีใช้งานกันอย่างแพร่หลายเช่น งานควบคุมความเร็วและแรงบิดของเครื่องจักร งานทางด้านระบบขนส่งสายพาน งานทางด้านหุ่นยนต์ รวมไปถึงงานทางด้านการผลิตต่างๆ วงจรฟูลบริดจ์มีสวิตซ์อิเล็กทรอนิกส์ทำงานสลับกันเป็นคู่ที่ความถี่สูง จึงทำให้เกิดปัญหาเรื่องสัญญาณรบกวน EMI ขึ้น งานวิจัยนี้มีแนวความคิดที่จะปรับปรุงวงจรฟูลบริดจ์คอนเวอเตอร์ให้มีระดับสัญญาณรบกวน conducted EMI และการสูญเสียในการสวิตซ์ลดลง โดยการใช้วงจร FSC (Five Switch Converter) ที่คิดค้นขึ้นมาใหม่ ซึ่งวงจรนี้สามารถควบคุมการทำงานของดิซิมอเตอร์ได้เช่นเดียวกับวงจรฟูลบริดจ์ไม่ว่าจะเป็นความเร็วหรือทิศทางการหมุน

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

จุดมุ่งหมายของวิทยานิพนธ์นี้คือนำวงจร FSC เข้ามาทำงานแทนวงจรฟูลบริดจ์เพื่อใช้ควบคุมโหลดดีซีมอเตอร์ โดยที่วงจร FSC สามารถลดการสูญเสียในการสวิตช์และสัญญาณรบกวน EMI ลงได้เมื่อเทียบกับวงจรฟูลบริดจ์ มีการศึกษาถึงสาเหตุการเกิดของสัญญาณรบกวน EMI หาวิธีการแก้ไขที่เหมาะสมและมีประสิทธิภาพมากที่สุด

ต่อมาคือปรับปรุงวงจร FSC ให้มีระดับของสัญญาณรบกวน EMI ที่น้อยลงโดยใช้วิธีการแก้ไขปัญหาที่จุดกำเนิด พิจารณาถึงตัวการที่เป็นสาเหตุของสัญญาณรบกวนและแก้ไขที่จุดนั้น ในการแก้ไขเรื่องสัญญาณรบกวน EMI จะต้องอยู่ในขอบเขตที่ไม่ทำให้ประสิทธิภาพโดยรวมของวงจรลดลงมากนัก

1.3 สมมุติฐานของการศึกษา

ในวงจรสวิตชิงตัวแปรหลักที่มีผลต่อระดับของสัญญาณรบกวน EMI และการสูญเสียในการสวิตช์ คือจำนวนจำนวนสวิตช์ที่ทำงานที่ความถี่สูงและลักษณะของรูปคลื่นกระแสและแรงดันที่เกิดจากการสวิตช์

วงจรฟูลบริดจ์พื้นฐานมีสวิตช์สี่ตัวทำงานที่ความถี่สูงเพื่อตัดต่อสัญญาณไฟดีซีระดับคงที่เป็นสัญญาณรบกวนเพื่อนำไปใช้ควบคุมการทำงานของโหลดดีซีมอเตอร์ จำนวนสวิตช์ที่สลับกันทำงานเป็นคู่ในหนึ่งคาบเวลา (time period) เป็นสาเหตุสำคัญประการหนึ่งที่ทำให้เกิดระดับของสัญญาณรบกวน EMI และค่าการสูญเสียในการสวิตช์ที่สูง แนวทางที่ใช้แก้ไขปัญหานี้ในวิทยานิพนธ์นี้คือลดจำนวนสวิตช์ที่ทำงานที่ความถี่สูงลง จึงเป็นที่มาของวงจร FSC ที่ใช้สวิตช์ทำงานร่วมกันห้าตัวโดยเพิ่มสวิตช์ตัวที่ห้าบริเวณล่างของวงจร สวิตช์ตัวนี้ทำหน้าที่ตัดต่อสัญญาณไฟดีซีเป็นสัญญาณรบกวนส่วนสวิตช์ที่เหลืออีกสี่ตัวใช้กำหนดชั่วและทิศทางของกระแสที่จ่ายให้กับโหลดดีซีมอเตอร์ เห็นได้ว่าวงจร FSC มีสวิตช์ตัวเดียวทำงานที่ความถี่สูง ส่วนอีกสี่ตัวถึงแม้ว่าจะมีการสวิตช์เช่นกันแต่ที่ความถี่ต่ำจึงไม่ส่งผลต่อระดับของสัญญาณรบกวน EMI ระดับของสัญญาณรบกวนในวงจร FSC จึงต่ำกว่าวงจรฟูลบริดจ์มาก นอกจากนี้เมื่อลดจำนวนการทำงานของสวิตช์ลดการสูญเสียในการสวิตช์ก็ลดลงเช่นกัน

ส่วนลักษณะของรูปคลื่นกระแสและแรงดันที่เกิดจากการสวิตช์ก็มีผลต่อระดับของสัญญาณรบกวน EMI และการสูญเสียในการสวิตช์เช่นกัน ถ้าสโลบของรูปคลื่นมีความชันมาก ระดับของสัญญาณรบกวนก็จะสูงแต่การสูญเสียในการสวิตช์น้อย ถ้าสโลบของรูปคลื่นมีความชันน้อยการสูญเสียในการสวิตช์สูงแต่ระดับของสัญญาณรบกวนต่ำ ดังนั้นในการปรับปรุงสโลบของรูปคลื่นจะต้องพิจารณาที่จุดพอดิระหว่างปัญหาทั้งสอง เช่นถ้าจะลดระดับของสัญญาณรบกวนก็จะต้องไม่ให้เกิดการสูญเสียในการสวิตช์มากจนยอมรับไม่ได้ ในวงจรฟูลบริดจ์ใช้สวิตช์สี่ตัวสลับกัน

การทำงานดังนั้นการควบคุมสโตนของแรงดันและกระแสจึงมีความยุ่งยากเนื่องจากต้องใช้วงจรถับ
 เกตถึงที่สุดแต่ละชุดต้องมีการทำงานที่สัมพันธ์กันและถ้าเพิ่มความซับซ้อนให้กับวงจรถับเกตก็อาจ
 จะทำให้สวิตช์ทำงานผิดพลาด เช่นสวิตช์สองตัวที่อยู่ในกิ่งเดียวกันมีช่วงการนำกระแสพร้อมกันซึ่ง
 จะทำให้เกิดความเสียหายต่อวงจรได้ แต่ในวงจร FSC ที่มีสวิตช์ทำงานเพียงตัวเดียวจึงสามารถ
 ควบคุมและปรับปรุงวงจรถับเกตได้ง่ายและสะดวก

เมื่อพิจารณาคุณสมบัติทางโครงสร้างของเพาเวอร์มอสเฟตขณะมีการทำงานที่ความถี่สูงค่า
 ประจุระหว่างรอยต่อของสารกึ่งตัวนำจะมีผลต่อการทำงาน โดยเฉพาะค่าประจุระหว่างเกตกับเดรน
 C_{gd} ซึ่งเป็นสาเหตุของการเกิดช่วงเวลา Miller Effect ของแรงดัน V_{GS} ช่วงเวลานี้จะถูกนำมา
 พิจารณาเพื่อใช้ควบคุมการสูญเสียในการสวิตช์ โดยมีผลต่อระดับของสัญญาณรบกวน EMI น้อย
 มาก นั่นก็คือเป็นการลดความสัมพันธ์ระหว่างปัญหาทั้งสองลงเป็นผลให้เมื่อทำการแก้ไขปัญหา
 เรื่องใดเรื่องหนึ่งก็จะมีผลกระทบต่ออีกปัญหาหนึ่งน้อยลง ในชุดควบคุมเกตสวิตช์ตัวที่ห้าของวงจร
 FSC มีวงจรถับ-ปลด เกตไครเวอร์ทำหน้าที่ลดระดับของสัญญาณรบกวน EMI โดยการปรับค่าความ
 ดัชนาทาน R_{gon} และ R_{goff} เพื่อควบคุมสโตนของกระแส I_{DS} และแรงดัน V_{DS} ในช่วง turn-on และ turn-
 off ตามลำดับและวงจร current-source และ current-sink ทำหน้าที่ชาร์จและดิชาร์จประจุของ C_{gd}
 ในช่วง Miller Effect ให้เร็วขึ้นทั้งในช่วง turn-on และ turn-off ทำให้การสูญเสียในการสวิตช์น้อย
 ลงและมีผลต่อการเพิ่มของระดับสัญญาณรบกวนไม่มากนัก

1.4 ขอบเขตการวิจัย

ขอบเขตของการวิจัยในวิทยานิพนธ์ฉบับนี้คือ ศึกษาถึงการเกิดสัญญาณรบกวน EMI ชนิด
 conducted EMI ในวงจรที่มีการทำงานในลักษณะของสวิตช์ จึงมีการพิจารณาถึงสาเหตุของปัญหา
 และวิธีการการแก้ไขปัญหานั้น ศึกษาถึงคุณสมบัติของเพาเวอร์มอสเฟตเมื่อนำมาใช้งานเป็นสวิตช์
 ความถี่สูง ศึกษาการทำงานของวงจรฟูลบริดจ์ที่ใช้ควบคุมการทำงานของดิซิมอเตอร์พิจารณา
 ปัญหาที่เกิดขึ้นของวงจรในเรื่องของสัญญาณรบกวน EMI และการสูญเสียในการสวิตช์ มีการออกแบบ
 แบบวงจรใหม่ที่สามารถใช้ควบคุมการทำงานของดิซิมอเตอร์ได้เช่นเดียวกับวงจรฟูลบริดจ์นั่นก็คือ
 วงจร FSC ซึ่งสามารถลดระดับของสัญญาณรบกวน conducted EMI และการสูญเสียในการสวิตช์
 ลงได้ และทำการปรับปรุงวงจร FSC เพิ่มเติมเพื่อให้สามารถลดระดับของสัญญาณรบกวนลงอีก
 โดยไม่มีผลกระทบต่อการใช้สวิตช์มากนัก

1.5 ขั้นตอนการศึกษา

1. ศึกษาถึงการเกิดสัญญาณรบกวน conducted EMI ในวงจรสวิตซ์

2. ศึกษาการทำงานของวงจรฟูลบริดจ์สำหรับขับเคลื่อนมอเตอร์แล้วทำการสร้างวงจรจริงขึ้น นำวงจรที่สร้างไปทดสอบวัดระดับของสัญญาณรบกวน conducted EMI ใช้การซิมูเลทโดยโปรแกรมเลียนแบบวงจร PSpice สัญญาณรบกวน conducted EMI คำนวณค่าการสูญเสียในการสวิตซ์จากรูปคลื่นสัญญาณที่วัดได้ด้วยออสซิลโลสโคป

3. ออกแบบวงจร FSC และสร้างเป็นวงจรจริงทำการทดสอบการทำงานและนำวงจรไปทดสอบวัดระดับของสัญญาณรบกวน conducted EMI ใช้การซิมูเลทโดยโปรแกรมเลียนแบบวงจร PSpice สัญญาณรบกวน conducted EMI คำนวณค่าการสูญเสียในการสวิตซ์จากรูปคลื่นสัญญาณที่วัดได้ด้วยออสซิลโลสโคป

4. เปรียบเทียบผลการทดสอบของวงจรฟูลบริดจ์เทียบกับวงจร FSC ในเรื่องของสัญญาณรบกวน conducted EMI และการสูญเสียในการสวิตซ์

5. ศึกษาถึงโครงสร้างภายในของเพาเวอร์มอสเฟตเมื่อนำมาใช้เป็นสวิตซ์ที่ความถี่สูง

6. ปรับปรุงวงจร FSC เพื่อให้ระดับของสัญญาณรบกวน conducted EMI ลดลงด้วยวงจร พุช-พูล เกทไดรเวอร์และใช้วงจร current-source และ current-sink ลดการสูญเสียในการสวิตซ์ที่เพิ่มขึ้นเนื่องจากการใช้วงจรพุช-พูล เกทไดรเวอร์ ทำการทดสอบวัดสัญญาณรบกวน conducted EMI ของวงจร FSC เมื่อทำงานร่วมกับวงจรพุช-พูล เกทไดรเวอร์วงจร current-source และวงจร current-sink

7. นำเพาเวอร์ไลน์ฟิลเตอร์เข้ามาช่วยลดระดับของสัญญาณรบกวน conducted EMI วิเคราะห์และแยกองค์ประกอบของสัญญาณรบกวน conducted EMI ที่เกิดมาจากกระแส I_{CM} และกระแส I_{DM} โดยเทคนิควิธีการวัด ใช้เทคนิคนี้ปรับปรุงเพาเวอร์ไลน์ฟิลเตอร์ โดยการเลือกค่าอุปกรณ์ที่เหมาะสมและมีจำนวนน้อยที่สุด เพื่อนำมาใช้งานร่วมกับวงจร FSC ที่ทำงานร่วมกับวงจร พุช-พูลเกทไดรเวอร์ วงจร current-source และวงจร current-sink

8. พิจารณาผลของการกราวด์และการลอยกราวด์ที่มีต่อระดับของสัญญาณรบกวน conducted EMI และ radiated EMI

9. สรุปผลการวิจัย

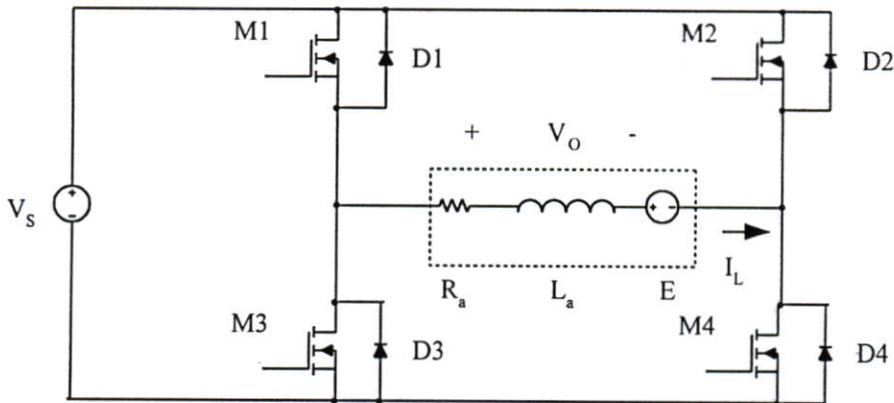
บทที่ 2

วงจรฟูลบริดจ์พีดับบลิวเอ็มคอนเวอร์เตอร์สำหรับขับเคลื่อนมอเตอร์

2.1 บทนำ

วงจรฟูลบริดจ์ (full-bridge) [1, 2, 3, 4, 5] เป็นวงจรที่นิยมใช้กันอย่างแพร่หลายในงานทางด้านอุตสาหกรรมต่างๆ เช่น วงจรควบคุมดีซีมอเตอร์ งานควบคุมระบบสายพาน งานทางด้านหุ่นยนต์ รวมไปถึงถึงกลไกต่างๆ ที่มีดีซีมอเตอร์รวมอยู่ นอกจากนี้ทางด้านเพาเวอร์อิเล็กทรอนิกส์ก็นิยมนำเอาวงจรนี้ไปประยุกต์ใช้งานเช่น วงจรสวิตชิงเพาเวอร์ซัพพลาย วงจรอินเวอร์เตอร์ รวมไปถึงการนำไปประยุกต์ใช้ในเครื่องใช้ไฟฟ้าต่างๆ

ในที่นี้เราจะพิจารณาวงจรฟูลบริดจ์ที่ใช้ควบคุมดีซีมอเตอร์ลักษณะวงจรแสดงดังรูปที่ 2.1



รูปที่ 2.1 วงจรฟูลบริดจ์เมื่อนำมาควบคุมดีซีมอเตอร์

2.2 ทฤษฎีและหลักการทำงานของวงจรฟูลบริดจ์พีดับบลิวเอ็มคอนเวอร์เตอร์

สำหรับขั้วคีมอเตอร์

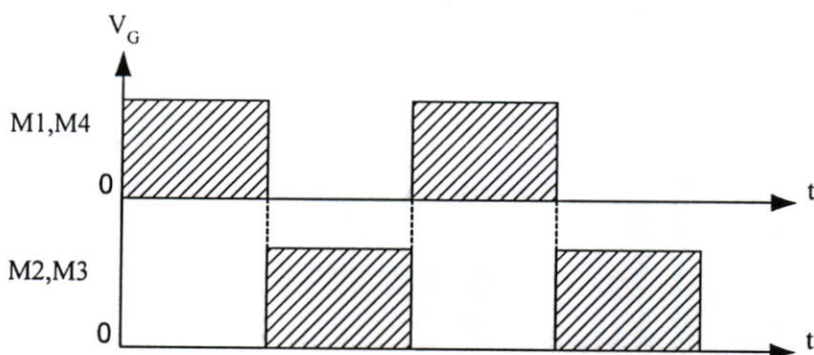
2.2.1 ลักษณะพื้นฐานและการทำงานของวงจร

ลักษณะของวงจรฟูลบริดจ์ต่างๆ ไปมีลักษณะตามรูปที่ 2.1 เมื่อโหลดเป็นคีมอเตอร์ วงจรสามารถกลับทิศทางของแรงดันอาร์มาเจอร์และสามารถควบคุมการไหลของกระแสได้สองทิศทาง พลังงานจึงไหลได้สองทาง กล่าวอีกนัยหนึ่งวงจรฟูลบริดจ์เป็นวงจรแปลงผันแบบสี่ทิศทาง [6]

การทำงานของวงจรฟูลบริดจ์แบ่งออกได้เป็น 2 ลักษณะคือ

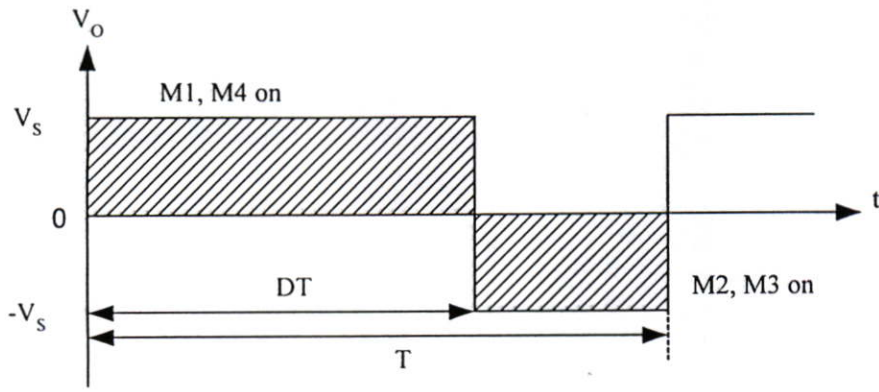
1) การสวิตช์แรงดันแบบสองขั้ว (bipolar voltage switching) [5] พิจารณารูปที่ 2.1 แสดงรูปของวงจรฟูลบริดจ์ที่ใช้คีมอเตอร์เป็นโหลด แทนมอเตอร์ด้วยแบบจำลอง ซึ่งประกอบด้วย ความต้านทาน ความเหนี่ยวนำอาร์มาเจอร์และแรงเคลื่อนไฟฟ้าย้อนกลับ (counter electromotive force; cemf)

ในการสวิตช์แรงดันแบบสองขั้วเราแบ่งสวิตช์ออกเป็นสองคู่คือ (M1, M4) และ (M2, M3) โดยที่สวิตช์แต่ละคู่คักต่อวงจรพร้อมกัน สวิตช์ในกิ่งเดียวกันเช่น M1 กับ M3 จะต่อวงจรพร้อมกันไม่ได้เพราะจะเป็นการลัดวงจร V_s และจะเกิดกระแสค่าสูงไหลผ่านสวิตช์ ดังนั้นในกรณีของการสวิตช์แรงดันสองขั้วคู่สวิตช์ (M1, M4) และ (M2, M3) จะทำงานเป็นคู่ประกอบกัน ลักษณะลำดับของสัญญาณเกตควบคุมสวิตช์ทั้ง 4 ตัวแสดงดังรูปที่ 2.2

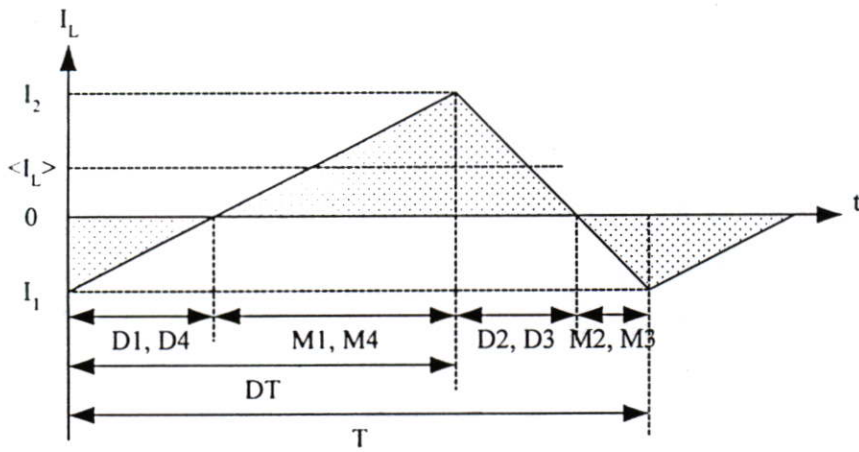


รูปที่ 2.2 ลำดับของสัญญาณเกตควบคุมสวิตช์ M1 – M4

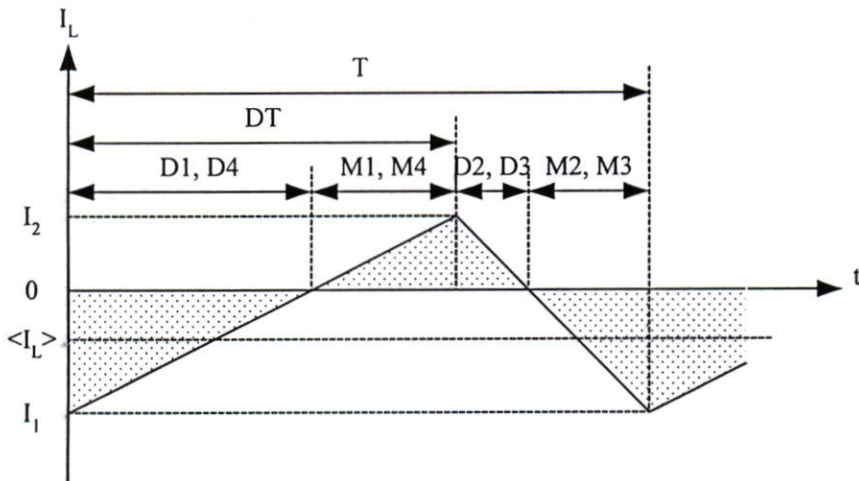
การต่อวงจรของคู่สวิตช์ (M1, M4) ทำให้แรงดันคร่อมโหลด V_o เท่ากับ V_s การต่อของคู่สวิตช์ (M2, M3) ทำให้ V_o เท่ากับ $-V_s$ ดังนั้นรูปคลื่นของ V_o จึงเป็นแรงดันสี่เหลี่ยมผืนผ้าที่มีทั้งค่าบวกและค่าลบ ตามรูปที่ 2.3 นั่นคือแรงดันมีสองขั้วจึงทำให้เรียกชื่อการสวิตช์เช่นนี้ว่าการสวิตช์แบบแรงดันสองขั้ว



รูปที่ 2.3 รูปคลื่นแรงดัน V_o ที่มีทั้งค่าบวกและค่าลบ



รูปที่ 2.4 รูปคลื่นกระแส I_o ที่มีค่าเฉลี่ยเป็นบวก



รูปที่ 2.5 รูปคลื่นกระแส I_o ที่มีค่าเฉลี่ยเป็นลบ

เมื่อพิจารณารูปคลื่น V_o ในรูปที่ 2.3 ซึ่ง D คือวัฏจักรงาน (duty cycle) ของคู่สวิตช์ M1, M4 เราคำนวณค่าเฉลี่ย $\langle V_o \rangle$ ได้ดังนี้

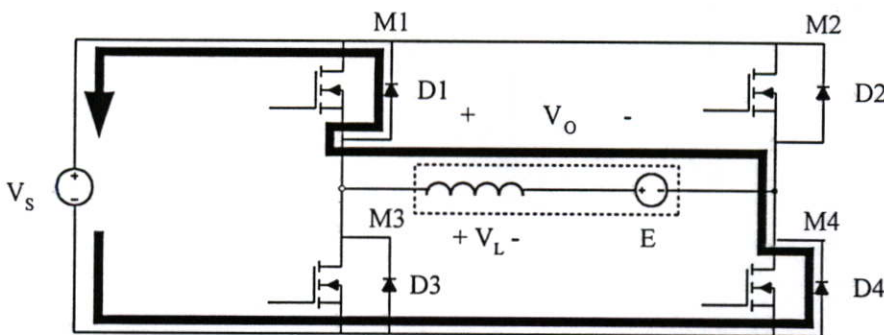
$$\langle V_o \rangle = \left[\frac{V_s DT - V_s (1-D)T}{T} \right] \quad (2-1)$$

นั่นคือ $M = \frac{\langle V_o \rangle}{V_s} = 2D - 1$

เมื่อ M คืออัตราการทำงาน

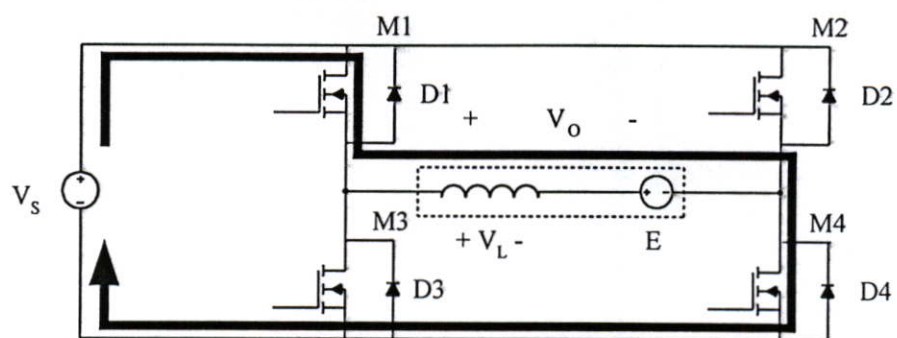
จากรูปคลื่นของกระแส I_L ในรูปที่ 2.4 และ 2.5 สังเกตได้ว่าค่าเฉลี่ยของ $\langle I_L \rangle$ อาจจะมีค่าบวกหรือลบก็ได้ ในกรณีรูปที่ 2.4 V_o มีค่าเฉลี่ยเป็นบวก ($D > 0.5$) ถ้า $\langle I_L \rangle$ เป็นบวกแสดงว่าพลังงานไหลสู่โหลดแต่เมื่อ $\langle I_L \rangle$ เป็นลบ พลังงานจะไหลคืนสู่ V_s ซึ่งถ้าไหลเป็นมอเตอร์ก็หมายถึงการเบรคแบบคืนพลังงาน (regenerative break)

เราสามารถพิจารณาการทำงานของวงจรพูลบริดจ์ที่มีการสวิตช์แบบแรงดันสองขั้วได้เป็นโหมด [2] โดยพิจารณาสวิตช์ที่ใช้เป็นอุคมคคือไม่มีการสูญเสียในการทำงานและช่วงเวลาขาขึ้น (rise time) และขาลง (fall time) เป็นศูนย์ โหมดการทำงานสามารถอธิบายโดยใช้รูปที่ 2.6 ประกอบส่วนรูปที่ 2.7 แสดงลักษณะสัญญาณของชุดขับเกท กระแสและแรงดันของตัวเหนี่ยวนำ

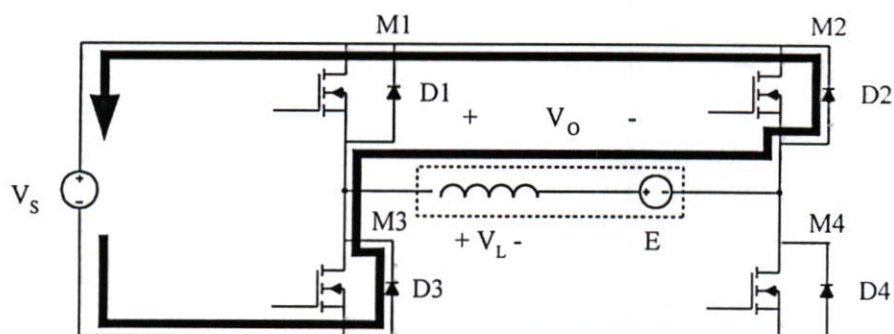


model

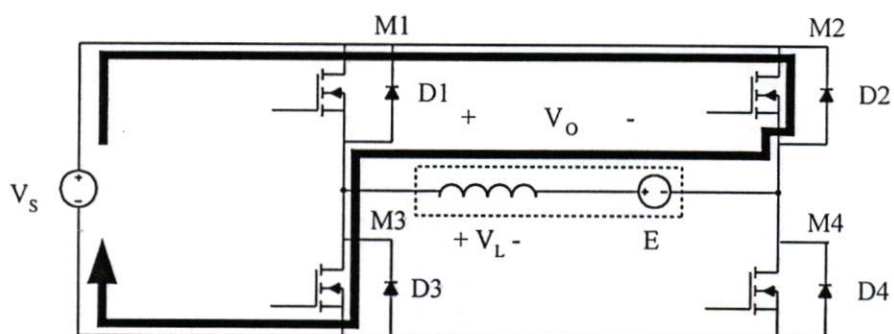
รูปที่ 2.6 แสดงโหมดการทำงานของวงจรพูลบริดจ์เมื่อมีการขับสวิตช์แบบแรงดันสองขั้ว



mode 2

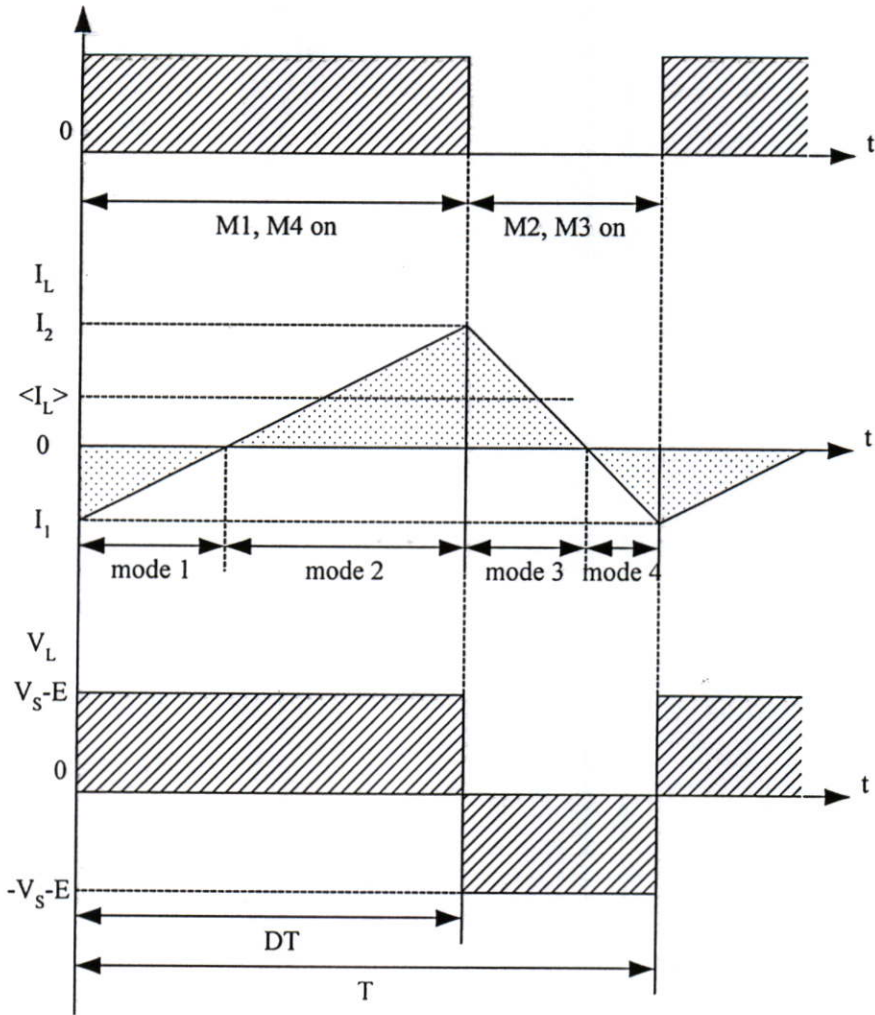


mode 3



mode 4

รูปที่ 2.6 (ต่อ)



รูปที่ 2.7 แสดงลักษณะของสัญญาณขั้วเกท กระแสและแรงดันของตัวเหนี่ยวนำเมื่อมีการขับสวิตช์แบบแรงดันสองขั้ว

จากรูปที่ 2.6 พิจารณาการทำงานที่สภาวะคงตัว ก่อนที่คู่สวิตช์ $M1, M4$ จะ turn-on กระแส I_L จะไหลในลักษณะกลับทิศทาง (reverse direction) และเมื่อคู่สวิตช์ $M1, M4$ turn-on สวิตช์ทั้งคู่จะยังไม่มีกระแสไหล I_L ไหล โดยที่กระแสไหลผ่านไดโอด $D1$ และ $D4$ การทำงานในช่วงนี้พิจารณาให้เป็นโหมดที่ 1 จากรูปที่ 2.6 และ 2.7 ประกอบ แรงดัน $V_S - E$ ต่กร่อมตัวเหนี่ยวนำทำให้กระแส I_L เพิ่มขึ้นอย่างลิเนียร์เป็นลักษณะแรมป์ (ramp) เมื่อเพิ่มขึ้นสู่ค่าศูนย์คู่สวิตช์ $M1, M4$ ก็จะเริ่มนำกระแสส่วนไดโอด $D1$ และ $D4$ หุค่นำกระแส กระแส I_L ที่ผ่านสวิตช์ $M1, M4$ มีลักษณะเพิ่มขึ้นอย่างลิเนียร์จนถึงค่าสูงสุดที่คู่สวิตช์ $M1, M4$ นำกระแสอยู่ช่วงเวลานี้พิจารณาให้เป็นโหมดที่ 2 ช่วงที่คู่สวิตช์ $M1, M4$ turn-off คู่สวิตช์ $M2, M3$ เริ่ม turn-on กระแส I_L จะยังไม่ไหลผ่านคู่สวิตช์ $M2, M3$ แต่จะไหลผ่าน $D2$ และ $D3$ แรงดัน $-V_S - E$ ต่กร่อมตัวเหนี่ยวนำทำให้กระแส I_L ลดลงอย่างลิเนียร์เป็นลักษณะแรมป์สู่ค่าศูนย์ช่วงเวลานี้พิจารณาให้เป็น โหมดที่ 3

เมื่อกระแส I_L มีค่าเป็นศูนย์ คู่สวิตช์ M2 และ M3 เริ่ม turn-off เราพิจารณาการทำงานในช่วงนี้เป็นโหมดที่ 4 เมื่อจบการทำงานในโหมดที่ 4 ก็จะเริ่มทำงานในโหมดที่ 1 ใหม่เป็นวัฏจักรต่อเนื่องกันไป

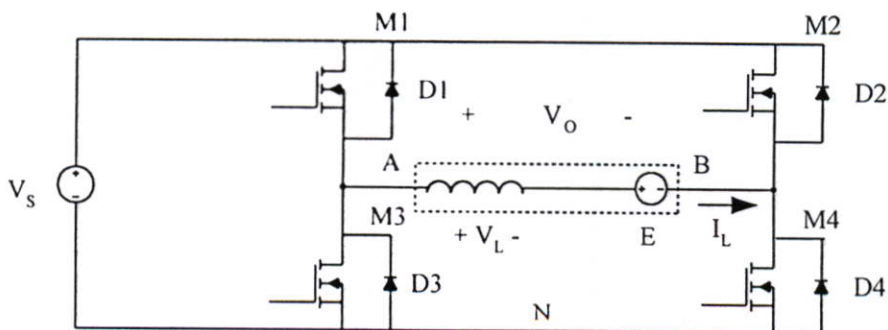
การกระเพื่อมของกระแสแสดงโดยรูปที่ 2.7 เราสามารถคำนวณค่า peak-to-peak ของการกระเพื่อมได้ดังนี้

$$\Delta I_L = \frac{V_s - E}{L} TD = \frac{2V_s TD(1 - D)}{L} \quad (2-2)$$

ข้อควรระวังในการพิจารณา โดยปกติสวิตช์ในกิ่งเดียวกันของวงจรฟูลบริดจ์ทำงานเป็นคู่ประกอบ คือเมื่อมีคำสั่งให้สวิตช์ตัวหนึ่งนำกระแสอีกตัวหนึ่งจะได้รับคำสั่งให้หยุดนำกระแส อย่างไรก็ตามเนื่องจากความไม่เป็นอุดมคติของสวิตช์ สวิตช์ตัวที่ได้รับคำสั่งให้หยุดนำกระแสอาจใช้เวลาหลายไมโครวินาทีจนกว่าจะหยุดนำกระแสได้จริง ถ้าในช่วงเวลานั้นๆ นี้สวิตช์อีกตัวหนึ่งเริ่มนำกระแสแล้วจะเกิดการทะลุผ่าน (short through) มีกระแสค่าสูงไหลผ่านสวิตช์ทั้งสองทำให้สวิตช์ทั้งสองเสียหาย เราจึงต้องมีการหน่วงเวลากระแสไว้เท่ากับ t_d เพื่อป้องกันการเกิดปัญหานี้ ซึ่ง t_d ก็คือช่วงเวลาที่ประวิงการนำกระแสของสวิตช์หรือเวลาพัก (blanking time) [7]

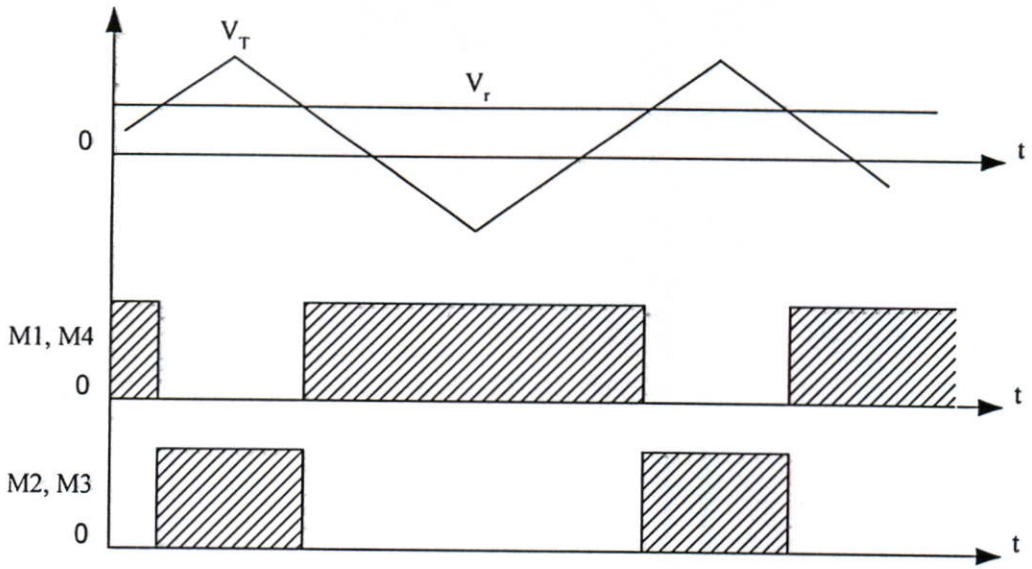
อย่างไรก็ดีเวลาพัก t_d ทำให้เกิดความเพี้ยนต่อรูปคลื่นของแรงดันดันออกและจำกัดประสิทธิภาพการทำงานสูงสุดของวงจร ช่วงเวลาพัก t_d สามารถพิจารณาได้ดังนี้

รูปที่ 2.8 (ก) แสดงวงจรฟูลบริดจ์คอนเวอเตอร์ที่ใช้เทคนิคการขับสวิตช์แรงดันแบบสองทิศทาง รูปที่ 2.8 (ข) แสดงสัญญาณขับนำสวิตช์ M1 - M4 ได้จากเทคนิคชานต์ตัดสามเหลี่ยมในลักษณะอุดมคติ แต่เมื่อมีเวลาพัก t_d สัญญาณนำขับสวิตช์จะเป็นดังรูปที่ 2.8 (ค)

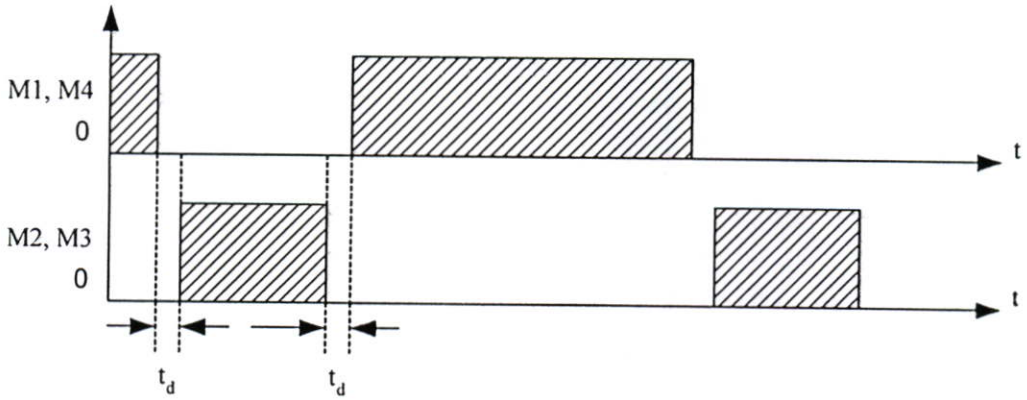


(ก) วงจรฟูลบริดจ์

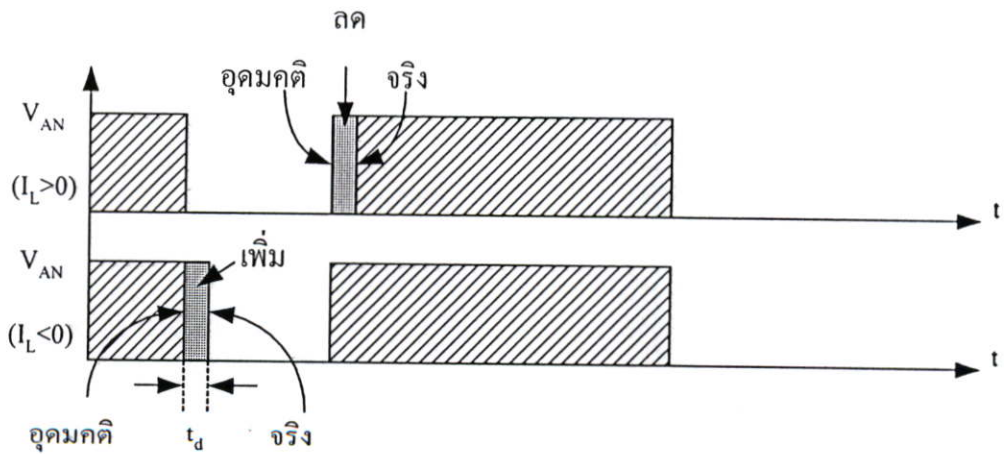
รูปที่ 2.8 แสดงผลช่วงเวลา blanking time ต่อรูปคลื่น V_{AN} ของวงจรฟูลบริดจ์



(ข) การกำเนิดสัญญาณขับเคลื่อนขั้วเกท M1-M4 ในกรณีอุดมคติ



(ค) การกำเนิดสัญญาณขับเคลื่อนขั้วเกท M1-M4 เมื่อมี blanking time



(ง) รูปคลื่น V_{AN} แสดงการลดหรือเพิ่มค่าเฉลี่ยเฉพาะที่เมื่อ $I_L > 0$ หรือ $I_L < 0$

รูปที่ 2.8 (ต่อ)

ในช่วงเวลา t_d สวิตช์ไม่นำกระแสทั้งคู่แคโอดไดโอดที่ต่อขนานสวิตช์จะนำกระแสโดยที่ D3 จะนำกระแสเมื่อ $I_L > 0$ และ D1 นำกระแสเมื่อ $I_L < 0$ รูปคลื่น V_{AN} จึงเป็นดังรูปที่ 2.8 (ง) คือเมื่อ $I_L > 0$, $V_{AN} = 0$ ในช่วงเวลา t_d ดังนั้นค่าเฉลี่ยเฉพาะที่ของ V_{AN} ซึ่งเท่ากับวัฏจักรงานของ M1 หรือ D1 คูณด้วย V_s จะต่างไปจากค่าอุดมคติดังสมการที่ (2-3)

$$\begin{aligned}\Delta V_{AN} &= \pm \Delta M V_s \\ &= \frac{(t_d) V_s}{T}\end{aligned}\quad (2-3)$$

โดยที่เครื่องหมาย + ในสมการ (2-3) ตรงกับ $I_L < 0$ ในทำนองเดียวกันค่าเฉลี่ยเฉพาะที่ของ V_{BN} จะต่างไปจากค่าอุดมคติเท่ากับ

$$\Delta V_{BN} = \pm \frac{(t_d) V_s}{T}\quad (2-4)$$

โดยที่เครื่องหมาย + ในสมการที่ (2-4) ตรงกับ $I_L > 0$ ดังนั้นค่าเฉลี่ยเฉพาะที่ของ V_o จะต่างไปจากอุดมคติเท่ากับ

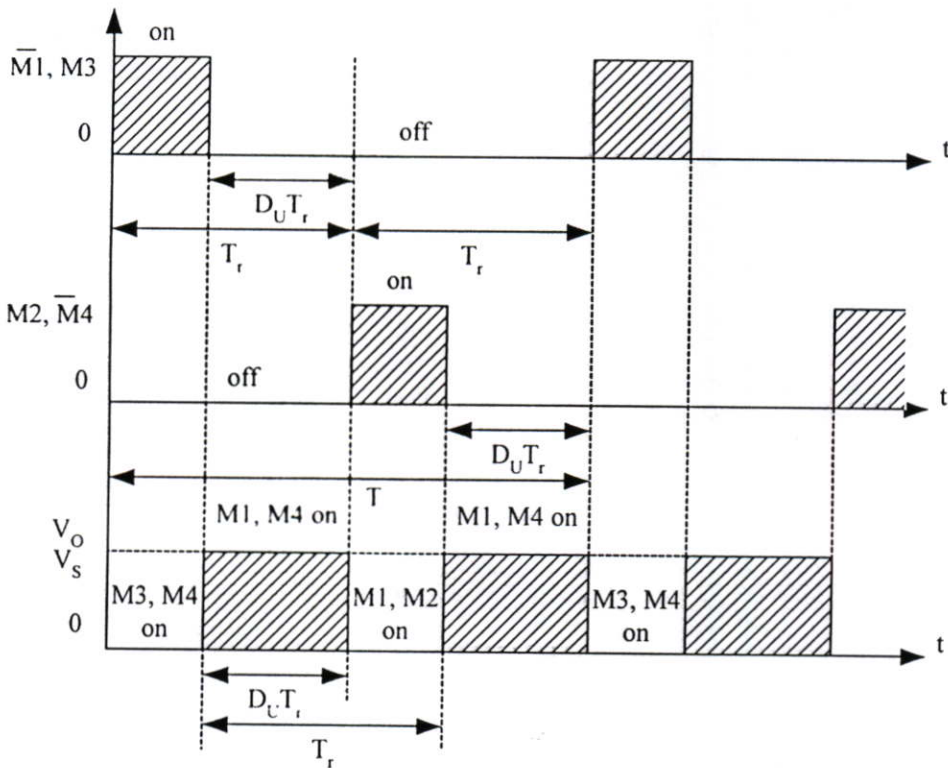
$$\Delta V_o = \Delta V_{AN} - \Delta V_{BN} = \pm \frac{2t_d V_s}{T}\quad (2-5)$$

โดยเครื่องหมาย + ในสมการที่ (2-5) ตรงกับ $I_L < 0$

2) การสวิตช์แบบแรงดันขั้วเดียว (unipolar voltage switching) [5] การสวิตช์แบบแรงดันขั้วเดียวคือการสวิตช์ที่ให้ V_o เป็นแรงดันสี่เหลี่ยมที่มีแต่ค่าบวกหรือค่าลบกับค่าศูนย์ ในกรณีที่ต้องการให้ค่าเฉลี่ยของ V_o เป็นบวกหรือลบเราสังเกตว่า V_o จะเป็นศูนย์ทุกครั้งที่ M1 กับ M2 หรือ M3 กับ M4 ต่อวงจรพร้อมกันการขับเกทสวิตช์แสดงโดยรูปที่ 2.9 สังเกตว่าไม่มีการแบ่งเป็นคู่สวิตช์เหมือนในหัวข้อก่อน พิจารณาจากรูปคลื่นได้ว่า M2 และ M3 จะนำกระแสไม่พร้อมกัน แต่ในช่วงเวลาที่ M2 และ M3 ไม่นำกระแสด้วยกันทั้งคู่หมายความว่าคู่สวิตช์ M1 หรือ M4 จะนำกระแสทั้งคู่ในช่วงเวลาเช่นนี้แรงดัน V_o จะมีค่าเป็นบวก เรานิยามให้วัฏจักรงาน D_u ตรงกับกรณีที่ V_o มีค่าเป็นบวก (ไม่ใช่เวลาที่ M2 หรือ M3 นำกระแส) ถ้าเราต้องการให้ V_o มีค่าเฉลี่ยเป็นลบเราจะใช้สัญญาณในรูปที่ 2.9 เพื่อขับเกทสวิตช์ M1 และ M4 แทนที่จะเป็น M2 และ M3

จากรูปคลื่นของ V_o เราคำนวณค่าเฉลี่ย $\langle V_o \rangle = D_u V_s$ ถ้าให้ค่า D เป็นวัฏจักรงานของ สวิตช์ M1 จากรูปที่ 2.9 เราคำนวณได้ว่า D_T เท่ากับช่วงเวลาที่มี M3 ออฟ = $D_u T_r + T_r$ ดังนั้น $D = (D_u + 1)/2$ หรือ $D_u = 2D - 1$ เมื่อ T_r คือคาบเวลาของแรงดัน V_o (กำหนดให้มีค่าเท่ากับ $T/2$) อัตรา การแปรผันของวงจรคือ

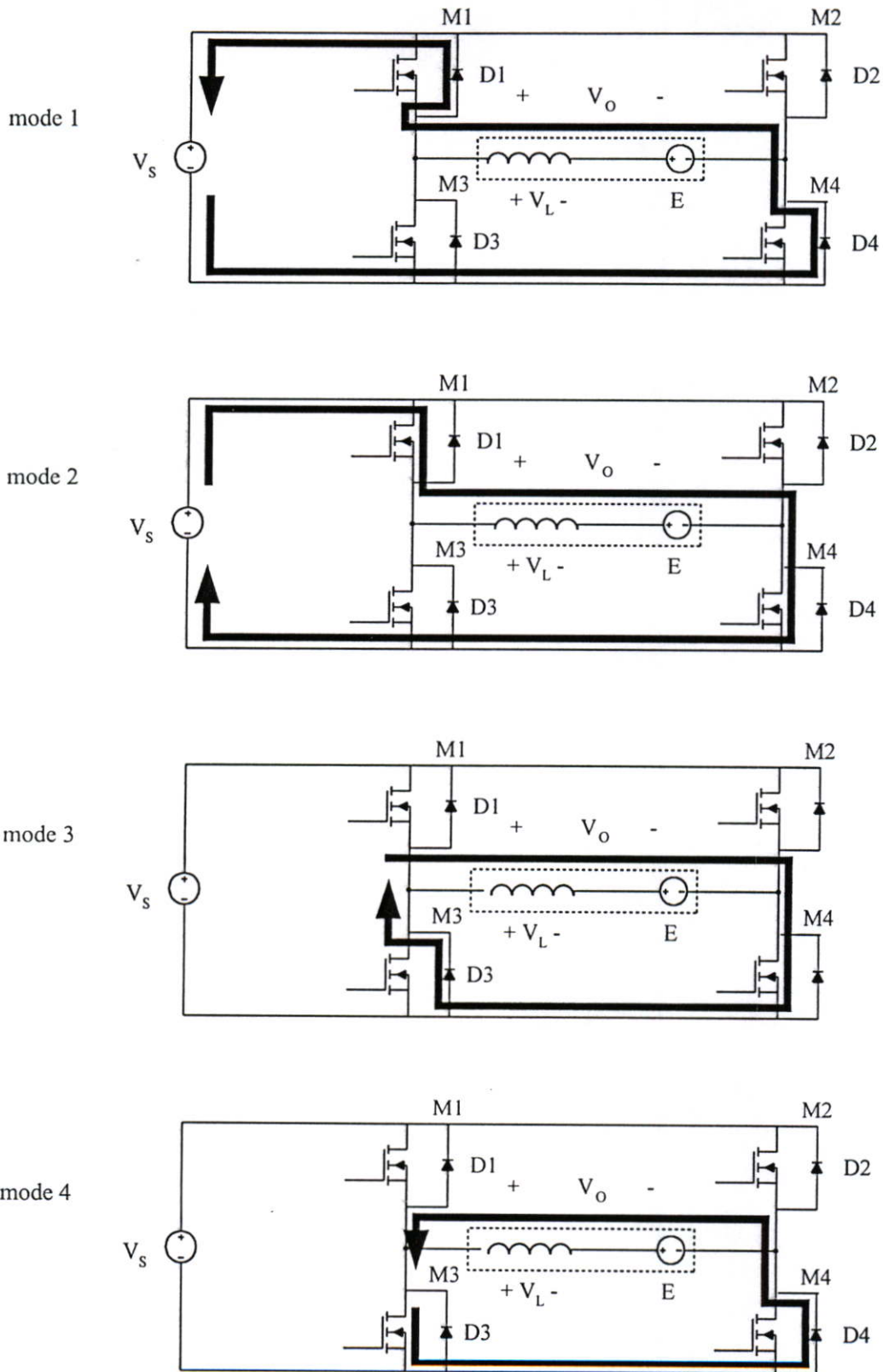
$$M = \frac{\langle V_o \rangle}{V_s} = D_u = 2D - 1 \tag{2-6}$$



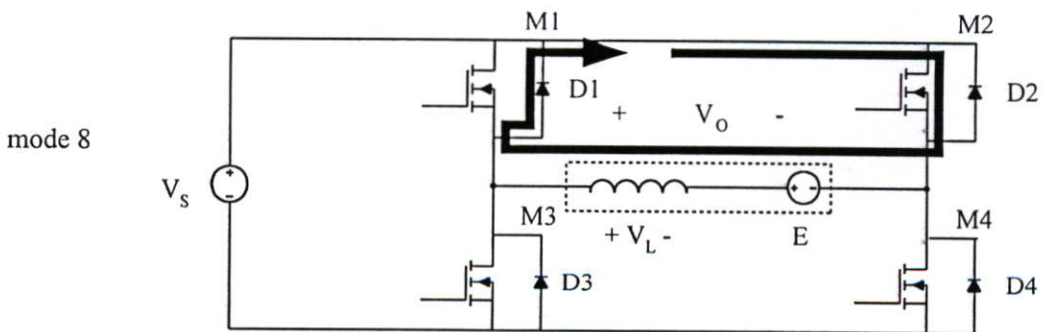
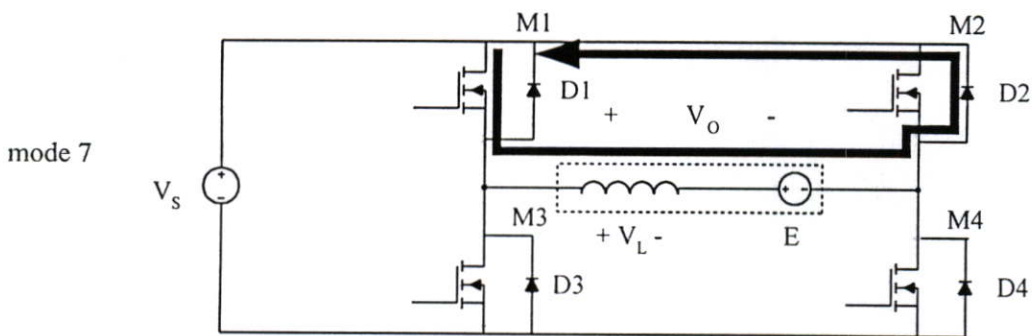
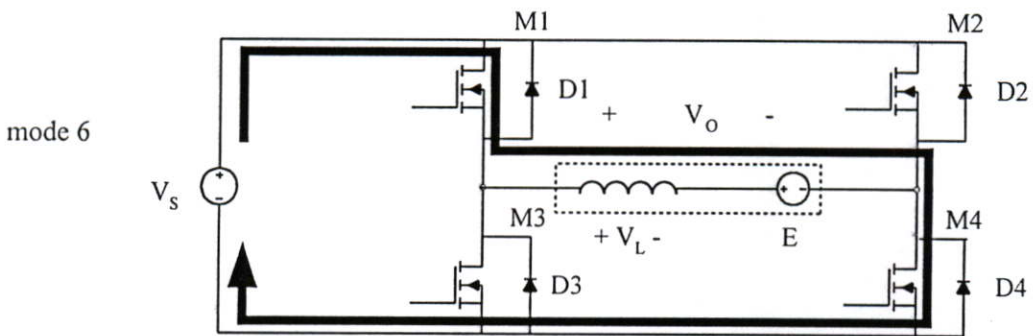
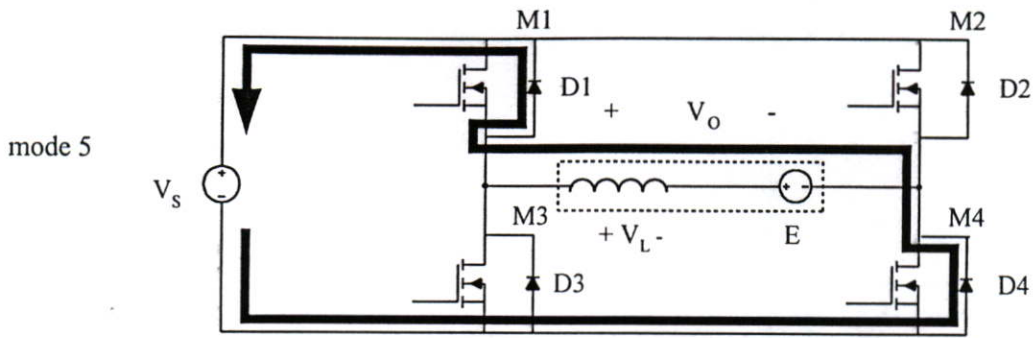
รูปที่ 2.9 การขับเกทและแรงดันขาออกของวงจรฟูลบริดจ์เมื่อมีการสวิตช์แบบแรงดันชั่วเดียว

การทำงานของวงจรฟูลบริดจ์ที่มีการสวิตช์แรงดันแบบชั่วเดียว ถ้าพิจารณาการทำงานเป็น โหมด [2] สามารถแบ่งได้เป็น 8 โหมด การทำงานไม่จำเป็นต้องกำหนดการทำงานของสวิตช์เป็นคู่ คงตัวเหมือนการสวิตช์แรงดันแบบสองชั่วแต่จะมีจุดที่หลีกเลี่ยงเหมือนกันคือจะต้องไม่มีช่วงนำ กระแสของสวิตช์ M1, M3 และ M2, M4 พร้อมกันเพราะจะนำไปสู่การลัดแหล่งจ่ายเกิดกระแสค่า สูงไหลผ่านสวิตช์จนเกิดความเสียหายได้ ส่วนการทำงานที่พร้อมกันของสวิตช์ M1, M2 และ M3, M4 ไม่ทำให้เกิดความเสียหายแต่เป็นการถ่ายกำลังงานของตัวเหนี่ยวนำให้ลดลงสู่ค่าศูนย์

ลักษณะการทำงานที่แบ่งแยกเป็นโหมดแสดงตามรูปที่ 2.10

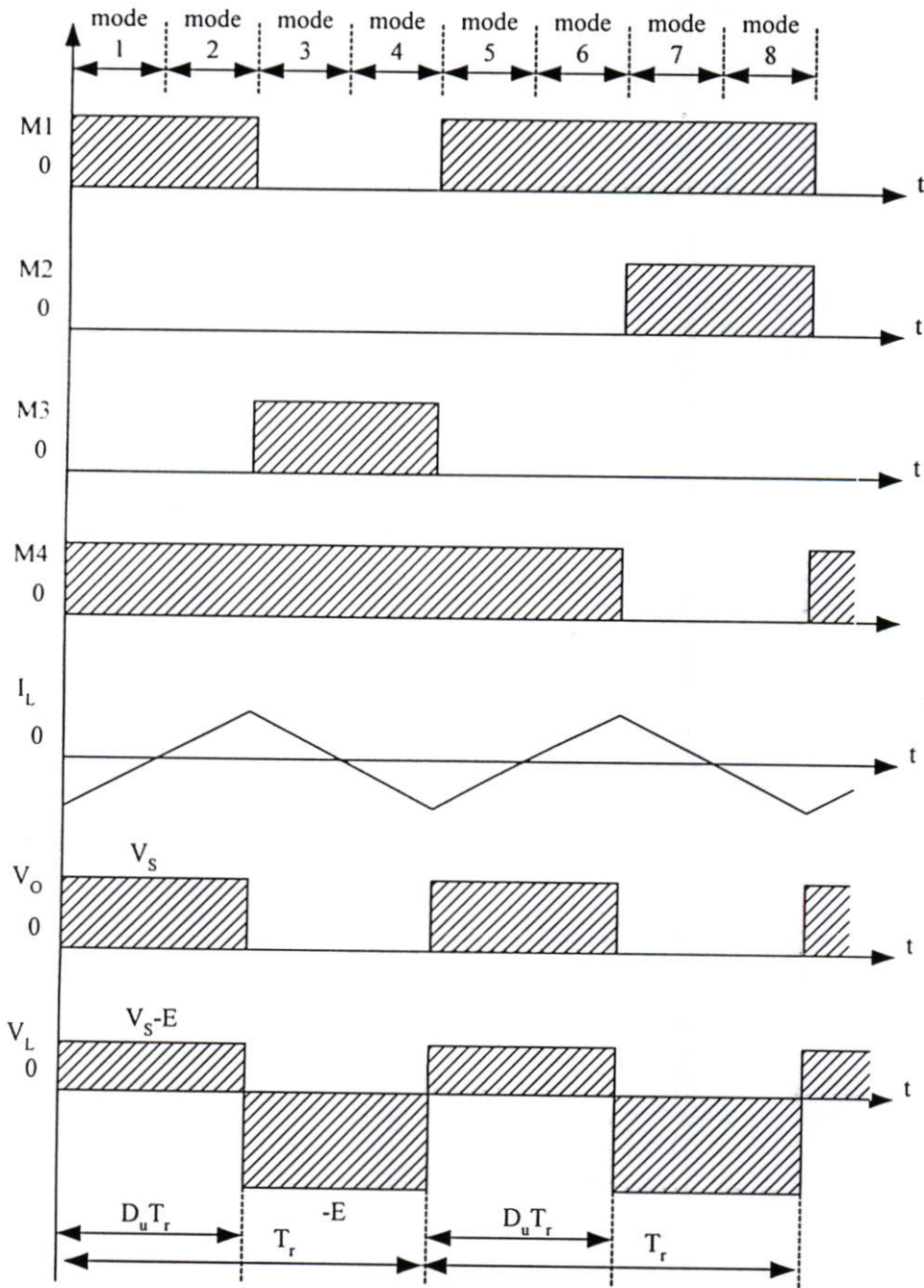


รูปที่ 2.10 แสดงโหมดการทำงานของวงจรฟูลบริดจ์เมื่อมีการขับสวิตช์แบบแรงดันชั่วเดียว



รูปที่ 2.10 (ต่อ)

ส่วนรูปสัญญาณซุกซ์บเกท กระแสและแรงดันของตัวเหนี่ยวนำแสดงโดยรูปที่ 2.11



รูปที่ 2.11 แสดงลักษณะของสัญญาณซุกซ์บเกท กระแสและแรงดันของตัวเหนี่ยวนำเมื่อมีการขับ สวิตช์แบบแรงดันชั่วเดียว

การกระเพื่อมของกระแสแสดงโดยรูปที่ 2.11 คำนวณค่า peak-to-peak ของการกระเพื่อมได้ดังนี้

$$\begin{aligned}\Delta I_L &= \frac{V_s - E}{L} T_r D_u \\ &= \frac{V_s T}{L} (2D - 1)(1 - D)\end{aligned}\quad (2-7)$$

ความถี่ของการกระเพื่อมเป็นสองเท่าของความถี่สวิตช์ $2/T$ ขนาดของการกระเพื่อมเป็นอิสระต่อความต้านทานโหลด และมีขนาดน้อยกว่าการกระเพื่อมของการสวิตช์แรงดันแบบสองขั้ว

บทที่ 3

ทฤษฎีและการนำพาเวอ์มอสเฟทมาใช้งาน

3.1 บทนำ

ทรานซิสเตอร์กำลัง (bipolar power transistor) มีใช้กันอย่างแพร่หลายเป็นเวลานานแล้วในงานทางด้านอิเล็กทรอนิกส์กำลัง (power electronics) อุปกรณ์ชนิดนี้ถูกนำมาใช้กันอย่างกว้างขวางแม้ว่าอุปกรณ์ชนิดนี้มีข้อดีในเรื่องใช้งานกำลังสูง (high power rating) แต่ก็มีข้อเสียที่เกิดจากโครงสร้างภายในหลายประการดังนี้ ความยุ่งยากของวงจรขับกระแสเบส (current driver circuits) ปัญหาเรื่องเซกกันเบรคดาวน์ (second breakdown) ที่เกิดในขณะปฏิบัติงานที่ใช้กระแสและแรงดันสูง ปัญหาทางด้านการทนต่ออุณหภูมิสูงในขณะทำงานของรอยต่อสารกึ่งตัวนำและข้อจำกัดในการนำไปใช้งานที่ความถี่สูง

จากปัญหาต่างๆ ดังกล่าวต่อมาจึงได้มีการคิดค้นอุปกรณ์ชนิดใหม่ขึ้นมาเพื่อสามารถนำมาใช้งานพาเวอ์อิเล็กทรอนิกส์แทนทรานซิสเตอร์กำลัง โดยสามารถลดปัญหาข้างต้นลงได้ อุปกรณ์ชนิดนี้ก็คือ power MOSFET (Metal Oxide Semiconductor Field Effect Transistor) [2, 3, 8, 9] อุปกรณ์ชนิดนี้มีอินพุทอิมพีแดนซ์ที่สูงจึงทำให้ส่วนของวงจรขับไม่ยุ่งยากและใช้แรงดันในการควบคุมการทำงาน วงจรในภาคชุดขับจึงมีกำลังงานสูญเสียน้อย จึงเป็นอุปกรณ์ประเภท แรงดันควบคุมอุปกรณ์ (voltage controlled devices) ต่างจากทรานซิสเตอร์กำลังที่เป็นอุปกรณ์ประเภท กระแสควบคุมอุปกรณ์ (current controlled devices)

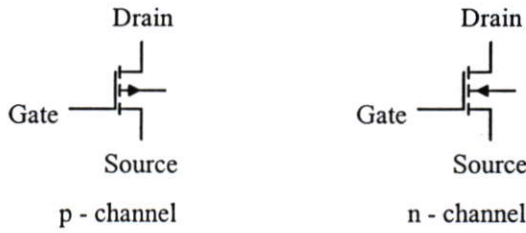
พาเวอ์มอสเฟทสามารถนำมาใช้งานที่ความถี่สูงมากๆ ได้ (หลายร้อยกิโลเฮิร์ต) โดยที่มิมีการสูญเสียในการสวิตช์ (switching loss) น้อยกว่าทรานซิสเตอร์กำลังมาก นอกจากนี้ยังไม่มีปัญหาเกี่ยวกับเรื่องเซกกันเบรคดาวน์ในขณะทำงานที่กระแสและแรงดันสูง ปัญหาเรื่องอุณหภูมิก็น้อยกว่า แต่ข้อด้อยของพาเวอ์มอสเฟทเมื่อนำมาเปรียบเทียบกับทรานซิสเตอร์กำลังคือ ใช้งานที่กำลังไม่สูงนักและกำลังงานสูญเสียขณะนำกระแสค่อนข้างสูง

3.2 โครงสร้างพื้นฐานของ MOS

มอสเฟท (MOSFET) เป็นอุปกรณ์ที่นำกระแสโดยพาหะข้างมาก (majority carriers) สัญลักษณ์ของมอสเฟทแสดงดังรูปที่ 3.1

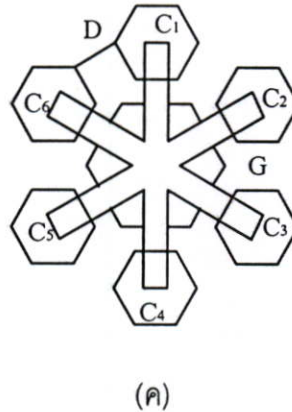
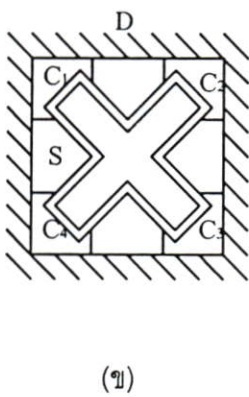
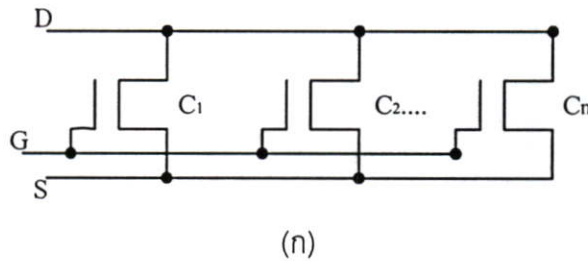
พาเวอ์มอสเฟทมีการทำงานที่เร็วกว่าทรานซิสเตอร์กำลังแต่อย่างไรก็ตาม ในช่วงเวลาการนำกระแส (on state) ของพาเวอ์มอสเฟทมีค่าความต้านทานทำให้มีกำลังงานสูญเสียในช่วงนี้ (conduction loss) สูงมากกว่าทรานซิสเตอร์กำลังที่มีแรงดันตกคร่อมตัวมันน้อยกว่า นอกจากนี้

เพาเวอร์มอสเฟที่ยังทนแรงดันขณะนำกระแส (forward blocking voltage) ได้ต่ำกว่าทรานซิสเตอร์กำลัง (ทนได้ไม่ก็ร้อยโวลต์ ในขณะที่ทรานซิสเตอร์กำลังทนได้ถึงระดับพันโวลต์)



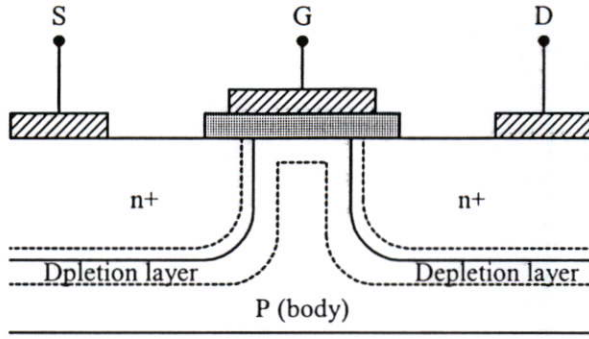
รูปที่ 3.1 สัญลักษณ์ของมอสเฟท

เพาเวอร์มอสเฟทสร้างจากเซลล์ (cell) ที่เหมือนกันต่อขนานกัน แสดงดังรูปที่ 3.2 การนำเซลล์มาขนานกันก็เพื่อเพิ่มอัตราการทนกระแสให้สูงขึ้น

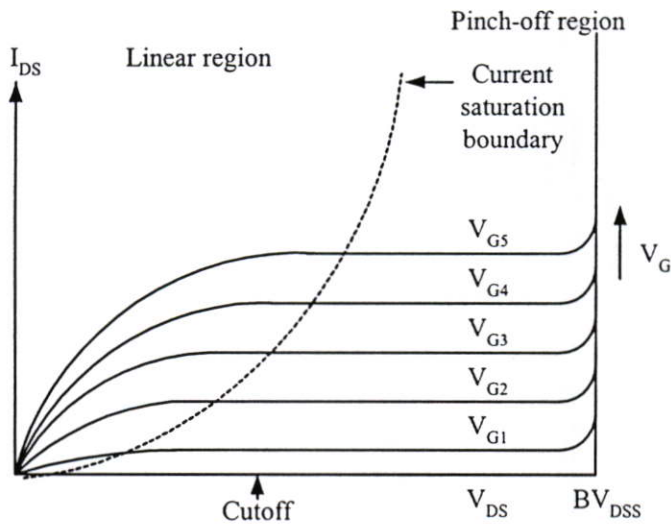


รูปที่ 3.2 การขนานกันของเซลล์มอสเฟท

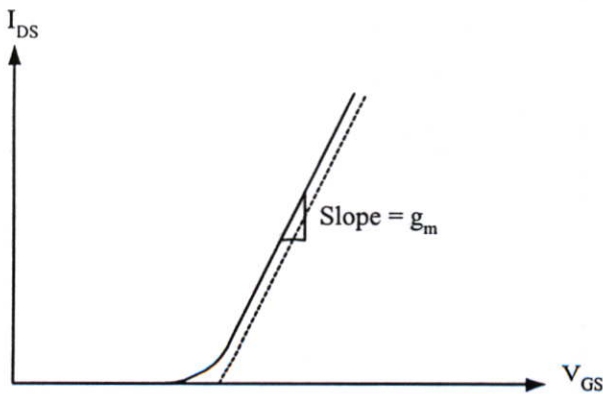
พื้นฐาน โดยทั่วไปเซลล์แบ่งได้เป็น 2 ชนิดคือ n-channel และ p-channel รูปที่ 3.3 แสดงโครงสร้างพื้นฐานของเซลล์ชนิด n-channel ส่วนคุณสมบัติระหว่างกระแส I และแรงดัน V ของเซลล์มอสเฟทแสดงโดยรูปที่ 3.4



รูปที่ 3.3 โครงสร้างพื้นฐานของเซลล์มอสเฟตชนิด n-channel

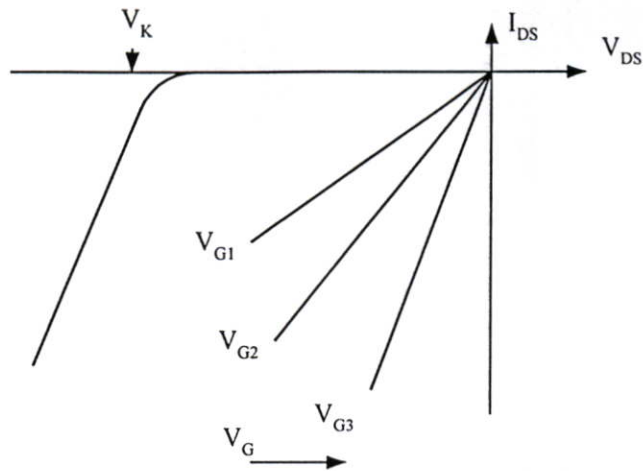


(ก) กราฟคุณสมบัติระหว่าง I - V ในควอดแดนท์ที่ 1



(ข) กระแส I_{DS} เทียบกับแรงดัน V_{GS}

รูปที่ 3.4 กราฟคุณสมบัติระหว่าง I-V ของมอสเฟต



(ค) กราฟในควอดแดนท์ที่ 3

รูปที่ 3.4 (ต่อ)

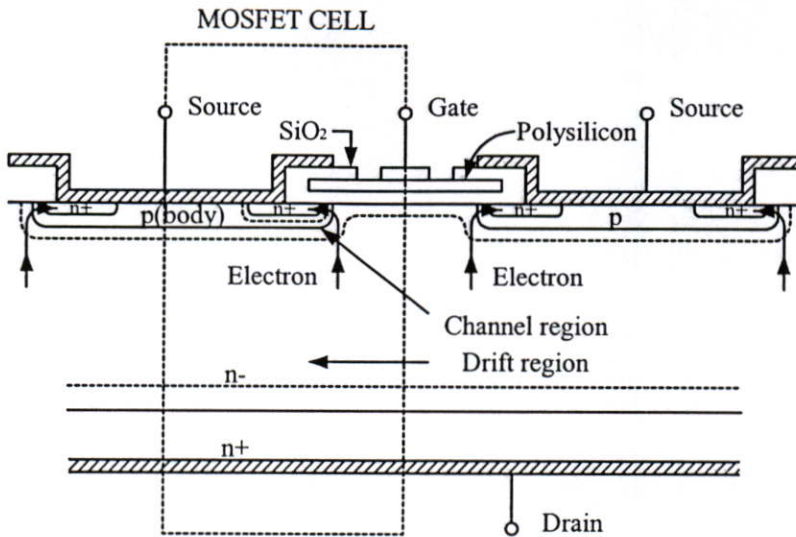
3.3 เพาเวอร์มอสเฟตในงานสวิตชิง

เพาเวอร์มอสเฟตสร้างมาจากเซลล์หลายเซลล์ต่อขนานกันใน โครงสร้างที่หลายหลาก แล้วแต่การออกแบบมอสเฟต 1 เซลล์ประกอบขึ้นมาจากสารกึ่งตัวนำ 4 ชั้น (four semiconductor layer) ประกอบด้วยชั้น $n^+ - n^- - p - n^+$ โครงสร้างแสดงโดยรูปที่ 3.5 แต่ละเซลล์ผลิตมาจากการบวนการ epitaxial diffusion process จากแผ่นฐาน n^+

ความหนาแน่นของการโด๊ปในแต่ละชั้นเป็นดังนี้

n^+ layer	$10^{19}/\text{cm}^3$
p layer	$10^{16}/\text{cm}^3$
n^- layer	$10^{14} - 10^{15}/\text{cm}^3$

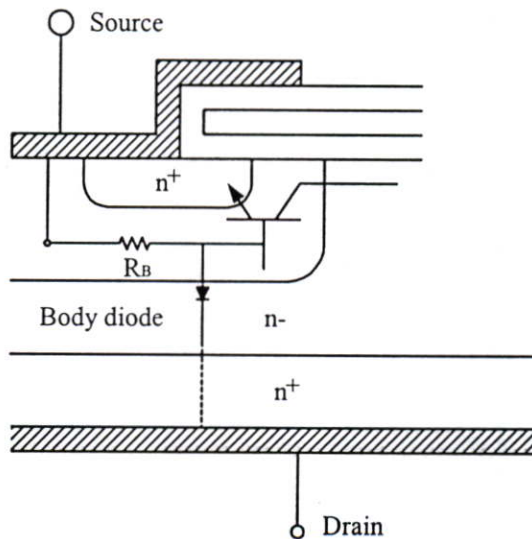
ค่าเบรคดาวน์โวลเตจ (breakdown voltage : V_{BR}) ของเพาเวอร์มอสเฟตขึ้นอยู่กับระดับของการโด๊ปและความกว้างของชั้น n^- เพาเวอร์มอสเฟตที่มีค่าแรงดันเบรคดาวน์สูงเนื่องมาจากความหนาแน่นของการโด๊ปสาร n^+ ต่ำและชั้น n^- มีความกว้างมาก



รูปที่ 3.5 โครงสร้างของมอสเฟตที่สร้างมาจากชั้นสารกึ่งตัวนำ $n^+ - n^- - p - n^+$ สี่ชั้น

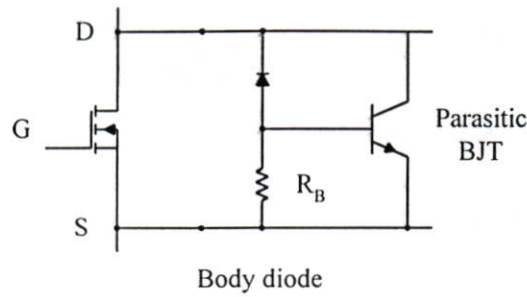
3.3.1 โครงสร้างบอดี้ไดโอดในเพาเวอร์มอสเฟต (Body diode in power MOSFET)

เซลล์มอสเฟตประกอบจากการรวมกันของ pn^-n^+ ไดโอดจากบริเวณ p-base ถึงรอยต่อ
 เทรนดูรูป 3.6 (ก) ลักษณะนี้เรียกว่าบอดี้ไดโอด (body diode)



(ก) บอดี้ไดโอดและไบโพลาร์ทรานซิสเตอร์แฝงของมอสเฟต

รูปที่ 3.6 บอดี้ไดโอด ไบโพลาร์ทรานซิสเตอร์แฝงและวงจรมูลของเพาเวอร์มอสเฟต



(ข) วงจรสมมูลของเพาเวอร์มอสเฟต

รูปที่ 3.6 (ต่อ)

รูปที่ 3.6 (ข) แสดงบอดีไดโอดโดยวงจรสมมูล (equivalent circuit) ระหว่างรอยต่อเดรนและซอร์ส ซึ่งยอมให้กระแสไหลย้อนกลับ (reverse current) ขณะที่เพาเวอร์มอสเฟตอยู่ในช่วงหยุดนำกระแส ย่าน p-base ติดกับตัวนำซอร์สซึ่ง p-i-n diode ปรากฏอยู่ในลักษณะต่อขนานกลับทาง (anti-parallel) กับเพาเวอร์มอสเฟต

บ่อยครั้งที่ไดโอดนี้ต้องการนำกระแสที่พอเหมาะกับความถี่สวิตช์ของเพาเวอร์มอสเฟต คุณสมบัติของไดโอดนี้มีลักษณะที่คืนตัวย้อนกลับช้า (very slow reverse recovery) กระแสคืนตัวสูงสุด I_p (reverse recovery peak current) ที่ไหลภายในไดโอดปกติจะมีค่าสูงและเพิ่มขึ้นเนื่องจากค่าความชันของกระแส (di/dt) และความเร็วในการสวิตช์ (switching speed) ที่สูง กระแส I_p จะเป็นสาเหตุของการแพร่กระจายและความเค้น (stresses)

3.3.2 ไบโพลาร์ทรานซิสเตอร์แฝง (Parasitic bipolar transistor)

บริเวณข้างของบอดีไดโอดเกิดไบโพลาร์ทรานซิสเตอร์แฝง (parasitic BJT) ($n^+ p n^+$) ในโครงสร้างของมอสเฟตจากรูปที่ 3.6 (ก) ย่าน p เป็นฐานของไบโพลาร์ทรานซิสเตอร์แฝง ทรานซิสเตอร์อยู่ในลักษณะหยุดนำกระแสตลอดเวลา โดยลัดเบส (p-body) กับอิมิตเตอร์ (n^+ source) ด้วย คุณสมบัติโลหะร่วมเบสภายในของทรานซิสเตอร์ต่อกับโลหะซอร์สผ่านความต้านทาน R_B ซึ่งเป็นความต้านทานของย่าน p เมื่อแรงดันที่เดรนเพิ่มขึ้นเข้าใกล้ค่าแรงดันพังทลาย (avalanche breakdown voltage) กระแสจะไหลตรงไปที่ย่าน p ของทรานซิสเตอร์แฝงรวมกับกระแสปกติของมอสเฟตที่ไหลผ่านย่าน n

กระแสที่ผ่านความต้านทาน R_B ของย่าน p และเกิดแรงดันตกคร่อมขึ้น ทำให้เกิดไบอัสตรง (forward biasing) ของแรงดันผ่านเบสและอิมิตเตอร์ของทรานซิสเตอร์แฝงเมื่อแรงดันเพิ่มขึ้นถึง 0.7 V ทรานซิสเตอร์แฝงไม่สามารถรองรับแรงดันเบรคควาน์คอลเลคเตอร์ $BV_{DSS} = BV_{CBO}$ ได้ที่

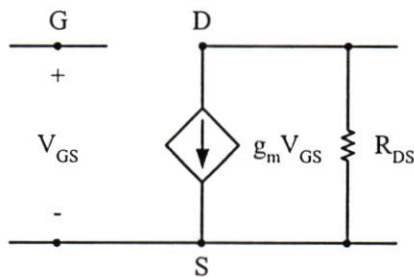
รอยต่อนี้สามารถทนได้เพียง BV_{CEO} เท่านั้น ซึ่งมีค่าประมาณ 60 เปอร์เซ็นต์ ของ BV_{CBO} ลักษณะเช่นนี้เราเรียกว่าการเกิด second breakdown ในเพาเวอร์มอสเฟต

ค่าประจุแฝง (parasitic capacitance) C_{gd} เกิดขึ้นระหว่างเบสของทรานซิสเตอร์แฝงและเดรนค่าอัตราความชันของแรงดันเดรน dV_{DS}/dt ระหว่างเบสและอิมิตเตอร์ของทรานซิสเตอร์แฝงทำให้ทรานซิสเตอร์แฝงออนและเกิดการ latch-up ขึ้นกล่าวได้ว่าทรานซิสเตอร์แฝงทรานซิสเตอร์แฝงเป็นตัวกำหนดค่าอัตรา dV_{DS}/dt สูงสุดของเพาเวอร์มอสเฟต

ช่วงการเกิดทรานเซียนระหว่าง turn-off ของเพาเวอร์มอสเฟต จะเกิดกระแสย้อนกลับสูงสุดไหลผ่านบอดีไดโอดและผ่านความต้านทาน R_B แรงดันที่คร่อม R_B จะฟอร์เวิร์สไบอัส รอยต่อของเบสและอิมิตเตอร์ของทรานซิสเตอร์แฝงซึ่งผลทำให้เกิดการเพิ่มขึ้นของกระแสไหลย้อนกลับสูงสุดใน 1 คาบ ค่าเวลาดิ้นตัวย้อนกลับ (reverse recovery time) ของเพาเวอร์มอสเฟตเพิ่มขึ้นด้วย

3.3.3 วงจรสมมูลของเพาเวอร์มอสเฟต (Equivalent circuit of power MOSFET)

Equivalent circuit ของเพาเวอร์มอสเฟต สามารถพิจารณาจากกราฟคุณสมบัติของ I-V การทำงานที่ย่านความถี่ต่ำโมเดลวงจรของเพาเวอร์มอสเฟต ในช่วงนำกระแส (on-state) และแอคทีฟ (active region) แสดงได้ดังรูปที่ 3.7



รูปที่ 3.7 วงจรสมมูลของมอสเฟตที่ความถี่ต่ำ

วงจรมูลที่ย่านความถี่ปานกลางถึงความถี่สูง ค่าประจุแฝงในเพาเวอร์มอสเฟต แสดงดังรูปที่ 3.8 (ก) ประกอบไปด้วย

C_{gd} : gate to drain

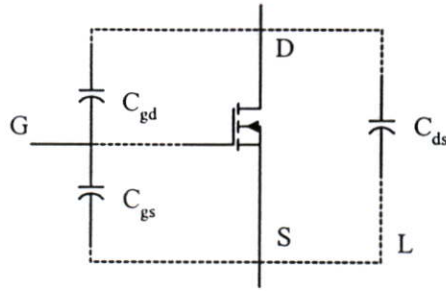
C_{gs} : gate to source

C_{ds} : drain to source

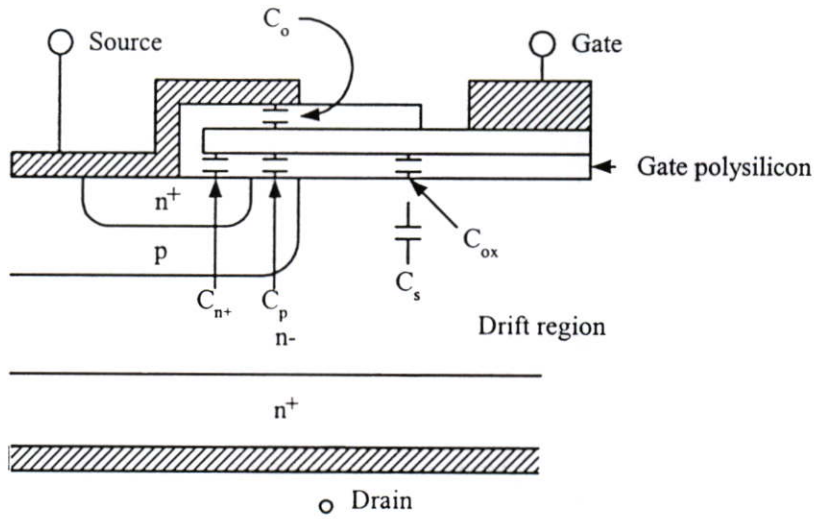
แกนเนลของเกทเป็นพื้นฐาน โครงสร้างของตัวเก็บประจุ ค่าความจุระหว่างเกทกับซอร์ส ประกอบด้วยค่าความจุของตัวเก็บประจุ 3 ส่วน ได้แก่ C_{n+} , C_p และ C_o ตามลำดับ

$$C_{gs} = C_n + C_p + C_o \quad (3-1)$$

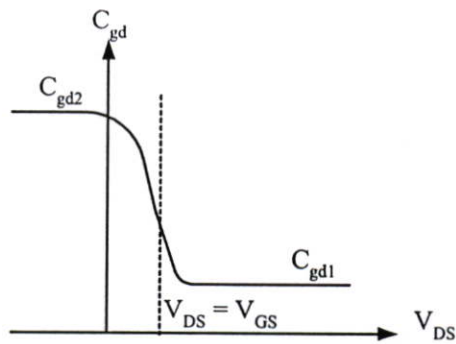
ซึ่งเป็นความจุที่เกิดจากเกตอิเล็กโทรด (gate electrode) กับย่าน n^+ source ย่านฐานพีและโลหะซอร์ส (source-metal) พิจารณารูปที่ 3.8 (ข)



(ก) แสดงประจุแฝงในมอสเฟต



(ข) ตัวเก็บประจุที่เกิดภายในเซลล์



(ค) กราฟคุณสมบัติของประจุ C_{gd}

รูปที่ 3.8 แสดงถึงประจุที่แฝงบริเวณต่างๆ ภายในมอสเฟต

ประจุระหว่างเกตและเดรน C_{gd} ประกอบด้วย 2 ส่วนต่ออนุกรมกัน คือ ประจุที่เกิดในชั้น SiO_2 , C_{ox} และที่ขั้วแอนติฟิลิทชั้น (depletion) C_s แสดงโดยรูปที่ 3.8 (ข)

$$C_{gd} = \frac{C_{ox} C_s}{C_{ox} + C_s} \quad (3-2)$$

โดยที่ ค่าประจุออกไซด์ (oxide capacitance) เท่ากับ

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} \quad (3-3)$$

ϵ_{ox} ; electric constance

t_{ox} ; thickness of the oxide layer

ความหนาของชั้นดีฟิสิทชั้นและการแบ่งแยกมีการเปลี่ยนแปลงขึ้นอยู่กับแรงดันระหว่างเกตกับซอร์ส ด้วยเหตุนี้ค่าความจุระหว่างเกตกับเดรน C_{gd} มีการเปลี่ยนแปลงขึ้นอยู่กับแรงดันระหว่างเกตกับเดรน ดังแสดงในรูปที่ 3.8 (ค) ค่า C_{ox} มีค่าสูงในช่วงนำกระแสและลดลงเมื่อแรงดันระหว่างเดรนและซอร์สเพิ่มขึ้น

จุดต่ำสุดของกราฟสอดคล้องกับค่าสูงสุดดีฟิสิทชั้นทางด้านกว้างของชั้นอินเวอร์สชั้น (inversion layer) ได้ส่วนของออกไซด์ (oxide)

ในช่วงนำกระแส (on-state) ค่าประจุเดรน-ซอร์ส C_{ds} ถูกลัดวงจรโดยความต้านทาน $r_{ds(on)}$ ที่ต่ำ แต่จะปรากฏค่าขึ้นมาในช่วงหยุดนำกระแส (off-state) ค่า C_{gd} และ C_{gs} จะรวมอยู่ในช่วงนำกระแส แอคทีฟและหยุดนำกระแสของวงจรสมมูล

ค่าประจุอินพุตที่เกตของเพาเวอร์ MOSFET ในวงจรแอมพลิไฟฟ์จะมีค่าประจุ Miller's capacitance รวมอยู่ด้วย

$$C_{input} = C_{gs} + C_m \quad \text{โดยที่}$$

$$C_m = (1 + g_m R_L) C_{gd} \quad (3-4)$$

เมื่อ g_m คือ transconductance

R_L คือ ความต้านทานโหลดที่รอยต่อเดรน

ค่าความถี่สูงสุดในการทำงานของเพาเวอร์มอสเฟตสามารถระบุได้ว่าเป็นความถี่ที่กระแสเกตอินพุตเท่ากับกระแสเดรนเอาท์พุต

$$i_{input} = 2\pi f C_{input} v_{GS} \quad \text{และ} \quad i_{output} = g_m V_{GS} \quad (3-5)$$

$$f_{max} = \frac{1}{2\pi} \frac{g_m}{C_{input}} \quad (3-6)$$

3.3.4 คุณสมบัติในขณะนำกระแส (On-state characteristics)

ที่แรงดันเทรตโฮลด์ (threshold voltage) จะทำให้เพาเวอร์มอสเฟตที่ทำงานเป็นสวิตช์อยู่ในสภาวะนำกระแสและในช่วงนี้กำลังงานการสูญเสียจะถูกสนใจเป็นพิเศษในการพิจารณาการออกแบบ ซึ่งกำลังงานการสูญเสียในช่วงนำกระแสของเพาเวอร์มอสเฟตคำนวณได้โดย

$$P_{on} = I_{DS}^2 R_{DS(on)} \quad (3-7)$$

กำลังงานการสูญเสียในช่วงนำกระแสของเพาเวอร์มอสเฟตสูงกว่าทรานซิสเตอร์กำลังด้วยเหตุนี้เพาเวอร์มอสเฟตจึงถูกนำไปใช้ในงานที่แรงดันปานกลางถึงต่ำ (<100 volts)

Threshold voltage

แรงดันเทรตโฮลด์; V_T คือแรงดันระหว่างเกตกับซอร์สที่เริ่มการทำงานของเพาเวอร์มอสเฟตค่า V_T มีค่าสูงพอสมควร แรงดันที่ป้อนให้เกตเพื่อให้เพาเวอร์มอสเฟตเทิร์นออนต้องมีค่าสูงกว่า V_T การที่ค่า V_T มีค่าสูงเพื่อป้องกันไม่ให้เพาเวอร์มอสเฟตเทิร์นออนได้โดยสัญญาณรบกวนที่มีค่าต่ำๆ ปกติค่า V_T มีค่าประมาณ 2 V – 3 V

On-State Resistance

ในช่วงนำกระแสเพาเวอร์มอสเฟตทำงานอยู่ในย่านโอมมิก (ohmic mode) ค่าความต้านทาน $r_{DS(on)}$ คือค่าความต้านทานสมมุติระหว่างรอยต่อเดรนกับซอร์ส ซึ่งประกอบไปด้วยความต้านทานของซอร์ส, อินเวอร์ชัน (inversion), แอควิวมูเลชัน (accumulation) ในย่านของ n-region และบัลค์ (bulk) ของย่าน n-region กับย่าน n⁺ region ค่าความต้านทานเหล่านี้ถูกทำให้มีค่าต่ำโดยการได้ป้อนอย่างหนักในทุกรอยต่อ ยกเว้น n-region ค่าความต้านทานของย่านครีพรีจันจะมีค่ามากที่สุดในช่วงนำกระแส ปกติค่า $R_{DS(on)}$ ของเพาเวอร์มอสเฟตในปัจจุบันนี้จะอยู่ในช่วง 9 – 100 mΩ

$$R_{DS(on)} \approx R_n - \propto V_{BR}^{2.5} \quad (3-8)$$

3.3.5 คุณสมบัติในขณะหยุดนำกระแส (Off-State Characteristics)

คุณสมบัติในช่วงหยุดนำกระแสที่สำคัญก็คือ เรื่องแรงดันเบรคดาวน์ ประกอบไปด้วย gate to source breakdown voltage และ drain to source breakdown voltage

Gate-Source Breakdown Breakdown voltage $V_{gs(max)}$

เป็นค่าแรงดันสูงสุดที่ชั้น SiO_2 layer สามารถทนได้ก่อนถึงจุดพังทลาย ปกติค่าพังทลายสนามไฟฟ้าสำหรับ SiO_2 คือ 5-10 Mega V/cm (แปลงมาอยู่ในรูปแรงดัน $V_{gs(max)}$ ได้ประมาณ 20-30 volts) ปัญหาเกิดมาจากการที่แรงดันสามารถเข้ามาโดย static charges ในสถานะที่ไม่ได้สนใจ ซึ่งตัวอุปกรณ์ควรบรรจุใน nonstatic package และต่อกราวด์เพียงที่เดียวที่จุดต่อ ในวงจรเราใช้ back to back zener diode ป้องกันที่เกทได้เช่นกัน

Drain-Source Breakdown voltage BV_{DSS}

คือค่าแรงดันสูงสุดของรอยต่อเดรนกับซอร์ส ในขณะที่เกทถูกลัดวงจรติดกับซอร์ส ถ้าแรงดันตกคร่อมสูงกว่านี้จะเป็นสาเหตุของการพังทลาย (avalanche breakdown) ของรอยต่อ p-body กับ n-drain ค่าเบรคดาวน์โวลเตจ (breakdown voltage) ที่สูงๆ ของเพาเวอร์มอสเฟตสามารถทำได้โดยใช้การโด๊ปที่บริเวณย่าน n-region ที่ระดับต่ำและให้ช่วงของพาหะประจุ (charge carrier) จนถึงบริเวณ n-region มีความยาวมาก

3.3.6 ย่านการทำงานที่ปลอดภัย (Safe Operating Area)

safe operation area คือเขตจำกัดการปฏิบัติงานของเพาเวอร์มอสเฟตเกี่ยวกับเรื่องคุณสมบัติของกระแส I_{DS} และแรงดัน V_{DS}

จากรูปที่ 3.9 ค่าพารามิเตอร์ต่างๆเหล่านี้ใช้กำหนด safe operating area

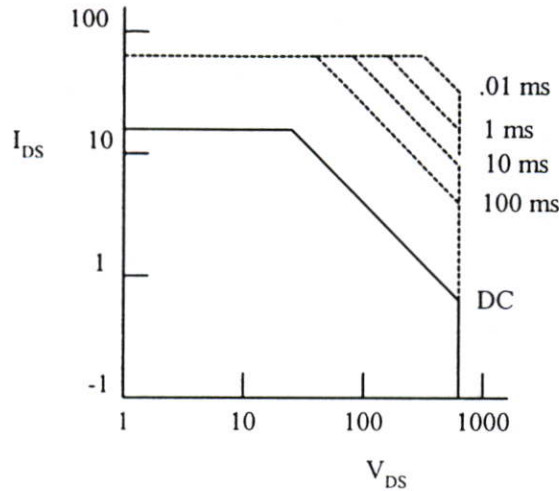
$I_{DS(max)}$: the maximum drain current

P_{max} : the maximum power dissipating

V_{BDSS} : the forward blocking voltage

ค่าสูงสุดของกระแสเดรน $I_{DS(max)}$ ที่ค่าแรงดันเดรนต่ำ ถูกจำกัดโดยอัตรากำลังงานที่แผ่ออกไป ค่าแรงดัน forward blocking voltage V_{BDSS} สูงสุดที่ค่ากระแสเดรนต่ำกำหนดได้จากการเกิดปรากฏการพังทลาย (avalanche breakdown phenomena) ค่ากำลังงานการสูญเสียสูงสุดถูกกำหนดจากอุณหภูมิสูงวัต T_j ที่รอยต่อของสารกึ่งตัวนำที่เพาเวอร์มอสเฟตทนได้ ค่า T_j ขึ้นอยู่กับความร้อนทั้งหมดที่ไหลผ่านรอยต่อ กำลังงานการสูญเสียอย่างต่อเนื่องเป็นสาเหตุใหญ่ของการเกิดความร้อนที่รอยต่อมากกว่ากำลังงานที่สูญเสียเท่ากันแต่เกิดในช่วงเวลาสั้นๆ

เส้นจำกัดกำลังงานสูงสุดถูกกำหนดภายใต้การทำงานที่ต้องใช้แรงดันเดรนและกระแสเดรนที่สูงในเวลาเดียวกัน เส้นนี้สามารถเลื่อนสูงออกไปในงานที่มีช่วงเวลาการทำงานที่สั้น



รูปที่ 3.9 แสดงถึงพื้นที่ของ safe operating area

3.3.7 ผลกระทบจากอุณหภูมิ (Effect of Temperature)

เพาเวอร์มอสเฟตสามารถทำงานได้อย่างปกติที่อุณหภูมิสูง โดยทั่วไปมีค่า $T_{j,max}$ อยู่ที่ 200 deg. C อุณหภูมินี้มีผลต่อความต้านทานในขณะนำกระแส R_{DSon} โดยที่ค่าความต้านทานจะเพิ่มขึ้นตามอุณหภูมิ

$$R_{DSon}(T) = R_{DSon}(25^{\circ}C) \left(\frac{T}{300} \right)^{2.3} \quad (3-9)$$

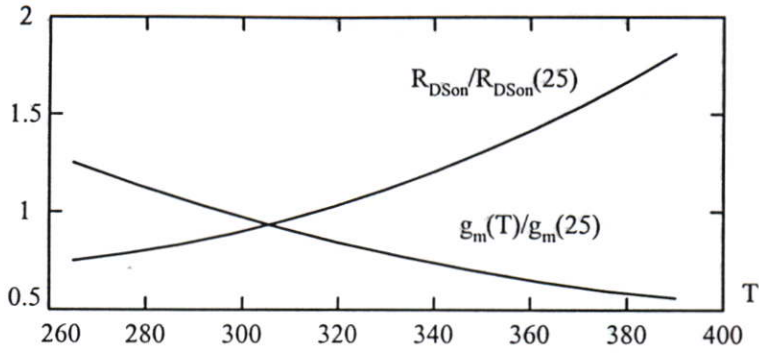
เมื่อ T คิดในหน่วยเคลวิน (Kelvin)

ความเร็วของอิเล็กตรอนและโฮลจะลดลงเมื่ออุณหภูมิเพิ่มขึ้น ส่วนค่า transconductance (g_m) ของเพาเวอร์มอสเฟตขึ้นอยู่กับสัมประสิทธิ์ทางด้านลบของอุณหภูมิ

$$g_m(T) = g_m(25^{\circ}C) \left(\frac{T}{300} \right)^{-2.3} \quad (3-10)$$

และค่าแรงดันเทอร์สโตน : V_T มีค่าที่ขึ้นอยู่กับสัมประสิทธิ์ทางด้านลบของอุณหภูมิเช่นกัน โดยจะลดลง -6 mV ทุกๆ deg. C

สมการ (3-9) และ (3-10) สามารถนำมาพล็อตเทียบกับอุณหภูมิได้ดังรูปที่ 3.10

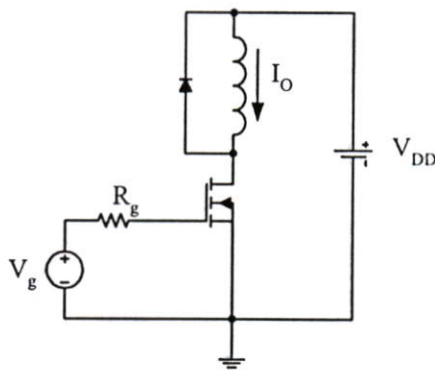


รูปที่ 3.10 ผลของอุณหภูมิที่มีต่อ $R_{DS(on)}$ และ g_m

3.3.8 คุณสมบัติในขณะที่ทำงานเป็นสวิตช์ (Switching Characteristic)

อัตราความเร็วในการสวิตช์สูงมีผลทำให้อัตราการเปลี่ยนแปลง dV_{DS}/dt สูงตามไปด้วย ซึ่งจะทำให้ไบโพลาร์ทรานซิสเตอร์แฝงในเพาเวอร์มอสเฟต turn-on ได้นำไปสู่ปัญหาเรื่อง second breakdown [2, 3, 7] และลดพื้นที่ของ safe operating area [2, 3, 7]

ในการพิจารณาคูสมบัติการสวิตช์ซึ่งต้องวิเคราะห์ถึงพารามิเตอร์ต่างๆ ในขณะที่ทรานเซียนท์ช่วงนำกระแสและหยุดนำกระแส ในการวิเคราะห์ใช้วงจรรูป 3.11 พิจารณาให้ clamping diode เป็นอุดมคติคือไม่มีช่วงคืนตัวย้อนกลับ (reverse recovery time) และโหลด L มีค่ามากจนกระทั่งสามารถคงค่า I_O ให้คงที่ทั้งในขณะที่ turn-on และ turn-off

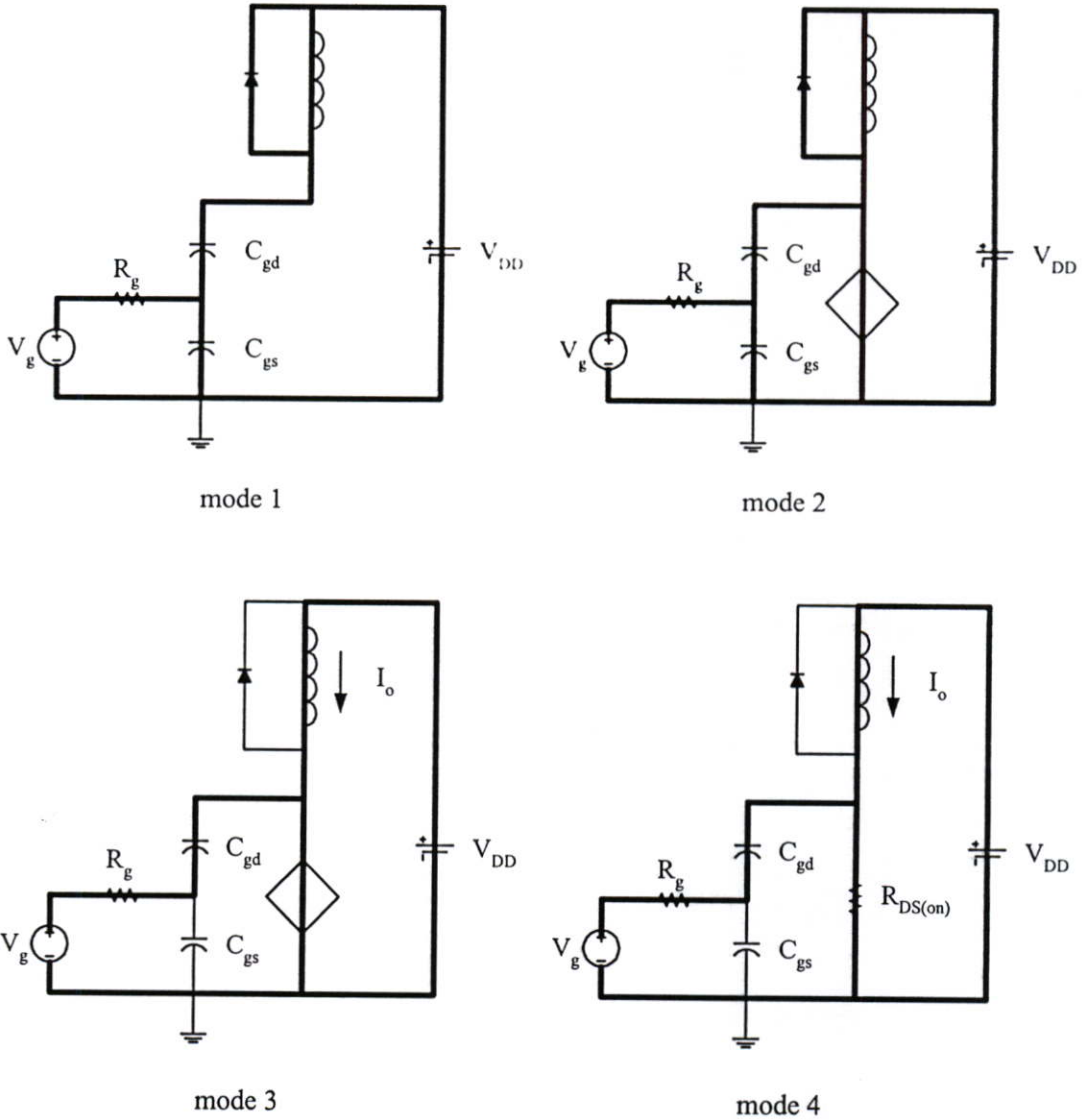


รูปที่ 3.11 วงจรสำหรับใช้วิเคราะห์สวิตช์ทรานเซียนท์

Turn-On Transient

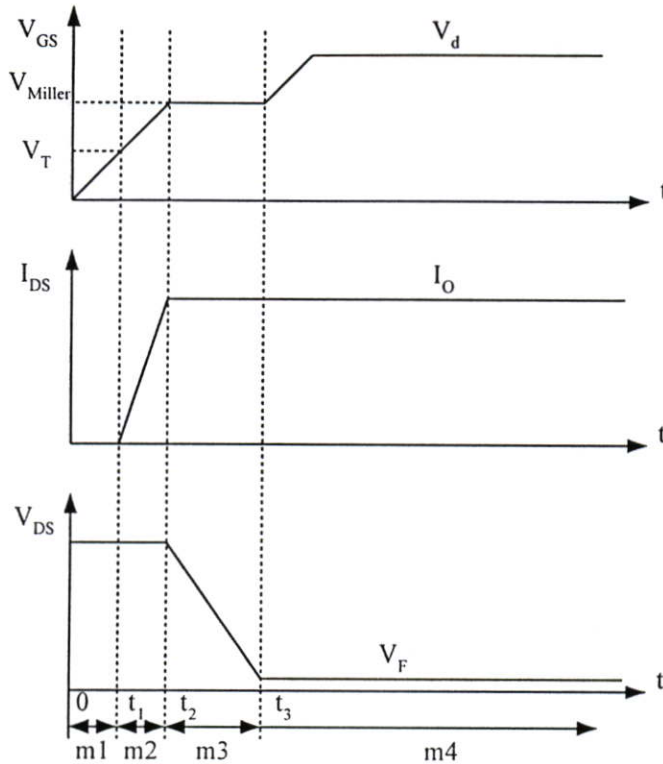
ทรานเซียนในขณะ turn-on ของเพาเวอร์มอสเฟต สามารถอธิบายโดยแสดงการทำงานของวงจรเป็นโหมดๆ ตามรูปที่ 3.12 (ก) ส่วนรูปที่ 3.12 (ข) แสดงลักษณะรูปคลื่นของกระแสและแรงดัน ในการพิจารณาสมมุติให้เพาเวอร์มอสเฟตทำงานในช่วงเวลานำกระแสที่นานพอเพียงและกระแสไหลคัทไหลหวนวนผ่าน clamp diode เงื่อนไขเริ่มต้นมีดังนี้

$$V_{GS} = 0, I_{DS} = 0, V_{DS} = V_{DD}$$



(ก) วงจรแสดงผลของประจุภายในขณะ turn on

รูปที่ 3.12 โหมดแสดงผลของประจุภายในของเพาเวอร์มอสเฟตขณะ turn on



(ข) แสดงลักษณะรูปคลื่นของแรงดัน V_{GS} กระแส I_{DS} และแรงดัน V_{DS} ในขณะ turn on

รูปที่ 3.12 (ต่อ)

โหมด m1 เริ่มเมื่อป้อนแรงดันที่เกต $V_g = V_d$ ผ่านความต้านทาน R_g โดยที่ค่า V_d มากกว่า threshold voltage V_T ค่าประจุ C_{gs} และ C_{gd} เริ่มชาร์จประจุผ่านความต้านทาน R_g แรงดันระหว่างเกตและซอร์สยังต่ำกว่าแรงดัน V_T ในช่วง t_1 การเพิ่มขึ้นของแรงดัน V_{GS} มีลักษณะเป็นเอ็กโปเนนเชียลในช่วงเวลานี้ ตามสมการ

$$V_{GS}(t) = V_d [1 - e^{-t/\tau_1}]$$

โดยที่ $\tau_1 = R_g (C_{gs} + C_{gd})$ (3-11)

ตลอดเวลาในช่วงที่แรงดัน $V_{GS} < V_T$ เพาเวอร์มอสเฟตยังไม่นำกระแส เวลาผ่านไปจนถึงจุดที่แรงดัน $V_{GS} = V_T$ เรียกช่วงเวลานี้ว่า turn-on delay time : t_1

$$t_1 = R_g (C_{gs} + C_{gd}) \ln \left[\frac{1}{1 - V_T / V_d} \right] \quad (3-12)$$

โหมด m2 เริ่มเมื่อเวลาผ่าน t_1 ไป กระแสเดรนเริ่มเพิ่มขึ้น กระแสไหลวนผ่าน clamping diode เปลี่ยนไปผ่านเดรน จนกระทั่งกระแสเดรนเท่ากับกระแสโหลด I_O ในขณะนี้ไดโอดยังนำกระแสค้างอยู่ เพาเวอร์มอสเฟตยังคงค่าที่ V_{DD} อยู่ช่วงนี้เพาเวอร์มอสเฟตทำงานอยู่ในช่วงแอคทีฟ (active region) ส่วนโหลดยังถูกลักจวงจรอยู่ด้วยไดโอดทำให้ไม่เกิด Miller gain และ Miller capacitance

แรงดันเกตยังคงเพิ่มขึ้นอย่างต่อเนื่องตามสมการที่ (3-11) ส่วนกระแสเดรนสามารถวิเคราะห์ได้ดังนี้

$$I_{DS}(t) = g_m (V_{GS} - V_T) \quad (3-13)$$

ช่วงเวลา $t_2 - t_1$ หาได้โดย

$$t_2 - t_1 = R_g (C_{gs} + C_{gd}) \ln \left[\frac{g_m V_d}{g_m (V_d - V_T) - I_O} \right] \quad (3-14)$$

ที่เวลา t_2 I_O ไหลเต็มทีผ่านเพาเวอร์มอสเฟต clamping diode อยู่ในสภาวะไบอัสย้อนกลับ (reverse bias) และเพาเวอร์มอสเฟตเกิด Miller gain

โหมด m3 เริ่มเมื่อเวลาผ่าน t_2 ไปแล้ว แรงดันเดรนเริ่มลดลง กระแสเดรนคงที่แรงดันระหว่างเกตและซอร์สคงที่

$$V_{Miller} = V_T + \frac{I_O}{g_m} \quad (3-15)$$

กระแสที่ผ่านความต้านทาน R_g เท่ากับ

$$I_G = \frac{V_d - V_{Miller}}{R_g} \quad (3-16)$$

กระแสซาร์จประจุ C_{gd} อย่างลิเนียร์ค่าแรงดันเดรนหาได้โดย

$$V_{DS} = V_{DD} - \frac{I_G}{C_{gd}}(t - t_2) \quad (3-17)$$

ที่เวลา t_3 ค่าแรงดัน V_{DS} ลดลงถึงแรงดันในช่วงออน V_F และเพาเวอร์มอสเฟตเข้าสู่สภาวะนำกระแส ช่วงเวลาการลดลงของแรงดัน V_{DS} คำนวณได้จาก

$$t_3 - t_2 = \frac{(V_{DD} - V_F)C_{gd}}{I_G} \quad (3-18)$$

หลังจาก t_3 ก็เข้าสู่โหมด m4 เพาเวอร์มอสเฟตเข้าสู่ช่วงโอห์มิก (ohmic) หรือลิเนียร์ (linear region) ค่า transconductance g_m ไม่คงที่และแรงดันเกตเริ่มเพิ่มขึ้น การชาร์จประจุของ C_{gs} และ C_{gd} มีลักษณะเป็นเอ็กโปเนนเชียล (exponential) ต่อ V_d

ลำดับหนึ่งในการประมาณการเพิ่มขึ้นของกระแสทรานซิชันอย่างเอ็กโปเนนเชียล โดยการเพิ่มขึ้นอย่างลิเนียร์สามารถคำนวณได้ดังนี้

$$i_{DS} \approx \frac{I_0}{t_2 - t_1}(t - t_1) \quad (3-19)$$

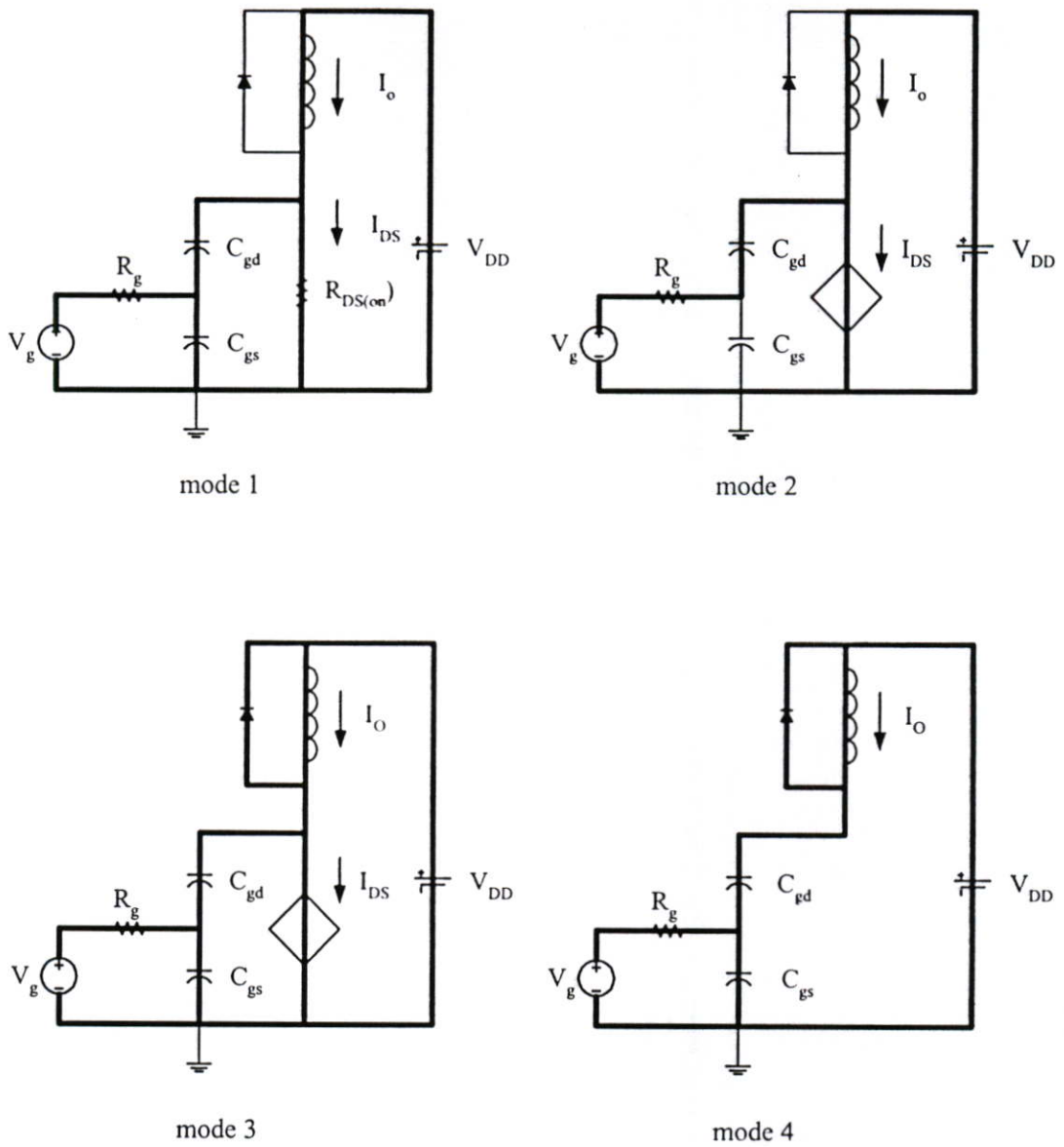
Turn-Off Transients

ทรานเซียนในเวลา turn-off สามารถอธิบายได้โดยใช้วงจรที่แสดงการทำงานเป็นโหมดจากรูปที่ 3-13 (ก) แสดงถึงวงจรที่ทำงานเป็นโหมดจากรูป 3-13 (ข) แสดงถึงลักษณะรูปคลื่นของกระแสและแรงดัน เริ่มแรกสมมุติให้เพาเวอร์มอสเฟตอยู่ในสถานะนำกระแสในช่วงเวลาที่เพียงพอเงื่อนไขเริ่มต้นมีดังนี้

$$V_{GS} = V_d$$

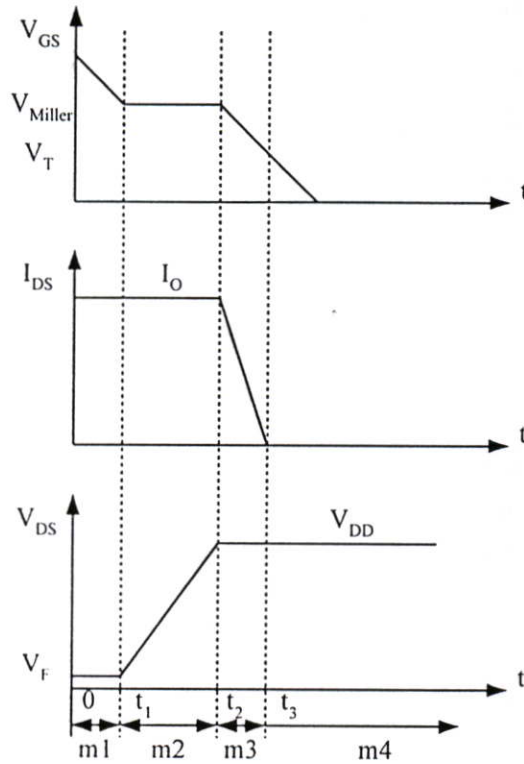
$$I_{DS} = I_0$$

$$V_{DS} = V_F$$



(ก) วงจรแสดงผลของประจุภายในขณะ turn off

รูปที่ 3.13 โหมดแสดงผลของประจุภายในของเพาเวอร์ MOSFET ขณะ turn off



(จ) แสดงลักษณะรูปคลื่นของแรงดัน V_{GS} กระแส I_{DS} และแรงดัน V_{DS} ในขณะ turn off

รูปที่ 3.13 (ต่อ)

โหมค m1 เริ่มเมื่อแรงดัน V_g ลดลงเป็นศูนย์ทันทีทันใด ส่วนแรงดัน V_{GS} เริ่มลดลง

$$V_{GS}(t) = V_d e^{-t/\tau_1}$$

$$\text{เมื่อ } \tau_1 = R_g (C_{gs} + C_{gd}) \quad (3-20)$$

ไม่มีการเปลี่ยนแปลงของกระแสและแรงดันเดรนเกิดขึ้นจนกระทั่ง $V_{GS} < V_{Miller}$ ซึ่งจำเป็นที่จะคงค่ากระแส I_L ไว้ ช่วงเวลาที่แรงดันลดลงถึง V_{Miller} เรียกว่าช่วง turn-off delay time : t_1

$$t_1 = R_g (C_{gs} + C_{gd}) \ln \left[\frac{V_d}{V_T + I_O / g_m} \right] \quad (3-21)$$

$$\text{โดยที่ } V_{Miller} = V_T + I_O / g_m \quad (3-22)$$

โหมค m2 เริ่มเมื่อผ่านเวลา t_1 ไปแล้ว กระแสเดรนคงที่ที่ I_o และแรงดันเกตมีค่า $V_{GS} = V_{Miller}$ แรงดันเดรนเริ่มเพิ่มขึ้นสู่ค่า V_{DD} กระแสที่ไหลผ่านความต้านทาน R_g หาได้โดย

$$I_G = \frac{V_{Miller}}{R_g} = \frac{V_T + I_o / g_m}{R_g} \quad (3-23)$$

กระแสที่ประจุ C_{gd} คายตัวอย่างลิเนียร์ แรงดันเดรนคำนวณได้โดย

$$V_{DS} = V_F + \frac{I_G}{C_{gd}}(t - t_2) \quad (3-24)$$

ที่เวลา t_2 V_{DS} เพิ่มขึ้นสู่แรงดันแหล่งจ่าย V_{DD} ช่วงเวลาการเพิ่มขึ้นของ V_{DS} คำนวณได้โดย

$$t_2 - t_1 = \frac{(V_{DD} - V_F) C_{gd}}{I_G} \quad (3-25)$$

ค่าความเหนี่ยวนำแฝง (stray inductance) ที่อนุกรมอยู่กับเดรนมีผลเล็กน้อยทำให้เกิดแรงดันเดรนที่มากกว่า V_{DD}

ในช่วงเวลานี้ freewheeling diode เริ่มออนและเข้าสู่โหมค m3 หลังจากเวลา t_2 แรงดันเกตลดลงอย่างเอ็กซ์โปเนนเชียล

$$V_{GS}(t) = V_{Miller} e^{-t/\tau_1}$$

$$\text{เมื่อ } \tau_1 = R_g (C_{gs} + C_{gd}) \quad (3-26)$$

และกระแสเดรนเริ่มลดลงตามสมการ

$$I_{DS}(t) = g_m (V_{GS} - V_T) \quad (3-27)$$

กระแสเดรนลดลงถึงศูนย์ที่เวลา t_3 ช่วงเวลา $t_2 - t_3$ คำนวณได้โดย

$$t_3 - t_2 = R_g (C_{gs} + C_{gd}) \ln \left[\frac{I_o}{g_m V_T} + 1 \right] \quad (3-28)$$

หลังจากเวลา t_3 เข้าสู่โหมด m4 แรงดันเกตลดลงอย่างต่อเนื่องสู่ค่าศูนย์

อันดับ 1 การประมาณการลดลงอย่างเอ็กโปเนนเชียลของกระแสทรานซิสเตอร์โดยการคำนวณการลดลงอย่างลิเนียร์ต่างๆดังนี้

$$i_{DS} \approx I_O - \frac{I_O}{t_3 - t_2} (t - t_2) \quad (3-29)$$

3.3.9 กำลังงานที่สูญเสียในวงจรสวิตชิงเพาเวอร์มอสเฟต (Power Loss in a Power MOSFET Switching Circuit)

Power loss คือ กำลังงานที่สูญเสียไปของเพาเวอร์มอสเฟตในขณะที่ทำงาน เราแบ่งกำลังงานที่สูญเสียไปขณะทำงานของเพาเวอร์มอสเฟตได้เป็น 2 ลักษณะคือการสูญเสียในการสวิตช์ (switching loss) และการสูญเสียในขณะนำกระแส (conduction loss) โดยที่การสูญเสียในการสวิตช์มีการเกิดอยู่ 2 ช่วง พิจารณาที่เพาเวอร์มอสเฟตมีการ ออน-ออฟ 1 ครั้ง การคำนวณใช้รูป 3.14 ประกอบ

การสูญเสียในการสวิตช์ ช่วงแรกเกิดขึ้นในช่วงเวลา $t_1 - t_3$ เรียกว่า P_{sw-on} คำนวณได้โดย

$$P_{sw-on} = \frac{1}{T} \left[V_{DD} \frac{I_O}{2} (t_2 - t_1) + \left(\frac{V_{DD} - V_F}{2} \right) I_O (t_3 - t_2) \right] \quad (3-30)$$

การสูญเสียในการสวิตช์ อีกช่วงหนึ่งคือ ที่เวลา $t_5 - t_7$ เรียกว่า P_{sw-off} คำนวณโดย

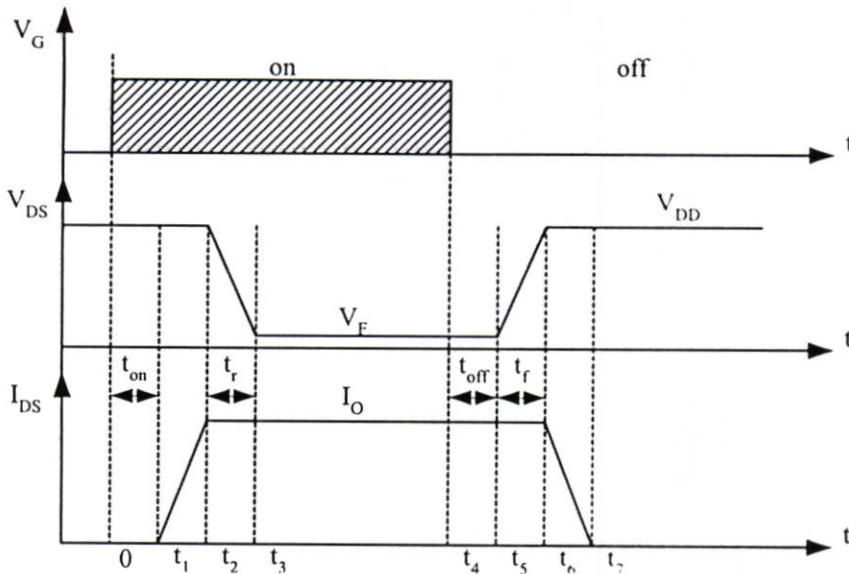
$$P_{sw-off} = \frac{1}{T} \left[\left(\frac{V_{DD} - V_F}{2} \right) I_O (t_6 - t_5) + V_{DD} \frac{I_O}{2} (t_7 - t_6) \right] \quad (3-31)$$

ส่วนการสูญเสียในขณะนำกระแสเกิดในช่วงนำกระแสที่ช่วงเวลา $t_3 - t_4$ คำนวณได้โดย

$$P_{on} = \frac{1}{T} (t_4 - t_3) V_F I_O \quad (3-32)$$

กำลังงานสูญเสียทั้งหมดคำนวณโดยใช้สมการ (3-30), (3-31) และ (3-32)

$$P_{loss} = P_{sw-on} + P_{sw-off} + P_{on} \quad (3-33)$$



รูปที่ 3.14 รูปคลื่นกระแส I_{DS} และแรงดัน V_{DS} สำหรับพิจารณาช่วงเวลาการเกิดการสูญเสียในการสวิตช์

3.3.10 วงจรขับเกต (Gate Drive Circuit)

เพาเวอร์มอสเฟตนั้น ไม่ต้องการกำลังงานในการขับเกตแต่ต้องการประจุและถ่ายประจุของเกตในขณะ turn-on และ turn-off

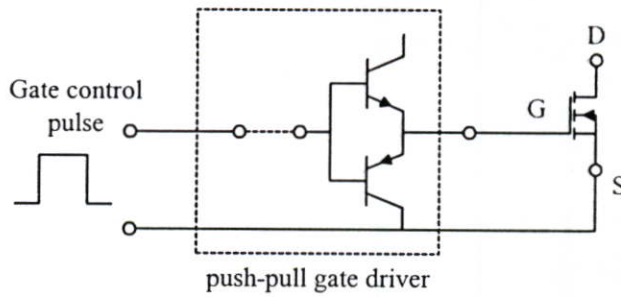
ในช่วง turn-on แรงดันเกตต้องการระดับแรงดันที่มีการเปลี่ยนแปลง จากจุดที่น้อยกว่า V_T ไปถึงจุดที่มากกว่า V_T นั่นก็คือต้องป้อนพัลส์สี่เหลี่ยม (square wave pulse) เข้าไปที่เกต กระแสที่เกตต้องการในช่วงนี้ต้องสูง-ต่ำ ระหว่างนำกระแสค่าความต้านทานที่เกตของวงจรขับควรมีค่าน้อยมากในช่วง 2 ตำแหน่งนี้เพื่อให้เพาเวอร์มอสเฟตมีช่วง t_r ที่สั้น

ในช่วง turn-off ต้องการช่วงเวลา t_f ที่สั้น ความต้านทานเกตควรมีค่าน้อยและสามารถคายประจุที่เกตได้อย่างรวดเร็ว รูปที่ 3.15 แสดงวงจรขับเกตแบบ พูช-พูล (push-pull driver) ที่สามารถประจุและถ่ายประจุของเกตได้รวดเร็วในขณะ turn-on และ turn-off

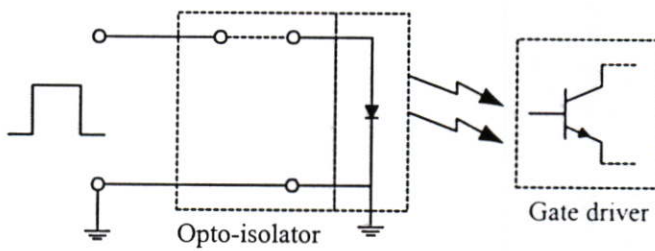
ชุดขับเกต (gate driver) จะต่ออยู่กับเกตและใช้ซอร์สเป็นกราวด์อ้างอิง อินพุทของวงจรขับเกตมาจากวงจรดิจิทัลหรือคอมพิวเตอร์ โดยอ้างอิงกับกราวด์เช่นกัน

ในวงจร H bridge หรือเรียกอีกอย่างว่าวงจรฟูลบริดจ์คอนเวอเตอร์ (full-bridge converter) จะมีปัญหาเรื่องการกราวด์ที่อินพุทเกตของเพาเวอร์มอสเฟต เพราะที่ซอร์สของเพาเวอร์มอสเฟตสองตัวบนจะอยู่เหนือกราวด์อ้างอิงดังนั้นที่เอาต์พุทของวงจรขับเกตสองชุดบนต้องทำการแยกกราวด์ (isolate) ทางไฟฟ้ากับวงจรควบคุมเกตพัลส์ (gate control pulse) โดยปกติอุปกรณ์ที่นิยมใช้แยก

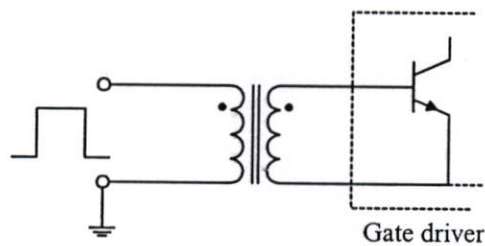
กราวด์ คือ optical coupling หรือ transformer coupling รูปที่ 3.16 (ก) และ 3.16 (ข) แสดงการนำ อุปกรณ์ 2 ชนิดนี้ไปใช้งาน



รูปที่ 3.15 แสดงการขับเกตเพาเวอร์มอสเฟตด้วยวงจรพุช-พูล เกทไดรเวอร์



(ก) ตัวเชื่อมโยงผ่านแสง



(ข) หม้อแปลงแยกสัญญาณ

รูปที่ 3.16 อุปกรณ์ที่ใช้แยกกราวด์ระหว่างสัญญาณพัลส์ควบคุมกับสัญญาณขับเกต

บทที่ 4

ประสิทธิภาพของวงจร

4.1 บทนำ

ประสิทธิภาพในที่นี้จะกล่าวถึงเฉพาะการสูญเสียในการสวิตช์ (switching loss) เป็นหลักซึ่งจะมีความสัมพันธ์กับปัญหาเรื่องการรบกวนทางสนามแม่เหล็กไฟฟ้า (Electromagnetic Interference: EMI) โดยตรงเนื่องจากหัวข้อ EMI ก็เป็นอีกเรื่องหนึ่งที่ถูกนำมาพิจารณาในวิทยานิพนธ์ฉบับนี้ โดยที่เรื่องทั้งสองมีความสัมพันธ์แบบผกผันกัน [10] คือ เมื่อเราลดการสูญเสียในการสวิตช์โดยทำให้มีการเปลี่ยนระดับของกระแสและแรงดันอย่างฉับพลัน นั่นคือสโลปของกระแสและแรงดันมีค่าสูง ก็จะทำให้ระดับของสัญญาณรบกวน EMI สูงยิ่งสโลปของกระแสและแรงดันสูงขึ้นเท่าไรสัญญาณรบกวน EMI ก็ยิ่งเพิ่มมากขึ้นเท่านั้น ในทางตรงกันข้ามถ้าเราลดสโลปของกระแสและแรงดันลงเพื่อลดสัญญาณรบกวน EMI การสูญเสียในการสวิตช์ก็จะเพิ่มขึ้น ดังนั้นในการที่จะแก้ไขปัญหาดังกล่าวทั้งสองเรื่องต้องอาศัยการประนีประนอม

4.2 ความไม่เป็นอุดมคติของสวิตช์

วงจรอิเล็กทรอนิกส์กำลังประกอบด้วย องค์ประกอบสะสมพลังงานและหม้อแปลง ความต้องการของเราคือต้องการให้องค์ประกอบวงจรเหล่านี้มีลักษณะอุดมคติคือไม่มีการสูญเสียและสามารถทำงานได้ที่ความถี่ใดๆ เช่น สมมุติว่าสวิตช์มีลักษณะอุดมคติ คือแรงดันตกคร่อมเป็นศูนย์เมื่อนำกระแส กระแสไหลผ่านเป็นศูนย์และมีแรงดันใดๆ ตกคร่อมสวิตช์เมื่อหยุดนำกระแส การตอบสนองต่อสัญญาณนำขั้วจะเป็นไปทันทีโดยไม่มีการหน่วงเวลา สวิตช์เปลี่ยนสถานะได้ฉับพลันไม่ต้องใช้เวลาในการเปลี่ยนแปลงระหว่างการนำกระแสและหยุดนำกระแส ในทำนองเดียวกันองค์ประกอบสะสมพลังงานอุดมคติไม่มีการสูญเสียและสะสมพลังงานชนิดเดียว กล่าวคือตัวเก็บประจุอุดมคติจะไม่สะสมพลังงานแม่เหล็กส่วนตัวเหนี่ยวนำอุดมคติก็ไม่สะสมพลังงานในรูปของสนามไฟฟ้า สำหรับหม้อแปลงนั้นลักษณะอุดมคติคือไม่มีการสูญเสีย ไม่มีความเหนี่ยวนำรั่วไหลและความเหนี่ยวนำสนามแม่เหล็กเป็นอนันต์

แต่ในทางปฏิบัติองค์ประกอบวงจรมีลักษณะที่แตกต่างไปจากอุดมคติ นอกเหนือจากการสูญเสียแล้วองค์ประกอบเหล่านี้ยังมีขีดจำกัดทางด้านการทำงานกระแสและแรงดัน ตลอดจนขีดจำกัดที่ความถี่สูง การออกแบบวงจรโดยการซิมูเลตและการใช้องค์ประกอบอุดมคติจึงเป็นขั้นตอนเบื้องต้นในการทำความเข้าใจเกี่ยวกับการทำงานของวงจรเมื่อใดก็ตามที่ต่อวงจรจริงจะต้องคำนึงถึงคุณสมบัติขององค์ประกอบวงจรเป็นสำคัญ

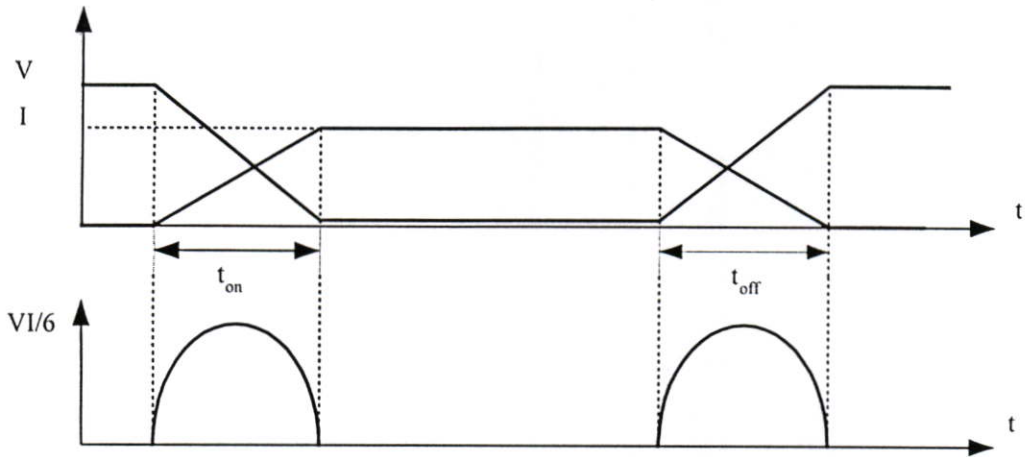
การพัฒนาวงจรถิเล็กทรอนิกส์กำลังให้มีสมรรถนะสูงขึ้นตามลำดับนั้น แม้ส่วนหนึ่งจะขึ้นอยู่กับเทคนิคของวงจร แต่อันที่จริงเงื่อนไขบังคับเกี่ยวกับองค์ประกอบวงจรมักจะเป็นเกณฑ์ตัดสินใจในเรื่องสมรรถนะของวงจร ดังจะเห็นได้จากวิวัฒนาการของสาขาวิชาอิเล็กทรอนิกส์กำลังเมื่อประมาณ 40 ปีก่อน การใช้ไดโอดสารกึ่งตัวนำแทนหลอดสุญญากาศเป็นปัจจัยที่ทำให้ประสิทธิภาพของวงจรเรียงกระแสและแหล่งจ่ายกำลังไฟตรงเพิ่มขึ้น เมื่อประมาณ 30 ปีที่แล้วการใช้ทรานซิสเตอร์ BJT เป็นสวิตช์ทำให้สามารถเพิ่มความถี่การสวิตช์ถึงประมาณ 20 kHz แหล่งจ่ายไฟตรงแบบวิธีสวิตช์จึงเริ่มมาแทนที่แหล่งจ่ายไฟตรงที่ใช้การคุมค่าแบบเชิงเส้น เพราะมีขนาดเล็กและประสิทธิภาพสูงกว่า เมื่อประมาณ 15 ปีที่แล้วมีการผลิต MOSFET ที่มีสมรรถนะสูงขึ้นและราคาลดลง ซึ่งสามารถใช้ร่วมกับเทคนิคการสวิตช์แบบนุ่มนวล (soft switch) เพื่อเพิ่มความถี่การสวิตช์ถึงย่าน 200 kHz ถึง 1 MHz ทำให้สามารถเพิ่มความหนาแน่นกำลังของแหล่งจ่ายกำลังไฟตรงได้ขึ้นอีกเป็นสิบเท่า

เมื่อใช้สิ่งประดิษฐ์เป็นสวิตช์จะมีการสูญเสียเกิดขึ้นดังนั้นเมื่อสวิตช์นำกระแส I จะยังมีแรงดันค่าเล็ก V_{on} ตกคร่อมสวิตช์ทำให้เกิดความสูญเสียในสถานะนำกระแส (conduction loss) เท่ากับ $V_{on}I$ เมื่อสวิตช์หยุดนำกระแสจะยังมีกระแสรั่วไหลผ่านสวิตช์แต่โดยปกติกระแสนี้มีค่าน้อยและเราสามารถละเลยการสูญเสียในสภาวะหยุดนำกระแสได้เมื่อสวิตช์อยู่ในช่วงการเปลี่ยนสถานะหรือเรียกว่าช่วงเวลาการสวิตช์ ผลคูณของกระแสและแรงดันของสวิตช์ $I_{sw}V_{sw}$ จะมีค่าสูงซึ่งหมายถึงกำลังสูญเสียค่าสูง การอินทิเกรตกำลังสูญเสียในช่วงเปลี่ยนสถานะสู่การนำกระแสและหยุดนำกระแสจะให้ค่าพลังงานสูญเสียในช่วงเปลี่ยนสถานะคูณด้วยความถี่ในการสวิตช์ คือ กำลังสูญเสียในการสวิตช์

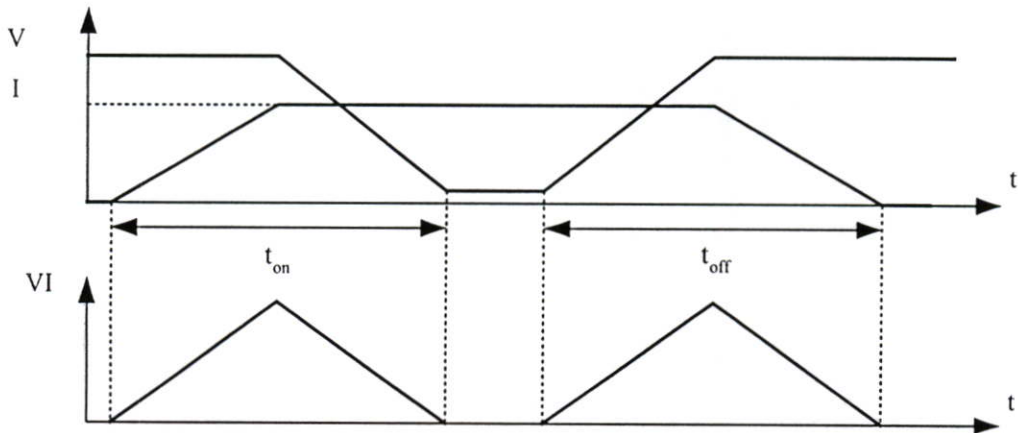
กำลังการสูญเสียในการสวิตช์นอกจากจะขึ้นอยู่กับความถี่ในการสวิตช์ f_{sw} แล้วยังขึ้นอยู่กับลักษณะการไขว่กันของสโลบกระแสและแรงดันในช่วงการเปลี่ยนสถานะด้วย รูป 4.1 (ก) แสดงการไขว่กัน ซึ่งสมมุติการแปรผันแบบเชิงเส้นที่มีการเหลื่อมกันเฉพาะในช่วงการเปลี่ยนสถานะซึ่งถือว่าเป็นการไขว่กันเล็กน้อย ในกรณีเรากำหนดได้ว่ากำลังสูญเสียในการสวิตช์เท่ากับ

$$P_{sw} = f_{sw} VI \left[\int_0^{t_{on}} \left\{ 1 - \left(\frac{t}{t_{on}} \right) \right\} \left(\frac{t}{t_{on}} \right) dt + \int_0^{t_{off}} \left\{ 1 - \left(\frac{t}{t_{off}} \right) \right\} \left(\frac{t}{t_{off}} \right) dt \right]$$

$$= f_{sw} VI \left(\frac{t_{on} + t_{off}}{6} \right) \quad (4-1)$$



(ก) การไขว้กันของสโตนกระแสและแรงดันในช่วงเปลี่ยนสถานะ



(ข) การเหลื่อมกันระหว่างกระแสและแรงดันในช่วงเปลี่ยนสถานะ

รูปที่ 4.1 รูปคลื่นของกระแส แรงดันและกำลังสูญเสียที่สมมุติการเปลี่ยนแปลงแบบเชิงเส้นของกระแสและแรงดัน

ในรูปที่ 4.1 (ข) เราสมมุติว่าการเปลี่ยนแปลงแบบเชิงเส้นของกระแสและแรงดันในช่วงเปลี่ยนสถานะเกิดขึ้นแบบเหลื่อมกันคือปริมาณหนึ่งเพิ่มขึ้นจากศูนย์ อีกปริมาณหนึ่งจะยังไม่ลดจนกว่าการเพิ่มจะเสร็จแล้วลักษณะการไขว้และเหลื่อมกันแบบนี้ตรงกับกรณีที่สวิตช์ต่ออยู่กับตัวเหนี่ยวนำ สามารถคำนวณการสูญเสียในการสวิตช์ได้เท่ากับ

$$P_{sw} = f_{sw} VI \left(\frac{t_{on} + t_{off}}{2} \right) \quad (4-2)$$

เมื่อมีการเปรียบเทียบสมการที่ (4-1) และ (4-2) จะเห็นได้ว่า การเหลื่อมกันทำให้กำลังสูญเสียเพิ่มขึ้นสามเท่า

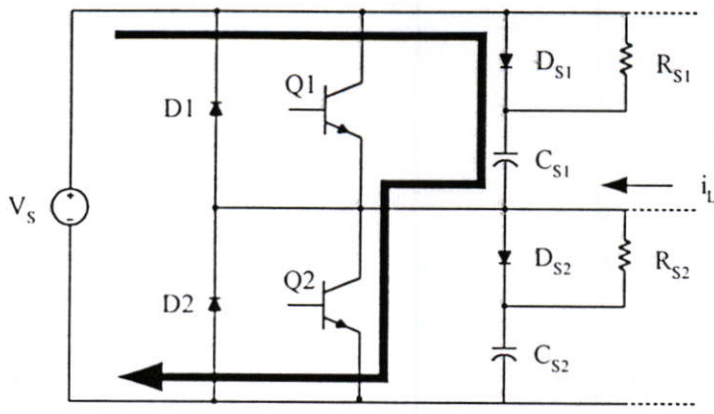
การสูญเสียในสถานะนำกระแสไม่สามารถควบคุมได้เนื่องจากจะขึ้นอยู่กับฟังก์ชันภายในของสวิตช์และกำลังที่ใช้ในวงจร ไม่สามารถใช้เทคนิคหรือวงจรอื่นๆ มาช่วยควบคุมได้ ส่วนการสูญเสียในการสวิตช์มีตัวแปรและวงจรที่เราสามารถควบคุมได้เช่น ความถี่ที่ใช้ในการสวิตช์ วงจรสับเบอ์ที่ช่วยร่นเวลาของกระแสและประวิงเวลาขึ้นของแรงดันในช่วงที่สวิตช์เริ่มหยุดนำกระแส หรือสับเบอ์ที่ช่วยร่นเวลาของแรงดันและหน่วงเวลาขึ้นของกระแสในช่วงที่สวิตช์เริ่มนำกระแส วงจรตรึงแรงดันที่ช่วยลดยอดแหลมของแรงดันคร่อมสวิตช์ และวงจรสับเบอ์แบบกินพลังงาน (resonance snubber)

4.3 สับเบอ์สำหรับวงจรบริดจ์

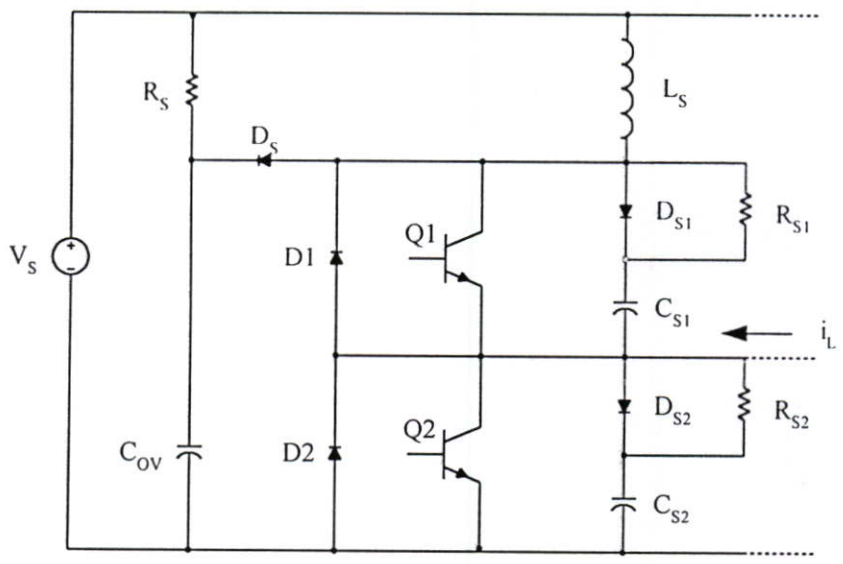
ในกรณีของวงจรบริดจ์เราไม่ควรต่อสับเบอ์ RCD ช่วยการเริ่มหยุดนำกระแสโดยไม่มีสับเบอ์ RLD เพื่อช่วยหน่วงกระแส ทั้งนี้เพราะอาจจะเกิดการคายประจุผ่านสวิตช์ด้วยกระแสค่าสูง รูปที่ 4.2 (ก) แสดงการต่อสับเบอ์ RCD ให้แก่สวิตช์ของวงจรบริดจ์เราสมมุติทิศทางกระแสไหล ดังรูปที่ 4.2 ซึ่งกระแสนี้ไหลผ่าน D1 อยู่ ทำให้แรงดันคร่อม C_{S1} มีค่าเป็นศูนย์ ถ้าเราสั่งให้ Q2 นำกระแส ณ เวลานั้นก็จะเกิดกระแสสะสมประจุค่าสูงที่ไหลจาก V_s ผ่าน D_{S1} , C_{S1} และ Q2 ซึ่งอาจทำให้ Q2 เสียหายได้

เพื่อแก้ไขปัญหาค่ากระแสทะลุผ่าน C_s ของสับเบอ์และสวิตช์ เราอาจไม่ต่อไดโอด D_{S1} และ D_{S2} เพื่อใช้สับเบอ์ RC แทนสับเบอ์ RCD เพื่อให้ความต้านทานช่วยจำกัดกระแส อย่างไรก็ตามก็ดีสับเบอ์ RC ช่วยลดการสูญเสียในสวิตช์ได้ไม่มากนัก แต่ก็ยังเป็นประโยชน์ในแง่การลด dV/dt และการรบกวนทางสนามแม่เหล็กไฟฟ้า

อีกวิธีหนึ่งที่จะแก้ปัญหาก็คือการต่อสับเบอ์ RLD เพื่อชะลอการเพิ่มของกระแสโดยอาจต่อแยกกับสับเบอ์ RCD ดังในรูปที่ 4.2 (ข) หรือต่อเป็นสับเบอ์รวมที่ประหยดองค์ประกอบวงจรรูปที่ 4.2 (ค) นอกจากนี้เราอาจต่อตัวเก็บประจุ C_{ov} ค่าใหญ่เพื่อช่วยตรึงแรงดัน V_Q ไม่ให้พุ่งเกินค่า V_s ไปมากนัก ทั้งนี้เพราะมีการพุ่งเลยเนื่องมาแต่การต่อ L_s นั้นเอง

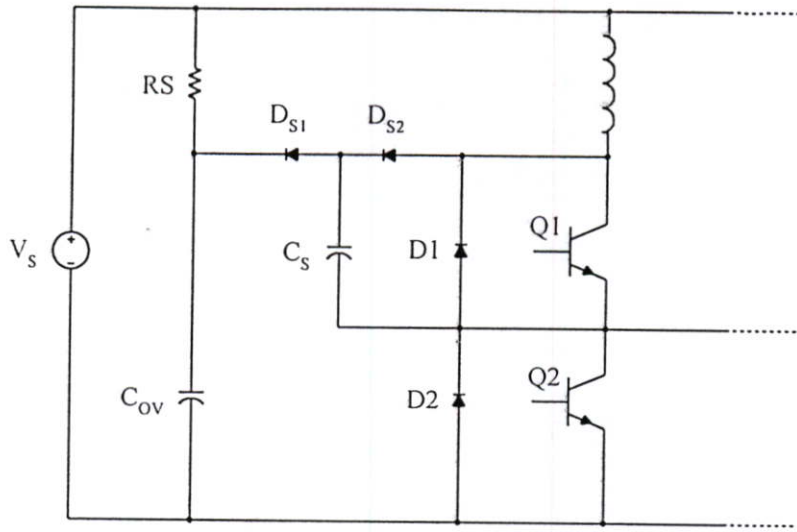


(ก) แสดงการต่อวงจรสับเบอร์ RCD ในวงจรบริดจ์ที่ทำให้เกิดกระแสทะลุผ่าน



(ข) แสดงการต่อวงจรสับเบอร์ RCD, LCD และวงจรเรียงแรงดัน

รูปที่ 4.2 การต่อสับเบอร์ในวงจรบริดจ์



(ค) แสดงการใช้วงจรสับเบอร์ร่วม

รูปที่ 4.2 (ต่อ)

บทที่ 5

สัญญาณรบกวนที่เกิดขึ้นในวงจร

5.1 บทนำ

สัญญาณรบกวนทางสนามแม่เหล็กไฟฟ้า (Electromagnetic Interference: EMI) [11, 12, 13, 14, 15] เกิดขึ้นเมื่อมีการรบกวนทางไฟฟ้า (electrical disturbance) อาจเกิดจากเหตุการณ์ธรรมชาติเช่น การคายประจุของไฟฟ้าสถิตย์ (Electrostatic discharge: ESD) แสง (lighting) และอื่นๆ หรือจากไฟฟ้า หรืออุปกรณ์อิเล็กทรอนิกส์ซึ่งเป็นสาเหตุของการเกิดผลตอบสนองที่ไม่ต้องการของอุปกรณ์อื่นๆ

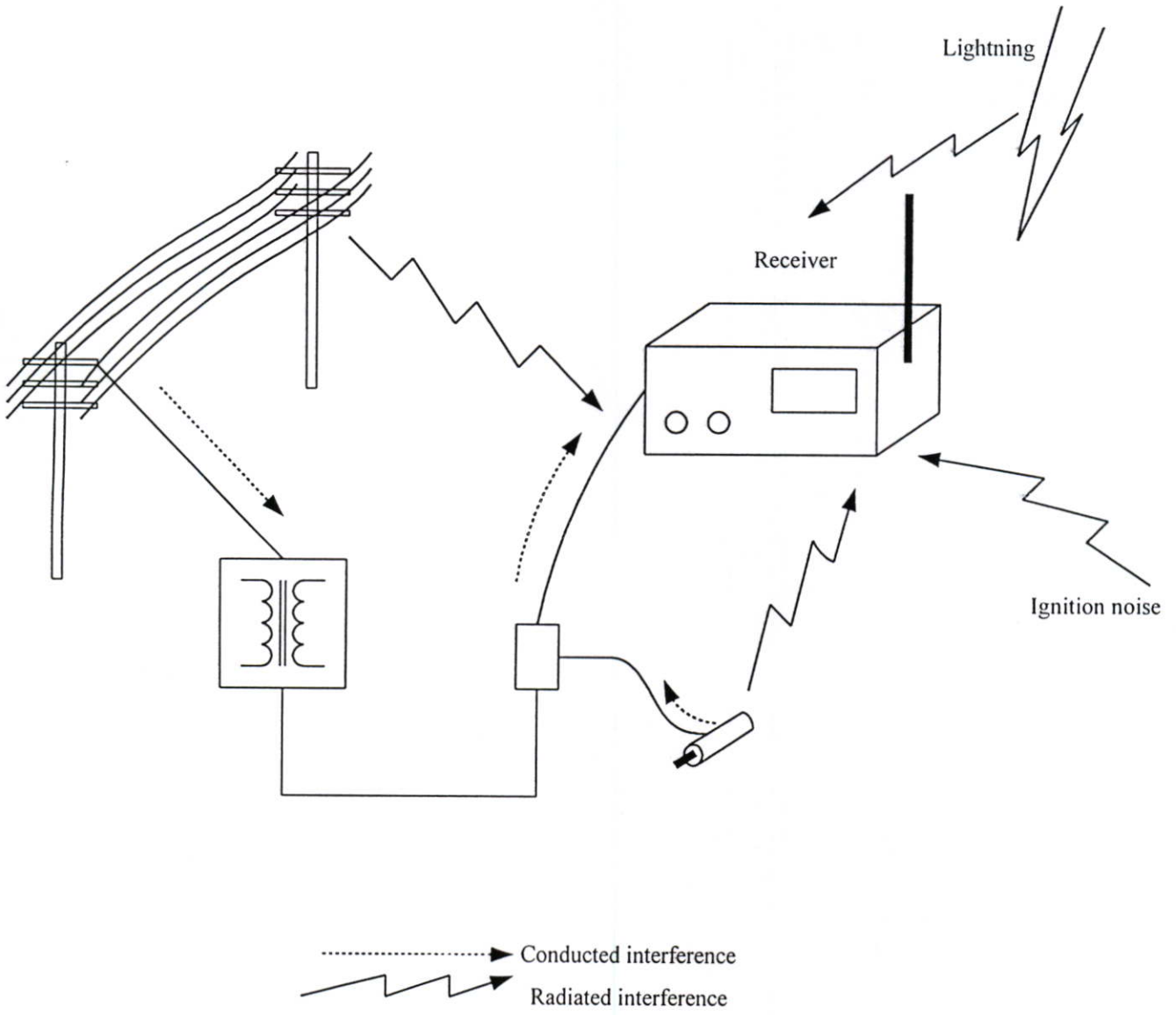
EMI เกิดขึ้นในหลายระดับตั้งแต่ระดับที่พิจารณาเห็นได้และแก้ไขได้ไม่ยากจนถึงระดับที่ยู่ยากซับซ้อนเกินที่จะแก้ไข สามารถแบ่งได้เป็นสามระดับใหญ่ๆ ระดับแรก คือระดับที่ก่อให้เกิดความรำคาญ (nuisance) ระดับที่สองคือระดับปานกลาง (intermediate) และระดับที่สามคือระดับหายนะ (catastrophic) ตัวอย่างในระดับที่ก่อให้เกิดความรำคาญคือเครื่องโกนหนวดไฟฟ้าหรือเครื่องผสมอาหารเป็นสาเหตุของการรบกวนสู่เครื่องรับวิทยุหรือเครื่องรับโทรทัศน์ การรบกวนในระดับนี้มักจะไม่ได้รับการแก้ไขเนื่องจากเกิดขึ้นในเวลาอันสั้นและไม่มีอันตราย

ระดับหายนะเกิดขึ้นในกรณีที่มีการแพร่กระจายของสัญญาณ radar trigger ในเครื่องบินชนส่งหรือเกิดการชนกันของสองสายการบินเนื่องมาจากสัญญาณข้อมูลวิทยุถูกบิดเบือนหรือขวางโดยตึกสูงทำให้เกิดการเสียชีวิตและมีความเสียหายเกิดขึ้นเป็นวงกว้าง

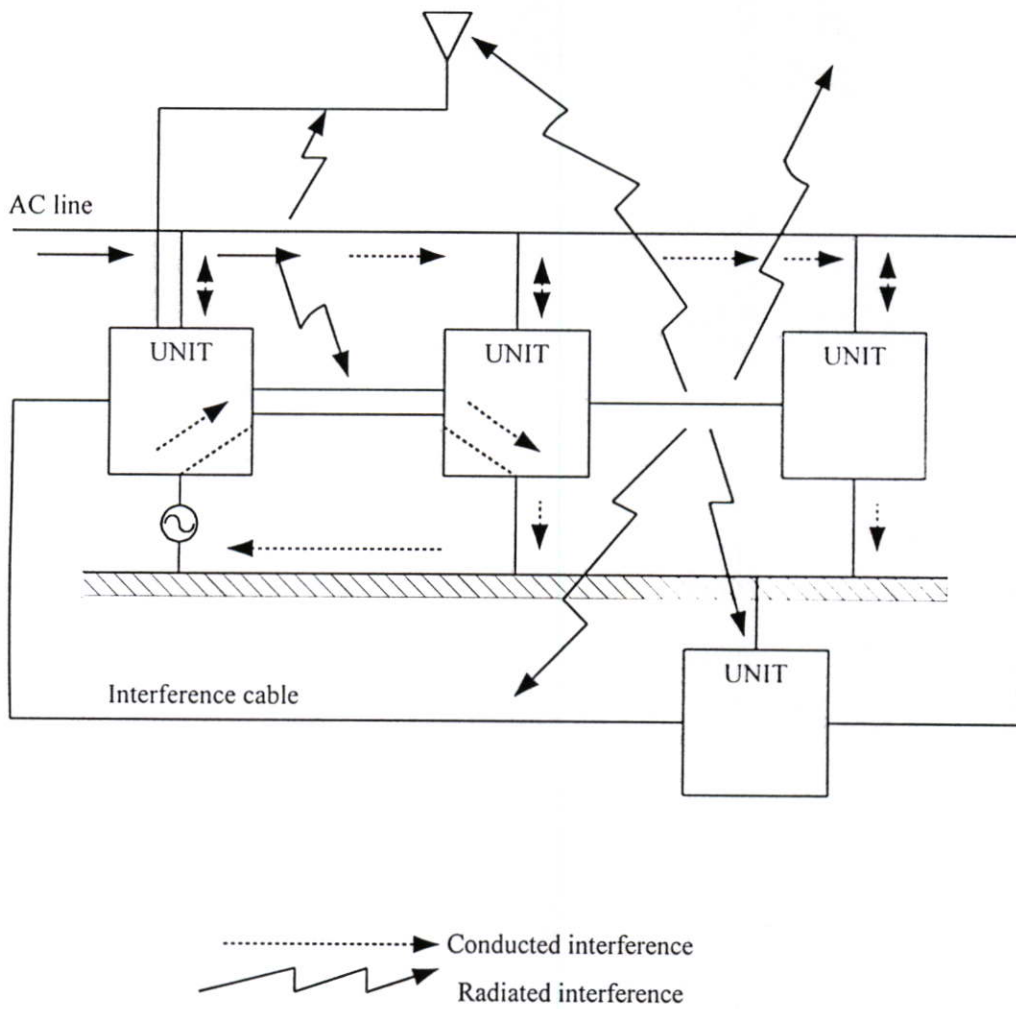
ส่วนมากปัญหา EMI จะอยู่ระหว่างสองระดับข้างต้นนั่นคือระดับปานกลาง อาทิเช่นการแพร่กระจายของเครื่องส่งสัญญาณวิทยุแบบพกพาเกิดการรบกวนแทรกแซงต่อเครื่องคอมพิวเตอร์ สัญญาณรบกวน ESD ทำให้เครื่องนับเงินหรือ blanking terminals ทำงานผิดพลาด หรือแสงที่รบกวนโดยการทดสอบเครื่องยนตร์รวมไปถึงกระบวนการควบคุมต่างๆ ในโรงงาน

5.2 สาเหตุของการเกิดและประเภทของสัญญาณรบกวน

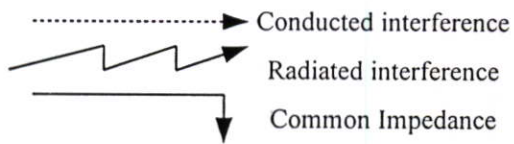
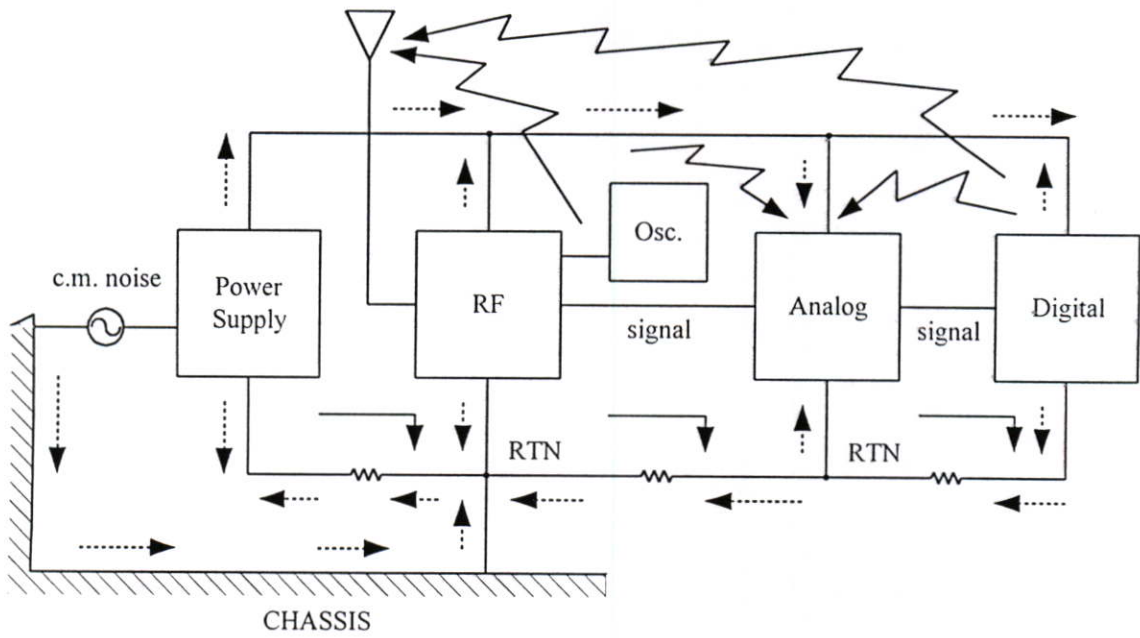
องค์ประกอบเรื่อง EMI มีสามส่วนคือ แหล่งกำเนิด (source) เหยื่อ (victim) และทางผ่าน (coupling part) รูปที่ 5.1 - 5.3 แสดงถึงองค์ประกอบของการเกิด EMI ทั้งหมด จากรูปแสดงถึงชนิดของการรบกวนของสัญญาณไฟฟ้าซึ่งมีสองประเภท [11, 12, 16] พิจารณาตามลักษณะทางผ่านของสัญญาณรบกวนนั่นคือ conducted EMI และ radiated EMI ในประเภทแรกสัญญาณรบกวนจากแหล่งกำเนิดเดินทางไปยังเหยื่อโดยผ่านทาง ตัวนำหรือกราวด์ ส่วนประเภทที่สองสัญญาณรบกวนจะแพร่กระจายทางอากาศ



รูปที่ 5.1 แสดงถึงแหล่งกำเนิดของสัญญาณรบกวนที่มีอยู่ทั่วไปและเส้นทางการคับปลิงสู่เครื่องรับ



รูปที่ 5.2 การคับปลิงสัญญาณรบกวนที่เกิดในระบบใหญ่



รูปที่ 5.3 การคับปลิ่งสัญญาณรบกวนที่เกิดในระบบเล็ก

5.3 สัญญาณรบกวนที่ไหลผ่านตัวนำ (conducted EMI)

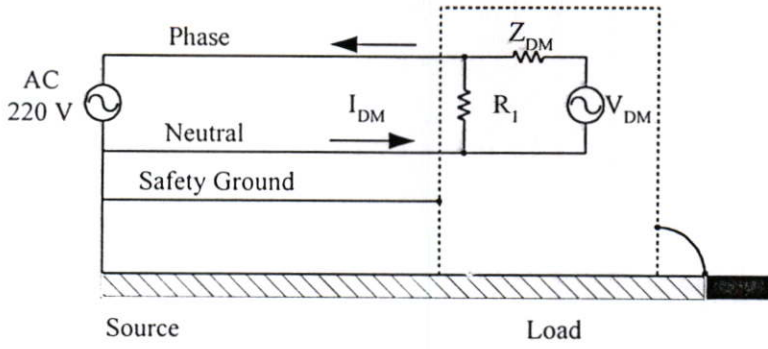
Conducted EMI เป็นสัญญาณรบกวนจากแหล่งกำเนิดผ่านตัวนำไปรบกวนเหยื่อที่อาจจะเป็นวงจรใกล้เคียงในเครื่องมือตัวเดียวกันหรือเครื่องมืออื่นๆ ที่ทำงานอยู่ใกล้เคียง ตัวนำที่ว่านี้ได้แก่ สายนำสัญญาณหรือตัวนำกราวด์ในเครื่องมือ สายเพาเวอร์ไลน์รวมไปถึงสายกราวด์ของระบบไฟฟ้าสลับ สัญญาณรบกวนพิจารณาได้ทั้งกระแสและแรงดันแล้วแต่อุปกรณ์ที่ใช้ในการทดสอบ

ถ้าพิจารณาระบบ 1 เฟสโดยทั่วๆ ไปจะมีสายสำคัญอยู่สามเส้น นั่นก็คือสายสัญญาณสองเส้นได้แก่เฟส (phase) และนิวตรอน (neutral) และสายเซฟตี้กราวด์ (safety ground) หรือกรีนไวร์ (green wire) โดยพื้นฐานจะมีสัญญาณรบกวนสองชนิดเกิดในสายสัญญาณและกราวด์นั่นคือ Differential Mode (DM) และ Common Mode (CM) [10, 11,15, 16, 17,19, 20]

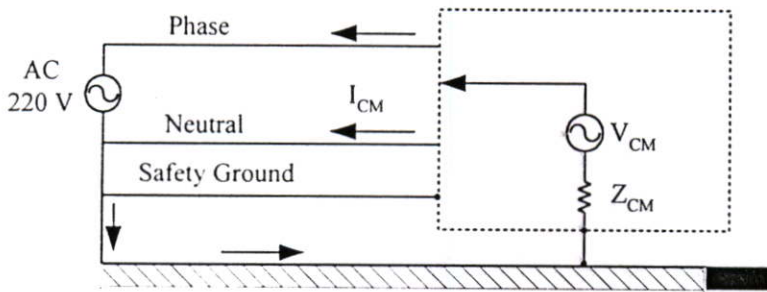
สัญญาณรบกวน DM เป็นตัวอย่างหนึ่งของสัญญาณรบกวนที่ปรากฏอยู่บริเวณสายตัวนำเฟสและนิวตรอนของระบบซึ่งเกิดเฟส (single phase) โดยดูจากรูปที่ 5.4 (ก) บางครั้งสัญญาณรบกวน DM อาจเรียกได้อีกอย่างหนึ่งว่านอร์มอล โหมด (normal mode) ซึ่งก็มาจากลักษณะการไหลของกระแสที่ผ่านสายเฟสและนิวตรอนที่ต่างเฟสกัน 180°

สัญญาณรบกวน CM ถูกกำหนดโดยการไหลของกระแสของสัญญาณรบกวนในสายเฟสและนิวตรอนที่อินเฟสกันลักษณะทิศทางของสัญญาณรบกวน CM แสดงโดยรูปที่ 5.4 (ข) และ 5.4 (ค) สัญญาณรบกวน CM มีสองชนิดคือชนิด I และชนิด II รูป 5.4 (ข) แสดงสัญญาณรบกวน CM ชนิด I ซึ่งชนิดนี้แหล่งกำเนิดของสัญญาณรบกวน (noise source) อ้างอิงกับแชสซีส (chassis) ซึ่งต่ออ้างอิงอยู่กับกราวด์ เนื่องจากอิมพีแดนซ์ของกราวด์เพลน (ground plane) มีค่าน้อยกว่าอินดักแตนซ์ (inductance) ของสายเซฟตี้กราวด์ ทำให้กระแสไหลย้อนกลับผ่านกราวด์เพลน จุดที่สำคัญของกรณีนี้คือสัญญาณรบกวน CM บนสายตัวนำเป็นสาเหตุของปัญหาเรื่องการแพร่กระจาย ซึ่งจะนำไปสู่ปัญหาเรื่องสัญญาณรบกวน radiated EMI เพื่อลดปัญหานี้จึงต้องมีการออกแบบ PCB [12, 13, 18, 21] ที่ดี เนื่องจากลูปปิดที่ใหญ่และมีกระแสไหลวนทำให้เกิดการแพร่กระจายขึ้น เมื่อเปรียบเทียบกับกระแส DM ไหลในลูปปิดที่เล็กจึงไม่ก่อให้เกิดปัญหาเรื่องการแพร่กระจายตามมา

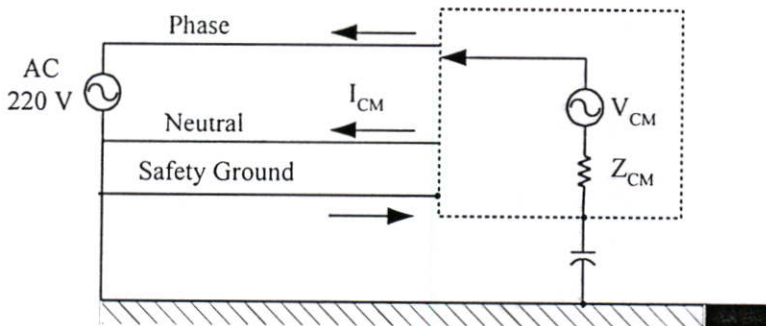
สัญญาณรบกวน CM ชนิด II เกิดขึ้นเมื่อแชสซีสถูกแยกจากกราวด์อ้างอิงแสดงโดยรูปที่ 5.4 (ค) เมื่อแชสซีสถูกแบ่งแยกจากกราวด์อ้างอิงจะเกิดประจุแฝง (parasitic capacitance) อนุกรมกับกราวด์อ้างอิง ค่าอิมพีแดนซ์ที่สูงของประจุแฝงเป็นผลให้เซฟตี้กราวด์มีอิมพีแดนซ์ที่ต่ำกว่าและกระแสเกิดการไหลย้อนกลับในทางนี้ การแพร่กระจายเนื่องจากพื้นที่ลูปปิด โดยกระแส CM ชนิด II มีผลน้อยกว่าชนิด I ทำให้ปัญหาการแพร่กระจายเกิดขึ้นน้อย ในระบบจริงๆ สัญญาณรบกวน CM ทั้งสองชนิดเกิดขึ้นพร้อมกันแต่ขนาดต่างกัน



(ก) แหล่งกำเนิดสัญญาณรบกวน DM ในระบบซิงเกิลเฟส



(ข) แหล่งกำเนิดสัญญาณรบกวน CM ในระบบซิงเกิลเฟสชนิด I



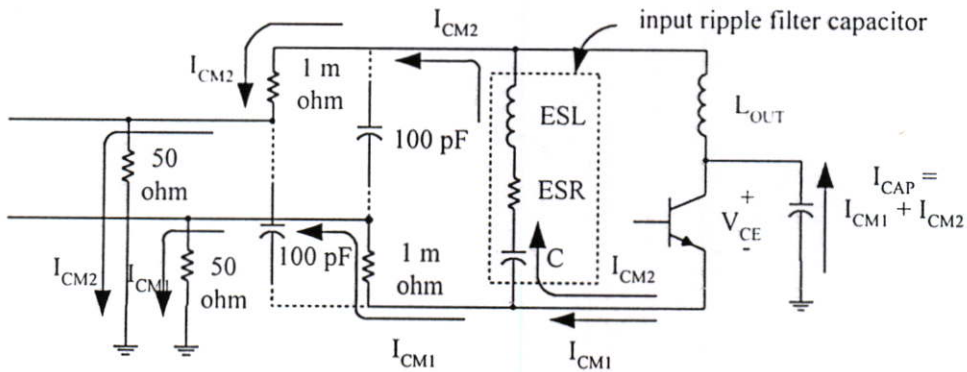
(ค) แหล่งกำเนิดสัญญาณรบกวน CM ในระบบซิงเกิลเฟสชนิด II

รูปที่ 5.4 แหล่งกำเนิดสัญญาณรบกวนในระบบซิงเกิลเฟส

5.3.1 ลักษณะทางกายภาพของแหล่งกำเนิดสัญญาณรบกวนชนิด CM

การพิจารณาในหัวข้อนี้จะใช้วงจรฟอร์เวิร์ดคอนเวอเตอร์ (forward converter) เป็นวงจรพื้นฐานในการอธิบายเพราะเป็นวงจรที่มีปัญหาเรื่องสัญญาณรบกวน conducted EMI เกิดขึ้นและเป็นวงจรที่ง่ายเหมาะสมในการนำมาพิจารณาเบื้องต้น

รูป 5.5 แสดงถึงการไหลของกระแส CM ของวงจรฟอร์เวิร์ดคอนเวอเตอร์ และค่าประจุของคาปาซิเตอร์แฝงที่ฉนวนของทรานซิสเตอร์เป็นตัวการที่ทำให้กระแส CM สามารถคืบคลานผ่านไปได้อันเนื่องมาจากทรานซิสเตอร์ BJT ทำหน้าที่เป็นสวิตช์ในวงจรแรงดัน V_{CE} สวิตช์จาก $V_{sat} \approx 0$ V จนถึงสองเท่าของแรงดันคาปาซิเตอร์ $2V_s$ ที่คูตีไซเคิล 50% การสวิงของแรงดันใน 1 รอบเกิดการชาร์จและดิสชาร์จของคาปาซิเตอร์แฝงระหว่างทรานซิสเตอร์กับแผ่นระบายความร้อน (heat sink) ดังนั้นคาปาซิเตอร์ของฉนวนระหว่างทรานซิสเตอร์กับแผ่นระบายความร้อน จึงเปรียบเสมือนแหล่งกำเนิดของสัญญาณรบกวน CM การไหลของกระแส CM ที่เกิดจากการชาร์จและดิสชาร์จแสดงในรูปที่ 5.5 นอกจากนี้ยังมีอีกหลายองค์ประกอบที่เป็นสาเหตุของการเกิดสัญญาณรบกวน CM

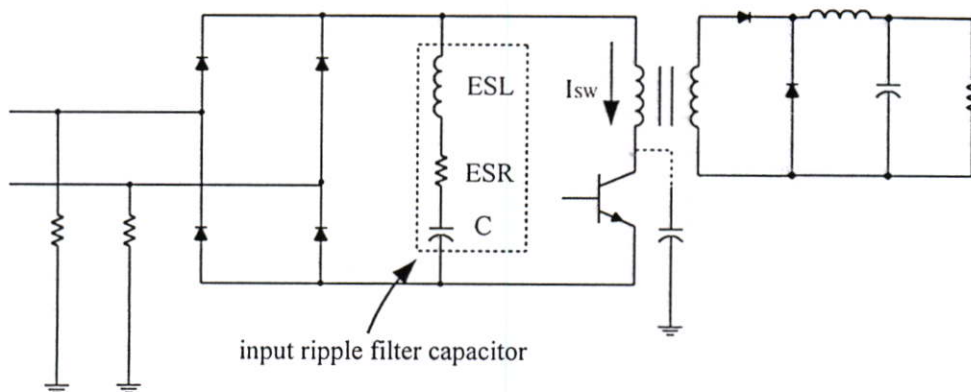


รูปที่ 5.5 การเกิดกระแส CM ในวงจรฟอร์เวิร์ดคอนเวอเตอร์

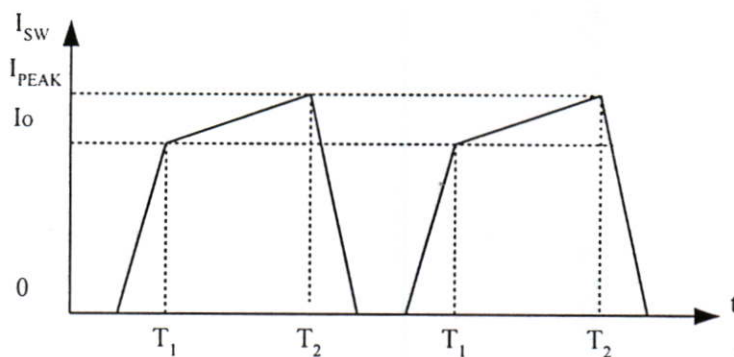
5.3.2 ลักษณะทางกายภาพของแหล่งกำเนิดสัญญาณรบกวนชนิด DM

ตัวการหลักที่เป็นแหล่งกำเนิดของสัญญาณรบกวน DM คือ ค่าอิมพีแดนซ์ของตัวเก็บประจุที่ทำหน้าที่กรองแรงดันกระเพื่อม (ripple filter capacitor) โดยสามารถพิจารณาจากวงจรฟอร์เวิร์ดคอนเวอเตอร์ ในรูปที่ 5.6 (ก) ค่าพาราซิติค (parasitic) [22, 23, 24] ของฟิลเตอร์คาปาซิเตอร์คือ ESL (Equivalent Series Inductance) และ ESR (Equivalent Series Resistance) เป็นตัวแปรสำคัญที่จะนำมาวิเคราะห์สัญญาณรบกวน DM รูปที่ 5.6 (ข) แสดงถึงรูปคลื่นของกระแสที่ผ่านสวิตช์

ทรานซิสเตอร์ I_{sw} จากรูปแสดงให้เห็นว่ามีสัญญาณไฟสลับเป็นองค์ประกอบ โดยถูกแบ่งเป็นสองส่วนระหว่างอินพุตฟิลเตอร์และ LISN (Line Impedance Stabilization Network) [11, 13, 15, 16, 17]



(ก) วงจรฟอร์เวิร์ดคอนเวอเตอร์พื้นฐาน

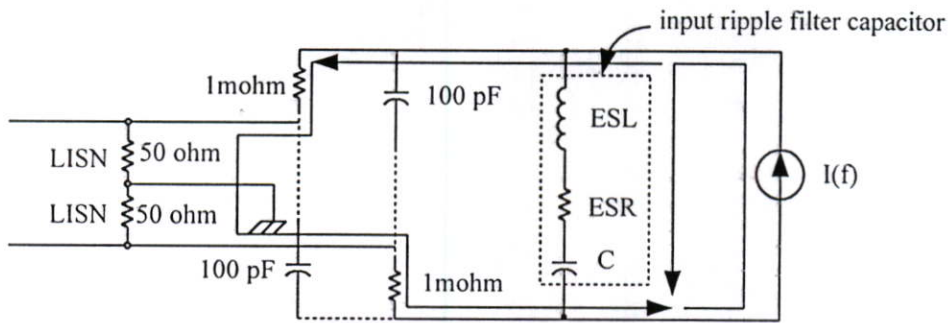


(ข) รูปคลื่นกระแสที่เกิดจากการสวิตช์

รูปที่ 5.6 การไหลของกระแส DM ในวงจรฟอร์เวิร์ดคอนเวอเตอร์

ที่ความถี่สวิตช์ รูปที่ 5.6 (ก) พิจารณาอย่างง่ายได้เป็น อินพุตของฟิลเตอร์คาปาซิเตอร์ DM อิมพีแดนซ์ของ LISN และกระแสไฟสลับ ไดโอดบริดจ์ในรูป 5.6 (ก) สามารถจำลองเป็นค่าสวิตซ์อิมพีแดนซ์ที่ประกอบด้วยความต้านทานอนุกรมกันมีค่าเป็นมิลลิโอมห์ในขณะฟอร์เวอร์สไบอัส และมีค่าเป็นคาปาซิเตอร์อนุกรมกันอยู่ในขณะริเวอร์สไบอัส ในการวัดค่าเหล่านี้ต้องวัดในขณะ peak hold และพิจารณาในเงื่อนไขที่แย่ที่สุด (เมื่อไดโอดอยู่ในลักษณะฟอร์เวอร์สไบอัสและแสดงค่าอิมพีแดนซ์ต่ำๆ) จากรูปที่ 5.7 เงื่อนไขที่แย่นี้พิจารณาเมื่อค่า reflected impedance ของเอาต์พุต

อินดักเตอร์หายไปจากวงจร ส่วนลักษณะของสัญญาณกระแสที่ผ่านแหล่งจ่ายกระแสจะต้องพิจารณาถึงผลของเอาต์พุต reflected inductor ด้วย



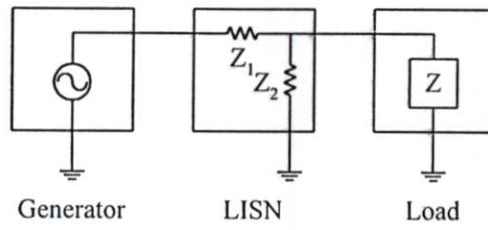
รูปที่ 5.7 การไหลของกระแส DM ในวงจรฟอร์เวิร์ดคอนเวอเตอร์

ตัวการอื่นที่ทำให้เกิดสัญญาณรบกวน DM คือบริดจ์ไดโอด คุณสมบัติเรื่องการคืนตัวย้อนกลับ (reverse recovery) ของไดโอดเป็นตัวกำหนดขนาดและความเข้มของสัญญาณรบกวน ค่าจังก์ชันคาปาซิแตนซ์ (junction capacitance) ของไดโอดเกิดการรีโซแนนซ์โดยแทรค (trace) หรือตัวนำอินดักแตนซ์ ทำให้มีลักษณะเป็นวงจรรีโซแนนซ์ที่มีค่า Q สูงค่าอิมพีแดนซ์ของวงจรแหล่งกำเนิดคือ $\sqrt{L/C}$ โดยปกติมีค่าสูงพอสมควร

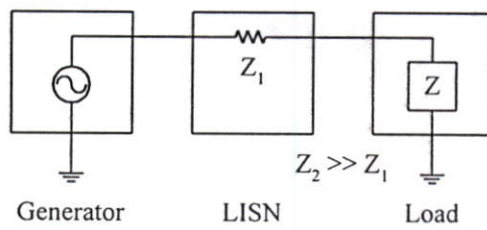
5.3.3 การแบ่งแยกสัญญาณรบกวนระหว่าง CM และ DM โดยเทคนิคการวัด

อุปกรณ์มาตรฐานที่ใช้ในการแยกสัญญาณรบกวน conducted EMI จากสัญญาณใช้งานที่ใช้กันทั่วไปในศูนย์ทดสอบคือ LISN

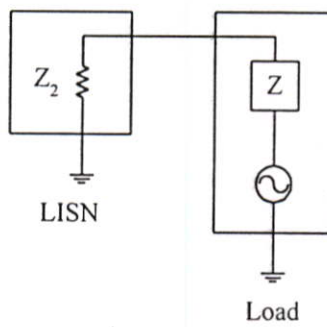
จุดประสงค์ของการใช้ LISN ประการแรกคือทำให้เกิดเสถียรภาพทางการวัดโดยป้องกันไม่ให้สัญญาณรบกวนจากไฟสลับที่จ่ายกำลังงานให้กับอุปกรณ์ที่ถูกทดสอบ (EUT; Equipment Under Test) เข้ามารบกวนการทดสอบ และอีกประการหนึ่งคือคงค่าเอาต์พุตอิมพีแดนซ์ไว้ที่ 50 Ω สำหรับใช้ match กับอินพุตอิมพีแดนซ์ของเครื่องแสดงผลต่างๆ เช่น spectrum analyzer, EMI receiver และ oscilloscope รูปแบบพื้นฐานของการใช้ LISN ในการทดสอบแสดงดังรูปที่ 5.8 (ก) เมื่อพิจารณาที่ความถี่ไฟสลับ 50 Hz LISN จะแสดงค่าอิมพีแดนซ์ต่ำระหว่างแหล่งจ่ายไฟสลับไปยังอิมพีแดนซ์ของโหลดและแสดงอิมพีแดนซ์ค่าสูง (เทียบเท่าเปิดวงจร) ระหว่างโหลดและกราวด์แสดงโดยรูปที่ 5.8 (ข) และที่ความถี่ของสัญญาณรบกวนซึ่งสูงกว่า 50 Hz มากๆ LISN จะแสดงอิมพีแดนซ์ค่าต่ำ (50 Ω) ระหว่างโหลดกับกราวด์แสดงโดยรูปที่ 5.8 (ค)



(ก) รูปแบบปกติ



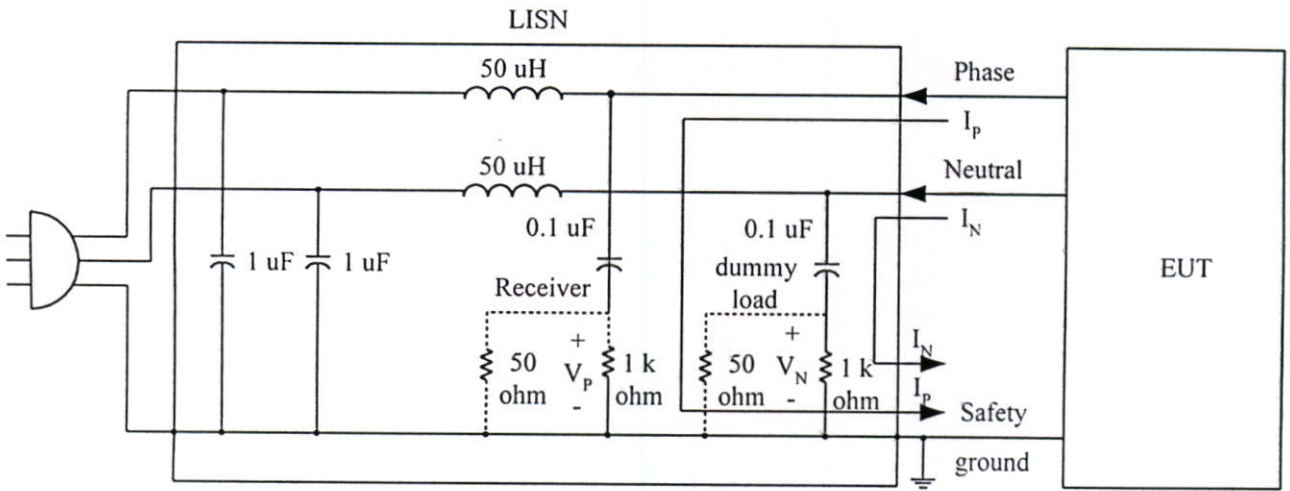
(ข) พิจารณาที่ความถี่สัญญาณไฟสลับ 50 Hz



(ค) พิจารณาที่ความถี่สัญญาณรบกวน

รูปที่ 5.8 แสดงถึงรูปแบบพื้นฐานการทำงานของ LISN

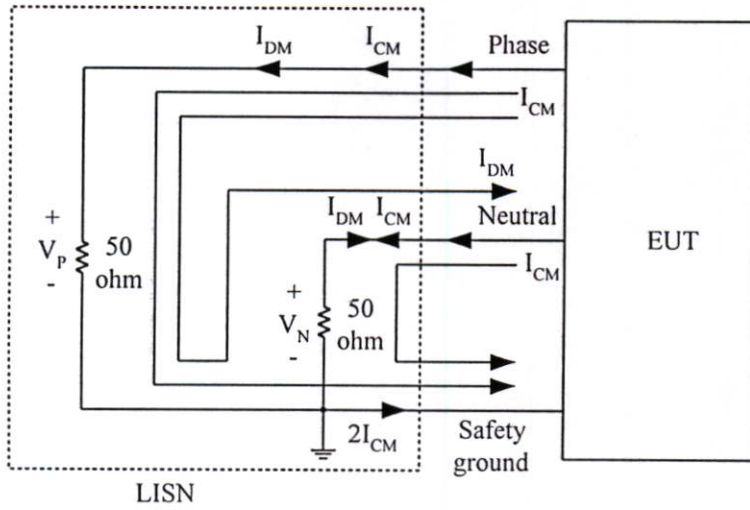
ลักษณะวงจรของ LISN ตามมาตรฐานของ FCC [11] แสดงโดยรูปที่ 5.9



รูปที่ 5.9 ลักษณะพื้นฐานของ LISN ตามมาตรฐาน FCC

จากรูปที่ 5.9 คาปาซิเตอร์ 1 uF ทำหน้าที่ลัดสัญญาณรบกวนที่เข้ามาจากด้านไฟสลับ 50 Hz ส่วนอินดักเตอร์ 50 uH ทำหน้าที่ลดทอนสัญญาณรบกวนที่เข้ามาจากด้านไฟสลับเช่นกัน อุปกรณ์ทั้งสองนี้ทำหน้าที่ตรงกับวัตถุประสงค์ของ LISN ข้างต้น สัญญาณรบกวนทางด้านไฟสลับก็จะไม่เข้าไปรบกวนการวัด

คาปาซิเตอร์ 0.1 uF ทำหน้าที่ป้องกันสัญญาณดีซีจาก EUT ส่วนความต้านทาน 1 k Ω ทำหน้าที่ถ่ายประจุของคาปาซิเตอร์ในกรณีที่ไม่มีความต้านทาน 50 Ω ต่ออยู่ที่ความถี่ของสัญญาณรบกวน (450 kHz ถึง 30 MHz) คาปาซิเตอร์ 1 uF และ 0.1 uF จะแสดงค่าอิมพีแดนซ์ต่ำส่วนอินดักเตอร์ 50 uH แสดงค่าอิมพีแดนซ์สูง ที่ความถี่สูงนี้ LISN จะแสดงค่าความต้านทาน 50 Ω ที่สายเฟสและสายนิวตรอนกับเซฟตี้กราวด์วงจรสมมูลแสดงดังรูปที่ 5.10



รูปที่ 5.10 ผลของกระแสสัญญาณรบกวน CM และ DM ที่ปรากฏเมื่อใช้ LISN

ในการทดสอบวัดสัญญาณรบกวนพิจารณาที่สองจุดคือสายเฟสกับกราวด์และสายนิวตรอนกับกราวด์ การทดสอบจะทำการวัดได้ที่สายเท่านั้น นั่นคือเมื่อวัดสายเฟสกับกราวด์จะต้องต่อคัมมีโพลด 50Ω ที่ความต้านทาน $1 \text{ k}\Omega$ ระหว่างสายนิวตรอนกับกราวด์ และเมื่อทำการวัดสัญญาณที่สายนิวตรอนกับกราวด์ ต้องต่อคัมมีโพลดที่ความต้านทาน $1 \text{ k}\Omega$ ระหว่างสายเฟสกับกราวด์

แรงดันที่ได้ออกมาจะประกอบไปด้วยผลรวมและผลต่างของกระแส CM กับ DM คูณด้วยความต้านทาน 50Ω ดังแสดงโดยสมการที่ (5-1) และ (5-2)

$$V_p = 50(I_{CM} + I_{DM}) \quad (5-1)$$

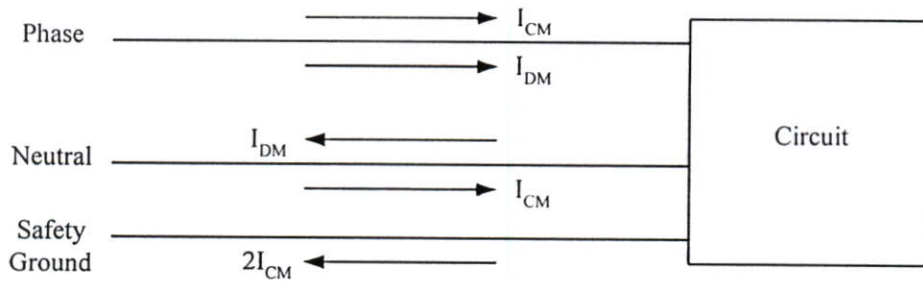
$$V_n = 50(I_{CM} - I_{DM}) \quad (5-2)$$

แรงดัน V_p และ V_n ที่วัดได้มีความสัมพันธ์โดยตรงกับกระแสสัญญาณรบกวน นี่ก็เป็นเหตุผลว่าทำไมข้อกำหนดตามมาตรฐานถึงระบุในหน่วยของแรงดันแทนที่จะเป็นหน่วยของกระแส ทั้งที่จุดมุ่งหมายของการพิจารณาจะคู่สัญญาณรบกวนในรูปแบบของกระแส

จากความรู้ในหัวข้อก่อน เรื่องการเกิดของกระแสสัญญาณรบกวน CM และ DM ในวงจรหรือระบบ กระแสสัญญาณรบกวน CM ที่ไหลผ่านสายสัญญาณเฟสกับนิวตรอนมีเฟสเดียวกัน ส่วนกระแสสัญญาณรบกวน DM มีลักษณะกลับเฟสกัน จากความแตกต่างในข้อนี้ทำให้สามารถใช้เทคนิคการวัด วัดกระแสสัญญาณรบกวนด้วย current probe วัดสัญญาณรบกวนตัวหนึ่งและกำจัดอีกตัวหนึ่งออก โดยใช้วิธีการหักล้างทางสนามแม่เหล็ก [13, 17] การแบ่งแยกสัญญาณรบกวนเพื่อนำมาแสดงผลโดยวิธีการวัดแสดงโดยรูปที่ 5.11

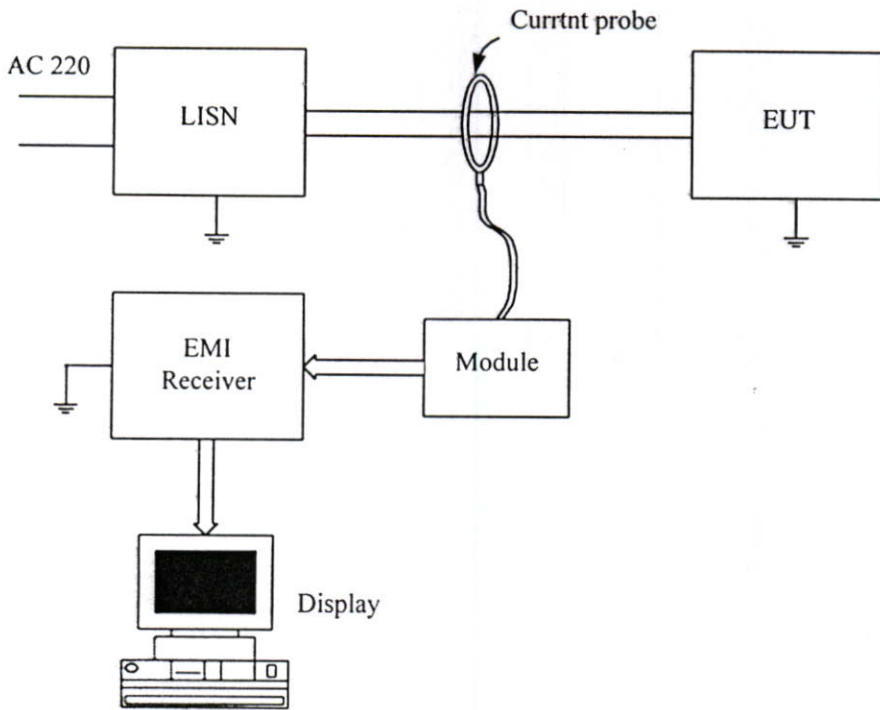
จากรูปที่ 5.11 (ข) และ 5.11 (ค) แสดงถึงความแตกต่างของการวัด การวัดสัญญาณรบกวน DM มีการขดสายสัญญาณเส้นใดเส้นหนึ่ง (เฟสหรือนิวตรอน) แล้วใช้ current probe คล้องบริเวณที่ขดร่วมกับสายอีกเส้นหนึ่ง ในกรณีนี้กระแสสัญญาณรบกวน CM มีทิศทางไหลกลับเฟสกันบริเวณที่ทำกรวัดและเกิดการหักล้างกันเมื่อไหลผ่านสนามแม่เหล็กที่กำหนดมาจากการเหนี่ยวนำของ current probe สัญญาณกระแสที่วัดได้เป็นสัญญาณกระแส DM เพียงอย่างเดียว

ส่วนการวัดสัญญาณรบกวน CM สายสัญญาณทั้งสองเส้นอยู่ในลักษณะขนานกัน จุดที่ใช้ current probe เกิดการหักล้างกันของกระแสสัญญาณรบกวน DM ที่มีทิศทางการไหลกลับเฟสกัน สัญญาณกระแสที่วัดได้เป็นสัญญาณกระแส CM เพียงอย่างเดียว

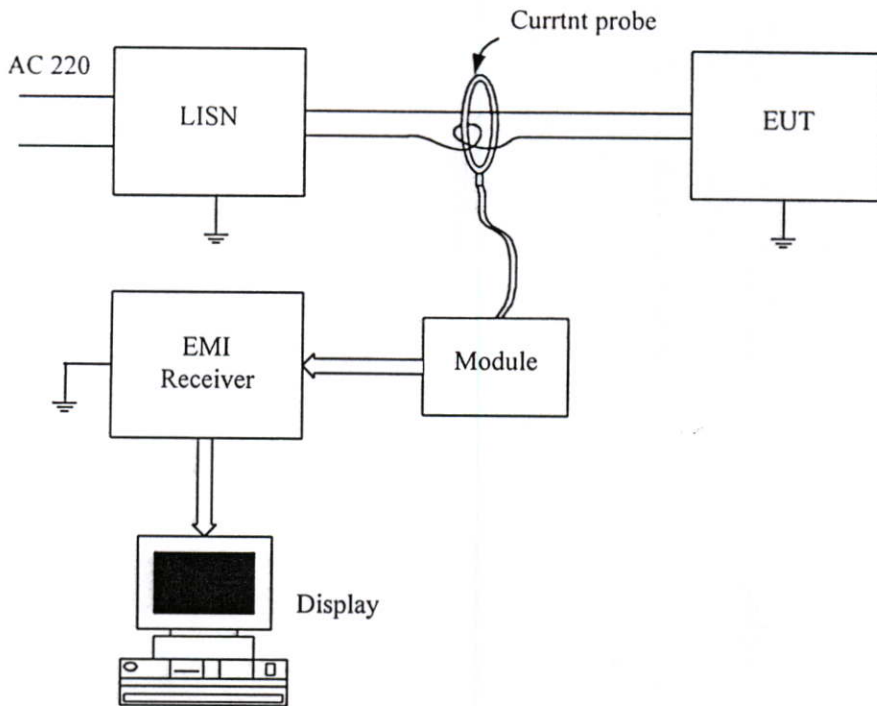


(ก) ทิศทางการไหลของกระแสสัญญาณรบกวน CM และ DM

รูปที่ 5.11 การใช้เทคนิควิธีการวัดแบ่งแยกสัญญาณรบกวน CM และสัญญาณรบกวน DM



(ข) การเชื่อมต่อเครื่องมือเพื่อวัดสัญญาณรบกวน conducted EMI ที่เกิดจากกระแสสัญญาณรบกวน CM โดยเทคนิคการวัดด้วย current probe



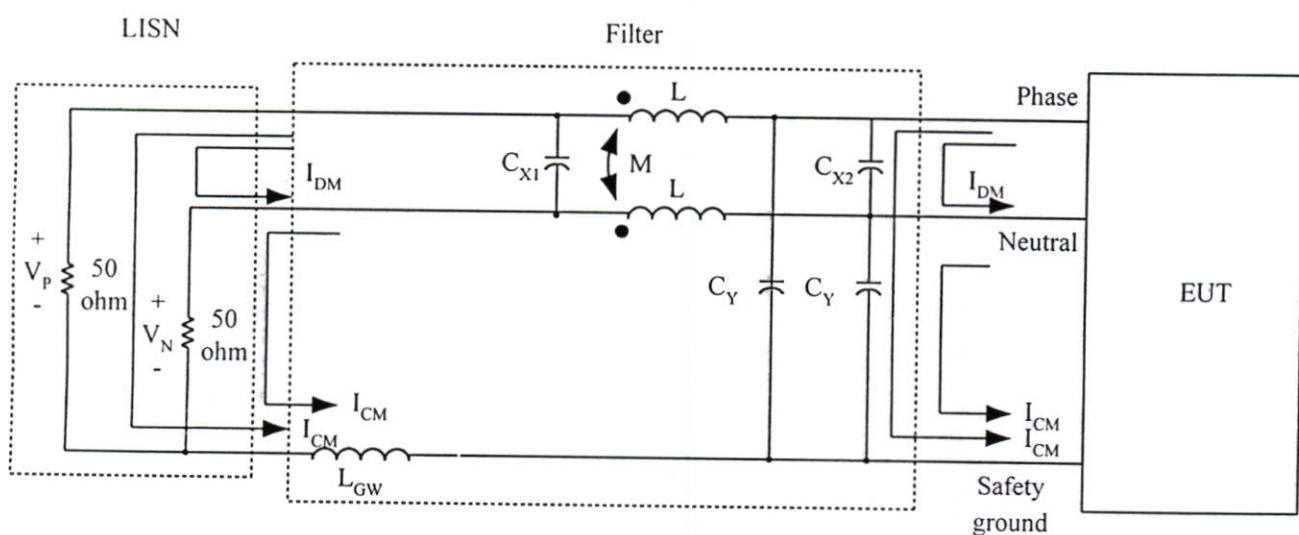
(ค) การเชื่อมต่อเครื่องมือเพื่อวัดสัญญาณรบกวน conducted EMI ที่เกิดจากกระแสสัญญาณรบกวน DM โดยเทคนิคการวัดด้วย current probe

รูปที่ 5.11 แสดงการใช้เทคนิควิธีการวัดแบ่งแยกสัญญาณรบกวน CM และสัญญาณรบกวน DM

5.4 แนวทางการลดระดับของสัญญาณรบกวนที่ไหลผ่านตัวนำ

วิธีการแรกที่พิจารณาเพื่อลดสัญญาณรบกวน conducted EMI ของวงจรสวิตชิงหรือเพาเวอร์อิเล็กทรอนิกส์ คือการลดที่แหล่งกำเนิดของสัญญาณรบกวน ซึ่งก็เป็นวิธีการที่เหมาะสมที่สุด แต่ในระบบอุตสาหกรรมวิธีที่นิยมไม่ใช่วิธีนี้ เพาเวอร์ไลน์ฟิลเตอร์(power line filter) จะถูกนำมาใช้แก้ไขเรื่องสัญญาณรบกวน conducted EMI ถึงแม้ว่าจะลดปัญหาเรื่องสัญญาณรบกวนได้ไม่ตรงสาเหตุเท่ากับการลดที่แหล่งกำเนิด แต่ความซับซ้อนในการออกแบบรวมไปถึงเวลาที่ใช้ก็น้อยกว่า จึงเหมาะกับงานผลิตทางด้านอุตสาหกรรม งานผลิตส่วนมากต้องการลดระดับของสัญญาณรบกวนเพื่อให้ผ่านมาตรฐานเท่านั้นไม่สนใจที่จะลดให้เหลือน้อยที่สุด ดังนั้นเงื่อนไขทางด้านความประหยัด เวลาและความสะดวกจึงเป็นวัตถุประสงค์ของอุตสาหกรรมการผลิต

ในหัวข้อนี้จะกล่าวถึงการใช้ฟิลเตอร์เพื่อลดระดับสัญญาณรบกวน conducted EMI เพียงอย่างเดียวส่วนวิธีการลดสัญญาณรบกวนโดยการใช้วิธีลดที่แหล่งกำเนิดจะกล่าวถึงในบทที่ 6



รูปที่ 5.12 แสดงถึงการใช้งานเพาเวอร์ไลน์ฟิลเตอร์ร่วมกับ EUT

รูปที่ 5.12 แสดงถึงเพาเวอร์ไลน์ฟิลเตอร์ที่ใช้งานกับอุปกรณ์สวิตชิง คาปาซิเตอร์ line-to-line C_{X1} และ C_{X2} ทำหน้าที่ลดกระแสสัญญาณรบกวน DM ส่วนคาปาซิเตอร์ line-to-ground C_Y ทั้งสองตัวทำหน้าที่ลดสัญญาณรบกวน CM

คอมมอนโหมดโซลิตในวงจรประกอบไปด้วยอินดักเตอร์สองตัว ทำหน้าที่สกัดกันสัญญาณรบกวน CM สังเกตได้ว่าในแต่ละส่วนของวงจรได้รับผลของกระแสสัญญาณรบกวนรวม CM และ DM คอมมอนโหมดโซลิตประกอบไปด้วยสองขดลวดพันอยู่บนแกนเดียวกัน ซึ่งทำให้เกิดสนามแม่เหล็ก (magnetic fluxes) เนื่องจากกระแส CM ในขดลวด แต่สนามแม่เหล็กที่เกิดจากกระแสไฟสลับ 50 Hz ที่ต้องการจะถูกหักล้างในขดลวด [11] ดังนั้น คอมมอนโหมดโซลิตถูกเลือกมาใช้เพื่อทำหน้าที่เป็นอินดักเตอร์สำหรับกระแสสัญญาณรบกวน CM แต่จะไม่มีผลต่อกระแสไฟสลับ 50 Hz ลักษณะนี้มีความสำคัญต่อคุณสมบัติการทำงานของขดลวดในการสกัดกันกระแส CM วัสดุเฟอร์ไรท์มีค่า relative permeability ที่สูงทำให้โครงสร้างของขดลวดมีขนาดใหญ่กว่าแกนอากาศ อย่างไรก็ตามแกนนี้ยังต้องสามารถทนทานต่อการ saturation [11] ได้ ค่าสนามแม่เหล็กที่สูงในแกนขดลวดนี้เป็นผลมาจากกระแสค่าสูงที่ไหลผ่านตัวมันทำให้ค่า relative permeability ลดลง

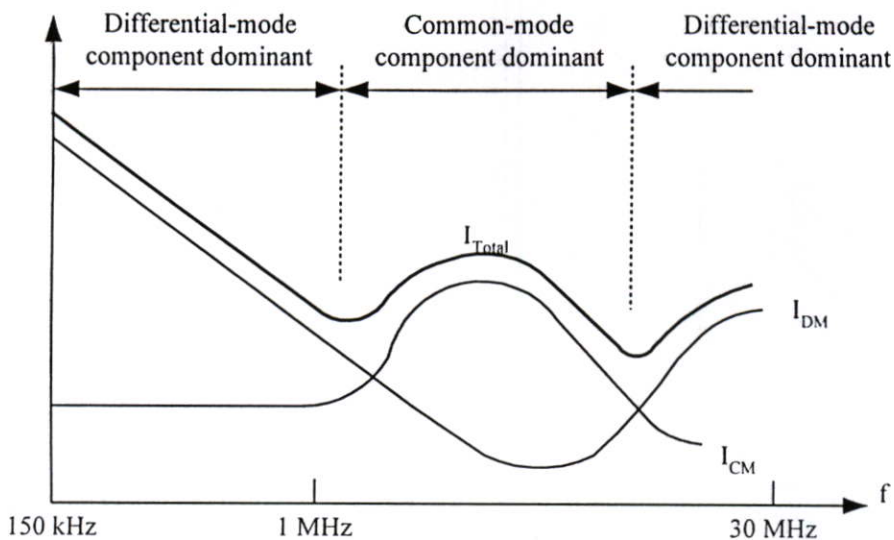
จากสมการที่ (5-1) และ (5-2) แรงดัน V_p และ V_N เป็นผลรวมและผลต่างของกระแส CM และ DM คูณกับความต้านทาน ส่วนมากจะมีตัวใดตัวหนึ่งที่เด่นกว่า เช่นกระแส CM มากกว่ากระแส DM ดังนั้นผลรวมของสัญญาณรบกวน conducted EMI จะอยู่ในรูปของกระแส CM ดังสมการที่ (5-3)

$$\left. \begin{aligned} P &= 50I_{CM}, \\ N &= 50I_{CM} \quad ; I_{CM} \gg I_{DM} \end{aligned} \right\} \quad (5-3)$$

และถ้าในกรณีที่กระแส DM มากกว่ากระแส CM ก็จะได้ผลรวมของสัญญาณรบกวนอยู่ในรูปของกระแส DM ดังสมการที่ (5-4)

$$\left. \begin{aligned} P &= 50I_{DM}, \\ N &= -50I_{DM} \quad ; I_{DM} \gg I_{CM} \end{aligned} \right\} \quad (5-4)$$

จากสมการที่ (5-3) และ (5-4) สามารถแสดงเป็นรูปได้ดังรูปที่ 5.13 ซึ่งจะมีความสำคัญไปถึงเครื่องมือทดสอบ diagnostic tool [11] จากรูปที่ 5.13 ในช่วงความถี่ต่ำสัญญาณรบกวน DM จะมีมากกว่า CM ในช่วงต่อมาสัญญาณ CM จะมีผลมากกว่า DM และในช่วงความถี่สูงๆ DM ก็จะกลับมาให้ผลมากกว่า CM อีกครั้ง



รูปที่ 5.13 ผลของสัญญาณรบกวน CM และ DM ที่ช่วงความถี่ต่างๆ

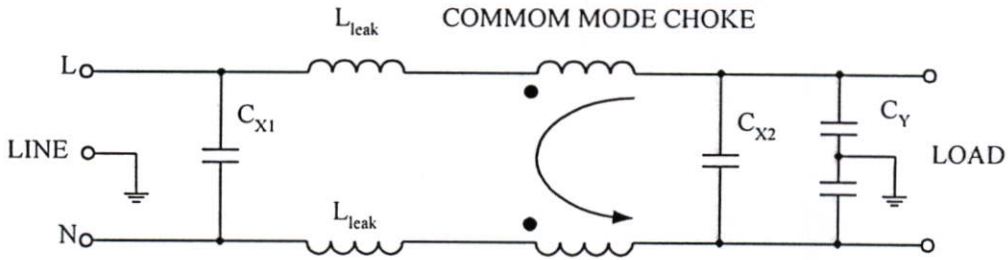
อุปกรณ์แต่ละตัวในเพาเวอร์ไลน์ฟิลเตอร์มีผลต่อสัญญาณรบกวนแต่ละชนิดและในแต่ละช่วงความถี่ ในการพิจารณาผลรวมของสัญญาณรบกวน conducted EMI เราเปลี่ยนค่าอุปกรณ์แต่ละตัวของเพาเวอร์ไลน์ฟิลเตอร์ก็จะเห็นผลของอุปกรณ์ตัวนั้น ตัวอย่างเช่นที่ความถี่ใดความถี่หนึ่งเราต้องการลดผลรวมของสัญญาณรบกวนลงแต่ที่ความถี่นั้นสัญญาณรบกวน CM มีผลมากกว่าสัญญาณรบกวน DM ถ้าเราเพิ่มค่าของคาปาซิเตอร์ line-to-line C_{X1} และ C_{X2} ก็จะสามารถลดได้เพียงสัญญาณรบกวน DM แต่ไม่มีผลต่อสัญญาณโดยรวม นี่ก็เป็นเหตุผลหนึ่งว่าทำไมเมื่อเปลี่ยนค่าอุปกรณ์ของเพาเวอร์ไลน์ฟิลเตอร์แล้วบางที่สัญญาณรบกวนรวมก็ลดบางที่ก็ไม่ลด

เมื่อมีการใช้งานจริงความไม่เป็นอุดมคติของอุปกรณ์ก็เป็นสาเหตุให้อุปกรณ์ตัวนั้นมีผลต่อสัญญาณรบกวนทั้งสองชนิด อุปกรณ์ตัวที่ว่านี้คือคอมม่อนโหมดโซ๊ค เมื่อใช้งานจริงคอมม่อนโหมดโซ๊คจะเกิดค่าเหนี่ยวนำรั่วไหล (leakage inductance) แทนค่าเหนี่ยวนำรั่วไหลด้วย L_{leak} นำค่านี้มารวมในวงจรเพื่อนำมาใช้พิจารณาถึงผลที่มีต่อสัญญาณรบกวน โดยเขียนเป็นวงจรสมมูลได้ดังรูปที่ 5.14 และจากวงจรที่ 5.14 สามารถแบ่งแยกการพิจารณาถึงผลของอุปกรณ์แต่ละตัวที่มีผลต่อสัญญาณรบกวน CM และ DM ได้ดังรูปที่ 5.15 และ 5.16

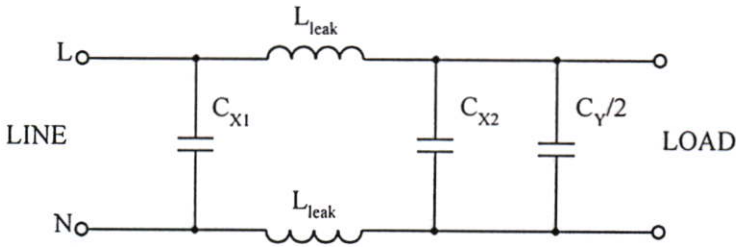
ต่อมายุบวงจรสมมูลให้อยู่ในรูปของวงจรปลายเดี่ยว (single end equivalent circuit) เพื่อสะดวกในการนำวงจรมาวิเคราะห์ ได้วงจรตามรูปที่ 5.17 และ 5.18

เพื่อความเข้าใจเกี่ยวกับเรื่องนี้มีความจำเป็นที่จะต้องกำหนดการทำงานของอุปกรณ์แต่ละตัวในช่วงความถี่ที่ต้องการ อุปกรณ์ที่ใช้ในการแบ่งแยกสัญญาณรบกวน CM และ DM นอกจากการใช้เทคนิควิธีการวัด คือ SMRN (Selectable Mode Rejection Network) [11, 17, 19, 25, 26, 27,

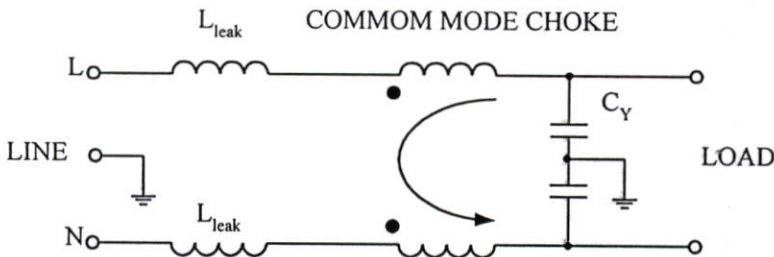
28] เครื่องมือนี้มีไว้เพื่อช่วยพิจารณาผลของการลดสัญญาณรบกวน โดยรวมว่าเป็นผลมาจากการลดสัญญาณรบกวน CM หรือ DM ที่ความถี่ใดความถี่หนึ่ง เมื่อทำการเปลี่ยนค่าของอุปกรณ์ในเพาเวอร์ไลน์ฟิลเตอร์



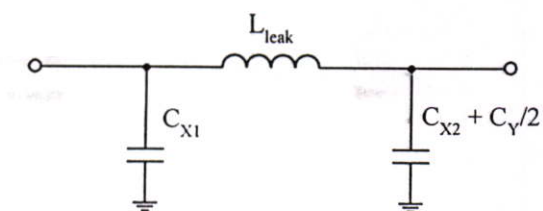
รูปที่ 5.14 วงจรสมมูลของเพาเวอร์ไลน์ฟิลเตอร์เมื่อพิจารณาค่าเหนี่ยวนำรั่วไหลของคอมม่อนโหมดใช้ค



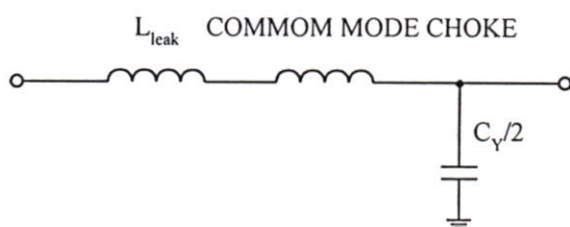
รูปที่ 5.15 วงจรสมมูลของเพาเวอร์ไลน์ฟิลเตอร์เมื่อพิจารณาแต่อุปกรณ์ที่มีผลต่อสัญญาณรบกวน DM



รูปที่ 5.16 วงจรสมมูลของเพาเวอร์ไลน์ฟิลเตอร์เมื่อพิจารณาแต่อุปกรณ์ที่มีผลต่อสัญญาณรบกวน CM



รูปที่ 5.17 ขุดรูปที่ 5.15 อยู่ในรูปของวงจรสมมูลปลายเดี่ยว



รูปที่ 5.18 ขุดรูปที่ 5.16 อยู่ในรูปของวงจรสมมูลปลายเดี่ยว

5.5 สัญญาณรบกวนที่แพร่กระจายทางอากาศ (Radiated EMI)

ในวงจรเพาเวอร์อิเล็กทรอนิกส์และสวิตซ์ซึ่งนอกจากจะเกิดสัญญาณรบกวน conducted EMI แล้วสัญญาณรบกวนที่แพร่กระจายทางอากาศก็เป็นอีกปัญหาสำคัญอีกปัญหาหนึ่งที่ทำให้เกิดการรบกวนต่อวงจร เครื่องมือและระบบอื่นๆ ที่อยู่ใกล้เคียงถ้าไม่มีการป้องกันที่ดีพอ เนื่องมาจากตัวกลางของการแพร่กระจายคืออากาศและสัญญาณรบกวนมีความถี่ที่สูง (30 MHz – 1 GHz) ดังนั้นจึงทำให้เกิดปัญหาเรื่องการวิเคราะห์และแก้ไขเนื่องจากต้องใช้โมเดลทางคณิตศาสตร์ที่ยุ่งยากและซับซ้อนในการวิเคราะห์ นอกจากนี้เครื่องมือและห้องทดสอบที่ใช้ต้องได้มาตรฐาน

ตัวการที่ทำให้เกิดสนามแม่เหล็กคือกระแสไฟฟ้า [30] กระแสที่เกิดบนโลหะลูปปิดทำให้เกิดการแพร่กระจายขึ้น ในวงจรอิเล็กทรอนิกส์ทั่วไปการแพร่กระจายของสัญญาณรบกวนเกิดมาจากกระแสบนสายหรือพื้นที่บน PCB (Print Circuit Board) มีข้อควรจำที่สำคัญคือการทดสอบผ่านมาตรฐานที่ใช้ควบคุมไม่ได้การันตีว่าสัญญาณที่แพร่กระจายออกไปจะไม่ก่อให้เกิดการรบกวน จุดมุ่งหมายของมาตรฐานเหล่านี้เพียงแค่งำกัคให้สัญญาณรบกวนมีน้อยที่สุด ทุกๆ ข้อกำหนดจะมีความสัมพันธ์กับวิธีการวัดเพื่อกำหนดระดับการแพร่กระจายของแต่ละผลิตภัณฑ์ เกณฑ์ข้อกำหนดเกี่ยวกับการออกแบบ EMC ทุกชนิดจะมีเส้นลิมิตที่ต่ำกว่าเกณฑ์เรื่องของการใช้งานซึ่งก็เป็นสิ่งที่ควรระลึกถึงในการแบ่งแยกวิธีการวัด ตัวอย่างเช่นมาตรฐานของ FCC เกี่ยวกับการแพร่กระจายมีระยะการวัดที่ 3 เมตร ในกรณีที่เป็นผลิตภัณฑ์เครื่องใช้ภายในบ้าน (class B) [29] และที่ระยะ 10 เมตร สำหรับผลิตภัณฑ์ทางด้านอุตสาหกรรม (class A) [29] ส่วนมาตรฐาน CISPR 22 class B มีข้อกำหนดการวัดที่ระยะห่าง 10 เมตร และ class A ที่ระยะห่าง 30 เมตร ส่วนย่านความถี่ที่ใช้วัดจะเริ่มที่ 30 MHz ขึ้นไป ปกติการแพร่กระจายจะแบ่งออกเป็นสองระยะตามระยะของความยาวคลื่น (wave length) คือระยะใกล้ (near field) และระยะไกล (far field) ทั้งสองระยะจะมีความยาวคลื่นต่างกันเล็กน้อย ดังนั้นช่วงความถี่ที่กำหนดในการวัดการแพร่กระจายจึงต่างกัน การทดสอบที่ระยะใกล้จะใช้ย่านการวัดที่ 30 MHz – 200 MHz การแบ่งแยกเป็นสองระยะเป็นสิ่งสำคัญเนื่องจากที่ระยะใกล้ต้องใช้โมเดลในการวิเคราะห์ที่ยุ่งยากซับซ้อนกว่าระยะไกล เพื่อให้ได้ผลที่แม่นยำ ที่ระยะไกลโครงสร้างการแพร่กระจายจะขึ้นอยู่กับระยะห่าง (r) ระหว่างอุปกรณ์และจุดทดสอบดังสมการที่ (5-5)

$$\vec{E}, \vec{H} \approx \frac{e^{-i\beta r}}{r} \quad (5-5)$$

โดยที่ \vec{E} คือ เฟสเซอร์ของเวกเตอร์ความหนาแน่นสนามไฟฟ้า (phasor electric field intensity vector) และ \vec{H} คือ เฟสเซอร์ของเวกเตอร์ความหนาแน่นสนามแม่เหล็ก (phasor magnetic field intensity vector) ข้อกำหนดทางพลเรือน (civilian regulation) จะพิจารณาเฉพาะ

สนามไฟฟ้า ส่วนข้อกำหนดทางทหาร (military regulation) จะพิจารณาทั้งสนามแม่เหล็กและสนามไฟฟ้า เฟสจะคงที่เมื่อ

$$\beta = \frac{\omega}{v} = \frac{2\pi f}{v} = \frac{2\pi}{\lambda} \quad (5-6)$$

โดยที่ v คือความเร็วของการแพร่กระจายของคลื่นในตัวกลางที่ประกอบไปด้วย permittivity; ϵ และ permeability; μ ดังสมการ (5-7)

$$v = \frac{1}{\sqrt{\mu\epsilon}} \quad (5-7)$$

และความยาวคลื่นแสดงโดยสมการที่ (5-8)

$$\lambda = \frac{v}{f} \quad (5-8)$$

ในอวกาศ $v_0 = 3 \times 10^8$ m/s, $\mu_0 = 4\pi \times 10^{-7}$ H/m, $\epsilon_0 \cong (1/36\pi) \times 10^{-9}$ F/m และ $\lambda_0 = 300/f$ MHz ดังนั้นถ้าสนามมีการเปลี่ยนแปลงตามระยะทางก็จะได้ตามสมการที่ (5-5) หมายความว่าสนามถูกกำหนดให้อยู่ในระยะไกลจากระยะการวัดที่แน่นอน เช่นมาตรฐาน FCC class B เราสามารถระบุได้ว่าเป็นการวัดในระยะไกลซึ่งในระยะนี้ในเรื่องของย่านความถี่ที่กำหนดและการเปลี่ยนแปลงของสนามตามระยะทางจะมีความยุ่งยากมากกว่าที่แสดงโดยสมการที่ (5-5)

5.5.1 การแพร่กระจายของสนามไฟฟ้าเนื่องมาจากกระแสของสัญญาณรบกวน CM

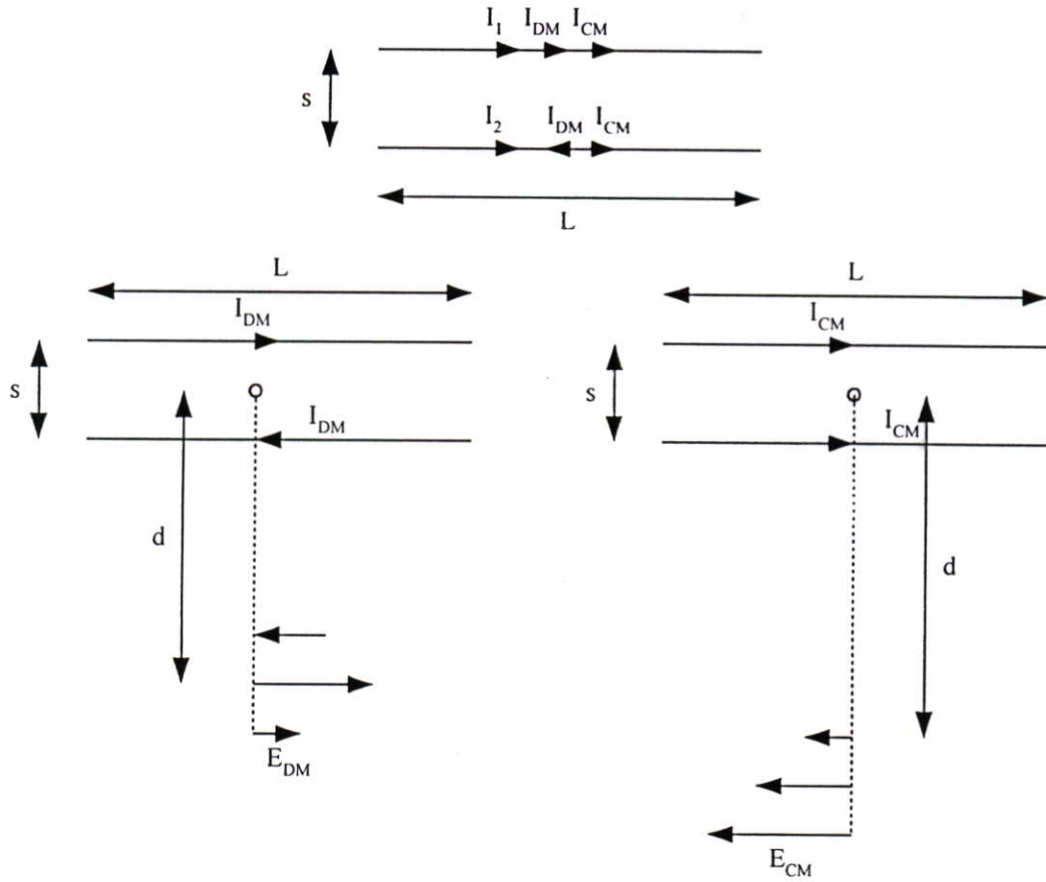
และ DM

ในหัวข้อนี้เราใช้สายส่งกำลัง (transmission line) สองเส้นดังแสดงในรูปที่ 5.19 พิจารณาการแพร่กระจายที่มีผลมาจากกระแส CM และกระแส DM จากรูปผลรวมทางเฟสเซอร์ของกระแสนำแต่ละเส้นอยู่ในทิศทางแสดงโดย I_1 และ I_2 ซึ่งแต่ละกระแสจะประกอบด้วยสองส่วนดังสมการที่ (5-9)

$$I_1 = I_{CM} + I_{DM} \quad (5-9)$$

$$I_2 = I_{CM} - I_{DM}$$

โดยที่ I_{CM} คือกระแส CM ส่วน I_{DM} คือกระแส DM

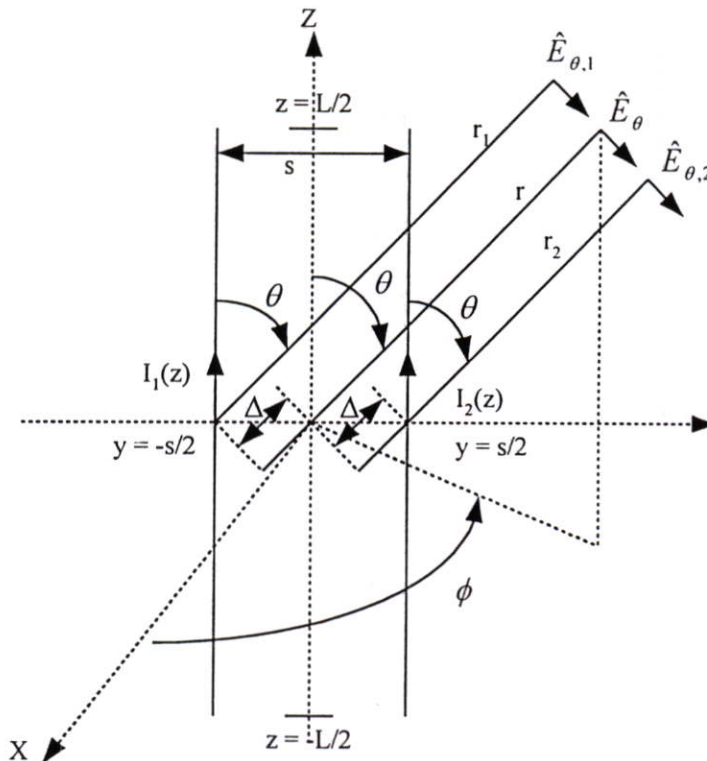


รูปที่ 5.19 แสดงการแพร่กระจายของสัญญาณรบกวนเนื่องมาจากกระแส CM และกระแส DM

จากหัวข้อก่อนเป็นที่ทราบกันแล้วว่ากระแส I_{DM} มีขนาดเท่ากันแต่มีทิศทางตรงข้ามกัน I_{DM} จะประกอบไปด้วยกระแสข้อมูลหรือกระแสหลักของวงจรและกระแสสัญญาณรบกวน ส่วนกระแส I_{CM} เป็นกระแสที่ไม่ต้องการและเป็นตัวกำเนิดของสัญญาณรบกวน จากสมการที่ (5-9) นำมาจัดรูปใหม่ได้

$$\left. \begin{aligned} I_{DM} &= \frac{I_1 - I_2}{2} \\ I_{CM} &= \frac{I_1 + I_2}{2} \end{aligned} \right\} \quad (5-10)$$

โดยส่วนมากกระแสของสัญญาณรบกวน I_{CM} จะมีขนาดใหญ่กว่ากระแส I_{DM} [29, 31, 32, 33] รูปที่ 5.19 แสดงถึงผลของกระแส I_{CM} และ I_{DM} ที่มีต่อการแพร่กระจายของสนามไฟฟ้า เนื่องจากกระแส I_{DM} มีทิศทางตรงข้ามกันการแพร่กระจายของสนามไฟฟ้าจึงหักล้างกันเองแต่ก็ยังไม่หมดไปทีเดียวเนื่องจากความไม่สมมาตรของตัวนำทั้งสองและกระแสที่ไหลผ่าน กระแส I_{CM} มีทิศทางเดียวกันสนามไฟฟ้าที่แพร่กระจายจึงเสริมกัน



รูปที่ 5.20 แสดงถึงโมเดลการแพร่กระจายคลื่นสนามไฟฟ้าระยะไกล

พิจารณาสองตัวนำที่ขนานอยู่กับแกน z ของระบบพิกัดวงกลม (spherical coordinate system) แสดงโดยรูปที่ 5.20 ตัวนำมีความยาว L อยู่ที่ตำแหน่ง $y = \pm s/2$ เมื่อ s คือระยะห่างระหว่างตัวนำทั้งสอง ทำหน้าที่นำกระแส $I_1(z)$ และ $I_2(z)$ สำหรับกระแส I_{DM} เราสมมุติให้ $I_1(z) = I_{DM}(z)$ และ $I_2(z) = -I_{DM}(z)$ สำหรับกระแส I_{CM} เราสมมุติให้ $I_1(z) = I_{CM}(z)$ และ $I_2(z) = I_{CM}(z)$ เราให้จุดที่จะพิจารณาอยู่ที่ระยะไกลและมีระยะเพียงพอที่จะทำให้เวกเตอร์ของตัวนำที่จุดวัดมีค่าใกล้เคียงกันมากจนดู

เหมือนตัวนำขนานกัน [29, 30] ดังแสดงโดยรูปที่ 5.20 การซ้อนทับกันของสนามไฟฟ้าของกระแสแต่ละตัวสามารถนำมาเขียนเป็นสมการผลรวมของสนามไฟฟ้าทางเฟสเซอร์โดยสมการ (5-11)

$$\hat{E}_\theta = \hat{E}_{\theta,1} + \hat{E}_{\theta,2} \quad (5-11)$$

กรณีพิจารณาที่ระยะไกลสนามไฟฟ้าเนื่องจากกระแสแต่ละตัวแสดงโดยสมการ (5-12)

$$\hat{E}_{\theta,i} = \hat{M}_i \frac{e^{-j\beta r_i}}{r_i} F(\theta) \quad (5-12)$$

เมื่อ \hat{M} คือค่าปฏิภาคคงที่ขึ้นอยู่กับไฟฟ้าตามความยาวของตัวนำ \hat{I} , คือขนาดและเฟสของกระแสที่จุดศูนย์กลางของตัวนำและ $F(\theta)$ คือค่า array factor เฉพาะการกระจายของกระแส สมมุติให้การกระจายของกระแสอยู่ในลักษณะของ Hertzian dipole [29, 30]

$$\hat{I}_i(z) = \hat{I}_i \quad (5-13)$$

$$\hat{M} = j \frac{n\beta}{4\pi} L = i2\pi \times 10^{-7} fL \quad (5-14)$$

$$F(\theta) = \sin \theta \quad (5-15)$$

เมื่อ $\eta = \sqrt{\mu/\epsilon}$ เป็นค่า intrinsic impedance ของตัวกลางและ $\eta_0 \cong 120\pi \Omega$ สมมุติให้กระแสมีค่าเป็นศูนย์ที่ปลายของตัวนำ

$$\hat{I}_i(z) = \left\{ \begin{array}{ll} I \sin \beta \left(\frac{L}{2} - z \right), & 0 < z < \frac{L}{2} \\ I \sin \beta \left(\frac{L}{2} + z \right), & -\frac{L}{2} < z < 0 \end{array} \right\} \quad (5-16)$$

$$\hat{M} = j \frac{\eta}{2\pi} = j60 \quad (5-17)$$

$$F(\theta) = \frac{\cos[\beta(L/2)\cos \theta] - \cos \beta(L/2)}{\sin \theta} \quad (5-18)$$

ในทางปฏิบัติกระแสบนตัวนำไม่จำเป็นต้องเป็นศูนย์เนื่องจากที่ปลายของตัวนำมีการเชื่อมต่อกันอยู่โดยวงจรหรือโหลดต่างๆ ทำให้ต้องมีการเพิ่มเทอมเฟสในสมการที่ (5-16) – (5-18)

ระยะการวัด คือระยะจากจุดวัดถึงตัวนำทั้งสองสมมติให้ตัวนำทั้งสองขนานกัน จากรูปที่ 5.20 ระยะ Δ กำหนดโดยสมการ (5-19) [29, 30]

$$\Delta = \frac{1}{2}s \sin \theta \sin \phi \quad (5-19)$$

ระยะห่างจากจุดวัดสามารถเขียนในเทอมของระยะจากจุดกำเนิดของพิกัดฉากโดยประมาณตามสมการที่ (5-20) [29, 30]

$$\left. \begin{aligned} r_1 &\cong r + \Delta \\ r_2 &\cong r - \Delta \end{aligned} \right\} \quad (5-20)$$

แทนสมการ (5-20) ในสมการ (5-12) จะได้

$$\begin{aligned} \hat{E}_\theta &= \hat{M} \left(\hat{I}_1 \frac{e^{-j\beta r_1}}{r_1} + \hat{I}_2 \frac{e^{-j\beta r_2}}{r_2} \right) F(\theta) \\ &= \hat{M} \left(\hat{I}_1 \frac{e^{-j\beta(r+\Delta)}}{r+\Delta} + \hat{I}_2 \frac{e^{-j\beta(r-\Delta)}}{r-\Delta} \right) F(\theta) \\ &= \hat{M} \frac{e^{-j\beta r}}{r} \left(\hat{I}_1 e^{-j\beta\Delta} + \hat{I}_2 e^{j\beta\Delta} \right) F(\theta) \end{aligned} \quad (5-21)$$

โดยที่เราสมมติให้กระแสทั้งสองเหมือนกันและประมาณค่า $r \cong r_1 \cong r_2$ ในส่วนของเทอมหลัก ในส่วนของเทอมเฟสขึ้นอยู่กับ $\beta r = 2\pi r / \lambda$

5.5.2 โมเดลของการแพร่กระจายสนามไฟฟ้าเนื่องมาจากกระแส I_{DM}
เงื่อนไขการพิจารณากระแส I_{DM} คือ

$$\begin{aligned} \hat{I}_1 &= \hat{I}_{DM} \\ \hat{I}_2 &= -\hat{I}_{DM} \end{aligned} \quad (5-22)$$

แทนค่าต่างๆ ในสมการที่ (5-21)

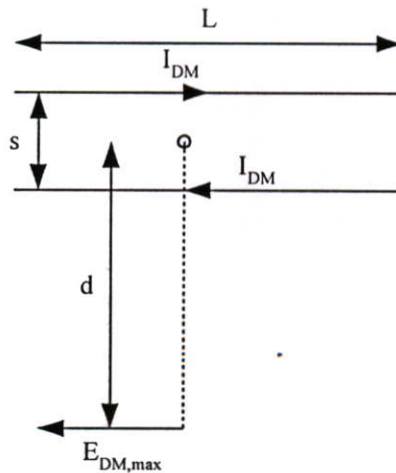
$$\begin{aligned}
 \hat{E}_\theta &= j 2\pi \times 10^{-7} f L \hat{I}_{DM} \frac{e^{-j\beta r}}{r} \left(e^{-j\left(\frac{\beta}{2}\right)s \sin \theta \sin \phi} - e^{j\left(\frac{\beta}{2}\right)s \sin \theta \sin \phi} \right) \sin \theta \\
 &= 4\pi \times 10^{-7} f L \hat{I}_{DM} \frac{e^{-j\beta r}}{r} \sin \left(\frac{\beta}{2} s \sin \theta \sin \phi \right) \sin \theta \\
 &= 4\pi \times 10^{-7} f L \hat{I}_{DM} \sin \left(\pi \frac{s}{\lambda} \sin \theta \sin \phi \right) \sin \theta \frac{e^{-j\beta r}}{r} \quad (5-23)
 \end{aligned}$$

ทำสมการ (5-23) ให้อยู่ในรูปที่ง่ายในเงื่อนไขที่แคบที่สุดให้ ϕ และ $\theta = 90^\circ$ ได้สมการใหม่

$$\hat{E}_{DM,\max} = 4\pi \times 10^{-7} f L \hat{I}_{DM} \sin \left(\pi \frac{s}{\lambda} \right) \frac{e^{-j\beta d}}{d} \quad (5-24)$$

เมื่อระยะห่างจากจุดที่วัดแสดงโดย d จากสมการ (5-24) ใช้การประมาณค่าของ $\sin \theta \cong \theta$ สำหรับ θ ค่าเล็กเพื่อหาขนาดของสนามไฟฟ้าได้ดังสมการ (5-25)

$$\left| \hat{E}_{DM,\max} \right| = 1.316 \times 10^{-14} \frac{f^2 L s \left| \hat{I}_{DM} \right|}{d} \quad \text{V/m} \quad (5-25)$$



รูปที่ 5.21 แสดงการแพร่กระจายเนื่องมาจากกระแส I_{DM} และเกิดการหักล้างทางเวกเตอร์

สังเกตได้ว่าสนามไฟฟ้าขึ้นอยู่กับ (1) พื้นที่ของลูป $A = Ls$ (2) ค่าความถี่ยกกำลังสอง f^2 (3) ค่าส่วนกลับของระยะทางจากจุดที่วัด d และ (4) ขนาดของกระแส I_{DM} บนตัวนำ $|\hat{I}_{DM}|$

$$|\hat{E}_{DM,max}| \approx \frac{f^2 A |\hat{I}_{DM}|}{d} \quad \text{V/m} \quad (5-26)$$

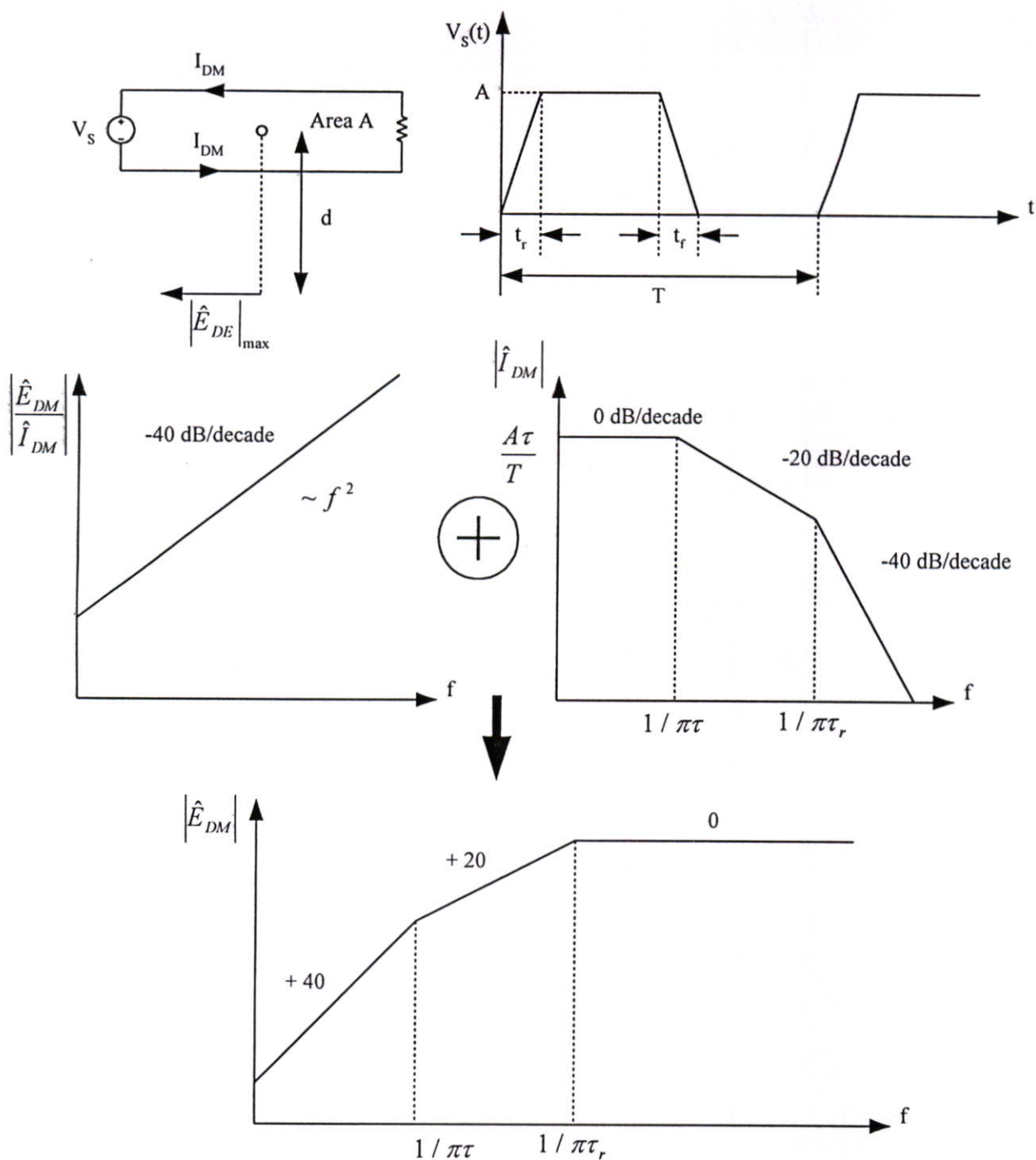
ดังนั้นการลดระดับของการแพร่กระจายของสนามไฟฟ้าเนื่องมาจากกระแส I_{DM} มีสองวิธี

1. ลดขนาดของกระแส I_{DM}
2. ลดพื้นที่ของลูป $A = Ls$

วิธีแรกสามารถทำได้โดยลดขนาดของกระแสเนื่องจากจะทำให้คุณสมบัติของวงจรถ่ายเปลี่ยนไป แต่จุดที่เราจะพิจารณาคือช่วงเวลาขาขึ้น (rise time) และช่วงเวลาขาลง (fall time) ของสัญญาณกระแส [29] หรือค่า dI/dt

ส่วนวิธีที่สองสามารถทำได้โดยใช้ตัวนำทำหน้าที่ย้อนกลับสัญญาณให้ลูปมีขนาดเล็กที่สุด ข้อควรระวังที่สำคัญคือกระแสอาจจะไม่ย้อนกลับผ่านตัวนำที่ออกแบบไว้แต่กระแสจะย้อนกลับทางที่มีอิมพีแดนซ์ต่ำที่สุด

ผลการแพร่กระจายของสัญญาณรบกวนอันเนื่องมาจากกระแสที่มีลักษณะเป็นรายคาบ พิจารณารูปที่ 5.22 ซึ่งเป็นพัลส์รูปสี่เหลี่ยมคางหมูที่มีช่วงเวลาขาขึ้น t_r และช่วงเวลาขาลง t_f ถ้าช่วงเวลาขาขึ้นและขาลงเท่ากัน สเปกตรัมของสัญญาณสามารถนำมาพล็อตเป็นสโลปได้ 0 dB/decade เริ่มตั้งแต่สัญญาณไฟตรงไปจนถึงที่ความถี่ $1/\pi\tau$ เมื่อ τ คือความกว้างพัลส์ สโลป -20 dB/decade เริ่มตั้งแต่ความถี่ $1/\pi\tau$ ไปจนถึงความถี่ $1/\pi t_r$ และสโลป -40 dB/decade หลังจากความถี่ $1/\pi t_r$ ถ้าช่วงเวลาขาขึ้นและขาลงไม่เท่ากันก็จะไม่สามารถใช้การประมาณนี้ได้ ขอบเขตความเข้มของการแพร่กระจายทางสนามไฟฟ้าได้มาจากผลรวมทาง logarithmic ของ transfer function สเปกตรัมของกระแส ซึ่งก็แสดงให้เห็นว่าการแพร่กระจายของสัญญาณรบกวนเนื่องมาจากกระแส I_{DM} จะมีผลมากในช่วงความถี่สูงๆ



รูปที่ 5.22 แสดงสเปกตรัมการแพร่กระจายของสัญญาณรบกวนเนื่องมาจากกระแส I_{DM}

5.5.3 โมเดลการแพร่กระจายของสนามไฟฟ้าเนื่องมาจากกระแส I_{CM}
 เงื่อนไขการพิจารณากระแส I_{CM} คือ

$$\hat{I}_1 = \hat{I}_{CM} \quad (5-27)$$

$$\hat{I}_2 = \hat{I}_{CM}$$

แทนค่าจากสมการ (5-27) ในสมการ (5-21) จะได้

$$\begin{aligned} \hat{E}_\theta &= j 2\pi \times 10^{-7} f L \hat{I}_{CM} \frac{e^{-j\beta r}}{r} \left(e^{-j(\beta/2)r \sin \theta \sin \phi} + e^{j(\beta/2)r \sin \theta \sin \phi} \right) \sin \theta \\ &= j 4\pi \times 10^{-7} f L \hat{I}_{CM} \cos \left(\pi \frac{s}{\lambda} \sin \theta \sin \phi \right) \sin \theta \frac{e^{-j\beta r}}{r} \end{aligned} \quad (5-28)$$

พิจารณาในเงื่อนไขที่แยที่ที่สุดของสนามไฟฟ้าที่ $\phi = \theta = 90^\circ$ จะได้สมการใหม่

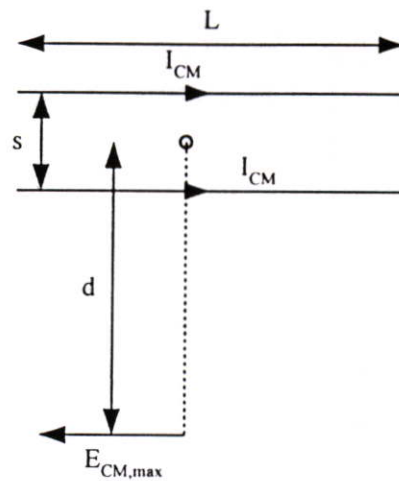
$$\hat{E}_{CM,\max} = j 4\pi \times 10^{-7} f L \hat{I}_{CM} \cos \left(\pi \frac{s}{\lambda} \right) \frac{e^{-j\beta d}}{r} \quad (5-29)$$

การใช้การประมาณค่าของ $\cos \theta \cong 1$ สำหรับ θ ค่าเล็กเพื่อหาแต่ขนาดจะได้

$$\left| \hat{E}_{CM,\max} \right| = 1.257 \times 10^{-6} \frac{fL \left| \hat{I}_{CM} \right|}{d} \quad (5-30)$$

จะสังเกตเห็นได้ว่าการแพร่กระจายของสนามไฟฟ้าเนื่องมาจากกระแส I_{CM} ขึ้นอยู่กับ (1) ความถี่, f (2) ความยาวของตัวนำ, L (3) ขนาดของกระแส $\left| \hat{I}_{CM} \right|$ และ (4) ค่าส่วนกลับของระยะทางที่จุดวัด, d

$$\left| \hat{E}_{CM,\max} \right| \approx \frac{fL \left| \hat{I}_{CM} \right|}{d} \quad \text{V/m} \quad (5-31)$$



รูปที่ 5.23 แสดงการแพร่กระจายเนื่องมาจากกระแส I_{CM} และเกิดการรวมกันทางเวกเตอร์

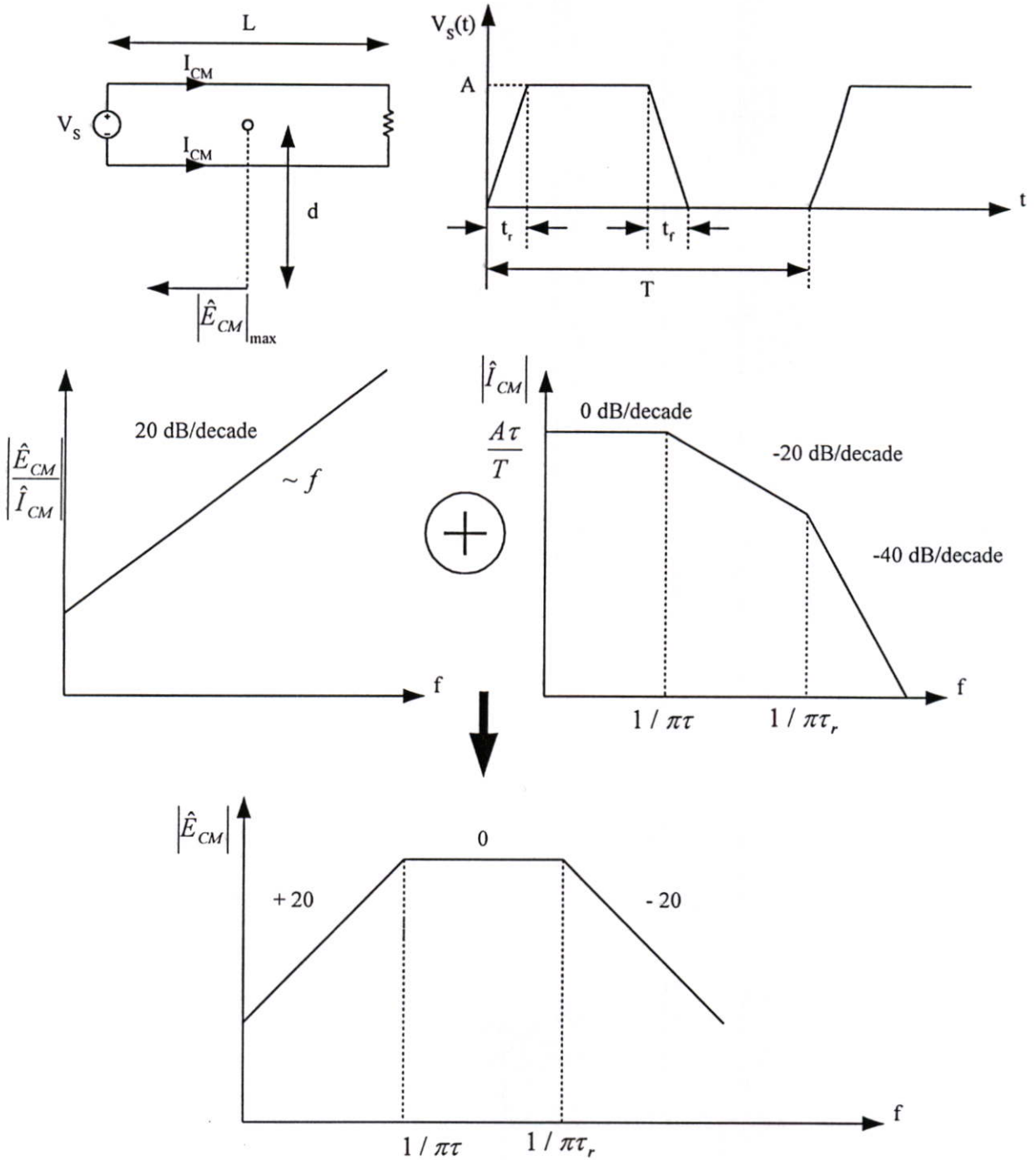
ดังนั้นแนวทางการลดระดับการแพร่กระจายของสนามไฟฟ้าเนื่องมาจากกระแส I_{CM} มีสองวิธีคือ

1. ลดขนาดของกระแส I_{CM}
2. ลดความยาวของตัวนำ L

การลดขนาดของกระแส I_{CM} ที่พิจารณาในช่วงเวลาขาขึ้นและขาลงของพัลส์กระแส แต่การลดขนาดกระแส I_{CM} มีหลายวิธีเช่นการใส่คอมมอนโหมดไจค์ซึ่งเป็นวิธีการที่ง่ายและนิยมกันทั่วไป ส่วนวิธีที่สองพยายามลดความยาวของตัวนำต่างๆ ไม่ว่าจะเป็นสายไฟหรือลายทองแดงให้สั้นที่สุด

กระแส I_{DM} สามารถพิจารณาในรูปต่างๆ ได้โดยโมเดลของ transmission-line หรือการประมาณค่าแบบ lumped-circuit [29, 30] อย่างไรก็ตามกระแส I_{DM} นั้นยากต่อการหาค่า เทคนิควิธีการหาที่สะดวกคือการใช้ current probe [13, 17]

รูปที่ 5.23 แสดงถึงขอบเขตความเข้มของการแพร่กระจายทางสนามไฟฟ้า จะเห็นว่าในช่วงความถี่ต่ำถึงปานกลางความเข้มของสนามไฟฟ้ามีระดับที่สูง



รูปที่ 5.24 แสดงสเปกตรัมการแผ่กระจายของสัญญาณรบกวนเนื่องมาจากกระแส I_{CM}

บทที่ 6

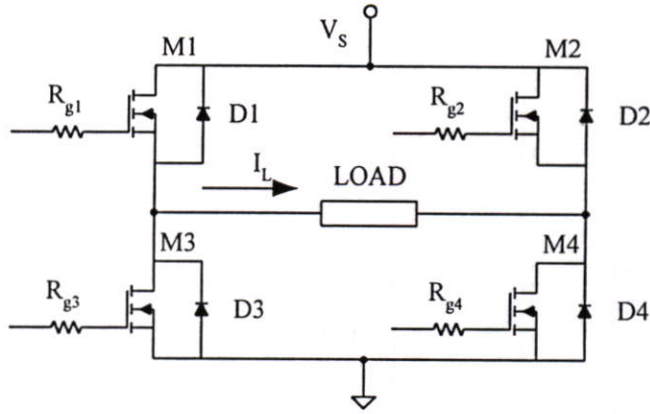
วงจรคอนเวอเตอร์แบบห้าสวิตช์

6.1 บทนำ

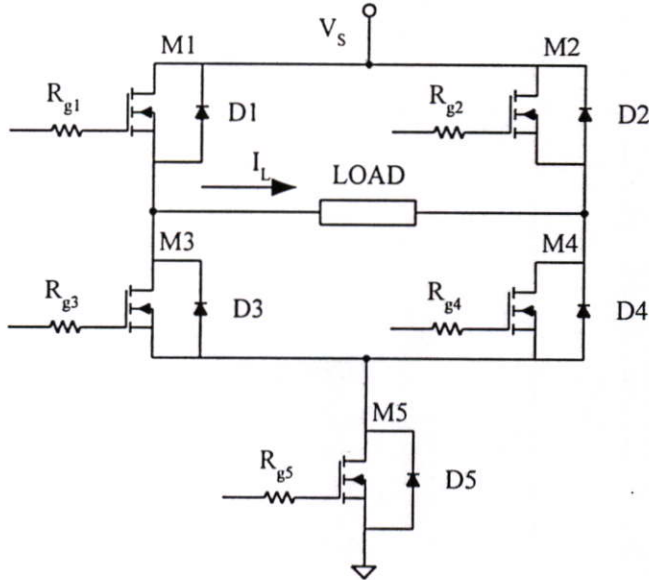
จากหลักการการทำงานของวงจรฟูลบริดจ์ในบทที่ 2 ทำให้เราทราบถึงปัญหาที่เกิดขึ้นทางด้านสัญญาณรบกวน EMI และการสูญเสียในการสวิตช์ในขณะที่วงจรทำงาน ตัวแปรที่มีผลกระทบต่อระดับสัญญาณรบกวนได้แก่ ความถี่ที่ใช้ในการสวิตช์ จำนวนสวิตช์ที่ทำงานในวงจร กำลังงานที่โหลดต้องการ ลักษณะรูปคลื่นของกระแสและแรงดัน การวางอุปกรณ์ การเชื่อมต่อกราวด์ ค่าพาราซิติคส์ (parasitic) ของอุปกรณ์ที่ความถี่สูงและโหลด ส่วนตัวแปรที่มีผลต่อการสูญเสียในการสวิตช์ได้แก่ อุปกรณ์ที่นำมาใช้เป็นสวิตช์ ความถี่ที่ใช้ในการสวิตช์ จำนวนสวิตช์ที่ทำงานในวงจร กำลังงานที่โหลดต้องการ ลักษณะรูปคลื่นของกระแสและแรงดันและโหลด จะเห็นว่าตัวแปรที่ก่อให้เกิดปัญหาเรื่องการสูญเสียในการสวิตช์เป็นตัวแปรที่มีผลต่อสัญญาณรบกวน EMI ทั้งหมด จึงมีแนวคิดขึ้นมาที่จะนำวงจรใหม่เข้ามาใช้แทนวงจรฟูลบริดจ์สำหรับขับเคลื่อนมอเตอร์ที่สามารถลดปัญหาที่ก่อให้เกิดปัญหาทั้งสองบางประการลงได้ วงจรที่ว่านี้คือวงจร FSC การทำงานของวงจรมีแตกต่างไปจากวงจรฟูลบริดจ์แต่สามารถควบคุมการทำงานของคิซิมอเตอร์ได้เช่นเดียวกับวงจรฟูลบริดจ์ไม่ว่าจะเป็นความเร็วหรือทิศทางหมุน วงจร FSC ใช้เทคนิคลดการทำงานของสวิตช์ที่ความถี่สูงลงจากวงจรฟูลบริดจ์ชนิดการสวิตช์แบบแรงดันสองขั้ว ที่มีสวิตช์สี่ตัวสลับกันทำงานเป็นคู่ในหนึ่งคาบการทำงาน เหลือสวิตช์หนึ่งตัวทำงานที่ความถี่สูงในหนึ่งคาบการทำงาน จากที่ลดการทำงานของสวิตช์ลงทำให้สัญญาณรบกวนและการสูญเสียในการสวิตช์ลดลง นอกจากนี้วงจร FSC ยังสามารถควบคุมตัวแปรอื่นที่มีผลต่อปัญหาทั้งสองได้อีกนั่นก็คือ ลักษณะรูปคลื่นของกระแสและแรงดัน เนื่องจากมีสวิตช์ทำงานที่ความถี่สูงเพียงตัวเดียวทำให้สามารถเพิ่มวงจรควบคุมเพื่อปรับปรุงลักษณะรูปคลื่นกระแสและแรงดันได้โดยไม่ยุ่งยากและสิ้นเปลือง วงจรที่ว่านี้คือวงจรพุช-พูลเกตไดรเวอร์ (push-pull gate driver) [10, 34] ที่ช่วยลดระดับสัญญาณรบกวนและวงจร current-source และ current-sink [10, 34] ที่ช่วยลดการสูญเสียในการสวิตช์

6.2 ทฤษฎีและการทำงานของวงจร FSC

ลักษณะของวงจร FSC เปรียบเทียบกับวงจรฟูลบริดจ์แสดงโดยรูปที่ 6.1



(ก) วงจรฟูลบริดจ์



(ข) วงจร FSC

รูปที่ 6.1 แสดงลักษณะพื้นฐานของวงจรฟูลบริดจ์และวงจร FSC

จากการทำงานของวงจรฟูลบริดจ์ที่ได้กล่าวไว้ในบทที่ 2 การสวิตช์แบบแรงดันสองขั้วต้องใช้สวิตช์สี่ตัวสลับกันทำงานเป็นคู่ๆ ในหนึ่งคาบการทำงานเพื่อควบคุมการทำงานของคิซิมอเตอร์ทั้งความเร็วและทิศทางการหมุน ใช้สวิตช์ M1 ทำงานคู่กับ M4 และสวิตช์ M2 ทำงานคู่กับ M3 จำนวนสวิตช์ที่ทำงานร่วมกันทั้งสี่ตัวนี้เป็นสาเหตุของการเกิดสัญญาณรบกวนที่สูงรวมไปถึงการสูญเสียในการสวิตช์ที่สูงด้วย

วงจร FSC มีสวิตช์ M5 เพิ่มขึ้นมาอีกหนึ่งตัวบริเวณด้านล่างของวงจรสวิตช์ M5 นี้จะทำงานที่ความถี่สูงเพียงตัวเดียวโดยที่สวิตช์อีกสี่ตัวทำหน้าที่กำหนดทิศทางการหมุนของคิซิมอเตอร์ ถ้าต้องการให้กระแสไหลผ่านมอเตอร์ในทิศทาง I_L ตามรูปที่ 6.1 (ข) หรือสมมุติให้มอเตอร์หมุนในทิศ CW (clockwise) ให้คู่สวิตช์ M1 กับ M4 นำกระแสค้างไว้ส่วนคู่สวิตช์ M2 กับ M3 หยุดนำกระแสค้างไว้ ในทางตรงกันข้ามถ้าต้องการให้กระแสไหลในทิศทาง $-I_L$ หรือมอเตอร์หมุนในทิศ CCW (counter clockwise) ให้คู่สวิตช์ M2 กับ M3 นำกระแสค้างไว้ส่วนคู่สวิตช์ M1 กับ M4 หยุดนำกระแสค้างไว้

ตารางที่ 6.1 การทำงานของวงจรฟูลบริดจ์เทียบกับวงจร FSC

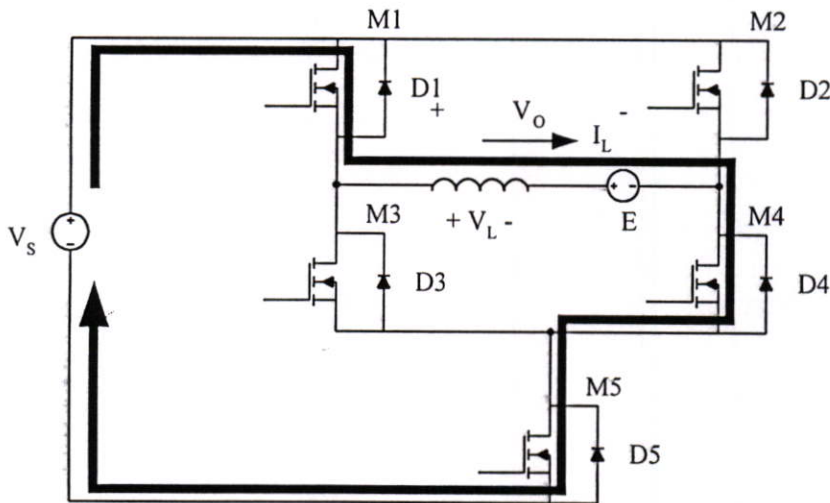
วงจร	พัลส์ควบคุมขาเกท	ทิศทางการหมุนของคิซิมอเตอร์			
		ตามเข็มนาฬิกา (I_L)		ทวนเข็มนาฬิกา ($-I_L$)	
1. วงจรฟูลบริดจ์		$t_{on1} > t_{on2}$		$t_{on1} < t_{on2}$	
		t_1	t_2	t_1	t_2
		M1, M4 on M2, M3 off	M1, M4 off M2, M3 on	M1, M4 on M2, M3 off	M1, M4 off M2, M3 on
		M1, M4 on M2, M3 off	M1, M4 off M2, M3 on	M1, M4 on M2, M3 off	M1, M4 off M2, M3 on
2. วงจร FSC		M1, M4 on: M2, M3 off		M1, M4 off: M2, M3 on	
		t_1	t_2	t_1	t_2
		M5 on	M5 off	M5 on	M5 off
		M5 on	M5 off	M5 on	M5 off

จากตารางที่ 6.1 เมื่อเปรียบเทียบการทำงานของทั้งสองวงจรแล้วจะเห็นว่าวงจร FSC มีสวิตช์ M5 เพียงตัวเดียวที่ทำงานที่ความถี่สูงส่วนวงจรฟูลบริดจ์มีสวิตช์ทำงานที่ความถี่สูงถึงสี่ตัวจึงทำให้วงจร FSC สามารถลดตัวแปรที่มีผลต่อสัญญาณรบกวนและการสูญเสียในการสวิตช์สามารถยืนยันได้จากผลการทดลองในบทที่ 7

การทำงานของวงจร FSC สามารถวิเคราะห์เป็นโหมดได้โดยพิจารณาตามทิศทางการหมุนของคิซิมอเตอร์ แสดงโดยรูปที่ 6.2 และ 6.3

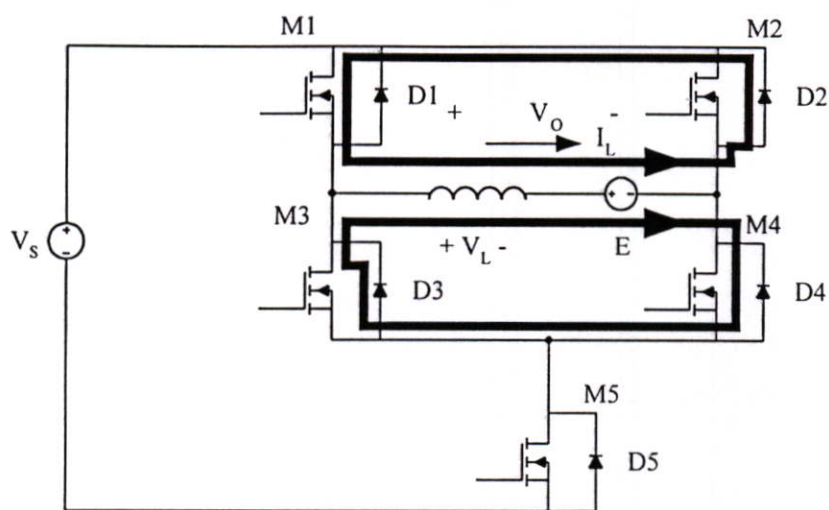
จะเห็นได้ว่าในแต่ละทิศทางการหมุนจะประกอบไปด้วยสองโหมดการทำงาน พิจารณาในทิศทาง CW คู่สวิตช์ M1 และ M4 ถูกวงจรควบคุมสั่งให้นำกระแสค้ำไว้ส่วนสวิตช์ M2 และ M2 จะหยุดนำกระแสค้ำไว้ ในช่วงที่สวิตช์ M5 นำกระแส กระแส I_L จะไหลผ่านทางคู่สวิตช์ M1 กับ M4 และสวิตช์ M5 ในช่วงเวลานี้อยู่ในโหมดที่ 1 กระแสในตัวเหนี่ยวนำจะเพิ่มขึ้นอย่างลิเนียร์ในลักษณะแรมป์ (ramp) เมื่อสวิตช์ M5 หยุดนำกระแสก็จะเริ่มเข้าสู่ช่วงโหมดที่ 2 ในช่วงนี้พลังงานที่สะสมในตัวเหนี่ยวนำจะถูกถ่ายโดยแบ่งออกเป็นสองรูป รูปแรกกระแสไหลผ่านไดโอด D2 วนกลับผ่านสวิตช์ M1 ที่ถูกควบคุมให้นำกระแสค้ำไว้ครบรูป รูปที่สองกระแสไหลผ่านสวิตช์ M4 ที่ถูกควบคุมให้นำกระแสค้ำไว้ วนกลับผ่านไดโอด D3 ครบรูป

ในทิศทางการหมุน CCW ของดีซีมอเตอร์ก็มีการทำงานที่คล้ายกัน เพียงแต่สลับกันที่สวิตช์กำหนดทิศทางการหมุนของมอเตอร์ คือคู่สวิตช์ M2 กับ M3 นำกระแสค้ำไว้ส่วนคู่สวิตช์ M1 กับ M4 หยุดนำกระแสค้ำไว้ ในช่วงที่สวิตช์ M5 นำกระแส กระแส I_L จะไหลผ่านทางคู่สวิตช์ M2 กับ M3 และสวิตช์ M5 ในช่วงเวลานี้อยู่ในโหมดที่ 1 กระแสในตัวเหนี่ยวนำจะเพิ่มขึ้นอย่างลิเนียร์ในลักษณะแรมป์เมื่อสวิตช์ M5 นำกระแสก็จะเริ่มเข้าสู่ช่วงโหมดที่ 2 ในช่วงนี้พลังงานที่สะสมในตัวเหนี่ยวนำจะถูกถ่ายโดยแบ่งออกเป็นสองรูป รูปแรกกระแสไหลผ่านไดโอด D1 วนกลับผ่านสวิตช์ M2 ที่ถูกควบคุมให้นำกระแสค้ำไว้ครบรูป รูปที่สองกระแสไหลผ่านสวิตช์ M3 ที่ถูกควบคุมให้นำกระแสค้ำไว้ วนกลับผ่านไดโอด D4 ครบรูป

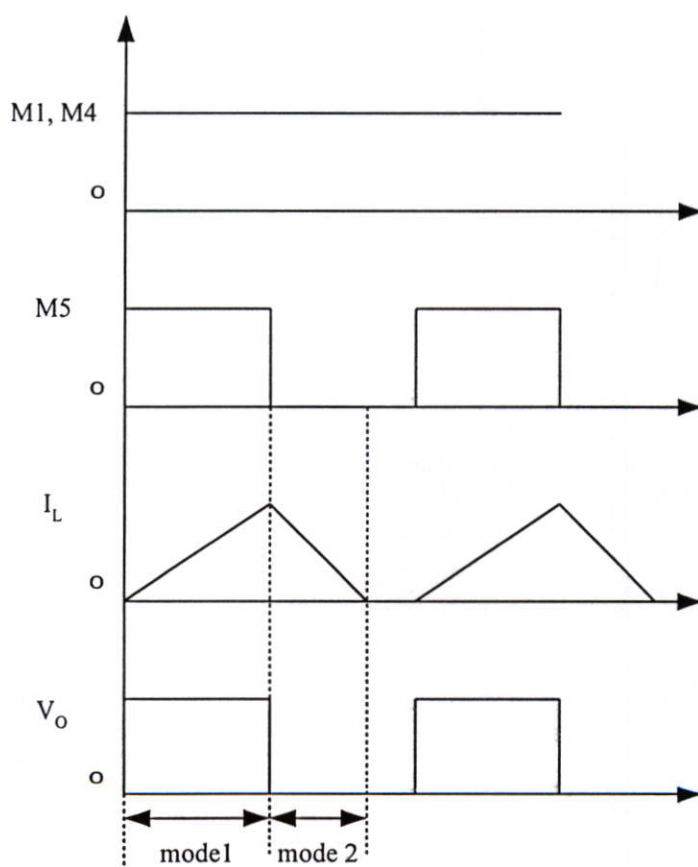


mode 1

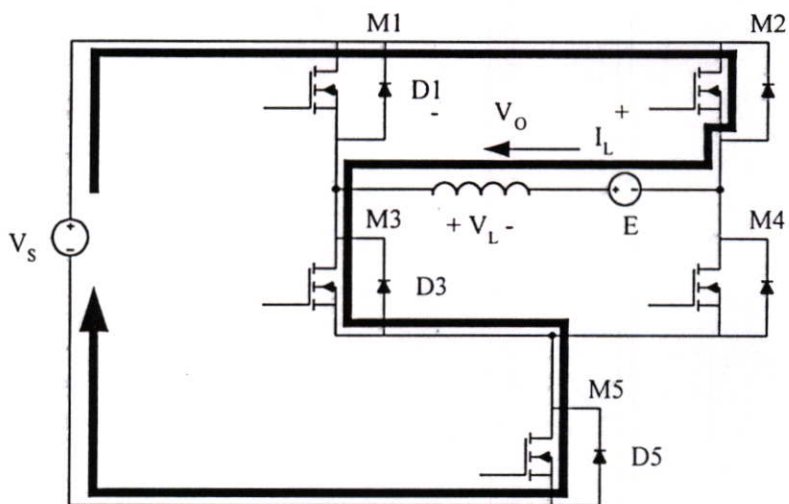
รูปที่ 6.2 โหมดการทำงานของวงจร FSC เมื่อมอเตอร์หมุนในทิศทาง CW



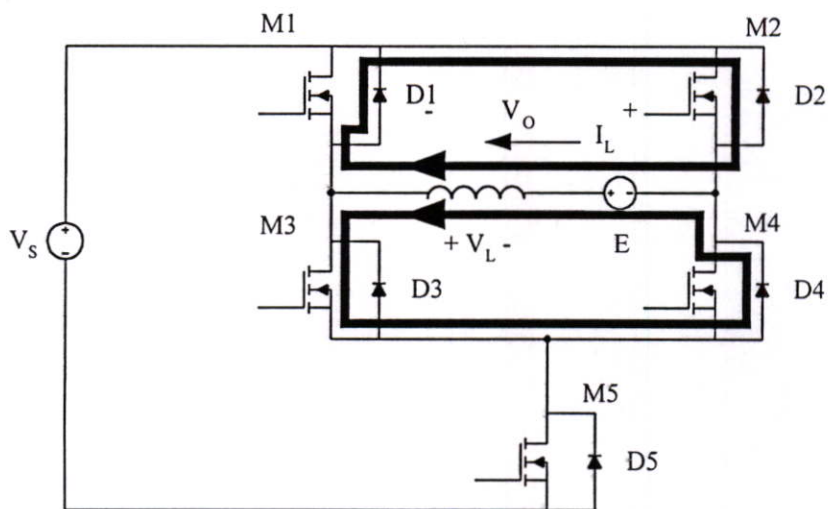
mode 2



รูปที่ 6.2 (ต่อ)

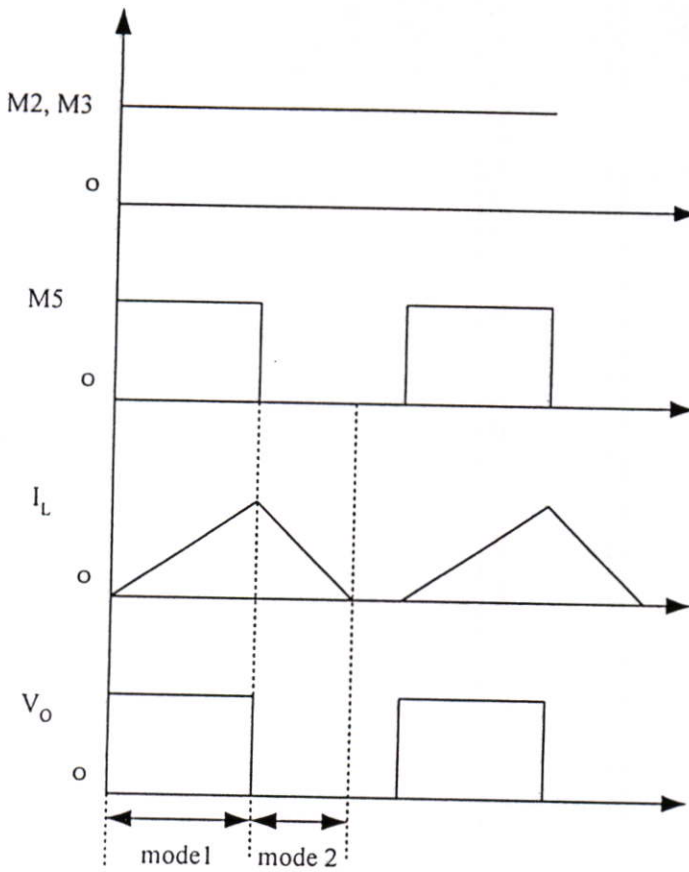


mode 1



mode 2

รูปที่ 6.3 โหมดการทำงานของวงจร FSC เมื่อมอเตอร์หมุนในทิศทาง CCW



รูปที่ 6.3 (ต่อ)

ในการวิเคราะห์การทำงานของวงจร FSC จะพิจารณาทิศทางการหมุนของดีซีมอเตอร์เพียงทิศทางเดียว ในที่นี้พิจารณาการหมุนของมอเตอร์ในทิศ CW

โหมดที่ 1 เป็นช่วงที่ตัวเหนี่ยวนำรับพลังงาน

$$L \frac{di}{dt} = V_s - E \quad (6-1)$$

จัดรูปใหม่ได้

$$\frac{di}{dt} = \frac{V_s - E}{L} \quad (6-2)$$

$$di = \frac{V_s - E}{L} dt$$

$$\Delta I_L = \frac{(V_s - E)}{L} DT \quad (6-3)$$

ในโหมดที่ 2 เป็นช่วงที่ตัวเหนี่ยวนำจ่ายพลังงาน

$$i_L = L \frac{di}{dt} = E \quad (6-4)$$

จัดรูปใหม่

$$\frac{di}{dt} = \frac{E}{L} \quad (6-5)$$

$$di = \frac{E}{L} dt$$

$$\Delta I_L = \left(\frac{E}{L} \right) (1 - D) T \quad (6-6)$$

ค่าแรงดันเฉลี่ยของตัวเหนี่ยวนำเป็นศูนย์ นำมาเขียนเป็นความสัมพันธ์ทางสมการได้ดังนี้

$$(V_s - E)D + (-E)(1 - D) = 0 \quad (6-7)$$

$$E = V_s D \quad (6-8)$$

จากเงื่อนไขในสถานะคงตัวที่ว่า การเปลี่ยนแปลงของกระแสในตัวนำระหว่างช่วงรับพลังงานและคายพลังงานมีค่าเท่ากัน ดังนั้นเราสามารถเลือกสมการที่ (6-3) หรือ (6-6) มาพิจารณาการกระเพื่อมของกระแสไหลของวงจร FSC ในที่นี้เลือกสมการ (6-3) ซึ่งเป็นช่วงที่ตัวเหนี่ยวนำรับพลังงาน

$$\Delta I_L = \frac{(V_s - E)}{L} TD$$

แทนค่า E จากสมการที่ (6-8) ในสมการ (6-3)

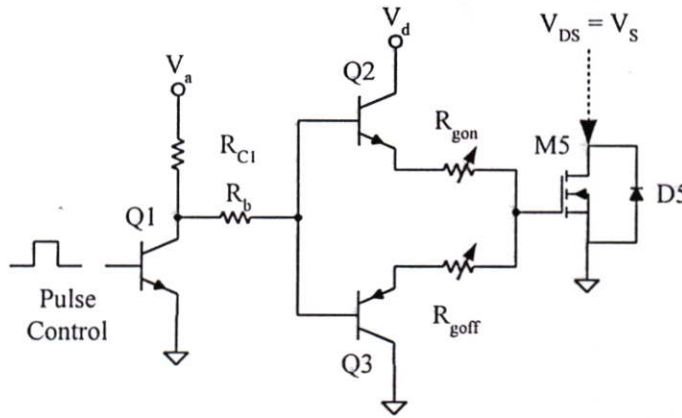
$$\begin{aligned}\Delta I_L &= \frac{(V_s - V_s D)TD}{L} \\ &= \frac{V_s TD}{L}(1 - D)\end{aligned}\quad (6-9)$$

จะได้สมการการกระเพื่อมของกระแสของวงจร FSC ตามสมการที่ (6-9)

วงจร FSC มีสวิทช์ M5 เพียงตัวเดียวทำงานที่ความถี่สูงดังนั้นลักษณะของรูปคลื่นกระแสและแรงดันจึงสามารถควบคุมได้ง่ายและไม่สิ้นเปลืองวงจรที่เพิ่มเติมเข้ามามากนัก จากที่ได้กล่าวไว้ตอนต้นลักษณะของรูปคลื่นกระแสและแรงดันมีผลต่อระดับของสัญญาณรบกวน EMI และการสูญเสียในการสวิทช์ถ้าเราสามารถควบคุมวงจรขับเคลื่อนของสวิทช์ M5 ก็จะสามารถปรับแต่งความชันของรูปคลื่นกระแสและแรงดันได้ตามคุณสมบัติของเพาเวอร์มอสเฟตที่นำมาใช้เป็นสวิทช์ ดังที่กล่าวไว้ในบทที่ 3 วงจรที่เพิ่มเติมเข้ามาเพื่อช่วยลดระดับของสัญญาณรบกวน EMI และการสูญเสียในการสวิทช์ของวงจร FSC คือวงจรพุช-พูล เกทไดรเวอร์และวงจร current-source และ current-sink ตามลำดับ

6.3 การลดระดับของสัญญาณรบกวนของวงจร FSC ด้วยวงจรพุช-พูล เกทไดรเวอร์ (push-pull gate driver)

จากที่ได้กล่าวไว้ในบทที่ 5 ถึงการแก้ไขปัญหาเรื่องการลดระดับของสัญญาณรบกวน EMI มีสองวิธีคือ การแก้ไขที่ต้นเหตุและการแก้ไขตามอาการ ในบทที่ 5 เราใช้วิธีการแก้ไขตามอาการโดยใช้ฟิลเตอร์ แต่ในหัวข้อนี้จะพิจารณาที่ต้นเหตุของการเกิดสัญญาณรบกวน EMI นั่นก็คือลักษณะของรูปคลื่นกระแสและแรงดันในช่วงที่เกิดความต่างของรูปคลื่นหรือสโลบ (dI_{DS}/dt , dV_{DS}/dt) ที่เกิดจากการทำงานของเพาเวอร์มอสเฟต จากที่ได้กล่าวไว้ในบทที่ 5 ว่า สโลบที่มีความชันมากหรือมีช่วงเวลาขาขึ้น (rise time) หรือช่วงเวลาขาลง (fall time) ที่สั้นจะมีสัญญาณรบกวนสูงดังนั้นแนวทางที่ใช้ในการลดระดับของสัญญาณรบกวน EMI ของวงจร FSC คือการควบคุมสโลบของกระแส I_{DS} และแรงดัน V_{DS} ด้วยวงจรขับเคลื่อนแบบ พุช-พูล (push-pull gate driver) ลักษณะของวงจรเมื่อนำมาใช้ร่วมกับสวิทช์ M5 ของวงจร FSC แสดงโดยรูปที่ 6.4



รูปที่ 6.4 แสดงวงจรพุ่ม-พุ่ม เกตไดรเวอร์ ที่ใช้ควบคุมสโบลกระแส I_{DS} และแรงดัน V_{DS} ของสวิตช์ M5 ในวงจร FSC

วงจรพุ่ม-พุ่ม เกตไดรเวอร์ ประกอบไปด้วยทรานซิสเตอร์สองตัว ตัวบน Q2 เป็นทรานซิสเตอร์ชนิด NPN ส่วนตัวล่าง Q3 เป็นชนิด PNP ขาเบสทั้งสองตัวต้องรับสัญญาณควบคุมร่วมกัน ส่วน R_{gon} และ R_{goff} เป็นความต้านทานปรับค่าได้สำหรับใช้ควบคุมสโบลกระแส I_{DS} และแรงดัน V_{DS} ในช่วง turn-on และ turn-off ตามลำดับจากรูปวงจรสามารถใช้สมการที่ (6-10) - (6-14) [10] แสดงความสัมพันธ์ระหว่างสโบลทั้งสองกับความต้านทาน R_{gon} และ R_{goff}

$$\left[\frac{dI_{DS}}{dt} \right]_{on} \approx g_m \frac{[V_d - V_T - (I_{DS} / 2g_m)]}{C_{iss} R_{gon}} \quad (6-10)$$

$$\left[\frac{dI_{DS}}{dt} \right]_{off} \approx g_m \frac{[V_T + (I_{DS} / 2g_m)]}{C_{iss} R_{goff}} \quad (6-11)$$

$$\left[\frac{dV_{DS}}{dt} \right] = \frac{I_G}{C_{gd}} \approx \begin{cases} I_G / C_{gd1} \rightarrow 1^{st} \text{ slope} \\ I_G / C_{gd2} \rightarrow 2^{nd} \text{ slope} \end{cases} \quad (6-12)$$

เมื่อ

$$I_{Gon} = \frac{(V_d - V_{Miller})}{R_{gon}} \quad (6-13)$$

$$I_{Goff} = \frac{(V_{Miller})}{R_{goff}} \quad (6-14)$$

โดยที่

$$C_{iss} = C_{gs} + C_{gd}$$

C_{gd1} = Gate-Drain capacitance interval 1st slope

C_{gd2} = Gate-Drain capacitance interval 2nd slope

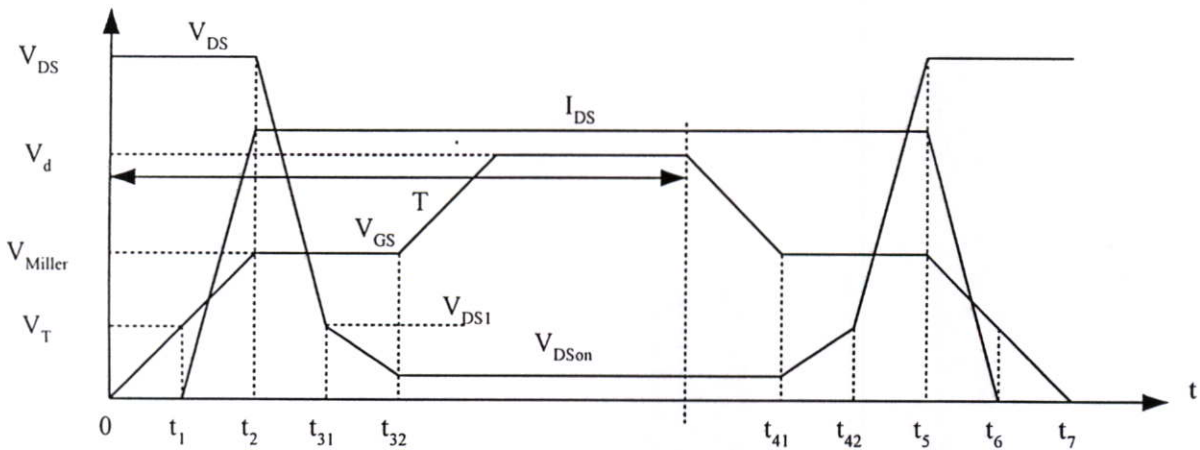
g_m = Transconductance

V_d = Voltage gate supply

V_T = Threshold voltage

V_{Miller} = Gate-Source voltage interval Miller effect

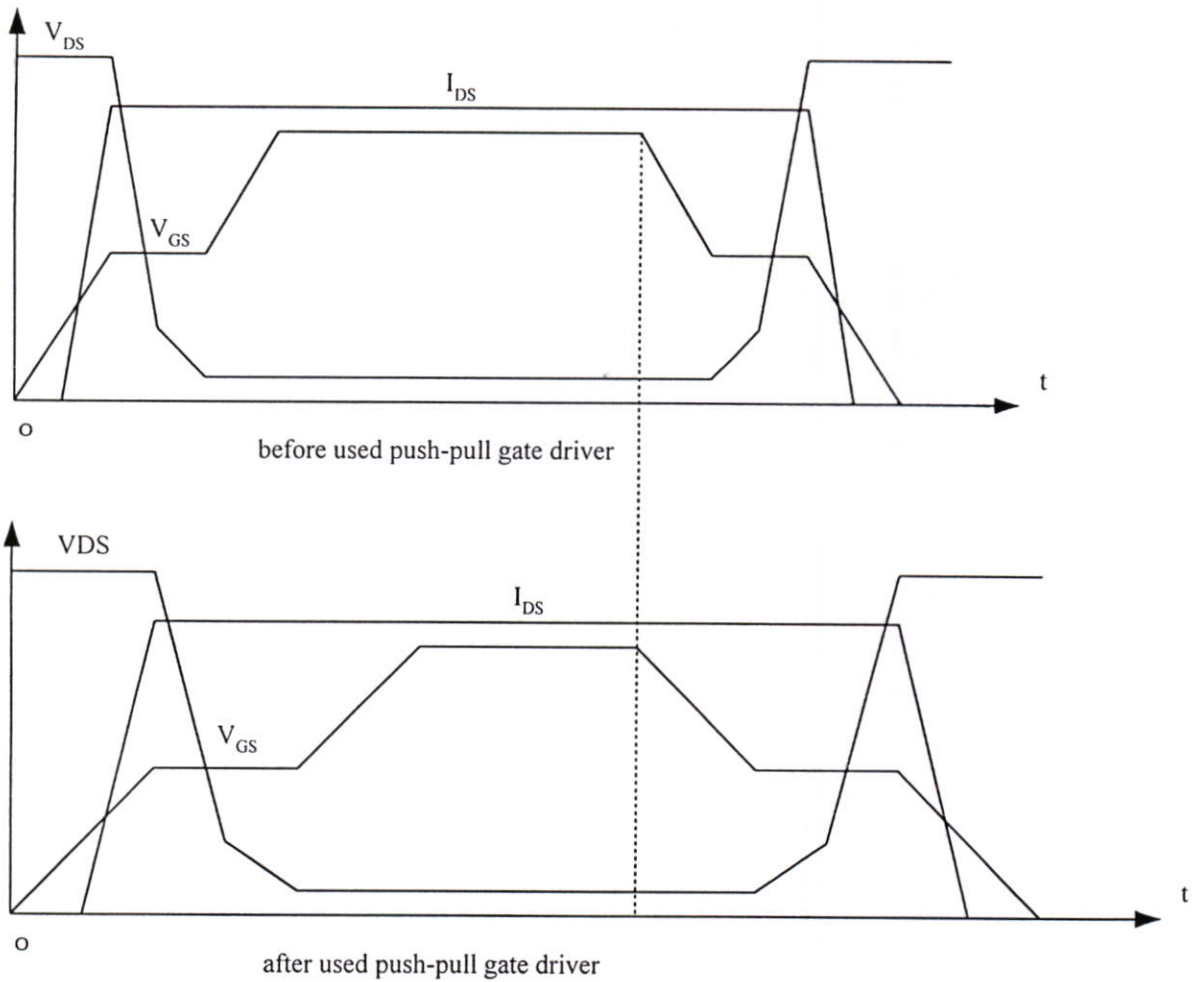
เพื่ออธิบายสมการให้ชัดเจนขึ้น พิจารณารูปที่ 6.5 ซึ่งแสดงความสัมพันธ์ของรูปคลื่นแรงดัน V_{GS} กระแส I_{DS} และแรงดัน V_{DS} ประกอบ



รูปที่ 6.5 ความสัมพันธ์ของรูปคลื่นแรงดัน V_{GS} กระแส I_{DS} และแรงดัน V_{DS}

จากสมการที่ (6-10) - (6-14) ค่า R_{gon} และ R_{goff} มีความสัมพันธ์โดยตรงกับค่าความชันของสไลบกระแส I_{DS} และสไลบของแรงดัน V_{DS} จุดมุ่งหมายของเราคือต้องการปรับสไลบทั้งสองให้มี

ความชันน้อยที่สุด คือต้องการให้ช่วงเวลา $t_1 - t_{32}$ และ $t_{41} - t_6$ มีค่ามากที่สุด ลักษณะสโอบของรูปคลื่นทั้งสามเมื่อเพิ่มค่า R_{gon} และ R_{goff} แสดงโดยรูปที่ 6.6



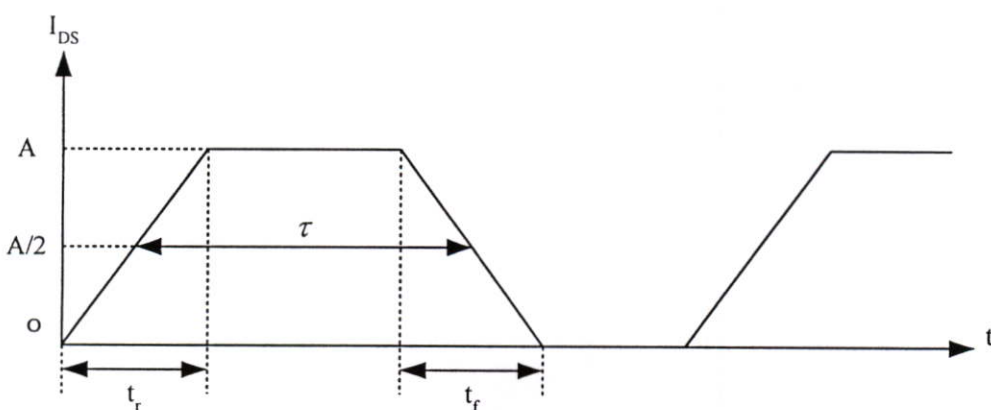
รูปที่ 6.6 แสดงผลของการปรับค่า R_{gon} และ R_{goff} ที่มีผลต่อสโอบของรูปคลื่นแรงดัน V_{GS} กระแส I_{DS} และแรงดัน V_{DS}

จากรูปที่ 6.6 จะเห็นได้ว่าเมื่อปรับค่า R_{gon} และ R_{goff} มากขึ้นแล้วทำให้สโอบของสัญญาณทั้งสามมีความชันน้อยลงซึ่งจะส่งผลให้ระดับของสัญญาณรบกวน conducted EMI ลดลง ผลการทดสอบแสดงไว้ในบทที่ 7 นอกจากข้อดีที่กล่าวมาแล้วก็มีข้อเสียเกิดขึ้นเช่นกันคือ เมื่อสโอบของกระแส I_{DS} และสโอบของแรงดัน V_{DS} มีความชันลดลงทั้งช่วง turn-on และ turn-off แล้วทำให้ค่าการสูญเสียในการสวิตช์มีค่าเพิ่มขึ้นเงื่อนไขข้อนี้ทำให้เกิดข้อจำกัดของการลดความชันของสโอบทั้งสอง

นอกจากนี้การลดความชันของสโโลบทำให้ช่วงเวลาในขณะ turn-off มีค่ามากขึ้นทำให้ช่วงเวลาในการนำกระแสของสวิตช์มากขึ้นปัญหานี้จะส่งผลถึงวงจรที่มีสวิตช์สองตัวทำงานสลับกันในกึ่งเดียวกัน เช่นวงจรฟูลบริดจ์หรือวงจรฮาร์ฟบริดจ์ (half bridge) เพราะจะทำให้เกิดการนำกระแสของสวิตช์สองตัวพร้อมกันหรือเกิดการทะลุผ่าน คือเมื่อสวิตช์ตัวใดตัวหนึ่งถูกสั่งให้หยุดนำกระแสด้วยวงจรขับเกทแล้วยังมีการประวิงเวลาเกิดขึ้นจากสโโลบในช่วง turn-off ถูกปรับให้มีความชันน้อยและเลขเข้าไปถึงช่วง turn-on ของสวิตช์อีกตัวหนึ่ง ซึ่งถูกสั่งให้นำกระแสด้วยวงจรขับเกทจึงเกิดช่วงเวลาที่มีสวิตช์ทั้งสองนำกระแสพร้อมกันซึ่งช่วงเวลานี้ ทำแหล่งจ่ายถูกลัดวงจรเกิดกระแสค่าสูงไหลผ่านสวิตช์ทั้งสองซึ่งจะทำให้เกิดความเสียหายต่อสวิตช์ทั้งสองและแหล่งจ่าย

ข้อจำกัดนี้ทำให้เทคนิคการลดระดับสัญญาณรบกวน EMI ด้วยวงจรพูช-พูล เกทไดรเวอร์นี้เหมาะกับวงจรที่มีสวิตช์ควบคุมการไหลของกระแสเพียงตัวเดียวเช่นวงจร FSC วงจรบัคคอนเวอเตอร์ วงจรบูทคอนเวอเตอร์

เพื่อแสดงความชัดเจนถึงสัมพันธภาพของการปรับค่า R_{gon} และ R_{goff} ที่มีผลต่อระดับของสัญญาณรบกวน ในที่นี้จะใช้ความรู้ทางด้านฟูเรียร์ซีรีส์ (fourier series) เข้ามาช่วยวิเคราะห์ลักษณะของสัญญาณกระแส I_{DS} เนื่องจากเป็นสัญญาณที่ไม่ซับซ้อนและวิเคราะห์ง่าย



รูปที่ 6.7 แสดงถึงสัญญาณกระแส I_{DS} ที่มีลักษณะเป็นรูปสี่เหลี่ยมคางหมู (trapezoidal pulse)

รูปที่ 6.7 เป็นสัญญาณกระแสที่มีลักษณะเป็นสัญญาณรายคาบ (periodic pulse train) ที่สี่เหลี่ยมคางหมุมมีแอมพลิจูดเท่ากับ A มีช่วงเวลาที่ขึ้น t_r และช่วงเวลาที่ลง t_f และความกว้าง τ จากรูปสัญญาณสามารถนำมาแสดงเป็นสมการ Fourier coefficient ได้ตามสมการ (6-15) [10]

$$C_n = -j \frac{1}{2\pi n} e^{-jn\pi f_o(\tau+t_{on})}$$

$$\left\{ \left[\frac{dI_{DS}}{dt} \right]_{on} \frac{\sin(n\pi f_o t_{on})}{n\pi f_o} e^{jn\pi f_o \tau} - \left[\frac{dI_{DS}}{dt} \right]_{off} \frac{\sin(n\pi f_o t_{off})}{n\pi f_o} e^{-jn\pi f_o \tau} \right\}$$

(6-15)

เมื่อ

$$\left[\frac{dI_{DS}}{dt} \right]_{on} = \frac{A}{t_{on}} \quad (6-16)$$

$$\left[\frac{dI_{DS}}{dt} \right]_{off} = \frac{A}{t_{off}} \quad (6-17)$$

จากสมการที่ (6-10) และ (6.11) สมมติให้

$$g_m \frac{[V_d - V_T - (I_{DS} / 2g_m)]}{C_{iss}} = K_{on} \quad (6-18)$$

$$g_m \frac{[V_T + (I_{DS} / 2g_m)]}{C_{iss}} = K_{off} \quad (6-19)$$

นำสมการที่ (6-18) และ (6-19) แทนในสมการที่ (6-10) และ (6-11) ตามลำดับหลังจากนั้น นำสมการ (6-10) และ (6-11) ที่ถูกแทนค่าใหม่นี้แทนลงในสมการที่ (6-15) จะได้

$$C_n = -j \frac{1}{2\pi n} e^{-jn\pi f_o(\tau+t_{on})}$$

$$\left\{ \frac{K_{on}}{R_{gon}} \frac{\sin(n\pi f_o t_{on})}{n\pi f_o} e^{jn\pi f_o \tau} - \frac{K_{off}}{R_{goff}} \frac{\sin(n\pi f_o t_{off})}{n\pi f_o} e^{-jn\pi f_o \tau} \right\}$$

(6-20)

จากสมการที่ (6-20) แสดงให้เห็นถึงความสำคัญของ R_{μ} ที่สามารถลดระดับฮาร์โมนิกส์ที่ความถี่สูงของกระแส I_{DS} ซึ่งเป็นสัญญาณที่ไม่ต้องการลงได้ ถ้าพิจารณาให้ดีจะเห็นว่าการลดความชันของสโลบกระแส I_{DS} นี้เป็นการแก้ปัญหาที่ต้นกำเนิด ซึ่งเป็นตัวการที่ทำให้เกิดกระแสสัญญาณรบกวน I_{DM} ซึ่งก่อให้เกิดปัญหาเรื่องสัญญาณรบกวนทั้ง conducted EMI และ radiated EMI ดังที่กล่าวไว้ในบทที่ 5

ผลการทดลองเรื่องการใช้วงจรถูช-พูล เกทไดรเวอร์ช่วยในการลดสัญญาณรบกวน EMI แสดงไว้ในบทที่ 7

6.4 การลดการสูญเสียในการสวิตช์ด้วยวงจรถูช-พูล current-source และ current-sink

จากหัวข้อที่ 6.3 เมื่อนำวงจรถูช-พูล เกทไดรเวอร์เข้ามาช่วยลดปัญหาเรื่องสัญญาณรบกวน EMI แล้วมีปัญหาเกิดขึ้นตามมาคือการสูญเสียในการสวิตช์เพิ่มขึ้นทำให้ประสิทธิภาพโดยรวมลดลง

จากโครงสร้างพื้นฐานของเพาเวอร์มอสเฟตที่กล่าวไว้ในบทที่ 3 ในช่วง turn-on และ turn-off ของเพาเวอร์มอสเฟตจะมีช่วงเวลาที่แรงดัน V_{GS} มีค่าคงที่หรือสโลบมีความชันเป็นศูนย์ พิจารณารูปที่ 6.5 ประกอบ ในรูปนี้จะพิจารณารายละเอียดที่มากกว่าการวิเคราะห์ในบทที่ 3 คือจะพิจารณาการเกิดสโลบของแรงดัน V_{DS} เป็นสองสโลบ ในขณะที่ turn-on สโลบที่ 1 อยู่ในช่วงเวลา $t_2 - t_{31}$ ส่วนสโลบที่ 2 อยู่ในช่วงเวลา $t_{31} - t_{32}$ ในขณะที่ turn-off ก็เช่นกัน สโลบที่ 1 อยู่ในช่วงเวลา $t_{42} - t_5$ ส่วนสโลบที่ 2 อยู่ในช่วงเวลา $t_{41} - t_{42}$ จากรูปที่ 3.8 (ค) ค่าประจุระหว่างเกทกับเดรนมีอยู่สองค่าคือ C_{gd1} และ C_{gd2} C_{gd1} อยู่ในเงื่อนไขขณะที่ $V_{GS} < V_{DS}$ และ C_{gd2} อยู่ในเงื่อนไขขณะที่ $V_{GS} > V_{DS}$ การวิเคราะห์อ้างอิงสมการที่ (3-18) ในบทที่ 3 เพียงเพิ่มช่วงเวลาและเปลี่ยนค่า C_{gd} ตามช่วงเวลา

ช่วงเวลาที่สโลบของแรงดัน V_{GS} มีความชันเป็นศูนย์อยู่ในช่วง $t_2 - t_{32}$ และ $t_{41} - t_5$ ช่วงเวลาทั้งสองนี้เรียกว่าช่วง Miller Effect [2, 10] ซึ่งมีความสัมพันธ์โดยตรงกับช่วงเวลาการเกิดสโลบของแรงดัน V_{DS} ทั้งในช่วง turn-on และ turn-off ค่าของแรงดัน V_{GS} แสดงโดยสมการที่ (6-21) พิจารณาร่วมกับรูปที่ 6.5

$$V_{GS} = V_T + \frac{I_{DS}}{g_m} = V_{Miller} \quad (6-21)$$

เมื่อค่าแรงดัน V_{GS} คงที่กระแสอินพุตทั้งหมดจะไหลสู่ C_{gd} ในระหว่างช่วงเวลานี้กระแสอินพุต I_G ทั้งในช่วง turn-on และ turn-off หาได้โดยแทนค่า V_{Miller} จากสมการที่ (6-21) ในสมการ (6-13) และ (6-14) ตามลำดับ

$$I_{Gon} = \frac{1}{R_{gon}} \left[V_d - \left(V_T + \frac{I_{DS}}{g_m} \right) \right] \quad (6-22)$$

$$I_{Goff} = \frac{1}{R_{goff}} \left[\left(V_T + \frac{I_{DS}}{g_m} \right) \right] \quad (6-23)$$

แทนค่า I_{Gon} จากสมการที่ (6-22) ในสมการที่ (6-12) เพื่อหาช่วงเวลา $t_2 - t_{31}$ และ $t_{31} - t_{32}$

$$\begin{aligned} t_2 - t_{31} &= \frac{(V_{DS} - V_{DS1})}{\left[V_d - \left(V_T + \frac{I_{DS}}{g_m} \right) \right]} R_{gon} C_{gd1} \\ &= \frac{(V_{DS} - V_{DS1})}{I_{Gon}} C_{gd1} \end{aligned} \quad (6-24)$$

$$\begin{aligned} t_{31} - t_{32} &= \frac{(V_{DS1} - V_{DSon})}{\left[V_d - \left(V_T + \frac{I_{DS}}{g_m} \right) \right]} R_{gon} C_{gd2} \\ &= \frac{(V_{DS1} - V_{DSon})}{I_{Gon}} C_{gd2} \end{aligned} \quad (6-25)$$

แทนค่า I_{Goff} จากสมการที่ (6-23) ในสมการที่ (6-12) เพื่อหาช่วงเวลา $t_{41} - t_{42}$ และ $t_{42} - t_5$

$$\begin{aligned} t_{41} - t_{42} &= \frac{(V_{DS1} - V_{DSon})}{\left[\left(V_T + \frac{I_{DS}}{g_m} \right) \right]} R_{goff} C_{gd2} \\ &= \frac{(V_{DS1} - V_{DSon})}{I_{Goff}} C_{gd2} \end{aligned} \quad (6-26)$$

$$t_{42} - t_5 = \frac{(V_{DS} - V_{DS1})}{\left[\left(V_T + \frac{I_{DS}}{g_m} \right) \right]} R_{goff} C_{gd1}$$

$$= \frac{(V_{DS} - V_{DS1})C_{gd1}}{I_{Goff}} \quad (6-27)$$

จากข้อเสียที่เกิดขึ้นเมื่อใช้วงจรถูก-พุด เกทไดรเวอร์ ช่วยลดสัญญาณรบกวน EMI นั่นคือการสูญเสียในการสวิตช์เพิ่มขึ้นเนื่องจากการเพิ่มค่า R_{gon} และ R_{goff} ของวงจรถูก-พุด เกทไดรเวอร์ ทำให้สโลบของกระแส I_{DS} และสโลบของแรงดัน V_{DS} มีความชันลดลง ช่วงเวลา $t_1 - t_{32}$ และ $t_{41} - t_6$ เพิ่มขึ้น ในการลดสัญญาณรบกวน EMI วิธีการควบคุมสโลบเหมาะจะใช้กับกระแส I_{DS} มากกว่า เนื่องจากเป็นสาเหตุของกระแสสัญญาณรบกวน I_{DM} โดยตรง ส่วนสโลบของแรงดัน V_{DS} มีผลของกระแสสัญญาณรบกวน I_{CM} แต่ก็ไม่มากนักเมื่อเทียบกับสโลบของกระแส I_{DS} ที่มีผลต่อกระแสสัญญาณรบกวน I_{DM} ดังนั้นการเปลี่ยนแปลงของสโลบแรงดัน V_{DS} จึงไม่มีผลมากนักต่อระดับของสัญญาณรบกวนรวม

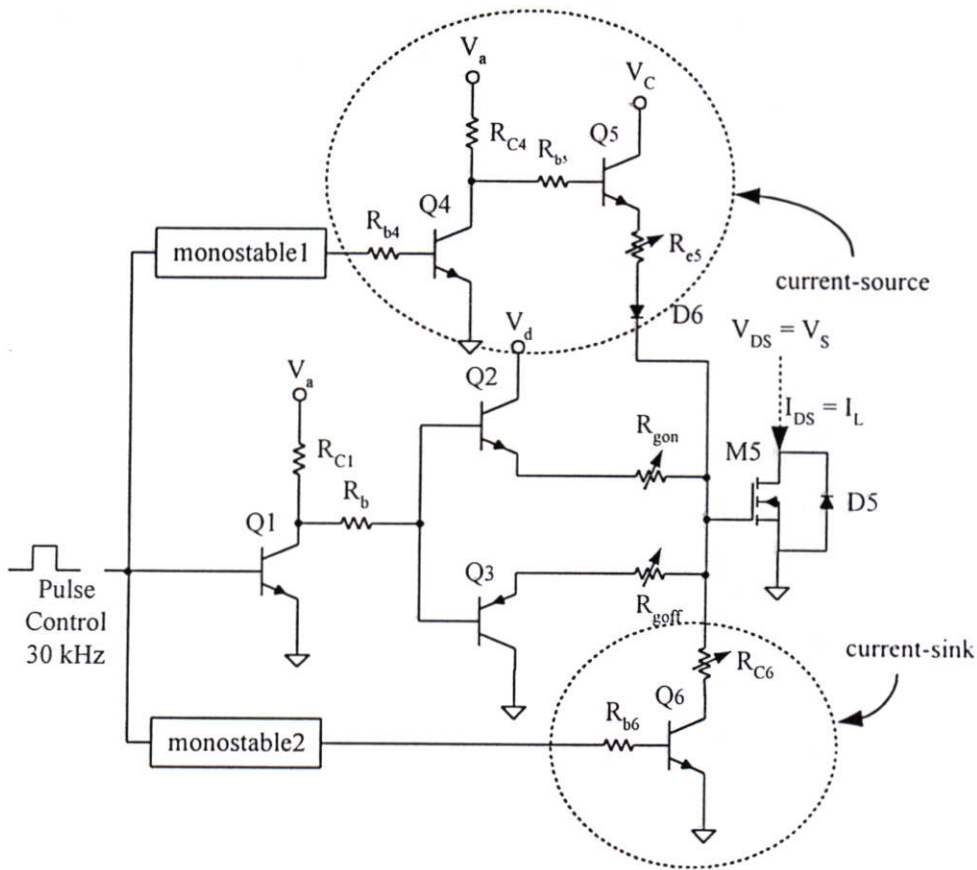
จึงมีแนวคิดที่จะควบคุมสโลบของกระแส I_{DS} เพียงอย่างเดียวโดยไม่ให้สโลบของแรงดัน V_{DS} เปลี่ยนแปลงไปมากนัก เพื่อลดระดับของสัญญาณรบกวน EMI และการสูญเสียในการสวิตช์ไม่เพิ่มขึ้น แต่การใช้วงจรถูก-พุด เกทไดรเวอร์ ที่ใช้การปรับ R_{gon} และ R_{goff} ไม่สามารถเลือกควบคุมเฉพาะสโลบของกระแส I_{DS} ได้เพียงอย่างเดียวแต่จะมีผลต่อสโลบของแรงดันในทุกๆ ช่วงเวลา

จากรูปที่ 6.5 จะเห็นว่าสโลบของกระแส I_{DS} และสโลบของแรงดัน V_{DS} เกิดคนละช่วงเวลากัน ในช่วง turn-on สโลบของกระแส I_{DS} เกิดที่ช่วงเวลา $t_1 - t_2$ สโลบของแรงดัน V_{DS} เกิดที่ช่วงเวลา $t_2 - t_{32}$ ในช่วง turn-off สโลบของแรงดัน V_{DS} เกิดที่ช่วงเวลา $t_{41} - t_5$ สโลบของกระแส I_{DS} เกิดที่ช่วงเวลา $t_5 - t_6$ ถ้าเราสามารถแยกการควบคุมสโลบของแรงดัน V_{DS} ที่เกิดในช่วง Miller Effect ได้ก็จะสามารถลดการสูญเสียในการสวิตช์ได้โดยไม่ทำให้ระดับของสัญญาณรบกวนรวมเพิ่มขึ้นมากนัก

จากสมการที่ (6-24) – (6-27) ช่วงเวลาที่เกิดสโลบของแรงดัน V_{DS} ทั้งในช่วง turn-on และ turn-off มีตัวแปรหนึ่งที่เรากควบคุมได้โดยไม่มีผลต่อการทำงานของวงจรโดยรวมและสโลบของกระแส I_{DS} นั่นก็คือ I_{Gon} ในช่วง turn-on และ I_{Goff} ในช่วง turn-off จึงเป็นที่มาของวงจร current-source และวงจร current-sink

จากรูปที่ 6.8 วงจร current-source ทำหน้าที่จ่ายกระแสในช่วงเวลา $t_2 - t_{32}$ เข้าไปที่ขาเกตของเพาเวอร์มอสเฟตหลัง R_{gon} เพื่อช่วยเพิ่มกระแส I_{Gon} ให้มากขึ้นปริมาณกระแสปรับโดยความต้านทานปรับค่า R_{c5} ทำให้การชาร์จประจุของ C_{gd} ในช่วงเวลา $t_2 - t_{32}$ เร็วขึ้น การสูญเสียในการสวิตช์ในช่วง turn-on ลดลง วงจร current-sink ทำหน้าที่ถ่ายกระแส I_{Goff} ที่เกิดจากการดิสชาร์จประจุของ C_{gd} ให้เร็วขึ้นทำให้ช่วงเวลา $t_{41} - t_5$ สั้นลง การสูญเสียในการสวิตช์ช่วง turn-off ลดลง อัตราการถ่ายของกระแสควบคุมโดยความต้านทานปรับค่า R_{c6}

การต่อวงจร current-source และ current-sink ร่วมกับวงจรถูก-พุด เกทไดรเวอร์ ในวงจร FSC แสดงโดยรูปที่ 6.8 ส่วนไดอะแกรมการทำงานแสดงโดยรูปที่ 6.9



รูปที่ 6.8 การนำวงจร current-source และวงจร current-sink มาทำงานร่วมกับวงจรพัช-พุล เกทไดรเวอร์

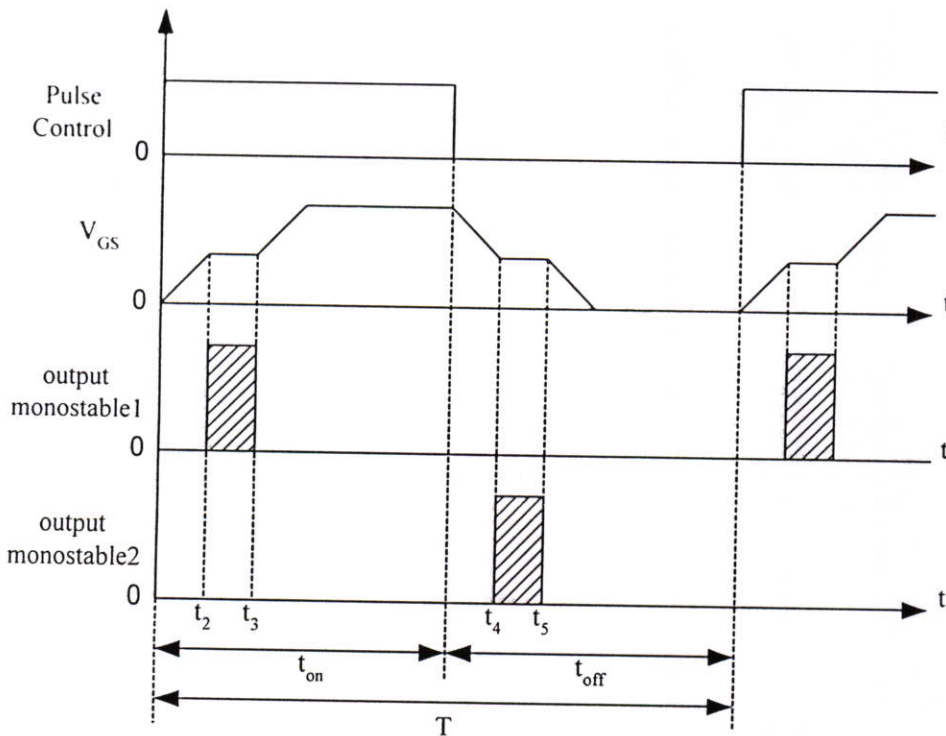
วงจร monostable 1 และ monostable 2 ในรูปที่ 6.8 มีหน้าที่สร้างสัญญาณควบคุมการทำงานของวงจร current-source และวงจร current-sink โดยใช้พัลส์ควบคุม 30 kHz เป็นสัญญาณอ้างอิงสัญญาณเอาต์พุตของ monostable 1 เริ่มที่เวลา t_2 และสิ้นสุดที่เวลา t_3 ซึ่งเป็นช่วงเวลาที่เกิด Miller Effect ในขณะที่ turn-on ส่วนสัญญาณเอาต์พุตของ monostable 2 เริ่มที่เวลา t_4 และสิ้นสุดที่เวลา t_5 ซึ่งเป็นช่วงเวลาที่เกิด Miller Effect ในขณะที่ turn-off

ทรานซิสเตอร์ Q4 ทำหน้าที่ขยายกระแสเอาต์พุตของ monostable 1 เพื่อใช้ขับทรานซิสเตอร์ Q5 ซึ่งเป็นตัวจ่ายกระแสหลักของวงจร current-source แรงดัน V_c ที่เป็นแหล่งจ่ายให้กับทรานซิสเตอร์ Q5 มีค่าเท่ากับแหล่งจ่าย V_d ของวงจรพัช-พุล เกทไดรเวอร์ เพื่อคงค่าแรงดันที่ใช้ป้อนให้กับเกทมีค่าเท่าเดิมและไม่เปลี่ยนแปลงการทำงานของวงจรรวม กระแส I_{Gon} ในช่วง Miller Effect จะเพิ่มขึ้นจากปกติ ซึ่งจะส่งผลให้ช่วงเวลานี้สั้นลงจากเดิม

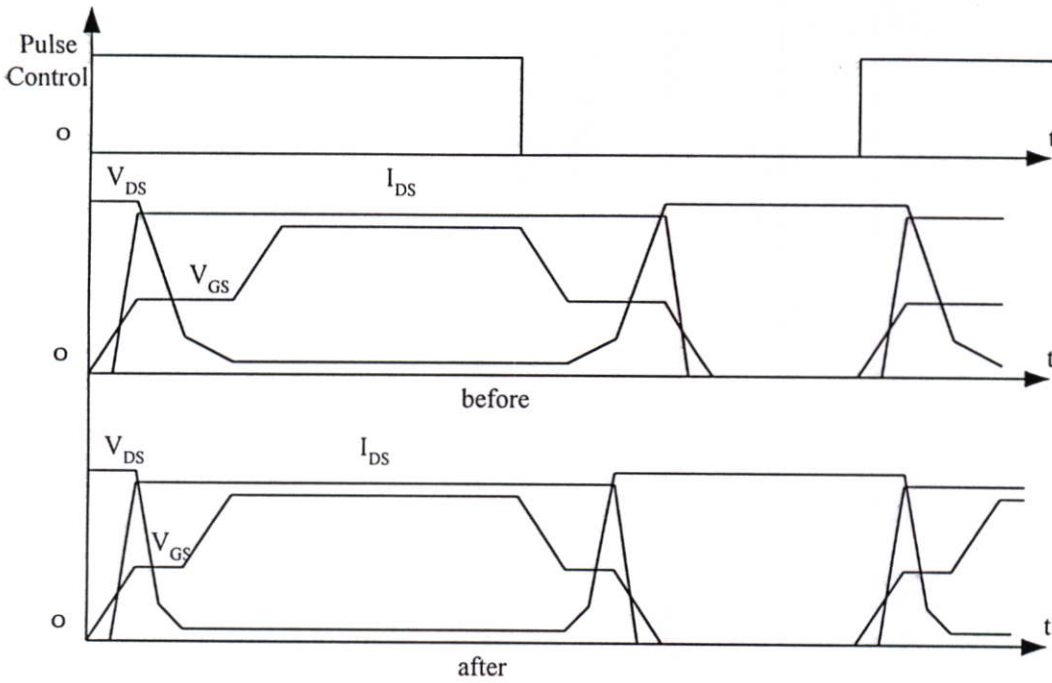
วงจร current-sink มีทรานซิสเตอร์ Q6 ทำงานหลักเพียงตัวเดียว โดยจะทำหน้าที่ถ่ายกระแส I_{Goff} ในช่วง Miller Effect ที่เกิดจากการดิซชาร์จประจุของ C_{gd} ผ่านลงกราวด์เร็วขึ้น เพื่อลดช่วงเวลา Miller Effect ในขณะ turn-off ให้สั้นลง

การใช้วงจร current-source และวงจร current-sink ทำให้สโลบของแรงดัน V_{DS} มีความชันมากขึ้นและช่วงเวลาการเกิด Miller Effect สั้นลงโดยไม่มีผลต่อสโลบของกระแส I_{DS} แสดงโดยรูปที่ 6.10

ผลที่ได้หลังจากการใช้วงจร current-source และวงจร current-sink ร่วมกับวงจรพช-พุลเกตไครเวอร์ ในวงจร FSC คือการสูญเสียในการสวิตช์ลดลงทั้งในช่วง turn-on และ turn-off แต่ระดับของสัญญาณรบกวน conducted EMI ไม่เพิ่มขึ้นมากนักผลการทดสอบทั้งหมดแสดงไว้ในบทที่ 7



รูปที่ 6.9 ไตอะแกรมการทำงานของวงจรในรูปที่ 6.8



รูปที่ 6.10 ลักษณะรูปคลื่นของแรงดัน V_{GS} กระแส I_{DS} และแรงดัน V_{DS} ก่อนและหลังการใช้วงจร current-source และวงจร current-sink ร่วมกับวงจรพุก-พูล เกทไดรเวอร์

6.5 รายละเอียดเกี่ยวกับอุปกรณ์ต่างๆ ที่ใช้ในวงจร FSC

ในหัวข้อนี้จะกล่าวถึงรายละเอียดอุปกรณ์ในทุกภาคที่ใช้ทำงานจริงของวงจร FSC ซึ่งประกอบไปด้วยภาคใหญ่ๆ 3 ภาคได้แก่

1. ภาคขับเกทของสวิตช์ M1 – M4

อุปกรณ์ในภาคนี้ optocoupler TLP 250 สี่ตัว ทำหน้าที่แยกกราวด์สัญญาณควบคุมกับสัญญาณขับเกทออกจากกัน ในวงจร FSC ชุดขับเกทที่ 1 ทำงานคู่กับชุด 4 ส่วนชุดที่ 2 ทำงานคู่กับชุด 3 สัญญาณควบคุมที่อินพุตของ optocoupler (ขา 3 กับขา 4) มาจากชุดคอนโทรล สัญญาณเอาต์พุตสามารถเลือกสัญญาณจากขา 6 หรือ 7 กับขา 5 เพื่อใช้ควบคุมเกทของเพาเวอร์มอสเฟตแรงดัน VCC 10 โวลต์ เป็นแรงดันที่เกทของเพาเวอร์มอสเฟตต้องการ พิจารณาสเป็กที่ระบุไว้ในคู่มือ

2. ภาคสวิตช์เพาเวอร์

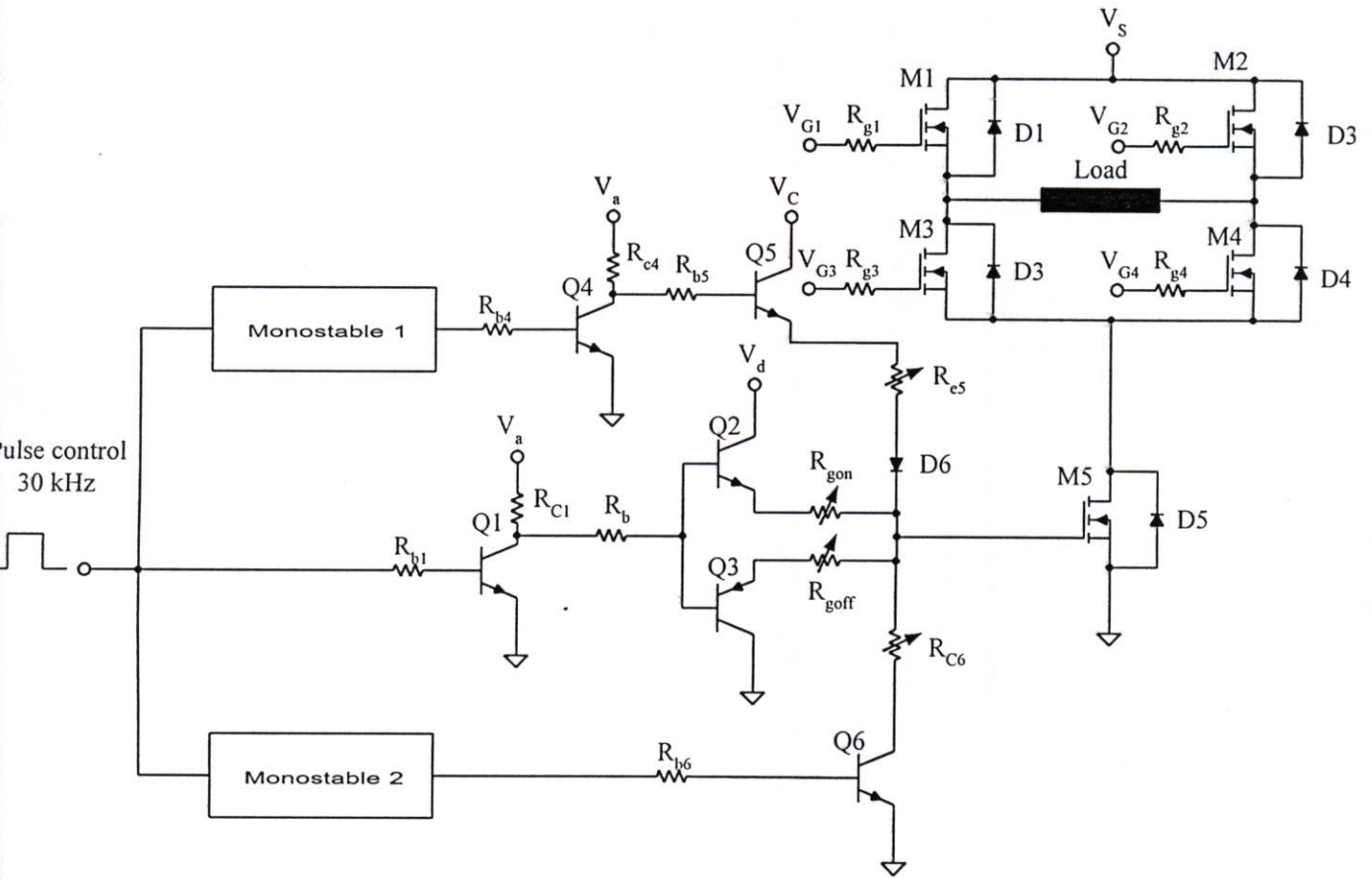
สวิตช์ M1 – M5 เป็นเพาเวอร์มอสเฟต IRFP 150 มีไดโอดขนานอยู่ภายในระหว่างขาเดรนกับซอร์ส สำหรับให้กระแสไหลในทิศทางย้อนกลับ

ความต้านทาน $R_{g1} - R_{g4}$ ต่อกันกับขาเกตเพื่อลดการเกิดโอเวอร์ชูตของแรงดัน V_{DS} ในขณะที่สวิตช์หยุดนำกระแสโดยการลดความชันของสโโลบแรงดัน V_{DS}

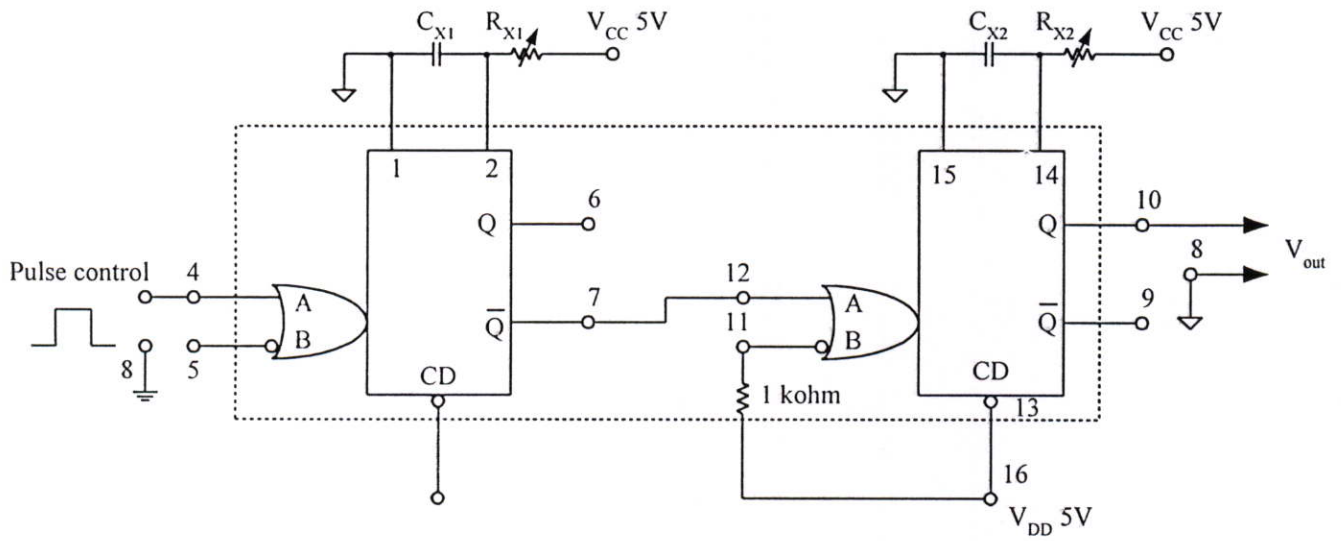
3. ภาคขับเกตของสวิตช์ M5

ประกอบไปด้วยวงจรพuxe-พุล เกทไดรเวอร์ที่สามารถแยกการปรับสโโลบในช่วง turn-on และ turn-off ได้อย่างอิสระดังที่ได้กล่าวไว้ในหัวข้อที่ 6.2 ทรานซิสเตอร์ Q1 เป็นชนิด NPN 042 4400 ทำหน้าที่ขยายกระแสให้กับวงจรพuxe-พุล ที่ประกอบด้วยคู่ทรานซิสเตอร์ Q2 และ Q3 ทรานซิสเตอร์ Q2 เป็นชนิด NPN 042 4400 ส่วน Q3 เป็นชนิด PNP 2N 4403 แรงดัน V_d เป็นค่าแรงดันเกตของเพาเวอร์มอสเฟตต้องการในงานวิจัยนี้ใช้ค่าแรงดัน 10 V อีกสองวงจรคือวงจร current-source และวงจร current-sink ทำหน้าที่จ่ายกระแสและถ่ายกระแสประจุ C_{gd} เพื่อให้ช่วงเวลาการเกิด Miller Effect สิ้นลงทั้งในช่วง turn-on และ turn-off วงจร current-source ใช้ทรานซิสเตอร์ Q5 ชนิด NPN 042 4400 เป็นตัวจ่ายกระแส แรงดัน V_c มีค่าเท่ากับแรงดัน V_d ส่วนทรานซิสเตอร์ Q4 เป็นชนิด NPN 042 4400 เป็นตัวขยายกระแสของสัญญาณเอาต์พุตที่มาจาก monostable 1 ให้กับทรานซิสเตอร์ Q5 วงจร current-sink มีทรานซิสเตอร์ Q6 ชนิด NPN 042 4400 ทำงานเพียงตัวเดียว ส่วน monostable 1 และ monostable 2 เป็นตัวกำหนดความกว้างของช่วงเวลาสัญญาณควบคุมที่กำหนดการทำงานของวงจร current-source และวงจร current-sink ขอบข้างขึ้นของสัญญาณควบคุมกำหนดโดย C_{x1} และ R_{x1} ส่วนขอบข้างลงกำหนดโดย C_{x2} และ R_{x2} ตัวเก็บประจุ C_{x1} และ C_{x2} เป็นตัวเก็บประจุชนิดไมลาห์ที่มีคุณภาพสูงส่วนความต้านทาน R_{x1} และ R_{x2} เป็นความต้านทานชนิดปรับค่าได้ค่า 10 k Ω

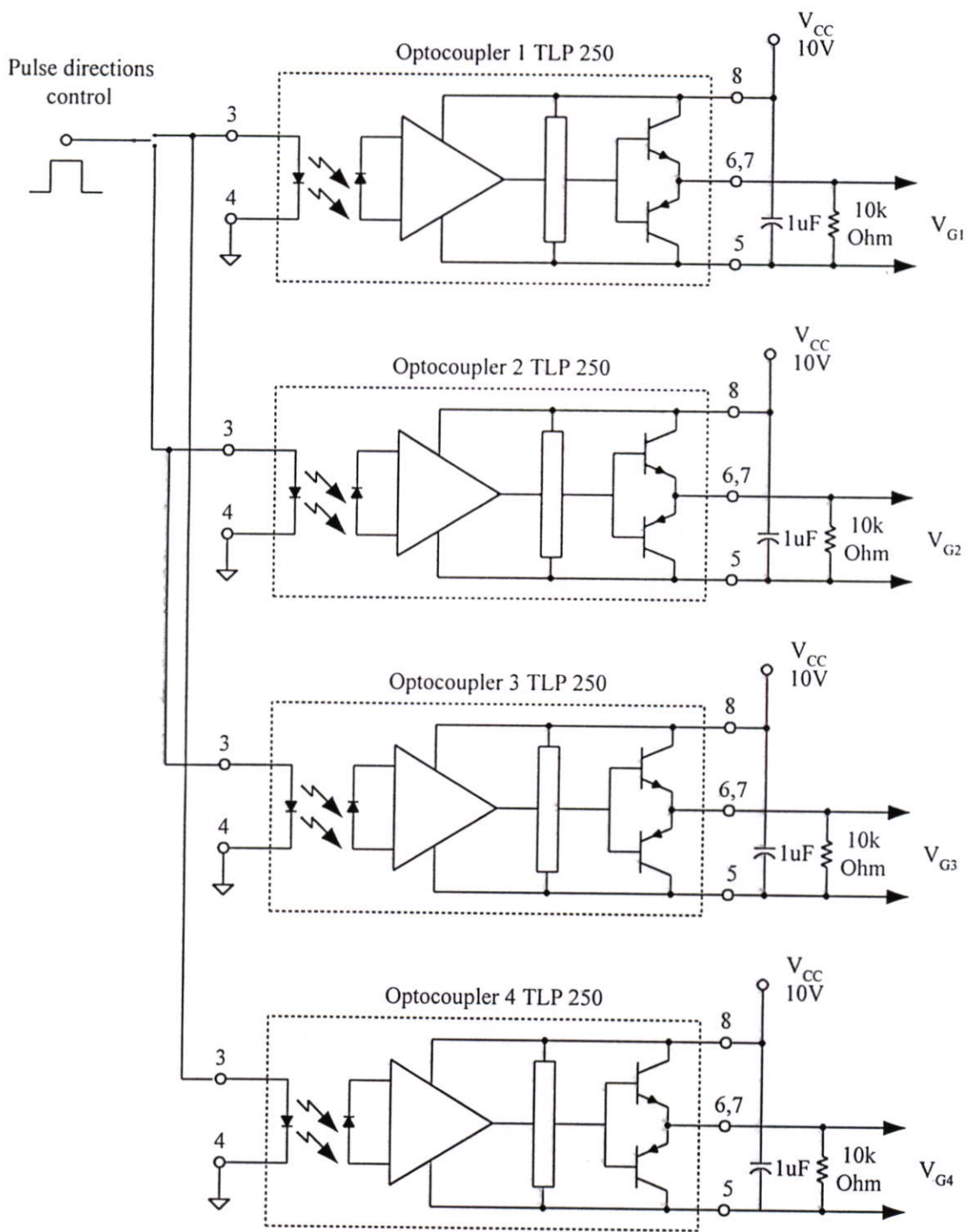
รายละเอียดต่างๆ และรายการของอุปกรณ์ของวงจร FSC แสดงโดยรูปที่ 6.11 - 6.13



รูปที่ 6.11 แสดงรายละเอียดของวงจร FSC ในส่วนของสวิตช์ M1-M5 วงจรพุ่ม-พูล เกทไดรเวอร์
วงจร current-source และวงจร current-sink



รูปที่ 6.12 รายละเอียดของ IC Monostable HCF 4098BE W990A984S



รูปที่ 6.13 ชุดขับเกท M1 - M4 ที่ใช้ optocoupler TLP 250 เป็นตัวแยกกราวด์

บทที่ 7

การทดลองและผลการทดลอง

ในงานวิจัยนี้แบ่งการทดลองและผลที่ได้ออกเป็น 6 หัวข้อ ดังต่อไปนี้

1. สัญญาณกระแสและแรงดันของสวิตช์เพาเวอร์มอสเฟตและโหลดของวงจรฟูลบริดจ์และวงจร FSC เปรียบเทียบการสูญเสียในการสวิตช์ของวงจรฟูลบริดจ์เทียบกับวงจร FSC
2. สัญญาณรบกวน conducted EMI ที่เกิดขึ้นในวงจรฟูลบริดจ์เทียบกับวงจร FSC
3. การนำวงจรพวช-พูล เกทไดรเวอร์ที่มีการปรับค่าความต้านทาน R_{gon} และ R_{goff} เข้ามาช่วยลดสัญญาณรบกวน conducted EMI และใช้วงจร current-source และ current-sink เข้ามาช่วยลดการสูญเสียในการสวิตช์ที่เพิ่มขึ้นของวงจร FSC
4. การนำเพาเวอร์ไลน์ฟิลเตอร์มาใช้เพื่อลดระดับของสัญญาณรบกวน conducted EMI ของวงจร FSC
5. ใช้เทคนิคการวัดเพื่อวิเคราะห์ห้องกักประกอบของสัญญาณรบกวน conducted EMI ที่เกิดมาจากกระแส I_{CM} และ I_{DM} และใช้วิธีการเลือกอุปกรณ์ที่เหมาะสมและน้อยที่สุดเพื่อสร้างเพาเวอร์ไลน์ฟิลเตอร์มาใช้งานร่วมกับวงจร FSC ที่ปรับปรุงแล้ว
6. ผลของการกราวด์และลอคกราวด์แผ่นระบายความร้อนที่มีต่อสัญญาณรบกวน conducted EMI

7.1 สัญญาณกระแสและแรงดันของสวิตช์เพาเวอร์มอสเฟตและโหลดของวงจรฟูลบริดจ์และวงจร FSC เปรียบเทียบการสูญเสียในการสวิตช์ของวงจรฟูลบริดจ์เทียบกับวงจร FSC

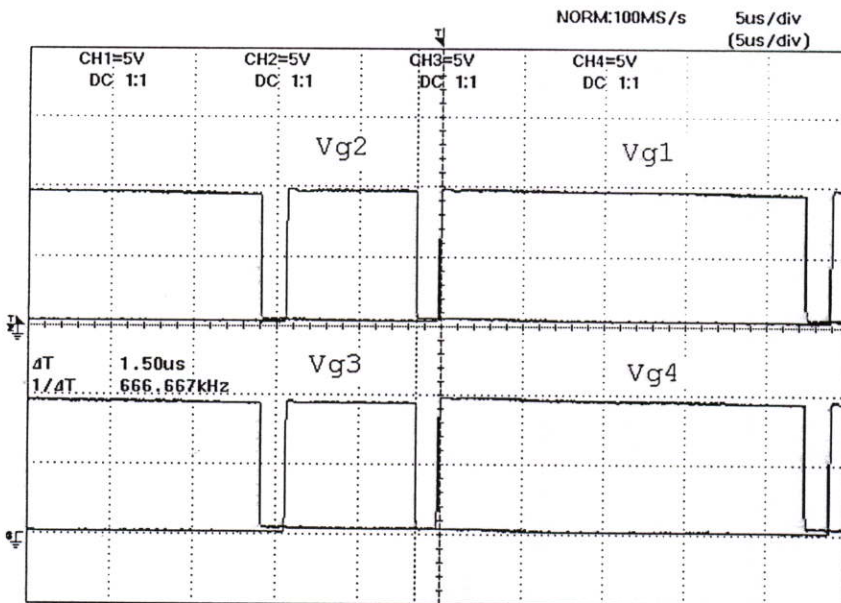
ในการทดสอบค่าพารามิเตอร์ต่างๆ ที่ใช้ควบคุมการทำงานของทั้งสองวงจรต้องกำหนดค่าให้มีค่าเท่ากันหรือใกล้เคียงกันมากที่สุด รายละเอียดมีดังนี้

	วงจรฟูลบริดจ์	วงจร FSC
ความถี่ในการสวิตช์ (kHz)	30	30
แรงดันที่จ่ายให้กับโหลด : V_s (V)	30	30
แรงดันควบคุมขาเกตของ		
เพาเวอร์มอสเฟต : V_g (V)	10	10
ค่าความต้านทาน R_g (Ohm)	100	100

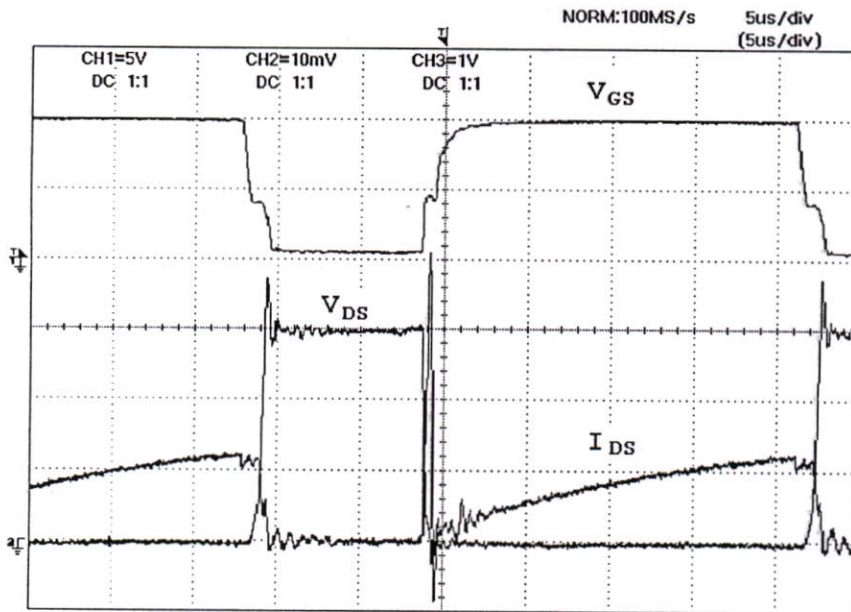
	วงจรฟูลบริดจ์	วงจร FSC
คูตี่ไซเคิล (Duty Cycle: %)	75	50
โหลด 1	ดีซีเซอร์โวมอเตอร์	ดีซีเซอร์โวมอเตอร์
โหลด 2	ความต้านทาน 33Ω	ความต้านทาน 33Ω
	ตัวเหนี่ยวนำ 0.5 mH	ตัวเหนี่ยวนำ 0.5 mH
กระแสเฉลี่ยที่ไหลผ่านโหลด	0.42 A	0.42 A

วงจรที่ฟูลบริดจ์ที่ใช้ทดสอบแสดงโดยรูปที่ 6.1 (ก) ส่วนวงจร FSC แสดงโดยรูปที่ 6.1 (ข) ในการทดลองใช้โหลด 2 แทนโหลด 1 ส่วนผลการวัดแรงดัน V_G , V_{GS} , V_{DS} , V_O กระแส I_{DS} , I_O และการสูญเสียในการสวิตช์ของสวิตช์ทั้งสี่ในวงจรฟูลบริดจ์แสดงโดยรูปที่ 7.1 – 7.10

การวัดกระแสในวงจรใช้ current probe ของ Tektronix Model : A3602 มีค่า Transfer Function 10 mV ปรับย่านการวัดที่ 0.5 A/Division ทุกผลการวัด

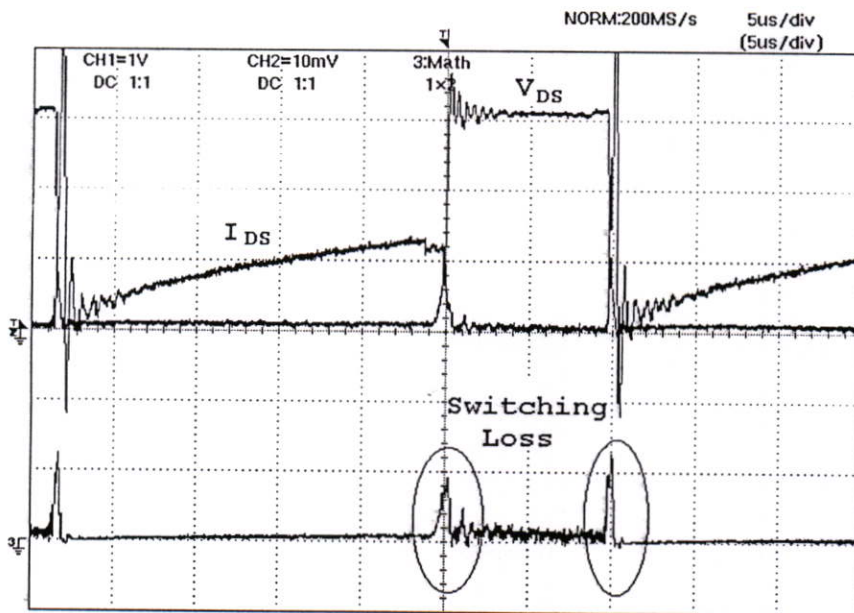


รูปที่ 7.1 การเปรียบเทียบแรงดัน V_g ที่ใช้ควบคุมสวิตช์ M1-M4 ของวงจรฟูลบริดจ์



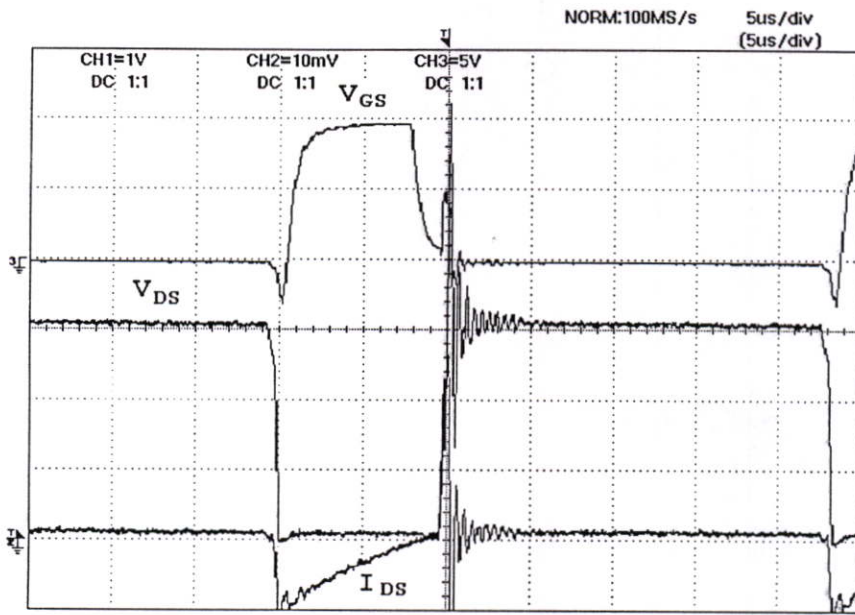
รูปที่ 7.2 แสดงถึงแรงดัน V_{GS} , V_{DS} และกระแส I_{DS} ของสวิตช์ M1

*CH1 วัดแรงดัน V_{DS} (CH1 x 10)



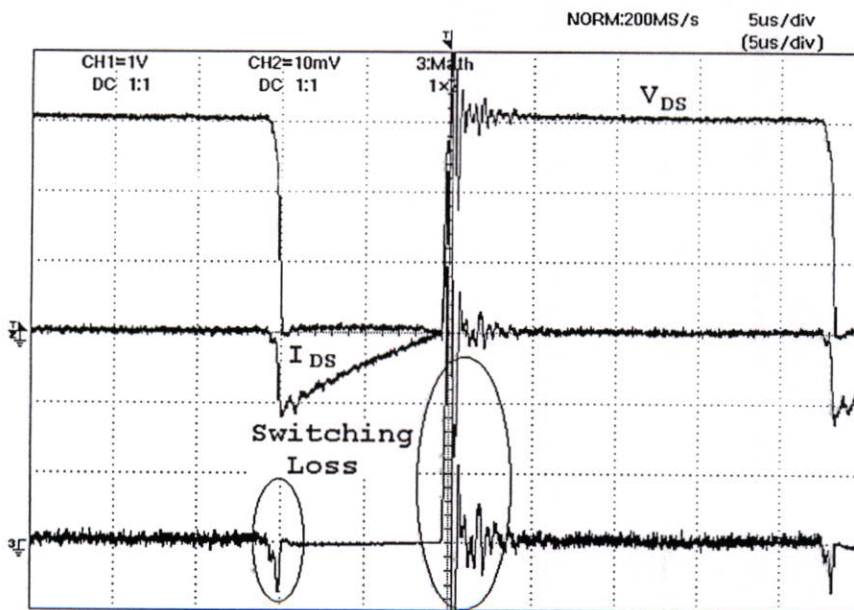
รูปที่ 7.3 แสดงถึงการสูญเสียในการสวิตช์ในหนึ่งคาบการทำงานของสวิตช์ M1

*CH1 วัดแรงดัน V_{DS} (CH1 x 10)



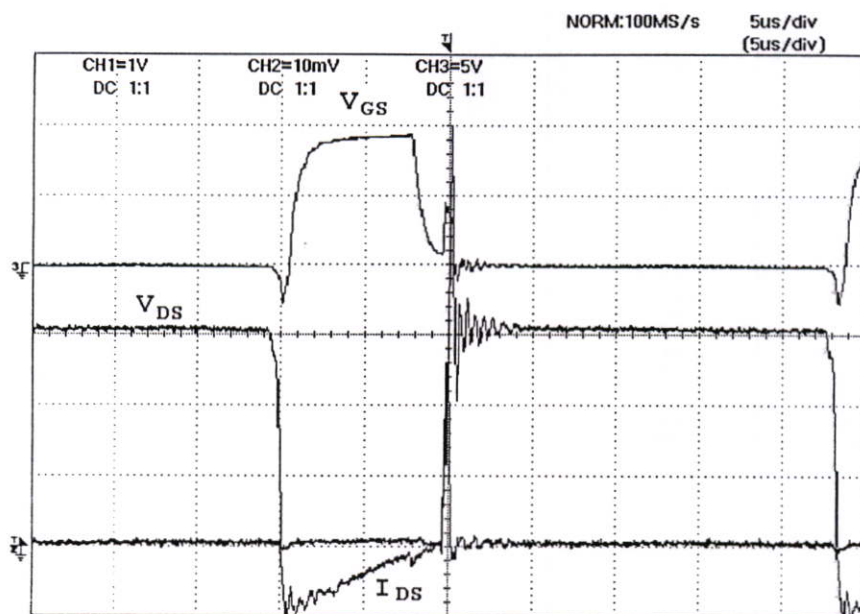
รูปที่ 7.4 แสดงถึงแรงดัน V_{GS} , V_{DS} และกระแส I_{DS} ของสวิตช์ M2

*CH1 วัดแรงดัน V_{DS} (CH1 x 10)



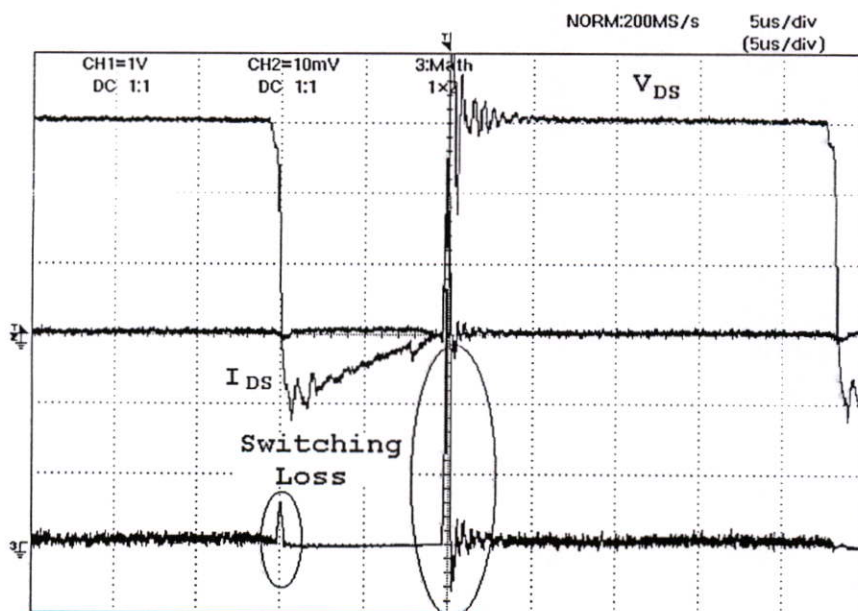
รูปที่ 7.5 แสดงถึงการสูญเสียในการสวิตช์ในหนึ่งคาบการทำงานของสวิตช์ M2

*CH1 วัดแรงดัน V_{DS} (CH1 x 10)



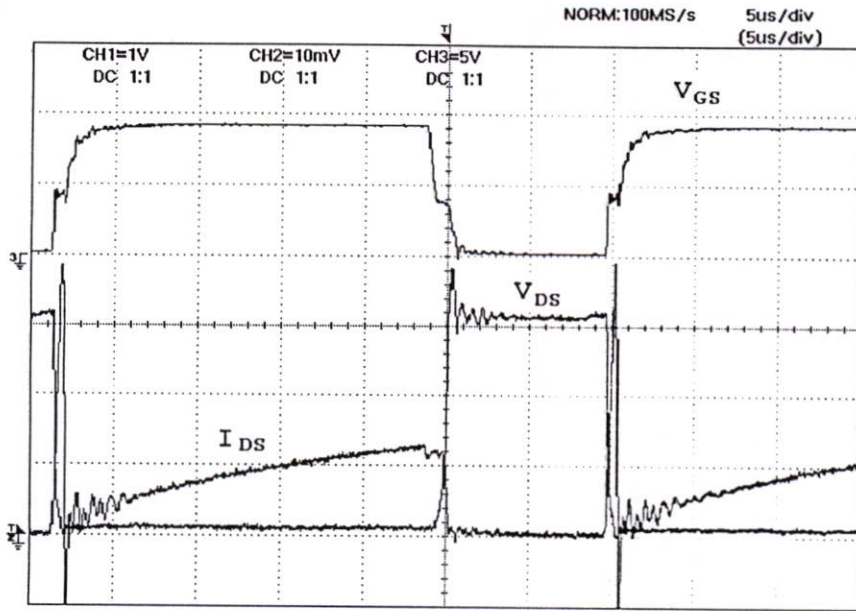
รูปที่ 7.6 แสดงถึงแรงดัน V_{GS} , V_{DS} และกระแส I_{DS} ของสวิตช์ M3

*CH1 วัดแรงดัน V_{DS} (CH1 x 10)



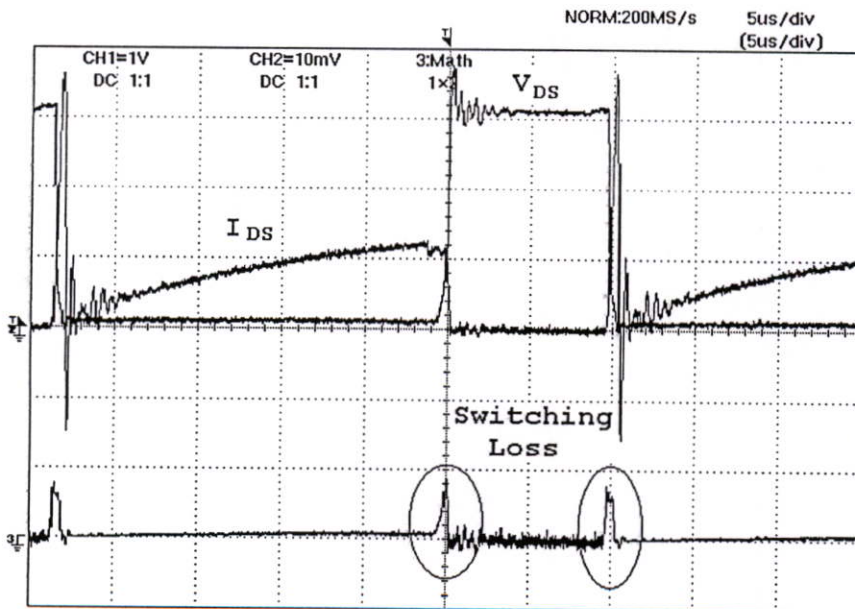
รูปที่ 7.7 แสดงถึงการสูญเสียในการสวิตช์ในหนึ่งคาบการทำงานของสวิตช์ M3

*CH1 วัดแรงดัน V_{DS} (CH1 x 10)



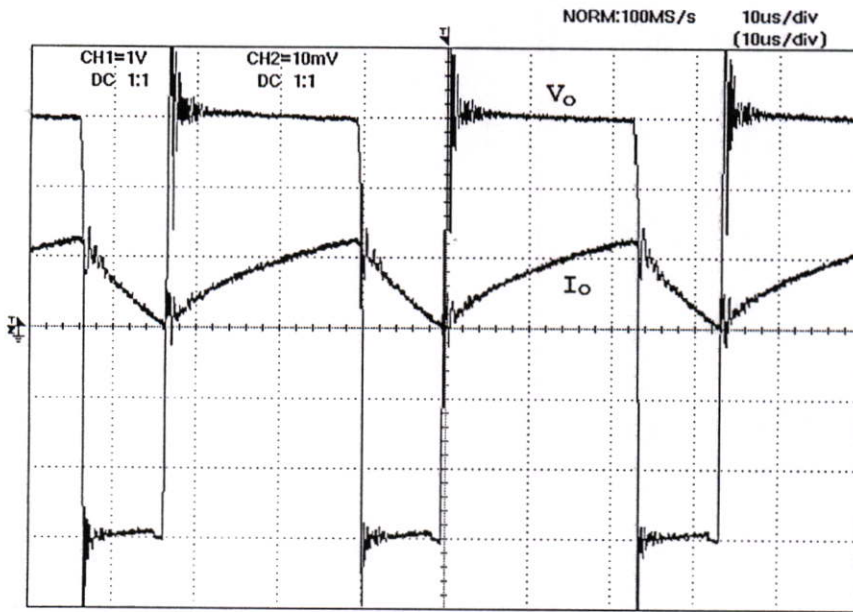
รูปที่ 7.8 แสดงถึงแรงดัน V_{GS} , V_{DS} และกระแส I_{DS} ของสวิตช์ M4

*CH1 วัดแรงดัน V_{DS} (CH1 x 10)



รูปที่ 7.9 แสดงถึงการสูญเสียในการสวิตช์ในหนึ่งคาบการทำงานของสวิตช์ M4

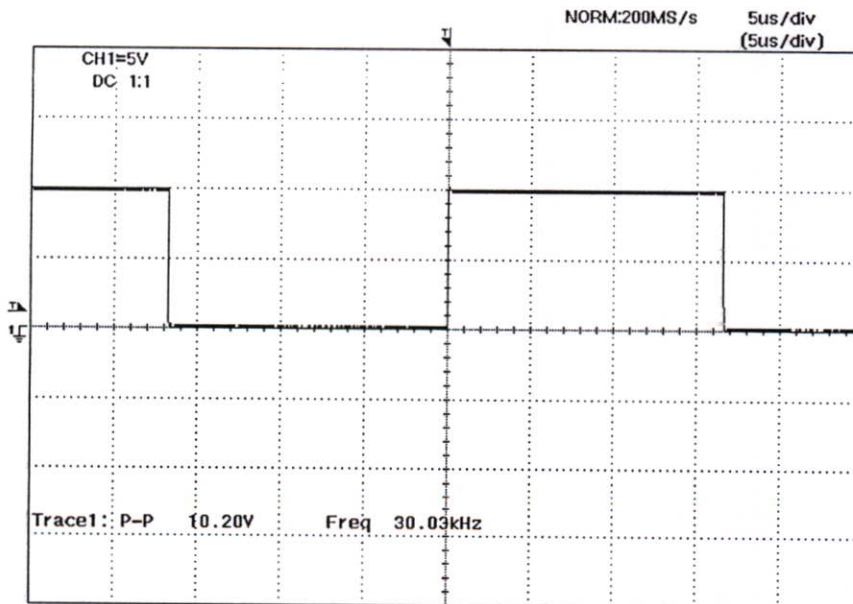
*CH1 วัดแรงดัน V_{DS} (CH1 x 10)



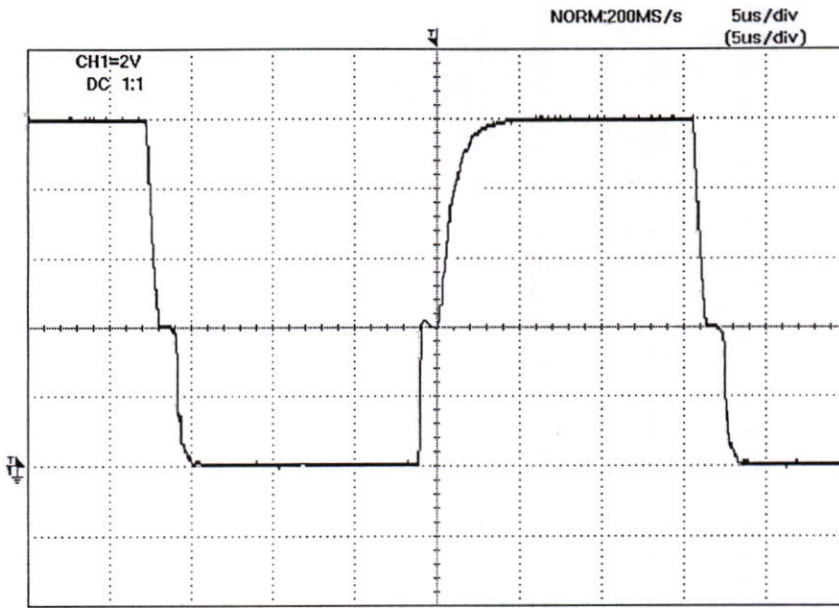
รูปที่ 7.10 แสดงถึงแรงดัน V_o ที่ตกคร่อมโหลดและกระแส I_o ที่ไหลผ่านโหลดของวงจรฟูลบริดจ์

*CH1 วัดแรงดัน V_o (CH1 x 10)

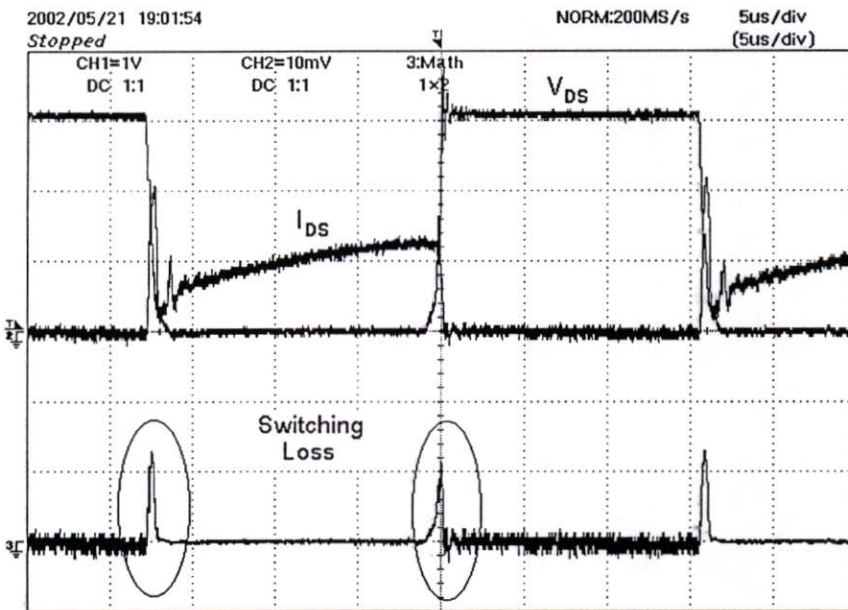
ผลการวัดแรงดัน V_G , V_{GS} , V_{DS} , V_o กระแส I_{DS} , I_o และการสูญเสียในการสวิตช์ของสวิตช์ ทั้ง M5 ในวงจร FSC แสดงโดยรูปที่ 7.11 – 7.14



รูปที่ 7.11 แสดงถึงแรงดัน V_G ของสวิตช์ M5

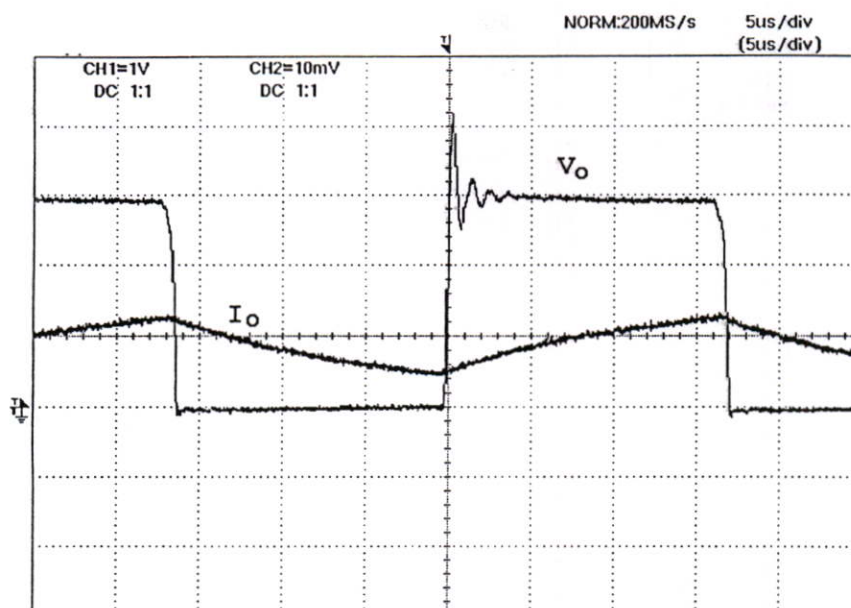


รูปที่ 7.12 แสดงถึงแรงดัน V_{GS} ของสวิตช์ M5



รูปที่ 7.13 แสดงถึงแรงดัน V_{DS} กระแส I_{DS} และการสูญเสียในการสวิตช์ในหนึ่งคาบการทำงานของสวิตช์ M5

*CH1 วัดแรงดัน V_{DS} (CH1 x 10)



รูปที่ 7.14 แสดงถึงแรงดัน V_o ที่ตกคร่อมโหลดและกระแส I_o ที่ไหลผ่านโหลดของวงจร FSC

*CH1 วัดแรงดัน V_o (CH1 x 10)

จากผลการทดลองนำรูปคลื่นที่ได้มาคำนวณหาค่าการสูญเสียในการสวิตช์และการสูญเสียในขณะนำกระแสเทียบกันระหว่างสองวงจรได้ผลดังตารางที่ 7.1

ตารางที่ 7.1 เปรียบเทียบการสูญเสียในการสวิตช์และการสูญเสียในขณะนำกระแสของเพาเวอร์มอสเฟตและไดโอดระหว่างวงจรฟูลบริดจ์เทียบกับวงจร FSC

วงจรฟูลบริดจ์					
การสูญเสียในการสวิตช์ (mW)		การสูญเสียในขณะนำกระแส (mW)			
สวิตช์ M1	370.000	สวิตช์ M1	60.192	ไดโอด D1	0
สวิตช์ M2	667.500	สวิตช์ M2	0	ไดโอด D2	40.320
สวิตช์ M3	607.500	สวิตช์ M3	0	ไดโอด D3	40.320
สวิตช์ M4	282.000	สวิตช์ M4	60.192	ไดโอด D4	0
รวม	1927.200	รวม	120.384	รวม	80.640
วงจร FSC					
การสูญเสียในการสวิตช์ (mW)		การสูญเสียในขณะนำกระแส (mW)			
สวิตช์ M1	0	สวิตช์ M1	5.808	ไดโอด D1	0
สวิตช์ M2	0	สวิตช์ M2	0	ไดโอด D2	35.910
สวิตช์ M3	0	สวิตช์ M3	0	ไดโอด D3	35.910
สวิตช์ M4	0	สวิตช์ M4	5.808	ไดโอด D4	0
สวิตช์ M5	372.00	สวิตช์ M5	67.473	ไดโอด D5	0
รวม	372.00	รวม	79.089	รวม	71.82

7.2 สัญญาณรบกวน conducted EMI ที่เกิดขึ้นในวงจรฟูลบริดจ์เทียบกับวงจร FSC

การเชื่อมต่อเครื่องมือที่ใช้ในการทดสอบวัดสัญญาณรบกวน conducted EMI ของวงจรฟูลบริดจ์เทียบกับวงจร FSC แสดงโดยรูปที่ 7.15

ซึ่งประกอบไปด้วย

LISN: EMCO Model 3825/2, 50Ω , 10 kHz - 100 MHz

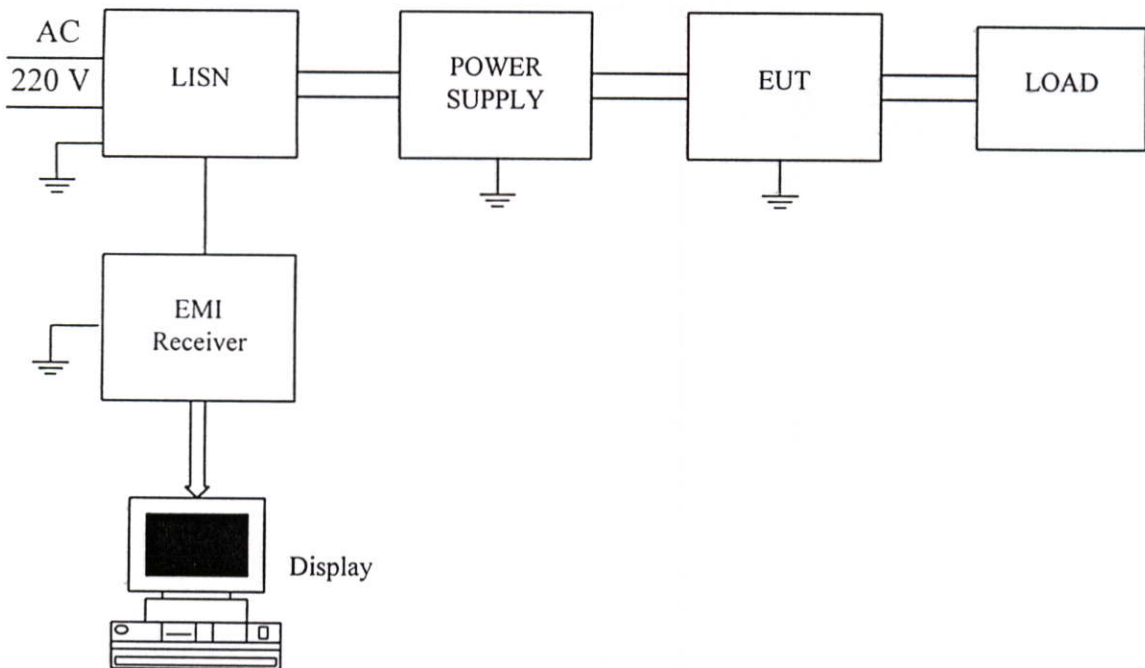
EMI Receiver: AFJ ER55CR

Power Supply: DC Linear Power Supply 30 V

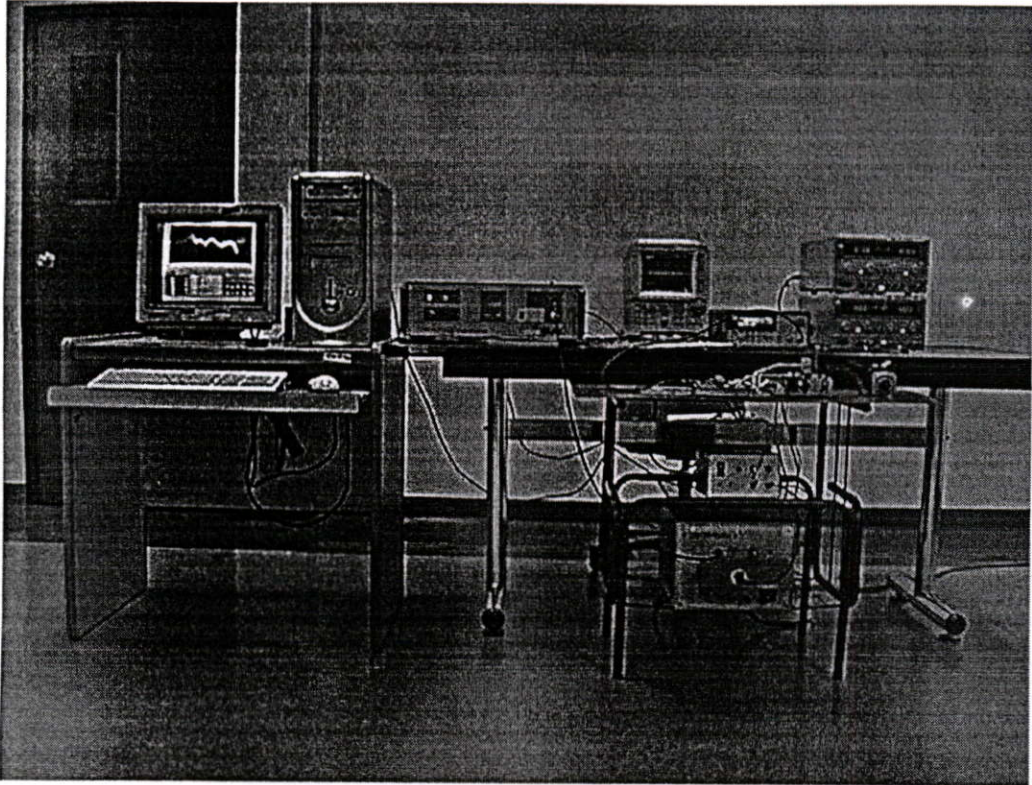
Display: PC

EUT: Full-Bridge or FSC circuit and Control circuit

ส่วนรูปที่ 7.16 แสดงถึงการเชื่อมต่อจริงของเครื่องมือและวงจรที่ใช้ในการทดสอบ



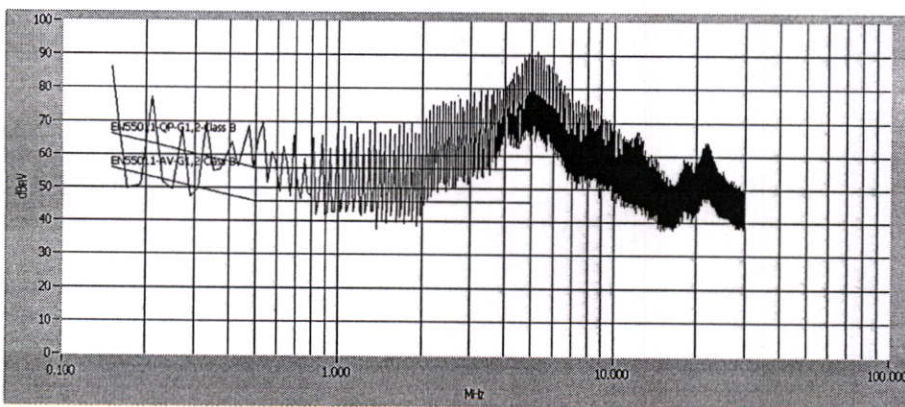
รูปที่ 7.15 การเชื่อมต่อเครื่องมือเพื่อทดสอบวัดสัญญาณรบกวน conducted EMI



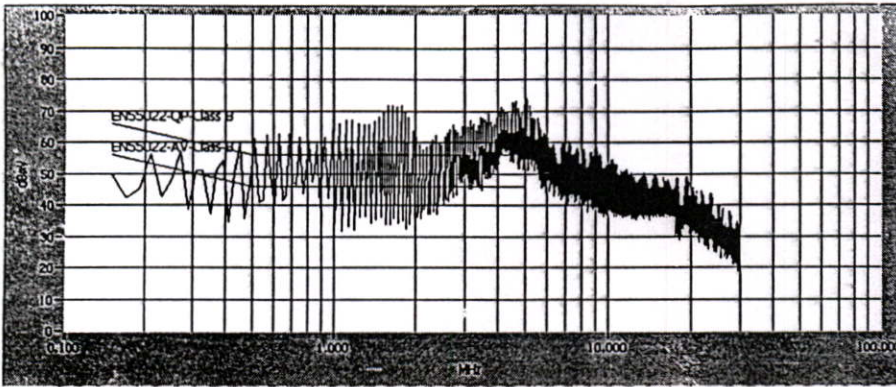
รูปที่ 7.16 การเชื่อมต่อพวงรีของเครื่องมือและวงจรที่ใช้ในการทดสอบวัดสัญญาณรบกวน

ในการทดสอบวัดความแตกต่างของระดับของสัญญาณรบกวน วงจรทั้งสองและเครื่องมือที่ใช้ในการทดสอบถูกเชื่อมต่อตามหัวข้อหัวข้อที่ 7.1

ผลการทดสอบวัดระดับของสัญญาณรบกวน conducted EMI ของวงจรฟูลบริดจ์และวงจร FSC แสดงโดยรูปที่ 7.17 และรูปที่ 7.18



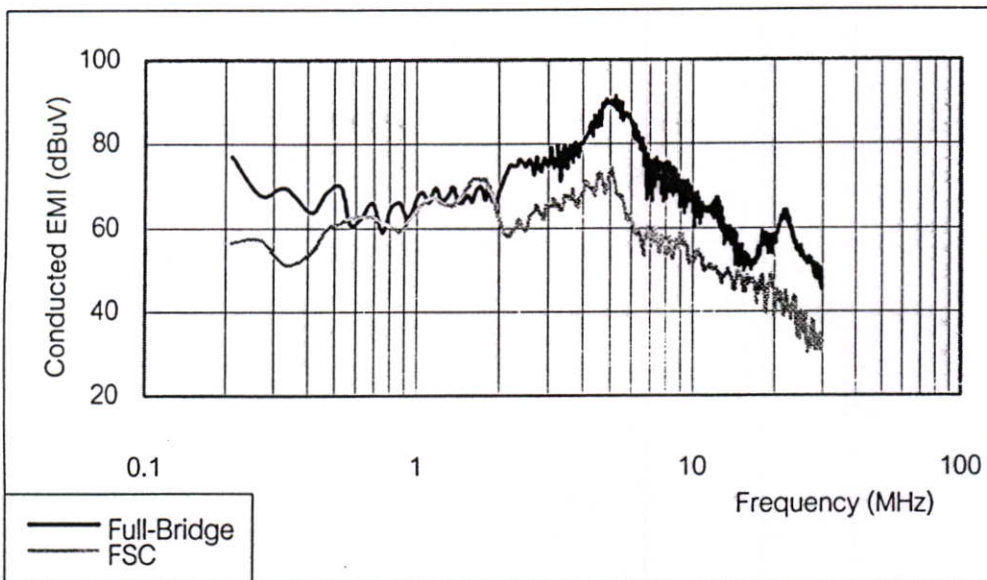
รูปที่ 7.17 ผลที่ได้จากการทดสอบวัดระดับของสัญญาณรบกวนของวงจรฟูลบริดจ์



รูปที่ 7.18 ผลที่ได้จากการทดสอบวิเคราะห์ระดับของสัญญาณรบกวนของวงจร FSC

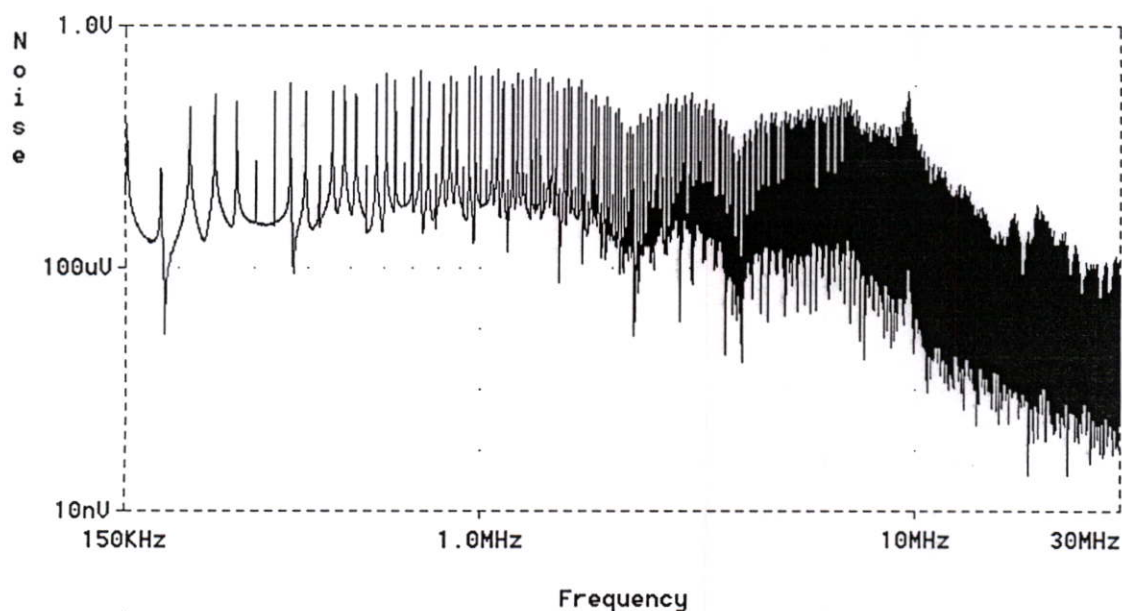
จากผลการทดสอบที่ได้แสดงให้เห็นว่าวงจรฟูลบริดจ์มีระดับของสัญญาณรบกวน conducted EMI ที่สูงกว่าวงจร FSC ในเกือบทุกย่านความถี่ ซึ่งก็เป็นผลมาจากจำนวนสวิตช์ที่ใช้ทำงานที่ความถี่สูงมีมากกว่าและการทำงานของวงจรมีความซับซ้อนกว่า

นำผลการทดสอบที่ได้มาเชื่อมต่อเฉพาะค่าสูงสุดเพื่อพล็อตเป็นกราฟแล้วนำมาเปรียบเทียบผลความแตกต่างระดับสัญญาณรบกวนทั้งสองวงจร ได้ดังรูปที่ 7.19

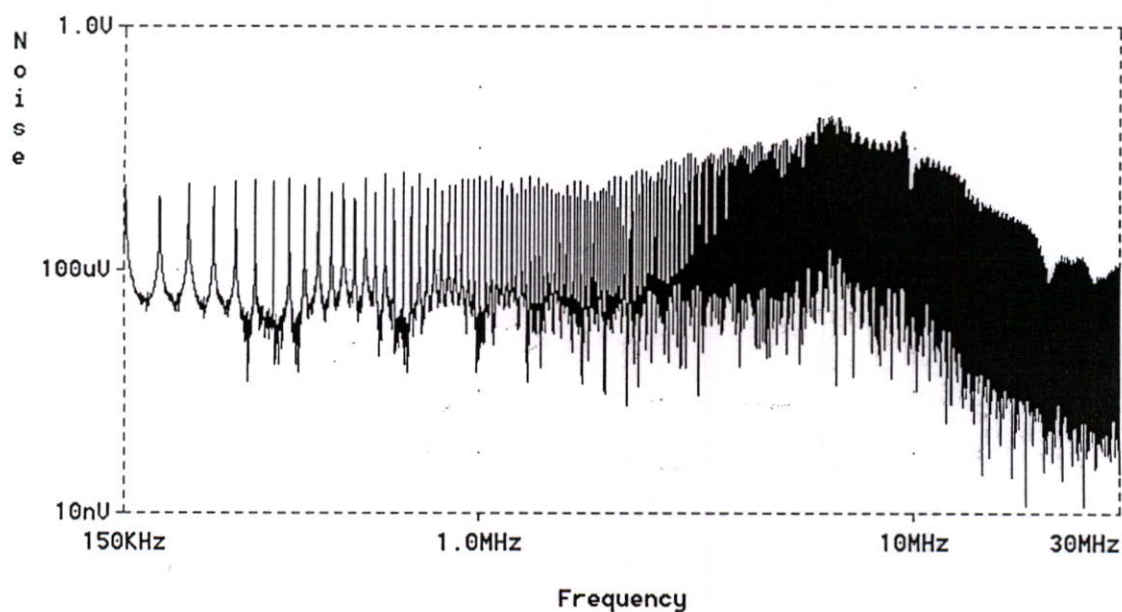


รูปที่ 7.19 กราฟเปรียบเทียบระดับสัญญาณรบกวน conducted EMI ของวงจรฟูลบริดจ์กับวงจร FSC

ใช้การซิมูเลทโดยโปรแกรมเลียนแบบวงจร Pspice สัญญาณรบกวน conducted EMI ของ วงจรฟลูบริดจ์เทียบกับวงจร FSC ผลที่ได้สอดคล้องกับผลที่ได้จากการทดสอบ แสดงโดยรูปที่ 7.20 และ 7.21



รูปที่ 7.20 ผลของสัญญาณรบกวน Conducted EMI ของวงจรฟลูบริดจ์ที่ได้จากการซิมูเลทด้วย โปรแกรม PSpice



รูปที่ 7.21 ผลของสัญญาณรบกวน Conducted EMI ของวงจร FSC ที่ได้จากการซิมูเลทด้วย โปรแกรม PSpice

7.3 การนำวงจรพุก-พุล เกทไดรเวอร์เข้ามาช่วยลดสัญญาณรบกวน conducted EMI และใช้วงจร current-source และ current-sink เข้ามาช่วยลดการสูญเสียในการสวิตช์ที่เพิ่มขึ้นของวงจร FSC

วงจรขับเกทที่ใช้ในหัวข้อที่ผ่านมาไม่สามารถแยกการควบคุมสโลบของกระแส I_{DS} และแรงดัน V_{DS} ได้ ในหัวข้อนี้จึงได้นำวงจรขับเกทชนิด พุก-พุล เข้ามาทำงานแทน วงจรนี้ประกอบไปด้วยทรานซิสเตอร์ PNP และ NPN ทำงานคู่กัน ทำให้สามารถจ่ายกระแสและถ่ายกระแส I_G ได้รวดเร็วกว่าวงจรขับเกทธรรมดา ส่งผลให้ความชันของสโลบกระแส I_{DS} และแรงดัน V_{DS} เพิ่มขึ้น การสูญเสียในการสวิตช์ของเพาเวอร์มอสเฟตจึงมีค่าลดลงแต่ระดับของสัญญาณรบกวนเพิ่มขึ้นเล็กน้อยตามความชันของสโลบทั้งสองที่มีค่าเพิ่มขึ้น

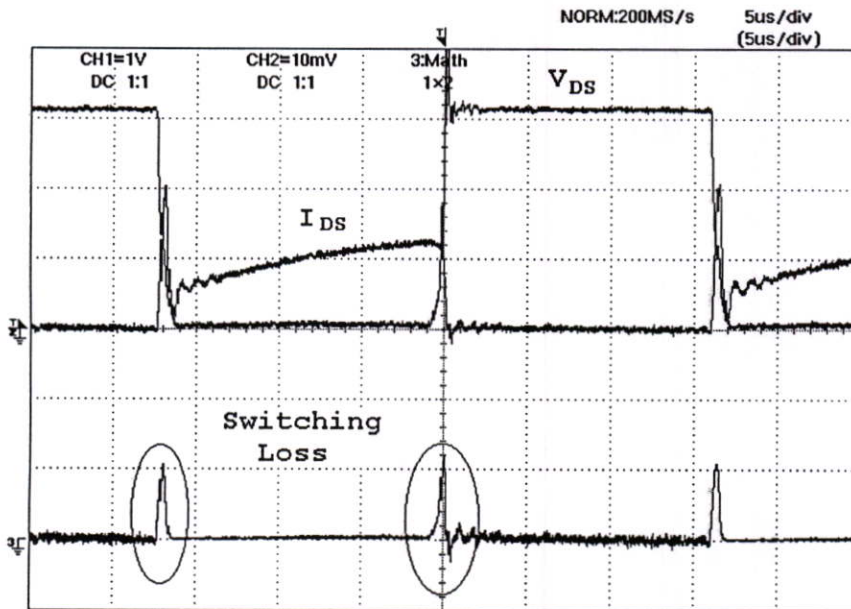
วงจรพุก-พุล เกทไดรเวอร์ใช้การปรับค่าความต้านทาน R_{gon} และ R_{goff} เพื่อควบคุมสโลบในช่วง turn-on และ turn-off ของรูปคลื่นของแรงดัน V_{GS} , V_{DS} และกระแส I_{DS} ให้มีความชันลดลงวัตถุประสงค์เพื่อให้สัญญาณรบกวน conducted EMI มีระดับลดลง แต่การปรับค่าความต้านทานทั้งสองค่าส่งผลให้ค่าการสูญเสียในการสวิตช์เพิ่มขึ้น ดังนั้นจึงต้องมีการเลือกค่าความต้านทานที่เหมาะสมโดยคำนึงถึงวัตถุประสงค์หลักคือลดระดับของสัญญาณรบกวนให้มากที่สุดโดยไม่ให้การสูญเสียในการสวิตช์เพิ่มขึ้นมากนัก

การหาค่าความต้านทานของ R_{gon} และ R_{goff} ที่เหมาะสมทำได้โดยการปรับค่าความต้านทานทั้งสองหลายๆ ค่า ทดสอบวัดระดับของสัญญาณรบกวนและการสูญเสียในการสวิตช์ของแต่ละค่า นำผลที่ได้มาพล็อตเป็นกราฟเปรียบเทียบเพื่อหาค่าของความต้านทานที่เหมาะสม

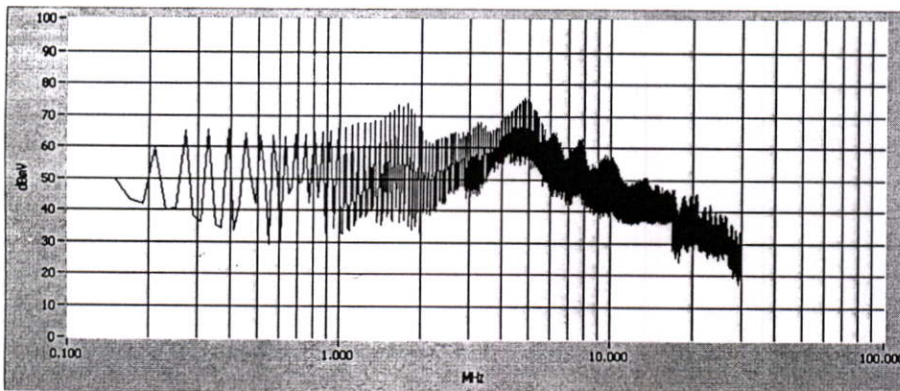
วงจร FSC ที่ทำงานพร้อมกับวงจรพุก-พุล เกทไดรเวอร์ วงจร current-source และวงจร current-sink ที่ใช้ในการทดสอบแสดงโดยรูปที่ 6.11

ผลการทดลองวัดระดับของสัญญาณรบกวนและการสูญเสียในการสวิตช์ที่ค่าความต้านทาน R_{gon} และ R_{goff} ต่างๆ มีดังนี้

1) ที่ค่าความต้านทาน $R_{\text{gon}} 100 \Omega$, $R_{\text{goff}} 100 \Omega$ ระดับของสัญญาณรบกวนและการสูญเสียในการสวิตช์ที่วัดได้แสดงโดยรูปที่ 7.22 และรูปที่ 7.23

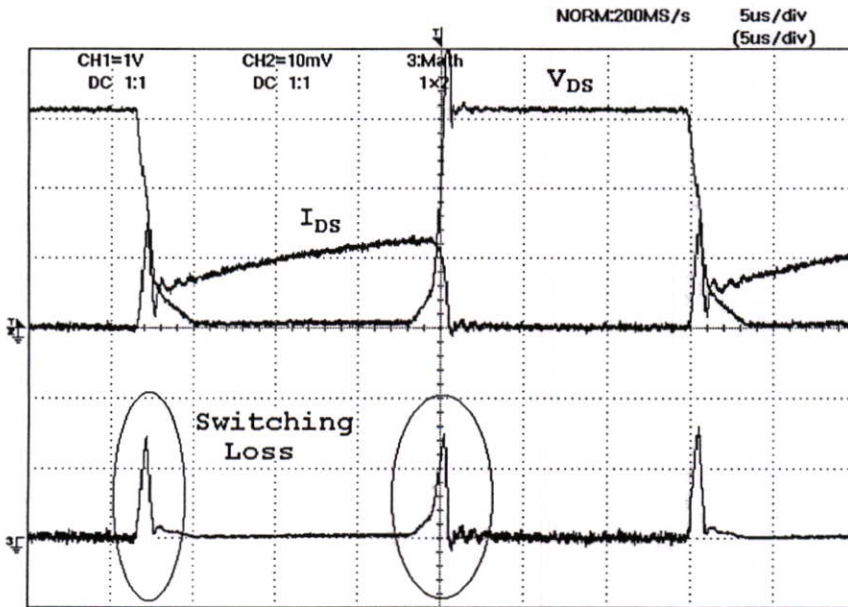


รูปที่ 7.22 แสดงถึงการสูญเสียในการสวิตช์ของสวิตช์ M5 ในวงจร FSC เมื่อวงจรพช-พูล เกทไดรเวอร์ใช้ค่าความต้านทาน $R_{\text{gon}} 100 \Omega$ และ $R_{\text{goff}} 100 \Omega$
 *CH1 วัดแรงดัน V_{DS} (CH1 x 10)



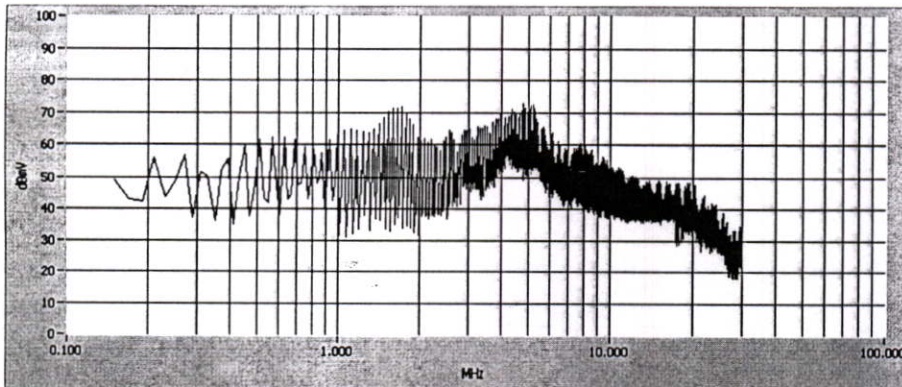
รูปที่ 7.23 แสดงถึงระดับของสัญญาณรบกวน conducted EMI ที่เกิดขึ้นในวงจร FSC เมื่อวงจรพช-พูล เกทไดรเวอร์ใช้ค่าความต้านทาน $R_{\text{gon}} 100 \Omega$ และ $R_{\text{goff}} 100 \Omega$

2) ที่ค่าความต้านทาน R_{gon} 300 Ω , R_{goff} 300 Ω ระดับของสัญญาณรบกวนและการสูญเสียในการสวิตช์ที่วัดได้แสดงโดยรูปที่ 7.24 และรูปที่ 7.25



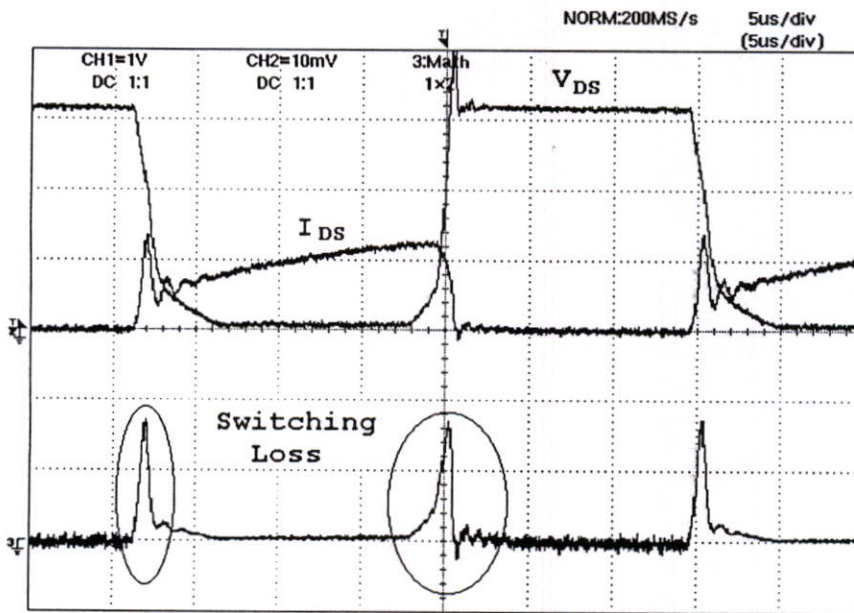
รูปที่ 7.24 แสดงถึงการสูญเสียในการสวิตช์ของสวิตช์ M5 ในวงจร FSC เมื่อวงจรพวง-พูล เกทไดรเวอร์ใช้ค่าความต้านทาน R_{gon} 300 Ω และ R_{goff} 300 Ω

*CH1 วัดแรงดัน V_{DS} (CH1 x 10)



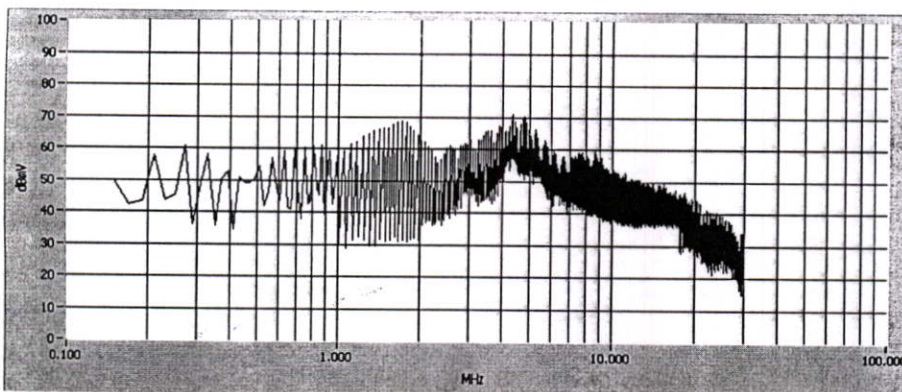
รูปที่ 7.25 แสดงถึงระดับของสัญญาณรบกวน conducted EMI ที่เกิดขึ้นในวงจร FSC เมื่อวงจรพวง-พูล เกทไดรเวอร์ใช้ค่าความต้านทาน R_{gon} 300 Ω และ R_{goff} 300 Ω

3) ที่ค่าความต้านทาน R_{gon} 500 Ω , R_{goff} 300 Ω ระดับของสัญญาณรบกวนและการสูญเสียในการสวิตช์ที่วัดได้แสดงโดยรูปที่ 7.26 และรูปที่ 7.27



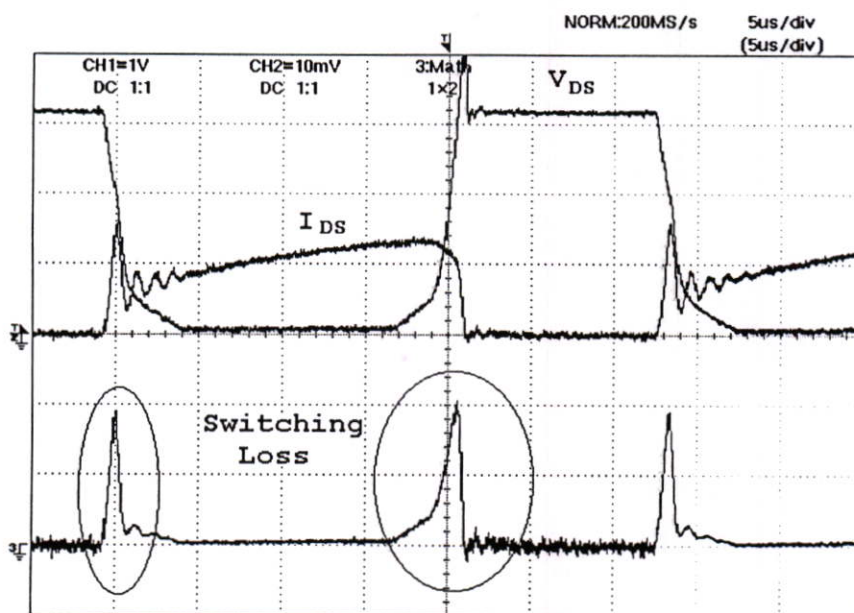
รูปที่ 7.26 แสดงถึงการสูญเสียในการสวิตช์ของสวิตช์ M5 ในวงจร FSC เมื่อวงจรพวง-พูล เกทไดรเวอร์ใช้ค่าความต้านทาน R_{gon} 500 Ω และ R_{goff} 300 Ω

*CH1 วัดแรงดัน V_{DS} (CH1 x 10)

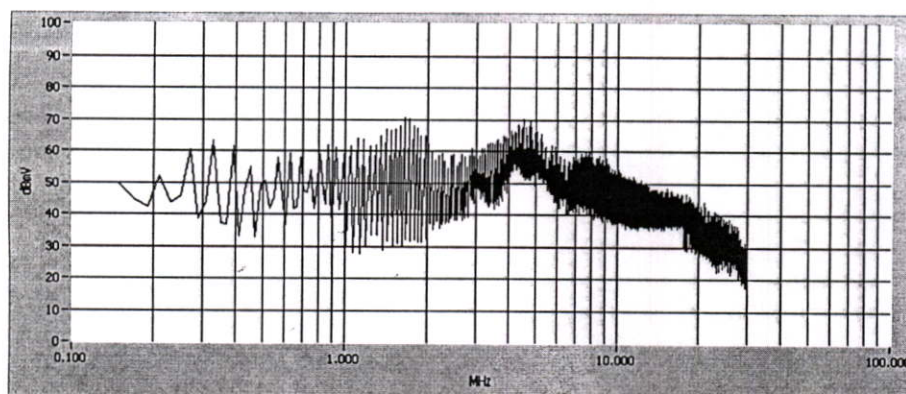


รูปที่ 7.27 แสดงถึงระดับของสัญญาณรบกวน conducted EMI ที่เกิดขึ้นในวงจร FSC เมื่อวงจรพวง-พูล เกทไดรเวอร์ใช้ค่าความต้านทาน R_{gon} 500 Ω และ R_{goff} 300 Ω

4) ที่ค่าความต้านทาน R_{gon} 500 Ω , R_{goff} 500 Ω ระดับของสัญญาณรบกวนและการสูญเสียในการสวิตช์ที่วัดได้แสดงโดยรูปที่ 7.28 และรูปที่ 7.29

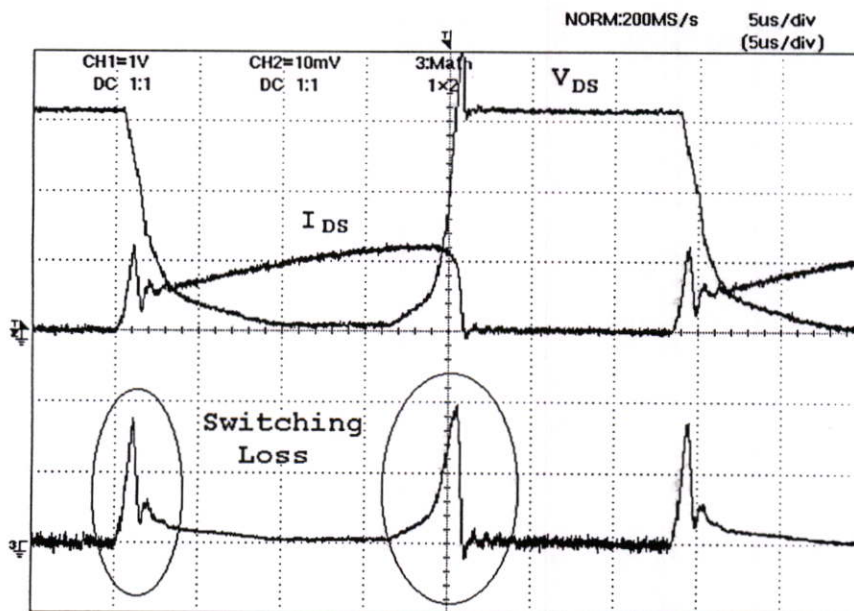


รูปที่ 7.28 แสดงถึงการสูญเสียในการสวิตช์ของสวิตช์ MS ในวงจร FSC เมื่อวงจรพุก-พูล เกทไดรเวอร์ใช้ค่าความต้านทาน R_{gon} 500 Ω และ R_{goff} 500 Ω
 *CH1 วัดแรงดัน V_{DS} (CH1 x 10)

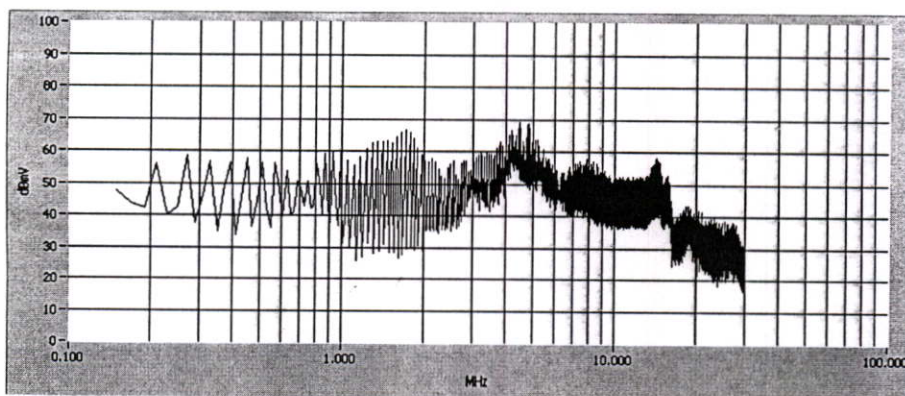


รูปที่ 7.29 แสดงถึงระดับของสัญญาณรบกวน conducted EMI ที่เกิดขึ้นในวงจร FSC เมื่อวงจรพุก-พูล เกทไดรเวอร์ใช้ค่าความต้านทาน R_{gon} 500 Ω และ R_{goff} 500 Ω

5) ที่ค่าความต้านทาน R_{gon} 750 Ω , R_{goff} 500 Ω ระดับของสัญญาณรบกวนและการสูญเสียในการสวิตช์ที่วัดได้แสดงโดยรูปที่ 7.30 และรูปที่ 7.31

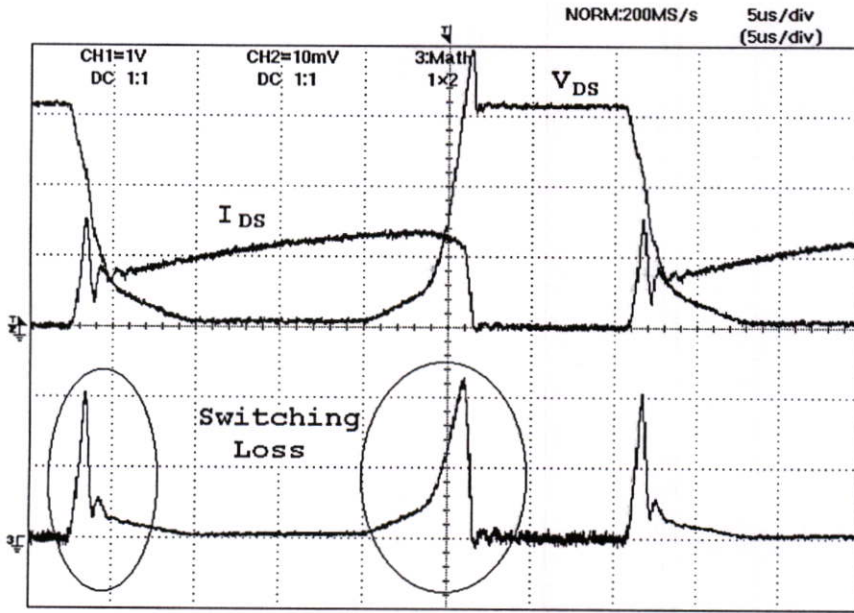


รูปที่ 7.30 แสดงถึงการสูญเสียในการสวิตช์ของสวิตช์ M5 ในวงจร FSC เมื่อวงจรพช-พค เกทไดรเวอร์ใช้ค่าความต้านทาน R_{gon} 750 Ω และ R_{goff} 500 Ω
 *CH1 วัดแรงดัน V_{DS} (CH1 x 10)

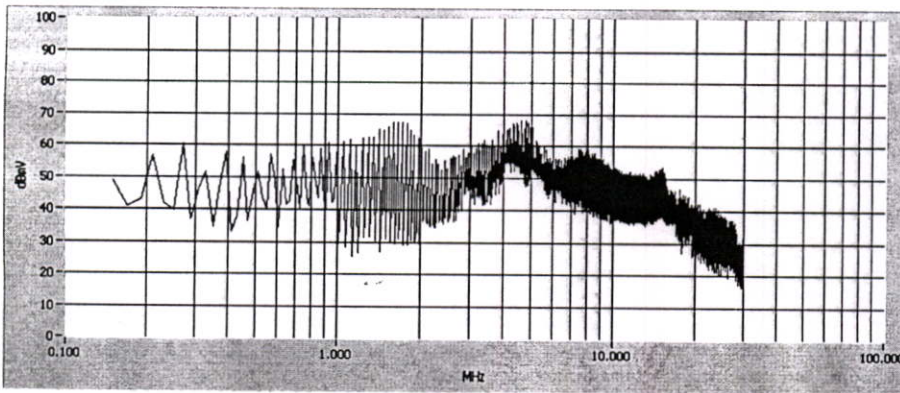


รูปที่ 7.31 แสดงถึงระดับของสัญญาณรบกวน conducted EMI ที่เกิดขึ้นในวงจร FSC เมื่อวงจรพช-พค เกทไดรเวอร์ใช้ค่าความต้านทาน R_{gon} 750 Ω และ R_{goff} 500 Ω

6) ที่ค่าความต้านทาน R_{gon} 750 Ω , R_{goff} 750 Ω ระดับของสัญญาณรบกวนและการสูญเสียในการสวิตช์ที่วัดได้แสดงโดยรูปที่ 7.32 และรูปที่ 7.33

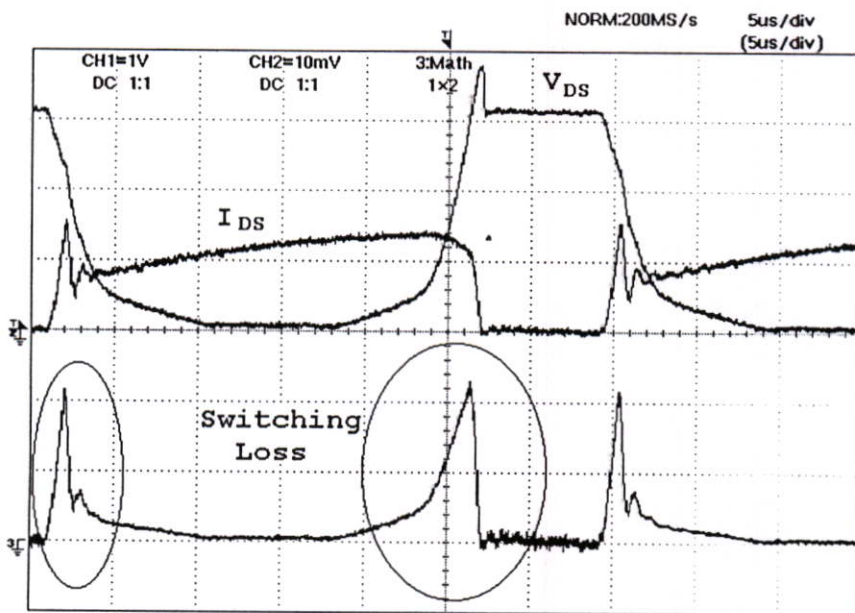


รูปที่ 7.32 แสดงถึงการสูญเสียในการสวิตช์ของสวิตช์ M5 ในวงจร FSC เมื่อวงจรพุก-พูล เกทไดรเวอร์ใช้ค่าความต้านทาน R_{gon} 750 Ω และ R_{goff} 750 Ω
 *CH1 วัดแรงดัน V_{DS} (CH1 x 10)



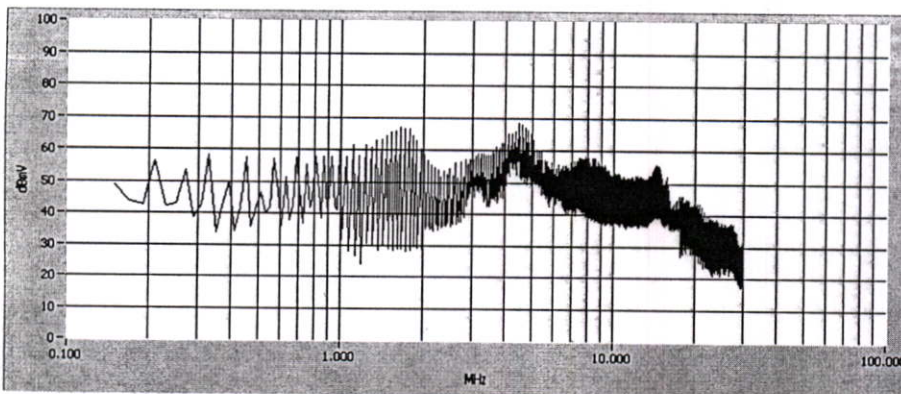
รูปที่ 7.33 แสดงถึงระดับของสัญญาณรบกวน conducted EMI ที่เกิดขึ้นในวงจร FSC เมื่อวงจรพุก-พูล เกทไดรเวอร์ใช้ค่าความต้านทาน R_{gon} 750 Ω และ R_{goff} 750 Ω

7) ที่ค่าความต้านทาน R_{gon} 1 k Ω , R_{goff} 1 k Ω ระดับของสัญญาณรบกวนและการสูญเสียในการสวิตช์ที่วัดได้แสดงโดยรูปที่ 7.34 และรูปที่ 7.35



รูปที่ 7.34 แสดงถึงการสูญเสียในการสวิตช์ของสวิตช์ M5 ในวงจร FSC เมื่อวงจรพุก-พูล เกทไดรเวอร์ใช้ค่าความต้านทาน R_{gon} 1 k Ω และ R_{goff} 1 k Ω

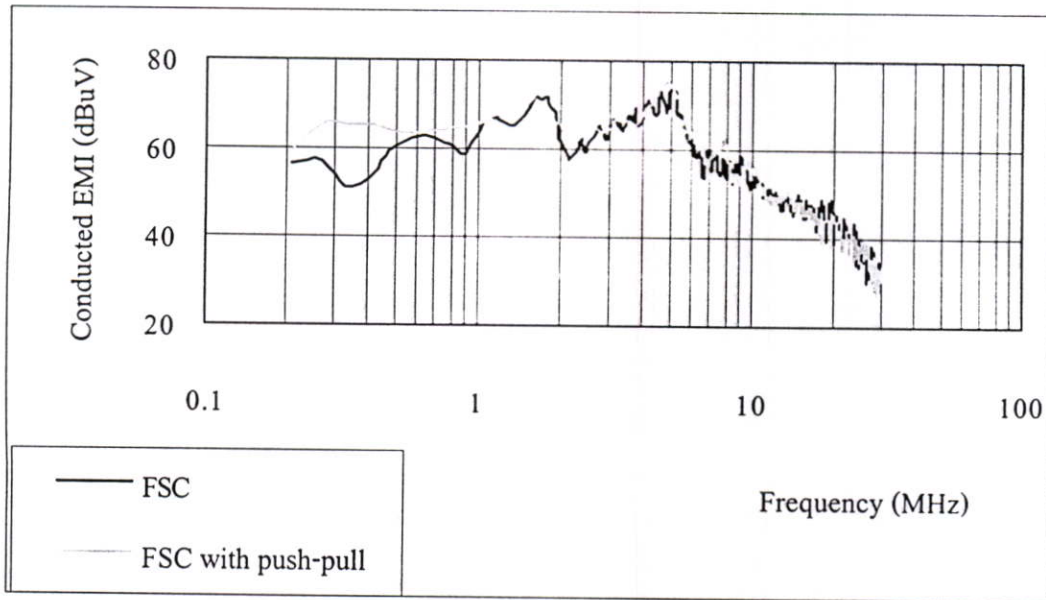
*CH1 วัดแรงดัน V_{DS} (CH1 x 10)



รูปที่ 7.35 แสดงถึงระดับของสัญญาณรบกวน conducted EMI ที่เกิดขึ้นในวงจร FSC เมื่อวงจรพุก-พูล เกทไดรเวอร์ใช้ค่าความต้านทาน R_{gon} 1 k Ω และ R_{goff} 1 k Ω

จากการทดสอบเมื่อปรับค่าความต้านทาน R_{gon} และ R_{goff} ของวงจรpush-pull เกทไดรเวอร์ไว้ที่ 100Ω และ 100Ω ตามลำดับ การสูญเสียในการสวิตช์ของวงจร FSC มีค่า 355.200 mW เมื่อเปรียบเทียบกับวงจร FSC ที่ไม่ได้ใช้วงจรขับเกทแบบ push-pull ปรากฏว่าการสูญเสียในการสวิตช์ลดลง 16.8 mW ส่วนระดับของสัญญาณรบกวนสูงสุดมีค่าเพิ่มขึ้นเล็กน้อย จาก 74.31 dBuV เป็น 75.67 dBuV ที่ความถี่ 5 MHz

นำผลทดสอบสัญญาณรบกวน conducted EMI มาเชื่อมต่อกำสูงสุดเพื่อพล็อตเป็นกราฟ แล้งนำมาเปรียบเทียบผลความแตกต่าง ได้ดังรูปที่ 7.36



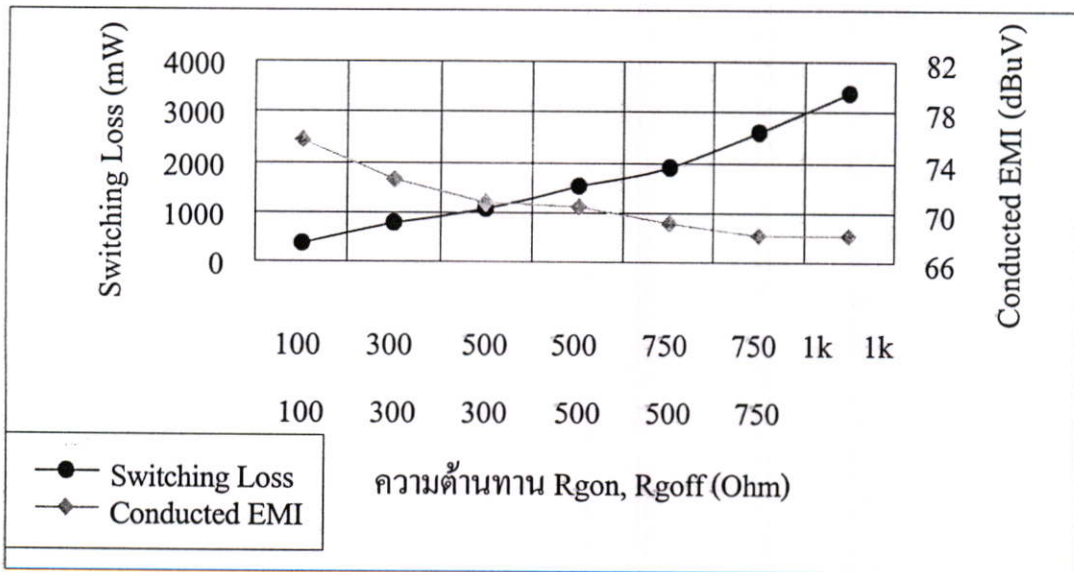
รูปที่ 7.36 กราฟเปรียบเทียบระดับสัญญาณรบกวน conducted EMI ของวงจร FSC ที่ใช้ชุดขับเกทเป็นตัวความต้านทาน 100Ω กับวงจร FSC ที่ใช้วงจรpush-pull เกทไดรเวอร์ ปรับค่าความต้านทาน R_{gon} ไว้ที่ 100Ω และ R_{goff} ไว้ที่ 100Ω เป็นชุดขับเกท

จากผลการทดสอบที่ได้นำมาคำนวณหาค่าการสูญเสียในการสวิตช์และค่าสูงสุดของระดับสัญญาณรบกวนในแต่ละค่าความต้านทาน ผลที่ได้นำมาแสดงโดยตารางที่ 7.2

ตารางที่ 7.2 แสดงค่าการสูญเสียในการสวิตช์และค่าสูงสุดของระดับสัญญาณรบกวนในช่วงความถี่ 4 MHz – 5 MHz ในแต่ละครั้งของการปรับค่าความต้านทาน R_{gon} และ R_{goff}

ความต้านทาน R_{gon} และ R_{goff} (Ω)	การสูญเสียในการสวิตช์ (mW)	ระดับของสัญญาณรบกวนสูงสุด (dBuV)
100, 100	355.200	75.67
300, 300	798.000	72.66
500, 300	1053.000	70.82
500, 500	1506.750	70.46
750, 500	1913.700	69.07
750, 750	2586.000	68.22
1k, 1k	3401.700	68.20

นำค่าจากตารางที่ 7.2 มาพล็อตเพื่อหาช่วงของค่าความต้านทานที่เหมาะสม ได้กราฟดังรูปที่ 7.37

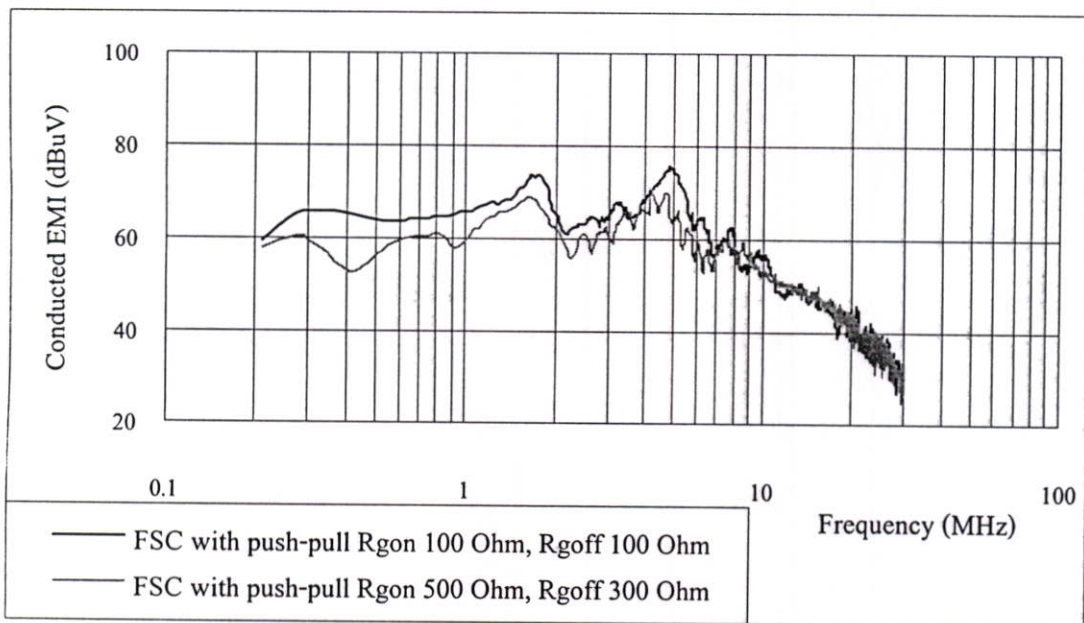


รูปที่ 7.37 กราฟแสดงความสัมพันธ์ของการสูญเสียในการสวิตช์และระดับของสัญญาณรบกวน conducted EMI ของวงจร FSC เมื่อมีการปรับค่าความต้านทาน R_{gon} และ R_{goff}

จากกราฟในรูปที่ 7.37 ค่าที่เหมาะสมของ R_{gon} และ R_{goff} คือ 500Ω และ 300Ω ตามลำดับ ที่พิจารณาเลือกค่านี้นี้เนื่องจากการสูญเสียในการสวิตช์เพิ่มขึ้นจากเดิมไม่มากนักเมื่อเปรียบเทียบกับทุกค่า ส่วนอัตราการลดลงของระดับของสัญญาณรบกวนยังอยู่ในช่วงที่มากที่สุด หลังจากจุดนี้ไปแล้วอัตราการลดลงของระดับของสัญญาณรบกวนมีค่าน้อยในขณะที่อัตราการเพิ่มของการสูญเสียในการสวิตช์มีค่าสูงขึ้น

ผลของการปรับ R_{gon} และ R_{goff} ของวงจรpush-พูล เกทไดรเวอร์เพิ่มขึ้นจากค่าเดิม 100Ω กับ 100Ω เป็น 500Ω กับ 300Ω ตามลำดับทำให้ระดับของสัญญาณรบกวนลดลง จาก 75.67 dBuV เหลือ 70.82 dBuV พิจารณาที่ค่าสูงสุด แต่การสูญเสียในการสวิตช์ก็มีค่าเพิ่มขึ้นจากเดิม 355.200 mW เป็น 1053.000 mW ซึ่งทำให้ประสิทธิภาพโดยรวมของวงจรลดลง

นำผลการทดสอบที่ได้มาเชื่อมต่อเฉพาะค่าสูงสุดเพื่อพล็อตเป็นกราฟแล้วนำมาเปรียบเทียบผลความแตกต่างระดับสัญญาณรบกวนทั้งสองวงจร ได้ดังรูปที่ 7.38



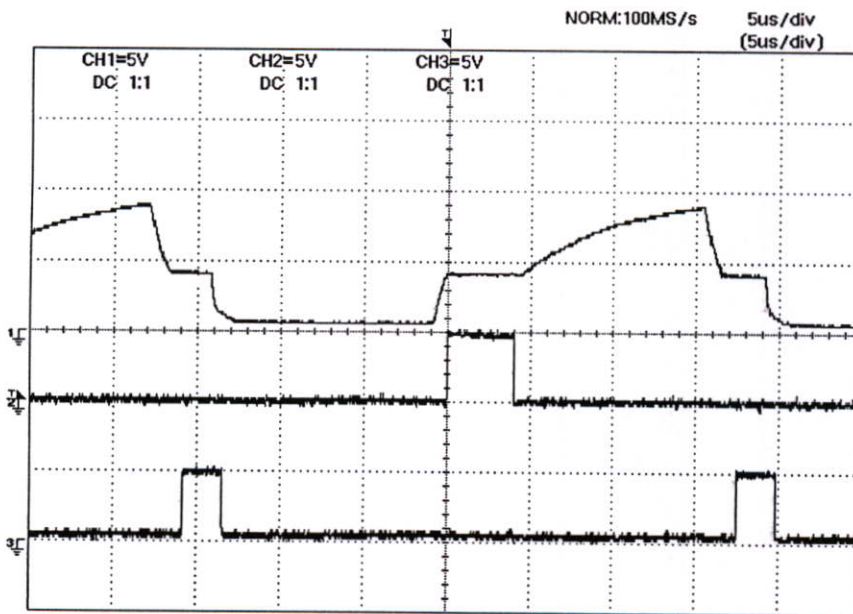
รูปที่ 7.38 กราฟเปรียบเทียบระดับสัญญาณรบกวน conducted EMI ของวงจร FSC ที่ปรับค่าความต้านทาน R_{gon} และ R_{goff} ของวงจรpush-พูล เกทไดรเวอร์ไว้ที่ 100Ω และ 100Ω กับปรับค่าความต้านทานไว้ที่ 500Ω และ 300Ω ตามลำดับ

วงจรที่เพิ่มขึ้นมาเพื่อช่วยลดการสูญเสียในการสวิตช์ในช่วง turn-on และ turn-off คือ วงจร current-source และ current-sink ตามลำดับ การทำงานของทั้งสองวงจรร่วมกับวงจร FSC อธิบายไว้ในบทที่ 6 ผลการทำงานของทั้งสองวงจรทำให้ช่วงเวลาการเกิด Miller Effect ของแรงดัน V_{GS} สั้นลงและสโบลของแรงดัน V_{DS} มีความชันมากขึ้นทั้งในช่วง turn-on และ turn-off การสูญเสียในการสวิตช์ลดลงส่วนระดับของสัญญาณรบกวนมีค่าเพิ่มขึ้นเล็กน้อย เนื่องมาจากการทำงานของสองวงจรมีการลดการสูญเสียในการสวิตช์ที่เพิ่มขึ้นเมื่อมีการปรับค่าความต้านทาน R_{gon} และ R_{goff} ของวงจรพวช-พุด เกทไดรเวอร์ จาก 100Ω และ 100Ω เป็น 500Ω และ 300Ω ให้เหลือค่าเท่าเดิมหรือใกล้เคียงที่สุด

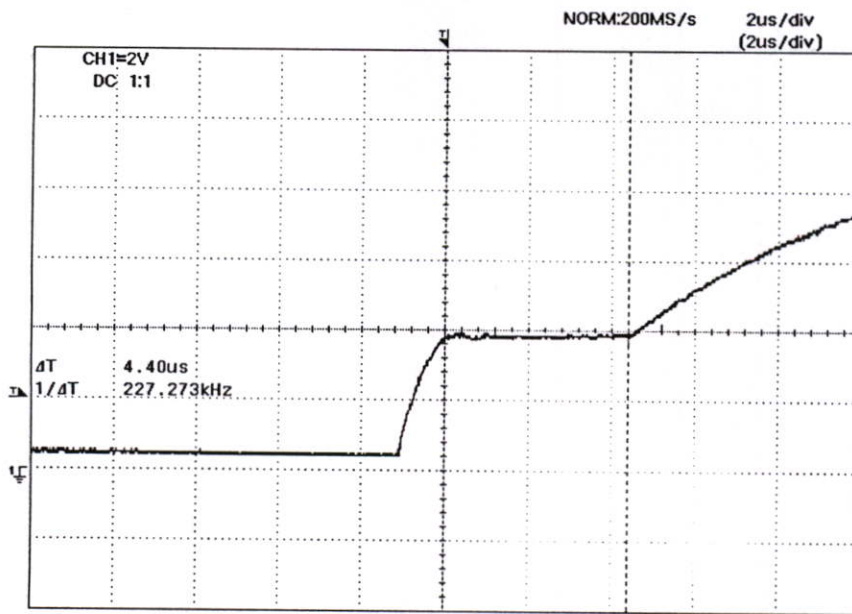
รูปที่ 7.39 แสดงถึงรูปคลื่นแรงดัน V_{GS} ของสวิตช์ M5 ก่อนการใช้วงจร current-source และ current-sink และรูปคลื่นของแรงดันควบคุมการทำงานของวงจร current-source และ current-sink ตามลำดับ จากรูปเห็นได้ว่าทั้งสองวงจรมีการทำงานเฉพาะช่วงเวลาการเกิด Miller Effect เท่านั้น จุดประสงค์เพื่อไม่ให้ความชันของสโบลกระแส I_{DS} เปลี่ยนไป

รูปที่ 7.40 และรูปที่ 7.41 แสดงถึงช่วงเวลาของการเกิด Miller Effect ของ V_{GS} ก่อนการใช้วงจร current-source และ current-sink ในช่วง turn-on และ turn-off ตามลำดับ

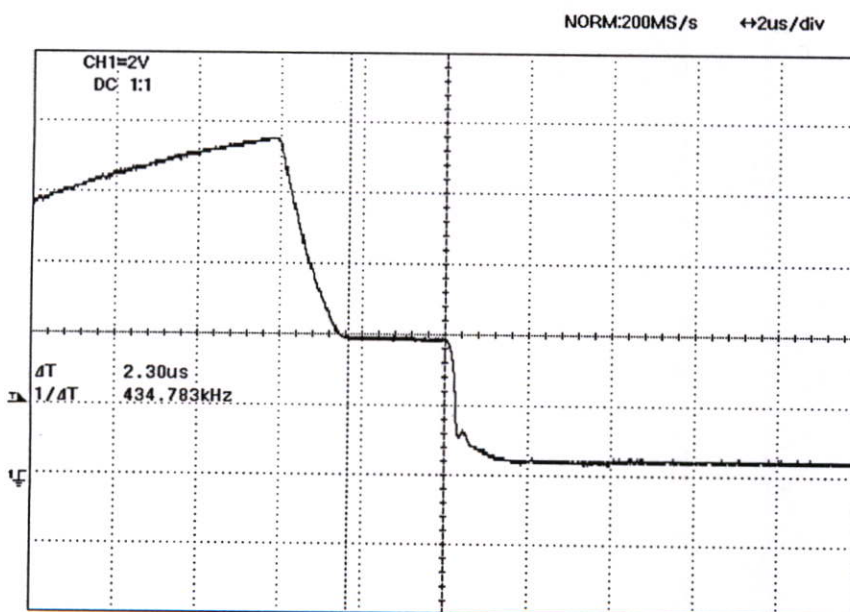
รูปที่ 7.42 และรูปที่ 7.43 แสดงถึงการสูญเสียในการสวิตช์ของสวิตช์ M5 และระดับของสัญญาณรบกวน conducted EMI ในวงจร FSC ก่อนใช้วงจร current-source และ current-sink



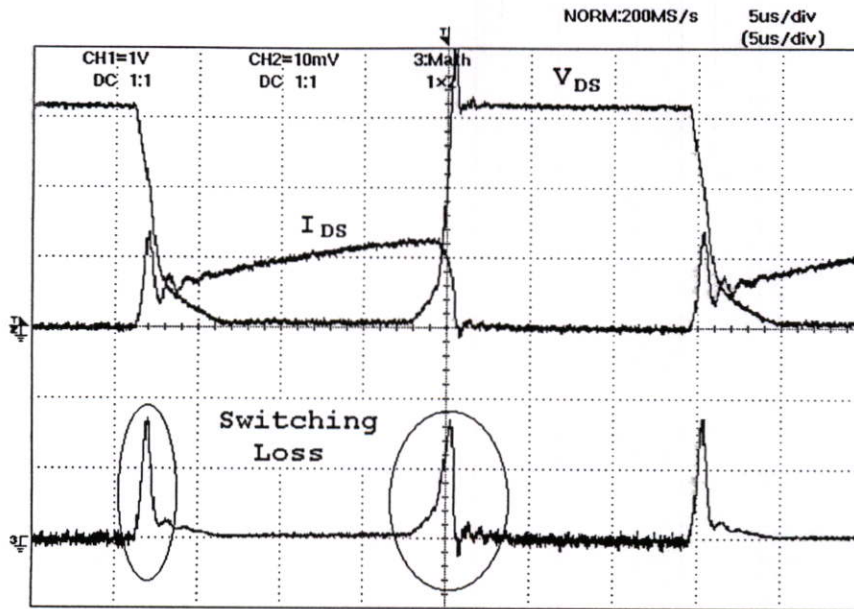
รูปที่ 7.39 รูปคลื่นแรงดัน V_{GS} ของสวิตช์ M5 ก่อนการใช้วงจร current-source และ current-sink และรูปคลื่นแรงดันควบคุมการทำงานของวงจร current-source และ current-sink เพื่อแสดงช่วงเวลาการทำงานของวงจรทั้งสอง



รูปที่ 7.40 ช่วงเวลาของการเกิด Miller Effect ของ V_{GS} ในช่วง turn-on ก่อนการให้วงจร current-source และ current-sink

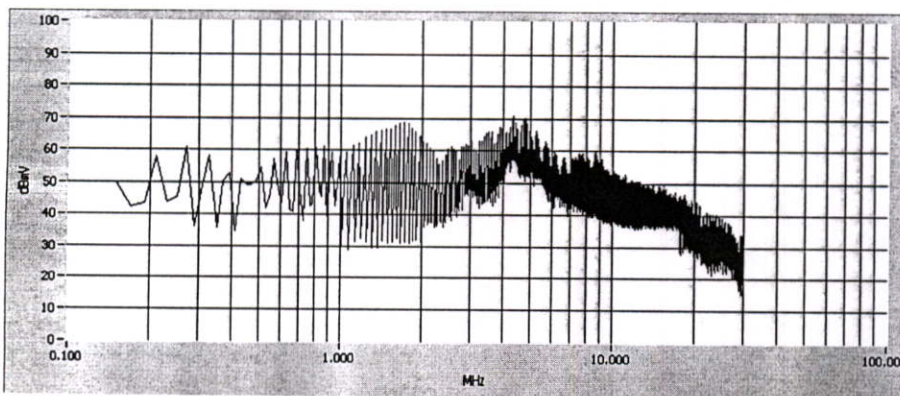


รูปที่ 7.41 ช่วงเวลาของการเกิด Miller Effect ของ V_{GS} ในช่วง turn-off ก่อนการให้วงจร current-source และ current-sink



รูปที่ 7.42 การสูญเสียในการสวิตช์ของสวิตช์ M5 ในวงจร FSC ก่อนใช้วงจร current-source และ current-sink

*CH1 วัดแรงดัน V_{DS} (CH1 x 10)

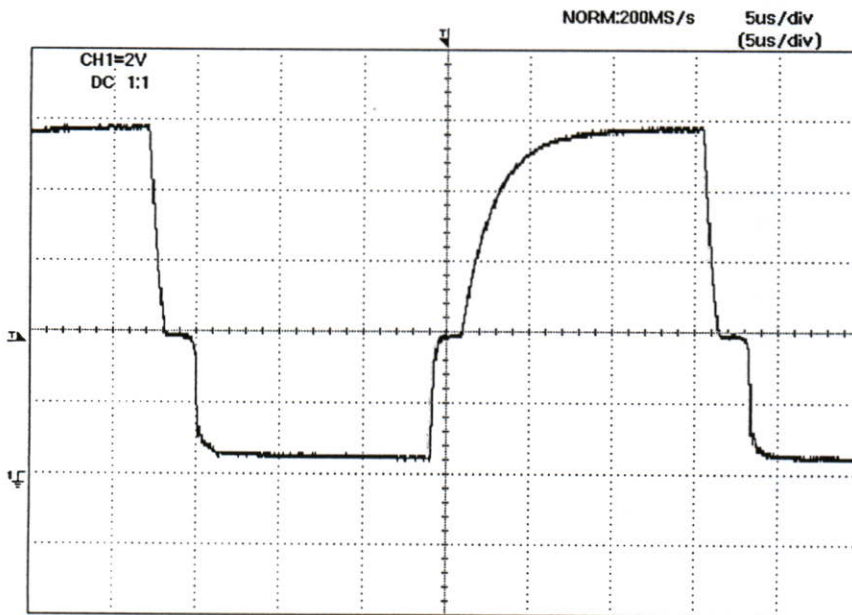


รูปที่ 7.43 ระดับของสัญญาณรบกวน conducted EMI ในวงจร FSC ก่อนใช้วงจร current-source และ current-sink

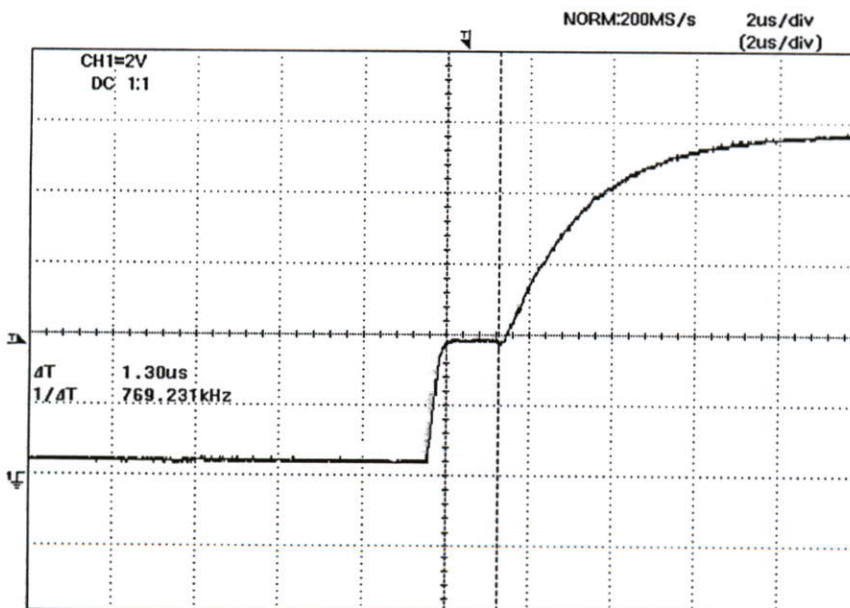
รูปที่ 7.44 แสดงถึงรูปคลื่นแรงดัน V_{GS} ของสวิตช์ M5 หลังการใช้วงจร current-source และ current-sink

รูปที่ 7.45 และรูปที่ 7.46 แสดงถึงช่วงเวลาของการเกิด Miller Effect ของ V_{GS} หลังการใช้วงจร current-source และ current-sink ในช่วง turn-on และ turn-off ตามลำดับ

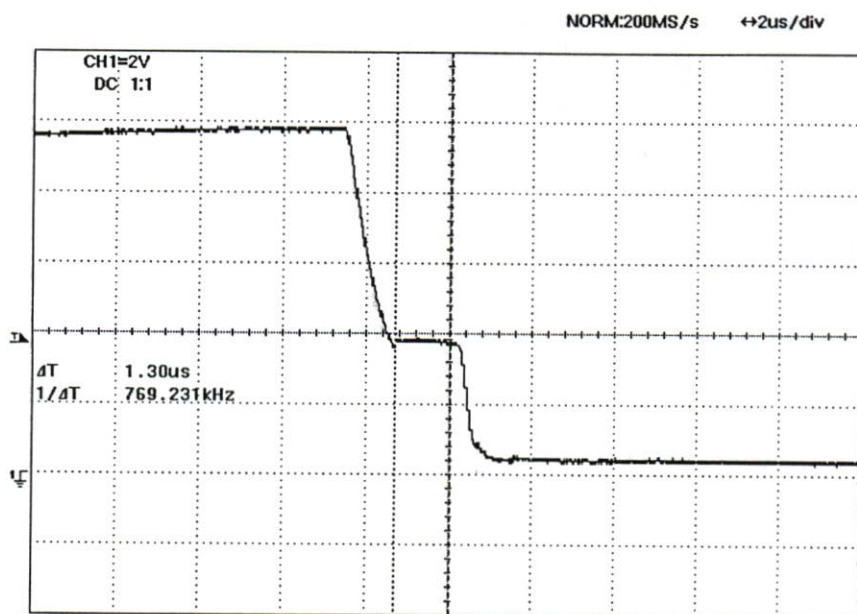
รูปที่ 7.47 และรูปที่ 7.48 แสดงถึงการสูญเสียในการสวิตช์ของสวิตช์ M5 และระดับของสัญญาณรบกวน conducted EMI ในวงจร FSC หลังใช้วงจร current-source และ current-sink



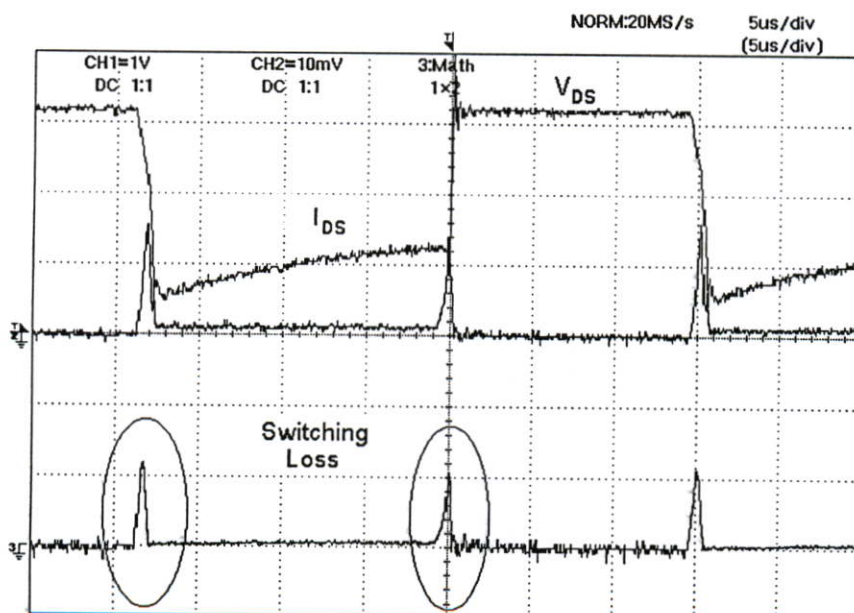
รูปที่ 7.44 รูปคลื่นแรงดัน V_{GS} ของสวิตช์ M5 หลังการใช้วงจร current-source และ current-sink



รูปที่ 7.45 ช่วงเวลาของการเกิด Miller Effect ของ V_{GS} ในช่วง turn-on หลังการใช้วงจร current source และ current sink

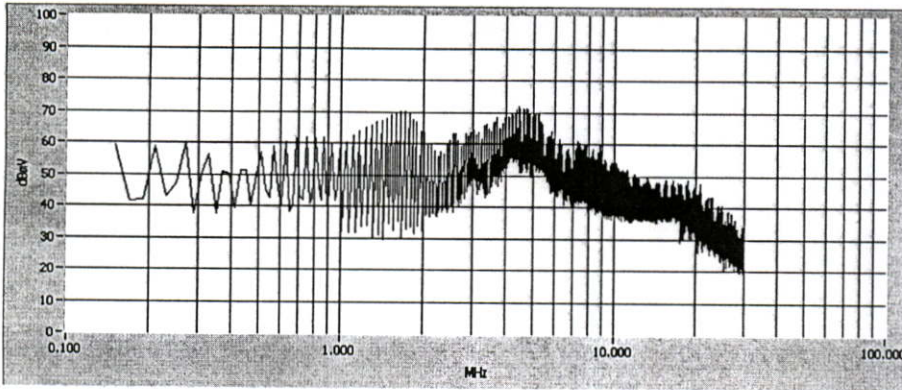


รูปที่ 7.46 ช่วงเวลาของการเกิด Miller Effect ของ V_{GS} ในช่วง turn-off หลังการใช้วงจร current source และ current sink



รูปที่ 7.47 การสูญเสียในการสวิตช์ของสวิตช์ M5 ในวงจร FSC หลังใช้วงจร current-source และ current-sink

*CH1 วัดแรงดัน V_{DS} (CH1 x 10)



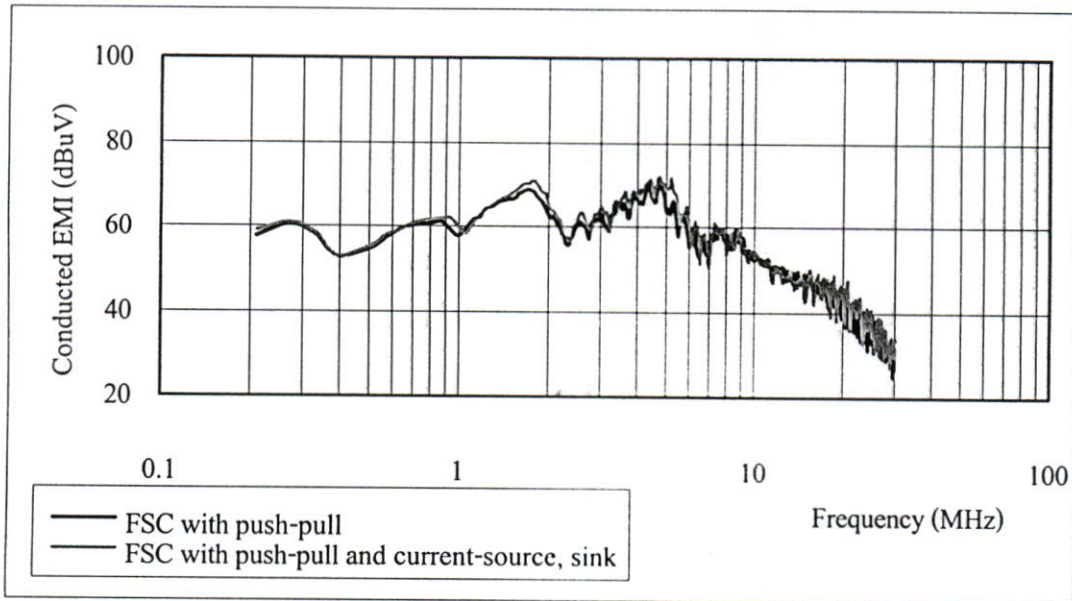
รูปที่ 7.48 ระดับของสัญญาณรบกวน conducted EMI ในวงจร FSC หลังใช้วงจร current-source และ current-sink

จากผลการทดลองที่ได้นำมาสรุปผลการเปลี่ยนแปลงของ ช่วงเวลาการเกิด Miller Effect ของ V_{GS} และค่าการสูญเสียในการสวิตช์หลังการใช้วงจร current-source และ current-sink โดย ตารางที่ 7.3

ตารางที่ 7.3 การเปลี่ยนแปลงของช่วงเวลาการเกิด Miller Effect การสูญเสียในการสวิตช์หลัง การใช้วงจร current-source และ current-sink

วงจร FSC เมื่อปรับค่าความต้านทาน R_{gon} ไว้ที่ 500Ω และ R_{goff} 300Ω	ช่วงเวลาของ Miller Effect ในขณะ turn-on	ช่วงเวลาของ Miller Effect ในขณะ turn-off	การสูญเสียในการสวิตช์
ก่อนใช้วงจร current-source และ current-sink	4.40 us	2.30 us	1053.00 mW
หลังใช้วงจร current-source และ current-sink	1.30 us	1.30 us	367.20 mW
ผลต่างระหว่างสองวงจร	ลดลง 3.10 us	ลดลง 1.00 us	ลดลง 685.80 mW

นำผลทดสอบระดับสัญญาณรบกวนของทั้งสองวงจรมาเชื่อมต่อเฉพาะค่าสูงสุดเพื่อ
พล็อตเป็นกราฟแล้วเปรียบเทียบความแตกต่างของสัญญาณรบกวนได้ดังรูปที่ 7.49

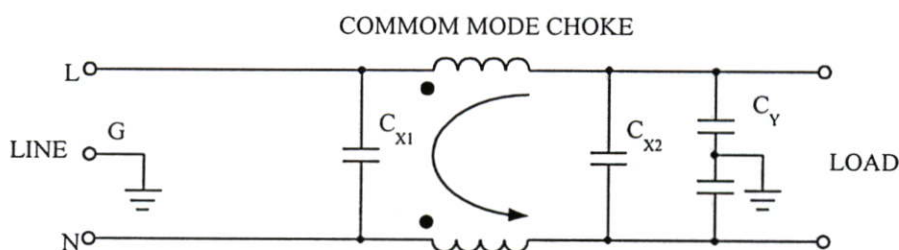


รูปที่ 7.49 กราฟเปรียบเทียบระดับสัญญาณรบกวน conducted EMI ของวงจร FSC ก่อนและ
หลังใช้วงจร current-source และ current-sink เมื่อปรับค่าความต้านทาน R_{gon} และ
 R_{goff} ของวงจรpush-pull เกทไดรเวอร์ไว้ที่ 500Ω และ 300Ω

7.4 การนำเพาเวอร์ไลน์ฟิลเตอร์มาใช้ลดสัญญาณรบกวน conducted EMI ของ วงจร FSC

จากผลการทดสอบในหัวข้อก่อนแสดงให้เห็นว่าวงจร FSC ที่มีการทำงานร่วมกับวงจร พุช-พูล เกทไดรเวอร์ และวงจร current-source และ current-sink สามารถลดระดับของสัญญาณรบกวน conducted EMI ลงได้มากเมื่อเทียบกับวงจรฟูลบริดจ์ ในหัวข้อนี้มีการนำเพาเวอร์ไลน์ฟิลเตอร์ รุ่น 20DKBG5 ของบริษัท DELTA เข้ามาช่วยลดสัญญาณรบกวน โดยทำการเปรียบเทียบระดับของ สัญญาณรบกวนระหว่างวงจรฟูลบริดจ์ที่ใช้เพาเวอร์ไลน์ฟิลเตอร์กับวงจร FSC ที่ทำงานร่วมกับ วงจรพุช-พูล เกทไดรเวอร์ และวงจร current-source และ current-sink และนำเพาเวอร์ไลน์ฟิลเตอร์ มาใช้งานร่วมกับวงจร FSC

รายละเอียดของเพาเวอร์ไลน์ฟิลเตอร์รุ่น 20DKBG5 แสดงโดยรูปที่ 7.50



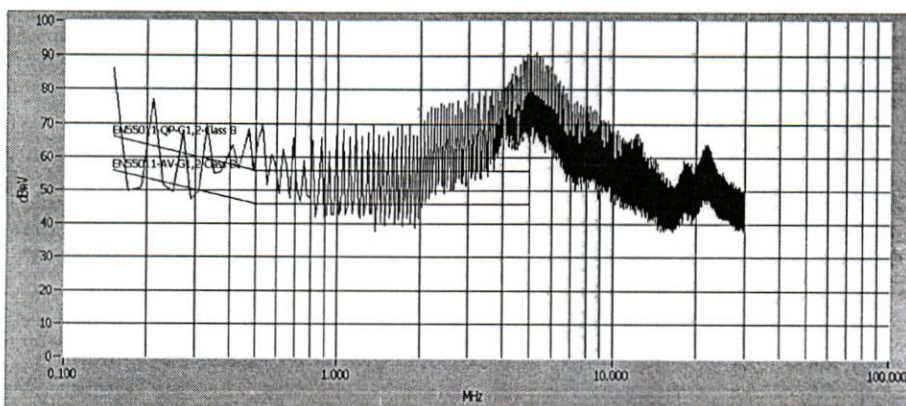
$$L : 2 \times 1.4 \text{ mH}$$

$$C_{x1}, C_{x2} : 0.22 \text{ uF}$$

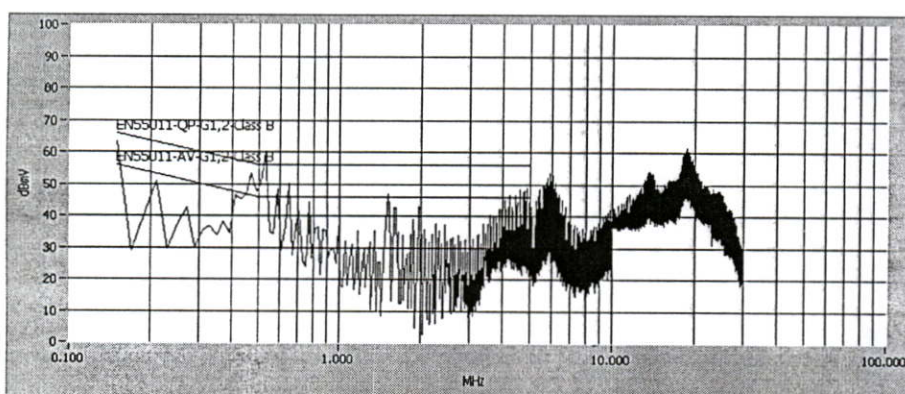
$$C_y : 2 \times 3300 \text{ pF}$$

รูปที่ 7.50 รายละเอียดของเพาเวอร์ไลน์ฟิลเตอร์ 20DKBG5

ผลของการนำเพาเวอร์ไลน์ฟิลเตอร์เข้ามาลดระดับของสัญญาณรบกวนของวงจรฟูลบริดจ์ เปรียบเทียบกับสัญญาณรบกวนของวงจร FSC ที่ทำงานร่วมกับวงจรพุช-พูล เกทไดรเวอร์และวงจร current-source และ current-sink แสดงโดยรูปที่ 7.51 – 7.54

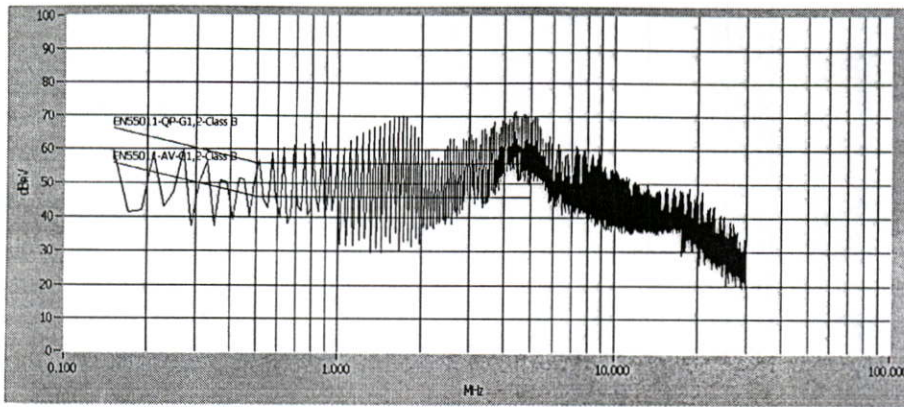


รูปที่ 7.51 ระดับของสัญญาณรบกวน conducted EMI ของวงจรพูลบริดจ์ก่อนใช้เพาเวอร์ไลน์ฟิลเตอร์



รูปที่ 7.52 ระดับของสัญญาณรบกวน conducted EMI ของวงจรพูลบริดจ์หลังใช้เพาเวอร์ไลน์ฟิลเตอร์

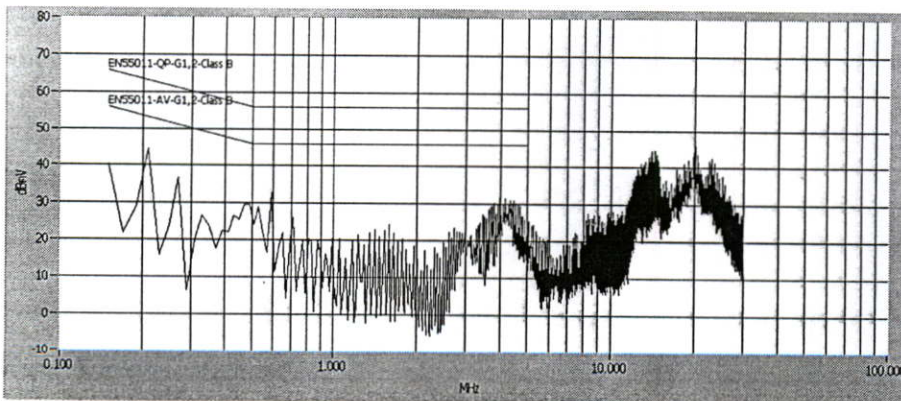
ผลการทดสอบอ้างอิงมาตรฐาน EN55011 Group1, Class B [12] เพื่อเป็นเกณฑ์สำหรับเปรียบเทียบความแตกต่างของระดับสัญญาณรบกวน conducted EMI ผลที่ได้แสดงให้เห็นว่าการนำเพาเวอร์ไลน์ฟิลเตอร์เข้ามาลดระดับของสัญญาณรบกวนของวงจรพูลบริดจ์สามารถลดระดับของสัญญาณรบกวนจากเดิมที่สูงกว่าเส้นอ้างอิง QP เกือบทุกย่านความถี่ เหลือต่ำกว่าเส้นมาตรฐาน QP เกือบทุกย่านความถี่ และเมื่อนำมาเปรียบเทียบกับระดับสัญญาณรบกวนของวงจร FSC ที่ทำงานร่วมกับวงจรช่วยปรากฏว่าสามารถลดได้มากกว่าเมื่อพิจารณาโดยรวม โดยเฉพาะในย่านความถี่ต่ำถึงย่านความถี่ตกลงส่วนในย่านความถี่สูงมีระดับที่สูงกว่า



รูปที่ 7.53 ระดับของสัญญาณรบกวน conducted EMI ของวงจร FSC ที่ทำงานร่วมกับวงจร พูช-พูลเกทไครเวอร์และวงจร current-source และ current-sink ก่อนใช้เพาเวอร์ไลน์ฟิลเตอร์

ผลที่ได้แสดงให้เห็นว่าวงจร FSC ที่ทำงานร่วมกับวงจรพูช-พูล เกทไครเวอร์และวงจร current-source และ current-sink สามารถลดระดับของสัญญาณรบกวน conducted EMI ลงได้มาก เมื่อเทียบกับวงจรฟูลบริดจ์ โดยวิธีการลดต้นกำเนิดของสัญญาณรบกวนทั้งจำนวนสวิตช์ที่ทำงานที่ ความถี่สูงและความชันสโลปของรูปคลื่นกระแสและแรงดัน ในส่วนของการลดจำนวนสวิตช์เห็น ผลได้อย่างชัดเจนจากระดับของสัญญาณรบกวนที่ลดลงอย่างมากในทุกย่านความถี่ ส่วนการลด สโลปของกระแสและแรงดันเห็นผลพอสมควรเนื่องจากข้อจำกัดทางด้านการสูญเสียในการสวิตช์ และการทำงานของสวิตช์ที่เปลี่ยนแปลงไป

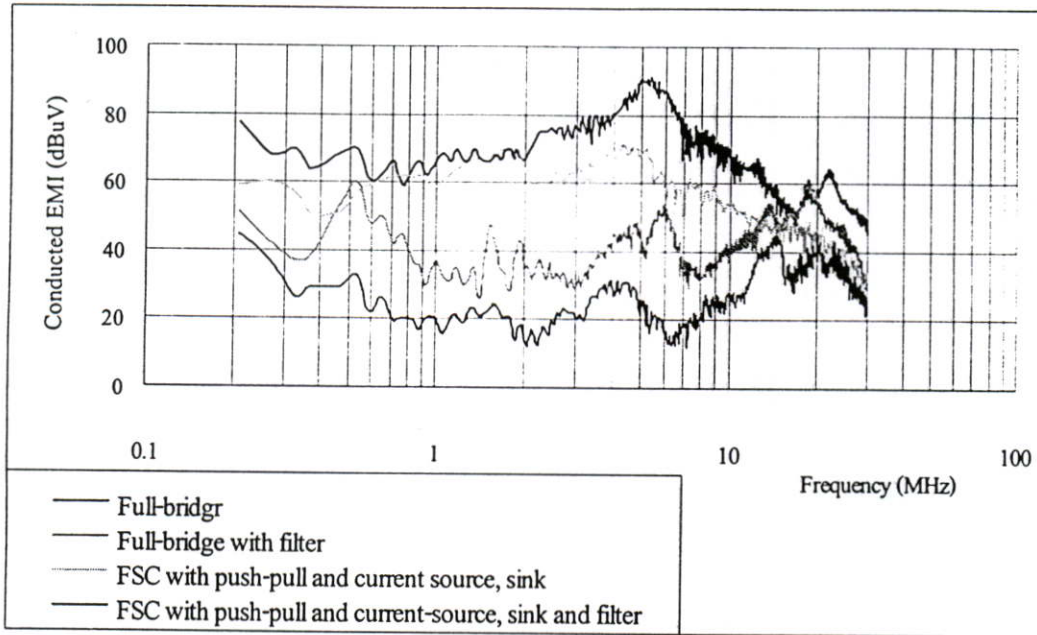
วิธีการสุดท้ายที่สามารถลดระดับของสัญญาณรบกวน conducted EMI ของวงจร FSC ลง ได้อีกหลังจากใช้วิธีการลดปัญหาที่ต้นกำเนิดก็คือการใช้เพาเวอร์ไลน์ฟิลเตอร์ ผลที่ได้แสดงโดยรูป ที่ 7.54



รูปที่ 7.54 ระดับของสัญญาณรบกวน conducted EMI ของวงจร FSC ที่ทำงานร่วมกับวงจร พูช-พูล เกทไครเวอร์วงจร current-source และ current-sink หลังใช้เพาเวอร์ไลน์ฟิลเตอร์

ผลการทดสอบที่ได้แสดงให้เห็นว่าเพาเวอร์ไลน์ฟิลเตอร์สามารถลดระดับของสัญญาณรบกวน conducted EMI ของวงจร FSC ลงได้ในทุกย่านความถี่และผ่านเส้นอ้างอิง AV ของมาตรฐานที่กำหนดไว้

นำผลทดสอบระดับสัญญาณรบกวนทั้งสี่เงื่อนไขของทั้งสองวงจรมาเชื่อมต่อกำสูงสุดเพื่อพล็อตเป็นกราฟแล้วเปรียบเทียบผลความแตกต่างของระดับสัญญาณรบกวนได้ดังรูปที่ 7.55



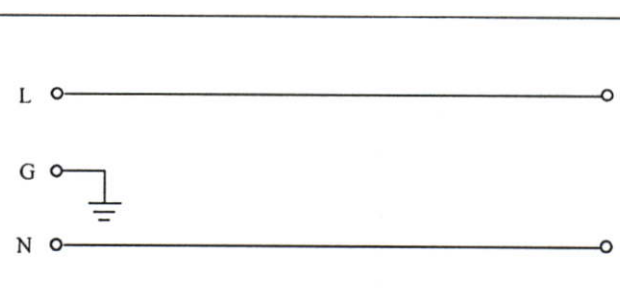
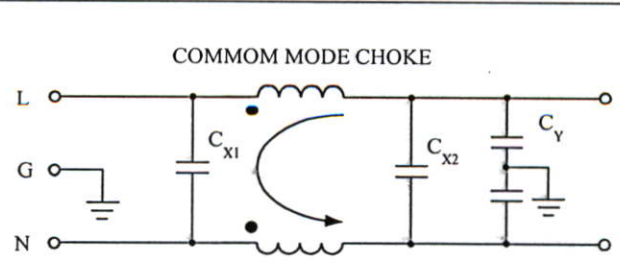
รูปที่ 7.55 กราฟเปรียบเทียบระดับของสัญญาณรบกวน conducted EMI ของวงจรฟูลบริดจ์ก่อนและหลังการใช้เพาเวอร์ไลน์ฟิลเตอร์ และของวงจร FSC ที่ทำงานร่วมกับวงจรpush-pull เกทไดรเวอร์ วงจร current-source และ current-sink ก่อนและหลังการใช้เพาเวอร์ไลน์ฟิลเตอร์

7.5 ใช้เทคนิคการวัดเพื่อวิเคราะห์องค์ประกอบของสัญญาณรบกวน conducted EMI ที่เกิดมาจากสัญญาณรบกวน CM และ DM และเลือกค่าอุปกรณ์ที่เหมาะสมของ เพาเวอร์ไลน์ฟิลเตอร์สำหรับใช้ทำงานร่วมกับวงจร FSC ที่ปรับปรุงแล้ว

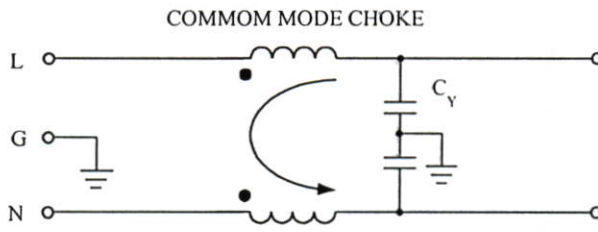
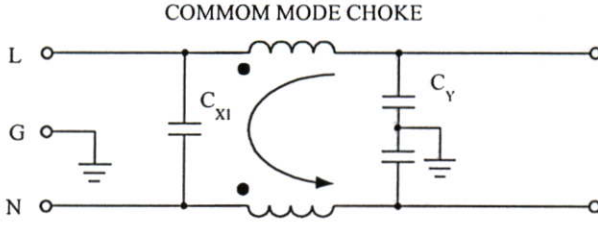
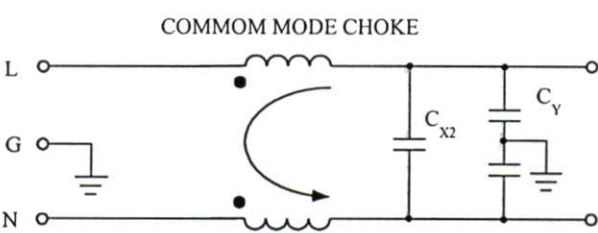
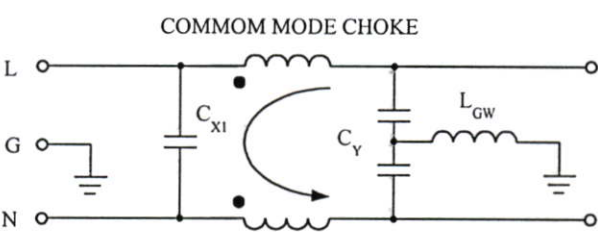
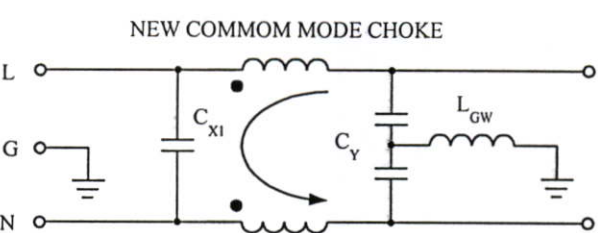
ถึงแม้ว่าเพาเวอร์ไลน์ฟิลเตอร์มีการออกแบบมาอย่างดีเพื่อแก้ปัญหาในเรื่องของสัญญาณรบกวน conducted EMI แต่ก็ไม่สามารถการันตีได้ว่าเมื่อนำมาใช้ทำงานร่วมกับผลิตภัณฑ์ใดๆ แล้วจะสามารถลดระดับของสัญญาณรบกวนได้ต่ำกว่ามาตรฐานที่อ้างอิง ปัญหานี้สามารถแก้ไขโดยการเปลี่ยนแปลงค่าอุปกรณ์ในเพาเวอร์ไลน์ฟิลเตอร์ให้เหมาะสม การเปลี่ยนแปลงค่าอุปกรณ์นี้ต้องใช้เทคนิควิธีการวัดเข้าร่วมด้วยเพื่อหาค่าอุปกรณ์ที่จำเป็นต้องเปลี่ยนแปลงค่า เทคนิควิธีการวัดใช้สำหรับวิเคราะห์ถึงความสัมพันธ์ของอุปกรณ์แต่ละตัวในเพาเวอร์ไลน์ฟิลเตอร์ที่มีต่อสัญญาณรบกวน CM และ DM ซึ่งเป็นองค์ประกอบของสัญญาณรบกวนรวม อุปกรณ์แต่ละตัวมีผลต่อกระแสทั้งสองต่างกันและตอบสนองที่ช่วงความถี่ต่างกัน

ฟิลเตอร์ที่ใช้ในการทดสอบเป็นของบริษัท DELTA model : 20DKBG5 วัตถุประสงค์ในการทดสอบก็คือสามารถเลือกค่าอุปกรณ์ที่เหมาะสมของเพาเวอร์ไลน์ฟิลเตอร์และมีจำนวนเท่าที่จำเป็นสำหรับนำมาใช้งานกับวงจร FSC ที่ทำงานร่วมกับวงจรช่วย การทดสอบแบ่งออกเป็น 7 เงื่อนไข ซึ่งแต่ละเงื่อนไขก็มีวัตถุประสงค์ที่ต่างกันไป แสดงโดยตารางที่ 7.4

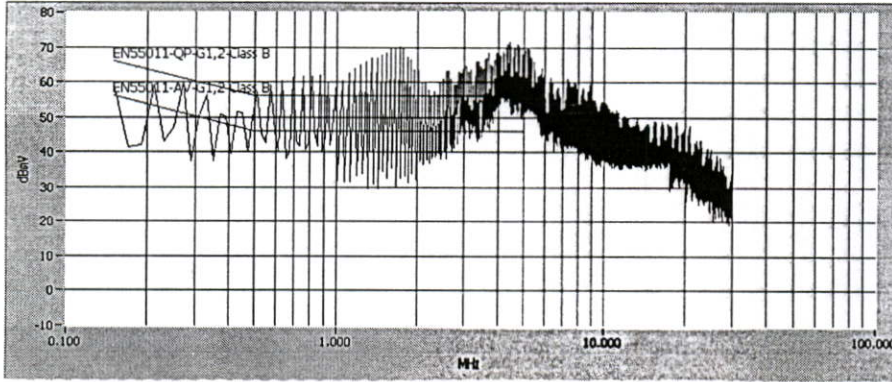
ตารางที่ 7.4 เงื่อนไขการทดสอบความสัมพันธ์ของอุปกรณ์ในเพาเวอร์ไลน์ฟิลเตอร์ที่มีต่อสัญญาณรบกวน CM และ DM เพื่อนำไปสู่การเลือกอุปกรณ์และค่าที่เหมาะสมของเพาเวอร์ไลน์ฟิลเตอร์สำหรับใช้ทำงานร่วมกับวงจร FSC

เงื่อนไข		พิจารณา
1) ไม่ใส่เพาเวอร์ไลน์ฟิลเตอร์		สัญญาณรบกวน conducted EMI, CM และ DM ในขณะไม่ใส่เพาเวอร์ไลน์ฟิลเตอร์
2) ใส่เพาเวอร์ไลน์ฟิลเตอร์		สัญญาณรบกวน conducted EMI, CM และ DM ในขณะใส่เพาเวอร์ไลน์ฟิลเตอร์

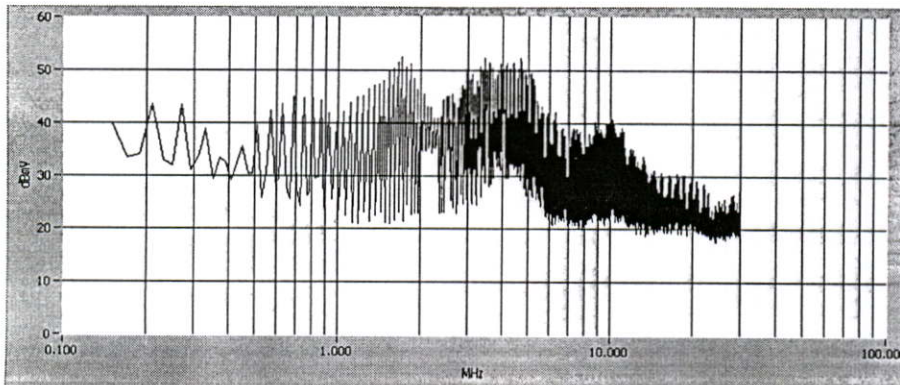
ตารางที่ 7.4 (ต่อ)

เงื่อนไข	พิจารณา	พิจารณา
3) ถอด C_{X1} และ C_{X2} ออก	 <p>COMMON MODE CHOKE</p>	<p>สัญญาณรบกวน DM และ conducted EMI โดยเทียบกับเงื่อนไขที่ 2)</p>
4) ถอด C_{X2}	 <p>COMMON MODE CHOKE</p>	<p>สัญญาณรบกวน DM และ conducted EMI เนื่องจาก C_{X1} โดยเทียบกับเงื่อนไขที่ 2)</p>
5) ถอด C_{X1}	 <p>COMMON MODE CHOKE</p>	<p>สัญญาณรบกวน DM และ conducted EMI เนื่องจาก C_{X2} โดยเทียบกับเงื่อนไขที่ 2)</p>
6) ถอด C_{X2} และใส่ L_{GW} 100 nH	 <p>COMMON MODE CHOKE</p>	<p>สัญญาณรบกวน CM และ conducted EMI โดยเทียบกับเงื่อนไขที่ 2)</p>
7) ถอด C_{X2} และใส่ L_{GW} เปลี่ยนค่าคอมมอนโหมดใช้คเป็น 2.8 mH	 <p>NEW COMMON MODE CHOKE</p>	<p>เปรียบเทียบสัญญาณรบกวน conducted EMI, CM และ DM กับเงื่อนไขที่ 2)</p>

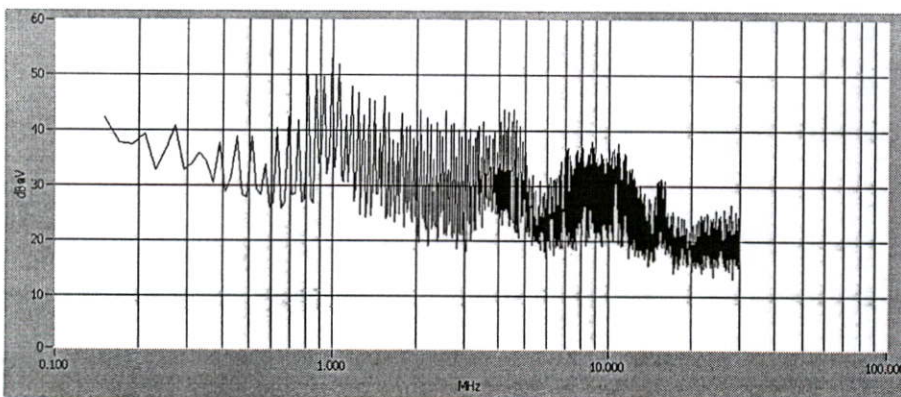
1) สัญญาณรบกวนรวมและสัญญาณรบกวน CM และ DM ของ วงจร FSC ที่ทำงานร่วมกับวงจรพืซ-พูล เกทไดรเวอร์ วงจร current-source และ current-sink โดยไม่มีเพาเวอร์ไลน์ฟิลเตอร์ ผลการทดสอบแสดงโดยรูปที่ 7.56 – 7.58



รูปที่ 7.56 สัญญาณรบกวน conducted EMI รวมของวงจร FSC ในขณะไม่มีเพาเวอร์ไลน์ฟิลเตอร์

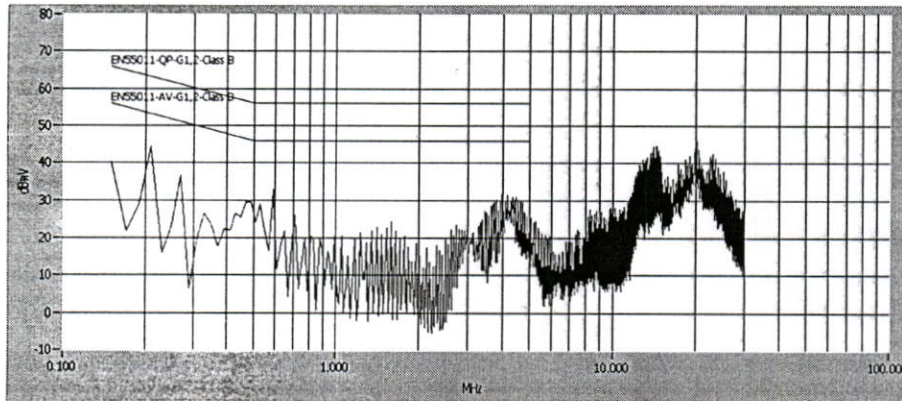


รูปที่ 7.57 สัญญาณรบกวน CM ของวงจร FSC ในขณะไม่มีเพาเวอร์ไลน์ฟิลเตอร์

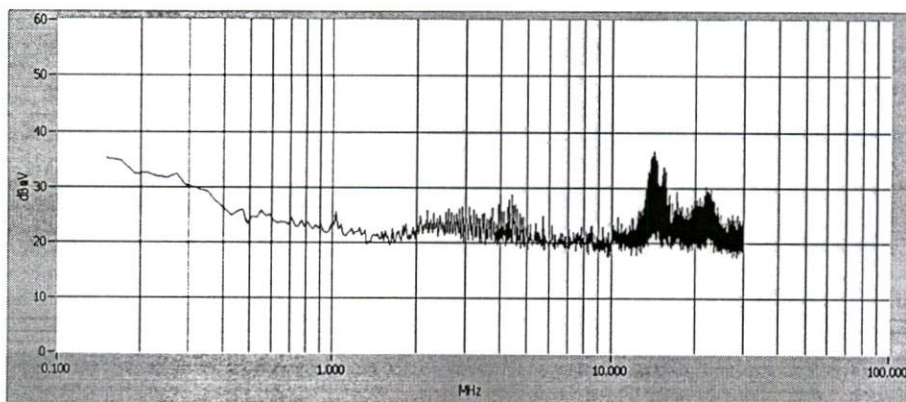


รูปที่ 4.58 สัญญาณรบกวน DM ของวงจร FSC ในขณะไม่มีเพาเวอร์ไลน์ฟิลเตอร์

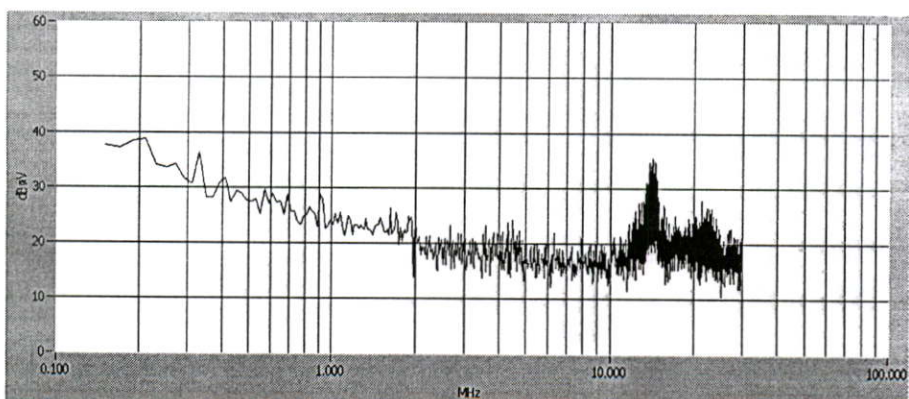
2) สัญญาณรบกวนรวมและสัญญาณรบกวน CM และ DM ของ วงจร FSC ที่ทำงานร่วมกับวงจรพืซ-พูล เกทไดรเวอร์ วงจร current-source และ current-sink โดยใช้เพาเวอร์ไลน์ฟิลเตอร์ร่วมทำงานด้วย ผลการทดสอบแสดงโดยรูปที่ 7.59 – 7.61



รูปที่ 7.59 สัญญาณรบกวน conducted EMI รวมของวงจร FSC ในขณะมีเพาเวอร์ไลน์ฟิลเตอร์



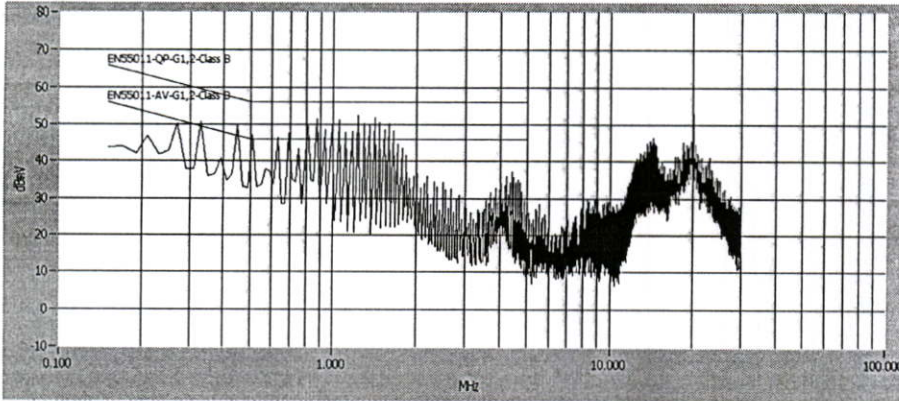
รูปที่ 7.60 สัญญาณรบกวน CM ของวงจร FSC ในขณะมีเพาเวอร์ไลน์ฟิลเตอร์



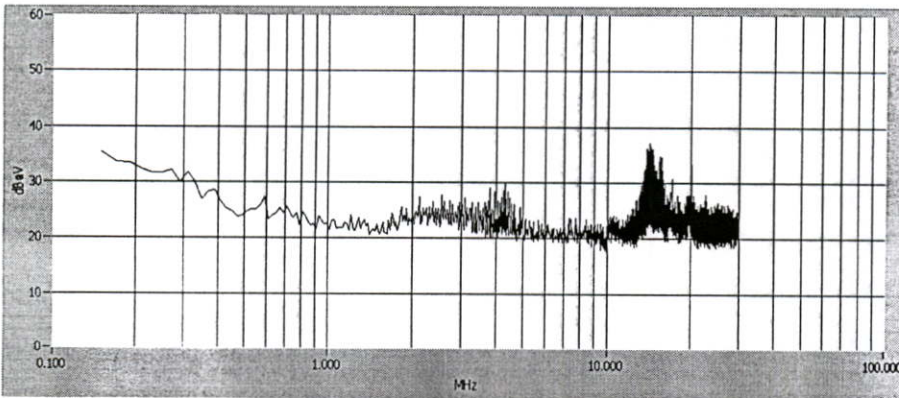
รูปที่ 7.61 สัญญาณรบกวน DM ของวงจร FSC ในขณะมีเพาเวอร์ไลน์ฟิลเตอร์

สัญญาณรบกวน CM และ DM ลดลงทุกช่วงความถี่เมื่อเทียบกับเงื่อนไข 1. ทำให้ระดับของสัญญาณรบกวนรวมลดลงทุกช่วงความถี่ด้วย

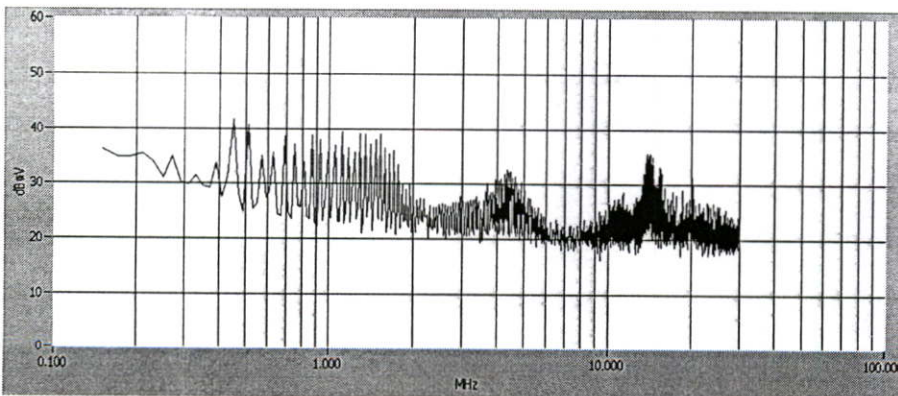
3) คาปาซิเตอร์ C_x ทำหน้าที่กรองสัญญาณรบกวนที่เกิดจากสัญญาณรบกวน DM แสดงได้ โดยการถอดคาปาซิเตอร์ C_{x1} และ C_{x2} ออก ผลการทดสอบแสดงโดยรูปที่ 7.62 – 7.64



รูปที่ 7.62 สัญญาณรบกวน conducted EMI รวมของวงจร FSC เมื่ออุปกรณ์ของเพาเวอร์ไลน์ฟิลเตอร์ประกอบไปด้วยคอมม่อนโหมดไจค์และคาปาซิเตอร์ C_V

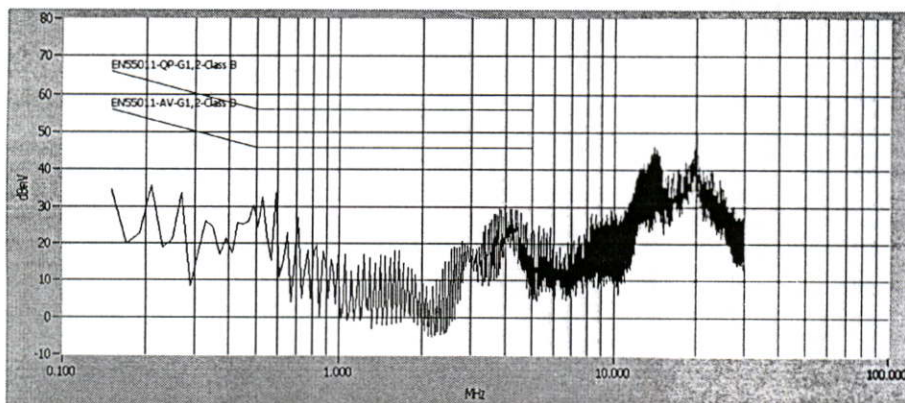


รูปที่ 7.63 สัญญาณรบกวน CM ของวงจร FSC เมื่ออุปกรณ์ของเพาเวอร์ไลน์ฟิลเตอร์ประกอบไปด้วยคอมม่อนโหมดไจค์และคาปาซิเตอร์ C_V

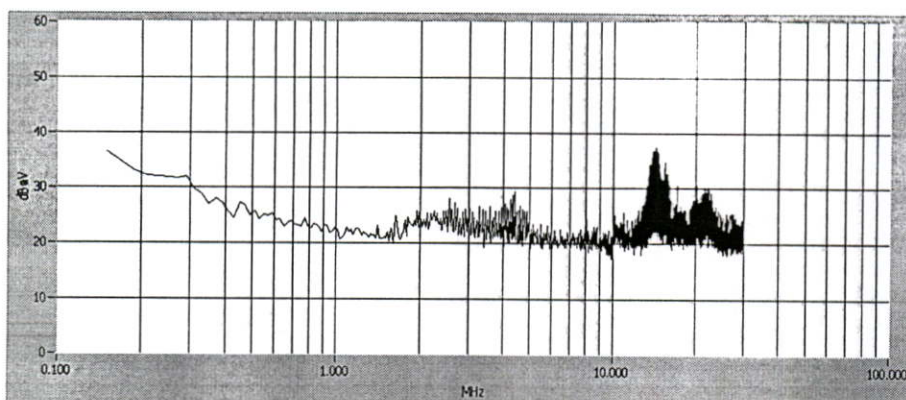


รูปที่ 7.64 สัญญาณรบกวน DM ของวงจร FSC เมื่ออุปกรณ์ของเพาเวอร์ไลน์ฟิลเตอร์ประกอบไปด้วยคอมม่อนโหมดไจค์และคาปาซิเตอร์ C_V

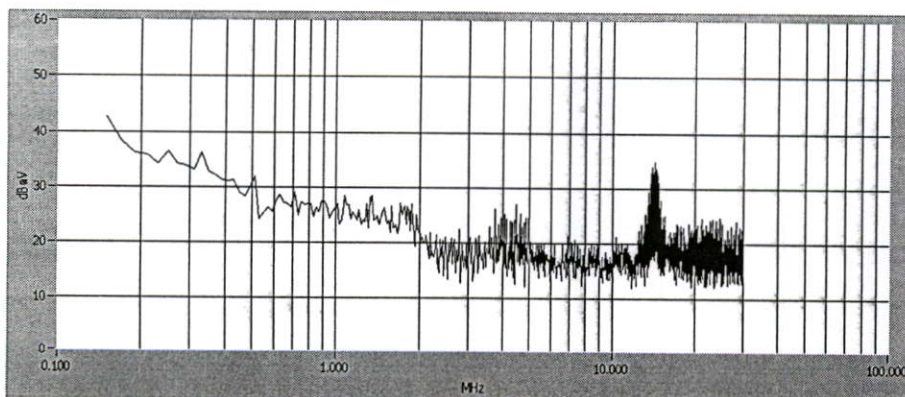
4) พิจารณาคุณสมบัติของ C_{X1} ที่มีต่อสัญญาณรบกวน โดยทำการใส่เพิ่มเข้าไปร่วมกับคอมม่อนโหมดไจค์และคาปาซิเตอร์ C_Y ผลการทดสอบแสดงโดยรูปที่ 7.65 – 7.67



รูปที่ 7.65 สัญญาณรบกวน conducted EMI รวมของวงจร FSC เมื่ออุปกรณ์ของเพาเวอร์ไลน์ฟิลเตอร์ประกอบไปด้วยคอมม่อนโหมดไจค์ คาปาซิเตอร์ C_Y และ C_{X1}

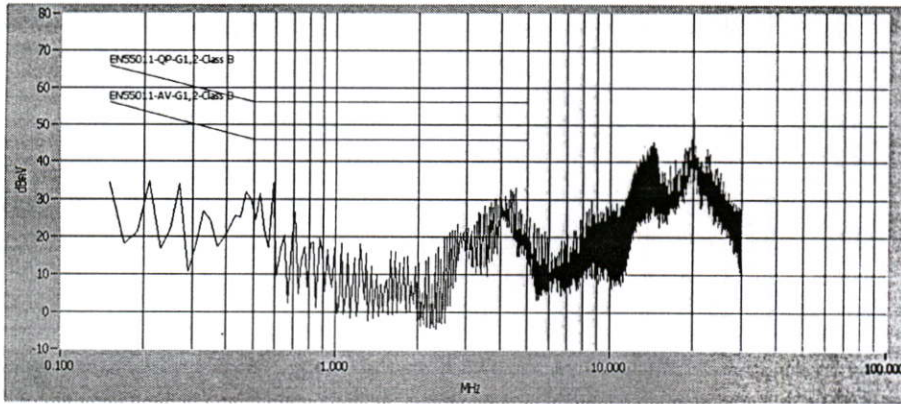


รูปที่ 7.66 สัญญาณรบกวน CM ของวงจร FSC เมื่ออุปกรณ์ของเพาเวอร์ไลน์ฟิลเตอร์ประกอบไปด้วยคอมม่อนโหมดไจค์ คาปาซิเตอร์ C_Y และ C_{X1}

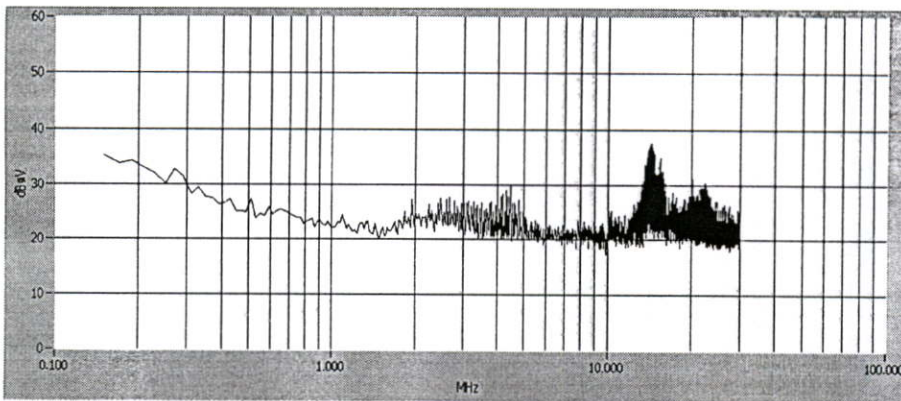


รูปที่ 7.67 สัญญาณรบกวน DM ของวงจร FSC เมื่ออุปกรณ์ของเพาเวอร์ไลน์ฟิลเตอร์ประกอบไปด้วยคอมม่อนโหมดไจค์ คาปาซิเตอร์ C_Y และ C_{X1}

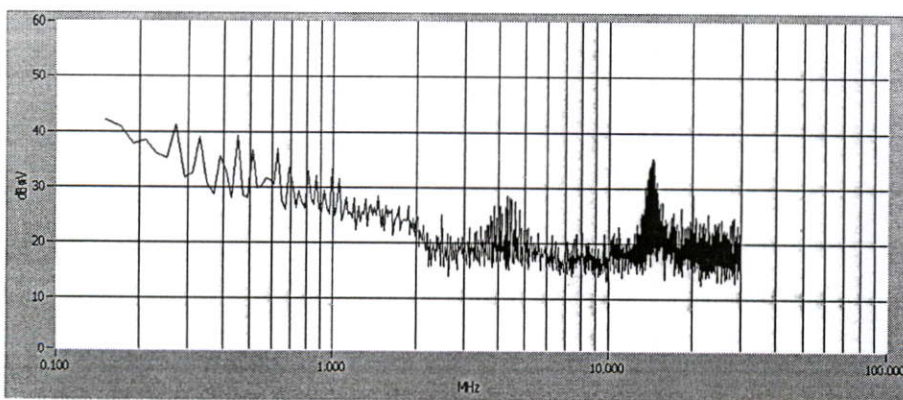
5) ขั้นตอนต่อมาพิจารณาสมบัติของ C_{X2} ที่มีต่อสัญญาณรบกวน โดยทำการใส่เพิ่มเข้าไปร่วมกับคอมม่อนโหมด ไซ้คและคาปาซิเตอร์ C_Y ผลการทดสอบแสดงโดยรูปที่ 7.68 – 7.70



รูปที่ 7.68 สัญญาณรบกวน conducted EMI รวมของวงจร FSC เมื่ออุปกรณ์ของเพาเวอร์ไลน์ฟิลเตอร์ประกอบไปด้วยคอมม่อนโหมด ไซ้ค คาปาซิเตอร์ C_Y และ C_{X2}



รูปที่ 7.69 สัญญาณรบกวน CM ของวงจร FSC เมื่ออุปกรณ์ของเพาเวอร์ไลน์ฟิลเตอร์ประกอบไปด้วยคอมม่อนโหมด ไซ้ค คาปาซิเตอร์ C_Y และ C_{X2}

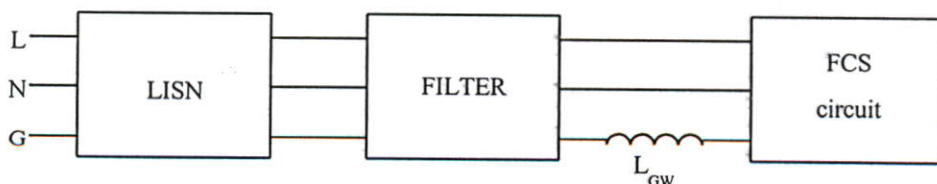


รูปที่ 7.70 สัญญาณรบกวน DM ของวงจร FSC เมื่ออุปกรณ์ของเพาเวอร์ไลน์ฟิลเตอร์ประกอบไปด้วยคอมม่อนโหมด ไซ้ค คาปาซิเตอร์ C_Y และ C_{X2}

ในเงื่อนไขที่ 3. การทดสอบผลของคาปาซิเตอร์ C_x ที่มีต่อสัญญาณรบกวนแสดงให้เห็นว่า ไม่มีผลต่อสัญญาณรบกวน CM แต่จะมีผลต่อสัญญาณรบกวน DM และสัญญาณรบกวนรวม กรณีที่ถอดคาปาซิเตอร์ C_x ออกทั้งสองตัวสัญญาณรบกวน DM มีระดับเพิ่มขึ้นอย่างชัดเจนในทุกช่วงความถี่เมื่อเทียบกับเงื่อนไขที่ 2. ส่วนสัญญาณรบกวนรวมเพิ่มขึ้นในช่วงความถี่จนถึงความถี่ 7 MHz ในช่วงความถี่ที่สูงกว่านี้สัญญาณรบกวนรวมไม่เพิ่มขึ้นเนื่องจากผลของสัญญาณรบกวน CM ที่เด่นกว่า ในเงื่อนไขที่ 4. เมื่อใส่คาปาซิเตอร์ C_{x1} สัญญาณรบกวน DM ลดลงในทุกช่วงความถี่เมื่อเทียบกับผลในเงื่อนไขที่ 3. แต่ไม่มีผลต่อสัญญาณรบกวน CM ส่วนสัญญาณรบกวนรวมมีระดับลดลงในช่วงความถี่ต่ำจนถึงความถี่ 7 MHz ในเงื่อนไขที่ 5. เมื่อใส่คาปาซิเตอร์ C_{x2} สัญญาณรบกวน DM ลดลงในทุกช่วงความถี่เช่นกันแต่น้อยในเงื่อนไขที่ 4. ส่วนสัญญาณรบกวนรวมลดลงในช่วงความถี่ต่ำจนถึงความถี่ 7 MHz และไม่มีผลต่อสัญญาณรบกวน CM เช่นกัน

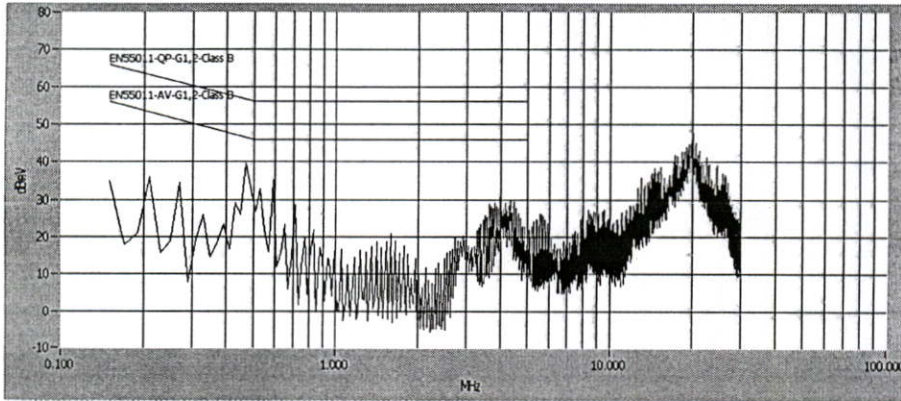
เมื่อเปรียบเทียบผลระหว่างคาปาซิเตอร์ C_{x1} และ C_{x2} แล้วสรุปได้ว่า คาปาซิเตอร์ C_{x1} สามารถลดระดับของกระแสสัญญาณรบกวน I_{DM} และสัญญาณรบกวนรวมได้มากกว่าคาปาซิเตอร์ C_{x2} และมีระดับใกล้เคียงกับกรณีที่ใส่เพาเวอร์ไลน์ฟิลเตอร์ปกติ เหตุผลเนื่องมาจากคาปาซิเตอร์ C_y 2 ตัวที่ต่ออนุกรมกันอยู่ทางฝั่งเดียวกับคาปาซิเตอร์ C_{x2} ทำหน้าที่เป็นตัวผ่านของสัญญาณรบกวน DM เช่นเดียวกับคาปาซิเตอร์ C_{x2} นอกเหนือจากหน้าที่ปกติที่เป็นตัวผ่านของสัญญาณรบกวน CM จากเหตุผลดังกล่าวทำให้สามารถถอดคาปาซิเตอร์ C_{x2} ออกจากเพาเวอร์ไลน์ฟิลเตอร์ได้เพื่อเป็นการลดอุปสรรคให้เหลือเฉพาะที่จำเป็น

6) จากที่พิจารณาสัญญาณรบกวน DM ไปแล้ว ขั้นตอนต่อไปจะพิจารณาถึงสัญญาณรบกวน CM ซึ่งมีอุปกรณ์ 2 ตัวที่มีผลต่อกระแสนี้ได้แก่ คอมมอนโหมดไจค์และคาปาซิเตอร์ C_y แต่ก่อนที่จะทำการเปลี่ยนแปลงอุปกรณ์ทั้งสองตัวนี้เมื่อพิจารณาถึงเส้นทางและทิศการไหลของกระแส I_{CM} เห็นได้ว่ากราวด์เป็นเส้นทางที่กระแส I_{CM} ไหลจากไลน์และนิวตรอนมารวมกัน ดังนั้นการที่จะลดระดับของสัญญาณรบกวน CM ต้องมีการเพิ่มค่าอิมพีแดนซ์ของกราวด์โดยการใส่ตัวเหนี่ยวนำเข้าไประหว่างจุดต่อกราวด์ของระบบและเพาเวอร์ไลน์ฟิลเตอร์ ตัวเหนี่ยวนำนี้ให้ชื่อว่า L_{GW} แสดงโดยรูปที่ 7.71 ค่าของ L_{GW} ที่ใช้คือ 100 μ H

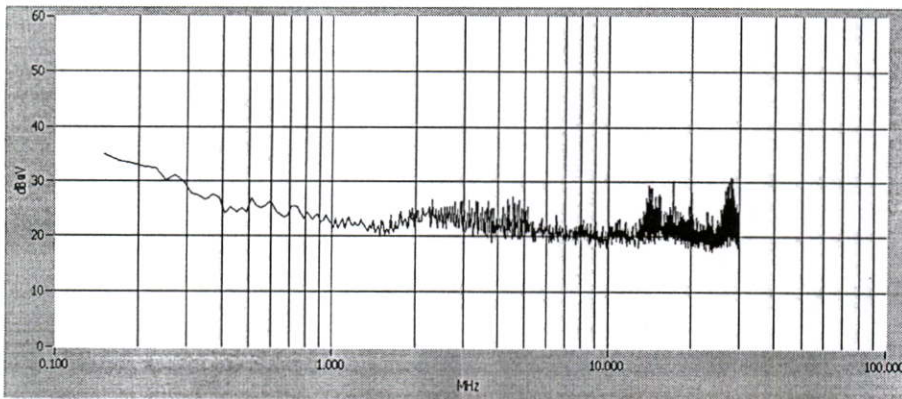


รูปที่ 7.71 การใส่ตัวเหนี่ยวนำ L_{GW} ระหว่างจุดต่อกราวด์ของเพาเวอร์ไลน์ฟิลเตอร์ฟิลเตอร์และวงจร FSC เพื่อลดสัญญาณรบกวน CM

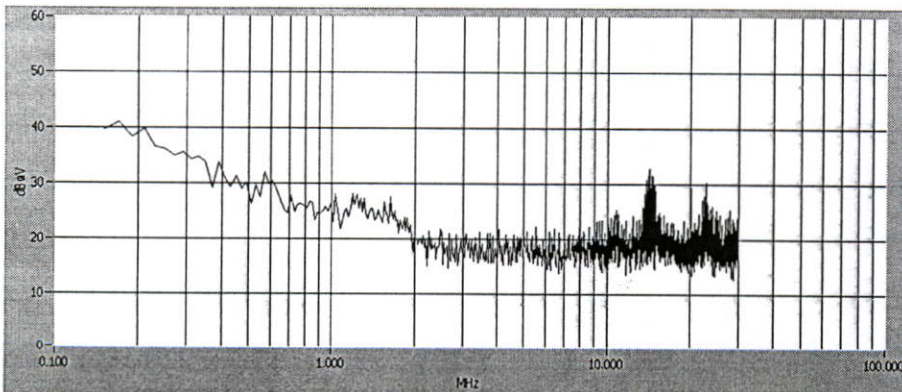
ฟิลเตอร์ที่ใช้ทดสอบต่อเนื่องมาจากการทดสอบก่อนหน้านี้คือ ไม่มีคาปาซิเตอร์ C_{X2} ส่วนวงจรและเงื่อนไขอื่นเหมือนเดิมทุกประการ ผลการทดสอบที่ได้แสดงโดยรูปที่ 7.72 – 7.74



รูปที่ 7.72 สัญญาณรบกวน conducted EMI รวมของวงจร FSC เมื่ออุปกรณ์ของฟิลเตอร์ประกอบไปด้วยคอมม่อนโหมด ไซ้ค คาปาซิเตอร์ C_V คาปาซิเตอร์ C_{X1} และตัวเหนี่ยวนำ L_{GW}



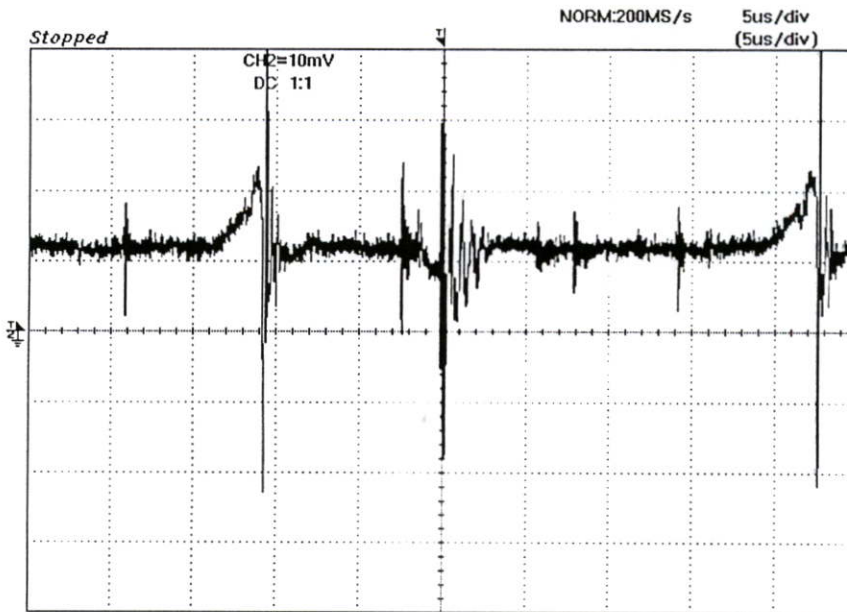
รูปที่ 7.73 สัญญาณรบกวน CM ของวงจร FSC เมื่ออุปกรณ์ของฟิลเตอร์ประกอบไปด้วยคอมม่อนโหมด ไซ้ค คาปาซิเตอร์ C_V คาปาซิเตอร์ C_{X1} และตัวเหนี่ยวนำ L_{GW}



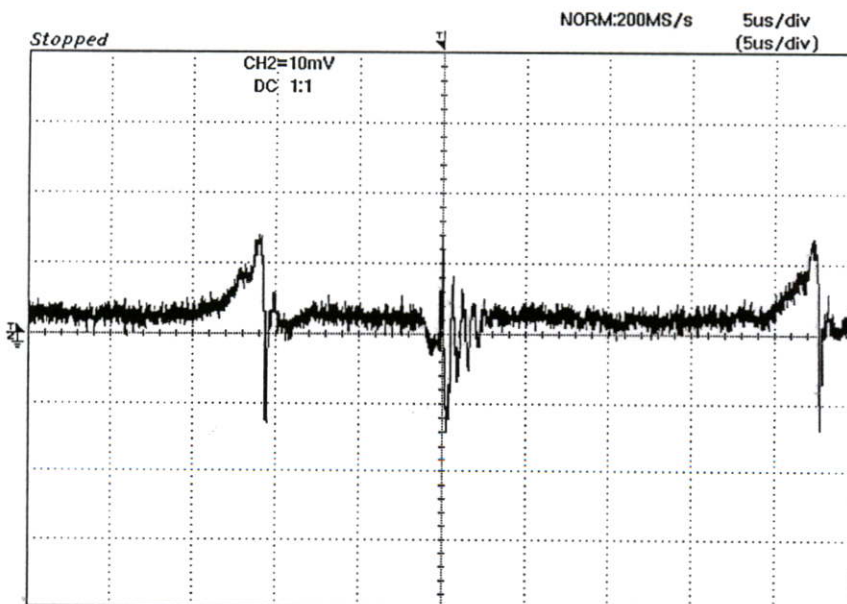
รูปที่ 7.74 สัญญาณรบกวน DM ของวงจร FSC เมื่ออุปกรณ์ของฟิลเตอร์ประกอบไปด้วยคอมม่อนโหมด ไซ้ค คาปาซิเตอร์ C_V คาปาซิเตอร์ C_{X1} และตัวเหนี่ยวนำ L_{GW}

ผลการทดสอบที่ได้แสดงอย่างชัดเจนว่าตัวเหนี่ยวนำ L_{GW} สามารถลดระดับของสัญญาณรบกวน CM ลงได้ เมื่อเปรียบเทียบระหว่างรูป 7.69 และรูป 7.73 โดยเฉพาะช่วงความถี่ 10 MHz – 20 MHz เป็นผลทำให้สัญญาณรบกวนรวมในช่วงความถี่นี้ลดลง

สาเหตุที่ระดับของสัญญาณรบกวน CM ลดลงเนื่องมาจากกระแส I_{CM} ลดลงเพราะค่าอิมพีแดนซ์ที่เพิ่มขึ้นของกราวด์หลังจากใส่ตัวเหนี่ยวนำ L_{GW} การลดลงของกระแส I_{CM} แสดงโดยรูปที่ 7.75 และรูปที่ 7.76

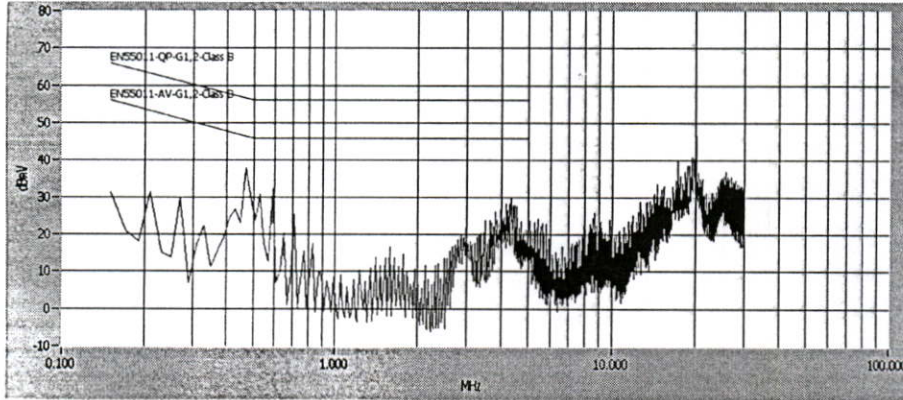


รูปที่ 7.75 กระแส CM วัดที่กราวด์ระหว่างเพาเวอร์ไลน์ฟิลเตอร์และวงจร FSC ก่อนใส่ L_{GW}

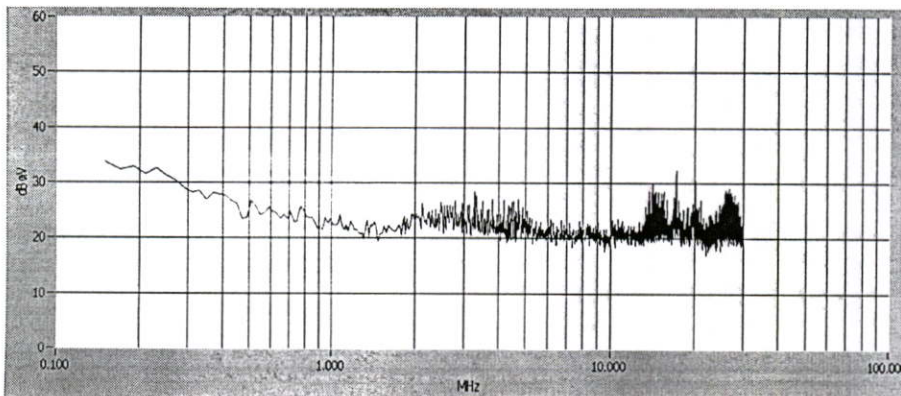


รูปที่ 7.76 กระแส CM วัดที่กราวด์ระหว่างเพาเวอร์ไลน์ฟิลเตอร์และวงจร FSC หลังใส่ L_{GW}

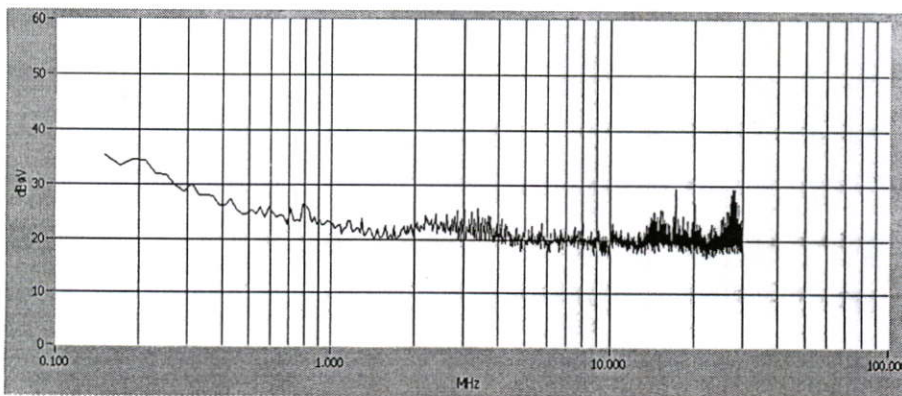
7) ต่อมาเป็นการทดสอบผลของการเปลี่ยนคอมม่อนโหมคไจค์ ในการทดสอบทำการเพิ่มค่าจากเดิม 1.4 mH เป็น 2.3 mH ค่านี้เป็นค่ามาตรฐานของฟิลเตอร์ต่างๆ ไป ผลการทดสอบแสดงโดยรูปที่ 7.77 – 7.79



รูปที่ 7.77 สัญญาณรบกวน conducted EMI รวมของวงจร FSC เมื่อถอดคาปาซิเตอร์ C_{X2} ออกและใส่ตัวเหนี่ยวนำ L_{GW} พร้อมทั้งเปลี่ยนค่าคอมม่อนโหมคไจค์



รูปที่ 7.78 สัญญาณรบกวน CM ของวงจร FSC เมื่อถอดคาปาซิเตอร์ C_{X2} ออกและใส่ตัวเหนี่ยวนำ L_{GW} พร้อมทั้งเปลี่ยนค่าคอมม่อนโหมคไจค์

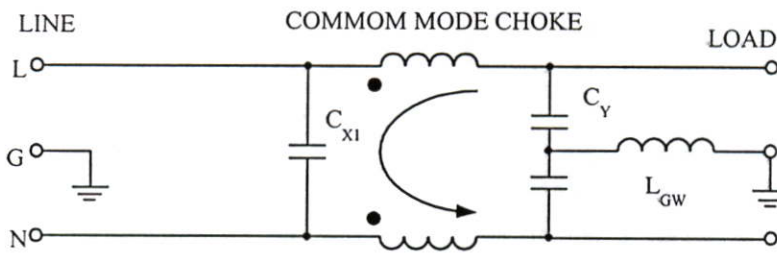


รูปที่ 7.79 สัญญาณรบกวน DM ของวงจร FSC เมื่อถอดคาปาซิเตอร์ C_{X2} ออกและใส่ตัวเหนี่ยวนำ L_{GW} พร้อมทั้งเปลี่ยนค่าคอมม่อนโหมคไจค์

ผลที่ได้เห็นว่าระดับของสัญญาณรบกวน CM ไม่เปลี่ยนแปลงมากนักเมื่อเทียบกับผลในเงื่อนไขที่ 6. แต่ระดับของสัญญาณรบกวน DM ลดลงทุกย่านความถี่ เป็นผลให้สัญญาณรบกวนรวมลดลงในทุกย่านความถี่ สาเหตุที่คอมมอนโหมดไช้คมีผลต่อสัญญาณรบกวน DM เนื่องมาจากความเหนี่ยวนำรั่วไหล L_{leak} ของคอมมอนโหมดไช้ค

เมื่อพิจารณาระดับของสัญญาณรบกวนรวมจากผลที่ทดสอบได้ เห็นได้ว่ามีระดับต่ำกว่าเส้นอ้างอิง AV ของมาตรฐาน EN55011 Group1, Class B อยู่พอสมควร ซึ่งถือได้ว่าเพาเวอร์ไลน์ฟิลเตอร์นี้เหมาะสำหรับใช้งานร่วมกับวงจร FSC ที่ปรับปรุงแล้ว

วงจรสมมูลของเพาเวอร์ไลน์ฟิลเตอร์ที่มีการถอดคาปาซิเตอร์ C_{x2} ออกและเปลี่ยนค่าคอมมอนโหมดไช้ค รวมไปถึงการใส่ตัวเหนี่ยวนำ L_{GW} ที่กักราวระหว่างเพาเวอร์ไลน์ฟิลเตอร์และวงจร FSC แสดงโดยรูปที่ 7.80



$$L : 2 \times 2.8 \text{ mH}$$

$$L_{\text{GW}} : 100 \text{ uH}$$

$$C_{x1} : 0.22 \text{ uF}$$

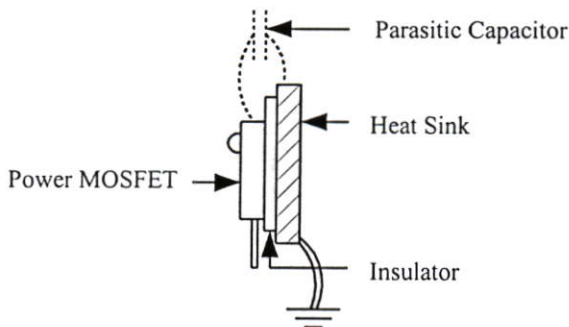
$$C_y : 2 \times 3300 \text{ pF}$$

รูปที่ 7.80 วงจรสมมูลของเพาเวอร์ไลน์ฟิลเตอร์ที่ใช้เทคนิคการวัดเพื่อเลือกค่าที่เหมาะสมและอุปกรณ์ที่จำเป็นสำหรับใช้งานร่วมกับวงจร FSC

7.6 ผลของการลดยกราวด์แผ่นระบายความร้อนที่มีต่อสัญญาณรบกวน

conducted EMI และ radiated EMI

แผ่นระบายความร้อนเป็นสิ่งจำเป็นสำหรับระบายความร้อนของอุปกรณ์อิเล็กทรอนิกส์ โดยเฉพาะอุปกรณ์ที่ทำงานด้วยกำลังและความถี่สูงๆ ในวงจร FSC สวิตช์เพาเวอร์มอสเฟต MS มีความจำเป็นต้องคิดแผ่นระบายความร้อนเพื่อรักษาเสถียรภาพการทำงานของเพาเวอร์มอสเฟตให้ดีที่สุด การคิดแผ่นระบายความร้อนกับสวิตช์ต้องมีแผ่นฉนวนชั้นอยู่ระหว่างกลางของสวิตช์และแผ่นระบายความร้อนเพื่อเป็นการป้องกันมิให้เกิดการรั่วไหลของกระแสไฟเนื่องมาจากศักย์แรงดันของตัวถังสวิตช์ในกรณีที่ตัวถังของสวิตช์เป็น โลหะหรือการชำรุดของสวิตช์ในกรณีที่ตัวถังของสวิตช์เป็นฉนวน และต่อแผ่นระบายความร้อนลงกราวด์เพื่อความปลอดภัย แต่จากความรู้ในบทที่ 5 ทำให้ทราบว่ากระแสสัญญาณรบกวน I_{CM} สามารถไหลผ่านจากสวิตช์ไปยังแผ่นระบายความร้อนลงสู่กราวด์และครบวงจรถึงแม้ว่าจะมีแผ่นฉนวนชั้นอยู่ สาเหตุนี้เนื่องมาจากค่าประจุแฝงที่เกิดขึ้นระหว่างสวิตช์ ฉนวนแผ่นระบายความร้อน การเกิดค่าประจุแฝงแสดงได้โดยรูปที่ 7.81

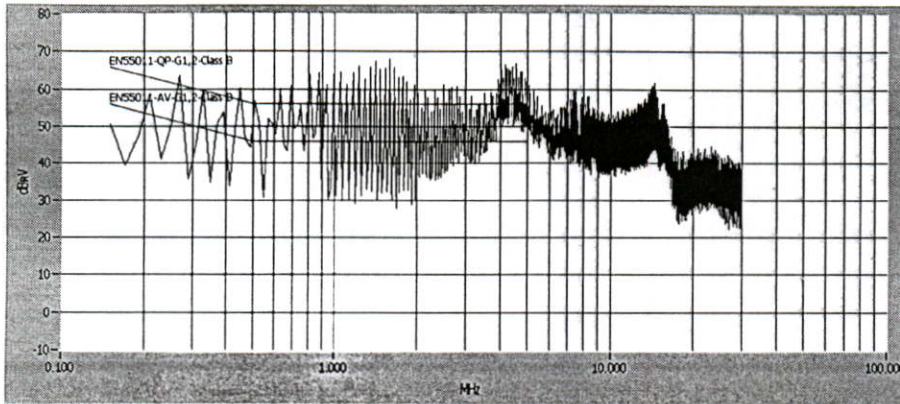


รูปที่ 7.81 การเกิดประจุแฝงระหว่างสวิตช์เพาเวอร์มอสเฟต ฉนวนและแผ่นระบายความร้อน

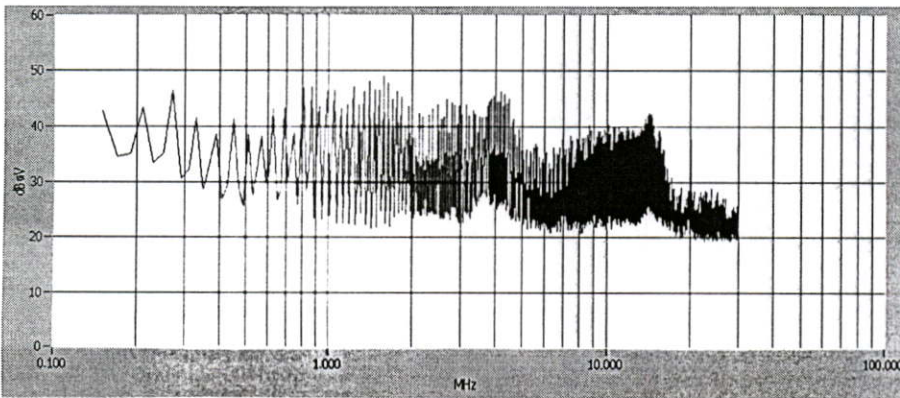
ในหัวข้อนี้จะแสดงให้เห็นถึงความแตกต่างของระดับสัญญาณรบกวน conducted EMI ของวงจร FSC เมื่อต่อแผ่นระบายความร้อนลงกราวด์และลดยแผ่นระบายความร้อนจากกราวด์ และทดสอบการแพร่กระจายของสัญญาณรบกวน radiated EMI ในเงื่อนไขเดียวกันเพื่อนำมาวิเคราะห์เปรียบเทียบ

ผลการทดสอบวัดระดับของสัญญาณรบกวน conducted EMI และ radiated EMI เมื่อต่อแผ่นระบายความร้อนลงกราวด์แสดงโดยรูปที่ 7.82 – 7.85

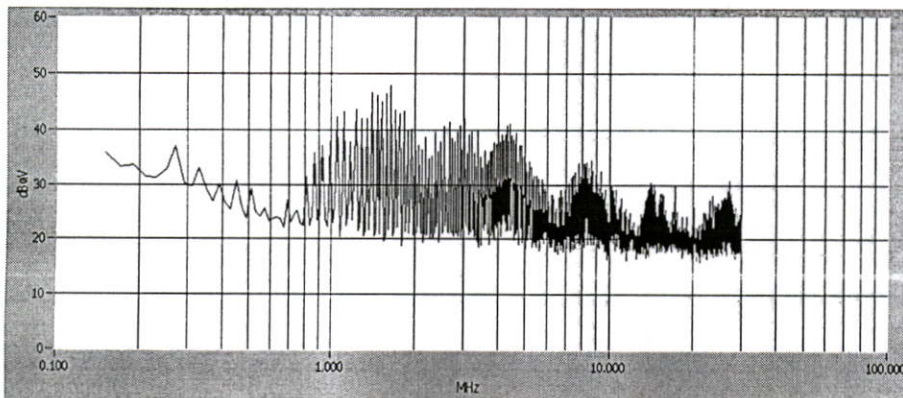
ส่วนผลการทดสอบวัดระดับของสัญญาณรบกวน conducted EMI และ radiated EMI เมื่อลดยแผ่นระบายความร้อนจากกราวด์แสดงโดยรูปที่ 7.86 – 7.89



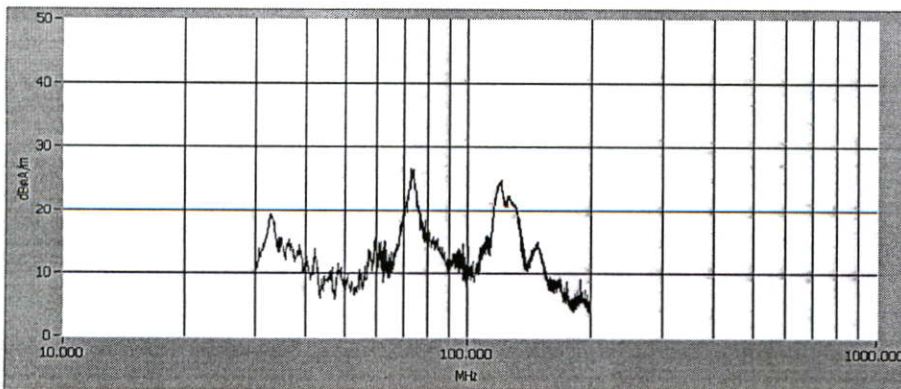
รูปที่ 7.82 สัญญาณรบกวนรวม conducted EMI เมื่อต่อแผ่นระบายความร้อนลงกราวด์



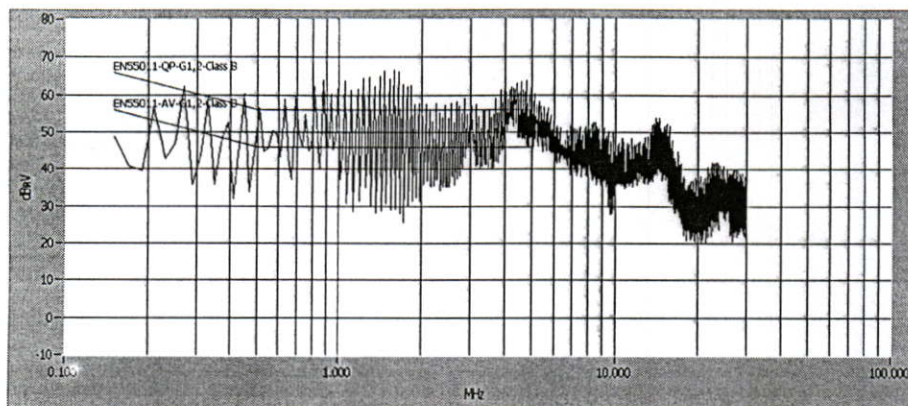
รูปที่ 7.83 สัญญาณรบกวน CM เมื่อต่อแผ่นระบายความร้อนลงกราวด์



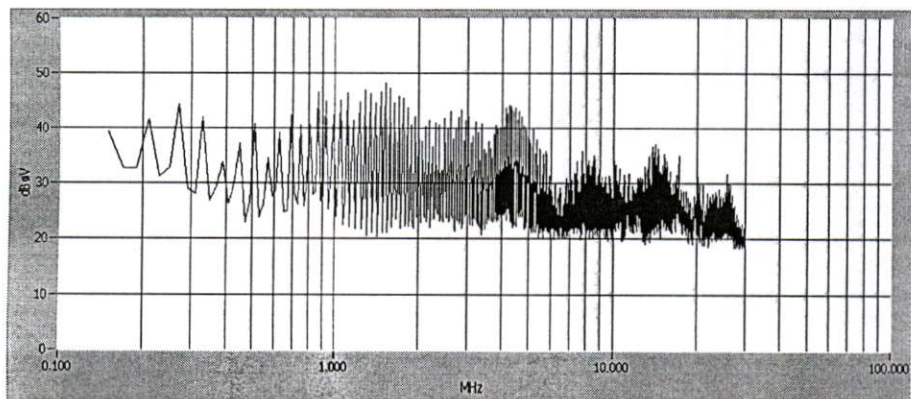
รูปที่ 7.84 สัญญาณรบกวน DM เมื่อต่อแผ่นระบายความร้อนลงกราวด์



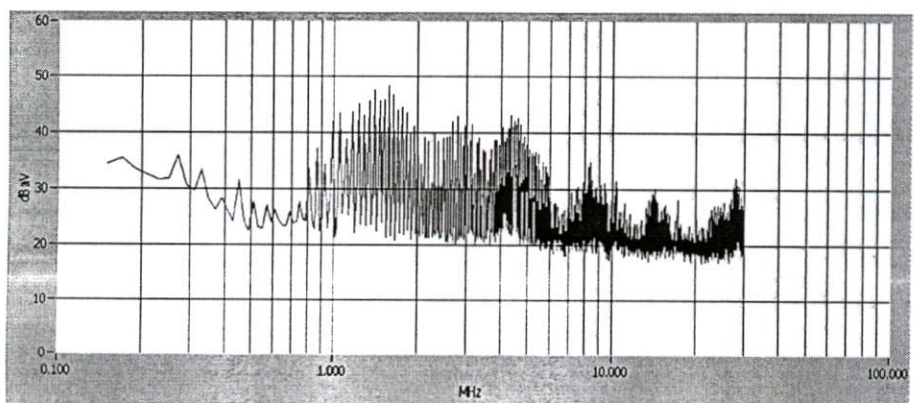
รูปที่ 7.85 สัญญาณรบกวน radiated EMI เมื่อต่อแผ่นระบายความร้อนลงกราวด์



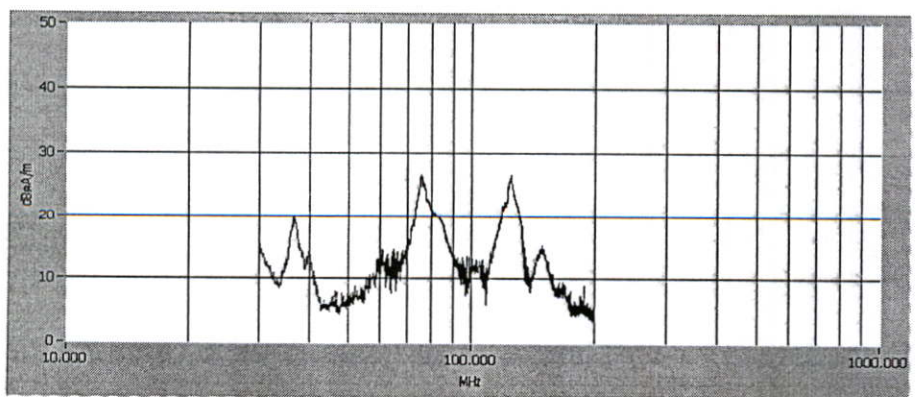
รูปที่ 7.86 สัญญาณรบกวนรวม conducted EMI เมื่อลดยแผ่นระบายความร้อนจากราวด์



รูปที่ 7.87 สัญญาณรบกวน CM เมื่อลดยแผ่นระบายความร้อนจากราวด์



รูปที่ 7.88 สัญญาณรบกวน DM เมื่อลดยแผ่นระบายความร้อนจากราวด์



รูปที่ 7.89 สัญญาณรบกวน radiated EMI เมื่อลดยแผ่นระบายความร้อนจากราวด์

ผลการทดสอบที่ได้สามารถนำมาวิเคราะห์ถึงความแตกต่างระหว่างการต่อแผ่นระบายความร้อนลงกราวด์และการลอยแผ่นระบายความร้อนจากกราวด์ พิจารณาที่สัญญาณรบกวน conducted EMI ก่อน หลังจากที่ย้ายแผ่นระบายความร้อนขึ้นจากกราวด์สัญญาณรบกวน CM มีระดับลดลงในช่วงความถี่ 4 MHz – 15 MHz เป็นผลให้สัญญาณรบกวนรวมลดลงในช่วงความถี่ดังกล่าว ส่วนสัญญาณรบกวน DM ไม่มีการเปลี่ยนแปลง ผลดังกล่าวสอดคล้องกับหลักการเบื้องต้น การทดสอบวัดสัญญาณรบกวนที่แพร่กระจายทางอากาศ radiated EMI ทดสอบในเงื่อนไขการวัดสัญญาณรบกวนระยะใกล้ (near field) ผลที่ได้ตรงกันข้ามกับผลของสัญญาณรบกวน conducted EMI คือ ระดับของสัญญาณรบกวนเพิ่มขึ้นเมื่อลอยแผ่นระบายความร้อนจากกราวด์ สาเหตุมาจาก ในขณะที่ต่อแผ่นระบายความร้อนลงกราวด์กระแส I_{CM} ซึ่งเป็นต้นกำเนิดของสัญญาณรบกวน radiated EMI ไหลจากวงจรผ่านค่าประจุผ่านแผ่นระบายความร้อนลงกราวด์ครบรูป แผ่นระบายความร้อนซึ่งเป็นโลหะทำหน้าที่เป็นแหล่งกำเนิดการแพร่กระจายของสัญญาณรบกวน radiated EMI แต่ในกรณีนี้กระแส I_{CM} ไหลครบรูปศักย์ไฟฟ้าที่ตกคร่อมแผ่นระบายความร้อนไม่สูง ระดับของสัญญาณรบกวนที่วัดได้จึงไม่มากนัก แต่เมื่อมีการลอยแผ่นระบายความร้อนจากกราวด์ กระแส I_{CM} ไหลไม่ครบรูปศักย์ไฟฟ้าที่ตกคร่อมแผ่นระบายความร้อนสูงสุด ระดับการแพร่กระจายของสัญญาณรบกวน radiated EMI จึงสูงขึ้นตามไปด้วย

ดังนั้นการที่จะลดระดับของสัญญาณรบกวน conducted EMI โดยการลอยแผ่นระบายความร้อนจากกราวด์จึงเป็นวิธีการที่ไม่เหมาะสมเนื่องจากอาจเกิดอันตรายกรณีที่แผ่นฉนวนเสียหายและเกิดศักย์ไฟฟ้าที่แผ่นระบายความร้อนเกิดอันตรายต่อผู้ที่สัมผัส และอีกประการหนึ่งคือระดับของสัญญาณรบกวนที่แพร่กระจายทางอากาศก็มีค่าเพิ่มขึ้นด้วย

บทที่ 8

สรุปผลการทดลองและข้อเสนอแนะ

8.1 สรุปผลการทดลอง

ผลที่ได้จากการทดลองและทดสอบ ในหัวข้อต่างๆ ของบทที่ 7 นำมาประมวลผลและสรุปผลงานวิจัยได้ดังนี้

สัญญาณรบกวนทางแม่เหล็กไฟฟ้า (EMI) เป็นสัญญาณที่ไม่ต้องการให้เกิดขึ้นในวงจร เนื่องจากไปรบกวนการทำงานของวงจรอื่นที่อยู่ในอุปกรณ์เดียวกันหรือวงจรในอุปกรณ์อื่นที่ใช้แหล่งกำเนิดพลังงานไฟสลับบริเวณตำแหน่งใกล้เคียงกันหรือในระยะใกล้เคียงกัน สัญญาณรบกวน (EMI) แบ่งตามลักษณะของตัวกลางที่สัญญาณเดินทางได้ 2 ประเภท คือ สัญญาณรบกวนที่เหนี่ยวนำหรือไหลผ่านตัวนำ conducted EMI และสัญญาณรบกวนที่แพร่กระจายทางอากาศ radiated EMI สัญญาณรบกวนทั้งสองชนิดนี้สร้างปัญหาที่ช่วงความถี่ต่างกัน สัญญาณรบกวน conducted EMI พิจารณาที่ช่วงความถี่ 150 kHz – 30 MHz ส่วนสัญญาณรบกวน radiated EMI พิจารณาที่ช่วงความถี่ 30 MHz – 1 GHz

ต้นกำเนิดของสัญญาณรบกวนทั้ง 2 ประเภท คือกระแสคอมมอน I_{CM} และกระแสดิฟเฟอเรนเชียล I_{DM} โดยที่ I_{CM} มีทิศทางการไหลทิศเดียวกันคือไหลผ่านสายตัวนำสองเส้นคือเฟสและนิวตรอนมารวมกันที่จุดรวมและไหลกลับผ่านกราวด์ ส่วนกระแส I_{DM} มีทิศทางการไหลสวนทางกันในสายตัวนำเฟสและนิวตรอนโดยไม่ผ่านกราวด์ ในวงจรสวิตซ์ชิงต่างๆ ไปตัวแปรที่มีผลต่อกระแสทั้งสองชนิด สรุปได้เป็นหัวข้อดังนี้

ตัวแปรที่มีผลต่อกระแส I_{CM}

1. ความถี่ที่ใช้ในการสวิตซ์ของวงจร
2. จำนวนสวิตซ์อิเล็กทรอนิกส์ที่ทำงานที่ความถี่สวิตซ์ในวงจร
3. ค่าพารามิเตอร์ที่แฝงที่เกิดจากอุปกรณ์หรือตัวนำต่างๆ ในวงจรเมื่อพิจารณาที่ความถี่สูง
4. ความชันของสโบลแรงดันใช้งานในวงจร
5. อิมพีแดนซ์ของกราวด์รูปในวงจร
6. ปริมาณกำลังงานของวงจร
7. โหลดของวงจร

ตัวแปรที่มีผลต่อกระแส I_{DM}

1. ความถี่ที่ใช้ในการสวิตซ์ของวงจร
2. จำนวนสวิตซ์อิเล็กทรอนิกส์ที่ทำงานที่ความถี่สวิตซ์ในวงจร
3. ค่าพารามิเตอร์ที่แฝงที่เกิดจากอุปกรณ์หรือตัวนำต่างๆ ในวงจร เมื่อพิจารณาที่ความถี่สูง

4. ความชันของสโลบกระแส ใช้งานในวงจร
5. อิมพีแดนซ์ของอุปสรรคตัวนำสัญญาณเฟสและนิวตรอน
6. ปริมาณกำลังงานของวงจร
7. โหลดของวงจร

วงจรฟูลบริดจ์มีการทำงานแบบสวิตชิ่ง ใช้สวิตช์อิเล็กทรอนิกส์ที่ตัวทำหน้าที่ตัดต่อสัญญาณไฟตรงเป็นสัญญาณรบกวน ในลักษณะพัลส์ที่เหลื่อมเพื่อนำไปใช้ควบคุมการทำงานของโหลด ในวิทยานิพนธ์นี้สวิตช์อิเล็กทรอนิกส์ที่นำมาใช้งานคือเพาเวอร์มอสเฟต ซึ่งเป็นอุปกรณ์ที่สามารถควบคุมการทำงานด้วยแรงดัน วงจรที่ใช้สำหรับขับเกทเพื่อควบคุมการทำงานจึงไม่ยุ่งยาก อุปกรณ์ชนิดนี้มีข้อดีเมื่อเทียบกับอุปกรณ์ประเภทเพาเวอร์ทรานซิสเตอร์ คือสามารถทำงานที่ความถี่สูงกว่าและการสูญเสียในการสวิตช์ก็น้อยกว่าด้วย

สวิตช์ที่ตัวในวงจรฟูลบริดจ์แบ่งการทำงานพร้อมกันเป็นคู่ๆ สวิตช์ M1 กับ M4 สวิตช์ M2 กับ M3 ในหนึ่งคาบเวลาการทำงาน เกิดการตัดต่อสัญญาณไฟตรงที่ความถี่สูง เป็นสาเหตุสำคัญประการหนึ่งที่ทำให้ระดับของสัญญาณรบกวน conducted EMI ที่เกิดจากวงจรนี้ค่อนข้างสูง นอกจากนี้เพื่อให้การทำงานของวงจรมีประสิทธิภาพสูงสุดจึงมีการพัฒนาแต่การขับสวิตช์ที่รวดเร็ว ความชันของสัญญาณพัลส์ของกระแส I_{DS} และแรงดัน V_{DS} ที่เกิดจากการทำงานของสวิตช์มีค่าสูง ส่งผลให้ระดับของสัญญาณรบกวน conducted EMI มีค่าสูงตามไปด้วย ความชันของสัญญาณพัลส์ที่เหลื่อมเป็นตัวกำหนดฮาร์มอนิกซึ่งเป็นองค์ประกอบของสัญญาณพัลส์ ถ้าสัญญาณพัลส์มีความชันมากฮาร์มอนิกที่ความถี่สูงก็จะยิ่งมาก ฮาร์มอนิกที่ความถี่สูงไม่เป็นที่ต้องการและพิจารณาเป็นสัญญาณรบกวน ซึ่งอาจจะอยู่ในรูปของกระแส I_{CM} หรือ I_{DM} ก็ได้แล้วแต่ทิศทางทางการไหลที่จะเป็นตัวกำหนด การควบคุมสโลบของสัญญาณพัลส์กระแส I_{DS} และแรงดัน V_{DS} ที่เกิดจากการออน-ออฟ ของสวิตช์เพาเวอร์มอสเฟต สามารถควบคุมได้โดยปรับค่าความต้านทาน R_g ที่ต่ออยู่ระหว่างขั้วขับเกทและขาเกทของสวิตช์เพาเวอร์มอสเฟต ถ้าความต้านทานมีค่ามากสโลบของสัญญาณพัลส์กระแส I_{DS} และแรงดัน V_{DS} จะมีความชันต่ำซึ่งจะส่งผลให้ระดับของสัญญาณรบกวน conducted EMI มีค่าต่ำตามไปด้วย ในทางตรงกันข้ามถ้าค่าความต้านทานที่ใช้มีค่าน้อยสโลบของสัญญาณทั้งสองมีความชันสูง ส่งผลให้ระดับของสัญญาณรบกวนมีค่าสูงตามไปด้วย

การลดระดับของสัญญาณรบกวนด้วยการปรับสโลบของพัลส์สัญญาณกระแส I_{DS} และแรงดัน V_{DS} ให้มีความชันต่ำ ส่งผลให้เกิดการสูญเสียในการสวิตช์เพิ่มมากขึ้น วงจรฟูลบริดจ์มีสวิตช์ทำงานสัมพันธ์กันสี่ตัว การควบคุมสโลบของกระแส I_{DS} และแรงดัน V_{DS} จึงมีข้อจำกัดเนื่องจากจะส่งผลต่อช่วงเวลา blanking time ซึ่งเป็นช่วงเวลาที่ป้องกันไม่ให้สวิตช์ในกิ่งเดียวกันนำกระแสพร้อมกันอันจะนำไปสู่ความเสียหายแก่สวิตช์เพาเวอร์มอสเฟตและแหล่งจ่ายกำลังไฟตรงได้

จากปัญหาเรื่องจำนวนสวิตช์ที่ทำงานที่ความถี่สูง และข้อจำกัดในเรื่องของการปรับสโลบของกระแส I_{DS} และแรงดัน V_{DS} วงจร FSC จึงถูกนำมาใช้งานแทนวงจรฟูลบริดจ์ วงจรนี้มีสวิตช์

เพาเวอร์มอสเฟตทำงาน 5 ตัว แต่จะมีเพียงสวิตช์ M5 เพียงตัวเดียวที่ทำหน้าที่ตัดต่อสัญญาณไฟตรง ให้เป็นสัญญาณรบกวน จึงสามารถลดปัญหาในเรื่องของจำนวนสวิตช์ที่ทำงานที่ความถี่สูงของ วงจรพูลบริดจ์ลง เป็นผลทำให้ระดับของสัญญาณรบกวน conducted EMI และการสูญเสียในการ สวิตช์ลดลง ส่วนการควบคุมการทำงานของโหนดซึ่งในวิทยานิพนธ์นี้ ใช้ดีซีมอเตอร์เป็นโหนด วงจร FSC สามารถควบคุมการทำงานได้เช่นเดียวกับวงจรพูลบริดจ์ไม่ว่าจะเป็นความเร็วหรือทิศ ทางการหมุน

วงจร FSC มีสวิตช์ M5 ตัวเดียวที่ทำงานที่ความถี่สูง จึงสามารถปรับปรุงวงจรในชุดขับเคลื่อน ให้มีประสิทธิภาพมากขึ้น โดยใช้วงจรพวง-พูล เกทไดรเวอร์ที่สามารถแยกการปรับสโโลบของ กระแส I_{DS} และแรงดัน V_{DS} ในช่วง turn-on และ turn-off ออกจากกันได้ ด้วยความต้านทาน R_{gon} และ R_{goff} ทำให้สามารถเลือกปรับค่าความต้านทานที่ทำให้วงจร FSC มีระดับของสัญญาณรบกวน และการสูญเสียในการสวิตช์น้อยที่สุดโดยไม่ทำให้การทำงานของโหนดเปลี่ยนไป วงจรพวง-พูล เกทไดรเวอร์นอกจากจะสามารถแยกการควบคุม สโโลบได้แล้วยังสามารถชาร์จประจุและดิสชาร์จ ประจุของค่าประจุแฝง C_{gd} ที่เกิดขึ้นระหว่างเกทกับเดรนของเพาเวอร์มอสเฟตได้เร็วกว่าวงจรขับ เกทแบบธรรมดา ความชันของสโโลบแรงดัน V_{GS} สูงขึ้นสโโลบของกระแส I_{DS} และแรงดัน V_{DS} จึงมี ค่าสูงขึ้นตามไปด้วยส่งผลให้การสูญเสียในการสวิตช์ลดลงและระดับของสัญญาณรบกวน conducted EMI เพิ่มขึ้นเล็กน้อยเมื่อเทียบกับวงจรขับเคลื่อนแบบธรรมดาที่ใช้ค่าความต้านทาน R_g ที่มี ค่าเท่ากัน (ในการทดสอบ วงจรขับเคลื่อนแบบธรรมดาใช้ค่าความต้านทาน R_g 100 Ω เทียบกับ วงจรพวง-พูล เกทไดรเวอร์ ที่ใช้ค่าความต้านทาน R_{gon} 100 Ω และ R_{goff} 100 Ω) ค่าความต้านทาน ของ R_{gon} และ R_{goff} ที่เหมาะสมคือ 500 Ω และ 300 Ω ตามลำดับ ที่ค่าความต้านทานนี้ระดับของ สัญญาณรบกวนลดลงในทุกย่านความถี่แต่การสูญเสียในการสวิตช์มีค่าเพิ่มขึ้นจากเดิมที่ใช้ค่าความ ต้านทาน R_{gon} และ R_{goff} 100 Ω ประมาณสามเท่า

วงจร current-source และ current-sink ถูกนำมาช่วยใช้ลดการสูญเสียในการสวิตช์ที่เพิ่ม ขึ้น วงจร current - source ทำหน้าที่จ่ายกระแสให้กับเกทของเพาเวอร์มอสเฟตในช่วงเวลา Miller Effect ในช่วง turn-on ซึ่งเป็นช่วงการชาร์จประจุของ C_{gd} ทำให้กระแสเกท I_{Gon} เพิ่มขึ้นการชาร์จ ประจุของ C_{gd} เร็วขึ้นช่วงเวลาการเกิด Miller Effect สั้นลง ส่วนวงจร current-sink ทำหน้าที่จ่าย กระแส I_{Goff} ที่เกิดจากการดิสชาร์จประจุของ C_{gd} ในช่วงเวลา Miller Effect ขณะ turn-off ทำให้ C_{gd} ดิสชาร์จประจุเร็วขึ้น ช่วงเวลา Miller Effect สั้นลง เมื่อช่วงเวลา Miller Effect สั้นลงทั้งในขณะ turn-on และ turn-off สโโลบของแรงดัน V_{DS} ซึ่งมีความสัมพันธ์ โดยตรงกับช่วงเวลานี้มีความชันสูง ขึ้นการสูญเสียในการสวิตช์ลดลง เงื่อนไขของการใช้สองวงจรมีคือลดค่าการสูญเสียในการสวิตช์ ให้เหลือเท่ากับหรือใกล้เคียงในขณะที่ปรับค่าความต้านทาน R_{gon} และ R_{goff} ไว้ที่ 100 Ω เพื่อสร้าง เงื่อนไขในการเปรียบเทียบการทำงานของวงจรต่างๆ ที่เพิ่มเข้ามาทำงานร่วมกับวงจร FSC

ระดับของสัญญาณรบกวน conducted EMI ที่ความถี่ 5 MHz ซึ่งเป็นความถี่ที่สัญญาณรบกวนมีค่าสูงสุด การสูญเสียในการสวิตช์และการสูญเสียในขณะนำกระแสของวงจรถูกบรีดจิ่ง วงจร FSC วงจร FSC ที่ทำงานร่วมกับวงจรถูกต่าง ๆ แสดงไว้ในตารางที่ 8.1

ตารางที่ 8.1 แสดงถึงระดับของสัญญาณรบกวน conducted EMI ที่ความถี่ 5 MHz และการสูญเสียในการสวิตช์ของวงจรถูกบรีดจิ่ง วงจร FSC และวงจรถูกบรีดจิ่งที่ทำงานร่วมกับ วงจรถูกต่าง ๆ

วงจรถูก	สัญญาณรบกวน conducted EMI (dBuV)	การสูญเสียใน การสวิตช์ (mW)
วงจรถูกบรีดจิ่ง ใช้ค่า R_g 100 Ω	90.00	1927.20
วงจรถูก FSC ใช้ค่า R_g 100 Ω	74.31	372.00
วงจรถูก FSC ที่ทำงานร่วมกับวงจรถูก พุช-พุลเกทไครเวอร์ปรับค่า $R_{gon} - R_{goff}$ ไว้ที่ 500 Ω และ 300 Ω และวงจรถูก current-source และ current-sink	69.50	367.20

สรุปข้อดีของวงจรถูก FSC ที่เหนือกว่าวงจรถูกบรีดจิ่งได้เป็นข้อๆ ดังนี้

- 1) มีระดับของสัญญาณรบกวนทางสนามแม่เหล็กไฟฟ้า (conducted EMI) ต่ำกว่า
- 2) มีการสูญเสียในการสวิตช์ (switching loss) น้อยกว่า
- 3) มีสวิตช์ทำงานที่ความถี่สูงเพียงตัวเดียวทำให้ประหยัดถ้าจะปรับปรุงวงจรถูกบรีดจิ่งให้มีประสิทธิภาพมากขึ้นในการควบคุมระดับของสัญญาณรบกวนทางสนามแม่เหล็กไฟฟ้าและการสูญเสียในการสวิตช์
- 4) มีความน่าเชื่อถือ (reliability) มากกว่าเนื่องจากไม่มีปัญหาเรื่องสวิตช์สองตัวในกึ่งตัวนำเดียวกันเกิดการนำกระแสพร้อมกัน

วิธีการทั่วไปที่ใช้ลดระดับของสัญญาณรบกวน conducted EMI คือการใช้เพาเวอร์ไลน์ฟิลเตอร์ วิธีการนี้เป็นการแก้ไขที่ปลายเหตุแต่ก็เป็นที่นิยมเพราะสะดวกรวดเร็วและไม่ต้องยุ่งเกี่ยวกับวงจรถูกภายใน วิธีการนี้เป็นการป้องกันไม่ให้สัญญาณรบกวนไหลออกไปสู่สายกำลังไฟสลับแต่สัญญาณรบกวนจะถูกกำหนดให้ไหลวนภายในลูปปิดภายในวงจรถูกและเพาเวอร์ไลน์ฟิลเตอร์ ซึ่งไม่ได้เป็นการลดระดับของสัญญาณรบกวนที่เกิดขึ้นจริงๆ ที่ต้นเหตุ

วงจรฟูลบริดจ์ที่ใช้เพาเวอร์ไลน์ฟิลเตอร์สามารถลดระดับของสัญญาณรบกวน conducted EMI ที่จะไหลไปสู่สายเพาเวอร์ไฟสลับได้มากเมื่อเทียบกับก่อนใช้เพาเวอร์ไลน์ฟิลเตอร์ในทุกช่วงความถี่และเมื่อนำผลการทดสอบมาเปรียบเทียบกับวงจร FSC ที่ทำงานร่วมกับวงจรช่วยปรากฏว่าได้ผลดีกว่าในช่วงความถี่ต่ำถึงปานกลาง

เมื่อนำเพาเวอร์ไลน์ฟิลเตอร์มาใช้ร่วมกับวงจร FSC ที่ทำงานร่วมกับวงจรช่วย ปรากฏว่าสัญญาณรบกวนลดลงจนมีระดับที่ต่ำมากในทุกย่านความถี่และต่ำกว่าเส้นอ้างอิง AV ของมาตรฐาน EN 55011 Group1, Class B และเมื่อใช้เทคนิคการวัดเพื่อแยกสัญญาณรบกวน CM และ DM ซึ่งเป็นองค์ประกอบของสัญญาณรบกวนรวม conducted EMI ทำให้สามารถวิเคราะห์ผลของอุปกรณ์แต่ละตัวของเพาเวอร์ไลน์ฟิลเตอร์ที่มีต่อสัญญาณรบกวน CM และ DM ได้ และสามารถปรับเปลี่ยนค่า ลดอุปกรณ์บางตัวที่ไม่จำเป็นออกไปและเพิ่มอุปกรณ์บางตัวเข้ามา ทำให้ได้เพาเวอร์ไลน์ฟิลเตอร์ที่เหมาะสมกับวงจร FSC ที่ทำงานร่วมกับวงจรช่วย ผลที่ได้คือระดับของสัญญาณรบกวนรวมลดต่ำลงเมื่อเทียบการใช้เพาเวอร์ไลน์ฟิลเตอร์ที่ไม่ได้ปรับปรุง

ในช่วงสุดท้ายมีการสังเกตผลของการลดแผ่นระบายความร้อนจากกราวด์เพลนที่มีต่อระดับของสัญญาณรบกวน conducted EMI เส้นทางการไหลของกระแส I_{CM} ต้องผ่านกราวด์เพื่อครบรูปและจุดเชื่อมต่อระหว่างแผ่นระบายความร้อนกับกราวด์ก็เป็นอีกเส้นทางหนึ่งที่กระแส I_{CM} ไหลครบรูป เมื่อมีการตัดเส้นทางที่จุดนี้ออกโดยการลดแผ่นระบายความร้อนจากกราวด์ส่งผลให้ระดับของสัญญาณรบกวน CM ลดลงและสัญญาณรบกวนรวมลดลงตามไปด้วย แต่ข้อเสียที่ตามมาเมื่อมีการลดแผ่นระบายความร้อนจากกราวด์คือการแพร่กระจายของสัญญาณรบกวน radiated EMI เพิ่มขึ้น ดังนั้นการลดระดับของสัญญาณรบกวน conducted EMI ด้วยวิธีนี้จึงไม่เหมาะสม

8.2 ข้อเสนอแนะ

ปัจจุบันมาตรฐานในการควบคุมเกี่ยวกับสัญญาณรบกวนทางแม่เหล็กไฟฟ้า EMI ของผลิตภัณฑ์ไฟฟ้าและอิเล็กทรอนิกส์เข้ามามีบทบาทในการผลิตมากขึ้น เนื่องจากเป็นตัวกำหนดคุณภาพของผลิตภัณฑ์ไม่ให้มีระดับของสัญญาณรบกวนสูงเกินมาตรฐานที่กำหนดไว้ ถ้าผู้ผลิตไม่สามารถสร้างผลิตภัณฑ์ที่ได้มาตรฐานก็จะไม่สามารถส่งสินค้าของตัวเองสู่ตลาดโลกได้ เนื่องจากประเทศต่างๆ ในปัจจุบันได้ให้ความสนใจเกี่ยวกับปัญหาเรื่องสัญญาณรบกวนมากขึ้น เพราะปัญหานี้เมื่อเกิดขึ้นโดยวงจรใดแล้วนอกจากจะไปรบกวนวงจรภายในอุปกรณ์เดียวกัน ยังสามารถไปรบกวนการทำงานของอุปกรณ์อื่นๆ ที่อยู่ใกล้เคียงกันหรือใช้แหล่งกำลังไฟสลับใกล้กัน ทำให้วงจรหรืออุปกรณ์นั้นทำงานผิดพลาดไป จะมากหรือน้อยก็แล้วแต่ระดับของสัญญาณรบกวนและประเภทของอุปกรณ์นั้นๆ

แนวทางการแก้ไขปัญหาเรื่องสัญญาณรบกวนทางแม่เหล็กไฟฟ้านั้นมีอยู่ 2 วิธีใหญ่ๆ คือ การแก้ไขที่ต้นเหตุและการแก้ไขที่ปลายทาง วิธีการแก้ไขที่ต้นเหตุไม่นิยมมากนักเนื่องจาก

ต้องมีการปรับปรุงวงจรภายในส่วนที่เป็นสาเหตุของสัญญาณรบกวน ไม่ว่าจะเป็นการทำงานของวงจรหรืออุปกรณ์อิเล็กทรอนิกส์ภายในวงจร วิธีการนี้แม้ว่าจะค่อนข้างซับซ้อนและยุ่งยากแต่เป็นวิธีที่ดีเนื่องจากสามารถลดหรือปรับปรุงส่วนที่เป็นต้นเหตุได้โดยตรงโดยไม่ต้องแก้ไขที่ปลายทาง ซึ่งบางทีแก้ไขไม่ตรงจุดทำให้ปัญหาไม่ลดลง หรือบางทีแก้ปัญหารองหนึ่งก็อาจจะส่งผลต่อปัญหาอีกเรื่องหนึ่งได้เช่นเมื่อแก้ไขปัญหารองสัญญาณรบกวน conducted EMI ก็อาจไปเพิ่มปัญหาเรื่องสัญญาณรบกวน radiated EMI ส่วนวิธีการแก้ไขที่ปลายทางใช้การป้องกันไม่ให้สัญญาณรบกวนที่เกิดขึ้นจากอุปกรณ์นั้นไปรบกวนอุปกรณ์อื่นๆ วิธีที่นิยมกันได้แก่การชิลด์ ไม่ว่าจะเป็นชิลด์เฉพาะบางจุดหรือชิลด์ทั้งอุปกรณ์ การใช้เพาเวอร์ไลน์ฟิลเตอร์ป้องกันไม่ให้สัญญาณรบกวนไหลจากอุปกรณ์เข้าสู่สายกำลังไฟสลับ วิธีการแก้ที่ปลายทางนี้เป็นที่นิยมในปัจจุบันเนื่องจากไม่ยุ่งยาก สะดวกรวดเร็วและเมื่อนำอุปกรณ์ที่แก้ไขแล้วไปทดสอบวัดระดับของสัญญาณรบกวนส่วนมากจะผ่านมาตรฐานที่กำหนด

ในวิทยานิพนธ์นี้ได้นำเสนอการแก้ไขปัญหของสัญญาณรบกวนที่ไหลผ่านตัวนำ conducted EMI ของวงจรพูลบริดจ์ซึ่งเป็นวงจรที่มีการทำงานแบบสวิตซ์ซึ่งทำให้เกิดปัญหาเรื่องสัญญาณรบกวนค่อนข้างมากโดยใช้การแก้ไขที่ต้นเหตุ ทำให้เกิดวงจรใหม่ขึ้นมาคือวงจร FSC ที่สามารถทำงานได้เช่นเดียวกับวงจรพูลบริดจ์ แต่ระดับของสัญญาณรบกวน conducted EMI และการสูญเสียในการสวิตซ์ลดลง ในการแก้ไขพิจารณาต้นเหตุของปัญหาสองประการ ได้แก่จำนวนสวิตซ์ที่ทำงานที่ความถี่สูงและสโลบของกระแสและแรงดันที่เกิดจากการสวิตซ์ ซึ่งก็สามารถลดและควบคุมปัญหาเรื่องสัญญาณรบกวนได้เป็นที่น่าพอใจ แต่สาเหตุประการอื่นที่เป็นต้นกำเนิดของสัญญาณรบกวน conducted EMI ยังมีอีกหลายประการไม่ว่าจะเป็นเรื่อง พาราซิติกส์แฝงของอุปกรณ์อิเล็กทรอนิกส์เมื่อพิจารณาที่ความถี่สูง เรื่องของกราวด์ลูป การออกแบบลายวงจร PCB ระดับกำลังงานของวงจรที่จ่ายให้กับโหลดและชนิดของโหลดที่ทำงานร่วมกับวงจร ปัญหาเหล่านี้ถ้านำมาวิเคราะห์และวิจัยต่อไปก็จะทำให้สามารถแก้ไขปัญหาในเรื่องของสัญญาณรบกวน conducted EMI ได้สมบูรณ์แบบมากขึ้น

เอกสารอ้างอิง

- [1] Jacob, T. "Design and Analysis of Pulsewidth-Modulated Amplifiers for DC Servo System." **IEEE Transactions on Industrial Electronics and Control Instrumentation**. Vol. IECI-23, No. 1, February 1976. pp. 47-55.
- [2] Agrawal, J. P. **Power Electronic Systems Theory and Design**. Ohio: Prentice-Hall, Inc. 2001.
- [3] Mohan, N. et. al. **Power Electronics Converters, Applications and Design**. 2nd ed. New York: John Wiley & Sons, Inc. 1995.
- [4] Hart, D. W. **Introduction to Power Electronics**. London: Prentice-Hall, Inc. 1997.
- [5] โคทม อารียา. อิเล็กทรอนิกส์กำลัง 1. กรุงเทพฯ: ซีเอ็ดดูเคชั่น. 2001.
- [6] Rashid, M. H. **Power Electronics Circuits, Devices and Applications**. 2nd ed. New Jersey: Printice-Hall, Inc. 1993.
- [7] โคทม อารียา. อิเล็กทรอนิกส์กำลัง 2. กรุงเทพฯ: ซีเอ็ดดูเคชั่น. 2001.
- [8] Baliga, B. J. **Power Semiconductor Devices**. Boston: PWS Publishing Company, a division of International Thomson Publishing, Inc. 1996.
- [9] Singh, J. **Semiconductor Devices Basic Principles**. New York: John Wiley & Sons, Inc. 2001.
- [10] Consoli, A. et. al. "An Innovative EMI Reduction Design Technique in Power Converter." **IEEE Transactions on Electromagnetic Compatibility**. Vol. 38, No. 4, November 1996. pp. 567-575.
- [11] Perez, R. **Handbook of Electromagnetic Compatibility**. San Diego: Academic Press. 1995.
- [12] Weston, D. A. **Electromagnetic Compatibility Principles and Application**. 2nd ed. New York: Marcel Dekker, Inc. 2001.
- [13] Mardiguian, M. **EMI Troubleshooting Techniques**. New York: McGraw-Hill. 2000.
- [14] Tsaliovich, A. **Cable Shielding for Electromagnetic Compatibility**. New York: Van Nostrand Reinhold. 1995.
- [15] Williams, T. and Armstrong, K. **EMC for Systems and Installations**. Oxford: Newnes. 2000.

- [16] Fluke, J. C. **Controlling Conducted Emissions by Design**. New York: Van Nostrand Reinhold. 1991.
- [17] Nave, M. J. **Power Line Filter Design for Switched-Mode Power Supplies**. New York: Van Nostrand Reinhold. 1991.
- [18] O'Hara, M. **EMC at Component and PCB Level**. Oxford: Newnes. 1998.
- [19] Gue, T. et. al. "Separation of the Common-Mode and Differential-Mode Conducted EMI Noise." **IEEE transactionson Power Electronics**. Vol. 1, No. 3 May1996. pp. 480-488.
- [20] Ninomiya, T. and Harada, K. "Common-Mode Niose Generation in a DC-to-DC Converter." **IEEE transactions on Aerospace and Electronic System**. Vol. ASE-16, No. 2, March 1980. pp. 130-137.
- [21] Sinclair, A. J. et. al. "A Systematic Study of EMI Reduction by Physical Converter Layout and Suppressive Circuit." **Proceeding of the Conference IEEE**. 1993. pp. 1059-1064.
- [22] Grandi, G. et. al. "Effects of Power Converter Parasitic Components on Conducted EMI." **12th International Zurich Symposium and Technical Exhibition on Electromagnetic Compatibility**. Zurich, Switzerland, February 1997. pp. 199-504.
- [23] Teulings, W. et. al. "A New Technique for Spectral Analysis of Conducted Noise of a SMPS Including Interconnects." **Proceeding of the Conference IEEE**. 1997. pp. 1516-1521.
- [24] Okyere, P. F. and Heinemann, L. "Computer-Aided Analysis and Reduction of Conducted EMI in Switched-Mode Power Converter." **Proceeding of the Conference IEEE**. 1998. Pp. 924-928.
- [25] Nave, M. J. "A Novel Differential Mode Rejection Network for Conducted Emissions Diagnostics." **Proceeding of the Conference IEEE**. 1989. pp. 223-227.
- [26] Guo, T, et. al. "Diagnosos of Power Supply Conducted EMI Using a Noise Separator." **Proceeding of the Conference IEEE**. 1995. pp. 259-266.
- [27] Su, H. L. and Lin, K. H. "Computer-Aided Design of Power Line Filters with a Low Cost Common-and Differential-Mode Noise Diagnostic Circuit." **Proceeding of the Conference IEEE**. 2001. pp. 511-516.
- [28] Paul, C. R. and Hardin, K.B. "Diagnosis and Reduction of Conducted Noise Emission." **IEEE Transactions on Electromagnetic Compatibility**. EMC-30, 1988. Pp. 553-560.

- [29] Paul, C. R. **Introduction to Electromagnetic Compatibility**. New York: John Wiley & Sons, Inc. 1992.
- [30] Paul, C. R. and Nasar, S. A. **Introduction to Electromagnetic Fields**. 2nd ed. New York: McGraw-Hill. 1987.
- [31] Hardin, K. B. "Decomposition of Radiating Structures to Directly Predict Asymmetric-Mode Radiation." Ph. D. Dissertation of University of Kentucky of Lexington. 1991.
- [32] Paul, C. R. and Bush, D. R. "Radiated Emissions from Common-Mode Currents." **IEEE International Symposium Electromagnetic Compatibility**. 1987. pp. 197-203.
- [33] Paul, C. R. "A Comparison of the Contributions of Common-Mode and Differential- Mode Current in Radiated Emission," **IEEE Transactions on Electromagnetic Compatibility**. EMC-31, 1989. pp. 189-193.
- [34] Belverd G. et. al. "Snubberless Voltage Sharing of Series-Connected Insulated- Gate Devices by a Novel Gate Control Strategy." **IEEE Transactions on Power Electronics**. Vol. 16, No. 1, January 2001. Pp. 132-141.

ภาคผนวก

ภาคผนวก ก.

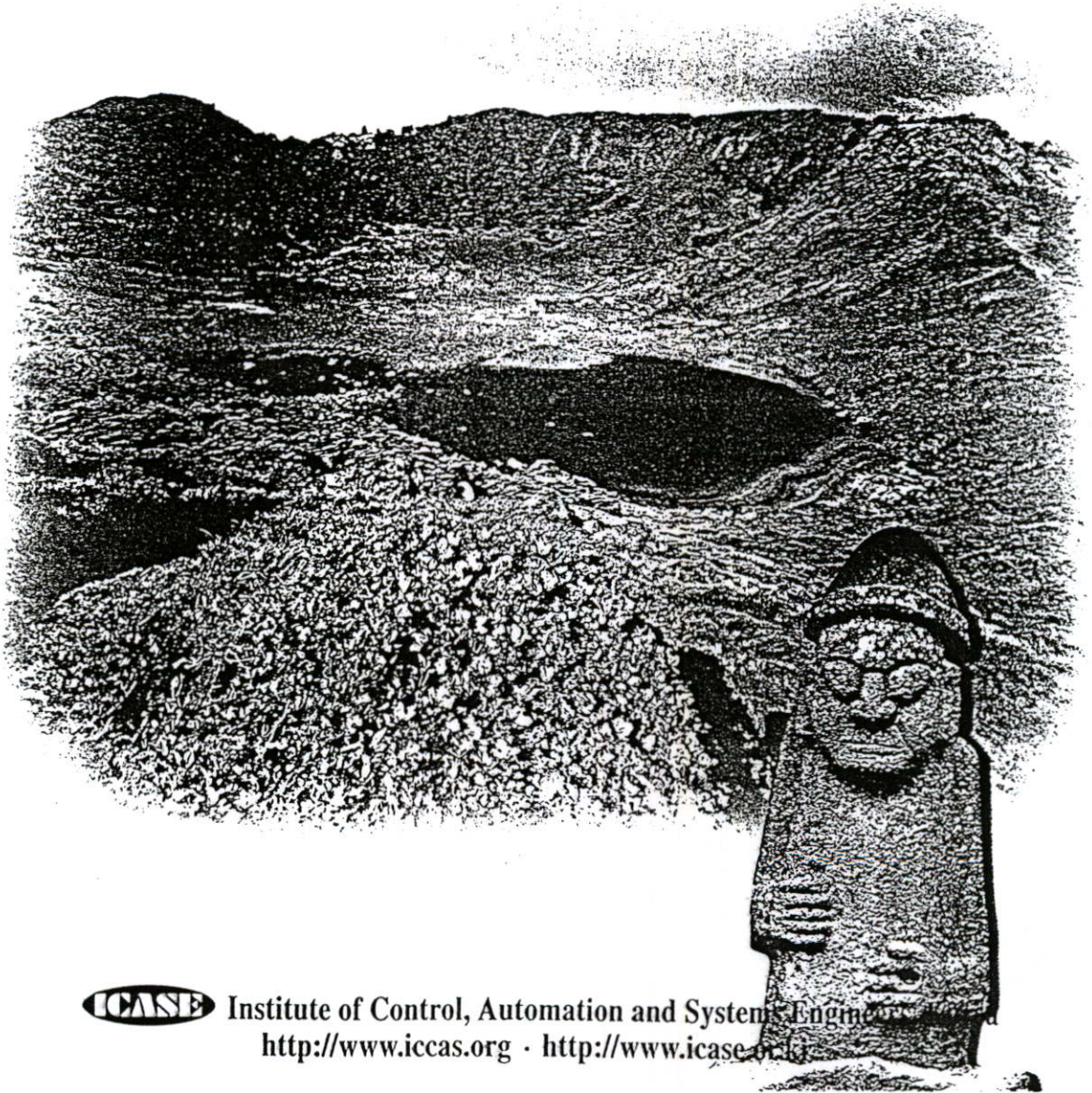
ผลงานที่เกี่ยวข้องกับงานวิจัยและได้รับการตีพิมพ์

- [1] S. Thanasana, A. Srisawang, Y. Prempraneerach. 2001. "EMI and Switching Loss Reductions of a Full-Bridge PWM Converter for DC Motor Drive." pp. 366-369. in **Proceeding of the International Conference on Control, Automation and System.** Jeju, Korea : Cheju National University.
- [2] สัมพันธ์ชนก ธนาสนะ และ โยธิน เปรมปราณีรัชต์. 2544. "การลดสัญญาณรบกวนและสวิตชิ่ง ลอสในวงจรฟูลบริดจ์ที่ขับเคลื่อนมอเตอร์สำหรับขับเคลื่อนมอเตอร์." หน้า 665-670. ใน การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 24. กรุงเทพฯ : คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.

Final Program & Abstract Book

ICCAS 2001 | International Conference on Control, Automation and Systems

October 17~21, 2001
Cheju National University, Jeju Island, Korea



ICASE Institute of Control, Automation and Systems Engineering
<http://www.iccas.org> · <http://www.icasel.or.kr>

EMI and Switching Loss Reductions of a Full-Bridge PWM Converter for DC Motor Drive

S. Thanasana, A. Srisawang, Y. Prempraneerach

Faculty of Engineering and Research Center for Communication and Information Technology
King Mongkut's Institute of Technology Ladkrabang
Bangkok Thailand 10520

(Tel : +66 2-326998-9 ; FAX : +66 2-739219-9 ; Email : s3061508@kmitl.ac.th, l_sanchanok@hotmail.com)

Abstract: This paper presents a Five-Switch Converter (FSC) circuit that can operate like a full-bridge PWM converter for driving the DC motor in bidirectional. One of the main advantages of this circuit is to reduce the on-off switching number of power MOSFET. In stead of turning on-off simultaneously two of the four power MOSFET's in a switching period, this circuit operates only one power MOSFET, while continuously leaving another two on and the other two off in the switching period. Consequently, the conducted EMI (Electromagnetic Interference) and switching loss producing from this circuit is greatly less than those of the full-bridge PWM converter circuit. In additions, this circuit's key parameters, the slope of I_{DS} and V_{DS} waveform are analyzed to obtain an acceptable compromise between the conducted EMI and switching loss. To achieve the high efficiency and low EMI noise, the slope of I_{DS} , V_{DS} and V_{DS} are controlled by the push-pull gate driver circuit with R_{gon} and R_{goff} for reduction of conducted EMI and current source and sink circuits for reduction the switching loss during turn-on and turn-off interval respectively. The experimental results of the EMI testing and switching loss measurement from this circuit confirm the validity of the proposed strategy.

Keywords; Electromagnetic interference (EMI) and control systems.

1. Introduction

A full-bridge PWM converter for DC motor drive is widely used in various industrial applications such as speed and motion control and robotic etc. The power MOSFET are usually used as the power switching devices in such converter circuit due to there are many more advantages than bipolar junction transistor [1],[2] since it is capable of higher operating frequency which the switching loss is lower and its driver circuit is not complexity and lower dc power dissipation due to its gate can be driven by voltage control. The full-bridge PWM converter with respect to bipolar switching mode operation must turns on-off simultaneously two of the four power MOSFETs in a switching period. This action can provide a four-quadrant speed control [3] of DC motor.

However the full-bridge PWM converter with bipolar switching mode operation has three main difficulties. The first is a blanking time [4],[5] is always introduced to avoid cross-conduction and high current short through between top and bottom switching devices of the same leg, it will lead to a problem of reliability and the switching frequency is limited. The second is the complexity of the driver circuits, which must to have four sets for controlling the current to flow bidirectional in the load. The last, there are a four power switching devices to be switched in the switching period. The number of such switching devices is directly proportional to both the amount of emission of the conducted EMI and the amounts of the switching loss are extremely high.

This paper presents a modifying of the full-bridge PWM converter to improve the above difficulties to be a Five-Switch Converter (FSC) circuit by adding one more switching device of the power MOSFET at the low end of the circuit above ground. This FSC circuit operates only one on-off new additional switch while continually keeping one another two on and other two off in the switching period. The FSC circuit can operate like the full-bridge PWM converter for driving the DC motor in bidirectional speed control by using only one power MOSFET to be switched in the switching period to control the amplitude and the another two pairs to control the direction of current. It is easily to change the direction of the current in the FSC circuit by controlling the another two pairs of the switching devices to alternates the state operation from on to off or off to on. The FSC circuit operation can eliminate the need of the blanking time, and also reduce the both complexity of the driver circuit and the number of switching times in the switching period. As is the results the conducted EMI and the switching loss are reduced. In additions, it has only one power MOSFET to be on-off by the driver circuit in the FSC circuit and the another two-pairs of switching devices can be driven

by the basic gate driver. It has advantages of cost saving and convenience to improve the only one driver circuit by adding the auxiliary circuit for controlling the switching waveform. The slope of I_{DS} and V_{DS} waveform of the power MOSFET that are the key parameters of the FSC circuit must be carefully taken into consideration. To achieve the acceptable compromise between the conducted EMI and the switching loss, the push-pull gate driving circuit with R_{gon} and R_{goff} and the current source and sink circuits are used to control slope of I_{DS} and V_{DS} respectively. So that during turn-on and turn-off interval, the reduction of the conducted EMI and the switching loss can be accomplished in that order leading to low conducted EMI and high efficiency. The experimental results of the EMI testing and the switching loss measurement can assure the validity of the proposed procedure.

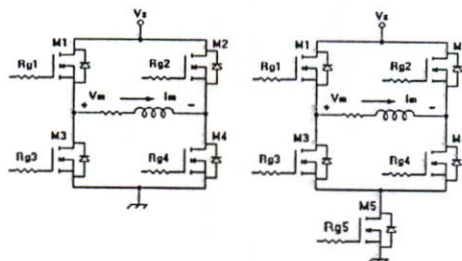


Fig.1 Full-bridge PWM converter circuit. Fig.2 FSC circuit.

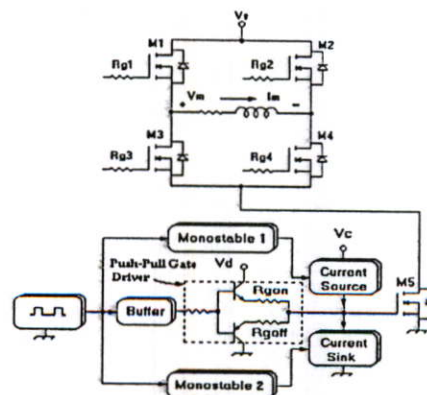


Fig.3 FSC circuit with push-pull gate driver, current-source and current-sink circuits.

2. Conducted EMI and Switching Loss Reductions

2.1 The Operation of the Full-Bridge PWM Converter and the FSC circuits

The operation of the full-bridge PWM converter is described in the item 1 of Table 1 and its circuit is shown in Fig. 1. From the Table 1, the switches in this circuit are operated in a pair M1,M4 and M2,M3. Duty cycle ($t_{on1}/(t_{on1}+t_{on2})$) is used to determine the direction of the DC motor, if more than 50% the DC motor will rotate in the CW direction but if less than 50% the DC motor will rotate in the CCW direction. The time interval after which M1, M4 turned off and before which M2, M3 turned on is called the blanking time, this time is introduced to avoid the possibility of both switches M1 and M3 or M2 and M4 in a same arm is being on simultaneously due to discharge of the parasitic capacitor [4],[5] of the power MOSFET in the turn-off time which would destroy the power supply and power MOSFETs. From operational of this circuit there are three major disadvantages, the blanking time is limitation frequency of circuit operation, the control circuit parts are of complexity and become costly and the amount of switching times in the switching period is high cause the high level of the conducted EMI and the switching loss.

The operation of FSC circuit is described in the item 2 of Table 1 and this circuit is shown in Fig. 2. The FSC circuit operates only one M5 to control current of the DC motor. Another M1 to M4 is used to control the direction of DC motor if needed the CW direction M1 and M4 continue holding on while M2 and M3 holding off for the positive direction of current (I_m) if the CCW direction is needed M1 and M4 keep holding off while M2 and M3 holding on for the negative direction of current ($-I_m$). FSC circuit can operate like the full-bridge PWM converter to control speed of the DC motor in bidirectional, it can eliminate the need for blanking time and can also reduce both complexity of the driver circuit and the amount of switching times in the switching period.

2.2 Key Parameter of the Conducted EMI

The power switching circuit is always having many parameters which are effected to the conducted EMI such as the switching rate, the amplitude of the voltage and current in the circuit, the amount of the switching devices to be switched in the switching period, their switching waveform and parasitic parameters in the circuit etc. This paper investigates two key parameters used to analysis and to improve the conducted EMI and the switching loss of the FSC circuit, these parameters are the amount of switching times in the switching period and the slope of the I_{DS} and V_{DS} waveforms of the power MOSFET. In case of the conducted EMI, we consider the source coming from the amount of switching times in the switching period as well as the slope of I_{DS} and V_{DS} of switching waveform. If these two values can be reduced, the conducted EMI will decrease. As shown in Table 1, the full-bridge PWM converter circuit has 4 switches and they are operated in a pair (M1 and M4, M2 and M3) in one on-off period. In case of the FSC circuit in item 2 it is operated by only one switch (M5) in one switching period. The experimental result confirms that the FSC circuit generates the lower conducted EMI than the full-bridge PWM converter circuit as shown in Fig. 7. In case of the slope of I_{DS} and V_{DS} of the switching waveform can be controlled by R_g of the driver circuit, which shown in the equation (1) to (5) [5]. From these equations if the R_{gon} and R_{goff} are adjusted to higher value during the turn-on and turn-off interval resulted the slope of I_{DS} and V_{DS} decrease. Consequently the conducted EMI is greatly improved. The waveform of I_{DS} , V_{DS} and V_{GS} are shown in Fig. 4.

2.3 Switching Loss

Switching loss is the power loss during turn-on and turn-off of the power MOSFET. The full-bridge PWM converter circuit has 4 switches turning on-off in the switching period effected

to high switching loss but the FSC circuit has only one on-off switch, the switching loss is reduced about $\frac{1}{4}$ times of the full-bridge PWM converter. The switching loss is occurring during the time of t_r , t_1 , t_2 , t_3 , t_4 and t_f intervals as showing Fig. 4 the rate of change of these time is the slope of I_{DS} and V_{DS} during turn-on and turn-off interval. Switching loss individual following of the power MOSFET can be calculated by the equation (6) to (9)

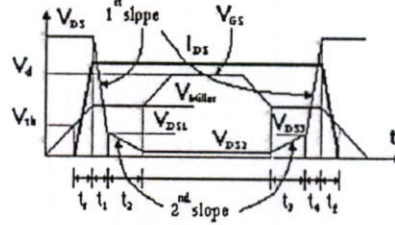


Fig. 4 The waveforms of I_{DS} , V_{DS} and V_{GS} .

$$\left[\frac{dI_{DS}}{dt} \right]_{on} \approx g_m [V_d - V_{th} - (I_{DS}/2g_m)] / C_{iss} R_{gon} \quad (1)$$

$$\left[\frac{dI_{DS}}{dt} \right]_{off} \approx -g_m [V_d - V_{th} - (I_{DS}/2g_m)] / C_{iss} R_{goff} \quad (2)$$

$$\left[\frac{dV_{DS}}{dt} \right] = i_g / C_{gd} \approx \begin{cases} i_g / C_{rs} & 1^{st} \text{ slope} \\ i_g / C_{gdr} & 2^{nd} \text{ slope} \end{cases} \quad (3)$$

where

$$i_{gon} = (V_d - V_{Miller}) / R_{gon} \quad (4)$$

$$i_{goff} = -(V_d - V_{Miller}) / R_{goff} \quad (5)$$

where

g_m = Transconductance of the power MOSFET

V_d = Voltage gate supply

V_{th} = Threshold voltage

V_{Miller} = Gate-Source voltage interval Miller effect

I_{DS} = Turn-on current of the power MOSFET

C_{iss} = Input capacitance (addition between Gate-Drain capacitance and Gate-Source capacitance)

C_{gd} = Gate-Drain capacitance

C_{rs} = Gate-Drain capacitance interval 1st slope

C_{gdr} = Gate-Drain capacitance interval 2nd slope

$$P_{on} = f \cdot \left\{ \left[\frac{1}{2} (V_{DS})(I_{DS})(t_r) \right] + \left[\frac{1}{2} (V_{DS} - V_{DS1}) + V_{DS1} \right] (I_{DS})(t_1) \right. \\ \left. + \left[\frac{1}{2} (V_{DS1} - V_{DS2}) + V_{DS2} \right] (I_{DS})(t_2) \right\} \quad (6)$$

$$P_{off} = f \cdot \left\{ \left[\frac{1}{2} (V_{DS1} - V_{DS2}) + V_{DS2} \right] (I_{DS})(t_3) \right. \\ \left. + \left[\frac{1}{2} (V_{DS} - V_{DS3}) + V_{DS3} \right] (I_{DS})(t_4) \right. \\ \left. + \left[\frac{1}{2} (V_{DS})(I_{DS})(t_f) \right] \right\} \quad (7)$$

where

$$V_{DS2} = (I_{DS})(R_{DSon}) \quad (8)$$

Total of switching loss in individual power MOSFET is;

$$P = P_{on} + P_{off} \quad (9)$$

where

f = Switching frequency

V_{DS} = Drain-Source voltage

V_{DS1} = The second corner of V_{DS} voltage during turn-on

$V_{DS2} = V_{DS}$ voltage during turn-on of the power MOSFET

V_{DS3} = The second corner of V_{DS} voltage during turn-off

I_{DS} = Turn-on current of the power MOSFET

P = Total of the switching loss in individual power MOSFET

2.4 Push-Pull Gate Driver, Current-Source and Current-Sink circuits

To improve the FSC circuit for decreasing the conducted EMI, a push-pull gate driver circuit with separated R_{gon} and R_{goff} paths is used. According to equation (1) and (2), dI_{DS}/dt can be controlled by the gate resistance R_g of the push-pull gate driver circuit. The slope of I_{DS} is low during turn-on and off interval requiring high value of R_{gon} and R_{goff} , their effective of lower the conducted EMI. When the R_{gon} and R_{goff} are

adjusted to higher value results i_{gon} and i_{goff} decreasing and the slope of V_{DS} is also decreased which is satisfactory to equation (3) and (4). Due to the both slopes of I_{DS} and V_{DS} decreasing, the switching loss will be proportionally increased.

This difficulty of the switching loss can be solved by increasing the slope of V_{DS} during the Miller effect [5] take place without any change on the slope of I_{DS} . Fig. 4 shows the Miller effect intervals (t_1+t_2 and t_3+t_4) which effected from the input capacitance of the power MOSFET and this interval affects the slope of V_{DS} . The reduction of Miller effect interval during turn-on is achieved by using current source supplies gate current pulses at the beginning of the Miller effect. These results in faster charge of the input capacitance these speeding up the variation of the drain voltage. Similarly during turn-off, current sink is used to faster release the charge of the input capacitance, so that the Miller effect interval is reduced, but the slope of V_{DS} increases. According to the increasing of the dV_{DS}/dt during the turn-on and turn-off therefore switching loss is greatly reduced but it does not prefer to affects the conducted EMI as shown in Fig. 9. The improved FSC circuit by adding the push-pull gate driver with separated R_{gon} and R_{goff} paths and the auxiliary current circuit is shown in Fig. 3.

3 Experimental Results

There are four experimental circuits used to investigate the effect of the conducted EMI and the switching loss. The full-bridge PWM converter, the FSC circuit and improved FSC circuit with push-pull gate driver and the auxiliary current circuit as shown in Fig. 1, 2 and 3 respectively. For the experiment each parameter of these four circuits such as switching frequency, gate voltage control, voltage supply and the RL load is set at the same value.

3.1 Conducted EMI Testing

Conducted EMI testing is conducted in the shield enclosure according to CISPR 11 class A [6] which is the product standard of ISM. We set up the EUT (the four circuits) for measuring the conducted EMI by use utilizing the Line Impedance Stabilization Network (LISN) as shown in Fig. 13. The experimental results of the conducted EMI testing are shown in Fig. 6, 7, 8, and 9.

From Fig. 7 and 8, the results of the EMI testing are shown that the FSC circuit generates the conducted EMI less than the full-bridge PWM converter circuit, especially at the frequency 3.3 to 3.5 MHz the conducted EMI is over the limited line of the quasi peak (QP). To improve the FSC circuit by driving the switch M5 with the push-pull driver the R_{gon} and R_{goff} are set at 5 kΩ and 1 kΩ respectively. With this improvement, the conducted EMI is lower than the average (AVG) limited line of CISPR 11 class A this results is shown in Fig. 8.

3.2 Switching Loss Measurement

The switching loss measurement of the above mentioned four circuits is conducted by using the current probe and the digital oscilloscope. The experimental results of the switching loss are shown in Fig. 10, 11 and 12. The value of the switching loss can be calculated as the following equation (6) to (9) and the results can be tabulated as shown in Table 2. Fig. 10 shows the switching loss of each power MOSFET of the full-bridge PWM converter circuit, which is four times higher than the FSC circuit with respect to the circuit's operation. The switching loss of the FSC circuit with push-pull gate driver is shown in Fig. 11, this is higher than Fig. 10 due to the slope of I_{DS} and V_{DS} to be reduced. Fig. 12 shows the great improvement of the switching loss of the FSC circuit by using the current-source and sink circuit combined with the push-pull gate driver for reducing the switching loss. The details of the investigated effects of the improved FSC circuit can be concluded, in Table 3 which shows that the improved FSC circuit's performance is high efficiency and low conducted EMI.

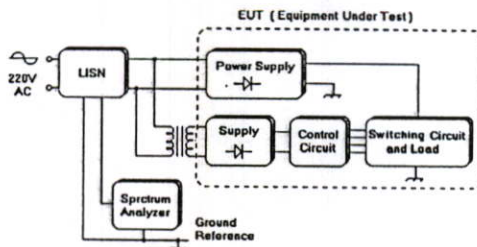


Fig. 5 Conducted EMI testing set up.

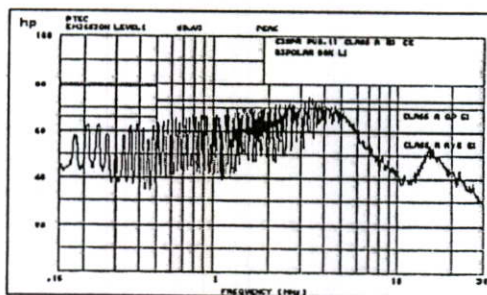


Fig. 6 Conducted EMI of the full-bridge PWM converter circuit.

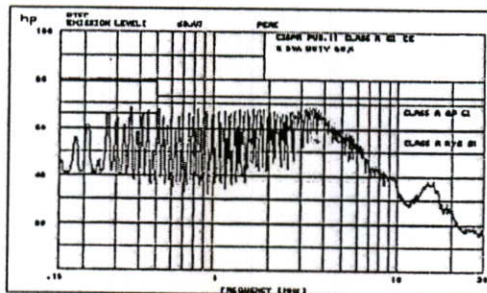


Fig. 7 Conducted EMI of the FSC circuit.

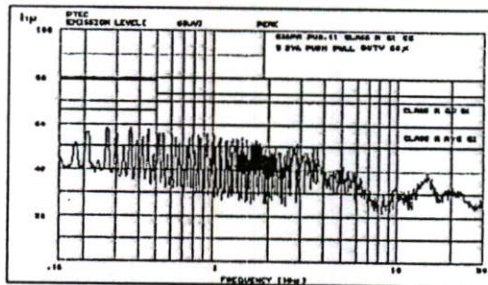


Fig. 8 Conducted EMI of the FSC with push-pull gate driver circuits.

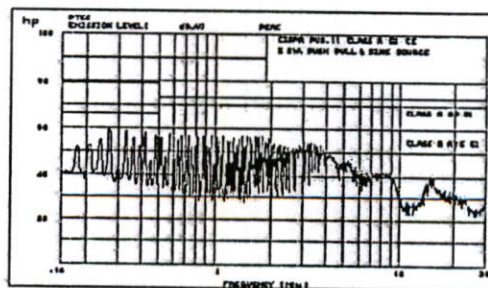


Fig. 9 Conducted EMI of the FSC with push-pull gate driver circuit, current-source and current-sink circuits.

Table 1. Operation mode of four quadrants motor drive.

Operation Mode	Gate Pulse Control	Motor Direction			
		Clockwise		Counter clockwise	
		$t_{on1} > t_{on2}$		$t_{on1} < t_{on2}$	
(1) Full-bridge PWM converter circuit		M1,M4 on M2,M3 off	M1,M4 off M2,M3 on	M1,M4 on M2,M3 off	M1,M4 off M2,M3 on
		M5 on	M5 off	M5 on	M5 off
(2) FSC circuit		M1,M4 on : M2,M3 off	M1,M4 off : M2,M3 on	M5 on	M5 off
		M5 on	M5 off	M5 on	M5 off

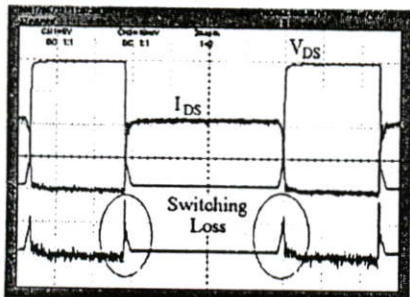


Fig. 10 Switching loss of a power MOSFET in the full-bridge PWM converter and the FSC circuits.

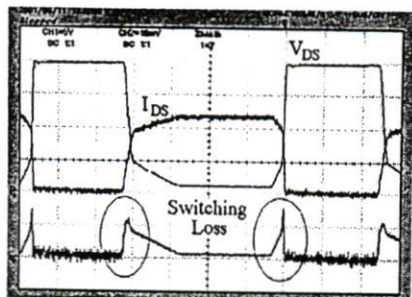


Fig. 11 Switching loss of the power MOSFET in the FSC with push-pull gate driver circuits.

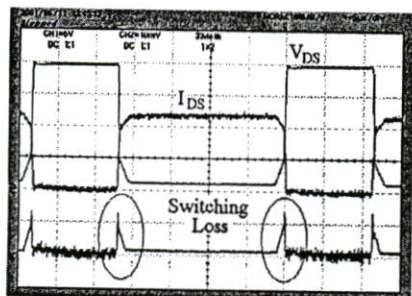


Fig. 12 Switching loss of the power MOSFET in the FSC with push-pull gate driver, current-source and current-sink circuits.

4 Conclusion

The experimental results can be concluded that the amount of switching times in the switching period is effected to the occurrence of the conducted EMI and the switching loss. The FSC circuit has smaller amount of switching time in the switching period than the full-bridge PWM converter, there fore the conducted EMI and the switching loss are reduced.

This circuit operation can eliminate the blanking time, it can perform in higher switching frequency and also to reduce the complexity of the driver circuit. In addition the FSC circuit with push-pull gate driver, current-source and current-sink circuit is greatly reduced the conducted EMI and the switching loss, this can be accomplished in that order leading to high efficiency and the low EMI noise.

Because of the characteristic of the power MOSFET which is the voltage controlled device, it helps to solve the problem of the conducted EMI and the switching loss. It advantage is the capability to independently consider the slope of I_{DS} and V_{DS} .

Table 2. Switching loss.

Operation Mode	Switching Loss(mW)	Reduction(%)
(1) Full-bridge PWM converter circuit	$M1+M2+M3+M4 = 115.560$	0
(2) FSC circuit	$M5 = 29.375$	74.58
(3) FSC with push-pull gate driver circuits	$M5 = 95.562$	17.31
(4) FSC with push-pull gate driver and current auxiliary circuits	$M5 = 36.542$	68.38

Table 3. Efficiency and conducted EMI.

Operation mode	Switching Loss (mW)	Efficiency	Conducted EMI
(1) Full-bridge PWM converter circuit	115.560	very low	very high
(2) FSC circuit	29.375	very high	high
(3) FSC with push-pull gate driver circuits	95.962	low	very low
(4) FSC with push-pull gate driver and current auxiliary circuits	36.542	high	low

Reference

- [1] A. Hughes, Electric Motors and Drives:Fundamentals, Types and Applications , 2nd ed. Oxford:Newnes, 1999.
- [2] G. K. Dubey, Power Semiconductor Controlled Drives. New Jersey:Prentice-Hall, 1989.
- [3] M. E. Brumbach, Electronic Variable Speed Drives. Delmar, 1996.
- [4] N. Mohan, T. M. Undeland and W. P. Robbins, Power Electronics:Converters, Applications and Design, 2nd ed. New York: Wiley, 1995.
- [5] A. Consoli, S. Musumeci, G. Oriti and A. Testa, "An Innovative EMI Reduction Design Technique in Power Converter," IEEE Trans. on Electro. Compat., Vol. 38, No. 4, 1996, pp. 567-575.
- [6] CISPR 11: Limits and methods of measurement of radio disturbance characteristics of industrial, scientific and medical (ISM) radio-frequency equipment (excluding surgical diathermy).

การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 24

24th Electrical Engineering Conference (EECON-24)



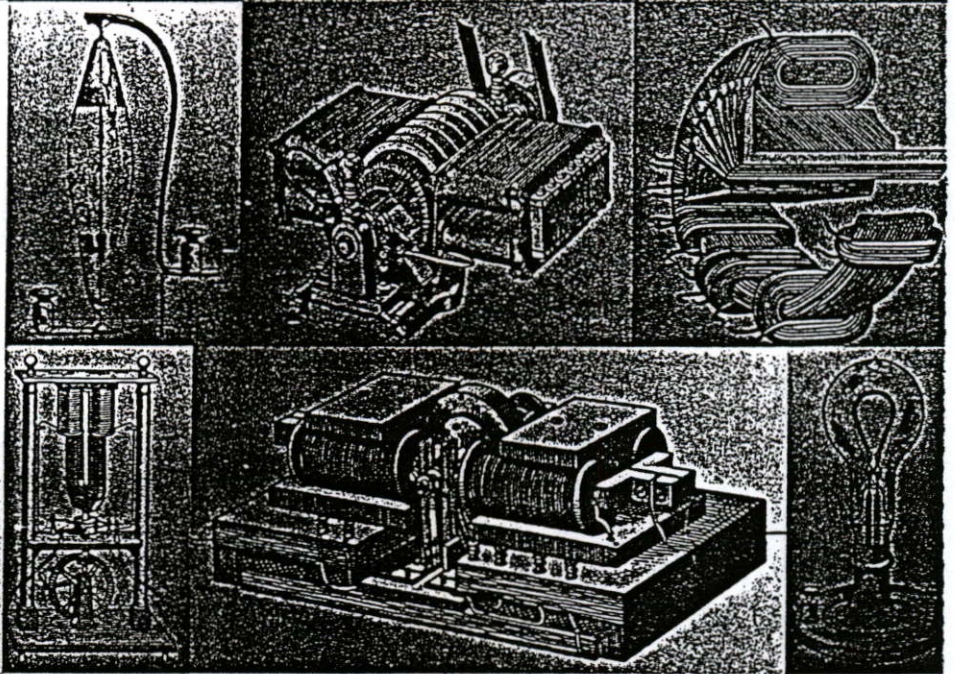
กระทรวงศึกษาธิการ



Volume 1

สาขาบทความ

- ⊗ ไฟฟ้ากำลัง (PW)
- ⊗ อิเล็กทรอนิกส์กำลัง (PE)
- ⊗ ระบบควบคุมและการวัดคุม (CT)
- ⊗ งานวิจัยที่เกี่ยวกับวิศวกรรมไฟฟ้า (GN)



ดำเนินการโดย คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

22-23 พฤศจิกายน 2544

โทร : 0-2739-2359 โทรสาร : 0-2326-9865

<http://www.ladkrabang.com>

การลดสัญญาณรบกวนและสวิตช์ชิ่งลอสในวงจรฟูลบริดจ์พีดีบีดับลิเอ็มคอนเวอเตอร์ สำหรับขับเคลื่อนมอเตอร์

EMI and Switching Loss Reductions of a Full-Bridge PWM Converter for DC Motor Drive

ศัณห์ชนก ธนาสนะ และ โยธิน เปรมปราณีรัชต์

ภาควิชาวิศวกรรมระบบควบคุม คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง กรุงเทพมหานคร 10520

โทร: 01-278-8853 E-mail: s3061508@kmitl.ac.th

บทคัดย่อ

บทความนี้ได้นำเสนอ วงจร 5-สวิตช์คอนเวอเตอร์ (Five-Switch Converter : FSC) ซึ่งสามารถทำงานได้เช่นเดียวกับวงจรฟูลบริดจ์พีดีบีดับลิเอ็มคอนเวอเตอร์สำหรับขับเคลื่อนมอเตอร์ ได้ 2 ทิศทาง ข้อดีที่เห็นได้ชัดคือสามารถลดจำนวนสวิตช์เพาเวอร์มอสเฟตลง จากที่ต้องมีการ ออน-ออฟ สวิตช์ 4 ตัวในหนึ่งคาบการทำงาน (T) โดยการทำงานจะทำพร้อมกันทีละ 1 คู่ เหลือเพียงการ ออน-ออฟ สวิตช์ 1 ตัวในหนึ่งคาบการทำงานโดยออน 2 ตัวและออฟ 2 ตัวค้างไว้ ผลที่ได้คือสวิตช์ชิ่งลอส (Switching Loss) และระดับสัญญาณรบกวน (EMI) ลดลงเมื่อเทียบกับวงจรฟูลบริดจ์พีดีบีดับลิเอ็มคอนเวอเตอร์อย่างชัดเจน ในวงจรนี้ slope ของ I_{DS} และ V_{DS} ของเพาเวอร์มอสเฟตเป็นตัวแปรสำคัญในการพิจารณา สัญญาณรบกวนและสวิตช์ชิ่งลอสร่วมกัน การที่จะทำให้วงจรมีประสิทธิภาพสูงและมีสัญญาณรบกวนต่ำ slope ของ I_{DS} และ V_{DS} จะถูกควบคุมโดยวงจร push-pull gate driver ที่ใช้การปรับ R_{gon} และ R_{goff} ในการลดระดับของสัญญาณรบกวนและวงจร current-source และ current-sink สำหรับลดสวิตช์ชิ่งลอสทั้งในช่วง turn-on และ turn-off ตามลำดับ ผลการทดสอบวัดระดับของสัญญาณรบกวนและสวิตช์ชิ่งลอสที่ได้สอดคล้องกับวิธีการที่นำเสนอ

Abstract

This paper presents a Five-Switch Converter (FSC) circuit that can operate like a full-bridge PWM converter for driving the DC motor in bidirection. One of the main advantages of this circuit is to reduce the on-off switching number of power MOSFET. In stead of turning on-off simultaneously two of the four power MOSFET's in a switching period, this circuit operates only one on-off power MOSFET, while continuously leaving another two on and the other two off in switching period. Consequently, the switching loss and conducted EMI (Electromagnetic Interference) producing from this

circuit is greatly less than those of the full-bridge PWM converter circuit. In additions, this circuit's key parameters, the slope of I_{DS} and V_{DS} waveform of the power MOSFET are analyzed to obtain an acceptable compromise between the conducted EMI and switching loss. To achieve the high efficiency and low EMI noise, the slope of V_{DS} and I_{DS} are controlled by push-pull gate driving circuit with R_{gon} and R_{goff} for reduction of conducted EMI and the current source and sink circuits for reduction the switching loss during the turn-on and turn-off respectively. The experimental results of the EMI testing and the switching-loss measurement from this circuit confirm the validity of the proposed strategy.

Keywords : Electromagnetic Interference (EMI)

1. บทนำ

วงจรฟูลบริดจ์พีดีบีดับลิเอ็มคอนเวอเตอร์สำหรับขับเคลื่อนมอเตอร์ มีใช้กันอย่างแพร่หลายในงานอุตสาหกรรมต่างๆ เช่นงานควบคุมความเร็ว, การเคลื่อนที่ของระบบสายพานและหุ่นยนต์เป็นต้น สวิตช์อิเล็กทรอนิกส์ในวงจรเป็นตัวกำเนิดของสัญญาณรบกวนเนื่องจาก slope ในช่วงเวลาขาขึ้นและขาลงของกระแสและแรงดันมีค่ามาก ในหนึ่งคาบการทำงาน [1,2] สัญญาณรบกวนที่เกิดขึ้นมาจาก 3 ส่วนคือ จากอุปกรณ์ที่ใช้เป็นสวิตช์เอง จำนวนการสวิตช์ในคาบการทำงานและ slope กระแสและแรงดันของสวิตช์ [3] ส่วนใหญ่ในการออกแบบและสร้างวงจรคอนเวอเตอร์ไม่ได้สนใจเกี่ยวกับการเกิดขึ้นของสัญญาณรบกวน แต่ปัญหานี้จะถูกนำมาพิจารณาและแก้ไขในภายหลังซึ่งจะทำให้เสียค่าใช้จ่ายสูงและเสียเวลาในการแก้ไขมาก วิธีที่ดีที่สุดคือการตรวจสอบแหล่งกำเนิดสัญญาณรบกวนและหาวิธีการแก้ไขปรับปรุงที่จุดนั้น [4]

บทความนี้แสดงถึงเทคนิคการลดสัญญาณรบกวนและสวิตช์ชิ่งลอสของวงจรฟูลบริดจ์พีดีบีดับลิเอ็มคอนเวอเตอร์สำหรับขับเคลื่อนมอเตอร์โดยการปรับปรุงวงจรขึ้นมาใหม่คือ FSC วงจรนี้มีการทำงาน

เหมือนกับวงจรฟูลบริดจ์ที่ดับขั้วเอ็มคอนเวอเตอร์แต่จำนวนสวิทช์ และจำนวนครั้งของการสวิทช์ในหนึ่งคาบการทำงานลดลง วงจร FSC จะใช้สวิทช์ อนุ-ออฟ เพียงตัวเดียวส่วนอีก 4 ตัวจะใช้ในการกำหนดทิศทางการหมุนของดิซิมอเตอร์โดยทำงานเป็นคู่อนุ 2 ตัวออฟ 2 ตัว และผลจากการทดลองระดับของสัญญาณรบกวนและสวิทช์ลอสลดลงเมื่อเทียบกับวงจรฟูลบริดจ์ที่ดับขั้วเอ็มคอนเวอเตอร์

การพิจารณาหาระหว่างสวิทช์ลอสและสัญญาณรบกวนร่วมกัน slope ของ I_{DS} และ V_{DS} จะเป็นตัวแปรสำคัญในการพิจารณาโดย วงจร current-source, current-sink และวงจร push-pull gate driver ได้ถูกนำมาใช้ในการควบคุม slope ของ I_{DS} และ V_{DS} ในช่วงเวลา turn-on และ turn-off และจากการใช้วงจรช่วยดังกล่าวเป็นผลให้ประสิทธิภาพที่ได้ดีขึ้นและสามารถลดระดับของสัญญาณรบกวนลงได้จากวงจร FSC เดิมซึ่งผลการทดลองที่ได้ตรงกับวัตถุประสงค์และหลักการที่อ้างไว้

2. การลดสัญญาณรบกวนและสวิทช์ลอส

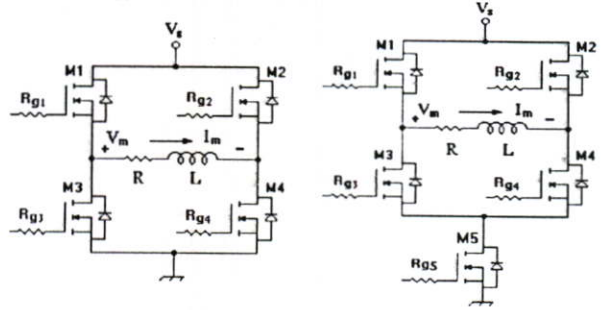
2.1 การทำงานของวงจร FSC

วงจรที่ใช้พิจารณาในบทความนี้คือวงจรฟูลบริดจ์ที่ดับขั้วเอ็มคอนเวอเตอร์ที่ใช้ควบคุมความเร็วของดิซิมอเตอร์และใช้เพาเวอร์ มอสเฟตเป็นสวิทช์ควบคุม ลักษณะของวงจรแสดงในรูปที่ 1 ส่วนการทำงานของวงจรอธิบายไว้ในหัวข้อที่ 1. ของตาราง 1 จากตาราง 1 จะเห็นว่าในหนึ่งคาบการทำงาน พิจารณาทิศทางการหมุนของมอเตอร์ในทิศทางใดทิศทางหนึ่ง สวิทช์ทั้ง 4 ตัวมีการ อนุ-ออฟ สลับกันเป็นคู่ๆ (M1 คู่ M4 และ M2 คู่ M3) เมื่อพิจารณาแล้วจะเห็นว่าสวิทช์ทั้ง 4 ตัวเป็นตัวกำเนิดสัญญาณรบกวนและสวิทช์ลอส งานวิจัยนี้จึงได้พัฒนา วงจรใหม่เพื่อลดจำนวนการสวิทช์ในหนึ่งคาบเวลาการทำงานลงแต่ยังสามารถควบคุมความเร็วและทิศทางการหมุนของดิซิมอเตอร์ได้เช่นเดียวกับวงจรฟูลบริดจ์ที่ดับขั้วเอ็มคอนเวอเตอร์ เรียกว่า วงจร FSC ลักษณะของวงจรแสดงในรูปที่ 2 ส่วนการทำงานของอธิบายไว้ในหัวข้อที่ 2. ของตาราง 1 เมื่อพิจารณาทิศทางการหมุนในทิศทางใดทิศทางหนึ่ง ในหนึ่งคาบการทำงานจะมีสวิทช์ M5 เพียงตัวเดียวที่สวิทช์ อนุ-ออฟ โดยอีก 2 ตัวอนุ-ค้ำและอีก 2 ตัวออฟ-ค้ำเพื่อกำหนดทิศทางการหมุนของดิซิมอเตอร์ (M1 คู่ M4 และ M2 คู่ M3) จะเห็นว่า วงจร FSC สามารถลดจำนวนการสวิทช์ลงจาก 4 ตัวเหลือเพียงตัวเดียว ทำให้ระดับของสัญญาณรบกวนและสวิทช์ลอสของวงจรนี้ลดลงจากวงจรฟูลบริดจ์ที่ดับขั้วเอ็มคอนเวอเตอร์

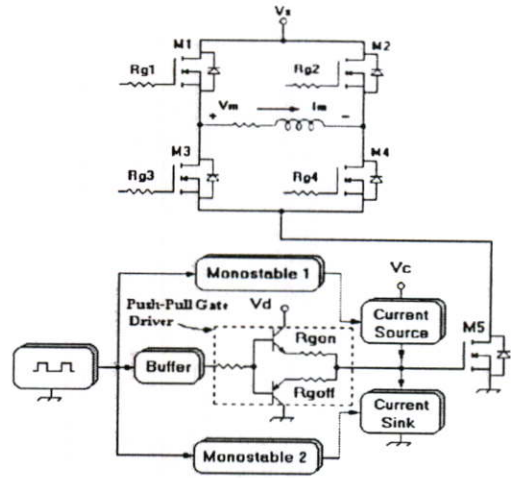
2.2 พารามิเตอร์ที่มีผลต่อสัญญาณรบกวน

ค่าพารามิเตอร์ที่มีผลต่อสัญญาณรบกวนนอกจากจำนวนการสวิทช์ในหนึ่งคาบเวลาการทำงานแล้วลักษณะรูปคลื่นของกระแส I_{DS} และแรงดัน V_{DS} ก็มีผลต่อสัญญาณรบกวนที่เกิดขึ้นเช่นกัน เมื่อเราพิจารณารูปคลื่นกระแส I_{DS} และแรงดัน V_{DS} เป็น pulse ที่เหลี่ยม เป็นที่

ทราบกันแล้วว่า pulse ที่เหลี่ยมที่ slope มีความชันมากก็จะมี odd harmonics 3,5,7,..n ซึ่งเป็น harmonics ที่ไม่ต้องการเนื่องจากเป็นสาเหตุของการเกิดสัญญาณรบกวน มากขึ้นตามไปด้วย slope ของกระแส I_{DS} และแรงดัน V_{DS} อธิบายโดยสมการ (1)-(5) [2]



รูปที่ 1 วงจรฟูลบริดจ์ที่ดับขั้วเอ็มคอนเวอเตอร์ รูปที่ 2 วงจร FSC



รูปที่ 4 วงจร FSC พร้อมด้วยวงจร current-source, current-sink และ วงจร push-pull gate driver

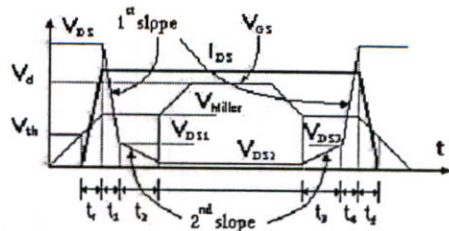
$$[dI_{DS}/dt]_{on} \approx g_m [V_d - V_{th} - (I_m/2g_m)] / C_{iss} R_{gon} \tag{1}$$

$$[dI_{DS}/dt]_{off} \approx g_m [-V_d - V_{th} - (I_m/2g_m)] / C_{iss} R_{goff} \tag{2}$$

$$[dV_{DS}/dt] = i_g / C_{gd} \approx \begin{cases} i_g / C_{rss} & 1^{st} \text{ slope} \\ i_g / C_{gdr} & 2^{nd} \text{ slope} \end{cases} \tag{3}$$

โดยที่ $i_{gon} = (V_d - V_{Miller}) / R_{gon} \tag{4}$

$$i_{goff} = -(V_d - V_{Miller}) / R_{goff} \tag{5}$$



รูปที่ 3 รูปคลื่น V_{GS} , V_{DS} และ I_{DS}

2.3 สวิตชิ่งลอส

จากรูปที่ 3 การพิจารณาสวิตชิ่งลอสจะแบ่งออกเป็น 2 ช่วง คือช่วงเวลา turn-on และช่วงเวลา turn-off คำนวณ โดยใช้สมการ (6)-(9)

$$W_{on} = f^* \{ [(1/2)(V_{DS})(I_{DS})(t_1)] + [((1/2)(V_{DS1}-V_{DS1}) + V_{DS1})(I_{DS})(t_1)] + [((1/2)(V_{DS1}-V_{DS2}) + V_{DS2})(I_{DS})(t_2)] \} \quad (6)$$

$$W_{off} = f^* \{ [((1/2)(V_{DS3}-V_{DS2}) + V_{DS2})(I_{DS})(t_3)] + [((1/2)(V_{DS}-V_{DS3}) + V_{DS3})(I_{DS})(t_4)] + [(1/2)(V_{DS})(I_{DS})(t_f)] \} \quad (7)$$

โดยที่

$$V_{DS2} = (I_{DS})(R_{DSon}) \quad (8)$$

พิจารณาที่เพาเวอร์มอสเฟต 1 ตัวจะมีสวิตชิ่งลอสทั้งหมด

$$W = W_{on} + W_{off} \quad (9)$$

2.4 การลดสัญญาณรบกวนและสวิตชิ่งลอสในวงจร FSC

จากสมการ (1)-(9) และรูปที่ 3 สามารถนำมาวิเคราะห์ปรับปรุ้ วงจร FSC ให้สามารถลดระดับสัญญาณรบกวนและสวิตชิ่งลอสได้ อีกโดยที่สมการ (1) และ (2) แสดงให้เห็นว่า slope ของกระแส I_{DS} สามารถควบคุมได้ด้วย R_{gon} และ R_{goff} ของวงจร push-pull gate driver เมื่อปรับให้ค่า R_{gon} และ R_{goff} มาก slope ของ กระแส I_{DS} ทั้งช่วง turn-on และช่วง turn-off จะมีค่าน้อยลงเป็นผลให้ระดับของสัญญาณรบกวนลดลง แต่เมื่อค่า R_{gon} และ R_{goff} มากจะทำให้ i_{gon} และ i_{goff} ลดลง slope ของ V_{DS} มีค่าลดลงด้วยตามสมการ (3)-(5) เมื่อค่า slope ของ I_{DS} และ V_{DS} ลดลงช่วงเวลาของการสวิตชิ่งก็จะยาวขึ้นทั้งช่วงอนและออฟเป็นผลให้สวิตชิ่งลอสเพิ่มตามไปด้วย แต่เมื่อพิจารณาจากรูปคลื่นในรูปที่ 3 ในช่วง Miller effect ($t_1 + t_2$ และ $t_3 + t_4$) ซึ่งเป็นผลมาจากค่าประจุระหว่าง gate กับ drain และ gate กับ source การลดเวลาในช่วง Miller effect สามารถทำได้โดยในช่วง turn-on จะใช้วงจร current-source จ่ายกระแสเข้าไปที่ขา gate ในช่วงเริ่มต้นของ Miller effect เพื่อช่วยให้การประจุเร็วขึ้นทำให้ช่วงเวลา Miller effect ชะง่อนลดลง ส่วนในช่วง turn-off ใช้วงจร current-sink ช่วยในการคายประจุให้เร็วขึ้น ช่วงเวลา Miller effect ชะง่อนก็จะลดลง slope ของ V_{DS} มีความชันมากขึ้นเป็นผลให้สวิตชิ่งลอสในช่วง turn-on และ turn-off ลดลงแต่มีผลต่อการเพิ่มระดับสัญญาณรบกวนน้อย

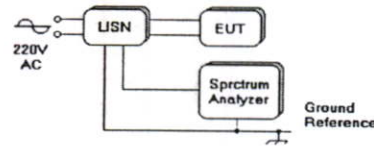
วงจร FSC พร้อมด้วยวงจร current-source, current-sink และ push-pull gate driver แสดงในรูปที่ 4 ส่วนการทำงานเหมือนกับวงจร FSC เดิมและได้อธิบายไว้ในหัวข้อที่ 2. ของตาราง 1

3. ผลการทดลอง

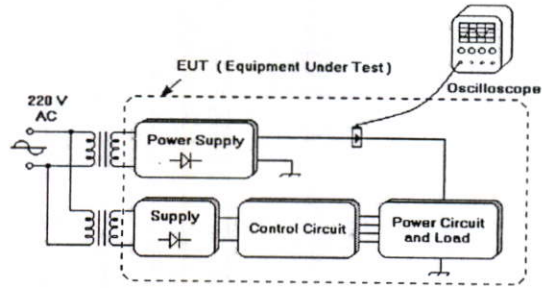
ในการทดสอบวัดค่าสัญญาณรบกวนและสวิตชิ่งลอสของ 3 วงจรดังกล่าวข้างต้น พิจารณาใช้โหลด RL แทนคิซิมอเตอร์

3.1 สัญญาณรบกวนในเพาเวอร์ไลน์ (Conducted EMI)

การทดสอบวัดสัญญาณรบกวนใช้วิธีทดสอบ 2 วิธีเปรียบเทียบกัน วิธีแรกใช้ LISN (Line Impedance Stabilization Network) ในการทดสอบโดยอ้างอิงมาตรฐาน CISPR 11 CLASS A [5] ภายในห้องชิลด์ อุปกรณ์ในการทดสอบแสดงในรูปที่ 5 ส่วนอีกวิธีใช้ current probe วัดกระแสของ power supply โดย oscilloscope แสดงสัญญาณรบกวนในเชิงเวลาด้วยฟังก์ชัน FFT อุปกรณ์ในการทดสอบแสดงในรูปที่ 6



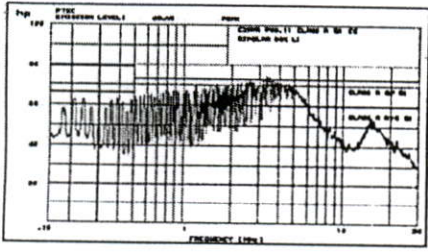
รูปที่ 5 การทดสอบสัญญาณรบกวนด้วย LISN



รูปที่ 6 การทดสอบสัญญาณรบกวนด้วย current probe และ oscilloscope

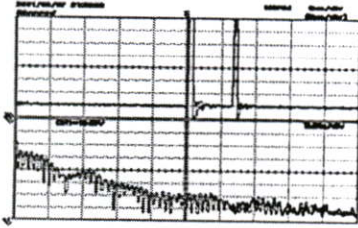
ผลการทดสอบทั้ง 2 วิธีแสดงโดยรูปที่ 7-14 รูปที่ 7 และ 8 แสดงถึงระดับของสัญญาณรบกวนในวงจรฟูลบริดจ์ที่ดับขลิ้วเอ็มคอนเวอเตอร์ ในรูปที่ 7 จะเห็นว่าระดับของสัญญาณรบกวนที่เกิดขึ้นมีระดับสูงกว่าสัญญาณอ้างอิง Quasi Peak (QP) ในช่วงความถี่ 3.3-3.5 MHz โดยใช้ LISN ในการทดสอบ ส่วนรูปที่ 8 ใช้ oscilloscope วัด harmonics ของสัญญาณรบกวน รูปที่ 9 และ 10 แสดงถึงระดับของสัญญาณรบกวนที่ลดลงของวงจร FSC ในรูปที่ 9 จะเห็นว่าระดับของสัญญาณรบกวนลดลงจนผ่านระดับอ้างอิง QP และเมื่อมีการนำวงจร push-pull gate driver เข้ามาช่วยในวงจร FSC ทำให้ระดับของสัญญาณรบกวนลดลงอย่างมาก แสดงโดยรูปที่ 11 และ 12 สัญญาณรบกวนในรูปที่ 11 มีระดับต่ำกว่ามาตรฐานระดับ QP และ Average (AV) ในทุกย่านความถี่ แต่เมื่อนำวงจร push-pull gate driver เข้ามาช่วยทำให้วงจร FSC มีสวิตชิ่งลอสเพิ่มขึ้นมาจากเดิม จึงต้องนำวงจร current-source และ current-sink เข้ามาช่วยลดสวิตชิ่งลอสซึ่งก็มีผลทำให้ระดับของสัญญาณรบกวนในวงจร FSC เพิ่มขึ้นเล็กน้อยแสดงโดยรูปที่ 13 และ 14

(LISN)



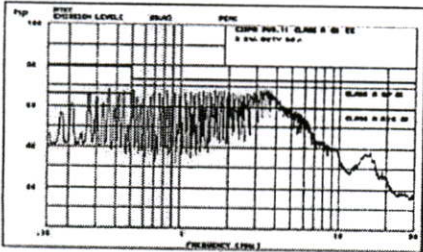
รูปที่ 7 สัญญาณรบกวนในวงจรฟูลบริดจ์ที่ขับเคลื่อนด้วยคอนเวอเตอร์

(Oscilloscope)



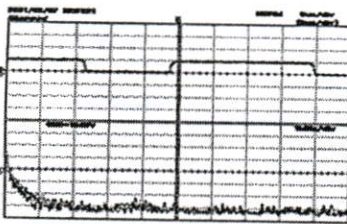
รูปที่ 8 สัญญาณรบกวนในวงจรฟูลบริดจ์ที่ขับเคลื่อนด้วยคอนเวอเตอร์

(LISN)



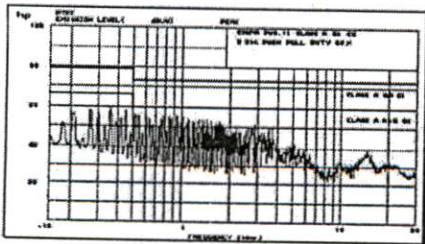
รูปที่ 9 สัญญาณรบกวนในวงจร FSC

(Oscilloscope)



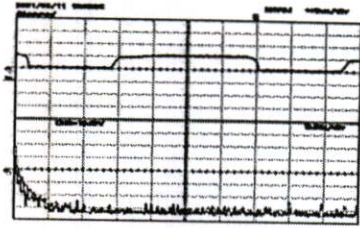
รูปที่ 10 สัญญาณรบกวนในวงจร FSC

(LISN)



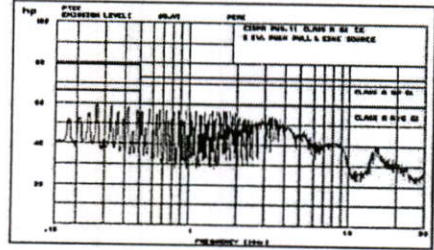
รูปที่ 11 สัญญาณรบกวนในวงจร FSC พร้อมด้วยวงจร push-pull gate driver

(Oscilloscope)



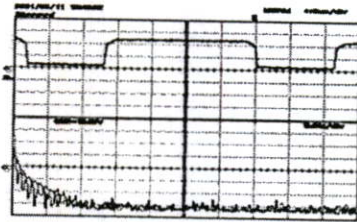
รูปที่ 12 สัญญาณรบกวนในวงจร FSC พร้อมด้วยวงจร push-pull gate driver

(LISN)



รูปที่ 13 สัญญาณรบกวนในวงจร FSC พร้อมด้วยวงจร current-source, current-sink และ push-pull gate driver

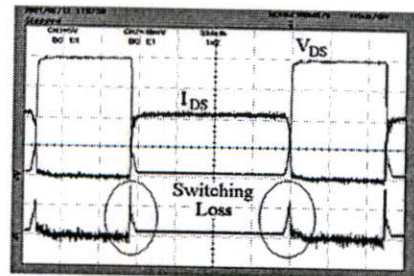
(Oscilloscope)



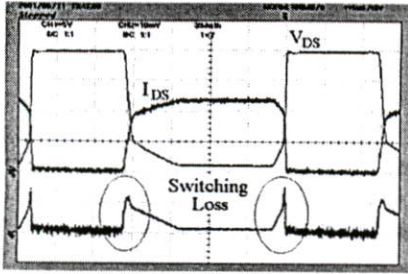
รูปที่ 13 สัญญาณรบกวนในวงจร FSC พร้อมด้วยวงจร current-source, current-sink และ push-pull gate driver

3.2 สวิตชิงลอส (Switching Loss)

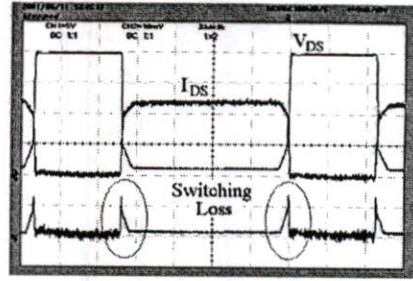
ในการทดลองวัดสวิตชิงลอสใช้ oscilloscope วัดกระแส I_{DS} และแรงดัน V_{DS} ที่สวิตช์เพาเวอร์มอสเฟตแล้วนำรูปคลื่นที่ได้มาคำนวณค่าสวิตชิงลอสตามสมการ (6)-(9) ลักษณะรูปคลื่นของ กระแส I_{DS} และแรงดัน V_{DS} ของทั้ง 3 วงจรแสดงโดยรูปที่ 15-17 ส่วนค่าของสวิตชิงลอสในแต่ละวงจรแสดงไว้ในตาราง 2



รูปที่ 15 สวิตชิงลอสที่เกิดจากสวิตช์ในวงจรฟูลบริดจ์ที่ขับเคลื่อนด้วยคอนเวอเตอร์และวงจร FSC



รูปที่ 16 สวิตช์ง่ลอสที่เกิดจากสวิตช์ในวงจร FSC พร้อมวงจร push-pull gate driver



รูปที่ 17 สวิตช์ง่ลอสที่เกิดจากสวิตช์ในวง FSC พร้อมวงจร current-source, current-sink และ push-pull gate driver

ตาราง 1 การทำงานของแต่ละวงจร					
วงจร	พัลส์ควบคุมขาเกต	ทิศทางการหมุนของมอเตอร์			
		ตามเข็มนาฬิกา		ทวนเข็มนาฬิกา	
1. วงจรฟูลบริดจ์พีคดับลิแอมคอนเวอเตอร์		$t_{on1} > t_{on2}$		$t_{on1} < t_{on2}$	
		t_1	t_2	t_1	t_2
		M1, M4 on M2, M3 off	M1, M4 off M2, M3 on	M1, M4 on M2, M3 off	M1, M4 off M2, M3 on
		M1, M4 on : M2, M3 off	M1, M4 off : M2, M3 on	M1, M4 on : M2, M3 off	M1, M4 off : M2, M3 on
2. วงจร FSC พร้อมด้วยวงจร current-source, current-sink และ push-pull gate driver		t_1	t_2	t_1	t_2
		M5 on	M5 off	M5 on	M5 off
		M5 on	M5 off	M5 on	M5 off
		M5 on	M5 off	M5 on	M5 off

ตาราง 2 สวิตช์ง่ลอสของแต่ละวงจร	
วงจร	สวิตช์ง่ลอส (mW)
1. วงจรฟูลบริดจ์พีคดับลิแอมคอนเวอเตอร์	$M1+M2+M3+M4 = 115.560$
2. วงจร FSC	$M5 = 29.375$
3. วงจร FSC พร้อมด้วยวงจร push-pull gate driver	$M5 = 95.562$
4. วงจร FSC พร้อมด้วยวงจร current-source, current-sink และ push-pull gate driver	$M5 = 39.687$

ตาราง 3 ประสิทธิภาพและสัญญาณรบกวน						
วงจร	f (kHz)	Vs (V)	Duty cycle (%)	สวิตช์ง่ลอส (mW)	ประสิทธิภาพ	สัญญาณรบกวน (Conducted EMI)
1. วงจรฟูลบริดจ์คอนเวอเตอร์	30	20	80	115.560	Very low	Very high
2. วงจร FSC	30	20	60	29.375	Very high	High
3. วงจร FSC พร้อมด้วยวงจร push-pull gate driver	30	20	60	95.562	Low	Very Low
4. วงจร FSC พร้อมด้วยวงจร current-source, current-sink และ push-pull gate driver	30	20	60	39.687	High	Low

ลักษณะของสวิตช์ลอสที่เกิดจากเพาเวอร์มอสเฟต 1 ตัวใน วงจรฟูลบริดจ์ที่ดับบลิเอ็มคอนเวอเตอร์และวงจร FSC มีลักษณะคล้าย กันแสดงโดยรูปที่ 15 แต่ในวงจรฟูลบริดจ์ที่ดับบลิเอ็มคอนเวอเตอร์มี สวิตช์ทำงาน 4 ตัว สวิตช์ลอสจึงมากกว่าวงจร FSC ประมาณ 4 เท่า รูป ที่ 16 แสดงถึงสวิตช์ลอสที่เพิ่มขึ้นในวงจร FSC เนื่องจากนำวงจร push-pull gate driver เข้ามาช่วยลดสัญญาณรบกวน โดยที่สวิตช์ลอส ในช่วง turn-on เพิ่มขึ้นมากกว่าในช่วง turn-off เนื่องจากใช้ค่า R_{gon} มากกว่า R_{goff} รูปที่ 17 แสดงถึงสวิตช์ลอสในวงจร FSC พร้อมวงจร push-pull gate driver ที่ลดลงเนื่องจากใช้วงจร current-source และ current-sink เข้ามาช่วยในช่วง turn-on และ turn-off

จากการทดสอบเรื่องสัญญาณรบกวนและสวิตช์ลอสทั้ง 3 วงจรสามารถสรุปเป็นตารางเปรียบเทียบประสิทธิภาพและระดับ สัญญาณรบกวนได้ดังตารางที่ 3

4. สรุป

ผลการทดลองที่ได้ชี้ให้เห็นว่าจำนวนการสวิตช์ในหนึ่ง คาบเวลาการทำงานของวงจรมีผลต่อระดับของสัญญาณรบกวนและ สวิตช์ลอส ในวงจร FSC มีสวิตช์ทำงานเพียงตัวเดียวในหนึ่งคาบการ ทำงานซึ่งน้อยกว่าวงจรฟูลบริดจ์ที่ดับบลิเอ็มคอนเวอเตอร์ที่มีจำนวน สวิตช์ 4 ตัวสลับกันทำงานเป็นคู่ๆ ในหนึ่งคาบการทำงาน จึงทำให้ สามารถลดปัญหาทั้ง 2 ดังกล่าวลงได้

เพาเวอร์มอสเฟตเป็นอุปกรณ์ประเภทโวลเตจคอนโทรล กระแสโหลดที่มีคุณสมบัติทางโครงสร้างภายในเหมาะในการพิจารณา แก้ไขปัญหาในเรื่องสัญญาณรบกวนและสวิตช์ลอส โดยสามารถแยก การควบคุม slope ของกระแส I_{DS} และแรงดัน V_{DS} ได้

วงจร FSC สามารถลดปัญหาทั้ง 2 ลงเมื่อเทียบกับวงจรฟูล บริดจ์ที่ดับบลิเอ็มคอนเวอเตอร์และเมื่อนำวงจร push-pull gate driver มาช่วยลดระดับของสัญญาณรบกวน และวงจร current-source และ current-sink เข้ามาลดสวิตช์ลอส ทำให้วงจร FSC มีประสิทธิภาพสูง ขึ้นและมีระดับสัญญาณรบกวนต่ำกว่าวงจรฟูลบริดจ์ที่ดับบลิเอ็ม อย่างชัดเจน

5. กิตติกรรมประกาศ

ผู้เขียนขอขอบคุณ คุณมนตรี พรรณรัตน์ และคุณอนก มีมุขอ วิศวกรของศูนย์ทดสอบผลิตภัณฑ์ไฟฟ้าและอิเล็กทรอนิกส์ (ศทอ.) ที่ได้ให้ความช่วยเหลือเป็นอย่างดีในการทดสอบสัญญาณรบกวน (Conducted EMI) ตามมาตรฐาน CISPR 11 CLASS A ขอขอบคุณ ผู้อำนวยการศูนย์ทดสอบฯ (ศทอ.) ที่เอื้อเฟื้อสถานที่ในการทำงานวิจัยนี้ ขอขอบคุณ ดร. นนทวัฒน์ จุลละ และ อาจารย์สุมิตร พนาอุดมทรัพย์ อาจารย์ประจำภาควิชาวิศวกรรมระบบควบคุม คณะ วิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาด

กระบังที่กรุณาให้ยืม current probe และให้คำแนะนำต่างๆ ที่ทำให้งาน วิจัยฉบับนี้มีความสมบูรณ์มากขึ้น

เอกสารอ้างอิง

- [1] Dennis F.Knurek, "Reducing EMI in Mode Power Supplies," *Proceeding of the Conference INTELEC.*, 1988, pp. 441-420.
- [2] A. Consoli, S. Musumeci, G. Oriti and A. Testa, "An Innovative EMI Reduction Design Technique in Power Converters," *IEEE Trans. on Electro. Compat.*, Vol. 38, No. 4, Nov. 1996, pp. 567-575.
- [3] NihalKularatna, *Power Electronics Design Handbook.*, Newnes, 1998.
- [4] G. Belverde, A. Galluzzo, M. Meliot, S. Musumeci and A. Raciti, "Snubberless Voltage Sharing of Series-Connected Insulated-Gate Devices by a Novel Gate Control Strategy," *IEEE Trans. on Power Electro.*, Vol. 16, No.1, Jan. 2000, pp. 132-141.
- [5] CISPR 11, "Industrial, Scientific and Medical (SIM) Radio-Frequency Equipment," *Electromagnetic Disturbance Characteristics Limits and Methods of Measurement.*, Edition 3.1. 1999.



Sanchanok Thanasana was born in Chanthaburi, Thailand, on 1976. He received B. Eng. (Telecommunication Engineering) degree from Rajamangala's Institute of Technology,

Thailand in 1999. He is presently a Master degree in Control Engineering candidate at King Mongkut's Institute of Technology Ladkrabang (KMITL). His research interest is in EMI reduction technique in the switching circuit.



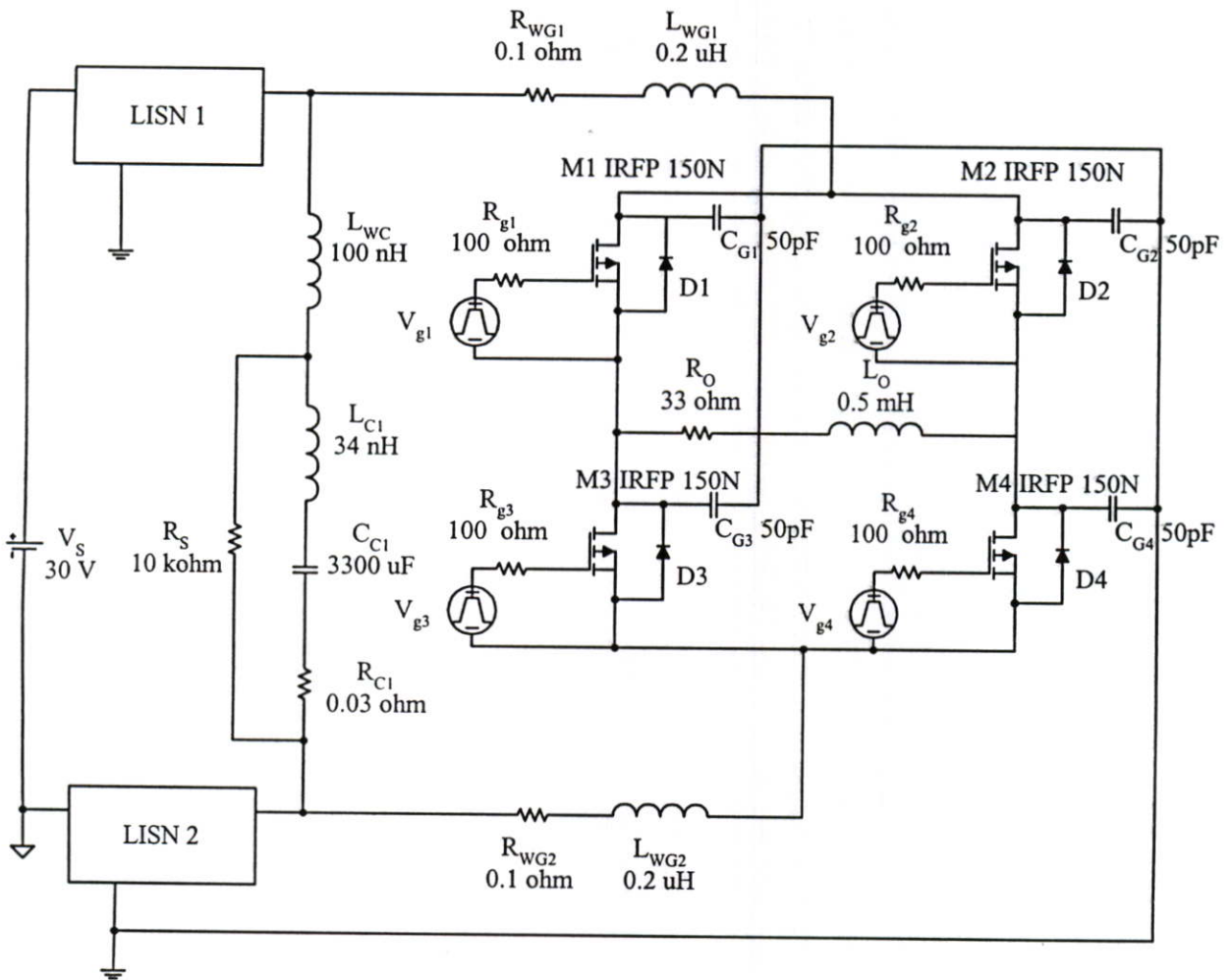
Yothin Prempraneerach was born in Nonthaburi, Thailand on 1944. He received the B. Eng. (Hon.) degree from King Mongkut's Institute of Technology Ladkrabang 1971, the M.S.E.E.

and D. Eng. degree from Nihon University, Tokyo, Japan, in 1974 and 1984 respectively.

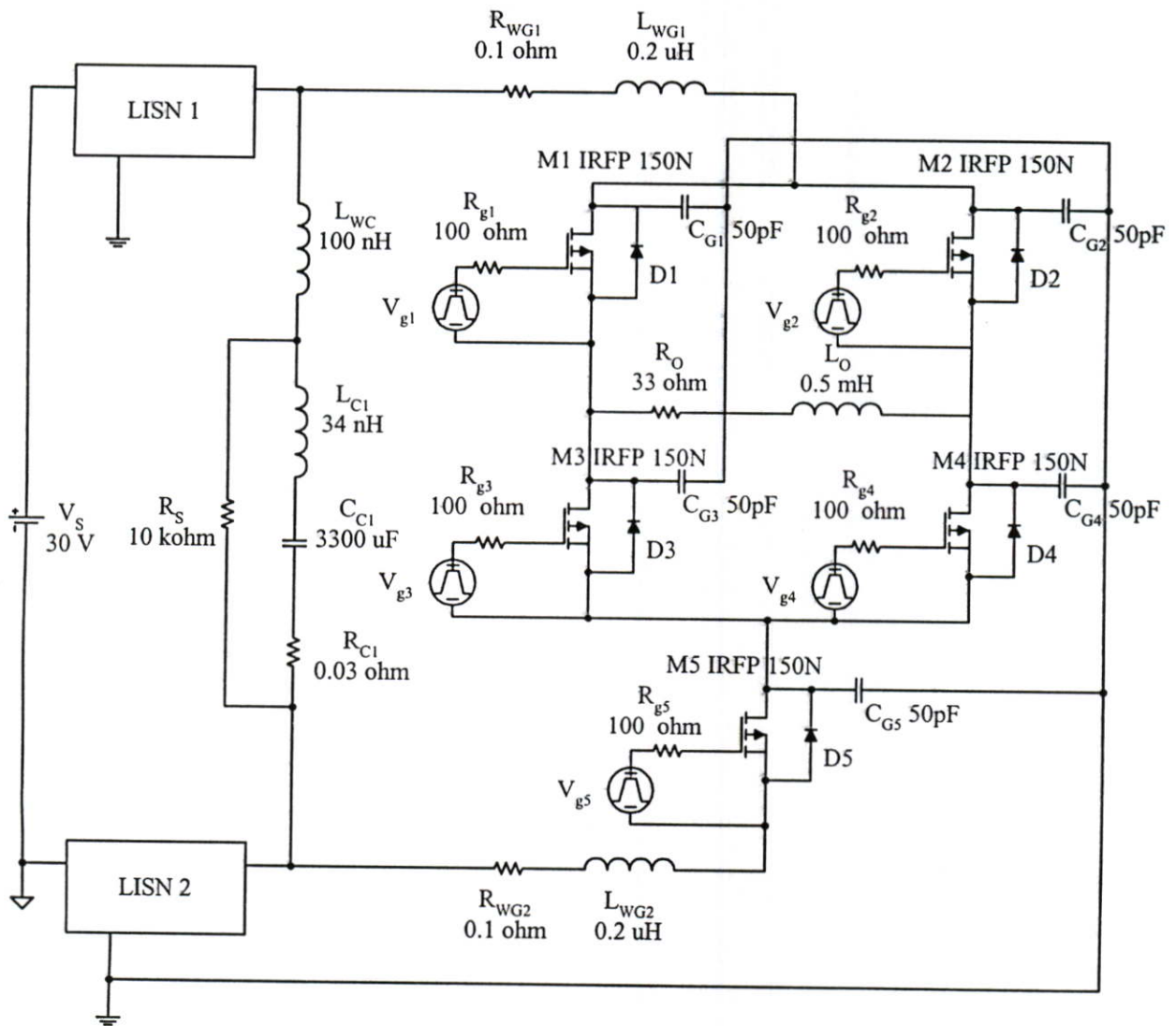
He has been on the Faculties of Engineering of King Mongkut's Institute of Technology Ladkrabang from 1974 where he is Associate Professor. His research activities include work in a solid-state driver for DC motor control, application of a phase-lock loop and EMI reduction technique in the switching circuits.

ภาคผนวก ข.

วงจรที่ใช้ทดลองในโปรแกรมเลียนแบบวงจร PSpice



วงจรฟูลบริดจ์ที่ใช้ทดลองในโปรแกรมเลียนแบบวงจร PSpice [22]



วงจร FSC ที่ใช้ทดสอบในโปรแกรมเลียนแบบวงจร PSpice [22]

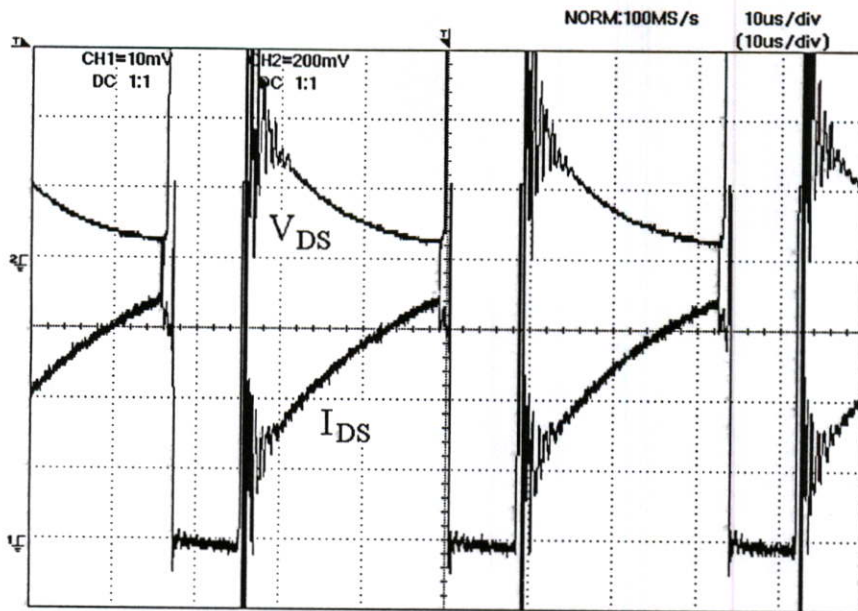
ภาคผนวก ค.

สัญญาณกระแสนและแรงดันของเพาเวอร์มอสเฟตและไดโอด

ในวงจรฟูลบริดจ์และวงจร FSC สำหรับพิจารณา

ค่าการสูญเสียในขณะนำกระแส

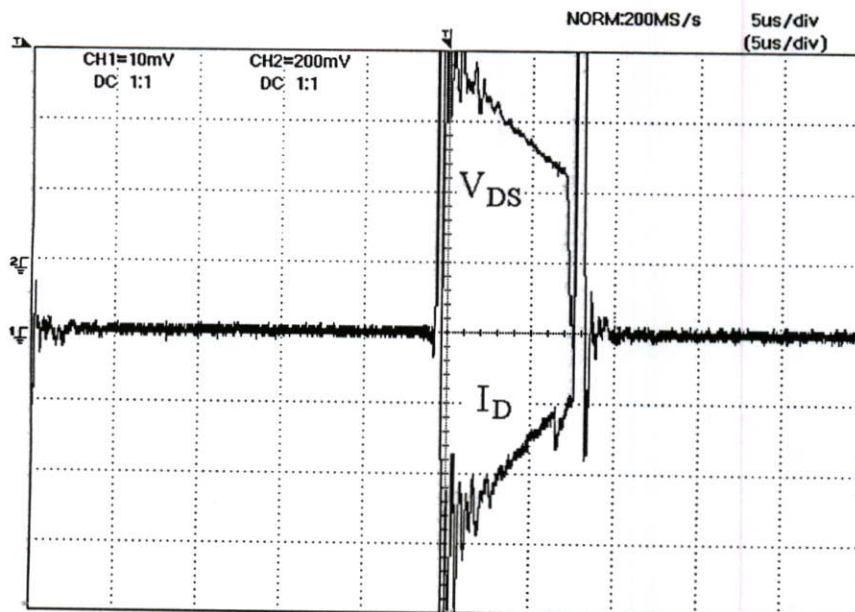
ของตารางที่ 7.1



รูป A . บน-รูปคลื่นแรงดัน V_{DS} ล่าง-รูปคลื่นกระแส I_{DS} ของสวิตช์เพาเวอร์มอสเฟต M1 และ M4 ในวงจรฟูลบริดจ์

บน 200 mV/div

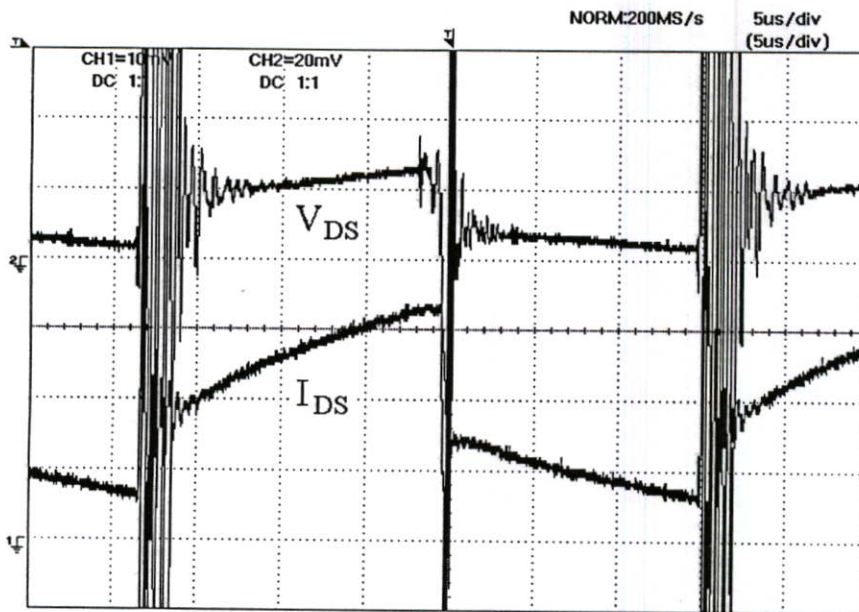
ล่าง 0.2 A/div



รูป B . บน-รูปคลื่นแรงดัน V_{DS} ล่าง-รูปคลื่นกระแส I_D ของไดโอด D2 และ D3 ในวงจรฟูลบริดจ์

บน 200 mV/div

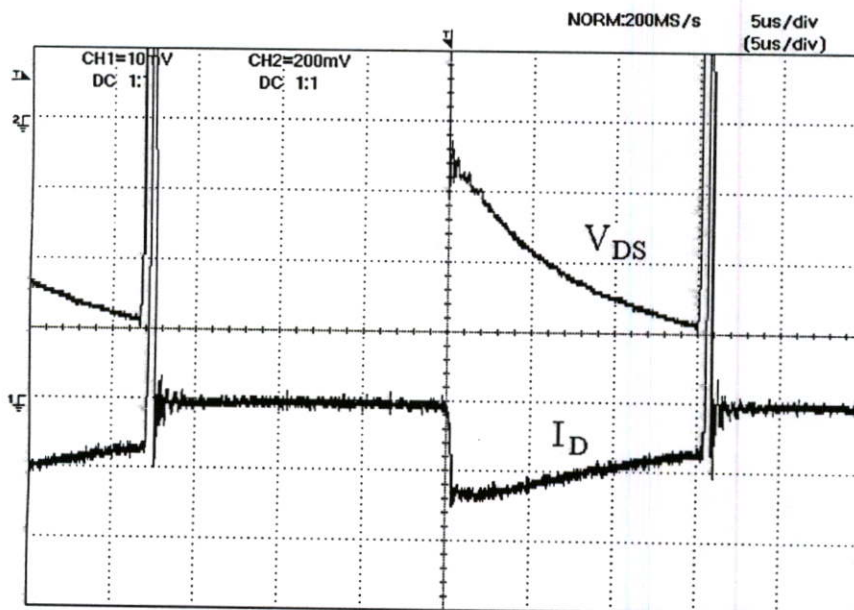
ล่าง 0.2 A/div



รูป C . บน-รูปคลื่นแรงดัน V_{DS} ล่าง-รูปคลื่นกระแส I_{DS} ของสวิตช์เพาเวอร์มอสเฟต M1 และ M4 ในวงจร FSC

บน 20 mV/div

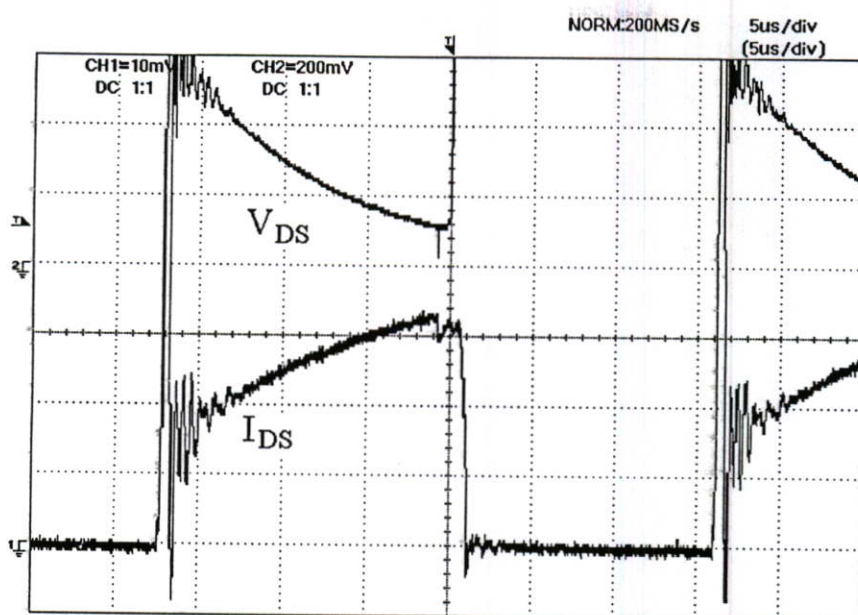
ล่าง 0.2 A/div



รูป A . บน-รูปคลื่นแรงดัน V_{DS} ล่าง-รูปคลื่นกระแส I_D ของไดโอด D2 และ D3 ในวงจร FSC

บน 200 mV/div

ล่าง 0.2 A/div



รูป E . บน-รูปคลื่นแรงดัน V_{DS} ล่าง-รูปคลื่นกระแส I_{DS} ของสวิตช์เพาเวอร์มอสเฟต M5 ในวงจร FSC

บน 200 mV/div

ล่าง 0.2 A/div

ประวัติผู้เขียน

นายสัมพันธ์ชนก ฌนาสนะ เกิดที่จังหวัดจันทบุรี สำเร็จการศึกษาระดับปริญญาตรี คณะวิศวกรรมศาสตร์ ภาควิชาวิศวกรรมไฟฟ้า สาขาวิชาโทรคมนาคม จากสถาบันเทคโนโลยีราชมงคล วิทยาเขตคลองหก ปีการศึกษา 2542 จากนั้นเข้าศึกษาต่อที่สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง คณะวิศวกรรมศาสตร์ ภาควิชาวิศวกรรมระบบควบคุม