

การออกแบบวงจรกรองความถี่ IR ที่มีเฟสเป็นเชิงเส้นอย่างสมบูรณ์
โดยหลักการจำกัดความยาว

DESIGN OF PERFECT LINEAR PHASE IR FILTERS
BASED ON TRUNCATED IR



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมสารสนเทศ

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2551

KMITL-2008-EN-M-230-269

การออกแบบวงจรกรองความถี่ IIR ที่มีเฟสเป็นเชิงเส้นอย่างสมบูรณ์
โดยหลักการจำกัดความยาว

DESIGN OF PERFECT LINEAR PHASE IIR FILTERS
BASED ON TRUNCATED IIR



สรานูวจน์ วรสุมันต์
SARANUWAJ VARASUMANTA

เลขหมู่.....
เลขทะเบียน 82889
วัน,เดือน,ปี 25 ก.ค. 2551

.b.....
.i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมสารสนเทศ
บัณฑิตวิทยาลัย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และเผยแพร่ซ้ำถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
พ.ศ. 2551

**DESIGN OF PERFECT LINEAR PHASE IIR FILTERS
BASED ON TRUNCATED IIR**



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN INFORMATION ENGINEERING**

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
2008

KMITL-2008-EN-M-230-269



COPYRIGHT 2008

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า






ไม่ว่ากรณีใดๆ กรุณาแจ้งให้ทราบล่วงหน้า และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ การออกแบบวงจรกรองความถี่ IIR ที่มีเฟสเป็นเชิงเส้นอย่างสมบูรณ์ โดยหลักการจำกัดความยาว
Design of Perfect Linear Phase IIR Filters Based on Truncated IIR

นักศึกษา นายสรานุวัจน์ วรสุมนต์
รหัสประจำตัว 46061333
ปริญญา วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา วิศวกรรมสารสนเทศ
อาจารย์ที่ปรึกษาวิทยานิพนธ์ รศ.อุทัย ศรีธีระวิโรจน์

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
รศ.ดร.กนก	เจนจิระพงศ์เวช	
รศ.ดร.ชวลิต	เบญจางคประเสริฐ	
รศ.ดร.ชม	กัมปาน	
ผศ.คลชัย	สุขเจริญผล	
รศ.อุทัย	ศรีธีระวิโรจน์	

วัน / เดือน / ปี ที่สอบ 7 พฤษภาคม 2551 เวลา 13.00-15.00 น.

สถานที่สอบ ณ ห้องประชุม 3 ชั้น 5 อาคาร A

บัณฑิตวิทยาลัยรับรองแล้ว

(รศ.ดร.รวีวรรณ ชินะตระกูล)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่สามารถเผยแพร่โดยไม่ได้รับอนุญาตจากบัณฑิตวิทยาลัย
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา วันที่... ๑๐... เดือน... พฤษภาคม... พ.ศ. ๒๕๕๑

หัวข้อวิทยานิพนธ์	การออกแบบวงจรรองความถี่ IIR ที่มีเฟสเป็นเชิงเส้น อย่างสมบูรณ์ โดยหลักการจำกัดความยาว
นักศึกษา	นายสรานวัจน์ วรสุมันต์
รหัสนักศึกษา	46061333
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมสารสนเทศ
พ.ศ.	2551
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ. อุทัย ศรีธีระวิโรจน์

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ นำเสนอการออกแบบวงจรรองความถี่ไอโออาร์ ที่มีเฟสเป็นเชิงเส้นอย่างสมบูรณ์ โดยใช้การจำกัดความยาวของอิมพัลส์อนันต์ให้มีความยาวจำกัด ซึ่งใช้หลักการประมาณส่วนเหลือของอิมพัลส์ลบออกจากเข้าตัดฟูทของวงจรรองความถี่ย่อยไอโออาร์ จากผลการจำลองด้วยโปรแกรมแสดงให้เห็นว่าผลตอบสนองกรุปดีเลิศมีความราบเรียบมากกว่าวงจรรองความถี่ต้นแบบ โดยวงจรรองความถี่ที่นำเสนอสามารถลดการออสซิลเลตในผลตอบสนองของกรุปดีเลิศได้ และค่าลดทอนในช่วงหยุดความถี่ จะมีค่าเพิ่มขึ้นสองเท่า ของวงจรรองต้นแบบ

ในการออกแบบสร้างด้วยโปรแกรมซิมมูลิงค์นั้นได้นำเสนอการใช้งานวงจรกลับสัญญาณในเวลาจริง (Real-time Time Reversal) ขนาดความยาว L แซมเปิ้ลแบบ Real-Time (Last In First Out : LIFO or Stack) วงจรหน่วงเวลา และสวิตช์ โดยที่ผลจำลองการทำงาน จะทดสอบโดยใช้เสียงผู้ชาย และเสียงผู้หญิง ในคำพูดเดียวกัน โดยทำการวิเคราะห์สัญญาณทั้งเชิงเวลาและเชิงความถี่ด้วย สเปกโตรแกรม ผลตอบสนองทางขนาดต่อความถี่ ผลตอบสนองทางเฟสต่อความถี่ โดยเปรียบเทียบให้เห็นระหว่างระบบต้นแบบ เพาเวลล์ และซุน [2] กับเทคนิคการจำกัดความยาวของผลตอบสนองต่ออิมพัลส์ ซึ่งพบว่าระบบที่นำเสนอนี้มีคุณภาพจากผลการรับฟังที่ดีกว่าระบบต้นแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	Design of Perfect Linear Phase IIR Filters Based on Truncated IIR
Student	Mr. Saranuwaj Varasumanta
Student ID.	46061333
Degree	Master of Engineering
Program	Information Engineering
Year	2008
Thesis Adviser	Assoc. Prof. Uthai Sriteraviroj

ABSTRACT

This thesis presents a design of perfect linear phase IIR filters based on truncated IIR. The simulation results show that the group delay variation response is flatter than the Powell & Chau system. Also, the magnitude response of proposed system have 2 time stopband attenuation greater than prototype filter.

To implement on simulink program, the method of real-time (Last In First Out : LIFO or Stack) part, delay unit part and switch unit part are proposed in this thesis.

In the experimental results, we utilized the human vocal voice of male and female with the same intonation. By means of vocal signal, spectrogram, absolute magnitude response and phase response. It is Shown here that the proposed system (Truncated the infinite impulse response of IIR have better performance than does Powell & Chau system.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

วิทยานิพนธ์เล่มนี้สำเร็จได้ด้วยด้วยความกรุณาจากอาจารย์ที่ปรึกษา รศ. อุทัย ศรีธีระวิโรจน์ และ ผศ. คลชัย สุขเจริญผล ที่ให้ความช่วยเหลือ ให้คำชี้แนะ ช่วยแก้ปัญหา ตลอดจนให้ความรู้และประสบการณ์ที่ดีแก่ข้าพเจ้า

ขอขอบพระคุณ รศ.ดร.กนก เจนจิระพงศ์เวช และ รศ.ดร.ชวลิต เบญจางคประเสริฐ ประธานและกรรมการสอบหัวข้อและ โครงร่างวิทยานิพนธ์ที่ได้กรุณาให้คำแนะนำตลอดจนข้อชี้แนะจนในที่สุดทำให้วิทยานิพนธ์ฉบับนี้สำเร็จลงได้

ผู้เขียนรู้สึกซาบซึ้งในความอนุเคราะห์ที่ดี และขอกราบขอบพระคุณอย่างสูง

ขอขอบคุณ ภาควิชาวิศวกรรมสารสนเทศ ครูอาจารย์ที่เคารพ ประจำภาควิชาทุกท่าน สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ประสิทธิประสาทวิชาความรู้ รวมทั้งเครื่องมือเครื่องใช้ในการทำวิทยานิพนธ์

ขอขอบคุณ เพื่อน ๆ พี่ ๆ น้อง ๆ ที่เป็นกำลังใจ ให้ความร่วมมือ และความช่วยเหลือต่าง ๆ ขอขอบคุณ คุณจันทนา ขาวบาง เพื่อนที่เป็นเสมือนคู่คิดและเป็นกำลังใจที่ดีตลอดมา สำหรับคุณงามความดีอันใดที่เกิดจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอมอบให้กับบิดามารดา และสิ่งศักดิ์สิทธิ์ของผู้เขียน ซึ่งให้โอกาส แนะนำสั่งสอน ตลอดจนกำลังใจ ให้ผู้เขียนเสมอมา คุณค่าและประโยชน์อันพึงมีจากวิทยานิพนธ์ฉบับนี้ ขอมอบให้ผู้มีพระคุณทุกท่าน

สราณวัจน์ วรสุมันต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VIII
สารบัญรูป.....	IX
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 จุดมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	1
1.3 ขอบเขตงานวิจัย.....	2
1.4 ขั้นตอนการวิจัย.....	3
1.5 รายละเอียดวิทยานิพนธ์.....	3
บทที่ 2 การประมวลผลสัญญาณดิจิทัล.....	4
2.1 บทนำ.....	4
2.2 โครงสร้างของระบบประมวลผลสัญญาณดิจิทัล.....	5
2.3 ทฤษฎีการสุ่มตัวอย่าง.....	6
2.4 การแซมปลิงของสัญญาณต่อเนื่อง.....	9
2.5 พื้นฐานวงจรรองอนาล็อกต้นแบบ.....	11
2.5.1 วงจรรองอนาล็อกแบบต่างๆ.....	12
2.5.1.1 วงจรรองอนาล็อกแบบ บัทเตอร์เวิร์ท.....	14
2.5.1.2 วงจรรองอนาล็อกแบบ เซบีเชฟ.....	15
2.5.1.3 วงจรรองอนาล็อกแบบ อิลิปติก.....	15
2.6 การแปลงแซด Z-transform.....	16
2.6.1 นิยามของการแปลงแซด	16
2.6.2 คุณสมบัติของการแปลงแซด.....	18
2.6.3 คุณลักษณะของการแปลงแซด.....	19

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การเขียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้เชิงพาณิชย์ห้ามการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีลิขสิทธิ์สงวนเนื้อหาและต้องขออนุญาตเข้าถึงของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
2.6.3.1 Pole and Zero	19
2.6.3.2 ลักษณะสัญญาณกับการวางตำแหน่งของ Plot	19
2.6.4 ฟังก์ชันของระบบเชิงเส้นที่แปรผันตามเวลา.....	20
2.7 การสนองต่อความถี่	21
2.7.1 ผลตอบสนองทางขนาด.....	22
2.7.2 ผลตอบสนองทางเฟส.....	22
2.8 การจัดแบ่งประเภทของระบบ.....	22
2.8.1 ระบบเชิงเส้นและระบบไม่เชิงเส้น.....	22
2.8.2 ระบบแปรเปลี่ยนตามเวลาและระบบไม่แปรเปลี่ยนตามเวลา.....	23
2.8.3 ระบบคอซอลและระบบไม่เป็นคอซอล.....	23
2.9 รูปแบบวงจรกรองดิจิตอล.....	24
2.9.1 วงจรกรองความถี่แบบเอฟไออาร์ (FIR Filters)	24
2.9.2 วงจรกรองความถี่แบบไอไออาร์ (IIR Filters).....	25
2.10 ข้อเปรียบเทียบระหว่างวงจรกรองความถี่เอฟไออาร์ และไอไออาร์.....	27
2.10.1 เสถียรภาพของระบบ.....	27
2.10.2 ความผิดเพี้ยนเชิงเฟส.....	27
2.10.3 จำนวนสัมประสิทธิ์ของวงจรกรอง.....	27
2.10.4 กรรมวิธีการออกแบบ.....	28
2.11 การออกแบบวงจรกรองความถี่แบบไอไออาร์	28
บทที่ 3 การประมวลผลสัญญาณขาเข้าที่มีความยาวอนันต์.....	31
3.1 บทนำ.....	31
3.2 การออกแบบวงจรกรองความถี่ไอไออาร์.....	32
3.3 ผลกระทบต่อความยาวแซมเปิ้ลที่เหมาะสม	39
3.4 เทคนิคของวงจรกรองความถี่ไอไออาร์ชนิด Over Lab Add	40
3.5 เทคนิคของวงจรกรองความถี่ไอไออาร์ชนิด Over Lab Save	46

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

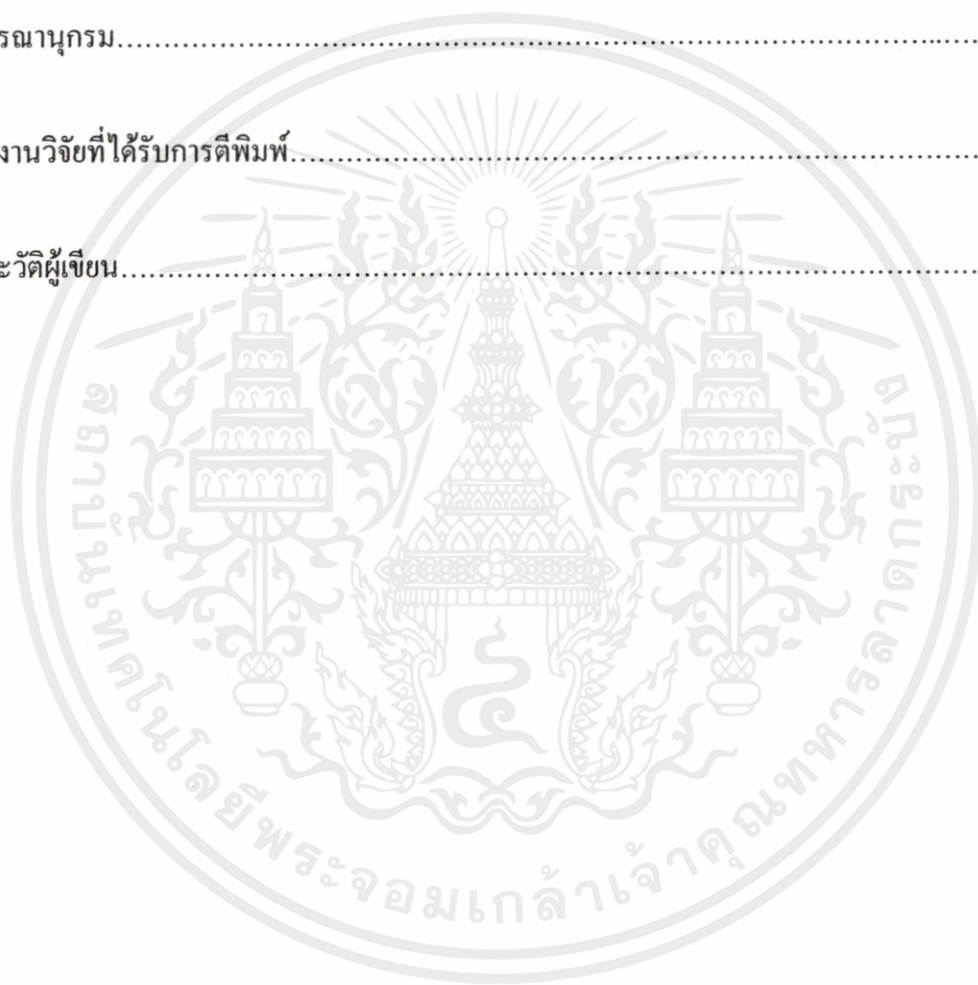
สารบัญ (ต่อ)

	หน้า
บทที่ 4 เทคนิคการจำกัดความยาวของผลตอบสนองต่ออิมพัลส์อนันต์	49
4.1 บทนำ	49
4.2 เทคนิคการจำกัดความยาวของผลตอบสนองต่ออิมพัลส์อนันต์.....	49
4.3 การหาค่าสัมประสิทธิ์ของตัวกรองค่าเรซคิวซ์.....	50
4.3.1 ตัวกรองค่าเรซคิวซ์.....	51
4.3.2 ตัวกรองค่าเรซคิวซ์ที่มีอันดับ K ใด ๆ.....	51
4.3.3 สัญญาณที่สัญญาณขาออกที่ค่าแรมเปิดใด ๆ	52
4.3.4 วงจรกรองความถี่ไอ ไออาร์ direct form II ที่อันดับที่ 2.....	53
4.4 เทคนิคการจำกัดความยาวของวงจรกรองความถี่ไอ ไออาร์ชนิด Over Lab Add	54
บทที่ 5 การออกแบบและการพัฒนา	62
5.1 การใช้โปรแกรมซิมูเลตอร์ เพื่อจำลองการทำงานของวงจรกรองความถี่.....	62
5.1.1 การเชื่อมต่อบล็อก.....	63
5.1.2 การสร้างระบบย่อย.....	63
5.1.3 การกำหนดค่าคงที่ในการจำลองปัญหา.....	63
5.2 ตัวอย่างการจำลองวงจรกรองความถี่ไอ ไออาร์ โดยใช้โปรแกรมซิมูเลตอร์.....	64
5.3 การจำลอง โครงสร้างของระบบ โดยใช้โปรแกรมซิมูเลตอร์.....	66
5.3.1 การออกแบบวงจรสวิตช์มัลติเพล็กซ์.....	68
5.3.1.1 การออกแบบวงจรสวิตช์มัลติเพล็กซ์ส่วนที่ 1	68
5.3.1.2 การออกแบบวงจรสวิตช์มัลติเพล็กซ์ส่วนที่ 2	69
5.3.2 การออกแบบวงจรกลับสัญญาณในเวลาจริง LIFO	70
5.3.3 การออกแบบวงจรหน่วงเวลา.....	71
5.4 ผลการทดลอง.....	72
5.5 บทสรุป.....	88

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
บทที่ 6 บทสรุปผลการวิจัยและข้อเสนอแนะ.....	89
6.1 สรุปผลการดำเนินงานวิจัย.....	89
6.2 ปัญหาและอุปสรรคที่พบในงานวิจัย.....	90
6.3 ข้อเสนอแนะแนวทางการพัฒนา.....	90
บรรณานุกรม.....	91
ผลงานวิจัยที่ได้รับการตีพิมพ์.....	93
ประวัติผู้เขียน.....	104



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
2.1 พารามิเตอร์ที่สำคัญของหน้าต่างแบบต่างๆ.....	13
2.2 Z-transform ของสัญญาณแบบไม่เนื่อง	17
2.3 ข้อดีและข้อเสียของวงจรกรองความถี่แต่ละแบบ	27
3.1 ค่าสัมประสิทธิ์ของตัวกรองความถี่ไอโออาร์ (ฟังก์ชันเอลลิปติก อันดับที่ 7).....	34
3.2 ความยาว L แซมเปิ้ล ใกล้เคียงแถบหยุดความถี่ ที่กำหนดไว้ที่ -70 dB.....	39
3.3 ความยาว L แซมเปิ้ลที่ความเพี้ยนทางฮาร์โมนิครวม ดันแบบเพาเวลล์ และซุน [2].....	46
4.1 ค่าสัมประสิทธิ์ของตัวกรอง $\tilde{H}_L(z)$ อันดับที่ 2.....	56
4.2 ความยาว L แซมเปิ้ลที่ความเพี้ยนทางฮาร์โมนิครวม เทคนิคการจำกัดความยาว.....	59
4.3 ความซับซ้อนของการคำนวณ	60
5.1 ค่าสัมประสิทธิ์ที่ใช้ในการจำลองซิมูเลต.....	65
5.2 ค่าสัมประสิทธิ์ของตัวกรอง $\tilde{H}_L(z)$ อันดับที่ 2.....	65

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
2.1 โค้ดอะแกรมการทำงานของตัวกรองดิจิทัลพื้นฐาน.....	5
2.2 การสุ่มสัญญาณ	6
2.3 (a, b, c, d) สเปกตรัมของสัญญาณจากการสุ่มตัวอย่าง.....	8
2.4 ชนิดของวงจรกรองความถี่แบบต่างๆ.....	11
2.5 คุณลักษณะผลตอบสนองความถี่ของวงจรกรองความถี่ต่ำผ่าน.....	12
2.6 โครงสร้างของวงจรกรองความถี่แบบเฟอไออาร์ (FIR Filter).....	25
2.7 โครงสร้างของวงจรกรองความถี่แบบไอไออาร์ (IIR Filter).....	26
3.1 บล็อกไดอะแกรมวงจรกรองความถี่ที่มีเฟสเป็นเชิงเส้น.....	33
3.2 ตำแหน่งโพลซีโรของวงจรกรองความถี่ต่ำผ่านไอไออาร์ อิลิปติกฟิลเตอร์ อันดับที่ 7 ของคอสซอลฟิลเตอร์.....	35
3.3 ผลการตอบสนองทางขนาดต่อความถี่ (บน) และเฟสต่อความถี่ (ล่าง) ของวงจร กรองความถี่ต่ำผ่านแบบ คอสซอลฟิลเตอร์.....	35
3.4 ผลตอบสนองของกรุปดีเลย์ของวงจรกรองความถี่ต่ำผ่านแบบ คอสซอลฟิลเตอร์.....	36
3.5 ตำแหน่งโพลซีโรของวงจรกรองความถี่ต่ำผ่านแบบ นอนคอสซอลฟิลเตอร์.....	36
3.6 ผลการตอบสนองทางขนาดต่อความถี่ (บน) และเฟสต่อความถี่ (ล่าง) ของวงจรกรอง ความถี่ต่ำผ่านแบบ นอนคอสซอลฟิลเตอร์.....	37
3.7 ผลตอบสนองของกรุปดีเลย์ของวงจรกรองความถี่ต่ำผ่านแบบ นอนคอสซอลฟิลเตอร์	37
3.8 ผลตอบสนองทางขนาดต่อความถี่ของวงจรกรองความถี่อิลิปติกผ่านแบบ กับระบบที่เสนอจะมีค่าลดทอนในช่วงดังกล่าวเป็น 2 เท่า หรือ -70 dB.....	38
3.9 ผลรวมของกรุปดีเลย์ของวงจรกรองความถี่ต่ำผ่านแบบ คอสซอลและนอนคอสซอลฟิลเตอร์.....	38
3.10 ตารางเวลาของวงจรกรองความถี่ไอไออาร์ผ่านแบบเพาเวลล์ และซุน โดยใช้วิธี Over-Lap Add (OVA).....	40

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.11 ตารางเวลาของวงจรรองความถี่ไอโออาร์ดันแบบเพาเวอร์ลต์ และซุน โดยใช้วิธี Over-Lap Add (OVA).....	40
3.12 ผลของอิมพัลส์ที่ L แชนเปิด วงจรรองความถี่ไอโออาร์ดันแบบเพาเวอร์ลต์ และซุน โดยใช้วิธี Over-Lap Add (OVA).....	42
3.13 ผลตอบสนองของขนาดในเชิงความถี่ ของวงจรรองความถี่ไอโออาร์ ดันแบบเพาเวอร์ลต์ และซุน โดยใช้วิธี Over-Lap Add (OVA).....	42
3.14 ผลความถี่ของแถบความถี่ ของวงจรรองความถี่ไอโออาร์ ดันแบบเพาเวอร์ลต์ และซุน โดยใช้วิธี Over-Lap Add (OVA).....	43
3.15 ผลตอบสนองต่อกรุปดีเลย์ ของวงจรรองความถี่ไอโออาร์ ดันแบบเพาเวอร์ลต์ และซุน โดยใช้วิธี Over-Lap Add (OVA).....	43
3.16 บล็อกไดอะแกรมวงจรรองความถี่ไอโออาร์ดันแบบเพาเวอร์ลต์ และซุน โดยใช้วิธี Over-Lap Add (OVA).....	44
3.17 ตารางเวลาของวงจรรองความถี่ไอโออาร์ดันแบบเพาเวอร์ลต์ และซุน โดยใช้วิธี Over-Lap Add (OVA).....	44
3.18 ความเพี้ยนทางฮาร์โมนิครวม ของระบบ เพาเวอร์ลต์ และซุน.....	45
3.19 บล็อกไดอะแกรมวงจรรองความถี่ไอโออาร์ดันแบบเพาเวอร์ลต์ และซุน โดยใช้วิธี Over-Lab Save (OVS).....	46
3.20 ตารางเวลาของวงจรรองความถี่ไอโออาร์ดันแบบเพาเวอร์ลต์ และซุน โดยใช้วิธีการของ Over-Lab Save (OVS).....	46
3.21 สัญญาณอิมพัลส์ของความต่างระหว่าง Over-Lab Add กับ Over-Lab Save ที่เกิดขึ้นจากวงจรหนึ่งเวลา.....	47
4.1 ขั้นตอนในการจำกัดความยาวโดยใช้การตัดหางของผลตอบสนองอนันต์ ต่อหนึ่งสัญญาณอิมพัลส์.....	50
4.2 บล็อกไดอะแกรมของวงจรตัดความยาวของวงจรรองไอโออาร์ดันแบบเพาเวอร์ลต์ และซุนเมื่อ เอกสารนี้เป็นเอกสารที่ส่งมาไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า นำมาใช้กับตัวกรอง ความถี่แบบคอลซอล.....	50

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.3 เทคนิคการนำหลักการจำกัดความยาวของผลตอบสนองอนันต์ มาใช้กับวงจรกรองแบบคอลลชอล.....	54
4.4 ไดอะแกรมเวลาแสดงการนำหลักการจำกัดความยาวของผลตอบสนอง อนันต์มาใช้กับตัวกรองแบบคอลลชอล.....	54
4.5 บล็อกไดอะแกรมการนำหลักการจำกัดความยาวของผลตอบสนองอนันต์มาใช้กับ วงจรกรองความถี่ทั้งแบบไม่เป็นคอลลชอลและเป็นคอลลชอล.....	55
4.6 บล็อกไดอะแกรมระบบที่มีการลดความซับซ้อนของการประมวลผลลง	55
4.7 อิมพัลส์เปรียบเทียบระหว่างต้นแบบ เพาเวลต์ และชุนกับเทคนิคการจำกัดความยาว.....	56
4.8 ผลตอบสนองของขนาดในเชิงความถี่ เปรียบเทียบระหว่างต้นแบบ เพาเวลต์ และชุน กับเทคนิคการจำกัดความยาวที่ $L = 200$ แซมเปิ้ล	57
4.9 ค่าการแปรผันของกรุปดีเลย์เปรียบเทียบระหว่างต้นแบบเพาเวลต์ และชุน กับเทคนิคการจำกัดความยาวที่ $L = 200$ แซมเปิ้ล.....	57
4.10 ค่า ความเพี้ยนทางฮาร์โมนิรวมเทคนิคการจำกัดความยาวเปรียบเทียบ $L = 150,$ 200 แซมเปิ้ล.....	58
4.11 ค่า Total ความเพี้ยนทางฮาร์โมนิรวมเปรียบเทียบระหว่างต้นแบบเพาเวลต์ และชุน กับเทคนิคการจำกัดความยาวที่ $L = 150$ แซมเปิ้ล.....	58
4.12 ค่า ความเพี้ยนทางฮาร์โมนิรวมเปรียบเทียบระหว่างต้นแบบเพาเวลต์ และชุน กับเทคนิคการจำกัดความยาวที่ $L = 200$ แซมเปิ้ล.....	59
5.1 การเชื่อมต่อบล็อก.....	63
5.2 ระบบย่อยของโครงสร้าง.....	63
5.3 บล็อกไดอะแกรมของวงจรกรองความถี่ในแซดโดเมน.....	64
5.4 ระบบย่อยของโครงสร้างวงจรกรองความถี่ไอโออาร์	65
5.5 ระบบย่อยของโครงสร้างวงจรกรองความถี่ไอโออาร์แบบ Direct form II	66
5.6 ระบบที่นำเสนอและการนำหลักการจำกัดความยาวของผลตอบสนองอนันต์มาใช้กับ ตัวกรองแบบคอลลชอล.....	66
5.7 ระบบจำลองขึ้นบนซิมมูลิงค์ และการนำหลักการจำกัดความยาวของผลตอบสนอง อนันต์มาใช้กับตัวกรองแบบคอลลชอล.....	67

สารบัญรูป (ต่อ)

รูปที่	หน้า
5.8 การลดความซับซ้อนของวงจร โดยใช้ฟังก์ชันย่อย	67
5.9 วงจรของสวิตช์ส่วนที่ 1	68
5.10 บล็อกโคอะแกรม ของสวิตช์ส่วนที่ 1	68
5.11 ผลการจำลองสัญญาณของสวิตช์ส่วนที่ 1	69
5.12 วงจรของสวิตช์ส่วนที่ 2	69
5.13 บล็อกโคอะแกรม ของสวิตช์ส่วนที่ 2	69
5.14 ผลการจำลองสัญญาณของสวิตช์ส่วนที่ 2	70
5.15 โครงสร้างวงจรรองแบบไม่เป็นคอขวดที่สามารถสร้างได้จริง	70
5.16 โครงสร้างการทำงานวงจร LIFO	70
5.17 บล็อกโคอะแกรมของ Stack LIFO	71
5.18 ผลการจำลองสัญญาณของ Stack LIFO	71
5.19 โครงสร้างการทำงานของวงจรหน่วงเวลา	71
5.20 บล็อกของโครงสร้างวงจรหน่วงเวลา	72
5.21 ผลการจำลองสัญญาณของวงจรหน่วงเวลา.....	72
5.22 ผลการจำลองการทำงานของคั่นแบบเพาเวลต์ และจูน.....	73
5.23 ผลการจำลองการทำงานของเทคนิคจำกัดความยาว.....	73
5.24 สัญญาณขาเข้า เสี่ยง “ สวัสดิ์ ” (ผู้ชาย)	74
5.25 สัญญาณที่ผ่านวงจรรองความถี่ของ เพาเวลต์ และจูน เสี่ยง “ สวัสดิ์ ” (ผู้ชาย)	75
5.26 สัญญาณที่ผ่านวงจรรองความถี่ของ เทคนิคการจำกัดความยาว เสี่ยง “ สวัสดิ์ ” (ผู้ชาย)	76
5.27 สัญญาณขาเข้า เสี่ยง “ สวัสดิ์ “ (ผู้หญิง)	77
5.28 สัญญาณที่ผ่านวงจรรองความถี่ของ เพาเวลต์ และจูน เสี่ยง “ สวัสดิ์ “ (ผู้หญิง)	78
5.29 สัญญาณที่ผ่านวงจรรองความถี่ของ เทคนิคการจำกัดความยาว เสี่ยง “ สวัสดิ์ “ (ผู้หญิง)	79

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นไว้สำหรับงานวิจัยเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ หากมีผู้ใดนำเอกสารนี้ไปเผยแพร่โดยไม่ได้รับอนุญาต หรือต้องอ้างถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
5.30 สัญญาณขาเข้าเสียง “ คิดถึง “ ผู้ชาย	80
5.31 สัญญาณที่ผ่านวงจรกรองความถี่ของ เพาเวอร์ลิ่ง และชุน เสียง “ คิดถึง “ ผู้ชาย	81
5.32 สัญญาณที่ผ่านวงจรกรองความถี่ของเทคนิคการจำกัดความยาว เสียง “ คิดถึง “ ผู้ชาย	82
5.33 สัญญาณขาเข้าเสียง “ คิดถึง “ (ผู้หญิง)	83
5.34 สัญญาณที่ผ่านวงจรกรองความถี่ของ เพาเวอร์ลิ่ง และชุน เสียง “ คิดถึง “ (ผู้หญิง)	84
5.35 สัญญาณที่ผ่านวงจรกรองความถี่ของเทคนิคการจำกัดความยาว เสียง “ คิดถึง “ (ผู้หญิง)	85

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ปัจจุบันผู้ที่อยู่ในวงการอิเล็กทรอนิกส์และคอมพิวเตอร์จะทราบกันดีว่า ได้มีการนำความรู้เรื่องการประมวลผลสัญญาณดิจิทัล (Digital Signal Processing หรือ DSP) มาใช้กันอย่างแพร่หลายมากขึ้นทุกวัน ในอุปกรณ์อิเล็กทรอนิกส์แทบทุกประเภท รวมทั้งในระบบคอมพิวเตอร์และโทรคมนาคม โดยอาจเขียนเป็นซอฟต์แวร์ทั้งหมด หรืออาจอยู่ในรูปของวงจรรวม (IC) ผสมกันกับซอฟต์แวร์ที่เขียนขึ้นมาบางส่วน ความสะดวกของการใช้วงจรรวมและการที่ราคาถูกลงทุกวัน ขณะที่สมรรถนะ ได้รับการปรับปรุงเพิ่มขึ้นตลอดเวลาเช่นกัน

ข้อดีของการประมวลผลสัญญาณดิจิทัล ที่เหนือกว่าวงจรรอนาล็อกนั้น ได้แก่ความสามารถในการโปรแกรมให้ง่ายต่อการออกแบบ การเปลี่ยนแปลงแก้ไขทดสอบ สำหรับวงจรรอนาล็อกถ้าต้องการเปลี่ยนแปลงคุณสมบัติ อาจหมายถึงการออกแบบใหม่ การประมวลผลสัญญาณดิจิทัล เป็นที่นิยมเนื่องจากมีความสะดวก และมีความแน่นอนมากกว่าระบบอนาล็อก และมีคุณสมบัติในการรักษาสัญญาณด้วยการตรวจจับและแก้ไขปัญหาของสัญญาณที่มีการส่งผ่านระบบอนาล็อก ซึ่งมักสูญเสียหรือถูกลดทอนสัญญาณ แปลงสัญญาณ และปรับแก้คุณภาพของเสียงนั้น ไม่สามารถหลีกเลี่ยงความผิดเพี้ยนของสัญญาณที่เราสังเคราะห์ โดยการประมาณจากฟังก์ชันคณิตศาสตร์ได้ แต่เราสามารถประมาณค่า ที่ยอมรับได้และมีผลต่อการได้ยินน้อยที่สุด เช่น การประมาณโดยการสร้างตาราง, การปิดเศษ, การจำกัดความยาวของค่าสัมประสิทธิ์ของวงจรรองความถี่ เป็นต้น

วงจรรองความถี่ที่ใช้งานกันอยู่ทั่วไป มักนิยมใช้วงจรรองความถี่แบบอนาล็อก ซึ่งประกอบไปด้วย ตัวความต้านทาน, ตัวเก็บประจุ, ตัวเหนี่ยวนำ และอุปกรณ์กึ่งตัวนำเช่น ทรานซิสเตอร์, ไดโอด, ฯลฯ ข้อดีคือออกแบบได้ง่าย ราคาถูก แต่มีข้อเสียที่วงจรรองความถี่แบบอนาล็อก (stability) ความถี่ที่ต้องการมีความคลาดเคลื่อนสูง แต่ในปัจจุบันได้หันมานิยมใช้วงจรรองความถี่แบบดิจิทัลกันมาก เพราะมีเสถียรภาพที่ดีกว่า ความถี่ที่ต้องการมีความคลาดเคลื่อนน้อยกว่า แต่มีข้อเสียคือ การออกแบบทำได้ยากกว่า และมีราคาสูงกว่า

ปัจจุบัน เทคโนโลยีทางด้านเสียงได้มีการพัฒนาไปเป็นรูปแบบของสัญญาณดิจิทัล (Digital Signal Format, Digital Audio, Etc) จึงมีการนำส่วนประมวลผลและวงจรรองความถี่ดิจิทัลมาใช้กันอย่างแพร่หลายมากยิ่งขึ้น และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 จุดมุ่งหมายและวัตถุประสงค์ของการศึกษา

วิทยานิพนธ์ฉบับนี้นำเสนอเทคนิคในการจำกัดความยาวของวงจรรองความถี่ไอโออาร์ (IIR Filter) ให้มีขนาดความยาวจำกัดและถูกนำมาใช้ในการสร้างตัวกรองความถี่ไอโออาร์ย่อยในระบบที่นำเสนอโดย Powell-Chau [2] ซึ่งเป็นตัวกรองความถี่ไอโออาร์ ซึ่งให้ผลตอบสนองทางเฟสเป็นเชิงเส้น แต่สามารถสร้างได้จากตัวกรองความถี่ไอโออาร์ ที่มีผลตอบสนองทางเฟสไม่เป็นเชิงเส้นและใช้ฟังก์ชันพหุนามแบบดั้งเดิมได้เช่น เอลลิปติก เชพบีเชบ เป็นต้น และผลของเงื่อนไขที่นำเสนอสามารถทำให้ระบบเป็นเชิงเส้นแปรผันตามเวลาและเมื่อใช้การจำกัดความยาวโดยใช้ ตัวกรองความถี่แบบไอโออาร์ ประมาณส่วนเหลือของผลตอบสนองต่ออิมพัลส์ด้วยฟิลเตอร์ออเดอร์อันดับที่ 2 และค่าเฉลี่ยของกรุปดีเลย์ในช่วงความถี่ผ่านได้ ให้ผลตอบสนองราบเรียบใกล้เคียงกับระบบเดิมแต่ระบบที่นำเสนอมีการใช้จำนวนตัวคูณและตัวบวกน้อยกว่าระบบแบบเดิม และในการส่งหรือประมวลสัญญาณภาพ Digital TV, Digital Audio ที่มีเฟสเป็นเชิงเส้น ซึ่งโครงสร้างดังกล่าวจะมีข้อดีคือ มีผลตอบสนองต่อความถี่เป็นเชิงเส้นอย่างสมบูรณ์ ซึ่งวัตถุประสงค์ของงานวิจัยนี้เพื่อ ศึกษาขั้นตอนการทำงานของวงจรรองความถี่ที่มีเฟสเป็นเชิงเส้น โดยอาศัยการประมวลผลแบบบล็อก และเปรียบเทียบผลลัพธ์ต่อคุณภาพของเสียงเพื่อนำไปประยุกต์ใช้งานในด้าน Digital Audio Process

1.3 ขอบเขตงานวิจัย

ศึกษาเทคนิควงจรรองความถี่ไอโออาร์ (IIR Filters) ที่มีเฟสเป็นเชิงเส้นอย่างสมบูรณ์ด้วยหลักการจำกัดความยาว โดยที่ลักษณะของผลตอบสนองทางเฟสเป็นเชิงเส้นนั้น ได้ถูกวิเคราะห์ให้โดยวงจรรองความถี่เอฟโออาร์ที่มีผลตอบสนองต่อความยาวจำกัดและให้ผลตอบสนองทางเฟสที่เป็นเชิงเส้น เนื่องจากต้องการลดเวลาในการประมวลผลลง จึงได้นำเสนอวิธีวิเคราะห์ผลตอบสนองทางเฟสที่ไม่เป็นเชิงเส้นนั้น โดยวิธีการของวงจรรองความถี่ไอโออาร์ซึ่งจะนำผลที่ได้จากการวิเคราะห์นั้นมาใช้ จะทำให้ผลการคำนวณทางโครงสร้างของฟิลเตอร์ที่ใช้ นั้น มีตัวบวก ลดลงถึง 60% และตัวคูณลดลง 50% จากวงจรรองความถี่เอฟโออาร์ (FIR Filter) ดั้งเดิม จึงทำให้ขนาดภายในโครงสร้างลดลง และยังทำให้ผลตอบสนองทางเฟสที่เป็นเชิงเส้นอย่างสมบูรณ์ โดยในวิทยานิพนธ์ฉบับนี้ได้นำเอาโครงสร้างของเพาเวลล์ และชุน มาประยุกต์ใช้กับโครงสร้างที่นำเสนอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.4 ขั้นตอนการวิจัย

ในวิทยานิพนธ์ฉบับนี้ การวิจัยและออกแบบวงจรประมวลผลสัญญาณดิจิทัล โดยใช้วงจรกรองความถี่ไอไออาร์ โดยมีขั้นตอนการวิจัยดังนี้

1. ศึกษางานวิจัยที่มีลักษณะงานใกล้เคียงกับวิทยานิพนธ์ฉบับนี้ทั้งวิธีการออกแบบวงจรกรองและการประยุกต์ใช้
2. ทดลองออกแบบวงจรกรองความถี่โดยใช้โปรแกรม MATLAB เพื่อศึกษาถึงลักษณะโครงสร้างที่จะนำมาวิจัย
3. ตรวจสอบความถูกต้องของการทำงานโดยใช้โปรแกรม C/C++ เพื่อศึกษาการทำงานและจังหวะของวงจรกรองความถี่ ที่นำมาวิจัย
4. จำลองการทำงานของวงจรกรองความถี่โดยใช้โปรแกรมซิมูลิ้งค์ และตรวจสอบความถูกต้อง สัญญาณเวลาการทำงานในแต่ละโมดูล และทดสอบการทำงานของวงจรที่จำลองขึ้นมา

1.5 รายละเอียดวิทยานิพนธ์

ในวิทยานิพนธ์ฉบับนี้ได้แบ่งเนื้อหาออกเป็น 6 บท โดยบทที่ 1 เป็นการกล่าวถึงความ เป็นมาและความสำคัญของปัญหา วัตถุประสงค์ในการทำวิจัย และขั้นตอนการดำเนินงานวิจัย บทที่ 2 กล่าวถึง พื้นฐานการประมวลผลสัญญาณดิจิทัล โครงสร้างตัวประมวลผล สัญญาณเชิงเลข ตัวแปรที่ใช้ในการแปลงระบบอนาล็อก ไปเป็นระบบดิจิทัล เงื่อนไขสำคัญต่างๆ ที่ใช้ในการพิจารณาคุณสมบัติของระบบเชิงเลข และหลักการที่ใช้ในการสร้างวงจรกรองดิจิทัล สำหรับงานวิจัยนี้

บทที่ 3 กล่าวถึง การประมวลผลสัญญาณอินพุตที่มีความยาวอนันต์

บทที่ 4 กล่าวถึง เทคนิคการจำกัดความยาวของผลตอบสนองต่ออิมพัลส์ (Truncated Technique)

บทที่ 5 กล่าวถึง การออกแบบและจำลองระบบโดยใช้โปรแกรมซิมูลิ้งค์ ทำการทดสอบ การทำงานของโปรแกรม ทำการทดสอบกับสัญญาณเสียงจริง และนำผลที่ได้นำมาแสดง

ส่วนบทสุดท้ายเป็นการสรุปผลการวิจัย ปัญหาและอุปสรรคในงานวิจัย และข้อเสนอแนะ ในการวิจัยและพัฒนา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

การประมวลผลสัญญาณดิจิทัล

2.1 บทนำ

การประมวลผลทางไฟฟ้านั้น ดังจะเห็นได้ว่าในสมัยก่อนจะเป็นการใช้อุปกรณ์ ทางอนาล็อก เช่น รีเลย์สวิตช์ คาปาซิเตอร์ นำมาประกอบเป็นตัวฟิลเตอร์เพื่อทำการจัดรูปแบบของสัญญาณ (การประมวลผลสัญญาณดิจิทัล) ซึ่งคุณสมบัติที่สำคัญของฟิลเตอร์นี้คือ สามารถปรับปรุงเปลี่ยนแปลงได้ตามวงจรที่ประกอบและค่าของตัวอุปกรณ์ที่ใช้ การประกอบวงจรทางอนาล็อกนั้นสิ่งหนึ่งที่หลีกเลี่ยงไม่ได้คือการที่ค่าอุปกรณ์อาจเปลี่ยนแปลงได้ตามอุณหภูมิซึ่งจะส่งผลให้อุปกรณ์ทำงานผิดพลาดไปด้วย โดยเฉพาะอย่างยิ่งถ้าทำงานในความถี่สูง การประกอบวงจรจะเป็นไปด้วยความลำบาก ด้วยผลอันเนื่องมาจาก สัญญาณรบกวน และการเดินทางของคลื่นไฟฟ้าในความถี่สูง นั้นจะเดินทางไปเฉพาะที่ผิวของวัตถุเท่านั้น ทำให้การประกอบอุปกรณ์ลงแผ่นวงจรต้องออกแบบและทำด้วยอุปกรณ์ชนิดพิเศษ

โดยทั่วไปสัญญาณไฟฟ้าที่เกิดขึ้นจากตัวตรวจจับ (Sensor) ส่วนใหญ่มักจะเป็นสัญญาณอนาล็อก ตัวอย่างเช่นสัญญาณเสียงที่ได้จาก ไมโครโฟนสัญญาณรูปที่ได้จากกล้องวิดีโอ แรงดันไฟฟ้าที่ได้จากตัวตรวจจับอุณหภูมิสัญญาณทางการแพทย์ ซึ่งสัญญาณที่ได้กล่าวมาแล้วนี้ เป็นสัญญาณอนาล็อกหรือสัญญาณที่มีความต่อเนื่องทางเวลา (Continuous Time Signal) ทั้งสิ้น ดังนั้นถ้าจะทำการวิเคราะห์สัญญาณเหล่านี้ด้วยระบบประมวลผลสัญญาณดิจิทัลจำเป็นต้องแปลงสัญญาณอนาล็อกหรือสัญญาณที่ต่อเนื่องทางเวลาให้เป็นสัญญาณดิจิทัลหรือสัญญาณที่ไม่ต่อเนื่องทางเวลา (Discrete Time Signal) โดยใช้วงจรแปลงอนาล็อกเป็นดิจิทัล (Analog to Digital Converter) จากนั้นข้อมูลจะถูกส่งเข้าไปยังระบบประมวลผลสัญญาณแบบไม่ต่อเนื่อง (Discrete Time System) เพื่อทำการคำนวณผลที่ได้จากการคำนวณก็จะถูกแปลงกลับให้เป็นสัญญาณอนาล็อกหรือสัญญาณที่ต่อเนื่องทางเวลา แต่ในการใช้งานจริงการป้อนสัญญาณที่ต่อเนื่องเข้าไปยังวงจรแปลงอนาล็อกเป็นดิจิทัลอาจเกิดข้อผิดพลาด เนื่องจากการสุ่มสัญญาณ โดยเฉพาะสัญญาณที่มีความถี่สูงความผิดพลาดนี้เรียกว่าการเกิด Aliasing การแก้ไขสามารถทำได้โดยการต่อ Anti-aliasing Filter (Low-pass Filter) เข้าทางด้านขาเข้าและทางด้านขาออกก็เช่นเดียวกันสัญญาณที่ได้จากวงจรแปลงดิจิทัลเป็นอนาล็อกจำเป็นต้องนำมาผ่าน Reconstruction Filter (Low-pass Filter)

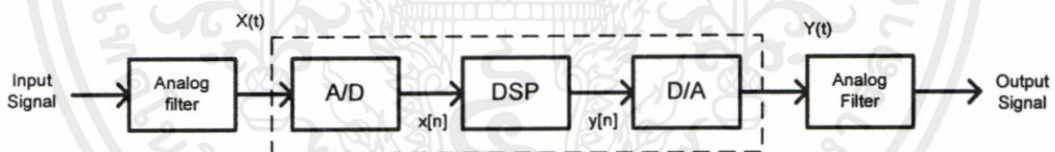
เอกสารนี้เป็นเพื่อปรับสัญญาณให้เรียบ รับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 โครงสร้างของระบบประมวลสัญญาณดิจิทัล

การประมวลผลสัญญาณดิจิทัลด้วยคอมพิวเตอร์นั้น สัญญาณไฟฟ้าที่จะถูกประมวลผล จะต้องถูกเปลี่ยนให้เป็นสัญญาณดิจิทัลเสียก่อน สามารถทำได้โดยการแซมปลิงสัญญาณ หรือเรียกอีกอย่างหนึ่งว่าการทำ A/D (Analog to Digital) จากนั้นสัญญาณจะถูกส่งไปประมวลผลที่คอมพิวเตอร์ เมื่อประมวลผลเสร็จ ผลที่ได้จะถูกเปลี่ยนเป็นอนาล็อก D/A (Digital to Analog) อีกครั้งเพื่อใช้งานต่อไปหรืออาจจะถูกเก็บไว้ที่หน่วยความจำเพื่อใช้ในการปรับปรุงเปลี่ยนแปลงในอนาคตก็ได้

ในรูปที่ 2.1 แสดงให้เห็นว่ามีอนาล็อกฟิลเตอร์อยู่สองส่วนด้วยกัน ส่วนหน้าเป็นอนาล็อกฟิลเตอร์ที่ทำหน้าที่จำกัดความถี่ให้อยู่ในช่วงที่ต้องการทำการประมวลผลเท่านั้น ผ่านสู่ A/D ส่วนฟิลเตอร์ที่ส่วนหลังจะเป็นอนาล็อกฟิลเตอร์ลดผลของ Sharp Transition ของส่วน D/A

ตัวกรองดิจิทัล (Digital Filter) เป็นตัวกรองรูปแบบหนึ่งที่ถูกออกแบบและสร้างขึ้น โดยวงจรดิจิทัลมีไดอะแกรมการทำงานดังรูปที่ 2.1 จากสัญญาณขาเข้าเมื่อผ่าน อนาล็อกฟิลเตอร์แล้วจะได้ $X(t)$ เป็นสัญญาณขาเข้าของตัวกรองสัญญาณนี้จะถูกส่งผ่านวงจรแปลงสัญญาณอนาล็อกให้เป็นสัญญาณดิจิทัล $x[n]$ และสัญญาณดิจิทัลนี้จะส่งเข้าไปคำนวณในหน่วยประมวลผล ผลที่ได้จากการคำนวณยังคงเป็นสัญญาณดิจิทัล $y[n]$ จากนั้นจะถูกส่งผ่านมายังวงจรแปลงสัญญาณดิจิทัลที่เป็นสัญญาณอนาล็อก $Y(t)$ ได้เป็นสัญญาณขาออก



รูปที่ 2.1 ไดอะแกรมการทำงานของตัวกรองดิจิทัลพื้นฐาน

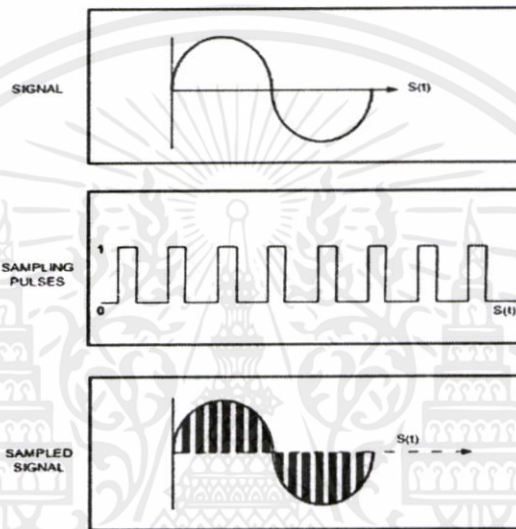
ตัวกรองดิจิทัลแบ่งออกได้ 2 ชนิด คือ

1. ตัวกรองความถี่แบบเอฟไออาร์ (Finite Impulse Response Filter : FIR)
 2. ตัวกรองความถี่แบบไอไออาร์ (Infinite Impulse Response Filter : IIR)
- (ในวิทยานิพนธ์ฉบับนี้จะกล่าวถึงตัวกรองความถี่แบบไอไออาร์ เท่านั้น)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 ทฤษฎีการสุ่มตัวอย่าง (Sampling Theory)

ในการประมวลผลสัญญาณดิจิทัล ทฤษฎีการสุ่มตัวอย่าง (Sampling Theory) สัญญาณขาเข้าจะถูกเปลี่ยนให้สัญญาณดิจิทัล โดยมีการแทนสัญญาณต่อเนื่อง ซึ่งในแต่ละช่วงห่างกันที่เวลา T_s คงที่ โดยหากช่วงเวลาในการสุ่มตัวอย่าง T_s มีค่าที่เหมาะสมพอแล้วนั้นการแทนค่าดังกล่าวก็จะยังคงความถูกต้องไว้ได้ ดังนั้นผลการสุ่มตัวอย่างก็คือการคูณสัญญาณต่อเนื่องด้วยสัญญาณอิมพัลส์ที่เลื่อนไปเรื่อย ๆ โดยมีเวลาห่างกันเป็นเวลา $T = T_s = 1/f_s(t)$ ดังแสดงในรูปที่ 2.2



รูปที่ 2.2 การสุ่มสัญญาณ (Sampling Signal)

จากรูปที่ 2.2 สัญญาณอิมพัลส์แต่ละตัวกำหนดให้มีความห่างเท่ากับ T วินาที โดยทั่วไป ลำดับอิมพัลส์หนึ่งหน่วยของ $f_s(t)$ เขียนแทนด้วยสมการที่ 2.1 ได้

$$f_s(t) = \sum_{n=-\infty}^{\infty} \delta(t - nT) \quad (2.1)$$

แต่เนื่องจาก $f_s(t)$ เป็นสัญญาณที่มีลักษณะที่มีสัญญาณเป็นคาบเพราะฉะนั้นจึงสามารถเขียน $f_s(t)$ ได้ด้วยอนุกรมฟูริเยร์คือ

$$f_s(t) = \sum_{n=-\infty}^{\infty} C_n \cdot e^{(j2n\pi/T)t} = \sum_{n=-\infty}^{\infty} C_n \cdot e^{(jn\omega_s t)} \quad (2.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกขั้นหนึ่งที่ได้จุดประสงค์ของงานคือ ซึ่งถึงขั้นของกระบวนการนี้ สัญญาณความถี่ โดยที่ $\omega_s = 2\pi/T$ และ C_n คือค่าขนาดเชิงซ้อน (complex amplitude) ของสัญญาณความถี่เชิงซ้อน (complex frequency component) และ C_n หาค่าได้ตามลำดับคือ

$$C_n = \frac{1}{T} \int_{-x}^x f_s(t) e^{-jn\omega_s t} dt$$

$$C_n = \frac{1}{T} \int_{-x}^x \delta(t) e^{-jn\omega_s t} dt$$

$$C_n = \frac{1}{T} \left\{ e^{-jn\omega_s t} \right\} \Big|_{-x}^x$$

(2.3)

$$C_n = \frac{1}{T}$$

(2.4)

เมื่อแทนค่า C_n จาก (2.4) กลับใน (2.2) จะได้

$$f_s = \frac{1}{T} \sum_{-x}^x e^{jn\omega_s t} \quad (2.5)$$

เมื่อทำการแปลงฟูรีเยอร์เพื่อทำการหาค่าสเปกตรัมความถี่ของ $f_s(t)$ จะได้

$$F_s(\omega) = \zeta \{ f_s(t) \} = \frac{1}{2\pi} \sum_{-x}^x \delta(\omega - n\omega_s) \quad (2.6)$$

ถ้าพิจารณาจากสมการ (2.3) และ (2.5) จะเห็นได้ว่า

$$\sum_{-x}^x \delta(t - nT) \rightarrow \omega_s \sum_{-x}^x \delta(\omega - n\omega_s) \quad (2.7)$$

จะเห็นได้ว่าเมื่อพิจารณาในโดเมนความถี่สเปกตรัม ความถี่ของตัวส่งสัญญาณ $f_s(t)$ เป็นอิมพัลซ์ที่วางห่างเท่าๆ กันดังแสดงในรูปที่ 2.3 (b)

ถ้าให้ $X_{ss}(t)$ เป็นสัญญาณที่ได้จากการส่งตัวอย่างดังนั้น

$$X_{ss}(t) = f_s(t) \cdot x(t) \quad (2.8)$$

และถ้าให้ $x(\omega)$ เป็นสเปกตรัมความถี่ของ $x(t)$ เนื่องจากในโดเมนเวลาสัญญาณที่ได้จากการส่งตัวอย่างเป็นการคูณของสองสัญญาณดังนั้นในโดเมนความถี่จึงเป็นการคอนโวลูชันกัน

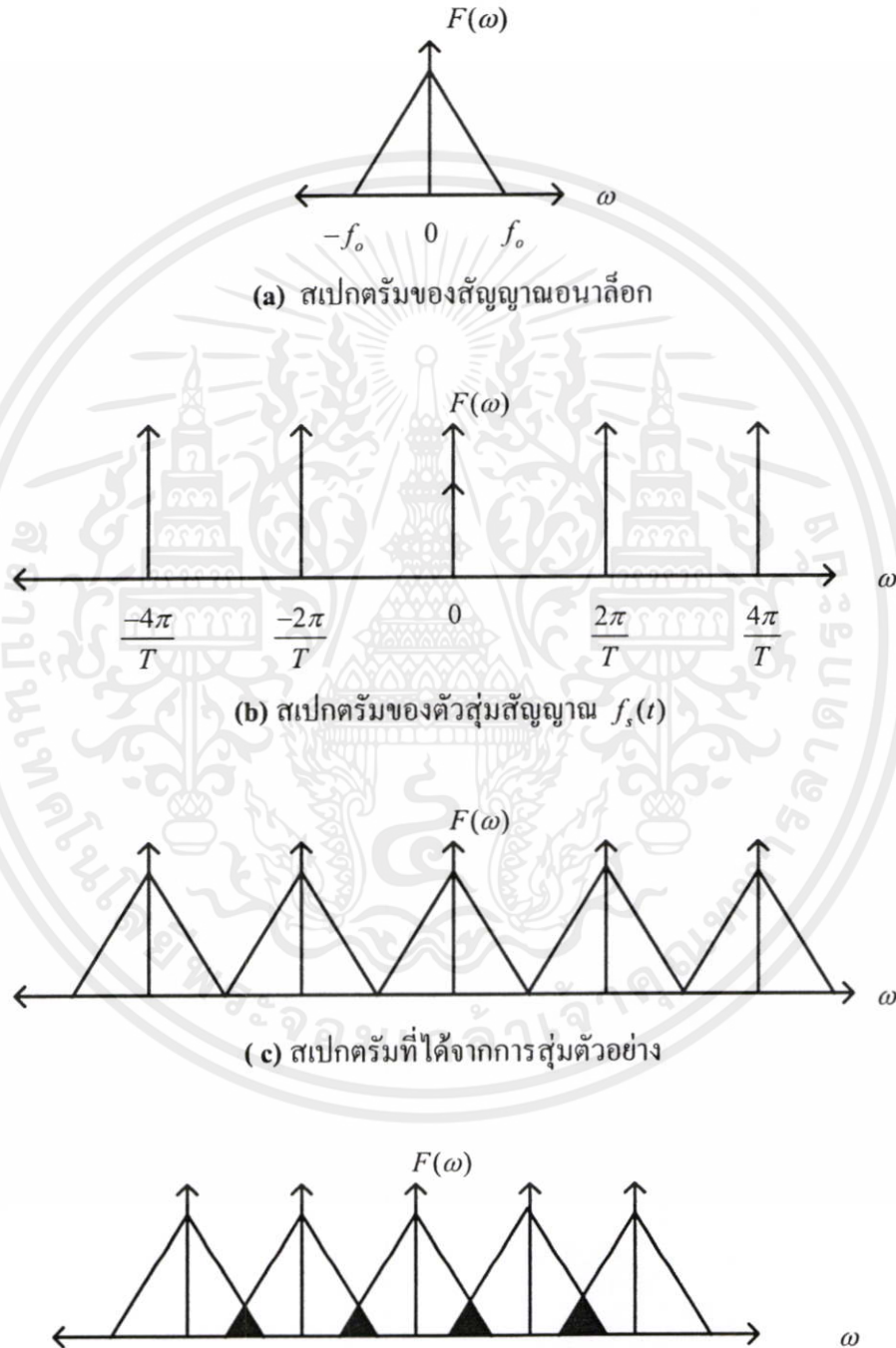
ระหว่างสเปกตรัมของ $f_s(t)$ และ $x(t)$ หรือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$X_{ss}(\omega) = f_s(\omega) \bullet x(\omega) \quad (2.9)$$

โดยที่สัญลักษณ์* แทนการคอนโวลูชันผลที่ได้แสดงดังรูปที่ 2.3 © ซึ่งจะเห็นได้ว่าจากกราฟสัญญาณอนาล็อกที่มีแถบความถี่สมมุติให้มีค่าเท่ากับ $2\omega_0$ เมื่อสัญญาณนั้นถูกสุ่มตัวอย่าง $f_s(t)$ ผลลัพธ์ที่ได้จะเห็นว่าสเปกตรัมของสัญญาณที่ได้จากการสุ่มตัวอย่าง $X_{ss}(\omega)$ เป็นการนำเอาสเปกตรัมของสัญญาณ $x(\omega)$ มาวางเรียงห่างเท่ากันไปตลอดแกนความถี่ ω



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.3 (a, b, c, d) สเปกตรัมของสัญญาณจากการสุ่มตัวอย่าง

จากรูปที่ 2.3 (d) ถ้าความถี่ของการสุ่มสัญญาณ $f_{ss}(t)$ มีค่าต่ำหรือ มีค่าหรือมี T มากจะทำให้ช่วงห่างของแต่ละกลุ่มสเปกตรัมของ $X_{ss}(\omega)$ เข้ามาทับกันผลนี้ทำให้เกิดความผิดเพี้ยนไปของสเปกตรัมเดิม ผลที่ได้นี้เรียกว่า เอลิซซิง (aliasing) หมายความว่าความถี่การสุ่มสัญญาณ $f_s(t)$ ซึ่งไม่ทำให้สัญญาณสูญเสียข้อมูลที่สำคัญไป ทฤษฎีการสุ่มตัวอย่าง (Sampling Theory) ของ Shannon's Famous Sampling ได้กล่าวไว้ว่า “หากสัญญาณต่อเนื่อง $x(t)$ ที่มีความถี่ไม่เกิน $\omega_{max} = 2\pi f_{ma}$ ข้อมูลของสัญญาณต่อเนื่องนั้นสามารถอธิบายด้วย $x(nT)$ ก็ต่อเมื่อความถี่ในการสุ่มตัวอย่าง f_s มีค่ามากกว่าหรือเท่ากับสองเท่าของความถี่ใช้งานสูงสุด (f_{max}) หรือ $f_s(t) \geq 2f_{max}$ ” [14] ซึ่งโดยทั่วไปจะทำการสุ่มตัวอย่างด้วยความถี่ $f_{sN} = 1/(2f_{max})$ พอดีค่าความถี่นี้มีชื่อเรียกว่า ความถี่ไนควิสต์ (Nyquist frequency) และคาบเวลา $T_N = 1/(1 f_{max})$ นี้เรียกว่าช่วงเวลาสุ่มตัวอย่างไนควิสต์ (Nyquist interval)

2.4 การแซมปลิงของสัญญาณต่อเนื่อง [14]

จาก Fourier Transform ของสัญญาณ อนุภาค $x(t)$ ทำการแปลง Frequency Domain ได้ดังนี้

$$\begin{aligned} X(j\Omega) &= \int_{-\infty}^{\infty} x(t)e^{-j\Omega t} dt \\ x(t) &= \frac{1}{2\pi} \int_{-\infty}^{\infty} X(j\Omega)e^{j\Omega t} d\Omega \end{aligned} \quad (2.10)$$

หากสัญญาณ $x(t)$ ถูกแซมปลิง ด้วยระยะเท่ากันของเวลา T Second จาก $-\infty$ ถึง ∞ สัญญาณนี้ก็จะกลายเป็นสัญญาณดิจิทัลที่เขียนแทนโดย $x(n)$ หรือ

$$x(n) = x(t)|_{t=nT} \quad (2.11)$$

โดยอาศัยคุณสมบัติ Delta Function เพื่อใช้หาค่าของ Digital Fourier Transform เราจะได้ผลเป็นดังสมการ

$$X(e^{j\omega}) = \frac{1}{T} \sum_{r=-\infty}^{\infty} \left[j \frac{1}{T} (\omega + 2\pi r) \right] \quad (2.12)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นได้ว่าเนื่องจากสเปกตรัม (Spectrum) ของระบบดิจิทัลจะมีการซ้ำตัวเองทุก 2π ส่งผลให้ความถี่ของสัญญาณอนาล็อกขาเข้าที่ทำการแซมปลิงถึงสัญญาณ ไม่อาจมีค่ามากกว่า π ได้ (ในทางดิจิทัลแทนความถี่แสดงด้วย ω ดังนั้น $\omega = \Omega \cdot T$ เมื่อเทียบกับแทนความถี่สัญญาณอนาล็อก) หรือมีค่าของ $\Omega_0 \cdot T < \pi$ หรือจะเขียนอีกอย่างได้ตามสมการที่

$$\begin{aligned} \frac{1}{T} &> \frac{\Omega_0}{\pi} \\ \frac{1}{T} &> 2f_0 \end{aligned} \quad (2.13)$$

สัญญาณขาเข้าเป็นสัญญาณเสียงซึ่งมีความถี่ประมาณ 20 Hz ถึง 20 KHz ควรทำการแซมปลิงถึงสัญญาณที่ความถี่สูงเพื่อให้สัญญาณคงรูปเดิมหลังจากการแซมปลิงแล้ว ทั้งนี้ถ้าทำการแซมปลิงด้วยความถี่ต่ำ การคืนสัญญาณอนาล็อกด้วย D/A จะกระทำไม่ได้เลย แต่หากทำการแซมปลิงถึงสัญญาณด้วยความถี่สูงแล้ว สิ่งก็ตามมาคือความถี่ที่แซมปลิงจะมีค่าสูงที่จำกัด และจะต้องเสียพื้นที่ ในหน่วยความจำมากขึ้น ดังนั้นความถี่เท่าไรจึงจะเหมาะสมโดยทฤษฎีของ *Shannon's Famous Sampling* ได้กล่าวว่า สัญญาณควรจะถูกแซมปลิง อย่างน้อยด้วยความถี่แซมปลิงประมาณ 2 เท่าของความถี่สูงสุด ที่เราจะทำการประมวลผล หากเราให้สัญญาณขาเข้าเป็น f_1 ความถี่สัญญาณแซมปลิงเป็น f_s จะได้สมการที่

$$f_s = 2f_1 \quad (2.14)$$

ดังนั้นที่ความถี่ 3 KHz จึงควรแซมปลิงถึงสัญญาณนี้ด้วยความถี่อย่างน้อย 6 KHz หรือ ขนาดเท่ากับ 2 Sample/Sec และถ้าให้เวลาของการแซมเปิ้ล แทนค่าด้วย T (Sample Interval) จะได้ดังสมการ

$$T = \frac{1}{2} f_1 \quad (2.15)$$

หรือเขียนในรูปของ Ω (ซึ่งใช้อ้างอิงแทนความถี่ในทางอนาล็อก) ได้เป็น

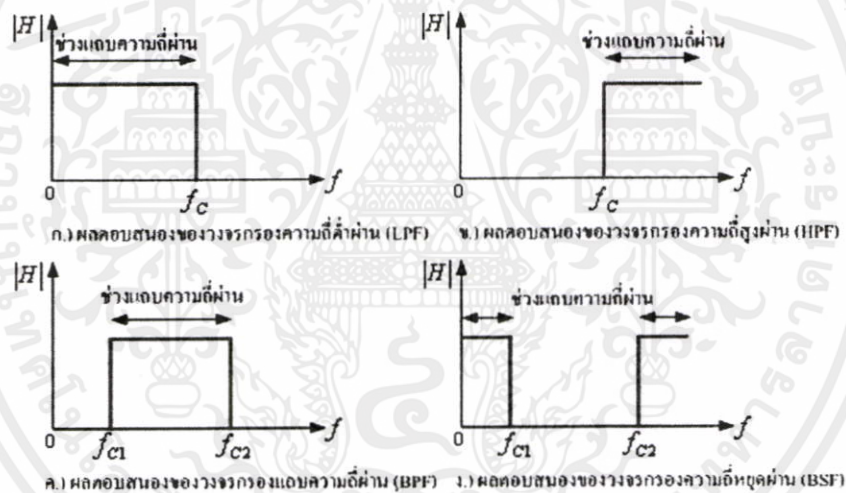
$$\Omega_1 = 2\pi f_1 = \pi / T \quad \text{Radians/Sec} \quad (2.16)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 พื้นฐานวงจรกรองอนาล็อกต้นแบบ

เนื่องจากการออกแบบวงจรกรองความถี่นั้นมีการอาศัยวงจรกรองอนาล็อกต้นแบบ ดังนั้นในการเริ่มต้นออกแบบวงจรกรองความถี่จึงควรทราบการคำนวณฟังก์ชันถ่ายโอนของวงจรกรองอนาล็อกให้ได้ตามข้อกำหนดที่ต้องการเสียก่อน จากนั้นจึงทำการเขียนให้อยู่ในรูปแบบการเชื่อมต่ออุปกรณ์อนาล็อกขนาดต่างๆ หรืออาจแปลงผู้โคเมนดิจิตอลจากฟังก์ชันถ่ายโอนโดยตรงเพื่อสร้างวงจรกรองแบบต่างๆ ขึ้นมา

วงจรกรองความถี่ทำหน้าที่จำแนกความถี่ตามความต้องการของผู้ใช้ แบ่งตามคุณลักษณะของผลตอบสนองความถี่ (Frequency Response) ดังรูปที่ 2.4 ได้ 4 ชนิดด้วยกันคือ [15] วงจรกรองความถี่ต่ำผ่าน (Low-pass Filter : LPF) วงจรกรองความถี่สูงผ่าน (High-pass Filter : HPF), วงจรกรองแถบความถี่ผ่าน (Band-pass Filter : BPF) และวงจรกรองแถบความถี่หยุดผ่าน (Band-stop Filter : BSF)



รูปที่ 2.4 ชนิดของวงจรกรองความถี่แบบต่างๆ

จากผลตอบสนองความถี่ในรูปที่ 2.4 เมื่อให้ $|H|$ คือขนาดของแรงดันทางด้านเอาต์พุต วงจรกรองความถี่ต่ำผ่าน จะยอมให้ความถี่ตั้งแต่ 0 Hz ถึงความถี่ f_c ผ่านไปยังเอาต์พุตของวงจรได้ ส่วนความถี่สูงกว่า f_c ความถี่จะไม่ผ่านไปยังเอาต์พุตของวงจร สำหรับวงจรกรองความถี่สูงผ่านจะยอมให้ความถี่สูงกว่าความถี่ f_c ผ่านไปยังเอาต์พุตของวงจรได้ ส่วนความถี่ตั้งแต่ 0 Hz ถึงความถี่ f_c จะไม่ผ่านไปยังเอาต์พุตของวงจร สำหรับวงจรกรองแถบความถี่ผ่าน จะยอมให้ความถี่ตั้งแต่ f_{c1} ถึงความถี่ f_{c2} ผ่านไปยังเอาต์พุตของวงจร ส่วนความถี่ตั้งแต่ 0 Hz ถึงความถี่ f_{c1} กับความถี่ที่สูงกว่า f_{c2} จะไม่ผ่านไปยังเอาต์พุตของวงจร และวงจรกรองแถบความถี่หยุดผ่าน จะไม่ยอมให้ช่วงความถี่ f_{c1} ถึงความถี่ f_{c2} ผ่านไปยังเอาต์พุตของวงจร ส่วนความถี่อื่นๆ วงจรยอมให้ผ่านไปยังเอาต์พุตได้

2.5.1 วงจรกรองอนาล็อกแบบต่างๆ

ในการออกแบบวงจรกรองความถี่ [15] โดยทั่วไปจะต้องทำการกำหนดคุณสมบัติต่างๆ ซึ่งประกอบไปด้วย

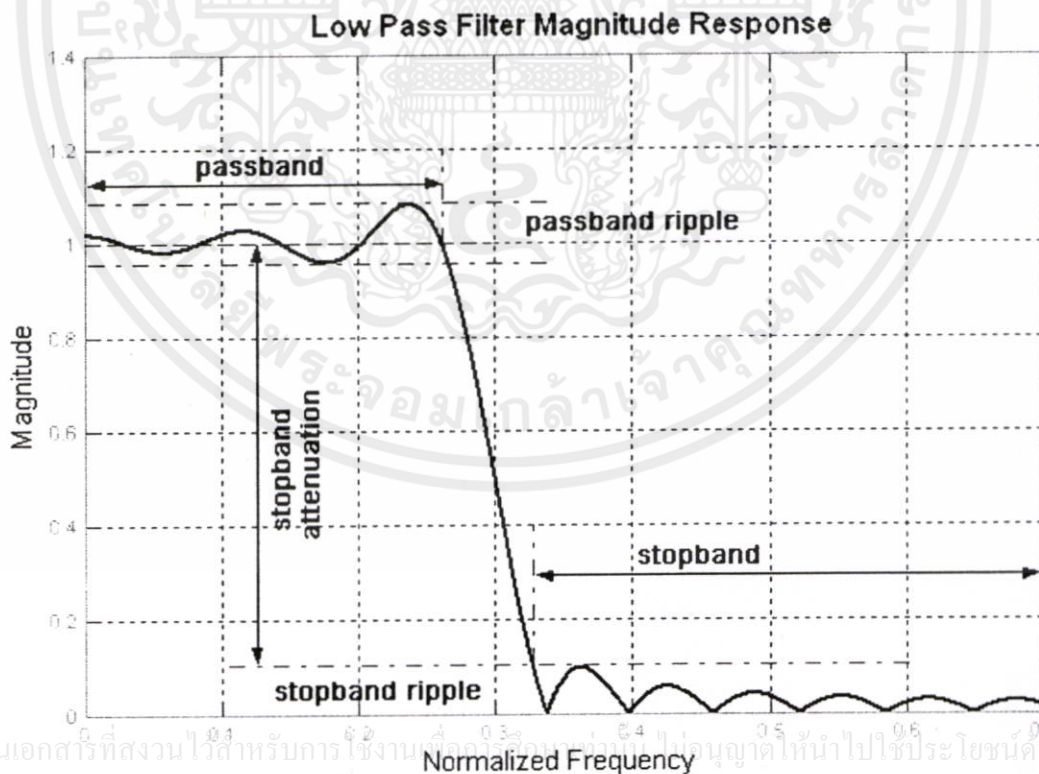
ชนิดและอันดับของวงจรกรอง (Order : n)

จุดตัดความถี่ (Frequency Cutoff : ω_c)

การกระเพื่อมในแถบผ่าน (Passband Ripple : R_p)

ค่าลดทอนในช่วงความถี่หยุด (Stop Band Ripple : R_s)

ในรูปที่ 2.5 แสดงผลตอบสนองความถี่ของวงจรกรองความถี่ต่ำ R_p คือการกระเพื่อมในแถบผ่าน (dB) จะกำหนดให้มีระดับของขนาดจากยอดถึงยอดซึ่งโดยทั่วผู้ออกแบบจะกำหนดมีปริมาณเพียงเล็กน้อยช่วงความถี่ผ่านเท่านั้น (ในทางอุดมคติจะมีค่าเป็น 0) A_s คือการลดทอนในแถบหยุด (dB) คือความถี่ที่ขอบแถบ (rad/s) Ω_S เป็นความถี่ที่ขอบแถบผ่าน (rad/s) Ω_P ความถี่ระหว่าง Ω_P และ Ω_S เรียกว่าความถี่ทรานซิชันแบนด์ซึ่งความชันนั้นแปรผันโดยตรงกับอันดับของระหว่างวงจรกรองขึ้นอยู่กับผู้ออกแบบกำหนด อย่างไรก็ตาม ผลของริปเปิ้ลและทรานซิชันแบนด์จะมีผลต่อกันโดยตรงซึ่งหากที่ที่ต้องการความชันที่มากก็จะทำให้มีค่าริปเปิ้ลมากตลอดไปด้วยเช่นเดียวกันซึ่งในทางอุดมคติว่า Ω_P และ Ω_S จะมีค่าเท่ากัน ($\Omega_P = \Omega_S$)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังขอให้อัปโหลดเนื้อหา และตั้งค่างานถึงเจ้าของเอกสารที่แจ้งที่มีการนำไปใช้
 รูปที่ 2.5 คุณลักษณะผลตอบสนองความถี่ของวงจรกรองความถี่ต่ำผ่าน

ก่อนการออกแบบขอให้ทำความเข้าใจเพิ่มเติมเกี่ยวกับพารามิเตอร์ที่สำคัญตามลักษณะเฉพาะของวิธีหน้าต่าง ต่อการออกแบบวงจรกรองความถี่ เช่น ความถี่ตัด, อัตราการลดทอน, ความพริ้วหรือริบเปิดของแถบผ่าน และความกว้างของแถบเปลี่ยน โดยพิจารณาตามรูปที่ 2.5 ดังนี้

- ความถี่ตัด (Cutoff Frequency ; f_c) หมายถึงจุดตัดของความถี่ที่ให้สัญญาณผ่านหรือไม่ผ่านไปยังขั้วออกของวงจรกรอง สำหรับวงจรกรองความถี่เอพไออาร์ กำหนดค่าความถี่ที่ขนาดลดลงประมาณ 0.5 นิยามนี้แตกต่างกับวงจรกรองความถี่ไอไออาร์ ที่ใช้นิยามเดียวกันกับวงจรกรองแบบแอนาล็อกคือที่ขนาดลดลงประมาณ 0.707
- การลดทอนของแถบหยุด (Stop-Band Attenuation ; A_{stop}) คือ จำนวนเท่าที่แถบหยุดลดทอนลง วัดค่าเป็น dB โดยการลดทอนของแถบหยุดมีความสัมพันธ์กับความพริ้วของแถบหยุด แสดงดังสมการที่ 2.17

$$A_{stop} = 20 \log \delta_{stop} \quad (2.17)$$

- ความพริ้วหรือริบเปิดของแถบผ่าน (Pass-Band Ripple ; δ_{pass}) หมายถึง ค่าสูงสุดที่ขนาดแถบผ่านแกว่งออกห่างจากค่า 1 ตามรูปที่ 2.5 เขียนเป็นสมการได้ดังนี้

$$A_{pass} = 20 \log \frac{1 + \delta_{pass}}{1 - \delta_{pass}} \quad (2.18)$$

- ความกว้างของแถบเปลี่ยน (Transition Band Width ; Δf) คืออัตราการเปลี่ยนแปลงของขนาดเทียบกับช่วงความถี่

ตารางที่ 2.1 แสดงพารามิเตอร์ที่สำคัญของหน้าต่างแบบต่างๆ

หน้าต่าง	δ_{pass}	$A_{stop} = 20 \log \delta_{stop}$	Δf	$W(n), n=0, 1, \dots, N-1$ $\left(M = \frac{N-1}{2}\right)$
สี่เหลี่ยม (rectangular)	8.9%	21	$2/N$	1
ฮานนิง (Hanning)	0.63%	44	$4/N$	$0.5 - 0.5 \cos\left(\frac{2\pi n}{N-1}\right)$
แฮมมิง (Hamming)	0.22%	53	$4/N$	$0.54 - 0.46 \cos\left(\frac{2\pi n}{N-1}\right)$
แบล็กแมน (Blackman)	0.02%	74	$6/N$	$0.42 - 0.5 \cos\left(\frac{2\pi n}{N-1}\right) + 0.08 \cos\left(\frac{4\pi n}{N-1}\right)$
ไคเซอร์ (Kaiser)	ปรับได้	ปรับได้	$\frac{A - 7.95}{14.36(N-1)}$	$\frac{I_0\left(\alpha\sqrt{1 - (n-M)^2} / M^2\right)}{I_0(\alpha)}$

ซึ่งหากจะทำการออกแบบวงจรกรองความถี่แบบอื่นๆ ไม่ว่าจะเป็นวงจรกรองแถบความถี่ ผ่านวงจรกรองแถบความถี่หยาบ หรือวงจรกรองความถี่สูง สามารถนำเอาวงจรกรองความถี่ต่ำที่กล่าวไว้ในข้างต้นไปทำการออกแบบได้โดยวิธีการทรานฟอร์มทางความถี่ (Frequency Transform) ให้อยู่ในรูปแบบของวงจรกรองความถี่อื่นๆ ซึ่งไม่ขอกล่าวถึง

ปัจจุบันการออกแบบวงจรกรองความถี่จะกำหนดค่าตัวแปรต่างๆ เหล่านี้ลงในซอฟต์แวร์ที่ช่วยในการออกแบบซึ่งจะได้พารามิเตอร์ต่างๆ ไปใช้งานต่อไปเช่นค่า R, L, C สำหรับการนำไปสร้างวงจรกรองแบบอนาล็อก หรือค่าสัมประสิทธิ์ที่อยู่รูปของสมการผลต่างสำหรับนำไปสร้างไม่ว่าจะอยู่ในรูปแบบของ Hardware หรือ Software อื่นๆ ก็ตาม ดิจิตอลฟิลเตอร์ (Digital Filter) โดยที่ชนิดของวงจรกรองความถี่จะเป็นไปตามวิธีการประมาณทางคณิตศาสตร์ซึ่งมีหลายแบบดังนี้

2.5.1.1 วงจรกรองอนาล็อกแบบ บัทเทอร์เวิร์ธ (Butterworth filter)

ฟังก์ชันถ่ายโอนของวงจรกรองอนาล็อกแบบ บัทเทอร์เวิร์ธ สร้างจาก อันดับ และ n ใดๆ ความถี่ตัดของวงจรแสดงดังสมการ

$$N = \frac{\log \left\{ \left(10^{\frac{R_p}{10}} - 1 \right) \left(10^{\frac{A_s}{10}} - 1 \right) \right\}}{2 \log(\Omega_p / \Omega_s)} \quad (2.19)$$

เมื่อ

$$\Omega_c = \frac{\Omega_p}{\sqrt[2N]{10^{\frac{R_p}{10}} - 1}} \quad (2.20)$$

- N คือ อันดับของวงจรกรอง
- R_p คือ การกระเพื่อมในแถบผ่าน (dB)
- A_s คือ การลดทอนในแถบหยุด (dB)
- Ω_p คือ ความถี่ที่ขอบแถบผ่าน (rad/s)
- Ω_s คือ ความถี่ที่ขอบแถบหยุด (rad/s)
- Ω_c คือ ความถี่ตัดเชิงมุม (rad/s)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.1.2 วงจรกรองอนาล็อกแบบ เชบีเชฟ (Chebyshev filter)

ฟังก์ชันถ่ายโอนของวงจรกรองอนาล็อกต้นแบบ เชบีเชฟ สร้างจาก จาก อันดับ และ n ใดๆ ความถี่ตัดของวงจรแสดงดังสมการ

$$N = \frac{\log(g + \sqrt{g^2 - 1})}{\log(\Omega r + \sqrt{\Omega r^2 - 1})} \quad (2.21)$$

$$\text{เมื่อ } g = \sqrt{\frac{10^{\frac{As}{Rp}} - 1}{10^{\frac{Rp}{10}} - 1}} \quad \text{และ } \Omega r = \frac{\Omega s}{\Omega p} \quad (2.22)$$

$$\Omega c = \Omega p \quad (2.23)$$

- N คือ อันดับของวงจรกรอง
 R_p คือ การกระเพื่อมในแถบผ่าน (dB)
 A_s คือ การลดทอนในแถบหยุด (dB)
 Ω_P คือ ความถี่ที่ขอบแถบผ่าน (rad/s)
 Ω_S คือ ความถี่ที่ขอบแถบหยุด (rad/s)
 Ω_C คือ ความถี่ตัดเชิงมุม (rad/s)

2.5.1.3 วงจรกรองอนาล็อกแบบ อีลิปติก (Elliptic filter)

ฟังก์ชันถ่ายโอนของวงจรกรองอนาล็อกต้นแบบ อีลิปติก สร้างจากอันดับ และ n ใดๆ ความถี่ตัดของวงจรแสดงดังสมการ

$$N = \frac{K(k)K(\sqrt{1-k_1^2})}{K(k_1)K(\sqrt{1-k^2})} \quad (2.24)$$

$$\text{เมื่อ } k = \frac{\Omega p}{\Omega s}, k_1 = \sqrt{\frac{10^{\frac{Rp}{10}} - 1}{10^{\frac{As}{10}} - 1}} \quad \text{และ } K(x) = \int_0^{\pi/2} \frac{d\theta}{\sqrt{1-x^2 \sin^2 \theta}} \quad (2.25)$$

เอกสารนี้เป็นเอกสารที่ **และมีความถี่ตัดเช่นเดียวกับวงจรของเชบีเชฟ** ให้ $\Omega c = \Omega p$ ให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

N	คือ อันดับของวงจรรอง
Rp	คือ การกระเพื่อมในแถบผ่าน (dB)
As	คือ การลดทอนในแถบหยุด (dB)
Ω_P	คือ ความถี่ที่ขอบแถบผ่าน (rad/s)
Ω_S	คือ ความถี่ที่ขอบแถบหยุด (rad/s)
Ω_C	คือ ความถี่ตัดเชิงมุม (rad/s)

2.6 การแปลงแซด Z-transform [15]

2.6.1 นิยามของการแปลงแซด [15]

การแปลงแซด (Z-transform) ของสัญญาณที่ไม่ต่อเนื่องสามารถนิยามอยู่ในรูปของอนุกรมอนันต์ (Power Series) ได้ดังสมการที่ 2.26

$$\begin{aligned} y(n) &= -a_1 y(n-1) + b_0 x(n) + b_1 x(n-1) \\ v(n) &= b_0 x(n) + b_1 x(n-1) \\ y(n) &= -a_1 y(n-1) + v(n) \end{aligned} \quad (2.26)$$

เรียกสมการที่ 2.27 นี้ว่า การแปลงแซดแบบตรง (Direct- Z-transform)

$$X(z) = \sum_{n=-\infty}^{\infty} x(n)z^{-n} \quad (2.27)$$

เมื่อ $a(n)$ เป็นตัวแปรเชิงซ้อน (Complex Variable)
 $X(n)$ เป็นลำดับสัญญาณ (Sequence Signal)

แต่สำหรับ Causal System การแปลงแซดของสัญญาณที่ไม่ต่อเนื่องสามารถเขียนได้ดังสมการที่ 2.28 เรียกสมการนี้ว่า One-Side Z-transform

$$X(z) = \sum_{n=0}^{\infty} x(n)z^{-n} \quad (2.28)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การแปลงแซคของสัญญาณแบบไม่ต่อเนื่องสามารถเขียนแทนได้ ดังสมการที่ 2.29

$$X(z) = z\{x(n)\} \tag{2.29}$$

และจากสมการที่ 2.28 และ 2.29 จะเห็นได้ว่าผลการแปลงแซค ก็คืออนุกรมอนันต์ ดังนั้น จะมีค่า z ที่ทำให้ $X(z)$ หาคำตอบที่ได้เรียกว่า z นี้ว่า Region of Convergence (ROC) โดยค่า z นี้จะมีค่าเป็นจำนวนเชิงซ้อน

ตารางที่ 2.2 Z-transform ของสัญญาณแบบไม่ต่อเนื่อง

Entry Number	Discrete-time Sequence	Z-Transform X(z)	Region of Convergence of X(x)
1	$\delta[n]$	1	ALL Z
2	$u[n]$	$\frac{1}{1-z^{-1}}$	$ z > 1$
3	$-u[-n-1]$	$\frac{1}{1-z^{-1}}$	$ z < 1$
4	$\delta[n-m]$	z^{-m}	All z except 0 (if $m > 0$) ∞ (if $m < 0$)
5	$a^n u[n]$	$\frac{1}{1-az^{-1}}$	$ z > a $
6	$-a^n u[-n-1]$	$\frac{1}{1-az^{-1}}$	$ z < a $
7	$na^n u[n]$	$\frac{az^{-1}}{(1-az^{-1})^2}$	$ z > a $
8	$-na^n u[-n-1]$	$\frac{az^{-1}}{(1-az^{-1})^2}$	$ z < a $
9	$[\cos \omega_0 n] u[n]$	$\frac{1 - [\cos \omega_0] z^{-1}}{1 - [2 \cos \omega_0] z^{-1} + z^{-2}}$	$ z > 1$
10	$[\sin \omega_0 n] u[n]$	$\frac{1 - [\sin \omega_0] z^{-1}}{1 - [2 \cos \omega_0] z^{-1} + z^{-2}}$	$ z > 1$
11	$[r^n \cos \omega_0 n] u[n]$	$\frac{1 - [r \cos \omega_0] z^{-1}}{1 - [2r \cos \omega_0] z^{-1} + r^2 z^{-2}}$	$ z > r$
12	$[r^n \sin \omega_0 n] u[n]$	$\frac{1 - [r \sin \omega_0] z^{-1}}{1 - [2r \cos \omega_0] z^{-1} + r^2 z^{-2}}$	$ z > r$
13	$\begin{cases} a^n, 0 \leq n \leq N-1 \\ 0, otherwise \end{cases}$	$\frac{1 - a^N z^{-N}}{1 - az^{-1}}$	$ z > 0$

2.6.2 คุณสมบัติของการแปลงแซด Z-transform [15]

- คุณสมบัติความเป็นเชิงเส้น (Linearity Property)

แสดงได้ดังสมการที่ 2.30

$$Z[ax_1(n) + bx_2(n)] = aX_1(z) + bX_2(z) \quad (2.30)$$

- คุณสมบัติการเลื่อน (Shift Property)

กำหนดให้ $y(n) = x(n-m)$ $m \geq 0$ z-transform ของ $y(n) = Y(z)$

เขียนแทนได้ดังสมการที่ 2.31 และ 2.32

$$Y(z) = \sum_{n=-\infty}^{\infty} y(n)z^{-n} \quad (2.31)$$

$$Y(z) = \sum_{n=-\infty}^{\infty} x(n-m)z^{-n} \quad (2.32)$$

กำหนดให้ระบบที่กำลังพิจารณาเป็นระบบแบบคอกซอล ดังนั้นที่สมการที่ 2.33 สามารถเขียนได้ใหม่ดังสมการที่ 2.34 และ 2.35

$$Y(z) = \sum_{n=0}^{\infty} x(n-m)z^{-n} \quad (2.33)$$

$$Y(z) = x(-m) + x(1-m)z^{-1} + x(2-m)z^{-2} + \dots + x(0)z^{-m} + x(1)z^{-(m+1)} + \dots \quad (2.34)$$

$$Y(z) = x(0)z^{-m} + x(1)z^{-(m+1)} + x(2)z^{-(m+2)} + \dots + x(n)z^{-(m+n)} \quad (2.35)$$

จัดสมการที่ 2.36 ใหม่โดยดึงตัวร่วม z^{-m} ออกจะได้

$$Y(z) = z^{-m}[x(0) + x(1)z^{-1} + x(2)z^{-2} + \dots + x(n)z^{-n}] \quad (2.36)$$

$$Y(z) = z^{-m} \sum_{n=0}^{\infty} x(n)z^{-n} \quad (2.37)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานของนักศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ในการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Y(z) = z^{-m} X(z) \quad (2.38)$$

- คุณสมบัติการผสมผสาน (Convolution Property)

จากสมการ Convolution

$$Y(z) = z^{-m} \sum_{k=-\infty}^{\infty} h(k)x(n-k) \quad (2.39)$$

$$y(n) = h(n) \otimes x(n) \quad (2.40)$$

ทำการแปลงแซด $x(n)$ หรือ $h(n)$ ให้เป็น $X(z)$ หรือ $H(z)$ จะได้การ Convolution ดังสมการที่ 2.41

$$Y(z) = H(z)X(z) \quad (2.41)$$

2.6.3 คุณลักษณะของการแปลงแซด Rational Z-transform [15]

สัญญาณแบบไม่ต่อเนื่อง $x(n)$ หรือระบบแบบไม่ต่อเนื่อง $y(n)$ สามารถเขียนให้อยู่ในรูป $X(z)$ หรือ $Y(z)$ ได้โดยการแปลงแซดค่า $X(z)$ หรือ $Y(z)$ นี้เมื่อจัดให้อยู่ในรูปเศษส่วน (Rational) สามารถบอกรายละเอียดคุณลักษณะของสัญญาณและระบบได้

2.6.3.1 Pole and Zero

เป็นการนำค่า $X(z)$ หรือ $Y(z)$ ไปแก้สมการหาค่า z และนำคำตอบของ z ไป Plot ลงในระนาบ z เชิงซ้อน (Complex z plane) ค่า z ที่เป็นคำตอบของเศษเรียกว่า zero แทนด้วยสัญลักษณ์ \circ ค่า z ที่เป็นคำตอบของส่วนเรียกว่า Pole แทนสัญลักษณ์ \times

2.6.3.2 ลักษณะสัญญาณกับการวางตำแหน่งของ Plot

ตำแหน่งของ Plot ในระนาบ z สามารถบ่งบอกลักษณะของลำดับสัญญาณได้ซึ่งลักษณะของลำดับสัญญาณที่เกิดขึ้นสามารถคำนวณได้จากการทำ Inverse Z-transform

โดยสรุปแล้ว สัญญาณจริงและคอสซอล จะมีโพลเดี่ยว หรือคู่ของโพลในคอนจูเกตเชิงซ้อนที่อยู่ภายในวงกลมรัศมีหนึ่งหน่วย จะมีขนาดที่จำกัด นอกจากนั้นสัญญาณที่มีโพลใกล้จุดกำเนิดจะตกลงเร็วกว่า สัญญาณที่มีโพลอยู่ใกล้ (และอยู่ภายใน) วงกลมรัศมีหนึ่งหน่วย ดังนั้นสัญญาณในโดเมนเวลามีผลอย่างมากตำแหน่งของโพลที่อยู่ในวงกลมรัศมีหนึ่งหน่วย ซีโร่จะมีผลต่อสัญญาณแต่น้อยกว่าโพล ยกตัวอย่างกรณีรูปสัญญาณไซน์ การมีอยู่ของซีโร่ จะกระทบเพียงค่าเฟสเท่านั้น

ดังนั้น ถ้าโพลของระบบอยู่นอกวงกลมรัศมีหนึ่งหน่วย การตอบสนองของสัญญาณอิมพัลส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับคนไข้ ใช้เฉพาะเพื่อการศึกษาค้นคว้า ไม่ควรเผยแพร่ให้ผู้อื่นไปใช้โดยไม่ได้รับอนุญาต
ของสัญญาณคอสซอล จะมีเกิดขึ้นจนไม่รู้จบ และเป็นผลให้ระบบไม่เสถียร (Unstable)
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6.4 ฟังก์ชันของระบบเชิงเส้นที่แปรตามเวลา [15]

ในการหาผลตอบสนองทางเอาต์พุตของระบบที่แปรตามเวลาสามารถกระทำได้โดยใช้หลักการ Convolution ซึ่งการหาจะต้องรู้ค่า $x(n)$ และ $h(n)$ แต่จากคุณสมบัติของ Z – transform ทำให้การหาผลตอบสนองทางเอาต์พุตหาได้จากสมการที่ 2.42

$$Y(z) = H(z)X(z) \quad (2.42)$$

เมื่อ $Y(z)$ คือ Z – transform ของ Output Sequence $y(n)$
 $X(z)$ คือ Z – transform ของ Input Sequence $x(n)$
 $H(z)$ คือ Z – transform ของ Unit Sample Response $h(n)$

ดังนั้นถ้ารู้ค่า $x(n)$ และ $h(n)$ ก็สามารถหาค่า $X(z)$ และ $H(z)$ ได้โดยการแปลง z และเมื่อนำมาคูณกันดังสมการที่ 2.42 จะได้ $Y(z)$ และสามารถหาค่า $y(n)$ ได้โดยการแปลง z ผกผัน $Y(z)$ และในทางกลับกันถ้ารู้ค่า $x(n)$ และ $y(n)$ ก็สามารถหาค่า $H(z)$ ได้ดังสมการที่ 2.43

$$H(z) = \frac{Y(z)}{X(z)} \quad (2.43)$$

เพื่อความชัดเจนจะเห็นได้ว่าคุณสมบัติของระบบนั้นอธิบายได้ 2 ลักษณะคือ $h(n)$ และ $H(z)$ โดย $h(n)$ นั้นจะอธิบายสมบัติของระบบใน Time-domain ส่วน $H(z)$ จะอธิบายถึงคุณสมบัติใน z -domain ซึ่งแท้ที่จริงแล้ว $H(z)$ และ $h(n)$ นั้นเหมือนกันเพียงแต่อยู่กันคนละ Domain และโดยทั่วไปจะเรียก $H(z)$ ในสมการที่ 2.45 ว่า ฟังก์ชันระบบ (System Function) หรือ ฟังก์ชันถ่ายโอน (Transfer Function)

สำหรับระบบที่เป็นแบบ Linear Constant-Coefficient Difference Equation ดังสมการที่ 2.44 สามารถใช้คุณสมบัติของ Z – transform เขียนเป็นฟังก์ชันถ่ายโอน $H(z)$ ได้ดังสมการที่ 2.46

$$y(n) = -\sum_{k=1}^N a_k y(n-k) + \sum_{k=0}^M b_k x(n-k)$$

$$Y(z) = -\sum_{k=1}^N a_k Y(z)z^{-k} + \sum_{k=0}^M b_k X(z)z^{-k} \quad (2.44)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะมิใช่ใดๆทั้งสิ้น อีกทั้งห้ามเผยแพร่โดยไม่ได้รับอนุญาตจากเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{Y(z)}{X(z)} = \frac{\sum_{k=0}^M b_k z^{-k}}{1 + \sum_{k=1}^N a_k z^{-k}}$$

$$H(z) = \frac{\sum_{k=0}^M b_k z^{-k}}{1 + \sum_{k=1}^N a_k z^{-k}} \quad (2.45)$$

$$y(n) = \sum_{k=0}^M h(k)x(n-k)$$

$$Y(z) = \sum_{k=0}^M h(k)X(z)z^{-k}$$

$$Y(z) = X(z) \left(\sum_{k=0}^M h(k)z^{-k} \right)$$

$$H(z) = \frac{Y(z)}{X(z)} = \sum_{k=0}^M h(k)z^{-k} \quad (2.46)$$

2.7 การสนองต่อความถี่ (Frequency Response) [15]

พิจารณาฟังก์ชันถ่ายโอน $H(z)$ ดังสมการที่ 2.47

$$H(z) = \frac{b_0 + b_1 z^{-1} + b_2 z^{-2} + \dots}{1 + a_1 z^{-1} + a_2 z^{-2} + \dots} \quad (2.47)$$

ในการหาผลตอบสนองทางความถี่ของระบบแบบใหม่ไม่ต่อเนื่องนั้นจะแทน $z = e^{j\omega}$ ลงใน $H(z)$ ดังสมการที่ 2.48

$$H(\omega) = \frac{b_0 + b_1 e^{j\omega} + b_2 e^{j2\omega} + \dots}{1 + a_1 e^{-j\omega} + a_2 e^{-j2\omega} + \dots} \quad (2.48)$$

จะเห็นว่าสมการที่ 2.48 จะประกอบด้วยค่าที่เป็นจำนวนจริงและค่าที่เป็นจำนวน

เชิงซ้อนซึ่งในการหาผลตอบสนองทางความถี่จะแบ่งการคำนวณออกเป็น 2 ลักษณะคือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7.1 ผลตอบสนองทางขนาด (Magnitude Response)

คำนวณได้โดยการหาค่าสมบูรณ์ของสมการที่ 2.48 เขียนได้ดังสมการที่ 2.49

$$|H(\omega)| = \sqrt{H_R^2(\omega) + H_I^2(\omega)} \quad (2.49)$$

2.7.2 ผลตอบสนองทางเฟส (Phase Response)

คำนวณได้จากสมการที่ 2.48 ซึ่งผลตอบสนองทางเฟสจะถูกแทนด้วย $\Theta(\omega)$ หรือ $\angle H(\omega)$

$$\Theta(\omega) = \angle H(\omega) = \tan^{-1} \frac{H_I(\omega)}{H_R(\omega)} \quad (2.50)$$

2.8 การจัดแบ่งประเภทของระบบ

2.8.1 ระบบเชิงเส้นและระบบไม่เชิงเส้น

โดยนิยามแล้ว ระบบเชิงเส้น (Linear System) หมายถึงระบบที่มีคุณสมบัติการทับซ้อน (Superposition) กล่าวคือถ้า $y_1[n]$ และ $y_2[n]$ เป็นผลตอบสนองของระบบต่อสัญญาณขาเข้า $x_1[n]$ และ $x_2[n]$ ตามลำดับ

$$y_1[n] = T\{x_1[n]\} \quad (2.51)$$

$$\text{และ } y_2[n] = T\{x_2[n]\} \quad (2.52)$$

แล้วระบบ $T\{\bullet\}$ จะจัดเป็นระบบเชิงเส้นถ้าผลตอบสนองต่อสัญญาณขาเข้า $ax_1[n] + bx_2[n]$ มีค่าเท่ากับ

$$T\{ax_1[n] + bx_2[n]\} = aT\{x_1[n]\} + bT\{x_2[n]\} \quad (2.53)$$

หรือจะเขียนเป็นความสัมพันธ์ได้ดังสมการ

$$T\{ax_1[n] + bx_2[n]\} = ay_1[n] + by_2[n] \quad (2.54)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูอาจารย์เพื่อการศึกษาค้นคว้า ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
โดยที่ a และ b เป็นค่าคงที่ใดๆ

2.8.2 ระบบแปรเปลี่ยนตามเวลาและระบบไม่แปรเปลี่ยนตามเวลา

ระบบไม่แปรเปลี่ยนตามเวลา (Time Invariant System) หมายถึงระบบที่มีความสัมพันธ์ระหว่างสัญญาณขาเข้า และสัญญาณขาออก ไม่แปรเปลี่ยนตามเวลานั้นคือถ้า $y[n]$ เป็นผลตอบสนองของระบบต่อสัญญาณขาเข้า $x[n]$ ระบบดังกล่าวนี้จะจัดเป็นระบบไม่แปรเปลี่ยนตามเวลา ถ้าหากผลตอบสนองสัญญาณของระบบที่มีต่อสัญญาณขาเข้าที่มีการเลื่อนเวลาออกไป $x[n-k]$ มีค่าเท่ากับ $y[n-k]$ โดย k เป็นค่าคงที่ใดๆ ค่าหนึ่ง กล่าวคือ

$$\text{ถ้า } y[n] = T\{x[n]\} \text{ แล้ว } y[n-k] = T\{x[n-k]\} \quad (2.55)$$

ความหมายของระบบที่ไม่แปรเปลี่ยนตามเวลาคือ คุณสมบัติของระบบไม่เปลี่ยนแปลงไปหรือขึ้นกับเวลาที่มีการป้อนสัญญาณขาเข้า ดังนั้น ไม่ว่าเราจะป้อนสัญญาณเข้าสู่ระบบเวลาใดก็ตามจะได้ผลตอบสนองที่ขาออกของระบบเหมือนเดิม เพียงแต่ผลตอบสนองที่ได้จะมีการเลื่อนของเวลาออกไปและสอดคล้องตรงตามจังหวะเวลาที่ป้อนเท่านั้น

โดยนิยามแล้วระบบที่ไม่มีคุณสมบัติ ตามสมการที่ 2.55 จะจัดเป็นระบบแปรเปลี่ยนตามเวลา (Time Variant System)

2.8.3 ระบบคอชอลและระบบไม่เป็นคอชอล

ระบบที่จัดว่ามีคุณสมบัติคอชอล (Causal System) นั้นสัญญาณขาออกของระบบจะต้องขึ้นอยู่กับสัญญาณขาเข้า ณ เวลา ปัจจุบันหรือสัญญาณขาเข้าในอดีตเท่านั้น ในทางตรงกันข้ามถ้าสัญญาณขาออกของระบบขึ้นอยู่กับสัญญาณขาเข้าในอนาคตด้วยแล้ว ระบบดังกล่าวจะถูกจัดเป็นระบบไม่เป็นคอชอล (Non Causal System)

พิจารณาระบบการหาค่าเฉลี่ยของลำดับสัญญาณที่มีความสัมพันธ์ระหว่างสัญญาณขาเข้า และสัญญาณขาออกดังต่อไปนี้

$$y[n] = \frac{1}{3}\{x[n+1] + x[n] + x[n-1]\} \quad (2.56)$$

จะเห็นว่าสัญญาณขาออก $y[n]$ มีค่าขึ้นอยู่กับสัญญาณขาเข้าในอนาคตคือ $x[n+1]$ ดังนั้นระบบนี้จึงจัดเป็นระบบไม่เป็นคอชอล พิจารณาระบบการหาค่าเฉลี่ยของลำดับสัญญาณใน

อีกรูปแบบหนึ่งที่มีความสัมพันธ์ดังนี้

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$y[n] = \frac{1}{3}\{x[n] + x[n-1] + x[n-2]\} \quad (2.57)$$

จะเห็นว่าสัญญาณขาออก $y[n]$ ขึ้นอยู่กับสัญญาณขาเข้า ณ เวลาปัจจุบันและในอดีตเท่านั้น ดังนั้นระบบนี้จึงจัดเป็นระบบคอซอล

ระบบที่พบเห็นในทางปฏิบัติจำนวนมากมีคุณสมบัติคอซอล อย่างไรก็ตามมีระบบอื่น ๆ อีกไม่น้อยที่มีความสำคัญ แต่ไม่มีคุณสมบัติคอซอล ยกตัวอย่างเช่น การประมวลผลสัญญาณภาพ ซึ่งเป็นระบบสัญญาณไม่ได้แปรเปลี่ยนตามเวลา แต่ขึ้นกับตำแหน่งในภาพ หรือการประมวลผลข้อมูลที่ถูกเก็บไว้ที่หน่วยความจำแล้ว

2.9 รูปแบบวงจรกรองความถี่ดิจิทัล

ในปัจจุบันเทคโนโลยีในการประมวลผลสัญญาณดิจิทัลมีความสามารถสูงขึ้น ความละเอียดและความเร็วในการประมวลผลมากขึ้น จึงเป็นที่นิยมการประมวลผลในรูปแบบสัญญาณดิจิทัลมากขึ้น ซึ่งระบบดิจิทัลนั้นมีความยืดหยุ่นมากกว่าเพราะอยู่ในรูปของซอฟต์แวร์เป็นส่วนใหญ่ซึ่งสามารถปรับปรุงและแก้ไขได้ง่ายกว่า โดยการเปลี่ยนค่าสัมประสิทธิ์โดยในขณะที่ในวงจรกรองความถี่ของอนาล็อกสามารถทำได้ซับซ้อนกว่า

ในการออกแบบวงจรกรองความถี่นั้นสามารถแบ่งออกได้สองประเภท [15] ดังที่ได้กล่าวมาแล้ว

2.9.1 วงจรกรองความถี่แบบเอฟไออาร์ (FIR Filters)

วงจรกรองความถี่แบบเอฟไออาร์ หรือวงจรที่มีการตอบสนองต่อสัญญาณอิมพัลส์มีความยาวจำกัด ซึ่งเป็นการนำเอาเฉพาะสัญญาณขาเข้าในแซมเปิลปัจจุบันและแซมเปิลที่ถูกหน่วงเวลามาทำการประมวลผลซึ่งสามารถเขียนสมการ ได้ดังนี้

$$y(n) = \sum_{k=0}^M b_k \cdot x(n-k) \quad (2.58)$$

โดยที่ b_k คือ ค่าสัมประสิทธิ์ของวงจรกรองความถี่จะมีค่าจำนวนอยู่จำนวน M ค่า โดยที่จำนวนของค่าสัมประสิทธิ์นั้นจะอยู่กับความต้องการของผู้ออกแบบซึ่งสามารถเขียนฟังก์ชันถ่ายโอนในโดเมนของ Z ได้ดังนี้

$$H(z) = \sum_{k=0}^M b_k \cdot Z^{-k} \quad (2.59)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างถึงถึงแหล่งเอกสารที่ต้นฉบับที่วางจำหน่ายไว้ ซึ่งในการออกแบบจะพยายามลดค่าจำนวนสัมประสิทธิ์ให้มีจำนวนน้อยที่สุดในขณะที่ยังคงรักษาคุณสมบัติที่ต้องการไว้ได้อยู่ โดยปกติแล้วในการออกแบบใช้งานทั่วไปนั้นจะมีจำนวน

สัมประสิทธิ์ตั้งแต่ไม่กี่ตัวไปจนถึงร้อยตัวซึ่งทำให้มีโครงสร้างและวงจรที่มีขนาดใหญ่มาก แต่วงจรกรองดังกล่าวนี้จะให้การตอบสนองทางเฟสที่เป็นเชิงเส้น โดยมีโครงสร้างดังรูปที่ 2.6



รูปที่ 2.6 โครงสร้างของวงจรกรองแบบเอฟไออาร์ (FIR Filter)

2.9.2 วงจรกรองความถี่แบบไอไออาร์ (IIR Filters)

วงจรกรองความถี่แบบไอไออาร์ หรือวงจรที่มีการตอบสนองต่อสัญญาณอิมพัลส์มีความยาวไม่จำกัด ซึ่งเป็นการนำเอาสัญญาณขาเข้าในแซมเปิลปัจจุบันและแซมเปิลที่ถูกหน่วงเวลาและเอาต์พุตแซมเปิลที่ถูกหน่วงเวลาและ เอาต์พุตแซมเปิลที่ถูกหน่วงเวลามาทำการประมวลผลซึ่งสามารถเขียนสมการได้ดังนี้

$$\sum_{k=0}^N a_k \cdot y(n-k) = \sum_{k=0}^N b_k \cdot x(n-k) \quad (2.60)$$

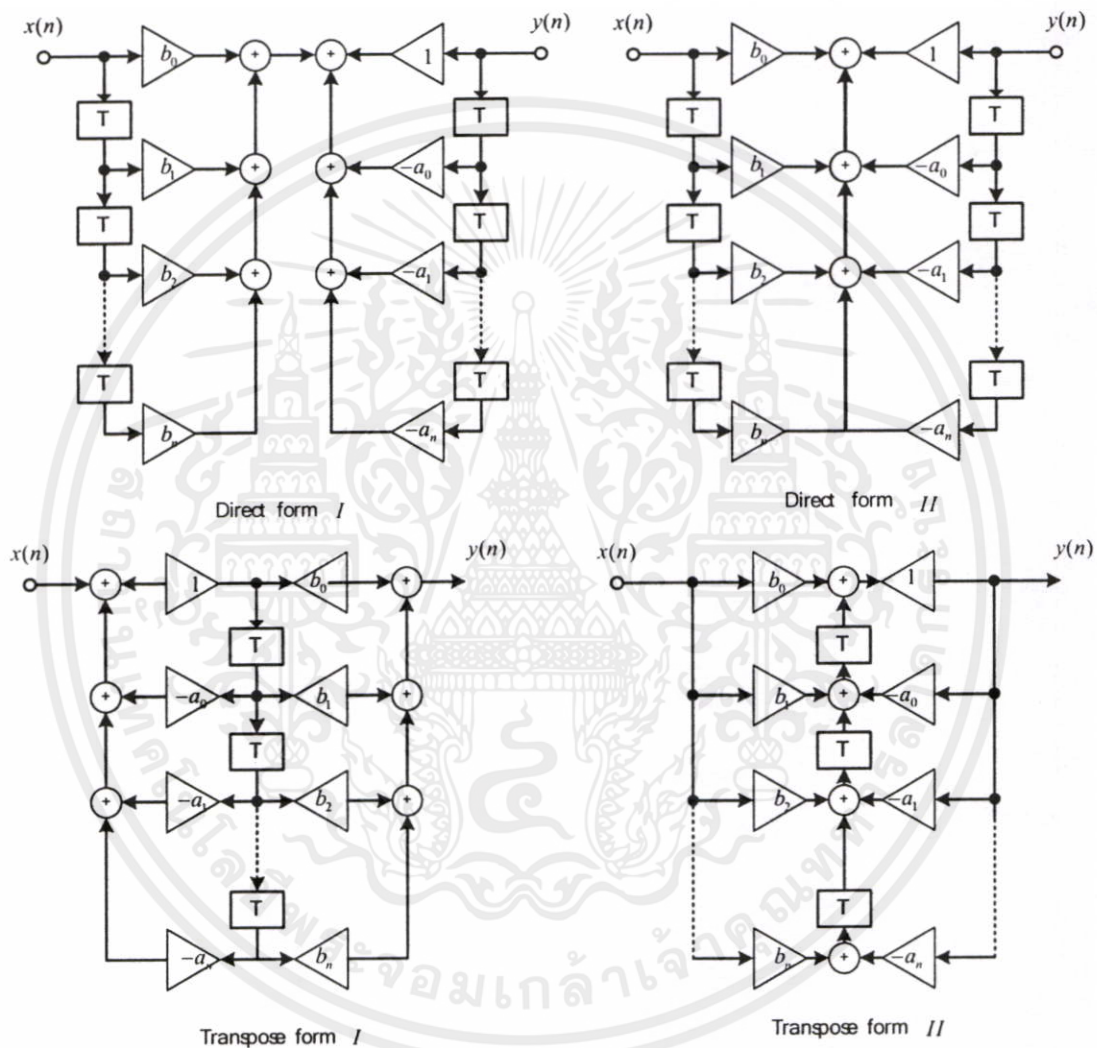
โดยที่ b_k และ a_k คือค่าสัมประสิทธิ์ของวงจรกรองความถี่จะมีค่าจำนวนอยู่จำนวน N และ M ค่าตามลำดับโดยที่จำนวนของค่าสัมประสิทธิ์นั้นจะมีจำนวนน้อยมากเมื่อเทียบกับวงจรกรองแบบเอฟไออาร์ ภายใต้เงื่อนไขการออกแบบเดียวกัน ซึ่งสามารถเขียนฟังก์ชันถ่ายโอนในโดเมนของ Z ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเป็น $\sum_{i=0}^M b_k \cdot Z^{-k}$ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$H(z) = \frac{\sum_{i=0}^M b_k \cdot Z^{-k}}{\sum_{i=0}^N a_k \cdot Z^{-k}} \quad (2.61)$$

วงจรรองความถี่ไอโออาร์ นี้จะมีข้อดีก็คือมีจำนวนของสัมประสิทธิ์ที่น้อยกว่าวงจรรองความถี่เอฟโออาร์ ทำให้ลดเวลาในการประมวลผลลงอย่างมากแต่จะมีข้อเสียเช่นกันก็คือในการออกแบบระบบนี้้จะมีความไวในเรื่องของการปัดเศษค่าสัมประสิทธิ์ เพราะผลจากการปัดเศษค่าสัมประสิทธิ์อาจจะให้เกิดการ ไม่เสถียรภาพของวงจรได้และมีการตอบสนองทางเฟสที่ไม่เป็นเชิงเส้นซึ่งข้อดีข้อเสียของวงจรรองความถี่ทั้งสองแบบแสดงดังตารางที่ 2.3



รูปที่ 2.7 โครงสร้างของวงจรรองความถี่แบบไอโออาร์ (IIR Filter)

โครงสร้างของวงจรรองแบบไอโออาร์ จากสมการที่ 2.60 มีโครงสร้างแบ่งออกเป็น 4 แบบ ดังรูปที่ 2.7 ได้แก่โครงสร้างแบบตรง (Direct Form) และแบบกลับ (Transpose Form) ซึ่งจะเอกสารนี้มีความซับซ้อนของวงจรมากกว่างานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.10 ข้อเปรียบเทียบระหว่างวงจรรองความถี่เอฟไออาร์ และไอไออาร์

ตารางที่ 2.3 ข้อดีและข้อเสียของวงจรรองความถี่แต่ละแบบ

ไอไออาร์ (IIR)	เอฟไออาร์ (FIR)
1. วงจรอาจไม่เสถียรได้	1. วงจรเสถียรเสมอ
2. ให้ช่วงทรานซิชั่นแบนด์ที่แคบกว่า	2. ให้ช่วงทรานซิชั่นแบนด์ที่กว้างกว่า
3. มีการหน่วงสัญญาณที่เอาต์พุตน้อยกว่า	3. มีการหน่วงสัญญาณมากกว่า
4. มีความเพี้ยนของผลตอบสนองทางเฟสสูง	4. มีผลตอบสนองทางเฟสเป็นเชิงเส้น
5. มีสัญญาณรบกวนจากการปัดเศษมาก	5. มีสัญญาณรบกวนจากการปัดเศษน้อย
6. สามารถออกแบบได้จากวงจรรอนาล็อก ต้นแบบ	6. การออกแบบทำได้โดยใช้วิธีการประมาณค่า

จากความแตกต่างของโครงสร้างวงจรรองความถี่เอฟไออาร์ และไอไออาร์ ทำให้วงจรรองความถี่ มีคุณสมบัติที่แตกต่างออกจากกันไป มีทั้งจุดดี และจุดด้อย ไปในแต่ละสภาพการใช้งาน ดังนั้นจึงจำแนกข้อดีข้อเสียของวงจรรองความถี่ทั้งสองแบบ ได้ดังนี้

2.10.1 เสถียรภาพของระบบ

พิจารณาจากสมการผลต่างสืบเนื่องของวงจรรองความถี่เอฟไออาร์ ในสมการที่ 2.58 จะเห็นว่าการประมวลผลสัญญาณจะพิจารณาเฉพาะสัญญาณขาเข้าเท่านั้น ไม่ได้นำสัญญาณขาออกในอดีตมาเกี่ยวข้องแต่อย่างใด จึงทำให้มั่นใจได้ว่าวงจรรองความถี่เอฟไออาร์ จะเป็นระบบที่มีเสถียรภาพเสมอ ในขณะที่วงจรรองความถี่ไอไออาร์ อาจมีปัญหาของความไม่เสถียรภาพได้ เพราะมีการนำสัญญาณขาออกในอดีตมาคำนวณ ซึ่งเทียบได้กับกลไกการป้อนกลับของระบบ

2.10.2 ความผิดเพี้ยนเชิงเฟส

ในกรณีวงจรรองความถี่ไอไออาร์ สามารถออกแบบให้มีผลตอบสนองเชิงเส้น (Linear Phase Response) ได้อย่างสมบูรณ์แบบทำให้เรามั่นใจได้ว่าสัญญาณขาออกที่ผ่านวงจรรองจะไม่มีปัญหาผิดเพี้ยนทางเฟส

2.10.3 จำนวนสัมประสิทธิ์ของวงจรรอง

โดยทั่วไปการออกแบบโดยใช้วงจรรองความถี่เอฟไออาร์ เพื่อให้ได้ระบบที่มีคุณสมบัติตามต้องการ

เอกสารนี้ไอไออาร์เช่น วงจร มีความคมมาก ๆ มักจะต้องใช้สัมประสิทธิ์จำนวนมากกว่าในกรณีของการใช้
ไม่ว่ากรณีวงจรรอง การใช้สัมประสิทธิ์ที่มากขึ้นส่งผลให้วงจรที่สร้างขึ้นมีความต้องการหน่วยความจำ และ
หน่วยประมวลผลมากขึ้นตาม

2.10.4 กรรมวิธีการออกแบบ

การออกแบบวงจรกรองความถี่เอ็ฟไออาร์ ด้วยวิธีพื้นฐาน เริ่มต้นจากการกำหนดฟังก์ชันถ่ายโอนของวงจรกรองที่ต้องการแล้วจึงทำการฟูรีเยอร์ผกผันเพื่อให้ได้เป็นผลตอบสนองต่ออิมพัลส์มีจำนวนสัมประสิทธิ์จำกัดในขณะที่การออกแบบวงจรกรองความถี่ไอโออาร์จะเริ่มต้นจากการเลือกรูปแบบของนาฬิกาให้ได้ตามข้อกำหนด แล้วจึงแปลงหรือเทียบพารามิเตอร์ที่ได้เป็นรูปแบบทางวงจรกรองดิจิทัล ดังนั้นการออกแบบวงจรกรองทั้งสองแบบจึงแตกต่างกัน

2.11 การออกแบบวงจรกรองความถี่แบบไอโออาร์

วงจรกรองความถี่แบบไอโออาร์ (Infinite Impulse Response Filter : IIR) ซึ่งแปลว่าการตอบสนองสัญญาณพัลส์ถึงอนันต์ทั้งนี้เพราะวงจรกรองความถี่สัญญาณดิจิทัลประเภทนี้มีคุณสมบัติ ประจำตัวที่สำคัญคือหากเราป้อนสัญญาณอิมพัลส์ให้แก่วงจรนี้แล้ว สัญญาณตอบสนองจะไม่สิ้นสุด แต่จะมีไปจนถึงอนันต์ โดยทั่วไปถ้าให้สัมประสิทธิ์ของวงจรกรองความถี่เชิงเส้นมีจำนวนจำกัด อาจเขียนสมการผลต่างสืบเนื่องอันดับที่ M (M^{th} Difference Equation) สำหรับวงจรกรองความถี่ระบบเวลาจริงได้

$$y(n) = \sum_{k=0}^N b_k x(nT - kT) - \sum_{k=1}^M a_k y(nT - kT) \quad (2.62)$$

โดยในที่นี้เขียนให้ $a_0 = 1$ และเมื่อทำการแปลงเซตทั้งสองข้างจะได้

$$\mathfrak{Z}\{y(nT)\} + \mathfrak{Z}\left\{\sum_{k=1}^M a_k y(nT - kT)\right\} = \mathfrak{Z}\left\{\sum_{k=0}^N b_k x(nT - kT)\right\} \quad (2.63)$$

หรือฟังก์ชันถ่ายโอน

$$H(z) = \frac{\sum_{k=0}^N b_k Z^{-k}}{\sum_{k=1}^M a_k Z^{-k}} \quad (2.64)$$

โดยที่ให้ $a_0 = 1$ และโดยการแทนค่าให้ $z = e^{j\omega T}$ เราจะได้ผลตอบสนองความถี่ของวงจรกรองความถี่ป้อนกลับดิจิทัลแบบทั่วไป คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา $\sum_{k=0}^N b_k e^{j\omega T k}$ ำงอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$H(e^{j\omega T}) = H(\omega) = \frac{\sum_{k=0}^N b_k e^{j\omega T k}}{1 + \sum_{k=1}^M a_k e^{-j\omega T k}} \quad (2.65)$$

โดยที่ $x[n]$ และ $y[n]$ แทนลำดับของสัญญาณที่ขาเข้าและขาออกของวงจรกรองไอโออาร์ ตามลำดับ ส่วน a_k และ b_k แทนสัมประสิทธิ์ของวงจรกรองไอโออาร์ สำหรับฟังก์ชันถ่ายโอนของวงจรกรองไอโออาร์ มีลักษณะดังนี้

$$H(z) = \frac{\sum_{k=0}^M b_k z^{-k}}{1 + \sum_{k=1}^N a_k z^{-k}} = \frac{b_0 + b_1 z^{-1} + b_2 z^{-2} + \dots + b_M z^{-M}}{1 + a_1 z^{-1} + a_2 z^{-2} + \dots + a_N z^{-N}} \quad (2.66)$$

จากสมการที่ 2.66 นั้น คือการเขียนสมการผลต่างสี่บเนื่อง (Difference Equation) ของวงจรไอโออาร์ นั้นเอง ซึ่งเป็นรูปแบบสมการที่แสดงความสัมพันธ์ในทางเวลา โดยสัญญาณขาออก $y[n]$ ขึ้นอยู่กับสัญญาณขาเข้า ในอดีตถึง ปัจจุบัน $x[n], x[n-1], \dots, x[n-M]$ และขึ้นอยู่กับสัญญาณขาออกในอดีต ได้แก่ $y[n-1], y[n-2], \dots, y[n-N]$ ฟังก์ชันถ่ายโอนในสมการที่ 2.66 สามารถแยกตัวประกอบได้ดังสมการที่ 2.67

$$H(z) = \frac{K(z-z_1)(z-z_2)\cdots(z-z_M)}{(z-p_1)(z-p_2)\cdots(z-p_N)} \quad (2.67)$$

โดยที่ z_1, z_2, \dots, z_M คือซีโรของฟังก์ชันถ่ายโอน $H(z)$ ซึ่งเป็นค่าคงที่ที่ทำให้ฟังก์ชันถ่ายโอนมีค่าเป็นศูนย์ และ p_1, p_2, \dots, p_N คือโพลของฟังก์ชันถ่ายโอน $H(z)$ ซึ่งเป็นค่าคงที่ที่ทำให้ฟังก์ชันถ่ายโอนเป็นอนันต์

สำหรับการสร้างวงจรให้มีคุณสมบัติตรงตามนิยามของวงจรกรองความถี่ไอโออาร์ นั้นสามารถทำได้หลายลักษณะ ได้แก่ รูปแบบโดยตรง (Direct Form) รูปแบบคาสเคด (Cascade Form) รูปแบบขนาน (parallel Form) และรูปแบบทรานส์โพส (Transposed Form)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในทางปฏิบัติเป็นเรื่องปกติที่จะต้องมีการระบุคุณลักษณะสมบัติของวงจรรองความถี่ที่จะต้องออกแบบเพื่อใช้เป็นข้อกำหนด แน่นอนว่าปัจจัยต่างที่จะส่งมีอยู่หลายประการ อย่างไรก็ตามข้อกำหนดที่จัดว่าเป็นหัวใจของวงจรรองความถี่ที่ต้องให้ความสนใจเป็นอันดับแรกคือ คุณสมบัติทางความถี่ โดยค่าที่ใช้ประกอบด้วยผลตอบสนองเชิงขนาด และผลตอบสนองเชิงเฟส แต่กระนั้นในกระบวนการออกแบบวงจรรองนั้นเรามักพิจารณาผลตอบสนองเชิงขนาดเป็นสำคัญ ส่วนผลตอบสนองเชิงเฟสสามารถนำมาคิดพิจารณาภายหลังได้ กล่าวคือเมื่อได้ออกแบบคุณสมบัติตรงตามข้อกำหนดของผลตอบสนองเชิงขนาดแล้วนั้นให้ออกแบบวงจรรองความถี่แบบผ่านหมด อีกชุดหนึ่ง เพื่อทำหน้าที่ปรับแก้ผลตอบสนองเชิงเฟสให้ถูกต้อง

แต่ในวิทยานิพนธ์ฉบับนี้เน้นแสดงให้เห็นหลักการจำกัดความยาวของผลตอบสนองอนันต์ซึ่งมีผลทำให้เฟสเป็นเชิงเส้นอย่างสมบูรณ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การประมวลผลสัญญาณเข้าที่มีความยาวอนันต์

3.1 บทนำ

โดยทั่วไปวงจรกรองความถี่ของสัญญาณไม่ต่อเนื่องในเชิงเวลา (Discrete-Time Signal) สามารถแบ่งออกเป็น 2 แบบหลัก ๆ ตามลักษณะผลตอบสนองต่อสัญญาณอิมพัลส์โดยจะพิจารณาจากผลตอบสนองอิมพัลส์ เป็นเกณฑ์ กล่าวคือ

ถ้าแบ่งวงจรที่พิจารณามีฟังก์ชันของผลตอบสนองอิมพัลส์ที่มีช่วงจำกัด ก็จะถูกจัดแบ่งให้เป็นวงจรกรองความถี่เอพ็โออาร์ แต่หากว่าวงจรกรองความถี่มีผลตอบสนองอิมพัลส์ที่มีช่วงไม่จำกัดคือเป็นอนันต์ ก็จะถูกจัดให้อยู่ในประเภทของวงจรกรองความถี่ไอโออาร์ และเป็นที่ยอมรับกันดีแล้วว่าวงจรกรองความถี่แบบเอพ็โออาร์ มีข้อดีที่สำคัญหลายจุด โดยเฉพาะคุณสมบัติของผลตอบสนองของเฟสเป็นเชิงเส้นตลอดช่วงความถี่ที่ต้องการ แต่ข้อด้อยที่สำคัญก็คือถ้าต้องการความชันของช่วง (Transition Band) มากจะต้องใช้อันดับของตัวกรองค่อนข้างสูงและส่งผลกระทบต่อความซับซ้อนของการคำนวณ (จำนวนตัวคูณและตัวบวก) มากและมีการ ดีเลย์ของสัญญาณที่ขาออกเมื่อเทียบกับขาเข้ามาก และเมื่อเปรียบเทียบกับวงจรกรองความถี่แบบไอโออาร์ ซึ่งมีข้อดีที่เด่นชัด คือเมื่อออกแบบที่ข้อกำหนดต่างๆ ของผลตอบสนองของขนาดในเชิงความถี่ (Magnitude Response) เหมือนกับแบบแรก วงจรกรองความถี่ไอโออาร์จะใช้เวลาซับซ้อนของการคำนวณน้อยกว่า วงจรกรองความถี่เอพ็โออาร์มาก ทำให้การดีเลย์ของสัญญาณที่ขาออกน้อยกว่าด้วยเช่นกัน แต่ข้อจำกัดของ วงจรกรองความถี่ไอโออาร์ ที่สำคัญก็คือผลตอบสนองของเฟสต่อความถี่ไม่เป็นเชิงเส้น และทำให้ผลตอบสนองของกรุปดีเลย์ไม่ราบเรียบ ทำให้เป็นข้อจำกัดที่สำคัญในการนำวงจรกรองความถี่แบบนี้ไปใช้งานในหลายๆด้านเช่น Audio Engineering, Digital Signal Transmission, Image Compress and Reconstruction Signals เป็นต้น

ในระยะเวลาหลายปีที่ผ่านมาได้มีนักวิจัยหลายกลุ่มได้ทำการค้นคว้าหาทางออกแบบเทคนิคที่สามารถปรับแก้คุณสมบัติที่ด้อยเสียในการทำงานสร้างได้จริง

ซึ่งต่อมา ในปี ค.ศ. 1975 L. W. Rabiner [1] ได้เสนอโครงสร้างของคอบสนองทางเฟสเป็นเชิงเส้นราบเรียบ (Linear Phase IIR Filter) ทั้งแบบอนุกรมและแบบขนานโดยการใช้ตัวกระทำแบบกลับเวลา (Time-Reversed) แต่เป็นที่น่าเสียดายว่าระบบดังกล่าวไม่สามารถสร้างได้จริงในทางปฏิบัติและไม่สามารถประมวลผลได้ในเวลาจริง (Real-Time Processing) ต่อมา

ในปี ค.ศ. 1991 Powell and Chau [2] ได้เสนอเทคนิคในการสร้างเทคนิคที่ให้ผลคอบสนองทางเฟสเป็นเชิงเส้นราบเรียบ ที่สามารถสร้างได้จริงและยังสามารถประมวลผลในเวลา

จริงได้โดยใช้โครงสร้างคั้งบล็อกโคอะแกรม ดังแสดงในรูปที่ 3.1 โดยสัญญาณขาเข้า $x(n)$ จนถึง $b(n)$ เป็นส่วนของวงจรกรองความถี่ที่ไม่เป็นคอซอลฟิลเตอร์ (Non-Causal Filtering) และมีฟังก์ชันถ่ายโอนในโดเมนของแซค (Z-domain) คือ $H(1/z)$ และในส่วนที่เหลือเป็นส่วนของวงจรกรองความถี่ที่เป็นคอซอลฟิลเตอร์ (Causal Filtering) และมีฟังก์ชันถ่ายโอนในโดเมนของแซค (Z-domain) คือ $H(z)$ แต่ในระบบดังกล่าวสามารถประมวลผลต่อสัญญาณที่มีความยาวอนันต์ได้โดยการแบ่งสัญญาณขาเข้าออกเป็นบล็อกๆ ความยาวคงที่คือ L

สำหรับวิธีในการประมวลผลสัญญาณขาเข้าที่มีความยาวอนันต์โดยทั่วไปเราสามารถแบ่งออกได้เป็น 2 วิธีคือ

1. Over-Lab Add (OVA)
2. Over-Lab Save (OVS)

โดยในการนำเสนอของ Powell and Chau ได้เสนอวิธีประมวลผลแบบแรกคือ Over-Lab Add ซึ่งมีข้อเสียที่สำคัญ 3 ประการคือ

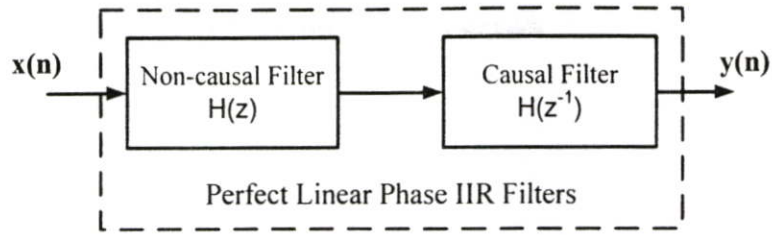
1. ระบบดังกล่าวเมื่อวิเคราะห์ด้วยสมการ State-Space แล้วพบว่าเป็นระบบเชิงเส้น (Linear System) แต่แปรเปลี่ยนตามเวลา (Time Variant System)
2. ทั้งผลตอบสนองของเฟสและกรุปดีเลย์ จะเกิดการผิดเพี้ยนซึ่งในระบบที่ต้องการความละเอียดและแม่นยำสูงจะไม่สามารถนำไปใช้งานได้
3. การคิเล็ของสัญญาณขาออกมากเกินไปคือ $3L+1$ sample

ในปี ค.ศ. 2000 S. Tomiyama [12] ได้เสนอเทคนิคที่ให้ผลตอบสนองทางเฟสเป็นเชิงเส้นแบบราบเรียบ ที่สามารถสร้างได้จริงและสามารถลดคิเล็ของสัญญาณ ขาออกลงได้โดยการออกแบบฟิลเตอร์ย่อย ของนอนคอซอลฟิลเตอร์ให้มี 3 ฟิลเตอร์ย่อย และลดระยะเวลาการทำงาน ของบล็อกย่อย ให้เหลือแค่ 100 แซมเปิ้ล และสามารถนำมาใช้งานจริงได้ คือ ทำให้คิเล็ของสัญญาณขาออกลดลงเหลือ $3M+1$ Sample และมีเฟสเป็นเชิงเส้นมากยิ่งขึ้น แต่มีข้อเสียคือค่าสัมประสิทธิ์ตัวบวก ตัวคูณมีค่ามากกว่า ระบบ Powell & Chau [2]

3.2 การออกแบบวงจรกรองความถี่ไอโออาร์

การออกแบบวงจรกรองความถี่ดังกล่าวโดยในการออกแบบนั้นจะกำหนดคุณลักษณะของวงจรกรองความถี่ต้นแบบขึ้นมาก่อนโดยมีพารามิเตอร์ต่างๆ ได้แก่ ชนิดของโพลีโนเมียล อันดับของวงจรกรองความถี่ (Order) จุดตัดความถี่ (Cutoff Frequency) ขนาดของลูกคลื่นในช่วงความถี่ผ่าน (Pass Band Ripple) และค่าลดทอนในช่วงความถี่หยุด (Stop Band Attenuation) โดยการจำลองด้วยโปรแกรมได้กำหนดค่าต่างๆ ไว้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่สามารถนำออกไปใช้ประโยชน์อื่นใดได้โดยไม่ได้รับอนุญาตจากเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.1 บล็อกไดอะแกรมวงจรกรองความถี่ที่มีเฟสเป็นเชิงเส้น

- วงจรกรองต้นแบบเป็น อันดับที่ 3 อีลิปติกโลว์พาสฟิลเตอร์ (Elliptic Low Pass Filter)
- จุดตัดความถี่ $\omega_n = 0.136$ (3000 – 14000) เฮิรต์
- Pass Band Ripple 0.005 dB
- Pass Band Edge 0.300 rad/sec
- Stop Band Edge 0.350 rad/sec
- Stop Band Ripple 35 dB

และจากข้อกำหนดทางความถี่เราสามารถกำหนดพารามิเตอร์ข้างบนของเราสามารถเขียนเป็นสมการฟังก์ชันการถ่ายโอนในโดเมนของ Z ได้ดังนี้

$$H(z) = \frac{A(z)}{B(z)} = \frac{a_0 + a_1 z^{-1} + a_2 z^{-2} + \dots + a_k z^{-k}}{1 - b_1 z^{-1} - b_2 z^{-2} - \dots - b_k z^{-k}} \quad (3.1)$$

วงจรกรองความถี่ $H(z)$ เป็นวงจรกรองความถี่ไอโออาร์ อันดับที่ 7 ซึ่งสร้างจากผลรวมย่อยของวงจรกรองทุกความถี่ผ่านตลอด (All pass filter หรือ APF) 2 ตัว ดังเอกสารอ้างอิง [2] คือ สมการพหุนามเศษส่วนของวงจรกรองทุกความถี่ผ่านตลอดตัวแรกจะมีอันดับที่ 3 และ วงจรกรองทุกความถี่ผ่านตลอด ตัวที่ 3 จะมีอันดับที่ 4 และใน วงจรกรองทุกความถี่ผ่านตลอด และมีวงจรกรองความถี่ไอโอ อันดับที่ 7 ดังกล่าว วงจรกรองทุกความถี่ผ่านตลอด ตัวแรกจะประกอบไปด้วย วงจรกรองทุกความถี่ผ่านตลอด อันดับที่ 1 และอันดับที่ 2 ต่ออนุกรมกัน ส่วน วงจรกรองทุกความถี่ผ่านตลอด ตัวที่สองจะประกอบไปด้วย วงจรกรองทุกความถี่ผ่านตลอด อันดับที่ 2 ต่ออนุกรมกัน 2 ตัว และสามารถเขียนเป็นสมการของ วงจรกรองทุกความถี่ผ่านตลอด ได้ดังนี้

สมการ ทรานสเฟอร์ฟังก์ชัน $H(z)$ ของวงจรกรองความถี่ผ่านตลอด

$$H(z) = \frac{1}{2} \left[\frac{a_0 + z^{-1}}{1 + a_0 z^{-1}} \cdot \frac{b_0 + b_1 z^{-1} + z^{-2}}{1 + b_1 z^{-1} + b_0 z^{-2}} + \frac{c_0 + c_1 z^{-1} + z^{-2}}{1 + c_1 z^{-1} + c_0 z^{-2}} \cdot \frac{d_0 + d_1 z^{-1} + z^{-2}}{1 + d_1 z^{-1} + d_0 z^{-2}} \right] \quad (3.2)$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิอนุญาติให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ สามารถแทนค่าสัมประสิทธิ์ลงในสมการได้ดังนี้

ตารางที่ 3.1 ค่าสัมประสิทธิ์ของวงจรกรองความถี่ไอโออาร์ (ฟังก์ชันเอลลิปติก อันดับที่ 7)

$$a_0 = 0.1403999731160451800000000000$$

$$b_0 = 0.6832506890136358400000000000$$

$$b_1 = 0.6008521634463314100000000000$$

$$c_0 = 0.2868453252787713200000000000$$

$$c_1 = 0.4101568243300210400000000000$$

$$d_0 = 0.9175520523609217400000000000$$

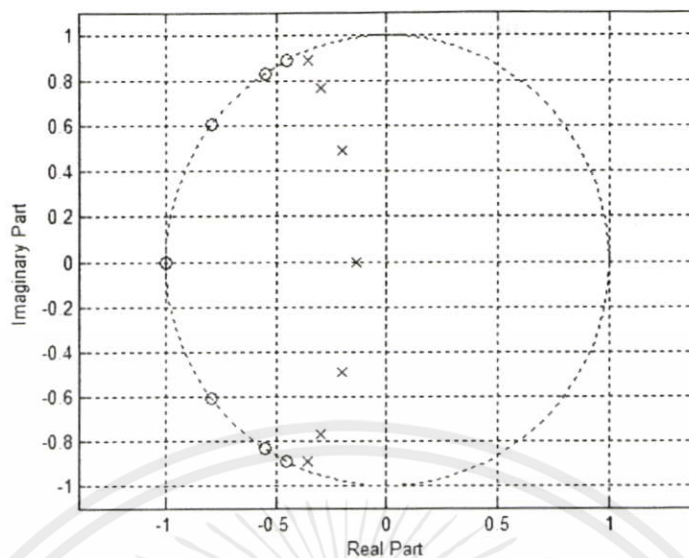
$$d_1 = 0.7085588515746316100000000000$$

โดยที่ ค่า สัญญาณาณาเข้า ที่ใช้ในวงจรนี้ จะมีค่าอยู่ที่ 0.99 ใกล้เทียบเคียง 1

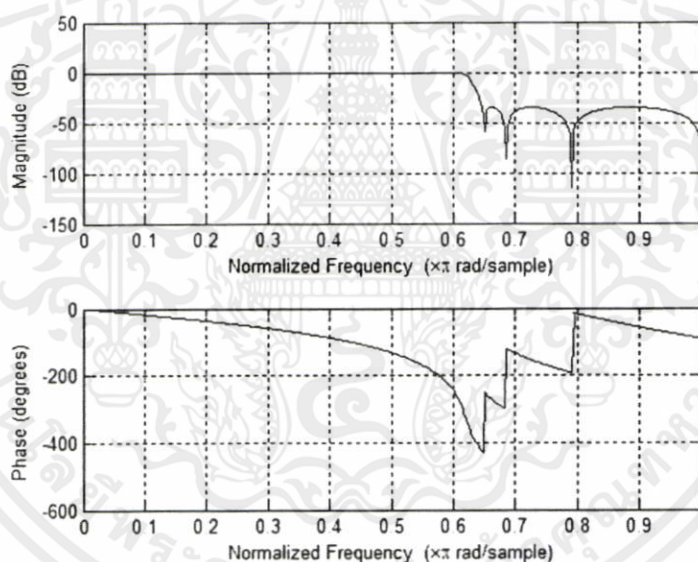
ในการออกแบบ ซึ่งสร้างวงจรกรองความถี่ไอโออาร์ ที่ให้ผลตอบสนองเป็นเชิงเส้น และสามารถประมวลผลได้ในเวลาจริงนั้น ได้ถูกเสนอโดย เพาเวลล์ และซุน ดังโครงสร้างรูปที่ 3.10 เป็นโครงสร้างวงจรที่ต่อкасцепกัน ซึ่งระบบนี้ Rabiner [1] ได้อธิบายวิธีที่สามารถประมวลผลในเวลาจริงได้ โดยใช้การเชื่อมต่อระบบย่อยแบบอนุกรม ระหว่างวงจรกรองที่ไม่เป็นคอซอลฟิลเตอร์ $H(z^{-1})$ และคอซอลฟิลเตอร์ $H(z)$ ที่มีผลตอบสนองเฟสเชิงเส้นที่ประมวลผลเวลาจริงได้โดยการคูณประสานระหว่างบล็อกที่เหลื่อมกัน

โดยรูปที่ 3.8 แสดงการเปรียบเทียบผลตอบสนองทางขนาดต่อความถี่ของวงจรกรองความถี่ต่ำผ่าน ไอโออาร์ อีลิปติกฟิลเตอร์ อันดับ 7 โดยรูปบนแสดงวงจรกรองความถี่ต้นแบบมีค่าลดทอนในช่วงหยุดความถี่ -35 dB และระบบที่เสนอจะมีค่าลดทอนในช่วงดังกล่าวเป็น 2 เท่า หรือ -70 dB และมีสโลปที่ชันกว่า ซึ่งเป็นคุณลักษณะที่ต้องการในการออกแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

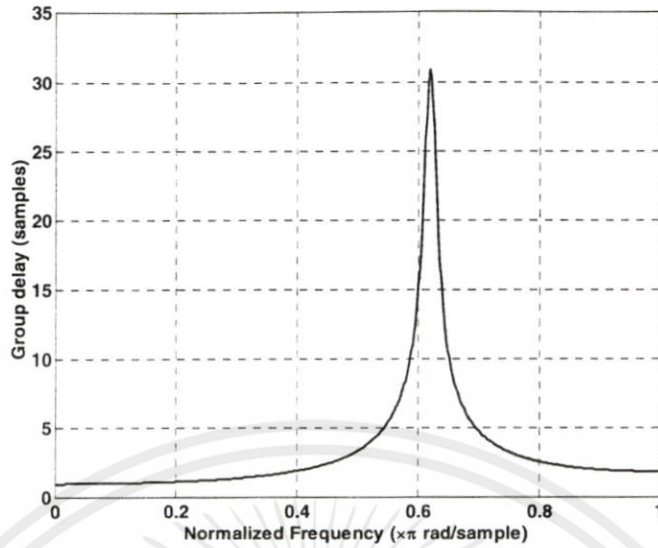


รูปที่ 3.2 ตำแหน่งโพลซีโรของวงจรกรองความถี่ต่ำต้นแบบ คอซอลฟิลเตอร์

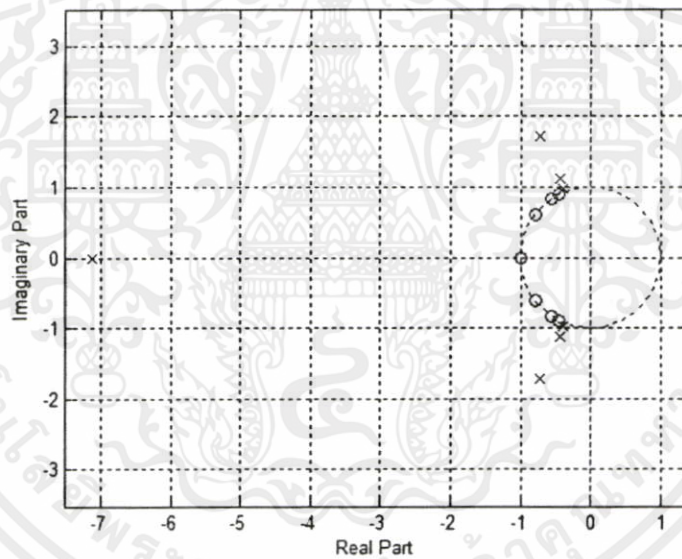


รูปที่ 3.3 ผลการตอบสนองทางขนาดต่อความถี่ (บน) และเฟสต่อความถี่ (ล่าง) ของวงจรกรองความถี่ต่ำต้นแบบ คอซอลฟิลเตอร์

จากสมการฟังก์ชันการถ่ายโอนที่ 3.1 นำมาหาค่าสัมประสิทธิ์ สมการพหุนามเศษส่วนของวงจรกรองทุกความถี่ผ่านตลอดจะได้ดังสมการที่ 3.2 และ ค่าสัมประสิทธิ์ของวงจรกรองความถี่ไอโออาร์ ที่ได้จากการกำหนดคุณสมบัติข้างต้น จะได้ดังตารางที่ 3.1 เมื่อได้ค่าสัมประสิทธิ์ นำไปหาค่าตำแหน่งโพลซีโรของวงจรกรองความถี่ต่ำต้นแบบ คอซอลฟิลเตอร์ แสดงผลการตอบสนองทางขนาดต่อความถี่ (บน) และเฟสต่อความถี่ (ล่าง) ของวงจรคอซอลฟิลเตอร์ ของวงจรกรองความถี่ต่ำต้นแบบ ว่าผลตอบสนองทางเฟสไม่ราบเรียบ



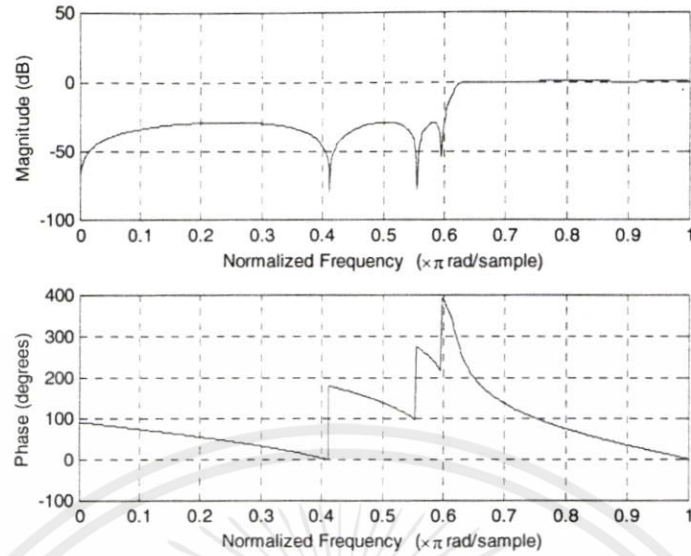
รูปที่ 3.4 ผลตอบสนองของกรุปดีเลย์ของวงจรกรองความถี่ต่ำแบบ คอชอลฟิลเตอร์



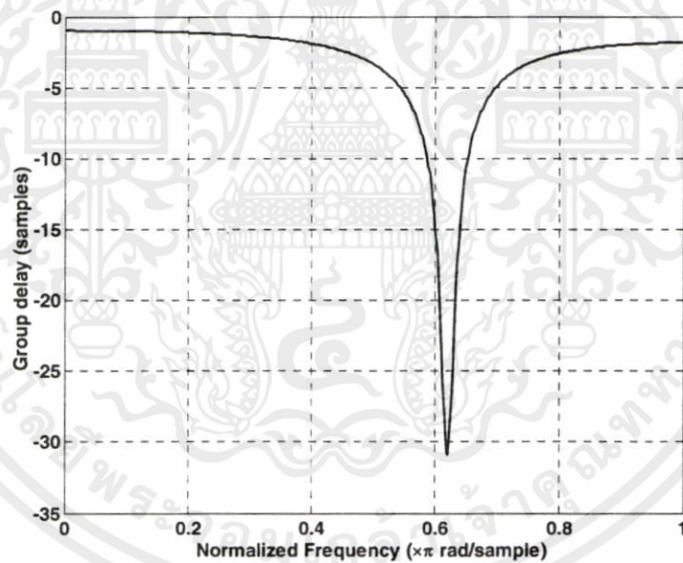
รูปที่ 3.5 ตำแหน่งโพลซีโรของวงจรกรองความถี่ต่ำแบบ นอนคอชอลฟิลเตอร์

จากสมการที่ 3.2 และค่าสัมประสิทธิ์ ตารางที่ 3.1 จะได้ผลตอบสนองของกรุปดีเลย์ของวงจรกรองความถี่ต่ำแบบ คอชอลฟิลเตอร์ แสดงในรูปที่ 3.4 แสดงให้เห็นกรุปดีเลย์ที่ไม่ราบเรียบ และตำแหน่งโพลซีโรของวงจรกรองความถี่ต่ำแบบ นอนคอชอลฟิลเตอร์ แสดงในรูปที่ 3.5 จะเห็นได้ว่าจะมีการกลับกันของค่า โพลซึ่งถูกกลับกันอยู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 ผลการตอบสนองทางขนาดต่อความถี่ (บน) และเฟสต่อความถี่ (ล่าง) ของวงจรกรองความถี่ต่ำต้นแบบ นอนคอซอลฟิลเตอร์

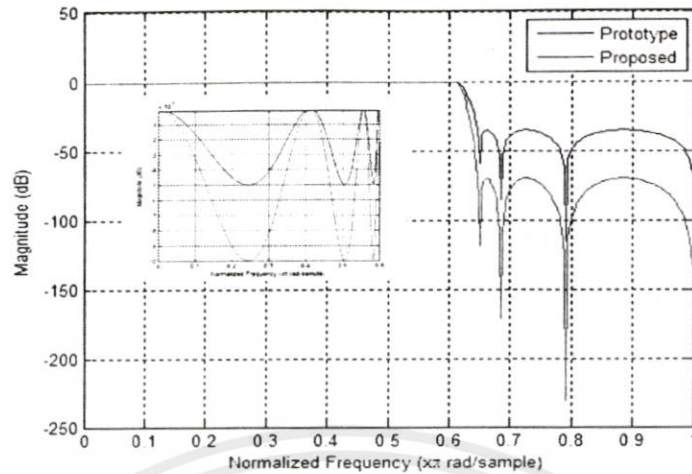


รูปที่ 3.7 ผลตอบสนองของกรุปดีเลย์ของวงจรกรองความถี่ต่ำต้นแบบ นอนคอซอลฟิลเตอร์

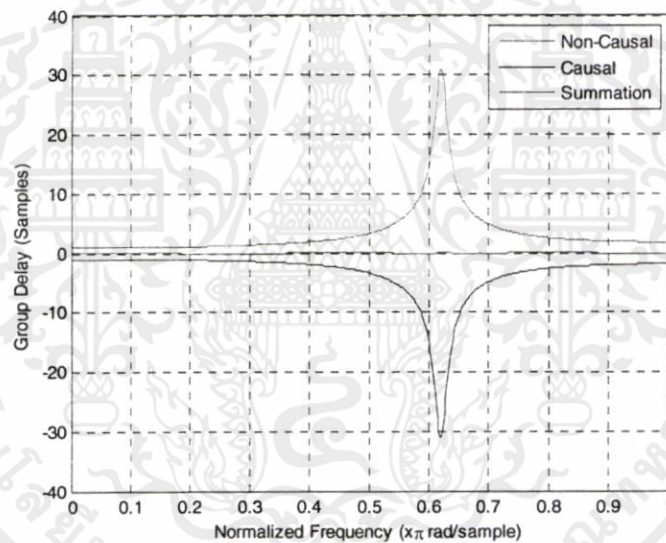
โดยรูปที่ 3.6 แสดงผลการตอบสนองทางขนาดต่อความถี่ (บน) และเฟสต่อความถี่ (ล่าง) ของวงจรกรองความถี่ต่ำต้นแบบ นอนคอซอลฟิลเตอร์

โดยรูปที่ 3.7 แสดงผลแปรผันของกรุปดีเลย์ของวงจรกรองความถี่ต่ำต้นแบบ นอนคอซอลฟิลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 ผลตอบสนองทางขนาดต่อความถี่ของวงจรกรองความถี่อิลิปติกต้นแบบ กับระบบที่เสนอจะมีค่าลดทอนในช่วงดังกล่าวเป็น 2 เท่า หรือ -70 dB



รูปที่ 3.9 ผลรวมของกรุปดีเลย์ของวงจรกรองความถี่ต่ำต้นแบบคอสซอลและนอนคอสซอลฟิลเตอร์

โดยรูปที่ 3.9 แสดงผลรวมของผลของแปรผันของกรุปดีเลย์ของวงจรกรองความถี่ต่ำต้นแบบ ของคอสซอลและนอนคอสซอลฟิลเตอร์ ที่เมื่อนำผลทั้งสองมารวมเข้าด้วยกันจะทำให้เกิดเงื่อนไขของการเฟสเป็นเชิงเส้นอย่างสมบูรณ์ (Perfect Linear Phase) แสดงให้เห็นว่า ผลรวมของนอนคอสซอลและคอสซอลฟิลเตอร์ จะได้เท่ากับ 0 ตลอดย่านความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 ผลกระทบต่อความยาวแซมเปิ้ลที่เหมาะสม [12] (L Sample)

สัญญาณอิมพัลส์ที่ได้จาก $H(z)$ สมการที่ 3.1 นั้น สามารถประมาณค่า L แซมเปิ้ล โดยกำหนดสเปกของ Pass Band Ripple และ Stop Band Ripple ของ $H(z)$ ได้โดย

$$Er(L) = \sum_{n=L}^{\infty} |h(n)| \quad (3.3)$$

กำหนดค่าจากการออกแบบต้นแบบ โดยค่า δ_p และ δ_b ดังสมการที่

$$Er(L) \leq \min(2\delta_p, 2\delta_b) \quad (3.4)$$

แทนค่าในสมการที่ 3.4 จะได้ค่า $Er(L)$ เพื่อใช้ในการตัดสินใจเลือกค่า L แซมเปิ้ล ตามตารางที่ 3.2 จากตารางจะแสดงให้เห็นว่า ค่า $Er(L)$ ที่ใกล้กับที่ได้ออกแบบไว้ที่ -70 dB โดยจะมีค่าเป็น 2 เท่าของอิลิปติกโลว์พาสฟิลเตอร์ต้นแบบ นั้นค่า L แซมเปิ้ลที่ทำให้ $Er(L)$ โดยได้เลือกใช้ค่า $L = 200$ จะได้ $Er(L) = -69.491788$ dB โดยที่ค่า $L = 200$ ต้นแบบ Error $Er(L)$ อยู่ที่ -69.996489 dB

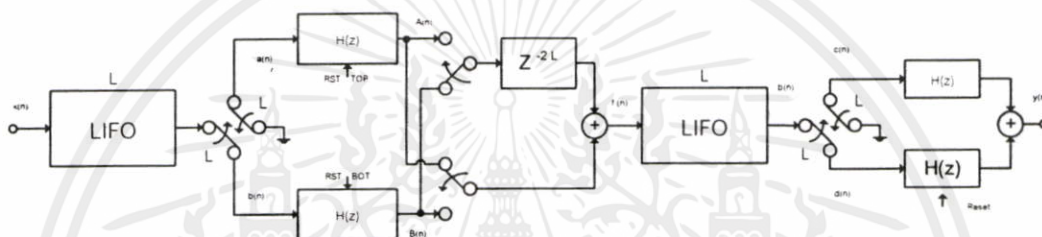
ตารางที่ 3.2 แสดงความยาว L แซมเปิ้ล ใกล้เคียงแถบหยุดความถี่ ที่กำหนดไว้โดยที่ -70 dB

Approximate Impulse Response Length	Error $Er(L)$ (dB)
100	-53.06412715009617
150	-65.92962505656834
190	-69.11752458618251
195	-69.29081121548619
196	-69.32312991749565
198	-69.39615137589402
199	-69.36540216148103
200	-69.49178889860535
201	-69.51235627504943
202	-69.53699531452709
250	-69.96118025819568
300	-69.99867672712156
400	-70.00027039424286

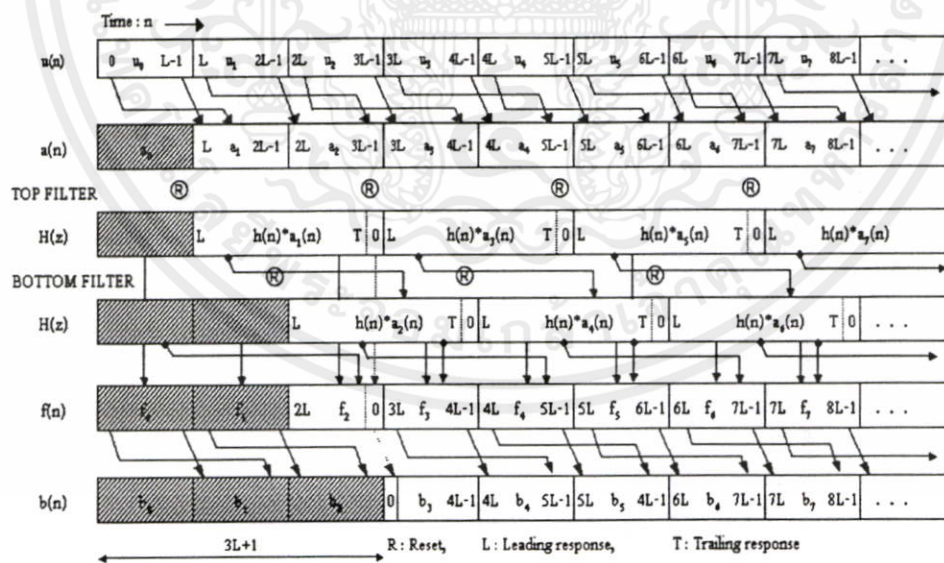
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 เทคนิคของวงจรกรองความถี่ไอโออาร์ชนิด OverLab Add (OVA)

ดังนั้นวิทยานิพนธ์นี้ได้ศึกษาทั้งในด้านเชิงวิเคราะห์และจำลองสาเหตุของปัญหาหลักทั้ง 3 ประการและได้แก้ไขปัญหาดังกล่าวลงได้และสามารถนำไปใช้กับวิธีประมวลผลได้ทั้ง Over Lab Add และ Over Lab Save แต่จากการวิเคราะห์ต่อไปยังพบจุดที่ต้องแก้ไข ในระบบที่นำเสนอ คือ ความซับซ้อนของการคำนวณซึ่งก็คือจำนวนตัวคูณและตัวบวกในโครงสร้างของระบบ พบว่ามีจำนวนมากกว่าของระบบที่นำเสนอโดยเพาเวลต์ และซุน ซึ่งได้ศึกษาวิธีแก้ไขเพื่อให้มีการใช้การคำนวณให้น้อยที่สุดโดยเสนอโครงสร้างของ "LIFO แบบคู่" ซึ่งในส่วนของวงจรกรองแบบนอนคอสอล นั้นจะใช้วงจรกรองความถี่แบบไอโออาร์ (IIR Filter) เพียงตัวเดียวเท่านั้น [2]



รูปที่ 3.10 บล็อกโคอะแกรมวงจรกรองความถี่ไอโออาร์ต้นแบบเพาเวลต์ และซุน โดยใช้วิธี Over-Lab Add (OVA)



รูปที่ 3.11 ตารางเวลาของวงจรกรองความถี่ไอโออาร์ต้นแบบเพาเวลต์ และซุน

เอกสารนี้เป็นเอกสารที่โดยใช้วิธี Over-Lab Add (OVA) ารศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 3.11 แสดงตารางเวลาของวงจรกรองความถี่ไอโออาร์ต้นแบบเพาเวลล์ และซุน โดยใช้วิธีการของ Over-Lab Add (OVA) ของรูปที่ 3.10 แสดงบล็อกไดอะแกรมวงจรกรองความถี่ไอโออาร์ต้นแบบเพาเวลล์ และซุน โดยใช้วิธี Over-Lab Add (OVA)

โดยสัญญาณที่เข้ามาที่ด้านขาเข้า $x(n)$ จะถูกแบ่งออกเป็นบล็อกที่มีการจำกัดความยาวขนาด L แชมเปิดและแต่ละบล็อกจะถูกพลิกกลับในเชิงเวลา (Time-Reversed) ด้วยวงจร LIFO (Last-in First-out) และถูกป้อนผ่านวงจรกรองความถี่ไอโออาร์ (IIR filter) ทั้งด้านบน (Top Filter) และด้านล่าง (Bottom Filter) และผลของการคูณแบบประสาน (Convolution) และนำสัญญาณขาออกของแต่ละบล็อกที่มีการวางเหลื่อมกันนำมารวมกันได้เป็นสัญญาณที่ด้านขาออกจากวงจรกรองทั้งสอง ($A(n)$ และ $B(n)$) และถูกจำกัดความยาวโดยการรีเซ็ตให้มีความยาวเท่ากับ $2L$ จากนั้นสัญญาณที่ได้จะถูกป้อนผ่านวงจรสวิตช์ซึ่งมีเวลาในการสวิตช์เท่ากับ L , วงจรหน่วงเวลาขนาดความยาวของการหน่วงเท่ากับ $2L$ และนำสัญญาณทั้งสองมาบวกกันและส่งผ่าน วงจร LIFO อีกครั้งได้สัญญาณเป็น $b_0(n)$ ซึ่งสัญญาณที่ได้นี้มาจากวงจรกรองแบบไม่เป็นคอลชอล ($H(z')$) และถูกป้อนเข้าวงจรกรองแบบคอลชอลโดยใช้การแบ่งสัญญาณออกเป็นบล็อกมีความยาว L แชมเปิดและส่งผ่านวงจรกรองความถี่ไอโออาร์ โดยมีการจำกัดความยาวของสัญญาณขาออกเท่ากับ $2L$ เหมือนในวงจรกรองแบบไม่เป็นคอลชอลและนำสัญญาณที่ได้จากวงจรกรองทั้งสองมาบวกกันได้เป็นสัญญาณ $y(n)$

รูปที่ 3.12 แสดงผลของอิมพัลส์ที่ L แชมเปิดต่าง ๆ ของวงจรกรองความถี่ไอโออาร์ต้นแบบเพาเวลล์ และซุน โดยใช้วิธี Over-Lab Add (OVA) ทดสอบผลกระทบบว่าเมื่อมีการกำหนดความยาว L แชมเปิด ต่าง ๆ จะมีผลกระทบอย่างไร

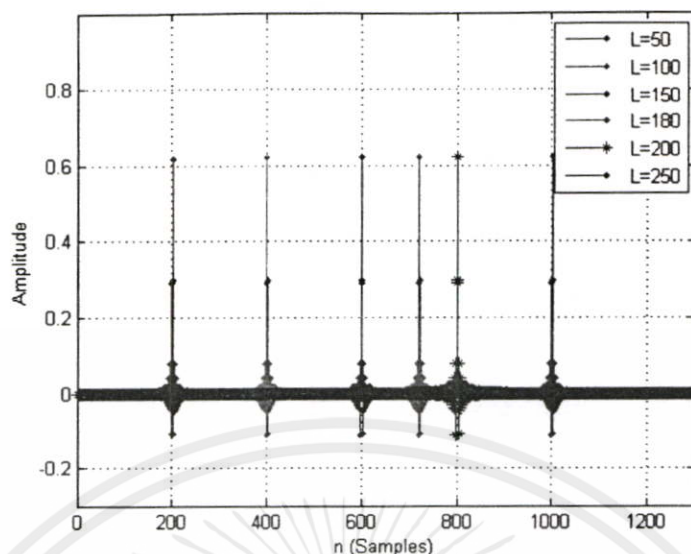
ต่อ ผลตอบสนองของขนาดในเชิงความถี่ (Magnitude Response) ดังแสดงในรูปที่ 3.13 ความพริ้วหรือกระเพื่อมของแถบความถี่ (Pass Band Ripple) ดังแสดงในรูปที่ 3.14 ผลตอบสนองต่อกรุปดีเลย์ (Group Delay Response) ในรูปที่ 3.15 ตามลำดับ ผลกระทบที่เกิดขึ้นจากการที่กำหนดค่า L แชมเปิดที่ไม่เหมาะสมนั้น อธิบายได้ดังนี้

ต่อผลตอบสนองของขนาดในเชิงความถี่ ในรูปที่ 3.13 จะทำให้ความความชันที่ได้ออกแบบไว้ ผิดเพี้ยนทำให้การเปลี่ยนแปลงจากแถบผ่านความถี่ (Pass Band Ripple) ไปสู่แถบหยุดความถี่ (Stop Band Attenuation) มีการผิดเพี้ยน

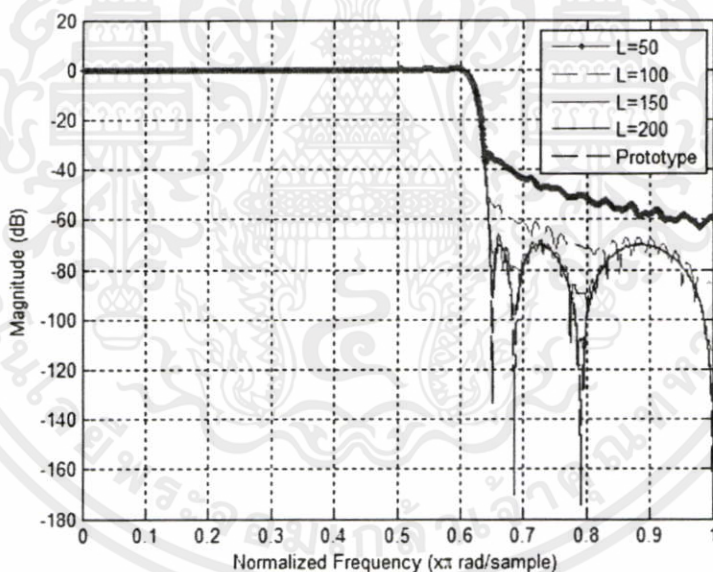
ต่อ แถบผ่านความถี่ในรูปที่ 3.14 จะทำให้ไม่ราบเรียบ มีการแกว่งตัวขึ้นลง

ต่อ ผลตอบสนองต่อกรุปดีเลย์ในรูปที่ 3.15 จะทำให้ไม่ราบเรียบ (Maximally Flat)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

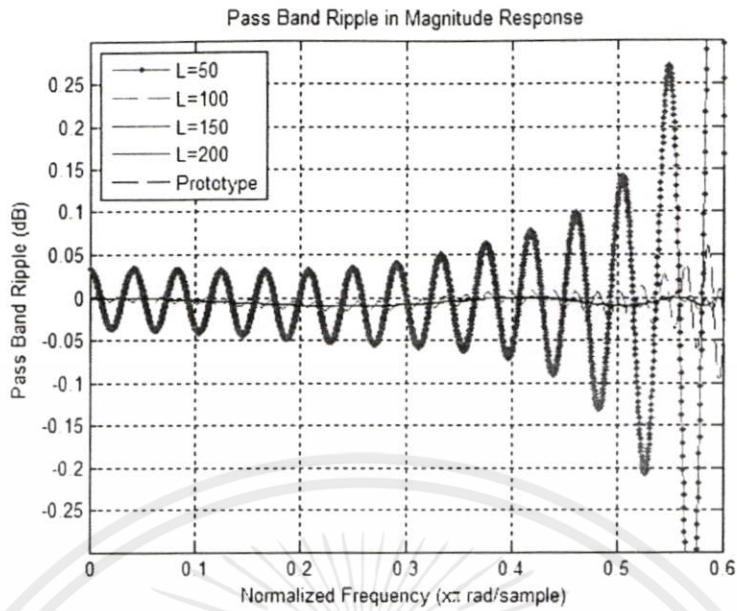


รูปที่ 3.12 ผลของอิมพัลส์ที่ L แคมป์เปิด วงจรกรองความถี่ไอโออาร์ต้นแบบเพาเวลล์ และชุน โดยใช้วิธี Over-Lab Add (OVA)

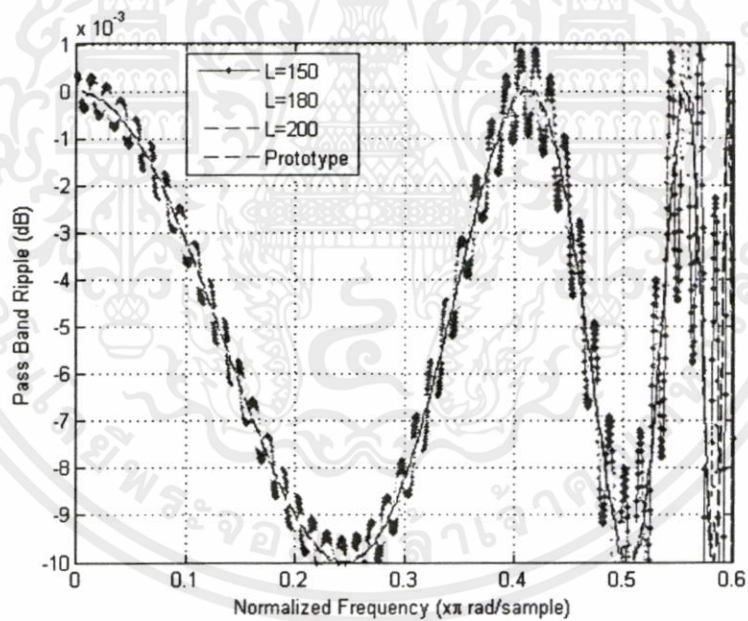


รูปที่ 3.13 ผลตอบสนองของขนาดในเชิงความถี่ ของวงจรกรองความถี่ไอโออาร์ต้นแบบเพาเวลล์ และชุน โดยใช้วิธี Over-Lab Add (OVA)

จากรูปที่ 3.12 แสดงให้เห็นอิมพัลส์ผลรวมของวงจรกรองความถี่ที่ L แคมป์เปิดในหลายช่วงเวลา ซึ่งผลลัพธ์ที่ได้มีขนาดขึ้นต่อ L ลูกอิมพัลส์อินพุตเท่านั้น และรูปที่ 3.13 แสดงให้เห็นว่า ถ้ามีการกำหนดค่า L แคมป์เปิดที่น้อยเกินไปจะปรากฏลูกคลื่นในช่วงพาสแบน (Pass Band) และอัตราการลดทอนในช่วงแถบหยุดความถี่ (Stop band) มีค่าน้อยกว่าค่าที่ได้กำหนดไว้ของเราเรียกผลนี้ว่า "Truncation error"

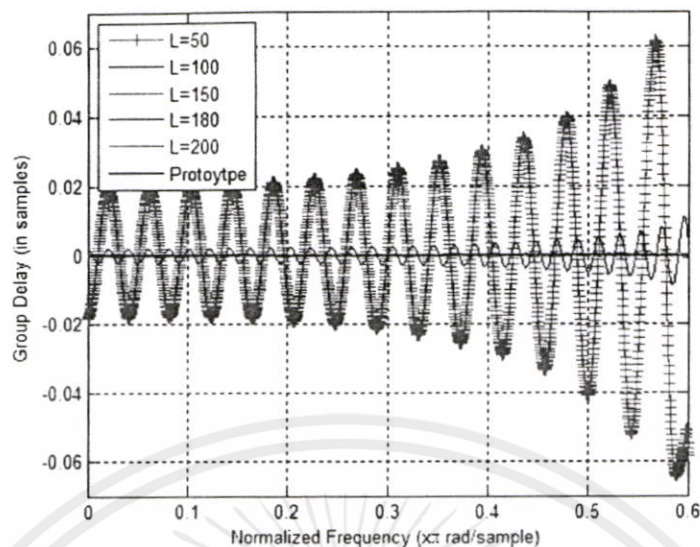


รูปที่ 3.14 ผลความถี่ของแถบความถี่ ของวงจรกรองความถี่ไฮโออาร์ดับแบบเพาเวลล์ และซุนโดยใช้วิธี Over-Lab Add (OVA)

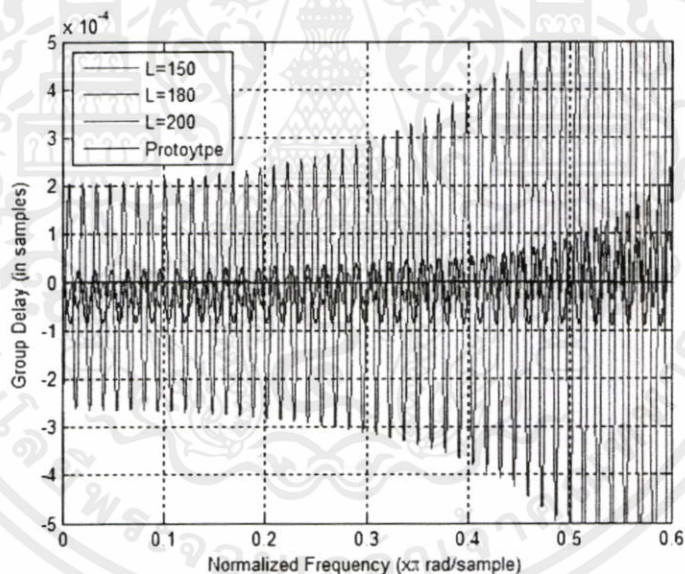


รูปที่ 3.15 ผลความถี่ของแถบความถี่ ของวงจรกรองความถี่ไฮโออาร์ดับแบบเพาเวลล์ และซุนโดยใช้วิธี Over-Lab Add (OVA)

รูปที่ 3.14 แสดงผลความถี่ของแถบความถี่ (Ripple Pass Band in Magnitude Response (dB)) โดย L แซมเปิลในขนาดต่างๆ เทียบกับต้นแบบ และรูปที่ 3.15 กลุ่มของ L แซมเปิลที่มีค่าต่ำกว่า ไม่ว่าจะเริ่มต้นตั้งแต่ 150 อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.16 ผลตอบสนองต่อกรุปดีเลย์ ของวงจรรองความถี่ไอโออาร์ตันแบบเพาเวลล์ และ
ซุน โดยใช้วิธี Over-Lab Add (OVA)



รูปที่ 3.17 ผลตอบสนองต่อกรุปดีเลย์ ของวงจรรองความถี่ไอโออาร์ตันแบบเพาเวลล์ และ
ซุน โดยใช้วิธี Over-Lab Add (OVA)

จากรูปที่ 3.12 ถึง 3.17 แสดงให้เห็นถึงเงื่อนไขในการกำหนด L แชมเปิ้ลของวงจรรอง
ไอโออาร์ตันแบบเพาเวลล์ และซุน ต่าง ๆ ที่มีการปรับเปลี่ยนค่า L แชมเปิ้ล ตั้งแต่ 50 – 250 โดย
เอกสารนี้อ้างอิง $L=200$ แชมเปิ้ลซึ่งได้นำเสนอไว้แล้ว โดยไม่ได้เปลี่ยนค่าสัมประสิทธิ์การออกแบบ ผลที่
ไม่ว่ากรณีใดก็ตามได้แสดงให้เห็นถึงการผิดเพี้ยนอย่างสูงถ้าค่า L แชมเปิ้ลมีค่าต่ำกว่า 100 หรือต่ำกว่าครึ่งหนึ่งของที่
ออกแบบไว้โดยค่าที่แสดงให้เห็นได้ชัดเจนและมีความสำคัญคือ ผลตอบสนองของขนาดในเชิง

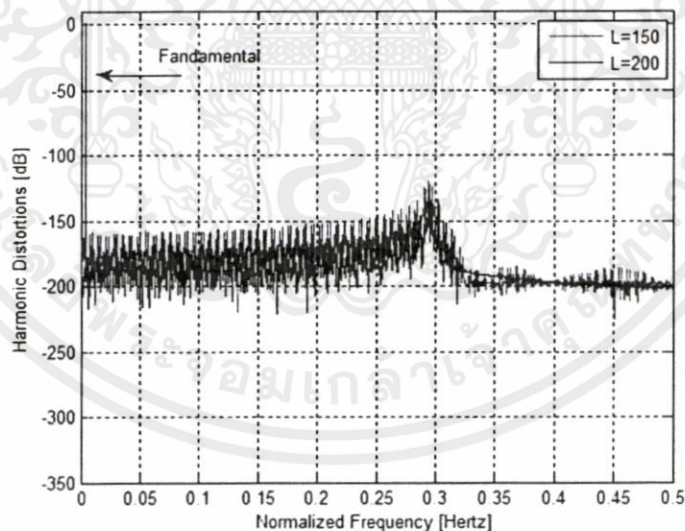
ความถี่ ซึ่งการลดทอนในช่วงหยุดความถี่จะลดต่ำ จนไม่ตรงกับที่กำหนดไว้ในการออกแบบ และ ผลตอบสนองต่อกรุปดีเลย์จะมีความแวกตัวสูงจนไม่เป็นเชิงเส้นตลอดช่วงพาสแบน (Pass Band)

ดังนั้นเราจะสังเกตได้ว่าผลของการกำหนดจำนวน L แชมเปิ้ลที่ใช้ในการกำหนดความยาวของแต่ละบล็อกของลำดับอินพุทใน LIFO ซึ่งนอกจากจะกำหนดความยาวของหน่วยความจำและความซับซ้อนของการประมวลผลแล้วยังทำให้เกิดผลที่ตามมาดังนี้ ซึ่งแน่นอนว่า ถ้ามีการกำหนด L แชมเปิ้ลไม่สัมพันธ์กับอิมพัลส์ ย่อมทำให้ผลตอบสนองนั้นพริ้ว หรือผิดเพี้ยนไปจากที่ได้ออกแบบไว้ มากน้อยขึ้นอยู่กับ L แชมเปิ้ลเป็นหลัก สังเกตได้ว่าค่า L แชมเปิ้ลน้อยกว่าจำนวนค่าสัญญาณของอิมพัลส์ จะทำให้สัญญาณที่ได้มานั้น เกิดการเพี้ยนมาก

การทดสอบความไม่เป็นเชิงเส้นของระบบนั้นทำได้โดยทดสอบกับความเพี้ยนทางฮาร์โมนิกรวม (Total Harmonic Distortions) สามารถวิเคราะห์ได้จากสัญญาณขาเข้า $f(n)$ แทนอิมพัลส์

$$f(n) = x(n) = \sin(\omega_0 n), 0 \leq n \leq N-1; \quad (3.5)$$

โดยที่ ω_0 นั้นเป็นเลขจำนวนเต็มบวกของสัญญาณขาเข้า N แชมเปิ้ล โดยที่ $\omega_0 = 2\pi l / N$
โดยที่ $l=37$ และ $N=4096$



รูปที่ 3.18 ความเพี้ยนทางฮาร์โมนิกรวม ของระบบ เพาเวลล์ และซุน

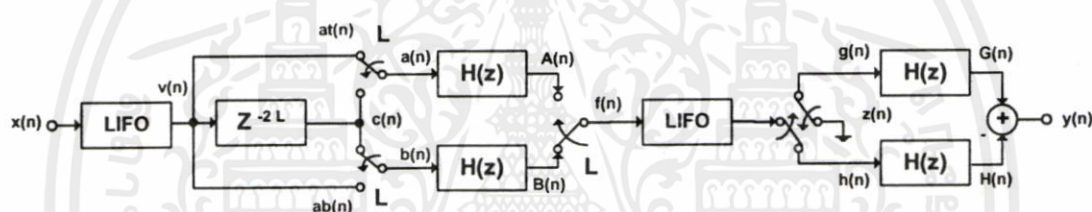
จากรูปที่ 3.18 แสดงความเพี้ยนทางฮาร์โมนิกรวม ของระบบต้นแบบเพาเวลล์และซุนใน เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า การเปรียบเทียบ ค่า L แชมเปิ้ล ว่ามีผลกระทบต่อผลรวมของระบบ เปรียบเทียบให้เห็นถึงถ้าระดับ ไม่ว่าจะดีใจว่าทั้งต้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ ฮาร์โมนิกรวม มีค่ามากกว่า -130 dB จะอยู่ที่ประมาณ $L > 200$ แชมเปิ้ล

ตารางที่ 3.3 ความยาว L แคมเปิดที่ความเพี้ยนทางฮาร์โมนิกรวม ต้นแบบเพาเวลล์ และซุน

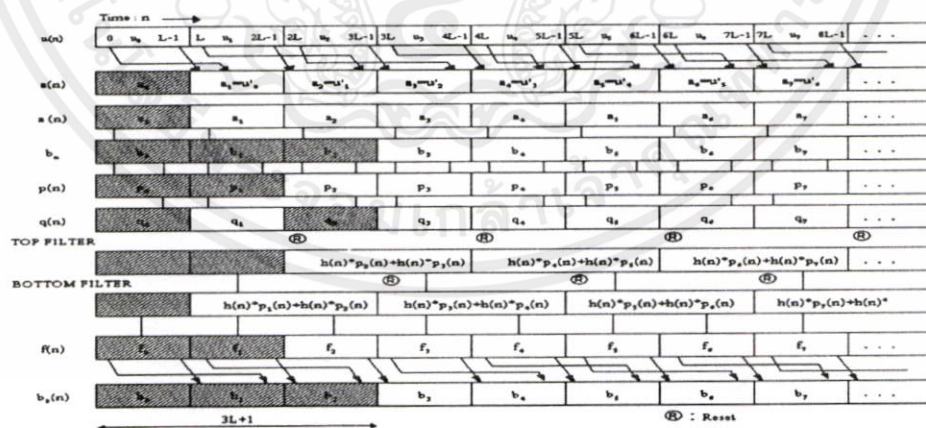
ความยาว L แคมเปิด	Total Harmonic Distortions (dB)
150	- 120
200	- 133
250	- 135
300	- 136

ตามตารางที่ 3.3 โดยถ้าเลือก $L = 200$ แคมเปิดนั้นจะเห็นความเพี้ยนทางฮาร์โมนิกรวม ต่ำกว่าระดับ -120 dB ตามกฎ 6 dB Law จะได้ไดนามิกที่ต่ำกว่า -130 dB ถ้าใช้ L ต่ำกว่า 200 แคมเปิด จะเห็นได้ว่าค่าฮาร์โมนิกที่เกิดจากความไม่เป็นเชิงเส้นของระบบก็จะมีค่าสูงขึ้น

3.5 เทคนิคของวงจรกรองความถี่ไอโออาร์ชนิด OverLab Save (OVS)



รูปที่ 3.19 บล็อกโคแอดโมเดอเรตวงจรรองความถี่ไอโออาร์ต้นแบบเพาเวลล์ และซุน โดยใช้วิธี Over-Lab Save (OVS)



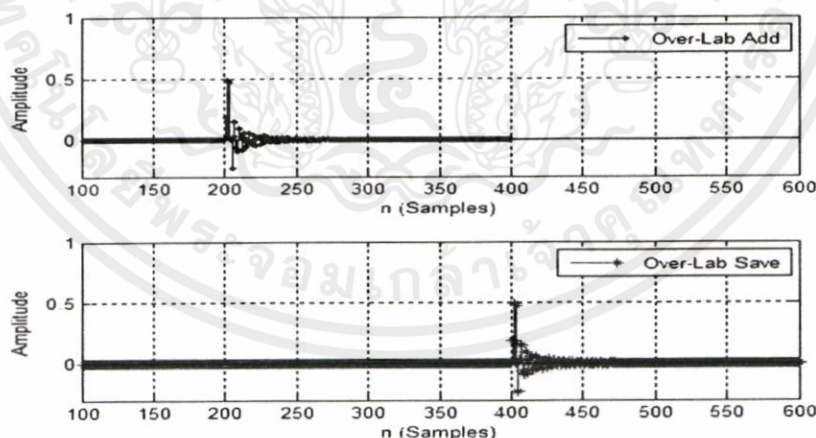
รูปที่ 3.20 ตารางเวลาของวงจรรองความถี่ไอโออาร์ต้นแบบเพาเวลล์ และซุน

โดยใช้วิธีการของ Over-Lab Save (OVS)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 3.20 แสดงตารางเวลาของวงจรกรองความถี่ไอโออาร์ต้นแบบเพาเวลล์ และซุน โดยใช้วิธีการของ Over-Lab Save (OVS) (N=1) และรูปที่ 3.19 แสดงบล็อกโคเดแกรมวงจรกรองความถี่ไอโออาร์ของที่มีเฟสเป็นเชิงเส้นโดยใช้วิธี Over-Lab Save (OVS)

โดยสัญญาณที่เข้ามาที่ด้านขาเข้า ($x(n)$) จะถูกแบ่งออกเป็นบล็อกที่มีการจำกัดความยาวขนาด L แคมเปิดและแต่ละบล็อกจะถูกพลิกกลับในเชิงเวลา ด้วยวงจร (Last-in first-out) และผ่านวงจรหน่วงเวลา ทำให้สัญญาณที่ผ่านเข้าวงจรกรองทั้งสอง ($A(n)$ และ $B(n)$) เป็นคนละเวลากัน และถูกป้อนผ่านวงจรกรองความถี่ไอโออาร์ ($H(z)$) ทั้งด้านบน (Top Filter) และด้านล่าง (Bottom Filter) และผลของการคูณแบบประสาน (Convolution) และนำสัญญาณขาออกของแต่ละบล็อกที่มีการวางเหลื่อมกัน และเมื่อนำมารวมกันได้เป็นสัญญาณที่ด้านขาออกจากวงจรกรองทั้งสอง ($A(n)$ และ $B(n)$) และถูกจำกัดความยาวโดยการรีเซ็ทให้มีความยาวเท่ากับ $2L$ จากนั้นสัญญาณที่ได้จะถูกป้อนผ่านวงจรสวิตช์ซึ่งมีเวลาในการสวิตช์เท่ากับ L , วงจรหน่วงเวลาขนาดความยาวของการหน่วงเท่ากับ $2L$ และนำสัญญาณทั้งสองมาบวกกันและส่งผ่าน วงจร LIFO อีกครั้งได้สัญญาณเป็น $b_o(n)$ ซึ่งสัญญาณที่ได้นี้มาจากวงจรกรองแบบไม่เป็นคอลชอล ($H(z^{-1})$) และถูกป้อนเข้าวงจรกรองแบบคอลชอลโดยใช้การแบ่งสัญญาณออกเป็นบล็อกมีความยาว L แคมเปิดและส่งผ่านวงจรกรองความถี่ไอโออาร์ โดยมีการจำกัดความยาวของสัญญาณขาออกเท่ากับ $2L$ เหมือนในวงจรกรองแบบไม่เป็นคอลชอลและนำสัญญาณที่ได้จากวงจรกรองทั้งสองมาบวกกันได้เป็นสัญญาณ $y(n)$



รูปที่ 3.21 สัญญาณอิมพัลส์ของความต่างระหว่าง Over-Lab Add กับ Over-Lab Save ที่เกิดขึ้นจากวงจรหน่วงเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
จากรูปที่ 3.21 แสดง สัญญาณอิมพัลส์ ความต่างระหว่าง Over-Lab Add กับ Over-Lab Save เปรียบเทียบกันสัญญาณขาออกระหว่างทั้งสองระบบนั้นเหมือนกันแต่จะต่างกันตรงที่วงจรหน่วงเวลาที่นำมาไว้ในส่วนของนอนคอลชอล ทำให้ระบบ Over-Lab Save ถูกหน่วงเวลาไป โดยที่

Over-Lab Add จะมีสัญญาณอิมพัลส์ลูกแรกออกมาที่ $L = 201$ แซมเปิลและ Over-Lab Save จะมีสัญญาณอิมพัลส์ลูกแรกออกมาที่ $L = 401$ แซมเปิล ต่างกันแค่สัญญาณอิมพัลส์ที่ถูกหน่วงเวลาไปเท่านั้นเอง แต่ผลตอบสนองของขนาดในเชิงความถี่, ความถี่ของแถบความถี่, ผลตอบสนองต่อกรุปดีเลย์ ไม่แตกต่างกัน

ด้วยระบบที่ได้นำเสนอในบทนี้ ได้จากระบบของเพาเวลล์ และซุนซึ่งผลลัพธ์ของระบบทั้งหมดจะมีการหน่วงเวลาออกไป $3L+1$ แซมเปิลซึ่งเป็นข้อเสียสำคัญของระบบ นอกจากนี้ข้อเสียอีกข้อที่สำคัญคือ ระบบเป็นเชิงเส้นแต่แปรเปลี่ยนตามเวลา และเป็นสาเหตุที่ทำให้การแปรผันของผลตอบสนองกรุปดีเลย์และตอบสนองทางเฟสไม่เป็นเชิงเส้น

ในบทถัดไปจะนำเสนอโครงสร้างของ เทคนิคในการจำกัดความยาวของผลตอบสนองต่ออิมพัลส์อันดับซึ่งจะมีผลต่อการทำให้ระบบเปลี่ยนจากเชิงเส้นที่เปลี่ยนตามเวลามาเป็นระบบเชิงเส้นที่ไม่เปลี่ยนแปลงตามเวลา (LTI) และระบบสามารถเป็นวงจรกรองความถี่ไอโออาร์ ที่ให้ผลตอบสนองทางเฟสเป็นเชิงเส้นได้อย่างสมบูรณ์ อีกด้วย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

เทคนิคการจำกัดความยาวของผลตอบสนองต่ออิมพัลส์อนันต์ (Truncated Technique)

4.1 บทนำ

เนื่องจากการสร้างวงจรกรองความถี่ไอโออาร์ ที่มีผลตอบสนองทางเฟสเป็นเชิงเส้น และสามารถประมวลผลได้ในเวลาจริงนั้น ได้ถูกนำเสนอโดย เพาเวลล์ และซุน [2] แต่มีข้อเสียที่สำคัญคือระบบเป็นเชิงเส้นแต่แปรเปลี่ยนตามเวลา และเป็นสาเหตุที่ทำให้เกิดการแปรผันของผลตอบสนองกรุปดีเลย์ และผลตอบสนองทางเฟสไม่เป็นเชิงเส้น ในวิทยานิพนธ์บทนี้จะนำเสนอวิธีการแก้ไข ด้วยการนำเสนอวิธีการจำกัดความยาวของผลตอบสนองต่ออิมพัลส์อนันต์ ให้มีความยาวที่จำกัด โดยการเลือก L แชมเปิ้ลที่เหมาะสมดังแสดงให้เห็นใน ตารางที่ 3.2 มาทำการประมาณค่าผลตอบสนองต่อสัญญาณอิมพัลส์ที่มีความยาวหลังจาก L แชมเปิ้ลเป็นคั่นไป การเลือกความยาว L แชมเปิ้ลที่เหมาะสมนี้ จะมีผลต่อการกระเพื่อมในแถบผ่านความถี่ (Ripple in Pass Band) และการลดทอนของแถบหยุดความถี่ (Attenuation in Stop Band) แต่ถ้าไม่มีการตัด L แชมเปิ้ล ที่มีความยาวหลังจากค่า L แชมเปิ้ลไปแล้วจะทำให้เกิดความไม่เป็นเชิงเส้นในระบบ (Weakly Nonlinear in the System) ทดสอบโดยการหาค่าความผิดเพี้ยนทางฮาร์โมนิกส์โดยรวม (Total Harmonic Distortion)

4.2 เทคนิคการจำกัดความยาวของผลตอบสนองต่ออิมพัลส์อนันต์

โดยในรูปที่ 4.1(a) เป็นผลตอบสนองต่ออิมพัลส์ของวงจรกรองความถี่ไอโออาร์ที่มีเฟสเป็นเชิงเส้นหรือหาได้จาก $H(z)$ และในรูปที่ 4.1(b) เป็นผลตอบสนองต่ออิมพัลส์ของตัวกรองค่าเรซิดิวซ์ $H_L(z)$ ซึ่งจะใช้การประมาณค่าในการสร้างผลตอบสนองต่ออิมพัลส์ของ $H(z)$ ที่มีความยาวมากกว่า L แชมเปิ้ลขึ้นไปแต่เราต้องการจำกัดความยาวของผลตอบสนองอิมพัลส์ไว้ที่ L แชมเปิ้ล ดังนั้นจึงทำการห้วงเวลาสัญญาณที่ได้จาก $H_L(z)$ ดังแสดงในรูปที่ 4.1(c) และนำผลที่ได้ไปลบออกจากผลตอบสนองต่ออิมพัลส์อนันต์ $H(z)$ เราจึงได้เทคนิคในการจำกัดความยาวของผลตอบสนองต่ออิมพัลส์อนันต์ดังแสดงในรูปที่ 4.1(d) และวงจรทั้งหมดแสดงบล็อกโคอะแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การหาค่าสัมประสิทธิ์ของตัวกรองค่าเรซิดิวซ์

4.3.1 ตัวกรองค่าเรซิดิวซ์

ตัวกรองค่าเรซิดิวซ์คือวงจรกรองความถี่ไอโออาร์ฟิลเตอร์ที่ใช้โครงสร้างแบบ Direct Form II ซึ่งใช้ประมาณผลตอบสนองอนันต์ต่อสัญญาณอิมพัลส์ที่มีความยาวหลังจาก L แซมเปิลเป็นต้นไป โดยมีอันดับใดๆที่มากกว่าอันดับ $1(n=1)$ และมีอันดับเป็นเลขคู่โดยสามารถสร้างได้จากการนำค่าราคาของโพลของวงจรกรองความถี่ไอโออาร์ ($H(z)$) ซึ่งอยู่ในลักษณะเป็นคู่เชิงซ้อน โดยเลือกจากคู่ที่มีตำแหน่งการวางใกล้เคียงกับวงกลมหนึ่งหน่วยที่มากที่สุดและผลของสัญญาณที่ได้จากตัวกรองค่าเรซิดิวซ์จะถูกหน่วงเวลาออกไป L แซมเปิลจากนั้นนำสัญญาณขาออกที่ได้จากวงจรกรองความถี่ไอโออาร์ มาลบกับสัญญาณที่ได้จากตัวกรองค่าเรซิดิวซ์จะถูกหน่วงเวลาออกไป L แซมเปิลและได้เป็นสัญญาณขาออกที่มีการจำกัดความยาวหรือเป็นการใช้การตัดความยาวของผลตอบสนองอนันต์ต่อสัญญาณอิมพัลส์ให้มีค่าจำกัดแทนการรีเซ็ทสัญญาณในระบบของเพาเวลต์และซุน และเมื่อเราทำการวิเคราะห์ด้วยสมการ State-Space กับระบบของเพาเวลต์และซุนเราพบว่าระบบดังกล่าวเป็นระบบแปรเปลี่ยนตามเวลา และการแทนการรีเซ็ทด้วยวิธีการจำกัดความยาวจะเป็นการเปลี่ยนจากการรีเซ็ทให้เป็นศูนย์ที่ค่าแซมเปิลสุดท้ายของทุก ๆ บล็อกจากสัญญาณขาออกของวงจรกรองไอโออาร์ฟิลเตอร์ ทั้งด้านบนและด้านล่างมาเป็นการทำให้สัญญาณทุกแซมเปิลเป็นศูนย์ที่จุดต่อระหว่างบล็อกโคอะแกรมรูปที่ 7 และสัญญาณขาออกของตัวกรองค่าเรซิดิวซ์สามารถเขียนแสดงความสัมพันธ์ระหว่างผลตอบสนองอนันต์ต่อสัญญาณอิมพัลส์ของวงจรกรองความถี่ไอโออาร์ กับตัวกรองค่าเรซิดิวซ์ได้ดังนี้

$$h_L(n-L) = h(n), \quad n \geq L \\ = 0 \quad n < L \quad (4.1)$$

4.3.2 ตัวกรองค่าเรซิดิวซ์ที่มีอันดับ K ใดๆ

เราสามารถเขียนสมการฟังก์ชันถ่ายโอนในรูปที่ของสมการเศษส่วน โนโคเมนของแซด สำหรับตัวกรองค่าเรซิดิวซ์ที่มีอันดับ K ใดๆ ได้ดังนี้

$$H(z) = \frac{a_0 + a_1 z^{-1} + a_2 z^{-2} + \dots + a_K z^{-K}}{1 - b_1 z^{-1} - b_2 z^{-2} - \dots - b_K z^{-K}} \quad (4.2)$$

และเมื่อเราสร้างตัวกรองค่าเรซิดิวซ์ที่มีอันดับ K ใดๆด้วยโครงสร้างวงจรกรองความถี่ไอโออาร์ฟิลเตอร์แบบ direct form II ที่อันดับ K ใดๆ (เมื่อ K เป็นเลขคู่) และเรากำหนดให้สัญญาณอินพุตเป็นสัญญาณอิมพัลส์เราสามารถหาความสัมพันธ์ระหว่างค่าที่แซมเปิลใดๆกับค่าแซมเปิลที่ผ่านมา กับค่าสัมประสิทธิ์ในตัวกรองได้ดังนี้สัญญาณที่จุดต่อ $g(n)$ ใดๆ

$$g(n) = \delta(n) + b_1g(n-1) + b_2g(n-2) \quad (4.3)$$

$$g(n) = a_0\delta(n) + a_1g(n-1) + a_2g(n-2) \quad (4.4)$$

4.3.3 สัญญาณที่สัญญาณขาออกที่ค่าแซมเปิลใด ๆ

$$h(0) = a_0g(0) \quad (4.5)$$

$$h(1) = a_0g(1) + a_1g(0)$$

$$\begin{aligned} h(2) &= a_0\{b_1g(1) + a_1g(0)\} + a_1b_1g(0) + a_2g(0) \\ &= b_1h(1) + b_2h(0) + a_2g(0) \end{aligned} \quad (4.6)$$

$$h(n) = a_0g(n) + a_1g(n-1) + a_2g(n-2) \quad (4.7)$$

$$\begin{aligned} &= a_0\{b_1g(n-1) + b_2g(n-2)\} \\ &\quad + a_1\{b_1g(n-2) + b_2g(n-3)\} \\ &\quad + a_2\{b_1g(n-3) + b_2g(n-4)\} \end{aligned} \quad (4.8)$$

$$= b_1h(n-1) + b_2h(n-2) \quad (4.9)$$

ดังนั้นค่าของอิมพัลซ์ที่เวลาแซมเปิล n ใด ๆ สามารถหาค่าได้จากความสัมพันธ์ดังสมการที่ 5.10

$$h(n) = \begin{cases} 0 & n < 0 \\ b_1h(n-1) + b_2h(n-2) + a_n & n = 0, 1, 2 \\ b_1h(n-1) + b_2h(n-2) & n \geq 3 \end{cases} \quad (4.10)$$

และเราสามารถหาค่าสัมประสิทธิ์ของเทอมเศษเมื่อเราทราบค่าอิมพัลซ์ของวงจรตรงความถี่ไอโออาร์ และค่าสัมประสิทธิ์เทอมส่วนได้สำหรับอันดับ K ใด ๆ ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์อื่น ๆ ได้
 $c_0 = b_1h(L-1) + b_2h(L-2) + b_3h(L-3) + \dots + b_Kh(L-K) = h(L)$ (4.11)
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$c_1 = b_2h(L-1) + b_3h(L-2) + b_4h(L-3) + \dots \quad (4.12)$$

$$+b_{K-1}h(L-K+2)+b_Kh(L-K+1)$$

$$c_2 = b_3h(L-1)+b_4h(L-2)+b_5h(L-3)+\dots+b_Kh(L-K+2) \quad (4.13)$$

$$c_{K-2} = b_{K-1}h(L-1)+b_Kh(L-2) \quad (4.14)$$

$$c_{K-1} = b_Kh(L-1) \quad (4.15)$$

4.3.4 วงจรกรองความถี่ไฮโออาร์ direct form II ที่อันดับที่ 2

เราสามารถลดจำนวนของตัวกรองค่าเรซิดิวซ์ที่มีอันดับ K ได้ๆลงได้เมื่อกำเนินถึงการต้องการลดความซับซ้อนของกระบวนการในการคำนวณ โดยอันดับที่ต่ำสุดที่เป็นไปได้คืออันดับที่ 2 สมการฟังก์ชันถ่ายโอนในรูปของสมการเศษส่วน โนโคเมนของแซคสำหรับตัวกรองค่าเรซิดิวซ์ที่มีอันดับที่ 2 ได้ดังนี้

$$H_L(z) = \frac{c_0 + c_1z^{-1} + c_2z^{-2}}{1 - b_1z^{-1} - b_2z^{-2}} = \frac{C(z)}{B(z)} \quad (4.16)$$

$$A(z) - z^{-L}C(z) = B(z)H_T(z) \quad (4.17)$$

$$C(z) - z^{-L}(A(z) - B(z)H_T(z)) \quad (4.18)$$

$$(b_1h(L-1) + b_2h(L-2))z^{-L} + b_2h(L-1)z^{-(L+1)} \quad (4.19)$$

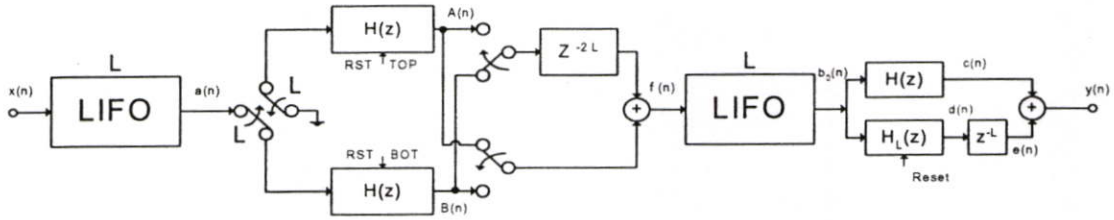
ดังนั้นเมื่อ $n=2$ เราเราสามารถหาค่าสัมประสิทธิ์ของเทอมเศษได้ดังนี้

$$c_0 = h(L), c_1 = b_2h(L-1), c_2 = 0 \quad (4.20)$$

ค่าสัมประสิทธิ์ของสมการพหุนามทั้งเศษและส่วนแสดงดังตารางที่ 4.1 และใช้ในการจำลองผลด้วยโปรแกรมซึ่งจะกล่าวต่อไปในภายหลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

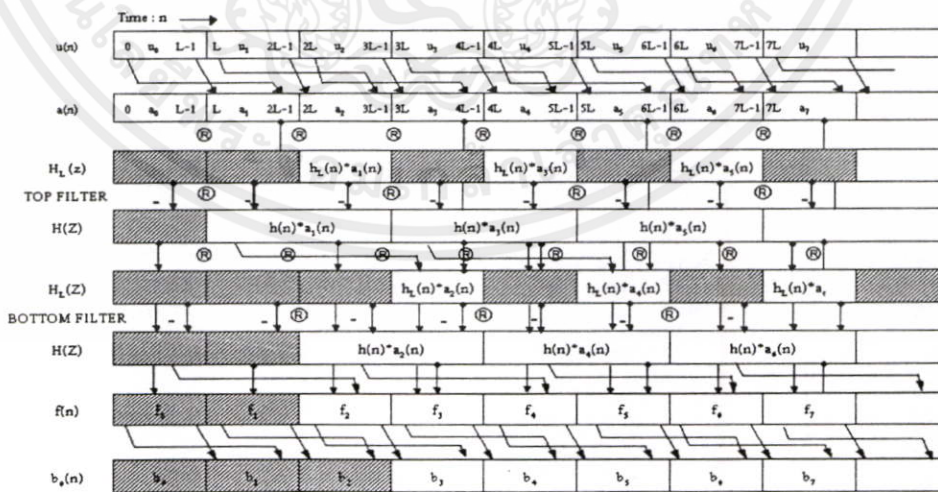
4.4 เทคนิคการจำกัดความยาวของวงจรกรองความถี่โอไออาร์ชนิด OverLab Add



รูปที่ 4.3 เทคนิคการนำหลักการจำกัดความยาวของผลตอบสนองอนันต์

มาใช้กับวงจรกรองแบบคอลชอล

เราสามารถนำการจำกัดความยาวของผลตอบสนองต่ออิมพัลส์มาใช้กับวงจรกรองทั้งไม่เป็นคอลชอลและวงจรกรองคอลชอล ที่มีความยาวจำกัดขนาด L แซมเปิล กับระบบของเพาเวลต์ และซุนได้ดังรูปที่ 4.5 คือนำวงจรจำกัดความยาวไปต่อขนานเข้ากับวงจรกรองความถี่โอไออาร์ ทุกตัวในระบบ โดยระบบยังคงทำงานเหมือนกับระบบของเพาเวลต์ และซุน จะต่างกันตรงจุดการรีเซ็ตให้เป็นศูนย์เท่านั้น ซึ่งจะมีผลต่อการทำให้ระบบเปลี่ยนจากเป็นเชิงเส้นแต่แปรเปลี่ยนตามเวลา มาเป็นระบบเชิงเส้นที่ไม่แปรเปลี่ยนตามเวลา (Linear Time Invariant) และระบบสามารถให้เงื่อนไขเป็นวงจรกรองความถี่โอไออาร์ ที่ให้ผลตอบสนองทางเฟสเป็นเชิงเส้นได้อย่างสมบูรณ์ หรือเกือบสมบูรณ์ (Near Perfect Linear Phase) เพราะระบบนี้ความสมบูรณ์ของการให้ให้ผลตอบสนองทางเฟสเป็นเชิงเส้นอย่างสมบูรณ์ จะขึ้นกับความยาวของการตัด L โดยสัญญาณที่สัญญาณขาออกยังมีการหน่วงเวลาเท่าเดิมคือ $3L+1$ แซมเปิล

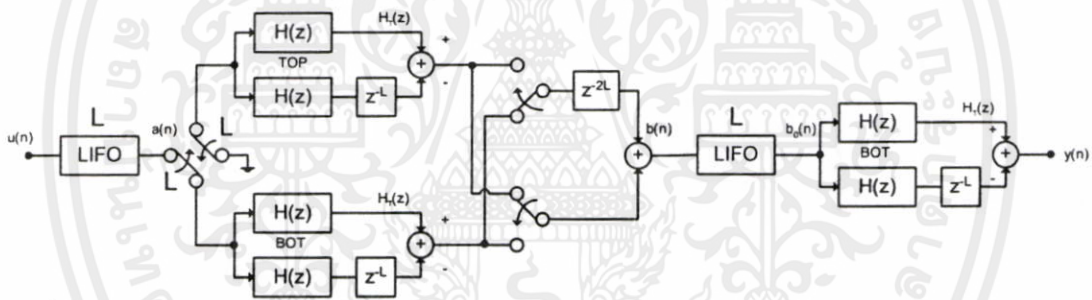


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

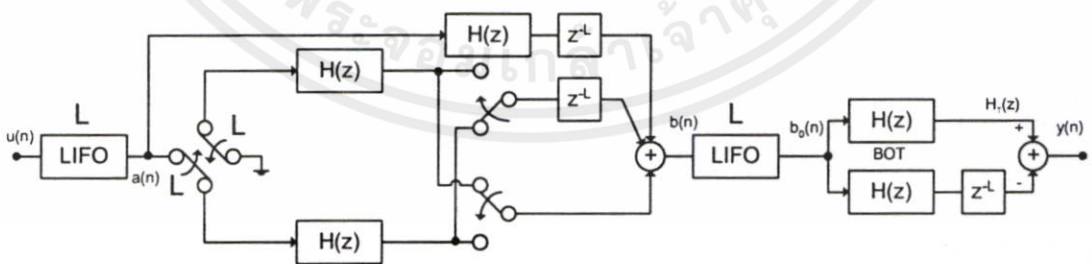
รูปที่ 4.4 โดอะแกรมเวลาการนำหลักการจำกัดความยาวของผลตอบสนองอนันต์

มาใช้กับวงจรกรองแบบคอลชอล

รูปที่ 4.4 แสดงไคอะแกรมเวลาแสดงขั้นตอนการทำงานในเชิงเวลาของระบบที่นำเสนอ โดยสัญญาณที่เข้ามาที่ด้านขาเข้า $x(n)$ จะถูกแบ่งออกเป็น บล็อกที่มีการจำกัดความยาวขนาด L แคมป์เปิดและแต่ละบล็อกจะถูกพลิกกลับในเชิงเวลา ด้วยวงจร LIFO และถูกป้อนผ่านวงจรกรองความถี่ไฮโออาร์ $H(z)$ ทั้งด้านบน (Top Filter) และด้านล่าง (Bottom Filter) และผลของการคูณแบบประสาน (Convolution) และนำสัญญาณขาออกของแต่ละบล็อกที่มีการวางเหลื่อมกันนำมา รวมกันได้เป็นสัญญาณขาออกจากวงจรกรองทั้งสอง ($A(n)$ และ $B(n)$) และถูกจำกัดความยาวโดยการรีเซ็ทให้มีความยาวเท่ากับ $2L$ จากนั้นสัญญาณที่ได้จะถูกป้อนผ่านวงจรสวิตช์ซึ่งมีเวลาในการสวิตช์เท่ากับ L , วงจรหน่วงเวลาขนาดความยาวของการหน่วงเท่ากับ $2L$ และนำสัญญาณทั้งสองมาบวกกันและส่งผ่านวงจร LIFO อีกครั้งได้สัญญาณเป็น $b_0(n)$ ซึ่งสัญญาณที่ได้นี้มาจากวงจรกรองแบบไม่เป็นคอลชอล $H(z^{-1})$ และถูกป้อนเข้าวงจรกรองแบบคอลชอลโดยใช้การแบ่งสัญญาณ ออกเป็นบล็อกมีความยาว L แคมป์เปิดและส่งผ่านวงจรกรองความถี่ไฮโออาร์ โดยมีเทคนิคการจำกัดความยาวของสัญญาณขาออกเท่ากับ $2L$ เหมือนในวงจรกรองแบบไม่เป็นคอลชอลและนำสัญญาณที่ได้มาจากวงจรกรองทั้งสองมาบวกกันได้เป็นสัญญาณ $y(n)$



รูปที่ 4.5 บล็อกไคอะแกรมการนำหลักการจำกัดความยาวของผลคอบสองอนันต์มาใช้กับ วงจรกรองความถี่ทั้งแบบไม่เป็นคอลชอลและเป็นคอลชอล



รูปที่ 4.6 บล็อกไคอะแกรมระบบที่มีการลดความซับซ้อนของการประมวลผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 4.5 เป็นระบบเดียวกับรูปที่ 4.4 ที่นำเสนอแต่เมื่อวิเคราะห์การทำงานด้วยไดอะแกรมเชิงเวลาพบว่ามันความซับซ้อนเพิ่มขึ้น จึงทำการลดรูปโดยเหลือการใช้ตัวกรองค่าเรซิดิวซ์ที่ถูกหวนเวลาไปเพียงตัวเดียวจากที่ต้องใช้ถึงสองตัวดังในรูปที่ 4.6 ทำให้สามารถลดความซับซ้อนของการคำนวณลงไปได้ โดยที่ผลตอบสนองมีค่าเดียวกับระบบในรูปที่ 4.8 และ รูปที่ 4.9

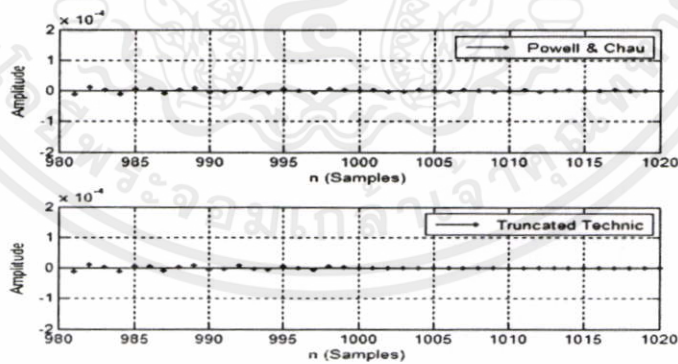
โดยค่าสัมประสิทธิ์ \tilde{H}_L อันดับที่ 2 นั้นสามารถหาได้จาก สมการ 4.1

$$H(z) = \frac{1}{2} \left[\frac{a_0 + z^{-1}}{1 + a_0 z^{-1}} \cdot \frac{b_0 + b_1 z^{-1} + z^{-2}}{1 + b_1 z^{-1} + b_0 z^{-2}} + \frac{c_0 + c_1 z^{-1} + z^{-2}}{1 + c_1 z^{-1} + c_0 z^{-2}} \cdot \frac{d_0 + d_1 z^{-1} + z^{-2}}{1 + d_1 z^{-1} + d_0 z^{-2}} \right] \quad (4.21)$$

$$\tilde{H}_L(z) = \frac{e_0 + e_1 z^{-1} + e_2 z^{-2}}{1 + f_1 z^{-1} + f_2 z^{-2}} \quad (4.22)$$

ตารางที่ 4.1 ค่าสัมประสิทธิ์ของตัวกรอง $\tilde{H}_L(z)$ อันดับที่ 2

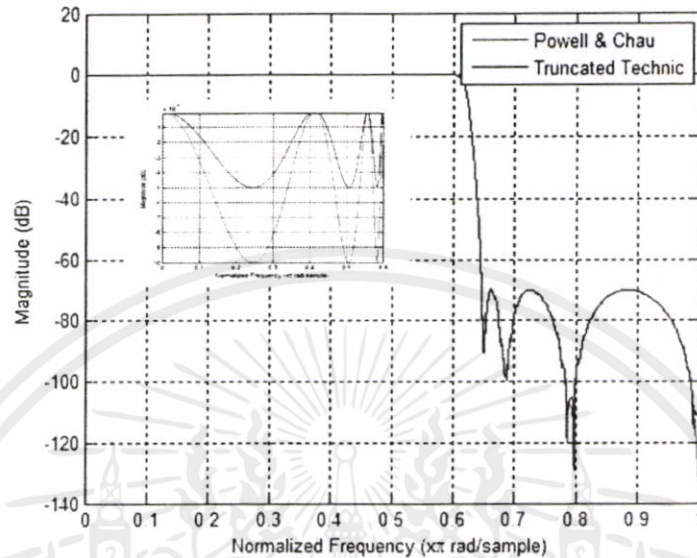
e_0	= 0.00001825246
e_1	= 0.00000388695
e_2	= 0
f_1	= 0.7085589
f_2	= 0.9175521



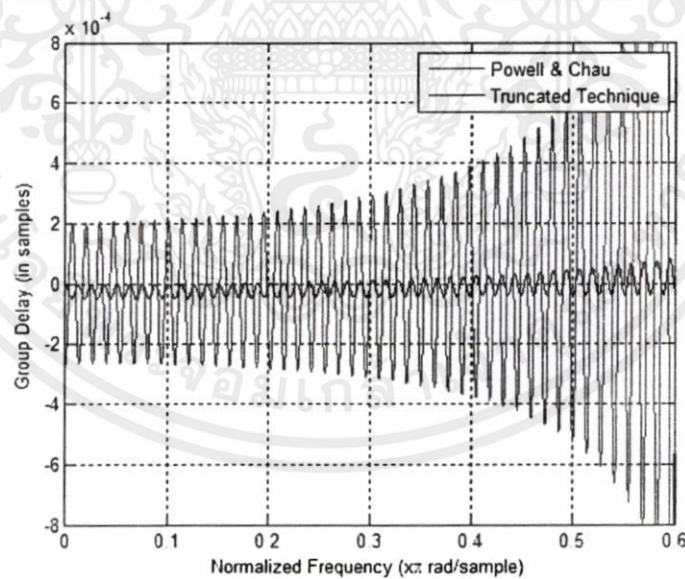
รูปที่ 4.7 อิมพัลส์เปรียบเทียบระหว่างต้นแบบ เพาเวลล์ และซุนกับเทคนิคการจำกัดความยาว

รูปที่ 4.7 แสดงผลของสัญญาณที่ได้จากตัวกรองค่าเรซิดิวซ์จะถูกหวนเวลาออกไป $L = 200$ แซมเปิล ณ ตำแหน่งที่ $L = 1001$ แซมเปิล จากนั้นนำสัญญาณขาออกที่ได้จากตัวกรองความถี่ไอโออาร์ มาลบกับสัญญาณที่ได้จากตัวกรองค่าเรซิดิวซ์จะถูกหวนเวลาออกไป $L = 200$ แซมเปิล ณ ตำแหน่งที่ $L = 1001$ และได้เป็นสัญญาณขาออกที่มีการจำกัดความยาวหรือเป็นการใช้การตัด

ความยาวของผลตอบสนองอนันต์ต่อสัญญาณอิมพัลซ์ให้มีค่าจำกัดแทนการรีเซ็ทสัญญาณในระบบของเพาเวลล์ และซุน

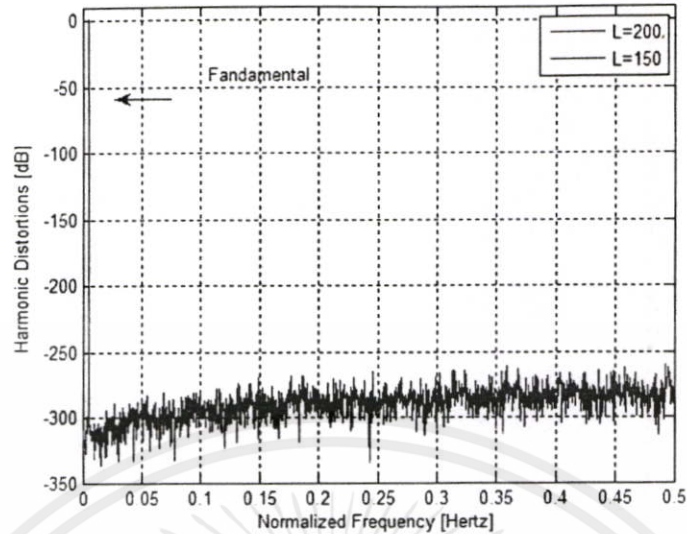


รูปที่ 4.8 ผลตอบสนองของขนาดในเชิงความถี่ เปรียบเทียบระหว่างต้นแบบเพาเวลล์ และซุน กับเทคนิคการจำกัดความยาวที่ $L = 200$ แซมเปิ้ล



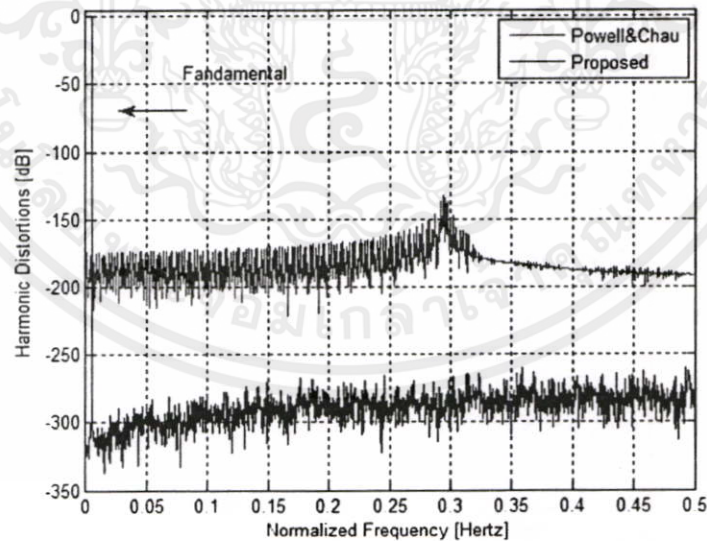
รูปที่ 4.9 ค่าการแปรผันของกรุปดีเลย์เปรียบเทียบระหว่างต้นแบบเพาเวลล์ และซุน กับเทคนิคการจำกัดความยาวที่ $L = 200$ แซมเปิ้ล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10 ค่าความเพี้ยนทางฮาร์โมนิรวมเทคนิคการจำกัดความยาวเปรียบเทียบ $L = 150$, 200 แซมเปิ้ล

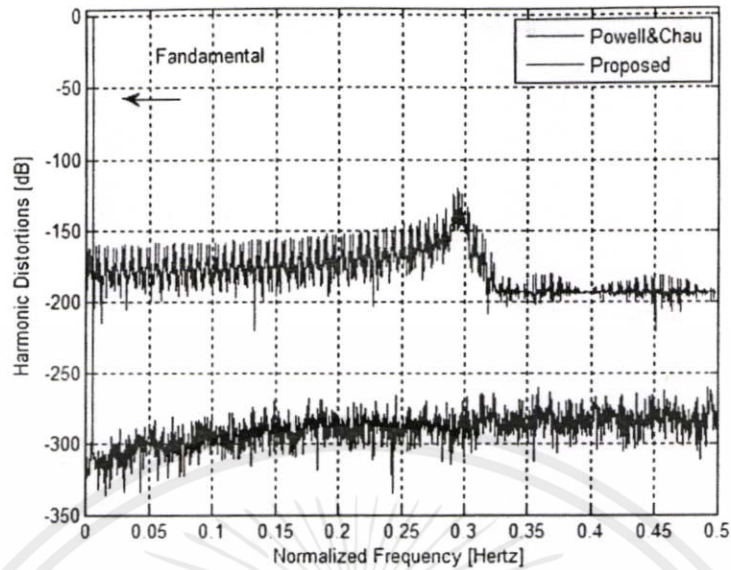
รูปที่ 4.10 แสดงค่าความเพี้ยนทางฮาร์โมนิรวมเทคนิคการจำกัดความยาวเปรียบเทียบ L แซมเปิ้ล ที่ 150 และ 200 แสดงให้เห็นถึงผลที่เกิดจากการป้อนสัญญาณ $f(n)$ ทดสอบในระบบ จำนวนลูกเท่ากับแซมเปิ้ลในระบบที่ทดสอบ เพื่อทดสอบค่าความเพี้ยนทางฮาร์โมนิ



รูปที่ 4.11 ค่าความเพี้ยนทางฮาร์โมนิรวมเปรียบเทียบระหว่างต้นแบบเพาเวลล์ และซุน

กับเทคนิคการจำกัดความยาวที่ $L = 200$ แซมเปิ้ล

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือการเขียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.12 ค่าความเพี้ยนทางฮาร์โมนิรวมเปรียบเทียบระหว่างดินแบบเพาเวลล์ และชุน กับเทคนิคการจำกัดความยาวที่ $L = 150$ แซมเปิล

ตารางที่ 4.2 ความยาว L แซมเปิลที่ความเพี้ยนทางฮาร์โมนิรวม เทคนิคการจำกัดความยาว

ความยาว L แซมเปิล	Total Harmonic Distortions (dB)
150	-256.642847208969
200	-260.3825766080586
250	-260.9186937385204

ในการออกแบบวงจรกรองสัญญาณเสียง โดยจะคำนึงถึงผลกระทบต่อ Section Error และ Truncating Error โดยแสดงให้เห็นในตารางที่ 4.2 ค่าความเพี้ยนทางฮาร์โมนิรวมนั้นแสดงให้เห็นเปรียบเทียบที่ L เท่ากับ 200 และ 150 ดังแสดงให้เห็นในรูปที่ 4.11 และ 4.12 ตามลำดับ

โดยที่ระบบเมื่อมีค่า L แซมเปิลน้อยกว่า 150 เมื่อถูกขยายด้วยคิวิตอล แอมป์ที่มีอัตราขยายมากกว่า 20 dB ฮาร์โมนิกความไม่เป็นเชิงเส้นจะสามารถรับฟังได้ โดยถ้าเลือก $L = 200$ แซมเปิลนั้นจะเห็นความเพี้ยนทางฮาร์โมนิรวม (Total Harmonic Distortions) ต่ำกว่าระดับ -300 dB ตามกฎ 6 dB จะได้ไดนามิกที่ต่ำกว่า -130 dB ถ้าใช้ L ต่ำกว่า 200 แซมเปิล จะเห็นได้ว่าค่าฮาร์โมนิกที่เกิดจากความไม่เป็นเชิงเส้นของระบบก็จะมีค่าสูงขึ้น

จากรูปที่ 4.3 ได้นำเสนอเทคนิคในการจำกัดความยาวของวงจรกรองความถี่ไอโออาร์ ให้มีขนาดความยาวจำกัดและถูกนำมาใช้ในการสร้างวงจรกรองความถี่ไอโออาร์ ย่อยในระบบที่นำเสนอนี้ โดยเพาเวลล์ และชุน ซึ่งเป็นวงจรกรองความถี่ไอโออาร์ในรูปที่ 3.10 ซึ่งผลที่ได้นั้นแสดงในรูปที่ 4.8 แสดงผลตอบสนองของขนาดในเชิงความถี่เปรียบเทียบระหว่างดินแบบ เพาเวลล์ และ

ชุน กับเทคนิคการจำกัดความยาวมีผลกระทบในช่วงแถบผ่านความถี่ (Ripple Passband) อยู่ที่ 5×10^{-2} dB น้อยกว่า 2 เท่าของคั่นแบบเพาเวลล์ และชุนและรูปที่ 4.9 แสดงค่าการแปรผันของกรู๊ป ดีเลย์ เปรียบเทียบระหว่างคั่นแบบ เพาเวลล์ และชุนกับ เทคนิคการจำกัดความยาว เปรียบเทียบ โดย แสดงให้เห็นว่า ระบบที่เสนอในวิทยานิพนธ์ฉบับนี้ แสดงให้เห็นถึงคุณลักษณะของเทคนิคการ จำกัดความยาว โดยให้เงื่อนไขของการเป็นผลตอบสนองเฟสเชิงเส้นอย่างสมบูรณ์ จะสังเกตเห็นว่า มีความราบเรียบมากกว่า ระบบเพาเวลล์ และชุน มาก ดังแสดงให้เห็นในรูปที่ 4.9

วงจรกรองความถี่ไอโออาร์มีผลตอบสนองเฟสเชิงเส้นอย่างสมบูรณ์ จะไม่ทำให้สัญญาณ ที่ผ่านช่วงความถี่ที่ต้องการในแต่ละแบบของฟิลเตอร์ เปลี่ยนรูปร่างไปจากเดิม หรือ โกล้เคียงกับ สัญญาณขาเข้ามากที่สุด มีผลตอบสนองทางขนาดต่อความถี่ของวงจรที่นำเสนอไม่ผิดเพี้ยนไปจาก ระบบคั่นแบบเพาเวลล์ และชุน โดยที่จะมีการหน่วงเวลาของสัญญาณอินพุทที่ $3L+1$ แซมเปิ้ล เท่ากัน

ตารางที่ 4.3 ความซับซ้อนของการคำนวณ (Computational complexity)

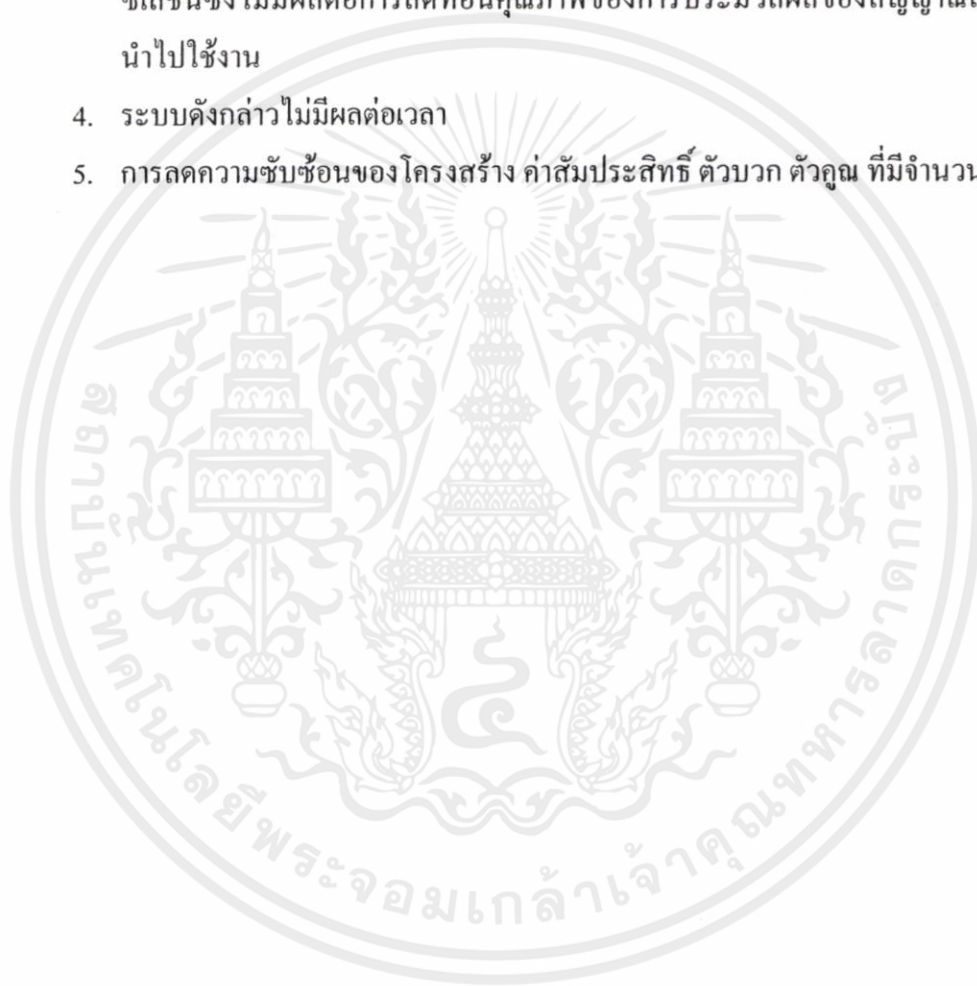
	Multiplication	Additions
(a) Proposed system with time division multiple method direct HL(z)	41	49
(b) Limited-cycle-free Powell-Chau system	28	62
(c) FIR	73	145

จากผลการจำลองที่ได้แสดงให้เห็นข้างต้น ทำให้เห็นว่าระบบที่ได้นำเสนอ สามารถลด ความซับซ้อนในการคำนวณลงได้ และมีเฟสเป็นเชิงเส้นอย่างสมบูรณ์ โดยที่จำนวนของตัวคูณและ ตัวบวกต่อ 1 แซมเปิ้ลสำหรับหลายระบบได้ถูกนำมาคำนวณและเปรียบเทียบกันที่ค่าความยาว เท่ากันคือ $L = 200$ แซมเปิ้ล ดังแสดงในตารางที่ 4.3 จาก (a) ระบบที่นำเสนอในรูปที่ 4.6 ซึ่งใช้ วงจรกรองความถี่ไอโออาร์ 3 ตัว ที่ข้อกำหนดข้อมูลจำเพาะของความถี่เหมือนกัน จะใช้ตัวบวก น้อยกว่าเป็นจำนวนเท่ากับ 13 ตัว เมื่อเทียบกับระบบของเพาเวลล์ และชุน (b) และน้อยกว่าวงจร กรองความถี่ไอโออาร์ (c) เป็นจำนวน 32 และ 96 ตัวตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในวิทยานิพนธ์บทนี้ แสดงให้เห็นถึงคุณลักษณะของเฟสเป็นเชิงเส้นโดยให้เงื่อนไขของการเป็นเฟสเชิงเส้นอย่างสมบูรณ์ โดยใช้เทคนิคการจำกัดความยาวผลตอบสนองอิมพัลชันนิต์ซึ่งผลที่ได้ ซึ่งเมื่อเปรียบเทียบกับระบบคั่นแบบเพาเวลล์ และซุน นั้น สามารถให้ข้อดีกว่าดังนี้

1. มีผลตอบสนองของเฟสหรือให้เงื่อนไขของการเป็นเฟสเชิงเส้นอย่างสมบูรณ์
2. ผลตอบสนองกรุปดีเลย์ ราบเรียบตลอดย่านความถี่ที่ออกแบบไว้ โดยที่จะเกิดการพริ้วที่แถบน้อยลง
3. ผลรวมของผลตอบสนองกรุปดีเลย์ทั้งหมดมีลักษณะราบเรียบโดยปราศจากการออสซิลเลชันซึ่งไม่มีผลต่อการลดทอนคุณภาพของการประมวลผลของสัญญาณลงในการนำไปใช้งาน
4. ระบบดังกล่าวไม่มีผลต่อเวลา
5. การลดความซับซ้อนของโครงสร้าง ค่าสัมประสิทธิ์ ตัวบวก ตัวคูณ ที่มีจำนวนน้อยกว่า



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

การออกแบบและพัฒนา

5.1 การใช้โปรแกรมซิมมูลิงค์ เพื่อจำลองการทำงานของวงจรความถี่

ซิมมูลิงค์ เป็นโปรแกรมที่เป็นส่วนที่เพิ่มเติมเข้ามาในโปรแกรม MATLAB ซึ่งเป็นโปรแกรมที่พัฒนาโดยบริษัท The Mathworks [21] โดยเป็นโปรแกรมที่มีความสามารถในการแก้ปัญหาทางคณิตศาสตร์ที่มีประสิทธิภาพสูง ในส่วนของ ซิมมูลิงค์ นั้นเป็นเครื่องมือที่ใช้ในการเขียนโปรแกรมเพื่อหาคำตอบของสมการทางคณิตศาสตร์ โดยใช้ลักษณะการโปรแกรมในรูปแบบของบล็อกไดอะแกรม (Block Diagram) เป็นหลัก โดยเฉพาะอย่างยิ่งระบบสมการเชิงอนุพันธ์ซึ่งมักจะพบปัญหาในการหา Closed Form Solution หรือการหาคำตอบเมื่อเทียบกับเวลาในช่วงเวลาใด ๆ ดังนั้น ซิมมูลิงค์จะเข้ามามีบทบาทในการทำให้การจำลองการตอบสนองของระบบมีความสะดวกมากยิ่งขึ้น

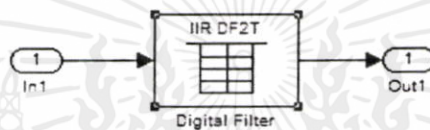
สำหรับองค์ประกอบของโปรแกรมนั้น ไม่ว่าจะเป็นวงจรทางตรรกศาสตร์ ไปจนถึงระบบควบคุมสำหรับระบบพลศาสตร์ที่ซับซ้อน จะสามารถสร้างแบบจำลองได้โดยอาศัยเพียง Building Blocks พื้นฐานที่มีมาให้จากซิมมูลิงค์ Libraries นอกเหนือจากนั้นยังมีเครื่องมือในส่วนอื่นๆที่ในปัจจุบันได้เพิ่มเติมเข้ามาเพื่อให้การใช้งานมีประสิทธิภาพมากยิ่งขึ้น เช่น Fuzzy Logic Toolbox, Neural Network Toolbox, Digital Signal Processing (DSP) Toolbox หรือ อื่นๆซึ่งในปัจจุบันพบว่าเครื่องมือต่างๆที่มีให้ สามารถทำให้การจำลองหรือวิเคราะห์การทำงานของระบบสามารถทำได้ตั้งแต่ระบบที่มีความง่าย จนถึงระบบที่มีความซับซ้อนอย่างมาก โดยไม่ต้องมีการเขียนโปรแกรมเพิ่มเติมแต่อย่างใด

ในโปรแกรมซิมมูลิงค์นั้น จะทำการจำลองปัญหา อาศัยการสร้างแผนภูมิ (Simulation Diagram) เพื่อการกำเนิด การรับ หรือส่งผ่านสัญญาณ หรือข้อมูลที่ต้องการทราบในแผนภูมิที่ถูกสร้างขึ้น ข้อมูลจากบล็อกประเภทต่างๆจะถูกส่งผ่านไปสู่อีกบล็อกอื่นๆโดยเส้นสัญญาณที่เชื่อมต่อระหว่างบล็อกนั้นๆ สัญญาณสามารถที่จะถูกสร้างและส่งไปสู่อีกบล็อกอื่นๆทั้งแบบสถิตย์และแบบแปรผัน ข้อมูลสามารถป้อนให้แก่ฟังก์ชันเพื่อการกระทำทางตรรกศาสตร์หรือทางคณิตศาสตร์ ข้อมูลสามารถที่จะถูกส่งไปสู่อุปกรณ์ (Sink) ซึ่งสามารถที่จะแสดงให้เห็นในลักษณะของ Oscilloscope หรือ Display หรือแม้กระทั่งเก็บในรูปแบบของไฟล์คอมพิวเตอร์ (Save to Files) สิ่งที่ต้องพึงระวังในการจำลองปัญหานั้น ข้อมูลต่างๆจะถูกดำเนินการ รับและส่ง ในลักษณะเป็นช่วงเวลา (Discrete Times) เท่านั้น ดังนั้น Step Time หรือ Simulation Time Step หรือ Integration Time Step

ที่กำหนดเพื่อการจำลองปัญหานั้นจะเป็นส่วนที่สำคัญอย่างยิ่ง โดยการเลือกใช้ Step Time ที่เหมาะสม

5.1.1 การเชื่อมต่อบล็อก

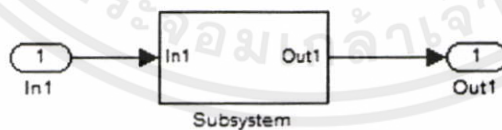
ในการเชื่อมต่อบล็อกบนโปรแกรมซิมมูลิกนั้น ให้กดเมาส์ปุ่มซ้ายที่เอาต์พุตของบล็อกหนึ่งแล้วค้างปุ่มเอาไว้โดยเคอร์เซอร์ของเมาส์จะเปลี่ยนรูปเป็นเครื่องหมายบวก หลังจากนั้นลาก (Drag) เมาส์ (จะเห็นเส้นประเกิดขึ้นและวิ่งตามเครื่องหมายบวกดังกล่าว) จากบล็อกหนึ่งไปสู่อินพุต ของบล็อกที่ต้องการจะเชื่อมต่อ เมื่อคลายเมาส์ปุ่มซ้ายที่อินพุต ของอีกบล็อกหนึ่งแล้วเส้นประ จะเปลี่ยนเป็นเส้นทึบแสดงถึงการเชื่อมต่อกันของบล็อกทั้งสอง



รูปที่ 5.1 การเชื่อมต่อบล็อก

5.1.2 การสร้างระบบย่อย

ในการเชื่อมต่อระบบซึ่งมีความซับซ้อนเพิ่มมากขึ้นนั้น จะมีการนำบล็อกต่างๆ ที่เชื่อมต่อภายในระบบ ที่กระบวนการใด กระบวนการหนึ่งมารวมไว้ด้วยกันเป็นหนึ่งระบบย่อยที่มี พอร์ตอินพุต 1 เป็นอินพุต และ พอร์ตเอาต์พุต 1 เป็นเอาต์พุต ซึ่งสามารถสร้างระบบย่อยของ ระบบที่กำหนดไว้ได้ ซึ่งสามารถทำให้เป็นระบบย่อย (Subsystem) ได้โดยลากที่วงจรถัดทั้งหมดแล้วคลิกขวาแล้วเลือกสร้างระบบย่อย



รูปที่ 5.2 ระบบย่อยของโครงสร้าง

5.1.3 การกำหนดค่าคงที่ในการจำลองปัญหา

การจำลองปัญหาบนคอมพิวเตอร์ จะต้องอาศัยเทคนิคของระเบียบวิธีเชิงตัวเลข (Numerical Method) ในการแก้ปัญหาและหาคำตอบของสมการเชิงอนุพันธ์ สำหรับโปรแกรมซิมมูลิก นั้น ระบบในรูปแบบต่างๆ สามารถที่จะจำลองทั้งในแบบของระบบต่อเนื่อง (Continuous System) หรือระบบไม่ต่อเนื่อง (Discrete System) ขึ้นอยู่กับลักษณะองค์ประกอบของระบบย่อย

การจำลองสามารถที่จะถูกกำหนดให้เริ่ม หรือหยุดที่ช่วงเวลา หรือส่วนหนึ่งของเวลาได้ตามกำหนด ข้อสังเกตที่ต้องพึงระวังคือระยะเวลาที่สนใจในการจำลองปัญหา กับระยะเวลาที่ใช้ในการจำลอง ปัญหา หรือระยะเวลาที่คอมพิวเตอร์ใช้ในการหาคำตอบของปัญหาที่สนใจจะไม่ตรงกัน เช่น คอมพิวเตอร์อาจจะใช้ระยะเวลาในการจำลองการตอบสนองในช่วง 10 นาที ของระบบที่สนใจ เพียง 1 วินาที เป็นต้น

5.2 ตัวอย่างการจำลองวงจรกรองความถี่ไอโออาร์ โดยใช้โปรแกรมซิมมูลิค

พิจารณาจากโครงสร้างจะเห็นว่าโดยทั่วไปพารามิเตอร์ที่ต้องคำนวณในการออกแบบคือ ค่าสัมประสิทธิ์การคูณที่มีทั้งหมด M ตัว ถ้านำมาเขียนเป็นความสัมพันธ์ทางคณิตศาสตร์ระหว่าง สัญญาณขาเข้ากับสัญญาณขาออกจะ ได้แสดงบล็อกไดอะแกรมแสดง z -domain ของวงจรกรอง จาก ทรานสเฟอร์ฟังก์ชัน $H(z)$ โดยที่มีสัญญาณ อินพุตเป็น $X(n)$ และ สัญญาณเอาต์พุตที่มี กระทบเป็น $Y(n)$



รูปที่ 5.3 บล็อกไดอะแกรมของวงจรกรองความถี่ในแซดโดเมน

กำหนดพารามิเตอร์ซึ่งจะทำการสร้างวงจรกรองความถี่ขึ้นมา ต้นแบบนั้นกำหนดได้ดังนี้

ผลตอบสนองของวงจรกรองความถี่ต้นแบบ

โดยมีข้อกำหนดของตัวแปรต่างๆไว้ดังต่อไปนี้

1. Pass Band Ripple 0.005 dB
2. Pass Band Edge 0.300 rad/sec
3. Stop Band Edge 0.325 rad/sec
4. Stop Band Ripple 35 dB

โดยวงจรกรองความถี่ไอโออาร์ ต้นแบบ ตามข้อกำหนดที่กล่าวมาจะตรงกับอันดับ 7 (Seventh-Order) โดยนำค่ากำหนดตัวกรองความถี่ต้นแบบ หาค่าสัมประสิทธิ์วงจรกรองความถี่ ขึ้นมาโดยจะได้สมการที่ 7.12

$$X(z) = \frac{a_0 + a_1 z^{-1} + a_2 z^{-2} + a_3 z^{-3} + a_4 z^{-4} + a_5 z^{-5} + a_6 z^{-6} + a_7 z^{-7}}{1 + b_0 + b_1 z^{-1} + b_2 z^{-2} + b_3 z^{-3} + b_4 z^{-4} + b_5 z^{-5} + b_6 z^{-6}} \quad (5.1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ละเมิดเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนดค่าสัมประสิทธิ์ที่จะนำมาสร้างวงจรกรองความถี่ $H(z)$ และ $\tilde{H}_L(z)$ ตามตาราง

ต่อไปนี้

ตารางที่ 5.1 ค่าสัมประสิทธิ์ที่ใช้ในการจำลองซิมมูลิงค์

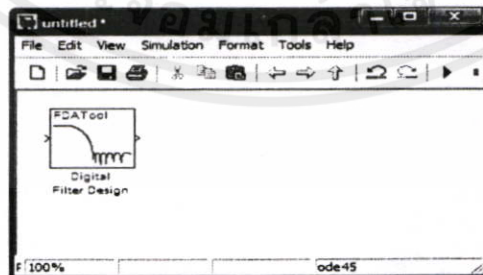
$a_0 = 0.179561$	$b_0 = 1.859965$
$a_1 = 0.824803$	$b_1 = 3.091875$
$a_2 = 1.935034$	$b_2 = 2.642433$
$a_3 = 2.864739$	$b_3 = 0.947720$
$a_4 = 2.864739$	$b_4 = 0.783404$
$a_5 = 1.935034$	$b_5 = 0.257630$
$a_6 = 0.824803$	$b_6 = 0.025247$
$a_7 = 0.179561$	

$$\tilde{H}_L(z) = \frac{e_0 + e_1 z^{-1} + e_2 z^{-2}}{1 + f_1 z^{-1} + f_2 z^{-2}} \quad (5.2)$$

ตารางที่ 5.2 ค่าสัมประสิทธิ์ของตัวกรอง $\tilde{H}_L(z)$ อันดับที่ 2

$e_0 = 0.00001825246$
$e_1 = 0.00000388695$
$e_2 = 0$
$f_1 = 0.7085589$
$f_2 = 0.9175521$

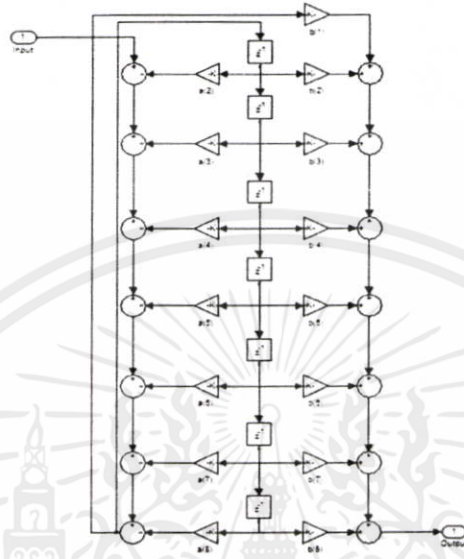
เมื่อได้ค่าสัมประสิทธิ์ที่ต้องการแล้ว จึงทำการจำลองการสร้างระบบย่อยของวงจรกรองความถี่ไอโออาร์โดยใช้ FDATools > Signal Processing Blockset > Filtering > Filter Designs



รูปที่ 5.4 ระบบย่อยของโครงสร้างวงจรกรองความถี่ไอโออาร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงสร้างของวงจรกรองความถี่ไอโออาร์ (IIR Filter) ที่มีความยาว M ประกอบด้วยวงจร
 หนึ่งเวลาจำนวน $M-1$ ตัว วงจรคูณ M ชุด และวงจรบวกอีก $M-1$ ชุด และทำการสร้างเป็นบล็อก
 ของวงจรกรองความถี่ไอโออาร์ โครงสร้าง Direct Form II ขึ้นมาดังรูป

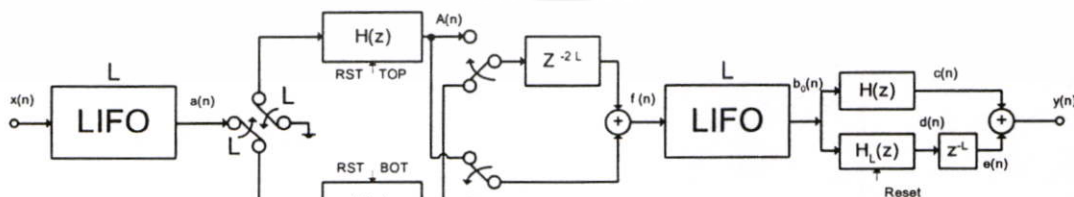


รูปที่ 5.5 ระบบย่อยของโครงสร้างวงจรกรองความถี่ไอโออาร์แบบ Direct form II

โดยทำการสร้างวงจรกรองความถี่มาจาก Tool Box Fdatool ที่จะสามารถสร้างวงจร
 กรองความถี่ขึ้นมาได้จากค่าสัมประสิทธิ์ที่ได้ออกแบบไว้

5.3 การจำลองโครงสร้างของระบบโดยใช้โปรแกรมซิมูลิงค์

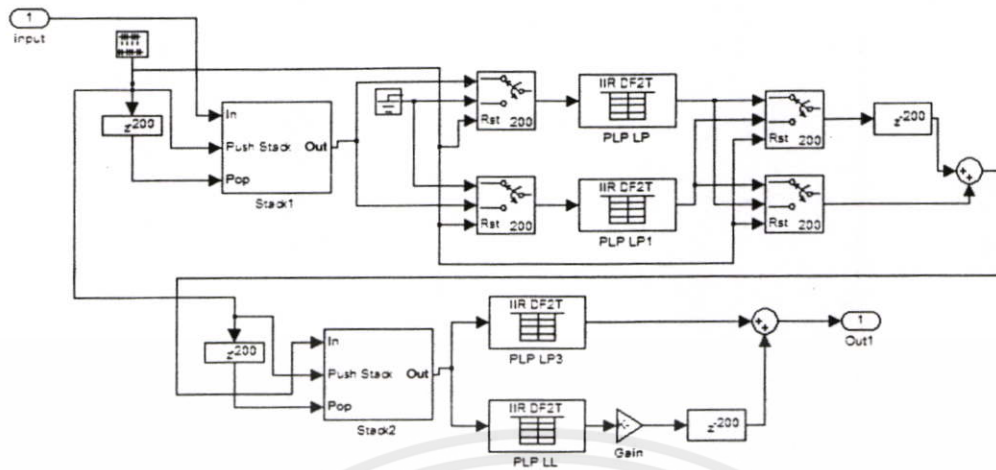
ในบทที่ผ่านมาแล้วนั้น ได้กล่าวถึงการออกแบบวงจรกรองความถี่ที่ให้เฟสเป็นเชิงเส้นอย่าง
 สมบูรณ์แต่ในการสร้างบนซิมูลิงค์ เพื่อจำลองระบบนั้น ดังแสดงบล็อกไดอะแกรมต้นแบบที่จะ
 นำไปสร้าง ในรูปที่ 5.6 และที่สร้างบนโปรแกรมซิมูลิงค์ ในรูปที่ 5.7



รูปที่ 5.6 ระบบที่นำเสนอและการนำหลักการจำกัดความยาวของผลตอบสนองอนันต์ใช้กับ

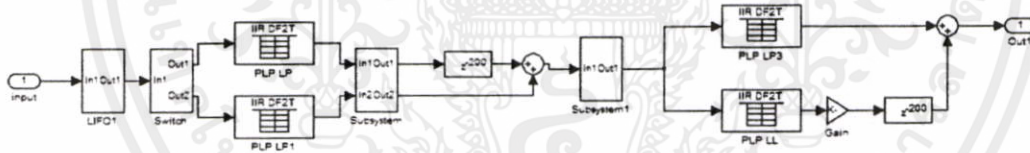
ตัวกรองแบบคอลชอล

เอกสารนี้เป็นเอกสารที่มอบไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
 ตัวกรองแบบคอลชอล



รูปที่ 5.7 ระบบจำลองขึ้นบนซิมมูลิงค์ และการนำหลักการจำกัดความยาวของผลตอบสนองอนันต์มาใช้กับตัวกรองแบบคอลลฮอล

จากรูปที่ 5.7 แสดงให้เห็นการจำลองระบบโดยใช้โปรแกรมซิมมูลิงค์ และทำการสร้างโดยจะแสดงให้เห็นความซับซ้อนของโปรแกรม จึงทำการลดความซับซ้อนของโปรแกรมลง โดยการใช้ฟังก์ชันย่อย (Function Subsystem) เพื่อลดจำนวนบล็อกให้น้อยลงและง่ายต่อการนำไปใช้งาน



รูปที่ 5.8 การลดความซับซ้อนของวงจร โดยใช้ฟังก์ชันย่อย

จากโครงสร้างในรูปที่ 5.8 การออกแบบวงจรกรองความถี่ที่ให้เฟสเป็นเชิงเส้นอย่างสมบูรณ์นั้นได้กล่าวในบทที่ผ่านมาแล้วนั้นสามารถแบ่งออกเป็นภาคต่างๆ เพื่อง่ายต่อการออกแบบวงจรดังแสดงให้เห็นในรูปที่ 5.7 และ 5.8 แล้วนั้น โดยแบ่งโมดูลย่อยออกได้เป็นดังนี้

โมดูลสวิตช์มัลติเพล็กซ์ (Multiplex Switch)

โมดูลกลับสัญญาณในเวลาจริง (Real-Time Time Reversal)

โมดูลหน่วงเวลา

โมดูลวงจรกรองความถี่จากโครงสร้างคณิตศาสตร์แบบกระจาย (นำเสนอในหัวข้อที่ 5.2)

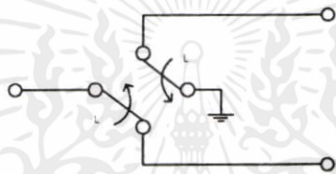
เอกสารนี้เป็นเอกสารลิขสิทธิ์การพิมพ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี หากมีการนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตจากทางมหาวิทยาลัยฯ ถือว่าผิดกฎหมาย และจะดำเนินการฟ้องร้องดำเนินคดีตามกฎหมายที่เกี่ยวข้อง

5.3.1 การออกแบบวงจรสวิตช์มัลติเพล็กซ์

จากรูปที่ 7.15 แสดงให้เห็นถึงวงจรสวิตช์จะมีอยู่สองตำแหน่งได้แก่ วงจรส่วนแรก หลังจากผ่านวงจรกลับสัญญาณในเวลาจริง LIFO และส่วนที่สองส่วนรวมสัญญาณจากวงจรกรองตัวบนและตัวล่าง

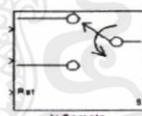
5.3.1.1 การออกแบบวงจรสวิตช์มัลติเพล็กซ์ส่วนที่ 1 (Multiplex Switch)

วงจรสวิตช์ตัวแรกเป็นการเลือกกลับสัญญาณให้กับวงจรกรองความถี่สัญญาณชุดบน หรือชุดล่าง โดยมีจังหวะสลับการทำงานทุกๆ L แซมเปิ้ล โดยที่แสดงในบทก่อนหน้า โดยวงจรกรองที่ไม่ได้รับสัญญาณจะต่อเข้ากับข้อมูล "0" ซึ่งเสมือนการต่อลงกราวด์ ซึ่งในวิทยานิพนธ์ฉบับนี้ออกแบบให้มีการประมวลผลในระดับ จุดทศนิยม 6 ตำแหน่ง ดังวงจรดังแสดงในรูปที่ 5.9



รูปที่ 5.9 วงจรของสวิตช์ส่วนที่ 1

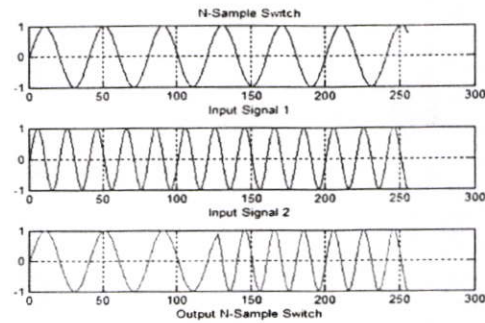
จากวงจรสามารถนำไปการจำลองการทำงานด้วยโปรแกรมซิมมูลิงค์ ของวงจรสวิตช์มัลติเพล็กซ์ส่วนที่ 1



รูปที่ 5.10 บล็อกไดอะแกรม ของสวิตช์ส่วนที่ 1

โดยมีการจำลองการทำงาน โดยการกำหนดข้อมูลสัญญาณให้กับอินพุต ทั้งสองจุดเป็น Input Signal 1 และ Input Signal 2 โดยข้อมูลจะถูกส่งไปยังเอาต์พุต Output N-Sample Switch ดังแสดงในรูปที่ 5.11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.11 ผลการจำลองสัญญาณของสวิตช์ส่วนที่ 1

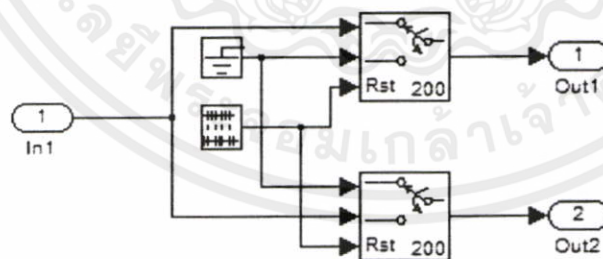
5.3.1.2 การออกแบบวงจรสวิตช์มัลติเพล็กซ์ส่วนที่ 2 (Multiplex Switch)

วงจรสวิตช์ส่วนที่ 2 ทำหน้าที่สลับสัญญาณที่ได้จากวงจรกรองความถี่ด้านบนและด้านล่าง โดยมีจังหวะสลับการทำงานทุก ๆ L แซมเปิล โดยที่แสดงในบทก่อนหน้านี้ ซึ่งมีวงจรดังแสดงในรูปที่ 5.12



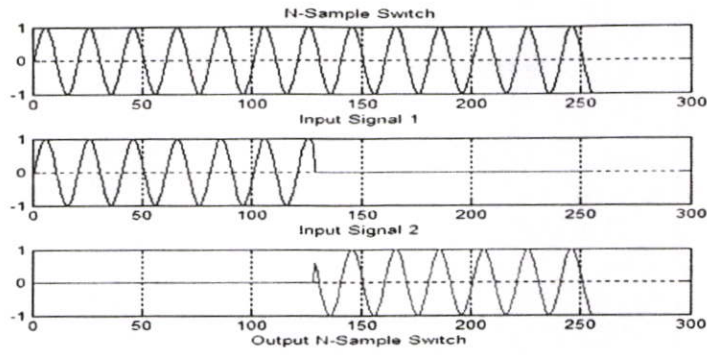
รูปที่ 5.12 วงจรของสวิตช์ส่วนที่ 2

จากวงจรสามารถนำไปการจำลองการทำงานด้วยโปรแกรมซิมมูลิก ของวงจรสวิตช์มัลติเพล็กซ์ส่วนที่ 2 แสดงในรูปที่ 5.13



รูปที่ 5.13 บล็อกไออะแกรม ของสวิตช์ส่วนที่ 2

โดยมีการจำลองการทำงานโดยการกำหนดข้อมูลสัญญาณให้กับอินพุต ทั้งสองจุดเป็น Input Signal 1 และ Input Signal 2 โดยข้อมูลจะถูกส่งไปยังเอาต์พุต Output N-Sample Switch ดังแสดงในรูปที่ 5.14



รูปที่ 5.14 ผลการจำลองสัญญาณของสวิตช์ส่วนที่ 2

5.3.2 การออกแบบวงจรกลับสัญญาณในเวลาจริง (Real Time Last In First Out)

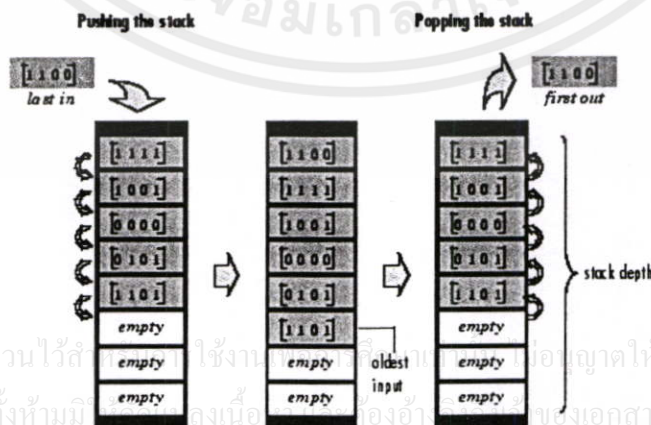
การประมวลผลสัญญาณดิจิทัลของวงจรกรองความถี่สัญญาณไอโออาร์แบบนอนคอลคอลที่เพาเวลล์ และซุนได้นำเสนอไว้ [2] ซึ่งจะประกอบด้วยวงจรกลับสัญญาณในเวลาจริง ดังแสดงในรูปที่ 5.15



รูปที่ 5.15 โครงสร้างวงจรกรองแบบไม่เป็นคอลที่สามารถสร้างได้จริง

จากรูปที่ 5.15 แสดงให้เห็นว่าสัญญาณอินพุต $x(n)$ จะถูกป้อนผ่านวงจรกลับสัญญาณครึ่งละ L แซมเปิ้ล จากนั้นถูกส่งให้กลับวงจรกรองความถี่และถูกป้อนเข้าวงจรกลับสัญญาณอีกครั้ง

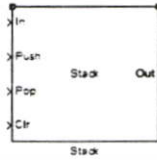
ในส่วนของวงจรกลับสัญญาณเพาเวลล์ และซุน ได้นำเสนอวิธีการสร้างโดยใช้วงจรชิปรีจิสเตอร์ในการเก็บข้อมูล โดยเมื่อสัญญาณอินพุตในแต่ละแซมเปิ้ลเข้ามาจะถูกเก็บจนกว่าจะครบค่าความยาวที่กำหนดไว้เพื่อกลับสัญญาณ (L)



รูปที่ 5.16 โครงสร้างการทำงานวงจร LIFO

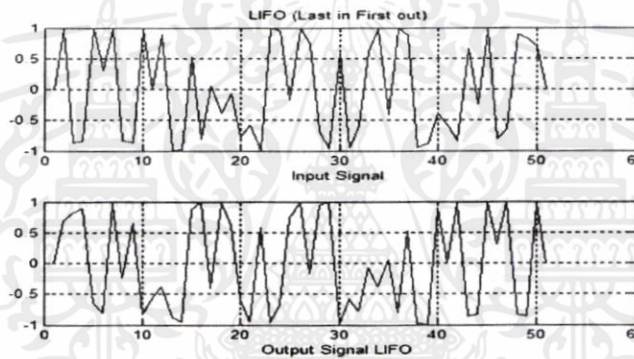
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ไม่ควรเผยแพร่โดยไม่ได้รับอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้นำเอกสารนี้ไปเผยแพร่โดยไม่ได้รับอนุญาตของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรสามารถนำไปการจำลองการทำงานด้วยโปรแกรมซิมมูลิงค์ ของวงจรกลับสัญญาณในเวลาจริง (Real Time Last In First Out) โดยใช้บล็อก Stack



รูปที่ 5.17 บล็อกไออะแกรมของ Stack LIFO Last in First Out

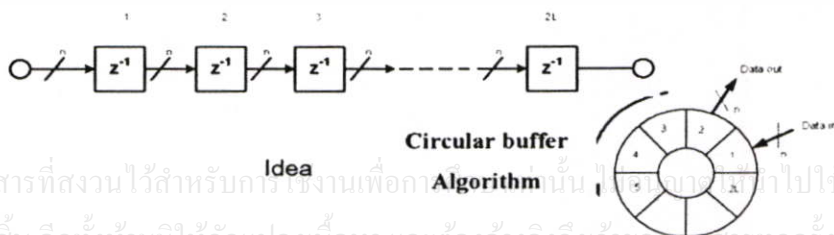
โดยมีการจำลองการทำงานโดยการกำหนดข้อมูลสัญญาณให้กับอินพุท ที่เข้ามาเป็น Input Signal โดยข้อมูลจะถูกส่งไปยังเอาต์พุต Output Signal LIFO ดังแสดงในรูปที่ 5.18



รูปที่ 5.18 ผลการจำลองสัญญาณของ Stack LIFO

5.3.3 การออกแบบวงจรหน่วงเวลา (Delay Unit)

จากที่ได้กล่าวมาแล้วว่าการประมวลผลสัญญาณดิจิทัลส่วนใหญ่จะประกอบด้วยวงจรบวก วงจรลบ วงจรคูณ และสัญญาณหน่วงเวลา ซึ่งในการออกแบบวงจรหน่วงเวลานั้นสามารถออกแบบได้โดยการใช้โครงสร้างชิปรีจิสเตอร์หรือโครงสร้างหน่วยความจำได้ด้วยเช่นกัน โดยโครงสร้างของวงจรหน่วงเวลาแสดงในรูป 5.19

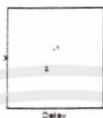


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่ควรนำเอกสารนี้ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.19 โครงสร้างการทำงานของวงจรหน่วงเวลา

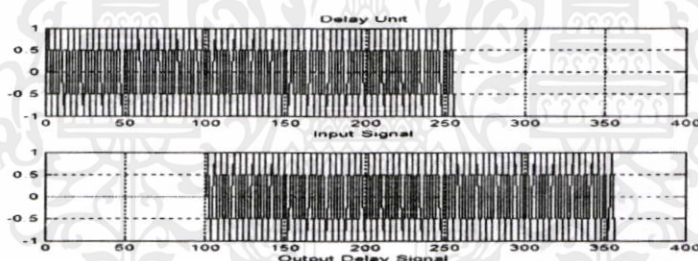
จากโครงสร้างดังกล่าวสามารถสร้างได้จากหน่วยความจำ จะหน่วงสัญญาณออกไปจำนวน L แซมเปิ้ล ในการจำลองการทำงานของโมดูลจะถูกหน่วงเวลาออกไป จะถูกเก็บไว้ จนครบเวลา L แซมเปิ้ล จากนั้นข้อมูลถึงจะถูกปล่อยออกมาดังแสดงไว้ในรูปที่ 5.20

จากวงจรสามารถนำไปการจำลองการทำงานด้วยโปรแกรมซิมูเลตต์ ของวงจรหน่วงเวลา (Delay Unit) โดยใช้บล็อก Delay Unit



รูปที่ 5.20 บล็อกของ โครงสร้างวงจรหน่วงเวลา

โดยมีการจำลองการทำงาน โดยการกำหนดข้อมูลสัญญาณให้กับอินพุต ที่เข้ามาเป็น Input Signal โดยข้อมูลจะถูกส่งไปยังเอาต์พุต Output Delay Signal ดังแสดงในรูปที่ 5.21



รูปที่ 5.21 ผลการจำลองสัญญาณของวงจรหน่วงเวลา

5.4 ผลการทดลอง

ในบทนี้จะกล่าวถึงการนำสัญญาณเสียงมาผ่านกระบวนการแยกข้อมูล โดยข้อมูลสัญญาณเสียงนั้นจะอยู่ในรูปดิจิทัลและเข้ารหัสแบบ Pulse-Code Modulation (PCM) สัญญาณเสียงจะถูกสุ่มตัวอย่าง (Sampling) ด้วยอัตราสุ่มตัวอย่าง (Sampling Rate) ที่ 44,100 Hz และมีความละเอียดของข้อมูลที่ 16 Bits และจำนวนสัญญาณแบบ 2 ช่อง (Stereo)

เนื่องจากเสียงที่มนุษย์ได้ยินนั้นมีความถี่อยู่ในช่วง 20 Hz – 22 KHz อัตราสุ่มตัวอย่างจึงเป็นอย่างต่ำ 2 เท่าของความถี่ เป็น 44,100 Hz การเข้ารหัส PCM นั้นใช้พื้นฐานทางเวลามาเกี่ยวข้อง จึงไม่มีความผิดเพี้ยนไปจากต้นแบบ ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

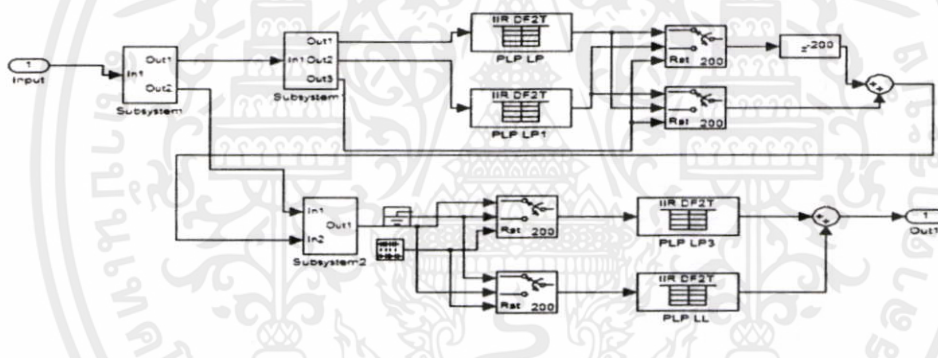
การทดสอบทำได้โดยการสร้างบล็อกซิมมูลิกซ์ ขึ้นมาทดสอบการทำงาน โดยได้อธิบายไว้ข้างต้นแล้ว มีรายละเอียดสัญญาณเสียง ที่นำมาใช้ทดสอบสัญญาณ โดยผ่านวงจรทดสอบการทำงานของโปรแกรมซิมมูลิกซ์ โดยผ่านวงจรกรองความถี่คัตออฟโลว์พาสเท่านั้น

เสียงที่จะนำมาทดสอบนั้น จะเป็นเสียงคำพูดของผู้ชายและผู้หญิงเป็นคำพูดสั้น ๆ แสดงให้เห็นโดยการเปรียบเทียบสัญญาณเสียง ดังมีรายละเอียดในรูปที่ 5.24 ถึง รูปที่ 5.35

- รูป A สัญญาณเสียงขาเข้า จะแสดงแอมพลิจูดของสัญญาณเสียงว่าดังมากน้อยแค่ไหน
- รูป B แสดงสัญญาณ Spectrogram ว่าในแต่ละเวลามีความถี่มากน้อยแค่ไหน
- รูป C บน แสดงผลตอบสนองทางขนาดต่อความถี่ (Abs Magnitude Response)
- รูป C ต่ำ แสดงผลตอบสนองทางเฟสต่อความถี่ (Phase Response)

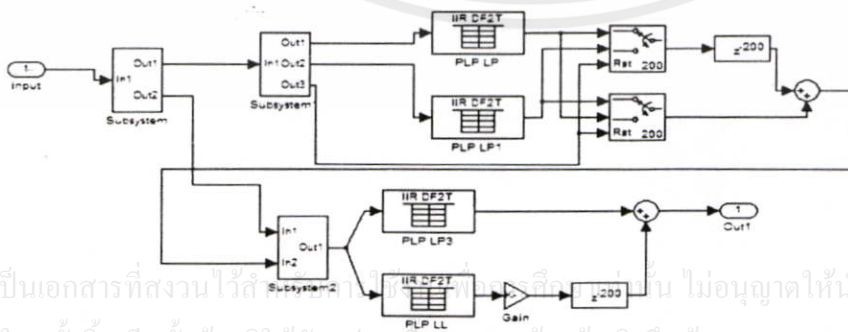
โดยผลจะทำการทดลอง โดยนำสัญญาณเสียงเข้ามาประมวลผล โดยเปรียบเทียบกันระหว่างสองโมดูล

- ผ่านวงจรทดสอบต้นแบบเพาเวอร์ลิ่ง และซูน



รูปที่ 5.22 ผลการจำลองการทำงานของต้นแบบเพาเวอร์ลิ่ง และซูน

- ผ่านวงจรทดสอบเทคนิคการจำกัดความยาว

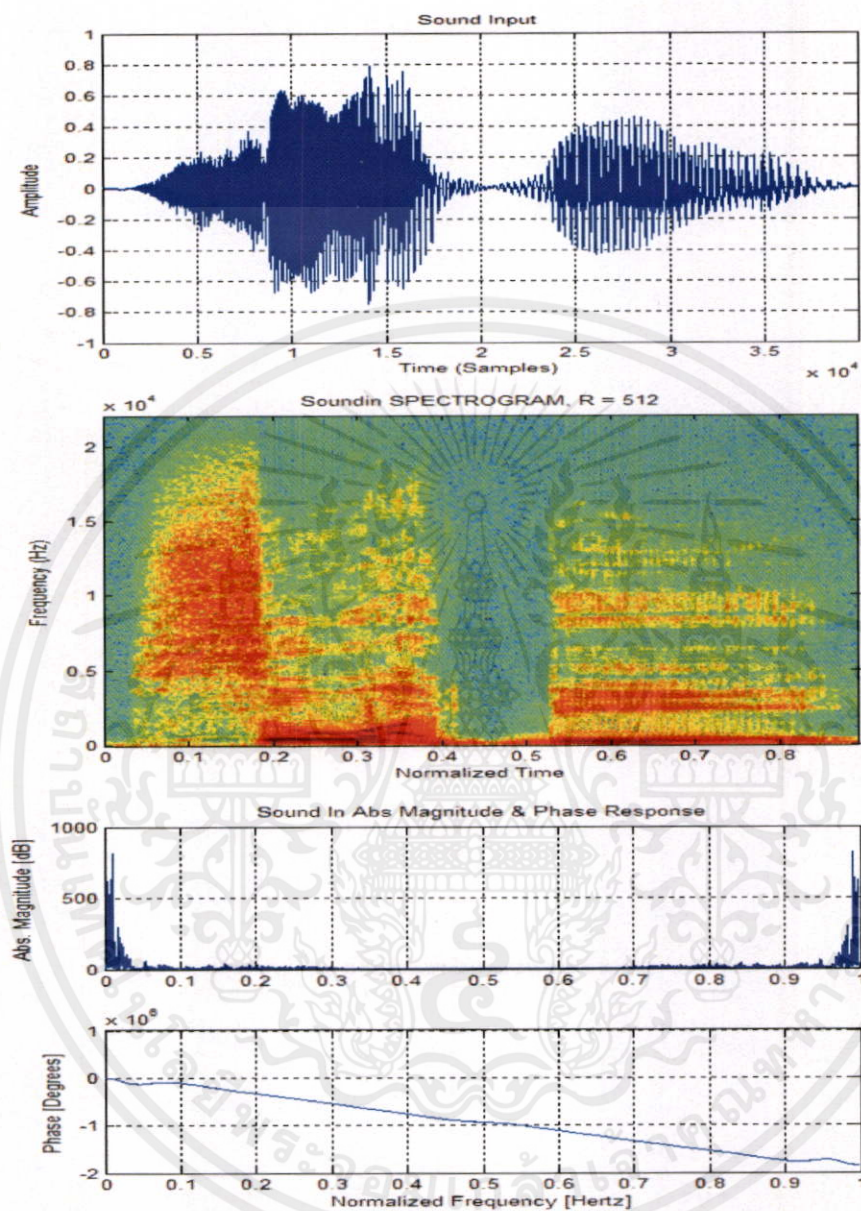


รูปที่ 5.23 ผลการจำลองการทำงานของเทคนิคจำกัดความยาว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sound Name : “ สวัสดิ์ ” (ผู้ชาย)

Sampling Rate (F_s) : 44,100 Hz , Sampling Size : 16 Bits



A.

B.

C.

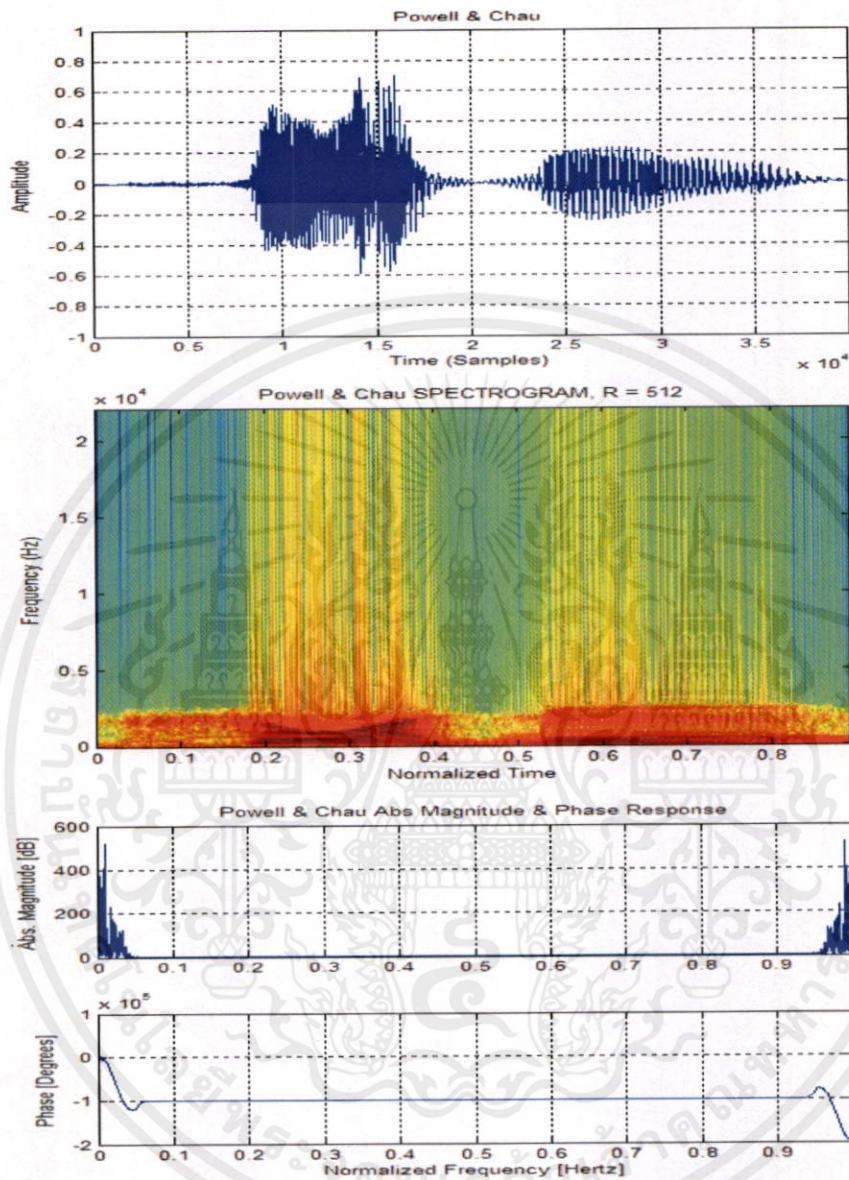
รูปที่ 5.24 สัญญาณขาเข้า เสียง “ สวัสดิ์ ” (ผู้ชาย)

- (A) แอมพลิจูดของสัญญาณ
- (B) Spectrogram ของสัญญาณ A.
- (C) ผลตอบสนองทางขนาดและเฟสต่อความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sound Name : “ สวรรค์ดี ” (ผู้ชาย)

Sampling Rate (Fs) : 44,100 Hz , Sampling Size : 16 Bits



A.

B.

C.

รูปที่ 5.25 สัญญาณที่ผ่านวงจรกรองความถี่ของ เพาเวลล์ และซุน
เสียง “ สวรรค์ดี ” (ผู้ชาย)

(A) แอมพลิจูดของสัญญาณ

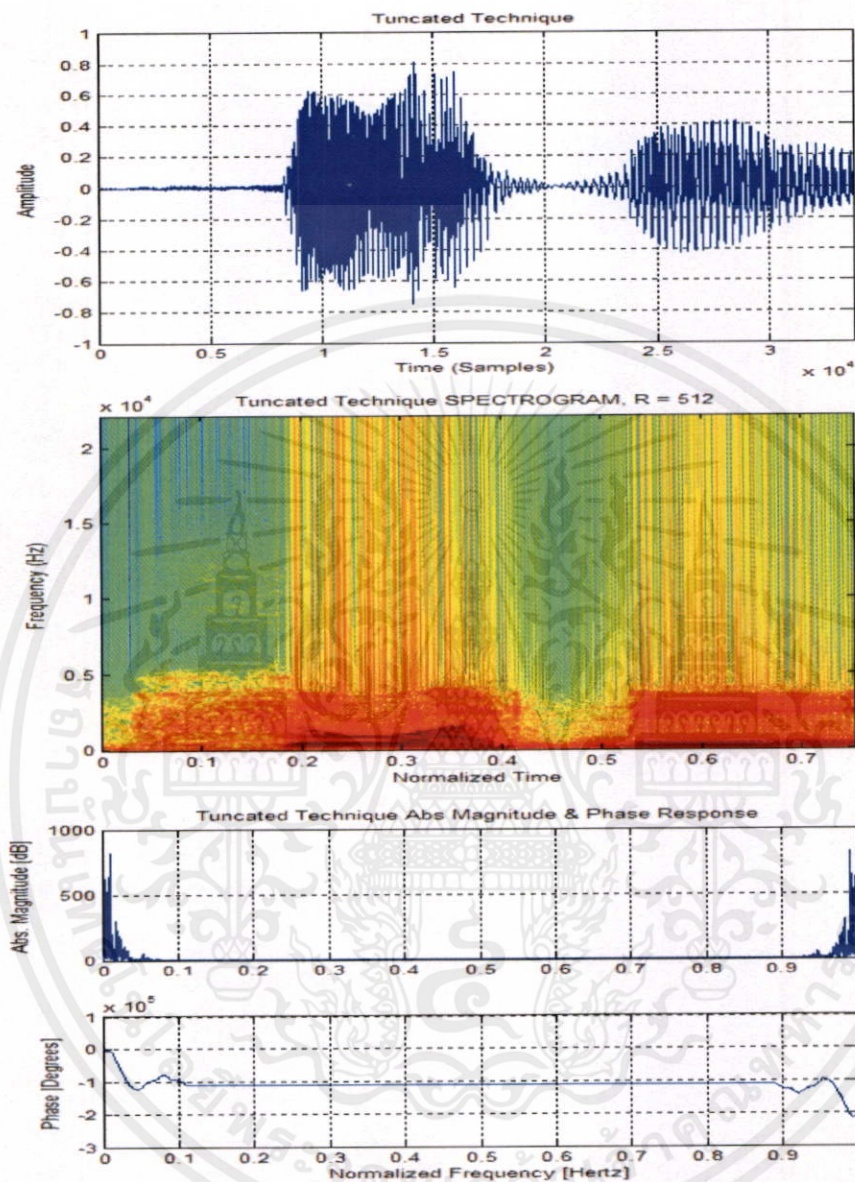
(B) Spectrogram ของสัญญาณ A.

(C) ผลตอบสนองทางขนาดและเฟสต่อความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sound Name : “ สวัสดิ์ ” (ผู้ชาย)

Sampling Rate (Fs) : 44,100 Hz , Sampling Size : 16 Bits



A.

B.

C.

รูปที่ 5.26 ที่ผ่านวงจรกรองความถี่ของ เทคนิคการจำกัดความยาว

เสียง “ สวัสดิ์ ” (ผู้ชาย)

(A) แอมพลิจูดของสัญญาณ

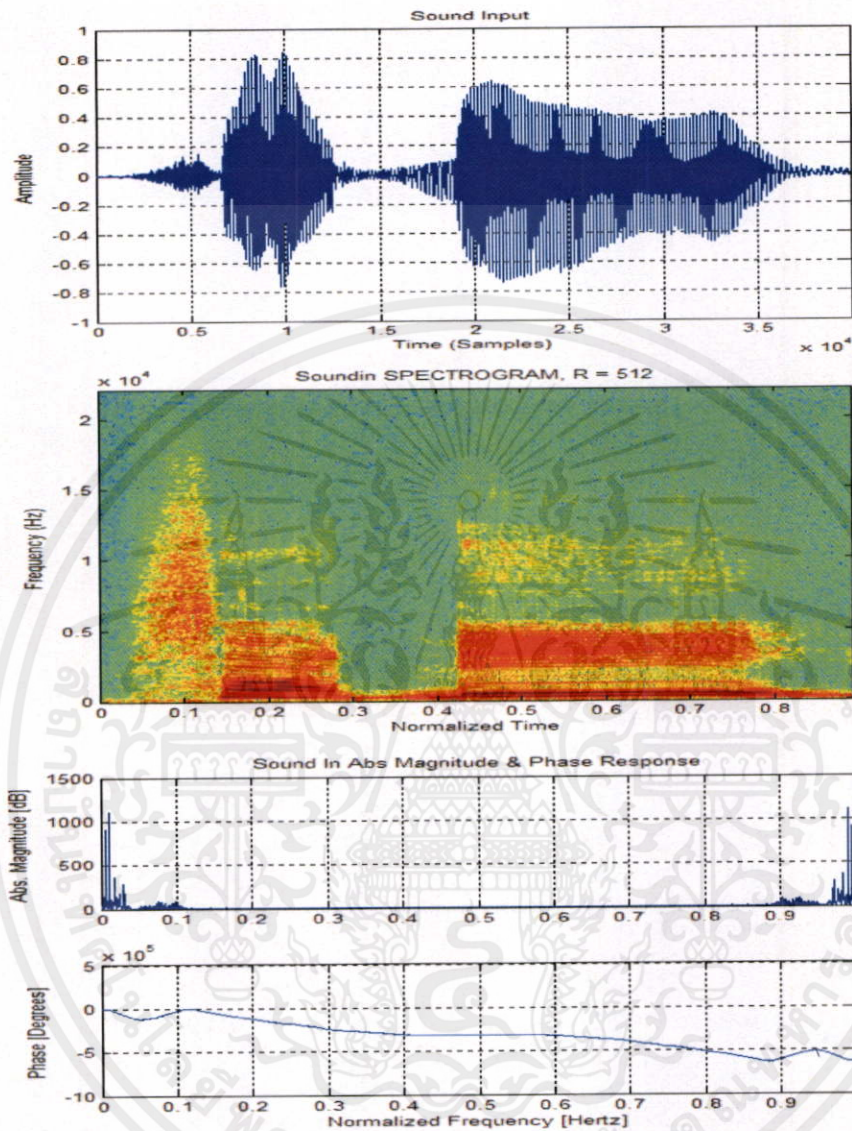
(B) Spectrogram ของสัญญาณ A.

(C) ผลตอบสนองทางขนาดและเฟสต่อความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sound Name : “ ส่วตตี้ ” (ผู้หญิง)

Sampling Rate (Fs) : 44,100 Hz, Sampling Size : 16 Bits



A.

B.

C.

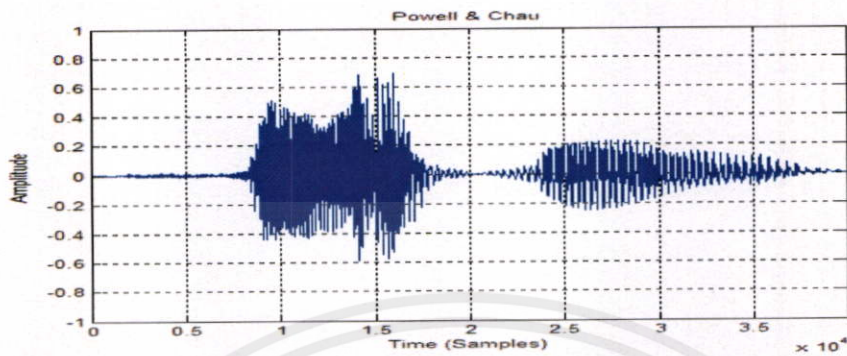
รูปที่ 5.27 สัญญาณขาเข้า เสียง “ ส่วตตี้ ” (ผู้หญิง)

- (A) แอมพลิจูดของสัญญาณ
- (B) Spectrogram ของสัญญาณ A.
- (C) ผลตอบสนองทางขนาดและเฟสต่อความถี่

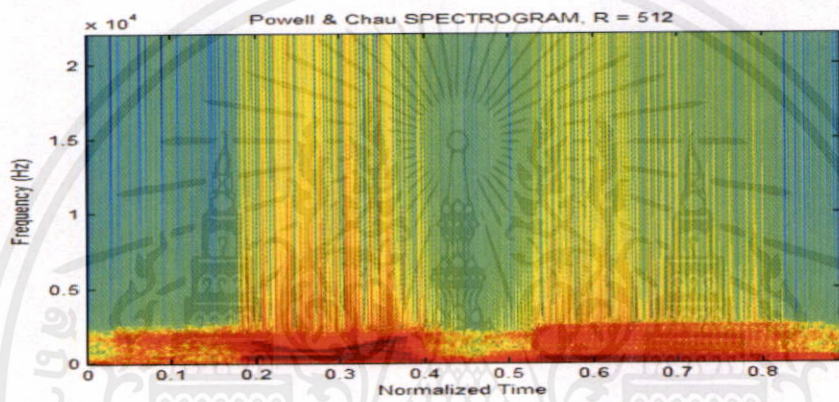
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sound Name : “ สวัสดิ์ ” (ผู้หญิง)

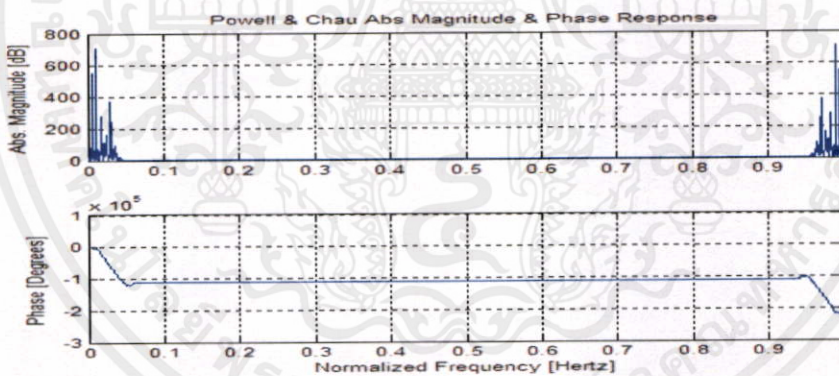
Sampling Rate (Fs) : 44,100 Hz, Sampling Size : 16 Bits



A.



B.



C.

รูปที่ 5.28 สัญญาณที่ผ่านวงจรกรองความถี่ของ เพาเวลล์ และซุน

เสียง “ สวัสดิ์ ” (ผู้หญิง)

(A) แอมพลิจูดของสัญญาณ

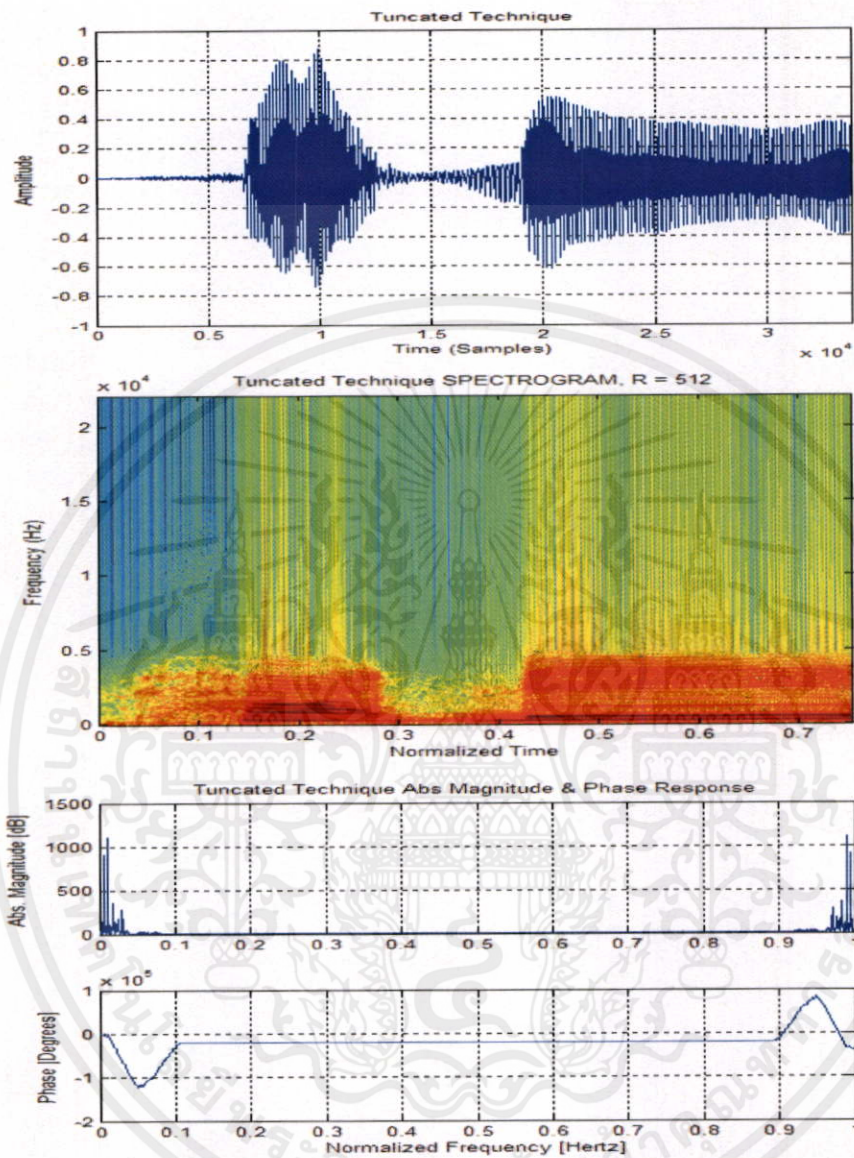
(B) Spectrogram ของสัญญาณ A.

(C) ผลตอบสนองทางขนาดและเฟสต่อความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sound Name : “ สวัสดิ์ ” (ผู้หญิง)

Sampling Rate (F_s) : 44,100 Hz , Sampling Size : 16 Bits



A.

B.

C.

รูปที่ 5.29 สัญญาณที่ผ่านวงจรกรองความถี่ของ เทคนิคการจำกัดความยาว

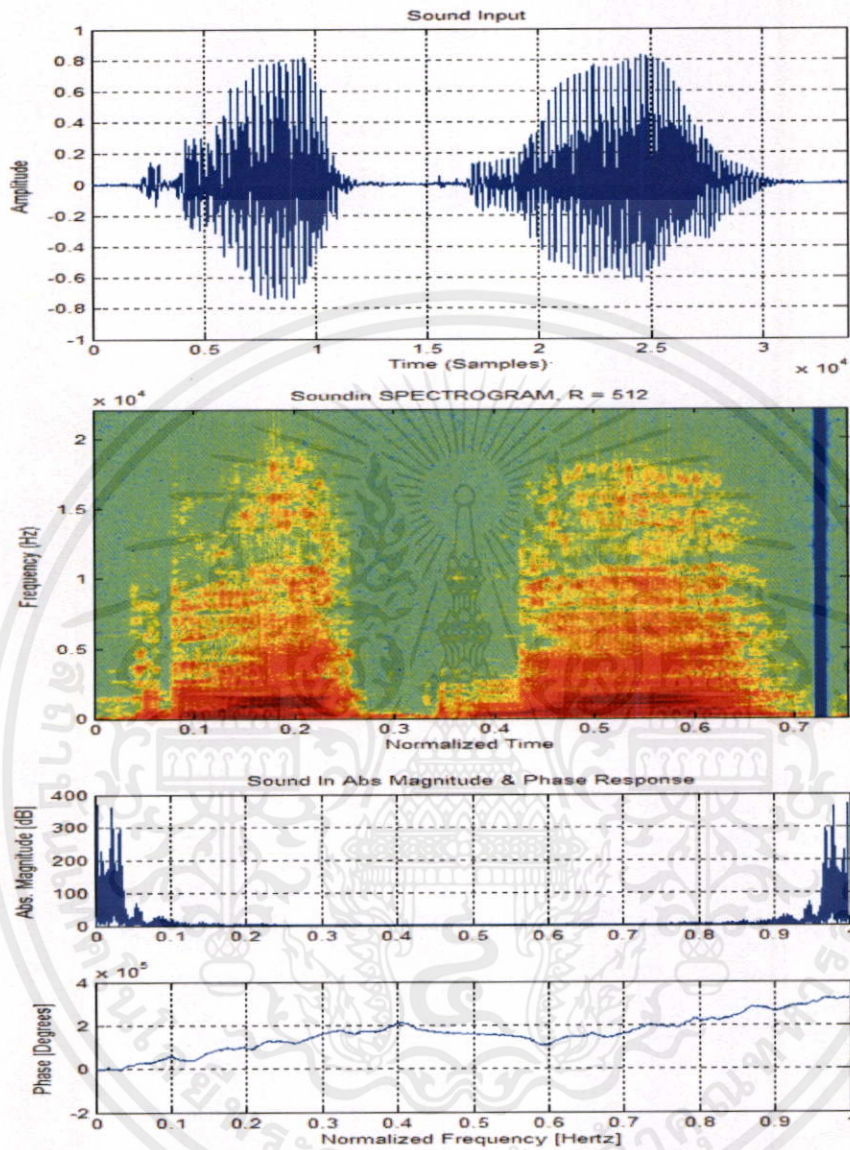
เสียง “ สวัสดิ์ ” (ผู้หญิง)

- (A) แอมพลิจูดของสัญญาณ
- (B) Spectrogram ของสัญญาณ A.
- (C) ผลตอบสนองทางขนาดและเฟสต่อความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sound Name : “ คิคถึง ” (ผู้ชาย)

Sampling Rate (F_s) : 44,100 Hz , Sampling Size : 16 Bits



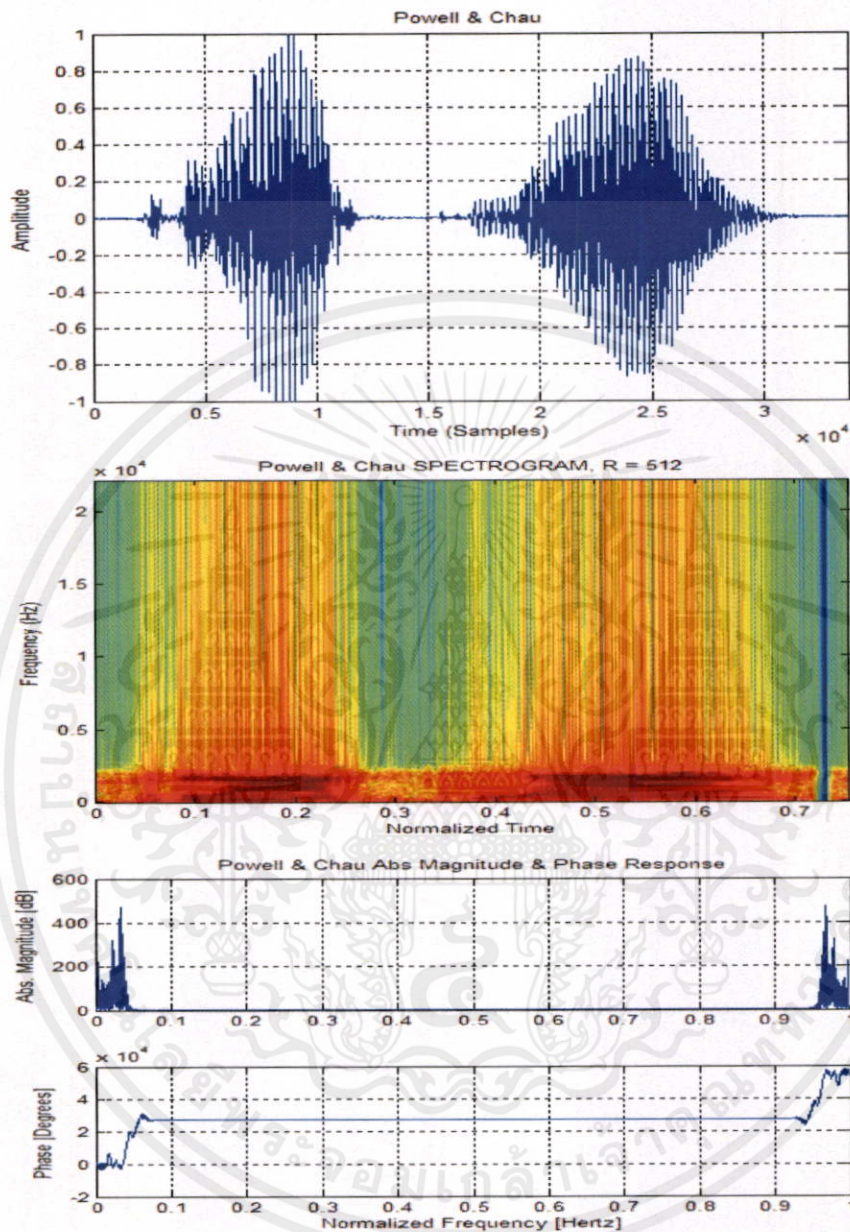
รูปที่ 5.30 สัญญาณขาเข้าเสียง “ คิคถึง ” ผู้ชาย

- (A) แอมพลิจูดของสัญญาณ
 (B) Spectrogram ของสัญญาณ A.
 (C) ผลตอบสนองทางขนาดและเฟสต่อความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sound Name : “ คิคติง ” (ผู้ชาย)

Sampling Rate (F_s) : 44,100 Hz , Sampling Size : 16 Bits



A.

B.

C.

รูปที่ 5.31 สัญญาณที่ผ่านวงจรกรองความถี่ของ เพาเวลล์ และซุน

เสียง “ คิคติง ” ผู้ชาย

(A) แอมพลิจูดของสัญญาณ

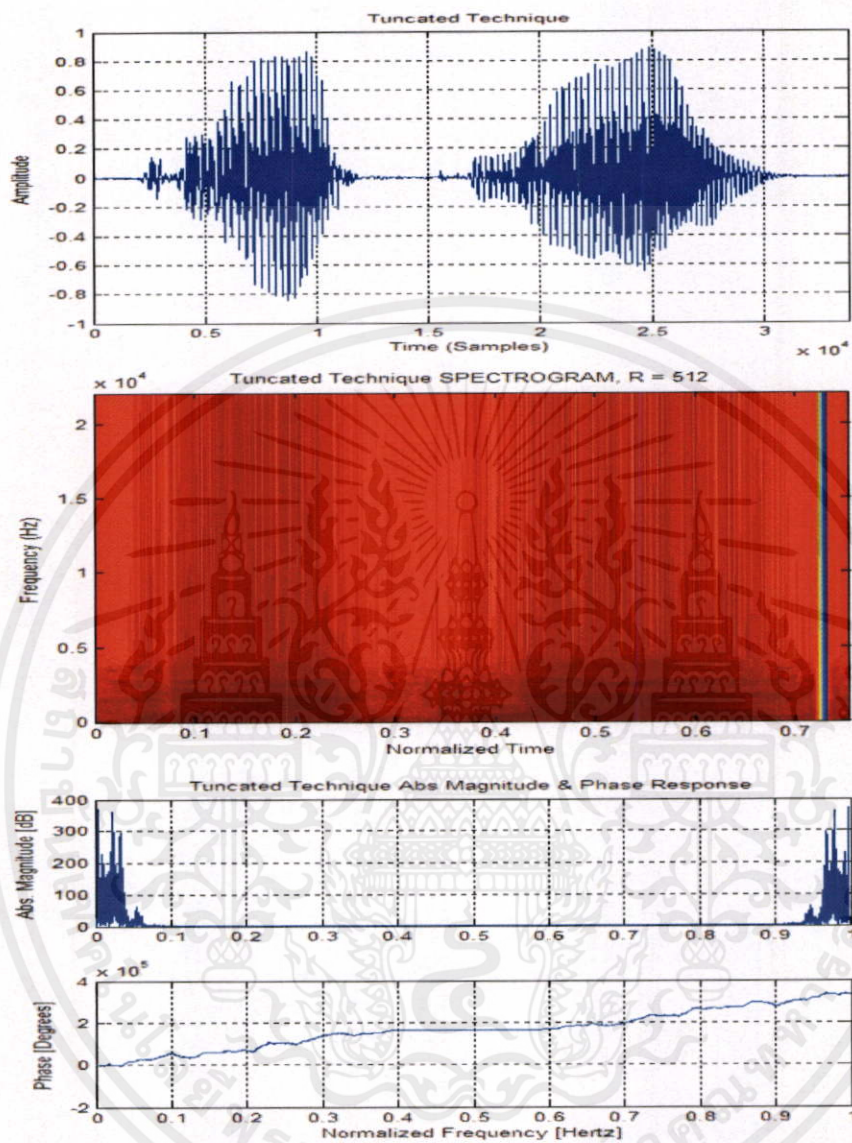
(B) Spectrogram ของสัญญาณ A.

(C) ผลตอบสนองทางขนาดและเฟสต่อความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sound Name : “ คิคติง ” (ผู้ชาย)

Sampling Rate (F_s) : 44,100 Hz , Sampling Size : 16 Bits



A.

B.

C.

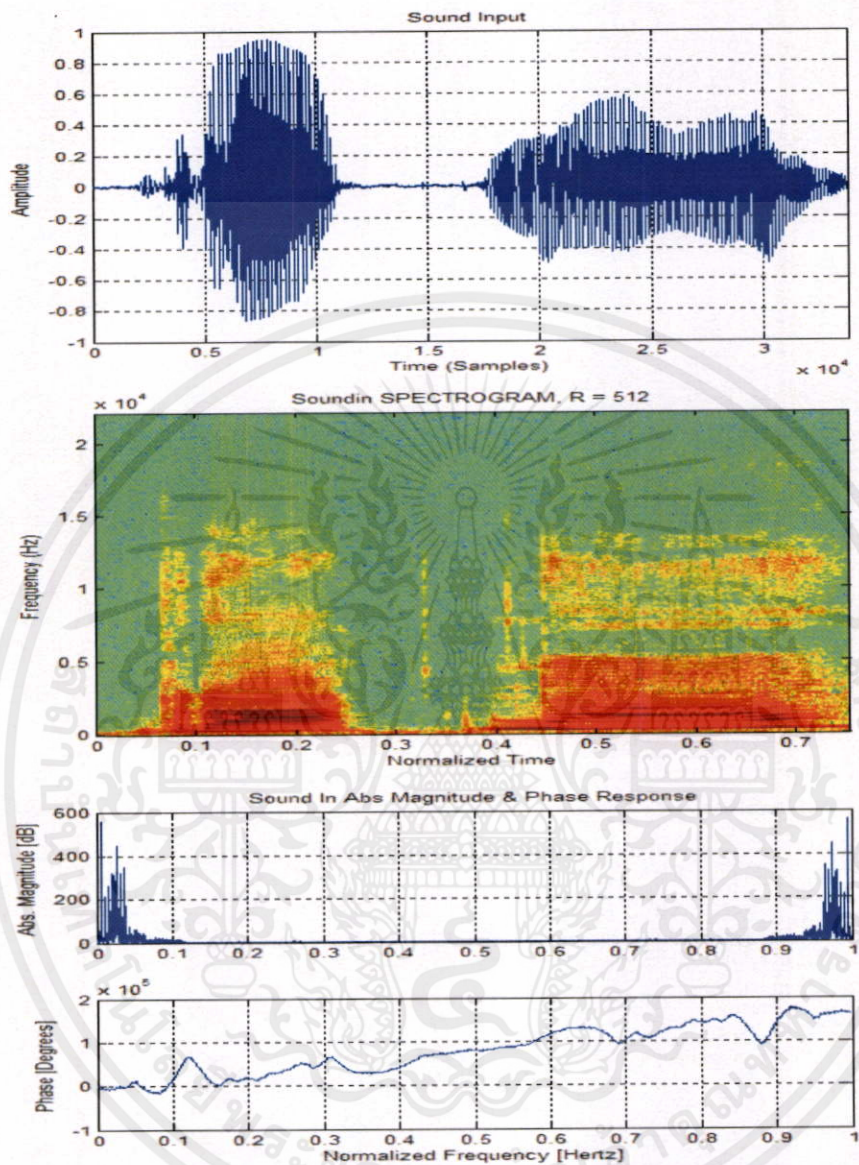
รูปที่ 5.32 สัญญาณที่ผ่านวงจรกรองความถี่ของเทคนิคการจำกัดความยาว
เสียง “ คิคติง ” ผู้ชาย

- (A) แอมพลิจูดของสัญญาณ
- (B) Spectrogram ของสัญญาณ A.
- (C) ผลตอบสนองทางขนาดและเฟสต่อความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sound Name : “ กิจถึง ” (ผู้หญิง)

Sampling Rate (F_s) : 44,100 Hz , Sampling Size : 16 Bits



A.

B.

C.

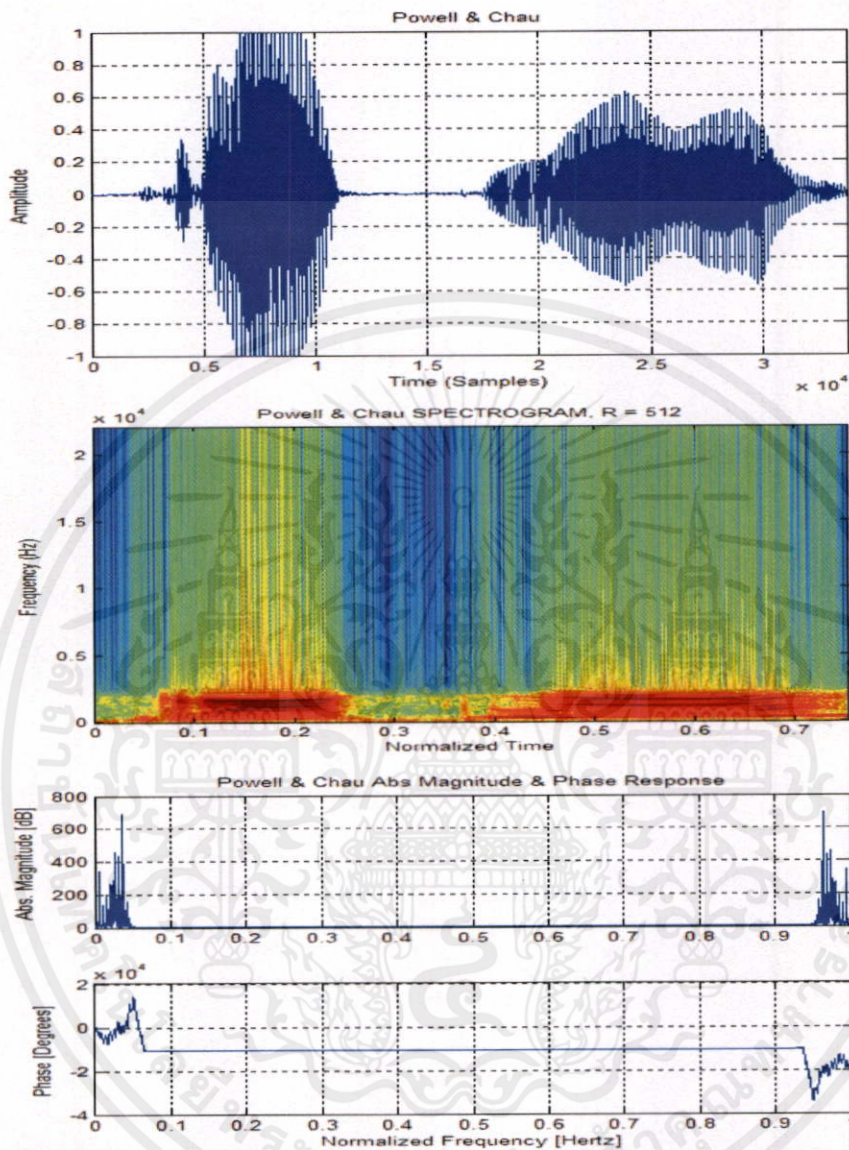
รูปที่ 5.33 สัญญาณขาเข้าเสียง “ กิจถึง ” (ผู้หญิง)

- (A) แอมพลิจูดของสัญญาณ
- (B) Spectrogram ของสัญญาณ A.
- (C) ผลตอบสนองทางขนาดและเฟสต่อความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sound Name : “ คิดถึง” (ผู้หญิง)

Sampling Rate (Fs) : 44,100 Hz , Sampling Size : 16 Bits



A.

B.

C.

รูปที่ 5.34 สัญญาณที่ผ่านวงจรกรองความถี่ของ เพาเวลล์ และซุน
เสียง “ คิดถึง” (ผู้หญิง)

(A) แอมพลิจูดของสัญญาณ

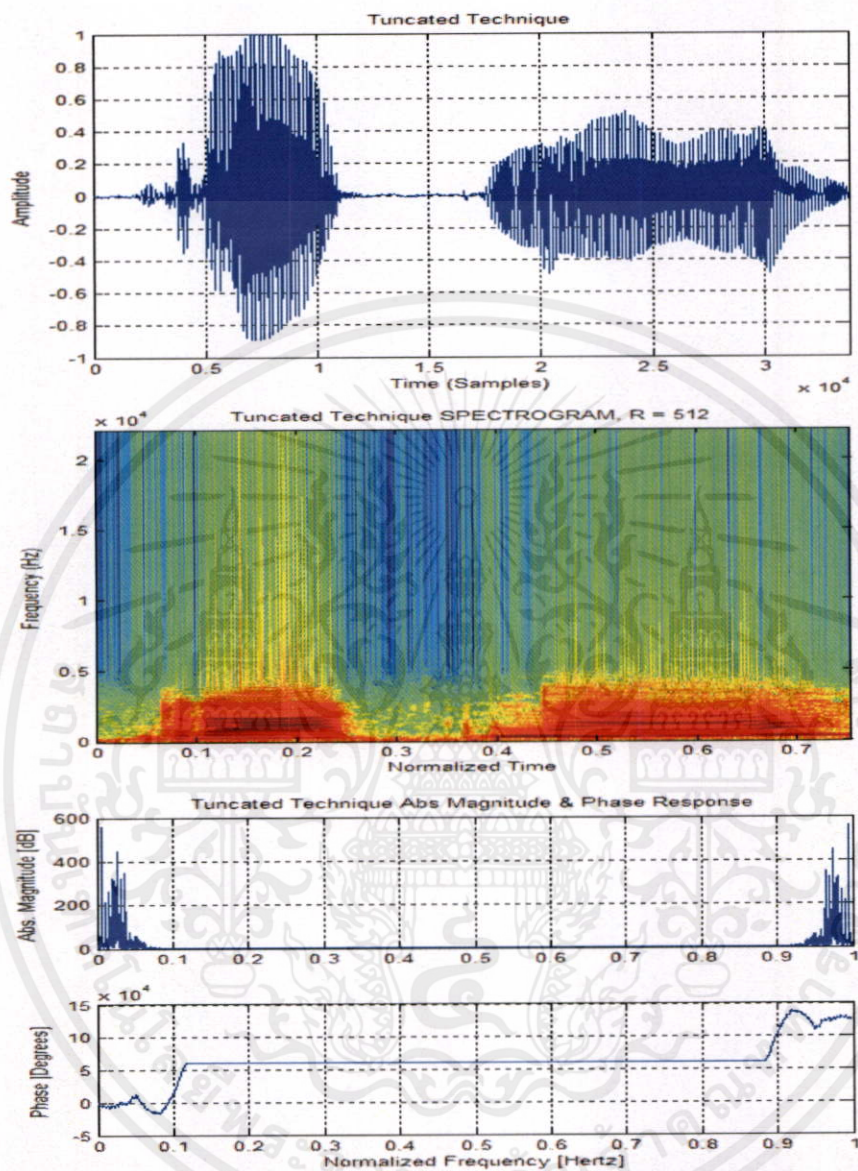
(B) Spectrogram ของสัญญาณ A.

(C) ผลตอบสนองทางขนาดและเฟสต่อความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sound Name : “ คิดถิ่ง” (ผู้หญิง)

Sampling Rate (Fs) : 44,100 Hz , Sampling Size : 16 Bits



A.

B.

C.

รูปที่ 5.35 สัญญาณที่ผ่านวงจรกรองความถี่ของเทคนิคการจำกัดความยาว

เสียง “ คิดถิ่ง” (ผู้หญิง)

(A) แอมพลิจูดของสัญญาณ

(B) Spectrogram ของสัญญาณ A.

(C) ผลตอบสนองทางขนาดและเฟสต่อความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลจากการทดลอง สรุปเป็นรายละเอียดได้ดังต่อไปนี้

เสียงที่นำมาทดสอบนั้น ได้เลือก เสียงผู้ชายและผู้หญิงในคำพูดเดียวกัน ทั้งนี้ นักเสียงของชายและ ผู้หญิงนั้น เป็นการออกเสียงธรรมชาติ ไม่มีการเล่นน้ำหนกของเสียง เพื่อที่ต้องการให้คุณลักษณะของเสียงที่ได้มานั้น มีความเป็นธรรมชาติเท่า ๆ กัน แต่จะแตกต่างกันที่ตรงโทนเสียงของผู้ชายนั้น มีลักษณะทุ้มต่ำ แสดงให้เห็นว่ามีความถี่ต่ำอยู่ในระดับหนึ่ง ส่วนผู้หญิงนั้น มีลักษณะทุ้มใส แสดงให้เห็นว่ามีความถี่ต่ำอยู่ในระดับหนึ่ง แต่ความถี่ของเสียงสูงกว่าเสียงของผู้ชาย มีผลการจำลองดังแสดงในรูปที่ 5.24 ถึงรูปที่ 5.35

รูปที่ 5.24 (A) ถึง 5.29 (A) แสดงสัญญาณเสียงต้นแบบนั้นมีระดับสัญญาณเสียงของคำพูด “สวัสดี” โดยที่มีรายละเอียดของเสียงดังต่อไปนี้ “สวัสดี (ผู้ชาย)” ดังแสดงในรูปที่ 5.24 (A) และ “สวัสดี (ผู้หญิง)” ดังแสดงในรูปที่ 5.27 (A) แสดงให้เห็นระดับความดังของเสียงที่เกิดขึ้น มีความดังเป็น Normalized Amplitude และระยะเวลาของเสียงแสดงเป็น Time (Samples) โดยมีความถี่ Sampling Rate อยู่ที่ 44,100 Hz

รูปที่ 5.24 (B) ถึง 5.29 (B) แสดงคุณลักษณะจำเพาะของเสียงผู้ชาย และผู้หญิง แสดงในรูปของคุณลักษณะของความถี่ต่อเวลา (Spectrogram) “สวัสดี (ผู้ชาย)” ดังแสดงในรูปที่ 5.24 (B) และ “สวัสดี (ผู้หญิง)” ดังแสดงในรูปที่ 5.27 (B) แสดงให้เห็นถึงความถี่เสียงที่เกิดขึ้น ณ ตำแหน่ง Time (Samples) แสดงให้เห็นว่า ณ ตำแหน่ง Time (Samples) ที่ใด ๆ จะมีหนาแน่นของความถี่เสียงที่เกิดขึ้นจำนวนมากน้อยแค่ไหนจะแสดงด้วยสี ณ ตำแหน่งเวลาใด ๆ

- มีสีแดงเกิดขึ้น แสดงให้เห็นว่า มีความหนาแน่นของความถี่อยู่มาก
- มีสีเหลืองเกิดขึ้น แสดงให้เห็นว่า มีความหนาแน่นของความถี่อยู่น้อย
- มีสีฟ้าเกิดขึ้น แสดงให้เห็นว่า มีความหนาแน่นของความถี่อยู่น้อยมากหรือไม่มีเลย

รูปที่ 5.24 (C) ถึง 5.29 (C) แสดงคุณลักษณะของผลตอบสนองทางขนาดต่อความถี่ (Abs Magnitude Response) รูปบน (C) และผลตอบสนองทางเฟสต่อความถี่ (Phase Response) รูปล่าง (C) ดังแสดงให้เห็นในรูปของผลตอบสนองทางขนาดต่อความถี่ (Abs Magnitude Response) “สวัสดี (ผู้ชาย)” ดังแสดงในรูปที่ 5.24 (C) บน และ “สวัสดี (ผู้หญิง)” ดังแสดงในรูปที่ 5.27 (C) บน แสดงให้เห็นในรูปของผลตอบสนองทางเฟสต่อความถี่ (Phase Response) รูปล่าง (C) “สวัสดี (ผู้ชาย)” ดังแสดงในรูปที่ 5.24 (C) ล่าง และ “สวัสดี (ผู้หญิง)” ดังแสดงในรูปที่ 5.27 (C) ล่าง

ผลตอบสนองทางขนาดต่อความถี่ (Abs Magnitude Response) แสดงให้เห็นค่าลักษณะเด่น ซึ่งทำการแปลงสัญญาณเสียงต้นแบบ ผ่านสมการ Fast Fourier Transform (FFT) “Fast Fourier Transform เป็น Algorithm การทำ Discrete Fourier Transform ที่ complexity โดยผลลัพธ์การทำ FFT ที่ได้จะตรงกับกรการทำ DFT ทุกประการ เพียงแต่เร็วกว่า (ในแง่ของ complexity) ” ซึ่งจะให้ข้อมูลองค์ประกอบความถี่เด่นของความถี่ของระดับเสียงที่ต้องการ จากรูปสัญญาณ “สวัสดี

(ผู้ชาย) ” ดังแสดงในรูปที่ 5.24 (C) บน และ “ สวัสดิ์ (ผู้หญิง) ” ดังแสดงในรูปที่ 5.27 (C) บน แสดงให้เห็นความถี่เด่นคู่ (สองด้าน) ของระดับเสียงต้นแบบ

ผลตอบสนองทางเฟสต่อความถี่ (Phase Response) แสดงให้เห็นค่าผลตอบสนองทางเฟส ซึ่งทำการแปลงสัญญาณเสียงต้นแบบ ผ่านสมการ Fast Fourier Transform (FFT) แล้วนำเฉพาะค่าเฟส หรือมุมมาคำนวณหาผลลัพธ์

เมื่อทำการเปรียบเทียบระบบที่นำเสนอในวิทยานิพนธ์ กับระบบต้นแบบเมื่อผ่านการประมวลผลโดยใช้โปรแกรมซิมมูลิ่งในการทดสอบ ของวงจรกรองความถี่ทั้งสองแบบ ระหว่างเพาเวลล์ และซุน กับเทคนิคการจำกัดความยาว โดยใช้เสียงต้นแบบเดียวกันคือ “ สวัสดิ์ (ผู้ชาย) ” ดังแสดงในรูปที่ 5.24 (A) และ “ สวัสดิ์ (ผู้หญิง) ” ดังแสดงในรูปที่ 5.27 (A) ผลที่ได้ออกมาจะสามารถอธิบายได้ดังนี้

- ระดับความดังของเสียงที่เกิดขึ้น นั้นสามารถให้สัญญาณใกล้เคียงต้นแบบจากสัญญาณเสียง ที่นำมาทดสอบแสดงให้เห็นว่าระบบที่ได้นำเสนอในวิทยานิพนธ์ฉบับนี้ เมื่อผ่านวงจรกรองความถี่โดยใช้เทคนิคการจำกัดความยาวที่เกิดจากอิมพัลส์อนันต์ ทำงานได้ดีกว่า

- สัญญาณ Spectrogram ที่ได้มานั้นสามารถได้สัญญาณใกล้เคียงต้นแบบจากสัญญาณเสียง ที่นำมาทดสอบ แต่เนื่องจากการทดสอบ ได้จำลองระบบในส่วนของวงจรกรองความถี่ต่ำผ่านเท่านั้น จึงจะมีแต่ความถี่ต่ำผ่านออกมา จึงทำให้สัญญาณ Spectrogram มีค่าต่ำ แสดงให้เห็นว่าระบบที่ได้นำเสนอในวิทยานิพนธ์ฉบับนี้ เมื่อผ่านวงจรกรองความถี่โดยใช้เทคนิคการจำกัดความยาวที่เกิดจากอิมพัลส์อนันต์ ทำงานได้ดีกว่า

- รูปของผลตอบสนองทางขนาดต่อความถี่ (Abs Magnitude Response) ที่ได้มานั้นจะสามารถได้สัญญาณใกล้เคียงกับต้นแบบสัญญาณเสียงที่นำมาทดสอบ สังเกตได้ว่าสัญญาณถูกลดทอนลงไปเล็กน้อยเท่านั้น แสดงให้เห็นว่าระบบที่ได้นำเสนอในวิทยานิพนธ์ฉบับนี้ เมื่อผ่านวงจรกรองความถี่โดยใช้เทคนิคการจำกัดความยาวที่เกิดจากอิมพัลส์อนันต์ ทำงานได้ดีกว่า

- รูปของผลตอบสนองทางเฟสต่อความถี่ (Phase Response) ที่ได้มานั้นจะสามารถได้สัญญาณใกล้เคียงกับต้นแบบสัญญาณเสียงที่นำมาทดสอบ สังเกตได้ว่าสัญญาณถูกลดทอนลงไปเล็กน้อยเท่านั้น แสดงให้เห็นว่าระบบที่ได้นำเสนอในวิทยานิพนธ์ฉบับนี้ เมื่อผ่านวงจรกรองความถี่โดยใช้เทคนิคการจำกัดความยาวที่เกิดจากอิมพัลส์อนันต์ ทำงานได้ดีกว่าเนื่องจากมีกรุปดีเลย์ที่ราบเรียบ เพราะผลจากการจำกัดความยาวที่เกิดจากอิมพัลส์อนันต์

รูปที่ 5.30 (A) ถึง 5.35 (A) แสดงสัญญาณเสียงต้นแบบนั้นมีระดับสัญญาณเสียง ของคำพูด “ คิดถึง ” โดยที่มาของรายละเอียดของเสียงดังต่อไปนี้ “ คิดถึง (ผู้ชาย) ” ดังแสดงในรูปที่ 5.30 (A) และ “ คิดถึง (ผู้หญิง) ” ดังแสดงในรูปที่ 5.33 (A) แสดงให้เห็นระดับความดังของเสียงที่เกิดขึ้น และระยะเวลาของเสียงแสดงเป็น Time (Samples) โดยมีความถี่ Sampling Rate อยู่ที่ 44,100 Hz โดยผลการทดลองก็ได้รายละเอียดเช่นเดียวกับที่ได้นำเสนอไปแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานานาชาติ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.5 บทสรุป

ในบทนี้ได้อธิบายถึงขั้นตอนการออกแบบวงจรของความถี่ไอโออาร์ที่ให้เฟสเป็นเชิงเส้นอย่างสมบูรณ์ โดยได้แบ่งวงจรออกเป็น โมดูลย่อยๆ แล้วจึงทำการวิเคราะห์ ออกแบบ ก่อนทำการทดสอบการทำงานในโมดูลย่อย ซึ่งโมดูลของวงจรความถี่นั้นมีความซับซ้อนในการสร้างมากที่สุดเนื่องจากเป็นตัวหลักในการประมวลผลซึ่งได้ทำการออกแบบด้วยโปรแกรม MATLAB ที่ได้นำเสนอไว้ และผลของการซิมูเลชันจากโปรแกรม C/C++ ที่ได้นำเสนอไว้ ซึ่งจะได้ค่าสัมประสิทธิ์และ นำไปจำลองในโปรแกรมซิมูลิงค์ เพื่อผลลัพธ์ การจำลองเงื่อนไขการสร้างเพื่อใช้งานจริง

โดยผลการทดลองในบทนี้ ได้นำตัวอย่างเสียงผู้ชาย และผู้หญิงมาเปรียบเทียบกันในการพูดเดียวกัน เพื่อดูความแตกต่าง และการประมวลผล โดยผลลัพธ์ที่ได้ออกมา นั้น แสดงให้เห็นการเปรียบเทียบระหว่างคั่นแบบเพาเวลล์ และซุน กับ เทคนิคการจำกัดความยาวที่เกิดจากอิมพัลส์อนันต์นั้น ผลลัพธ์ที่ได้ออกมาแสดงให้เห็นถึงความแตกต่าง พอสั่งเขป และเด่นชัดว่าสัญญาณเสียงที่ออกมา นั้น มีค่าใกล้เคียงกับสัญญาณเสียงที่นำมาประมวลผล ซึ่งปัญหาที่เกิดขึ้นจากการออกแบบใช้งานด้วยโปรแกรมซิมูลิงค์ จนนำไปถึงการออกแบบนั้น ผลการคำนวณตำแหน่งทศนิยมมีผลอย่างมาก ซึ่งเมื่อออกแบบด้วยโปรแกรมในภาษา C/C++ นั้น ผู้เขียนใช้ตำแหน่งทศนิยมในการวิจัยเป็นทศนิยม 16 ตำแหน่ง แต่การคำนวณในโปรแกรมซิมูลิงค์นั้น ใช้เพียง 6 ตำแหน่ง ซึ่งทำให้ผลการทดลองที่ได้ นั้น มีความคลาดเคลื่อนบ้าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

บทสรุปผลการวิจัยและข้อเสนอแนะ

6.1 สรุปผลการดำเนินงานวิจัย

การดำเนินการวิจัยในวิทยานิพนธ์ฉบับนี้เป็นการนำเสนอแนวทางในการออกแบบวงจรกรองความถี่ไอโออาร์ที่มีเฟสเป็นเชิงเส้น และการตัดผลกระทบที่เกิดจากอิมพัลส์อนันต์ โดยใช้โครงสร้างหลักทางคณิตศาสตร์ ซึ่งมีการกำหนดคุณลักษณะเฉพาะในการออกแบบโดยเลือกใช้โปรแกรม MATLAB, C/C++, เพื่อทำการออกแบบและจำลองผลการทำงานของวงจรกรองความถี่ในระดับฟังก์ชันการทำงาน โดยในการออกแบบวงจรกรองความถี่ในระดับฟังก์ชันถ่ายโอนมาเป็นโปรแกรมซิมูเลชันตามรูปแบบของคณิตศาสตร์การกระจายซึ่งได้จากโปรแกรม MATLAB เพื่อคำนวณค่าสัมประสิทธิ์ฟังก์ชันการถ่ายโอนต้นแบบไม่ว่าจะเป็นวงจรกรองความถี่แบบ บัทเตอร์เวิร์ท วงจรกรองความถี่แบบอิลลิปติก วงจรกรองความถี่เชบีเชฟ หรือแม้แต่วงจรกรองอื่น เมื่อได้ฟังก์ชันของวงจรกรองความถี่ต้นแบบแล้วนั้นจึงทำการแยกฟังก์ชันแล้วทำการคำนวณต่อไป

ในการออกแบบและจำลองโปรแกรมบนซิมูเลชันนั้น มีความยุ่งยากในขั้นตอนเงื่อนไขของเวลาที่จะต้องทำให้บล็อกไดอะแกรม ทุกบล็อกมีการทำงานจังหวะที่สอดคล้องและต่อเนื่องกันตลอดเวลา เพื่อให้จำลองสถานะการทำงานให้ใกล้เคียงกับการออกแบบใช้งานจริงให้ได้มากที่สุด โดยเริ่มต้นจากการออกแบบและจำลองการทำงานเริ่มต้นจากโปรแกรมภาษา C/C++ นั้นมีความละเอียดในเรื่องของการคำนวณจุดทศนิยมซึ่งละเอียดกว่ามาก การคำนวณและการปิดเศษทศนิยมนั้น มีความไวและจำเป็นอย่างมากในการประมวลผลเนื่องจาก ค่าผลลัพธ์อิมพัลส์ที่ผ่านวงจรกรองดิจิทัลฟิลเตอร์อันดับที่ 7 นั้นค่าผลลัพธ์อิมพัลส์ที่ยาวมากกว่า $L=200$ แซมเปิล ผลของการคำนวณนั้นมีค่าถึงทศนิยมตำแหน่งที่ 16 ฉะนั้นต้องการการคำนวณที่ละเอียดพอสมควรที่จะทำให้ผลลัพธ์ที่ได้ออกมาสั้น ผิดพลาดน้อยที่สุด

โดยการจำลอง ได้จำลองสถานะ ขั้นตอนการสร้างเป็นการทำงานในแต่ละโมดูลย่อยด้วยโปรแกรมซิมูเลชัน แต่มีความสอดคล้องต่อเนื่องกันตลอดเวลา แต่การคำนวณของโปรแกรม MATLAB นั้นยังไม่สามารถละเอียดได้เพียงพอ กับการจำลองบน โปรแกรมภาษา C/C++ จึงทำให้ผลลัพธ์ที่ออกมาสั้นอาจมีข้อผิดพลาด เนื่องจากการคำนวณและการปิดเศษทศนิยม อย่างไรก็ตามผลการทดลองทั้งหมดนี้ยังใช้ความสามารถของคอมพิวเตอร์ทั้งหมด จึงอาจทำให้การสร้างจริงเกิดปัญหาในการทำงานบ้าง โดยเฉพาะเกี่ยวเนื่องกับการประมวลผลกับจุดทศนิยม โดยเฉพาะการจำลองระบบในวิทยานิพนธ์ฉบับนี้ ทำการจำลองโปรแกรมส่วนวงจรกรองความถี่ต่ำผ่านเท่านั้น

6.2 ปัญหาและอุปสรรคที่พบในงานวิจัย

จากที่ได้นำเสนอมาแล้วในบทข้างต้นการออกแบบวงจรที่ให้เฟสเป็นเชิงเส้นแบบสมบูรณ์ นั้นมีความซับซ้อนสูง ทำให้ความสามารถการประมวลผลลดลง หรือต้องพึ่งการประมวลผลที่มีประสิทธิภาพมากขึ้น และระยะเวลาในการประมวลผลที่เพิ่มขึ้นนั้น คำนึงถึงสิ่งที่ต้องพิจารณาหลัก คือการลดความซับซ้อนของโปรแกรมและวงจรลงมา ซึ่งในงานบางประเภทที่ต้องการการประมวลผลที่รวดเร็ว จำเป็นต้องลดโครงสร้างการออกแบบวงจรลงมา

จากการจำลองโปรแกรมแสดงให้เห็นถึงปัญหาว่า การทำงานจะมีความสลับซับซ้อนและปัญหาหลักในการจัดเก็บข้อมูลอยู่มากพอสมควร ซึ่งหากออกแบบจังหวะในการทำงานไม่สอดคล้องกันแล้วนั้น จะทำให้การทำงานและการแสดงผลมีความผิดพลาด

การคำนวณประมวลผลตำแหน่งทศนิยมนั้น เป็นปัจจัยหลักที่ทำให้เกิดข้อผิดพลาดในการคำนวณ ถ้าคำนวณในตำแหน่งทศนิยมหลักน้อย (Low Bit) นั้นก็อาจทำให้เกิดข้อผิดพลาดในการคำนวณสูง จำเป็นจะต้องคำนวณในตำแหน่งทศนิยมหลักมากขึ้น (High Bit) ก็จะทำให้การคำนวณนั้น ได้ผลลัพธ์ที่ออกมาแม่นยำยิ่งขึ้น เพียงแต่ต้องใช้ความสามารถของฮาร์ดแวร์ที่มีประสิทธิภาพที่สูงขึ้น และขนาดของพื้นที่ของหน่วยความจำที่มากขึ้นตาม

สิ่งหนึ่งที่จะต้องพิจารณาเป็นหลักในการออกแบบและสร้างจริงนั้นคือ ความซับซ้อนของวงจรซึ่งถือว่าเป็นหลักสำคัญในการสร้างวงจรใช้งานจริง ในงานบางประเภทอาจต้องการความสามารถในการประมวลผลซึ่งรวดเร็ว และมีหน่วยความจำที่จะต้องมีความเหมาะสม หรือมากกว่านี้ เพื่อให้ทำงานได้อย่างเต็มประสิทธิภาพ

6.3 ข้อเสนอแนะแนวทางการพัฒนา

จากวิทยานิพนธ์ ได้นำเสนอวิธีการลดความซับซ้อนในผลการประมวลผล สามารถจะนำไปพัฒนาให้มีประสิทธิภาพที่ดีขึ้น โดยการลดความซับซ้อนของโครงสร้างที่ได้นำเสนอ ไม่ว่าจะเป็นการลดค่าสัมประสิทธิ์ของวงจรรองความถี่ การลดความยาวของสัญญาณพลิกกลับให้มีความเหมาะสม การกำหนดจังหวะการทำงาน L แชนเปิ้ลลงเพื่อให้ทำงานได้ดีขึ้น จะมีผลต่อระยะเวลาในการหน่วงสัญญาณลดลง หรือเพื่อเปลี่ยน โครงสร้างการออกแบบที่ทำให้รู้ปดัลย์ที่ราบเรียบ เพื่อลดความซับซ้อนลงจากขั้นตอนของการออกแบบ โดยคำนึงถึงการประมวลผล ตำแหน่งทศนิยมและความสามารถของอุปกรณ์ประมวลผล ตามมาด้วย

ออกแบบให้วงจรสามารถปรับเปลี่ยนจุดตัดความถี่ ได้เนื่องจากการใช้งานร่วมกับลำโพงแต่ละตัว ทัศนคตินั้นจะมีคุณสมบัติที่แตกต่างกันไป ซึ่งต้องมาออกแบบจุดตัดความถี่ใหม่ จะทำให้เสียเวลาดังนั้นหากปรับปรุงตรงจุดนี้ได้แล้ว จะทำให้ระบบมีประสิทธิภาพมากขึ้น

บรรณานุกรม

- [1] L. R. Rabiner and B. Gold, "Theory and Application of Digital Signal Processing," Prentice-Hall, New Jersey, 1975.
- [2] S. R. Powell and P. M. Chau, "A technique for realizing linear phase IIR filters," IEEE Trans. Signal Processing, vol. 39, no.11, pp. 2425-2435, Nov. 1991.
- [3] P. P. Vaidyanathan, S. K. Mita and Y. Neuvo, "A new approach to the realization of low sensitivity IIR filters," IEEE Trans. ASSP., vol.34, no. 2, pp.350-361, Apr. 1986.
- [4] B. Djokic, M. Popavic and M. Lutovac, "A new improvement to the Powell and Chau linear phase IIR filters," IEEE Trans. Signal Processing, Vol. 46, No. 6, pp. 1685-1688, June 1998.
- [5] P. M. Derusso, R. J. Roy and C. M. Close, "State Variables for Engineers," John Wiley and Sons, New York, 1965.
- [6] B. Djokic, M. Lutovac and M. Popovic, "A new approach to the phase and THD improvement in linear phase IIR Filters," IEEE Trans., pp. 2221-2224, 1997.
- [7] S. R. Powell and P. M. Chau, "Postfiltering to equalize the effect of finite coefficient wordlength in digital filters" IEEE Trans., pp. 261-264, 1992.
- [8] A. N. Willson and H. J. Orchard, "An improvement to the Powell and Chau linear phase IIR filters," IEEE Trans. Signal Processing, Vol. 42, pp. 2842-2848, No. 10, Oct., 1994.
- [9] T. Saramaki, "On the design digitals as a sum of two all-pass filters," IEEE Trans. Circuits and Systems., Vol. CAS-32, No. 11, Nov., 1985
- [10] S. R. Powell and P. M. Chau, "An improved noncausal filtering technique", 1990, 1990 Conference Record Twenty-Fourth Asilomar Conference on Signal, system and Computers, Vol. 1, pp. 57-62, 5-7 Nov 1990,
- [11] S. R. Powell and P. M. Chau, "Time reversed filtering in real-time ", , IEEE International Symposium on Circuit and System vol.2, pp.1239 – 1243, 1-3 May 1990.
- [12] A. Kurosu, S. Miyase, S. Tomiyama and T. Takebe, "A Technique to Truncate IIR Filter impulse response and its application to real-time implementation of linear-phase IIR filters", IEEE Trans. on Signal Processing, Vol. 51, No. 5, May, 2003.
- [13] j. G. Proakis, D. G. Manolakis, Digital Signal Processing, Prentice Hall. 2007.

- [14] อรรถสิทธิ์ หล้าสกุล. 2543. **Digital signal processing fundamentals**. พิมพ์ครั้งที่ 1
กรุงเทพฯ : แผนกตำรา คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณ
ทหารลาดกระบัง
- [15] วัลลภ สุระกำพลธรรม การประมวลผลสัญญาณเชิงเลข, สถาบันเทคโนโลยีพระจอมเกล้าเจ้า
คุณทหารลาดกระบัง, พ.ศ. 2533
- [16] D. Sookcharoenphol, K. Janjiraphongvej and S. Tomiyama, "A sample delay
reduction method of perfect linear phase IIR," ISICIT 2003, pp. 579-583, Sept., 2003.
- [17] S. Varasumanta, D. Sookcharoenphol, U. Sriteraviroj and K. Janjirapongvej, "Truncating of
infinite impulse response of linear phase IIR filters and their group delay effect", The
Proceedings of 41st Kasetsart University Annual Conference, 2003.
- [18] S. Varasumanta, D. Sookcharoenphol, U. Sriteraviroj and K. Janjirapongvej, "Improvement
of group delay and reduction of computational complexity in linear phase IIR filters"
ICEP2004, pp. 45-51 Jan, 2004.
- [19] S. Varasumanta, D. Sookcharoenphol, U. Sriteraviroj and K. Janjirapongvej, "An
Improvement of group delay response and reduction of computational complexity of
linear phase IIR filter", The Proceedings of 43rd Kasetsart University Annual Conference,
pp. 141-151, 2005.
- [20] S. R. Powell, G. Temes, P. M. Chau, "A Ripple Reduction Technizue for Digital Filters"
IEEE Trans. Circuits and Systems., Vol.1, pp.268-271, 11-14 Jun, 1991.
- [21] การออกแบบวงจรแบ่งความถี่แบบเฟสเป็นเชิงเส้น สมบูรณ์ด้วยวงจรกรองความถี่ดิจิทัล
ไอไออาร์ และสร้างบน เอฟพีจีเอ, เจตน์ ออสวัสดิ์, ปริญญาโท สาขาวิศวกรรม
สารสนเทศ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง พ.ศ. 2549 ISBN
974-15-2772-1.
- [22] (<http://www.mathworks.com>)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลงานวิจัยที่ได้รับการตีพิมพ์

- [1] S. Varasumanta, D. Sookcharoenphol, U. Sriteraviroj and K. Janjirapongvej, "An improvement of group delay response and reduction of computational complexity of linear phase IIR filter" , The Proceedings of 43rd Kasetsart University Annual Conference, pp. 144 – 151. 2005.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ขอรับรองว่าผลงานวิจัย

เรื่อง

การปรับปรุงผลตอบสนองของกรุปดีเลย์และการลดความซับซ้อน
ของโครงสร้างของวงจรรองความถี่ IIR ที่มีเฟสเป็นเชิงเส้น

โดย

สรานุวัจน์ วรสมันต์ ดลชัย สุขเจริญผล อุทัย ศรีธีระวิโรจน์
และกนก เจนจิระพงศ์เวช

ได้ผ่านการพิจารณาจากคณะกรรมการผู้ทรงคุณวุฒิ สาขา วิศวกรรมศาสตร์
และได้นำเสนอในการประชุมทางวิชาการของมหาวิทยาลัยเกษตรศาสตร์ ครั้งที่ 43
ระหว่างวันที่ 1-4 กุมภาพันธ์ 2548

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น หากนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาไปขึ้นชื่อของผู้อื่นหรือเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
รองอธิการบดีฝ่ายวิชาการ

ประธานคณะกรรมการดำเนินการจัดการประชุมทางวิชาการ ครั้งที่ 43



๓

เรื่องเต็มการประชุมทางวิชาการ ครั้งที่ ๔๓ มหาวิทยาลัยเกษตรศาสตร์

The Proceedings of 43rd Kasetsart University Annual Conference

เล่มที่ 2

สาขา วิศวกรรมศาสตร์
(Subject: Engineering)

สาขา สถาปัตยกรรมศาสตร์
(Subject: Architecture)

๑-๕ กุมภาพันธ์ ๒๕๔๘

ณ มหาวิทยาลัยเกษตรศาสตร์ วิทยาเขตบางเขน



“ เกษตรศาสตร์ ”

เพื่อสังคมแห่งความรู้และการแข่งขันในเวทีโลก

“ Agricultural Science for Knowledge Based Societies and World Competitiveness ”





การปรับปรุงผลตอบสนองของกรุปดีเลย์และการลดความซับซ้อนของโครงสร้าง
ของวงจรกรองความถี่ IIR ที่มีเฟสเป็นเชิงเส้น

An Improvement of Group Delay Response and Reduction of Computational Complexity of Linear Phase IIR Filters

สรานุวัจน์ วรสุมันต์ ดลชัย สุขเจริญผล อูทัย ศรีธีระวิโรจน์ รศ.ดร.กนก เจนจิระพงษ์เวช

Saranuwaj Varasumanta Dolchai Sookcharoenphol Uthai Sriteraviroj Assoc.Prof.Dr.Kanok Janjitrapongvej

บทคัดย่อ

บทความนี้เสนอการปรับปรุงผลตอบสนองของกรุปดีเลย์ของวงจรกรองความถี่ IIR ที่มีเฟสเป็นเชิงเส้นโดยใช้การจำกัดความยาวของผลตอบสนองต่ออิมพัลส์ที่มีความยาวอนันต์ให้มีความยาวจำกัดที่ให้ผลตอบสนองทางเฟสเป็นเชิงเส้นมากขึ้น โดยใช้วงจรประมาณค่าเหลือของอิมพัลส์ไปลบออกจากอิมพัลส์อนันต์และได้เสนอวิธีการลดความซับซ้อนของโครงสร้างโดยการใช้โพลิโนเมียลเทอมเศษร่วมและการจำลองด้วยโปรแกรมแสดงให้เห็นว่าวงจรกรองความถี่ที่นำเสนอสามารถลดการออสซิลเลทในผลตอบสนองของกรุปดีเลย์ได้และค่าลดทอนในช่วงหยุดความถี่จะมีค่าเพิ่มขึ้นเป็น 2 เท่าของวงจรกรองตัวต้นแบบหรือ -70 dB

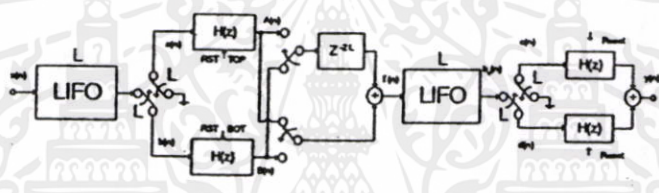
Abstract

This paper presents a method to truncate the infinite impulse response of linear phase IIR filter to finite length. We use IIR filter direct form II, to obtain an approximate a residue impulse response, subtracted from the IIR filter to obtain the finite impulse response. The simulation results show the group delay variation responses is flat than the powell-chau system when the order of residue filter is a second order and also the computational complexity can be reduced by used co-numerator polynomial. Also, the magnitude response of proposed system have 2 time stopband attenuation more than prototype filter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
คณะวิศวกรรมศาสตร์ ภาควิชาวิศวกรรมสารสนเทศ, Department of Information Engineering, Faculty of Engineering
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, King's Mongkut Institute of Technology Ladkrabang (KMUTL)

คำนำ

การประยุกต์ใช้การประมวลผลสัญญาณดิจิทัลอนันต์ ลักษณะของผลตอบสนองทางเฟสเป็นเชิงเส้นนั้นได้ถูกวิเคราะห์ใช้โดย FIR ฟิลเตอร์ที่มีผลตอบสนองต่อความยาวจำกัดและให้ผลตอบสนองทางเฟสที่เป็นเชิงเส้น เนื่องจากต้องการลดเวลาในการประมวลผลลง การนำเสนอสถิติวิเคราะห์ผลตอบสนองทางเฟสที่ไม่เป็นเชิงเส้นนั้นโดยวิธีการของ IIR ฟิลเตอร์ซึ่งจะนำผลที่ได้จากการวิเคราะห์นั้นมาใช้ จะทำให้ผลการคำนวณทางโครงสร้างของฟิลเตอร์ที่ใช้นั้น มีตัวบวก และตัวคูณ ลดลง และขนาดภายในโครงสร้างลดลง ยังให้ผลตอบสนองทางเฟสที่เป็นเชิงเส้นที่ดีกว่าเดิมอีกด้วย โดยในบทความนี้ได้้นำเอาโครงสร้างของเพาเวลล์และซุน มาประยุกต์ใช้กับโครงสร้างที่นำเสนอ เราสามารถที่จะวิเคราะห์ผลกระทบที่เกิดจากการใช้ IIR ฟิลเตอร์ ที่มีผลตอบสนองทางเฟสที่ไม่เป็นเชิงเส้น และ เวลาจริงในการประมวลผลนั้น โดยบทความฉบับนี้เราจะเสนอการวิเคราะห์ระบบโดยใช้วิธีการวิเคราะห์ทางโทมโอดเมน โดยเราจะทำการวิเคราะห์ด้วยสมการเชิงเส้นโดยวิเคราะห์ภายใต้เงื่อนไขของระบบที่ผลตอบสนองทางเฟสที่เป็นเชิงเส้นที่ดีเยี่ยม และระบบดังกล่าวจะเปลี่ยนแปลงความถี่ของเวลา โดยวิธีใหม่ที่นำเสนอนี้จะทำการวิเคราะห์หองค์ประกอบของการจำกัดความยาวของ $H(z)$ ต่อสัญญาณที่จำกัด L โดยผลจากการวิเคราะห์แสดงโดยรูปที่ 1 วงจรกรองทำงานภายใต้ผลกระทบต่อเวลาและมีแอมพลิจูดน้อยและความยาวของช่วงสัญญาณที่รับอ้างอิงจาก [5] โดยโครงสร้างต้นแบบของเพาเวลล์และซุน และทำการลดจำนวนโครงสร้างภายในวงจรกรองให้ลดลง เพื่อผลต่อการออกแบบวงจรจริง และผลต่อการประมวลผลในเวลาจริง

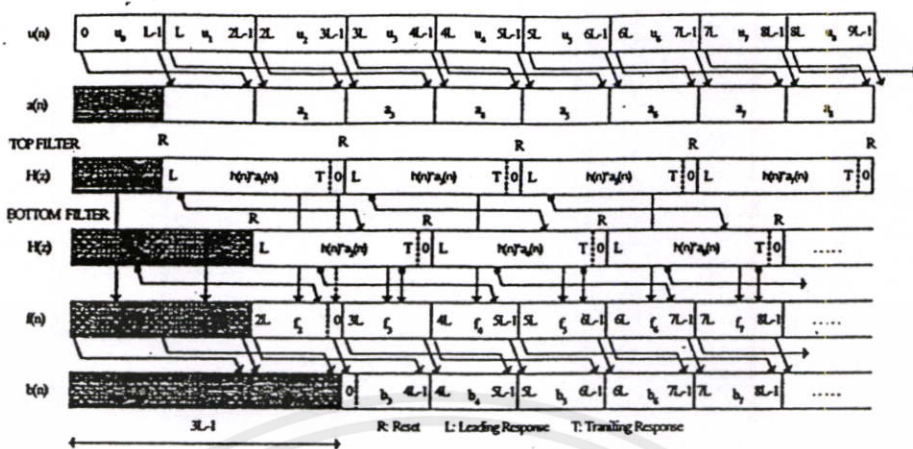


รูป 1 การสร้างวงจรกรอง IIR ที่มีผลตอบสนองเฟสเชิงเส้นที่ประมวลผล

การหาค่าสัมประสิทธิ์ของตัวกรองค่าเรซิดิวซ์

ตัวกรองค่าเรซิดิวซ์คือวงจรกรองความถี่ IIR ที่ใช้โครงสร้างแบบ direct form II ซึ่งใช้ประมาณผลตอบสนองอนันต์ต่อสัญญาณอิมพัลส์ที่มีความยาวหลังจาก L แคมเปิลเป็นต้นไป โดยมีอันดับใดๆที่มากกว่าอันดับ $1(n=1)$ และมีอันดับเป็นเลขคู่โดยสามารถสร้างได้จากกรณาค่ารากของโพลของวงจรกรองความถี่ IIR ($H(z)$) ซึ่งอยู่ในลักษณะเป็นคู่เชิงซ้อนโดยเลือกจากคู่ที่มีค่าแอมพลิจูดน้อยกว่า 1 และค่าแอมพลิจูดน้อยกว่า 1 และผลของสัญญาณที่ได้จากตัวกรองค่าเรซิดิวซ์จะถูกหน่วงเวลาออกไป L แคมเปิลจากนั้นนำสัญญาณเอาต์พุตที่ได้จากตัวกรองความถี่ IIR มาลบกับสัญญาณที่ได้จากตัวกรองค่าเรซิดิวซ์จะถูกหน่วงเวลาออกไป L แคมเปิลและได้เป็นสัญญาณเอาต์พุตที่มีการจำกัดความยาวหรือเป็นการใช้การตัดความยาวของผลตอบสนองอนันต์ต่อสัญญาณอิมพัลส์ให้มีค่าจำกัดแทนการรีเซ็ทสัญญาณในระบบของเพาเวลล์และซุน และเมื่อเราทำการวิเคราะห์ด้วยสมการ state-space กับระบบของเพาเวลล์และซุนเราพบว่าระบบดังกล่าวเป็นระบบแปรเปลี่ยนตามเวลา และการแทนการรีเซ็ทด้วยวิธีการจำกัดความยาวจะเป็นการเปลี่ยนจากการรีเซ็ทให้เป็นศูนย์ที่ค่าแอมเปิลสุดท้ายของทุกๆบล็อกจากเอาต์พุตของตัวกรอง IIR ทั้งตัวบนและตัวล่างมาเป็นการทำให้สัญญาณทุกแอมเปิลเป็นศูนย์ที่จุดต่อระหว่าง บล็อกดังโคเคแกรมรูปที่ 2 และสัญญาณที่เอาต์พุตของตัวกรองค่าเรซิดิวซ์สามารถเขียนแสดงความสัมพันธ์ระหว่างผลตอบสนองอนันต์ต่อสัญญาณอิมพัลส์ของตัวกรอง IIR กับตัวกรองค่าเรซิดิวซ์ได้ดังนี้

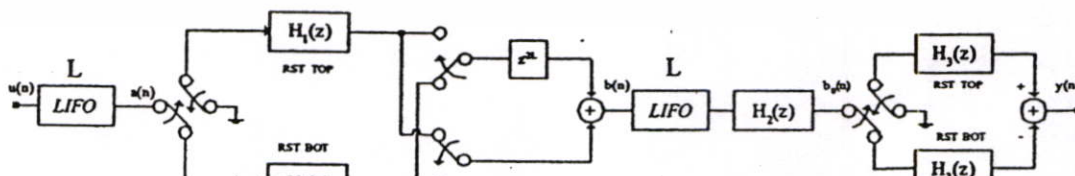
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 2 แสดง Time Chart การทำงานของ noncausal filter แบบ overlap-add block convolution

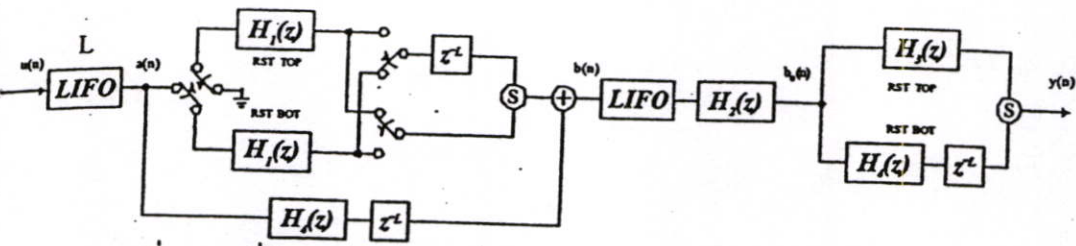
แนวคิดในการสร้างตัวกรองความถี่ IIR ที่มีผลตอบสนองทางเฟสเป็นเชิงเส้นและสามารถประมวลผลได้ในเวลาจริงได้ถูกนำเสนอโดย Powell & Chau [1] ดังแสดงดังรูป 1 ซึ่งระบบนี้เป็นวิธีที่ให้ประสิทธิภาพสำหรับการสร้างที่สามารถประมวลผลในเวลาจริงโดยใช้การเชื่อมต่อระบบย่อยแบบอนุกรมระหว่างตัวกรองที่ไม่เป็นคอลลอส $H(z^{-1})$ และตัวกรองที่เป็นคอลลอส $H(z)$ โดยตัวกรองทั้งสองนี้จะเป็นตัวกรองแบบ IIR ($H(z)$) ที่มีฟังก์ชันตามที่ต้องการเช่น เอลลิปติกฟังก์ชัน โดยสัญญาณที่เข้ามาที่ด้านอินพุต ($u(n)$) จะถูกแบ่งออกเป็น บล็อกที่มีการจำกัดความยาวขนาด L ชมเปิลและแต่ละบล็อกจะถูกพลิกกลับในเชิงเวลา (time-reversed) ด้วยวงจร LIFO (Last-in first-out) ตาม $a(n)$ และถูกป้อนผ่านวงจรกรองความถี่ IIR ($H(z)$) ทั้งด้านบน (top filter) และด้านล่าง (bottom filter) และผลของการคูณแบบประสาน (convolution) และนำสัญญาณเอาต์พุตของแต่ละบล็อกที่มีการวางเหลื่อมกันนำมารวมกันได้เป็นสัญญาณที่ด้านเอาต์พุตจากวงจรกรองทั้งสอง ($A(n)$ และ $B(n)$) และถูกจำกัดความยาวโดยการรีเทียให้มีขนาดเท่ากับ $2L$ จากนั้นสัญญาณที่ได้จะถูกป้อนผ่านวงจรสวิตช์ซึ่งมีเวลาในการสวิตช์เท่ากับ L วงจรหน่วงเวลาขนาดความยาวของการหน่วงเท่ากับ $2L$ และนำสัญญาณทั้งสองมาบวกกันและส่งผ่านวงจร LIFO อีกครั้งได้สัญญาณเป็น $b_0(n)$ ซึ่งสัญญาณที่ได้มีมาจากวงจรกรองแบบไม่เป็นคอลลอส ($H(z^{-1})$) และถูกป้อนเข้าวงจรกรองแบบคอลลอสโดยใช้การแบ่งสัญญาณออกเป็นบล็อกมีความยาว L ชมเปิลและส่งผ่านวงจรกรองความถี่ IIR โดยมีการจำกัดความยาวของสัญญาณเอาต์พุตเท่ากับ $2L$ เหมือนในวงจรกรองแบบไม่เป็นคอลลอสและนำสัญญาณที่ได้จากวงจรกรองทั้งสองมาบวกกันได้เป็นสัญญาณ $y(n)$ โดยระบบทั้งหมดจะมีการหน่วงสัญญาณไป $4L$ ชมเปิล ซึ่งเป็นข้อเสียที่สำคัญอันหนึ่งที่ได้จากระบบของเพาเวลล์และระบบและนอกจากนี้ข้อเสียที่สำคัญอีกข้อหนึ่งคือระบบนี้เป็นระบบเชิงเส้นแต่แปรเปลี่ยนตามเวลาและเป็นสาเหตุที่ทำให้เกิดการแปรผันของผลตอบสนองของกรุปดีเลย์และผลตอบสนองทางเฟสก็จะไม่เป็นเชิงเส้น

$$\begin{aligned}
 h_L(n-L) &= h(n), & n \geq L \\
 &= 0 & n < L
 \end{aligned}
 \tag{1}$$



รูปที่ 3 ระบบที่นำเสนอโดยการดึงค่าสัมประสิทธิ์เทอมเศษมาไว้หลัง LIFO และก่อนคอลลอส

เอกสารนี้เป็นเอกสารที่สงวนไว้เพื่อการใช้งานเพื่อการศึกษานี้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ลดแบบลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4 ระบบที่นำเสนอโดยการนำหลักการจำกัดความยาวของผลตอบสนองอนันต์ของตัวกรองความถี่ IIR มาใช้ทั้งไม่เป็นคอลลชอลและเป็นคอลลชอล

ระบบที่นำเสนอ

ระบบที่นำเสนอดังแสดงรายละเอียดในรูปที่ 3 นี้เราสามารถเขียนสมการฟังก์ชันถ่ายโอนในรูปแบบสมการเศษส่วนในโดเมนเนม

และได้ดังนี้คือ

$$H(z) = \frac{A(z)}{B(z)} \tag{2}$$

$$H(z) = \frac{a_0 + a_1z^{-1} + a_2z^{-2} + \dots + a_kz^{-k}}{1 - b_1z^{-1} - b_2z^{-2} - \dots - b_kz^{-k}} \tag{3}$$

โดยจากสมการฟังก์ชันถ่ายโอนดังกล่าวเป็นโครงสร้างของวงจรกรองความถี่ IIR direct form II ซึ่งจากวงจรกรองความถี่ IIR ที่มีโครงสร้างเส้นของเพาเวลล์และขบวนการนี้ได้มาจากการกำหนดค่าสเปคในเชิงความถี่ ซึ่งเป็นของวงจรถนแบบซึ่งสมการนี้กำหนดได้จากโพลีโนเมียลแบบดั้งเดิมเช่น โพลีโนเมียลแบบอิลิปติก, เซพบีเชบ, บัตเตอร์เวิร์ท เป็นต้น เป็นที่ทราบกันดีแล้วว่าสมการโพลีโนเมียลเหล่านี้ให้ผลตอบสนองทางขนาดและเฟสต่อความถี่ต่างกันออกไปแต่ผลตอบสนองของเฟสและผลตอบสนองของกรุปดีเลย์จะไม่มีโพลีโนเมียลตัวเดียวที่ให้เฟสเป็นเชิงเส้นหรือมีค่ากรุปดีเลย์ราบเรียบได้ เพราะโพลีโนเมียลเหล่านี้เมื่อนำมาสร้างเป็นวงจรกรองความถี่ IIR โดยใช้การแปลง Bilinear Transform จะให้ผลเฟสไม่เป็นเชิงเส้น (nonlinear phase responses) และจากเอกสารอ้างอิง [2] [4] ได้ทำการวิเคราะห์และผลการจำลองได้แสดงให้เห็นชัดเจนว่าวงจรกรองความถี่ IIR ที่มีเฟสเชิงเส้นของเพาเวลล์และขบวนการจะยังไม่สามารถให้ผลตอบสนองของเฟสต่อความถี่ได้เป็นเชิงเส้นเนื่องจากระบบดังกล่าวเป็นระบบเชิงเส้นที่ขึ้นกับเวลาดังนั้นจะทำให้ผลตอบสนองของกรุปดีเลย์จะมีลักษณะขรุขระ และนอกจากนี้ความซับซ้อนของจำนวนตัวคูณและตัวบวกจะมากทำให้ในการพัฒนาสร้างชิ้นจริงบน DSP board หรือบน FPGA มีความซับซ้อนและมีผลกระทบของการควอนไทซ์ค่าสัมประสิทธิ์ต่อผลตอบสนองของขนาดต่อความถี่มาก ดังนั้นในการลดความซับซ้อนการคำนวณลงเราสามารถแยกสมการฟังก์ชันถ่ายโอนออกเป็นผลคูณระหว่างโพลีโนเมียลทอมนเศษ (numerator polynomial) และโพลีโนเมียลทอมนส่วน (denominator polynomial) ออกจากกัน ดังนั้นในวงจรกรองความถี่แบบไม่เป็นคอลลชอล (noncausal filter) จะเป็นวงจรกรองความถี่แบบโพลีโนเมียลทอมนส่วน (all pole filter) ส่วนทอมนโพลีโนเมียลทอมนเศษสามารถย้ายออกไปต่อในลักษณะคาสเคดกับวงจรกรองความถี่แบบคอลลชอลได้ โดยวิธีนี้สามารถลดความซับซ้อนของการคำนวณลงได้เพราะโพลีโนเมียลทอมนเศษในวงจรกรองความถี่ IIR ย่อยที่เดิมมีอยู่ 2 โพลีโนเมียลจะเหลือเพียงทอมนเดียวโดยวิธีนี้จะไม่ทำให้ผลตอบสนองของขนาดต่อความถี่เปลี่ยนแปลง โดยกำหนดให้โพลีโนเมียลทอมนเศษเขียนได้ดังนี้คือ

$$H_1(z) = A(z) \tag{4}$$

$$H_2(z) = \frac{1}{B(z)} \tag{5}$$

และสมการโพลีโนเมียลทอมนส่วนเขียนได้ดังนี้

เอกสารนี้เป็นเอกสารที่ให้บริการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



โดยค่าโพลีโนเมียลของ $A(z)$ และ $B(z)$ นำมาจากสมการ (2) โดย H_1 จะเป็นการนำเศษของค่าสัมประสิทธิ์ของโพลีโนเมียลต้นแบบมาใช้ โดยทำการปรับปรุงโคแอมป์แบบต้นแบบนำเศษของวงจรรองต้นแบบมาใช้ LIFO และ H_2 นำส่วนของโพลีโนเมียลต้นแบบอยู่ตรงที่เดิมของวงจรรองต้นแบบ นำการจำกัดความยาวของผลตอบสนองต่ออิมพัลส์มาใช้กับวงจรรองทั้งไม่เป็นคอลลอลและวงจรรองที่เป็นคอลลอล ที่มีความยาวจำกัดขนาด L กับระบบที่ได้นำเสนอตั้งรูป (3) โดยจะนำวงจรรองจำกัดความยาวไปต่อขนานกับวงจรรองความถี่ IIR ทุกตัวในระบบ ดังแสดงให้เห็นในรูปที่ (4) โดยระบบยังคงทำงานเหมือนเพาเวลล์และซุน จะต่างกันตรงรีเซตให้เป็นศูนย์เท่านั้น ซึ่งจะมีผลต่อการทำให้ระบบเปลี่ยนจากเชิงเส้นที่เปลี่ยนตามเวลามาเป็นระบบเชิงเส้นที่ไม่เปลี่ยนแปลงตามเวลา (LTI) และระบบสามารถเป็นตัวกรองความถี่ IIR ที่ให้ผลตอบสนองทางเฟสเป็นเชิงเส้นได้อย่างสมบูรณ์ เพราะระบบนี้มีความสมบูรณ์ของผลตอบสนองทางเฟสเป็นเชิงเส้น จะขึ้นอยู่กับความยาวในการตัด L โดยที่สัญญาณที่เข้าหาคงจะมีการหน่วงเวลาเท่าเดิมคือ $4L$ แซมเปิล ดังแสดงให้เห็นในรูปที่ (5)

การออกแบบ

จากที่ได้กล่าวไว้แล้วว่าในโครงสร้างของวงจรรองความถี่ IIR ที่มีเฟสเป็นเชิงเส้นสามารถกำหนดผลการตอบสนองทางขนาดของความถี่ได้โดยการกำหนดค่าพารามิเตอร์ทั้ง 4 ตัวคือ ชนิดของสมการโพลีโนเมียล, จุดตัดความถี่ (Cutoff Frequency), ค่าลูกคลื่นในช่วงความถี่ผ่าน (Passband Ripple) และค่าลดทอนในช่วงความถี่หยุด (Stopband) ซึ่งข้อดีของโพลีโนเมียลดั้งเดิมเหล่านี้ที่ใช้ในการออกแบบวงจรรองความถี่ IIR ทั่วไปสามารถนำมาใช้ในการออกแบบที่นำเสนอนี้ได้คือไม่จำอันดับโพลีโนเมียลเหล่านี้จะให้ระบบที่เสถียรภาพเสมอและยังออกแบบได้ง่ายโดยไม่จำเป็นต้องเขียนโปรแกรมออปติไมเซชันซึ่งอาจจะมีผลของการลู่เข้าในการคำนวณได้

ตัวอย่างเช่น เราออกแบบด้วยโพลีโนเมียลลิปติกของวงจรรองต่ำผ่านตัวต้นแบบอันดับ 7, มีจุดตัดความถี่ที่ 3000 เฮิรตซ์ รีปเปิ้ลในย่านความถี่ผ่านเท่ากับ 0.005 เดซิเบล และค่าในการลดทอนความถี่หยุดเท่ากับ 35 เดซิเบล ซึ่งจะได้สมการคุณลักษณะ $H(z)$ ดังสมการที่ (4) (5) ซึ่งจะได้สมการฟังก์ชันถ่ายโอนของวงจรรองความถี่ตัวต้นแบบมีสมการดังนี้ ดังสมการ ที่ (2) และเมื่อเราทราบค่าสัมประสิทธิ์เราสามารถเขียนในรูปสมการโพลีโนเมียลเศษส่วนได้จากสมการต่อไปนี้

$$H(z) = \frac{0.17956 + 0.82480z^{-1} + 1.93503z^{-2} + 2.86473z^{-3} + 2.86473z^{-4} + 1.93503z^{-5} + 0.82480z^{-6} + 0.17956z^{-7}}{1 + 1.85996z^{-1} + 3.09187z^{-2} + 2.64242z^{-3} + 1.94771z^{-4} + 0.78340z^{-5} + 0.25762z^{-6} + 0.02524z^{-7}} \quad (6)$$

และเมื่อเราแยกสมการโพลีโนเมียลเทอมเศษในสมการที่ (4) จะได้สมการดังนี้

$$H_1(z) = 0.17956 + 0.82480z^{-1} + 1.93503z^{-2} + 2.86473z^{-3} + 2.86473z^{-4} + 1.93503z^{-5} + 0.82480z^{-6} + 0.17956z^{-7} \quad (7)$$

และในลักษณะเดียวกันเราสามารถแยกสมการโพลีโนเมียลเทอมส่วนในสมการที่ (5) จะได้สมการดังนี้

$$H_2(z) = \frac{1}{1 + 1.85996z^{-1} + 3.09187z^{-2} + 2.64242z^{-3} + 1.94771z^{-4} + 0.78340z^{-5} + 0.25762z^{-6} + 0.02524z^{-7}} \quad (8)$$

จากสมการโพลีโนเมียลของฟังก์ชันถ่ายโอนเราสามารถนำไปพล็อตแสดงตำแหน่งค่ารากของทั้งโพลและซีโรของระบบได้ ซึ่งจะเห็นว่าวงจรรองความถี่ต่ำผ่านตัวต้นแบบจะมีเสถียรภาพเพราะโพลทั้งหมดของระบบวางอยู่ในวงกลมหนึ่งหน่วยซึ่งวงจรรองความถี่นี้เป็นวงจรรองความถี่ที่มีคุณสมบัติเป็นคอลลอล

การจำลองด้วยโปรแกรม

ตัวกรองความถี่ IIR อันดับ 7 เลือกใช้ฟังก์ชันของ $H(z)$ เป็นเอเลลิปติก ซึ่งมีการกำหนดรายละเอียดดังต่อไปนี้

1. Normalized frequency edge frequency $F_p=0.3$
2. Normalized stop band edge frequency $F_s=0.325$
3. Pass band ripple $\delta_p=0.005$ dB
4. Stop band ripple $\delta_s=35$ dB.



ตัวกรองความถี่ $H(z)$ เป็น IIR filter อันดับ 7 ซึ่งสร้างจากผลรวมย่อยของตัวกรองแบบทุกความถี่ผ่านตลอด (All pass filter หรือ APF) 2 ตัว ดังเอกสารอ้างอิง [2] คือสมการพหุนามเศษส่วนของ APF ตัวแรกจะมีอันดับ 3 และ APF ตัวที่ 3 จะมีอันดับ 4 และใน APF

อันดับ 7 ดังกล่าว APF ตัวแรกจะประกอบไปด้วย APF อันดับ 1 และอันดับ 2 ต่ออนุกรมกัน ส่วน APF ตัวที่สองจะประกอบไปด้วย APF อันดับ 2 ต่ออนุกรมกัน 2 ตัว และสามารถเขียนเป็นสมการของ APF ได้ดังนี้

ตัวกรอง IIR อันดับ 7 ดังกล่าว APF ตัวแรกจะประกอบไปด้วย APF อันดับ 1 และอันดับ 2 ต่ออนุกรมกัน ส่วน APF ตัวที่สองจะประกอบไปด้วย APF อันดับ 2 ต่ออนุกรมกัน 2 ตัว และสามารถเขียนเป็นสมการของ APF ได้ดังนี้

$$H(z) = \frac{1}{2} \left[\frac{a_0 + z^{-1}}{1 + a_0 z^{-1}} \cdot \frac{b_0 + b_1 z^{-1} + b_2 z^{-2}}{1 + b_1 z^{-1} + b_2 z^{-2}} + \frac{c_0 + c_1 z^{-1} + c_2 z^{-2}}{1 + c_1 z^{-1} + c_2 z^{-2}} \cdot \frac{d_0 + d_1 z^{-1} + d_2 z^{-2}}{1 + d_1 z^{-1} + d_2 z^{-2}} \right] \quad (9)$$

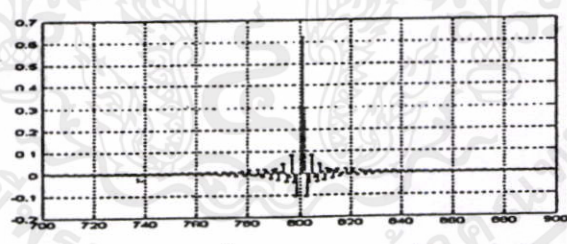
ตารางที่ 1 ค่าสัมประสิทธิ์ของตัวกรอง IIR (ทั้งที่ชั้นเอลลิปติก อันดับ 7)

$a0 = 0.1404000$	
$b0 = 0.6832507$	$b1 = 0.6008522$
$c0 = 0.2868453$	$c1 = 0.4101568$
$d0 = 0.9175524$	$d1 = 0.7085589$

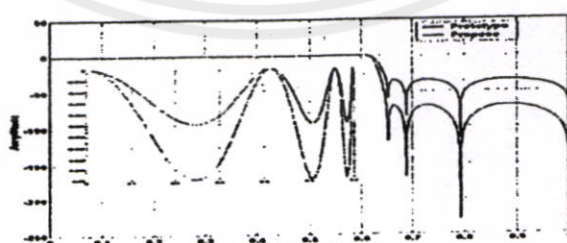
ตารางที่ 2 ค่าสัมประสิทธิ์ของตัวกรอง $h_L(z)$

e_0	$h(L)$	1.825×10^{-5}
e_1	$b_2 \times h(L-1)$	3.8879×10^{-6}
e_2	0	0
f_1	-	0.7085589
f_2	-	0.9175521

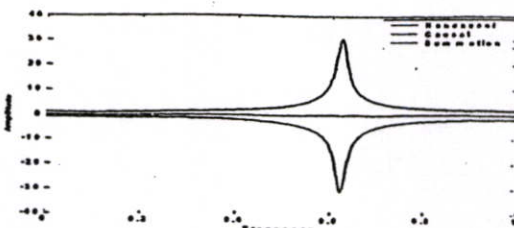
ผลการจำลองด้วยโปรแกรม



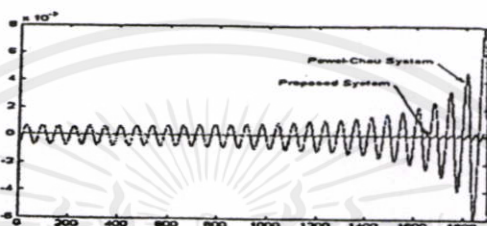
รูป 5 อิมพัลส์ของระบบที่เสนอโดยสัญญาณได้ถูกหน่วงไป 4L



รูปที่ 6 แสดงการเปรียบเทียบผลตอบสนองทางขนาดต่อความถี่ของวงจรกรองความถี่ต่ำผ่าน IIR อีลิปติกฟิลเตอร์ อันดับ 7 โดยรูปบนแสดงวงจรกรองความถี่ต้นแบบมีค่าลดทอนในช่วงหยุดความถี่ -35 dB และระบบที่นำเสนอจะมีค่าลดทอนในช่วงดังกล่าวเป็น 2 เท่า หรือ -70 dB



รูปที่ 7 แสดงผลตอบสนองของกรุปดีเลย์ทั้งของวงจรงอกความถี่คอลชอลและวงจรงอกความถี่ไม่เป็นคอลชอลและระบบที่นำเสนอ



รูปที่ 8 แสดงการเปรียบเทียบผลการแปรผันของกรุปดีเลย์ในช่วงความถี่ต่ำผ่านระหว่างระบบของเพาเวลล์และซุน และระบบที่นำเสนอซึ่งจะมีผลความแปรผันน้อยกว่ามาก

ตารางที่ 3 ความซับซ้อนของการคำนวณ(Computational complexity)

	Multiplication	Additions
(a) Proposed system with 2 th -order H _L (Z)	37	45
(b) Proposed system with time division multiple method direct HL(z)	41	49
(c) Limited-cycle-free Powell-Chau system	28	62
(d) FIR	73	145

จำนวนของตัวคูณและตัวบวกต่อ 1 แรมเบิลสำหรับหลายระบบได้ถูกนำมาคำนวณและเปรียบเทียบกันที่ค่าความยาวเท่ากับ L=200 แรมเบิล ดังแสดงในตารางที่ 3 จาก (a) ระบบที่นำเสนอในรูปที่ 2 ซึ่งใช้ตัวกรอง IIR 2 ตัวและตัวกรองค่าเรชิตวิธ 1 ตัว จะใช้ตัวบวกน้อยกว่าเป็นจำนวนเท่ากับ 17 ตัว เมื่อเทียบกับระบบของเพาเวลล์และซุน (c) และน้อยกว่าตัวกรองแบบ FIR (d) เป็นจำนวน 36 และ 100 ตัวตามลำดับ จาก (b) ระบบที่นำเสนอในรูปที่ 3 ซึ่งใช้ตัวกรอง IIR 3 ตัว ที่ข้อกำหนดข้อมูลจำเพาะของความถี่เหมือนกัน จะใช้ตัวบวกน้อยกว่าเป็นจำนวนเท่ากับ 13 ตัว เมื่อเทียบกับระบบของเพาเวลล์และซุน (c) และน้อยกว่าตัวกรองแบบ FIR (d) เป็นจำนวน 32 และ 96 ตัวตามลำดับ และสามารถลดการออสซิลเลทในผลตอบสนองของกรุปดีเลย์ได้และค่าลดทอนในช่วงหยุดความถี่จะมีค่าเพิ่มขึ้นเป็น 2 เท่าของวงจรงอกตัวต้นแบบหรือ -70 dB แสดงให้เห็นในรูปที่ (6)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาติให้นำไปใช้ประโยชน์ด้านการ
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุป

ในบทความเสนอเทคนิคในการจำกัดความยาวของตัวกรองความถี่ IIR ให้มีขนาดความยาวจำกัดและถูกนำมาใช้ในการสร้างตัวกรองความถี่ IIR ย่อยในระบบที่นำเสนอโดยเพาเวลล์และซุนซึ่งเป็นตัวกรองความถี่ IIR ซึ่งผลรวมทั้งหมดของระบบมีผลตอบสนองทางเฟสเป็นเชิงเส้น แต่สามารถสร้างได้จากตัวกรองความถี่ IIR ที่มีผลตอบสนองทางเฟสไม่เป็นเชิงเส้นและใช้ฟังก์ชันพหุนามแบบดั้งเดิมได้เช่น ซอติปติก, เซฟบีเชบ เป็นต้น และได้เสนอเงื่อนไขที่ทำให้ระบบเป็นเชิงเส้นแปรผันตามเวลาเปลี่ยนมาเป็นระบบเชิงเส้นไม่แปรผันตามเวลา และผลจากการจำลองด้วยโปรแกรมได้แสดงให้เห็นการปรับปรุงค่าเฉลี่ยของกรุปดีเลย์ในช่วงความถี่ผ่านให้ผลตอบสนองราบเรียบ, การลดความซับซ้อนของโครงสร้าง และผลรวมของผลตอบสนองกรุปดีเลย์ทั้งหมดมีลักษณะราบเรียบโดยปราศจากการออสซิลเลชันซึ่งไม่มีผลต่อภาพลักษณ์ภาพของการประมวลผลของสัญญาณลงในการนำไปใช้งาน

เอกสารอ้างอิง

- [1] L. R. Rabiner and B. Gold, "Theory and Application of Digital Signal Processing," Prentice-Hall, New Jersey, 1975.
- [2] S. R. Powell and P. M. Chau, "A technique for realizing linear phase IIR filters," IEEE Trans. Signal Processing, vol. 39, no.11, pp. 2425-2435, Nov. 1991.
- [3] P. P. Vaidyanathan, S. K. Mita and Y. Neuvo, "A new approach to the realization of low sensitivity IIR filters," IEEE Trans. ASSP., vol.34, no. 2, pp.350-361, Apr. 1986.
- [4] B. Djokic, M. Popavic and M. Lutovac, "A new improvement to the Powell and Chau linear phase IIR filters," IEEE Trans. Signal Processing, Vol. 46, No. 6, pp. 1685-1688, June 1998.
- [5] P. M. Derusso, R. J. Roy and C. M. Close, "State Variables for Engineers," John Wiley and Sons, New York, 1965.
- [6] S. Varasumanta and et al., "Truncating of infinite impulse response of linear phase IIR filters and their group delay effect", The Proceedings of 41st Kasetsart University Annual Conference, 2003.
- [7] D. Sookcharoenphol, K. Janjiraphongvej and S. TOMIYAMA, "A Sample Delay Reduction Method of Perfect Linear Phase IIR," ISCIT 2003, pp. 579-583, Sept., 2003.
- [8] A. N. Willson and H. J. Orchard, "An improvement to the Powell and Chau linear phase IIR filters," IEEE Trans. Signal Processing, Vol. 42, No. 10, pp. 2842-2848, Oct., 1994.
- [9] T. Saramaki, "On the design digitals as a sum of two all-pass filters," IEEE Trans. Circuits and Systems., Vol. CAS-32, No. 11, Nov., pp. 1191-1193, 1985.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้เขียน

ชื่อ-นามสกุล	สรานูวัจน์ วรสุมันต์
วัน เดือน ปีเกิด	15 สิงหาคม 2518 ที่กรุงเทพมหานคร
ที่อยู่	180/277 ซ. พหลโยธิน 50 ถนนเสาวรีย์ บางเขน กทม. 10220 โทร. 085-849-9276, 02-970-2632
ประวัติการศึกษา	2541 อดุสาหกรรมศาสตรบัณฑิต เทคโนโลยีอุตสาหกรรม สาขา โทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้า คุณทหารลาดกระบัง
ความชำนาญเฉพาะด้าน	1. การออกแบบระบบ Dynamic Digital Signage 2. การออกแบบระบบ Network 3. ระบบโทรคมนาคม 4. Energy Saving 5. Building Automatic System 6. การเขียนโปรแกรมคอมพิวเตอร์
ประสบการณ์ทำงาน	1. RS In-store Media Co., Ltd (Subsidiary RS Company Limited) 2. ศูนย์วิจัยพลังงานและสิ่งแวดล้อม มหาวิทยาลัยเกษตรศาสตร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้