

เครื่องแปลงสัญญาณวิดีโอเป็นข้อมูลภาพสำหรับเครื่องมือแพทย์

VIDEO SIGNAL CONVERTER FOR MEDICAL APPARATUS



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของงานศึกษาตามหลักสูตรปริญญาวิทยาศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2542

ISBN 974-622-606-1

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

เครื่องแปลงสัญญาณวิดีโอเป็นข้อมูลภาพสำหรับเครื่องมือแพทย์

VIDEO SIGNAL CONVERTER FOR MEDICAL APPARATUS



สหัส พักอ่อน
SAHAT FAK-ORN

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2542

เลขหมู่.....
เลขทะเบียน.....
วัน, เดือน, ปี.....

ISBN 974-622-606-1

34734
29 S.A. 2542

โปรดอย่าให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

VIDEO SIGNAL CONVERTER FOR MEDICAL APPARATUS



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING
SCHOOL OF GRADUATE STUDIES**

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อ **1999** เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลง **ISBN 974-622-606-1** ริงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 1999

เอกสาร **SCHOOL OF GRADUATE STUDIES** เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณี **KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG** ครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	เครื่องแปลงสัญญาณวีดีโอเป็นข้อมูลภาพสำหรับเครื่องมือแพทย์
นักศึกษา	นาย สหัส พักอ่อน
รหัสประจำตัว	36061052
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2542
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ.ดร.มนัส สัจวรศิลป์

บทคัดย่อ

ในวิทยานิพนธ์ฉบับนี้ได้นำเสนอการออกแบบและสร้างเครื่องแปลงสัญญาณวีดีโอของเครื่องมือแพทย์เป็นข้อมูลภาพที่สามารถนำมาแสดงผลทางหน้าจอคอมพิวเตอร์ทั่วไปได้ โดยสัญญาณวีดีโอของเครื่องมือแพทย์จะแตกต่างจากสัญญาณวีดีโอทั่วไปทั้งทางด้านความถี่และลักษณะที่ใช้ในการสะแกนสัญญาณภาพ สัญญาณวีดีโอที่ได้รับจากเครื่องมือแพทย์จะมีความถี่สูงกว่าสัญญาณวีดีโอทั่วไป ขณะเดียวกันสัญญาณวีดีโอของเครื่องมือแพทย์จะไม่มีความถี่ที่เป็นมาตรฐานที่แน่นอน ถึงแม้จะเป็นเครื่องที่ผลิตจากบริษัทเดียวกันแต่ถ้าหากเป็นเครื่องต่างรุ่นกันก็จะมี ความถี่ที่แตกต่างกัน ดังนั้นจึงมีปัญหามากในการจัดเก็บเพราะไม่สามารถกำหนดค่าความถี่ใด ความถี่หนึ่งได้ ในปัจจุบันนี้ข้อมูลภาพที่ได้รับจากเครื่องมือแพทย์ของแต่ละบริษัทจะมีรูปแบบของ ข้อมูลที่แตกต่างกัน โดยรูปแบบของข้อมูลจะถูกกำหนดจากทางบริษัทที่ทำการผลิต ดังนั้นจึงไม่ สามารถที่จะนำมาแสดงผลทางหน้าจอคอมพิวเตอร์ด้วย โปรแกรมที่มีใช้อยู่ทั่วไปได้จำเป็นต้อง อาศัยซอฟต์แวร์ที่ทางบริษัทผู้ผลิตเป็นผู้จัดหาให้ จึงเป็นการยุ่งยากในการศึกษาและพัฒนาเกี่ยวกับ ข้อมูลภาพดังกล่าวนี้ ขณะเดียวกันในการพัฒนาทางด้านโปรแกรมเพื่อใช้ประมวลผลข้อมูลภาพดัง กล่าวจะเกิดปัญหามาก ในโครงการนี้จึงได้ทำการออกแบบเครื่องมือที่สามารถทำการแปลง สัญญาณภาพของเครื่องมือแพทย์ให้เป็นข้อมูลภาพที่มีรูปแบบตามมาตรฐานเพื่อสามารถนำไปใช้ กับโปรแกรมทั่วไปได้ โดยในการใช้งานสามารถทำการปรับแต่งเพื่อให้เหมาะสมกับเครื่องมือ แพทย์ที่ต้องการจัดเก็บและในการจัดเก็บสามารถเลือกจัดเก็บเฉพาะบริเวณใดบริเวณหนึ่งของหน้า จอแสดงผลได้ไม่จำเป็นต้องทำการจัดเก็บตลอดทั้งหน้าจอแสดงผล ทำให้สะดวกในการนำไปใช้ งานกับเครื่องมือแพทย์ต่างๆ และช่วยประหยัดเนื้อที่ที่ใช้ในการจัดเก็บ ลักษณะของข้อมูลที่ถูกจัด เก็บจะทำการจัดเก็บในรูปแบบไฟล์บีตแมปซึ่งนำไปใช้ได้กับโปรแกรมบนวินโดวส์ต่างๆไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	Video Signal Converter for Medical Apparatus
Student	Mr. Sahat Fak-Orn
Student ID.	36061052
Degree	Master of Engineering
Programme	Electrical Engineering
Year	1999
Thesis Advisor	Assoc.Prof.Dr. Manas Sangworasilp

ABSTRACT

This thesis proposes a design and implementation of video signals converter to convert the video signals from medical apparatus to display as images on computer screen. The video signals from medical apparatus are different from other video signals in both aspects of frequency and features used in scanning pictures. The video signals received from medical apparatuses have higher frequency than other video. Moreover, there is no standard frequency for medical apparatuses. The different series of medical apparatuses from the same company still have different frequency. Therefore, there are a lot of problems of maintenance because these apparatus can't be maintained by a specific frequency. Nowadays, images information received from different apparatuses from different companies have their own different form of data. These differences depend on the design of each company. Those images from each company can't be displayed on a computer screen by normal program, they have to use the software provided by the produced company. Thus, it is difficult to study and develop image data. This thesis is to design a transformational device to convert signal from medical apparatus to be a standard image, which can be used with general programs. This converter can be applied to suit for each medical device and also provides options to maintain specific or all area of output screen. This device is useful for maintaining images from medical apparatuses with economical space. Images from this device will be kept in bitmap files, which can be used with any windows programs.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้ได้สำเร็จลุล่วงลงได้ด้วยดี อันเนื่องมาจากความช่วยเหลือและสนับสนุนจากบุคคลหลายๆ ฝ่ายด้วยกัน ซึ่งผู้เขียนขอขอบพระคุณทุกๆ ท่านดังต่อไปนี้

คุณพ่อ คุณแม่ ผู้ที่ให้กำเนิด คอยอบรมสั่งสอน ให้การสนับสนุนในเรื่องการศึกษาและเป็นกำลังใจตลอดมา

รศ.ดร.มนัส สัจจวิมล อาจารย์ที่ปรึกษา ผู้ซึ่งคอยให้คำปรึกษาพร้อมทั้งชี้แนะแนวทางในการทำวิทยานิพนธ์ ตลอดจนให้ความรู้ ความเข้าใจ และคอยอบรมสั่งสอนในทุกๆ ด้าน ในช่วงตลอดระยะเวลาการศึกษา ผู้เขียนรู้สึกทราบบ้างในพระคุณของท่านอย่างสูง

ดร. กิติพล ชิตสกุล ดร. สุรพันธุ์ เอื้อไพบูลย์ ที่กรุณาให้คำปรึกษาอันมีประโยชน์อย่างยิ่ง ผศ.นพ.รามสรรค์ วัชรสินธุ์ ภาควิชารังสีเทคนิค โรงพยาบาลรามธิบดี ที่กรุณาให้คำแนะนำและคำปรึกษาต่างๆ รวมทั้งให้ความสะดวกในการนำเครื่องมือดังกล่าวไปทดลองใช้งานที่โรงพยาบาล

ครูอาจารย์ทุกท่าน ที่กรุณาให้การอบรมสั่งสอน และให้ความรู้ พี่ๆ เพื่อนๆ และน้องๆ ทุกท่านที่มีส่วนช่วยเหลือในการทำวิทยานิพนธ์ในครั้งนี้

สหัส พักอ่อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VI
สารบัญรูป.....	VII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา	1
1.2 จุดประสงค์และขอบเขตของการวิจัย.....	1
1.3 โครงสร้างของวิทยานิพนธ์.....	2
บทที่ 2 การจัดเก็บข้อมูลภาพ.....	3
2.1 สัญญาณภาพ.....	3
2.2 ลักษณะที่ใช้ในการจัดเก็บข้อมูลภาพ.....	8
2.2.1 การเก็บข้อมูลภาพทางดิจิทัลลงสู่หน่วยความจำโดยตรง	9
2.2.2 แบ่งพื้นที่หน่วยความจำที่ใช้เก็บข้อมูลภาพออกเป็นหลายชุด.....	10
2.2.3 ใช้หลักการเลื่อนข้อมูลภาพ.....	11
2.2.3.1 การทำงานของการเก็บข้อมูลภาพแบบเลื่อนข้อมูลภาพ.....	12
บทที่ 3 การออกแบบและสร้างเครื่องเก็บข้อมูลภาพของเครื่องมือแพทย์.....	22
3.1 หลักการที่ใช้ในการเก็บข้อมูลภาพทางดิจิทัล.....	22
3.2 บล็อกไดอะแกรมสำหรับวงจรจัดเก็บข้อมูลภาพ.....	22
3.3 รายละเอียดของวงจรที่ใช้ในการจัดเก็บข้อมูลภาพ.....	25
3.4 การออกแบบการ์ดอินเตอร์เฟสเพื่อเชื่อมต่อเข้ากับเครื่อง IBM/PC.....	39
3.4.1 รายละเอียดเกี่ยวกับสัญญาณต่างๆ.....	42
บทที่ 4 ลักษณะคุณสมบัติของตัวเครื่องและการใช้งานของซอฟต์แวร์.....	54
4.1 การทดลองและสร้างเครื่องต้นแบบ.....	54

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่าการ

สารบัญ(ต่อ)

	หน้า
4.2 ลักษณะและคุณสมบัติของตัวเครื่องที่ออกแบบ.....	54
4.3 ลักษณะการเชื่อมต่อเครื่องจัดเก็บข้อมูลภาพกับเครื่องมือแพทย์.....	55
4.4 ลักษณะการทำงานในส่วนของซอฟต์แวร์.....	56
4.5 รูปแบบการจัดเก็บข้อมูลในไฟล์บิตแมปของไมโครซอฟท์วินโดวส์.....	63
4.5.1 ส่วนหัวของไฟล์.....	63
4.5.2 ส่วนข้อมูลบิตแมป.....	63
4.5.3 ส่วนตารางสี.....	64
4.5.4 ส่วนเก็บดัชนีสี.....	64
บทที่ 5 บทสรุป.....	66
5.1 สรุปผลงานวิจัยและปัญหาที่พบในการวิจัย.....	66
5.2 ข้อเสนอแนะในการพัฒนา.....	73
5.3 อุปสรรคที่พบในการวิจัย.....	74
บรรณานุกรม.....	75
ภาคผนวก ก. รายละเอียดของวงจรทั้งหมด.....	76
ประวัติผู้เขียน.....	84

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
2.1 แสดงรายละเอียดของสัญญาณภาพจากเครื่อง CT ยี่ห้อ HITACHI รุ่น W-450.....	6
2.2 แสดงรายละเอียดของสัญญาณภาพที่ได้รับจากเครื่อง CT ยี่ห้อ HITACHI รุ่นต่างๆ.....	7
2.3 ข้อดีข้อเสียสำหรับการจัดเก็บข้อมูลภาพโดยตรง.....	10
2.4 ข้อดีข้อเสียสำหรับการจัดเก็บข้อมูลภาพแบบแบ่งชุดของหน่วยความจำ.....	11
2.5 ข้อดีข้อเสียสำหรับการจัดเก็บข้อมูลภาพแบบเลื่อนข้อมูลภาพ.....	13
3.1 แสดงสัญญาณทางด้าน A และ B.....	40
3.2 แสดงสัญญาณทางด้าน C และ D.....	41
3.3 รหัสที่แสดงแอดเดรสของพอร์ตสำหรับการ์ดอินเตอร์เฟส.....	52
3.4 แสดงรายละเอียดของสัญญาณสำหรับเอาต์พุทพอร์ต.....	52
3.5 แสดงรายละเอียดของสัญญาณสำหรับอินพุทพอร์ต.....	53

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
2.1 แสดงลักษณะของสัญญาณวีดีโอ.....	3
2.2 เปรียบเทียบการสะแกนที่หน้าจอมอนิเตอร์กับสัญญาณที่ใช้ควบคุมการสะแกนทั้งสองแกน...4	
2.3 แสดงตำแหน่งของพิกเซลทางหน้าจอแสดงผลและตำแหน่งแอดเดรสของหน่วยความจำ.....5	
2.4 ลักษณะของสัญญาณภาพที่ได้จากเครื่อง CT ยี่ห้อ HITACHI.....6	
2.5 แสดงบล็อกไดอะแกรมสำหรับการจัดเก็บข้อมูลลงสู่หน่วยความจำโดยตรง.....9	
2.6 แสดงบล็อกไดอะแกรมในการแบ่งพื้นที่หน่วยความจำในการเก็บข้อมูลออกเป็นหลายชุด.....11	
2.7 แสดงบล็อกไดอะแกรมในการเลื่อนข้อมูลที่จะถูกทำการจัดเก็บ.....12	
2.8 แสดงการจัดเก็บข้อมูลภาพเข้าสู่หน่วยความจำเมื่อเปรียบเทียบกับตำแหน่งพิกเซลที่หน้าจอ..14	
2.9 แสดงบล็อกไดอะแกรมสำหรับขั้นตอนการเขียนข้อมูลเข้าไปไว้ยังหน่วยความจำ.....15	
2.10 แสดง TIMING DIAGRAM ขั้นตอนการเขียนข้อมูลสำหรับ SRAM โดยทั่วไป.....16	
2.11 แสดงลักษณะของสัญญาณที่ใช้ในการควบคุม SRAM ในช่วงจังหวะของการเขียนข้อมูล....16	
2.12 แสดงบล็อกไดอะแกรมในขั้นตอนการอ่านข้อมูลจาก SRAM.....18	
2.13 แสดง TIMING DIAGRAM สำหรับขั้นตอนในการอ่านข้อมูลของ SRAM ทั่วไป.....19	
2.14 แสดง TIMING DIAGRAM ของสัญญาณควบคุมต่างๆของวงจรที่ใช้งานจริง.....20	
3.1 แสดงบล็อกไดอะแกรมของวงจรเก็บข้อมูลภาพ.....23	
3.2 แสดงความสัมพันธ์ของสัญญาณ GATE A และ GATE B ในการเกิดโหมด 1 และ 2.....24	
3.3 แสดงวงจรแยกสัญญาณซิงค์.....26	
3.4 แสดงวงจรแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัล.....26	
3.5 แสดงวงจรถ้าเนิดสัญญาณ GATE โดยใช้โมโนสเตเบิล.....27	
3.6 วงจรกำเนิดสัญญาณ GATE อย่างง่ายโดยใช้อินเวอร์เตอร์.....28	
3.7 แสดงสัญญาณ GATE A&B เมื่อทำการเปรียบเทียบกับสัญญาณซิงค์ทางแนวนอนและสัญญาณเบิสท์.....28	
3.8 แสดงวงจรในส่วนของ MULTIPLEX.....29	
3.9 แสดงบล็อกไดอะแกรมสำหรับวงจร LINE COUNTER.....29	
3.10 แสดงวงจร LINE COUNTER.....30	
3.11 แสดง TIMING DIAGRAM สำหรับวงจร LINE COUNTER.....32	
3.12 แสดงบล็อกไดอะแกรมสำหรับวงจร PIXEL COUNTER.....32	
3.13 แสดงวงจร PIXEL COUNTER.....33	

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.14 แสดง TIMING DIAGRAM สำหรับวงจร PIXEL COUNTER.....	35
3.15 แสดงบล็อกไดอะแกรมสำหรับส่วน READ/WRITE CONTROLLER.....	36
3.16 แสดงบล็อกไดอะแกรมสำหรับส่วนที่กำเนิดสัญญาณควบคุม.....	36
3.17 แสดงวงจรกำเนิดสัญญาณควบคุม.....	37
3.18 แสดง TIMING DIAGRAM สำหรับวงจรกำเนิดสัญญาณควบคุมในช่วงเขียนลง หน่วย ความจำ.....	38
3.19 แสดง TIMING DIAGRAM สำหรับวงจรกำเนิดสัญญาณควบคุมในช่วงอ่านข้อมูลจาก หน่วยความจำ.....	38
3.20 แสดงตำแหน่งขาของสล็อตคอมพิวเตอร์.....	39
3.21 แสดงบล็อกไดอะแกรมสำหรับวงจรอินเทอร์เฟซ 16 บิต.....	49
3.22 แสดงวงจรอินเทอร์เฟซ 16 บิต.....	51
4.1 แสดงแผ่นวงจรเครื่องต้นแบบที่สร้างและทดลองใช้งาน.....	54
4.2 แสดงไดอะแกรมการเชื่อมต่อของเครื่องจัดเก็บข้อมูลภาพกับเครื่อง CT.....	55
4.3 แสดงการเชื่อมต่อเครื่องที่ออกแบบเข้ากันกับเครื่อง MRI ที่โรงพยาบาลรามธิบดี.....	56
5.1 แสดงภาพที่ได้รับจากการจัดเก็บจากเครื่อง CT ยี่ห้อ HITACHI.....	66
5.2 แสดงภาพที่ได้รับจากการจัดเก็บจากเครื่อง CT ยี่ห้อ PHILIPS.....	67
5.3 แสดงภาพที่ได้รับจากการจัดเก็บจากเครื่อง MRI ยี่ห้อ HITACHI.....	68
5.4 แสดงการเปรียบเทียบขนาดของภาพที่ได้รับจากการจัดเก็บด้วยเครื่องและภาพที่ได้รับจาก RAW DATA ของเครื่อง MRI.....	68
5.5 แสดงการเปรียบเทียบภาพที่ได้รับจากเครื่องที่ออกแบบและภาพที่ได้รับจากค่า RAW DATA จากเครื่อง MRI โดยใช้ซีดีโปรแกรม.....	70
ก.-1 แสดงรายละเอียดของวงจร LINE COUNTER.....	77
ก.-2 แสดงรายละเอียดของวงจร PIXEL COUNTER.....	78
ก.-3 แสดงรายละเอียดของวงจร ADC & READ/WRITE CONTROLLER.....	79
ก.-4 แสดงรายละเอียดของวงจรบัฟเฟอร์และหน่วยข้อมูล.....	80
ก.-5 แสดงรายละเอียดของวงจรสร้างสัญญาณแอดเดรสให้หน่วยความจำ.....	81
ก.-6 แสดงรายละเอียดของวงจรหน่วยความจำ.....	82
ก.-7 แสดงรายละเอียดวงจรอินเทอร์เฟซขนาด 16 บิต.....	83

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้คำปรึกษาแนะนำ และตั้งอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

จากความต้องการในการนำเอาข้อมูลภาพของทางเครื่องมือแพทย์ อาทิเช่น ภาพตัดขวางที่ได้รับจากเครื่อง CT หรือ MRI ใดๆมาทำการประมวลผลบนไมโครคอมพิวเตอร์ หลักการเพื่อได้มาซึ่งข้อมูลภาพดังกล่าวจะเป็นไปได้ 2 หลักการด้วยกัน คือ การ CAPTURE จากสัญญาณวิดีโอที่ถูกส่งเข้าจอคอมพิวเตอร์ของระบบที่คอนโซลซึ่งเป็นสัญญาณอะนาลอก อีกวิธีหนึ่งใช้การดึงเอาข้อมูลภาพที่เป็นสัญญาณดิจิทัลจากเครื่องดังกล่าวโดยตรง หลักการแรกมีข้อดีคือไม่จำเป็นต้องไปยุ่งเกี่ยวในส่วนฮาร์ดแวร์ของตัวเครื่องมือดังกล่าวและในขณะเดียวกันก็ไม่จำเป็นต้องทราบรูปแบบของข้อมูลภาพที่ทางบริษัทเครื่องมือแพทย์นั้นทำการจัดเก็บ ส่วนในแบบที่สอง เนื่องจากการดึงเอาข้อมูลที่เป็นสัญญาณดิจิทัลจากเครื่องมือดังกล่าวมาใช้งาน จำเป็นต้องทราบถึงรายละเอียดของระบบอย่างมากเพื่อที่จะทำให้สามารถเชื่อมต่อได้ ในขณะเดียวกันก็จำเป็นต้องทราบถึงรูปแบบของข้อมูลที่เครื่องดังกล่าวใช้ด้วย นอกจากนี้เครื่องมือแพทย์ระบบดิจิทัลที่มีใช้อยู่ในอดีตจนถึงปัจจุบันจะมีความหลากหลายในเรื่องของรูปแบบข้อมูลที่ทำกรจัดเก็บ อันเนื่องมาจากบริษัทแต่ละบริษัทจะมีรูปแบบในการจัดเก็บเฉพาะของตนไม่เป็นมาตรฐานเดียวกัน ดังนั้นการใช้ข้อมูลภาพจำเป็นที่จะต้องพึงซอฟต์แวร์ที่ทางบริษัทผู้ผลิตจัดหาให้ซึ่งมักจะตั้งราคาค่อนข้างสูง ทำให้เป็นข้อจำกัดทางด้านการใช้งานของเครื่องมือราคาแพงเหล่านั้น

1.2 จุดประสงค์และขอบเขตของการวิจัย

ในวิทยานิพนธ์ฉบับนี้เป็นการออกแบบและสร้างเครื่องมือที่ใช้สำหรับจัดเก็บข้อมูลภาพที่ได้รับจากเครื่องมือแพทย์ให้อยู่ในรูปของไฟล์ที่มีรูปแบบตามมาตรฐานทั่วไปซึ่งสามารถนำไฟล์ดังกล่าวไปใช้กับโปรแกรมที่มีใช้อยู่ทั่วไปได้ โดยเลือกที่จะทำการจัดเก็บข้อมูลภาพจากสัญญาณอะนาลอกที่ทำการส่งเข้าไปยังจอคอมพิวเตอร์ของคอนโซล โดยมีค่าความละเอียดและระดับของสัญญาณที่ทำการจัดเก็บเป็นเช่นเดียวกันกับภาพที่ได้รับ คือ 256 ระดับ และทำการจัดเก็บในรูปแบบของไฟล์ที่สามารถเปิดดูได้ง่ายด้วยโปรแกรมที่มีใช้อยู่ในปัจจุบัน โดยการจัดเก็บไม่ได้ระบุว่าเป็นเครื่องมือชนิดใดชนิดหนึ่งหรือยี่ห้อใดยี่ห้อหนึ่งโดยเฉพาะ แต่สามารถนำเอาไปใช้กับเครื่องมือชนิดต่างๆได้

นอกจากนี้ยังมี โหมคให้เลือกว่าจะทำการจัดเก็บตลอดทั้งหน้าจอแสดงผลหรือเลือกจัดเก็บเพียงบาง ส่วนเพื่อประหยัดเนื้อที่หน่วยความจำ

1.3 โครงสร้างของวิทยานิพนธ์

วิทยานิพนธ์นี้เป็นส่วนงานเอกสารหลักของการวิจัยนี้ ซึ่งจะกล่าวถึงรายละเอียดต่างๆ ดังนี้
บทที่ 1 บทนำ

เป็นการกล่าวถึงความจำเป็นที่ได้มีการออกแบบสร้างเครื่องมือดังกล่าวรวมทั้งแสดงให้เห็นถึงขอบเขตของงานวิจัย

บทที่ 2 การจัดเก็บข้อมูลภาพ

จะอธิบายลักษณะของสัญญาณภาพที่ทำการจัดเก็บ พร้อมทั้งหลักการที่จะนำมาใช้ในการนำข้อมูลภาพที่ได้รับ ไปทำการจัดเก็บไว้ในหน่วยความจำ

บทที่ 3 การออกแบบและสร้างเครื่องเก็บข้อมูลภาพของเครื่องมือแพทย์

แสดงบล็อกไดอะแกรมและรายละเอียดของวงจรทั้งหมดที่ออกแบบ พร้อมทั้งอธิบายการทำงานของวงจรทั้งหมด

บทที่ 4 ลักษณะคุณสมบัติของตัวเครื่องและการทำงานของซอฟต์แวร์

แสดงคุณสมบัติของเครื่องที่ออกแบบและลักษณะในการเชื่อมต่อกับเครื่องมือแพทย์ แสดงการทำงานในส่วนซอฟต์แวร์ที่ใช้ควบคุม

บทที่ 5 บทสรุป

เป็นการแสดงผลที่ได้รับจากการนำเครื่องที่ได้ออกแบบสมบูรณ์แล้ว ไปต่อใช้งานจริงกับเครื่องที่โรงพยาบาล พร้อมทั้งเสนอแนวทางที่จะทำการพัฒนาต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

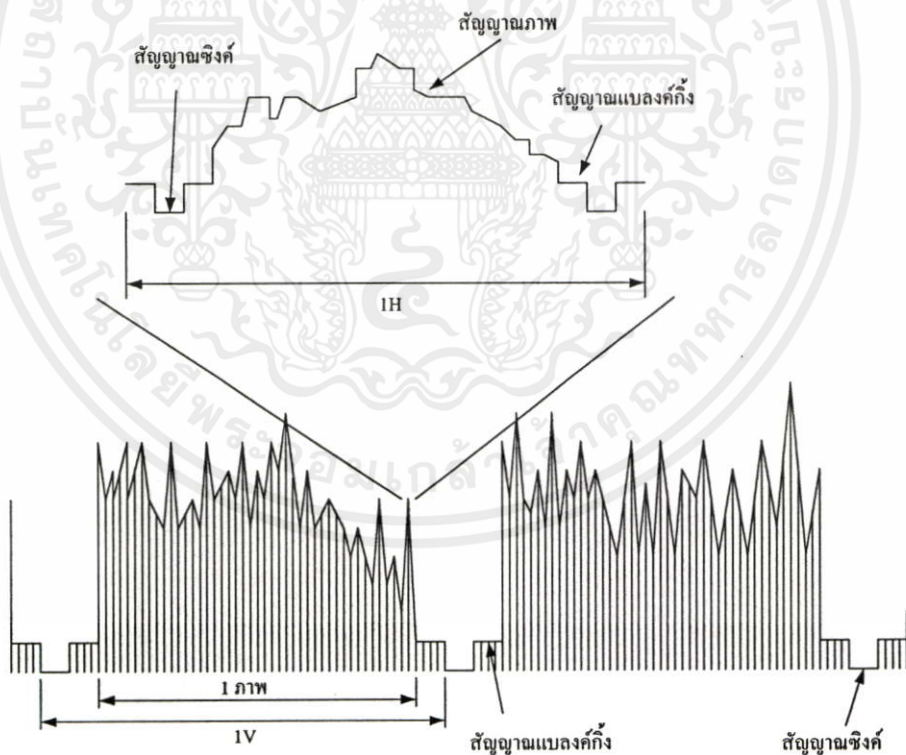
บทที่ 2

การจัดเก็บข้อมูลภาพ

ในการออกแบบระบบจัดเก็บข้อมูลภาพระบบดิจิทัลนั้นจำเป็นต้องทราบถึงลักษณะของสัญญาณภาพที่เกี่ยวข้อง ดังนั้นในบทนี้จะกล่าวถึงลักษณะของสัญญาณภาพและแนวคิดของการออกแบบระบบจัดเก็บ

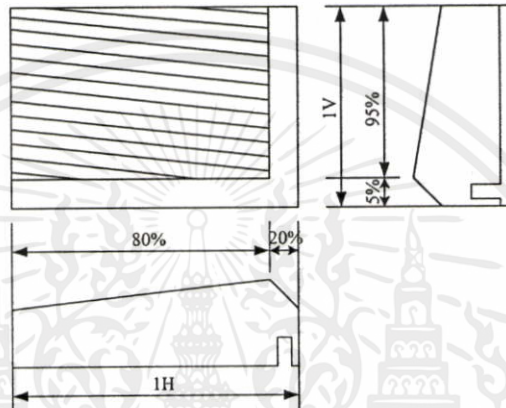
2.1 สัญญาณภาพ

สัญญาณภาพที่ได้รับนี้จะมีลักษณะเป็นสัญญาณวีดิโอคอมโพสิต คือประกอบไปด้วยสัญญาณภาพ สัญญาณซิงค์ สัญญาณแบล็คคิง สัญญาณอิกวลไลซิง โดยลักษณะของสัญญาณดังกล่าวแสดงดังรูปที่ 2.1



เอกสารรูปที่ 2.1 แสดงลักษณะของสัญญาณวีดิโอเพื่อการศึกษานี้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณภาพที่แสดงข้างบนจะเป็นสัญญาณภาพรวมที่ประกอบด้วยเส้นสะแกนทางแนวนอนและเส้นสะแกนทางแนวตั้ง โดยเส้นสะแกนทั้งสองจะประกอบด้วย สัญญาณซิงค์ สัญญาณแบล็คกิ้งและสัญญาณภาพ สัญญาณดังกล่าวจะถูกส่งไปยังมอนิเตอร์ ทำให้เกิดการสะแกนทางหน้าจอ มอนิเตอร์ทำให้ปรากฏเป็นภาพขึ้นที่ทางหน้าจอ ลักษณะในการแสดงผลทางหน้าจอ มอนิเตอร์เมื่อเปรียบเทียบกับ การสะแกนของเส้นสะแกนทั้งทางแนวนอนและแนวตั้งสามารถที่จะแสดงให้เห็น ได้ดังรูปที่ 2.2

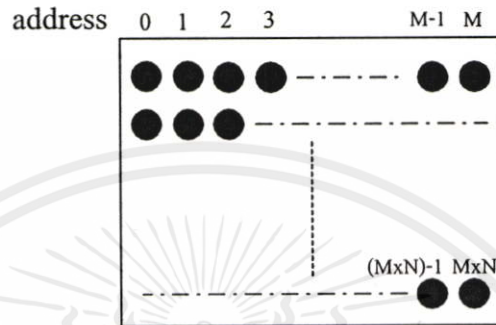


รูปที่ 2.2 เปรียบเทียบการสะแกนที่หน้าจอมอนิเตอร์กับสัญญาณที่ใช้ควบคุมการสะแกนทั้งสองแกน

การจัดเก็บสัญญาณวิดีโอคอมโพสิตซึ่งมีลักษณะเป็นสัญญาณอะนาล็อกเข้าไปยังหน่วยความจำมีความจำเป็นอย่างยิ่งที่จะต้องทำการแปลงสัญญาณดังกล่าวจากสัญญาณอะนาล็อกให้เป็นสัญญาณดิจิทัล เพื่อให้สามารถจัดเก็บเข้าไปยังหน่วยความจำได้ ในการแปลงสัญญาณอะนาล็อกนั้นจะต้องประกอบด้วยส่วนของการสุ่มตัวอย่างสัญญาณ การจับยึดสัญญาณ และการควัดไดสัญญาณ (QUANTIZATION) สัญญาณภาพที่ถูกเปลี่ยนเป็นสัญญาณดิจิทัลแล้วสามารถจะถูกจัดเก็บลงไปยังหน่วยความจำได้ แต่ในการสะแกนทางด้านแนวนอนของสัญญาณภาพนั้นจะใช้เวลาในการสะแกนที่สั้นมาก ดังนั้นจึงทำให้เกิดปัญหาในขั้นตอนของการเปลี่ยนสัญญาณภาพจากสัญญาณอะนาล็อกให้เป็นดิจิทัล (ANALOG TO DIGITAL CONVERTER) รวมทั้งการเขียนข้อมูลเข้าไปเก็บยังหน่วยความจำ ปัญหาแรกคือปัญหาในเรื่องของ A/D การที่สัญญาณภาพมีเวลาที่ใช้ในการสะแกนทางด้านแนวนอนที่สั้นมาก ในการจัดเก็บเพื่อให้ได้ความละเอียดของภาพคงเดิมดังเช่นที่แสดงทางหน้าจอมอนิเตอร์ จำเป็นที่ต้องใช้เวลาแปลงสัญญาณอะนาล็อกเป็นดิจิทัลที่มีอัตราในการสุ่มตัวอย่างที่สูงเพียงพอกับสัญญาณดังกล่าว ส่วนปัญหาที่สองนั้นเกิดขึ้นจากข้อมูลที่

ถูกแปลงแล้ว จะมีการนำไปเขียนยังหน่วยความจำ ซึ่งในการเขียนข้อมูลดังกล่าวนี้จะต้องมีการจัดเวลาอย่างเหมาะสมเพื่อไม่ให้เกิดปัญหาขึ้นในขั้นตอนของการเขียนข้อมูล

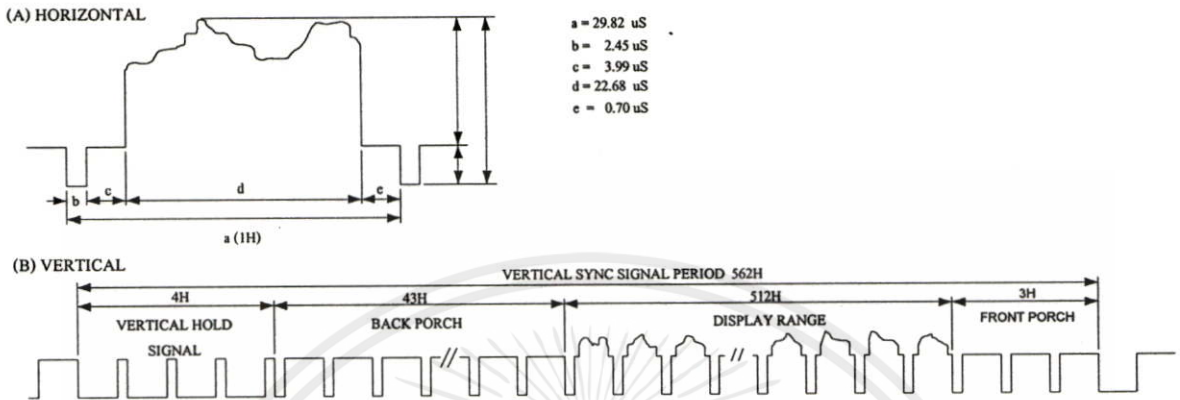
ในการจัดเก็บภาพลงสู่หน่วยความจำนั้นจะอาศัยหลักการที่ใช้ในการจัดเก็บโดยให้มีการจัดเก็บภาพลงสู่หน่วยความจำแบบแอดเดรสเป็นแบบต่อเนื่องกัน ดังแสดงให้เห็นในรูปที่ 2.3



รูปที่ 2.3 แสดงตำแหน่งของพิกเซลทางหน้าจอแสดงผลและตำแหน่งแอดเดรสของหน่วยความจำ

จากรูปที่ 2.3 ถ้าหากเป็นสัญญาณภาพที่ได้รับจากสัญญาณวิดีโอทั่วไป ตัวอย่างเช่น สัญญาณวิดีโอระบบ NTSC (THE NATIONAL TELEVISION SYSTEM COMMITTEE) จะพบว่าใน 1 เส้นสแกนทางแนวนอนจะใช้เวลาทั้งสิ้น 64 ไมโครวินาที แต่เนื่องจากส่วนที่เป็นสัญญาณภาพจริงๆจะมีประมาณ 80 % ของสัญญาณทั้งหมด คือ $64 \times 0.8 = 51.2$ ไมโครวินาที ส่วนที่เหลือดังกล่าวจะเป็นสัญญาณในช่วงเบรกคิง และถ้าหากต้องการที่จะทำการจัดเก็บสัญญาณในแต่ละเส้นสแกนทางแนวนอนให้มีจำนวนจุดภาพทั้งสิ้น 512 จุดภาพ ก็จำเป็นต้องใช้เวลาในการเขียนข้อมูลภาพแต่ละจุดลงสู่หน่วยความจำ $51.2/512 = 100$ ไมโครวินาที เวลาดังกล่าวเป็นค่า ACCESS TIME ของหน่วยความจำที่นำมาใช้ โดยค่าความจุของหน่วยความจำที่ใช้จะมีค่าเท่ากับผลคูณของจำนวนเส้นสแกนต่อหนึ่งเฟรมกับจำนวนจุดภาพในหนึ่งเส้นสแกนทางแนวนอนคือ $512 \times 512 = 256$ Kbyte จากที่หน่วยความจำที่มีขายในท้องตลาดบ้านเรานั้นหน่วยความจำประเภทสแตตริกมีความเหมาะสมที่จะนำมาใช้เพราะสามารถออกแบบวงจรได้ง่ายมีความเร็วและค่าความจุที่สูงเพียงพอเท่าที่พบ STATIC RAM เบอร์ HM628128-7 เป็นหน่วยความจำที่มีค่า ACCESS TIME อยู่ที่ 70 นาโนวินาที และมีค่าความจุต่อตัวที่ 128 Kbyte ซึ่งเป็นคุณสมบัติที่เหมาะสมที่จะนำมาใช้งาน โดยจำนวนของหน่วยความจำที่ใช้เพียง 2 ตัวเท่านั้น อย่างไรก็ตาม ไรก็ตามลักษณะของสัญญาณภาพที่ได้จากเครื่องมือแพทย์จะมีลักษณะเดียวกันกับสัญญาณวิดีโอดังที่กล่าวมาแล้วในตอนต้น จะมีส่วนที่แตกต่างกันในเรื่องของคาบเวลาของสัญญาณ รวมทั้งลักษณะที่ใช้ในการสแกน ณ.ที่นี้จะขอยกตัวอย่าง

สัญญาณที่ได้รับจากเครื่อง CT ยี่ห้อ HITACHI รุ่น W-450 ซึ่งเป็นต้นแบบของการออกแบบของระบบที่จะกล่าวต่อไป ลักษณะของสัญญาณจะแสดงให้เห็นได้ดังรูปที่ 2.4



รูปที่ 2.4 ลักษณะของสัญญาณภาพที่ได้จากเครื่อง CT ยี่ห้อ HITACHI [1]

จากสัญญาณที่แสดงให้เห็นข้างบนทำให้สรุปเป็นค่าต่างๆได้ดังแสดงให้เห็นในตารางที่

2.1

ตารางที่ 2.1 แสดงรายละเอียดของสัญญาณภาพจากเครื่อง CT ยี่ห้อ HITACHI รุ่น W-450

ระบบการสะแกนสัญญาณภาพ	Noninterlaced
ความถี่เส้นสะแกนทางแนวนอน	33.5345 KHz
ความถี่เส้นสะแกนทางแนวตั้ง	59.67 Hz
ความละเอียดของภาพ	648 H x 512 V
เส้นสะแกนทางแนวตั้ง 1 เส้น	
จำนวนของเส้นสะแกนทั้งหมด	562 H
Front Porch	3 H
ความกว้างของสัญญาณซิงค์	4 H
Back Porch	43 H
จำนวนของเส้นสะแกนที่แสดงทางหน้าจอ	512 H
เส้นสะแกนทางแนวนอน 1 เส้น	
คาบเวลาของเส้นสะแกนทางแนวนอน 1 เส้น	29.82 μ S
Front Porch	0.70 μ S

ตารางที่ 2.1 (ต่อ)

ความกว้างของสัญญาณซิงค์	2.45 μ S
Back Porch	3.99 μ S
ช่วงระยะเวลาที่ใช้ในการแสดงผล	22.68 μ S
Aspect Ratio ของภาพ	5.06:4

จากสัญญาณของเครื่อง CT ตัวอย่างที่แสดงข้างบนนั้น พบว่าความกว้างของเส้นสะแกนที่แสดงทางหน้าจอมอนิเตอร์มีค่าเท่ากับ 22.68 μ s และจำนวนพิกเซลที่เกิดขึ้นมีค่าเท่ากับ 648 พิกเซล ดังนั้นในการสุมตัวอย่างสัญญาณเพื่อไม่ให้สูญเสียในรายละเอียดของสัญญาณ จึงจำเป็นต้องใช้อัตราในการสุมสัญญาณเท่ากับ 22.68 μ s/648=35 ns หรือ 28.57 MHz จากค่าอัตราการสุมตัวอย่างนี้สามารถที่จะเลือกใช้ชิพไอ.ซี. A/D เบอร์ TDA8708A ของบริษัทฟิลิปส์ ซึ่งมีอัตราการสุมตัวอย่างสูงสุดที่ 32 MHz ได้ จากตัวอย่างที่แสดงเป็นตัวอย่างของเครื่อง CT เพียงรุ่นเดียว ต่อจากนี้จะเป็นการแสดงให้เห็นเป็นตารางสรุปเกี่ยวกับลักษณะของสัญญาณที่ได้รับจากเครื่อง CT ยี่ห้อ HITACHI หลายๆ รุ่นที่มีใช้อยู่ในปัจจุบัน

ตารางที่ 2.2 แสดงรายละเอียดของสัญญาณภาพที่ได้รับจากเครื่อง CT ยี่ห้อ HITACHI รุ่นต่างๆ

	W3-10,20,30, W4010~60	W450-10,20 LOW LINE CRT	W450-20HIGHT LINE,W550,W1000
ระบบการสะแกน สัญญาณภาพ	Noninterlaced	Interlaced	Noninterlaced
ความถี่การสะแกนทาง แนวนอน	21.04 KHz	15.73 KHz	33.5345 KHz
ความถี่การสะแกนทาง แนวตั้ง	59.7 Hz	56.1 Hz	59.67 Hz
ความละเอียดของภาพ	432 H x 320 V	648 H x 512 V	648 H x 512 V
เส้นสะแกนทางแนวตั้ง 1 เส้น			
จำนวนของเส้น สะแกนทั้งหมด	352.5 H	561 H	562 H
Front Porch	3 H	3 H	3 H
ความกว้างของ สัญญาณซิงค์	3 H	3 H	4 H

ตารางที่ 2.2 (ต่อ)

	W3-10,20,30, W4010~60	W450-10,20 LOW LINE CRT	W450-20HIGHT LINE,W550,W1000
Back Porch	26 H	15 H	43 H
จำนวนของเส้น สะแกนที่แสดงทาง หน้าจอมอนิเตอร์	320 H	256.5 x 2 H	512 H
เส้นสะแกนทางแนวนอน 1 เส้น			
คาบเวลาที่สะแกน	47.52 μ S	63.56 μ S	29.82 μ S
Front Porch	0.72 μ S	4.76 μ S	0.70 μ S
ความกว้างของ สัญญาณซิงค์	3.96 μ S	4.76 μ S	2.45 μ S
Back Porch	3.96 μ S	8.68 μ S	3.99 μ S
คาบเวลาที่แสดงที่หน้า จอแสดงผล	38.88 μ S	45.36 μ S	22.68 μ S
ค่า Aspect Ratio	1.35:1	5.06:4	5.06:4

จากตารางที่แสดงข้างต้นเป็นการยืนยันได้ว่า สัญญาณของเครื่องมือแพทย์ที่มีใช้อยู่นั้นจะมีความหลากหลายไม่ได้เป็นมาตรฐานที่แน่นอน ดังนั้นการออกแบบระบบการจับเก็บจึงจำเป็นต้องไม่กำหนดความถี่ใดความถี่หนึ่งโดยเฉพาะ สามารถทำการปรับแต่งได้ง่ายเพื่อให้เหมาะสมกับสัญญาณภาพที่ต้องการจับเก็บ

2.2 ลักษณะที่ใช้ในการจับเก็บข้อมูลภาพ

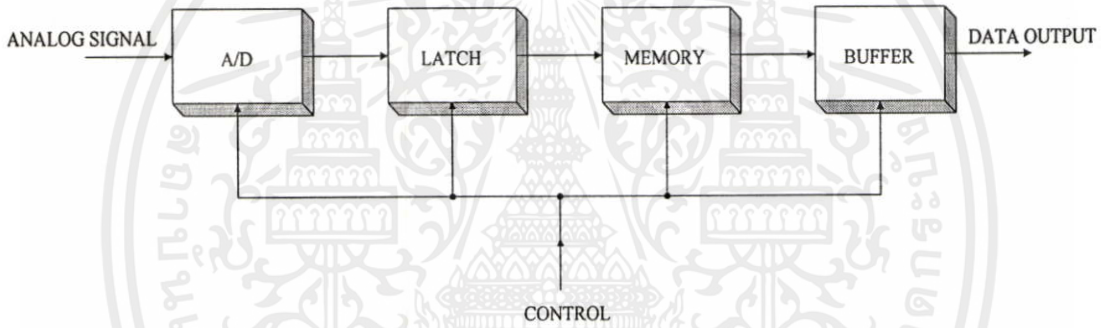
การจับเก็บข้อมูลของสัญญาณภาพดังกล่าวมาแล้วในตอนต้น ปัญหาที่พบทั้ง 2 ปัญหาคือในเรื่องของ A/D และหน่วยความจำที่ใช้ในการจับเก็บสามารถทำการแก้ไขได้ จากการรวบรวมข้อมูลเกี่ยวกับรายละเอียดของสัญญาณภาพของเครื่องมือแพทย์ที่มีใช้อยู่ ความถี่ที่ใช้ในการสุ่มตัวอย่าง 32 MHz เป็นความถี่ที่สูงเพียงพอที่ครอบคลุมเครื่องมือแพทย์ได้ทั้งหมด ดังนั้นปัญหาในส่วนของ A/D จึงสามารถทำการแก้ไขได้ด้วยการใช้ชิพ ไอ.ซี. เบอร์ TDA 8708A ส่วนปัญหาในเรื่องของหน่วยความจำที่นำมาใช้ในการจับเก็บข้อมูลภาพเครื่องมือแพทย์นั้น เป็นการยากที่จะทำการจัดหาหน่วยความจำที่มีความเร็วที่เพียงพอที่จะนำมาใช้ได้จากภายในประเทศ แต่สามารถชดเชยได้

โดยใช้เทคนิคการจัดการกับหน่วยความจำเพื่อใช้ในการจัดเก็บข้อมูลภาพ ได้วิธีการที่ใช้ในการจัดการกับหน่วยความจำเพื่อใช้จัดเก็บข้อมูลภาพนั้นจะมีใช้กันอยู่ด้วยกัน 3 วิธีใหญ่ๆ คือ

1. การเก็บข้อมูลภาพลงสู่หน่วยความจำโดยตรง
2. แบ่งพื้นที่หน่วยความจำที่ใช้เก็บข้อมูลภาพออกเป็นหลายชุด
3. ใช้หลักการเลื่อนข้อมูลภาพก่อนที่จะทำการจัดเก็บลงสู่หน่วยความจำ

2.2.1 การเก็บข้อมูลภาพทางดิจิตอลลงสู่หน่วยความจำโดยตรง

วิธีดังกล่าวนี้จะเป็นวิธีที่มีความสะดวกและง่ายที่สุด เพราะจะใช้อุปกรณ์ที่ประกอบในวงจรมินิมอลที่สุด แต่เนื่องจากว่าวิธีนี้จำเป็นที่จะต้องใช้หน่วยความจำชนิดพิเศษ กล่าวคือจะต้องใช้หน่วยความจำที่มีความเร็วสูง หลักการที่ใช้ในการเก็บข้อมูลภาพด้วยวิธีดังกล่าวนี้จะแสดงให้เห็นในรูปที่ 2.5



รูปที่ 2.5 แสดงบล็อกไดอะแกรมสำหรับการจัดเก็บข้อมูลลงสู่หน่วยความจำโดยตรง

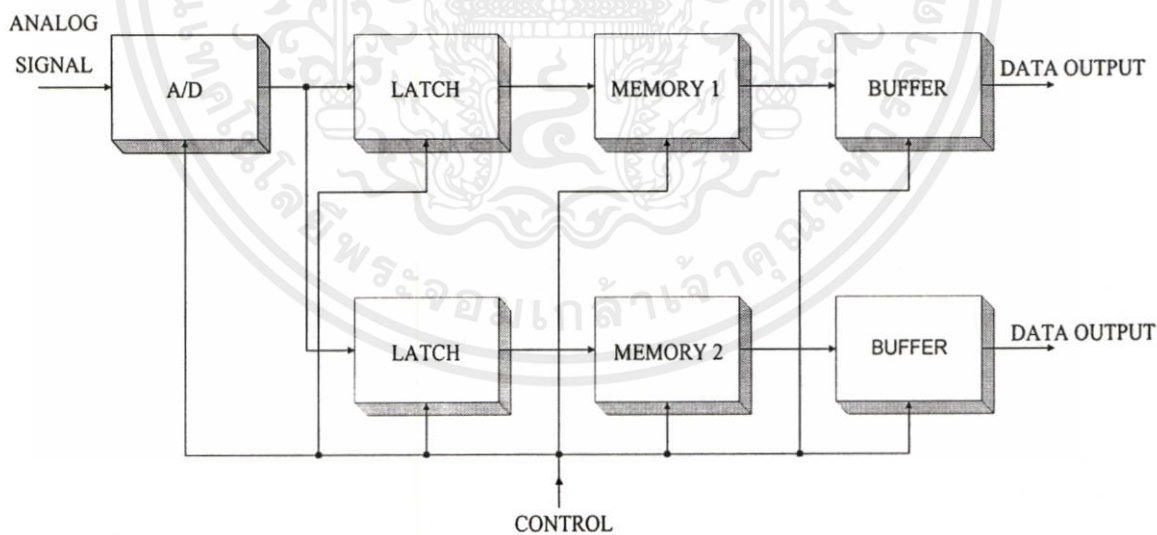
จากบล็อกไดอะแกรมที่เห็นข้างบน จะเห็นได้ว่าวิธีการที่ใช้ในการเก็บข้อมูลภาพดังกล่าวนี้จะเป็นวิธีที่ใช้อุปกรณ์น้อยมาก จึงทำให้ง่ายแก่การออกแบบแก้ไข แต่ปัญหาโดยส่วนใหญ่ของวิธีดังกล่าวนี้ก็คือ ต้องใช้หน่วยความจำที่มีความเร็วสูงและมีค่าความจุที่สูงด้วย ซึ่งหน่วยความจำที่มีความจุสูงส่วนใหญ่จะมีความเร็วต่ำ (LOW ACCESS TIME) และมีราคาที่สูงมาก นอกจากนี้ต้องสั่งซื้อจากต่างประเทศ ทำให้ไม่สะดวกในการซ่อมสร้างเครื่อง ดังนั้นวิธีนี้จึงไม่เหมาะกับการใช้เก็บข้อมูลภาพที่มีความละเอียดสูง

ตารางที่ 2.3 ข้อดีข้อเสียสำหรับการจัดเก็บข้อมูลภาพ โดยตรง

ข้อดี	ข้อเสีย
1. ใช้อุปกรณ์ประกอบวงจรน้อย 2. ออกแบบวงจรได้ง่าย	1. อุปกรณ์หน่วยความจำที่ใช้จะต้องเป็นแบบที่สามารถทำงานด้วยความเร็วที่สูงและมีค่าของความจุที่มากด้วย 2. ถ้ามีการขยายระบบให้ใหญ่ขึ้นต้องเลือกหน่วยความจำที่มีความเร็วสูงขึ้น 3. อุปกรณ์หน่วยความจำซึ่งเป็นหัวใจของระบบหาซื้อได้ยากและมีราคาแพงมาก นอกจากนี้ต้องทำการสั่งซื้อจากต่างประเทศ

2.2.2 แบ่งพื้นที่หน่วยความจำที่ใช้เก็บข้อมูลภาพออกเป็นหลายชุด

การเก็บข้อมูลภาพในลักษณะนี้จะแบ่งพื้นที่หน่วยความจำที่ใช้เก็บข้อมูลภาพ ออกเป็นหลายชุด หลักการนี้แสดงด้วยบล็อกไดอะแกรมดังแสดงให้เห็นในรูปที่ 2.6 สมมติให้แบ่งหน่วยความจำออกเป็น 2 ชุด



รูปที่ 2.6 แสดงบล็อกไดอะแกรมในการแบ่งพื้นที่หน่วยความจำในการเก็บข้อมูลออกเป็นหลายชุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากลอคโคอะแกรมในรูปข้างบนจะเห็นได้ว่า หลักการที่ใช้ในการเก็บข้อมูลภาพลักษณะนี้จะทำการแบ่งหน่วยความจำออกเป็น 2 ชุด (PAGE) สลับชุดกันเขียนข้อมูลภาพ เพื่อให้สามารถจัดเก็บข้อมูลภาพที่มีความเร็วสูงลงสู่หน่วยความจำที่มีค่าความเร็วต่ำ (LOW ACCESS TIME) ได้

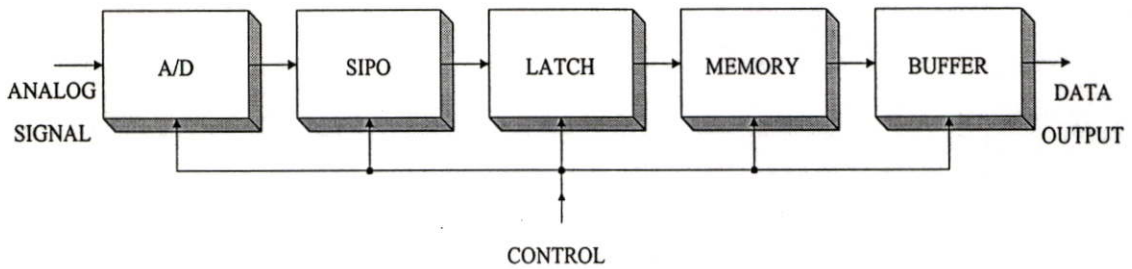
การทำงานของารเก็บข้อมูลภาพในลักษณะนี้ เริ่มจากการนำเอาข้อมูลภาพที่ได้จากเอาท์พุทของวงจรในส่วนของ A/D มาผ่านเข้าไปยังวงจรที่ใช้ในการหน่วงข้อมูลชั่วคราว (DATA LATCH) เพื่อช่วยทำการเก็บข้อมูลไว้และทำให้เวลาที่ใช้ในการเขียนข้อมูลมีเวลาที่มากพอที่จะทำให้หน่วยความจำสามารถทำงานได้ โดยที่จะทำการเขียนลงยังหน่วยความจำชุดใดจะขึ้นอยู่กับสัญญาณที่ใช้ในการควบคุม ซึ่งจะเห็นได้ว่าถ้าเราทำการแบ่งหน่วยความจำออกเป็น 2 ชุด เวลาที่จะใช้ในการเขียนข้อมูลภาพลงหน่วยความจำในแต่ละครั้งจะใช้เวลาเป็น 2 เท่าของความเร็วที่ใช้ในการสุ่มสัญญาณภาพ จากหลักการดังกล่าวนี้จึงทำให้สามารถที่จะใช้หน่วยความจำที่มีความเร็วต่ำเก็บข้อมูลภาพที่มีการสะแกนสัญญาณภาพความเร็วสูงได้

ตารางที่ 2.4 ข้อดีข้อเสียสำหรับการจัดเก็บข้อมูลภาพแบบแบ่งชุดของหน่วยความจำ

ข้อดี	ข้อเสีย
1. หน่วยความจำซึ่งเป็นส่วนสำคัญในการเก็บข้อมูลภาพไม่จำเป็นต้องใช้หน่วยความจำที่มีความเร็วสูง สามารถที่จะใช้หน่วยความจำที่มีความเร็วปกติทั่วไป 2. ทำให้สามารถหาซื้ออุปกรณ์ได้จากภายในประเทศได้ 3. สามารถที่จะทำการขยายระบบเพื่อที่จะทำให้สามารถเก็บข้อมูลภาพได้ความละเอียดที่มากขึ้นได้	1. ต้องมีวงจรที่ทำหน้าที่ในการสร้างสัญญาณที่ใช้สำหรับทำการควบคุมการเขียนข้อมูลลงหน่วยความจำในแต่ละชุด โดยสัญญาณที่ใช้จะต้องมีความสัมพันธ์กันอย่างเหมาะสม 2. สัญญาณที่ใช้ในการควบคุมมีการทำงานตลอดเวลาจึงอาจที่จะเป็นไปได้ในอันที่จะทำให้เกิดการผิดพลาดขึ้นในการจัดเก็บข้อมูลภาพ 3. การออกแบบวงจรมีความยุ่งยาก เนื่องจากต้องมีการออกแบบวงจรที่ใช้ในการสร้างสัญญาณควบคุม โดยถ้าหากเป็นระบบที่ใหญ่มีหน่วยความจำหลายชุดจำเป็นที่จะต้องทำการออกแบบวงจรที่มีความยุ่งยากซับซ้อน

2.2.3 ใช้หลักการเลื่อนข้อมูลภาพ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับการเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 วิธีนี้จะช่วยทำการแก้ไขข้อเสียของการเก็บข้อมูลภาพในสองวิธีแรก ซึ่งมีโครงสร้างของระบบดังที่แสดงให้เห็นในรูปที่ 2.7



รูปที่ 2.7 แสดงบล็อกไดอะแกรมในการเคลื่อนข้อมูลที่จะถูกทำการจัดเก็บ

จากรูปข้างบนแสดงให้เห็นถึงวงจรที่ใช้ในการเก็บข้อมูลภาพ โดยใช้หลักการเคลื่อนข้อมูลภาพ วงจรดังกล่าวจะประกอบไปด้วยส่วนประกอบที่สำคัญดังนี้

1. วงจรในส่วนการเคลื่อนข้อมูลภาพ (SHIFT REGISTER) จะทำการเคลื่อนข้อมูลภาพที่ได้จากวงจรในส่วนของ A/D โดยที่วงจรดังกล่าวนี้มีลักษณะที่ทำงานแบบ SERIAL IN PARALLEL OUT จากลักษณะดังกล่าวจึงทำให้ข้อมูลที่ได้รับจาก A/D จะถูกทำการเคลื่อนแบบอนุกรมเมื่อทำการเคลื่อนครบตามจำนวนของหน่วยความจำที่จะทำการจัดเก็บ ก็จะทำการส่งเข้าไปยังหน่วยความจำพร้อมๆกัน โดยมีการเคลื่อนออกแบบขนาน
2. วงจรหน่วยข้อมูลชั่วคราว (DATA LATCH) ทำหน้าที่ในการหน่วยข้อมูลภาพที่จะทำการเขียนลงสู่หน่วยความจำในแต่ละครั้ง
3. หน่วยความจำ (RAM) เป็นพื้นที่ที่ใช้ในการเก็บข้อมูลภาพของระบบ

2.2.3.1 การทำงานของการเก็บข้อมูลภาพแบบเคลื่อนข้อมูลภาพ

ข้อมูลภาพทางดิจิทัลที่ออกจากวงจรในส่วนของ A/D จะมีการสะแกนของสัญญาณภาพความเร็วสูง ถ้าเราทำการเขียนข้อมูลภาพลงสู่หน่วยความจำวีดีโอแรมโดยตรงจะทำให้หน่วยความจำทำการเก็บข้อมูลภาพไม่ทัน ดังนั้นในหลักการนี้จะใช้การเคลื่อนข้อมูลภาพที่ออกจากวงจรในส่วนของ A/D ให้เป็นแบบเข้าอนุกรมแล้วทำการส่งไปเขียนลงสู่หน่วยความจำแบบขนาน (SERIAL IN PARALLEL OUT) กล่าวคือในทุกครั้งที่มีการเคลื่อนข้อมูลภาพเข้าแบบอนุกรมจนครบตามจำนวนที่กำหนดไว้แล้วข้อมูลดังกล่าวจะถูกทำการจัดส่งไปทำการเขียนลงสู่หน่วยความจำวีดีโอแรมแบบขนานทุกครั้ง โดยผ่านวงจรที่ทำหน้าที่หน่วยข้อมูลภาพชั่วคราว (DATA LATCH) เพื่อที่จะทำการหน่วยข้อมูลภาพไว้จนกว่าหน่วยความจำวีดีโอแรมจะทำการเขียนข้อมูลภาพเสร็จสิ้นในแต่ละขบวนการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.5 ข้อดีข้อเสียสำหรับการจัดเก็บข้อมูลภาพแบบเลื่อนข้อมูลภาพ

ข้อดี	ข้อเสีย
<p>1. หน่วยความจำที่ใช้ทำการเก็บข้อมูลภาพสามารถใช้หน่วยความจำที่มีความเร็วปกติทั่วไปได้</p> <p>2. ใช้อุปกรณ์ที่ประกอบวงจรน้อย เมื่อทำการเปรียบเทียบกับวิธีที่ 2</p> <p>3. ถ้าต้องการขยายระบบให้สามารถเก็บข้อมูลภาพให้ละเอียดมากขึ้นสามารถทำได้ง่ายเพียงแต่แก้ไขตรงส่วนทำการเซตจำนวนบิตของวงจรที่ทำการเลื่อนข้อมูลภาพ กับเพิ่มจำนวนชุดของหน่วยความจำเท่านั้นเอง</p>	<p>1. สัญญาณควบคุมของวงจรเลื่อนข้อมูลภาพต้องมีความแน่นอนและต้องสัมพันธ์กับข้อมูลภาพที่ออกมาจากวงจรในส่วน A/D โดยใช้สัญญาณนาฬิกาจากแหล่งกำเนิดเดียวกัน</p> <p>2. ต้องทำการจัดเรียงข้อมูลภาพในวงจรเลื่อนข้อมูลภาพกับวงจรในส่วนการเขียนข้อมูลภาพลงสู่หน่วยความจำให้ถูกต้อง มิฉะนั้นแล้วจะทำให้ข้อมูลภาพที่ได้ผิดพลาดได้</p>

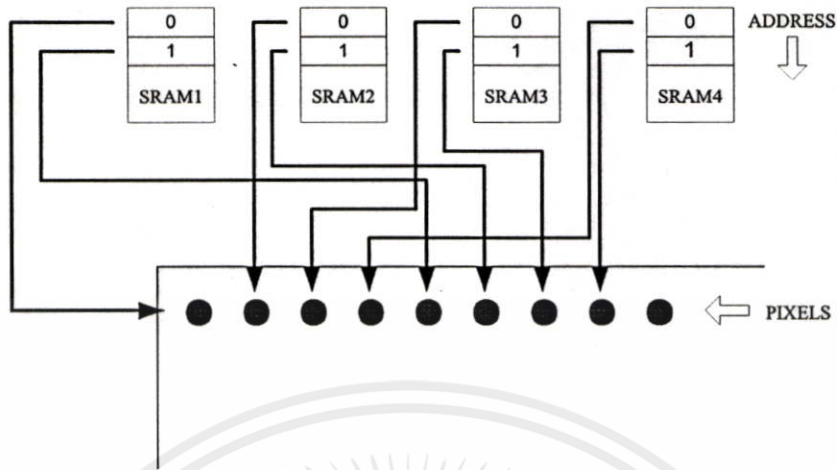
จากข้อดีและข้อเสียสำหรับวิธีที่ใช้ในการจัดเก็บข้อมูลภาพลงสู่หน่วยความจำดังที่ได้กล่าวมาแล้วทั้งหมด เพื่อให้สะดวกในการจัดหาอุปกรณ์ที่นำมาใช้ในวิทยานิพนธ์นี้จึงเลือกใช้วิธีที่ 2 โดยชุดของหน่วยความจำที่จำเป็นต้องใช้สามารถกำหนดได้จาก อัตราการสุ่มตัวอย่างข้อมูลสูงสุดคือ 32 MHz และค่า ACCESS TIME ของหน่วยความจำที่ใช้คือ 70 ns ดังนั้นจึงสามารถคำนวณชุดของหน่วยความจำที่จำเป็นต้องใช้ต่ำที่สุดเท่ากับ $70 \text{ ns} * 32 \text{ MHz} = 2.240$ ชุด หรือประมาณ 3 ชุด แต่เพื่อทำให้เกิดความเหมาะสมในเรื่องของการจัดการจึงเลือกใช้ชุดของหน่วยความจำ 4 ชุด

ในการทำงานของเครื่องมือที่ได้ทำการออกแบบจะแบ่งการทำงานออกได้เป็น 2 โหมดด้วยกันคือ

- โหมดเขียนข้อมูลภาพเข้าไปยังหน่วยความจำ
- โหมดอ่านข้อมูลภาพจากหน่วยความจำไปยังเครื่องคอมพิวเตอร์

จากวงจรที่ได้มีการออกแบบจะใช้การจัดการหน่วยความจำแบบที่ 2 คือการจัดเก็บข้อมูลภาพแบบที่มีการแบ่งหน่วยความจำออกเป็นหลายชุด ซึ่งจากการจัดการหน่วยความจำด้วยวิธีดังกล่าวทำให้การจัดเก็บข้อมูลภาพเข้าไปยังหน่วยความจำเมื่อเปรียบเทียบกับตำแหน่งของพิกเซลที่หน้าจอคอมพิวเตอร์และตำแหน่งแอดเดรสของหน่วยความจำที่ทำการจัดเก็บสามารถที่จะแสดงให้เห็นได้ดังรูปข้างล่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

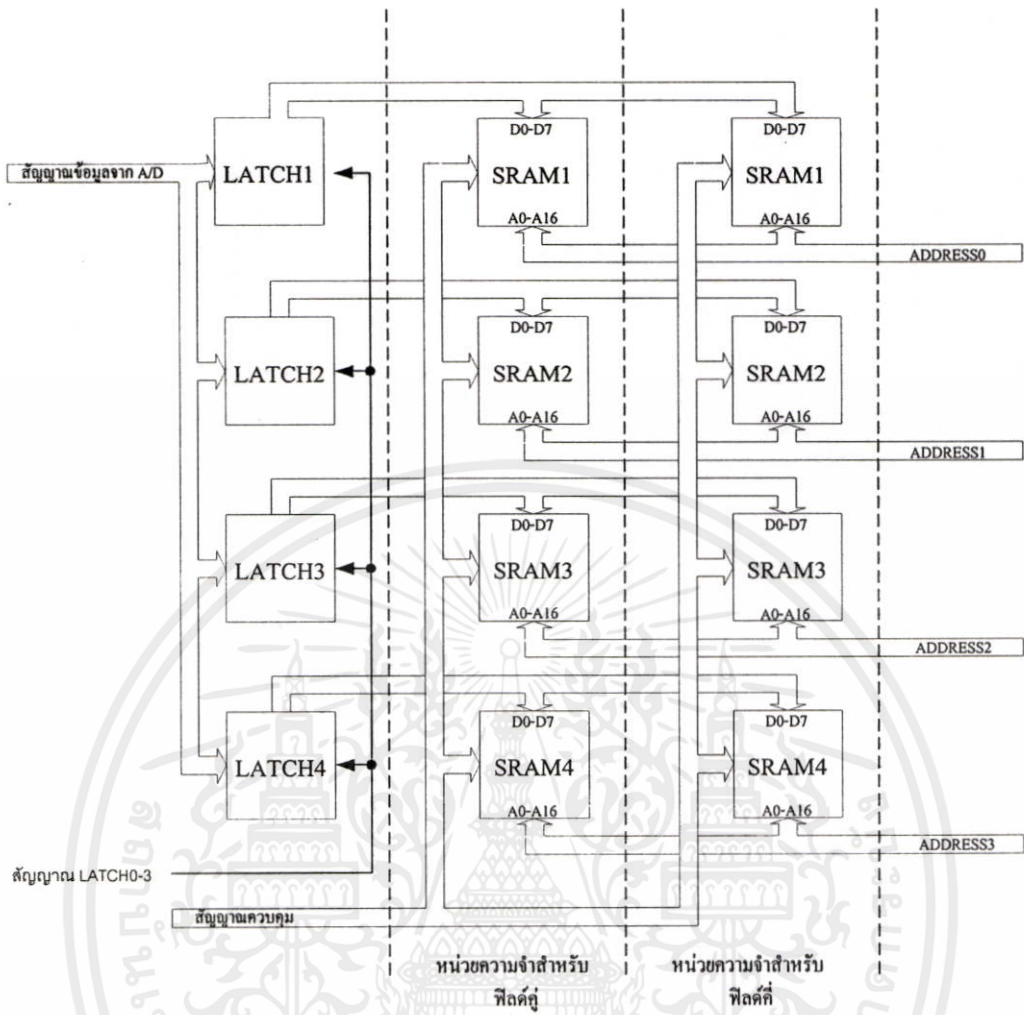


รูปที่ 2.8 แสดงการจัดเก็บข้อมูลภาพเข้าสู่หน่วยความจำเมื่อเปรียบเทียบกับตำแหน่งพิกเซลที่หน้า

จอ

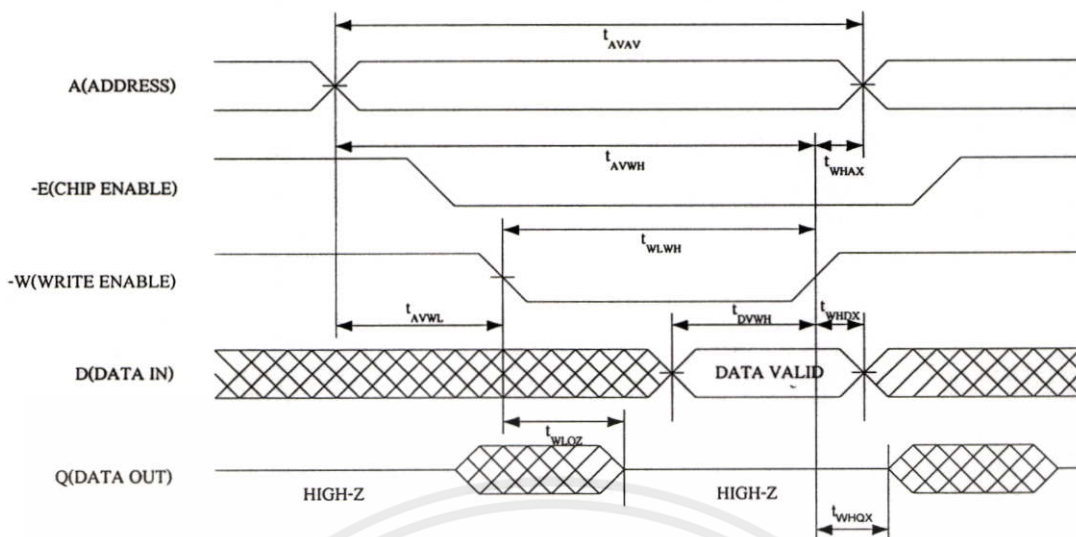
จากรูปที่แสดงให้เห็นข้างบนจะแสดงได้ว่าตำแหน่งแอดเดรสของหน่วยความจำจะเพิ่มขึ้นอีก 1 เมื่อตำแหน่งของพิกเซลที่ทำการจัดเก็บครบ 4 ตำแหน่ง ด้วยสาเหตุที่วงจรได้มีการออกแบบให้มีการจัดแบ่งหน่วยความจำออกเป็น 4 ชุดด้วยกัน การจัดเก็บจะเริ่มจากหน่วยความจำชุดที่ 1 และตามด้วยหน่วยความจำชุดที่ 2, 3 และ 4 เสร็จแล้วก็จะเริ่มทำการจัดเก็บลงในหน่วยความจำชุดที่ 1 ใหม่ และจะเป็นเช่นนี้เรื่อยไปจนกระทั่งมีการจัดเก็บครบทั้งจอภาพ การจัดเก็บที่ได้มีการแสดงให้เห็นดังกล่าวนี้สามารถที่จะทำการแสดงให้เห็นเป็นบล็อกไดอะแกรมสำหรับส่วนของหน่วยความจำได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



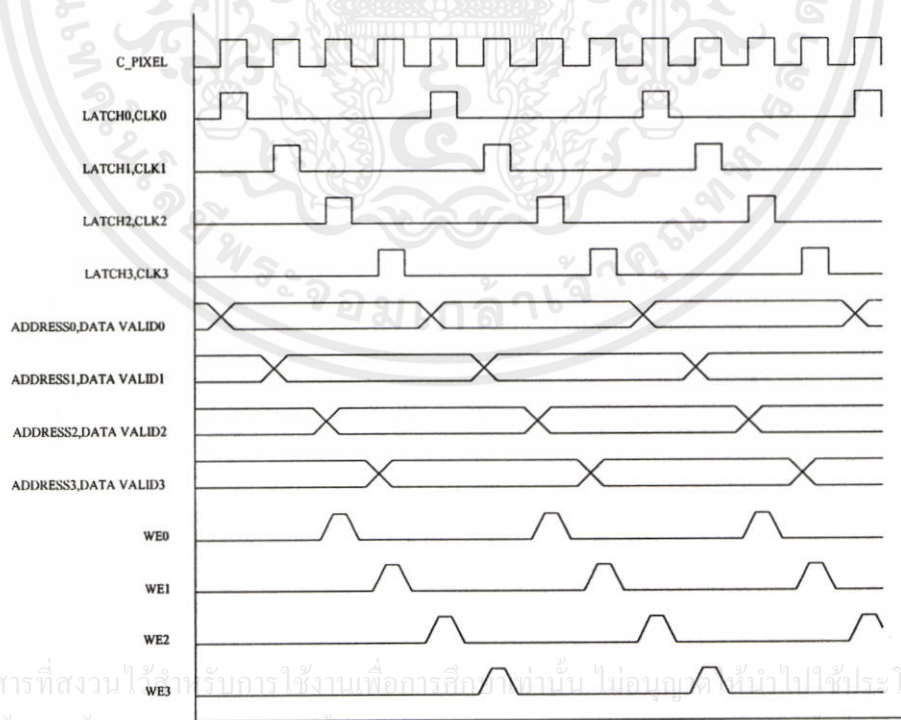
รูปที่ 2.9 แสดงบล็อก ไดอะแกรมสำหรับขั้นตอนการเขียนข้อมูลเข้าไปยังหน่วยความจำ

จากบล็อกไดอะแกรมจะเห็นได้ว่าจะมีการจัดแบ่งหน่วยความจำออกเป็นชุดใหญ่ๆ ด้วยกัน 2 ชุด เพื่อที่จะทำให้สามารถทำการจัดเก็บข้อมูลภาพที่มีลักษณะการสะแกนสัญญาณภาพแบบ INTERLACED ได้และทำให้มีความสะดวกในการจัดเก็บโดยทั้ง 2 ชุดจะใช้ในการจัดเก็บข้อมูลภาพฟิลด์คู่และฟิลด์คี่แยกออกจากกัน โดยเด็คขาดและหน่วยความจำแต่ละชุดจะประกอบด้วย SRAM 4 ตัวด้วยกัน ในขั้นตอนของการเขียนข้อมูลเข้าไปยังหน่วยความจำนี้สิ่งที่สำคัญที่จะทำให้การเขียนข้อมูลเข้าไปยังหน่วยความจำมีความถูกต้องก็คือสัญญาณที่ใช้ในการควบคุมต่างๆ รวมทั้งสัญญาณข้อมูลและสัญญาณแอดเดรสต้องมีช่วงจังหวะในการเกิดที่เหมาะสมซึ่งกันและกัน ช่วงจังหวะในการเกิดสัญญาณต่างๆ เหล่านี้เราสามารถดูได้จาก DATA SHEET สำหรับ SRAM ที่ใช้ โดยลักษณะของ TIMING DIAGRAM ดังกล่าวนี้นี้จะมีลักษณะที่เหมือนกันสำหรับ SRAM ทุกๆ เบอร์ แต่จะแตกต่างกันที่ค่าของเวลา ซึ่งจะขึ้นอยู่กับเบอร์ไอ.ซี. ที.ไอ.ซี. ลักษณะของสัญญาณ TIMING DIAGRAM สำหรับ SRAM ทั่วๆ ไปสามารถที่จะแสดงให้เห็นได้ดังรูปข้างล่าง



รูปที่ 2.10 แสดง TIMING DIAGRAM ขั้นตอนการเขียนข้อมูลสำหรับ SRAM โดยทั่วไป

จากลักษณะของสัญญาณที่แสดงให้เห็นข้างบนเป็นการแสดงถึงช่วงจังหวะของสัญญาณต่างๆ ที่เกิดขึ้นในขั้นตอนของการเขียนข้อมูลเข้าไปยัง SRAM แต่จากวงจรที่ได้ทำการออกแบบเมื่อทำการพิจารณาสัญญาณที่ใช้ในการควบคุมต่างๆ แล้วสามารถที่จะแสดงให้เห็นในรูปลักษณะของสัญญาณ TIMING DIAGRAM ได้ดังนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

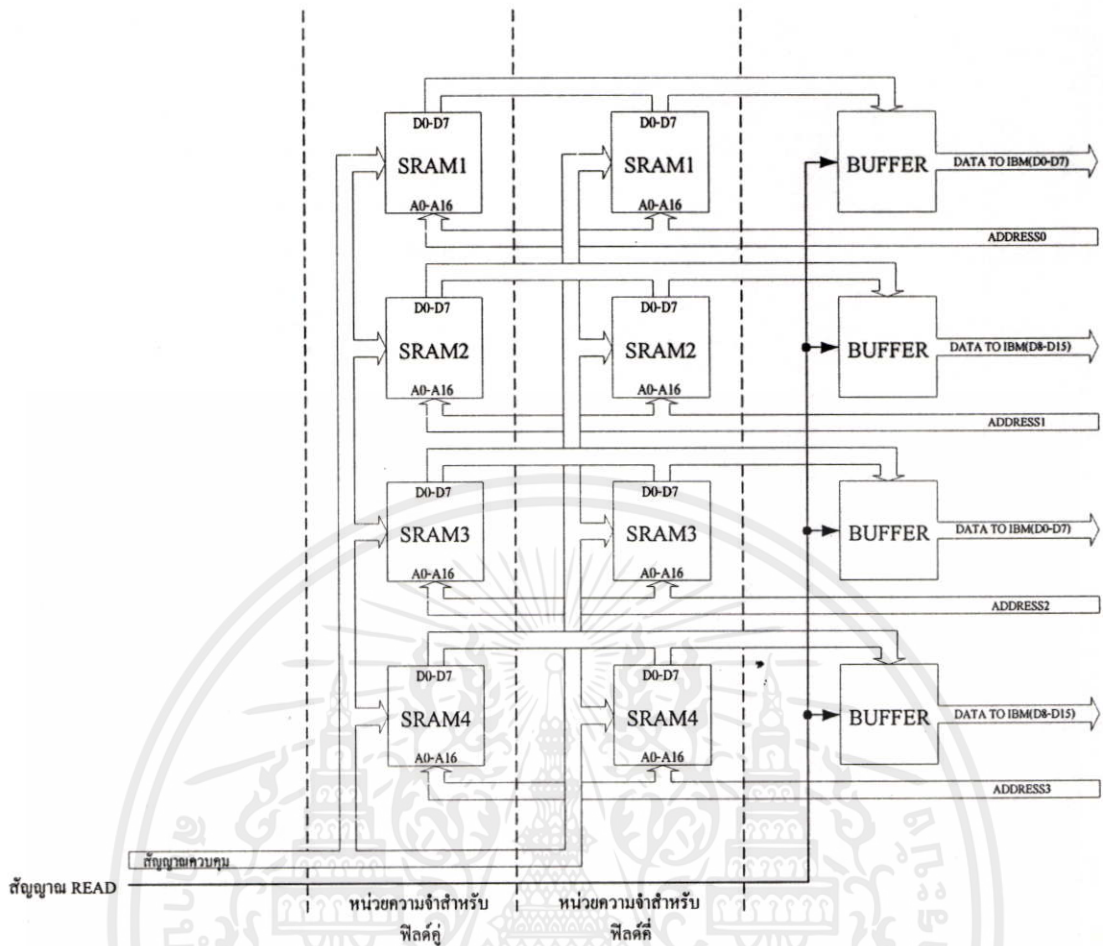
รูปที่ 2.11 แสดงลักษณะของสัญญาณที่ใช้ในการควบคุม SRAM ในช่วงจังหวะของการเขียนข้อมูล

จากรูปที่แสดงข้างบนจะเห็นได้ว่าลักษณะของสัญญาณที่ได้รับจะมีลักษณะที่ใกล้เคียงกับ TIMING DIAGRAM สำหรับ SRAM ที่ใช้อยู่โดยทั่วไป แต่เนื่องจากเราได้ออกแบบให้มีการจัดการหน่วยความจำในลักษณะที่ได้มีการแบ่งหน่วยความจำออกเป็นหลายๆ ชุด โดยในที่นี้ได้มีการแบ่งหน่วยความจำออกเป็น 4 ชุด ดังนั้นจึงทำให้สัญญาณที่ใช้ในการควบคุมการเขียนข้อมูลเข้าไปยัง SRAM มีอยู่ด้วยกัน 4 ชุดสัญญาณด้วยกัน ในขณะที่ถ้าเราทำการแยกออกเป็นชุดๆ จะได้ลักษณะของสัญญาณเช่นเดียวกันกับสัญญาณที่ใช้กับ SRAM ทั่วๆ ไปนั่นเอง

จากรูปที่ 2.11 จะอธิบายได้ดังนี้คือ สัญญาณ LATCH0-3 จะถูกต่อเข้าไปยังชุด LATCH1-4 วัตถุประสงค์ก็เพื่อที่จะทำการหน่วงข้อมูลที่ได้รับมาจากชุด A/D ก่อนที่จะทำการส่งเข้าไปยังหน่วยความจำเพื่อที่จะทำให้ช่วงเวลาที่ใช้ในการเขียนข้อมูลเข้าไปยังหน่วยความจำมีช่วงเวลาที่เหมาะสมกับสัญญาณต่างๆ เพื่อที่จะทำให้หน่วยความจำที่ใช้ซึ่งมีค่า ACCESS TIME ที่มากกว่าอัตราการสุ่มสัญญาณของ A/D สามารถที่จะทำงานด้วยกันได้ไม่มีปัญหาในการจัดเก็บข้อมูลดังกล่าว ในขณะที่เดียวกันสัญญาณ LATCH จะถูกนำเอาไปใช้เป็นสัญญาณ CLK0-3 เพื่อที่จะทำการป้อนเข้าไปยังชุด ADDRESS GENERATOR เพื่อทำการกำเนิดแอดเดรสให้กับหน่วยความจำที่แยกกันแต่ละชุดในช่วงของเวลาที่เหมาะสม ด้วยเหตุผลดังกล่าวนี้จึงทำให้สัญญาณ ADDRESS 0-3 และ DATA VALID จึงเกิดขึ้นพร้อมกัน โดยสัญญาณ ADDRESS 0-3 และ DATA VALID จะสอดคล้องกับชุดของหน่วยความจำที่ทำการเชื่อมต่อ โดยที่สัญญาณทั้งสองจะถูกป้อนรอไว้ที่หน่วยความจำจนกระทั่งสัญญาณ WE (WRITE ENABLE) มีการเปลี่ยนแปลงทำให้เกิดการเขียนข้อมูลดังกล่าวเข้าไปยังหน่วยความจำตามตำแหน่งที่กำหนดโดยสัญญาณแอดเดรส สัญญาณ WE จะถูกทำการแยกออกเป็น 4 สัญญาณด้วยกันเพื่อที่จะทำการควบคุมหน่วยความจำแต่ละชุดอย่างเหมาะสม

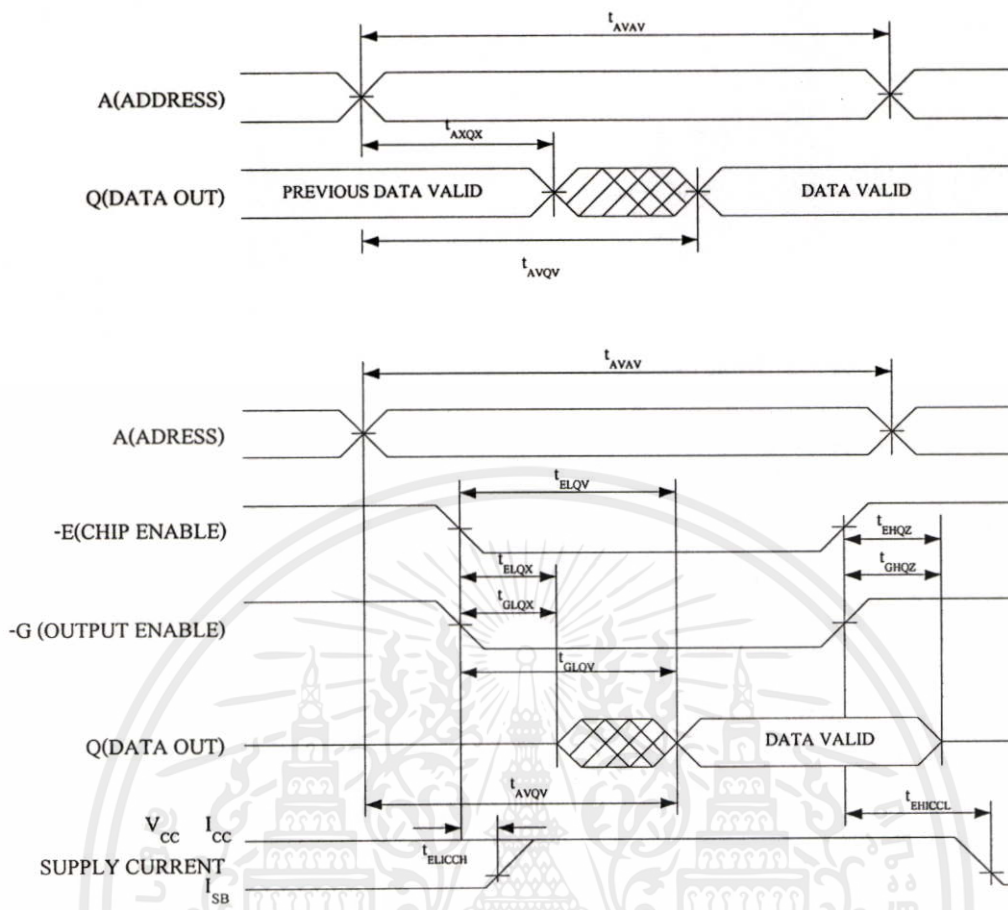
ที่กล่าวมาแล้วเป็นขั้นตอนในการเขียนข้อมูลเข้าไปยังหน่วยความจำ ขั้นตอนที่สำคัญอีกขั้นตอนคือการอ่านข้อมูลจากหน่วยความจำเพื่อที่จะทำการส่งต่อออกไปยังภายนอก การอ่านข้อมูลจากหน่วยความจำสามารถที่จะทำการอธิบายเป็นบล็อกไดอะแกรมได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



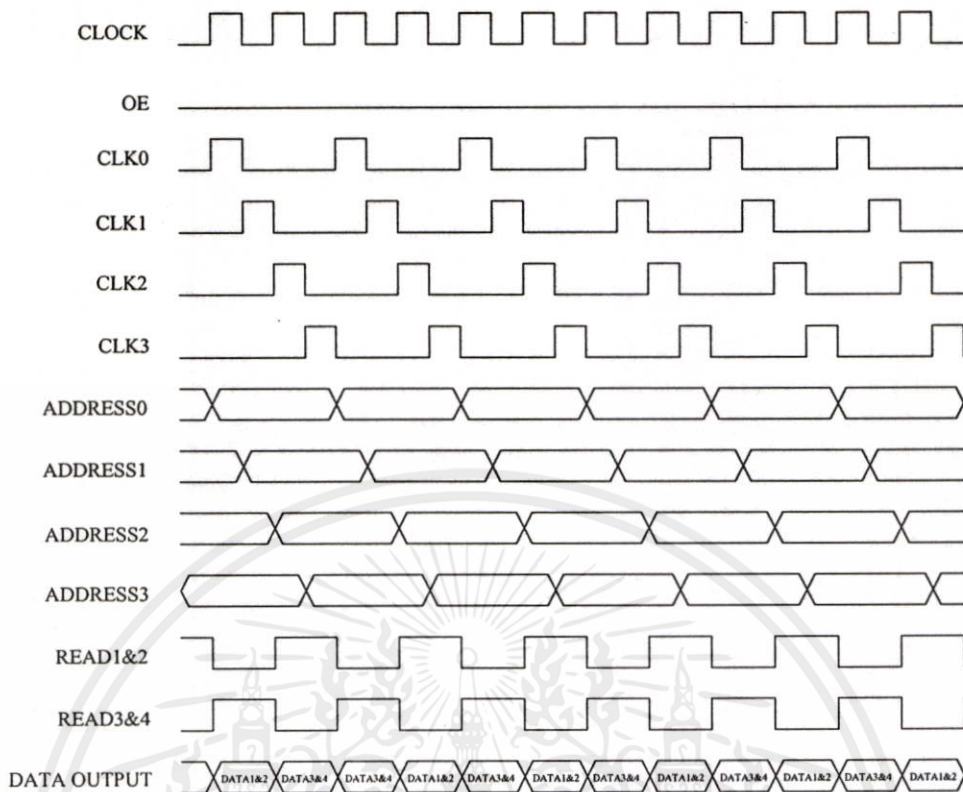
รูปที่ 2.12 แสดงบล็อกโคอะแกรมในขั้นตอนการอ่านข้อมูลจาก SRAM

จากรูปที่ 2.12 จะมีลักษณะเช่นเดียวกับขั้นตอนในการเขียนข้อมูลเข้าไปยังหน่วยความจำ โดยมีสัญญาณควบคุมขั้นตอนการอ่านข้อมูล โดยสัญญาณที่ใช้ในการควบคุมขั้นตอนในการอ่านข้อมูลเข้าสู่หน่วยความจำจะต้องมีความคล่องจองกันกับ TIMING DIAGRAM ของ SRAM ที่ใช้ทุกๆ ไป ในขั้นตอนของการอ่านข้อมูล โดยสัญญาณ TIMING DIAGRAM สำหรับขั้นตอนดังกล่าวสามารถที่จะแสดงให้เห็นได้ดังนี้



รูปที่ 2.13 แสดง TIMING DIAGRAM สำหรับขั้นตอนในการอ่านข้อมูลของ SRAM ทั่วไป

จากรูปที่ได้แสดงให้เห็นข้างบนเป็นสัญญาณที่ใช้ในการควบคุมสำหรับขั้นตอนในการอ่านของ SRAM ที่ใช้อยู่ทั่วไป ในขณะที่วงจรที่ได้ทำการออกแบบได้มีการออกแบบสัญญาณควบคุมสำหรับ SRAM ไว้ดังนี้



รูปที่ 2.14 แสดง TIMING DIAGRAM ของสัญญาณควบคุมต่างๆ ของวงจรที่ใช้งานจริง

จากรูปข้างบนแสดงให้เห็น TIMING DIAGRAM ที่มีการใช้งานจริงภายในวงจร ลักษณะของสัญญาณที่ได้มีการแสดงให้เห็นข้างบน นอกจากจะแสดงให้เห็นถึงสัญญาณที่ใช้ในการควบคุม SRAM แล้วยังได้มีการแสดงให้เห็นซึ่งสัญญาณที่ควบคุม BUFFER ในวงจรสัญญาณดังกล่าวจะใช้ชื่อว่า READ1&2, READ3&4 สัญญาณดังกล่าวจะใช้เพื่อที่จะทำการควบคุมการส่งสัญญาณข้อมูลที่ได้รับจาก SRAM ต่อไปยังทางด้านเอาต์พุต ในขณะที่เดียวกันก็มีการแสดงให้เห็นสัญญาณ CLK0-3 ซึ่งเป็นสัญญาณที่ป้อนไปยัง ADDRESS GENERATOR เพื่อที่จะทำการกำเนิดแอดเดรสให้กับ SRAM ซึ่งเป็นสัญญาณอันหนึ่งที่มีผลกับ SRAM ที่ใช้ในการอ่านข้อมูล เมื่อดูจาก TIMING DIAGRAM ได้มีการแสดงให้เห็นถึงสัญญาณทางด้านเอาต์พุตด้วย ซึ่งจะช่วยให้เกิดความเข้าใจมากยิ่งขึ้น

จากที่ได้อธิบายมาทั้งหมดเป็นการกล่าวให้เห็นถึงขั้นตอนในการจัดการหน่วยความจำเพื่อที่จะใช้ในการจัดเก็บข้อมูลภาพ รวมทั้งได้มีการแสดงขั้นตอนของหน่วยความจำที่ได้นำมาใช้งาน ขั้นตอนดังกล่าวจะประกอบไปด้วยขั้นตอนในการเขียนข้อมูลและขั้นตอนในการอ่านข้อมูล จากขั้นตอนที่ได้กล่าวมานั้น ได้มีการแสดงให้เห็นเป็นบล็อก ไดอะแกรมรวมทั้งได้แสดงให้เห็นลักษณะของสัญญาณที่ใช้ในการควบคุมต่างๆ ที่เกิดขึ้นจริงในวงจร โดยทำการเปรียบเทียบกับสัญญาณควบคุม

คุมสำหรับขั้นตอนทั้งสองตามมาตรฐาน ที่ได้จาก DATA SHEET ของ SRAM ซึ่งจะได้มีการกล่าวถึงรายละเอียดของวงจรในบทต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบและสร้างเครื่องเก็บข้อมูลภาพของเครื่องมือแพทย์

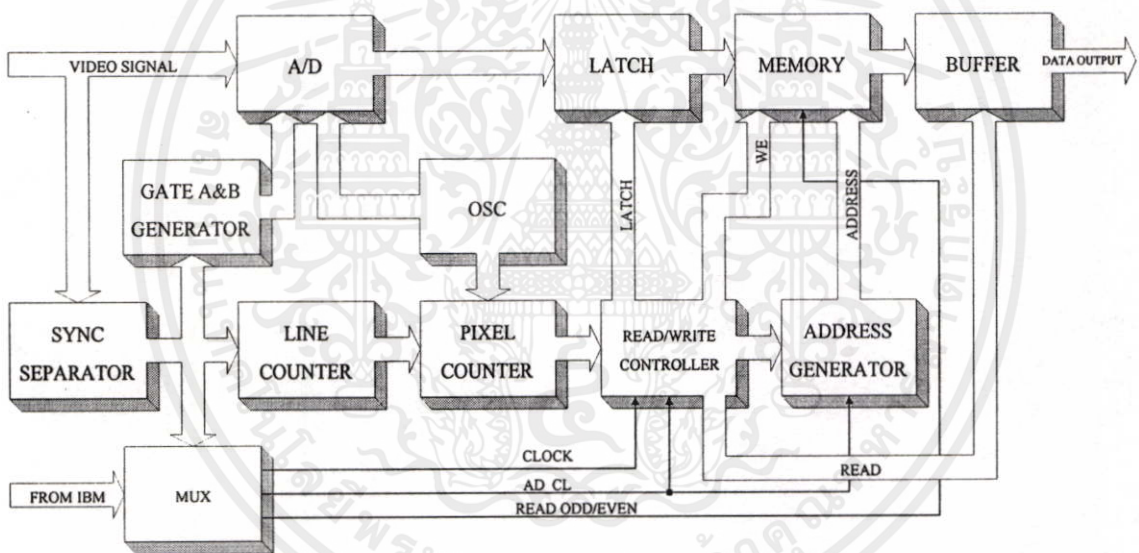
เครื่องมือแพทย์ที่ใช้อยู่ในปัจจุบัน จะแสดงผลทางจอมอนิเตอร์ โดยสัญญาณที่ถูกส่งเข้าไปยังอินพุทของจอมอนิเตอร์จะมีลักษณะเป็นสัญญาณ Composite Video เช่นเดียวกับกับสัญญาณโทรทัศน์แต่ความถี่ที่ใช้งานจะมีความถี่ที่แตกต่างกันขึ้นอยู่กับชนิดของเครื่องมือ สัญญาณที่ใช้มีตั้งแต่สัญญาณที่เป็นไปตามมาตรฐานทั่วไปดังเช่นมาตรฐานของระบบ NTSC และสัญญาณที่ไม่เป็นไปตามมาตรฐานดังเช่นที่ได้มีการยกตัวอย่างมาแล้วในบทที่ 2 คือสัญญาณจากเครื่อง CT จะพบว่าสัญญาณดังกล่าวจะมีความถี่ทางด้านฮอริซอลทรัลสูง เหตุผลก็เพื่อที่จะทำให้ภาพบนจอมอนิเตอร์มีรายละเอียด (RESOLUTION) ที่มากพอที่จะทำการวินิจฉัยได้ ดังนั้นในการจัดเก็บข้อมูลภาพของเครื่องมือแพทย์เราไม่สามารถที่จะทำการกำหนดความถี่ใดความถี่หนึ่งได้ รวมทั้งภาพที่แสดงทางหน้าจอมนิเตอร์นั้นจะมีการแบ่งออกเป็นส่วนๆ อย่างชัดเจน ดังนั้นเพื่อที่จะทำให้ไม่เกิดความสับสนเปลืองทางเนื้อที่ที่ใช้ในการจัดเก็บมากเกินไป เราสามารถที่จะทำการเลือกจัดเก็บข้อมูลภาพเฉพาะส่วนที่ต้องการเท่านั้น จากความต้องการที่ได้กล่าวนี้ จึงทำให้เกิดการออกแบบและสร้างชุดของเครื่องมือที่จะทำการจัดเก็บข้อมูลภาพของเครื่องมือแพทย์ดังจะได้นำเสนอต่อไป

3.1 หลักการที่ใช้ในการเก็บข้อมูลภาพทางดิจิตอล

ในการจัดเก็บข้อมูลภาพทางดิจิตอลนั้นสิ่งที่สำคัญอันดับแรกก็คือ การแปลงสัญญาณจากอะนาลอกให้เป็นดิจิตอล สัญญาณ COMPOSITE VIDEO เป็นสัญญาณอะนาลอกในการที่จะทำการเก็บลงสู่หน่วยความจำได้จะต้องทำการแปลงให้อยู่ในรูปของสัญญาณดิจิตอล ดังนั้นจึงจำเป็นที่จะต้องใช้ ADC มาทำหน้าที่ดังกล่าว แต่เนื่องจากว่าสัญญาณทางด้านเครื่องมือแพทย์จะมีความถี่ที่สูงกว่าสัญญาณที่มีใช้อยู่ทั่วไป ในการจัดเก็บข้อมูลของสัญญาณดังกล่าวจึงจำเป็นที่จะต้องใช้อัตราในการจัดเก็บที่สูงมากกว่าสัญญาณตามปกติ ด้วยเหตุนี้ ADC ที่ใช้จะต้องมีอัตราการสุ่มตัวอย่างที่สูง ในสมัยก่อน ADC ทำงานที่ความถี่สูงนั้นหายาก อาจจำเป็นที่จะต้องใช้อัตรา 2 ตัวมาต่อขนานกัน [2] แล้วผลก็กันทำงานซึ่งจะทำให้ข้อมูลที่ได้รับมีค่าเป็น 2 เท่าของการใช้ ADC เพียงตัวเดียว แต่เนื่องจากเทคโนโลยีทางด้านสารกึ่งตัวนำมีการพัฒนาไปอย่างมาก จึงไม่มีความจำเป็นที่จะต้องใช่วิธีดังกล่าว ในวิทยานิพนธ์นี้จะอาศัย ADC เบอร์ TDA 8708A ซึ่งเป็นผลิตภัณฑ์ของบริษัทฟิลิปส์ สามารถที่จะทำการสุ่มตัวอย่างที่ความถี่สูงถึง 32 MHz ในการทำงานที่ความถี่ดังกล่าวนี้เป็นที่เพียงพอที่จะทำให้ได้รายละเอียดของข้อมูลทางด้านเครื่องมือแพทย์ แต่ในการจัดเก็บข้อมูลจำเป็นที่จะต้องนำเอาข้อมูลไปจัดเก็บลงหน่วยความจำ ดังนั้นหน่วยความจำที่ใช้ในการจัดเก็บจำเป็นที่

จะต้องมีค่าความเร็วที่สูงพอที่จะทำงานควบคู่กันกับ ADC ได้ ในการจัดหาอุปกรณ์หน่วยความจำที่มีค่าของ ACCESS TIME สูงที่สุดที่สามารถจัดหาได้ในประเทศจะมีค่าของ ACCESS TIME อยู่ที่ 70 ns ซึ่งยังไม่เพียงพอที่จะสามารถจะนำมาใช้งานได้ จึงจำเป็นต้องใช้หลักการในการจัดการกับหน่วยความจำแบบที่สองหรือแบบที่สามดังที่ได้กล่าวในบทก่อนหน้า ในงานวิจัยนี้จะเลือกใช้วิธีที่สอง คือการแบ่งพื้นที่หน่วยความจำที่ใช้เก็บข้อมูลภาพออกเป็นหลายชุด วงจรที่ได้ออกแบบได้แบ่งหน่วยความจำออกเป็น 4 ชุดด้วยกัน เพื่อให้มีความเหมาะสมทั้งพื้นที่ในการใช้งานและความเร็วที่ต้องการ เมื่อมีการจัดแบ่งหน่วยความจำแล้วจำเป็นต้องมีวงจรส่วนประกอบอื่นๆ เพื่อให้การทำงานเป็นไปอย่างถูกต้อง เราสามารถที่จะแสดงวงจรส่วนประกอบทั้งหมดในรูปแบบของบล็อกไดอะแกรมได้ดังนี้

3.2 บล็อกไดอะแกรมสำหรับวงจรจัดเก็บข้อมูลภาพ



รูปที่ 3.1 แสดงบล็อกไดอะแกรมของวงจรเก็บข้อมูลภาพ

จากบล็อกไดอะแกรมที่แสดงไว้ในรูปที่ 3.1 อธิบายหน้าที่ของแต่ละบล็อกอย่างละเอียดได้ดังนี้

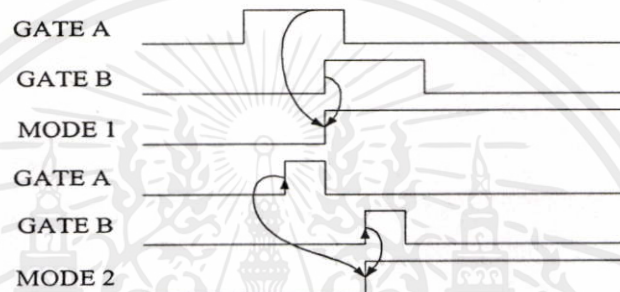
-SYNC SEPARATOR ทำหน้าที่ในการแยกสัญญาณ COMPOSITE VIDEO ออกเป็น

COMPOSITE SYNC, VERTICAL SYNC, BURST/BACK PORCH TIMING, ODD/EVEN FIELD INFORMATION

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-A/D (ANALOG TO DIGITAL CONVERTER) ทำหน้าที่ในการแปลงสัญญาณ COMPOSITE VIDEO ซึ่งมีลักษณะเป็นสัญญาณอะนาลอกให้กลายเป็นสัญญาณดิจิทัลเพื่อที่จะทำให้สามารถทำการจัดเก็บเข้าไปไว้ในหน่วยความจำได้

-GATE A&B GENERATOR ทำหน้าที่ในการสร้างสัญญาณ GATE A และ GATE B ให้กับ A/D เนื่องจาก A/D ที่ใช้คือ IC เบอร์ TDA 8708A ไอ.ซี. เบอร์ดังกล่าวนี้จะมีการทำงาน 2 โหมดด้วยกันคือ โหมด 1 และโหมด 2 ในการเลือกโหมดที่ใช้งาน จะอาศัยจังหวะในการเกิดของสัญญาณ GATE A และ GATE B โดยความสัมพันธ์ระหว่างจังหวะในการเกิดของสัญญาณทั้งสองกับโหมดที่ใช้งานสามารถที่จะแสดงให้เห็นได้ดังรูปข้างล่าง



รูปที่ 3.2 แสดงความสัมพันธ์ของสัญญาณ GATE A และ GATE B ในการเกิด โหมด 1 และ 2

- MUX (MULTIPLEX) ทำหน้าที่ในการเลือกสัญญาณที่จะนำไปใช้ในการควบคุมว่าจะใช้สัญญาณจากที่ใด ในการเลือกดังกล่าวนี้จะขึ้นอยู่กับจังหวะในการทำงานของวงจรซึ่งมีอยู่ด้วยกัน 2 ขั้นตอนคือ ขั้นตอนในการเขียนและขั้นตอนในการอ่าน ขั้นตอนในการเขียนจะหมายถึงการเขียนข้อมูลไปเก็บไว้ยังหน่วยความจำ ส่วนขั้นตอนในการอ่านจะหมายถึงการอ่านข้อมูลจากหน่วยความจำ

- LINE COUNTER ทำหน้าที่ในการกำหนดเส้นสะแกนทางแนวนอนที่จะถูกจัดเก็บ ซึ่งในการกำหนดนั้นสามารถที่จะกำหนดได้ 2 ค่าด้วยกันคือเส้นสะแกนเริ่มต้นกับจำนวนของเส้นสะแกนทั้งหมดที่จะทำการจัดเก็บ

- PIXEL COUNTER ทำหน้าที่ในการกำหนดตำแหน่งของพิกเซลในแต่ละเส้นสะแกนทางแนวนอนที่จะถูกทำการจัดเก็บ ลักษณะในการกำหนดค่าจะเป็นเช่นเดียวกันกับการกำหนดเส้นสะแกนที่จะทำการจัดเก็บคือ จะทำการกำหนดพิกเซลเริ่มต้นและจำนวนของพิกเซลทั้งหมดที่จะถูกทำการจัดเก็บในหนึ่งเส้นสะแกนทางแนวนอน

- OSC (OSCILLATOR) ทำหน้าที่ในการผลิตสัญญาณคลื่นความถี่ที่คงที่ สัญญาณดังกล่าวจะใช้เป็นสัญญาณหลักในการควบคุมส่วนต่างๆ จากวงจรที่ได้ทำการออกแบบนี้จะใช้สัญญาณดังกล่าวในการสุ่มตัวอย่างข้อมูลของสัญญาณภาพในส่วนของ A/D ในขณะที่เดียวกันก็จะถูกส่งเข้าไป

ยังส่วนของ PIXEL COUNTER เพื่อกำหนดเป็นพิกเซลที่จะถูกทำการจัดเก็บ และนำสัญญาณดังกล่าวไปใช้ในการควบคุมวงจรอื่นๆต่อไป

- LATCH เป็นส่วนของวงจรที่ทำหน้าที่ในการหน่วงข้อมูลที่รับจาก A/D ก่อนที่จะส่งเข้าไปยังหน่วยความจำ เพื่อให้ช่วงจังหวะในการจัดเก็บข้อมูลเข้าไปยังหน่วยความจำมีความเหมาะสมกับคุณลักษณะของหน่วยความจำที่ใช้

-READ/WRITE CONTROLLER ทำหน้าที่กำเนิดสัญญาณควบคุมต่างๆ ที่ใช้ในการควบคุมจังหวะการอ่านและเขียนข้อมูลกับหน่วยความจำ โดยสัญญาณควบคุมทั้งหมดจะถูกสร้างขึ้นจากสัญญาณหลักเดียวกัน สัญญาณควบคุมที่กล่าวถึงจะประกอบด้วยสัญญาณต่างๆดังนี้

สัญญาณ READ ใช้สำหรับทำการควบคุมบัฟเฟอร์ในช่วงจังหวะที่อ่านข้อมูลจากหน่วยความจำ เพื่อที่จะทำการส่งข้อมูลไปยังเครื่องคอมพิวเตอร์

สัญญาณ WE เป็นสัญญาณที่ใช้ในการควบคุมการเขียนข้อมูลเข้าไปยังหน่วยความจำ

สัญญาณ CLK เป็นสัญญาณที่ส่งเข้าไปยังส่วนกำเนิดแอดเดรส (ADDRESS GENERATOR) ให้กับหน่วยความจำเพื่อที่จะทำให้เกิดความสัมพันธ์อย่างเหมาะสมระหว่างตำแหน่งพิกเซลของภาพที่ถูกจัดเก็บกับแอดเดรสของหน่วยความจำที่เก็บ

สัญญาณ LATCH เป็นสัญญาณที่ใช้ในการควบคุมวงจรที่ทำการหน่วงข้อมูลก่อนที่จะทำการเขียนลงไปยังหน่วยความจำ การกระทำดังกล่าวนี้ก็เพื่อที่จะทำให้จังหวะข้อมูลที่ส่งไปยัง DATA BUS ของหน่วยความจำแต่ละชุดมีความเหมาะสม

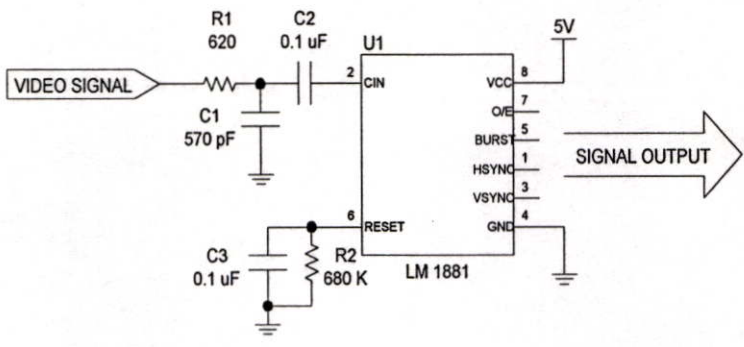
- ADDRESS GENERATOR ทำหน้าที่ในการกำเนิดแอดเดรสให้กับหน่วยความจำแต่ละชุด โดยแอดเดรสดังกล่าวนี้จะต้องมีความสัมพันธ์กับตำแหน่งของพิกเซลที่ทำการจัดเก็บ

- บัฟเฟอร์ (BUFFER) ทำหน้าที่รับสัญญาณข้อมูลที่ได้จากหน่วยความจำเพื่อทำการส่งไปยังการ์ดอินเทอร์เฟสที่ต่อกับคอมพิวเตอร์

3.3 รายละเอียดของวงจรที่ใช้ในการจัดเก็บข้อมูลภาพ

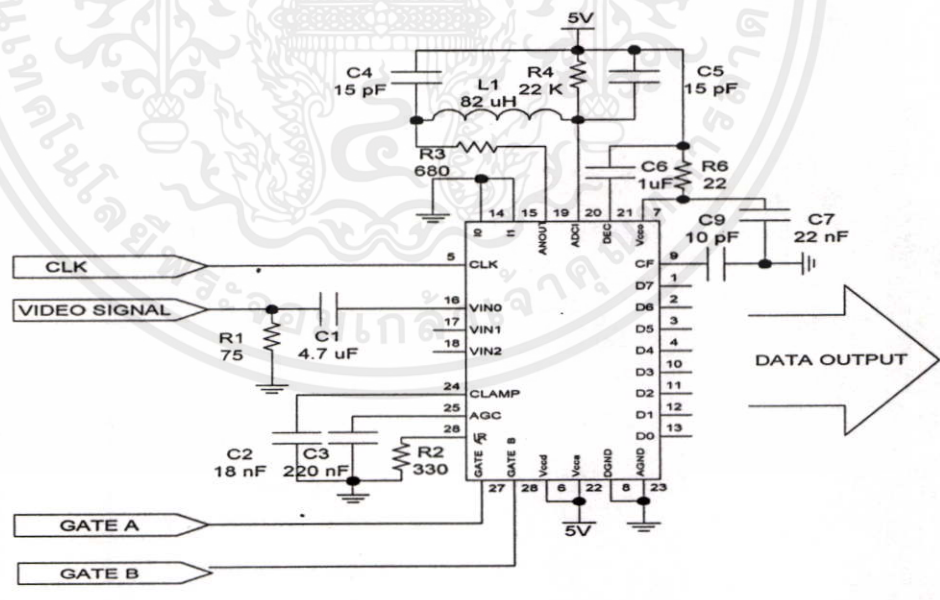
จากรายละเอียดของบล็อกไดอะแกรมที่ได้มีการอธิบายไว้ข้างต้นนั้น สามารถที่จะทำการอธิบายในรายละเอียดของวงจรสำหรับบล็อกไดอะแกรมแต่ละบล็อกได้ รายละเอียดทั้งหมดจะอธิบายได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 แสดงวงจรแยกสัญญาณซิงค์

-SYNC SEPARATOR ใช้ IC เบอร์ LM 1881 เพื่อทำการแยกสัญญาณซิงค์ออกจากสัญญาณ COMPOSITE VIDEO สัญญาณที่ถูกทำการแยกออกมาแล้วนั้นจะประกอบไปด้วย COMPOSITE SYNC, VERTICAL SYNC, BURST/BACK PORCH, ODD/EVEN FIELD ย่นในการใช้งานของ LM 1881 จะสามารถใช้งานได้กับสัญญาณที่มีอัตราการสะแกนทางด้านแนวนอนสูงถึง 150 KHz ในการใช้งานสามารถที่จะทำการเลือกย่านที่เหมาะสมได้ด้วยการ SET ค่าของ RSET



รูปที่ 3.4 แสดงวงจรแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาค้นคว้าเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-A/D (ANALOG TO DIGITAL CONVERTER) ใช้ไอ.ซี. เบอร์ TDA 8708A ไอ.ซี. เบอร์ดังกล่าวนี้เป็นผลิตภัณฑ์ของฟิลิปส์ ทำหน้าที่ในการแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัล

ส่วนประกอบภายในจะประกอบไปด้วย VIDEO AMPLIFIER พร้อมด้วย CLAMP AND GAIN CONTROL, ANALOG TO DIGITAL CONVERTER (ADC) 8 บิตซึ่งมีอัตราในการสุ่มที่ 32 MHz และ INPUT SELECTOR

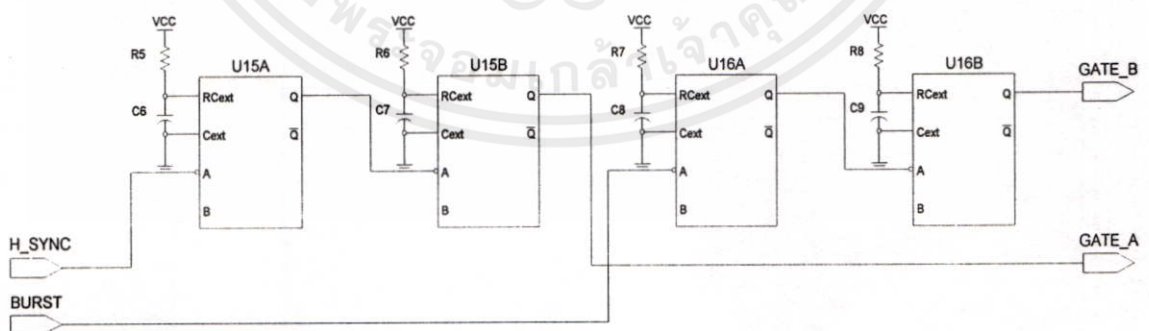
TDA 8708A มีโหมดในการทำงาน 2 โหมดด้วยกันคือ

โหมด 1 ค่า GAIN ของ AGC AMPLIFIER ถูกทำการปรับอย่างหยาบ โดยทำการตั้งค่าให้ระดับ SYNC มีค่าเท่ากับ 0 ส่วนระดับ PEAK ของสัญญาณจะถูกกำหนดที่ 255

โหมด 2 ค่า DIGITAL ทางด้านเอาต์พุตของ A/D ถูกนำมาเปรียบเทียบกับค่าอ้างอิงภายใน ดังนั้นจึงทำให้ PEAK WHITE CONTROL ทำงานถ้าหากเมื่อไรก็ตามที่ค่า DIGITAL ทางด้านเอาต์พุตมีค่าเกินจาก 213 PEAK WHITE CONTROL จะทำการควบคุมให้ค่าเอาต์พุตที่ได้รับมีค่าไม่เกินจากค่า 248 เพื่อเป็นการหลีกเลี่ยงสภาวะในการเกิด OVER-RANGE ขึ้น

การทำงานของ TDA 8708A จะทำงานที่โหมดใดนั้นขึ้นอยู่กับช่วงขอบขาขึ้นของพัลส์ GATE A และ B

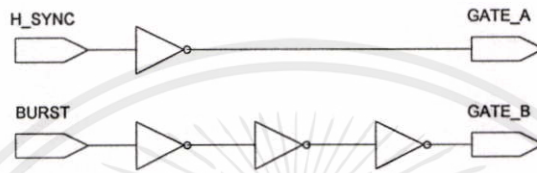
-GATE A&B GENERATOR ใช้สัญญาณที่ได้รับมาจากขา 3 และขา 5 ของไอ.ซี. เบอร์ LM 1881 สัญญาณดังกล่าวเป็นสัญญาณ HOR SYNC และ BURST เรานำสัญญาณดังกล่าวมาทำการกำหนดให้เป็น GATE A&B ซึ่งก่อนที่จะทำการส่งเข้าไปยังไอ.ซี. เบอร์ TDA 8708A จะต้องทำการกำหนดจุดเริ่มต้นและความกว้างของพัลส์เพื่อให้เกิดความเหมาะสมกับการทำงานของไอ.ซี. เบอร์ TDA 8708A การกำหนดดังกล่าวจะทำได้โดยการส่งผ่านสัญญาณทั้งสองไปยังชุดของโมโนสเตเบิลที่ทำการต่อคาสเททกันสองชุด โดยชุดแรกจะกำหนดจุดเริ่มต้นให้กับพัลส์ในขณะที่ชุดที่สองจะกำหนดความกว้างของพัลส์ ไอ.ซี. ที่นำมาใช้เป็น โมโนสเตเบิลคือ 74LS123 ไอ.ซี.ดังกล่าวจะถูกนำมาต่อเข้าด้วยกันดังแสดงให้เห็นในรูปที่ 3.5



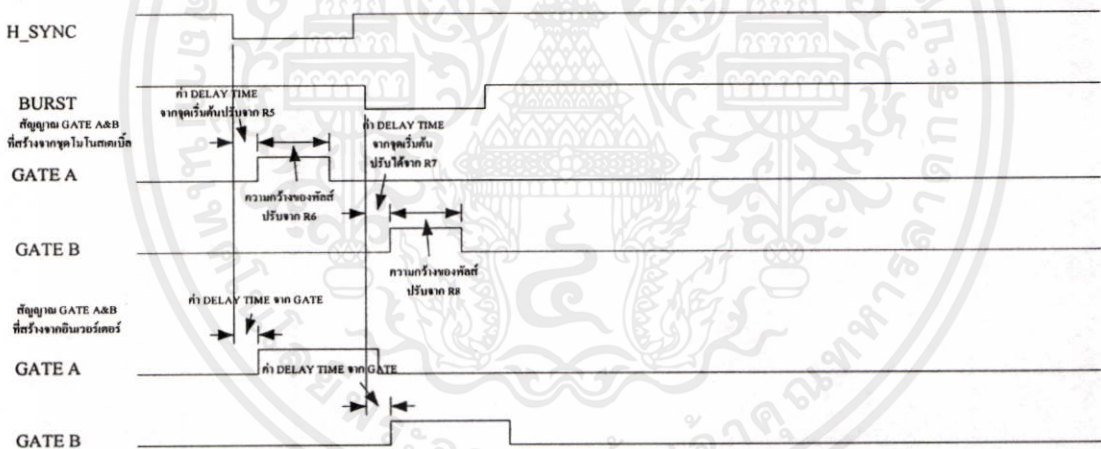
รูปที่ 3.5 แสดงวงจรกำเนิดสัญญาณ GATE โดยใช้โมโนสเตเบิล

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับบริการเชิงงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
การต่อลักษณะดังกล่าวมีความสะดวกในการที่จะทำการปรับค่าของ TIME ได้ตามต้องการ
แต่ถ้าหากว่าไม่มีความประสงค์ในการที่จะทำการปรับค่า TIME สามารถที่จะทำการออกแบบวงจร

ได้ใหม่ซึ่งจะเป็นการลดขนาดของวงจรลงได้โดยอาศัยการนำเอาสัญญาณ HOR SYNC และ BURST ที่ได้จาก LM 1881 มาผ่านอินเวอร์เตอร์ เพื่อทำการกลับเฟสของสัญญาณที่ได้รับในขณะเดียวกันอาศัยคุณสมบัติของอินเวอร์เตอร์ในเรื่องของเวลาที่ถูกลงทางด้านเอาต์พุตเมื่อเทียบกับทางด้านอินพุตจึงสามารถนำเอาสัญญาณดังกล่าวมาใช้เป็นสัญญาณ GATE A & B เพื่อป้อนให้กับ ไอ.ซี. TDA 8708A ได้เลย ลักษณะในการต่อของอินเวอร์เตอร์สามารถที่จะแสดงให้เห็นได้ดังรูปที่ 3.6



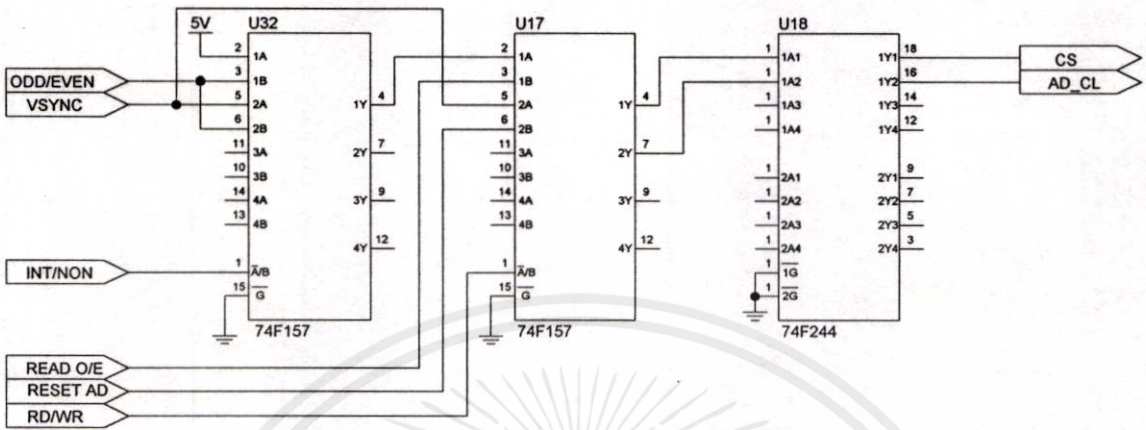
รูปที่ 3.6 วงจรกำเนิดสัญญาณ GATE อย่างง่ายโดยใช้อินเวอร์เตอร์



รูปที่ 3.7 แสดงสัญญาณ GATE A&B เมื่อทำการเปรียบเทียบเทียบกับสัญญาณซิงค์ทางแนวนอนและสัญญาณเบิสท์

-MUX (MULTIPLEX) เป็นวงจรที่ทำการเลือกว่าต้องการสัญญาณที่ใช้ในการควบคุมมาจากที่ใด ในวงจรที่ได้ทำการออกแบบ สัญญาณควบคุมที่ใช้จะมีอยู่ด้วยกัน 2 ขั้นตอนคือขั้นตอนแรกเป็นขั้นตอนที่ใช้ในการเขียนข้อมูลเข้าไปเก็บยังหน่วยความจำ (STATIC RAM) ขั้นตอนดังกล่าวจะอาศัยสัญญาณที่ส่งมาจากวงจรแยกสัญญาณซิงค์เป็นสัญญาณที่ใช้ในการควบคุม ในขณะที่ขั้นตอนที่ 2 จะเป็นขั้นตอนในการอ่านข้อมูลจากหน่วยความจำ (STATIC RAM) ขั้นตอนดังกล่าวนี้จะอาศัยสัญญาณควบคุมที่ถูกส่งมาจากคอมพิวเตอร์ ในการเลือกสัญญาณดังกล่าวนี้จะอาศัยชุด

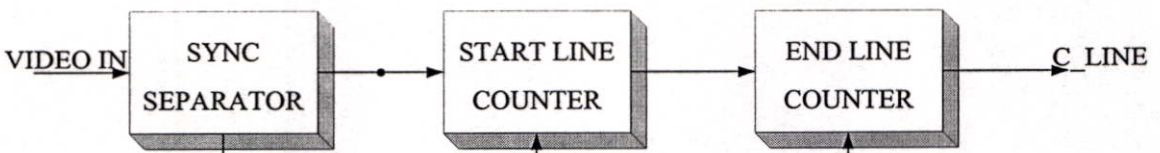
MULTIPLEX ซึ่งในที่นี้ใช้ ไอ.ซี. เบอร์ 74F157 ทำหน้าที่เป็นตัวเลือก จากชุดของ MULTIPLEXER ที่ได้ทำการออกแบบไว้สามารถที่จะแสดงให้เห็นได้ดังรูปที่ 3.8



รูปที่ 3.8 แสดงวงจรในส่วนของ MULTIPLEX

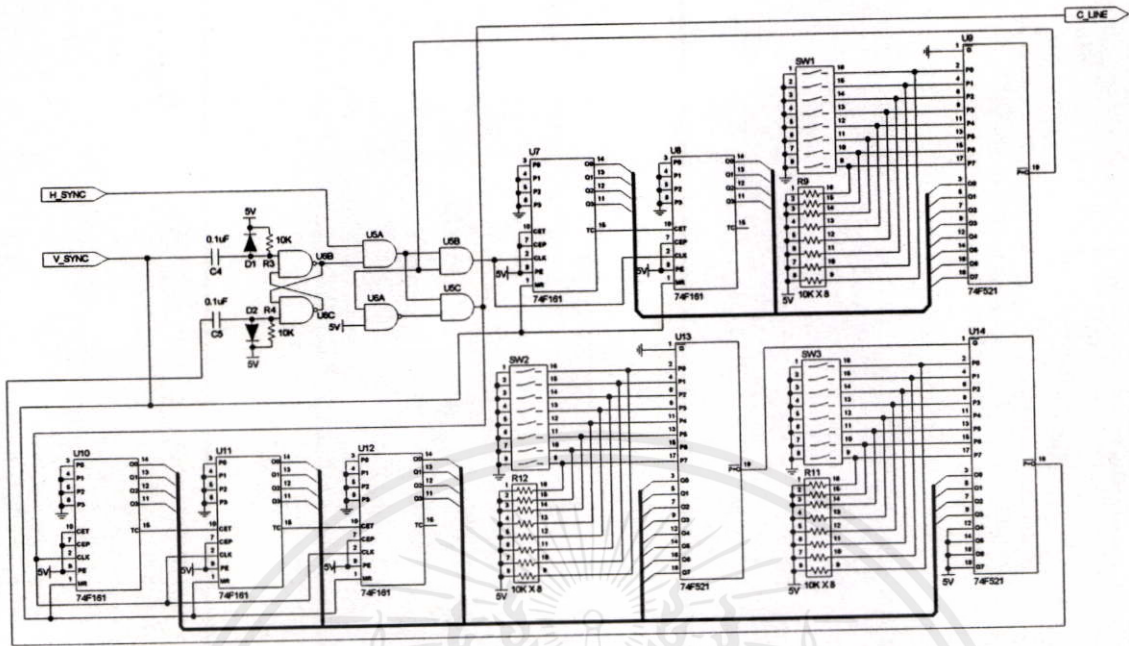
จากรูปข้างบน สัญญาณ CS ใช้เป็นสัญญาณในการเลือกว่าต้องการที่จะทำการจัดเก็บลงในหน่วยความจำ ODD หรือ EVEN ส่วนสัญญาณ AD_CL จะใช้ในการเคลียร์ ADDRESS GENERATOR และวงจรที่กำเนิดสัญญาณควบคุมทั้งหมด โดยในช่วงของการเขียนข้อมูลลงหน่วยความจำ สัญญาณดังกล่าวจะเป็นสัญญาณ ODD/EVEN และ V_SYNC ที่ได้มาจาก SYNC SEPARATOR แต่ในช่วงของการอ่านข้อมูลจะเป็นสัญญาณ READ O/E และ RESET AD ที่ส่งมาจากคอมพิวเตอร์

- LINE COUNTER ทำหน้าที่ในการกำหนดเส้นสะแกนทางด้านแนวนอนที่ถูกจัดเก็บ วงจรที่ได้ทำการออกแบบนั้นจะเป็นวงจร Synchronous Counter มีอยู่ด้วยกัน 2 ชุด ชุดแรกจะทำการนับตำแหน่งของเส้นสะแกนเริ่มต้นที่จะจัดเก็บ ส่วนเคาท์เตอร์อีกชุดจะทำหน้าที่ในการนับตำแหน่งเส้นสะแกนสุดท้ายที่จะทำการจัดเก็บ วงจรที่ได้ทำการออกแบบสามารถที่จะทำการเขียนเป็นบล็อกไดอะแกรมและรายละเอียดของวงจรได้ดังแสดงให้เห็นในรูปที่ 3.9



รูปที่ 3.9 แสดงบล็อกไดอะแกรมสำหรับวงจร LINE COUNTER

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อประโยชน์ส่วนตน ไม่เอื้อเฟื้อเผื่อแผ่ให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 แสดงวงจร LINE COUNTER

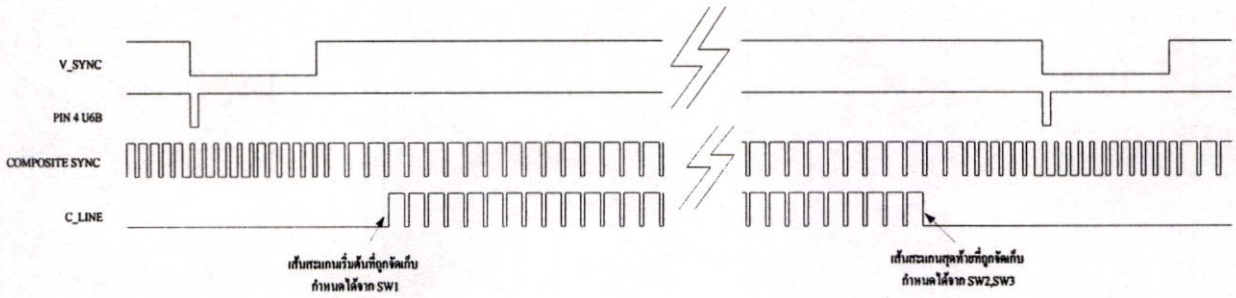
จากรายละเอียดของวงจรเห็นได้ว่าใช้ไอ.ซี. เบอร์ 74F161 ทำหน้าที่เป็น SYNCHRONOUS COUNTER และใช้ ไอ.ซี. เบอร์ 74F521 ทำหน้าที่เป็น COMPARATOR

การทำงานของวงจรอธิบายอย่างละเอียดได้ดังนี้คือ

สัญญาณเวอร์ซิงค์ที่ได้รับจาก SYNC SEPARATOR (LM 1881) ถูกต่อเข้ากับขาเคลียร์ของ U7, U8, U10, U11, U12 ซึ่งทำหน้าที่เป็นเคาท์เตอร์นับเส้นสะแกนของสัญญาณภาพ ดังนั้นเคาท์เตอร์จึงเริ่มต้นที่ศูนย์ทุกครั้งที่มีการเริ่มต้นฟิล์มใหม่ ในขณะที่เดียวกันสัญญาณเวอร์ซิงค์ดังกล่าว จะส่งผ่าน C4 เข้าไปยังขา 4 ของ U6 โดย U6B และ U6C จะต่อเข้าด้วยกันในลักษณะของ RS ฟลิปฟลอป เมื่อสัญญาณเวอร์ซิงค์มีการเปลี่ยนจาก HIGH เป็น LOW จะทำให้เอาท์พุทที่ได้รับจาก U6B เป็น HIGH สัญญาณนี้จะถูกส่งไปยังขา 5 ของ USA โดย USA นั้นจะทำหน้าที่เป็น GATE คอยเปิดปิดสัญญาณ HOR SYNC ที่ได้รับมาจาก SYNC SEPARATOR สัญญาณ HOR SYNC ที่เป็นเอาท์พุทของ USA จะถูกส่งต่อไปยังเคาท์เตอร์ชุดแรกเพื่อกำหนดเส้นสะแกนเส้นแรกที่ถูกจัดเก็บ สัญญาณเอาท์พุทที่ได้รับจาก U6B จะเป็น HIGH จนกระทั่งสัญญาณที่ขา 10 ของ U6C เปลี่ยนจาก HIGH เป็น LOW จึงทำให้สัญญาณเอาท์พุทของ U6B เปลี่ยนเป็น LOW สัญญาณขา 10 ของ U6C นั้นเป็นสัญญาณเอาท์พุทของ U14 ที่ถูกส่งผ่านทาง C5 สัญญาณเอาท์พุทที่ได้รับจาก U14 ปกติแล้วจะเป็น HIGH แต่จะเปลี่ยนเป็น LOW เมื่อถึงตำแหน่งของเส้นสะแกนเส้นสุดท้ายของฟิล์มที่ต้องการจัดเก็บ ดังจะกล่าวในตอนหลัง สัญญาณเอาท์พุทที่ได้รับจาก U6B นั้นจะเป็น HIGH ตั้งแต่

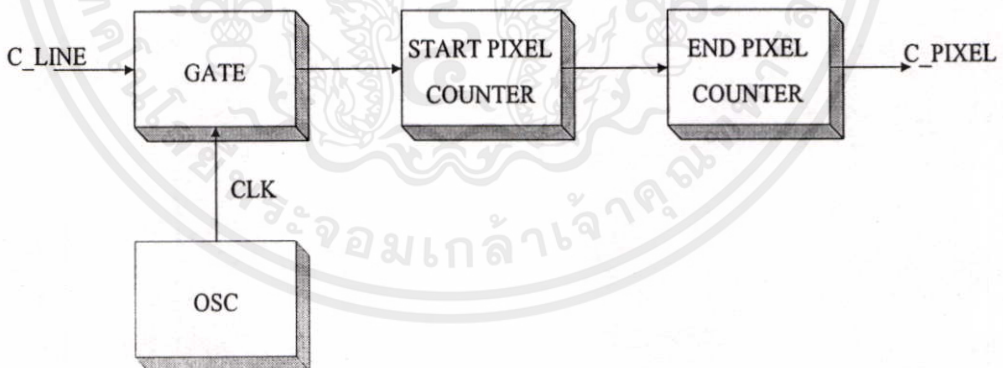
ช่วงที่เวอร์จิงค์มีการเปลี่ยนจาก HIGH เป็น LOW จนกระทั่งถึงเส้นสะแกนเส้นสุดท้ายที่ต้องการจัดเก็บ ดังนั้น USA จึงทำหน้าที่เปิดให้สัญญาณ HOR SYNC ผ่านไปได้ในช่วงเวลาดังกล่าว ในขณะที่เดียวกัน USB และ U5C จะทำหน้าที่เป็น GATE ที่คอยเปิดปิดสัญญาณ HOR SYNC ที่ได้รับจาก U5A เพื่อส่งไปยังแคทเทอร์ที่ 2 ชุดอย่างเหมาะสม สัญญาณเอาต์พุตที่ได้รับจาก USB จะถูกส่งผ่านเข้าไปยังแคทเทอร์ที่ทำหน้าที่นับเส้นสะแกนเส้นแรกของฟิลด์จนกระทั่งถึงเส้นสะแกนเส้นแรกที่จะถูกจัดเก็บ โดยอาศัยการควบคุมทางขา 5 ของ USB สัญญาณดังกล่าวเป็นสัญญาณที่ได้รับจากสัญญาณเอาต์พุตของ U9 สัญญาณเอาต์พุตของ U9 ปกติจะเป็น HIGH ตั้งแต่ตอนเริ่มต้นของฟิลด์ ดังนั้นจึงทำให้ USB เปิดสัญญาณ HOR SYNC ให้จ่ายเข้าไปยังขา CLK ของ U7, U8 เมื่อ U7 และ U8 ได้รับสัญญาณ CLK ก็จะทำให้การเริ่มนับสัญญาณ HOR SYNC ดังกล่าว เอาต์พุตของ U7, U8 จะถูกนำไปทำการเปรียบเทียบกับค่าที่ได้มีการกำหนดด้วย SW1 โดยสวิทช์ดังกล่าวเป็นตัวกำหนดเส้นสะแกนเส้นแรกของฟิลด์ที่จะถูกจัดเก็บ การเปรียบเทียบนี้จะถูกกระทำโดย U9 เอาต์พุตที่ได้รับจากการเปรียบเทียบจะมีค่าเป็น HIGH ถ้าหากค่าที่ทำการเปรียบเทียบมีค่าที่แตกต่างกัน แต่ถ้าหากค่าที่นำมาเปรียบเทียบมีค่าที่เท่ากัน เอาต์พุตที่ได้รับจะมีค่าเป็น LOW สัญญาณนี้จะถูกนำไปควบคุม USB และ U5C ดังนั้น USB จึงเปิดให้สัญญาณ HOR SYNC สามารถผ่านเข้าไปยังแคทเทอร์ได้ตั้งแต่ตอนเริ่มต้นของฟิลด์จนกระทั่งถึงเส้นสะแกนเริ่มแรกที่จะถูกจัดเก็บ ส่วนสัญญาณเอาต์พุตของ U9 ที่นำไปใช้ในการควบคุม U5C นั้นจะถูกส่งผ่านอินเวอร์เตอร์ ซึ่งในวงจรใช้ U6A เป็นอินเวอร์เตอร์ ดังนั้นจึงทำให้เอาต์พุตที่ได้รับจาก U5C เป็นสัญญาณ HOR SYNC ตั้งแต่ตำแหน่งเส้นสะแกนเส้นแรกที่ถูกจัดเก็บจนกระทั่งถึงตำแหน่งเส้นสะแกนเส้นสุดท้ายที่ถูกจัดเก็บ สัญญาณดังกล่าวนี้จะส่งไปยังขา CLK ของ U10, U11, U12 โดย U10, U11, U12 ทำหน้าที่เป็นแคทเทอร์นับจำนวนเส้นสะแกนที่ต้องการจัดเก็บ เอาต์พุตที่ได้รับจาก U10, U11, U12 จะถูกนำไปเปรียบเทียบกับค่าที่กำหนดด้วย SW2, SW3 ค่าที่กำหนดด้วยสวิทช์ดังกล่าวจะเป็นค่าที่แสดงถึงจำนวนของเส้นสะแกนทั้งหมดที่ถูกจัดเก็บ เอาต์พุตที่ได้รับจากการเปรียบเทียบจะแสดงที่ขา 19 ของ U14 เอาต์พุตดังกล่าวจะเป็น HIGH ถ้าหากค่าที่นำมาเปรียบเทียบมีค่าแตกต่างกัน แต่ถ้าหากค่าที่นำมาทำการเปรียบเทียบมีค่าเท่ากัน เอาต์พุตที่ได้รับจะมีค่าเป็น LOW สัญญาณดังกล่าวนี้จะนำไปใช้ในการควบคุม RS ฟลิปฟลอปดังกล่าวมาแล้วในตอนต้น สัญญาณเอาต์พุตที่ได้รับจาก U5C จะถูกส่งต่อเข้าไปยังชุดของ PIXEL COUNTER ในชื่อของสัญญาณ C_LINE ดังจะอธิบายต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



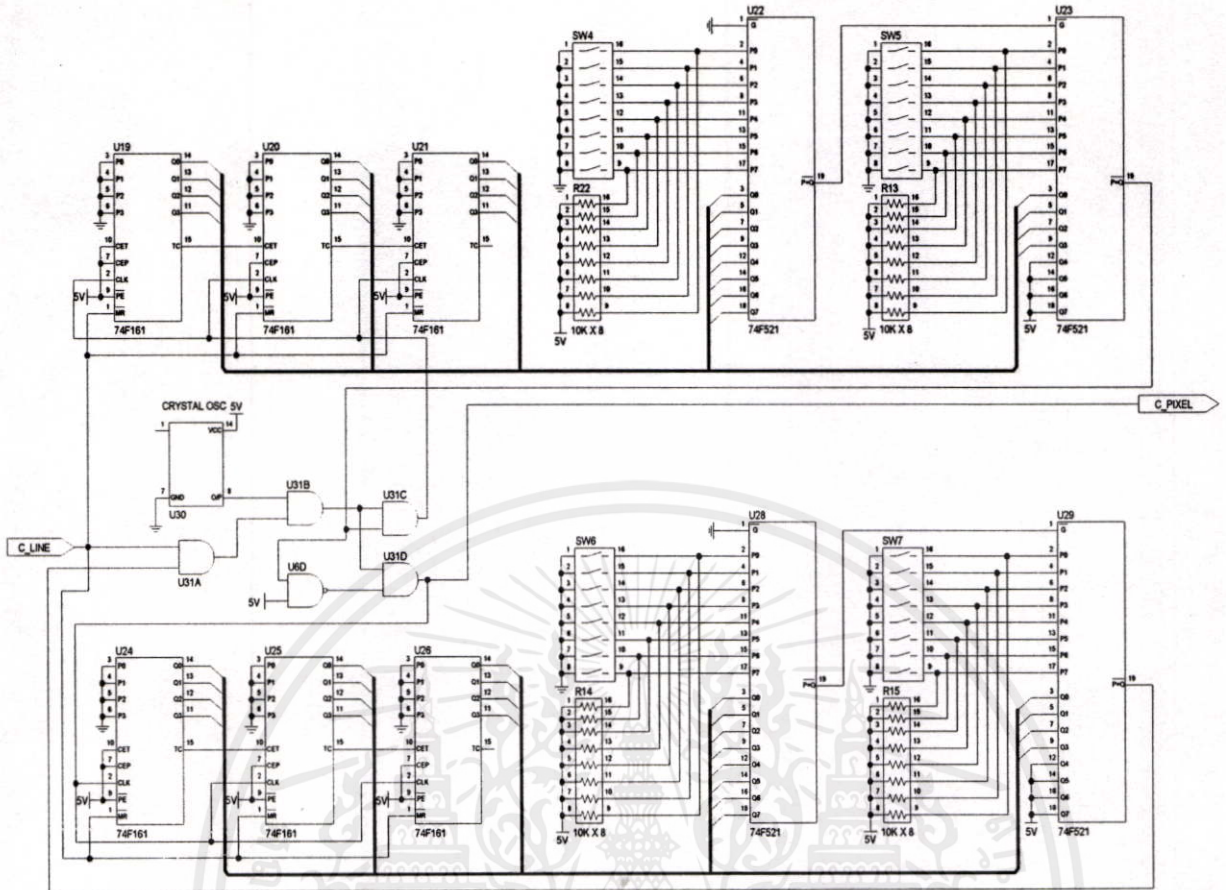
รูปที่ 3.11 แสดง TIMING DIAGRAM สำหรับวงจร LINE COUNTER

-PIXEL COUNTER ทำหน้าที่กำหนดพิกเซลที่ถูกจัดเก็บในหนึ่งเส้นระนาบทางแนวนอน โดยวงจรที่ได้ออกแบบนั้นจะเป็นวงจร SYNCHRONOUS เช่นเดียวกับส่วนของ LINE COUNTER วงจรดังกล่าวนี้จะประกอบด้วยวงจร SYNCHRONOUS COUNTER 2 ชุด ชุดแรกจะทำการนับตำแหน่งของพิกเซลเริ่มต้นที่จัดเก็บในหนึ่งเส้นระนาบทางด้านแนวนอน ส่วนเกาท์เตอร์อีกชุดจะทำหน้าที่ในการหาตำแหน่งพิกเซลสุดท้ายของเส้นระนาบทางด้านแนวนอน วงจรที่ได้ทำการออกแบบสามารถที่จะทำการเขียนเป็นบล็อคดีอะแกรมและรายละเอียดของวงจรได้ดังแสดงให้เห็นในรูปที่ 3.12



รูปที่ 3.12 แสดงบล็อคดีอะแกรมสำหรับวงจร PIXEL COUNTER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.13 แสดงวงจร PIXEL COUNTER

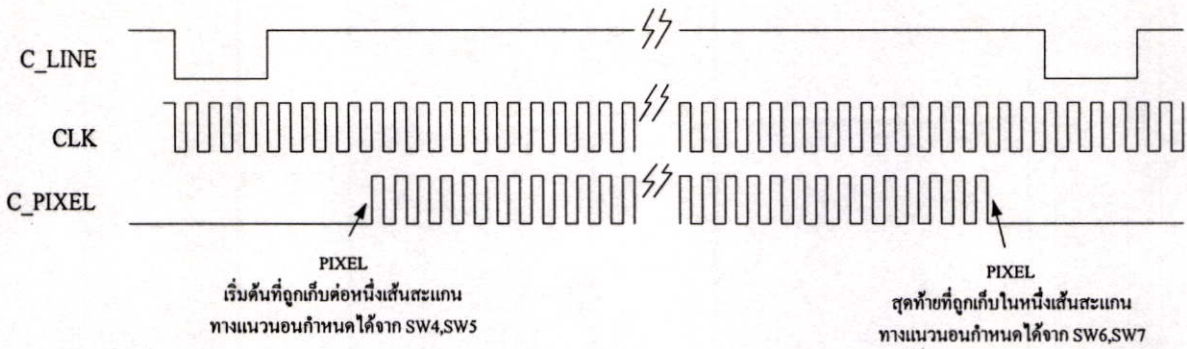
จากรายละเอียดของวงจรจะใช้ไอ.ซี.เบอร์ 74F161 ทำหน้าที่เป็น SYNCHRONOUS COUNTER และใช้ ไอ.ซี. เบอร์ 74F521 ทำหน้าที่เป็น COMPARATOR โดยมี CRYSTAL OSCILLATOR ผลิตสัญญาณ CLOCK เพื่อใช้ในการควบคุมวงจรต่างๆ

การทำงานของวงจรจะอธิบายอย่างละเอียดได้ดังนี้คือ

สัญญาณ C_LINE ที่ถูกส่งมาจากชุดของ LINE COUNTER จะถูกป้อนเข้าไปยังขา 1 ของ U31A ขณะเดียวกันในช่วง LOW ของสัญญาณดังกล่าวได้ถูกนำเอาไปใช้ในการ RESET COUNTER ทั้ง 2 ชุด U31A จะถูกควบคุมด้วยสัญญาณเอาต์พุตของ U29 ซึ่งปกติแล้วเอาต์พุตของ U29 จะเป็น HIGH แต่เมื่อไหร่ก็ตามที่ถึงตำแหน่งของพิกเซลสุดท้ายที่จะถูกจัดเก็บในแต่ละเส้นสแกน เอาต์พุตของ U29 จะเปลี่ยนเป็น LOW เหตุผลที่เป็นเช่นนี้จะได้ทำการอธิบายในภายหลัง เอาต์พุตที่ได้รับจาก U31A จะเป็นสัญญาณพัลส์ที่เป็น HIGH ตั้งแต่ตำแหน่งเริ่มต้นของเส้นสแกนจนกระทั่งถึงตำแหน่งพิกเซลสุดท้ายที่จะถูกจัดเก็บในหนึ่งเส้นสแกน สัญญาณดังกล่าวนี้จะถูกใช้ในการเปิด GATE ให้กับ U31B โดย GATE ดังกล่าวจะทำให้สัญญาณ CLOCK ที่กำเนิดขึ้นจาก

CRYSTAL OSCILLATOR ถูกป้อนเข้าไปยัง U31C และ U31D เป็นช่วงๆ U31C และ U31D ทำหน้าที่เป็น GATE เช่นเดียวกับ U31B โดย U31C จะถูกควบคุมด้วยสัญญาณที่ขา 10 สัญญาณดังกล่าวเป็นสัญญาณที่ส่งมาจากเอาต์พุตของ U23 ซึ่งในสถานะปกติแล้วสัญญาณดังกล่าวจะเป็น HIGH ดังนั้นจึงทำให้ U31C เปิดสัญญาณ CLOCK ป้อนเข้าไปยังขา CLK ของ U19, U20, U21 โดยที่ U19, U20, U21 ทำหน้าที่เป็นแคทโธด ดังนั้นเมื่อมีสัญญาณ CLOCK ป้อนเข้ามาจึงทำให้ U19, U20, U21 นับสัญญาณ CLOCK ดังกล่าวจนกระทั่งค่าที่ได้จากการนับมีค่าตรงกันกับค่าที่กำหนดจาก SW4, SW5 ค่าที่กำหนดจากสวิตช์ทั้งสอง จะเป็นค่าที่แสดงถึงตำแหน่งของพิกเซลเริ่มต้นที่ถูกจัดเก็บ โดยเริ่มนับจากจุดเริ่มต้นของเส้นสะแกนทางด้านแนวนอน เมื่อค่าที่ได้กำหนดจากสวิตช์กับค่าที่ได้จากการนับมีค่าตรงกัน จะทำให้เอาต์พุตที่ได้รับจาก U23 มีค่าเป็น LOW ทำให้ไม่มีสัญญาณ CLOCK ทางด้านเอาต์พุตของ U31C และ U19, U20, U21 หยุดนับ ในขณะเดียวกันสัญญาณเอาต์พุตที่ได้จาก U23 จะถูกส่งผ่านอินเวอร์เตอร์ จากวงจรใช้ U6D ทำหน้าที่เป็นอินเวอร์เตอร์ และส่งเข้าไปยังขา 13 ของ U31D สัญญาณดังกล่าวนี้จะควบคุมให้ U31D เปิด CLOCK ให้ผ่านไปยังชุดของแคทโธด U24, U25, U26 ในตำแหน่งเริ่มต้นของพิกเซลที่จะถูกจัดเก็บสำหรับเส้นสะแกนทางด้านแนวนอนจนกระทั่งถึงตำแหน่งพิกเซลสุดท้ายที่จะถูกจัดเก็บ U24, U25, U26 จะนับเมื่อมีสัญญาณ CLOCK ส่งมาจากเอาต์พุตของ U31D เอาต์พุตที่นับได้ของ U24, U25, U26 จะถูกนำไปเปรียบเทียบกับค่าที่กำหนดด้วย SW6, SW7 สวิตช์ดังกล่าวจะเป็นตัวกำหนดจำนวนพิกเซลทั้งหมดที่จะถูกจัดเก็บในหนึ่งเส้นสะแกนแนวนอน ผลที่ได้รับจากการเปรียบเทียบจะแสดงที่เอาต์พุตของ U29 เอาต์พุตดังกล่าวจะเป็น HIGH เมื่อผลที่เปรียบเทียบมีค่าไม่เท่ากัน แต่เมื่อไหร่ก็ตามที่ค่าทั้งสองมีค่าเท่ากันแล้วเอาต์พุตที่ได้รับจาก U29 จะมีค่าเป็น LOW สัญญาณดังกล่าวนี้จะถูกใช้ในการควบคุม U31A ดังที่ได้มีการกล่าวมาแล้วในตอนต้น นอกจากสัญญาณที่ได้รับจาก U31D จะถูกใช้เป็นสัญญาณ CLOCK ป้อนไปยังขา CLK ของ U24, U25, U26 สัญญาณดังกล่าวยังถูกนำไปใช้ในการสร้างสัญญาณควบคุมต่างๆ ในส่วนของ READ/WRITE CONTROLLER ขณะเดียวกันสัญญาณ CLOCK ที่ได้รับจาก CRYSTAL OSCILLATOR จะถูกใช้ในการสุ่มสัญญาณของ A/D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.14 แสดง TIMING DIAGRAM สำหรับวงจร PIXEL COUNTER

-LATCH ใช้ไอ.ซี. เบอร์ 74F374 ทำหน้าที่เป็นวงจรแลทช์เพื่อหน่วยข้อมูลที่ได้รับจาก A/D (ANALOG TO DIGITAL CONVERTER) ก่อนที่จะป้อนเข้าไปยังหน่วยความจำ (STATIC RAM) การหน่วยข้อมูลดังกล่าวจะอาศัยสัญญาณควบคุมการ LATCH ที่สร้างขึ้นมาจากชุดกำเนิดสัญญาณควบคุม

-READ/WRITE CONTROLLER ทำหน้าที่กำเนิดสัญญาณที่ใช้ควบคุมวงจรในส่วนต่างๆ ดังนี้

สัญญาณ READ ทำหน้าที่ควบคุมวงจรบัฟเฟอร์เพื่อให้จังหวะในการส่งข้อมูลจากหน่วยความจำไปยังคอมพิวเตอร์มีจังหวะที่เหมาะสมกับการทำงานของวงจรทั้งหมด

สัญญาณ LATCH เป็นสัญญาณที่ใช้ควบคุมวงจรหน่วยข้อมูล (LATCH DATA) เพื่อทำให้ข้อมูลที่รับจาก A/D ส่งเข้าไปยังชุดของหน่วยความจำในช่วงของระยะเวลา ที่เหมาะสมกับคุณสมบัติของ STATIC RAM ที่ใช้

สัญญาณ CLK เป็นสัญญาณที่ถูกส่งผ่านไปยังส่วนกำเนิดแอดเดรสให้หน่วยความจำ

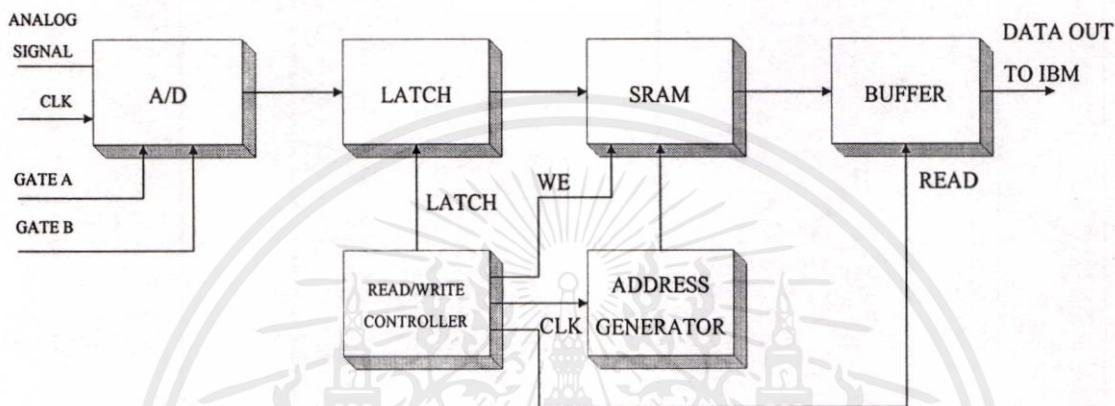
สัญญาณ WE เป็นสัญญาณที่ส่งไปยังชุดของหน่วยความจำเพื่อที่จะทำการควบคุมการเขียนข้อมูลเข้าไปยังหน่วยความจำ

-ADDRESS GENERATOR เป็นวงจรที่ใช้ในการกำหนดค่าแอดเดรสให้กับหน่วยความจำ โดย ADDRESS GENERATOR ดังกล่าวจะแบ่งออกเป็น 4 ชุดเช่นเดียวกับชุดของหน่วยความจำ ชุดแรกจะออกแบบเป็นวงจร SYNCHRONOUS COUNTER โดยอาศัยสัญญาณ CLOCK ที่ส่งมาจาก ส่วนกำเนิดสัญญาณควบคุม ADDRESS GENERATOR ชุดที่ 2-4 จะออกแบบให้เป็นวงจรหน่วยข้อมูล (LATCH DATA) โดยข้อมูลที่ถูกระบุจะไล่ตามอันดับของวงจรผลที่ได้ทางเอาท์พุท สำหรับแต่ละชุดก็จะถูกป้อนเข้าไปยังขาแอดเดรสของชุดหน่วยความจำที่สัมพันธ์กัน

-หน่วยความจำ (MEMORY) จากวงจรที่ได้ออกแบบจะใช้ STATIC RAM เบอร์ HM-628128-7 โดย STATIC RAM เบอร์ดังกล่าวจะมีค่าความจุเท่ากับ 128 KBytes ค่า ACCESS TIME = 70 ns การจัดการหน่วยความจำจะแบ่งหน่วยความจำออกเป็น PAGE เพื่อที่จะสามารถทำงานได้

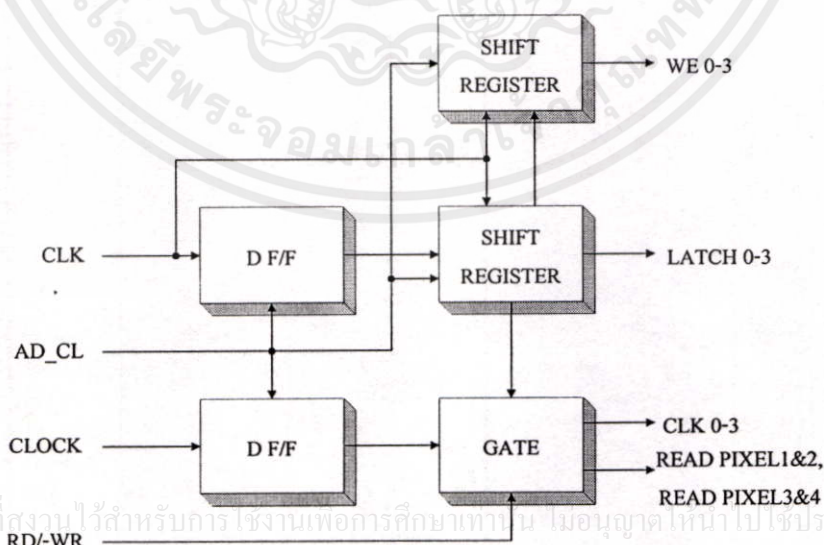
กับชุดของ A/D ที่มีอัตราในการสุ่มสูงสุดมีค่าเท่ากับ 32 MHz หรือคิดเป็นคาบเวลาเท่ากับ 31.25 ns ค่าเวลาดังกล่าวจะมีค่าที่น้อยกว่าค่าเวลา ACCESS TIME ของ STATIC RAM ที่ใช้ ดังนั้นจึงต้องแบ่งหน่วยความจำออกเป็น 4 PAGE เพื่อให้การเขียนข้อมูลเข้าไปยังหน่วยความจำไม่มีปัญหา

จากวงจรที่ได้ออกแบบสามารถแสดงการเชื่อมต่อของสัญญาณในส่วน READ/WRITE CONTROLLER กับส่วนต่างๆที่เกี่ยวข้องได้ดังรูปที่ 3.15



รูปที่ 3.15 แสดงบล็อกไดอะแกรมสำหรับส่วน READ/WRITE CONTROLLER

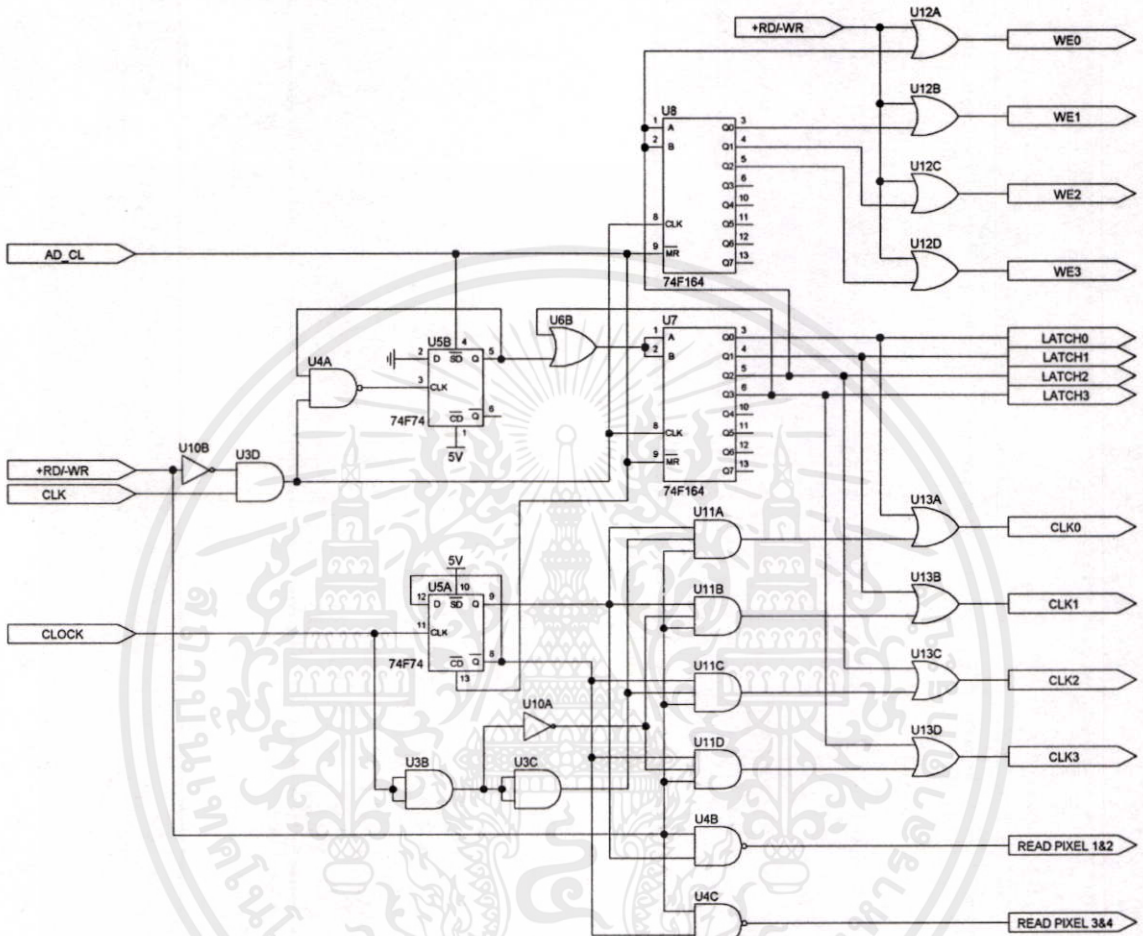
ส่วนของวงจรกำเนิดสัญญาณที่ใช้ควบคุมการอ่านและเขียนข้อมูล (READ/WRITE CONTROLLER) สามารถแสดงเป็นบล็อกไดอะแกรมย่อยๆได้ดังนี้



รูปที่ 3.16 แสดงบล็อกไดอะแกรมสำหรับส่วนที่กำเนิดสัญญาณควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากบล็อกไดอะแกรมข้างบนสามารถที่จะแสดงรายละเอียดของวงจรกำเนิดสัญญาณควบคุมได้ดังนี้



รูปที่ 3.17 แสดงวงจรกำเนิดสัญญาณควบคุม

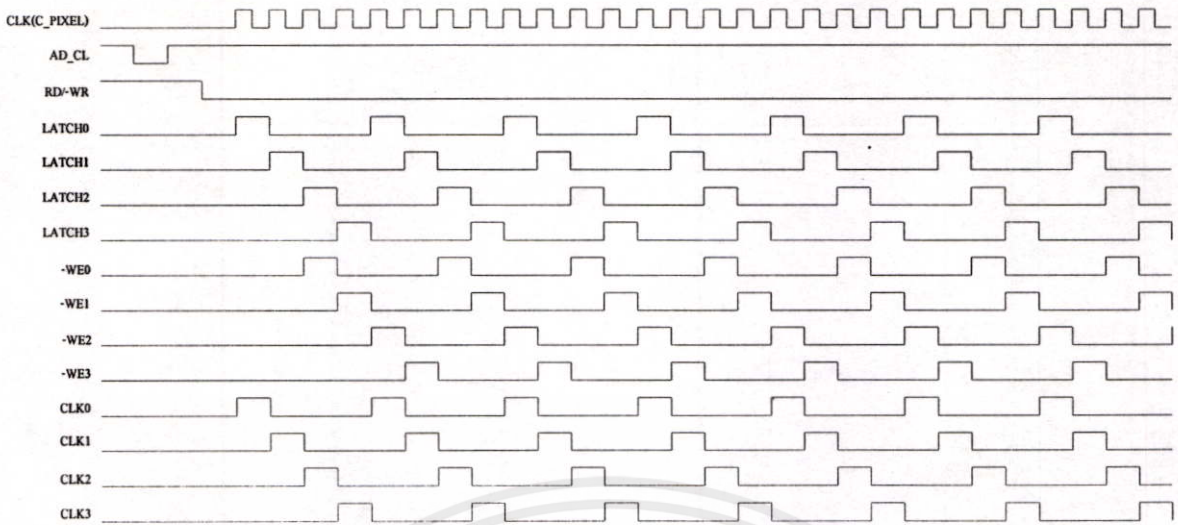
จากวงจร READ/WRITE CONTROLLER ที่แสดงในรูปที่ 3.17 จะกำเนิดสัญญาณที่นำไปใช้ในการควบคุมวงจรต่างๆ แบ่งออกได้เป็น 2 ขั้นตอนด้วยกัน

ขั้นตอนแรกเป็นขั้นตอนการเขียนข้อมูลเข้าไปเก็บยังหน่วยความจำ

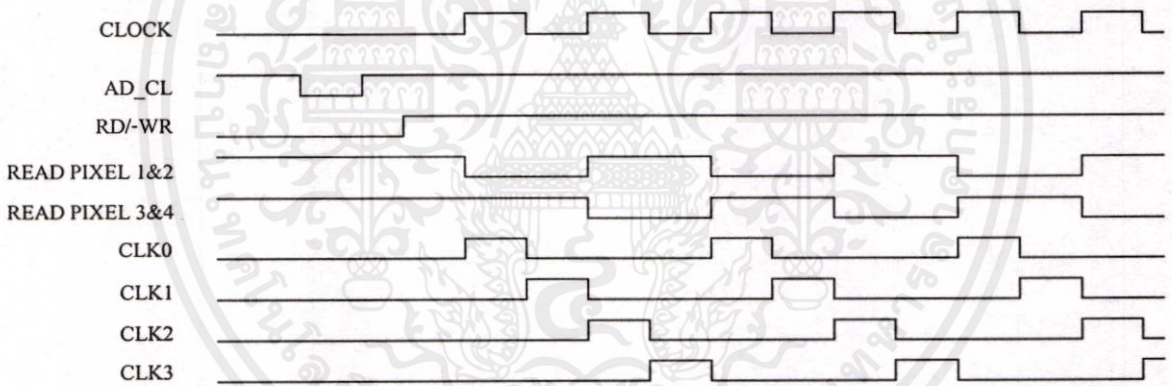
ขั้นตอนที่สองเป็นขั้นตอนที่ใช้ในการอ่านข้อมูลจากหน่วยความจำเพื่อที่จะทำการส่งต่อไปยังเครื่องคอมพิวเตอร์

สัญญาณควบคุมสำหรับขั้นตอนทั้งสองสามารถแสดงให้เห็นในรูปของ TIMING DIAGRAM ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับงานวิจัยที่สามารถเผยแพร่ได้โดยไม่ต้องขออนุญาตไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆก็ตามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.18 แสดง TIMING DIAGRAM สำหรับวงจรกำเนิดสัญญาณควบคุมในช่วงเขียนลงหน่วย
ความจำ

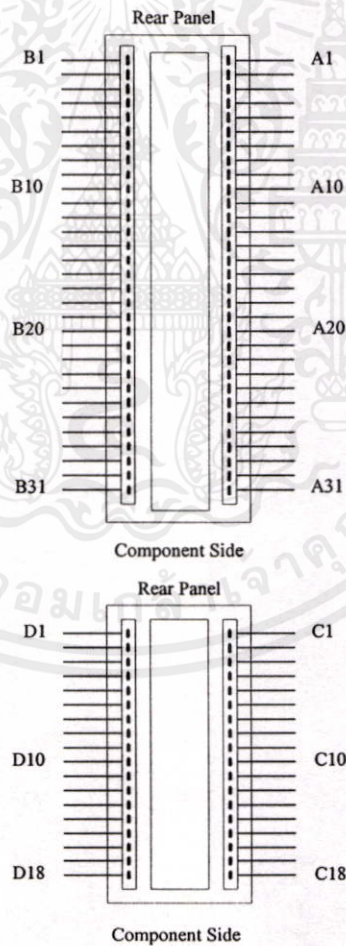


รูปที่ 3.19 แสดง TIMING DIAGRAM สำหรับวงจรกำเนิดสัญญาณควบคุมในช่วงอ่านข้อมูลจาก
หน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 การออกแบบการ์ดอินเตอร์เฟสเพื่อเชื่อมต่อเข้ากับเครื่อง IBM/PC

การ์ดอินเตอร์เฟสที่ได้ทำการออกแบบจะทำการเชื่อมต่อเข้ากับเครื่อง IBM/PC โดยผ่านทางสล๊อตที่อยู่บนเมนบอร์ด (MAIN BORD) โดยสล๊อตที่อยู่บนเมนบอร์ดนั้นจะมีอยู่ทั้งหมด 8 สล๊อตในแต่ละสล๊อตจะประกอบไปด้วยชุดของคอนเนคเตอร์อยู่ 2 ชุดคือชุดคอนเนคเตอร์ 62 ขากับ 36 ขา ชุดของคอนเนคเตอร์ 62 ขาจะแบ่งออกได้เป็น 2 ข้างๆละ 31 ขาโดยขาที่อยู่ด้านซ้ายของสล๊อตจะถูกเรียกโดยใช้อักษร "B" นำหน้าเลขตำแหน่งของขา ส่วนขาที่อยู่ด้านขวาของสล๊อตจะเรียกโดยใช้อักษร "A" นำหน้าเลขตำแหน่งของขา ส่วนชุดคอนเนคเตอร์ 36 ขา จะแบ่งออกได้เป็น 2 ข้างเช่นเดียวกัน โดยข้างซ้ายจะถูกเรียกโดยใช้อักษร "D" นำหน้าเลขตำแหน่งของขา ส่วนด้านขวาจะถูกเรียกโดยใช้อักษร "C" นำหน้าเลขตำแหน่งของขา ชุดของคอนเนคเตอร์ทั้งหมดสามารถจะแสดงรายละเอียดให้เห็นดังในรูปที่ 3.20



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่าในรูปแบบที่ 3.20 แสดงตำแหน่งขาของสล๊อตคอมพิวเตอร์ [3] จึงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาของคอนเนคเตอร์แต่ละขาสามารถที่จะทำการแสดงในรูปความหมายของสัญญาณได้ดังตารางต่อไปนี้

ตารางที่ 3.1 แสดงสัญญาณทางด้าน A และ B

ขา I/O	ชื่อสัญญาณ	I/O	ขา I/O	ชื่อสัญญาณ	I/O
A1	-I/O CHCK	I	B1	GND	Ground
A2	SD7	I/O	B2	RESET DRV	O
A3	SD6	I/O	B3	+5Vdc	Power
A4	SD5	I/O	B4	IRQ9	I
A5	SD4	I/O	B5	-5Vdc	Power
A6	SD3	I/O	B6	DRQ2	I
A7	SD2	I/O	B7	-12Vdc	Power
A8	SD1	I/O	B8	OWS	I
A9	SD0	I/O	B9	+12Vdc	Power
A10	-I/O CHRDY	I	B10	GND	Ground
A11	AEN	O	B11	-SMEMW	O
A12	SA19	I/O	B12	-SMEMR	O
A13	SA18	I/O	B13	-IOW	I/O
A14	SA17	I/O	B14	-IOR	I/O
A15	SA16	I/O	B15	-DACK3	O
A16	SA15	I/O	B16	DRQ3	I
A17	SA14	I/O	B17	-DACK1	O
A18	SA13	I/O	B18	DRQ1	I
A19	SA12	I/O	B19	-Refresh	I/O
A20	SA11	I/O	B20	CLK	O
A21	SA10	I/O	B21	IRQ7	I
A22	SA9	I/O	B22	IRQ6	I
A23	SA8	I/O	B23	IRQ5	I
A24	SA7	I/O	B24	IRQ4	I
A25	SA6	I/O	B25	IRQ3	I
A27	SA4	I/O	B27	T/C	O

ตารางที่ 3.1 (ต่อ)

ขา I/O	ชื่อสัญญาณ	I/O	ขา I/O	ชื่อสัญญาณ	I/O
A28	SA3	I/O	B28	BALE	O
A29	SA2	I/O	B29	+5Vdc	Power
A30	SA1	I/O	B30	OSC	O
A31	SA0	I/O	B31	GND	Ground

ตารางที่ 3.2 แสดงสัญญาณทางด้าน C และ D

ขา I/O	ชื่อสัญญาณ	I/O	ขา I/O	ชื่อสัญญาณ	I/O
C1	SBHE	I/O	D1	-MEM CS16	I
C2	LA23	I/O	D2	-I/O CS16	I
C3	LA22	I/O	D3	IRQ10	I
C4	LA21	I/O	D4	IRQ11	I
C5	LA20	I/O	D5	IRQ12	I
C6	LA19	I/O	D6	IRQ15	I
C7	LA18	I/O	D7	IRQ14	I
C8	LA17	I/O	D8	-DACK0	O
C9	-MEMR	I/O	D9	DRQ0	I
C10	-MEMW	I/O	D10	-DACK5	O
C11	SD08	I/O	D11	DRQ6	I
C12	SD09	I/O	D12	-DACK6	O
C13	SD10	I/O	D13	DRQ6	I
C14	SD11	I/O	D14	-DACK7	O
C15	SD12	I/O	D15	+5 Vdc	Power
C16	SD13	I/O	D16	+5 Vdc	Power
C17	SD14	I/O	D17	-MASTER	I
C18	SD15	I/O	D18	GND	Ground

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆก็ตาม ผู้ที่นำเอกสารนี้ไปใช้โดยไม่ขออนุญาตจากเจ้าของเอกสารจะถือว่ามีความผิดตามกฎหมาย

แต่ละขาของสล็อตเหล่านี้จะเชื่อมต่อกับเส้นสัญญาณต่างๆบนเมนบอร์ด ทำให้การสร้างวงจรอินเตอร์เฟซกับ IBM/PC สามารถทำได้โดยสะดวก ซึ่งเส้นสัญญาณที่เชื่อมต่อกับขาของสล็อต

เหล่านี้จะประกอบไปด้วย เส้นสัญญาณของบัสแอดเดรส (ADDRESS BUS) บัสข้อมูล (DATA BUS) บัสควบคุมสำหรับการเขียน/อ่านข้อมูลจากหน่วยความจำ หรือพอร์ท I/O เส้นสัญญาณสำหรับการขออินเทอร์รัพท์ของวงจรรีเฟรชหน่วยความจำ เส้นสัญญาณสำหรับการขอ DMA สัญญาณฐานเวลา (TIMING SIGNAL) ต่างๆที่ใช้ในระบบ เส้นสัญญาณแสดงการรีเฟรชหน่วยความจำ และสัญญาณสำหรับการตรวจสอบความผิดพลาด (I/O CHCK)

นอกจากเส้นสัญญาณเหล่านี้แล้ว สล็อตบนเมนบอร์ดยังเชื่อมต่อกับแหล่งจ่ายไฟต่างๆ ที่ใช้ในระบบอีกด้วย คือ +5 Vdc, -5 Vdc, +12 Vdc และ -12 Vdc

3.4.1 รายละเอียดเกี่ยวกับสัญญาณต่างๆ

OSC (OSCILLATOR) ขานี้เป็นเอาต์พุตที่เชื่อมต่อกับสัญญาณคล็อกที่มีค่าความถี่สูงสุดบนเมนบอร์ด และมี DUTY CYCLE (ช่วงเวลาใน 1 คาบที่สัญญาณคล็อกมีลอจิกเป็น "1" หารด้วยคาบเวลาทั้งหมด) ประมาณ 50% สัญญาณคล็อกอื่นๆ นั้นจะถูกสร้างขึ้นโดยการหารสัญญาณคล็อกนี้ อย่างไรก็ตามสิ่งหนึ่งที่จะต้องคำนึงถึงในการใช้งานสัญญาณ OSC ก็คือ สัญญาณนี้จะไม่ SYNCHRONIZE กับสัญญาณอื่นบนบัสของระบบ ดังนั้นจึงไม่ควรที่จะนำสัญญาณจาก OSC นี้ใช้เป็นสัญญาณคล็อกสำหรับวงจรรายนอกอื่นๆ ที่ทำงานร่วมกับระบบ

CLK (CLOCK) ขานี้เป็นเอาต์พุต ซึ่งต่อกับสัญญาณคล็อกที่ถูกสร้างขึ้นโดยการหารสัญญาณ OSC ด้วย 3 ค่าของ DUTY CYCLE ของสัญญาณนี้จะมีค่าประมาณ 1/3 คือ ใน 1 คาบจะมีช่วงเวลาที่ลอจิก "1" เท่ากับ 1/3 ของคาบเวลาทั้งหมด และช่วงเวลาที่ลอจิก "0" เท่ากับ 2/3 ของคาบเวลาทั้งหมด สัญญาณนี้จะถูกใช้เป็นสัญญาณคล็อกของระบบ

RESET DRV ขานี้เป็นเอาต์พุต ซึ่งจะเอาต์พุต (ลอจิก "1") ในช่วงที่เริ่มจ่ายไฟให้กับระบบ และจะยังคงเอาต์พุตไปจนกว่าระบบต่างๆภายใน IBM/PC พร้อมทั้งจะทำงานได้ จากนั้นสัญญาณนี้จะเปลี่ยนกลับเป็นลอจิก "0" นอกจากนี้ในระหว่างการทำงานของ IBM/PC ถ้าระดับแรงดันของแหล่งจ่ายไฟตกลง สัญญาณนี้จะถูกทำให้เอาต์พุตเช่นกัน โดยทั่วไปแล้วสัญญาณนี้จะถูกนำไปใช้ในการรีเซ็ตวงจรรีเฟรชหรืออุปกรณ์ I/O ต่างๆ ในช่วงที่เริ่มจ่ายไฟให้กับระบบ ซึ่งจะเป็นการทำให้วงจรรีเฟรชหรืออุปกรณ์เหล่านี้ถูกปรับให้อยู่ในสถานะที่แน่นอน ก่อนที่จะเริ่มต้นการทำงานในระบบ

SA0-SA19 (SYSTEM ADDRESS BUS) ขานี้เป็นเอาต์พุต ซึ่งใช้สำหรับกำหนดแอดเดรสของหน่วยความจำหรืออุปกรณ์ I/O ที่ต้องการติดต่อกับ โดยที่สัญญาณ A0 จะมีนัยสำคัญต่ำสุด (LEAST SIGNIFICANT BIT) และ A19 จะมีนัยสำคัญสูงสุด (MOST SIGNIFICANT BIT) สำหรับค่าแอดเดรสบนบัสแอดเดรส A0-A19 นี้ จะถูกกำหนดในช่วงระหว่างขบวนการอ่าน/เขียนข้อมูลลงในหน่วยความจำหรืออุปกรณ์ I/O แต่ในช่วงของขบวนการ DMA นั้น

DMA CONTROLLER จะเป็นผู้ทำการกำหนดแอดเดรสบนบัสแอดเดรสเอง (ในช่วงระหว่างดังกล่าวนี้ CPU จะถูกทำการตัดออกจากระบบ)

จะเห็นได้ว่าจำนวนเส้นแอดเดรสนี้จะมีอยู่ 20 เส้น ทำให้สามารถที่จะทำการอ้างแอดเดรสของหน่วยความจำได้ถึง 1 Mbyte แต่อย่างไรก็ตามจะมีแอดเดรสบางแอดเดรสที่ถูกใช้งานโดย IBM/PC อยู่ก่อนแล้ว คือแอดเดรสของหน่วยความจำ RAM บนเมนบอร์ดที่ถูกใช้โดยระบบ จำนวน 64 Kbyte และแอดเดรสสำหรับหน่วยความจำ ROM อีก 48 Kbyte ซึ่งถูกจัดในช่วงของแอดเดรสบนสุดใน 1 Mbyte คือ 0FC00H จนถึง 0FFFFFFH

สำหรับการอ้างแอดเดรสของพอร์ต I/O นั้น จะใช้เส้นแอดเดรสเพียง 16 เส้นคือ A0-A15 ซึ่งจะทำให้อ้างแอดเดรสของพอร์ตได้ 64K พอร์ต โดยผ่านทางชุดคำสั่ง IN และ OUT ส่วนเส้นแอดเดรสที่เหลือคือ A16-A19 นั้นจะไม่ถูกใช้งาน อย่างไรก็ตามภายใน IBM/PC จะมีการใช้เส้นแอดเดรสในการอ้างแอดเดรสของพอร์ตเพียง 10 เส้น คือจาก A0-A9 และแอดเดรสที่ใช้งานจะต้องอยู่ในช่วง 0200H จนถึง 03FFH เท่านั้น

LA17-LA23 ขาสัญญาณเหล่านี้จะถูกใช้ในการกำหนดแอดเดรสให้กับหน่วยความจำและอุปกรณ์ประเภท I/O ที่ต่ออยู่ภายในระบบ มันจะทำให้ระบบสามารถที่จะทำการอ้างแอดเดรสได้มากถึง 16 Mbyte สัญญาณเหล่านี้จะใช้ได้เมื่อสัญญาณ BALE (ADDRESS LATCH ENABLE) มีค่าเป็น HIGH สัญญาณ LA17-LA23 จะไม่ถูกทำการหน่วงในช่วงระหว่างไซเคิลของไมโครโปรเซสเซอร์ ดังนั้นจึงใช้ไม่ได้ในช่วงของไซเคิลดังกล่าว วัตถุประสงค์ก็เพื่อที่จะทำการกำเนิดการดีโด้หน่วยความจำสำหรับทำให้เกิดไซเคิล WAIT STATE ของหน่วยความจำหนึ่งไซเคิลสัญญาณที่ถูกทำการดีโด้นี้จะถูกทำการหน่วง (LATCH) โดย I/O ADAPTER ตอนช่วงขอบขาของสัญญาณ BALE สัญญาณเหล่านี้อาจจะถูกทำการขับโดยไมโครโปรเซสเซอร์อื่นๆ หรือ DMA-CONTROLLER ที่อยู่บน I/O CHANNEL

SD0-SD15 (SYSTEM DATA BUS) ขาสัญญาณนี้จะเป็นแบบ BI-DIRECTIONAL ซึ่งต่อกับบัสข้อมูลของระบบ เพื่อทำหน้าที่ในการส่งผ่านข้อมูลระหว่างพอร์ต I/O กับ IBM/PC โดยบิต D0 จะมีนัยสำคัญต่ำสุดและบิต D15 จะมีนัยสำคัญสูงสุด อุปกรณ์ประเภท 8 บิตทั้งหมดที่ต่ออยู่บน I/O CHANNEL จะใช้ D0-D7 สำหรับทำการสื่อสารกับไมโครโปรเซสเซอร์ ในขณะที่อุปกรณ์ประเภท 16 บิตก็จะใช้ D0-D15 ในการสื่อสารดังกล่าว ในการสนับสนุนกับอุปกรณ์ประเภท 8 บิตนั้นไมโครโปรเซสเซอร์ขนาด 16 บิตจะอาศัยข้อมูลที่อยู่บน D8-D15 ทำการเปิดเข้าไปยัง D0-D7 ในช่วงระหว่างที่มีการส่งผ่านข้อมูลเข้าไปยังอุปกรณ์ดังกล่าว โดยที่ไมโครโปรเซสเซอร์ 16 บิตจะทำการแปลงข้อมูลที่จะทำการส่งผ่านไปยังอุปกรณ์ประเภท 8 บิตออกเป็นสองชุด

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับในบัสไซเคิลของการเขียนข้อมูลนั้น ข้อมูลจะถูกทำการส่งออกมาบนบัสข้อมูลก่อนที่สัญญาณ IOW (ในกรณีที่ต้องการทำการส่งข้อมูลให้กับพอร์ต) หรือ MEMW (ในกรณีที่ต้องการส่งข้อมูลให้กับหน่วยความจำ) จะเปลี่ยนจากลอจิก "0" เป็นลอจิก "1" (ขอบขาขึ้น) ซึ่งโดย

ทั่วไปขอขาขึ้นของสัญญาณ IOW หรือ MEMW นี้จะถูกใช้เพื่อที่จะทำการสั่งให้พอร์ท I/O หรือหน่วยความจำที่มีแอดเดรสตรงกับแอดเดรสบนบัสแอดเดรสนั้นทำการรับข้อมูลไปทำการเก็บไว้

สำหรับบัสไซเคิลของการอ่านข้อมูล พอร์ท I/O หรือหน่วยความจำที่ถูกอ้างอิงถึงจะต้องส่งข้อมูลออกมาบนบัสข้อมูล ก่อนที่สัญญาณ IOR (ในกรณีที่ต้องการอ่านข้อมูลจากพอร์ท) หรือ MEMR (ในกรณีที่ต้องการอ่านข้อมูลจากหน่วยความจำ) จะเปลี่ยนจากลอจิก “0” เป็นลอจิก “1” (ขอขาขึ้น)

BALE ขาสัญญาณนี้เป็นสัญญาณเอาต์พุตที่ถูกสร้างขึ้นเพื่อใช้สำหรับแสดงการเริ่มต้นของบัสไซเคิล และแสดงให้อุปกรณ์ภายนอกทราบว่าแอดเดรสที่ CPU ต้องการติดต่อด้วยนั้นถูกส่งออกมาบนบัสแอดเดรสแล้ว โดยที่สัญญาณ ALE นี้จะเปลี่ยนจากลอจิก “1” เป็น “0” เมื่อค่าแอดเดรสที่ต้องการส่งออกมาบนบัสข้อมูลเรียบร้อยแล้ว ดังนั้นขอขาของสัญญาณ ALE นี้จะถูกใช้ในการแลทซ์ค่าแอดเดรสจากบัสแอดเดรส/ ข้อมูล (ADDRESS/DATA BUS; AD0-AD7) ของ CPU ทำให้สามารถที่จะทำการแยกค่าแอดเดรส (A0-A19) และข้อมูล (A0-A7) ออกจากกันได้ อย่างไรก็ตามสัญญาณ ALE จะแอกติฟเฉพาะในบัสไซเคิลที่สร้างขึ้นโดย CPU เท่านั้น โดยจะไม่แอกติฟในระหว่างขบวนการ DMA

I/O CHCK (I/O CHANNEL CHECK) ขาสัญญาณนี้เป็นอินพุตที่ใช้ในการแสดงความคิดพลาดเกี่ยวกับพาริตี ที่เกิดขึ้นในการทำงานของวงจรรีจิสเตอร์เฟสหรืออุปกรณ์ I/O เมื่อขาสัญญาณนี้ได้รับลอจิก “0” ทำให้เกิดสภาวะอินเทอร์รัพท์แบบ NON-MASKABLE (NMI) อย่างไรก็ตามสามารถที่จะกำหนดให้วงจรรายใน IBM/PC ทำการขออินเทอร์รัพท์ (เมื่อได้รับสัญญาณ I/O CHCK) หรือไม่ได้ โดยการกำหนดลอจิกของบิตข้อมูลของพอร์ทที่ควบคุมการขออินเทอร์รัพท์แบบ NMI คือบิต D7 ของพอร์ท 00A0H ในกรณีที่บิต D7 ของพอร์ท 00A0H ถูกเซ็ทเป็น “1” ก็จะทำให้วงจรรายนอกขออินเทอร์รัพท์แบบ NMI ได้ (ENABLE) แต่ถ้าบิต D7 ของพอร์ท 00A0H ถูกเซ็ทเป็น “0” ก็จะเป็นการดิสเอเบิล (DISABLE) การขออินเทอร์รัพท์แบบ NMI ดังนี้

ENABLE : ใช้คำสั่ง OUT ส่งข้อมูล 80H ไปยังพอร์ท 00A0H

DISABLE : ใช้คำสั่ง OUT ส่งข้อมูล 00H ไปยังพอร์ท 00A0H

และเนื่องจากว่ายังมีอุปกรณ์อื่นที่สามารถขออินเทอร์รัพท์แบบ NMI ได้อีก ดังนั้นซอฟต์แวร์ที่ใช้งานจะต้องสามารถตรวจสอบว่าการขออินเทอร์รัพท์นั้นเกิดขึ้นจากแหล่งใดได้ด้วย

I/O CHRDY (I/O CHANNEL READY) ขาสัญญาณนี้เป็นอินพุตที่ใช้เพิ่มช่วงเวลาในบัสไซเคิลในกรณีที่อุปกรณ์ I/O หรือหน่วยความจำที่เกี่ยวข้องกับขบวนการในบัสไซเคิลที่เกิดขึ้นนั้นไม่สามารถทำงานทันตามช่วงเวลาที่บัสไซเคิลนั้นๆ ได้ (ช่วงเวลาของบัสไซเคิลที่เกี่ยวข้องหน่วยความจำใช้ช่วงเวลาเท่ากับช่วงเวลาของคล็อก 4 ลูก ในขณะที่บัสไซเคิลที่เกี่ยวข้องกับ I/O จะใช้ช่วงเวลาเท่ากับช่วงเวลาของคล็อก 5 ลูก)

เมื่ออุปกรณ์ I/O หรือหน่วยความจำต้องการที่จะเพิ่มช่วงเวลาในบัสไซเคิลให้นานขึ้นอีก นั้น จะสามารถทำได้โดยการป้อนลอจิก “0” ให้กับขา I/O CHRDY ในช่วงเวลาที่ I/O หรือหน่วยความจำที่ถูกกำหนดนั้น ได้รับสัญญาณจากการตีโค้ดแอดเดรส และสัญญาณ MEMR, MEMW, IOR หรือ IOW แอคตีฟ

IRQ3-IRQ7, IRQ9-IRQ12 และ IRQ14-IRQ15 (INTERRUPT REQUEST 3 THROUGH 7, INTERRUPT REQUEST 9 THROUGH 12 & INTERRUPT REQUEST 14 THROUGH 15) ขา สัญญาณทั้ง 11 ขานี้เป็นขาอินพุตที่ใช้สำหรับทำการขออินเทอร์รัพท์ โดยสัญญาณเหล่านี้จะต่อเข้ากับอุปกรณ์ที่ใช้ในการควบคุมการจัดลำดับความสำคัญในการอินเทอร์รัพท์ที่อยู่บนเมนบอร์ดโดยตรง โปรแกรมในส่วน BIOS ของ IBM/PC จะทำการโปรแกรมให้ IRQ9-IRQ12 และ IRQ14-IRQ15 มีลำดับความสำคัญสูง (IRQ9 จะมีลำดับความสำคัญสูงสุด (HIGHEST PRIORITY)) และ IRQ3-IRQ7 จะมีลำดับความสำคัญต่ำ (IRQ7 มีลำดับความสำคัญต่ำสุด) ในกรณีที่มีการขออินเทอร์รัพท์เกิดขึ้นคือระดับลอจิกที่ขา IRQ ขาใดขาหนึ่งถูกเปลี่ยนจากลอจิก “0” เป็นลอจิก “1” (ขอบขาขึ้น) อุปกรณ์ที่ทำการจัดลำดับความสำคัญในการอินเทอร์รัพท์จะทำการส่งสัญญาณ INT ให้กับ CPU เพื่อทำการขออินเทอร์รัพท์

สิ่งสำคัญในการขออินเทอร์รัพท์โดยผ่านทาง IRQ ต่างๆ เหล่านี้ ก็คืออุปกรณ์ที่ทำการขออินเทอร์รัพท์โดยผ่านทาง IRQ ขาใดก็จะต้องรักษาระดับสัญญาณที่ขา IRQ นั้น ให้แอคตีฟ (ลอจิก “1”) อยู่จนกว่าจะได้รับสัญญาณ INTA (INTERRUPT ACKNOWLEDGE) จาก CPU เสียก่อน ถ้าไม่เช่นนั้นการขออินเทอร์รัพท์จะถูกยกเลิกและอินเทอร์รัพท์ LEVEL (IRQ7) ก็จะถูกสร้างขึ้นโดยอัตโนมัติ ไม่ว่าการขออินเทอร์รัพท์ที่ถูกยกเลิกนั้นจะเป็นการขออินเทอร์รัพท์ใน LEVEL หรือขาใด

แต่อย่างไรก็ตามสัญญาณ INTA นี้จะไม่ถูกต่อออกมาที่ขาของสล็อตด้วย ดังนั้นโปรแกรมที่ทำการตอบสนองต่อการขออินเทอร์รัพท์ (INTERRUPT SERVICE ROUTINE) จะต้องทำการรีเซ็ตสัญญาณ IRQ เอง โดยใช้คำสั่ง OUT ไปยังพอร์ท I/O ที่เกี่ยวข้อง

อินเทอร์รัพท์ 13 จะถูกใช้งานโดย SYSTEM BOARD แต่ไม่ได้ถูกใช้งานโดย I/O CHANNEL ส่วนอินเทอร์รัพท์ 8 จะถูกใช้สำหรับในการทำ REAL-TIME CLOCK

IOR (I/O READ) ขาสัญญาณนี้เป็นเอาท์พุทแอคตีฟที่ลอจิก “0” เพื่อที่จะใช้ในการแสดงว่าบัสไซเคิลที่เกิดขึ้นนี้ เป็นบัสไซเคิลของการอ่านข้อมูลจากพอร์ท I/O เพื่อให้พอร์ท I/O ที่มีแอดเดรสตรงกับแอดเดรสบนบัสแอดเดรสนั้นส่งข้อมูลออกมาบนบัสข้อมูล โดยข้อมูลจะต้องถูกส่งออกมาบนบัสข้อมูลก่อนขอบขาขึ้นของสัญญาณ IOR เพื่อที่จะทำให้มั่นใจได้ว่า CPU สามารถรับข้อมูลได้ถูกต้อง สำหรับในขบวนการ DMA DMA CONTROLLER จะทำการสร้างสัญญาณ IOR เอง โดยที่ค่าแอดเดรสที่อยู่บนบัสแอดเดรสจะเป็นค่าแอดเดรสของหน่วยความจำ (แทนที่จะเป็นแอดเดรสของพอร์ท I/O) ที่พอร์ท I/O ที่ขอ DMA ต้องการจะนำข้อมูล ไปเก็บ การที่พอร์ทใดจะทำการส่งข้อมูลออกมาบนบัสข้อมูลนั้น จะอาศัยสัญญาณ DACK จาก DMA CONTROLLER เป็นตัว

กำหนด เช่นกรณีที่สำคัญงาน DACK1 แอคติฟก็จะแสดงว่าพอร์ท I/O ที่จะต้องส่งข้อมูลออกมาบน บัสข้อมูลก็คือพอร์ท I/O ที่ขอ DMA ผ่านทางแชนแนลที่ 1 (DRQ1) เป็นต้น

IOW (I/O WRITE) ขาสัญญาณนี้เป็นเอาต์พุตแอคติฟที่ลอจิก “0” ซึ่งถูกสร้างขึ้น โดย BUS CONTROLLER เพื่อใช้แสดงว่าบัสไซเคิลที่เกิดขึ้นนี้เป็นบัสไซเคิลของการเขียนข้อมูลลงบนพอร์ท I/O เพื่อให้พอร์ท I/O ที่มีแอดเดรสตรงกับแอดเดรสบนบัสแอดเดรสนั้น รับข้อมูลที่อยู่บนบัสข้อมูล ไปเก็บไว้ อย่างไรก็ตามเนื่องจากในช่วงเวลาที่สัญญาณ IOW นี้แอคติฟ (ลอจิก “0”) นั้นข้อมูลบน บัสข้อมูลอาจจะยังไม่สมบูรณ์ ดังนั้นในการออกแบบจึงควรใช้ขอบขาขึ้นของสัญญาณ IOW แทน ขอบขาลงในการทำให้พอร์ท I/O ที่เกี่ยวข้องรับข้อมูลไปเก็บไว้ เพื่อให้ข้อมูลบนบัสข้อมูลสมบูรณ์ เสียก่อน สำหรับในขบวนการ DMA นั้น DMA-CONTROLLER จะทำการสร้างสัญญาณ IOW เอง โดยที่ค่าแอดเดรสที่อยู่บนบัสแอดเดรสจะเป็นค่าแอดเดรสของหน่วยความจำที่พอร์ท I/O ที่ขอ DMA ต้องการจะอ่านข้อมูล

SMEMW, MEMW (MEMORY WRITE) ขานี้เป็นเอาต์พุตแอคติฟที่ลอจิก “0” ซึ่ง BUS CONTROLLER สร้างขึ้นในระหว่างบัสไซเคิลในการเขียนข้อมูลลงในหน่วยความจำสัญญาณ SMEMW จะถูกทำการแอคติฟก็ต่อเมื่อการดีโค้ดหน่วยความจำอยู่ใน 1Mbyte ส่วนสัญญาณ MEMW นี้จะถูกส่งออกมาเพื่อให้หน่วยความจำทั้งหมดที่แอดเดรสตรงกับค่าแอดเดรสบนบัสแอดเดรสนั้น ทำการรับข้อมูลที่อยู่บนบัสข้อมูลไปเก็บไว้ โดยทั่วไปหน่วยความจำจะรับข้อมูลในช่วง ขอบขาขึ้นของสัญญาณ MEMW

สำหรับในระหว่างขบวนการ DMA นั้น DMA-CONTROLLER จะทำการควบคุมบัสต่างๆ ของระบบแทน CPU และสัญญาณ MEMW จะถูกใช้ในบัสไซเคิลของการเขียนข้อมูลลงในหน่วย ความจำ (ข้อมูลถูกส่งออกจากอุปกรณ์ I/O ไปให้กับหน่วยความจำ)

SMEMR, MEMR (MEMORY READ) ขานี้เป็นสัญญาณเอาต์พุตที่แอคติฟ (ลอจิก “0”) ใน ระหว่างบัสไซเคิลของการอ่านข้อมูลจากหน่วยความจำ สัญญาณ SMEMR จะถูกทำการแอคติฟก็ ต่อเมื่อทำการติดต่อกับหน่วยความจำที่อยู่ใน 1 Mbyte ส่วน MEMR จะทำการแอคติฟกับหน่วย ความจำทั้งหมดเพื่อให้หน่วยความจำที่มีแอดเดรสตรงกับค่าแอดเดรสบนบัสแอดเดรสนั้น ทำการ ส่งข้อมูลออกมาบนบัสข้อมูล โดยหน่วยความจำนั้นจะต้องส่งข้อมูลออกมา ก่อนที่สัญญาณ MEMW จะกลับเป็นลอจิก “1” ทั้งนี้ก็เพื่อที่จะทำให้ CPU ได้รับข้อมูลที่ถูกต้อง

สำหรับในระหว่างขบวนการ DMA นั้น DMA-CONTROLLER จะทำการควบคุมบัสต่างๆ ของระบบแทน CPU และสัญญาณ MEMR จะถูกใช้ในบัสไซเคิลของการอ่านข้อมูลจากหน่วย ความจำ (ข้อมูลถูกส่งจากหน่วยความจำไปให้กับอุปกรณ์ I/O)

DRQ0-DRQ3 และ DRQ5-DRQ7 (DMA REQUEST 0-3 & DMA REQUEST 5-7) ขา สัญญาณทั้งเจ็ดนี้เป็นสัญญาณอินพุตแอคติฟที่ลอจิก “1” ซึ่งอุปกรณ์ภายนอกสามารถใช้ในการขอ DMA จากระบบ โดยการป้อนระดับสัญญาณลอจิก “1” ให้กับขา DRQ ขาใดขาหนึ่ง

เมื่อ DMA-CONTROLLER ได้รับสัญญาณนี้แล้วก็จะทำการตรวจสอบว่ามี การขอ DMA ในแชนแนลที่มีลำดับความสำคัญ (PRIORITY) สูงกว่าหรือไม่ ถ้าไม่มีก็จะทำการขอ DMA จาก CPU และทำการตอบรับการขอ DMA จากอุปกรณ์ภายนอก (สัญญาณ DACK ของแชนแนลที่ขอ DMA จะแอกตีฟ) แต่ถ้ามี DMA-CONTROLLER ก็จะทำการขอ DMA ให้กับแชนแนลที่มีลำดับความสำคัญสูงกว่าก่อนแล้วจึงทำการขอ DMA ให้กับแชนแนลที่มีลำดับความสำคัญต่ำกว่า ภายใน ROM BIOS ของ IBM/PC จะทำการ โปรแกรมให้ DMA-CONTROLLER จัดลำดับความสำคัญของ DRQ0 มีลำดับความสำคัญสูงสุดและ DRQ7 มีลำดับความสำคัญต่ำสุด ดังนั้นถ้ามีการขอ DMA ของอุปกรณ์ภายนอกผ่านทางแชนแนลที่ 1 (DRQ1) และแชนแนลที่ 2 (DRQ2) DMA-CONTROLLER ก็จะทำการขอ DMA ให้กับแชนแนลที่ 1 ก่อน จากนั้นเมื่อเสร็จจากขบวนการ DMA ของแชนแนลที่ 1 แล้ว จึงจะทำการขอ DMA ให้กับแชนแนลที่ 2

สัญญาณ DRQ0-DRQ3 จะถูกนำมาใช้กับขบวนการ DMA แบบ 8 บิต ในขณะที่ DRQ5-DRQ7 จะถูกใช้ในการกระทำแบบ 16 บิต ส่วน DRQ4 ถูกใช้บน SYSTEM BOARD และไม่ถูกนำมาใช้งานบน I/O CHANNEL

ในการขอ DMA นั้นสัญญาณ DRQ นี้ จะต้องแอกตีฟอยู่ในช่วงระยะเวลาหนึ่งเท่านั้น ถ้าสัญญาณนี้แอกตีฟอยู่นานเกินไป จะทำให้เกิดขบวนการ DMA ขึ้นมากกว่า 1 ขบวนการได้สำหรับ วงจรที่ขอ DMA โดยทั่วไปแล้วจะใช้สัญญาณตอบรับการขอ DMA หรือสัญญาณ DACK ของแชนแนลที่ขอ DMA นั้น ในการรีเซ็ตสัญญาณ DRQ เช่นอุปกรณ์ภายนอกที่ทำการขอ DMA ผ่านทาง แชนแนลที่ 1 (DRQ1) ก็จะคอยทำการตรวจสอบการตรวจรับในการขอ DMA จากสัญญาณ DACK ของแชนแนลที่ 1 (DACK1) เมื่อได้รับสัญญาณจาก DACK1 แล้วก็จะทำการรีเซ็ตสัญญาณ DRQ1 (เปลี่ยนจากลอจิก "1" เป็น "0")

DACK0-DACK3 และ DACK5-DACK7 (DMA ACKNOWLEDGE 0-3 & DMA ACKNOWLEDGE 5-7) สัญญาณทั้งเจ็ดเป็นเอาท์พุทที่แอกตีฟที่ลอจิก "0" ซึ่ง DMA-CONTROLLER สร้างขึ้นเพื่อที่จะเป็นการแสดงให้วงจรภายนอกที่ขอ DMA ทราบว่าการขอ DMA นั้นได้รับการตอบสนองแล้ว และ DMA-CONTROLLER จะเข้าสู่ขบวนการ DMA เพื่อที่จะทำให้ การส่งผ่านข้อมูลระหว่างอุปกรณ์ I/O ที่ขอ DMA กับหน่วยความจำเกิดขึ้นได้โดยตรง โดยสัญญาณ DACK นี้จะทำการแอกตีฟในแชนแนลไหนนั้นก็ขึ้นอยู่กับว่าขบวนการ DMA ที่จะเกิดขึ้นนั้น เป็นการตอบสนองต่อการขอ DMA ในแชนแนลใด เช่นถ้าขบวนการ DMA ที่จะเกิดขึ้นนั้นเป็นการ ตอบสนองต่อการขอ DMA ในแชนแนลที่ 2 (DRQ2) สัญญาณ DACK2 ก็จะแอกตีฟ เป็นต้น

AEN (ADDRESS ENABLE) สัญญาณนี้เป็นเอาท์พุทที่ใช้ในการแสดงว่าบัส ไชเคิลที่เกิดขึ้น ในช่วงเวลาที่สัญญาณ AEN แอกตีฟ (ลอจิก "1") นั้นเป็นบัส ไชเคิลของขบวนการ DMA

สำหรับเมนบอร์ดของ IBM /PC นั้นจะใช้สัญญาณในการดิสเอเบิล (DISABLE) BUS CONTROLLER และจะใช้ดิสเอเบิลพอร์ท I/O ต่างๆที่ไม่เกี่ยวข้อง กับขบวนการ DMA ที่เกิดขึ้นนี้

ที่จำเป็นต้องทำเช่นนี้ก็เพราะในระหว่างขบวนการ DMA นั้น DMA-CONTROLLER จะทำการส่ง แอคเคสของหน่วยความจำออกมาบนบัสแอคเคส และจะทำให้สัญญาณ IOR หรือ IOW แอคติฟด้วย ดังนั้นถ้าไม่ทำการคิเสเบิลพอร์ต I/O ที่ไม่เกี่ยวข้องไว้ ก็อาจจะทำให้พอร์ต I/O ที่มีแอคเคสตรงกับค่าแอคเคสบนบัสแอคเคส (ซึ่งเป็นแอคเคสของหน่วยความจำ) นั้น ทำการอ่านหรือส่งข้อมูลออกมาบนบัสข้อมูลทำให้เกิดความผิดพลาดขึ้นได้

SBHE (SYSTEM BUS HIGH ENABLE) สัญญาณนี้จะเป็นการแสดงให้ทราบว่ามีการส่งผ่านของข้อมูลในส่วนของไบต์สูง (UPPER BYTE) ลงไปยังบัสข้อมูล (SD8-SD15) อุปกรณ์ประเภท 16 บิตจะใช้สัญญาณ SBHE ในการกำหนดสถานะของบัฟเฟอร์สำหรับบัสข้อมูล SD8-SD15

MASTER สัญญาณดังกล่าวนี้จะถูกใช้กับสัญญาณ DRQ เพื่อที่จะทำให้การควบคุมของระบบให้ดีขึ้นกว่าเดิม ตัวโปรเซสเซอร์และ DMA-CONTROLLER บน I/O CHANNEL1 ทำการจ่ายสัญญาณ DRQ เข้าไปยัง DMA CHANNEL ในโหมด CASCADE และทำการรับสัญญาณ “-DACK” โดยที่ว่าถ้าหากมีการรับสัญญาณ “DACK” แล้วไมโครโปรเซสเซอร์สำหรับ I/O จะทำการดึงสัญญาณ “MASTER” ให้ลงต่ำซึ่งจะเป็นการยอมรับว่ามันจะทำการควบคุมระบบของแอคเคส,ข้อมูลและการควบคุม (สภาพดังกล่าวนี้รู้จักกันดีว่าเป็น “TRI STATE”) หลังจากที่สัญญาณ -MASTER เป็น “LOW” ไมโครโปรเซสเซอร์ทางด้าน I/O จะทำการคอยในคาบเวลาเท่ากับ CLOCK ของระบบหนึ่งลูก ก่อนที่จะทำการส่งคำสั่งในการอ่านหรือเขียน ถ้าหากสัญญาณดังกล่าวนี้ค้างอยู่ที่ “LOW” มากกว่า 15 μ s หน่วยความจำของระบบอาจจะสูญเสียอันเนื่องมาจากการขาดซึ่งการรีเฟรช

MEM CS16 (-MEM 16 CHIP SELECT) สัญญาณดังกล่าวนี้เป็นการแสดงว่ามีการส่งผ่านข้อมูล 16 บิตในช่วงไซเคิลของหน่วยความจำพร้อมกับ 1 WAIT STATE สัญญาณ “-MEM CS16” ควรที่จะทำการขับโดยตัวขับที่เป็นแบบ OPEN CONTROLLER หรือ TRI-STATE สามารถทำการจ่ายกระแสได้มากถึง 20 mA

I/O CS16 (I/O 16 BIT CHIP SELECT) สัญญาณดังกล่าวนี้เป็นการแสดงว่ามีการส่งผ่านข้อมูล 16 บิตในช่วงไซเคิลของ I/O พร้อมกับ 1 wait state สัญญาณ “I/O CS16” จะทำการแอคติฟที่ “LOW” และจะถูกทำการขับโดยตัวขับที่เป็นแบบ OPEN COLLECTOR หรือ TRI-STATE ที่สามารถทำการจ่ายกระแสได้มากถึง 20 mA

T/C (TERMINAL COUNT) สัญญาณนี้ถูกสร้างขึ้นจากการนำเอาสัญญาณเอาต์พุตที่ขา EOP ของ DMA-CONTROLLER มากลับลอจิก (โดยใช้เกต INVERTER) ทำให้สัญญาณ T/C นี้แอคติฟที่ลอจิก “1”

สำหรับสัญญาณนี้จะแอคติฟเมื่อจำนวนไบต์ในการส่งผ่านข้อมูลของขบวนการ DMA ในแชนแนลใดแชนแนลหนึ่ง ครบตามจำนวนที่กำหนดไว้ โดยทั่วไปแล้วสัญญาณที่จะถูกใช้ในการ

สิ้นสุดขบวนการ DMA ที่ทำการส่งผ่านข้อมูลเป็นบล็อก เนื่องจากสัญญาณนี้จะแอกติฟโดยไม่ได้แสดงว่าเป็นสัญญาณของแชนแนลใด ดังนั้นจึงต้องทำการนำสัญญาณ T/C นี้ผ่านเกต INVERTER แล้วนำไป OR กับสัญญาณ DACK เพื่อให้สามารถทราบได้ว่า สัญญาณ T/C ที่เกิดขึ้นนั้นเป็นสัญญาณของแชนแนลใด สำหรับในแชนแนลที่ 0 นั้นสัญญาณ T/C จะแอกติฟในช่วงเวลาที่คงที่

บัสของแหล่งจ่ายไฟของระบบ

+5 Vdc (ขา B3 และ B29) ขาทั้งสองนี้ต่อกับแหล่งจ่ายไฟ DC +5V ของระบบ โดยจะมีค่าความเที่ยงตรง (Regulated) +- 5% คืออยู่ในช่วง +4.75 ถึง +5.25 Vdc

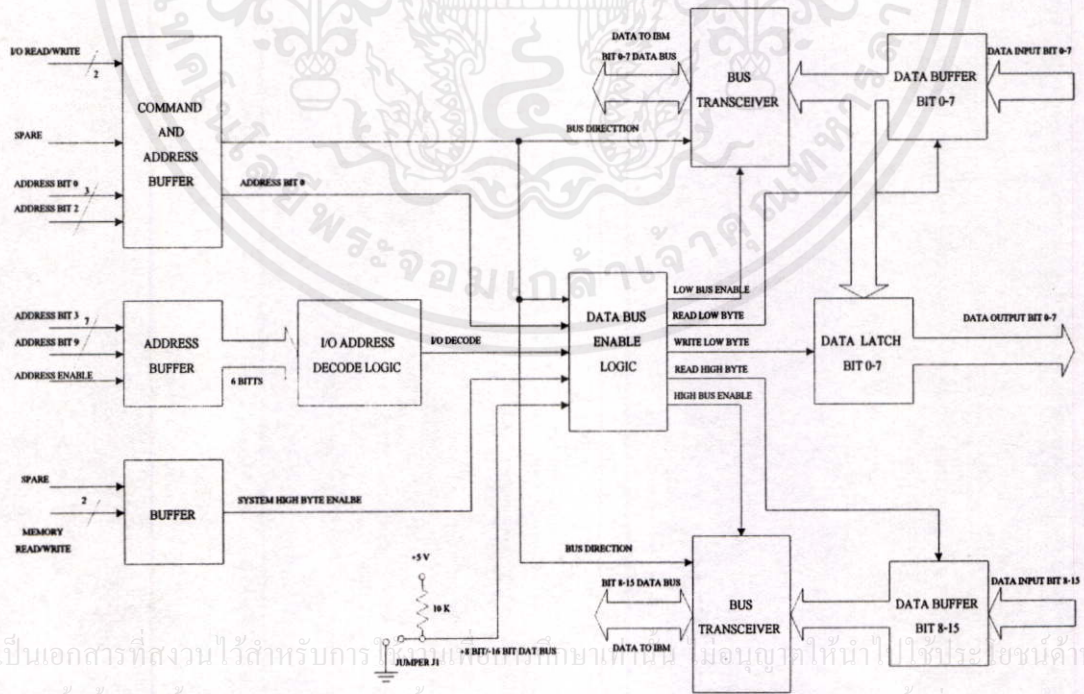
+12 Vdc (ขา B9) ขานี้จะต่อกับแหล่งจ่ายไฟ DC +12V ของระบบโดยจะมีค่าความเที่ยงตรง (Regulated) +- 5% คืออยู่ในช่วง +11.4 ถึง +12.6 Vdc

-5 Vdc (ขา B5) ขานี้จะต่อกับแหล่งจ่ายไฟ DC -5 V ของระบบ โดยจะมีค่าความเที่ยงตรง (Regulated) +- 10 % คืออยู่ในช่วง +5.5 ถึง -4.5 Vdc

-12 Vdc (ขา B7) ขานี้จะต่อกับแหล่งจ่ายไฟ DC -12 V ของระบบ โดยจะมีค่าความเที่ยงตรง (Regulated) +-10 % คืออยู่ในช่วง -13.2 ถึง -10.8 Vdc

GND (ขา B1, B10 และ B31) ขาทั้งสามนี้จะต่อเข้ากับกราวด์ (Ground) ของระบบ

จากรายละเอียดของสัญญาณต่างๆสำหรับสล็อตของคอมพิวเตอร์ เราสามารถที่จะทำการออกแบบวงจรที่ใช้ในการอินเตอร์เฟสกับอุปกรณ์ภายนอกได้ทั้ง 8 บิตและ 16 บิต [4] ได้ วงจรที่ได้ทำการออกแบบสามารถเขียนเป็นบล็อกไดอะแกรมได้ดังแสดงให้เห็นดังรูปที่ 3.21



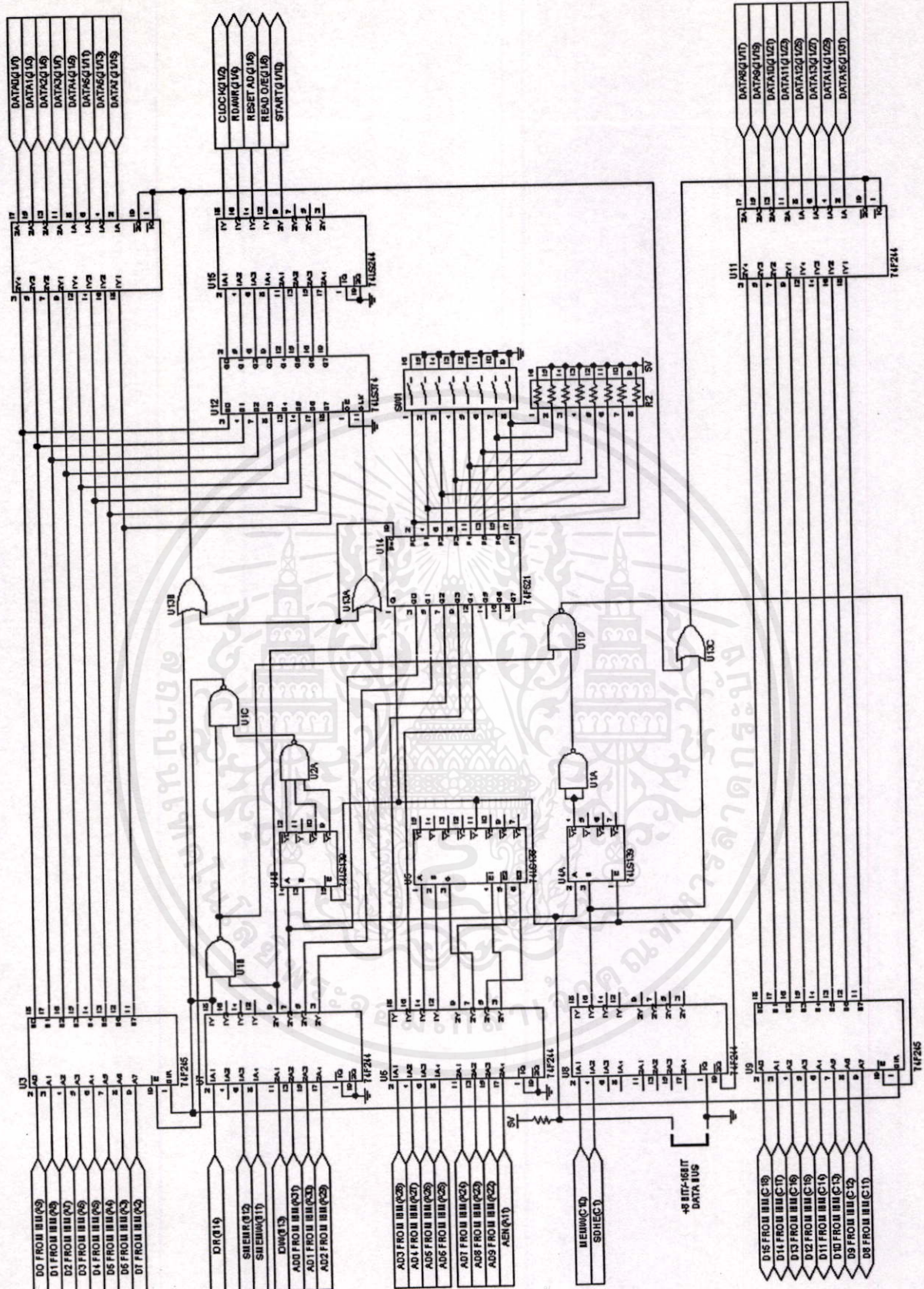
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่สามารถนำออกจำหน่ายหรือทำซ้ำโดยไม่ได้รับอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.21 แสดงบล็อกไดอะแกรมสำหรับวงจรอินเตอร์เฟส 16 บิต

จากบล็อกไดอะแกรมที่ได้แสดงให้เห็นข้างบนสามารถที่จะทำการออกแบบเป็นวงจรได้ดัง
แสดงให้เห็นในรูปที่ 3.22



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.22 แสดงวงจรอินเทอร์เฟส 16 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากข้อกำหนดของเครื่องคอมพิวเตอร์ IBM PC/AT ได้กำหนดแอดเดรสของพอร์ตที่ซึ่งสามารถเลือกตำแหน่งที่จะถูกทำการดีโค้ดได้ในช่วงแอดเดรสระหว่าง 300H-31FH หากทำการพิจารณาถึงตำแหน่งแอดเดรสที่จะนำมาใช้ในการดีโค้ดก็จะได้เป็นดังนี้

ตารางที่ 3.3 รหัสที่แสดงแอดเดรสของพอร์ตสำหรับการ์ดอินเตอร์เฟส

I/O DECODE	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
(HEX) 300H	1	1	0	0	0	0	0	0	0	0
(HEX) 31FH	1	1	0	0	0	1	1	1	1	1
DECODE RANGE	1	1	0	0	0	X	X	X	X	X

เนื่องจากแอดเดรสของพอร์ตเหล่านี้อาจจะถูกใช้ไปในอุปกรณ์อื่นๆ ดังเช่น PRINTER PORT, SERIES PORT ซึ่งแต่ละเครื่องอาจจะมีตำแหน่งของแอดเดรสที่แตกต่างกัน ดังนั้นการ์ดอินเตอร์เฟสที่ได้ทำการออกแบบนี้จึงสามารถที่จะทำการเลือกตำแหน่งของแอดเดรสของพอร์ตให้สามารถที่จะทำการเปลี่ยนตำแหน่งได้เพื่อไม่ให้ไปทับซ้อนกันกับตำแหน่งพอร์ตของอุปกรณ์อื่นๆ นอกจากนี้การกำหนดแต่ละบิตของพอร์ตทั้งอินพุตและเอาต์พุตได้กำหนดไว้ดังนี้ เมื่อทำหน้าที่เป็นเอาต์พุตพอร์ต

ตารางที่ 3.4 แสดงรายละเอียดของสัญญาณสำหรับเอาต์พุตพอร์ต

ตำแหน่งขาของพอร์ต	หน้าที่
บิต 0	สัญญาณ CLOCK
บิต 1	สัญญาณ READ/WRITE
บิต 2	สัญญาณ RESET ADDRESS
บิต 3	สัญญาณ READ ODD/EVEN
บิต 4	สัญญาณ เริ่มต้น
บิต 5	สำรอง
บิต 6	สำรอง
บิต 7	สัญญาณเลือกชนิด NON/INTERLACE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อทำหน้าที่เป็นอินพุทพอร์ต

ตารางที่ 3.5 แสดงรายละเอียดของสัญญาณสำหรับอินพุทพอร์ต

ตำแหน่งขาของพอร์ต	หน้าที่
บิต 0	ข้อมูลบิต 0 ที่จัดเก็บ
บิต 1	ข้อมูลบิต 1 ที่จัดเก็บ
บิต 2	ข้อมูลบิต 2 ที่จัดเก็บ
บิต 3	ข้อมูลบิต 3 ที่จัดเก็บ
บิต 4	ข้อมูลบิต 4 ที่จัดเก็บ
บิต 5	ข้อมูลบิต 5 ที่จัดเก็บ
บิต 6	ข้อมูลบิต 6 ที่จัดเก็บ
บิต 7	ข้อมูลบิต 7 ที่จัดเก็บ
บิต 8	ข้อมูลบิต 8 ที่จัดเก็บ
บิต 9	ข้อมูลบิต 9 ที่จัดเก็บ
บิต 10	ข้อมูลบิต 10 ที่จัดเก็บ
บิต 11	ข้อมูลบิต 11 ที่จัดเก็บ
บิต 12	ข้อมูลบิต 12 ที่จัดเก็บ
บิต 13	ข้อมูลบิต 13 ที่จัดเก็บ
บิต 14	ข้อมูลบิต 14 ที่จัดเก็บ
บิต 15	ข้อมูลบิต 15 ที่จัดเก็บ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

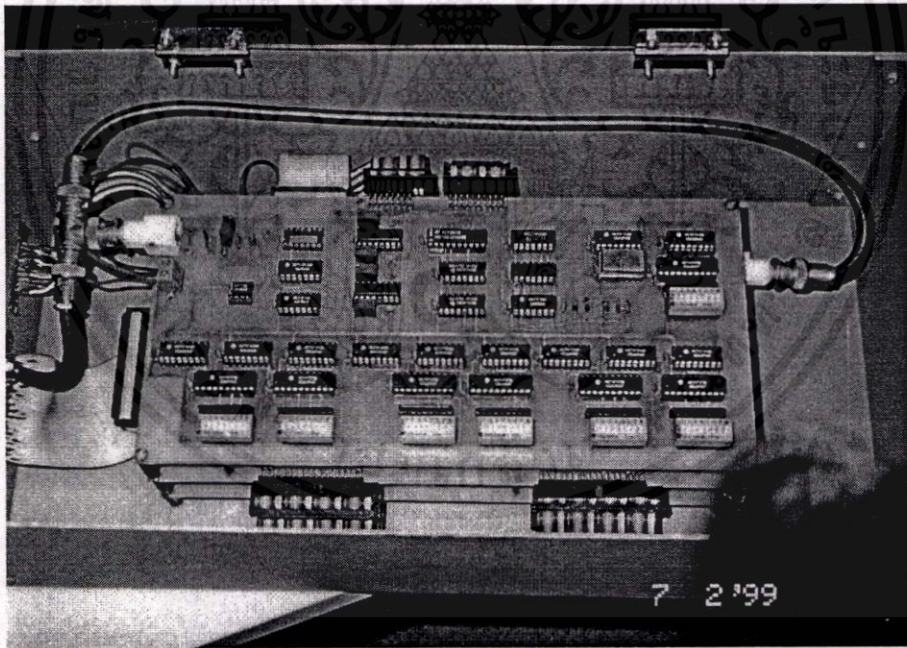
บทที่ 4

ลักษณะคุณสมบัติของตัวเครื่องและการทำงานของซอฟต์แวร์

ในบทนี้จะกล่าวถึงคุณสมบัติของตัวเครื่อง ผังโคอะแกรมแสดงลักษณะการทำงานกับเครื่องมือแพทย์พร้อมทั้งแสดงให้เห็นถึงการทำงานในส่วนของซอฟต์แวร์ที่ใช้ควบคุมขั้นตอนในการทำงานทั้งหมด

4.1 การทดลองและสร้างเครื่องต้นแบบ

ตัวเครื่องได้ทำการออกแบบเป็นแผ่นปริ้นท์สำเร็จรูปจำนวน 3 แผ่นนำมาประกอบเข้าด้วยกัน ดังแสดงให้เห็นในรูปที่ 4.1



รูปที่ 4.1 แสดงแผ่นวงจรเครื่องต้นแบบที่สร้างและทดลองใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้ใช้เฉพาะงานวิจัยและเป็นลิขสิทธิ์ของหน่วยงานนั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

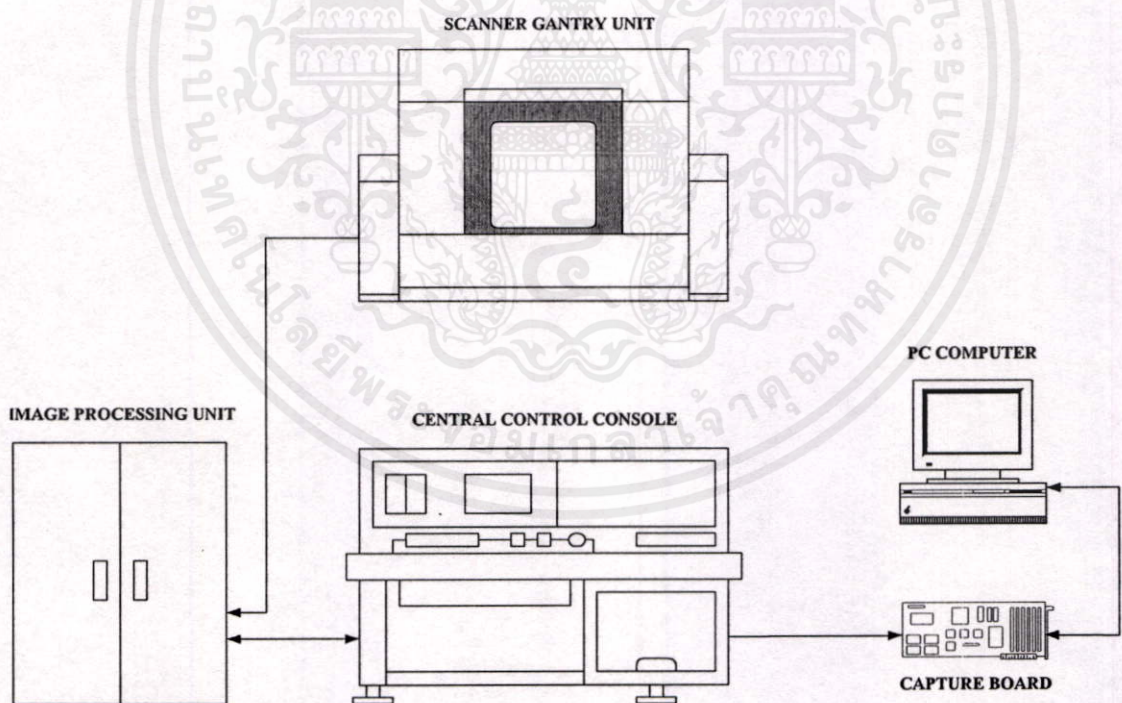
4.2 ลักษณะและคุณสมบัติของตัวเครื่องที่ออกแบบ

ลักษณะและคุณสมบัติทั่วไปของเครื่องที่ออกแบบมีรายละเอียดดังต่อไปนี้

- ความถี่ที่ใช้ในการส่มสูงสุด 32 เมกกะเฮิรต์
- ขนาดของหน่วยความจำที่ใช้ในการจัดเก็บภาพแต่ละภาพ 1 เมกกะไบต์
- สามารถแสดงระดับขาวดำในแต่ละจุดภาพได้ 256 ระดับ
- ลักษณะของสัญญาณอินพุท อนาล็อกคอมพิวเตอร์วิดีโอ
- ลักษณะของเอาต์พุท จัดเก็บในรูปแบบของไฟล์บิตแมป
- ใช้งานร่วมกับเครื่องคอมพิวเตอร์แบบ IBM COMPATIBLE
- สามารถกำหนดค่าความละเอียดที่ทำการจัดเก็บได้
- สามารถปรับอัตราขยายสัญญาณได้อย่างอัตโนมัติ

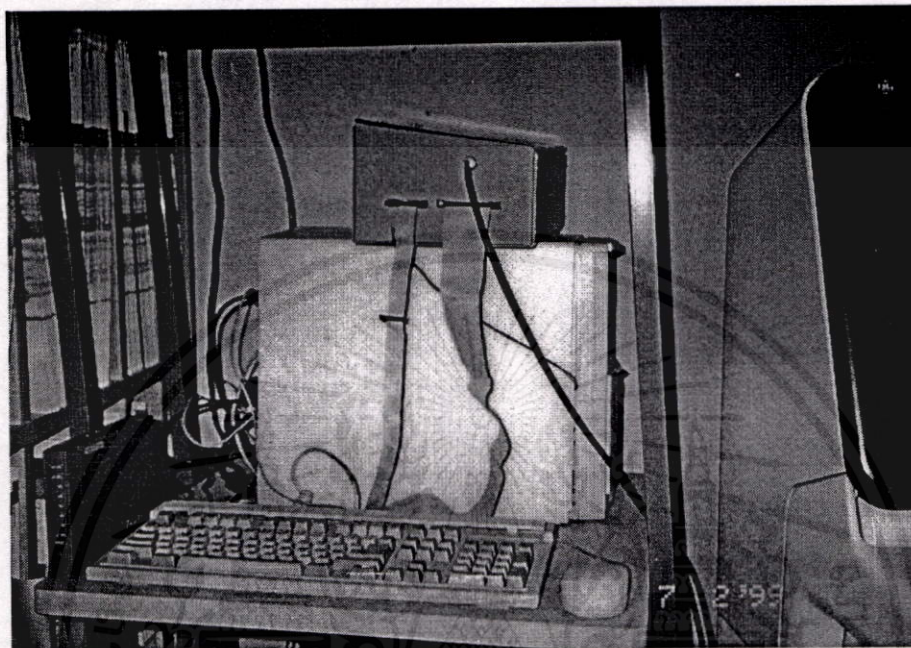
4.3 ลักษณะการเชื่อมต่อเครื่องจัดเก็บข้อมูลภาพกับเครื่องมือแพทย์

จากเครื่องจัดเก็บสัญญาณเครื่องมือแพทย์ที่ได้ทำการออกแบบ ได้นำเอาไปใช้กับเครื่องมือแพทย์โดยสามารถแสดงให้เห็นเป็นผังโคอะแกรมได้ดังนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 4.2 แสดงโคอะแกรมการเชื่อมต่อของเครื่องจัดเก็บข้อมูลภาพกับเครื่อง CT
 ไม่ว่าจะพิมพ์ใดๆทางสน อีกรทั้งหมมีให้ดัดแปลงเนื้อหา และต้องอ้างถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปภาพข้างบนแสดงให้เห็นผังโคอะแกรมในการเชื่อมต่อเครื่องจัดเก็บภาพเข้ากับเครื่อง CT หรือ MRI โดยการเชื่อมต่อจะทำการเชื่อมต่อผ่านทางส่วนคอนโซลของเครื่อง ลักษณะที่แสดงในผังโคอะแกรมสามารถแสดงลักษณะการต่อใช้งานจริงได้ดังรูปที่ 4.3



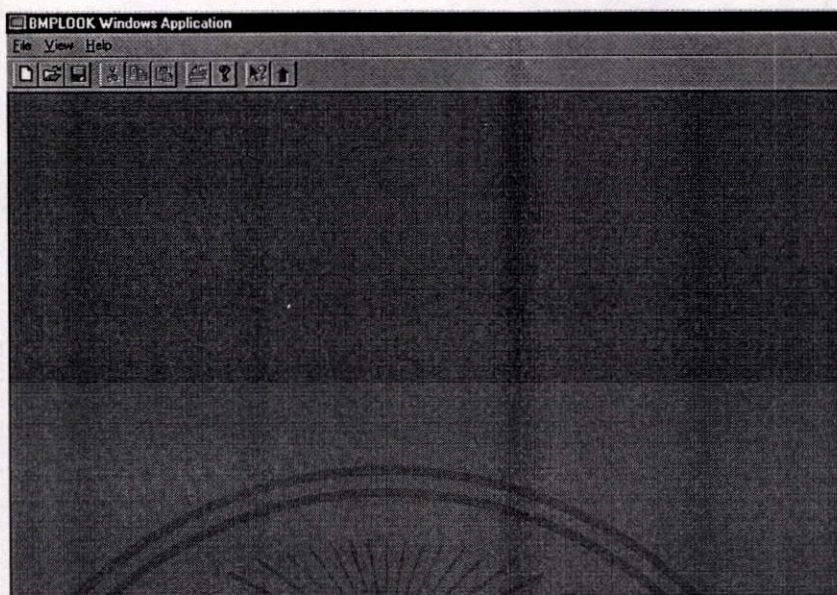
รูปที่ 4.3 แสดงการเชื่อมต่อเครื่องที่ออกแบบเข้ากันกับเครื่อง MRI ที่โรงพยาบาลรามาริบดี

จากรูปภาพที่แสดงให้เห็นข้างบนเป็นการนำเครื่องที่ได้ออกแบบไปต่อใช้งานจริงกับเครื่อง MRI ยี่ห้อ GE ของโรงพยาบาลรามาริบดี การเชื่อมต่อเป็นเช่นเดียวกับผังโคอะแกรม โดยส่วนคอนโซลที่กล่าวไว้ในผังโคอะแกรมแสดงให้เห็นทางด้านขวาของรูปภาพ โดยมีการดึงสัญญาณวิดีโอมาจากส่วนคอนโซลของเครื่อง

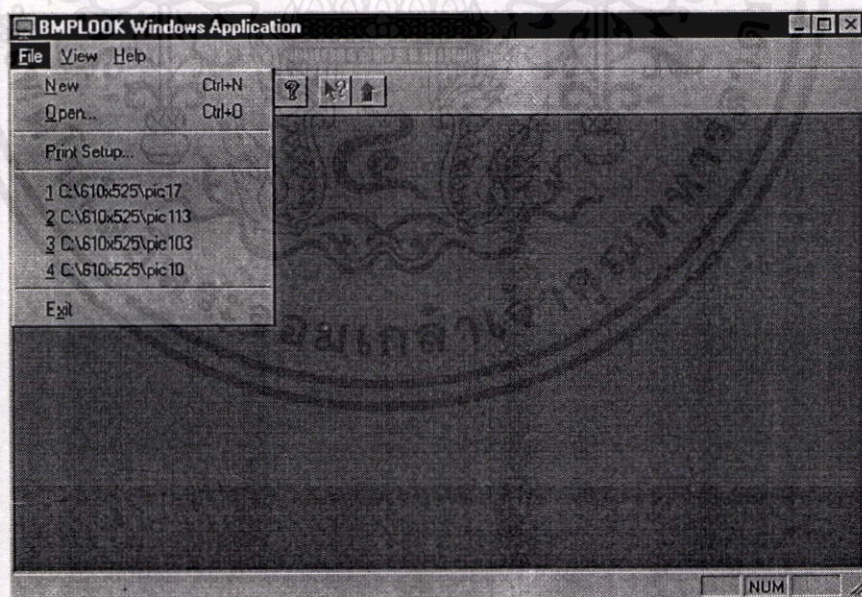
4.4 ลักษณะการทำงานในส่วนของซอฟต์แวร์

เครื่องมือที่ออกแบบใช้โปรแกรมควบคุมที่เขียนด้วยภาษา Visual C++ [5] จึงทำให้การทำงานของโปรแกรมสามารถทำงานได้ง่ายบนวินโดวส์ โดยมีลักษณะในการทำงานของซอฟต์แวร์แสดงให้เห็นเป็นวินโดวส์ต่างๆ ได้ดังนี้

แม้ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



จากวินโดว์ที่แสดงให้เห็ндังภาพข้างบนเป็นการแสดงวินโดว์ที่เกิดขึ้นเมื่อเริ่มการทำงานของโปรแกรม โดยในวินโดว์จะประกอบไปด้วยเมนูสำคัญๆ 3 เมนูด้วยกันคือ File, View, Help แต่เมนูจะประกอบด้วยเมนูย่อยดังแสดงให้เห็न्दังภาพดังต่อไปนี้

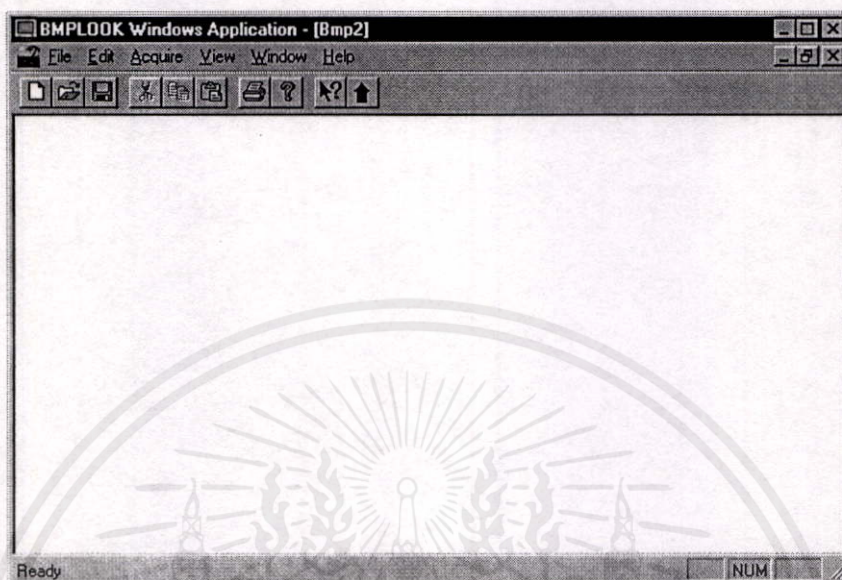


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
จากเมนูที่แสดงให้เห็न्दังภาพข้างบนเป็นการแสดงให้เห็न्दังภาพของเมนู File โดย
ไม่ว่ากรณีใดๆ ทั้งสิ้น อธิสิทธิ์ห้ามมิให้คัดลอกและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
เมนูย่อยจะประกอบไปด้วยส่วนสำคัญๆ ดังนี้คือ New, Open และ Print Setup

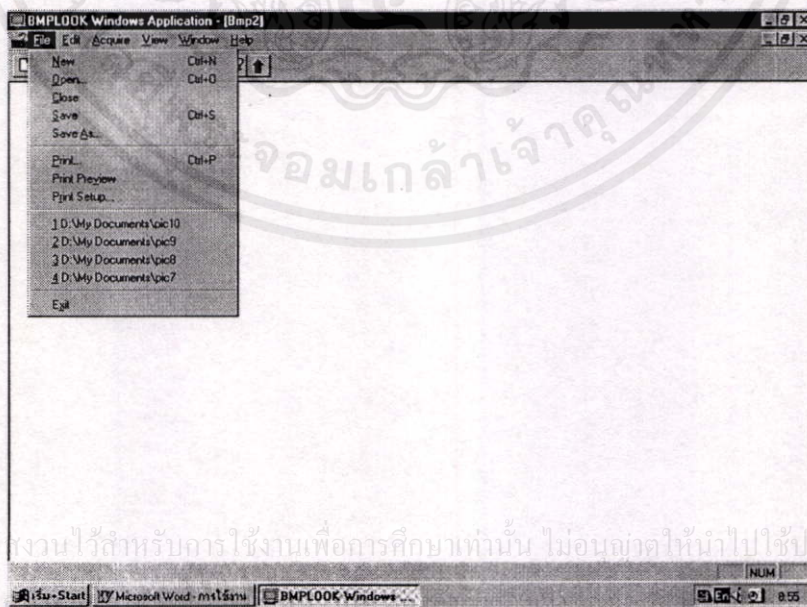
New ทำหน้าที่สร้างไฟล์ใหม่

Open ทำหน้าที่เปิดไฟล์เก่า

Print Setup ทำหน้าที่เซตอับเครื่องพิมพ์ให้ถูกต้อง ตลอดจนการกำหนดกระดาษที่ใช้พิมพ์



จากรูปภาพที่แสดงให้เห็นข้างบนเป็นวินโดว์ที่เกิดขึ้นเมื่อเลือก New ในเมนู File วินโดว์ดังกล่าวจะประกอบด้วยเมนู File, Edit, Acquire, View, Window, Help โดยแต่ละเมนูจะมีหน้าที่และส่วนประกอบดังแสดงให้เห็น ได้ดังนี้คือ



จากเมนู File ที่แสดงให้เห็นข้างบน จะประกอบไปด้วยเมนูย่อยดังนี้คือ

New ทำหน้าที่เปิดไฟล์ใหม่

Open ทำหน้าที่เปิดไฟล์เก่าที่มีอยู่แล้ว

Close ปิดไฟล์ที่เปิดอยู่

Save ทำหน้าที่จัดเก็บไฟล์ที่กำลังทำงานอยู่ในหน้าต่างปัจจุบัน โดยใช้ชื่อเดิม

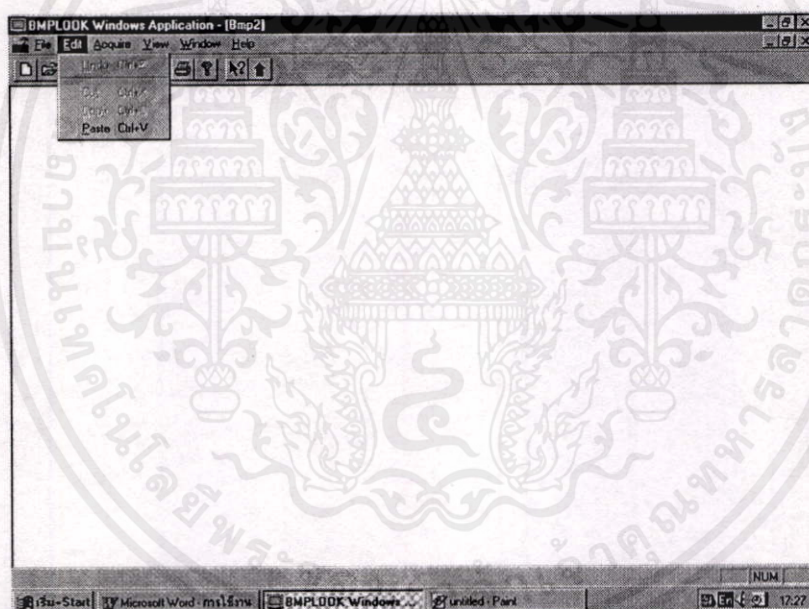
Save As ทำหน้าที่จัดเก็บไฟล์ที่กำลังทำงานอยู่ในหน้าต่างปัจจุบัน โดยจะเปลี่ยนชื่อไฟล์เป็นชื่อใหม่รวมทั้งไคร์ฟในการเซฟด้วย

Print ทำหน้าที่สั่งให้พิมพ์ภาพที่แสดงในหน้าต่างปัจจุบัน

Print Preview ทำหน้าที่ตรวจสอบลักษณะของภาพที่จะทำการพิมพ์ก่อนที่จะพิมพ์จริงๆ

Print Setup ทำหน้าที่เซตอับเครื่องพิมพ์ให้ถูกต้องรวมทั้งกำหนดกระดาษที่ใช้พิมพ์

Exit ออกจากโปรแกรม หรือยกเลิกการทำงานของโปรแกรม



จากเมนู Edit ที่แสดงให้เห็นข้างบนจะประกอบไปด้วยเมนูย่อยดังต่อไปนี้

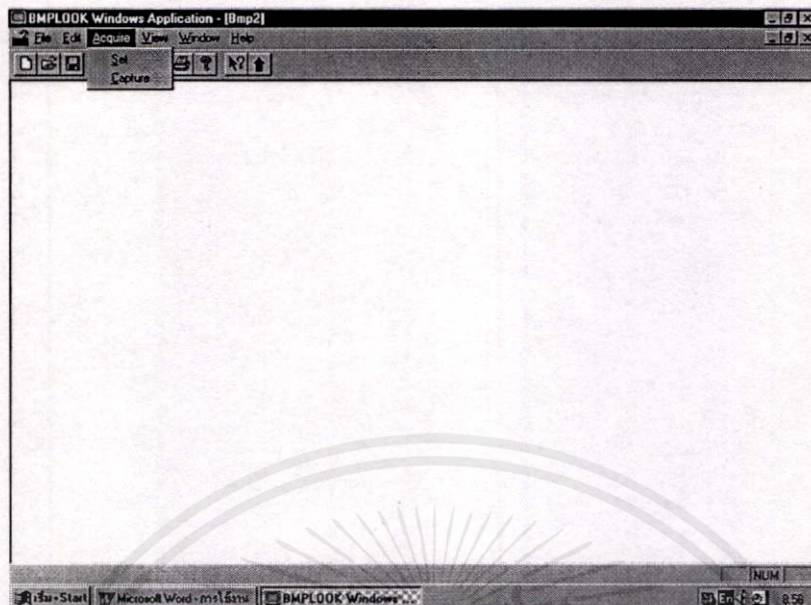
Undo ทำหน้าที่ยกเลิกการทำคำสั่งก่อนหน้าหรือคำสั่งสุดท้าย

Cut ทำหน้าที่ตัดส่วนของรูปภาพที่ปรากฏไปเก็บในคลิปบอร์ด

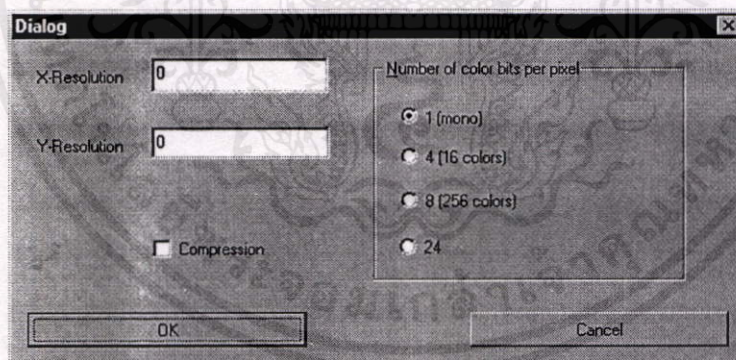
Copy ทำหน้าที่ก๊อปปี้รูปภาพที่ปรากฏเข้าไปไว้ในคลิปบอร์ด

Paste ทำหน้าที่นำข้อมูลที่อยู่ในคลิปบอร์ดมาวางลงบนวินโดว์

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



จากเมนู Acquire ที่แสดงให้เห็นข้างบนจะประกอบด้วยเมนูย่อย 2 เมนูด้วยกันคือ Set ทำหน้าที่กำหนดข้อมูลที่จะนำไปใช้ในการจัดเก็บภาพ เมื่อเลือกเมนู Set จะทำให้เกิดไดอะล็อกดังที่แสดงด้วยภาพข้างล่าง



จากไดอะล็อกที่แสดงให้เห็นข้างบนจะประกอบด้วยข้อมูลที่ต้องทำการป้อนดังต่อไปนี้

X-Resolution เป็นการกำหนดความละเอียดทางด้านแนวนอนที่ต้องการทำการจัดเก็บ

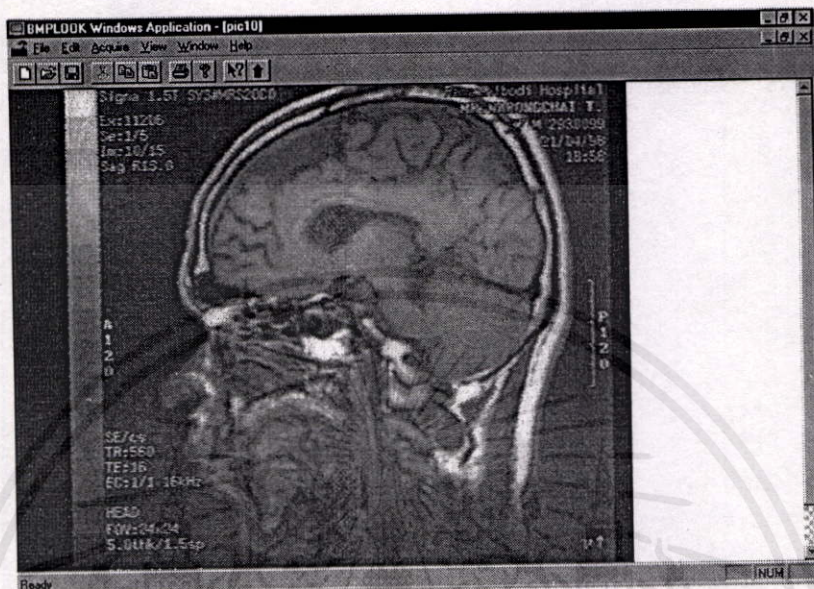
Y-Resolution เป็นการกำหนดความละเอียดทางด้านแนวตั้งที่ต้องการทำการจัดเก็บ

Compression กำหนดข้อมูลที่ต้องการจัดเก็บจะมีการบีบอัดหรือไม่ ให้นำไปใช้ประโยชน์ด้านการค้า

Number of Color bits per pixel กำหนดจำนวนบิตที่ใช้ในการจัดเก็บต่อหนึ่งพิกเซล นำไปใช้

ปุ่ม OK เป็นการยอมรับค่าที่ป้อนเข้าไปทั้งหมด

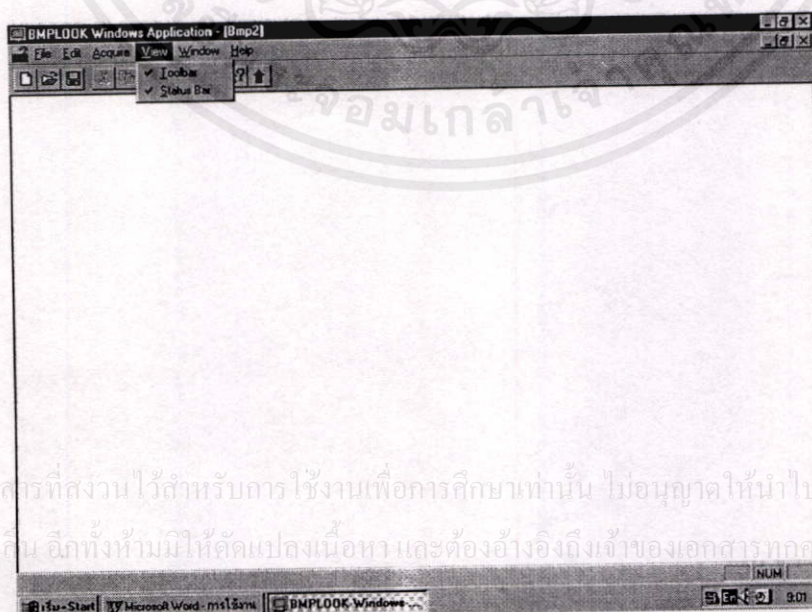
ปุ่ม Cancel เป็นการยกเลิกหรือไม่ยอมรับค่าที่ป้อนเข้าไปทั้งหมด
 Capture ทำหน้าที่จับเก็บภาพจากเครื่องมือแพทย์และนำมาแสดงในวินโดว์ โดยสามารถ
 แสดงให้เห็นได้ดังภาพข้างล่าง



เมนู View เป็นเมนูที่กำหนดส่วนที่ถูกแสดงที่วินโดว์ โดยการแสดงจะประกอบด้วย 2 ส่วน
 ด้วยกันคือ

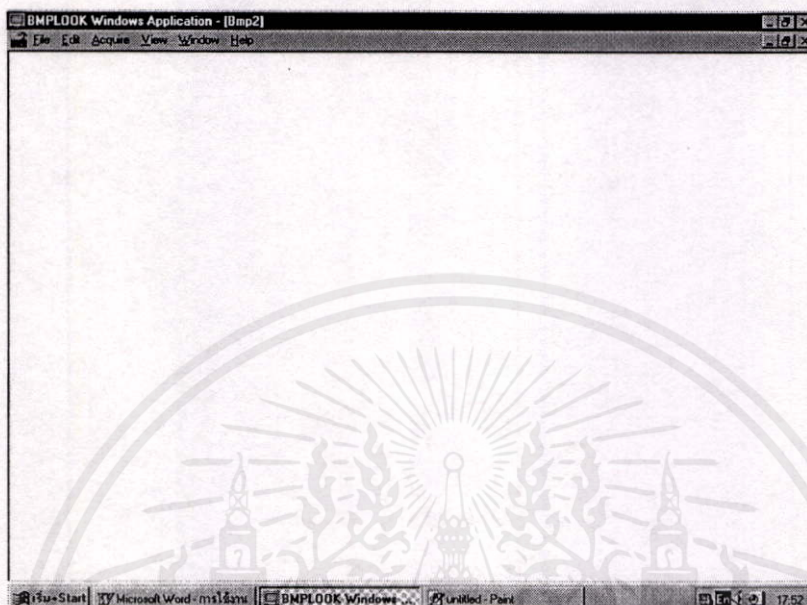
Toolbar จะใช้เลือกเพื่อแสดงแถบเครื่องมือต่างๆ ในวินโดว์

Status Bar จะใช้เลือกเพื่อแสดงแถบแสดงสถานะ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปภาพที่แสดงให้เห็นข้างบนจะแสดงให้เห็นเมื่อมีการเลือกทั้ง Toolbar และ Status Bar โดยจะเห็นแถบเครื่องมือและแถบแสดงสถานะปรากฏให้เห็นที่วินโดว์



จากรูปภาพที่แสดงให้เห็นข้างบน แสดงวินโดว์ที่ไม่ปรากฏทั้งแถบเครื่องมือและแถบแสดงสถานะ

เมนู Window เป็นเมนูที่ใช้จัดการกับวินโดว์ โดยมีเมนูย่อยแสดงให้เห็นดังนี้คือ

New Window ทำหน้าที่เปิด Window ใหม่ มีหน้าที่ในการทำงานเช่นเดียวกันกับการเลือก New ในเมนู File

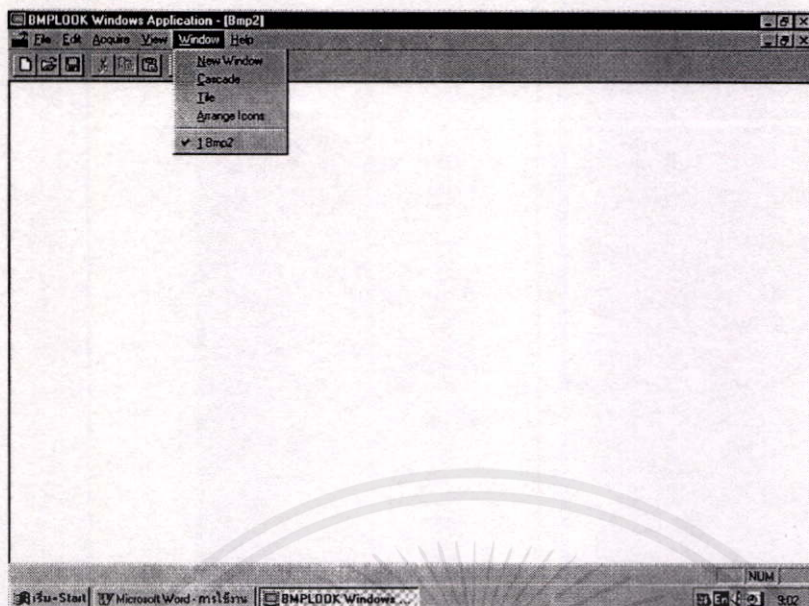
Cascade ทำหน้าที่จัดเรียงวินโดว์ที่เปิดอยู่ทั้งหมดในลักษณะแบบ Cascade โดยมีการจัดเรียงตามลำดับแบบซ้อนกัน

Tile ทำหน้าที่จัดเรียงวินโดว์ที่เปิดอยู่ทั้งหมดแบบ Tile โดยจะเห็นวินโดว์ที่เปิดอยู่ทั้งหมด

Arrange Icons เป็นการจัดการเรียง Icons ทั้งหมดที่ถูกยุบเป็น ไอคอนเล็กๆหลายๆไอคอนและถูกวางไว้บน Window

ลักษณะของเมนู Window แสดงให้เห็นเมนูย่อยได้ดังภาพข้างล่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะวิธีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



4.5 รูปแบบการจัดเก็บข้อมูลในไฟล์บิตแมปของไมโครซอฟท์วินโดวส์ [6]

ในการจัดเก็บข้อมูลในงานวิจัยนี้จะทำการจัดเก็บข้อมูลในรูปแบบของไฟล์บิตแมป โดยลักษณะของไฟล์บิตแมปที่ทำการจัดเก็บจะมีรายละเอียดดังนี้

ไฟล์บิตแมปมีส่วนประกอบ 4 ส่วนเรียงต่อกันไปดังนี้

4.5.1 ส่วนหัวของไฟล์ (FILE HEADER)

ใช้สำหรับตรวจสอบความถูกต้องของไฟล์มีรูปแบบดังตารางที่ 4.1

ตารางที่ 4.1 รูปแบบของส่วนหัวของไฟล์ภาพบิตแมป

ลำดับ	ชนิดของข้อมูล	หน้าที่	หมายเหตุ
1	ไบต์	ตรวจสอบชนิดไฟล์	ต้องเป็นอักษร 'B'
2	ไบต์	ตรวจสอบชนิดไฟล์	ต้องเป็นอักษร 'M'
3	ดับเบิลเวิร์ด	ขนาดของไฟล์	นับเป็นไบต์
4	เวิร์ด	สงวนไว้	ปัจจุบันถูกกำหนดให้เป็น 0
5	เวิร์ด	สงวนไว้	ปัจจุบันถูกกำหนดให้เป็น 0
6	ดับเบิลเวิร์ด	ตำแหน่งเริ่มต้นของข้อมูลภาพ	นับเป็นไบต์จากต้นไฟล์

4.5.2 ส่วนข้อมูลบิตแมป (BITMAP INFORMATION)

บอกรายละเอียดเกี่ยวกับภาพ มีรูปแบบดังแสดงในตารางที่ 4. 2

ตารางที่ 4.2 รูปแบบของส่วนข้อมูลบิตแมป

ลำดับ	ชนิดของข้อมูล	หน้าที่	หมายเหตุ
1	คัมเบลเวอร์ด	ตรวจสอบรูปแบบของข้อมูล	ต้องเป็น 40 สำหรับไฟล์บิตแมปของไมโครซอฟท์วินโดวส์
2	คัมเบลเวอร์ด	ความกว้างของภาพ	นับเป็นจุดภาพ
3	คัมเบลเวอร์ด	ความสูงของภาพ	นับเป็นจุดภาพ
4	เวอร์ด	จำนวนเพลนสี (color plane)	ต้องเป็น 1
5	เวอร์ด	จำนวนจุดที่ใช้เก็บค่าสีของแต่ละจุดภาพ	ต้องเป็น 1,4 และ 8 สำหรับไฟล์บิตแมปแบบดัชนีสี และเป็น 24 สำหรับไฟล์บิตแมปแบบสีจริง
6	คัมเบลเวอร์ด	ชนิดของการย่อข้อมูล	เป็น 0 หากไม่มีการย่อ เป็น 1 หากใช้ RLE แบบ 8 บิต เป็น 2 หากใช้ RLE แบบ 4 บิต
7	คัมเบลเวอร์ด	พื้นที่ที่ใช้เก็บข้อมูลภาพ	นับเป็นไบต์ ตามทฤษฎีสามารถให้เป็น 0 หากไม่มีการย่อข้อมูล
8	คัมเบลเวอร์ด	ความละเอียดตามแนวนอน	เป็นจุดภาพต่อเมตร
9	คัมเบลเวอร์ด	ความละเอียดตามแนวตั้ง	เป็นจุดภาพต่อเมตร
10	คัมเบลเวอร์ด	จำนวนสีในตารางสี	หากเป็น 0 แล้วจำนวนสีจะหาจาก 2 ยกกำลังด้วยจำนวนบิตที่ใช้เก็บข้อมูลสีต่อจุด
11	คัมเบลเวอร์ด	จำนวนสีที่สำคัญในการแสดงผล	หากเป็น 0 แสดงว่าทุกสีมีความสำคัญเท่ากัน

4.5.3 ส่วนตารางสี (COLOR TABLE)

เป็นตารางที่ใช้เก็บสีที่จะใช้แสดงในภาพทั้งหมด โดยเก็บสีในรูปแบบ RGB โมเดล แต่ละสีใช้ข้อมูล 4 ไบต์ สำหรับเก็บค่าสีน้ำเงิน สีเขียว สีแดง และ 0

4.5.4 ส่วนเก็บดัชนีสี

ข้อมูลในส่วนนี้จะไม่ใช่ข้อมูลสีของจุดภาพโดยตรง แต่เป็นดัชนีชี้ไปยังสีของจุดภาพนั้นในตารางสี ข้อมูลดัชนีสีจะเก็บเรียงจากซ้ายไปขวา และล่างขึ้นบนจึงจะสามารถแสดงภาพได้ถูกต้องไม่กลับทิศทาง แม้ในทางปฏิบัติข้อมูลดัชนีสีจะถูกทำการเก็บลงไฟล์ที่ละไบต์ แต่ขนาดของข้อมูลดัชนีสีจะนับเป็นบิต นั่นคือในไฟล์บิตแมปชนิด 2 สีจะใช้ 1 บิตต่อดัชนี 1 ค่า ชนิด 16 สีจะใช้ 4

บิตและชนิด 256 สีจะใช้ 8 บิต ดังนั้นหากขนาดของข้อมูลค่านี้น้อยกว่า 8 บิตแล้วโปรแกรมแสดงผลจะต้องเป็นผู้แยกค่าค่านี้ออกจากข้อมูลที่อ่านได้เอง

ข้อสำคัญอีกประการหนึ่งก็คือเวลาที่ทำการเก็บข้อมูลลงในไฟล์บิตแมป ผลคูณระหว่างจำนวนที่ใช้เก็บค่านี้นี้ 1 ค่าและความกว้างของภาพ เมื่อนับเป็นจุดภาพจะต้องเป็นค่าที่หารด้วย 32 ลงตัวซึ่งหากค่าดังกล่าวไม่ลงตัว จะต้องเติมข้อมูลต่อท้ายแต่ละแถวจนกว่าผลคูณดังกล่าวจะหารด้วย 32 ลงตัว

จากเนื้อหาในบทนี้เป็นการกล่าวถึงการนำเครื่องที่ออกแบบไปใช้งานจริงกับเครื่องมือแพทย์ที่โรงพยาบาล และแสดงให้เห็นถึงลักษณะการทำงานในส่วนของซอฟต์แวร์ที่เกิดขึ้นเมื่อมีการใช้งาน ขณะเดียวกันได้แสดงรายละเอียดของรูปแบบไฟล์บิตแมปที่ถูกนำมาใช้ในการจัดเก็บ โดยผลที่ได้รับจะแสดงให้เห็นในบทต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

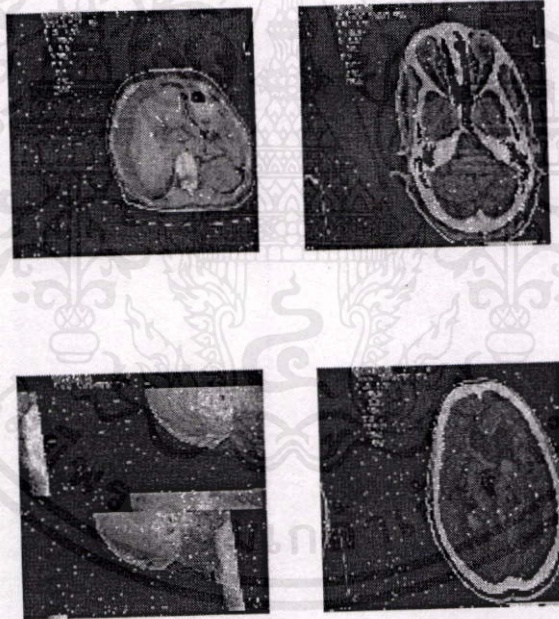
บทที่ 5

บทสรุป

5.1 สรุปผลงานวิจัยและปัญหาที่พบในการวิจัย

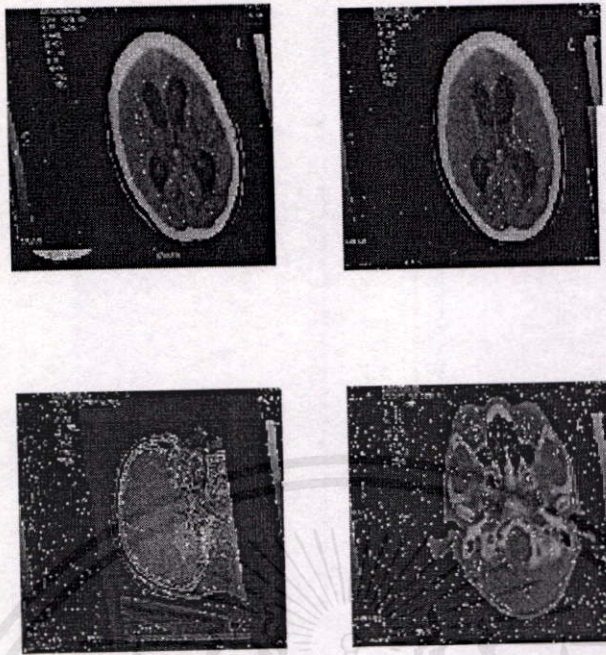
จากการทดลองและนำเครื่องที่สร้างไปใช้งานจริงได้พบกับปัญหาต่าง ๆ มากมาย โดยปัญหาที่พบสามารถจัดเรียงตามลำดับได้ดังนี้คือ

1. ปัญหาที่เกิดจากलयวงจรไม่ดีทำให้เกิดปัญหาการรบกวนจากความถี่สูง
2. ปัญหาที่เกิดจากสภาพ OVERSHOOT และ UNDERSHOOT
3. ปัญหาที่เกิดจากการเลือกใช้อัตราในการส่มตัวอย่างไม่เหมาะสมกับภาพที่ต้องการจัดเก็บ



รูปที่ 5.1 แสดงภาพที่ได้รับจากการจัดเก็บจากเครื่อง CT ยี่ห้อ HITACHI

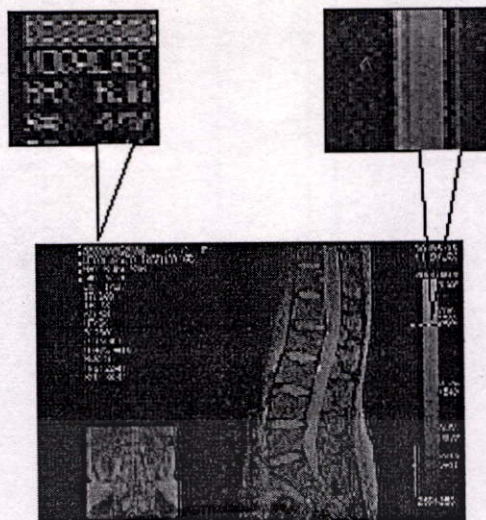
เอกสารนี้เป็นเอกสารที่แสดงให้เห็นข้างบน เป็นการจัดเก็บภาพจากเครื่อง CT ยี่ห้อ HITACHI โดยราย
ไม่ว่ากรณีใดๆ กรุณาแจ้งชื่อของภาพที่ 480X480 เพลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.2 แสดงภาพที่ได้รับจากการจัดเก็บจากเครื่อง CT ยี่ห้อ PHILIPS

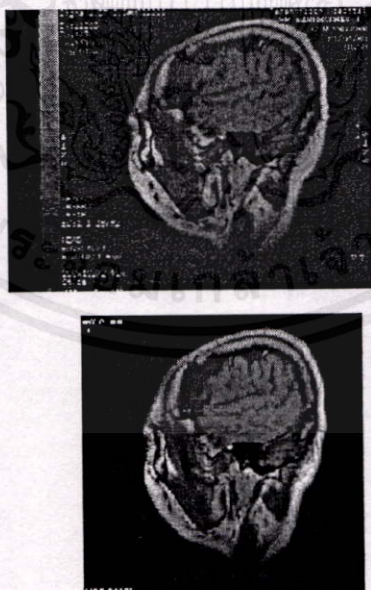
จากรูปที่แสดงให้เห็นข้างบนเป็นภาพที่ได้รับจากเครื่อง CT ยี่ห้อ PHILIPS โดยการจัดเก็บ จะทำการจัดเก็บที่รายละเอียดที่ 520x512

จากลักษณะของภาพที่แสดงทั้งสองภาพเป็นการจัดเก็บภาพจากเครื่อง CT ยี่ห้อต่างกันและมีรายละเอียดที่แตกต่างกันด้วย ลักษณะของภาพที่ได้รับทั้งสองจะพบได้ว่าจะมีสัญญาณรบกวนเป็นจำนวนมากและภาพที่ได้รับจะมีลักษณะเชิงไม่เหมือนกับภาพที่ปรากฏทางหน้าจอมอนิเตอร์ สาเหตุของปัญหาที่เกิดขึ้นนี้เกิดจาก การออกแบบลายพริ้นซ์และการเชื่อมต่อของสายสัญญาณต่างๆ มีการออกแบบที่ไม่เหมาะสม ซึ่งได้มีการแก้ไขปัญหาที่พบนี้ต่อไป



รูปที่ 5.3 แสดงภาพที่ได้รับจากการจัดเก็บจากเครื่อง MRI ยี่ห้อ HITACHI

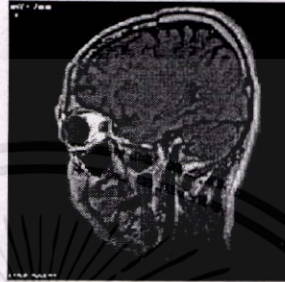
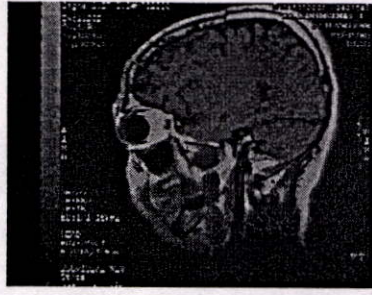
จากภาพที่แสดงให้เห็นข้างบนเป็นการแสดงให้เห็นลักษณะของปัญหาที่เกิดขึ้นจากสภาพ OVERSHOOT และ UNDERSHOOT หรือที่รู้จักในชื่อว่า MACH BAND EFFECT [7] จากภาพที่แสดงให้เห็นสามารถสังเกตได้ว่าในส่วนที่มีการเปลี่ยนแปลงของสัญญาณอย่างทันทีทันใด ตัวอย่างเช่นกรณีของการเปลี่ยนจากดำเป็นขาวหรือขาวเป็นดำ จะปรากฏให้เห็นปัญหาดังกล่าวได้อย่างชัดเจน ดังที่ได้แสดงไว้ในรูปที่ 5.4



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.4 แสดงการเปรียบเทียบขนาดของภาพที่ได้รับจากการจัดเก็บด้วยเครื่องและภาพที่ได้รับจาก

RAW DATA ของเครื่อง MRI

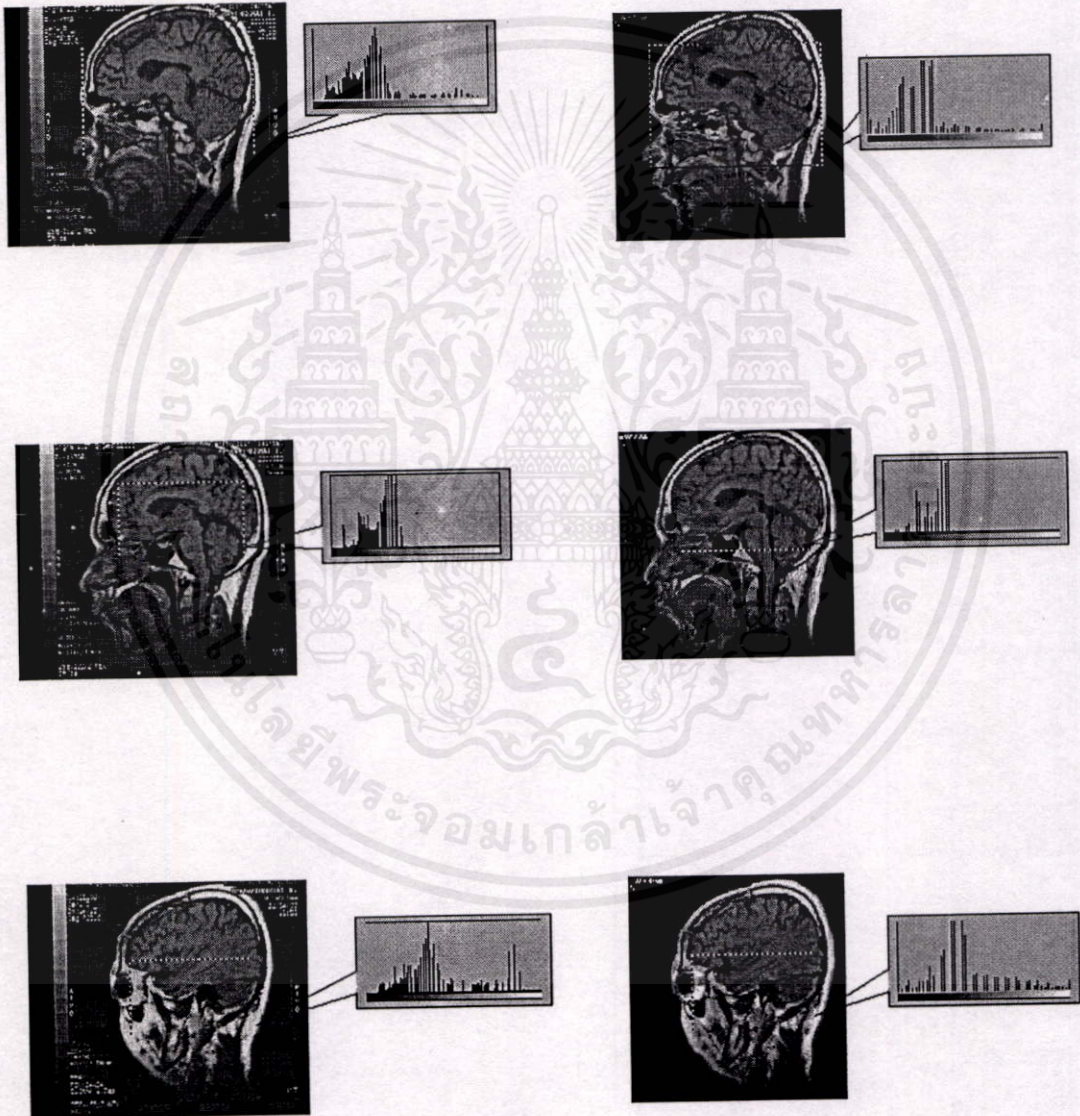


รูปที่ 5.4 (ต่อ) แสดงการเปรียบเทียบขนาดของภาพที่ได้รับจากการจัดเก็บด้วยเครื่องและภาพที่ได้รับจาก RAW DATA ของเครื่อง MRI

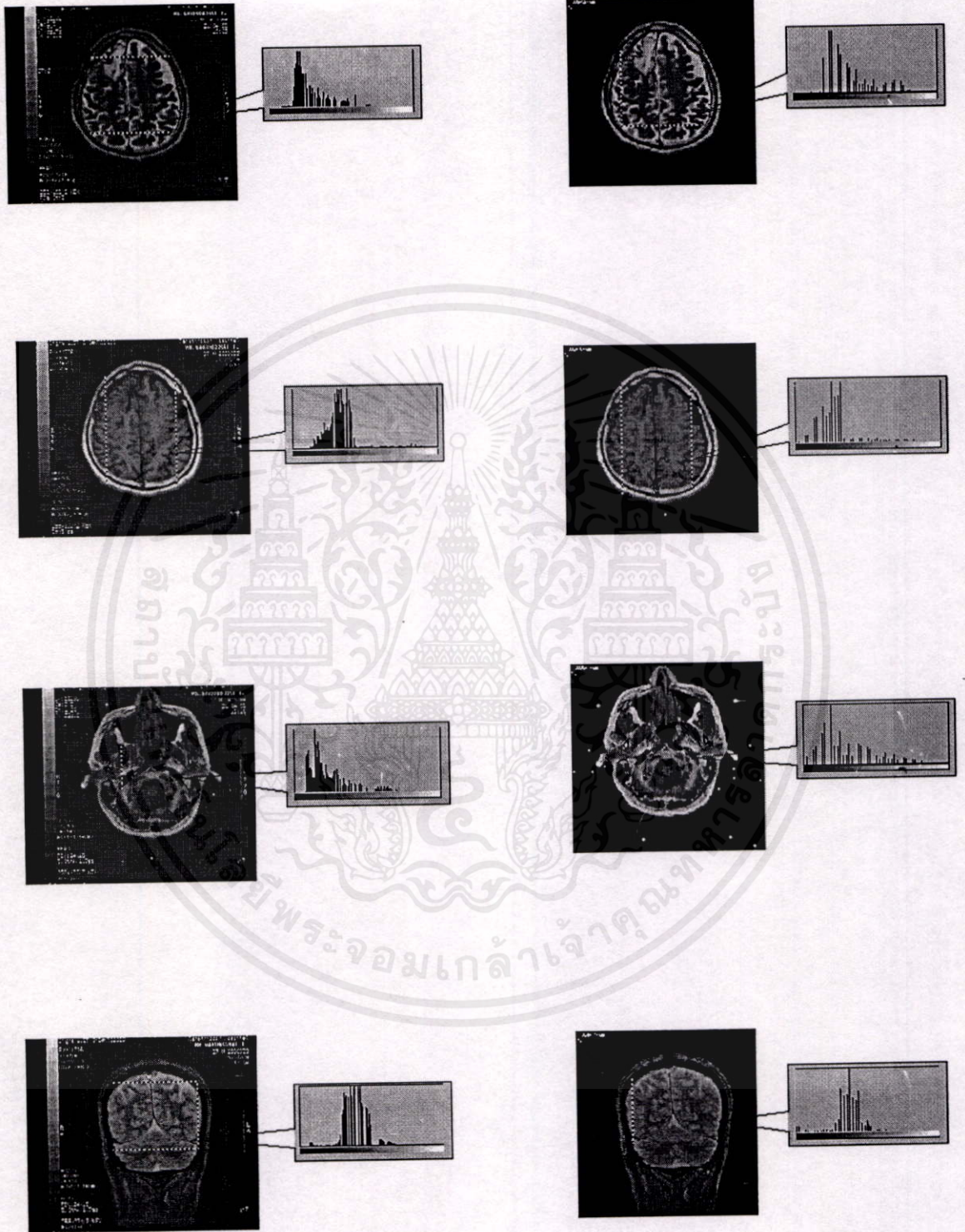
จากภาพที่แสดงข้างบนเป็นภาพที่ได้รับจากการจัดเก็บจากเครื่อง MRI ยี่ห้อ GE ภาพที่แสดงให้เห็นข้างบนเป็นการแสดงภาพที่ได้รับด้วยเครื่องที่ออกแบบโดยใช้ความถี่ในการจัดเก็บที่ 26.67 MHz กับภาพที่ได้รับจาก RAW DATA ซึ่งเป็นข้อมูลที่รับจากตัวเครื่อง MRI โดยลักษณะของภาพทั้งสองจะมีลักษณะที่แตกต่างกันคั้งนี้คือภาพที่ได้รับจากค่า RAW DATA จะไม่มีตัวหนังสือและ GRAY SCALE ปรากฏอยู่ ส่วนภาพที่ได้รับจากการจัดเก็บด้วยเครื่องจะมีตัวหนังสือและ GRAY SCALE แสดงให้เห็น เหตุที่เป็นเช่นนี้เพราะเครื่อง MRI จะมีการนำข้อมูลในส่วนของ RAW DATA มาผสมกับส่วนที่เป็น GRAY SCALE และตัวหนังสือก่อนที่ส่งไปแสดงผลยัง CRT จึงทำให้เห็นข้อแตกต่างดังกล่าว ในขณะที่ขนาดของภาพที่ได้รับจากการจัดเก็บด้วยเครื่องที่ออกแบบจะมีขนาดทางด้านแนวนอนกว้างกว่าภาพที่ได้รับจากค่าของ RAW DATA ซึ่งเป็นผลมาจากการเลือกความถี่ที่ใช้ในการสุ่มตัวอย่างมีค่าที่ไม่ถูกต้องหรือไม่เหมาะสมกับภาพที่ต้องการทำการจัดเก็บ จากตัวอย่างภาพที่แสดงให้เห็นเป็นการใช้ความถี่ในการสุ่มตัวอย่างที่สูงเกินไป การแก้ไขทำได้ด้วยการเลือกความถี่ที่ใช้ในการสุ่มตัวอย่างให้มีความเหมาะสมกับเครื่องที่ต้องการจัดเก็บ

จากปัญหาที่ได้รับจากการทดลองดังที่กล่าวมาในตอนต้น ท้ายที่สุดแล้วได้ทำการแก้ไขปัญหาดังกล่าวที่เกิดขึ้น จนกระทั่งภาพที่ได้รับมีลักษณะเช่นเดียวกับภาพที่ต้องการจัดเก็บ ในส่วนนี้เป็นการแสดงให้เห็นถึงการเปรียบเทียบระหว่างภาพที่ได้รับจากการจัดเก็บด้วยเครื่องที่ออกแบบกับภาพที่ได้รับจากค่าของ RAW DATA ของเครื่องมือแพทย์

การเปรียบเทียบจะทำการเปรียบเทียบโดยใช้การเปรียบเทียบด้วยฮิสโตแกรม ข้อมูลที่ใช้ในการเปรียบเทียบเป็นข้อมูลที่ได้รับจากเครื่อง MRI ยี่ห้อ GE จากโรงพยาบาลรามธิบดี ภาพที่ได้รับจากการจัดเก็บมีค่าความละเอียดที่ 610X525 [8] ในการเปรียบเทียบจะเลือกเปรียบเทียบเฉพาะบริเวณใดบริเวณหนึ่งเท่านั้น รูปที่ได้รับจากการจัดเก็บด้วยเครื่องที่ออกแบบและภาพจริงที่ได้รับจากค่าของ RAW DATA จากตัวเครื่อง รวมทั้งผลของฮิสโตแกรมที่ได้รับสามารถแสดงให้เห็นได้ดังรูปที่ 5.5

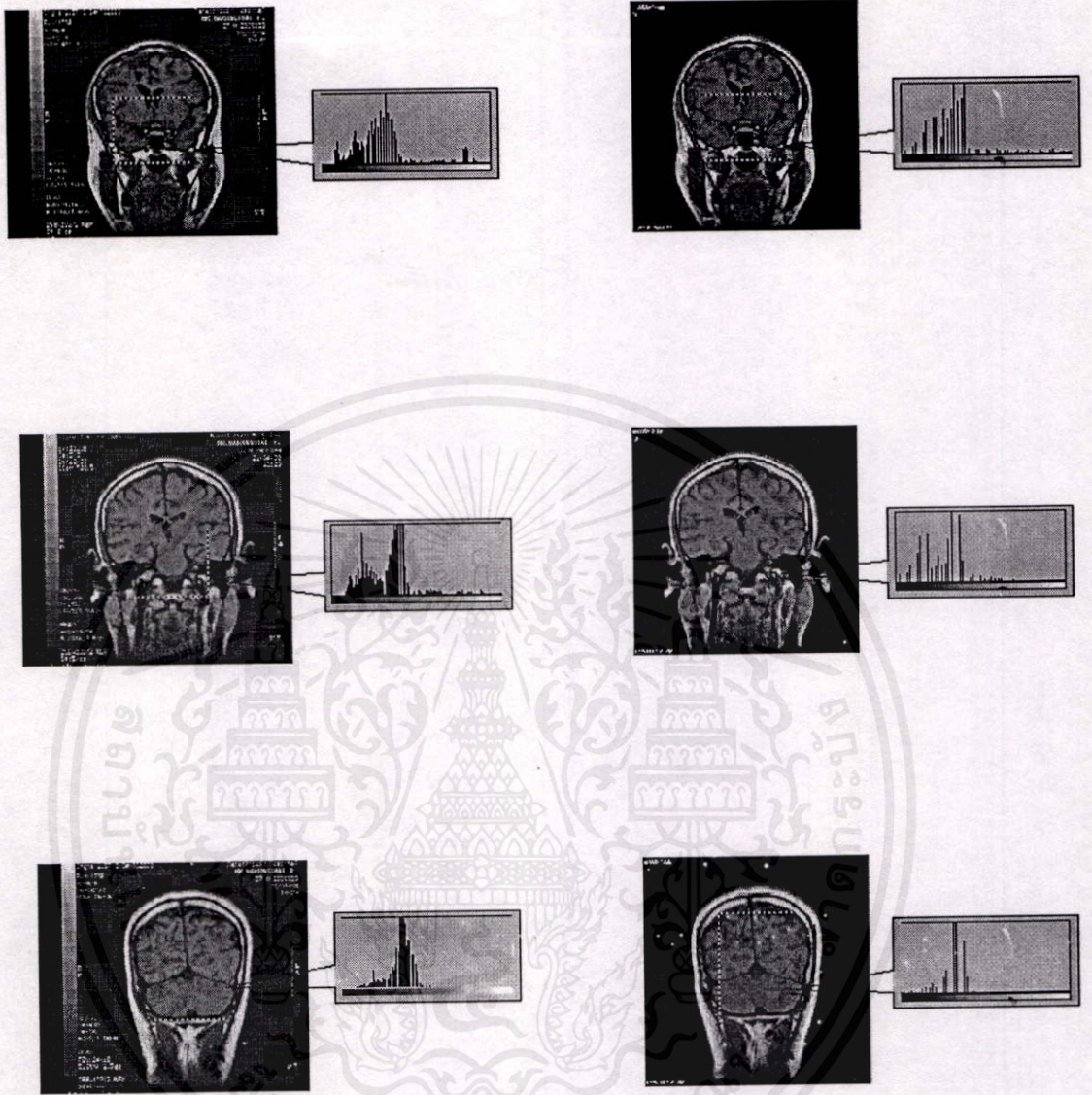


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีรูปที่ 5.5 แสดงการเปรียบเทียบภาพที่ได้รับจากเครื่องที่ออกแบบและภาพที่ได้รับจากค่า RAW
DATA จากเครื่อง MRI โดยใช้ฮิสโตแกรม



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.5 (ต่อ) แสดงการเปรียบเทียบภาพที่ได้รับจากเครื่องที่ออกแบบและภาพที่ได้รับจากค่า RAW
DATA จากเครื่อง MRI โดยใช้ฮิสโตแกรม



รูปที่ 5.5 (ต่อ) แสดงการเปรียบเทียบภาพที่ได้รับจากเครื่องที่ออกแบบและภาพที่ได้รับจากค่า RAW DATA จากเครื่อง MRI โดยใช้ฮิสโตแกรม

จากภาพที่แสดงในรูปที่ 5.5 ทั้งหมดเป็นการแสดงภาพที่ได้รับจากการจัดเก็บจากเครื่องมือที่ได้ออกแบบกับภาพที่ได้รับจากค่า RAW DATA จากส่วนของตัวเครื่อง โดยภาพที่ได้รับจากการจัดเก็บด้วยเครื่องที่ออกแบบจะแสดงไว้ทางด้านซ้ายส่วนภาพที่ได้รับจากค่าของ RAW DATA จะแสดงไว้ทางด้านขวา ขนาดของภาพที่ได้รับจากวิธีทั้งสองจะมีขนาดที่เท่ากัน โดยเครื่องที่ออกแบบเลือกความถี่ที่ใช้ในการสุมตัวอย่างที่ 24.12 MHz ซึ่งเป็นความถี่เดียวกันกับที่เครื่องใช้ และเมื่อทำการเปรียบเทียบความแตกต่างของภาพที่ได้รับทั้งสองกรณีด้วยฮิสโตแกรม ลักษณะของฮิสโต-

แกรมที่ได้รับจากทั้งสองกรณีจะมีลักษณะของฮิสโตแกรมที่คล้ายกัน แต่ภาพที่ได้รับจากการจัดเก็บด้วยเครื่องที่ออกแบบจะมีค่าจำนวนระดับของ GRAY SCALE ที่มากกว่า สาเหตุที่เป็นเช่นนี้เป็นเพราะค่า RAW DATA ของเครื่อง MRI จะมีค่าความละเอียดที่ 256X256 ก่อนนำไปแสดงที่หน้าจอ CRT ในส่วนคอนโซลของเครื่อง MRI จะมีการนำค่า RAW DATA ดังกล่าวไปผ่านกระบวนการ INTERPOLATED [7] ซึ่งจะทำให้ได้ภาพขนาด 512X512 แล้วส่งไปแสดงผลทางหน้าจอ CRT ด้วยวิธีในการทำ INTERPOLATED ดังกล่าวนี้ทำให้ภาพที่แสดงทางหน้าจอ CRT มีค่า GRAY SCALE ที่เป็นค่าเฉลี่ยที่เกิดจากค่าของพิกเซลสองพิกเซลรวมอยู่ด้วย และเนื่องจากการจัดเก็บของเครื่องที่ออกแบบได้ทำการจัดเก็บจากสัญญาณวิดีโอในคอนโซลของเครื่อง จึงเป็นเหตุผลที่ทำให้ค่า GRAY SCALE ของภาพที่ได้รับจากการจัดเก็บด้วยเครื่องที่ออกแบบมีจำนวนระดับของ GRAY SCALE ที่มากกว่าภาพที่ได้จากค่า RAW DATA

ในการนำภาพที่ได้รับจากการจัดเก็บด้วยเครื่องมือที่ออกแบบไปใช้ในการวินิจฉัยโรคให้กับคนไข้ได้รับคำแนะนำจาก ผศ.นพ.รามเมศร์ วัชรสินธุ์ ภาควิชารังสีเทคนิค โรงพยาบาลรามารินทร์ว่าภาพดังกล่าวมีคุณภาพที่เพียงพอที่จะนำไปใช้ในการวินิจฉัยโรคได้

5.2 ข้อเสนอแนะในการพัฒนา

ในการพัฒนาโครงการนี้ต่อไปสิ่งที่ควรจะทำต่อไปมีดังต่อไปนี้

1. ทำการพัฒนาให้เป็นระบบที่สามารถทำงานได้ตามเวลาจริง
2. ทำการพัฒนาให้สามารถทำการเก็บข้อมูลภาพสีได้
3. ทำการพัฒนาทางด้านโปรแกรมเพื่อใช้ในการประมวลผลภาพที่ได้
4. ทำการพัฒนาทางด้านโปรแกรมเพื่อทำการบีบอัดข้อมูลภาพ ช่วยประหยัดเนื้อที่ที่ใช้ในการจัดเก็บข้อมูล
5. ทำการพัฒนาทางด้านโปรแกรมเพื่อให้ใช้งานได้ง่าย โดยสามารถที่จะทำการปรับแต่งค่าต่างๆ ได้จากทางหน้าจอแสดงผล
6. ถ้าทำการจัดเก็บข้อมูลภาพทั้งหมดใน 1 เฟรมแล้วใช้ซอฟต์แวร์เป็นตัวกำหนดตำแหน่งเริ่มต้นและสิ้นสุดของข้อมูลที่จะทำการจัดเก็บ จะช่วยลดจำนวนฮาร์ดแวร์ลงได้อย่างมากแต่ในขณะเดียวกันก็จะทำให้เปลืองเนื้อที่ของหน่วยความจำที่ใช้ในการจัดเก็บ

เอกสารนี้เป็นเอกสารที่เก็บไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3 อุปสรรคที่พบในการวิจัย

ในการทดลองมีปัญหาอย่างมากในเรื่องของความเร็วที่ใช้ในการจัดเก็บ โดยอุปกรณ์ที่นำมาใช้จะต้องมีความเร็วที่สูงเพียงพอที่จะทำงานได้โดยไม่มีข้อผิดพลาด ในขณะที่เดียวกันอุปกรณ์หลักที่ถือได้ว่าเป็นหัวใจสำคัญคือ A/D และหน่วยความจำนั้นไม่สามารถที่จะจัดหาได้จากภายในประเทศจึงทำให้ต้องมีการออกแบบเป็นวงจรที่ใช้อุปกรณ์ที่มีขายภายในประเทศ ซึ่งทำให้วงจรที่ทำการออกแบบเป็นวงจรมหาศาล แต่ในขณะเดียวกันจะทำให้การดูแลรักษาสามารถทำได้สะดวก



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

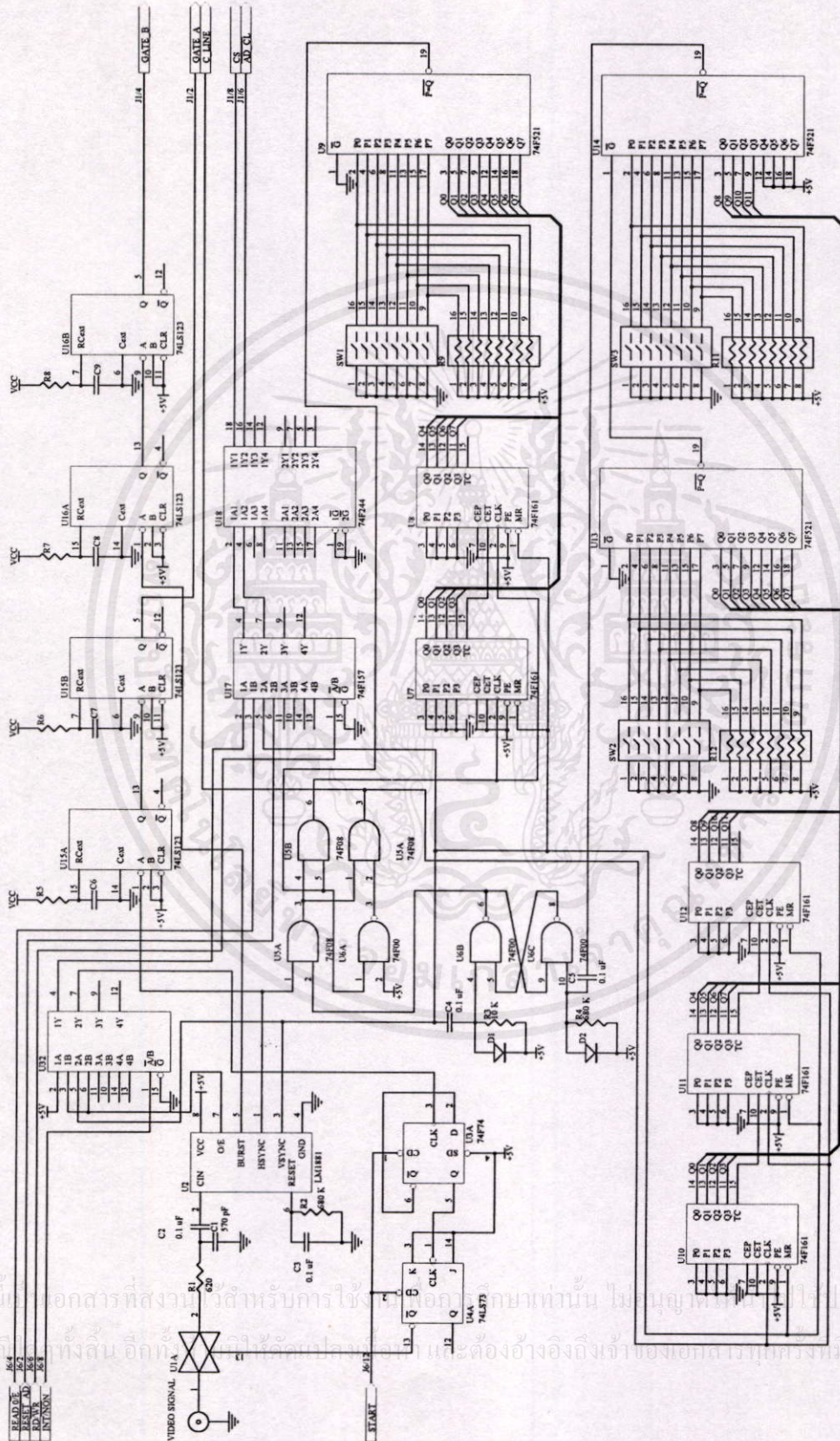
- [1]Hitachi. "Technical Guide for Whole-Body X-Ray CT System Model CT-W4-40"Hitachi Company, 1983
- [2]นาย บัณฑิต สุนนวัฒน์เดช "แผงวงจรเก็บข้อมูลภาพที่ประกอบด้วยฟังก์ชันหน่วยความจำ" วิทยานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรมหาบัณฑิต สาขา วิศวกรรมไฟฟ้า สถาบันเทคโนโลยีพระจอมเกล้าลาดกระบัง ปีการศึกษา 2539
- [3] IBM. "PC/AT Technical Reference" IBM, 1984
- [4]Avtar Singh,Walter A. Triebel. "16-Bit and 32-Bit Microprocessors Architecture,Software,and Interfacing Techniques" Prentice-Hall International, 1991
- [5]Kate Gregory,Clayton Walnum,and Paul Kimmel. "Using Visual C++ 4.2" QUE, 1996
- [6]David C.Kay&John R.Levine. "Graphics File Formats" Windcrest/McGraw-Hill, 1992
- [7]Anil K.Jain. "Fundamentals of Digital Image Processing" Prentice-Hall International, 1989
- [8]General Electric. "Service Manual" General Electric Company, 1983

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



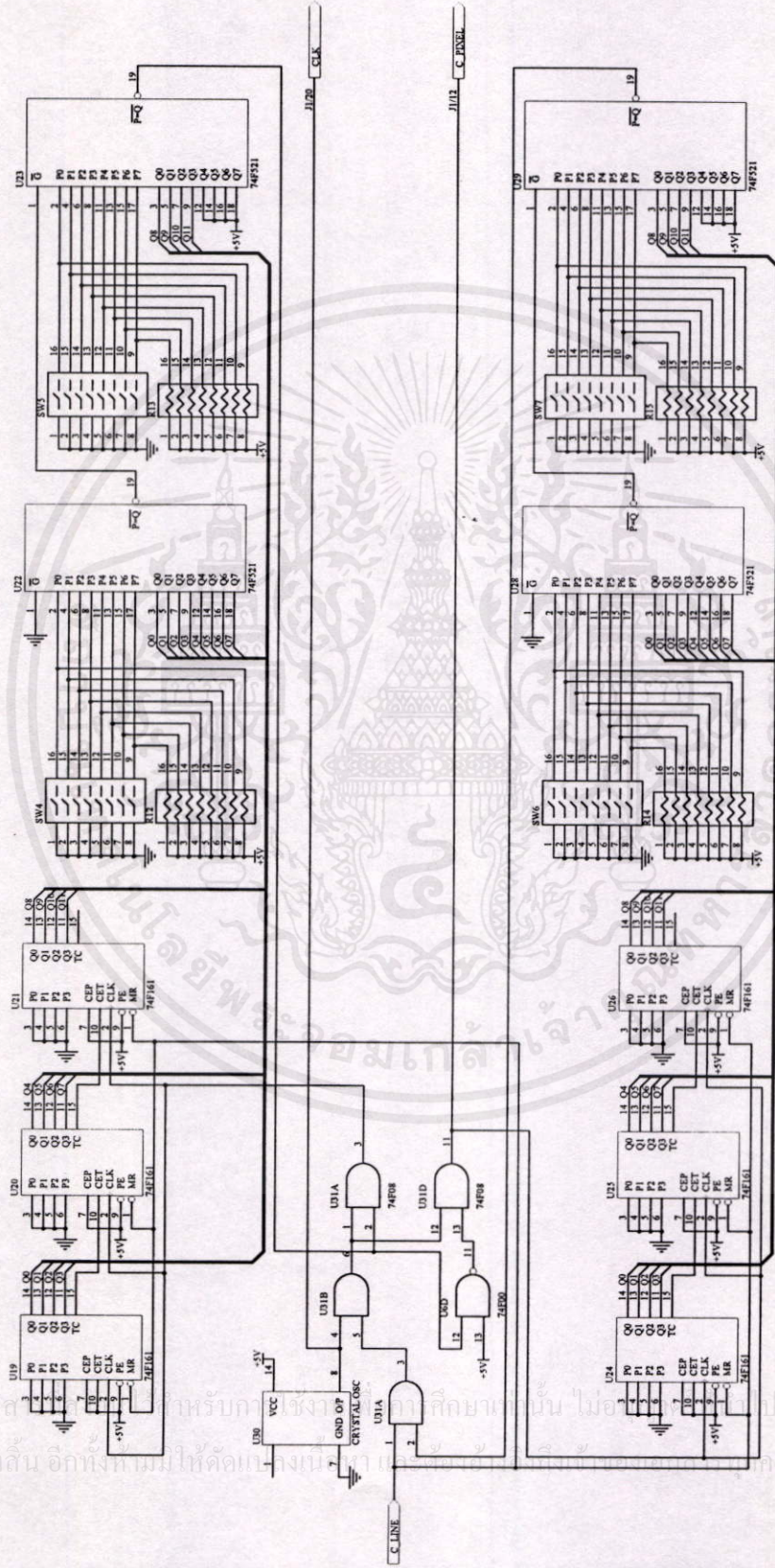
ภาคผนวก ก.
รายละเอียดของวงจรทั้งหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



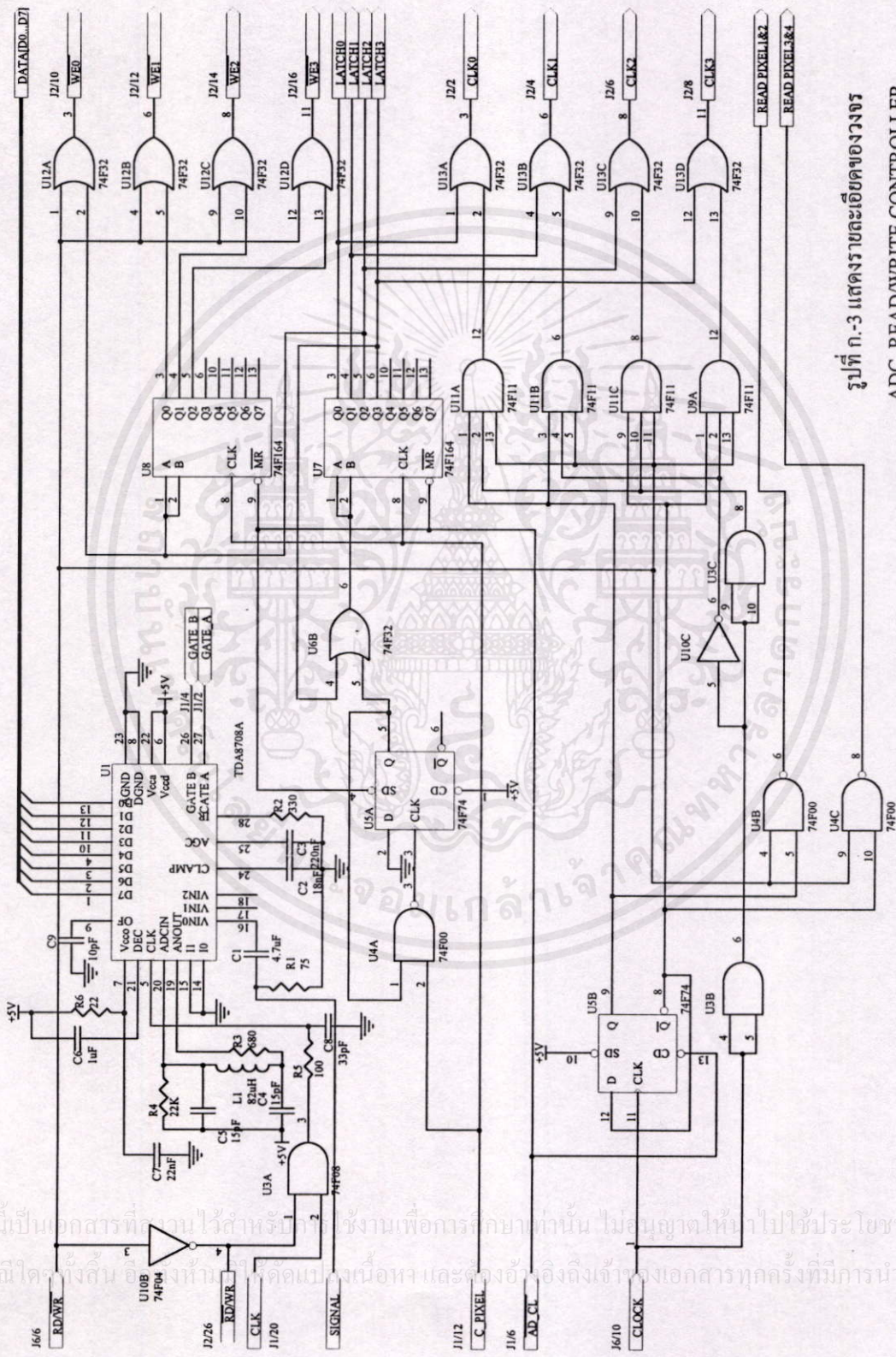
รูปที่ ก.-1 แสดงรายละเอียดของวงจร LINE COUNTER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาตจากทางบริษัทฯ
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งการนำเอกสารนี้ไปเผยแพร่โดยไม่ได้รับอนุญาตจากทางบริษัทฯ จะต้องอ้างอิงถึงเจ้าของเอกสารที่แท้จริงในการนำไปใช้



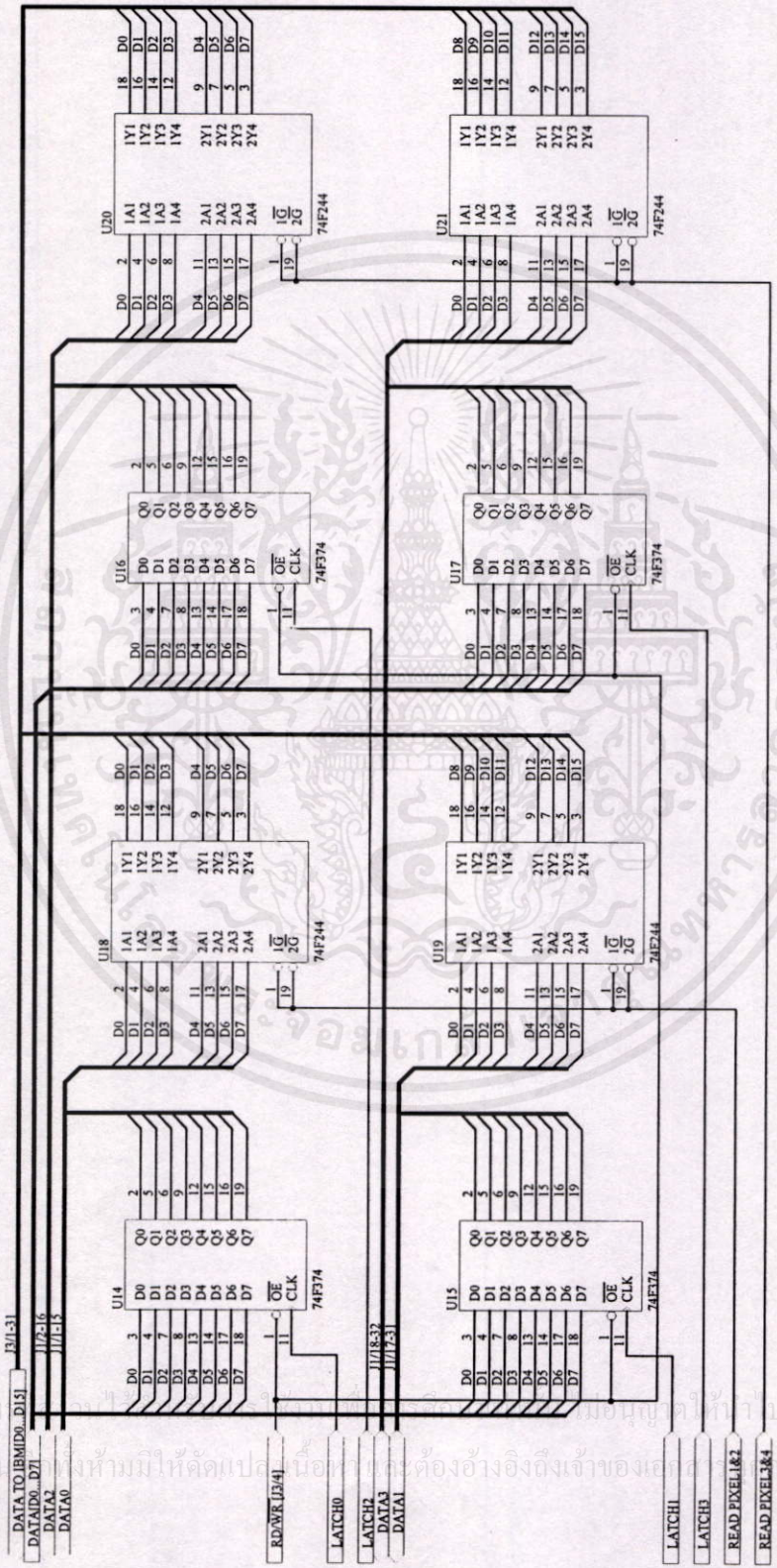
รูปที่ ก.-2 แสดงรายละเอียดของวงจร PIXEL COUNTER

เอกสารนี้เป็นเอกสารสำหรับทำวิทยานิพนธ์เท่านั้น ไม่ควรนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรรมใดๆทั้งสิ้น อีกทั้งยังมีให้คัดลอกเผยแพร่ได้ฟรีโดยไม่มีการนำไปใช้



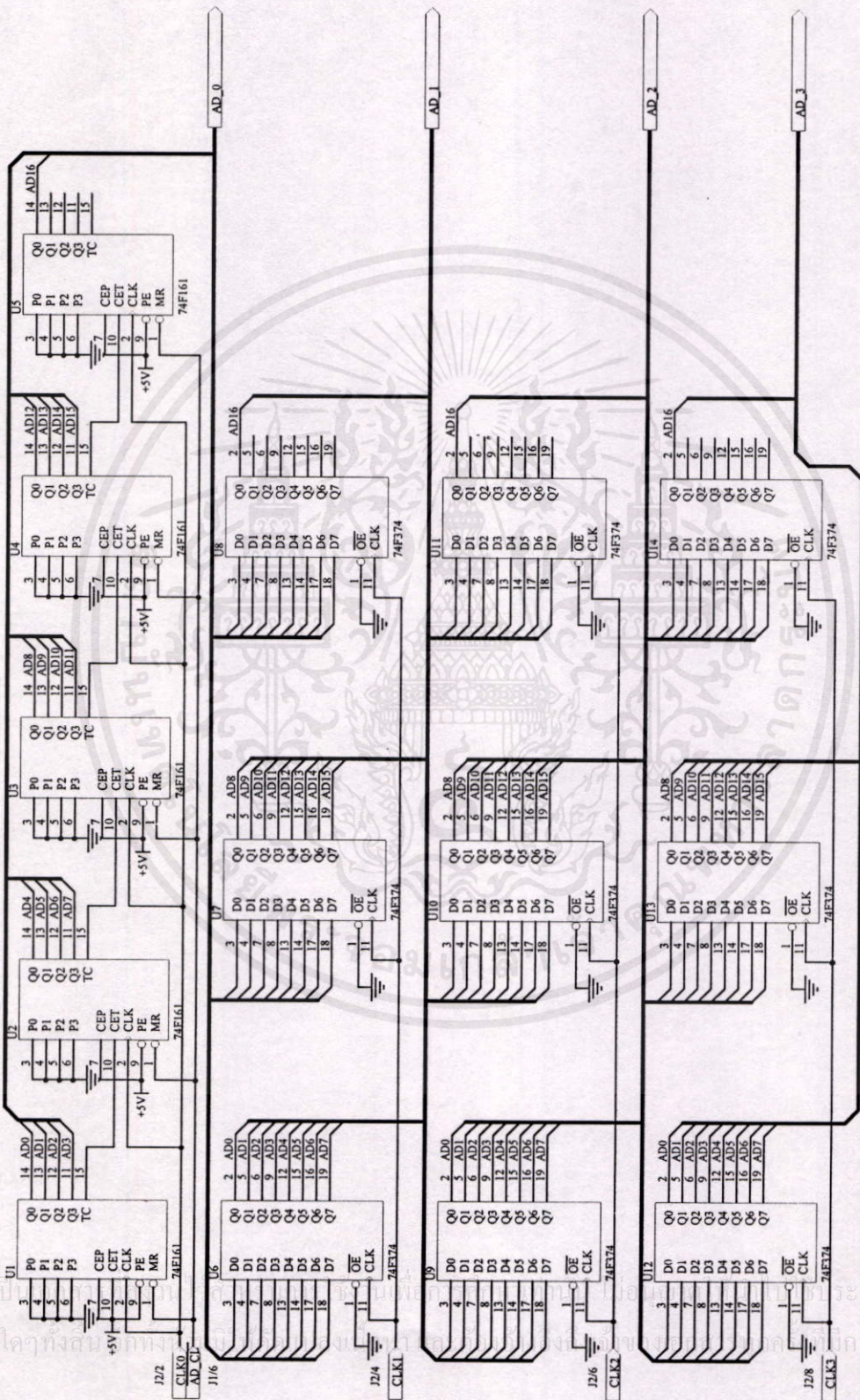
รูปที่ ก.-3 แสดงรายละเอียดของวงจร
ADC READ/WRITE CONTROLLER

เอกสารนี้เป็นเอกสารที่ทำงานไว้สำหรับงานวิชาการเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น ขอสงวนสิทธิ์ในเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

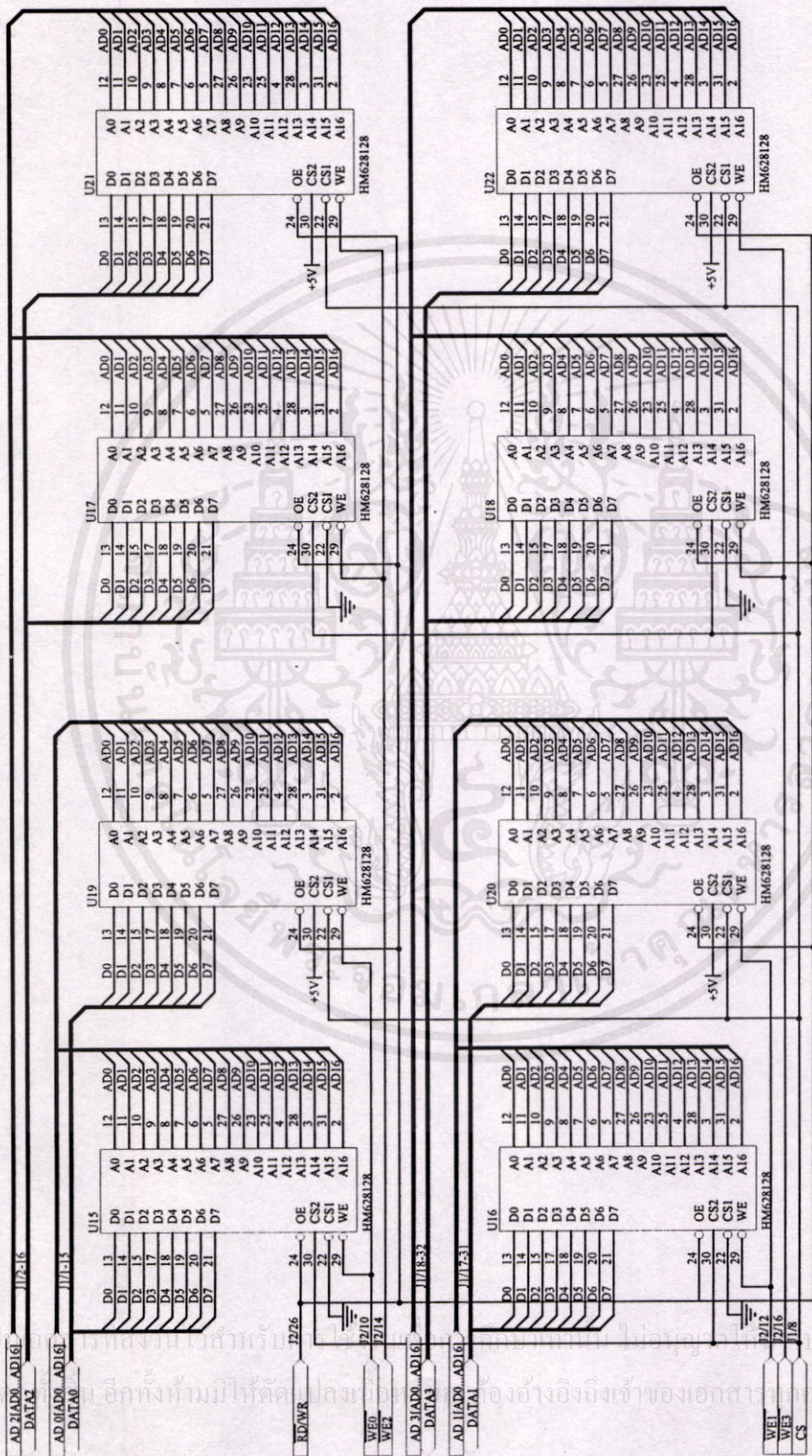


รูปที่ ก.-4 แสดงรายละเอียดของวงจรมัลติเพล็กซ์และหน่วยข้อมูล

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี
ไม่ว่ากรณีใดๆก็ตาม ห้ามมิให้คัดลอก, กระจาย, หรือทำซ้ำโดยไม่ได้รับอนุญาตจากทางมหาวิทยาลัย

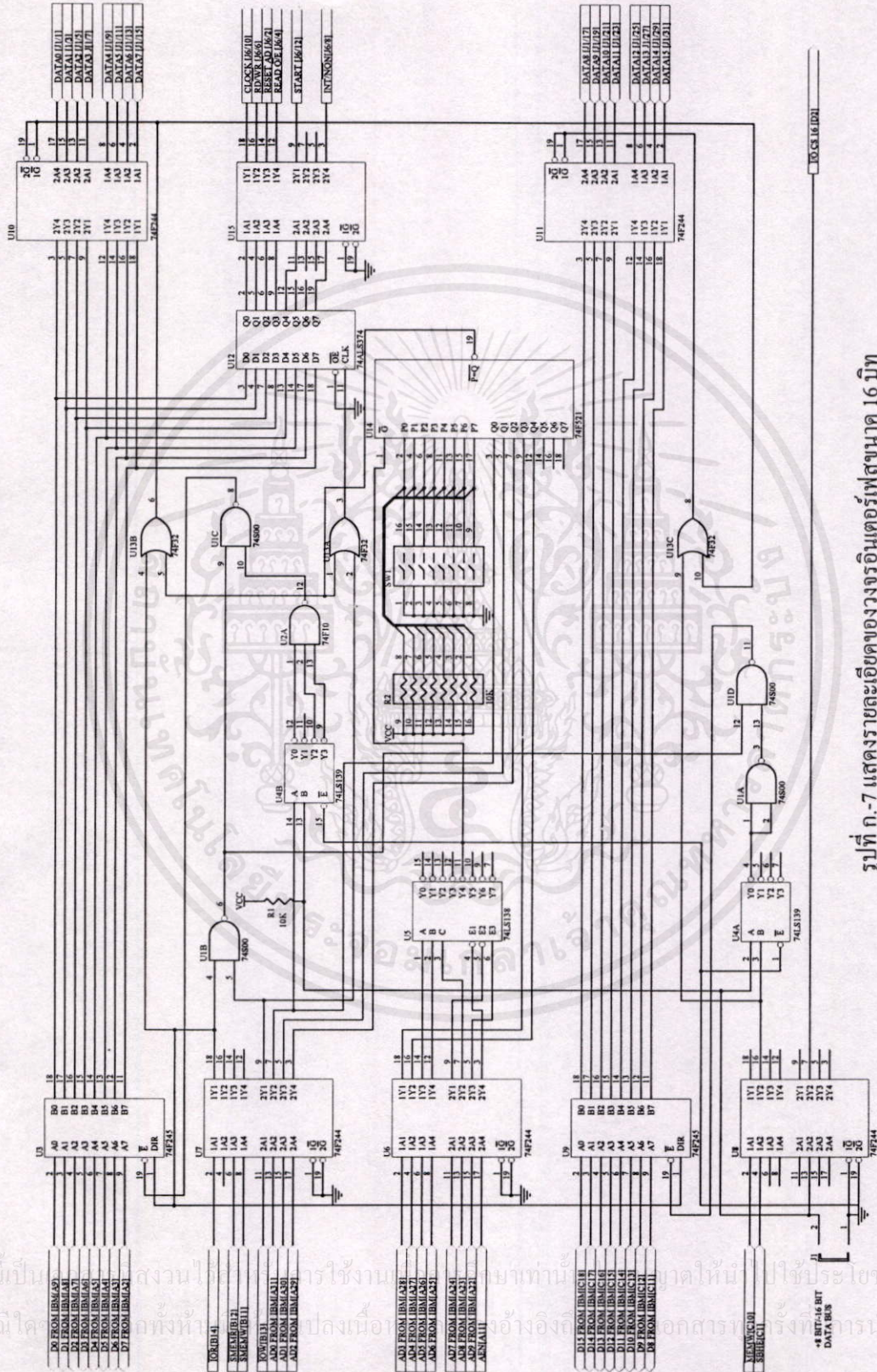


รูปที่ ก.-5 แสดงรายละเอียดของวงจรสร้างถ้อยงานแอดเดรสให้หน่วยความจำ



รูปที่ ก.-6 แสดงรายละเอียดของวงจรมหน่วยความจำ

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี
ไม่อาจคัดลอกหรือทำซ้ำโดยไม่ได้รับอนุญาตจากทางมหาวิทยาลัย
หากท่านมีข้อสงสัยหรือต้องการข้อมูลเพิ่มเติม กรุณาติดต่อฝ่ายวิชาการ
ของทางมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี โทร. 02-232-4000



รูปที่ ก-7 แสดงรายละเอียดของวงจรถอนแรมขนาด 16 บิต

เอกสารนี้เป็นส่วนหนึ่งของงานวิจัยที่จัดทำขึ้นเพื่อใช้ในการศึกษาเท่านั้น ไม่ควรนำเอกสารนี้ไปใช้ประโยชน์ด้านการค้า

สงวนลิขสิทธิ์ในสิ่งที่ปรากฏในเอกสารนี้ หากมีข้อผิดพลาดประการใดขออภัยไว้ก่อน

*8 BIT-16 BIT DATA BUS

ประวัติผู้เขียน

นายสหัส พิภอ่อน เกิดเมื่อวันที่ 13 กรกฎาคม 2510 ที่จังหวัดสมุทรปราการ สำเร็จการศึกษาอุตสาหกรรมศาสตรบัณฑิต จากสถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง ปีการศึกษา 2535

เข้าทำงานในตำแหน่งช่างซ่อมเครื่องมือแพทย์ บริษัทวิทยาคม (มหาชน) จำกัด ตำแหน่ง Supervisor ปัจจุบันเป็นวิศวกรเครื่องมือแพทย์ของบริษัท VK SYSTEM & SUPPLY จำกัด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้