

การออกแบบให้ ได้ช่วงไดนามิกกว้างสำหรับวงจร DDCC และ DVCC

A DESIGN OF WIDE DYNAMIC RANGE DDCC AND DVCC CIRCUITS



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของงานที่ศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิตที่

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

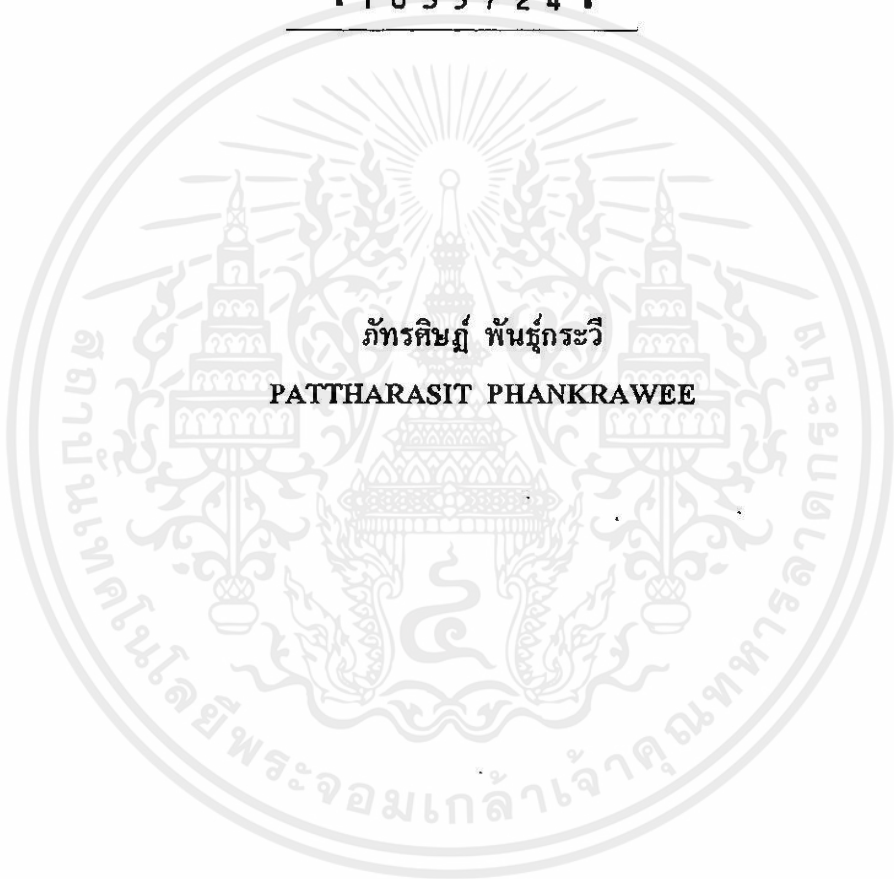
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2543

ISBN 974-622-705-8

การออกแบบให้ได้ช่วงไดนามิกกว้างสำหรับวงจร DDCC และ DVCC

A DESIGN OF WIDE DYNAMIC RANGE DDCC AND DVCC CIRCUITS



ภัทรศิษฏ์ พันธุ์กระวี

PATTHARASIT PHANKRAWEE

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต  
สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2543

ISBN 974-622-706-8

เลขหมู่.....  
เลขทะเบียน..... 35724  
จัน, เดือน, ปี 9 ส.ย. 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในอาคารเรียนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องแจ้งถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**A DESIGN OF WIDE DYNAMIC RANGE  
DDCC AND DVCC CIRCUITS**



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENT FOR THE DEGREE OF  
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING  
SCHOOL OF GRADUATE STUDIES**

เอกสารนี้เป็นเอกสารของสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และ 2000  
งอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**ISBN 974-622-706-8**



**COPYRIGHT 2000**

**SCHOOL OF GRADUATE STUDIES**

**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

หัวข้อวิทยานิพนธ์	การออกแบบให้ได้ช่วงไดนามิกกว้าง สำหรับวงจร DDCC และ DVCC
นักศึกษา	นายภัทรศิษฐ์ พันธุ์กระวี
รหัสประจำตัว	36061033
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2543
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ. ดร. กอบชัย เดชหาญ

### บทคัดย่อ

วิทยานิพนธ์ฉบับนี้เสนอทฤษฎีและการประยุกต์ใช้งานวงจร Differential Difference Current Conveyor (DDCC) และ วงจร Differential Voltage Current Conveyor (DVCC) โดยใช้เทคโนโลยีแบบมอสเฟต โดยวงจรทั้งสองเป็นการรวมข้อเด่นของวงจร Differential Difference Amplifier (DDA) และวงจร Second generation Current Conveyor (CCII) เข้าด้วยกัน จึงทำให้วงจร DDCC และ DVCC มีความต้านทานทางด้านขาเข้าสูง และยังสามารถรับแรงดันอินพุตที่มีความแตกต่างได้ดี สามารถนำ วงจร DDCC และ DVCC ไปประยุกต์ใช้งานได้อย่างมากมาย เช่น วงจรกำลังสอง, วงจรคูณสัญญาณและวงจรกรองความถี่ วงจร DDCC และ DVCC ที่นำเสนอมีช่วงปฏิบัติงานอินพุตที่กว้างและมีความเป็นเชิงเส้นกว้าง พร้อมแสดงผลการทดลองและผลจากการเลียนแบบด้วย Pspice จึงสามารถนำวงจร DDCC และ DVCC ที่นำเสนอไปประยุกต์ใช้งานด้านประมวลผลสัญญาณอนาล็อกได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis title	A design of wide dynamic range DDCC and DVCC circuits
Student	Pattharasit Phankrawee
Student ID.	36061033
Degree	Master of Engineering
Programme	Electrical Engineering
Year	2000
Thesis Advisor	Assoc. Prof. Dr. Kobchai Dejhan

### ABSTRACT

This thesis proposes a design and applications of CMOS Differential Difference Current Conveyor (DDCC) and Differential Voltage Current Conveyor (DVCC). All circuits have been improved for obtaining the better performances by using MOSFET. Both DDCC and DVCC combine some advantages of the Differential Difference Amplifier (DDA) and the Second Generation Current Conveyor (CCII). Thus, DDCC and DVCC input terminals have high input impedance with good differential signal handling. The DDCC and DVCC have variety applications such as frequency double, four quadrants analog multiplier, filter circuit, and etc. The proposed CMOS DDCC and DVCC have a wide dynamic range with good linearity. The simulation results by Pspice program are demonstrated the performances of the proposed circuits, which are expected to be used in analog signal processing applications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

งานวิจัยนี้สำเร็จลุล่วงไปได้ด้วยดี เนื่องจากได้รับความช่วยเหลือและเอื้อเฟื้อจากบุคคลต่างๆ ดังต่อไปนี้

ผู้วิจัยกราบขอขอบพระคุณรองศาสตราจารย์ ดร. กอบชัย เศรษฐาญา อาจารย์ผู้ควบคุม วิทยานิพนธ์ไว้เป็นอย่างสูง ที่ได้ให้คำแนะนำอันเป็นประโยชน์ในการแก้ปัญหาที่เกิดขึ้นในการทำ วิจัย อีกทั้งให้โอกาสผู้วิจัยได้เข้าพบเพื่อปรึกษาเกี่ยวกับงานวิจัยนี้ตลอดมา

ขอขอบคุณคุณบุญทวี แก้วเวณาม ผู้เอื้อเฟื้อเครื่องพิมพ์ในงานวิทยานิพนธ์ฉบับนี้

ขอขอบคุณเป็นพิเศษสำหรับคุณปิ่นชนิต บัณฑิตกุล ผู้ช่วยเหลือผู้วิจัยในการพิมพ์ข้อมูล พร้อมทั้งเป็นกำลังใจที่ดีให้กับผู้วิจัยตลอดมา

ภัทรศิษฏ์ พันธุ์กระวี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญ

หน้า

บทคัดย่อภาษาไทย .....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญตาราง.....	IV
สารบัญภาพ.....	V
บทที่ 1 บทนำ.....	1
1.1 กล่าวนำ.....	1
1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์.....	1
1.3 หลักการใหม่ในวิทยานิพนธ์.....	2
1.4 รายละเอียดของวิทยานิพนธ์.....	2
บทที่ 2 ทฤษฎีการทำงานของมอสเฟต.....	4
2.1 บทนำ.....	4
2.2 ชนิดของมอสเฟต.....	4
2.3 โครงสร้างและการไบอัสของมอสเฟต.....	5
2.4 สัญลักษณ์ของมอสเฟต.....	8
2.5 คุณสมบัติการทำงานนุของมอสเฟต.....	10
2.6 แบบจำลองของมอสเฟต.....	12
2.7 เปรียบเทียบข้อดีและข้อเสียระหว่างมอสเฟตกับไบโพลาร์ทรานซิสเตอร์.....	13
2.8 บทสรุป.....	15
บทที่ 3 วงจร DDCC และ DVCC.....	16
3.1 บทนำ.....	16
3.2 คุณสมบัติของวงจร DVCC.....	17
3.3 คุณสมบัติของวงจร DDCC.....	18
3.4 การวิเคราะห์คุณสมบัติของวงจรในทางทฤษฎี.....	20
3.4.1 การวิเคราะห์ค่าอัตราส่วนของ $V_x / V_y$ .....	20

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี การนำเอกสารนี้ไปใช้ในการค้าไม่ว่ากรณีใดๆทั้งสิ้น ถือว่าผิดกฎหมาย

## สารบัญ (ต่อ)

หน้า

3.4.2	การหาช่วงศักดาปฏิบัติงานอินพุท.....	25
3.5	ผลการเขียนแบบการทำงานจาก โปรแกรม Pspice.....	27
3.6	การทดสอบศักดาที่พอร์ท X ของวงจร DDCC.....	30
3.7	บทสรุป.....	31
บทที่ 4	การประยุกต์เป็นวงจรคำนวณทางคณิตศาสตร์.....	32
4.1	บทนำ.....	32
4.2	การประยุกต์ใช้งานเป็นวงจรทวีความถี่.....	32
4.2.1	หลักการเบื้องต้น.....	32
4.2.2	ผลการเขียนแบบการทำงานโดยโปรแกรม Pspice.....	35
4.3	การประยุกต์ใช้งานเป็นวงจรคูณสัญญาณอนาลอก 4 ควอดแดรนต์.....	37
4.3.1	หลักการเบื้องต้น.....	38
4.3.2	ผลการเขียนแบบการทำงานโดยโปรแกรม Pspice.....	40
4.4	บทสรุป.....	42
บทที่ 5	การประยุกต์ใช้งานเป็นวงจรกรองความถี่.....	43
5.1	บทนำ.....	43
5.2	วงจรมัลติเพอร์เรนเซียลอินทรีเกรเตอร์.....	43
5.3	วงจรกรองความถี่ในโหมดแรงดันแบบไบควอท.....	44
5.4	วงจรกรองความถี่ในโหมดกระแสแบบไบควอท.....	46
5.5	บทสรุป.....	48
บทที่ 6	บทสรุป.....	49
เอกสารอ้างอิง.....		50
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่า	ภาคผนวก ก.....	53
	ภาคผนวก ก โปรแกรม Pspice ที่ใช้ในการวิเคราะห์ในวิทยานิพนธ์.....	54

## สารบัญ (ต่อ)

ภาคผนวก ข ผลงานวิจัยที่ได้ตีพิมพ์ในวารสารวิชาการ.....	60
ประวัติผู้เขียน.....	61



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญตาราง

ตารางที่

หน้า

3.1 ขนาด W/L ของทรานซิสเตอร์.....28



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญรูป

รูปที่	หน้า
2.1	โครงสร้างของมอสเฟตชนิดเอ็น-แชนแนล ก. E-MOSFET ข. D-MOSFET.....4
2.2	แสดงกราฟคุณสมบัติของ NMOS ก. E-MOSFET ข. D-MOSFET.....5
2.3	โครงสร้างของ NMOS.....6
2.4	โครงสร้างของ PMOS.....6
2.5	แสดงการไบแอสแรงดันของ ก. NMOS ข. PMOS.....7
2.6	แสดงสัญลักษณ์แบบต่างๆ ของมอสเฟต.....9
2.7	กราฟแสดงคุณสมบัติของมอสเฟต.....11
2.8	กราฟแสดงความสัมพันธ์ระหว่าง $I_D$ กับ $V_{GS}$ .....11
3.1	สัญลักษณ์ของวงจร DVCC.....17
3.2	สัญลักษณ์ของวงจร DDCC.....18
3.3	วงจรสายพานกระแสชนิดพอร์ทอินพุตเป็นศักดาแตกต่างกัน (DVCC).....20
3.4	วงจรสมมูลย์ของมอสเฟตแบบ N-ch และ P-ch และแหล่งจ่ายกระแสคงที่.....21
3.5	แสดงการกำหนดโหนดของวงจร DVCC เพื่อใช้วิเคราะห์คุณสมบัติของวงจร.....22
3.6	วงจรสมมูลย์เพื่อคำนวณ $V_X / V_Y$ .....22
3.7	วงจรสมมูลย์เพื่อคำนวณหาอิมพีแดนซ์ที่พอร์ท X.....24
3.8	วงจรทรานคอนคัตแดนซ์แบบเชิงเส้น.....25
3.9ก	แสดงกระแส $I_{Z1} = I_X$ .....28
3.9ข	แสดงกระแส $I_{Z2} = -I_X$ .....29
3.10	แสดงความต้านทานที่พอร์ท X ซึ่งมีค่าเท่ากับ $68 \Omega$ .....29
3.11	แสดงผลการเลียนแบบหา $I_{Z1} / I_X$ .....30
3.12	สัญญาณอินพุต $V_{Y1}, V_{Y2}, V_{Y3}$ .....30
3.13	แสดงสัญญาณเอาต์พุต $V_X = V_{Y1} - V_{Y2} + V_{Y3}$ .....31
4.1	วงจรหาค่าความถี่โดยใช้วงจร DDCC.....33
4.2	แสดงสัญญาณอินพุต.....36
4.3	แสดงสัญญาณเอาต์พุตของวงจรหาค่าความถี่ที่พอร์ท $Z_1$ .....36
4.4	แสดงสัญญาณเอาต์พุตของวงจรหาค่าความถี่ที่พอร์ท $Z_2$ .....37
4.5	บล็อกไดอะแกรมวงจรคุณลักษณะ.....38

## สารบัญรูป (ต่อ)

รูปที่	หน้า
4.5 สัญลักษณ์ของวงจรทวีความถี่ (ก) ชนิดบวก และ (ข) ชนิดลบ.....	38
4.6 หลักการวงจรคูณอนาล็อก 4 ควอดแรนท.....	39
4.7 การทดลองเป็นวงจร Modulator ทางขนาด.....	40
4.8 (ก) อินพุท $V_1$ และ (ข) อินพุท $V_2$ .....	40-41
4.9 แสดงสัญญาณเอาต์พุทของวงจรมอดูเลเตอร์แบบบวก.....	41
4.10 แสดงเอาต์พุทของวงจรมอดูเลเตอร์แบบลบ.....	42
5.1 วงจรกรองความถี่ต่ำผ่าน โดยใช้วงจร DDCC.....	43
5.2 วงจรกรองความถี่สูงผ่าน โดยใช้วงจร DDCC.....	44
5.3 วงจรกรองความถี่แบบไบคอตในโหมดแรงดัน.....	45
5.4 เอ้าพุทของวงจรกรองความถี่ในโหมดแรงดัน.....	46
5.5 วงจรกรองความถี่แบบไบคอตในโหมดกระแส.....	46
5.6 เอ้าพุทของวงจรกรองความถี่ในโหมดกระแส.....	48

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 กล่าวนำ

ในปัจจุบันการออกแบบวงจรรวมนิยมใช้เทคโนโลยีวงจรรวมแบบมอส เนื่องจากสร้างได้ง่ายกว่าเทคโนโลยี วงจรรวมแบบไบโพลาร์ กล่าวคือ เทคโนโลยีแบบไบโพลาร์มีข้อเสีย คือทำงานด้วยกระแสไฟฟ้าซึ่งมีผลทำให้เกิดความร้อน จึงส่งผลให้ต้องวางตำแหน่งของทรานซิสเตอร์แต่ละตัวมีระยะห่างมากขึ้นและทำให้วงจรรวมที่ได้มีขนาดใหญ่ขึ้น นอกจากนี้กระบวนการสร้างและโครงสร้างของตัวไบโพลาร์ทรานซิสเตอร์มีความซับซ้อน ดังนั้นในวิทยานิพนธ์ฉบับนี้จึงเน้นไปที่การใช้มอสทรานซิสเตอร์ ซึ่งเหมาะสมสำหรับเทคโนโลยีวงจรรวมขนาดใหญ่มาก (VLSI)

วงจรรายพานกระแสได้ถูกนำเสนอและพัฒนาขึ้นเป็นครั้งแรกในปี ค.ศ. 1968 โดย A. Sedra และ K.C. Smith [2] และมีการพัฒนาออกแบบเรื่อยมาจนเป็นวงจรรายพานกระแสยุคที่สองและมีการประยุกต์ใช้อย่างมากมาย เช่น วงจรกำเนิดความถี่และวงจรรองความถี่ เป็นต้น แต่วงจรรายพานกระแสยุคที่สอง มีข้อด้อยตรงที่มีพอร์ทอินพุตเดียวที่มีความต้านทานขาเข้าสูง ดังนั้นเมื่อต้องประยุกต์ใช้งาน วงจรรายพานกระแสกับสัญญาณชนิดคิกคาแตกต่างกัน เช่น วงจรอินสทรูเมนต์แอมป์รีไฟเออร์ วงจรทวีความถี่จะต้องใช้วงจรรายพานกระแสยุคที่สอง (CCII) ถึงสองหรือสามชุด

วิทยานิพนธ์นี้จึงเป็นการค้นคว้าวิจัยและออกแบบวงจรรวมโดยวงจรมุ่งสนใจ คือ วงจร Differential Difference Current Conveyor (DDCC) [28] และ วงจร Differential Voltage Current Conveyor (DVCC) [3] ซึ่งเป็นวงจรรวมข้อดีของวงจรรวม Differential Difference Amplifier (DDA) [1] และ วงจร Second generation Current Conveyor (CCII) [2] เข้าไว้ด้วยกัน ซึ่งการสร้างวงจรรวมทำได้โดยใช้วงจรรวม Differential Pair 2 ชุด [3] มีข้อด้อยคือ ช่วงปฏิบัติการอินพุตแคบ จึงทำให้การประยุกต์ใช้งานได้ไม่มากนัก

### 1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์

วิทยานิพนธ์เรื่อง “การออกแบบให้ได้ช่วงกว้างไดนามิกของจุดสัญญาณเข้าสำหรับวงจรรวม DVCC และ DDCC” นี้ มีวัตถุประสงค์ดังต่อไปนี้

1. ใช้เทคโนโลยีวงจรรวมแบบมอสเฟต
2. วงจร DDCC และวงจรรวม DVCC ซึ่งมีคุณสมบัติทางด้านอินพุตเหมือนวงจรรวม DDA และมีคุณสมบัติทางด้านเอาพุต เหมือนวงจรรวม CCII คือ มีความต้านทานขาออกต่ำ, ความต้านทานขาเข้าสูง จำนวนอุปกรณ์น้อย และมีเกณฑ์และย่านปฏิบัติการทางความถี่กว้าง

การสร้างให้ได้สัญญาณทางด้านเข้าสูงจึงสามารถนำไปประยุกต์ใช้งานได้อย่างกว้างขวาง การออกแบบวงจร DDCC และ DVCC ให้ได้ช่วงกว้างของสัญญาณอินพุตและยืนยันคุณสมบัติของวงจร โดยการเลียนแบบการทำงานของวงจรที่ออกแบบโดยโปรแกรม Pspice

### 1.3 หลักการใหม่ในวิทยานิพนธ์

จากการศึกษาวิจัยและออกแบบวงจร DVCC และ DDCC ในวิทยานิพนธ์ฉบับนี้ ได้มีหลักการและแนวความคิดใหม่เกิดขึ้น คือ วงจรที่ออกแบบใช้มอสทรานซิสเตอร์ และวงจร DVCC และ DDCC ที่ออกแบบมีความต้านทานขาออกต่ำ ความต้านทานขาเข้าสูง

โดยสร้างขึ้นจากวงจรคอนคัทเตอร์แบบเชิงเส้น 2 ชุด วงจรสะท้อนกระแสและวงจรตามแรงดัน จึงมีองค์ประกอบง่าย เหมาะสมกับการสร้างเป็นวงจรรวมและคุณสมบัติที่ได้จากวงจร DVCC และ DDCC ที่ออกแบบ และสามารถนำไปประยุกต์ใช้งานต่างๆ ได้อย่างกว้างขวางดังแสดงไว้ในวิทยานิพนธ์คือ การประยุกต์ใช้งานเป็นวงจรคำนวณทางคณิตศาสตร์ คือ การประยุกต์ใช้งานเป็นวงจรทวีความถี่และวงจรคูณสัญญาณอนาล็อก 4 ควอดแดรนต์ และการประยุกต์ใช้งานเป็นวงจรรองความถี่ วงจรคิฟเฟอร์เรนเชี่ยลอินทรี-เกรเดอร์ วงจรรองความถี่ในโหมดแรงดัน และโหมดกระแสแบบไบควอท

### 1.4 รายละเอียดของวิทยานิพนธ์

บทที่ 2 กล่าวถึง มอสเฟต ชนิดของมอสเฟต โครงสร้างและการไบอัสของมอสเฟต สัญลักษณ์และคุณสมบัติการทำงานของมอสเฟต รวมทั้งแบบจำลองของมอสเฟต นอกจากนี้ยังเปรียบเทียบข้อดีและข้อเสียระหว่างมอสเฟตกับไบโพลาร์ทรานซิสเตอร์

บทที่ 3 กล่าวถึง การออกแบบวงจร DDCC และ DVCC ให้ได้ช่วงกว้างของสัญญาณอินพุต การวิเคราะห์คุณสมบัติของวงจรในทางทฤษฎี และยืนยันคุณสมบัติของวงจร โดยการเลียนแบบการทำงานของวงจรที่ออกแบบโดยโปรแกรม Pspice

บทที่ 4 กล่าวถึงการนำวงจร DDCC และ DVCC ไปประยุกต์ใช้งานเป็นวงจรคำนวณทางคณิตศาสตร์ คือ การประยุกต์ใช้งานเป็นวงจรทวีความถี่และวงจรคูณสัญญาณอนาล็อก 4 ควอดแดรนต์และทดสอบการคุณสมบัติทำงานของวงจร โดยการเลียนแบบการทำงานของวงจรที่ออกแบบโดยโปรแกรม Pspice

บทที่ 5 กล่าวถึงการประยุกต์ใช้งานเป็นวงจรรองความถี่ วงจรคิฟเฟอร์เรนเชี่ยลอินทรี-เกรเดอร์ วงจรรองความถี่ในโหมดแรงดันและโหมดกระแสแบบไบควอทและ

## บทที่ 2

# ทฤษฎีการทำงานของมอสเฟต

### 2.1 บทนำ

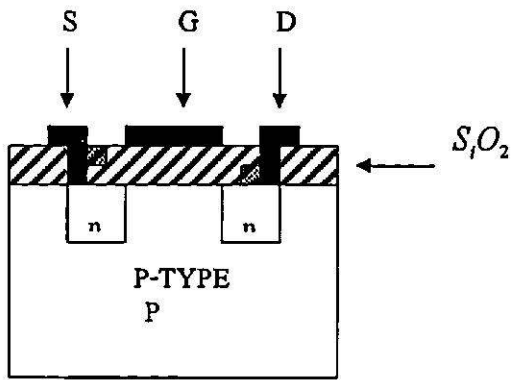
มอสเฟต (Metal Oxide Semiconductor Field Effect Transistor หรือ MOSFET) หรือทรานซิสเตอร์ ชนิดมอส หรือมอสทรานซิสเตอร์ จริงๆ แล้วแนวความคิดเกี่ยวกับมอสได้มีการพัฒนามาก่อนการสร้างไบโพลาร์ทรานซิสเตอร์ (bipolar transistor) [4] ในต้นทศวรรษ 1930 ได้มีหลักฐานแสดงถึงการจดสิทธิบัตรสำหรับอุปกรณ์ที่คล้ายกับซิลิกอนมอสเฟตสมัยใหม่ แต่ไม่ได้สร้างขึ้นจากซิลิกอน โดยสมัยนั้นในกระบวนการสร้าง หากที่จะควบคุมรอยสัมผัสหรือรอยต่อของฉนวนกับสารกึ่งตัวนำ (insulator-semiconductor interface) และขาดความเข้าใจในกระบวนการของฉนวนและสารกึ่งตัวนำ ทำให้อุปกรณ์ที่คล้ายมอสเฟตในสมัยนั้นไม่สามารถนำไปใช้งานจริงได้ จนกระทั่งการเกิดขึ้นของกระบวนการ silicon planar และเทคโนโลยีสมัยใหม่สามารถควบคุมรอยต่อระหว่างออกไซด์และซิลิกอนได้ดี ทำให้มอสเฟตสามารถนำมาใช้งานได้จริงและเป็นที่แพร่หลายในปลายทศวรรษ 1970

มอสเฟตเป็นทรานซิสเตอร์ที่ทำงานโดยผลของสนามไฟฟ้า สามารถถูกแบ่งเป็นประเภทต่างๆ ได้มากมายขึ้นอยู่กับเกณฑ์ที่ใช้ในการแบ่ง เช่น ถ้าแบ่งตามชนิดของพาหะที่ใช้ในการนำกระแส จะสามารถแบ่งได้เป็นสองชนิด คือ มอสเฟตชนิดช่องทางเดินกระแสชนิดเอ็น (n-channel MOSFET) เป็นทรานซิสเตอร์ที่ใช้อิเล็กตรอนในการนำกระแสและมอสเฟตชนิดช่องทางเดินกระแสชนิดพี (p-channel MOSFET) เป็นทรานซิสเตอร์ที่ใช้โฮลเป็นพาหะในการนำกระแสและสามารถแบ่งมอสทรานซิสเตอร์ตามลักษณะการทำงานได้สองลักษณะ คือ ทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์โหมด (Enhancement Mode Transistor) และทรานซิสเตอร์แบบดีพลีชันโหมด (Depletion Mode Transistor)

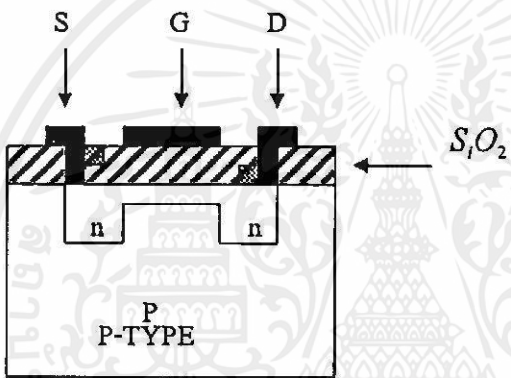
### 2.2 ชนิดของมอสเฟต

ดังที่กล่าวมาแล้วว่ามอสเฟตแบ่งได้เป็น 2 ชนิด คือ เอ็นฮานซ์เมนต์โหมดมอสเฟต หรือเรียกอีกชื่อหนึ่งว่า E-MOSFET และดีพลีชันโหมดมอสเฟต หรือเรียกว่า D-MOSFET รูปที่ 2.1 แสดงโครงสร้างของมอสเฟตชนิดเอ็น-แชนแนลทั้ง 2 แบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)

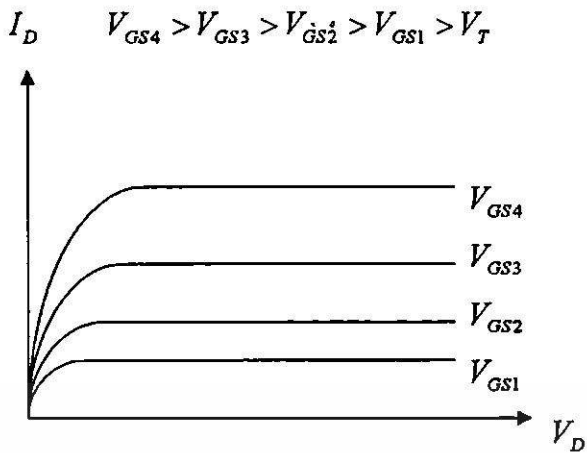


(ข)

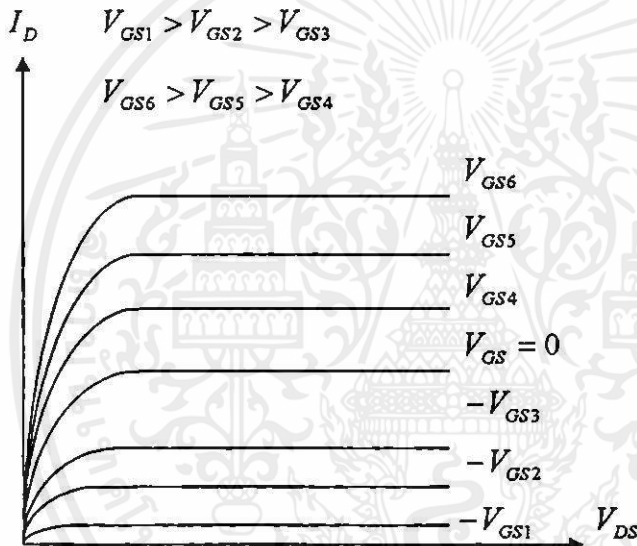
รูปที่ 2.1 โครงสร้างของมอสเฟตชนิดเอ็น-แชนแนล ก. E-MOSFET ข. D-MOSFET

จากรูปจะเห็นว่าโครงสร้างของ D-MOSFET จะคล้ายกับ E-MOSFET จะแตกต่างกันตรงที่ช่องระหว่างซอสกับเดรนของ D-MOSFET มีการแพร่สารเอ็นอยู่ ดังนั้นจึงมีกระแสไหลระหว่างเดรนกับซอสเมื่อความต่างศักย์ที่เดรนเป็นบวกเทียบกับซอส และความต่างศักย์ระหว่างเกตกับซอสเป็นศูนย์ ( $V_{GS} = 0$ ) เมื่อ  $V_{GS}$  มีค่าเป็นลบ กระแสเดรนจะลดลง แต่ถ้า  $V_{GS}$  มีค่าเป็นบวก กระแสเดรนจะไหลเพิ่มขึ้น ส่วนการทำงานของ E-MOSFET จะไม่มีกระแสไหลระหว่างเดรนกับซอสเมื่อความต่างศักย์ที่เดรนเป็นบวกเทียบกับซอส และความต่างศักย์ระหว่างเกตกับซอสเป็นศูนย์ ถ้าให้  $V_{GS}$  มีค่าเป็นบวก จะทำให้เกิดกระแสเดรนไหล ยิ่งให้  $V_{GS}$  มีค่าเป็นบวกมากขึ้นก็จะทำให้กระแสเดรนไหลมากขึ้น รูปที่ 2.2 แสดงกราฟคุณสมบัติของ E-MOSFET และ D-MOSFET

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี การนำเอกสารนี้ไปใช้โดยไม่ผ่านการยินยอมจากทางมหาวิทยาลัยฯ ถือว่าผิดกฎหมาย



(ก)



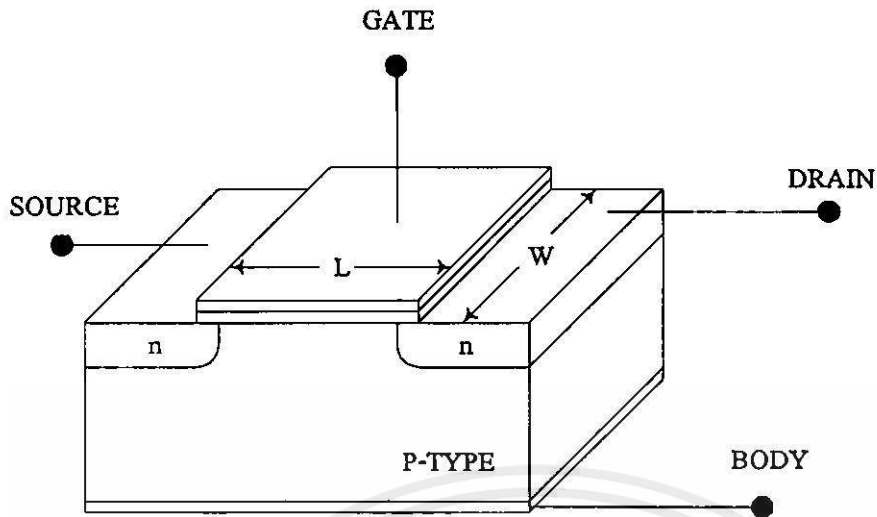
(ข)

รูปที่ 2.2 แสดงกราฟคุณสมบัติของ NMOS ก. E-MOSFET ข. D-MOSFET

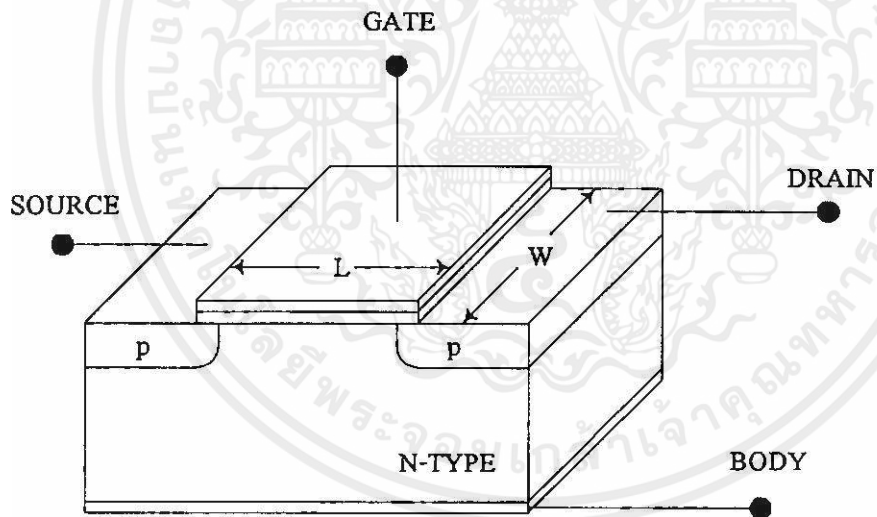
### 2.3 โครงสร้างและการไบอัสของมอสเฟต

มอสเฟตแบ่งชนิดตามการทำงานได้ 2 ชนิด คือ เอ็นฮานเม้นท์มอสเฟต (Enhancement MOSFET) และดีพลีชันมอสเฟต (Depletion MOSFET) ซึ่งแต่ละชนิดนี้สามารถแบ่งออกได้อีก 2 ชนิด คือ P-Channel หรือเรียกว่า PMOS และ N-Channel หรือเรียกว่า NMOS โดยโครงสร้างของ NMOS ได้แสดงไว้ในรูปที่ 2.3 ส่วนโครงสร้างของ PMOS แสดงไว้ในรูปที่ 2.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการใช้งานเพื่อการศึกษาค้นคว้า ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



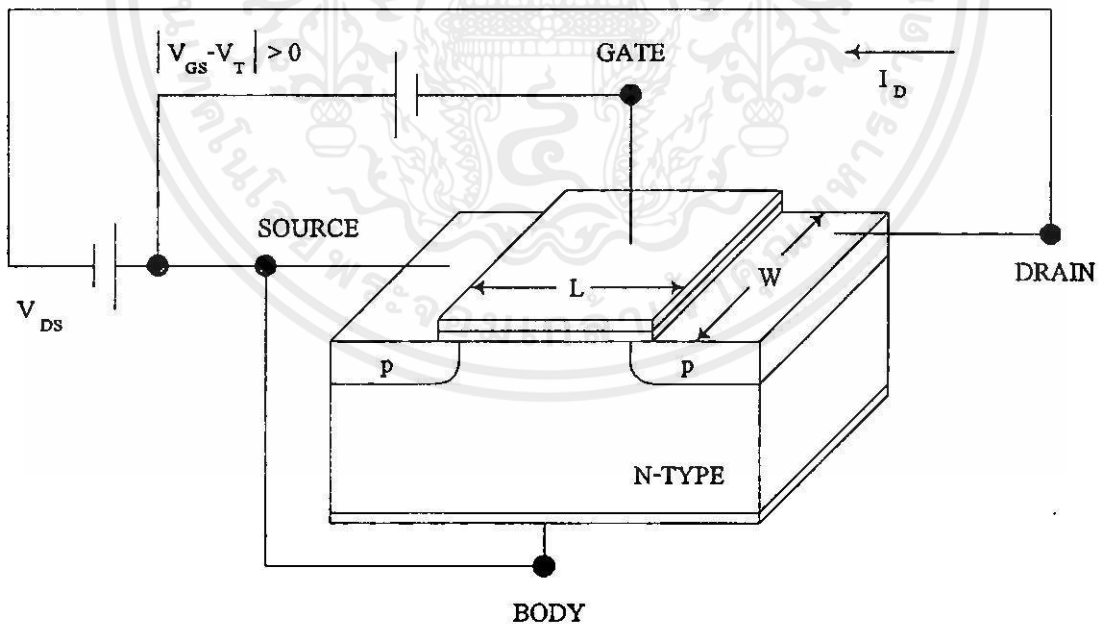
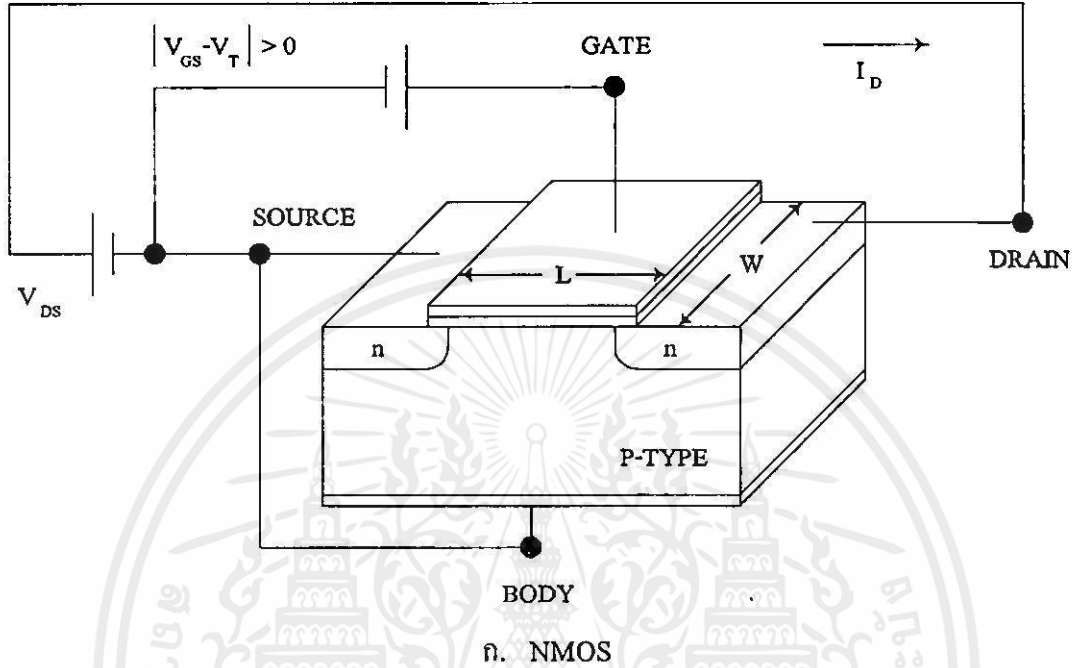
รูปที่ 2.3 โครงสร้างของ NMOS



รูปที่ 2.4 โครงสร้างของ PMOS

NMOS ประกอบด้วยส่วนฐานรองที่เป็นสารกึ่งตัวนำชนิด พี (P-Type) ซึ่งมีสารกึ่งตัวนำ ชนิดเอ็น 2 ชุด ถูกแพร์ลงบนฐานรอง สารกึ่งตัวนำชนิดเอ็นนี้ถูกเรียกว่า ซอส (Source) และเดรน (Drain) บน ผิวหน้าระหว่างซอสกับเดรน จะมีแผ่นฟิล์มบางๆ ของซิลิกอนไดออกไซด์ ( $SiO_2$ ) ส่วนบนของ ซิลิกอนไดออกไซด์จะมีโพลีซิลิกอนทำเป็นขาคัท (Gate) ถ้าส่วนของฐานรอง ทำด้วยสารกึ่งตัวนำ ชนิดเอ็น (N-Type) และสารกึ่งตัวนำชนิดพีถูกแพร์ลงบนฐานรองเป็นส่วนของซอสและเดรน

โครงสร้างชนิดนี้จะเรียกว่า PMOS ระยะห่างระหว่างสารกึ่งตัวนำที่เป็น ซอส และ เทรน เรียกว่า Channel Length (L) และความกว้างของช่องระหว่างซอสกับเทรน เรียกว่า Channel Width (W)



#### ข. PMOS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามนำไปดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

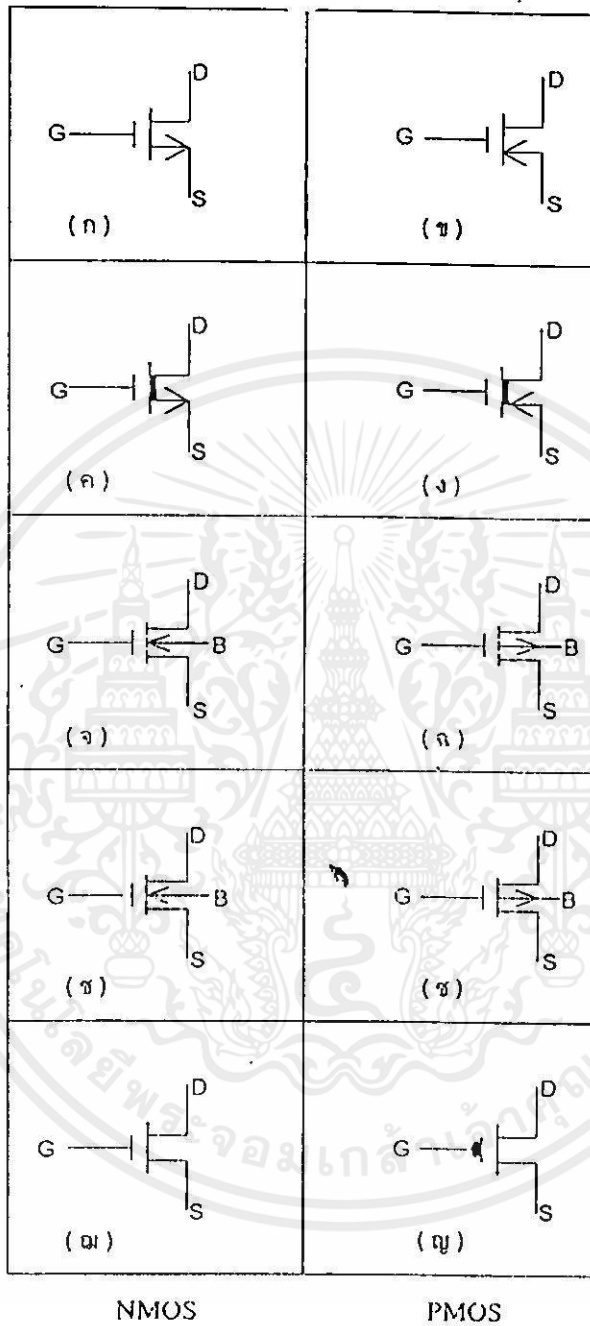
รูปที่ 2.5 แสดงการไบอัสแรงดันของ ก. NMOS ข. PMOS

รูปที่ 2.5 ก. แสดงการไบอัสของ NMOS ขณะที่ให้แรงดัน  $|V_{GS} - V_T| > 0$  ทำให้เกิดการเหนี่ยวนำอิเล็กตรอนซึ่งเป็นพาหะส่วนน้อยในฐานรองชนิดพี (P-Type Substrate) เกิดเป็นแชนเนลขึ้น เมื่อให้ไบอัสที่ขั้วเดรนเป็นบวกเทียบกับซอส กระแสอิเล็กตรอนซึ่งเป็นพาหะส่วนมากของซอสจะไหลไปยังเดรน เกิดเป็นกระแสเดรน ส่วนในรูปที่ 2.5 ข. แสดงการไบอัสของ PMOS ซึ่งจะแตกต่างกับ NMOS ที่ขั้วของแรงดันไบอัส และทิศทางการไหลของกระแสเดรนอันเกิดจากการเคลื่อนที่ของโฮลซึ่งเป็นพาหะส่วนมากของซอสไหลไปยังเดรน

## 2.4 สัญลักษณ์ของมอสเฟต

สัญลักษณ์ของมอสเฟตสามารถบอกให้ทราบได้ว่าเป็นมอสเฟตชนิด N-Channel หรือ P-Channel โดยดูที่หัวลูกศรที่ซอส ถ้าหัวลูกศรหันเข้าหาขากเกต แสดงว่าเป็น PMOS ถ้าหัวลูกศรหันออกแสดงว่าเป็น NMOS หรือดูที่ทิศทางของหัวลูกศรที่ขานรอง ถ้าหัวลูกศรหันเข้าหาขากเกต แสดงว่าเป็น NMOS ถ้าหัวลูกศรหันออกแสดงว่าเป็น PMOS หรือดูที่บั้นส่วนของเกต ถ้ามีวงกลมเล็กๆ กั้นอยู่แสดงว่าเป็น PMOS และถ้าไม่มีแสดงว่าเป็น NMOS สัญลักษณ์ของมอสเฟตยังสามารถบอกได้อีกว่ามอสเฟตเป็นชนิดเอ็นฮานเมนต์มอสเฟต หรือดีพลีชันมอสเฟตอีกด้วย ดังแสดงในรูปที่ 2.6

โดยในรูปที่ 2.6 จะแสดงสัญลักษณ์ของมอสเฟตต่างๆ สัญลักษณ์ในรูปที่ 2.6 (ก) และ 2.6 (ฉ) คือ Enhancement NMOS เมื่อโวลต์เดจระหว่างขานรองและซอส ( $V_{BS}$ ) เป็นศูนย์ สัญลักษณ์ในรูปที่ 2.6 (ข) และ 2.6 (ญ) คือ Enhancement PMOS เมื่อ  $V_{BS} = 0$  สัญลักษณ์ในรูปที่ 2.6 (ง) คือ Depletion PMOS เมื่อ  $V_{BS} = 0$  สัญลักษณ์ในรูปที่ 2.6 (จ) คือ Enhancement NMOS เมื่อ  $V_{BS} \neq 0$  สัญลักษณ์ในรูปที่ 2.6 (ฉ) คือ Enhancement PMOS เมื่อ  $V_{BS} \neq 0$  สัญลักษณ์ในรูปที่ 2.6 (ช) คือ Depletion NMOS เมื่อ  $V_{BS} \neq 0$  และสัญลักษณ์ในรูปที่ 2.6 (ซ) คือ Depletion PMOS เมื่อ  $V_{BS} \neq 0$  เพื่อให้พิจารณาสัญลักษณ์ที่ใช้อย่างขึ้น สามารถแบ่งกลุ่มสัญลักษณ์ในการใช้แสดงออกเป็น 3 กลุ่ม คือ กลุ่มที่ 1 รูปที่ 2.6 (ก)-(ง) กลุ่มที่ 2 คือ รูปที่ 2.6 (จ)-(ซ) และกลุ่มที่ 3 คือ รูปที่ 2.6 (ฉ)-(ญ)



รูปที่ 2.6 แสดงสัญลักษณ์แบบต่างๆ ของมอสเฟต

เอกสารนี้เป็นทรัพย์สินของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.5 คุณสมบัติการทำงานของมอสเฟต

การทำงานของมอสเฟตเป็นลักษณะใช้ศักดาไฟฟ้าควบคุมปริมาณของกระแส สมการของมอสเฟตถูกคิดค้นโดย Sah [5] และ Shichman and D-Hodges [6] เมื่อปี 1964 เพื่อแสดงคุณสมบัติการทำงานของมอสเฟต ดังแสดงในสมการที่ (2.1)

$$I_D = \frac{KW}{L} \left[ (V_{GS} - V_T) - \frac{V_{DS}}{2} \right] V_{DS} \quad \text{เมื่อ } V_{GS} \geq V_T \quad (2.1)$$

โดยที่ K คือ ค่าทรานส์คอนดักแตนซ์ (Transconductance) มีค่าเท่ากับ  $\mu_o C_{ox}$

- $\mu_o$  คือ ค่าความคล่องของโฮลหรืออิเล็กตรอน
- $C_{ox}$  คือ ค่าความจุต่อพื้นที่ของเกตออกไซด์ (Capacitance Per Unit Area of The Gate Oxide)
- W คือ ความกว้างประสิทธิผลของแชนแนล (effective channel width)
- L คือ ความยาวประสิทธิผลของแชนแนล (effective channel length)
- $V_{GS}$  คือ ความต่างศักย์ระหว่างเกตกับซอส
- $V_T$  คือ แรงดันขีดเริ่ม (Threshold Voltage)
- $V_{DS}$  คือ ความต่างศักย์ระหว่างเดรนกับซอส
- $I_D$  คือ กระแสเดรน

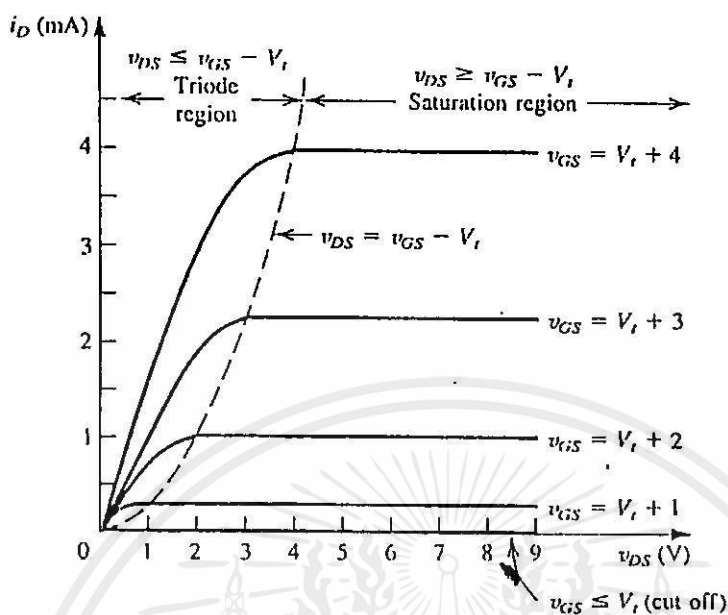
สำหรับการออกแบบวงจรในวิชานีพนธ์ฉบับนี้ จะใช้ E-MOSFET ในการออกแบบซึ่งมีการทำงานแบ่งเป็น 3 ช่วง โดยแต่ละช่วงการทำงานจะขึ้นอยู่กับค่า  $(V_{GS} - V_T)$  และค่า  $V_{DS}$  สำหรับ NMOS ถ้า  $(V_{GS} - V_T)$  เป็นศูนย์หรือเป็นค่าลบ มอสเฟตจะอยู่ในช่วงไม่นำกระแส (Cutoff)

$$I_D = 0 \quad \text{เมื่อ } (V_{GS} - V_T) \leq 0 \quad (2.2)$$

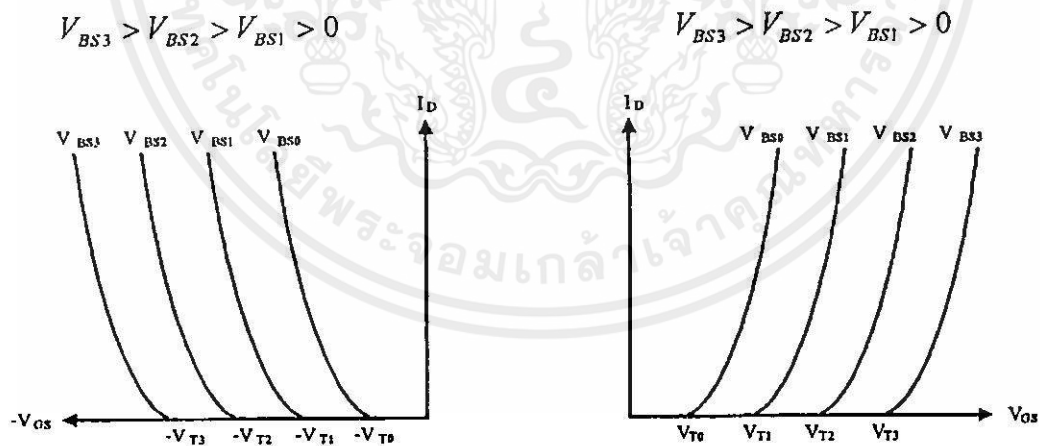
ในช่วงไม่นำกระแสนี้ ชื่อนำกระแสจะทำตัวเหมือนวงจรเปิด (Open Circuit) ถ้า  $(V_{GS} - V_T) > 0$  และ  $V_{DS} \geq (V_{GS} - V_T)$  แล้วมอสเฟตจะอยู่ในช่วงของการนำกระแสไม่อิ่มตัว (Non-Saturation) ดังนั้นความสัมพันธ์ระหว่างกระแส  $I_D$  กับแรงดัน  $V_{DS}$  จะแสดงได้ดังสมการ (2.3)

$$I_D = \frac{KW}{2L} (V_{GS} - V_T)^2 \quad (2.3)$$

กราฟแสดงคุณสมบัติของมอสเฟต แสดงไว้ดังรูปที่ 2.7



รูปที่ 2.7 กราฟแสดงคุณสมบัติของมอสเฟต



(ก) พีเชนแนลมอสเฟต

(ข) เอ็นเชนแนลมอสเฟต

รูปที่ 2.8 กราฟแสดงความสัมพันธ์ระหว่าง  $I_D$  กับ  $V_{GS}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณสมบัติของมอสเฟตที่สำคัญอีกอย่างหนึ่ง คือ การแสดงความสัมพันธ์ระหว่าง  $I_D$  กับ  $V_{GS}$  โดยใช้สมการที่ (2.3) ดังรูปที่ 2.8 คุณสมบัติของมอสเฟตแบบนี้ถูกเรียกว่า ทรานส์คอนดักแตนซ์ จากรูปที่ 2.8 เป็นการแสดงผลของศักดา ระหว่างขอสกับฐานรอง ( $V_{SB}$ ) ขณะที่  $V_{SB}$  มีการเพิ่มขึ้นค่าของแรงดันขีดเริ่ม ( $V_T$ ) สำหรับมอสเฟตแบบเอ็นแชนแนลจะเพิ่มขึ้นซึ่งเป็นผลทำให้ค่าของ  $V_{GS}$  ที่ทำให้กระแส  $I_D$  ไหลคงที่ที่ค่าๆหนึ่งเพิ่มขึ้นตามด้วย แต่สำหรับมอสเฟตแบบพีแชนแนล ขณะที่  $V_{SB}$  มีการเพิ่มขึ้น ค่าของแรงดันขีดเริ่ม ( $V_T$ ) จะมีค่าเป็นลบเพิ่มขึ้น ซึ่งเป็นผลทำให้ค่าของ  $V_{GS}$  ที่จะทำให้ค่ากระแส  $I_D$  ไหลคงที่ มีค่าเป็นลบเพิ่มขึ้น

## 2.6 แบบจำลองของมอสเฟต

ปัจจุบันในการออกแบบวงจรรวม สามารถทำการออกแบบและทราบถึงผลการออกแบบได้โดยที่ยังไม่ได้ทำการผลิต หรือทำการสร้างวงจรเพื่อทดลองหาพารามิเตอร์ต่างๆ เนื่องจากมีโปรแกรมคอมพิวเตอร์เข้ามาช่วยในการออกแบบ สามารถจำลองการทำงานของวงจรได้ใกล้เคียงกับวงจรที่ได้รับการสร้างขึ้น ทำให้ทราบถึงผลการออกแบบทั้งที่ยังไม่ได้ทำการผลิตจริงซึ่งโปรแกรมเหล่านี้ในปัจจุบัน ได้มีบทบาทสำคัญในอุตสาหกรรมการออกแบบวงจรอิเล็กทรอนิกส์เป็นอย่างมาก ช่วยในการประหยัดเวลาและต้นทุนในการผลิตวงจรรวม โปรแกรมที่เป็นที่นิยมใช้กันในปัจจุบัน ได้แก่ SPICE HSPICE (ได้รับความนิยมอย่างแพร่หลายบนระบบปฏิบัติการ UNIX) และ PSPICE [7] (นิยมใช้กับคอมพิวเตอร์ส่วนบุคคล PC) ซึ่งโปรแกรมเหล่านี้ได้รับการพัฒนาขึ้นจากมหาวิทยาลัย Berkeley California ประเทศสหรัฐอเมริกา

มอสเฟตซึ่งเกิดขึ้นในช่วงใกล้เคียงกันกับโปรแกรม SPICE ได้รับการพัฒนาควบคู่กันมาโดยตลอด และได้มีการแบ่งพิจารณาแบบจำลอง (MODEL) ของมอสเฟต เป็น 3 รูปแบบ ตามความละเอียดของการคำนวณและการพิจารณาผลกระทบ (effect) ต่างๆ ของกระบวนการสร้างมอสเฟต ซึ่งสามารถสรุปความแตกต่างของแบบจำลองทั้ง 3 ชนิดของมอสเฟต [8,9]

โดยปกติแบบจำลอง LEVEL1 ซึ่งได้อ้างอิงถึงแบบจำลองของ Shichman-Hodges [10] โดยใช้คณิตศาสตร์พื้นฐานในการคำนวณ ใช้สำหรับการจำลองวงจรอย่างคร่าวๆ ซึ่งไม่ต้องการค่าที่เที่ยงตรงมากนัก ใช้สำหรับมอสเฟตที่มีแชนแนลยาวและเกทออกไซด์หนา ไม่พิจารณาถึงพฤติกรรมของแชนแนลที่สั้น (short channel behavior) ใช้แบบจำลองของมอสเฟตที่มีการประมาณจากทฤษฎีมาก อย่างไรก็ตามการประมาณค่าพารามิเตอร์ต่างๆ ตาม LEVEL 1 นี้ มีข้อดี คือ ใช้เวลาในการคำนวณ และประสิทธิภาพของเครื่องคอมพิวเตอร์ไม่มาก ในการจำลองหาประสิทธิภาพของวงจรอย่างคร่าวๆ

แบบจำลอง LEVEL2 แตกต่างจาก LEVEL1 ทั้งวิธีการคำนวณค่าความยาวของช่องทางเดินกระแสสัมพันธ์ (ผลของ  $\lambda$ ) และการเปลี่ยนสถานะจากช่วงไม่อิ่มตัวไปอยู่ในช่วงอิ่มตัว [11] มีประโยชน์สำหรับมอสเฟตที่มีความยาวของแชนแนลสั้น ใช้จำนวนของพารามิเตอร์ในการ

คำนวณมากขึ้น อย่างไรก็ตามถ้าพารามิเตอร์ของ LEVEL2 ถูกใช้หมด แบบจำลองนี้จะต้องใช้เวลามากและประสิทธิภาพของ CPU (Central Processing Unit) อย่างมากในการคำนวณ และบ่อยครั้งประสบปัญหาเกี่ยวกับการ convergence ของ Newton-Raphson algorithm และไม่พิจารณาถึงการซ้อนทับที่อาจเกิดขึ้นได้ของบริเวณปลอดพาหะ (depletion region) ของซอสและเดรน ในอุปกรณ์ที่มีแชนแนลสั้นมากๆ ผลของสนามไฟฟ้าทางด้านข้าง (lateral field effect) ที่มีต่อความคล่องตัวของพาหะ และ drain-induced barrier lowering (DIBL) และทำการพิจารณาผลของแชนแนลที่สั้น (short channel effect) เพียงบางส่วนเท่านั้น

แบบจำลอง LEVEL3 เป็นแบบจำลองที่ได้แก้ไขข้อบกพร่องต่างๆ ที่ได้กล่าวถึงใน LEVEL2 โดยพื้นฐานแล้วจะคล้ายคลึงกับ LEVEL2 ในแง่ของโครงสร้าง พารามิเตอร์หลายตัวเหมือนกันหรือใกล้เคียงกันมาก แตกต่างกันที่ LEVEL3 ใช้แบบจำลองกึ่งการทดลอง (semi-empirical model) ใช้แบบจำลองของแรงดันขีดเริ่มที่เพิ่มขึ้น เพิ่มพารามิเตอร์  $\eta$  ซึ่งใช้อธิบาย DIBL นอกจากนี้แบบจำลอง channel length modulation ที่ใช้ใน LEVEL1 และ LEVEL2 ซึ่งใช้  $\lambda$  จะถูกแทนที่ด้วยแบบจำลองที่ซับซ้อนขึ้นเล็กน้อย ซึ่งเกี่ยวกับพารามิเตอร์  $V_{max}$  และพารามิเตอร์กึ่งทดลอง (semi-empirical parameter) อีกตัวหนึ่ง และสุดท้ายได้พิจารณาถึงการลดลงของค่าความคล่องตัวของพาหะเมื่อสนามไฟฟ้าด้านข้างมีค่ามาก แบบจำลองใน LEVEL3 นี้ ใช้ในการจำลองการทำงานของวงจรในขั้นสุดท้ายเพื่อให้ได้ค่าประสิทธิภาพและคุณสมบัติต่างๆ ของวงจรให้ใกล้เคียงกับวงจรที่ได้รับการสร้างขึ้น ดังนั้นแบบจำลองใน LEVEL3 นี้จะคิดทุกผลกระทบที่เกิดขึ้นกับมอสเฟตและพารามิเตอร์ทุกตัว เพื่อให้ได้ค่าต่างๆ ใกล้เคียงความจริงมากที่สุด เพราะฉะนั้นสามารถสรุปได้ว่าแบบจำลอง LEVEL3 เป็นแบบจำลองที่ละเอียดที่สุด ใช้เวลาและประสิทธิภาพของ CPU มากที่สุด

## 2.7 เปรียบเทียบข้อดีและข้อเสียระหว่างมอสเฟตกับไบโพลาร์ทรานซิสเตอร์

### 2.7.1 ข้อดี ของมอสเฟตเมื่อเปรียบเทียบกับไบโพลาร์ทรานซิสเตอร์

- ต้องการขั้นตอนการผลิตประมาณ 25% เมื่อเทียบกับกระบวนการสร้างไบโพลาร์ทรานซิสเตอร์ ก็เนื่องจากการออกแบบสร้าง MOSFET มีโครงสร้างและกระบวนการที่ง่าย ทำให้ใช้ต้นทุนในการผลิตต่ำ (Low Cost)
- สิ่งประดิษฐ์ถูกสร้างขึ้นได้มากกว่าและสามารถบรรจุหรือถูกใส่ไปในพื้นที่ที่จำกัดได้ในปริมาณมาก และปัจจุบันเหมาะสมที่จะทำเป็นวงจร VLSI
- ขาเดรน (Drain) และขาซอส (Source) ของ MOS สามารถสลับแทนที่กันได้ ซึ่งการทำงานยังคงไม่เปลี่ยนแปลงมากนัก เพราะเนื่องจากว่า MOS มีความสมมาตร (Bilaterally Symmetric) ซึ่งแตกต่างกับไบโพลาร์ทรานซิสเตอร์ที่ไม่สามารถจะสลับระหว่างขามิตเตอร์ (Emitter) กับขาคอลเลคเตอร์ (Collector) ได้เพราะปริมาณการ

โดยสารกึ่งตัวนำที่อิมิตเตอร์กับคอลเลคเตอร์จะไม่เท่ากัน โดยสารกึ่งตัวนำที่อิมิตเตอร์ จะมีปริมาณการโคปที่สูงกว่า ซึ่งถ้าทำการสลับขายจะทำให้อัตราขยาย (Gain) ลดลงอย่างมาก

- จำนวนชนิดพาหะในการนำกระแส โดยมอสเฟตจะใช้ในการนำกระแสเพียงชนิดเดียว คือ โฮล (hole) ใน PMOS หรือ อิเล็กตรอน (electron) ใน NMOS ดังนั้นจึงเรียกสิ่งประดิษฐ์สารกึ่งตัวนำชนิดนี้ว่า ยูนิโพลาร์ทรานซิสเตอร์ (unipolar transistor) ซึ่งต่างจากกรณียไบโพลาร์ทรานซิสเตอร์ (bipolar transistor) จะใช้จำนวนพาหะในการนำกระแส 2 ชนิด แบ่งเป็นกระแสของพาหะส่วนใหญ่ (majority carrier) ซึ่งเป็นอิเล็กตรอนสำหรับกรณีน pn และโฮล สำหรับกรณีน pp และกระแสของพาหะส่วนน้อย (minority carrier) ซึ่งเป็นโฮลสำหรับกรณีน pn และเป็นอิเล็กตรอนสำหรับกรณีน pp
- การทำงาน มอสทรานซิสเตอร์ทำงานโดยใช้แรงดันไปควบคุมกระแสที่ทางออก และค่าความต้านทานที่ทางเข้า (input impedance) ของมอสเฟตมีค่ามากๆ เนื่องจากที่อินพุตขาคงต่ออยู่กับฉนวน (ซิลิกอนไดออกไซด์) ทำให้มีอัตราสูญเสียกำลังต่ำมาก และสามารถนำไปขับมอสเฟตตัวอื่นๆ ได้จำนวนมาก ขณะที่ไบโพลาร์ทรานซิสเตอร์ทำงาน โดยใช้กระแสทางเข้าควบคุมกระแสทางออก และความต้านทานที่ทางเข้าก็มีค่าน้อยกว่ากรณียของมอสเฟต ทำให้มีอัตราในการสูญเสียกำลังมากกว่า
- เนื่องจาก MOSFET มีการทำงานโดยการใช้แรงดันควบคุม จึงทำให้สามารถขับ (Drive) MOSFET ตัวอื่นๆ ได้มีจำนวนมาก ซึ่งมีค่าแฟนเอาต์สูง (High Fan-out) และมีอัตราสูญเสียกำลังอินพุตที่เกิดขึ้นมีค่าต่ำมาก
- ผลกระทบของอุณหภูมิต่อกระแส (Thermal Runaway) ภายใน MOSFET มีค่าน้อยมาก นั่นคือ ถ้าอุณหภูมิมีค่าเพิ่มขึ้นกระแสที่ไหลผ่าน MOS จะมีค่าค่อนข้างคงที่ จึงไม่เกิดการเสียหาย เนื่องจากผลทางความร้อน ต่างจากไบโพลาร์ทรานซิสเตอร์ซึ่งเมื่ออุณหภูมิเพิ่มขึ้นจะทำให้มีกระแสไหลเพิ่มขึ้น ผลอันนี้เองจะทำลายทรานซิสเตอร์ที่ใช้งานที่กระแสสูงๆ จึงต้องมีฟิวส์คอยป้องกันการไหลเกินของกระแสเพื่อไม่ให้ทรานซิสเตอร์เสียหาย ซึ่งใน MOS ไม่จำเป็นต้องมีวงจรป้องกัน
- การใช้งาน MOSFET ใช้กำลังต่ำซึ่งเป็นผลให้ถูกรบกวนทางไฟฟ้าที่เกิดขึ้นต่ำไปด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น ยกเว้นมีให้เหตุผลอันสมควร และต้องแจ้งเจ้าของลิขสิทธิ์ทุกครั้งที่มีการนำไปใช้

## 2.7.2 ข้อเสีย ของมอสเฟตเมื่อเปรียบเทียบกับไบโพลาร์ทรานซิสเตอร์

- ไม่สามารถทำงานโดยการใช้กระแสควบคุมได้

- มีความเร็วในการทำงานที่ต่ำกว่าไบโพลาร์ทรานซิสเตอร์ เนื่องจากมีค่าของคาปาซิแตนซ์ ทางด้านอินพุตที่สูง ซึ่งเป็นข้อจำกัดการใช้งานทางด้านความถี่สูง แต่ปัจจุบันได้มีการใช้โพลีซิลิกอนเทคโนโลยี จึงช่วยลดค่าคาปาซิแตนซ์ที่เกท ทำให้มีการทำงานเร็วขึ้น
- ค่าของทรานคอนดักแตนซ์ (Transconductance) หรือ  $g_m$  มีค่าต่ำ
- ในการจับหรือสัมผัส MOS จะต้องใช้ความระมัดระวังเป็นพิเศษ เนื่องจากผลของไฟฟ้าสถิตย์อาจทำให้ชั้น  $SiO_2$  ที่บางเสียหายได้ ซึ่งความเสียหายนี้จะเกิดขึ้นระหว่างเกทกับแชนแนล ดังนั้นจึงต้องมีการจัดทางให้ไฟฟ้าสถิตย์ลงกราวด์เสีย หรือ MOS บางตัวจะมีการใส่จันเนอร์ไดโอดระหว่างเกทกับซอสอีกทีหนึ่ง เพื่อช่วยป้องกันอุปกรณ์ที่อาจจะเกิดความเสียหายอันเนื่องมาจากแรงดันทรานส์เซียนท์ (Transient Voltage) จากการจับต้องวงจรขึ้นได้
- สมการที่ใช้วิเคราะห์การทำงานของ MOSFET มีความยุ่งยากมากกว่าสมการของไบโพลาร์ทรานซิสเตอร์ อีกทั้งการพิจารณาการทำงานของ MOSFET ยังมีหลายระดับ (LEVEL) อีกด้วย ดังเช่น ในโปรแกรมสำเร็จรูป SPICE 2G.6 แบ่งการทำงานของ MOSFET เป็น 3 ระดับ [29] คือ LEVEL1, LEVEL2 และ LEVEL3

## 2.8 บทสรุป

ในบทนี้เป็นการกล่าวถึงชนิดของมอสเฟท โดยแบ่งตามลักษณะการทำงาน ซึ่งแบ่งได้เป็น 2 ประเภท คือ แบบมอสเฟทชนิดเอ็นฮานซ์เมนต์โหมด และแบบมอสเฟทชนิดดีพลีชันโหมด นอกจากนี้ยังได้อธิบายถึงโครงสร้างและลักษณะการทำงาน การเกิดช่องทางเดินกระแสแบบจำลองสัญญาณขนาดใหญ่ แบบจำลองของมอสเฟทที่ใช้ในโปรแกรม SPICE ซึ่งในวิทยานิพนธ์ฉบับนี้ได้ใช้โปรแกรม PSPICE version 5.3 ในการจำลองการทำงานของวงจรที่ได้ทำการออกแบบและสุดท้ายได้ทำการเปรียบเทียบให้เห็นถึงความแตกต่างระหว่างมอสทรานซิสเตอร์และไบโพลาร์ทรานซิสเตอร์ โดยสิ่งที่ได้กล่าวถึงทั้งหมดนี้จะเป็นพื้นฐานของการออกแบบวงจรโดยใช้มอสเฟทซึ่งจะได้กล่าวถึงในบทต่อไป

## บทที่ 3

### วงจร DDCC และ DVCC

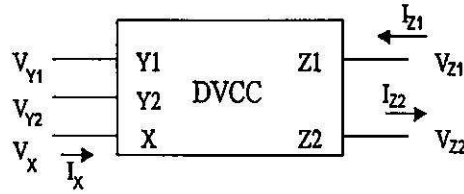
#### 3.1 บทนำ

ในบทนี้จะกล่าวถึงวงจร Differential Difference Current Conveyor (DDCC) และ วงจร Differential Voltage Current Conveyor (DVCC) โดยใช้เทคโนโลยีแบบมอสเฟต โดยวงจรทั้งสองเป็นการรวมข้อเด่นของวงจร Differential Difference Amplifier (DDA) และวงจร Second generation Current Conveyor (CCII) เข้าด้วยกัน จึงทำให้วงจร DDCC และ DVCC มีความต้านทานทางด้านขาเข้าสูง และยังสามารถรับแรงดันอินพุตที่มีความแตกต่างได้ดี สามารถนำ วงจร DDCC และ DVCC ไปประยุกต์ใช้งานได้อย่างมากมาย เช่น วงจรคูณสัญญาณและวงจรรองความถี่วงจร DDCC และ DVCC ที่นำเสนอมีช่วงปฏิบัติงานอินพุตที่กว้างและมีความเป็นเชิงเส้นกว้าง พร้อมแสดงผลการทดลองและผลจากการเลียนแบบด้วย Pspice จึงสามารถนำวงจร DDCC และ DVCC ที่นำเสนอไปประยุกต์ใช้งานด้านประมวลผลสัญญาณอนาลอกได้

วงจรสายพานกระแสได้ถูกนำเสนอและพัฒนาขึ้น โดย A. Sedra และ K.C. Smith [2] และมีการพัฒนาออกแบบเรื่อยมาจนเป็นวงจรสายพานกระแสยุคที่สอง [2] โดยมีการประยุกต์ใช้งานอย่างมากมาย เช่น วงจรกำเนิดความถี่, วงจรรองความถี่ ฯลฯ [3] แต่วงจรสายพานกระแสยุคที่สองมีข้อคือตรงที่มีพอร์ทอินพุตเดียวที่มีความต้านทานขาเข้าสูง (พอร์ท Y) ดังรูปที่ 1 ดังนั้นเมื่อต้องการประยุกต์ใช้งานวงจรสายพานกระแสกับสัญญาณชนิดสัปดาห์แตกต่าง เช่น วงจรอินสทรูเมนต์แอมป์รีไฟเออร์ จะต้องใช้วงจรสายพานกระแสยุคที่สอง (CCII) ถึง 2 หรือ 3 ชุด

วงจรสายพานกระแสที่มีพอร์ทอินพุตเป็นสัปดาห์แตกต่าง หรือ Differential Voltage Current Conveyor (DVCC) ที่นำเสนอในเอกสารอ้างอิง [3] จะสามารถแก้ไขจุดอ่อนนี้ของวงจรสายพานกระแส ยุคที่สองได้ แต่วงจร DVCC ที่นำเสนอใน [3] มีข้อจำกัดอยู่ที่ช่วงปฏิบัติงานทางอินพุตแคบอยู่ที่  $\pm 1V$  ดังนั้นวิทยานิพนธ์ฉบับนี้จึงนำเสนอการออกแบบวงจร DVCC ให้ได้ ช่วงปฏิบัติงานด้านอินพุตที่กว้างขึ้น

3.2 คุณสมบัติของวงจร Differential Voltage Current Conveyor (DVCC)



รูปที่ 3.1 สัญลักษณ์ของวงจร DVCC

วงจร DVCC เป็นวงจรที่ทำงานในโหมดกระแสที่มีลักษณะเป็นอุปกรณ์ แบบห้าพอร์ทดังแสดงใน รูปที่ 3.1 ซึ่งคุณสมบัติของวงจร DVCC สามารถอธิบายได้ดังนี้

$$\begin{bmatrix} V_x \\ I_{Y1} \\ I_{Y2} \\ I_{Z1} \\ I_{Z2} \end{bmatrix} = \begin{bmatrix} 0 & 1 & -1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 0 \\ -1 & 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} I_x \\ V_{Y1} \\ V_{Y2} \\ V_{Z1} \\ V_{Z2} \end{bmatrix} \quad (3.1)$$

จากสมการที่ (3.1) ความสัมพันธ์ของทิศทางการไหลของกระแส  $I_x$  กับกระแส  $I_{Z1}$  มีทิศทางเดียวกัน ส่วนกระแส  $I_{Z2}$  มีทิศทางการไหลของกระแสตรงข้ามกับ  $I_x$  ส่วนค่ากระแส  $I_{Y1}$  และ  $I_{Y2}$  มีค่าเป็นศูนย์ เนื่องจากความต้านทานขาเข้าของพอร์ต  $Y_1$  และ  $Y_2$  มีค่าเป็นอนันต์ ส่วนศักดาที่พอร์ต  $X$  คือ

$$V_x = V_{Y1} - V_{Y2} \quad (3.2)$$

$$I_{Y1} = I_{Y2} = 0 \quad (3.3)$$

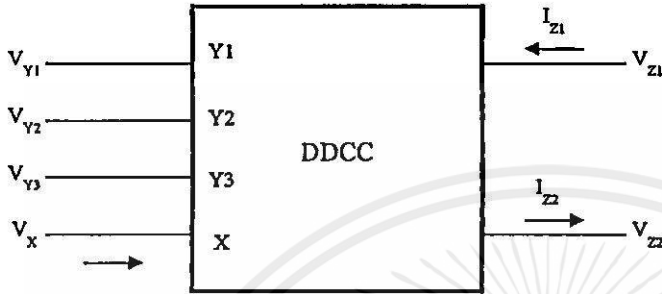
$$I_{Z1} = I_x \quad (3.4)$$

$$I_{Z2} = -I_x \quad (3.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3 คุณสมบัติของวงจร Differential Different Current Conveyor (DDCC)

วงจร DDCC เป็นวงจรที่ทำงานในโหมดกระแสที่มีลักษณะเป็นอุปกรณ์ แบบหกพอร์ต ดังแสดงใน รูปที่ 3.2 ซึ่งคุณสมบัติของวงจร DDCC สามารถอธิบายได้ดังนี้



รูปที่ 3.2 สัญลักษณ์ของวงจร DDCC

$$\begin{bmatrix} V_X \\ I_{Y1} \\ I_{Y2} \\ I_{Y3} \\ I_{Z1} \\ I_{Z2} \end{bmatrix} = \begin{bmatrix} 0 & 1 & -1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 0 & 0 \\ -1 & 0 & 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} I_X \\ V_{Y1} \\ V_{Y2} \\ V_{Y3} \\ V_{Z1} \\ V_{Z2} \end{bmatrix} \quad (3.6)$$

จากสมการที่ (3.6) ความสัมพันธ์ของทิศทางกระแสไหลของกระแส  $I_X$  กับกระแส  $I_{Z1}$  มีทิศทางเดียวกัน ส่วนกระแส  $I_{Z2}$  มีทิศทางกระแสตรงข้ามกับ  $I_X$  ส่วนค่ากระแส  $I_{Y1}$  และ  $I_{Y2}$  มีค่าเป็นศูนย์ เนื่องจากความต้านทานขาเข้าของพอร์ต  $Y_1, Y_2$  และ  $Y_3$  มีค่าเป็นอนันต์ ส่วนศักดาที่พอร์ต  $X$  คือ

$$V_X = V_{Y1} - V_{Y2} + V_{Y3} \quad (3.7)$$

$$I_{Y1} = I_{Y2} = 0 \quad (3.8)$$

$$I_{Z1} = I_X \quad (3.9)$$

$$I_{Z2} = -I_X \quad (3.10)$$

โดยจะเป็นคุณสมบัติของวงจร Differential Different Current Conveyor (DDCC) ดังใน [28] จะเป็นอุปกรณ์แบบ 6 พอร์ต ดังนั้นจึงสามารถกล่าวได้ว่าวงจร DVCC และ DDCC มีคุณสมบัติที่ใกล้เคียงกัน จะแตกต่างกันตรงที่ วงจร DVCC มี 5 พอร์ต ขณะที่วงจร DDCC มี 6 พอร์ต ซึ่งพอร์ตอนที่เพิ่มมา คือ พอร์ต  $Y_3$

วงจรถ่ายพิกัดกระแสชนิดอินพุท เป็นศักดาแตกต่าง (DVCC) ที่นำเสนอในมาแล้ว [3] มีช่วงปฏิบัติงานแคบ เนื่องจากสร้างจากวงจรคูคิฟเฟอร์เรนเซียล ซึ่งมีความเป็นเชิงเส้นแคบ ดังนั้นเพื่อให้วงจรสามารถมีช่วงศักดาปฏิบัติงานกว้างขึ้น วงจร DVCC ที่แสดงในรูปที่ 3.3 จึงสร้างขึ้นจากวงจรถ่ายพิกัดกระแสแบบเชิงเส้น [26] จำนวน 2 ชุด คือ M1A-M6A และ M1B-M6B (จะอธิบายการทำงานของ M1A-M6A และ M1B-M6B ในหัวข้อการหาช่วงศักดาปฏิบัติงานอินพุท) ซึ่งทำหน้าที่เปลี่ยนศักดาอินพุท  $V_{Y1}$  และ  $V_{Y2}$  เป็นกระแส  $I_1, I_2$  และ  $I_3, I_4$  ตามลำดับ ส่วนวงจรถ่ายพิกัดกระแส M7, M8 เป็นแอกทีฟโหลด ซึ่งทำหน้าที่ควบคุมผลรวมของกระแส  $I_1$  กับ  $I_2$  ให้เท่ากับผลรวมของกระแส  $I_3$  กับ  $I_4$

ดังนั้น ถ้าทรานซิสเตอร์ทุกตัวทำงานในช่วงอิ่มตัวแล้ว สมการของกระแส  $I_D$  คือ

$$I_D = k(V_{GS} - V_T)^2 \text{ เมื่อ } (V_{GS} - V_T) \leq V_{DS} \quad (3.11)$$

$$k = \frac{\mu C_{ox}}{2} \left( \frac{W}{L} \right)$$

$$I_1 - I_2 = I_3 - I_4 \quad (3.12)$$

$$I_1 + I_4 = I_3 + I_2 \quad (3.13)$$

$$V_{G1A} + V_{G2B} = V_{G1B} - V_{G2A} \quad (3.14)$$

ดังนั้น

$$V_{G2B} = V_{G1B} + V_{G2A} - V_{G1A} \quad (3.15)$$

$$\text{แทนค่า } V_{G1A} = V_{Y2}, V_{G2A} = 0, V_{G1B} = V_{Y1}, V_{G1B} = V_X$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ อีกหนึ่งข้อควรระวังคือ ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

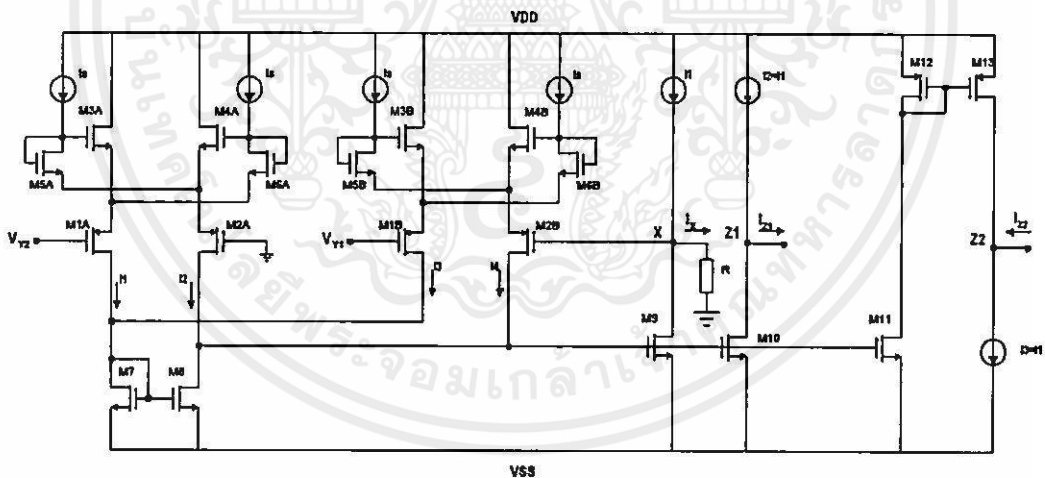
เนื่องจาก  $V_{G2A}$  ต่อกับกราวด์ ดังนั้น จะได้

$$V_x = V_{r1} - V_{r2} \quad (3.16)$$

ซึ่งเป็นไปตาม (2) และเมื่อต่อความต้านทาน  $R$  ที่พอร์ท  $X$  กับกราวด์จะเกิดกระแส

$$I_x = \frac{V_{r1} - V_{r2}}{R} \quad (3.17)$$

มอสเฟท M9 ทำหน้าที่เป็นวงจรตามกระแส (current follower) ทำให้เกิดมีกระแสเดรนของ M9 มีทิศทางไหลออกจากพอร์ท  $X$  เท่ากับ  $I_1 - I_x$  โดย  $I_1$  เป็นแหล่งจ่ายกระแสคงที่ ส่วนมอสเฟท M10 และแหล่งจ่ายกระแสคงที่  $I_2$  ทำหน้าที่ส่งผ่านกระแส  $I_x$  ไปยังพอร์ท  $Z_1$  โดยกระแส  $I_{z1}$  จะมีทิศทางเดียวกับกระแส  $I_x$  หรือ  $I_{z1} = I_x$  ส่วนที่พอร์ท  $Z_2$  จะมีกระแส  $I_{z2}$  ซึ่งมีทิศทางตรงกันข้ามกับกระแส  $I_x$  เนื่องจากมอสเฟท M11 และ วงจรคัดลอกกระแส M12, M13 ทำการคัดลอกกระแส  $I_1 - I_x$  ไปยังพอร์ท  $Z_2$  และตัวดึงกระแสคงที่  $I_3$  ดึงกระแส  $I_1$  ออกจากพอร์ท  $Z_2$  เป็นผลให้กระแส  $I_{z2}$  มีทิศทางตรงกันข้ามกับกระแส  $I_x$  นั่นคือ  $I_{z2} = -I_x$



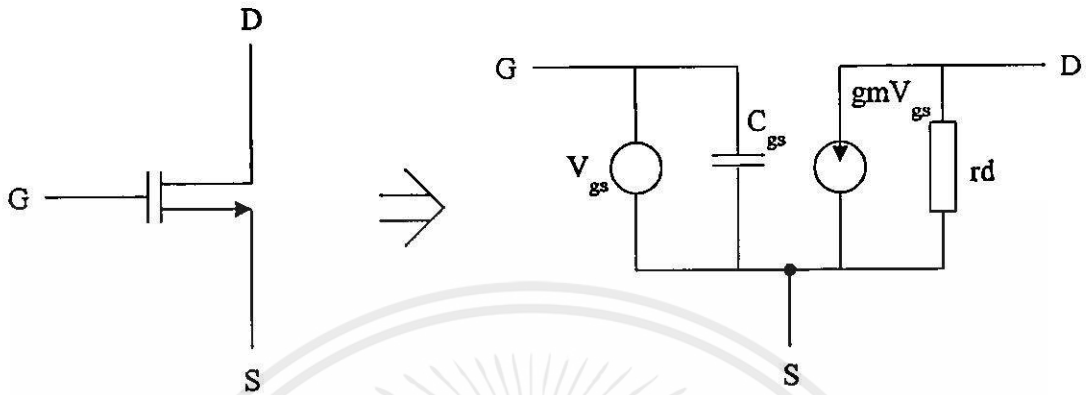
รูปที่ 3.3 วงจรสายพานกระแสชนิดพอร์ทอินพุทเป็นศักดาแตกต่าง (DVCC)

### 3.4 การวิเคราะห์คุณสมบัติของวงจรในทางทฤษฎี

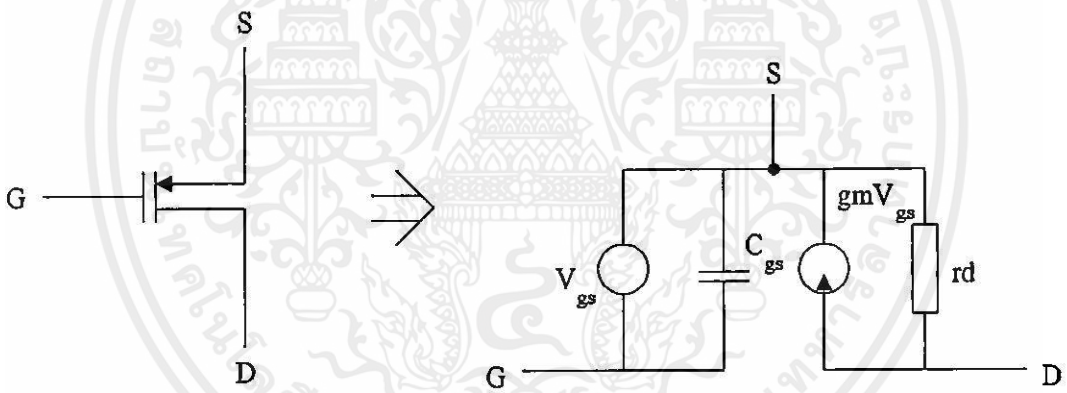
#### 3.4.1 การวิเคราะห์ค่าอัตราส่วนของ $V_x/V_y$

ในการคำนวณหาค่า  $V_x/V_y$  สามารถใช้การคำนวณ ซึ่งเป็นแบบวิเคราะห์สัญญาณขนาดเล็ก (Small Signal Analysis) คำนวณหาค่า ดังกล่าวได้เช่นเดียวกัน ซึ่งกระทำได้โดยการแทนวงจรที่เทียบหรือวงจรสมมูล (Equivalent Circuit) ของมอสเฟท ชนิด NMOS, PMOS ซึ่งไม่มีผลกระทบจากผลของฐานรอง (No Body Effect Occur) และวงจรที่เทียบของแหล่งจ่ายกระแส

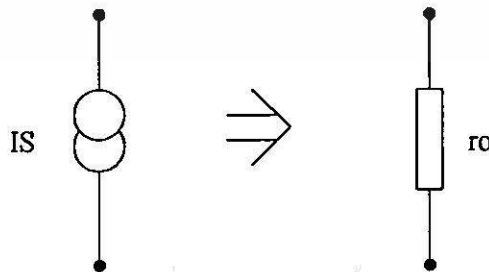
คงที่ ดังรูปที่ 3.4ก, 3.4ข และ 3.4ค ตามลำดับ ลงในวงจรในรูปที่ 3.5 ดังนั้นจะได้วงจรเทียบ เพื่อคำนวณหาค่า  $V_x/V_y$  ดังแสดงในรูปที่ 3.6



ก. มอสเฟตแบบ N-ch และวงจรสมมูลย์



ข. มอสเฟตแบบ P-ch และวงจรสมมูลย์

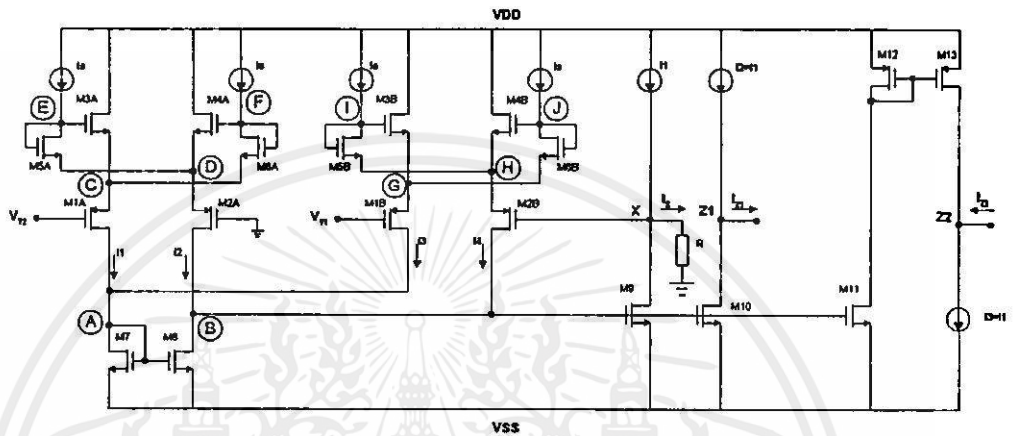


ค. แหล่งจ่ายกระแสแสดงที่และวงจรสมมูลย์

รูปที่ 3.4 วงจรสมมูลย์ของมอสเฟตแบบ N-ch และแบบ P-ch และแหล่งจ่ายกระแสแสดงที่

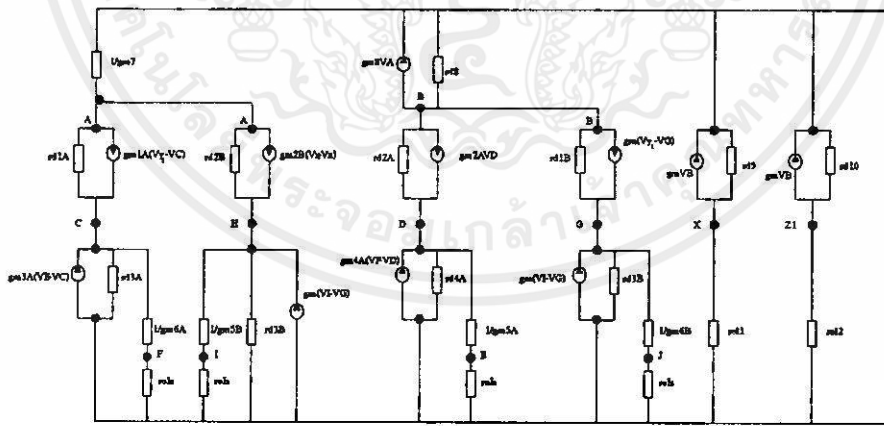
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกไปขึ้นทูลเกล้าฯ หรือแจ้งกรมส่งเสริมการค้าระหว่างประเทศ  
ทุกครั้งที่มีการนำไปใช้

เนื่องจากวงจร DVCC และ DDCC ที่ออกแบบมีลักษณะเหมือนกันจะแตกต่างกันที่วงจร DDCC มีพอร์ทเพิ่มขึ้น คือ  $Y_3$  ดังนั้นจึงวิเคราะห์เฉพาะคุณสมบัติของวงจร DVCC โดยการวิเคราะห์จะใช้วงจรสมมูลย์สำหรับสัญญาณขนาดเล็กดังแสดงในรูปที่ 3.5 เพื่อพิจารณาอัตราส่วนของศักดา  $V_X / (V_{Y1}, V_{Y2})$  ความต้านทานที่จุดเข้าที่พอร์ท  $X$  และ  $Z$



รูปที่ 3.5 แสดงการกำหนดโหนดของวงจร DVCC เพื่อใช้วิเคราะห์คุณสมบัติของวงจร

ผลตอบสนองทางสัญญาณไฟตรง ระหว่างศักดา  $V_X$  และ  $V_{Y1} - V_{Y2}$  สามารถหาได้ ดังนี้



รูปที่ 3.6 วงจรสมมูลย์เพื่อคำนวณหา  $V_X / V_Y$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Node A

$$\left( gm7 + \frac{1}{rd1A} + \frac{1}{rd2B} \right) V_A - \frac{VC}{rd1A} - \frac{VH}{rd2B} = gm1A(VY2 + VC) + gm2B(VX - VH)$$

(3.18)

Node B

$$\left(\frac{1}{rd8} + \frac{1}{rd2A} + \frac{1}{rd1B}\right)V_B - \frac{V_D}{rd2A} - \frac{V_G}{rd1B} = gm2A(V_{Y2} - V_D) + gm1B(V_{Y1} - V_G) - gm8VA \quad (3.19)$$

Node C

$$\left(\frac{1}{rd3A} + \frac{gm6A}{gm6A + roIs} + \frac{1}{rd1A}\right)V_C - \frac{V_A}{rd1A} = gm3A(V_E - V_C) + gm(V_{Y2} - V_C) \quad (3.20)$$

Node D

$$\left(\frac{1}{rd4} + \frac{gm5A}{gm5A + roIs} + \frac{1}{rd2A}\right)V_D - \frac{V_B}{rd2A} = gm4A(V_F - V_D) + gm2A(V_{Y3} - V_D) \quad (3.21)$$

Node G

$$\left(\frac{1}{rd3B} + \frac{1}{rd1B} + \frac{gm6B}{gm6B + voIs}\right)V_G = gm5B(V_I - V_G) + gm1B(V_{Y1} - V_G) \quad (3.22)$$

Node M

$$\left(\frac{1}{rd2B} + \frac{1}{rd3B} + \frac{gm5B}{gm5B + roIs}\right)V_H = gm2B(V_X - V_M) + gm3B(V_I - V_G) \quad (3.23)$$

Node X

$$gmVB + \left(\frac{1}{rd9} + \frac{1}{roI_1}\right) = 0 \quad (3.24)$$

Node Z<sub>1</sub>

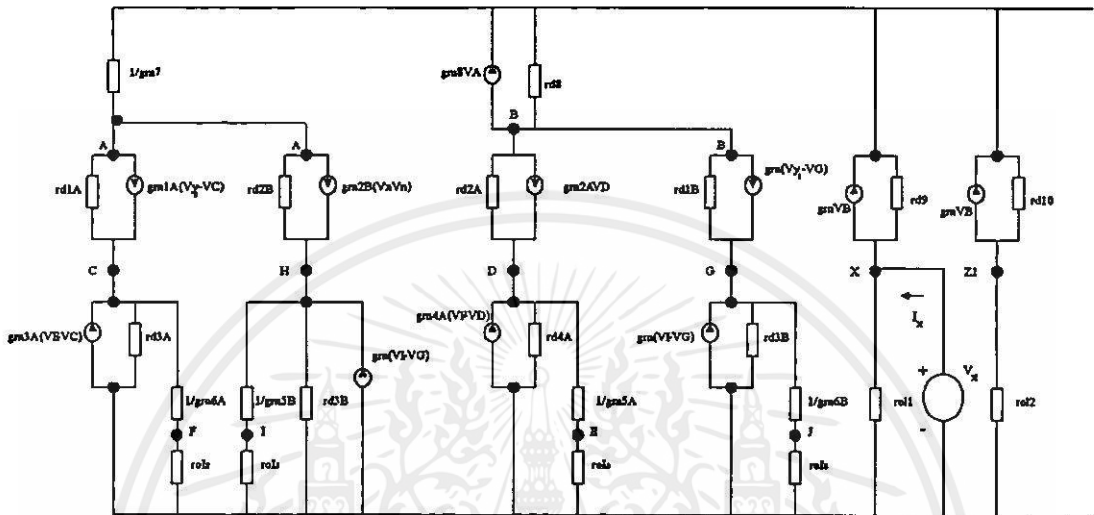
$$gmVB + \left(\frac{1}{rd10} + \frac{1}{roI_1}\right)V_{Z1} = 0 \quad (3.25)$$

จากสมการที่ (3.10)-(3.17) สามารถหาค่า  $V_x$  ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้นำไปเผยแพร่หรือทำซ้ำโดยไม่ได้รับอนุญาต และต้องอ้างอิงถึงที่มาของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_x = \frac{g_{m9} \frac{2g_{m1A}g_{m2A}}{g_{m1A} + g_{m2A}}}{g_{m9} \frac{2g_{m1A}g_{m2A}}{g_{m1A} + g_{m2A}} + \frac{2g_{m1A}g_{m2A}}{g_{m1A} + g_{m2A}} + \frac{2g_{m1B}g_{m2B}}{g_{m1B} + g_{m2B}} + g_{d8}} \times \frac{(V_{Y1} - V_{Y2})}{(g_{d9} + g_{d1})} \quad (3.26)$$

ความต้านทานจุดออกที่พิจารณาจากพอร์ท  $X$  สามารถหาได้โดยการป้อนศักดา  $V_x$  เข้าที่พอร์ท  $X$  แล้วพิจารณาค่าของกระแส  $I_x$  ที่ไหลเข้าไปยังพอร์ท  $X$  ดังแสดงในรูปที่ 3.7 ซึ่งจะได้เท่ากับ



รูปที่ 3.7 วงจรสมมูลย์เพื่อคำนวณหาอิมพีแดนซ์ที่พอร์ท  $X$

$$r_x = \frac{(g_{m1B} + g_{m2B}) \left( \frac{2g_{m1A}g_{m2A}}{g_{m1A} + g_{m2A}} \right)}{2g_{m1B}g_{m2B}g_{m9}} \tag{3.27}$$

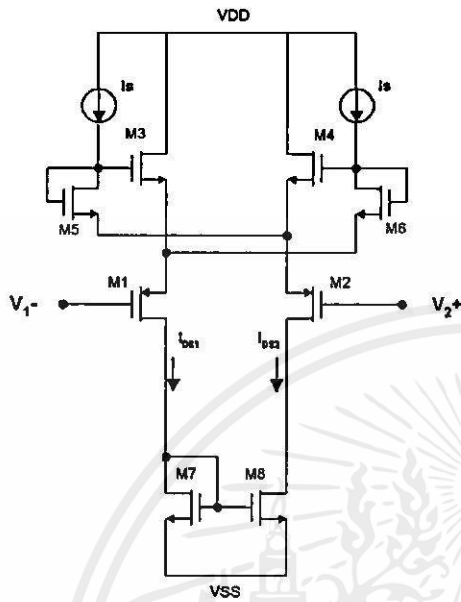
ความต้านทานจุดออกที่พิจารณาจากพอร์ท  $Z_2$  สามารถประมาณได้ว่ามีค่าเท่ากับความต้านทานจุดออกของวงจรสะท้อนกระแส M12, M13 ขนานกับความต้านทานจุดออกของตัวดึงกระแสคงที่  $I_3$  ซึ่งเท่ากับ

$$r_{z2} = \frac{1}{g_{d13} + g_{d3}} \tag{3.20}$$

เมื่อ  $g_{d3}$  คือ ค่าความนำเดรนของตัวดึงกระแสคงที่  $I_3$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.4.2 การหาช่วงสัปดาห์ปฏิบัติงานอินพุท



รูปที่ 3.8 วงจรทรานคอนดักแตนซ์แบบเชิงเส้น [26]

M1 และ M3 กับ M2 และ M4 ต่อเป็นดิฟเฟอเรนเชียล โดยมี M5 และ M6 ต่อแบบ Cross Couple โดยมีการทำงานของวงจร คือ อินพุทขนาด  $V^+$  เข้ามาแทนที่ M2 มากจนทำให้ M4 หยุคนำกระแส จึงทำให้  $I_{DS2} = I_S$  และเมื่ออินพุท  $Vd$  เป็นลบมากๆ เข้ามาที่ M1 จะทำให้ M3 หยุคนำกระแส จึงทำให้กระแส  $I_{DS1} = I_S$  ดังนั้นจึงทำให้วงจรไม่หยุคนำกระแส

จากรูป 3.8 โดยใช้กฎของเคอร์ชอฟ สามารถเขียนสมการได้ดังนี้

$$V_d = V^+ - V^- = V_{GS1} - V_{GS6} + V_{GS4} + V_{GS2} \quad (3.21)$$

และ

$$V_{GS3} - V_{GS5} = V_{GS4} - V_{GS6} \quad (3.22)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

เมื่อ  $V_d$  คือ สัปดาห์อินพุทแตกต่างกันและเมื่อไม่คำนึงถึงความไม่สมพงษ์กัน, สัปดาห์เริ่มต้นและค่าทรานคอนดักแตนซ์ จึงสามารถเขียน  $V_d$  ได้ดังนี้

$$V_d = \frac{\sqrt{I_{DS1}} - \sqrt{I_{DS2}} + \sqrt{I_{DS6}} - \sqrt{I_{DS4}}}{\sqrt{K/2}} \quad (3.23)$$

เมื่อ  $K = \mu C_{ox} W/L$  ในที่นี้จะเลือกค่า aspect ratio เพื่อให้ได้ค่า  $K$  ของ มอสเฟต M1-M6 เท่ากัน อาศัยกฎของเคอร์ชอฟ สามารถเขียนสมการกระแสของ  $I_{DS1}$  และ  $I_{DS2}$  ได้ดังนี้

$$I_{DS1} = I_{DS3} + I_{DS6} \quad (3.24)$$

$$I_{DS2} = I_{DS4} + I_{DS5} \quad (3.25)$$

และ

$$I_{DS5} = I_{DS6} = I_S \quad (3.26)$$

เมื่อ  $I_S$  คือ กระแสไบแอส

$$\frac{I_{DS2}}{I_S} = \left[ 2 - \sqrt{\frac{I_{DS1}}{I_S} - 1} \right]^2 + 1 \quad (3.27)$$

และ

$$V_d \sqrt{\frac{K}{2I_S}} = -\sqrt{\frac{I_{DS1}}{I_S}} - \sqrt{\frac{I_{DS2}}{I_S} - 1} + \sqrt{\frac{I_{DS1}}{I_S} - 1} \quad (3.28)$$

กระแส  $I_{DS1}$  และ  $I_{DS2}$  ที่ทำให้มอสทรานซิสเตอร์ M1, M2 ทำงานในช่วงอิ่มตัว คือ

$$1 \leq \frac{I_{DS1}}{I_S} \leq 5 \quad \text{และ} \quad 1 \leq \frac{I_{DS2}}{I_S} \leq 5 \quad (3.29)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อศักดาอินพุท  $V_d$  มีค่าเป็นบวกสูงมากขึ้น มอสทรานซิสเตอร์ M4 จะหยุดทำงานในขณะที่ มอสทรานซิสเตอร์ M2 จะยังคงทำงานอยู่ในช่วงอิ่มตัว ดังนั้นกระแส  $I_{DS2} = I_S$  จะได้

$$V_d \sqrt{\frac{K}{2I_S}} = -2 + \sqrt{\frac{I_{DS1}}{I_S} - 1} + \sqrt{\frac{I_{DS1}}{I_S}} \quad (3.30)$$

ในทางกลับกันถ้าศักดาอินพุท  $V_d$  มีค่าเป็นลบมากขึ้น จนทำให้มอสทรานซิสเตอร์ M3 หยุดทำงาน ทำให้  $I_{DS1} = I_S$  จะได้

$$V_d \sqrt{\frac{K}{2I_S}} = -2 + \sqrt{\frac{I_{DS2}}{I_S} - 1} + \sqrt{\frac{I_{DS2}}{I_S}} \quad (3.31)$$

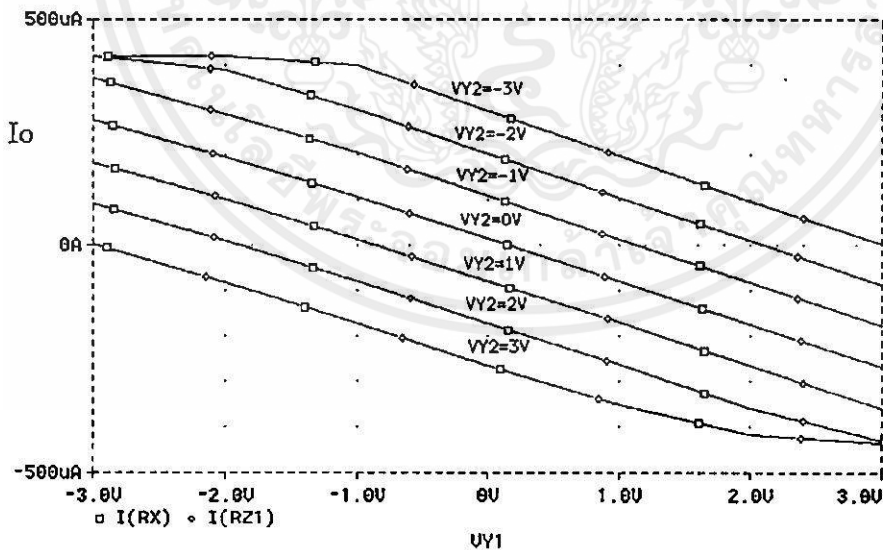
ในขณะที่กระแสครนของทั้งทรานซิสเตอร์ M1 และ M2 ถูกกำหนดโดยกระแสไบแอส  $I_S$  ที่อินพุท  $V_d$  มีขนาดใหญ่ ดังนั้น กระแสครนของทรานซิสเตอร์ M1 และ M2 จึงไม่อิ่มตัว ดังนั้นจึงทำให้มี Dynamic Range กว้างกว่าคู่อิพเฟอร์เรนเชียลแบบธรรมดา

### 3.5 ผลการเลียนแบบการทำงานของวงจรโดยโปรแกรม Pspice

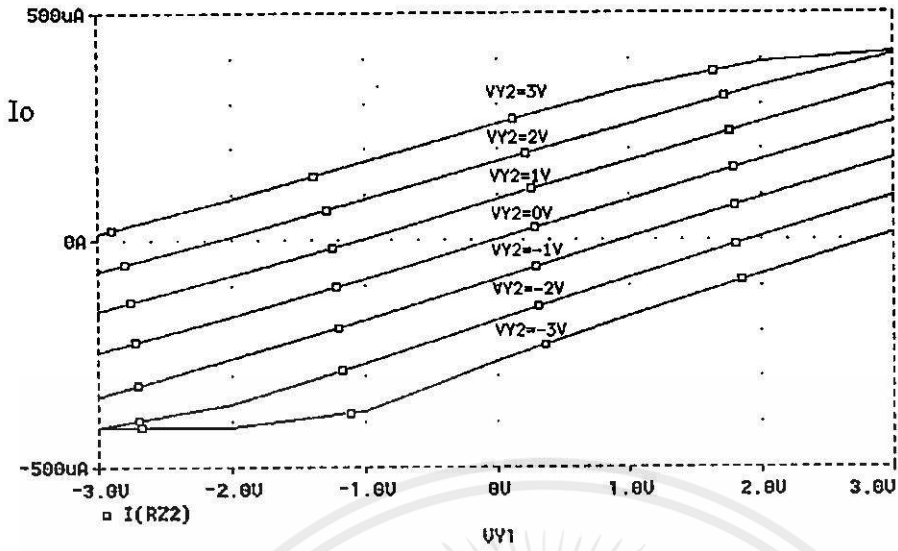
เพื่อเป็นการทดสอบสมรรถนะของวงจร DVCC ที่ได้ทำการออกแบบขึ้นว่าสามารถทำงานตามหลักการ และคุณสมบัติที่คาดหวังไว้จึงทำการเลียนแบบการทำงานของวงจร DVCC ดังรูปที่ 2 ด้วยโปรแกรม PSpice โมเดล ที่ใช้เป็นแบบ Worst Case ของ European Silicon structure (ES2) level 2 โดยกำหนดขนาด W/L ของทรานซิสเตอร์ดังตารางที่ 1 และกำหนดให้แหล่งจ่ายกระแสคงที่  $I_S = 50 \mu A$  และให้แหล่งจ่ายกระแสคงที่  $I_1 = I_2 = I_3 = 350 \mu A$  แหล่งจ่ายแรงดัน  $V_{SS} = -V_{DD} = +5V$  รูปที่ 3.9ก แสดงกระแส  $I_X$  และ  $I_{Z1}$  ซึ่งทำการทดลองโดยป้อนศักดา  $V_{Y1}$  แปรค่า ตั้งแต่ -3 V ถึง +3 V ครั้งละ 1 V และป้อนศักดา  $V_{Y2}$  แปรค่า ตั้งแต่ -3 V ถึง +3 V ครั้งละ 1 V ต่อความต้านทานที่พอร์ท X และพอร์ท  $Z_1, Z_2$  ตามลำดับ จะเห็นได้ว่ากระแส  $I_{Z1}$  มี ทิศทางเดียวกับ  $I_X$  ส่วนรูปที่ 3.9ข แสดงให้เห็นว่ากระแส  $I_{Z2}$  มีทิศทางตรงข้ามกับ  $I_X$  ซึ่งเป็นไปตามสมการที่(1) และแสดงให้เห็นว่ามีช่วง ปฏิบัติงานด้านอินพุทที่  $\pm 2V$  และรูปที่ 3.9 แสดงค่าความต้านทานที่พอร์ท X โดยต่อ VDD, VSS และพอร์ทอื่นๆ กับกราวด์ แล้วป้อนกระแส  $I_{in}$  แปรค่า ตั้งแต่  $-100 \mu A$  ถึง  $+100 \mu A$  ที่พอร์ท X แล้ววัดค่าศักดาที่พอร์ท X จากนั้นจึงคำนวณค่าความต้านทานที่พอร์ท X,  $r_x = dV / dI$  ซึ่งมีค่าเท่ากับ  $68 \Omega$  ส่วนรูปที่ 3.10 เมื่อป้อนอินพุทเป็นสัญญาณ AC เพื่อหาผลตอบสนองทางความถี่ของ  $I_Z / I_X$  มีค่าเท่ากับ  $25 MHz$

ตารางที่ 3.1 ขนาด W/L ของทรานซิสเตอร์

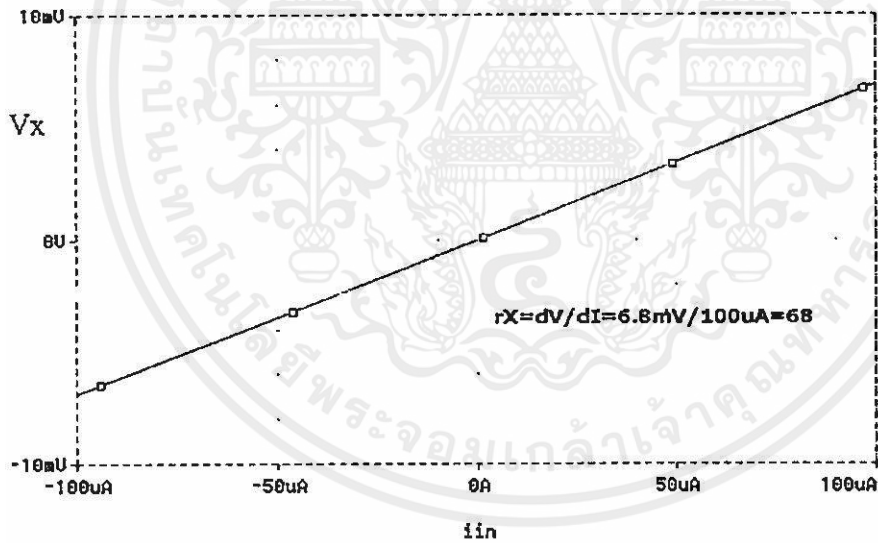
มอดเฟท	ชนิด	W ( $\mu m$ )	L ( $\mu m$ )
M1A, M1B, M2A, M2B	P	50	2
M3A, M3B, M4A, M4B	N	50	2
M5A, M5B, M6A, M6B	N	50	2
M7, M8	N	100	2
M9, M10, M11	N	26	2
M12, M13	P	100	2



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
รูปที่ 3.9 แสดงกระแส  $I_{z1} = I_x$   
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

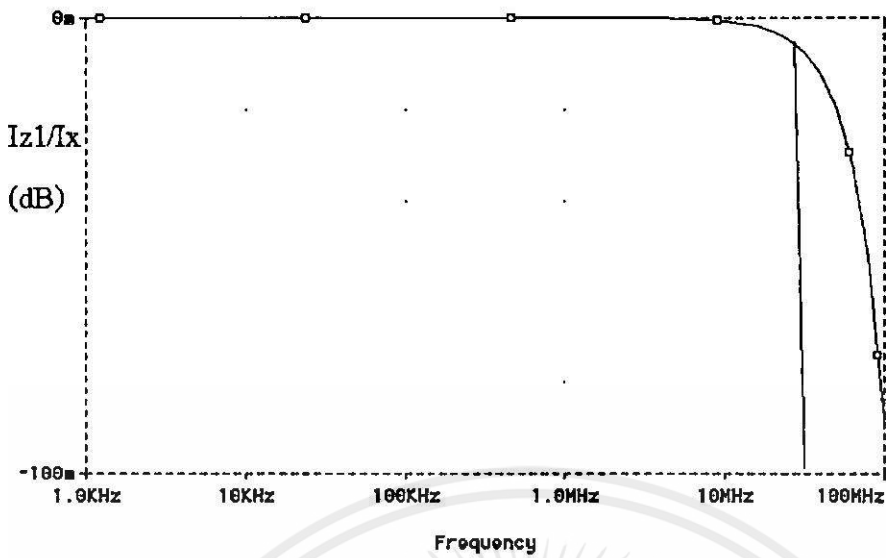


รูปที่ 3.9 แสดงให้เห็นว่ากระแส  $I_{Z2} = -I_X$



รูปที่ 3.10 แสดงค่าความต้านทานที่พอร์ท  $X$  ซึ่งมีค่าเท่ากับ  $68\Omega$

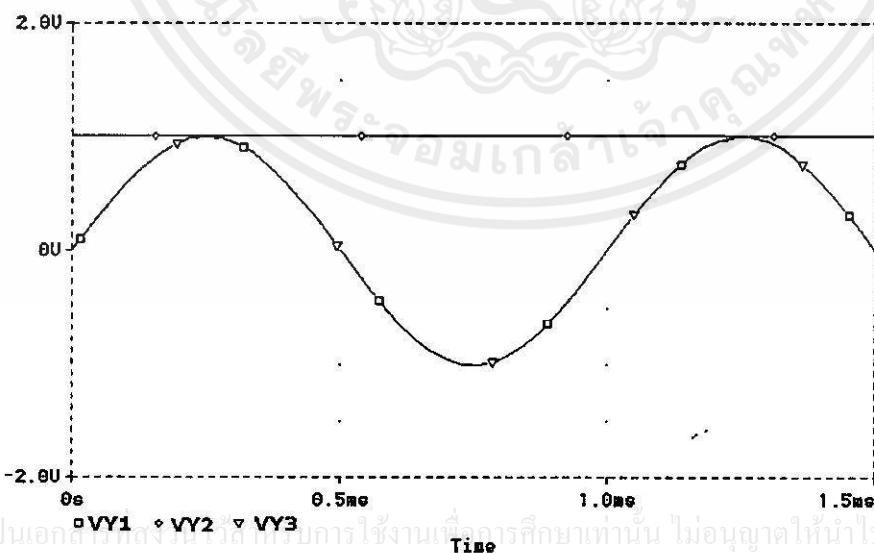
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.11 แสดงผลการเขียนแบบหา  $I_z / I_x$

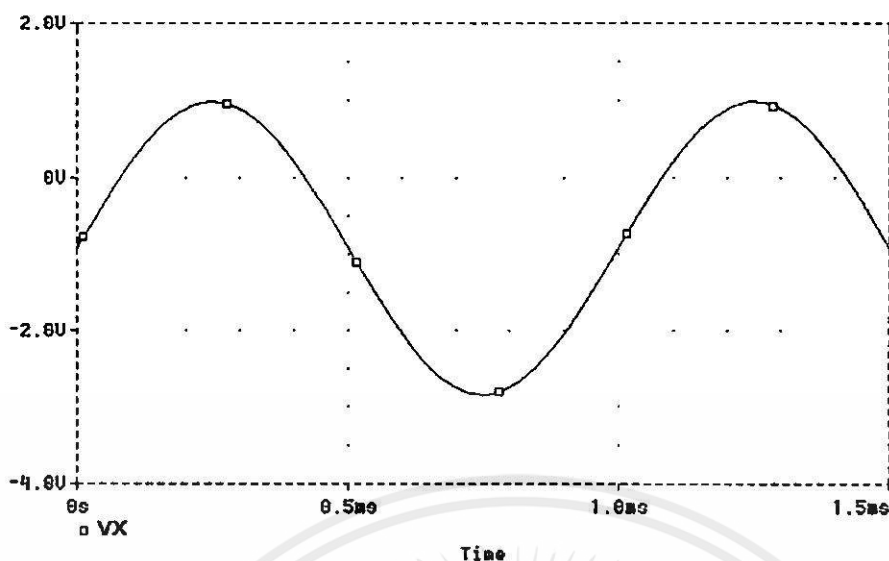
### 3.6 การทดสอบศักดาที่จุด X ของวงจร DDCC

ตามสมการที่(3.7) โดยจากวงจรในรูปที่ 3.3 ป้อนศักดา AC ขนาด  $2 V_{p-p}$  ที่พอร์ต์  $V_{r1}$  และพอร์ต์  $V_{r3}$  และ ศักดาไฟตรงขนาด  $+1V$  ที่พอร์ต์  $V_{r2}$  ดังแสดงในรูปที่ 3.12 ผลการทดลองหาแรงดันเข้าพุท ดังรูปที่ 3.13



เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.12 สัญญาณอินพุท  $V_{r1}, V_{r2}, V_{r3}$



รูปที่ 3.13 แสดงสัญญาณเข้าพุท  $V_x = V_{r1} - V_{r2} + V_{r3}$

### 3.7 บทสรุป

วงจร Differential Voltage Current Conveyor (DVCC) และวงจร Differential Difference Current Conveyor (DDCC) คือ การเพิ่มความสามารถของวงจรสายพานกระแสให้สามารถรับสัญญาณอินพุทในลักษณะสัปดาห์ แตกต่างได้ ซึ่งวงจรที่นำเสนอในบทความนี้มีสมรรถนะสอดคล้องกับที่คาดหมายไว้ คือมีช่วงสัปดาห์ปฏิบัติงานกว้าง  $\pm 2V$  มีความต้านทานที่พอร์ท  $X$  เท่ากับ  $68\Omega$  และช่วงปฏิบัติงานทางความถี่กว้าง  $25MHz$  จากตัวอย่างการประยุกต์ใช้งานเป็นวงจรทวีความถี่ จะเห็นได้ว่าใช้วงจร DVCC เพียงตัวเดียวในขณะที่ต้องใช้วงจรสายพานกระแสรุ่นที่สองถึงสองตัว [3] และจากคุณสมบัติของวงจร DVCC จึงทำให้วงจร DVCC ที่นำเสนอสามารถนำไปประยุกต์ใช้งานได้อย่างกว้างขวาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

# การประยุกต์เป็นวงจรคำนวณทางคณิตศาสตร์

### 4.1 บทนำ

ในบทนี้นำเสนอการนำวงจร DDCC และ DVCC ไปประยุกต์ใช้งาน เป็นวงจรคำนวณทางคณิตศาสตร์ ในวิทยานิพนธ์ฉบับนี้จะขอแสดงการประยุกต์ใช้งาน เป็นวงจรทวีความถี่และวงจรถูณสัญญาณอนาลอกแบบ 4 ควอดแดรนต์ ซึ่งวงจรทั้งสองมีบทบาทมากในงานด้านอิเล็กทรอนิกส์ โทรคมนาคมและเครื่องมือวัด ฯลฯ โดยการนำมาประยุกต์ใช้งานเพียงแต่ต่ออุปกรณ์เพิ่มเพียงเล็กน้อยเท่านั้น ผลการทดลองเขียนแบบการทำงานแสดงให้เห็นว่าวงจร DVCC และ DDCC ที่ออกแบบสามารถนำไปประยุกต์ใช้งานได้อย่างมีประสิทธิภาพ

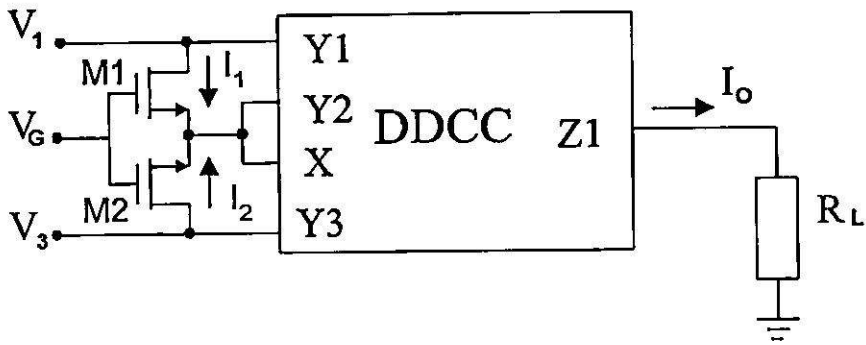
### 4.2 การประยุกต์ใช้งานเป็นวงจรทวีความถี่

วงจรทวีความถี่เป็นที่นิยมนำมาใช้กันแพร่หลายในระบบสื่อสารและเครื่องมือวัดต่างๆ โดยทั่วไปวงจรทวีความถี่อาจมีหลักการสร้างได้คือ (1) โดยการใช้คุณสมบัติของวงจรรزون LC (LC Circuit) หรือ (2) โดยการใช้วงจรถูณ (Analogue Multiplier) ซึ่งนำเอาสัญญาณอินพุตทั้งสองของวงจรถูณ สัญญาณมาต่อร่วมกันและ(3) โดยอาศัยหลักการของคุณสมบัติกำลังสอง (Square-Law Characteristic) มาใช้ในการออกแบบวงจรทรานส์ลิเนียร์ (Translinear) ซึ่งวิธีการนี้ได้รับความสนใจในการศึกษาและพัฒนากันอย่างมาดอย่างไรรก็ตามทั้ง 3 วิธีการนี้ไม่เหมาะที่จะนำมาสร้างโดยใช้มอสเฟตโนโลยี ในหัวข้อนี้จะกล่าวถึงหลักการของวงจรทวีความถี่โดยใช้วงจร DDCC มาประยุกต์ใช้งาน โดยต่อร่วมกับ มอสฟทรานซิสเตอร์ชนิดเอ็น 2 ตัวกับความต้านทานอีก 1 ตัวซึ่งแสดงให้เห็นว่าสามารถนำวงจร DDCC ไปประยุกต์ได้ตามความต้องการ

#### 4.2.1 หลักการเบื้องต้น

การออกแบบวงจรทวีความถี่จะใช้วงจร DDCC 1 ตัวร่วมกับมอสฟทรานซิสเตอร์ 2 ตัว ชนิด N แชนแนล คือ M1, M2 และความต้านทาน  $R_x$  1 ตัว ดังแสดงในรูปที่ 4.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.1 วงจรทวีความถี่โดยใช้วงจร DDCC

จากคุณสมบัติของวงจร DDCC คือ

$$I_{Y1} = I_{Y2} = I_{Y3} = 0 \quad (4.1)$$

$$V_X = V_{Y1} - V_{Y2} + V_{Y3} \quad (4.2)$$

$$I_Z = \pm I_X \quad (4.3)$$

กำหนดให้มอสทรานซิสเตอร์ทำงานในช่วงไม่อิ่มตัว มีเงื่อนไข คือ

$$0 < V_{DS} < V_{GS} - V_T$$

สมการกระแส คือ

$$I_D = K[2(V_{GS} - V_T)V_{DS} - V_{DS}^2] \quad (4.4)$$

เมื่อ  $K = \frac{1}{2} \mu C_{ox} \frac{W}{L}$

โดยที่ K คือ ค่าทรานส์คอนดักแตนซ์ (Transconductance) มีค่าเท่ากับ  $\mu_0 C_{ox}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาด้านนี้ ไม่อนุญาตให้ทำไปใช้ประโยชน์ด้านการค้า

$\mu_0$  คือ ค่าความคล่องของโฮลหรืออิเล็กตรอน  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกข้อมูลนี้ไปและเผยแพร่ไปยังเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$C_{ox}$  คือ ค่าความจุต่อพื้นที่ของเกตอ็อกไซด์ (Capacitance Per Unit Area of The Gate Oxide)

- $W$  คือ ความกว้างประสิทธิผลของแชนแนล (effective channel width)  
 $L$  คือ ความยาวประสิทธิผลของแชนแนล (effective channel length)  
 $V_{GS}$  คือ ความต่างศักย์ระหว่างเกตกับซอส  
 $V_T$  คือ แรงดันขีตเริ่ม (Threshold Voltage)  
 $V_{DS}$  คือ ความต่างศักย์ระหว่างเดรนกับซอส  
 $I_D$  คือ กระแสเดรน

$$\begin{aligned}
 I_o &= -(I_1 + I_2) \\
 &= -K \left[ 2 \left( V_G - \frac{V_1 + V_3}{2} - V_T \right) \left( V_1 - \frac{V_1 + V_3}{2} \right) \right. \\
 &\quad \left. - \left( V_1 - \frac{V_1 + V_3}{2} \right)^2 \right] \\
 &\quad - K \left[ 2 \left( V_G - \frac{V_1 + V_3}{2} - V_T \right) \left( V_3 - \frac{V_1 + V_3}{2} \right) \right. \\
 &\quad \left. - \left( V_3 - \frac{V_1 + V_3}{2} \right)^2 \right] \\
 &= \frac{K}{2} (V_1 - V_3)^2
 \end{aligned} \tag{4.5}$$

โดย  $V_G$  ต้องมีค่ามากพอให้มอสทรานซิสเตอร์ M1 และ M2 ทำงานในย่านไม่อิ่มตัว และ

$$V_1, V_3 \leq V_G - V_T \tag{4.6}$$

จากสมการที่ (4.6) แสดงให้เห็นว่าสามารถนำวงจร DDCC มาประยุกต์เป็นวงจรที่ความถี่ได้จริง และยังใช้วงจร DDCC เพียงตัวเดียว ในขณะที่ [1] ต้องใช้ DDA และ [13] ต้องใช้ CCII ถึง 2 ตัว และถ้าให้พอร์ท  $Z_2$  เป็นเอาต์พุตแล้ว สมการกระแส  $I_o$  จะกลายเป็น

$$I_o = \frac{-K}{2} (V_1 - V_3)^2 \tag{4.7}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ทำให้สามารถเลือกตกคาเอาต์พุตได้ว่าต้องการเป็นบวกหรือลบ  
 ไม่ว่าจะพิมพ์กี่ครั้งก็ตาม ให้เห็นเพียงหนึ่งข้อ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (4.5) เมื่อป้อนสัญญาณอินพุต

$$V_3 = -V_1 = V_m \sin \omega t \quad (4.8)$$

โดย  $V_m$  เป็นขนาดของสัญญาณ

$\omega$  เป็นค่าความถี่เชิงมุม หรือ angular frequency =  $2\pi f$

$f$  เป็นค่าความถี่ของสัญญาณ

แทนค่าลงในสมการที่ (4.8) จะได้เป็น

$$\begin{aligned} V_o &= \frac{K}{2} (V_1 - (-V_3))^2 \\ &= \frac{K}{2} (2V_m \sin \omega t)^2 \\ &= \frac{K}{2} (4V_m^2 [(1 - \cos 2\omega t)]/2) \\ &= KV_m^2 [1 - \cos 2\omega t] \end{aligned} \quad (4.9)$$

จะเห็นว่าด้านขวาของสมการจะได้ความถี่เป็น 2 เท่า หรือ  $2\omega$  โดยสัญญาณยังคงเป็นรูปไซน์ แต่เกิดเลื้อนเฟส ไปเป็นมุม 90 องศา อย่างไรก็ตามจะได้ค่าความถี่ด้านเอาต์พุตเป็นจำนวน 2 เท่าของด้านอินพุตซึ่งมีความถี่เป็น  $\omega$  ฉะนั้นวงจรนี้เป็นวงจรทวีความถี่แบบสองเท่า

#### 4.2.2 ผลการเลียนแบบการทำงานโดยโปรแกรม Pspice

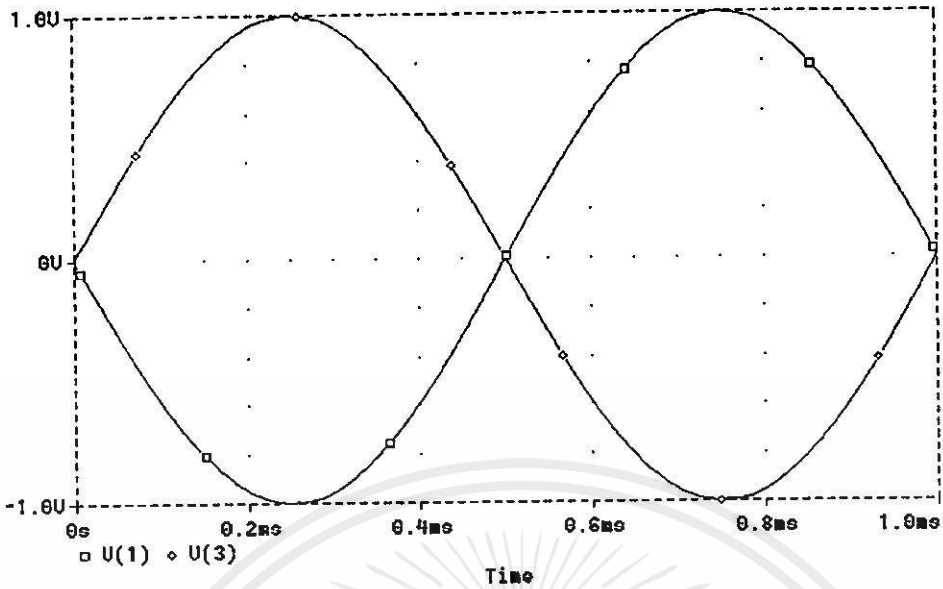
จากวงจรทวีความถี่ดังรูปที่ 4.1 กำหนดค่า  $W/L$  ของมอสทรานซิสเตอร์ M1, M2 เท่ากับ  $100\mu\text{m}/2\mu\text{m}$  และ  $R_L = 5\text{k}\Omega$ ,  $V_G = V_{DD}$  ทำการเลียนแบบการทำงานโดยป้อนสัญญาณรูปจายน์  $V_3 = -V = 2 \sin 1000t$  ดังรูปที่ 4.2 และผลการเลียนแบบการทำงานได้แสดงไว้ในรูปที่ 4.3

แทนค่าลงใน สมการที่ (4.9) จะได้

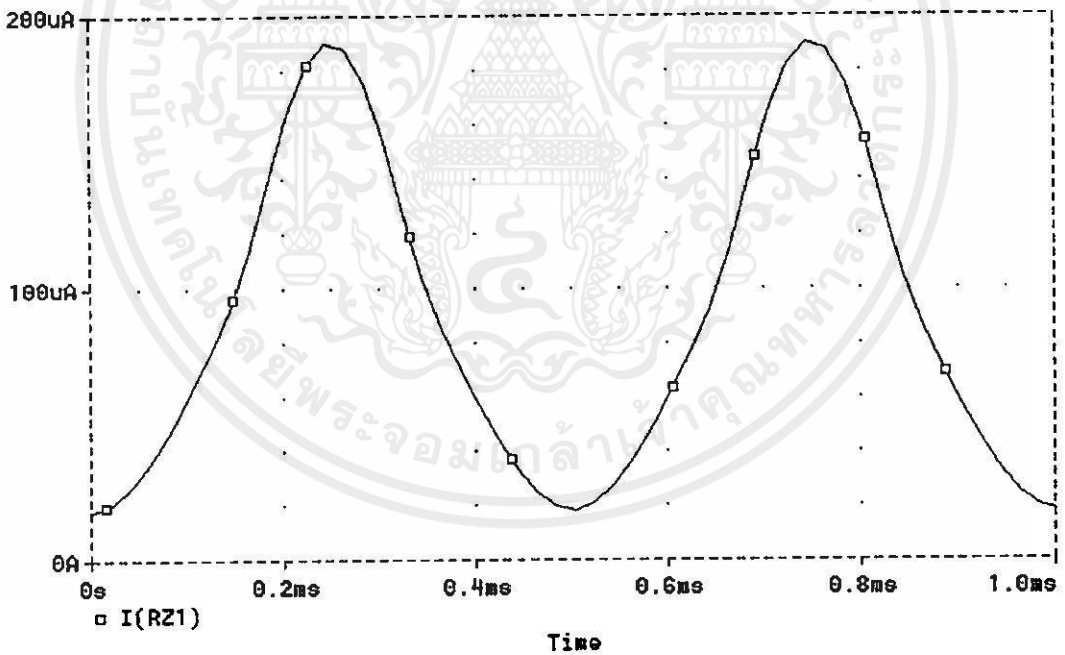
$$= KV_m^2 [1 - \cos 2000t] \quad (4.10)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้  
 ดังแสดงในรูปที่ 4.3

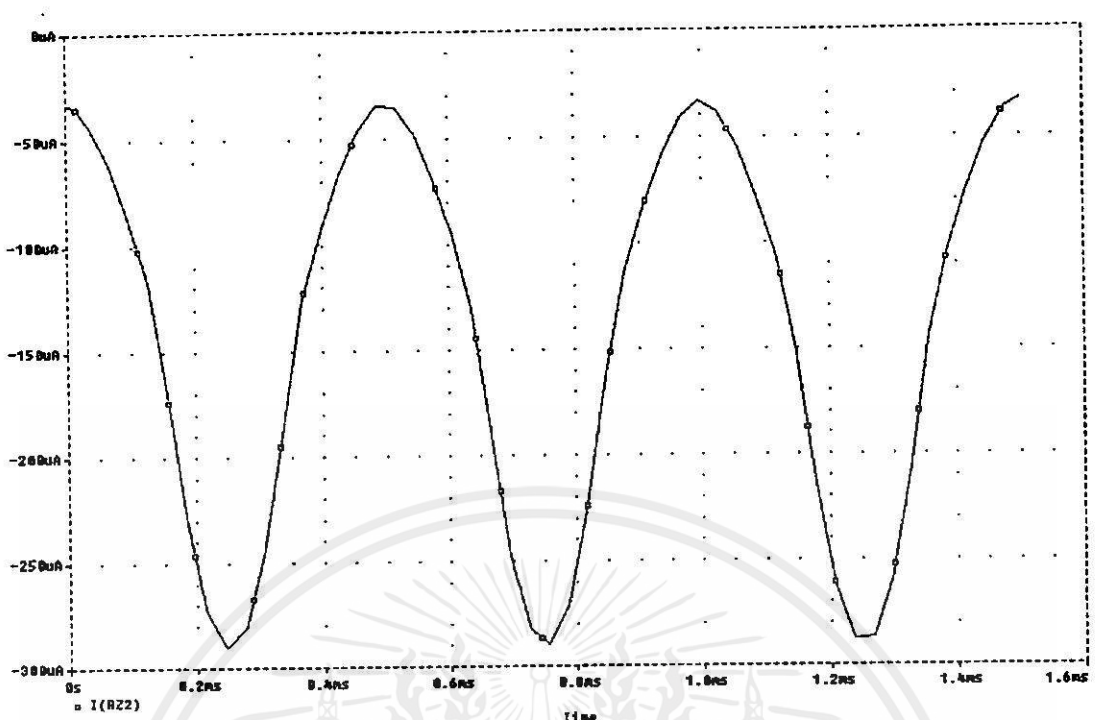


รูปที่ 4.2 แสดงสัญญาณอินพุต



รูปที่ 4.3 แสดงสัญญาณเอาต์พุตของวงจรที่มีความถี่ที่พอร์ท  $Z_1$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



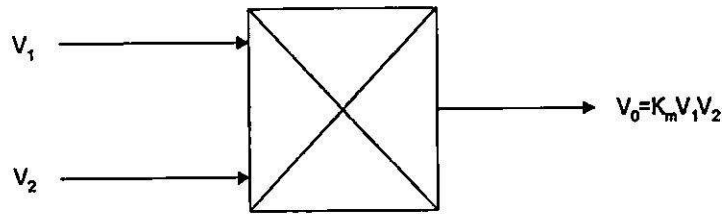
รูปที่ 4.4 แสดงสัญญาณเอาต์พุตของวงจรทวีความถี่ที่พอร์ท  $Z_2$

#### 4.3 การประยุกต์ใช้งานเป็นวงจรคูณสัญญาณอนาล็อก 4 ควอดแดรนต์

วงจรคูณสัญญาณอนาล็อกได้มีการออกแบบไว้อย่างมากมาย [14,15] ไม่ว่าจะอยู่ในลักษณะเทคโนโลยีของไบโพลาร์หรือมอสทรานซิสเตอร์ โดยพัฒนาจากเทคนิคเก่า [16] จนค่อนข้างสมบูรณ์แบบ ในบทความที่ผ่านมา [17] แต่การออกแบบในช่วงหลังได้เปลี่ยนเป็นอยู่ในรูปแบบของมอสทรานซิสเตอร์เกือบหมด แต่หลายเทคนิคถูกพัฒนามาจากไบโพลาร์ทรานซิสเตอร์ ในปัจจุบันการออกแบบเป็นลักษณะการคูณแบบ 4 ควอดแดรนต์ (Quadrant) ไม่มีการออกแบบในลักษณะ 2 ควอดแดรนต์อีกต่อไป นอกจากนี้ในการออกแบบก็พยายามจะใช้แหล่งจ่ายไฟเดียว [18] โดยไม่ได้ใช้ไฟทั้งบวกและลบ แต่ทั้งนี้วงจรที่ถูกออกแบบต่างมีจุดประสงค์ที่แตกต่างกันออกไป และต่อมาได้มีการออกแบบเพื่อให้วงจรทำงานได้ทั้งสัปดาห์และกระแส [19] เพื่อให้วงจรทำงานได้ครอบคลุมมากกว่าเดิม

ในรูปที่ 4.4 แสดงสัญลักษณ์บล็อกไดอะแกรมของวงจรคูณสัญญาณ ในลักษณะของสัปดาห์ เมื่อ  $V_1$  และ  $V_2$  เป็นค่าสัปดาห์อินพุต ส่วน  $V_0$  เป็นค่าสัปดาห์เอาต์พุต ซึ่งเป็นผลคูณของค่าสัปดาห์  $V_1$  และ  $V_2$  สำหรับ  $Km$  เป็นค่าอัตราขยายของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



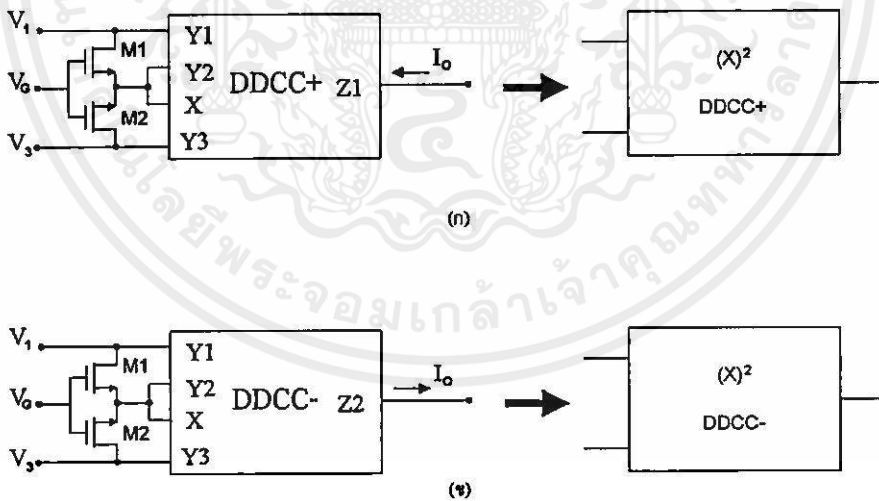
รูปที่ 4.4 บล็อกโคอะแกรมวงจรรคูณสัญญาณ

#### 4.3.1 หลักการเบื้องต้น

หลักการเบื้องต้นของวงจรรคูณอนาล็อกแบบ 4 ควอดแดรนต์ที่นำเสนออยู่นี้อยู่บนพื้นฐานพีชคณิตกำลังสอง (Square-Algebraic Identity) อย่างง่าย ในสมการที่ (4.11) โดยใช้  $V_1, V_2$  เป็นแรงดันอินพุตและ  $V_0$  เป็นแรงดันเอาพุต

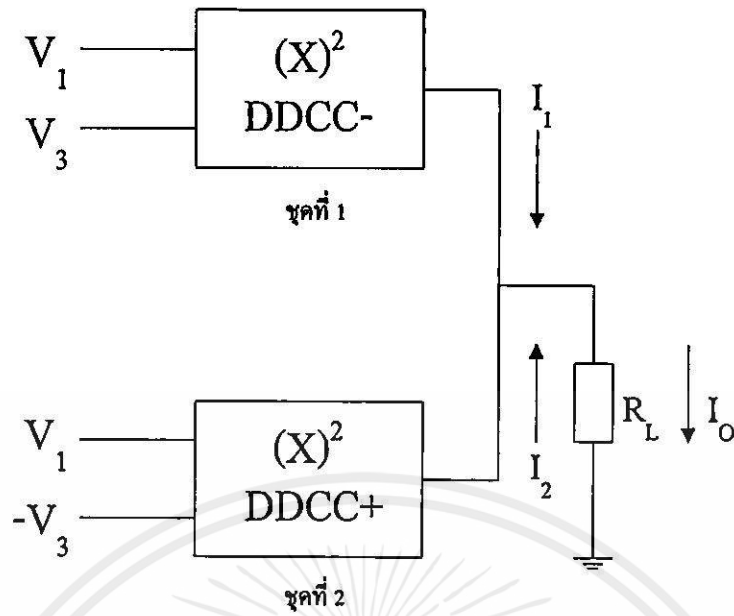
$$V_0 = (V_1 + V_2)^2 - (V_1 - V_2)^2 = 4V_1V_2 \quad (4.11)$$

เราสามารถสร้างได้โดยใช้วงจรวีความถี่แบบบวก 1 ชุด และวงจรวีความถี่แบบลบ 1 ชุด ร่วมกัน โดยวงจรวีความถี่สามารถเขียนให้ง่ายขึ้นได้ดังนี้



รูปที่ 4.5 สัญลักษณ์ของวงจรวีความถี่ (ก) ชนิดบวก และ (ข) ชนิดลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 หลักการวงจรคุณอนาลอก 4 ควอดแดรนต์

จากคุณสมบัติของวงจรวทวีความถี่

$$I_1 = \frac{-K}{2} (V_1 - V_3)^2$$

$$I_2 = \frac{K}{2} (V_1 + V_3)^2$$

$$I_o = I_1 + I_2$$

$$= \frac{K}{2} [(V_1 + V_3)^2 - (V_1 - V_3)^2]$$

$$= 2KV_1V_3$$

$$= KmV_1V_3$$

(4.12)

เมื่อ  $Km$  คือ สัมประสิทธิ์ของวงจรถูก

ข้อจำกัดของการทำงาน คือ  $V_1, |V_3| \leq V_G - V_T$

และถ้าสลับขั้วของวงจรวทวีความถี่ชุดที่ 1 และชุดที่ 2 กันแล้ว สมการที่ 4.12 จะกลายเป็น

$$I_o = -KmV_1V_3$$

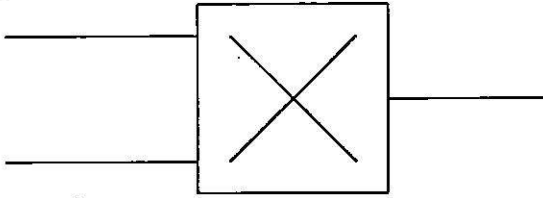
(4.13)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ดังนั้น จึงสามารถเลือกได้ว่าจะให้ศักราคาเอาท์พุทมีค่าทางบวกหรือลบ  
 ไม่ว่าจะกรณีใด ทั้งสิ้น ยกเว้นที่ ไม่มีเหตุผลแบบลงเนื้อที่ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.3.2 ผลการเลียนแบบการทำงานโดยโปรแกรม Pspice

จะทำการทดลองโดยทำเป็นวงจรมอดูเลตทางขนาด (Amplitude Modulation) ดังรูปที่ 4.7

$$V_1 = V_m \sin 2\pi 1000t$$



$$V_o = V_m V_c \sin 1000t \sin 16000t$$

$$V_2 = V_c \sin 2\pi 16000t$$

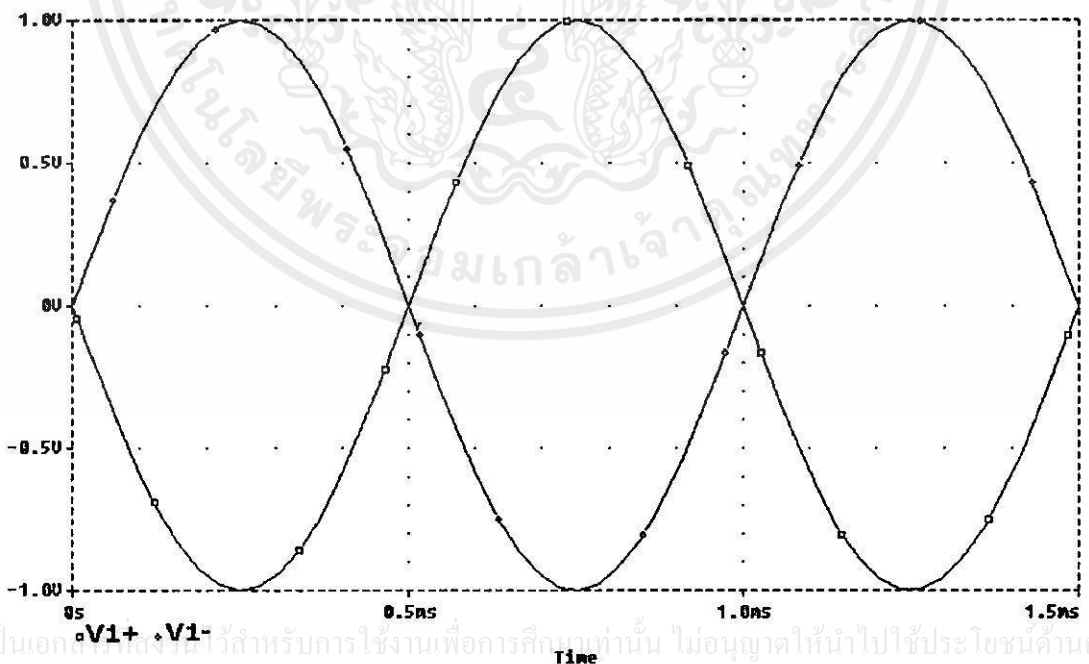
#### รูปที่ 4.7 การทดลองเป็นวงจร Modulator ทางขนาด

ทำการทดลองโดยใช้วงจรอนุบาลอกแบบ 4 ควอดแดรนต์ ที่นำเสนอด้งรูปที่ 4.7 แล้วป้อนสัญญาณอินพุท

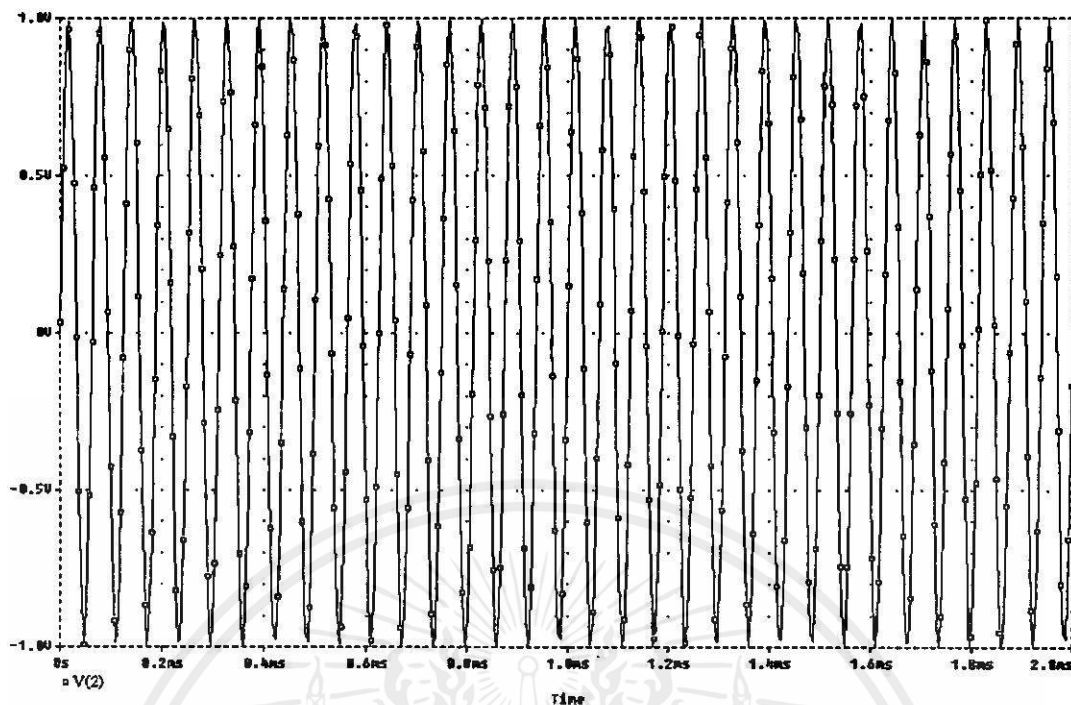
$$V_1 = \sin 2\pi 1000t$$

$$V_2 = \sin 2\pi 16000t$$

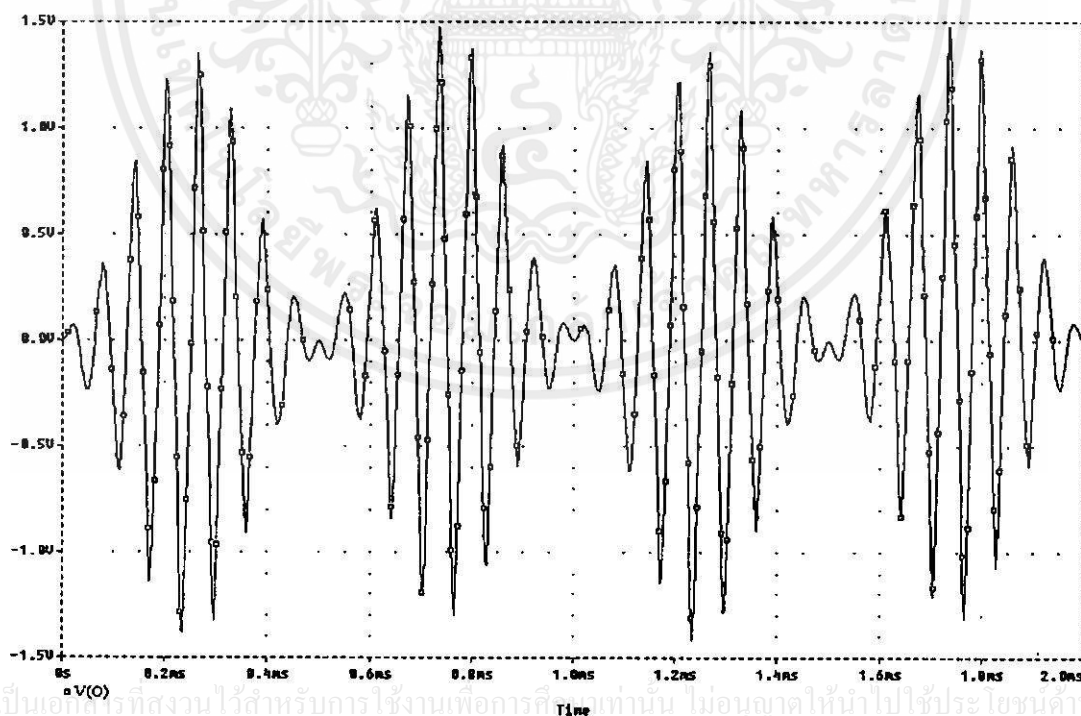
ซึ่งจะได้  $V_o$  ตามรูปที่ 4.8



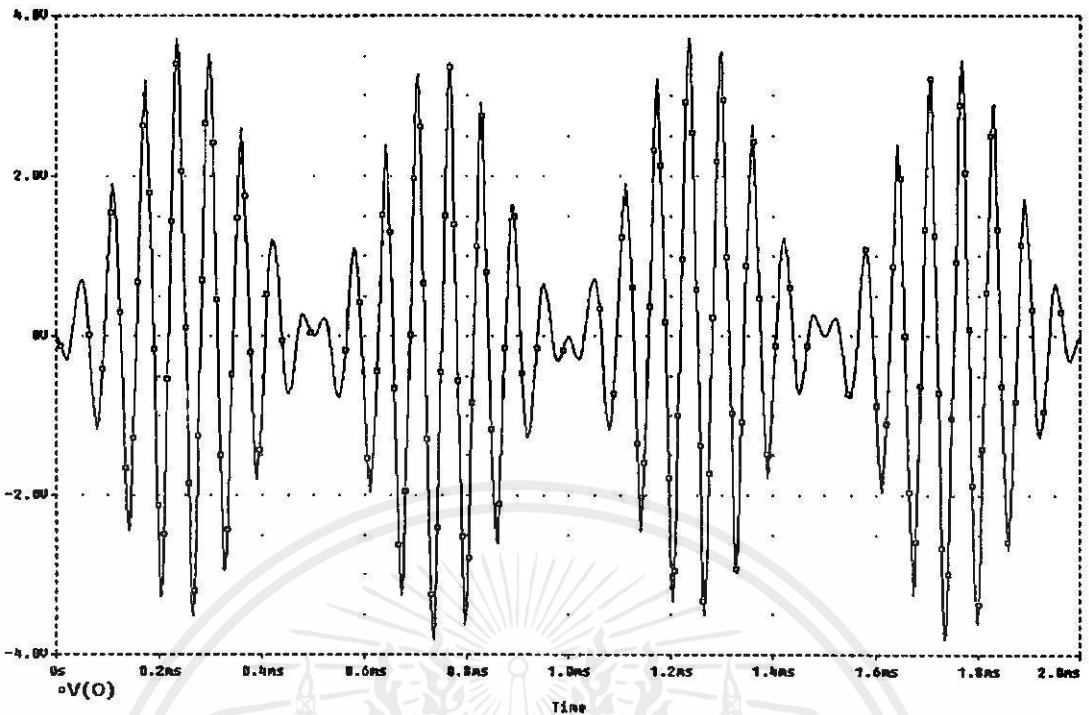
เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a)

รูปที่ 4.8 (ก) อินพุต  $V_1+$  และ  $V_1-$  (ข) อินพุต  $V_2$ 

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าการรูปที่ 4.9 แสดงสัญญาณเอาต์พุตของวงจรมอดูเลเตอร์แบบบวกลบ



รูปที่ 4.10 แสดงเอาต์พุตของวงจรมอดูเลเตอร์แบบลบ

#### 4.4 บทสรุป

ในบทที่ 4 นี้ นำเสนอการประยุกต์ใช้งานวงจร DDCC เป็นวงจรคำนวณทางคณิตศาสตร์ คือ วงจรทวีความถี่และวงจรคูณสัญญาณอนาล็อก 4 คิวคเคอร์นที่ที่ใช้อุปกรณ์เพิ่มในวงจร คือ มอสทรานซิสเตอร์ 2 ตัวและความต้านทาน 1 ตัว นอกจากนี้วงจรที่ออกแบบยังสามารถถือศักดาเอาต์พุตให้เป็นบวกหรือลบได้ โดยเลือกชนิดของวงจร DDCC และการประยุกต์ใช้งานเป็นวงจรทวีความถี่ โดยใช้วงจร DDCC ยังใช้อุปกรณ์น้อยกว่างานวิจัย [1] ที่ใช้ DDA หรือ CCII อีกด้วย

สำหรับการประยุกต์เป็นวงจรคูณ โดยทำเป็นวงจรมอดูเลเตอร์นั้น เพียงใช้วงจรทวีความถี่ 2 ชุดมาสร้าง ซึ่งแสดงให้เห็นว่า วงจร DDCC ที่ออกแบบสามารถนำไปประยุกต์ใช้ได้ตามที่ออกแบบไว้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

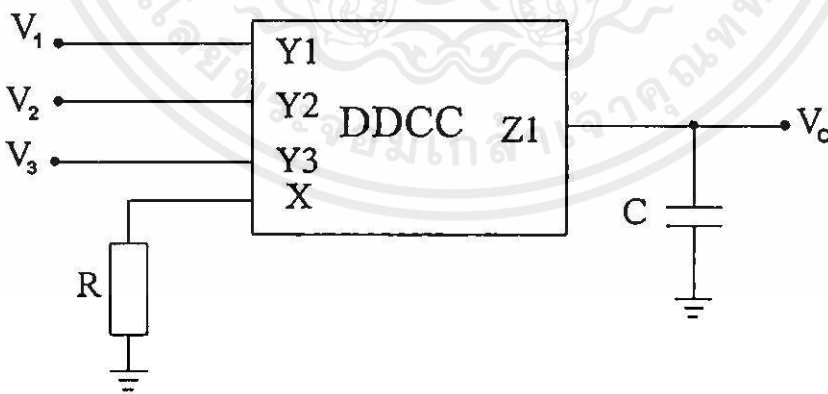
# การประยุกต์ใช้งานเป็นวงจรกรองความถี่

### 5.1 บทนำ

ในหัวข้อนี้นำเสนอการนำวงจร DDCC มาประยุกต์เป็นวงจรกรองความถี่แบบแอคทีฟชนิดความถี่ต่ำผ่านและวงจรแถบความถี่ผ่าน

### 5.2 วงจรคิฟเฟอร์เรนเซียลอินทริเกรเตอร์

วงจรคิฟเฟอร์เรนเซียลอินทริเกรเตอร์ถือว่าเป็นส่วนประกอบสำคัญในงานด้านการเลือกความถี่ในแบบอนาล็อก ตัวอย่างเช่น วงจรกรองความถี่ วงจรออสซิลเลเตอร์ มีหลายวิธีที่จะสร้างวงจรคิฟเฟอร์เรนเซียลอินทริเกรเตอร์โดยใช้โอพแอมป์ [17],[22] แต่มีข้อเสีย คือ วงจรคิฟเฟอร์เรนเซียลอินทริเกรเตอร์ไม่ว่าจะสร้างจากรีซิสเตอร์และแคปซิติฟเตอร์ในรูปแบบโมโนลิติกจะมีข้อเสีย คือ อินพุตอินพีแดนซ์ต่ำ จึงต้องอาศัยวงจรเมทซิ่งเข้าช่วย โดยการเลือกค่า  $R$  หรือ  $\frac{W}{L}$  กับ  $C$  เพื่อทำเมทซิ่ง เนื่องจากคอมโพเนนท์ที่มีเมทซิ่งทำให้เกิดความผิดพลาดทางขนาดและความเพี้ยนทางฮาร์โมนิกเพิ่มขึ้น โดยเฉพาะการสร้างจากโมโนลิติก ซึ่งจำเป็นต้องใช้เมทซิ่ง เพื่อกำจัดความไม่เป็นเชิงเส้น ในขณะที่วงจร DDCC มีคุณสมบัติทางอินพุตเป็นคิฟเฟอร์เรนเซียลโวลท์แดง ดังนั้นจึงสามารถสร้างเป็นวงจรคิฟเฟอร์เรนเซียลอินทริเกรเตอร์ ได้อย่างง่าย ดังแสดงในรูปที่ 5.1



รูปที่ 5.1 วงจรคิฟเฟอร์เรนเซียลอินทริเกรเตอร์ โดยใช้ DDCC

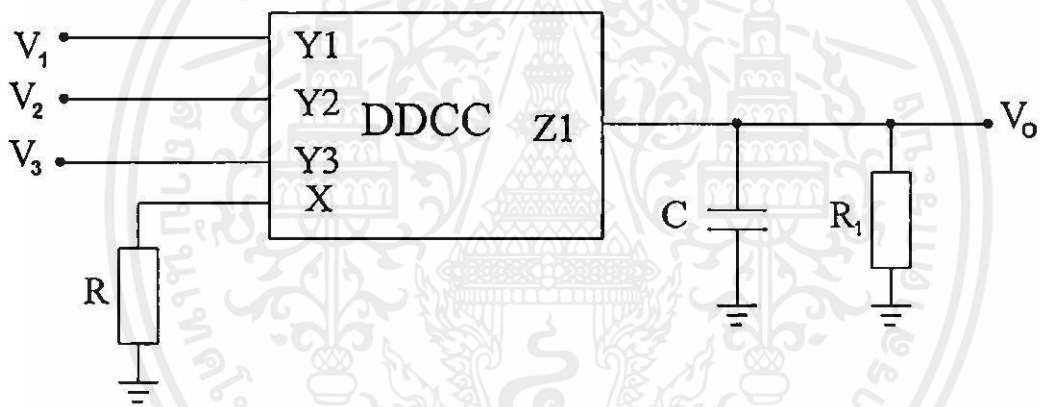
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรในรูป 5.1 เป็นวงจรลดสเกลคิฟเฟอร์เรนเซียลอินทริเกรเตอร์ ซึ่งมีอินพุตอินพีแดนซ์สูง อันเนื่องมาจากคุณสมบัติของวงจร DDCC คือ  $I_{y_1} = I_{y_2} = I_{y_3} = 0$  ดังนั้นจึงไม่จำเป็นต้องใช้อุปกรณ์เพิ่มเพื่อทำการแมทซิ่งและ  $R$  และ  $C$  ที่ใช้ร่วมกับวงจร DDCC ต่อลงกราวด์ จึงสะดวกในการสร้างโดยใช้มอสเทคนิค

ในรูปที่ 5.1 สมการเข้าพุทของวงจรลดสเกลคิฟเฟอร์เรนเซียลอินทริเกรเตอร์ คือ

$$V_o = \frac{V_1 - V_2 + V_3}{sRC} \quad (5.1)$$

วงจรลดสเกลคิฟเฟอร์เรนเซียลอินทริเกรเตอร์ สามารถสร้างได้โดย ต่อ  $R_1$  ขนานกับ  $C$  ของวงจรลดสเกล ดังแสดงในรูปที่ 5.2



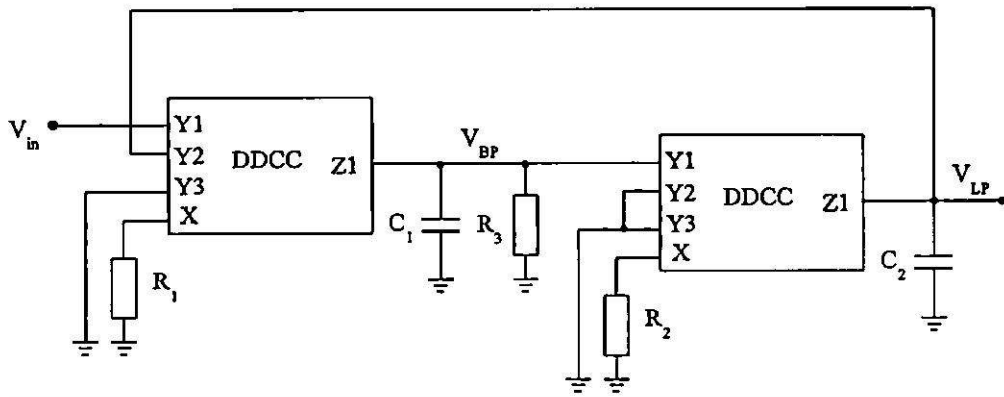
รูปที่ 5.2 วงจรกรองความถี่สูงผ่าน โดยใช้วงจร DDCC

สมการเข้าพุทของวงจร คือ

$$V_o = \frac{1}{s + \frac{1}{RC}} (V_1 - V_2 + V_3) \quad (5.2)$$

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่อนุญาติให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ในหัวข้อนี้จะกล่าวถึงการประยุกต์เป็นวงจรกรองความถี่แบบไบคอตโดยใช้ DDCC ที่สามารถสร้างได้จากวงจรในรูปที่ 5.1 และ 5.2 มาต่อแบบคาสเคดกัน ดังแสดงในรูปที่ 5.3



รูปที่ 5.3 วงจรกรองความถี่แบบไบควอดทในโหมดแรงดัน

จากรูปที่ 5.3 สามารถเขียนสมการของฟังก์ชันถ่ายโอนได้ดังนี้

$$\frac{V_{BP}}{V_{IN}} = \frac{\frac{s}{R_1 C_1}}{s^2 + \frac{1}{R_3 C_1} s + \frac{1}{R_1 R_2 C_1 C_2}} \quad (5.3)$$

$$\frac{V_{LP}}{V_{IN}} = \frac{\frac{1}{R_1 R_2 C_1 C_2}}{s^2 + \frac{1}{R_3 C_1} s + \frac{1}{R_1 R_2 C_1 C_2}} \quad (5.4)$$

$$\therefore \omega_0 = \frac{1}{\sqrt{R_1 R_2 C_1 C_2}} \quad (5.5)$$

$$\text{และ } Q = R_3 \sqrt{\frac{C_1}{R_1 R_2 C_2}} \quad (5.6)$$

การเขียนแบบการทำงานโดยใช้โปรแกรม Pspice สามารถทำได้ดังต่อไปนี้  
จากวงจรในรูปที่ 5.3 กำหนดค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

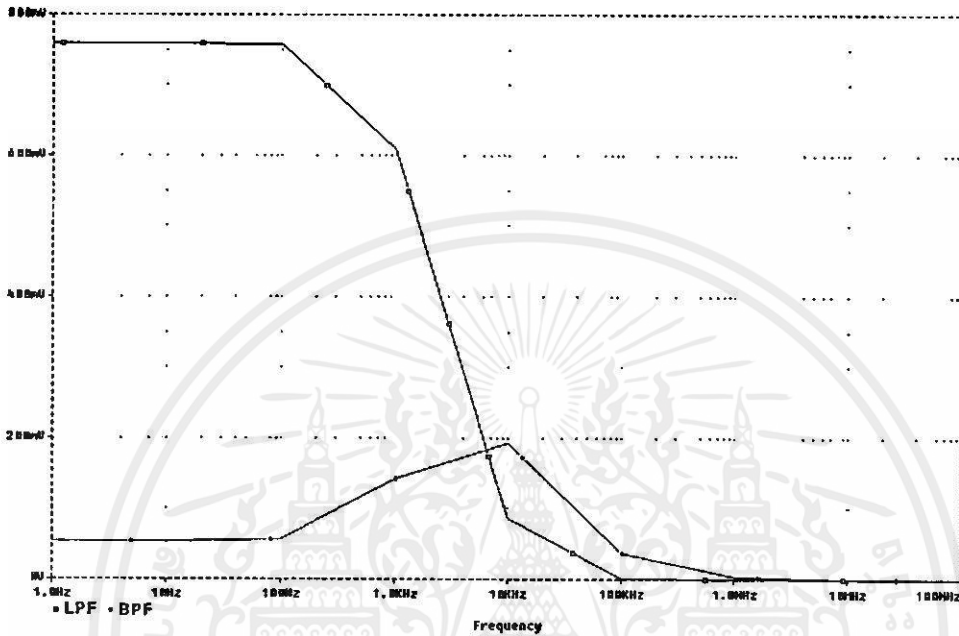
ไม่ว่ากรณีใดๆก็ตาม หากมีข้อผิดพลาดประการใด ขออภัยเป็นอย่างสูง และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_1 = R_2 = R_3 = 430\Omega$$

$$C_1 = C_2 = 22nF$$

จะได้เข้าที่ทุก ตามรูปที่ 5.4

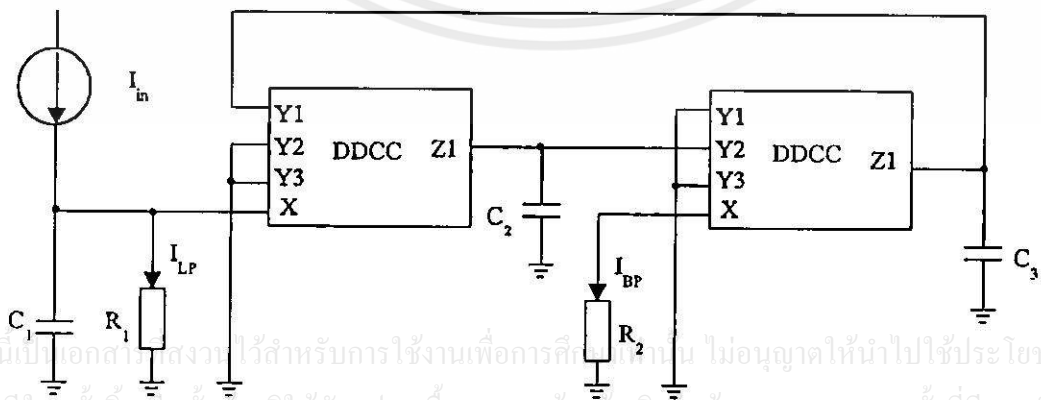
$$\text{ดังนั้น } f_0 = \frac{1}{2\pi\sqrt{R_1 R_2 C_1 C_2}} = 42.171 \text{ kHz}$$



รูปที่ 5.4 เข้าที่ทุกของวงจรของความถี่ในโหมดแรงดัน

#### 5.4 วงจรกรองความถี่ในโหมดกระแสแบบไบคอต

วงจรกรองความถี่แบบไบคอตในโหมดกระแสสามารถสร้างโดยวีซีดีและคาร์พาร์-ซีเตอร์และวงจร DDCC ซึ่งเปรียบเสมือนอินคัตเตอร์ ดังแสดงในรูปที่ 5.5



รูปที่ 5.5 วงจรกรองความถี่แบบไบคอตในโหมดกระแส

จากรูปที่ 5.5 สามารถเขียนสมการของวงจรกรองความถี่แบบไบคอตในโหมดกระแสได้ดังนี้

$$\frac{I_{BP}}{I_{IN}} = \frac{\frac{1}{C_2 R_2} s}{s^2 + \frac{C_1}{R_2 C_2 C_3} s + \frac{1}{R_1 R_2 C_2 C_3}} \quad (5.7)$$

$$\frac{I_{LP}}{I_{IN}} = \frac{\frac{1}{R_1 R_2 C_2 C_3}}{s^2 + \frac{C_1}{R_2 C_2 C_3} s + \frac{1}{R_1 R_2 C_2 C_3}} \quad (5.8)$$

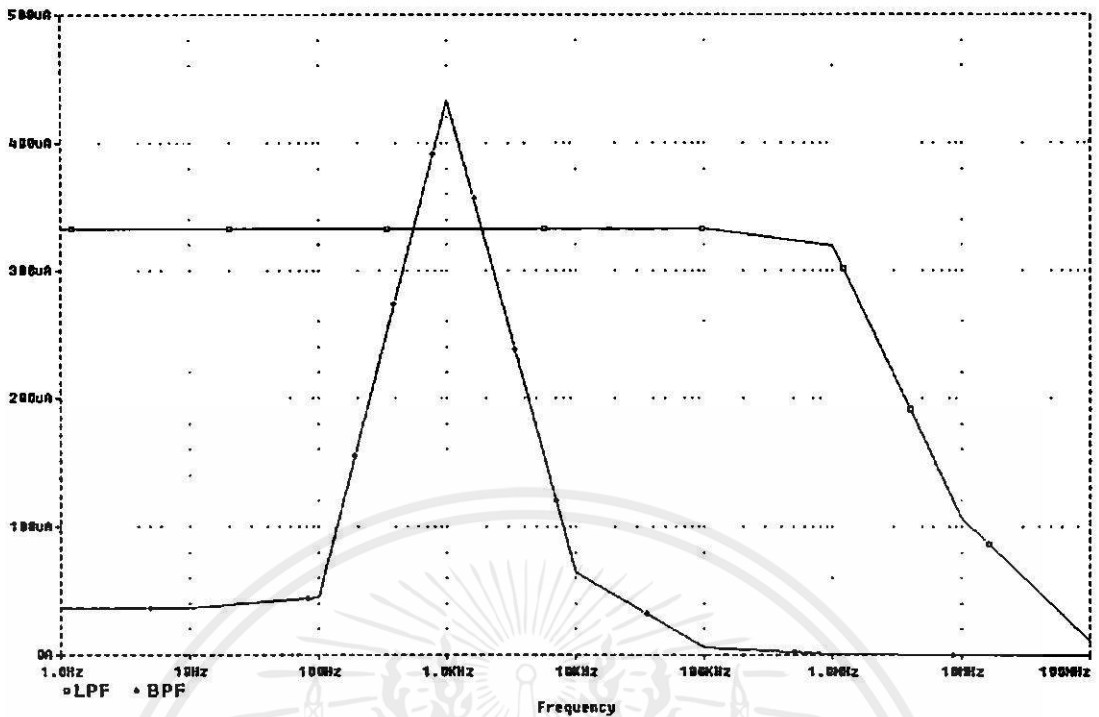
$$\therefore \omega_0 = \frac{1}{\sqrt{R_1 R_2 C_2 C_3}} \quad (5.9)$$

$$\text{และ } Q = \frac{1}{C_1} \sqrt{\frac{R_2 C_2 C_3}{R_1}} \quad (5.10)$$

การเขียนแบบการทำงานโดยใช้โปรแกรม Pspice จากวงจรในรูปที่ 5.5 กำหนดค่า  $R_1 = R_2 = 3K$  และ  $C_1 = C_2 = C_3 = 47nF$  ดังนั้นจะได้เอาพุทในโหมดกระแส ตามรูปที่ 5.6

$$\text{ดังนั้น } f_0 = \frac{1}{2\pi \sqrt{R_1 R_2 C_2 C_3}} = 1.128kHz$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.6 เอ้าทพุทของวงจรของความถี่ในโหมดกระแส

### 5.5 บทสรุป

ในบทที่ 5 นี้ นำเสนอการประยุกต์ใช้งานวงจร DDCC เป็นวงจรกรองความถี่ แบบไบควอททั้งในโหมดแรงดันและโหมดกระแส โดยใช้อุปกรณ์เพิ่มเติม คือ รีซิสเตอร์และคาปาซิเตอร์ ร่วมกับวงจร DDCC, DVCC ซึ่งจากผลการเลียนแบบการทำงานด้วยโปรแกรม Pspice แสดงให้เห็นสมรรถนะของวงจรว่าสอดคล้องกับบทฤษฎี นอกจากนี้ยังใช้อุปกรณ์น้อยกว่าและสะดวกในการนำไปประยุกต์ใช้งานอีกด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 6

### บทสรุป

ในวิทยานิพนธ์ฉบับนี้ได้กล่าวถึง วงจร DVCC และ DDCC ซึ่งวงจรทั้งสองมีคุณสมบัติใกล้เคียงกัน คือ วงจร DDCC มี 5 พอร์ท และ  $V_x = V_{r1} - V_{r2}$  ขณะที่วงจร DDCC มี 6 พอร์ท และ  $V_x = V_{r1} - V_{r2} + V_{r3}$  โดยวงจรทั้งสองเป็นการขยายความสามารถของวงจรสายพานกระแสให้สามารถรับอินพุตที่มีศักดาแตกต่างกันได้ จึงทำให้สามารถประยุกต์ใช้งานได้มากขึ้น ซึ่งในวิทยานิพนธ์ฉบับนี้แสดงการทดสอบคุณสมบัติของวงจรโดยการเขียนแบบการทำงานโดยโปรแกรม Pspice แสดงให้เห็นสมรรถนะของวงจรเป็นที่น่าพอใจ ส่วนการประยุกต์ใช้งานได้แสดงการประยุกต์ใช้งานไว้ คือ การประยุกต์ใช้งานเป็นวงจรทวีความถี่ วงจรคูณสัญญาณอนาล็อก 4 ควอดแดรนต์และวงจรกรองความถี่ในโหมดกระแสและแรงดัน ซึ่งได้ผลยืนยันการทำงานของวงจรถูกว่าเป็นไปตามทฤษฎีที่ออกแบบไว้

ดังนั้นจึงกล่าวได้ว่าวงจรที่ออกแบบมีประสิทธิภาพเหมาะสมและสามารถนำไปประยุกต์ใช้งานได้ตามความต้องการ

วงจรทวีความถี่สร้างขึ้นจากวงจร DDCC และอุปกรณ์เพิ่มเติม คือ N แชนแนล มอสทรานซิสเตอร์อีก 2 ตัว และรีซิสเตอร์ 1 ตัว ผลการทำงานของวงจรสามารถทวีความถี่ได้จริง โดยอาศัยคุณสมบัติของวงจร DDCC ร่วมกับคุณสมบัติของมอสทรานซิสเตอร์เป็นหลัก ส่วนวงจรคูณสัญญาณอนาล็อก 4 ควอดแดรนต์ สร้างโดยอาศัยหลักการควอดเรตสแควร์ ซึ่งสร้างขึ้นจากวงจรทวีความถี่ 2 ชุด และแสดงการประยุกต์ใช้งานเป็นวงจรมอดูเลเตอร์ทางขนาด ซึ่งก็ได้ผลตามที่คาดหมายไว้

สำหรับวงจรกรองความถี่ในโหมดแรงดันและกระแส สร้างขึ้นโดยใช้อุปกรณ์ภายนอก คือ รีซิสเตอร์และคาปาซิเตอร์ ต่อในลักษณะไบควอด ซึ่งผลการเขียนแบบการทำงานสอดคล้องกับทฤษฎี

วงจร DDCC และ DVCC ที่ออกแบบ สามารถรับอินพุตเป็นศักดาแตกต่างกันได้ แต่ขีดจำกัดของวงจร คือ ความเป็นเชิงเส้น กล่าวคือ อยู่ที่ศักดาอินพุต  $\pm 2V$  และข้อจำกัดอีกประการหนึ่งคือ ที่พอร์ท X มีค่าศักดาออฟเซ็ทอยู่ ขณะเดียวกันค่าความต้านทานที่พอร์ท X มีค่าไม่ต่ำตามที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เอกสารอ้างอิง

- [1] S. R. Zarabadi, S. C. Huang, and M. Ismail, "A wide dynamic range differential difference amplifier and its applications," SRC TECHCON'90, October. 1990.
- [2] K. C. Smith and A. Sedra, "A Second Generation Current Conveyor and its applications," IEEE Trans., Vol. CT-17, pp.132-154, 1970.
- [3] H. O. Elwan, A. M. Soliman, "Novel CMOS differential voltage current conveyor and its applications," Proc. IEE-Circuit Devices Syst., Vol. 144(3), pp. 195-200, 1997.
- [4] Richard S. Muller, Theodore I. Kamins. Device Electronics for Integrated Circuits. 2<sup>nd</sup> Ed. John Wiley & Sons, Inc. 1986.
- [5] C.T. Sah, "Characteristics of the Metal-Oxide-Semiconductor transistor," IEEE Trans. Electron Devices, Vol. ED-11, pp. 324-325, July 1964.
- [6] H. Shichman and D. Hodges, "Modelling and Simulation of Insulated-Gate Field-Effect Transistor Switching Circuits," IEEE J. Solid-State Circuits, Vol. SC-3, No. 3, pp. 285-289, Sep. 1968.
- [7] Meta-Software. HSPICE User's Manual. Campbell, California. 1993.
- [8] Giuseppe Massobrio, Paolo Antognetti. Semiconductor Device Modeling with SPICE. 2<sup>nd</sup> Ed. New York. McGraw-Hill, Inc. 1993.
- [9] Daniel Foty. MOSFET Modeling with SPICE principles and practice. New Jersey. Prentice Hall, Inc. 1997.
- [10] H. Shichman, D. Hodges. "Modeling and Simulation of Insulated-Gate Field-Effect Transistor Switching Circuits," IEEE J. Sol. St. Circ. Vol.SC-3, 1968. pp 285-289.
- [11] Randall L. Geiger, Phillip E. Allen, Noel R. Strader. VLSI Design Technique for Analog and Digital circuits. Singapore. McGraw-Hill, Inc. 1990.
- [12] K. C. Smith and A. Sedra., "The Current Conveyor : a new circuit building block," Proc. IEEE, Vol.56, pp. 1368-1369, 1968.
- [13] S. I. Liu, D. S. Wu, H. W. Tsao, "Nonlinear circuit applications with current conveyors," Proc. IEE. G, Vol.140 (1), pp. 1-6,1993.

เอกสาร [14] P.R. Gray and R.G. Meyer, "Analysis and design of analog integrated circuits." 3<sup>rd</sup> edition, John Wiley & Sons, Inc., 1993. เนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [15] R.L. Geiger, P.E. Allen and N.R. Strader, "VLSI design and techniques for analog and digital circuits," McGraw-Hill, 1990.
- [16] B. Gilbert, "A precise four-quadrant multiplier with subnanosecond response," IEEE J. Solid-State Circuits, vol. SC-3, pp. 365-373, Dec. 1968.
- [17] B. Gilbert, "A new high-performance monolithic multiplier using active feedback," IEEE J. Solid-State Circuits, vol. SC-9, pp. 364-373, Dec. 1974.
- [18] K. Dejhan, P. Prommee and F. Cheevasuvit, "A single power supply CMOS four quadrant analog multiplier," Proc. Regional Symposium on Telecommunications, Electronics, Circuits and Systems ; RESTECS'96, pp. E-73-E-78, Bangkok, Thailand, July 6-8, 1996.
- [19] I. Chaiyasun, K. Dejhan, F. Cheevasuvit and C. Soonyeeekan, "A mixed-mode four quadrant analog multiplier." to be published in Proc. 1998 IEEE Asia Pacific Conference on Circuits and Systems : Micro-electronics and Integration Systems. Chiangmai, Thailand, November 24-27, 1998.
- [20] L. C. Thomas, "The biquad : Part I-Some practical design considerations ; Part II-A multipurpose active filtering system," IEEE Trans. Circuit Theory, vol. CT-18, pp. 350-361, May 1971.
- [21] L. P. Huelsman and P. E. Allen, Introduction to the Theory and Design of Active Filters. New York : McGraw-Hill, 1980.
- [22] R. Schaumman, K. Laker, and M. S. Ghausi, Design of Analog Filters. Passive, Active RC and Switched-Capacitor. Englewood Cliffs, NJ : Prentice Hall, 1990, ch. 7.
- [23] M. Ismail, S.-C. Huang, and S. Sukurai, "Continuous signal processing," ch. 3 in Analog VLSI : Signal and Information Processing, M. Ismail and T. Ficz, Eds. New York : McGraw-Hill, to be published in 1994.
- [24] S. Smith, F. Liu, and M. Ismail, "Active-RC building blocks for MOSFET-C integrated filters," in Proc. IEEE Int. Symp. Circuits and Systems. pp. 342-346, May 1987.
- [25] M. Ismail, S. V. Smith, and R. G. Beale, "A new MOSFET-C universal filter structure for VLSI," IEEE J. Solid-State Circuits, vol. SC-23, pp. 183-194, Feb. 1988.
- [26] Lee, W. Bang, Sheu, J. Bing, "A High Slew-Rate CMOS Amplifier for Analog Signal Processing," IEEE J. Solid-State Circuits, Vol. 25 (3), pp. 885-889, 1990.
- [27] Toumazou, C. and D. G. Haigh, "Analogue IC Design the Current Mode Approach," Peter Peregrinus, London, 1990

- [28] W. Chiu, S.I. Liu, H-W.Tsao, J. J. Chen “CMOS differential difference current conveyers and their applications” IEE Proc-Circuits Devices Syst, Vol. 145. No. 2, pp. 91-96, April 1996
- [29] เกียรติศักดิ์ คมวัชระ “การสร้างวงจรสายพานกระแสและวงจรแปลงความต้านทานค่าลบด้วย CMOS” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง 2534



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก ก

## โปรแกรม Pspice ที่ใช้วิเคราะห์ในวิทยานิพนธ์

```

.OP
.WIDTH OUT=80
*.AC DEC 1 10HZ 100MEG
*****CIRCUIT DESCRIPTION*****
VDD 100 0 DC +5
VSS 50 0 DC -5
X1 100 50 1 4 3 4 5 6 DVCC
*.DC VDC -3 3 1
*.VDC 1 0
M1 1 100 4 4 NM W=300U L=10U
M2 3 100 4 4 NM W=300U L=10U
RZ2 6 0 10k
*.RX 4 0 2K
RZ1 5 0 5K
V1 3 0 SIN(0 1 1KHZ)
V3 1 0 SIN(0 1 1KHZ 0 0 180)
*.VG 100 0 +1.3
.TRAN .SUS 1.5MS
*****
*.TERMINALS VDD VSS Y1 Y2 Y3 X Z1 Z2
.SUBCKT DVCC 100 50 8 1 9 14 15 18
*****DIFFERENTIAL MODE SIGNAL LEVEL
*.VY1 101 0 DC 0
*.VY2 102 0 DC 0
*.EVY1 9 0 101 0 1
*.EVY2 1 0 102 0 1
*****

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

M1A	2	1	4	4	PM	W=50U L=2U
M2A	3	8	5	5	PM	W=50U L=2U
M3A	50	6	4	4	NM	W=50U L=2U
M4A	50	7	5	5	NM	W=50U L=2U
M5A	6	6	5	5	NM	W=50U L=2U
M6A	7	7	4	4	NM	W=50U L=2U
IS1	6	50	50UA			
IS2	7	50	50UA			

\*\*\*\*\*

M1B	3	9	11	11	PM	W=50U L=2U
M2B	2	14	12	12	PM	W=50U L=2U
M3B	50	10	11	11	NM	W=50U L=2U
M4B	50	13	12	12	NM	W=50U L=2U
M5B	10	10	12	12	NM	W=50U L=2U
M6B	13	13	11	11	NM	W=50U L=2U
IS3	10	50	50UA			
IS4	13	50	50UA			

\*\*\*\*\*

M7	2	2	100	100	NM	W=300U	L=2U
M8	3	2	100	100	NM	W=300U	L=2U
M9	14	3	100	100	NM	W=37U L=2U	
M10	15	3	100	100	NM	W=37U L=2U	
M11	17	3	100	100	NM	W=22U L=2U	
M12	14	16	50	50	PM	W=300U	L=2U
M13	15	16	50	50	PM	W=300U	L=2U
*M14	16	16	50	50	NM	W=300U	L=2U
*M15	16	19	100	100	PM	W=300U	L=2U
*M16	17	17	50	50	NM	W=300U	L=2U
*M17	18	17	50	50	NM	W=300U	L=2U
*M18	18	19	100	100	PM	W=300U	L=2U
*VB	16	50	+1.09				
IB	100	18	250UA				

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

.ENDS

\*\*\*\*\*MODEL\*\*\*\*\*

.MODEL NM NMOS (LEVEL=2 LD=0.15U TOX=44.0N NSUB=9.50E+15 VTO=+1.07  
 +UO=0.693K UEXP=0.111 UCRIT=10.0K DELTA=1.68 VMAX=41.0K XJ=1.0U NEFF=1.16  
 +RSH=45.0 CGDO=0.27N CGSO=0.27N CJ=0.105M MJ=0.48 CJSW=0.24N  
 +MJSW=0.27 PB=0.45)

.MODEL PM PMOS (LEVEL=2 LD=0.25U TOX=44.0N NSUB=3.24E+16 VTO=-.79  
 +UO=0.271K UEXP=0.181 UCRIT=10.0K DELTA=0.89 VMAX=33.0K XJ=2.0U NEFF=0.77  
 +RSH=80.0 CGDO=0.35N CGSO=0.35N CJ=0.330M MJ=0.48 CJSW=0.43N  
 +MJSW=0.40 PB=1.04)

\*\*\*\*\*

.PROBE

.END



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## วงจร DDCC และ DVCC

.OP

.WIDTH OUT=80

## \*\*\*\*\*CIRCUIT DESCRIPTION

VDD 100 0 DC +5

VSS 50 0 DC -5

## \*\*\*\*\*DIFFERENTIAL MODE SIGNAL LEVEL

VY1 101 0 DC 0

VY2 102 0 DC 0

EVY1 1 0 101 0 1

EVY2 12 0 102 0 1

## \*\*\*\*\*COMMON MODE SIGNAL LEVEL

\*\*\*\*\*V-

BIAS\*\*\*\*\*

\*V1 19 0 +3

\*V2 18 0 +3

## \*\*\*\*\*CURRENT SOURCES\*\*\*\*\*

I1 100 4 140UA

I2 100 5 140UA

I3 100 8 140UA

I4 100 10 140UA

I5 100 13 450UA

I6 100 14 450UA

I7 15 50 20UA

## \*\*\*\*\*NONSAT\*\*\*\*\*

M1 6 1 2 2 PM W=50U L=2U

M2 7 0 3 3 PM W=50U L=2U

M3 100 4 2 2 NM W=50U L=2U

M4 100 5 3 3 NM W=50U L=2U

M5 4 4 3 3 NM W=50U L=2U

M6 5 5 2 2 NM W=50U L=2U

\*\*\*\*\*

M1B	7	12	9	9	PM	W=50U	L=2U
M2B	6	13	11	11	PM	W=50U	L=2U
M3B	100	10	9	9	NM	W=50U	L=2U
M4B	100	8	11	11	NM	W=50U	L=2U
M5B	10	10	11	11	NM	W=50U	L=2U
M6B	8	8	9	9	NM	W=50U	L=2U

\*\*\*\*\*

M7	6	6	50	50	NM	W=100U	L=2U
M8	7	6	50	50	NM	W=100U	L=2U
*M9	13	7	50	50	NM	W=50U	L=2U

\*\*\*\*\*BIAS\_CCT\_CURRENT SOURCE\*\*\*\*\*

*M9	100	19	4	4	NM	W=100U	L=2U
*M10	100	19	5	5	NM	W=100U	L=2U
*M11	100	19	10	10	NM	W=100U	L=2U
*M12	100	19	8	8	NM	W=100U	L=2U

\*\*\*\*\*OUTPUT\*\*\*\*\*

M13	13	7	50	50	NM	W=100U	L=2U
M14	14	7	50	50	NM	W=100U	L=2U
M15	17	7	50	50	NM	W=100U	L=2U

\*\*\*\*\*

*M16	16	18	50	50	NM	W=100U	L=2U
*M17	15	18	50	50	NM	W=80U	L=2U

\*\*\*\*\*

*M18	13	16	100	100	PM	W=100U	L=2U
*M19	14	16	100	100	PM	W=100U	L=2U
*M20	16	16	100	100	PM	W=100U	L=2U

\*\*\*\*\*

M21	17	17	100	100	PM	W=100U	L=2U
M22	15	17	100	100	PM	W=100U	L=2U

\*\*\*\*\*MODEL ES2 WORST\_CASE\*\*\*\*\*

.MODEL NM NMOS (LEVEL=2 LD=0.15U TOX=44.0N NSUB=9.50E+15 VTO=+1.07

+UO=0.693K UEXP=0.111 UCRIT=10.0K DELTA=1.68 VMAX=41.0K XJ=1.0U NEFF=1.16

+RSH=45.0 CGDO=0.27N CGSO=0.27N CJ=0.105M MJ=0.48 CJSW=0.24N  
+MJSW=0.27 PB=0.45)

.MODEL PM PMOS (LEVEL=2 LD=0.25U TOX=44.0N NSUB=3.24E+16 VTO=-0.79  
+UO=0.271K UEXP=0.181 UCRIT=10.0K DELTA=0.89 VMAX=33.0K XJ=2.0U NEFF=0.77  
+RSH=80.0 CGDO=0.35N CGSO=0.35N CJ=0.330M MJ=0.48 CJSW=0.43N  
+MJSW=0.40 PB=1.04)

\*\*\*\*\*

\*\*\*\*\*

.DC            VY1 -3 3 1    VY2 -3 3 1  
.PROBE  
.END



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก ข

### ผลงานทางวิชาการที่ได้รับการตีพิมพ์

1. กอบชัย เศษหาญ, ภัทรศิษฏ์ พันธุ์กระวี, “การออกแบบวงจรสายพานกระแสชนิดพอร์ทอินพุทเป็นศักดาแตกต่าง (Differential Voltage Current Conveyor (DVCC)” วิศวกรรมลาดกระบัง ปีที่ 17 ฉบับที่ 1 เดือนมีนาคม 2543, หน้า 127-132



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้เขียน

นายภัทรศิษฏ์ พันธุ์กระวี เกิดเมื่อวันที่ 30 ตุลาคม พ.ศ.2510 ที่อยู่ปัจจุบัน 5/716 ซอย 6/1 หมู่บ้าน  
 ประชานิเวศน์ 2 ระยะ 3 ตำบลบางตลาด อำเภอปากเกร็ด จังหวัดนนทบุรี 11120 สำเร็จการศึกษา  
 อุตสาหกรรมศาสตรบัณฑิต สาขาเทคโนโลยีอิเล็กทรอนิกส์ จากสถาบันเทคโนโลยีพระจอมเกล้า  
 เจ้าคุณทหารลาดกระบัง ปี 2533 ปัจจุบันทำงานอยู่ที่บริษัท วิทยุการบินแห่งประเทศไทย จำกัด  
 กองวิศวกรรมระบบติดตามอากาศยาน ตำแหน่งวิศวกรระบบอาวุโส



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้