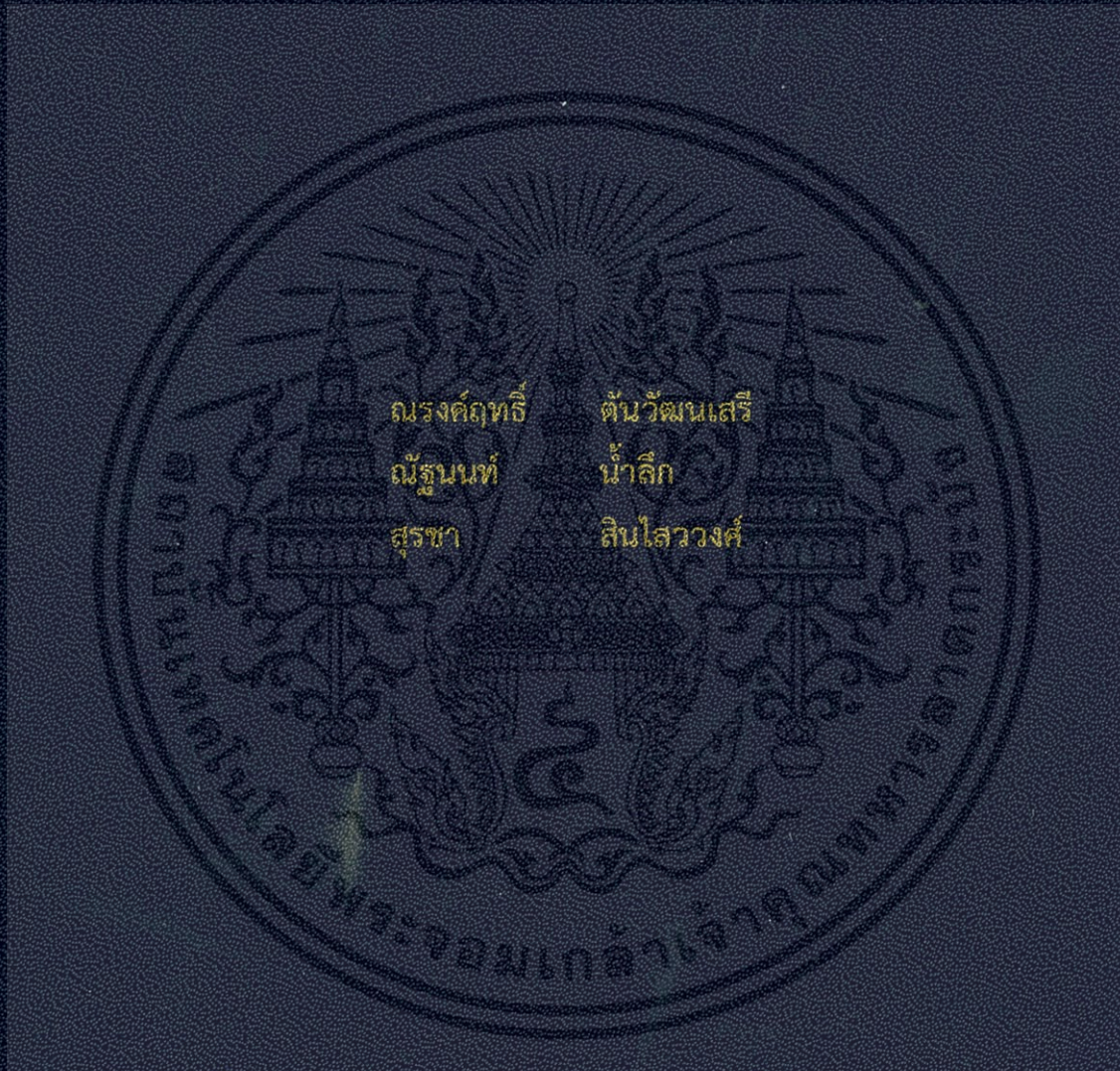


เครื่องดึงคอกและหลัง
ELECTRIC TRACTION MACHINE



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมระบบควบคุม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2556

เครื่องดึงคอกและหลัง

ELECTRIC TRACTION MACHINE



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมระบบควบคุม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2556

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRIC TRACTION MACHINE



THIS THESIS IS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
BACHELOR OF ENGINEERING IN CONTROL ENGINEERING
FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

ACADEMIC YEAR 2013

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ปีการศึกษา 2556

สาขาวิชาวิศวกรรมการวัดและควบคุม คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

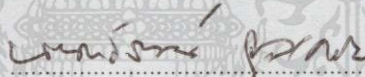
เรื่อง เครื่องดึงคอกและหลัง

ELECTRIC TRACTION MACHINE

ผู้จัดทำ นายณรงค์ฤทธิ์ ตันวัฒนเสรี 53010426

นายณัฐนนท์ น้าลิก 53010458

นายสุรชา สิ้นใสวงศ์ 53011773



อาจารย์ที่ปรึกษา

(ผู้ช่วยศาสตราจารย์ ดร.นนทวัฒน์ จุลเคชะ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องดึงคอและหลัง

โดย

นายณรงค์ฤทธิ์ ตันวัฒนเสรี 53010426

นายณัฐนนท์ น้ำลึก 53010458

นายสุรชา สิ้นไสววงศ์ 53011773

อาจารย์ที่ปรึกษา

ผู้ช่วยศาสตราจารย์ ดร.นนทวัฒน์ จุลเดชะ

ปีการศึกษา 2556

บทคัดย่อ

วิทยานิพนธ์เล่มนี้ได้นำเสนอการพัฒนาเครื่องดึงคอและหลัง (Electric Traction Machine) ซึ่งเป็นเครื่องมือที่ถูกใช้มากที่สุดเครื่องหนึ่งในแผนกกายภาพบำบัดในโรงพยาบาลต่างๆ โดยใช้ในการรักษาอาการของโรคกระดูกคอและหลังเสื่อม (Cervical and Lumbar Spondylosis) และโรคหมอนรองกระดูกปลิ้น (Herniated Disk) คุณสมบัติหลักของเครื่องที่พัฒนาขึ้นคือ สามารถสร้างแรงดึงแบบคงที่ (Static Traction) ได้ตั้งแต่ 1.5 kgf ถึง 60 kgf ระบบการสร้างแรงดึงของเครื่องใช้มอเตอร์ไฟฟ้ากระแสตรงชนิดแม่เหล็กถาวร ระบบการขับเคลื่อนด้วยวงจรขับเคลื่อนอิเล็กทรอนิกส์กำลังเพื่อทำให้การควบคุมมอเตอร์มีประสิทธิภาพสูง อุปกรณ์วัดแรงดึงเป็นอุปกรณ์ชนิด Current Shunt Monitor ระบบการควบคุมแรงดึงใช้การควบคุมแบบ Digital ชนิด P ส่วนการจัดการบริหารการทำงานของเครื่องนี้โดยใช้ไมโครคอนโทรลเลอร์ชนิด PIC (Peripheral Interface Controller)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELCECTRIC TRACTION MACHINE

By

Mr. Narongrit Tanwattanaseree 53010426

Mr. Natthanon Numluk 53010458

Mr. Suaracha Sinsawaiwong 53011773

Advisor

Asst.Prof. Dr. Nontawat Chuladaycha

Academic Year 2013

ABSTRACT

This thesis present the developing the Electric Traction Machine where it is most used in the physical therapy of a hospital for curing the Cervical and Lumbar Spondylosis and Herniated Disk. This machine can generate the static traction force from 1.5 kgf to 60 kgf. The traction system actuator of this machine is a Permanent Magnet DC motor. In order to control motor for high efficiency, the power electronic circuit is used for the motor drive system. Measuring device is a current shunt monitor used to measure the armature winding current for convert in term of traction force. An effective technique for a digital control system with digital P controller is used to control this machine. The management of the whole process of the Electric Traction Machine is operated by PIC (Peripheral Interface Controller).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ด้วยดี ด้วยความรู้ คำแนะนำ และคำปรึกษาในการแก้ไข ปัญหาต่างๆ อย่างดีเยี่ยมจาก ผู้ช่วยศาสตราจารย์ ดร.นนทวัฒน์ จุลเดชะ ซึ่งเป็นอาจารย์ที่ปรึกษา วิทยานิพนธ์ ผู้วิจัยขอกราบขอบพระคุณเป็นอย่างสูง

ขอขอบพระคุณ รองศาสตราจารย์ ดร.ชนินทร์ บุญลักษณะานุสรณ์ และ รองศาสตราจารย์ สุธีียร เกียรติสุนทร ผู้ซึ่งช่วยให้คำวิจารณ์ คำแนะนำ และประสบการณ์แก่ผู้วิจัย

ขอขอบคุณ เพื่อนๆ พี่ๆ ในห้องวิจัยการควบคุมการแปรรูปพลังงาน (PCC108) ทุกคนที่ให้ คำแนะนำต่างๆ และให้กำลังใจเสมอมา

สุดท้ายนี้ขอขอบคุณครอบครัวของผู้วิจัยสำหรับการสนับสนุน และการส่งเสริมในทุกด้านจน วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้อย่างดี คุณค่าและประโยชน์อันพึงมีจากวิทยานิพนธ์นี้ขอมอบแต่ผู้มี พระคุณทุกท่าน

ผู้จัดทำ

นายณรงค์ฤทธิ์ ตันวัฒนเสรี

นายณัฐนนท์ น้ำลึก

นายสุรชา สิ้นไสววงศ์

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญรูป	VI
สารบัญตาราง	VII
บทที่ 1 บทนำ	1
1.1 ความเป็นมาของงานวิจัย	1
1.2 วัตถุประสงค์ของการศึกษา	2
1.3 ขอบเขตการศึกษา	2
บทที่ 2 ทฤษฎีและหลักการ	3
2.1 บทนำ	3
2.2 โครงสร้างระบบการทำงานของเครื่องดัดคอคและหลัง	3
2.2.1 วงจรขับการทำงานของมอเตอร์	5
2.2.2 ส่วนวัดแรงดึงด้วยเคอร์เรนทซ์ชันต์มอไนเตอร์ (Current Shunt Monitor)	7
2.2.2.1 หลักการของวงจรปรับค่าศูนย์และพิสัย (Zero and Span)	8
2.2.2.2 วัดแรงดึงด้วยกระบวนการเคอร์เรนทซ์ชันต์มอไนเตอร์ (Current Shunt Monitor)	9
2.2.3 ทฤษฎีโปรแกรม (Program)	11
2.2.3.1 ไมโครคอนโทรลเลอร์ (Microcontroller) PIC16F877A	11
2.2.3.2 ส่วนพัลส์วิดท์โมดูเลชัน (Pulse Width Modulation)	12
2.2.3.3 ส่วนแปลงอนาล็อกสู่ดิจิตอล (Analog To Digital Converter Module)	12
2.2.3.4 โปรแกรมที่ใช้ควบคุมแรงดึง	13

สารบัญ(ต่อ)

	หน้า
บทที่ 3 การทดลอง	17
3.1 บทนำ	17
3.2 การทดลองการทำงานของวงจรถับมอเตอร์	18
3.3 การทดลองวัดความเร็วในการสร้างแรงดึงให้มีแรงดึงขึ้นถึง 60 kg	19
3.4 การทดลองอุปกรณ์วัดแรงดึง	20
3.5 การทดลองการควบคุมแรงดึง	22
บทที่ 4 สรุปผลการวิจัยและข้อเสนอแนะ	23
เอกสารอ้างอิง	24
ภาคผนวก	25
ภาคผนวก ก. เอกสารที่เกี่ยวข้องกับงานวิจัย	26

สารบัญรูป

รูปที่	หน้า
2.1 ลักษณะการทำงานของเครื่องดึงคอกและหลัง	3
2.2 ระบบควบคุมแรงดึง	4
2.3 ด้านข้างของเครื่องดึงคอกและหลัง	5
2.4 การทำงานภายใน L298N	6
2.5 โครงสร้างของ L298N	6
2.6 การต่อวงจร L298N ใช้งานแบบขนาน	7
2.7 กราฟ Transfer Characteristic Curve	8
2.8 แผนผังภายในวงจร AD8210	9
2.9 การต่อวงจรแบบ Ground Reference Output	10
2.10 PIN Diagram ของ PIC16F877A	12
2.11 Flow Chart	13
3.1 เครื่องดึงคอกและหลังที่ได้พัฒนาขึ้น	17
3.2 สัญญาณขับมอเตอร์ที่ Duty Cycle 20%	18
3.3 สัญญาณขับมอเตอร์ที่ Duty Cycle 40%	18
3.4 สัญญาณขับมอเตอร์ที่ Duty Cycle 60%	19
3.5 กราฟผลการทดสอบความเร็วในการสร้างแรงดึงให้มีแรงดึงถึง 60 kg	20
3.6 กระแสที่เข้ามอเตอร์ CH1 คือ กระแสที่เข้ามอเตอร์ CH2 คือ สัญญาณ Duty Cycle	20
3.7 กราฟแสดงผลการทดลองอุปกรณ์วัดแรงดึง	21
3.8 กราฟแสดงผลการควบคุมการสร้างแรงดึง	22

สารบัญตาราง

ตารางที่	หน้า
3.1 ผลการทดสอบความเร็วในการสร้างแรงดึงให้มีแรงดึงถึง 60 kg	19
3.2 ผลการทดลองอุปกรณ์วัดแรงดึง	21



บทที่ 1

บทนำ

1.1 ความเป็นมาของงานวิจัย

ในการพัฒนาและวิจัยเป็นความร่วมมือกับคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง และสถาบันวิจัยวิทยาศาสตร์และเทคโนโลยีแห่งประเทศไทย (วว.) ซึ่งเป็นหน่วยงานแรกของประเทศไทยที่ประสบผลสำเร็จในการวิจัยและพัฒนาเครื่องดิงคอกและหลังอัดโนมตี ปัจจุบันอุปกรณ์ชนิดนี้ที่ใช้บำบัดรักษาผู้ป่วยในโรงพยาบาลและสถานกายภาพบำบัดของไทยจะนำเข้าจากต่างประเทศทั้งหมด โดยจะมีราคาจำหน่ายอยู่ที่ประมาณ 200,000 บาทต่อเครื่อง แต่ที่สถาบันวิจัยวิทยาศาสตร์และเทคโนโลยีแห่งประเทศไทย (วว.) ผลิตจะมีราคาประมาณเครื่องละ 80,000 บาทเท่านั้น เมื่อคิดมูลค่าทางการตลาดแล้วจะช่วยลดการนำเข้าอุปกรณ์การแพทย์จากต่างประเทศได้ถึง 60% นอกจากนี้ยังช่วยลดการใช้บุคลากรทางแพทย์ได้อีกด้วย เนื่องจากเป็นอุปกรณ์แบบอัดโนมตี และมีระบบสมองกลฝังตัว (Embedded System) สำหรับตั้งค่าและควบคุมการทำงานของเครื่อง ทั้งนี้สถาบันวิจัยวิทยาศาสตร์และเทคโนโลยีแห่งประเทศไทย (วว.) พร้อมถ่ายทอดเทคโนโลยีการผลิตเครื่องนี้ให้แก่ภาคเอกชนที่สนใจนำไปผลิตจำหน่ายในเชิงพาณิชย์ หากมีการใช้อย่างแพร่หลายในประเทศจะทำให้ต้นทุนการใช้จ่ายรักษาผู้ป่วยลดลง ลดการนำเข้า หากอุปกรณ์มีปัญหาก็สามารถแก้ไขได้ในประเทศ คนไทยก็จะมีคุณภาพชีวิตที่ดีขึ้น พึ่งพาตนเองได้ นับเป็นความภาคภูมิใจของสถาบันวิจัยวิทยาศาสตร์และเทคโนโลยีแห่งประเทศไทย (วว.) ที่ได้ผลิตผลงานวิจัยอันเป็นประโยชน์ต่อส่วนรวมอีกครั้ง

หลักการการทำงานของเครื่องชนิดนี้ กล่าวคือ การใช้แรงดิงเพื่อลดการกดทับเส้นประสาทหรืออาจกล่าวได้อีกนัยหนึ่งว่า เป็นการเพิ่มความเคลื่อนไหวของกระดูกสันหลัง ทั้งนี้จะใช้เวลาในการดิงคอกและหลังประมาณ 10-20 นาที โดยนักกายภาพบำบัดจะเป็นผู้กำหนดท่าดิง และน้ำหนักที่ใช้ในการดิง จากการตรวจวินิจฉัยอาการผู้ป่วยของแพทย์ผู้เชี่ยวชาญ ในการดิงของเครื่องนั้นจะใช้มอเตอร์เป็นต้นกำลังในการดิง และอุปกรณ์ตรวจวัดค่าแรงดิงนั้นให้เป็นไปตามที่นักกายภาพกำหนด นอกจากนี้ยังมีระบบสมองกลฝังตัว (Embedded System) สำหรับตั้งค่าและควบคุมการทำงานต่างๆ ของเครื่อง

เครื่องดิงคอกและหลังอัดโนมตี กำหนดให้มีแรงดันที่ทางเข้า 220 โวลต์ 50 เฮิร์ตซ์ และระบบควบคุมการทำงานด้วยไมโครคอนโทรลเลอร์ นอกจากนี้ยังมีระบบตรวจสอบตนเอง ซึ่งมีส่วนแสดงผลเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานเป็นระบบดิจิทัล ส่วนแรงดึงของเครื่องชนิดนี้ กำหนดให้มีแรงดึงสูงสุด 60 กิโลกรัม แรงดึงต่ำสุด 1.5 กิโลกรัม มีรูปแบบในการดึงคอคและหลังแบบคงที่

1.2 วัตถุประสงค์ของการศึกษา

ในการพัฒนางานวิจัยครั้งนี้ เนื่องจากมีผู้ป่วยเข้ารับการรักษาต่อวันจำนวนมาก แล้วเครื่องรุ่นนี้ มีการให้บริการที่ค่อนข้างล่าช้าอยู่มาก และมีขนาดใหญ่เกินไป ดังนั้นแล้วคณะผู้จัดทำจึงได้วางแผนทำการปรับปรุงให้การทำงานของเครื่องเร็วขึ้นเพื่อลดระยะเวลาในการรักษาของผู้ป่วย 1 คน แต่ยังคงประสิทธิภาพการรักษาไว้ และวางแผนทำการลดขนาดวงจรไฟฟ้า ด้วยการเปลี่ยนอุปกรณ์ควบคุมการขับเคลื่อนมอเตอร์ จากเดิมที่ใช้มอสเฟตถึง 4 ตัวในการขับเคลื่อนมอเตอร์มาเป็นคู่อัลฟูลบริดจ์ไดรฟ์เวอร์ (Dual Full-bridge Driver) ในส่วนของระบบควบคุมได้ทำการเลือกใช้ไมโครคอนโทรลเลอร์ชนิด PIC (Peripheral Interface Controller) มาทดแทน เนื่องจากมีฟังก์ชันการทำงานครบตามที่ต้องการ ทั้งยังมีขนาดเล็กกว่าเมื่อเทียบกับส่วนควบคุมเดิม และข้อเสียหลักของเครื่องรุ่นเก่าคือ การติดตั้งสเตรนเกจ (Strain Gauge) บนแกนเหล็กที่ทำไดยาก ซึ่งจำเป็นต้องใช้ความชำนาญเป็นอย่างมาก ดังนั้นในการปรับปรุงครั้งนี้จะไม่ใช้วิธีการวัดแรงแบบเดิม แต่จะใช้การวัดกระแสไฟฟ้าที่ผ่านขดลวดอาร์เมเจอร์ (Armature Winding) ด้วยอุปกรณ์คอร์เรนท์ชันท่อมอนิเตอร์ (Current Shunt Monitor) ซึ่งการปรับปรุงทั้งสามส่วนนี้ ช่วยทำให้ขนาดของเครื่องเล็กลง ทั้งยังสามารถติดตั้งได้ง่ายขึ้นอีกด้วย

1.3 ขอบเขตการศึกษา

1. ศึกษาการทำงานของวงจรขับเคลื่อนมอเตอร์ของเครื่องรุ่นก่อนเพื่อปรับเปลี่ยนบางส่วนในวงจร
2. ศึกษาการใช้โมดูล MCPWM ของ PIC16F877A เพื่อเป็นโมดูลสำหรับจ่ายสัญญาณ พัลส์ วิตซ์โมดูลเลชัน (Pulse Width Modulation) และตัวแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล (Analog to Digital Converter Module)
3. เก็บข้อมูลอ้างอิงจากอุปกรณ์วัดแรงดึงชนิดสเตรนเกจ (Strain Gauge) เพื่อนำไปใช้พัฒนา ร่วมกับอุปกรณ์วัดกระแสคอร์เรนท์ชันท่อมอนิเตอร์ (Current Shunt Monitor)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีและหลักการ

2.1 บทนำ

ในบทนี้จะอธิบายถึงหลักการและทฤษฎีทั่วไป หลักการการทำงานที่ใช้ในการออกแบบและพัฒนาเครื่องดึงคอและหลัง ซึ่งมีต้นกำลังคือมอเตอร์ไฟฟ้ากระแสตรง และมีวงจรขับเคลื่อนมอเตอร์ อุปกรณ์วัดแรงดึง และไมโครคอนโทรลเลอร์

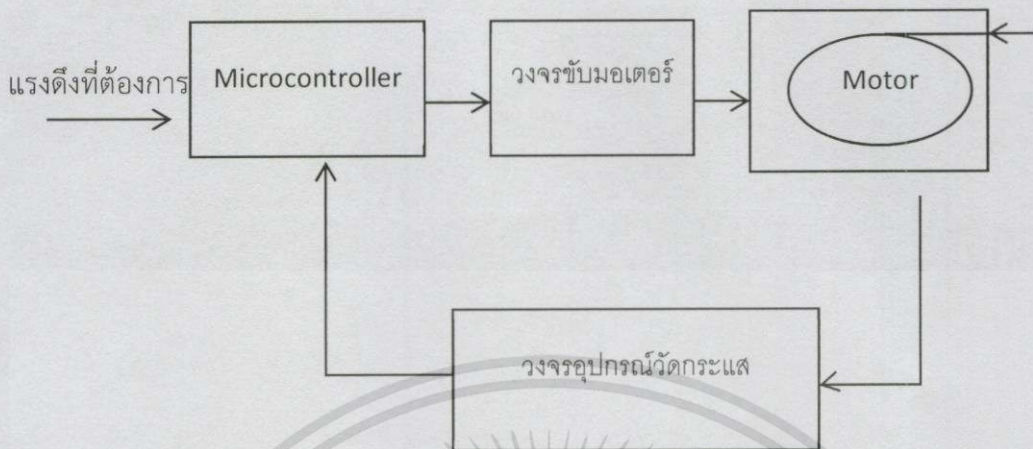
2.2 โครงสร้างระบบการทำงานของเครื่องดึงคอและหลัง

เครื่องดึงคอและหลังสร้างแรงดึงจากมอเตอร์ไฟฟ้า โดยมอเตอร์นี้จะหมุนระบบทางกลซึ่งมีชุดทรงกระบอกที่มีเชือกพันอยู่โดยรอบ ปลาสายของเชือกด้านหนึ่งก็จะต่ออยู่กับผู้ป่วยซึ่งถูกยึดติดกับเก้าอี้หรือเตียงสำหรับรักษา รูปที่ 2.1 แสดงลักษณะการทำงานของเครื่องดึงคอและหลัง



รูปที่ 2.1 ลักษณะการทำงานของเครื่องดึงคอและหลัง

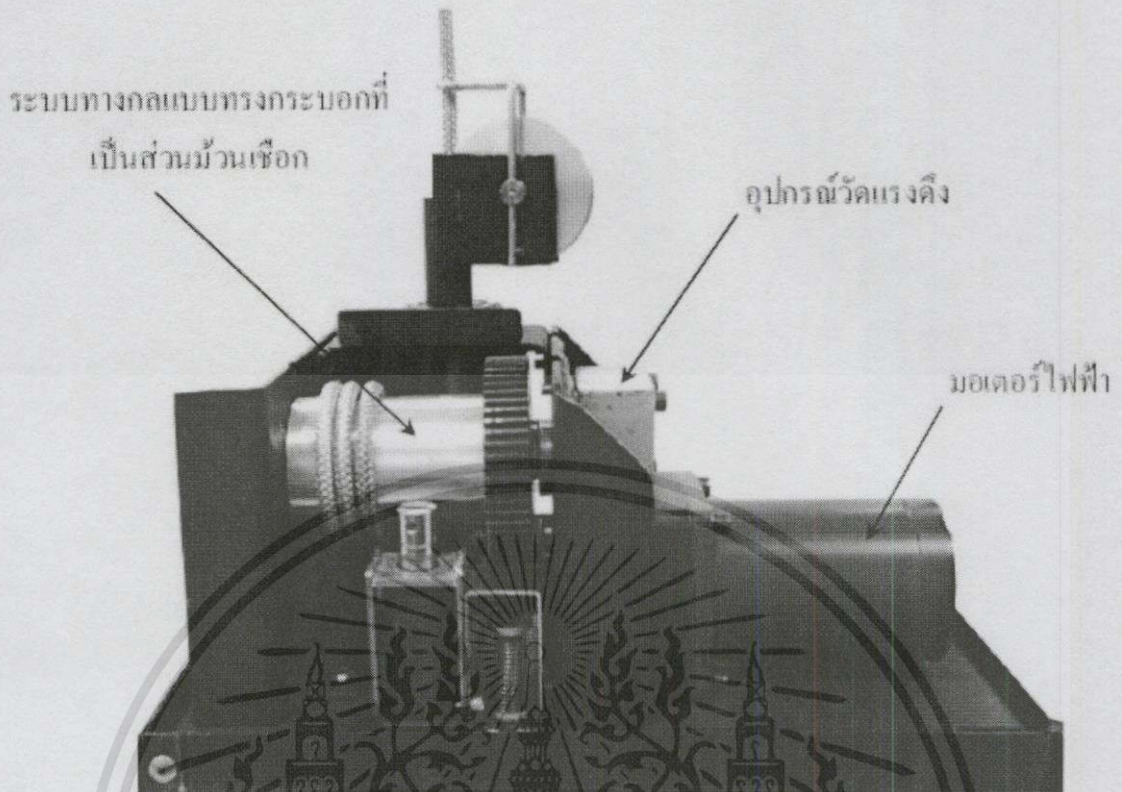
จากลักษณะการทำงานโดยมอเตอร์จะต้องถูกควบคุมให้สามารถหมุนได้ทั้งตามเข็มนาฬิกาและทวนเข็มนาฬิกา โดยมีวัตถุประสงค์เพื่อที่จะได้สามารถหยุดสร้างแรงดึงได้เมื่อเกิดอุบัติเหตุกับผู้ป่วย หรือจะได้คลายเชือกได้เมื่อหยุดการรักษา



รูปที่ 2.2 ระบบควบคุมแรงดึง

เมื่อเครื่องดึงคอและหลังเริ่มทำงาน แรงดึงที่มอเตอร์สร้างขึ้นทำให้เกิดแรงดึงผ่านเชือกไปที่ตัวผู้ป่วย อัตราการเพิ่มของแรงดึงที่ตัวผู้ป่วยต้องไม่เพิ่มขึ้นรวดเร็วเกินไป เพราะอาจทำให้ผู้ป่วยได้รับอันตรายจากการใช้เครื่องได้ ดังนั้นจึงต้องทำให้มอเตอร์หมุนด้วยความเร็วรอบต่ำ โดยใช้ระบบทดเกียร์

งานวิจัยนี้ได้ใช้มอเตอร์ไฟฟ้าต้นกำลังเป็นมอเตอร์ไฟฟ้าชนิดกระแสตรงแบบแม่เหล็กถาวรที่มีแรงดันไฟฟ้าตรง 24 V 36 W ที่มีความเร็วรอบ 6,750 rpm ต่อกับเกียร์ทดอัตราส่วน 1 : 135 ทำให้เหลือความเร็วรอบที่ 50 rpm

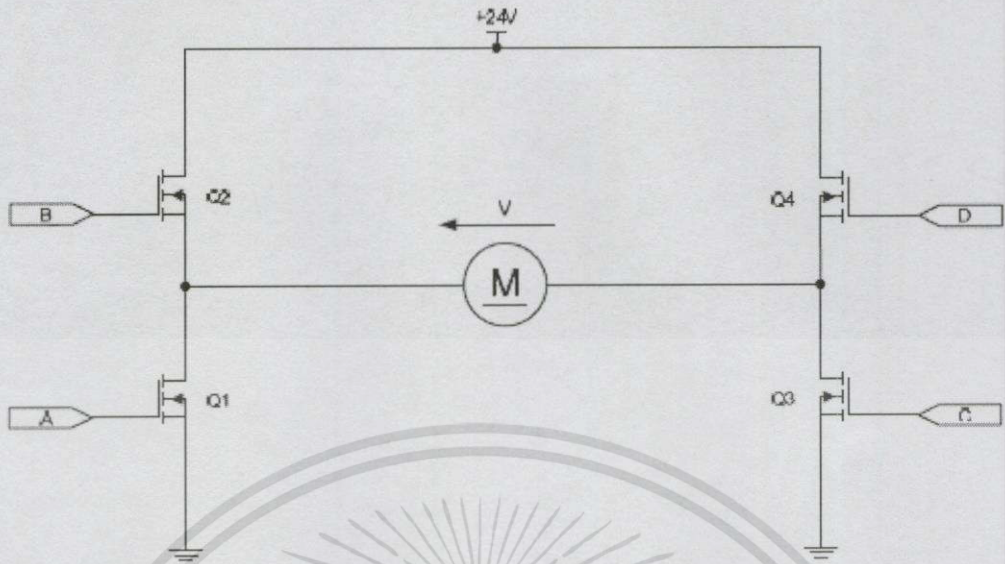


รูปที่ 2.3 ด้านข้างของเครื่องดึงคอกและหลัง

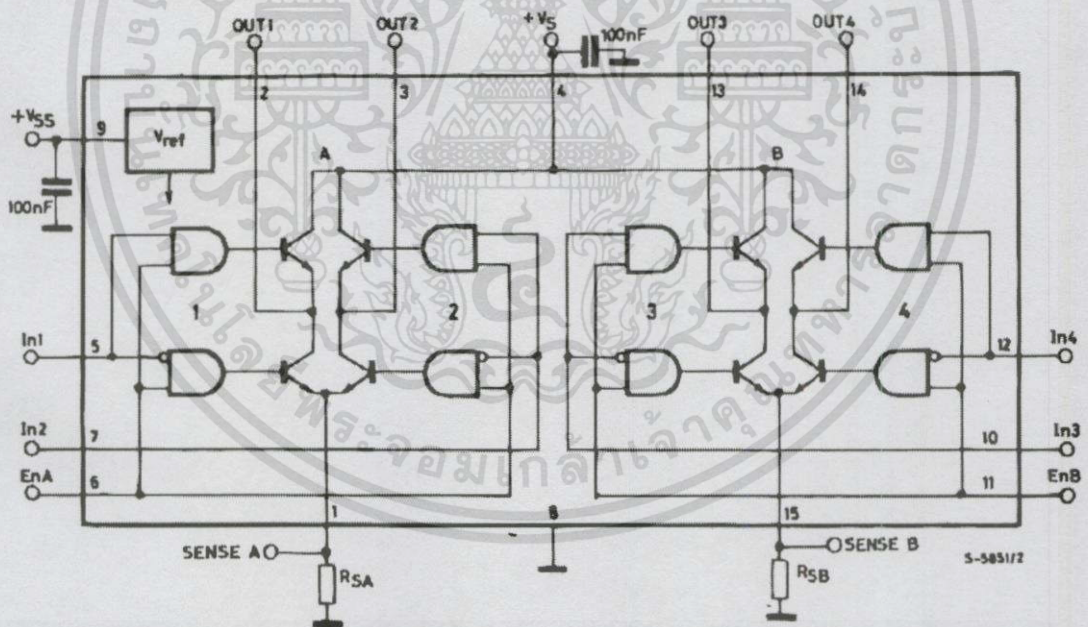
โครงสร้างระบบการทำงานของเครื่องดึงคอกและหลังนี้ได้ถูกแบ่งการทำงานออกเป็น 3 ส่วน คือ

2.2.1 วงจรขับเคลื่อนการทำงานของมอเตอร์

วงจรขับเคลื่อนการทำงานของมอเตอร์ ในงานวิจัยนี้ได้เลือกใช้ IC L298N ในการขับมอเตอร์ โดยมีโครงสร้างแบบ H-bridge ทำงานโดยใช้มอสเฟต (MOSFET) ทำหน้าที่เป็นสวิตช์สั่งงานให้มอเตอร์ทำงาน



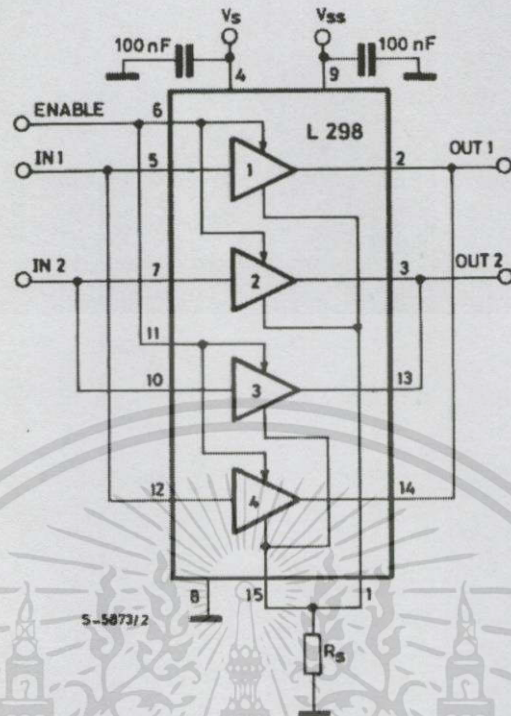
รูปที่ 2.4 การทำงานภายใน L298N



รูปที่ 2.5 โครงสร้างของ L298N

เนื่องจาก L298N สามารถควบคุมมอเตอร์ได้ถึง 2 ตัว ซึ่งในโครงงานนี้จะนำมาต่อใช้งานแบบขนานเพื่อเพิ่มความสามารถในการทนกระแส และเพิ่มไดโอดลงในวงจรเพื่อป้องกันกระแสไหลย้อนกลับเมื่อใช้งานขับเคลื่อนมอเตอร์แบบเป็นจังหวะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 การต่อวงจร L298N ใช้งานแบบขนาน

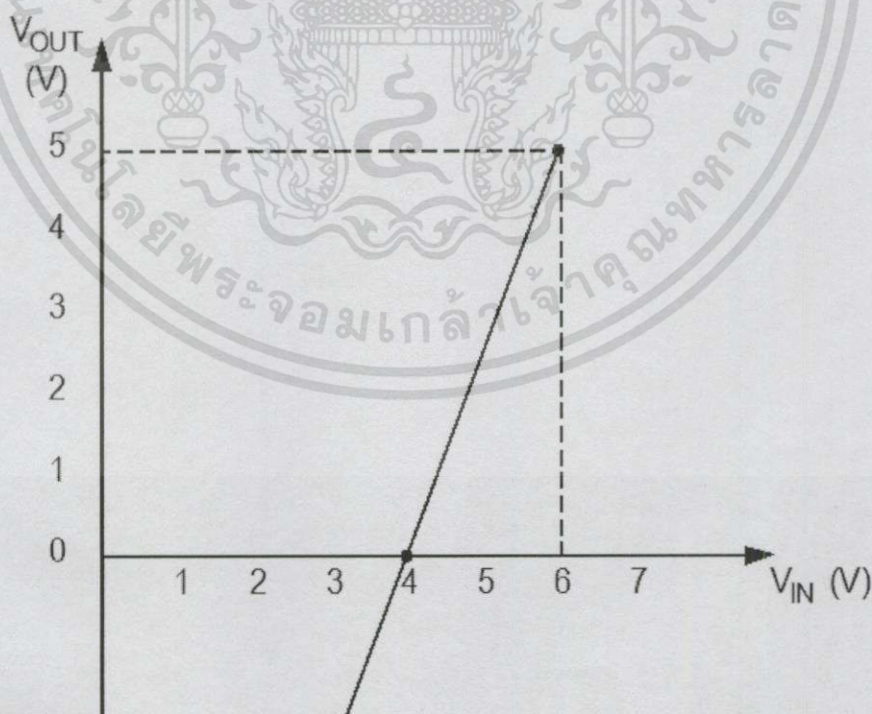
การปรับแรงดันไฟฟ้าเฉลี่ยที่มอเตอร์เพื่อควบคุมความเร็วรอบ ทำได้โดยการใช้พัลส์วิดท์โมดูเลชัน (Pulse Width Modulation) ซึ่งการปรับขนาดของแรงดันไฟฟ้าเฉลี่ยทำได้โดยการปรับ Duty Cycle (D) ดังนั้นเมื่อมอเตอร์หมุนตามเข็มเพื่อคลายเชือกมอสเฟต (MOSFET) Q1, Q2 ก็จะเป็นตัวที่ทำงานรับค่า Duty Cycle ส่วน Q3 จะทำงานตลอดเวลา และเมื่อหมุนตามเข็มนาฬิกาเพื่อดึงเชือก มอสเฟต (MOSFET) Q3, Q4 ก็จะเป็นตัวรับค่า Duty Cycle และ Q1 จะทำงานตลอดเวลา ซึ่งในตัวของ L298N จะมีขา Enable เพื่อใช้สั่งให้ทำการขับมอเตอร์ หรือปิดการทำงานของมอสเฟต (MOSFET) ทุกตัวด้วย

2.2.2 ส่วนวัดแรงดึงด้วยคอร์เรนทซ์ชันทมอมิเตอร์ (Current Shunt Monitor)

การวัดแรงดึงเส้นเชือกจากมอเตอร์จากเดิมใช้ Strain Gauge ซึ่งจะให้แรงดันไฟฟ้าเป็นค่าที่เปลี่ยนไปเมื่อแรงดึงเพิ่มขึ้น หรือลดลง แต่เนื่องจากค่าที่ได้จาก Strain Gauge มีค่าที่ต่ำมากเมื่อนำไปคำนวณในส่วนของทฤษฎีโปรแกรม จะทำให้ผิดพลาดได้มาก จึงจะต้องมีวงจรขยายสัญญาณ เพื่อขยาย Output ที่ออกมาให้มีขนาดที่เหมาะสม นั่นก็คือวงจร Zero and Span

2.2.2.1 หลักการของวงจรปรับค่าศูนย์และพิสัย (Zero and Span)

ในการทดลองบางครั้งผลที่ได้จากสเตรนเกจ (Strain Gauge) อาจจะมีค่าต่ำมาก ดังนั้นแล้วจึงต้องใช้อุปกรณ์ขยายสัญญาณ เพื่อทำการขยายและปรับแรงดันไฟฟ้า Output ให้อยู่ในช่วงที่อุปกรณ์สามารถแสดงผลได้ โดยนำแรงดัน Output นี้เชื่อมไปยังการ์ดเชื่อมต่อคอมพิวเตอร์ A/D ขนาด 8 Bits ซึ่งมีย่านของสัญญาณเข้าในช่วงระหว่าง 0 - 5 V โดยในการคำนวณเพื่อสร้างวงจรขยายสามารถเขียนความสัมพันธ์ของแรงดันด้าน Output เทียบกับด้าน Input ในรูปแบบของกราฟ (Transfer Characteristic Curve) ได้ดังรูปที่ 2.7



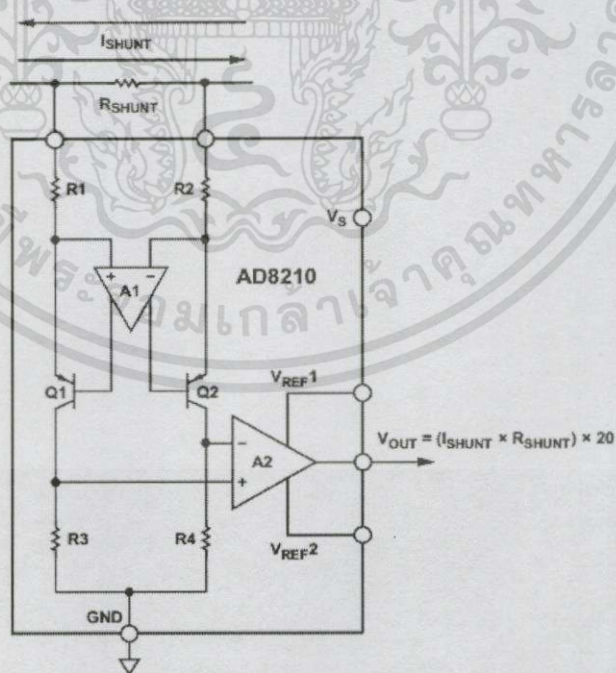
รูปที่ 2.7 กราฟ Transfer Characteristic Curve

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.2.2 วัดแรงดึงด้วยกระบวนการเคอร์เรนซ์เรนซ์ชันต์มอนิเตอร์ (Current Shunt Monitor)

จากการที่ได้ทำการใช้เซนเซอร์ Strain Gauge เป็นอุปกรณ์ที่ใช้ในการวัดขนาดแรงดึงเส้นเชือกของมอเตอร์ ค่าที่ได้จากเซนเซอร์ Strain Gauge จะถูกนำไปใช้อ้างอิง สำหรับการคำนวณค่าทางคณิตศาสตร์ โดยเราจะใช้เคอร์เรนซ์เรนซ์ชันต์มอนิเตอร์ (Current Shunt Monitor) ทำการตรวจวัดค่ากระแสที่ไหลเข้า DC Motor โดยส่งผลออกมาในรูปของผลต่างแรงดัน และทำการ A/D จากนั้นข้อมูลที่ได้มาจะถูกนำไปประมวลผลต่อที่ PIC16F877A โดยอาศัยโปรแกรมที่ได้ทำการสร้างไว้ภายใน เพื่อใช้สำหรับอ้างอิงในการควบคุมแรงบิด และทิศทางการหมุนของ DC Motor ต่อไป

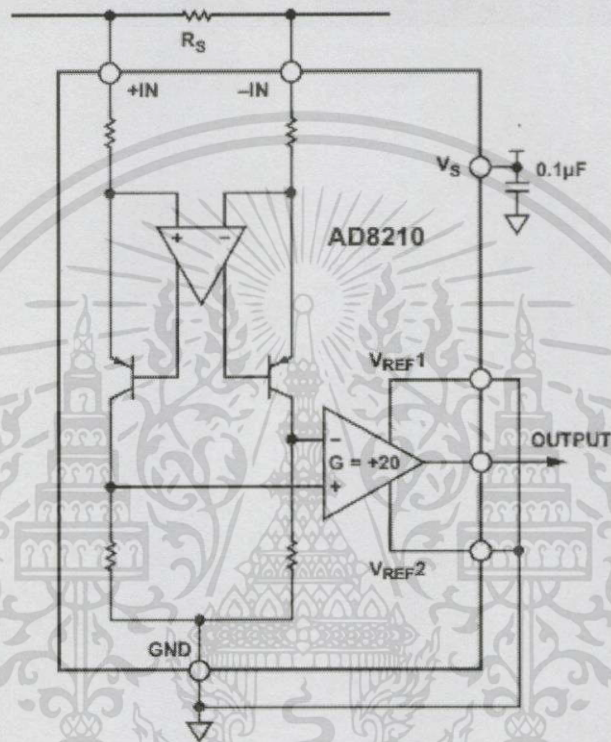
หลักการทำงานของเคอร์เรนซ์เรนซ์ชันต์มอนิเตอร์ (Current Shunt Monitor) ในการทำงานของ AD8210 จะทำการขยาย Differential Input Voltage ที่มีขนาดเล็กมาก จากกระแสไฟฟ้าที่ไหลผ่านตัวต้านทานชันต์ (Shunt Resistor) นอกจากนี้ AD8210 ยังสามารถทนแรงดันได้สูงถึง 65 V และให้เอาต์พุตที่ต่ออ้างอิงกับกราวด์ที่ต่อกับตัวแปลง อนาล็อกสู่ดิจิทัล (Analog to Digital Converter) ดังรูปที่ 2.8



รูปที่ 2.8 แผนผังภายในวงจร AD8210

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การต่อวงจรแบบอ้างอิงกราวด์ (Ground Referenced Output) โดยในการทดลองนี้เลือกใช้ การต่อเข้าวงจรแบบอ้างอิงกราวด์ (Ground Referenced Output) เมื่อใช้งาน AD8210 ในโหมด การทำงานนี้ ขา Vref1 และ Vref2 จะถูกต่อเข้ากับ Ground ทำให้ค่าที่แสดงออกมาอยู่ที่ทางลบ เมื่อ Input Voltage เป็น 0 โดยจะทำการต่อ AD8210 เข้ากับวงจรดังรูปที่ 2.9



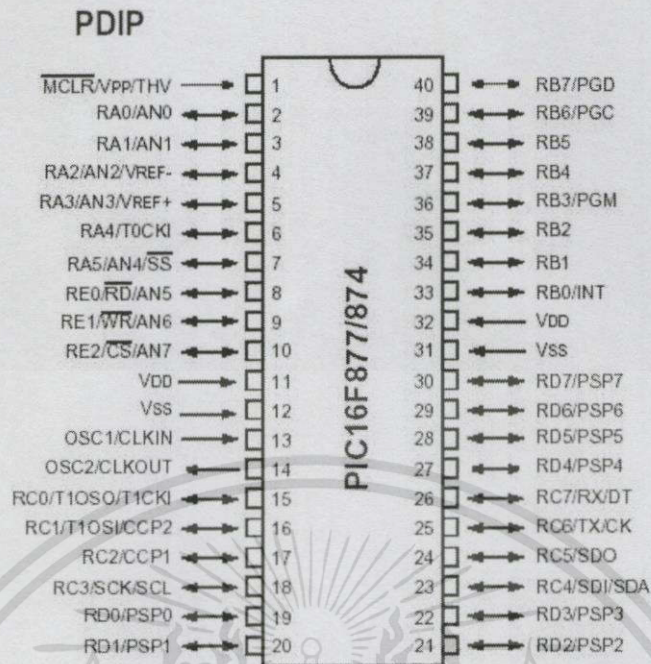
รูปที่ 2.9 การต่อวงจรแบบอ้างอิงกราวด์ (Ground Reference Output)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.3 ทฤษฎีโปรแกรม (Program)

2.2.3.1 คุณสมบัติของไมโครคอนโทรลเลอร์ (Microcontroller) PIC16F877A

1. มีคำสั่งให้ใช้งาน 35 คำสั่ง
2. คำสั่งหนึ่งๆ ใช้เวลาทำงาน 1 ถึง 2 Cycle
3. ทำงานได้สูงสุดที่ 20MHz
4. ทำงานแบบ Pipe-line (มี 2 ท่อ) ทำให้ ณ เวลาหนึ่งทำงาน 2 อย่างพร้อมๆ กันได้
5. หน่วยความจำโปรแกรมเป็นแบบ Flash มีขนาด 8 KWord
6. มี RAM ขนาด 368 ไบต์ ให้เราใช้งาน
7. มี EEPROM ขนาด 256 ไบต์
8. ตอบสนองกับอินเตอร์รัพท์ได้ทั้งหมด 14 แหล่ง
9. มี Stack ให้ใช้ได้สูงสุด 8 ระดับ
10. มีระบบ Power On Reset, Power Up Timer, Oscillator Start-up Timer
11. Watchdog Timer
12. มีระบบ Code Protection
13. สัญญาณนาฬิกา มีหลายโหมดให้เลือกใช้งาน คือ อาจจะใช้ XTAL หรือ วงจร RC ก็ได้
14. สามารถโปรแกรมด้วยไฟ +5VDC ได้
15. ใช้การโปรแกรมแบบ In-Circuit Serial Programming
16. ทำงานที่ไฟเลี้ยง 2VDC ถึง 5.5VDC
17. Current Sink และ Current Source
18. มี Timer/Counter 3 ตัว
19. โมดูล Capture/Compare/PWM อีก 2 ชุด
20. มี A-TO-D Converter แบบ 10 บิต จำนวน 8 ช่องนำเข้าไปในตัว
21. มีระบบ USART สำหรับการสื่อสารแบบ RS232 หรือดีกว่า
22. มีระบบตรวจระดับไปเลี้ยง (Brown-Out Reset)
23. มี I/O พอร์ตทั้งหมด 5 พอร์ต



รูปที่ 2.10 PIN Diagram ของ PIC16F877A

2.2.3.2 ส่วนพัลส์วิดท์โมดูเลชัน (Pulse Width Modulation)

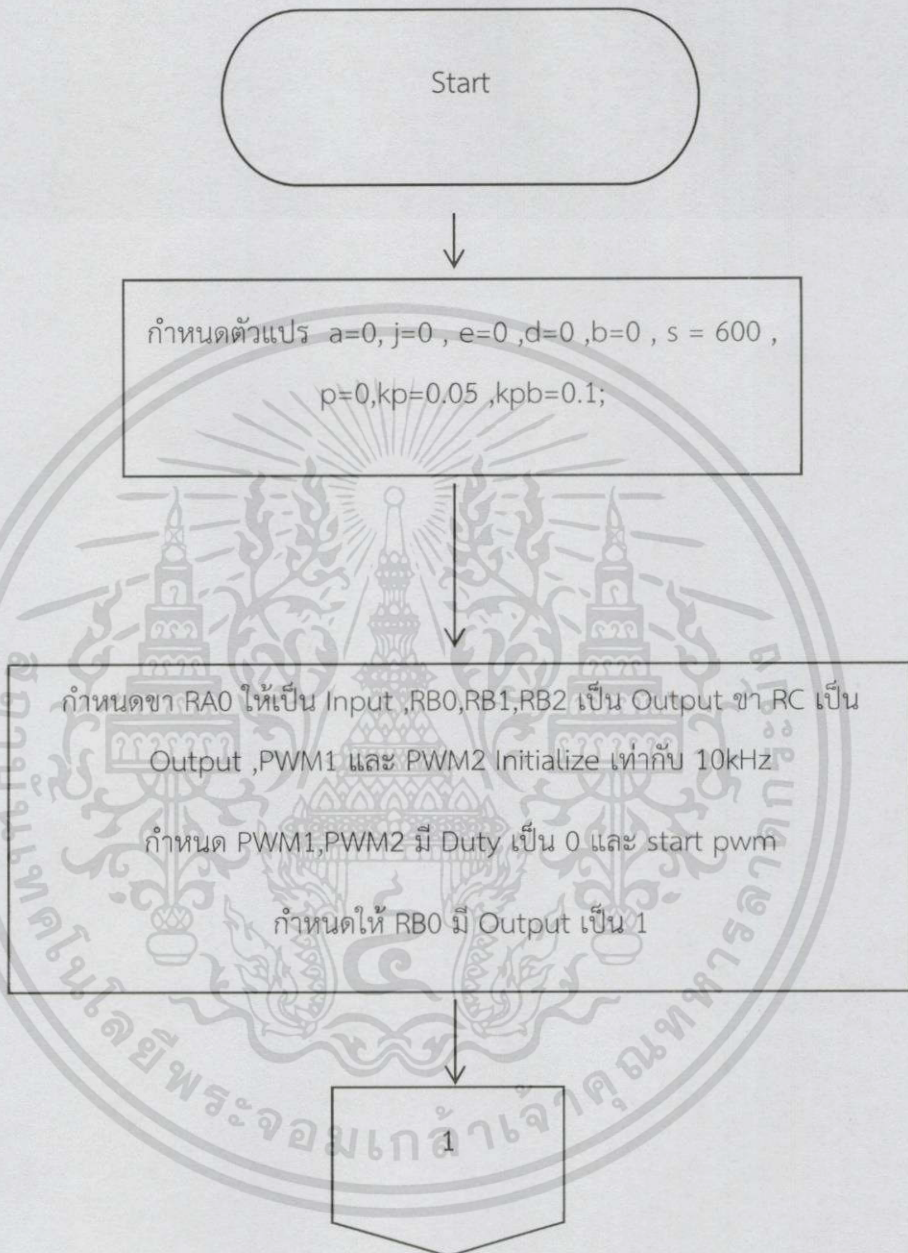
พัลส์วิดท์โมดูเลชัน (Pulse Width Modulation) คือการผสมคลื่นความถี่ ที่มีการตั้งค่าความถี่คงที่ แต่การเปิด (สัญญาณมีสถานะ High) และการปิด (สัญญาณมีสถานะเป็น Low) เมื่อความกว้างของรูปคลื่นที่เป็น High และ Low มีความกว้างต่างกันโดยคิดเป็นเปอร์เซ็นต์ 0-100 % ค่าเฉลี่ยของแรงดันเอาต์พุตเมื่อผ่านการกรองก็จะมีค่าน้อยเป็นเปอร์เซ็นต์เหมือนกัน

โมดูล PWM ใน PIC16F877A จะมีโมดูลให้ใช้งาน 2 ชุด ได้แก่ โมดูล CCP1 และโมดูล CCP2

2.2.3.3 ส่วนแปลงอนาล็อกสู่ดิจิตอล (Analog to Digital Converter Module)

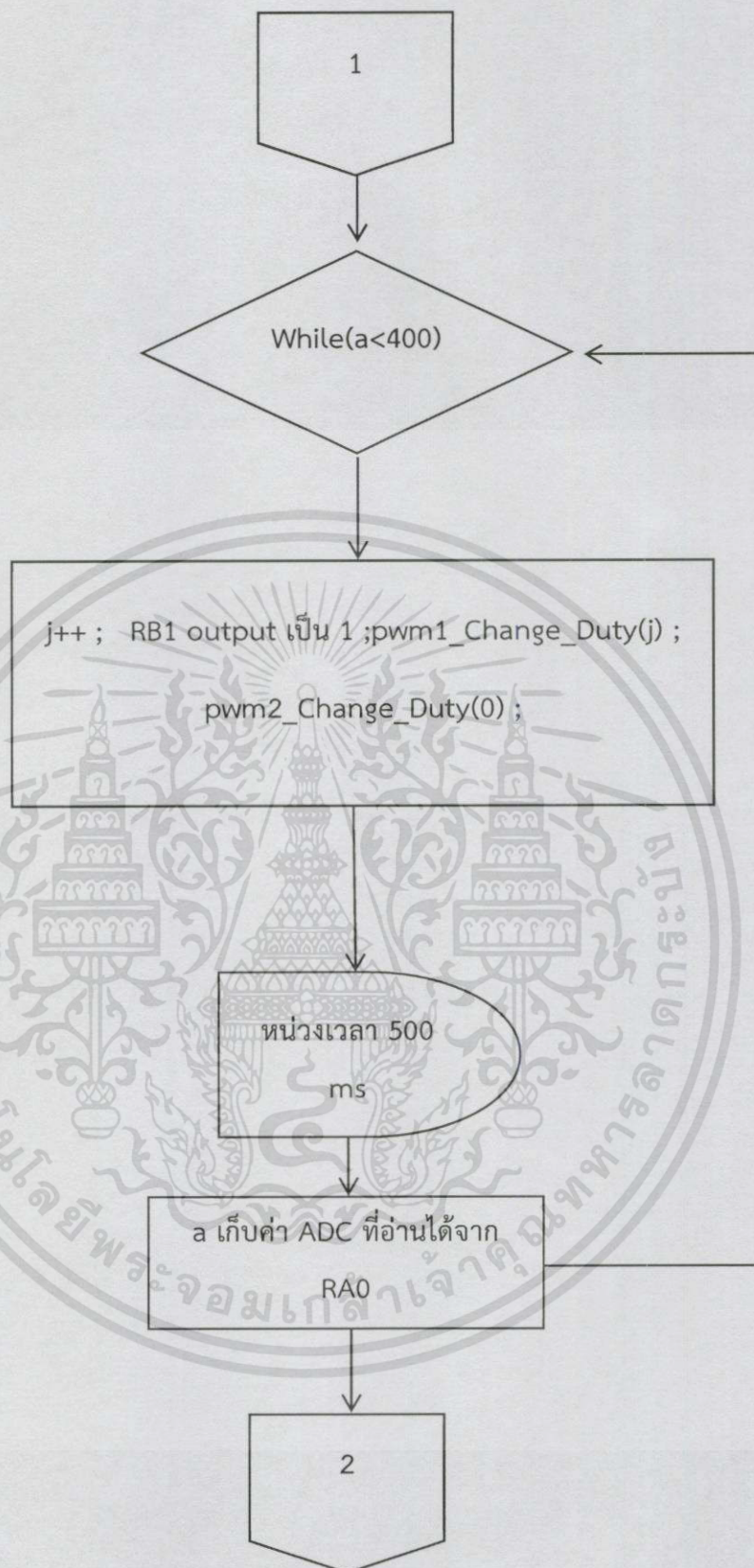
การแปลงสัญญาณจากอนาล็อกเป็นดิจิตอลจะมีอุปกรณ์ที่ทำหน้าที่แปลงสัญญาณที่เรียกว่า A/D หรือ Analog to Digital Converter Module โดยอุปกรณ์นี้จะตรวจจับสัญญาณที่ได้จากหัววัดสัญญาณ จากนั้นจะแปลงค่าต่างๆ ที่สุ่มได้เป็นค่านับวัดในระบบดิจิตอลตามระดับที่กำหนดด้วยค่า Bit ที่ใช้ โดยหลังจากแปลงสัญญาณ Analog To Digital แล้วจะให้ผลเป็นสัญญาณดิจิตอล (Digital) ขนาด 10 Bit ซึ่ง PIC16F877A มี Input 8 Input คือ AN0 – AN7 โดยที่นี้จะให้รับ Analog Input ที่ช่อง AN0 ซึ่งสัญญาณที่ได้รับมาจากเคอร์เรนท์ชันทมอเนเตอร์ (Current Shunt Monitor)

2.2.3.4 โปรแกรมที่ใช้ควบคุมแรงดึง



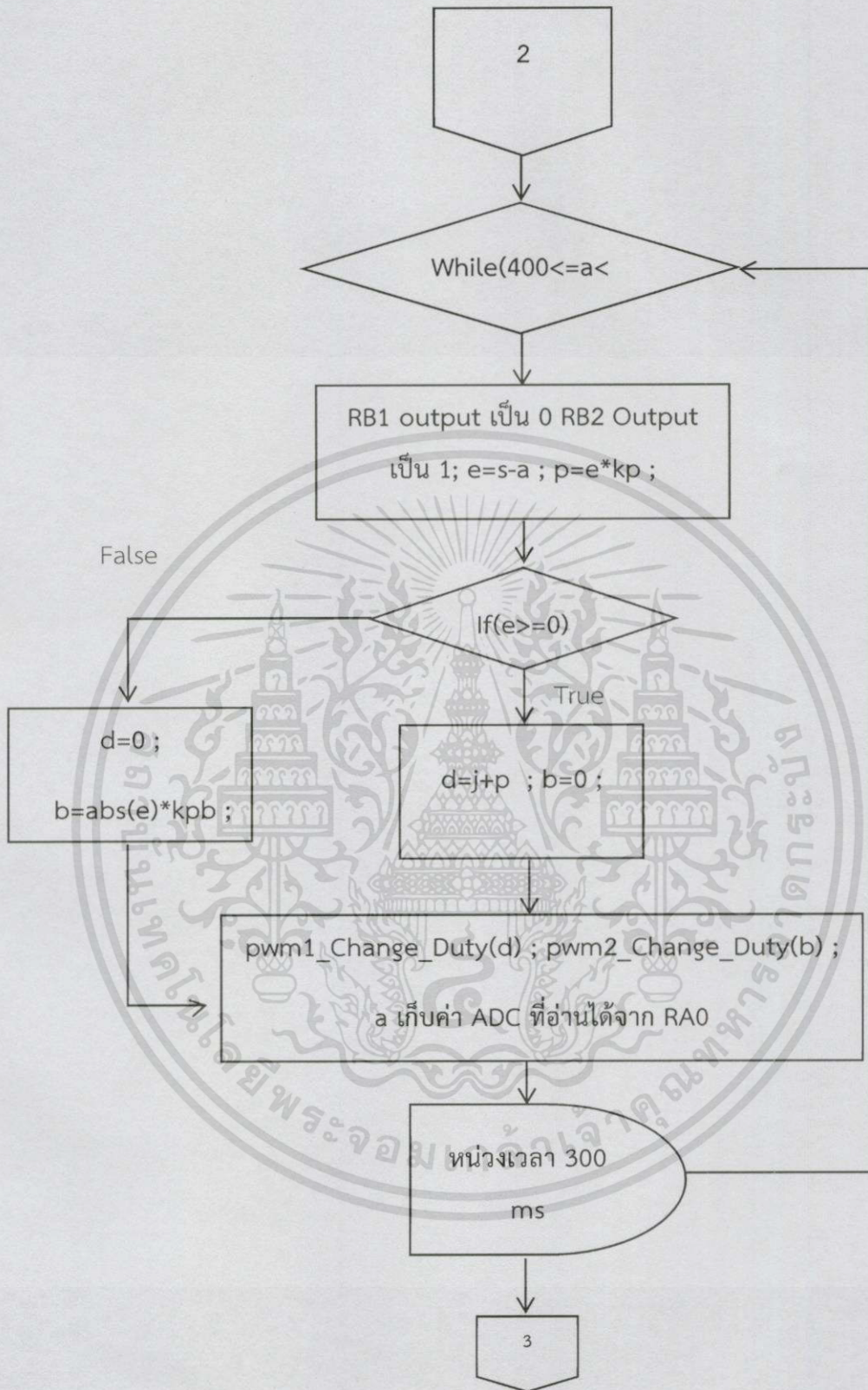
รูปที่ 2.11 Flow Chart

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



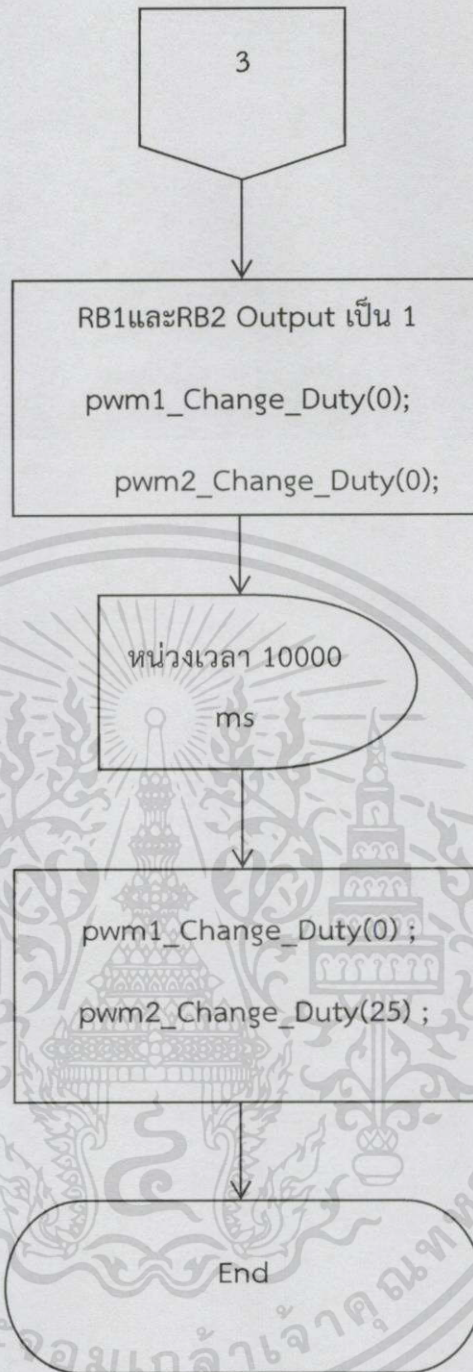
รูปที่ 2.11 Flow Chart (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 Flow Chart (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 Flow Chart (ต่อ)

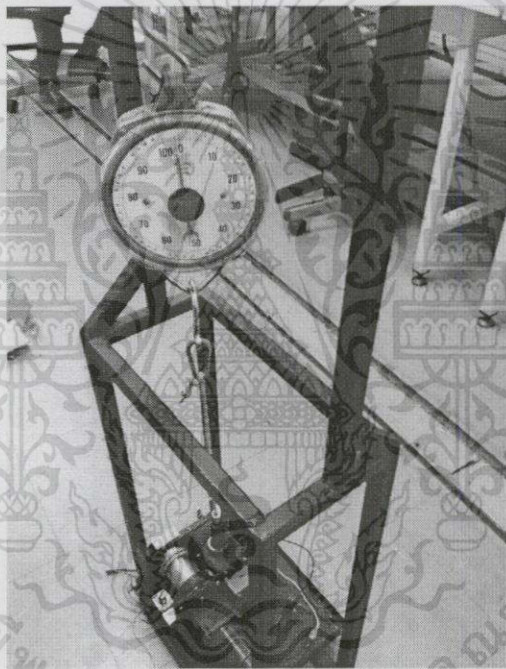
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

ผลการทดลอง

3.1 บทนำ

บทนี้อธิบายผลการทดลองเครื่องดึงคอและหลังที่ได้พัฒนาขึ้นดังแสดงในรูปที่ 3.1 ซึ่งติดตั้งเครื่องบนแท่นทดสอบซึ่งใช้เครื่องชั่งสปริงเป็นตัววัดแรงดึงเปรียบเทียบ



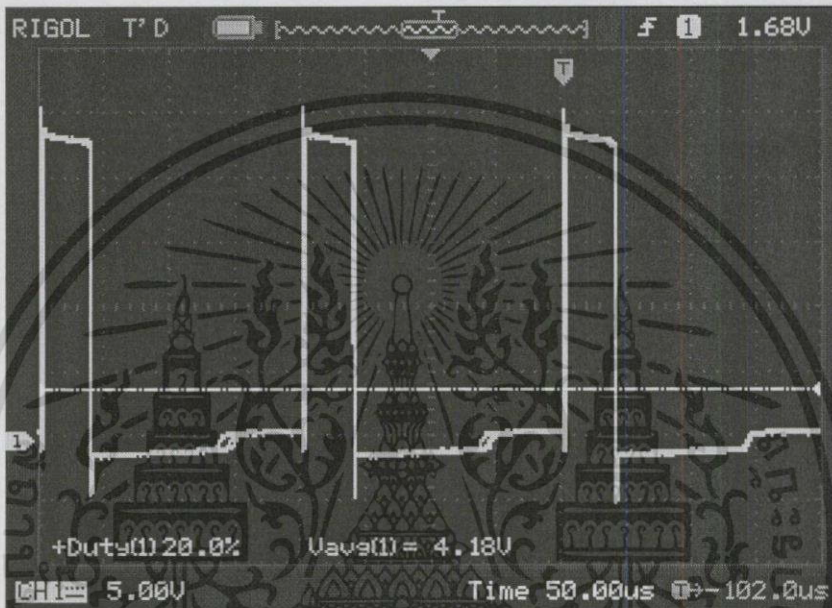
รูปที่ 3.1 เครื่องดึงคอและหลังที่ได้พัฒนาขึ้น

นอกจากนั้นในบทนี้ได้แสดงถึงผลการทดลองวงจรขั้วมอเตอร์ ผลการทดลองวัดความเร็วในการสร้างแรงดึงให้ถึง 60 kg ผลการทดลองอุปกรณ์วัดแรงดึง และผลการทดลองการควบคุมแรงดึง

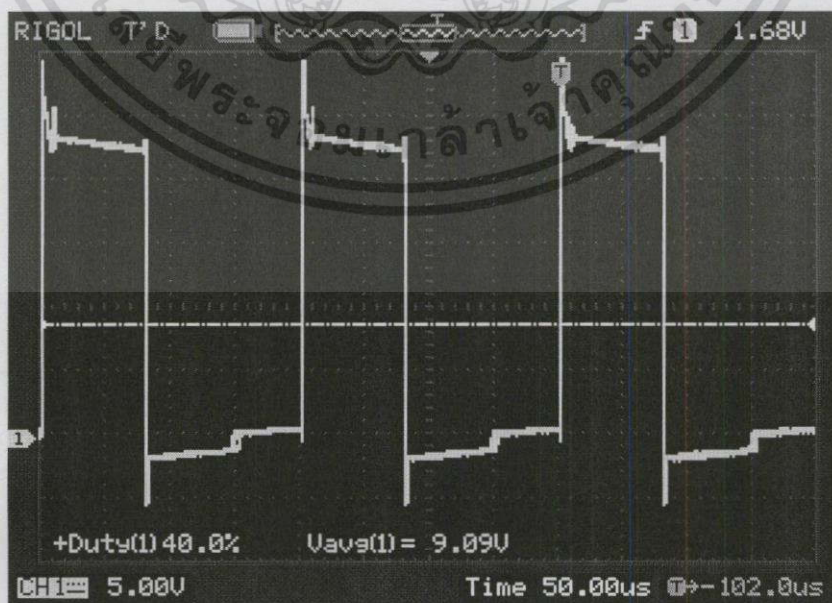
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 การทดลองการทำงานของวงจรขับมอเตอร์

การทดสอบวงจรขับมอเตอร์ ซึ่งต้องสามารถทำให้มอเตอร์หมุนได้ทั้งสองทิศทาง โดยวงจรทำงานจากแรงดันไฟฟ้าตรง 24V รูปที่ 3.2 ถึงรูปที่ 3.4 แสดงการทดลองขับมอเตอร์จากสัญญาณสังเคราะห์ การเปลี่ยนค่า Duty Cycle เป็น 20%, 40% และ 60% ดังแสดงในรูปตามลำดับ

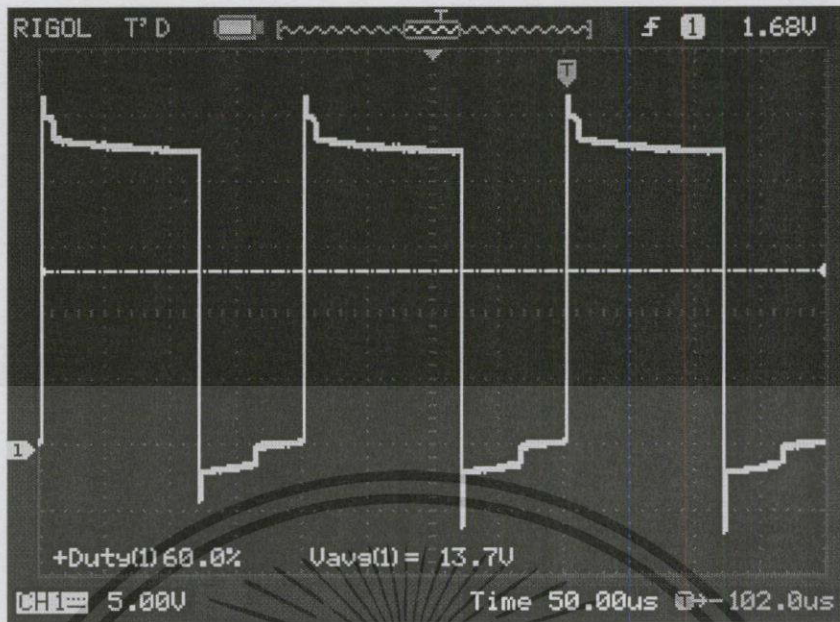


รูปที่ 3.2 สัญญาณขับมอเตอร์ที่ Duty Cycle 20%



รูปที่ 3.3 สัญญาณขับมอเตอร์ที่ Duty Cycle 40%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 สัญญาณขั้วมอเตอร์ที่ Duty Cycle 60%

แรงดันไฟฟ้าเฉลี่ยที่มอเตอร์ทำได้จากสมการ เมื่อ D คือ Duty Cycle

$$V_{avg} = D \times 24 \quad (3.1)$$

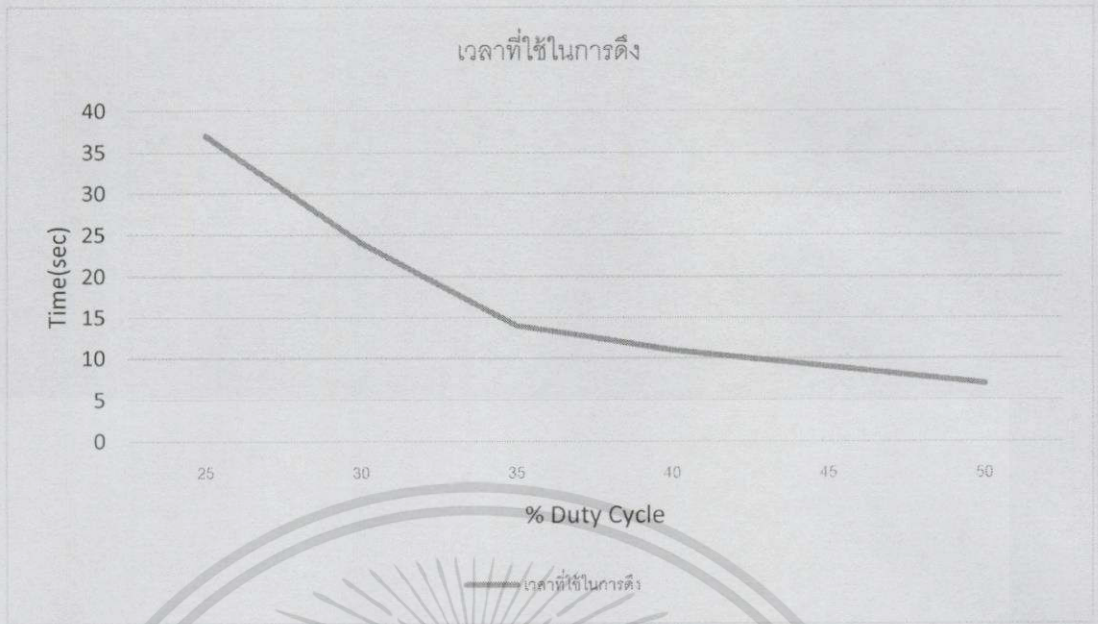
3.3 การทดสอบวัดความเร็วในการสร้างแรงดึงให้มึนแรงดึงขึ้นถึง 60 kg

การทดสอบความเร็วโดยการเปลี่ยนสัญญาณ Duty Cycle แสดงข้อมูลในตารางที่ 3.1 และแสดงเป็นกราฟในรูปที่ 3.5

ตารางที่ 3.1 ผลการทดสอบความเร็วในการสร้างแรงดึงให้มึนแรงดึงถึง 60 kg

% Duty Cycle	Time (sec)
25	37
30	24
35	14
40	11
45	9
50	7

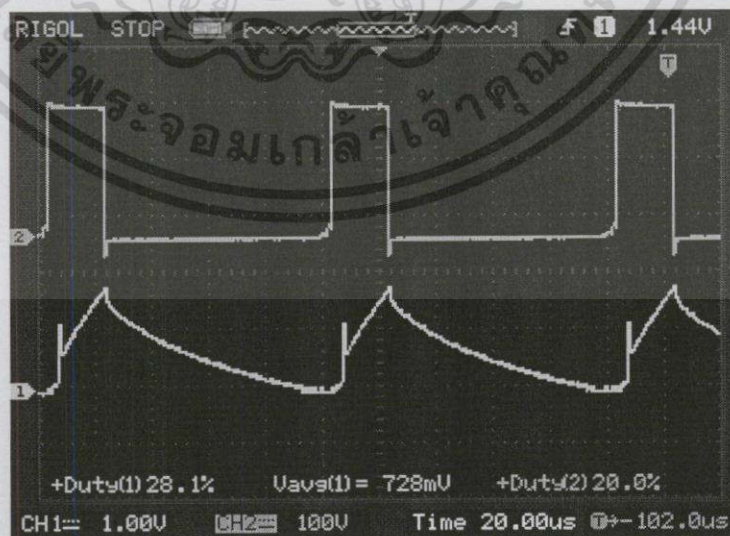
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 กราฟผลการทดสอบความเร็วในการสร้างแรงดึงให้มีแรงดึงถึง 60 kg

3.4 การทดลองอุปกรณ์วัดแรงดึง

การทดสอบอุปกรณ์วัดแรงดึงโดยการวัดค่ากระแสที่เข้ามอเตอร์ และขยายสัญญาณให้มีขนาดใหญ่ขึ้นด้วย AD8210 ขณะที่มีแรงดึงต่างๆ โดยแสดงกราฟสัญญาณกระแสที่เข้ามอเตอร์ในรูปที่ 3.6 และแสดงข้อมูลผลการทดลองในตารางที่ 3.2 และแสดงเป็นกราฟในรูปที่ 3.7



รูปที่ 3.6 กระแสที่เข้ามอเตอร์ CH1 คือ กระแสที่เข้ามอเตอร์ CH2 คือ สัญญาณ Duty Cycle

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.2 ผลการทดลองอุปกรณ์วัดแรงดึง

แรงดึง (kg)	อุปกรณ์วัดกระแส (V)
10	1
20	1.4
30	1.8
40	2.2
50	2.7
60	3.3

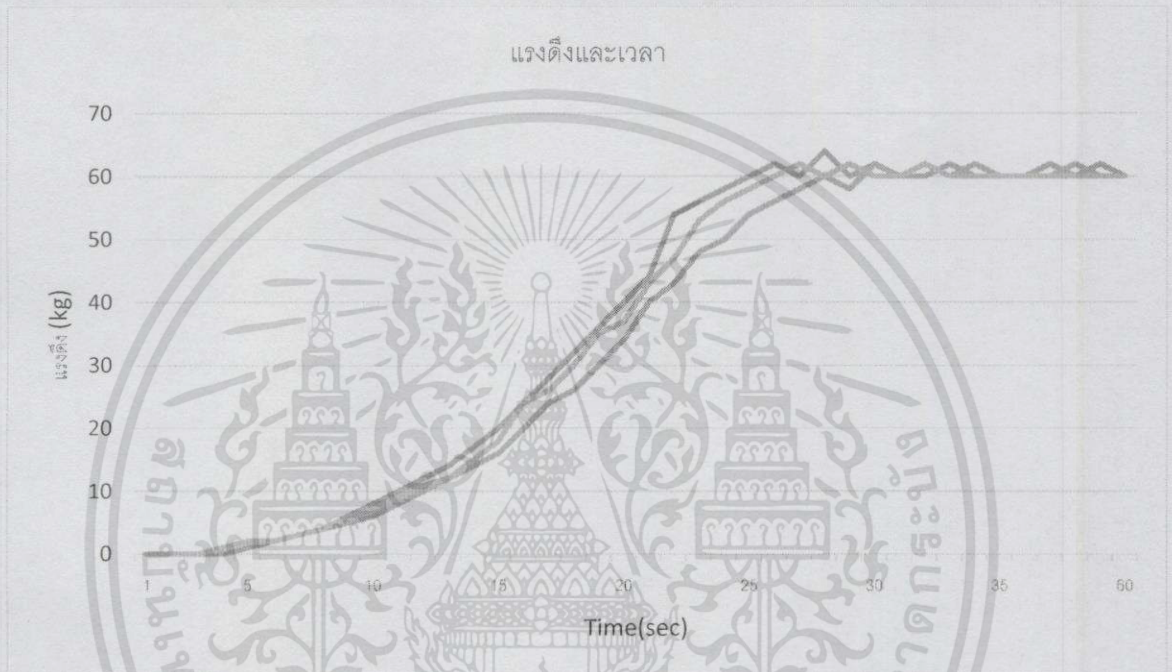


รูปที่ 3.7 กราฟแสดงผลการทดลองอุปกรณ์วัดแรงดึง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 การทดลองการควบคุมแรงดึง

ระบบควบคุมแรงดึงเป็นแบบ Digital ชนิด P ด้วยการออกแบบตามวิธีการในบทที่ 2 ซึ่งผลการทดลองที่ได้คือ สามารถสร้างแรงดึงและรักษาแรงดึงได้ตามที่ต้องการ โดยใช้เวลาในการสร้างแรงดึงให้ถึง 60kg ประมาณ 30 วินาที แสดงเป็นกราฟในรูปที่ 3.8



รูปที่ 3.8 กราฟแสดงผลการควบคุมการสร้างแรงดึง

บทที่ 4

สรุปผลการวิจัยและข้อเสนอแนะ

ผลการทดลองจากที่ได้แสดงในบทที่ 3 ได้แสดงว่าเราสามารถควบคุมการสร้างแรงดึงได้ตามที่ต้องการ โดยการวัดขนาดของแรงดึงจากกระแสไฟฟ้าที่ไหลเข้าในมอเตอร์ และมีการตอบสนองที่รวดเร็ว โดยมีขนาดวงจรที่เล็กลงตามที่ต้องการพัฒนาจากเครื่องดึงคอกและหลังรุ่นก่อน และอุปกรณ์วัดแรงดึงที่ติดตั้งได้ง่ายกว่า Strain Gauge

ถึงแม้ว่าจะสามารถสร้างแรงดึงได้ตามที่ต้องการ แต่กระแสไฟฟ้าที่ไหลเข้าในมอเตอร์มีค่าไม่คงที่ แปรผันตามปัจจัยหลายๆ อย่าง เช่น ความถี่ในการจ่ายสัญญาณยิ่งมากยิ่งขึ้นทำให้กระแสมีค่ามากขึ้นที่ตำแหน่งต่างๆ และเราไม่สามารถวัดกระแสที่ไหลเข้ามอเตอร์เมื่อทำการลดแรงดึงไปที่ตำแหน่งแรงดึงต่างๆ ได้ เนื่องจากใช้กระแสเพียงเล็กน้อยก็ทำให้ผ่อนแรงดึงลงได้ การที่จะควบคุมการสร้างแรงดึงให้คงที่จึงเป็นการยาก จึงมีข้อเสนอแนะบางอย่างที่ต้องการให้ปรับปรุงในการพัฒนาในเครื่องรุ่นต่อไปคือ

ข้อที่หนึ่ง ต้องการให้ทำการปรับปรุงประสิทธิภาพของอุปกรณ์เคอร์เรนซ์ชันทมอเนิเตอร์ (Current Shunt Monitor) ให้มีความละเอียดในการวัด และมีความแม่นยำในการวัดเพิ่มขึ้น เพื่อให้การวัดแรงดึงมีความแม่นยำมากที่สุด

ข้อที่สอง ส่วนป้อนข้อมูลและส่วนแสดงผลควรเปลี่ยนจากปุ่มกดธรรมดา ให้เป็นแบบระบบสัมผัส และเปลี่ยนการแสดงผลจากแบบ LED เป็นแบบ LCD เพื่อให้ผู้ใช้สามารถใช้งานได้ง่ายขึ้น

ข้อที่สาม ควรมีระบบไฟฟ้าสำรองในกรณีที่ไฟฟ้าเกิดขัดข้องขณะทำการรักษา

เอกสารอ้างอิง

- [1] ธเนศ หอชะเอม. “เครื่องตั้งคอกและหลัง.” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมระบบควบคุม คณะวิศวกรรมศาสตร์. สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2553.
- [2] ชนกนาฏ แซ่โล้ว, ชคัญ ตั้งอมตะกุล และ ชาลิต โขพิพัฒน์. “เครื่องตั้งคอกและหลัง.” ปรินญา นิพนธ์วิศวกรรมศาสตรบัณฑิต สาขาวิชาวิศวกรรมแมคคาทรอนิกส์ คณะวิศวกรรมศาสตร์. สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2554.





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนวงจรขับมอเตอร์



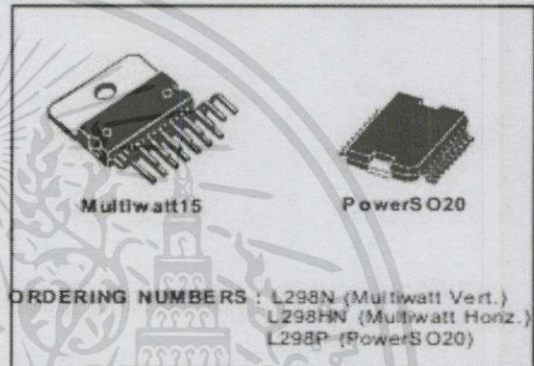
L298

DUAL FULL-BRIDGE DRIVER

- OPERATING SUPPLY VOLTAGE UP TO 46 V
- TOTAL DC CURRENT UP TO 4 A
- LOW SATURATION VOLTAGE
- OVERTEMPERATURE PROTECTION
- LOGICAL "0" INPUT VOLTAGE UP TO 1.5 V (HIGH NOISE IMMUNITY)

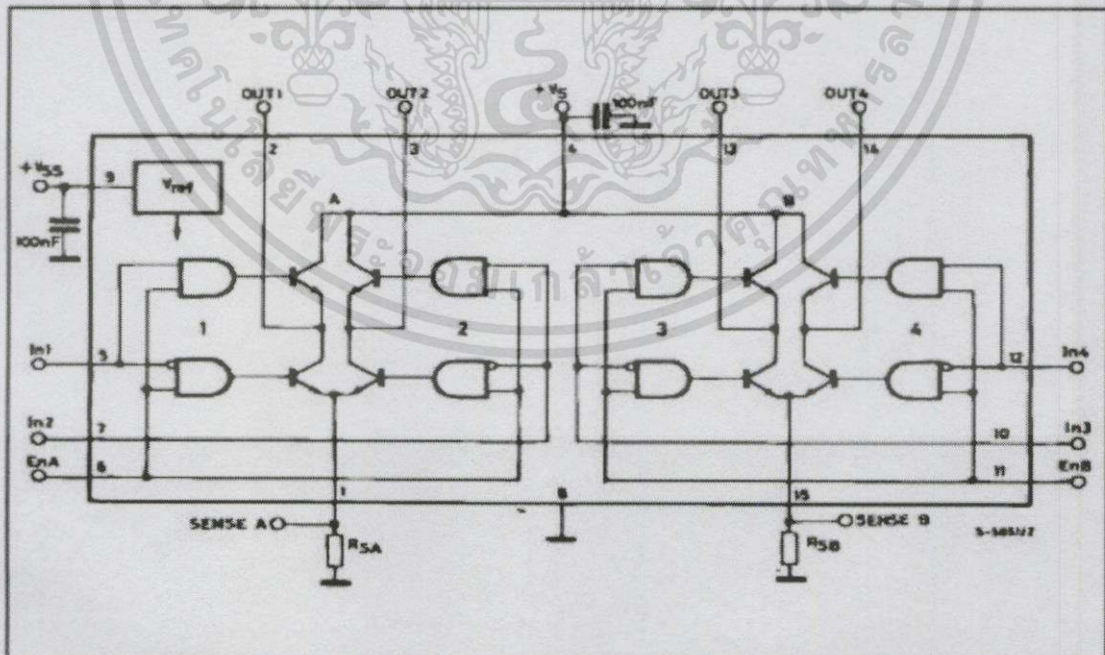
DESCRIPTION

The L298 is an integrated monolithic circuit in a 15-lead Multiwatt and PowerSO20 packages. It is a high voltage, high current dual full-bridge driver designed to accept standard TTL logic levels and drive inductive loads such as relays, solenoids, DC and stepping motors. Two enable inputs are provided to enable or disable the device independently of their input signals. The emitters of the lower transistors of each bridge are connected together and the corresponding external terminal can be used for the con-



nection of an external sensing resistor. An additional supply input is provided so that the logic works at a lower voltage.

BLOCK DIAGRAM



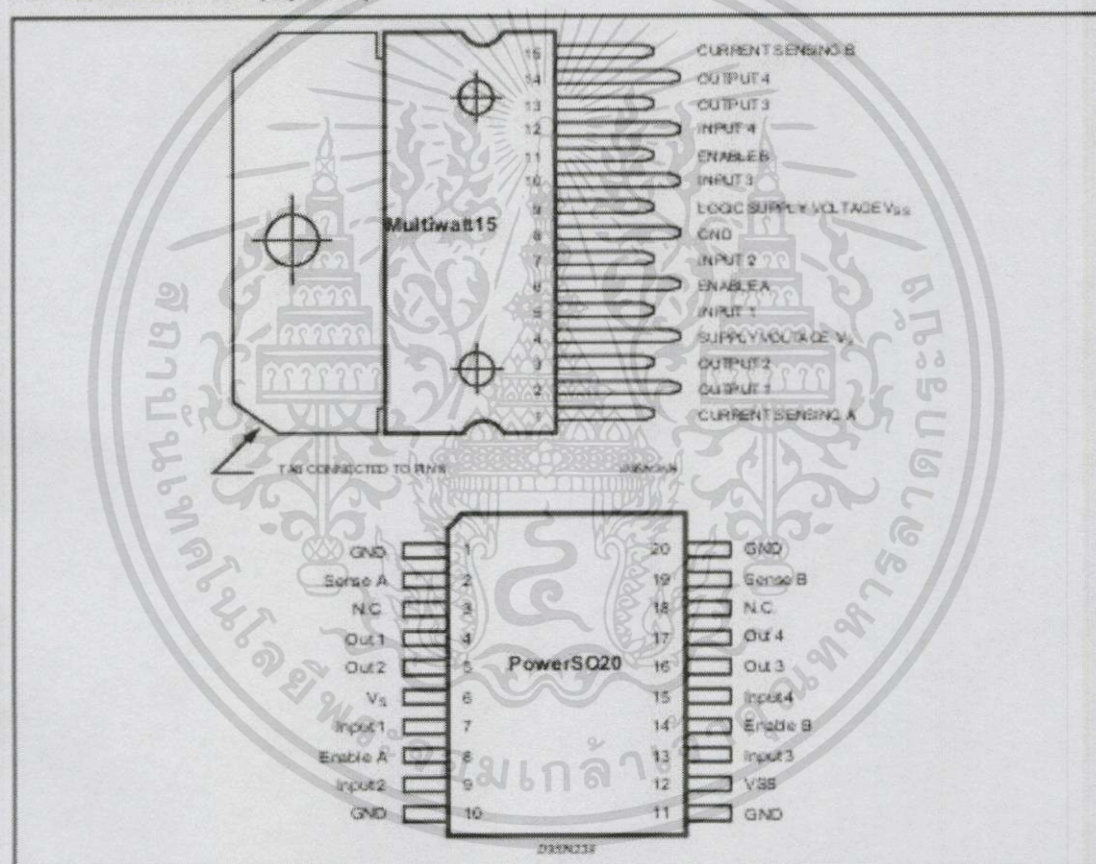
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L298

ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V_S	Power Supply	50	V
V_{SS}	Logic Supply Voltage	7	V
V_i, V_{en}	Input and Enable Voltage	-0.3 to 7	V
I_O	Peak Output Current (each Channel)		
	- Non Repetitive ($t = 100\mu s$)	3	A
	- Repetitive (80% on -20% off, $t_{on} = 10ms$)	2.5	A
	-DC Operation	2	A
V_{sns}	Sensing Voltage	-1 to 2.3	V
P_{tot}	Total Power Dissipation ($T_{case} = 75^\circ C$)	25	W
T_{op}	Junction Operating Temperature	-25 to 130	$^\circ C$
T_{stg}, T_J	Storage and Junction Temperature	-40 to 150	$^\circ C$

PIN CONNECTIONS (top view)



THERMAL DATA

Symbol	Parameter		PowerSO20	Multiwatt 15	Unit
$R_{th(j-case)}$	Thermal Resistance Junction-case	Max.	-	3	$^\circ C/W$
$R_{th(j-amb)}$	Thermal Resistance Junction-ambient	Max.	13 (*)	35	$^\circ C/W$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L298

Figure 5 : Sink Current Delay Times vs. Input 0 V Enable Switching.

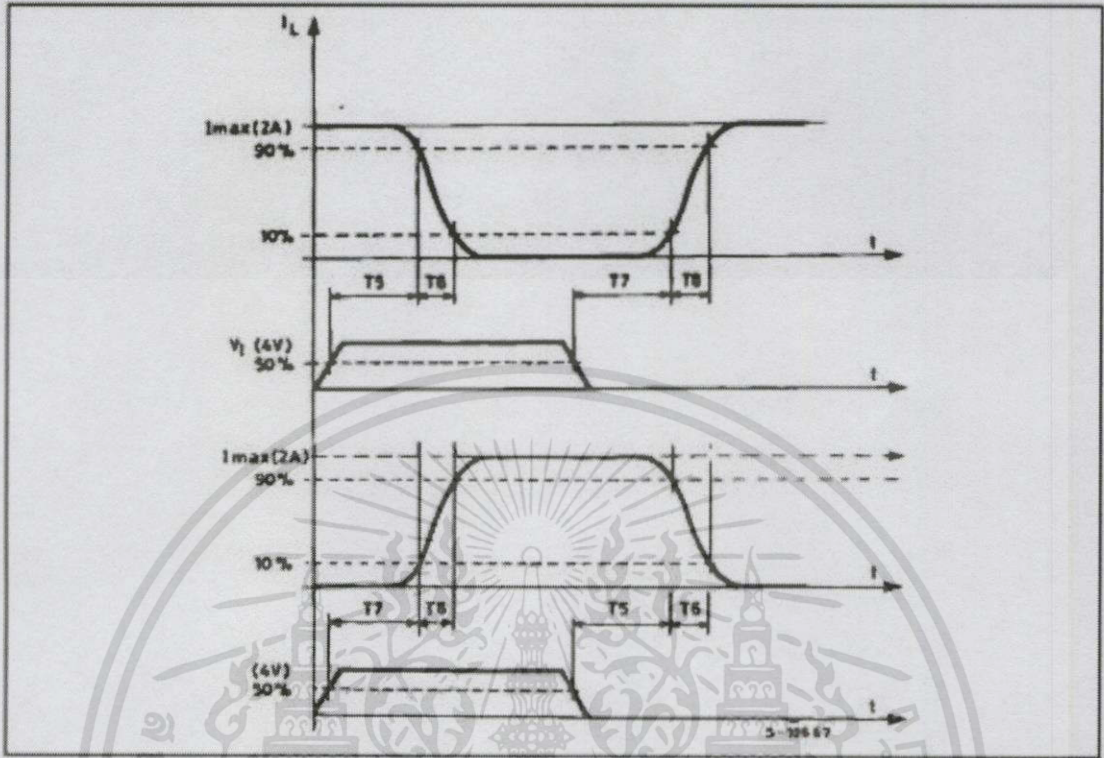


Figure 6 : Bidirectional DC Motor Control.

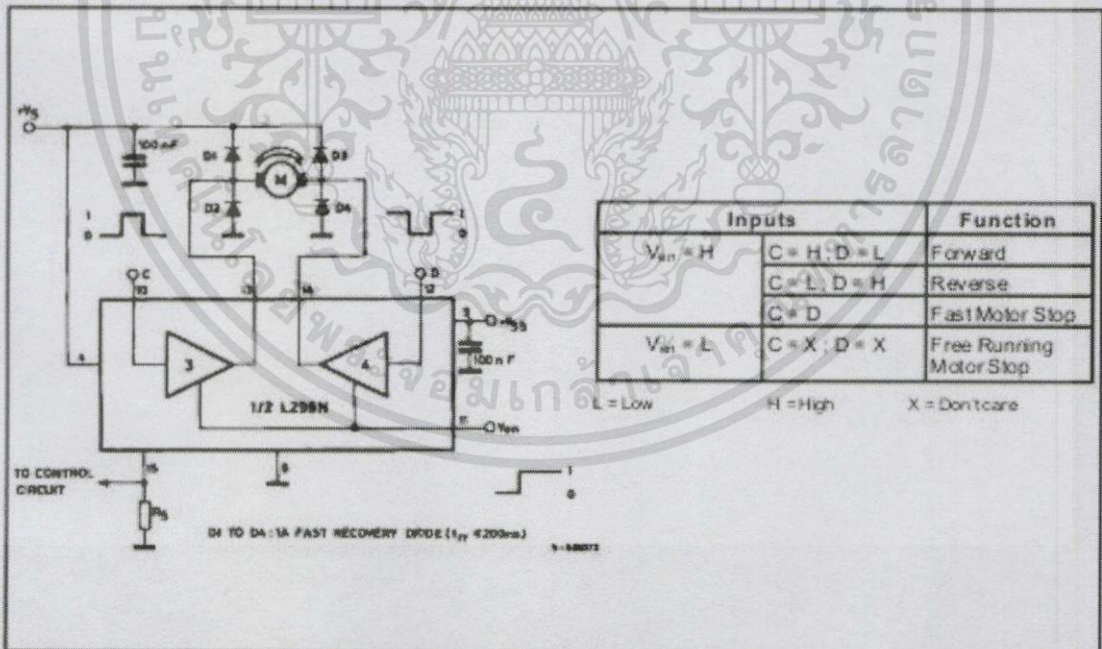
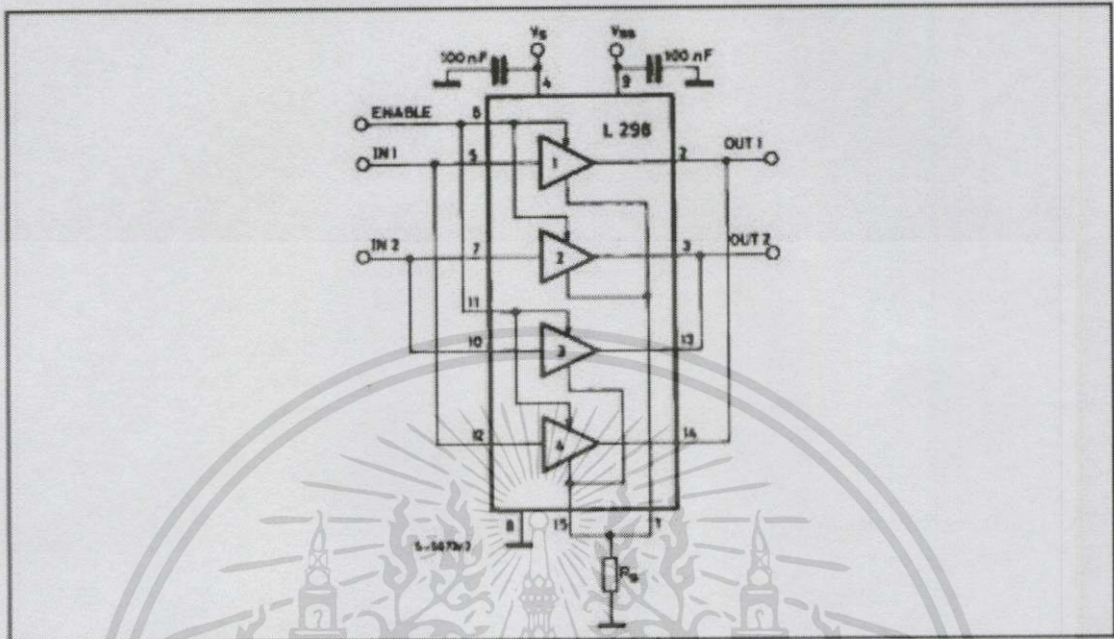


Figure 7 : For higher currents, outputs can be paralleled. Take care to parallel channel 1 with channel 4 and channel 2 with channel 3.



APPLICATION INFORMATION (Refer to the block diagram)

1.1. POWER OUTPUT STAGE

The L298 integrates two power output stages (A; B). The power output stage is a bridge configuration and its outputs can drive an inductive load in common or differential mode, depending on the state of the inputs. The current that flows through the load comes out from the bridge at the sense output: an external resistor (R_{SA} ; R_{SB}) allows to detect the intensity of this current.

1.2. INPUT STAGE

Each bridge is driven by means of four gates the input of which are $In1$; $In2$; EnA and $In3$; $In4$; EnB . The In inputs set the bridge state when The En input is high; a low state of the En input inhibits the bridge. All the inputs are TTL compatible.

2. SUGGESTIONS

A non inductive capacitor, usually of 100 nF, must be foreseen between both V_s and V_{ss} , to ground, as near as possible to GND pin. When the large capacitor of the power supply is too far from the IC, a second smaller one must be foreseen near the L298.

The sense resistor, not of a wire wound type, must be grounded near the negative pole of V_s that must be near the GND pin of the I.C.

Each input must be connected to the source of the driving signals by means of a very short path.

Turn-On and Turn-Off: Before to Turn-ON the Supply Voltage and before to Turn OFF, the Enable input must be driven to the Low state.

3. APPLICATIONS

Fig 6 shows a bidirectional DC motor control Schematic Diagram for which only one bridge is needed. The external bridge of diodes $D1$ to $D4$ is made by four fast recovery elements ($t_{rr} < 200$ nsec) that must be chosen of a VF as low as possible at the worst case of the load current.

The sense output voltage can be used to control the current amplitude by chopping the inputs, or to provide overcurrent protection by switching low the enable input.

The brake function (Fast motor stop) requires that the Absolute Maximum Rating of 2 Amps must never be overcome.

When the repetitive peak current needed from the load is higher than 2 Amps, a paralleled configuration can be chosen (See Fig.7).

An external bridge of diodes are required when inductive loads are driven and when the inputs of the IC are chopped; Schottky diodes would be preferred.

ข้อมูลพื้นฐานของ PIC16F877A



PIC16F87XA

28/40/44-Pin Enhanced Flash Microcontrollers

Devices Included in this Data Sheet:

- PIC16F873A
- PIC16F874A
- PIC16F876A
- PIC16F877A

High-Performance RISC CPU:

- Only 35 single-word instructions to learn
- All single-cycle instructions except for program branches, which are two-cycle
- Operating speed: DC – 20 MHz clock input
DC – 200 ns instruction cycle
- Up to 8K x 14 words of Flash Program Memory, Up to 368 x 8 bytes of Data Memory (RAM), Up to 256 x 8 bytes of EEPROM Data Memory
- Pinout compatible to other 28-pin or 40/44-pin PIC16CXXX and PIC16FXXX microcontrollers

Peripheral Features:

- Timer0: 8-bit timer/counter with 8-bit prescaler
- Timer1: 16-bit timer/counter with prescaler, can be incremented during Sleep via external crystal/clock
- Timer2: 8-bit timer/counter with 8-bit period register, prescaler and postscaler
- Two Capture, Compare, PWM modules
 - Capture is 16-bit, max. resolution is 12.5 ns
 - Compare is 16-bit, max. resolution is 200 ns
 - PWM max. resolution is 10-bit
- Synchronous Serial Port (SSP) with SPI™ (Master mode) and I²C™ (Master/Slave)
- Universal Synchronous Asynchronous Receiver Transmitter (USART/SCI) with 9-bit address detection
- Parallel Slave Port (PSP) – 8 bits wide with external RD, WR and CS controls (40/44-pin only)
- Brown-out detection circuitry for Brown-out Reset (BOR)

Analog Features:

- 10-bit, up to 8-channel Analog-to-Digital Converter (A/D)
- Brown-out Reset (BOR)
- Analog Comparator module with:
 - Two analog comparators
 - Programmable on-chip voltage reference (VREF) module
 - Programmable input multiplexing from device inputs and internal voltage reference
 - Comparator outputs are externally accessible

Special Microcontroller Features:

- 100,000 erase/write cycle Enhanced Flash program memory typical
- 1,000,000 erase/write cycle Data EEPROM memory typical
- Data EEPROM Retention > 40 years
- Self-reprogrammable under software control
- In-Circuit Serial Programming™ (ICSP™) via two pins
- Single-supply 5V In-Circuit Serial Programming
- Watchdog Timer (WDT) with its own on-chip RC oscillator for reliable operation
- Programmable code protection
- Power saving Sleep mode
- Selectable oscillator options
- In-Circuit Debug (ICD) via two pins

CMOS Technology:

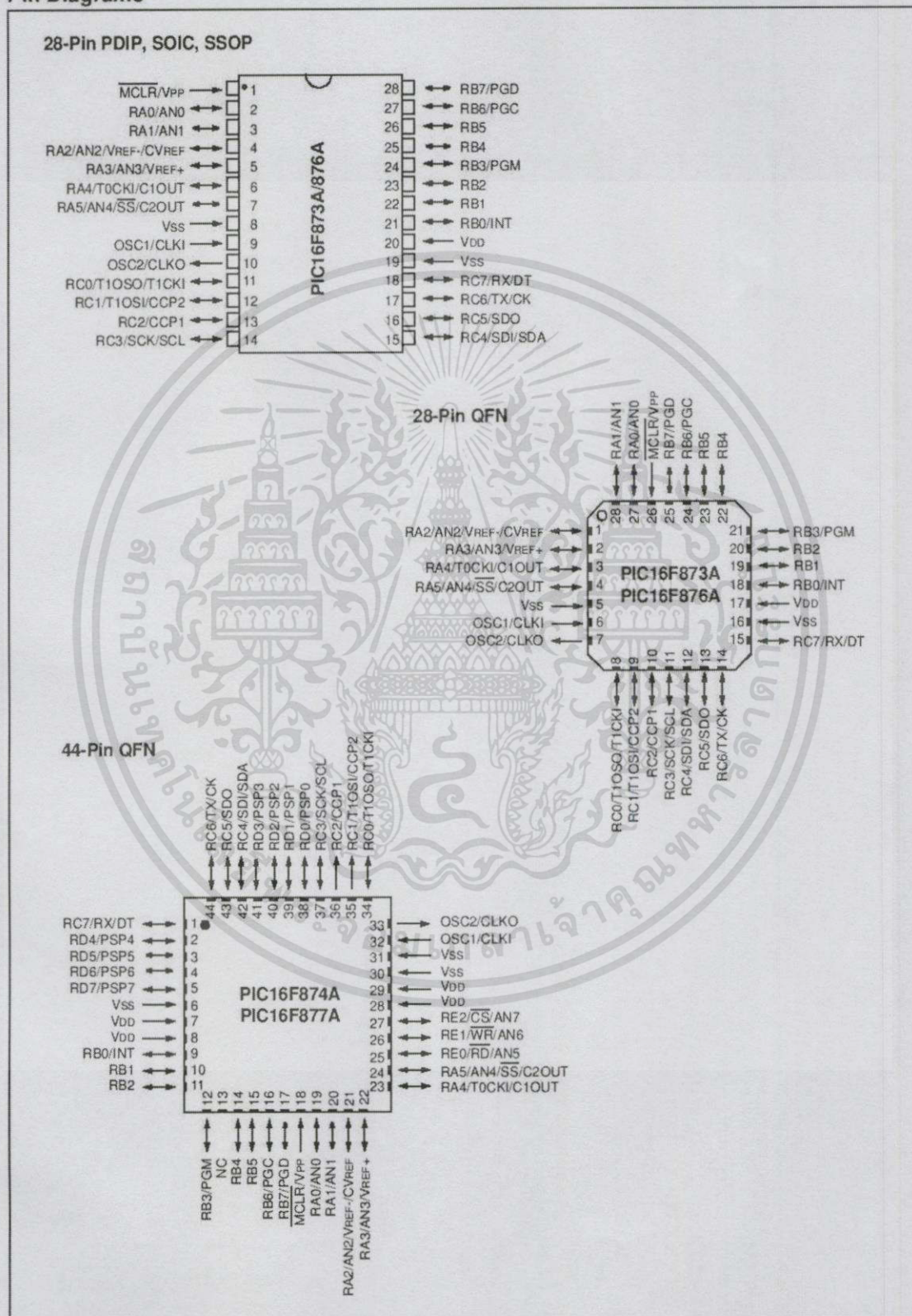
- Low-power, high-speed Flash/EEPROM technology
- Fully static design
- Wide operating voltage range (2.0V to 5.5V)
- Commercial and Industrial temperature ranges
- Low-power consumption

Device	Program Memory		Data SRAM (Bytes)	EEPROM (Bytes)	I/O	10-bit A/D (ch)	CCP (PWM)	MSSP		USART	Timers 8/16-bit	Comparators
	Bytes	# Single Word Instructions						SPI	Master I ² C			
PIC16F873A	7.2K	4096	192	128	22	5	2	Yes	Yes	Yes	2/1	2
PIC16F874A	7.2K	4096	192	128	33	8	2	Yes	Yes	Yes	2/1	2
PIC16F876A	14.3K	8192	368	256	22	5	2	Yes	Yes	Yes	2/1	2
PIC16F877A	14.3K	8192	368	256	33	8	2	Yes	Yes	Yes	2/1	2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC16F87XA

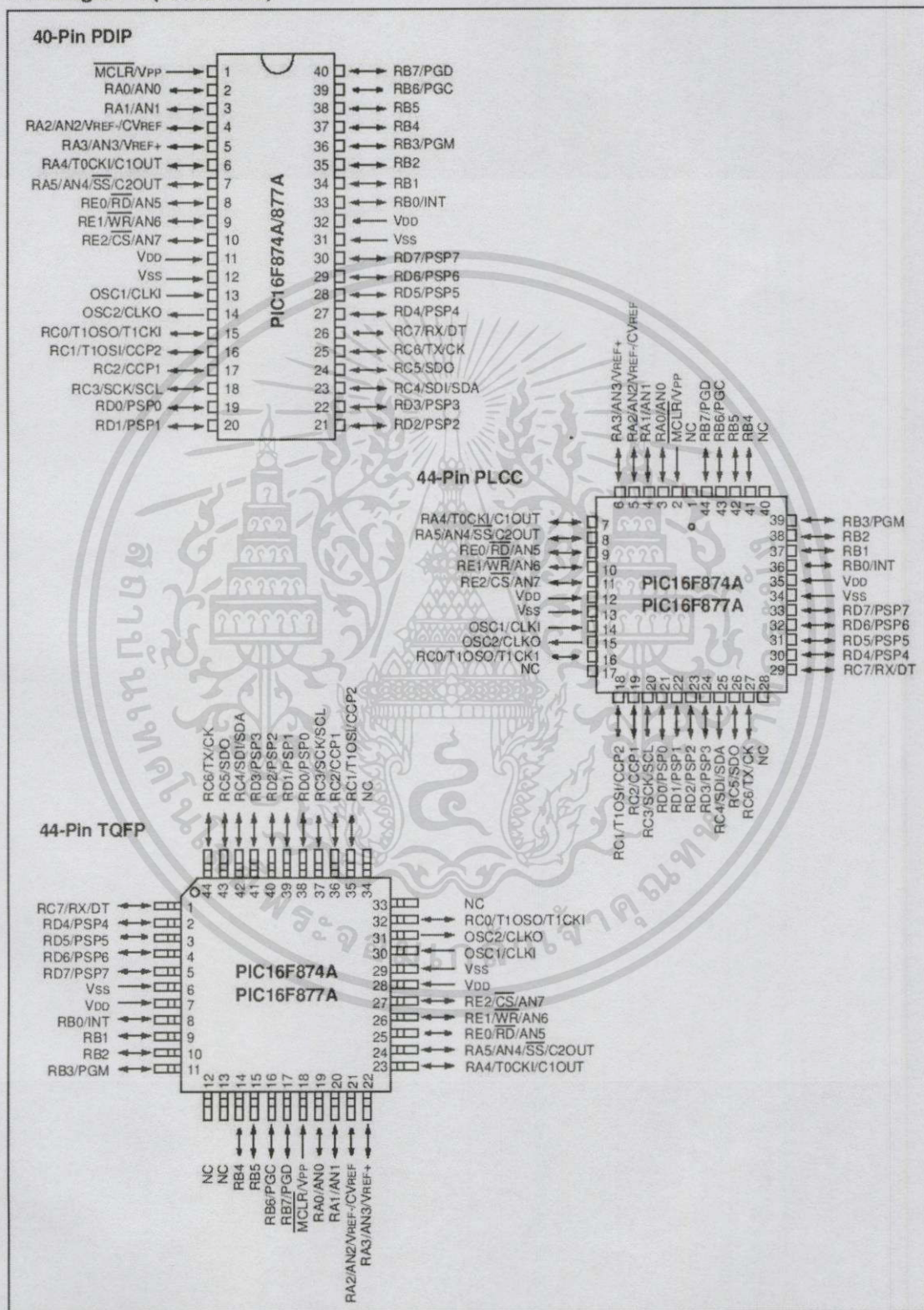
Pin Diagrams



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC16F87XA

Pin Diagrams (Continued)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อมูลของ PWM (Pulse-Width Modulation Module)

PIC16F87XA

8.0 CAPTURE/COMPARE/PWM MODULES

Each Capture/Compare/PWM (CCP) module contains a 16-bit register which can operate as a:

- 16-bit Capture register
- 16-bit Compare register
- PWM Master/Slave Duty Cycle register

Both the CCP1 and CCP2 modules are identical in operation, with the exception being the operation of the special event trigger. Table 8-1 and Table 8-2 show the resources and interactions of the CCP module(s). In the following sections, the operation of a CCP module is described with respect to CCP1. CCP2 operates the same as CCP1 except where noted.

CCP1 Module:

Capture/Compare/PWM Register 1 (CCPR1) is comprised of two 8-bit registers: CCPR1L (low byte) and CCPR1H (high byte). The CCP1CON register controls the operation of CCP1. The special event trigger is generated by a compare match and will reset Timer1.

CCP2 Module:

Capture/Compare/PWM Register 2 (CCPR2) is comprised of two 8-bit registers: CCPR2L (low byte) and CCPR2H (high byte). The CCP2CON register controls the operation of CCP2. The special event trigger is generated by a compare match and will reset Timer1 and start an A/D conversion (if the A/D module is enabled).

Additional information on CCP modules is available in the PICmicro® Mid-Range MCU Family Reference Manual (DS33023) and in application note AN594, "Using the CCP Module(s)" (DS00594).

TABLE 8-1: CCP MODE – TIMER RESOURCES REQUIRED

CCP Mode	Timer Resource
Capture	Timer1
Compare	Timer1
PWM	Timer2

TABLE 8-2: INTERACTION OF TWO CCP MODULES

CCPx Mode	CCPy Mode	Interaction
Capture	Capture	Same TMR1 time base
Capture	Compare	The compare should be configured for the special event trigger which clears TMR1
Compare	Compare	The compare(s) should be configured for the special event trigger which clears TMR1
PWM	PWM	The PWMs will have the same frequency and update rate (TMR2 interrupt)
PWM	Capture	None
PWM	Compare	None

PIC16F87XA

REGISTER 8-1: CCP1CON REGISTER/CCP2CON REGISTER (ADDRESS 17h/1Dh)

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	
—	—	CCPxX	CCPxY	CCPxM3	CCPxM2	CCPxM1	CCPxM0	
bit 7								bit 0

bit 7-6 **Unimplemented:** Read as '0'

bit 5-4 **CCPxX:CCPxY:** PWM Least Significant bits

Capture mode:

Unused.

Compare mode:

Unused.

PWM mode:

These bits are the two LSBs of the PWM duty cycle. The eight MSBs are found in CCPxL.

bit 3-0 **CCPxM3:CCPxM0:** CCPx Mode Select bits

0000 = Capture/Compare/PWM disabled (resets CCPx module)

0100 = Capture mode, every falling edge

0101 = Capture mode, every rising edge

0110 = Capture mode, every 4th rising edge

0111 = Capture mode, every 16th rising edge

1000 = Compare mode, set output on match (CCPxIF bit is set)

1001 = Compare mode, clear output on match (CCPxIF bit is set)

1010 = Compare mode, generate software interrupt on match (CCPxIF bit is set, CCPx pin is unaffected)

1011 = Compare mode, trigger special event (CCPxIF bit is set, CCPx pin is unaffected); CCP1 resets TMR1; CCP2 resets TMR1 and starts an A/D conversion (if A/D module is enabled)

11xx = PWM mode

Legend:

R = Readable bit

W = Writable bit

U = Unimplemented bit, read as '0'

-n = Value at POR

'1' = Bit is set

'0' = Bit is cleared

x = Bit is unknown

PIC16F87XA

8.3 PWM Mode (PWM)

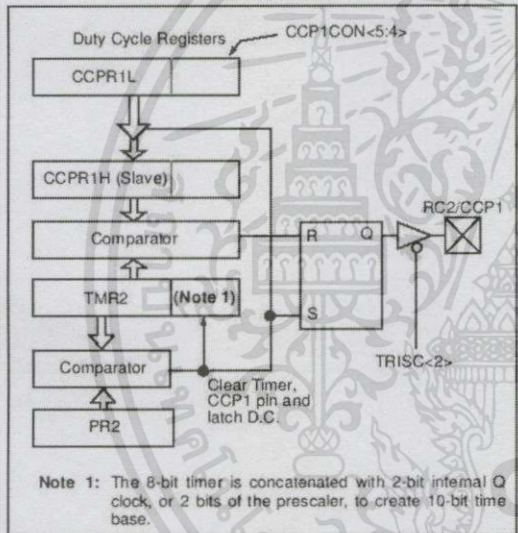
In Pulse Width Modulation mode, the CCPx pin produces up to a 10-bit resolution PWM output. Since the CCP1 pin is multiplexed with the PORTC data latch, the TRISC<2> bit must be cleared to make the CCP1 pin an output.

Note: Clearing the CCP1CON register will force the CCP1 PWM output latch to the default low level. This is not the PORTC I/O data latch.

Figure 8-3 shows a simplified block diagram of the CCP module in PWM mode.

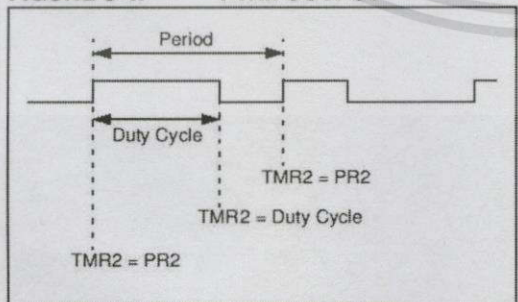
For a step-by-step procedure on how to set up the CCP module for PWM operation, see Section 8.3.3 "Setup for PWM Operation".

FIGURE 8-3: SIMPLIFIED PWM BLOCK DIAGRAM



A PWM output (Figure 8-4) has a time base (period) and a time that the output stays high (duty cycle). The frequency of the PWM is the inverse of the period (1/period).

FIGURE 8-4: PWM OUTPUT



8.3.1 PWM PERIOD

The PWM period is specified by writing to the PR2 register. The PWM period can be calculated using the following formula:

$$\text{PWM Period} = [(PR2) + 1] \cdot 4 \cdot T_{osc} \cdot (\text{TMR2 Prescale Value})$$

PWM frequency is defined as 1/[PWM period].

When TMR2 is equal to PR2, the following three events occur on the next increment cycle:

- TMR2 is cleared
- The CCP1 pin is set (exception: if PWM duty cycle = 0%, the CCP1 pin will not be set)
- The PWM duty cycle is latched from CCPR1L into CCPR1H

Note: The Timer2 postscaler (see Section 7.1 "Timer2 Prescaler and Postscaler") is not used in the determination of the PWM frequency. The postscaler could be used to have a servo update rate at a different frequency than the PWM output.

8.3.2 PWM DUTY CYCLE

The PWM duty cycle is specified by writing to the CCPR1L register and to the CCP1CON<5:4> bits. Up to 10-bit resolution is available. The CCPR1L contains the eight MSBs and the CCP1CON<5:4> contains the two LSBs. This 10-bit value is represented by CCPR1L:CCP1CON<5:4>. The following equation is used to calculate the PWM duty cycle in time:

$$\text{PWM Duty Cycle} = (\text{CCPR1L:CCP1CON<5:4>}) \cdot T_{osc} \cdot (\text{TMR2 Prescale Value})$$

CCPR1L and CCP1CON<5:4> can be written to at any time, but the duty cycle value is not latched into CCPR1H until after a match between PR2 and TMR2 occurs (i.e., the period is complete). In PWM mode, CCPR1H is a read-only register.

The CCPR1H register and a 2-bit internal latch are used to double-buffer the PWM duty cycle. This double-buffering is essential for glitch-free PWM operation.

When the CCPR1H and 2-bit latch match TMR2, concatenated with an internal 2-bit Q clock or 2 bits of the TMR2 prescaler, the CCP1 pin is cleared.

The maximum PWM resolution (bits) for a given PWM frequency is given by the following formula.

EQUATION 8-1:

$$\text{Resolution} = \frac{\log\left(\frac{F_{osc}}{F_{PWM}}\right)}{\log(2)} \text{ bits}$$

Note: If the PWM duty cycle value is longer than the PWM period, the CCP1 pin will not be cleared.

PIC16F87XA

8.3.3 SETUP FOR PWM OPERATION

The following steps should be taken when configuring the CCP module for PWM operation:

1. Set the PWM period by writing to the PR2 register.
2. Set the PWM duty cycle by writing to the CCPR1L register and CCP1CON<5:4> bits.
3. Make the CCP1 pin an output by clearing the TRISC<2> bit.
4. Set the TMR2 prescale value and enable Timer2 by writing to T2CON.
5. Configure the CCP1 module for PWM operation.

TABLE 8-3: EXAMPLE PWM FREQUENCIES AND RESOLUTIONS AT 20 MHz

PWM Frequency	1.22 kHz	4.88 kHz	19.53 kHz	78.12kHz	156.3 kHz	208.3 kHz
Timer Prescaler (1, 4, 16)	16	4	1	1	1	1
PR2 Value	0xFFh	0xFFh	0xFFh	0x3Fh	0x1Fh	0x17h
Maximum Resolution (bits)	10	10	10	8	7	5.5

TABLE 8-4: REGISTERS ASSOCIATED WITH CAPTURE, COMPARE AND TIMER1

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other Resets
0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF	0000 000x	0000 000
0Ch	PIR1	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 000
0Dh	PIR2	—	—	—	—	—	—	—	CCP2IF	---- --0	---- --
8Ch	PIE1	PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 000
8Dh	PIE2	—	—	—	—	—	—	—	CCP2IE	---- --0	---- --
87h	TRISC	PORTC Data Direction Register								1111 1111	1111 111
0Eh	TMR1L	Holding Register for the Least Significant Byte of the 16-bit TMR1 Register								xxxx xxxx	uuuu uuu
0Fh	TMR1H	Holding Register for the Most Significant Byte of the 16-bit TMR1 Register								xxxx xxxx	uuuu uuu
10h	T1CON	—	—	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	--00 0000	--uu uuu
15h	CCPR1L	Capture/Compare/PWM Register 1 (LSB)								xxxx xxxx	uuuu uuu
16h	CCPR1H	Capture/Compare/PWM Register 1 (MSB)								xxxx xxxx	uuuu uuu
17h	CCP1CON	—	—	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 000
18h	CCPR2L	Capture/Compare/PWM Register 2 (LSB)								xxxx xxxx	uuuu uuu
1Ch	CCPR2H	Capture/Compare/PWM Register 2 (MSB)								xxxx xxxx	uuuu uuu
1Dh	CCP2CON	—	—	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 000

Legend: x = unknown, u = unchanged, - = unimplemented, read as '0'. Shaded cells are not used by Capture and Timer1.

Note 1: The PSP is not implemented on 28-pin devices; always maintain these bits clear.

PIC16F87XA

TABLE 8-5: REGISTERS ASSOCIATED WITH PWM AND TIMER2

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other Resets
0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBFIF	0000 000x	0000 000u
0Ch	PIR1	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
0Dh	PIR2	—	—	—	—	—	—	—	CCP2IF	---- --0	---- --0
8Ch	PIE1	PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
8Dh	PIE2	—	—	—	—	—	—	—	CCP2IE	---- --0	---- --0
87h	TRISC	PORTC Data Direction Register								1111 1111	1111 1111
11h	TMR2	Timer2 Module's Register								0000 0000	0000 0000
92h	PR2	Timer2 Module's Period Register								1111 1111	1111 1111
12h	T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000
15h	CCPR1L	Capture/Compare/PWM Register 1 (LSB)								xxxx xxxx	nnnn nnnn
16h	CCPR1H	Capture/Compare/PWM Register 1 (MSB)								xxxx xxxx	nnnn nnnn
17h	CCP1CON	—	—	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000
1Bh	CCPR2L	Capture/Compare/PWM Register 2 (LSB)								xxxx xxxx	nnnn nnnn
1Ch	CCPR2H	Capture/Compare/PWM Register 2 (MSB)								xxxx xxxx	nnnn nnnn
1Dh	CCP2CON	—	—	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 0000

Legend: x = unknown, u = unchanged, — = unimplemented, read as '0'. Shaded cells are not used by PWM and Timer2.

Note 1: Bits PSPIE and PSPIF are reserved on 28-pin devices; always maintain these bits clear.

ข้อมูลของ Analog to Digital Converter Module

PIC16F87XA

11.0 ANALOG-TO-DIGITAL CONVERTER (A/D) MODULE

The Analog-to-Digital (A/D) Converter module has five inputs for the 28-pin devices and eight for the 40/44-pin devices.

The conversion of an analog input signal results in a corresponding 10-bit digital number. The A/D module has high and low-voltage reference input that is software selectable to some combination of V_{DD} , V_{SS} , RA2 or RA3.

The A/D converter has a unique feature of being able to operate while the device is in Sleep mode. To operate in Sleep, the A/D clock must be derived from the A/D's internal RC oscillator.

The A/D module has four registers. These registers are:

- A/D Result High Register (ADRESH)
- A/D Result Low Register (ADRESL)
- A/D Control Register 0 (ADCON0)
- A/D Control Register 1 (ADCON1)

The ADCON0 register, shown in Register 11-1, controls the operation of the A/D module. The ADCON1 register, shown in Register 11-2, configures the functions of the port pins. The port pins can be configured as analog inputs (RA3 can also be the voltage reference) or as digital I/O.

Additional information on using the A/D module can be found in the PICmicro® Mid-Range MCU Family Reference Manual (DS33023).

REGISTER 11-1: ADCON0 REGISTER (ADDRESS 1Fh)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0
ADCS1	ADCS0	CHS2	CHS1	CHS0	GO/DONE	—	ADON
bit 7						bit 0	

bit 7-6 **ADCS1:ADCS0: A/D Conversion Clock Select bits (ADCON0 bits in bold)**

ADCON1 <ADCS2>	ADCON0 <ADCS1:ADCS0>	Clock Conversion
0	00	Fosc/2
0	01	Fosc/8
0	10	Fosc/32
0	11	FRC (clock derived from the internal A/D RC oscillator)
1	00	Fosc/4
1	01	Fosc/16
1	10	Fosc/64
1	11	FRC (clock derived from the internal A/D RC oscillator)

bit 5-3 **CHS2:CHS0: Analog Channel Select bits**

- 000 = Channel 0 (AN0)
- 001 = Channel 1 (AN1)
- 010 = Channel 2 (AN2)
- 011 = Channel 3 (AN3)
- 100 = Channel 4 (AN4)
- 101 = Channel 5 (AN5)
- 110 = Channel 6 (AN6)
- 111 = Channel 7 (AN7)

Note: The PIC16F873A/876A devices only implement A/D channels 0 through 4; the unimplemented selections are reserved. Do not select any unimplemented channels with these devices.

bit 2 **GO/DONE: A/D Conversion Status bit**

When ADON = 1:

1 = A/D conversion in progress (setting this bit starts the A/D conversion which is automatically cleared by hardware when the A/D conversion is complete)

0 = A/D conversion not in progress

bit 1 **Unimplemented:** Read as '0'

bit 0 **ADON: A/D On bit**

1 = A/D converter module is powered up

0 = A/D converter module is shut-off and consumes no operating current

Legend:

R = Readable bit	W = Writable bit	U = Unimplemented bit, read as '0'
- n = Value at POR	'1' = Bit is set	'0' = Bit is cleared x = Bit is unknown

PIC16F87XA

REGISTER 11-2: ADCON1 REGISTER (ADDRESS 9Fh)

R/W-0	R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
ADFM	ADCS2	—	—	PCFG3	PCFG2	PCFG1	PCFG0
bit 7							bit 0

bit 7 **ADFM:** A/D Result Format Select bit

1 = Right justified. Six (6) Most Significant bits of ADRESH are read as '0'.
0 = Left justified. Six (6) Least Significant bits of ADRESL are read as '0'.

bit 6 **ADCS2:** A/D Conversion Clock Select bit (ADCON1 bits in shaded area and in **bold**)

ADCON1 <ADCS2>	ADCON0 <ADCS1:ADCS0>	Clock Conversion
0	00	Fosc/2
0	01	Fosc/8
0	10	Fosc/32
0	11	FRC (clock derived from the internal A/D RC oscillator)
1	00	Fosc/4
1	01	Fosc/16
1	10	Fosc/64
1	11	FRC (clock derived from the internal A/D RC oscillator)

bit 5-4 **Unimplemented:** Read as '0'

bit 3-0 **PCFG3:PCFG0:** A/D Port Configuration Control bits

PCFG <3:0>	AN7	AN6	AN5	AN4	AN3	AN2	AN1	AN0	VREF+	VREF-	C/R
0000	A	A	A	A	A	A	A	A	VDD	VSS	8/0
0001	A	A	A	A	VREF+	A	A	A	AN3	VSS	7/1
0010	D	D	D	A	A	A	A	A	VDD	VSS	5/0
0011	D	D	D	A	VREF+	A	A	A	AN3	VSS	4/1
0100	D	D	D	D	A	D	A	A	VDD	VSS	3/0
0101	D	D	D	D	VREF+	D	A	A	AN3	VSS	2/1
011x	D	D	D	D	D	D	D	D	—	—	0/0
1000	A	A	A	A	VREF+	VREF-	A	A	AN3	AN2	6/2
1001	D	D	A	A	A	A	A	A	VDD	VSS	6/0
1010	D	D	A	A	VREF+	A	A	A	AN3	VSS	5/1
1011	D	D	A	A	VREF+	VREF-	A	A	AN3	AN2	4/2
1100	D	D	D	A	VREF+	VREF-	A	A	AN3	AN2	3/2
1101	D	D	D	D	VREF+	VREF-	A	A	AN3	AN2	2/2
1110	D	D	D	D	D	D	D	A	VDD	VSS	1/0
1111	D	D	D	D	VREF+	VREF-	D	A	AN3	AN2	1/2

A = Analog input D = Digital I/O

C/R = # of analog input channels/# of A/D voltage references

Legend:

R = Readable bit W = Writable bit U = Unimplemented bit, read as '0'
- n = Value at POR '1' = Bit is set '0' = Bit is cleared x = Bit is unknown

Note: On any device Reset, the port pins that are multiplexed with analog functions (ANx) are forced to be an analog input.

PIC16F87XA

The ADRESH:ADRESL registers contain the 10-bit result of the A/D conversion. When the A/D conversion is complete, the result is loaded into this A/D Result register pair, the GO/DONE bit (ADCON0<2>) is cleared and the A/D interrupt flag bit ADIF is set. The block diagram of the A/D module is shown in Figure 11-1.

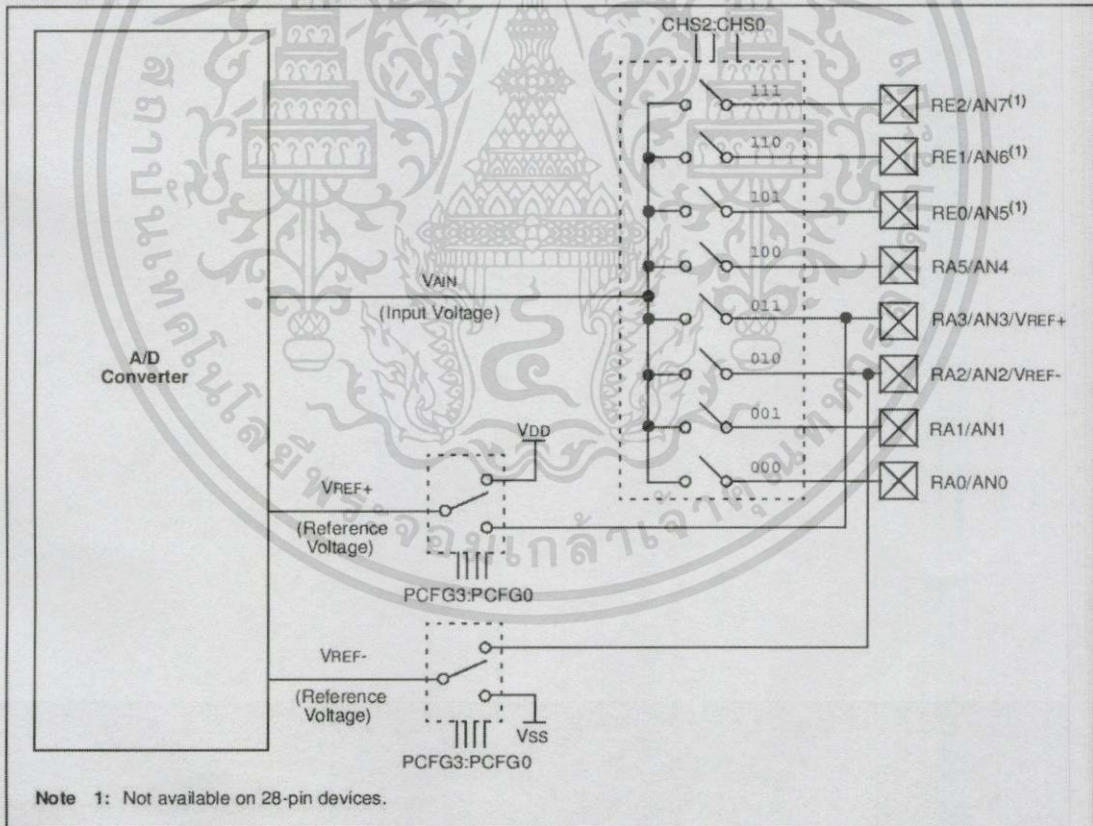
After the A/D module has been configured as desired, the selected channel must be acquired before the conversion is started. The analog input channels must have their corresponding TRIS bits selected as inputs.

To determine sample time, see Section 11.1 "A/D Acquisition Requirements". After this acquisition time has elapsed, the A/D conversion can be started.

To do an A/D Conversion, follow these steps:

1. Configure the A/D module:
 - Configure analog pins/voltage reference and digital I/O (ADCON1)
 - Select A/D input channel (ADCON0)
 - Select A/D conversion clock (ADCON0)
 - Turn on A/D module (ADCON0)
2. Configure A/D interrupt (if desired):
 - Clear ADIF bit
 - Set ADIE bit
 - Set PEIE bit
 - Set GIE bit
3. Wait the required acquisition time.
4. Start conversion:
 - Set GO/DONE bit (ADCON0)
5. Wait for A/D conversion to complete by either:
 - Polling for the GO/DONE bit to be cleared (interrupts disabled); OR
 - Waiting for the A/D interrupt
6. Read A/D Result register pair (ADRESH:ADRESL), clear bit ADIF if required.
7. For the next conversion, go to step 1 or step 2 as required. The A/D conversion time per bit is defined as TAD.

FIGURE 11-1: A/D BLOCK DIAGRAM



PIC16F87XA

11.1 A/D Acquisition Requirements

For the A/D converter to meet its specified accuracy, the charge holding capacitor (CHOLD) must be allowed to fully charge to the input channel voltage level. The analog input model is shown in Figure 11-2. The source impedance (R_S) and the internal sampling switch impedance (R_{SS}) directly affect the time required to charge the capacitor CHOLD. The sampling switch (R_{SS}) impedance varies over the device voltage (V_{DD}); see Figure 11-2. **The maximum recommended impedance for analog sources is 2.5 k Ω .** As the impedance is decreased, the acquisition time may be

decreased. After the analog input channel is selected (changed), this acquisition must be done before the conversion can be started.

To calculate the minimum acquisition time, Equation 11-1 may be used. This equation assumes that 1/2 LSB error is used (1024 steps for the A/D). The 1/2 LSB error is the maximum error allowed for the A/D to meet its specified resolution.

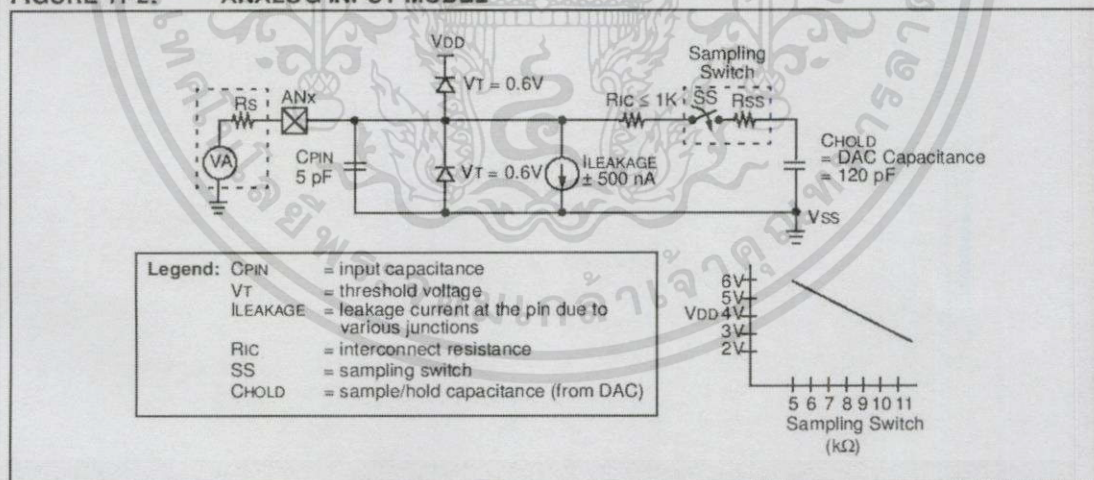
To calculate the minimum acquisition time, T_{ACQ} , see the PICmicro[®] Mid-Range MCU Family Reference Manual (DS33023).

EQUATION 11-1: ACQUISITION TIME

$$\begin{aligned}
 T_{ACQ} &= \text{Amplifier Settling Time} + \text{Hold Capacitor Charging Time} + \text{Temperature Coefficient} \\
 &= T_{AMP} + T_C + T_{COFF} \\
 &= 2 \mu\text{s} + T_C + [(\text{Temperature} - 25^\circ\text{C}) (0.05 \mu\text{s}/^\circ\text{C})] \\
 T_C &= \text{CHOLD} (R_{IC} + R_{SS} + R_S) \ln(1/2047) \\
 &= 120 \text{ pF} (1 \text{ k}\Omega + 7 \text{ k}\Omega + 10 \text{ k}\Omega) \ln(0.0004885) \\
 &= 16.47 \mu\text{s} \\
 T_{ACQ} &= 2 \mu\text{s} + 16.47 \mu\text{s} + [(50^\circ\text{C} - 25^\circ\text{C}) (0.05 \mu\text{s}/^\circ\text{C})] \\
 &= 19.72 \mu\text{s}
 \end{aligned}$$

- Note 1:** The reference voltage (V_{REF}) has no effect on the equation since it cancels itself out.
- Note 2:** The charge holding capacitor (CHOLD) is not discharged after each conversion.
- Note 3:** The maximum recommended impedance for analog sources is 2.5 k Ω . This is required to meet the pin leakage specification.

FIGURE 11-2: ANALOG INPUT MODEL



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC16F87XA

11.2 Selecting the A/D Conversion Clock

The A/D conversion time per bit is defined as T_{AD} . The A/D conversion requires a minimum $12 T_{AD}$ per 10-bit conversion. The source of the A/D conversion clock is software selected. The seven possible options for T_{AD} are:

- 2 T_{OSC}
- 4 T_{OSC}
- 8 T_{OSC}
- 16 T_{OSC}
- 32 T_{OSC}
- 64 T_{OSC}
- Internal A/D module RC oscillator (2-6 μs)

For correct A/D conversions, the A/D conversion clock (T_{AD}) must be selected to ensure a minimum T_{AD} time of 1.6 μs .

Table 11-1 shows the resultant T_{AD} times derived from the device operating frequencies and the A/D clock source selected.

11.3 Configuring Analog Port Pins

The ADCON1 and TRIS registers control the operation of the A/D port pins. The port pins that are desired as analog inputs must have their corresponding TRIS bits set (input). If the TRIS bit is cleared (output), the digital output level (V_{OH} or V_{OL}) will be converted.

The A/D operation is independent of the state of the CHS2:CHS0 bits and the TRIS bits.

Note 1: When reading the port register, any pin configured as an analog input channel will read as cleared (a low level). Pins configured as digital inputs will convert an analog input. Analog levels on a digitally configured input will not affect the conversion accuracy.

2: Analog levels on any pin that is defined as a digital input (including the AN7:AN0 pins) may cause the input buffer to consume current that is out of the device specifications.

TABLE 11-1: T_{AD} vs. MAXIMUM DEVICE OPERATING FREQUENCIES (STANDARD DEVICES (F))

AD Clock Source (T_{AD})		Maximum Device Frequency
Operation	ADCS2:ADCS1:ADCS0	
2 T_{OSC}	000	1.25 MHz
4 T_{OSC}	100	2.5 MHz
8 T_{OSC}	001	5 MHz
16 T_{OSC}	101	10 MHz
32 T_{OSC}	010	20 MHz
64 T_{OSC}	110	20 MHz
RC ^(1, 2, 3)	x11	(Note 1)

Note 1: The RC source has a typical T_{AD} time of 4 μs but can vary between 2-6 μs .

2: When the device frequencies are greater than 1 MHz, the RC A/D conversion clock source is only recommended for Sleep operation.

3: For extended voltage devices (LF), please refer to Section 17.0 "Electrical Characteristics".

PIC16F87XA

11.4 A/D Conversions

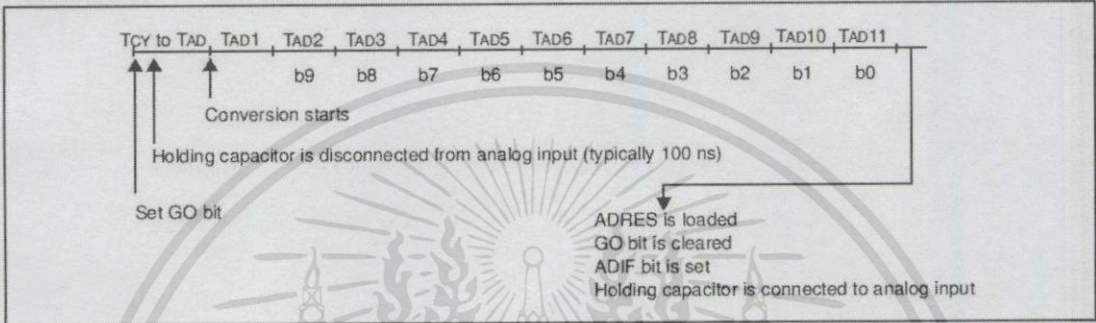
Clearing the GO/DONE bit during a conversion will abort the current conversion. The A/D Result register pair will NOT be updated with the partially completed A/D conversion sample. That is, the ADRESH:ADRESL registers will continue to contain the value of the last completed conversion (or the last value written to the ADRESH:ADRESL registers). After the A/D conversion

is aborted, the next acquisition on the selected channel is automatically started. The GO/DONE bit can then be set to start the conversion.

In Figure 11-3, after the GO bit is set, the first time segment has a minimum of T_{CY} and a maximum of T_{AD}.

Note: The GO/DONE bit should NOT be set in the same instruction that turns on the A/D.

FIGURE 11-3: A/D CONVERSION T_{AD} CYCLES

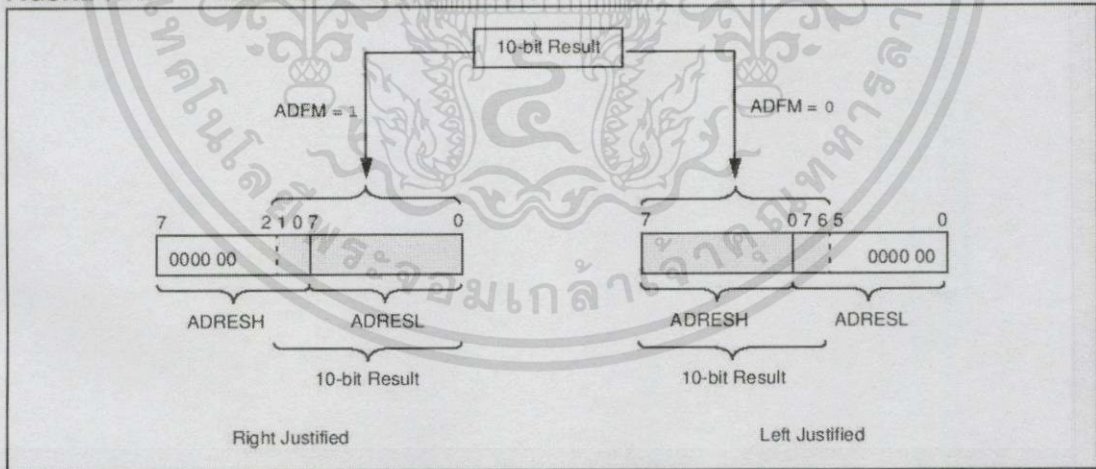


11.4.1 A/D RESULT REGISTERS

The ADRESH:ADRESL register pair is the location where the 10-bit A/D result is loaded at the completion of the A/D conversion. This register pair is 16 bits wide. The A/D module gives the flexibility to left or right justify the 10-bit result in the 16-bit result register. The A/D

Format Select bit (ADFM) controls this justification. Figure 11-4 shows the operation of the A/D result justification. The extra bits are loaded with '0's. When an A/D result will not overwrite these locations (A/D disable), these registers may be used as two general purpose 8-bit registers.

FIGURE 11-4: A/D RESULT JUSTIFICATION



PIC16F87XA

11.5 A/D Operation During Sleep

The A/D module can operate during Sleep mode. This requires that the A/D clock source be set to RC (ADCS1:ADCS0 = 11). When the RC clock source is selected, the A/D module waits one instruction cycle before starting the conversion. This allows the SLEEP instruction to be executed which eliminates all digital switching noise from the conversion. When the conversion is completed, the GO/DONE bit will be cleared and the result loaded into the ADRES register. If the A/D interrupt is enabled, the device will wake-up from Sleep. If the A/D interrupt is not enabled, the A/D module will then be turned off, although the ADON bit will remain set.

When the A/D clock source is another clock option (not RC), a SLEEP instruction will cause the present conversion to be aborted and the A/D module to be turned off, though the ADON bit will remain set.

Turning off the A/D places the A/D module in its lowest current consumption state.

Note: For the A/D module to operate in Sleep, the A/D clock source must be set to RC (ADCS1:ADCS0 = 11). To allow the conversion to occur during Sleep, ensure the SLEEP instruction immediately follows the instruction that sets the GO/DONE bit.

11.6 Effects of a Reset

A device Reset forces all registers to their Reset state. This forces the A/D module to be turned off and any conversion is aborted. All A/D input pins are configured as analog inputs.

The value that is in the ADRESH:ADRESL registers is not modified for a Power-on Reset. The ADRESH:ADRESL registers will contain unknown data after a Power-on Reset.

TABLE 11-2: REGISTERS/BITS ASSOCIATED WITH A/D

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on POR, BOR	Value on MCLR, WDT
0Bh,8Bh,10Bh,18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF	0000 000x	0000 000u
0Ch	PIR1	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
1Eh	ADRESH	A/D Result Register High Byte								xxxx xxxx	uuuu uuuu
9Eh	ADRESL	A/D Result Register Low Byte								xxxx xxxx	uuuu uuuu
1Fh	ADCON0	ADCS1	ADCS0	CHS2	CHS1	CHS0	GO/DONE	—	ADON	0000 00-0	0000 00-0
9Fh	ADCON1	ADFM	ADCS2	—	—	PCFG3	PCFG2	PCFG1	PCFG0	00- 0000	00-- 0000
85h	TRISA	—	—	PORTA Data Direction Register						11 1111	--11 1111
05h	PORTA	—	—	PORTA Data Latch when written; PORTA pins when read						0x 0000	--0u 0000
89h ⁽¹⁾	TRISE	IBF	OBF	IBOV	PSPMODE	—	PORTE Data Direction bits			0000 -111	0000 -111
09h ⁽¹⁾	PORTE	—	—	—	—	—	RE2	RE1	RE0	--- -xxx	--- -uuu

Legend: x = unknown, u = unchanged, - = unimplemented, read as '0'. Shaded cells are not used for A/D conversion.

Note 1: These registers are not available on 28-pin devices.

ส่วนวัดแรงดึงด้วยคอร์เรนทซ์ชันต์มอนิเตอร์(Current Shunt Monitor)



High Voltage, Bidirectional Current Shunt Monitor

Data Sheet

AD8210

FEATURES

- ±4000 V HBM ESD
- High common-mode voltage range
 - 2 V to +65 V operating
 - 5 V to +68 V survival
- Buffered output voltage
- 5 mA output drive capability
- Wide operating temperature range: -40°C to +125°C
- Ratiometric half-scale output offset
- Excellent ac and dc performance
 - 1 $\mu\text{V}/^\circ\text{C}$ typical offset drift
 - 10 ppm/ $^\circ\text{C}$ typical gain drift
 - 120 dB typical CMRR at dc
 - 80 dB typical CMRR at 100 kHz
- Available in 8-lead SOIC
- Qualified for automotive applications

APPLICATIONS

- Current sensing
 - Motor controls
 - Transmission controls
 - Diesel injection controls
 - Engine management
 - Suspension controls
 - Vehicle dynamic controls
 - DC-to-dc converters

GENERAL DESCRIPTION

The AD8210 is a single-supply, difference amplifier ideal for amplifying small differential voltages in the presence of large common-mode voltages. The operating input common-mode voltage range extends from -2 V to +65 V. The typical supply voltage is 5 V.

The AD8210 is offered in a SOIC package. The operating temperature range is -40°C to +125°C.

Excellent ac and dc performance over temperature keep errors in the measurement loop to a minimum. Offset drift and gain drift are guaranteed to a maximum of 8 $\mu\text{V}/^\circ\text{C}$ and 20 ppm/ $^\circ\text{C}$, respectively.

FUNCTIONAL BLOCK DIAGRAM

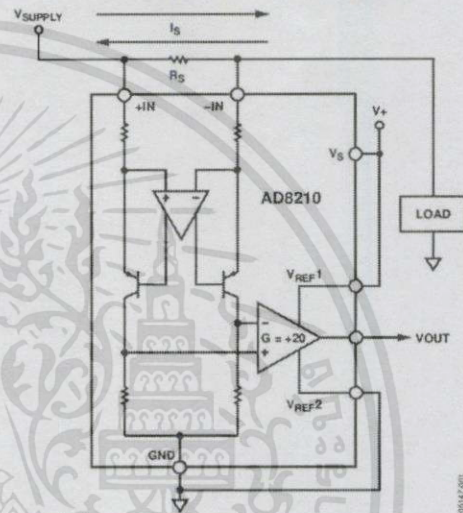


Figure 1.

The output offset can be adjusted from 0.05 V to 4.9 V with a 5 V supply by using the V_{REF1} pin and the V_{REF2} pin. With the V_{REF1} pin attached to the $V+$ pin and the V_{REF2} pin attached to the GND pin, the output is set at half scale. Attaching both V_{REF1} and V_{REF2} to GND causes the output to be unipolar, starting near ground. Attaching both V_{REF1} and V_{REF2} to $V+$ causes the output to be unipolar, starting near $V+$. Other offsets can be obtained by applying an external voltage to V_{REF1} and V_{REF2} .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SPECIFICATIONS

T_A = operating temperature range, $V_S = 5$ V, unless otherwise noted.

Table 1.

Parameter	AD8210 SOIC ¹			Unit	Conditions
	Min	Typ	Max		
GAIN					
Initial Accuracy		20		V/V	
Accuracy Over Temperature			±0.5	%	25°C, $V_O \geq 0.1$ V dc
Gain Drift			±0.7	ppm/°C	T_A
VOLTAGE OFFSET					
Offset Voltage (RTI)			±1.0	mV	25°C
Over Temperature (RTI)			±1.8	mV	T_A
Offset Drift			±8.0	µV/°C	
INPUT					
Input Impedance					
Differential		2		kΩ	
Common Mode		5		MΩ	$V_{\text{common mode}} > 5$ V
		1.5		kΩ	$V_{\text{common mode}} < 5$ V
Common-Mode Input Voltage Range	-2		+65	V	Common mode, continuous
Differential Input Voltage Range		250		mV	Differential ²
Common-Mode Rejection	100	120		dB	T_A , $f = \text{dc}$, $V_{\text{CM}} > 5$ V
	80	95		dB	T_A , $f = \text{dc to } 100$ kHz ³ , $V_{\text{CM}} < 5$ V
	80	80		dB	T_A , $f = 100$ kHz ³ , $V_{\text{CM}} > 5$ V
	80			dB	T_A , $f = 40$ kHz ³ , $V_{\text{CM}} > 5$ V
OUTPUT					
Output Voltage Range	0.05		4.9	V	$R_L = 25$ kΩ
Output Impedance		2		Ω	
DYNAMIC RESPONSE					
Small Signal -3 dB Bandwidth		450		kHz	
Slew Rate		3		V/µs	
NOISE					
0.1 Hz to 10 Hz, RTI		7		µV p-p	
Spectral Density, 1 kHz, RTI		70		nV/√Hz	
OFFSET ADJUSTMENT					
Ratiometric Accuracy ⁴	0.499		0.501	V/V	Divider to supplies
Accuracy, RTO			±0.6	mV/V	Voltage applied to $V_{\text{REF}1}$ and $V_{\text{REF}2}$ in parallel
Output Offset Adjustment Range	0.05		4.9	V	$V_S = 5$ V
V_{REF} Input Voltage Range	0.0		V_S	V	
V_{REF} Divider Resistor Values	24	32	40	kΩ	
POWER SUPPLY, V_S					
Operating Range	4.5	5.0	5.5	V	
Quiescent Current Over Temperature			2	mA	$V_{\text{CM}} > 5$ V ⁵
Power Supply Rejection Ratio	80			dB	
TEMPERATURE RANGE					
For Specified Performance	-40		+125	°C	

¹ T_{MIN} to $T_{\text{MAX}} = -40^\circ\text{C}$ to $+125^\circ\text{C}$.

² Differential input voltage range = ± 125 mV with half-scale output offset.

³ Source imbalance < 2 Ω.

⁴ The offset adjustment is ratiometric to the power supply when $V_{\text{REF}1}$ and $V_{\text{REF}2}$ are used as a divider between the supplies.

⁵ When the input common mode is less than 5 V, the supply current increases. This can be calculated with the following formula: $I_S = -0.7 (V_{\text{CM}}) + 4.2$ (see Figure 21).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

THEORY OF OPERATION

In typical applications, the AD8210 amplifies a small differential input voltage generated by the load current flowing through a shunt resistor. The AD8210 rejects high common-mode voltages (up to 65 V) and provides a ground referenced buffered output that interfaces with an analog-to-digital converter (ADC).

Figure 26 shows a simplified schematic of the AD8210.

The AD8210 is comprised of two main blocks, a differential amplifier and an instrumentation amplifier. A load current flowing through the external shunt resistor produces a voltage at the input terminals of the AD8210. The input terminals are connected to the differential amplifier (A1) by R1 and R2. A1 nulls the voltage appearing across its own input terminals by adjusting the current through R1 and R2 with Q1 and Q2. When the input signal to the AD8210 is 0 V, the currents in R1 and R2 are equal. When the differential signal is nonzero, the current increases through one of the resistors and decreases in the other. The current difference is proportional to the size and polarity of the input signal.

The differential currents through Q1 and Q2 are converted into a differential voltage by R3 and R4. A2 is configured as an instrumentation amplifier. The differential voltage is converted into a single-ended output voltage by A2. The gain is internally set with precision-trimmed, thin film resistors to 20 V/V.

The output reference voltage is easily adjusted by the V_{REF1} pin and the V_{REF2} pin. In a typical configuration, V_{REF1} is connected to V_{CC} while V_{REF2} is connected to GND. In this case, the output is centered at V_{CC}/2 when the input signal is 0 V.

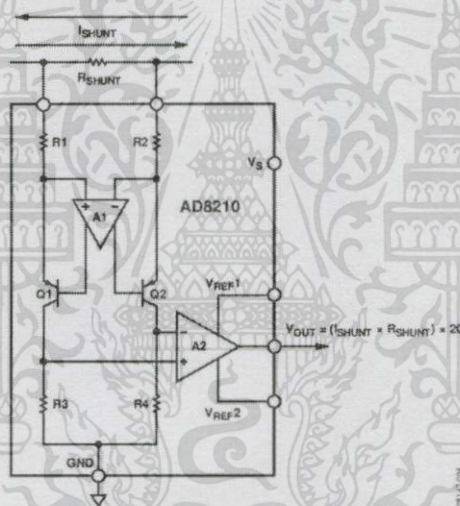


Figure 26. Simplified Schematic

MODES OF OPERATION

The AD8210 can be adjusted for unidirectional or bidirectional operation.

UNIDIRECTIONAL OPERATION

Unidirectional operation allows the AD8210 to measure currents through a resistive shunt in one direction. The basic modes for unidirectional operation are ground referenced mode and V+ referenced output mode.

In unidirectional operation, the output can be set at the negative rail (near ground) or at the positive rail (near V+) when the differential input is 0 V. The output moves to the opposite rail when a correct polarity differential input voltage is applied. In this case, full scale is approximately 250 mV. The required polarity of the differential input depends on the output voltage setting. If the output is set at ground, the polarity needs to be positive to move the output up (see Table 5). If the output is set at the positive rail, the input polarity needs to be negative to move the output down (see Table 6).

Ground Referenced Output

When using the AD8210 in this mode, both reference inputs are tied to ground, which causes the output to sit at the negative rail when the differential input voltage is zero (see Figure 27 and Table 4).

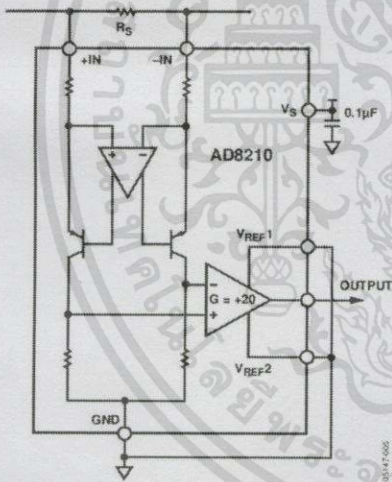


Figure 27. Ground Referenced Output

Table 4. V+ = 5 V

V _{IN} (Referred to -IN)	V _O
0V	0.05 V
250 mV	4.9 V

V+ Referenced Output

This mode is set when both reference pins are tied to the positive supply. It is typically used when the diagnostic scheme requires detection of the amplifier and wiring before power is applied to the load (see Figure 28 and Table 5).

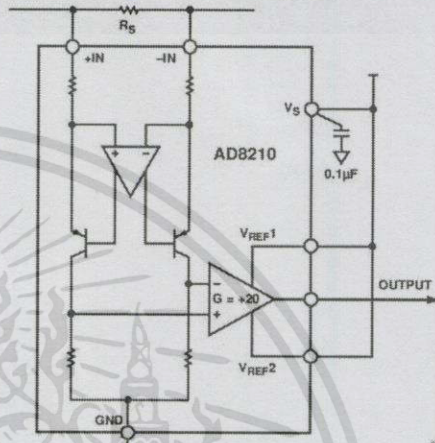


Figure 28. V+ Referenced Output

Table 5. V+ = 5 V

V _{IN} (Referred to -IN)	V _O
0V	4.9 V
-250 mV	0.05 V

BIDIRECTIONAL OPERATION

Bidirectional operation allows the AD8210 to measure currents through a resistive shunt in two directions. The output offset can be set anywhere within the output range. Typically, it is set at half scale for equal measurement range in both directions. In some cases, however, it is set at a voltage other than half scale when the bidirectional current is nonsymmetrical.

Table 6. V+ = 5 V, V_O = 2.5 V with V_{IN} = 0 V

V _{IN} (Referred to -IN)	V _O
+125 mV	4.9 V
-125 mV	0.05 V

Adjusting the output can also be accomplished by applying voltage(s) to the reference inputs.

APPLICATIONS INFORMATION

The AD8210 is ideal for high-side or low-side current sensing. Its accuracy and performance benefits applications, such as 3-phase and H-bridge motor control, solenoid control, and power supply current monitoring.

For solenoid control, two typical circuit configurations are used: high-side current sense with a low-side switch, and high-side current sense with a high-side switch.

HIGH-SIDE CURRENT SENSE WITH A LOW-SIDE SWITCH

In this case, the PWM control switch is ground referenced. An inductive load (solenoid) is tied to a power supply. A resistive shunt is placed between the switch and the load (see Figure 33). An advantage of placing the shunt on the high side is that the entire current, including the recirculation current, can be measured because the shunt remains in the loop when the switch is off. In addition, diagnostics can be enhanced because short circuits to ground can be detected with the shunt on the high side.

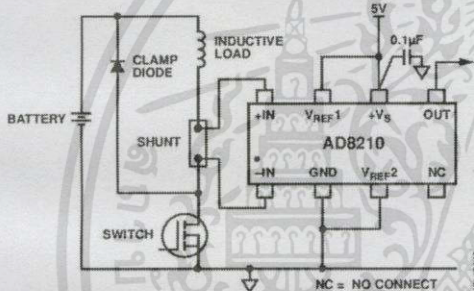


Figure 33. Low-Side Switch

In this circuit configuration, when the switch is closed, the common-mode voltage moves down to the negative rail. When the switch is opened, the voltage reversal across the inductive load causes the common-mode voltage to be held one diode drop above the battery by the clamp diode.

HIGH-SIDE CURRENT SENSE WITH A HIGH-SIDE SWITCH

This configuration minimizes the possibility of unexpected solenoid activation and excessive corrosion (see Figure 34). In this case, both the switch and the shunt are on the high side. When the switch is off, the battery is removed from the load, which prevents damage from potential short circuits to ground, while still allowing the recirculation current to be measured and diagnostics to be performed. Removing the power supply from the load for the majority of the time minimizes the corrosive effects that could be caused by the differential voltage between the load and ground.

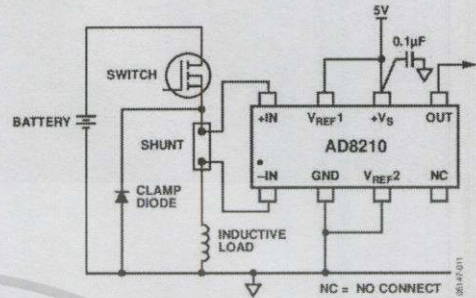


Figure 34. High-Side Switch

Using a high-side switch connects the battery voltage to the load when the switch is closed. This causes the common-mode voltage to increase to the battery voltage. In this case, when the switch is opened, the voltage reversal across the inductive load causes the common-mode voltage to be held one diode drop below ground by the clamp diode.

H-BRIDGE MOTOR CONTROL

Another typical application for the AD8210 is as part of the control loop in H-bridge motor control. In this case, the AD8210 is placed in the middle of the H-bridge (see Figure 35) so that it can accurately measure current in both directions by using the shunt available at the motor. This configuration is beneficial for measuring the recirculation current to further enhance the control loop diagnostics.

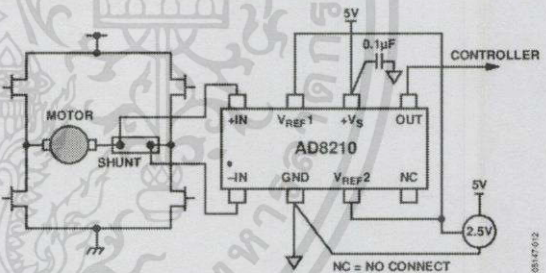


Figure 35. Motor Control Application

The AD8210 measures current in both directions as the H-bridge switches and the motor changes direction. The output of the AD8210 is configured in an external reference bidirectional mode (see the Modes of Operation section).