

วงจรถ่ายทอดกำลังด้วยตัวแปลงเต็มสะพาน
A ZVZCS Full-Bridge DC/DC Converter



ปริญญาโท ชั้นโท สาขาวิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยราชภัฏบุรีรัมย์

ศาสตราจารย์ ดร. วิชากร วิชากร

ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์

ปีการศึกษา 2555

วงจรถูกตีพิมพ์ที่ซีคอนเวอร์เตอร์แบบสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์
A ZVZCS Full-Bridge DC/DC Converter



ปริญญาบัตรนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2555

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A ZVZCS Full-Bridge DC/DC Converter



A PAPER SUBMITTED IN PARTIAL FULFILLMENT OF THE REQUIREMENT FOR
THE DEGREE OF BECHLER OF ELECTRICAL ENGINEERING
DEPARTMENT OF ELECTRICAL ENGINEERING FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2012

ปีการศึกษา 2555

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปีการศึกษา 2555

วงจรตีซีทูตีซีคอนเวอร์เตอร์แบบสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์

A ZVZCS Full-Bridge DC/DC Converter



อาจารย์ที่ปรึกษา

รศ.ดร.อนุวัฒน์ จางวนิชเลิศ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


ปริญญานิพนธ์ปีการศึกษา 2555

สาขาวิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง วงจรตีซีทูตีซีคอนเวอร์เตอร์แบบสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์

ผู้จัดทำ

- 
1. นาย ภูเบศ เหล่าอุดมกุล
 2. นาย ภูเบศร์ ขำญาติ
 3. นาย รัชภูมิ สุนทรพฤกษ์
 4. นางสาว วรกัญญา สีมะกล้า



..... อาจารย์ที่ปรึกษา

(รองศาสตราจารย์ ดร.อนุวัฒน์ จางวนิชเลิศ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรถิษฐ์ที่ขีพคองเวอร้เตอร้แบบสวตซ์ด้วยแรงดันศูนย้กระแสศูนย้

นาย ภูเบศ เหล่าอุดมกุล

นาย ภูเบศร์ ขำญาติ

นาย รัชภูมิ สุนทรพฤกษ์

น.ส. วรภัญญา สีมะกล้า

รศ.ดร.อนวัฒน์ จางวนิชเลิศ อาจารย์ที่ปรึภษา
ปีการศึกษา 2555

บทคัตย่อ

บทความนี้ได้นำเสนอการศึกษาการทำงานของเครื่องถิษฐ์ที่ขีพคองเวอร้เตอร้แบบสวตซ์ด้วยแรงดันศูนย้และกระแสศูนย้โดยการเลือนเฟสแบบ PWM ซึ่งจะใช้ IC เบอร์ UC3879 ในการแก้ปัญหาค่เกิดควมสูญเสยจากการสวตซ์ซึง ในการวิเคราะห์ จะใช้โปรแกรม MATLAB/Simulink ในการจำลองผลการทดลองที่มีความถี่สวตซ์ซึง 50 kHz ซึงเมือทำการทดสอบเครื่องคองเวอร้เตอร้พบว่าที่อุปกรณ์สวตซ์ทั้งหมดจะเกิดการสวตซ์ด้วยแรงดันศูนย้และกระแสศูนย้ โดยสวตซ์กึงนำจะทำ การสวตซ์ภายใต้แรงดันศูนย้ และสวตซ์กึงตามจะทำการสวตซ์ภายใต้กระแสศูนย้ โดยเครื่องคองเวอร้เตอร้สามารถทำงานที่พิกัดแรงดัน 310 V โดยมีกำลังงานสูงสุด 1000 W และประสิทธิภาพสูงสุด 93.21 % ซึงเป็นไปตามผลการจำลองและแนวคิดที่ได้นำเสนอ

A ZVZCS Full-Bridge DC/DC Converter

Phubase Laoudomkul
Phoobate Kumyart
Ratchapoom Suntornpeuck
Worakanya Srimaklam
Assoc.Prof.Dr.Anuwat Jangwanitlert Supervisor
Year 2012

Abstract

This paper presents an operation of a zero-voltage and zero-current switching full-bridge dc/dc converter that uses a phase-shifted PWM control (IC number UC3879) in order to solve switching losses in switches. Using MATLAB/Simulink program for analysis of operating switches, frequency is 50 kHz. The experimental result shows that DC/DC converter can operate switches under zero-voltage and zero-current switching. The leading leg of switches can achieve under zero-voltage switching condition and lagging leg of switches can achieve under zero-current switching condition. The DC/DC converter can operate at rate voltage of 310V, maximum power of 1000W and efficiency of 93.21%. So, the experimental results can be verified by simulation result and concept idea.

สารบัญ

	หน้า
บทคัดย่อ	I
ABSTRACT	II
สารบัญ	III
สารบัญรูปภาพ	V
สารบัญตาราง	VII
กิตติกรรมประกาศ	VIII
บทที่ 1 บทนำ	1
1.1 ความสำคัญของปัญหา	1
1.2 วัตถุประสงค์ของการวิจัย	1
1.3 ขอบเขตและข้อกำหนดในการวิจัย	1
1.4 ขั้นตอนและวิธีการดำเนินงาน	2
1.5 ประโยชน์ที่ได้รับจากการวิจัย	2
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง	3
2.1 หม้อแปลงสวิตชิงความถี่สูง	3
2.1.1 ส่วนประกอบของหม้อแปลงสวิตชิง	3
2.1.2 หลักการทำงานของหม้อแปลงสวิตชิง	5
2.1.3 การออกแบบหม้อความถี่สูงด้วยวิธีผลคูณพื้นที่	5
2.2 ตัวเหนี่ยวนำ	7
2.3 วงจรเรียงกระแสและวงจรกรองแรงดัน	8
2.4 วงจรแปลงไฟฟ้ากระแสตรงเป็นกระแสตรง	9
2.4.1 อินเวอร์เตอร์เฟสเดียว	10
2.4.2 มอสเฟต	10
2.4.3 ทฤษฎีการสวิตช์ฟูลบริดจ์คอนเวอร์เตอร์	13
2.4.3.1 วงจรฟูลบริดจ์คอนเวอร์เตอร์แบบฮาร์ดสวิตชิง	13
2.4.3.2 วงจรฟูลบริดจ์คอนเวอร์เตอร์แบบ ZVS	15
2.4.3.3 วงจรฟูลบริดจ์คอนเวอร์เตอร์แบบ ZVZCS	16
บทที่ 3 การออกแบบและการสร้าง	19
3.1 บทนำ	19
3.2 วงจรฟูลบริดจ์คอนเวอร์เตอร์	19
3.2.1 โหมดการทำงาน	21

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
3.3 การออกแบบและการสร้างเครื่องคอนเวอร์เตอร์	25
3.3.1 วงจรกำลัง	25
3.3.1.1 วงจรเรียงกระแสขาเข้า	25
3.3.1.2 วงจรฟูลบริดจ์อินเวอร์เตอร์	26
3.3.1.3 ชุดอนุกรม C Blocking และ ตัวเหนี่ยวนำ	27
3.3.1.4 การออกแบบหม้อแปลงความถี่สูง	28
3.3.2 วงจรควบคุม	32
3.3.2.1. วงจรเรกกูเลเตอร์	32
3.3.2.2. วงจร IC UC3879 Phase shift resonant controller	33
3.3.2.3. วงจรแยกโดดสัญญาณของวงจรกำลังและวงจรคอนโทรล	35
บทที่4 ผลการทดลอง	36
4.1 สัญญาณขับเคลื่อนของมอเตอร์	36
4.2 การสวิตช์แบบแรงดันศูนย์และกระแสศูนย์	38
4.2.1 การเปรียบเทียบผลการทดลองจริงและผลการจำลอง	38
4.3 เปรียบเทียบรูปแรงดันและกระแสขาออกของอินเวอร์เตอร์	43
4.4 ประสิทธิภาพของเครื่องดีซีทูดีซีคอนเวอร์เมื่อเปรียบเทียบกับโหลด	44
4.5 วิจารณ์ผลการทดลอง	46
บทที่5 สรุป	47
5.1 สรุป	47
5.2 ข้อเสนอแนะ	48
เอกสารอ้างอิง	49
ภาคผนวก	50
ภาคผนวก ก ข้อมูลอุปกรณ์การวัด	51
ภาคผนวก ข ภาพโครงงานโดยรวมของงานวิจัย และภาพต้นแบบงานวิจัย	54
ภาคผนวก ค Datasheet	56
ภาคผนวก ง บทความทางวิชาการ	74
ประวัติผู้เขียน	79

สารบัญรูปร่างภาพ

รูปที่	หน้า
2.1 Hysteresis Curve	4
2.2 บล็อกไดอะแกรมของวงจรเรียงกระแสและวงจรกรองแรงดัน	9
2.3 วงจรเรียงกระแสและวงจรกรองแรงดัน	9
2.4 วงจรฟูลบริดจ์คอนเวอร์เตอร์โดยใช้มอสเฟตกำลังเป็นตัวสวิตชิง	10
2.5 สัญลักษณ์มอสเฟต	11
2.6 (ก) ไดโอดภายในมอสเฟต (ข) การต่อFast recovery diodeเพิ่มภายนอก	11
2.7 วงจรสมมูลของมอสเฟต	12
2.8 วงจรฟูลบริดจ์คอนเวอร์เตอร์แบบฮาร์ดสวิตชิง และลักษณะสัญญาณที่เกี่ยวข้อง	14
2.9 วงจรฟูลบริดจ์คอนเวอร์เตอร์แบบ ZVS	15
2.10 วงจรฟูลบริดจ์คอนเวอร์เตอร์แบบ ZVZCS และลักษณะสัญญาณที่เกี่ยวข้อง	17
3.1 วงจร ZVZCS Full-Bridge DC/DC Converter	19
3.2 สัญญาณที่เกี่ยวข้อง	20
3.3 โหมดการทำงานที่ 1	21
3.4 โหมดการทำงานที่ 2	21
3.5 โหมดการทำงานที่ 3	22
3.6 โหมดการทำงานที่ 4	22
3.7 โหมดการทำงานที่ 5	23
3.8 โหมดการทำงานที่ 6	24
3.9 โหมดการทำงานที่ 7	24
3.10 วงจรเรียงกระแส	25
3.11 วงจรเรียงกระแสที่สร้างขึ้น	26
3.12 วงจรฟูลบริดจ์อินเวอร์เตอร์	26
3.13 วงจรอินเวอร์ต์ที่สร้างขึ้น	27
3.14 C blocking และตัวเหนี่ยวนำ	27
3.15 การพันตัวนำบนแกนเฟอร์ไรท์ของหม้อแปลงไฟฟ้าความถี่สูง	28
3.16 หม้อแปลงที่สร้างขึ้น	31
3.17 วงจรเรียงกระแสขาออก	32

สารบัญรูปรูปภาพ(ต่อ)

รูปที่	หน้า
3.18 วงจรเรกกูเลเตอร์แบบบวกลบ 15 โวลต์	32
3.19 วงจรเรกกูเลเตอร์บวกลบ 15 โวลต์ที่สร้างขึ้น	33
3.20 วงจรเรกกูเลเตอร์ 15 โวลต์ที่สร้างขึ้น	33
3.21 วงจรของ UC3879 phase shift resonant controller	34
3.22 วงจรของ UC3879 phase shift resonant controller ที่ทำขึ้น	34
3.23 วงจรการแยกโดดสัญญาณโดยใช้ TLP250	35
3.24 วงจรแยกโดดสัญญาณโดยใช้ TLP250 ทั้ง 4 ชุดที่ทำขึ้น	35
4.1 สัญญาณขับขาเกตที่สวิตช์ S_1 และ S_2	36
4.2 สัญญาณขับขาเกตที่สวิตช์ S_3 และ S_4	36
4.3 สัญญาณขับขาเกตที่สวิตช์ S_1 และ S_4	37
4.4 สัญญาณขับขาเกตที่สวิตช์ S_2 และ S_3	37
4.5ก รูปคลื่นแรงดันและกระแสที่สวิตช์ S_3	38
4.5ข รูปคลื่นแรงดันและกระแสที่สวิตช์ S_3 จากผลการจำลอง	38
4.6ก รูปคลื่นแรงดันและกระแสที่สวิตช์ S_4	39
4.6ข รูปคลื่นแรงดันและกระแสที่สวิตช์ S_4 จากผลการจำลอง	39
4.7ก รูปคลื่นแรงดันและกระแสที่สวิตช์ S_1	40
4.7ข รูปคลื่นแรงดันและกระแสที่สวิตช์ S_1 จากผลการจำลอง	40
4.8ก รูปคลื่นแรงดันและกระแสที่สวิตช์ S_2	41
4.8ข รูปคลื่นแรงดันและกระแสที่สวิตช์ S_2 จากผลการจำลอง	41
4.9ก แรงดันและกระแสขาออกของอินเวอร์เตอร์จากผลการทดลอง	43
4.9ข แรงดันและกระแสขาออกของอินเวอร์เตอร์จากผลการจำลอง	43
4.10 กราฟความสัมพันธ์ระหว่างประสิทธิภาพกับมุมเลื่อนเฟส	44
4.11 กราฟความสัมพันธ์ระหว่างประสิทธิภาพกับกระแสขาออก	45

สารบัญตาราง

ตารางที่	หน้า
1.4 แผนการดำเนินโครงการ	2
2.1 Core configuration constant	7
2.2 การเปรียบเทียบเทคนิคการสวิตช์คอนเวอร์เตอร์แบบฮาร์ดสวิตซิ่ง , ZVS และ ZVZCS	18
4.1 การเกิดแรงดันศูนย์กระแสศูนย์ที่ตัวสวิตช์จากผลการทดลอง	57
4.2 ความสัมพันธ์ระหว่างเฟสชิบและประสิทธิภาพเมื่อเพิ่มโหลด	64



กิตติกรรมประกาศ

ปริญญาานิพนธ์ฉบับนี้สามารถสำเร็จลุล่วงไปได้ด้วยดี เนื่องจากได้รับการช่วยเหลือและสนับสนุนด้วยดีจากหลายท่าน โดยเฉพาะอย่างยิ่งขอขอบคุณ รองศาสตราจารย์ ดร.อนุวัฒน์ จางวนิชเลิศ อาจารย์ที่ปรึกษาโครงการ ที่ได้กรุณาให้ข้อเสนอแนะและข้อคิดเห็นต่างๆ ที่เป็นประโยชน์ต่อโครงการมา ด้วยดีโดยตลอด และได้กรุณาตรวจแก้ไข ปริญญาานิพนธ์จนสำเร็จเรียบร้อยเป็นอย่างดี

ขอขอบคุณคุณธรรมฉัตร กงวิรัตน์ ที่ให้ความช่วยเหลือและให้ความรู้คำแนะนำเกี่ยวกับการทำโครงการชั้นนี้ทำให้โครงการชั้นนี้ดำเนินไปได้ด้วยดี

ขอขอบคุณ พี่บอย พี่อ้อ พี่อรรถ พี่ป.โท และเพื่อนๆ ในห้องปฏิบัติการทุกคนที่ให้คำชี้แนะต่างๆ ตลอดจนคอยให้คำปรึกษาในทุกๆ เรื่องกับคณะผู้จัดทำ

นอกจากนั้นผู้จัดทำต้องขอขอบคุณ คุณนครศักดิ์ เจ้าหน้าที่ห้องปฏิบัติการที่ให้เบิกใช้เครื่องมือ ตลอดจนคุณกมลวรรณเจ้าหน้าที่ห้องธุรการที่ให้คำแนะนำเกี่ยวกับการเบิกใบเสร็จของโครงการ

ท้ายนี้คณะผู้จัดทำ ขอกราบขอบพระคุณ บิดามารดา และครอบครัวซึ่งให้การสนับสนุนในด้านการเงินและให้กำลังใจอีกทั้งเพื่อนๆ พี่ๆ น้องๆ ที่ให้ความช่วยเหลือในด้านการจัดหาอุปกรณ์ต่างๆ ในการทำโครงการครั้งนี้จนสำเร็จได้ด้วยดี จึงขอขอบคุณไว้ ณ ที่นี้ด้วย

คณะผู้จัดทำ

บทที่ 1

บทนำ

1.1 ที่มาและความสำคัญ

ในการใช้งานวงจรคอนเวอร์เตอร์ความถี่สูงที่มีกำลังงานสูงนั้น หากใช้การสวิตช์แบบฮาร์ดสวิตช์ จะทำให้เกิดการสูญเสียกำลังงานในการสวิตช์อย่างมาก ทำให้ประสิทธิภาพของวงจรคอนเวอร์เตอร์ต่ำ ดังนั้นในปัจจุบันจึงนิยมใช้เทคนิคซอฟต์แวร์สวิตช์เพื่อเป็นการช่วยลดการสูญเสียกำลังงานในการสวิตช์ได้ ในบรรดาเทคนิคของวงจรซอฟต์แวร์สวิตช์ต่าง ๆ เหล่านี้ หลักการซอฟต์แวร์สวิตช์ที่แรงดันศูนย์ได้รับความนิยมมากที่สุด แต่อย่างไรก็ตามหลักการซอฟต์แวร์สวิตช์แบบนี้ยังมีข้อเสียเนื่องจากผลของกระแสไหลวนที่มีค่าสูงในอุปกรณ์สวิตซ์ิ่งและหม้อแปลงในช่วงฟรีวิลลิ่ง ทำให้มีการสูญเสียเกิดขึ้น

ดังนั้นจึงได้มีหลักการซอฟต์แวร์สวิตช์แบบสวิตช์ที่แรงดันศูนย์และกระแสศูนย์ ซึ่งจะสามารถลดผลของกระแสไหลวนในอุปกรณ์สวิตซ์ิ่งและหม้อแปลงในช่วงฟรีวิลลิ่งลงได้ด้วยการทำให้กระแสในช่วงฟรีวิลลิ่งมีค่าเป็นศูนย์ ทำให้ประสิทธิภาพโดยรวมของวงจรคอนเวอร์เตอร์ความถี่สูงมีค่ามากขึ้นได้

1.2 วัตถุประสงค์ของการวิจัย

1. เพื่อให้เข้าใจถึงเทคนิคการลดกำลังสูญเสียในขณะสวิตซ์
2. เพื่อศึกษาการทำงานของวงจรคอนเวอร์เตอร์ด้วยเทคนิคการสวิตซ์ิ่งแบบซอฟต์แวร์สวิตซ์ คือการสวิตซ์แบบแรงดันศูนย์และกระแสศูนย์
3. เพื่อทำการศึกษาความแตกต่างของวงจรคอนเวอร์เตอร์แบบสวิตซ์ิ่งแบบฮาร์ดสวิตซ์, แบบสวิตซ์ที่แรงดันศูนย์ และแบบสวิตซ์ที่แรงดันศูนย์และกระแสศูนย์

1.3 ขอบเขตการวิจัย

ในโครงการนี้เราจะศึกษาหลักการการทำงานและสร้างเครื่องคอนเวอร์เตอร์แบบสวิตซ์ที่แรงดันศูนย์และกระแสศูนย์ โดยกำหนดทำที่ค่าพิกัดแรงดันขาเข้า 0-300 V แรงดันขาออก 0-60 V กระแสไหล 30 A กำลังเฉลี่ยประมาณ 1800 W สวิตซ์ความถี่ 30-50 KHz

1.4 แผนการดำเนินงาน

ระยะเวลาการดำเนินการ (เดือน)	1	2	3	4	5	6	7	8	9
ศึกษาการสวิตช์คอนเวอร์เตอร์ด้วยแรงดันศูนย์และกระแสศูนย์				→					
จำลองการทำงานของคอนเวอร์เตอร์แบบสวิตช์ที่แรงดันศูนย์และกระแสศูนย์ ด้วยโปรแกรมคอมพิวเตอร์				→					
หาพิกัดของอุปกรณ์แต่ละตัว และหาซื้ออุปกรณ์ต่างๆ							→		
สร้างเครื่องคอนเวอร์เตอร์แบบสวิตช์ที่แรงดันศูนย์และกระแสศูนย์								→	
ทดสอบการทำงานของวงจรเพื่อหาข้อบกพร่องและแก้ไข									→
บันทึกและสรุปผลการทดลอง									→

1.5 ประโยชน์ที่ได้รับจากการวิจัย

1. ได้เรียนรู้เทคนิคการเปลี่ยนรูปพลังงานด้วยเทคนิคการสวิตช์ซึ่งที่ความถี่สูงโดยใช้วงจรแปลงผันกำลังไฟฟ้ากระแสตรงเป็นกระแสตรงและลดขนาดของอุปกรณ์ ลดต้นทุนให้ต่ำลง
2. ได้เรียนรู้เทคนิคการลดการสูญเสียกำลังงานขณะสวิตช์ของวงจรคอนเวอร์เตอร์ความถี่สูงด้วยเทคนิคการสวิตช์ด้วยแรงดันศูนย์และกระแสศูนย์ ซึ่งเป็นการเพิ่มประสิทธิภาพของวงจรคอนเวอร์เตอร์ความถี่สูง
3. สามารถ นำความรู้ความเข้าใจที่ได้จากการทำโครงการไปใช้ในการทำงานหรือพัฒนาศึกษาต่อ เพื่อให้เกิดชิ้นงานที่สมบูรณ์แบบมากขึ้น

บทที่ 2 ทฤษฎีที่เกี่ยวข้อง

ในการออกแบบวงจรตีทุติยคอนเวอร์เตอร์แบบฟูลบริดจ์ที่สวิตช์ด้วยแรงดันศูนย์ และกระแสศูนย์นั้น จำเป็นที่จะต้องใช้ทฤษฎีในด้านอิเล็กทรอนิกส์หลาย ๆ อย่างประกอบเข้าด้วยกัน อันได้แก่ หม้อแปลงไฟฟ้าความถี่สูง อุปกรณ์สวิตซ์িং สนับเบอร์ การระบายความร้อน วงจร อินเวอร์เตอร์ และเทคนิคการสวิตซ์ฟูลบริดจ์คอนเวอร์เตอร์แบบต่าง ๆ ซึ่งจะได้กล่าวทฤษฎีต่าง ๆ เหล่านี้ในบทนี้

2.1 หม้อแปลงสวิตซ์িংความถี่สูง

หม้อแปลงสวิตซ์ิ่ง (Switching Transformer) จัดเป็นอุปกรณ์ที่สำคัญสำหรับ สวิตซ์ิ่งเพาเวอร์ซัพพลาย ผู้ออกแบบสวิตซ์ิ่งเพาเวอร์ซัพพลายจึงจำเป็นต้องศึกษารูปแบบที่เป็นไปได้ ในลักษณะต่างๆ ของหม้อแปลงสวิตซ์ิ่ง ความเหมาะสมในการใช้งาน การคำนวณหาขนาดของแกน เฟอร์ไรต์และขนาดขดลวดทองแดงรวมทั้งการคำนวณความปลอดภัยทางไฟฟ้าเพื่อความปลอดภัย และลดกำลังการสูญเสียในหม้อแปลงสวิตซ์ิ่งขณะทำงาน และต้องคำนึงถึง

- รูปทรงของหม้อแปลง
- ความเหมาะสมในการใช้งาน
- การคำนวณขนาดแกน และขนาดขดลวดทองแดง
- ความปลอดภัยทางไฟฟ้า
- การสูญเสียในหม้อแปลง

2.1.1 ส่วนประกอบของหม้อแปลงสวิตซ์ิ่ง

1) แกนเฟอร์ไรต์ (Ferrite Core).

เป็นวัสดุที่มีส่วนผสมของแม่เหล็กทำให้มีความเข้ม สนามแม่เหล็กมากกว่าเหล็กและ มีความต้านทานสูง จึงช่วยลดการสูญเสียบนแกนเหล็ก หรือลดความร้อนจากการเกิดกระแสไหลวนที่ ความถี่สูงดังนั้นหม้อแปลงสวิตซ์ิ่งจึงนิยมใช้แกนเฟอร์ไรต์

2) บอบบิ้น (Bobbin)

บอบบิ้น หรือ แบบรองพัน ปกติจะทำจากพลาสติกชนิดทนความร้อนสูง และ ไม่ติดไฟ บอบบิ้นจะช่วยให้พันขดลวดได้ง่ายขึ้น และช่วยป้องกันการลัดวงจรระหว่างขดลวดกับแกนเฟอร์ไรต์

3) ลวดทองแดงอาบน้ำยา (Enameled Copper Wire)

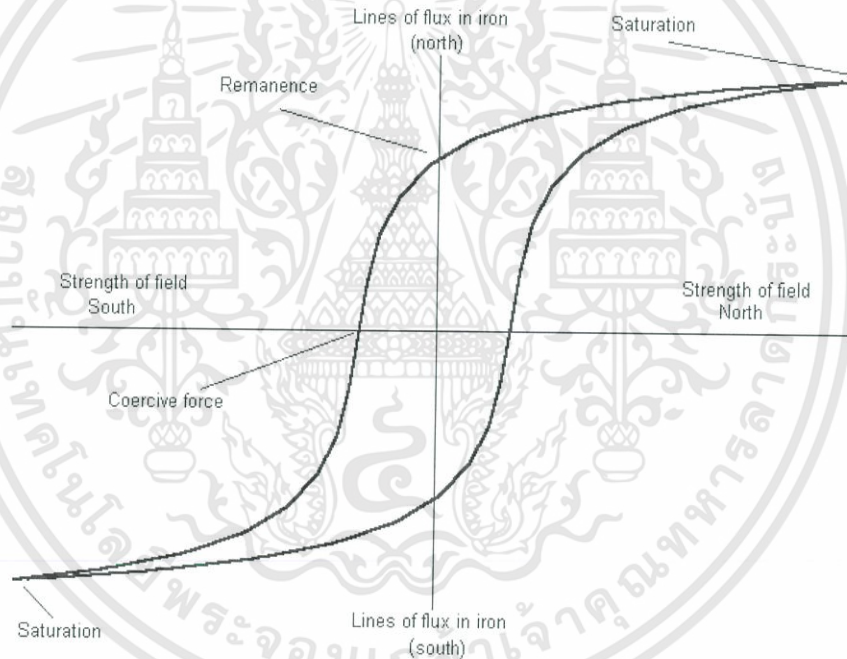
การพันขดลวดของหม้อแปลงสวิตซ์ซึ่งที่กำลังไฟฟ้าไม่สูง ปกติจะใช้ลวดทองแดงอาบน้ำยาพันบนแกนบอบบิ้นตามจำนวนรอบที่ต้องการ ขนาดขดลวดที่พันจะขึ้นกับค่ากระแสสูงสุดที่ผ่านขดลวด ความถี่และผลข้างเคียงอื่นๆ

4) เทปฉนวน (Insulation Tape)

เทปฉนวนใช้พันรองระหว่างชั้นของขดลวดในหม้อแปลงสวิตซ์ และมีหน้าที่สำคัญในการแยกส่วนทางไฟฟ้าระหว่างขดไฟโรมารี และ เซคันดารี ของหม้อแปลงสวิตซ์

5) วงรอบฮิสเตอร์รีซิส (Hysteresis curve)

เป็นกราฟที่แสดงความสัมพันธ์ระหว่างค่าความหนาแน่นฟลักซ์แม่เหล็ก (B) ที่เกิดในแกน กับ ความเข้มสนามแม่เหล็ก (H) ที่เกิดจากการเหนี่ยวนำขดลวดที่พันบนแกนที่มีความสัมพันธ์ดังรูปที่ 2.1



รูปที่ 2.1 Hysteresis Curve

จากรูปกราฟส่วนบนจะเห็นว่าความหนาแน่นฟลักซ์แม่เหล็ก (B) มีค่าเพิ่มขึ้นเมื่อค่าความเข้มสนามแม่เหล็ก (H) มีค่าเพิ่มขึ้น จนถึงจุดหนึ่งที่ค่าความหนาแน่น ฟลักซ์แม่เหล็ก (B) จะเพิ่มขึ้นน้อยมาก แม้ว่าจะมีการเพิ่มขึ้นของความเข้มสนามแม่เหล็ก (H) ซึ่งจุดนี้จะเรียกว่า จุดที่แกนเริ่มอิ่มตัวของฟลักซ์แม่เหล็ก (Saturation) และ กราฟส่วนล่างจะมีลักษณะเหมือนส่วนบนทุกประการแต่จะมีทิศทางที่กลับกันเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การใช้แกนเฟอร์ไรต์ในหม้อแปลงสวิตซ์ซึ่ง จะต้องออกแบบเพื่อป้องกันการอิ่มตัวของแกนเฟอร์ไรต์ ดังนั้นโดยทั่วไปการออกแบบหม้อแปลงสวิตซ์ซึ่งจะกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็ก (B) ที่ยอมให้เกิดในแกนขณะทำงานมีค่าไม่เกินครึ่งหนึ่งของค่าความหนาแน่นฟลักซ์แม่เหล็ก (B) สูงสุดก่อนจุดอิ่มตัวของแกนเฟอร์ไรต์เพื่อความปลอดภัย

การสูญเสียที่เกิดขึ้นจะทำให้เกิดความร้อนที่แกนเฟอร์ไรต์ ซึ่งมีสาเหตุหลัก 2 ประการ คือ การสูญเสียจากฮิสเตอร์รีซิสของแกน (Hysteresis Loss) และ การสูญเสียจากกระแสไหลวนภายในแกน (Eddy Current Loss) แต่ในกรณีที่ความถี่ต่ำกว่า 100 กิโลเฮิร์ตซ์ การสูญเสียเนื่องจากกระแสไหลวนในแกนจะมีค่าน้อยมากสำหรับแกนขนาดไม่ใหญ่มาก ดังนั้นอาจพิจารณาการสูญเสียที่ก่อให้เกิดความร้อนจากฮิสเตอร์รีซิสอย่างเดียวว่ากำลังสูญเสียจะขึ้นกับค่าความหนาแน่นฟลักซ์แม่เหล็ก ความถี่ อุณหภูมิขณะใช้งานของแกนเฟอร์ไรต์

2.1.2 หลักการทำงานของหม้อแปลงสวิตซ์

หม้อแปลงเป็นเครื่องกลไฟฟ้าที่ใช้ถ่ายโอน (Transfer) พลังงานไฟฟ้าจากวงจรหนึ่งไปอีกรวงจรโดยความถี่ไม่เปลี่ยนแปลงแต่จะเปลี่ยนแปลงแรงดันไฟฟ้าให้สูงขึ้น หรือ ลดลงตามต้องการ หม้อแปลงไฟฟ้าที่มีแรงดันด้านปฐมภูมิมากกว่าด้านทุติยภูมิเรียกว่า หม้อแปลงลดแรงดัน ในทำนองเดียวกันหม้อแปลงไฟฟ้าที่มีแรงดันด้านปฐมภูมิน้อยกว่าด้านทุติยภูมิก็จะเรียกว่า หม้อแปลงเพิ่มแรงดัน ส่วนหม้อแปลงที่แรงดันไฟฟ้าด้านปฐมภูมิกับทุติยภูมิเท่ากันเรียกว่า หม้อแปลงหนึ่งต่อหนึ่ง

หม้อแปลงเป็นเครื่องจักรกลไฟฟ้าที่ไม่มีการเคลื่อนที่ ดังนั้นจึงไม่มีการสูญเสียเนื่องจากความฝืดและแรงต้าน ด้วยสาเหตุดังกล่าวจึงไม่ต้องบำรุงรักษามากนัก

จุดมุ่งหมายในการสร้างหม้อแปลง ก็เพื่อต้องการถ่ายโอนพลังงานไฟฟ้าจากวงจรหนึ่งไปอีกรวงจรโดยอาศัยหลักการเหนี่ยวนำทางแม่เหล็กไฟฟ้า โดยจัดวางขดลวดทั้งสองขดให้อยู่ในวงจรแม่เหล็กเดียวกัน

2.1.3 การออกแบบหม้อความถี่สูงด้วยวิธีผลคูณพื้นที่

ที่มาของ สมการผลคูณพื้นที่ (A_p) หาได้จากความสัมพันธ์ของค่ากำลังไฟฟ้ารวม (P_{total}) กับ ผลคูณพื้นที่ (A_p) โดยมีสมการดังนี้

$$A_p = \left(\frac{P_{total} \times 10^4}{K_f B_m f K_u K_j} \right)^x \text{ (cm}^4\text{)}$$

องค์ประกอบที่พบได้แก่ waveform coefficient (K_f) flux density (B_m) ความถี่ใช้งาน (f) Window utilization (K_u) และ current density constant (K_j) ที่มาของสมการนี้มาจากสมการของฟาราเดย์ดังนี้ :

$$e = N \frac{d\phi}{dt}$$

$$E = K_f B_m A_c N f \times 10^{-4}$$

และเมื่อจัดรูปแบบสมการใหม่จะได้

$$N A_c = \frac{E \times 10^4}{K_f B_m f}$$

จาก

$$N = \frac{K_u W_a}{A_w}$$

คูณ A_c ทั้งสองข้างของสมการ

$$N A_c = \frac{K_u A_c W_a}{A_w}$$

จากสมการข้างต้นจะได้

$$A_c W_a = \frac{A_w E \times 10^4}{K_f B_m f K_u}$$

โดยที่

$$A_w = \frac{I}{J}$$

จากสมการข้างต้นจะได้

$$A_c W_a = \frac{EI \times 10^4}{K_f B_m f K_u J}$$

$$P_{\text{total}} = \frac{P_{\text{secondary}}}{\eta} + P_{\text{secondary}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการข้างต้นจะได้

$$A_c W_{a,total} = \frac{EI \times 10^4}{K_f B_m f K_u J} + \frac{\kappa I \times 10^4}{K_f B_m f K_u J}$$

$$A_p = \left(\frac{P_{total} \times 10^4}{K_f B_m f K_u K_j} \right)$$

ตารางที่ 2.1 Core configuration constant

Core	K_f	x	y
Lamination	534	1.14	-0.12

จากตารางที่ 2.2 ค่า x และ y เป็นตัวแปรยกกำลังของสมการ A_p และ J ตามลำดับ โดยจะได้ค่า A_p ดังนี้:

$$A_p = \left(\frac{P_{total} \times 10^4}{K_f B_m f K_u K_j} \right)^x \text{ (cm}^4\text{)}$$

ตัวแปรยกกำลัง x ในสมการสามารถหาค่า $x = 1.14$ จากตารางที่ 2.2 และจะได้สมการใหม่ดังนี้ :

$$A_p = \left(\frac{P_{total} \times 10^4}{K_f B_m f K_u K_j} \right)^{1.14} \text{ (cm}^4\text{)}$$

เป็นสมการที่ใช้ในการออกแบบหม้อแปลงความถี่สูง โดยวิธีผลคูณพื้นที่

2.2 ตัวเหนี่ยวนำ

คุณสมบัติของตัวเหนี่ยวนำที่ดีคือ กราฟความสัมพันธ์ของความหนาแน่นของเส้นแรงแม่เหล็กกับความเข้มสนามแม่เหล็กมีความเป็นเชิงเส้น (linearity) อย่างไรก็ตาม สารเฟอร์โรแมกเนติกจะมีคุณสมบัติไม่เป็นเชิงเส้น แต่มีค่าความซาบซึ่มสูง ในขณะที่แกนอากาศหรือแกนที่ทำจากสารที่ไม่ใช่เฟอร์โรแมกเนติก ค่าความซาบซึ่มมีค่า $\mu = \mu_0$ ซึ่งจะมีค่าความเป็นเชิงเส้นสูง แต่จะทำให้ได้ค่าเหนี่ยวนำต่ำ และด้วยข้อจำกัดดังกล่าว จึงทำให้เป็นการยากในทางปฏิบัติที่จะออกแบบตัวเหนี่ยวนำที่มีค่าความเหนี่ยวนำคงที่ได้

อย่างไรก็ตาม วิธีการแก้ปัญหาดังกล่าวในทางปฏิบัติก็คือเพิ่มช่องอากาศในแกนแม่เหล็ก ซึ่งจะมีผลทำให้แกนแม่เหล็กที่ทำจากสารเฟอร์โรแมกเนติกให้ค่าความซาบซึ่มได้ที่สูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในขณะที่ช่องอากาศจะมีผลทำให้ค่าความซาบซึมมีค่าคงที่ โดยที่ช่องอากาศที่เพิ่มเข้าไปในแกนเฟอร์ไรต์นอกจากจะใช้ในการสะสมพลังงานแม่เหล็กแล้วยังทำให้ค่าความเหนี่ยวนำมีความเป็นเชิงเส้นอีกด้วย

นอกจากสารเฟอร์โรแมกเนติกแล้ว ยังมีสารแกนโลหะแบบผง (Powder metal core) ซึ่งเป็นสารแม่เหล็กที่มีช่องอากาศกระจายอยู่ภายใน ซึ่งจะให้ผลเหมือนกับการเพิ่มช่องอากาศเข้าไปในแกนเฟอร์ไรต์นั่นเอง

ผลกระทบของช่องอากาศ พิจารณาเปรียบเทียบพลังงานสะสมระหว่างในแกนแม่เหล็ก (w_{core}) และในแกนอากาศ (w_{air})

$$w_{core} = \frac{1}{2\mu} H_c^2$$

$$w_{air} = \frac{1}{2\mu_0} H_g^2$$

และเมื่อกำหนดให้ค่า $H_c = H_g$ จะเห็นได้ว่าพลังงานที่สะสมในแกนแม่เหล็กจะมีขนาดน้อยกว่าพลังงานที่สะสมในอากาศมาก เพราะค่าความซาบซึมสัมพัทธ์ของแกนแม่เหล็กจะมีค่ามากกว่าความซาบซึมสัมพัทธ์ของอากาศประมาณ 10-1000 เท่า จึงเป็นเหตุที่ว่าตัวเหนี่ยวนำซึ่งทำหน้าที่ในการสะสมพลังงาน จำเป็นที่จะต้องมีส่วนช่องอากาศนั่นเอง อย่างไรก็ตาม ผลกระทบจากการเพิ่มช่องอากาศจะได้แก่

1. ทำให้ค่าความเหนี่ยวนำแม่เหล็ก (L_m) มีค่าคงที่
2. ลดค่าความเหนี่ยวนำทำแม่เหล็กลง
3. สามารถเพิ่มค่ากระแสไฟฟ้าที่ไหลผ่านได้
4. ลดค่าความหนาแน่นเส้นแรงแม่เหล็กตกค้างลง (B_f)
5. หลีกเลี่ยงการอิ่มตัวเนื่องจากไฟฟ้ากระแสตรง (I_{dc})
6. เพิ่มค่าตัวเหนี่ยวนำรั่วไหล (L_l) ซึ่งเป็นผลกระทบโดยตรงต่อขนาดกระแสกระชาก (Spike) ของกระแส

2.3 วงจรเรียงกระแสและวงจรกรองแรงดัน

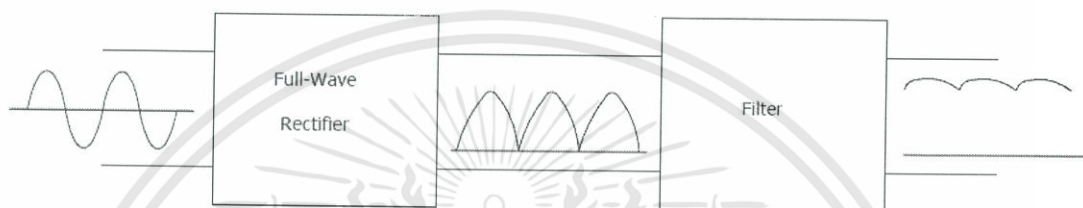
วงจรเรียงกระแส เป็นวงจรที่จะทำการเปลี่ยนไฟฟ้ากระแสสลับ (AC) ซึ่งมีทิศทางการไหลของกระแสไฟฟ้า 2 ทิศทาง ให้เป็นไฟฟ้ากระแสตรง (DC) นั่นคือ ทำให้การไหลของกระแสไฟฟ้าเกิดขึ้นในทิศทางเดียว

กระแสทิศทางเดียวและแรงดันที่ได้จากวงจรเรียงกระแสครั้งคลื่นหรือเต็มคลื่นจะยังมีส่วนประกอบกระแสสลับหรือระลอกคลื่น (Ripple) ปนอยู่เป็นปริมาณสูงไม่เหมาะที่จะนำไปใช้กับเครื่องมือหรืออุปกรณ์อิเล็กทรอนิกส์โดยทั่วไปในการลดส่วนประกอบกระแสสลับหรือระลอกคลื่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังกล่าวให้น้อยลงนิยมนำกระแสและแรงดันที่ออกจากวงจรเรียงกระแสผ่านวงจรกรอง (Filter) ก่อนที่จะนำไปใช้

ในการสร้างแหล่งจ่ายไฟฟ้ากระแสตรง (DC Supply) ที่มีคุณภาพดีคือการเรียงกระแสจากไฟฟ้ากระแสสลับให้เป็นไฟฟ้ากระแสตรงและยังต้องมีวงจรกรองแรงดันกรอกรูปคลื่นไซน์ที่ได้จากวงจรเรียงกระแสให้เป็นรูปคลื่นไฟตรงที่คงที่และเรียบที่สุดเพื่อนำไปใช้งานกับวงจรอิเล็กทรอนิกส์ที่ต้องการแหล่งจ่ายไฟตรงที่มีประสิทธิภาพดีบล็อกไดอะแกรมของวงจรเรียงกระแสและวงจรกรองแรงดันแสดงในรูปที่ 2.2



รูปที่ 2.2 บล็อกไดอะแกรมของวงจรเรียงกระแสและวงจรกรองแรงดัน



รูปที่ 2.3 วงจรเรียงกระแสและวงจรกรองแรงดัน

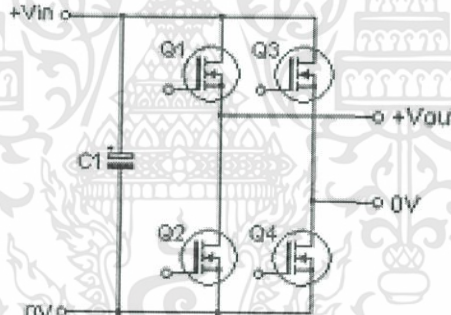
2.4 วงจรแปลงผันไฟฟ้ากระแสตรงเป็นกระแสตรง (DC-DC Converter)

ทำหน้าที่แปลงผันระดับกระแสหรือแรงดันไฟฟ้าออกมาให้มีค่าเป็นไปตามสัญญาณควบคุม และเนื่องจากโครงงานนี้มีพิคัดสูง ดังนั้นจึงเลือกใช้วงจรแบบฟูลบริดจ์คอนเวอร์เตอร์ เพราะมีแรงดันตกคร่อมมอสเฟสเท่ากับแรงดันอินพุตของคอนเวอร์เตอร์และจ่ายกระแสได้มากกว่าประมาณ 2 เท่าเมื่อเทียบกับคอนเวอร์ชันชนิดอื่น

2.4.1 อินเวอร์เตอร์เฟสเดียว

อินเวอร์เตอร์เฟสเดียวจะมีการแบ่งออกเป็นสองแบบ คือ แบบฮา ล์พบริดจ์ (Half Bridge) และ แบบฟูลบริดจ์ (Full Bridge) ในแบบฮา ล์พบริดจ์จะมีตัวเก็บประจุสองตัวต่ออนุกรมกัน อยู่ระหว่างแรงดันไฟฟ้าแหล่งจ่ายกระแสตรงและหากให้ค่าตัวเก็บประจุทั้งสองตัวมีขนาดเท่ากัน จะทำให้ค่าแรงดันไฟฟ้าตกคร่อมตัวเก็บประจุมีค่าเท่ากันคือ $V_s/2$ ส่วนวงจรอินเวอร์เตอร์ฟูลบริดจ์เฟสเดียวจะประกอบไปด้วยสองกิ่ง คือ Leading-leg และ Lagging-leg โดยอินเวอร์เตอร์แบบฟูลบริดจ์จะมีกำลังไฟฟ้าสูงกว่าอินเวอร์เตอร์แบบฮา ล์พบริดจ์ถึง 2 เท่า จึงเหมาะสมที่จะเลือกใช้เมื่อต้องการจ่ายกำลังไฟฟ้าโหลดสูงขึ้น

เงื่อนไขสำคัญที่อินเวอร์เตอร์เฟสเดียวแบบฮา ล์พบริดจ์และแบบฟูลบริดจ์ คือ การทำงานของสวิตช์ในกิ่งเดียวกันต้องไม่ทำงานพร้อมกันในช่วงเวลาเดียวกัน มิฉะนั้นแล้วจะเกิดการลัดวงจรระหว่างบัสบวกและบัสลบ ในทางอุดมคติเวลาในการสวิตช์ของ Q1 และ Q3 จะตรงข้ามกัน แต่ในทางปฏิบัติแล้วจะต้องมีช่วงเวลาที่สวิตช์ทั้งคู่ไม่นำกระแส ซึ่งจะเรียกว่าช่วงเวลาเดดไทม์ (dead time) โดยเดดไทม์จะอยู่ในช่วงเวลาก่อนการเปลี่ยนสถานะของสวิตช์จากการนำกระแสเป็นช่วงไม่นำกระแสหรือจากไม่นำกระแสเป็นนำกระแส



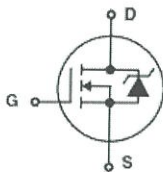
รูปที่ 2.4 วงจรฟูลบริดจ์คอนเวอร์เตอร์โดยใช้ออสเฟตกำลังเป็นตัวยุติ

2.4.2 มอสเฟต (MOSFET)

มอสเฟตมีชื่อเต็มว่าเมตอลออกไซด์เซมิคอนดักเตอร์เฟต (metal oxide semiconductor field effect transistor) มีอยู่ด้วยกันสองแบบคือแบบดีพลีชันไทป์มอสเฟต (depletion type MOSFET) และเอ็นฮานซ์เมนต์ไทป์มอสเฟต (enhancement type MOSFET) ซึ่งปัจจุบันมีใช้กันมากที่สุดเพราะสามารถทำลงบนแผ่นซิลิกอน

2.4.2.1 โครงสร้างของมอสเฟต

มอสเฟตประกอบด้วย gate, drain และ source terminal ดังแสดงในรูปที่ 2.5



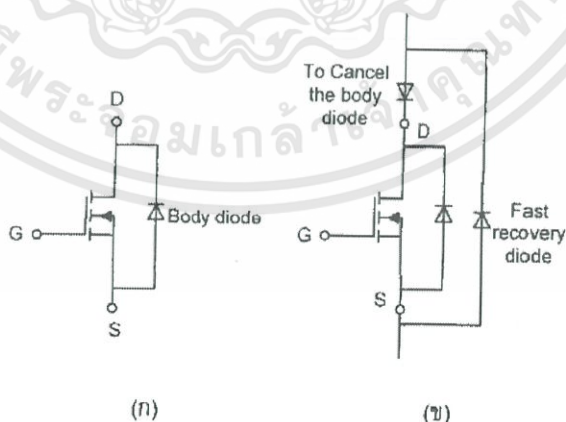
รูปที่ 2.5 สัญลักษณ์มอสเฟต

On-State Resistant

อุปกรณ์พวก bipolar จะต้องอาศัยกระแส base เพื่อควบคุมให้กระแสสามารถไหลผ่าน collector ของอุปกรณ์ ได้ตามช่วงเวลาที่ต้องการ แต่มอสเฟตกำลังจะอาศัยแรงดันปริมาณเล็กน้อยควบคุมตัวอุปกรณ์ โดยจะมีกระแสเข้ามาที่อุปกรณ์น้อยมาก เป็นผลให้การควบคุมมอสเฟตโดยการจ่ายแรงดันจะมีพลังงานที่สูญเสียน้อยกว่าBJT นอกจากนี้ มอสเฟตยังเป็นอุปกรณ์ที่ทำงานได้ในย่านความถี่สูงซึ่งอาจสูงได้มากถึง MHz

Internal Body Diode

มอสเฟตกำลังในปัจจุบันจะมีไดโอดอยู่ภายในเชื่อมระหว่างขา drain และขา source ดังรูปที่ 2.6 (ก) โดยไดโอดจะช่วยตอนกระแสที่ผ่านขา drain ไหลกลับทิศทาง ทำให้ switch สามารถนำกระแสได้ 2 ทิศทาง ถึงแม้ว่าไดโอดภายในมอสเฟต จะสามารถทำงานตามพิกัดกระแสและแรงดันได้เพียงพอ แต่ในงานก็จำเป็นต้องใช้ ultra-fast diode มาต่อภายนอกแบบขนานเพื่อสามารถลดเวลา recovery ของไดโอดดัง รูปที่ 2.6 (ข)



รูปที่ 2.6 (ก) ไดโอดภายในมอสเฟต (ข) การต่อFast recovery diodeเพิ่มภายนอก

Internal Capacitors

ค่า parameter ที่สำคัญอีกตัวหนึ่งที่จะส่งผลต่อพฤติกรรมการสวิตช์ของมอสเฟต คือ ค่า C แฉงที่อยู่ภายใน Terminal ทั้ง 3 ประกอบด้วย C_{gs} , C_{gd} , C_{ds} ดังรูปที่ 2.7

ซึ่งค่าความจุเหล่านี้ไม่เป็นเชิงเส้นกับแรงดันไบแอส ดังนั้นช่วงเวลาที่มอสเฟต Turn on ค่าตัวเก็บประจุ C_{gd} และ C_{gs} จำเป็นต้องมีการอัดประจุผ่านทางขา gate การออกแบบสัญญาณของวงจรควบคุม จำเป็นที่จะต้องพิจารณาค่าการเปลี่ยนแปลงของความจุเหล่านี้ ค่าความจุแฉงภายในมอสเฟตจะอยู่ในเทอม C_{iss} , C_{dss} และ C_{rss} ที่อยู่ใน DATA SHEET

$$C_{gd} = C_{rss}$$

$$C_{gs} = C_{iss} - C_{rss}$$

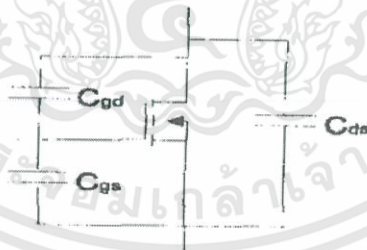
$$C_{ds} = C_{dss} - C_{rss}$$

โดยที่ C_{rs} คือ small-signal reverse transfer capacitance

C_{iss} คือ small-signal input capacitance เมื่อลัดวงจรที่ drain และ source

C_{dss} คือ small-signal output capacitance เมื่อลัดวงจรที่ gate และ source

ค่าความจุใน มอสเฟตทั้ง C_{gs} , C_{gd} , C_{ds} ไม่เป็นเชิงเส้นกับฟังก์ชันการทำงานของแรงดันไบแอส การเปลี่ยนแปลงใน C_{dss} และ C_{iss} เป็นตัวสำคัญเพื่อให้แรงดัน drain to source และ gate to source ผลัดกันลดลงเป็นศูนย์ จุดประสงค์เพื่อให้วงจรควบคุมสามารถสั่งให้ มอสเฟต Turn on และ Turn off ได้ โดยการอัดและคายประจุ ที่ขา gate to source และ gate to drain



รูปที่ 2.7 วงจรสมมูลของมอสเฟต

ในทางอิเล็กทรอนิกส์กำลัง จุดประสงค์ของการทำงานที่ย่านความถี่สูงมากๆ ก็เพื่อเป็นการลดขนาดและน้ำหนักของอุปกรณ์ ซึ่งมอสเฟตในปัจจุบันสามารถตอบสนองได้ดี อีกทั้งมีการสูญเสียในช่วงเวลานำกระแสต่ำ แต่ยังมีพิกัดกำลังไม่สูงมากนักซึ่งในอนาคตการพัฒนามอสเฟตให้สามารถตอบสนองได้ในทุกความต้องการ ก็ยิ่งทำให้มอสเฟตมีความสำคัญในทางอิเล็กทรอนิกส์มากยิ่งขึ้น

2.4.3 ทฤษฎีการสวิตช์ฟูลบริดจ์คอนเวอร์เตอร์

ในปัจจุบันนี้ได้มีเทคนิคการสวิตช์ซึ่งหลายวิธีในการเพิ่มประสิทธิภาพให้กับคอนเวอร์เตอร์ โดยเฉพาะคอนเวอร์เตอร์กำลังสูง สัญญาณควบคุมโดยส่วนใหญ่จะใช้สัญญาณ PWM แบบธรรมดาและ PWM แบบเลื่อนเฟส โดยเราจะเริ่มอธิบายการสวิตช์ในลักษณะฮาร์ดสวิตช์ซึ่งก่อนเพื่อเป็นพื้นฐานสำหรับการสวิตช์แบบ ZVS และ ZVZCS ต่อไป

2.4.3.1 วงจรฟูลบริดจ์คอนเวอร์เตอร์แบบฮาร์ดสวิตช์

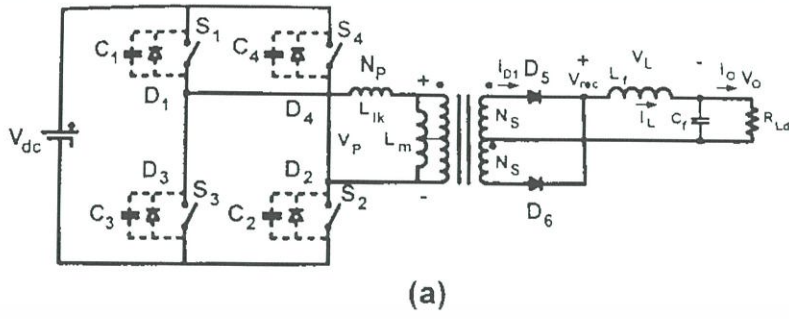
วงจรฟูลบริดจ์คอนเวอร์เตอร์แบบฮาร์ดสวิตช์ซึ่งแสดงดังรูปที่ 2.8 a ส่วนรูปร่างสัญญาณควบคุมแบบฮาร์ดสวิตช์ซึ่งแสดงดังรูป 2.8 b โดยที่สวิตช์จะทำงานเป็นคู่สลับเปลี่ยนกัน จาก S_1 - S_2 เป็น S_3 - S_4 และกลับมาเป็น S_1 - S_2 อีกครั้ง โดยคอนเวอร์เตอร์แบบนี้ จะมีไดโอดสำหรับการฟรีวีลไว้เป็นทางผ่านของกระแสซึ่งเป็นผลมาจาก Leakage inductance กรณีที่สวิตช์ Turn off

ช่วงเวลาการฟรีวีล D_1 - D_2 และ D_3 - D_4 สามารถคำนวณได้จากพลังงานที่สะสมอยู่ใน Leakage inductance โดยในช่วงนี้แรงดันที่ตกคร่อม Leakage inductance จะมีค่าเท่ากับ $-V_{dc}$ และช่วงเวลาเดดไทม์จะไม่สามารถน้อยกว่าช่วงเวลาที่ได้นี้ ตอนทำ Turn on สวิตช์ในกิ่งเดียวกัน ขณะที่การ Turn on ของ S_1, S_2 อยู่ในสภาวะ ZCS ไดโอด D_5 จะนำกระแส D_6 จะถูก Reverse-Bias แรงดันเอาต์พุตที่ V_{ab} แสดงดังรูป 2.8 c ส่วน V_{rec} แสดงดังรูป 2.8 d กระแสไหลที่ไหลผ่าน D_5 จะเพิ่มขึ้นอย่างเป็นเชิงเส้น ดังรูปที่ 2.8 e

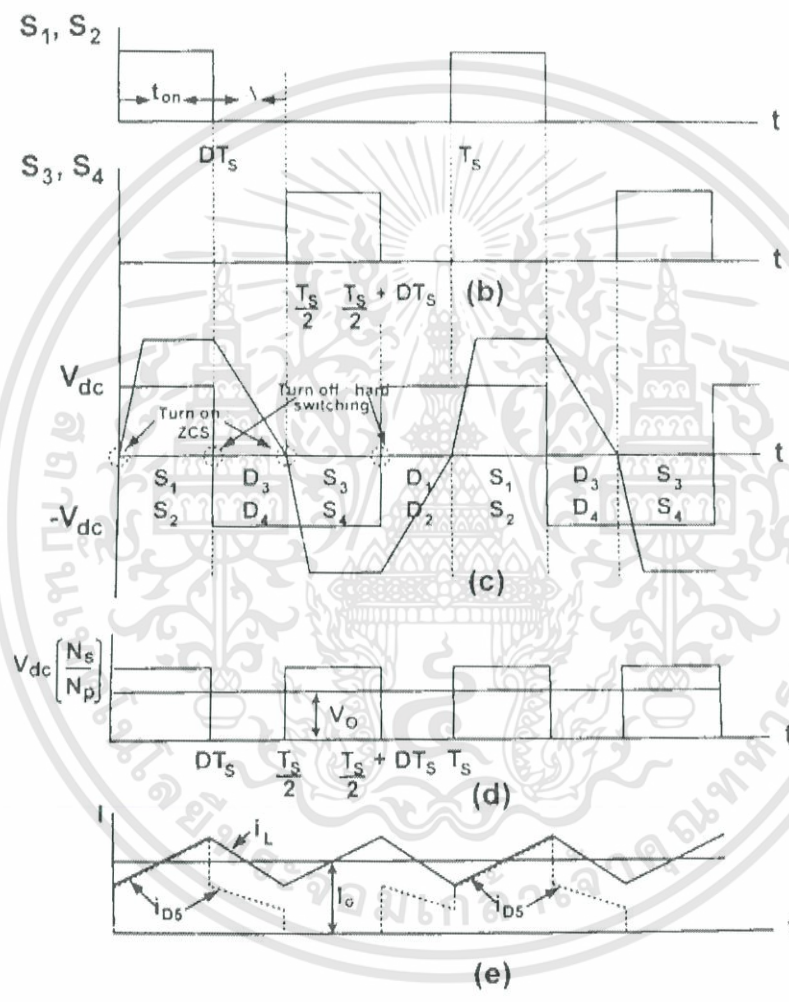
ข้อเสียของวงจรฟูลบริดจ์คอนเวอร์เตอร์แบบฮาร์ดสวิตช์ คือ

1. จะมีการสูญเสียกำลังที่ตัวสวิตช์สูงขณะ Turn on และ Turn off สวิตช์ โดยเฉพาะเมื่อสวิตช์ที่ความถี่สูงจะยิ่งทำให้เกิดกำลังสูญเสียที่ตัวสวิตช์สูงขึ้น (แต่ที่ยังนิยมสวิตช์ที่ความถี่สูงก็เพื่อลดขนาดของหม้อแปลงและฟิลเตอร์)

2. ช่วงเวลาฟรีวีลผ่านไดโอด จะขึ้นอยู่กับพลังงานสะสมที่อยู่ใน Leakage inductance ทำให้การลดลงของกระแสด้านปฐมภูมิถูกจำกัดที่ค่าๆ หนึ่ง ดังนั้นจึงไม่สามารถสวิตช์ที่ความถี่สูงเกินไปได้



(a)

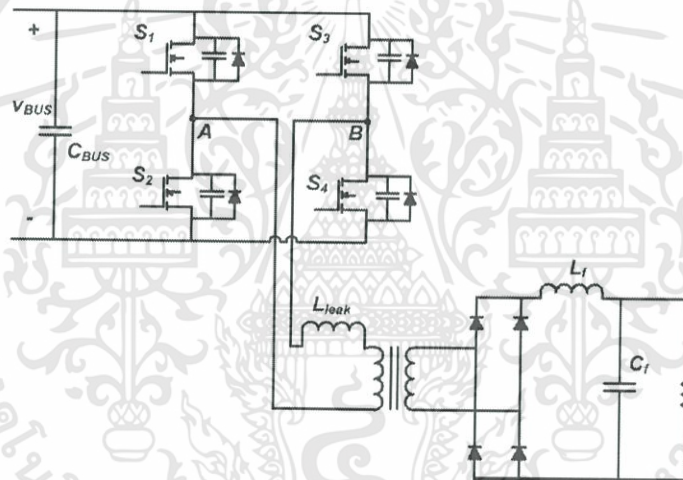


รูปที่ 2.8 วงจรฟูลบริดจ์คอนเวอร์เตอร์แบบฮาร์ดสวิตชิง และลักษณะสัญญาณเกี่ยวข้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.3.2 วงจรฟูลบริดจ์คอนเวอร์เตอร์แบบ ZVS

วงจรคอนเวอร์เตอร์แบบ ZVS แสดงดังรูปที่ 2.9 โดยคอนเวอร์เตอร์แบบนี้จะทำงานโดยใช้สัญญาณควบคุม PWM แบบเลื่อนเฟส แทนสัญญาณควบคุมแบบฮาร์ดสวิตช์ซึ่งทำให้เกิด ZVZCS ในขณะที่ Turn on สวิตช์โดยใช้ Leakage inductance ในการดิสชาร์จตัวเก็บประจุของสวิตช์ตัวนั้นและซาร์จสวิตช์อีกตัวที่อยู่ในกิ่งเดียวกัน โดยการดิสชาร์จนี้จะเกิดในช่วงการพรีวิลกระแสและแรงดันในด้านปฐมภูมิ S_2 และ D_4 จะนำกระแสหลัง S_3 Turn off ภายใต้สภาวะฮาร์ดสวิตช์ซึ่ง โดยจะเกิดความสูญเสียปริมาณเล็กน้อยเนื่องจาก C_3 จะประพุดิตัวคล้ายกับ Turn off snubber ต่อมา S_2 จะถูก Turn off ในลักษณะคล้ายกับ S_3 โดยกระแสปฐมภูมิถูกซาร์จเข้า C_2 และ C_1 จะดิสซาร์จออกมาและเกิดพรีวิลลิ่งที่ D_1 และ D_4 หลังจาก D_1 หยุดนำกระแส S_1, S_4 จะ Turn on ในสภาวะ ZCS ได้และแทบจะไม่มีแรงดันตกคร่อมตัวมัน อย่างไรก็ตาม S_1, S_4 จะสามารถ Turn on ในสภาวะ ZVS ได้เมื่อพลังงานที่สะสมอยู่ใน Leakage inductance มากกว่าพลังงานที่สะสมอยู่ใน C_1, C_4 ดังนั้น C_1, C_4 จะดิสซาร์จอย่างสมบูรณ์ ก่อน S_1, S_4 จะนำกระแส

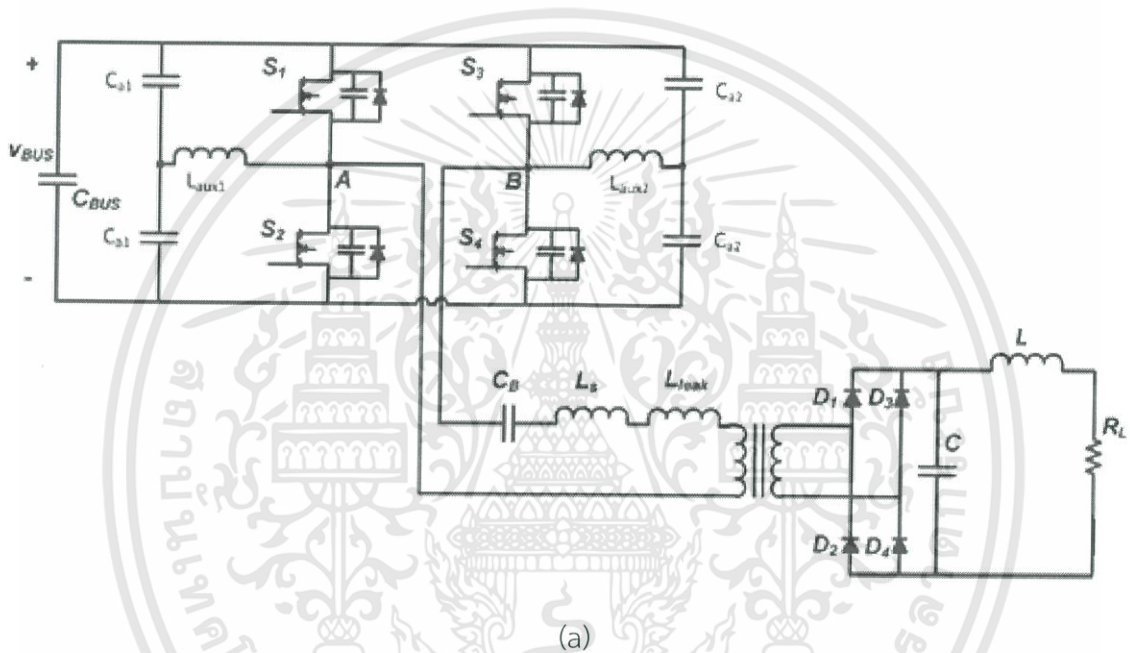


รูปที่ 2.9 วงจรฟูลบริดจ์คอนเวอร์เตอร์แบบ ZVS

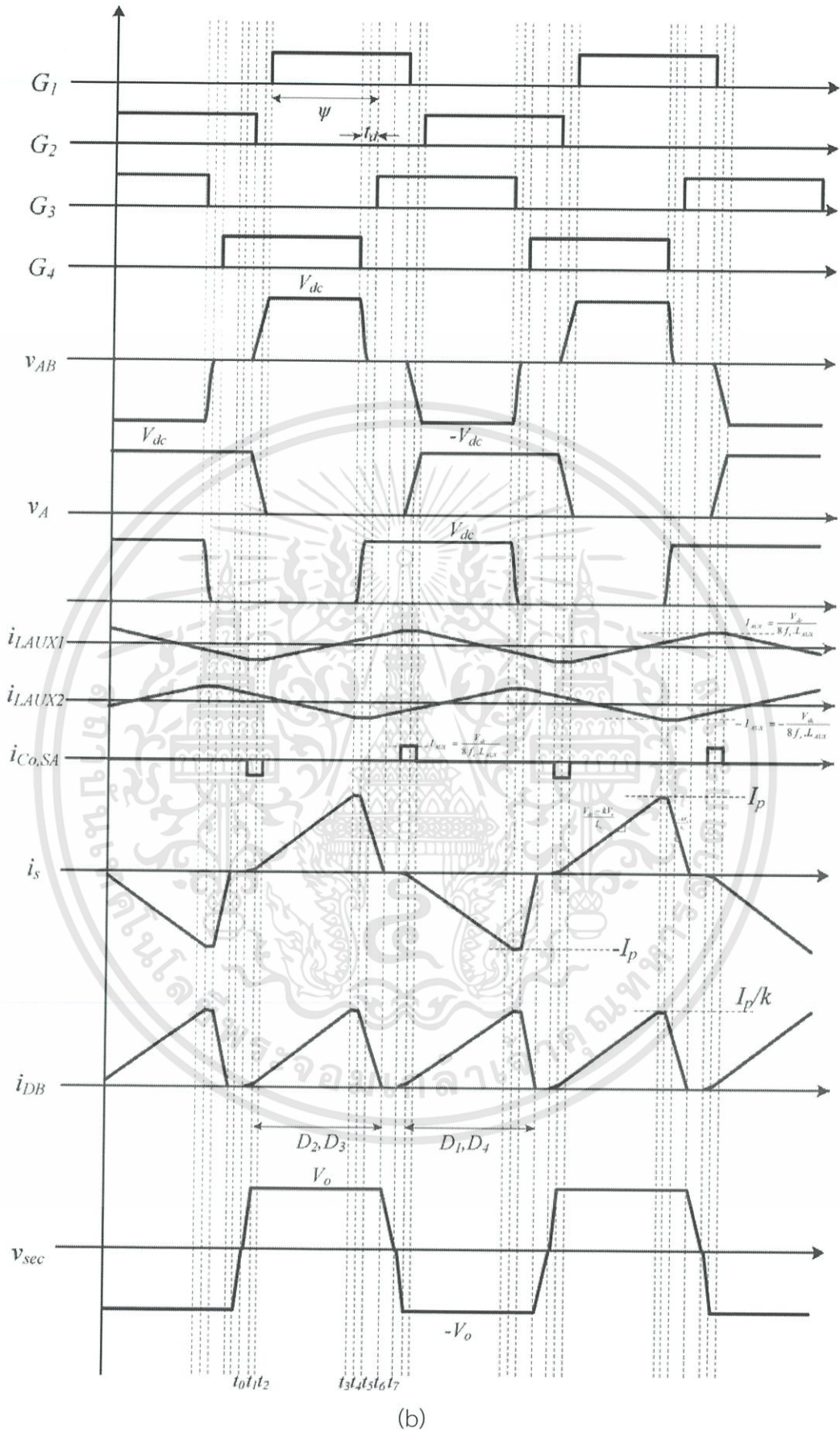
ข้อเสียของวงจรฟูลบริดจ์คอนเวอร์เตอร์แบบ ZVS คือ จะเกิดกระแสไหลวนในอุปกรณ์สวิตช์และหม้อแปลงในช่วงพรีวิลลิ่ง ทำให้มีการสูญเสียเกิดขึ้นในคอนเวอร์เตอร์

2.4.3.3 วงจรฟูลบริดจ์คอนเวอร์เตอร์แบบ ZVZCS

มีหลักการทำงานคล้ายกับคอนเวอร์เตอร์แบบ ZVS แต่ว่าจะลดช่วงเวลาในการฟรีวีลจิง โดยในสภาวะ Turn on จะเกิด ZVS ทั้งกึ่งนำและกึ่งตาม และเกิด ZCS ในขณะ Turn off ที่กึ่งตาม โดยเป็นผลมาจากการกลับขั้วของแรงดันที่ Leakage inductance ทำให้กระแสที่ไหลผ่านสวิตช์ตกลงเป็นศูนย์ก่อนที่จะสั่ง Turn off ลักษณะการสวิตช์ที่แรงดันศูนย์และกระแสศูนย์ แสดงดังรูปที่ 2.10 a และ b



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(b)

รูปที่ 2.10 วงจรฟูลบริดจ์คอนเวอร์เตอร์แบบ ZVZCS และลักษณะสัญญาณที่เกี่ยวข้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.2 การเปรียบเทียบเทคนิคการสวิตช์คอนเวอร์เตอร์แบบฮาร์ดสวิตชิง , ZVS และ ZVZCS

เทคนิคการสวิตช์	ข้อดี	ข้อเสีย
ฮาร์ดสวิตชิง	1. ได้พิกัดกำลังเอาต์พุตมาก	1. เกิดกำลังการสูญเสียที่อุปกรณ์การสวิตช์ 2. อุปกรณ์ต้องทนพิกัดสูง 3. ส่วนการระบายความร้อนมีขนาดใหญ่ 4. ต้นทุนรวมสูง
ZVS	1. ลดกำลังการสูญเสียขณะ turn on สวิตช์ได้ 2. ราคาต้นทุนต่ำกว่าแบบฮาร์ดสวิตชิง	1. ไม่สามารถลดกำลังการสูญเสียขณะ turn off ได้ 2. กระแสไหลวนในอุปกรณ์สวิตช์และหม้อแปลงในช่วงฟรีวิลลิ่งจะมีค่าสูง
ZVZCS	1. ลดกำลังการสูญเสียได้ทั้งขณะ Turn on และ Turn off ทำให้ได้ประสิทธิภาพสูง 2. ส่วนระบายความร้อนมีขนาดเล็ก 3. ต้นทุนผลิตลดต่ำลง 4. มีเทคนิคการสวิตช์หลายรูปแบบให้เลือกใช้ให้เหมาะสมกับลักษณะงาน	1. วงจรมีความซับซ้อนมากขึ้น

ในการออกแบบวงจรดีซีทูดีซีคอนเวอร์เตอร์แบบฟูลบริดจ์ที่สวิตช์ด้วยแรงดันศูนย์และกระแสศูนย์ ต้องมีความเข้าใจในทฤษฎีพื้นฐานในส่วนของอุปกรณ์สวิตชิง การทำงานของหม้อแปลงความถี่สูง วงจรเรียงกระแส วงจรอินเวอร์เตอร์ การระบายความร้อนในวงจร ต่อจากนั้นทำการวิเคราะห์การทำงานของวงจร ZVZCS โดยอาศัยทฤษฎีข้างต้น

บทที่ 3

การออกแบบและการสร้าง

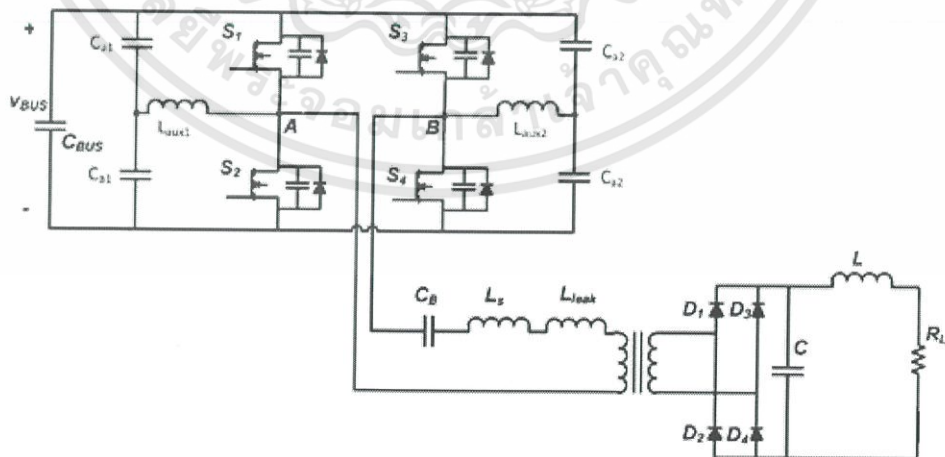
3.1 บทนำ

ในบทนี้เป็นกรกล่าวถึงหลักการทำงานและการออกแบบเพื่อสร้างวงจรดีซีทูดีซี คอนเวอร์เตอร์สวิตช์ด้วยแรงดันศูนย์และกระแสศูนย์โดยใช้การเลื่อนเฟส PWM โดยวงจรต่างๆที่ใช้ในการสร้างเครื่องคอนเวอร์เตอร์นั้นจะประกอบไปด้วยวงจร 2 ประเภทใหญ่ๆนั่นคือวงจรกำลังและวงจรควบคุม ในภาคของวงจรกำลังนั้นจะประกอบไปด้วยวงจรเรียงกระแส , วงจรแบ่งแรงดัน , วงจรอินเวอร์เตอร์, ชุดอนุกรม C Blocking และตัวเหนี่ยวนำ, หม้อแปลงความถี่สูง, วงจรเรียงกระแสขาออก ส่วนในภาคของวงจรควบคุมนั้นจะประกอบไปด้วยวงจร UC3879, วงจรเรกกูเลเตอร์และวงจรแยกโดดสัญญาณ TLP250

3.2 วงจรฟูลบริดจ์คอนเวอร์เตอร์

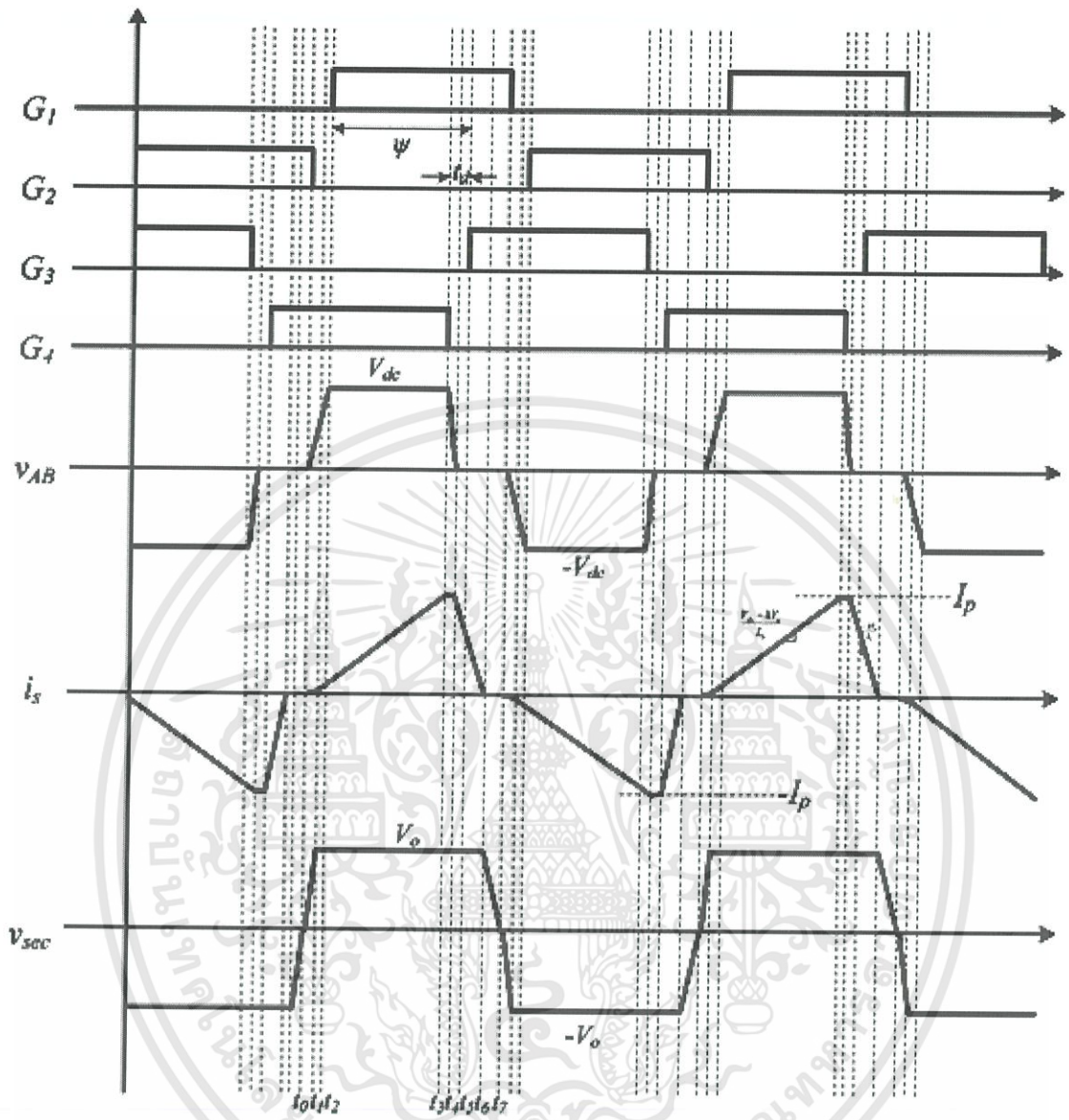
วงจรแปลงผันไฟตรงแบบฟูลบริดจ์ โดยใช้เทคนิคการสวิตช์แบบซอฟต์สวิตช์โดยการควบคุมคอนเวอร์เตอร์โดยใช้สัญญาณควบคุม PWM แบบเลื่อนเฟสเพื่อให้เกิดการสวิตช์ที่แรงดันศูนย์และกระแสศูนย์แสดงวงจรดังรูปที่ 3.1

จากวงจรนี้ ลักษณะการสวิตช์และสัญญาณที่เกี่ยวข้องดังรูปที่ 3-3 จะพบว่า ในสถานะ Turn on จะเกิด ZVS ทั้งกิ่งนำและกิ่งตาม และเกิด ZCS ในขณะ Turn off ที่กิ่งตาม(กิ่ง A) โดยเป็นผลมาจากการกลับขั้วของแรงดันที่ Leakage inductance ทำให้กระแสที่ไหลผ่านสวิตช์ตกลงเป็นศูนย์ก่อนที่จะสั่ง Turn off จะแบ่งการทำงานของวงจรในช่วงสภาวะคงตัวได้ 7 โหมดต่อครึ่งไซเคิล แสดงโหมดการทำงานดังรูปที่ 3.2



รูปที่ 3.1 วงจร ZVZCS Full-Bridge DC/DC Converter

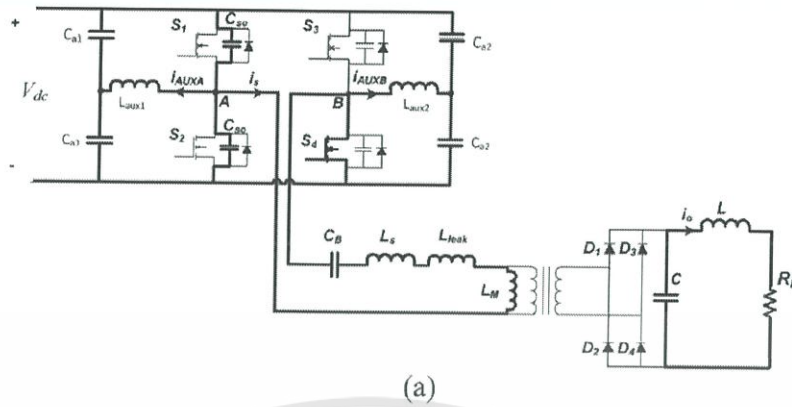
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 สัญญาณที่เกี่ยวข้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.1 โหมดการทำงาน

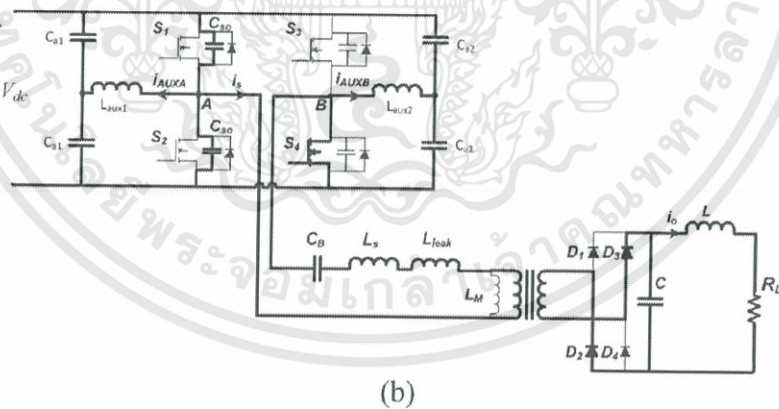


(a)

รูปที่ 3.3 โหมดการทำงานที่ 1

โหมด 1 ($t_0 \leq t \leq t_1$)

ก่อนเวลา t_0 สวิตช์ S_4 และ S_2 จะได้รับสัญญาณให้ on อยู่ เมื่อเวลา t_0 สวิตช์ S_2 จะถูกสั่งให้ turn off ตัวเอาต์พุตคาปาซิเตอร์ของสวิตช์ S_1 จะทำการคายประจุออก และเอาต์พุตคาปาซิเตอร์ของสวิตช์ S_2 จะทำการชาร์จประจุด้วยกระแสจากวงจรช่วย ซึ่งในโหมดนี้ ไดโอดจากด้านทุติยภูมิจะถูกรีเวิร์สไบแอสอยู่ ดังนั้นการเพิ่มขึ้นของ V_{ab} จะทำให้เกิดกระแส i_s ไหลผ่าน C_b , L_s , L_{lead} และ L_m เล็กน้อย ซึ่งโหมดนี้จะสิ้นสุดเมื่อมีแรงดันมีค่ามากพอที่จะข้ามไปยังด้านทุติยภูมิเพื่อให้ไดโอดนำกระแสได้



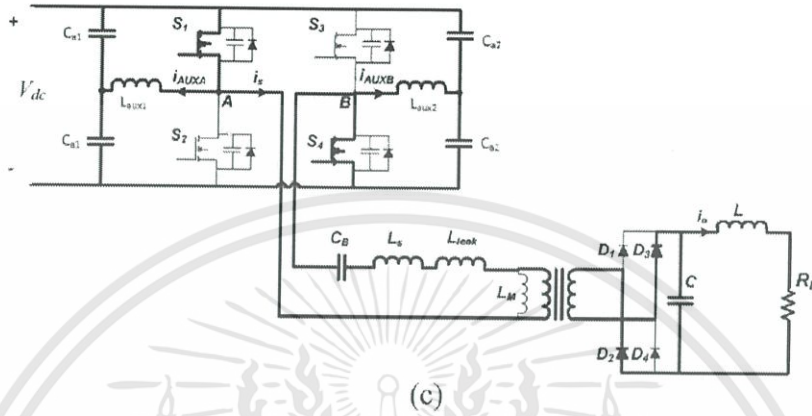
(b)

รูปที่ 3.4 โหมดการทำงานที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โหมด 2 ($t_1 \leq t \leq t_2$)

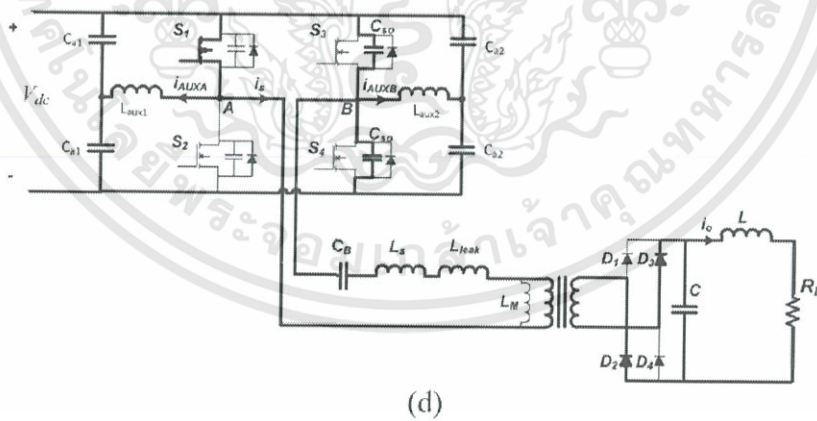
ในโหมดนี้จะเริ่มต้นขึ้นเมื่อไดโอดทางด้านทุติยภูมินำกระแส โดยในโหมดนี้จะดำเนินการต่อไปจนเอาต์พุตคาปาซิเตอร์ของสวิตช์ S_1 ได้ทำการคายประจุไปจนทำให้มีแรงดันเป็นศูนย์และเอาต์พุตคาปาซิเตอร์ของสวิตช์ S_2 ชาร์จประจุจนมีแรงดันเท่ากับ V_{dc}



รูปที่ 3.5 โหมดการทำงานที่ 3

โหมด 3 ($t_2 \leq t \leq t_3$)

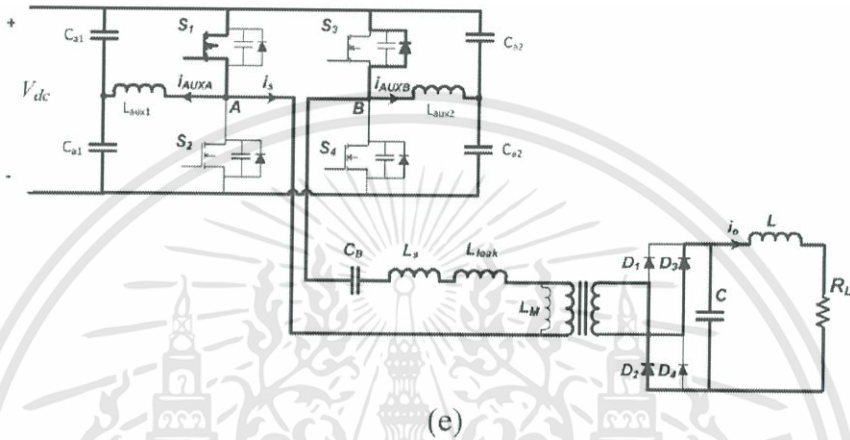
ในโหมดนี้จะเริ่มต้นขึ้นเมื่อทำการชาร์จและคายประจุของเอาต์พุตคาปาซิเตอร์ของสวิตช์ S_1 และ S_2 เสร็จเรียบร้อยแล้ว ค่าแรงดัน V_{ab} จะมีค่าคงที่ และค่ากระแส i_s จะเพิ่มขึ้นจนมีค่าสูงสุด โดยในโหมดนี้จะสิ้นสุดโหมดเมื่อสัญญาณขับขาเกทของสวิตช์ S_4 เป็นศูนย์



รูปที่ 3.6 โหมดการทำงานที่ 4

โหมด 4 ($t_3 \leq t \leq t_4$)

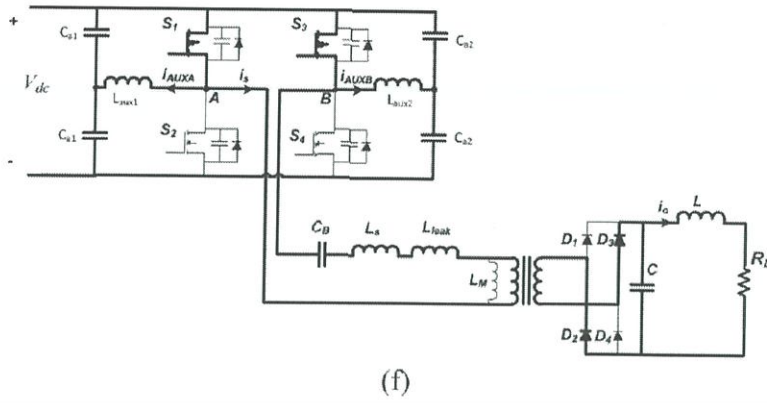
ในโหมดนี้เมื่อสวิตช์ S_4 turn off เอาท์พุทคาปาซิเตอร์ของสวิตช์ S_4 จะเริ่มทำการชาร์จประจุ และเอาท์พุทคาปาซิเตอร์ของสวิตช์ S_3 เริ่มทำการคายประจุ โดยจะดำเนินไปจนกว่าเอาท์พุทคาปาซิเตอร์ของสวิตช์ S_3 จะคายประจุจนหมด และเอาท์พุทคาปาซิเตอร์ของสวิตช์ S_4 ได้ชาร์จประจุจนมีแรงดันตกคร่อมเป็น V_{dc} จึงสิ้นสุดการทำงานในโหมดนี้ โดยแรงดันที่ตกคร่อม V_{ab} จะมีค่าเป็นศูนย์



รูปที่ 3.7 โหมดการทำงานที่ 5

โหมด 5 ($t_4 \leq t \leq t_5$)

เมื่อค่า V_{ab} เป็นศูนย์ และเอาท์พุทของไดโอดยังคงนำกระแส ซึ่งในโหมดนี้ชุดอนุกรมของตัวเหนี่ยวนำจะทำหน้าที่เป็นแรงจ่ายกระแสโดยจ่ายกระแสในทิศทางเดิม แต่จะแรงดันจะกลับขั้ว และตัว C_b จะทำการชาร์จประจุจากกระแสที่ตัวเหนี่ยวนำจ่ายออกมา ทำให้แรงดันของ C_b มีค่าเพิ่มขึ้น และแรงดันของตัวเหนี่ยวนำมีค่าลดลง ด้วยเหตุนี้กระแส i_s จึงลดลง โดยโหมดนี้จะอยู่ในช่วงเวลาของเดดไทม์ระหว่างพัลส์ซับเกตของสวิตช์ S_3 และ S_4 ดังนั้นบอดี้ไดโอดของมอสเฟต S_3 จึงทำหน้าที่นำกระแส และทำให้แรงดันที่ตกคร่อมมอสเฟต S_3 เป็นศูนย์ โดยในโหมดนี้จะสิ้นสุดการทำงานเมื่อพัลส์ของ S_3 ซับเกตและมีกระแสไหลผ่าน

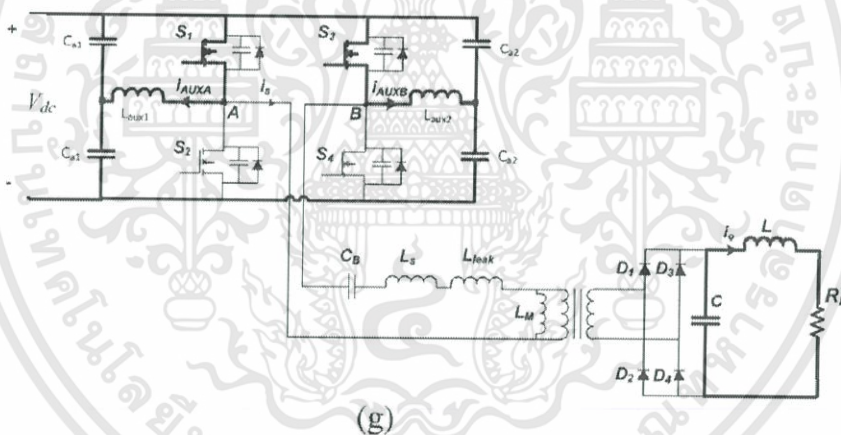


(f)

รูปที่ 3.8 โหมดการทำงานที่ 6

โหมด 6 ($t_5 \leq t \leq t_6$)

เริ่มเมื่อมีแรงดันขั้วเกต S_3 โมสเฟต S_3 จะทำหน้าที่นำกระแสแทนบอดี้ไดโอด ซึ่งสวิทช์ S_3 จะ turn on ภายใต้อาแรงดันศูนย์ ดังนั้นกระแส i_s ก็ยังคงลดลง เนื่องจากผลของแรงดันที่ตกคร่อม C_b และการนำกระแสของตัวเหนี่ยวนำที่ต่ออนุกรม ดังนั้นเอาท์พุทไดโอด D_2 และ D_3 จึง turn off ภายใต้อาแรงดันศูนย์



(g)

รูปที่ 3.9 โหมดการทำงานที่ 7

โหมด 7 ($t_6 \leq t \leq t_7$)

ในโหมดนี้เริ่มต้นเมื่อไดโอดเอาท์พุท turn off ภายใต้อาแรงดันศูนย์ ตัวเก็บประจุเอาท์พุทจะจ่ายกระแสให้กับโหลดด้วยพลังงานที่เก็บสะสมไว้ ในขณะที่หม้อแปลงด้านปฐมภูมิไม่มีกระแสไหล เนื่องจากแรงดันที่ตกคร่อมตัวเหนี่ยวนำที่อนุกรมกับ C_b มีค่าเท่ากับแรงดันของ C_b จึงทำให้เมื่อโมสเฟต S_1 ถูกสั่งให้ turn off สวิทช์ S_1 ก็จะทำการ turn off ภายใต้อาแรงดันศูนย์นั่นเอง

ซึ่งโหมดการทำงานอีกครั้งไซเคิลนั้น จะมีลักษณะการทำงานเหมือนกับโหมดที่ 1 ถึง โหมดที่ 7 เพียงแต่ทิศทางการไหลของกระแสจะกลับทิศจากเดิม และการสวิตช์ภายใต้แรงดันศูนย์ หรือการสวิตช์ภายใต้กระแสศูนย์นั้นจะเกิดขึ้นกับสวิตช์อีกตัวที่อยู่ในกิ่งเดียวกัน ซึ่งสามารถสรุปได้ว่า สวิตช์ S_3 , S_4 หรือสวิตช์กึ่งนำ จะทำการสวิตช์ภายใต้แรงดันศูนย์ ในขณะที่สวิตช์ S_1 , S_2 หรือสวิตช์กึ่ง ตามนั้น จะทำการสวิตช์ภายใต้กระแสศูนย์นั่นเอง

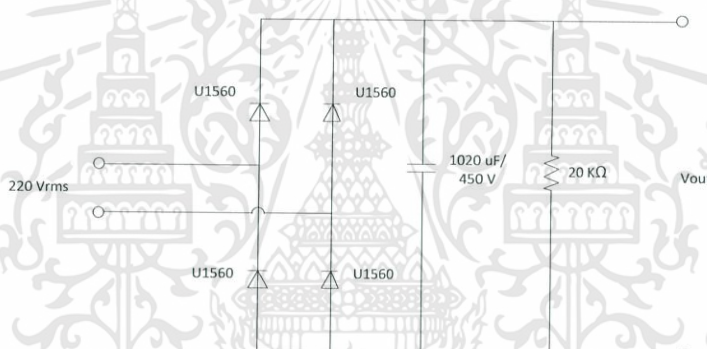
3.3 การออกแบบ

วงจรที่ใช้ในการสร้างเครื่องคอนเวอร์เตอร์นั้นจะประกอบไปด้วย 2 ส่วนใหญ่ๆ คือ วงจรกำลัง และ วงจรควบคุมดังนี้

3.3.1 วงจรกำลัง

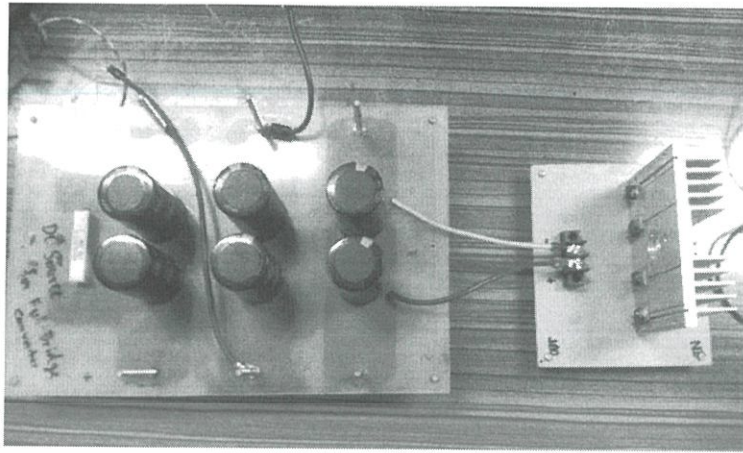
วงจรกำลังจะประกอบไปด้วย 7 ส่วนดังนี้

3.3.1.1 วงจรเรียงกระแสขาเข้า



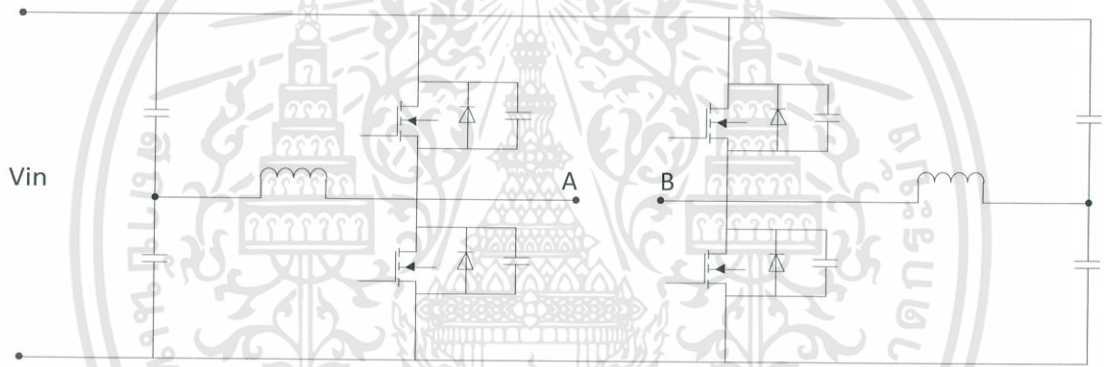
รูปที่ 3.10 วงจรเรียงกระแส

วงจรเรียงกระแส (Rectifier) ทำหน้าที่เปลี่ยนแรงดันไฟฟ้าขาเข้าที่เป็นกระแสสลับ ให้เป็นกระแสตรง หรือ ทำให้ไฟฟ้ากระแสสลับอยู่ในขั้วบวกอย่างเดียว โดยมีไดโอดเป็นส่วนประกอบ สำคัญ ไดโอด (Diode) เป็นอุปกรณ์สารกึ่งตัวนำที่มีคุณสมบัติยอมให้กระแสไหลผ่านได้เพียงทิศทางเดียว โดยจากรูปที่ 3.10 ได้ใช้ไดโอดเบอร์ U1560 ซึ่งมีพิคัดแรงดันที่ 600 V และพิคัดกระแสที่ 15 A แล้วเมื่อผ่านวงจรเรียงกระแส ตัวเก็บประจุจะทำหน้าที่ลดแรงดันริบเปิล ทำให้แรงดันมีความเรียบ มากขึ้น



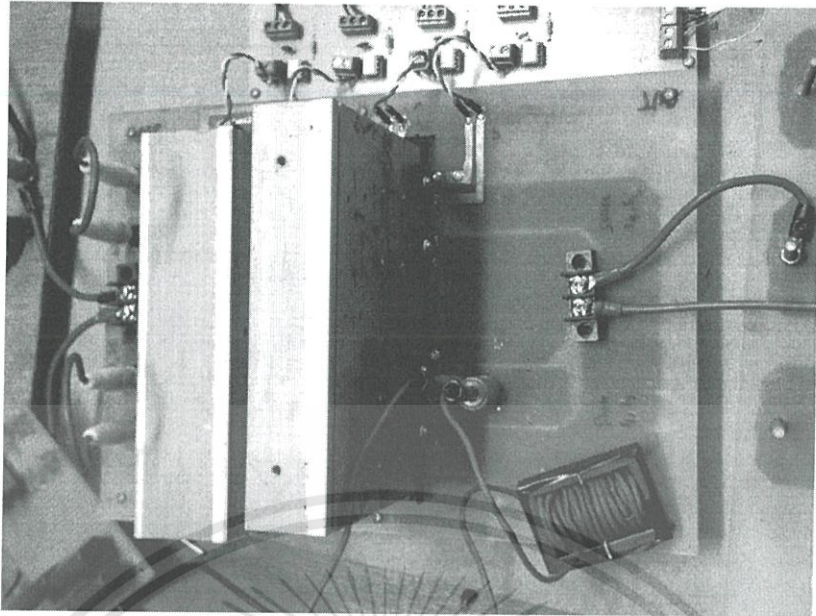
รูปที่ 3.11 วงจรเรียงกระแสที่สร้างขึ้น

3.3.1.2 วงจรฟูลบริดจ์อินเวอร์เตอร์



รูปที่ 3.12 วงจรฟูลบริดจ์อินเวอร์เตอร์

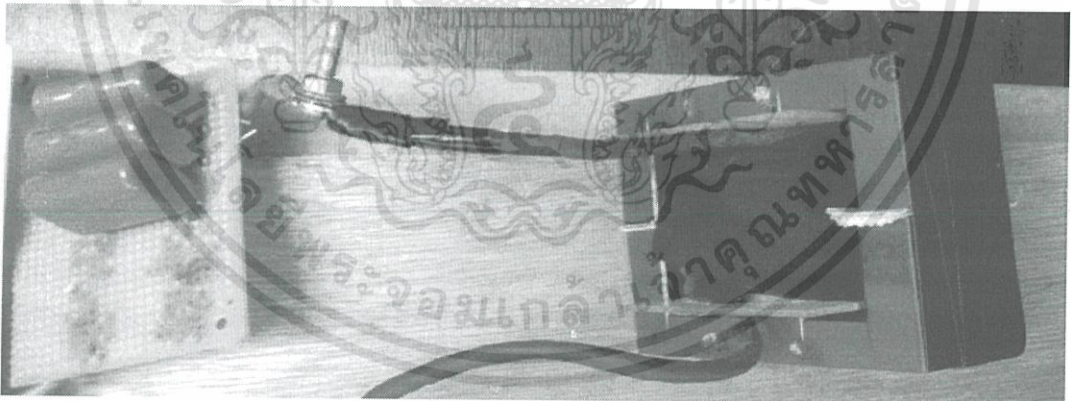
จากรูปเลือกใช้ออสเฟตเบอร์ IRFP460 จำนวน 8 ตัว โดยจะแบ่งเป็น 4 ชุด โดย 1 ชุดนั้น จะมีออสเฟตต่อขนานกัน 2 ตัว เพื่อแบ่งกระแสที่จะไหลผ่านตัวออสเฟต ทำให้วงจรอินเวอร์เตอร์มีพิกัดกระแสเพิ่มขึ้น และตัวเก็บประจุขนาด $1 \mu\text{F}$ ทำหน้าที่เป็นสแน็บเบอร์ และตัวเหนี่ยวนำขนาด 2 mH ที่ทำหน้าที่ในการช่วยชาร์จและดิสชาร์จของตัวเก็บประจุภายในออสเฟต



รูปที่ 3.13 วงจรอินเวอร์เตอร์ที่สร้างขึ้น

3.3.1.3 ชุดอนุกรม C Blocking และ ตัวเหนี่ยวนำ

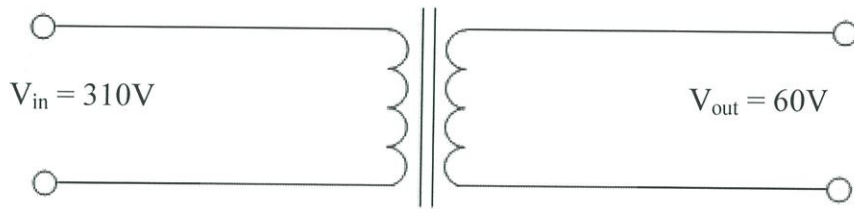
เป็นตัว C ที่ต่ออนุกรมกับตัวเหนี่ยวนำก่อนเข้าหม้อแปลง โดยใช้ C ขนาด 1 ไมโครฟารัดขนานกันสามตัว จะได้ขนาดเป็น 0.33 ไมโครฟารัด โดยมีพิกัดแรงดัน 600 V ต่ออนุกรมกับตัวเหนี่ยวนำที่พันขึ้นโดยมีค่า $22 \mu\text{H}$ ก่อนเข้าหม้อแปลง C Blocking และตัวเหนี่ยวนำนี้ จะทำหน้าที่เป็นตัวที่ทำให้เกิด ZCS



รูปที่ 3.14 C blocking และตัวเหนี่ยวนำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.1.4 การออกแบบหม้อแปลงความถี่สูง



รูปที่ 3.15 การพันตัวนำบนแกนเฟอร์ไรท์ของหม้อแปลงไฟฟ้าความถี่สูง

ในงานวิจัยนี้จะใช้แกนเฟอร์ไรท์ EE80 ในการสร้างหม้อแปลงไฟฟ้าความถี่สูง เมื่อกำหนดพิกัดในการคำนวณหาจำนวนรอบ และขนาดตัวนำในการพันทางด้านปฐมภูมิและทางด้านทุติยภูมิดังต่อไปนี้

แรงดันขาเข้า $V_{in} = 310V$
 แรงดันขาออก $V_o = 60V$
 กระแสด้านเข้า $I_{in} = 10A$
 กระแสด้านออก $I_o = 50A$
 ความถี่สวิตช์ซิ่ง $f_s = 50kHz$

วิธีคิด

การเลือกขนาดของแกนเหล็กจากวิธีผลคูณพื้นที่จะได้

$$A_p = S \times W = \frac{V_i I_i + V_o I_o}{4 \times K_w \times B_m \times f_s \times J} \quad (1)$$

เมื่อ

S = พื้นที่หน้าตัดของแกน (core area)
 W = พื้นที่ภายในกรอบว่างของแกน (window area)
 V_i, V_o = แรงดันทางด้านเข้าและแรงดันทางด้านออกตามลำดับ
 I_i, I_o = กระแสทางด้านเข้าและกระแสทางด้านออกตามลำดับ
 J = ความหนาแน่นของกระแส (A/m^2)
 K_w = ค่า window utilization factor

$$B_m = \text{ค่าความหนาแน่นของเส้นแรงแม่เหล็กสูงสุด (wb/m}^2\text{)}$$

$$f_s = \text{ความถี่สวิตซ์ซิ่งของมอเตอร์ของภาคอินเวอร์เตอร์ (Hz)}$$

โดยเลือกความถี่สวิตซ์ซิ่ง $f_s = 50 \text{ kHz}$ และเลือกค่าต่างๆดังนี้

- สำหรับงานวิจัยนี้ออกแบบที่ 4 A/mm^2
- แกนเหล็กที่ใช้คือแกนเฟอร์ไรต์ซึ่งจะมีค่าความหนาแน่นของเส้นแรงแม่เหล็กอิ่มตัว (B_s) ประมาณ 0.3 เทสลา
- ค่า window utilization factor (k_w) มีค่าเท่ากับ 0.4

ก.) คำนวณหาค่า A_p

แทนค่าพารามิเตอร์ต่างๆ จะได้

$$A_{p\text{คำนวณ}} = \frac{(310 \times 10) + (60 \times 40)}{4 \times 0.4 \times 0.3 \times 50 \times 10^3 \times 4 \times 10^6} = 6.35 \times 10^{-8} \text{ m}^4$$

ต้องเลือกขนาดแกนให้ค่า A_p มากกว่าค่าที่คำนวณได้โดยเลือกแกน EE-80 ซึ่งมีค่า

$$S = 784.08 \times 10^{-6} \text{ m}^2$$

$$W = 554.13 \times 10^{-6} \text{ m}^2$$

$$A_p = 4.34 \times 10^{-7} \text{ m}^4$$

ข.) หาจำนวนรอบ

จำนวนรอบด้านปฐมภูมิหาจากสมการที่ (1)

$$N_1 = \frac{V_i}{4 \times B_m \times S \times f_s} \quad (2)$$

แทนค่าพารามิเตอร์ต่างๆจะได้

$$N_1 = \frac{310}{4 \times 0.3 \times 784.08 \times 10^{-6} \times 50 \times 10^3} = 6.58 \text{ รอบ}$$

ดังนั้นเลือกพันขดลวดทางด้านปฐมภูมิจำนวน 32 รอบ

จำนวนรอบด้านทุติยภูมิหาจากสมการที่ (3)

$$N_2 = \frac{V_o}{4 \times B_m \times S \times f_s} \quad (3)$$

แทนค่าพารามิเตอร์ต่างๆจะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$N_2 = \frac{60}{4 \times 0.3 \times 784.08 \times 10^{-6} \times 50 \times 10^3} = 1.28 \text{ รอบ}$$

ดังนั้นเลือกพันขดลวดทางด้านทุติยภูมิจำนวน 6 รอบ

ค.) คำนวณพื้นที่หน้าตัดของขดลวดจากสมการที่ (4)

$$A_w = \frac{I}{J} \quad (4)$$

แทนค่าพารามิเตอร์โดยเลือกค่าความหนาแน่นของกระแส $J = 4 \text{ A/mm}^2$

$$A_{w1} = \frac{10}{4 \times 10^6} = 2.5 \times 10^{-6} \text{ mm}^2$$

$$A_{w2} = \frac{50}{4 \times 10^6} = 12.5 \times 10^{-6} \text{ mm}^2$$

แต่เนื่องจากผลของ skin effect ทำให้ต้องเลือกลวดทองแดงที่มีรัศมีเล็กกว่าความลึกผิวทองแดง (Skin depth) ที่ความถี่สูงสุดที่ใช้งานได้ตามสมการ (5)

$$\delta(m) = \sqrt{\frac{2\rho}{\mu\omega}} \quad (5)$$

ρ = สภาพต้านทานไฟฟ้า (Ωm)

μ = permeability (H/m)

ω = ความเร็วเชิงมุม (rad/s)

แทนค่าพารามิเตอร์ลงในสมการ

$$\delta(m) = \sqrt{\frac{2 \times (2 \times 10^{-8})}{4\pi \times 10^{-7} \times 2\pi \times 50 \times 10^3}} = 3.18 \times 10^{-4} \text{ m}$$

ทำการเลือกขนาดของตัวนำที่มีรัศมีน้อยกว่า Skin depth จากตาราง ซึ่งจะเลือกใช้ลวดทองแดงเบอร์ SWG28 ($a = 0.1110 \times 10^{-6} \text{ m}^2$)

$$\text{ดังนั้นจำนวนสายที่ใช้ในการตีเกลียวด้านปฐมภูมิ} = \frac{2.5 \times 10^{-6}}{0.1110 \times 10^{-6}} = 23 \text{ เส้น}$$

$$\text{จำนวนสายที่ใช้ในการตีเกลียวด้านทุติยภูมิ} = \frac{12.5 \times 10^{-6}}{0.1110 \times 10^{-6}} = 113 \text{ เส้น}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ง.)ตรวจสอบความถูกต้อง

จากสมการที่ (4)

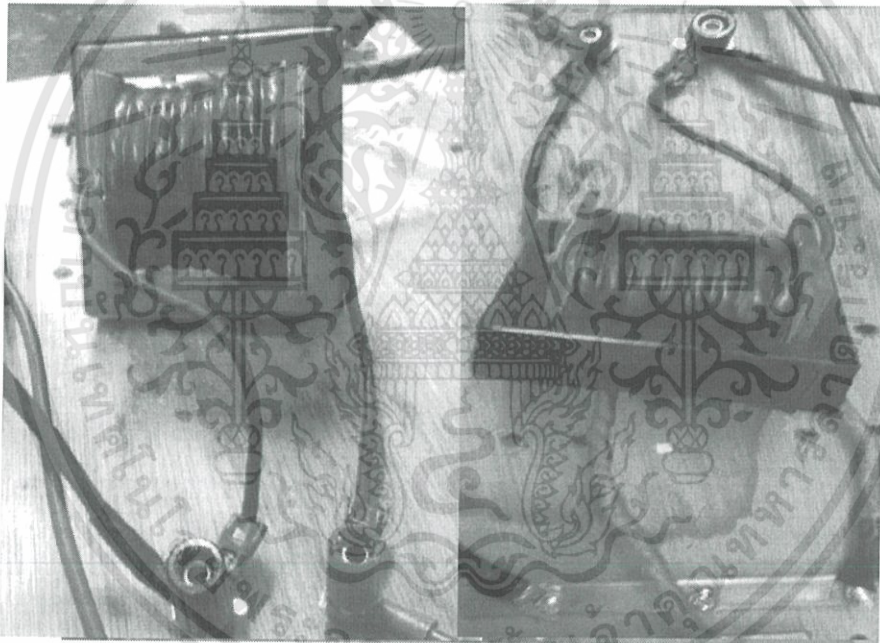
$$W \cdot K_w \geq \sum_{i=1}^n (A_{wi} N_i) \dots\dots\dots(6)$$

แทนค่าพารามิเตอร์ของขดลวดตัวนำและแกนเหล็กที่ใช้จริงจะได้

$$W \cdot K_w = 554.13 \times 10^{-6} \times 0.4 = 221.652 \text{ mm}^2$$

$$\begin{aligned} A_{w1}N_1 + A_{w2}N_2 &= (32 \times 0.1110 \times 23) + (6 \times 0.1110 \times 113) \\ &= 156.95 \text{ mm}^2 \end{aligned}$$

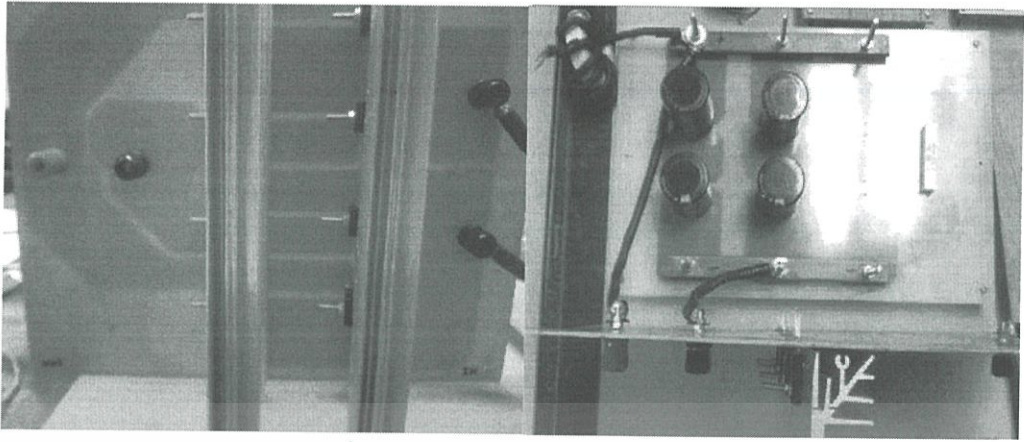
จากสมการที่ 6 จะพบว่า $W \cdot K_w \geq \sum_{i=1}^n (A_{wi} N_i)$ ดังนั้นลวดตัวนำทั้ง 2 ชุด สามารถพันลงในช่องว่างหน้าต่างของแกนเหล็กหม้อแปลงความถี่สูงได้



รูปที่ 3.16 หม้อแปลงที่สร้างขึ้น

3.3.1.6 วงจรเรียงกระแสขาออก

เนื่องจากกระแสขาออกนั้นมีค่าสูง จึงเลือกใช้ RURG8060 ซึ่งมีฟิเกตกระแส 80 A



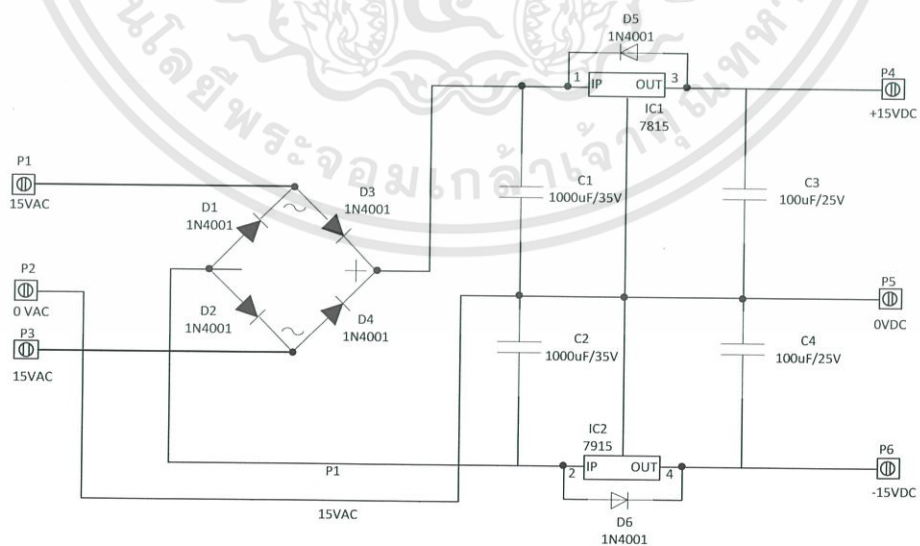
รูปที่ 3.17 วงจรเรียงกระแสขาออก

3.3.2 วงจรควบคุม

วงจรควบคุมเป็นส่วนที่ใช้ในการสร้างสัญญาณ PWM เพื่อใช้ในการขับสวิตช์ MOSFET โดยจะประกอบไปด้วย 3 ส่วนดังนี้

3.3.2.1. วงจรเรกกูเลเตอร์

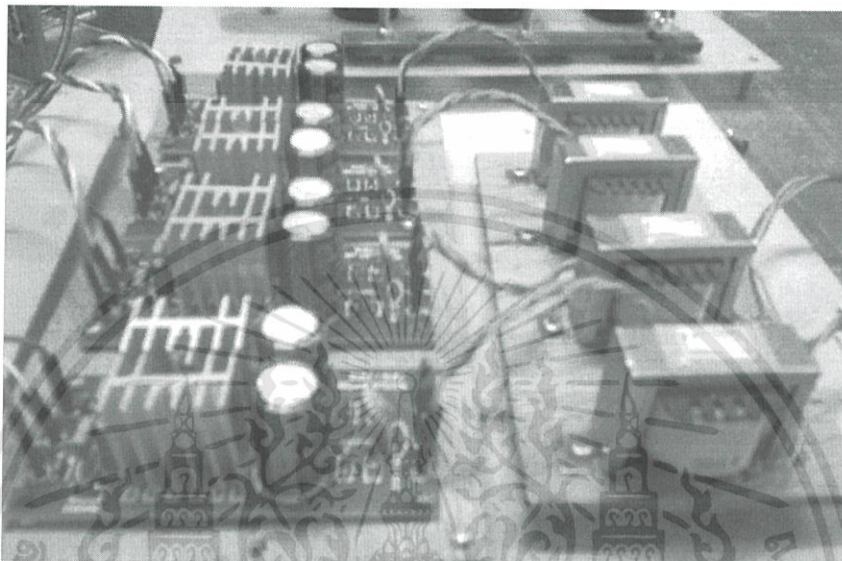
วงจรเรกกูเลเตอร์เป็นวงจรแหล่งจ่ายไฟกระแสตรงซึ่งจะใช้วงจรนี้เพื่อจ่ายให้วงจรขับเกท โดยในวงจรคอนเวอร์เตอร์ที่ได้ทำการสร้างขึ้นนี้จะใช้วงจรเรกกูเลเตอร์แบบบวกลบ 15 โวลต์ โดยใช้ไอซี LM7815 และ LM7915 ในการสร้างไฟบวกลบ 15 โวลต์ เป็นจำนวน 4 ชุด และวงจรเรกกูเลเตอร์ 15 โวลต์ 1 ชุดในการจ่ายไฟให้กับวงจร UC3879



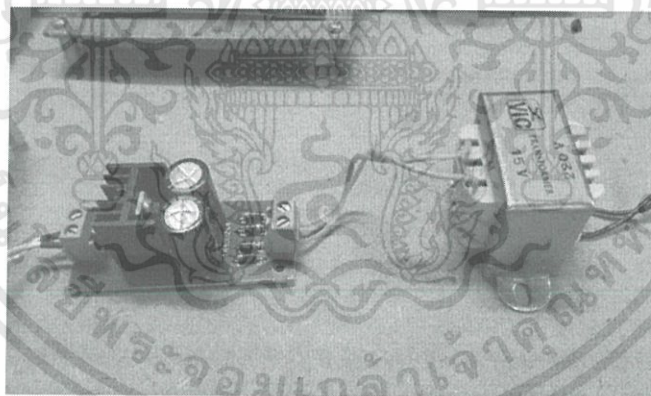
รูปที่ 3.18 วงจรเรกกูเลเตอร์แบบบวกลบ 15 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.18 วงจรเรกกูเลเตอร์แบบบวกลบ 15 โวลต์จะรับไฟจากการไฟฟ้าแปลงผ่านหม้อแปลงแท๊ป กลาง 220V/15V แล้วผ่านไดโอดเรกติไฟไล์โดยใช้ไดโอดเบอร์ 1N4001 จากนั้นจะถูกกรองให้เรียบด้วยตัวเก็บประจุแบบมีขั้ว 1000 ไมโครฟารัด 2 ตัว จากนั้นสัญญาณที่ได้จะถูกทำให้เรียบด้วยไอซีเรกกูเลเตอร์เบอร์ LM7815 และ LM7915 จะทำให้ได้สัญญาณไฟฟ้ากระแสตรงแบบบวกลบ 15 โวลต์



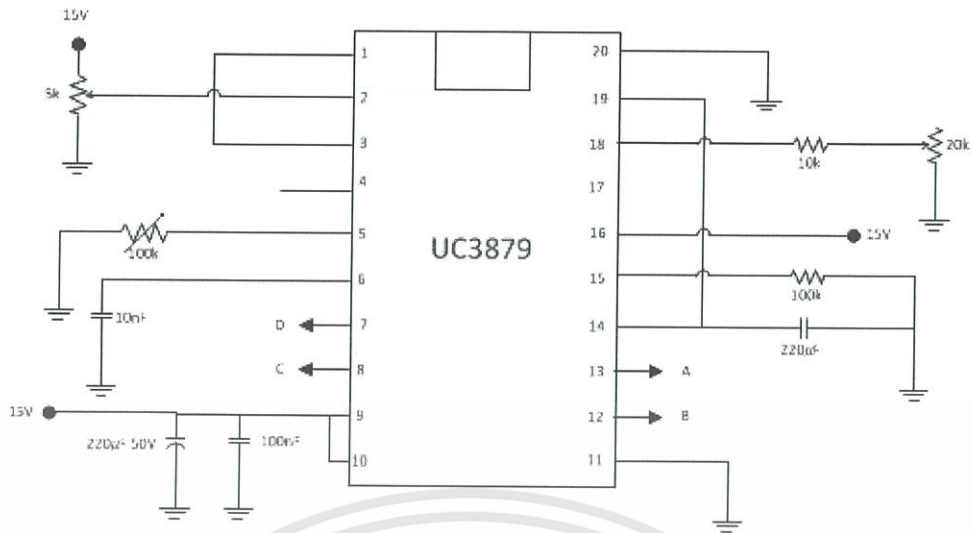
รูปที่ 3.19 วงจรเรกกูเลเตอร์บวกลบ 15 โวลต์ที่สร้างขึ้น



รูปที่ 3.20 วงจรเรกกูเลเตอร์ 15 โวลต์ที่สร้างขึ้น

3.3.2.2. วงจร IC UC3879 Phase shift resonant controller

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

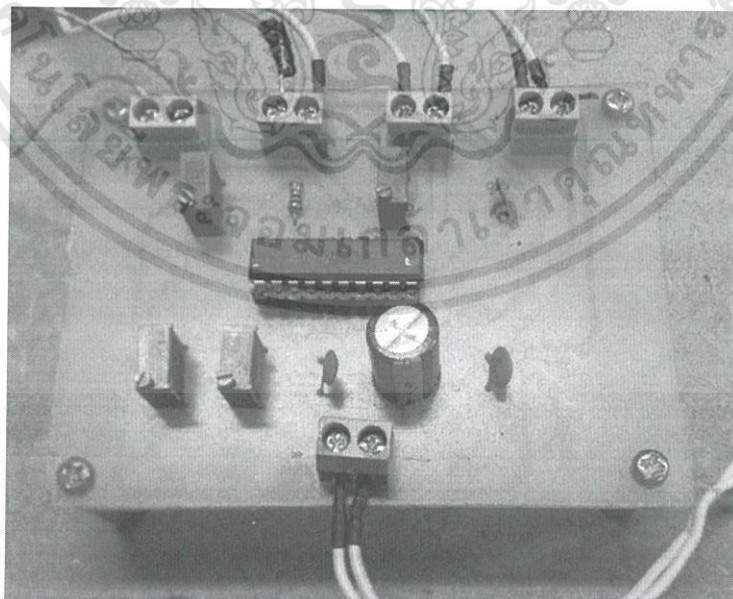


รูปที่ 3.21 วงจรของ UC3879 phase shift resonant controller

เป็นตัวควบคุมสัญญาณขับขาเกตของมอสเฟต โดยเราสามารถกำหนดพารามิเตอร์

ได้ดังนี้

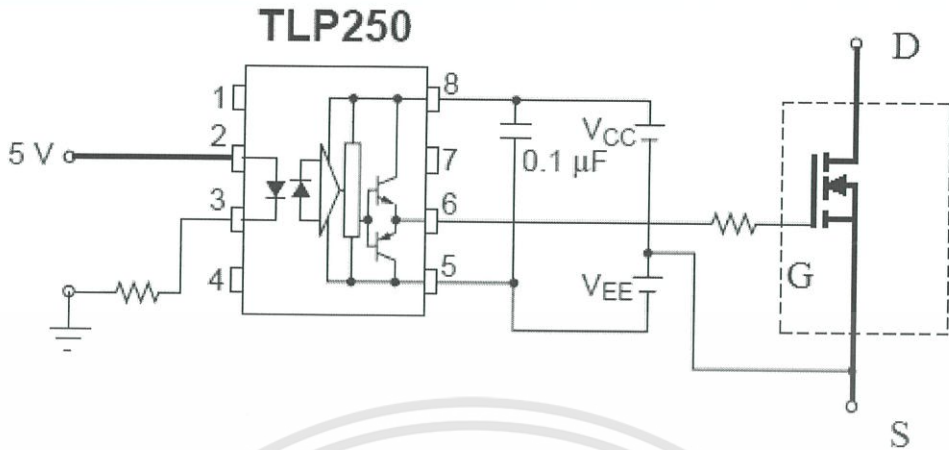
- ปรับความถี่ โดยการปรับค่าความต้านทาน 3926 ($20k\Omega$) ที่ต่ออยู่กับขา 18
- ปรับเลือนเฟส โดยการปรับค่าความต้านทาน 3926 ($5k\Omega$) ที่ต่ออยู่กับขา 2
- ปรับดิวิตีไซเคิลของขา A และ B โดยการปรับค่าความต้านทาน 3296 ($100k\Omega$) ที่ต่ออยู่กับขาที่ 15
- ปรับดิวิตีไซเคิลของขา C และ D โดยการปรับค่าความต้านทาน 3296 ($100k\Omega$) ที่ต่ออยู่กับขาที่ 5



รูปที่ 3.22 วงจรของ UC3879 phase shift resonant controller ที่ทำขึ้น

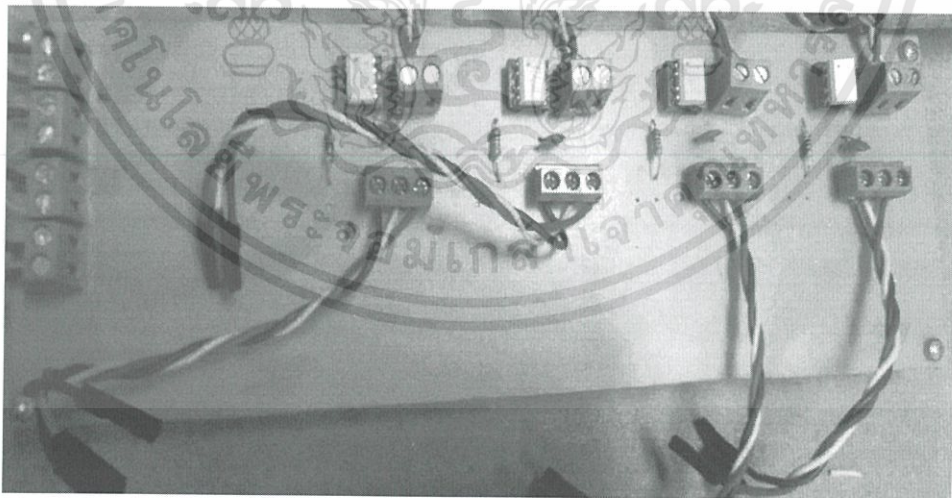
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.2.3. วงจรแยกโดดสัญญาณของวงจรกำลังและวงจรคอนโทรล



รูปที่ 3.23 วงจรการแยกโดดสัญญาณโดยใช้ TLP250

จากรูปที่ 3.23 เป็นวงจรขับเคลื่อนสวิตช์ MOSFET โดยจะใช้การแยกโดดสัญญาณระหว่างวงจรควบคุมกับวงจรกำลังด้วยการแยกโดดทางแสงโดยใช้ไอซีเบอร์ TLP250 จำนวน 4 ชุด สำหรับสวิตช์ MOSFET 8 ตัว สัญญาณ PWM ไอซี UC3879 จะถูกต่อเข้ากับขาที่ 2 ของ TLP250 นั้นจะได้สัญญาณเอาต์พุตของ TLP250 ออกที่ขา 6 โดยในวงจรนี้จะใช้การขับเคลื่อน MOSFET แบบวงกลับโดยจะต่อสัญญาณไฟฟ้ากระแสตรง +15 V เข้าที่ขา 8 และ -15V เข้าที่ขา 5 ของ TLP250 เพื่อให้ MOSFET สามารถหยุดนำกระแสได้เร็วขึ้น



รูปที่ 3.24 วงจรแยกโดดสัญญาณโดยใช้ TLP250 ทั้ง 4 ชุดที่สร้างขึ้น

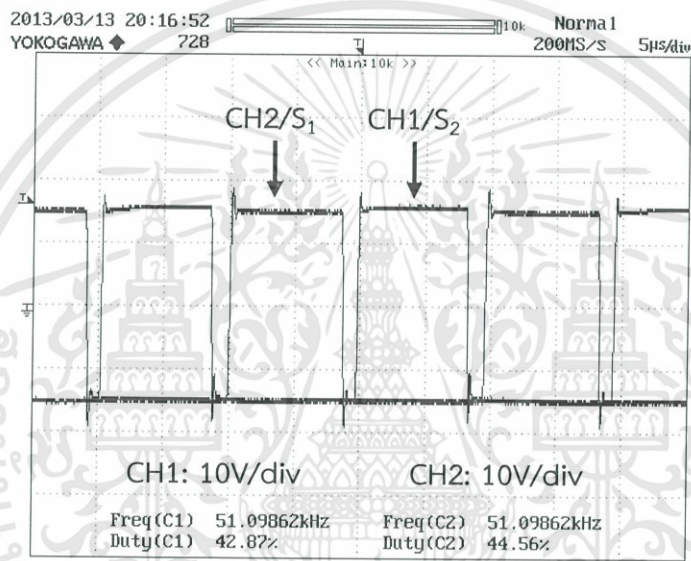
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

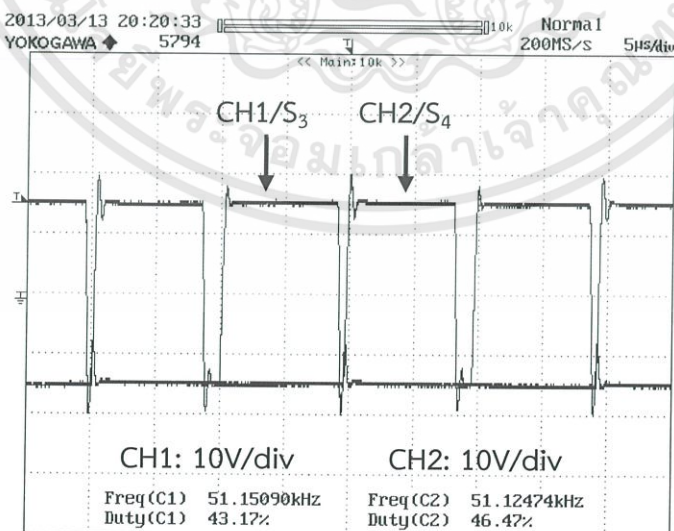
การทดลองและผลการทดลอง

จากทฤษฎีและหลักการที่ได้นำเสนอในข้างต้น ได้ทำการวิจัยและออกแบบเครื่องคอนเวอร์เตอร์ สวิตช์ด้วยแรงดันศูนย์กระแสศูนย์โดยใช้การเลื่อนเฟสแบบพิตช์บลิวเอ็มโดยเราได้ทำการบันทึกผลการทดลอง ต่างๆ ดังนี้

4.1 สัญญาณขับเคลื่อนของมอดเฟส

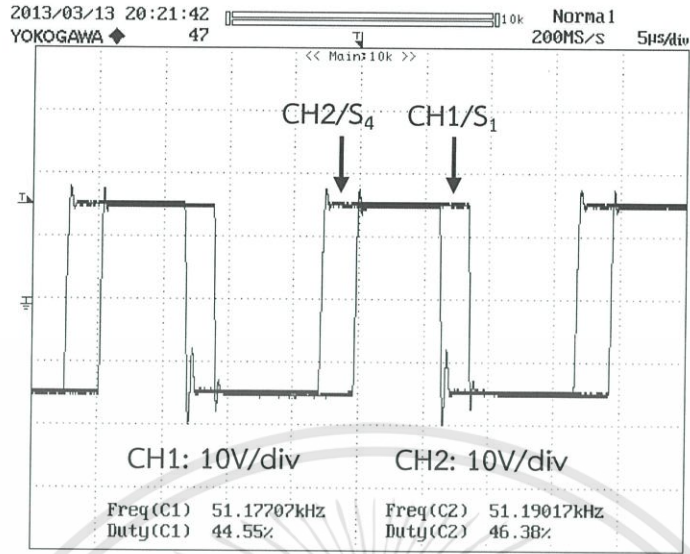


รูปที่ 4.1 สัญญาณขับเคลื่อนที่สวิตช์ S₁ และ S₂

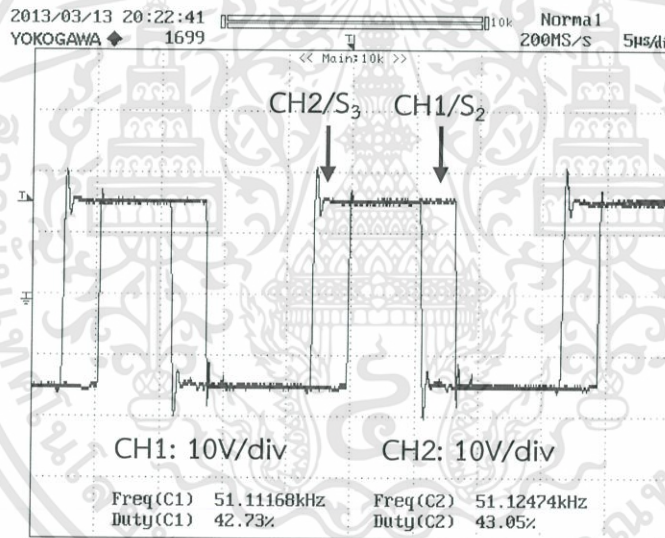


รูปที่ 4.2 สัญญาณขับเคลื่อนที่สวิตช์ S₃ และ S₄

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 สัญญาณขับขาเกตที่สวิตซ์ S₁ และ S₄



รูปที่ 4.4 สัญญาณขับขาเกตที่สวิตซ์ S₂ และ S₃

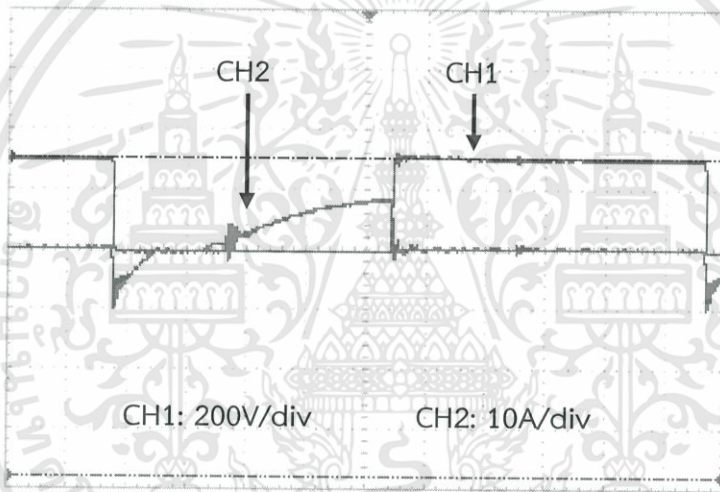
จากรูปที่ 4.1 และรูปที่ 4.2 แสดงให้เห็นถึงสัญญาณขับขาเกตของสวิตซ์ภายในกิ่งเดียวกัน เพื่อแสดงช่วง dead time และจากรูปที่ 4.3 และรูปที่ 4.4 แสดง Phase shift ของสัญญาณขับขาเกตซึ่งมีค่าอยู่ที่ 47 องศา

4.2 การสวิตช์แบบแรงดันศูนย์และกระแสศูนย์

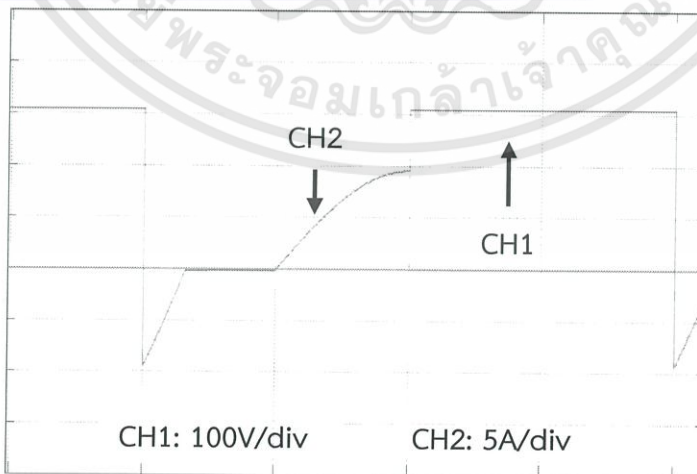
ตารางที่ 4.1 การเกิดแรงดันศูนย์กระแสศูนย์ที่ตัวสวิตช์จากผลการทดลอง

Switch	ZVS	ZCS
S1	X	√
S2	X	√
S3	√	X
S4	√	X

4.2.1 การเปรียบเทียบผลการทดลองจริงและผลการจำลอง

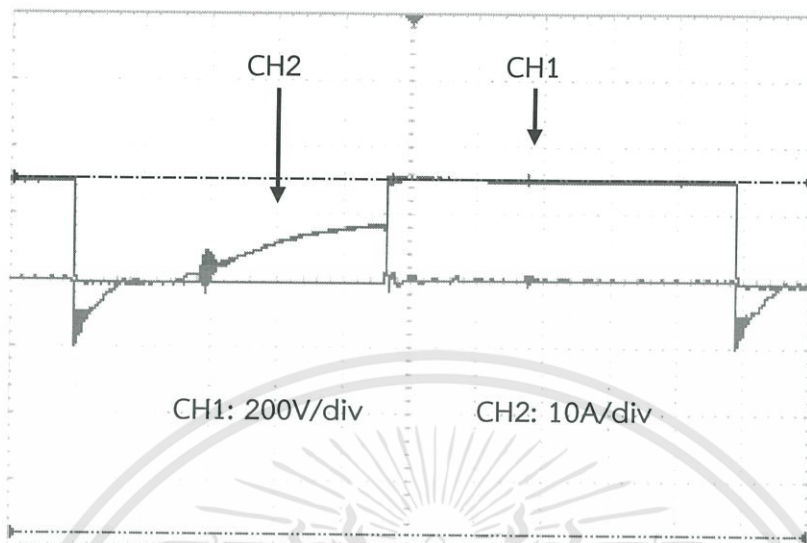


รูป 4.5ก รูปคลื่นแรงดันและกระแสที่สวิตช์ S₃

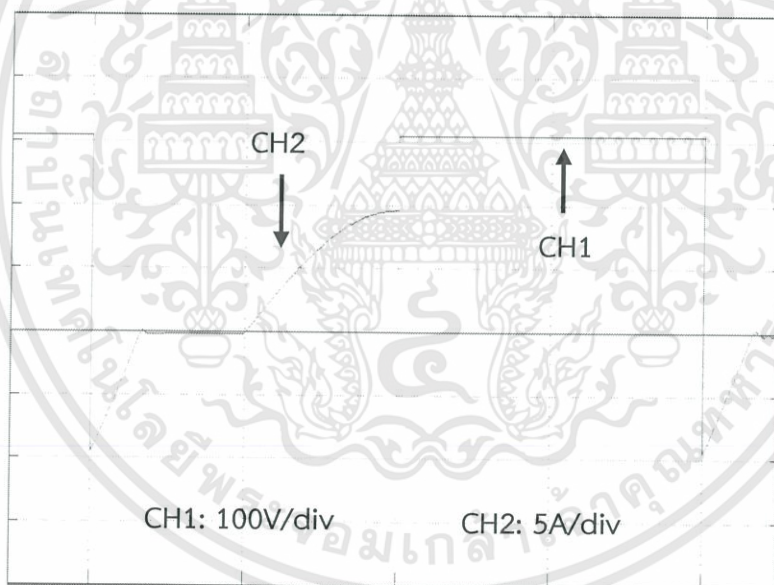


รูปที่ 4.5ข รูปคลื่นแรงดันและกระแสที่สวิตช์ S₃ จากผลการจำลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

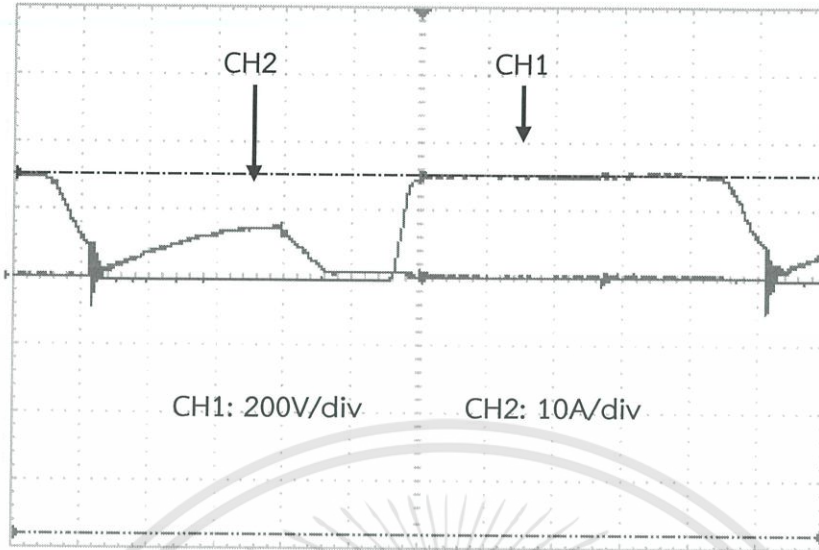


รูปที่ 4.6ก รูปคลื่นแรงดันและกระแสที่สวิตช์ S_4

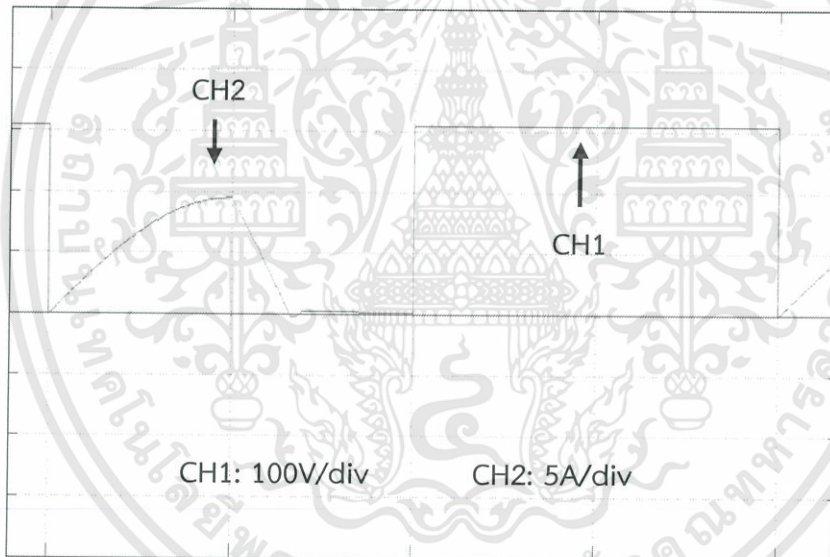


รูปที่ 4.6ข รูปคลื่นแรงดันและกระแสที่สวิตช์ S_4 จากผลการจำลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

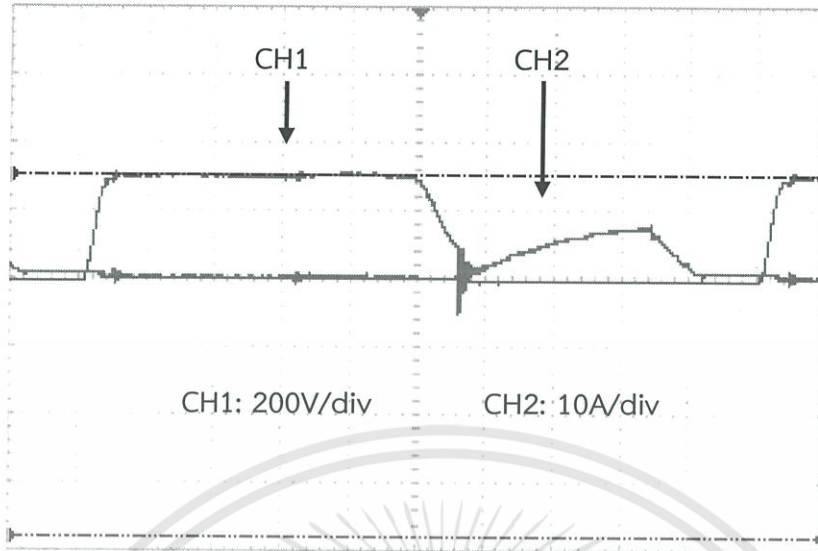


รูปที่ 4.7ก รูปคลื่นแรงดันและกระแสที่สวิตช์ S_1

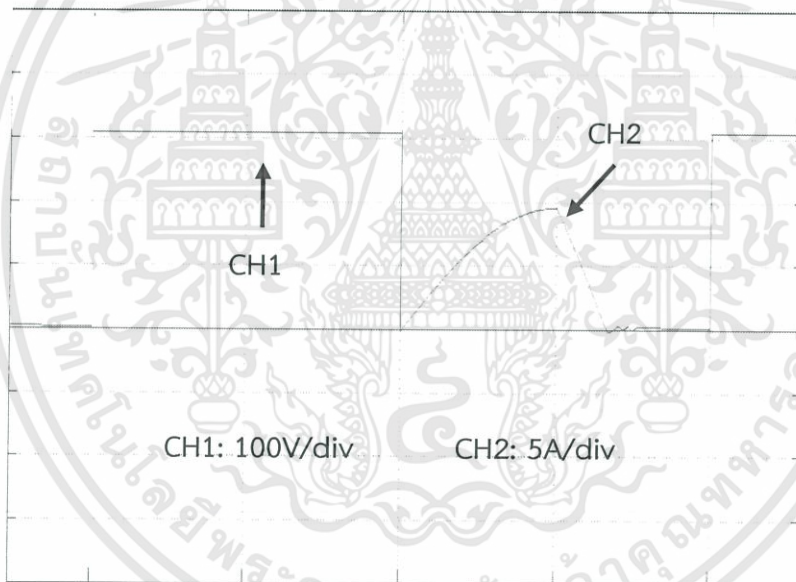


รูปที่ 4.7ข รูปคลื่นแรงดันและกระแสที่สวิตช์ S_1 จากผลการจำลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8ก รูปคลื่นแรงดันและกระแสที่สวิตช์ S_2



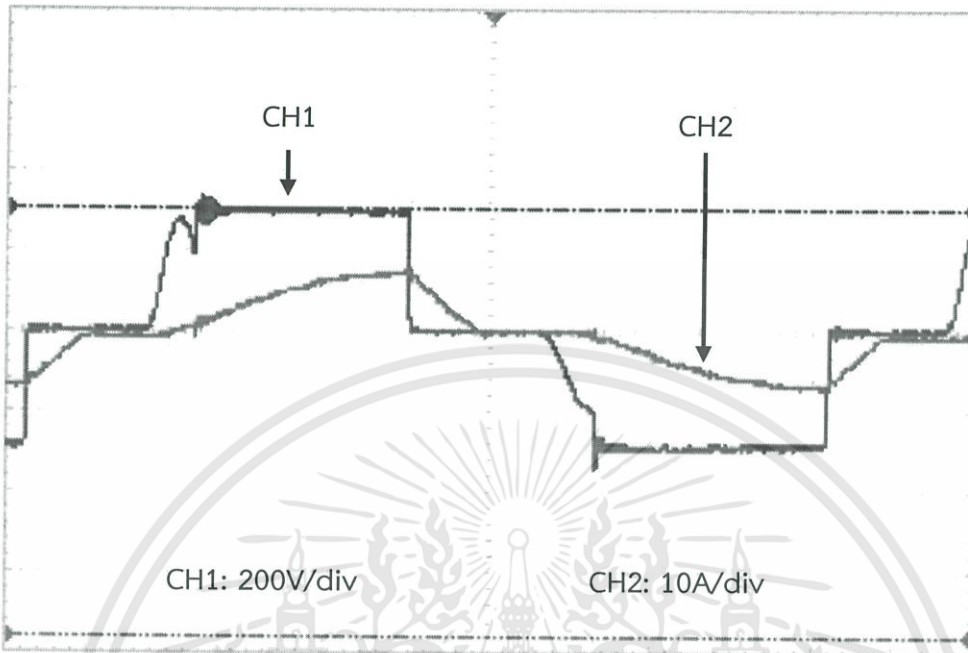
รูปที่ 4.8ข รูปคลื่นแรงดันและกระแสที่สวิตช์ S_2 จากผลการจำลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

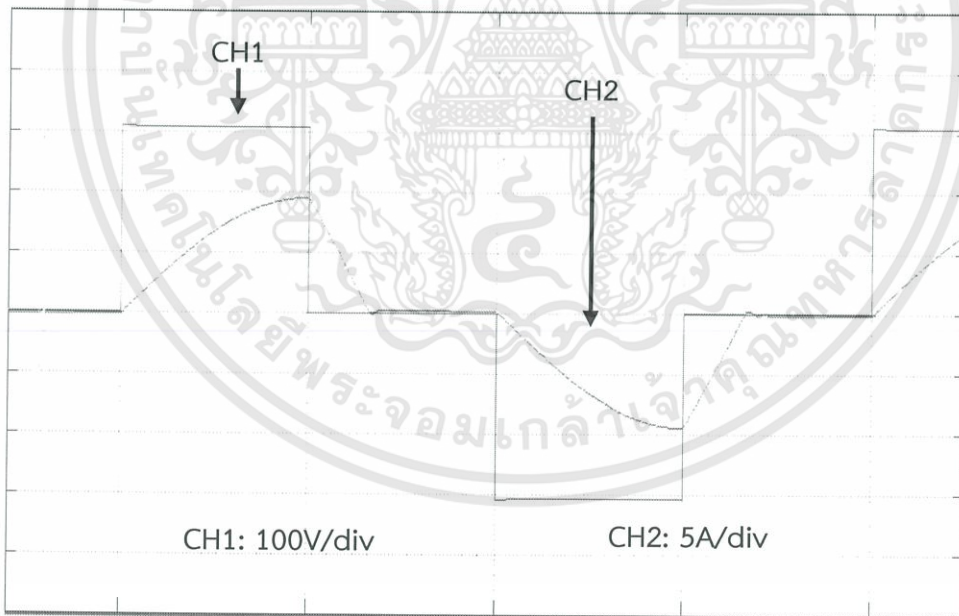
จากรูปที่ 4.5ก และรูปที่ 4.6ก แสดงรูปคลื่นของแรงดันและกระแสของสวิตช์ S_3 และ S_4 ที่ได้จากการทดลองจริงและรูปที่ 4.5ข และรูปที่ 4.6ข แสดงรูปคลื่นของแรงดันและกระแสของสวิตช์ S_3 และ S_4 ที่ได้จากการจำลองด้วยโปรแกรม simulink ซึ่งพบว่าจากผลการจำลองและผลการทดลอง นั้นสวิตช์ S_3 และ S_4 จะทำการสวิตช์ภายใต้แรงดันเป็นศูนย์ (ZVS) โดยจะเห็นได้ว่าจากรูปคลื่นแรงดันตกคร่อมสวิตช์นั้นจะตกลงเป็นศูนย์ก่อนที่กระแสจะเริ่มไหลผ่านสวิตช์ และจากรูปที่ 4.7ก และรูปที่ 4.8ข แสดงรูปคลื่นของแรงดันและกระแสของสวิตช์ S_1 และ S_2 ที่ได้จากการทดลอง และจากรูปที่ 4.7ข และรูปที่ 4.8ข แสดงรูปคลื่นของแรงดันและกระแสของสวิตช์ S_1 และ S_2 ที่ได้จากการจำลองด้วยโปรแกรม simulink ซึ่งพบว่าจากผลการจำลองและผลการทดลอง นั้นพบว่า สวิตช์ S_1 และ S_2 จะทำการสวิตช์ภายใต้กระแสเป็นศูนย์ (ZCS) โดยจะเห็นได้ว่าจากรูปคลื่นกระแสลดลงเป็นศูนย์ก่อนที่จะมีแรงดันตกคร่อมสวิตช์หรือก่อนที่สวิตช์จะทำการ Turn off



4.3 เปรียบเทียบรูปแรงดันและกระแสขาออกของอินเวอร์เตอร์



รูปที่ 4.9ก แรงดันและกระแสขาออกของอินเวอร์เตอร์จากผลการทดลอง



รูปที่ 4.9ข แรงดันและกระแสขาออกของอินเวอร์เตอร์จากผลการจำลอง

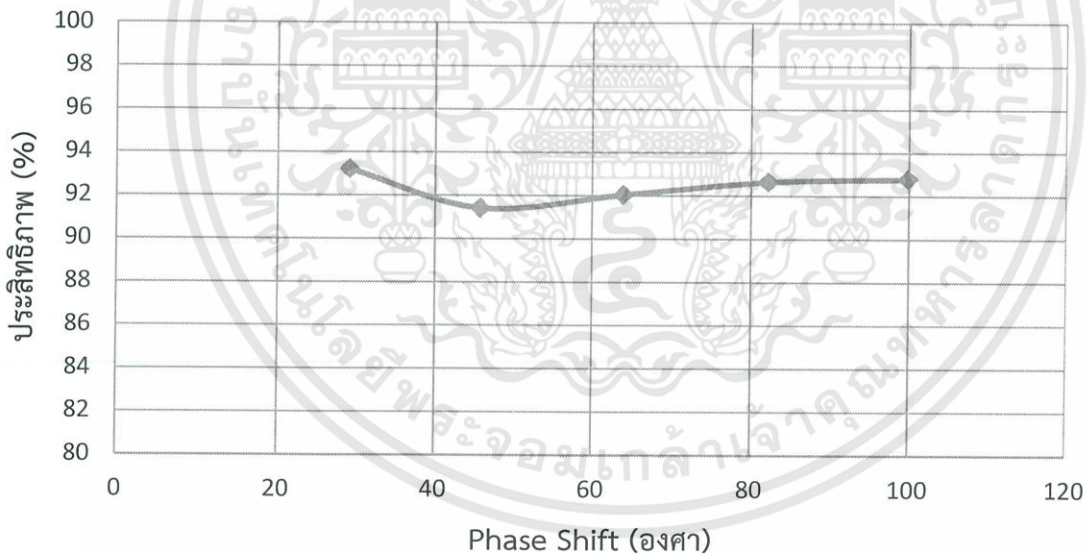
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 ประสิทธิภาพของเครื่องตีซีทูตีซีคอนเวอร์เตอร์เมื่อเปรียบเทียบกับโหลด

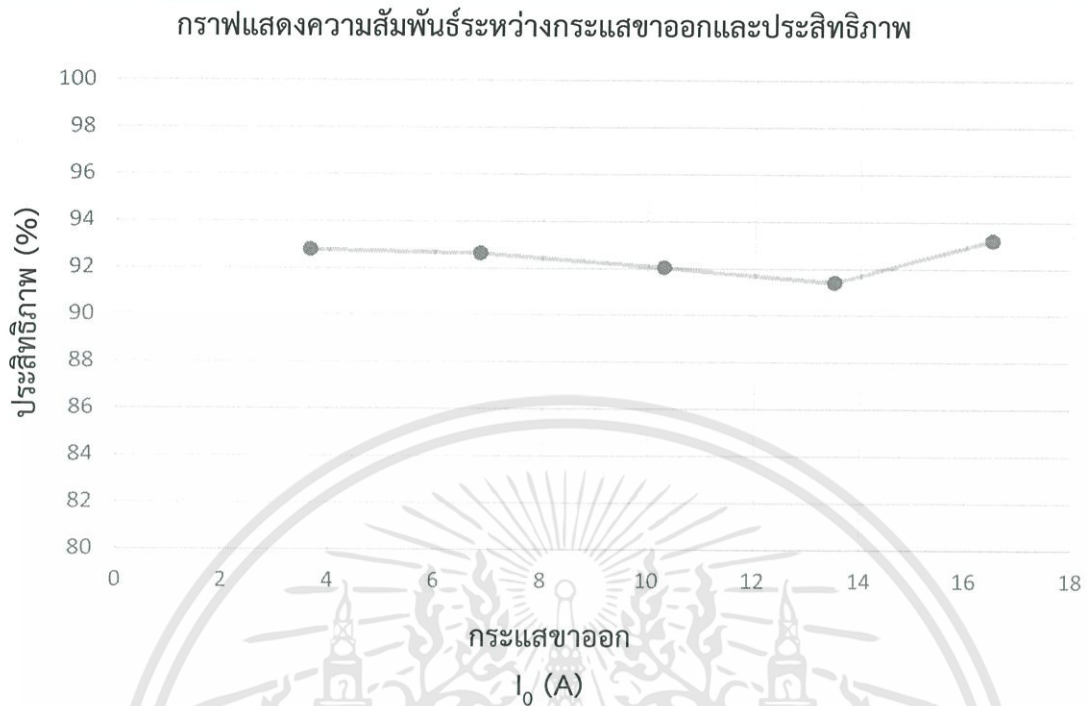
ตารางที่ 4.2 ความสัมพันธ์ระหว่างเฟสชิฟและประสิทธิภาพเมื่อเพิ่มโหลด

$V_{in}(V)$	$I_{in}(A)$	$P_{in}(W)$	$V_o(V)$	$I_o(A)$	$P_o(W)$	Phase shift	Eff (%)
305.78	0.79	237.74	60.6	3.64	220.58	99.90	92.78
301.32	1.49	442.94	59.9	6.85	410.32	82.23	92.63
306.39	2.25	674.90	60.3	10.3	621.09	63.95	92.03
305.97	2.93	891.35	60.35	13.5	814.725	45.69	91.40
300.45	3.63	1069.20	60.4	16.5	996.6	29.23	93.21

กราฟความสัมพันธ์ระหว่างมุมเลื่อนเฟสกับประสิทธิภาพ



รูปที่ 4.10 กราฟความสัมพันธ์ระหว่างมุมเลื่อนเฟสกับประสิทธิภาพ



รูปที่ 4.11 กราฟความสัมพันธ์ระหว่างกระแสขาออกกับประสิทธิภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 วิจารณ์ผลการทดลอง

จากการที่ได้ทำการทดสอบการทำงานของเครื่องตีซีทูตีซีคอนเวอร์เตอร์ที่สวิตช์ด้วยแรงดันศูนย์ กระแสศูนย์พบว่า สวิตช์ที่กึ่ง A หรือ สวิตช์ S_1 และสวิตช์ S_2 จะทำการสวิตช์ภายใต้เงื่อนไขกระแสศูนย์ โดยสังเกตได้จากรูปคลื่นที่ได้จากผลการทดลองในช่วงที่สวิตช์ S_1 และสวิตช์ S_2 นำกระแส กระแสจะลดลงจนเป็นศูนย์ ก่อนที่ตัวสวิตช์ S_1 และสวิตช์ S_2 จะหยุดนำกระแส ส่งผลให้ไม่เกิดความสูญเสียในการสวิตช์ซึ่งในขณะที่หยุดนำกระแส ซึ่งเป็นผลที่เกิดขึ้นจากการเลื่อนเฟส และตัวคาปาซิเตอร์บล็อกกิ้ง (Cb) ที่ช่วยทำให้กระแสตกลงเป็น ศูนย์รวดเร็วกว่าปกติ ด้านสวิตช์ที่กึ่ง B หรือ สวิตช์ S_3 และสวิตช์ S_4 จะทำการสวิตช์ภายใต้เงื่อนไขแรงดันศูนย์ ซึ่งจากรูปคลื่นที่ได้จากผลการทดลองในช่วงที่สวิตช์ S_3 และ สวิตช์ S_4 ไม่นำกระแส แรงดันจะตกลงเป็นศูนย์ ก่อนที่จะเริ่มนำกระแส จึงทำให้เกิดความสูญเสียในการสวิตช์ซึ่งขณะเริ่มนำกระแส เนื่องจากผลของการชาร์จ และดิสชาร์จของคาปาซิเตอร์ภายในตัวมอสเฟตนั้นเอง ดังผลการทดลองในตารางที่ 4.1

เครื่องคอนเวอร์เตอร์ได้ถูกทำการทดสอบโดยการเพิ่มโหลด และคงที่แรงดันขาออกไว้โดยการปรับเลื่อนมุมเฟสของสัญญาณขับเคลื่อนระหว่างสวิตช์กึ่ง A และสวิตช์กึ่ง B ซึ่งพบว่าเมื่อเราทำการเพิ่มโหลดให้กับเครื่องคอนเวอร์เตอร์จะทำให้กระแสมีค่าเพิ่มขึ้น และแรงดันขาออกจะมีค่าลดลงที่ละน้อย ทำให้ต้องปรับเลื่อนมุมเฟสของสัญญาณขับเคลื่อนให้มีความน้อยลง เพื่อจะทำให้แรงดันขาออกกลับมามีค่าเท่าเดิม โดยจากผลการทดลองเครื่องคอนเวอร์เตอร์มีประสิทธิภาพสูงสุด 93.21 % ที่แรงดันขาเข้า 300 V

บทที่ 5

สรุปและวิจารณ์ผลการทดลอง

5.1 สรุป

จากการศึกษาเครื่องตีซี-ตีซี คอนเวอร์เตอร์ที่สวิตช์ด้วยแรงดันศูนย์และกระแสศูนย์ โดยใช้การเลื่อนเฟสแบบพีดีบีลิวเอ็มนั้น เริ่มต้นจากการจำลองวงจรภายในโปรแกรม Simulink โดยทำการปรับค่าพารามิเตอร์ภายในวงจรจนทำให้เกิดการสวิตช์ภายใต้แรงดันศูนย์และกระแสศูนย์ และนำค่าพารามิเตอร์ที่ได้จากการจำลองไปสร้างเครื่องตีซี-ตีซี คอนเวอร์เตอร์ ซึ่งในช่วงแรกของการศึกษาโครงการนี้ได้ใช้แกนเหล็กเฟอร์ไรท์เบอร์ EE70 ซึ่งมีพื้นที่ในการพันทองแดงน้อย ส่งผลให้ในการพันรอบหม้อแปลงพันได้น้อยรอบ ทำให้ค่าอัตราขยายแรงดันของหม้อแปลงมีค่าประมาณ 1:1 จึงเปลี่ยนมาใช้แกนเหล็ก EE70 สามแกน มาทำหม้อแปลง โดยให้ด้านปฐมภูมิทำการต่อกันแบบอนุกรม ในขณะที่ด้านทุติยภูมิทำการต่อแบบขนาน เพื่อให้้ออัตราขยายแรงดันของหม้อแปลงรวมมีค่าประมาณ 3:1 ตามความต้องการ ซึ่งการจะต่อหม้อแปลงแบบนี้จะต้องพันให้หม้อแปลงทั้งสามตัวนั้นมีค่าพารามิเตอร์ต่างๆ เท่ากัน ซึ่งเมื่อได้ทำการทดสอบเครื่องคอนเวอร์เตอร์ ซึ่งเมื่อทำการจับรูปคลื่นแรงดันและกระแสที่สวิตช์กึ่ง B จะเกิดการสวิตช์ภายใต้แรงดันศูนย์ และเมื่อทำการจับรูปคลื่นแรงดันและกระแสที่สวิตช์กึ่ง A พบว่าสวิตช์ไม่ได้ทำการสวิตช์ภายใต้กระแสศูนย์ตามที่ได้จำลองด้วยโปรแกรมไว้ จึงได้กลับมาวิเคราะห์ด้วยโปรแกรม ทำให้พบว่าการที่สวิตช์ไม่สวิตช์ภายใต้เงื่อนไขกระแสศูนย์นั้น เกิดเนื่องจากค่าตัวเหนี่ยวนำสนามแม่เหล็ก (L_m) ภายในหม้อแปลงมีค่าน้อยเกินไป ซึ่งค่าตัวเหนี่ยวนำสนามแม่เหล็กของหม้อแปลงจะขึ้นอยู่กับจำนวนรอบของการพันทองแดงรอบแกน การที่เลือกใช้แกนเหล็กเฟอร์ไรท์เบอร์ EE70 ซึ่งมีพื้นที่ในการพันทองแดงน้อยจึงทำให้เกิดปัญหาขึ้น ซึ่งได้ทำการแก้ไขปัญหาที่เกิดขึ้นโดยทำการเปลี่ยนแกนเหล็กเฟอร์ไรท์ที่ใช้ในการทำหม้อแปลงให้มีขนาดใหญ่ขึ้นโดยเลือกใช้แกนเบอร์ EE80 เพื่อให้สามารถพันรอบหม้อแปลงให้ได้มากกว่ารอบขึ้น เพื่อให้ค่าตัวเหนี่ยวนำสนามแม่เหล็ก (L_m) มีค่าสูง เมื่อทำการทดสอบเครื่องคอนเวอร์เตอร์ จึงเกิดการสวิตช์ภายใต้แรงดันศูนย์กระแสศูนย์ตามผลการทดลองที่เกิดขึ้น

จากการศึกษาเครื่องคอนเวอร์เตอร์นั้น พบว่าการจะทำให้เกิดการสวิตช์ภายใต้กระแสศูนย์นั้น จะขึ้นอยู่กับค่าพารามิเตอร์ของคาปาซิเตอร์บล็อกกิ้ง, ค่าตัวเหนี่ยวนำที่ต่ออนุกรมตัว และค่าพารามิเตอร์ของหม้อแปลงที่ใช้ ในขณะที่การสวิตช์ภายใต้แรงดันศูนย์จะขึ้นอยู่กับค่าพารามิเตอร์ของตัวเหนี่ยวนำช่วยและเอาต์พุตคาปาซิเตอร์ของมอดเฟสที่ใช้เป็นอุปกรณ์สวิตช์ซึ่ง ซึ่งจะต้องอาศัยการปรับเลื่อนมุมเฟสของสัญญาณชับขาเกตให้สอดคล้องกับค่าพารามิเตอร์ เพื่อให้มีเวลาในการชาร์จและดิสชาร์จประจุของเอาต์พุตคาปาซิเตอร์ของมอดเฟสด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการทดสอบประสิทธิภาพของเครื่องคอนเวอร์เตอร์โดยการเพิ่มโหลดและเลื่อนมุมเฟสของสัญญาณระหว่างสวิทช์กึ่ง A และสวิทช์กึ่ง B ตามผลการทดลองตารางที่ 4.2 พบว่าการเพิ่มโหลดนั้นจะทำให้กระแสออกเพิ่มขึ้น และต้องทำการเลื่อนมุมเฟสของสัญญาณให้ลดลง เพื่อให้แรงดันขาออกมีค่าคงที่ โดยจากผลการทดลองนั้นประสิทธิภาพมีค่าสูงสุดที่ 93.21% โดยมีกำลังขาออกเท่ากับ 996.6 วัตต์

5.2 ข้อเสนอแนะ

จากการที่ได้ทำการศึกษาค้นคว้าทั้งการจำลองด้วยโปรแกรมทางคอมพิวเตอร์รวมถึงทำการออกแบบสร้างและทำการทดสอบจริงของเครื่องดีซีทูดีซีคอนเวอร์เตอร์สวิทช์ด้วยแรงดันศูนย์กระแสศูนย์โดยใช้การเลื่อนเฟสแบบพีดับบลิวเอ็ม เนื่องจากต้องการหม้อแปลงที่มีค่าตัวเหนี่ยวนำสนามแม่เหล็ก (Lm) มากจึงเหมาะกับงานที่ต้องการกำลังสูงๆ เพื่อที่จะเลือกใช้แกนเหล็กเฟอร์ไรท์ที่มีขนาดใหญ่



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- [1] MajidPahlevaninezhad, Pritam Das, Josef Drobnik, Praveen K. Jain and AlirezaBakhshai, A Novel ZVZCS Full-Bridge DC/DC Converter Used for ElectricVehicle, IEEE TRANSACTIONS ON POWER ELECTRONICS, 2012
- [2] อนุวัฒน์ จางวนิชเลิศ,เอกสารประกอบการสอนวิชาการออกแบบตัวเหนี่ยวนำและหม้อแปลง , สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2542
- [3] Yan Bao, Sheng Li, Jiuchun Jiang, Weige Zhang, Research and Improvement of A Zero-Voltage Zero-Current Switching Full-Bridge Converter , IEEE , 2018
- [4] ขจรศักดิ์ กิตติชาคร, ขวลิขิต มหามงคลกุล, ไพศาล ชาญพิบูลย์เกียรติ, วรวิทย์ เฉลิมบุญ, “วงจรถิษฐ์ตีซีคอนเวอร์เตอร์แบบฟูลบริดจ์สวิตซ์ด้วยแรงดันศูนย์และกระแสศูนย์” ปริญญาโท วิศวกรรมศาสตรบัณฑิต, สาขาวิชาวิศวกรรมไฟฟ้า, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2541.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

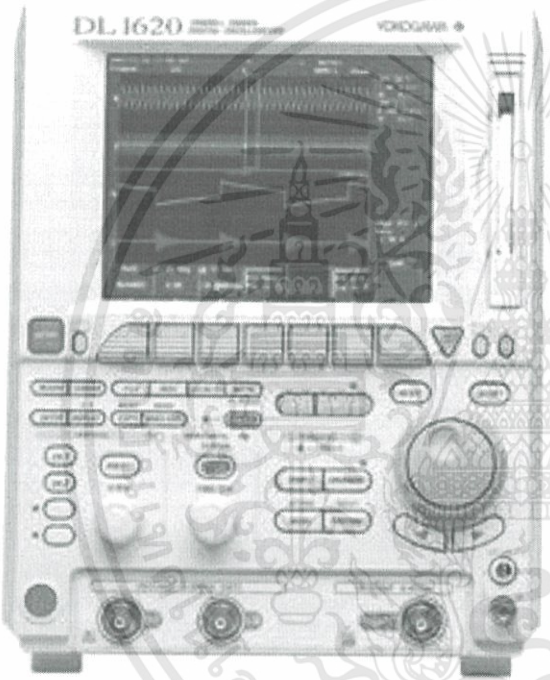


ภาคผนวก

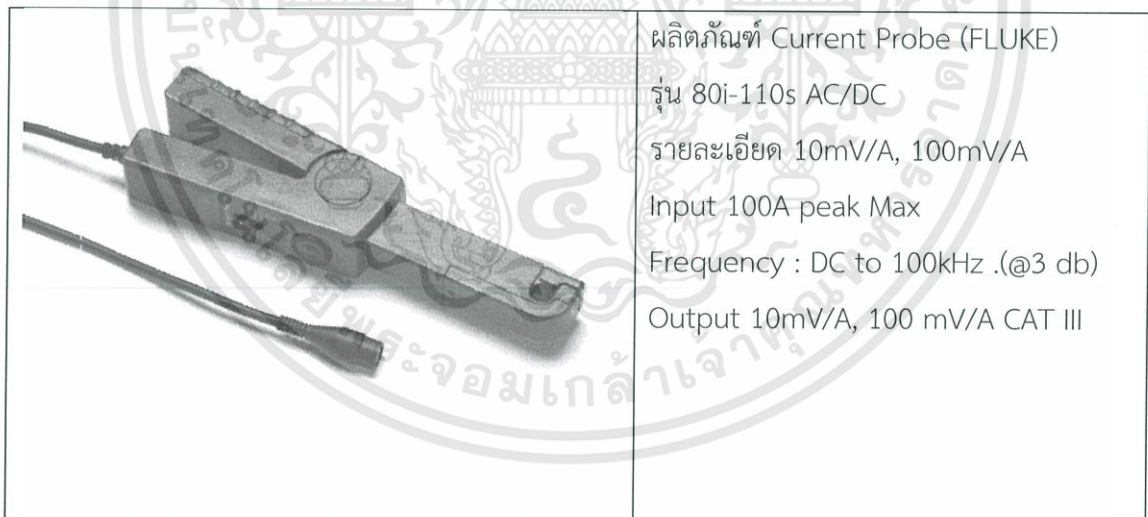
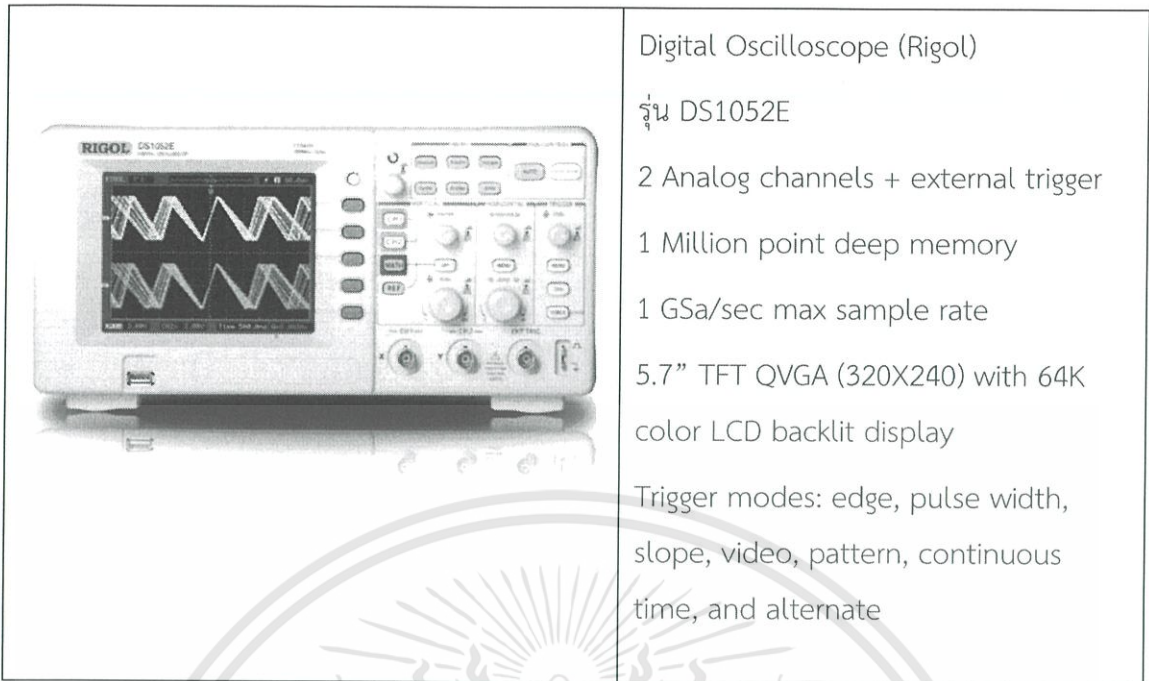
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก.

ข้อมูลอุปกรณ์การวัด

	<p>Digital Oscilloscope (YOKOGAWA) รุ่น DL1620 (2 Channel) รายละเอียด 200 Mhz Analog Bandwidth 200 MS/s on two channel 8 bit vertical resolution DC to 30 Mhz, 850V (DC+AC peak)2% DC accuracy, Internal low pass filter</p>
--	--

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ผลิตภัณฑ์ Digital Multi Meter (Hewlett Packard)

รุ่น 973A

รายละเอียด Vac or Vdc : 0 to 1000/1000
Volts

Iac or Idc : 0 to 10 Amps



ผลิตภัณฑ์ CLAMP METER รุ่น CM-9942G

รายละเอียด วัด ACV, ACA, DCV, Ohms,
Hz, Capacitance, Diode

สมาร์ตฟังก์ชัน Auto Range

ฟังก์ชัน “A” สำหรับวัด ACA

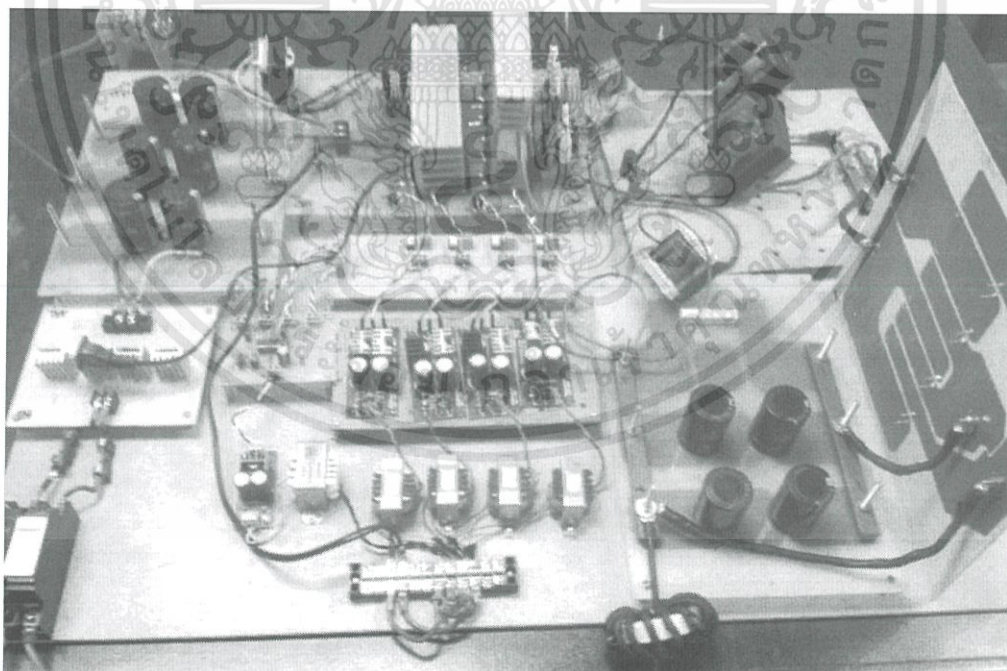
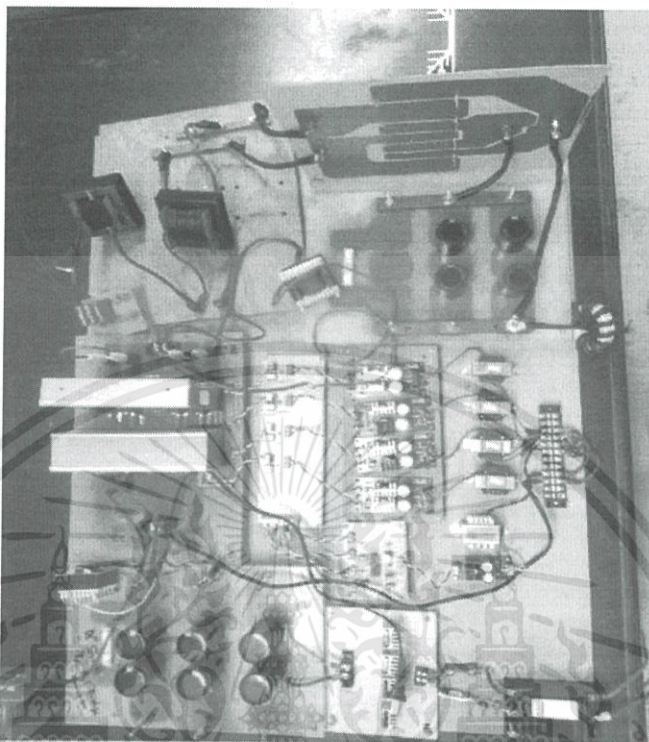
ฟังก์ชัน “V” สำหรับวัด ACV, DCV

ฟังก์ชัน “Ω” สำหรับวัด Resistance,
Diode, Capacitance

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

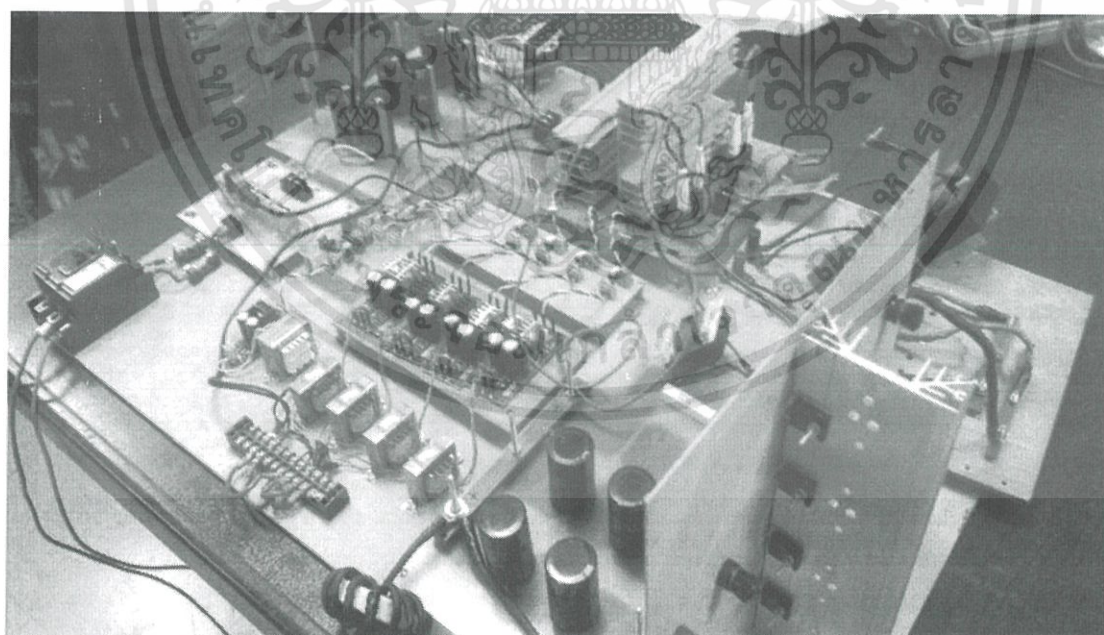
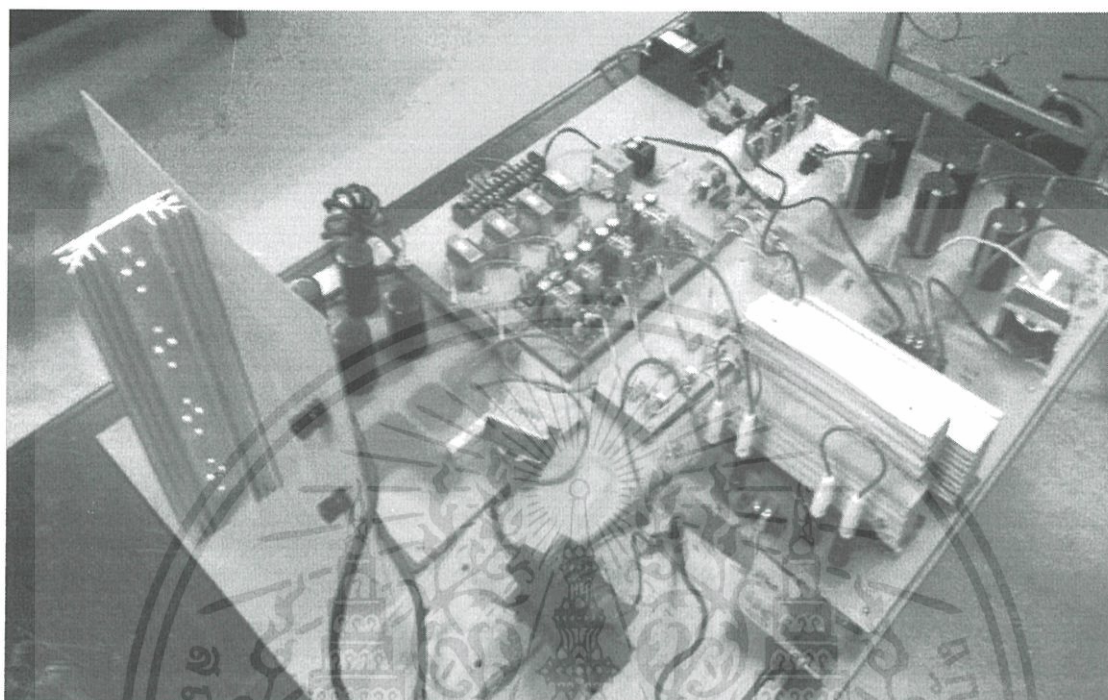
ภาคผนวก ข.

ภาพโครงงานโดยรวมของงานวิจัย และภาพต้นแบบงานวิจัย



ภาพโครงงานโดยรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพโครงงานโดยรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ค.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Phase Shift Resonant Controller

FEATURES

- ▶ Programmable Output Turn On Delay; Zero Delay Available
- ▶ Compatible with Voltage Mode or Current Mode Topologies
- ▶ Practical Operation at Switching Frequencies to 300kHz
- ▶ Four 100mA Totem Pole Outputs
- ▶ 10MHz Error Amplifier
- ▶ Pin Programmable Undervoltage Lockout
- ▶ Low Startup Current - 150µA
- ▶ Soft Start Control
- ▶ Outputs Active Low During UVLO

DESCRIPTION

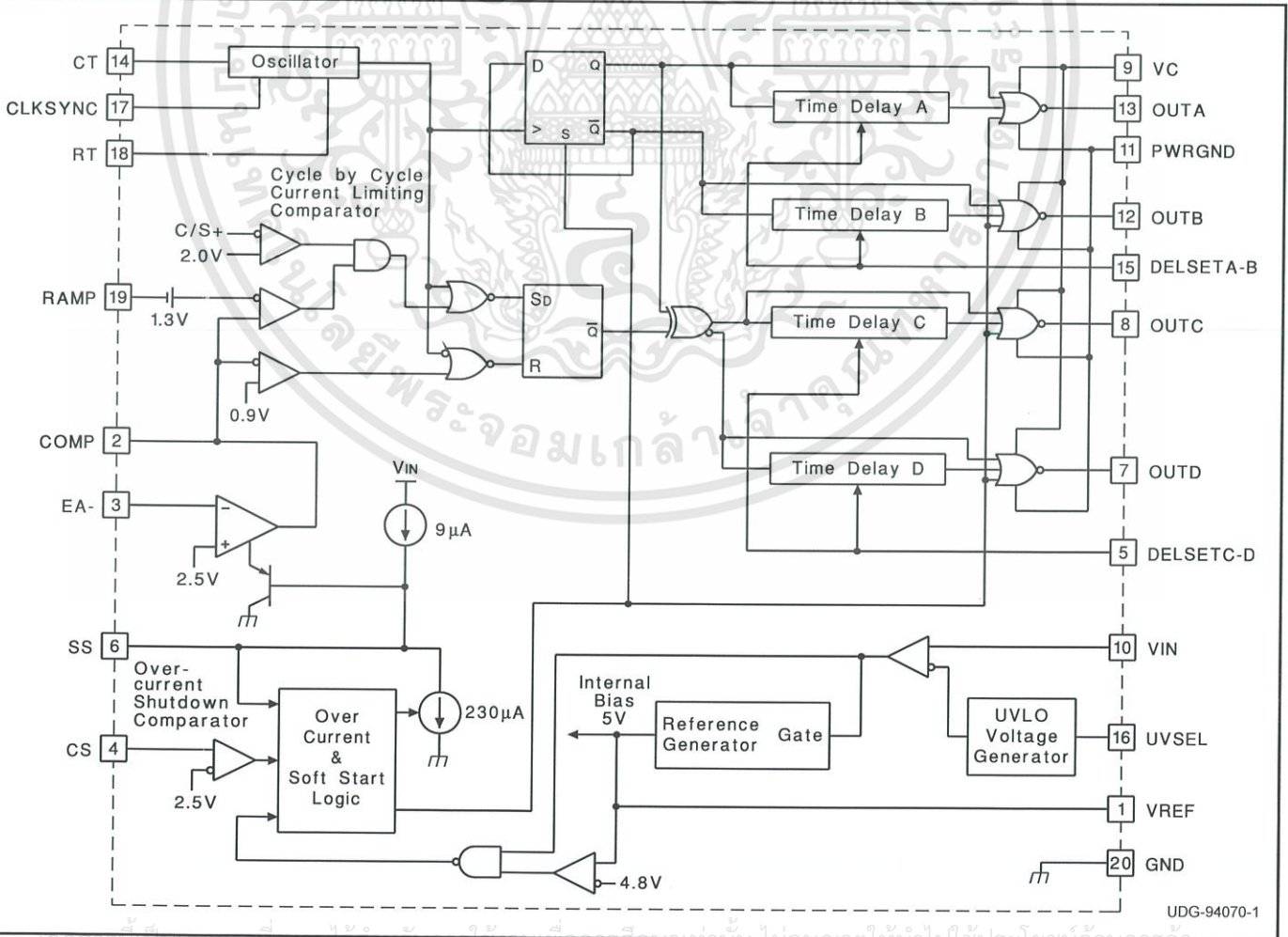
The UC3879 controls a bridge power stage by phase shifting the switching of one half-bridge with respect to the other. This allows constant frequency pulse width modulation in combination with resonant, zero-voltage switching for high efficiency performance. The UC3879 can be configured to provide control in either voltage mode or current mode operation, with overcurrent shutdown for fast fault protection.

Independently programmable time delays provide dead-time at the turn-on of each output stage, allowing time for each resonant switching interval.

With the oscillator capable of operating in excess of 600kHz, overall output switching frequencies to 300kHz are practical. In addition to the standard free running mode, with the CLKSYNC pin, the user may configure the UC3879 to accept an external clock synchronization signal. Alternatively, up to three units can be locked together with the operational frequency determined by the fastest device.

Protective features include an undervoltage lockout and overcurrent protection. Additional features include a 10MHz error amplifier, a 5V precision reference, and soft start. The UC3879 is available in 20 pin N, J, DW, and Q and 28 pin L packages.

3 BLOCK DIAGRAM



ABSOLUTE MAXIMUM RATINGS

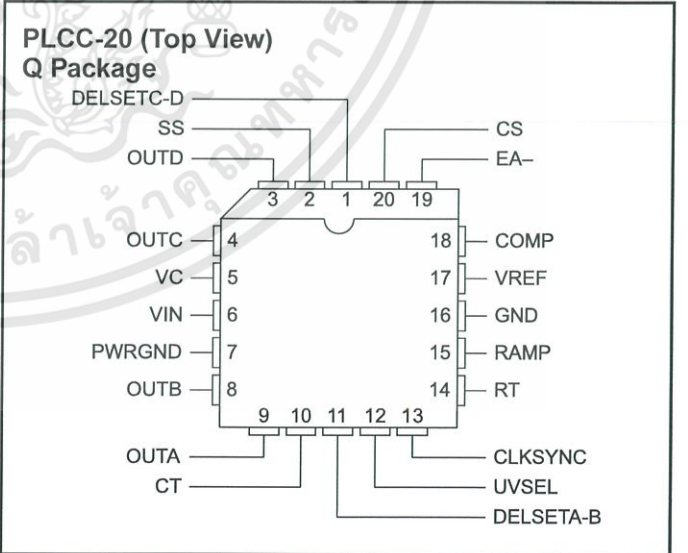
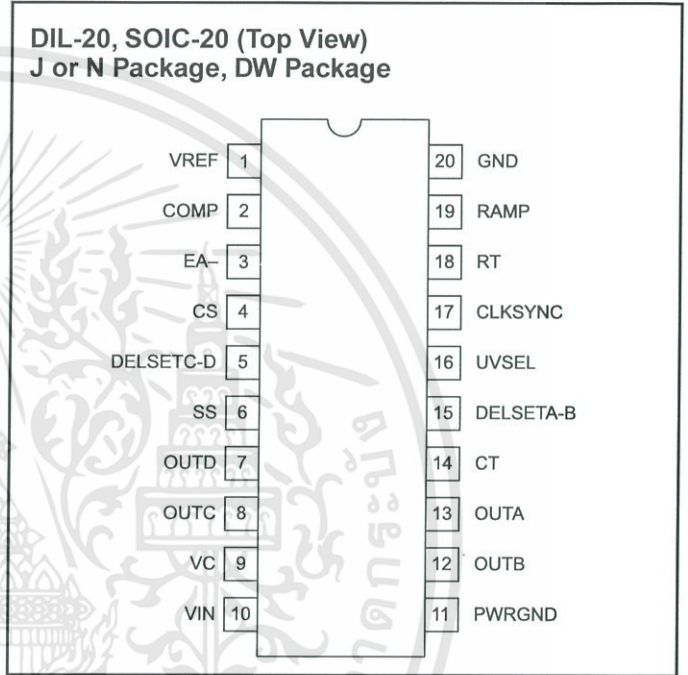
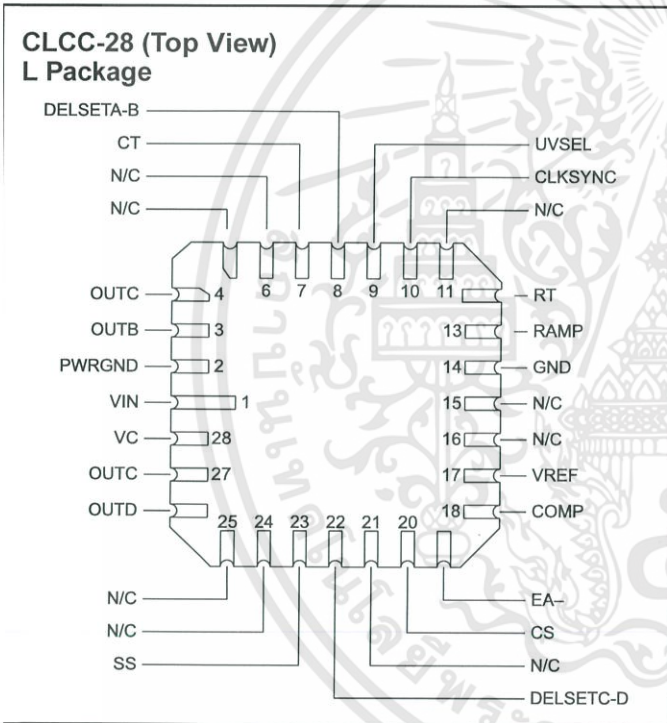
Supply Voltage (VC, VIN) 20V
 Output Current, Source or Sink, DC 20mA
 Analog I/Os
 (Pins 1, 2, 3, 4, 5, 6, 14, 15, 17, 18, 19) -0.3 to 5.3V
 (Pin 16) -0.3V to VIN
 Storage Temperature Range -65°C to +150°C
 Junction Temperature -55°C to +150°C
 Lead Temperature (Soldering, 10 sec.) +300°C

Notes: Pin references are to 20 pin DIL and SOIC packages.
 All voltages are with respect to ground unless otherwise stated.
 Currents are positive into, negative out of the specified terminal.
 Consult Packaging Section of Databook for thermal limitations and considerations of packages.

Table I. Product Selection Guide

	TEMPERATURE RANGE	AVAILABLE PACKAGES
UCC1879	- 55°C to +125°C	J, L
UCC2879	- 40°C to +85°C	N, DW, Q, J, L
UCC3879	0°C to +70°C	N, DW, Q

CONNECTION DIAGRAMS



ELECTRICAL CHARACTERISTICS Unless specified; VC = VIN = VUVSEL = 12V, CT = 470pF, RT = 9.53k, RDELSETA-B = RDELSEC-D = 4.8k, CDELSETA-B = CDELSETC-D = 0.01μF, TA = TJ.

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Undervoltage Lockout					
Start Threshold	VUVSEL = VIN	9	10.75	12.5	V
	VUVSEL = Open	12.5	15.25	16.5	V
UVLO Hysteresis	VUVSEL = VIN	1.15	1.75	2.15	V
	VUVSEL = Open	5.2	6	7.4	V
Input Bias, UVSEL Pin	VUVSEL = VIN = 8V		30		μA
Supply Current					
I _{VIN} Startup	VIN = VUVSEL = 8V, VC = 18V, I _{DELSETA-B} = I _{DELSETC-D} = 0		150	600	μA
I _{VC} Startup	VIN = VUVSEL = 8V, VC = 18V, I _{DELSETA-B} = I _{DELSETC-D} = 0		10	100	μA
I _{VIN} Operating	UC3879, UC2879		23	33	mA
	UC1879		23	36	mA
I _{VC} Operating			4	8	mA
Voltage Reference					
Output Voltage	T _J = +25°C	4.92	5	5.08	V
Line Regulation	11V < VIN < 18V		1	10	mV
Load Regulation	I _{VREF} = -10mA		5	20	mV
Total Variation	Line, Load, Temperature	4.875		5.125	V
Short Circuit Current	VREF = 0V, T _J = 25°C		-60	-15	mA
Error Amplifier					
Error Amplifier Input Voltage		2.4	2.5	2.6	V
Input Bias Current			0.6	3	μA
AVOL	1V < V _{COMP} < 4V	60	90		dB
PSRR	11V < VIN < 18V	85	100		dB
Output Sink Current	V _{COMP} = 1V	1	2.5		mA
Output Source Current	V _{COMP} = 4V		-1.3	-0.5	mA
Output Voltage High	I _{COMP} = -0.5mA	4	4.7	5	V
Output Voltage Low	I _{COMP} = 1mA	0	0.5	1	V
Slew Rate	T _A = +25°C	6	11		V/μs
PWM Comparator					
RAMP Offset Voltage	T _J = 25°C, Note 3	1.1	1.25	1.4	V
PWM Phase Shift, T _{DELSETA-B} , T _{DELSETC-D} = 0, Note 1	V _{COMP} > V _{RAMPpeak} + V _{RAMPoffset}	98	99.7	102	%
	V _{COMP} < Zero Phase Shift Voltage	0	0.3	2	%
Output Skew, T _{DELSETA-B} , T _{DELSETC-D} = 0, Note 1	V _{COMP} > V _{RAMPpeak} + V _{RAMPoffset}		10		ns
	V _{COMP} < Zero Phase Shift Voltage		10		ns
Ramp to Output Delay, T _{DELSETA-B} = 0, T _{DELSETC-D} = 0	UC3879, UC2879		115	250	ns
	UC1879		115	300	ns
Oscillator					
Initial Accuracy	T _A = 25°C	180	200	220	kHz
Voltage Stability	11V < VIN < 18V		1	2	%
Total Variation	Line, Temperature	160	200	240	kHz
CLKSYNC Threshold		2.3	2.5	2.7	V
Clock Out High		2.8	4		V
Clock Out Low		0.5	1	1.5	V
Clock Out Pulse Width			400	600	ns
Ramp Valley Voltage			0.2	0.4	V

ELECTRICAL CHARACTERISTICS Unless specified; VC = VIN = VUVSEL = 12V, CT = 470pF, RT = 9.53k, RDELSETA-B = RDELSEC-D = 4.8k, CDELSETA-B = CDELSETC-D = 0.01μF, TA = TJ.

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Ramp Peak Voltage		2.8	2.9	3.2	V
Current Limit					
Input Bias	VCS = 3.0V		2	10	μA
Threshold Voltage		2.35	2.5	2.65	V
Delay to OUTA, B, C, D			160	300	ns
Cycle-by-Cycle Current Limit					
Input Bias	VCS = 2.2V		2	10	μA
Threshold Voltage		1.85	2	2.15	V
Delay to Output Zero Phase			110	300	ns
Soft Start/Reset Delay					
Charge Current	VSS = 0.5V	-20	-9	-3	μA
Discharge Current	VSS = 1V	120	230		μA
Restart Threshold		4.3	4.7		V
Discharge Level			300		mV
Output Drivers					
Output Low Level	IOUT = 10mA		0.3	0.4	V
Output High Level	IOUT = -10mA, Referenced to VC		2.2	3	V
Delay Set (Note 5)					
Delay Time	RDELSETA-B = RDELSETC-D = 4.8k	300	430	600	ns
Delay Time	RDELSETA-B = RDELSETC-D = 1.9k	130	170	250	ns
Zero Delay	VDELSETA-B = VDELSETC-D = 5V		5		ns

Note 1. Phase shift percentage (0% = 0°, 100% = 180°) is defined as $\theta = \frac{200}{T} \Phi$ %

where θ is the phase shift, and Φ and T are defined in Figure 1. At 0% phase shift, Φ is the output skew.

Note 2. Delay time is defined as:

$$\text{delay} = T \cdot \left(\frac{1}{2} - \text{duty cycle} \right)$$

where T is defined in Figure 1.

Note 3. Ramp offset voltage has a temperature coefficient of about -4mV/°C.

Note 4. The zero phase shift voltage is the voltage measured at COMP which forces zero phase shift. This condition corresponds to zero effective output power. Zero phase shift voltage as a temperature coefficient of about -2mV/°C.

Note 5. Delay time can be programmed via resistors from the delay set pins to ground.

$$\text{Delay Time} = \left(0.89 \cdot 10^{-10} \cdot R_{\text{DELAY}} \right) \text{sec}$$

the recommended range for R_{DELAY} is 1.9k to 10k.

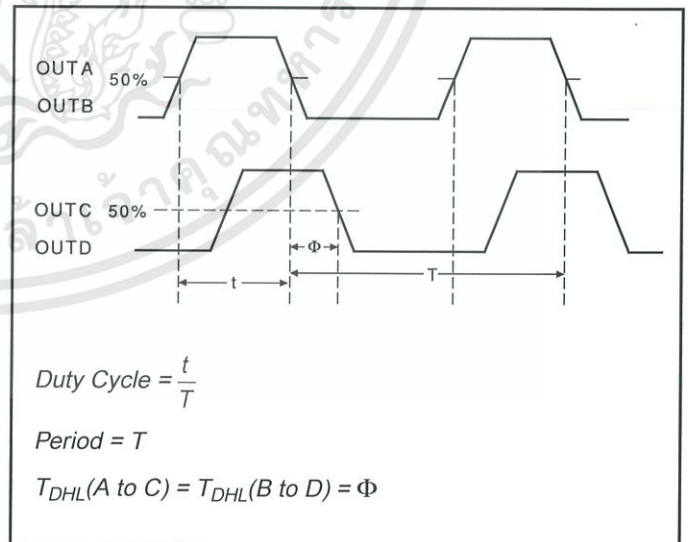


Figure 1. Phase Shift, Output Skew & Delay Time Definitions

PIN DESCRIPTIONS

CLKSYNC (Bi-directional Clock and Synchronization): Used as an output, CLKS SYNC provides a clock signal. As an input, this pin provides a synchronization point. Multiple UC3879s, each with their own local oscillator frequency, may be connected together by the CLKS SYNC pin, and they will synchronize to the fastest oscillator. This pin may also be used to synchronize the UC3879 to an external clock, provided the frequency of the external signal is higher than the frequency of the local oscillator. CLKS SYNC is internally connected to an emitter follower pull-up and a current source pull-down (300µA typical). Therefore an external resistor to GND can be used to improve the CLKS SYNC pin's ability to drive capacitive loads.

COMP (Error Amplifier Output): This pin is the output of the gain stage for overall feedback control. Error amplifier output voltage levels below 0.9 volt forces zero phase shift. Since the error amplifier has a relatively low current drive capability, the output may be overridden by driving it with a sufficiently low impedance source.

T (Oscillator Frequency Set): After choosing R_T to set the required upper end of the linear duty cycle range, the timing capacitor (CT) value is calculated to set the oscillator frequency as follows:

$$CT = \frac{D_{lin}}{1.08 \cdot RT \cdot f}$$

Connect the timing capacitor directly between CT and GND. Use a high quality ceramic capacitor with low ESL and ESR for best results. A minimum CT value of 200pF ensures good accuracy and less susceptibility to circuit layout parasitics. The oscillator and PWM are designed to provide practical operation to 600kHz.

S (Current Sense): This pin is the non-inverting input to the two current fault comparators whose references are set internally to fixed values of 2.0V and 2.5V. When the voltage at this pin exceeds 2.0V, and the error amplifier output voltage exceeds the voltage on the ramp input, the phase shift limiting overcurrent comparator will limit the phase shifting on a cycle-by-cycle basis. When the voltage at this pin exceeds 2.5V, the current fault latch is set, the outputs are forced OFF, and a soft start cycle is initiated. If a constant voltage above 2.5V is applied to this pin the outputs are disabled and held low. When CS is brought below 2.5V, the outputs will begin switching at degrees phase shift before the SS pin begins to rise. This condition will not prematurely deliver power to the load.

DELSETA-B, DELSETC-D (Output Delay Control): The user programmed currents from these pins to GND set the turn on delay for the corresponding output pair. This delay is introduced between the turn off of one switch and the turn on of another in the same leg of the bridge to allow resonant switching to take place. Separate delays are provided for the two half-bridges to accommodate differences in the resonant capacitor charging currents.

EA- (Error Amplifier Inverting Input): This is normally connected to the voltage divider resistors which sense the power supply output voltage level. The loop compensation components are connected between this pin and COMP.

GND (Signal Ground): All voltages are measured with respect to GND. The timing capacitor on CT, and bypass capacitors on VREF and VIN should be connected directly to the ground plane near GND.

OUTA – OUTD (Outputs A-D): The outputs are 100mA totem pole output drivers optimized to drive FET driver ICs. The outputs operate as pairs with a nominal 50% duty cycle. The A-B pair is intended to drive one half-bridge in the external power stage and is synchronized to the clock waveform. The C-D pair drives the other half-bridge with switching phase shifted with respect to the A-B outputs.

PWRGND (Power Ground): VC should be bypassed with a ceramic capacitor from VC to the section of the ground plane that is connected to PWRGND. Any required bulk reservoir capacitor should be connected in parallel. PWRGND and GND should be connected at a single point near the chip to optimize noise rejection and minimize DC voltage drops.

RAMP (Voltage Ramp): This pin is the input to the PWM comparator. Connect it to CT for voltage mode control. For current mode control, connect RAMP to CS and also to the output of the current sense transformer circuit. Slope compensation can be achieved by injecting a portion of the ramp voltage from CT to RAMP.

PIN DESCRIPTIONS (cont.)

RT (Clock/Sync Duty Cycle Set Pin): The UC3879 oscillator produces a sawtooth waveform. The rising edges generated by connecting a resistor from RT to GND and a capacitor from CT to GND (see CT pin description). During the rising edge, the modulator has linear control of the duty cycle. The duty cycle jumps to 100% when the voltage on COMP exceeds the oscillator peak voltage. Selection of RT should be done first, based on the required upper end of the linear duty cycle range (D_{lin}) as follows:

$$RT = \frac{2.5}{10mA \cdot (1 - D_{lin})}$$

Recommended values for RT range from 2.5k to 100k.

SS: Connect a capacitor between this pin and GND to set the soft start time. The voltage at SS will remain near zero volts as long as VIN is below the UVLO threshold. Soft start will be pulled up to about 4.8V by an internal μA current source when VIN and VREF become valid (assuming a non-fault condition). In the event of a current fault (CS voltage exceeding 2.5V), soft start will be pulled to GND and then ramp to 4.8V. If a fault occurs during the soft start cycle, the outputs will be immediately disabled and soft start must fully charge prior to resetting the fault latch. For paralleled controllers, the soft start pins may be paralleled to a single capacitor, but the charge currents will be additive.

UVSEL: Connecting this pin to VIN sets a turn on voltage of 10.75V with 1.5V of UVLO hysteresis. Leaving the pin open-circuited programs a turn on voltage of 15.25V with 6.0V of hysteresis.

VC (Output Switch Supply Voltage): This pin supplies power to the output drivers and their associated bias circuitry. The difference between the output high drive and VC is typically 2.1V. This supply should be bypassed directly to PWRGND with a low ESR/ESL capacitor.

VIN (Primary Chip Supply Voltage): This pin supplies power to the logic and analog circuitry on the integrated circuit that is not directly associated with driving the output stages. Connect VIN to a stable source above 12V for normal operation. To ensure proper functionality, the UC3879 is inactive until VIN exceeds the upper undervoltage lockout threshold. This pin should be bypassed directly to GND with a low ESR/ESL capacitor.

NOTE: When VIN exceeds the UVLO threshold the supply current (I_{IN}) jumps from about 100 μA to greater than 20mA. If the UC3879 is not connected to a well bypassed supply, it may immediately enter the UVLO state again. Therefore, sufficient bypass capacity must be added to ensure reliable startup.

VREF: This pin provides an accurate 5V voltage reference. It is internally short circuit current limited. VREF is disabled while VIN is below the UVLO threshold. The circuit is also disabled until VREF reaches approximately 4.75V. For best results bypass VREF with a 0.1 μF , low ESR/ESL capacitor.

ADDITIONAL INFORMATION

Please refer to the following Unitorde publications for additional information. The following three topics are available in the Applications Handbook.

[1] Application Note U-154, *The New UC3879 Phase-Shifted PWM Controller Simplifies the Design of Zero Voltage Transition Full-Bridge Converters* by Laszlo Balogh.

[2] Application Note U-136, *Phase Shifted, Zero Voltage Transition Design Considerations and the UC3875 PWM Controller* by Bill Andreyck.

Design Note DN-63, *The Current-Doubler Rectifier: An Alternative Rectification Technique for Push-Pull and Bridge Converters* by Laszlo Balogh.

IMPORTANT NOTICE

Texas Instruments and its subsidiaries (TI) reserve the right to make changes to their products or to discontinue any product or service without notice, and advise customers to obtain the latest version of relevant information to verify, before placing orders, that information being relied on is current and complete. All products are sold subject to the terms and conditions of sale supplied at the time of order acknowledgement, including those pertaining to warranty, patent infringement, and limitation of liability.

TI warrants performance of its semiconductor products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are utilized to the extent TI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except those mandated by government requirements.

CERTAIN APPLICATIONS USING SEMICONDUCTOR PRODUCTS MAY INVOLVE POTENTIAL RISKS OF DEATH, PERSONAL INJURY, OR SEVERE PROPERTY OR ENVIRONMENTAL DAMAGE ("CRITICAL APPLICATIONS"). TI SEMICONDUCTOR PRODUCTS ARE NOT DESIGNED, AUTHORIZED, OR WARRANTED TO BE SUITABLE FOR USE IN LIFE-SUPPORT DEVICES OR SYSTEMS OR OTHER CRITICAL APPLICATIONS. INCLUSION OF TI PRODUCTS IN SUCH APPLICATIONS IS UNDERSTOOD TO BE FULLY AT THE CUSTOMER'S RISK.

In order to minimize risks associated with the customer's applications, adequate design and operating safeguards must be provided by the customer to minimize inherent or procedural hazards.

TI assumes no liability for applications assistance or customer product design. TI does not warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right of TI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used. TI's publication of information regarding any third party's products or services does not constitute TI's approval, warranty or endorsement thereof.

Copyright © 1999, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This datasheet has been download from:

www.datasheetcatalog.com

Datasheets for electronics components.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

THE NEW UC3879 PHASE-SHIFTED PWM CONTROLLER SIMPLIFIES THE DESIGN OF ZERO VOLTAGE TRANSITION FULL-BRIDGE CONVERTERS

by Laszlo Balogh

INTRODUCTION

This Application Note will introduce the UC3879 integrated circuit and compare its performance to its predecessors, the UC3875/6/7/8 controller family. These integrated circuits provide all necessary control, decoding, protection and drive functions to successfully manage the operation of the full-bridge converter with phase-shifted control. This integrated solution greatly simplifies the design procedure and offers significant savings in development time and printed circuit board real-estate for the designer.

Using the conventional full-bridge topology with phase-shifted control technique has already demonstrated its superiority in medium to high power, DC-to-DC power conversion. This control

method provides well controlled dv/dt values and zero-voltage switching of all primary side semiconductors in the power stage over nearly all operating conditions. Several publications [1-8] discussed the details of operation including equivalent circuits for the resonant transitions for both legs of the bridge converter, conditions for zero-voltage switching and describing further improvement possibilities. The major benefits offered by this approach are a simpler power stage than its hard switched counterpart, utilizing circuit parasitics instead of being penalized by them, improved efficiency and lower EMI level. These significant advantages are realized with a slightly more complex control algorithm.

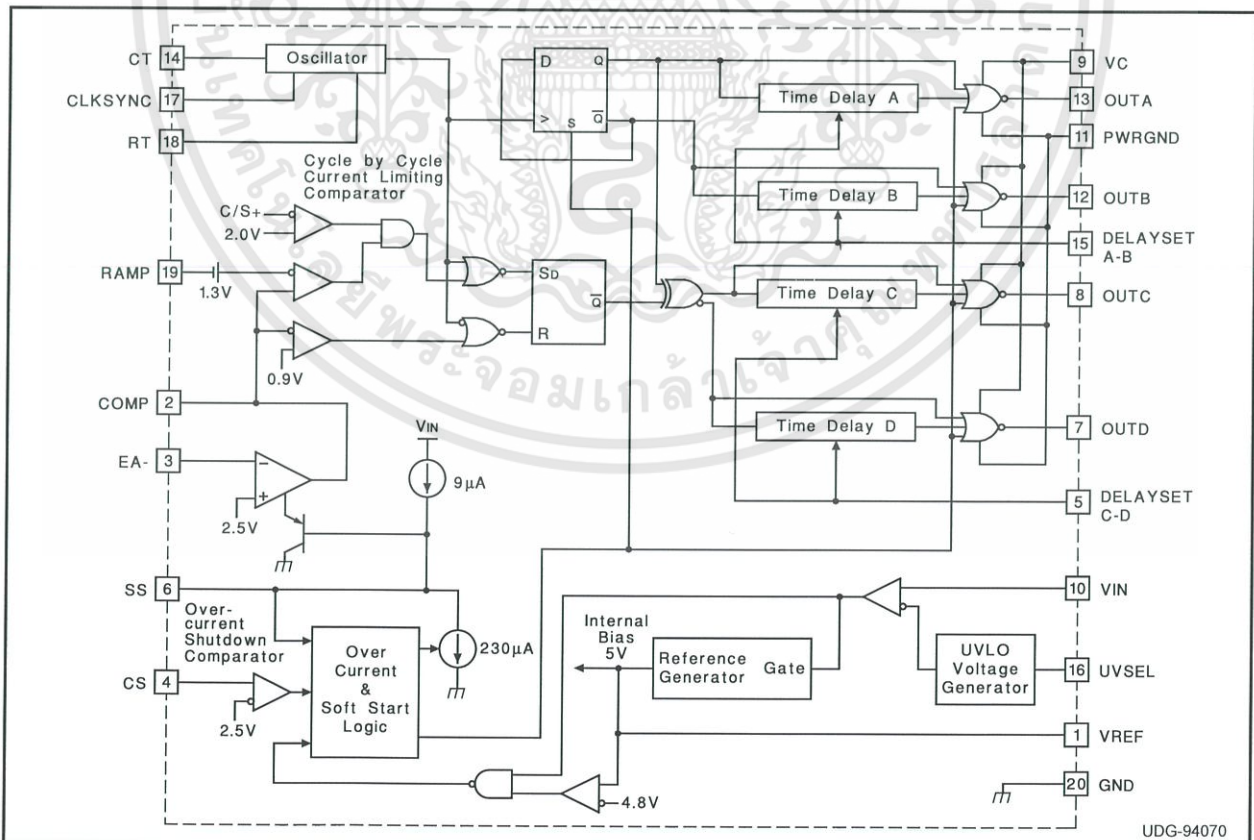


Figure 1. UC3879 Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**UNITRODE UC3879 PHASE-SHIFT
PWM CONTROL IC - BLOCK DIAGRAM**

The UC3879 is an improved version of the previously introduced UC3875 controller family. The internal architecture of the IC is shown in Figure 1.

The undervoltage lockout level of the UC3879 is user selectable by the UVSEL pin. Two predefined thresholds are available. If the UVSEL pin is floating, the chip starts running when the supply voltage exceeds 15.25V on the VIN pin. In case the UVSEL pin is externally connected to the VIN pin, operation starts at 10.75V. Independent of the selected start up option, the UC3879 goes to an undervoltage lockout mode when the input voltage falls below approximately 9.25V. The threshold levels reflect the two most commonly used auxiliary power generation methods; bootstrap or off-line.

The operating frequency of the synchronizable oscillator is programmed by two external components. The resistor from the RT pin to ground defines the charge current of the timing capacitor while the discharge current is internally fixed at 10mA. This way, the duty-cycle (D_{OSC}) of the oscillator, which corresponds to the duty ratio of the signal appearing on the CLKS SYNC output of the IC, can be set accurately based on the relationship:

$$RT = \frac{2.5V}{0.01A \cdot D_{OSC}}$$

The minimum recommended pulse width for reliable operation is around 250nsec and for all practical applications it should not exceed 500nsec. Hence, D_{OSC} shall be determined based on the clock frequency as:

$$D_{OSC} = (250nsec \dots 500nsec) \cdot f_{CLOCK}$$

The timing capacitor, connected between the CT pin and ground, in combination with the already defined RT value determines the clock frequency (f_{CLOCK}) by the following formula:

$$CT = \frac{(1 - D_{OSC})}{1.08 \cdot RT \cdot f_{CLOCK}}$$

In practice, the selection of proper capacitance values are much more difficult than those of the resistors. Therefore, one might first select the appropriate capacitor value to fulfill the requirement based on the following simple table:

Frequency Range	Capacitance
$f_{CLOCK} < 30kHz$	2.2nF
$30kHz < f_{CLOCK} < 100kHz$	680pF
$100kHz < f_{CLOCK}$	220pF

After choosing the value of the timing capacitor, the required resistance can be calculated as:

$$RT \cong \frac{0.47 + 0.07 \cdot \sqrt{47.17 - 5 \cdot 10^4 \cdot CT \cdot f_{CLOCK}}}{CT \cdot f_{CLOCK}}$$

Figure 2 shows the solution of the timing equations for the most commonly used frequency range. It offers a quick guide to estimate the required resistor value.

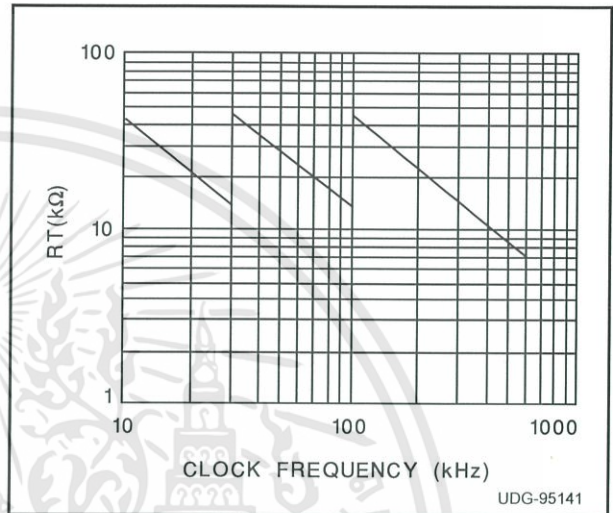


Figure 2. Timing Resistor (RT) vs. Oscillator Frequency

During free-running operation the capacitor voltage changes between nearly 0V and 2.9V linearly. Typical operating waveforms for free-running and synchronized operation are demonstrated in Figure 3.

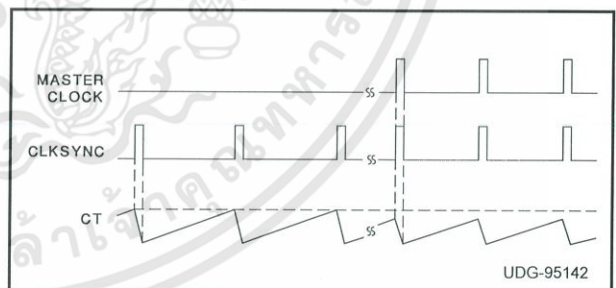


Figure 3. Oscillator Waveforms

a) Free-running; b) Synchronized Operation

Synchronization can be attained by driving the CLKS SYNC pin from another UC3879 or by external circuitry as shown in Figure 4.

In both cases, all ICs will synchronize to the IC or external clock signal with the highest free-running frequency. The resistors R1 to Rn may be needed to properly terminate the synchronization bus and to keep the sync pulse narrow due to capacitance loading the line.

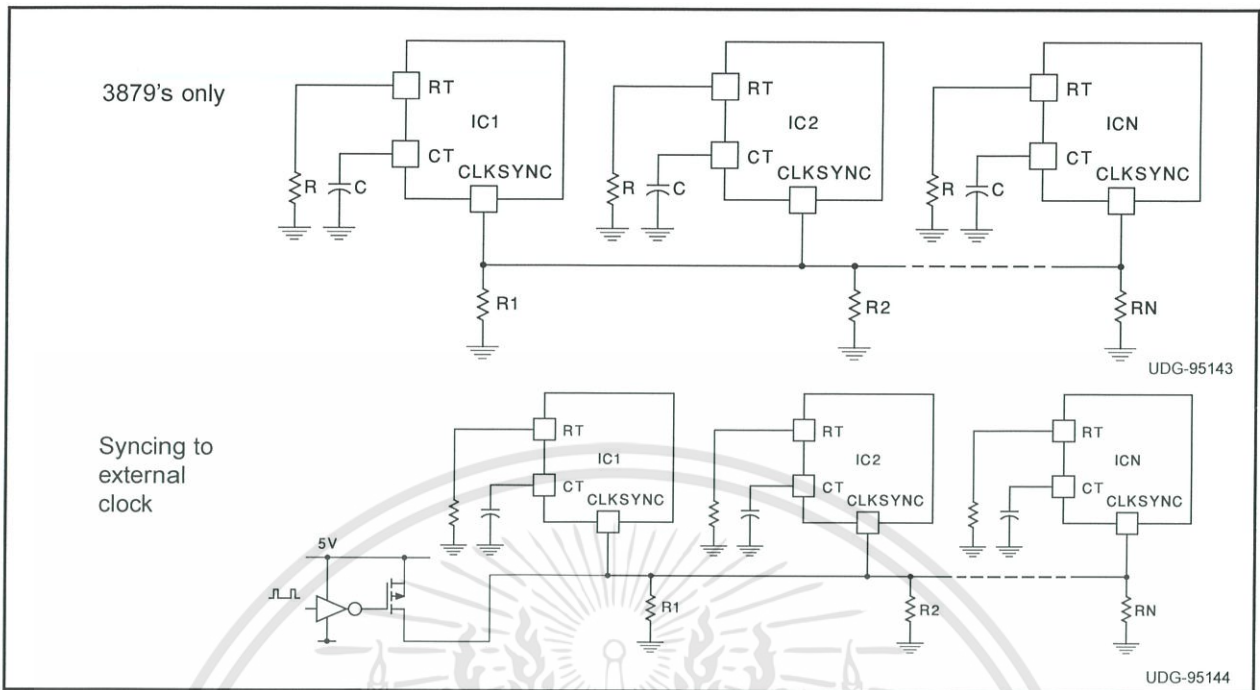


Figure 4. Typical Synchronization Schemes

An additional benefit of using local timing components for each individual oscillator is that it allows the synchronizing connections among the ICs to be broken without any local loss of functionality.

Output regulation is achieved using the 10MHz gain bandwidth on-board error amplifier. The noninverting input of the error amplifier is internally connected to a 2.5V reference. The inverting input (E/A-) and the output of the amplifier (E/A OUT) are accessible for feedback and compensation purposes. The

output of the error amplifier is utilized to command the high speed PWM circuit. This signal is compared to the RAMP input of the IC having a usable input voltage range from zero to 2.9V.

Soft-start is accomplished with a capacitor from the soft-start pin (SS) to ground. During the soft-start period, the soft-start output of the error amplifier is clamped to the capacitor voltage which is gradually increased from zero to about 4.8V. It corresponds to pulse width, phase shift or peak current limiting

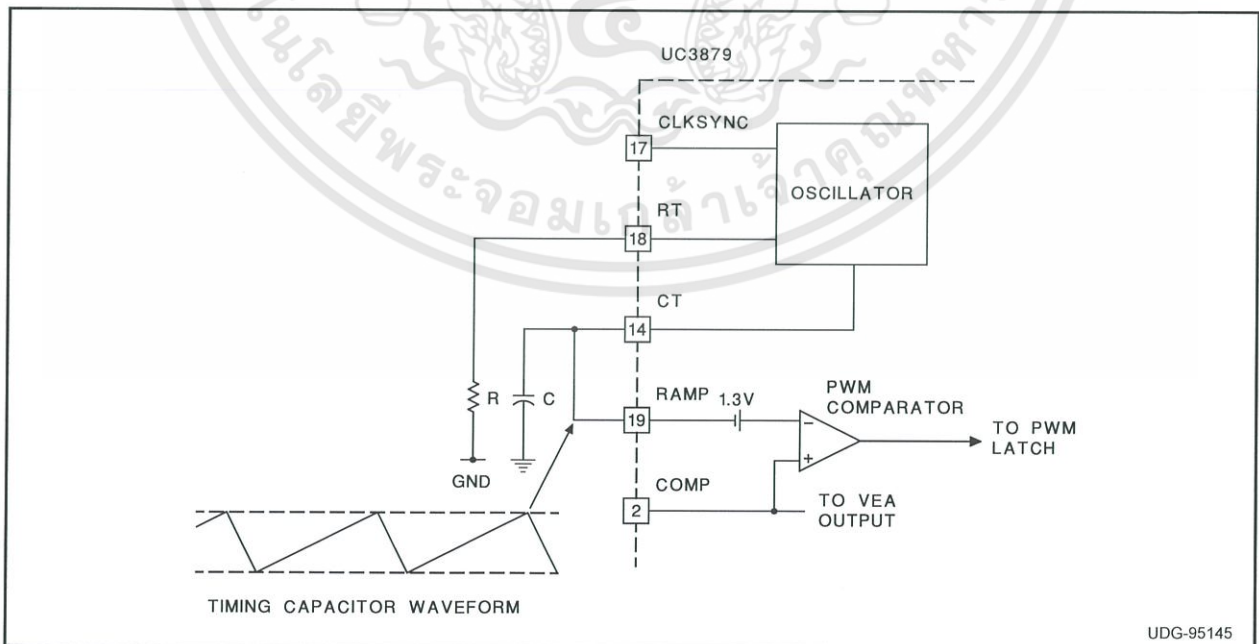


Figure 5. UC3879 with Voltage Mode Control

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ 3 อังอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

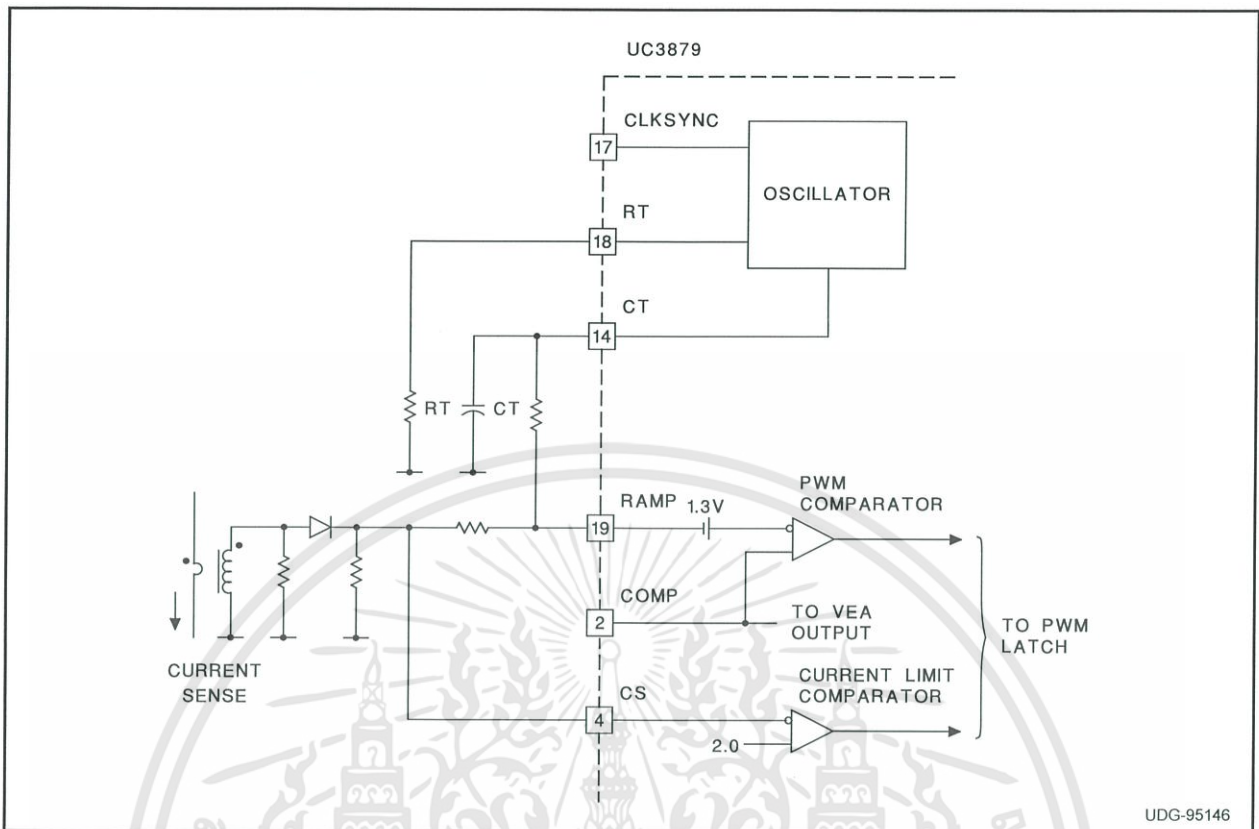


Figure 6. UC3879 with Peak Current Mode Control

depending on the exact implementation.

The UC3879 is equally suited for conventional voltage mode control or for peak current mode control. When used in voltage mode, the CT signal is directly fed to the RAMP terminal as indicated in Figure 5.

In current mode operation, the RAMP signal is the

sum of the current sense signal and the slope compensation, derived from the voltage across the timing capacitor as it is shown in Figure 6.

Fault protection is established by two independent current limiting circuits which accept a 0V to 2.5V amplitude maximum current sense signal on their CS input pin. They provide cycle-by-cycle and shut-down type current limit protection in both voltage or

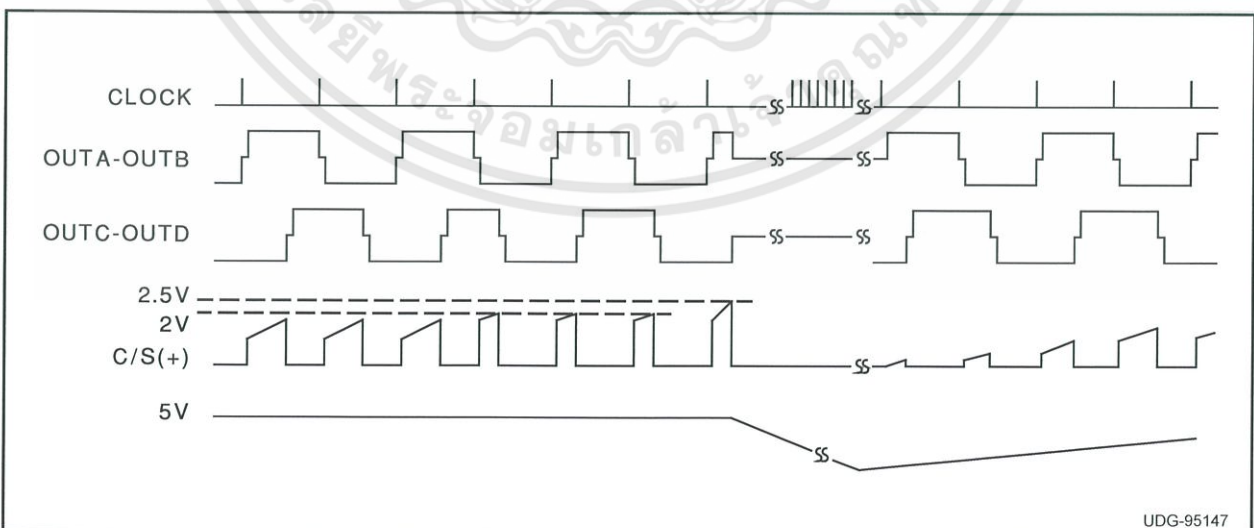


Figure 7. Operation of the Current Limiting Circuits (typical waveforms)

current mode operation. The characteristic waveforms are presented in Figure 7.

The fault protection circuits are inactive until the instantaneous voltage on the CS pin remains below the first threshold of 2V. When the signal on the CS pin exceeds 2V the existing output pulse is terminated. This first level of overload protection provides an effective defense mechanism to protect the primary side semiconductors against excessive current stress and to establish a rough input power limitation for the converter based on cycle-by-cycle current limit action.

At more severe overload conditions, this protection method is not adequate. For these cases, the UC3879 offers a second level of security. When the current sense signal on the CS pin would exceed, even momentarily, the 2.5V maximum value, the IC will initiate a full soft-start cycle to prevent catastrophic failure. If the load conditions do not change, hiccup mode will be established to reduce component stresses and to limit average power dissipation to a fail safe level.

The four totem pole OUTputs of the UC3879 can each deliver 100mA peak drive current. These outputs are intended to drive external gate drive circuits. This enhances the robustness of the overall design. To further reduce the noise transmitted back to the analog circuitry, the output section features its own collector power supply (VC) and ground (PGND) connections. Local decoupling capacitors and series impedance to the auxiliary supply improves performance even more.

The steady state timing relations for the four outputs are shown in Figure 8.

Delays between the output drive commands to facilitate Zero Voltage Switching operation are programmed at the DELAYSET inputs. Delay time is determined by the current flowing from the delay set pin to ground through a resistor, R_{delay} . Timing accuracy will improve by using a current sink connected to the delay set pins in place of the resistors. The delay time can be calculated by the following equations:

$$t_{delay} = \frac{249.6 \cdot 10^{-12}}{I_{delay}} \text{ [sec.]}$$

where

$$I_{delay} = \frac{V_{delayset}}{R_{delay}} ;$$

$V_{delayset}$ = delay set pin voltage (2.4V typ.);

R_{delay} = resistor value from delay set pin to GND.

One unique feature of the UC3879 is the ability to separately program the A-B output delays differently from the C-D outputs. This capability accommodates the different energy levels available for the resonant transitions of the leading and trailing legs of the bridge circuit [7-9]. Inability to optimize each of these durations will generally result in losing zero voltage switching of the full-bridge converter switches under some operating conditions.

The optimum delay time, on the cycle-by-cycle basis, is the function of the actual current flowing in the primary winding of the transformer. This current

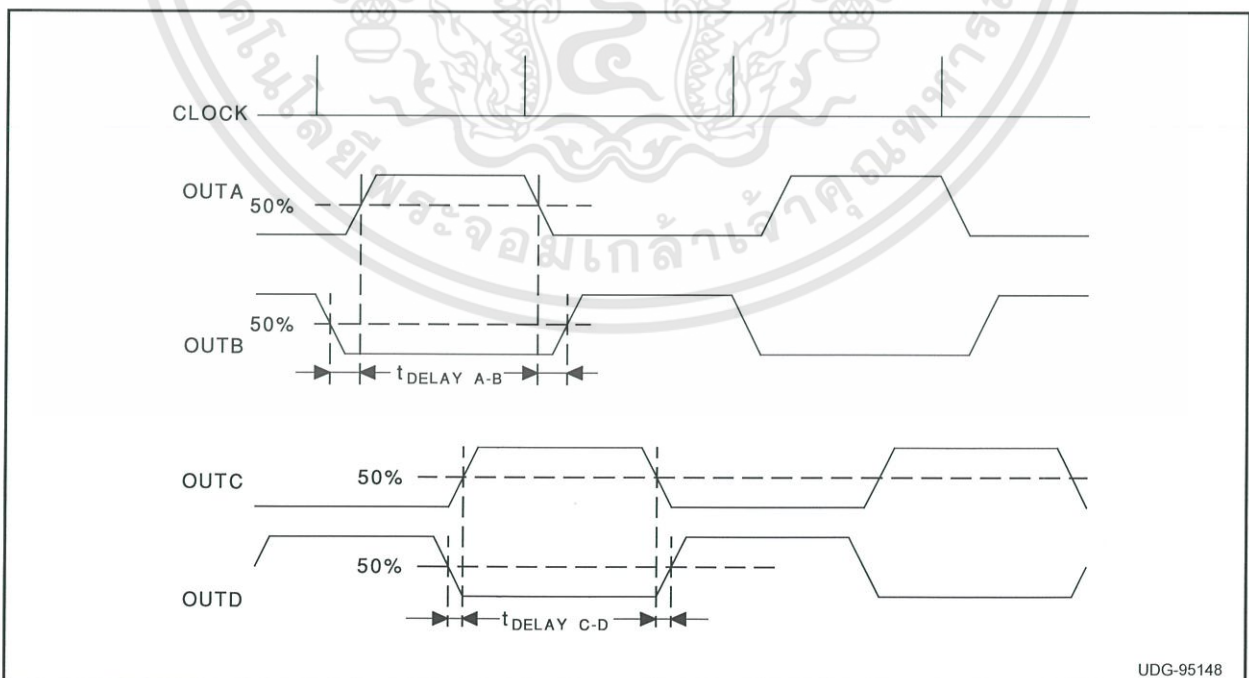


Figure 8. Output Timing Diagram for Steady State Operation

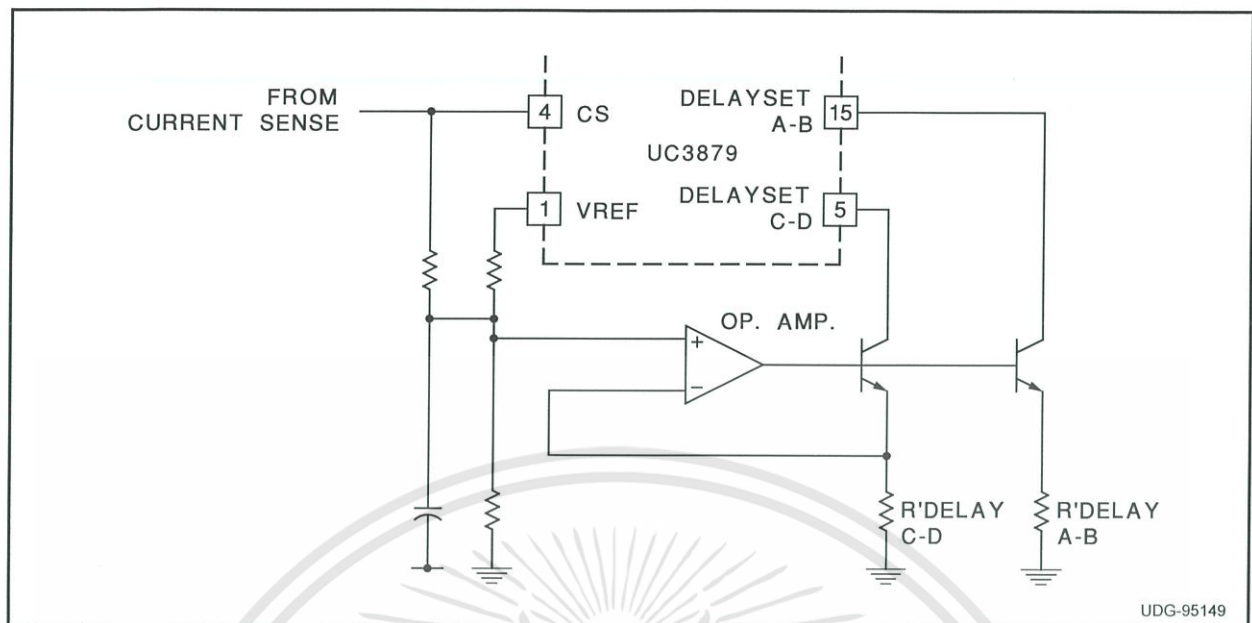


Figure 9. Adaptive Control of Delay Times

value can easily change by a factor of 10 to even 100 depending on load conditions. This causes a large variation in the required delay time, thus adaptive programming of delays might be desirable for certain applications.

Figure 9 introduces a simple external circuit to achieve variable delay times based on the momentary value of the sensed current.

The resistor network connected to the positive input of the operational amplifier determines the ratio of the minimum and the maximum delay times. The actual values of $t_{\text{delayA-B}}$ and $t_{\text{delayC-D}}$ can be scaled by the resistors between the emitters of the respective transistors and ground.

As these delays can be realized in several ways along the external gate drive circuits, setting zero delay is also offered by simply connecting the delay set inputs to the IC's 5.0V reference.

The precision, short circuit protected 5.0V bandgap reference is available for external functions as well.

UC3879 VS. UC3875/6/7/8

Although the UC3879 retained the operating principle and the basic architecture of the UC3875, it is still important to draw attention to the enhanced and added features of the new IC. The differences between the two controllers are summarized in Table 1. Their consequences for the circuit design will also be highlighted.

UNDERVOLTAGE LOCKOUT

The undervoltage lockout circuit utilizes a logic input (UVSEL) to select between the two available turn-on voltages (15.25V/10.75V). The advantage of this solution is that it can configure the undervoltage lockout threshold without external components. The UC3879 provides the same undervoltage lockout

Features	UC3875/6/7/8	UC3879
Undervoltage Lockout	Fixed at 15.25V/10.75V	Selectable
Supply Current	45mA typ.	27mA typ.
Oscillator Section	up to 2MHz operation	up to 600kHz operation
Error Amplifier	noninverting input accessible	noninverting input tied to 2.5V
Cycle-by-cycle Current Limiting	not available	implemented
Time Delay Circuits	60ns minimum delay	0 delay available
Output Drivers	4 x 2A totem-pole	4 x 100mA totem-pole

Table 1. Comparison of Unitrode's Phase-Shifted PWM Control ICs

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และ 6 องค์อึ้งถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

levels that were offered by multiple part numbers in the UC3875/6/7/8 family.

SUPPLY CURRENT

The supply current demand (I_{IN}) of the UC3879 has been significantly reduced. While the startup current stayed the same, approximately 150 μ A, the operating supply current of the circuit decreased from 45mA to about 27mA. The gain was achieved by reducing internal bias currents. As a result, the maximum operating frequency has been lowered and the gate drive philosophy is revised. The UC3879 expects a high current gate drive device connected to its outputs opposed to the direct drive capability of the UC3875 family.

OSCILLATOR SECTION

The UC3879 features a completely redesigned oscillator circuit offering better noise immunity, temperature stability, and linearity. The charge current of the timing capacitor is constant, producing a linear, positive slope on the timing capacitor during the conduction period. The voltage level is tailored to provide ramp signal for voltage mode control directly. Likewise, slope compensation can be effortlessly accomplished using the voltage of the timing capacitor in case of peak current mode control. The operating frequency is programmed by the combination of RT and CT, which are connected to their separate pins.

ERROR AMPLIFIER

Both integrated circuits make use of a 10MHz gain bandwidth amplifier to regulate the output voltage. The noninverting input of the UC3879 error amplifier is internally wired to a 2.5V reference opposed to the UC3875 family where the reference is to be provided externally.

In constant output voltage applications, the UC3879 will save those components related to generating the reference for the feedback amplifier. Conversely, it will require more components and more elaborate solution if the programming of the output voltage, thus the reference, is required. Systems with isolation between the primary and secondary side controllers will not experience any difference in the design since the error amplifier of the control IC is usually configured as a voltage follower processing the error signal transmitted from the secondary side of the converter.

CYCLE-BY-CYCLE CURRENT LIMITING

This new feature is implemented only in the UC3879 controller. It provides exact, cycle-by-cycle current protection for the primary side switches during over-load conditions. The fast comparator utilized for cycle-by-cycle current limiting will terminate the active interval in every switching period when the current sense signal exceeds the internally set 2V reference value. This first level of over-load protection is suitable to limit the maximum power to be handled by the power stage and will not result in a hiccup type of operation.

DELAY CIRCUITS

As previously described, the time between turning off one switch and turning on the other in the same leg of the bridge has a profound effect on circuit performance. Note that the programmed delay times should accommodate any delays introduced by the high current gate circuits and transformer.

Allowing zero delay between the outputs of the UC3879 provides greater freedom to the designer to implement those delays as desired. Possible other points to program the necessary delays are the inputs of the high current gate drivers or the secondary sides of the gate drive transformers. All these solutions have their pros and cons, and require careful considerations in sight of the actual application.

OUTPUT DRIVERS

The output totem pole drivers of both controllers have identical structures. They feature their own power rail connections and they are kept active low during undervoltage lockout. However, output current ratings are remarkably different. With its 2A peak current capability, the UC3875 family is prepared for direct drive of the gates or gate drive transformers of the most commonly used power switches. Yet, with the continuously increasing die sizes, separate driver chips can be advantageous to eliminate undesired power dissipation and noise generation from the sensitive analog control sections. In this regard, the UC3879 is designed to work with external high current gate drive circuits. Its fast outputs, with 100mA peak current capability, are especially appropriate to drive the TTL or MOSFET input stages of those devices.

Undervoltage Lockout		Delay Times		UC3879	UVSEL pin		DELAYSET pins	
Turn-ON	Turn-OFF	$\tau_D > 0$	$\tau_D = 0$	Old Part #	Float	$\rightarrow V_{CC}$	$\rightarrow V_{REF}$	R_{SET}
10.75V	9.25V	X		UC3875		X		X
15.25V	9.25V	X		UC3876	X			X
10.75V	9.25V		X	UC3877		X	X	
15.25V	9.25V		X	UC3878	X		X	

Table 2. Providing UC3875/6/7/8 functionality through the setup options of the UC3879 control IC.

UC3879 DESIGN FLEXIBILITY

Besides the several improved features and added functions, the UC3879 offers the greatest degree of design flexibility with the minimum number of external components. Table 2 shows the different setup possibilities to achieve the same functionality offered by four different part numbers in the UC3875 family.

SUMMARY

As demonstrated, the UC3875/6/7/8 and the UC3879 integrated circuits are dedicated to eliminate most of the difficulties associated with implementing the numerous auxiliary functions and the tedious control algorithm of the full bridge converters with phase-shifted control. The single chip solution with its carefully optimized signal levels and minimum number of external components provide the fast track in the controller design for one of today's most promising power conversion techniques.

REFERENCES

- [1] R.A. Fisher, K.D.T. Ngo, and M.H. Kuo, "A 500 kHz, 250 W dc-dc converter with multiple outputs controlled by phase-shifted PWM and magnetic amplifiers", Proc. High Frequency Power Conversion Conference, pp. 100-110.
- [2] L.H. Mweene, C.A. Wright and M.S. Schlecht, "A 1 kW, 500 kHz front-end converter for distributed power supply system", Proc. APEC '89, pp 423-432.
- [3] D.B. Dalal, "A 500 kHz multi-output converter with zero voltage switching", Proc. APEC '90, pp. 265-274.
- [4] J.A. Sabate, V. Vlatkovic, R.B. Ridley, F.C. Lee and B.H. Cho, "Design considerations for high-voltage high-power full-bridge zero-voltage-switching PWM converter", Proc. APEC '90, pp. 275-284.
- [5] R. Redl, L. Balogh and N.O. Sokal, "A novel soft-switching full-bridge dc/dc converter: analysis, design considerations, and experimental results at 1.5 kW, 100 kHz", Proc. PESC '90, pp. 162-172.
- [6] W.M. Andreyckak, "Phase-shifted, zero voltage-transition design considerations and the UC3875 PWM controller", Application Note U-136, Unitrode Product & Applications Handbook 1993-94, pp. 9.393-9.406.
- [7] W.M. Andreyckak, "Designing a phase shifted zero voltage transition (ZVT) power converter", Topic 3, Unitrode Power Supply Design Seminar SEM-900.
- [8] R. Redl, L. Balogh and D.W. Edwards, "Optimum ZVS full-bridge dc/dc converter with PWM phase-shift control: analysis, design considerations, and experimental results", Proc. APEC '94, pp. 159-165.
- [9] R. Redl, L. Balogh and D.W. Edwards, "Switch transitions in the soft-switching full-bridge PWM phase-shift dc/dc converter: analysis and improvements", Proc. INTELEC '93, pp. 350-357.

IMPORTANT NOTICE

Texas Instruments and its subsidiaries (TI) reserve the right to make changes to their products or to discontinue any product or service without notice, and advise customers to obtain the latest version of relevant information to verify, before placing orders, that information being relied on is current and complete. All products are sold subject to the terms and conditions of sale supplied at the time of order acknowledgement, including those pertaining to warranty, patent infringement, and limitation of liability.

TI warrants performance of its semiconductor products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are utilized to the extent TI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except those mandated by government requirements.

CERTAIN APPLICATIONS USING SEMICONDUCTOR PRODUCTS MAY INVOLVE POTENTIAL RISKS OF DEATH, PERSONAL INJURY, OR SEVERE PROPERTY OR ENVIRONMENTAL DAMAGE ("CRITICAL APPLICATIONS"). TI SEMICONDUCTOR PRODUCTS ARE NOT DESIGNED, AUTHORIZED, OR WARRANTED TO BE SUITABLE FOR USE IN LIFE-SUPPORT DEVICES OR SYSTEMS OR OTHER CRITICAL APPLICATIONS. INCLUSION OF TI PRODUCTS IN SUCH APPLICATIONS IS UNDERSTOOD TO BE FULLY AT THE CUSTOMER'S RISK.

In order to minimize risks associated with the customer's applications, adequate design and operating safeguards must be provided by the customer to minimize inherent or procedural hazards.

TI assumes no liability for applications assistance or customer product design. TI does not warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right of TI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used. TI's publication of information regarding any third party's products or services does not constitute TI's approval, warranty or endorsement thereof.

Copyright © 1999, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรดีซีฟูลบริดจ์คอนเวอร์เตอร์แบบสวิตช์ด้วยแรงดันศูนย์และกระแสศูนย์

A ZVZCS Full-Bridge DC-DC Converter

ภูเบศ เหล่าอุดมกุล ภูเบศร์ จำญาติ รัชภูมิ สุนทรพฤกษ์ และ วรกาญญา สิมะเกล้า
สาขาวิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
เลขที่ 1 ซอยฉลองกรุง 1 แขวงลาดกระบัง เขตลาดกระบัง กรุงเทพมหานคร 10520

บทคัดย่อ

บทความฉบับนี้นำเสนอผลการศึกษาเกี่ยวกับหลักการทำงานของฟูลบริดจ์ดีซีฟูลบริดจ์คอนเวอร์เตอร์แบบสวิตช์ด้วยแรงดันศูนย์และกระแสศูนย์โดยใช้หลักการควบคุมแบบเลื่อนเฟส PWM ด้วย UC3879 เพื่อแก้ปัญหาการสูญเสียกำลังงานในขณะสวิตช์ โดยจะแสดงผลการวิเคราะห์ โดยใช้การจำลองด้วยโปรแกรม MATLAB/Simulink และแสดงผลการทดลอง โดยมีความถี่ใช้งานที่ 50 กิโลเฮิร์ต พิกัดแรงดันขาเข้า 310 V แรงดันขาออก 60 V กระแสโหลด 20 A กำลังเฉลี่ยประมาณ 1000 W
คำสำคัญ: ฟูลบริดจ์ดีซีฟูลบริดจ์คอนเวอร์เตอร์, สวิตช์ด้วยแรงดันศูนย์และกระแสศูนย์

Abstract

This paper presents the principle of a zero-voltage and zero-current switching full-bridge dc/dc converter using a phase-shifted PWM control with UC3879 in order to solve switching losses in switches. The Simulation model by using MATLAB/ Simulink program is used for analysis of operating switches and verified by the experimental results. The frequency is 50 kHz. The full-bridge dc/dc converter has a rated input voltage of 310 V, output voltage of 60 V, rated power of 1,000 W, 20 A. It is the trend for development of prototype.

Keyword: full-bridge DC-DC converter, Zero-Voltage Zero-Current Switching (ZVZCS)

1. บทนำ

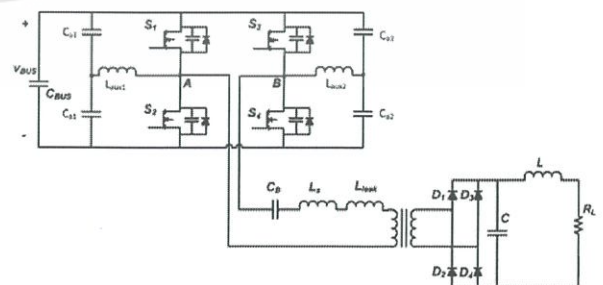
ในการใช้งานวงจรคอนเวอร์เตอร์ความถี่สูงที่มีกำลังงานสูงนั้น หากใช้การสวิตช์แบบฮาร์ดสวิตช์จะทำให้เกิดการสูญเสียกำลังงานในการสวิตช์อย่างมากทำให้ประสิทธิภาพของวงจรคอนเวอร์เตอร์ต่ำ ดังนั้นในปัจจุบันจึงนิยมใช้เทคนิคของฟูลบริดจ์เพื่อเป็นการช่วยลดการ

สูญเสียกำลังงานในการสวิตช์ได้ ในบรรดาเทคนิคของวงจรซอท์-สวิตช์ต่าง ๆ เหล่านี้ หลักการ หลักการของฟูลบริดจ์ที่แรงดันศูนย์ได้รับความนิยมมากที่สุด แต่อย่างไรก็ตามหลักการของฟูลบริดจ์แบบนี้ยังมีข้อเสียเนื่องจากผลของกระแสไหลวนที่มีค่าสูงในอุปกรณ์สวิตช์และหม้อแปลงในช่วงฟรีวิลลิ่ง ทำให้มีการสูญเสียเกิดขึ้น

ดังนั้นจึงได้มีการพัฒนาฟูลบริดจ์แบบสวิตช์ที่แรงดันศูนย์และกระแสศูนย์ ซึ่งจะสามารถลดผลของกระแสไหลวนในอุปกรณ์สวิตช์และหม้อแปลงในช่วงฟรีวิลลิ่งลงได้ด้วยการทำให้กระแสในช่วงฟรีวิลลิ่งมีค่าเป็นศูนย์ ทำให้ประสิทธิภาพโดยรวมของวงจรคอนเวอร์เตอร์ความถี่สูงมีค่ามากขึ้นได้

2. ดีซีฟูลบริดจ์คอนเวอร์เตอร์ที่แบบสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์

ดีซีฟูลบริดจ์คอนเวอร์เตอร์เป็นวงจรที่แปลงผันไฟฟ้ากระแสตรงขาเข้าให้เป็นไฟฟ้ากระแสตรงขาออก ที่มีระดับแรงดันลดลง โดยอาศัยวงจรอินเวอร์เตอร์ ที่เป็นแบบ วงจรแบบฟูลบริดจ์ ที่ใช้เทคนิคการสวิตช์แบบซอท์สวิตช์โดยใช้สัญญาณควบคุม PWM แบบเลื่อนเฟสเพื่อให้เกิดการสวิตช์ที่แรงดันศูนย์และกระแสศูนย์ เพื่อเปลี่ยนให้ไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสสลับ จากนั้นผ่านหม้อแปลงเพื่อลดระดับแรงดัน และจากนั้นผ่านวงจรเรียงกระแสเพื่อเปลี่ยนให้เป็นไฟฟ้ากระแสตรงที่ใช้สำหรับจ่ายโหลด ซึ่งโครงสร้างของวงจรดีซีฟูลบริดจ์คอนเวอร์เตอร์นั้นเป็นไปตามรูปที่ 1

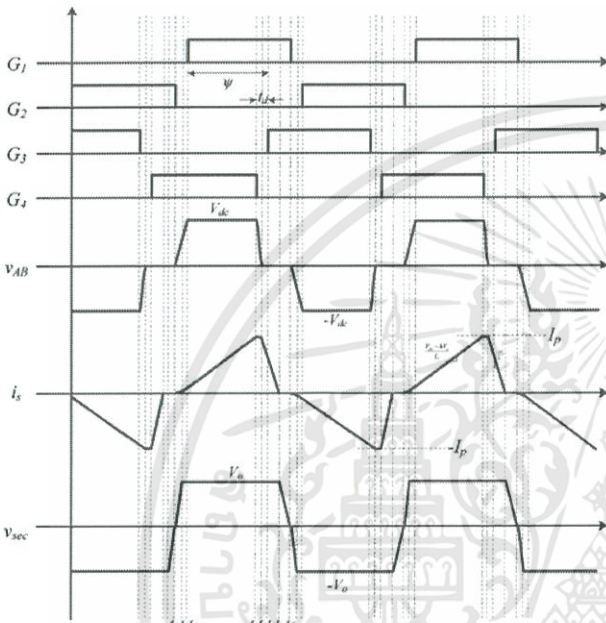


รูปที่ 1 วงจร ZVZCS Full-Bridge DC/DC Converter

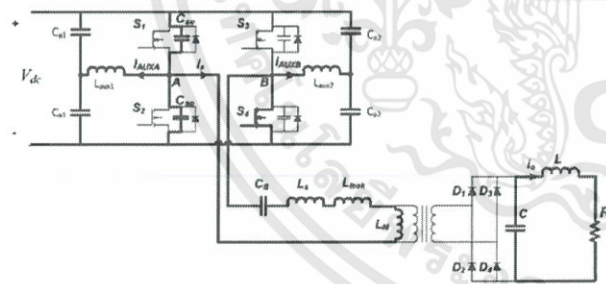
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. โหมดการทำงานของเครื่องตีชีทู้ดชีคอนเวอร์เตอร์แบบ สวิตช์ด้วยกระแสศูนย์และแรงดันศูนย์

ในการวิเคราะห์การทำงานของเครื่องคอนเวอร์เตอร์จะศึกษา จากลักษณะการสวิตช์และสัญญาณที่เกี่ยวข้องตามทฤษฎีดังรูปที่ 2 โดย แบ่งการทำงานของวงจรในช่วงสภาวะลงตัวได้ 7 โหมดต่อครึ่งไซเคิล ดังนี้



รูปที่ 2 สัญญาณที่เกี่ยวข้อง

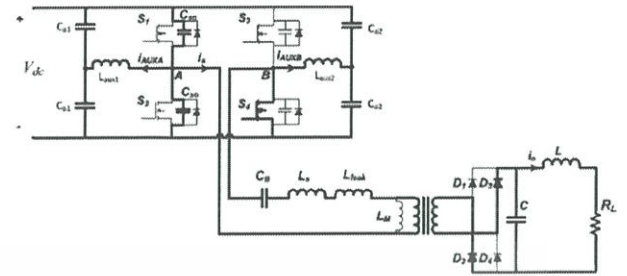


(a)

รูปที่ 3 โหมดการทำงานที่ 1 (t_0-t_1)

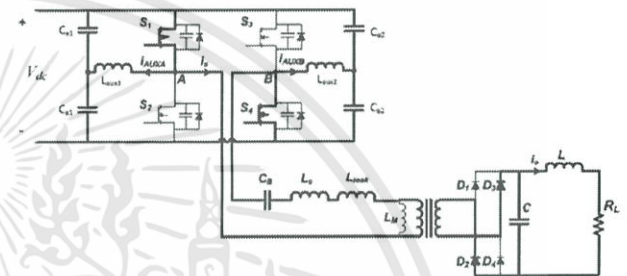
โหมดการทำงานที่ 1 เมื่อสวิตช์ S2 turn off ตัวเก็บประจุเอาต์พุตของ S1 จะคายประจุและของ S2 จะชาร์จประจุด้วยกระแสจากวงจรช่วย ใน โหมดนี้ ไดโอดด้านทุติยภูมิจะถูก off ดังนั้น การเพิ่มขึ้นของ Vabจะทำให้เกิดกระแส is ไหลผ่าน Cb , Ls, LLeak และ Lm เล็กน้อย โดยจะ สิ้นสุดเมื่อมีแรงดันข้ามไปยังด้านทุติยภูมิเพื่อให้ไดโอดนำกระแสได้ โหมดการทำงานที่ 2 เริ่มเมื่อไดโอดทางด้านทุติยภูมินำกระแส ตัวเก็บ ประจุเอาต์พุตของ S1 ยังคงมีการคายประจุไปจนหมดทำให้มีแรงดันเป็น

ศูนย์ และตัวเก็บประจุเอาต์พุตของ S2 ชาร์จจนมีแรงดันเป็น Vdc จึง สิ้นสุด



(b)

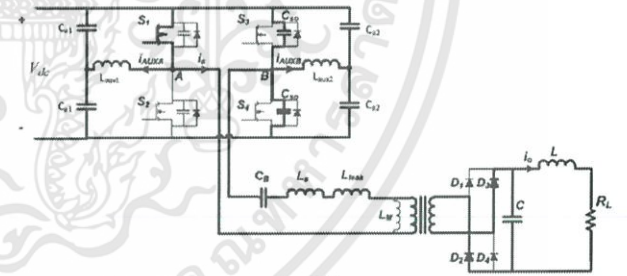
รูปที่ 4 โหมดการทำงานที่ 2 (t_1-t_2)



(c)

รูปที่ 5 โหมดการทำงานที่ 3 (t_2-t_3)

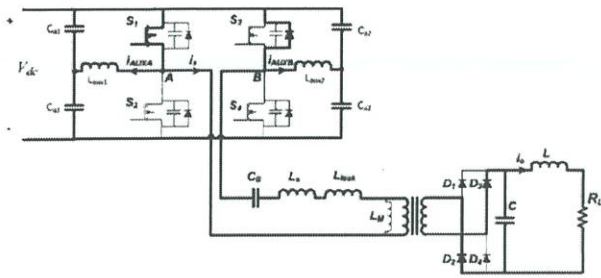
โหมดการทำงานที่ 3 เริ่มเมื่อชาร์จและคายประจุเสร็จเรียบร้อยแล้ว Vab มีค่าคงที่ ดังนั้น กระแส is จะเพิ่มขึ้นจนถึงค่าสูงสุด และจะสิ้นสุดโหมด เมื่อสัญญาณขับขาเกิดของ S4 เป็นศูนย์



(d)

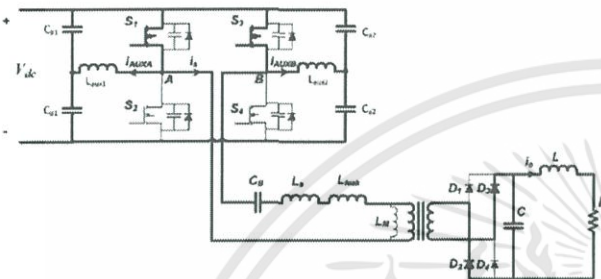
รูปที่ 6 โหมดการทำงานที่ 4 (t_3-t_4)

โหมดการทำงานที่ 4 ตัวเก็บประจุเอาต์พุตของ S3 จะคายประจุจนหมด และของ S4 ชาร์จประจุจนมีแรงดันตกคร่อมเป็น Vdc จึงสิ้นสุดการทำงาน โหมดการทำงานที่ 5 เมื่อ Vab มีค่าเป็นศูนย์ และเอาต์พุตไดโอดยังคง นำกระแส ดังนั้น ชุดอนุกรมของตัวเหนี่ยวนำจะมีการกลับขั้ว ด้วยเหตุนี้ กระแส is จึงตกลง โดยโหมดนี้เป็นส่วนของเขตโทมระหว่างพัลส์ขับ อกของ S3 และ S4 ดังนั้น บอดี้ไดโอดของ S3 จึงนำกระแส และจะ สิ้นสุดโหมดการทำงานเมื่อพัลส์ของ S3 ขับเกิดและมีกระแสไหลผ่าน



(e)

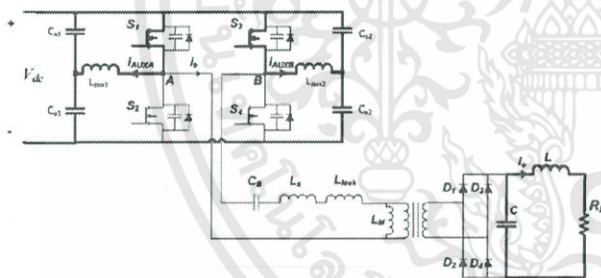
รูปที่ 7 โหมดการทำงานที่ 5 ($t_4 - t_5$)



(f)

รูปที่ 8 โหมดการทำงานที่ 6 ($t_5 - t_6$)

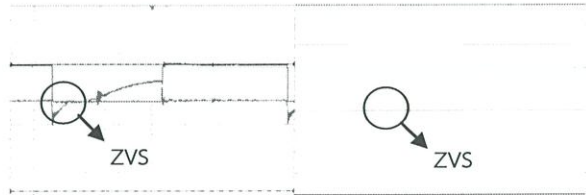
โหมดการทำงานที่ 6 เริ่มเมื่อมีแรงดันขั้วเกด S3 มอสเฟต S3 นำกระแสแทนบอดีไดโอด ดังนั้นกระแส i_s ก็ยังคงลดลงจนกระทั่งมีค่าเป็นศูนย์ จึงสิ้นสุดการทำงาน ดังนั้นเอาท์พุทไดโอด D2 และ D3 จึง turn off ภายใต้อะแอสศูนย์



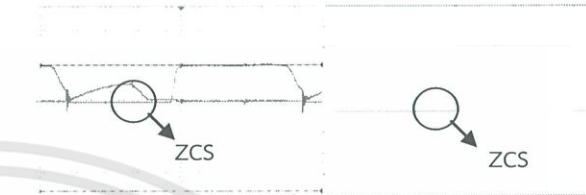
(g)

รูปที่ 9 โหมดการทำงานที่ 7 ($t_6 - t_7$)

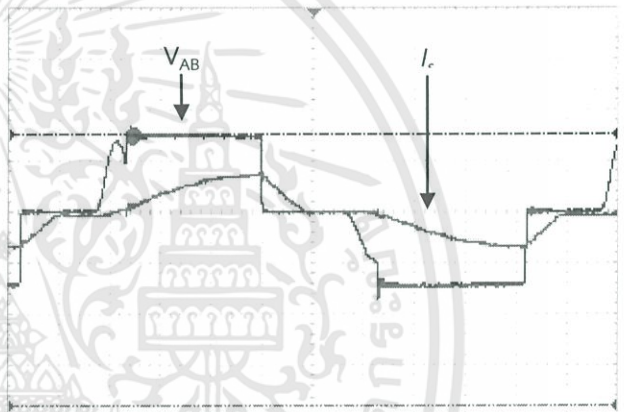
โหมดการทำงานที่ 7 เริ่มต้นเมื่อไดโอดเอาท์พุท turn off ภายใต้อะแอสศูนย์ ตัวเก็บประจุเอาท์พุทจะจ่ายกระแสให้กับโหลดด้วยพลังงานที่เก็บสะสมไว้ในขณะที่หม้อแปลงด้านปฐมภูมิไม่มีกระแสไหล ดังนั้น S1 จึงมีการ turn off ภายใต้อะแอสศูนย์



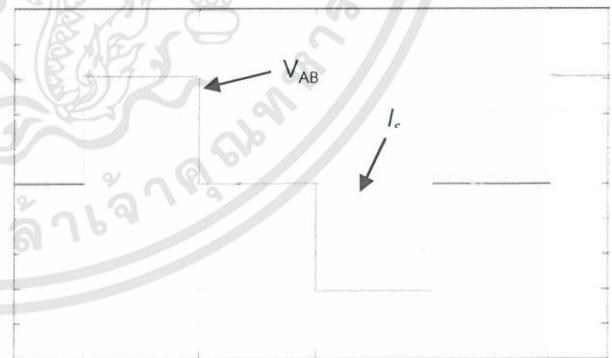
รูปที่ 10 รูปคลื่นแรงดันและกระแสที่สวิทซ์กึ่ง B ที่ได้จากผลการทดลองและผลการจำลอง



รูปที่ 11 รูปคลื่นแรงดันและกระแสที่สวิทซ์กึ่ง A ที่ได้จากผลการทดลองและผลการจำลอง



รูปที่ 12 รูปคลื่นแรงดันและกระแสขาออกของอินเวอร์เตอร์ ที่ได้จากผลการทดลอง



รูปที่ 13 รูปคลื่นแรงดันและกระแสขาออกของอินเวอร์เตอร์ ที่ได้จากผลการจำลองด้วยโปรแกรม

4. ผลการจำลองด้วยโปรแกรมคอมพิวเตอร์และผลการทดลอง

จากผลการจำลองการทำงานด้วยโปรแกรม Simulink และผลการทดสอบวงจรดิจิทัลคอนเวอร์เตอร์จะได้ผลดังนี้

จากรูปที่ 10 จะเห็นได้ว่าสวิทซ์ที่กึ่ง B จะทำการสวิทซ์ด้วยแรงดันศูนย์ เนื่องจากรูปคลื่นแรงดันลดลงเป็นศูนย์ก่อนที่ตัวสวิทซ์จะเริ่มนำกระแส และจากรูปที่ 11 สวิทซ์ที่กึ่ง A จะทำการสวิทซ์ด้วยกระแสศูนย์ เนื่องจากรูปคลื่นกระแสลดลงจนเป็นศูนย์ก่อนที่จะเกิดแรงดันตกคร่อมที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวสวิตช์หรือก่อนที่ตัวสวิตช์จะหยุดนำกระแส ซึ่งการทำให้เกิดการสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์นั้นจะทำให้ความสูญเสียพลังงานในขณะสวิตช์ซึ่งลดลง ประสิทธิภาพของวงจรเพิ่มมากขึ้นและจากรูปที่ 12 และรูปที่ 13 แสดงรูปคลื่นของแรงดันและกระแสขาออกของอินเวอร์เตอร์ นอกจากนี้เรายังสามารถปรับเลื่อนมุมเฟสของสัญญาณขับขาเกตได้ เพื่อลดหรือเพิ่มแรงดันขาออกของอินเวอร์เตอร์ได้

5. สรุป

ในบทความนี้ได้ทำการนำเสนอผลการจำลองการทำงานของเครื่องอิเล็กทรอนิกส์คอนเวอร์เตอร์แบบสวิตช์ด้วยแรงดันศูนย์กระแสศูนย์ โดยใช้การควบคุม PWM แบบเลื่อนเฟส โดยได้แสดงการวิเคราะห์การทำงานของวงจรอินเวอร์เตอร์ที่แบ่งโหมดการทำงานเป็น 7 โหมดต่อครึ่งไซเคิล และมีการแสดงรูปคลื่นของการเกิดการสวิตช์ด้วยแรงดันศูนย์และกระแสศูนย์ที่จะช่วยลดความสูญเสียในการสวิตช์ซึ่ง รวมถึงแรงดันและกระแสขาออกของเครื่องอินเวอร์เตอร์ ซึ่งเครื่องคอนเวอร์เตอร์ที่ได้นำเสนอยังสามารถนำไปประยุกต์ใช้งานกับงานอื่นๆ ได้อีกเพื่อเพิ่มประสิทธิภาพของเครื่องคอนเวอร์เตอร์ที่มีการสวิตช์แบบฮาร์ตสวิตช์

6. กิตติกรรมประกาศ

ผู้จัดทำใคร่ขอขอบพระคุณรศ.ดร.อนุวัฒน์ งามวนิชเลิศ อาจารย์ที่ปรึกษาที่ให้คำชี้แนะในการทำโครงงานในครั้งนี้

เอกสารอ้างอิง

- [1] MajidPahlevaninezhad, Pritam Das, Josef Drobnik, Praveen K. Jain and AlirezaBakhshai, A Novel ZVZCS Full-Bridge DC/DC Converter Used for ElectricVehicle, IEEE TRANSACTIONS ON POWER ELECTRONICS, 2012
- [2] อนุวัฒน์ งามวนิชเลิศ ,เอกสารประกอบการสอนวิชาการออกแบบตัวเหนี่ยวนำและหม้อแปลง , สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2542
- [3] Yan Bao, Sheng Li, Jiuchun Jiang, Weige Zhang, Research and Improvement of A Zero-Voltage Zero-Current Switching Full-Bridge Converter , IEEE , 2018

- [4] ขจรศักดิ์ กิตติชาคร , พลดิ มหามงคลกุล, ไพศาล ชาญพิบูลย์ เกียรติ, วรวิทย์ เฉลิมบุญ,“วงจรอิเล็กทรอนิกส์คอนเวอร์เตอร์แบบฟูลบริดจ์สวิตช์ด้วยแรงดันศูนย์และกระแสศูนย์” ปรียญานิพนธ์ วิศวกรรมศาสตรบัณฑิต, สาขาวิชาวิศวกรรมไฟฟ้า, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2541.



นายภูเบศ เหล่าอุดมกุล
ที่อยู่ 785-787 ถนนศรีนครินทร์ เขตสวนหลวง
แขวงสวนหลวง กรุงเทพฯ
เบอร์โทรศัพท์ 08-7807-9742



นายภูเบศร์ ขำญาติ
ที่อยู่ 7/33 ถ.หน้าพระ ต.หัวจรเข้
อ. เมืองนครปฐม จ.นครปฐม 73120
เบอร์โทรศัพท์ 08-8021-4915



นายรัชภูมิ สุนทรพลกัญ
ที่อยู่ 12 หมู่ที่ 4 ต.ปากท่า อ.ท่าเรือ
จ.พระนครศรีอยุธยา 13130
เบอร์โทรศัพท์ 08-4125-2623



นางสาวรศัญญา สีมะกล้า
ที่อยู่ 2 หมู่ 6 ต.ตาหลวง อ.ดำเนินสะดวก
จ.ราชบุรี 70130
เบอร์โทรศัพท์ 08-5185-0873

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้เขียน



นายภูเบศ เหล่าอุดมกุล
ที่อยู่ 785-787 ถนนศรีนครินทร์ เขตสวนหลวง แขวงสวนหลวง
กรุงเทพฯ 10250 เบอร์โทรศัพท์ 08-7807-9742



นายภูเบศร์ ขำญาติ
ที่อยู่ 7/33 ถ.หน้าพระ ต.ห้วยจรเข้ม อ.เมืองนครปฐม
จ.นครปฐม 73120 เบอร์โทรศัพท์ 08-8021-4915



นายรัชภูมิ สุนทรพฤษ์
ที่อยู่ 12 หมู่ที่ 4 ต.ปากท่า อ.ท่าเรือ
จ. พระนครศรีอยุธยา 13130 เบอร์โทรศัพท์ 08-4125-2623



นางสาววรกัญญา สีมะกล้า
ที่อยู่ 2 หมู่ 6 ต.ตาหลวง อ.ดำเนินสะดวก
จ.ราชบุรี 70130 เบอร์โทรศัพท์ 08-5185-0873

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้