

วงจรรคูณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ซีมอส

CMOS-BASED ELECTRONICALLY TUNABLE CAPACITANCE  
MULTIPLIER



ชณม์เฉลิม สุวรรณโพธิ์

CHONCHALERM SUWANNAPHO

วิทยานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมระบบควบคุม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2551

KMITL-2003-EN-M-080-272

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

วงจรคุณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ซีมอส

CMOS-BASED ELECTRONICALLY TUNABLE CAPACITANCE  
MULTIPLIER



ชณม์เฉลิม สุวรรณโพธิ์

CHONCHALERM SUWANNAPHO

เลขหมู่.....  
เลขทะเบียน..... 82731  
วัน,เดือน,ปี..... 22 ก.ค. 2551

.b.....  
.i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิศวกรรมระบบควบคุม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2551

KMITL-2008-EN-080-272

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**CMOS-BASED ELECTRONICALLY TUNABLE CAPACITANCE  
MULTIPLIER**



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENTS FOR THE DEGREE OF  
MASTER OF ENGINEERING IN CONTROL ENGINEERING  
SCHOOL OF GRADUATE STUDIES  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

**2008**

**KMITL-2008-EN-080-272**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**COPYRIGHT 2008**




**SCHOOL OF GRADUATE STUDIES**

**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บัณฑิตวิทยาลัย  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์      วงจรคูณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ซีมอส  
CMOS-Based Electronically Tunable Capacitance Multiplier  
นักศึกษา                      นายชนม์เฉลิม      สุวรรณโพธิ์  
รหัสประจำตัว              46067007  
ปริญญา                      วิศวกรรมศาสตรมหาบัณฑิต  
สาขาวิชา                    วิศวกรรมระบบควบคุม  
อาจารย์ที่ปรึกษาวิทยานิพนธ์      รศ.ดร.วันชัย      ธีรรัฐจา

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
รศ.ดร.วรพงษ์	ตั้งศรีรัตน์	
ดร.นพดล	มณีรัตน์	
รศ.ดร.จงกล	งามวิวิทย์	
ผศ.ดร.อัมพวัน	จตุลเสวีวงศ์	
รศ.ดร.วันชัย	ธีรรัฐจา	

วัน/เดือน/ปี ที่สอบ 7 พฤษภาคม 2551 เวลา 14.00-16.00 น.  
สถานที่สอบ ณ ห้องประชุม 2 ชั้น 3 อาคาร A

บัณฑิตวิทยาลัยรับรองแล้ว  
  
(รศ.ดร.รวิวรรณ ชินะตระกูล)  
คณบดีบัณฑิตวิทยาลัย

วันที่.....๑๗.....เดือน.....พฤษภาคม.....พ.ศ.....๒๕๕๑.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	วงจรคุณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ซีมอส
นักศึกษา	นายชนม์เฉลิม สุวรรณโพธิ์
รหัสประจำตัว	46067007
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมระบบควบคุม
พ.ศ.	2551
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร. วันชัย ธีรวิรุจ

### บทคัดย่อ

วิทยานิพนธ์นี้เป็นการนำเสนอวงจรคุณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ซีมอสที่ออกแบบด้วยการอาศัยเทคนิคของวงจรที่ทำงานในโหมดกระแส โครงสร้างของวงจรจะประกอบด้วยวงจรสายพานกระแสรุ่นที่สอง วงจรสะท้อนกระแสและวงจรคูณกระแส ซึ่งทำให้สามารถปรับค่าของตัวเก็บประจุที่เป็นแบบค่าคงที่ให้มีค่าที่สามารถเปลี่ยนแปลงได้ โดยการปรับเปลี่ยนค่ากระแสไบอัส และการทดสอบสมรรถนะของวงจรที่นำเสนอจะใช้โปรแกรม PSPICE เลียนแบบการทำงาน เพื่อยืนยันให้เห็นถึงความแม่นยำ ช่วงปฏิบัติงานทางขนาด และผลตอบสนองทางความถี่ของวงจรซึ่งสอดคล้องตามหลักการที่ได้นำเสนอ

<b>Thesis Title</b>	CMOS-Based Electronically Tunable Capacitance Multiplier
<b>Student</b>	Mr. Chonchalerm Suwannapho
<b>Student ID.</b>	46067007
<b>Degree</b>	Master of Engineering
<b>Program</b>	Control Engineering
<b>Year</b>	2008
<b>Thesis Advisor</b>	Assoc.Prof.Dr.Vanchai Riewruja

## ABSTRACT

The current-mode circuit technique to design a CMOS-based electronically tunable capacitance multiplier is presented in this thesis. The realization method is based on the second generation current conveyor (CCII), current mirrors, and current multiplier, which can be varied the constant capacitance by tuning bias currents. PSPICE simulation results verify that the performances of the proposed circuit. i.e., accuracy, dynamic range, and frequency response, are agreed with the theoretical analysis.

## กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้ด้วยดี ผู้เขียนขอกราบขอบพระคุณรองศาสตราจารย์ ดร. วันชัย ธีรรัฐจา อาจารย์ที่ปรึกษาที่ได้ให้ความรู้ ความคิดริเริ่ม คำปรึกษาและคำชี้แนะแนวทางในการแก้ไขปัญหาดังต่าง ๆ อย่างทุ่มเท ตลอดจนการฝึกฝนให้ผู้เขียนมีความสามารถในการทำวิจัยและพัฒนาได้อย่างมีประสิทธิภาพมาโดยตลอดระยะเวลาการศึกษา

ขอขอบคุณ พี่ชา (นายอนุชา แก้วพลสุข), พี่ฟ้า (นางสาววรรณดี เพชรหมณีล้ำค่า), พี่ตี๋ (นายธวัชชัย คำศรี), พี่ชู (นายอภิรักษ์ ฤกษ์รัตน์) และเพื่อน ๆ ห้องวิจัย B418 ที่ได้ให้คำปรึกษาและช่วยเหลือในการแก้ไขปัญหาดังต่าง ๆ ที่เกิดขึ้นตลอดระยะเวลาของการศึกษาร่วมกับอาจารย์ที่ปรึกษา

ขอกราบขอบพระคุณ คุณพ่อ โชคชัย สุวรรณโพธิ์ และคุณแม่ยุพิน สุวรรณโพธิ์ ตลอดจนญาติพี่น้อง ที่คอยห่วงใยและให้การสนับสนุนในการศึกษามาโดยตลอด

สุดท้ายนี้ขอขอบคุณบัณฑิตวิทยาลัยที่ให้การสนับสนุนทุนสำหรับใช้ในการศึกษาและการทำวิทยานิพนธ์มา ณ โอกาสนี้ด้วย

ชนม์เฉลิม สุวรรณโพธิ์

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญรูป.....	VI
บทที่ 1 บทนำ.....	1
1.1 กล่าวนำ.....	1
1.2 วัตถุประสงค์ของวิทยานิพนธ์.....	2
1.3 หลักการใหม่ของวิทยานิพนธ์.....	2
1.4 รายละเอียดของวิทยานิพนธ์.....	3
บทที่ 2 หลักการของค่าความจุไฟฟ้าและวงจรคุณค่าความจุไฟฟ้าที่ได้มีการนำเสนอในอดีต.....	4
2.1 กล่าวนำ.....	4
2.2 ตัวเก็บประจุ.....	5
2.3 ค่าความจุไฟฟ้า.....	7
2.4 ความสัมพันธ์ของเฟสระหว่างกระแสไฟฟ้ากับแรงดันไฟฟ้าในวงจร AC ที่มีเฉพาะตัวเก็บประจุ.....	9
2.5 วงจรคุณค่าความจุไฟฟ้าที่ได้มีการนำเสนอในอดีต.....	10
2.5.1 วงจรคุณค่าความจุไฟฟ้าแรงดันควบคุม.....	10
2.5.2 วงจรคุณค่าความจุไฟฟ้ากระแสควบคุม.....	12
2.6 สรุป.....	13
บทที่ 3 กลุ่มวงจรที่ใช้ในวิทยานิพนธ์.....	14
3.1 กล่าวนำ.....	14
3.2 วงจรสะท้อนกระแสแบบพื้นฐาน.....	14
3.2.1 วงจรสะท้อนกระแสแบบพื้นฐาน.....	14
3.2.2 วงจรสะท้อนกระแสแบบพื้นฐานที่มีหลายเอาต์พุต.....	18
3.3 วงจรสายพานกระแสแบบบวกและแบบลบในวงจรเดียวกัน.....	20
3.4 วงจรกระแสยกกำลังสอง.....	23

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ(ต่อ)

	หน้า
3.5 วงจรคูณกระแส.....	24
3.6 สรุป.....	26
บทที่ 4 วงจรคูณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ชิปมอสที่นำเสนอ.....	27
4.1 กล่าวนำ.....	27
4.2 หลักการออกแบบวงจรคูณค่าความจุไฟฟ้า.....	27
4.3 การออกแบบวงจรคูณค่าความจุไฟฟ้า.....	28
4.4 การวิเคราะห์สมรรถนะการทำงานของวงจร.....	29
4.4.1 การวิเคราะห์ช่วงปฏิบัติงานแรงดันของวงจร.....	30
4.4.1.1 การวิเคราะห์ช่วงปฏิบัติงานแรงดันอินพุต.....	30
4.4.2 การวิเคราะห์ความถี่ปฏิบัติงานของวงจร.....	32
4.4.2.1 ความถี่ปฏิบัติงานของวงจรกระแสยกกำลังสอง.....	33
4.4.2.2 ความถี่ปฏิบัติงานของวงจรสะท้อนกระแส.....	34
4.4.2.3 ความถี่ปฏิบัติงานของวงจรสายพานกระแส.....	36
4.4.3 การวิเคราะห์หาค่าอัตราขยายของกระแสไบอัส.....	39
4.4.4 การเลือกค่า $C_{ext}$ .....	40
4.5 ผลการเลียนแบบการทำงานด้วยโปรแกรม PSPICE.....	41
4.5.1 ช่วงปฏิบัติงานทางแรงดันด้านอินพุต.....	41
4.5.2 การทดสอบช่วงปฏิบัติงานทางความถี่ $i_z/i_x$ ของวงจรสายพานกระแส.....	42
4.5.3 การทดสอบช่วงปฏิบัติงานทางความถี่ $I_{out}/I_{in}$ ของวงจรกระแสยกกำลังสอง.....	43
4.5.4 การทดสอบค่าอัตราขยายกระแส $I_{out}/I_{in}$ ของวงจรคูณกระแส.....	44
4.6 สรุป.....	47
บทที่ 5 การประยุกต์ใช้งานวงจรคูณค่าความจุไฟฟ้าในวงจรกรองความถี่.....	48
5.1 กล่าวนำ.....	48
5.2 วงจรกรองความถี่.....	48
5.3 วงจรกรองความถี่ต่ำผ่าน.....	49
5.4 สรุป.....	54

## สารบัญ(ต่อ)

	หน้า
บทที่ 6 บทสรุปและข้อเสนอแนะแนวทางการวิจัย.....	55
6.1 บทสรุป.....	55
6.2 ข้อเสนอแนะแนวทางการทำวิจัย.....	55
เอกสารอ้างอิง.....	57
ภาคผนวก ก. การวิเคราะห์คุณสมบัติของวงจรสะท้อนกระแสแบบพื้นฐาน .....	59
ภาคผนวก ก.1 อัตราการสะท้อนกระแส.....	59
ภาคผนวก ก.2 ค่าความต้านทานที่อินพุตและเอาต์พุต.....	60
ภาคผนวก ก.3 อัตราขยายกระแสสำหรับสัญญาณขนาดเล็ก.....	61
ภาคผนวก ข. การวิเคราะห์วงจรกระแสยกกำลังสอง.....	62
ภาคผนวก ค. ค่าโมเดลพารามิเตอร์ที่ใช้สำหรับวิเคราะห์สัญญาณขนาดเล็กของ มอสทรานซิสเตอร์.....	65
ภาคผนวก ง. ผลงานวิจัยที่ได้รับการตีพิมพ์.....	66
ประวัติผู้เขียน.....	73

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญรูป

รูปที่	หน้า
2.1 รูปแบบของตัวเก็บประจุไฟฟ้า.....	5
2.2 สัญลักษณ์ของตัวเก็บประจุไฟฟ้า.....	5
2.3 โครงสร้างภายนอกของตัวเก็บประจุชนิดอิเล็กโทรไลต์.....	6
2.4 โครงสร้างภายนอกของตัวเก็บประจุชนิดกระดาษและพลาสติก.....	6
2.5 โครงสร้างภายนอกของตัวเก็บประจุชนิดจานเซรามิก.....	7
2.6 โครงสร้างภายนอกของตัวเก็บประจุแบบปรับค่าได้.....	7
2.7 ความสัมพันธ์ของเฟสระหว่างกระแสไฟฟ้ากับแรงดันไฟฟ้าในวงจร AC ที่มีเฉพาะ ตัวเก็บประจุ.....	9
2.8 วงจรคุณค่าความจุไฟฟ้าแรงดันควบคุม.....	10
2.9 วงจรคุณค่าความจุไฟฟ้ากระแสควบคุม.....	12
3.1 วงจรสะท้อนกระแสแบบพื้นฐานชนิดเอ็นแซนเนล.....	15
3.2 วงจรสมมูลย์ของสัญญาณขนาดเล็กของวงจรสะท้อนกระแสแบบพื้นฐานในรูปที่ 3.1.....	17
3.3 วงจรสะท้อนกระแสแบบพื้นฐานที่มีหลายเอาต์พุต.....	18
3.4 วงจรสมมูลย์ของสัญญาณขนาดเล็กของวงจรสะท้อนกระแสแบบพื้นฐานที่มีหลายเอาต์พุต ในรูปที่ 3.3.....	19
3.5 วงจรสายพานกระแสแบบบวกและแบบลบในวงจรเดียวกัน.....	21
3.6 วงจรยกกำลังสองกระแส.....	24
3.7 วงจรคูณกระแส.....	25
4.1 หลักการของวงจรถูกคุณค่าความจุไฟฟ้า.....	27
4.2 วงจรคุณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ซีมอสที่นำเสนอ.....	29
4.3 วงจรคุณค่าความจุไฟฟ้าที่ใช้วิเคราะห์ช่วงปฏิบัติงานแรงดัน.....	31
4.4 วงจรสมมูลย์สำหรับการวิเคราะห์หาค่าความถี่ปฏิบัติงานในส่วนของวงจรกระแส ยกกำลังสอง.....	33
4.5 วงจรสมมูลย์สำหรับการวิเคราะห์หาค่าความถี่ปฏิบัติงานในส่วนของวงจรสะท้อนกระแส.....	34
4.6 (ก) วงจรสายพานกระแส.....	36
4.6 (ข) วงจรสมมูลย์ของวงจรสายพานกระแส.....	36
4.7 ช่วงปฏิบัติงานของแรงดันอินพุต ที่พอร์ต x.....	42
4.8 การทดสอบช่วงปฏิบัติงานทางความถี่ $i_z/i_x$ .....	42

## สารบัญรูป(ต่อ)

รูปที่	หน้า
4.9 ผลการทดสอบช่วงปฏิบัติงานทางความถี่ $i_z/i_x$ ของวงจรสายพานกระแส.....	42
4.10 ผลการทดสอบช่วงปฏิบัติงานทางความถี่ $I_{out}/I_{in}$ ของวงจรกระแสยกกำลังสอง.....	44
4.11 การทดสอบค่าอัตราขยายกระแส $I_{out}/I_{in}$ ของวงจรคูณกระแส.....	44
4.12 ผลการทดสอบค่าอัตราขยายกระแส $I_{out}/I_{in}$ ของวงจรคูณกระแสโดยการปรับ กระแสไบอัส $I_A$ .....	45
4.13 ผลการทดสอบค่าอัตราขยายกระแส $I_{out}/I_{in}$ ของวงจรคูณกระแสโดยการปรับอัตราส่งผ่าน กระแส (n) ของวงจรสะท้อนกระแส $M_{21}-M_{24}$ .....	46
4.14 กราฟค่าความจุไฟฟ้าเสมือน ( $C_{EQ}$ ) เทียบกับค่าตัวคูณ (k).....	47
5.1 การตอบสนองความถี่ของวงจรกรองความถี่ชนิดต่าง ๆ.....	50
5.2 วงจรกรองความถี่ต่ำผ่านทำงานในโหมดแรงดัน.....	51
5.3 ความถี่ตอบสนองความถี่ของวงจรกรองความถี่ต่ำผ่านที่มีค่าของอัตราขยายแบบปิดรูป $ A_{CL} $ ที่ $\omega_c$ เท่ากับ -3 dB.....	52
5.4 ผลการตอบสนองความถี่และความถี่หักมุมของวงจรกรองความถี่ต่ำผ่าน.....	53
5.5 ผลการตอบสนองความถี่และความถี่หักมุมของวงจรกรองความถี่ต่ำผ่านเมื่อ $C_{EQ}$ มีค่าต่างๆ.....	54
ก.1 วงจรสะท้อนกระแสแบบพื้นฐาน.....	59
ก.2 วงจรเสมือนสำหรับการวิเคราะห์ค่าความต้านทานที่อินพุตและเอาต์พุตของวงจร สะท้อนกระแสแบบพื้นฐาน.....	60
ก.3 วงจรเสมือนสำหรับวิเคราะห์ค่าอัตราขยายสำหรับสัญญาณขนาดเล็ก.....	61
ข.1 วงจรกระแสยกกำลังสอง.....	62

# บทที่ 1

## บทนำ

### 1.1 กล่าวนำ

ในปัจจุบันนี้การพัฒนาเทคโนโลยีการสร้างวงจรรวม (Integrated Circuit หรือ IC) รวมทั้งในการออกแบบวงจรรวมให้มีขนาดเล็กที่สุดนั้นเป็นสิ่งที่จะต้องคำนึงเป็นอย่างยิ่ง อันเนื่องมาจากการใช้พื้นที่ชิป (Chip area) ขนาดใหญ่จะทำให้มีค่าใช้จ่ายต่อวงจสูง ดังนั้นในการออกแบบวงจรรวมให้มีพื้นที่เล็กลงจึงเป็นสิ่งสำคัญที่จะต้องพิจารณา และข้อจำกัดของปัญหาที่ทำให้ต้องใช้พื้นที่มากในการออกแบบวงจรรวม นั้นขึ้นอยู่กับตัวเก็บประจุไฟฟ้าที่เป็นส่วนประกอบของวงจรรวม เนื่องจากวงจรรวมที่ออกแบบโดยอาศัยตัวเก็บประจุไฟฟ้าที่มีค่าสูง ๆ จะต้องใช้พื้นที่ของซิลิคอนในการสร้างมาก เป็นผลทำให้ชิปมีขนาดใหญ่ และโดยทั่วไปในเทคโนโลยีการสร้างวงจรรวมในส่วนของตัวเก็บประจุไฟฟ้าที่มีค่ามากกว่า 100pF นั้นไม่สามารถทำได้ เนื่องจากมีข้อจำกัดในการใช้พื้นที่โดยตัวเก็บประจุไฟฟ้า ที่มีค่ามาก ๆ นั้นจะใช้พื้นที่ของซิลิคอนมาก และในเทคโนโลยีแบบซีมอส นั้น แผ่นตัวเก็บประจุขนาน (Parallel plate capacitor) จะถูกสร้างโดยการใช้นิติซิลิคอน 2 ชั้น โดยจะได้ตัวเก็บประจุไฟฟ้าที่มีค่า  $1\text{fF}/\mu\text{m}^2$  ตัวอย่างเช่น ถ้าต้องการค่าความจุไฟฟ้า 100pF จะต้องใช้พื้นที่ประมาณ  $0.1\text{mm}^2$  ตัวอย่างของวงจรรวมที่ออกแบบโดยมีตัวเก็บประจุไฟฟ้าเป็นส่วนประกอบ เช่น ระบบสุ่มตัวอย่างข้อมูล (Sampled-data systems) และการเชื่อมต่อกับเซนเซอร์แบบประจุไฟฟ้า (Capacitive sensor interfaces) เป็นต้น [1]–[2] จำเป็นต้องใช้ตัวเก็บประจุไฟฟ้าที่มีค่าสูง ๆ ดังนั้นจึงได้มีการเสนอวงจรรวมค่าตัวเก็บประจุไฟฟ้าขึ้นเพื่อให้สามารถลดขนาดของตัวเก็บประจุไฟฟ้าที่ใช้ในการสร้างวงจรรวมลง

ในอดีตที่ผ่านมาได้มีการออกแบบและนำเสนอวงจรรวมค่าความจุไฟฟ้าไว้หลายหลักการ ซึ่งในรุ่นแรก ๆ การออกแบบได้ใช้โอปแอมป์ (Op-Amp) ต่อทำงานร่วมกับวงจรรวมขยายความนำ (OTAs) [3] ซึ่งจะทำให้วงจรรวมที่นำเสนอนี้มีผลตอบสนองทางความถี่ต่ำ และสัญญาณทางเอาต์พุตมีความผิดเพี้ยนสูงเนื่องจากวงจรรวมจะถูกจำกัดด้วย อัตราขยายช่วงความถี่ (Gain Bandwidth) ของโอปแอมป์และวงจรรวมขยายความนำ ต่อมาการออกแบบวงจรรวมโดยใช้เทคโนโลยีทรานซิสเตอร์แบบซีมอสได้เข้ามามีบทบาทเป็นอย่างมาก อันเนื่องมาจากเหตุผลสำคัญคือ วงจรรวมใช้แหล่งจ่ายแรงดันต่ำ, ใช้กำลังงานต่ำ และยังใช้พื้นที่ในการสร้างเป็นวงจรรวมน้อยอีกด้วย แต่วงจรรวมมีประสิทธิภาพในการทำงานสูง จึงได้มีการนำเสนอวงจรรวมค่าความจุไฟฟ้าในรูปแบบซีมอส โดยใช้วงจรรวมสายพานกระแส ซึ่งทำงานในโหมดแรงดันต่อร่วมกับตัวต้านทาน [4] และข้อดีของวงจรรวมนี้จะอยู่ที่การทำงานของมอสทรานซิสเตอร์ที่เป็นส่วนหลักของวงจรรวม แต่วงจรรวมดังกล่าวมีข้อจำกัดเนื่องจากทำงานในโหมดแรงดันต่ำทำให้ต้องใช้แหล่งจ่ายแรงดันสูงและมีผลตอบสนองการทำงานที่

ต่ำเมื่อเทียบกับวงจรที่ทำงานให้โหมดกระแส จึงได้มีการนำเสนอวงจรคุณค่าความจุไฟฟ้าที่ทำงานในโหมดของกระแสโดยใช้วงจรสายพานกระแสซึ่งทำงานในโหมดกระแสต่อร่วมกับตัวต้านทาน 2 ตัว [5] ซึ่งตัวต้านทานเป็นตัวปรับค่าอัตราขยายของวงจร แต่วงจรที่ใช้ตัวต้านทานเป็นส่วนประกอบนั้นจำเป็นต้องใช้พื้นที่ในการสร้างมาก ซึ่งเป็นข้อจำกัดในการสร้างวงจรรวม ดังนั้นในวิทยานิพนธ์ฉบับนี้จะนำเสนอการออกแบบวงจรคุณค่าความจุไฟฟ้าโดยจะมุ่งเน้นไปที่วงจรใช้แหล่งจ่ายแรงดันต่ำ กำลังงานต่ำ วงจรมีขนาดเล็ก มีความแม่นยำและผลตอบสนองทางความถี่สูง และมีความยืดหยุ่นในการปรับเปลี่ยนค่าอัตราขยายของวงจรเพื่อเหมาะสมสำหรับการประยุกต์ใช้งานในรูปแบบต่าง ๆ

## 1.2 วัตถุประสงค์ของวิทยานิพนธ์

ในการทำวิทยานิพนธ์นี้ ได้มีการกำหนดวัตถุประสงค์ดังนี้

1. เพื่อศึกษาวิจัยและพัฒนาการออกแบบวงจรคุณค่าความจุไฟฟ้า บนพื้นฐานเทคโนโลยีทรานซิสเตอร์แบบซีมอส
2. วงจรที่ทำการออกแบบสามารถปรับค่าของตัวเก็บประจุที่เป็นค่าคงที่ให้มีค่าที่สามารถเปลี่ยนแปลงได้ มีโครงสร้างขนาดเล็กและเรียบง่าย
3. วงจรที่ทำการออกแบบสามารถทำงานภายใต้แหล่งจ่ายแรงดันต่ำ มีช่วงปฏิบัติงานทางขนาดและมีผลตอบสนองทางความถี่ที่กว้าง
4. การทดสอบสมรรถนะของวงจรที่ทำการออกแบบจะใช้โปรแกรม PSPICE เลียนแบบการทำงาน

## 1.3 หลักการใหม่ในวิทยานิพนธ์

วิทยานิพนธ์ฉบับนี้ นำเสนอการออกแบบวงจรคุณค่าความจุไฟฟ้าโดยใช้เทคโนโลยีทรานซิสเตอร์แบบซีมอสที่มีการทำงานในช่วงนำกระแสอิมิต์ โดยวงจรที่ออกแบบจะอาศัยคุณสมบัติเฉพาะตัวของแต่ละวงจรที่นำมาประกอบ ซึ่งประกอบด้วยวงจรสะท้อนกระแสแบบพื้นฐาน วงจรสายพานกระแสแบบบวกและแบบลบในวงจรเดียวกันและวงจรคุณค่ากระแสซึ่งอาศัยหลักการของวงจรกระแสยกกำลังสอง นอกจากนี้วงจรที่นำเสนอมีโครงสร้างขนาดเล็กและเรียบง่ายสามารถทำงานที่แหล่งจ่ายแรงดันต่ำ มีช่วงปฏิบัติงานที่กว้าง และมีผลตอบสนองทางความถี่ที่กว้างและยังสามารถควบคุมค่าตัวเก็บประจุที่เป็นค่าคงที่ให้เปลี่ยนได้ โดยการปรับเปลี่ยนค่ากระแสไบอัสเพื่อเหมาะสมกับความต้องการที่จะนำไปประยุกต์ใช้มากที่สุด

## 1.4 รายละเอียดของวิทยานิพนธ์

ในวิทยานิพนธ์นี้แบ่งเนื้อหาออกเป็น 6 บท และ 4 ภาคผนวก โดยแต่ละบทมีรายละเอียดดังต่อไปนี้

**บทที่ 1** เป็นการกล่าวนำและวัตถุประสงค์และหลักการใหม่ ที่ได้นำเสนอไว้ในวิทยานิพนธ์รวมไปถึงรายละเอียดเนื้อหาโดยสรุปของแต่ละบท

**บทที่ 2** กล่าวถึงหลักการของค่าเก็บประจุและแสดงตัวอย่างของวงจรคุณค่าความจุไฟฟ้าที่ได้นำเสนอในอดีต

**บทที่ 3** กล่าวถึงกลุ่มวงจรที่ใช้ในการออกแบบวงจรคุณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์แบบซิมอส ซึ่งประกอบด้วย วงจรสะท้อนกระแสแบบพื้นฐาน วงจรสายพานกระแสแบบบวกและแบบลบในวงจรเดียวกันและวงจรคุณค่ากระแส โดยใช้หลักการทำงานของวงจรกระแสยกกำลังสอง

**บทที่ 4** กล่าวถึงแนวความคิดการสร้างวงจรคุณค่าความจุไฟฟ้าแบบซิมอสที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ วิเคราะห์หาค่าคุณสมบัติที่สำคัญต่าง ๆ ของวงจรคุณค่าความจุไฟฟ้าที่ได้ออกแบบ สำหรับสมรรถนะของวงจรได้ทำการยืนยันด้วยการเลียนแบบการทำงานโดยใช้โปรแกรม PSPICE

**บทที่ 5** กล่าวถึงชนิดของวงจรรองความถี่ชนิดต่าง ๆ และหลักการของวงจรรองความถี่ต่ำผ่าน การประยุกต์ใช้งานของวงจรคุณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์แบบซิมอสที่นำมาเป็นส่วนประกอบของวงจรรองความถี่ต่ำผ่าน และผลการเลียนแบบการทำงานของวงจรรองความถี่ต่ำผ่านด้วยโปรแกรม PSPICE

**บทที่ 6** เป็นบทส่งท้าย และข้อเสนอแนะแนวทางในการพัฒนาต่อ เป็นการสรุปผลงานที่ได้นำเสนอวิทยานิพนธ์นี้ และนำเสนอแนวทางในการวิจัยและพัฒนางจรต่อไป

ภาคผนวก ก. กล่าวถึงการวิเคราะห์คุณสมบัติของวงจรสะท้อนกระแสแบบพื้นฐาน

ภาคผนวก ข. กล่าวถึงการวิเคราะห์วงจรกระแสยกกำลังสอง

ภาคผนวก ค. กล่าวถึงค่าโมเดลพารามิเตอร์ที่ใช้สำหรับวิเคราะห์สัญญาณขนาดเล็กของมอสทรานซิสเตอร์

ภาคผนวก ง. แสดงผลงานที่ได้รับการตีพิมพ์

ประวัติผู้เขียน

## บทที่ 2

# หลักการของค่าความจุไฟฟ้าและวงจรคุณค่าความจุไฟฟ้าที่ได้มี การนำเสนอในอดีต

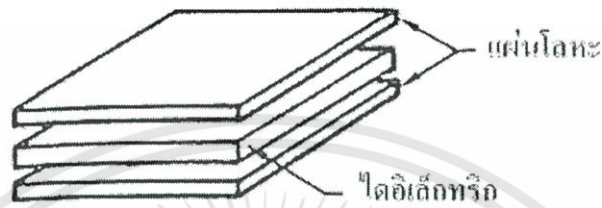
### 2.1 กล่าวนำ

ปัจจุบันนี้คงปฏิเสธไม่ได้ว่าการสร้างอุปกรณ์ทางอิเล็กทรอนิกส์ ทางโทรคมนาคม ทางระบบวัดคุม หรือทางระบบเครื่องวัด มีความจำเป็นที่จะต้องปรับแต่งค่าของตัวเก็บประจุในการใช้งาน ยกตัวอย่างเช่น การสร้างวงจรกรองความถี่ที่ปรับค่าได้ วงจรออสซิลเลเตอร์ที่ปรับความถี่ได้ วงจรที่สามารถปรับค่าฟังก์ชันการถ่ายโอนของวงจรป้อนกลับ (Feedback) ในระบบควบคุมอัตโนมัติหรือวงจรอิเล็กทรอนิกส์ใด ๆ ที่ต้องการปรับการทำงานด้วยตัวเก็บประจุชนิดที่ปรับค่าได้เป็นส่วนหนึ่งของวงจร

การพัฒนาของวงจรคุณค่าความจุไฟฟ้านั้นจะเกิดขึ้นอยู่เสมอ โดยในระยะแรก ๆ การออกแบบวงจรคุณค่าความจุไฟฟ้าได้ใช้ออปแอมป์ ต่อทำงานร่วมกับวงจรขยายความนำ [3] ซึ่งจะทำให้วงจรที่นำเสนอนี้มีผลตอบสนองทางความถี่ต่ำ และสัญญาณทางเอาต์พุตมีความถี่สูง เนื่องจากวงจรจะถูกจำกัดด้วย อัตราขยายช่วงแบนด์วิดท์ (Gain Bandwidth) ของออปแอมป์และวงจรขยายความนำ ต่อมาการออกแบบวงจรรวมโดยใช้เทคโนโลยีทรานซิสเตอร์แบบซีมอสได้เข้ามามีบทบาทเป็นอย่างมาก อันเนื่องมาจากเหตุผลสำคัญคือ วงจรใช้แหล่งจ่ายแหล่งแรงดันต่ำ ใช้กำลังงานต่ำ และยังใช้พื้นที่ในการสร้างเป็นวงจรรวมน้อยอีกด้วย แต่วงจรยังมีประสิทธิภาพในการทำงานสูง จึงได้มีการนำเสนอวงจรคุณค่าความจุไฟฟ้าในรูปแบบซีมอส โดยใช้วงจรสายพานกระแสซึ่งทำงานใน โหมดแรงดันต่อร่วมกับตัวต้านทาน และข้อดีของวงจรมีจะอยู่ที่การทำงานของมอสทรานซิสเตอร์ที่เป็นส่วนหลักของวงจร แต่วงจรมีข้อจำกัดเนื่องจากทำงานในโหมดแรงดัน [4] ทำให้ต้องใช้แหล่งจ่ายแรงดันสูงและมีผลตอบสนองการทำงานที่ต่ำเมื่อเทียบกับวงจรที่ทำงานให้โหมดกระแส จึงได้มีการนำเสนอวงจรคุณค่าความจุไฟฟ้าที่ทำงานในโหมดของกระแส โดยใช้วงจรสายพานกระแสต่อร่วมกับตัวต้านทาน 2 ตัว [5] ซึ่งตัวต้านทานเป็นตัวปรับค่าแฟกเตอร์อัตราขยายของวงจร แต่วงจรที่ใช้ตัวต้านทานเป็นส่วนประกอบนั้นจำเป็นต้องใช้พื้นที่ในการสร้างมาก ซึ่งเป็นข้อจำกัดในการสร้างวงจรรวม ซึ่งในบทนี้จะกล่าวหลักการการทำงานของวงจรคุณค่าความจุไฟฟ้าที่ถูกนำเสนอมาแล้วในอดีต รวมไปถึง หลักการของค่าความจุไฟฟ้า ที่มาของค่าความจุไฟฟ้า ชนิดของตัวเก็บประจุ รวมไปถึงความสัมพันธ์ของเฟสระหว่างกระแสไฟฟ้ากับแรงดันไฟฟ้า ในวงจร AC ที่มีเฉพาะตัวเก็บประจุ

## 2.2 ตัวเก็บประจุ

ตัวเก็บประจุ (Capacitor) ทำขึ้นจากแผ่นโลหะ 2 ส่วน ซึ่งจะถูกกั้นระหว่างแผ่นโลหะด้วยฉนวนไฟฟ้า ดังแสดงในรูปที่ 2.1 [6] ซึ่งแผ่นโลหะนี้จะเรียกว่า เพลท (Plate) และฉนวนไฟฟ้าจะเรียกว่า ไดอิเล็กทริก (Dielectric) และสัญลักษณ์ของตัวเก็บประจุจะแสดงในรูปที่ 2.2



รูปที่ 2.1 โครงสร้างของตัวเก็บประจุไฟฟ้า



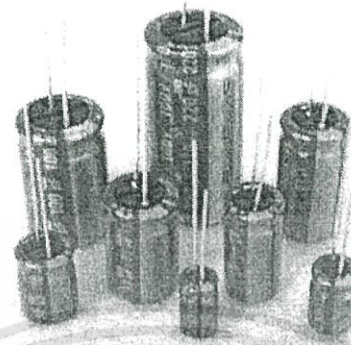
(ก) ตัวเก็บประจุแบบคงที่

(ข) ตัวเก็บประจุแบบปรับค่าได้

รูปที่ 2.2 สัญลักษณ์ของตัวเก็บประจุไฟฟ้า

ตัวเก็บประจุนั้นจะมีอยู่ด้วยกันหลายชนิดด้วยกันดังนี้

- ตัวเก็บประจุนิโคอิเล็กโทรไลต์ (Electrolytic Capacitors) ซึ่งจะมีค่าความจุไฟฟ้าสูงแต่ขนาดและน้ำหนักน้อยดังแสดงในรูปที่ 2.3 และจะเป็นตัวเก็บประจุแบบมีขั้ว คือมีขาบวกและขาลบ เพราะฉะนั้นเมื่อนำไปใช้ในวงจรจะต้องดูขั้วให้ถูกต้อง
- ตัวเก็บประจุนิโคกระดาษและพลาสติก (Paper and Plastic Capacitors) ซึ่งโครงสร้างนั้นจะใช้เทคนิคการม้วนวัสดุที่เป็นแผ่นบาง ดังแสดงรูปที่ 2.4 ไดอิเล็กทริกกระดาษจะมีค่าความต้านทานต่ำกว่าไดอิเล็กทริกฟิล์มพลาสติก สำหรับในปัจจุบันฟิล์มพลาสติกจะมีใช้มากกว่า



รูปที่ 2.3 โครงสร้างภายนอกของตัวเก็บประจุชนิดอิเล็กโทรไลต์

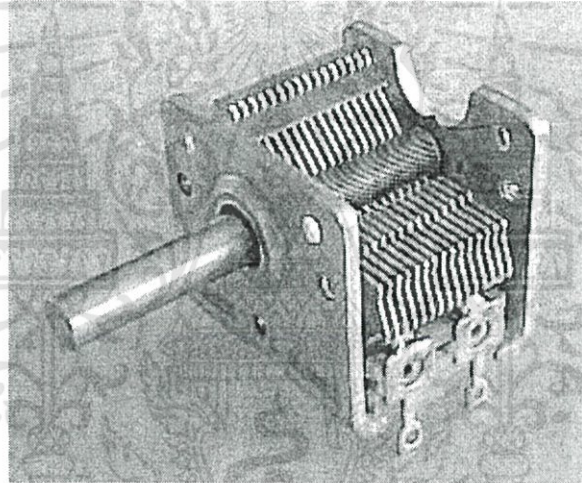


รูปที่ 2.4 โครงสร้างภายนอกของตัวเก็บประจุชนิดกระดาษและพลาสติก

- ตัวเก็บประจุชนิดจานเซรามิก (Ceramic Disk Capacitor) เป็นชนิดที่นิยมใช้มาก เพราะต้นทุนในการผลิตไม่สูงนักดังแสดงในรูปที่ 2.5 โดยค่าความจุไฟฟ้าของมันจะอยู่ในช่วง  $0.1 \mu\text{F}$  ลงไป และเซรามิกเป็นไดอิเล็กทริก
- ตัวเก็บประจุชนิดปรับค่าได้ (Variable Capacitors) ซึ่งจะแสดงไว้ในรูปที่ 2.6 จะแสดงตัวเก็บประจุแบบ แพดเดอร์ (Padders), ทิมเมอร์ (Trimmers) และ จูนนิ่ง (Tuning) ซึ่งแบบ แพดเดอร์กับแบบทิมเมอร์ นั้นจะต้องให้ช่างเทคนิคเป็นผู้ปรับแต่ง ส่วนแบบจูนนิ่งนั้นผู้ใช้สามารถปรับได้เอง



รูปที่ 2.5 โครงสร้างภายนอกของตัวเก็บประจุชนิดงานเซรามิก



รูปที่ 2.6 โครงสร้างภายนอกของตัวเก็บประจุแบบปรับค่าได้

### 2.3 ค่าความจุไฟฟ้า

ค่าความจุไฟฟ้า (Capacitance) คือความสามารถของอุปกรณ์ในการเก็บพลังงานไฟฟ้าไว้ในรูปของสนามไฟฟ้า เมื่อต่อแหล่งจ่ายแรงดันไฟฟ้าให้กับตัวเก็บประจุ จะมีกระแสไหลจนกระทั่งตัวเก็บประจุถูกชาร์จประจุจนเต็ม ซึ่งตัวเก็บประจุที่ถูกชาร์จประจุจนเต็มนั้น เพลทหนึ่งจะมีจำนวนอิเล็กตรอนเกินอยู่ (ประจุลบ) และอีกเพลทหนึ่งจะขาดอิเล็กตรอนไปและไดอิเล็กทริกจะเป็นส่วนป้องกันการไหลของอิเล็กตรอนระหว่างเพลท สำหรับตัวเก็บประจุที่ถูกชาร์จประจุจนเต็มนั้น จะทำให้กระแสทั้งหมดหยุดไหลและแรงดันไฟฟ้าของตัวเก็บประจุจะเท่ากับแรงดันไฟฟ้าของแหล่งจ่ายแรงดันไฟฟ้า

ประจุที่ชาร์จตัวเก็บประจุนี้จะได้มาจากแหล่งจ่ายแรงดันไฟฟ้า และจะใช้พลังงานที่เก็บไว้นี้เป็นเสมือนแหล่งจ่ายแรงดันไฟฟ้า ถึงอย่างไรก็ตามเมื่อพลังงานนี้เคลื่อนที่ออกจากตัวเก็บประจุแล้วจะทำให้แรงดันไฟฟ้าของตัวเก็บประจุนี้อลดลงอย่างรวดเร็ว และสำหรับวงจร DC นั้นตัวเก็บประจุจะเปรียบเสมือนถูกเปิดวงจร หลังจากที่ยกก่อนหน้านั้นมันจะมีประจุเต็มอยู่แล้ว ซึ่งหมายความว่าของเปิดวงจรก็คือ มีค่าความต้านทานเป็นอนันต์

ข้อควรระวังเกี่ยวกับตัวเก็บประจุ คือเมื่อตัวเก็บประจุที่อยู่ใดๆ ถูกชาร์จด้วยแหล่งจ่ายแรงดันไฟฟ้าจนเต็ม เราไม่ควรเอามือไปถูกขั้วทั้งสองของตัวเก็บประจุ เพราะจะทำให้ค่าความจุไฟฟ้าคายประจุใส่มือของเราซึ่งจะเปรียบเสมือนถูกไฟช็อตนั่นเอง จำนวนของพลังงานที่สามารถเก็บในตัวเก็บประจุได้นั้นจะเป็นสัดส่วนโดยตรงกับขนาดของตัวเก็บประจุ ซึ่งตัวเก็บประจุที่ใช้ภายในอาคาร (ที่มีใช้ในอุปกรณ์เครื่องใช้ต่าง ๆ) ปกติจะมีขนาดเล็ก และอันตรายที่จะได้รับการที่ส่วนใดส่วนหนึ่งของร่างกายเราไปโดนขั้วของมัน จะมีไม่มากคือแค่กระดูกเล็กน้อยแต่สำหรับตัวเก็บประจุที่ใช้ภายนอกอาคารนั้นจะมีขนาดใหญ่ และใช้กับแรงดันไฟฟ้าแรงสูง จึงมีอันตรายมาถ้าไปสัมผัสกับขั้วของมัน

หน่วยของค่าความจุไฟฟ้าคือ ฟารัด (F) ซึ่งฟารัดนี้คือจำนวนของค่าความจุไฟฟ้าที่สามารถเก็บได้ 1 คูลอมบ์ (C) ในขณะที่ถูกชาร์จด้วยแรงดันไฟฟ้า 1 โวลต์ซึ่งหน่วยฟารัดนี้จะเป็นหน่วยที่ใหญ่ จึงมีการกำหนดหน่วยที่เล็กลงเป็น ไมโครฟารัด ( $\mu\text{F}$ ) พิโคฟารัด (pF) ซึ่งค่าความจุไฟฟ้านี้จะแทนด้วยสัญลักษณ์ C

ค่าที่มีผลต่อค่าความจุไฟฟ้าของตัวเก็บประจุ มีอยู่ 4 ค่าด้วยกันคือ

1. พื้นที่ของแผ่นเพลท
2. ระยะระหว่างเพลท
3. ชนิดของวัสดุไดอิเล็กทริก
4. อุณหภูมิ

ค่าความจุไฟฟ้านี้จะเป็นสัดส่วนโดยตรงกับพื้นที่ของแผ่นเพลท ยกตัวอย่างเช่น เพิ่มพื้นที่ของเพลทให้เป็น 2 เท่า จะทำให้ค่าความจุไฟฟ้าเพิ่มจากเดิมเป็น 2 เท่าเช่นกัน แต่ค่าอื่น ๆ ที่เกี่ยวข้องต้องคงที่ และค่าความจุไฟฟ้านี้จะเป็นสัดส่วนผกผันกับระยะระหว่างเพลท นั่นคือถ้ามีเพลทอันใดอันหนึ่งเคลื่อนที่ห่างออกจากเพลทอีกอันหนึ่งจะทำให้ค่าความแข็งแรงของสนามไฟฟ้าระหว่างเพลทลดลง

ส่วนความสามารถในการเก็บพลังงานไฟฟ้าของตัวเก็บประจุ จะขึ้นอยู่กับสนามไฟฟ้าระหว่างเพลทและความเพี้ยนของวงจรโคจรอิเล็กทรอนิกส์ในวัสดุไดอิเล็กทริกซึ่งองศาของความเพี้ยนจะขึ้นอยู่กับคุณสมบัติทางธรรมชาติของวัสดุไดอิเล็กทริก และแสดงโดยค่าคงที่ไดอิเล็กทริก

(Dielectric Constant) ซึ่งค่าคงที่นี้จะเปรียบเทียบความสามารถของวัสดุที่เพิ่มขึ้นไปกับความสามารถในการเก็บพลังงานในรูปสนามไฟฟ้าของอากาศซึ่งมีค่าที่ไดอิเล็กทริกเท่ากับ 1 และสำหรับกระดาษจะมีค่าคงที่ไดอิเล็กทริกเป็น 2-3, ไม้ก้ำจะมีค่าคงที่ไดอิเล็กทริกเป็น 5-6, และสำหรับไททานเนียมจะมีค่าคงที่ไดอิเล็กทริกเป็น 90-170

## 2.4 ความสัมพันธ์ของเฟสระหว่างกระแสไฟฟ้ากับแรงดันไฟฟ้าในวงจร AC ที่มีเฉพาะตัวเก็บประจุ

เมื่อจ่ายแรงดันไฟฟ้า AC ให้กับตัวเก็บประจุ จะทำให้เกิดการไหลของอิเล็กตรอนจากเพลทหนึ่งไปยังอีกเพลทหนึ่ง ซึ่งการไหลของอิเล็กตรอนนี้ก็คือการไหลของกระแสแน่นอน

ความสัมพันธ์ของเฟสระหว่างกระแสไฟฟ้ากับแรงดันไฟฟ้าในวงจร AC ที่มีเฉพาะตัวเก็บประจุนี้จะมีเฟสไม่ตรงกัน โดยกระแสไฟฟ้าจะมีเฟสนำหน้าแรงดันไฟฟ้าอยู่ 90 องศาซึ่งแสดงดังรูปที่ 2.7



รูปที่ 2.7 ความสัมพันธ์ของเฟสระหว่างกระแสไฟฟ้ากับแรงดันไฟฟ้าในวงจร AC ที่มีเฉพาะตัวเก็บประจุ

การที่ตัวเก็บประจุในวงจร AC มีการเก็บประจุและคายประจุ จะทำให้แรงดันไฟฟ้าที่ถูกรูใช้เปลี่ยนแปลงอย่างคงที่ และสำหรับตัวเก็บประจุที่เก็บประจุเต็มแล้วนั้น คือแรงเคลื่อนไฟจะถูกเก็บอยู่ในแผ่นเพลทของตัวเก็บประจุ และไม่มีการตอบสนองต่อการเปลี่ยนแปลงของแรงดันไฟฟ้าที่ป้อนจากภายนอกอีก และสำหรับความต้านทานจินตภาพของตัวเก็บประจุที่มีต่อแรงเคลื่อน AC นั้นจะเรียกว่า คาปาซิทีฟ รีแอกแตนซ์ (Capacitive Reactance) ซึ่งแทนด้วยสัญลักษณ์  $X_c$  และมีหน่วยวัดเป็นโอห์ม ( $\Omega$ ) จะถูกคำนวณหาได้จากสมการ

$$X_c = \frac{1}{2\pi fC} \quad (2.1)$$

เมื่อ  $\pi$  = ค่าคงที่ (ประมาณ 3.14)

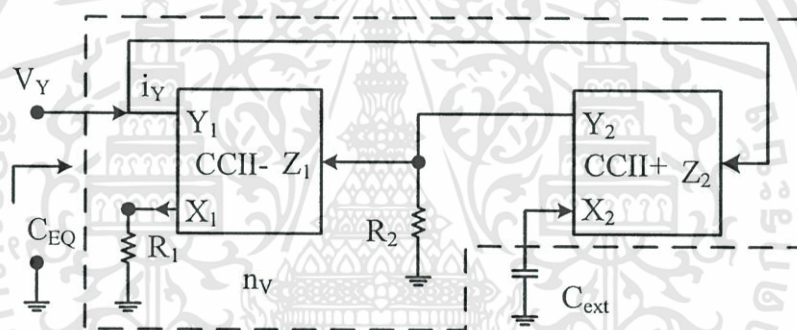
$f$  = ความถี่ มีหน่วยเป็นเฮิรตซ์ (Hz)

$C$  = ค่าความจุไฟฟ้า มีหน่วยเป็นฟารัด (F)

จากสมการที่ 2.1 เมื่อความถี่สูงขึ้นจะทำให้ค่า  $X_c$  ลดลง เป็นผลทำให้กระแสไหลผ่านตัวเก็บประจุได้มากขึ้นแต่ในทางกลับกันถ้าความถี่ทำให้ ค่า  $X_c$  ลดลงเป็นผลให้กระแสไหลผ่านตัวเก็บประจุได้ลดลง

## 2.5 วงจรคุณค่าความจุไฟฟ้าที่ได้มีการนำเสนอในอดีต

### 2.5.1 วงจรคุณค่าความจุไฟฟ้าแรงดันควบคุม



รูปที่ 2.8 วงจรคุณค่าความจุไฟฟ้าแรงดันควบคุม

จากรูปที่ 2.8 เป็นการแสดงวงจรคุณค่าความจุไฟฟ้าแรงดันควบคุม ซึ่งประกอบด้วยวงจรสายพานกระแสที่ทำงานในโหมดแรงดันคู่ร่วมกับตัวต้านทาน โดยที่มีตัวเก็บประจุ  $C_{ext}$  ต่อที่พอร์ต  $X_2$  แรงดันสัญญาณขนาดเล็กถูกป้อนเข้าที่พอร์ต  $Y_1$  และส่งผ่านไปยังพอร์ต  $X_1$  นั่นคือ  $V_{Y1} \cong V_{X1}$  และตัวต้านทานที่พอร์ต  $X_1$  เทียบกราวจะแปลงแรงดัน  $V_{X1}$  เป็นกระแส  $i_{X1}$  มีค่าดังนี้

$$i_{X1} = \frac{V_{X1}}{R_1} \quad (2.2)$$

และจากคุณสมบัติของวงจรสายพานกระแส CCII- จะได้  $i_{Z1} \cong -i_{X1}$  และจากสมการที่ (2.2) จะได้

$$V_{Y2} = i_{Z1}R_2 = -i_{X1}R_2 = V_{X2} \quad (2.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และจากคุณสมบัติของวงจรสายพานกระแส CCII+ จะได้  $i_{z2}=i_{x2}$  ดังนั้นจะได้

$$i_{z2} = \frac{V_{Y2}}{X_{CS}} \quad (2.4)$$

พิจารณาจากรูปที่ 2.7 จะพบว่ากระแส  $I_Y=i_{z2}$  และจากสมการที่ (2.4) ดังนั้นจะได้  $X_{EQ}$  มีค่าดังนี้

$$X_{EQ} = \frac{V_{Y1}}{I_Y} = \frac{V_{Y1}}{i_{z2}} = \frac{V_{Y1}}{V_{Y2}} X_{CS} \quad (2.5)$$

หรือ

$$X_{EQ} = \frac{R_1}{R_2} X_{CS} \quad (2.6)$$

ดังนั้นค่าความจุไฟฟ้าเสมือน ( $C_{EQ}$ : Equivalent Capacitance) ที่ปรากฏที่พอร์ต Y1 เทียบกราวณ์ประมาณค่าได้ดังนี้

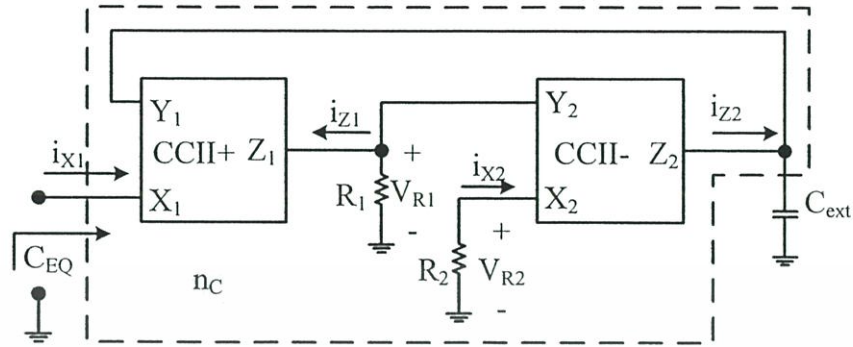
$$C_{EQ} \cong nC_S \cong \frac{R_2}{R_1} C_S \quad (2.7)$$

เมื่อ  $n$  คือ ค่าแฟกเตอร์อัตราขยายวงจรถูกค่าความจุไฟฟ้าแรงดันควบคุม

เมื่อพิจารณาในสมการที่ (2.7) จะพบว่าค่าความจุไฟฟ้าเสมือนจะขึ้นอยู่กับตัวต้านทาน  $R_1$  และ  $R_2$  นั่นคือจะสามารถกำหนดอัตราการคูณค่าความจุไฟฟ้าได้ด้วยตัวต้านทาน 2 ตัวดังสมการที่ (2.7)

แต่อย่างไรก็ตาม การใช้ประโยชน์ของวงจรถูกค่าความจุไฟฟ้าเสมือนยังมีข้อจำกัด คือเนื่องจากวงจรมีใช้วงจรสายพานกระแสที่ทำงานในโหมดแรงดัน จึงทำให้วงจรมีใช้แหล่งจ่ายแรงดันสูงและมีผลตอบสนองการทำงานที่ต่ำเมื่อเทียบกับวงจรมีโหมดกระแส

### 2.5.2 วงจรคุณค่าความจุไฟฟ้ากระแสควมคุม



รูปที่ 2.9 วงจรคุณค่าความจุไฟฟ้ากระแสควมคุม

รูปที่ 2.9 เป็นการแสดงแผนภาพของวงจรคุณค่าความจุไฟฟ้า โดยมีตัวเก็บประจุ  $C_{AV}$  ต่อที่พอร์ต์  $Z_2$  ขณะที่พอร์ต์  $Z_2$  ต่ออยู่กับพอร์ต์  $Y_1$  ด้วย กระแสสัญญาณขนาดเล็ก ถูกป้อนเข้าที่พอร์ต์  $X_1$  และส่งผ่านไปยังพอร์ต์  $Z_1$  เมื่อ  $i_{z1} \cong i_{x1}$  แรงดันตกคร่อมตัวต้านทาน  $R_1$  มีค่าเท่ากับ  $V_{R1} = i_{x1}R_1$  และเนื่องจาก  $V_{x2} \cong V_{y2}$  กระแสสัญญาณ  $i_{x2}$  จะเท่ากับ

$$i_{x2} = \frac{V_{R1}}{R_2} i_{x1} \cong -i_{z2} \cong \frac{V_{R1}}{R_2} \cong i_{x1} \frac{R_1}{R_2} \quad (2.8)$$

และเนื่องจาก  $i_{z2} \cong i_{x2}$  แรงดันที่ตกคร่อมตัวเก็บประจุ  $C_{AV}$  จะมีค่าเป็น

$$V_{CAV} = \frac{i_{z2}}{sC_{AV}} = \frac{i_{x1}R_1/R_2}{sC_{AV}} \quad (2.9)$$

นอกจากนั้น แรงดันที่ตกคร่อมตัวเก็บประจุ  $C_{AV}$  ยังป้อนกลับมาเป็นแรงดันที่พอร์ต์  $X_1$  ด้วย ดังนั้น ค่าตัวเก็บประจุเสมือน ( $C_{EQ}$ : Equivalent Capacitance) ที่ปรากฏระหว่างพอร์ต์  $X_1$  เทียบกราวณ์ ประมาณได้ดังนี้

$$C_{EQ} = n_C C_{AV} = \left( \frac{R_2}{R_1} \right) C_{AV} \quad (2.10)$$

เมื่อ  $n_C$  คือ ค่าแฟกเตอร์อัตราขยายวงจรถ้าคุณค่าความจุไฟฟ้าโดยใช้วงจรสายพานกระแส (CCII)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาในสมการที่ (2.10) จะพบว่าค่าความจุไฟฟ้าเสมือนจะขึ้นอยู่กับตัวต้านทาน  $R_1$  และ  $R_2$  นั่นคือจะสามารถกำหนดอัตราการคูณค่าความจุไฟฟ้าได้ด้วยตัวต้านทาน 2 ตัวดังสมการที่ (2.10) ซึ่งวงจรคูณค่าความจุไฟฟ้ากระแสควบคุมมีข้อได้เปรียบกว่าวงจรคูณค่าความจุไฟฟ้าแรงดันควบคุม คือใช้แหล่งจ่ายแรงดันที่ต่ำกว่า และยังมีผลตอบสนองการทำงานที่สูงกว่า แต่อย่างไรก็ตาม การใช้ประโยชน์ของวงจรเหล่านี้ยังมีข้อจำกัด คือในเทคโนโลยีการสร้างวงจรรวมในส่วนของตัวต้านทานที่มีค่ามาก ๆ จำเป็นต้องใช้พื้นที่ของซิลิคอนมาก ซึ่งทำให้ใช้พื้นที่ชิปมากและมีค่าใช้จ่ายต่อวงจรสูงอีกด้วย

## 2.6 สรุป

จากหลักการเบื้องต้นของวงจรคูณค่าความจุไฟฟ้าที่ได้มีการนำเสนอในอดีตนั้น จะเห็นได้ว่าวงจรมีข้อจำกัดในการทำงานหรือการประยุกต์ใช้งานหลายอย่าง เช่น วงจรใช้แหล่งจ่ายแรงดันสูงในการทำงาน มีการใช้พื้นที่ของซิลิคอนมากในการออกแบบวงจรรวมและมีค่าใช้จ่ายต่อวงจรสูง ในวิทยานิพนธ์ฉบับนี้ที่จะนำเสนอการออกแบบวงจรคูณค่าความจุไฟฟ้า โดยมุ่งเน้นให้วงจรมีโครงสร้างขนาดเล็ก สามารถทำงานภายใต้แหล่งจ่ายแรงดันต่ำ และมีวงจรรยังช่วงปฏิบัติการทางแรงดันและความถี่ที่สูง

## บทที่ 3

# กลุ่มวงจรที่ใช้ในวิทยานิพนธ์

### 3.1 บทนำ

ในบทนี้จะกล่าวถึงกลุ่มวงจรที่เป็นส่วนประกอบของวงจรคุณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์แบบซีมอสที่นำเสนอในวิทยานิพนธ์ ซึ่งแต่ละวงจรมีหน้าที่แตกต่างกัน วงจรที่กล่าวนี้คือ วงจรสะท้อนกระแสแบบพื้นฐาน วงจรสายพานกระแสแบบบวกและแบบลบในวงจรเดียวกันและวงจรคูณกระแส โดยใช้หลักการทำงานของวงจรกระแสยกกำลังสอง ซึ่งหน้าที่และหลักการทำงานของกลุ่มวงจรที่กล่าวมาสามารถอธิบายได้ดังหัวข้อต่อไปนี้

### 3.2 วงจรสะท้อนกระแสแบบพื้นฐาน

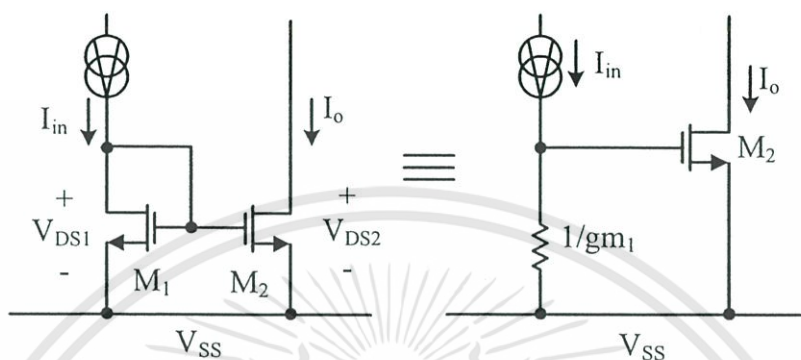
วงจรสะท้อนกระแส (Current mirror) [7] เป็นวงจรพื้นฐานที่สำคัญวงจรหนึ่งที่มีคุณสมบัติทางไฟฟ้า คือมีความต้านทานจุดเข้าของสัญญาณต่ำและมีความต้านทานที่เอาต์พุตสูง หลักการทำงานของวงจรสะท้อนกระแส จะใช้หลักการที่ว่าถ้าแรงดันเกตของมอสทรานซิสเตอร์ที่เหมือนกันสองตัวมีค่าเท่ากัน กระแสที่ไหลผ่านแชนแนล (กระแสเดรน) จะเท่ากันด้วย และด้วยคุณสมบัติของวงจรมีตัวเองจึงทำให้วงจรสะท้อนกระแสถูกนำไปใช้เป็นวงจรร้อยในวงจรต่าง ๆ มากมาย เช่น ใช้เป็นภาคขยายสัญญาณส่วนหน้าของเครื่องมือวัด ใช้เป็นโหลดของวงจรขยายสัญญาณขนาดเล็กในวงจรรวม และใช้เป็นวงจรส่งผ่านกระแส เป็นต้น โดยที่วงจรสะท้อนกระแส นั้นมีอยู่ด้วยกันหลายรูปแบบ แต่ในวิทยานิพนธ์นี้จะใช้วงจรสะท้อนกระแสแบบพื้นฐาน และวงจรสะท้อนกระแสแบบพื้นฐานที่มีหลายเอาต์พุตที่ออกแบบด้วยเทคโนโลยีซีมอส ซึ่งหลักการทำงานของวงจรสะท้อนกระแสดังกล่าวสามารถอธิบายได้ดังต่อไปนี้

#### 3.2.1 วงจรสะท้อนกระแสแบบพื้นฐาน

วงจรสะท้อนกระแสแบบพื้นฐานประกอบด้วยมอสทรานซิสเตอร์ 2 ตัว โดยที่มอสทรานซิสเตอร์ทั้งสองให้มีความสมพงษ์กันทุกประการ จากรูปที่ 3.1 แสดงวงจรสะท้อนกระแสแบบพื้นฐานชนิดเอ็นแชนแนล (N-channel current mirror) โดยมีแหล่งกำเนิดกระแสคงที่  $I_{in}$  เป็นกระแสทางเข้าและ  $I_o$  เป็นกระแสทางออกหรือกระแสที่ถูกสะท้อน มอสทรานซิสเตอร์  $M_1$  มีค่า  $V_{DS1} = V_{GS}$  ดังนั้นมอสทรานซิสเตอร์  $M_1$  จะทำงานในช่วงอิ่มตัว (Saturation region) และสมมติให้มอสทรานซิสเตอร์  $M_2$  มีค่า  $V_{DS2} \geq V_{GS} - V_T$  ดังนั้นทำให้มอสทรานซิสเตอร์  $M_2$  ทำงานให้ช่วงอิ่มตัว

พิจารณากระแสเดรน ( $I_D$ ) ของมอสทรานซิสเตอร์ จากสมการความสัมพันธ์ระหว่างกระแสและแรงดันสำหรับมอสทรานซิสเตอร์ที่ทำงานในช่วงอิมิตัว ที่มีเงื่อนไขว่า

$$0 < V_{DS} \leq (V_{GS} - V_T) \quad (3.1)$$



รูปที่ 3.1 วงจรสะท้อนกระแสแบบพื้นฐานชนิดเอ็นแชนแนล

เมื่อ  $V_{DS}$  มีค่ามากกว่า  $V_{DS(sat)}$  ซึ่งช่วงนี้เรียกว่าช่วงอิมิตัว โดยที่กระแส  $I_D$  ไม่ขึ้นกับ  $V_{DS}$  เมื่อพิจารณาผลของ  $\lambda$  ซึ่ง  $\lambda$  คือ ค่าความยาวแชนแนลโมดูเลชัน (Channel length modulation) ดังนั้นจะได้ความสัมพันธ์ระหว่างกระแสและแรงดัน ตามสมการที่ (3.2)

$$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad , 0 < (V_{GS} - V_T) \leq V_{DS} \quad (3.2)$$

เมื่อ

$$\beta = K' \frac{W}{L}$$

$$K' = \mu_0 C_{ox}$$

$\mu_0$  คือ ค่าความคล่องตัวที่ผิว (Surface mobility) ของพาหะในช่วงทางเดินกระแส (cm<sup>2</sup>/volt • sec)

$C_{ox} = \epsilon_{ox} / t_{ox}$  คือค่าความจุไฟฟ้าต่อหนึ่งหน่วยพื้นที่ (Capacitance per unit area) ของเกตออกไซด์

$W$  คือ ความกว้างประสิทธิผลของแชนแนล (effective channel width)

$L$  คือ ความยาวประสิทธิผลของแชนแนล (effective channel length)

$\lambda$  คือ ความยาวแชนแนลโมดูเลชัน (Channel length modulation) (Volts<sup>-1</sup>)

$V_T$  คือ แรงดันขีดเริ่ม (Threshold voltage)

พิจารณาวงจรสะท้อนกระแสในรูปที่ 3.1 สำหรับการงานในช่วงอิมิตัว จากรูปเนื่องจาก  $V_{GS1} = V_{GS2} = V_{GS}$  จากสมการที่ (3.2) หากค่ากระแส  $I_{D1}$  และ  $I_{D2}$  และเนื่องจาก  $I_o = I_{D2}, I_{in} = I_{D1}$  จะได้อัตราส่วนของกระแสเอาต์พุตต่อกระแสอินพุตดังนี้

$$\frac{I_o}{I_{in}} = \left( \frac{L_1 W_2}{W_1 L_2} \right) \left( \frac{V_{GS} - V_{T_2}}{V_{GS} - V_{T_1}} \right)^2 \left( \frac{1 + \lambda_2 V_{DS2}}{1 + \lambda_1 V_{DS1}} \right) \left( \frac{\mu_{o2} C_{ox2}}{\mu_{o1} C_{ox1}} \right) \quad (3.3)$$

โดยทั่วไปแล้วมอสทรานซิสเตอร์ทั้งสองตัวจะถูกสร้างลงบนแผ่นวงจรพร้อม ๆ กันและกำหนดให้มีขนาดเท่ากัน ดังนั้นมอสทรานซิสเตอร์ทั้งสองตัวจึงมีความสมพงษ์กัน มีค่าพารามิเตอร์ ทั้งหมด เช่น  $V_T, \mu_o, C_{ox}$  ฯลฯ เท่ากันหรือใกล้เคียงกันคือ  $V_{T1} = V_{T2} = V_T, \mu_{o1} = \mu_{o2} = \mu_o, C_{ox1} = C_{ox2} = C_{ox}$  ดังนั้นสมการที่ (3.3) สามารถเขียนใหม่ได้ดังนี้

$$\frac{I_o}{I_{in}} = \left( \frac{L_1 W_2}{W_1 L_2} \right) \left( \frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} \right) \quad (3.4)$$

ถ้า  $V_{DS2} \cong V_{DS1}$  หรือถ้าไม่คิดผลของความยาวแชนแนล โมดูละชัน  $\lambda = 0$  แล้ว อัตราส่วนของกระแสเอาต์พุตต่อกระแสอินพุตมีค่าเท่ากับ

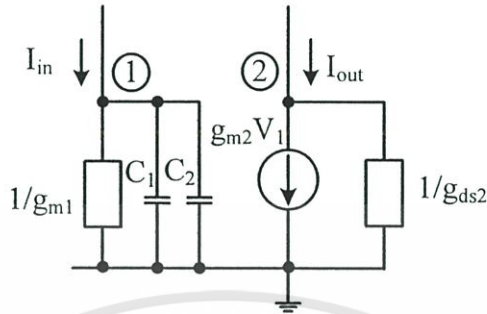
$$\beta = \frac{I_o}{I_{in}} = \frac{\left( \frac{W_2}{L_2} \right)}{\left( \frac{W_1}{L_1} \right)} \quad (3.5)$$

จากสมการที่ (3.5) จะเห็นว่าอัตราส่วน  $\frac{I_o}{I_{in}}$  ขึ้นอยู่กับความกว้างและความยาวของช่องทางเดินกระแสซึ่งสามารถกำหนดได้ในการออกแบบ ถ้าให้  $\frac{W_1}{L_1} = \frac{W_2}{L_2}$  แล้วจะได้กระแสที่เอาต์พุตเท่ากับกระแสที่อินพุต โดย  $M_2$  จะทำหน้าที่เสมือนแหล่งจ่ายกระแสคงที่เอาต์พุต

จากข้างต้นได้สมมติว่ามอสทรานซิสเตอร์  $M_2$  ทำงานในช่วงอิมิตัวจึงได้ความสัมพันธ์ตามสมการที่ (3.5) ดังนั้น  $V_{DS2}$  มีค่าต่ำสุดที่ทำให้วงจรทำงานเหมาะสมคือ

$$V_{DS2} = V_{GS} - V_T \quad (3.6)$$

พิจารณาสัญญาณขนาดเล็ของวงจรสะท้อนกระแสแบบพื้นฐาน สามารถวิเคราะห์หาค่าต่าง ๆ ของวงจรสะท้อนกระแสได้ดังนี้



รูปที่ 3.2 วงจรสมมูลยของสัญญาณขนาดเล็ของวงจรสะท้อนกระแสแบบพื้นฐานในรูปที่ 3.1

ค่าความต้านทานที่อินพุต [8] [ภาคผนวก ก]

$$r_{in} = \frac{1}{g_{m1}} = \sqrt{\frac{L_1}{2\mu_n C_{ox} W_1 I_{in}}} \quad (3.7)$$

ค่าความต้านทานที่เอาต์พุต

$$r_{out} = \frac{V_o}{i_o} = \frac{1}{g_{ds2}} = \frac{1}{\lambda I_{D2}} \quad (3.8)$$

เมื่อ  $g_{d2}$  คือค่าความนำระหว่างขาเดรนและขาซอสของมอสทรานซิสเตอร์  $M_2$  ความสัมพันธ์ระหว่างกระแส  $I_{out}$  และ  $I_{in}$  ในรูปของสัญญาณขนาดเล็เป็นดังนี้

$$I_{out} = \frac{g_{m2}}{g_{m1}} I_{in} \quad (3.9)$$

อัตราขยายกระแสสำหรับสัญญาณขนาดเล็  $\left( \frac{I_{out}(s)}{I_{in}(s)} \right)$

$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{g_{m2}}{g_{m1}} \left( \frac{1}{1 + \frac{s(C_1 + C_2)}{g_{m1}}} \right) \quad (3.10)$$

เมื่อ  $g_{mi}$  คือ ค่าความนำของทรานซิสเตอร์ตัวที่  $i$

$$C_i = C_{gsi} + C_{gdi}$$

$C_{gsi}$  คือ ความจุไฟฟ้าระหว่างขาคัดและขาซอสของมอสทรานซิสเตอร์ตัวที่  $i$  มีหน่วยเป็น F

$C_{gdi}$  คือ ความจุไฟฟ้าระหว่างขาคัดและขาเดรนของมอสทรานซิสเตอร์ตัวที่  $i$  มีหน่วยเป็น F

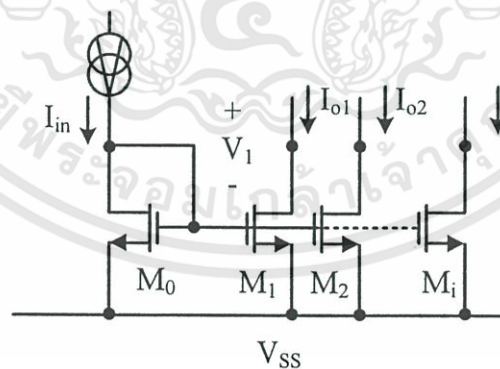
จากสมการที่ (3.10) พบว่าขีดจำกัดการทำงานด้านความถี่ของวงจรสะท้อนกระแสในรูปแบบที่ 3.2 ที่เกิดจากโพลมีค่าดังสมการที่ (3.11)

$$f_{-3dB} \cong \frac{g_{m1}}{2\pi(C_1 + C_2)} \quad (3.11)$$

จากคุณสมบัติของวงจรสะท้อนกระแสแบบพื้นฐานในสมการที่ (3.3) ถึง (3.11) จะเห็นได้ว่าการควบคุมอัตราขยายของวงจรสะท้อนกระแส สามารถทำได้โดยการกำหนดอัตราส่วนความกว้าง (W) ต่อความยาว (L) ของเซลล์แนลของทรานซิสเตอร์แต่ละตัว ดังสมการที่ (3.5) การปรับปรุงให้ ค่าความต้านทานที่จุดเข้ามีค่าต่ำสามารถทำได้โดยลดขนาดของ  $L_1$  หรือ เพิ่มขนาดของ  $W_1$  ในสมการ ที่ (3.7) การปรับปรุงค่าความต้านทานที่เอาต์พุตให้มีค่าสูงทำได้โดยควบคุมให้กระแสเอาต์พุต ( $I_o$ ) มีค่าน้อย

### 3.2.2 วงจรสะท้อนกระแสแบบพื้นฐานที่มีหลายเอาต์พุต

ในหัวข้อนี้จะกล่าวถึงวงจรสะท้อนกระแสแบบพื้นฐานที่มีหลายเอาต์พุต โดยมีการทำงานของวงจรดังต่อไปนี้



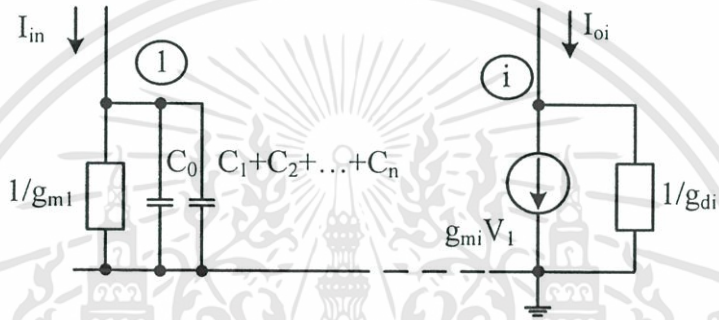
รูปที่ 3.3 วงจรสะท้อนกระแสแบบพื้นฐานที่มีหลายเอาต์พุต

จากรูปที่ 3.3 แสดงวงจรสะท้อนกระแสแบบพื้นฐานที่มีหลายเอาต์พุต ถ้ามอสเฟตทุกตัวมีความสมพงษ์กันทุกประการ จากสมการที่ 3.5 สามารถหาความสัมพันธ์ระหว่างกระแสเอาต์พุต  $I_{oi}$  และกระแสอินพุต  $I_{in}$  ดังนี้

$$\frac{I_{oi}}{I_{in}} = \frac{L_o W_i}{W_o L_i} \tag{3.12}$$

เมื่อ  $i$  คือจำนวนเอาต์พุตของวงจร เห็นได้ว่าอัตราขยายกระแส  $\frac{I_{oi}}{I_{in}}$  ยังคงให้อัตราส่วนของ  $\left(\frac{W_i}{L_i}\right) / \left(\frac{W_o}{L_o}\right)$

อย่างไรก็ตาม การนำเอาทรานซิสเตอร์มาต่อพ่วงกันมากๆ จะมีผลต่อผลตอบสนองของความถี่ของสัญญาณขนาดเล็ก



รูปที่ 3.4 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรสะท้อนกระแสแบบพื้นฐานที่มีหลายเอาต์พุตในรูปที่ 3.3

เมื่อพิจารณาโดยการประยุกต์ใช้หลักการกระแสของเคอร์ชอฟ (Kirchoff's current law หรือ KCL) กับโนดต่างๆ กล่าวได้คือ

พิจารณารูปที่ 3.4 ที่ โหนด 1

$$I_{in}(s) = (g_{m0} + sC_0 + s(C_1 + C_2 + \dots + C_i))V_1 \tag{3.13}$$

หรือ

$$V_1 = \frac{I_{in}(s)}{g_{m0} + s(C_0 + C_1 + C_2 + \dots + C_i)} \tag{3.14}$$

พิจารณาที่ โหนด  $i$  ได้

$$I_{oi} = g_{mi}V_1 \tag{3.15}$$

เมื่อ  $i = 1, 2, 3, \dots, n$  คือลำดับที่ของเอาต์พุตของวงจรสะท้อนกระแส

แทนสมการที่ (3.14) ใน สมการที่ (3.15) จะได้ฟังก์ชันการส่งผ่านดังนี้

$$\frac{I_{oi}(s)}{I_{in}(s)} = \frac{g_{mi}}{g_{m0} + s(C_0 + C_1 + C_2 + \dots + C_i)} \quad (3.16)$$

หรือ

$$\frac{I_{oi}(s)}{I_{in}(s)} = \frac{g_{mi}}{g_{m0}} \left[ \frac{1}{1 + \frac{s(C_0 + C_1 + C_2 + \dots + C_n)}{g_{m0}}} \right] \quad (3.17)$$

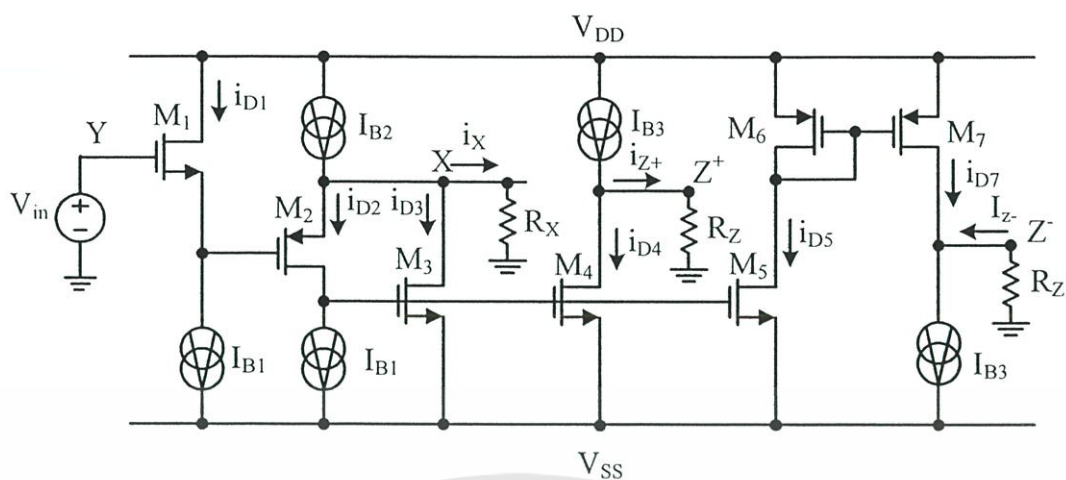
นั่นคือสามารถแสดงฟังก์ชันการส่งผ่านในรูปทั่วไปของวงจรสะท้อนกระแสแบบพื้นฐานที่มีหลายเอาต์พุตด้วยสมการที่ (3.16) เมื่อ  $I_{oi}$  เป็นกระแสเอาต์พุตลำดับใด ๆ ที่สนใจ และจากสมการที่ (3.17) พบว่าขีดจำกัดการทำงานด้านความถี่ของวงจรสะท้อนกระแสแบบพื้นฐานที่มีหลายเอาต์พุต ในรูปที่ 3.3 ที่เกิดจากโพล มีค่าดังสมการที่ (3.18)

$$f_{-3dB} = \frac{g_{m0}}{2\pi(C_0 + C_1 + C_2 + \dots + C_n)} \quad (3.18)$$

สมการที่ (3.18) แสดงให้เห็นว่า ผลรวมของตัวเก็บประจุของมอสทรานซิสเตอร์ทุกตัวในวงจรสะท้อนกระแสแบบพื้นฐานที่มีหลายเอาต์พุตมีผลต่อความถี่คัตออฟของวงจรเราจะพบว่าวงจรสะท้อนกระแสแบบพื้นฐานที่มีหลายเอาต์พุตนั้น มีขีดจำกัดการทำงานด้านความถี่ของวงจรขึ้นอยู่กับจำนวนเอาต์พุตของวงจรด้วย กล่าวคือถ้าวงจรมีจำนวนเอาต์พุตมากขึ้น ขีดจำกัดทำงานของวงจรทางด้านความถี่จะน้อยลง เมื่อเทียบกับวงจรสะท้อนกระแสแบบพื้นฐานเนื่องจากค่าความจุไฟฟ้าภายในวงจรมีค่ามากขึ้นนั่นเอง

### 3.3 วงจรสายพานกระแสแบบบวกและแบบลบในวงจรเดียวกัน (CCII±)

วงจรสายพานกระแส [9] จัดอยู่ในกลุ่มวงจรที่ทำงานในรูปของกระแส ซึ่งเป็นกลุ่มวงจรที่มีลักษณะโครงสร้างเป็นอุปกรณ์แบบสามพอร์ต โดยที่มี พอร์ตอินพุต 2 พอร์ต (พอร์ต X และพอร์ต Y) และ พอร์ตเอาต์พุต 1 พอร์ต (พอร์ต Z) โดยมีหลักการทำงานที่สำคัญคือ ทำหน้าที่ในการส่งผ่านกระแสที่เกิดขึ้นทางด้านอินพุตไปยังด้านเอาต์พุต (current conveyor) วงจรสายพานกระแสเป็นวงจรที่สามารถใช้สัญญาณกระแสมาประมวลผลได้โดยตรง (Current Mode) ในรูปที่ 3.6 จะแสดงวงจรสายพานกระแสแบบบวกและแบบลบในวงจรเดียวกัน



รูปที่ 3.5 วงจรสายพานกระแสแบบบวกและแบบลบในวงจรเดียวกัน (CCII±)

จากวงจรรูปที่ 3.5 เป็นวงจรสายพานกระแสแบบบวกและแบบลบในวงจรเดียวกัน จะประกอบด้วยมอสทรานซิสเตอร์  $M_1$ - $M_7$  ที่มีการทำงานในช่วงอิมิต์ว และแหล่งจ่ายกระแสคงที่  $I_{B1}$ - $I_{B3}$

พิจารณาค่าความสัมพันธ์ของกระแสระหว่างพอร์ต์ X และพอร์ต์  $Z^+$  จากวงจรในรูปที่ 3.6 จะได้ดังนี้  
ที่พอร์ต์ X

$$I_{D3} = I_{B2} - I_{D2} - i_x \quad (3.19)$$

เมื่อกระแส  $I_{D2} = I_{B1}$  จากสมการที่ (3.19) จะได้ว่า

$$I_{D3} = I_{B2} - I_{B1} - i_x \quad (3.20)$$

ที่พอร์ต์  $Z^+$

$$I_{D4} = I_{B3} - i_{z+} \quad (3.21)$$

เนื่องจากมอสทรานซิสเตอร์  $M_3$  ต่อขนาดเท่ากับมอสทรานซิสเตอร์  $M_4$  ทำให้มีค่าแรงดันตกคร่อมขาคาท-ซอส เท่ากัน ( $V_{GS3} = V_{GS4}$ ) จะทำให้ได้ค่ากระแสเดรน ( $I_D$ ) ของมอสทรานซิสเตอร์  $M_3$ - $M_4$  มีค่าเท่ากันดังนี้

$$I_{D4} = I_{D3} \quad (3.22)$$

จากนั้นแทนค่า  $I_{D4}$  จากสมการที่ (3.21) และ  $I_{D3}$  จากสมการที่ (3.20) ลงในสมการที่ (3.22) จะได้

$$I_{B3} - i_{z+} = I_{B2} - I_{B1} - i_x \quad (3.23)$$

จากการออกแบบวงจรจะกำหนดให้  $I_{B3} = I_{B2} - I_{B1}$  ดังนั้นจะทำให้สมการที่(3.23) มีค่าดังนี้

$$i_{z+} = i_x \quad (3.24)$$

จากสมการที่(3.24) จะเห็นว่า วงจรสามารถส่งผ่านกระแสจากพอร์ต X ไปยังพอร์ต Z<sup>+</sup> มีค่าเท่ากัน ได้ และมีทิศของกระแส  $i_x$  กับกระแส  $i_{z+}$  จะมีทิศเดียวกัน

พิจารณาความสัมพันธ์ของกระแสระหว่างพอร์ต X และพอร์ต Z<sup>-</sup> จากวงจรในรูปที่ 3.6 จะได้ดังนี้ เนื่องจากวงจรสะท้อนกระแส  $M_5$ - $M_6$  จะทำให้ได้ความสัมพันธ์กระแสดังนี้

$$I_{D6} = I_{D5} = I_{D4} \quad (3.25)$$

พิจารณาความสัมพันธ์ของกระแสที่พอร์ต Z<sup>-</sup> จะได้ดังนี้

$$I_{D6} = I_{B3} + i_{z-} \quad (3.26)$$

หรือ

$$I_{D4} = I_{B3} + i_{z-} \quad (3.27)$$

ที่พอร์ต X

$$I_{D3} = I_{B2} - I_{D2} - i_x \quad (3.28)$$

เมื่อกระแส  $I_{D2} = I_{B1}$  จากสมการที่ (3.27)จะได้ว่า

$$I_{D3} = I_{B2} - I_{B1} - i_x \quad (3.29)$$

ที่พอร์ต Z<sup>-</sup>

$$I_{D4} = I_{B3} - i_{z-} \quad (3.30)$$

จากสมการที่ (3.28), (3.29) และ (3.30) จะมีความสัมพันธ์ของกระแสดังนี้

$$I_{B3} + i_{z-} = I_{B2} - I_{B1} - i_x \quad (3.31)$$

เมื่อ  $I_{B3} = I_{B2} - I_{B1}$  จะได้ว่า

$$i_{z-} = -i_x \quad (3.32)$$

จากสมการที่(3.32) จะเห็นว่ากระแส  $i_{z-}$  จะมีทิศตรงกันข้ามกับกระแส  $i_x$  ซึ่งจะแสดงถึง วงจรสายพานกระแสแบบลบ (CCII-)

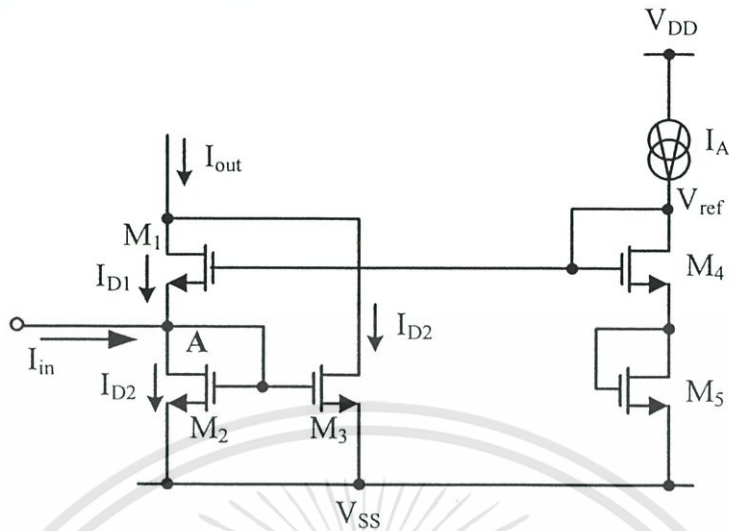
### 3.4 วงจรกระแสยกกำลังสอง

วงจรกระแสยกกำลังสอง [10] เป็นวงจรหนึ่งที่มีความสำคัญอย่างมาก ในการนำไปประยุกต์ใช้งานด้านการประมวลผลสัญญาณกระแสต่าง ๆ ตัวอย่างเช่น ในวงจรทวีความถี่ (frequency doublers) วงจรคูณสัญญาณแอนะล็อก (current analog multiplier) หรือในวงจรที่มีการปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ (electronically tunable) และในวิทยานิพนธ์นี้ได้ประยุกต์ใช้เป็นวงจรคูณสัญญาณแอนะล็อกที่มีการปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ดังนั้นจึงกล่าวถึงวงจรกระแสยกกำลังสอง ในรูปที่ 3.6 แสดงวงจรรยกกำลังสองกระแส ซึ่งการทำงานของวงจรอาศัยพื้นฐานของคุณสมบัติของกฎการยกกำลังสอง (square law characteristic) ของมอสทรานซิสเตอร์ ที่ถูกไบอัสให้ทำงานอยู่ในช่วงอิมิตัว โดยที่ทรานซิสเตอร์  $M_1$  ถึง  $M_3$  ทำงานเป็นวงจรรยกกำลังสองในโหมดกระแส เมื่อ  $M_4$ ,  $M_5$  และ  $I_b$  ทำงานเป็นวงจรไบอัส

ในกรณีที่สัญญาณเข้าเป็นสัญญาณกระแส  $I_{in}$  ป้อนเข้าที่จุด A ถ้ากำหนดให้  $I_{D1}$  และ  $I_{D2}$  เป็นกระแสเดรนของทรานซิสเตอร์  $M_1$  และ  $M_2$  ตามลำดับ เราสามารถแสดงค่าของกระแส  $I_{D1}$  และ  $I_{D2}$  ได้คือ [ภาคผนวก ข.]

$$I_{D1} = \frac{(4I_B - I_{in})^2}{16I_A} \quad \text{เมื่อ} \quad |I_{in}| \leq 4I_A \quad (3.33)$$

$$I_{D2} = \frac{(4I_A + I_{in})^2}{16I_A} \quad \text{เมื่อ} \quad |I_{in}| \leq 4I_A \quad (3.34)$$



รูปที่ 3.6 วงจรกระแสยกกำลังสอง

เมื่อกระแส  $I_{in}$  และ  $I_A$  เป็นกระแสอินพุตและกระแสไบอัสตามลำดับ ทรานซิสเตอร์  $M_2$  และ  $M_3$  ต่อกันเป็นวงจรสะท้อนกระแสที่มีอัตราขยายเป็น 1 เท่า จะทำการสะท้อนกระแส  $I_{D2}$  มารวมกับกระแส  $I_{D1}$  และเกิดเป็นกระแสเอาต์พุต  $I_{out}$  ที่มีค่ากระแสเป็น

$$I_{out} = 2I_A + \frac{I_{in}^2}{8I_A} \quad \text{เมื่อ} \quad |I_{in}| \leq 4I_A \quad (3.35)$$

จากสมการที่ (3.35) จะพบว่ากระแส  $I_{out}$  ประกอบด้วยส่วนที่เป็นกระแสดีซี ที่มีค่าเท่ากับ  $2I_A$  และกระแสที่มีค่ายกกำลังสองของสัญญาณ  $I_{in}$  ที่ป้อนเข้ามาที่จุด A ซึ่งจะนำไปใช้ประโยชน์ในการประยุกต์ใช้เป็นวงจรคูณสัญญาณแอนะล็อกที่มีการปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์

### 3.5 วงจรคูณกระแส

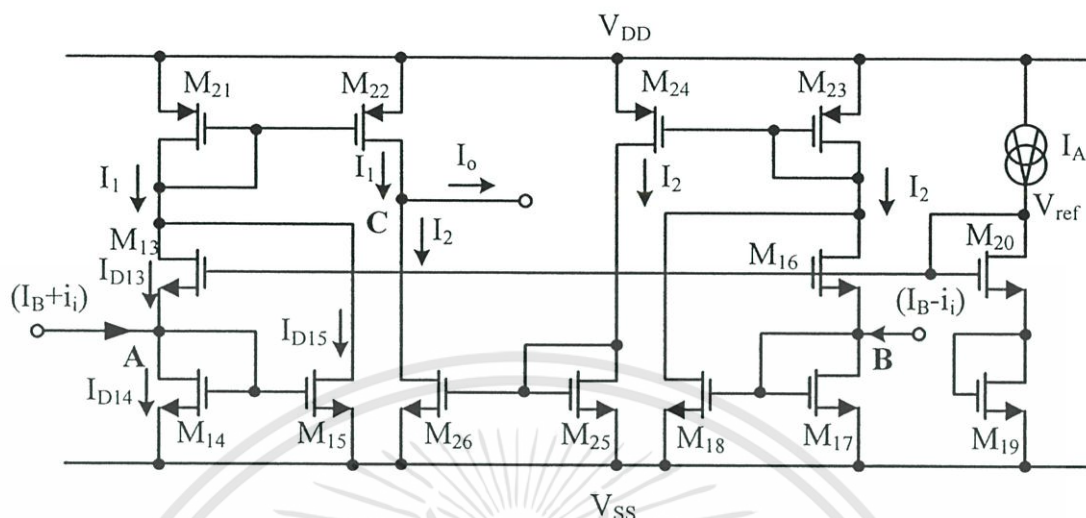
วงจรคูณกระแส [11] เป็นวงจรที่ให้กระแสเอาต์พุต  $I_{out}$  เป็นสัดส่วนกับผลคูณของกระแสอินพุตกับค่าคงที่ ซึ่งแสดงเป็นสมการทางคณิตศาสตร์ได้เป็น

$$I_{out} = kI_{in} \quad (3.36)$$

โดยที่  $k$  เป็นค่าคงที่ซึ่งแทนค่าองค์ประกอบมาตราส่วน (scale factor) โดยมีค่าขึ้นอยู่กับโครงสร้างของวงจรคูณกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับในวิทยานิพนธ์ เลือกใช้วงจรคูณกระแสที่อาศัยหลักการการทำงานของวงจรถ่ายยกกำลังสอง



รูปที่ 3.7 วงจรคูณกระแส

จากรูปที่ 3.7 แสดงวงจรคูณกระแส ซึ่งประกอบด้วยกลุ่มทรานซิสเตอร์  $M_{13}$ ,  $M_{14}$ ,  $M_{15}$  และกลุ่มทรานซิสเตอร์  $M_{16}$ ,  $M_{17}$ ,  $M_{18}$  ซึ่งต่อกันเป็นวงจรถ่ายยกกำลังสองที่ 1 และวงจรถ่ายยกกำลังสองที่ 2 ตามลำดับ ทรานซิสเตอร์  $M_{19}$ ,  $M_{20}$  และแหล่งจ่ายกระแสคงที่  $I_A$  ทำหน้าที่จ่ายแรงดันไบอัสให้กับทรานซิสเตอร์  $M_{13}$  และ  $M_{16}$  ตามลำดับ

ในกรณีที่สัญญาณอินพุตเป็นสัญญาณกระแส  $(I_B + i_i)$  และ  $(I_B - i_i)$  ถูกป้อนเข้าที่โหนด A และ B ตามลำดับ ถ้ากำหนดให้  $I_1$  และ  $I_2$  เป็นกระแสเอาต์พุตของวงจรถ่ายยกกำลังสองที่ 1 และวงจรถ่ายยกกำลังสองที่ 2 ตามลำดับ เราสามารถแสดงค่ากระแส  $I_1$  และ  $I_2$  คือ [ภาคผนวก ข.]

$$I_1 = 2I_A + \frac{(I_B + i_i)^2}{8I_A} \quad \text{เมื่อ} \quad |I_B + i_i| \leq 4I_A \quad (3.37)$$

$$I_2 = 2I_A + \frac{(I_B - i_i)^2}{8I_A} \quad \text{เมื่อ} \quad |I_B - i_i| \leq 4I_A \quad (3.38)$$

เมื่อกระแส  $I_1$  และ  $I_2$  เป็นกระแสเอาต์พุตของวงจรถ่ายยกกำลังสองที่ 1 และวงจรถ่ายยกกำลังสองที่ 2 ทรานซิสเตอร์  $M_{21}$  และ  $M_{22}$  ต่อกันเป็นวงจรถ่ายยกกำลังสองที่มีอัตราส่วนกระแสเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เท่ากับ  $n$  เท่า จะทำการสะท้อนกระแส  $I_1$  มาที่โหนด C ขณะเดียวกันทรานซิสเตอร์  $M_{23}$ ,  $M_{24}$ ,  $M_{25}$  และ  $M_{26}$  ต่อกันเป็นวงจรสะท้อนกระแสที่มีอัตราการส่งผ่านกระแสเท่ากับ  $n$  เท่า จะทำการสะท้อนกระแส  $I_2$  มาร่วมกับกระแส  $I_1$  ที่จุด C และเกิดเป็นกระแส  $I_o$  ที่มีค่าของกระแสเป็น

$$I_o = n(I_1 - I_2) \quad (3.39)$$

แทนค่าจากสมการที่ (3.37) และ (3.38) ลงในสมการที่ (3.39) จะได้

$$I_o = \left( \frac{nI_B}{2I_A} \right) i_i = ki_i \quad (3.40)$$

จากสมการที่ (3.40) จะเห็นได้ว่ากระแสเอาต์พุต  $I_o$  เป็นผลคูณของสัญญาณกระแส  $i_i$  และมีเทอมของ  $k$  เป็นอัตราขยายของผลคูณ โดยสามารถควบคุมอัตราขยายได้ด้วยวิธีทางอิเล็กทรอนิกส์ นั่นคือการปรับค่ากระแสไบอัส  $I_A$

### 3.6 สรุป

เนื้อหาที่ได้กล่าวข้างต้นเป็นการกล่าวถึงกลุ่มวงจรที่ใช้ในวงจรคูณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์แบบซิมอสที่นำเสนอในวิทยานิพนธ์ คือวงจรสายพานกระแสแบบบวกและแบบลบในวงจรเดียวกันที่ทำหน้าที่ในการส่งผ่านกระแสที่เกิดขึ้นทางด้านอินพุตไปยังด้านเอาต์พุต ซึ่งจะกระแสด้านเอาต์พุตที่ได้จะมีทิศทางเดียวกันและตรงกันข้ามกับกระแสอินพุตตามลำดับ วงจรสะท้อนกระแสที่ทำหน้าที่สะท้อนกระแสเอาต์พุตจากวงจรสายพานกระแสแบบบวกและแบบลบในวงจรเดียวกันไปยังวงจรคูณกระแส เพื่อนำมาอัตราขยายของวงจร จากหลักการทำงานของกลุ่มวงจรที่กล่าวมาข้างต้น สามารถนำมาประยุกต์เป็นวงจรคูณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์แบบซิมอส สำหรับหลักการทำงานของวงจรคูณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์แบบซิมอส สมรรถนะและคุณสมบัติต่าง ๆ ของกลุ่มวงจรเหล่านี้จะกล่าวอยู่ในเนื้อหาของบทที่ 4

## บทที่ 4

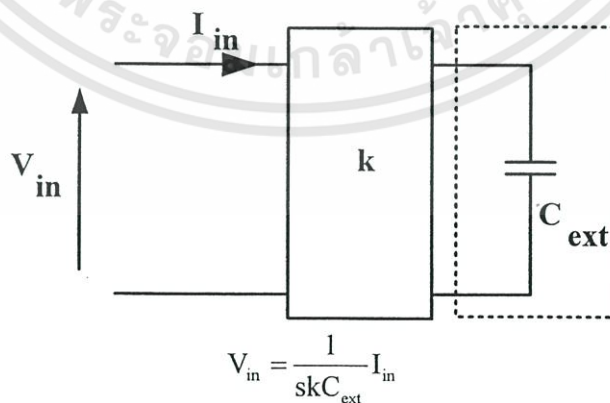
# วงจรคูณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ชิมอสที่นำเสนอ

### 4.1 กล่าวนำ

วงจรคูณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ชิมอส เป็นวงจรที่มีโครงสร้างพื้นฐานมาจากวงจรสะท้อนกระแสแบบพื้นฐาน วงจรสายพานกระแสแบบบวกและแบบลบในวงจรเดียวกันและวงจรคูณกระแส โดยใช้หลักการทำงานของวงจรกระแสแยกกำลังสองที่ได้กล่าวไว้ในบทที่ 3 สำหรับรายละเอียดของเนื้อหาในบทนี้ กล่าวถึงหลักการทำงานการวิเคราะห์สมรรถนะการทำงานและผลการเลียนแบบการทำงานของวงจรคูณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ชิมอสที่นำเสนอในวิทยานิพนธ์ การวิเคราะห์สมรรถนะของวงจรที่นำเสนอประกอบด้วย การวิเคราะห์ช่วงปฏิบัติงานแรงดันอินพุตของวงจรและการวิเคราะห์ความถี่ปฏิบัติงานของวงจรซึ่งจะแสดงการวิเคราะห์แต่ละส่วนของวงจรพื้นฐาน โดยที่ผลการทดลองของการวิเคราะห์สมรรถนะของวงจรสามารถยืนยันความถูกต้องได้จากผลการเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE

### 4.2 หลักการออกแบบวงจรคูณค่าความจุไฟฟ้า

จากหลักการของการคูณค่าความจุไฟฟ้า (Capacitive multiplier principle) [4] นั้นจะสร้างวงจรคูณค่าความจุไฟฟ้าโดยใช้อิมพีแดนซ์เสมือนของวงจรดังแสดงในรูปที่ 4.1 โดยมี  $k$  เป็นแฟกเตอร์ขยาย (gain factor) ของวงจรซึ่งสามารถปรับค่าได้



รูปที่ 4.1 หลักการของวงจรคูณค่าความจุไฟฟ้า

### 4.3 การออกแบบวงจรคุณค่าความจุไฟฟ้า

จากหลักการของวงจรในรูปที่ 3.1-3.7 สามารถนำมาพัฒนาประกอบรวมกันเพื่อเป็นวงจรคุณค่าความจุไฟฟ้าที่สามารถปรับค่าความจุไฟฟ้าเสมือนได้ ดังแสดงในรูปที่ 4.2 สำหรับการทำงานของวงจรสามารถที่จะอธิบายได้ดังต่อไปนี้ เมื่อทำการป้อนสัญญาณแรงดันอินพุต ( $V_{in}$ ) ที่พอร์ต Y ค่าแรงดันดังกล่าวจะถูกส่งผ่านมายังพอร์ตและถูกแปลงเป็นค่ากระแสอินพุต  $i_i$  ซึ่งมีค่าเท่ากับ  $V_{in} s C_{ext}$  เมื่อ  $C_{ext}$  คือความจุไฟฟ้าภายนอกที่ถูกต่ออยู่ระหว่างจุด X กับกราวด์ ค่ากระแสอินพุต  $i_i$  ดังกล่าวจะถูกส่งผ่านไปยังวงจรสะท้อนกระแส  $M_8-M_{10}$  ซึ่งต่อร่วมกับแหล่งกระแสคงที่  $I_B$  โดยที่กระแสที่พอร์ต  $Z^+$  และพอร์ต  $Z^-$  มีค่าเท่ากับ  $+i_i$  และ  $-i_i$  ตามลำดับ ทำให้กระแสที่พอร์ต E และพอร์ต D มีค่ากระแส  $(I_B - i_i)$  และ  $(I_B + i_i)$  ตามลำดับ โดยวงจรสะท้อนกระแส  $M_6-M_{10}$  มีอัตราการส่งผ่านกระแสเท่ากับหนึ่ง ซึ่งกระแส  $(I_B - i_i)$  และ  $(I_B + i_i)$  จะถูกส่งไปยังส่วนของวงจรคุณค่ากระแส ( $M_{13}-M_{26}$ ) จากหลักการของวงจร คุณค่ากระแสที่ได้อธิบายให้หัวข้อที่ 3.7 จะได้กระแส  $i_{C_{ext}}$  เป็น

$$i_{C_{ext}} = \left( \frac{nI_B}{2I_A} \right) i_i = k i_i \quad (4.1)$$

เมื่อ

$$i_i = V_{in} s C_{ext} \quad (4.2)$$

และเมื่ออาศัยหลักการของการคุณค่าความจุไฟฟ้าโดยใช้อิมพีแดนซ์เสมือนของวงจร สามารถเขียนความสัมพันธ์ได้

$$Z_{in} = \frac{V_{in}}{i_{C_{ext}}} = \frac{1}{s C_{EQ}} \quad (4.3)$$

แทนค่าสมการที่ (4.1) ลงในสมการที่ (4.2) จะได้

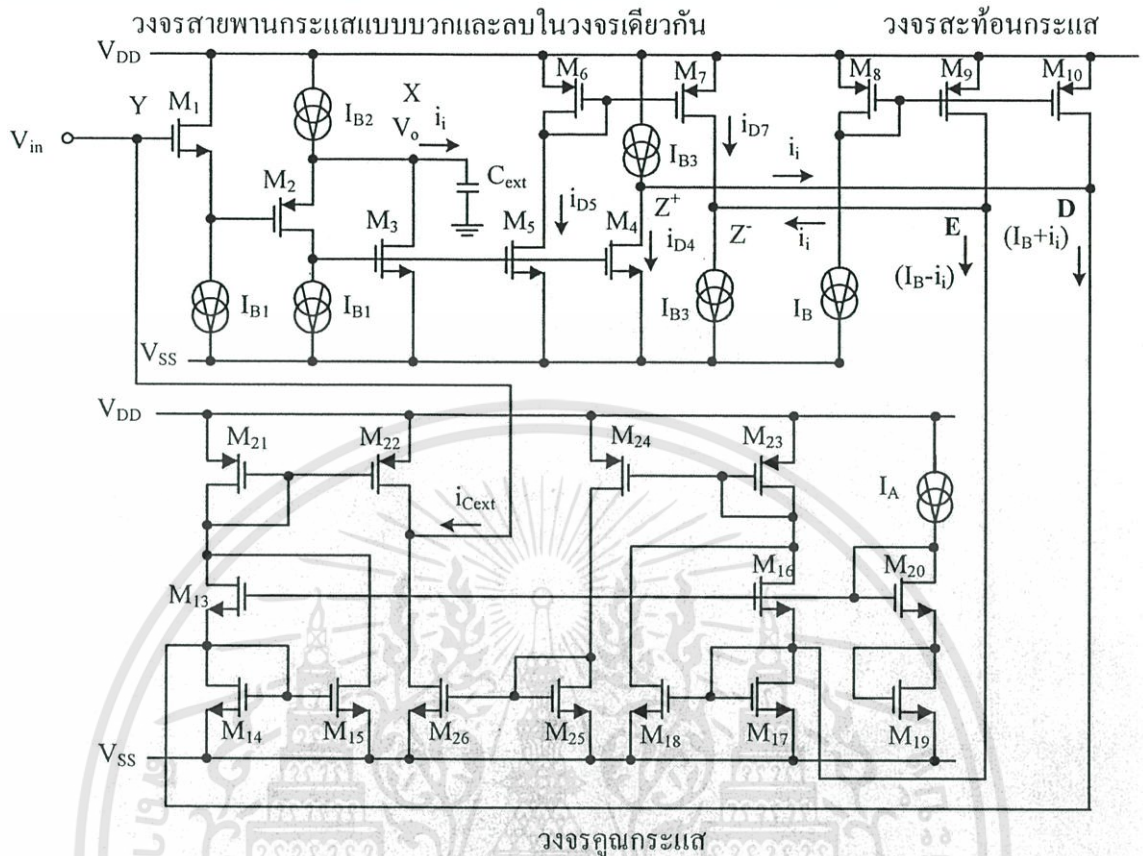
$$i_{C_{ext}} = s k C_{ext} V_{in} \quad (4.4)$$

และแทนสมการที่ (4.4) ลงในสมการที่ (4.3) จะได้ค่าความจุไฟฟ้าเสมือนปรากฏที่พอร์ต Y เทียบกราวด์ได้ดังนี้

$$C_{EQ} = k C_{ext} = \left( \frac{nI_B}{2I_A} \right) C_{ext} \quad (4.5)$$

เมื่อ  $k$  คือแฟกเตอร์อัตราขยายของวงจรคุณค่าความจุไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 วงจรคูณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ชิมนอสที่นำเสนอ

จากสมการที่ (4.5) จะเห็นได้ว่าค่าความจุไฟฟ้าเสมือนขึ้นอยู่กับ  $n$  ซึ่งเป็นอัตราการส่งผ่านกระแสของวงจรสะท้อนกระแส  $M_{21}$ - $M_{24}$  และยังสามารถควบคุมอัตราขยายได้ด้วยวิธีทางอิเล็กทรอนิกส์ นั่นคือการปรับค่ากระแสไบอัส  $I_B$  และ  $I_A$

#### 4.4 การวิเคราะห์สมรรถนะการทำงานของวงจร

การวิเคราะห์สมรรถนะการทำงานของวงจรที่นำเสนอในวิทยานิพนธ์ เป็นการหาคุณสมบัติต่าง ๆ ของวงจร โดยใช้ทฤษฎีและหลักการที่เกี่ยวข้องมาใช้ในการพิจารณา การวิเคราะห์จะแยกวิเคราะห์ออกเป็น 3 ส่วนหลัก ๆ คือวงจรสายพานกระแสแบบบวกและแบบลบในวงจรเดียวกัน, วงจรสะท้อนกระแสและวงจรคูณกระแสซึ่งมีวงจรกระแสยกกำลังสองเป็นส่วนประกอบ ซึ่งการวิเคราะห์ในแต่ละส่วนจะประกอบด้วย การวิเคราะห์ช่วงปฏิบัติการและความถี่ปฏิบัติการของวงจร โดยกำหนดให้มอดูลทรานซิสเตอร์ทุกตัวมีคุณสมบัติเป็นไปตามอุดมคติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีการทำงานในช่วงนำกระแสในตัว แต่ในทางปฏิบัติมอสทรานซิสเตอร์แต่ละตัวไม่สมพงษ์กันทุกประการและค่าความนำ  $g_m$  ของมอสทรานซิสเตอร์ไม่ได้มีค่าอนันต์ เป็นผลให้สมรรถนะของวงจรไม่เป็นไปตามทฤษฎี

#### 4.4.1 การวิเคราะห์ช่วงปฏิบัติงานแรงดันของวงจร

การวิเคราะห์หาช่วงปฏิบัติงานทางแรงดันจะเป็นการแสดงถึงความสามารถในการทำงานของวงจรสายพานที่นำเสนอในวิทยานิพนธ์นี้ โดยจะพิจารณาวงจรในรูปที่ 4.3 ที่ว่ามอสทรานซิสเตอร์ทุกตัวมีการทำในช่วงอิมิต์วภายใต้แหล่งจ่ายแรงดันไฟบวก ( $V_{DD}$ ) และแหล่งจ่ายแรงดันไฟลบ ( $V_{SS}$ ) ตามลำดับ ในหัวข้อนี้เป็นการวิเคราะห์หาช่วงปฏิบัติงานทางแรงดันอินพุตและเอาต์พุต โดยจะกำหนดให้  $V_{in(max)}$  และ  $V_{in(min)}$  เป็นค่าแรงดันปฏิบัติงานอินพุตสูงสุดและต่ำสุดของวงจร

##### 4.4.1.1 การวิเคราะห์ช่วงปฏิบัติงานทางแรงดันอินพุต

พิจารณาช่วงปฏิบัติงานทางแรงดันอินพุตของวงจรในรูปที่ 4.3 จากหลักการทำงานของการคูณค่าความจุไฟฟ้าโดยอาศัยอิมพีแดนซ์เสมือนของวงจร เราสามารถเขียนความสัมพันธ์ของ  $V_{in}$  ได้ดังนี้

$$V_{in} = Z_{in} i_{C_{ext}} \quad (4.6)$$

จากสมการที่ 4.6 เมื่อป้อนมีการป้อนสัญญาณแรงดันที่พอร์ต์ Y ถ้าพิจารณาว่า  $V_{in} > 0$  หรือ  $V_{in(max)}$  ดังนั้นจะเห็นได้ว่าขีดความสามารถของวงจรจะรับแรงดันเข้าได้มากน้อยเพียงใดจะขึ้นกับวงจรด้านพอร์ต์ X ที่จะรับแรงดัน  $V_{in}$  นั้นสามารถเขียนได้ว่า

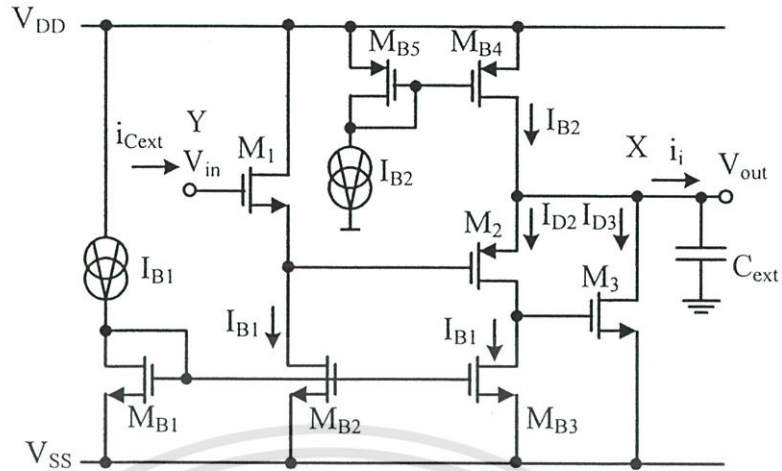
$$V_{in(max)} = Z_{in} i_{C_{ext}} \quad (4.7)$$

เนื่องจาก

$$Z_{in} = \frac{1}{2\pi f C_{ext}} \quad (4.8)$$

แทนค่าสมการที่ (4.8) ลงในสมการที่ (4.7) จะได้

$$V_{in(max)} = \frac{i_{C_{ext}}}{2\pi f C_{ext}} \quad (4.9)$$



รูปที่ 4.3 วงจรควบคุมค่าความจุไฟฟ้าที่ใช้วิเคราะห์ช่วงปฏิบัติงานแรงดัน

และจากความสัมพันธ์ของวงจรกระแสยกกำลังสองกับวงจรคูณกระแสในบทที่ 3 ทำให้  $i_{C_{ext}}$  มีค่าสูงสุดได้เท่ากับ 4 เท่าของกระแสไบอัส  $I_A$  ซึ่งจะทำให้ได้ช่วงปฏิบัติงานทางแรงดันอินพุตสูงสุดมีค่าเท่ากับ

$$V_{in(max)} = \frac{4I_A}{2\pi f C_{ext}} \quad (4.10)$$

ในการพิจารณาหาช่วงปฏิบัติงานทางแรงดันต่ำสุด  $V_{in(min)}$  โดยป้อนสัญญาณแรงดัน  $V_y < 0$  จะได้ว่าแรงดัน  $V_{in}$  จะไปปรากฏยังพอร์ต X จากวงจรในรูปที่ 4.3 จะได้ว่าแรงดัน  $V_{in}$  ต่ำสุดนั้นจะมีผลต่อมอสทรานซิสเตอร์  $M_1$  และ  $M_2$  ที่ยังคงมีการทำงานในช่วงอิ่มตัว และจะมีความสัมพันธ์แรงดันดังนี้

$$V_{in} = |V_{SS}| - V_{DS2} - V_{GS3} \quad (4.11)$$

จากสมการที่(4.11) จะได้ว่าแรงดันอินพุต  $V_y$  จะลดลงได้ต่ำสุดที่ยังคงให้มอสทรานซิสเตอร์  $M_2$  ทำงานในช่วงการนำกระแสอิ่มตัว นั่นคือต่ำสุดได้ไม่เกิน  $V_{SD2(sat)}$  ซึ่งจะทำให้ได้ช่วงปฏิบัติงานทางแรงดันอินพุตต่ำสุดมีค่าเท่ากับ

$$V_{in(min)} = |V_{SS}| - V_{DS2(sat)} - V_{GS3} \quad (4.12)$$

เมื่อแรงดัน  $V_{GS3}$  มีค่าเท่ากับ

$$V_{GS3} = \sqrt{\frac{2LI_{D3}}{KpW}} + V_{T3} \quad (4.13)$$

แทนค่า  $V_{GS3}$  จากสมการที่ (4.13) ลงในสมการที่ (4.12) ซึ่งจะทำให้ได้ช่วงปฏิบัติงานทางแรงดันอินพุตต่ำสุดมีค่าเท่ากับ

$$V_{in(min)} = |V_{SS}| - V_{DS2(sat)} - V_{T3} - \sqrt{\frac{2LI_{D3}}{KpW}} \quad (4.14)$$

จากสมการที่ (4.10) และสมการที่ (4.14) จะได้ช่วงปฏิบัติงานทางอินพุตของวงจรดังนี้

$$\left( |V_{SS}| - V_{DS2(sat)} - V_{T3} - \sqrt{\frac{2LI_{D3}}{KpW}} \right) \leq V_{in} \leq \frac{4I_A}{2\pi f C_{ext}} \quad (4.15)$$

จากผลการเขียนแบบการทำงานของวงจรจะมีค่าของพารามิเตอร์ต่าง ๆ ดังนี้  $-V_{SS} = 1.5 \text{ V}$ ,  $V_{T3} = 0.612 \text{ V}$ ,  $\sqrt{\frac{2LI_{D3}}{KpW}} = 0.026 \text{ V}$ ,  $V_{DS2(sat)} = 0.060 \text{ V}$ ,  $f = 500 \text{ KHz}$ ,  $C_{ext} = 0.1 \text{ nF}$  และ  $I_A = 100 \text{ uA}$

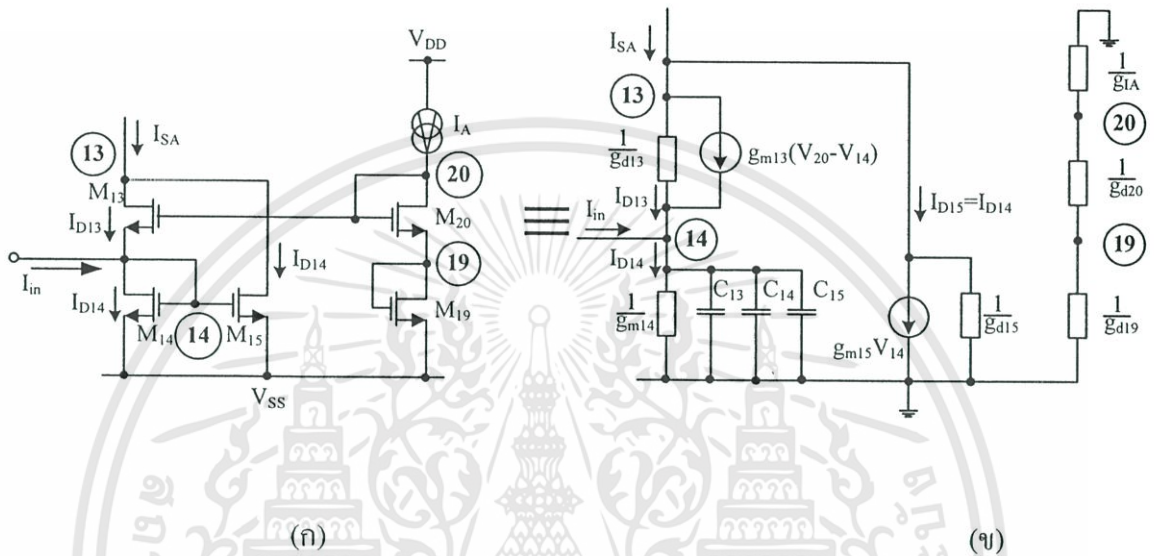
จากนั้นแทนค่าลงในสมการที่ (4.10) และสมการที่ (4.14) จะได้ว่าช่วงปฏิบัติงานทางแรงดันอินพุตมีค่า  $-0.802 \text{ V}$  ถึง  $1.273 \text{ V}$

#### 4.4.2 การวิเคราะห์ความถี่ปฏิบัติงานของวงจร

การวิเคราะห์ช่วงความถี่ปฏิบัติงาน สามารถทำได้โดยการวิเคราะห์สัญญาณขนาดเล็กซึ่งมีความจุไฟฟ้าแฝงที่เกิดขึ้นระหว่างขาเกตและขาซอสของมอสทรานซิสเตอร์นั้น ๆ จากการออกแบบวงจรคุณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ในรูปแบบที่ 4.2 องค์ประกอบของวงจรประกอบด้วย วงจรสายพานกระแสแบบบวกและลบในวงจรเดียวกัน, วงจรกระแสยกกำลังสอง 2 ชุดซึ่งเป็นส่วนประกอบของวงจรคูณกระแส และวงจรสะท้อนกระแสอีก 7 ชุด ( $CM_1$  และ  $CM_2$ ) ดังนั้นในการวิเคราะห์ช่วงความถี่ปฏิบัติงานของวงจร จะพิจารณาจากองค์ประกอบของวงจรมุ่งดังนี้

#### 4.4.2.1 ความถี่ปฏิบัติการของวงจรกระแสยกกำลังสอง

วงจรกระแสยกกำลังสอง 2 ชุด ซึ่งจะประกอบด้วยทรานซิสเตอร์  $M_{13}$  ถึง  $M_{15}$  และ  $M_{16}$  ถึง  $M_{18}$  ซึ่ง จะทำงานเป็นฟังก์ชันยกกำลังสอง โดยมีออสทรานซิสเตอร์  $M_{19}$ ,  $M_{20}$  และ  $I_A$  ทำหน้าที่เป็นวงจรไบแอสกระแสควบคุม (Current Controlled bias Circuit) ดังรูปที่ 4.4 โดยในที่นี้จะขอพิจารณาวงจรกระแสยกกำลังสองเพียงชุดเดียว ซึ่งจะพิจารณาวงจรสมมูลเพื่อวิเคราะห์ค่าความถี่ปฏิบัติการของวงจรดังต่อไปนี้



รูปที่ 4.4 วงจรสมมูลสำหรับการวิเคราะห์หาค่าความถี่ปฏิบัติการในส่วนของวงจรกระแสยกกำลังสอง

เมื่อพิจารณากระแสอินพุตของวงจรกระแสยกกำลังสอง คือกระแส  $I_{in}$  กระแสเอาต์พุตคือ  $I_{SA}$  จากรูป 4.5 (ข) โดยประยุกต์ใช้ KCL ที่ โหนด 14 ได้

$$I_{in} + [g_{d13}(V_{13} - V_{14}) + g_{m13}(V_{20} - V_{14})] = [g_{m14} + s(C_{13} + C_{14} + C_{15})]V_{14} \quad (4.16)$$

โดยการประยุกต์ใช้ KCL ที่ โหนด 13 ได้

$$I_{SA} = g_{d13}(V_{13} - V_{14}) + g_{m13}(V_{20} - V_{14}) + g_{m15}V_{14} + g_{d15}V_{15} \quad (4.17)$$

ในการประมาณค่าสมการที่กำหนดให้ค่าของ  $g_m \gg g_d$  เสมอ และจากสมการที่ 4.16 และ 4.17 จะได้  $I_{SA}/I_{in}$

$$\frac{I_{SA}}{I_{in}} = \frac{\frac{g_{m15} - g_{m13}}{C_{13} + C_{14} + C_{15}}}{\left( s + \frac{g_{m13} + g_{m14}}{C_{13} + C_{14} + C_{15}} \right)} \quad (4.18)$$

เมื่อกำหนดให้  $C_{13} = C_{gs13} + C_{gd13}$ ,  $C_{14} = C_{gs14} + C_{gd14}$ ,  $C_{15} = C_{gs15} + C_{gd15}$  ถ้ากำหนดให้ในการ ออกแบบวงจรมีค่า  $g_{m13} = g_{m14} = 98 \mu A V^{-1}$ ,  $C_{13} = C_{14} = C_{15} = 47.718 \times 10^{-15} F$

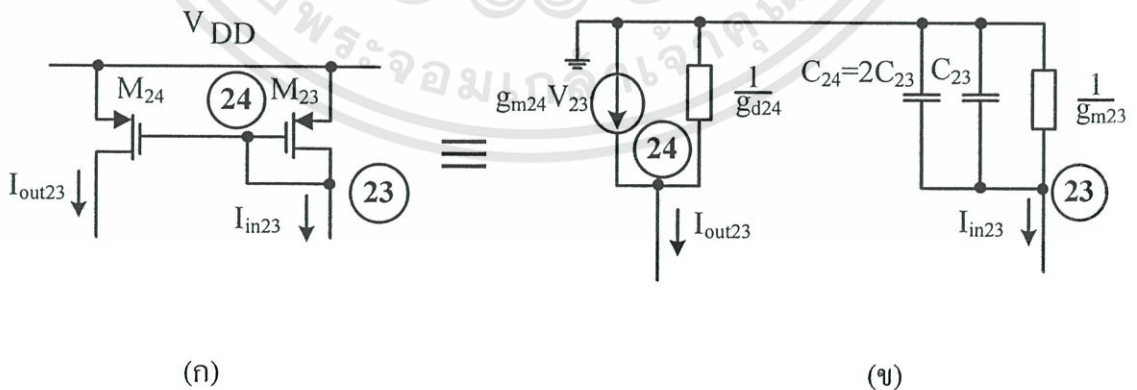
นั่นคือจากสมการที่ 4.18 วงจรจะมีขีดจำกัดทางด้านความถี่สูง เนื่องจากค่าโพล 1 ตัวคือความถี่ที่หนึ่งหรือ  $f_1$  เป็นความถี่ที่เกิดเนื่องจากขีดจำกัดของการทำงานด้านความถี่ของวงจรกระแสยกกำลังสอง ซึ่งพบว่า

$$f_1 = \frac{g_{m13} + g_{m14}}{2\pi(C_{13} + C_{14} + C_{15})} \quad (4.19)$$

จากการแทนค่าพบว่า  $f_1$  มีค่าความถี่สูงสุดที่วงจรกระแสยกกำลังสอง ทำงานได้ประมาณเท่ากับ 217.91 MHz

#### 4.4.2.2 ความถี่ปฏิบัติการของวงจรสะท้อนกระแส

วงจรคูณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ที่แสดงในรูปที่ 4.2 นี้จะประกอบด้วยวงจรร้อยที่เป็นวงจรสะท้อนกระแสคือ  $CM_1$  ถึง  $CM_7$  โดยที่ วงจรสะท้อนกระแส  $CM_1, CM_2, CM_3, CM_5$  และ  $CM_7$  เป็นวงจรสะท้อนกระแสที่มีอัตราส่วนการสะท้อนกระแสเท่ากับ 1 ดังนั้นในการวิเคราะห์หาค่าความถี่ปฏิบัติการของวงจร ในรูปที่ 4.2 นี้จึงสามารถพิจารณาจากส่วนของวงจรสะท้อนกระแส  $CM_4$  และ  $CM_6$  ดังการวิเคราะห์ต่อไปนี้



รูปที่ 4.5 วงจรสมมูลสำหรับการวิเคราะห์หาค่าความถี่ปฏิบัติการในส่วนของวงจรสะท้อนกระแส

จากรูปที่ 4.5 (ก) เป็นวงจรสะท้อนกระแสที่ประกอบด้วยมอสทรานซิสเตอร์  $M_{23}$  และ  $M_{24}$  เมื่อพิจารณากระแสอินพุตของวงจรสะท้อนกระแส ( $CM_4$ ) คือ กระแส  $I_{in23}$  และ กระแสเอาต์พุต คือ  $I_{out23}$

จากรูปที่ 4.5 (ข) โดยการประยุกต์ใช้ KCL ที่ โหนด 23 ได้

$$[g_{m23} + s(C_{23} + 2C_{23})]V_{23} = -I_{in23} \quad (4.20)$$

โดยการประยุกต์ใช้ KCL ที่ โหนด 24 ได้

$$I_{out23} = g_{d24}V_{23} + g_{m24}V_{23} \quad (4.21)$$

ทำนองเดียวกันในการประมาณค่าสมการที่กำหนดให้ค่าของ  $g_m \gg g_d$  เสมอ จากนั้นแทนค่า  $V_{23}$  จากสมการที่ (4.21) ลงในสมการที่ (4.20) จะได้

$$\frac{I_{out23}}{I_{in23}} = \frac{\frac{g_{m24}}{(C_{23} + 2C_{23})}}{\left( s + \frac{g_{m23}}{(C_{23} + 2C_{23})} \right)} \quad (4.22)$$

เมื่อกำหนดให้  $C_{23} = C_{gs23} + C_{gd23}$  และ  $C_{24} = 2C_{23}$  ถ้ากำหนดให้ในการออกแบบ วงจรมีค่า  $g_{m23} = 422.4 \mu A V^{-1}$ ,  $C_{23} = 97.73 \times 10^{-15} F$

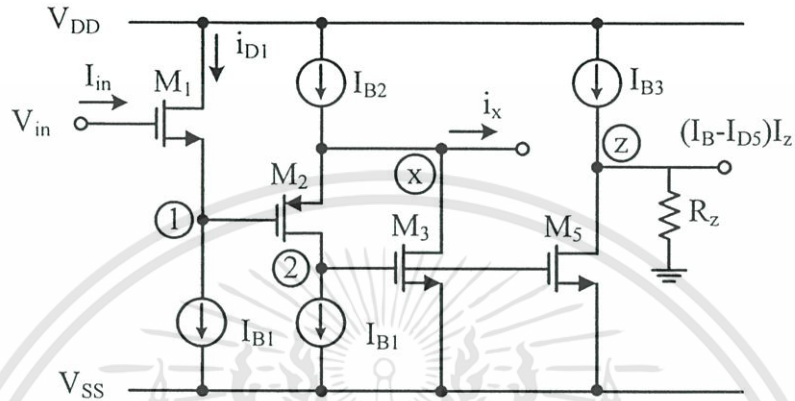
พบว่าจากสมการที่ (4.22) วงจรจะมีขีดจำกัดทางด้านความถี่สูงเนื่องจากค่าโพล 1 ตัวคือ ความถี่ที่สอง หรือ  $f_2$  เป็นความถี่ที่เกิดขึ้นเนื่องจากขีดจำกัดของการทำงานด้านความถี่ของวงจรสะท้อนกระแส พบว่า

$$f_2 \cong \frac{g_{m23}}{2\pi(C_{23} + 2C_{23})} \quad (4.23)$$

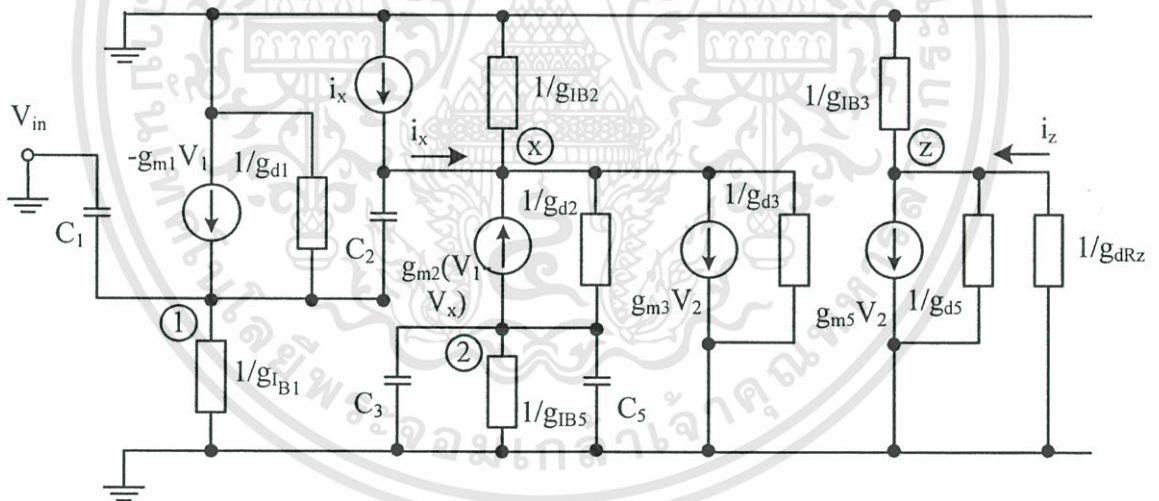
จากการแทนค่าพบว่า  $f_2$  มีค่าความถี่สูงสุดที่วงจรสะท้อนกระแสทำงานได้ประมาณเท่ากับ 230.474 MHz

#### 4.4.2.3 ความถี่ปฏิบัติการของวงจรสายพานกระแส

วงจรสายพานกระแสที่ประกอบในวงจรคุณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ซีมอสซึ่งจะประกอบด้วยทรานซิสเตอร์  $M_1$  ถึง  $M_5$  ทำหน้าที่ในการส่งผ่านกระแสที่เกิดขึ้นทางด้านอินพุตไปยังด้านเอาต์พุต (current conveyor) ดังรูปที่ 4.6



รูปที่ 4.6 (ก) วงจรสายพานกระแส



รูปที่ 4.6 (ข) วงจรสมมูลของวงจรสายพานกระแส

จากรูปที่ 4.6 (ข) จะได้สมการความสัมพันธ์ระหว่างแรงดันและกระแสไฟฟ้าที่โนดต่าง ๆ ดังนี้

ที่ โหนด 1

$$\left[ g_{I_{B1}} + g_{d1} + g_{m1} + s(C_1 + C_2) \right] V_1 - sC_2 V_x = 0 \quad (4.25)$$

ที่ โหนด X จะได้

$$(g_{I_{B2}} + g_{d2} + g_{d3} + g_{m2} + sC_2) V_x + (g_{m3} - g_{d2}) V_2 - (g_{m2} + sC_2) V_1 = i_x \quad (4.26)$$

ที่ โหนด 2 จะได้

$$\left[ g_{I_{B2}} + g_{d2} + s(C_3 + C_5) \right] V_2 + g_{m2} V_1 - (g_{m2} + g_{d2}) V_x = 0 \quad (4.27)$$

ที่ โหนด Z จะได้

$$(g_{I_{B3}} + g_{d5} + g_{dRz}) V_z + g_{m5} V_2 = 0 \quad (4.28)$$

และ

$$V_z = -I_z R_z \quad (4.29)$$

กำหนดให้ค่าของ  $g_m \gg g_d$  เสมอจากสมการที่ (4.25) ถึงสมการที่ (4.26) จะมีความสัมพันธ์ของกระแส  $i_z/i_x$  (ภาคผนวก ก.3)

$$\frac{i_z}{i_x} = \frac{g_{m5}}{g_{m3}} \left( \frac{1}{\frac{C_2(C_3 + C_5)}{g_{m2}g_{m3}} s^2 + \frac{(C_3 + C_5)s}{g_{m3}} s + 1} \right) \quad (4.30)$$

จากสมการที่ (4.30) จะได้ว่าที่ความถี่ต่ำ ( $s=0$ ) วงจรจะมีค่าอัตราขยายกระแส  $i_z/i_x$  เป็นดังนี้

$$\frac{i_z}{i_x} = \frac{g_{m5}}{g_{m3}} \quad (4.31)$$

จากสมการที่ (4.31) จะพบว่าวงจรจะมีขีดจำกัดทางด้านความถี่สูงเนื่องจากค่า โพล 2 ตำแหน่ง [12] โดยจะกำหนดให้

$$D(s) = \frac{C_2(C_3 + C_5)}{g_{m2}g_{m3}} s^2 + \frac{(C_3 + C_5)}{g_{m3}} s + 1 \quad (4.32)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (4.32) ถ้ากำหนดให้

$$D(s) = \left(1 - \frac{s}{P_1}\right) \left(1 - \frac{s}{P_2}\right) \quad (4.33)$$

หรือ

$$D(s) = 1 - s \left(\frac{1}{P_1} + \frac{1}{P_2}\right) + \frac{s^2}{P_1 P_2} \quad (4.34)$$

เมื่อ  $P_1$  และ  $P_2$  คือ ค่าตำแหน่งของโพลทั้งสอง ตามลำดับ และ ถ้ากำหนดให้ตำแหน่งค่าของโพล  $|P_2| \gg |P_1|$  จากสมการที่ (4.34) จะได้ว่า

$$D(s) = 1 - \frac{s}{P_1} + \frac{s^2}{P_1 P_2} \quad (4.35)$$

จากนั้นทำการเทียบสัมประสิทธิ์ของสมการที่ (4.32) และ (4.35) จะได้ว่าตำแหน่งของโพลคือ

$$P_1 = \frac{g_{m3}}{C_3 + C_5} \quad (4.36)$$

จากสมการที่ (4.30) และ (4.36) จะได้ว่าวงจรมีช่วงปฏิบัติการทางความถี่สูงของกระแสดังนี้

$$f_3 = \frac{g_{m3}}{2\pi(C_3 + C_5)} \quad (4.35)$$

เมื่อกำหนดให้  $C_3 = C_{gs3} + C_{gd3}$  และ  $C_5 = C_{gs5} + C_{gd5}$  ถ้ากำหนดให้ในการออกแบบวงจรมีค่า  $g_{m3} = 481 \mu\text{AV}^{-1}$ ,  $C_3 = C_5 = 123.53 \times 10^{-15} \text{F}$  จากนั้นแทนค่าลงในสมการที่ (4.35)

จากการแทนค่าพบว่า  $f_3$  มีค่าความถี่สูงสุดที่วงจรสายพานกระแส ทำงานได้ประมาณ เท่ากับ 310.6MHz

เมื่อพิจารณาการวิเคราะห์ค่าความถี่วงจร ค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ชิโมส ที่แบ่งการวิเคราะห์ออกเป็น ส่วน ๆ ตามองค์ประกอบของวงจรร้อยคือ วงจรสายพานกระแสแบบบวกและแบบลบในวงจรเดียวกัน, วงจรสะท้อนกระแสบวกและลบ และ

วงจรกระแสยกกำลังสองซึ่งเป็นวงจรย่อยของวงจรคุณกระแส พบว่าวงจรมีขีดจำกัดทางด้านความถี่สูง เนื่องจากค่าโพลา 4 ตัวด้วยกันคือ  $f_1$ ,  $f_2$  และ  $f_3$  ดังสมการที่ (4.19), (4.23) และ (4.35) ตามลำดับ ดังนั้นจะพบว่า  $f_1 < f_2 < f_3$  นั่นคือขีดจำกัดการทำงานด้านความถี่ของค่าวงจรจะขึ้นอยู่กับวงจรกระแสยกกำลังสองซึ่งเป็นวงจรย่อยของวงจรคุณกระแส ซึ่งสามารถทำงานได้ที่ความถี่สูงสุดที่ 217.91 MHz

#### 4.4.3 การวิเคราะห์หาค่าอัตราขยายของกระแสไปอัส

จากรูปที่ 3.7 มอสทรานซิสเตอร์  $M_{13}$  ถึง  $M_{15}$  และมอสทรานซิสเตอร์  $M_{16}$  ถึง  $M_{18}$  เป็นรูปแบบของวงจรกระแสยกกำลังสองที่ 1 และ 2 ตามลำดับ โดยจะมีมอสทรานซิสเตอร์  $M_{19}$ ,  $M_{20}$  และแหล่งจ่ายกระแสคงที่  $I_A$  ทำงานเป็นวงจรไบอัสกระแสควบคุม ของวงจรกระแสยกกำลังสองที่ 1 และ 2 ตามลำดับ ดังนั้นเมื่อมีกระแสอินพุต  $(I_B + i_i)$  และ  $(I_B - i_i)$  ป้อนเข้าที่จุด A และ B ของวงจรกระแสยกกำลังสองที่ 1 และ 2 ตามลำดับ เพื่อให้วงจรทำงานในช่วงกระแสอิ่มตัว ดังนั้นต้องให้มอสทรานซิสเตอร์ทุกตัวถูกไบอัสให้ทำงานอิ่มตัว ซึ่งจะได้สมการกระแสเอาต์พุตของวงจรกระแสยกกำลังสองที่ 1 และ 2 เป็นดังนี้ [ภาคผนวก ข]

$$I_1 = 2I_A + \frac{(I_B + i_i)^2}{8I_A} \quad \text{เมื่อ} \quad |I_B + i_i| \leq 4I_A \quad (4.36)$$

และ

$$I_2 = 2I_A + \frac{(I_B - i_i)^2}{8I_A} \quad \text{เมื่อ} \quad |I_B - i_i| \leq 4I_A \quad (4.37)$$

ดังนั้นวงจรกระแสยกกำลังสองที่ 1 และ 2 จะทำงานเป็นไปตามสมการยกกำลังสองได้ เมื่อขนาดของกระแสอินพุต  $(I_B + i_i)$  และ  $(I_B - i_i)$  มีค่าตามสมการ

$$|I_B \pm i_i| \leq 4I_A \quad \text{หรือ} \quad -4I_A \leq |I_B \pm i_i| \leq 4I_A \quad (4.38)$$

และกระแสเอาต์พุตของวงจรคุณกระแสเป็นดังนี้

$$I_o = n(I_1 - I_2) \quad (4.39)$$

โดย  $n$  เป็นอัตราการส่งผ่านกระแสของวงจรสะท้อนกระแส  $M_{23}$ - $M_{24}$  และ  $M_{25}$ - $M_{26}$

แทนค่าจากสมการที่ (4.36) และ (4.37) ลงในสมการที่ (4.39) จะได้

$$I_o = \left( \frac{nI_B}{2I_A} \right) i_i = ki_i \quad (4.40)$$

จากสมการที่ (4.40) สามารถเขียนค่าอัตราขยายของกระแสไบอัสโดยการเทียบสัมประสิทธิ์ดังสมการ

$$k = \frac{nI_B}{2I_A} \quad (4.41)$$

ถ้ากำหนดให้  $I_B \gg i_i$  และจากเงื่อนไขของขนาดกระแสอินพุตของวงจรกระแสยกกำลังสองดังสมการ ที่ (4.38) จะได้อัตราขยายของกระแสไบอัสสูงสุดเป็นดังนี้

$$k_{(\max)} \leq 2n \quad (4.42)$$

เงื่อนไขดังกล่าวและสมการที่ 4.5 เป็นผลที่ทำให้ค่าความจุไฟฟ้าเสมือนเทียบกราวด์สูงสุด  $C_{EQ(\max)}$  มีค่า ตามสมการ

$$C_{EQ(\max)} \leq 2nC_{\text{ext}} \quad (4.43)$$

โดย  $n$  เป็นอัตราการส่งผ่านกระแสของวงจรสะท้อนกระแส  $M_{23}-M_{24}$  และ  $M_{25}-M_{26}$

#### 4.4.4 การเลือกค่า $C_{\text{ext}}$

จากรูปที่ 4.2 ในการเลือกค่า  $C_{\text{ext}}$  นั้นต้องเลือกค่าใหญ่พอที่จะทำให้รีปเปิลของสัญญาณอินพุต  $i_i$  ถูกจำกัดให้มีค่าตามต้องการ นั่นคือต้องเลือกให้ค่า  $|Z_{C_{\text{ext}}}| = \frac{V_{\text{in}}}{i_{C_{\text{ext}}}}$  ในช่วงความถี่ที่สนใจ

$$\text{เมื่อ } |Z_{C_{\text{ext}}}| = \frac{1}{2\pi f C_{\text{ext}}}$$

การเลือกใช้ค่า  $C_{\text{ext}}$  สามารถคำนวณได้จาก

$$\frac{V_{\text{in}}}{i_{C_{\text{ext}}}} = \frac{1}{2\pi f C_{\text{ext}}} \quad (4.44)$$

เพราะฉะนั้นจะได้ว่า

$$C_{\text{ext}} = \frac{i_{C_{\text{ext}}}}{2\pi f V_{\text{in}}} \quad (4.45)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อค่า  $i_{C_{ext}}$  มีค่าสูงสุดเท่ากับ  $4I_A$  ดังนั้นสามารถเขียนสมการของ  $C_{ext}$  ได้ว่า

$$C_{ext} = \frac{4I_A}{2\pi fV_{in}} \quad (4.46)$$

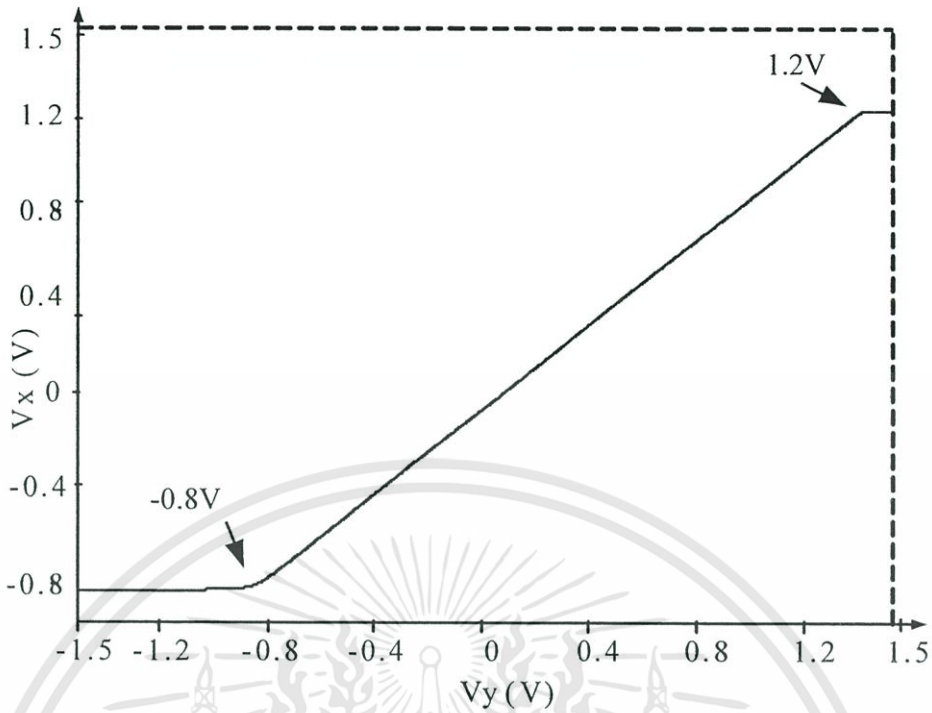
#### 4.5 ผลการเลียนแบบการทำงานด้วยโปรแกรม PSPICE

จากหลักการการทำงานของวงจรถูกค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์ โดยใช้ซีมอสที่ได้กล่าวมาแล้ว จากนั้นจะเป็นการวิเคราะห์และจำลองการทำงานของวงจรถือเพื่อทดสอบสมรรถนะของวงจรถือ และนำผลการจำลองการทำงานที่ได้มายืนยันว่าวงจรถือที่ทำการออกแบบมานั้นสามารถทำงานได้ตามหลักการที่นำเสนอ และยังให้วงจรมีคุณสมบัติเป็นไปตามการวิเคราะห์ทางทฤษฎีที่ได้กล่าวมาในข้างต้น

ในหัวข้อนี้จะใช้โปรแกรม PSPICE เลียนแบบการทำงานของวงจรถือ โดยใช้โมเดลพารามิเตอร์ของมอสทรานซิสเตอร์เทคโนโลยี BSIM  $0.5 \mu\text{m}$  ในการทดสอบการทำงานของวงจรถือ จะใช้แหล่งจ่ายแรงดัน  $V_{DD}$  และ  $V_{SS}$  เท่ากับ  $\pm 1.5\text{V}$ ,  $C_{ext}$  เท่ากับ  $0.01 \text{ nF}$ , แหล่งจ่ายกระแสคงที่  $I_{B1}$ ,  $I_{B2}$ ,  $I_{B3}$ ,  $I_B$  และ  $I_A$  เท่ากับ  $10\mu\text{A}$ ,  $60\mu\text{A}$ ,  $50 \mu\text{A}$ ,  $200\mu\text{A}$  และ  $100\mu\text{A}$  ตามลำดับ และกำหนดค่าฟังก์ชันของการทดสอบคุณสมบัติทางไฟฟ้าต่างๆ ของวงจรถือจะแสดงใน [ภาคผนวก ค]

##### 4.5.1 ช่วงปฏิบัติงานทางแรงดันด้านอินพุต

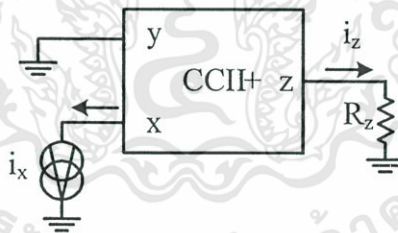
การทดสอบช่วงปฏิบัติงานทางแรงดันด้านอินพุต จะใช้วงจรถูกค่าความจุไฟฟ้าที่ใช้วิเคราะห์ช่วงปฏิบัติงานแรงดันรูปที่ 4.3 โดยพิจารณาแรงดันทางด้าน พอร์ต Y เป็นช่วงปฏิบัติงานทางแรงดันด้านอินพุต จากรูปที่ 4.3 ที่พอร์ต X ต่อ  $C_{ext}$  กับกราวด์ มีค่าเท่ากับ  $0.1 \text{ nF}$  จากนั้นป้อนแรงดันเข้าทางด้านพอร์ต Y เป็นแรงดันอินพุต ( $V_{in}$ ) ตั้งแต่  $-1.5\text{V}$  ถึง  $1.5\text{V}$ ,  $I_A = 100 \mu\text{A}$  และความถี่เท่ากับ  $500\text{kHz}$  ผลการทดสอบการทำงานช่วงปฏิบัติงานของแรงดันด้านพอร์ต X ดังแสดงในรูปที่ 4.7 จากผลการทดสอบจะเห็นว่าวงจรถือช่วงปฏิบัติงานของแรงดันอินพุตจะมีความเป็นเชิงเส้นตลอดช่วงประมาณ  $-0.8 \text{ V}$  ถึง  $1.2 \text{ V}$



รูปที่ 4.7 ช่วงปฏิบัติงานของแรงดันอินพุต ที่พอร์ต x

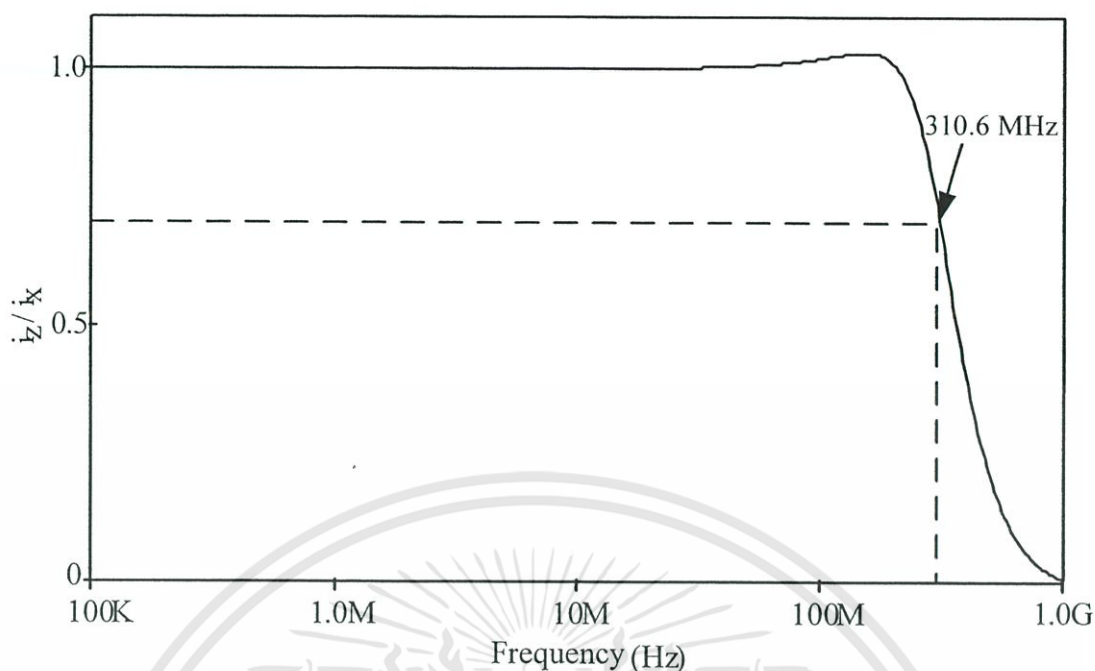
#### 4.5.2 การทดสอบช่วงปฏิบัติงานทางความถี่ $i_z/i_x$ ของวงจรสายพานกระแส

การทดสอบช่วงปฏิบัติงานทางความถี่ของกระแส  $i_z/i_x$  สามารถทำได้โดยต่อวงจร CCH+ เป็นดังรูปที่ 4.8



รูปที่ 4.8 การทดสอบช่วงปฏิบัติงานทางความถี่  $i_z/i_x$

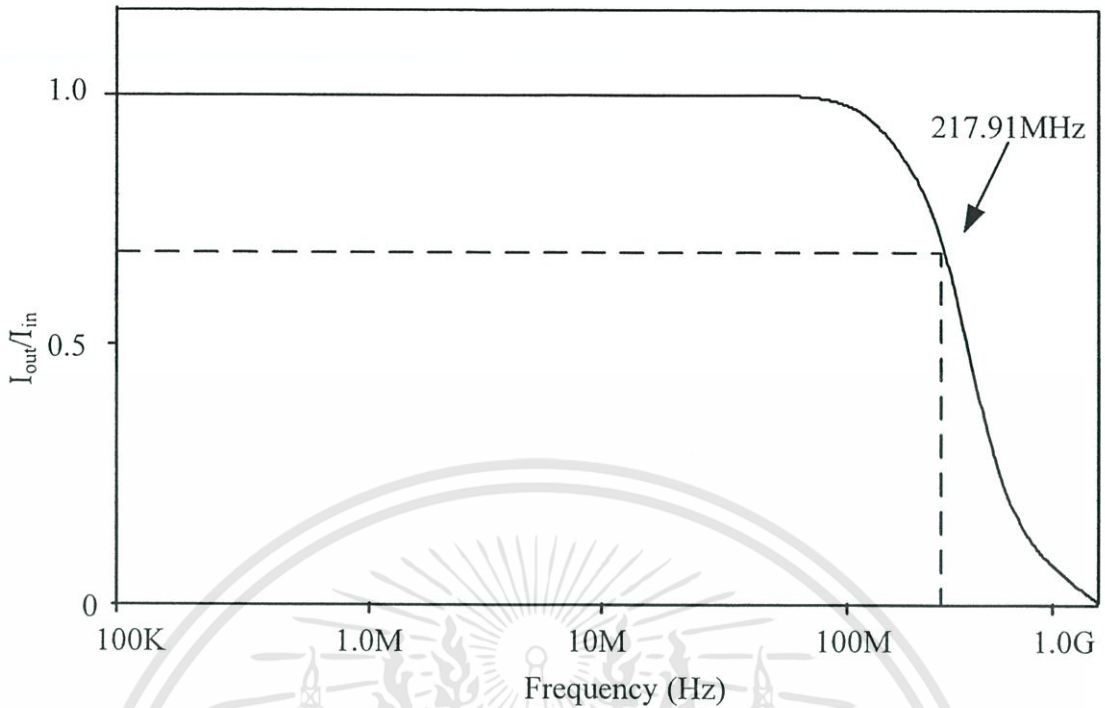
จากรูปที่ 4.8 ที่พอร์ต y ต่อลงกราวด์ และพอร์ต z ต่อตัวต้านทานกับกราวด์มีค่าเท่ากับ  $10\text{k}\Omega$  จากนั้นป้อนสัญญาณกระแสขนาดเล็  $0.1\mu\text{A}$  เข้าทางด้านพอร์ต x แล้ววัดค่าอัตราขยายกระแส  $i_z/i_x$  ดังแสดงในรูปที่ 4.9 จะเห็นว่าอัตราขยายกระแสมีค่าเท่ากับหนึ่งตั้งแต่ศูนย์จนถึงความถี่  $310\text{MHz}$  (ที่  $-3\text{dB}$ ) จากผลการเขียนแบบการทำงานจะสอดคล้องกับสมการที่ (4.35) ที่มีความถี่คัทออฟมีค่าประมาณ  $310.6\text{MHz}$



รูปที่ 4.9 ผลการทดสอบช่วงปฏิบัติงานทางความถี่  $i_z/i_x$  ของวงจรสายพานกระแส

#### 4.5.3 การทดสอบช่วงปฏิบัติงานทางความถี่ $I_{out}/I_{in}$ ของวงจรกระแสยกกำลังสอง

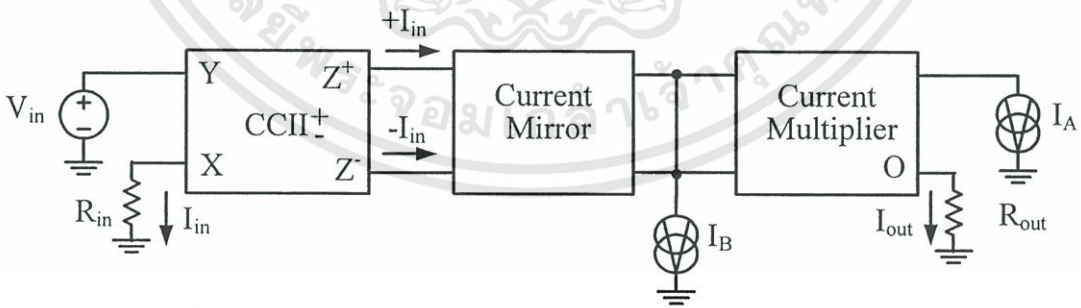
การทดสอบช่วงปฏิบัติงานทางความถี่  $I_{out}/I_{in}$  ของวงจรกระแสยกกำลังสอง สามารถทำได้ โดยต่อวงจรกระแสยกกำลังสอง เป็นดังรูปที่ 3.6 โดยที่ พอร์ต  $I_{out}$  ของวงจรจะต่อตัวต้านทานกับ กราวด์มีค่าเท่ากับ  $100\text{k}\Omega$  และ กำหนดให้  $I_A$  มีค่าเท่า  $100\ \mu\text{A}$  จากนั้นป้อนสัญญาณกระแสคลื่น ซายน์ขนาดเล็ก  $0.1\ \mu\text{A}$  เข้าทางพอร์ต  $I_{in}$  แล้ววัดค่าอัตราขยายกระแส  $I_{out}/I_{in}$  ที่ได้จากการเปลี่ยน ความถี่ของสัญญาณกระแสอินพุต ดังแสดงในรูปที่ 4.14 จะเห็นว่าอัตราขยายกระแสมีค่าเท่ากับ หนึ่งตั้งแต่ศูนย์จนถึงความถี่  $210\ \text{MHz}$  (ที่  $-3\text{dB}$ ) จากผลการเลียนแบบการทำงานจะสอดคล้อง กับสมการที่ (4.25) ที่มีความถี่คัตออฟมีค่าประมาณ  $217.91\ \text{MHz}$



รูปที่ 4.10 ผลการทดสอบช่วงปฏิบัติงานทางความถี่  $I_{out}/I_{in}$  ของวงจรถ่ายกระแสกำลังสอง

4.5.4 การทดสอบค่าอัตราขยายกระแส  $I_{out}/I_{in}$  ของวงจรถ่ายกระแส

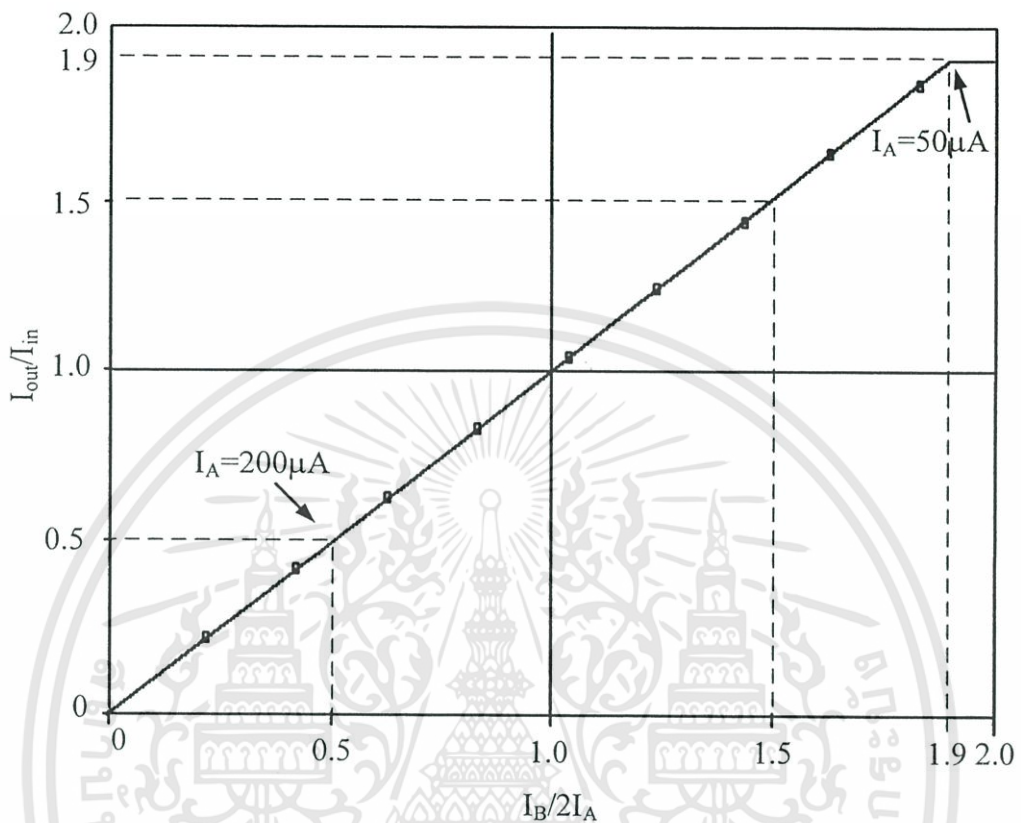
ในการทดสอบวงจรถ่ายกระแสที่มีค่าอัตราขยายกระแส  $I_{out}/I_{in}$  มีขนาดเป็น  $k$  เท่า โดยที่ค่า  $k$  จะขึ้นอยู่กับอัตราการส่งผ่านกระแสของวงจรสะท้อนกระแส  $M_{21}-M_{24}$  และยังสามารถควบคุมอัตราขยายได้โดยการปรับกระแสไบอัส  $I_A$  ดังแสดงในรูปที่ 3.7



รูปที่ 4.11 การทดสอบค่าอัตราขยายกระแส  $I_{out}/I_{in}$  ของวงจรถ่ายกระแส

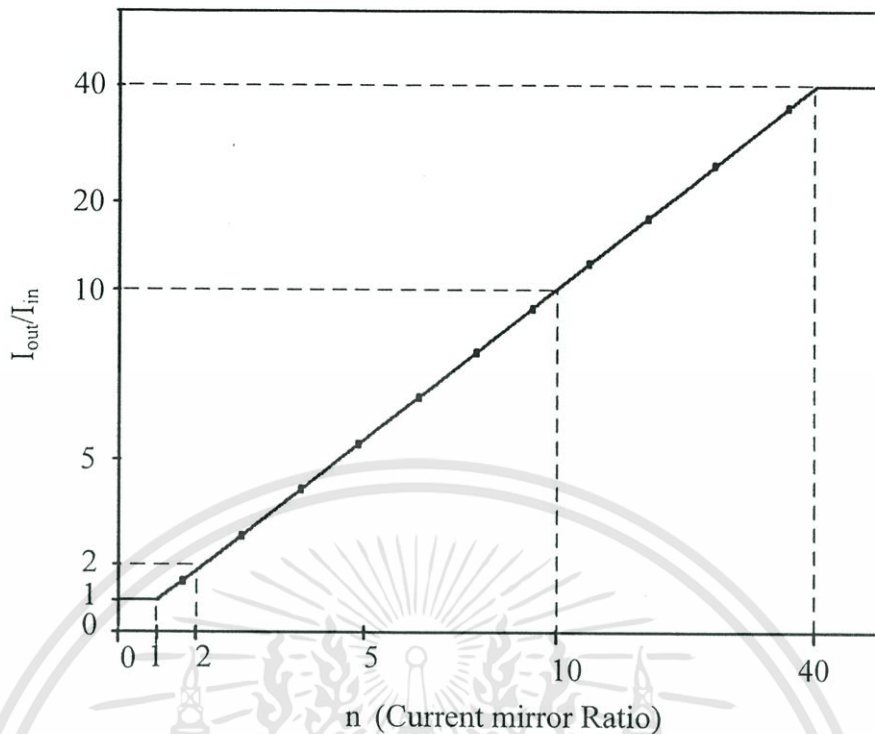
จากรูปที่ 4.11 ที่พอร์ต X และ O ต่อตัวต้านทาน  $R_{in}$  และ  $R_{out}$  กับกราวด์มีค่าเท่ากับ  $100\Omega$  และกำหนดให้อัตราส่งผ่านกระแสของวงจรสะท้อนกระแส  $M_{21}-M_{24}$  เท่ากับ 1 และให้แหล่งจ่ายกระแสคงที่  $I_B$  มีค่าเท่ากับ  $100\ \mu A$  ส่วนแรงดันอินพุตเข้าด้าน  $V_{in}$  เท่ากับ  $20mV$  และ  $I_{in}$  เท่ากับ  $10\ \mu A$  จากนั้นปรับกระแสไบอัส  $I_A$  ตั้ง  $50\ \mu A$  ถึง  $300\ \mu A$  ผลการทดสอบการทำงานของเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรดังแสดงในรูปที่ 4.12 จะเห็นว่าค่าอัตราขยายกระแส  $I_{out}/I_{in}$  จะมีขนาดเป็น 0.5 เท่าที่  $I_B/2I_A = 0.5$  เป็น 1.5 เท่าที่  $I_B/2I_A = 1.5$  เป็น 1.9 เท่าที่  $I_B/2I_A = 1.9$



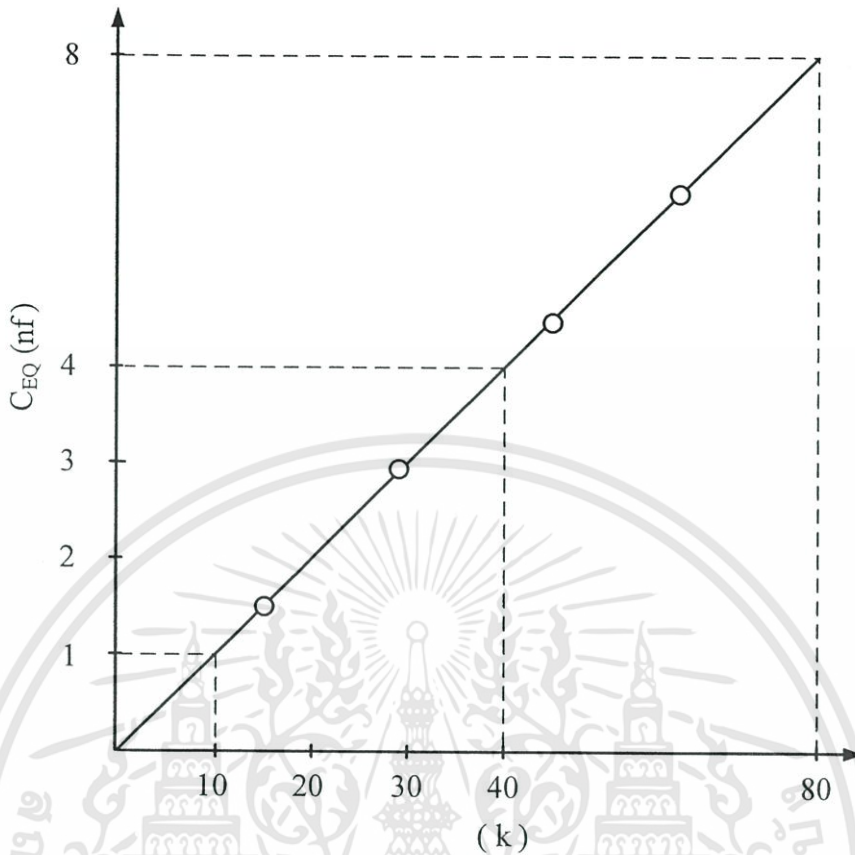
รูปที่ 4.12 ผลการทดสอบค่าอัตราขยายกระแส  $I_{out}/I_{in}$  ของวงจรคูณกระแสโดยการปรับกระแสไบอัส  $I_A$

จากรูปที่ 4.11 ที่พอร์ต์  $I_{in}$  และ  $I_{out}$  ต่อตัวต้านทาน  $R_{in}$  และ  $R_{out}$  กับกราวด์มีค่าเท่ากับ  $100\Omega$  และกำหนดให้กระแสไบอัส  $I_A$  และ  $I_B$  มีค่าเท่ากับ  $100\mu A$  และ  $200\mu A$  ส่วนแรงดันอินพุตเข้าด้าน  $V_{in}$  เท่ากับ  $20mV$  และ  $I_{in}$  เท่ากับ  $10\mu A$  จากนั้นเลือกให้ค่า  $n$  ซึ่งเป็นอัตราส่งผ่านกระแสของวงจรสะท้อนกระแส  $M_{21}-M_{24}$  คือ 1 ถึง 50 ผลการทดสอบการทำงานของวงจรดังแสดงในรูปที่ 4.13 จะเห็นว่า ค่าอัตราขยายกระแส  $I_{out}/I_{in}$  จะมีขนาดเป็น 1 เท่าที่  $n = 1$  เป็น 2 เท่าที่  $n = 2$  และเป็น 40 เท่าที่  $n = 40$



รูปที่ 4.13 ผลการทดสอบค่าอัตราขยายกระแส  $I_{out}/I_{in}$  ของวงจรถูกกระแส โดยการปรับอัตราส่งผ่านกระแส (n) ของวงจรถัก่อนกระแส  $M_{21}$ - $M_{24}$

จากการทำงานของวงจรร้อยต่าง ๆ ในวงจรถูกค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ซีมอสในรูปที่ 4.2 เราสามารถได้ค่าความจุไฟฟ้าเสมือน ( $C_{EQ}$ ) ปรากฏที่พอร์ต Y เทียบกราวด์ เป็นอัตราเทียบกับค่าอัตราขยายของวงจรถัก่อนที่กำหนดให้แหล่งจ่ายแรงดัน  $V_{DD}$  และ  $V_{SS}$  เท่ากับ  $\pm 1.5V$ ,  $C_{ext}$  เท่ากับ 0.1 nF, แหล่งจ่ายกระแสคงที่  $I_{B1}$ ,  $I_{B2}$ ,  $I_{B3}$ ,  $I_B$  เท่ากับ 10 $\mu A$ , 60 $\mu A$ , 50 $\mu A$ , 200 $\mu A$  ตามลำดับ,  $C_{ext}$  เท่ากับ 0.1 nF, อัตราการส่งผ่านกระแส (n) ของวงจรถัก่อนกระแส  $M_{21}$ - $M_{24}$  เท่ากับ 40 และเมื่อปรับกระแสไบอัส  $I_A$  ตั้งแต่ 50  $\mu A$  ถึง 400  $\mu A$  ดังรูปที่ 4.14 ซึ่งมีอัตราขยายที่เที่ยงตรงและแม่นยำเป็นไปตามทฤษฎี



รูปที่ 4.14 กราฟแสดงค่าความจุไฟฟ้าเสมือน ( $C_{EQ}$ ) เทียบกับค่าตัวคูณ (k)

#### 4.6 สรุป

บทนี้กล่าวถึงการวิเคราะห์และการออกแบบวงจรคูณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์โดยใช้ซีมอส ซึ่งวงจรได้ถูกสร้างขึ้นจากหลักการของวงจรสายพานกระแสแบบบวกและแบบลบในวงจรเดียวกัน, วงจรสะท้อนกระแสและวงจรคูณกระแสซึ่งมีวงจรกระแสยกกำลังสองเป็นส่วนประกอบ ซึ่งทำให้วงจรสามารถควบคุมค่าความจุไฟฟ้าได้เกือบ 80 เท่า ทำให้วงจรมีความเหมาะสมในการสร้างเป็นวงจรรวม สำหรับผลการทดสอบได้ใช้โปรแกรม PSPICE เลียนแบบการทำงานของวงจรเพื่อเป็นการยืนยันถึงสมรรถนะ การทำงานและคุณสมบัติทางไฟฟ้าต่าง ๆ ของวงจรที่ได้ออกแบบขึ้น ซึ่งผลที่ได้จากการเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE เป็นไปตามหลักการที่ได้นำเสนอไว้

## บทที่ 5

# การประยุกต์ใช้งานวงจรคุณภาพไฟฟ้าใน วงจรกรองความถี่

### 5.1 กล่าวนำ

ตัวเก็บประจุไฟฟ้า หรือ ค่าความจุไฟฟ้า เป็นส่วนประกอบสำคัญอย่างยิ่งของวงจรอิเล็กทรอนิกส์ชนิดต่างๆ ที่ใช้ในปัจจุบัน ยกตัวอย่างเช่น วงจรกำเนิดสัญญาณ (Oscillator) วงจรเลื่อนเฟส (Phase shifter) วงจรขยายสัญญาณล็อกอินอินทิเกรเตอร์ (Interated lock-in amplifier) เป็นต้น ค่าความจุไฟฟ้าที่ใช้นั้นมีมากหรือน้อยต่างกัน ตามแต่ที่จะนำไปประยุกต์ใช้ ซึ่งถ้าต้องการใช้ค่าความจุไฟฟ้าในการออกแบบวงจรรวม จะต้องใช้พื้นที่ชิปมาก จึงทำให้ค่าใช้จ่ายต่อตัวสูงขึ้น จากคุณสมบัติของวงจรคุณภาพไฟฟ้าที่ได้นำเสนอในบทที่ 4 จากนั้นก็จะนำวงจรมาทำการออกแบบการประยุกต์ใช้งานเพื่อยืนยันสมรรถนะของวงจรที่นำเสนอมากยิ่งขึ้น

ในวิทยานิพนธ์ฉบับนี้จะเป็นการนำเสนอการประยุกต์ใช้งานของวงจรคุณภาพไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ซีมอสเป็นวงจรกรองความถี่ต่ำผ่าน (Low-pass filter) ที่มีการทำงานในโหมดแรงดัน (Voltage Mode) โดยอาศัยหลักการของออปแอมป์เป็นอัตราขยายแรงดัน

### 5.2 วงจรกรองความถี่

วงจรกรองความถี่ (Filter) คือ วงจรที่ใช้สำหรับกรองสัญญาณให้ความถี่เฉพาะที่ต้องการใช้ผ่านออกมาได้เท่านั้น ส่วนความถี่อื่นๆ ที่ไม่ต้องการผ่านจะถูกลดทอน (Attenuate) จนหมดไป วงจรกรองความถี่ที่ใช้งานกันมีอยู่ 2 ลักษณะคือ แบบที่เป็นวงจรพาสซีฟ (Passive) และแบบแอคทีฟ (Active) วงจรในแบบที่เป็นพาสซีฟนั้น จะใช้เพียงอุปกรณ์ประเภทความต้านทาน ตัวเก็บประจุ และตัวเหนี่ยวนำเท่านั้น แต่ในวงจรประเภทแอคทีฟจะรวมถึงทรานซิสเตอร์ และออปแอมป์ด้วย

เราสามารถแบ่งตามหน้าที่การทำงานของวงจรกรองความถี่ออกเป็น 4 ชนิด ด้วยกัน คือ แบบกรองความถี่ต่ำผ่าน (Low-Pass) แบบกรองความถี่สูงผ่าน (High-Pass) แบบกรองความถี่ผ่านเฉพาะบางช่วง (Band- Pass) และแบบกรองไม่ให้ความถี่ผ่านเฉพาะบางช่วง (Band-Eliminate หรือ Band-Reject หรือ Notch) ในรูปที่ 5.1 เป็นกราฟระหว่างแรงดันเอาต์พุตเปรียบเทียบกับความถี่ แสดงถึงช่วงตอบสนองทางความถี่ของวงจรกรองความถี่ทั้ง 4 แบบ

วงจรกรองความถี่ต่ำจะยอมให้ความถี่ผ่านได้ในช่วงตั้งแต่สัญญาณที่เป็นแรงดัน DC ไปจนถึง ความถี่คัตออฟ (Cut-Off Frequency) แทนด้วยเครื่องหมาย  $f_c$  ความถี่คัตออฟคือความถี่ ณ ขณะที่อัตราขยายของวงจรมีค่าลดลงเป็น 0.707 เท่าของอัตราขยายปกติ (-3 เดซิเบล) บางครั้ง อาจเรียกความถี่นี้ได้ว่า ความถี่หักมุม (Corner Frequency) ถ้ามีความถี่ที่สูงเกิน  $f_c$  ผ่านวงจรจะลดทอนขนาดความถี่นั้นจนมีค่าน้อยมาก ๆ จากในรูปเส้นทึบแสดงถึงผลในทางอุดมคติ ส่วนเส้นประแสดงถึงผลของวงจรในทางความเป็นจริง ในช่วงที่ยอมให้ความถี่ผ่านได้เราเรียกว่า ช่วงผ่าน (Pass Band) และช่วงที่ไม่ยอมให้ความถี่ผ่านเรียกว่า ช่วงลดทอน (Stop Band) แสดงได้ในรูปที่ 5.1(ก)

วงจรกรองความถี่สูงจะทำการลดทอนสัญญาณในช่วงที่มีความถี่ต่ำและยอมให้ผ่านได้ เฉพาะสัญญาณในช่วงความถี่ที่สูงกว่าความถี่คัตออฟ  $f_c$  โดยในช่วงความถี่สูง ๆ นั้นจะมีอัตราขยายคงที่ แสดงในรูปที่ 5.1(ข)

วงจรแบบที่ยอมให้ความถี่ผ่านได้เฉพาะช่วงจะยอมให้ความถี่ผ่านได้ในบางช่วงเท่านั้น ความถี่ที่นอกเหนือจากนั้นจะถูกลดทอนไป ดังแสดงในรูปที่ 5.1(ค)

วงจรแบบที่ไม่ยอมให้ความถี่ผ่านเฉพาะช่วง วงจรแบบนี้มีความหมายในทิศทางตรงข้ามกับวงจรแบบที่ยอมให้ความถี่ผ่านเฉพาะช่วง วงจรแบบนี้มีความหมายในทิศทางตรงข้ามกับวงจรแบบที่ยอมให้ความถี่ผ่านได้เฉพาะช่วงคือ จำกัดไม่ให้สัญญาณผ่านได้ในบางช่วงของความถี่ ดังที่แสดงในรูปที่ 5.1(ง) เส้นกราฟที่แสดงทั้งหมดนั้น เส้นประแสดงถึงผลในทางความเป็นจริง ส่วนเส้นทึบแสดงถึงผลในทางอุดมคติ

### 5.3 วงจรกรองความถี่ต่ำผ่าน

ในรูปที่ 5.2 แสดงวงจรกรองความถี่ต่ำผ่านทำงานในโหมดแรงดัน ประกอบด้วยอุปกรณ์ ตัวต้านทาน, ออปแอมป์ และวงจรคูณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ ซีมอส ( $C_{EQ}$ ) แทนตัวเก็บประจุ C

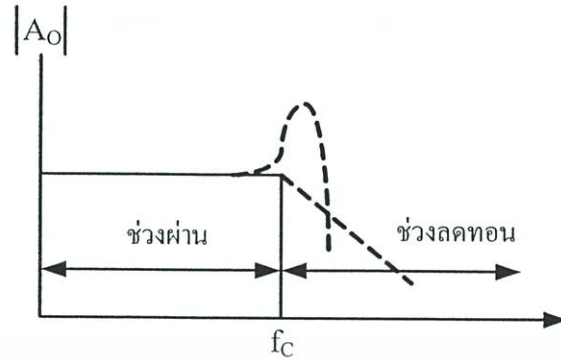
ซึ่งวงจรมีอัตราขยาย 1 เท่า กำหนดให้  $R_c$  มีค่าเท่ากับ R และแรงดันออฟเซต มีค่าเป็น 0 โวลต์ ดังนั้นแรงดันที่ขา 2 เท่ากับแรงดันที่ขา 3 สำหรับแรงดันที่ขา 2 ซึ่งมีค่าเท่ากับ  $V_o$  นั้น จะทำให้แรงดันคร่อม  $C_{EQ}$  มีค่าเป็น  $V_o$  ด้วยเช่นกัน ถ้าเราพิจารณาในส่วน R และ  $C_{EQ}$  ที่ต่อกับ  $V_{in}$  เราจะได้สมการที่เป็น

$$V_o = \frac{1/j\omega C_{EQ}}{R + 1/j\omega C_{EQ}} V_{in} \quad (5.1)$$

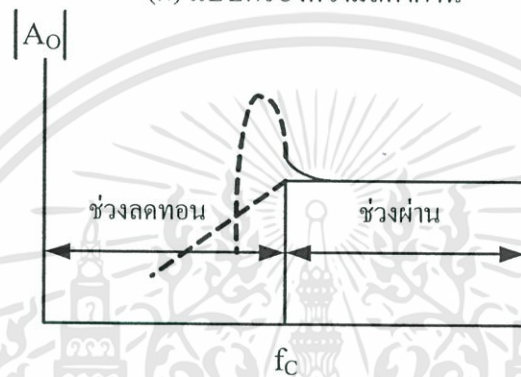
โดยที่  $\omega$  คือ ความถี่เชิงมุมของ  $V_{in}$  มีหน่วยเป็น เรเดียน/วินาที (rad/s)

$j$  มีค่าเป็น  $\sqrt{-1}$

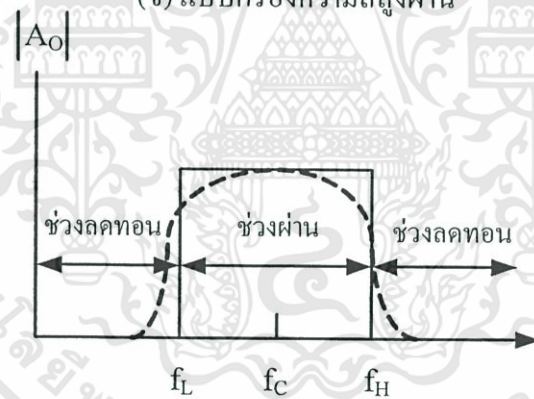
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



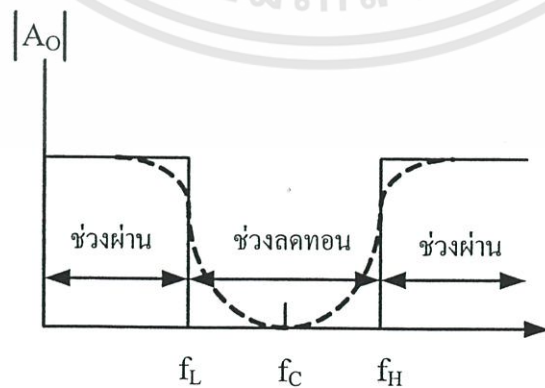
(ก) แบบกรองความถี่ต่ำผ่าน



(ข) แบบกรองความถี่สูงผ่าน



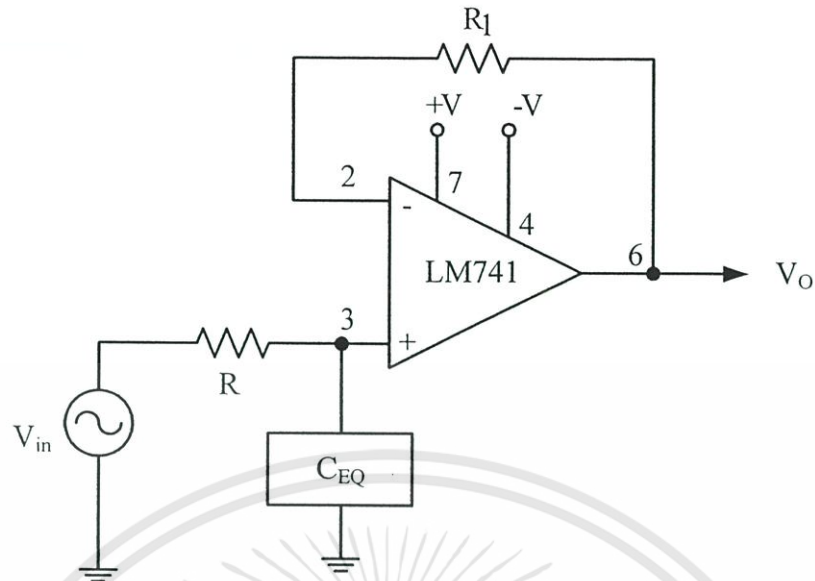
(ค) แบบกรองความถี่ผ่านเฉพาะบางช่วง



(ง) แบบกรองไม่ให้ความถี่ผ่านเฉพาะบางช่วง

### รูปที่ 5.1 การตอบสนองความถี่ของวงจรฟิลเตอร์ชนิดต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.2 วงจรกรองความถี่ต่ำผ่านทำงานใน โหมดแรงดัน

จากสมการที่ (5.1) นำมาเขียนใหม่เป็นค่าของอัตราขยายแบบลูปปิด ( $A_{CL}$ ) ได้คือ

$$A_{CL} = \frac{V_o}{V_{in}} = \frac{1}{1 + j\omega RC_{EQ}} \quad (5.2)$$

จากสมการที่ (5.2) แสดงถึงค่าของอัตราขยายแบบลูปปิด  $A_{CL}$  ซึ่งมีค่าเปลี่ยนแปลงไปตามความถี่ ถ้าพิจารณาที่ความถี่ต่ำ  $\omega$  มีค่าเข้าใกล้ศูนย์ ( $\omega = 0$ ) เมื่อนำไปแทนในสมการที่ จะได้ขนาดของ  $A_{CL} = 1$  และที่ความถี่สูง  $\omega$  มีค่าเข้าใกล้อินฟินิตี้ ( $\omega = \infty$ ) ขนาดของ  $A_{CL} = 0$  (ขนาด  $A_{CL}$  สามารถเขียนแทนได้ด้วยเครื่องหมาย  $|A_{CL}|$ )

นอกจากนี้การออกแบบวงจรกรองความถี่ต่ำผ่านนั้น ต้องกำหนดค่าความถี่คัตออฟ  $\omega_c$  หรือ ความถี่หักมุม (Corner frequency) ที่ต้องการใช้งานด้วย ซึ่งสามารถหาได้จาก

$$\omega_c = \frac{1}{RC_{EQ}} = 2\pi f_c \quad (5.3)$$

โดยที่	$f_c$	มีหน่วยเป็น เฮิรตซ์ (Hz)
	R	มีหน่วยเป็น โอห์ม ( $\Omega$ )
	$C_{EQ}$	มีหน่วยเป็น ฟาร์ด (F)

จากสมการที่ 5.3 จะสามารถหาค่าความจุไฟฟ้าได้ดังสมการที่ 5.4

$$C_{EQ} = \frac{1}{\omega_c R} = \frac{1}{2\pi f_c R} \quad (5.4)$$

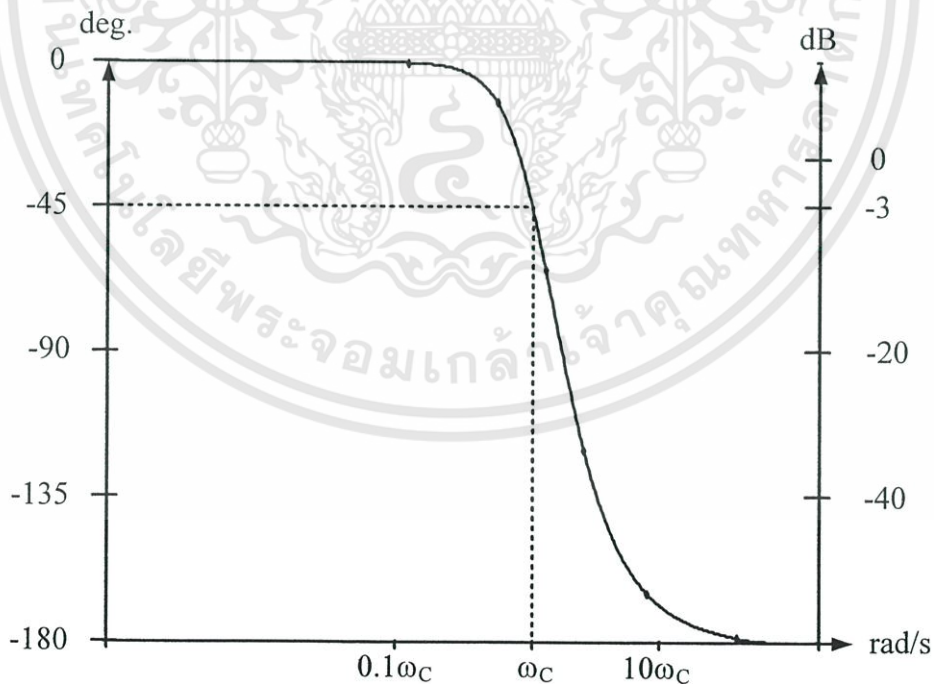
กำหนดให้ค่าของความถี่  $\omega_c RC_{EQ} = 1$  และนำไปแทนลงในสมการที่ 5.2 จะได้

$$A_{CL} = \frac{1}{1+j} = \frac{1}{\sqrt{2} \angle 45^\circ} = 0.707 \angle -45^\circ \quad (5.5)$$

ถ้าพิจารณาเฉพาะขนาดของ  $A_{CL}$  ที่  $\omega_c$  จะได้เป็น

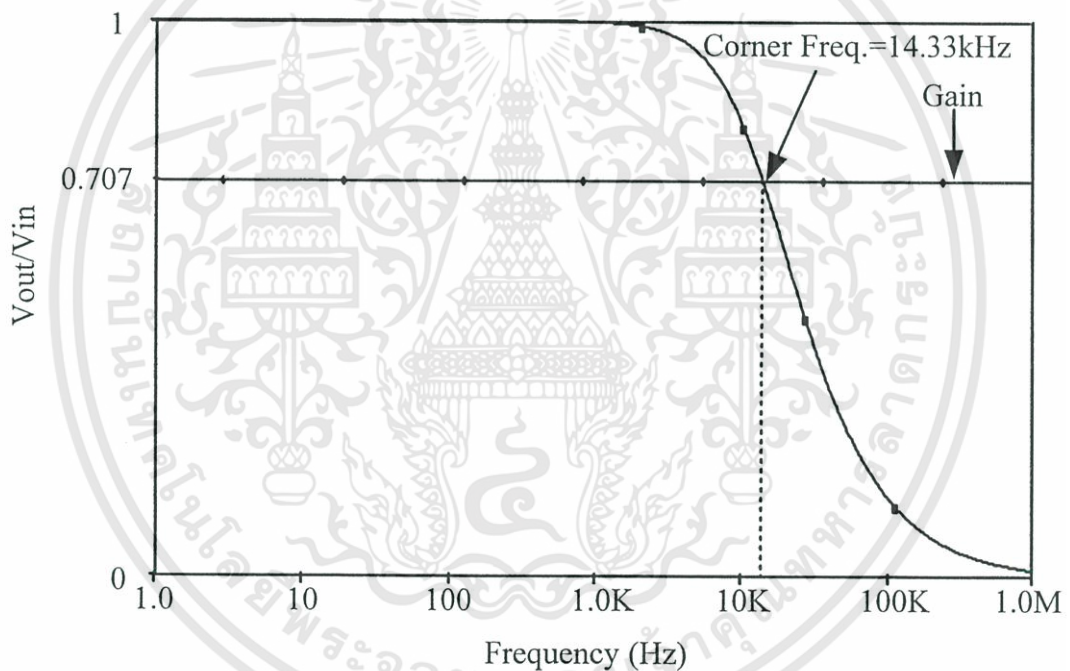
$$|A_{CL}| = \frac{1}{\sqrt{2}} = 0.707 = -3\text{dB} \quad (5.6)$$

และมีมุมของเอาต์พุตเทียบกับอินพุตเลื่อนเฟสไป  $-45$  องศา จากสมการที่ (5.5) และสมการที่ (5.6) จะเห็นว่าการตอบสนองความถี่ของวงจรองความถี่ต่ำผ่านได้ดังรูปที่ 5.3

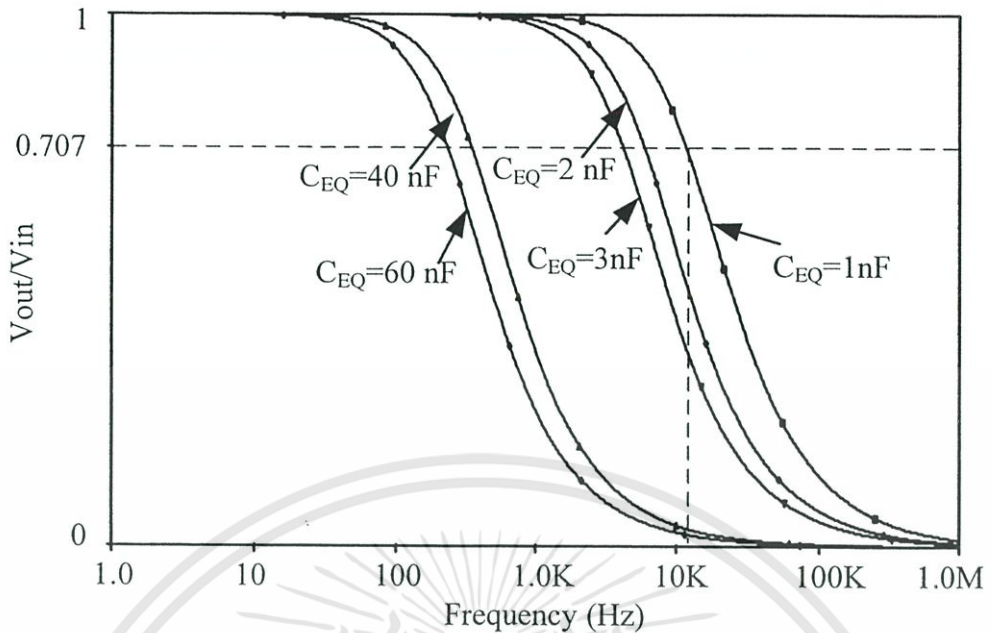


รูปที่ 5.3 ความถี่ตอบสนองของวงจรองความถี่ต่ำผ่านที่มีค่าของอัตราขยายแบบปิดรูป  $|A_{CL}|$  ที่  $\omega_c$  เท่ากับ  $-3$  dB

ในรูปที่ 5.4 เป็นผลการเลียนแบบการทำงานของวงจรวงจรกรองความถี่ต่ำผ่านทำงานในโหมดแรงดันในรูปที่ 5.2 ด้วยโปรแกรม PSPICE เมื่ออินพุตเป็นสัญญาณแรงดันคลื่นไซน์ 0.8V ความถี่ 10 kHz ตัวต้านทาน  $R = R_1 = 10k\Omega$  และตัวเก็บประจุ  $C_{EQ} = 1 \text{ nF}$  โดยกำหนดให้  $C_{ext} = 1 \text{ nF}$ , อัตราการส่งผ่านกระแสของวงจระสะท้อนกระแส  $M_{21}-M_{24}$  เท่ากับ 1 และกระแสไบอัส  $I_B$  และ  $I_A$  เท่ากับ 200  $\mu\text{A}$  และ 100  $\mu\text{A}$  ตามลำดับ เห็นได้ว่าความถี่คัตออฟของผลตอบสนองความถี่ของวงจรวงจรกรองสัญญาณชนิดความถี่ต่ำ อยู่ประมาณ 14.336 kHz และในรูปที่ 5.5 เป็นผลตอบสนองทางความถี่และความถี่คัตออฟ เมื่อตัวเก็บประจุ  $C_{EQ}$  มีค่าต่างๆ จากรูปจะเห็นว่าเมื่อค่า  $C_{EQ}$  มีค่าเพิ่มจาก 1 nF จนถึง 60 nF ความถี่คัตออฟของวงจระจะมีค่าลดลง ตามลำดับและมีอัตราขยายแรงดันคงที่ตลอดช่วงของการเปลี่ยนความถี่



รูปที่ 5.4 ผลการตอบสนองความถี่และความถี่หักมุมของวงจรวงจรกรองความถี่ต่ำผ่าน



รูปที่ 5.5 ผลการตอบสนองความถี่และความถี่หักมุมของวงจรรองความถี่ต่ำผ่านเมื่อ  $C_{EQ}$  มีค่าต่างๆ

#### 5.4 สรุป

ในบทที่ 5 นี้เป็นการประยุกต์ใช้งานของวงจรลดค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ชิปมอสที่นำเสนอในบทที่ 4 มาออกแบบเป็นส่วนประกอบของวงจรรองความถี่ต่ำผ่านที่มีการทำงานในโหมดแรงดัน โดยวงจรจะทำงานร่วมกับตัวต้านทานและออปแอมป์ ซึ่งจะทำหน้าที่เป็นตัวกำหนดอัตราการเลื่อนตำแหน่งความถี่คัตออฟ จากผลการทดลองของวงจรด้วยโปรแกรม PSPICE แสดงให้เห็นว่าวงจรสามารถทำการเลื่อนตำแหน่งความถี่คัตออฟได้ใกล้เคียงกับหลักการที่ได้ออกแบบไว้

## บทที่ 6

# บทสรุปและข้อเสนอแนะ

### 6. บทสรุป

ในการนำเสนอหลักการและวิธีการออกแบบวงจรคุณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ซีมอสในรูปแบบของวงจรรวมที่ได้นำเสนอขึ้นในวิทยานิพนธ์นี้เป็นอีกแนวทางหนึ่งที่ได้ทำการวิจัยและพัฒนาขึ้น โดยการออกแบบวงจรจะอาศัยหลักการของวงจรสายพานกระแสแบบบวกและแบบลบในวงจรเดียวกัน, วงจรสะท้อนกระแสและวงจรรวมกระแสซึ่งอาศัยหลักของวงจรรวมกระแสยกกำลังสอง ซึ่งได้กล่าวรายละเอียดและคุณสมบัติฯ ไว้ในบทที่ 3 และบทที่ 4 ตามลำดับ เพื่อต้องการให้วงจรรวมคุณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ซีมอสมีความสามารถควบคุมค่าความจุไฟฟ้าในขนาดต่างๆ ได้ และวงจรรวมสามารถทำงานในด้านความถี่สูงขึ้น โดยวงจรใช้มอสเฟตที่มีการทำงานอยู่ในช่วงอิมิต์ และการทำงานของวงจรจะอยู่ในรูปแบบของกระแส สมรรถนะการทำงานของวงจรรวมที่ได้นำเสนอสามารถยืนยันได้ด้วยผลการวิเคราะห์คุณสมบัติทางทฤษฎี และผลการเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE ซึ่งจะเห็นได้ว่าวงจรมีคุณสมบัติที่เหมาะสมในการนำไปสร้าง วงจรรวมคือ มีความถูกต้องแม่นยำ มีช่วงปฏิบัติการทางขนาดและผลตอบสนองทางความถี่ที่กว้างและในบทที่ 5 เป็นการนำเสนอการประยุกต์ใช้งานของวงจรรวมคุณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ซีมอสที่นำเสนอในบทที่ 4 มาออกแบบเป็นส่วนประกอบของวงจรกรองความถี่ต่ำผ่านที่มีการทำงานในโหมดแรงดัน เพื่อเป็นการยืนยันสมรรถนะของวงจรรวมที่นำเสนอ

ในส่วนของภาคผนวก ก.กล่าวถึงการวิเคราะห์คุณสมบัติของวงจรรวมกระแสแบบพื้นฐาน ภาคผนวก ข.กล่าวถึงการวิเคราะห์วงจรรวมยกกำลังสอง ภาคผนวก ค.แสดงถึงค่าโมเดลพารามิเตอร์ที่ใช้สำหรับวิเคราะห์สัญญาณขนาดเล็กของมอสทรานซิสเตอร์และภาคผนวก ง. จะเป็นบทความวิจัยเกี่ยวข้องที่ได้รับการตีพิมพ์

### 6.2 ข้อเสนอแนะในการทำวิจัยและพัฒนาต่อ

จากการออกแบบวงจรรวมคุณค่าความจุไฟฟ้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ซีมอส ซึ่งในส่วนของวงจรรวมคุณค่าความจุไฟฟ้านี้สามารถพัฒนาเป็นวงจรอื่นๆ เช่น ระบบสุ่มตัวอย่างข้อมูล (Sampled-data systems) และ การเชื่อมต่อกับเซนเซอร์แบบประจุไฟฟ้า (Capacitive sensor interfaces) หรือจะนำไปใช้กับวงจรฟิลเตอร์ต่างๆ แต่เนื่องจากวงจรรวมที่นำเสนอทำหน้าที่เสมือนค่าความจุไฟฟ้าที่เทียบกราวด์ ซึ่งไม่สามารถประยุกต์ใช้กับวงจรรวมได้หลากหลาย

เท่าที่ควร ดังนั้นการพัฒนางจรคูณค่าความจุไฟฟ้าแบบลอยตัว (Floating Capacitance Multiplier) จึงน่าสนใจเพื่อสามารถรองรับการประยุกต์ใช้กับวงจรรวมได้หลากหลายมากขึ้น

ในลำดับสุดท้าย ผู้วิจัยหวังเป็นอย่างยิ่งว่าวิทยานิพนธ์ฉบับนี้จะเป็นประโยชน์และสามารถแนะแนวทางสำหรับผู้ที่สนใจในการพัฒนาหรือต้องการวงจรคูณค่าความจุไฟฟ้าที่มีโครงสร้างขนาดเล็กและเรียบง่ายสามารถทำงานที่แหล่งจ่ายแรงดันต่ำ มีช่วงปฏิบัติงานที่กว้าง และมีผลตอบสนองทางความถี่ที่กว้างและยังสามารถควบคุมค่าตัวเก็บประจุที่เป็นค่าคงที่ให้เปลี่ยนได้ โดยการปรับเปลี่ยนค่ากระแสไบอัส โดยนำหลักการที่ได้นำเสนอไว้นี้ไปพัฒนาและประยุกต์ใช้งานอย่างเหมาะสมต่อไป



## เอกสารอ้างอิง

- [1] P. Wouters, M. De Coman, P. Ruers, “A Multipurpose CMOS Sensor Interface For Low Power Applications” IEEE Journal of Solid State Circuits, Vol.SC-29, No.8, pp.952-956, Aug. 1994
- [2] G.Ferri, “Low voltage low power CMOS front-ends for capacitive sensors,” 2<sup>nd</sup> IEEE CAS Region 8 Workshop on Analog and Mixed Design-Baveno, 12-13 Sept.1997
- [3] M.T. Ahmed, I.A. Khan and N. Minhaj, “Novel Electronically Tunable C-multpliers.” Electron. Lett., Vol. 31, No.1, 5 Jan. 1995. pp.9-11.
- [4] C.Premont, R. Grisel, N. Abouchi and J.-P. Chante, “A Current Conveyor Based Capacitive Multiplier.” Circuit and Systems, 1997. Proceeding of the 40<sup>th</sup> Midwest Symposium on, Vol.1, 1998, pp. 146-147
- [5] G. Di Cataldo, G.Ferri and S. Pennisi, “Active Capacitance Multipliers Using Current Conveyer.” Circuits and Systems , 1998. ISCAS’98. Proceeding of the 1998 IEEE International Symposium on, Vol.2 1998. pp.343-346
- [6] สมคิด วิริยะประสิทธิ์ชัย, อรรถพล มณีประสิทธิ์ และธนารัตน์ ภมรรัชตพงษ์ “ความรู้เบื้องต้นทางอิเล็กทรอนิกส์” บทที่ 11, 15, หน้าที่ 146-153, 189-225
- [7] อนุชา แก้วพูนสุข.“การออกแบบวงจรถอดรหัสดวงแบบที่ตรงบนพื้นฐานของเทคโนโลยีทรานซิสเตอร์แบบซีมอส.” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
- [8] Wiegerink R.J. , “Analysis and Synthesis of MOS Transliner Circuits”, Kluwer Academic Publishers, 1993
- [9] อานนท์ ชาคีชนะนา “วงจรรายพานกระสายแบบซีมอสชนิดต้านทานจุดออกต่ำและการประยุกต์ใช้งานในวงจรเลื่อนเฟส” วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมระบบควบคุม บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

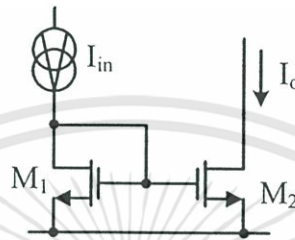
- [10] Klaas Bult and Hans Wallinga, “A Class of Analog CMOS Circuits Based on the Square-Law Characteristic of an MOS Transistor in Saturation” IEEE Journal of solid-state circuit, Vol. SC-22, No.3, June 1987
- [11] W.Surakamponorn, K.Kumwachara, “CMOS-based Electronically Tunable Current Conveyor” Electronics Letters, 2<sup>nd</sup> July 1992, Vol.28, No.14, pp.1316-1317
- [12] Paul R.Gray, Robert G. Meyer, “Analysis and Design of Analog Intergraded Circuits”, 3<sup>rd</sup> Ed., John Wiley&Sons, Inc.1993



## ภาคผนวก ก.

## การวิเคราะห์คุณสมบัติของวงจรสะท้อนกระแสแบบพื้นฐาน

## ก.1 อัตราการสะท้อนกระแส



รูปที่ ก.1 วงจรสะท้อนกระแสแบบพื้นฐาน

ในรูปที่ ก.1 แสดง วงจรสะท้อนกระแสแบบพื้นฐานชนิดเอ็นเชลแนล โดยมี  $I_{in}$  เป็นค่ากระแสอินพุต และ  $I_o$  เป็นค่ากระแสเอาต์พุตของวงจร เมื่อกำหนดให้  $M_1$  และ  $M_2$  มีความสมพียงกันทุกประการและทำงานอยู่ในช่วงอิมิตัวโดยไม่พิจารณาผลของพารามิเตอร์  $\lambda$  ของมอสเฟต ซึ่งเมื่อพิจารณาจะเห็นว่า ทรานซิสเตอร์  $M_1$  และ  $M_2$  ต่อกันอยู่ในลักษณะของวงจรทรานติเยอร์รูปแบบมอสเฟต ทำให้ได้ความสัมพันธ์ คือ

$$V_{gsM1} = V_{gsM2} \quad (ก.1.1)$$

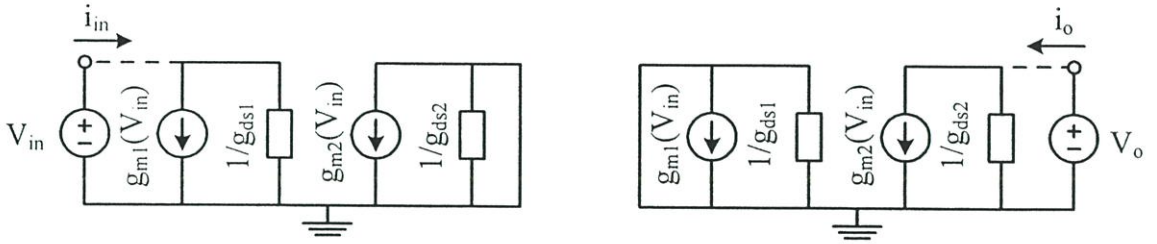
ซึ่ง

$$V_{gmMi} = V_{TH} + \sqrt{\frac{I_d}{\mu_n C_{ox} \frac{W}{2L}}}_{Mi} \quad (ก.1.2)$$

เมื่อ  $I_{dM1} = I_{in}$  และ  $I_{dM2} = I_o$  แทนค่าลงในสมการที่ (ก.1.1) และ (ก.1.2) จะได้

$$\frac{I_o}{I_{in}} = \left(\frac{W}{L}\right)_{M2} \left(\frac{L}{W}\right)_{M1} \quad (ก.1.3)$$

## ก.2 ค่าความต้านทานที่อินพุตและเอาต์พุต



(ก) สำหรับความต้านทานที่อินพุต

(ข) สำหรับความต้านทานที่จุดเอาต์พุต

รูปที่ ก.2 วงจรเสมือนสำหรับการวิเคราะห์ค่าความต้านทานที่อินพุตและเอาต์พุตของวงจรสะท้อนกระแสแบบพื้นฐาน

จากวงจรในรูปที่ ก.2(ก) การวิเคราะห์หาค่าความต้านทานที่จุดเข้าของวงจรสามารถทำได้โดยป้อนศักดาทดสอบ  $V_{in}$  ที่จุดเข้าของวงจรโดยไม่พิจารณาผลอันเนื่องมาจากค่าศักดาที่จุดออก จากนั้นพิจารณาหาค่ากระแส  $i_{in}$  ที่ไหลเข้าไปในวงจร โดยใช้กฎของ KCL ที่จุดเข้า ซึ่งจะได้

$$i_{in} = g_{m1}(V_{in}) + g_{ds1} V_{in} \quad (ก.2.1)$$

$$i_{in} = (g_{m1} + g_{ds1}) V_{in} \quad (ก.2.2)$$

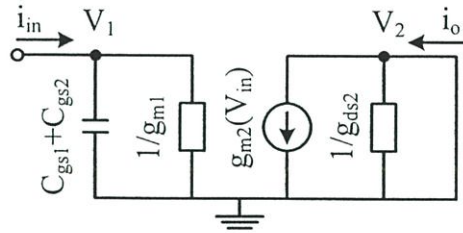
$$\therefore \text{จะได้} \quad r_{in} = \frac{V_{in}}{i_{in}} = \frac{1}{g_{m1}} \sqrt{\left( \frac{L}{2\mu_n C_{ox} W} \right)_{M1}} \frac{1}{i_{in}} \quad \text{เมื่อ } g_{m1} \gg g_{ds1} \quad (ก.2.3)$$

จากวงจรในรูปที่ ก.2(ข) การวิเคราะห์หาค่าความต้านทานที่จุดออกของวงจรสามารถทำได้โดยป้อนศักดาทดสอบ  $V_o$  ที่จุดออกของวงจรโดยไม่พิจารณาผลอันเนื่องมาจากศักดาจุดเข้า ซึ่งจะได้ความสัมพันธ์ดังนี้

$$i_o = g_{ds2} V_o \quad (ก.2.4)$$

$$\therefore \quad r_{out} = \frac{V_o}{i_o} = \frac{1}{g_{ds2}} = \frac{1}{\lambda I_{D2}} \quad (ก.2.5)$$

### ก.3 อัตรายายกระแสสำหรับสัญญาณขนาดเล็ก



รูปที่ ก.3 วงจรเสมือนสำหรับวิเคราะห์ค่าอัตรายายสำหรับสัญญาณขนาดเล็ก

จากวงจรในรูปที่ ก.3 พิจารณาที่จุดต่างๆ โดยใช้กฎของ KCL จะได้ความสัมพันธ์ดังต่อไปนี้

ที่จุด  $V_1$  จะได้

$$i_{in}(s) = (g_{m1} + s(C_{gs1} + C_{gs2}))V_{in}(s) \quad (\text{ก.3.1})$$

ที่จุด  $V_2$  จะได้

$$i_o(s) = g_{m2}V_{in}(s) \quad (\text{ก.3.2})$$

แทนค่าสมการที่ (ก.3.2) ลงในสมการที่ (ก.3.1) จะได้

$$\frac{i_o(s)}{i_{in}(s)} = \frac{g_{m2}}{g_{m1}} \left( \frac{1}{1 + \frac{s(C_{gs1} + C_{gs2})}{g_{m1}}} \right) \quad (\text{ก.3.3})$$



จากรูปจะได้สัมพันธ์ระหว่างกระแส  $I_{D1}$ ,  $I_{D2}$  และ  $I_{in}$  เป็น

$$I_{D1} = I_{D2} - I_{in} \quad (ข.5)$$

หรือ

$$I_{D2} = I_{D1} + I_{in} \quad (ข.6)$$

แทนสมการที่ที่ (ข.5) ใน (ข.4) จะได้

$$2\sqrt{I_{D2}^2 - I_{in}I_{D2}} = 4I_A + I_{in} - 2I_{D2} \quad (ข.7)$$

ยกกำลังสองทั้งสองข้างในสมการที่ที่ (ข.7) จะได้

$$I_{D2} = \frac{16I_A^2 + 8I_A I_{in} + I_{in}^2}{16I_A} \quad (ข.8)$$

หรือจะได้ว่า

$$I_{D2} = \frac{(4I_A + I_{in})^2}{16I_A}, \quad |I_{in}| \leq 4I_A \quad (ข.9)$$

หาค่า  $I_{D1}$  โดยการนำเอาสมการที่ที่ (ข.8) แทนในสมการที่ที่ (ข.5) จะได้

$$I_{D1} = \frac{16I_A^2 - 8I_A I_{in} + I_{in}^2}{16I_A} \quad (ข.10)$$

หรือจะได้ว่า

$$I_{D1} = \frac{(4I_A - I_{in})^2}{16I_A}, \quad |I_{in}| \leq 4I_A \quad (ข.11)$$

เนื่องจากว่า  $M_1$  และ  $M_2$  คือรูปแบบของวงจรสะท้อนกระแสขนาน 1:1 ซึ่งจะทำหน้าที่สะท้อนกระแส  $I_{D2}$  ไปรวมกับ  $I_{D1}$  มีค่าเป็น  $I_{out}$  ดังนี้

$$I_{out} = I_{D1} + I_{D2} \quad (ข.12)$$

แทนค่าสมการที่ (ข.10) และ (ข.11) ใน (ข.12)

$$I_{out} = 2I_A + \frac{I_{in}^2}{8I_A} \quad (ข.13)$$



## ภาคผนวก ค

## ค่าโมเดลพารามิเตอร์ที่ใช้สำหรับวิเคราะห์สัญญาณขนาดเล็กของ มอสทรานซิสเตอร์

.MODEL NMOS LEVEL = 7 VTO = 0.609746 KP = 207.1886E-06 RS = 2.3  
 +IS = 1.0E-15 JS = 705.0E-06 PB = 0.7556 PBSW = 0.68638 CJ = 775.87E-06  
 +CJSW = 344.85E-12 MJ = 0.35297 MJSW = 0.26477 CGSO = 138.0E-12  
 +CGDO = 138.0E-12 CGBO = 345.0E-12 TOX = 10.0E-09 XJ = 235.0E-09 DELTA = 0.01  
 +KF = 367.0E-30 AF = 0.91 U0 = 588.4313

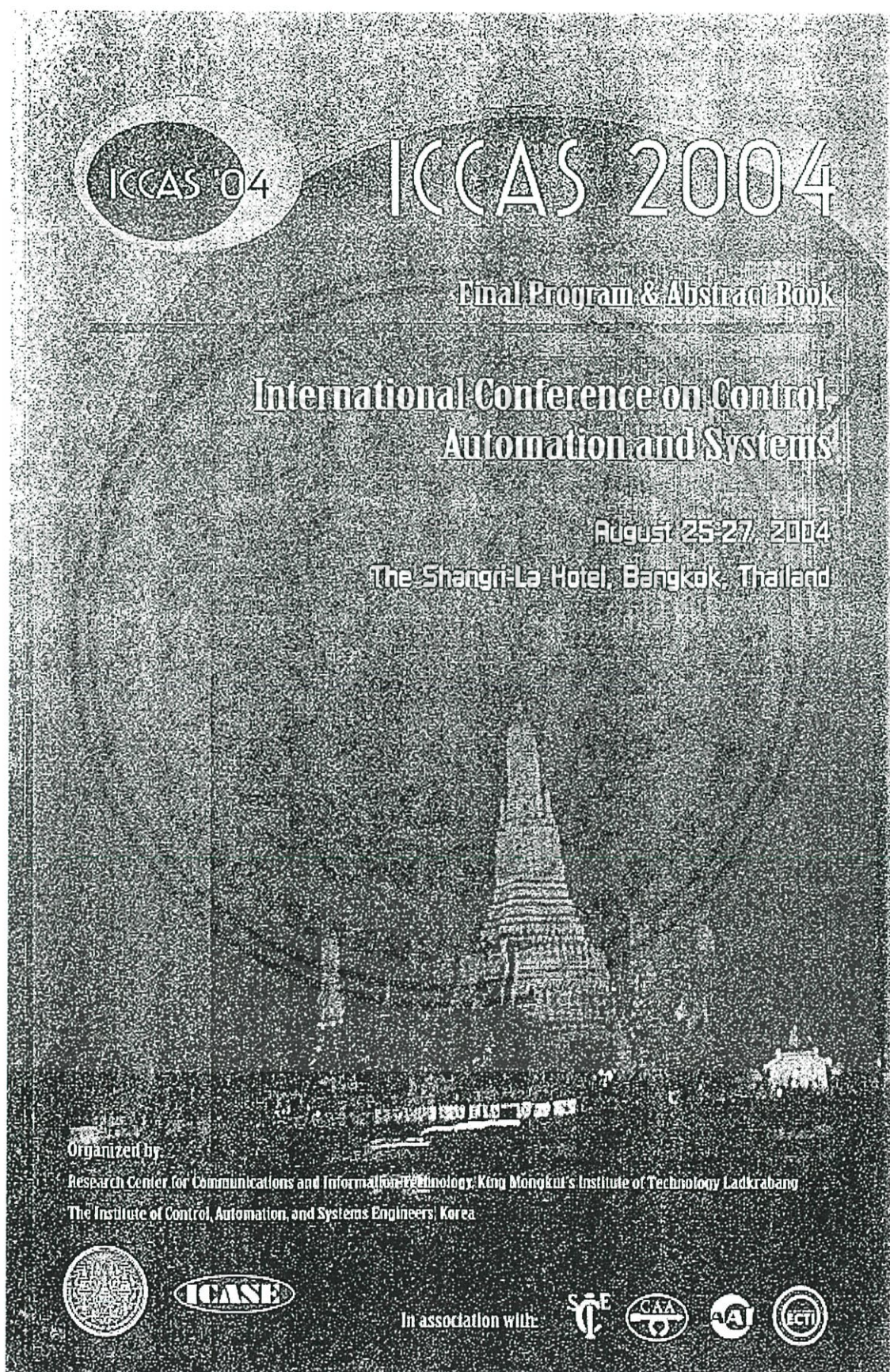
.MODEL PMOS LEVEL = 7 VTO = -0.610347 KP = 207.1886E-06 RSH = 2.1  
 +IS = 1.0E-15 JS = 800.0E-06 PB = 0.78469 PBSW = 0.6935 CJ = 815.77E-06  
 +CJSW = 354.56E-12 MJ = 0.36667 MJSW = 0.27422 CGSO = 138.0E-12  
 +CGDO = 138.0E-12 CGBO = 345.0E-12 TOX = 10.0E-09 XJ = 300.0E-09 DELTA = 0.01  
 +KF = 120.0E-30 AF = 1.1 U0 = 148.6428

ภาคผนวก ง.

## บทความวิจัยเกี่ยวข้องที่ได้รับการตีพิมพ์

- [1] Chonchalerm Suwannapho, Amphawan Chaikla, Thawatchai Kamsri and Vanchai Riewruja “A CMOS-based Electronically Tunable Capacitance Multipliers”, International conference on control, automation and systems., Proceedings of ICCAS 2004, pp. 1561 – 1564.





เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี  
 ไม่ว่ากรรมใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FA02-4	Design and Walking Control of the Humanoid Robot, KHR-2(KAIST Humanoid Robot - 2) <i>Jung-Yup Kim , Ill-Woo Park and Jun-Ho Oh</i>	1539
FA02-5	A decentralized collision avoidance algorithm of two mobile robots using potential fields <i>Dong-Hoon Yang and Suk-Kyo Hong</i>	1544
FA02-6	Unmanned Vehicle System Configuration using All Terrain Vehicle <i>Hee Chang, Moon , Eun Young, Park and Jung Ha, Kim</i>	1550

### FA03: Sensors and Signal Processing II

FA03-1	Noninvasive measuring: Detections of materials and quantities on eddy current testing <i>Koji Obayashi , Muneyoshi Tamura , X. Zhang and T. Aoyama</i>	1555
FA03-2	A CMOS-based Electronically Tunable Capacitance Multipliers <i>Chonchalerm Suwannapho , Amphawan Chaikla , Thawatchai Kamsri and Vanchai Riewruja</i>	1561
FA03-3	Bare Glass Inspection System using Line Scan Camera <i>GyeongHun Baek , SeogBin Cho , SungYoon Jung and KwangRyul Baek</i>	1565
FA03-4	A New Online Calibration Algorithm for Array Antenna using Independent Component Analysis <i>Mikyung Suk , Jonghyun Lee , Joohwan Chun , Jinkyu Park and Yonghwan Kim</i>	1568
FA03-5	Implementation of IIR Notch Filter on FPGA <i>Sukunya Praesombool , Sawitree Klunium , Surapol Sriboonsong , Surapun Yimman and Kobchai Dejhan</i>	1573
FA03-6	Distributed Arithmetic Adaptive Digital Filter Using FPGA <i>Sorawat Chivapreecha , Satianpon Piyamahachot , Anekchai Namcharoenwattanakul , Deow Chaimanee and Kobchai Dejhan</i>	1577

### FA04: Control Theory and Applications V

FA04-1	Robust Sinusoidal Tracking of High Performance Torsional Plants <i>Hossein M. Oloomi</i>	1581
FA04-2	Zero states polynomial-like trajectory (ZSPOT) generation <i>Ki Tak Ahn , Wan Kyun Chung and Youngil Youm</i>	1587
FA04-3	Realization and Canonical Representation of Linear Systems through I/O Maps <i>M. Sami Fadali and Hossein M. Oloomi</i>	1593
FA04-4	Differential Geometric Approach to Sliding Mode Control of Spacecraft Attitude Tracking <i>Yee-Jin Cheon</i>	1599
FA04-5	On linear output feedback for uncertain nonlinear systems <i>Ho-Lim Choi , Min-Sung Koo and Jong-Tae Lim</i>	1604
FA04-6	Optimal Sliding Mode Control of Anti-Lock Braking System <i>H. Ebrahimirad , M. J. Yazdanpanah and R. Kazemi</i>	1608

### FA05: Modeling of Complex Systems I

FA05-1	An Efficient Method for the Mass Unbalance Analysis of a Rotor System Using FFT and Lissajous Diagram <i>Hua Su and Kil To Chong</i>	1612
FA05-2	Development of Linearly Interpolated PRC Regenerating Algorithm to Improve Navigation Solution using Multi-DGPS Reference Stations <i>Kyung Ryooh Oh , Jong Chul Kim and Gi Wook Nam</i>	1618
FA05-3	On the Dynamics of Multi-Dimensional Lotka-Volterra Equations <i>Jun Abe , Taiju Matsuoka and Noboru Kunimatsu</i>	1623
FA05-4	Modeling and an Efficient Combined Control Strategy for Fuel Cell Electric Vehicles <i>Nam-Su Lee , Seong-Yong Shim , Hyun-Sik Ahn , Joo-Yeop Choi , Ick Choy and Do-Hyun Kim</i>	1629

### FA06: Biometrics and Biomedical Engineering Systems III

FA06-1	Application of Vision Sensor to Communication Device for Person with Serious Disability <i>Motohiro Tanaka , Yuki Yamanaka , Shunji Moromugi , Youichi Shimomoto , Yasuhiko Ohgiya and Takakazu Ishimatsu</i>	1634
FA06-2	Development of advanced walking assist system employing stiffness sensor <i>Seok-Hwan Kim , Moromugi Shunji and Takakazu Ishimatsu</i>	1638
FA06-3	A development of the automated system for adjusting the 6 D.O.F circular fixator <i>Sang-Gil Jung , Bum-Seok Park , Hyung-Joon Sim , Jae-Ho Jang , Chang-Soo Han and Jung-Soo Han</i>	1642
FA06-4	Training machine for active rehabilitation/training of elderly people <i>Shunji Moromugi , Tsutomu Koujitani , Seok-Hwan Kim , Nobuo Matsuzaka and Takakazu Ishimatsu</i>	1648

## A CMOS-based Electronically Tunable Capacitance Multipliers

Chonchalerm Suwannapho\*, Amphawan Chaikla\*\*,

Thawatchai Kamsri\* and Vanchai Riewruja\*

\* Department of Control Engineering, Faculty of Engineering

\*\*Department of Instrumentation Engineering, Faculty of Engineering  
King Mongkut's Institute of Technology Ladkrabang, Bangkok, Thailand  
(Tel : +66-2-739-0757; E-mail: vanchai@cs.eng.kmitl.ac.th)

**Abstract:** A CMOS-based Electronically Tunable Capacitance Multipliers, which can be magnified the value of a grounded unit capacitance, is presented in this article. The multiplication factor is varied by the ratio of the bias currents. The proposed circuit is simple, small in size and suitable for implementing in standard CMOS process. PSPICE simulation results demonstrating the characteristics of the proposed circuit are included.

**Keywords:** Capacitance multiplier, voltage follower, current multiplier, low-voltage.

### 1. INTRODUCTION

Some real-time applications such as integrated lock-in amplifiers, sampled-data systems, and capacitive sensor interfaces, they often require the implementation of the high capacitive values for the long time constants [1]-[3]. In a standard CMOS process, the parallel-plate capacitors are implemented by two polysilicon layers. A typical specific capacitive value is about  $1\text{fF}/\mu\text{m}^2$  [4]. This means that a large silicon area of about  $0.1\text{mm}^2$  is necessary to obtain  $100\text{pF}$  in capacitance value.

Nowadays, the complex electronic circuits are being integrated on the same chip. The chip area minimization is the one of the most problems to be solved. Accordingly, they have been much effort to reduce the silicon area for high capacitance values realization using the capacitance multiplication topology [4]-[6].

The classical approach is based on the use of two operational transconductance amplifiers (OTAs), an operational amplifier (op-amp), and a grounded capacitor [5] to realize the capacitance multiplier. The frequency performance achieved by this approach is limited by the narrow bandwidth of the op-amp topology. Moreover, this approach requires the high supply voltage. Alternatively, an approach in literature [4] is realized using the second-generation current conveyor (CCII) and two resistors to obtain the high capacitance gain factors. The limitation of this approach is due to the characteristic of two resistors, which unsuitable for implementing in monolithic integrated circuit form. In addition, the CMOS based approach with simple circuit configuration [6] provides wide dynamic range and very low power dissipation. However, the multiplication factor based on the on-chip tuning technique of this approach is depended on the gain of current mirrors.

The purpose of this paper is to present the electronically tunable capacitance multiplier. The realization method is suitable for fabrication using CMOS technology. The proposed capacitance multiplier comprises the voltage follower and the current multiplier with low voltage operation. The basic performances of the proposed circuit are confirmed by PSPICE analog simulation program.

### 2. CIRCUIT DESCRIPTION

#### 2.1 Voltage follower

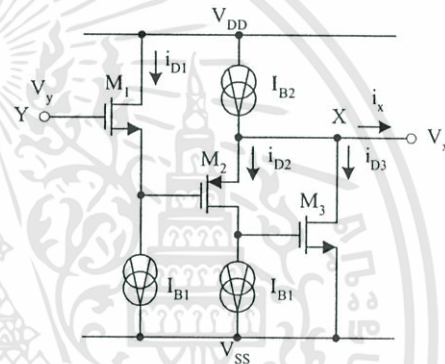


Fig. 1 Voltage follower circuit

Figure 1 shows the voltage follower circuit that the relationship between the voltage at port Y and port X can be written by

$$V_y = V_{GS1} - V_{GS2} + V_x \quad (1)$$

All transistors are operated in their saturation regions. The drain current of transistor operated in saturation region is expressed as

$$i_D = \frac{\mu C_{ox} W}{2L} (V_{GS} - V_T)^2 = K (V_{GS} - V_T)^2 \quad (2)$$

where  $K$ ,  $V_{GS}$  and  $V_T$  are the device transconductance parameter, the gate-to-source voltage and the threshold voltage, respectively.

In the BSIM MOS model of the  $0.5\mu\text{m}$  CMOS process,  $K$  of NMOS ( $K_n$ ) is larger than  $K$  of PMOS ( $K_p$ ) about 3.9. Hence, we design the ratio of channel widths and lengths ( $W/L$ ) of  $M_2$  larger than  $M_1$  about 3.9 and the drain current of  $M_1$  and  $M_2$  are equals that can be written as

$$K_n = 3.9K_p \quad (3)$$

$$i_{D1} = i_{D2} = I_{B1} \quad (4)$$

The gate-to-source voltage of transistors  $M_1$  and  $M_2$  are equal or

$$V_{GS1} = V_{GS2} \quad (5)$$

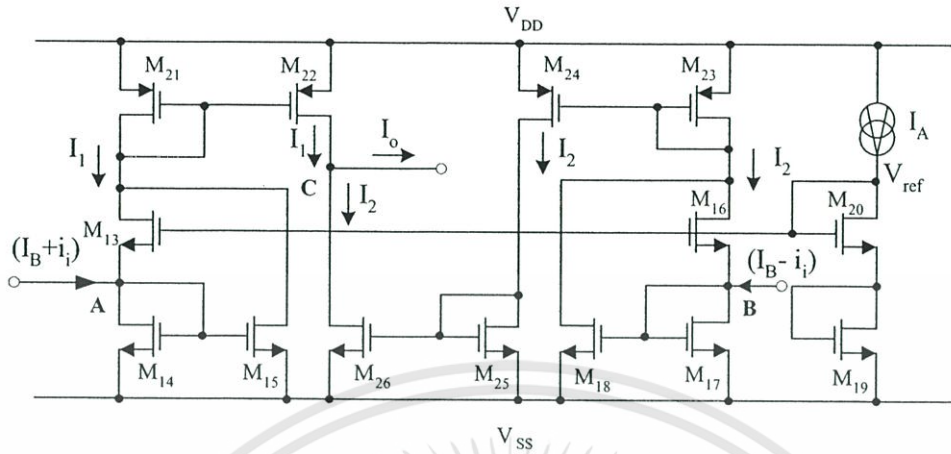


Fig. 2 Current multiplier circuit

Then port X voltage is forced to equal that of port Y,

$$V_x = V_y \quad (6)$$

the transistor  $M_3$  and the current source  $I_{B2}$  form the negative feedback loop to reduce the resistance at port X. The current source  $I_{B2}$  can be written as

$$I_{B2} = I_{B1} + i_x + i_{D3} \quad (7)$$

Hence, The resistance at port X of the circuit in figure 1 that can be expressed as

$$r_x \approx \frac{1}{g_{m2} g_{m3} r_{i1}} \quad (8)$$

## 2.2 Current multiplier

The current multiplier circuit [7] is shown in figure 2. Groups of transistors ( $M_{13}$ ,  $M_{14}$  and  $M_{15}$ ) and ( $M_{16}$ ,  $M_{17}$  and  $M_{18}$ ) function as current-squaring circuits, where port A and B are input ports. Transistors  $M_{19}$ ,  $M_{20}$  and the current source  $I_A$  supplies the bias voltage  $V_{ref}$  to  $M_{13}$  and  $M_{16}$ . Let us assume that all transistors in the circuit are characterized by the square-law model of MOS transistor operating in the saturation region. All the transistors, except  $M_{22}$  and  $M_{24}$ , have the same aspect ratio  $W/L$ . If the differential input currents,  $(I_B + i_i)$  and  $(I_B - i_i)$ , where  $i_i$  is a small signal current, flow into ports A and B, respectively. Currents  $I_1$  and  $I_2$  can be expressed as

$$I_1 = 2I_A + (I_B + i_i)^2 / (8I_A) \quad (9)$$

$$I_2 = 2I_A + (I_B - i_i)^2 / (8I_A) \quad (10)$$

Where, the current  $|I_B| + |i_i| \leq 4I_A$ . to keep all devices in the on state. These currents are multiplied  $n$  times by the current mirrors formed by ( $M_{21}$  and  $M_{22}$ ) and ( $M_{23}$  and  $M_{24}$ ) where  $(W/L)_{M21}(W/L)_{M22} = (W/L)_{M23}(W/L)_{M24} = n$ . Because  $M_{25}$  and  $M_{26}$  function as a unity gain current mirror, from eqns. 9 and 10, the output current can be written as

$$i_o = n(I_1 - I_2) = ki_i = (nI_B/2I_A)i_i \quad (11)$$

where,  $i_o$  flows out at port C. We can see that the small signal

current is amplified by the factor  $k$  and this factor can be varied electronically.

## 2.3 Proposed circuit

The proposed CMOS-based Electronically Tunable Capacitance Multipliers is shown in figure 3. In this circuit, the transistors  $M_5$ ,  $M_6$  and  $M_7$  are the current mirror that reflect the drain current of the transistor  $M_4$  ( $i_{D4}$ ) to port D and E, respectively. The current  $i_i$  is equal to  $i_{D4} - I_{B3}$  that flow in the opposite direction of the current  $i_i$ . The circuit operation can be explained as follow. The input signal voltage  $v_{in}$  is applied and the current  $i_i$  is equal to

$$i_i = v_{in} s C_{ext} \quad (12)$$

The current  $i_i$  is amplified by the current multiplier formed by  $M_{14}$  to  $M_{26}$ . The amplified current  $i_{ext}$  can be written as

$$i_{C_{ext}} = (nI_B/2I_A)i_i = ki_i \quad (13)$$

Thus the relationship of the input voltage  $v_{in}$  and the current  $i_{in} = i_{C_{ext}}$  can be expressed as

$$i_{in} = sk C_{ext} v_{in} \quad (14)$$

or

$$C_{EQ} = k C_{ext} = (nI_B/2I_A) C_{ext} \quad (15)$$

Where  $C_{EQ}$  denotes the equivalent capacitance at input mode.

## 3. SIMULATION RESULTS

The performances of the proposed circuit were studied by using PSPICE analog simulation program. The BSIM MOS model of the  $0.5\mu\text{m}$  CMOS process was used in the circuit simulation. The ratio of channel width and length ( $W/L$ ) of the devices are shown in Table 1. The supply voltage  $V_{DD} = -V_{SS} = 1.5\text{V}$ . The current source  $I_{B1}$ ,  $I_{B2}$  and  $I_{B3}$  are set to  $10\mu\text{A}$ ,  $60\mu\text{A}$  and  $50\mu\text{A}$ , respectively.

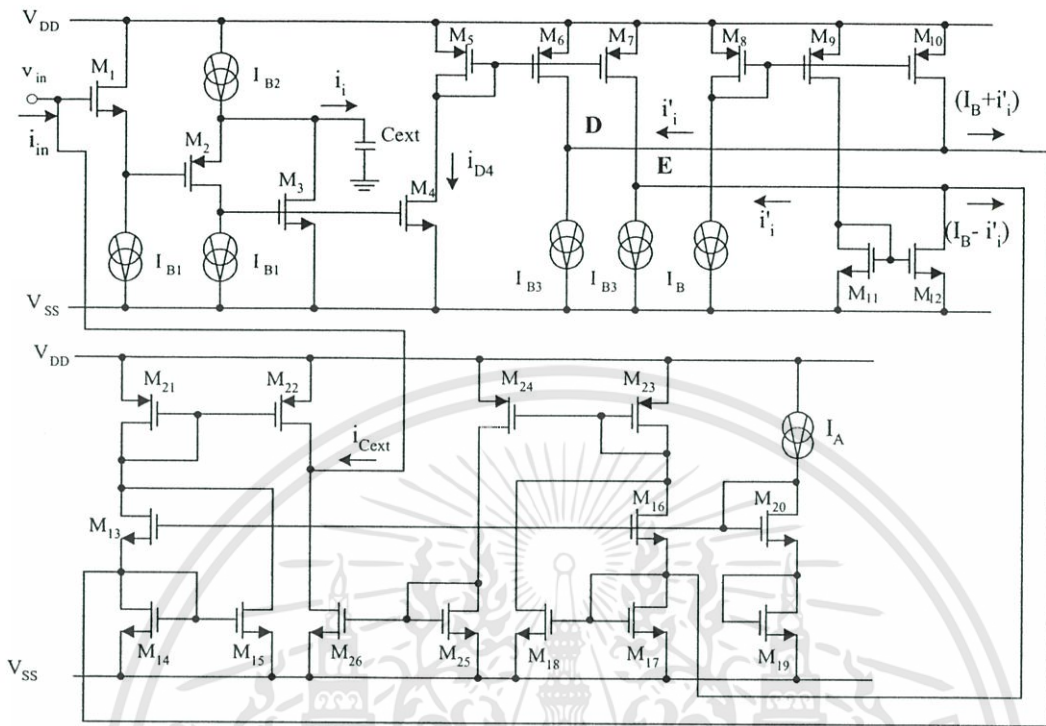


Fig. 3 Proposed circuit

Table 1 The ratio of channel widths and lengths

Device	W/L(μm)
M <sub>1</sub>	8/1
M <sub>2</sub>	31.5/1
M <sub>3</sub> ,M <sub>4</sub>	32/1
M <sub>5</sub> - M <sub>21</sub> , M <sub>23</sub> , M <sub>25</sub> , M <sub>26</sub>	40/1
M <sub>22</sub> , M <sub>24</sub>	n(40/1)

Figure 4 shows the simulated equivalent capacitance. The error from the expected value is shown in figure 5. The bandwidth of about 274MHz is observed as shown in figure 6.

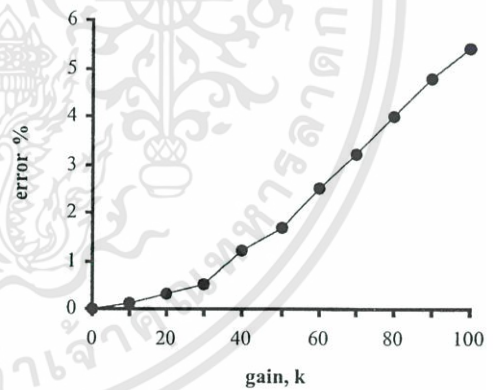


Fig. 5 Percentage error of C<sub>EQ</sub>

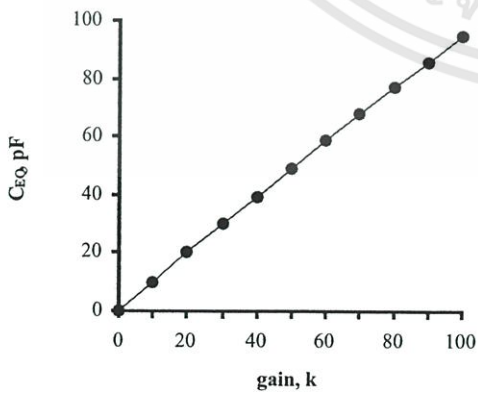


Fig. 4 Variation of the equivalent capacitance C<sub>EQ</sub> with gain k

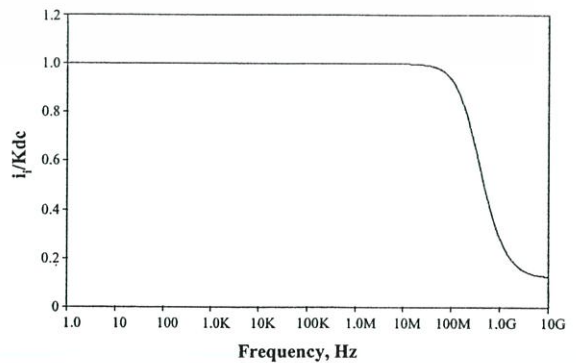


Fig. 6 Frequency response

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4. CONCLUSION

This paper describes electronically tunable capacitance multiplier, which is varied by the ratio of the bias currents. The circuit configuration is simple and small in size. The realization method is suitable for fabrication using standard CMOS process. The transfer characteristic and frequency response of the proposed circuit are included.

#### REFERENCES

- [1] G. Ferri, "An Operational Transconductance Amplifier for Capacitive Sensor Applications", Sensors and Microsystems Proc. Second Italian Conference of Sensors and Microsystems, Roma, Feb. 1997.
- [2] T. Smith, J. Bardyn, B. DeGeeter, O. Nys, "Low power capacitive sensor interfances", Proc. AACD 1997, Baveno, 1-3 April 1997
- [3] P. Wouters, M. De Cooman, R. Puers, "A multipurpose CMOS sensor interface for low power applications", IEEE Journal Solid State Circuits vol. SC-29 n. 8 – Aug. 1994, pp. 952-956
- [4] G. Di Cataldo, G. Ferri, S. Pennisi, "Active Capacitance Multipliers Using Current Conveyors", Circuits and Systems, 1998. ISCAS '98. Proceedings of the 1998 IEEE International Symposium on , Vol. 2 , 31 May-3 Jun. 1998 pp. 343-346
- [5] M. M.T. Ahmed, I.A. Khan and N. Minhaj, "Novel electronically tunable C-multipliers", Electronics letters, vol. 31 no. 1, Jan. 1995, pp. 9 – 11.
- [6] Salvatore Pennisi, "High Accuracy CMOS Capacitance Multiplier", Electronics, Circuits and Systems, 9th International Conference on , Vol. 1 , 15-18 Sep. 2002 pp. 389 – 392.
- [7] W. Surakamponorn and K. Kumwachara, "CMOS-based electronically tunable current conveyor", Electronics letters, Vol. 28 no 14 1992 pp.1316 – 1317.

## ประวัติผู้เขียน

ชื่อ-นามสกุล นายชนม์เฉลิม สุวรรณโพธิ์  
 วัน เดือน ปีเกิด 12 สิงหาคม 2520  
 ที่อยู่ 86/257 ถนนราชพฤกษ์ ตำบลบางพลับ อำเภอปากเกร็ด จังหวัดนนทบุรี 11120

### ประวัติการศึกษา

- 2541 ประกาศนียบัตรวิชาชีพชั้นสูง  
 สถาบันเทคโนโลยีราชมงคล วิทยาเขตขอนแก่น
- 2544 วิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมไฟฟ้า วิชาเฉพาะวิศวกรรมระบบควบคุม  
 มหาวิทยาลัยเทคโนโลยีมหานคร

### ประวัติการทำงาน

- 2544-2547 ตำแหน่งวิศวกร บริษัท Anxir Co., Ltd.
- 2547-2548 ตำแหน่ง วิศวกร บริษัท Nidec Electronics (Thailand) Co., Ltd..
- 2548-2549 ตำแหน่งผู้ช่วยผู้จัดการแผนกคุณภาพ บริษัท Cent Engineering (Thailand) Co., Ltd.
- 2549-ปัจจุบัน ตำแหน่ง วิศวกร บริษัท Benchmark Electronics (Thailand) PCL.