

การออกแบบวงจรคูณสี่อัญจวนชนิด 4 ควอดแดนต์ แบบอนาลอกแรงดันต่ำ

A DESIGN OF LOW VOLTAGE SUPPLY FOUR-QUADRANT
ANALOG MULTIPLIER CIRCUIT



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2545

ISBN 974-824-107-8

การออกแบบวงจรคูณสัญญาณชนิด 4 ควอดแดนต์ แบบอนาล็อกแรงดันต่ำ

A DESIGN OF LOW VOLTAGE SUPPLY FOUR-QUADRANT
ANALOG MULTIPLIER CIRCUIT



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า
บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

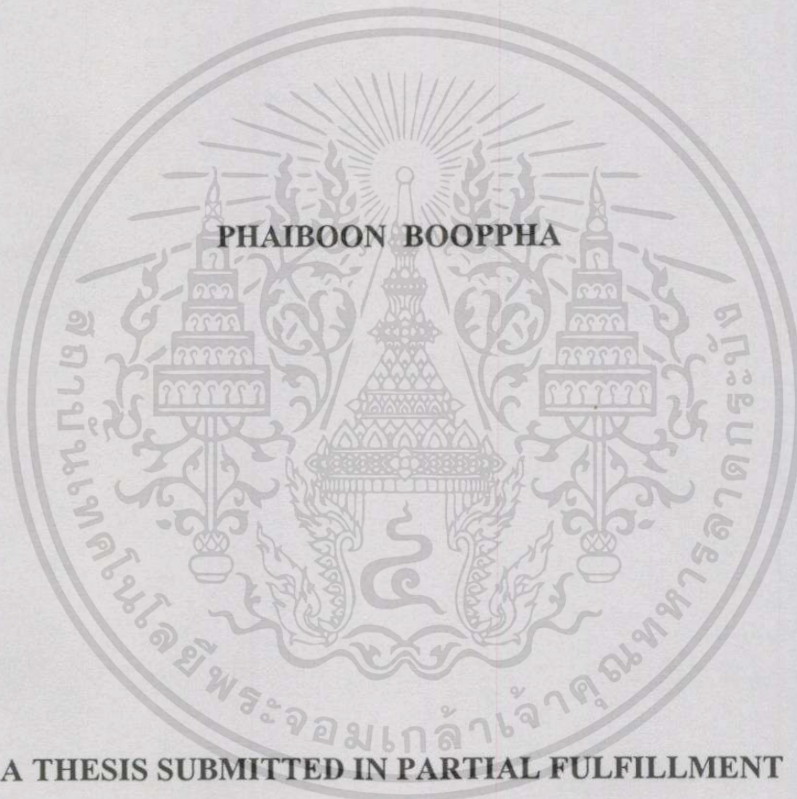
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งาน พ.ศ. 2545 เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ได้รับอนุญาตให้คัดลอกหรือเผยแพร่โดยไม่ได้รับอนุญาตจากสำนักพิมพ์ ISBN 974-324-107-8

หม
ทะเบียน
44957
16 ส.ค. 2546

b.....
i.....

**A DESIGN OF LOW VOLTAGE SUPPLY FOUR-QUADRANT ANALOG
MULTIPLIER CIRCUIT**



PHAIBOON BOOPPHA

A THESIS SUBMITTED IN PARTIAL FULFILLMENT

OF THE REQUIREMENTS FOR THE DEGREE OF

MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADHRABANG

2002

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่อาคารเรียนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ISBN 974-324-107-8
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2002

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
SCHOOL OF GRADUATE STUDIES

ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ การออกแบบวงจรคูณสัญญาณชนิด 4 ควอดแดนต์แบบอนาล็อกแรงดันต่ำ
 A DESIGN OF LOW VOLTAGE SUPPLY FOUR-QUADRANT ANALOG MULTIPLIER CIRCUIT

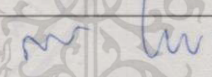

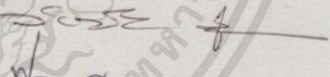


ชื่อนักศึกษา นายไพฑูย์ นุบผา

รหัสประจำตัว 39061017

ปริญญา วิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชา วิศวกรรมไฟฟ้า

อาจารย์ผู้ควบคุมวิทยานิพนธ์ รศ.ดร.กอบชัย เดชหาญ

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
รศ.สมยศ	จุนณะปิยะ	
ดร.พิเชฐ	ม่วงนวล	
รศ.ดร.วันชัย	วีรจจา	
รศ.ดร.พุศกดี	ชีวิวิทย์	
รศ.ดร.กอบชัย	เดชหาญ	

วัน/เดือน/ปี ที่สอบ 15 ตุลาคม 2545 เวลา 14.00-16.00 น.

สถานที่สอบ ณ อาคาร 12 ชั้น ชั้น 4 (ห้อง E12-404)

บัณฑิตวิทยาลัยรับรองแล้ว

 (รศ.ดร.บุญวัฒน์ อัคร)

คณบดีบัณฑิตวิทยาลัย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่ควรนำเอกสารนี้ไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเผยแพร่ และต้องอ้างอิงถึงสถาบันที่ทำการนำไปใช้

วันที่..... 4เดือน..... พฤศจิกายน..... พ.ศ. 2545

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

หัวข้อวิทยานิพนธ์

การออกแบบวงจรรkundสัญญาณชนิด 4 ควอดแดนต์
แบบอนาล็อกแรงดันต่ำ

นักศึกษา

นายไพบุลย์ นุบผา

อาจารย์ผู้ควบคุมวิทยานิพนธ์

รศ.ดร. กอบชัย เดชหาญ

ระดับการศึกษา

วิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชา

วิศวกรรมไฟฟ้า

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.

2545

บทคัดย่อ

เนื้อหาของวิทยานิพนธ์เล่มนี้ นำเสนอการออกแบบวงจรรkundสัญญาณชนิด 4 ควอดแดนต์แบบอนาล็อกที่ใช้แรงดันต่ำลง ซึ่งใช้แหล่งจ่ายไฟที่ระดับแรงดัน 2 โวลต์ และทำงานที่โหมคของกระแสซึ่งทรานซิสเตอร์ทั้งหมดใช้อัตราส่วนความกว้างต่อความยาว (W/L) เท่ากันทั้งหมด จึงทำให้ง่ายต่อการออกแบบตามวัตถุประสงค์ที่กำหนด ผลการทดสอบการทำงานด้วยโปรแกรม PSpice โดยใช้เทคโนโลยี CMOS ที่ 0.8 μm พบว่าผลที่ได้ทั้งหมดเป็นไปตามทฤษฎีทุกประการ จึงทำให้ลดขนาดแรงดันของแหล่งจ่ายได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	A Design of Low Voltage Supply Four-Quadrant Analog Multiplier Circuit
Student	Mr. Phaiboon Booppha
Thesis Advisor	Assoc.Prof.Dr. Kobchai Dejhan
Level of Study	Master of Engineering in Electrical Engineering
Department	Electrical Engineering King Mongkut's Institute of Technology Ladkrabang
Year	2002

ABSTRACT

This paper proposes a design of four-quadrant analog multiplier circuit with low voltage supply. It operates with 2 volts supply and current mode operation. All MOS transistors are the same W/L ratio, it is quite easy to design this proposed circuit. All simulation results have been carried out based on 0.8 μm CMOS technology by using Pspice program simulator. All results confirm the theoretical when compared with the simulation results.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ผู้เขียนขอกราบขอบพระคุณอย่างสูงต่อ คุณพ่อหนูเที่ยง บุปผา และ คุณแม่เส็ง บุปผา ที่ได้ให้กำเนิด เลี้ยงดู และ สนับสนุนด้านการศึกษาด้วยดีตลอดมา อีกทั้งให้สมองเพื่อเรียนรู้การมีชีวิต และการใช้ชีวิตอย่างมีคุณค่า และมีความสุข จนถึงทุกวันนี้ และตลอดไป ขอขอบคุณพี่น้องตระกูล “บุปผา” ทุกท่าน ที่ให้กำลังใจ และ สนับสนุนด้วยดีตลอดมา ทั้งทางตรงและทางอ้อม

ขอขอบพระคุณท่าน รองศาสตราจารย์ ดร.สมภพ สุวรรณพินิจ คณบดี คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเกษมบัณฑิต ซึ่งเป็น “ผู้ให้” กับ ผู้เขียนด้วยดีเสมอมา การพูด การแสดงออก และการกระทำของท่านที่ผู้เขียนสัมผัสได้ เป็นสิ่งที่ผู้เขียนเรียนรู้ จดจำเพื่อเป็นกำลังใจ และแนวทางจนมีวันนี้ได้ และจะนำไปปฏิบัติในโอกาสต่อไป

ลืมไม่ได้ ขอขอบพระคุณท่าน รองศาสตราจารย์ ดร.กอบชัย เดชหาญ อาจารย์ผู้สอน และ อาจารย์ที่ปรึกษา ที่มอบ โอกาสที่ทรงคุณค่าอย่างมากต่ออนาคตของผู้เขียน เป็นผู้แนะนำ อบรม สั่งสอน คัดเตือน ให้กำลังใจ ให้แนวทางต่าง ๆ ในการศึกษาครั้งนี้ ซึ่งผู้เขียนพูดได้อย่างมั่นใจว่าความสำเร็จในการศึกษาครั้งนี้ของผู้เขียน คือผลจากการทำงานหนัก หรือ ความเอาใจใส่ของท่าน จึงใคร่ขอเทิดทูน และ จดจำเพื่อเป็นแนวทางในการปฏิบัติต่อไป

ขอขอบพระคุณท่านผู้บริหาร และ บุคลากร มหาวิทยาลัยเกษมบัณฑิต ที่ให้โอกาส และ สนับสนุน การศึกษาครั้งนี้ในทุก ๆ ด้าน

ขอขอบพระคุณเพื่อนร่วมงาน และ เพื่อนร่วมศึกษา ที่ให้คำแนะนำ และ เป็นกำลังใจด้วยดีเสมอมา

สุดท้ายผู้เขียนใคร่ขออำนาจ คุณพระศรีรัตนตรัย และสิ่งศักดิ์สิทธิ์ ในสากลโลกนี้ จงปกป้องรักษา ให้ทุกท่านที่เกี่ยวข้องมีความสุขยิ่ง ๆ ขึ้นไป กับทุก ๆ เรื่อง

ไพบูลย์ บุปผา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญรูป.....	VII
บทที่ 1 บทนำ.....	1
1.1 บทนำ.....	1
1.2 ที่มาของงานวิจัย.....	2
1.3 วัตถุประสงค์งานวิจัย.....	2
1.4 รายละเอียดในวิทยานิพนธ์.....	2
1.5 สรุป.....	3
บทที่ 2 ทฤษฎีการทำงานของมอสทรานซิสเตอร์.....	4
2.1 บทนำ.....	4
2.2 โครงสร้างและการทำงานของมอสทรานซิสเตอร์.....	4
2.3 สัญลักษณ์ของมอสทรานซิสเตอร์.....	6
2.4 คุณสมบัติการทำงานของมอสทรานซิสเตอร์.....	8
2.5 แบบจำลองของมอสทรานซิสเตอร์.....	10
2.6 ผลของอุณหภูมิในมอสทรานซิสเตอร์.....	11
2.7 การวิเคราะห์มอสทรานซิสเตอร์.....	13
2.7.1 การวิเคราะห์หาค่าคาปาซิแตนซ์แฝงในมอสทรานซิสเตอร์.....	13
2.7.2 การวิเคราะห์สัญญาณขนาดเล็ก.....	15
2.7.3 วิเคราะห์หาค่าความถี่คutoffของทรานซิสเตอร์.....	16
2.8 สรุป.....	17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
บทที่ 3 หลักการของวงจรมอดสัญญาณ.....	18
3.1 บทนำ.....	18
3.2 วงจรมอดสัญญาณที่ใช้พื้นฐานจากวงจรถิฟเฟอร์เนี่ยล.....	29
3.3 วงจรสะท้อนกระแส.....	26
3.3.1 วงจรสะท้อนกระแสแบบพื้นฐาน.....	26
3.3.2 วงจรสะท้อนกระแสแบบคาคโคค.....	27
3.3.3 วงจรสะท้อนกระแสแบบ Wilson.....	28
3.4 วงจรมอดแบบพื้นฐาน.....	29
3.5 วงจรคัตออฟสัญญาณอย่างง่าย.....	32
3.6 วงจรคัตออฟสัญญาณแบบที่สอง.....	32
3.5 สรุป.....	34
บทที่ 4 วงจรมอดสัญญาณ โหมดกระแสใช้แหล่งจ่ายแรงดันต่ำ.....	35
4.1 บทนำ.....	35
4.2 วงจรมอดสัญญาณ โหมดกระแสใช้แหล่งจ่ายแรงดันต่ำแบบที่หนึ่ง.....	37
4.3 การจำลองและผลการจำลองการทำงานวงจรมอดสัญญาณ โหมดกระแส ใช้แหล่งจ่ายแรงดันต่ำแบบที่หนึ่ง.....	37
4.3.1 การจำลองวัดช่วงปฏิบัติการทางอินพุทของวงจร.....	38
4.3.2 การวิเคราะห์การตอบสนองความถี่.....	40
4.4 วงจรมอดสัญญาณ โหมดกระแสใช้แหล่งจ่ายแรงดันต่ำแบบที่สอง.....	41
4.5 การจำลองและผลการจำลองการทำงานวงจรมอดสัญญาณ โหมดกระแส ใช้แหล่งจ่ายแรงดันต่ำแบบที่สอง.....	43
4.5.1 การจำลองวัดช่วงปฏิบัติการทางอินพุทของวงจร.....	44
4.5.2 การวิเคราะห์การตอบสนองความถี่.....	45
4.6 การจำลองวัดค่าความเป็นเชิงเส้นของวงจร.....	46
4.7 สรุป.....	47

สารบัญ (ต่อ)

	หน้า
บทที่ 5 การประยุกต์ใช้งาน.....	48
5.1 บทนำ.....	48
5.2 วงจรบาลานซ์มอดูเลเตอร์.....	48
5.2.1 การจำลองการทำงาน.....	50
5.2.2 ผลการจำลองการทำงาน.....	51
5.3 วงจรทวีความถี่.....	52
5.3.1 การจำลองการทำงาน.....	52
5.3.2 ผลการจำลองการทำงาน.....	54
5.4 สรุป.....	55
บทที่ 6 สรุปและข้อเสนอแนะ.....	56
6.1 บทนำ.....	56
6.2 ข้อเสนอแนะ.....	57
บรรณานุกรม.....	58
ภาคผนวก.....	60
ภาคผนวก ก. ค่าพารามิเตอร์ของซีมอสขนาด 0.8 ไมครอน ของ MOSIS ที่ใช้ในการ จำลองการทำงานของวงจรด้วยโปรแกรม PSpice.....	61
ภาคผนวก ข. ผลงานที่ได้รับการตีพิมพ์ระหว่างศึกษา.....	62
ประวัติผู้เขียน.....	67

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
2.1 แสดงโครงสร้างของ NMOS.....	4
2.2 แสดงโครงสร้างของ PMOS.....	5
2.3 แสดงการไบอัสแรงดัน.....	5
(ก) NMOS.....	5
(ข) PMOS.....	6
2.4 แสดงสัญลักษณ์แบบต่าง ๆ ของมอสทรานซิสเตอร์.....	7
2.5 กราฟแสดงคุณสมบัติของมอสทรานซิสเตอร์.....	9
2.6 กราฟแสดงความสัมพันธ์ระหว่าง I_D แรงดัน V_{GS} (ก) พีเชลแนลมอสทรานซิสเตอร์ (ข) เอ็นแชลแนลมอสทรานซิสเตอร์.....	9
2.7 กราฟแสดงความสัมพันธ์ระหว่าง $\sqrt{I_D}$ กับ V_{GS} ของมอสทรานซิสเตอร์ที่มีค่าของ V_T มากกว่าศูนย์และไบอัสให้ $V_{SB} = 0, V_{DS} = V_{GS}$ เมื่อมีการเปลี่ยนแปลงของ ของอุณหภูมิเกิดขึ้น.....	12
2.8 แสดงคาปาซิแตนซ์ในมอสทรานซิสเตอร์.....	13
2.9 แสดงวงจรสมมูลย์ของการวิเคราะห์สัญญาณขนาดเล็กสำหรับมอสทรานซิสเตอร์.....	15
3.1 แสดงกราฟการคูณระหว่างตัวแปร V_α และ V_β	20
3.2 แสดงคู่มือเฟอเรนเซียล.....	21
3.3 แสดงภาควงจรดิฟเฟอเรนเชียลที่ถูกนำมาคาดเคลื่อน.....	21
3.4 แสดงวงจรชดเชย.....	22
3.5 แสดงวงจรคูณสองควอดแรนท์.....	24
3.6 แสดงการต่อวงจรคูณสองควอดแรนท์แบบคาดโคด.....	25
3.7 แสดงการต่อวงจรคูณสี่ควอดแรนท์โดยใช้วงจรคูณสองควอดแรนท์.....	26
3.8 แสดงวงจรสะท้อนกระแสแบบพื้นฐาน.....	27
3.9 แสดงวงจรสะท้อนกระแสแบบคาดโคด.....	28
3.10 แสดงวงจรสะท้อนกระแสแบบ Wilson.....	28
3.11 แสดงวงจรคูณแบบพื้นฐาน.....	29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.12 แสดงวงจรคัตลอคสัญญาณอย่างง่าย.....	32
3.13 แสดงวงจรคัตลอคสัญญาณแบบที่สอง.....	33
4.1 แสดงวงจรคุณสัญญาณโหมคกระแส้ใช้แหล่งจ่ายแรงดันต่ำแบบที่หนึ่ง.....	36
4.2 แสดงผลการจำลองทางดีซีของวงจรเมื่อ I_X แปรค่าจาก $-5\mu A$ ถึง $+5\mu A$ และ I_Y แปรค่าจาก $-5\mu A$ ถึง $+5\mu A$ โดยลดลงทีละ $2.5\mu A$	38
4.3 แสดงผลการจำลองทางดีซีของวงจรเมื่อ I_Y แปรค่าจาก $-5\mu A$ ถึง $+5\mu A$ และ I_X แปรค่าจาก $-5\mu A$ ถึง $+5\mu A$ โดยเพิ่มขึ้นทีละ $2.5\mu A$	39
4.4 แสดงผลการตอบสนองความถี่ของวงจรเมื่อ $I_X = 5\mu A \sin \omega t$ และ $I_X = 5\mu A_{DC}$	40
4.5 แสดงผลการตอบสนองความถี่ของวงจรเมื่อ $I_X = 5\mu A_{DC}$ และ $I_Y = 5\mu A \sin \omega t$	41
4.6 แสดงวงจรคุณสัญญาณโหมคกระแส้ใช้แหล่งจ่ายแรงดันต่ำแบบที่สอง.....	42
4.7 แสดงผลการจำลองทางดีซีของวงจรเมื่อ I_X แปรค่าจาก $-5\mu A$ ถึง $+5\mu A$ และ I_Y แปรค่าจาก $-5\mu A$ ถึง $+5\mu A$ โดยลดลงทีละ $2.5\mu A$	43
4.8 แสดงผลการจำลองทางดีซีของวงจรเมื่อ I_Y แปรค่าจาก $-5\mu A$ ถึง $+5\mu A$ และ I_X แปรค่าจาก $-5\mu A$ ถึง $+5\mu A$ โดยเพิ่มขึ้นทีละ $2.5\mu A$	44
4.9 แสดงผลการตอบสนองความถี่ของวงจรเมื่อ $I_X = 5\mu A \sin \omega t$ และ $I_X = 5\mu A_{DC}$	45
4.10 แสดงผลการตอบสนองความถี่ของวงจรเมื่อ $I_X = 5\mu A_{DC}$ และ $I_Y = 5\mu A \sin \omega t$	45
4.11 แสดงค่าเปอร์เซ็นต์ THD ต่อขนาดของกระแสอินพุทวงจรถูกสัญญาณแบบที่หนึ่ง.....	46
4.12 แสดงค่าเปอร์เซ็นต์ THD ต่อขนาดของกระแสอินพุทวงจรถูกสัญญาณแบบที่สอง.....	47
5.1 แสดงบล็อกวงจรบาลานซ์มอดูเลเตอร์ที่สร้างจากวงจรถูกสัญญาณ	44
5.2 แสดงสัญญาณที่จุดต่าง ๆ ของวงจรถูกสัญญาณ.....	45
(ก) สัญญาณอินพุท I_X ความถี่ 1 kHz ขนาด $5\mu A_{pp}$	45
(ข) สัญญาณอินพุท I_Y ความถี่ 10 kHz ขนาด $5\mu A_{pp}$	45
(ค) สัญญาณเอาพุท V_o ขนาด 10 mV_{pp}	46
5.3 แสดงบล็อกวงจรทวีความถี่ที่สร้างจากวงจรถูกสัญญาณ.....	47
5.5 แสดงสัญญาณของวงจรถูกทวีความถี่ (ก) อินพุท (ข) เอาพุท.....	48

บทที่ 1

บทนำ

1.1 บทนำ

การออกแบบวงจรทางอิเล็กทรอนิกส์ มีการวิจัยและพัฒนาก้าวหน้าไปอย่างรวดเร็วมาก เริ่มจากการนำอุปกรณ์สารกึ่งตัวนำที่เป็นแบบแอกทีฟและแบบพาสซีฟมาต่อกันแบบคีสกรีทตามวงจรที่ออกแบบ แต่ในปัจจุบันความเจริญก้าวหน้าทางด้านเทคโนโลยีสารกึ่งตัวนำมีความก้าวหน้าไปมากสามารถนำวงจรอิเล็กทรอนิกส์ที่ออกแบบในลักษณะคีสกรีทไปสร้างเป็นวงจรรวมหรือ IC (Integrated Circuit) โดยเทคโนโลยีการสร้างวงจรรวมได้ ซึ่งโดยทั่วไปสามารถสร้างได้จาก เทคโนโลยีของไบโพลาร์ (Bipolar Technology) เทคโนโลยีของซีมอส (CMOS Technology) และเทคโนโลยีของไบซีมอส (BiCMOS) ซึ่งเทคโนโลยีต่าง ๆ จะสามารถสร้างอุปกรณ์ (Device) ได้แตกต่างกันออกไปเช่นเทคโนโลยีของไบโพลาร์ก็จะสามารถสร้างไบโพลาร์ทรานซิสเตอร์เป็นอุปกรณ์บล็อกพื้นฐาน เทคโนโลยีซีมอสก็จะสามารถสร้างมอสทรานซิสเตอร์เป็นบล็อกพื้นฐาน ส่วนเทคโนโลยีไบซีมอสก็จะสามารถสร้างได้ทั้งไบโพลาร์ทรานซิสเตอร์และมอสทรานซิสเตอร์ได้ในเทคโนโลยีเดียวกัน จากเทคโนโลยีทั้งสามแบบเทคโนโลยีซีมอสมีความน่าสนใจมากที่สุดเพราะมีความเหมาะสมในหลาย ๆ ด้านเช่น เป็นเทคโนโลยีที่มีราคาถูกลงกว่าเทคโนโลยีไบซีมอส ลดการใช้พื้นที่ในการสร้างชิป (Chip) ได้ง่ายกว่าเทคโนโลยีไบโพลาร์รวมถึงข้อที่น่าสนใจอื่น ๆ อีก เช่น ความต้านทานอินพุตสูง (High Input Impedance) อัตราการสูญเสียกำลังงานต่ำมาก เป็นต้น โดยนำมาออกแบบเป็นวงจรรวมสัญญาณแบบอนาล็อกซึ่งวงจรรวมสัญญาณนี้คือวงจรที่มีมีการนำไปประยุกต์ใช้งานในการประมวลผลสัญญาณได้มากมาย เช่น วงจรเร็คติไฟล์ วงจรรวมสัญญาณ วงจรการมอดูเลท วงจรดีมอดูเลท และวงจรทวีความถี่ เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 ที่มาของงานวิจัย

จากความสำคัญของวงจรรวมสัญญาณและข้อดีเทคโนโลยีซีมอสจึงได้เสนอหัวข้อวิทยานิพนธ์การออกแบบวงจรรวมสัญญาณชนิด 4 ควอดแดนท์แบบอนาล็อกโดยใช้ซีมอส ซึ่งออกแบบโดยใช้เทคโนโลยีซีมอส 0.8 μm Level 3 ของ MOSIS โดยการออกแบบจะเสนองวงจรที่ใช้แหล่งจ่ายแรงดันต่ำเพื่อลดการใช้กำลังงานลงเพื่อเป็นแนวทางในการนำวงจรมีไปประยุกต์ใช้กับอุปกรณ์และเครื่องมือต่าง ๆ โดยคงยังมีประสิทธิภาพการทำงานที่เชื่อถือได้

1.3 วัตถุประสงค์ของงานวิจัย

จุดมุ่งหมายของของงานวิจัยที่นำเสนอนี้คือต้องการออกแบบ วงจรรวมสัญญาณชนิด 4 ควอดแดนท์แบบอนาล็อกแรงดันต่ำได้นำเสนอวิธีการทำให้แรงดันต่ำลง โดยใช้ในวงจรรวมสัญญาณซึ่งเป็นการออกแบบวงจรรวมโดยใช้เทคโนโลยีของซีมอสที่มีความง่ายไม่ซับซ้อนและใช้อุปกรณ์น้อยที่สุดโดยการออกแบบจะใช้เทคโนโลยีซีมอสซึ่งเป็นเทคโนโลยีที่มีราคาไม่แพงและเป็นที่ยอมรับนำมาใช้ออกแบบและวงจรมีขนาดเล็กใช้พื้นที่น้อย โดยจะทำการศึกษาวิเคราะห์ประสิทธิภาพของวงจรรวมโดยใช้โปรแกรม PSpice ในการจำลองการทำงานของวงจรรวมเพื่อยืนยันคุณภาพของวงจรมีที่นำเสนอในวิทยานิพนธ์นี้

1.4 รายละเอียดในวิทยานิพนธ์

ในวิทยานิพนธ์นี้แบ่งเนื้อหาออกเป็น 6 บท โดยบทที่ 1 เป็นบทนำโดยจะกล่าวถึงที่มาและวัตถุประสงค์ของงานวิจัยส่วนบทต่อมามีเนื้อหาดังนี้

บทที่ 2 จะกล่าวถึงทฤษฎีการทำงานของมอสทรานซิสเตอร์ ชนิดของมอสทรานซิสเตอร์ และการไบอัสมอสทรานซิสเตอร์

บทที่ 3 จะกล่าวถึงหลักการของวงจรรวมสัญญาณ วงจรสะท้อนกระแส วงจรคัดลอกกระแส ซึ่งวงจรรวมต่าง ๆ เหล่านี้คือวงจรรวมที่ใช้เป็นพื้นฐานในการออกแบบวงจรรวมสัญญาณในวิทยานิพนธ์นี้

บทที่ 4 จะกล่าวถึงวงจรรวมสัญญาณแบบ 4 ควอดแดนท์ ที่นำเสนอ การจำลองและผลการจำลองการทำงาน โดยการจำลองได้ใช้โปรแกรม PSpice เพื่อวิเคราะห์หาค่าคุณสมบัติของวงจรรวม สมบัติช่วงปฏิบัติการทางอินพุต การตอบสนองความถี่ และความเป็นเชิงเส้นของวงจรรวมเป็นต้น

บทที่ 5 จะกล่าวถึงการนำไปประยุกต์ใช้งานเป็นวงจรรวมที่มีความถี่และวงจรรวมบาลานซ์มอดูเลเตอร์

บทที่ 6 จะเป็นบทสรุปและข้อเสนอแนะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.5 สรุป

ในบทนี้จะกล่าวถึงที่มาและวัตถุประสงค์ของงานวิจัยและรายละเอียดในวิทยานิพนธ์ ซึ่งจะประกอบด้วยเนื้อหาที่สำคัญคือหลักการและการออกแบบวงจรคูณสัญญาณแบบ 4 ควอดแดนต์ ที่นำเสนอในวิทยานิพนธ์นี้ การจำลองและผลการจำลองการทำงานวงจร และการประยุกต์ใช้งานเป็นวงจรผสมสัญญาณ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

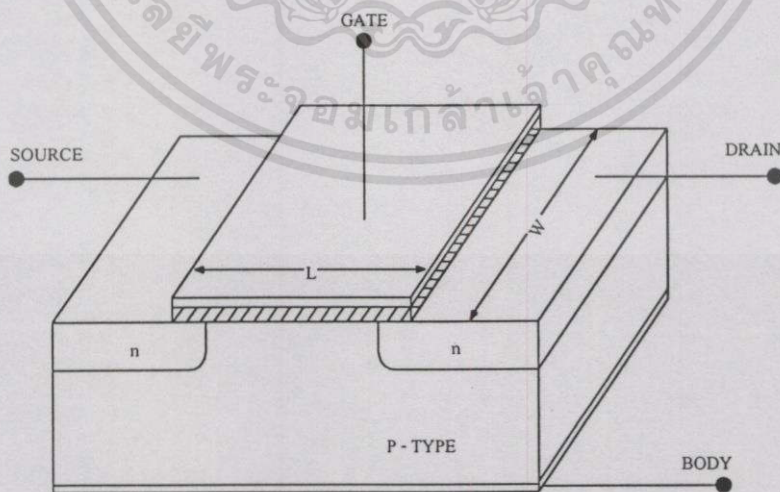
ทฤษฎีการทำงานของมอสทรานซิสเตอร์

2.1 บทนำ

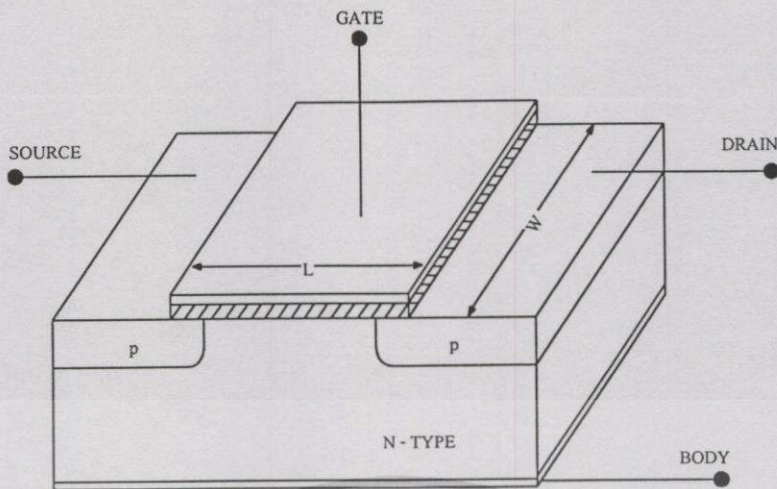
มอสทรานซิสเตอร์คือบล็อกพื้นฐานที่สร้างขึ้นได้จากเทคโนโลยีซีมอส โดยการทำงานจะอาศัยการทำงานของพาหะข้างมาก (Majority Carrier) ชนิดใดชนิดหนึ่ง จึงเรียกได้ว่าเป็นอุปกรณ์ Unipolar โดยที่กระแสเข้าพุทของมอสทรานซิสเตอร์ถูกควบคุมด้วยสนามไฟฟ้า (Electric field) โดยปัจจุบันนิยมกันมากและได้เข้ามาแทนไบโพลาร์ทรานซิสเตอร์ เนื่องจากโครงสร้างง่ายมีขั้นตอนการผลิตน้อย มีขนาดเล็กได้ปริมาณการผลิตต่อชิปหนึ่งชิปมาก มีความต้านทานอินพุตสูง การสูญเสียก็ยังคงต่ำ สัญญาณรบกวนต่ำ เป็นต้น ส่วนข้อดีก็มีอยู่บ้าง เช่น ทำงานที่ค่าแรงต่ำ รักษาระยะต่ำ

2.2 โครงสร้างและการทำงานของมอสทรานซิสเตอร์

มอสทรานซิสเตอร์แบ่งชนิดตามการทำงานได้ 2 ชนิด คือ เอ็นฮานซ์เมนต์มอสทรานซิสเตอร์ (Enhancement MOS transistor) และดีพลีชันมอสทรานซิสเตอร์ (Depletion MOS transistor) ซึ่งแต่ละชนิดนี้สามารถแบ่งออกได้อีก 2 ชนิดคือ P-Channel หรือเรียกว่า PMOS และ N-Channel หรือเรียกว่า NMOS โดยโครงสร้างของ NMOS ได้แสดงไว้ในรูปที่ 2.1 ส่วนโครงสร้างของ PMOS ได้แสดงไว้ในรูปที่ 2.2

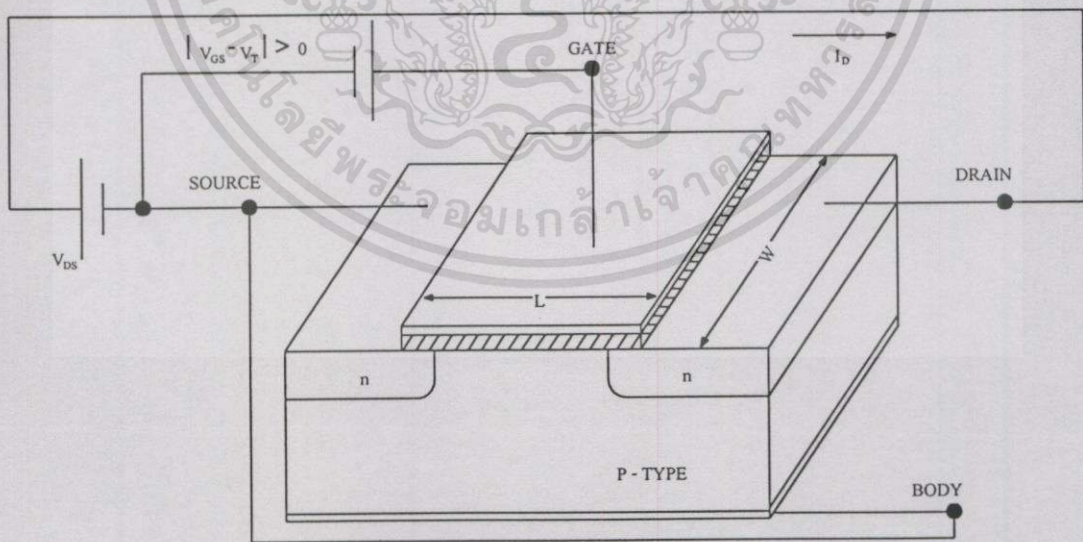


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 2.1 แสดงโครงสร้างของ NMOS



รูปที่ 2.2 แสดงโครงสร้างของ PMOS

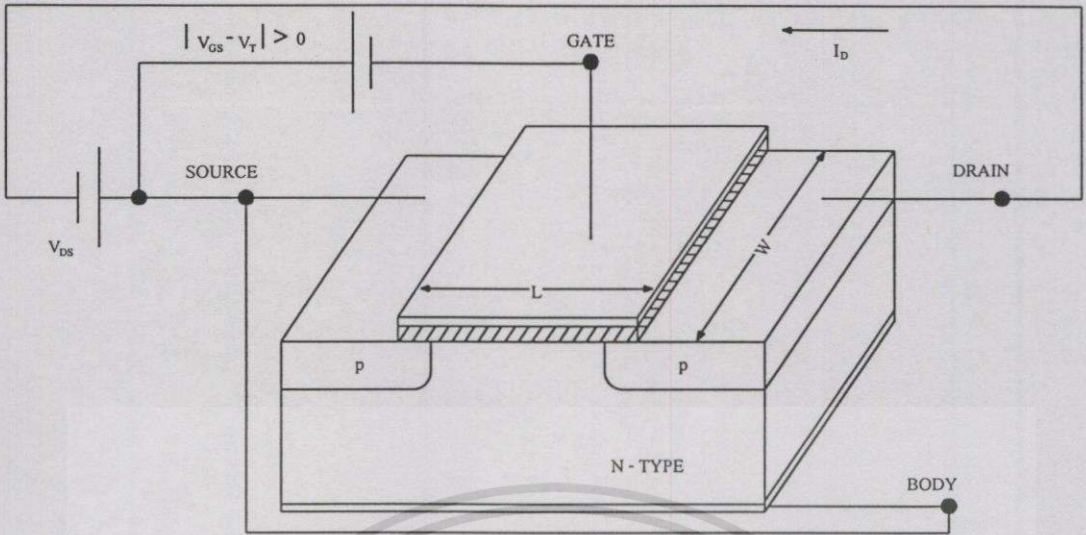
PMOS ประกอบด้วยส่วนฐานของที่เป็นสารกึ่งตัวนำชนิด พี (P-Type) ซึ่งมีสารกึ่งตัวนำชนิด เอ็น 2 จุด ถูกแพร่ลงบนฐานรอง สารกึ่งตัวนำชนิดเอ็นนี้ถูกเรียกว่า ซอร์ส (Source) และเดรน (Drain) บนผิวหน้าระหว่าง ซอร์สกับเดรนจะมีแผ่นฟิล์มบาง ๆ ของซิลิกอน ไดออกไซด์ (SiO_2) ส่วนบนของซิลิกอน ไดออกไซด์จะมี โพลีซิลิกอนทำเป็นขาคัท (Gate) ถ้าส่วนของฐานรอง ทำด้วย สารกึ่งตัวนำชนิด เอ็น (N-Type) และสารกึ่งตัวนำชนิดพีถูกแพร่ลงบนฐานรองเป็นส่วนของซอร์สและเดรน โครงสร้างชนิดนี้จะเรียกว่า PMOS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ (ก)

รูปที่ 2.3 แสดงการไบอัสแรงดัน (ก) NMOS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 (ต่อ) แสดงการไบอัสแรงดันของ (ข) PMOS

รูปที่ 2.3(ก) แสดงการไบอัสของ NMOS ขณะที่ให้แรงดัน $|V_{GS} - V_T| > 0$ ทำให้เกิดการเหนี่ยวนำอิเล็กตรอนซึ่งเป็นพาหะส่วนน้อยในฐานรองชนิดพี (P-Type Substrate) เกิดเป็นแชนแนลขึ้นเมื่อให้ไบอัสที่ขั้วเกรนเป็นบวกเทียบกับซอร์ส กระแสอิเล็กตรอนซึ่งเป็นพาหะส่วนมากของซอร์สจะไหลไปยังเกรน เกิดเป็นกระแสเกรน ส่วนในรูปที่ 3(ข) แสดงการไบอัสของ PMOS ซึ่งจะแตกต่างกับ NMOS ที่ขั้วของแรงดันไบอัส และทิศทางการไหลของกระแสเกรนอันเกิดจากการเคลื่อนที่ของโฮลซึ่งเป็นส่วนมากของซอร์สไหลไปยังเกรน

2.3 สัญลักษณ์ของมอสทรานซิสเตอร์

สัญลักษณ์ของมอสทรานซิสเตอร์สามารถบอกให้ทราบได้ว่าเป็นมอสทรานซิสเตอร์ชนิด N-channel หรือ P-Channel โดยดูที่หัวลูกศรที่ขาซอร์ส ถ้าหัวลูกศรหันเข้าหาขาเกตแสดงว่าเป็น PMOS ถ้าหัวลูกศรหันออกแสดงว่าเป็น NMOS หรือดูที่ทิศทางของหัวลูกศรที่ขาฐานรอง ถ้าหัวลูกศรหันเข้าหาขาเกตแสดงว่าเป็น NMOS ถ้าหัวลูกศรหันออกแสดงว่าเป็น PMOS หรือดูที่บนส่วนของเกต ถ้ามีวงกลมเล็ก ๆ กั้นอยู่แสดงว่าเป็น PMOS และถ้าไม่มีแสดงว่าเป็น NMOS สัญลักษณ์ของมอสทรานซิสเตอร์ยังสามารถบอกได้อีกว่ามอสทรานซิสเตอร์ชนิดเอ็นฮานเม้นท์มอสทรานซิสเตอร์หรือดีฟิชั่นมอสทรานซิสเตอร์อีกด้วย ดังแสดงในรูปที่ 2.4

2.4 คุณสมบัติการทำงานของมอสทรานซิสเตอร์

การทำงานของมอสทรานซิสเตอร์เป็นลักษณะใช้ศักดาไฟฟ้าควบคุมปริมาณของกระแส สมการของมอสทรานซิสเตอร์สามารถแสดงคุณสมบัติได้ดังแสดงในสมการที่ 2.1

$$I_D = \frac{KW}{L} \left((V_{GS} - V_T) - \frac{V_{DS}}{2} \right) V_{DS} \quad \text{เมื่อ } V_{GS} \geq V_T \quad (2.1)$$

โดยที่ K' คือค่าทรานส์คอนดักแตนซ์ (Transconductance) มีค่าเท่ากับ $\mu_0 C_{ox}$

μ_0 = ค่าความคล่องของโฮลหรืออิเล็กตรอน

C_{ox} = ค่าความจุต่อพื้นที่ของเกตอ็อกไซด์
(Capacitance Per Unit Area Of The Gate Oxide)

W = ความกว้างของแชนแนล (Channel Width)

L = ความยาวของแชนแนล (Channel Length)

V_{GS} = ความต่างศักย์ระหว่างเกตกับซอร์ส

V_T = แรงดันขีดเริ่ม (Threshold Voltage)

V_{DS} = ความต่างศักย์ระหว่างเดรนกับซอร์ส

I_D = กระแสเดรน

สำหรับการออกแบบวงจรในวิทยานิพนธ์นี้ จะใช้มอสทรานซิสเตอร์ชนิด N-Channel ในการออกแบบซึ่งมีการทำงานแบ่งเป็น 3 ช่วง โดยแต่ละช่วงการทำงานจะขึ้นอยู่กับค่า $(V_{GS} - V_T)$ และค่า V_{DS} สำหรับ NMOS ถ้า $(V_{GS} - V_T)$ เป็นศูนย์หรือเป็นค่าลบ มอสทรานซิสเตอร์จะอยู่ในช่วงไม่นำกระแส (Cut-off)

$$I_D = 0 \quad \text{เมื่อ } (V_{GS} - V_T) \leq 0 \quad (2.1)$$

ในช่วงไม่นำกระแสนี้ ชื่อนำกระแสจะทำตัวเหมือนวงจรเปิด (Open Circuit) ถ้า $(V_{GS} - V_T) > 0$ และ $0 < (V_{DS}) < (V_{GS} - V_T)$ แล้วมอสทรานซิสเตอร์จะอยู่ในช่วงของการนำกระแสที่ไม่อิ่มตัว (Non-Saturation) ดังนั้นความสัมพันธ์ระหว่างกระแส I_D กับแรงดัน V_{DS} จะแสดงได้ดังสมการที่

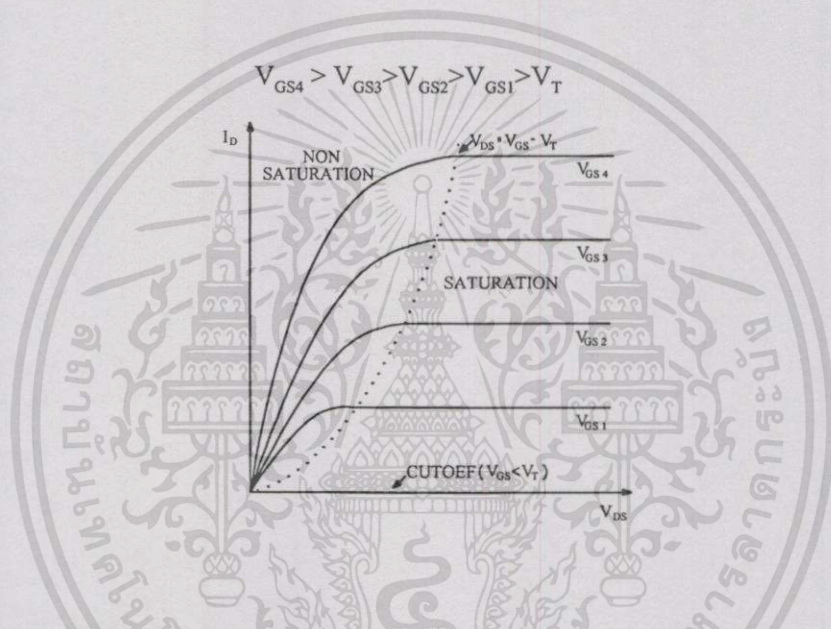
(2.1) การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

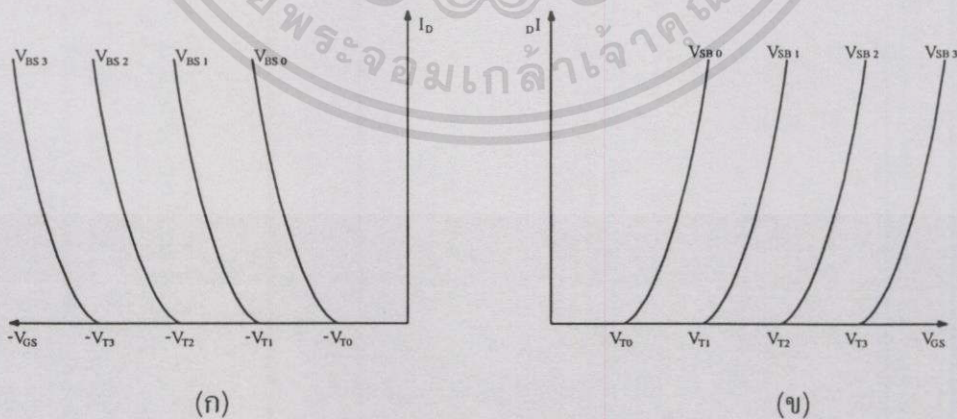
ถ้า $(V_{GS} - V_T) > 0$ และ $V_{DS} \geq (V_{GS} - V_T)$ แล้วมอสทรานซิสเตอร์จะทำงานในช่วงของการนำกระแสอิ่มตัว (Saturation) ทำให้สมการความสัมพันธ์ระหว่างกระแส I_D กับแรงดัน V_{DS} จะแสดงได้ดังสมการที่ (2.2)

$$I_D = \frac{KW}{2L}(V_{GS} - V_T)^2 \tag{2.2}$$

กราฟแสดงคุณสมบัติของมอสทรานซิสเตอร์แสดงดังรูปที่ 2.5



รูปที่ 2.5 กราฟแสดงคุณสมบัติของมอสทรานซิสเตอร์



รูปที่ 2.6 กราฟแสดงความสัมพันธ์ระหว่าง I_D แรงดัน V_{GS} (ก) ที่แชลแนลมอสทรานซิสเตอร์

(ข) เป็นแชลแนลมอสทรานซิสเตอร์

ไม่ว่ากรณีใดก็ตาม สิ่งที่จะต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณสมบัติของมอสทรานซิสเตอร์ที่สำคัญอีกอย่างหนึ่งคือการแสดงความสัมพันธ์ระหว่าง I_D กับ V_{GS} โดยใช้สมการที่ (2.2) ดังรูปที่ 2.5 คุณสมบัติของมอสทรานซิสเตอร์แบบนี้ถูกเรียกว่า ทรานส์คอนดักเตอร์จากรูปที่ 2.6 เป็นการแสดงผลของศักดาระหว่างซอร์สกับฐานรอง (V_{SB}) ขณะที่ V_{SB} มีการเพิ่มขึ้นค่าของแรงดันขีดเริ่ม (V_T) สำหรับมอสทรานซิสเตอร์แบบเอ็นแชนแนลจะเพิ่มขึ้นซึ่งเป็นผลทำให้ค่าของ V_{GS} ที่จะทำให้กระแส I_D ไหลคงที่ ที่ค่า ๆ หนึ่งเพิ่มขึ้นตามด้วย แต่สำหรับมอสทรานซิสเตอร์แบบพีแชนแนลขณะที่ V_{SB} มีการเพิ่มขึ้น ค่าของแรงดัน V_T จะมีค่าเป็นลบเพิ่มขึ้น ซึ่งเป็นผลทำให้ค่าของ V_{GS} ที่จะทำให้ค่ากระแส I_D ไหลคงที่ มีค่าเป็นลบเพิ่มขึ้น

2.5 แบบจำลองของมอสทรานซิสเตอร์

ในปัจจุบันนี้ได้มีการใช้โปรแกรมสำเร็จรูป วิเคราะห์และเลียนแบบการทำงานของวงจรต่าง ๆ กันอย่างกว้างขวาง โปรแกรม Spice (Simulation Program with Integrated Circuit Emphasis) เป็นโปรแกรมหนึ่งซึ่งถูกใช้มากและเป็นที่ยอมรับ โปรแกรมนี้ถูกคิดค้นและพัฒนาจากมหาวิทยาลัย Berkeley ที่รัฐแคลิฟอร์เนีย (California) ประเทศสหรัฐอเมริกา ในโปรแกรม Spice ได้แบ่งรูปแบบจำลอง (Model) การทำงานของมอสทรานซิสเตอร์ออกเป็น 3 รูปแบบคือ LEVEL 1, LEVEL 2 และ LEVEL 3

LEVEL 1 เป็นแบบจำลองการทำงานของมอสทรานซิสเตอร์แบบพื้นฐานที่มีความยาวของแชนแนลมากกว่า 10 ไมครอนขึ้นไป ใช้ประโยชน์เพื่อยืนยันความเป็นจริงที่จะไม่เกิดความผิดพลาด (Error) ขึ้นถึงแม้จะใช้การคำนวณด้วยมือหรือจากเครื่องคิดเลข

LEVEL 2 มีความถูกต้องมากกว่า LEVEL 1 คือ โมเดลนี้ออกแบบมาเพื่อปรับปรุงแก้ไขพฤติกรรม โดยเฉพาะอย่างยิ่งกับอุปกรณ์ที่มีขนาดแชนแนลเล็ก ซึ่งมีความยาวของแชนแนลหรือ L น้อยกว่า 3 ไมครอน ซึ่งเป็นลักษณะ Short Channel Effects ที่เกิดขึ้นในการพิจารณาใน 1 มิติ (One-Dimensional) หรือถ้าพิจารณาใน 2 มิติ (Two-Dimensional) จะคำนึงถึงผลของอุปกรณ์ที่มีความกว้างแชนแนลหรือ W น้อยกว่า 4 ไมครอน ซึ่งเป็นผลของ Narrow-Width Effect ที่เกิดขึ้นจากผลกระทบกับอุปกรณ์ที่มีขนาดแชนแนลเล็กดังที่กล่าวมาเป็นผลรวมที่เรียกว่า Second-Order Effects และอีกประการหนึ่งใน LEVEL 2 จะใช้เวลาที่ CPU คำนวณการเปลี่ยนแปลงการทำงานของมอสทรานซิสเตอร์ระหว่างช่วงการนำกระแสอิมิตัวและช่วงการนำกระแสไม่อิมิตัวมากขึ้น เพราะประกอบด้วย Rooting Routine ของสมการซึ่งมีความซับซ้อนอยู่จำนวนมาก (สมการดังกล่าว ไม่เหมาะสมกับการวิเคราะห์ด้วยมือหรือเครื่องคิดเลขได้)

LEVEL 3 เป็นแบบจำลองการทำงานของมอสทรานซิสเตอร์ ซึ่งออกแบบขึ้นโดยอาศัยผลจากการทดลอง, การสังเกตพฤติกรรมที่เกิดขึ้นและประสบการณ์ความชำนาญ (Semi-Empirical) เพื่อปรับปรุงค่าพารามิเตอร์ต่าง ๆ ให้มีความเหมาะสม (พารามิเตอร์จะไม่แน่ชัด เข้าใจได้ยาก พารามิเตอร์อาจจะต้องการปรับปรุงให้ดีขึ้นเพื่อความเหมาะสมอยู่เสมอ) ใน LEVEL 3 ได้มีการลดเวลาการคำนวณความเปลี่ยนแปลงระหว่าง รอยต่อของช่วงการนำกระแสอิมิตัว และช่วงการนำกระแสไม่อิมิตัว

ไม่ว่าการณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 ผลของอุณหภูมิในมอสทรานซิสเตอร์

ผลของอุณหภูมิที่มีการเปลี่ยนแปลงมีผลให้กระแสเดรนในมอสเฟทมีการเปลี่ยนแปลงเกิดขึ้น อันเนื่องมาจากว่ามีพารามิเตอร์ที่สำคัญ 2 ตัว ที่มีผลขึ้นกับอุณหภูมิซึ่งได้แก่

1. ค่าของสภาพความคล่องตัว หรือ μ ซึ่งขึ้นกับอุณหภูมิดังสมการ (2.3) โดยที่ค่าของ T_r ในสมการเป็นค่าของอุณหภูมิห้อง (Room Absolute Temperature) และ K_3 เป็นค่าคงที่มีค่าอยู่ระหว่าง 1.5 ถึง 2.0 จากสมการจะพบว่า $\mu(T)$ จะมีค่าลดลงเมื่ออุณหภูมิเพิ่มขึ้น

$$\mu(T) = \mu(T_r) \left(\frac{T}{T_r} \right)^{-K_3} \quad (2.3)$$

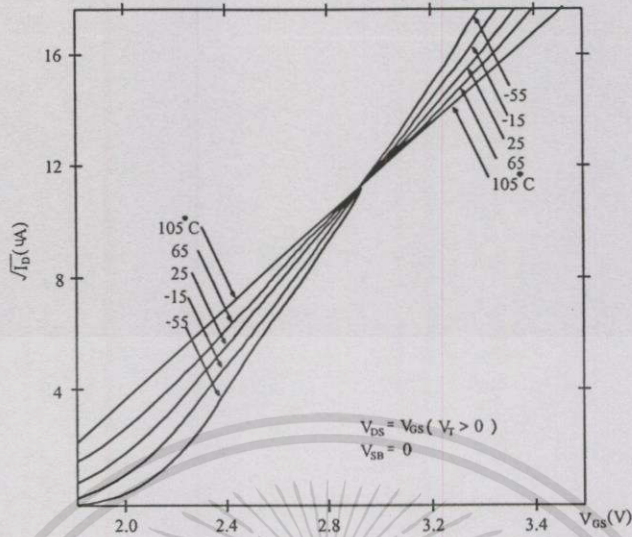
2. ค่าของแรงดันขีดเริ่ม หรือ V_T ซึ่งมีสมการแสดงความสัมพันธ์กับอุณหภูมิแสดงในสมการที่ (2.4) โดยมีค่าของ K_4 เป็นค่าคงที่มีค่าอยู่ระหว่าง 0.5 m V/K (มิลลิโวลต์ต่อเคลวิน) ถึง 4 m V/K จากสมการจะพบว่าค่า $V_T(T)$ จะมีค่าลดลงเมื่ออุณหภูมิเพิ่มขึ้น

$$V_T(T) = V_T(T_r) - K_4(T - T_r) \quad (2.4)$$

ตัวอย่างหนึ่งที่แสดงให้เห็นความสัมพันธ์ระหว่างกระแสเดรนของมอสทรานซิสเตอร์ที่มีการทำงานช่วงอิ่มตัว (Saturation Region) กับผลของอุณหภูมิที่มีการเปลี่ยนแปลงเกิดขึ้นดังแสดงในรูปที่ 2.7 จากรูปที่ 2.7 จะเห็นว่ากระแสเดรนมีค่าขึ้นอยู่กับอุณหภูมิซึ่งกราฟที่ปรากฏจะมีลักษณะเป็นเส้นตรง โดยมีค่าของความชัน ($\sqrt{I_D}/V_{GS}$) ที่แตกต่างกันโดยที่อุณหภูมิค่าจะมีค่าของ $\mu(T)$ และ $V_T(T)$ มีค่ามาก ซึ่งการเปลี่ยนแปลงของ $\mu(T)$ จะมีมากกว่าการเปลี่ยนแปลงของ $V_T(T)$ ดังแสดงให้เห็นในสมการ (2.3) และ (2.4) ตามลำดับ และจากสมการที่ (2.2) จะแสดงให้เห็นความสัมพันธ์ระหว่างการเปลี่ยนแปลงค่ากระแส I_D ตามค่า $\mu(T)$ ได้ดังในสมการที่ (2.5) ทำให้ความชันซึ่งแสดงในสมการ (2.6) มีค่ามากเมื่ออุณหภูมิต่ำ และเมื่อมีอุณหภูมิสูงขึ้นจากเดิม ค่าของ $\mu(T)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 กราฟแสดงความสัมพันธ์ระหว่าง $\sqrt{I_D}$ กับ V_{GS} ของมอดทรานซิสเตอร์ที่มีค่าของ V_T มากกว่าศูนย์และไบอัสให้ $V_{SB} = 0, V_{DS} = V_{GS}$ เมื่อมีการเปลี่ยนแปลงของอุณหภูมิเกิดขึ้น

และ $V_T(T)$ จะมีค่าน้อยลงทำให้ค่าความชันระหว่าง $\sqrt{I_D}$ กับ V_{GS} มีค่าน้อยลง เพราะฉะนั้นจะเห็นได้ว่าเมื่อ MOS มีการทำงานในช่วงอิมิตวที่อุณหภูมิสูง ๆ การเปลี่ยนแปลงของกระแสเดรนมีค่าเปลี่ยนไปไม่มากนักเมื่อ V_{GS} มีการเปลี่ยนแปลงไปอย่างมากอันเนื่องมาจากค่าความชันของ $(\sqrt{I_D} / V_{GS})$ มีค่าน้อย

$$\sqrt{I_D} = \sqrt{\mu(T)} \left(\frac{WC_{ox}}{2L} \right)^{1/2} (V_{GS} - V_T(T)), V_{GS} > V_T \quad (2.5)$$

ดังนั้นความชันของกราฟเป็น

$$\frac{\sqrt{I_D}}{V_{GS}} = \sqrt{\mu(T)} \left(\frac{WC_{ox}}{2L} \right)^{1/2} \left(1 - \frac{V_T(T)}{V_{GS}} \right) \quad (2.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

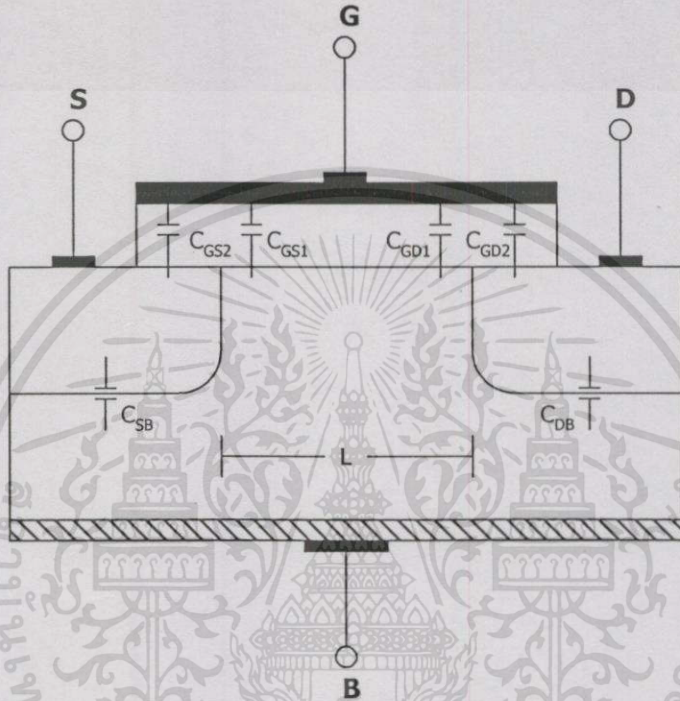
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7 การวิเคราะห์หมอสทรานซิสเตอร์

2.7.1 การวิเคราะห์หาค่าคาปาซิแตนซ์แฝงในหมอสทรานซิสเตอร์

มีคาปาซิแตนซ์หลายค่าที่เกี่ยวข้องกับโครงสร้างของหมอสทรานซิสเตอร์ ซึ่งสามารถได้ดังรูปที่

2.8 โดยแสดงเป็นภาพตัดขวาง



รูปที่ 2.8 แสดงคาปาซิแตนซ์ในหมอสทรานซิสเตอร์

จากรูปที่ 2.8 ค่าคาปาซิแตนซ์จากขาเกตถึงขาซอร์รวมทั้งหมดหาได้จาก

$$C_{GS} = C_{GS1} + C_{GS2} \quad (2.7)$$

C_{GS1} คือค่าคาปาซิเตอร์ระหว่างเกตและอ็อกไซด์ ซึ่งมี 2 ลักษณะ

$$C_{GS1} = C_{ox1}WL \left\{ 1 - \left[\frac{V_{GS} - V_{TH} - V_{DS}}{1(V_{GS} - V_{TH})mV_{DS}} \right]^2 \right\}; Non - sat \quad (2.8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$C_{GS1} = \frac{2}{3} C_{ox1}WL : sat \quad (2.9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

C_{GS2} คือความจุไฟฟ้าแฝงที่หาได้จาก $C_{GS2} = C_{OX1} W X_{j1}$ ส่วนคาปาซิแตนซ์รวมจากขาเกตถึงเดรน (C_{GD}) หาได้จาก

$$C_{GD} = C_{GD1} + C_{GD2} \quad (2.10)$$

ซึ่งค่าคาปาซิแตนซ์ของเกตอ็อกไซด์ หาได้จาก

$$C_{GD1} = C_{OX1} W L \left\{ 1 - \left[\frac{V_{GS} - V_{TH} - V_{DS}}{1(V_{GS} - V_{TH}) m V_{DS}} \right]^2 \right\}; \text{Non - sat} \quad (2.11)$$

$$C_{GD1} = 0 : \text{sat} \quad (2.12)$$

ส่วนค่าคาปาซิแตนซ์แฝง (Parasitic capacitance) หาได้จาก

$$C_{GD2} = C_{OX1} W X_{j1} \quad (2.13)$$

C_{SB} และ C_{DB} คือ คาปาซิแตนซ์ที่รอยต่อ (PN junction) ระหว่างชาออร์สและโครงสร้าง (Body หรือ Substrate, C_{SB}) ส่วน C_{DB} คือ คาปาซิแตนซ์ระหว่างชาเดรนและโครงสร้าง (Body) หาได้จาก

$$C_{SB}(V_{SB}) = \frac{C_{SB}(0)}{(1 + V_{SB} / \phi_i)^{1/2}} \quad (2.14)$$

$$C_{DB}(V_{DB}) = \frac{C_{DB}(0)}{(1 + V_{DB} / \phi_i)^{1/2}} \quad (2.15)$$

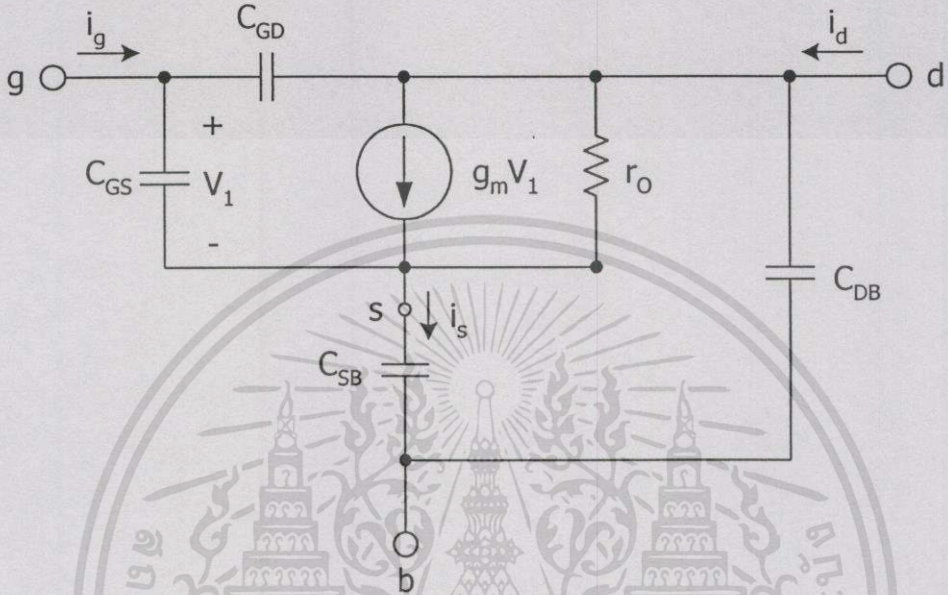
ซึ่ง $C_{SB}(0)$ และ $C_{DB}(0)$ คือ คาปาซิแตนซ์ขณะยังไม่มีไบแอส (Zero Bias)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7.2 การวิเคราะห์สัญญาณขนาดเล็ก

ในรูปที่ 2.9 แสดงวงจรสมมูลของการวิเคราะห์สัญญาณขนาดเล็กสำหรับมอสทรานซิสเตอร์ทั้งในช่วงอิมิต์และไม้อิมิต์



รูปที่ 2.9 แสดงวงจรสมมูลของการวิเคราะห์สัญญาณขนาดเล็กสำหรับมอสทรานซิสเตอร์

ค่าความนำหาได้จาก

$$g_m = \frac{dI_d}{dV_{gs}} \Big|_{V_{gs}=0} = \begin{cases} \frac{\mu_n C'_{ox} W}{L} V_{DS} & ; V_{DS} < V_{GS} - V_{TH} \\ \frac{\mu_n C'_{ox} W}{L} (V_{GS} - V_{TH})(1 + \lambda V_{DS}) & ; V_{DS} \geq V_{GS} - V_{TH} \end{cases} \quad (2.16)$$

ในช่วงอิมิต์เขียนสมการได้เป็น

$$g_m = \frac{2I_d}{V_{GS} - V_{TH}} \approx \sqrt{2\mu_n C'_{ox} \frac{W}{L} I_d} \quad (2.17)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไปว่าการฉ้อโกงทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
 ถ้า $\lambda V_{ds} \ll 1$ ค่าความนำจะเป็นรากกำลังที่สองของกระแสเดรน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะการฉ้อโกงทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนค่าความต้านทานด้านเข้าพุทหาได้จาก

$$\frac{1}{r_0} = g_0 = \left. \frac{dI_d}{dV_{DS}} \right|_{V_{ds}=0} = \begin{cases} \frac{\mu_n C'_{ox} W}{L} (V_{GS} - V_{TH} - V_{DS}) & ; V_{DS} < V_{GS} - V_{TH} \\ \lambda I_d & ; V_{DS} \geq V_{GS} - V_{TH} \end{cases} \quad (2.18)$$

ซึ่งค่าของ C_{GS} หาจากสมการ (2.7)

C_{GD} หาจากสมการ (2.10)

C_{SB} หาจากสมการ (2.14)

C_{DB} หาจากสมการ (2.15)

2.7.3 วิเคราะห์หาค่าความถี่คัทออฟของทรานซิสเตอร์

ค่าความถี่คัทออฟเมื่ออัดราชขายเป็นหนึ่งจะเหมือนกับ JFET นั่นคือ

$$F_T = \frac{g_m}{2\pi(C_{GS} + C_{GD})} \quad (2.19)$$

จากสมการที่ (2.19) สำหรับค่าความนำ (g_m) ในช่วงอิ่มตัว (เมื่อ $V_{DS} \ll 1$) สามารถหาค่าความถี่คัทออฟ (Cut-off : F_c) หาได้จาก

$$F_T = \frac{\mu_n (V_{GS} - V_{TH})}{4\pi L^2 \left(\frac{1}{3} + \frac{\lambda L}{L} \right)} ; V_{DS} \geq V_{GS} - V_{TH} \quad (2.20)$$

ซึ่งจะพบว่าสมการที่ (2.7)-(2.9) และสมการ (2.10)-(2.13) ใช้หาค่า C_{GS} และ C_{GD} ตามลำดับส่วนสมการที่ (2.19) เป็นการทดสอบพฤติกรรมของมอสทรานซิสเตอร์ที่ความถี่สูง ซึ่งจะเปลี่ยนแปลงตามความยาวของแชนแนล (L) ยกกำลังสอง ซึ่งถ้าขบวนการผลิต สามารถลดความยาว (L) ได้ก็จะมีผลต่อขนาดของอุปกรณ์ และความเร็วในการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8 สรุป

ในบทนี้ได้กล่าวถึงเรื่องเกี่ยวกับมอสทรานซิสเตอร์เป็นหลัก โดยได้กล่าวถึง โครงสร้างการทำงานและสมการที่เกี่ยวข้องเป็นสำคัญ จากนั้นได้ทำการเปรียบเทียบข้อดีและข้อเสียของมอสเมื่อเทียบกับไบโพลาร์ทรานซิสเตอร์ แบบจำลองของมอสเฟตที่ใช้ในการเขียนแบบการทำงานด้วย โปรแกรมคอมพิวเตอร์และผลของอุณหภูมิที่มีต่อมอสทรานซิสเตอร์ และสุดท้ายการวิเคราะห์มอสทรานซิสเตอร์ในด้านต่าง ๆ เช่น การวิเคราะห์หาค่าความจุไฟฟ้าแฝง การวิเคราะห์สัญญาณขนาดเล็ก เป็นต้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

หลักการของวงจรคุณสมบัติสัญญาณ

3.1 บทนำ

วงจรคุณสมบัติสัญญาณแบบอนาลอกเป็นวงจรที่มีความสำคัญสามารถประยุกต์ใช้งานเกี่ยวกับการประมวลผลสัญญาณอนาลอก (Analog signal processing) ต่างๆ ได้มากมาย เช่น วงจรทวีความถี่ (Frequency doubler) วงจรเฟสล็อกกลูป (Phase-look loop) วงจรกรองสัญญาณปรับแบบอัตโนมัติ (Adaptive filter) และ วงจรมอดูเลเตอร์ (Modulator) เป็นต้น ซึ่งในการออกแบบวงจรที่ใช้มอดูเลชันซิสเตอร์จะสามารถกำหนดให้ มอดูเลชันซิสเตอร์ ทำงานได้สองแบบคือ วงจรที่กำหนดให้มอดูเลชันซิสเตอร์ทำงานในช่วงไม้อิมพัลส์ [1-5] และ วงจรที่กำหนดให้มอดูเลชันซิสเตอร์ทำงานในช่วงอิมพัลส์ [6-10] ดังนั้นเพื่อเป็นการทำความเข้าใจในหลักการของวงจรสัญญาณในบทนี้จึงได้กล่าวถึงหลักการพื้นฐานที่นำไปใช้ในการออกแบบวงจรที่กล่าวถึงในวิทยานิพนธ์ โดยมีเนื้อหาต่าง ๆ ดังนี้ วงจรสะท้อนกระแส (Current mirror) วงจรคุณสมบัติพื้นฐาน วงจรคัดลอกกระแส (Copy current) โดยวงจรต่าง ๆ ดังกล่าวคือวงจรพื้นฐานที่จะนำมาใช้ในการออกแบบวงจรคุณสมบัติสัญญาณในบทที่ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 วงจรคูณสัญญาณที่ใช้พื้นฐานจากวงจรถิฟเฟอร์เชียล

วงจรถูคูณแบบอนาล็อก (Analog multiplier) เป็นวงจรที่ใช้สำหรับประมวลผลสัญญาณอนาล็อก โดยเข้าพุท คือ ผลคูณของตัวแปรสองตัวแปรซึ่งอาจจะเป็นแรงดันหรือกระแส โดยในบทนี้จะกล่าวถึง วงจรถูคูณแบบอนาล็อกที่ออกแบบโดยเทคโนโลยีซีมอสเพื่อเป็นการทำความเข้าใจถึงลักษณะของการคูณ ในรูปที่ 3.1(ก) แสดงกราฟการคูณของตัวแปรสองตัวแปรคือ V_a และ V_b ในควอดแดนต์ที่หนึ่ง (โดยเป็นบวกทั้งคู่) ผลคูณของตัวแปรสองตัวแปรโดย V_a เป็นตัวแปรในแนวแกนอน และ V_b เป็นค่าพารามิเตอร์ของกราฟแต่ละเส้น ส่วนในแกนแนวตั้ง จะเป็น V_o ในรูปที่ 3.1(ก) นี้จะเป็นการคูณ แบบหนึ่งควอดแดนต์ ส่วนรูปที่ 3.1(ข) เป็นการคูณแบบสองควอดแดนต์ และรูปที่ 3.1(ค) จะเป็นการคูณแบบสี่ควอดแดนต์ซึ่งการคูณแบบสี่ควอดแดนต์จะเป็นวงจรถูคูณที่ได้รับการพัฒนาและถูกนำมาใช้งานมากที่สุด ซึ่งมักจะถูกเรียกว่า “วงจรถูคูณแบบสี่ควอดแดนต์” (Four-quadrant multiplier) วงจรถิฟเฟอร์เชียลในรูปที่ 3.2 เป็นวงจรถูคูณพื้นฐานแรกที่จะกล่าวถึง โดยจะสมมติว่ามอสทรานซิสเตอร์มีค่า Channel-length modulation effect (λ) มีค่าเป็นศูนย์และมอสทรานซิสเตอร์ทั้งหมดต่อฐาน (substrate) เข้ากับขาซอร์ส ดังนั้นรูปที่ 3.2 สามารถหาความสัมพันธ์ที่เกี่ยวข้องกับวงจรถูคูณได้ดังนี้

$$I_1 - I_2 = \frac{\beta_1}{2} V_{in} \left[\frac{4I_{SS}}{\beta_1} - V_{in}^2 \right]^{1/2} \quad (3.1)$$

เมื่อ $\beta_1 = \frac{\mu_1 C_{ox1}}{2} \left(\frac{W_1}{L_1} \right)$ และถ้า V_{in} มีค่าน้อยมากคือ

$$V_{in}^2 \ll \left[\frac{4I_{SS}}{\beta_1} \right] \quad (3.2)$$

สมการที่ (3.1) ประมาณได้

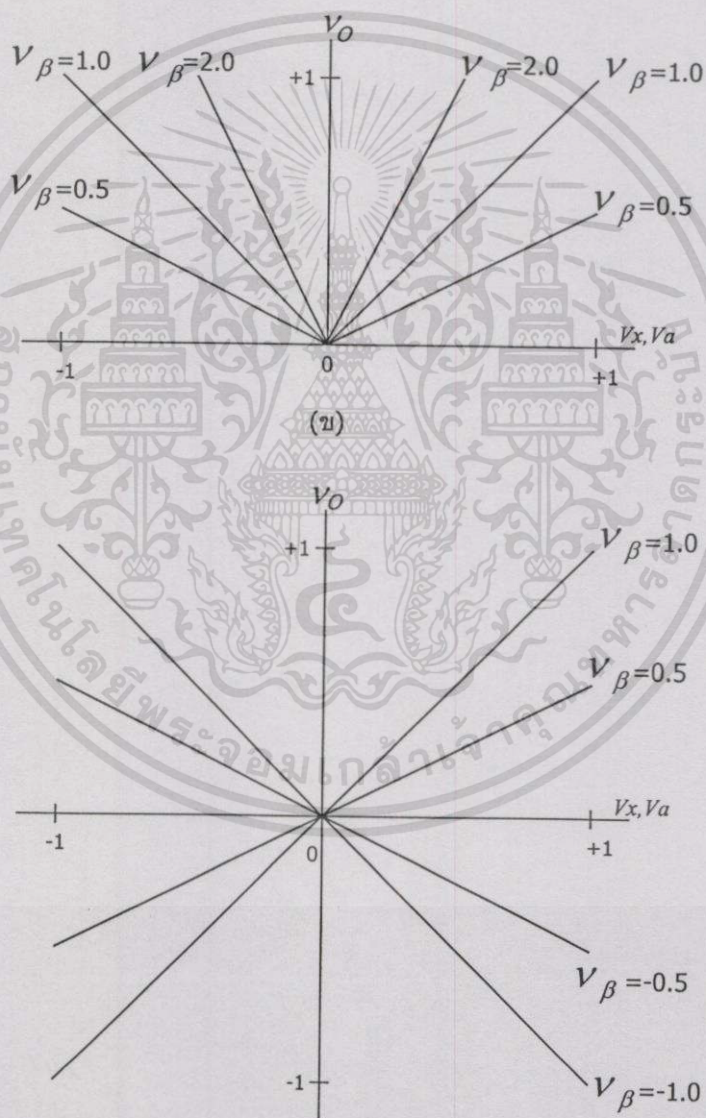
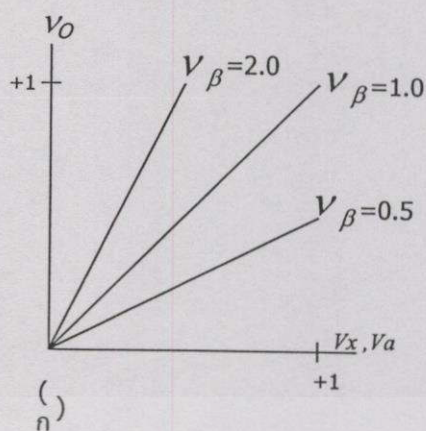
$$\Delta I_A = I_1 - I_2 \cong \frac{\beta_1}{2} V_{in} \left[\frac{4I_{SS}}{\beta_1} \right]^{1/2} \quad (3.3)$$

จากการประมาณ ΔI_A เป็นฟังก์ชันที่เป็นเชิงเส้นของ V_{in} และฟังก์ชัน Square-Law ของ I_{SS} ถ้า วงจรในสเตจที่สองมีลักษณะเหมือนกับวงจรถูคูณในรูปที่ 3.2 ถูกนำมาต่อคาสเคด (cascade) กัน ดังนั้น ΔI สามารถเป็นฟังก์ชันที่เป็นเชิงเส้นของทั้ง I_{SS} และ V_{in} .

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



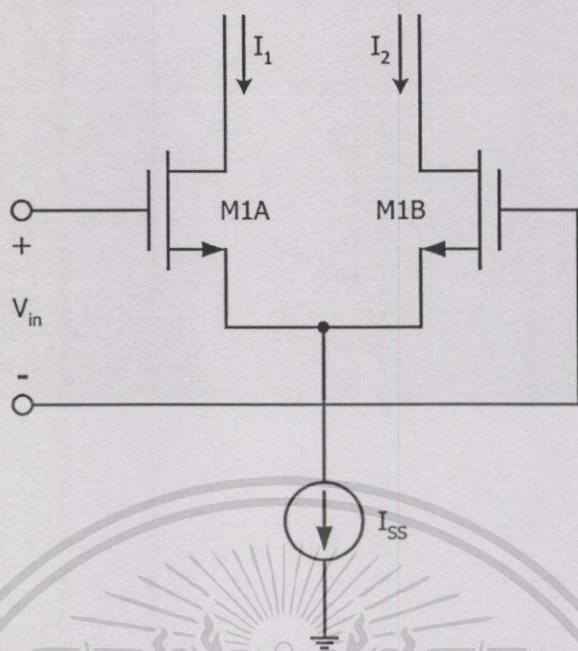
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่ (ค) ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

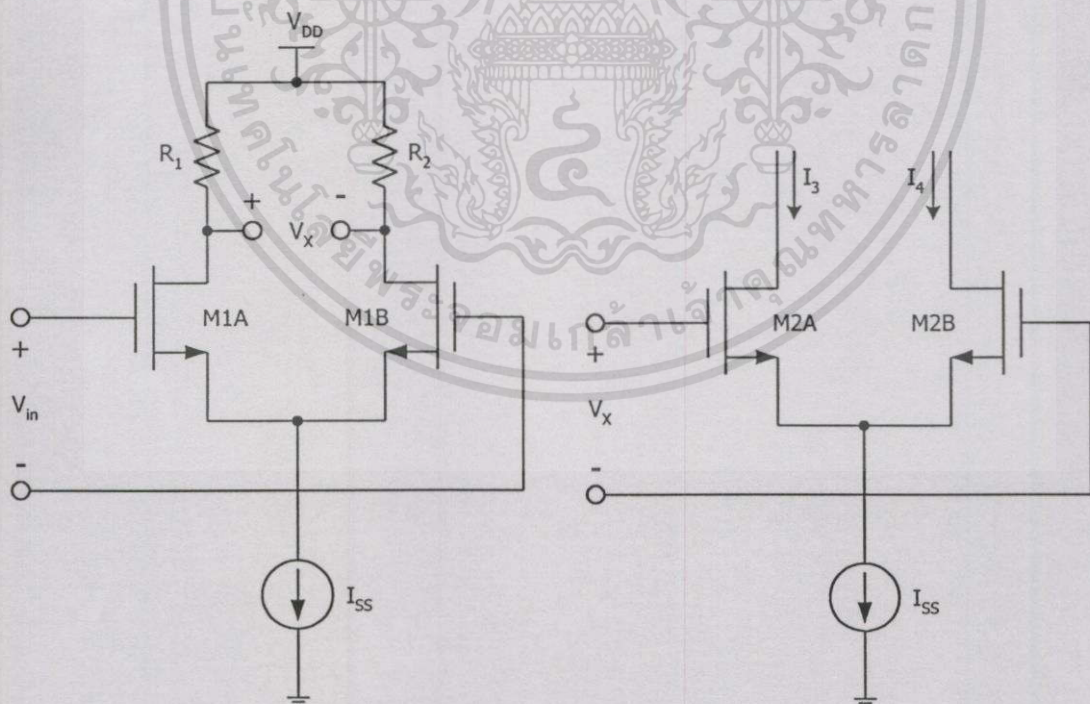
รูปที่ 3.1 แสดงกราฟการคูณระหว่างตัวแปร V_x และ V_o

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 แสดงคู่อุปกรณ์เฟอเรนเซียล



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.3 แสดงภาควงจรดิฟเฟอเรนเซียลที่ถูกนำมาทดสอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.4 สามารถเขียนสมการกระแสได้ว่า

$$\Delta I_C = I_{C1} - I_{C2} = V_{C1} (\beta_3 I_{DX})^{1/2} \left[1 - \frac{\beta_3 V_{C1}^2}{4 I_{DX}} \right]^{1/2} \quad (3.8)$$

เมื่อ $I_{DX} = I_{C1} + I_{C2}$ (3.9)

สมการที่ (3.8) นี้จะมีรูปแบบเหมือนสมการที่ (3.7) ถ้า V_{C1} ถูกทำให้เป็นอินพุตของวงจรในรูปที่ 3.3 อัตราส่วนของสมการที่ (3.7) ต่อสมการที่ (3.8) คือ

$$\frac{I_3 - I_4}{I_{C1} - I_{C2}} = \frac{V_{in} \left[-R_1 I_{SS} (\beta_1 \beta_2)^{1/2} \right]}{V_{C1} (I_{DX} \beta_3)} \quad (3.10)$$

จะเห็นว่า V_{C1} คือ อินพุต V_{in} ใหม่, จะได้ว่า

$$I_3 - I_4 = -R_1 I_{SS} \left[\frac{\beta_1 \beta_2}{I_{DX} \beta_3} \right]^{1/2} (I_{C1} - I_{C2}) \quad (3.11)$$

$$\Delta I_B = -R_1 \left[\frac{\beta_1 \beta_2}{I_{DX} \beta_3} \right] I_{SS} \Delta I_C \quad (3.12)$$

สมการที่ (3.12) แสดงว่ากระแสเข้าพุท ΔI_B เป็นผลคูณที่เป็นเชิงเส้นของ I_{SS} และ ΔI_C ในกรณีการคูณในโหมดแรงดัน I_{SS} และ ΔI_C จะต้องทำให้เป็นฟังก์ชันแรงดันอินพุตที่เป็นเชิงเส้น พิจารณาวงจรคูณแสดงในรูปที่ 3.5 กระแส I_O ของวงจรคูณคือ

$$I_O = I_3 - I_4 = K V_\alpha V_\beta \quad (3.13)$$

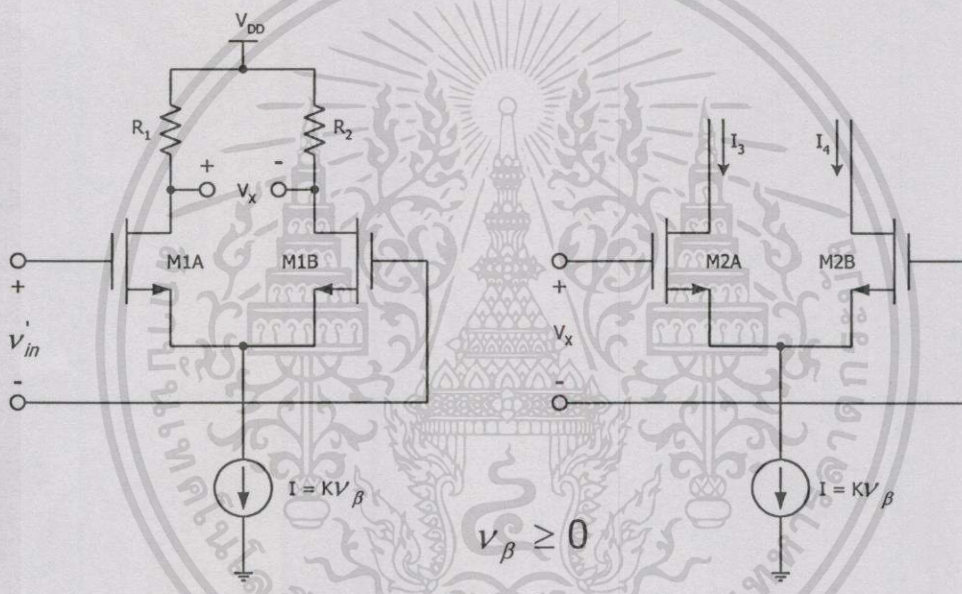
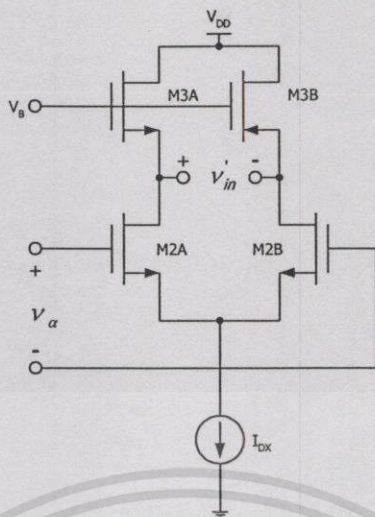
เมื่อ K คือค่าคงที่ ซึ่งเป็นตัวกำหนดว่า V_β มีค่ามากกว่าศูนย์ในเฉพาะกรณีการคูณสัญญาณสองควอดแรนต์เท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 แสดงวงจรคูดสองควอดแดนท์

สำหรับการคูดแบบสี่ควอดแดนท์สามารถทำได้โดยใช้วงจรคูดแบบสองควอดแดนท์สอง วงจร ซึ่งจะทำได้อย่างไรนั้นสามารถพิจารณาได้จากรูปที่ 3.6 โดยวงจรคูดแบบสี่ควอดแดนท์ที่แสดงในรูปที่ 3.6 จะใช้วงจรคูดแบบสองควอดแดนท์มาต่อในแบบคาสเคด (cascade) กัน กระแสเข้าทุกสามารถแสดงได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

$$I_1 - I_2 = K V_a I_A \tag{3.14}$$
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
 และ

$$I_3 - I_4 = K (-V_a) I_B \tag{3.15}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความแตกต่างระหว่างสมการที่ (3.14) และสมการที่ (3.15) กำหนดได้

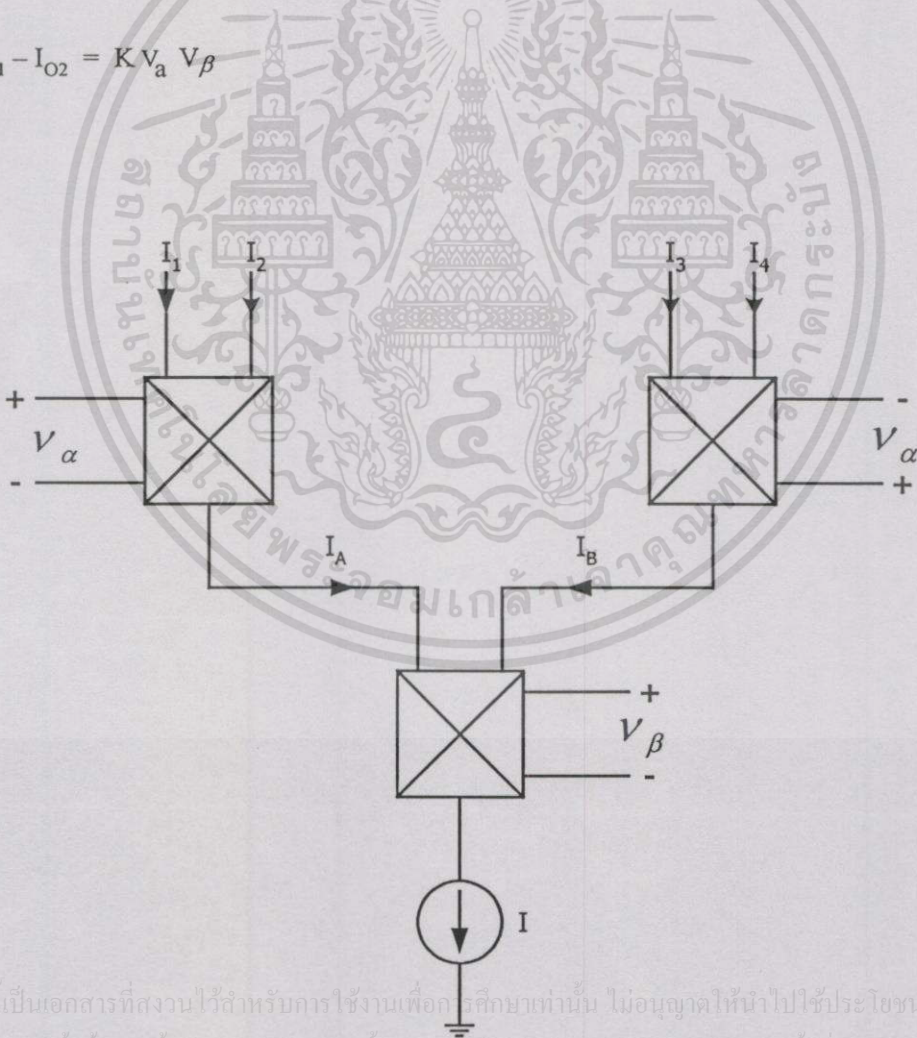
$$I_1 + I_3 - (I_2 + I_4) = K V_a (I_A - I_B) \tag{3.16}$$

สังเกตว่า $I_A - I_B$ คือผลคูณของ V_β และ I ผลจะได้ว่า

$$I_1 + I_3 - (I_2 + I_4) = K V_a V_\beta I \tag{3.17}$$

เมื่อทำการรวมกระแสที่กำหนดในสมการที่ (3.17) และรวมเอาค่า K และกระแส I ไว้เป็นค่าคงที่เดี่ยวดั่งนั้นจะได้สมการ

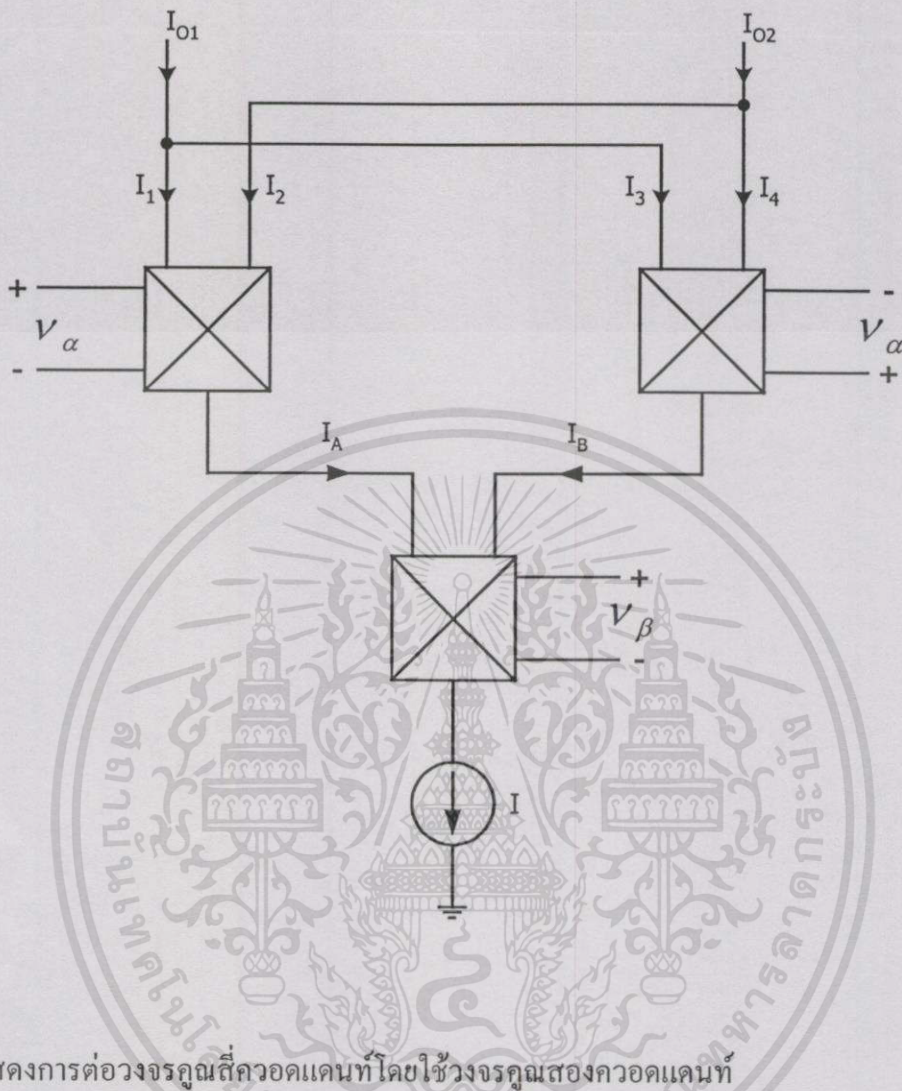
$$I_{O1} - I_{O2} = K V_a V_\beta \tag{3.18}$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.6 แสดงการต่อวงจรคูมสองควอดแดนท์แบบคาสโคด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 แสดงการต่อวงจรคุณสมบัติควอดแคนท์โดยใช้วงจรควอดแคนท์

3.3 วงจรสะท้อนกระแส

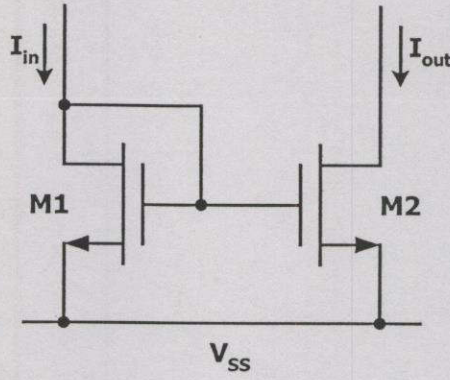
วงจรคุณสมบัติสามารถสร้างขึ้นได้จากวงจรพื้นฐานหลายแบบและหนึ่งในนั้นคือใช้วงจรสะท้อนกระแส ดังนั้นในส่วนนี้จะกล่าวถึงวงจรสะท้อนกระแสแบบต่าง ๆ ซึ่งวงจรคุณสมบัติที่ใช้วงจรสะท้อนกระแสเป็นพื้นฐานคือวิธีการที่จะนำมาใช้ในวงจรที่นำเสนอในวิทยานิพนธ์นี้

3.3.1 วงจรสะท้อนกระแสแบบพื้นฐาน

วงจรสะท้อนกระแสแบบพื้นฐานโดยใช้ออสตราทอนซิสเตอร์สามารถแสดงได้ดังรูปที่ 3.8(ก) และวงจรเสมือนแสดงได้ดังรูป 3.8(ข) ความสัมพันธ์ระหว่างกระแส I_{out} และกระแส I_{in} สามารถแสดงได้

$$I_{out} = \frac{g_{m2}}{g_{m1}} I_{in} \quad (3.19)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 วงจรสะท้อนกระแสแบบพื้นฐาน

โดยที่ g_{mi} คือค่าทรานส์คอนดักแตนซ์ของสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ตัวที่ i ความต้านทานทางด้านเข้าพุทมีค่าเท่ากับ

$$r_{out} = \frac{1}{g_{ds2}} \tag{3.20}$$

3.3.2 วงจรสะท้อนกระแสแบบคาสโคด

วงจรสะท้อนกระแสแบบคาสโคดสามารถแสดงได้ดังรูปที่ 3.9 โดยความสัมพันธ์ระหว่างกระแส I_{out} และ I_{in} ในรูปของสัญญาณขนาดเล็กได้คือ

$$I_{out} = -\frac{g_{m2}g_{m3}}{g_{m1}g_{m4}} I_{in} \tag{3.21}$$

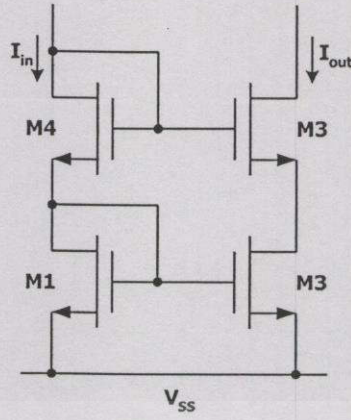
และค่าความต้านทานทางเข้าพุทเมื่อพิจารณาที่ขาเดรนของมอสทรานซิสเตอร์ M3 จะมีค่าเท่ากับ

$$r_{out} = r_{d2} + r_{d3} + g_{m3}r_{d2}r_{d3} = g_{m3}r_{d2}r_{d3} \tag{3.22}$$

เมื่อ r_{di} คือค่าความต้านทานระหว่างขาเดรนและขาซอร์สของมอสทรานซิสเตอร์ M_i

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 แสดงวงจรสะท้อนกระแสแบบคาสโคด

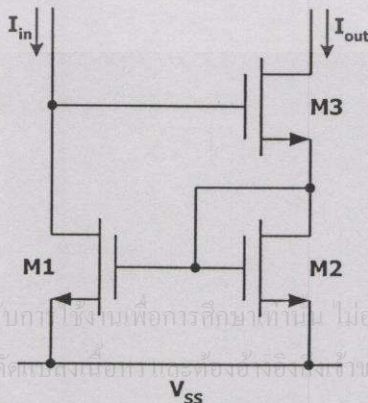
3.3.3 วงจรสะท้อนกระแสแบบ Wilson

วงจรสะท้อนกระแสแบบ Wilson แสดงได้ดังรูปที่ 3.10 ซึ่งความสัมพันธ์ระหว่างกระแสทางอินพุตและเอาพุตสามารถเขียนได้

$$I_{out} = -\frac{g_{m2}}{g_{m1}} I_{in} \tag{3.23}$$

และความต้านทานทางเอาพุตของวงจรสะท้อนกระแสแบบ Wilson คือ

$$r_{out} = r_{d2} + r_{d3} + \left[\frac{1 + g_{m3}r_{d3} + g_{m1}g_{m3}r_{d1}r_{d3}}{1 + g_{m2}r_{d2}} \right] \tag{3.24}$$



รูปที่ 3.10 แสดงวงจรสะท้อนกระแสแบบ Wilson

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรสะท้อนกระแสแบบ Wilson ในรูปที่ 3.10 คือวงจรในแบบแรก นอกจากนี้วงจรสะท้อนกระแสแบบ Wilson ยังได้รับการปรับปรุงให้มีคุณสมบัติดีขึ้นแต่สมการกระแสที่อินพุตเอาพุตและความต้านทานทางเอาพุตยังคงเหมือนเดิม

จากวงจรสะท้อนกระแสทั้งสามแบบวงจรที่มีความเหมาะสมกับวงจรประเภที่ใช้แหล่งจ่ายแรงดันต่ำคือวงจรสะท้อนกระแสแบบพื้นฐานเพราะถ้าใช้วงจรสะท้อนกระแสที่ใช้มอสทรานซิสเตอร์ต่อแบบคลาสโคคจะทำให้มีช่วงปฏิบัติการของวงจรแคบ โดยเฉพาะเมื่อมอสทรานซิสเตอร์ทำงานในช่วงอิ่มตัว

3.4 วงจรคูณแบบพื้นฐาน

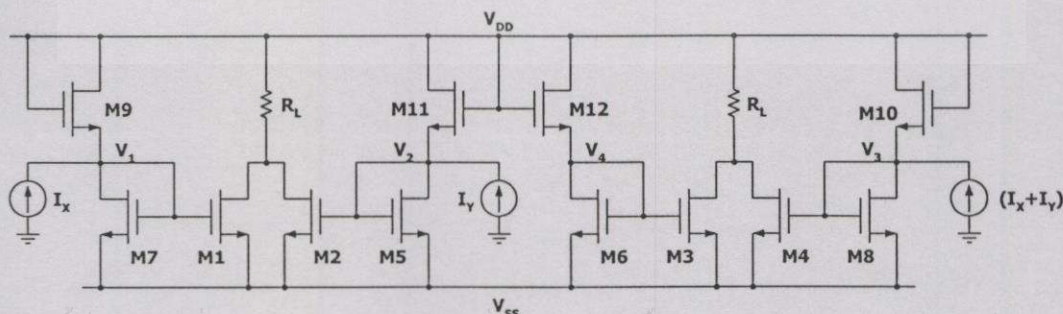
วงจรคูณแบบพื้นฐานจะประกอบขึ้นจากวงจรสะท้อนกระแสแบบพื้นฐานซึ่งเมื่อกำหนดให้ใช้มอสทุกตัวมีความกว้างและความยาวแขนแนลเท่ากันและทำงานและทำงานในช่วงอิ่มตัวซึ่งสามารถเขียนสมการกระแสได้ดังนี้

$$I_{DS} = K(V_{GS} - V_T)^2 ; 0 < V_{GS} - V_T \leq V_{DS} \tag{3.25}$$

เมื่อ $K = \mu C_{OX} \frac{W}{2L}$ และเมื่อกำหนดให้ I_{Di} คือกระแสเดรนของมอสทรานซิสเตอร์ตัวที่ i หลักการทำงานจะใช้วิธีการ Square-difference technique ซึ่งมีรูปแบบสมการคือ

$$[(V_x + V_y)^2 - V_x^2 - V_y^2] = 2V_x V_y \tag{3.26}$$

และจากวิธีการนี้จะเห็นว่าใช้วงจรกำลังสองสัญญาณกระแส 3 วงจร



รูปที่ 3.11 แสดงวงจรคูณแบบพื้นฐาน

รูปที่ 3.11 แสดงวงจรคุณแบบพื้นฐานซึ่งประกอบด้วยวงจรแปลงกระแสเป็นแรงดันแบบเชิงเส้นสามวงจร การแปลงกระแส I_X เป็นแรงดัน V_{in} ถูกกระทำโดยใช้มอสทรานซิสเตอร์ M7 และ M9 ซึ่งมีความสัมพันธ์ของกระแสตรงกับกระแส I_X ดังนี้

$$I_X = I_{D7} - I_{D9} \quad (3.27)$$

กำหนดให้ใช้ $V_{DD} = -V_{SS}$ จะได้

$$V_1 = \frac{I_X}{4K(V_{DD} - V_T)} \quad (3.28)$$

ในทำนองเดียวกันการแปลงสัญญาณกระแส I_Y เป็นแรงดัน V_2 ถูกกระทำโดยใช้มอสทรานซิสเตอร์ M5 และ M11 ซึ่งมีความสัมพันธ์คือ

$$V_2 = \frac{I_Y}{4K(V_{DD} - V_T)} \quad (3.29)$$

การแปลงสัญญาณ $(I_X + I_Y)$ เป็นแรงดัน V_3 ถูกกระทำโดยใช้มอสทรานซิสเตอร์ M6 และ M10 ซึ่งมีความสัมพันธ์คือ

$$V_3 = \frac{(I_X + I_Y)}{4K(V_{DD} - V_T)} \quad (3.30)$$

และมอสทรานซิสเตอร์ M8 และ M12 ต่อเป็นวงจรแบ่งแรงดันซึ่งสามารถเขียนสมการได้

$$V_4 = 0; V_{DD} = -V_{SS} \quad (2.31)$$

และสามารถเขียนสมการกระแสตรงของมอสทรานซิสเตอร์

$$I_{D1} = K(V_1 - V_{SS} - V_T)^2 \quad (3.32)$$

$$I_{D2} = K(V_2 - V_{SS} - V_T)^2 \quad (3.33)$$

$$I_{D3} = K(V_3 - V_{SS} - V_T)^2 \quad (2.34)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{D4} = K(V_4 - V_{SS} - V_T)^2 \quad (3.35)$$

เมื่อแทนสมการที่ (3.28)-(3.31) ลงในสมการที่ (3.32)-(3.35) เราสามารถเขียนสมการกระแสเดรนของ มอสมทรานซิสเตอร์ M1 ถึง M4 ได้ใหม่คือ

$$I_{D1} = K \left(\frac{I_X}{4K(V_{DD} - V_T)} - V_{SS} - V_T \right)^2 \quad (3.36)$$

$$I_{D2} = K \left(\frac{I_Y}{4K(V_{DD} - V_T)} - V_{SS} - V_T \right)^2 \quad (3.37)$$

$$I_{D3} = K \left(\frac{(I_X + I_Y)}{4K(V_{DD} - V_T)} - V_{SS} - V_T \right)^2 \quad (3.38)$$

$$I_{D4} = K(-V_{SS} - V_T)^2 \quad (3.39)$$

แรงดันเข้าพุทของวงจรถูกคือ

$$V_O = [(I_{D1} + I_{D2}) - (I_{D3} - I_{D4})]R_L \quad (3.40)$$

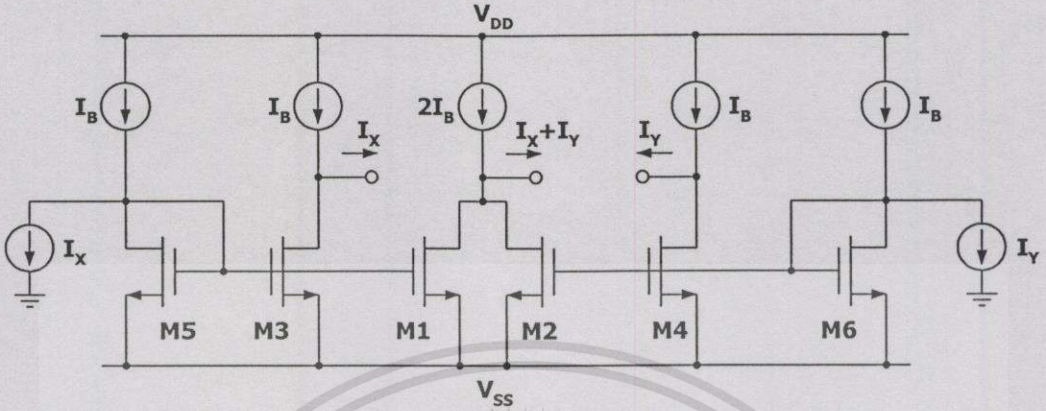
$$V_O = \frac{-I_X I_Y R_L}{(8K(V_{DD} - V_T)^2)} \quad (3.41)$$

จากสมการที่ (3.41) จะแสดงได้ว่าวงจรรูปที่ 3.11 คือวงจรถูกสัญญาณระหว่าง I_X และ I_Y แต่ จากวงจรรูปที่ 3.11 จะเห็นว่าเราต้องการสัญญาณ $(I_X + I_Y)$ ดังนั้นต้องเพิ่มวงจรถูกสัญญาณดังกล่าวซึ่ง วงจรถูกจะนำมาใช้คือวงจรถูกคัลลอกกระแส สำหรับในวิทยานิพนธ์นี้จะกล่าวถึงสองแบบ โดยมีเนื้อหา ดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 วงจรคัดลอกสัญญาณอย่างง่าย



รูปที่ 3.12 แสดงวงจรคัดลอกสัญญาณอย่างง่าย

วงจรคัดลอกสัญญาณกระแสประกอบด้วยวงจรสะท้อนกระแสแบบสองเข้าพุทจำนวนสองวงจร โดยสัญญาณอินพุทของวงจรคัดลอกกระแสสัญญาณอินพุทของวงจรคัดลอกกระแสคือ I_X และ I_Y ส่วนสัญญาณเข้าพุทของวงจรคัดลอกกระแสคือ I_X, I_Y และ (I_X+I_Y)

3.6 วงจรคัดลอกสัญญาณแบบที่สอง

วงจรคัดลอกสัญญาณแบบที่สองจะออกแบบวงจร โดยให้วงจรหนึ่งวงจรแต่สามารถทำงานสองหน้าที่ หรือให้สองเข้าพุทโดยในวงจรคัดลอกสัญญาณกระแสแบบแบบที่สองในรูปที่ 4 นี้ทำหน้าที่สองอย่างคือ

1. สร้างสัญญาณ $K \left(\frac{I_X}{4K(V_{DD} - V_T)} - V_{SS} - V_T \right)^2 + K \left(\frac{I_Y}{4K(V_{DD} - V_T)} - V_{SS} - V_T \right)^2$

และ

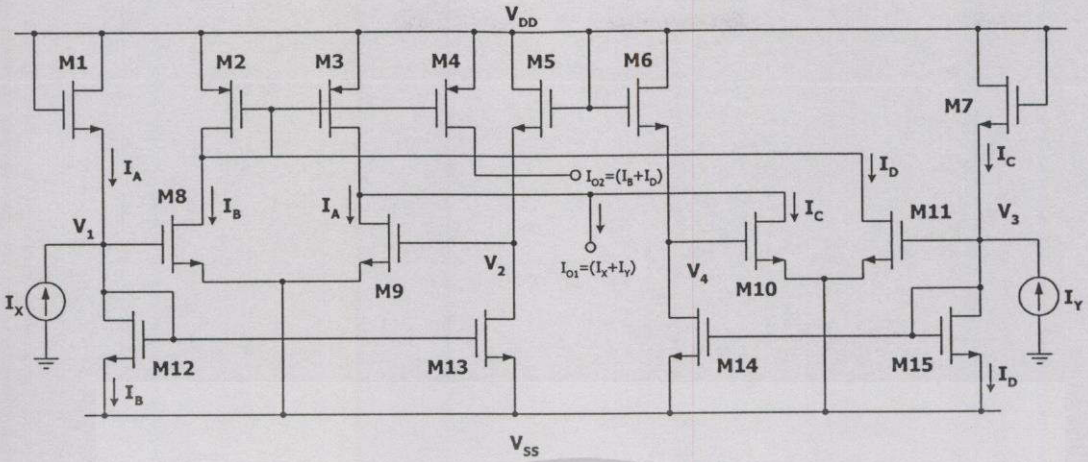
2. สร้างสัญญาณ (I_X+I_Y)

การทำงานของวงจรในรูปที่ 2.13 สามารถทำความเข้าใจได้โดยง่ายโดยอาศัยกระแสและแรงดันที่สมมติขึ้น ($I_A, I_B, I_C, I_D, V_1, V_2, V_3$ และ V_4) โดยความสัมพันธ์ของกระแสอินพุท (I_X และ I_Y) กับแรงดัน V_1, V_2, V_3 และ V_4 คือ

$$I_X = I_B - I_A \tag{3.42}$$

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.13 แสดงวงจรคัตลอกสัญญาณแบบที่สอง

เมื่อกำหนดใช้ $V_{DD} = -V_{SS}$ ดังนั้นจะได้

$$V_1 = \frac{I_X}{4K(V_{DD} - V_T)} \tag{3.43}$$

เมื่อสมมติทรานซิสเตอร์ชนิด N-Channel ทุกตัวมีขนาดเท่ากันจะได้สมการคือ

$$V_2 = \frac{-I_X}{4K(V_{DD} - V_T)} \tag{3.44}$$

$$I_Y = I_D - I_C \tag{3.45}$$

ใช้สมการที่ (3.25) ดังนั้นจะได้สมการ

$$V_3 = \frac{I_Y}{4K(V_{DD} - V_T)} \tag{3.46}$$

$$V_4 = \frac{-I_Y}{4K(V_{DD} - V_T)} \tag{3.47}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความสัมพันธ์ของกระแสเข้าพุทกับแรงดันที่สมมติขึ้นคือ

$$I_{O1} = I_X - I_Y \quad (3.48)$$

$$I_{O2} = I_B + I_D \quad (3.49)$$

ใช้สมการที่ (3.25) จะได้สมการคือ

$$I_{O2} = K(V_1 - V_{SS} - V_T)^2 + K(V_3 - V_{SS} - V_T)^2 \quad (3.50)$$

แทนสมการ (3.43) และสมการ (3.46) ลงในสมการที่ (3.50) จะได้สมการ

$$I_{O2} = K \left(\frac{I_X}{4K(V_{DD} - V_T)} - V_{SS} - V_T \right)^2 + K \left(\frac{I_Y}{4K(V_{DD} - V_T)} - V_{SS} - V_T \right)^2 \quad (3.51)$$

วงจรตัดลอคสัญญาณทั้งสองแบบที่กล่าวถึงในหัวข้อ 3.5 และ 3.6 จะถูกนำไปใช้สร้างเป็นวงจรคูณสัญญาณในบทที่ 4 ต่อไป

3.7 สรุป

ในบทนี้ได้กล่าวถึงหลักการคูณสัญญาณพื้นฐานซึ่งวงจรเบื้องต้นที่จะนำมาใช้คือวงจรแบบดิฟเฟอเรนเชียล โดยในบทนี้ได้เริ่มจากนำมาสร้างเป็นวงจรคูณสองควอดแดนท์และนำวงจรคูณสองควอดแดนท์นั้นมาสร้างเป็นวงจรคูณสี่ควอดแดนท์ จากนั้นจึงได้กล่าวถึงวงจรสะท้อนกระแส วงจรตัดลอคสัญญาณสองวงจร โดยวงจรเหล่านี้คือวงจรที่นำมาใช้สร้างวงจรคูณสัญญาณในบทต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

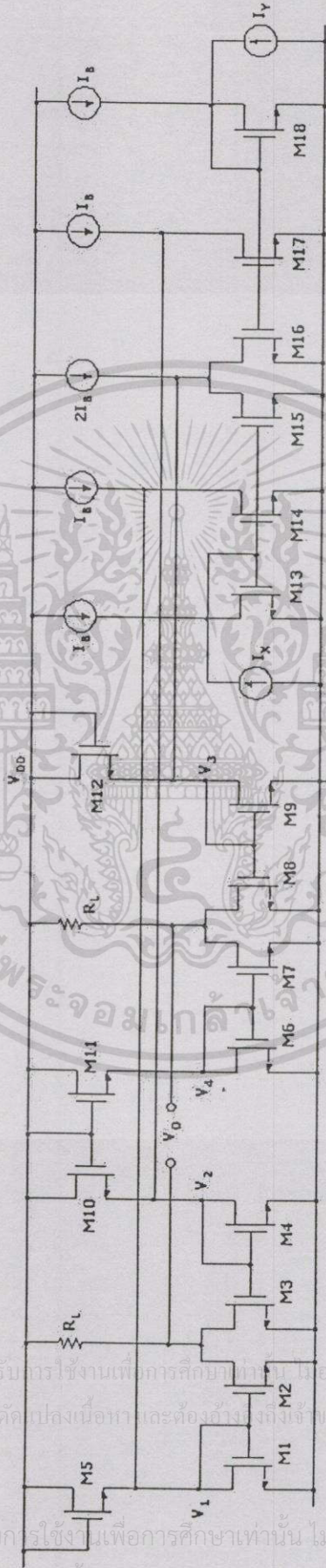
วงจรถวลสัญญาณโหมดกระแสใช้แหล่งจ่ายแรงดันต่ำ

4.1 บทนำ

วงจรถวลสัญญาณมีการนำไปใช้งานในการประมวลผลสัญญาณแบบอนาล็อกอย่างกว้างขวาง เช่น การเร็คติไฟล์ การคูณและ การหาร การมอดูเลตและการดีมอดูเลต และการแปลงความถี่เป็นต้น ในการออกแบบนิยามทำกันในทั้งสองโหมดคือโหมดแรงดัน (Voltage mode) และโหมดกระแส (Current mode) โหมดแรงดันเป็นโหมดที่รู้จักและใช้งานกันมานานแล้วเพราะแหล่งกำเนิดสัญญาณส่วนมากจะเป็นแรงดันจึงทำให้สามารถนำสัญญาณเหล่านั้นมาใช้ได้โดยตรง ส่วนการทำงานในโหมดกระแสคือสัญญาณที่ป้อนให้กับอินพุตจะเป็นสัญญาณที่เป็นกระแสซึ่งในปัจจุบันนี้ได้รับความสนใจมากเพราะทำให้สามารถลดการใช้แหล่งจ่ายแรงดันลงมาได้และจะทำให้วงจรมีค่าพิสัยพลวัต (Dynamic range) กว้างขึ้น ดังนั้นวิทยานิพนธ์ในนี้จึงได้ออกแบบวงจรถวลสัญญาณที่ใช้แหล่งจ่ายแรงดันต่ำที่ทำงานในโหมดกระแส ซึ่งการลดใช้แหล่งจ่ายแรงดันต่ำจะหมายถึงการลดการใช้กำลังงานของวงจรถวลสัญญาณได้โดยตรงโดยใช้เทคโนโลยีซีมอสโดยการออกแบบจะใช้หลักการของวงจรรวมเพื่อให้สามารถนำไปสร้างเป็นวงจรรวมได้ด้วยเทคโนโลยี VLSI

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.1 วงจรดูณสัญญาณ โหมดกระแสใช้แรงดันต่ำแบบที่หนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 วงจรคุณลักษณะโหมดกระแสใช้แหล่งจ่ายแรงดันต่ำแบบที่หนึ่ง

เมื่อนำวงจรคุณลักษณะเบื้องต้นในรูปที่ 3.11 และวงจรคัตลอกคุณลักษณะในรูปที่ 3.12 มารวมกันโดยนำเอาพู่ทของวงจรรูปที่ 3.12 ต่อเข้ากับอินพุทของวงจรรูปที่ 3.11 จะทำให้ได้วงจรคุณลักษณะแบบสี่ควอดแรนท์ที่ใช้แรงดันต่ำโดยทำงานในโหมดกระแสแสดงได้ดังรูปที่ 4.1 และจากวงจรคุณลักษณะในรูปที่ 4.1 จะสามารถแสดงสมการได้คือ

$$V_o = [(I_{D1} + I_{D2}) - (I_{D3} - I_{D4})]R_L \quad (4.1)$$

$$V_o = \frac{-I_X I_Y R_L}{(8K(V_{DD} - V_T)^2)} \quad (4.2)$$

ซึ่งสมการทั้งสองนี้คือสมการของวงจรคุณลักษณะเบื้องต้นที่กล่าวถึงในบทที่ 3 นั้นเองเพียงแต่วงจรในรูปที่ 4.1 นี้ได้เพิ่มวงจรคัตลอกคุณลักษณะเพื่อสร้างสัญญาณ $I_X + I_Y$ เข้าไปเท่านั้น

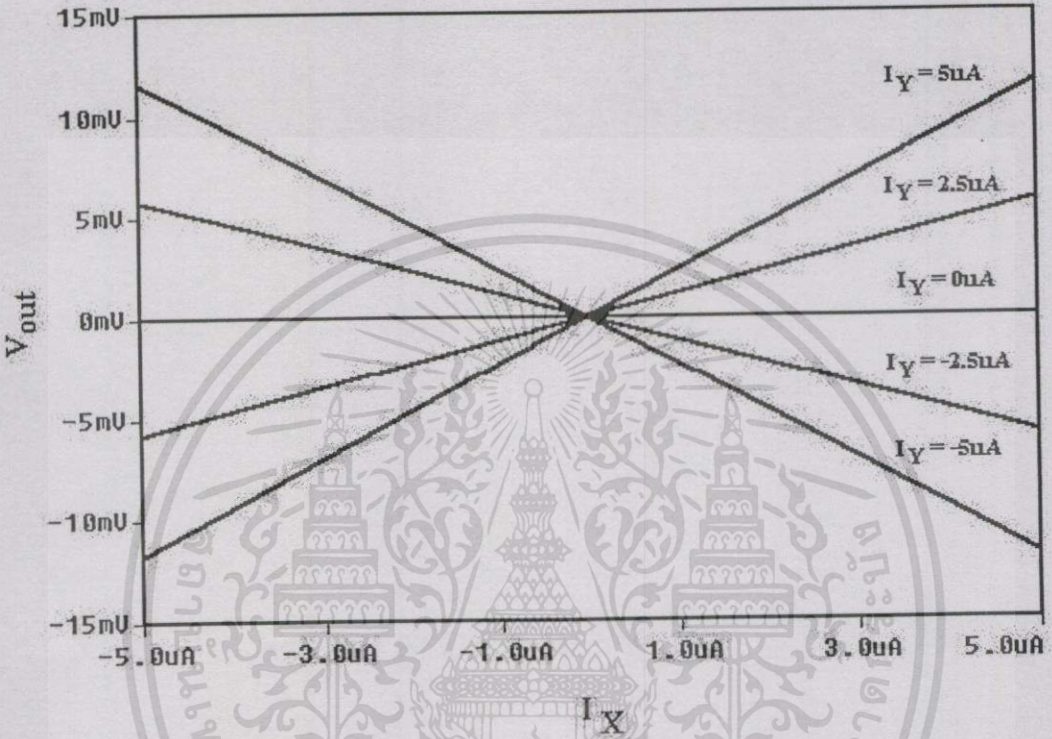
4.3 การจำลองและผลการจำลองการทำงานของวงจรคุณลักษณะโหมดกระแสใช้แหล่งจ่ายแรงดันต่ำแบบที่หนึ่ง

เมื่อนำวงจรในรูปที่ 4.1 มาทดสอบด้วยโปรแกรม PSpice โดยวงจรออกแบบโดยใช้พารามิเตอร์ของซีมอสขนาด $0.8 \mu\text{m}$ Level 3 ของ MOSIS โดยมอสทรานซิสเตอร์มีขนาดความกว้างและความยาวคือ NMOS มีค่า W/L เท่ากับ $10 \mu\text{m} / 10 \mu\text{m}$ และ PMOS เท่ากับ $100 \mu\text{m} / 10 \mu\text{m}$ โดยกำหนดแหล่งจ่ายแรงดัน $V_{DD} = -V_{SS} = 1$ โวลต์, R_L เท่ากับ $1 \text{ k}\Omega$, และแหล่งจ่ายกระแส $I_B = 15 \mu\text{A}$ โดยผลการจำลองมีดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.1 การจำลองวัดช่วงปฏิบัติงานทางอินพุทของวงจร

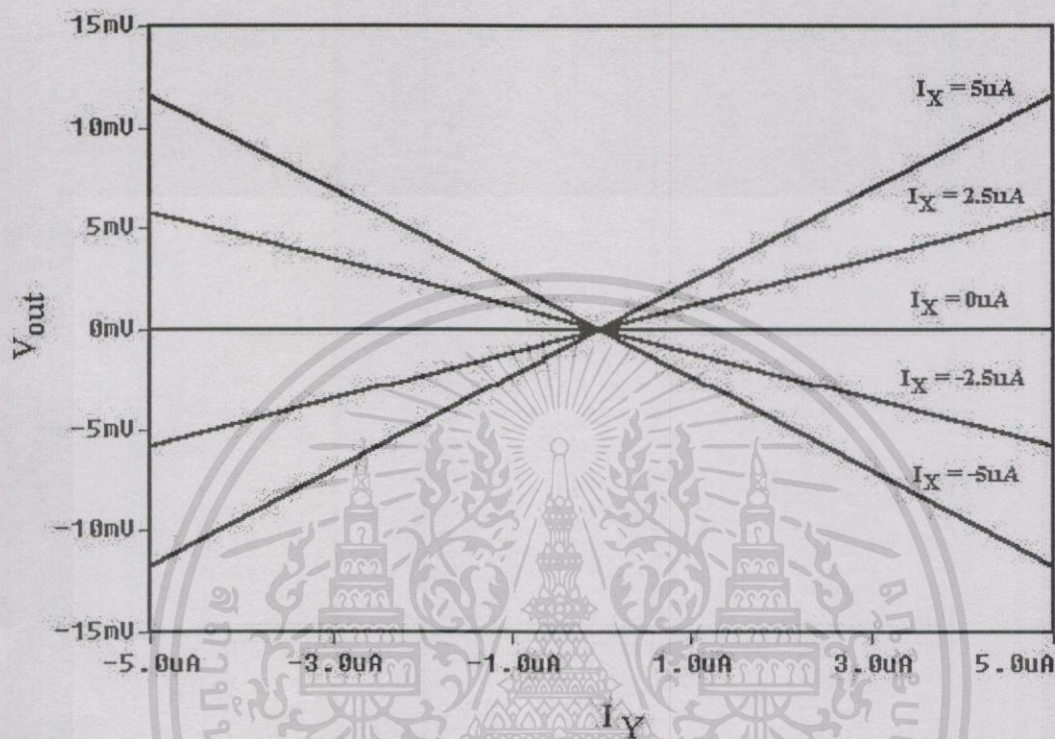


รูปที่ 4.2 แสดงผลการจำลองทางคิซีของวงจรเมื่อ I_x แปรค่าจาก $-5\mu A$ ถึง $+5\mu A$ และ I_y แปรค่าจาก $-5\mu A$ ถึง $+5\mu A$ โดยลดลงทีละ $2.5\mu A$

รูปที่ 4.2 แสดงผลการจำลองของวงจรที่กระทำในโหมดคิซีโดยได้ I_x แปรค่าจาก $-5\mu A$ ถึง $5\mu A$ ส่วน I_y มีค่าอยู่ในช่วง $-5\mu A$ ถึง $5\mu A$ โดย I_y ลดลงทีละ $2.5\mu A$ จากการจำลองแรงดันที่เข้าพุทอยู่ในช่วง -10 mV ถึง $+10\text{ mV}$ ที่สมมาตรกันดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 แสดงผลการจำลองทางดิจิทัลของวงจรเมื่อ I_Y แปรค่าจาก $-5 \mu A$ ถึง $+5 \mu A$ และ I_X แปรค่าจาก $-5 \mu A$ ถึง $+5 \mu A$ โดยเพิ่มขึ้นทีละ $2.5 \mu A$

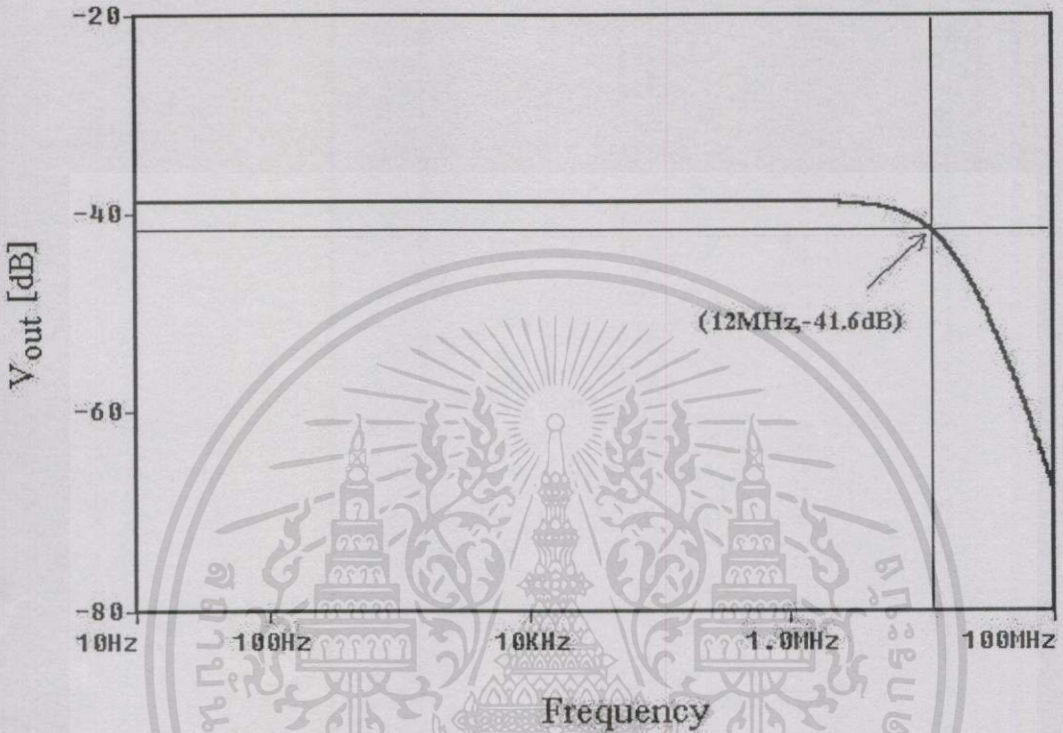
รูปที่ 4.3 ได้กระทำตรงข้ามกับการจำลองในรูปที่ 4.2 โดยได้ให้ I_Y แปรค่าจาก $-5 \mu A$ ถึง $+5 \mu A$ ส่วน I_X มีค่าอยู่ในช่วง $-1 \mu A$ ถึง $1 \mu A$ โดย I_X เพิ่มขึ้นทีละ $0.5 \mu A$ จากการจำลองแรงดันที่เข้าพุทอยู่ในช่วง $-8 mV$ ถึง $+8 mV$ ซึ่งการจำลองวงจรมีความเป็นเชิงเส้นดี

จากผลการจำลองในรูปที่ 4.2 และรูปที่ 4.3 วงจรที่นำเสนอนี้มีค่าพิสัยพลวัตคืออินพุท I_Y และอินพุท I_X มีช่วงปฏิบัติงานที่เป็นเชิงเส้นดีที่สุดคือ $-5 \mu A$ ถึง $+5 \mu A$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.2 การวิเคราะห์การตอบสนองความถี่

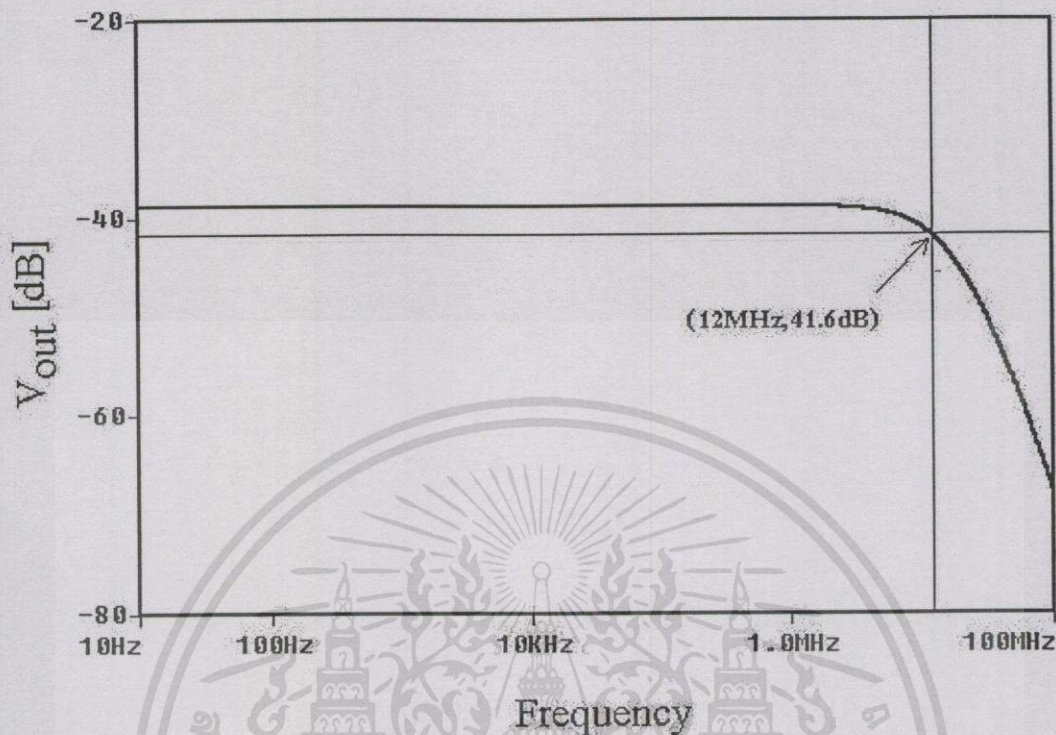


รูปที่ 4.4 แสดงผลการตอบสนองความถี่ของวงจรเมื่อ $I_x = 5\mu A \sin \omega t$ และ $I_y = 5\mu A_{DC}$

จากรูปที่ 4.4 และรูปที่ 4.5 เป็นผลการจำลองการตอบสนองความถี่ของวงจร จากผลการจำลองการทำงาน อินพุต I_y มีช่วงความถี่ปฏิบัติงาน 26.7 MHz ส่วนที่อินพุต I_x มีช่วงความถี่ปฏิบัติงาน 18.4 MHz โดยได้ทำการจำลองในโหมด AC ของโปรแกรม PSpice

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 แสดงผลการตอบสนองความถี่ของวงจรเมื่อ $I_X = 20 \mu_{DC}$ และ $I_Y = 20 \mu \sin \omega t$

4.4 วงจรคุณสมบัติโหมดกระแสใช้แหล่งจ่ายแรงดันต่ำแบบที่สอง

เมื่อนำวงจรคัตลอกสัญญาณแบบที่สองรูปที่ 3.13 มาเพิ่มวงจรกำลังสองของสัญญาณ ($I_X + I_Y$) ทำให้ได้วงจรคุณสมบัติโหมดกระแสที่ใช้แหล่งจ่ายแรงดันต่ำแบบที่สองดังแสดงในรูปที่ 4.6 จากรูปที่ 4.6 วงจรจะได้แรงดัน V_5 และ V_6 คือ

$$V_4 = \frac{(I_Y - I_X)}{4K(V_{DD} - V_T)} \quad (4.3)$$

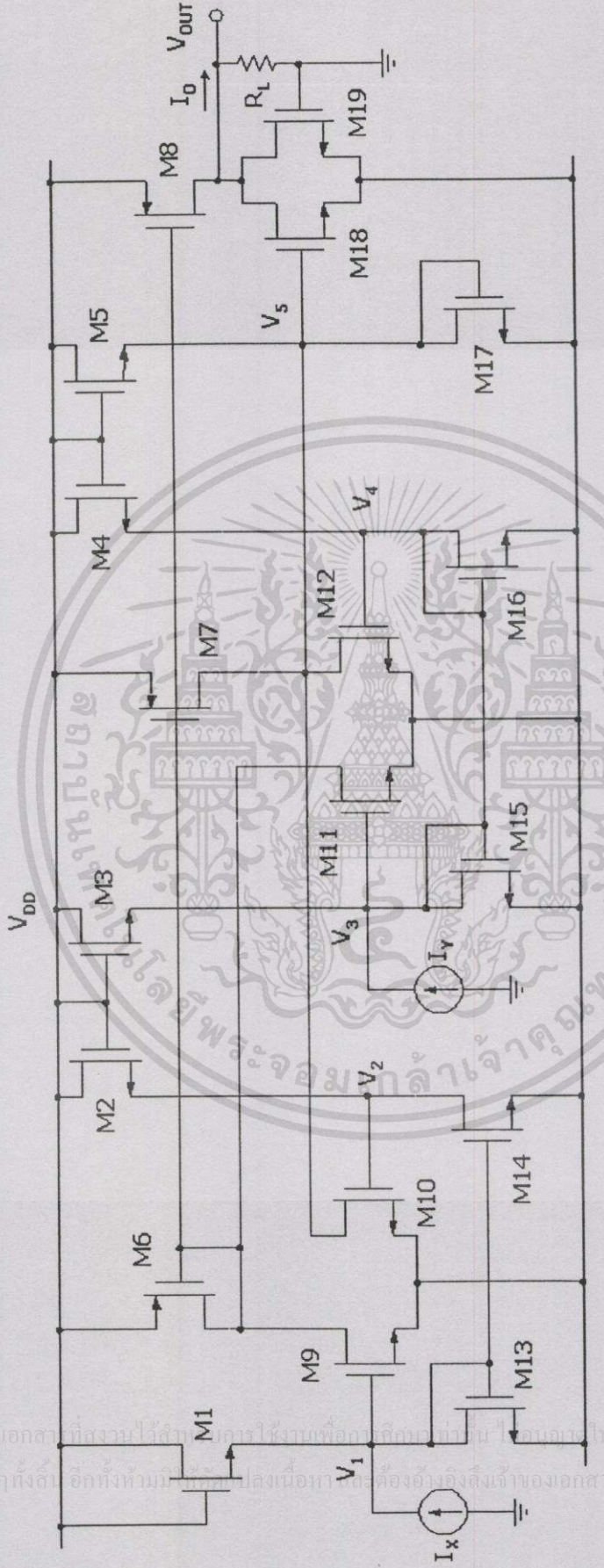
กระแสเดรนของ M18 และ M19 คือ

$$I_{D18} = K \left(\frac{(I_X + I_Y)}{4K(V_{DD} - V_T)} - V_{SS} - V_T \right)^2 \quad (4.4)$$

และ

$$I_{D19} = K(-V_{SS} - V_T)^2 \quad (4.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 วงจรอุณหภูมิตัวคูณ โหมดกระแสเสถียรแหล่งจ่ายแรงดันต้นแบบที่สอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสเข้าพุทของวงจรถูกตัดสัญญาณแบบที่สองคือ

$$I_O = I_{O1} - I_{D18} - I_{D19} \tag{4.6}$$

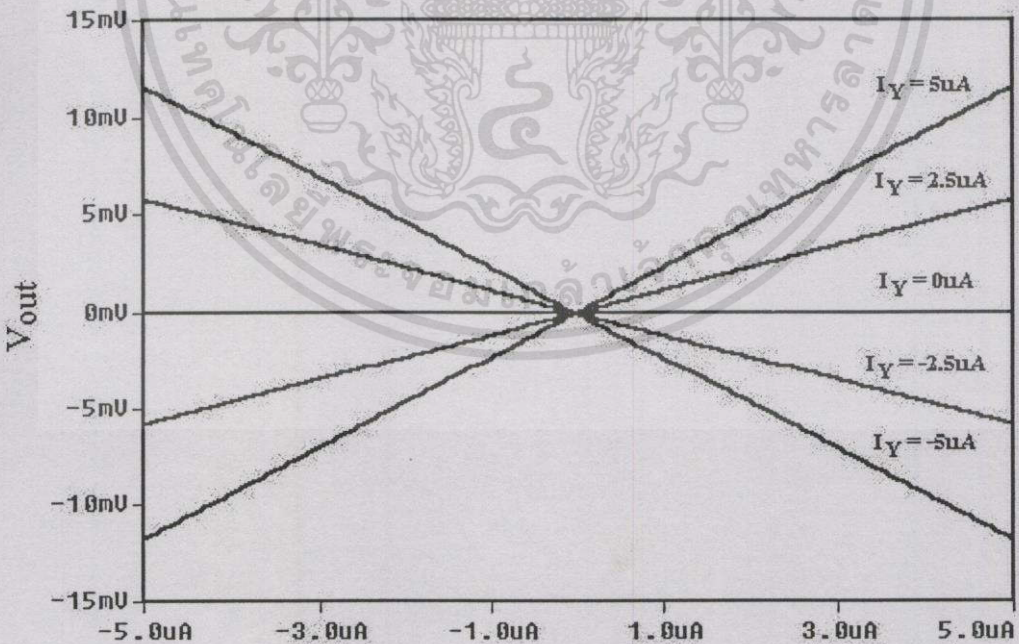
และ

$$I_O = \frac{-I_X I_Y}{[8K(V_{DD} - V_T)^2]} \tag{4.7}$$

4.5 การจำลองและผลการจำลองการทำงานของวงจรถูกตัดสัญญาณโหมดกระแสใช้แหล่งจ่ายแรงดันต่ำแบบที่สอง

เมื่อนำวงจรในรูปที่ 4.6 มาทดสอบด้วยโปรแกรม PSpice โดยวงจรถูกตัดแบบโดยใช้พารามิเตอร์ของซีมอสขนาด 0.8 μm Level 3 ของ MOSIS โดยมอสทรานซิสเตอร์มีขนาดความกว้างและความยาวคือ NMOS มีค่า W/L เท่ากับ $10 \mu\text{m} / 10 \mu\text{m}$ และ PMOS เท่ากับ $100 \mu\text{m} / 10 \mu\text{m}$ โดยกำหนดแหล่งจ่ายแรงดัน $V_{DD} = -V_{SS} = 1$ โวลต์ R_L เท่ากับ $1 \text{ k}\Omega$ และแหล่งจ่ายกระแส $I_B = 15 \mu\text{A}$ โดยผลการจำลองมีดังนี้

4.5.1 การจำลองวัดช่วงปฏิบัติงานทางอินพุทของวงจร



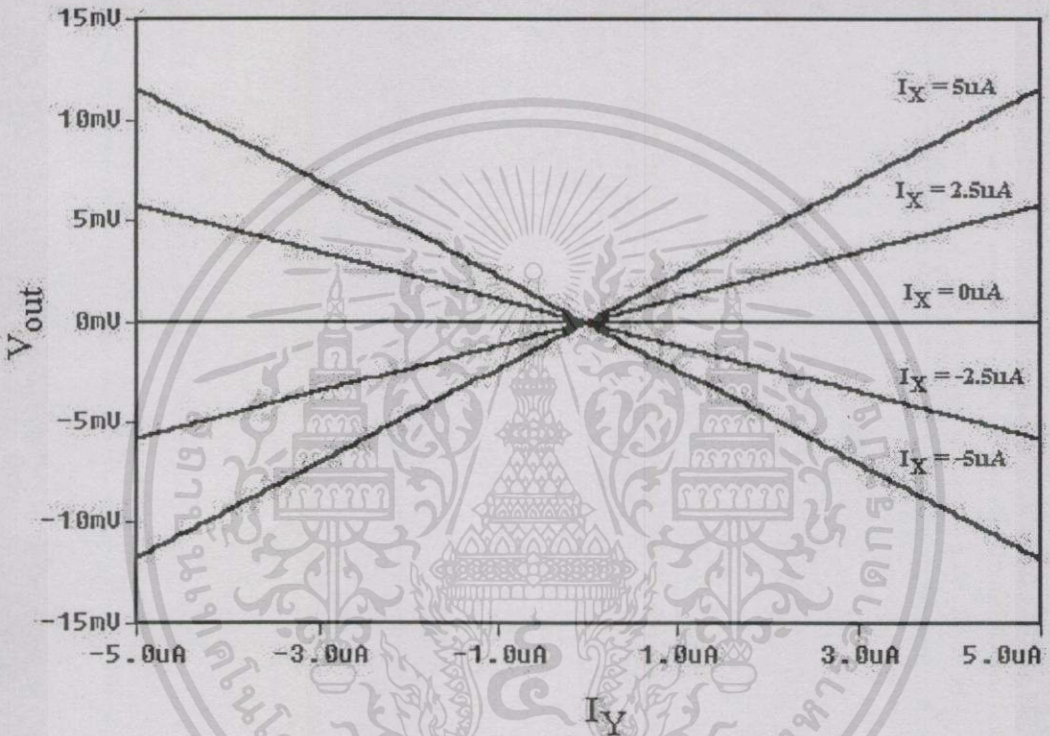
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษา I_X ขึ้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.7 แสดงผลการจำลองทางดิจิทัลของวงจรเมื่อ I_X แปรค่าจาก $-5 \mu\text{A}$ ถึง $+5 \mu\text{A}$ และ I_Y แปร

ค่าจาก $-5 \mu\text{A}$ ถึง $+5 \mu\text{A}$ โดยลดลงทีละ $2.5 \mu\text{A}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.7 แสดงผลการจำลองของวงจรที่กระทำในโหมดดิซีโดยได้ I_X แปรค่าจาก $-5\mu\text{A}$ ถึง $5\mu\text{A}$ ส่วน I_Y มีค่าอยู่ในช่วง $-5\mu\text{A}$ ถึง $5\mu\text{A}$ โดย I_Y ลดลงทีละ $2.5\mu\text{A}$ จากการจำลองแรงดันที่เอาพุทอยู่ในช่วง -10mV ถึง $+10\text{mV}$ ที่สมมาตรกันดี

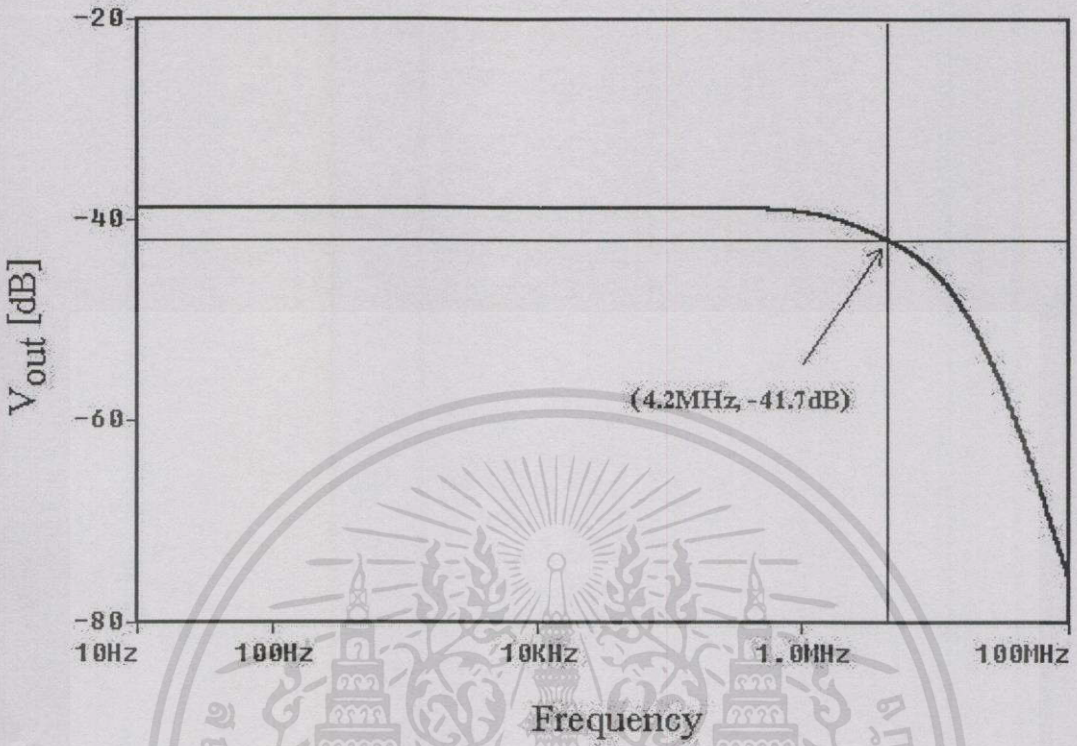


รูปที่ 4.8 แสดงผลการจำลองทางดิซีของวงจรเมื่อ I_Y แปรค่าจาก $-5\mu\text{A}$ ถึง $+5\mu\text{A}$ และ I_X แปรค่าจาก $-5\mu\text{A}$ ถึง $+5\mu\text{A}$ โดยเพิ่มขึ้นทีละ $2.5\mu\text{A}$

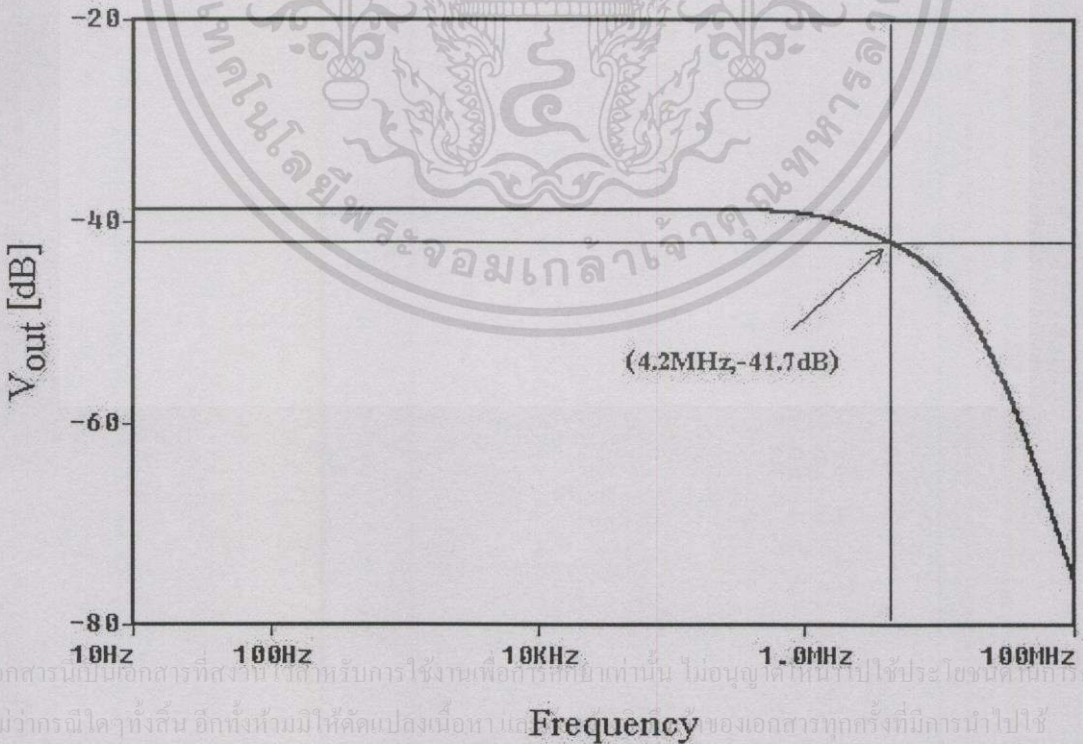
รูปที่ 4.8 ได้กระทำตรงข้ามกับการจำลองในรูปที่ 4.2 โดยได้ให้ I_Y แปรค่าจาก $-5\mu\text{A}$ ถึง $+5\mu\text{A}$ ส่วน I_X มีค่าอยู่ในช่วง $-5\mu\text{A}$ ถึง $5\mu\text{A}$ โดย I_X เพิ่มขึ้นทีละ $2.5\mu\text{A}$ จากการจำลองแรงดันที่เอาพุทอยู่ในช่วง -8mV ถึง $+8\text{mV}$ ซึ่งการจำลองวงจรมีความเป็นเชิงเส้นดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า จากผลการจำลองในรูปที่ 4.7 และรูปที่ 4.8 วงจรที่นำเสนอนี้มีค่าพิสัยพลวัตคืออินพุท I_Y และ อินพุท I_X มีช่วงปฏิบัติงานที่เป็นเชิงเส้นดีที่สุดคือ $-5\mu\text{A}$ ถึง $+5\mu\text{A}$

4.5.2 การวิเคราะห์การตอบสนองความถี่



รูปที่ 4.9 แสดงผลการตอบสนองความถี่ของวงจรเมื่อ $I_x = 5\mu A \sin \omega t$ และ $I_y = 5\mu A_{dc}$

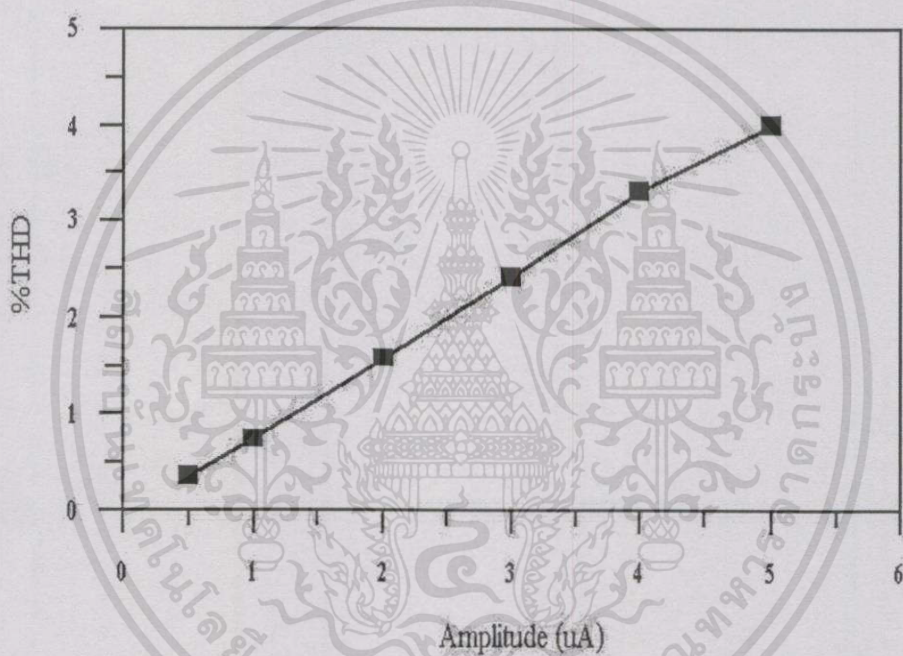


รูปที่ 4.10 แสดงผลการตอบสนองความถี่ของวงจรเมื่อ $I_x = 20\mu_{dc}$ และ $I_y = 20\mu \sin \omega t$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.9 และรูปที่ 4.10 เป็นผลการจำลองการตอบสนองความถี่ของวงจร จากผลการจำลองการทำงาน อินพุต I_Y มีช่วงความถี่ปฏิบัติงาน 26.7 MHz ส่วนที่อินพุต I_X มีช่วงความถี่ปฏิบัติงาน 18.4 MHz โดยได้ทำการจำลองในโหมด AC ของโปรแกรม PSpice

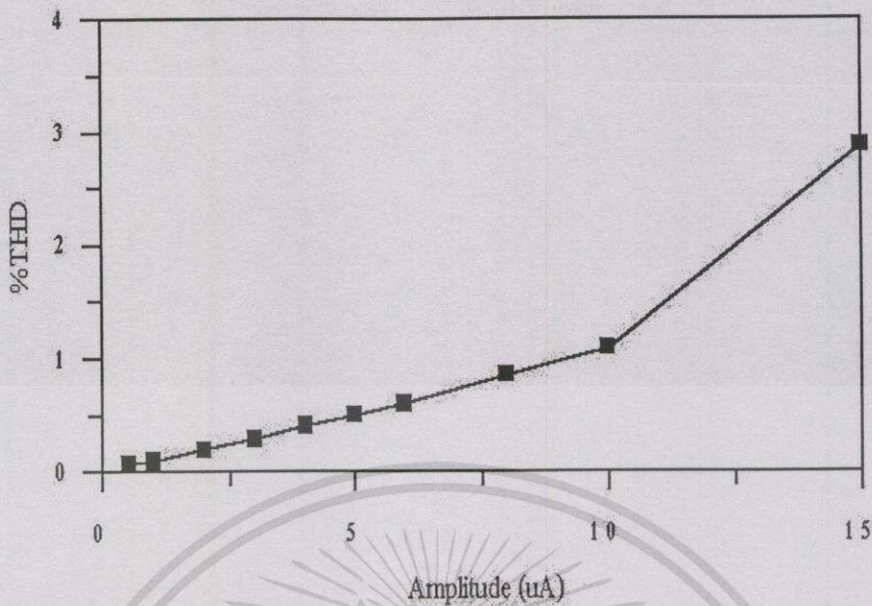
4.6 การวิเคราะห์หาค่าความเป็นเชิงเส้นของวงจร



รูปที่ 4.11 แสดงค่าเปอร์เซ็นต์ THD ต่อขนาดของกระแสอินพุตวงจรคุณลักษณะแบบที่หนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.12 แสดงค่าเปอร์เซ็นต์ THD ต่อขนาดของกระแสอินพุทวงจรถูกสัญญาณแบบที่สอง

4.7 สรุป

ในบทนี้เป็นเรื่องเกี่ยวกับวงจรถูกสัญญาณกระแสกับแรงดันที่นำเสนอโดยวงจรสามารถทำงานในแบบ โหมดผสม (Mixed mode) โดยวงจรประกอบขึ้นจากวงจรถูก โดยใช้ออสซิลเลเตอร์ที่ทำงานในช่วงไม้อิมิตัวและวงจรแปลงกระแสเป็นแรงดัน วงจรที่นำเสนอจะถูกจำลองการทำงานโดยโปรแกรม PSpice เพื่อตรวจสอบการทำงาน โดยการจำลองการทำงานได้วัดช่วงพิสัยพลวัต (Dynamic range) ของวงจร ช่วงการตอบสนองความถี่ของวงจร และค่าความเป็นเชิงเส้นของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

การประยุกต์ใช้งาน

5.1 บทนำ

ในบทนี้เป็นเรื่องของการประยุกต์ใช้งานวงจรคูณสัญญาณกระแสกับแรงดันแบบ 4 ควอดแรนท์ ซึ่งวงจรที่จะนำมาเป็นตัวอย่างของการประยุกต์ใช้งานในวิทยานิพนธ์นี้คือ วงจรบาลานซ์มอดูเลเตอร์ (Balanced modulator) และวงจรทวีความถี่สองเท่า (Frequency Doubler) ซึ่งเป็นวงจรที่มีความสำคัญกับระบบสื่อสารอย่างมาก

5.2 วงจรบาลานซ์มอดูเลเตอร์

วงจรบาลานซ์มอดูเลเตอร์เป็นวงจรที่มีการมอดูเลททางขนาด (Amplitude modulation : AM) ที่สามารถสร้างได้จากวงจรคูณแบบ 4 ควอดแรนท์ โดยสัญญาณความถี่สูง (High frequency sinusoidal carrier wave : i_c) ซึ่งสมมติเป็นสัญญาณพาหะจะถูกต่อเข้ากับขั้วอินพุตหนึ่ง ส่วนสัญญาณความถี่ต่ำ (Low frequency sinusoidal signal wave : i_m) จะถูกต่อเข้าที่อินพุตอีกอินพุตหนึ่ง โดยสมการของสัญญาณทั้งสองกำหนดได้คือ

สัญญาณพาหะ, i_c :

$$i_c = I_c \sin \omega_c t \quad (5.1)$$

เมื่อ I_c คือขนาดของกระแสไฟฟ้าของสัญญาณพาหะและ ω_c เป็นค่าความเร็วเชิงมุมมีค่าเท่ากับ $2\pi f_c$ โดยที่ f_c คือความถี่พาหะ

สัญญาณข่าวสาร (baseband), i_m :

$$i_m = I_m \sin \omega_m t \quad (5.2)$$

เมื่อ i_m เป็นสัญญาณความถี่ต่ำกว่าซึ่งเป็นสัญญาณที่จะนำมามอดูเลท ซึ่งอาจจะสมมติเป็นสัญญาณข่าวสาร I_m เป็นขนาดของสัญญาณข่าวสาร ω_m เป็นความเร็วเชิงมุมมีค่าเท่ากับ $2\pi f_m$ โดยที่ f_m คือความถี่ของสัญญาณข่าวสาร

จากวงจรคุณสมบัติสัญญาณโหมดกระแสที่ใช้แรงดันต่ำแบบที่สองที่นำเสนอในรูปที่ 4.6 จะกำหนดให้ขั้ว X เป็นอินพุทของสัญญาณพาหะและขั้ว Y จะเป็นอินพุทของสัญญาณข่าวสาร ดังนั้นแรงดันเอาต์พุทของวงจรคุณสมบัติสัญญาณจะถูกกำหนดอยู่ในรูปการผลคูณ

$$V_O = K I_X I_Y = K I_m I_C$$

$$V_O = K I_m I_C (\sin 2\pi f_m t)(\sin 2\pi f_c t) \quad (5.3)$$

จากสมการที่ (5.3) สามารถแสดงผลคูณของสัญญาณขาเข้าที่มีความแตกต่างกัน โดยสามารถจัดรูปใหม่โดยใช้คุณสมบัติพีชคณิตตรีโกณมิติ (Trigonometric Identity)

แทนสมการที่ (5.4) ลงในสมการที่ (5.3) จะได้

$$(\sin A)(\sin B) = \frac{1}{2} [\cos(A-B) - \cos(A+B)] \quad (5.4)$$

แทนสมการที่ (5.4) ลงในสมการที่ (5.3) เมื่อ $A = I_C$ และ $B = I_m$ จะได้

$$V_O = \frac{K}{2} I_m V_m [\cos 2\pi(f_C - f_m)t - \cos 2\pi(f_C + f_m)t] \quad (5.5)$$

เมื่อ K คือ scale factor ของวงจรคุณสมบัติสัญญาณ

จากสมการที่ (5.5) จะเห็นว่า V_O ประกอบด้วยสัญญาณโคไซน์ (Cosine wave) สองสัญญาณที่มีความแตกต่างกันจากทั้ง I_m หรือ I_C โดยสัญญาณโคไซน์ที่มีความถี่เป็น $f_C + f_m$ เรียกว่า ความถี่ผลรวม (Sum frequency) และสัญญาณโคไซน์ที่มีความถี่เป็น $f_C - f_m$ เรียกว่า ความถี่ผลต่าง (Difference frequency) ซึ่งถ้าแสดงผล V_O ดังกล่าวจะเป็นกราฟที่แสดงขนาดของพีคสัญญาณเป็นเส้นแนวตั้งเปลี่ยนแปลงตามความถี่ เราสามารถเรียกความถี่ผลรวมและความถี่ผลต่างของ V_O อีกอย่างหนึ่งว่าความถี่ด้านบน (Upper side frequency) และความถี่ด้านล่าง (Lower side frequency) ตามลำดับ โดยแสดงตำแหน่งของความถี่อยู่สูงและต่ำกว่าสัญญาณพาหะ

เพื่อการศึกษานี้ ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

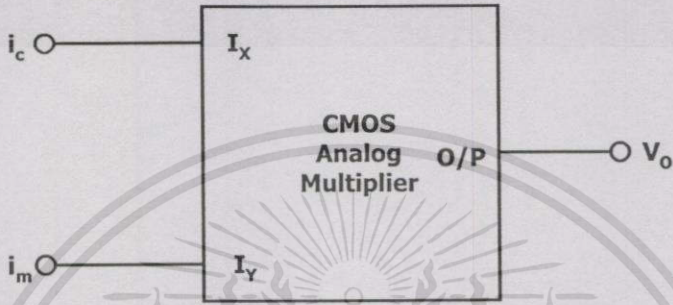
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.1 การจำลองการทำงาน

จากวงจรคูณสัญญาณกระแสกับแรงดันแบบ 4 ควอดแดนต์ในรูปที่ 4.6 จะนำมาใช้เป็นวงจรบาลานซ์มอดูเลเตอร์ ซึ่งสามารถเขียนเป็นสัญลักษณ์ได้ดังรูปที่ 5.1 โดยวงจรมีคุณสมบัติเหมือนวงจรในรูปที่ 4.6 ทุกประการ ความต้านทาน R_L เท่ากับ $1 \text{ k}\Omega$ วงจรใช้แหล่งจ่ายและกระแสไบอัสเท่าเดิมคือ $V_{DD} = -V_{SS} = 1 \text{ โวลต์}$ และ $I_B = 15 \mu\text{A}$ ตามลำดับ



รูปที่ 5.1 แสดงบล็อกวงจรบาลานซ์มอดูเลเตอร์ที่สร้างจากวงจรคูณสัญญาณ

จากวงจรรูปที่ 5.1 กำหนดให้สัญญาณกระแสอินพุต I_x เป็นสัญญาณรูปคลื่นไซน์ความถี่ 1 kHz มีแอมพลิจูดขนาด $5 \mu\text{A}_{pp}$ หรือสามารถเขียนเป็นสมการได้

$$I_x = 5 \mu\text{A} \sin 2000\pi t \quad (5.6)$$

ส่วนสัญญาณที่กำหนดให้เป็นสัญญาณพาหะเป็นแรงดันอินพุตแตกต่าง I_y เป็นสัญญาณรูปคลื่นไซน์ความถี่ 10 kHz มีแอมพลิจูดขนาด $5 \mu\text{A}_{pp}$ หรือสามารถเขียนเป็นสมการได้

$$I_y = 5 \mu\text{A} \sin 20000\pi t \quad (5.7)$$

ผลการจำลองการทำงานของวงจรจะได้แรงดันเอาต์พุต (V_o) ดังรูปที่ 5.2 ซึ่งสอดคล้องตามสมการคือ

$$V_o = I_o \cdot R_L = K I_x V_y \cdot I_L = K (\sin \omega_1 t)(\sin \omega_2 t) \cdot R_L \quad (5.8)$$

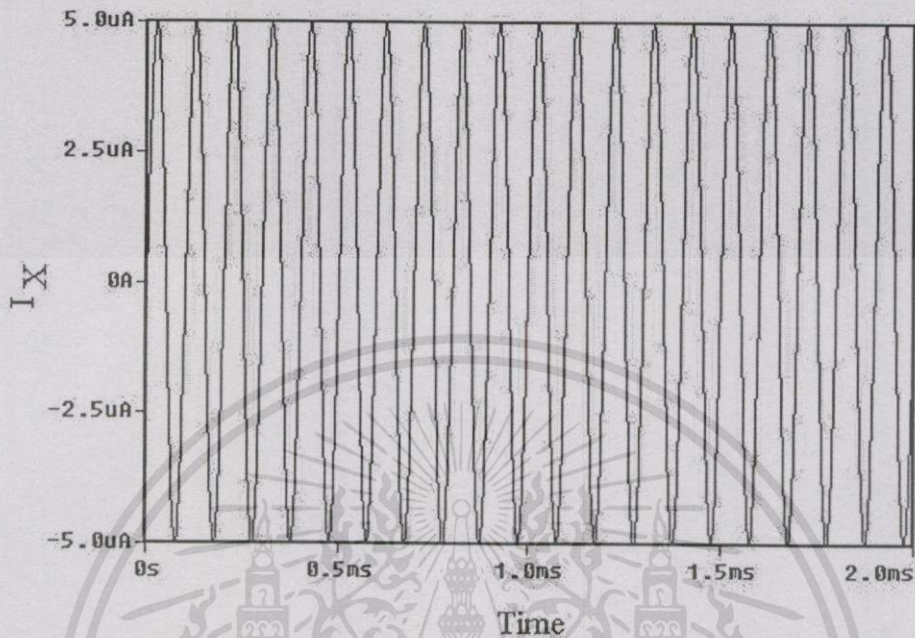
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_o = \frac{K}{2} [\cos(\omega_1 - \omega_2)t - \cos(\omega_1 + \omega_2)t] \cdot R_L \quad (5.9)$$

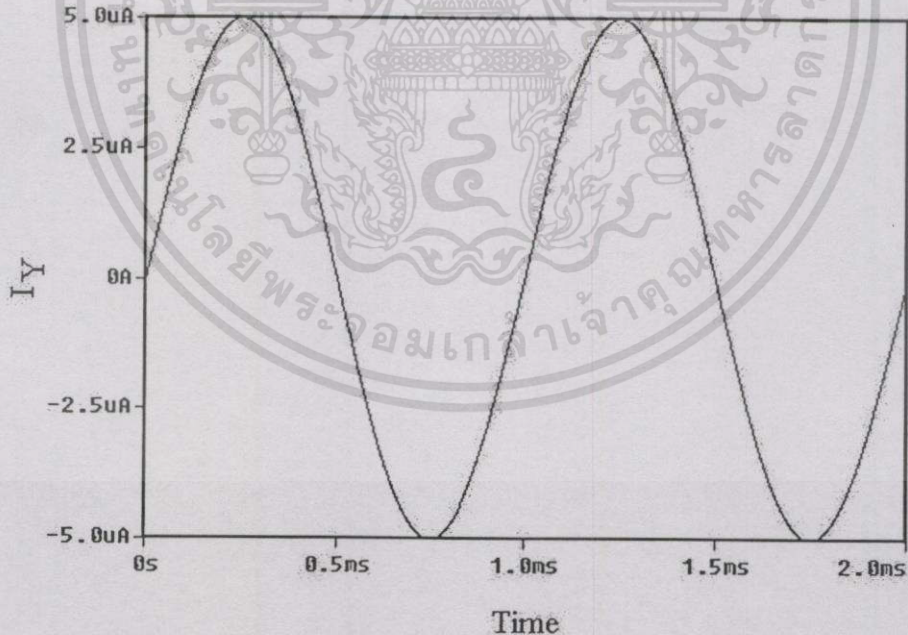
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.2 ผลการจำลองการทำงาน



(ก)



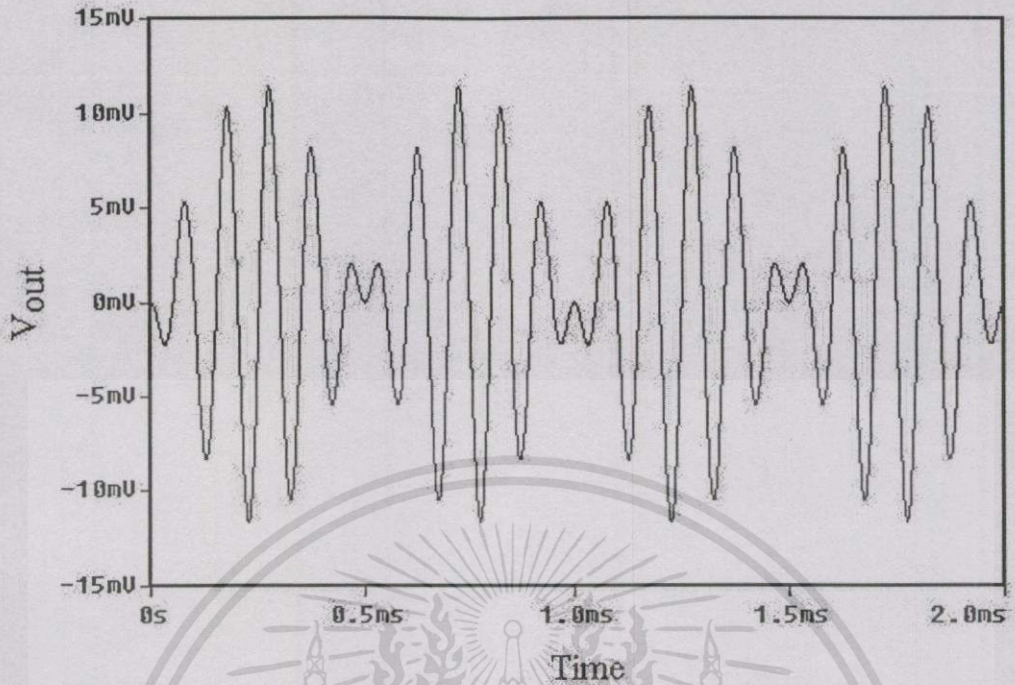
(ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูปที่ 5.2 แสดงสัญญาณที่จุดต่างๆ ของวงจรถาบาลานซ์มอดูเลเตอร์

(ก) สัญญาณอินพุต I_x ความถี่ 10 kHz ขนาด $5 \mu A_{p-p}$

(ข) สัญญาณอินพุต I_y ความถี่ 1 kHz ขนาด $5 \mu A_{p-p}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะผิดใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ค)

รูปที่ 5.2 (ต่อ) แสดงสัญญาณที่จุดต่าง ๆ ของวงจรบาตานซ่มอคูเลเตอร์

(ค) สัญญาณเข้าพุท V_o ขนาด 10 mV_{pp}

5.3 วงจรทวีความถี่

วงจรทวีความถี่เป็นวงจรที่ให้สัญญาณทางเข้าพุทที่มีความถี่เป็น 2 เท่าของสัญญาณทางอินพุท วงจรคูณสัญญาณแบบอนุภาคสามารถทำเป็นวงจรทวีความถี่ได้ โดยต่ออินพุทสองอินพุทของวงจรคูณแบบอนุภาคเข้าด้วยกันแล้วจ่ายสัญญาณให้กับอินพุทเป็นความถี่ค่าหนึ่ง เข้าพุทที่ได้คือสัญญาณความถี่ที่เป็นสองเท่ากับอินพุทซึ่งจะถูกกำหนดโดยสมการตรีโกณมิติ (Trigonometric Identity)

$$(\sin 2\pi ft)^2 = \frac{1}{2} - \frac{\cos 2\pi(2f)t}{2} \quad (5.10)$$

จากสมการที่ 5.10 ถ้ากำลังสองของสัญญาณไซน์ความถี่ สมมติ $f = 1 \text{ kHz}$ จะทำให้เกิดค่าลบของสัญญาณ โคไซน์ความถี่ $2f$ หรือ 2 kHz บวกกับเทอมค่า DC ขนาด $1/2$ ภาคนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

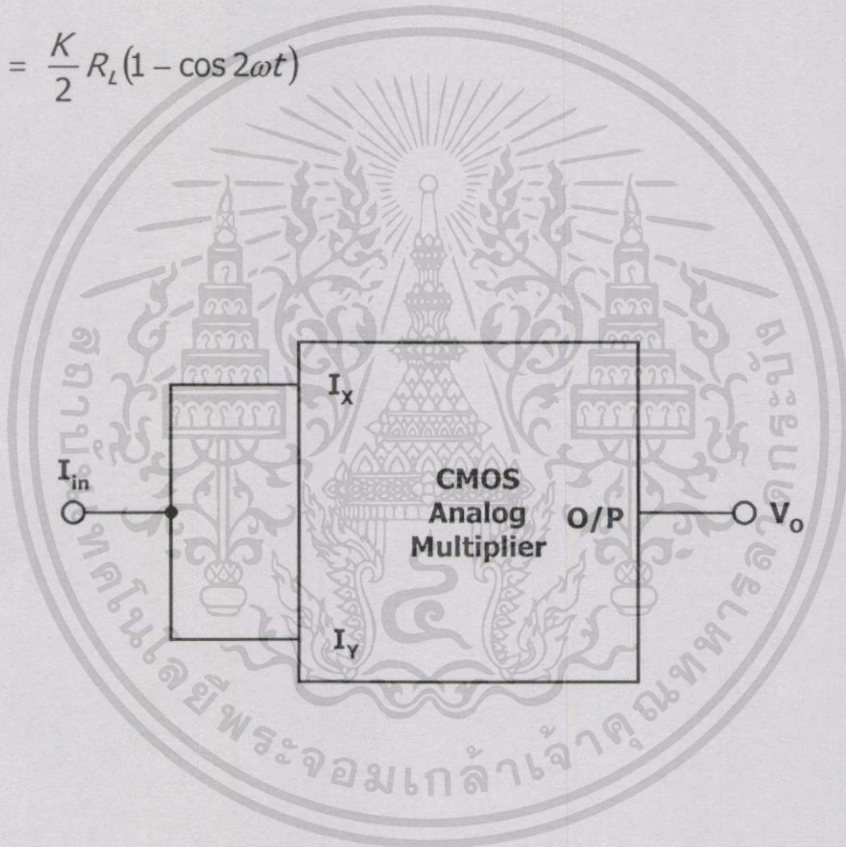
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3.1 การจำลองการทำงาน

การจำลองการทำงานวงจรทวีความถี่ด้วยโปรแกรม PSpice จะใช้บล็อกไดอะแกรมรูปที่ 5.3 โดยป้อนสัญญาณเป็นกระแสด้านขนาด $5 \mu\text{A}_{\text{p-p}}$ ความถี่ 1kHz ที่อินพุต I_x และ I_y แล้ววัดสัญญาณที่ V_{out} โดยวงจรคูณสัญญาณกระแสกับแรงดันจะมีคุณสมบัติเหมือนวงจรที่นำเสนอในรูปที่ 4.1 ทุกประการ ซึ่งผลการจำลองแสดงได้ดังรูปที่ 5.4 โดยสอดคล้องตามสมการดังนี้

$$V_{\text{out}} = KR_L I_x I_y = KR_L (\sin^2 \omega t)$$

$$V_{\text{out}} = \frac{K}{2} R_L (1 - \cos 2\omega t) \quad (5.11)$$

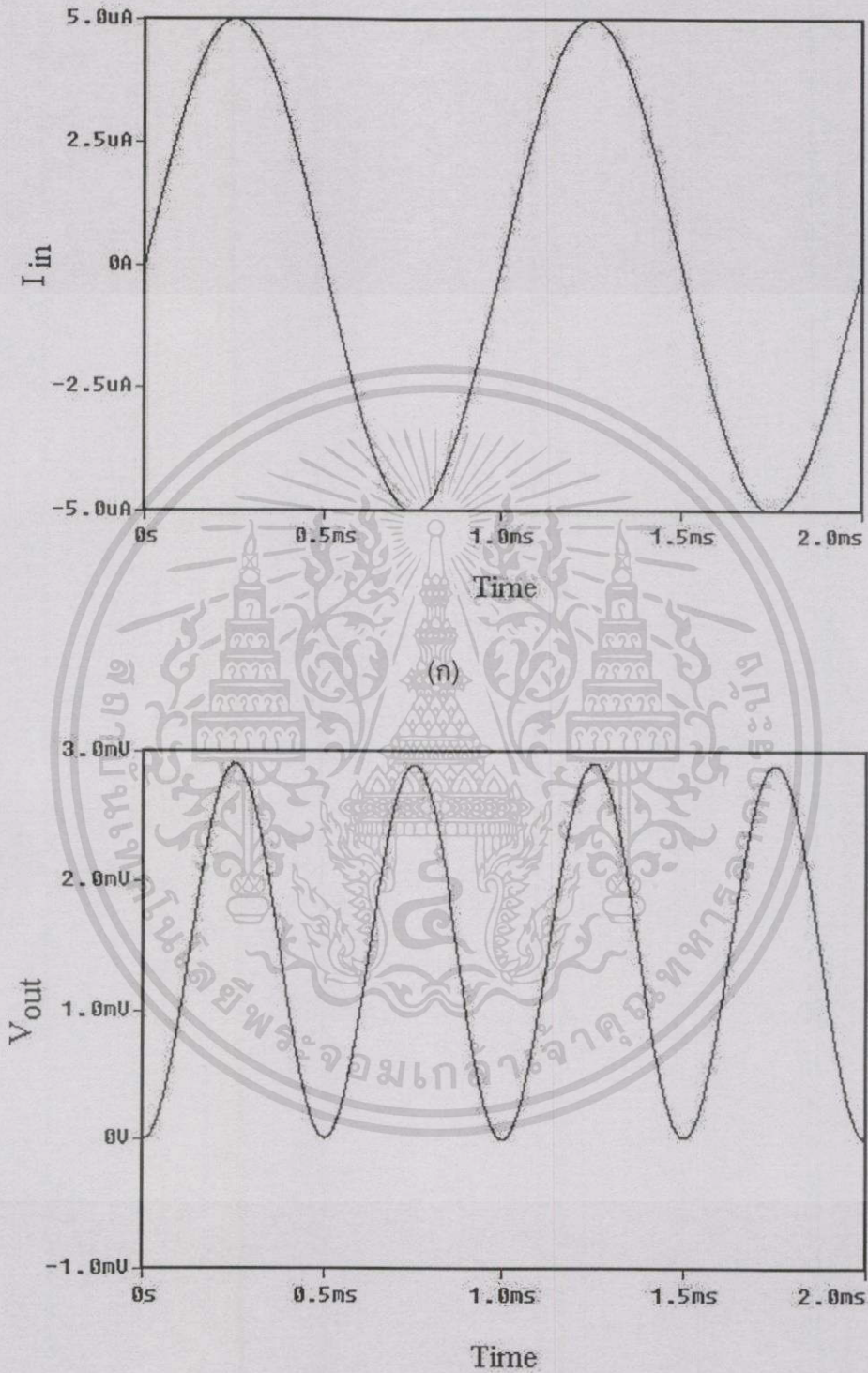


รูปที่ 5.3 แสดงบล็อกวงจรทวีความถี่ที่สร้างจากวงจรคูณสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3.2 ผลการจำลองการทำงาน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.4 แสดงสัญญาณของวงจรทวีความถี่ (ก) อินพุต (ข) เอาพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อป้อนสัญญาณชานซ์ขนาด $5 \mu A_{p-p}$ ความถี่ 1 kHz จะได้สัญญาณขนาด 2.9 mV_{p-p} ความถี่ 2 kHz ที่เข้าพุทซึ่งสรุปได้ว่าวงจรสามารถเป็นวงจรทวีความถี่ได้

5.5 สรุป

ในบทนี้เป็นการนำวงจรคูณสัญญาณมาประยุกต์ใช้งาน โดยในวิทยานิพนธ์นี้ได้นำมาสร้างเป็นวงจรมอดูเลเตอร์ในโหมดกระแสและแรงดันซึ่งเป็นวงจรในแบบโหมดผสม จากนั้นได้นำมา สร้างเป็นวงจรทวีความถี่โดยได้ยื่นยันการทำงาน โดยใช้โปรแกรม PSpice



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

สรุปและข้อเสนอแนะ

6.1 บทสรุป

จากวงจรคุณสมบัติของทรานซิสเตอร์ที่ใช้แหล่งจ่ายแรงดันต่ำโดยสามารถทำงานที่แหล่งจ่ายแรงดัน 2 โวลต์ โดยในวิทยานิพนธ์นี้ได้เสนอ 2 วงจร คือวงจรคุณสมบัติแบบที่หนึ่งซึ่งเป็นวงจรที่ใช้แหล่งจ่ายแบบเดี่ยว 2 โวลต์ ใช้ทรานซิสเตอร์ชนิด N-Channel เท่านั้น และวงจรคุณสมบัติแบบที่สองเป็นวงจรที่ใช้แหล่งจ่าย ± 1 โวลต์ ใช้ทรานซิสเตอร์ทั้งชนิด N-Channel และ P-Channel เมื่อเปรียบเทียบคุณสมบัติของวงจรทั้งสองแบบ วงจรคุณสมบัติแบบที่หนึ่งมีช่วงความถี่ปฏิบัติกว้างกว่าแบบที่สองทั้งนี้เนื่องจากมีสาเหตุมาจากวงจรแบบที่หนึ่งใช้เฉพาะ N-Channel และใช้แหล่งจ่ายกระแสที่เป็นออคุมคิตี แต่วงจรในแบบที่หนึ่งใช้ทรานซิสเตอร์มากกว่าแบบที่สอง สำหรับความเป็นเชิงเส้นของวงจรทั้งสองแบบ วงจรในแบบที่สองมีความเป็นเชิงเส้นสูงกว่าแบบที่หนึ่ง วงจรทั้งสองแบบที่มีความง่ายไม่ซับซ้อนเพราะใช้ทรานซิสเตอร์แต่ละชนิดเท่านั้นโดยโครงสร้างหลักของวงจรประกอบด้วย วงจรที่เป็นส่วนประกอบสองวงจรถือว่า วงจรพื้นฐานที่กำหนดให้ทรานซิสเตอร์ทำงานในช่วงอิมิตัวและวงจรคัตออฟสัญญาณ วงจรที่นำเสนอเหมาะนำมาสร้างเป็นวงจรรวมเพราะใช้อุปกรณ์พาสซีฟใช้เพียงตัวต้านทานมีค่าเพียง $1 \text{ k}\Omega$ เท่านั้น สำหรับวิทยานิพนธ์นี้ได้ใช้เทคโนโลยีซีมอสขนาด $0.8 \text{ }\mu\text{m}$ Level 3 ของ MOSIS มาออกแบบซึ่งเทคโนโลยีซีมอสนี้เป็นเทคโนโลยีที่มีราคาไม่แพงเมื่อเทียบกับเทคโนโลยีแบบอื่น ๆ วงจรที่ออกแบบได้จำลองการทำงานโดยใช้โปรแกรม PSpice เพื่อตรวจสอบการทำงานโดยวัดหาช่วงปฏิบัติงานซึ่งวงจรที่นำเสนอ I_x เท่ากับ $\pm 5 \text{ }\mu\text{A}$ และ I_y เท่ากับ $\pm 5 \text{ }\mu\text{A}$ และเนื่องจากวงจรคุณสมบัติสามารถนำไปประยุกต์ใช้งานได้หลายอย่าง วิทยานิพนธ์นี้จึงได้ทดลองนำมาประยุกต์ใช้งานเป็นวงจรมาตรฐานจัมมอดูเลเตอร์และวงจรทวีความถี่ซึ่งผลปรากฏว่าวงจรใช้งานได้ดีเป็นที่น่าพอใจ

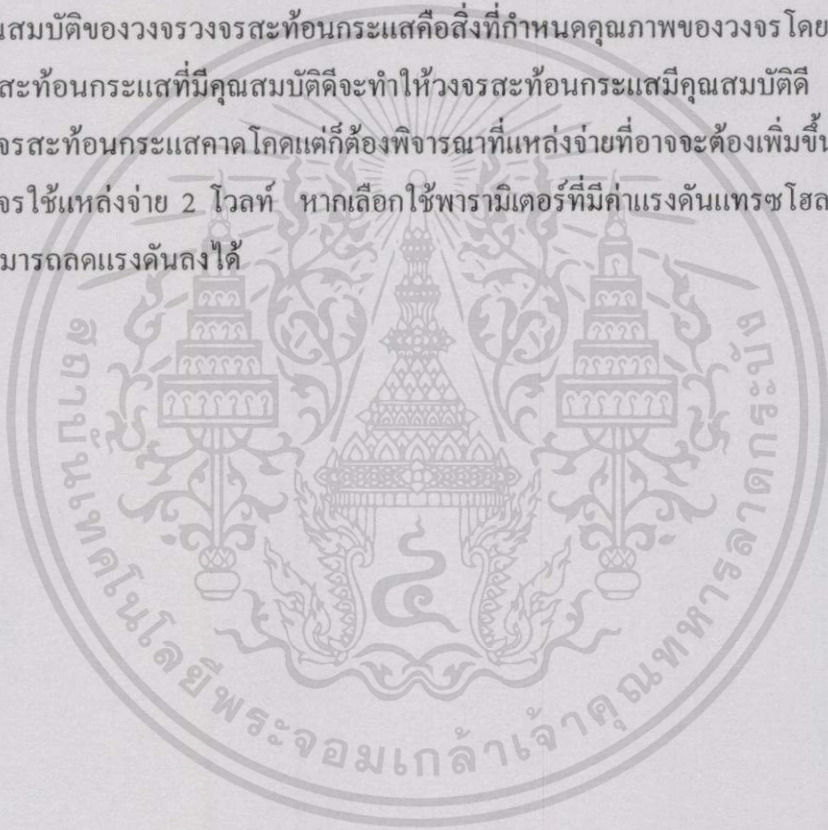
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2 ข้อเสนอแนะ

วงจรรูณสัญญาณโหมดกระแสที่ทำงานได้โดยใช้แหล่งจ่ายแรงดันต่ำเป็นการนำเสนอเพื่อเป็นอีกทางเลือกหนึ่งที่สามารถนำมาประยุกต์ใช้งานหรือออกแบบวงจรต่างๆที่ใช้ในงานด้านวิศวกรรมไฟฟ้าได้กว้างขวางขึ้นซึ่งคุณสมบัติดังที่ได้กล่าวมาแล้ว วงจรรูณสัญญาณโหมดกระแสนี้สามารถพัฒนาให้มีประสิทธิภาพการทำงานดีขึ้นได้โดย

1. เปลี่ยนจากเทคโนโลยีซิลิคอนมาเป็นเทคโนโลยีไบซิลิคอน (BiCMOS) จะช่วยให้วงจรมีคุณสมบัติดีขึ้น เช่นมีการตอบสนองความถี่กว้างขึ้น ลดการใช้แรงดันและลดการสูญเสียกำลังงานลงได้ แต่ก็ต้องแลกมาด้วยมูลค่าราคาที่สูงขึ้นเมื่อนำมาสร้างเป็นวงจร
2. คุณสมบัติของวงจรรูณกระแสที่อนกระแสดังกล่าวคือสิ่งที่กำหนดคุณภาพของวงจรรูณโดยตรง ดังนั้นวงจรรูณกระแสที่มีคุณสมบัติดีจะทำให้วงจรรูณกระแสมีคุณสมบัติ ทั้งนี้อาจจะใช้วงจรรูณกระแสภาคใดภาคหนึ่งก็ต้องพิจารณาที่แหล่งจ่ายที่อาจจะต้องเพิ่มขึ้นด้วย
3. วงจรใช้แหล่งจ่าย 2 โวลต์ หากเลือกใช้พารามิเตอร์ที่มีค่าแรงดันแทรกโซลกับวงจรรูณนี้ก็จะสามารถลดแรงดันลงได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

- [1] N. Saxena and J. J. Clark "A Four-quadrant CMOS analog multiplier for analog neural networks" IEEE J. Solid-State Circuits, vol. 29, no. 6. pp. 746-749, June 1994.
- [2] K. Dejhan, F. Chevasuvit, I. Chaisayun, W. Bumrung and C. Soonyeechan "A four-quadrant current mode analog multiplier circuit" IEEE J. Solid-State Circuits, vol. 28, pp. 1236-1245, July 16-18, 1999.
- [3] S. Liu and Y. Hwang "CMOS four-quadrant multiplier using bias offset cross coupled pairs" Electron. Lett., vol. 29, pp. 1737-1738, September 1993.
- [4] I. Chaisayun, K. Dejhan, F. Chevasuvit, and C. Soonyeechan "3-mode operation of four-quadrant analog multiplier circuit with signal vector summation" Proc. of ITC-CSCC'99, pp. 418-421, July 13-15, 1999.
- [5] อธิพิงศ์ ชัยสายันท์ และ กอบชัย เฉลยหาญ "การออกแบบวงจรคูณสัญญาณแบบ 4 ควอดแดนต์โดยใช้ซีมอสทำงานในช่วงไม้อิมตัว" การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 19, หน้า EL15-EL22. พฤศจิกายน 2539.
- [6] J. H. Tsay, S. I. Liu, J. J. Chen and Y. P. Wu "CMOS four-quadrant multiplier using triode transistors based on regulated cascode structure" Electron. Lett., vol.31, no. 12, pp. 962-963, 1995.
- [7] S. I. Liu "Low Voltage CMOS four-quadrant multiplier" Electron. Lett., vol.30, no. 25, pp. 2125-2126, December 1994.
- [8] H. Song and C. Kim "An MOS four-quadrant analog multiplier using simple two-input squaring circuits with source followers" IEEE J. Solid-State Circuits, vol. 25, pp. 841-848, June 1990.
- [9] O. S. Lee, S. B. Park, and K. R. Lee "New CMOS Triode Transconductor" Electron. Lett., vol.30, no. 12, pp. 946-947, 1994.
- [10] A. L. Coban and P. E. Allen "Low-voltage CMOS transconductance cell base on parallel operation of triode and saturation transconductors" Electron. Lett., vol. 30, pp. 1124-1126, July 1994.

- [11] Z. Wang "A four-transistor four-quadrant analog multiplier using MOS transistors operating in the saturation region" IEEE Trans. Instrum. Meas., vol. 42, pp. 75-77, February 1993.
- [12] K. Kimura, "Analysis of An MOS four-quadrant analog multiplier using simple two-input squaring circuits with source followers," IEEE Trans. Circuits Syst. I, vol. 41, pp. 72-75, Jan 1994.
- [13] A. L. Coban and P. E. Allen "Low-voltage four-quadrant analogue CMOS multiplier" Electron. Lett., vol. 30, pp. 1044-1045, June 1994.
- [14] Y. Kim and S. Park "Four-quadrant CMOS analogue multiplier" Electron. Lett., vol. 28, pp. 649-650 March 1992.
- [15] อธิพิงศ์ ชัยสายันท์ และ กอบชัย เชนหาญ "วงจรรวมต้านทานแบบลอยตัวและวงจรรวมโดยใช้มอส" การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 19, หน้า EL15-EL18. พฤศจิกายน 2539.
- [16] H. E. Weste, and K. Eshraghian, Principles of CMOS VLSI Design, Addition-Wesley Publishing Company. 1993.
- [17] John Y. Chen, CMOS Devices and Technology for VLSI, Prentice-Hall, 1990.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก.

ค่าพารามิเตอร์ของซีมอสขนาด 0.8 μm ของ MOSIS ที่ใช้ในการจำลองการทำงานของวงจรรด้วยโปรแกรม PSpice

```
.MODEL CMOSN NMOS (LEVEL=3 PHI=0.700000 TOX=1.6600E-08 XJ=0.200000U TPG=1
VTO=0.7541 DELTA=1.7960E-01 LD=1.4870E-07 KP=1.2261E-04 UO=589.4
THETA=1.2350E-01 RSH=7.0680E+01 GAMMA=0.7311 NSUB=6.9670E+16
NFS=7.1500E+11 VMAX=1.8680E+05 ETA=3.0710E-02 KAPPA=5.9210E-02
CGDO=4.6399E-10 CGSO=4.6399E-10 CGBO=1.9940E-10 CJ=4.4845E-04 MJ=4.3367E-01
CJSW=3.3760E-10 MJSW=1.7402E-01 PB=9.2635E-01)
```

* Weff = Wdrawn - Delta_W

* The suggested Delta_W is 2.9940E-07

```
.MODEL CMOSP PMOS (LEVEL=3 PHI=0.700000 TOX=1.6600E-08 XJ=0.200000U TPG=-1
VTO=-0.9077 DELTA=6.9280E-01 LD=1.4920E-07 KP=3.1952E-05 UO=153.6
THETA=1.1310E-01 RSH=8.3000E+01 GAMMA=0.4603 NSUB=2.7620E+16
NFS=7.1500E+11 VMAX=2.5080E+05 ETA=2.8980E-02 KAPPA=9.7440E+00
CGDO=4.6555E-10 CGSO=4.6555E-10 CGBO=1.7158E-10 CJ=6.2121E-04 MJ=4.8103E-01
CJSW=4.3268E-10 MJSW=4.4239E-01 PB=8.9224E-01)
```

* Weff = Wdrawn - Delta_W

* The suggested Delta_W is 1.8772E-07

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.

ผลงานที่ได้รับการตีพิมพ์ระหว่างศึกษา

- [1] K.Dejhan, P. Buppha, F. Cheevasuvit, S. Mitatha, S. Junnapiya, S. Khuntaweethep, P. Rugrachagarn and C. Soonyeeekan, " A Design of Low Voltage Supply Analog Multiplier Circuit" , IEEJ. International Analog VLSI Workshop, pp. 128 – 130 , May 14-15 , 2001



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PROCEEDINGS

**2001 IEEJ International
Analog VLSI Workshop**

May 14-15, 2001

Fortune Hotel, Bangkok, Thailand

Organized by

Research Committee on Electronic Circuits of
the Institute of Electrical Engineers of Japan (IEEJ)

Sponsored by

Japan International Cooperation Agency (JICA)

National Electronics and Computer Technology Center (NECTEC)

National Science and Technology Development Agency (NSTDA)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกหรือเผยแพร่เนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

In cooperation with

King Mongkut's Institute of Technology Ladkrabang (KMITL)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกหรือเผยแพร่เนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A Design of Low Voltage Supply Analog Multiplier Circuit

K. Dejhan, P. Buppha, F. Cheevasuvit, S. Mitatha, S. Junnapiya,
S. Khuntaweethep, P. Rugrachagarn* and C. Soonyeean**

Faculty of Engineering and Research Center for Communication and Information Technology
King Mongkut's Institute of Technology Ladkrabang, Bangkok, 10520, Thailand

E-mail : kobchai@telelan.telecom.kmitl.ac.th

Tel : 66-2-3269967, 66-2-3269081, Fax : 66-2-3269086

*Faculty of Engineering, Siam University, Petchkasam Road, Bangkok, 10163

**Aeronautical Radio of Thailand, 102 Ngamduplee, Tungmahamek,
Bangkok 10120, Thailand

Abstract

This paper proposes a design of analog multiplier circuit with low voltage supply. It operates with 2 volts supply and current mode operation. All MOS transistors are the same W/L ratio, it is quite easy to design this proposed circuit. All simulation results have been carried out based on 0.8 μm CMOS technology by using PSpice program simulator. All results confirms the theoretical when compared with the simulation results.

Theory

All equipments in measurement, communication, biomedical are designed with light weight and small as portable, it means that it should have small size, low power consumption with high efficiency. The circuit design with low voltage supply is necessary. The current mode design will have the high operating frequency range, the dynamic range of input and output signal cannot be limited with the voltage supply and the noise has small effect with the circuit. The low voltage supply, and current mode operating analogy circuit is a useful circuit in signal processing, so a design of this proposed circuit is proposed in this paper.

Suppose, all CMOS transistors have the same size and the same W/L ratio, they operate in saturation region and the drain current can be obtained as following;

$$I_D = K(V_{GS} - V_T)^2 ; 0 < V_{GS} - V_T \leq V_{DS} \quad (1)$$

where $K = \mu C_{ox}(W/2L)$

If I_{Di} is the drain current of CMOS

transistor M_i as $i = 1, 2, 3, \dots$

Fig. 1 shows the basic circuit of current mode analog multiplier, the operation principle is square-difference technique [1-3]. The equation form is $[(V_x + V_y)^2 - V_x^2 - V_y^2] = 2V_x V_y$. It is obviously that the three squaring circuits are needed.

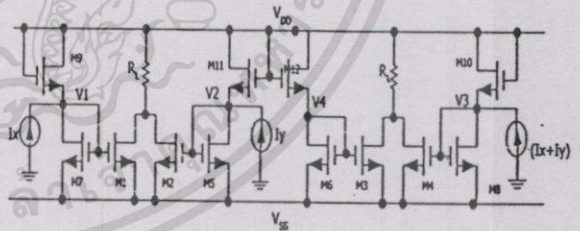


Fig. 1 Basic current mode analog multiplier circuit based on square-difference technique

The circuit in Fig. 1 also needs the basic multiplier circuit consisting of three linear current-to-voltage converter circuits. To convert the current I_x to be voltage V_1 can be done by using the CMOS transistors M_7 and M_9 and the relationship of the drain current versus the current I_x is

$$I_x = I_{D7} - I_{D9} \quad (2)$$

Let $V_{DD} = -V_{SS}$

$$\text{Therefore } V_1 = \frac{I_X}{4K(V_{DD} - V_T)} \quad (3)$$

Similarly, the conversion of current signal I_Y to be voltage signal V_2 can be done by using CMOS transistors M5 and M11 and V_2 can be obtained.

$$V_2 = \frac{I_Y}{4K(V_{DD} - V_T)} \quad (4)$$

The conversion of current signal $(I_X + I_Y)$ to be voltage signal V_3 will use the CMOS transistors M6 and M10 and V_3 can be obtained.

$$V_3 = \frac{(I_X + I_Y)}{4K(V_{DD} - V_T)} \quad (5)$$

The CMOS transistors M8 and M12 are connected as voltage divider circuit, so

$$V_4 = 0; V_{DD} = -V_{SS} \quad (6)$$

Thus, the drain current of CMOS transistors M1 to M4 can be found that as following, respectively.

$$I_{D1} = K(V_1 - V_{SS} - V_T)^2 \quad (7)$$

$$I_{D2} = K(V_2 - V_{SS} - V_T)^2 \quad (8)$$

$$I_{D3} = K(V_3 - V_{SS} - V_T)^2 \quad (9)$$

$$I_{D4} = K(V_4 - V_{SS} - V_T)^2 \quad (10)$$

Replace the equations (3) to (6) into the equations (7) to (10), the drain currents of CMOS transistors M1 to M4 can be rewritten as follows, respectively.

$$I_{D1} = K \left(\frac{I_X}{4K(V_{DD} - V_T)} - V_{SS} - V_T \right)^2 \quad (11)$$

$$I_{D2} = K \left(\frac{I_Y}{4K(V_{DD} - V_T)} - V_{SS} - V_T \right)^2 \quad (12)$$

$$I_{D3} = K \left(\frac{(I_X + I_Y)}{4K(V_{DD} - V_T)} - V_{SS} - V_T \right)^2 \quad (13)$$

$$I_{D4} = K(-V_{SS} - V_T)^2 \quad (14)$$

Therefore, the output voltage of the multiplier circuit is

$$V_O = [(I_{D1} + I_{D2}) - (I_{D3} + I_{D4})]R_L \quad (15)$$

$$\text{or } V_O = \frac{-I_X I_Y R_L}{(8K(V_{DD} - V_T)^2)} \quad (16)$$

From Fig. 1, it is necessary to have the current signal $(I_X + I_Y)$, so it has to implement this circuit in order to have this function.

Fig. 2 shows the simple current copying circuit, it consists of two current mirror circuits with 2 outputs. The input signals of the current copying circuit are I_X and I_Y the output signals of this current copying circuit are I_X , I_Y and $(I_X + I_Y)$.

The proposed of low voltage supply circuit mode analog multiplier is shown in Fig. 3, by combining the circuits in Fig. 1 and Fig. 2.

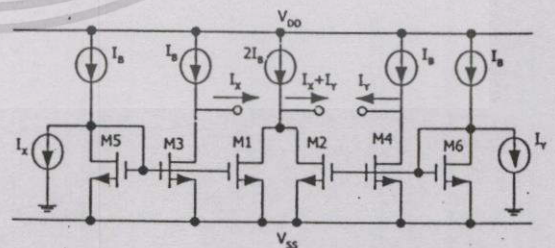


Fig. 2 Simple current copying circuit.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

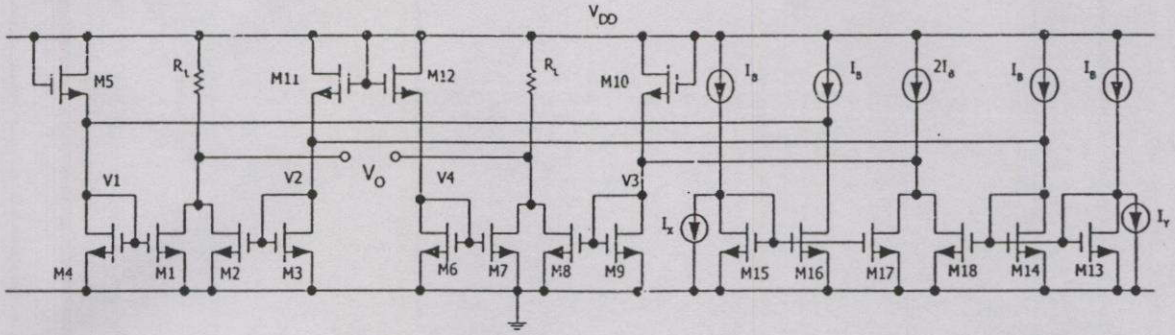


Fig. 3 Proposed low voltage supply multiplier circuit

To connect the output of circuit in Fig. 2 with the input of circuit in Fig. 1 and the circuit in Fig. 3 can be obtained. The output equation of the circuit in Fig. 3 is quite similarly with the equation (16)

Simulation Results

All simulation results have been done by using PSpice simulator program based on 0.8 μm CMOS technology at level = 2, 85 $^{\circ}\text{C}$. All dimensions of CMOS transistors are $W/L = 2.5/0.8 \mu\text{m}/\mu\text{m}$. The voltage supply is single supply for $V_{DD} = 2$ Volt and $V_{SS} = 0$.

Fig. 4 shows the DC Characteristic of the proposed circuit.

Fig. 5 shows the frequency response of the circuit.

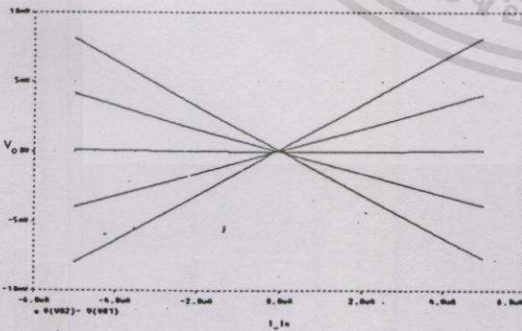


Fig. 4 DC Characteristic of the proposed circuit.

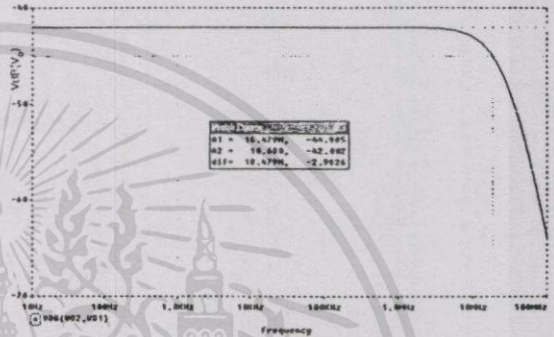


Fig. 5 Frequency response of the circuit.

Conclusion

A design of current mode analog multiplier with low voltage supply is presented.

Reference

- [1] N. Saxena and J. J. Clark, "A four-quadrant CMOS analog multiplier for analog neural networks," IEEE J. Solid-State Circuits, vol. 29, no.6, pp. 746-749, June 1994.
- [2] K. Dejhan, F. Cheevasvit, I. Chaisayun, W. Bumrung, and C. Soonyeechan, "A four-quadrant current mode analog multiplier circuit," Proc. of ROVPIA'99, pp.288-294, Ipoh, Malaysia, July 16-18, 1999.
- [3] I. Chaisayun, K. Dejhan, F. Cheevasvit and C. Soonyeechan, "3-mode operation of four-quadrant analog multiplier circuit with signal vector summation," Proc. of ITC-CSCC'99, pp.418-421, Sado Island, Niigata, Japan, July 13-15, 1999.

ประวัติผู้เขียน

นาย ไพบุลย์ บุษผา เกิดวันที่ 10 ตุลาคม 2512 ที่ อำเภอ บ้านฝาง จังหวัด ขอนแก่น
การศึกษา

ประถมศึกษา (ป.1 -ป.6) โรงเรียนบ้านหนองซาด

มัธยมศึกษาตอนต้น (ม.1-ม.3) โรงเรียนฝางวิทยายน อ.บ้านฝาง

มัธยมศึกษาตอนปลาย (ม.4-ม.6) โรงเรียนนครขอนแก่น อ.เมืองขอนแก่น

ปริญญาตรี วิศวกรรมศาสตรบัณฑิต มหาวิทยาลัยเกษมบัณฑิต

การทำงาน

อาจารย์ประจำสาขาวิชาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเกษมบัณฑิต
ตั้งแต่ปี พ.ศ. 2538 จนกระทั่งปัจจุบัน

เป้าหมาย

ต้องการรับออกแบบ ไอซี เพื่อพัฒนาศักยภาพของคนไทย ให้กระจายทั่วประเทศ

คติประจำใจ

“คุณเป็นที่พึ่งของตน”

“ถ้าเราไม่รู้ว่าเรามาจากไหน เราก็จะไม่รู้ว่าเราจะไปไหน”

“ไม่มีคำว่า ทำไม่ได้ มีแต่ ทำอย่างไร”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้