

วงจรกำเนิดสัญญาณไซน์หลายเฟสที่ปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์

ELECTRONICALLY TUNABLE MULTIPHASE OSCILLATORS



วิทยานิพนธ์เสนอแบบเสถียรหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

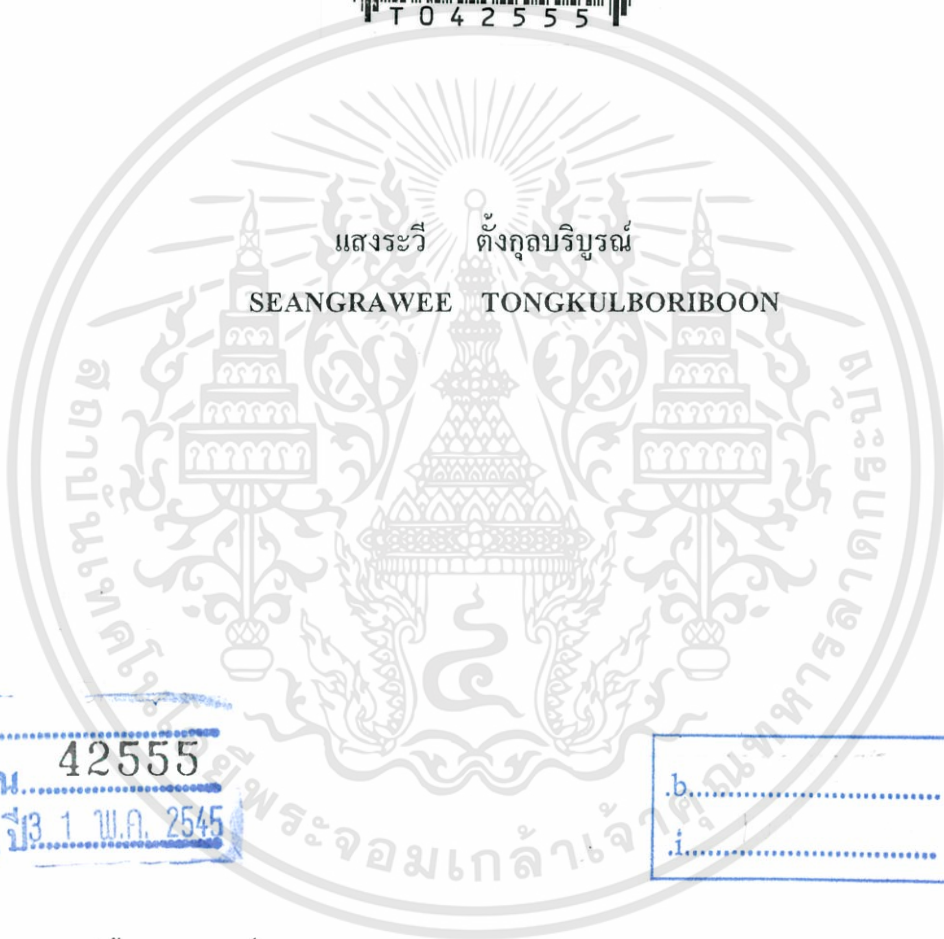
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2545

ISBN 974-648-570-9

วงจรกำเนิดสัญญาณไซน์หลายเฟสที่ปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์

ELECTRONICALLY TUNABLE MULTIPHASE OSCILLATORS



เลขหมู่.....  
เลขทะเบียน..... 42555  
วัน, เดือน, ปี 1 พ.ค. 2545

.b.....  
.i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2545

ISBN 974-648-570-9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ELECTRONICALLY TUNABLE MULTIPHASE OSCILLATORS



A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENT FOR THE DEGREE OF  
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING  
SCHOOL OF GRADUATE STUDIES  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2002

ISBN 974-648-570-9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**COPYRIGHT 2002**

**SCHOOL OF GRADUATE STUDIES**

**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**บัณฑิตวิทยาลัย**  
**สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง**  
**ใบรับรองวิทยานิพนธ์**

---

หัวข้อวิทยานิพนธ์      วงจรกำเนิดสัญญาณไซน์หลายเฟสที่ปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์  
ELECTRONICALLY TUNABLE MULTIPHASE OSCILLATORS

ชื่อนักศึกษา              นางสาวแสงระวี      ตั้งกุลบริบูรณ์

รหัสประจำตัว              42061029

ปริญญา                      วิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชา                  วิศวกรรมไฟฟ้า

อาจารย์ผู้ควบคุมวิทยานิพนธ์      ศ.ดร.วิวัฒน์      กิรานนท์

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
ศ.ดร.วัลลภ	สุระกำพลธร	
รศ.ดร.วันชัย	วีรจจา	
รศ.ดร.สุวิพล	สิทธิชีวกาศ	
ผศ.วิภา	แสงพิสิทธิ์	
ศ.ดร.วิวัฒน์	กิรานนท์	

วัน/เดือน/ปี ที่สอบ 18 ธันวาคม 2544 เวลา 10.30-12.30 น.

สถานที่สอบ ณ อาคาร 12 ชั้น ชั้น 4 (ห้อง E12-404)



วันที่... ๒1 .....เดือน... ๕ คม ๔๗ ..... พ.ศ. ๒๕๔๕ .....

หัวข้อวิทยานิพนธ์      วงจรกำเนิดสัญญาณไซน์หลายเฟสที่ปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์  
นักศึกษา                    นางสาวแสงระวี ตั้งกุลบริบูรณ์  
รหัสประจำตัว              42061029  
ปริญญา                      วิศวกรรมศาสตรมหาบัณฑิต  
สาขาวิชา                  วิศวกรรมไฟฟ้า  
พ.ศ.                          2545  
อาจารย์ผู้ควบคุมวิทยานิพนธ์      ศาสตราจารย์ ดร.วิวัฒน์ กิรานนท์

### บทคัดย่อ

วิทยานิพนธ์ฉบับนี้นำเสนอวงจรกำเนิดรูปไซน์หลายเฟสในโหมดกระแสแบบใหม่ที่ปรับค่าความถี่ได้ด้วยวิธีทางอิเล็กทรอนิกส์ โดยอาศัยวงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแส(CCCII) มาประยุกต์สร้างวงจรถูกกำหนดความถี่และวงจรขยายกระแสแล้วนำมาต่อรวมกันเป็นวงจรในรูปแบบเบื้องต้นของวงจรถูกกำหนดความถี่นั้นใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่งหลายๆ ชุดมาประกอบกันโดยวงจรกรองแต่ละชุดประกอบจากวงจร CCCII และตัวประเก็ประจุอย่างละหนึ่งตัวเท่านั้น จึงทำให้วงจรถูกกำหนดรูปไซน์หลายเฟสนี้มีข้อเด่นคือ โครงสร้างเรียบง่ายไม่ซับซ้อน ค่าความถี่ของสัญญาณเอาต์พุตปรับได้ง่ายโดยการปรับค่ากระแสไบอัสของวงจร CCCII การทำงานของวงจรโดยการจำลองวงจรด้วยโปรแกรมคอมพิวเตอร์และการต่อวงจรจริงให้ผลสอดคล้องกับหลักการทางทฤษฎีที่นำเสนอเป็นอย่างดี

<b>Thesis Title</b>	Electronically Tunable Multiphase Oscillators
<b>Student</b>	Seangrawee Tongkulboriboon
<b>Student ID.</b>	42061029
<b>Degree</b>	Master of Engineering
<b>Programme</b>	Electrical Engineering
<b>Year</b>	2002
<b>Thesis Advisor</b>	Professor Dr. Wiwat Kiranon

### ABSTRACT

This thesis presents a novel current mode multiphase oscillator with electronically tunable frequency feature. With closed-loop positive feedback configuration of the frequency determining circuit and current amplifier which both based on second generation current controlled conveyor (CCCII), this oscillator can be implemented. The frequency determining circuit realizes on first order allpass filters that each consists of only CCCII and one capacitor. The advantages of the proposed circuit are simple structure and easily adjusting of oscillation frequency by bias current-control of CCCII. The simulation as well as the experiment results agree well with the theoretical analysis.

## กิตติกรรมประกาศ

ผู้เขียนขอกราบขอบพระคุณ ศาสตราจารย์ ดร. วิวัฒน์ กิรานนท์ อาจารย์ที่ปรึกษาเป็น  
อย่างสูง ที่ได้มอบโอกาสที่ดีในชีวิต พร้อมกับความเมตตา กรุณา ประสิทธิ์ประสาท ความรู้ต่างๆ  
ในด้านวิชาการ และแนวทางปฏิบัติ จนทำให้ผู้เขียนมีสติ ปัญญา และแรงใจ ในการทำวิทยานิพนธ์  
เล่มนี้ให้สำเร็จสมบูรณ์ขึ้นได้

ขอขอบพระคุณ รองศาสตราจารย์ ดร. ปราโมทย์ วาดเขียน ผู้ช่วยศาสตราจารย์ ดร. จริยา เลิศจรัสอร่ามดี  
ผู้ช่วยศาสตราจารย์ วิภา แสงพิสิทธิ์ คุณวินัย สีลาธรรม คุณ อัจฉรวรรณ เนื่องนิตย์ คุณอริฎ มงคลขจิต  
สำหรับคำแนะนำ ความช่วยเหลือต่างๆ อีกทั้งขอขอบคุณ พี่ๆ เพื่อนๆ และน้องๆ ทุกคน ที่ให้ความ  
ช่วยเหลือ และเป็นกำลังใจเสมอมา

ขอขอบพระคุณมูลนิธิคอมพิวเตอร์และการสื่อสารที่ได้ให้ความช่วยเหลือแก่ผู้เขียนในด้าน  
ทุนการศึกษา ตลอดจนครบหลักสูตรเป็นอย่างดี

ขอขอบพระคุณโครงการพัฒนาอาจารย์ของทบวงมหาวิทยาลัยที่เป็นแรงสนับสนุนในด้าน  
ทุนและอุปกรณ์การศึกษาต่อผู้เขียน

ขอขอบคุณสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังที่ได้เอื้อเฟื้ออุปกรณ์และ  
เครื่องมือวัดทางไฟฟ้าต่างๆ สำหรับใช้ในการทำวิทยานิพนธ์ฉบับนี้

สุดท้ายนี้ขอกราบขอบพระคุณบิดามารดาที่คอยช่วยเหลือ ให้ความหวังใจ และเป็นกำลังใจ  
ตลอดมา

คุณค่าและประโยชน์อันเกิดขึ้นจากวิทยานิพนธ์นี้ ผู้เขียนขอมอบแด่ผู้มีพระคุณทุกท่าน

แสงระวี ตั้งกุลบริบูรณ์

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 จุดมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	2
1.3 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย.....	2
1.4 ขอบเขตของวิทยานิพนธ์.....	2
บทที่ 2 วงจรกำเนิดสัญญาณไซน์หลายเฟส.....	4
2.1 กล่าวนำ.....	4
2.2 หลักการสร้างวงจรกำเนิดสัญญาณ ไซน์เฟสเดียว.....	4
2.3 การสร้างวงจรกำเนิดสัญญาณ ไซน์หลายเฟส.....	7
2.4 การสร้างวงจรกำเนิดสัญญาณ ไซน์หลายเฟสโดยใช้วงจรกรองความถี่ต่ำผ่าน.....	8
2.5 การสร้างวงจรกำเนิดสัญญาณ ไซน์หลายเฟสโดยใช้วงจรกรองผ่านทุกความถี่.....	12
2.6 สรุป.....	15
บทที่ 3 วงจรสายพานกระแส.....	16
3.1 กล่าวนำ.....	16
3.2 วงจรสายพานกระแส.....	16
3.3 วงจรสายพานกระแสรุ่นที่สอง.....	18
3.4 หลักการทรานสลิเนียร์.....	20
3.5 วงจรสะท้อนกระแส.....	24
3.5.1 วงจรสะท้อนกระแสอย่างง่าย.....	24
3.6 วงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแส.....	26

## สารบัญ(ต่อ)

	หน้า
3.7 โครงสร้างและการทำงานของวงจร CCCII.....	28
3.7.1 การวิเคราะห์หาความสัมพันธ์ของกระแสและแรงดันที่พอร์ตอินพุต.....	29
3.7.2 การวิเคราะห์ค่าความต้านทานภายในของวงจร CCCII.....	30
3.7.3 การส่งผ่านกระแสจากพอร์ต X ไปยังพอร์ต Z.....	33
3.8 สรุป.....	36
บทที่ 4 วงจรกรองผ่านทุกความถี่และวงจรขยายกระแส.....	37
4.1 กล่าวนำ.....	37
4.2 วงจรกรองผ่านทุกความถี่.....	37
4.2.1 การชดเชยอุณหภูมิของวงจรกำเนิดสัญญาณไซน์หลายเฟส.....	40
4.3 วงจรขยายกระแส.....	42
4.4 การเลียนแบบการทำงานของวงจรด้วยโปรแกรมคอมพิวเตอร์.....	44
4.5 สรุป.....	50
บทที่ 5 วงจรกำเนิดสัญญาณไซน์หลายเฟสที่ปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์.....	51
5.1 กล่าวนำ.....	51
5.2 การสร้างวงจรกำเนิดสัญญาณไซน์หลายเฟสที่ปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์.....	52
5.3 การเลียนแบบการทำงานของวงจรด้วยโปรแกรมคอมพิวเตอร์.....	56
5.4 การทดลองการทำงานของวงจรจริง.....	63
5.5 สรุป.....	66
บทที่ 6 บทสรุป.....	67
เอกสารอ้างอิง.....	69
ภาคผนวก.....	72
ภาคผนวก ก วงจรกำเนิดสัญญาณ ไซน์หลายเฟสบางวงจรที่มีการนำเสนอ.....	72
ภาคผนวก ข ตัวอย่างการประยุกต์ใช้.....	79

## สารบัญ(ต่อ)

หน้า

ภาคผนวก ค ผลกระทบของค่าความต้านทานภายในของวงจร CCCII เมื่อ ค่า $\beta$ ของทรานซิสเตอร์มีค่าลดลง.....	84
ภาคผนวก ง ค่าพารามิเตอร์ของทรานซิสเตอร์ที่ใช้ในการจำลองการทำงาน ของวงจรด้วยโปรแกรมคอมพิวเตอร์.....	89
ภาคผนวก จ รายละเอียดของทรานซิสเตอร์ที่ใช้ต่อวงจรจริง.....	90
ภาคผนวก ฉ บทความที่เกี่ยวกับวิทยานิพนธ์ และได้รับการตีพิมพ์.....	95
ประวัติผู้เขียน.....	108



# สารบัญตาราง

ตารางที่	หน้า
2.1 ความสัมพันธ์ของจำนวนเฟส เงื่อนไข และความถี่ของการออสซิลเลต ของโครงสร้างวงจรถามรูปที่ 2.5(ก).....	10
2.2 ความสัมพันธ์ของจำนวนเฟส เงื่อนไข และความถี่ของการออสซิลเลต ของโครงสร้างวงจรถามรูปที่ 2.5(ข).....	11
5.1 ความสัมพันธ์ของจำนวนเฟส เงื่อนไข และความถี่ของการออสซิลเลต ของวงจรถ้าเนคสัญญาณไซน์หลายเฟสที่นำเสนอ.....	55



# สารบัญรูป

รูปที่	หน้า
2.1	บล็อกโคอะแกรมของวงจรกำเนิดสัญญาณที่มีการป้อนกลับแบบบวก.....5
2.2	โครงสร้างของวงจรกำเนิดสัญญาณไซน์เฟสเดียว.....7
2.3	การคัดแปลงวงจรกำหนดความถี่.....8
2.4	ผลตอบสนองของวงจรกรองความถี่ต่ำผ่าน.....9
2.5	โครงสร้างของวงจรกำเนิดสัญญาณไซน์หลายเฟสที่สร้างทรานเฟอร์ฟังก์ชันของ วงจรกรองความถี่ต่ำผ่าน.....10
2.6	สัญญาณไซน์ 3 เฟสที่มีความต่างเฟสของสัญญาณข้างเคียง 120 องศา.....11
2.7	สัญญาณไซน์ 3 เฟสที่มีความต่างเฟสของสัญญาณข้างเคียง 60 องศา.....11
2.8	ผลตอบสนองทางเฟสของวงจรกรองผ่านทุกความถี่ตามสมการที่ (2.10).....13
2.9	ผลตอบสนองทางเฟสของวงจรกรองผ่านทุกความถี่ตามสมการที่ (2.11).....13
2.10	โครงสร้างของวงจรกำเนิดสัญญาณไซน์หลายเฟส.....13
3.1	วงจรสายพานกระแสรุ่นที่ 1 แบบพื้นฐาน.....17
3.2	สัญลักษณ์ของวงจร CCI.....17
3.3	การประยุกต์ใช้งานวงจรสายพานกระแสรุ่นที่สอง.....18
3.4	วงจรเทียบเท่าของวงจร CCII.....19
3.5	สัญลักษณ์ของวงจร CCII.....19
3.6	ทรานสลิเนียร์แบบรูปเดี่ยว.....22
3.7	วงจรสะท้อนกระแสอย่างง่าย.....25
3.8	วงจรเทียบเท่าของวงจร CCCII.....27
3.9	โครงสร้างของวงจร CCCII ชนิดบวก.....28
3.10	โครงสร้างของวงจร CCCII ชนิดลบ.....28
3.11	สัญลักษณ์ของวงจร CCCII.....28
3.12	โครงสร้างของวงจร CCCII ที่ประกอบด้วยกลุ่มทรานซิสเตอร์.....29
3.13	ความสัมพันธ์ของกระแสและแรงดันภายในรูปทรานสลิเนียร์ที่ประกอบในวงจร CCCII.....29
3.14	ประกอบการวิเคราะห์ค่าความต้านทานภายใน.....31
3.15	ประกอบการอธิบายการส่งผ่านกระแสของวงจร CCCII แบบบวก.....34
3.16	ประกอบการอธิบายการส่งผ่านกระแสของวงจร CCCII แบบลบ.....36
4.1	วงจรกรองผ่านทุกความถี่ที่มีพื้นฐานบนวงจร CCCII.....38

## สารบัญรูป(ต่อ)

รูปที่	หน้า
4.2	โครงสร้างของวงจรรองผ่านทุกความถี่.....39
4.3	วงจรถ่ายเท่างของวงจรรองผ่านทุกความถี่.....39
4.4	วงจรถดเชยอิมพีแดนซ์.....41
4.5	วงจรรองผ่านทุกความถี่ที่มีการชดเชยอิมพีแดนซ์.....42
4.6	วงจรถ่ายกระแสที่มีพื้นฐานบนวงจรCCCII.....43
4.7	โครงสร้างของวงจรถ่ายกระแส.....44
4.8	วงจรถ่ายเท่างของวงจรถ่ายกระแส.....44
4.9	กราฟการวิเคราะห์ค่าความต้านทานภายในของวงจร CCCII.....46
4.10	ผลตอบสนองทางเฟสของวงจรรองผ่านทุกความถี่.....47
4.11	ผลตอบสนองทางขนาดของวงจรรองผ่านทุกความถี่.....47
4.12	ผลตอบสนองทางเฟสของวงจรรองผ่านทุกความถี่ใน โดเมนเวลา.....48
4.13	ผลตอบสนองทางเฟสของวงจรถดเชยอิมพีแดนซ์ที่มีค่าต่างๆกัน.....49
4.14	ผลตอบสนองทางเฟสเมื่อมีการชดเชยอิมพีแดนซ์.....49
4.15	ผลการเลียนแบบการทำงานของวงจรถ่ายกระแส.....50
4.16	กราฟความสัมพันธ์ระหว่างอัตราขยายกระแสกับกระแสไบอัส.....50
5.1	วงจรถดเชยอิมพีแดนซ์หลายเฟสที่ปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์.....52
5.2	วงจรถดเชยอิมพีแดนซ์ 3 เฟสที่ปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์.....55
5.3	วงจรถดเชยอิมพีแดนซ์ 3 เฟสที่ใช้ในการเลียนแบบการทำงาน.....57
5.4	ผลตอบสนองของกระแสเอาต์พุตของวงจรถดเชยอิมพีแดนซ์ 3 เฟส.....58
5.5	ผลตอบสนองของกระแสเอาต์พุตของวงจรถดเชยอิมพีแดนซ์ 3 เฟส พร้อมๆกัน...58
5.6	กระแสเอาต์พุตของวงจรถดเชยอิมพีแดนซ์ 3 เฟสแต่ละชุดเมื่อเข้าสู่สถานะคงตัว...59
5.7	กระแสเอาต์พุตของวงจรถดเชยอิมพีแดนซ์ 4 เฟสแต่ละชุดเมื่อเข้าสู่สถานะคงตัว...59
5.8	กระแสเอาต์พุตของวงจรถดเชยอิมพีแดนซ์ 5 เฟสแต่ละชุดเมื่อเข้าสู่สถานะคงตัว...60
5.9	กระแสเอาต์พุตของวงจรถดเชยอิมพีแดนซ์ 6 เฟสแต่ละชุดเมื่อเข้าสู่สถานะคงตัว...61
5.10	กราฟเปรียบเทียบความถี่ตามทฤษฎีกับความถี่ที่ได้จากการออสซิลเลต เมื่อ $n = 3$ .....61
5.11	กราฟเปรียบเทียบความถี่ตามทฤษฎีกับความถี่ที่ได้จากการออสซิลเลต เมื่อ $n = 4$ .....62
5.12	กราฟความสัมพันธ์ระหว่างแอมพลิจูดกับความถี่ของสัญญาณเมื่อ $n = 4$ .....63
5.13	วงจรถดเชยอิมพีแดนซ์หลายเฟสที่ใช้ในการทดลอง.....64

## สารบัญรูป(ต่อ)

รูปที่	หน้า
5.14	สัญญาณเอาต์พุตทั้ง3ที่ได้ในโดเมนของเวลา เมื่อ $I_O = 40$ ไมโครแอมป์ .....65
5.15	สัญญาณ $V_{out3}$ ที่ได้ในโดเมนของความถี่ เมื่อ $I_O = 40$ ไมโครแอมป์ .....65
5.16	สัญญาณเอาต์พุตทั้ง 3 ที่ได้ในโดเมนของเวลา เมื่อ $I_O = 170$ ไมโครแอมป์.....66
5.17	กราฟความสัมพันธ์ระหว่างความถี่และกระแสไบอัสของสัญญาณเอาต์พุต.....66



# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหา

ในปัจจุบันนี้การออกแบบวงจรอนาล็อกในโหมดกระแสกำลังได้รับความนิยมกันอย่างแพร่หลาย ทั้งนี้เพราะว่าวงจรไฟฟ้าที่ทำงานในโหมดกระแสมีข้อดีในด้านความถูกต้องแม่นยำและมีย่านความถี่ตอบสนองที่กว้างกว่าวงจรประเภทเดียวกันที่ทำงานในโหมดแรงดัน [1] จึงเป็นปัจจัยสำคัญที่ทำให้เกิดการพัฒนาวจรแบบต่างๆ ในโหมดกระแสขึ้น และวงจรรายพานกระแสก็เป็นหนึ่งในหลายๆ อุปกรณ์ที่สามารถทำงานในโหมดกระแสได้เป็นอย่างดี ทั้งนี้เพราะว่าวงจรรายพานกระแสได้รับการพัฒนาทั้งโครงสร้างและหลักการอย่างต่อเนื่องมาโดยตลอด มีเทคนิคการออกแบบวงจรที่ง่าย ได้มีการนำเอาหลักการออกแบบวงจรในโหมดกระแสไปใช้กันอย่างกว้างขวางในปัจจุบันในการออกแบบวงจรอิเล็กทรอนิกส์ และวงจรในระบบโทรคมนาคมต่างๆ มีการออกแบบวงจรประมวลผลสัญญาณ เช่น วงจรคูณหารสัญญาณทางอนาล็อก ฯลฯ มีการเสนอการออกแบบตัวกรองสัญญาณต่างๆ และมีการเสนอการออกแบบวงจรถ่ายสัญญาณต่างๆ ให้พบเห็นอยู่มากมาย ดังแสดงให้เห็นถึงความสำคัญในการออกแบบวงจรในโหมดนี้เป็นอย่างดี แต่เท่าที่ศึกษา ยังไม่มีการออกแบบวงจรถ่ายสัญญาณไซน์หลายเฟสที่ทำงานในโหมดกระแสเลย จึงทำให้เกิดแนวคิดที่จะพัฒนาวจรถ่ายสัญญาณไซน์หลายเฟสที่ทำงานในโหมดกระแสขึ้น โดยมีพื้นฐานจากวงจรรายพานกระแส ทั้งนี้เนื่องจากว่าวงจรถ่ายสัญญาณไซน์หลายเฟสเป็นวงจรพื้นฐานที่มีความสำคัญ สามารถนำมาสร้างเป็นสัญญาณคลื่นพาห์ในการมอดูเลตแบบเฟสชิฟต์คีย์อิง (phase shift keying) แบบควอดเรเจอร์แอมพลิจูดมอดูเลชัน (quadrature amplitude modulation) ใช้เป็นสัญญาณควบคุมในระบบมัลติเพลกซ์ และใช้ในระบบการดีเทกต์สัญญาณเอเอ็ม [2-3] วงจรยังได้รับความนิยมในการคิดค้นพัฒนาอยู่เสมอมาดังจะเห็นได้จากงานวิจัยที่มีการนำเสนอมากมาย [4-16] วงจรเหล่านี้มีข้อดีและข้อด้อยต่างกันไป อาทิเช่น วงจรถ่ายสัญญาณไซน์หลายเฟสในรูปแบบตาม [4-7] เป็นวงจรที่ดี แต่มีหลักการที่ซับซ้อน และต้องใช้อุปกรณ์พาสซีฟเป็นจำนวนมาก วงจรตามเอกสารอ้างอิง [8,10,12-16] นั้นเป็นวงจรที่พัฒนาขึ้นใหม่ แม้จะใช้อุปกรณ์พาสซีฟที่น้อยลงกว่าเดิม แต่วงจรดังกล่าวไม่สามารถควบคุมได้ในเชิงอิเล็กทรอนิกส์ และแม้ว่าต่อมากจะมีการนำเสนอวงจรถ่ายสัญญาณไซน์หลายเฟสในรูปแบบที่เรียบง่ายขึ้นและสามารถปรับค่าความถี่ได้ในเชิงอิเล็กทรอนิกส์ [9] แต่วงจรดังกล่าวก็มีเงื่อนไขการทำงานที่ขึ้นอยู่กับอัตราส่วนของตัวเก็บประจุที่ใช้ในวงจร และที่สำคัญวงจรที่กล่าวมาทั้งหมดล้วนเป็นวงจรที่ทำงานในโหมดแรงดัน บางโครงสร้างของวงจรเช่นวงจรใน [13] เวลาใช้งานจริงก็จำเป็นต้องต่อวงจรบัฟเฟอร์เพิ่มเข้ามาเพื่อป้องกันการ

โหลดคิง (loading) สัญญาณอีก ทั้งการวิจัยและพัฒนาวจรถ่ายสัญญาณไซน์หลายเฟสในรูปแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบที่มีการทำงานในโหมดกระแสในคอนเริ่มทำการวิจัยนั้นยังไม่ปรากฏแพร่หลายมากจึงนับว่าการค้นคว้าพัฒนาในเรื่องนี้จึงน่าสนใจเป็นอย่างยิ่ง

## 1.2 จุดมุ่งหมายและวัตถุประสงค์ของการศึกษา

จากที่ได้กล่าวมาแล้วข้างต้น จึงทำให้วิทยานิพนธ์เล่มนี้นำเสนอวงจรกำเนิดสัญญาณไซน์หลายเฟสในรูปแบบใหม่ที่มุ่งเน้นให้วงจรมีโครงสร้างที่เรียบง่าย ใช้อุปกรณ์พาสซีฟที่น้อยกว่าวงจรในรูปแบบต่างที่มีการนำเสนอมา พร้อมทั้งสามารถปรับค่าความถี่ได้ในเชิงอิเล็กทรอนิกส์และคุณสมบัติสำคัญคือเป็นวงจรที่ทำงานในโหมดกระแส นอกจากนี้วงจรกำเนิดสัญญาณไซน์หลายเฟสดังกล่าวต้องสามารถให้จำนวนเฟสเป็นได้ทั้งจำนวนคู่และจำนวนคี่ ( $n \geq 3$ ) อีกทั้งให้ความต่างเฟสของสัญญาณที่อยู่ข้างเคียงมีค่าเท่ากันด้วย

## 1.3 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย

วงจรกำเนิดสัญญาณไซน์หลายเฟสที่นำเสนอในที่นี้ได้นำวงจรกรองผ่านทุกความถี่ซึ่งมีคุณสมบัติเลื่อนเฟสของสัญญาณได้ มาทำหน้าที่เป็นวงจรกำหนดความถี่และกำหนดเฟส โดยนำวงจรกรองผ่านทุกความถี่หลายๆชุดมาต่อкасอดกันแล้วป้อนกลับเป็นวงให้กับวงจรขยายกระแส พร้อมทั้งปรับค่าพารามิเตอร์ของวงจรให้เป็นไปตามเงื่อนไขการออสซิลเลตของบาร์คเฮาเซน ก็จะได้สัญญาณไซน์หลายเฟสขึ้นได้โดยง่าย

และเนื่องจากวงจรกำเนิดสัญญาณไซน์ที่นำเสนอในที่นี้ใช้วงจรกรองผ่านทุกความถี่เป็นส่วนสำคัญ ซึ่งวงจรดังกล่าวสร้างขึ้นจากวงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแส(CCCII)ต่อร่วมกับตัวเก็บประจุเพียงตัวเดียวและอาศัยค่าความต้านทานแฝงภายในที่เกิดขึ้นที่พอร์ต X ของวงจร CCCII มาช่วยปรับค่าการเลื่อนเฟสของวงจรกรองจึงทำให้ได้วงจรกำเนิดสัญญาณไซน์หลายเฟสที่มีโครงสร้างที่เรียบง่าย ใช้อุปกรณ์พาสซีฟที่น้อยกว่าวงจรแบบต่างๆที่มีการนำเสนอมา และสามารถปรับค่าความถี่ได้โดยการปรับค่ากระแสไบอัสของวงจร CCCII และที่สำคัญวงจรกรองผ่านทุกความถี่ดังกล่าวเป็นวงจรที่ทำงานในโหมดกระแส กระแสเอาต์พุตที่ได้แต่ละเฟสออกจากพอร์ต Z ของวงจร CCCII ซึ่งเป็นพอร์ตที่มีค่าอิมพีแดนซ์สูงจึงสามารถนำวงจรกรองผ่านทุกความถี่แต่ละชุดมาต่อкасอดกันได้โดยไม่ต้องใช้วงจรบัฟเฟอร์ได้

## 1.4 ขอบเขตของวิทยานิพนธ์

วงจรกำเนิดสัญญาณไซน์หลายเฟสที่นำเสนอในวิทยานิพนธ์ฉบับนี้เป็นวงจรกำเนิดสัญญาณไซน์หลายเฟสในรูปแบบใหม่ที่ทำงานในโหมดกระแส โดยอาศัยวงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแสเป็นอุปกรณ์หลักร่วมกับเทคนิคการป้อนกลับแบบบวก วงจรกำเนิด

สัญญาณไซน์หลายเฟสดังกล่าวนี้มีคุณสมบัติปรับค่าความถี่ได้ในเชิงอิเล็กทรอนิกส์ และสามารถกำหนดให้จำนวนเฟสของสัญญาณเอาต์พุตเป็นได้ทั้งจำนวนคู่และจำนวนคี่โดยค่าความต่างเฟสของสัญญาณแต่ละสัญญาณจากสัญญาณข้างเคียงมีค่าเท่ากัน และในวิทยานิพนธ์นี้ได้แสดงผลการเลียนแบบการทำงานของวงจรและผลการทดลองวงจรจริงประกอบ

สำหรับวิทยานิพนธ์เล่มนี้ในบทที่ 2 จะกล่าวถึงหลักการทั่วไปในการสร้างวงจรกำเนิดสัญญาณไซน์หลายเฟสที่มีวงจรส่วนย่อยเป็นวงจรรองความถี่ ในบทที่ 3 เป็นเรื่อง ที่มา โครงสร้าง และการทำงานของวงจรสายพานกระแส ส่วนวงจรรองผ่านทุกความถี่และวงจรขยายกระแสซึ่งเป็นวงจรพื้นฐานสำคัญในวงจรกำเนิดสัญญาณไซน์หลายเฟสได้กล่าวไว้ใน บทที่ 4 สำหรับบทที่ 5 กล่าวถึง เรื่องของวงจรกำเนิดสัญญาณไซน์หลายเฟสที่ปรับค่าได้ในเชิงอิเล็กทรอนิกส์ ผลการเลียนแบบการทำงานด้วยคอมพิวเตอร์ และผลการต่อวงจรจริง และบทสุดท้ายคือบทที่ 6 เป็นบทสรุป ส่วนในภาคผนวก จะเป็นตัวอย่างของวงจรกำเนิดสัญญาณไซน์หลายเฟสแบบต่างๆที่มีมาแล้วโดยสังเขป ตัวอย่างการประยุกต์วงจรกำเนิดสัญญาณไซน์หลายเฟสเพื่อดีเทกต์สัญญาณเอเอ็ม ผลกระทบของค่าความต้านทานภายในของวงจร CCCII เมื่อค่า  $\beta$  ของทรานซิสเตอร์มีค่าลดลง พารามิเตอร์ของทรานซิสเตอร์เบอร์ NR100 และ PR100 ที่ใช้ในการเลียนแบบการทำงาน รายละเอียดของทรานซิสเตอร์ที่ใช้ต่อวงจรจริง และ ผลงานวิจัยที่ได้รับการตีพิมพ์ สุดท้ายคือประวัติผู้เขียน

## บทที่ 2

# วงจรกำเนิดสัญญาณไซน์หลายเฟส

### 2.1 กล่าวนำ

วงจรกำเนิดสัญญาณไซน์หลายเฟสเป็นวงจรกำเนิดสัญญาณแบบหนึ่งที่สามารถให้สัญญาณเอาต์พุตหลายๆ เอาต์พุตเป็นสัญญาณรูปไซน์ที่มีความถี่เดียวกันแต่มีเฟสค่าต่างกัน วิธีการที่สามารถใช้สร้างวงจรมีอยู่แตกต่างกันไป เช่น วิธีการสร้างวงจรกำเนิดสัญญาณไซน์ของ Kaplan [5] หรือวิธีการของ Rahman [7] ทั้งสองวิธีนี้ เป็นตัวอย่างของวิธีการแบบแรกๆที่ใช้ในการสร้างวงจรกำเนิดสัญญาณไซน์หลายเฟส แต่ทั้งสองวิธีการดังกล่าวไม่เป็นที่แพร่หลาย เนื่องจากเป็นวิธีการที่มีความยุ่งยากซับซ้อน ใช้อุปกรณ์แอคทีฟและพาสซีฟเป็นจำนวนมาก และต่อมาวิธีการสร้างวงจรกำเนิดสัญญาณไซน์หลายเฟสที่เสนอโดย Mikhel [17] นั้นก็ยังคงซับซ้อนทั้งหลักการและโครงสร้างเช่นกัน

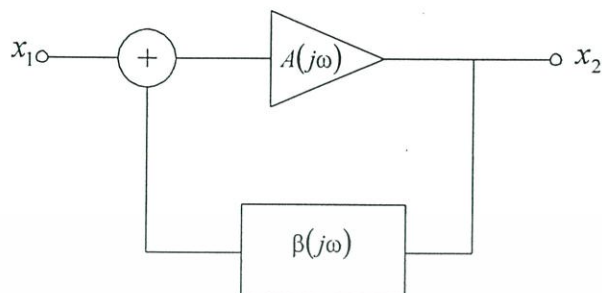
ต่อมาได้มีการนำเสนอวงจรกำเนิดสัญญาณไซน์หลายเฟสขึ้นในอีกรูปแบบหนึ่ง [8-16] ที่มีวิธีการที่ง่ายและลดความซับซ้อนของวงจรลงได้ โดยวงจรกำเนิดสัญญาณไซน์หลายเฟสดังกล่าวนั้น อาศัยหลักการสร้างเช่นเดียวกับวงจรกำเนิดสัญญาณไซน์เฟสเดียวที่ใช้ทฤษฎีของบาร์คเฮาเซน เป็นหลักการสำคัญในการกำหนดเงื่อนไขการออสซิลเลต ซึ่งวงจรกำเนิดสัญญาณไซน์ที่นำเสนอในวิทยานิพนธ์ฉบับนี้ก็ใช้หลักการเดียวกับวงจรกำเนิดสัญญาณไซน์หลายเฟสดังกล่าว ดังนั้นในบทนี้จะขอก้าวถึงหลักการพื้นฐานในการสร้างวงจรกำเนิดสัญญาณไซน์เฟสเดียวนี้ขึ้นก่อน จากนั้นจึงจะกล่าวถึง หลักการทั่วไปในการสร้างวงจรกำเนิดสัญญาณไซน์หลายเฟสจากวงจรออสซิลเลตความถี่ต่ำผ่าน และวงจรกรองผ่านทุกความถี่เป็นลำดับดังนี้

### 2.2 หลักการสร้างวงจรกำเนิดสัญญาณไซน์เฟสเดียว

วงจรกำเนิดสัญญาณรูปไซน์ (sinusoidal oscillator circuit) เป็นวงจรไฟฟ้าที่สามารถให้สัญญาณเอาต์พุตเป็นสัญญาณรูปคลื่นสลับรูปไซน์ได้โดยไม่มีการป้อนสัญญาณอินพุตใดๆ ให้กับวงจรและได้ถูกนำไปใช้งานอย่างแพร่หลายในระบบโทรคมนาคม และในงานทางด้านอิเล็กทรอนิกส์ โดยทั่วไปแล้วโครงสร้างของวงจรกำเนิดสัญญาณที่สร้างจากเทคนิคการป้อนกลับแบบบวก แสดงได้ดังรูปที่ 2.1 มีส่วนประกอบที่สำคัญคือ

1. วงจรกำหนดความถี่ (frequency determining circuit) เป็นวงจรที่ใช้เลือกความถี่ในการกำเนิดสัญญาณ เช่น วงจรกรองแถบความถี่ผ่าน วงจรกรองความถี่ต่ำผ่าน วงจรกรองผ่านทุกความถี่

2. วงจรขยาย (amplifier circuit) จะทำหน้าที่เป็นตัวขยายสัญญาณที่สูญเสียไปในวงจร กำหนดความถี่ เช่น วงจรขยายแบบกลับเฟส หรือวงจรขยายแบบไม่กลับเฟส



รูปที่ 2.1 บล็อกไดอะแกรมของวงจรกำเนิดสัญญาณที่มีการป้อนกลับแบบบวก

สัญลักษณ์ต่างๆในรูปที่ 2.1 มีความหมายดังนี้คือ

$A(j\omega)$  : อัตราขยายของวงจรขยายสัญญาณ

$\beta(j\omega)$  : ทรานเฟอร์ฟังก์ชันของวงจรกำหนดความถี่

$x_1$  : สัญญาณทางด้านขาเข้าของวงจร

$x_2$  : สัญญาณทางด้านขาออกของวงจร

$x_f$  : สัญญาณป้อนกลับ

จากรูปที่ 2.1 สามารถอธิบายในเชิงคณิตศาสตร์ได้ดังนี้

$$x_2 = (x_1 + x_f)A(j\omega) \quad (2.1)$$

$$x_f = \beta(j\omega)x_2 \quad (2.2)$$

แทนค่าสมการที่ (2.2) ลงในสมการที่ (2.1) จะได้

$$x_2 = (x_1 + \beta(j\omega)x_2)A(j\omega) \quad (2.3)$$

จัดรูปสมการใหม่เพื่อแสดงความสัมพันธ์ของสัญญาณทางด้านขาเข้าและสัญญาณทางด้านขาออก จะได้

$$\frac{x_2}{x_1} = \frac{A(j\omega)}{1 - A(j\omega)\beta(j\omega)} \quad (2.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรจะสร้างสัญญาณเอาต์พุตได้เองโดยไม่มีกรป้อนสัญญาณอินพุตใดๆจากภายนอกนั้น สามารถทำได้จริงเมื่ออัตราขยายของระบบมีค่าสูงเป็นอนันต์ (infinity) ซึ่งหมายถึงค่าส่วนของสมการที่ (2.4) จะต้องมีค่าเป็นศูนย์

$$1 - A(j\omega)\beta(j\omega) = 0$$

$$A(j\omega)\beta(j\omega) = 1 \quad (2.5)$$

สมการที่ (2.5) นั้นสามารถเขียนให้อยู่ในรูปได้ทั้งขนาดและมุมเฟส จึงแยกพิจารณาได้สองส่วนคือ ขนาดของอัตราขยายแบบเปิดของระบบจะต้องมีค่าเท่ากับหนึ่ง

$$|A(j\omega_o)\beta(j\omega_o)| = 1 \quad (2.6)$$

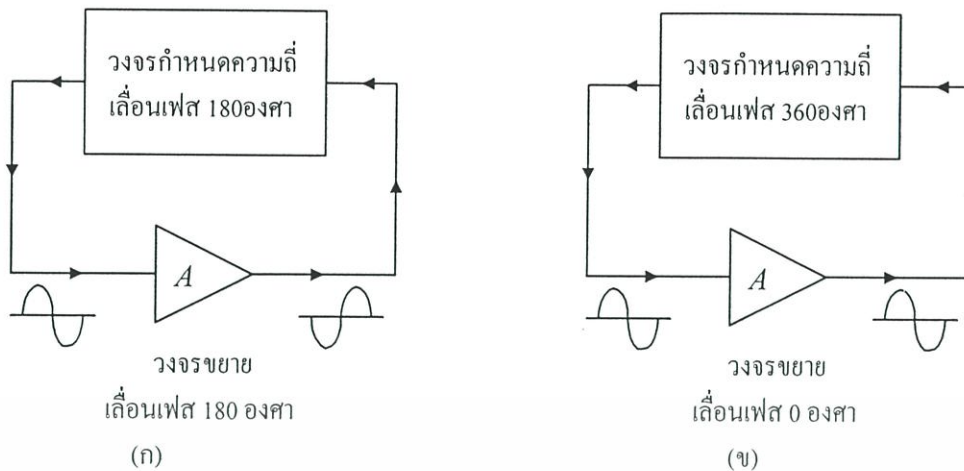
และมุมเฟสของอัตราขยายแบบเปิดต้องมีค่าเท่ากับ  $2n\pi$

$$\angle A(j\omega_o)\beta(j\omega_o) = 2n\pi \quad (2.7)$$

เมื่อ  $n = 1, 2, 3, \dots$

สมการดังกล่าวถูกเรียกว่าเกณฑ์ของบาร์คเฮาเซน [35] มีความหมายที่สำคัญคือ วงจรกำเนิดสัญญาณที่จะสามารถกำเนิดสัญญาณได้อย่างต่อเนื่องนั้นจะต้องมีค่าอัตราขยายแบบเปิดมีค่าเท่ากับหนึ่ง นั่นคือ ณ ที่ความถี่ของการกำเนิดสัญญาณ  $\omega_o$  ขนาดของอัตราขยายแบบเปิดต้องมีค่าเท่ากับหนึ่ง และมีมุมเฟสเท่ากับ  $2n\pi$  ซึ่งหลักการดังกล่าวนี้จะถูกนำไปใช้เพื่อหาเงื่อนไขของการทำงานของวงจรและความถี่ของสัญญาณที่ออสซิลเลตต่อไป

เมื่ออาศัยทฤษฎีนี้ในการนำไปสร้างเป็นวงจรกำเนิดสัญญาณไซน์เฟสเดียวจะได้โครงสร้างของวงจรเป็น 2 รูปแบบ ตามรูปที่ 2.2 คือถ้าวงจรกำหนดความถี่มีการเลื่อนเฟสของสัญญาณที่ความถี่  $\omega_o$  ไป 180 องศา ก็จะต้องใช้วงจรขยายสัญญาณที่ความถี่  $\omega_o$  มีการเลื่อนเฟสไป 180 องศา ทั้งนี้เพราะว่าเพื่อให้การเลื่อนเฟสรวมทั้งหมดภายในรูปเป็น 360 องศา ( $2\pi$  เรเดียน) ในทำนองเดียวกันถ้าวงจรกำหนดความถี่มีการเลื่อนเฟสของสัญญาณที่ความถี่  $\omega_o$  ไป 360 องศา ก็จะต้องใช้วงจรขยายสัญญาณที่ความถี่  $\omega_o$  มีการเลื่อนเฟสไป 0 องศา หรือไม่มีการเลื่อนเฟสของสัญญาณเลย ในวงจรขยายสัญญาณ

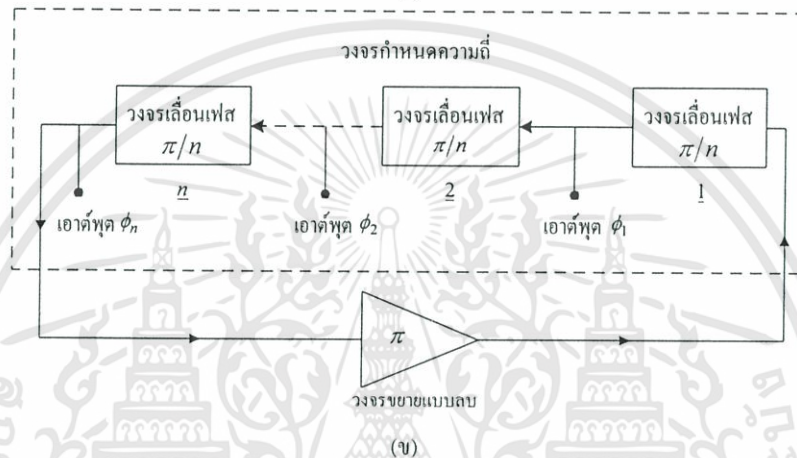
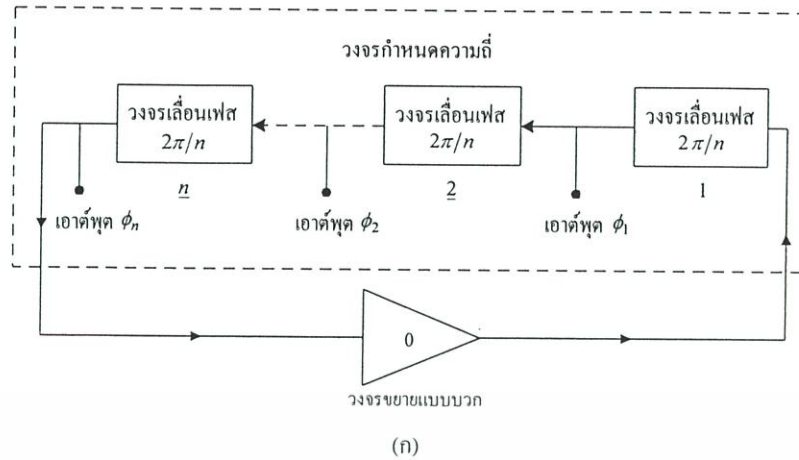


รูปที่ 2.2 โครงสร้างของวงจรกำเนิดสัญญาณไซน์เฟสเดียว

### 2.3 การสร้างวงจรกำเนิดสัญญาณไซน์หลายเฟส

จากหลักการสร้างวงจรกำเนิดสัญญาณไซน์เฟสเดียวสังเกตเห็นว่า วงจรกำหนดความถี่สร้างขึ้นจากวงจรเพียงวงจรเดียว ที่ให้การเลื่อนเฟสเป็น 180 องศา หรือ 360 องศา จึงทำให้วงจรดังกล่าวให้สัญญาณเอาต์พุตเพียงตำแหน่งเดียวและสัญญาณไซน์ที่ได้จะมีเฟสคงที่เพียงเฟสเดียวเท่านั้น จากนั้นได้มีการเปลี่ยนแปลงวงจรกำหนดความถี่ใหม่ ให้เป็นวงจรร้อยๆ หลายชุดต่อคาบสแควร์ (n ชุด) และแต่ละชุดจัดให้มีการเลื่อนเฟสของสัญญาณที่เท่ากัน โดยที่การเลื่อนเฟสรวมทั้งหมดของ วงจรกำหนดความถี่ยังคงมีค่าเป็น 180 องศา หรือ 360 องศา แล้วแต่ชนิดของวงจรขยายสัญญาณที่ใช้ จากนั้นแล้วป้อนกลับเป็นวงให้กับวงจรขยายสัญญาณ ดังแสดงในรูปที่ 2.3 อาศัยเงื่อนไขทางเฟสของบารักเฮาเซนที่กล่าวว่าวงจรจะเกิดการออสซิลเลตได้ที่มีความถี่  $\omega_0$  นั้นค่าการเลื่อนเฟสของสัญญาณรวมทั้งหมดภายในวงจรที่ความถี่  $\omega_0$  จะต้องมามีค่าเท่ากับ  $2\pi$  เพื่อให้สอดคล้องกับหลักการดังกล่าว โครงสร้างของวงจรตามรูปที่ 2.3(ก) นั้นใช้วงจรขยายสัญญาณที่ไม่มีการเลื่อนเฟสของสัญญาณเลย ทำให้วงจรร้อยแต่ละวงจรมีหน้าที่เลื่อนเฟสของสัญญาณให้มีเฟสของสัญญาณขาออกต่างไปจากสัญญาณที่เข้ามาเป็น  $2\pi/n$  (ในกรณีที่ต้องการให้มีความต่างเฟสของสัญญาณเอาต์พุตข้างเคียงเท่ากัน) ในขณะที่โครงสร้างของวงจรกำเนิดสัญญาณไซน์หลายเฟสตามรูปที่ 2.3(ข) วงจรขยายสัญญาณทำหน้าที่ขยายสัญญาณพร้อมกับมีการเลื่อนเฟสไปเท่ากับ  $\pi$  ดังนั้นวงจรร้อยแต่ละวงจรจึงมีการเลื่อนเฟสของสัญญาณเอาต์พุตไปจากสัญญาณขาเข้าเป็น  $\pi/n$  ส่วนสัญญาณเอาต์พุตนั้นได้จากการดึงเอาสัญญาณขาออกบางส่วนของวงจรร้อยย่อยแต่ละวงจร

ในเรื่องการสร้างวงจรกำเนิดสัญญาณไซน์หลายเฟสตามหลักการดังกล่าวนี้ ประเด็นสำคัญอยู่ที่ว่าจะให้วงจรร้อยใด มาทำหน้าที่เป็นวงจรร้อยในวงจรกำหนดความถี่ ซึ่งประเด็นดังกล่าวจะได้กล่าวถึงในหัวข้อถัดไป



รูปที่ 2.3 การตัดแปลงของวงจรถ่ายแบบบวก

## 2.4 การสร้างวงจรถ่ายแบบบวกหลายเฟสโดยใช้วงจรถ่ายแบบบวก

วงจรถ่ายแบบบวกที่ได้รับความนิยมในการนำมาทำหน้าที่เลื่อนเฟสตามหลักการดังกล่าวคือ วงจรถ่ายแบบบวกอันดับหนึ่งที่มีทรานเฟอร์ฟังก์ชันของวงจรถ่ายแบบบวกเป็นไปตามสมการที่ (2.8) หรือสมการที่ (2.9) ก็ได้

$$G(s) = \frac{-a}{s+b} \quad (2.8)$$

$$G(s) = \frac{a}{s+b} \quad (2.9)$$

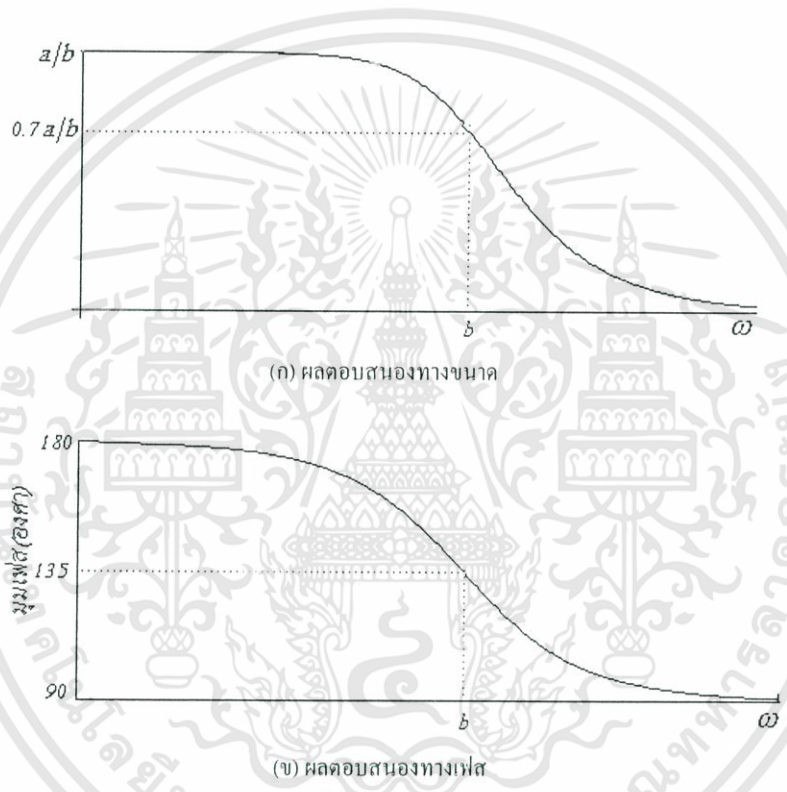
โดยที่  $a$  : ค่าอัตราขยายของวงจรถ่ายแบบบวกที่ค่าผ่านเมื่อ  $b$  มีค่าเท่ากับหนึ่ง

$b$  : ค่าความถี่ที่เกิดโพล

ทรานเฟอร์ฟังก์ชันตามสมการที่ (2.8) และ (2.9) ให้ผลตอบสนองทางขนาดเช่นเดียวกัน ดังแสดงในรูปที่ 2.4(ก) จะพบว่าที่ความถี่ของสัญญาณมีค่าต่างๆผลตอบสนองทางขนาดมีค่าเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$a/b$  และจะลดลงเรื่อยๆจนเข้าใกล้ศูนย์เมื่อความถี่ของสัญญาณมีค่ามากๆ ส่วนผลตอบสนองทางเฟสของทรานเฟอร์ฟังก์ชันทั้งสองดังกล่าว ให้ผลตอบสนองทางเฟสที่ต่างกันคือ ทรานเฟอร์ฟังก์ชันตามสมการที่ (2.8) ให้ผลตอบสนองทางเฟสเป็นไปตามรูปที่ 2.4(ข) โดยที่ค่าการเลื่อนเฟสของสัญญาณที่ความถี่ต่ำๆจะมีค่าเป็น 180 องศา และค่าการเลื่อนเฟสดังกล่าวจะลดลงเรื่อยๆตามค่าความถี่ที่เพิ่มมากขึ้นจนเกือบเข้าใกล้ 90 องศาเมื่อความถี่มีค่าสูงๆ ในขณะที่ผลตอบสนองทางเฟสของทรานเฟอร์ฟังก์ชันตามสมการที่ (2.9) ค่าการเลื่อนเฟสของสัญญาณที่ความถี่ต่ำๆจะมีค่าเป็น 0 องศา และมีค่าเข้าใกล้ -90 องศา เมื่อความถี่ของสัญญาณเพิ่มมากขึ้น

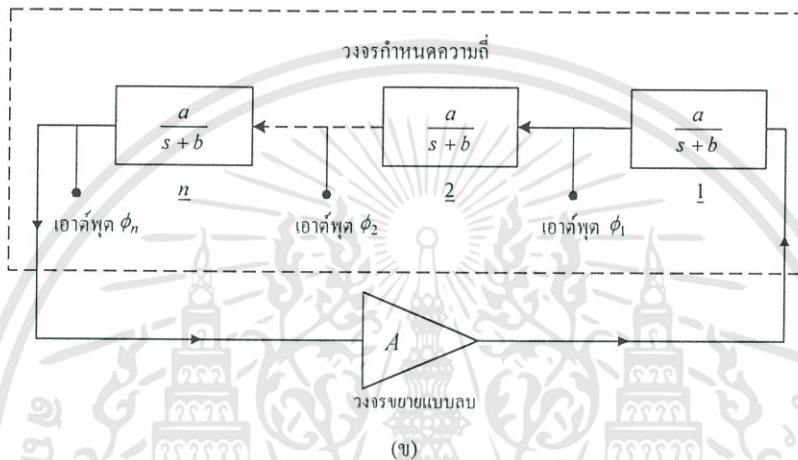
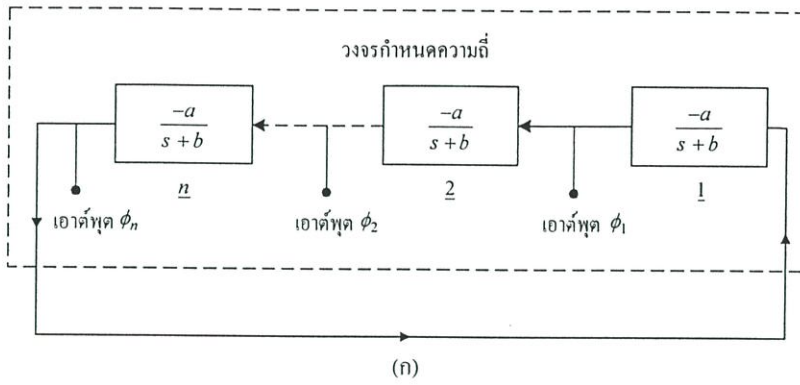


รูปที่ 2.4 ผลตอบสนองของวงจรกรองความถี่ต่ำผ่าน

จากที่ได้กล่าวมาแล้วข้างต้นจะเห็นว่าวงจรกรองความถี่ต่ำผ่านอันดับหนึ่งให้คุณสมบัติเลื่อนเฟสได้ ดังนั้นวงจรกรองความถี่ต่ำผ่านจึงสามารถนำมาสร้างเป็นวงจรกำหนดความถี่ในวงจรกำเนิดสัญญาณไซน์หลายเฟสได้

จะได้โครงสร้างของวงจรที่สร้างจากทรานเฟอร์ฟังก์ชันทั้งสองดังรูปที่ 2.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 โครงสร้างของวงจรถ้าหนดความถี่หลายเฟสที่สร้างทรานเฟอร์ฟังก์ชันของวงจรถ้าหนดความถี่ต่ำผ่าน

โดยโครงสร้างตามรูปที่ 2.5(ก) และ 2.5(ข) มีเงื่อนไขในการสร้างเป็นดังตารางที่ 2.1 และตารางที่ 2.2 ตามลำดับ

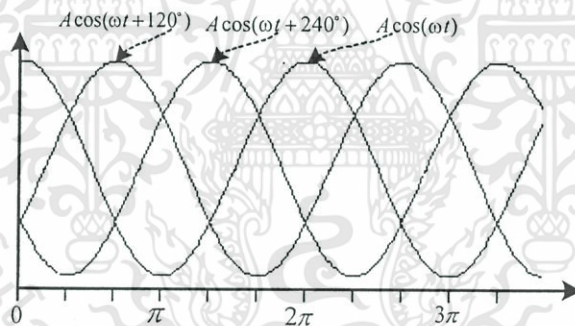
ตารางที่ 2.1 ความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่ของการออสซิลเลตของโครงสร้างวงจรถ้าหนดความถี่ตามรูปที่ 2.5(ก)

จำนวนเฟส	เงื่อนไขการออสซิลเลต	ความถี่การออสซิลเลต
3	$a = 2b$	$\omega = 1.713b$
5	$a = 1.414b$	$\omega = 0.728b$
7	$a = 1.11b$	$\omega = 0.48b$
9	$a = 1.063b$	$\omega = 0.36b$

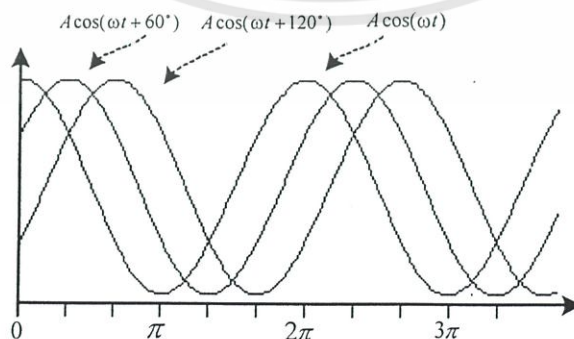
ตารางที่ 2.2 ความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่ของการออสซิลเลตของ โครงสร้างวงจร ตามรูปที่ 2.5(ข)

จำนวนเฟส	เงื่อนไขการออสซิลเลต	ความถี่การออสซิลเลต
3	$a = 2b$	$\omega = 1.732b$
4	$a = 1.414b$	$\omega = b$
5	$a = 1.237b$	$\omega = 0.728b$
6	$a = 1.154b$	$\omega = 0.577b$
7	$a = 1.11b$	$\omega = 0.482b$

จากตารางที่ 2.1 จะเห็นว่าถ้าสร้างวงจรตามโครงสร้างในรูปที่ 2.5(ก) จะสร้างได้เฉพาะ วงจรที่ให้จำนวนเฟสเป็นจำนวนคี่เท่านั้นและให้ความต่างเฟสของสัญญาณข้างเคียงเป็น  $2\pi/n$  ให้ รูปสัญญาณแต่ละเฟสเป็นตามรูปที่ 2.6 ส่วนโครงสร้างของวงจรตามรูปที่ 2.5(ข) นั้นสามารถสร้าง ได้ทั้งวงจรที่ให้จำนวนเฟสเป็นจำนวนคู่และจำนวนคี่ สัญญาณเอาต์พุตที่ได้ให้ความต่างเฟสของ สัญญาณข้างเคียงเป็น  $\pi/n$  ดังแสดงในรูปที่ 2.7



รูปที่ 2.6 สัญญาณไซน์ 3 เฟสที่มีความต่างเฟสของสัญญาณข้างเคียง 120 องศา



รูปที่ 2.7 สัญญาณไซน์ 3 เฟสที่มีความต่างเฟสของสัญญาณข้างเคียง 60 องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงสร้างของวงจรกำเนิดสัญญาณทั้งสองมีขั้วต่อเพียงเล็กน้อย คือ ค่าความถี่ของการออสซิลเลตไม่เป็นอิสระต่อเงื่อนไขของการออสซิลเลต ในกรณีที่มีการปรับค่าความถี่โดยการปรับค่าพารามิเตอร์  $b$  จะมีผลกระทบต่อเงื่อนไขของการออสซิลเลตที่จะต้องปรับค่า  $a$  เปลี่ยนแปลงไปตามค่า  $b$  อีกทั้งเงื่อนไขของการออสซิลเลตไม่คงที่ ขึ้นอยู่กับจำนวนเฟสของสัญญาณอย่างไรก็ตามวิธีการสร้างวงจรกำเนิดสัญญาณไซน์หลายเฟสดังกล่าวยังเป็นที่ยอมรับได้จากผลงานวิจัยที่เสนอวงจรกำเนิดสัญญาณไซน์หลายเฟสในรูปแบบต่างๆดังแสดงในภาคผนวก ก

เป็นที่สังเกตว่าวงจรกำเนิดสัญญาณไซน์หลายเฟสแบบต่างๆที่นำมาเป็นตัวอย่างนี้เป็นวงจรที่ทำงานในโหมดแรงดัน บางวงจรมีขั้วเค้นและขั้วต่อต่างกันไปแต่ทุกวงจรมีขั้วต่อเหมือนกันคือเงื่อนไขของการออสซิลเลตไม่คงที่ขึ้นอยู่กับจำนวนเฟส ทั้งนี้เพราะว่าวงจรกำเนิดสัญญาณไซน์หลายเฟสดังกล่าวใช้วงจรกรองผ่านทุกความถี่เป็นส่วนประกอบสำคัญ แต่อย่างไรก็ตามก็มีวิธีการหลีกเลี่ยงปัญหาดังกล่าวได้โดยใช้วงจรกรองผ่านทุกความถี่แทนวงจรกรองความถี่ต่ำผ่านซึ่งมีรายละเอียดที่จะกล่าวในหัวข้อต่อไป

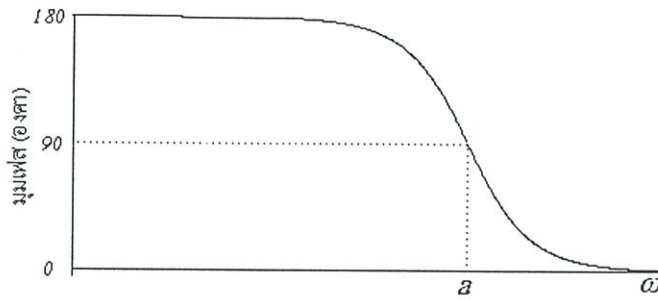
## 2.5 การสร้างวงจรกำเนิดสัญญาณไซน์หลายเฟสโดยการใช้วงจรกรองผ่านทุกความถี่

วงจรกรองผ่านทุกความถี่อันดับหนึ่งที่ทำให้ทรานเฟอร์ฟังก์ชันเป็นไปตามสมการที่ (2.10) หรือสมการที่ (2.11) เป็นวงจรที่มีคุณสมบัติเลื่อนเฟสของสัญญาณขาเข้าได้ จึงเหมาะสมที่จะใช้เป็นส่วนประกอบในวงจรกำเนิดสัญญาณไซน์หลายเฟส

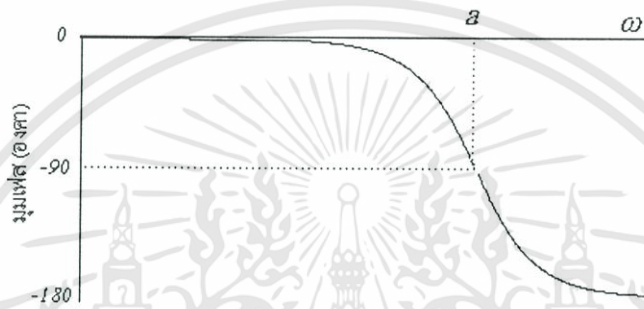
$$G(s) = \frac{s - a}{s + a} \quad (2.10)$$

$$G(s) = \frac{a - s}{a + s} \quad (2.11)$$

ทรานเฟอร์ฟังก์ชันของวงจรกรองผ่านทุกความถี่ทั้งสองให้ผลตอบสนองทางเฟสที่แตกต่างกันเท่ากับขนาดของสัญญาณขาเข้าตลอดทุกช่วงความถี่ แต่ให้ผลตอบสนองทางเฟสที่ต่างกัน กล่าวคือ ทรานเฟอร์ฟังก์ชันตามสมการที่ (2.10) ให้เฟสของสัญญาณขาออกเป็น 180 องศา เมื่อความถี่ของสัญญาณมีค่าต่ำๆ และค่าการเลื่อนเฟสจะค่อยๆลดลงจนเข้าใกล้ 0 เมื่อความถี่ของสัญญาณเข้ามีค่ามากๆ ดังแสดงในรูปที่ 2.8 ส่วนทรานเฟอร์ฟังก์ชันตามสมการที่ (2.11) ให้ผลตอบสนองทางเฟสเป็นไปตามรูปที่ 2.9 จะไม่มีการเลื่อนเฟสของสัญญาณขาออกเลยเมื่อความถี่ของสัญญาณขาเข้ามีค่าต่ำๆ และค่าการเลื่อนเฟสจะเข้าใกล้ 180 องศา เมื่อความถี่ของสัญญาณมีค่าสูงๆ

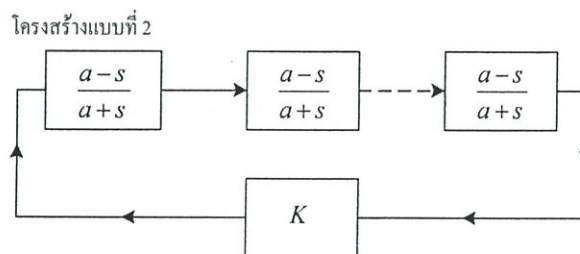
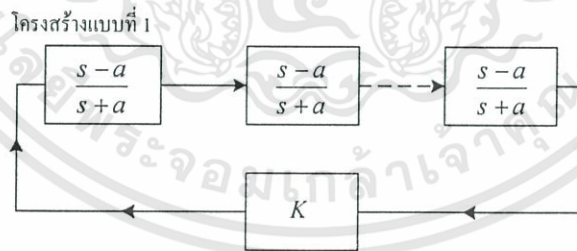


รูปที่ 2.8 ผลตอบสนองทางเฟสของวงจรรองผ่านทุกความถี่ตามสมการที่ 2.10



รูปที่ 2.9 ผลตอบสนองทางเฟสของวงจรรองผ่านทุกความถี่ตามสมการที่ 2.11

ซึ่งวงจรถูกนำมาใช้เพื่อสร้างสัญญาณหลายเฟสที่สร้างขึ้นจากทรานเฟอร์ฟังก์ชันทั้งสองรูปแบบมีโครงสร้างเป็นไปตามรูปที่ 2.10



รูปที่ 2.10 โครงสร้างของวงจรถูกนำมาใช้เพื่อสร้างสัญญาณหลายเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากการต่อкасцепกันของวงจรกรองผ่านทุกความถี่ตั้งแต่ 3 ชุดขึ้นไปสามารถให้ความต่างเฟสของสัญญาณขาออกเมื่อเทียบกับสัญญาณขาเข้าได้ถึง  $2\pi$  ดังนั้นวงจรขยายสัญญาณที่ใช้จึงเป็นวงจรแบบที่ไม่มีการเลื่อนเฟสเลย

การสร้างวงจรกิจกำเนิดสัญญาณไซน์หลายเฟสตามวิธีการนี้ มีข้อดีคือ เงื่อนไขของการออสซิลเลตขึ้นอยู่กับอัตราขยายสัญญาณเท่านั้นและไม่ขึ้นอยู่กับจำนวนเฟสของสัญญาณดังจะเห็นได้ดังนี้

พิจารณาโครงสร้างแบบที่ 1 ในรูปที่ 2.10 จะมีอัตราขยายแบบเปิดรูปเป็น

$$T(s) = k \left( \frac{s-a}{s+a} \right)^n \quad (2.12)$$

ขนาดของอัตราขยายแบบเปิดรูปมีค่า

$$|T(s)| = |k| \frac{|\sqrt{\omega^2 + a^2}|^n}{|\sqrt{\omega^2 + a^2}|^n} \quad (2.13)$$

จากหลักการการออสซิลเลตของบาร์คเฮาเซน จะได้ว่าเงื่อนไขของขนาดที่ทำให้เกิดการออสซิลเลตที่ความถี่  $\omega_0$  นั้นค่าขนาดของอัตราขยายแบบเปิดรูปต้องมีค่าเท่ากับหนึ่ง จากสมการที่ (2.13) จะพบว่าขนาดของอัตราขยายแบบเปิดรูปขึ้นอยู่กับสองส่วนประกอบ คือขนาดของอัตราขยายสัญญาณและขนาดของทรานเฟอร์ฟังก์ชันของวงจรกรองผ่านทุกความถี่ที่ต่อกัน  $n$  ชุด แต่เนื่องจากขนาดของทรานเฟอร์ฟังก์ชันของวงจรกรองผ่านทุกความถี่มีค่าเท่ากับหนึ่งตลอดทุกช่วงความถี่ จึงทำให้เงื่อนไขของการออสซิลเลตขึ้นอยู่กับอัตราขยายสัญญาณเท่านั้น ซึ่งจะได้เงื่อนไขในการออสซิลเลตดังนี้คือ

$$|k| = 1 \quad (2.14)$$

นั่นคือขนาดของอัตราขยายสัญญาณต้องมีค่าเท่ากับหนึ่งในทางทฤษฎี เงื่อนไขในการออสซิลเลตดังกล่าวเป็นจริงสำหรับทุกค่าของ  $n$  เมื่อ  $n \geq 3$  และใช้ได้กับโครงสร้างแบบที่สองด้วย จึงกล่าวได้ว่าเงื่อนไขของการออสซิลเลตของวงจรกิจกำเนิดสัญญาณไซน์หลายเฟสที่สร้างจากวงจรกรองผ่านทุกความถี่ไม่ขึ้นอยู่กับจำนวนเฟสของสัญญาณ

จากข้อดีของการสร้างวงจรกิจกำเนิดสัญญาณไซน์หลายเฟสที่ใช้วงจรกรองผ่านทุกความถี่จึงเลือกใช้หลักการดังกล่าวในการสร้างวงจรกิจกำเนิดสัญญาณไซน์หลายเฟสในวิทยานิพนธ์ฉบับนี้

เมื่อนำวงจรกรองผ่านทุกความถี่ที่สามารถปรับคุณสมบัติได้ในเชิงอิเล็กทรอนิกส์มาใช้เป็นส่วนประกอบหลักในวงจรกำเนิดสัญญาณไซน์หลายเฟส ก็จะได้วงจรที่มีคุณสมบัติควบคุมค่าความถี่ได้ในเชิงอิเล็กทรอนิกส์ และถ้าวงจรนี้เป็นวงจรที่ทำงานในโหมดกระแส ที่นำมาต่อкасцепกันโดยไม่ต้องใช้วงจรบัฟเฟอร์ ก็จะมีข้อดีกว่าวงจรกำเนิดสัญญาณไซน์หลายเฟสที่เสนอโดย Hou[13] ที่ต้องใช้วงจรบัฟเฟอร์ที่ภาคเอาต์พุตทุกชุด อีกทั้งวงจรกำเนิดสัญญาณไซน์หลายเฟสในลักษณะนี้ยังมีโครงสร้างที่ง่ายกว่าวงจรกำเนิดสัญญาณไซน์หลายเฟสแบบอื่นๆ [4-16] ที่มีการนำเสนอแล้ว ซึ่งจะกล่าวถึงรายละเอียดของวงจรกำเนิดสัญญาณไซน์หลายเฟสที่นำเสนอในบทที่ 5 ต่อไป

## 2.6 สรุป

บทนี้ได้กล่าวถึงการสร้างวงจรกำเนิดสัญญาณไซน์หลายเฟสที่อาศัยทฤษฎีของบาร์คเฮาเซนเป็นหลัก โดยโครงสร้างของวงจรประกอบด้วยวงจรถูกกำหนดความถี่และวงจรถ่ายสัญญาณ ซึ่งวงจรถูกกำหนดความถี่สามารถสร้างได้ทั้งวงจรกรองความถี่ต่ำผ่านและวงจรกรองผ่านทุกความถี่อันดับหนึ่ง พบว่าเงื่อนไขการออกซิลเลตของวงจรกำเนิดสัญญาณไซน์หลายเฟสที่มีวงจรกรองผ่านทุกความถี่เป็นองค์ประกอบเป็นเงื่อนไขที่มีความคล่องตัว ไม่ขึ้นอยู่กับจำนวนเฟสของสัญญาณมากกว่าวงจรกำเนิดสัญญาณไซน์หลายเฟสที่มีวงจรกรองความถี่ต่ำผ่านเป็นองค์ประกอบ

## บทที่ 3

### วงจรสายพานกระแส

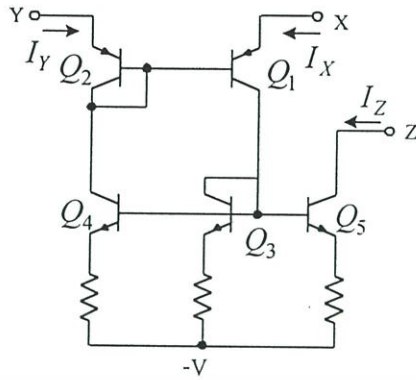
#### 3.1 กล่าวนำ

เนื่องจากในวิทยานิพนธ์ฉบับนี้มุ่งเน้นในการนำเสนอวงจรกำเนิดสัญญาณไซน์หลายเฟสในรูปแบบใหม่ที่สร้างขึ้นจากวงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแสเป็นอุปกรณ์สำคัญ เพื่อให้เห็นภาพพจน์และง่ายในการเข้าใจในวงจรที่นำเสนอ ดังนั้นในบทนี้จะกล่าวถึง ที่มา โครงสร้างและหลักการ การทำงานของวงจรสายพานกระแส พอสังเขป

#### 3.2 วงจรสายพานกระแส

วงจรสายพานกระแสเป็นอุปกรณ์แอกทีฟชนิดหนึ่งที่สามารถนำไปประยุกต์เป็นวงจรอนาล็อกแบบต่างๆ ได้หลากหลายรูปแบบ ทั้งวงจรที่ประมวลผลสัญญาณในโหมดแรงดันและโหมดกระแส วงจรสายพานกระแสรุ่นแรกอาศัยหลักการสำคัญคือการจัดให้มีการส่งผ่านกระแสระหว่างพอร์ตสองพอร์ตที่มีระดับค่าอิมพีแดนซ์ที่ต่างกันมากๆ กล่าวคือพอร์ตอินพุตที่รับสัญญาณเป็นพอร์ตที่มีอินพุตอิมพีแดนซ์ค่าต่ำมาก ในขณะที่พอร์ตเอาต์พุตเป็นพอร์ตที่มีค่าอิมพีแดนซ์ที่สูงมาก และอัตราการส่งผ่านกระแสจากพอร์ตอินพุตไปพอร์ตเอาต์พุตมีค่าตามทฤษฎีคือหนึ่ง

วงจรสายพานกระแสเสนอขึ้นเป็นครั้งแรกโดย K.C. Smith และ A.Sedra [21] ประกอบด้วยกลุ่มทรานซิสเตอร์จำนวน 5 ตัวที่ต่อกันในลักษณะดังรูปที่ 3.1 โดยวงจรดังกล่าวมีชื่อว่าวงจรสายพานกระแสกระแสรุ่นที่ 1 (first generation current conveyor) และมีชื่อย่อว่า CCI สัญลักษณ์ “ $\pi$ ” เป็นอักษรโรมันที่ใช้แทน “1” การทำงานของวงจรตามรูปที่ 3.1 นั้นถ้าสมมุติให้ทรานซิสเตอร์ทุกตัวมีอัตราขยายกระแสไฟตรง (forward dc current gain :  $\beta$ ) ที่สูงมากและค่าความต้านทานทุกตัวมีค่าเท่ากัน จะพบว่ากระแสที่ไหลผ่านทรานซิสเตอร์  $Q_3$  มีค่าประมาณเท่ากับกระแส  $I_X$  และกระแสดังกล่าวจะถูกส่งผ่านไปยังพอร์ต Y และพอร์ต Z เพราะว่าทรานซิสเตอร์  $Q_3$ ,  $Q_4$  และ  $Q_5$  ทำหน้าที่เป็นวงจรสะท้อนกระแสดังนั้น  $I_X = I_Y = I_Z$  และเนื่องจากกระแสคอลเลกเตอร์ของทรานซิสเตอร์  $Q_1$  และ  $Q_2$  มีค่าเท่ากันจึงทำให้เกิดแรงดันเบสอิมิตเตอร์ที่เท่ากันเสมอ ซึ่งหมายถึงแรงดัน  $V_X = V_Y$

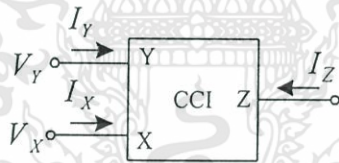


รูปที่ 3.1 วงจรสายพานกระแสรุ่นที่ 1 แบบพื้นฐาน

จากการทำงานของวงจรดังกล่าวทำให้ได้ความสัมพันธ์เชิงคณิตศาสตร์ดังนี้

$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \end{bmatrix} \quad (3.1)$$

และสัญลักษณ์ที่ใช้แทนวงจร CCI แสดงได้ดังรูปที่ 3.2



รูปที่ 3.2 สัญลักษณ์ของวงจร CCI

วงจรสายพานกระแสในยุคแรกๆถูกนำไปใช้งานทางด้านเครื่องมือวัด วงจรกลับค่าอิมพีแดนซ์ (negative impedance convertor) วงจรเปลี่ยนแรงดันเป็นกระแส (voltage-current conversion) เพื่อให้วงจรสายพานกระแสสามารถนำไปประยุกต์ใช้งานได้หลากหลายมากกว่านี้จึงต้องมีการพัฒนาวงจรสายพานกระแสขึ้นอีก [22] เช่นการใช้วงจรสะท้อนกระแสที่มีความแม่นยำมากยิ่งขึ้น การออกแบบให้วงจรสามารถทำงานในคลาส AB หรือการนำเสนองจรสายพานกระแสในรูปแบบใหม่ที่สร้างขึ้นโดยเทคโนโลยีของมอส จนในที่สุดวงจรสายพานกระแสรุ่นที่ 1 ได้ถูกพัฒนาไปเป็นวงจรสายพานกระแสรุ่นที่สอง ซึ่งเป็นวงจรที่สามารถนำไปประยุกต์ใช้งานได้หลากหลายมากกว่าเดิม สำหรับรายละเอียดของวงจรสายพานกระแสรุ่นที่สองจะกล่าวถึงในหัวข้อต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

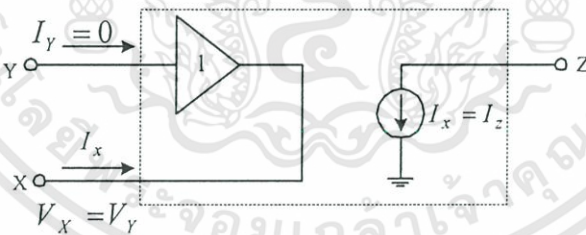


กระแสรุ่นที่ 1 ใหม่ จากเดิมที่มีค่าอินพุตอิมพีแดนซ์ต่ำ ให้มีค่าที่สูงมากๆ ซึ่งมีความสัมพันธ์เชิงเมตริกซ์ระหว่างกระแสและแรงดันระหว่างพอร์ตต่างๆ ดังนี้

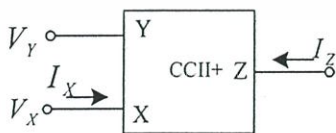
$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \end{bmatrix} \tag{3.2}$$

การทำงานของวงจรสายพานกระแสอธิบายได้ดังนี้คือ จะไม่มีกระแสไหลเข้าพอร์ต Y ได้เลยเนื่องจากเป็นพอร์ตที่มีค่าอิมพีแดนซ์ทางด้านอินพุตที่สูงมากๆ เป็นอนันต์ (Infinity) ซึ่งคุณสมบัติดังกล่าวเป็นคุณสมบัติที่ต่างจากวงจร CCI ส่วนค่าแรงดันไฟฟ้าที่ตกคร่อมพอร์ต X และพอร์ต Y มีค่าที่เท่ากันเสมอ ซึ่งเป็นคุณสมบัติของวงจรตามแรงดัน กระแสที่ไหลผ่านพอร์ต X นั้นจะถูกส่งผ่านไปยังพอร์ต Z ซึ่งเป็นพอร์ตที่มีค่าอิมพีแดนซ์สูง มีลักษณะการทำงานเป็นวงจรตามกระแส คือกระแสไฟฟ้าที่พอร์ต X และพอร์ต Z จะมีค่าเท่ากันเสมอ ในกรณีที่กระแสไหลผ่านพอร์ต Z มีทิศทางเดียวกันกับกระแสที่ไหลผ่านพอร์ต X จะถูกให้เป็นวงจรสายพานกระแสแบบบวกใช้สัญลักษณ์ CCII+ และในกรณีที่กระแสไหลผ่านพอร์ต Z มีทิศทางตรงกันข้ามกับกระแสที่ไหลผ่านพอร์ต X จะถูกกำหนดให้เป็นวงจรสายพานกระแสแบบลบใช้สัญลักษณ์ CCII-

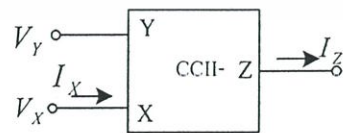
ความสัมพันธ์กระแสและแรงดันระหว่างพอร์ตต่างๆ สามารถเขียนเป็นวงจรเทียบเท่าและสัญลักษณ์ของวงจร CCII ได้ดังรูปที่ 3.4 และรูปที่ 3.5 ตามลำดับ



รูปที่ 3.4 วงจรเทียบเท่าของวงจร CCII



ก) สัญลักษณ์ของวงจร CCII ชนิดบวก



ข) สัญลักษณ์ของวงจร CCII ชนิดลบ

รูปที่ 3.5 สัญลักษณ์ของวงจร CCII

จากแนวความคิดและหลักการของวงจร CCII ดังกล่าวได้มีผู้นำมาสร้างเป็นวงจรในทางปฏิบัติหลากหลายรูปแบบ [24-26] โดยที่แต่ละรูปแบบใช้วงจรที่ทำหน้าที่เป็นพอร์ตอินพุต (พอร์ต X และพอร์ต Y) ที่ต่างกัน ซึ่งส่วนมากแล้วใช้ออปแอมป์เป็นองค์ประกอบหลักในการสร้างพอร์ตอินพุตให้มีลักษณะการทำงานเป็นวงจรตามแรงดัน วงจร CCII ที่สร้างขึ้นจากออปแอมป์ดังกล่าวมีข้อด้อยคือให้ค่าแบนด์วิดท์ที่ต่ำ ใช้อุปกรณ์แอคทีฟและพาสซีฟจำนวนมากในการสร้าง เพื่อลดข้อด้อย ดังกล่าว A.Fabre ได้เสนอวงจร CCII ขึ้นใหม่ [27] ที่ใช้หลักการทรานสลิเนียร์ในการออกแบบวงจรส่วนที่ทำหน้าที่เป็นพอร์ตอินพุต ซึ่งประสบความสำเร็จเป็นวงจร CCII ที่ให้ผลตอบสนองทางความถี่ที่กว้างกว่าวงจร CCII ที่สร้างขึ้นจากออปแอมป์อีกทั้งยังไม่มีการใช้อุปกรณ์พาสซีฟ

แต่อย่างไรก็ตามวงจร CCII ดังกล่าวเกิดความคลาดเคลื่อนในการทำงานที่พอร์ต X เมื่อ A.Fabre ได้วิเคราะห์ห้วงจรอย่างละเอียดพบว่ามีค่าความต้านทานแฝงที่พอร์ต X เกิดขึ้นเขาจึงเสนอแนวความคิดที่จะนำค่าความต้านทานนี้มาใช้ให้เกิดประโยชน์ต่างๆ เนื่องจากค่าความต้านทานดังกล่าวสามารถควบคุมค่าได้ โดยได้เสนอเป็นวงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแสขึ้น ก่อนที่จะกล่าวถึงรายละเอียดของวงจรดังกล่าวนั้นจะกล่าวถึงหลักการทรานสลิเนียร์และวงจรสะท้อนกระแสก่อนพอสังเขป ทั้งนี้เนื่องจากว่าหลักการทั้งสองนี้เป็นหลักการพื้นฐานที่สำคัญในการสร้างวงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแส

### 3.4 หลักการทรานสลิเนียร์

หลักการทรานสลิเนียร์เป็นหลักการที่โดดเด่นมีคุณสมบัติเฉพาะตัวที่สามารถนำไปสร้างเป็นวงจรที่ทำหน้าที่เป็นฟังก์ชันทางคณิตศาสตร์ใดๆที่มีความซับซ้อนได้ด้วยการใช้อุปกรณ์เพียงไม่กี่ตัว หลักการดังกล่าวเสนอขึ้นครั้งแรกในปี ค.ศ. 1975 โดย Gilbert [29] ซึ่งเล็งเห็นถึงข้อดีของคุณสมบัติความเป็นเชิงเส้นระหว่างค่าทรานส์คอนดักแตนซ์และกระแส

วงจรที่สร้างขึ้นจากหลักการทรานสลิเนียร์นี้เป็นวงจรที่ทำงานในโหมดกระแสโดยคำนึงถึงสัญญาณอินพุตและสัญญาณเอาต์พุตในรูปกระแสเป็นหลัก ส่วนค่าแรงดันของสัญญาณภายในวงจรทรานสลิเนียร์จะมีค่าน้อยมากและไม่ให้ความสำคัญมากนัก เช่นวงจรทรานสลิเนียร์ที่สร้างขึ้นจากไบโพลาร์ทรานซิสเตอร์ ค่าแรงดันเบส-อีมีเตอร์ จะมีการเปลี่ยนแปลงน้อยมากถึงแม้ว่าค่ากระแสคอลเลกเตอร์จะมีการเปลี่ยนแปลงไปหลายดีเคด (decade) ค่าแรงดันที่มีค่าจำกัดนี้จะทำให้เกิดการอัดหรือการคายประจุของตัวเก็บประจุแฝงภายในวงจรน้อยมากซึ่งส่งผลให้วงจรทรานสลิเนียร์มีความเร็วสูงในการทำงานอีกทั้งยังส่งผลให้วงจรทรานสลิเนียร์มีผลตอบสนองทางความถี่ที่กว้างกว่าวงจรที่ทำงานในโหมดแรงดัน นอกจากนี้แล้ววงจรทรานสลิเนียร์ยังไม่มีผลกระทบต่อการทำงานเมื่ออุณหภูมิภายนอกเปลี่ยนแปลงไป[37]

หลักการทรานสลิเนียร์เกิดขึ้นจากการอาศัยคุณสมบัติความเป็นเชิงเส้นระหว่างค่าทรานส์คอนดักแตนซ์และกระแสคอลเลกเตอร์ในไบโพลาร์ทรานซิสเตอร์ซึ่งมีรายละเอียดดังนี้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยามให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณากระแสคอลเล็กเตอร์ในกรณีของไบแอสไปหน้า (forward bias) ค่ากระแสที่ได้มีค่าประมาณ

$$I_C = I_S \left[ \exp\left(\frac{V_{be}}{V_T}\right) \right] \quad (3.3)$$

เมื่อ  $I_S$  : ค่ากระแสอิ่มตัวย้อนกลับ (reverse saturation current)

$V_T$  : แรงดันเชิงอุณหภูมิตัว (thermal voltage) มีค่าเท่ากับ  $KT/q$

$K$  : ค่าคงที่โบลท์ซมานน์ (Boltzmann's constant) มีค่า  $1.38 \times 10^{-23}$

$T$  : อุณหภูมิในหน่วยเคลวิน

$q$  : ค่าเก็บประจุไฟฟ้าของอิเล็กตรอนมีค่าเท่ากับ  $1.602 \times 10^{-19}$  คูลอมป์

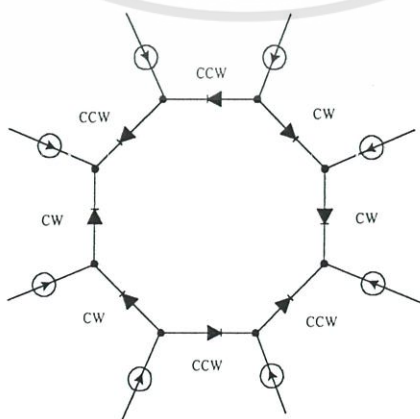
เมื่อหาอนุพันธ์ของสมการที่ (3.3) จะได้

$$\frac{\partial I_C}{\partial V_{be}} = \frac{I_S}{V_T} \exp\left(\frac{V_{be}}{V_T}\right) \quad (3.4)$$

แทนค่าสมการที่ (3.3) ลงในสมการที่ (3.4) จะได้

$$g_m = \frac{I_C}{V_T} \quad (3.5)$$

นั่นคือ ค่าทรานส์คอนดักแตนซ์ของไบโพลาร์ทรานซิสเตอร์  $g_m$  แปรผันเป็นเชิงเส้นกับกระแสคอลเล็กเตอร์ ในการวิเคราะห์หลักการทรานส์คอนดักแตนซ์พิจารณาได้จากรูปที่ 3.6



รูปที่ 3.6 ทรานส์คอนดักแตนซ์แบบรูปเดี่ยว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญลักษณ์วงกลมแทนด้วยกระแสคอลเลกเตอร์ของไบโพลาร์ทรานซิสเตอร์ ส่วนสัญลักษณ์ของไดโอดแทนด้วยรอยต่อเบส-อิมิตเตอร์ที่ได้รับการไบแอสจนเกิดกระแสไหลในทิศทางทวนเข็มนาฬิกา (counterclockwise:CCW) และรอยต่อเบส-อิมิตเตอร์ที่ได้รับการไบแอสจนเกิดกระแสไหลในทิศทางการเข็มนาฬิกา (clockwise: CW) เมื่อรอยต่อทั้งสองชนิดมีจำนวนที่เท่ากันถูกเรียงต่อกันเป็นลูปปิด จะทำให้เกิดลูปทรานสลิเนียร์ขึ้นได้ เมื่อคิดผลรวมภายในลูปปิดจะได้

$$\sum_{j=1}^N V_{bej} = 0 \quad (3.6)$$

$$\sum_{CW} V_{bej} = \sum_{CCW} V_{bej} \quad (3.7)$$

โดยที่

$$V_{bej} = \frac{KT}{q} \ln \left( \frac{I_{Cj}}{I_{Sj}} + 1 \right) \quad (3.8)$$

เมื่อ  $V_{bej}$ : แรงดันตกคร่อมรอยต่อเบสอิมิตเตอร์ของทรานซิสเตอร์ตัวที่  $j$

$I_{Cj}$ : กระแสคอลเลกเตอร์ของทรานซิสเตอร์ตัวที่  $j$

$I_{Sj}$ : กระแสอิ่มตัวย้อนกลับของทรานซิสเตอร์ตัวที่  $j$

ถ้ากำหนดให้กระแสคอลเลกเตอร์มีค่ามากกว่ากระแสอิ่มตัวย้อนกลับมากๆ ทำให้สามารถละทิ้งพจน์ 1 จากสมการที่ (3.8) ไปได้ พร้อมทั้งกำหนดให้อุปกรณ์ที่ต่อภายในลูปทุกตัวผ่านขบวนการผลิตเหมือนกัน และทำงานที่อุณหภูมิเดียวกัน พจน์ร่วมที่เกิดจากอุปกรณ์ทุกตัวนั้นจะเกิดการหักล้างกันเองจนหมดไป ทำให้ไม่มีผลของอุณหภูมิเข้ามาเกี่ยวข้อง ดังนี้

$$\sum_{CW} \ln \left( \frac{I_{Cj}}{I_{Sj}} \right) = \sum_{CCW} \ln \left( \frac{I_{Cj}}{I_{Sj}} \right) \quad (3.9)$$

$$\prod_{CW} \frac{I_{Cj}}{I_{Sj}} = \prod_{CCW} \frac{I_{Cj}}{I_{Sj}} \quad (3.10)$$

เนื่องจากกระแส  $I_{Sj}$  ในสมการที่ (3.10) มีค่าเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{Sj} = J_{Sj} A_j \quad (3.11)$$

โดยที่  $J_{Sj}$  : ความหนาแน่นของกระแสในตัวย้อนกลับของทรานซิสเตอร์ตัวที่  $j$

$A_j$  : พื้นที่อิมิตเตอร์ของทรานซิสเตอร์ตัวที่  $j$

ถ้ากำหนดให้  $J_S$  ของทรานซิสเตอร์ทุกตัวมีค่าเท่ากันจะได้

$$\prod_{CW} I_{Cj} = \lambda \prod_{CCW} I_{Cj} \quad (3.12)$$

โดยที่

$$\lambda = \frac{\prod_{CW} A_j}{\prod_{CCW} A_j} \quad (3.13)$$

จะเห็นว่าผลรวมของแรงดันเบส-อิมิตเตอร์ภายในลููปปิดก่อให้เกิดผลคูณของกระแสคอลเลกเตอร์โดยที่ผลคูณของกระแสคอลเลกเตอร์ที่กระแสในรอยต่อเบส-อิมิตเตอร์ไหลในทิศทางตามเข็มนาฬิกาเป็นสัดส่วน โดยตรงกับผลคูณของกระแสคอลเลกเตอร์ที่กระแสในรอยต่อเบส-อิมิตเตอร์ไหลในทิศทางทวนเข็มนาฬิกา ซึ่งผลคูณนี้ไม่ขึ้นอยู่กับอิทธิพลของอุณหภูมิและขบวนการผลิต

ส่วน  $\lambda$  คือตัวประกอบอัตราส่วนพื้นที่ (area ratio factor) ที่เป็นค่าคงที่ไม่เปลี่ยนแปลงตามอุณหภูมิและขบวนการผลิตเช่นกัน อัตราส่วนพื้นที่อิมิตเตอร์นี้ใช้ในการปรับอัตราการไหลของกระแสซึ่งสามารถทำให้มีอัตราการไหลของกระแสเพิ่มมากขึ้นหรือลดน้อยลงได้

อย่างไรก็ตามวงจรทรานซิสลีนีร์จะทำงานได้ถูกต้องแม่นยำเมื่ออยู่ภายใต้เงื่อนไขที่สำคัญดังต่อไปนี้

- 1) อุปกรณ์ที่ใช้ในการสร้างวงจรทรานซิสลีนีร์จะต้องมีความสัมพันธ์ของแรงดันและความหนาแน่นกระแสในรูปของลอกการิทึมดังนี้

$$V_{bej} = V_T \ln \left( \frac{J}{J_S} + 1 \right)$$

- 2) ความหนาแน่นของกระแสจะต้องมีค่ามากกว่าความหนาแน่นกระแสในตัวย้อนกลับเพื่อที่สามารถตัดพจน์ 1 ทิ้งไปได้
- 3) แต่ละลููปของวงจรทรานซิสลีนีร์จะต้องประกอบด้วยอุปกรณ์เป็นจำนวนคู่และจำนวนอุปกรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ต่อในทิศทางตามเข็มนาฬิกาจะต้องมีจำนวนเท่ากับจำนวนอุปกรณ์ที่ต่อในทิศทางทวนเข็มนาฬิกา

- 4) อุปกรณ์ที่ต่อกันในทิศทางตรงกันข้ามจะต้องมีค่าความหนาแน่นกระแสอิมิต์ที่เท่ากัน
- 5) อุปกรณ์ทุกตัวต้องทำงานที่อุณหภูมิเดียวกัน

### 3.5 วงจรสะท้อนกระแส

วงจรสะท้อนกระแสเป็นวงจรไฟฟ้าที่สร้างขึ้นโดยง่ายจากไบโพลาร์ทรานซิสเตอร์ ถูกนำไปใช้งานกันอย่างแพร่หลายในวงจรรวม (integrated circuit) เนื่องจากวงจรสะท้อนกระแสมีหน้าที่จ่ายกระแสไบอัสหรือดึงกระแสให้กับวงจรส่วนต่างๆ เพราะว่าให้ค่ากระแสคงที่ไม่มีเปลี่ยนแปลงไปเมื่อค่าของแหล่งจ่ายไฟหรืออุณหภูมิเปลี่ยนแปลง นอกจากนี้แล้ววงจรสะท้อนกระแสยังถูกนำมาใช้แทนตัวความต้านทานในวงจรรวมเพื่อเป็นการประหยัดพื้นที่ของชิพ(chip)[19]

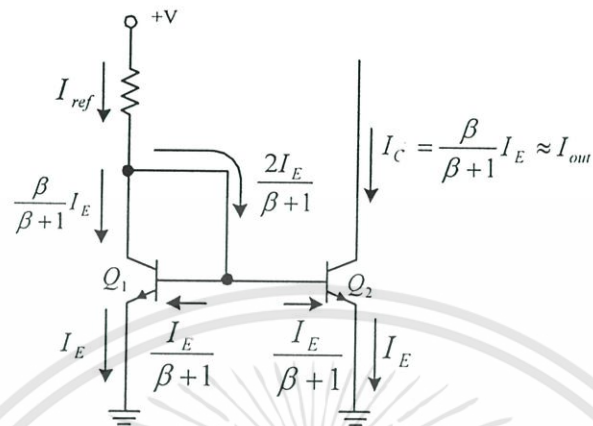
ได้มีการพัฒนาวงจรสะท้อนกระแสแบบต่างๆขึ้นเพื่อให้ได้วงจรสะท้อนกระแสที่กระแสเอาต์พุตใกล้เคียงกับกระแสอ้างอิงมากที่สุด พร้อมทั้งมีค่าความต้านทานเอาต์พุตสูง โดยเริ่มต้นจากวงจรสะท้อนกระแสรูปแบบพื้นฐานที่สร้างขึ้นจากทรานซิสเตอร์ 2 ตัว หรือแบบไดโอดทรานซิสเตอร์ (diode transistor current mirror) วงจรสะท้อนกระแสดังกล่าวให้กระแสเอาต์พุตแตกต่างไปจากค่ากระแสอ้างอิงเล็กน้อย เนื่องจากผลของเบส-วิทซ์ มอดูเลชัน อีกทั้งค่าความต้านทานเอาต์พุตที่จำกัดของวงจรสะท้อนกระแส เกิดผลให้กระแสเอาต์พุตมีการเปลี่ยนแปลงไปตามแรงดันเอาต์พุต ซึ่งก็มีวงจรสะท้อนกระแสที่ได้ถูกคิดค้นและพัฒนาขึ้น เพื่อลดผลของเบส-วิทซ์ มอดูเลชัน และเพิ่มค่าความต้านทานเอาต์พุตให้สูงมากยิ่งขึ้น วงจรสะท้อนกระแสดังกล่าวนี้คือวงจรสะท้อนกระแสแบบคาสโคดที่ใช้ทรานซิสเตอร์ 4 ตัว และวงจรสะท้อนกระแสแบบวิลสัน ที่ใช้ทรานซิสเตอร์ 3 ตัว ค่าความต้านทานเอาต์พุตของวงจรสะท้อนกระแสทั้งสองมีค่าประมาณใกล้เคียงกัน และอัตราขยายกระแสของวงจรสะท้อนกระแสแบบวิลสันใกล้เคียงหนึ่งมากกว่าวงจรสะท้อนแบบคาสโคด แต่วงจรสะท้อนกระแสทั้งสองนั้นก็ให้อัตราขยายกระแสมากกว่าอัตราขยายกระแสของวงจรสะท้อนแบบธรรมดา

ในวิทยานิพนธ์นี้จะกล่าวถึงวงจรสะท้อนอย่างง่ายพอสังเขปเพื่อเป็นพื้นฐานในการวิเคราะห์วงจร CCCII ต่อไป

#### 3.5.1 วงจรสะท้อนกระแสอย่างง่าย (simple current mirror)

วงจรสะท้อนกระแสอย่างง่ายแสดงดังรูปที่ 3.7 กำหนดเงื่อนไขในการเลือกทรานซิสเตอร์  $Q_1$  และ  $Q_2$  ให้มีพารามิเตอร์ที่เท่ากันรวมทั้งอัตราขยายกระแสไฟตรงของทรานซิสเตอร์ทั้งสองก็เท่ากันด้วย ทรานซิสเตอร์  $Q_1$  ถูกต่อในลักษณะของไดโอด เกิดการบังคับให้แรงดันระหว่างขาคอลเลกเตอร์และขาเบสมีค่าเป็นศูนย์ การต่อในลักษณะเช่นนี้ทรานซิสเตอร์เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$Q_1$  ยังสามารถทำงานอยู่ในช่วงแอกทีฟได้ และจะพบว่า แรงดันตกคร่อมขาเบสกับขาอีมิเตอร์ของทรานซิสเตอร์  $Q_1$  และ  $Q_2$  มีค่าเท่ากัน ทำให้กระแสคอลเล็กเตอร์ของทรานซิสเตอร์ทั้งสองเท่ากันด้วย



รูปที่ 3.7 วงจรสะท้อนกระแสอย่างง่าย

กระแสคอลเล็กเตอร์ของทรานซิสเตอร์  $Q_2$  มีค่า

$$I_C = I_E - I_B \quad (3.14)$$

$$I_{out} = I_C = I_E - \frac{I_E}{\beta + 1} = \frac{\beta I_E}{\beta + 1} \quad (3.15)$$

เมื่อคิดผลรวมกระแสที่ขาคอลเล็กเตอร์ของทรานซิสเตอร์  $Q_1$  จะได้

$$I_{ref} = \left( \frac{\beta}{\beta + 1} + \frac{2}{\beta + 1} \right) I_E \quad (3.16)$$

นั่นคือกระแสเอาต์พุตจะประมาณได้เท่ากับกระแสอ้างอิง

$$I_{ref} \approx I_{out} \quad (3.17)$$

ดังนั้นอัตราขยายกระแสของวงจรสะท้อนกระแสดังกล่าวถูกกำหนดโดย

$$A = \frac{I_{out}}{I_{in}} = \left( \frac{\beta I_E}{\beta + 1} \right) \left( \frac{\beta + 1}{I_E (\beta + 2)} \right) \quad (3.18)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

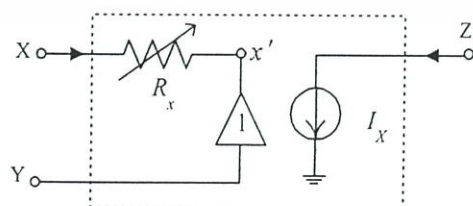
$$A = \frac{1}{1 + 2/\beta} \approx 1 \quad (3.19)$$

จากสมการที่ (3.19) จะเห็นว่า อัตราขยายกระแสของวงจรสะท้อนกระแส ประมาณเท่ากับหนึ่งได้ ถ้าอัตราขยายไฟตรงของทรานซิสเตอร์มีค่ามากๆ

### 3.6 วงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแส (second generation current controlled conveyor)

วงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแส (CCCI) [28] เป็นวงจรที่มีพัฒนาจากวงจร CCII ที่สร้างขึ้นจากหลักการทรานซิสเตอร์แต่ได้ใช้เงื่อนไขของกระแสไบอัสเพื่อที่จะปรับค่าความต้านทานภายในที่พอร์ต X โดยพบว่าค่าความต้านทานดังกล่าวนี้สามารถควบคุมด้วยกระแสไบอัสของวงจร ซึ่งเมื่อนำวงจร CCCII มาประกอบร่วมกับอุปกรณ์พาสซีฟในรูปแบบที่เหมาะสมและออกแบบให้ใช้ค่าความต้านทานภายในดังกล่าวจะทำให้เกิดเป็นวงจรที่สามารถควบคุมด้วยกระแสได้

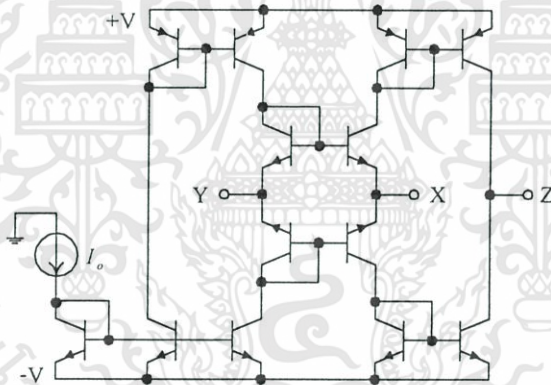
วงจร CCCII เป็นอุปกรณ์ 3 พอร์ต คือมีพอร์ต X พอร์ต Y เป็นพอร์ตรับสัญญาณอินพุตและพอร์ต Z เป็นพอร์ตส่งสัญญาณเอาต์พุต สังกัดวงจรเทียบเท่าของวงจร CCCII ในรูปที่ 3.8 จะเห็นว่าที่พอร์ต X มีสัญลักษณ์ของตัวความต้านทานปรับค่าได้ต่อเพิ่มเข้ามา ซึ่งเป็นความแตกต่างระหว่างวงจร CCII และวงจร CCCII ความสัมพันธ์กระแสและแรงดันระหว่างพอร์ตต่างๆมีคุณสมบัติเช่นเดียวกับวงจร CCII คือ พอร์ต X เป็นพอร์ตที่สามารถรับสัญญาณเป็นกระแสหรือแรงดันได้ ส่วนพอร์ต Y เป็นพอร์ตที่ใช้รับสัญญาณแรงดันเพียงอย่างเดียวเนื่องจากพอร์ตนี้มีอิมพีแดนซ์ทางคานาเข้าสูงมากจึงทำให้ไม่มีกระแสไหลเข้าหรือออกจากพอร์ต Y ได้เลย โหนด  $x'$  และพอร์ต Z ยังคงคุณสมบัติของวงจรตามแรงดันเช่นเดียวกับวงจร CCII ส่วนของวงจรตามกระแสยังคงเกิดขึ้นที่พอร์ต X และพอร์ต Z โดยกระแสที่พอร์ต X จะถูกถ่ายโอนไปยังพอร์ต Z ด้วยค่าที่เท่ากันซึ่งจะได้ความสัมพันธ์เชิงเมตริกซ์ระหว่างกระแสและแรงดันดังสมการที่ (3.20)



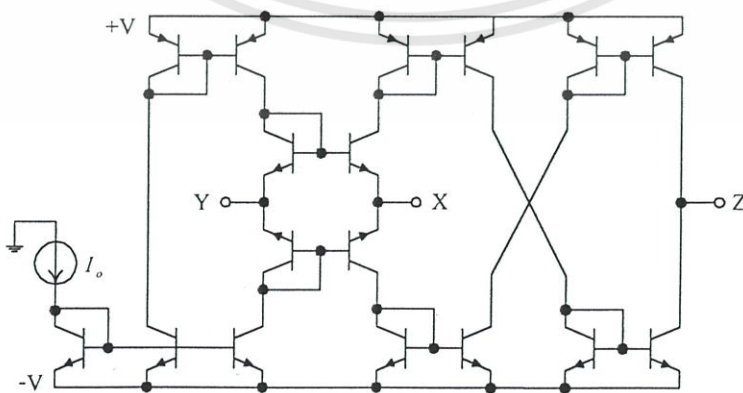
รูปที่ 3.8 วงจรเทียบเท่าของวงจร CCCII

$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & R_X & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \end{bmatrix} \quad (3.20)$$

โดยที่เครื่องหมาย  $\pm$  แสดงถึงทิศทางการไหลของกระแส ถ้ากระแสที่พอร์ต์ X และพอร์ต์ Z ไหลในทิศทางเดียวกันคือไหลเข้าหรือไหลออกเหมือนกันจะจัดเป็นวงจร CCCII ชนิดบวก และในทางกลับกันถ้ากระแสที่พอร์ต์ X และพอร์ต์ Z ไหลในทิศทางตรงกันข้ามกัน เช่นกระแสที่พอร์ต์ X ไหลเข้าส่วนกระแสที่พอร์ต์ Z ไหลออก หรือกระแสที่พอร์ต์ X ไหลออก ส่วนกระแสที่พอร์ต์ Z มีทิศทางไหลเข้าจะจัดเป็นวงจร CCCII แบบลบ ซึ่งโครงสร้างของวงจร CCCII แบบบวกและวงจร CCCII แบบลบ แสดงได้ดังรูปที่ 3.9 และรูปที่ 3.10 ตามลำดับ ส่วนสัญลักษณ์ของวงจร CCCII แสดงได้ดังรูปที่ 3.11 ซึ่งความแตกต่างระหว่างสัญลักษณ์ของวงจร CCCII แบบบวก หรือแบบลบนั้นต่างกันเพียงตัวอักษรกำกับไว้เท่านั้นคือวงจร CCCII ชนิดบวก มีตัวอักษรกำกับเป็น CCCII+ ส่วนวงจร CCCII ชนิดลบก็จะมีตัวอักษรกำกับไว้เป็น CCCII-

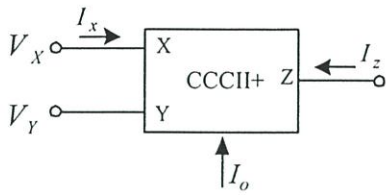


รูปที่ 3.9 โครงสร้างของวงจร CCCII ชนิดบวก

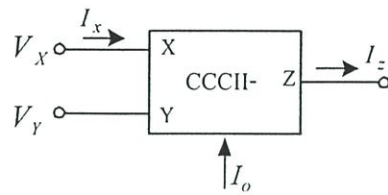


รูปที่ 3.10 โครงสร้างวงจร CCCII ชนิดลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



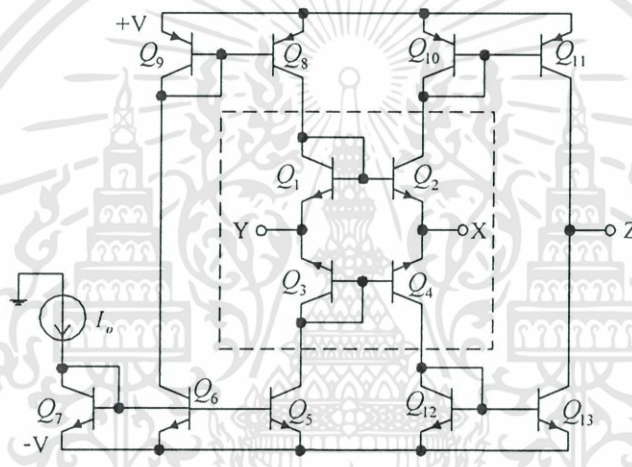
ก) สัญลักษณ์ของวงจร CCCII ชนิดบวก



ข) สัญลักษณ์ของวงจร CCCII ชนิดลบ

รูปที่ 3.11 สัญลักษณ์ของวงจร CCCII

### 3.7 โครงสร้างและการทำงานของวงจร CCCII

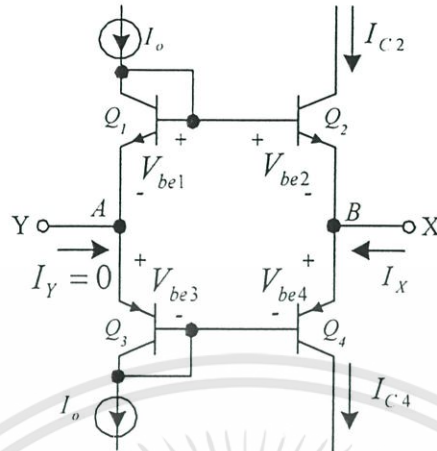


รูปที่ 3.12 โครงสร้างของวงจร CCCII ที่ประกอบด้วยกลุ่มทรานซิสเตอร์

จากรูปที่ 3.12 จะเห็นวงจร CCCII มีส่วนประกอบที่สำคัญคือ

- 1) พอร์ตอินพุต คือพอร์ต X และพอร์ต Y ประกอบขึ้นจากทรานซิสเตอร์  $Q_1 - Q_4$  ต่อร่วมกันเป็นรูปทรานสลิเนียร์ ซึ่งส่วนนี้ของวงจรที่ทำให้เกิดค่าความต้านทานแฝงภายในขึ้น
- 2) ส่วนของวงจรสะท้อนกระแสคือกลุ่มทรานซิสเตอร์  $Q_5 - Q_9$  ทำหน้าที่สะท้อนกระแสไบอัส  $I_o$  ให้กับรูปทรานสลิเนียร์ และทรานซิสเตอร์  $Q_{10} - Q_{13}$  ทำหน้าที่สะท้อนกระแสจากพอร์ต X ไปยังพอร์ต Z

### 3.7.1 การวิเคราะห์หาความสัมพันธ์ของกระแสและแรงดันที่พอร์ตอินพุต



รูปที่ 3.13 ความสัมพันธ์ของกระแสและแรงดันภายในอุปกรณ์สี่ขั้วที่ประกอบในวงจร CCCII

ถ้ากำหนดให้ทรานซิสเตอร์ทุกตัวมีค่าพารามิเตอร์ที่เท่ากัน และมีอัตราขยายกระแสไฟตรงมากกว่าหนึ่งมากๆ ( $\beta \gg 1$ ) จึงทำให้สามารถละทิ้งผลของกระแสเบสได้ เมื่อคิดผลรวมของแรงดันภายในอุปกรณ์ จะได้

$$\sum_{ccw} V_{bej} = \sum_{cw} V_{bej}$$

$$V_{be2} + V_{be4} = V_{be1} + V_{be3}$$

$$V_{T2} \ln\left(\frac{I_{C2}}{I_{S2}}\right) + V_{T4} \ln\left(\frac{I_{C4}}{I_{S4}}\right) = V_{T1} \ln\left(\frac{I_{C1}}{I_{S1}}\right) + V_{T3} \ln\left(\frac{I_{C3}}{I_{S3}}\right) \quad (3.21)$$

ถ้ากำหนดให้ทรานซิสเตอร์ทุกตัวทำงานที่อุณหภูมิเดียวกัน ( $V_{T1} = V_{T2} = V_{T3} = V_{T4}$ ) และมีกระแสอิมิตัวย้อนกลับที่เท่ากัน ( $I_{S1} = I_{S2} = I_{S3} = I_{S4}$ ) จากสมการที่ (3.21) จะได้

$$I_{C2} I_{C4} = I_{C3} I_{C1} \quad (3.22)$$

จากรูปที่ 3.13 จะเห็นว่ากระแส  $I_{C1} = I_{C3}$  มีค่าประมาณเท่ากับ  $I_O$  จากสมการที่ (3.22) จะได้

$$I_O^2 = I_{C2} I_{C4} \quad (3.23)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการข้างต้นจะเห็นว่าผลคูณของกระแส  $I_{C2}$  และ  $I_{C4}$  นั้นสอดคล้องตามหลักการทรานสลิเนียร์ ซึ่งความสัมพันธ์ดังกล่าวสามารถนำไปใช้ในการวิเคราะห์หาค่าความต้านทานภายในต่อไป จากนั้นคิดผลรวมของกระแสที่โหนด A จะได้

$$I_Y + I_{C1} - I_{C3} = 0 \quad (3.24)$$

เนื่องจากทรานซิสเตอร์  $Q_5 - Q_9$  ต่อประกอบรวมเป็นวงจรสะท้อนกระแสจะได้

$$I_{C6} = I_{C5} = I_{C8} = I_{C9} = I_{C1} = I_{C3} = I_O \quad (3.25)$$

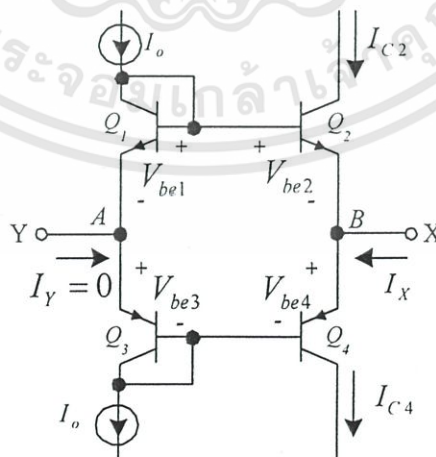
เมื่อแทนค่าสมการที่ (3.25) ลงในสมการที่ (3.24) จะได้

$$I_Y = 0 \quad (3.26)$$

จากสมการที่ (3.26) จะเห็นว่ากระแสที่ไหลเข้าพอร์ต Y มีค่าเท่ากับศูนย์ นั่นคือพอร์ต Y มีค่าอิมพีแดนซ์ขาเข้าที่สูงเป็นอนันต์

### 3.7.2 การวิเคราะห์ค่าความต้านทานภายในของวงจร CCCII

จุดเด่นที่น่าสนใจของวงจร CCCII คือค่าความต้านทานภายใน ที่สามารถควบคุมได้ ดังนั้นในหัวข้อนี้ จะนำเสนอการวิเคราะห์ค่าความต้านทานภายใน โดยมีรายละเอียดดังนี้



รูปที่ 3.14 ประกอบการวิเคราะห์ค่าความต้านทานภายใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาทรานซิสเตอร์ในรูปที่ 3.14 เมื่อกำหนดให้ทรานซิสเตอร์ ทุกตัวสมพงษ์กัน และมีอัตราขยายกระแสไฟตรง  $\beta \gg 1$  เมื่อคิดผลรวมของกระแสที่โหนด  $B$  จะได้

$$I_X = I_{C4} - I_{C2} \quad (3.27)$$

แรงดันตกคร่อมระหว่างขาเบสและขาอีมีเตอร์ของทรานซิสเตอร์  $Q_2$  มีค่าเป็น

$$V_{BE2} = V_{BE1} - (V_X - V_Y) \quad (3.28)$$

จากคุณสมบัติของไบโพลาร์ทรานซิสเตอร์จะได้ว่า

$$V_{BE1} = V_T \ln \left( \frac{I_O}{I_S} \right) \quad (3.29)$$

แทนค่า สมการที่ (3.29) ลงในสมการที่ (3.28) จะได้

$$V_{BE2} = V_T \ln \left( \frac{I_O}{I_S} \right) - V_{XY} \quad (3.30)$$

เมื่อ  $V_{XY} = V_X - V_Y$

จากสมการ (3.30) จะได้กระแสที่ไหลผ่านขาคอลเล็กเตอร์ของทรานซิสเตอร์  $Q_2$  เป็น

$$\begin{aligned} I_{C2} &= I_S e^{V_{BE2}/V_T} \\ &= I_S e^{(V_T \ln(I_O/I_S) - V_{XY})/V_T} \\ &= I_O e^{-V_{XY}/V_T} \end{aligned} \quad (3.31)$$

สืบเนื่องจากการวิเคราะห์ทรานซิสเตอร์ ตามหัวข้อที่ 3.7.1 ได้ความสัมพันธ์ของกระแสคอลเล็กเตอร์ของทรานซิสเตอร์ดังนี้

$$I_O^2 = I_{C2} I_{C4}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{C4} = \frac{I_O^2}{I_{C2}} \quad (3.32)$$

แทนค่าสมการที่ (3.31) และ (3.32) ลงในสมการที่ (3.27) จะได้

$$\begin{aligned} I_X &= \frac{I_O^2}{I_O e^{-V_{XY}/V_T}} - I_O e^{-V_{XY}/V_T} \\ &= I_O e^{V_{XY}/V_T} - I_O e^{-V_{XY}/V_T} \\ &= 2I_O \frac{(e^{V_{XY}/V_T} - e^{-V_{XY}/V_T})}{2} \end{aligned} \quad (3.33)$$

จัดรูปสมการ (3.33) ใหม่โดยใช้ความสัมพันธ์  $\sinh x = \frac{e^x - e^{-x}}{2}$  จะได้

$$I_X = 2I_O \sinh\left(\frac{V_{XY}}{V_T}\right) \quad (3.34)$$

จากอนุกรมเทย์เลอร์ (Taylor's series) ของ  $\sinh x = x + \frac{x^3}{3!} + \frac{x^5}{5!} + \frac{x^7}{7!} + \dots$

ถ้ากำหนดเงื่อนไขให้  $V_{XY} \ll V_T$  มากๆ จะทำให้สามารถละทิ้งพจน์ที่มีกำลังมากกว่าหนึ่งของอนุกรม  $\sinh\left(\frac{V_{XY}}{V_T}\right)$  ได้ดังนี้

$$\sinh\left(\frac{V_{XY}}{V_T}\right) \approx \frac{V_{XY}}{V_T} \quad (3.35)$$

จากความสัมพันธ์ดังกล่าวทำให้สามารถประมาณสมการที่ (3.34) ได้เป็น

$$I_X = \frac{2I_O V_{XY}}{V_T} \quad (3.36)$$

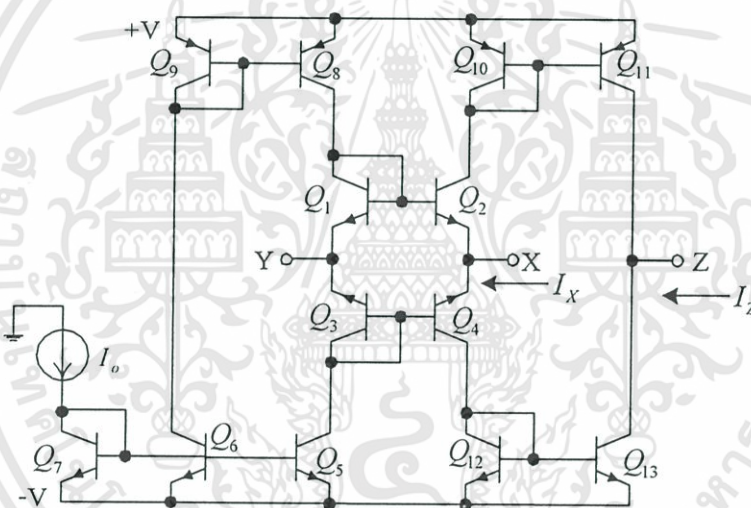
ถ้ากำหนดให้  $R_X = \frac{V_{XY}}{I_X}$  เป็นค่าความต้านทานภายในที่พอร์ต์ X จากสมการที่ (3.36) จะได้ว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_X = \frac{V_T}{2I_O} \quad (3.37)$$

จากสมการที่ 3.37 จะเห็นว่า  $R_X$  มีพจน์  $I_O$  ประกอบอยู่ด้วยนั่นหมายถึง ค่าความต้านทานดังกล่าว สามารถควบคุมได้ด้วยกระแสไบอัสของวงจร CCCII โดยค่าความต้านทานนี้แปรผกผันกับค่ากระแสไบอัส คือค่า  $R_X$  จะมีค่ามากเมื่อกระแสไบอัสมีค่าต่ำๆ และจะมีค่าน้อยเมื่อกระแสไบอัสมีค่ามากๆ ด้วยเหตุนี้เองวงจร CCCII จึงมีเงื่อนไขการใช้ค่ากระแสไบอัสที่ต่างไปจากวงจร CCII แบบทรานสลิเนียร์ คือวงจร CCCII นั้นจำเป็นต้องใช้ค่ากระแสไบอัสให้มีค่าต่ำๆเพื่อให้ค่าความต้านทานภายในตามสมการที่ (3.7) มีค่าพอที่จะมีให้ประมาณเท่ากับศูนย์ได้

### 3.7.3 การส่งผ่านกระแสจากพอร์ต X ไปยังพอร์ต Z



รูปที่ 3.15 ประกอบการอธิบายการส่งผ่านกระแสของวงจร CCCII แบบบวก

ส่วนกระแสจากพอร์ต X จะถูกส่งผ่านไปยังพอร์ต Z ได้โดยพิจารณาความสัมพันธ์ของกระแสที่พอร์ต X จากรูปที่ 3.15 จะได้ว่า

$$I_{C4} = I_{C2} + I_X \quad (3.38)$$

$$I_{C2} = I_{C4} - I_X \quad (3.39)$$

จากความสัมพันธ์ของกระแสคอลเลกเตอร์ในรูปทรานสลิเนียร์ในหัวข้อ 3.7.1 จะได้ว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_O^2 = I_{C2} I_{C4}$$

$$I_{C2} = \frac{I_O^2}{I_{C4}} \quad (3.40)$$

แทนค่าสมการ (3.40) ลงในสมการ (3.39) จะได้

$$\frac{I_O^2}{I_{C4}} = I_{C4} - I_X$$

$$I_{C4}^2 - I_X I_{C4} - I_O^2 = 0 \quad (3.41)$$

หาค่ากระแส  $I_{C4}$  ได้ดังนี้คือ

$$I_{C4} = \frac{I_X \pm \sqrt{I_X^2 + 4I_O^2}}{2} \quad (3.42)$$

ถ้ากำหนดให้  $I_X \ll 2I_O$  จากสมการที่ (3.42) จะได้

$$I_{C4} = \frac{I_X}{2} + I_O \quad (3.43)$$

แทนค่าสมการที่ (3.43) ลงในสมการที่ (3.39) จะได้

$$I_{C2} = I_O - \frac{I_X}{2} \quad (3.44)$$

เนื่องจาก  $Q_{10} - Q_{11}$  และ  $Q_{12} - Q_{13}$  ต่อรวมกันเป็นวงจรสะท้อนกระแสจึงบังคับให้

$$I_{C11} = I_{C2} \quad (3.45)$$

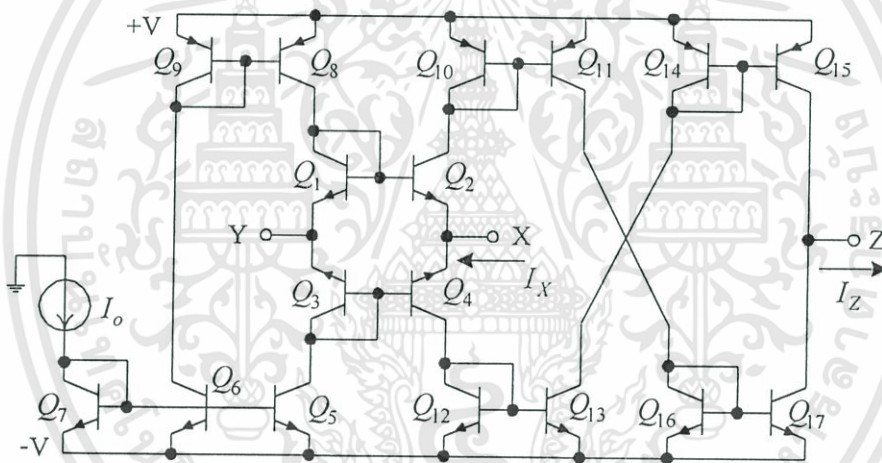
$$I_{C13} = I_{C4} \quad (3.46)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสที่พอร์ต์ Z มีทิศทางไหลเข้าเช่นเดียวกับกระแส  $I_X$  เนื่องจากเป็นวงจร CCCII ชนิดบวก และมีค่าเท่ากับ

$$\begin{aligned} I_Z &= I_{C13} - I_{C11} \\ &= I_{C4} - I_{C2} \\ &= I_X \end{aligned} \quad (3.47)$$

นั่นคือกระแสที่พอร์ต์ Z มีทิศทางไหลเข้าและมีค่าประมาณเท่ากับกระแสที่พอร์ต์ X ส่วนโครงสร้างของวงจร CCCII แบบลบทำได้โดยการต่อวงจรสะท้อนกระแสแบบไขว้ให้กับวงจร CCCII แบบบวก ดังแสดงในรูปที่ 3.16



รูปที่ 3.16 ประกอบการอธิบายการส่งผ่านกระแสของวงจร CCCII แบบลบ

วงจร CCCII แบบลบมีคุณสมบัติต่างจากวงจร CCCII แบบบวกคือ กระแสที่พอร์ต์ X และพอร์ต์ Z มีทิศทางการไหลที่ตรงข้ามกันเสมอ ซึ่งจะเห็นได้จากการวิเคราะห์ดังนี้

เนื่องจาก  $Q_{10} - Q_{11}$ ,  $Q_{12} - Q_{13}$ ,  $Q_{14} - Q_{15}$  และ  $Q_{16} - Q_{17}$  เป็นวงจรสะท้อนกระแสจะได้

$$I_{C2} = I_{C11} = I_{C17} \quad (3.48)$$

$$I_{C4} = I_{C13} = I_{C15} \quad (3.49)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะได้

$$\begin{aligned} I_Z &= I_{C17} - I_{C15} \\ &= I_{C2} - I_{C4} \end{aligned} \quad (3.50)$$

แทนค่าสมการที่ (3.43) และ (3.44) ลงในสมการที่ (3.50) จะได้

$$I_Z = -I_X \quad (3.51)$$

จะเห็นได้ว่ากระแส  $I_X$  และ  $I_Z$  มีทิศทางการไหลที่ตรงข้ามกันซึ่งเป็นคุณสมบัติของ วงจร CCCII แบบลบนั่นเอง

### 3.8 สรุป

สาระสำคัญของบทนี้ได้กล่าวถึง ที่มา โครงสร้าง และหลักการทำงานของวงจรสายพาน กระแส โดยเน้นที่วงจร CCCII เป็นหลัก ซึ่งวงจรมีความสัมพันธ์ของกระแสและแรงดันระหว่าง พอร์ตต่างๆอยู่ในรูปสมการเชิงเมตริกซ์ พอร์ตอินพุตของวงจรสร้างขึ้นจากหลักการทรานสลิเนียร์ และใช้วงจรสะท้อนกระแสในการลำเลียงกระแสจากพอร์ต X ไปยังพอร์ต Z ซึ่งนับว่าเป็นวงจรที่มี โครงสร้างและหลักการที่เรียบง่าย นอกจากนี้วงจรยังมีจุดเด่นอีกประการคือค่าความต้านทานภายในที่เกิดขึ้น ซึ่งสามารถควบคุมได้ง่ายด้วยกระแสไบอัสของตัวเอง และมีค่าเท่ากับ  $V_T/2I_O$  ได้เมื่อ  $V_{XY}$  มีค่าน้อยกว่า  $V_T$  มากๆ

## บทที่ 4

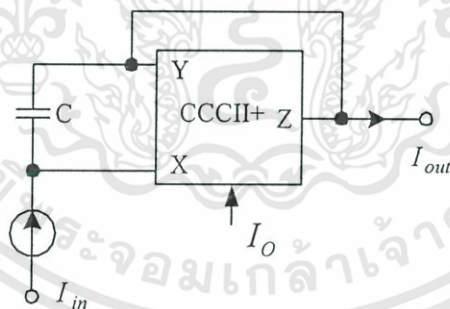
# วงจรกรองผ่านทุกความถี่และวงจรขยายกระแส

### 4.1 กล่าวนำ

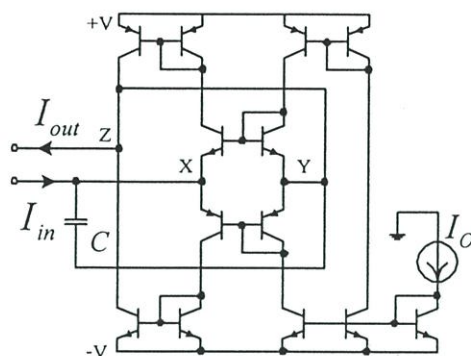
ในบทนี้จะกล่าวถึง หลักการทำงานของวงจรกรองผ่านทุกความถี่อันดับหนึ่ง และวงจรขยายกระแส ที่จะใช้ในวงจรกำเนิดสัญญาณไซน์หลายเฟสที่ปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์ วงจรทั้งสองนี้เป็นวงจรที่สร้างจากวงจรสายพานกระแสรุ่นที่สองที่ควบคุมได้ด้วยกระแส ในท้ายบทได้มีผลการเขียนแบบการทำงานของทั้งสองวงจรด้วยโปรแกรมคอมพิวเตอร์แสดงไว้ด้วย

### 4.2 วงจรกรองผ่านทุกความถี่

วงจรกรองผ่านทุกความถี่เป็นวงจรที่ยอมให้สัญญาณทุกความถี่ผ่านไปได้โดยไม่มี การลดทอนขนาดของสัญญาณเลย แต่จะทำให้เฟสของสัญญาณแต่ละความถี่นั้นแตกต่างกันไป วงจรกรองผ่านทุกความถี่ที่ใช้ในวิทยานิพนธ์ฉบับนี้มีดังแสดงในรูปที่ 4.1 และมีโครงสร้างของวงจรดังรูปที่ 4.2 วงจรนี้เป็นวงจรที่ปรับปรุงขึ้นจากวงจรกรองผ่านทุกความถี่ที่ของ Soliman [20] โดยใช้ วงจร CCCII มาแทนวงจร CCII และความต้านทานเพื่อที่จะทำให้สามารถปรับค่าการเลื่อนเฟสของวงจรได้ด้วยวิธีการอิเล็กทรอนิกส์

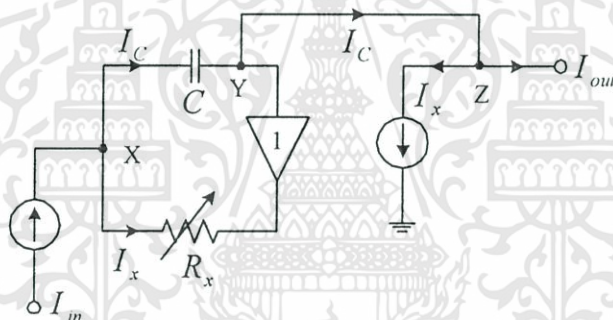


รูปที่ 4.1 วงจรกรองผ่านทุกความถี่ที่มีพื้นฐานบนวงจร CCCII



รูปที่ 4.2 โครงสร้างของวงจรกรองผ่านทุกความถี่

การวิเคราะห์หาความสัมพันธ์ของกระแสอินพุตและกระแสเอาต์พุตของวงจรทำได้โดยการเปลี่ยนวงจร CCCII ให้อยู่ในรูปวงจรเทียบเท่า วงจรกรองผ่านทุกความถี่ที่อยู่ในรูปวงจรเทียบเท่านี้ดังรูปที่ 4.3



รูปที่ 4.3 วงจรเทียบเท่าของวงจรกรองผ่านทุกความถี่

เมื่ออาศัยกฎกระแสของเคอร์ชอฟที่โหนด X จะได้

$$I_{in} = I_C + I_X$$

$$I_{in} = sC(V_X - V_Y) + \frac{1}{R_X}(V_X - V_Y)$$

$$I_{in} = \left( sC + \frac{1}{R_X} \right) (V_X - V_Y) \quad (4.1)$$

ทำนองเดียวกันอาศัยกฎกระแสของเคอร์ชอฟที่โหนด Z จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{out} = I_C - I_X$$

$$I_{out} = sC(V_X - V_Y) - \frac{1}{R_X}(V_X - V_Y)$$

$$I_{out} = \left( sC - \frac{1}{R_X} \right) (V_X - V_Y) \quad (4.2)$$

และจะได้ทรานเฟอร์ฟังก์ชันของวงจรกรองผ่านทุกความถี่ในโหมดกระแสมีค่า

$$\frac{I_{out}}{I_{in}} = \frac{sCR_X - 1}{sCR_X + 1} \quad (4.3)$$

ซึ่งเมื่อแทนค่า  $R_X$  ด้วยค่าเท่ากับ  $V_T/2I_O$  และจัดรูปสมการใหม่ได้

$$T(s) = \frac{sCV_T - 2I_O}{sCV_T + 2I_O} \quad (4.4)$$

และขนาดของทรานเฟอร์ฟังก์ชันของวงจรจะได้

$$|T(j\omega)| = \frac{\sqrt{(\omega CV_T)^2 + (2I_O)^2}}{\sqrt{(\omega CV_T)^2 + (2I_O)^2}}$$

$$|T(j\omega)| = 1 \quad (4.5)$$

ซึ่งจะเห็นว่าวงจรกรองผ่านทุกความถี่ให้ผลตอบสนองทางขนาดมีค่าเท่ากับหนึ่งตลอดทุกช่วงความถี่

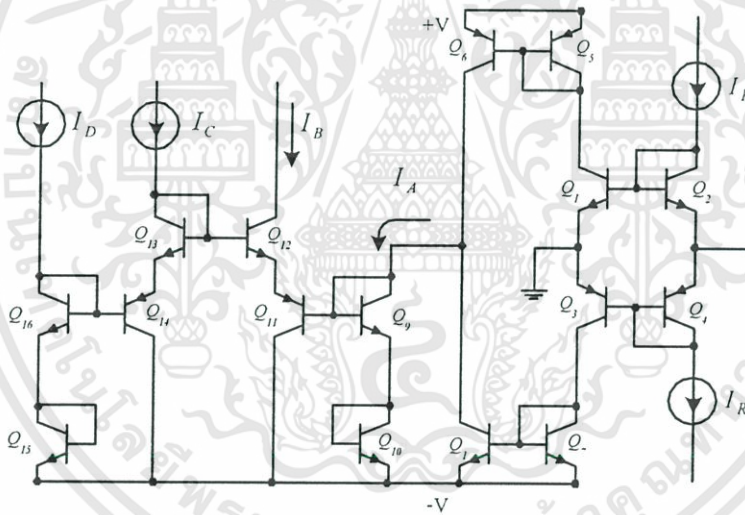
หาค่ามุมเฟสของทรานเฟอร์ฟังก์ชันได้ดังสมการที่ (4.6)

$$\angle T(j\omega) = \pi - 2 \tan^{-1} \left( \frac{\omega CV_T}{2I_O} \right) \quad (4.6)$$

ซึ่งจะเห็นว่าวงจรกรองผ่านทุกความถี่ให้ผลตอบสนองทางเฟสมีค่าขึ้นอยู่กับความถี่โดยที่เมื่อความถี่ต่ำๆ สัญญาณเอาต์พุตจะมีการเลื่อนเฟสไปจากสัญญาณอินพุตอยู่ 180 องศา และเมื่อเพิ่มความถี่ขึ้นเรื่อยๆ สัญญาณเอาต์พุตจะมีการเลื่อนเฟสลดลง และจะมีการเลื่อนเฟสเท่ากับศูนย์เมื่อความถี่เพิ่มมากขึ้นจนถึงอนันต์ และที่สำคัญค่าการเลื่อนเฟสของวงจรสามารถควบคุมได้ด้วยกระแสไบอัสของวงจร CCCII ซึ่งเป็นข้อดีของวงจรกรองผ่านทุกความถี่ที่ได้นำเสนอนี้

#### 4.2.1 การชดเชยอุณหภูมิของวงจร

เนื่องจากวงจรกรองผ่านทุกความถี่ที่ใช้นี้มีค่าการเลื่อนเฟสขึ้นอยู่กับอุณหภูมิ นั่นคือถ้าอุณหภูมิรอบข้างมีการเปลี่ยนแปลง โดยจะทำให้เกิดความคลาดเคลื่อนของการเลื่อนเฟสไปตามสมการที่ (4.6) แต่อย่างไรก็ตามปัญหานี้สามารถแก้ไขได้โดยการใช้วงจรชดเชยอุณหภูมิ [30] ซึ่งวงจรนี้จะทำให้ค่ากระแสที่เข้ามาไบอัสวงจรคือ  $I_O$  มีค่าเปลี่ยนแปลงไปตามอุณหภูมิ กล่าวคือ  $I_O \propto V_T$  ซึ่งอาจจะทำได้หลายแบบ วงจรที่ทำได้ดังกล่าวแบบหนึ่งมีดังแสดงในรูปที่ 4.4



รูปที่ 4.4 วงจรชดเชยอุณหภูมิ

ทรานซิสเตอร์  $Q_1 - Q_4$  ประกอบร่วมกันโดยมีโครงสร้างของวงจรเหมือนกับวงจร CCCII ที่ได้นำเสนอในหัวข้อ 3.6 เพียงแต่แรงดันที่พอร์ต X มีค่าเท่ากับศูนย์ อาศัยสมการที่ (3.34) จะได้กระแส  $I_A$  เป็นดังนี้

$$I_A = 2I_R \sinh\left(\frac{V_S}{V_T}\right) \quad (4.7)$$

ถ้ากำหนดให้  $V_S \ll V_T$  จากสมการที่ (4.7) จะได้ว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_A = \frac{2I_R V_S}{V_T} \quad (4.8)$$

ส่วนทรานซิสเตอร์  $Q_1 - Q_4$  ต่อร่วมกันเป็นวงปิดโดยอาศัยหลักการทรานสลิเนียร์ ดังนั้นจะได้ว่า

$$I_A I_B = I_C I_D \quad (4.9)$$

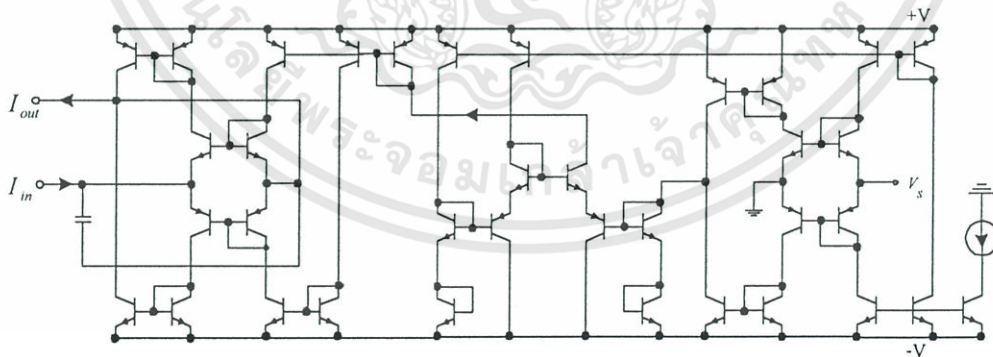
เมื่อกำหนดให้  $I_C = I_D = I_R$  จากสมการที่ (4.9) จัดรูปสมการใหม่ได้เป็น

$$I_B = \frac{I_R^2}{I_A} \quad (4.10)$$

ดังนั้นเมื่อแทนสมการที่ (4.8) ในสมการที่ (4.10) จะได้ว่า

$$I_B = \frac{I_R V_T}{2V_S} \quad (4.11)$$

เมื่อป้อนกระแส  $I_B$  เป็นกระแสไบอัสให้กับวงจร CCCII ที่ประกอบกันเป็นวงจรกรองผ่านทุกความถี่ที่นำเสนอในรูปที่ 4.2 จะทำให้ได้วงจรกรองผ่านทุกความถี่ที่มีการชดเชยอุณหภูมิดังรูปที่ 4.5



รูปที่ 4.5 วงจรกรองผ่านทุกความถี่ที่มีการชดเชยอุณหภูมิ

จากสมการที่ (3.35) จะพบว่า ค่าความต้านทานภายในของวงจร CCCII สามารถประมาณได้

$$R_X = \frac{V_S}{I_R} \quad (4.12)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากนั้นแทนสมการที่ (4.12) ลงในสมการที่ (4.3) จะได้ทรานเฟอร์ฟังก์ชันของวงจรรองผ่านทุกความถี่ตามรูปที่ 4.5 เป็น

$$T(s) = \frac{I_{out}}{I_{in}} = \frac{sCV_S - I_R}{sCV_S + I_R} \quad (4.13)$$

เมื่อแทน  $s = j\omega$  ลงในสมการ (4.13) จะได้

$$T(j\omega) = \frac{j\omega CV_S - I_R}{j\omega CV_S + I_R} \quad (4.14)$$

จากสมการที่ (4.14) พบว่า

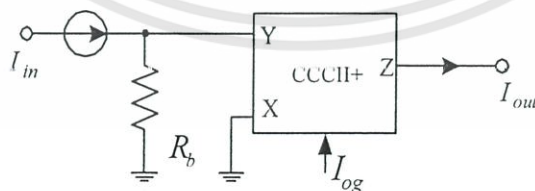
$$|T(j\omega)| = 1 \quad (4.15)$$

$$\angle T(j\omega) = \pi - 2 \tan^{-1} \left( \frac{\omega CV_S}{I_R} \right) \quad (4.16)$$

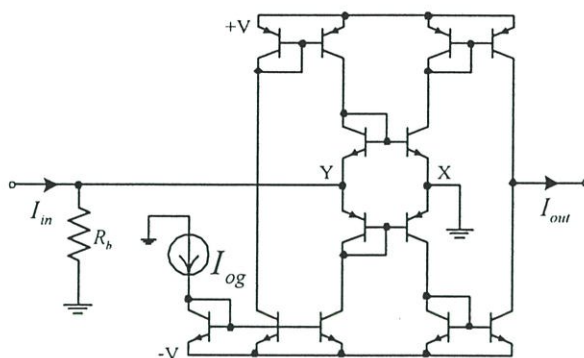
จากสมการที่ (4.16) จะเห็นว่า การเลื่อนเฟสของวงจรรองผ่านทุกความถี่ไม่ขึ้นอยู่กับแรงดันเชิงอุณหภูมิเลย

### 4.3 วงจรขยายกระแส

วงจขยายกระแสที่ใช้ในวงจรกำเนิดสัญญาณไซน์หลายเฟสที่นำเสนอแสดงได้ดังรูปที่ 4.6 ซึ่งมีโครงสร้างของวงจрдังรูปที่ 4.7



รูปที่ 4.6 วงจรขยายกระแสที่มีพื้นฐานบนวงจร CCCII



รูปที่ 4.7 โครงสร้างของวงจรขยายกระแส

สามารถวิเคราะห์หาอัตราขยายกระแสของวงจรได้โดยเปลี่ยนวงจร CCCII ให้อยู่ในรูปวงจรเทียบเท่าดังรูปที่ 4.8



รูปที่ 4.8 วงจรเทียบเท่าของวงจรขยายกระแส

แรงดันไฟฟ้าที่ตกคร่อม โหนด Y เมื่อป้อนกระแส  $I_{in}$  ให้กับวงจร สามารถหาค่าได้ดังนี้

$$V_Y = I_{in} R_b \quad (4.17)$$

และแรงดันไฟฟ้าที่ตกคร่อม โหนด  $x'$  สามารถหาค่าได้ดังนี้

$$V'_X = I_X R_X \quad (4.18)$$

จากคุณสมบัติเชิงแรงดันของวงจร CCCII พบว่า

$$V_Y = V'_X \quad (4.19)$$

แทนค่าสมการที่ (4.17) และ สมการที่ (4.18) ในสมการที่ (4.19) จะได้  
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการเรียนการสอนเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{in}R_b = I_X R_X \quad (4.20)$$

จากคุณสมบัติของวงจรตามกระแส จะได้ว่า

$$I_X = I_{out} \quad (4.21)$$

แทนสมการที่ (4.21) ในสมการที่ (4.20) และจัดรูปสมการใหม่จะได้

$$\frac{I_{out}}{I_{in}} = \frac{R_b}{R_X} \quad (4.22)$$

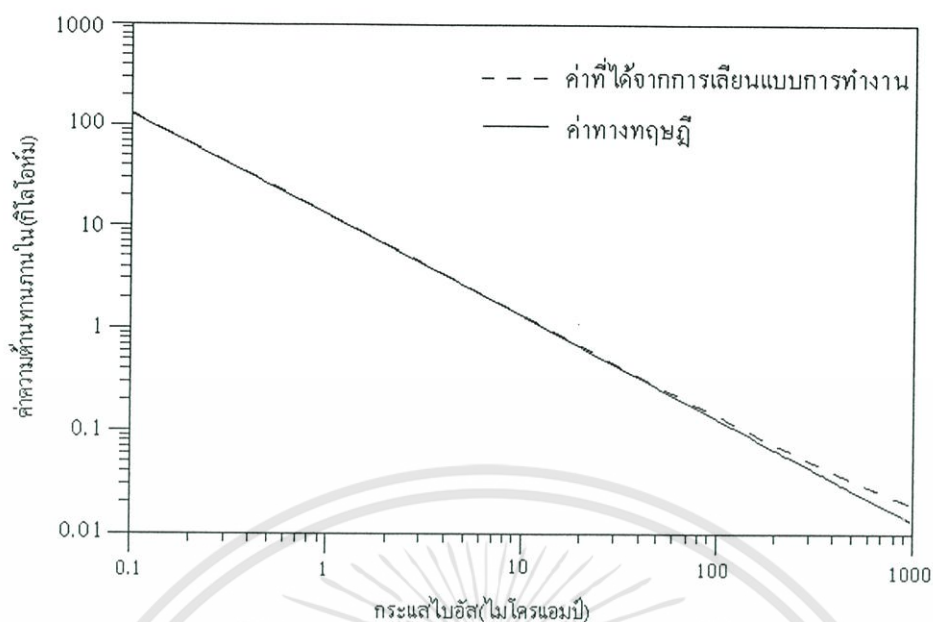
แทนค่า  $R_X$  ด้วยค่าความต้านทานภายในของวงจร CCCII จะได้

$$\frac{I_{out}}{I_{in}} = \frac{2I_{og}R_b}{V_T} \quad (4.23)$$

จากสมการที่ (4.23) จะเห็นว่าอัตราขยายกระแสมีพจน์  $I_{og}$  รวมอยู่ด้วยนั่นคือ อัตราขยายกระแสของวงจรสามารถควบคุมได้ด้วยการปรับค่ากระแสไบอัสของวงจร CCCII

#### 4.4 การเลียนแบบการทำงานของวงจรด้วยโปรแกรมคอมพิวเตอร์

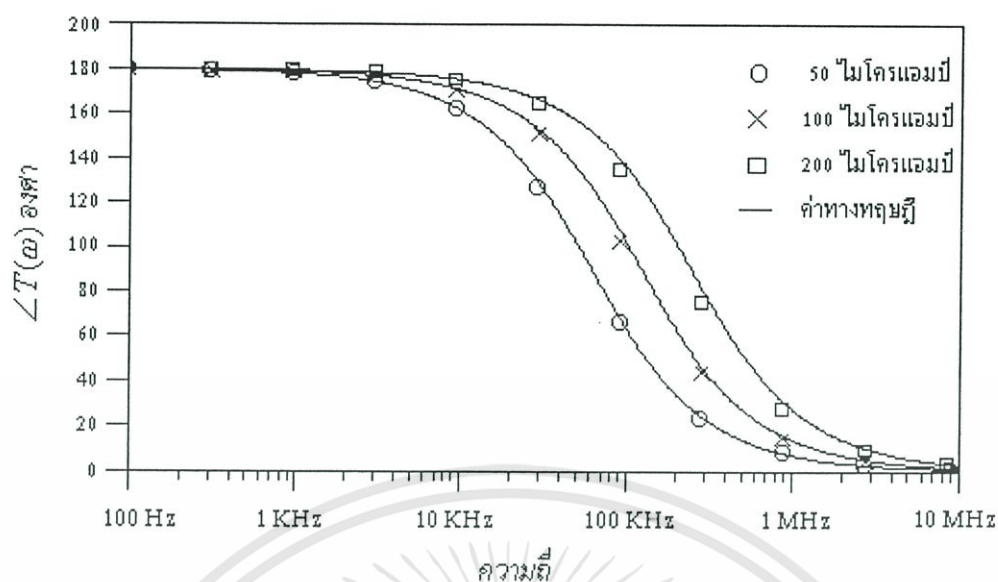
ได้ทำการทดลองเพื่อตรวจสอบคุณสมบัติการทำงานของวงจรกรองผ่านทุกความถี่และวงจรขยายกระแสจึงได้เลียนแบบการทำงานของวงจรโดยใช้โปรแกรม SPICE โดยเริ่มตรวจค่าความต้านทานภายในของวงจร CCCII ก่อน โดยใช้ทรานซิสเตอร์ชนิดเอ็นพีเอ็น เบอร์ NR100 และ พีเอ็นพี เบอร์ PR100 [31] ป้อนแรงดันไฟตรงขนาด 10 มิลลิโวลต์ เข้าเป็นอินพุตที่พอร์ต X ส่วนพอร์ต Y นั้นต่อลงกราวด์ และป้อนกระแสไบอัสเริ่มจากค่า 0.1-1000 ไมโครแอมป์ ค่าความต้านทานภายในที่พอร์ต X ซึ่งเกิดจากอัตราส่วนของค่าแรงดันที่พอร์ต X ต่อค่ากระแส  $I_X$  ซึ่งมีลักษณะดังแสดงรูปที่ 4.9



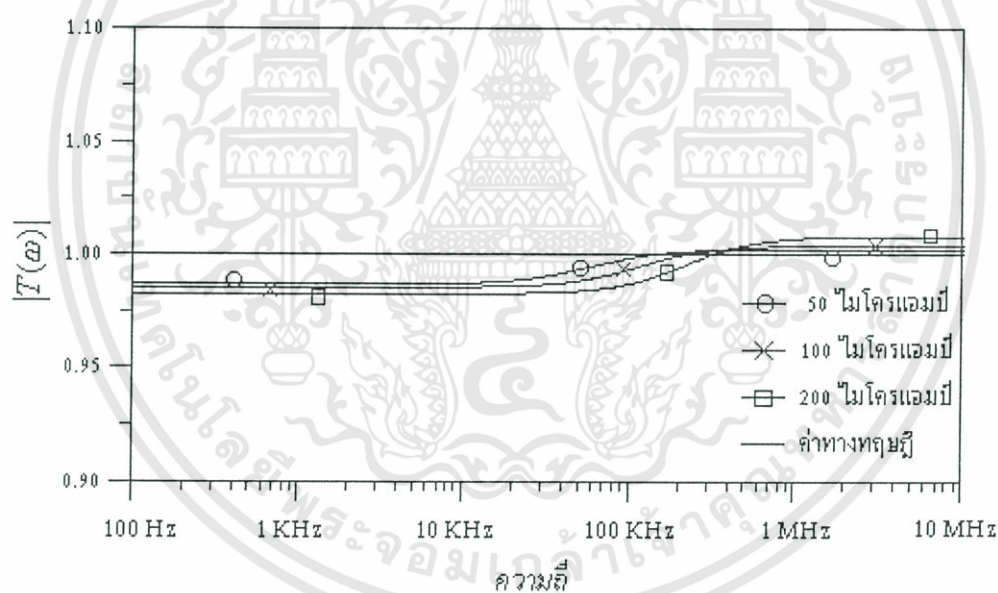
รูปที่ 4.9 กราฟการวิเคราะห์ค่าความต้านทานภายใน ( $R_x$ ) ของวงจร CCCII

จากค่าความต้านทานที่ได้จากการเลียนแบบพบว่าในกรณีที่ค่ากระแสไบอัสมีค่าต่ำๆ ความต้านทานภายในที่ได้มีค่าเท่ากับค่าทางทฤษฎีตามสมการที่ (3.37) แต่ในกรณีที่กระแสไบอัสมีค่ามากกว่า 100 ไมโครแอมป์จะเริ่มมีค่าความคาดเคลื่อนเกิดขึ้น ซึ่งค่าความคาดเคลื่อนนี้จะมีค่ามากขึ้นเมื่อค่ากระแสไบอัสมีค่าสูงๆ ซึ่งสอดคล้องเป็นอย่างดีกับหลักทฤษฎีข้างต้น

หลังจากนั้นได้ทดลองเลียนแบบวงจรกรองผ่านทุกความถี่ โดยใช้ค่าตัวเก็บประจุ 10 นาโนฟารัด ป้อนกระแสไบอัสค่าต่างๆกันคือ 50 ไมโครแอมป์ 100 ไมโครแอมป์ 200 ไมโครแอมป์ ได้ผลตอบสนองทางเฟสดังรูปที่ 4.10 พบว่าค่าการเลื่อนเฟสมีการเปลี่ยนแปลงไปตามค่ากระแสไบอัส ในกรณีที่ความถี่ของสัญญาณอินพุตมีค่าต่ำๆ ได้ผลตอบสนองทางเฟสมีค่าเป็น 180 องศา ซึ่งผลตอบสนองทางเฟสนี้จะมีค่าลดลงเรื่อยๆ จนเข้าใกล้ 0 องศา เมื่อความถี่ของสัญญาณมีค่ามากขึ้น ซึ่งสอดคล้องตามสมการที่ (4.6) สำหรับผลตอบสนองทางขนาดนั้นแสดงได้ดังรูปที่ 4.11 ถึงแม้ว่าจะมีความคาดเคลื่อนไปจากค่าทฤษฎีบ้างในช่วงความถี่ต่ำๆ แต่อย่างไรก็ตามสามารถประมาณให้คงที่ตลอดทุกช่วงความถี่ได้เนื่องจากค่าความคาดเคลื่อนที่เกิดขึ้นนั้นมีค่าน้อยมากๆ

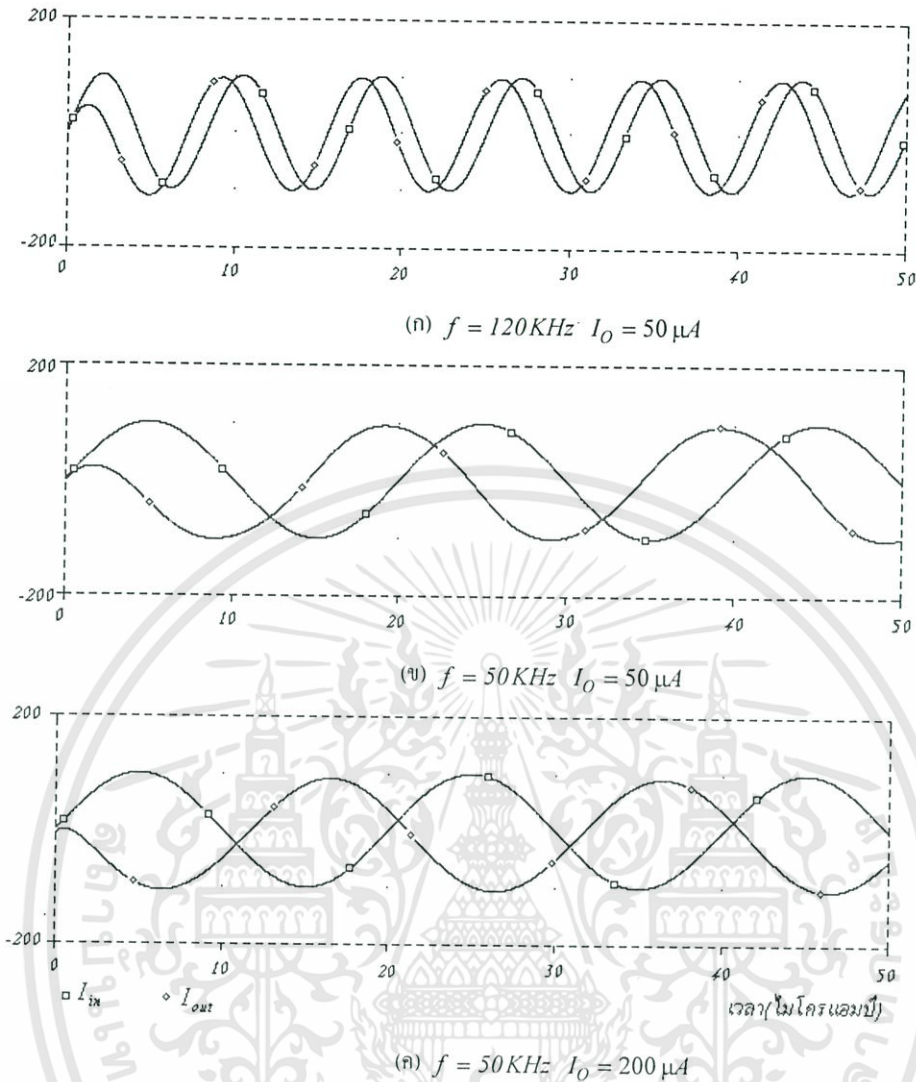


รูปที่ 4.10 ผลตอบสนองทางเฟสของวงจรกรองผ่านทุกความถี่



รูปที่ 4.11 ผลตอบสนองทางขนาดของวงจรกรองผ่านทุกความถี่

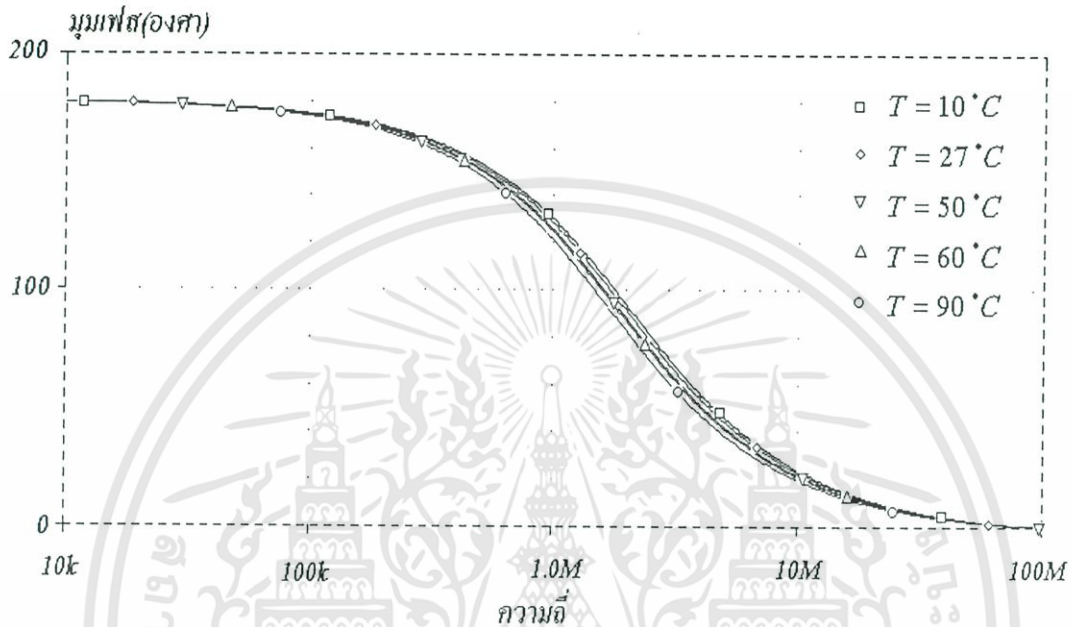
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



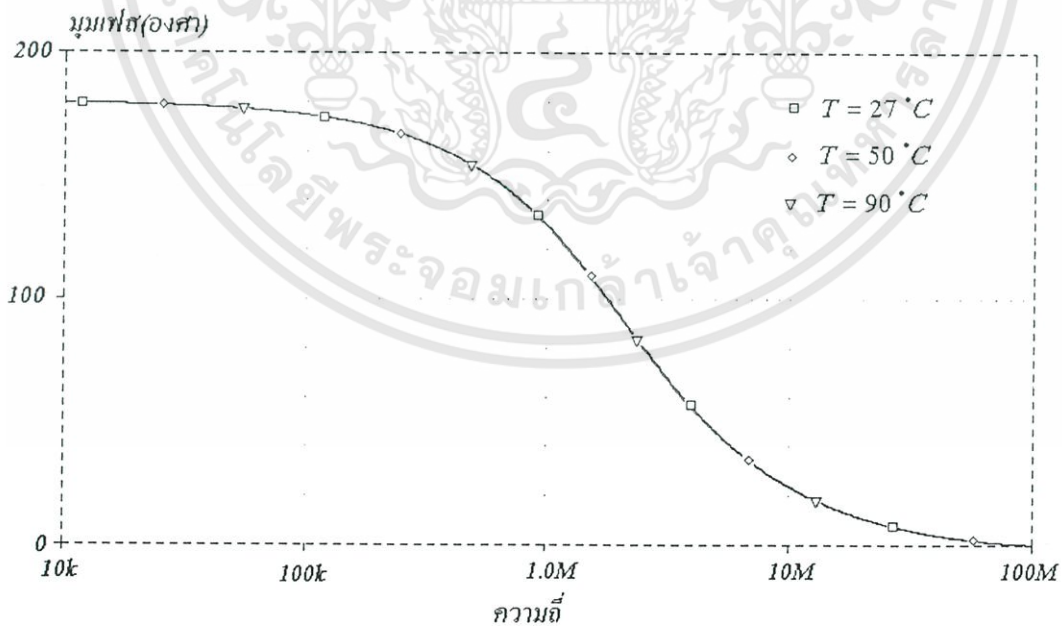
รูปที่ 4.12 ผลตอบสนองทางเฟสของวงจรกรองผ่านทุกความถี่ในโดเมนเวลา

เมื่อดูผลตอบสนองของวงจรกรองผ่านทุกความถี่ในโดเมนของเวลาที่พบว่าให้ผลสอดคล้องตามหลักการดังรูปที่ 4.12 โดยเมื่อป้อนสัญญาณกระแสรูปไซน์ ความถี่ 120 กิโลเฮิร์ตซ์ แอมพลิจูด 200 ไมโครแอมป์ และกระแสไบอัส 50 ไมโครแอมป์ ได้ผลตอบสนองของกระแสเอาต์พุตมีเฟสต่างไปจากสัญญาณอินพุต ประมาณ 57 องศา ดังรูปที่ 4.12(ก) จากนั้นเปลี่ยนความถี่ของสัญญาณอินพุตเป็น 50 กิโลเฮิร์ตซ์ ในขณะที่กระแสไบอัสคงที่ ได้ความต่างเฟสของสัญญาณเป็น 103 องศา ดังรูปที่ 4.12(ข) และเมื่อเปลี่ยนค่ากระแสไบอัสของวงจรเป็น 200 ไมโครแอมป์ ในขณะที่ป้อนสัญญาณอินพุตมีความถี่เป็นค่าเดิมได้ความต่างเฟสของสัญญาณเอาต์พุตเป็น 160 องศา ดังรูปที่ 4.12(ค)

เมื่อตรวจสอบการเลื่อนเฟสของวงจรกรองผ่านทุกความถี่ที่ไม่มีการชดเชยอุณหภูมิและมีการชดเชยผลของอุณหภูมิ โดยใช้ค่าตัวเก็บประจุเท่ากับ 1 นาโนฟารัด ป้อนกระแสไบอัส 300 ไมโครแอมป์ และกำหนดให้อุณหภูมิมีค่าต่างๆกัน ได้ผลตอบสนองทางเฟสของวงจรที่ไม่มีการชดเชยอุณหภูมิและที่มีการชดเชยอุณหภูมิดังแสดงในรูปที่ 4.13 และรูปที่ 4.14 ตามลำดับ



รูปที่ 4.13 ผลตอบสนองทางเฟสของวงจรเมื่ออุณหภูมิมีค่าต่างๆกัน

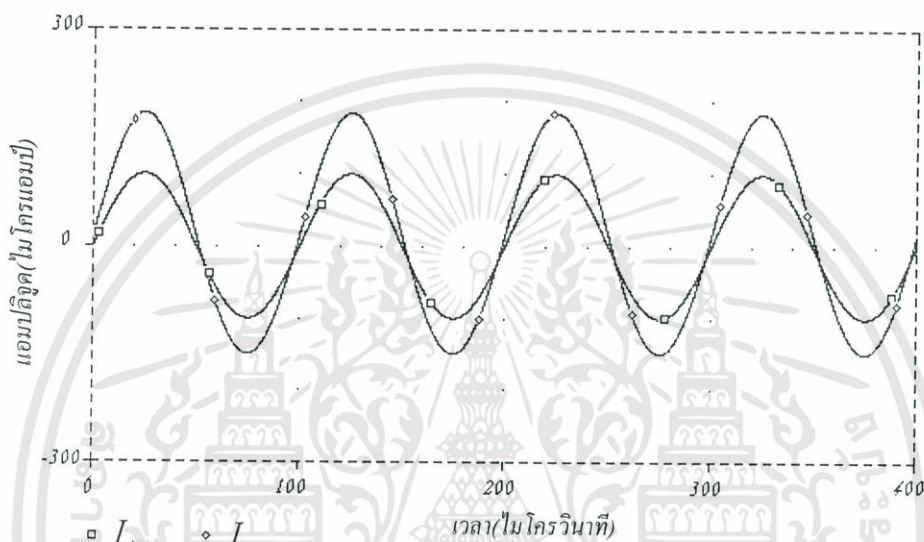


รูปที่ 4.14 ผลตอบสนองทางเฟสเมื่อมีการชดเชยอุณหภูมิ

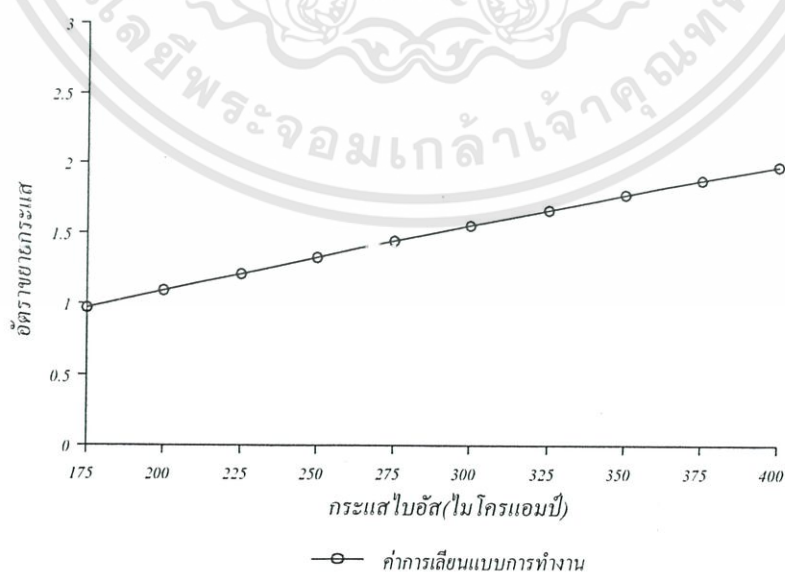
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากทั้งสองรูปนี้ จะเห็นว่าวงจรที่ชดเชยผลของอุณหภูมิแล้วสามารถลดปริมาณการเปลี่ยนแปลงของค่าการเลื่อนเฟสอันเนื่องมาจากอุณหภูมิได้อย่างชัดเจน

รูปที่ 4.15 เป็นตัวอย่างผลการทำงานของวงจรขยายกระแส เมื่อกระแสอินพุตมีค่าแอมพลิจูด 200 ไมโครแอมป์ ความถี่ 10 กิโลเฮิร์ตซ์ ที่ค่ากระแสไบอัส  $I_{og}$  เท่ากับ 325 ไมโครแอมป์ และค่า  $R_b$  เท่ากับ 80 โอห์ม จะทำให้ได้กระแสเอาต์พุตมีค่าแอมพลิจูด 333 ไมโครแอมป์ และมีเฟสตรงกันกับสัญญาณอินพุต



รูปที่ 4.15 ผลการเปลี่ยนแปลงแบบการทำงานของวงจรขยายกระแส



รูปที่ 4.16 กราฟความสัมพันธ์ระหว่างอัตราขยายกระแสกับกระแสไบอัสของวงจรขยายกระแส เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อปรับค่ากระแสไบอัสของวงจรตั้งแต่ 275-400 ไมโครแอมป์ ได้ความสัมพันธ์ของอัตราขยายกระแสกับกระแสไบอัสดังแสดงในรูปที่ 4.16 จากกราฟความสัมพันธ์ดังกล่าว สามารถยืนยันได้ว่าอัตราขยายกระแสมีการเปลี่ยนแปลงไปตามค่ากระแสไบอัสของวงจร CCCII

#### 4.5 สรุป

ในบทนี้ได้นำเสนอเกี่ยวกับวงจรกรองผ่านทุกความถี่อันดับหนึ่งที่มีความสัมพันธ์ของสัญญาณอินพุตและสัญญาณเอาต์พุตในรูปของกระแส มีจุดเด่นที่น่าสนใจคือ การปรับค่าการเลื่อนเฟสได้ง่ายด้วยการปรับค่ากระแสไบอัส อีกทั้งยังมีโครงสร้างที่เรียบง่ายซึ่งประกอบด้วยวงจร CCCII และตัวเก็บประจุเพียงหนึ่งตัวเท่านั้น ผลเลียนแบบการทำงานของวงจรด้วยโปรแกรมคอมพิวเตอร์ยืนยันได้ว่าวงจรสามารถเลื่อนเฟสได้ตามหลักการ

ส่วนวงจรขยายกระแสที่สร้างขึ้นจากวงจร CCCII ก็เช่นกัน มีผลการเลียนแบบการทำงานด้วยโปรแกรมคอมพิวเตอร์ที่ได้แสดงให้เห็นว่าวงจรดังกล่าวสามารถทำงานได้ตามหลักการที่นำเสนอ



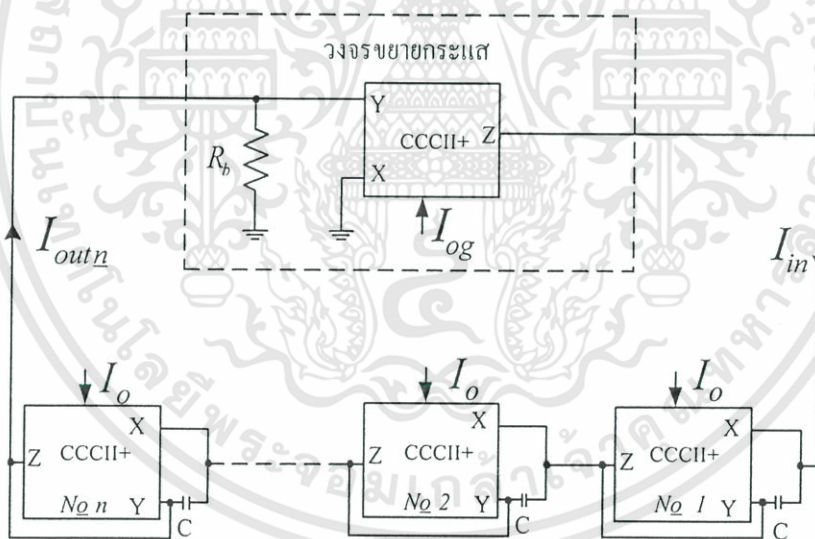
## บทที่ 5

# วงจรกำเนิดสัญญาณไซน์หลายเฟสที่ปรับค่าได้ด้วย วิธีการอิเล็กทรอนิกส์

### 5.1 กล่าวนำ

ในบทนี้ได้นำเสนอวงจรกำเนิดสัญญาณไซน์หลายเฟสที่มีการประมวลผลสัญญาณในโหมตกระแสโดยอาศัยข้อดีของวงจรกรองผ่านทุกความถี่ที่เสนอในบทที่ 4 มาเป็นวงจรส่วนย่อยภายในบทประกอบด้วยเนื้อหาที่สำคัญคือ การสร้างวงจรกำเนิดสัญญาณไซน์หลายเฟสแบบที่นำเสนอ การหาเงื่อนไขการทำงานและความถี่ของสัญญาณที่ออสซิลเลต ผลการจำลองการทำงานของวงจรด้วยโปรแกรมคอมพิวเตอร์ และผลการทดลองจริง ซึ่งมีรายละเอียดดังต่อไปนี้

### 5.2 การสร้างวงจรกำเนิดสัญญาณไซน์หลายเฟสที่ปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์



รูปที่ 5.1 วงจรกำเนิดสัญญาณไซน์หลายเฟสที่ปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์

วงจรกำเนิดสัญญาณไซน์หลายเฟสที่นำเสนอในวิทยานิพนธ์นี้มีโครงสร้างดังแสดงในรูปที่ 5.1 ซึ่งประกอบด้วยส่วนสำคัญคือ วงจรกำหนดความถี่และวงจรขยายกระแสต่อร่วมกันในลักษณะของวงปิด ในส่วนของวงจรถูกกำหนดความถี่นั้นสร้างขึ้นจากวงจรกรองผ่านทุกความถี่ที่กล่าวถึงในหัวข้อ 4.2 หลากๆชุดมาต่ออาศัยเคตกัน โดยวงจรกรองแต่ละชุดได้ออกแบบให้มีค่าพารามิเตอร์เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของวงจรที่เหมือนกัน เพื่อให้เกิดผลตอบสนองทางเฟสที่เท่ากัน วงจรดังกล่าวจะทำหน้าที่ในการเลือกความถี่ของสัญญาณที่ออสซิลเลต โดยจะเลือกเพียงความถี่เดียวที่เหมาะสม นอกจากนี้วงจรยังทำหน้าที่ในการกำหนดจำนวนเฟสของสัญญาณเอาต์พุตด้วย คือ ถ้าต้องการจำนวนเฟสของสัญญาณเอาต์พุต  $n$  เฟส ก็ต้องใช้จำนวนวงจรกรองผ่านทุกความถี่ทั้งหมด  $n$  ชุด โดยที่จำนวนเฟสของสัญญาณเอาต์พุตต้องมีค่าตั้งแต่ 3 เฟสขึ้นไป ( $n \geq 3$ )

การหาเงื่อนไขและความถี่ของสัญญาณที่ออสซิลเลตสามารถหาได้ดังนี้คือ จากหัวข้อ 4.2 ได้ฟังก์ชันถ่ายโอนกระแสของวงจรกรองผ่านทุกความถี่คือ

$$T(s) = \frac{sCV_T - 2I_O}{sCV_T + 2I_O} \quad (5.1)$$

และจากหัวข้อ 4.3 ได้อัตราขยายกระแสของวงจรขยายกระแส  $K$  มีค่าเท่ากับ

$$K = \frac{I_{out}}{I_{in}} = \frac{2I_{og} R_b}{V_T} \quad (5.2)$$

วงจรกรองผ่านทุกความถี่แต่ละวงจรจะมีมุมของการเลื่อนเฟสเท่าๆกัน เมื่อกำหนดให้ค่าพารามิเตอร์ของแต่ละวงจรเท่ากันกล่าวคือ

$$C_1 = C_2 = C_3 \dots = C_n \quad (5.3)$$

$$I_{O1} = I_{O2} = I_{O3} \dots = I_{On} \quad (5.4)$$

ภายใต้เงื่อนไขดังกล่าวจะได้อัตราขยายแบบเปิดลูปของวงจรเป็นดังนี้

$$G(s) = \frac{2I_{og} R_b}{V_T} \left( \frac{sCV_T - 2I_O}{sCV_T + 2I_O} \right)^n \quad (5.5)$$

วงจรจะเกิดการออสซิลเลตได้ตามเงื่อนไขของบาร์คเฮาเซน คือ เมื่อ  $s = j\omega$  ค่า  $G(j\omega)$  จะต้องมามีค่าเท่ากับ 1

ขนาดของทรานเฟอร์ฟังก์ชัน  $|G(j\omega)|$  เมื่อ  $s = j\omega$  มีค่าดังนี้คือ

$$|G(j\omega)| = \frac{2I_{og} R_b}{V_T} \left( \frac{\sqrt{(\omega CV_T)^2 + 4I_O^2}}{\sqrt{(\omega CV_T)^2 + 4I_O^2}} \right)^n$$

$$= \frac{2I_{og} R_b}{V_T} \quad (5.6)$$

และเมื่อ  $s = j\omega$  ค่ามุมเฟสของ  $G(\omega)$  มีค่า

$$\angle G(j\omega) = \left( \pi - 2 \tan^{-1} \left( \frac{\omega CV_T}{2I_O} \right) \right)^n$$

$$= n\pi - 2n \tan^{-1} \left( \frac{\omega CV_T}{2I_O} \right) \quad (5.7)$$

พิจารณาเงื่อนไขขนาด (Condition of magnitude) ที่ทำให้วงจรเกิดการออสซิลเลตตามอุดมคติ นั้น  $|G(j\omega)|$  ต้องมีค่าเท่ากับ 1 ดังนั้นจากสมการที่ (5.6) ได้เงื่อนไขของการออสซิลเลตดังนี้คือ

$$\frac{2I_{og} R_b}{V_T} = 1 \quad (5.8)$$

นั่นคือเงื่อนไขการออสซิลเลตขึ้นอยู่กับอัตราขยายกระแสของวงจรรขยายกระแสเท่านั้นที่จะต้องมีความเท่ากับหนึ่ง สังเกตเห็นว่าเงื่อนไขการออสซิลเลตไม่ขึ้นอยู่กับค่าของ  $n$  ซึ่งเป็นจำนวนเฟสของสัญญาณเลย

ส่วนค่าของความถี่ของสัญญาณที่เกิดขึ้นนั้นกำหนดได้จากค่าเฟสของทรานเฟอร์ฟังก์ชัน  $G(j\omega)$  ตามสมการที่ (5.7) จะต้องมีค่าเท่ากับ  $2\pi$

$$2\pi = n\pi - 2n \tan^{-1} \left( \frac{\omega CV_T}{2I_O} \right) \quad (5.9)$$

ซึ่งเมื่อจัดรูปสมการใหม่จะได้

$$\tan^{-1} \left( \frac{\omega CV_T}{2I_O} \right) = \frac{(n-2)\pi}{2n}$$

$$\frac{\omega CV_T}{2I_O} = \tan\left(\frac{(n-2)\pi}{2n}\right) \quad (5.10)$$

แทนค่า  $\omega = 2\pi f$  และจัดรูปสมการ (5.10) ใหม่จะได้ความถี่ของสัญญาณที่ออสซิลเลตเป็น

$$f = \frac{I_O}{\pi CV_T} \tan\left(\left(\frac{n-2}{2n}\right)\pi\right) \quad (5.11)$$

พบว่าค่าความถี่ของการออสซิลเลตตามสมการที่ (5.11) นั้นมีค่าแปรตามค่า  $I_O$  นั้นแสดงให้เห็นว่าความถี่ของการออสซิลเลตสามารถควบคุมด้วยกระแสไบอัสของวงจร

สำหรับการหาความต่างเฟสของสัญญาณเอาต์พุตนั้นสามารถทำได้โดยการป้อนสัญญาณรูปไซน์ที่มีความถี่ตามสมการที่ (5.11) ผ่านเข้าไปในวงจรกรองผ่านทุกความถี่ที่ให้การเลื่อนเฟสตามสมการที่ (4.6) จากนั้นสังเกตความต่างเฟสของสัญญาณเอาต์พุตที่ได้เมื่อเทียบกับสัญญาณอินพุต ซึ่งก็คือการแทนค่า  $\omega$  ที่มีค่าดังสมการที่ (5.12) ในสมการที่ 4.6 ทำให้ได้ความต่างเฟสของสัญญาณเอาต์พุตข้างเคียงมีค่าดังสมการที่ (5.13)

$$\omega = \frac{2I_O}{CV_T} \tan\left(\left(\frac{n-2}{2n}\right)\pi\right) \quad (5.12)$$

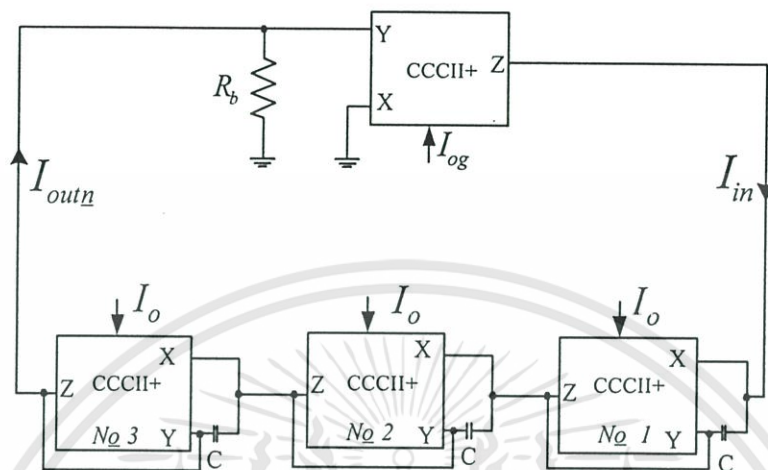
$$\begin{aligned} \angle T(j\omega) &= \pi - 2 \tan^{-1}\left(\frac{CV_T}{2I_O} \left(\frac{2I_O}{CV_T}\right) \tan\left(\frac{n-2}{2n}\right)\pi\right) \\ &= \frac{2\pi}{n} \end{aligned} \quad (5.13)$$

จากสมการที่ (5.13) จะเห็นว่าสัญญาณไซน์ที่ได้แต่ละเอาต์พุตนั้นจะมีความต่างเฟสกับสัญญาณข้างเคียงอยู่เท่ากับ  $2\pi/n$  ซึ่งความต่างเฟสนี้ก็จะมีการเปลี่ยนแปลงไปตามชนิดของวงจรกำเนิดสัญญาณ (เปลี่ยนแปลงไปตามจำนวนของวงจรกรองผ่านทุกความถี่ที่ใช้ในลูปิด) ที่ต้องการ

เพื่อให้เห็นภาพพจน์มากยิ่งขึ้น จะขอยกตัวอย่างวงจรกำเนิดสัญญาณไซน์ชนิด 3 เฟส ในที่นี้ก็คือ  $n = 3$  มีโครงสร้างของวงจรดังแสดงในรูปที่ 5.2 ประกอบด้วยวงจรกรองผ่านทุกความถี่จำนวน 3 ชุด ที่มีคุณสมบัติเหมือนกันทุกประการต่อเป็นวงปิดร่วมกับวงจรขยายกระแสอีก 1 ชุด สามารถปรับค่าพารามิเตอร์ของวงจรเพื่อให้เกิดการออสซิลเลตได้ตามสมการที่ 5.8 คืออัตราขยายกระแสเท่ากับหนึ่ง สัญญาณเอาต์พุตที่ได้แต่ละเฟสจะมีความต่างเฟสกับสัญญาณข้างเคียงอยู่เท่ากับ 120 องศา และค่าความถี่ของการออสซิลเลตคำนวณหาได้ โดยแทนค่า  $n = 3$  ลงในสมการที่ 5.11

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการเรียนเพื่อการศึกษาเท่านั้น มิอนุญาตให้นำไปเผยแพร่ขึ้นต้นการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งจะได้ความถี่ของสัญญาณคือ  $f = \frac{0.577I_o}{\pi CV_T}$  เฮิร์ตซ์ ซึ่งค่าความถี่นี้สามารถปรับค่าได้โดยการเปลี่ยนแปลงค่ากระแสไบอัสของวงจรกรองผ่านทุกความถี่แต่ละชุดให้มีค่าเท่าๆกัน



รูปที่ 5.2 วงจรกำเนิดสัญญาณไซน์ชนิด 3 เฟสที่ปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์

ในกรณีที่  $n$  มีค่าต่างๆสามารถสรุปเงื่อนไขการออสซิลเลต ความถี่ของการออสซิลเลต และความต่างเฟสของสัญญาณข้างเคียงได้ดังตารางที่ 5.1

ตารางที่ 5.1 ความสัมพันธ์ของจำนวนเฟส เงื่อนไข และความถี่ของการออสซิลเลต ของวงจรกำเนิดสัญญาณไซน์หลายเฟสที่นำเสนอ

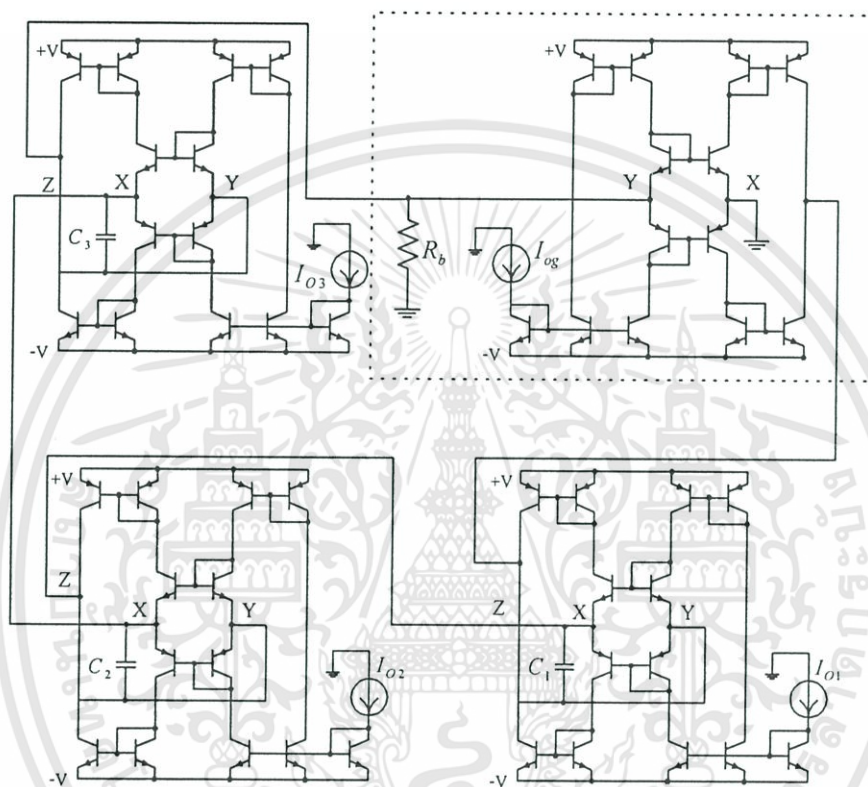
จำนวนเฟส $n$	เงื่อนไข การออสซิลเลต	ความถี่ของ การออสซิลเลต	ความต่างเฟสของ สัญญาณข้างเคียง
3	$\frac{2I_{og}R_b}{V_T} = 1$	$f = \frac{0.577I_o}{\pi CV_T}$	120 องศา
4	$\frac{2I_{og}R_b}{V_T} = 1$	$f = \frac{I_o}{\pi CV_T}$	90 องศา
5	$\frac{2I_{og}R_b}{V_T} = 1$	$f = \frac{1.376I_o}{\pi CV_T}$	72 องศา
:	:	:	:
:	:	:	:
$n$	$\frac{2I_{og}R_b}{V_T} = 1$	$f = \frac{I_o}{\pi CV_T} \tan\left(\frac{n-2}{2n}\pi\right)$	$\frac{2\pi}{n}$ องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.3 การเลียนแบบการทำงานด้วยโปรแกรมคอมพิวเตอร์

เพื่อแสดงว่าวงจรกำเนิดสัญญาณไซน์หลายเฟสที่นำเสนอสามารถทำงานได้ จึงได้เลียนแบบการทำงานของวงจรโดยใช้โปรแกรม SPICE โดยใช้ทรานซิสเตอร์เบอร์ PR100 และ NR100 เหมือนกันกับที่ใช้ในการเลียนแบบการทำงานของวงจรกรองผ่านทุกความถี่ โดยเริ่มแรกได้นำมาต่อประกอบเลียนแบบเป็นวงจรกำเนิดสัญญาณไซน์ชนิด 3 เฟส ดังแสดงในรูปที่ 5.3

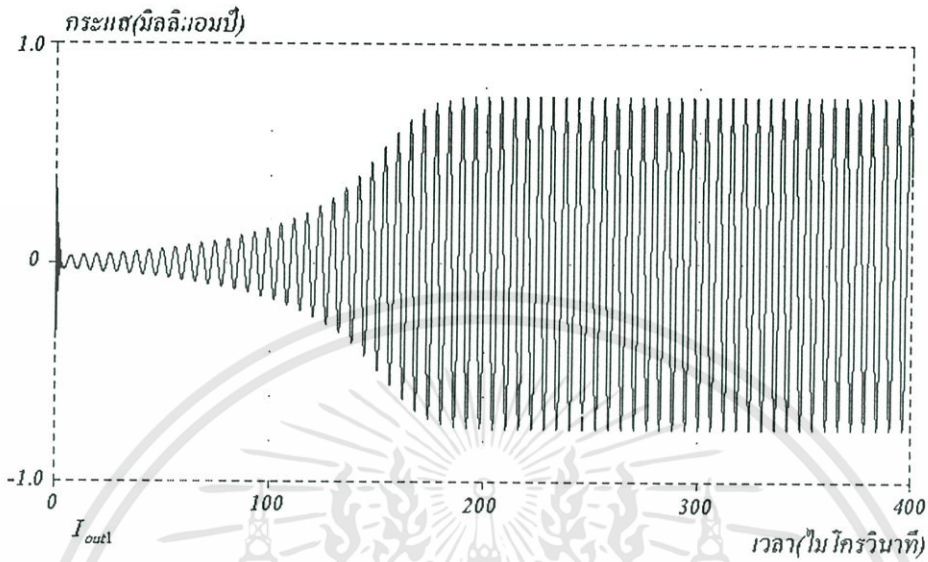


รูปที่ 5.3 วงจรกำเนิดสัญญาณไซน์ชนิด 3 เฟสที่ใช้ในการเลียนแบบการทำงาน

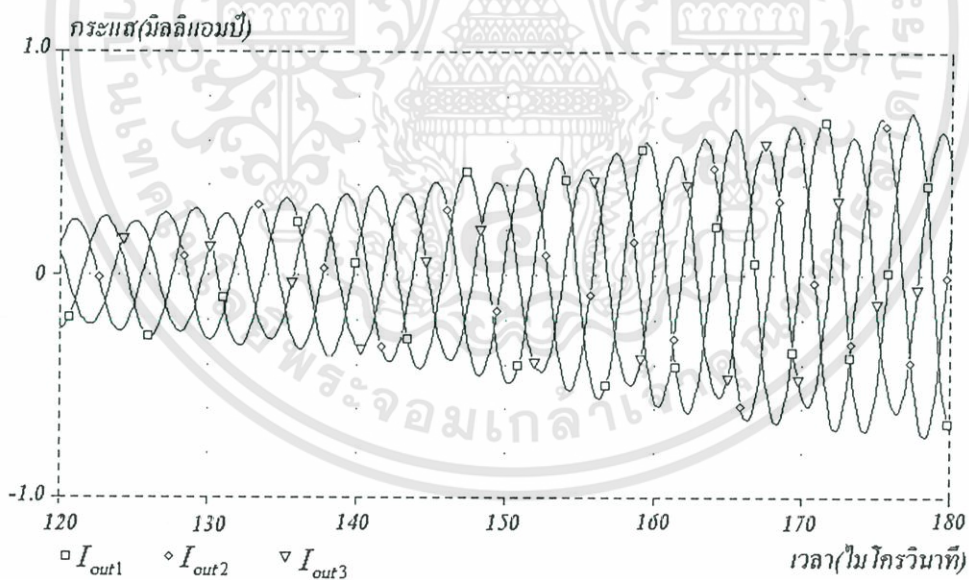
เมื่อใช้ค่ากระแสไบอัส 260 ไมโครแอมป์ และให้ค่าตัวเก็บประจุทุกตัวเท่ากับ 0.1 ไมโครฟารัด ค่า  $R_b$  เท่ากับ 90 โอห์ม ค่า  $I_{og}$  เท่ากับ 215 ไมโครแอมป์ ซึ่งจะให้อัตราขยายกระแสมากกว่าหนึ่งเล็กน้อยเพื่อลดเวลาในช่วงทรานเซียนของการเกิดการออสซิลเลต จะได้ผลการตอบสนองของกระแสเอาต์พุต  $I_{out}$  ของวงจรกรองผ่านทุกความถี่ภาคแรกเป็นดังแสดงในรูปที่ 5.4 ซึ่งจะเห็นว่าในช่วงเริ่มแรกสัญญาณจะค่อยๆเพิ่มแอมพลิจูดขึ้นไปเรื่อยๆก่อนที่จะเข้าสู่สภาวะคงตัวในที่สุด

ในกรณีนี้เมื่อสังเกตดูกระแสเอาต์พุตของวงจรกรองผ่านทุกความถี่แต่ละชุดพร้อมๆกันก็จะมีลักษณะเช่นเดียวกันซึ่งขยายส่วนได้ดังแสดงในรูปที่ 5.5 และเมื่อสัญญาณเข้าสู่สภาวะคงตัวผลตอบสนองของกระแสเอาต์พุตของวงจรกรองผ่านทุกความถี่แต่ละชุดจะเป็นดังแสดงได้ดัง

รูปที่ 5.6 ซึ่งจะพบว่ามีค่าความถี่ 16.6 กิโลเฮิร์ตซ์ และค่าความต่างเฟสของกระแสข้างเคียงมีค่าเท่ากับ 120 องศา ซึ่งเป็นไปตามหลักการที่ได้นำเสนอ

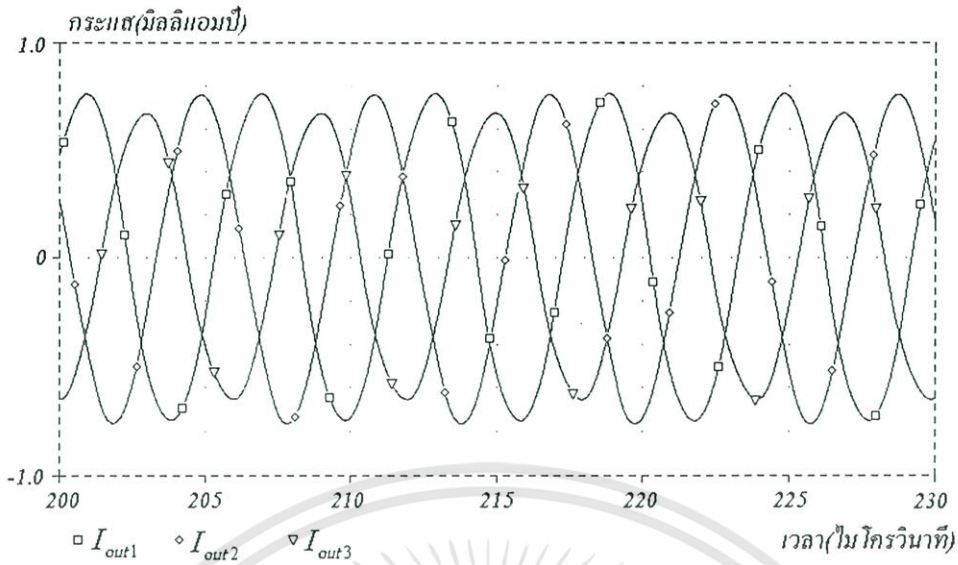


รูปที่ 5.4 ผลตอบสนองของกระแสเอาต์พุตของวงจรกำเนิดสัญญาณ 3 เฟส



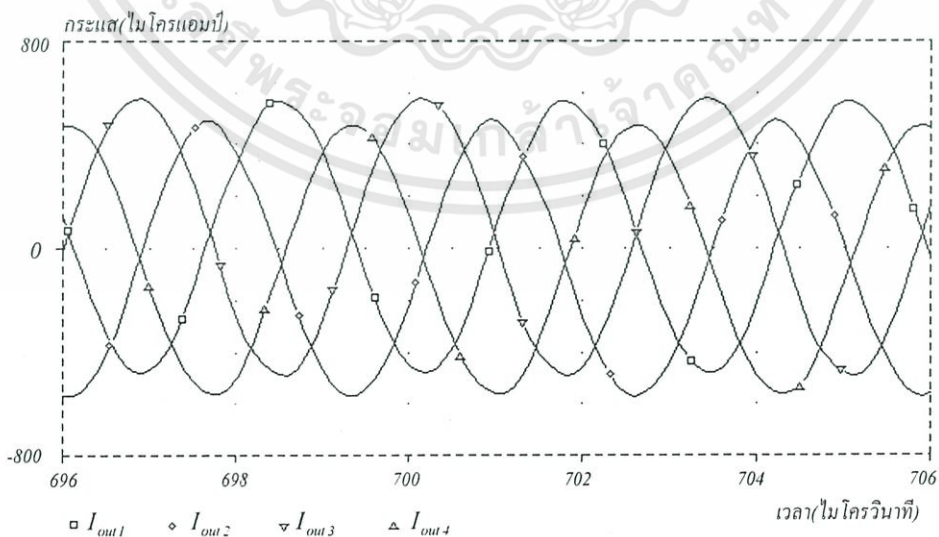
รูปที่ 5.5 ผลตอบสนองของกระแสเอาต์พุตของวงจรกำเนิดสัญญาณ 3 เฟส พร้อมๆกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.6 กระแสเอาต์พุตของวงจรกำเนิดสัญญาณไซน์ชนิด 3 เฟสแต่ละชุดเมื่อเข้าสู่สถานะคงตัว

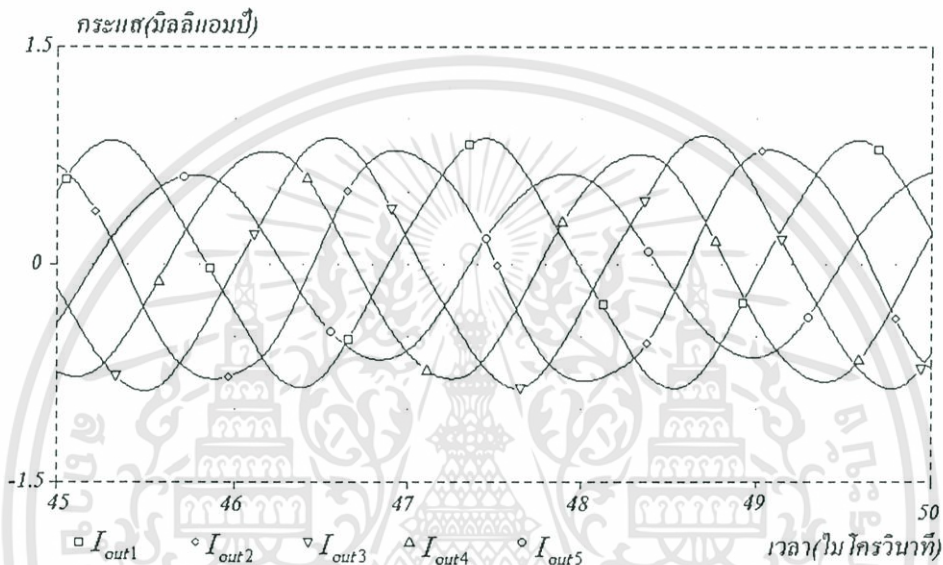
เพื่อที่จะตรวจสอบความถูกต้องของหลักการที่ใช้สร้างวงจรในการผลิตสัญญาณที่มีความต่างเฟสเป็นค่าอื่นๆ จึงได้ทดลองเลียนแบบการทำงานของวงจรกำเนิดสัญญาณไซน์ชนิด 4 เฟส โดยเพิ่มวงจรกรองผ่านทุกความถี่เข้าไปในวงจรตามรูปที่ 5.3 อีก 1 วงจร และได้ทดลองใช้ค่ากระแสไบอัส 275 ไมโครแอมป์ ค่าตัวเก็บประจุทุกตัวเท่ากับ 0.01 ไมโครฟารัด ค่า  $R_b$  เท่ากับ 80 โอห์ม ค่า  $I_{og}$  เท่ากับ 200 ไมโครแอมป์ ได้สัญญาณเอาต์พุตที่มีค่าความต่างเฟสกับกระแสข้างเคียงเท่ากับ 90 องศา และมีค่าความถี่ 307 กิโลเฮิรตซ์ ตามความต้องการซึ่งให้ผลตอบแทนของวงจรในสถานะคงตัวมีดังแสดงในรูปที่ 5.7



รูปที่ 5.7 กระแสเอาต์พุตของวงจรกำเนิดสัญญาณไซน์ชนิด 4 เฟสแต่ละชุดเมื่อเข้าสู่สถานะคงตัว

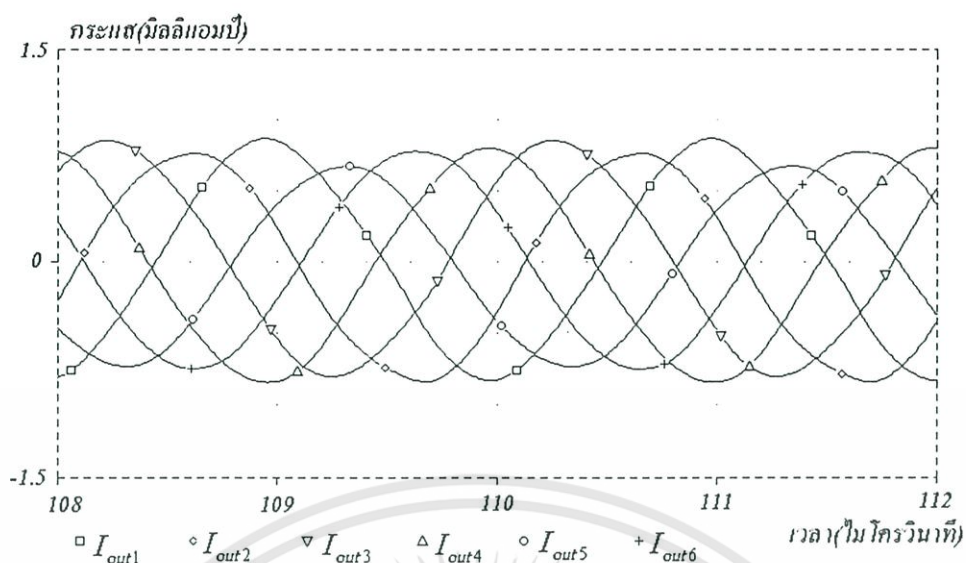
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการทำงานเดียวกันโดยการเพิ่มวงจรกรองผ่านทุกความถี่อีกหนึ่งชุดให้กับวงจรกำเนิดสัญญาณไซน์ชนิด 4 เฟส จะทำให้ได้วงจรกำเนิดสัญญาณไซน์ชนิด 5 เฟส ขึ้นมาซึ่งให้ผลตอบสนองของกระแสเอาต์พุตที่มีความต่างเฟสระหว่างกระแสเอาต์พุตข้างเคียงมีค่าเท่ากับ 72 องศา และมีค่าความถี่ 480 กิโลเฮิร์ตซ์ เมื่อใช้ค่ากระแสไบอัสเท่ากับ 300 ไมโครแอมป์ ค่าตัวเก็บประจุทุกตัวเท่ากับ 0.01 ไมโครฟารัด ค่า  $R_b$  เท่ากับ 90 โอห์ม ค่า  $I_{og}$  เท่ากับ 330 ไมโครแอมป์ซึ่งรูปสัญญาณที่ออสซิลเลตออกมาทั้ง 5 เฟสมีดังแสดงในรูปที่ 5.8



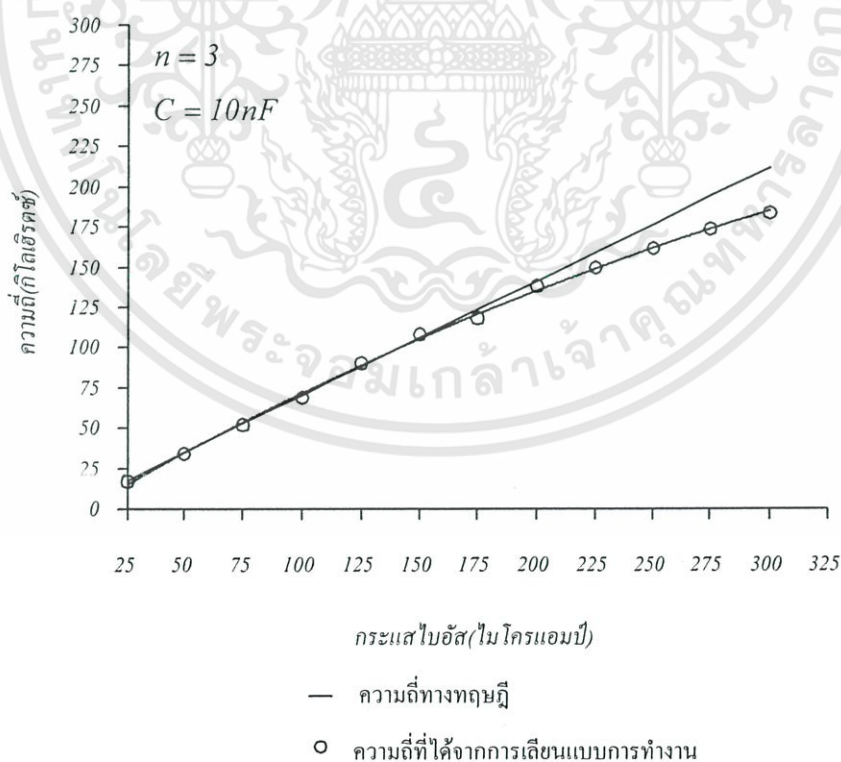
รูปที่ 5.8 กระแสเอาต์พุตของวงจรกำเนิดสัญญาณไซน์ชนิด 5 เฟสแต่ละชุดเมื่อเข้าสู่สถานะคงตัว

ในที่สุดได้เขียนแบบวงจรกำเนิดสัญญาณไซน์ชนิด 6 เฟส ด้วยซึ่งให้ผลตอบสนองของกระแสเอาต์พุตเมื่อเข้าสู่สถานะคงตัวเป็นดังแสดงในรูปที่ 5.9 ซึ่งผลตอบสนองของกระแสเอาต์พุตที่มีความต่างเฟสระหว่างกระแสเอาต์พุตข้างเคียงมีค่าเท่ากับ 60 องศา โดยที่เมื่อใช้ค่ากระแสไบอัสเท่ากับ 250 ไมโครแอมป์ ค่าตัวเก็บประจุทุกตัวเท่ากับ 0.01 ไมโครฟารัด ค่า  $R_b$  เท่ากับ 80 โอห์ม ค่า  $I_{og}$  เท่ากับ 300 ไมโครแอมป์ จะได้ค่าความถี่ของการออสซิลเลตของสัญญาณเอาต์พุตเท่ากับ 493 กิโลเฮิร์ตซ์



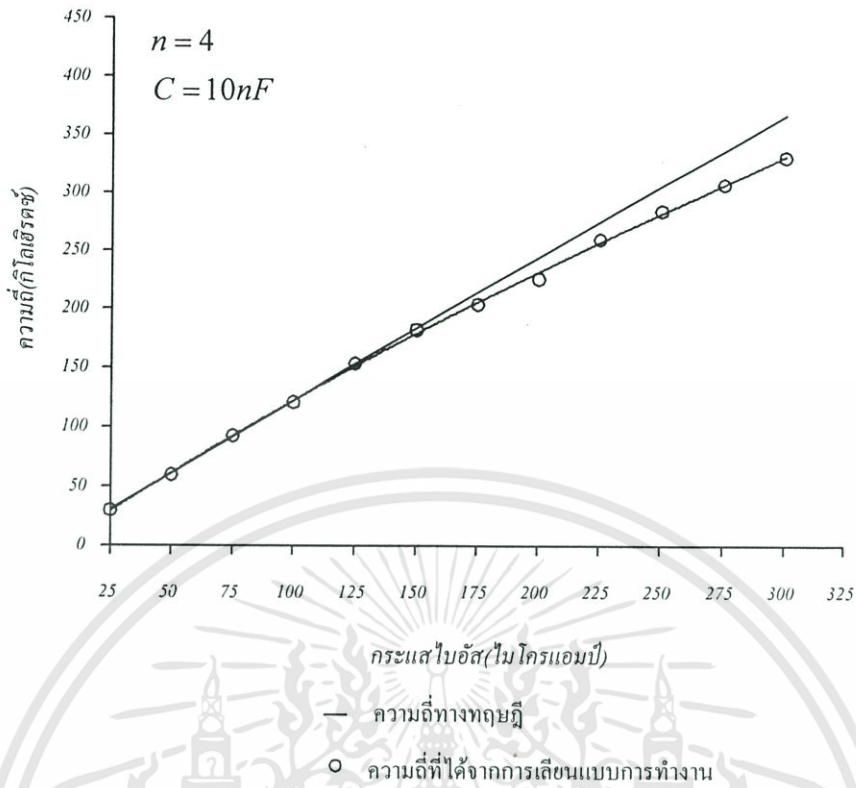
รูปที่ 5.9 กระแสเอาต์พุตของวงจรกำเนิดสัญญาณ 6 เฟสแต่ละชุดเมื่อเข้าสู่สถานะคงตัว

นอกจากนี้ ได้ทดสอบหาความสัมพันธ์ระหว่างความถี่และกระแสไบอัสของวงจรกำเนิดสัญญาณ 3 เฟส ชนิด 4 เฟส และ ชนิด 5 เฟส โดยเปรียบเทียบความถี่ที่คำนวณตามทฤษฎีและความถี่ที่ได้จากการเลียนแบบการทำงาน ได้ผลดังแสดงในรูปที่ 5.10–5.12 ตามลำดับ

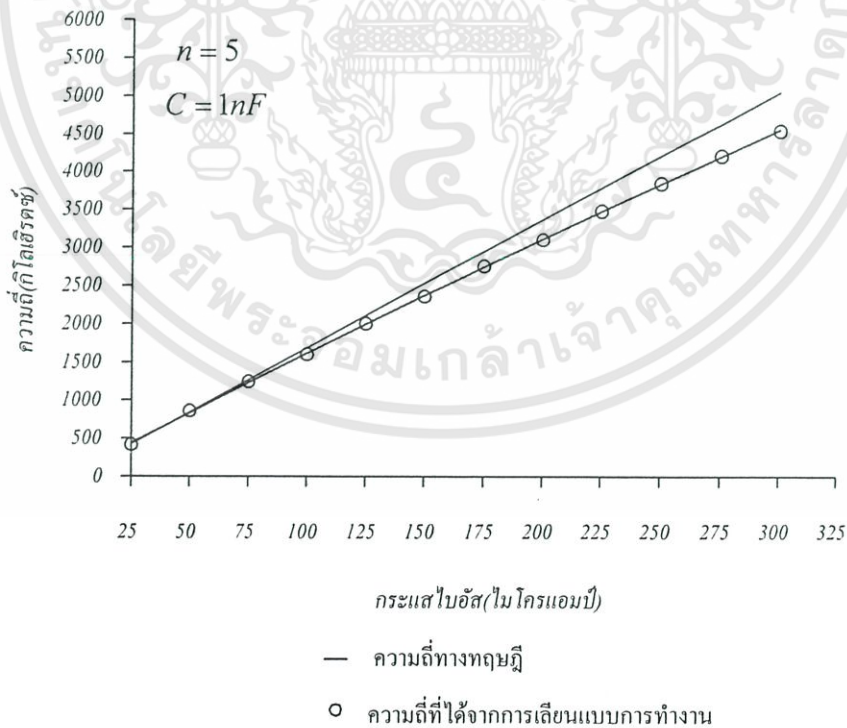


รูปที่ 5.10 กราฟเปรียบเทียบความถี่ตามทฤษฎีกับความถี่ที่ได้จากการออสซิลเลต เมื่อ  $n = 3$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.11 กราฟเปรียบเทียบความถี่ตามทฤษฎีกับความถี่ที่ได้จากการออสซิลเลต เมื่อ  $n = 4$

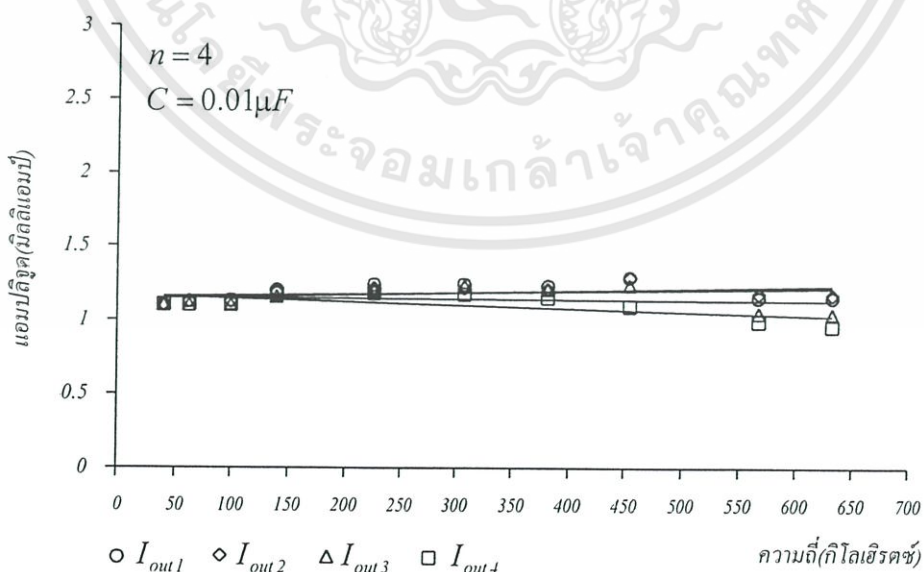


รูปที่ 5.12 กราฟเปรียบเทียบความถี่ตามทฤษฎีกับความถี่ที่ได้จากการออสซิลเลต เมื่อ  $n = 5$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากสมการที่ 5.11 ได้แสดงให้เห็นว่าค่าความถี่ที่ได้จากวงจรกำเนิดสัญญาณไซน์ชนิดต่างกันเมื่อใช้ค่าพารามิเตอร์ที่เท่ากันนั้น วงจรจะให้ความถี่ของสัญญาณที่ออสซิลเลตมีค่าที่แตกต่างกันเพื่อเป็นการยืนยันหลักการดังกล่าวจึงได้ใช้ค่าพารามิเตอร์ต่างๆของวงจรกำเนิดสัญญาณไซน์ชนิด 3 เฟส และ ชนิด 4 เฟส ให้มีค่าเท่ากันและใช้ค่าตัวเก็บประจุเท่ากับ 10 นาโนฟารัด ให้ความถี่ของสัญญาณไซน์ชนิด 3 เฟส ต่างไปจากความถี่ที่ได้จากวงจรกำเนิดสัญญาณไซน์ชนิด 4 เฟส ซึ่งเป็นไปตามหลักการ ส่วนวงจรกำเนิดสัญญาณไซน์ชนิด 5 เฟส ได้ทดลองใช้ค่าตัวเก็บประจุให้มีค่าแตกต่างออกไปจากวงจรกำเนิดสัญญาณไซน์ชนิด 3 เฟส และ ชนิด 4 เฟส โดยใช้ค่าตัวเก็บประจุมีค่าเท่ากับ 1 นาโนฟารัด ทั้งนี้เพื่อที่จะแสดงว่าเมื่อความถี่ของสัญญาณไซน์ที่มีค่าสูงขึ้นมากๆ วงจรนั้นยังคงสามารถทำงานได้เป็นไปตามหลักการ ซึ่งผลการเลียนแบบการทำงานของวงจรกำเนิดสัญญาณไซน์ชนิด 5 เฟสนั้นก็แสดงให้เห็นว่าเมื่อความถี่มีค่าสูงขึ้นในช่วง 500 กิโลเฮิร์ตซ์ ถึง 6 เมกะเฮิร์ตซ์ วงจรก็ยังคงสามารถออสซิลเลตสัญญาณไซน์ได้

จากกราฟความสัมพันธ์จะเห็นว่าความถี่ในการออสซิลเลตของวงจรกำเนิดสัญญาณทั้งสามสามารถควบคุมได้ด้วยกระแสไบอัสของวงจร และในทางปฏิบัติเนื่องจากเมื่อกระแสไบอัสของวงจรมีค่าสูง ทำให้อัตราขยายกระแสไฟตรงของทรานซิสเตอร์ ( $\beta$ ) มีค่าลดลง ทำให้ค่าความต้านทานแผ่นที่พอร์ต X ของวงจร CCCII มีค่าเคลื่อนไป (มีรายละเอียดเพิ่มเติมในภาคผนวก ค) และส่งผลกระทบต่อค่าความถี่ของการออสซิลเลตจากวงจรกำเนิดสัญญาณไซน์หลายเฟสที่ได้ออกแบบ ให้ผิดไปเพราะค่าความถี่ขึ้นอยู่กับค่าความต้านทานแผ่นภายในของวงจร CCCII ซึ่งไม่เป็นไปตามสมการที่ (3.37) อีกต่อไปแล้วจึงทำให้ค่าของความถี่มีค่าเคลื่อนไปจากค่าทางทฤษฎีเมื่อค่ากระแสไบอัสมีค่าสูงๆ



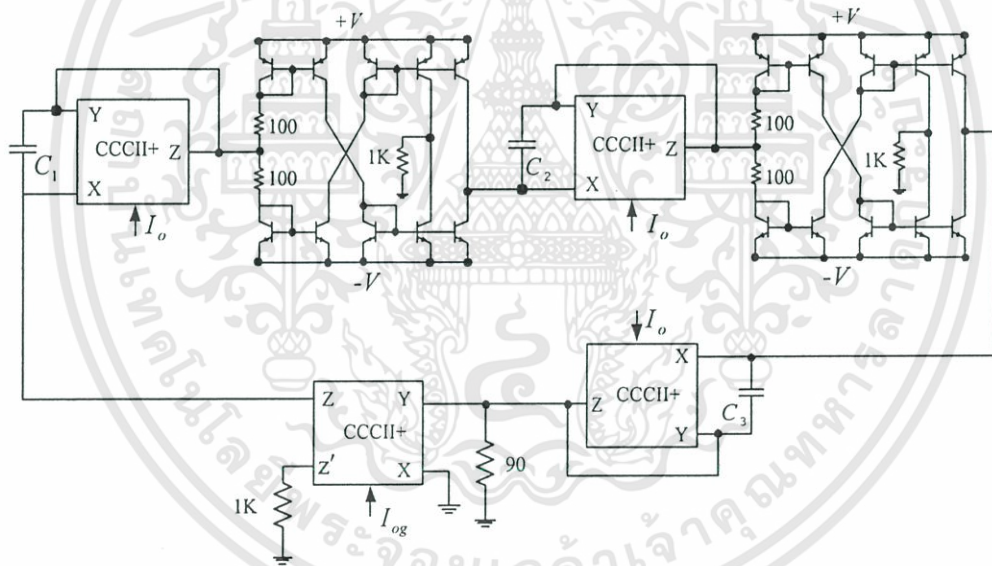
รูปที่ 5.13 กราฟความสัมพันธ์ระหว่างแอมป์ลิจูดกับความถี่ของสัญญาณที่ออสซิลเลตเมื่อ  $n = 4$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการวัดค่าแอมพลิจูดที่ได้แต่ละเอาต์พุตของสัญญาณจากวงจรกำเนิดสัญญาณไซน์ชนิด 4 เฟส ได้ผลดังรูปที่ 5.13 โดยจะเห็นว่าแอมพลิจูดมีค่าประมาณคงที่ตลอดย่านความถี่ 50-650 กิโลเฮิร์ตซ์ เมื่อใช้ค่าตัวเก็บประจุเท่ากับ 0.01 ไมโครแอมป์ และใช้อัตราขยายกระแสของวงจรมีค่าคงที่ แต่อย่างไรก็ตามในช่วงความถี่สูงๆมากกว่านี้ผลการวัดค่าแอมพลิจูดที่ได้จะมีค่าค่อยๆลดน้อยลง

#### 5.4 การทดลองการทำงานของวงจรจริง

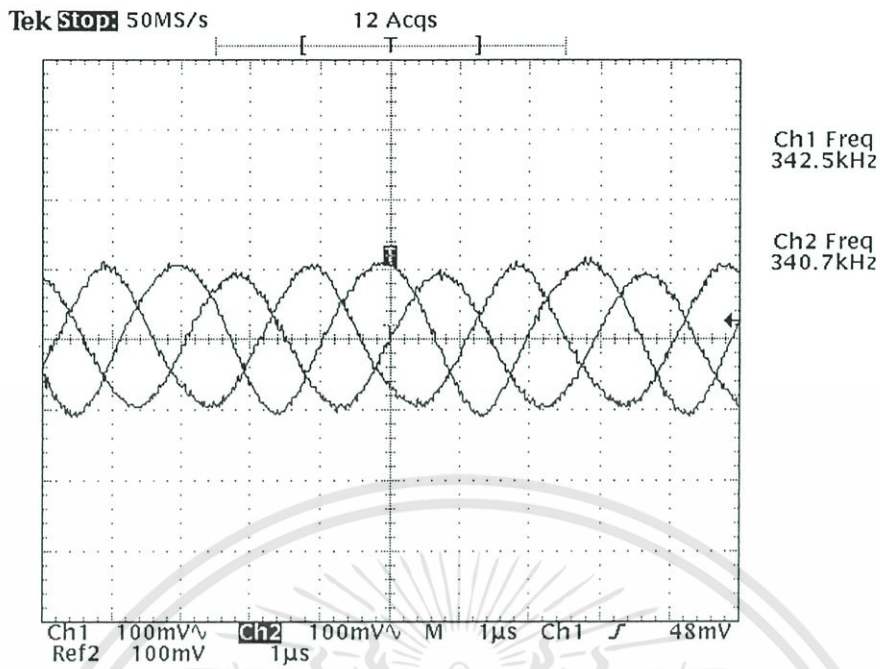
ได้ทดลองต่อวงจรเพื่อดูผลเบื้องต้นที่ความถี่ไม่สูงนักเพราะเราจะต่อวงจรแบบแยกส่วน โดยใช้ทรานซิสเตอร์เบอร์ CA3096 ซึ่งเป็นทรานซิสเตอร์อาร์เรย์ที่มีทั้งแบบเอ็นพีเอ็นและพีเอ็นพี อยู่ในไอซีตัวเดียวกัน นำมาต่อเป็นวงจร CCCII และใช้ประกอบเป็นวงจรกำเนิดสัญญาณไซน์ชนิด 3 เฟสดังรูป 5.14 โดยใช้ไฟเลี้ยง  $+V=5$  โวลต์ และ  $-V=-5$  โวลต์ และเพื่อง่ายในการวัดสัญญาณด้วย ออสซิลโลสโคป (oscilloscope) ได้สะท้อนกระแสเอาต์พุตแต่ละเฟสออกมาแล้วเปลี่ยนกระแส ดังกล่าวให้เป็นสัญญาณแรงดันโดยอาศัยตัวความต้านทาน  $R_1$ ,  $R_2$  และ  $R_3$  ตามลำดับ



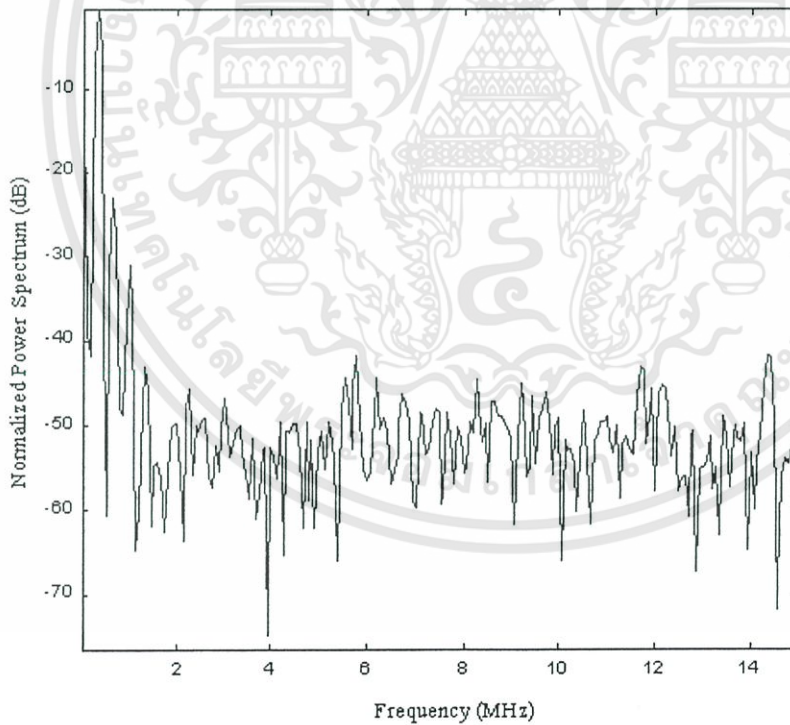
รูปที่ 5.14 วงจรกำเนิดสัญญาณไซน์หลายเฟสที่ใช้ในการทดลอง

เมื่อใช้  $C_1 = C_2 = C_3 = 1$  นาโนฟารัด และป้อนกระแสไบอัส  $I_{O1} = I_{O2} = I_{O3} = 40$  ไมโครแอมป์ วงจรจะเกิดการออสซิลเลตได้กระแส  $I_{out1}$ ,  $I_{out2}$  และ  $I_{out3}$  ที่มีความถี่เท่ากับ 342 กิโลเฮิร์ตซ์ และมีเฟสต่างกัน 120 องศา ดังรูปที่ 5.15 เมื่อนำข้อมูลของสัญญาณทั้ง 3 เฟสมา วิเคราะห์หาค่า THD (Total harmonic distortion) โดยใช้โปรแกรม MATLAB ได้ค่า THD ของสัญญาณ  $V_{out1}$ ,  $V_{out2}$  และ  $V_{out3}$  มีค่าเท่ากับ 0.54%, 0.58% และ 0.56% ตามลำดับ โดยที่สเปกตรัมของสัญญาณ  $V_{out3}$  มีดังแสดงในรูปที่ 5.16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะในรูปแบบใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



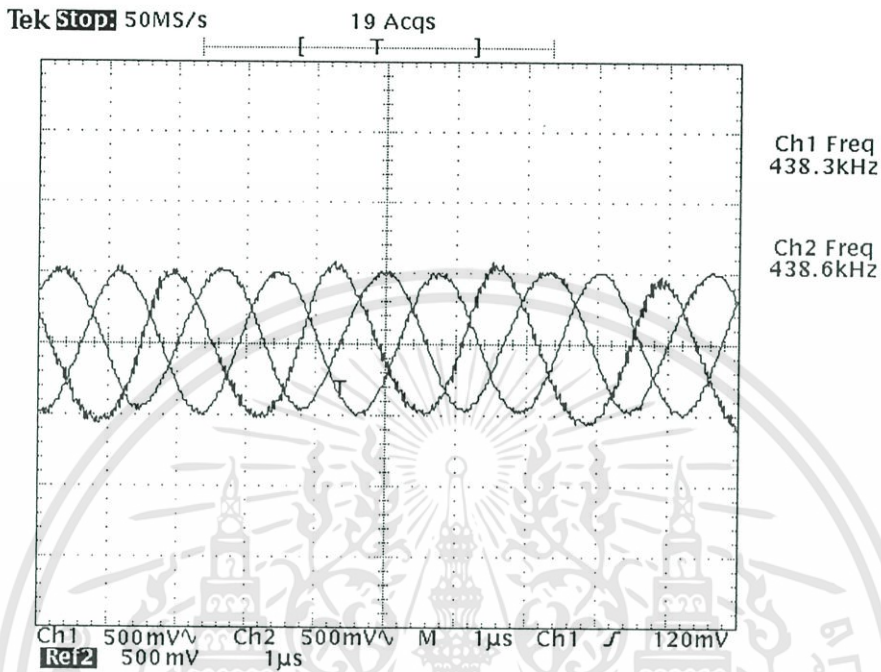
รูปที่ 5.15 สัญญาณเอาต์พุตทั้ง3ที่ได้ในโดเมนของเวลา เมื่อ  $I_O = 40$  ไมโครแอมป์



รูปที่ 5.16 สัญญาณ  $V_{out3}$  ที่ได้ในโดเมนของความถี่ เมื่อ  $I_O = 40$  ไมโครแอมป์

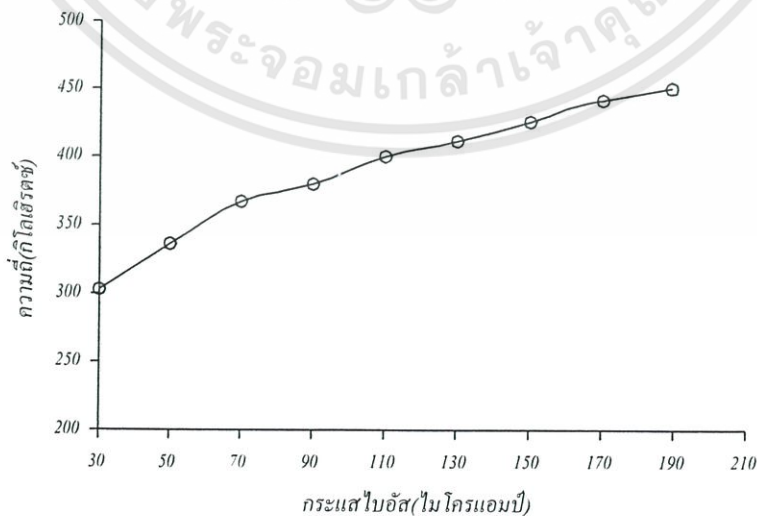
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเปลี่ยนค่ากระแสไบอัสของวงจรจาก 40 ไมโครแอมป์ เป็น 170 ไมโครแอมป์ พบว่าค่าความถี่ของสัญญาณเอาต์พุตมีการเปลี่ยนจาก 342 กิโลเฮิร์ตซ์ ไปเป็น 438 กิโลเฮิร์ตซ์ โดยที่ความต่างเฟสของสัญญาณยังคงมีค่าเท่ากับ 120 องศา ดังแสดงในรูปที่ 5.18



รูปที่ 5.17 สัญญาณเอาต์พุตทั้ง 3 ที่ได้ในโดเมนของเวลา เมื่อ  $I_O = 170$  ไมโครแอมป์

เพื่อที่ทดสอบดูแนวโน้มของความถี่ที่เปลี่ยนแปลงไปจึงได้ลองปรับค่ากระแสไบอัสของวงจร CCCII ให้มีค่าตั้งแต่ 30-190 ไมโครแอมป์ ได้ความสัมพันธ์ระหว่างกระแสไบอัสกับความถี่เป็นดังรูปที่ 5.18



รูปที่ 5.18 กราฟความสัมพันธ์ระหว่างความถี่และกระแสไบอัสของสัญญาณเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการต่อวงจรขึ้นจากการใช้อุปกรณ์แบบแยกส่วนสามารถสรุปได้ว่าวงจรกำเนิดสัญญาณไซน์หลายเฟสที่นำเสนอนี้ให้กำเนิดสัญญาณไซน์ที่มีความต่างเฟสกันได้และสามารถปรับค่าความถี่ของสัญญาณที่ออสซิลเลตได้โดยการปรับค่ากระแสไบอัสของวงจรซึ่งเป็นไปตามหลักการที่นำเสนอ แต่ทว่าค่าความถี่ของสัญญาณไซน์ที่ได้จะมีค่าต่ำกว่าค่าในทางทฤษฎีทั้งนี้อาจจะเนื่องมาจากการทดลองในทางปฏิบัตินี้ได้ทำการต่อวงจรแบบแยกส่วนลงบนโพโต้บอร์ด ซึ่งมีค่าตัวเก็บประจุแฝง (stray capacitance) เกิดขึ้นภายในโดยค่าตัวเก็บประจุแฝงที่เกิดขึ้นจะมีผลต่อการทำงานของวงจร ซึ่งทำให้ผลที่ได้ไม่เป็นไปตามทฤษฎีหรือมีความผิดพลาดมากขึ้นได้

## 5.5 สรุป

บทนี้ได้กล่าวถึงการสร้างวงจรกำเนิดสัญญาณไซน์หลายเฟสแบบใหม่ที่ทำให้สัญญาณเอาต์พุตในรูปกระแส วงจรมีข้อดีคือ มีโครงสร้างที่เรียบง่าย และสามารถปรับค่าความถี่ได้ด้วยการปรับค่ากระแสไบอัสของวงจร CCCII ผลการเลียนแบบการทำงานสอดคล้องเป็นไปตามหลักการเงื่อนไขของการออสซิลเลตในทางทฤษฎีต้องมีค่าเท่ากับหนึ่ง แต่ในทางปฏิบัติแล้ววงจรกรองผ่านทุกความถี่ให้ผลตอบสนองทางขนาดที่น้อยกว่าหนึ่งเล็กน้อย เนื่องจากความไม่เป็นอุดมคติของทรานซิสเตอร์ ดังนั้นจึงต้องมีการปรับอัตราขยายกระแสของวงจรให้มีค่ามากกว่าหนึ่งเพื่อชดเชยกระแสบางส่วนที่มีการสูญเสียไป แต่อย่างไรก็ตามวงจรมีประสิทธิภาพการกำเนิดสัญญาณได้ด้วยตัววงจรเอง และจากการเลียนแบบการทำงานของวงจรพบว่าอัตราขยายกระแสมีส่วนสำคัญที่ทำให้วงจรเกิดการออสซิลเลตได้หรือไม่โดยพบว่าถ้าใช้อัตราขยายกระแสที่มีค่าน้อยไม่เพียงพอในการชดเชยการสูญเสียไปในวงจรกรองผ่านทุกความถี่นั้น วงจรกำเนิดสัญญาณไซน์หลายเฟสก็จะไม่เกิดการออสซิลเลต แต่ถ้าให้อัตราขยายกระแสของวงจรมีค่ามากจนเกินไปก็จะทำให้สัญญาณไซน์ที่ได้มีการผิดเพี้ยนเชิงรูปร่างไป

นอกจากนี้แล้วค่าความถี่ของสัญญาณไซน์ที่ได้จากการเลียนแบบการทำงานมีค่าคาดเคลื่อนไปจากค่าทฤษฎีเมื่อค่ากระแสไบอัสของวงจรมีค่าสูงๆ ทั้งนี้เนื่องจากค่าความต้านทานภายในของวงจร CCCII มีค่าไม่ขึ้นอยู่กับกระแสไบอัสในลักษณะเชิงเส้น แต่อย่างไรก็ตามวงจรมีประสิทธิภาพการกำเนิดสัญญาณไซน์หลายเฟสที่นำเสนอนี้ก็ยังคงให้ความต่างเฟสของสัญญาณเอาต์พุตข้างเคียงได้เป็นไปตามหลักการ

## บทที่ 6

### บทสรุป

วิทยานิพนธ์ฉบับนี้ได้นำเสนอวงจรกำเนิดสัญญาณไซน์หลายเฟสแบบใหม่ ที่ทำงานใน โหมดกระแส ได้อาศัยวงจรสายพานกระแสรุ่นที่สองที่ควบคุมได้ด้วยกระแสหรือวงจร CCCII เป็น อุปกรณ์หลักในการสร้าง โดยมีแรงจูงใจจากข้อดีของโครงสร้าง หลักการทำงานที่เรียบง่ายและ ค่าความต้านทานภายในที่เกิดขึ้นของวงจรสามารถควบคุมได้ด้วยกระแสไบอัสซึ่งได้กล่าวใน บทที่ 1 วงจรที่นำเสนอนี้สร้างขึ้นจากการป้อนกลับแบบบวกของวงจรกรองผ่านทุกความถี่หลายๆ ชุดต่อต่อкасцепกันเป็นวงปิดร่วมกับวงจรขยายกระแส ซึ่งวงจรทั้งสองนี้ได้้นำค่าความต้านทาน ภายในของวงจร CCCII เข้ามาแทนตัวความต้านทานภายนอกจึงทำให้วงจรที่นำเสนอนี้มีข้อดีคือ มี โครงสร้างที่ไม่ซับซ้อน ใช้อุปกรณ์พาสซีฟน้อย และสามารถปรับค่าความถี่ได้ง่ายด้วยการปรับค่า กระแสไบอัสของวงจร CCCII และที่ต่างไปจากวงจรกำเนิดสัญญาณไซน์หลายเฟสแบบต่างๆ ที่มี การนำเสนอมาส่วนใหญ่คือ เป็นวงจรที่มีการทำงานในโหมดกระแส

สำหรับบทที่ 2 ได้กล่าวถึงหลักการทั่วไปสร้างวงจรกำเนิดสัญญาณไซน์เฟสเดียวที่ใช้การ ป้อนกลับแบบบวก และหลักการสร้างวงจรกำเนิดสัญญาณไซน์หลายเฟสจากวงจรกรองความถี่ ส่วนในบทที่ 3 ได้กล่าวถึง ที่มา และหลักการดำเนินงานพื้นฐานของวงจรสายพานกระแส รวมถึงการ วิเคราะห์ค่าความต้านทานภายในของวงจร CCCII

ในบทที่ 4 ได้กล่าวถึง การทำงานของวงจรกรองผ่านทุกความถี่และวงจรขยายกระแสที่ ประยุกต์ขึ้นจากวงจร CCCII ซึ่งเป็นวงจรที่ใช้สร้างเป็นวงจรกำเนิดสัญญาณไซน์หลายเฟส พร้อม ทั้งผลการเลียนแบบการทำงานของวงจรทั้งสองด้วยโปรแกรมคอมพิวเตอร์ และได้ยกตัวอย่าง วงจรกรองผ่านทุกความถี่ที่มีการชดเชยผลของอุณหภูมิขึ้น ซึ่งผลการเลียนแบบการทำงานก็ได้ แสดงให้เห็นว่าสามารถลดอิทธิพลของอุณหภูมิที่มีผลต่อการเลื่อนเฟสของวงจรกรองผ่านทุก ความถี่ลงไปได้ ดังนั้นจึงคาดว่าอิทธิพลของอุณหภูมิที่มีผลต่อวงจรกำเนิดสัญญาณไซน์หลายเฟส ที่นำเสนอนี้มีความเป็นไปได้ที่จะทำให้ลดลงได้ด้วย

และในบทที่ 5 ได้กล่าวถึงการสร้างวงจรกำเนิดสัญญาณไซน์หลายเฟสที่ปรับค่าได้ด้วยวิธี การอิเล็กทรอนิกส์ และการประยุกต์ใช้งาน ผลการเลียนแบบการทำงานของวงจรแสดงให้เห็นว่า วงจรสามารถสร้างสัญญาณไซน์ที่มีความต่างเฟสกับสัญญาณข้างเคียงได้เท่าๆกัน โดยมีจำนวนเฟส เริ่มต้นตั้งแต่ 3 เฟส ขึ้นไป และสามารถปรับค่าความถี่ได้ด้วยวิธีการอิเล็กทรอนิกส์ ซึ่งก็เป็นไปตาม วัตถุประสงค์ที่ตั้งไว้ อย่างไรก็ตามค่าความถี่ที่ได้จากการเลียนแบบการทำงานจะมีค่าคลาดเคลื่อนไป

บ้างทั้งนี้เนื่องจากค่าความต้านทานภายในของวงจร CCCII ที่ไม่แปรตามค่ากระแสไบอัสอย่างเชิงเส้นเมื่อค่ากระแสไบอัสมีค่าสูงๆ

ผลเบื้องต้นของการต่อวงจรกำเนิดสัญญาณไซน์หลายเฟสโดยการต่อวงจรบนโพโตบอร์ด ยืนยันได้ว่าวงจรมีการทำงานเป็นไปตามหลักการ สามารถให้กำเนิดสัญญาณไซน์ที่มีเฟสต่างๆ กันได้และแนวโน้มของความถี่ก็มีการเปลี่ยนแปลงไปตามค่ากระแสไบอัส ถึงแม้ว่าผลการทดลองที่ได้แสดงไว้ในวิทยานิพนธ์นี้จะมีค่าคลาดเคลื่อนไปจากค่าทฤษฎีบ้างเนื่องจากการต่อวงจรแบบแยกส่วน แต่อย่างไรก็ตามในการนำวงจรไปใช้งานค่าความถี่ที่ได้จะมีค่าใกล้เคียงกับค่าทางทฤษฎีได้มากยิ่งขึ้นเมื่อวงจรที่นำเสนอนี้ตั้งอยู่ในรูปของวงจรรวม ซึ่งจะลดปัญหาค่าตัวเก็บประจุแฝงที่เกิดในโพโตบอร์ดได้ อีกทั้งถ้าทรานซิสเตอร์ทุกตัวที่เลือกใช้มีค่าพารามิเตอร์ที่ใกล้เคียงกับค่าในอุคคติแล้วก็จะสามารถเพิ่มความแม่นยำในการทำงานได้อีกด้วย

สุดท้ายนี้ผู้เขียนหวังเป็นอย่างยิ่งว่าวิทยานิพนธ์ฉบับนี้จะเป็นประโยชน์และสามารถแนะแนวทางต่อผู้ที่สนใจในการศึกษาและพัฒนาวงจรกำเนิดสัญญาณไซน์หลายเฟสแบบใหม่ๆ ที่ทำงานในโหมดกระแสได้ โดยนำวงจรที่นำเสนอนี้ไปพัฒนาและประยุกต์ใช้งานในด้านต่างๆ ได้อย่างเหมาะสมต่อไป

## เอกสารอ้างอิง

- [1] Wilson B. “Recent developments in current conveyors and current mode circuits.”  
Proc.IEE vol. 137, pt.G, no.2, Apr.1990. pp. 63-77
- [2] Cauch, Leon W. **Digital and analog communication system.** Macmillan publishing  
company.1987
- [3] LEE, C.W. “An Analysis of polyphase envelop detection.” IEEETrans.  
Communication, August. 1973. pp. 967-969
- [4] Rabinovici R., Kaplan B.Z.and Yardeni D. “Fundamental topologies of three-phase LC  
resonators and their applications for oscillator.” Proc. IEE, vol. 140, pt.G, no.3,  
June.1993. pp. 148-154
- [5] Kaplan B.Z., Bachar S.T. “A versatile voltage controlled three phase oscillators.” Int.  
J. Electron. contr. Instrum, vol. IECI-26, 1979. pp. 192-195.
- [6] Kaplan B.Z., Bachar S.T. “A simple oscillator base on conservative model for  
generating three phase wavefrom.” Proc. IEEE, vol.67, no.10, Oct. 1988. pp.
- [7] Rahman A., Haque S.E. “A simple three phase variable –frequency oscillator.” Int. J.  
Electron., vol. 53, 1982. pp. 83-89.
- [8] Sturca D. “On the multiphase symmetrical active-R oscillator.” IEEE Trans. Circuits  
Sys. II.vol. 41, 1994. pp. 156-158
- [9] Abuelma’Atti M.T., Al-Qahtani M.A. “A new Current Controlled Multiphase  
Sinusoidal Oscillator Using Translinear Current Conveyor.” IEEE Trans.Circuit  
Syst.II , vol. 45, 1998. pp.881-885.
- [10] Wu D., Liu S., Hwang Y. and Wu Y. “Multiphase sinusoidal oscillator using the  
CFOA pole.” IEE Proc.vol. 142, no.1, Feb. 1988. pp.37-40
- [11] Khan I.A., Ahmed M.T. and Minhaj N. “Tunable OTA-based multiphase sinusoidal  
oscillator.” Int.J.Electron., vol 72, no.3, 1992. pp.443-450
- [12] Wu D., Liu S., Hwang Y. and Wu Y. “Multiphase sinusoidal oscillator using second  
generation current conveyor.” Int.J.Electron., vol 78, no.4, 1995. pp.645-651

- [13] Hou C.L., Shen B. "Second generation current conveyor base multiphase sinusoidal oscillator." *Int.J.Electron.*, vol 78, no.2, 1995. pp. 317-325
- [14] Abuelma'Atti M.T. "Active -R multiphase oscillator." *Proc.IEE* vol. 134, pt.G, no.6, Dec.1987. pp. 292-293
- [15] Gift S. "Multiphase sinusoidal oscillator using inverting mode operational amplifiers." *IEEE trans Instru.* , vol. 45, 1998. pp.986-991
- [16] Gift S. "Multiphase sinusoidal oscillator system using operational amplifier." *Int.J.Electron.*,vol 83, no.1,1997. pp. 61-67
- [17] Mikeal W.B.,Tu.S. "Continuous and switched-capacitor multiphase oscillators." *IEEE Trans. Circuit Syst.*, vol 31,1984. pp 280-293
- [18] Toumazou C., F.J. Lidgely and D.G. Haigh. **Analogue IC Design: the Current Mode Approach.** Peter Peregrinus Ltd. 1990
- [19] P.R. Gray and R.G. Meyer. **Analysis and Design of Analog Integrated Circuits.**Third Edition. John wiley & Son. 1977
- [20] Soliman A.M. "Theorems relating to port interchange in current mode CCII circuits." *Int.J.Electron.*, vol. 82, 1997. pp. 585-604
- [21] Smith K.C., Sedra A., "The current conveyor - A new circuit building block." *Proc. IEEE* vol. 56, 1968. pp. 1368-1369
- [22] Sedra A.S., Roberts G.W. , Gohh F. "The current conveyor: history progress and new result." *Proc.IEE* vol.137, pt.G, no.2, Apr.1990. pp. 78-87
- [23] Sedra A., Smith K.C., "Second -generation current conveyors and its application." *IEEE Trans. Circuit Theory*, vol. CT-17, 1970. pp.132-134
- [24] Sharif-Bakhtial M., Aronhime P. "A current conveyor realization using operational amplifiers." *Int.J.Electron.*, vol 45, no.3, 1978. pp.283-288
- [25] Huertas J.L., "Circuit implementation of current conveyor." *Electronic Letters*, vol.16, no.6, 1980. pp.225-226
- [26] Senani R., "Novel circuit implement of current conveyors using O.A. and an O.T.A." *Electronic Letters*, vol.16, no.1, 1998. pp.2-3
- [27] Fabre A., "Translinear current conveyor implementation." *Int.J.Electron.*,vol 59, no.5,1985. pp.619-623

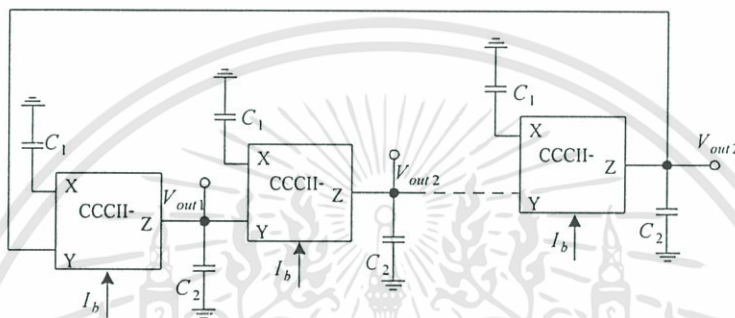
- [28] Fabre A. , Saaid O.,Wiest F. and Boucheron C. “High frequency applications base on a new current controlled conveyor.” IEEE Trans.Circuit Syst.I, vol. 43, 1996. pp. 82-91
- [29] Gilbert B., “Translinear circuit: a proposed classification. ” Electronic Letters, vol.11, no.1, 1974. pp.14-19
- [30] Kiranon W.,Loescharataramdee C.,Kiatwarin N., and Wardkien P., “Electronically controoled negative resistance base on translinear circuit.” Proc.IEEE-ISPACS, Phuket,thailand,December,1999.pp645-648
- [31] Fray D.R. “Log domain filter :an approach to current mode” Proc.IEE vol. 140, pt.G, no.6, Apr.1993. pp. 406-416
- [32] วิวัฒน์ กิรานนท์ ปราโมทย์ วาดเขียน และ จริยา เลิศจรุสร่วมดี. “วงจร 4-Phase Envelop Dectetor.” การประชุมวิชาการวิศวกรรมไฟฟ้า,ปีที่ 12, พฤศจิกายน 2532.หน้า 142-151
- [33] แสงระวี ตั้งกุลบริบูรณ์ อนูรี หล่อสวัสดิศิริ วิชา แสงพิสิทธิ์ และ วลัยลักษณ์ ประสงค์สุข “วงจรออสซิลเลเตอร์แบบหลายเฟสที่ปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์.” วิศวกรรมลาดกระบัง. ปีที่ 17 ฉบับที่ 1 มีนาคม 2543 หน้า 121-126
- [34] Wadsworth D.C. “Accurate current conveyor topology amd monolithic” Proc.IEE vol. 137, pt.G, no.2, Apr.1990. pp. 88-94
- [35] Sedra A., Smith K.C., **Microelectronic Circuit.** 4<sup>th</sup>Ed. NewYork. Oxford University Press.Inc 1998
- [36] Toumazou C.,Lidgey F.J. and Payne A., **Emerging Techniques For High Frequency BJT Amplifier Design.** Parchment Press Ltd. Oxford.
- [37] Seevinck E., **Analysis And Synthesis of Translinear Integrated Circuit.** Elsever Science publisers B.V. 1988.

## ภาคผนวก ก

## วงจรกำเนิดสัญญาณไซน์หลายเฟสบางวงจรที่มีการนำเสนอ

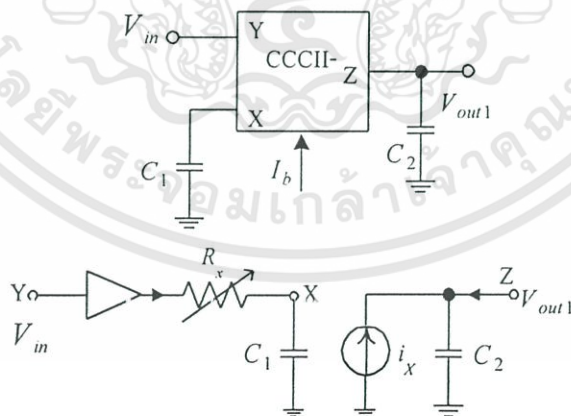
## ก.1 วงจรกำเนิดสัญญาณไซน์หลายเฟสที่เสนอโดย Abuelma[9]

วงจรกำเนิดสัญญาณไซน์หลายเฟสที่เสนอโดย Abuelma [9] แสดงดังรูปที่ ก.1 เป็นวงจรที่สร้างขึ้นโดยการนำวงจรสายพานกระแสรุ่นที่สองที่ควบคุมได้ด้วยกระแสเข้ามาประยุกต์ใช้งาน



รูปที่ ก.1 วงจรกำเนิดสัญญาณไซน์หลายเฟสที่เสนอโดย Abuelma [9]

ออกแบบให้ใช้ค่าความต้านทานภายในของวงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแสต่อร่วมกับตัวเก็บประจุที่ต่อลงกราวด์ จึงทำให้สามารถควบคุมค่าความถี่ได้ในเชิงอิเล็กทรอนิกส์



รูปที่ ก.2 วงจรส่วนย่อยของวงจรกำหนดความถี่

เมื่อวิเคราะห์วงจรส่วนย่อยที่ใช้ประกอบในวงจรกำหนดความถี่ตามรูปที่ ก.2 ได้ทราบเพื่อร ฟังก์ชันของวงจรดังกล่าวเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{V_{out}}{V_{in}} = \frac{-C_1}{C_2} \left( \frac{2I_O}{sC_1V_T + 2I_O} \right) \quad (ก.1)$$

พบว่าทรานเฟอร์ฟังก์ชันดังกล่าว เป็นทรานเฟอร์ฟังก์ชันของวงจรกรองความถี่ต่ำผ่านที่ทำงานในโหมดแรงดัน นอกจากนี้แล้วเมื่อดำเนินการหาค่าความถี่ของการออสซิลเลตและเงื่อนไขของการออสซิลเลตของวงจรจะได้ดังตารางที่ ก.1

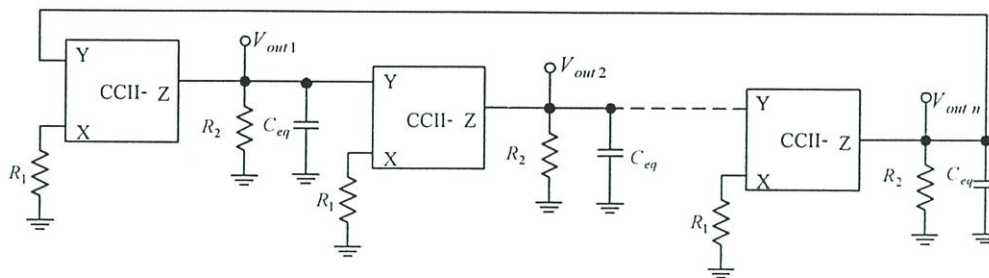
ตารางที่ ก.1 แสดงความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่ของการออสซิลเลต ของวงจรตามรูปที่ ก.1

จำนวนเฟส	เงื่อนไขการออสซิลเลต	ความถี่ของการออสซิลเลต
3	$\alpha\beta C_1 = 2C_2$	$1.732/C_1R_1$
4	$\alpha\beta C_1 = 1.237C_2$	$1/C_1R_1$
5	$\alpha\beta C_1 = 1.237C_2$	$0.728/C_1R_1$
6	$\alpha\beta C_1 = 1.154C_2$	$0.577/C_1R_1$
7	$\alpha\beta C_1 = 1.11C_2$	$0.428/C_1R_1$
8	$\alpha\beta C_1 = 1.082C_2$	$0.414/C_1R_1$
9	$\alpha\beta C_1 = 1.063C_2$	$0.364/C_1R_1$

ถึงแม้ว่าวงจรดังกล่าวจะออกแบบให้มีคุณสมบัติปรับค่าความถี่ของการออสซิลเลตได้โดยไม่มีผลกระทบต่อเงื่อนไขของการออสซิลเลต แต่อย่างไรก็ตามเงื่อนไขการออสซิลเลตของวงจรดังกล่าวยังคงขึ้นอยู่กับอัตราส่วนของตัวเก็บประจุ  $C_2/C_1$  ซึ่งค่อนข้างไม่สะดวกเมื่อนำมาใช้งานในทางปฏิบัติ

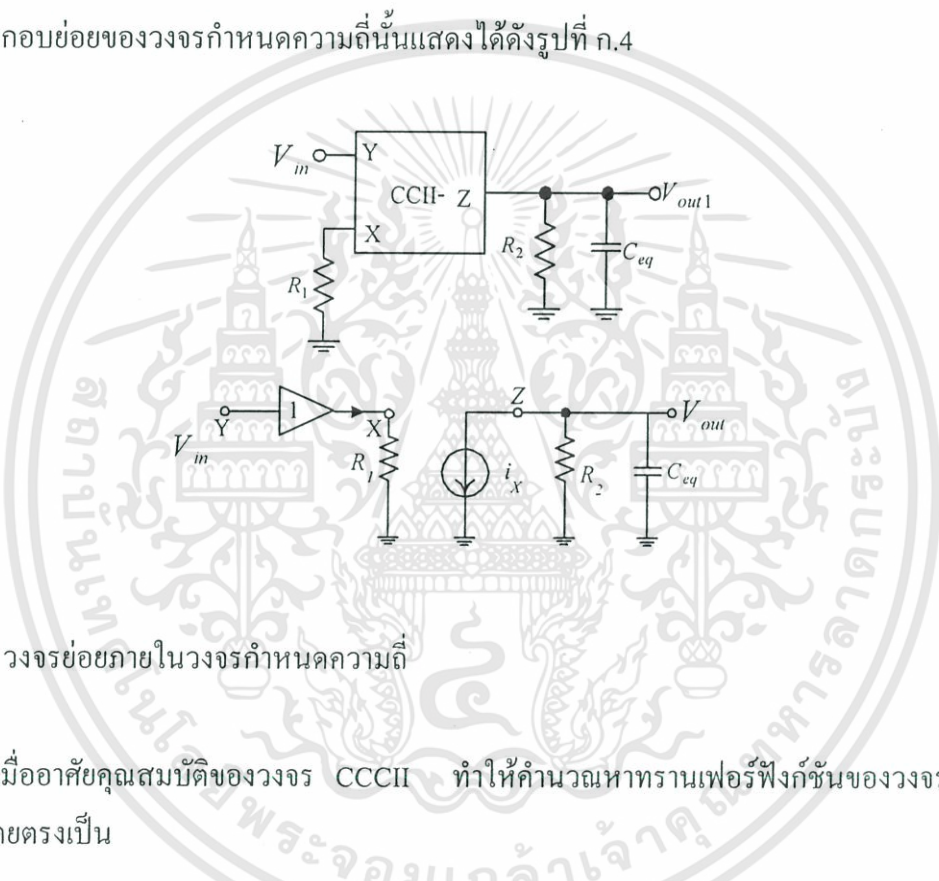
## ก.2 วงจรกำเนิดสัญญาณไซน์หลายเฟสที่เสนอโดย D.S. Wo [12]

วงจรกำเนิดสัญญาณไซน์หลายเฟสที่เสนอโดย D.S. Wo [12] เป็นวงจรที่สร้างขึ้นโดยการนำวงจรสายพานกระแสร่นที่สองต่อร่วมกับตัวความต้านทานและตัวเก็บประจุดังรูปที่ ก.3



รูปที่ ก.3 แสดงวงจรกำเนิดสัญญาณไซน์หลายเฟสที่เสนอโดย D.S. Wo [12]

องค์ประกอบย่อยของวงจรกำหนดความถี่นั้นแสดงได้ดังรูปที่ ก.4



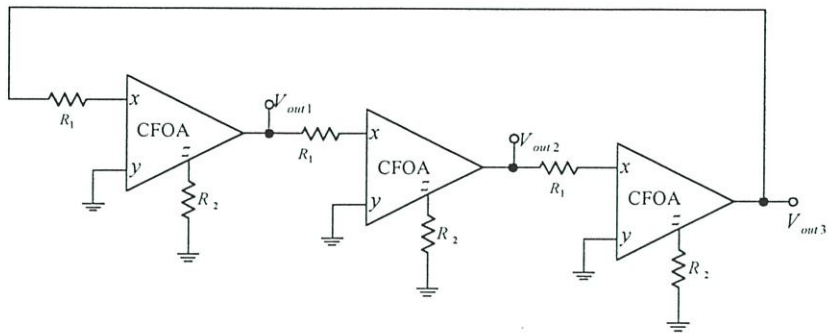
รูปที่ ก.4 วงจรย่อยภายในวงจรกำหนดความถี่

เมื่ออาศัยคุณสมบัติของวงจร CCCII ทำให้คำนวณหาทรานเฟอร์ฟังก์ชันของวงจรส่วนย่อยได้โดยตรงเป็น

$$\frac{V_{out}}{V_{in}} = -\frac{R_2}{R_1} \left( \frac{1}{sC_{eq}R_2 + 1} \right) \tag{ก.2}$$

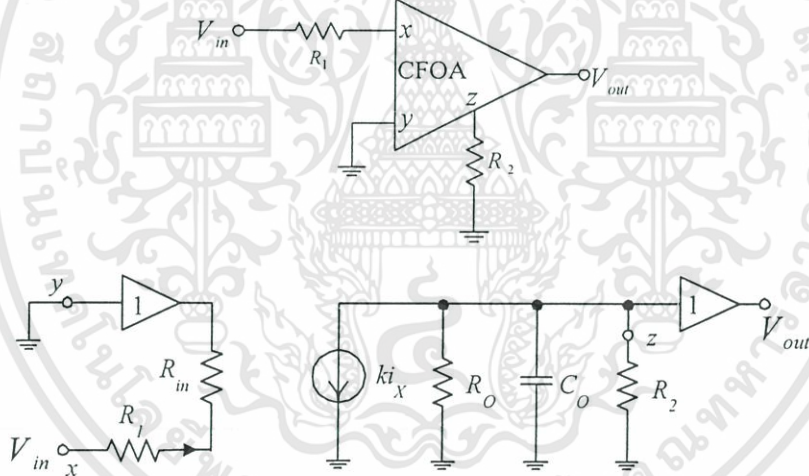
จะเห็นได้ว่าวงจรดังกล่าวเป็นวงจรที่ทำงานในโหมดแรงดัน อีกทั้งยังขาดคุณสมบัติการปรับค่าความถี่ได้ด้วยวิธีการอิเล็กทรอนิกส์

นอกจากนี้แล้ววงจรกำเนิดสัญญาณไซน์หลายเฟสที่เสนอโดย D.S.Wo ในอีกรูปแบบหนึ่งแสดงได้ดังรูปที่ ก.5



รูปที่ ก.5 วงจรกำเนิดสัญญาณไซน์หลายเฟสที่สร้างขึ้นจาก CFOA [10]

วงจรรย่อยของวงจรถ้าหนดความถี่ดังกล่าวสร้างขึ้นจากวงจรถอเรนพีคแบคทีค(current feedback operation amplifier :CFOA) ต่อร่วมกับตัวความต้านทานภายนอก 2 ตัว และอาศัยอิมพีแดนซ์แฝงของตัวความต้านทาน  $R_2$  ที่ขนานกับตัวเก็บประจุ  $C_0$  ที่เกิดขึ้นภายในพอร์ต Z ดังแสดงในรูปที่ ก.6



รูปที่ ก.6 วงจรรย่อยของวงจรถ้าหนดความถี่

เมื่อวิเคราะห์หาความสัมพันธ์ของแรงดันอินพุตและเอาต์พุตได้ดังนี้

$$\frac{V_{out}}{V_{in}} = -\frac{R_b}{R_a} \left( \frac{1}{sC_o R_b + 1} \right) \quad (\text{ก.3})$$

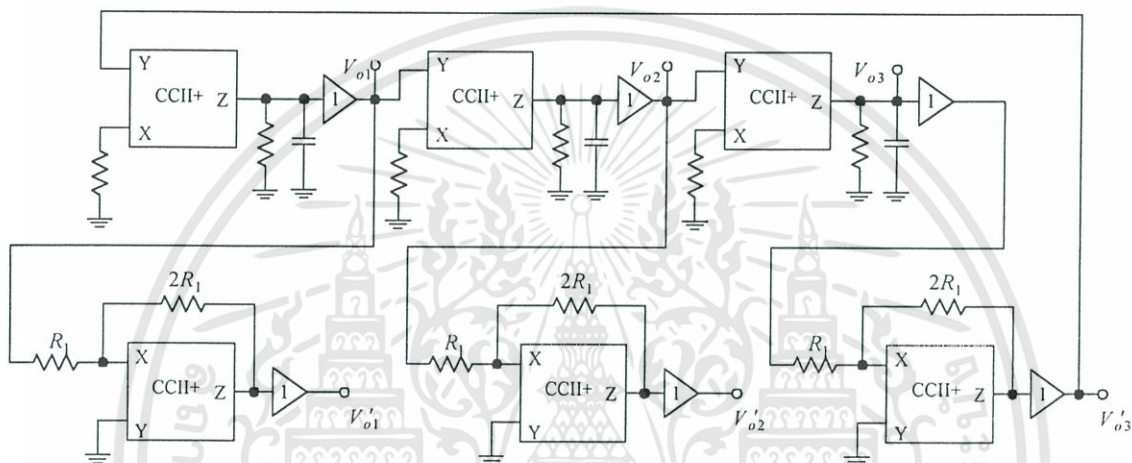
โดยที่  $R_b = R_2 // R_o$  และ  $R_a = R_1 + R_{in}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นว่าทรานเฟอร์ฟังก์ชันดังกล่าวเป็นทรานเฟอร์ฟังก์ชันของวงจรกรองความถี่ต่ำผ่านใน โหมดแรงดัน อีกทั้งการปรับค่าความถี่ของการออสซิลเลตทำได้โดยการปรับค่าความต้านทานภายนอกจึงค่อนข้างไม่สะดวกในการใช้งาน

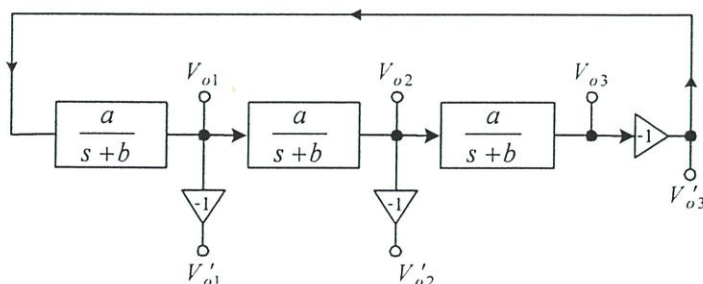
### ก.3 วงจรกำเนิดสัญญาณไซน์หลายเฟสที่เสนอโดย Hou[13]

จากข้อดีของวงจรสายพานกระแสรุ่นที่สองมีข้อได้เปรียบเหนือกว่าออปแอมป์[18]ทำให้ Hou เสนอวงจรกำเนิดสัญญาณไซน์หลายเฟสขึ้น โดยใช้อุปกรณ์ CCII ต่อร่วมกับตัวเก็บประจุดังรูปที่ ก.7



รูปที่ ก.7 วงจรกำเนิดสัญญาณไซน์หลายเฟสที่เสนอโดย Hou [13]

วงจรถ่ายสัญญาณไซน์หลายเฟสดังกล่าวมีโครงสร้างตามรูปที่ ก.8 คือใช้วงจรกรองความถี่ต่ำผ่านหลายๆชุดต่อคาบเสกกัน เช่นกันกับวงจรถ่ายสัญญาณไซน์หลายเฟสแบบต่างๆที่มีการนำเสนอ แต่วงจรถ่ายสัญญาณไซน์ดังกล่าวต่างกับวงจรต่างกับวงจรถ่ายสัญญาณไซน์แบบอื่นๆตรงวิธีการเพิ่มจำนวนเฟสใช้วิธีการนำสัญญาณเอาต์พุตที่ได้แต่ละจุดของวงจรกรองความถี่ต่ำผ่านมาผ่านเข้าวงจรขยายแบบกลับเฟสซึ่งจะได้จำนวนเฟสของสัญญาณเพิ่มขึ้นเป็น  $2n$  เฟส



รูปที่ ก.8 โครงสร้างของวงจรถ่ายสัญญาณไซน์หลายเฟส [13]

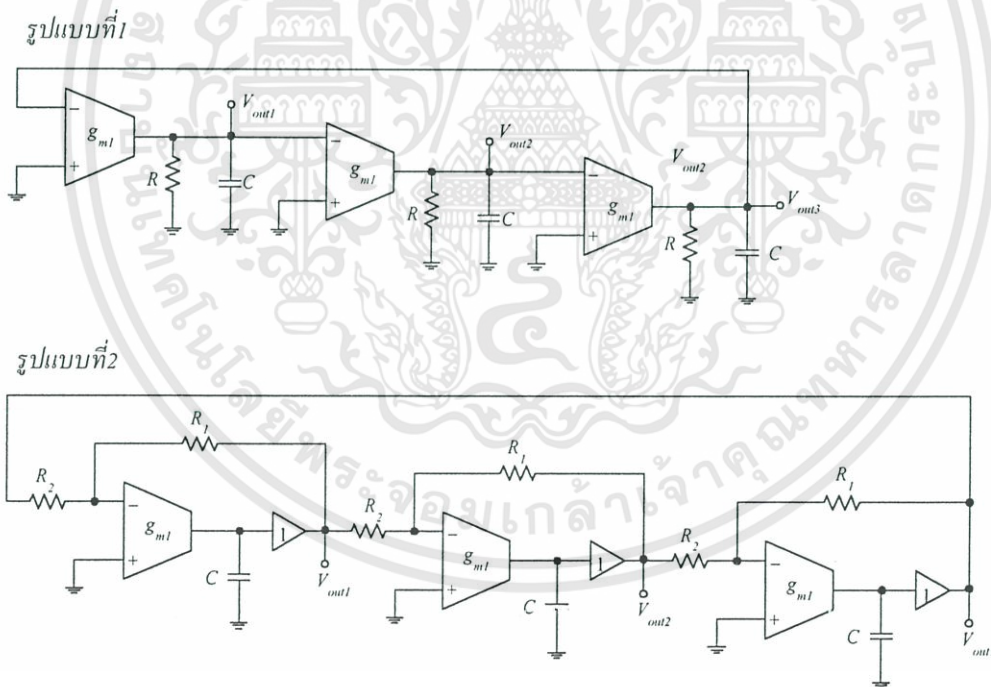
เอกสารนี้เป็นเอกสารทูลงวันเวลาสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แต่อย่างไรก็ตามวงจรถ่ายโอนสัญญาณไชน์ดังกล่าวเป็นวงจรที่ทำงานในโหมดแรงดันและจำเป็นต้องต่อวงจรบัฟเฟอร์ที่ภาคเอาต์พุตทุกชุด ทำให้วงจรถ่ายโอนดังกล่าวใช้อุปกรณ์จำนวนมาก พร้อมทั้งวงจรถ่ายโอนสัญญาณไชน์หลายเฟสดังกล่าวยังไม่สามารถปรับค่าความถี่ได้ด้วยวิธีการอิเล็กทรอนิกส์จึงค่อนข้างลำบากในการใช้งาน

#### ก.4 วงจรถ่ายโอนสัญญาณไชน์หลายเฟสที่เสนอโดย Khan[11]

วงจรถ่ายโอนสัญญาณไชน์หลายเฟสที่เสนอโดย Khan [11] เป็นวงจรที่สร้างขึ้นจากวงจรถ่ายโอนโอทีเอ(Operational transconductance amplifier:OTA) ซึ่ง Khan เสนอวงจรถ่ายโอนสัญญาณไชน์หลายเฟสขึ้น 2 รูปแบบ ดังรูปที่ ก.9

ถึงแม้ว่าวงจรถ่ายโอนสัญญาณไชน์หลายเฟสสามารถปรับค่าความถี่ได้โดยการปรับค่ากระแสไบอัสที่ใช้ควบคุมค่าทรานส์คอนดักแตนซ์ของวงจรถ่ายโอนโอทีเอ แต่อย่างไรก็ตามวงจรถ่ายโอนสัญญาณไชน์หลายเฟสดังกล่าวสร้างขึ้นจากวงจรถ่ายโอนความถี่ต่ำผ่านและมีการทำงานในโหมดแรงดัน อีกทั้งวงจรถ่ายโอนสัญญาณไชน์หลายเฟสดังกล่าวยังมีผลกระทบต่ออูณหภูมิเข้ามาเกี่ยวข้องด้วยเนื่องจากเป็นข้อจำกัดของตัวโอทีเอเอง

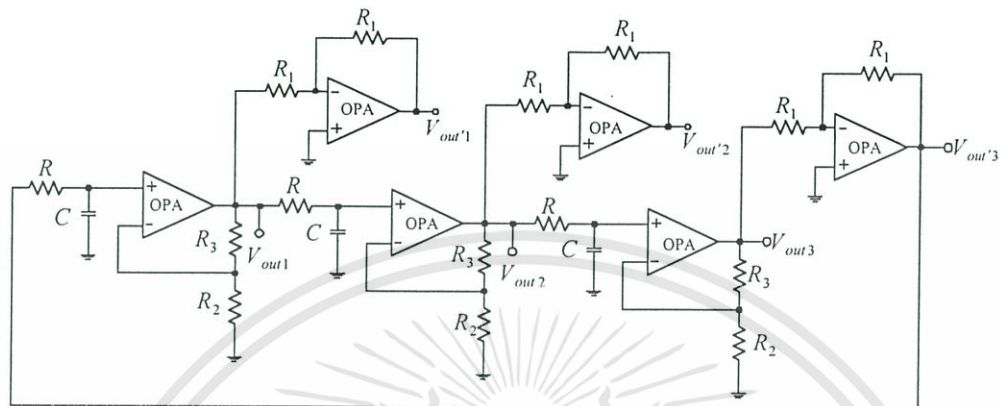


รูปที่ ก.9 วงจรถ่ายโอนสัญญาณไชน์หลายเฟสที่เสนอโดยKhan [11]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### ก.5 วงจรกำเนิดสัญญาณไซน์หลายเฟสที่เสนอโดย Gift [16]

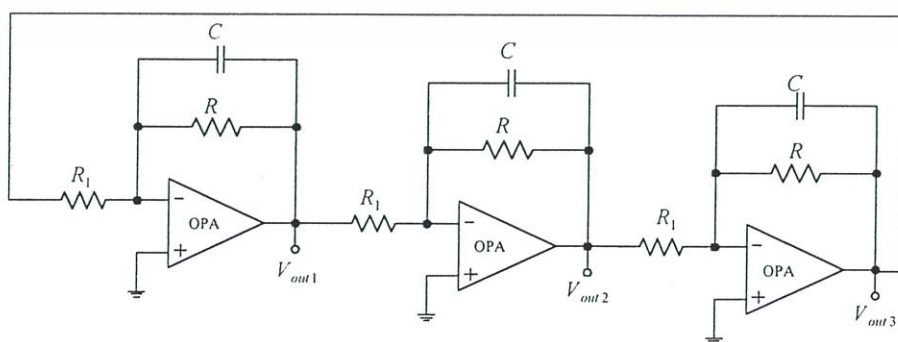
วงจรกำเนิดสัญญาณไซน์หลายเฟสที่เสนอโดย Gift [16] สร้างขึ้น โดยการนำเอาออปแอมป์ซึ่งเป็นอุปกรณ์แอกทีฟชนิดหนึ่งมาต่อร่วมกับตัวความต้านทานและตัวเก็บประจุ ดังรูปที่ ก.10



รูปที่ ก.10 วงจรกำเนิดสัญญาณไซน์หลายเฟสที่เสนอโดย Gift [16]

โครงสร้างของวงจรดังกล่าวใช้วงจรกรองความถี่ต่ำผ่านหลายๆชุดต่อภาคเคลื่อนกันเพื่อทำหน้าที่เป็นวงจรกำหนดความถี่และส่งสัญญาณเอาต์พุตบางส่วนมาผ่านเข้าวงจรขยายแบบลบเพื่อเป็นการเพิ่มจำนวนเฟส วงจรกรองความถี่ต่ำผ่านแต่ละชุดจะใช้ตัวเก็บประจุจำนวนหนึ่งตัวต่อลงกราวด์ และใช้ตัวความต้านทานภายนอกถึงสามตัวด้วยกัน ซึ่งนับว่าเป็นการใช้อุปกรณ์ที่ค่อนข้างมาก ต่อมาไม่นาน Gift ได้เสนอวงจรถูกกำเนิดสัญญาณไซน์หลายเฟสขึ้นอีก โดยลดความต้านทานในวงจรกรองความถี่ต่ำผ่านลงเหลือเพียงสองตัวต่อร่วมกับตัวเก็บประจุอีกหนึ่งตัว ซึ่งวงจรถูกกำเนิดสัญญาณไซน์หลายเฟสดังกล่าวแสดงได้ดังรูปที่ ก.11

ถึงอย่างไรก็ตามวงจรถูกกำเนิดสัญญาณไซน์ทั้งสองรูปแบบนั้นเป็นวงจรที่มีลักษณะการทำงานในโหมดแรงดันและวงจรมีขนาดคุณสมบัติการปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์ อีกทั้งวงจรดังกล่าวยังมีข้อจำกัดในเรื่องแบนด์วิดท์ ซึ่งเป็นข้อจำกัดของตัวออปแอมป์เอง



รูปที่ ก.11 วงจรกำเนิดสัญญาณไซน์หลายเฟสที่เสนอโดย Gift [15] ในอีกรูปแบบหนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

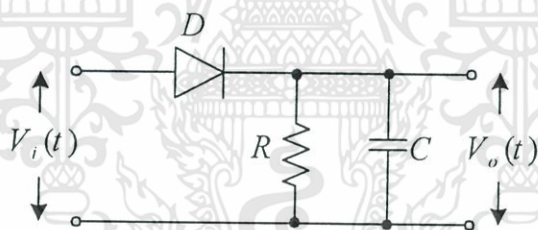
## ภาคผนวก ข

## ตัวอย่างการประยุกต์ใช้งาน

ในหัวข้อนี้จะขอนำเสนอถึงตัวอย่างการประยุกต์ใช้งานวงจรกำเนิดสัญญาณไซน์หลายเฟสเพื่อการดีเทกต์สัญญาณเอเอ็มตามหลักการของ Lee [3] โดยมีรายละเอียดของที่มา และวิธีการดังต่อไปนี้

โดยทั่วไปแล้วในระบบวิทยุกระจายเสียงแบบเอเอ็ม ใช้วงจรดีเทกต์กรอบสัญญาณ (envelop detector) ในการกึ่งนำสัญญาณข่าวสารกลับคืนมา แต่วงจรดีเทกต์กรอบสัญญาณมีข้อจำกัดคือ เมื่อสัญญาณข้อมูลถูกลมอดูเลตกับสัญญาณคลื่นพาห้ที่มีความถี่ต่ำใกล้เคียงกับความถี่ของสัญญาณข่าวสารนั้นจะทำให้เกิดความเพี้ยนของสัญญาณข่าวสารที่ดีเทกต์ได้ [3,32] Lee จึงได้นำเสนอการดีเทกต์สัญญาณเอเอ็มจากวงจรดีเทกต์กรอบสัญญาณ โดยการเพิ่มสัญญาณคลื่นพาห้ที่มีความต่างเฟสกันหลายๆเฟส เข้ามาเสริมกับคลื่นพาห้ตัวเดิม เพื่อแก้ไขจุดบกพร่องในการดีเทกต์สัญญาณเอเอ็มในกรณีที่ความถี่ของสัญญาณคลื่นพาห้ใกล้เคียงกับความถี่ของสัญญาณข่าวสาร

วงจรดีเทกต์กรอบสัญญาณเป็นวงจรที่ให้สัญญาณเอาต์พุตเป็นไปตามแนวทางการเคลื่อนที่ของสัญญาณอินพุต ซึ่งเป็นวงจรที่มีโครงสร้างที่ง่ายดังแสดงในรูปที่ ข.1



รูปที่ ข.1 วงจรดีเทกต์กรอบสัญญาณ

ซึ่งเงื่อนไขที่ใช้ในการเลือกค่า  $R$  และ  $C$  ที่เหมาะสมคือ

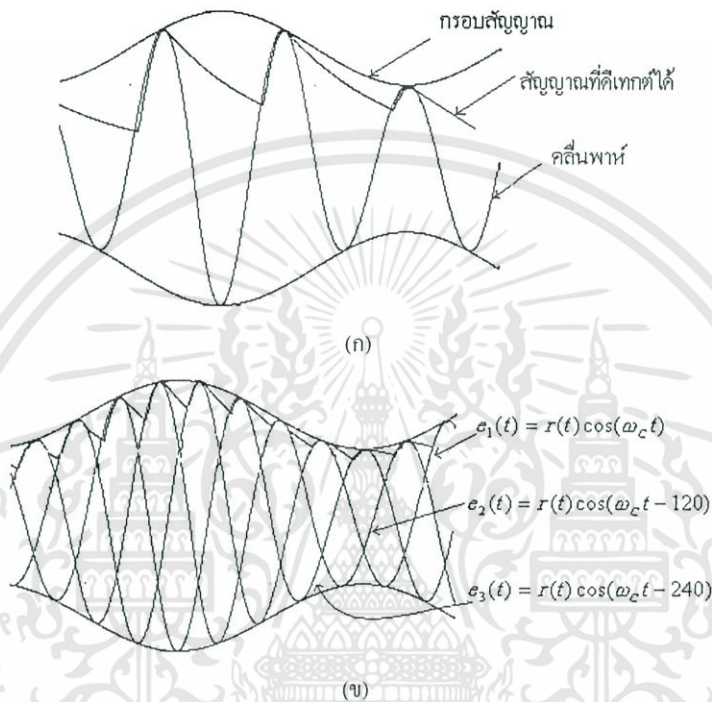
$$\frac{1}{f_c} \ll RC \ll \frac{1}{f_m} \quad (\text{ข.1})$$

โดยที่  $f_c$  : ความถี่ของสัญญาณคลื่นพาห้

$f_m$  : คือความถี่สูงสุดของสัญญาณข่าวสารที่ใช้มอดูเลต

ซึ่งจากสมการที่ (ข.1) นั้นแสดงให้เห็นว่าการตีเทกต์กรอบสัญญาณจะทำได้ดีนั้น อัตราส่วนของความถี่คลื่นพาห้ต่อความถี่สูงสุดของข่าวสารจะต้องมีค่ามากกว่าหนึ่งมากๆ

$$\frac{f_c}{f_m} \gg 1 \quad (\text{ข.2})$$



รูปที่ ข.2 ประกอบการอธิบายวงจรตีเทกต์กรอบสัญญาณ

แต่ในกรณีที่อัตราส่วนดังกล่าวมีค่าไม่มากนัก ความผิดเพี้ยนของสัญญาณข่าวสารที่ถูกลบมาได้จะเกิดขึ้นมาก ดังแสดงในรูปที่ ข.2 (ก) ซึ่ง Lee ได้เสนอวิธีการแก้ไขความผิดเพี้ยนนี้ โดยการเพิ่มจำนวนสัญญาณเอเอ็มขึ้น โดยใช้คลื่นพาห้หลายเฟสที่ดีที่จะเสริมกรอบสัญญาณเอเอ็มเดิมดังเช่นที่แสดงในรูปที่ ข.2(ข) Lee ได้แสดงให้เห็นว่าการเพิ่มสัญญาณเอเอ็มตามวิธีการดังกล่าวนี้เปรียบเสมือนการเพิ่มความถี่ของสัญญาณคลื่นพาห้ที่ใช้ในการมอดูเลตสัญญาณ กล่าวคือถ้าใช้คลื่นพาห้ความถี่  $\omega_c$  ที่มีความต่างเฟสกัน  $n$  เฟส แล้วก็จะมีผลเท่ากับการตีเทกต์สัญญาณที่มอดูเลตจากคลื่นพาห้ความถี่  $n\omega_c$  ดังนั้นเงื่อนไขในการเลือกค่า  $RC$  ตามสมการที่ (ข.1) จึงเปลี่ยนมาเป็น

$$\frac{1}{nf_c} \ll RC \ll \frac{1}{f_m}$$

หรือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{nf_c}{f_m} \gg 1 \tag{ข.3}$$

วิธีการที่ทำให้สัญญาณคลื่นพหุมีเฟสเป็นสัดส่วนที่เสริมกันนั้น ทำได้โดยการนำวงจรกำเนิดสัญญาณไซน์หลายๆเฟสมาใช้ในการสร้างสัญญาณคลื่นพหุและอาศัยวงจรแปลงความถี่เพื่อทำให้เกิดเป็นสัญญาณเอเอ็มที่มีเฟสของสัญญาณคลื่นพหุต่างๆกัน ตามมีโครงประกอบดังแสดงในรูปที่ ข.3

ถ้าให้สัญญาณที่เอเอ็มที่รับเข้ามาได้มีสมการเป็น

$$e_A(t) = r(t) \cos(\omega_c t) \tag{ข.4}$$

โดยที่

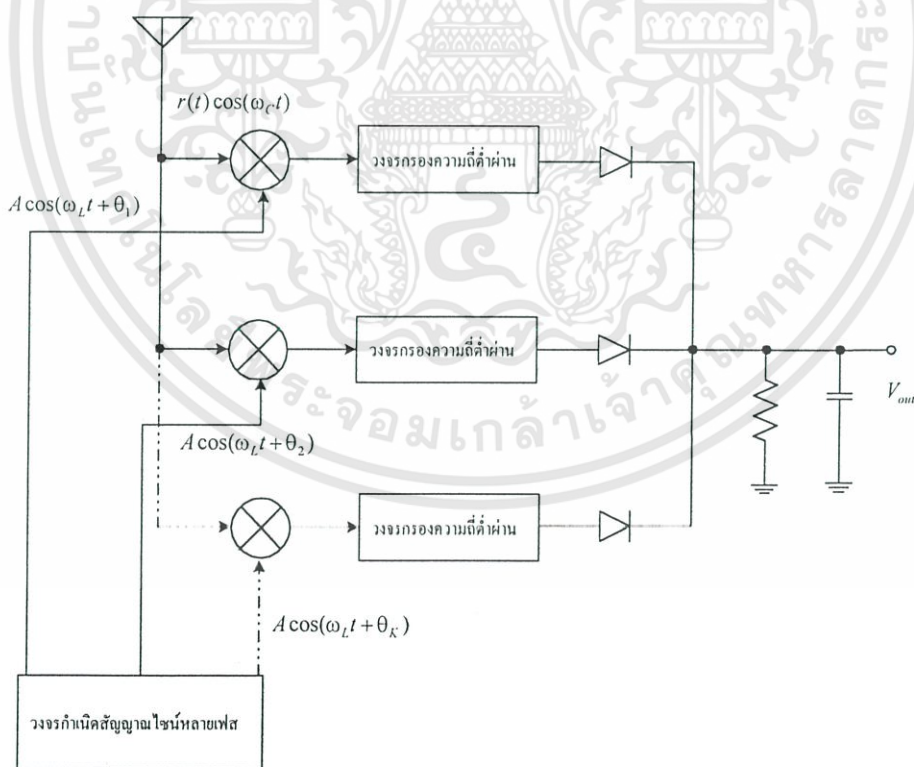
$$r(t) = a[1 + ms(t)]$$

เมื่อ

$s(t)$  : สัญญาณข่าวสาร

$a$  : แอมพลิจูดของสัญญาณคลื่นพหุ

$m$  : ดัชนีการมอดูเลตแอมพลิจูด(amplitude modulation index)



รูปที่ ข.3 ระบบการดีเทกต์สัญญาณเอเอ็ม โดยการประยุกต์ใช้วงจรกำเนิดสัญญาณไซน์หลายเฟส

กำหนดให้สัญญาณไซน์ชนิด  $n$  เฟสคือ

$$x_k(t) = A \cos(\omega_L t + \theta_k) \quad (\text{ข.5})$$

$$\theta_k = \frac{360k}{n} \quad \text{เมื่อ } k = 1, 2, 3, \dots, n$$

โดยใช้วงจรแปลงความถี่ที่ทำงานด้วยหลักการเฮเทอโรไดน์ (heterodyne) สัญญาณเอาต์พุตที่ได้จะมีค่า

$$y_k(t) = r(t) \cos(\omega_C t) A \cos(\omega_L t + \theta_k) \quad k = 1, 2, 3, \dots, n$$

$$y_k(t) = \frac{Ar(t)}{2} [\cos\{(\omega_C + \omega_L)t - \theta_k\} + \cos\{(\omega_C - \omega_L)t + \theta_k\}] \quad (\text{ข.6})$$

เมื่อใช้วงจรกรองความถี่ผ่านแถบความถี่  $\omega_C - \omega_L$  กรองสัญญาณตามสมการที่ (ข.6) ก็จะได้สัญญาณเอาต์พุต  $z_k(t)$  ดังนี้

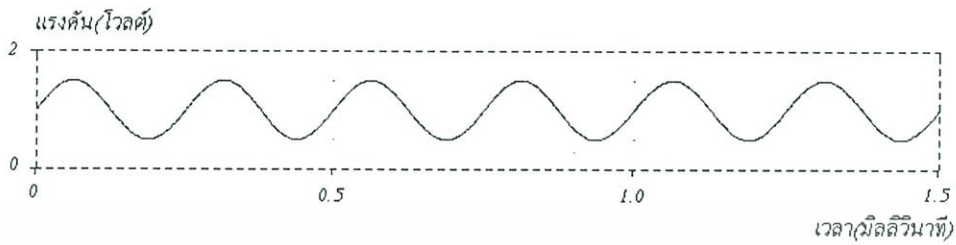
$$z_k(t) = \frac{Ar(t)}{2} \{\cos(\omega_C - \omega_L)t + \theta_k\} \quad (\text{ข.7})$$

จะเห็นว่าสัญญาณเอเอ็มตามสมการที่ (ข.7) เป็นสัญญาณเอเอ็มที่เกิดจากการมอดูเลตกับสัญญาณข่าวสารตัวเดิมที่มีเฟสของสัญญาณคลื่นพาห้มีการเปลี่ยนแปลงไปตามเฟสของสัญญาณไซน์ที่ได้จากวงจรออสซิลเลเตอร์แบบหลายเฟส ซึ่งถ้านำสัญญาณดังกล่าวที่มารวมแล้วผ่านเข้าวงจรดีเทกต์กรอปสัญญาณก็จะทำให้ได้สัญญาณข่าวสารกลับคืนมาได้

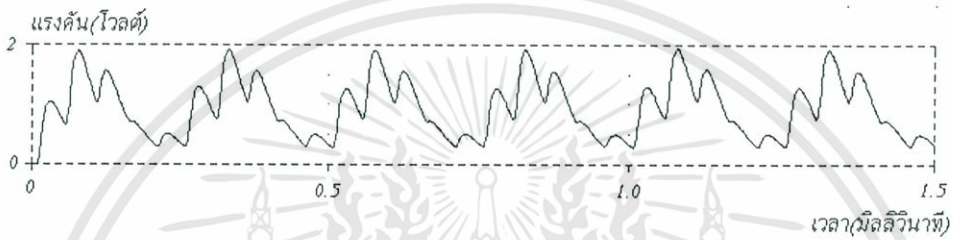
การดีเทกต์สัญญาณเอเอ็มตามวิธีการดังกล่าวนี้สามารถที่จะกู้สัญญาณข่าวสารกลับคืนมาได้ใกล้เคียงกับสัญญาณข่าวสารที่ใช้ในการมอดูเลตได้มากกว่าการใช้วิธีการดีเทกต์กรอปสัญญาณแบบทั่วไป ผลการลองเลียนแบบการทำงานของวงจร 3 เฟสดีเทกเตอร์โดยใช้โปรแกรมคอมพิวเตอร์ กำหนดให้สัญญาณข่าวสารเป็นสัญญาณไซน์ความถี่ 4 กิโลเฮิร์ตซ์ ซึ่งได้ผลการเลียนแบบดังรูปที่ ข.4

จะพบว่าสัญญาณข่าวสารที่ได้จากวงจรดีเทกต์สัญญาณแบบหลายเฟสนั้นเป็นสัญญาณที่มีความผิดเพี้ยนน้อยกว่าสัญญาณข่าวสารที่ได้จากวงจรดีเทกต์กรอปสัญญาณแบบทั่วไป แต่อย่างไรก็ตามสัญญาณตามรูปที่ ข.4(ค) นั้นยังมีองค์ประกอบของสัญญาณความถี่สูงอยู่ แต่สัญญาณข่าวสารดังกล่าวสามารถที่จะทำให้ลดน้อยลงได้โดยการนำสัญญาณไปผ่านเข้าวงจรกรองความถี่ต่ำผ่านอีก

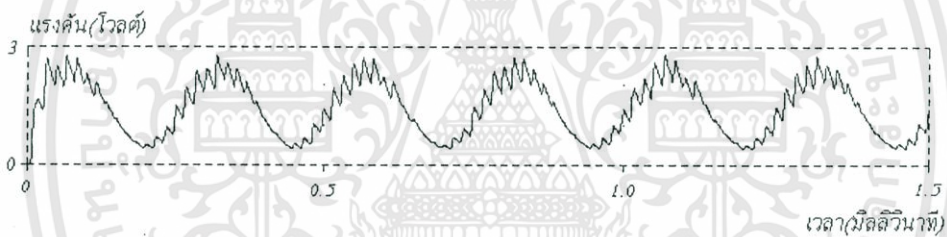
ครั้งซึ่งก็จะทำให้ได้สัญญาณข่าวสารที่มีลักษณะที่ใกล้เคียงกับสัญญาณข่าวสารที่ใช้มอดูเลตมากยิ่งขึ้น ดังรูปที่ ข.4(ง)



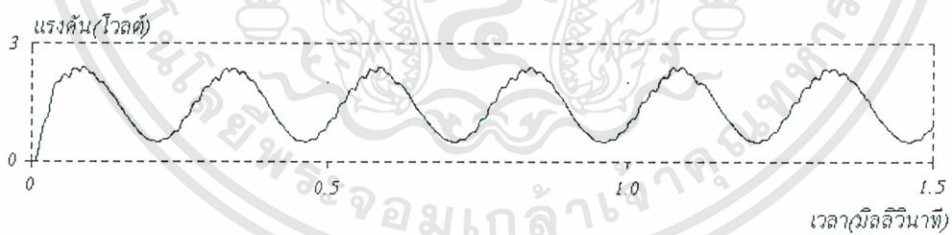
(ก) สัญญาณรูปไซน์ที่ใช้มอดูเลต



(ข) สัญญาณที่ได้จากดีเทกต์เซอร์รูด



(ค) สัญญาณที่ได้จาก 3 เฟสดีเทกเตอร์



(ง) สัญญาณจาก 3 เฟสดีเทกเตอร์ที่กรองความถี่สูงออก

รูปที่ ข.4 รูปคลื่นๆที่ได้จากการเลียนแบบการทำงาน เมื่อ  $\omega_c : \omega_m = 5$

จากผลการเลียนแบบการทำงานดังกล่าวได้แสดงให้เห็นว่าวงจรกำเนิดสัญญาณไซน์หลายเฟสสามารถนำมาประยุกต์ใช้ในการดีเทกต์สัญญาณเอเอ็มได้ ซึ่งวิธีการนี้สามารถลดความผิดเพี้ยนของสัญญาณข่าวสารที่กู้กลับมาได้ในกรณีที่อัตราส่วนของความถี่คลื่นพาห์ต่อความถี่ข่าวสารมีค่าต่ำๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

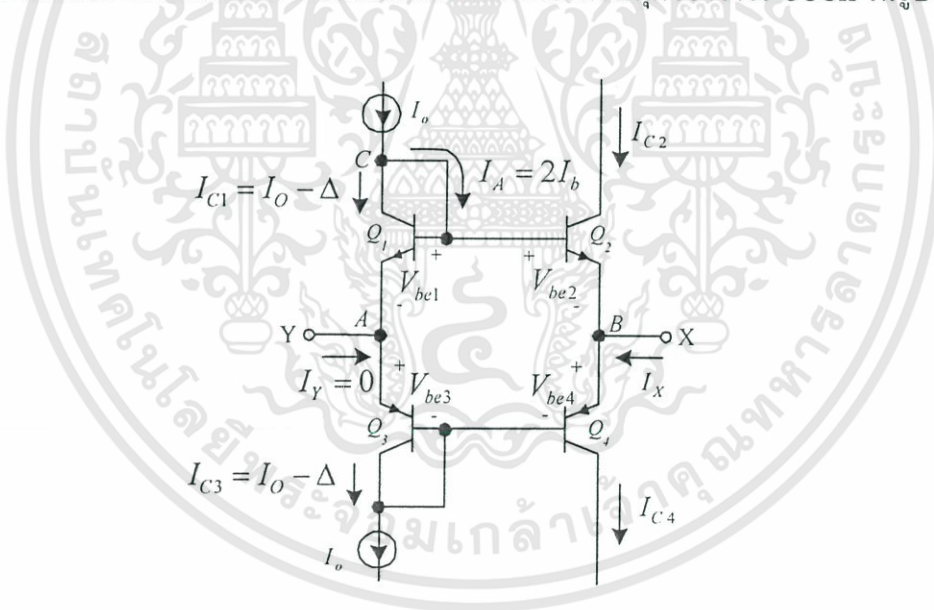
## ภาคผนวก ค

## ผลกระทบของค่าความต้านทานภายในของวงจร CCCII

เมื่อค่า  $\beta$  ของทรานซิสเตอร์มีค่าลดลง

จากการวิเคราะห์ค่าความต้านทานภายในของวงจร CCCII ในหัวข้อ 3.7.2 จะเห็นได้ว่าค่าความต้านทานภายในแฝงที่เกิดขึ้นที่พอร์ต X นั้นมีค่าเท่ากับ  $V_T / 2I_O$  ได้เมื่อกำหนดเงื่อนไขให้ค่าอัตราขยายกระแสไฟตรง ( $\beta$ ) ของทรานซิสเตอร์มีค่ามากๆ เพื่อที่จะประมาณค่ากระแส  $I_{C1} = I_O$  ได้และกำหนดให้มีค่าคงที่ไม่เปลี่ยนแปลงเมื่อค่ากระแสไบอัสของวงจร  $I_O$  มีค่าสูงๆ แต่ในทางปฏิบัติแล้วค่า  $\beta$  ของทรานซิสเตอร์จะมีค่าลดลงเมื่อค่ากระแสคอลเลกเตอร์ของทรานซิสเตอร์มีค่าสูงๆ [19] ดังนั้นในหัวข้อนี้ก็จะกล่าวถึงผลกระทบของค่าความต้านทานภายในของวงจร CCCII ที่เกิดขึ้นเมื่อค่า  $\beta$  ของทรานซิสเตอร์จะมีค่าลดลง ซึ่งมีรายละเอียดดังนี้

พิจารณาความสัมพันธ์ของกระแสและแรงดันที่พอร์ตอินพุตของวงจร CCCII ในรูปที่ ค.1



รูปที่ ค.1 ความสัมพันธ์ของกระแสและแรงดันที่พอร์ตอินพุตของวงจร CCCII

คิดผลรวมของกระแสที่โหนด C จะได้

$$\begin{aligned} I_O &= I_{C1} + I_A \\ &= I_{C1} + 2I_b \end{aligned} \quad (\text{ค.1})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่า  $I_b$  ด้วย  $I_{C1}/\beta$  ทำให้ได้

$$I_O = \left(1 + \frac{2}{\beta}\right) I_{C1} \quad (\text{ก.2})$$

จากสมการที่ 2 จะเห็นว่า ถ้าค่า  $\beta$  ของทรานซิสเตอร์มีค่าสูงๆจะทำให้ประมาณค่ากระแส  $I_{C1} = I_O$  ได้ แต่ในกรณีที่วงจร CCCII ถูกไบอัสให้มีค่า  $I_O$  สูงๆ จะทำให้กระแสคอลเล็กเตอร์ของทรานซิสเตอร์  $Q_1$  มีค่าสูงไปด้วย ซึ่งส่งผลให้ค่า  $\beta$  ของทรานซิสเตอร์ลดลงไปจากเดิม ดังนั้นจึงทำให้เกิดความคลาดเคลื่อนของกระแส  $I_{C1}$  และกระแส  $I_O$  ขึ้นโดยมีค่าดังนี้

$$\Delta = I_O - I_C \quad (\text{ก.3})$$

แทนค่า  $I_{C1}$  จากสมการที่ (ก.2) ลงในสมการที่ (ก.3) จะได้

$$\begin{aligned} \Delta &= I_O - \left(\frac{\beta}{\beta+2}\right) I_O \\ &= \left(\frac{2}{\beta+2}\right) I_O \end{aligned} \quad (\text{ก.4})$$

ค่าความคลาดเคลื่อนนี้จะถูกนำมาพิจารณาร่วมกับการวิเคราะห์ค่าความต้านทานภายในของวงจร CCCII ถ้ากำหนดให้ทรานซิสเตอร์  $Q_1$  และ  $Q_3$  มีความสมพียงกันและเกิดการลดลงของค่า  $\beta$  ที่เท่ากัน จึงทำให้ได้ค่ากระแส  $I_{C1}$  และ  $I_{C3}$  มีค่าที่เท่ากันดังนี้

$$I_{C1} = I_{C3} = I_O - \Delta \quad (\text{ก.5})$$

จากนั้นคิดผลรวมของกระแสที่โหนด B จะได้

$$I_X = I_{C4} - I_{C2} \quad (\text{ก.6})$$

แรงดันตกคร่อมระหว่างขาเบสและขาอีมีเตอร์ของทรานซิสเตอร์  $Q_2$  มีค่าเป็น

$$V_{BE2} = V_{BE1} - (V_X - V_Y) \quad (\text{ก.7})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากคุณสมบัติของไบโพลาร์ทรานซิสเตอร์จะได้ว่า

$$V_{BE1} = V_T \ln \left( \frac{I_O - \Delta}{I_S} \right) \quad (\text{ค.8})$$

แทนค่า สมการที่ (ค.8) ลงในสมการที่ (ค.7) จะได้

$$V_{BE2} = V_T \ln \left( \frac{I_O - \Delta}{I_S} \right) - V_{XY} \quad (\text{ค.9})$$

เมื่อ  $V_{XY} = V_X - V_Y$

จากสมการ (ค.9) จะได้กระแสที่ไหลผ่านขาคอลเล็กเตอร์ของทรานซิสเตอร์  $Q_2$  เป็น

$$\begin{aligned} I_{C2} &= I_S e^{V_{BE2}/V_T} \\ &= I_S e^{(V_T \ln(I_O - \Delta)/I_S) - V_{XY}/V_T} \\ &= (I_O - \Delta) e^{-V_{XY}/V_T} \end{aligned} \quad (\text{ค.10})$$

เนื่องจากทรานซิสเตอร์  $Q_1 - Q_4$  ต่อร่วมกันด้วยหลักการทรานสลิเนียร์จึงได้ความสัมพันธ์ของกระแสคอลเล็กเตอร์ทั้ง 4 ดังนี้

$$(I_O - \Delta)^2 = I_{C2} I_{C4}$$

$$I_{C4} = \frac{(I_O - \Delta)^2}{I_{C2}} \quad (\text{ค.11})$$

แทนค่าสมการที่ (ค.10) และ (ค.11) ลงในสมการที่ (ค.6) จะได้

$$I_X = \frac{(I_O - \Delta)^2}{(I_O - \Delta) e^{-V_{XY}/V_T}} - (I_O - \Delta) e^{-V_{XY}/V_T}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned}
 &= (I_0 - \Delta) e^{V_{XY}/V_T} - (I_0 - \Delta) e^{-V_{XY}/V_T} \\
 &= 2(I_0 - \Delta) \frac{(e^{V_{XY}/V_T} - e^{-V_{XY}/V_T})}{2} \quad (ค.12)
 \end{aligned}$$

จัดรูปสมการ (ค.12) ใหม่โดยใช้ความสัมพันธ์  $\sinh x = \frac{e^x - e^{-x}}{2}$  จะได้

$$I_X = 2(I_0 - \Delta) \sinh\left(\frac{V_{XY}}{V_T}\right) \quad (ค.13)$$

จากอนุกรมเทย์เลอร์ (Taylor's series) ของ  $\sinh x = x + \frac{x^3}{3!} + \frac{x^5}{5!} + \frac{x^7}{7!} \dots$  ถ้ากำหนดเงื่อนไขให้  $V_{XY} \ll V_T$  มากๆ จะทำให้สามารถละทิ้งพจน์ที่มีกำลังมากกว่าหนึ่งของอนุกรม  $\sinh\left(\frac{V_{XY}}{V_T}\right)$  ได้ดังนี้

$$\sinh\left(\frac{V_{XY}}{V_T}\right) \approx \frac{V_{XY}}{V_T} \quad (ค.14)$$

จากความสัมพันธ์ดังกล่าวทำให้สามารถประมาณสมการที่ (ค.14) ได้เป็น

$$I_X = \frac{2(I_0 - \Delta)V_{XY}}{V_T} \quad (ค.15)$$

ถ้ากำหนดให้  $R_X = \frac{V_{XY}}{I_X}$  เป็นค่าความต้านทานภายในที่พอร์ต X จากสมการที่ (ค.15) จะได้ว่า

$$R_X = \frac{V_T}{2(I_0 - \Delta)} \quad (ค.16)$$

จากสมการที่ (ค.16) จะเห็นว่าค่าความคาดเคลื่อนของกระแสคอลเลกเตอร์กับกระแสไบอัสมีผลต่อค่าความต้านทานภายในของวงจร CCCII โดยถ้าความคาดเคลื่อนของกระแสทั้งสองมีค่าน้อยมากๆ ค่าความต้านทานภายในที่ได้นั้นจะมีค่า  $R_X = V_T/2I_0$  แต่ค่าความคาดเคลื่อนของกระแสทั้งสองดังกล่าวมีค่ามากก็จะทำให้ค่าความต้านทานภายในของวงจรมีค่าคาดเคลื่อนไปจากเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าดังกล่าวโดยค่าความต้านทานแฝงที่ได้นั้นจะมีค่ามากกว่าค่าทางทฤษฎี และค่าความคาดเคลื่อนนี้ จะเห็นได้เด่นชัดเมื่อค่าของ  $\beta$  ของทรานซิสเตอร์มีค่าลดลงไปจากค่าเดิม ซึ่งการที่ค่า  $\beta$  ของ ทรานซิสเตอร์มีค่าลดลงนั้นจะเกิดขึ้นในช่วงที่ค่ากระแสไบอัสของวงจร CCCII มีค่าสูงๆ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก ง

## ค่าพารามิเตอร์ของไบโพลาร์ทรานซิสเตอร์ที่ใช้ในการจำลองการทำงานของวงจรด้วยโปรแกรมคอมพิวเตอร์

### 1 พารามิเตอร์ของไบโพลาร์ทรานซิสเตอร์ NPN เบอร์ NR100

.MODEL NR100 NPN RB=524.6 IRB=0 RBM=25 RC=50 RE=1  
 +IS=121E-18 EG=1.206 XTI=2 XTB=1.538 BF=137.5  
 +IKF=6.974E-3 NF=1 VAF=159.4 ISE=36E-16 NE=1.713  
 +BR=0.7258 IKR=2.198E-3 NR=1 VAR=10.73 ISC=0 NC=2  
 +TF=0.425E-9 TR=0.425E-8 CJE=0.214E-12 VJE=0.5  
 +MJE=0.28 CJC=0.983E-13 VJC=0.5 MJC=0.3 XCJC=0.034  
 +CJS=0.913E-12 VJS=0.64 MJS=0.4 FC=0.5

### 2 พารามิเตอร์ของไบโพลาร์ทรานซิสเตอร์ PNP เบอร์ PR100

.MODEL PR100 PNP RB=327 IRB=0 RBM=24.55 RC=50 RE=3  
 +IS=73.5E-18 EG=1.206 XTI=1.7 XTB=1.866 BF=110  
 +IKF=2.359E-3 NF=1 VAF=51.8 ISE=25.1E-16 NE=1.650  
 +BR=0.4745 IKR=6.478E-3 NR=1 VAR=9.96 ISC=0 NC=2  
 +TF=0.610E-9 TR=0.610E-8 CJE=0.180E-12 VJE=0.5  
 +MJE=0.28 CJC=0.164E-12 VJC=0.8 MJC=0.4 XCJC=0.037  
 +CJS=1.03E-12 VJS=0.55 MJS=0.35 FC=0.5

## ภาคผนวก จ

## ค่าพารามิเตอร์ของไบโพลาร์ทรานซิสเตอร์ที่ใช้ในการต่อวงจรจริง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# CA3096, CA3096A, CA3096C

August 1996

NPN/PNP Transistor Arrays

## Applications

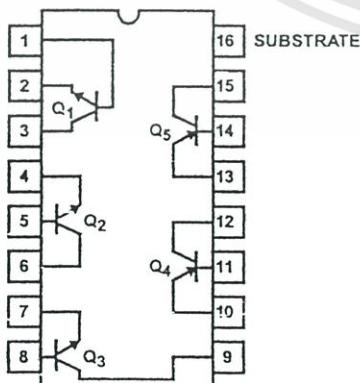
- Five-Independent Transistors
  - Three NPN and
  - Two PNP
- Differential Amplifiers
- DC Amplifiers
- Sense Amplifiers
- Level Shifters
- Timers
- Lamp and Relay Drivers
- Thyristor Firing Circuits
- Temperature Compensated Amplifiers
- Operational Amplifiers

## Ordering Information

PART NUMBER (BRAND)	TEMP. RANGE (°C)	PACKAGE	PKG. NO.
CA3096AE	-55 to 125	16 Ld PDIP	E15.3
CA3096AM (3096A)	-55 to 125	16 Ld SOIC	M16.15
CA3096AM96 (3096A)	-55 to 125	16 Ld SOIC Tape and Reel	M16.15
CA3096CE	-55 to 125	16 Ld PDIP	E16.3
CA3096E	-55 to 125	16 Ld PDIP	E16.3
CA3096M (3096)	-55 to 125	16 Ld SOIC	M16.15
CA3096M96 (3096)	-55 to 125	16 Ld SOIC Tape and Reel	M16.15

## Pinout

CA3096, CA3096A, CA3096C  
(PDIP, SOIC)  
TOP VIEW



## Description

The CA3096C, CA3096, and CA3096A are general purpose high voltage silicon transistor arrays. Each array consists of five independent transistors (two PNP and three NPN types) on a common substrate, which has a separate connection. Independent connections for each transistor permit maximum flexibility in circuit design.

Types CA3096A, CA3096, and CA3096C are identical, except that the CA3096A specifications include parameter matching and greater stringency in  $I_{CBO}$ ,  $I_{CEO}$ , and  $V_{CE(SAT)}$ . The CA3096C is a relaxed version of the CA3096. To type this body text, simply triple click this paragraph and begin typing. The paragraph tag for this area is called body.

## CA3096, CA3096A, CA3096C Essential Differences

CHARACTERISTIC	CA3096A	CA3096	CA3096C
$V_{(BR)CEO}$ (V) (Min)	NPN	35	-35
	PNP	-40	-40
$V_{(BR)CBO}$ (V) (Min)	NPN	45	45
	PNP	-40	-40
$h_{FE}$ at 1mA	NPN	150-500	150-500
	PNP	20-200	20-200
$h_{FE}$ at 100 $\mu$ A	PNP	40-250	40-250
			30-300
$I_{CBO}$ (nA) (Max)	NPN	40	100
	PNP	-40	-100
$I_{CEO}$ (nA) (Max)	NPN	100	1000
	PNP	-100	-1000
$V_{CE(SAT)}$ (V) (Max)	NPN	0.5	0.7
			0.7
$ V_{IO1} $ (mV) (Max)	NPN	5	-
	PNP	5	-
$ I_{IO1} $ ( $\mu$ A) (Max)	NPN	0.6	-
	PNP	0.25	-

CAUTION: These devices are sensitive to electrostatic discharge. Users should follow proper IC Handling Procedures.

File Number 595.3

Copyright © Harris Corporation 1996

7-31

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## CA3096, CA3096A, CA3096C

## Absolute Maximum Ratings

	NPN	PNP
Collector-to-Emitter Voltage, $V_{CE0}$		
CA3096, CA3096A	35V	-40V
CA3096C	24V	-24V
Collector-to-Base Voltage, $V_{CBO}$		
CA3096, CA3096A	45V	-40V
CA3096C	30V	-24V
Collector-to-Substrate Voltage, $V_{CIC}$ (Note 1)		
CA3096, CA3096A	45V	-
CA3096C	30V	-
Emitter-to-Substrate Voltage, $V_{EIO}$		
CA3096, CA3096A	-	-40V
CA3096C	-	-24V
Emitter-to-Base Voltage, $V_{EBO}$		
CA3096, CA3096A	6V	-40V
CA3096C	6V	-24V
Collector Current, $I_C$ (All Types)	50mA	-10mA

## Operating Conditions

Temperature Range ..... -55°C to 125°C

## Thermal Information

	$\theta_{JA}$ (°C/W)
Thermal Resistance (Typical, Note 2)	
PDIP Package	90
SOIC Package	170
Maximum Power Dissipation (Each Transistor, Note 3)	200mW
Maximum Junction Temperature (Plastic Package)	150°C
Maximum Storage Temperature Range	-65°C to 150°C
Maximum Lead Temperature (Soldering 10s)	300°C
(SOIC - Lead Tips Only)	

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

## NOTES:

1. The collector of each transistor of the CA3096 is isolated from the substrate by an integral diode. The substrate (Terminal 16) must be connected to the most negative point in the external circuit to maintain isolation between transistors and to provide for normal transistor action.
2.  $\theta_{JA}$  is measured with the component mounted on an evaluation PC board in free air.
3. Care must be taken to avoid exceeding the maximum junction temperature. Use the total power dissipation (all transistors) and thermal resistances to calculate the junction temperature.

Electrical Specifications For Equipment Design. At  $T_A = 25^\circ\text{C}$ 

PARAMETER	TEST CONDITIONS	CA3096			CA3096A			CA3096C			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
DC CHARACTERISTICS FOR EACH NPN TRANSISTOR											
$I_{CBO}$	$V_{CB} = 10\text{V}$ , $I_E = 0$	-	0.001	100	-	0.001	40	-	0.001	100	nA
$I_{CEO}$	$V_{CE} = 10\text{V}$ , $I_B = 0$	-	0.006	1000	-	0.006	100	-	0.006	1000	nA
$V_{(BR)CEO}$	$I_C = 1\text{mA}$ , $I_B = 0$	35	50	-	35	50	-	24	35	-	V
$V_{(BR)CBO}$	$I_C = 10\mu\text{A}$ , $I_E = 0$	45	100	-	45	100	-	30	80	-	V
$V_{(BR)CIO}$	$I_{CI} = 10\mu\text{A}$ , $I_B = I_E = 0$	45	100	-	45	100	-	30	80	-	V
$V_{(BR)EBO}$	$I_E = 10\mu\text{A}$ , $I_C = 0$	6	8	-	6	8	-	6	8	-	V
$V_Z$	$I_Z = 10\mu\text{A}$	6	7.9	9.8	6	7.9	9.8	6	7.9	9.8	V
$V_{CE SAT}$	$I_C = 10\text{mA}$ , $I_B = 1\text{mA}$	-	0.24	0.7	-	0.24	0.5	-	0.24	0.7	V
$V_{BE}$ (Note 4)	$I_C = 1\text{mA}$ , $V_{CE} = 5\text{V}$	0.6	0.69	0.78	0.6	0.69	0.78	0.6	0.69	0.78	V
$h_{FE}$ (Note 4)		150	390	500	150	390	500	100	390	670	
$ \Delta V_{BE}/\Delta T $ (Note 4)	$I_C = 1\text{mA}$ , $V_{CE} = 5\text{V}$	-	1.9	-	-	1.9	-	-	1.9	-	mV/°C
DC CHARACTERISTICS FOR EACH PNP TRANSISTOR											
$I_{CBO}$	$V_{CB} = -10\text{V}$ , $I_E = 0$	-	-0.06	-100	-	-0.006	-40	-	-0.06	-100	nA

## CA3096, CA3096A, CA3096C

Electrical Specifications For Equipment Design, At  $T_A = 25^\circ\text{C}$  (Continued)

PARAMETER	TEST CONDITIONS	CA3096			CA3096A			CA3096C			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
$I_{CEO}$	$V_{CE} = -10\text{V}$ , $I_B = 0$	-	-0.12	-1000	-	-0.12	-100	-	-0.12	-1000	nA
$V_{(BR)CEO}$	$I_C = -100\mu\text{A}$ , $I_B = 0$	-40	-75	-	-40	-75	-	-24	-30	-	V
$V_{(BR)CBO}$	$I_C = -10\mu\text{A}$ , $I_E = 0$	-40	-80	-	-40	-80	-	-24	-60	-	V
$V_{(BR)EBO}$	$I_E = -10\mu\text{A}$ , $I_C = 0$	-40	-100	-	-40	-100	-	-24	-80	-	V
$V_{(BR)EIO}$	$ I_E  = 10\mu\text{A}$ , $I_B = I_C = 0$	40	100	-	40	100	-	24	80	-	V
$V_{CE\text{ SAT}}$	$I_C = -1\text{mA}$ , $I_B = -100\mu\text{A}$	-	-0.16	-0.4	-	-0.16	-0.4	-	-0.16	-0.4	V
$V_{BE}$ (Note 4)	$I_C = -100\mu\text{A}$ , $V_{CE} = -5\text{V}$	-0.5	-0.6	-0.7	-0.5	-0.6	-0.7	-0.5	-0.6	-0.7	V
$h_{FE}$ (Note 4)	$I_C = -100\mu\text{A}$ , $V_{CE} = -5\text{V}$	40	85	250	40	85	250	30	85	300	
	$I_C = -1\text{mA}$ , $V_{CE} = -5\text{V}$	20	47	200	20	47	200	15	47	200	
$ \Delta V_{BE}/\Delta T $ (Note 4)	$I_C = -100\mu\text{A}$ , $V_{CE} = -5\text{V}$	-	2.2	-	-	2.2	-	-	2.2	-	mV/ $^\circ\text{C}$

 $I_{CBO}$  Collector-Cutoff Current $I_{CEO}$  Collector-Cutoff Current $V_{(BR)CEO}$  Collector-to-Emitter Breakdown Voltage $V_{(BR)CBO}$  Collector-to-Base Breakdown Voltage $V_{(BR)CIO}$  Collector-to-Substrate Breakdown Voltage $V_{(BR)EBO}$  Emitter-to-Base Breakdown Voltage $V_Z$  Emitter-to-Base Zener Voltage $V_{CE\text{ SAT}}$  Collector-to-Emitter Saturation Voltage $V_{BE}$  Base-to-Emitter Voltage $h_{FE}$  DC Forward-Current Transfer Ratio $|\Delta V_{BE}/\Delta T|$  Magnitude of Temperature Coefficient:  
(for each transistor)

## NOTE:

4. Actual forcing current is via the emitter for this test.

Electrical Specifications For Equipment Design At  $T_A = 25^\circ\text{C}$  (CA3096A Only)

PARAMETER	SYMBOL	TEST CONDITIONS	CA3096A			UNITS
			MIN	TYP	MAX	
FOR TRANSISTORS $Q_1$ AND $Q_2$ (AS A DIFFERENTIAL AMPLIFIER)						
Absolute Input Offset Voltage	$ V_{IO} $	$V_{CE} = 5\text{V}$ , $I_C = 1\text{mA}$	-	0.3	5	mV
Absolute Input Offset Current	$ I_{IO} $		-	0.07	0.6	$\mu\text{A}$
Absolute Input Offset Voltage Temperature Coefficient	$\frac{ \Delta V_{IO} }{\Delta T}$		-	1.1	-	$\mu\text{V}/^\circ\text{C}$
FOR TRANSISTORS $Q_4$ AND $Q_5$ (AS A DIFFERENTIAL AMPLIFIER)						
Absolute Input Offset Voltage	$ V_{IO} $	$V_{CE} = -5\text{V}$ , $I_C = -100\mu\text{A}$ $R_S = 0$	-	0.15	5	mV
Absolute Input Offset Current	$ I_{IO} $		-	2	250	nA
Absolute Input Offset Voltage Temperature Coefficient	$\frac{ \Delta V_{IO} }{\Delta T}$		-	0.54	-	$\mu\text{V}/^\circ\text{C}$

CA3096, CA3096A, CA3096C

Electrical Specifications Typical Values Intended Only for Design Guidance At  $T_A = 25^\circ\text{C}$

PARAMETER	SYMBOL	TEST CONDITIONS	TYPICAL VALUES	UNITS
<b>DYNAMIC CHARACTERISTICS FOR EACH NPN TRANSISTOR</b>				
Noise Figure (Low Frequency)	NF	$f = 1\text{kHz}, V_{CE} = 5\text{V}, I_C = 1\text{mA}, R_S = 1\text{k}\Omega$	2.2	dB
Low-Frequency, Input Resistance	$R_I$	$f = 1.0\text{kHz}, V_{CE} = 5\text{V}, I_C = 1\text{mA}$	10	$\text{k}\Omega$
Low-Frequency Output Resistance	$R_O$	$f = 1.0\text{kHz}, V_{CE} = 5\text{V}, I_C = 1\text{mA}$	80	$\text{k}\Omega$
<b>Admittance Characteristics</b>				
Forward Transfer Admittance	$Y_{FE}$	$g_{FE}$ $f = 1\text{MHz}, V_{CE} = 5\text{V}, I_C = 1\text{mA}$	7.5	mS
		$b_{FE}$ $f = 1\text{MHz}, V_{CE} = 5\text{V}, I_C = 1\text{mA}$	-j13	mS
Input Admittance	$Y_{IE}$	$g_{IE}$ $f = 1\text{MHz}, V_{CE} = 5\text{V}, I_C = 1\text{mA}$	2.2	mS
		$b_{IE}$ $f = 1\text{MHz}, V_{CE} = 5\text{V}, I_C = 1\text{mA}$	j3.1	mS
Output Admittance	$Y_{OE}$	$g_{OE}$ $f = 1\text{MHz}, V_{CE} = 5\text{V}, I_C = 1\text{mA}$	0.76	mS
		$b_{OE}$ $f = 1\text{MHz}, V_{CE} = 5\text{V}, I_C = 1\text{mA}$	j2.4	mS
Gain-Bandwidth Product	$f_T$	$V_{CE} = 5\text{V}, I_C = 1.0\text{mA}$	280	MHz
		$V_{CE} = 5\text{V}, I_C = 5\text{mA}$	335	MHz
Emitter-To-Base Capacitance	$C_{EB}$	$V_{EB} = 3\text{V}$	0.75	pF
Collector-To-Base Capacitance	$C_{CB}$	$V_{CB} = 3\text{V}$	0.46	pF
Collector-To-Substrate Capacitance	$C_{CI}$	$V_{CI} = 3\text{V}$	3.2	pF
<b>DYNAMIC CHARACTERISTICS FOR EACH PNP TRANSISTOR</b>				
Noise Figure (Low Frequency)	NF	$f = 1\text{kHz}, I_C = 100\mu\text{A}, R_S = 1\text{k}\Omega$	3	dB
Low-Frequency Input Resistance	$R_I$	$f = 1\text{kHz}, V_{CE} = 5\text{V}, I_C = 100\mu\text{A}$	27	$\text{k}\Omega$
Low-Frequency Output Resistance	$R_O$	$f = 1\text{kHz}, V_{CE} = 5\text{V}, I_C = 100\mu\text{A}$	680	$\text{k}\Omega$
Gain-Bandwidth Product	$f_T$	$V_{CE} = 5\text{V}, I_C = 100\mu\text{A}$	6.8	MHz
Emitter-To-Base Capacitance	$C_{EB}$	$V_{EB} = -3\text{V}$	0.85	pF
Collector-To-Base Capacitance	$C_{CB}$	$V_{CB} = -3\text{V}$	2.25	pF
Base-To-Substrate Capacitance	$C_{BI}$	$V_{BI} = 3\text{V}$	3.05	pF

Typical Applications

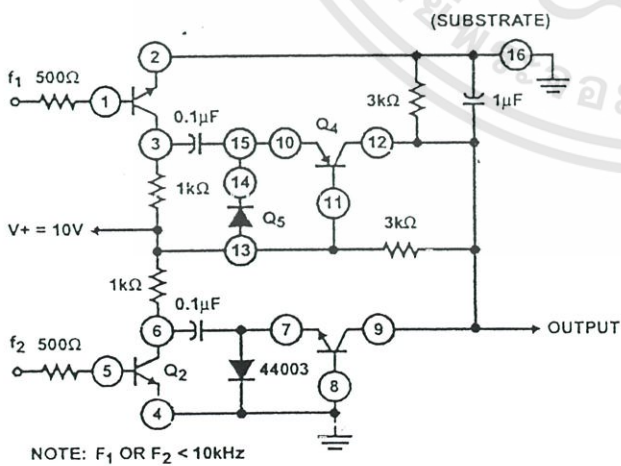


FIGURE 1. FREQUENCY COMPARATOR USING CA3096

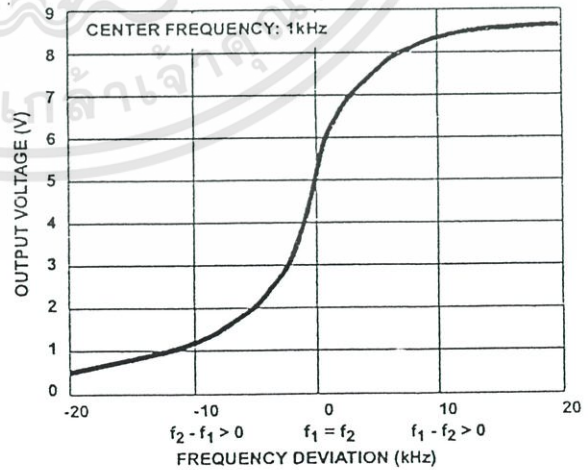


FIGURE 2. FREQUENCY COMPARATOR CHARACTERISTICS

ภาคผนวก ฉ

## บทความที่เกี่ยวข้องกับวิทยานิพนธ์ และได้รับการตีพิมพ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ISSN 0125-1724

วิศวกรรมศาสตร์

# ลาดกระบัง

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

## LADKRABANG ENGINEERING JOURNAL

ปีที่ 17 ฉบับที่ 1

มีนาคม 2543

1. อุปกรณ์ควบคุมพลังงานและปรับปรุงค่าตัวประกอบกำลังของมอเตอร์เหนี่ยวนำโดยวิธีการควบคุมสลิปที่ติดตั้งอุปกรณ์ลดแรงเคลื่อนที่มีความผิดพลาด	1
ประกาย ไพรสุวรรณภา อนุวัฒน์ จงวนิชเลิศ สุรเชษฐ์ เดชพิง	
2. การออกแบบตัวควบคุมกำลังไฟฟ้าแบบสถิตยชนิดพีชด้วยข้อมูลพีไอโดยใช้เทคนิคอัลกอริทึมที่ได้รับการปรับปรุงแล้ว	7
ชานนท์ วรรณพิพัฒน์ คมสันต์ หงษ์สมบัติ มณฑล ลีลาจินดาไกรฤกษ์	
3. เครื่องมือวัดค่าองค์ประกอบสมมาตรและระดับความไม่สมดุลของกระแสไฟฟ้า	13
สายันต์ ศรีโหมค ศิริวัฒน์ ไพธิเวชกุล	
4. การออกแบบหม้อแปลงไฟฟ้าขนาดเล็กลำดับความถี่ต่ำที่เหมาะสม	19
อัศวิน อัศวคตมากร อธิพล ไพธิพงษ์วิวัฒน์ ชัยวัฒน์ ฉัตรอุทัย	
5. วงจรแยกที่เพาเวอร์ฟัลเตอร์แบบจลิตกรและสารโมโนกอส: วิธีการคำนวณกระแสและเซตเซต ไม่ต้องวัดค่ากระแสสารโมโนกอส	25
อภิรักษ์ สกลพงศ์ สมโภชน์ ประไพ	
6. การวิเคราะห์เตาหุงต้มเหนี่ยวนำความถี่สูงโดยใช้ฮาร์ดแวร์จลิตกรอินเวอร์เตอร์เรโซแนนซ์แบบอนุกรม	31
สิทธิโชค สันรัตน์ วิริยะ พิเชษฐจำเวิญ	
7. การแบ่งส่วนภาพ MR โดยหลักการโครงข่ายประสาทไฮโปฟิลด์	37
มัทวาน จันทร์กอสอ ชม กิมปาน	
8. การกำจัดสัญญาณรบกวนอิมพัลส์บนภาพโดยตัวกรองพีช	43
กมลวิจิตร กุลสงศ์ เกษตร ศิริสันติสัมพันธ์	
9. อัลกอริทึมสร้างภาพตัดขวางความดันทานไฟฟ้าภายในวัตถุด้วยวิธีไฟไนต์อีลิเมนต์สามมิติ	49
อภิรักษ์ ฤกษ์รัตน์ เทอดชัย ธนเศรษฐกร กิตติพล ชิตสกุล ประภากร สุวรรณระ มนัส สวรรศิลป์	
10. การควบคุมตำแหน่งแขนกลอัตโนมัติสองข้อต่อ	55
ธนา กัทธเดช ปิติเชต สุรักษา	
11. แบบจำลองพลศาสตร์นาขานิตของแขนกลอัตโนมัติข้อต่อเดียวชนิดแขนบาง	61
ภูวนาด ดำรงพร ปิติเชต สุรักษา	
12. การควบคุมสเปคโตรัมมอเตอร์แบบวงเปิดด้วยเทคนิคโปรไฟล์ความเร็ว	67
ชลธิ์ ทองเจือ นนทวัฒน์ จุลเดชะ โยธิน เปรมปราณีรัชต์	
13. เครื่องปล่อยของเหลวควบคุมโดยใช้ไมโครคอนโทรลเลอร์	73
เอก ไชยสวัสดิ์ เดชา ชุมพาลี	
14. การออกแบบตัวควบคุมอัตโนมัติด้วยวิธีพีช	79
จักรพงษ์ เกาทัณฑ์ วิทยา ทิพย์สุวรรณพร ประสิทธิ์ จุลเสวีวงศ์ อาจินต์ ม่วมสำราญ	
15. การออกแบบและสร้างมอเตอร์วัดความหนาแน่นของโปรไฟล์โดยใช้ทรานสมิตเตอร์สำหรับวัดความดันและอุณหภูมิ	85
สมนึก บุญประเสริฐ กิตติ ศิริเศรษฐ์	
16. Applied Fuel Gas Flow Correction Technique into the Process Industries	91
Mongkol Janchookiat Prasit Julseewong Kitti Tirasesth	
17. การออกแบบระบบเครือข่ายคอมพิวเตอร์โดยรวมเราเตอร์เพื่อตรวจสอบตราพีค	97
สุชาติ สิทธิสำอางค์ กอบชัย เดชหาญ	
18. การวิเคราะห์สมรรถนะของการเข้ารหัสแบบคอนโวลูชันและการไม่เข้ารหัสของระบบโคเดอริชเควน CDMA บนช่องสัญญาณนาคากามิ	103
ปริญญา เรืองศิริไพศาล กอบชัย เดชหาญ สมยศ จุณณะปิยะ	
19. การออกแบบวงจรกรองสัญญาณเชิงเลขที่ใช้โครงสร้างเลขคณิตกระจายโดยการแทนด้วยปริภูมิสเตท	109
ศรววัฒน์ ชิวปรีชา กอบชัย เดชหาญ	
20. วงจรกรองสัญญาณชนิดโพลีคอนหลายหน้าที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์	115
วิจิตร เพ็ชรกิจ วิการักษ์ นาคทรัพย์ วลัยลักษณ์ ประสงค์สุข วิชา แสงพิสิทธิ์	
21. วงจรออสซิลเลเตอร์แบบหลายเฟสที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์	121
แสงระวี ตั้งกุลบริบูรณ์ อนุรี หล่อสวัสดิ์ศิริ วิชา แสงพิสิทธิ์ วลัยลักษณ์ ประสงค์สุข	
22. การออกแบบวงจรสายพาดกระแสชนิดพอร์ทอินพุทเป็นคิกคาแตกต่างกัน	127
ภัทรศิษย์ พันธุ์กรวี กอบชัย เดชหาญ	
23. การออกแบบวงจรเทอร์มินาชันที่ทริกเกอร์แบบปรับค่าออสซิลเลชัน	133
กฤษณ์ อ่างแก้ว สิทธิชัย สุเมธวรกุล กอบชัย เดชหาญ สมยศ จุณณะปิยะ วิชาญ กอพิชัยมิตร	
24. Realization of Grounded Immittance Function using a Single CCII and their Applications to Current-Mode Biquad Synthesis	138
Tanya Sattaya-aphitan Boonruk Chipipop and Booncharon Sirinaovakul	
25. Improved Approximate Effective Frequency Dependent Parameter of Microstrip Line for Circular Microstrip Disk Antennas	144
Nirun Kumprasert and Amnoiy Ruengwaree	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# วงจรรอสซิลเลเตอร์แบบหลายเฟสที่ปรับค่าได้ ด้วยวิธีทางอิเล็กทรอนิกส์

## Electronically Tunable Multiphase Oscillators

แสงระวี ตั้งกุลบริบูรณ์\* อนูรี หล่อสวัสดิ์ศิริ\*\* วิภา แสงพิสิทธิ\* วลัยลักษณ์ ประสงค์สุข\*

\* คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

\*\* คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีมหานคร

### บทคัดย่อ

บทความนี้นำเสนอวงจรรอสซิลเลเตอร์แบบหลายเฟสในโหมดกระแสที่ปรับความถี่ของการอสซิลเลตได้ด้วยวิธีทางอิเล็กทรอนิกส์ วงจรมีข้อดีคือใช้จำนวนอุปกรณ์พาสซีฟน้อย และสามารถปรับความถี่ของการอสซิลเลตได้ง่ายด้วยการปรับค่ากระแสไบอัสของวงจร จากการทดสอบการทำงานโดยเลียนแบบวงจรด้วยโปรแกรม SPICE ให้ผลตรงตามหลักการทางทฤษฎีเป็นที่น่าพอใจ

### Abstract

This paper presents current mode multiphase oscillators with electronically tunable frequency feature. The circuits offer the advantages of using a few passive elements and easily adjusting the oscillation frequency with the bias current of the Second Generation Current Controlled Conveyor (CCCII). The results from SPICE simulation agree well with the theoretical analysis.

### 1. บทนำ

วงจรรอสซิลเลเตอร์แบบหลายเฟสมีประโยชน์ในการนำไปใช้งานได้อย่างกว้างขวาง เช่นในระบบโทรคมนาคม ระบบประมวลผลสัญญาณ และระบบไฟฟ้ากำลัง จึงเป็นที่นิยมในการศึกษาค้นคว้าและพัฒนาอีกมาก [1-5] วงจรรอสซิลเลเตอร์แบบหลายเฟสตาม [1-3] ให้ประสิทธิภาพในการทำงานที่ดีแต่ต้องใช้อุปกรณ์พาสซีฟจำนวนมากในการสร้าง แม้ว่าวงจรรอสซิลเลเตอร์แบบหลายเฟสที่ใช้อุปกรณ์พาสซีฟที่น้อยลงได้ถูกนำเสนอในเวลาต่อมา [4] แต่วงจรก็ไม่สามารถปรับความถี่ได้ด้วยวิธีทางอิเล็กทรอนิกส์ และแม้ว่าวงจรรอสซิลเลเตอร์แบบหลายเฟสที่นำเสนอตาม [5] ได้นำวงจรรอสซิลเลเตอร์แบบสองที่

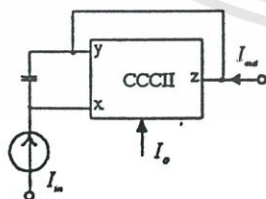
ควบคุมได้ด้วยกระแส (CCCII) เข้ามาใช้ ซึ่งทำให้สามารถปรับความถี่ในการอสซิลเลตได้แต่เงื่อนไขของการอสซิลเลตก็ขึ้นอยู่กับอัตราส่วนของค่าตัวเก็บประจุในวงจรจึงค่อนข้างยุ่งยากในการใช้งาน

บทความนี้นำเสนอวงจรรอสซิลเลเตอร์แบบหลายเฟสที่ปรับค่าความถี่ได้ด้วยวิธีทางอิเล็กทรอนิกส์ โดยได้ดัดแปลงวงจรเลื่อนเฟสที่ได้มีการนำเสนอใน [6] มาเป็นวงจรถูกกำหนดความถี่และกำหนดความต่างเฟสของสัญญาณเอาต์พุตต่างๆ เนื่องจากวงจรเลื่อนเฟส [6] ดังกล่าวนั้น อาศัยเพียงวงจรรอสซิลเลเตอร์แบบสอง (CCII) ทำงานร่วมกับตัวเก็บประจุและตัวความต้านทานอย่างละหนึ่งตัวเท่านั้นนับได้ว่าเป็นวงจรรอสซิลเลต

พาสซีฟน้อย เราได้ทำการลดตัวความต้านทานลงโดยใช้ วงจร CCCII เข้ามาแทนวงจร CCII การกระทำเช่นนี้ นอกจากจะลดตัวความต้านทานชนิดพาสซีฟลงจากวงจร แล้วยังทำให้สามารถปรับการเลื่อนเฟสของวงจรได้ด้วยวิธี ทางอิเล็กทรอนิกส์โดยการปรับค่ากระแสไบอัสของวงจร CCCII ซึ่งเมื่อนำวงจรเลื่อนเฟสเหล่านี้มาต่อкасцепกัน เป็นวงป้อนกลับของวงจรขยายกระแสจะทำให้เกิดเป็นวงจร ออสซิลเลเตอร์ เงื่อนไขของการออสซิลเลตสามารถทำได้ง่าย โดยการปรับอัตราขยายกระแสของวงจรขยายกระแสเท่านั้น และที่สำคัญคือสามารถปรับความถี่ได้ด้วยวิธีการทาง อิเล็กทรอนิกส์ อีกทั้งจำนวนอุปกรณ์ที่ใช้ก็น้อยกว่าวงจร ต่างๆที่มีมาทั้งหมด [1-5] จากผลการทดสอบการทำงาน ของวงจรด้วยการเลียนแบบวงจรด้วยโปรแกรม SPICE พบว่าวงจรที่นำเสนอสามารถปรับความถี่และให้ความ ต่างเฟสของสัญญาณเอาต์พุตในการออสซิลเลตสอดคล้อง กับหลักการเป็นอย่างดี

2. วงจรและการวิเคราะห์ห้วงจร

วงจรสายพานกระแสรุ่นที่สองที่ควบคุมด้วยกระแส (Second Generation Current Controlled Conveyor: CCCII) เป็นอุปกรณ์แอคทีฟชนิดหนึ่งทำงานในโหมด กระแส ค่าความต้านทานภายในของวงจรที่ขั้ว x ของวงจร ไม่สามารถตัดทิ้งได้เมื่อกระแสไบอัส  $I_o$  มีค่าน้อย [7] ค่าความต้านทานดังกล่าวจะมีค่าเท่ากับ  $V_r/2I_o$  เมื่อ  $V_r$  คือค่าแรงดันอุณหภูมิ วงจร CCCII สามารถนำมาสร้าง เป็นวงจรเลื่อนเฟสได้ดังรูปที่ 1



รูปที่ 1 แสดงวงจรเลื่อนเฟสพื้นฐานที่สร้างด้วยวงจร CCCII

ทรานสเฟอร์ฟังก์ชันของวงจรเลื่อนเฟสในโหมด กระแสสามารถคำนวณได้โดยตรงจากวงจรคือ

$$T(s) = \frac{I_{out}(s)}{I_{in}(s)} = \frac{sCV_r - 2I_o}{sCV_r + 2I_o} \tag{1}$$

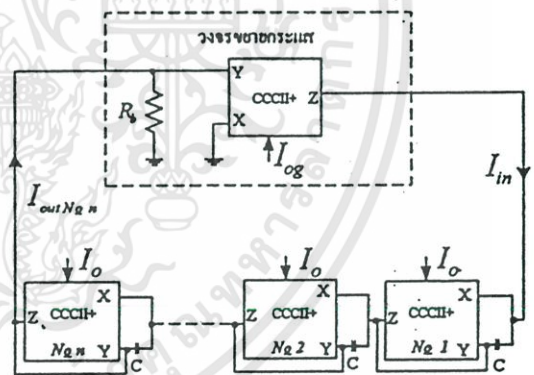
ทรานสเฟอร์ฟังก์ชันของวงจรเลื่อนเฟสในโหมดกระแสจะมีค่าขนาดและเฟสของทรานสเฟอร์ฟังก์ชันดังสมการที่ (2) และสมการที่ (3) ตามลำดับ

$$\left| \frac{j\omega CV_r - 2I_o}{j\omega CV_r + 2I_o} \right| = 1 \tag{2}$$

$$\angle T(j\omega) = \pi - 2 \tan^{-1} \left( \frac{CV_r \omega}{2I_o} \right) \tag{3}$$

จากสมการที่ (2) จะเห็นว่าขนาดของทรานสเฟอร์ฟังก์ชันของวงจรเลื่อนเฟสจะมีค่าเท่ากับหนึ่งเสมอ

วงจรออสซิลเลเตอร์แบบหลายเฟสสามารถสร้างได้อย่างง่าย โดยนำวงจรเลื่อนเฟสดังกล่าวหลายๆวงจร (n วงจร) มาต่อкасцепกันเป็นวงป้อนกลับของวงจรขยายกระแส ดังแสดงในรูปที่ 2



รูปที่ 2 แสดงวงจรออสซิลเลเตอร์แบบหลายเฟส

เงื่อนไขของการออสซิลเลตหาได้โดยพิจารณาจาก อัตราขยายแบบเปิดรูป (Open loop gain)  $T(s)$  ของวงจร เลื่อนเฟสที่ต่อกัน n ชุด และวงจรขยายกระแส ซึ่งมีอัตรา ขยายกระแสเท่ากับ  $\frac{2I_o R_s}{V_r}$  ซึ่งจะได้ค่า  $T(s)$  ดังนี้

$$T(s) = \frac{2I_o R_s}{V_r} \left( \frac{sCV_r - 2I_o}{sCV_r + 2I_o} \right)^n \tag{4}$$

เมื่อ  $n$  เป็นจำนวนเต็ม  $n=3,4,5\dots$

เงื่อนไขการอสซิลเลตของวงจรจะเกิดขึ้นตามเงื่อนไขของบาร์คเฮาเซน (Barkhausen Criterion) ก็คือ  $T(j\omega)$  จะต้องเท่ากับ 1 ซึ่งในที่นี้วงจรของเรามี  $T(j\omega)$  ดังต่อไปนี้คือ

$$T(j\omega) = \frac{2I_o R_s}{V_r} \left( \frac{j\omega C V_r - 2I_o}{j\omega C V_r + 2I_o} \right)^n \quad (5)$$

เมื่อพิจารณาเงื่อนไขของขนาด (Condition of magnitude) ที่ทำให้เกิดการอสซิลเลตที่ตามอุดมคตินั้น ขนาดของอัตราขยายตามสมการที่ (5) จะต้องมามีค่าเท่ากับหนึ่ง แต่เพราะว่าขนาดของทรานสเฟอ์ฟังก์ชันของวงจรเลื่อนเฟสนั้นมีค่าเป็นตามสมการที่ (2) จึงทำให้เงื่อนไขการอสซิลเลตของวงจรขึ้นอยู่กับอัตราขยายกระแสของวงจรขยายกระแสเท่านั้น ซึ่งจะได้เงื่อนไขดังนี้คือ

$$\frac{2R_s I_{oc}}{V_r} = 1 \quad (6)$$

สมการที่ (6) นี้คือเงื่อนไขของการเกิดการอสซิลเลตของวงจร ส่วนเงื่อนไขของความถี่ที่เกิดขึ้น กำหนดได้จาก

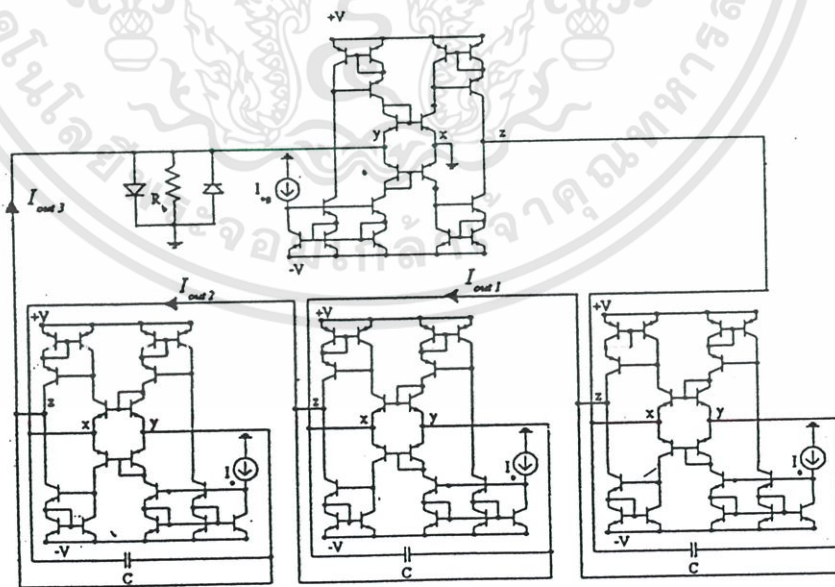
ค่าเฟสของทรานสเฟอ์ฟังก์ชัน  $T(j\omega)$  ตามสมการที่ (5) ที่ต้องเท่ากับ  $2\pi$  ซึ่งเมื่อคำนวณโดยอาศัยสมการที่ (3) แล้วจะได้เงื่อนไขดังสมการที่ (7)

$$\tan^{-1} \left( \frac{\omega C V_r}{2I_o} \right) = \left( \frac{n-2}{2n} \right) \pi \quad (7)$$

จากสมการที่ (7) จะเห็นว่าการอสซิลเลตจะเกิดที่ความถี่

$$f_o = \frac{I_o \tan \left( \frac{n-2}{2n} \right) \pi}{\pi C V_r} \quad (8)$$

จากสมการที่ (8) จะเห็นว่าความถี่ของการอสซิลเลตแปรผันโดยตรงกับค่ากระแสไบอัส  $I_o$  ของวงจร ดังนั้นเราก็จะได้วงจรอสซิลเลเตอร์แบบหลายเฟสที่สามารถปรับค่าความถี่ของการอสซิลเลตได้ด้วยการปรับค่ากระแสไบอัสของวงจร และจะพบว่าสัญญาณเอาต์พุตที่ได้จากวงจรเลื่อนเฟสแต่ละชุดนั้นจะมีความต่างเฟสของสัญญาณเอาต์พุตที่อยู่ข้างเคียงกันอยู่เท่ากับ  $2\pi/n$  นั่นคือวงจรอสซิลเลตนี้จะให้เอาต์พุตจากวงจรเลื่อนเฟสต่าง ๆ จำนวน  $n$  เฟสตามต้องการ

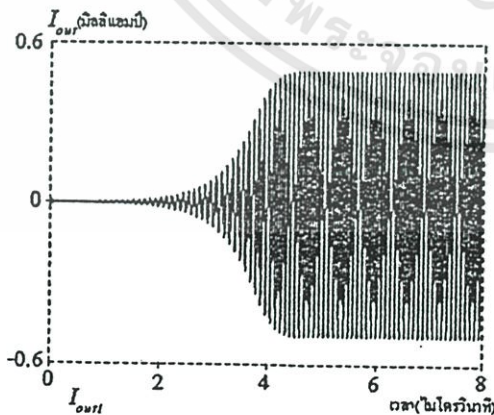


รูปที่ 3 แสดงวงจรอสซิลเลเตอร์ชนิด 3 เฟส ที่ใช้จำลองด้วย SPICE

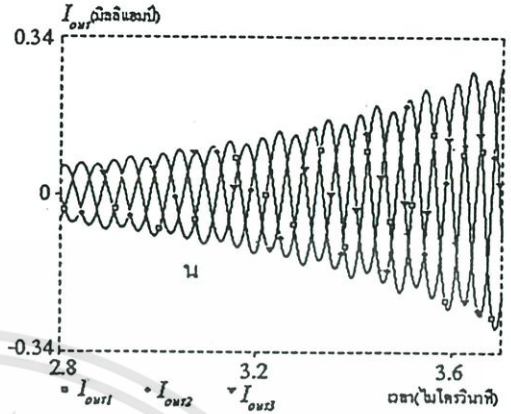
### 3. ผลการจำลองด้วยคอมพิวเตอร์

เพื่อตรวจสอบการทำงานของวงจรที่นำเสนอในหลักการดังกล่าว ได้เริ่มทำการเขียนแบบการทำงานของวงจรด้วยโปรแกรม SPICE ซึ่งเริ่มจากการจำลองวงจรออสซิลเลเตอร์ชนิด 3 เฟสด้วยวงจรดังแสดงในรูปที่ 3 โดยใช้ทรานซิสเตอร์เบอร์ QbreakN และ QbreakP [8]

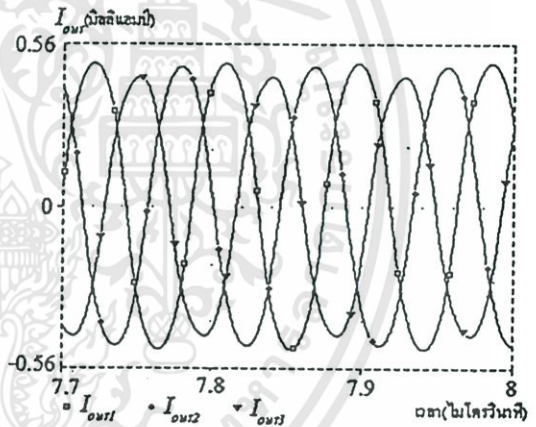
วงจรสะท้อนกระแสที่เป็นองค์ประกอบภายในของวงจร CCCII นั้นใช้วงจรสะท้อนกระแสแบบวิลสัน โดยใช้ค่ากระแสไบอัส 150 ไมโครแอมป์ ค่าตัวเก็บประจุทุกตัวเท่ากับ 0.1 นาโนฟารัด ค่า  $R_s$  เท่ากับ 80 โอห์ม ค่า  $I_{sc}$  เท่ากับ 230 ไมโครแอมป์ อัตราขยายกระแสมากกว่าหนึ่งเล็กน้อยเพื่อลดเวลาในช่วงทรานเซียนของการเกิดการออสซิลเลต ได้ผลการตอบสนองของกระแสเอาต์พุต  $I_{out}$  ของวงจรเลื่อนเฟสภาคแรกเป็นดังแสดงในรูปที่ 4 ซึ่งจะเห็นว่าในช่วงเริ่มแรกสัญญาณจะค่อยๆเพิ่มแอมพลิจูดขึ้นไปเรื่อยๆก่อนที่จะเข้าสู่ภาวะคงตัวในที่สุด เมื่อสังเกตดูกระแสเอาต์พุตของวงจรเลื่อนเฟสแต่ละชุดพร้อมๆกันก็จะมีลักษณะเช่นเดียวกันซึ่งขยายส่วนได้ดังแสดงในรูปที่ 5 และเมื่อสัญญาณเข้าสู่ภาวะคงตัวผลตอบสนองของกระแสเอาต์พุตของวงจรเลื่อนเฟสแต่ละชุดจะเป็นดังแสดงได้ดังรูปที่ 6 ซึ่งจะพบว่าค่าความต่างเฟสของกระแสข้างเคียงมีค่าเท่ากับ 120 องศา และมีค่าความถี่ 11.313 MHz ซึ่งเป็นไปตามหลักการที่ได้นำเสนอ



รูปที่ 4 ผลตอบสนองของกระแสเอาต์พุตของวงจรเลื่อนเฟสชุดที่ 1 ของวงจรออสซิลเลเตอร์ชนิด 3 เฟส



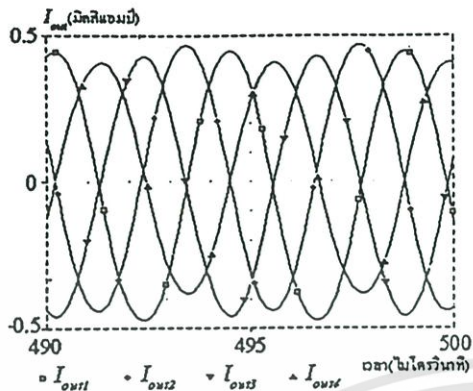
รูปที่ 5 แสดงผลตอบสนองของกระแสเอาต์พุตของวงจรเลื่อนเฟสแต่ละชุดในวงจรออสซิลเลเตอร์ชนิด 3 เฟสพร้อมๆกัน



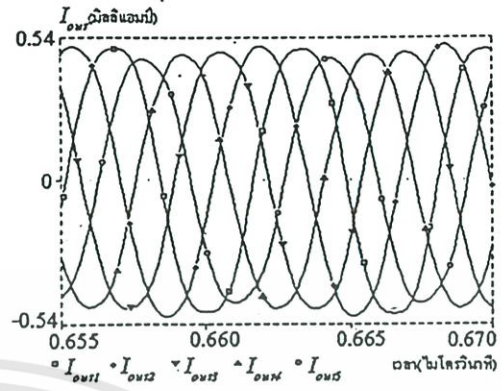
รูปที่ 6 แสดงผลตอบสนองของกระแสเอาต์พุตของวงจรเลื่อนเฟสในวงจรออสซิลเลเตอร์ 3 เฟสแต่ละชุด เมื่อเข้าสู่สถานะคงตัว

ไดโอดสองตัวที่เพิ่มเข้าไปคร่อม  $R_s$  จะช่วยทำให้เกิดความไม่เป็นเชิงเส้น (nonlinear) ในวงจรที่จะทำให้ขนาดของสัญญาณไม่เพิ่มขึ้นต่อไปในสภาวะคงตัว [9]

เพื่อที่จะแสดงให้เห็นถึงความสามารถของวงจรในการผลิตสัญญาณที่มีความต่างเฟสต่างๆกัน จึงเขียนแบบการทำงานของวงจรออสซิลเลเตอร์ชนิด 4 เฟส โดยเพิ่มวงจรเลื่อนเฟสอีก 1 ชุดเข้าไปในวงจรตามรูปที่ 3



รูปที่ 7 แสดงผลการตอบสนองของกระแสเอาต์พุตของวงจรเลื่อนเฟสในวงจรออสซิลเลเตอร์ชนิด 4 เฟสแต่ละขั้วเมื่อเข้าสู่ภาวะคงตัว

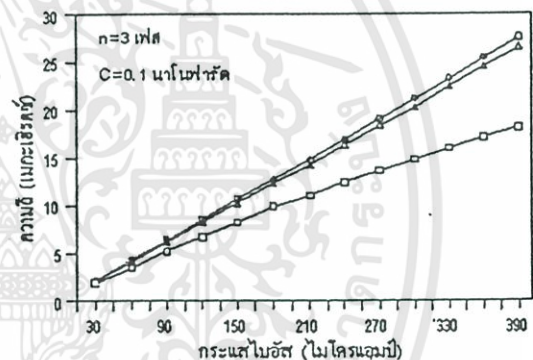


รูปที่ 8 แสดงผลการตอบสนองของกระแสเอาต์พุตของวงจรเลื่อนเฟสในวงจรออสซิลเลเตอร์ชนิด 5 เฟสแต่ละขั้วเมื่อเข้าสู่ภาวะคงตัว

ได้ใช้ค่ากระแสไบอัส 200 ไมโครแอมป์ ค่าตัวเก็บประจุทุกตัวเท่ากับ 0.01 ไมโครฟารัด ค่า  $R_s$  เท่ากับ 90 โอห์ม ค่า  $I_{sc}$  เท่ากับ 210 ไมโครแอมป์ ได้สัญญาณเอาต์พุตที่มีค่าความถี่เท่ากับกระแสข้างเคียงเท่ากับ 90 องศา และมีค่าความถี่ 232.132 kHz ซึ่งให้ผลตอบสนองของวงจรในสถานะคงตัวมีดังแสดงในรูปที่ 7

วงจรออสซิลเลเตอร์ชนิด 5 เฟสทำได้โดยการเพิ่มวงจรเลื่อนเฟสอีกหนึ่งขั้วให้กับวงจรออสซิลเลเตอร์ชนิด 4 เฟส ซึ่งให้ผลตอบสนองของกระแสเอาต์พุตที่มีความถี่ต่างกัน 72 องศา กับกระแสเอาต์พุตข้างเคียงและมีค่าความถี่ 155.4 MHz เมื่อใช้ค่ากระแสไบอัสเท่ากับ 80 ไมโครแอมป์ ค่าตัวเก็บประจุทุกตัวเท่ากับ 0.1 นาโนฟารัด ค่า  $R_s$  เท่ากับ 90 โอห์ม ค่า  $I_{sc}$  เท่ากับ 200 ไมโครแอมป์ ซึ่งรูปสัญญาณที่ออสซิลเลเตอร์ออกมาทั้ง 5 เฟสมีดังแสดงในรูปที่ 8

นอกจากนี้ได้ทดสอบหาความสัมพันธ์ระหว่างความถี่และกระแสไบอัสโดยเปรียบเทียบความถี่ที่คำนวณตามทฤษฎี และความถี่ที่ได้จากการเลียนแบบการทำงานดังแสดงในรูปที่ 9 ซึ่งเลียนแบบการทำงานโดยใช้วงจรออสซิลเลเตอร์ชนิด 3 เฟส ค่าตัวเก็บประจุเท่ากับ 0.1 นาโนฟารัดจะเห็นว่าความถี่ที่ได้จากการออสซิลเลตสามารถควบคุมได้ด้วยกระแสไบอัส อย่างไรก็ตามความถี่ของการออสซิลเลตที่ได้จากการเลียนแบบการทำงานจะมีค่าความผิดพลาดเกิด



—○— ความถี่ตามทฤษฎี  
—▲— ความถี่ที่ได้จากวงจรที่สร้างจากทรานซิสเตอร์เบอร์ QbreakN และ QbreakP  
—■— ความถี่ที่ได้จากวงจรที่สร้างจากทรานซิสเตอร์เบอร์ PR100 และ NR100

รูปที่ 9 แสดงกราฟเปรียบเทียบความถี่ตามทฤษฎีกับความถี่ที่ได้จากการออสซิลเลตในสถานะคงตัว

ขึ้นเนื่องจากความไม่เป็นอุดมคติของทรานซิสเตอร์ซึ่งจะพบว่าเมื่อใช้ทรานซิสเตอร์ เบอร์ QbreakN และ QbreakP ความถี่ของสัญญาณที่ได้ จะมีค่าใกล้เคียงกับความถี่ที่คำนวณตามทฤษฎี แต่เมื่อใช้ทรานซิสเตอร์ เบอร์ PR100 และ NR100 นั้น [10] ความถี่ของสัญญาณที่ได้จะมีค่า

ผิดพลาดค่อนข้างมากเมื่อกระแสไบอัสมีค่าสูงๆ ทั้งนี้คงมีสาเหตุเนื่องมาจากค่าตัวเก็บประจุที่แฝงอยู่ในตัวทรานซิสเตอร์เป็นสำคัญ

#### 4. รูปและวิจารณ์

บทความนี้นำเสนอวงจรออสซิลเลเตอร์แบบหลายเฟสที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยวงจรที่นำเสนอนั้นมีข้อดีคือ ทำงานในโหมดกระแส และสามารถปรับความถี่ของการออสซิลเลตได้โดยการปรับค่ากระแสไบอัสของวงจร CCCII นอกจากนี้วงจรมีข้อดีอื่นอีกคือ ใช้อุปกรณ์พาสซีฟน้อยและเงื่อนไขของการออสซิลเลตสามารถทำได้ง่าย การจำลองการทำงานของวงจรมันพบว่า เป็นไปตามหลักการที่ได้เสนอไว้เป็นอย่างดี และพบว่า ความถี่จากการออสซิลเลตจะมีค่าผิดพลาดไปจากค่าทางทฤษฎีเมื่อทรานซิสเตอร์ที่ใช้มีคุณสมบัติไม่เป็นไปตามอุดมคติ แต่อย่างไรก็ตามวงจรออสซิลเลเตอร์แบบหลายเฟสที่นำเสนอก็ยังคงรักษาความต่างเฟสของเอาต์พุตแต่ละสัญญาณไว้ได้อย่างถูกต้องเสมอและสามารถปรับค่าความถี่ได้ด้วยวิธีการปรับค่ากระแสไบอัสดังแสดงในรูปที่ 9 ดังนั้นวงจรจึงเป็นประโยชน์ในการนำไปประยุกต์ใช้งานอยู่ได้อย่างมาก

#### 5. เอกสารอ้างอิง

- [1] A. Rahman and S.E. Haque, "A simple three phase-phase variable -frequency oscillator," *Int. J. Electron.*, vol. 53, pp. 83-89, 1982.
- [2] R. Rabinovici, B.Z. Kaplan and D. Yardeni. "Fundamental topologies of three-phase LC resonators and their applications of oscillators," *Proc.Inst.Elec.Eng.*, vol. 140, pt.G, pp.148-154, 1993.
- [3] B.Z. Kaplan and S.T. Bachar, "A versatile voltage controlled three phase oscillators," *Int. J. Electron. contr. Instrum*, vol.IECI-26, pp. 192-195, 1979.
- [4] D. Stuurca, "On the multiphase symmetrical active-R oscillator," *IEEE Trans. Circuits Sys. II*, vol. 41, pp.156-158, 1994.
- [5] M.T. Abuelma'atti and M.A. Al-Qahtani, "A new Current Controlled Multiphase Sinusoidal Oscillator Using Translinear Current Conveyor," *IEEE Trans.Circuit Syst.II*, vol. 45, pp.881-885, 1998.
- [6] A.M. Soliman, "Theorems relating to port interchange in current mode CCII circuits," *Int.J.Electron.*, vol. 82, pp. 585-604, 1997.
- [7] A.Fabre, O.Saaid, F.Wiest and C.Boucheron, "High frequency applications base on a new current controlled conveyor," *IEEE Trans.Circuit Syst.I*, vol. 43, pp. 82-91, 1996.
- [8] MicroSim Corporation, "Circuit Analysis User's Guide for Microsoft Windows and Sun openWindows," Vers. 5.4, United states of America, 1993.
- [9] G.W. Robert and A.S. Sedra, "SPICE for Microelectronics Circuit," 3<sup>rd</sup>.ed., Fort Wort, Saunder, 1992.
- [10] D.R. Frey, "Log-domain filtering :an approach to current -mode filtering," *IEE Proc.-G*, vol. 140, pp. 406-416, 1993.
- [11] G.Massobrio and P.Antognetti, "Semiconductor Device Modeling With SPICE," 2<sup>nd</sup>.ed., McGraw-Hill.Inc, New York, 1993.



ISSN 0125-1724

วิศวกรรม

# ลาดกระบัง

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

## LADKRABANG ENGINEERING JOURNAL

ปีที่ 18 ฉบับที่ 3

กันยายน 2544

1. การระบุประเภทของฟอลต์บนสายส่งด้วยการแปลงเวฟเล็ต : ตอนที่ 1 ชั้นตอนการวิเคราะห์ พงษ์ศักดิ์ มากมิ่ง สิทธิโชค กิตติรัชตระกูล ศุภี บรรจงจิตร นีทัศน์ กฤษณจินดา สมชาติ จิรวិภากร 1
2. การระบุประเภทของฟอลต์บนสายส่งด้วยการแปลงเวฟเล็ต : ตอนที่ 2 กรณีศึกษา พงษ์ศักดิ์ มากมิ่ง สิทธิโชค กิตติรัชตระกูล ศุภี บรรจงจิตร นีทัศน์ กฤษณจินดา สมชาติ จิรวิภากร 7
3. การปรับปรุงเสถียรภาพของระบบไฟฟ้ากำลังแบบหลายเครื่องจักรด้วยตัวชดเชยกำลังไฟฟ้าแบบสถิตย์ที่ควบคุมด้วยฟuzzy logic ชนิดเฟสเฟลม กิตติ โพธิ์รัง มณฑล สีสัจจินดาไกรฤกษ์ 13
4. การทดสอบอุณหภูมิของหม้อแปลงไฟฟ้าเมื่อจ่ายโหลดแบบกระแสไม่เป็นเชิงเส้น อัฐวุฒิ วงศ์ใหญ่ ศุภี บรรจงจิตร นีทัศน์ กฤษณจินดา ปัญญา มาลีวัตร บุญเลิศ สือเฉย 19
5. การศึกษาอุปกรณ์หัวสายในระบบ 24 kV โดยใช้ EMPT และ ATPDraw พิเชษฐ์ มุมนิน มณฑล สีสัจจินดาไกรฤกษ์ 25
6. เครื่องกำจัดความถี่ต่ำโดยใช้น้ำเป็นตัวกลางร่วมกับระบบไฟฟ้า ศศิโรตม์ เกตุแก้ว ประภาส ไพรสุวรรณดา 31
7. การใช้ไฟแอลซีดีช่วยในการหาค่าความน่าเชื่อถือของเครื่องจักร วุฒิชัย กาญจนมา เชื้อ นกอยู่ กอบชัย เดชหาญ 37
8. การศึกษาเปรียบเทียบการหาเส้นโครงร่างภาพสองระดับโดยการแยกส่วนภาพ ทรงชัย วีระทิวาศ เหมพล กุดจอมศรี 43
9. การเพิ่มประสิทธิภาพของไปป์ไลน์คำสั่งด้วยการปรับปรุงวิธีการทำนายทางแยก จักรพันธ์ วชิรภานนท์ พัชรินทร์ กลิ่นซ้อน บรรจง ปิยะธำรง 49
10. การหาผลลัพธ์การตัดคำภาษาไทยแบบ Left Search Matching ด้วยวิธี N-gram ไพฑูรย์ บุชแจ้ง ชม กิมปาม 55
11. การออกแบบโครงข่าย ATM โดยใช้เงินคิกอัลกอริทึม ธนาวุฒิ อรุณ สุวิมล สิทธิชีวภาค เกียรติกร วงศ์โรจน์ภรณ์ 61
12. การออกแบบโปรแกรมเพื่อการควบคุมระดับน้ำในเขื่อนโดยใช้ระบบ SCADA กฤษณ์ อุ่นพิกุล กอบชัย เดชหาญ 66
13. การปรับปรุงโครงข่ายวิทยุส่งการเฉพาะกิจ วรภาพย์ อัครสมบูรณ์ กอบชัย เดชหาญ 72
14. ระบบแสดงผลระดับสัญญาณในพื้นที่บริการระบบโทรศัพท์พื้นฐานพกพาส่วนบุคคล กัทรพงษ์ ผาสุทธิกิจ พิเชษฐ์ ม่วงนวล สมยศ จุณณะปิยะ 77
15. การวิเคราะห์สมรรถนะของระบบ MT-CDMA โดยใช้ช่องสัญญาณการจางแบบนาคากามิ เจริญเกียรติ โพธิ์ชัยยะ กอบชัย เดชหาญ 82
16. การวิเคราะห์สมรรถนะของการไม่เข้ารหัสและการเข้ารหัส R-S ในระบบ DS-CDMA ชนิดโคซีเรนซ์แบบพีเอสเคโดยใช้ช่องสัญญาณเฟดดิ้งแบบนาคากามิ ณรงค์ศักดิ์ วิโรจวานิช กอบชัย เดชหาญ 88
17. การออกแบบติดตั้งสถานีฐานสำหรับระบบโทรศัพท์เคลื่อนที่ภาคพื้นดินในอนาคต ดุษฎี ภูทองไชย พิเชษฐ์ ม่วงนวล สมศักดิ์ มิตะดา 94
18. การศึกษาการสูญเสียในการแพร่กระจายคลื่นของสถานีฐานแบบไมโครเซลล์ของระบบ GSM ในเขตพื้นที่เมืองโดยพิจารณาจากค่าเบี่ยงเบนมาตรฐานเฉลี่ยและค่าลดทอนจากมุมอาคาร พิเชษฐ์ ม่วงนวล ดวิล พิงมา เจษฎา เพชรประเสริฐ ปราโมทย์ อนันต์วราพงษ์ 99
19. การวิเคราะห์อัตราบิดพลาตเฉลี่ยของระบบเซลล์อาร์แบบโคเรซึคเวนซิติแอมเบียนช่องสัญญาณที่มีการจางหายแบบเรย์ลี ธเนศ สังขะนนท์ สมยศ จุณณะปิยะ พิเชษฐ์ ม่วงนวล ปราโมทย์ อนันต์วราพงษ์ 105
20. วงจรบุตสแตรปู ไปซีมอส นอนอินเวอร์เตอร์ ที่คิกตาไฟเลี้ยง 1 โวลต์ ศิริวัฒน์ ลิ้มไพบูลย์ ชนิษฐา เสมะกนิษฐ กอบชัย เดชหาญ 111
21. วงจรควบคุมแอลกอฮอล์แบบโหมดแรงดันและกระแสรวมโดยใช้แหล่งจ่ายแรงดัน  $\pm 1$  โวลต์ด้วยเทคโนโลยี FG MOS ไพศาล มหบุญพาศัย กอบชัย เดชหาญ 117
22. วงจรกรองความถี่ต่ำผ่านอันดับที่ห้าชนิด Elliptic ที่ใช้กำลังงานต่ำ มนตรี คำเงิน สมยศ หารยาสุขสิน กอบชัย เดชหาญ สมยศ จุณณะปิยะ 123
23. วงจรกรองความถี่ชนิดไปควอดโหมดกระแสโดยใช้ CCIIs อัจฉรวรรณ เนิองนิศย์ แสงระวี ตั้งกุลบริบูรณ์ วิจิตรา เพ็ชรกิจ วิวัฒน์ กิรานนท์ 129
24. การขยายช่วงคุณสมบัติของวงจรตรวจจับเฟสและความถี่ในช่วง  $\pm 2\pi$  เรเดียน ด้วยวงจรโซเคลสลิปติเทคเตอร์ ธนา พรวิศนุกุล จกกล งามวิทย์ โยธิน เปรมปรามิรัชต์ 134

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# วงจรรองความถี่ชนิดไบควอดโรมดกระแสโดยใช้ CCIIs

## Current Mode Biquadratic Filter Using CCIIs

อัจฉราวรรณ เนื่องนิตย์\* แสงระวี คังกุลบริบูรณ์\* วิจิตรา เพ็ชรกิจ\*\* และวิวัฒน์ ภิรานนท์\*

\* คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

\*\* คณะวิศวกรรมศาสตร์ ภาควิชาวิศวกรรมอิเล็กทรอนิกส์ มหาวิทยาลัยสยาม

### บทคัดย่อ

บทความนี้นำเสนอวงจรรองความถี่ชนิดไบควอดโรมดกระแส ที่สร้างขึ้นโดยใช้ CCII แบบเอาต์พุตเดี่ยวสองชุด ร่วมกับ CCII แบบสามเอาต์พุตอีกหนึ่งชุด โดยวงจรรองที่เสนอมีสามอินพุตและหนึ่งเอาต์พุต มีข้อดีที่สามารถให้ผลตอบสนองความถี่เป็นกรองความถี่ต่ำผ่าน กรองความถี่สูงผ่าน กรองความถี่แถบผ่าน กรองความถี่แถบออก และกรองทุกความถี่ผ่านได้จากโครงสร้างวงจรร่วมกัน โดยไม่ต้องทำการคัดแปลงวงจรและไม่ต้องมีเงื่อนไขในการใช้ค่าของอุปกรณ์ใดๆ และสามารถปรับค่า  $Q$  ของวงจรได้อย่างอิสระ โดยไม่มีผลกระทบต่อค่า  $\omega_0$  และค่าอัตราขยายของวงจร นอกจากนี้วงจรที่เสนอยังใช้อุปกรณ์พาสซีฟที่ต่อลงกราวด์ทั้งหมด จึงมีความเหมาะสมที่จะนำไปสร้างเป็นวงจรรวมด้วย ผลการจำลองการทำงานของวงจรด้วยคอมพิวเตอร์ให้ผลสอดคล้องกับการวิเคราะห์ทางทฤษฎีเป็นอย่างดี

### Abstract

This paper presents the design of a current mode biquadratic filter using two single output CCII with a three outputs CCII. The proposed filter has three inputs and one output. It offers the realization of lowpass, highpass, bandpass, notch and allpass signals using the same configuration without any changes in the circuit topology and without requiring any component-matching conditions. The parameter  $Q$  can be independently controlled without disturbing  $\omega_0$  and gain of the filters. Moreover, the proposed circuit uses all grounded passive elements, therefore, it is suitable for integrated circuit implementation. The simulation results show good agreement with the theoretical analysis.

### 1. บทนำ

วงจรรองความถี่ชนิดไบควอดโรมดกระแส ที่สร้างขึ้นโดยใช้วงจรสายพานกระแสรุ่นที่สอง (CCII) และมีสามอินพุตและหนึ่งเอาต์พุต ที่มีสามารถให้ผลตอบสนองความถี่เป็นกรองความถี่ต่ำผ่าน กรองความถี่สูงผ่าน กรองความถี่แถบผ่าน กรองความถี่แถบออก และกรองทุกความถี่ผ่านโดยใช้โครงสร้างวงจรร่วมกัน ได้รับความสนใจในการทำวิจัยและมีการเสนอไว้มาแล้ว ดังบทความ [1-4] โดยวงจรที่เสนอในบทความ [1-3] มีข้อดีที่สามารถปรับค่า  $Q$  แยกจากค่า  $\omega_0$  ได้อย่างอิสระ (orthogonally tunable) แต่มีข้อจำกัดที่มีเงื่อนไขในการใช้ค่าอุปกรณ์ในกรณีที่นำไปประยุกต์ใช้เป็นวงจรรองความถี่ผ่าน อีกทั้งใช้จำนวนอุปกรณ์ค่อนข้างมาก ส่วนวงจรที่เสนอในบทความ [4] มีคุณสมบัติที่ดีกว่าวงจรที่เสนอในบทความ [1-3] นั่นคือ นอกจากจะมีคุณสมบัติที่สามารถปรับค่า  $Q$  แยกจากค่า  $\omega_0$  ได้อย่างอิสระแล้ว ยังไม่มี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เงื่อนไขในการใช้ค่าอุปกรณ์เมื่อนำวงจรไปประยุกต์ใช้เป็นวงจรกรองความถี่แบบต่างๆ และใช้จำนวนอุปกรณ์น้อยด้วย โคขวงจรที่เสนอใน [4] ใช้ CCII แบบเอาต์พุตเดี่ยว 3 ชุด ร่วมกับ CCII แบบสามเอาต์พุตอีกหนึ่งชุด และใช้อุปกรณ์พาสซีฟ ที่ต่อลงกราวด์ได้ทั้งหมด (ตัวเก็บประจุ 2 ตัว และตัวความต้านทาน 4 ตัว)

บทความนี้นำเสนอวงจรกรองความถี่ชนิดไบควอด โหมดกระแสแบบใหม่ขึ้น โดยวงจรมีคุณสมบัติคล้ายกับวงจรที่นำเสนอใน [4] กล่าวคือ สามารถให้ผลตอบสนองความถี่มาตรฐานได้ทั้ง 5 รูปแบบ สามารถปรับค่า  $Q$  ได้อย่างอิสระ โดยไม่ส่งผลกระทบต่อ  $\omega_0$  และอัตราขยายของวงจร และไม่มีเงื่อนไขในการใช้ค่าอุปกรณ์ในกรณีที่นำไปประยุกต์ใช้เป็นวงจรกรองความถี่แบบต่างๆ ซึ่งวงจรที่เสนอใช้ CCII แบบเอาต์พุตเดี่ยวสองชุด ร่วมกับ CCII แบบสามเอาต์พุตอีกหนึ่งชุด และใช้อุปกรณ์พาสซีฟที่ต่อลงกราวด์ได้ทั้งหมด (ตัวเก็บประจุ 2 ตัว และตัวความต้านทาน 4 ตัว) ซึ่งพบว่าข้อดีที่ใช้อุปกรณ์แอคทีฟน้อยกว่าวงจรที่เสนอใน [4] ในขณะที่ใช้อุปกรณ์พาสซีฟเท่ากัน

2. วงจรและการทำงาน

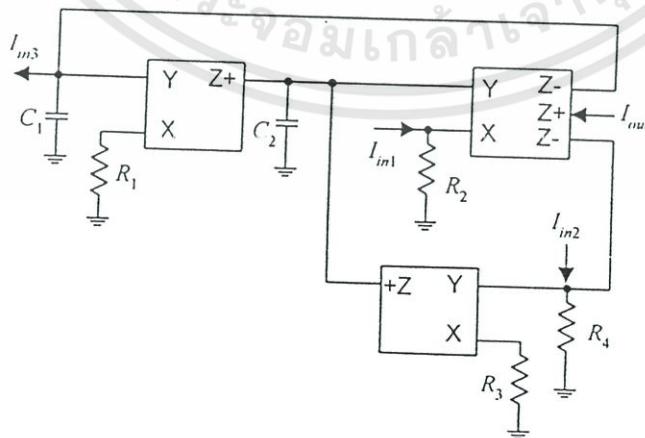
บทความนี้นำเสนอวงจรกรองความถี่ชนิดไบควอด โหมดกระแส ที่มีสามอินพุต และหนึ่งเอาต์พุต ซึ่งสร้างขึ้นโดยใช้ CCII แบบเอาต์พุตเดี่ยวสองชุด ร่วมกับ CCII แบบสาม

เอาต์พุตอีกหนึ่งชุด ตัวเก็บประจุและตัวความต้านทานที่ต่อลงกราวด์อย่างละ 2 ตัว และ 4 ตัว ตามลำดับ โดยแผนผังของวงจรกรองความถี่ที่นำเสนอในบทความนี้แสดงดังในรูปที่ 1 การวิเคราะห์การทำงานของวงจรในรูปที่ 1 นี้ ทำได้โดยอาศัยคุณสมบัติของ CCII ที่มีความสัมพันธ์ระหว่างค่าแวลที่ขั้ว X, Y และ Z เป็น  $I_Z = \pm I_X, I_Y = 0$  และ  $V_X = V_Y$  ดังรายละเอียดใน [5] ซึ่งจะได้ความสัมพันธ์ระหว่างกระแสเอาต์พุต  $I_{out}$  กับกระแสอินพุต  $I_{in1}, I_{in2}$  และ  $I_{in3}$  ของวงจรในรูปที่ 1 เป็นดังนี้

$$I_{out} = \frac{s^2 I_{in1} - s \frac{R_3}{C_2 R_2 R_4} I_{in2} + \frac{1}{C_1 C_2 R_1 R_2} I_{in3}}{s^2 + s \frac{R_3}{C_2 R_2 R_4} + \frac{1}{C_1 C_2 R_1 R_2}} \quad (1)$$

เมื่อสังเกตสมการที่ (1) นี้ จะพบว่าสามารถนำไปออกแบบเป็นวงจรกรองความถี่รูปแบบต่างๆ ได้ 5 รูปแบบ ทั้งนี้ขึ้นอยู่กับเงื่อนไขการป้อนกระแสอินพุต ซึ่งสามารถเขียนสรุปได้ดังนี้

- (1) ถ้า  $I_{in2} = I_{in3} = 0$  จะได้ว่าวงจรกรองความถี่สูงผ่านอันดับสองจาก  $I_{out}/I_{in1}$
- (2) ถ้า  $I_{in1} = I_{in3} = 0$  จะได้ว่าวงจรกรองความถี่แถบผ่านอันดับสองจาก  $I_{out}/I_{in2}$
- (3) ถ้า  $I_{in1} = I_{in2} = 0$  จะได้ว่าวงจรกรองความถี่ต่ำผ่านอันดับสองจาก  $I_{out}/I_{in3}$



รูปที่ 1 แผนผังของวงจรกรองความถี่ที่เสนอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- (4) ถ้า  $I_{in2} = 0$  และ  $I_{in1} = I_{in3} = I_{in}$  จะได้ว่าวงจรกรองความถี่แถบออกอันดับสองจาก  $I_{out}/I_{in}$
- (5) ถ้า  $I_{in1} = I_{in2} = I_{in3} = I_{in}$  จะได้ว่าวงจรกรองผ่านทุกความถี่อันดับสองจาก  $I_{out}/I_{in}$

จากสมการที่ 1 ทำให้ทราบว่าวงจรตามรูปที่ 1 สามารถให้ผลตอบสนองความถี่มาตรฐานได้ทั้ง 5 รูปแบบ จากโครงสร้างวงจรเดียวกัน โดยไม่ต้องทำการคิดแปลงวงจรใดๆ เลย และไม่มีเงื่อนไขในการใช้ค่าอุปกรณ์สำหรับการประยุกต์ใช้เป็นวงจรกรองความถี่แบบต่างๆ ด้วย

ค่าความถี่  $\omega_0$  ค่า  $Q$  และค่าอัตราขยาย  $H$  ของวงจรกรองความถี่ที่เสนอมีค่าเป็นดังนี้คือ

$$\omega_0 = \frac{1}{\sqrt{C_1 C_2 R_1 R_2}} \quad (2)$$

$$Q = \frac{R_3}{R_4} \sqrt{\frac{C_2 R_2}{C_1 R_1}} \quad (3)$$

และ

$$H = 1 \quad (4)$$

จากสมการ (2)-(4) นี้จะเห็นได้อย่างชัดเจนว่าสามารถปรับค่า  $Q$  ของวงจรโดยไม่มีผลกระทบต่อค่า  $\omega_0$  ได้ด้วย  $R_3$  และ/หรือ  $R_4$  และการปรับนี้ไม่ทำให้ค่าอัตราขยายของวงจรเปลี่ยนแปลงด้วย

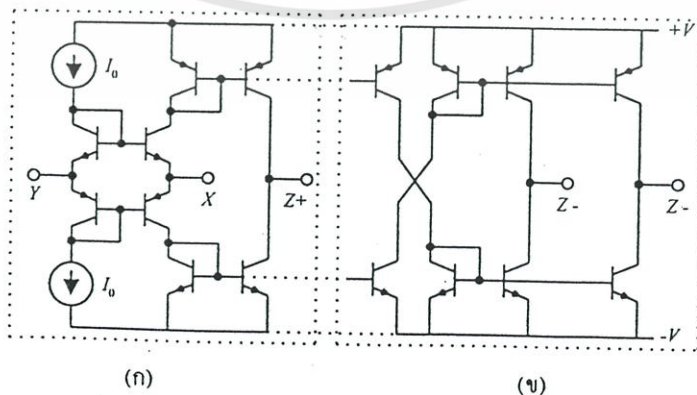
สำหรับค่าความไว (sensitivity) ของวงจรกรองความถี่ที่เสนอมีค่าเป็นดังนี้

$$\begin{aligned} S_{C_1}^{\omega_0} &= S_{C_2}^{\omega_0} = S_{R_1}^{\omega_0} = S_{R_2}^{\omega_0} = -\frac{1}{2} \\ S_{C_1}^Q &= -S_{C_2}^Q = S_{R_1}^Q = -S_{R_2}^Q = -\frac{1}{2} \\ S_{R_3}^Q &= -S_{R_4}^Q = 1 \\ S_{C_1}^H &= S_{C_2}^H = S_{R_1}^H = S_{R_2}^H = S_{R_3}^H = S_{R_4}^H = 0 \end{aligned} \quad (5)$$

จากสมการดังกล่าวนี้จะพบว่าค่าความไวของวงจรมีค่าคงที่และค่อนข้างต่ำ ดังนั้นผลกระทบอื่นเนื่องมาจากการเปลี่ยนแปลงของค่าอุปกรณ์จึงส่งผลให้เกิดการเปลี่ยนแปลงพารามิเตอร์ค่อนข้างต่ำ

### 3. ผลการจำลองการทำงาน

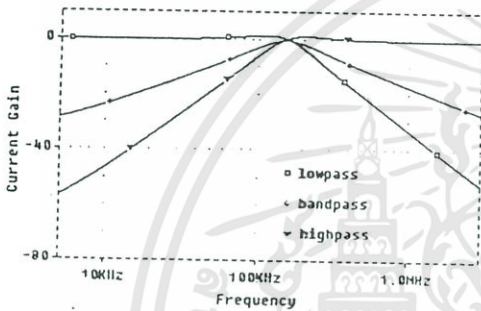
เพื่อเป็นการยืนยันการวิเคราะห์ตามทฤษฎีที่กล่าวมาข้างต้น ได้นำวงจรกรองความถี่ที่เสนอ มาจำลองการทำงานด้วยโปรแกรมคอมพิวเตอร์ โดยใช้ CCII ที่สร้างขึ้นจากวงจรทรานซิสเตอร์และวงจรสะท้อนกระแส [6] ดังแสดงในรูปที่ 2 (ก) ส่วน CCII แบบหลายเอาต์พุตที่ใช้ในการจำลองการทำงานของบทความนี้ทำโดยการนำส่วนของวงจรสะท้อนกระแสที่แสดงในรูปที่ 2(ข) มาต่อเพิ่มเข้าไป โดยเชื่อมต่อเบสของทรานซิสเตอร์ในวงจรสะท้อนกระแสเข้าด้วยกันตามเส้นประ



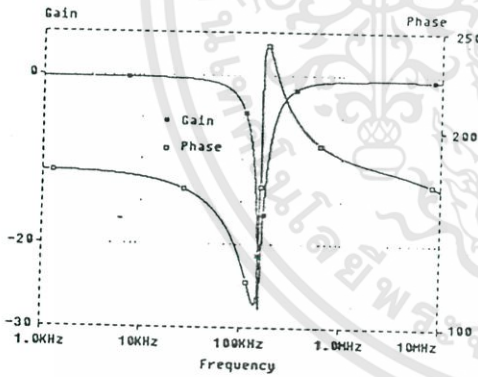
รูปที่ 2 ลักษณะของวงจร CCII ที่นำมาใช้ในการจำลองการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

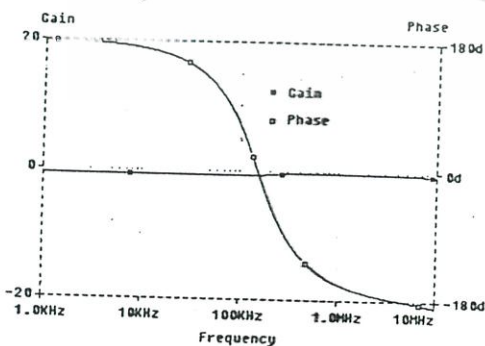
และในการจำลองการทำงานใช้ทรานซิสเตอร์ของไบโพลาร์ ทรานซิสเตอร์เบอร์ PR100(NPN) และ NR100(NPN) ซึ่งมีรายละเอียดอยู่ในเอกสารอ้างอิง [7] กระแสไบอัส  $I_0$  ที่จ่ายให้กับ CCII แต่ละตัวเท่ากับ  $250\mu A$  และใช้ไฟเลี้ยงวงจร  $\pm 2.5V$  ผลการจำลองของวงจรกรองความถี่ต่ำผ่าน กรองความถี่แถบผ่าน กรองความถี่สูงผ่าน กรองความถี่ออก และกรองผ่านทุกความถี่ได้ผลดังแสดงในรูปที่ 3 ซึ่งใช้  $C_1 = C_2 = 1nF$  และ  $R_1 = R_2 = R_3 = R_4 = 1k\Omega$



(ก) ผลตอบสนองของวงจรกรองความถี่ต่ำผ่าน กรองความถี่แถบผ่าน และกรองความถี่สูงผ่าน

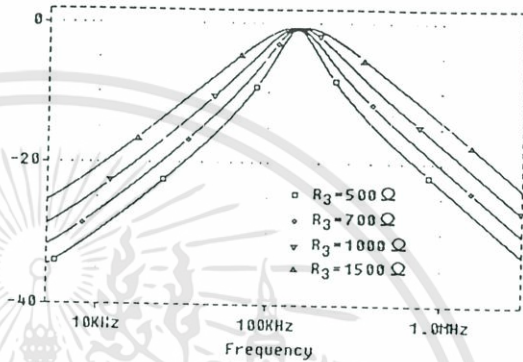


(ข) ผลตอบสนองของวงจรกรองความถี่แถบออก



(ค) ผลตอบสนองของวงจรกรองผ่านทุกความถี่ รูปที่ 3 ผลการจำลองการทำงานของวงจรกรองสัญญาณ

และเพื่อแสดงให้เห็นว่าวงจรที่เสนอนี้สามารถปรับค่า  $Q$  โดยไม่ส่งผลกระทบต่อค่า  $\omega_0$  และค่าอัตราขยายของวงจรได้ โดยการปรับค่า  $R_3$  หรือ  $R_4$  ดังนั้นในบทความนี้จึงได้จำลองการทำงานของวงจรโดยใช้  $R_3$  ที่มีค่าต่างๆ กันได้ผลดังแสดงในรูปที่ 4



รูปที่ 4 ผลการจำลองของวงจรกรองความถี่แถบผ่าน เมื่อ  $C_1 = C_2 = 1nF$  และ  $R_1 = R_2 = R_3 = R_4 = 1k\Omega$

เมื่อพิจารณาผลการจำลองการทำงานของวงจรที่ได้ทั้งหมดพบว่าผลการจำลองการทำงานในรูปที่ 3 นั้นช่วยยืนยันได้ว่าวงจรกรองความถี่ที่เสนอสามารถให้ผลตอบสนองความถี่มาตรฐานทั้ง 5 รูปแบบจากโครงสร้างวงจรเดียวกันได้ และสามารถปรับค่าแบนวิธหรือค่า  $Q$  ของวงจรที่เสนอได้โดยการปรับค่า  $R_3$  ซึ่งการปรับนี้ไม่มีผลทำให้ค่า  $\omega_0$  และค่าอัตราขยาย  $H$  ของวงจรเปลี่ยนแปลงไปแต่อย่างใด ดังผลที่ได้แสดงไว้ในรูปที่ 4 และยังพบว่าเมื่อค่า  $R_3$  มีค่าเพิ่มขึ้นก็จะทำให้ค่า  $Q$  มีค่าสูงขึ้นตามไปด้วยซึ่งสอดคล้องตามสมการที่ (3) และเป็นไปตามหลักการทางทฤษฎีเป็นอย่างดี

สำหรับข้อควรพิจารณาเพิ่มเติมในการนำ CCIIs ลักษณะนี้มาใช้ในการจำลองการทำงานคือความไม่เป็นอุดมคติของ CCIIs ที่เกิดจากค่าความต้านทานที่พอร์ท X หรือ  $R_X$  ของ CCIIs ซึ่งมีค่าเท่ากับ  $V_T/2I_0$  โดยที่  $V_T$  เป็นค่าแรงดันเชิงอุณหภูมิจึง และ  $I_0$  เป็นค่ากระแสไบอัสของ CCIIs ซึ่งจากความสัมพันธ์ของ  $R_X$  นี้ ทำให้ทราบว่าสามารถลดผลกระทบที่เกิดจาก  $R_X$  ได้ง่าย โดยการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เลือกค่ากระแสไบอัส  $I_0$  ให้มีค่ามากพอและทำให้เกิดค่า  $R_X$  ที่สามารถละลายได้นั้นเอง

#### 4. สรุป

บทความนี้ได้นำเสนอวงจรกรองสัญญาณโหมดกระแสที่มีสามอินพุต และหนึ่งเอาต์พุตที่สามารถให้ผลตอบสนองความถี่ได้ 5 รูปแบบกล่าวคือ กรองความถี่ต่ำผ่าน กรองความถี่สูงผ่าน กรองความถี่แถบผ่าน กรองความถี่แถบออก และกรองผ่านทุกความถี่ได้จากโครงสร้างวงจรเดียวกัน โดยใช้ CCII แบบเอาต์พุตเดี่ยว และแบบสามเอาต์พุต ประกอบกัน ซึ่งวงจรที่เสนอนี้สามารถใช้อุปกรณ์พาสซีฟที่ต่อลงกราวด์ได้ทั้งหมด และใช้อุปกรณ์แอคทีฟน้อยเมื่อเทียบกับวงจรในลักษณะเดียวกันที่ได้มีการเสนอมานี้แล้วดังในบทความ [1-4] ผลการจำลองการทำงานที่ได้ทั้งหมดก็ยืนยันได้ว่าสอดคล้องกับทฤษฎีเป็นอย่างดี

#### 5. เอกสารอ้างอิง

- [1] C.M. Chang and P.C. Chen, "Universal Active Current Filter with Three Inputs and One Output Using Current Conveyors," *Int.J.Electronics*, Vol.71, No.5., pp.817-819, 1991.
- [2] C.M. Chang, "Universal Active Current Filter with Three Inputs and One Output Using Plus-Type CCII's," *Electronics Letters*, Vol.33, No.14., pp.1207-1208, 1999.
- [3] L. Peng, Y. He and M. Huang, "Universal Active Current-Mode Filter with Three Inputs and One Output Using Modified Current Conveyors," *The 2000 IEEE Asia-Pacific Conference on Circuits and Systems*, pp. 182-184, 2000.
- [4] P. Pawarangkoon and W. Kiranon, "Current-Mode Universal Filter with Three Inputs and One Output Using CCII+s," *International Analog VLSI Workshop, Bangkok, Thailand*, pp.103-106, 2001.
- [5] C. Toumazou, F.J. Lidgey and D.G. Haigh, *Analog IC Design: The Current Mode Approach*, London: Peter Peregrinus, 1990.
- [6] A. Fabre and M. Alami, "Universal Current Mode Biquad Implemented from Two Second Generation Current Conveyors," *IEEE Trans. Circuits and Systems—I*, Vol.42, No.7., pp. 881-885, 1995.
- [7] D.R. Fray, "Log-domain : an approach to current-mode filtering," *IEE Proceedings-G, Circuits, Devices and Systems*, Vol. 140, pp. 406-416, 1993.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

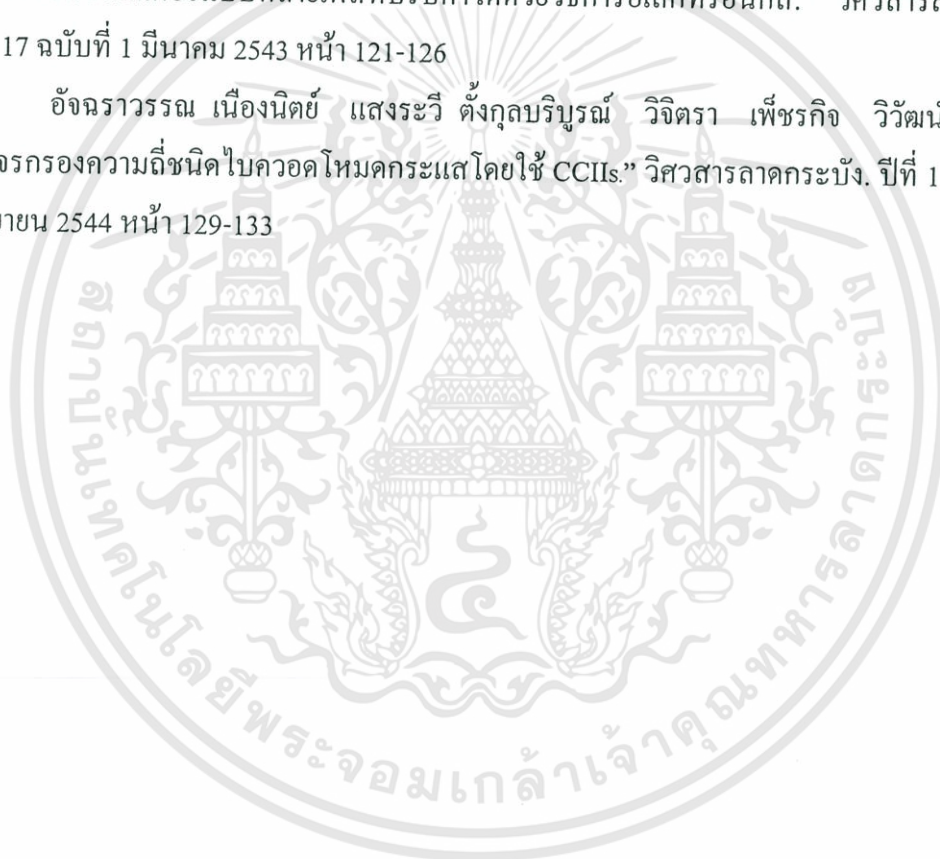
## ประวัติผู้เขียน

นางสาวแสงระวี ตั้งกุลบริบูรณ์ เกิดเมื่อวันที่ 29 ตุลาคม 2519 ที่จังหวัดศรีสะเกษ สำเร็จการศึกษาวิศวกรรมศาสตรบัณฑิต (วิศวกรรมโทรคมนาคม) จากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ปีการศึกษา 2542

### บทความที่ได้รับการตีพิมพ์

แสงระวี ตั้งกุลบริบูรณ์ อนุรี หล่อสวัสดิ์ศิริ วิภา แสงพิสิทธิ์ วลัยลักษณ์ ประสงค์สุข “วงจรออสซิลเลเตอร์แบบหลายเฟสที่ปรับค่าได้ด้วยวิธีการอิเล็กทรอนิกส์.” วิศวกรรมลาดกระบัง. ปีที่ 17 ฉบับที่ 1 มีนาคม 2543 หน้า 121-126

อัจฉราวรรณ เนื่องนิศย์ แสงระวี ตั้งกุลบริบูรณ์ วิจิตรา เพ็ชรกิจ วิวัฒน์ กิรานนท์ “วงจรกรองความถี่ชนิดไปควอดโหมคกระแสโดยใช้ CCIIs.” วิศวกรรมลาดกระบัง. ปีที่ 18 ฉบับที่ 3 กันยายน 2544 หน้า 129-133



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้