

วงจรมัลติเพล็กซ์ Memristor แบบลอยตัว
โดยใช้วงจรมัลติเพล็กซ์กระแสชนิดปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์

FLOATING MEMRISTOR EMULATOR CIRCUIT USING ELECTRONICALLY
TUNABLE SECOND GENERATION CURRENT CONVEYORS



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2562

KMITL-2019-EN-M-010-112

วงจรถ่ายโอนสัญญาณ Memristor แบบลอยตัว
โดยใช้วงจรถ่ายโอนกระแสชนิดปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์

FLOATING MEMRISTOR EMULATOR CIRCUIT USING ELECTRONICALLY
TUNABLE SECOND GENERATION CURRENT CONVEYORS



ณัฐกร บุญตัน
NATTAKORN BOONTAN

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2562

KMITL-2019-EN-M-010-112

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FLOATING MEMRISTOR EMULATOR CIRCUIT USING ELECTRONICALLY
TUNABLE SECOND GENERATION CURRENT CONVEYORS



A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN TELECOMMUNICATIONS ENGINEERING
FALCULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
2019
KMITL-2019-EN-M-010-112

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2019

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	วงจรถ่ายโอนสัญญาณ Memristor แบบลอยตัวโดยใช้วงจรถ่ายโอนกระแสชนิดปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์
นักศึกษา	นายณัฐกร บุญตัน
รหัสประจำตัว	57601146
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมโทรคมนาคม
พ.ศ.	2562
อาจารย์ที่ปรึกษาวิทยานิพนธ์	รศ.ดร.มนตรี คำเงิน

บทคัดย่อ

วิทยานิพนธ์นี้นำเสนอวงจรถ่ายโอนสัญญาณ Memristor แบบลอยตัวที่ปรับค่าได้ด้วยกระแส โดยใช้วงจรถ่ายโอนกระแสที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์ วงจรที่นำเสนอสามารถสร้างได้จากอุปกรณ์ที่หาซื้อได้ คือ วงจรขยายความนำถ่ายโอน (OTA) ไอซี LM13600 วงจรคูณสัญญาณ (AD833) ตัวเก็บประจุ และ ตัวต้านทาน ดังนั้นคุณสมบัติของอุปกรณ์ Memristor แบบลอยตัวจึงสามารถศึกษาได้ทั้งในแบบจำลองการทำงานด้วยคอมพิวเตอร์ และการทดลองจากอุปกรณ์จริง โดยใช้อุปกรณ์ชนิดเดียวกัน วงจร OTA จะถูกนำมาใช้สร้างเป็นวงจร ECCII ซึ่งเป็นส่วนสำคัญของวิทยานิพนธ์นี้ พฤติกรรมของ Titanium Dioxide (TiO_2) Memristor ที่สร้างได้จากห้องทดลองของ Hewlett-Packard จะถูกเลียนแบบโดยใช้วงจรถ่ายโอน Memristor ที่สร้างจาก ECCII วงจรถ่ายโอน Memristor ที่นำเสนอสามารถสร้างได้จากอุปกรณ์ที่มีราคาไม่แพง และสามารถหาซื้อได้ คุณสมบัติประจำตัวของ Memristor ที่ขึ้นอยู่กับความถี่ (frequency-dependent pinched hysteresis loop) ของวงจรถ่ายโอน สามารถปรับปรุงได้โดยปรับค่าตัวเก็บประจุ ปรับค่าตัวต้านทาน และ ปรับค่าอัตราขยายกระแสของวงจร ECCII คุณสมบัติการทำงานของวงจรถ่ายโอนสามารถยืนยันได้ทั้งผลการจำลองการทำงานด้วยโปรแกรม PSPICE และการทดลองบนอุปกรณ์จริง

คำสำคัญ

วงจรถ่ายโอน Memristor แบบลอยตัว วงจรไม่เป็นเชิงเส้น วงจรขยายความนำถ่ายโอนย้าย วงจรถ่ายโอนกระแสที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์

Thesis	Floating Memristor Emulator Circuit Using Electronically Tunable Second Generation Current Conveyors
Student	Mr. Nattakorn Boontan
Student ID	57601146
Degree	Master of Engineering
Program	Telecommunications Engineering
Year	2019
Thesis Advisor	Assoc. Prof. Dr. Montree Kumngern

ABSTRACT

This thesis presents a current-controlled floating memristor emulator circuits based on electronically tunable second-generation current conveyors (ECCIs). The proposed circuit can be realized using commercially available integrated circuits OTA (LM13600), analog multiplier (AD633), capacitor and resistors. Therefore, the characteristic of floating memristor emulator can be studied both simulation and breadboard experiment with the same active and passive components. The OTA will be used to realize ECCI which is the main advantage of this thesis. The behavior of a titanium dioxide (TiO_2) memristor model of Hewlett-Packard laboratories has been imitated in the form of emulator circuit using ECCIs. The hardware of proposed memristor emulator can be built using low cost devices that found in the market. The frequency-dependent pinched hysteresis loop of proposed memristor emulator circuits can be updated by changing the value of capacitance, the value of resistance and the value of current gain of current conveyor. The functionality of the proposed circuits can be confirmed simultaneously both PSPICE simulation and experiment tests.

Keyword:

Floating memristor emulator, nonlinear circuit, operational transconductance amplifier (OTA), electronically tunable second-generation current conveyors (ECCI)

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ด้วยความช่วยเหลือจากบุคคลหลายฝ่าย โดยเฉพาะอย่างยิ่งอาจารย์ที่ปรึกษา รศ.ดร.มนตรี คำเงิน ที่คอยให้คำปรึกษาแนะนำ และช่วยเหลืออย่างเต็มที่ ขอขอบคุณคณะอาจารย์คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ช่วยเหลือให้ให้คำแนะนำเป็นอย่างดี ซึ่งเป็นประโยชน์ต่อการศึกษาวิจัยเป็นอย่างมาก ผู้วิจัยหวังเป็นอย่างยิ่งว่าการวิจัยนี้สามารถนำไปใช้เป็นแนวทางสำหรับวงจรรีเลย์ทรอนิกส์ซึ่งอาศัยอุปกรณ์อันเป็นทางการของ Memristor เพื่อประโยชน์ในการพัฒนาต่อไป

สำหรับคุณงามความดีอันใดที่เกิดจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอมอบให้กับบุพการีซึ่งเป็นที่รักและเคารพยิ่ง ตลอดจนครูอาจารย์ที่เคารพทุกท่านที่ได้ประสิทธิ์ประสาทวิชาความรู้และถ่ายทอดประสบการณ์ที่ดีให้แก่ข้าพเจ้า

ณัฐกร บุญตัน



สารบัญ

หน้า

บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	VI
สารบัญรูป.....	VII
บทที่ 1 บทนำ.....	1
1.1 ที่มาและความสำคัญของปัญหา.....	1
1.2 จุดประสงค์การวิจัย	2
1.3 สมมุติฐานการวิจัย.....	2
1.4 ขอบเขตของการวิจัย.....	2
1.5 ประโยชน์ที่คาดว่าจะได้รับ.....	2
1.6 กรอบแนวความคิดในการวิจัย	2
1.7 ประโยชน์ที่คาดว่าจะได้รับ.....	2
บทที่ 2 หลักการและอุปกรณ์ที่ใช้ในงานวิจัย.....	3
2.1 ประวัติความเป็นมาของ Memristor	3
2.2 คุณสมบัติและพฤติกรรมทางไฟฟ้าของ Memristor	5
2.3 การประยุกต์ใช้ Memristor	7
2.4 วงจรขยายความนำถ่ายไอออน.....	7
2.5 วงจรสายพานกระแสยุคที่สอง	9
2.6 วงจรสายพานกระแสที่ปรับค่าโดยวิธีทางอิเล็กทรอนิกส์	11
2.7 วงจรคุณสมบัติสัญญาณ	15

สารบัญ (ต่อ)

หน้า

บทที่ 3 งานวิจัยในอดีต.....	17
3.1 วงจรจำลอง Memristor แบบอนาล็อกโดยตัวต้านทานปรับค่าตามแสง.....	17
3.2 วงจรจำลอง Memristor แบบลอยตัวโดยวงจรสายพานกระแสในยุคที่ 2.....	20
3.3 วงจรจำลอง Memristor โดยวงจร Differential Different Current Conveyor	21
บทที่ 4 วงจรจำลอง Memristor แบบลอยตัวที่นำเสนอ.....	24
4.1 วงจรจำลอง Memristor ที่นำเสนอ.....	24
4.2 การจำลองการทำงาน.....	27
4.3 การทดลองการทำงาน.....	30
บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ.....	34
5.1 สรุปผล.....	34
5.2 ข้อดีของวงจรจำลองอุปกรณ์ Memristor โดยใช้วงจร ECCII	34
5.3 ข้อเสนอแนะ	35
เอกสารอ้างอิง.....	36
ประวัติผู้เขียน.....	39

สารบัญตาราง

ตารางที่	หน้า
3.1 แสดงค่าอุปกรณ์ต่างในวงจรจำลอง Memristor แบบ DDCC ณ ย่านความถี่ต่างๆ [25]	23
4.1 ค่าพารามิเตอร์ของวงจร ECCII ที่ใช้ในวิทยานิพนธ์.....	23



สารบัญรูป

รูปที่	หน้า
2.1 อุปกรณ์ทางไฟฟ้าพื้นฐาน [1]	3
2.2 Memristor TiO_2 ซึ่งถูกออกแบบโดยทีมนักวิจัย Hewlett-Packard (HP) [1].....	4
2.3 พฤติกรรมของ Memristor TiO_2 เมื่อมีกระแสไหลผ่าน [31].....	5
2.4 คุณสมบัติกระแสไฟฟ้าและแรงดันเทียบกับเวลาของอุปกรณ์สองขั้วพื้นฐาน [30].....	6
2.5 คุณสมบัติกระแสไฟฟ้าเทียบกับแรงดันของอุปกรณ์สองขั้วพื้นฐาน [30]	6
2.6 สัญลักษณ์และวงจรเสมือนของวงจร OTA	8
2.7 วงจรขยายความนำถ่ายโอน OTA ไอซีเบอร์ LM13600N [34].....	9
2.8 วงจรสายพานกระแสยุคที่สอง	10
2.9 สัญลักษณ์วงจรสายพานกระแสยุคที่ปรับค่าโดยวิธีทางอิเล็กทรอนิกส์	11
2.10 วงจรสายพานกระแส CCII.....	12
2.11 วงจรสายพานกระแส ECCII [32]	12
2.12 วงจร ECCII ที่สร้างจากวงจร OTA ที่ใช้ในวิทยานิพนธ์ [29].....	13
2.13 สัญลักษณ์วงจร ECCII ที่ใช้ในวิทยานิพนธ์.....	13
2.13 โครงสร้างวงจรคุณ AD633	15
3.1 วงจรจำลอง Memristor โดย LDR [34].....	18
3.2 พฤติกรรมของวงจรจำลอง Memristor แบบ LDR ณ ค่าความถี่ที่ต่างกัน [33].....	18
3.3 พฤติกรรมของวงจรจำลอง Memristor แบบ LDR ณ แอมพลิจูดของสัญญาณอินพุตที่ต่างกัน [33]	19
3.4 พฤติกรรมของวงจรจำลอง Memristor แบบ LDR บนอุปกรณ์จริง ที่แอมพลิจูดสัญญาณอินพุตเป็น 0.8 V ณ ค่าความถี่ 5Hz และ 10 Hz ตามลำดับ [33]	19
3.5 พฤติกรรมของวงจรจำลอง Memristor แบบ LDR บนอุปกรณ์จริง ที่ความถี่ 5Hz โดยแอมพลิจูด สัญญาณอินพุตเป็น 0.8 V และ 0.4 V ตามลำดับ [33]	19
3.6 วงจรจำลอง Memristor แบบลอยตัวโดยวงจรสายพานกระแสในยุคที่ 2 [24].....	20

สารบัญรูป(ต่อ)

รูปที่	หน้า
3.7 Pinched hysteresis loop ที่ความถี่ต่างๆ ของวงจรจำลอง Memristor แบบลอยตัวโดยวงจร สายพานกระแสในยุคที่ 2 ก.) ความถี่ 16 Hz ข.) ความถี่ 100Hz ค.) ความถี่ 20.2 kHz [24]	21
3.8 วงจรจำลอง Memristor โดย DDCC แบบ Decremental [25]	22
3.9 วงจรจำลอง Memristor โดย DDCC แบบ Incremental [25].....	22
3.10 Pinched hysteresis loop ที่ความถี่ต่างๆ ของวงจรจำลอง Memristor โดย DDCC [25].....	23
4.1 วงจรจำลอง Memristor แบบ Incremental	25
4.2 ผลการจำลองคุณสมบัติ pinched hysteresis loop ของวงจรจำลอง Memristor ที่นำเสนอ ที่ความถี่ต่างๆ	28
4.3 ผลการทดลองคุณสมบัติ pinched hysteresis loop ของวงจรจำลอง Memristor ที่นำเสนอเมื่อป้อน ความถี่ 1 kHz และปรับค่า k_{21} เป็นค่าต่างๆ.....	29
4.4 ผลการทดลองคุณสมบัติความสัมพันธ์ของ $v_{AB}(t)$ และ $v_{M3}(t)$ เทียบกับเวลา ของวงจรจำลอง Memristor ที่นำเสนอเมื่อป้อนความถี่ 1 kHz.....	30
4.5 ผลการจำลองคุณสมบัติ pinched hysteresis loop ของวงจรจำลอง Memristor ที่นำเสนอที่ความถี่ 1 kHz เมื่อค่า k_{12} และ k_{21} เท่ากับ 1	31
4.6 การทดลอง Memristor นำเสนอ (ก) วงจรในบอร์ดทดลอง (ข) การวัดสัญญาณ.....	32
4.7 ผลการทดลองแสดง pinched hysteresis loop ที่ความถี่ 1 kHz	33

บทที่ 1

บทนำ

1.1 ที่มาและความสำคัญของปัญหา

จากความสำเร็จของทีมนักวิจัยของ Hewlett-Packard (HP) Laboratories ในการผลิต Memristor โดย ไทเทเนียมไดออกไซด์ TiO_2 [1] ในปี ค.ศ. 2008 โดยการออกแบบในระดับนาโนสเกลของแผ่นฟิล์มไทเทเนียมไดออกไซด์ขนาดบาง โดยการประกบกันของส่วนที่มีการโดปออกไซด์ และไม่มีการโดปออกไซด์ Memristor เป็นอุปกรณ์ไฟฟ้าแบบไม่เป็นเชิงเส้น ซึ่งอาศัยคุณสมบัติความไม่เป็นเชิงเส้นของความสัมพันธ์ระหว่างประจุและฟลักซ์ โดย Memristor มีคุณสมบัติเฉพาะตัวคือเป็นอุปกรณ์ที่ค่าความต้านทานคงที่และขึ้นอยู่กับกระแสที่ได้เคยไหลผ่านตัวมันในอดีต ตรงกันกับการนิยามของ Leon Chua [2] ตั้งแต่ปี ค.ศ. 1971 แต่ยังคงเป็นที่คลุมเครือของเหล่านักวิจัยตลอดมา จนกระทั่งทีมนักวิจัยจาก HP Laboratories [1] ได้ประกาศถึงความมีตัวตนของอุปกรณ์นี้ แม้ว่า Memristor ได้มีการเริ่มใช้งานอย่างแพร่หลายในวงจรทางไฟฟ้าต่าง ๆ ดังตัวอย่าง [3]–[11]

แต่ในทุกวันนี้เป็นที่น่าเสียดายที่ Memristor ยังไม่มีการวางจำหน่ายในท้องตลาดอย่างเป็นทางการ แต่การศึกษาพฤติกรรมของ Memristor เป็นเรื่องที่สำคัญยิ่งเนื่องจากมีการคาดการณ์ว่า Memristor จะเข้ามามีบทบาทกับเทคโนโลยีในอนาคตเป็นอย่างมาก จะเห็นได้ว่ามีงานวิจัยจำนวนมากที่นำเสนอโมเดลของ Memristor ที่อาศัยพฤติกรรมของ Memristor แบบ TiO_2 โดยการจำลองผ่าน SPICE/PSICE simulation [12]–[18] แม้ว่ามาโครโมเดลเหล่านี้จะสามารถจำลองพฤติกรรมของ Memristor แต่อย่างไรก็ตามมาโครโมเดลเหล่านี้ยังมีข้อจำกัดตรงที่ ไม่มีการนำเอาค่า Parasitic element มาคำนวณรวมด้วย ต่อมาวงจรจำลอง Memristor ที่สร้างโดยอุปกรณ์ทางไฟฟ้าแบบพื้นฐานได้ถูกนำเสนอ [19]–[24] แต่บางวงจรจำลองมีความยุ่งยากซับซ้อน อีกทั้งยังมีข้อจำกัดเมื่อเชื่อมต่อกับอุปกรณ์อื่นว่าจะเป็นแบบขนานหรืออนุกรม และเมื่อในเร็ว ๆ นี้มีการนำเสนอวงจรจำลอง Memristor ที่ออกแบบโดย CMOS [25]–[26] แต่ก็ยังเป็นเพียงแค่การจำลองผ่านโมเดลจำลองปราศจากการทดลองบนอุปกรณ์จริงบนวงจรทดลองเหล่านั้น ดังนั้นวงจรจำลอง Memristor ที่จะถูกเสนอขึ้นในบทความนี้ จึงออกแบบโดยการใช้วงจรรวม Integrated Circuit (IC) และอุปกรณ์ทางไฟฟ้าพื้นฐานที่มีวางจำหน่ายอย่างเป็นทางการทั่วไปตามท้องตลาด Operational Transconductance Amplifier (OTA) ถูกใช้ออกแบบเป็นวงจรสายพานกระแสแบบปรับค่าโดยวิธีทางอิเล็กทรอนิกส์ (Electronically tunable second – generation current conveyor: ECCII) และนำมาซึ่งวงจรจำลอง Memristor แบบลอยตัว ที่จะนำเสนอต่อไปนี้ ดังนั้นวงจรจำลองนี้จึงสามารถสร้างได้ทั้งการจำลองโมเดลผ่านคอมพิวเตอร์ และการทดลองบนอุปกรณ์จริง

1.2 จุดประสงค์การวิจัย

เนื่องจากอุปกรณ์ Memristor ยังไม่มีการวางจำหน่ายในท้องตลาดอย่างเป็นทางการ อันนำมาซึ่งจุดประสงค์ของงานวิจัยดังต่อไปนี้

- 1.2.1 เพื่อศึกษาพฤติกรรมของ Memristor จากอุปกรณ์จำลอง
- 1.2.2 เพื่อนำเสนออุปกรณ์จำลองพฤติกรรม Memristor ที่ประกอบด้วยอุปกรณ์ไฟฟ้าที่เผยแพร่และจำหน่ายอย่างเป็นทางการ อันนำไปสู่การพัฒนาต่อยอดเป็นวงจรทางไฟฟ้าอื่น ๆ ต่อไป

1.3 สมมติฐานการวิจัย

วงจรจำลองนี้สามารถจำลองพฤติกรรมของ Memristor ตามหลักการ “Pinched Hyteresis loop” ได้ทั้งการจำลองโมเดลผ่านคอมพิวเตอร์ และการทดลองบนอุปกรณ์จริง

1.4 ขอบเขตของการวิจัย

- 1.4.1 งานวิจัยนี้ดำเนินงานวิจัยและทำการทดลองโดยอาศัยอุปกรณ์ทางไฟฟ้าแบบ Active และ Passive ที่เผยแพร่และจำหน่ายอย่างเป็นทางการ
- 1.4.2 งานวิจัยนี้ดำเนินงานวิจัยและทำการทดลองในรูปแบบของการจำลองโมเดลผ่านคอมพิวเตอร์โปรแกรม PSPICE และการทดลองบนอุปกรณ์จริง

1.5 ประโยชน์ที่คาดว่าจะได้รับ

- 1.5.1 เพื่อศึกษาและเผยแพร่พฤติกรรมของ Memristor จากอุปกรณ์จำลอง
- 1.5.2 เพื่อเผยแพร่วงจรจำลอง Memristor อันประกอบด้วยอุปกรณ์ไฟฟ้าอันเป็นที่แพร่หลาย อันนำไปสู่การพัฒนาต่อยอดเป็นวงจรทางไฟฟ้าอื่น ๆ ต่อไป

1.6 กรอบแนวความคิดในการวิจัย

ศึกษาและออกแบบวงจรจำลอง Memristor ซึ่งสร้างจากอุปกรณ์ไฟฟ้าอันเป็นที่แพร่หลาย เพื่อแสดงพฤติกรรมของ Memristor ตามหลักการ “Pinched Hyteresis loop” ได้ทั้งการจำลองโมเดลผ่านคอมพิวเตอร์ และการทดลองบนอุปกรณ์จริง

1.7 นิยามศัพท์ที่ใช้ในการวิจัย

Memristor หมายถึง เมมริสเตอร์ มาจากคำว่า เมมโมรี บวก รีซิสเตอร์ กลายเป็น "ตัวต้านทานหน่วยความจำ" ซึ่งเป็นชิ้นส่วนอิเล็กทรอนิกส์แบบพาสซีฟไม่เป็นเชิงเส้นสองขั้วที่เกี่ยวข้องกับประจุไฟฟ้าและฟลักซ์แม่เหล็กไฟฟ้า อันมีพฤติกรรมที่สำคัญคือ “Pinched Hyteresis loop”

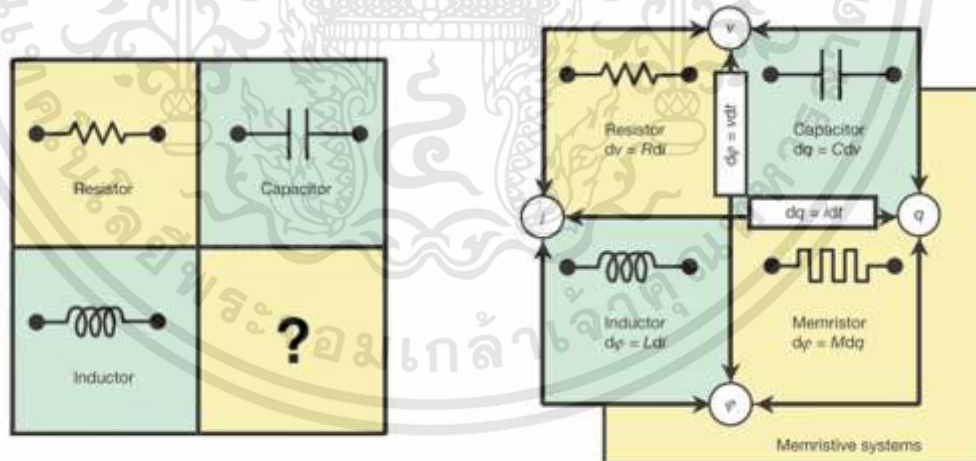
บทที่ 2

หลักการและอุปกรณ์ที่ใช้ในงานวิจัย

ในงานวิจัยครั้งนี้ ผู้วิจัยได้ทำการศึกษาแนวคิด ทฤษฎี เอกสาร รวมถึงงานวิจัยที่เกี่ยวข้องกับ วงจรแบบจำลอง Memristor โดย OTAs ลักษณะที่ใกล้เคียงกับงานวิจัยนี้ ซึ่งมีรายละเอียดตามลำดับ ดังนี้

2.1 ประวัติความเป็นมาของ Memristor

จากตามทฤษฎีของวงจรสองขั้วพื้นฐานทั้งสามมีความสัมพันธ์กับตัวแปรพื้นฐานได้แก่ กระแสไฟฟ้า แรงดัน ประจุ และการเชื่อมโยงฟลักซ์แม่เหล็ก โดยความหมายที่แท้จริงของ องค์ประกอบวงจรสามแบบพื้นฐานคือตัวต้านทาน (นิยามโดยความสัมพันธ์ระหว่างแรงดันและ กระแสไฟฟ้า) ตัวเหนี่ยวนำ (นิยามโดยความสัมพันธ์ระหว่างการเชื่อมโยงฟลักซ์และกระแสไฟฟ้า) และตัวเก็บประจุ (กำหนดโดยความสัมพันธ์ระหว่างประจุและแรงดัน) ความสัมพันธ์เดียวกันนั้นยัง ไม่ได้กำหนดความสัมพันธ์ระหว่างการเชื่อมโยงฟลักซ์และประจุ ซึ่งจากมุมมองเชิงตรรกะและในความเป็นจริงมันเป็นสิ่งจำเป็นเพื่อประโยชน์ในการยืนยันการมีอยู่ขององค์ประกอบวงจรสองขั้วพื้นฐานที่สี่ [2]

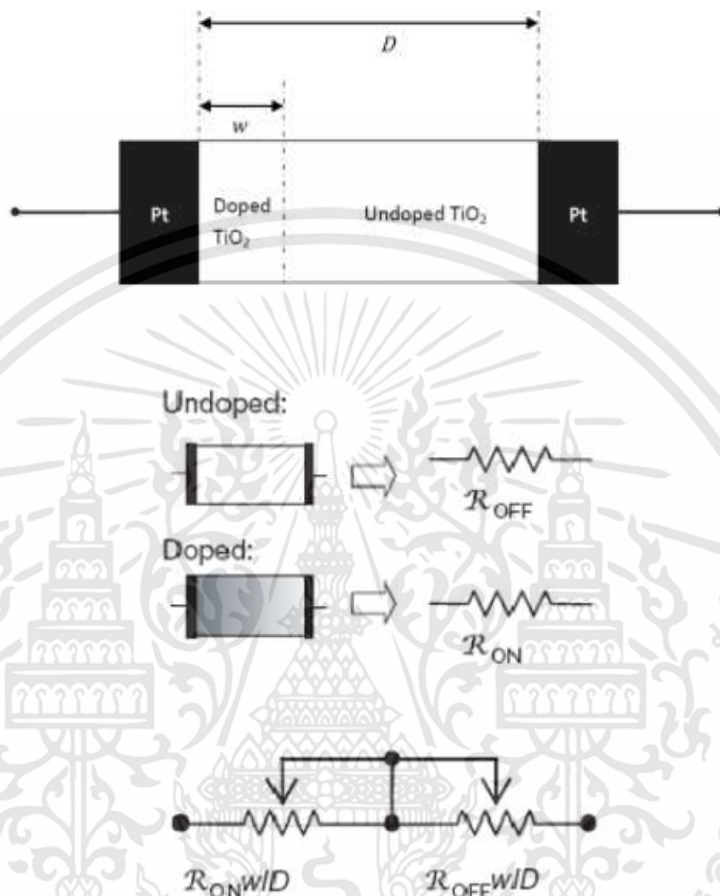


รูปที่ 2.1 อุปกรณ์ทางไฟฟ้าพื้นฐาน [1]

Memristor เป็นองค์ประกอบวงจรสองขั้วพื้นฐานแบบใหม่ที่เรียกว่า ตัวต้านทานหน่วยความจำ แสดงความสัมพันธ์ระหว่างการเชื่อมโยงฟลักซ์แม่เหล็กและประจุไฟฟ้า ซึ่งมีพื้นฐานเป็นหนึ่งใน องค์ประกอบของวงจรสองขั้วพื้นฐานทางไฟฟ้า ที่มีอยู่ได้แก่ ตัวต้านทาน ตัวเหนี่ยวนำ และตัวเก็บ ประจุดังแสดงในรูปที่ 2.1 โดยวงจร Memristor แบบ Active วงจรแรกถูกนำเสนอโดย L.O. Chua

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

[2] ต่อมาในปี ค.ศ. 2008 โดยทีมนักวิจัยของบริษัท Hewlett-Packard (HP) ได้ออกแบบในระดับนาโนสเกลของแผ่นฟิล์มไทเทเนียมไดออกไซด์ (TiO_2) ขนาดบาง โดยการประกบกันของส่วนที่มีการโด๊ปออกไซด์ และไม่มีการโด๊ปออกไซด์ดังแสดงในรูป 2.2



รูปที่ 2.2 Memristor TiO_2 ซึ่งถูกออกแบบโดยทีมนักวิจัย Hewlett-Packard (HP) [1]

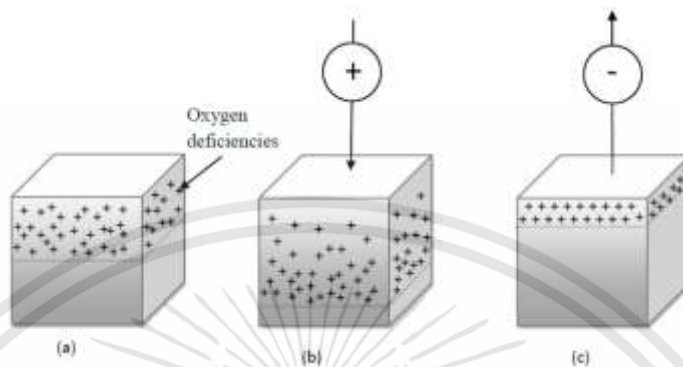
โดยโมเดล Memristor ของ HP นี้มีค่าความต้านทานที่ขึ้นอยู่กับ 2 ตัวแปรระหว่าง ส่วนที่ถูกโด๊ปออกไซด์จะมีค่าความต้านทานที่ต่ำ (R_{ON}) และส่วนที่ไม่ถูกโด๊ปออกไซด์จะมีค่าความต้านทานที่สูงกว่ามาก (R_{OFF}) ซึ่งเมื่อมีแรงดันตกคร่อมระหว่างโมเดลนี้จะทำให้ประจุไฟฟ้ามีการไหลผ่านระหว่างสองส่วนนี้ตามหลักการของการไหลของประจุไอออนซึ่งสามารถเขียนสมการได้เป็น (2.1)

$$v(t) = \left[R_{ON} \frac{W(t)}{D} + R_{OFF} \left(1 - \frac{W(t)}{D} \right) \right] i(t) \quad (2.1)$$

เมื่อ D คือความหนาของ TiO_2 ที่นำมาประกบกันทั้งสองส่วน และ W คือความหนาของบริเวณที่แผ่นฟิล์ม TiO_2 ที่ถูกโด๊ปออกไซด์ R_{ON} คือบริเวณที่มีค่าความต้านทานสูงของแผ่นฟิล์ม TiO_2 ปกติ และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

R_{OFF} คือค่าความต้านทานบริเวณที่ค่าความต้านทานต่ำของแผ่นฟิล์ม TiO_2 ที่ถูกโดปออกไซด์โดยโมเดล Memristor ของ HP มีคุณสมบัติเฉพาะตัวคือเป็นอุปกรณ์ที่ค่าความต้านทานคงที่และขึ้นอยู่กับกระแสที่ได้เคยไหลผ่านตัวมัน ตรงกันกับการนิยามของ Leon Chua [2]



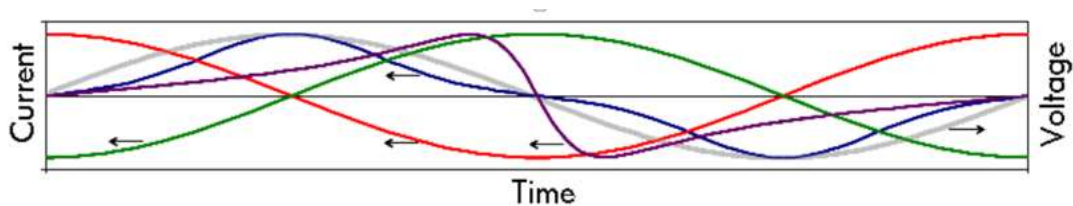
รูปที่ 2.3 พฤติกรรมของ Memristor TiO_2 เมื่อมีกระแสไหลผ่าน [31]

เมื่อมีการจ่ายแรงดันที่มีค่าบวกในส่วนบนของไทเทเนียมไดออกไซด์ที่มีการโดปออกไซด์ (TiO_{2-x}) ในรูปที่ 2.3 จะทำให้ประจุบวกแพร่หาไทเทเนียมไดออกไซด์ในส่วนที่ไม่มีการโดปออกไซด์ (TiO_2) ซึ่งเป็นผลให้ขอบเขตของทั้งสองมีการเปลี่ยนแปลงโดยส่วนของออกไซด์จะกินพื้นที่ส่วนที่ไม่มีการโดปออกไซด์เพิ่มมากขึ้นเป็นผลให้ค่าความนำไฟฟ้าของวัสดุ Memristor นี้เพิ่มมากขึ้นหรือกล่าวคือมีค่าแรงต้านทานไฟฟ้าลดลง และในทางกลับกันถ้ามีการจ่ายแรงดันที่มีค่าลบให้กับวัสดุนี้จะทำให้ประจุบวกวิ่งออกจากวัสดุไทเทเนียมไดออกไซด์ (TiO_2) นี้ซึ่งจะทำให้ค่าความนำไฟฟ้าของวัสดุไทเทเนียมไดออกไซด์นี้ลดลงหรือมีค่าแรงต้านทานไฟฟ้าเพิ่มมากขึ้น เมื่อหยุดจ่ายแรงดันให้กับวัสดุไทเทเนียมไดออกไซด์นี้ประจุออกไซด์จะคงตัวไม่มีการเคลื่อนย้าย ทำให้ขอบเขตของทั้งสองส่วนคงที่เปรียบเสมือนกับคุณสมบัติการจดจำกระแสที่เคยไหลผ่าน ซึ่งเป็นที่มาของเมมโมรี บวก รีซิสเตอร์

2.2 คุณสมบัติและพฤติกรรมทางไฟฟ้าของ Memristor

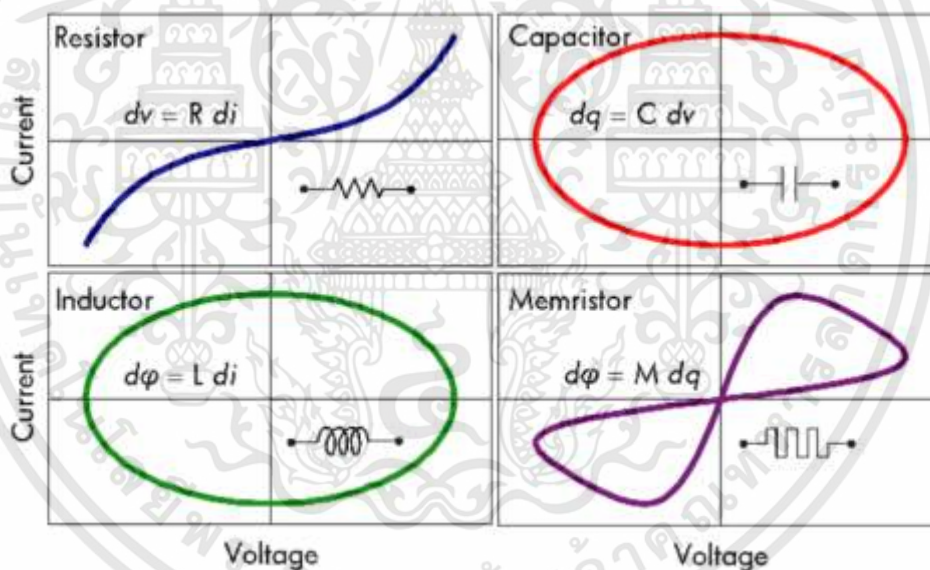
เมื่อตัวต้านทานคือความสัมพันธ์ระหว่างกระแสไฟฟ้าและแรงดัน ตัวเก็บประจุคือความสัมพันธ์ระหว่างประจุไฟฟ้าและแรงดัน และตัวเหนี่ยวนำคือความสัมพันธ์ระหว่างฟลักซ์แม่เหล็กไฟฟ้าและประจุ นอกจากนี้กระแสไฟฟ้าคือนิยามของการไหลของประจุไฟฟ้า ในขณะที่แรงดันคืออนุพันธ์ของการเปลี่ยนแปลงฟลักซ์แม่เหล็กไฟฟ้าตามกฎของฟาราเดย์ จากรูปที่ 2.4 แสดงถึงคุณสมบัติทางไฟฟ้าระหว่างกระแสไฟฟ้าและแรงดันเทียบกับเวลาของอุปกรณ์พื้นฐาน ตัวต้านทานแบบ Passive Nonlinear, ตัวเก็บประจุ, ตัวเหนี่ยวนำ, และ Memristor เมื่อป้อนแรงดันอินพุตเป็นคลื่นรูปซายน์ (สี่เหลี่ยม) ของอุปกรณ์พื้นฐานทั้ง 4 [30] เส้นกราฟสีน้ำเงินคือตัวต้านทานแบบ Passive Nonlinear เส้นกราฟสีแดงคือตัวเก็บประจุ เส้นกราฟสีเขียวคือตัวเหนี่ยวนำ และเส้นกราฟสีม่วงคือ Memristor

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 คุณสมบัติกระแสไฟฟ้าและแรงดันเทียบกับเวลาของอุปกรณ์สองขั้วพื้นฐาน [30]

ในส่วนของรูปที่ 2.5 แสดงความสัมพันธ์ของกระแสเทียบกับแรงดันเมื่อป้อนแรงดันอินพุตเป็นคลื่นรูปซายน์ ดังจะเห็นได้ว่า Memristor มีคุณลักษณะความสัมพันธ์ของกระแสเทียบกับแรงดัน โดยความชันในกราฟแสดงถึงค่าความต้านทานของ Memristor $M(t)$ ซึ่งจะเห็นได้ว่าค่าความชันของกราฟมีการเปลี่ยนแปลงเป็น Pinched Hysteresis Loop เมื่อ $i(t) = 0$ จะทำให้ $V(t) = 0$ หรือกล่าวเป็นคุณลักษณะ Zero crossing เมื่อสัญญาณอินพุตคือสัญญาณรูปซายน์



รูปที่ 2.5 คุณสมบัติกระแสไฟฟ้าเทียบกับแรงดันของอุปกรณ์สองขั้วพื้นฐาน [30]

พฤติกรรมของ Memristor สามารถอธิบายได้จากความสัมพันธ์ของ ฟลักซ์แม่เหล็กไฟฟ้า และประจุทางไฟฟ้า $f(\varphi_m(t), q_m(t)) = 0$ เมื่อกำหนดให้ตัวแปรใดตัวแปรหนึ่งในฟังก์ชันของเวลาสามารถแบ่ง Memristor ออกเป็น Memristor ที่ควบคุมโดยประจุทางไฟฟ้า (Charge-Controlled Memristor) ซึ่งสามารถเขียนเป็นฟังก์ชันของ $\varphi_m(t) = \varphi_m(q_m(t))$ และ Memristor ที่ควบคุมโดยฟลักซ์แม่เหล็กไฟฟ้า (Flux-Controlled Memristor) ซึ่งสามารถเขียนเป็นฟังก์ชันของ $q_m(t) =$

$q_m(\varphi_m(t))$ ซึ่งในที่นี้แรงดันตกคร่อม Memristor ที่ควบคุมโดยฟลักซ์แม่เหล็กไฟฟ้าจะสามารถกำหนดได้เป็น

$$v_M(t) = M(\varphi_m(t))i(t) \quad (2.2)$$

เมื่อกำหนดให้

$$M(\varphi_m(t)) = \frac{1}{W(\varphi_m(t))} \quad (2.3)$$

$$W(\varphi_m(t)) = \frac{dq_m(\varphi_m(t))}{d\varphi_m(t)} \quad (2.4)$$

2.3 การประยุกต์ใช้ Memristor

จากกฎของมัวร์ ได้กล่าวถึงปริมาณของทรานซิสเตอร์ในวงจรรีเลย์ทรอนิกส์จะเพิ่มขึ้นเป็นสองเท่าในทุกๆ สองปี ซึ่งกฎนี้อยู่มาตั้งแต่ถูกเผยแพร่ในปี 1965 อีกทั้งในภายหลังระยะเวลาถูกปรับเปลี่ยนเหลือเพียง 18 เดือนจากการทำนายโดยอินเทลสืบเนื่องจากความต้องการในท้องตลาดที่เติบโตอย่างต่อเนื่อง จึงจำเป็นต้องอาศัยเทคโนโลยีการลดขนาดของทรานซิสเตอร์แต่เป็นที่คาดการณ์ว่าสุดท้ายแล้วเทคโนโลยีของทรานซิสเตอร์จะสิ้นสุดลง เนื่องจากข้อจำกัดของกระบวนการผลิตทรานซิสเตอร์ให้มีขนาดเล็กลง จึงจำเป็นต้องคิดค้นอุปกรณ์อิเล็กทรอนิกส์ขนาดเล็กกว่าที่สามารถทำงานทดแทนหรือร่วมกับทรานซิสเตอร์ได้อย่างมีประสิทธิภาพ จากงานวิจัยโดย HP ในปี 1995 ได้ออกแบบอุปกรณ์ Memristor ในระดับนาโนสเกลซึ่งประกอบด้วยแผ่นฟิล์มไททานเนียมไดออกไซด์ขนาด 40 nm ทำงานเป็นสวิตช์ใน Crossbar Array ของแผ่นแพลตฟอร์มโดยจุดประสงค์เพื่อให้กฎของมัวร์สามารถยังอยู่ได้ต่อไป ซึ่งในขณะนั้นอุตสาหกรรมเซมิคอนดักเตอร์ถูกคาดการณ์ว่าจะไม่สามารถดำเนินต่อไปได้หลังจากปี 2010

ในอุตสาหกรรมคอมพิวเตอร์ คุณสมบัติหลักของ Memristor อุปกรณ์จะจดจำความต้านทานล่าสุดในขณะที่เมื่อแรงดันไฟฟ้าถูกปิด คุณสมบัติการจดจำความต้านทานนี้ทำให้เหมาะสำหรับนำไปใช้ในหน่วยความจำคอมพิวเตอร์ อีกทั้งยังสามารถใช้เป็นหน่วยความจำแบบไม่ลบเลือน หากคอมพิวเตอร์มีหน่วยความจำที่สร้างขึ้นโดยใช้ Memristor การถอดแบริ่งออกจากคอมพิวเตอร์จะไม่ทำให้หน่วยความจำหายไป เมื่อมีการเปิดคอมพิวเตอร์อีกครั้งหนึ่งคอมพิวเตอร์จะสามารถอ่านค่าจากตำแหน่งต่างๆ ของ Memristor ก่อนหน้าได้อย่างถูกต้อง ด้วยเทคโนโลยีนี้ Memristors สามารถแก้ปัญหาการสูญเสียความจำโดยไม่ตั้งใจเนื่องจากไฟฟ้าขัดข้อง

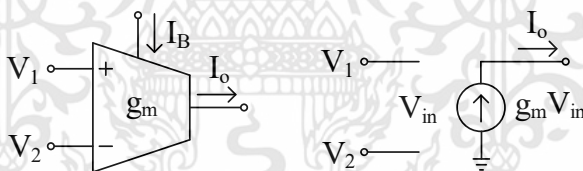
2.4 วงจรขยายความนำถ่ายโอน

วงจรขยายความนำถ่ายโอน หรือ OTA (operational transconductance amplifier) จัดเป็นวงจรขยายอีกชนิดหนึ่ง ซึ่งทำหน้าที่เปลี่ยนผันแรงดันเป็นกระแส จัดได้ว่าเป็นอุปกรณ์แบบแอ็กทิฟที่มี

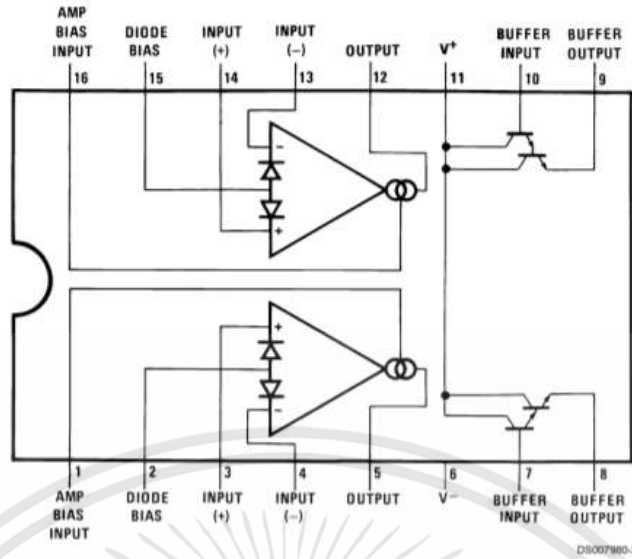
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานในลักษณะแรงดันควบคุมแหล่งจ่ายกระแส (Voltage controlled current source: VCCS) อัตราการเปลี่ยนแปลงค่าแรงดันไฟฟ้าเป็นกระแสไฟฟ้า เรียกว่า ค่าความนำถ่ายโอน (Transconductance) หรือ g_m โดยทั่วไป OTA จะสร้างขึ้นจากสารกึ่งตัวนำซึ่งอยู่ในรูปแบบของ วงจรรวมและมีคุณสมบัติพื้นฐานคือ มีค่าอินพุตอิมพีแดนซ์และเอาต์พุตอิมพีแดนซ์สูง ส่วนค่าความนำถ่ายโอนของ OTA สามารถควบคุมได้ โดยกระแสไบอัสจากภายนอก [30]

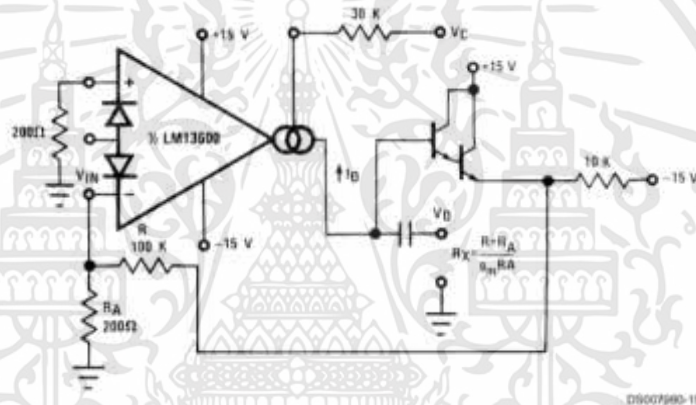
วงจร OTA จัดเป็นอุปกรณ์ไฟฟ้าแบบแอคทีฟซึ่งสามารถอาศัยพฤติกรรมทางไฟฟ้าแบบวงจรรวมตลอดทั้งกระแสและแรงดัน ซึ่งวงจร OTA ให้มีข้อดีในการให้คุณสมบัติในการปรับค่าทางอิเล็กทรอนิกส์ในวงจรประเภทเชิงเส้นและไม่เป็นเชิงเส้น อีกทั้งยังสามารถออกแบบได้โดยทั้งเทคโนโลยีของ CMOS และวงจรแบบไบโพลาร์ต่างๆ อย่างแพร่หลาย ซึ่งในการออกแบบวงจร OTA นี้ ไม่จำเป็นต้องใช้ตัวต้านทานในการออกแบบ ซึ่งทำให้มีความสะดวกอย่างมากต่อการออกแบบวงจร ไอซี ณ ปัจจุบันนี้วงจร OTA มีจำหน่ายเป็นไอซีสำเร็จรูปในท้องตลาดอย่างแพร่หลาย อาทิเช่น CA3080, LM13600N, LM13700N, OPA860, และ MAX435 อีกทั้งในโปรแกรมจำลองอย่าง PSpice Simulation ยังมีการนำไอซี OTA เหล่านี้ให้ผู้ที่ลองใช้ได้ศึกษาและทำการทดลองได้อย่างง่ายดายไม่ว่าจะเป็น LM13600, LM13700N (NATION SEMICONDUCTOR) และ MAX435 (MAXIM) ซึ่งทำให้วงจร OTA นี้สามารถถูกเข้าถึงได้อย่างง่ายดายทั้งการทดลองผ่านโปรแกรมจำลอง และการทดลองผ่านอุปกรณ์ไอซีที่มีจำหน่ายในท้องตลาดทั่วไป



รูปที่ 2.6 สัญลักษณ์และวงจรเสมือนของวงจร OTA



(ก)



(ข)

รูปที่ 2.7 วงจรขยายความนำถ่ายโอน OTA ไอซีเบอร์ LM13600N [34]

คุณสมบัติในอุดมคติของวงจร OTA สามารถเขียนเป็นสมการได้เป็น

$$I_o = g_m (V_1 - V_2) \tag{2.5}$$

โดย I_o คือกระแสในภาคเอาต์พุต g_m คือค่าความนำของวงจรขยายความนำถ่ายโอน ส่วน V_1 และ V_2 คืออินพุตของวงจร OTA ซึ่งค่าความนำของวงจร g_m สามารถควบคุมได้โดยกระแสไบอัสจากภายนอก รูปที่ 2.6 แสดงสัญลักษณ์วงจร OTA

เมื่อวงจร OTA ถูกสร้างด้วยไบโพลาร์ทรานซิสเตอร์ ค่าความนำของ OTA สามารถแสดงได้คือ

$$g_m = \frac{I_B}{2V_T} \tag{2.5}$$

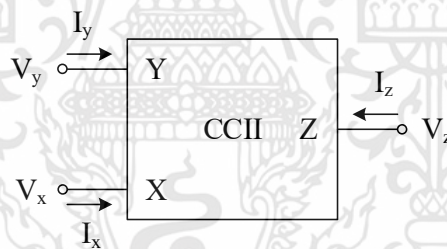
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ V_T คือ แรงดันความร้อน ซึ่งมีค่าเท่ากับ kT/q เมื่อ k คือค่าคงที่โบลท์แมนมีค่าเท่ากับ 1.38×10^{-23} J/°K, q คือ ค่าประจุไฟฟ้ามีค่าเท่ากับ 1.6×10^{-19} C และ T คือค่าอุณหภูมิสัมบูรณ์ในหน่วยองศาเซลเซียส ซึ่งที่อุณหภูมิห้อง 27°C จะได้ค่า V_T มีค่าประมาณ 26 mV และ I_B คือกระแสไบอัสจากภายนอก ซึ่งสามารถแปรค่าได้ด้วยการควบคุมกระแสอ้างอิงของวงจร

วงจร OTA สามารถหาซื้อได้จากร้านขายอุปกรณ์อิเล็กทรอนิกส์ รูปที่ 2.7 แสดงไอซี LM13600 นี้ภายในประกอบด้วยวงจรขยายความนำถ่ายโอน 2 ตัวซึ่งทำงานเป็นอิสระต่อกัน

2.5 วงจรสายพานกระแสยุคที่สอง

วงจรสายพานกระแส (Current Conveyor) จัดเป็นอุปกรณ์ทางไฟฟ้าอนาล็อกแบบแอกทีฟ โดยมีสามพอร์ทซึ่งเป็นที่นิยมนำมาใช้งานออกแบบวงจรรวมอนาล็อกในโหมดกระแสกันอย่างแพร่หลาย เพราะว่าวงจรสายพานกระแสสามารถใช้ในการประมวลสัญญาณได้ทั้งหมด วงจรสายพานกระแสยุคที่สอง (Second Generation Current Conveyor: CCII) ได้ถูกนำเสนอในปี ค.ศ. 1970 โดย A. Sedra และ K.C. Smith [31] จากนั้นวงจรสายพานกระแสได้ถูกพัฒนาเป็นวงจรต่างมากมาย และในปัจจุบัน วงจรสายพานกระแสในยุคที่สาม (CCIII) [32] ยังได้ถูกนำเสนอด้วย



รูปที่ 2.8 วงจรสายพานกระแสยุคที่สอง

สัญลักษณ์ของวงจรสายพานกระแสยุคที่สองแสดงได้ดังรูปที่ 2.8 และคุณสมบัติของวงจรสายพานกระแสยุคที่สอง สามารถความสัมพันธ์ระหว่างแรงดันและกระแสที่พอร์ทต่างๆ ได้คือ

$$\begin{pmatrix} I_y \\ V_x \\ I_z \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{pmatrix} \begin{pmatrix} V_y \\ I_x \\ V_z \end{pmatrix} \quad (2.5)$$

จากสมการที่ (2.5) จะได้ว่า

$$I_y = 0 \quad (2.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

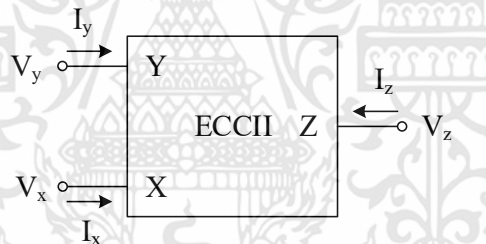
$$V_x = V_y \quad (2.7)$$

$$I_z = I_x \quad (2.7)$$

จากสมการ จะเห็นว่ากระแสที่พอร์ท y มีค่าเป็นศูนย์ ซึ่งแสดงว่าค่าอิมพีแดนซ์ที่พอร์ท y นั้นมีค่าสูงมาก (มีค่าเป็นอนันต์ในทางอุดมคติ) ค่าความสัมพันธ์ระหว่างแรงดัน V_x ที่พอร์ท x กับแรงดัน V_y ที่พอร์ท y มีค่าเท่ากัน และค่าความสัมพันธ์ระหว่างกระแส I_z ที่พอร์ท z และ กระแส I_x ที่พอร์ท x มีค่าเท่ากัน วงจร CCII สามารถเป็นได้ทั้งชนิดบวก (CCII+) และ ชนิดลบ (CCII-) ซึ่งทิศทางการไหลของกระแสที่ขั้ว z จะเป็นตัวกำหนด

2.6 วงจรสายพานกระแสที่ปรับค่าโดยวิธีทางอิเล็กทรอนิกส์

วงจรสายพานกระแสที่ปรับค่าโดยวิธีทางอิเล็กทรอนิกส์ (Electronically tunable second – generation current conveyor: ECCII) สามารถแสดงสัญลักษณ์ ได้ดังรูปที่ 2.9



รูปที่ 2.9 สัญลักษณ์วงจรสายพานกระแสยุคที่ปรับค่าโดยวิธีทางอิเล็กทรอนิกส์

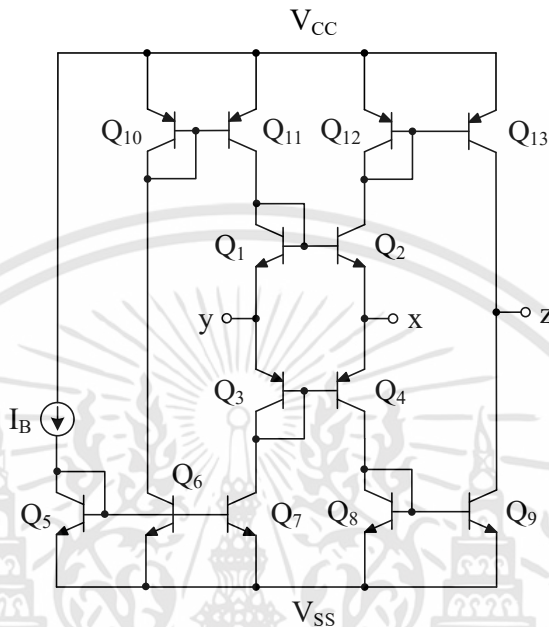
สัญลักษณ์ของวงจรสายพานกระแส ECCII แสดงดังรูปที่ 2.8 และคุณสมบัติของวงจรสายพานกระแสยุคที่สอง สามารถความสัมพันธ์ระหว่างแรงดันและกระแสที่พอร์ทต่างๆ ได้คือ

$$\begin{pmatrix} I_y \\ V_x \\ I_z \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm k & 0 \end{pmatrix} \begin{pmatrix} V_y \\ I_x \\ V_z \end{pmatrix} \quad (2.8)$$

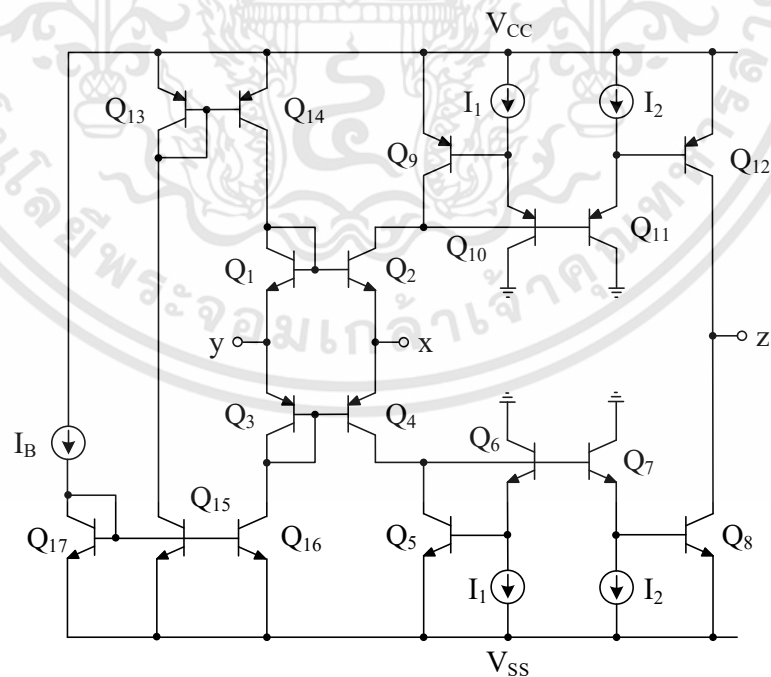
จากสมการที่ (2.8) จะได้ว่า

$$I_z = kI_x \quad (2.9)$$

จากสมการที่ (2.8) จะเห็นว่าคุณสมบัติของวงจร ECCII โดยรวมจะเหมือนกับคุณสมบัติของ CCII ยกเว้น วงจร ECCII จะมีอัตราขยายกระแส k ที่ขึ้น z ดังแสดงในสมการที่ (2.9) โดยทั่วไปอัตราขยายกระแสสามารถปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์



รูปที่ 2.10 วงจรสายพานกระแส CCII

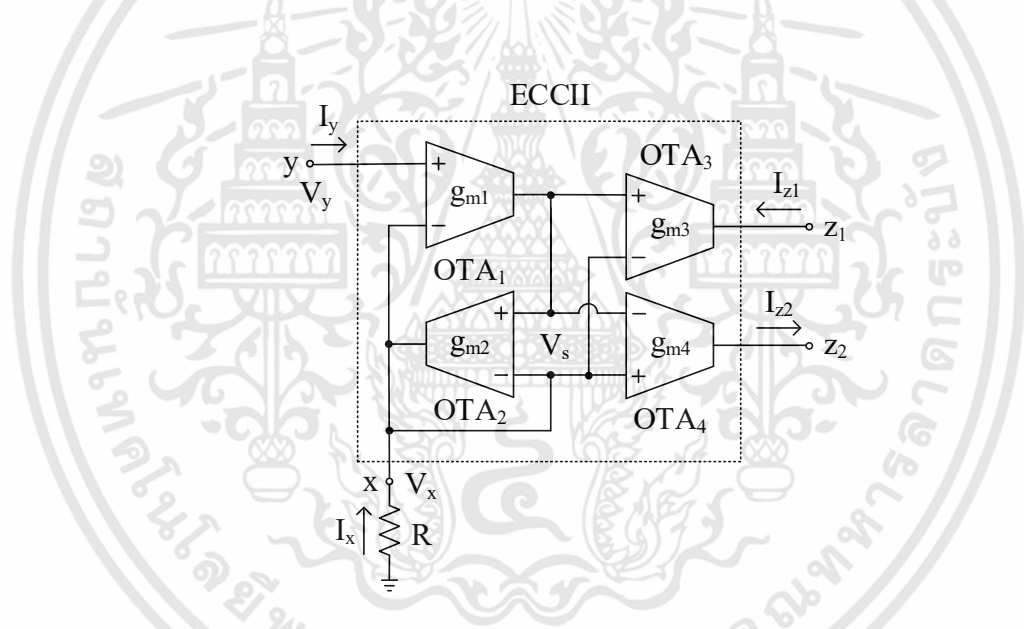


รูปที่ 2.11 วงจรสายพานกระแส ECCII [32]

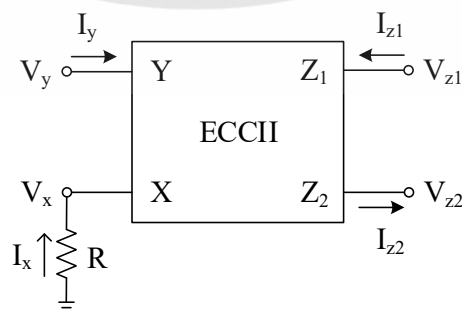
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.10 แสดงโครงสร้างภายในของวงจรสายพานกระแส CCII ที่สร้างจากไบโพลาร์ทรานซิสเตอร์ ทรานซิสเตอร์ Q_1 ถึง Q_4 ประกอบเป็นวงจรทรานส์ลิเนียร์ และ ทรานซิสเตอร์ Q_5 ถึง Q_7 และ Q_{10} Q_{11} และ แหล่งจ่ายกระแส I_B จะทำหน้าที่จ่ายกระแสให้กับวงจรทรานส์ลิเนียร์นี้ สมมติว่าทรานซิสเตอร์ทุกตัวมีคุณสมบัติเหมือนกันทุกประการ ดังนั้นจะได้คุณสมบัติ $V_x = V_y$ ทรานซิสเตอร์ ทรานซิสเตอร์ Q_8 Q_9 และ Q_{12} Q_{13} จะทำหน้าที่เป็นวงจรสะท้อนกระแส เมื่อป้อนกระแสเข้าที่ขั้ว x กระแสนี้จะสะท้อนไปที่ขั้ว z ดังนั้นจะได้ คุณสมบัติ $I_z = I_x$

รูปที่ 2.11 แสดงวงจรภายในของวงจรสายพานกระแส ECCII จากรูปส่วนที่แตกต่างจากวงจรในรูปที่ 2.10 คือส่วนเอาต์พุต วงจรปรับอัตรากระแสจะสร้างจากวงจรสะท้อนกระแสที่ปรับค่าอัตราขยายกระแสแบบบวก (Q_5 - Q_8) และวงจรสะท้อนกระแสที่ปรับค่าอัตราขยายกระแสแบบลบ (Q_9 - Q_{12}) โดยมีแหล่งจ่ายกระแส I_1 จ่ายให้กับทรานซิสเตอร์ Q_6 และ Q_{10} และแหล่งจ่ายกระแส I_2 จ่ายให้กับทรานซิสเตอร์ Q_7 และ Q_{11} อัตราการขยายกระแสสามารถปรับค่าได้จากกระแส I_1 และ I_2



รูปที่ 2.12 วงจร ECCII ที่สร้างจากวงจร OTA ที่ใช้ในวิทยานิพนธ์ [29]



รูปที่ 2.13 สัญลักษณ์วงจร ECCII ที่ใช้ในวิทยานิพนธ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับวิทยานิพนธ์นี้ วงจร ECCII จะสร้างจากวงจร OTA ดังแสดงในรูปที่ 2.12 และ สัญลักษณ์ทางไฟฟ้าแสดงได้ดังรูปที่ 2.13 ซึ่งเป็นวงจรที่นำเสนอใน [29] คุณสมบัติของวงจรในรูปที่ 2.12 สามารถอธิบายได้ดังนี้ เมื่อใช้คุณสมบัติของ OTA ในสมการที่ (2.5) กระแสเอาต์พุตของ OTA₁ (I_{o1}) แสดงได้คือ

$$I_{o1} = g_{m1}(V_y - V_x) \quad (2.10)$$

และกระแสเอาต์พุตของ OTA₂ (I_{o2}) แสดงได้คือ

$$I_{o2} = g_{m2}(V_s - V_x) \quad (2.11)$$

จากรูปจะเห็นว่า $I_{o2} = I_x$ ดังนั้นสมการที่ (2.11) จะเขียนได้เป็น $I_x = g_{m2}(V_s - V_x)$ ในขณะที่ $V_x = I_x R$ หรือ $I_x = V_x/R$ ดังนั้นเมื่อแทนค่า I_x สมการที่ (2.11) จะเขียนได้

$$V_x = g_{m2}R(V_s - V_x) \quad (2.12)$$

หรือจัดสมการใหม่

$$(1 + g_{m2}R)V_x = g_{m2}RV_s \quad (2.13)$$

จากรูป จะเห็นว่าแรงดัน $V_s = I_{o1}r_{in}$ หรือ $I_{o1} = V_s/r_{in}$ โดยที่ r_{in} เป็นค่าความต้านทานที่อินพุตของ OTA ดังนั้นสมการที่ (2.10) เขียนใหม่ได้คือ

$$V_s = g_{m1}r_{in}(V_y - V_x) \quad (2.14)$$

เมื่อแทนค่า V_s จากสมการที่ (2.14) ลงในสมการที่ (2.13) ความสัมพันธ์ระหว่าง V_x และ V_y เขียนเป็นสมการได้เป็น

$$V_x = \frac{g_{m1}g_{m2}r_{in}R}{1 + g_{m1}g_{m2}r_{in}R}V_y \quad (2.15)$$

เมื่อ g_{mi} คือความนำถ่ายโอนของ OTA_i R คือ ค่าของตัวต้านทานที่กำหนดไว้ และ r_{in} คือ ความต้านทานสัญญาณขนาดเล็กของของ OTA₂ ($\approx 130 \text{ k}\Omega$) จากสมการที่ (2.15) ถ้ากำหนดให้ $g_{m1}g_{m2}r_{in}R \gg 1$ ดังนั้นจะได้ความสัมพันธ์ $V_x \approx V_y$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับกระแส I_x สามารถหาค่าได้คือ จากรูปจะได้ $-V_x/R = -I_x$ และกระแส I_x มีค่าเท่ากับ กระแสที่เอาต์พุตของ OTA₂ ซึ่งสามารถเขียนเป็นสมการได้เป็น $I_x = g_{m2}(V_s - V_x)$ แรงดัน V_s จะถูกเปลี่ยนเป็นกระแส I_{z1} และ I_{z2} โดย OTA₃ และ OTA₄ ตามลำดับ กระแส $I_{z1} = g_{m3}(V_s - V_x)$ และ $I_{z2} = g_{m4}(V_x - V_s)$ โดยที่ $V_s - V_x = I_x/g_{m2}$ ดังนั้นเมื่อแทน $V_s - V_x = I_x/g_{m2}$ ลงในสมการ จากคุณสมบัติพื้นฐานของของความสัมพันธ์ระหว่าง V-I ของ OTA กระแส I_{z1} และ I_{z2} สามารถเขียนสมการได้เป็น

$$I_{z+} = \frac{g_{m3}}{g_{m2}} I_x = k_1 I_x \quad (2.16)$$

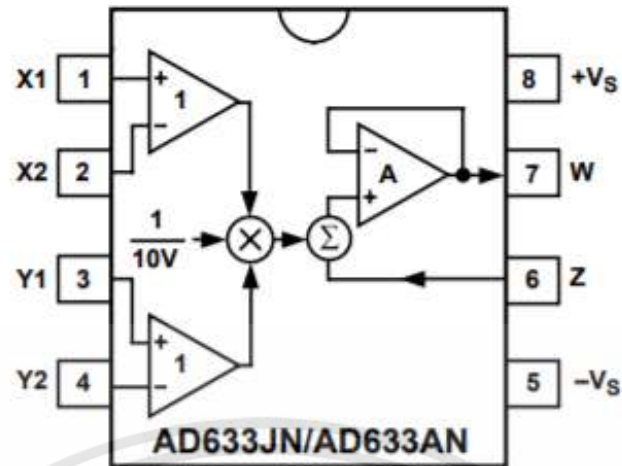
$$I_{z-} = \frac{g_{m4}}{g_{m2}} I_x = -k_2 I_x \quad (2.17)$$

เมื่อ k_1 และ k_2 คืออัตราส่วนการขยายของกระแสในวงจร ECCII ซึ่งถูกควบคุมโดย g_{m3} และ g_{m4} นอกจากนี้ค่า k_1 และ k_2 สามารถควบคุมได้โดยอิสระจากกัน เมื่อ g_{m3} และ g_{m4} สามารถปรับค่าได้ด้วยกระแสไบอัส ดังนั้นอัตราขยายกระแสของวงจรสายพานกระแส ECCII จึงสามารถปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์

2.7 วงจรคุณสมบัติสัญญาณ

โครงสร้างภายในไอซี AD633JN แสดงดังรูปที่ 2.14 วงจรนี้ที่ถูกนำมาใช้ในวงจรที่นำเสนอโดยทำหน้าที่เป็นวงจรคูณอนาล็อกแบบสี่ควอดแรนต์ โดยโครงสร้างภายในจะประกอบด้วยออปแอมป์ดังแสดงในรูป 2.14 จากคุณสมบัติของออปแอมป์จะทำให้อินพุทอิมพีแดนซ์ของวงจรมีค่าที่สูงมาก ซึ่งจาก data sheet ของ AD633JN จะสามารถเขียนสมการเอาต์พุต (W) ของวงจรได้คือ

$$W = \frac{(X_1 - X_2)(Y_1 - Y_2)}{10V} + Z \quad (2.18)$$



รูปที่ 2.14 โครงสร้างวงจรรคูณ AD633

จากรูปจะเห็นว่า วงจรรคูณสัญญาณ AD633 มีอินพุตเป็นแบบดิฟเฟอเรนเชียล ดังนั้นถ้าต้องการเพียงอินพุตแบบเดี่ยว ขั้ว X_2 และ Y_2 จะถูกต่อลงกราวด์ สำหรับงานวิจัยนี้ ขั้ว X_2 และ Y_2 อาจถูกนำมาใช้ปรับค่าแรงดันออฟเซตทางอินพุต ส่วนแรงดันออฟเซตเอาต์พุตสามารถปรับค่าได้จากขั้ว z

บทที่ 3

งานวิจัยในอดีต

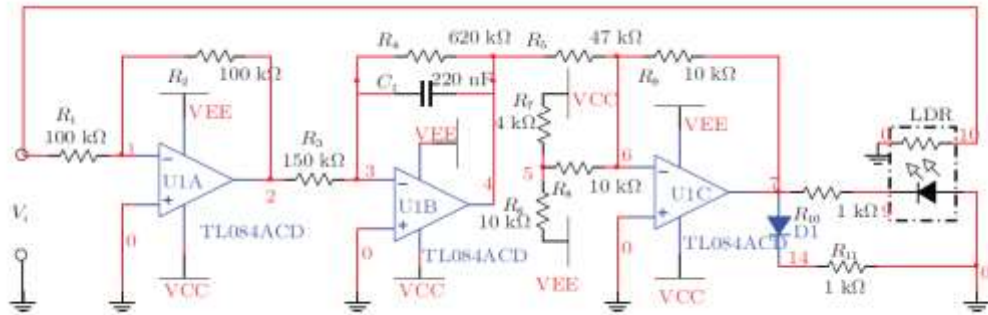
นับตั้งแต่ Memristor โดยโททานิยามไดออกไซด์ถูกเผยแพร่โดยทีมวิจัยจาก Hewlett-Packard (HP) ในปีค.ศ. 2008 จนถึงปัจจุบันนี้ Memristor ประเภทนี้ยังไม่สามารถผลิตเพื่อจัดจำหน่ายได้อย่างเป็นทางการในท้องตลาด จึงเป็นที่มาให้มีการนำเสนองานวิจัยต่างๆ ในการสร้างวงจรจำลองเพื่อจำลองพฤติกรรมของ Memristor ประเภทนี้ ให้กับผู้ที่เกี่ยวข้องได้นำไปศึกษาเพื่อพัฒนาอุปกรณ์ทางอิเล็กทรอนิกส์โดยอาศัยหลักการของพฤติกรรม Memristor ดังที่ได้จะกล่าวถึงต่อไป

3.1 วงจรจำลอง Memristor แบบอนุภาคโดยตัวต้านทานปรับค่าตามแสง

X.-Y. Wang, A. L. Fitch, H. C. Lu, V. Sreeram, W.-G. Qi ได้นำเสนอวงจรจำลอง Memristor โดยตัวต้านทานปรับค่าตามแสง (LDR) [33] เปรียบเสมือนการใช้ฟลักซ์แม่เหล็กไฟฟ้ามาควบคุมค่าความต้านทานของ Memristor เพื่อที่จะแสดงถึงความสัมพันธ์ระหว่างฟลักซ์แม่เหล็กไฟฟ้าและแรงดันตามสมการของ Memristor โดย L.O.Chua ซึ่งในวงจรที่ได้นำเสนอ [34] อาศัยการออกแบบโดยการทำงานของวงจร Field Effect Transistor (FET-based Circuits) เพื่อรีโมทควบคุมค่าความต้านทานของตัวต้านทานปรับค่าตามแสง (LDR) โดยสร้างจากออปแอมป์ไอซีเบอร์ TL084CD และ Silonex NSL-32 ออปโตคัปเปอ์ (Silonex NSL-32 Optocouple) ซึ่งจะสามารถแบ่งองค์ประกอบของวงจรจำลองนี้ได้เป็นสองส่วนคือส่วนเป็นวงจรควบคุมหลักและส่วนภาคออปโตคัปเปอ์ซึ่งจะแสดงค่าความต้านทาน Memristor โดยที่ Silonex NSL-32 ออปโตคัปเปอ์จะมี LED และตัวต้านทานปรับค่าตามแสง (LDR) เป็นส่วนประกอบหลัก เมื่อตัวต้านทานปรับค่าตามแสงนี้จะมีค่าความต้านทานที่สูงเมื่อ LED อยู่ในสถานะ off และในทางกลับกันจะมีค่าความต้านทานต่ำเมื่อ LED อยู่ในสถานะ on กล่าวคือค่าความต้านทานจะแปรผันขึ้นอยู่กับความสว่างของแสงจาก LED อันเนื่องมาจากกระแสที่ไหลผ่านตัว LED นี้ดังแสดงในรูปที่ 3.1

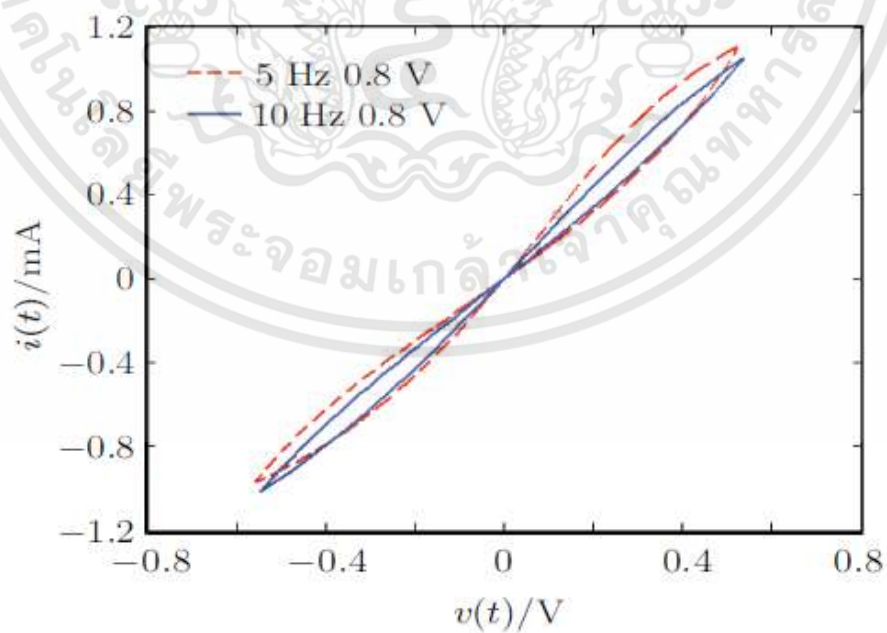
$$v_7(t) = \frac{R_9 R_2 V}{\omega R_5 R_3 R_1 C_1} \cos \omega t - \frac{R_9}{R_8} V_5 \quad (3.1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



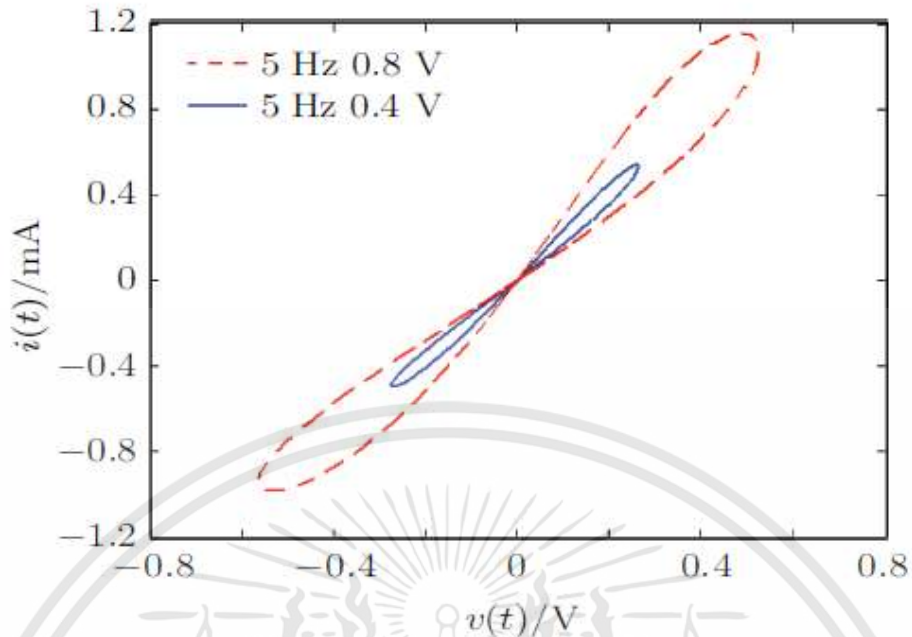
รูปที่ 3.1 วงจรจำลอง Memristor โดย LDR [34]

ดังแสดงในรูปที่ 3.1 จะเห็นได้ว่าวงจรนี้ประกอบด้วย ออปแอมป์ 3 ตัว, ตัวต้านทาน 11 ตัว, ตัวเก็บประจุ 1 ตัว, ไดโอด 1 ตัว, และตัวต้านทานแบบปรับค่าตามแสง จากสมการสมมูลของวงจรดังแสดงในสมการที่ (3.1) [33] จะเห็นได้ว่าวงจรจำลอง Memristor ประเภทนี้เป็นแบบ Incremental memristor ประเภทเดียวเท่านั้น และจากสมการสมมูลของวงจรสามารถปรับองค์ประกอบของวงจร ได้แก่ค่า แอมพลิจูดของสัญญาณอินพุต V , ความต้านทาน R , และค่าตัวเก็บประจุ C เพื่อชดเชยพฤติกรรมของค่าความต้านทานอันไม่เป็นเชิงเส้น Pinched hysteresis loop เมื่อสัญญาณอินพุตมีค่าความถี่ที่สูงดังแสดงในรูปที่ 3.2 และรูปที่ 3.3 และการแสดงผลจากการทดลองบนอุปกรณ์จริงดังรูปที่ 3.4 และ 3.5 ซึ่งแสดงถึงการเปรียบเทียบ เมื่อมีการปรับค่าความถี่และแอมพลิจูดของสัญญาณอินพุตอันส่งผลถึงพฤติกรรม Pinched hysteresis loop ของวงจร

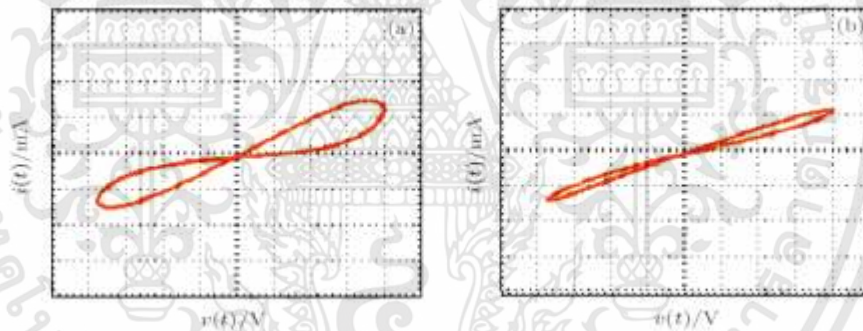


รูปที่ 3.2 พฤติกรรมของวงจรจำลอง Memristor แบบ LDR ณ ค่าความถี่ที่ต่างกัน [33]

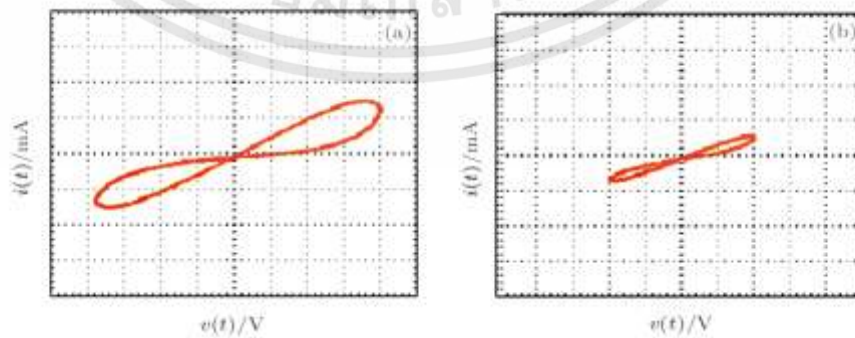
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 พฤติกรรมของวงจรจำลอง Memristor แบบ LDR ณ แอมพลิจูดของสัญญาณอินพุตที่ต่างกัน [33]



รูปที่ 3.4 พฤติกรรมของวงจรจำลอง Memristor แบบ LDR บนอุปกรณ์จริง ที่แอมพลิจูดสัญญาณอินพุตเป็น 0.8 V ณ ค่าความถี่ 5Hz และ 10 Hz ตามลำดับ [33]



รูปที่ 3.5 พฤติกรรมของวงจรจำลอง Memristor แบบ LDR บนอุปกรณ์จริง

ที่ความถี่ 5Hz โดยแอมพลิจูดสัญญาณอินพุตเป็น 0.8 V และ 0.4 V ตามลำดับ [33]

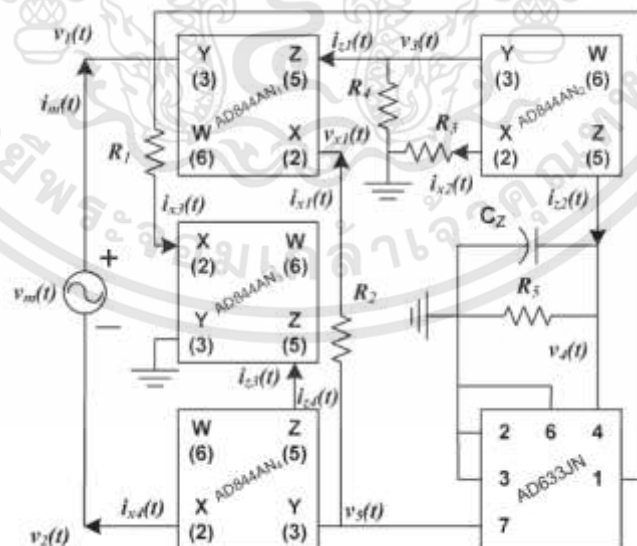
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 วงจรจำลอง Memristor แบบลอยตัวโดยวงจรสายพานกระแสในยุคที่ 2

C. Sanchez-Lopez, J. Mendoza-Lopez, M.A Carrasco-Aguilar, C. Muniz-Montero ได้นำเสนอวงจร Memristor แบบลอยตัวโดยสร้างจากวงจรสายพานกระแสในยุคที่ 2 (CCII+) และวงจรคุณสมบัติเป็นอุปกรณ์หลัก [24] ดังรูปที่ 3.6 โดยจะประกอบด้วย วงจรสายพานกระแสในยุคที่ 2 (CCII+) ไอซี AD844N 4 ตัว, วงจรคุณสมบัติ ไอซี AD633LN 1, และตัวต้านทาน 5 ตัว โดยการแสดงผลพฤติกรรมของวงจรจำลอง Memristor นี้ถูกแสดงผ่านทางแบบจำลองทางคณิตศาสตร์ (Macro model), การจำลองผลการทดลองบนโปรแกรม HSPICE และการทดลองจริงบนอุปกรณ์ที่มีใช้งานอย่างเป็นทางการ และมีสมการสมมูลของวงจрдังสมการที่ (3.2) [24]

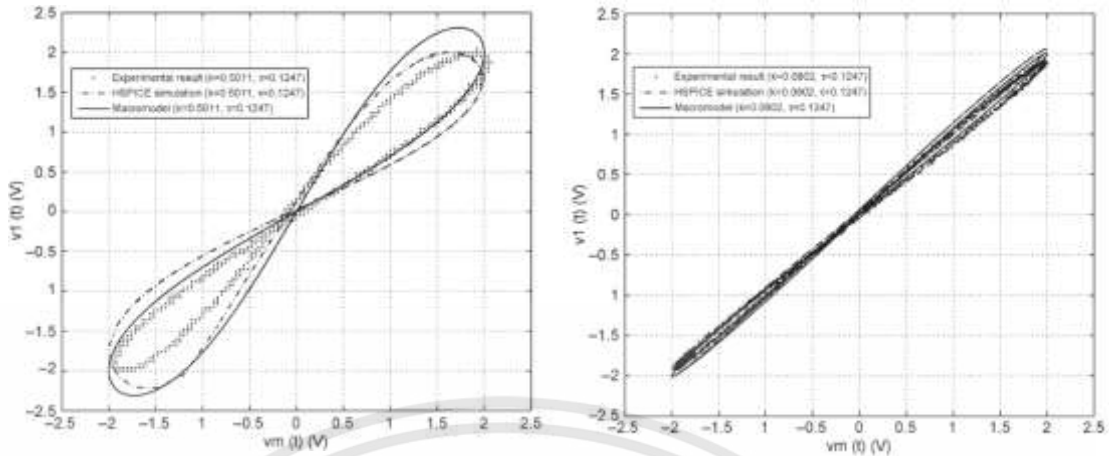
$$M(\phi_m(t)) = R_1 - \left[\frac{R_1 R_4 A_m}{10 \omega R_2 R_3 C_z} \cos(\omega t - \pi) \right] \quad (3.2)$$

และจากสมการสมมูลแสดงค่าความต้านทาน Memristor ของวงจร สามารถปรับองค์ประกอบของวงจรได้แก่ค่า แอมพลิจูดของสัญญาณอินพุต A_m , ความต้านทาน R_1 - R_4 , และค่าตัวเก็บประจุ C เพื่อชดเชยพฤติกรรมของค่าความต้านทานอันไม่เป็นเชิงเส้น Pinched hysteresis loop เมื่อทำงานในย่านสัญญาณอินพุตที่มีค่าความถี่ที่สูง โดยผู้นำเสนอได้แสดงผลการทดลองผ่านทางกราฟการคำนวณโดยใช้สมการทางคณิตศาสตร์, การจำลองผ่านโปรแกรม HSPICE และการทดลองบนอุปกรณ์จริง ได้ดังรูปที่ 3.7 โดยแสดงถึงพฤติกรรม Pinched hysteresis loop ของวงจรจำลองนี้ ณ ค่าความถี่ของสัญญาณอินพุตต่างๆ



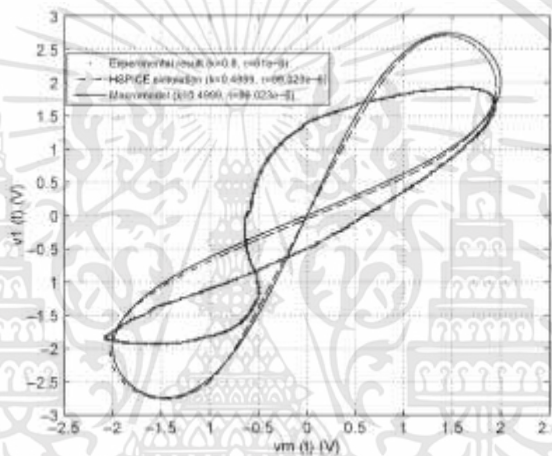
รูปที่ 3.6 วงจรจำลอง Memristor แบบลอยตัวโดยวงจรสายพานกระแสในยุคที่ 2 [24]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ก.) ความถี่ 16 Hz

ข.) ความถี่ 100Hz



ค.) ความถี่ 20.2 kHz

รูปที่ 3.7 Pinched hysteresis loop ที่ความถี่ต่างๆ ของวงจรจำลอง Memristor แบบลอยตัว โดยวงจรสายพานกระแสในยูคท์ที่ 2 (CCII+)

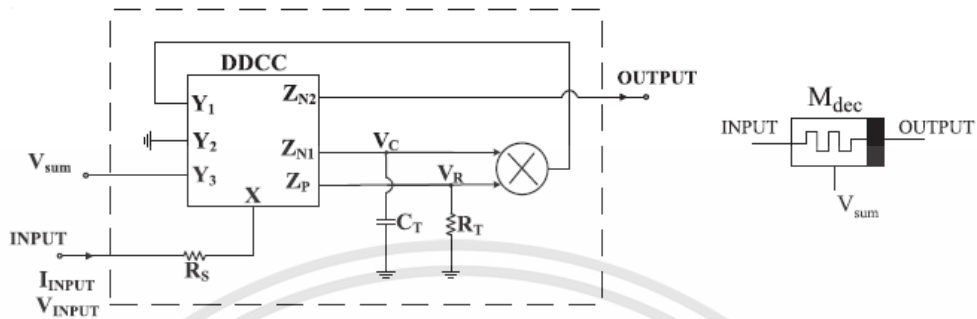
ก.) ความถี่ 16 Hz ข.) ความถี่ 100Hz ค.) ความถี่ 20.2 kHz [24]

3.3 วงจรจำลอง Memristor โดยวงจร Differential Different Current Conveyor

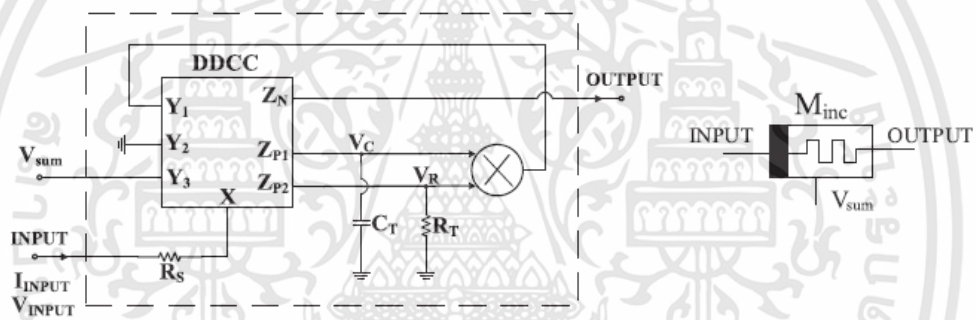
วงจรจำลอง Memristor โดยวงจร Differential Different Current Conveyor (DDCC) ถูกนำเสนอโดย A. Yesil, Y. Babacan, F. Kacar [25] จากหลักการการทำงานของวงจร Differential Different Current Conveyor (DDCC) เป็นส่วนประกอบหลัก โดยวงจรจำลอง Memristor โดย DDCC แบบ Decremental แสดงดังรูปที่ 3.6 และแบบ Incremental แสดงดังรูปที่ 3.7 ตามลำดับ ซึ่งวงจรที่ถูกนำเสนอทั้งสองนี้จะประกอบด้วยวงจร DDCC 1 วงจร, ตัวต้านทาน 2 ตัว, ตัวเก็บประจุ 1 ตัว, และวงจรคูณสัญญาณ 1 วงจร ในแต่ละประเภทของวงจรจำลอง โดยแรงดันคร่อมตัวเก็บประจุ V_c

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะคูณกับแรงดันคร่อมตัวตัวต้านทาน V_R และถูกป้อนย้อนกลับไปเป็นอินพุตของวงจร DDCC ที่ขา Y_1 ซึ่งสมการสมมูลของวงจรจำลองนี้สามารถเขียนได้ดังสมการที่ (3.3) [25]



รูปที่ 3.8 วงจรจำลอง Memristor โดย DDCC แบบ Decremental [25]



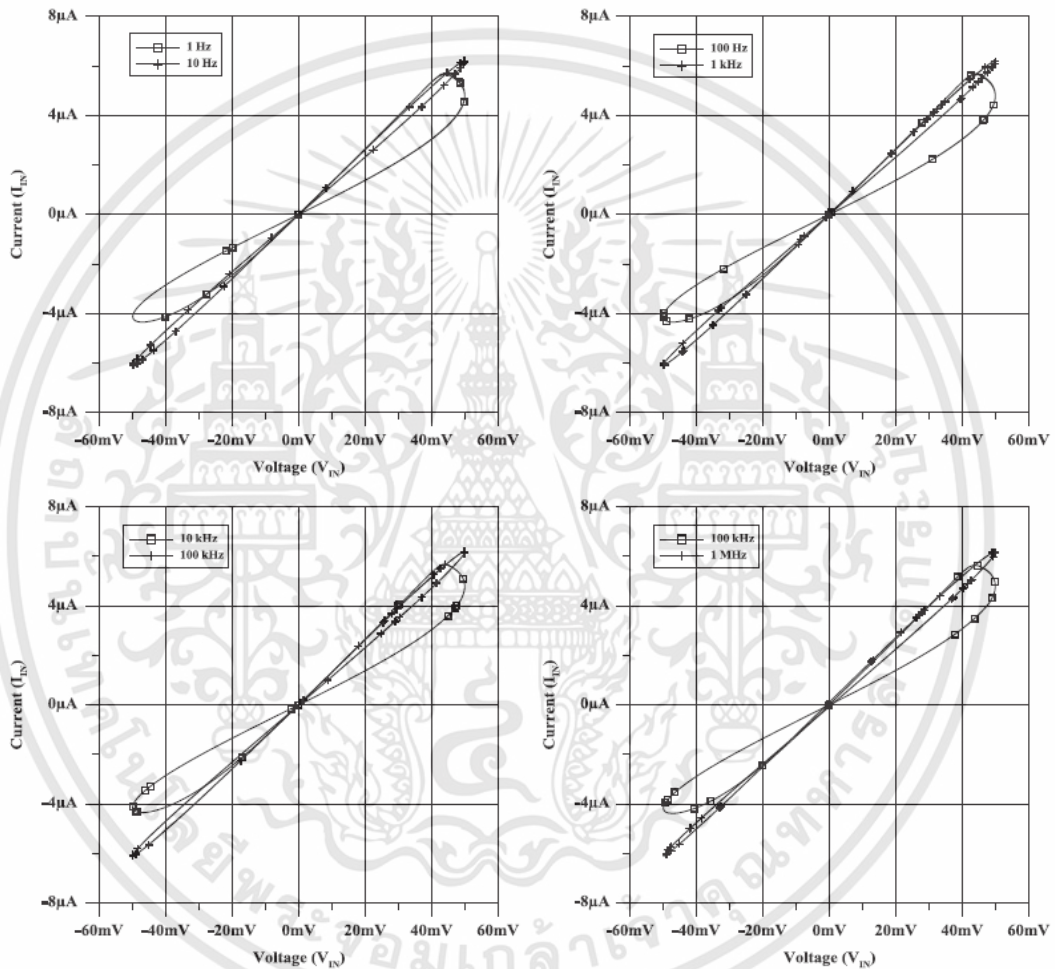
รูปที่ 3.9 วงจรจำลอง Memristor โดย DDCC แบบ Incremental [25]

$$M = R_s - \frac{R_T}{C_T} q_c \tag{3.3}$$

สมการสมมูลแสดงค่าความต้านทาน Memristor ของวงจรถัดกล่าวนี้สามารถแสดงได้ดังสมการที่ (3.3) [36] โดยจะเห็นได้ว่าสมการถูกแบ่งออกเป็นสองส่วนคือส่วนที่ขึ้นอยู่กับเวลาและส่วนที่ไม่ขึ้นอยู่กับเวลาโดยมีตัวแปรที่สามารถชดเชยพฤติกรรม Pinched hysteresis loop ในย่านความถี่สูงโดยปรับค่า R_T หรือ C_T ซึ่งผู้นำเสนอได้แสดงดังตารางที่ 3.1 โดยมีผลการทดลองแสดงโดยการใช้โปรแกรม Spice ในการจำลองผลการทดลองแต่เพียงอย่างเดียวเท่านั้นดังแสดงในรูปที่ 3.1

ตารางที่ 3.1 แสดงค่าอุปกรณ์ต่างในวงจรจำลอง Memristor แบบ DDCC ณ ย่านความถี่ต่างๆ [25]

1-10 Hz	100 Hz-1 kHz	10 -100 kHz	100 kHz-1 MHz
$R_s=16 \text{ k}\Omega$	$R_s=16 \text{ k}\Omega$	$R_s=16 \text{ k}\Omega$	$R_s=16 \text{ k}\Omega$
$R_T=6 \text{ k}\Omega$	$R_T=6 \text{ k}\Omega$	$R_T=6 \text{ k}\Omega$	$R_T=6 \text{ k}\Omega$
$C_T=1 \text{ }\mu\text{F}$	$C_T=10 \text{ }\mu\text{F}$	$C_T=100 \text{ }\mu\text{F}$	$C_T=10 \text{ pF}$



รูปที่ 3.10 Pinched hysteresis loop ที่ความถี่ต่างๆ ของวงจรจำลอง Memristor โดย DDCC

[25]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

วงจรจำลอง Memristor แบบลอยตัวที่นำเสนอ

ในบทนี้จะกล่าวถึงวงจรจำลอง Memristor ที่นำเสนอ โดยวงจรจะประกอบด้วยวงจร ECCII วงจรคุณสมบัติ ดึงได้กล่าวไปแล้วในบทที่ 3 วงจรที่นำเสนอจะเลียนแบบการทำงานอุปกรณ์ Memristor ที่สร้างโดย Hewlett-Packard (HP)

4.1 วงจรจำลอง Memristor ที่นำเสนอ

สมการ Memristor โดย Hewlett-Packard (HP) [1] สามารถเขียนความสัมพันธ์ระหว่างกระแสกับแรงดันได้เป็น

$$v(t) = \left[R_{ON} \frac{W(t)}{D} + R_{OFF} \left(1 - \frac{W(t)}{D} \right) \right] i(t) \quad (4.1)$$

เมื่อ D คือความหนาของ TiO_2 ที่นำมาประกบกันทั้งสองส่วน และ W คือความหนาของบริเวณที่แผ่นฟิล์ม TiO_2 ที่ถูกโดปออกไซด์ R_{ON} คือบริเวณที่มีค่าความต้านทานสูงของแผ่นฟิล์ม TiO_2 ปกติ และ R_{OFF} คือค่าความต้านทานของ R_{ON} คือบริเวณที่มีค่าความต้านทานต่ำของแผ่นฟิล์ม TiO_2 ที่ถูกโดปออกไซด์ ซึ่งในบทความนี้จะได้นำเสนอวงจรจำลองที่อ้างอิงพฤติกรรมของ Memristor โดยทีมวิจัย Hewlett-Packard (HP) นี้

วงจรจำลอง memristor แบบลอยตัวแสดงได้ดังรูปที่ 4.1 วงจรประกอบด้วย วงจรสายพานกระแส ECCII สามวงจร วงจรคุณสมบัติ AD 633J หนึ่งวงจร ตัวต้านทานสี่ตัวและตัวเก็บประจุหนึ่งตัว จากรูปเมื่อใช้ทฤษฎีโนด แรงดัน v_{AB} สามารถแสดงได้คือ

$$v_{AB} = i_M R_1 \quad (4.2)$$

แรงดัน v_Z แรงดัน v_R และแรงดัน v_C สามารถหาได้คือ

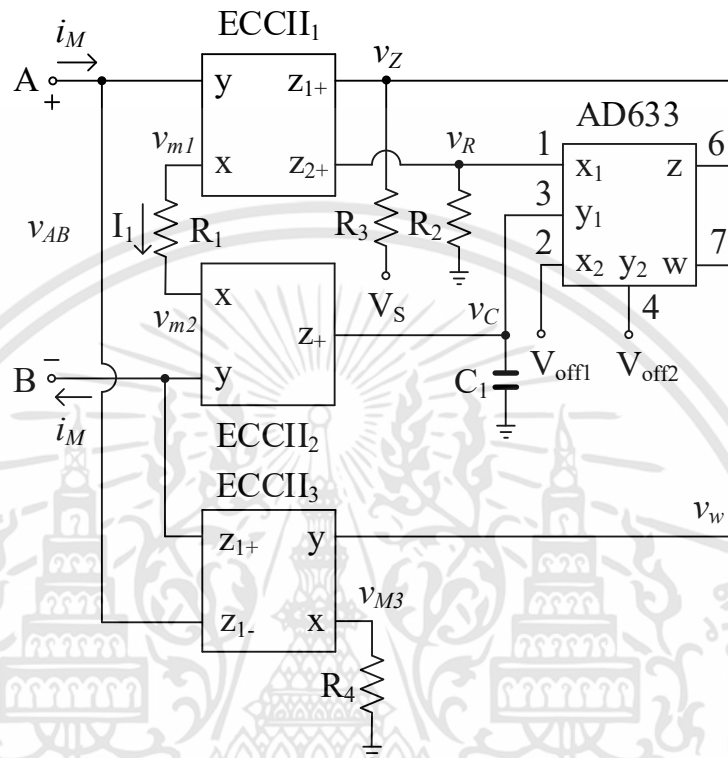
$$v_Z = k_{11} R_3 i_M + V_S \quad (4.3)$$

$$v_R = k_{12} R_2 i_M \quad (4.4)$$

$$v_C = -\frac{k_{21}}{R_1 C_1} \int_0^t v_{AB}(\tau) d\tau \quad (4.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ k_{11} และ k_{12} เป็นอัตราขยายกระแสที่ขั้ว z_{1+} และ z_{2+} ของ ECCII₁ ตามลำดับ ค่า k_{21} คือค่าอัตราขยายกระแสที่ขั้ว z_+ ของ ECCII₂



รูปที่ 4.1 วงจรจำลอง Memristor แบบ Incremental

อ้างอิงคุณสมบัติของวงจรถูกสัญญาณ AD633J คือ $W = \{(X1-X2)(Y1-Y2)/10V\} + Z$ แรงดันเอาต์พุต v_W ($v_W = (v_R+v_C)/10 + v_Z$) ของวงจรถูกสามารถแสดงได้คือ

$$v_W = i_M k_{12} R_2 - i_M \frac{k_{11} k_{21} R_3}{10 R_1 C_1} \int_0^t v_{AB}(\tau) d\tau + V_S \quad (4.6)$$

จากรูป $k_{31-} z_{1+} = -k_{31-} z_{1-} = v_W/R_4$ และ $i_{z_+} = i_{z_-} = i_M$ โดยที่ k_{31+} และ k_{31-} เป็นอัตราขยายกระแสของวงจรถูก ECCII₃ ที่ขั้ว z_{1+} และ z_{1-} ตามลำดับ กำหนด $k_{31+} = k_{31-} = k_3$ สมการที่ (4.6) เขียนได้เป็น

$$i_M = i_M \frac{k_{11} R_3}{k_3 R_4} - i_M \frac{k_{12} k_{21} R_2}{10 k_3 R_1 R_4 C_1} \int_0^t v_{AB}(\tau) d\tau + \frac{V_S}{k_3 R_4} \quad (4.7)$$

โดยใช้สมการที่ (4.2) สมการที่ (4.7) กลายเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_{AB} = i_M \frac{R_1 R_3}{k_3 R_4} - i_M \frac{k_{12} k_{21} R_2}{10 k_3 R_4 C_1} \int_0^t v_{AB}(\tau) d\tau + \frac{V_S}{k_3 R_4} \quad (4.8)$$

ถ้าพลักซ์ $\phi_m(t)$ หาได้จาก $\phi_m(t) = \int_0^t v_{AB}(\tau) d\tau$ และ กำหนด $k_3 = 1$ สมการที่ (4.8) เขียนใหม่ได้คือ

$$\frac{v_{AB}}{i_M} = \frac{R_1 R_3}{R_4} - \left(\frac{k_{12} k_{21} R_2}{10 R_4 C_1} \phi_m(t) \right) + \frac{V_S}{R_4} = M(\phi_m(t)) \quad (4.9)$$

เมื่อ $M\phi_m(t)$ คือ memristor แรงดัน V_S แรงดัน V_{off1} และแรงดัน V_{off2} เป็นแรงดันไฟตรงที่ใช้ชดเชยค่าแรงไฟตรงออฟเซตเพื่อให้ได้คุณสมบัติ pinched hysteresis loop ที่ตัดกันที่ศูนย์ ทั้งแกน x และแกน y จะเห็นว่าค่า k_{12} และ k_{21} สามารถใช้ชดเชยค่าคงที่ $1/10$ ของวงจรรวม และ สามารถใช้ควบคุมพฤติกรรม frequency-dependent pinched hysteresis ของ memristor ได้ด้วย

สมมติว่าอินพุต $v_{AB}(t) = V_p \sin \omega t$ ถูกป้อนให้กับวงจรรวม Memristor ที่นำเสนอในรูปที่ 4.1 โดยที่ $\omega = 2\pi f$ และ V_p คือขนาดของสัญญาณอินพุต ดังนั้นจะได้ $\phi_m(t) = -(V_p/\omega) \cos \omega t = (V_p/\omega) \cos(\omega t - \pi)$ และ เมื่อแทน $\phi_m(t)$ ในสมการที่ (4.9) ค่าความต้านทานของ Memristor สามารถกำหนดได้คือ

$$M(\phi_m(t)) = \frac{R_1 R_3}{R_4} - \left(\frac{k_{12} k_{21} R_2 V_p}{10 R_4 (2\pi f) C_1} \cos((2\pi f)t - \pi) \right) + \frac{V_S}{R_4} \quad (4.10)$$

จะสังเกตจากสมการที่ (4.10) ได้ว่า ค่าความต้านทานของ Memristor จะประกอบด้วยส่วนตัวต้านทานเชิงเส้นที่ไม่เปลี่ยนแปลงตามเวลา (linear time-invariant resistor) และ ตัวต้านทานเชิงเส้นที่เปลี่ยนแปลงตามเวลา (linear time-varying resistor) ถ้าความถี่ของแหล่งจ่ายที่ป้อนให้กับวงจรมีความถี่สูงขึ้น ส่วนของความต้านทานที่เปลี่ยนแปลงตามเวลาจะมีค่าลดลง ซึ่งหมายความว่าคุณสมบัติ frequency-dependent pinched hysteresis loop ของ Memristor จะเปลี่ยนไป และ เมื่อความถี่เพิ่มสูงขึ้นเรื่อยๆ คุณสมบัติความเป็น Memristor ซึ่งเป็นอุปกรณ์ไม่เป็นเชิงเส้นจะหมดไป มีวิธีปรับปรุงให้วงจรมีสถานะเป็น Memristor เมื่อความถี่อินพุตสูงขึ้นได้คือ ลดค่าตัวเก็บประจุ C_1 เพิ่มค่าตัวต้านทาน R_2 และ ปรับค่า k_{12} หรือ k_{21} ซึ่งการปรับค่า k_{12} หรือ k_{21} เป็นแนวคิดที่สำคัญของวิทยานิพนธ์นี้ ซึ่งจากการสำรวจยังไม่มีผู้ใดนำเสนอมาก่อน ดังนั้นจากสมการที่ (4.10) การปรับปรุงพฤติกรรมผ่านตัวแปรต่างๆ สามารถทำได้คือ

- 1) การชดเชยด้วยตัวเก็บประจุ C_1 ให้มีค่าลดลงตามค่าความถี่ของสัญญาณอินพุตที่เพิ่มมากขึ้นเพื่อรักษาพฤติกรรม pinched hysteresis loop ณ ค่าความถี่สูง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยามให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 2) การชดเชยด้วยการเพิ่มค่าความต้านทาน R_2 ซึ่งจะแปรผันโดยตรงตามสมการที่ (4.10) เพื่อให้รักษาพฤติกรรม Memristor ณ ค่าความถี่ที่เพิ่มมากขึ้น
- 3) การชดเชยด้วยการปรับค่า k_{12} และ k_{21} ตามค่าความถี่ที่เพิ่มมากขึ้น ซึ่งจะแปรผันโดยตรงตามสมการที่ (4.10) เพื่อให้รักษาพฤติกรรม Memristor ณ ค่าความถี่ที่เพิ่มมากขึ้น
- 4) การชดเชยด้วยแอมพลิจูดของสัญญาณอินพุต V_p ซึ่งจะแปรผันโดยตรงตามสมการที่ (4.10) เพื่อให้รักษาพฤติกรรม Memristor ณ ค่าความถี่ที่เพิ่มมากขึ้น

4.2 การจำลองการทำงาน

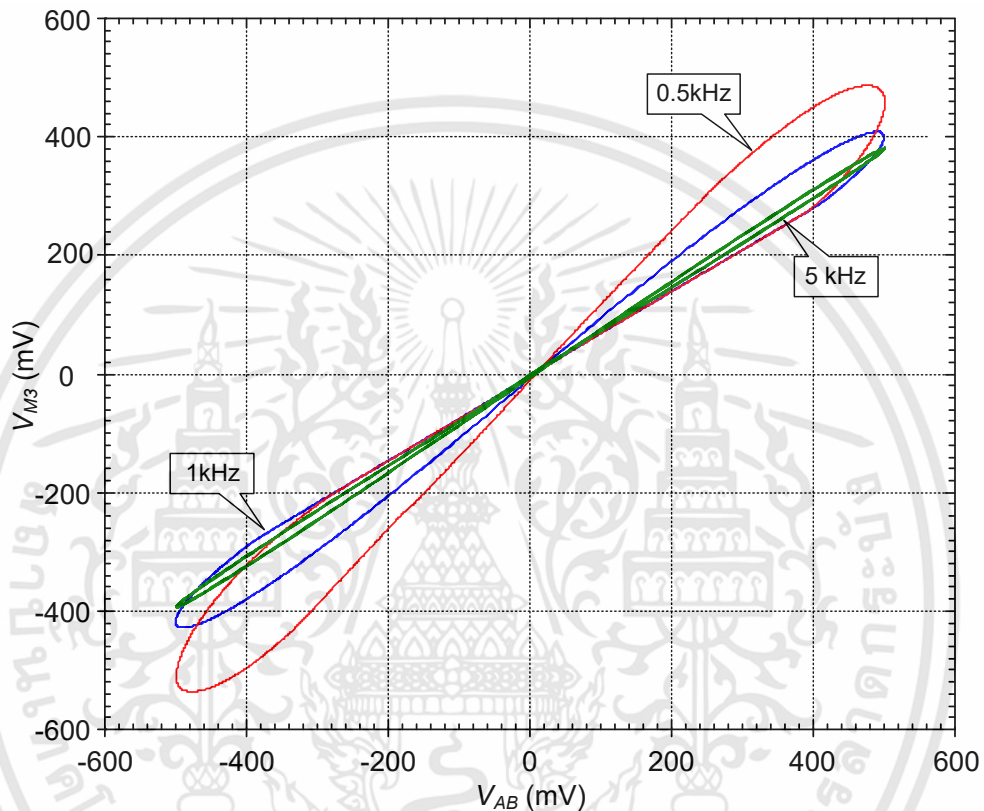
วงจรจำลอง Memristor จะถูกจำลองการทำงานเพื่อเลียนแบบพฤติกรรมโดยใช้โปรแกรม PSpice ในการจำลองการทำงาน วงจร OTA จะใช้ไอซีเบอร์ LM13600 ซึ่งมี OTA อยู่ 2 ชุดภายในไอซีหนึ่งตัว วงจร OTA จะถูกได้นำมาสร้างเป็นวงจร ECCII ตามรูปที่ 2.12 โดยกระแสไบอัสของ OTA_1 และ OTA_2 จะถูกแทนด้วยตัวต้านทานที่ $150\text{ k}\Omega$ ทำให้ได้กระแสไบอัส I_{abc} เป็น $57.88\text{ }\mu\text{A}$ ในขณะที่กระแสไบอัสของ OTA ตัวอื่นๆ จะแปรผันตามอัตราขยายกระแสที่กำหนด วงจร ECCII ใช้แหล่งจ่ายแรงดัน $\pm 10\text{ V}$ เมื่อวงจร ECCII ถูกจำลองการทำงานด้วยโปรแกรม PSpice คุณสมบัติของวงจร ECCII สามารถสรุปได้ดังตารางที่ 4.1

วงจรจำลอง Memristor ที่นำเสนอจะถูกกำหนดค่าต่างๆ ไว้ดังนี้ $R_1 = R_3 = R_4 = 16\text{ k}\Omega$ ส่วน $R_2 = 6\text{ k}\Omega$ และ $C_1 = 1\text{ nF}$ แรงดัน $V_S = -70\text{ mV}$ แรงดัน $V_{off1} = 32\text{ mV}$ และแรงดัน $V_{off2} = 0\text{ V}$

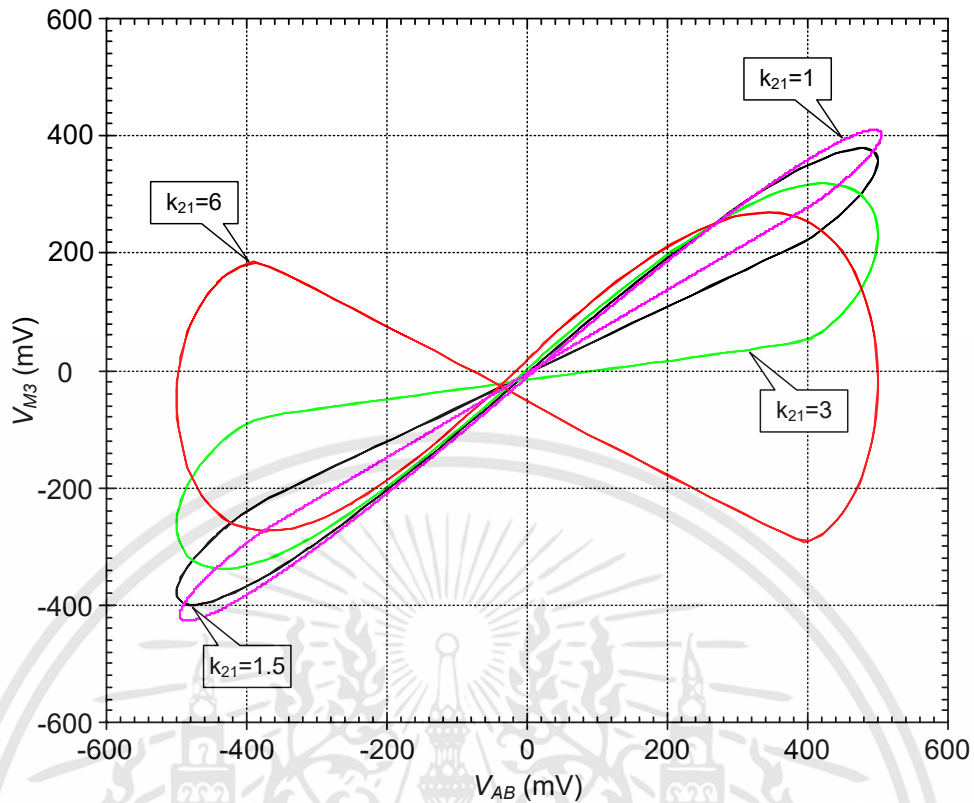
ตารางที่ 4.1 ค่าพารามิเตอร์ของวงจร ECCII ที่ใช้ในวิทยานิพนธ์

Parameters	Value
แรงดันแหล่งจ่าย	$\pm 10\text{ V}$
OTA	LM13600N
กระแสไบอัส (I_{abc})	$57.88\text{ }\mu\text{A}$
V_x/V_{y1} (no load)	$-0.6\text{ mV to }9\text{ V}$
V_x/V_{y2} (no load)	$-0.1\text{ mV to }0.1\text{ mV}$
V_x/V_{y3} (no load)	$-0.1\text{ mV to }0.1\text{ mV}$
DC current range	$-60\text{ }\mu\text{A to }60\text{ }\mu\text{A}$
-3dB bandwidth (V_x/V_{yi})	7.3 MHz
-3dB bandwidth (I_z/I_x)	11 MHz
$R_{yi}: C_{yi}$	$185\text{ k}\Omega: 8.4\text{ pF}$
$R_x: L_x$	$17\text{ }\Omega: 24\text{ }\mu\text{H}$
$R_{zi}: C_{zi}$	$22\text{ k}\Omega: 6.12\text{ pF}$

รูปที่ 4.2 แสดงผลการจำลองการทำงานแสดงความสัมพันธ์ระหว่าง $v_{AB}(t)$ และ $v_{M3}(t)$ ที่ความถี่ต่างๆ จะสังเกตว่าแรงดัน $v_{M3}(t) = i_M(t)R_4$ ดังนั้นการวัดค่าแรงดัน $v_{M3}(t)$ จึงเป็นการวัดกระแส $i_M(t)$ ทางอ้อม เนื่องจากไม่สามารถวัดสัญญาณกระแสด้วยออสซิลโลสโคปได้ รูปที่ 4.3 แสดงผลการจำลองการทำงานแสดงความสัมพันธ์ระหว่าง $v_{AB}(t)$ และ $v_{M3}(t)$ เมื่อค่า k_{21} มีค่าต่างๆ โดยอินพุตป้อนความถี่ 1 kHz ขนาด 0.5 V (peak)



รูปที่ 4.2 ผลการจำลองคุณสมบัติ pinched hysteresis loop ของวงจรจำลอง Memristor ที่นำเสนอที่ความถี่ต่างๆ



รูปที่ 4.3 ผลการทดลองคุณสมบัติ pinched hysteresis loop ของวงจรจำลอง Memristor ที่นำเสนอเมื่อป้อนความถี่ 1 kHz และปรับค่า k_{21} เป็นค่าต่างๆ

ผลการจำลองรูปที่ 4.2 และ 4.3 จะแสดงถึงความสัมพันธ์ของวงจรจำลอง Memristor ที่นำเสนอนี้กับอิทธิพลของความถี่ของสัญญาณอินพุตดังสมการ (4.10) คือ

$$M(\phi_m(t)) = \frac{R_1 R_3}{R_4} - \left(\frac{k_{12} k_{21} R_2}{10 R_4 (2\pi f) C_1} \cos((2\pi f)t - \pi) \right) + \frac{V_s}{R_4}$$

ในกรณีที่สัญญาณอินพุตจากแหล่งกำเนิดมีความถี่ที่สูงเพิ่มขึ้นจะทำให้ค่าความต้านทานเชิงเส้นที่ขึ้นกับเวลามีค่าลดลง นั่นหมายความว่าพฤติกรรม pinched hysteresis loop จะหายไปเมื่อความถี่สูงขึ้น ดังนั้นจึงจำเป็นต้องมีการชดเชยด้วยค่า k_{12} และ k_{21} เพื่อให้ยังคงมีซึ่งพฤติกรรม pinched hysteresis loop ณ ค่าความถี่สูงๆ ดังเดิม เมื่อพิจารณาที่ส่วนค่าเวลาคงที่ของสมการจะได้คือ

$$\tau = \frac{k_{12} k_{21} R_2}{10 R_4 (2\pi f) C_1}$$

ถ้ากำหนดให้ค่าคงที่ k_{12} และ k_{21} มีค่าคงที่เท่ากับ 1 เมื่อความถี่ (f) มีค่าสูงขึ้น คุณสมบัติ pinched hysteresis loop ตามสมการที่ (4.10) สามารถได้สมการคือ

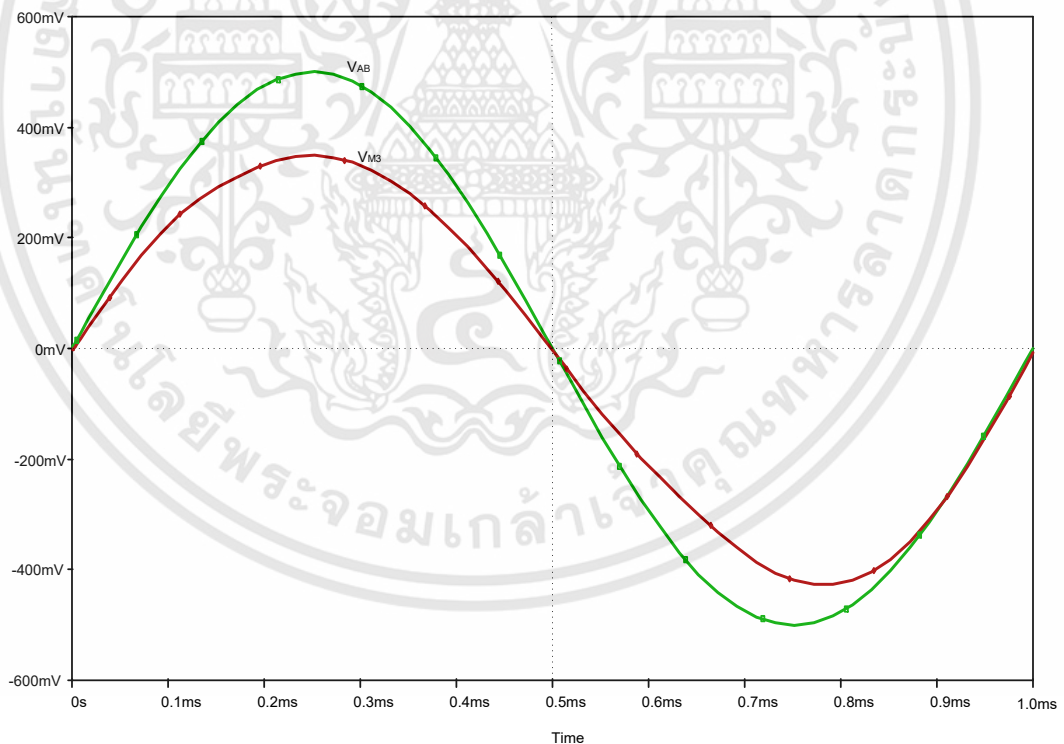
- 1) เมื่อ $f \rightarrow \infty$ จะทำให้พฤติกรรมของ Memristor จะมีค่าขึ้นอยู่กับค่าความต้านทานเชิงเส้นที่ไม่ขึ้นกับเวลา (linear time-invariant Resistor)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

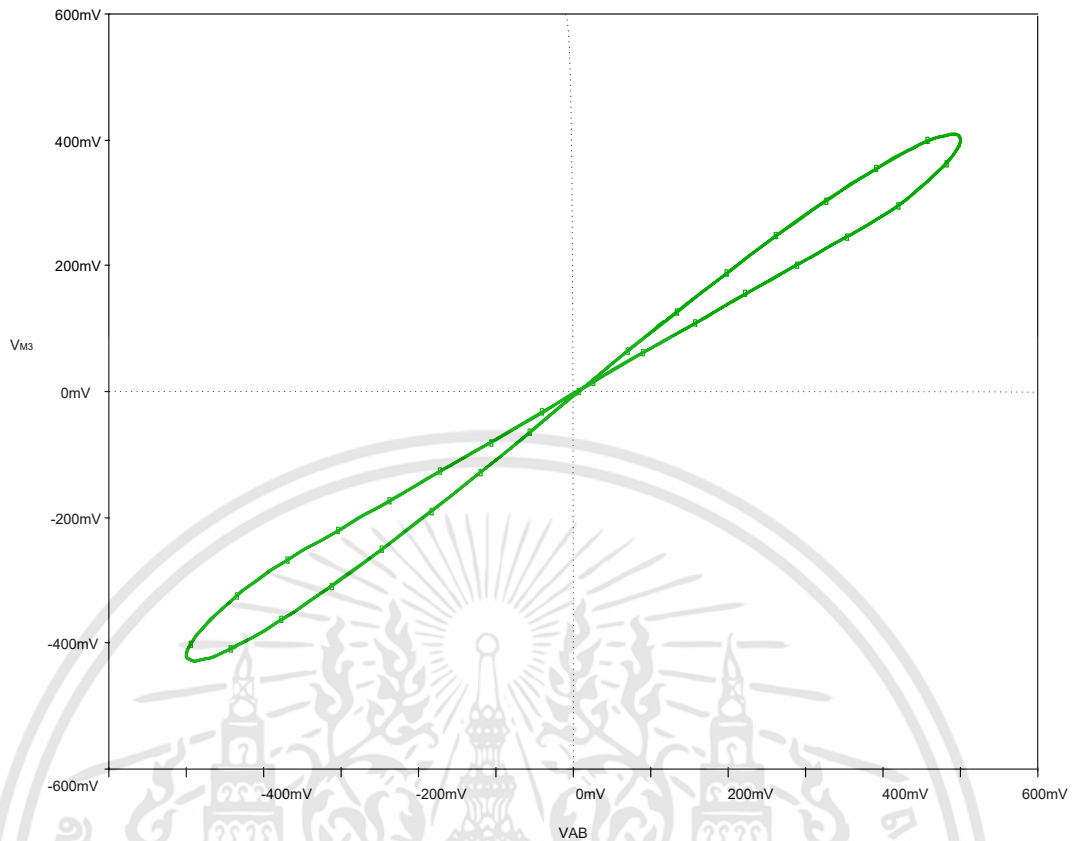
- 2) เมื่อ $f \rightarrow 1/T$ จะทำให้พฤติกรรมของ Memristor จะมีค่าสูงสุดในคุณสมบัติ pinched hysteresis loop ของ Memristor
- 3) เมื่อ $f \rightarrow \leq 1/T$ พฤติกรรมของ Memristor จะสูญเสียคุณสมบัติ pinched hysteresis loop หมายถึงสัญญาณจากแหล่งจ่ายมีคาบมากกว่าค่าคงที่ T ของวงจร จำลอง Memristor นี้

กรณีที่ 1 จะสามารถแก้ไขได้โดย ลดค่า C_1 เพิ่มค่า R_2 และ เพิ่มค่า k_{12} หรือ k_{21} ได้กล่าวไปแล้ว ส่วนกรณีที่ 3 จะแก้ไขได้โดยเพิ่มขนาดของสัญญาณที่ป้อนให้กับวงจร

รูปที่ 4.4 แสดงผลการจำลองการทำงานแสดงความสัมพันธ์ของ $v_{AB}(t)$ และ $v_{M3}(t)$ เทียบกับ เวลาของวงจรจำลอง Memristor และรูปที่ 4.5 แสดงคุณสมบัติ pinched hysteresis loop ของ วงจรจำลอง Memristor เมื่อค่า k_{12} และ k_{21} เท่ากับ 1 โดยอินพุตป้อนความถี่ 1 kHz ขนาด 0.5 V (peak) ใช้แรงดันแหล่งจ่าย ± 10 V $R_1 = R_3 = R_4 = 16$ k Ω $R_2 = 6$ k Ω และ $C_1 = 1$ nF กระแสไบอัสของ OTA₁ และ OTA₂ ของวงจร ECCII ถูกแทนด้วยตัวต้านทาน 150 k Ω จะได้กระแสไบอัส I_{abc} ประมาณ 57.88 μ A



รูปที่ 4.4 ผลการทดลองคุณสมบัติความสัมพันธ์ของ $v_{AB}(t)$ และ $v_{M3}(t)$ เทียบกับเวลา ของวงจรจำลอง Memristor ที่นำเสนอเมื่อป้อนความถี่ 1 kHz

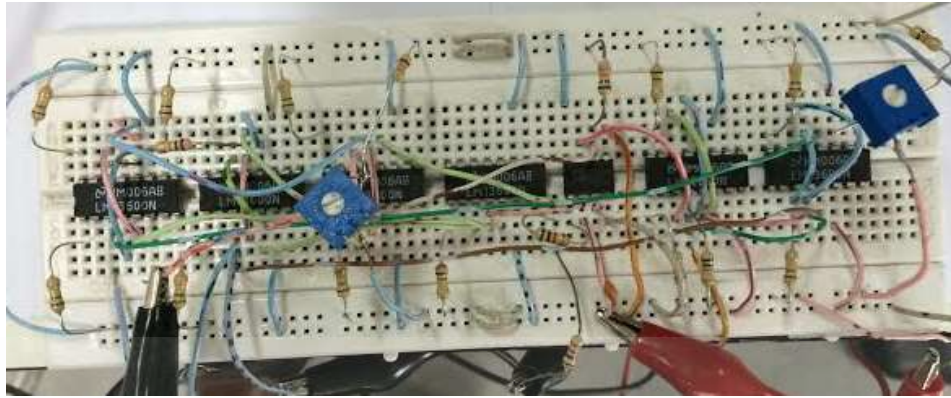


รูปที่ 4.5 ผลการจำลองคุณสมบัติ pinched hysteresis loop ของวงจรจำลอง Memristor ที่นำเสนอกับความถี่ 1 kHz เมื่อค่า k_{12} และ k_{21} เท่ากับ 1

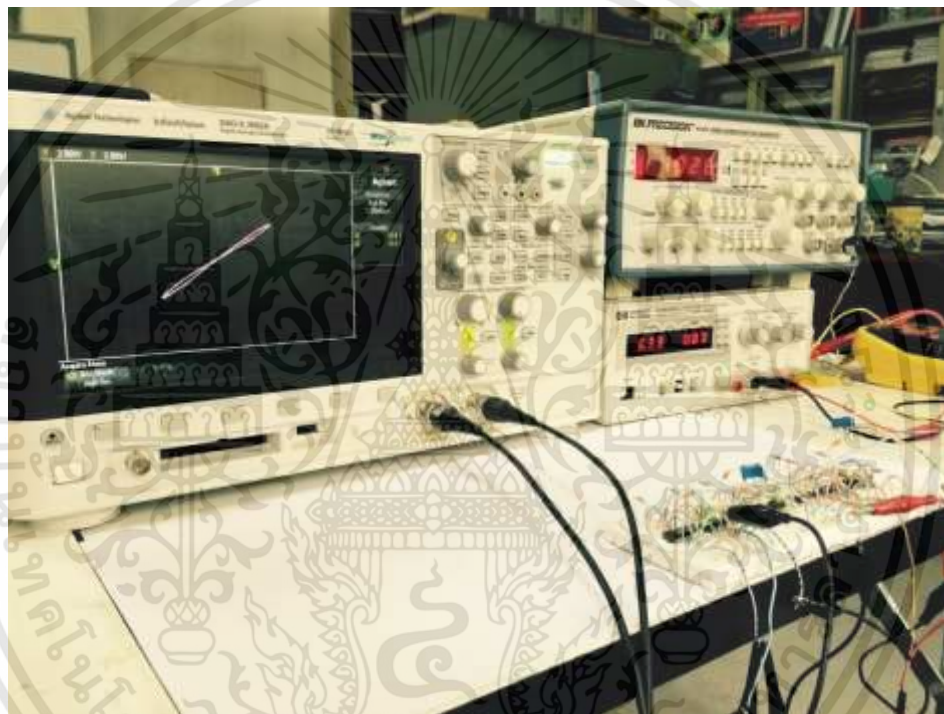
4.3 การทดลองการทำงาน

เมื่อนำวงจรจำลอง Memristor มาทดลองบนบอร์ดทดลองดังรูปที่ 4.6(ข) โดยกำหนดให้อุปกรณ์ทางไฟฟ้าต่างๆ และพารามิเตอร์ต่างๆ มีค่าเท่ากับกับกรณีจำลองการทำงานด้วยโปรแกรม PPSICE คือ ใช้แรงดันแหล่งจ่าย ± 10 V $R_1 = R_3 = R_4 = 16$ k Ω $R_2 = 6$ k Ω และ $C_1 = 1$ nF กระแสไบอัสของ OTA₁ และ OTA₂ ของวงจร ECCII ถูกแทนด้วยตัวต้านทาน 150 k Ω จะได้กระแสไบอัส I_{abc} ประมาณ 57.88 μ A ส่วนกระแสไบอัสที่กำหนดค่าอัตราขยาย จะกำหนดโดยตัวต้านทานปรับค่าได้ แรงดัน $V_S = -70$ mV แรงดัน $V_{off1} = 32$ mV สร้างจากวงจรแบ่งแรงดันโดยใช้ตัวต้านทานต่อคร่อมกับแหล่งจ่ายอิสระ +1 V และ -1 V

รูปที่ 4.7 แสดงผลการทดลองแสดงความสัมพันธ์แรงดัน $v_{AB}(t)$ และ $v_{M3}(t)$ เมื่อ $k_{21} = 1$ และป้อนความถี่ 1 kHz ขนาด 0.5 V (peak)



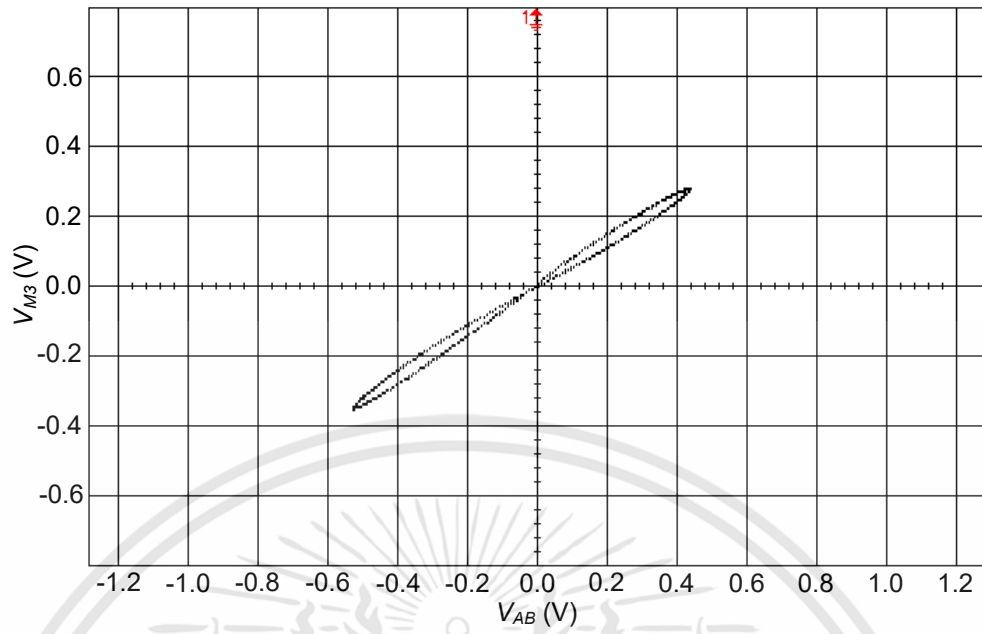
(ก)



(ข)

รูปที่ 4.6 การทดลอง Memristor นำเสนอ (ก) วงจรในบอร์ดทดลอง (ข) การวัดสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 ผลการทดลองแสดง pinched hysteresis loop ที่ความถี่ 1 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผลการวิจัยและข้อเสนอแนะ

5.1 สรุปผล

จากการศึกษานี้ได้นำเสนอวงจรจำลอง Memristor แบบลอยตัวซึ่งอาศัยหลักการทำงานและออกแบบโดยวงจรขยายความนำถ่ายโอนหรือ OTA มารวมเป็นวงจรสายพานกระแสแบบปรับค่าโดยวิธีทางอิเล็กทรอนิกส์ ECCII อันประกอบจากอุปกรณ์ทางไฟฟ้าซึ่งมีการใช้งานและจำหน่ายให้ผู้สนใจเรียนรู้ตามท้องตลาดทั่วไปซึ่งวงจรจำลองนี้สามารถนำมาทดลองและพิสูจน์ถึงพฤติกรรมของ Memristor ไม่เพียงแต่ตามทฤษฎีเท่านั้นในทางปฏิบัติวงจรจำลองนี้ก็สามารถทำงานและแสดงถึงพฤติกรรมของ Memristor ได้อย่างถูกต้อง ซึ่งจากการศึกษาและวิจัยนี้ได้แสดงผลการทดลองโดยสามารถสรุปได้ว่าวงจรจำลอง Memristor แบบลอยตัวนี้สามารถแสดงถึงพฤติกรรมของ Memristor ได้ทั้งการจำลองบนโปรแกรมจำลอง PSPICE และการทดลองบนอุปกรณ์ที่มีใช้งานในท้องตลาดทั่วไปได้อย่างควบคู่กัน สอดคล้องกับจุดประสงค์หลักในการศึกษาและวิจัยนี้ที่ต้องการให้เกิดประโยชน์กับการนำไปใช้ในการศึกษาต่อไป อีกทั้งวงจรจำลอง Memristor นี้ยังสามารถทำงานได้ทั้งแบบ Decremental และ Incremental โดยเพียงแค่เปลี่ยนการลักษณะการเชื่อมต่อกับวงจรหลักอันอาศัยคุณสมบัติหลักของวงจร ECCII เพื่อให้สอดคล้องกับการนำวงจรจำลองนี้ไปใช้งาน นอกจากนี้พฤติกรรม Pinched hysteresis loop ระหว่างคุณสมบัติ $v-i$ สามารถปรับได้จากองค์ประกอบต่างๆ ของวงจรอาติเช่น ค่าเกนกระแส (k) ของวงจรสายพานกระแสแบบปรับค่าโดยวิธีทางอิเล็กทรอนิกส์ ECCII หรือตัวเก็บประจุ C_1 หรืออัตราส่วนระหว่างตัวต้านทาน R_2/R_1 รวมไปถึงแอมพลิจูดของสัญญาณอินพุต V_p ตามแต่สะดวก ซึ่งมีความสำคัญอย่างมากต่อการรักษาพฤติกรรมของ Memristor การไม่เป็นเชิงเส้นสอดคล้อง Memristor ที่สร้างจากโททานิยมไดออกไซด์อินทรีย์ HP เมื่อวงจรจำลอง Memristor นี้ต้องทำงาน ณ ย่านความถี่สูง ดังที่ได้พิสูจน์และแสดงตามสมการ (4.10) ของวงจรจำลองนี้

5.2 ข้อดีของวงจรจำลองอุปกรณ์ Memristor โดยใช้วงจร ECCII

- 5.2.1 ออกแบบโดยวงจร OTA และอุปกรณ์ไฟฟ้าแบบพาสซีฟซึ่งเป็นอุปกรณ์ที่มีใช้งานอยู่ในท้องตลาด
- 5.2.2 สามารถแสดงพฤติกรรมของ Memristor ได้อย่างถูกต้องตามทฤษฎีผ่านการจำลองบน Simulation เช่น PSPICE และการทดลองบนอุปกรณ์จริง
- 5.2.3 สามารถชดเชยการสูญเสียพฤติกรรม Pinched Hysteresis Loop ตามค่าความถี่ที่เพิ่มมากขึ้นได้
- 5.2.4 มีการนำเอาค่าพารามิเตอร์แผงมารวมวิเคราะห์ในการออกแบบวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3 ข้อเสนอแนะ

ในการวิจัยครั้งต่อไป สามารถนำข้อมูลของงานวิจัย “วงจรถ่วงอุปกรณ์ Memristor โดยใช้ วงจร OTA” เป็นแนวทางสำหรับบุคคลทั่วไปซึ่งมีความเกี่ยวข้องสามารถพัฒนาและออกแบบอุปกรณ์ ทางไฟฟ้าอิเล็กทรอนิกส์อันมี Memristor เป็นส่วนประกอบได้ในอนาคต



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- [1] D. B. Strukov, G. S. Snider, D. R. Stewart, R. S. Williams, "The missing memristor found," *Nature*, vol. 453, pp. 80-83, 2008.
- [2] L. O. Chua, "Memristor-the missing circuit element," *IEEE Transactions on Circuit Theory*, vol. CT-18, pp. 507-511, 1971.
- [3] Y. V. Pershin, M. D. Ventra, "Practical approach to programmable analog circuit with memristors," *IEEE Transactions on Circuits and Systems-I: Regular Papers*, vol. 57, pp. 1857-1864, 2010.
- [4] J. Borghetti, G. Y. Snider, P. J. Kuekes, J. J. Yang, D. R. Stewart, R. S. Williams "‘Memristive’ switches enable ‘stateful’ logic operations via material implecation," *Nature*, vol. 464, pp. 873-876, 2010.
- [5] S. Shin, K. Kim, S.-M. Kang, "Memristor applications for programmable analog ICs," *IEEE Transactions on Nanotechnology*, vol. 10, pp. 266-274, 2011.
- [6] T. A. Wey, W. D. Jemison, "Variable gain amplifier circuit using titanium dioxide memristors," *IET Circuits Devices and Systems*, vol. 5, pp. 59-65, 2011.
- [7] Y. Ho, G. M. Huang, P. Li, "Dynamic properties and design analysis for nonvolatile memristor memories," *IEEE Transactions on Circuits and Systems-I: Regular Papers*, vol. 58, pp. 724-736, 2011.
- [8] C.-M. Jung, K.-H. Jo, E.-S. Lee, H. M. Vo, K.-S. Min, "Zero-sleep-leakage flip-flop circuit with conditional-storing memristor retention latch," *IEEE Transactions on Nanotechnology*, vol. 11, pp. 360-366, 2012.
- [9] H. Kim, M. Pd. Sah, C. Yang, T. Roska, L. O. Chua, "Neural synaptic weighting with a pulse-based memristor circuit," *IEEE Transactions on Circuits and Systems-I: Regular Papers*, vol. 59, pp. 148-158, 2012.
- [10] S. Shin, K. Kim, S.-M. Kang, "Memistor XOR for resistive multiplier," *Electronics Letters*, vol. 48, pp. 78-80, 2012.
- [11] I. C. Goknar, F. Oncul, E. Minayi, "New memristor applications: AM, ASK, FSK, and BPSK modulators," *IEEE Antennas and Propagation Magazine*, vol. 55, pp. 304-313, 2013.
- [12] A. Rak, G. Cserey, "Macromodelling of the memristor in SPICE," *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol. 29, pp. 632-636, 2010.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [13] S. Benderli, A. Wey, "On SPICE macromodeling of TiO₂ memristors, *Electronics Letters*, vol. 45, pp. 377-379, 2009.
- [14] D. Biolek, Z. Biolek, V. Biolkova, "PSPICE modeling of memristor with nonlinear dopant drift," *Radioengineering*, vol. 18, pp. 210-214, 2009.
- [15] D. Biolek, Z. Biolek, V. Biolkova, "PSPICE modeling of memristor," *Analog Integrated Circuits and Signal Processing*, vol. 66, pp. 129-137, 2011.
- [16] D. Bates, H. Fiedler, "A memristor SPICE implementation and a new approach for magnetic flux controlled memristor," *IEEE Transactions on Nanotechnology*, vol. 10, pp. 250-255, 2011.
- [17] G. D. Howard, L. Bull, B. D. L. Costello, A. Adamatzky, V. Erokhin, "A SPICE model of the PEO-PANI memristor," *International Journal of Bifurcation and Chaos*, vol. 23, pp. 1350112-22, 2013.
- [18] K. D. Xu, Y. H. Zhang, L. Wang, M. Q. Yuan, Y. Fan, W. T. Joines, Q. H. Liu "Two memristor SPICE model and their applications in microwave device," *IEEE Transactions on Nanotechnology*, vol. 13, pp. 607-616, 2014.
- [19] Z. Kolka, D. Biolek, V. Biolkova, "Hybrid modelling and emulation of memsystems," *International Journal of Numerical Modelling: Electronic Networks, Devices and Fields*, vol. 25, pp. 216-225, 2012.
- [20] H. Kim, M. P. Sah, Y. Changju, S. Cho, L. O. Chua, "Memristor emulator for memristor circuit applications," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 59, pp. 2422-2431, 2012.
- [21] X. Y. Wang, A. L. Fitch, H. H. C. Lu, W. G. Qi, "Design of a memcapacitor emulator based on a memristor," *Physics Letters A*, vol. 376, pp. 394-399, 2012.
- [22] D. Yu, H. H.-C. Lu, A. L. Fitch, L. Yan, "A floating memristor emulator based relaxation oscillator," *IEEE Transactions on Circuits and Systems-I: Regular Papers*, vol. 61, pp. 2888-2896, 2014.
- [23] Y. Liang, H. Chen, D. S. Yu, "A practical implementation of a floating memristor-less meminductor emulator," *IEEE Transactions on Circuits and Systems-II: Express Briefs*, vol. 61, pp. 299-303, 2014.
- [24] C. Sanchez-Lopez, J. Mendoza-Lopez, M. A. Carrasco, C. Muniz-Montero, "A floating analog memristor emulator circuit," *IEEE Transactions on Circuits and Systems-II: Express Briefs*, vol. 61, pp. 309-313, 2014.

- [25] A. Yesil, Y. Babacan, F. Kacar, "A new DDCC based memristor emulator circuit and its appliactions," *Microelectronics Journal*, vol. 45, pp. 282-287, 2014.
- [26] S. C. Yener, H. H. Kuntman, "Fully CMOS memristor based chaotic circuit," *Radioengineering*, vol. 23, pp.1140-1149, 2014.
- [27] W. Chiu, S.-I. Liu, H.-W. Tsao, and J.-J. Chen, "CMOS differential difference current conveyors and their applications," *IEE Proceeding-Circuits Devices and Systems*, vol. 143, pp. 91-96, 1996.
- [28] W. Surakamponorn, V. Riewruja, K. Kumwachara, K. Surawatpunya, C. Anuntahirunrat, "Temperature-insensitive voltage-to-current converter and its applications," *IEEE Transactions on Instrumentation and Measurement*, vol. 48, pp. 1270-1277, 1999.
- [29] V. Riewruja, W. Petchmaneelumka, "Floating current-controlled resistance converters using OTAs," *AEU-International Journal of Electronics and Communications*, vol. 62, pp. 725-731, 2008.
- [30] R. Stanley Williams, A short history of memristor development, HP Labs Sreejith A.G, -MemristorII, <http://www.slideshare.net/jithoot/memristor-3024732>
- [31] A. S. Sedra, K. C. Smith, "A Second Generation Current Conveyor and Its Application", *IEEE Transactions on Circuit Theory*, Vol.CT-17, pp.132-134, 1970
- [32] A. Fabre, N. Mimeche, "Class A/AB second generation current conveyor with controlled current gain," *Electronics letters*, vol. 43, pp. 82-91, 1996.
- [33] X.-Y. Wang, A. L. Fitch, H. C. Lu, V. Sreeram, W.-G. Qi "Implementation of an analogue model of a memristor based on a light-dependent resistor," *Chinese Physics B*, vol. 21, pp. 1-8, 2012.

ประวัติผู้เขียน

ชื่อ-นามสกุล ณัฐกร บุญตัน
 วัน เดือน ปีเกิด 17 สิงหาคม 2530
 ที่อยู่ 200/128 ถ.อ่อนนุช 65 แยก 14 แขวง ประเวศ เขตประเวศ
 กรุงเทพมหานคร 10250
 ประวัติการศึกษา สำเร็จการศึกษาระดับปริญญาตรีหลักสูตรวิศวกรรมศาสตรบัณฑิต
 สาขาวิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์
 สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
 ประสบการณ์การทำงาน
 2552 – ปัจจุบัน ทำงานตำแหน่ง วิศวกร บริษัทห้วเว่ยเทคโนโลยี (ประเทศไทย) จำกัด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้