

การออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง
แบบเทคโนโลยีซีมอส ที่มีการประยุกต์ใช้วงจรคูณค่าตัวเก็บประจุ

DESIGN OF INTEGRABLE CMOS-BASED RMS-TO-DC CONVERTERS
WITH CAPACITANCE MULTIPLIER CIRCUIT



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2545

ISBN 974-648-820-1

การออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง
แบบเทคโนโลยีซีมอส ที่มีการประยุกต์ใช้วงจรคูณค่าตัวเก็บประจุ

DESIGN OF INTEGRABLE CMOS-BASED RMS-TO-DC CONVERTERS
WITH CAPACITANCE MULTIPLIER CIRCUIT



ขนิษฐา แก้วแดง

KHANITTHA KAEWDANG

เลขหม.....
เลขทะเบียน..... 49608
วัน, เดือน, ปี..... 25 ก.พ. 2547

.b.....
.i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์
บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
พ.ศ.2545

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ISBN 974 - 648 - 820 - 1

11312543

**DESIGN OF INTEGRABLE CMOS-BASED RMS-TO-DC CONVERTERS
WITH CAPACITANCE MULTIPLIER CIRCUIT**



KHANITTHA KAEWDANG

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRONICS ENGINEERING
SCHOOL OF GRADUATE STUDIES**

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และดัดแปลงอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
2002
ISBN 974-648-820-1



COPYRIGHT 2002

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
SCHOOL OF GRADUATE STUDIES และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์

การออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบ
เทคโนโลยีซีมอส ที่มีการประยุกต์ใช้วงจรคูณค่าตัวเก็บประจุ
DESIGN OF INTEGRABLE CMOS - BASED RMS - TO - DC
CONVERTERS WITH CAPACITANCE MULTIPLIER CIRCUIT

ชื่อนักศึกษา

นางสาวชนิษฐา แก้วแดง

รหัสประจำตัว

43061304

ปริญญา

วิศวกรรมศาสตรมหาบัณฑิต

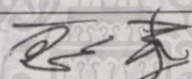
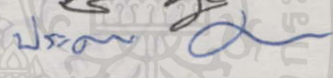
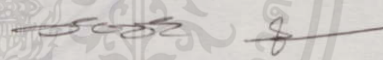
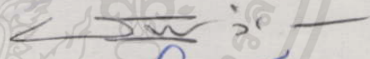
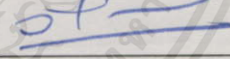
สาขาวิชา

วิศวกรรมอิเล็กทรอนิกส์

อาจารย์ผู้ควบคุมวิทยานิพนธ์

ศ.ดร.วัลลภ

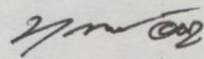
สุระกำพลธร

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
รศ.ดร.วิสุทธิ	ฐิติรุ่งเรือง	
ผศ.ประภากร	สุวรรณะ	
รศ.ดร.วันชัย	วีรจจา	
ผศ.วรพงษ์	ตั้งศรีรัตน์	
ศ.ดร.วัลลภ	สุระกำพลธร	

วัน/เดือน/ปี ที่สอบ 15 พฤษภาคม 2545 เวลา 14.00 น.

สถานที่สอบ ณ อาคาร 12 ชั้น ชั้น 4 (ห้อง E12-403)

บัณฑิตวิทยาลัยรับรองแล้ว



(รศ.ดร.บุญวัฒน์ อัดชู)

คณบดีบัณฑิตวิทยาลัย

วันที่...11...เดือน...สิงหาคม...พ.ศ.2545

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	การออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง
นักศึกษา	นางสาวชนิษฐา แก้วแดง
รหัสประจำตัว	43061304
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมอิเล็กทรอนิกส์
พ.ศ.	2545
อาจารย์ผู้ควบคุมวิทยานิพนธ์	ศ.ดร. วัลลภ สุระกำพลธร

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ เป็นการนำเสนอหลักการออกแบบของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่มีวงจรคูณค่าตัวเก็บประจุ ซึ่งใช้พื้นฐานของเทคโนโลยีซีมอส ที่สามารถสร้างเป็นวงจรรวมได้ โดยไม่อาศัยหลักการทำงานของวงจรเรียงกระแสแบบเต็มคลื่น เนื้อหาของวิทยานิพนธ์นี้ประกอบด้วย การออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง 2 แบบ คือ วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่อาศัยหลักการทำงานของวงจรรขยาย CMOS แบบ Class AB และวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง แบบโหมดกระแส และเพื่อเป็นการลดขนาดของตัวเก็บประจุในวงจรเพื่อให้มีความเหมาะสมในการสร้างเป็นวงจรรวม จึงนำเสนอวงจรคูณค่าตัวเก็บประจุมาประยุกต์ใช้กับวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ทั้งสองนี้ด้วย คุณสมบัติของวงจรที่ได้ออกแบบจะศึกษาโดยใช้โปรแกรม SPICE และ Cadence Simulation results เพื่อเป็นการยืนยันถึงสมรรถนะ การทำงานและคุณสมบัติของวงจรที่ได้ออกแบบขึ้น และทำการต่อวงจรจริงเพื่อเปรียบเทียบผลทางทฤษฎีและปฏิบัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	Design of Integrable CMOS-Based RMS-to-DC Converters with Capacitance Multiplier Circuit
Student	Miss Khanittha Kaewdang
Student ID.	43061304
Degree	Master of Engineering
Year	2002
Thesis Advisor	Prof. Dr. Wanlop Surakamponorn

ABSTRACT

This thesis presents the design of Integrable CMOS multiplied capacitance RMS-to-DC converters, where full-wave rectifiers are not required. Two types of CMOS multiplied-capacitance RMS-to-DC converters are proposed. There are the RMS-to-DC converters that are using a class AB amplifier circuit and the current mode RMS-to-DC converter. In order to reduce the size of the capacitor suitable for monolithic integration, capacitance multiplier circuits that can multiply the value of the capacitance are also incorporated in the RMS-to-DC converter circuits. The performance of the proposed circuits are studied through SPICE and Cadence simulation results. The experimental and PSPICE simulation results confirm the performances of the designed circuit.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ขอกราบขอบพระคุณ ศาสตราจารย์ ดร. วัลลภ สุระกำพลธร อาจารย์ที่ปรึกษา เป็นอย่างสูง ที่ได้มอบโอกาสที่ดีแก่ข้าพเจ้า ในการทำงานวิจัย พร้อมทั้งให้ความเมตตา กรุณา ในการอบรมสั่งสอนความรู้ในด้านวิชาการ และด้านของการดำเนินชีวิต ตลอดจนการแนะแนวทางในการแก้ไขปัญหาต่าง ๆ อย่างใส่ใจ จนทำให้ข้าพเจ้ามีสติ ปัญญา และแรงใจ ในการทำวิทยานิพนธ์ฉบับนี้ให้สำเร็จสมบูรณ์ขึ้นได้

ขอขอบพระคุณ ผู้ช่วยศาสตราจารย์ ดร. เกียรติศักดิ์ คมวัชระ และ ผู้ช่วยศาสตราจารย์รพพงศ์ ตั้งศรีรัตน์ ที่ได้กรุณาให้คำแนะนำ และความช่วยเหลือต่าง ๆ อีกทั้งขอขอบคุณ พี่ ๆ เพื่อน ๆ และน้องๆ ทุกคนในห้องปฏิบัติการ Mixed Signal Processing ที่ให้ความช่วยเหลือเกื้อหนุนข้าพเจ้าเป็นอย่างดี

ขอขอบคุณ คุณกิตติ เนตรสชาวัฒน์ ที่เป็นกำลังใจและให้ความช่วยเหลือในการพิมพ์ต้นฉบับวิทยานิพนธ์นี้ รวมทั้งเพื่อน ๆ ทุกท่านที่ให้กำลังใจ อย่างจริงใจแก่ข้าพเจ้าตลอดมา

ขอขอบคุณ องค์การความร่วมมือระหว่างประเทศของญี่ปุ่น (JICA) ภายใต้โครงการสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ (ReCCIT) ที่ให้ทุนและเครื่องมือสนับสนุนในการทำวิทยานิพนธ์ และขอขอบคุณสำนักงานกองทุนสนับสนุนการวิจัย (สกว.) ภายใต้โครงการที่ RTA/04/2543 ที่ให้ทุนสนับสนุนในการทำงานวิจัย

สุดท้ายนี้ขอกราบขอบพระคุณ บิดา มารดา ที่มอบความรัก ความห่วงใย กำลังใจ และให้การสนับสนุนในการศึกษามาโดยตลอด รวมทั้งคณาญาติ พี่ และน้อง ที่คอยเป็นกำลังใจเสมอมา

คุณค่าและประโยชน์อันเกิดขึ้นจากวิทยานิพนธ์นี้ ข้าพเจ้าขอมอบแด่ บิดา มารดา และผู้มีพระคุณทุกท่าน

ขนิษฐา แก้วแดง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
2.4.1.1 การทำงาน ในโหมดกระแส	25
2.4.1.2 วงจรยกกำลังสองทำงานใน โหมดแรงดัน	26
2.4.2 วงจรกระแสยกกำลังสองออกแบบจาก คุณสมบัติกฎการยกกำลังสอง	26
2.4.2.1 การทำงานของวงจรกระแสยกกำลังสอง	26
2.5 วงจรถอดรากที่สอง (Square-Root Circuit)	28
2.6 วงจรคูณค่าตัวเก็บประจุ (C-multiplier)	28
2.6.1 หลักการในการออกแบบวงจรคูณค่าตัวเก็บประจุ	29
2.6.2 วงจรคูณค่าตัวเก็บประจุที่ควบคุมด้วยแรงดัน	30
2.6.3 วงจรคูณค่าตัวเก็บประจุกระแสควบคุม	32
2.6.3.1 ข้อจำกัดของวงจรคูณค่าตัวเก็บประจุ แรงดันควบคุม	32
2.6.3.2 แผนภาพวงจรคูณค่าตัวเก็บประจุ กระแสควบคุม	33
2.6.3.3 ผลการเขียนแบบการทำงานของวงจร	36
2.7 บทสรุป	37
บทที่ 3 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่มีการนำเสนองไว้	38
3.1 บทนำ	38
3.2 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง โดยอาศัยออปแอมป์	38
3.3 การออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง โดยอาศัยหลักการ ทรานส์ลิเนียร์ แบบใช้พื้นฐานของเทคโนโลยีไบ โพลาร์	41
3.3.1 วงจรแปลงสัญญาณ RMS เป็นสัญญาณ ไฟฟ้ากระแสตรง ที่อาศัยหลักการทรานส์ลิเนียร์	41

เอกสารนี้เป็นเอกสารที่สงวนไว้เพื่อใช้ภายในเท่านั้น ไม่สามารถเผยแพร่ไปใช้ประโยชน์อื่นใด

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

3.3.2	วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่อาศัยหลักการทรานส์ลิเนียร์โดยไม่มีองค์ประกอบของ วงจรเรียงกระแสแบบเต็มคลื่น.....	43
3.3.3	วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่อาศัยหลักการทรานส์ลิเนียร์ในการสร้างสมการ ดิฟเฟอเรนเชียลไม่เป็นเชิงเส้น.....	44
3.4	วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง แบบใช้พื้นฐานของ เทคโนโลยีซีมอส.....	46
3.5	ข้อเปรียบเทียบระหว่างวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง แบบเดิม กับแบบที่นำเสนอ แบบใช้พื้นฐานของ เทคโนโลยีซีมอส.....	48
3.6	บทสรุป.....	48
บทที่ 4	วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ออกแบบจากวงจร CMOS Class AB.....	50
4.1	บทนำ.....	50
4.2	วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ออกแบบจากวงจร Class AB แบบ C เทียบกราวน์.....	51
4.2.1	การทำงานของวงจร.....	51
4.2.1.1	วงจรแปลงสัญญาณ RMS เป็นสัญญาณดิซี.....	51
4.2.1.2	พิจารณาค่าความผิดพลาดจากค่า RMS.....	53
4.2.1.3	การเลือกค่า C.....	54
4.2.2	สมรรถนะของวงจร.....	55
4.2.2.1	ช่วงปฏิบัติงาน.....	55
4.2.2.1.1	ช่วงแรงดันปฏิบัติงาน.....	55
4.2.2.1.2	ช่วงกระแสปฏิบัติงาน.....	57
4.2.2.2	การวิเคราะห์ค่าเปอร์เซ็นต์ความผิดพลาดสำหรับค่า..... ชานด้านการค้า ทรานส์คอนคักแดนซ์ของวงจร.....	58
4.2.2.3	การวิเคราะห์ความถี่ปฏิบัติงานของวงจร.....	66

สารบัญ (ต่อ)

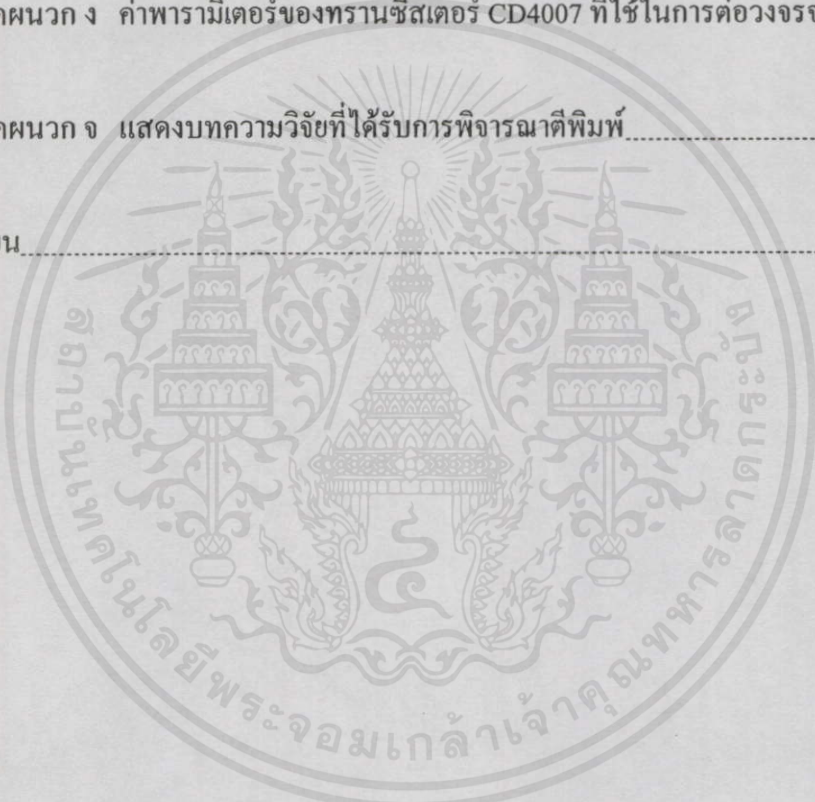
	หน้า
4.2.2.3.1 พิจารณาจากส่วนของวงจรรยกกำลังสอง Class AB.....	60
4.2.2.3.2 พิจารณาจากส่วนของวงจระสะท้อนกระแส แบบบวกและลบ.....	63
4.2.2.4 การหาค่าความผิดพลาดที่เกิดจากวงจรรยกกำลังสอง Class AB.....	66
4.2.3 ผลการเลียนแบบการทำงานของวงจรรด้วยโปรแกรม SPICE ของ Cadence simulator.....	67
4.3 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่ออกแบบจากวงจรร Class AB กรณีที่ใช้วงจรรคูณค่าตัวเก็บประจุ.....	76
4.3.1 การทำงานของวงจรร.....	77
4.3.2 ผลการเลียนแบบการทำงานของวงจรรด้วยโปรแกรม SPICE ของ Cadence simulator.....	77
4.4 บทสรุป.....	79
บทที่ 5 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบโหมดกระแส.....	80
5.1 บทนำ.....	80
5.2 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบโหมดกระแส กรณี C เทียบกราวน์.....	80
5.2.1 การทำงานของวงจรร.....	80
5.2.1.1 วงจรแปลงสัญญาณ RMS เป็นสัญญาณดีซี.....	80
5.2.1.2 พิจารณาค่าความผิดพลาดจากค่า RMS.....	82
5.2.1.3 การเลือกค่า C.....	82
5.2.2 สมรรถนะของวงจรร.....	84
5.2.2.1 ช่วงปฏิบัติงาน.....	84
5.2.2.2 การวิเคราะห์ความถี่ปฏิบัติงานของวงจรร.....	85
5.2.2.2.1 พิจารณาจากส่วนของวงจรรกระแสการนำไปใช้ ยกกำลังสอง.....	85

สารบัญ (ต่อ)

	หน้า
5.2.2.2 พิจารณาจากส่วนของวงจรสะท้อนกระแส	86
5.2.3 การทดลอง ผลการทดลอง และการเขียนแบบการทำงานของวงจร โดยใช้ SPICE ใน Cadence simulator	90
5.2.3.1 การทดลองและผลการทดลอง	91
5.2.3.2 การเขียนแบบการทำงานของวงจร โดยใช้โปรแกรม SPICE ใน Cadence Simulator	95
5.2.4 ผลการเขียนแบบการทำงานของวงจร โดยใช้เทคโนโลยี SCN05HT 0.5 microns ด้วย โปรแกรม SPICE ของ Cadence simulator	97
5.3 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบโหมคกระแส กรณีที่ใช้วงจรคูณค่าตัวเก็บประจุ	102
5.3.1 การทำงานของวงจร	102
5.3.2 ผลการเขียนแบบการทำงานของวงจร โดยใช้เทคโนโลยี SCN05HT 0.5 microns ด้วย โปรแกรม SPICE ของ Cadence simulator	103
5.4 บทสรุป	104
บทที่ 6 บทสรุป	105
6.1 บทสรุปและวิจารณ์	105
6.2 เปรียบเทียบคุณสมบัติของวงจรแปลงสัญญาณ RMS เป็น สัญญาณไฟฟ้ากระแสตรง	105
6.3 ข้อเสนอแนะในการทำวิจัยและพัฒนาต่อ	106
เอกสารอ้างอิง	108
ภาคผนวก ก ผลการที่ส่งมอบไว้ส่วนหนึ่งและใช้แบบเพื่อการสื่อสารเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ ไม่ว่ากรณีภาคผนวก ก การวิเคราะห์ห้วงจรวดกำลังสองแบบ Class AB และ ารทุกครั้งที่มีการนำไปใช้ วงจรกระแสยกกำลังสอง	111

สารบัญ (ต่อ)

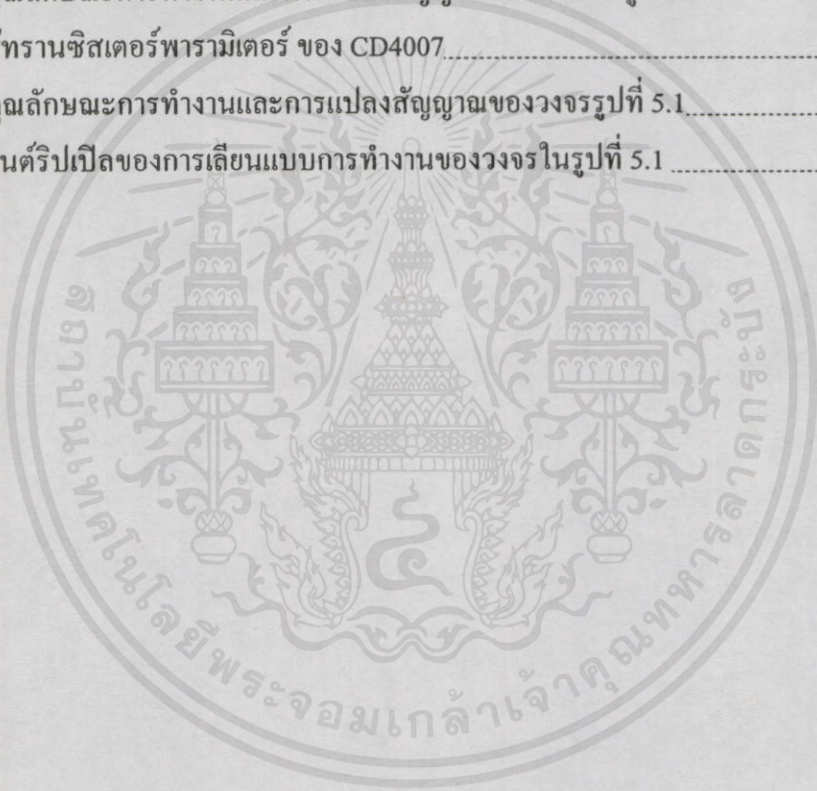
	หน้า
ภาคผนวก ข การวิเคราะห์ค่าความผิดพลาดจากค่า RMS.....	117
ภาคผนวก ค โมเดลสำหรับโปรแกรมสไปซ์ (SPICE model) ของมอสทรานซิสเตอร์ทั้งหมดที่ใช้ในวิทยานิพนธ์.....	119
ภาคผนวก ง ค่าพารามิเตอร์ของทรานซิสเตอร์ CD4007 ที่ใช้ในการต่อวงจรจริง.....	121
ภาคผนวก จ แสดงบทความวิจัยที่ได้รับการพิจารณาตีพิมพ์.....	127
ประวัติผู้เขียน.....	147



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
2.1 สรุปคุณสมบัติของวงจระสะท้อนกระแสแบบต่าง ๆ.....	15
4.1 ขนาดของทรานซิสเตอร์สำหรับวงจรรูปที่ 4.1.....	68
4.2 ตารางคุณลักษณะการทำงานและการแปลงสัญญาณของวงจรรูปที่ 4.1.....	73
4.3 เปอร์เซ็นต์รีปเปิลของการเลียนแบบการทำงานของวงจรรูปที่ 4.1.....	79
5.1 ขนาดของทรานซิสเตอร์สำหรับวงจรรูปที่ 5.1.....	96
5.2 ตารางคุณลักษณะการทำงานและการแปลงสัญญาณของวงจรรูปที่ 5.1 กรณีใช้ทรานซิสเตอร์พารามิเตอร์ ของ CD4007.....	96
5.3 ตารางคุณลักษณะการทำงานและการแปลงสัญญาณของวงจรรูปที่ 5.1.....	100
5.4 เปอร์เซ็นต์รีปเปิลของการเลียนแบบการทำงานของวงจรรูปที่ 5.1.....	104



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
2.1 แสดงวงจรสะท้อนกระแสแบบพื้นฐานชนิดเอ็นแซนแนล.....	6
2.2 วงจรสมมูลย์ของสัญญาณขนาดเล็กของวงจรสะท้อนกระแส แบบพื้นฐานในรูปที่ 2.1.....	8
2.3 วงจรสะท้อนกระแสแบบคาสโคดโดยใช้มอสทรานซิสเตอร์.....	10
2.4 วงจรสะท้อนกระแสแบบ Wilson โดยใช้มอสทรานซิสเตอร์.....	11
2.5 วงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุงโดยใช้มอสทรานซิสเตอร์.....	12
2.6 วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน.....	16
2.7 วงจรสมมูลย์ของสัญญาณขนาดเล็กของวงจรสะท้อนกระแส แบบมีหลายจุดออกในรูปที่ 2.6.....	16
2.8 สัญลักษณ์ของวงจรสายพานกระแส.....	19
2.9 สัญลักษณ์ของวงจรสายพานกระแสรุ่นที่สอง.....	19
2.9 (ก) CCII+.....	19
2.9 (ข) CCII-.....	19
2.10 วงจรสายพานกระแสแบบที่สองแบบบวก (CCII+).....	21
2.11 วงจรสายพานกระแสแบบที่สองแบบลบ (CCII-).....	22
2.12 วงจรสมมูลย์ของวงจรสายพานกระแส CCII+ ในรูปที่ 2.10.....	22
2.13 วงจรยกกำลังสองแบบ CMOS Class AB.....	25
2.14 วงจรกระแสยกกำลังสอง.....	27
2.15 หลักการของวงจรคูณค่าตัวเก็บประจุ (Capacitive multiplier principle).....	30
2.16 วงจรคูณค่าตัวเก็บประจุแรงดันควบคุม (Voltage-Controlled C-multiplier).....	30
2.17 วงจรกรองสัญญาณความถี่ต่ำผ่านอันดับที่หนึ่ง.....	33
2.17 (ก) แบบเทคโนโลยีไบโพลาร์.....	33
2.17 (ข) แบบเทคโนโลยีซีมอส.....	33
2.18 แผนภาพของวงจรคูณค่าตัวเก็บประจุโดยใช้วงจรสายพานกระแส (CCII).....	34
2.19 ผลการตอบสนองเชิงความถี่ของวงจรกรองสัญญาณความถี่ต่ำผ่านอันดับหนึ่ง ในรูป 2.17(ข).....	36
3.1 แผนภาพโครงสร้างของวงจรในไอซี AD637.....	39
3.2 แผนภาพการทำงานของวงจรกรองสัญญาณหรือวงจรค่าเฉลี่ย.....	39

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.3 โครงสร้างของวงจร RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่อาศัย หลักการทรานส์ลิเนียร์.....	41
3.4 โครงสร้างของวงจร RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่อาศัย หลักการทรานส์ลิเนียร์ แบบไม่มีส่วนของวงจรเรียงกระแส.....	43
3.5 แผนภาพความสัมพันธ์ของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง แบบอาศัยหลักการทรานส์ลิเนียร์.....	45
3.6 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่อาศัยหลักการ ทรานส์ลิเนียร์ (A nonlinear-dynamical translinear rms-dc converter).....	45
3.7 วงจรเทียม RMS (Pseudo RMS Current Converter).....	47
4.1 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ออกแบบจากวงจร ขยาย CMOS Class AB.....	51
4.2 วงจรขยายคลาส AB แบบ CMOS.....	57
4.3 วงจรสมมูลที่ใช้ในการวิเคราะห์ค่า ของวงจร.....	59
4.4 การวิเคราะห์หาค่าความถี่ปฏิบัติงานของ (s) ในส่วนของวงจรรยกกำลังสอง Class AB.....	61
4.5 การวิเคราะห์หาค่าความถี่ปฏิบัติงานในส่วนของวงจรสะท้อนกระแส แบบลบแบบมีจุดออกหลายจุด (CM5).....	64
4.6 การวิเคราะห์หาค่าความถี่ปฏิบัติงานในส่วนของวงจรสะท้อนกระแส แบบมีจุดออกหลาย จุด แบบบวก (CM2).....	65
4.7 แสดงผลของแรงดันปฏิบัติงานที่จุด A ของวงจรในรูปที่ 4.1 กรณีเลือกใช้ค่า R สูงๆ.....	68
4.8 แสดงผลของแรงดันปฏิบัติงานที่จุด A ของวงจรในรูปที่ 4.1 กรณีเลือกใช้ค่า R ที่น้อยลง.....	69
4.9 สัญญาณเอาต์พุทของวงจรในรูปที่ 4.1 เมื่ออินพุทเป็นสัญญาณคลื่นซายน์.....	70
4.10 สัญญาณเอาต์พุทของวงจรในรูปที่ 4.1 เมื่ออินพุทเป็นสัญญาณคลื่นสี่เหลี่ยม.....	71
4.11 สัญญาณเอาต์พุทของวงจรในรูปที่ 4.1 เมื่ออินพุทเป็นสัญญาณคลื่นสามเหลี่ยม.....	71

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรณีนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.12 แสดงค่าการประวิงเวลาของวงจรในรูปที่ 4.1 ที่ค่าตัวเก็บประจุต่างกัน.....	72
4.13 สัญญาณกระแสเอาต์พุตของวงจรในรูปที่ 4.1 เมื่อ CF ของสัญญาณอินพุตมีค่าเท่ากับ 2.....	75
4.14 กราฟแสดงความสัมพันธ์ระหว่างค่าความผิดพลาดของค่า RMS กับค่า crest factor.....	75
4.15 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ออกแบบจากวงจร Class AB กรณีที่ใช้วงจรคูณค่าตัวเก็บประจุ.....	77
5.1 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบโหมคกระแส.....	81
5.2 การวิเคราะห์หาค่าความถี่ปฏิบัติงานในส่วนของวงจรกระแสยกกำลังสอง.....	85
5.3 การวิเคราะห์หาค่าความถี่ปฏิบัติงานในส่วนของวงจรสะท้อนกระแสแบบลบ (CM2).....	87
5.4 การวิเคราะห์หาค่าความถี่ปฏิบัติงานในส่วนของวงจรสะท้อนกระแสแบบมีจุดออกหลาย จุดแบบบวก (CM5).....	88
5.5 สัญญาณเอาต์พุตของวงจรในรูปที่ 5.1 เมื่อสัญญาณอินพุตเป็นสัญญาณไซน์.....	92
5.5 (ก) ความถี่ของสัญญาณอินพุตเท่ากับ 500 Hz.....	92
5.5 (ข) ความถี่ของสัญญาณอินพุตเท่ากับ 1 kHz.....	92
5.5 (ค) ความถี่ของสัญญาณอินพุตเท่ากับ 10 kHz.....	92
5.6 สัญญาณเอาต์พุตของวงจรในรูปที่ 5.1 เมื่อสัญญาณอินพุตเป็นสัญญาณสี่เหลี่ยม.....	93
5.6 (ก) ความถี่ของสัญญาณอินพุตเท่ากับ 500 Hz.....	93
5.6 (ข) ความถี่ของสัญญาณอินพุตเท่ากับ 1 kHz.....	93
5.6 (ค) ความถี่ของสัญญาณอินพุตเท่ากับ 10 kHz.....	93
5.7 สัญญาณเอาต์พุตของวงจรในรูปที่ 5.1 เมื่อสัญญาณอินพุตเป็นสัญญาณสามเหลี่ยม.....	94
5.7 (ก) ความถี่ของสัญญาณอินพุตเท่ากับ 500 Hz.....	94
5.7 (ข) ความถี่ของสัญญาณอินพุตเท่ากับ 1 kHz.....	94
5.7 (ค) ความถี่ของสัญญาณอินพุตเท่ากับ 10 kHz.....	94
5.8 สัญญาณเอาต์พุตของวงจรในรูปที่ 5.1 เมื่ออินพุตเป็นสัญญาณคลื่นไซน์.....	97
5.9 สัญญาณเอาต์พุตของวงจรในรูปที่ 5.1 เมื่ออินพุตเป็นสัญญาณคลื่นสี่เหลี่ยม.....	98
5.10 สัญญาณเอาต์พุตของวงจรในรูปที่ 5.1 เมื่ออินพุตเป็นสัญญาณคลื่นสามเหลี่ยม.....	98

สารบัญรูป (ต่อ)

รูปที่	หน้า
5.11 แสดงค่าการประวิงเวลาของวงจรในรูปที่ 5.1 ที่ค่าตัวเก็บประจุต่างกัน.....	99
5.12 กราฟแสดงความสัมพันธ์ระหว่างค่าความผิดพลาดของค่า RMS กับค่า crest factor.....	101
5.13 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบโหมดกระแส กรณิที่ใช้วงจรคูณค่าตัวเก็บประจุ.....	103
1ข แสดงค่าความผิดพลาดของสัญญาณ RMS.....	117



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 กล่าวนำ

โดยทั่วไปแล้วค่า อาร์เอ็มเอส หรือ RMS (Root Mean Square) ของสัญญาณเป็นค่าที่รู้จักแบบหนึ่งในการใช้วัดขนาดของสัญญาณทางไฟฟ้า ซึ่งเป็นการวัดค่าปริมาณเฉลี่ยของพลังงานที่บรรจุมากับสัญญาณนั้นๆ โดยค่าที่เกิดขึ้นจากการวัดจะมีค่าที่เทียบเท่ากับขนาดของสัญญาณที่แสดงเป็นค่าดีซี (DC) [1] วงจร True RMS-to-DC converter เป็นวงจรที่สามารถแปลงสัญญาณกระแสสลับได้ทุกรูปคลื่นสัญญาณจากค่า RMS เป็นค่าสัญญาณดีซี โดยไม่จำกัดเฉพาะสัญญาณเป็นสัญญาณรูปคลื่นไซน์เท่านั้น ที่ผ่านมาได้มีงานวิจัยที่เสนอวิธีการออกแบบวงจร RMS ที่สร้างเป็นวงจรรวมได้ไว้หลายวิธีการ [2-6] แต่ส่วนใหญ่เป็นการออกแบบโดยใช้พื้นฐานของเทคโนโลยี bi-polar เป็นหลัก โดยเฉพาะมีชิปไอซีที่ผลิตออกขายอยู่หลายเบอร์ แต่มีการออกแบบและสร้างขึ้นโดยเทคโนโลยี bi-polar ด้วยหลักการคล้ายกันหมดคือ ส่วนแรกของวงจรออกแบบโดยใช้วงจรเรียงกระแสแบบเต็มคลื่น (Full-wave rectifier) และในส่วนที่สองออกแบบโดยใช้วงจรรคูณและหาร (Multiplier/Divider) ที่ให้หลักการของ วงจร Log และ Antilog ซึ่งหลักการออกแบบที่กล่าวมานี้มีข้อจำกัดคือทำงานได้ที่ความถี่ไม่สูง เมื่อเปรียบเทียบกับวงจรที่ออกแบบด้วยเทคโนโลยีแบบเดียวกัน เนื่องจากมีส่วนของวงจรเรียงกระแสแบบเต็มคลื่นอยู่ด้วย ซึ่งเป็นที่ทราบกันคืออยู่แล้วว่าวงจรเรียงกระแสแบบเต็มคลื่น โดยทั่วไปมีผลตอบสนองความถี่ต่ำเนื่องจากใช้ไดโอดในการเรียงกระแส และไดโอดจะทำงานได้ต้องใช้แรงดันตกคร่อมตัวมันประมาณ 0.6 โวลต์ เป็นผลให้วงจรเรียงกระแสมีค่าความผิดพลาดสูง ในกรณีที่ขนาดของสัญญาณที่ป้อนให้วงจรมีขนาดเล็ก ดังนั้นเมื่อพิจารณาสมรรถนะของวงจรเรียงกระแสแบบเต็มคลื่น พบว่าวงจรมีความผิดเพี้ยนของสัญญาณค่อนข้างมากและมีผลตอบสนองทางความถี่แคบ ซึ่งจะไม่สามารถใช้งานได้ดีในช่วงสัญญาณจุดเข้าที่มีขนาดต่ำๆ [7]

ดังนั้นจึงได้มีการนำเสนอเทคนิคการออกแบบวงจรรวมของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง โดยใช้วงจร translinear loop วงจรมีค่าความถี่ปฏิบัติการได้ถึงประมาณ 120 MHz [8] อย่างไรก็ตามวงจรดังกล่าวเหมาะสำหรับการสร้างด้วยเทคโนโลยีไบโพลาร์เท่านั้น ในปัจจุบันมีแนวโน้มว่าระบบอิเล็กทรอนิกส์จะถูกออกแบบและสร้างขึ้นด้วยเทคโนโลยีซีเอ็มเอส (CMOS) มากขึ้น เพื่อที่จะให้เหมาะกับการสร้างรวมกับวงจรดิจิทัลได้ วิทยานิพนธ์นี้จึงได้ศึกษาและวิจัยออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง โดยใช้พื้นฐานของเทคโนโลยีซีเอ็มเอส โดยไม่มีส่วนของวงจรเรียงกระแสแบบเต็มคลื่น

วิทยานิพนธ์ฉบับนี้เป็นการนำเสนอการออกแบบวงจรแปลงสัญญาณ RMS-to-DC converter ที่สามารถแปลงสัญญาณกระแสสลับได้ทุกรูปแบบสัญญาณจากค่า RMS เป็นค่าสัญญาณดีซี เพื่อความ

สะดวกในการกล่าวถึง ในวิทยานิพนธ์นี้จึงเรียกวจร true RMS-to-DC converter เป็นวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง

1.2 วัตถุประสงค์ในวิทยานิพนธ์

เนื่องจากปัจจุบันการออกแบบและสร้างวงจรรวมบนพื้นฐานของเทคโนโลยีทรานซิสเตอร์แบบซีมอส กำลังได้รับความนิยมและความสนใจเป็นอย่างมาก สำหรับการออกแบบระบบประมวลผลสัญญาณทางดิจิทัลและทางอนาล็อก ดังนั้นวิทยานิพนธ์นี้จึงได้ศึกษาและวิจัยออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง โดยใช้พื้นฐานของวงจรถนุคูณ (CMOS) โดยไม่มีส่วนของวงจรถ่วงกระแสเต็มคลื่น รวมทั้งได้นำเสนอวงจรคูณค่าตัวเก็บประจุ (C-multiplier) ที่นำมาใช้กับวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ทำให้สามารถลดขนาดตัวเก็บประจุที่ต้องใช้ในวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง เพื่อให้มีความเหมาะสมกับการสร้างเป็นวงจรรวมได้

1.3 หลักการใหม่ในวิทยานิพนธ์

วิทยานิพนธ์นี้นำเสนอหลักการออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ออกแบบเป็นวงจรรวมและสร้างขึ้นโดยใช้พื้นฐานของเทคโนโลยีซีมอส หลักการของวงจรที่ออกแบบประกอบด้วย วงจรกำลังสอง (Squarer) วงจรอินทิเกรต (Integrator) และวงจรถอดรากที่สอง (Square root) รวมทั้งได้เสนอวงจรคูณค่าตัวเก็บประจุ ที่นำมาใช้กับวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง โดยสามารถลดขนาดตัวเก็บประจุที่ต้องใช้ในวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ได้ 1,000 เท่า

1.4 รายละเอียดของวิทยานิพนธ์

ในวิทยานิพนธ์นี้แบ่งเนื้อหาออกเป็น 6 บท และ 5 ภาคผนวก โดยแต่ละบทมีรายละเอียดดังต่อไปนี้

บทที่ 1 เป็นการกล่าวนำและวัตถุประสงค์และหลักการใหม่ ที่ได้นำเสนอไว้ในวิทยานิพนธ์ รวมไปถึงรายละเอียดเนื้อหาโดยสรุปของแต่ละบท

บทที่ 2 กล่าวถึงวงจรพื้นฐานที่ใช้ในการออกแบบวงจร RMS ประกอบด้วย วงจรสะท้อนกระแส, วงจรสายพาดกระแส, วงจรยกกำลังสอง, วงจรถอดรากที่สอง และวงจรคูณค่าตัวเก็บประจุ

รวมทั้งนำเสนอวงจรคุณค่าตัวเก็บประจุแบบกระแสควบคุม เพื่อนำมาประยุกต์ใช้กับวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ในบทที่ 4 และบทที่ 5 ด้วย

บทที่ 3 กล่าวถึงวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่มีการนำเสนอไว้ โดยเป็นการอธิบายหลักการการทำงานของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ในแบบต่าง ๆ ที่เคยมีการนำเสนอ และเปรียบเทียบกับวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่นำเสนอในวิทยานิพนธ์ฉบับนี้

บทที่ 4 กล่าวถึงการออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ออกแบบจากวงจร CMOS Class AB โดยใช้มอสทรานซิสเตอร์ และสมรรถนะของวงจร การเลียนแบบการทำงานของวงจร โดยใช้โปรแกรม SPICE ใน Cadence Simulator รวมถึงการนำวงจรคุณค่าตัวเก็บประจุกระแสควบคุม มาประยุกต์ใช้ในวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ทำให้สามารถลดขนาดตัวเก็บประจุในวงจรให้เล็กลง เพื่อให้มีความเหมาะสมในการสร้างเป็นวงจรรวมได้

บทที่ 5 กล่าวถึงการออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบโหมตกระแส โดยใช้มอสทรานซิสเตอร์ ซึ่งเป็นวงจรแปลงสัญญาณ RMS อีกวิธีหนึ่งที่น่าสนใจในวิทยานิพนธ์ฉบับนี้ ซึ่งเป็นวงจรที่ทำงานในโหมตกระแส และกล่าวถึงสมรรถนะของวงจร การเลียนแบบการทำงานของวงจร โดยใช้โปรแกรม SPICE ใน Cadence Simulator และยังแสดงผลการทดลองการต่อวงจรจริงของวงจรไว้ด้วย รวมถึงการนำวงจรคุณค่าตัวเก็บประจุกระแสควบคุม มาประยุกต์ใช้ในวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ทำให้สามารถลดขนาดตัวเก็บประจุในวงจรให้เล็กลง เพื่อให้มีความเหมาะสมในการสร้างเป็นวงจรรวมได้

บทที่ 6 เป็นบทส่งท้าย และข้อเสนอแนะแนวทางในการพัฒนาต่อ เป็นการสรุปผลงานที่ได้นำเสนอในวิทยานิพนธ์นี้ และนำเสนอแนวทางในการวิจัยและพัฒนาวงจรต่อไป

ภาคผนวก ก เป็นการวิเคราะห์หาความสัมพันธ์ระหว่างค่ากระแสเอาต์พุตกับกระแสอินพุต และค่าผลต่างออฟเซตที่เป็นวงจรแรงดันตาม สำหรับวงจรขยายคลาส AB ที่แสดงเป็นวงจรกกำลังสอง Class AB และการวิเคราะห์หาความสัมพันธ์ระหว่างค่ากระแสเอาต์พุตกับกระแสอินพุตของวงจรกระแสยกกำลังสอง

ภาคผนวก ข เป็นการวิเคราะห์ค่าความผิดพลาดจากค่า RMS

ภาคผนวก ค โมเดลสำหรับ โปรแกรมสไปซ์ (SPICE model) ของมอสทรานซิสเตอร์ทั้งหมดที่ใช้ในวิทยานิพนธ์

ภาคผนวก ง ค่าพารามิเตอร์ของทรานซิสเตอร์ CD4007 ที่ใช้ในการต่อวงจรจริง

ภาคผนวก จ แสดงบทความวิจัยที่ได้รับการพิจารณาตีพิมพ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

วงจรพื้นฐานที่ใช้ในการออกแบบวงจร RMS แบบเทคโนโลยีซิมอส

2.1 บทนำ

การออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบเทคโนโลยีซิมอสในวิทยานิพนธ์นี้ ได้ออกแบบโดยอาศัยหลักการการทำงานของวงจรพื้นฐาน ที่ประกอบด้วยวงจรสะท้อนกระแส วงจรยกกำลังสอง วงจรลดรากลที่สอง รวมถึงการออกแบบวงจรคูณค่าตัวเก็บประจุที่นำมาประยุกต์ใช้กับวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงเพื่อลดขนาดตัวเก็บประจุที่ใช้ในวงจร โดยที่วงจรคูณค่าตัวเก็บประจุนี้ออกแบบโดยอาศัยหลักการการทำงานของวงจรสายพานกระแส ดังนั้นในบทนี้จึงเป็นการกล่าวถึงหลักการงานและการวิเคราะห์หาคุณสมบัติต่างๆ ของวงจรเหล่านี้ นอกจากนี้ในบทนี้ยังได้นำเสนอวงจรคูณค่าตัวเก็บประจุแบบกระแสควบคุม ซึ่งเหมาะกับการประยุกต์ใช้กับวงจรแปลงสัญญาณ RMS ที่นำเสนอในบทที่ 3 และ 4

2.2 วงจรสะท้อนกระแส

วงจรสะท้อนกระแส (Current mirror) เป็นวงจรพื้นฐานที่สำคัญวงจรหนึ่ง ที่มีคุณสมบัติทางไฟฟ้า คือมีความต้านทานจุดเข้าของสัญญาณต่ำและมีความต้านทานจุดออกสูง หลักการทำงานของวงจรสะท้อนกระแส ใช้หลักการที่ว่าถ้าแรงดันเกตซอสของมอสทรานซิสเตอร์ที่เหมือนกันสองตัวมีค่าเท่ากันแล้ว กระแสที่ไหลผ่านเซนแนล (กระแสเดรน) จะเท่ากันด้วย ด้วยคุณสมบัติของวงจรนี้เองจึงทำให้วงจรสะท้อนกระแสถูกนำไปใช้เป็นวงจรย่อยในวงจรต่าง ๆ มากมาย เช่น ใช้เป็นภาคขยายสัญญาณส่วนหน้าของเครื่องมือวัด ใช้เป็นโวลจของวงจรขยายสัญญาณขนาดเล็กในวงจรรวม และใช้เป็นวงจรส่งผ่านกระแส เป็นต้น โดยที่วงจรสะท้อนกระแส้นมีอยู่ด้วยกันหลายรูปแบบ แต่ในวิทยานิพนธ์นี้จะใช้วงจรสะท้อนกระแสแบบพื้นฐาน และวงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน ที่ออกแบบด้วยเทคโนโลยีซิมอส ซึ่งหลักการการทำงานของวงจรสะท้อนกระแสดังกล่าวสามารถอธิบายได้ดังต่อไปนี้

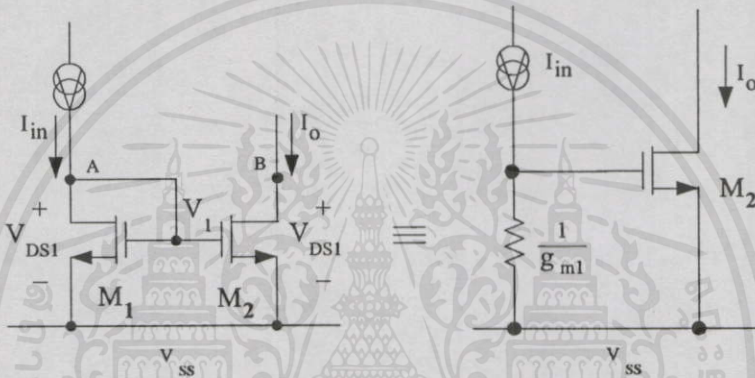
2.2.1 วงจรสะท้อนกระแสแบบพื้นฐาน

วงจรสะท้อนกระแสแบบพื้นฐานประกอบด้วยมอสทรานซิสเตอร์ 2 ตัว โดยที่มอสทรานซิสเตอร์ทั้งสองตัวให้มีความสมพียงกันทุกประการ จากรูปที่ 2.1 แสดงวงจรสะท้อนกระแสแบบพื้นฐานชนิดเอ็นเซนแนล (N-channel current mirror) โดยมีแหล่งกำเนิดกระแสคงที่ I_{ref} เป็นกระแสที่ทางเข้าและ I_o เป็นกระแสทางออกหรือกระแสที่ถูกสะท้อน มอสทรานซิสเตอร์ M_1 มีค่า

$V_{DS1} = V_{GS}$ ดังนั้นมอสทรานซิสเตอร์ M_1 จะทำงานในช่วงอิ่มตัว ถ้าให้มอสทรานซิสเตอร์ M_2 มีค่า $V_{DS2} \geq V_{GS} - V_T$ ดังนั้นทำให้มอสทรานซิสเตอร์ M_2 ทำงานในช่วงอิ่มตัวด้วย

พิจารณากระแสเดรน (I_D) ของมอสทรานซิสเตอร์ จากสมการความสัมพันธ์ระหว่างกระแสและแรงดันสำหรับมอสทรานซิสเตอร์ที่ทำงานในช่วงอิ่มตัว (Saturation region) ที่มีเงื่อนไขว่า

$$0 < (V_{GS} - V_T) \leq V_{DS} \quad (2.1)$$



รูปที่ 2.1 แสดงวงจรสะท้อนกระแสแบบพื้นฐานชนิดเอ็นแชนแนล

เมื่อ V_{DS} มีค่ามากกว่า $V_{DS(sat)}$ ซึ่งช่วงนี้เรียกว่าช่วงอิ่มตัว โดยที่กระแส I_D ไม่ขึ้นกับ V_{DS} ถ้าสมมติว่า พิจารณาผลของ λ เมื่อ λ คือ ค่าความยาวแชนแนลโมดูเลชัน (Channel length modulation) ดังนั้นจะได้ความสัมพันธ์ระหว่างกระแสและแรงดัน ตามสมการ (2.2)

$$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad , 0 < (V_{GS} - V_T) \leq V_{DS} \quad (2.2)$$

$$\text{เมื่อ } \beta = K' \frac{W}{L}$$

$$K' = \mu_0 C_{ox}$$

μ_0 คือ ค่าความคล่องตัวของผิว (Surface mobility) ของพาหะในช่องทางเดินกระแส
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
($\text{cm}^2 / \text{volt} \cdot \text{sec}$)
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีให้เปลี่ยนแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$C_{ox} = \epsilon_{ox} / t_{ox}$ คือค่าความจุไฟฟ้าต่อหนึ่งหน่วยพื้นที่ (Capacitance per unit area) ของเกตออกไซด์ (F/cm^2)

W คือ ความกว้างประสิทธิผลของแชนแนล (effective channel width) (cm)

L คือ ความยาวประสิทธิผลของแชนแนล (effective channel length) (cm)

λ คือ ความยาวแชนแนลโมดูลชัน (Channel length modulation) (volt^{-1})

V_T คือ แรงดันขีดเริ่ม (Threshold Voltage) (volt)

พิจารณาวจรสะท้อนกระแสในรูปที่ 2.1 สำหรับการทำงานในช่วงอิมิตัว จากรูปเนื่องจาก $V_{GS1} = V_{GS2} = V_{GS}$ จากสมการ (2.2) หาค่ากระแส I_{D1} และ I_{D2} และเนื่องจาก $I_o = I_{D2}$, $I_{in} = I_{D1}$ จะได้อัตราส่วนของกระแสเอาต์พุตต่อกระแสอินพุตดังนี้

$$\frac{I_o}{I_{in}} = \left(\frac{L_1 W_2}{W_1 L_2} \right) \left(\frac{V_{GS} - V_{T2}}{V_{GS} - V_{T1}} \right)^2 \left(\frac{1 + \lambda_2 V_{DS2}}{1 + \lambda_1 V_{DS1}} \right) \left(\frac{\mu_{o2} C_{ox2}}{\mu_{o1} C_{ox1}} \right) \quad (2.3)$$

โดยทั่วไปแล้วมอสทรานซิสเตอร์ทั้งสองตัวจะถูกสร้างลงบนแผ่นวงจรร่วม ๆ กัน และกำหนดให้มีขนาดเท่ากัน ดังนั้นมอสทรานซิสเตอร์ทั้งสองตัวจึงมีความสมพียงกัน มีค่าพารามิเตอร์ทั้งหมด เช่น V_T , μ_o , C_{ox} , ฯลฯ เท่ากันหรือใกล้เคียงกัน คือ $V_{T1} = V_{T2} = V_T$, $\mu_{o1} = \mu_{o2} = \mu_o$, $C_{ox1} = C_{ox2} = C_{ox}$ ดังนั้นสมการที่ (2.3) สามารถเขียนใหม่ได้ดังนี้

$$\frac{I_o}{I_{in}} = \left(\frac{L_1 W_2}{W_1 L_2} \right) \left(\frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} \right) \quad (2.4)$$

ถ้า $V_{DS2} \cong V_{DS1}$ หรือถ้าไม่คิดผลของความยาวแชนแนลโมดูลชัน $\lambda = 0$ แล้ว อัตราส่วนของกระแสเอาต์พุตต่อกระแสอินพุต

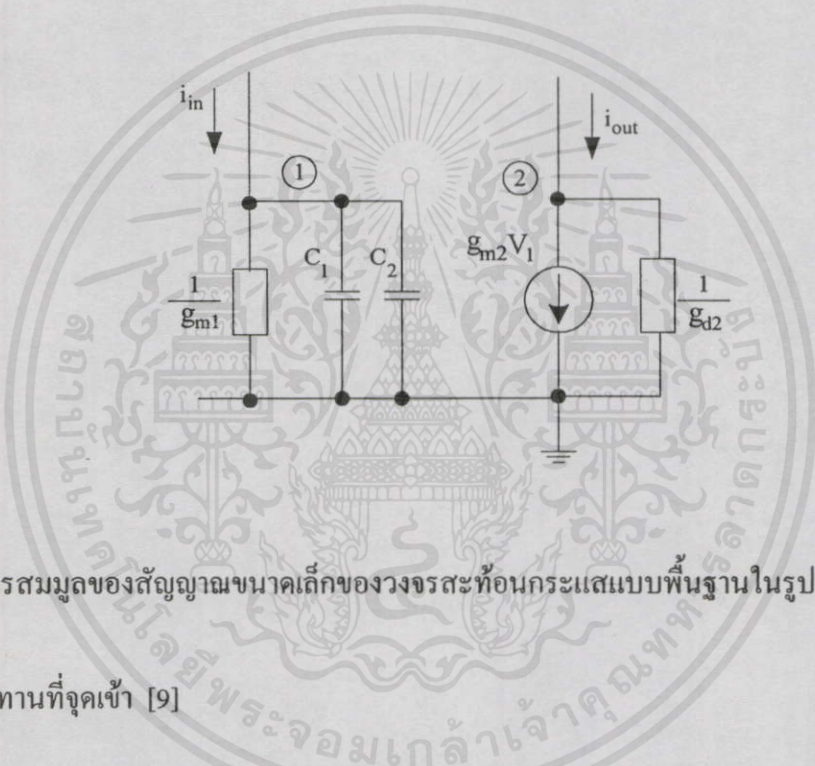
$$\beta = \frac{I_o}{I_{in}} = \left(\frac{W_2}{L_2} \right) \bigg/ \left(\frac{W_1}{L_1} \right) \quad (2.5)$$

จากสมการที่ (2.5) จะเห็นว่าอัตราส่วน I_o/I_{in} ขึ้นอยู่กับความกว้างและความยาวของช่องทางเดินกระแสซึ่งสามารถกำหนดได้ในการออกแบบ ถ้าให้ $W_1/L_1 = W_2/L_2$ แล้วจะได้กระแสที่เอาต์พุตเท่ากับกระแสที่อินพุต โดย M_2 จะทำหน้าที่เสมือนแหล่งจ่ายกระแสแอกที่เอาต์พุต

จากข้างต้นได้สมมุติว่ามอสทรานซิสเตอร์ M_2 ทำงานอยู่ในช่วงอิ่มตัวจึงได้ความสัมพันธ์ตามสมการ (2.5) ดังนั้น V_{DS2} มีค่าต่ำสุดที่ทำให้วงจรทำงานอย่างเหมาะสมคือ

$$V_{DS2} = V_{GS} - V_T \quad (2.6)$$

พิจารณาวจรสมมูลของสัญญาณขนาดเล็กของวงจรสะท้อนกระแสแบบพื้นฐาน สามารถวิเคราะห์หาค่าต่าง ๆ ของวงจรสะท้อนกระแสได้ดังนี้



รูปที่ 2.2 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรสะท้อนกระแสแบบพื้นฐานในรูปที่ 2.1

ค่าความต้านทานที่จุดเข้า [9]

$$r_{in} = \frac{1}{g_{m1}} = \sqrt{\frac{L_1}{2\mu_n C_{ox} W I_{in}}} \quad (2.7)$$

ค่าความต้านทานที่จุดออก

$$r_{out} = \frac{1}{\lambda I_{D2}} = \frac{1}{\lambda I_O} = \frac{1}{g_{d2}} \quad (2.8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ใ้แก่กรณีใด ๆ ก็ตาม ผู้ที่นำข้อมูลนี้ไปเผยแพร่โดยไม่ได้รับอนุญาตจะถือว่าผิดกฎหมายและจะถูกลงโทษตามกฎหมาย
 เมื่อ g_{d2} เป็นค่าความนำระหว่างขาเดรนและขาซอร์สของมอสทรานซิสเตอร์ M_2

ความสัมพันธ์ระหว่างกระแส I_{out} และ I_{in} ในรูปของสัญญาณขนาดเล็กเป็นดังนี้

$$I_{out} = \frac{g_{m2}}{g_{m1}} I_{in} \quad (2.9)$$

อัตราขยายกระแสสำหรับสัญญาณขนาดเล็ก ($I_{out}(S)/I_{in}(S)$)

$$\frac{I_{out}(S)}{I_{in}(S)} = \frac{g_{m2}}{g_{m1}} \left(\frac{1}{1 + \frac{s(C_1 + C_2)}{g_{m1}}} \right) \quad (2.10)$$

เมื่อ g_{mi} คือ ค่าความนำของทรานซิสเตอร์ตัวที่ i

$$C_i = C_{gsi} + C_{gdi}$$

C_{gsi} คือ ความจุไฟฟ้าระหว่างขาเกตและขาซอร์สของมอสทรานซิสเตอร์ตัวที่ i (F)

C_{gdi} คือ ความจุไฟฟ้าระหว่างขาเกตและขาเดรนของมอสทรานซิสเตอร์ตัวที่ i (F)

จากสมการที่ (2.10) พบว่าขีคจำกัดการทำงานด้านความถี่ของวงจรสะท้อนกระแสในรูปที่ 2.1 ที่เกิดจาก 1 โพล มีค่าดังสมการที่ (2.11)

$$f_{-3dB} \cong \frac{g_{m1}}{2\pi(C_1 + C_2)} \quad (2.11)$$

ตัวอย่าง ถ้ากำหนดให้ $g_{m1} = 2.112 \times 10^{-3} \text{ AV}^{-1}$, $g_{m2} = 2.126 \times 10^{-3} \text{ AV}^{-1}$, $g_{d2} = 330 \times 10^{-9} \text{ AV}^{-1}$ ดังนั้นจากสมการ (2.7) และ (2.8) และ (2.9) จะได้ค่าความต้านทาน $r_{in} = 473 \Omega$ $r_{out} = 3.03 \times 10^6 \Omega$ และ $I_{out} = 1.006 I_{in}$ ซึ่งมีค่าผิดพลาดประมาณ 0.6 เปอร์เซ็นต์

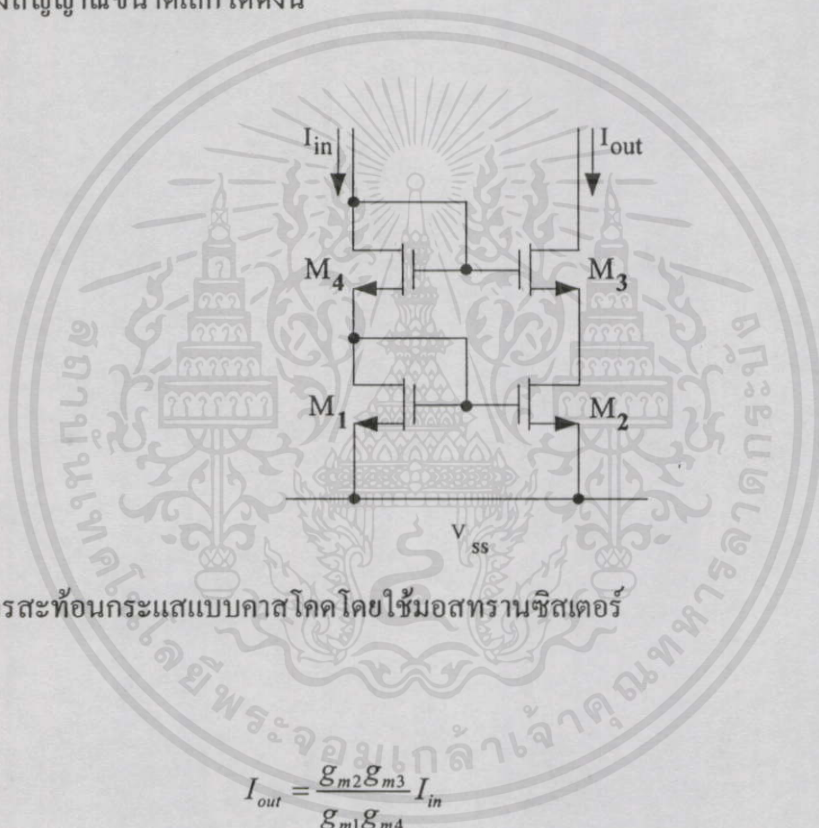
จากคุณสมบัติของวงจรสะท้อนกระแสแบบพื้นฐานในสมการที่ (2.3) ถึง (2.11) จะเห็นได้ว่า การควบคุมอัตราขยายของวงจรสะท้อนกระแส สามารถทำได้โดยการกำหนดอัตราส่วนความกว้าง (W) ต่อความยาว (L) ของเซลล์แนลของทรานซิสเตอร์แต่ละตัว ดังสมการที่ (2.5) การปรับปรุงให้ค่าความต้านทานที่จุดเข้ามีค่าต่ำสามารถทำได้โดยลดขนาดของ L_1 หรือ เพิ่มขนาดของ W_1 ในสมการที่ (2.7) การปรับปรุงค่าความต้านทานที่จุดออกให้มีค่าสูงทำได้โดยควบคุมให้กระแสเอ๊าท์พุท (I_0) มีค่าน้อย

เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากวงจรสะท้อนกระแสแบบพื้นฐานที่กล่าวมาแล้วนั้น ยังมีวงจรสะท้อนกระแสอีก 3 แบบ ซึ่งจะกล่าวถึงหลักการทํางานและสมการที่สำคัญ ของวงจรสะท้อนกระแส ทั้ง 3 แบบ ดังต่อไปนี้

2.2.2 วงจรสะท้อนกระแสแบบคาสโคดโดยใช้ออสทธานซิสเตอร์

วงจรสะท้อนกระแสแบบคาสโคด (cascode current mirror) ที่แสดงในรูปที่ 2.3 เป็นวงจรสะท้อนกระแสที่มีความต้านทานจุดออกมีค่าที่สูง เมื่อเทียบกับวงจรสะท้อนกระแสแบบพื้นฐานดังที่กล่าวมาแล้วในหัวข้อ 2.2.1 สามารถที่จะแสดงความสัมพันธ์ระหว่างกระแส I_{out} และ I_{in} ในรูปของสัญญาณขนาดเล็กได้ดังนี้



รูปที่ 2.3 วงจรสะท้อนกระแสแบบคาสโคด โดยใช้ออสทธานซิสเตอร์

$$I_{out} = \frac{g_{m2}g_{m3}}{g_{m1}g_{m4}} I_{in} \quad (2.12)$$

ค่าความต้านทานที่จุดเข้า มีค่าเท่ากับ [10]

$$r_{in} = \frac{g_{m1} + g_{m4}}{g_{m1}g_{m4}} \quad (2.13)$$

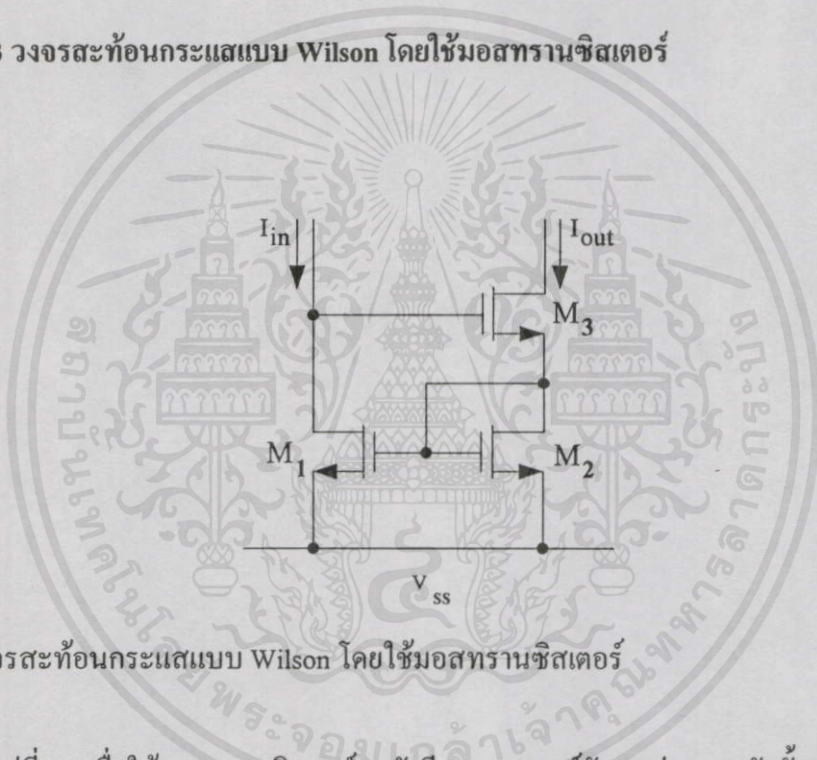
ค่าความต้านทานที่จุดออกเมื่อพิจารณาเข้าไปยังขาเกรนของมอสทธานซิสเตอร์ M_3 จะมีค่าเท่ากับ $r_{d2} + r_{d3} + g_{m3}r_{d2}r_{d3} \cong g_{m3}r_{d2}r_{d3}$ ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรณำไปใช้

$$r_{out} = r_{d2} + r_{d3} + g_{m3}r_{d2}r_{d3} \cong g_{m3}r_{d2}r_{d3} \quad (2.14)$$

เมื่อ r_{di} คือ ค่าความต้านทานระหว่างขาแตรและซอสของมอสทรานซิสเตอร์ M_i

ตัวอย่าง ถ้ากำหนดให้ $g_{m1} = 2.112 \times 10^{-3} \text{ AV}^{-1}$, $g_{m2} = 2.112 \times 10^{-3} \text{ AV}^{-1}$, $g_{m3} = 2.189 \times 10^{-3} \text{ AV}^{-1}$, $g_{m4} = 2.198 \times 10^{-3} \text{ AV}^{-1}$, $g_{d2} = 330.1 \times 10^{-9} \text{ AV}^{-1}$, $g_{d3} = 340.4 \times 10^{-9} \text{ AV}^{-1}$ ดังนั้นจากสมการ (2.12), (2.13) และ (2.14) จะได้ $I_{out} = 0.996I_{in}$ ซึ่งมีค่าผิดพลาดประมาณ 0.4 เปอร์เซ็นต์ และจะได้ค่าความต้านทาน $r_{in} = 928 \Omega$, $r_{out} = 1.95 \times 10^{10} \Omega$ จะเห็นว่าค่าความต้านทานเอาต์พุตค่าสูงมาก เมื่อเทียบกับวงจรสะท้อนกระแสแบบพื้นฐาน แสดงให้เห็นว่าความต้านทานเอาต์พุตที่ได้จากแหล่งจ่ายกระแสแบบคลาสโคด มีคุณสมบัติที่สามารถจ่ายกระแสได้อย่างมีประสิทธิภาพดีกว่าแหล่งจ่ายกระแสแบบพื้นฐาน

2.2.3 วงจรสะท้อนกระแสแบบ Wilson โดยใช้มอสทรานซิสเตอร์



รูปที่ 2.4 วงจรสะท้อนกระแสแบบ Wilson โดยใช้มอสทรานซิสเตอร์

จากรูปที่ 2.4 เมื่อให้มอสทรานซิสเตอร์ทุกตัวมีความสมพียงกันทุกประการ ดังนั้นวงจรสะท้อนกระแสแบบ Wilson สามารถแสดงความสัมพันธ์ระหว่างกระแสจุดเข้า I_{in} และจุดออก I_{out} ได้ดังนี้

$$I_{out} = \frac{g_{m2}}{g_{m1}} I_{in} \quad (2.15)$$

จากสมการที่ (2.15) จะเห็นได้ว่าความสัมพันธ์ระหว่างกระแสจุดเข้าและจุดออกจะเหมือนกับวงจรสะท้อนกระแสแบบพื้นฐาน และค่าความต้านทานจุดเข้า และค่าความต้านทานจุดออกเป็นดังนี้

ค่าความต้านทานที่จุดเข้า หาได้จาก

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์การใช้งานเพื่อการศึกษานั้น ไม่นอนุญาติให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$r_{in} = \frac{g_{m2} + g_{m3}}{g_{m2}g_{m3}} \quad (2.16)$$

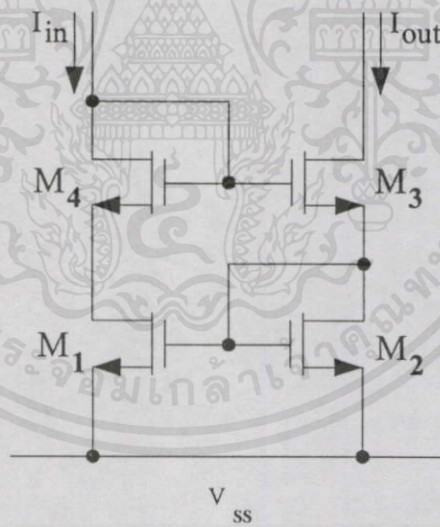
และ ค่าความต้านทานที่จุดออก หาได้จาก

$$r_{out} = r_{d2} + r_{d3} + \left[\frac{1 + g_{m3}r_{d3} + g_{m1}g_{m3}r_{d1}r_{d3}}{1 + g_{m2}r_{d2}} \right] \quad (2.17)$$

ตัวอย่าง ถ้ากำหนดให้ $g_{m1} = 2.113 \times 10^{-3} \text{ AV}^{-1}$, $g_{m2} = 2.111 \times 10^{-3} \text{ AV}^{-1}$, $g_{m3} = 2.197 \times 10^{-3} \text{ AV}^{-1}$, $g_{d1} = 329.9 \times 10^{-9} \text{ AV}^{-1}$, $g_{d2} = 329.9 \times 10^{-9} \text{ AV}^{-1}$, $g_{d3} = 340.2 \times 10^{-9} \text{ AV}^{-1}$ ดังนั้นจากสมการ (2.15), (2.16) และ (2.17) จะได้ $I_{out} = 0.999I_{in}$ ซึ่งมีค่าผิดพลาดประมาณ 0.1 เปอร์เซ็นต์ และจะได้ค่าความต้านทาน $r_{in} = 928 \Omega$, $r_{out} = 3.04 \times 10^6 \Omega$

2.2.4 วงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุงโดยใช้มอสทรานซิสเตอร์

วงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุงโดยใช้มอสทรานซิสเตอร์ แสดงดังรูปที่ 2.5 ซึ่งแสดงความสัมพันธ์ระหว่างกระแสจุดออกและกระแสจุดเข้าและความต้านทานจุดออกจะเหมือนกับสมการที่ (2.15), (2.16) และ (2.17)



รูปที่ 2.5 วงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุงโดยใช้มอสทรานซิสเตอร์

ตัวอย่าง ถ้ากำหนดให้ $g_{m1} = 2.112 \times 10^{-3} \text{ AV}^{-1}$, $g_{m2} = 2.112 \times 10^{-3} \text{ AV}^{-1}$, $g_{m3} = 2.198 \times 10^{-3} \text{ AV}^{-1}$, $g_{m4} = 2.189 \times 10^{-3} \text{ AV}^{-1}$, $g_{d1} = 330.1 \times 10^{-9} \text{ AV}^{-1}$, $g_{d2} = 330.1 \times 10^{-9} \text{ AV}^{-1}$, $g_{d3} = 340.4 \times 10^{-9} \text{ AV}^{-1}$ ดังนั้นจากสมการ (2.15), (2.16) และ (2.17) จะได้ $I_{out} = I_{in}$ ซึ่งมีค่าผิดพลาดเป็น 0 เปอร์เซ็นต์ และจะได้ค่าความต้านทาน $r_{in} = 930 \Omega$ และ $r_{out} = 3.04 \times 10^6 \Omega$

ดังนั้นจะพบว่าความต้านทานเอาต์พุตที่ได้จากวงจรสะท้อนกระแสทั้งสามแบบ ที่ได้ปรับปรุงขึ้นนี้ จะให้ค่าความต้านทานเอาต์พุตที่สูงกว่าวงจรสะท้อนกระแสแบบพื้นฐาน ซึ่งทำให้วงจรสะท้อนกระแสทั้งสามแบบนี้มีคุณสมบัติที่สามารถจ่ายกระแสได้อย่างมีประสิทธิภาพดีกว่าวงจรสะท้อนกระแสแบบพื้นฐาน

2.2.5 ผลตอบสนองทางความถี่ของวงจรสะท้อนกระแสแบบมอส

ผลตอบสนองทางความถี่ของวงจรสะท้อนกระแสโดยใช้ออสทรานซิสเตอร์จะขึ้นอยู่กับค่าประจุระหว่างขาคัทและขาซอสเป็นหลัก ผลตอบสนองทางความถี่ของวงจรสะท้อนกระแสโดยใช้ออสทรานซิสเตอร์ที่ได้กล่าวถึงทั้ง 3 แบบ คือวงจรสะท้อนกระแสแบบคาสโคด วงจรสะท้อนกระแสแบบ Wilson และวงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุง จะหาได้โดยใช้วงจรมูลของสัญญาณขนาดเล็ก ผลตอบสนองทางความถี่ของวงจรในรูปที่ 2.3 ถึง 2.5 แสดงในสมการที่ (2.18) ถึง (2.20) ตามลำดับดังต่อไปนี้

ผลตอบสนองทางความถี่ของวงจรสะท้อนกระแสแบบคาสโคด ดังรูปที่ (2.3) เป็นดังสมการ (2.18)

$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{g_{m3}}{g_{m1}} \left[\frac{1}{\frac{C_1(C_2 + C_4)}{g_{m1}g_{m2}}s^2 + \frac{((C_1 + C_2)(g_{m1} + g_{m2}) + C_{gs3}g_{m2})}{g_{m1}g_{m2}}s + 1} \right] \quad (2.18)$$

ผลตอบสนองทางความถี่ของวงจรสะท้อนกระแสแบบ Wilson ดังรูปที่ (2.4) เป็นดังสมการ (2.19)

$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{g_{m3}}{g_{m1}} \left[\frac{\left(\frac{(C_1 + C_2)}{g_{m2}}s + 1 \right)}{\frac{C_3(C_1 + C_2)}{g_{m1}g_{m3}}s^2 + \frac{C_3}{g_{m3}}s + 1} \right] \quad (2.19)$$

ผลตอบสนองทางความถี่ของวงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุง ดังรูปที่ (2.5) เป็นดังสมการ

(2.20)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะตีพิมพ์สิ่งอื่น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{g_{m3}g_{m4}}{g_{m1}g_{m2}} \left[\frac{\left(\frac{(C_2 + C_3)s + 1}{g_{m2}} \right)}{\frac{C_{gs4}(C_2 + C_3)}{g_{m1}g_{m2}}s^2 + \frac{(g_{m3}C_4 + g_{m2}C_1)}{g_{m1}g_{m2}}s + 1} \right] \quad (2.20)$$

การใช้งานของวงจรสะท้อนกระแสแบบมอสทรานซิสเตอร์ โดยทั่วไปจะใช้วงจรสะท้อนกระแสแบบพื้นฐาน เนื่องจากการทำงานของมอสทรานซิสเตอร์ในช่วงอิมิต์ต้องการแรงดันตกคร่อมขาคเรณและซอส V_{DS} ที่มีค่าค่อนข้างสูงคือ $V_{DS} \geq (V_{GS} - V_{TH})$ เมื่อ V_{TH} คือแรงดันจุดเริ่มทำงานของมอสทรานซิสเตอร์ (threshold voltage) เมื่อใช้วงจรสะท้อนกระแสแบบที่มอสทรานซิสเตอร์หลายตัวจะเป็นผลให้ช่วงปฏิบัติการของวงจรแคบ

ตารางที่ 2.1 เป็นตารางสรุปสมการของวงจรสะท้อนกระแสทั้ง 4 แบบ คือ วงจรสะท้อนกระแสแบบพื้นฐาน, วงจรสะท้อนกระแสแบบคาสโคค วงจรสะท้อนกระแสแบบ Wilson และวงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุง ตามลำดับ โดยเป็นการแสดงสมการค่าความต้านทานจุดออก (r_{out}) และความถี่คัทออฟ (cutoff frequency) ของวงจรกระแสทั้ง 4 แบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

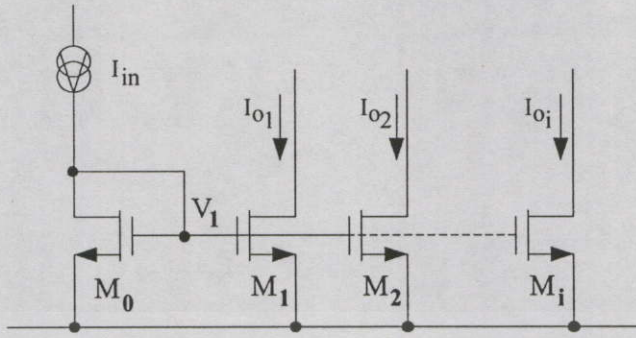
ตารางที่ 2.1 สรุปคุณสมบัติของวงจรสะท้อนกระแสแบบต่างๆ

ชนิดของวงจร	ความต้านทานจุดออก (r_{out})	ผลตอบสนองต่อความถี่ $I_{out}(s)/I_{in}(s)$
วงจรสะท้อนกระแสแบบพื้นฐาน	$r_{out} = 1/g_{d2}$	$\frac{I_{out}(s)}{I_{in}(s)} = \frac{g_{m2}}{g_{m1}} \left(\frac{1}{1 + \frac{S(C_1 + C_2)}{g_{m1}}} \right)$
วงจรสะท้อนกระแสแบบคาสโค้ด	$r_{out} = r_{d2} + r_{d3} + g_{m3}r_{d2}r_{d3}$ $\cong g_{m3}r_{d2}r_{d3}$	$\frac{I_{out}(s)}{I_{in}(s)} = \frac{g_{m1}}{g_{m1}g_{m2}} \left[\frac{1}{C_1(C_2 + C_1)s^2 + \frac{(C_1 + C_2)(g_{m1} + g_{m2}) + C_{p1}g_{m2}}{g_{m1}g_{m2}}s + 1} \right]$
วงจรสะท้อนกระแสแบบ Wilson	$r_{out} = r_{d2} + r_{d3}$ $+ \left[\frac{1 + g_{m3}r_{d3} + g_{m1}g_{m3}r_{d1}r_{d3}}{1 + g_{m2}r_{d2}} \right]$	$\frac{I_{out}(s)}{I_{in}(s)} = \frac{g_{m3}}{g_{m1}} \left[\frac{\left(\frac{(C_1 + C_2)}{g_{m2}}s + 1 \right)}{\frac{C_3(C_1 + C_2)}{g_{m1}g_{m3}}s^2 + \frac{C_3}{g_{m3}}s + 1} \right]$
วงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุง	$r_{out} = r_{d2} + r_{d3}$ $+ \left[\frac{1 + g_{m3}r_{d3} + g_{m1}g_{m3}r_{d1}r_{d3}}{1 + g_{m2}r_{d2}} \right]$	$\frac{I_{out}(s)}{I_{in}(s)} = \frac{g_{m3}g_{m4}}{g_{m1}g_{m2}} \left[\frac{\left(\frac{(C_2 + C_3)}{g_{m2}}s + 1 \right)}{\frac{C_{p4}(C_2 + C_3)}{g_{m1}g_{m2}}s^2 + \frac{(g_{m3}C_4 + g_{m2}C_1)}{g_{m1}g_{m2}}s + 1} \right]$

2.2.6 วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน

โดยทั่วไปวงจรสะท้อนกระแสแบบมีจุดออกหลายจุดจะใช้วงจรสะท้อนกระแสแบบพื้นฐาน และแบบ Wilson เนื่องจากมีค่าผิดพลาดระหว่างกระแสจุดเข้าและกระแสจุดออกต่ำกว่าเมื่อเทียบกับวงจรสะท้อนกระแสแบบคาสโค้ด แต่สำหรับความต้านทานจุดออกของวงจรสะท้อนกระแสแบบ Wilson และแบบพื้นฐานจะมีค่าต่ำกว่าแบบคาสโค้ด แต่ก็ยังมีค่าความต้านทานอยู่ในช่วงเมกะโอม์ ในหัวข้อนี้จะกล่าวถึงวงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐานเท่านั้น โดยมีการทำงานของวงจรดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

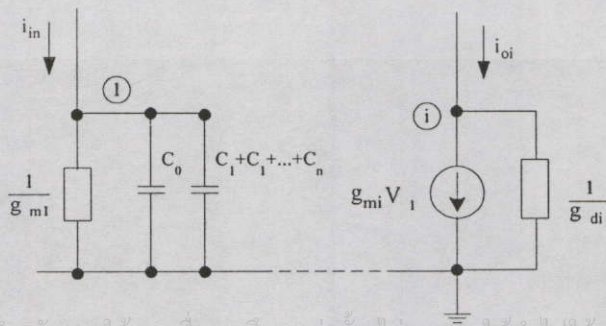


รูปที่ 2.6 วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน

จากรูปที่ 2.6 แสดงวงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน ถ้าสมมติว่าทุกตัวมีความสมพียงกันทุกประการ จากสมการ (2.5) สามารถหาความสัมพันธ์ระหว่างกระแสจุดออก I_{oi} และกระแสจุดเข้า I_{in} ดังนี้

$$\frac{I_{oi}}{I_{in}} = \frac{L_o W_i}{W_o L_i} \tag{2.21}$$

เมื่อ i คือจำนวนจุดออกของวงจร เห็นได้ว่า I_{oi}/I_{in} ยังคงให้อัตราส่วนของ $\frac{(W_i/L_i)}{(W_o/L_o)}$ อย่างไรก็ตามการนำเอาทรานซิสเตอร์มาต่อพ่วงกันมาก ๆ จะมีผลต่อผลตอบสนองของความถี่ของสัญญาณขนาดเล็ก รูปที่ 2.6 เป็นแผนภาพวงจรสมมูลของวงจรสะท้อนกระแสแบบมีจุดออกหลายจุด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 2.7 วงจรสมมูลของสัญญาณขนาดเล็กของวงจรสะท้อนกระแสแบบมีหลายจุดออกในรูปที่ 2.6

เมื่อพิจารณาโดยการประยุกต์ใช้หลักการกระแสของเคอร์ชอฟ (Kirchoff's current law หรือ KCL) กับ node ต่าง ๆ กล่าวได้คือ

พิจารณารูปที่ 2.7 ที่ node 1

$$I_{in}(s) = (g_{m0} + sC_0 + s(C_1 + C_2 + \dots + C_i))V_1 \tag{2.22}$$

หรือ

$$V_1 = \frac{I_{in}(s)}{g_{m0} + s(C_0 + C_1 + C_2 + \dots + C_i)} \tag{2.23}$$

พิจารณาที่ node i ได้

$$I_{oi} = g_{mi}V_1 \tag{2.24}$$

เมื่อ $i = 1, 2, 3, \dots, n$ คือลำดับที่ของจุดออกของวงจรสะท้อนกระแส

แทนสมการ (2.23) ใน (2.24) จะได้ฟังก์ชันการส่งผ่านดังนี้

$$\frac{I_{oi}(s)}{I_{in}(s)} = \frac{g_{mi}}{g_{m0} + s(C_0 + C_1 + C_2 + \dots + C_i)} \tag{2.25}$$

หรือ

$$\frac{I_{oi}(s)}{I_{in}(s)} = \frac{g_{mi}}{g_{m0}} \left[\frac{1}{1 + \frac{s(C_0 + C_1 + C_2 + \dots + C_n)}{g_{m0}}} \right] \tag{2.26}$$

นั่นคือสามารถแสดงฟังก์ชันการส่งผ่านในรูปทั่วไปของวงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐานด้วยสมการที่ (2.25) เมื่อ I_{oi} เป็นกระแสจุดออกลำดับใด ๆ ที่สนใจ และจากสมการที่ (2.26) พบว่าขีดจำกัดการทำงานด้านความถี่ของวงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน ในรูปที่ 2.6 ที่เกิดจาก 1 โพล มีค่าดังสมการที่ (2.27)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งที่ $f_{-3dB} \cong \frac{g_{m0}}{2\pi(C_0 + C_1 + C_2 + \dots + C_n)}$ ไปถึงถึงเข้าของเอกสารทุกครั้งที่มีการนำไปใช้ (2.27)

สมการ(2.27)แสดงให้เห็นว่า ผลรวมของตัวเก็บประจุของมอสทรานซิสเตอร์ทุกตัวในวงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน มีผลต่อความถี่คัทออฟของวงจร เราจะพบว่า วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดนั้น มีขีดจำกัดการทำงานด้านความถี่ของวงจรขึ้นอยู่กับจำนวนจุดออกของวงจรด้วย กล่าวคือถ้าวงจรมีจำนวนจุดออกมากขึ้น ขีดจำกัดการทำงานของวงจรทางด้านความถี่จะน้อยลง เมื่อเทียบกับวงจรสะท้อนกระแสแบบพื้นฐาน เนื่องจากค่าความจุไฟฟ้าภายในวงจรมีค่ามากขึ้นนั่นเอง

2.3 วงจรสายพานกระแส

วงจรสายพานกระแสจัดอยู่ในกลุ่มวงจรที่ทำงานในรูปของกระแส [11-14] ถูกพัฒนาและเสนอขึ้นครั้งแรกในปี ค.ศ. 1968 โดย A.S. Sedra และ K.C. Smith ดังแสดงในเอกสารอ้างอิงที่ [15] เป็นกลุ่มวงจรที่มีลักษณะโครงสร้างเป็นอุปกรณ์แบบสามพอร์ต โดยที่ มีพอร์ตอินพุต 2 พอร์ต (พอร์ต X และพอร์ต Y) และ พอร์ตเอาต์พุต 1 พอร์ต (พอร์ต Z) ดังแสดงในรูปที่ 2.8 โดยมีหลักการทำงานที่สำคัญคือ ทำหน้าที่ในการส่งผ่านกระแสที่เกิดขึ้นทางด้านอินพุตไปยังด้านเอาต์พุต (current conveyor) วงจรสายพานกระแสเป็นวงจรที่สามารถใช้สัญญาณกระแสมาประมวลผลได้โดยตรง(Current Mode) ในขณะที่อุปกรณ์ออปแอมป์ไม่สามารถทำได้ เนื่องจากสัญญาณที่จะนำมาประมวลผลจะต้องอยู่ในรูปของสัญญาณแรงดัน (Voltage Mode) วงจรสายพานกระแสนี้สามารถนำไปประยุกต์ใช้ในงานต่าง ๆ ได้เป็นอย่างมาก เช่น วงจรกำเนิดสัญญาณความถี่ชายน้ วงจรขยายสัญญาณแบบอินสทรูเมนต์ วงจรสังเคราะห์ความต้านทานแบบลบ และวงจรกำจัดกระแส เป็นต้น

วงจรสายพานกระแสอาจแบ่งออกได้เป็น 2 แบบ คือวงจรสายพานกระแสรุ่นแรก (first generation current conveyor หรือ CCI) ซึ่งเป็นวงจรสายพานกระแสที่ถูกพัฒนาขึ้นครั้งแรก และวงจรสายพานกระแสรุ่นที่สอง (second generation current conveyor หรือ CCII)ซึ่งเป็นวงจรที่ปรับปรุงมาจากวงจรสายพานกระแสรุ่นแรก [16] โดยคุณสมบัติของวงจรสายพานกระแสทั้ง 2 แบบสามารถที่จะเขียนเป็นสมการได้ดังนี้

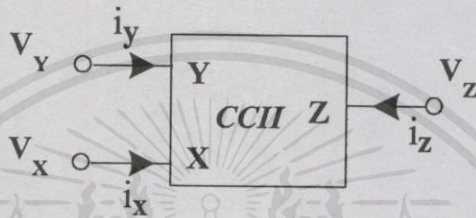
คุณสมบัติของวงจรสายพานกระแสรุ่นแรก แสดงด้วยสมการไฮบริดเมตริกซ์ (Hybrid matrix) ได้ดังนี้

$$\begin{bmatrix} i_y \\ V_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ 0 & \pm K & 0 \end{bmatrix} \begin{bmatrix} V_y \\ i_x \\ V_z \end{bmatrix} \quad (2.28)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับอาจารย์ผู้สอนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

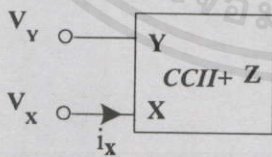
และคุณสมบัติของวงจรสายพานกระแสที่สอง แสดงด้วยสมการไฮบริดเมตริกซ์ (Hybrid matrix) ได้ดังนี้

$$\begin{bmatrix} i_y \\ V_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_y \\ i_x \\ V_z \end{bmatrix} \tag{2.29}$$

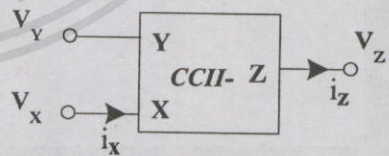


รูปที่ 2.8 สัญลักษณ์ของวงจรสายพานกระแส

โดยที่ถ้า K มีค่าเป็นบวกจะเรียกวจรสายพานกระแสนี้ว่าวงจรสายพานกระแสแบบบวก และถ้า K มีค่าเป็นลบจะเรียกวจรสายพานกระแสแบบลบ เมื่อ K คืออัตราขยายกระแส วงจรสายพานกระแสแบบแรกจะมีการนำมาประยุกต์ใช้งานน้อยมาก เนื่องจากกระแส i_y จะแปรตามกระแส i_x ทำให้เกิดความยุ่งยากในการออกแบบวงจรสำหรับประยุกต์ใช้งาน ส่วนวงจรสายพานกระแสรุ่นที่สอง i_y จะมีค่าเป็นศูนย์หรือก็คือความต้านทานจุดเข้าที่พิจารณาเข้ายังพอร์ท y จะมีค่าเป็นอนันต์ ทำให้การประยุกต์ใช้งาน ของวงจรมีความคล่องตัวสูง



2.9 (ก)



2.9 (ข)

รูปที่ 2.9 สัญลักษณ์ของวงจรสายพานกระแสรุ่นที่สอง

2.9 (ก) CCII+

2.9 (ข) CCII-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในวิทยานิพนธ์นี้จะใช้วงจรสายพานกระแสร่นที่สองชนิดบวก (CCII+) และชนิดลบ (CCII-) เป็นองค์ประกอบของวงจรคูณค่าตัวเก็บประจุ (C-multiplier) โดยรูปที่ 2.9 แสดงสัญลักษณ์ของวงจรสายพานกระแสร่นที่สอง ซึ่งแสดงให้เห็นทิศทางการไหลของกระแส โดยสายพานกระแสชนิดบวก (CCII+) ทิศทางกระแสที่พอร์ท Z จะไหลในทิศทางเดียวกันกับทิศทางกระแสที่พอร์ท X คือถ้ากระแส i_x ไหลเข้า CCII กระแส i_z ก็จะไหลเข้า CCII ด้วยเช่นกัน แต่ถ้าเป็นสายพานกระแสชนิดลบ (CCII-) ทิศทางของกระแสที่ไหลที่ขั้ว Z จะไหลตรงข้ามกับกระแสที่ขั้ว X คือ ถ้ากระแส i_x ไหลเข้า CCII กระแส i_z ก็จะไหลออกจาก CCII

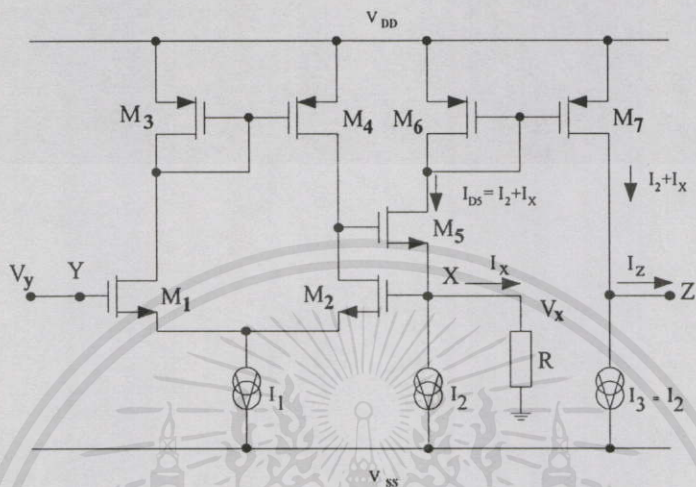
ในการออกแบบ CCII สามารถทำได้หลายรูปแบบแต่สำหรับวิทยานิพนธ์นี้จะสนใจวงจร CCII ที่ออกแบบบนพื้นฐานของเทคโนโลยีซีมอส ที่ถูกพัฒนาขึ้นโดย Surakamponrom และคณะ [17] ดังแสดงในรูปที่ 2.10 และ 2.11 ซึ่งเป็นวงจร CCII+ และ CCII- ตามลำดับ และการทำงานของวงจรสามารถอธิบายได้ดังนี้

2.3.1 การทำงานของวงจรสายพานกระแส (CCII+ และ CCII-)

รูปที่ 2.10 แสดงแผนภาพของวงจรสายพานกระแสร่นที่สอง แบบ CCII+ สมมติให้ทรานซิสเตอร์ M_1, M_2, M_3 และ M_4 รวมทั้ง M_6 และ M_7 มีคุณสมบัติที่เหมือนกันทุกประการ และทำงานอยู่ในช่วงอิมิตัว วงจรสะท้อนกระแส $M_3 - M_4$ และ $M_6 - M_7$ มีอัตราการส่งผ่านกระแสเท่ากับหนึ่ง วงจรสะท้อนกระแส $M_3 - M_4$ จะกำหนดให้กระแสเดรนของทรานซิสเตอร์ M_1 และ M_2 มีค่าเท่ากัน เป็นผลให้แรงดันตกคร่อมระหว่างขาเกตและซอสมีค่าเท่ากันด้วย ($V_{SG1} = V_{SG2}$) ดังนั้นเมื่อป้อนแรงดัน V_y เข้าที่จุด Y แรงดัน V_y นี้จะถูกส่งผ่านไปยังจุด X อย่างแม่นยำ ($V_x \cong V_y$) สำหรับทรานซิสเตอร์ M_5 จะต่อในลักษณะของวงจรตามกระแส ซึ่งจะทำหน้าที่ส่งผ่านกระแสจากขาซอสมายังขาเดรน และยังทำให้ความต้านทานจุดเข้าที่จุด X มีค่าต่ำ ถ้าแรงดัน $V_y > 0$ และ R คือ ความต้านทานที่ต่อระหว่างพอร์ท X เทียบกราวน์ จะได้กระแส i_x ที่ไหลผ่านความต้านทาน R มีค่าเท่ากับ $i_x = V_y/R$ และกระแส เดรน I_{D5} ของทรานซิสเตอร์ M_5 จะมีค่าเท่ากับ $I_2 + i_x$ กระแส I_{D5} นี้จะถูกวงจรสะท้อนกระแส $M_6 - M_7$ ส่งผ่านไปยังพอร์ท Z โดยมีตัวดึงกระแสลงที่ I_3 คึงค่ากระแส I_2 ออกจากพอร์ท Z ซึ่งจะได้ว่า กระแสจุดออก i_z จะมีค่าเท่ากับผลต่างของกระแส $I_2 + i_x$ และ I_3 โดยจะมีค่าเท่ากับ i_x จะเห็นได้ว่ากระแส i_z จะมีทิศทางเดียวกันกับกระแส i_x หรือ $i_z = i_x$ ดังนั้นวงจรในรูปที่ 2.10 จะเรียกว่าวงจรสายพานกระแสแบบบวก และมีค่าอัตราขยายกระแส $K \cong 1$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

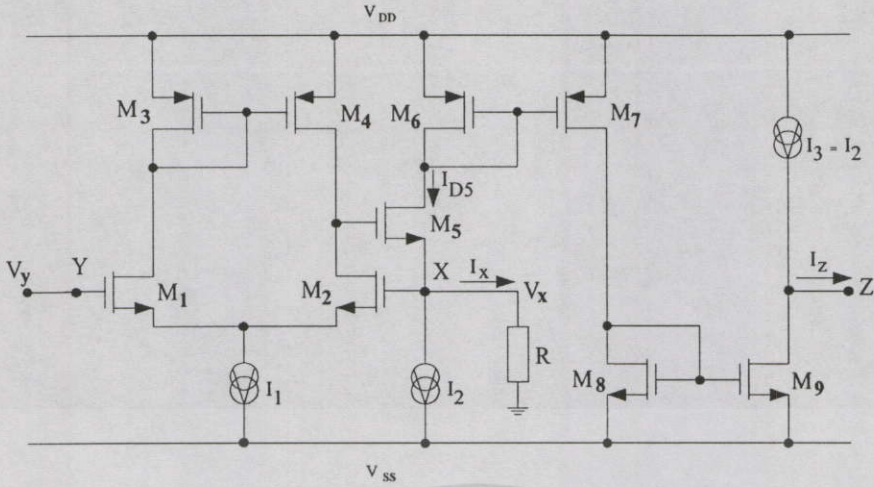
สำหรับกรณีที่ต้องการประยุกต์ใช้งานกับกรณีที่สัญญาณเข้าเป็นสัญญาณกระแส สามารถทำได้โดยการต่อพอร์ต Y ลงกราวด์ และป้อนกระแสอินพุต I_{in} เข้าที่พอร์ต X ซึ่งจะมีความต้านทานจุดเข้าที่ต่ำมาก โดยจะให้เอาท์พุท $I_z = I_x = I_{in}$ ที่พอร์ต Z ซึ่งมีความต้านทานที่จุดออกสูงมาก



รูปที่ 2.10 วงจรสายพานกระแสแบบที่สองแบบบวก (CCII+)

สำหรับวงจรสายพานกระแสแบบลบจะแสดงในรูปที่ 2.11 โดยมีวงจรสะท้อนกระแส $M_8 - M_9$ เป็นตัวส่งผ่านกระแส $I_2 + i_x$ ไปยังพอร์ต Z โดยมีตัวจ่ายกระแสคงที่ I_3 ขดเขยกระแส I_2 เป็นผลให้กระแส i_z มีทิศทางที่ตรงข้ามกับกระแส i_x หรือ $i_z = -i_x$

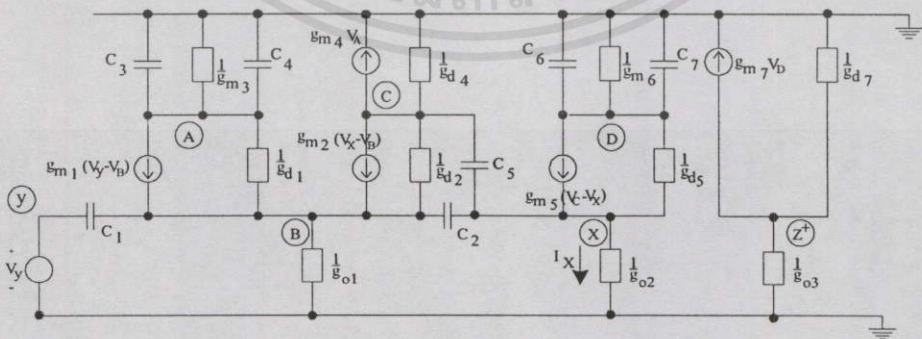
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 วงจรสายพานกระแสแบบที่สองแบบลบ (CCII-)

จากการอธิบายการทำงานของวงจรสายพานกระแสเส้นนี้ สมมติให้ทรานซิสเตอร์แต่ละตัวจะมีคุณสมบัติในทางอุดมคติ สำหรับในทางปฏิบัติค่าความนำ g_m ของทรานซิสเตอร์แต่ละตัวมีค่าที่ไม่เป็นอนันต์และทรานซิสเตอร์แต่ละตัวไม่สมพงษ์กัน เป็นผลให้สมรรถนะของวงจรไม่เป็นไปตามต้องการ การวิเคราะห์ถึงสมรรถนะของวงจรสายพานกระแสจะใช้วงจรสมมูลของสัญญาณขนาดเล็กแทน และจะใช้วงจรสายพานกระแสแบบบวกในรูปที่ 2.10 เป็นหลัก

จากรูปที่ 2.10 ตัวดึงกระแสที่ I_2 จะมีความต้านทานที่จุดออกสูงมาก ดังนั้นสามารถที่จะตัดผลของสัญญาณขนาดเล็กที่มีผลต่อตัวดึงกระแสที่ I_2 ออกไปได้ ความสัมพันธ์ระหว่างแรงดัน V_x และ V_y สามารถที่จะหาได้ดังนี้ [10]



รูปที่ 2.12 วงจรสมมูลของวงจรสายพานกระแส CCII+ ในรูปที่ 2.10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

มหาวิทยาลัยพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

วิเคราะห์หาคุณสมบัติของวงจรในรูปที่ 2.10 โดยการวิเคราะห์สัญญาณขนาดเล็ก (small signal analysis) โดยวงจร ในรูปที่ 2.12 เป็นวงจรเทียบหรือวงจรสมมูล (Equivalent circuit) ของวงจร สายพานกระแส CCII+ จะได้ ความสัมพันธ์ระหว่างแรงดัน V_x และ V_y ดังนี้

$$V_x = \left[\frac{g_{m2}}{(g_{m2} + g_{d2} + g_{d4})} \right] V_y \quad (2.30)$$

เมื่อ g_{di} และ g_{mi} คือ ค่าความนำเดรนและค่าความนำของทรานซิสเตอร์ M_i จากสมการที่ (2.30) จะเห็นได้ว่าแรงดัน V_x จะมีค่าใกล้เคียงหรือเท่ากับ V_y ได้ก็ต่อเมื่อค่าขนาดของ $g_{m2} \gg (g_{d2} + g_{d4})$ ถ้ากำหนดให้ $g_{m2} = 3.3 \times 10^{-6} \text{ A/V}$ จะได้ $V_x = 0.99V_y$ ซึ่งจะมีค่าผิดพลาดประมาณ 1 %

ถ้าหาความต้านทานจุดออกที่พิจารณาจากพอร์ท X สามารถหาได้โดยการป้อนแรงดัน V_x เข้าที่พอร์ท X และพิจารณาค่าของกระแส i_x ที่ไหลเข้าไปยังพอร์ท X ซึ่งความต้านทานจุดออกจะหาได้ดังนี้

$$r_x = \frac{V_x}{i_x} = \left[\frac{(g_{m1} + g_{m2})(g_{d2} + g_{d4})}{g_{m1}g_{m2}g_{m5}} \right] V_y \quad (2.31)$$

กำหนดให้ $g_{m1} = g_{m2} = 3.3 \times 10^{-4} \text{ A/V}$ และ $g_{m5} = 4.7 \times 10^{-4} \text{ A/V}$ จะได้ค่าความต้านทาน r_x ประมาณ 40 Ω ซึ่งถือได้ว่ามีค่าที่ต่ำ ส่วนความต้านทานจุดออกที่พิจารณาจากพอร์ท Z จะสามารถประมาณได้ว่ามีค่าเท่ากับการขนานกันของความต้านทานจุดออกของวงจรสะท้อนกระแส $M_6 - M_7$ และตัวดึงกระแสคิกที่ I_3 ซึ่งสามารถที่จะเขียนได้เป็น

$$r_z = \frac{1}{g_{d7} + g_{d3}} \quad (2.32)$$

โดยที่ g_{di} คือ ค่าความนำเดรนของตัวดึงกระแสคิกที่ I_3 ค่าความต้านทาน r_z จะมีค่าสูงมาก ซึ่งโดยทั่วไปจะประมาณได้เท่ากับค่าอิมพีแดนซ์ที่จุดสัญญาณออกของวงจรแหล่งจ่ายกระแสคิกที่ I_3 (ซึ่งโดยทั่วไปจะมีค่าสูงมากประมาณ 10^8 โอห์ม) ต่อขนานอยู่กับค่าอิมพีแดนซ์ระหว่างขาเดรนและขาซอสของมอสเฟต M_7 และความต้านทาน r_z นี้สามารถประมาณได้เท่ากับค่าอิมพีแดนซ์ของมอสเฟต M_7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างเช่น ถ้ากำหนดให้ $g_{d7} = 53.16 \times 10^{-9} \text{ A/V}$ จะได้ค่าความต้านทาน r_z ประมาณ $19 \text{ M}\Omega$ และความต้านทาน r_z ยังสามารถปรับปรุงให้มีค่าสูงยิ่งขึ้นได้โดยใช้วงจรสะท้อนกระแสแบบ Wilson หรือ แบบคาสโคเดแทนวงจรถัดกันกระแส M_6 - M_7 ซึ่งเป็นแบบพื้นฐาน

และแรงดันออฟเซต V_{os} เมื่อป้อนแรงดันจุดเข้า V_y ที่ทำให้แรงดัน V_x มีค่าเท่ากับศูนย์จะสามารถหาได้โดยใช้การวิเคราะห์ห้วงจรด้วยสัญญาณขนาดใหญ่ ซึ่งหาได้ดังนี้

$$V_{os} = (V_{TH1} - V_{TH2}) - \frac{(\beta_1 - \beta_2)}{(\beta_1 + \beta_2)} \sqrt{\frac{2(I_{d1} + I_{d2})}{(\beta_1 + \beta_2)}} \quad (2.33)$$

เมื่อ V_{TH} , β_i และ I_{di} คือ threshold voltage, ค่าพารามิเตอร์ของความนำของทรานซิสเตอร์และกระแสเดรนของทรานซิสเตอร์ M_1 ตามลำดับ จากสมการที่ (2.21) เทอมแรกจะเป็นความไม่สมพียงกันของแรงดัน threshold ซึ่งจะมีค่ามากหรือน้อยขึ้นอยู่กับขบวนการผลิตตัวไอซี ในเทอมที่สองเกิดจากความไม่สมพียงกันทางด้านโครงสร้างทางเรขาคณิตเนื่องจากค่าพารามิเตอร์ของความนำ $\beta = K'W/L$ พบว่าจากสมการ (2.33) สามารถทำการลดแรงดันอินพุตออฟเซต (V_{os}) ได้ 2 วิธีการ คือ วิธีการแรกจะต้องควบคุมขบวนการ (Process) การสร้าง เพื่อให้โครงสร้างภายในของมอสเฟตมีค่าของแรงดันขีดเริ่ม (V_{TH}) และค่าของทรานส์คอนดักแตนซ์ (β) ใน M_1 และ M_2 ให้สมพียงกันมากที่สุด วิธีการที่สอง ลดโดยใช้แหล่งจ่ายกระแสคงที่ I_1 มีค่าน้อย ๆ ซึ่งจากวงจรนี้ถ้าใช้ $I_1 = 400 \mu\text{A}$ พบว่า V_{os} มีค่าอยู่ระหว่างช่วงไมโครโวลท์ (μV) ซึ่งมีค่าน้อยมากผลคือจะได้ค่าแรงดันที่พอร์ท X มีค่าเท่ากับแรงดันที่ พอร์ท Y ซึ่งเป็นแรงดันอินพุต (V_{in}) ของวงจร

2.4 วงจรยกกำลังสอง (Squaring Circuit)

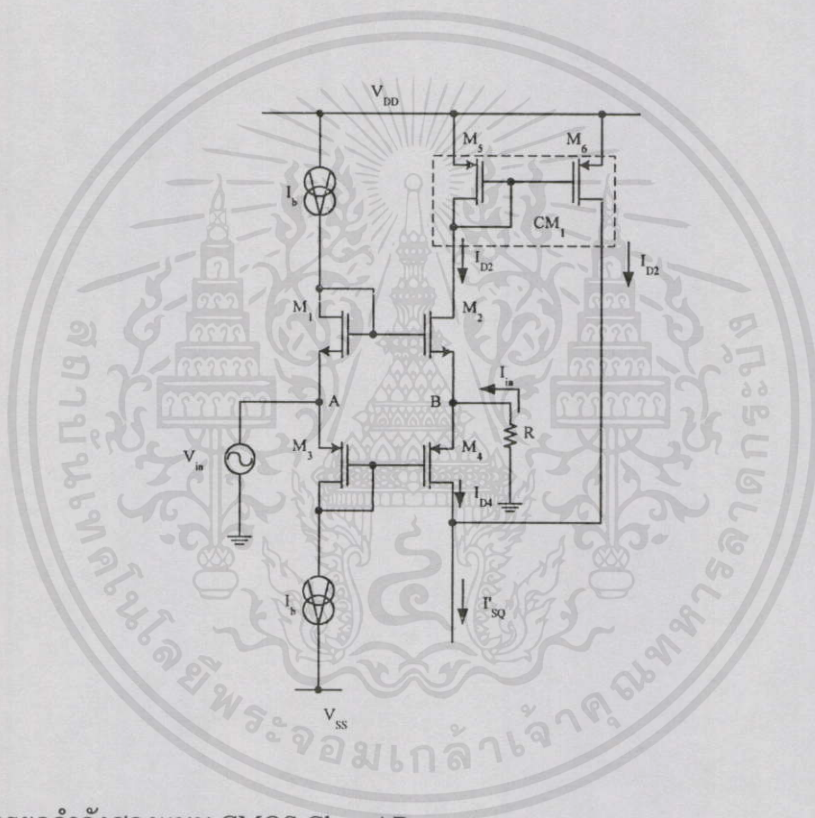
วงจรรยกกำลังสองเป็นฟังก์ชันพื้นฐาน (Basic Function) ในแอมพลิจูดโดเมน (Amplitude Domain) เป็นวงจรหนึ่งที่มีความสำคัญอย่างมาก ในการนำไปประยุกต์ใช้งานด้านการประมวลผลสัญญาณกระแสต่าง ๆ ตัวอย่างเช่น ในวงจรทวีความถี่ (frequency doubler) วงจรคูณสัญญาณอนาล็อก (current analog multiplier) หรือในวงจรที่มีการปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ (electronically tunable) และในการออกแบบวงจร RMS วงจรรยกกำลังสองเป็นวงจรที่มีความจำเป็นในการสังเคราะห์ฟังก์ชันค่า RMS เพื่อให้ได้สัญญาณเอาต์พุตของวงจรเป็น ค่า RMS ซึ่งในวิทยานิพนธ์ฉบับนี้ได้ออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่องค์ประกอบของวงจรประกอบด้วยวงจรรยกกำลังสอง ดังนั้นจึงกล่าวถึงวงจรรยกกำลังสอง 2 แบบ ที่ใช้เป็นวงจรรยกกำลังสองเป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ข้อย่อยในการออกแบบวงจรในบทที่ 4 และ บทที่ 5 ดังต่อไปนี้

ไม่ว่ากรณีใดๆก็ตาม อีกร่างห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.1 วงจรยกกำลังสองโหมดกระแสที่ออกแบบจากวงจร CMOS Class AB

2.4.1.1 การทำงาน ในโหมดกระแส

พิจารณาวงจรยกกำลังสองโหมดกระแสที่ออกแบบจากวงจร CMOS Class AB ในรูปที่ 2.13 ซึ่งประกอบด้วยทรานซิสเตอร์ M_1 ถึง M_6 การทำงานของส่วนต่าง ๆ เป็นดังนี้ ทรานซิสเตอร์ M_1 และ M_3 ถูกไบอัสโดยแหล่งจ่ายกระแสคงที่ I_b โดยที่ $I_{D1} = I_{D3} = I_b$ สมมุติว่าทรานซิสเตอร์ มอสเฟตทุกตัวถูกไบอัสให้ทำงานในช่วงอิ่มตัว (Saturation region) ในกรณีที่สัญญาณเข้าเป็นสัญญาณ กระแส I_{in} ป้อนเข้าที่จุด B (โดยที่ให้ $V_{in} \cong 0$) ถ้ากำหนดให้ I_{D2} และ I_{D4} เป็นกระแสแตรนของ ทรานซิสเตอร์ M_2 และ M_4 ตามลำดับ เราสามารถแสดงค่าของกระแส I_{D2} และ I_{D4} ได้คือ [ภาคผนวก ก.]



รูปที่ 2.13 วงจรยกกำลังสองแบบ CMOS Class AB

$$I_{D2} = \frac{(4I_b - I_{in})^2}{16I_b} \quad \text{เมื่อ} \quad |I_{in}| \leq 4I_b \quad (2.34)$$

และ

$$I_{D4} = \frac{(4I_b + I_{in})^2}{16I_b} \quad \text{เมื่อ} \quad |I_{in}| \leq 4I_b \quad (2.35)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรนำมาไปใช้

ทรานซิสเตอร์ M_5 และ M_6 ต่อกันเป็นวงจรสะท้อนกระแสแบบลบ หรือ CM , ที่มีค่าขยายเป็นหนึ่งเท่า จะทำการสะท้อนกระแส I_{D2} มารวมกับกระแส I_{D4} และเกิดเป็นกระแส I'_{SQ} ที่มีค่าของกระแสเป็น

$$I'_{SQ} = I_{D2} + I_{D4} = 2I_b + \frac{I_{in}^2}{8I_b} \quad (2.36)$$

จากสมการ (2.36) เราจะพบว่ากระแส I'_{SQ} ประกอบด้วยส่วนที่เป็นกระแสคี่ซึ่ง ที่มีค่าเท่ากับ $2I_b$ และกระแสที่มีค่ายกกำลังสองของสัญญาณ I_{in} ที่ป้อนเข้ามาที่จุด B

2.4.1.2 วงจรยกกำลังสองทำงานในโหมดแรงดัน

ในกรณีของสัญญาณเข้าเป็นแบบสัญญาณแรงดันที่มีการป้อนแรงดันสัญญาณเข้า V_{in} ที่จุด A และมีความต้านทาน R ต่อระหว่างจุด B กับกราวด์ สมมติว่าสัญญาณแรงดันที่จุด A ถูกถ่ายโอนอย่างแม่นยำไปยังจุด B หรือ $V_A \cong V_B$ ดังนั้น I_{in} มีค่าเป็น

$$I_{in} \cong V_{in}/R \quad (2.37)$$

จากสมการ (2.36) ทำให้ในกรณีนี้ I'_{SQ} มีค่าเป็น

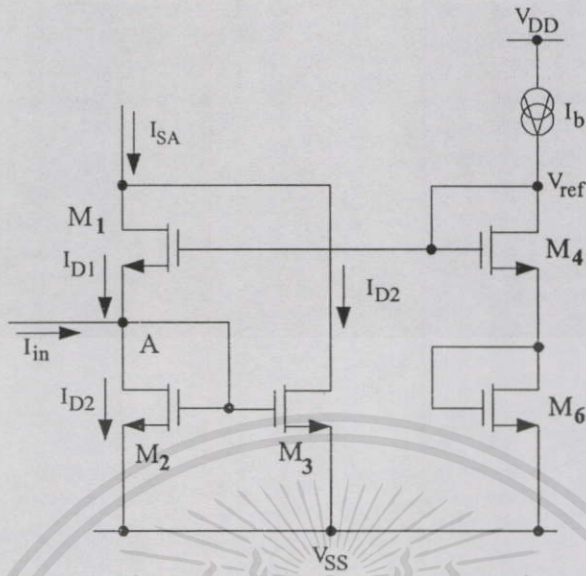
$$I'_{SQ} = 2I_b + \frac{V_{in}^2}{8I_b R^2} \quad (2.38)$$

จากสมการ (2.36) และ (2.38) ถ้าเราสามารถหาวิธีหักล้างกระแสคี่ $2I_b$ ออกไปได้ วงจรก็จะทำงานอยู่ในรูปแบบของ วงจรยกกำลังสอง ซึ่งเราจะนำไปใช้ประโยชน์ในการออกแบบวงจรแปลงสัญญาณ RMS ในบทที่ 4

2.4.2 วงจรกระแสยกกำลังสองออกแบบจากคุณสมบัติกฎการยกกำลังสอง

2.4.2.1 การทำงานของวงจรกระแสยกกำลังสอง

จากวงจรที่นำเสนอในรูปที่ 2.14 การทำงานของวงจรอาศัยพื้นฐานของคุณสมบัติของกฎการยกกำลังสอง (square law characteristic) ของมอสทรานซิสเตอร์ ที่ถูกไบอัสให้ทำงานอยู่ในช่วงอิ่มตัว [5,6] โดยที่ทรานซิสเตอร์ M_1 ถึง M_4 ทำงานเป็นวงจรยกกำลังสองในโหมดกระแส เมื่อ M_1 , M_2 และ I_b ทำงานเป็นวงจรไบอัส



รูปที่ 2.14 วงจรกระแสยกกำลังสอง

ในกรณีที่สัญญาณเข้าเป็นสัญญาณกระแส I_{in} ป้อนเข้าที่จุด A ถ้ากำหนดให้ I_{D1} และ I_{D2} เป็นกระแสเดรนของทรานซิสเตอร์ M_1 และ M_2 ตามลำดับ เราสามารถแสดงค่าของกระแส I_{D1} และ I_{D2} ได้คือ [ภาคผนวก ก.]

$$I_{D1} = \frac{(4I_b - I_{in})^2}{16I_b} \quad \text{เมื่อ} \quad |I_{in}| \leq 4I_b \quad (2.39)$$

$$I_{D2} = \frac{(4I_b + I_{in})^2}{16I_b} \quad \text{เมื่อ} \quad |I_{in}| \leq 4I_b \quad (2.40)$$

เมื่อกระแส I_{in} และ I_b เป็นกระแสอินพุตและกระแสไบอัสตามลำดับ ทรานซิสเตอร์ M_2 และ M_3 ต่อกันเป็นวงจรสะท้อนกระแสแบบบวก หรือ CM_1 ที่มีอัตราขยายเป็น 1 เท่า จะทำการสะท้อนกระแส I_{D2} มารวมกับกระแส I_{D1} และเกิดเป็นกระแส I_{SA} ที่มีค่าของกระแสเป็น

เอกสารนี้เป็นเอกสารที่สงวน $I_{SA} = I_{in}^2/8I_b + 2I_b$ การศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ (2.41) ถ้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (2.41) เราจะพบว่ากระแส I_{SA} ประกอบด้วยส่วนที่เป็นกระแสดีซี ที่มีค่าเท่ากับ $2I_b$ และกระแสที่มีค่ายกกำลังสองของสัญญาณ I_m ที่ป้อนเข้ามาที่จุด A ซึ่งจะนำไปใช้ประโยชน์ในการออกแบบวงจร RMS

2.5 วงจรถอดรากที่สอง (Square-Root Circuit)

วงจรถอดรากที่สองเป็นวงจรหนึ่งที่มีความสำคัญสำหรับการจัดการและการประมวลผลสัญญาณในระบบอิเล็กทรอนิกส์ และมีการพัฒนาและนำเสนอการออกแบบวงจรถอดรากที่สองกันอย่างต่อเนื่อง โดยมีหลักการออกแบบที่ต่างกัน ดังตัวอย่างที่มีการนำเสนอไว้เช่น การใช้โอปแอมป์ (Operational Amplifier: Op-Amp) คู่ร่วมกับตัวคูณทางและวงจรถูคูณ (Multiplier Circuits) [18], การใช้โอปแอมป์คู่ร่วมกับตัวเก็บประจุ อนาล็อกสวิตช์ (Analog Switch) [19], การออกแบบโดยอาศัยหลักการของวงจร ทรานส์ลิเนียร์รูปแบบไบโพลาร์ทรานซิสเตอร์ [20], การออกแบบโดยใช้มอสทรานซิสเตอร์ซึ่งมีการทำงานในย่านวีกอินเวอร์ชัน (Weak Inversion) [11] และการออกแบบโดยใช้มอสเฟตซึ่งมีการทำงานในช่วงไม่อิ่มตัว (Nonsaturation Region) คู่ร่วมกับโอปแอมป์และวงจรรายพานกระแส (Current Conveyor) [21] เพื่อเป็นการสังเคราะห์ฟังก์ชันถอดรากที่สอง

ในวิทยานิพนธ์นี้เป็นการสังเคราะห์ฟังก์ชันถอดรากที่สอง โดยอาศัยหลักการป้อนกลับของสัญญาณ (Feedback) ด้วยวงจรสะท้อนกระแส ในวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ดังจะอธิบายในหลักการทำงานของวงจรในบทที่ 4 และบทที่ 5

2.6 วงจรคูณค่าตัวเก็บประจุ (C-multiplier)

ในเทคโนโลยีการสร้างวงจรรวม (Integrated Circuit หรือ IC) นั้น ความพยายามในการออกแบบให้วงจรรวมมีขนาดเล็กที่สุดนั้นเป็นสิ่งที่ต้องคำนึงถึงเป็นอย่างยิ่ง เนื่องจากการใช้พื้นที่ชิป (Chip area) มากจะทำให้มีค่าใช้จ่ายต่อวงจรสูง ดังนั้นในการออกแบบชิปให้มีพื้นที่เล็กลงจึงเป็นสิ่งสำคัญที่จะต้องพิจารณา และข้อจำกัดของปัญหาที่ทำให้ต้องใช้พื้นที่มากในการออกแบบสร้างวงจรรวมนี้ ขึ้นอยู่กับตัวเก็บประจุที่เป็นส่วนประกอบของวงจรด้วย เนื่องจากวงจรที่ออกแบบโดยอาศัยตัวเก็บประจุที่มีค่าสูง ๆ จะต้องใช้พื้นที่ของซิลิคอน (Silicon Area) ในการสร้างมาก เป็นผลให้ชิปมีขนาดใหญ่ ดังนั้นจึงได้มีการเสนอวงจรถูคูณค่าตัวเก็บประจุขึ้นมาเพื่อให้สามารถลดขนาดตัวเก็บประจุที่ใช้ในวงจรลง ทำให้มีความเหมาะสมในการสร้างวงจรรวมยิ่งขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะวิธีใดทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

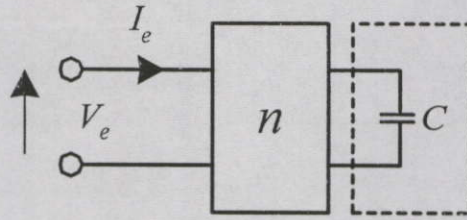
โดยทั่วไปในเทคโนโลยีการสร้างวงจรรวมในส่วนของตัวเก็บประจุ ที่มีค่ามากกว่า 100pF นั้นไม่สามารถทำได้ [22] เนื่องจากมีข้อจำกัดในการใช้พื้นที่ โดยตัวเก็บประจุที่มีค่ามาก ๆ จะใช้พื้นที่ของซิลิคอนมาก และในเทคโนโลยีแบบซีมอสนั้น แผ่นตัวเก็บประจุขนาน (Parallel plate capacitor) จะถูกสร้างโดยการใช้โพลีซิลิคอน 2 ชั้น ยกตัวอย่างเช่น ตัวเก็บประจุที่มีค่า $1 \text{ fF}/\mu\text{m}^2$ หมายถึง จะได้ค่า $C=100\text{pF}$ จะต้องใช้พื้นที่ประมาณ 0.1 mm^2 [22] ตัวอย่างของวงจรที่ออกแบบโดยมีองค์ประกอบของตัวเก็บประจุ เช่น Integrated lock-in amplifier, Sampled-data systems และ Capacitive sensor interfaces นั้นจำเป็นต้องใช้ตัวเก็บประจุที่มีค่าสูง ๆ ดังนั้นจึงมีการใช้ วงจรคูณค่าตัวเก็บประจุ ที่สามารถคูณค่าตัวเก็บประจุค่าต่ำ ให้มีค่าตัวเก็บประจุเสมือนที่มีค่าสูงได้ ซึ่งขึ้นกับแพ็คเกจอร์ตัวคูณที่กำหนด เพื่อสามารถลดพื้นที่ในการสร้างวงจรรวมของตัวเก็บประจุได้เหมาะสมยิ่งขึ้น

ดังนั้นวงจรคูณค่าตัวเก็บประจุ(C-multiplier) จึงมีประโยชน์ในการช่วยลดพื้นที่ในการสร้างเป็นวงจรรวม (Implementation) และเป็นการหลีกเลี่ยงความต้องการใช้พื้นที่มาก ๆ ของซิลิคอน ทำให่วงจรรวมมีพื้นที่เล็กลง เพื่อให้เหมาะสมในการสร้างวงจรรวม และในวิทยานิพนธ์นี้ก็ได้นำวงจรคูณค่าตัวเก็บประจุมาปรับปรุง และประยุกต์ใช้กับวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง เพื่อให้วงจรมีความเหมาะสมในการสร้างเป็นวงจรรวมได้ดียิ่งขึ้น โดยมีคุณสมบัติและหลักการทำงานของวงจรดังต่อไปนี้

2.6.1 หลักการในการออกแบบวงจรคูณค่าตัวเก็บประจุ

จากหลักการของการคูณค่าตัวเก็บประจุ (Capacitive multiplier principle) [24] นั้นจะสร้างวงจรคูณค่าตัวเก็บประจุโดยใช้อิมพีแดนซ์เสมือน (equivalent input impedance) ของวงจรดังแสดงในรูปที่ 2.15 โดยมี n เป็นแฟกเตอร์อัตราขยาย (gain factor) ของวงจร ที่สามารถปรับค่าของตัวเก็บประจุด้วยการปรับค่า n ได้ ซึ่งแฟกเตอร์อัตราขยายนี้สามารถสร้างได้ด้วยการออกแบบวงจรอุปกรณ์ขยาย (Amplifying Device) ที่ผ่านมามีการนำเสนออุปกรณ์ขยายแบบควบคุมด้วยแรงดัน (Voltage Controlled) สำหรับในวิทยานิพนธ์นี้จะนำเสนออุปกรณ์ขยายอีกแบบหนึ่งที่เป็นอุปกรณ์ขยายแบบควบคุมด้วยกระแส (Current Controlled)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

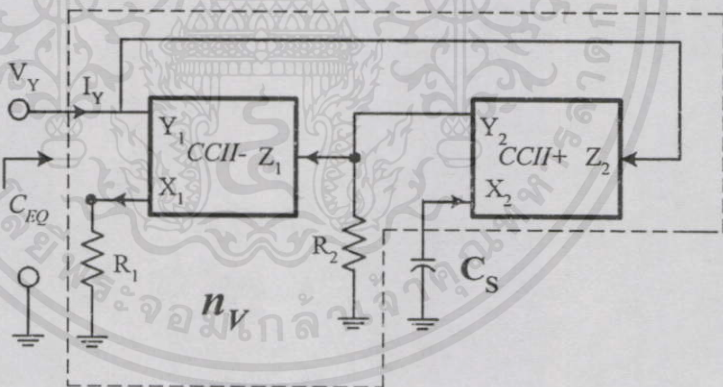


$$V_e = \frac{I}{s \cdot nC} I_e$$

รูปที่ 2.15 หลักการของวงจรมคูณค่าตัวเก็บประจุ (Capacitive multiplier principle)

2.6.2 วงจรมคูณค่าตัวเก็บประจุที่ควบคุมด้วยแรงดัน [22], [23], [24], [25]

ที่ผ่านมาได้มีผู้นำเสนอวงจรมคูณค่าตัวเก็บประจุแรงดันควบคุม (Voltage-controlled C-multiplier) มาบ้างแล้ว ตัวอย่างของวงจรมคูณค่าตัวเก็บประจุแรงดันควบคุม แสดงได้ด้วยแผนภาพการทำงานของวงจร ดังต่อไปนี้



รูปที่ 2.16 วงจรมคูณค่าตัวเก็บประจุแรงดันควบคุม (Voltage-Controlled C-multiplier)

รูปที่ 2.16 เป็นการแสดงแผนภาพของวงจรมคูณค่าตัวเก็บประจุแรงดันควบคุม โดยมีตัวเก็บประจุ C_s ต่อที่พอร์ท X_2 แรงดันสัญญาณขนาดเล็กลงป้อนเข้าที่พอร์ท Y_1 และส่งผ่านไปยังพอร์ท X_1 นั่นคือ $V_{Y1} \cong V_{X1}$ และตัวต้านทานที่พอร์ท X_1 เทียบกราวจะแปลงแรงดัน V_{X1} เป็นกระแส i_{X1} มีค่าดังนี้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{X1} = \frac{V_{X1}}{R_1} \quad (2.42)$$

และจากคุณสมบัติของสายพานกระแส CCII- จะได้ $i_{Z1} \cong -i_{X1}$ และจากสมการที่ (2.42) จะได้

$$V_{Y2} = i_{Z1}R_2 = -i_{X1}R_2 = V_{X2} \quad (2.43)$$

จากคุณสมบัติสายพานกระแส CCII+ จะได้ $i_{Z2} = i_{X2}$ ดังนั้นจะได้

$$i_{Z2} = V_{Y2}/X_{CS} \quad (2.44)$$

พิจารณา รูปที่ 2.16 พบว่ากระแส $I_Y = i_{Z2}$ และจากสมการที่ (2.44) ดังนั้นจะ X_{EQ} มีค่าดังนี้

$$X_{EQ} = \frac{V_{Y1}}{I_Y} = \frac{V_{Y1}}{i_{Z2}} = \frac{V_{Y1}}{V_{Y2}} X_{CS} \quad (2.45)$$

หรือ

$$X_{EQ} = \frac{R_1}{R_2} X_{CS} \quad (2.46)$$

ดังนั้นค่าตัวเก็บประจุเสมือนที่ปรากฏ ที่พอร์ท Y_1 เทียบกราวๆ ประมาณได้ดังนี้

$$C_{EQ} \cong n_V C_S \cong \frac{R_2}{R_1} C_S \quad (2.47)$$

เมื่อ n_V คือ แฟกเตอร์อัตราขยายของวงจรคุณค่าตัวเก็บประจุแรงดันควบคุม

พบว่าค่าตัวเก็บประจุเสมือน ในสมการที่ (2.47) ขึ้นอยู่กับตัวต้านทาน R_1 และ R_2 นั่นคือสามารถกำหนดอัตราค่าตัวเก็บประจุได้ด้วยตัวต้านทาน 2 ตัวดังสมการที่ (2.47) แต่อย่างไรก็ตาม การใช้ประโยชน์ของวงจรเหล่านี้ยังมีข้อจำกัด คือในกรณีที่แฟกเตอร์การคูณอัตราขยายของวงจรมีค่ามากๆ จะทำให้เกิดแรงดันตกคร่อมตัวเก็บประจุมีค่าสูงตามไปด้วย

แม้ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6.3 วงจรคูณค่าตัวเก็บประจุกระแสควบคุม

2.6.3.1 ข้อจำกัดของวงจรคูณค่าตัวเก็บประจุแรงดันควบคุม

รูปที่ 2.17(ก) และ 2.17(ข) แสดงวงจรกรองสัญญาณความถี่ต่ำผ่านอันดับหนึ่งในโหมดกระแส (Current-mode integrable first-order low pass filter) ในเทคโนโลยีไบโพลาร์และเทคโนโลยีซิมอส ตามลำดับ [1,3] โดยที่ความถี่คัตออฟ (cut off frequency) ω_A และ ω_B ของวงจรกรองในรูปที่ 2.17(ก) และ 2.17(ข) สามารถแสดงได้ดังนี้

$$\omega_A = \frac{g_{m_1}}{2C_1} \quad , \quad \omega_B = \frac{g_{m_5}}{2C_2} \quad (2.48)$$

เมื่อ $g_{m_1} = \frac{I_A}{V_T}$ โดย V_T คือ ค่าแรงดันเชิงอุณหภูมิ (thermal voltage)

$$g_{m_5} = \left[2K_n I_B (W/L)_5 \right]^{\frac{1}{2}}$$

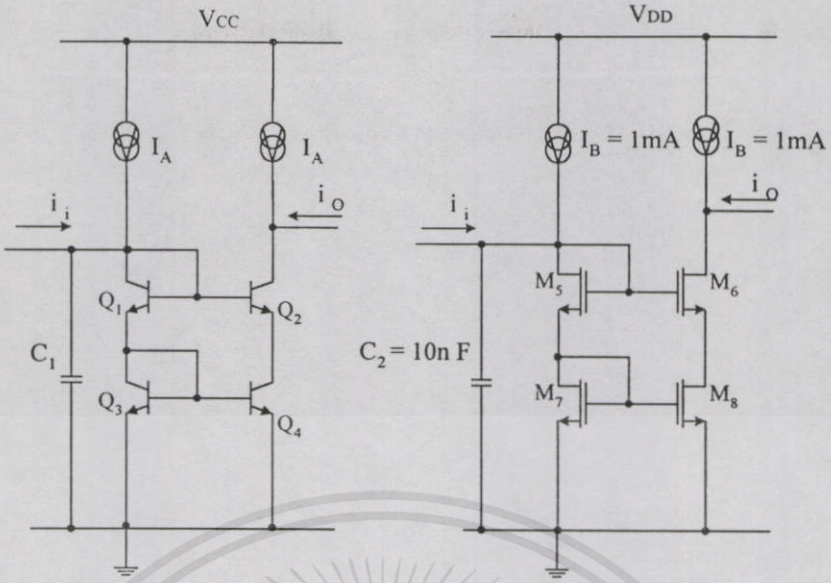
g_{m_5} คือ ค่าทรานส์คอนดักแตนซ์สัญญาณขนาดเล็กของทรานซิสเตอร์ M_5 และ M_7

K_n คือ Process transconductance parameter ของทรานซิสเตอร์ NMOS

$(W/L)_5$ คือ อัตราส่วนของความกว้างของแชนแนล ต่อความยาวของแชนแนลของทรานซิสเตอร์ M_5 และ M_7

ซึ่งจะเห็นว่าเกิดแรงดัน DC ตกคร่อมตัวเก็บประจุ C_1 และ C_2 เนื่องจากค่าแรงดันเชิงอุณหภูมิ (V_T) และแรงดันขีดเริ่ม (V_i) ในกรณีไบโพลาร์ทรานซิสเตอร์และมอสทรานซิสเตอร์ ตามลำดับ ดังนั้นเมื่อพิจารณาในกรณีนำวงจรคูณค่าตัวเก็บประจุแรงดันควบคุม มาแทนตัวเก็บประจุ C_2 ในรูป 2.17 (ก) ซึ่งแรงดัน DC คือแรงดันขีดเริ่ม (V_i) และเนื่องจากขบวนการคูณค่าอาศัยการคูณของแรงดัน ดังนั้นถ้ากำหนดให้แฟกเตอร์การคูณมีค่าสูงมาก เช่น $n \gg 1,000$ จะทำให้แรงดัน DC ที่ถูกคูณนี้ส่งผลให้วงจรเข้าสู่ภาวะอิ่มตัว (Saturated)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



2.17 (ก)

2.17 (ข)

รูปที่ 2.17 วงจรกรองสัญญาณความถี่ต่ำผ่านอันดับที่หนึ่ง

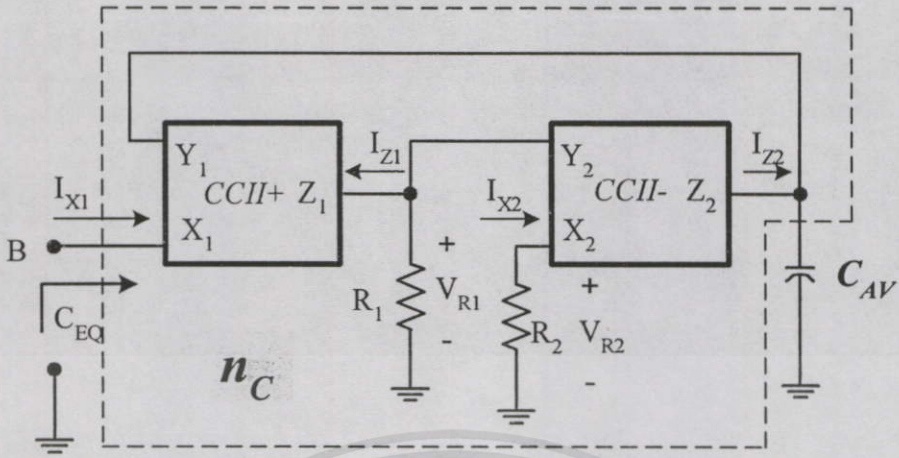
2.17(ก)แบบเทคโนโลยีไบโพลาร์

2.17 (ข)แบบเทคโนโลยีซีมอส

2.6.3.2 แผนภาพวงจรคูณค่าตัวเก็บประจุกระแสควบคุม

จากหลักการนี้นำไปสู่การออกแบบ วงจรคูณค่าตัวเก็บประจุ ได้โดยใช้วงจรสายพานกระแส 2 วงจร คือ CCII+ และ CCII- เป็นทรานส์คอนดักแตนซ์ เพื่อสร้างความสัมพันธ์ระหว่างแรงดันและกระแส เนื่องจาก $Z=V/I$ และตัวต้านทาน R_1 กับ R_2 เป็นตัวปรับค่าแฟกเตอร์อัตราขยายของวงจร และสัญญาณเข้าสู่วงจร เป็นสัญญาณกระแส ดังรูปที่ 2.18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.18 แผนภาพของวงจรคูณค่าตัวเก็บประจุโดยใช้วงจรสายพานกระแส (CCIIs)

รูปที่ 2.18 เป็นการแสดงแผนภาพของวงจรคูณค่าตัวเก็บประจุ โดยมีตัวเก็บประจุ C_{AV} ต่อที่พอร์ท Z_2 ขณะที่พอร์ท Z_2 ต่ออยู่กับพอร์ท Y_1 ด้วย กระแสสัญญาณขนาดเล็ก ถูกป้อนเข้าที่พอร์ท X_1 และส่งผ่านไปยังพอร์ท Z_1 เมื่อ $i_{z1} \cong i_{x1}$ แรงดันตกคร่อมตัวต้านทาน R_1 มีค่าเท่ากับ $V_{R1} = i_{x1}R_1$ และเนื่องจาก $V_{x2} \cong V_{y2}$ กระแสสัญญาณ i_{x2} จะเท่ากับ

$$i_{x2} \cong \frac{V_{R1}}{R_2} \cong i_{x1} \frac{R_1}{R_2} \tag{2.49}$$

และเนื่องจาก $i_{z2} \cong i_{x2}$ แรงดันที่ตกคร่อมตัวเก็บประจุ C_{AV} จะมีค่าเป็น

$$V_{CAV} = \frac{i_{z2}}{SC_{AV}} = \frac{i_{x1}R_1/R_2}{SC_{AV}} \tag{2.50}$$

นอกจากนั้น แรงดันที่ตกคร่อมตัวเก็บประจุ C_{AV} ยังป้อนกลับมาเป็นแรงดันที่พอร์ท X_1 ด้วย ดังนั้นค่าตัวเก็บประจุเสมือน ที่ปรากฏระหว่างพอร์ท X_1 เทียบกราวณ์ประมาณได้ดังนี้

$$C_{EQ} = n_C C_{AV} = \left(\frac{R_2}{R_1} \right) C_{AV} \tag{2.51}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานในวงจำกัดเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

นั่นคือ $n_C = \frac{R_2}{R_1}$ อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

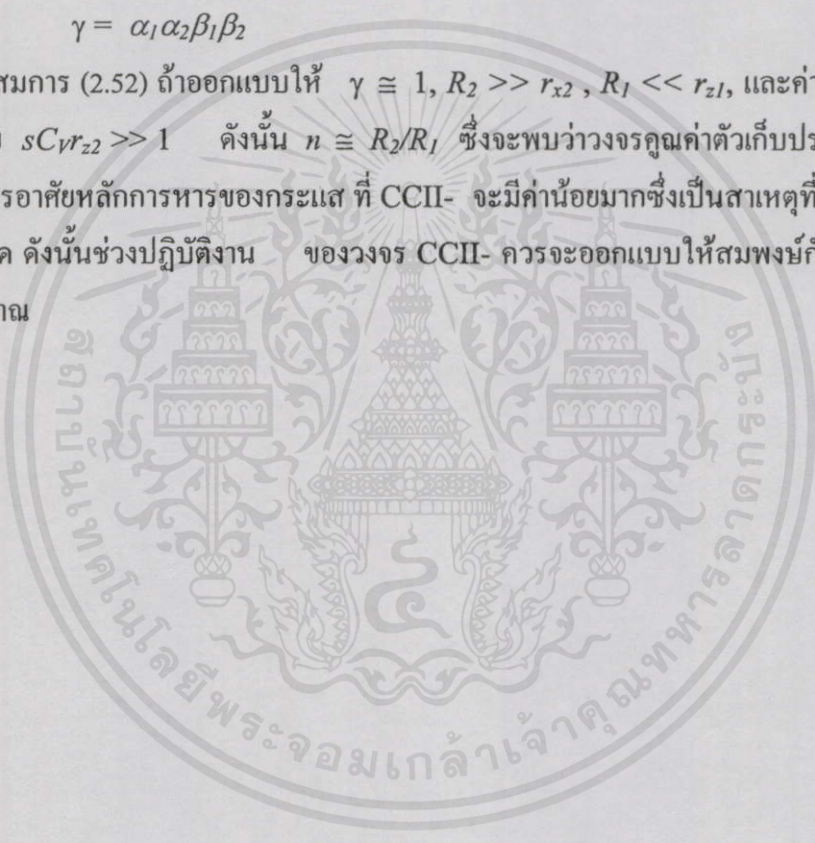
เมื่อ n_C คือ แฟกเตอร์อัตราขยายของวงจรคูณค่าตัวเก็บประจุกระแสควบคุม

เนื่องจากคุณสมบัติความไม่เป็นอุดมคติ (non-ideal) ของวงจรสายพานกระแส และถ้านิยามให้ α_i และ β_i คือค่าอัตราขยายถ่ายโอนแรงดัน (Voltage transfer gain) และอัตราขยายถ่ายโอนกระแส (Current transfer gain) ของวงจรสายพานกระแสลำดับที่ i ตามลำดับ ซึ่งโดยทั่วไปแล้วจะถูกประมาณให้มีค่าเท่ากับ 1 และค่าความต้านทานที่พอร์ท X และ Z คือ r_{xi} และ r_{zi} ของวงจรสายพานกระแสตัวที่ i ตามลำดับ ดังนั้นแฟกเตอร์ตัวคูณ n มีค่าเป็นดังนี้

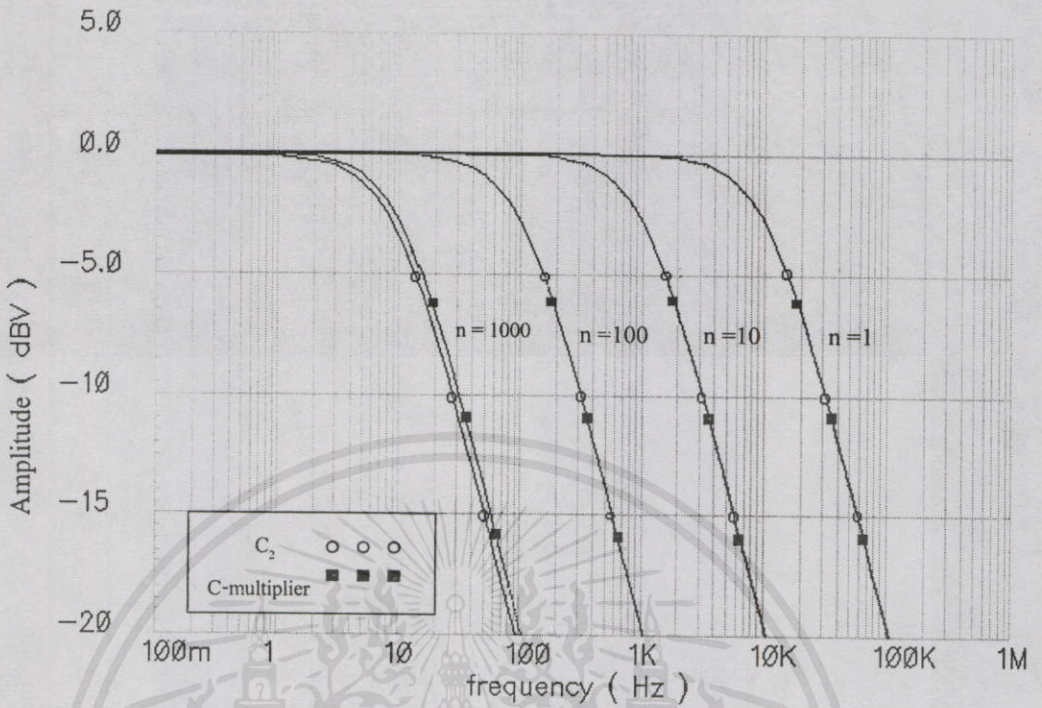
$$n = \frac{I}{\gamma} \cdot \left\{ \frac{R_2 + r_{x2}}{R_1 // r_{z1}} \right\} \left\{ \frac{I + sC_V r_{z2}}{sC_V r_{z2}} \right\} \quad (2.52)$$

เมื่อ $\gamma = \alpha_1 \alpha_2 \beta_1 \beta_2$

จากสมการ (2.52) ถ้าออกแบบให้ $\gamma \cong 1$, $R_2 \gg r_{x2}$, $R_1 \ll r_{z1}$, และค่า C_V ที่เลือกอยู่ในเงื่อนไข $sC_V r_{z2} \gg 1$ ดังนั้น $n \cong R_2/R_1$ ซึ่งจะพบว่าวงจรคูณค่าตัวเก็บประจุที่ได้ออกแบบนี้เป็นการอาศัยหลักการหารของกระแสที่ CCII- จะมีค่าน้อยมากซึ่งเป็นสาเหตุที่ทำให้เกิดค่าความผิดพลาด ดังนั้นช่วงปฏิบัติงาน ของวงจร CCII- ควรจะออกแบบให้สมพียงกับระดับของกระแสสัญญาณ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 "ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้"



รูปที่ 2.19 ผลการตอบสนองเชิงความถี่ของวงจรกรองสัญญาณความถี่ต่ำผ่านอันดับหนึ่ง ในรูป 2.17(ข)

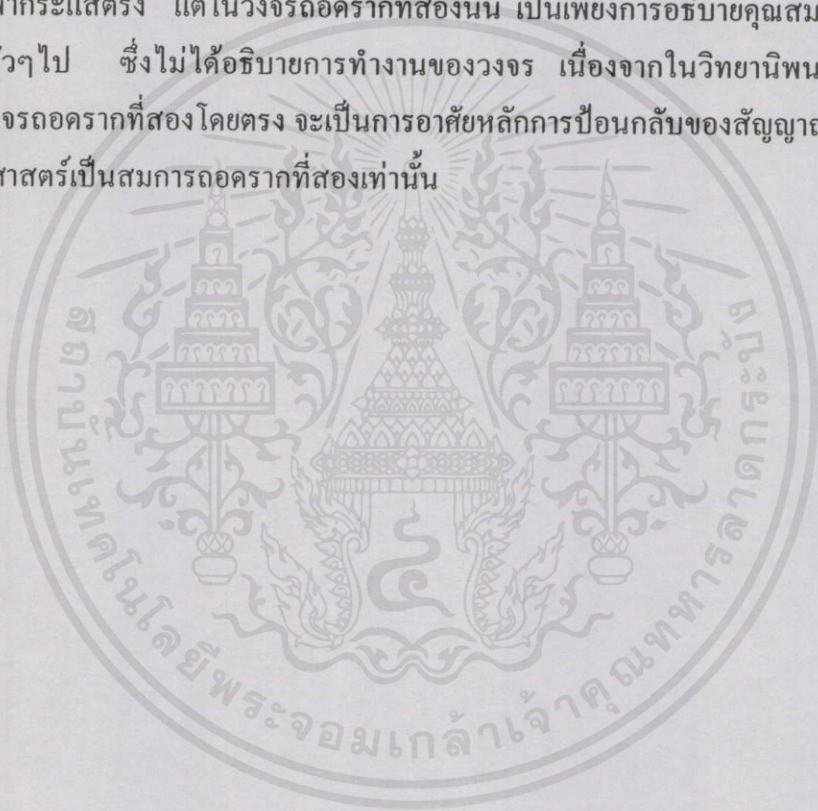
2.6.3.3 ผลการเปลี่ยนแปลงการทำงานของวงจร

ทดสอบคุณสมบัติของวงจร โดยการเปลี่ยนแปลงการทำงานของวงจรในรูปที่ 2.17(ข) โดยใช้โปรแกรม SPICE ใน Cadence simulator ด้วยทรานซิสเตอร์พารามิเตอร์ SCN 2 Level 2 ของ MOSIS เมื่อกำหนดให้กระแสไบอัส (I_B) มีค่าเท่ากับ 1mA แหล่งจ่ายแรงดัน เท่ากับ $\pm 15V$ และให้กระแสสัญญาณขนาดเล็ก $I_m = 200 \mu A_{Peak}$ และวงจรสายพานกระแส CCII+ และ CCII- จากรูปที่ 2.10 และ 2.11 ตามลำดับ จากผลการเปลี่ยนแปลงการทำงานของวงจร จะได้ r_{X2} และ r_{z1} มีค่าเป็น 54.4Ω และ $8.78 M \Omega$ ตามลำดับซึ่งเป็นไปตามคุณสมบัติของวงจรสายพานกระแส และมีอัตราขยายถ่ายโอนของแรงดันและกระแส α_1 , α_2 , β_1 และ β_2 มีค่าเป็น 0.992, 0.997, 1.002 และ 1.002 ตามลำดับ โดยรูปที่ 2.19 แสดงผลตอบสนองเชิงความถี่ของวงจรกรองสัญญาณเมื่อใช้วงจรคูณค่าตัวเก็บประจุ และใช้ตัวเก็บประจุจริง เมื่อกำหนดให้ C_{AV} และ R_2 มีค่าคงที่ที่ $10 nF$ และ $100 k \Omega$ ตามลำดับ โดยให้ค่าความต้านทาน R_1 แปรค่าจาก 100Ω , $1 k \Omega$, $10 k \Omega$ และ $100 k \Omega$ ตามลำดับ ซึ่งจะพบว่าผลตอบสนองเชิงความถี่ของวงจรกรองสัญญาณที่ได้ มีค่าใกล้เคียงกับค่าที่แสดงในทางทฤษฎี ดังสมการที่ (2.47) เมื่อตัวเก็บประจุ C_2 มีค่าต่างกัน คือ เมื่อ $C_2 = 10 nF$, $0.1 \mu F$, $1 \mu F$ และ $10 \mu F$

จะเห็นว่าวงจรคุณค่าตัวเก็บประจุกระแสควมที่นำเสนอนี้ สามารถคุณค่าความจุไฟฟ้าได้ ถึง 1000 เท่า และสร้างขึ้นโดยอาศัยวงจรสายพานกระแส CCII+ และ CCII- ซึ่งจะนำไปประยุกต์ใช้กับวงจรแปลงสัญญาณ RMS เป็นไฟฟ้ากระแสตรงในบทที่ 4 และบทที่ 5 ตามลำดับ

2.7 บทสรุป

ในบทนี้ได้กล่าวถึงคุณสมบัติ และหลักการการทำงานของวงจรสะท้อนกระแสแบบพื้นฐาน วงจรสายพานกระแสรุ่นที่สอง วงจรยกกำลังสอง วงจรลดครากที่สอง และวงจรคุณค่าตัวเก็บประจุกระแสควม ที่เป็นวงจรย่อยสำหรับการใช้ในการออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง แต่ในวงจรลดครากที่สองนั้น เป็นเพียงการอธิบายคุณสมบัติและการใช้งานโดยทั่วไป ซึ่งไม่ได้อธิบายการทำงานของวงจร เนื่องจากในวิทยานิพนธ์นี้ ไม่ได้สังเคราะห์วงจรลดครากที่สองโดยตรง จะเป็นการอาศัยหลักการป้อนกลับของสัญญาณ เพื่อให้ได้สมการคณิตศาสตร์เป็นสมการลดครากที่สองเท่านั้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่มีการนำเสนอดี

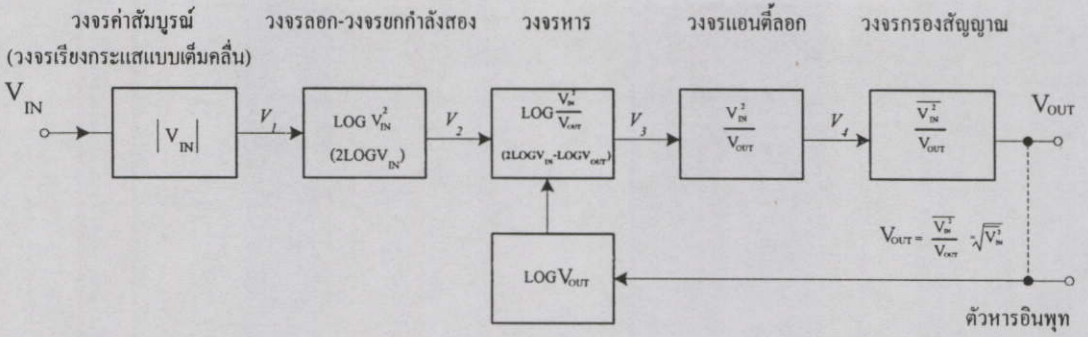
3.1 บทนำ

วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง เป็นวงจรหนึ่งที่มีความสำคัญสำหรับการจัดการและประมวลผลสัญญาณในระบบอิเล็กทรอนิกส์ โดยเป็นวงจรที่ใช้วัดค่าเฉลี่ยของพลังงานที่บรรจุมากับสัญญาณ ออกมาเป็นสัญญาณคี่ซีที่มีค่าเทียบเคียงค่า RMS ของสัญญาณ จากอดีตจนถึงปัจจุบันได้มีการพัฒนาและนำเสนอวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงอย่างต่อเนื่อง เพื่อให้วงจรมีคุณสมบัติที่ดี เช่น มีผลตอบสนองทางความถี่ที่กว้าง มีความแม่นยำสูง วงจรมีขนาดเล็ก เป็นต้น เพื่อใช้เป็นแนวทางในการพัฒนาการออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงต่อไป จึงมีการศึกษาและทำความเข้าใจหลักการ ทำงาน และพิจารณาข้อดีและข้อเสียของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่มีการออกแบบไว้ในอดีต ดังนั้นในบทนี้จึงเป็นการกล่าวถึงตัวอย่างการออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง สำหรับสัญญาณอนาล็อก โดยแบ่งออกเป็น 3 ประเภท ที่ได้มีการนำเสนอไว้ ซึ่งได้แก่ การอาศัยออปแอมป์เป็นส่วนประกอบในวงจร การออกแบบโดยใช้พื้นฐานของเทคโนโลยีไบโพลาร์ การออกแบบโดยใช้พื้นฐานของเทคโนโลยีซีมอส โดยมีรายละเอียดของแต่ละประเภทดังต่อไปนี้

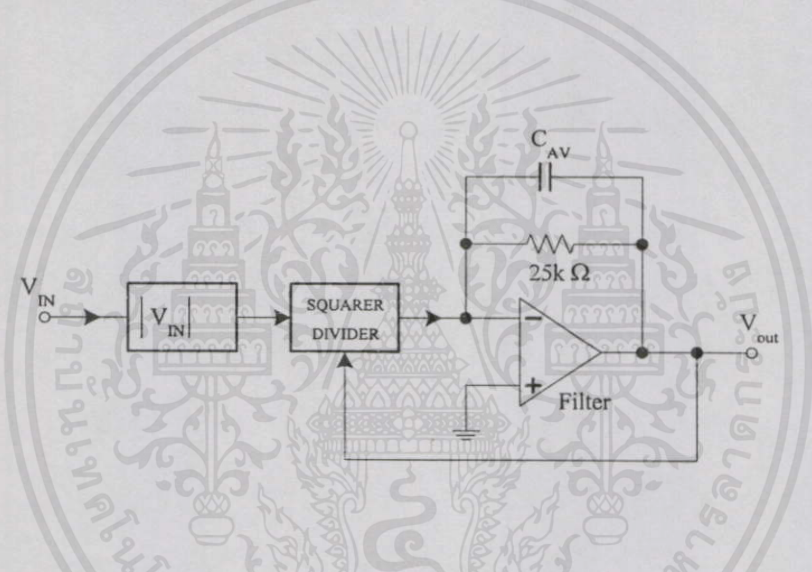
3.2 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง โดยอาศัยออปแอมป์

การออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง โดยอาศัยออปแอมป์ เป็นองค์ประกอบในวงจรนี้ ส่วนใหญ่จะเป็นการออกแบบในไอซีต่างๆ ไป ซึ่งออปแอมป์จะเป็นส่วนประกอบของวงจรกรองสัญญาณความถี่ต่ำผ่าน และส่วนของวงจรเรียงกระแส ตัวอย่างของวงจรที่อาศัยออปแอมป์ ได้แก่ ไอซีเบอร์ AD637 [26] ซึ่งเป็นการทำงานโดยอาศัยหลักการเชิงลอการิทึม (Logarithmic) และ แอนติลอการิทึม (Antilogarithmic) โครงสร้างของวงจรประกอบด้วย วงจรเรียงกระแสแบบเต็มคลื่น (full wave rectifier) วงจรลอกและยกกำลังสอง (log and squarer) วงจรหาร (divier) วงจรแอนติลอการิทึม (antilog) และส่วนของวงจรกรองสัญญาณ หรือวงจรหาค่าเฉลี่ย (filter) ดังแสดงส่วนประกอบของวงจรด้วยแผนภาพ ในรูปที่ 3.1

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.1 แผนภาพโครงสร้างของวงจรในไอซี AD637



รูปที่ 3.2 แผนภาพการทำงานของวงจรกรองสัญญาณหรือวงจรรักษาเฉลี่ย

จากรูปที่ 3.1 แสดงให้เห็นโครงสร้างและการทำงานของวงจร ซึ่งสัญญาณอินพุตจะส่งผ่านมายังส่วนของวงจรเรียงกระแสแบบเต็มคลื่น ที่ทำหน้าที่เป็นวงจรรักษาแอมพลิจูด (Absolute value Circuit) ส่วนที่สองจะเป็นส่วนของการแปลงผกผัน (Converter) เป็นฟังก์ชันของวงจรถูคูณ สัญญาณจะอยู่ในรูปของฟังก์ชันยกกำลังสอง โดยอาศัยคุณสมบัติของวงจรถูคูณ และส่วนที่ 3 เป็นส่วนของวงจรถูหารด้วยฟังก์ชันเชิงลอการิทึม ดังนั้นเมื่อสัญญาณผ่านวงจรถูคูณจะได้ V_3 มีค่าดังสมการ (3.1)

$$V_3 = \log \frac{V_{IN}^2}{V_{OUT}} \tag{3.1}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการวิจัยเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ และเมื่อผ่านไปยังส่วนของวงจรถูหาร ดังนั้นจะได้ V_4 มีค่าดังนี้

$$V_4 = \frac{V_{IN}^2}{V_{OUT}} \quad (3.2)$$

และส่วนสุดท้ายของวงจร จะเป็นส่วนของวงจรหาค่าเฉลี่ย (Averaging) ดังแสดงในรูปที่ 3.2 ที่อาศัยหลักการทำงานของวงจรกรองสัญญาณ จะได้ แรงดันเอาต์พุต V_{OUT} ของวงจร มีค่าเป็น

$$V_{OUT} = \frac{\overline{V_{IN}^2}}{V_{OUT}} \quad (3.3)$$

โดยที่ $\overline{V_{IN}^2} = \frac{1}{T} \int_0^T V_{IN}^2 dt$

เนื่องจากการป้อนกลับของ ฟังก์ชันลอคของ V_{OUT} ในส่วนเอาต์พุตของวงจร ดังนั้นจากสมการที่ (3.3) จะได้ความสัมพันธ์ของสัญญาณ V_{OUT} เป็นดังนี้

$$V_{OUT} = \frac{\overline{V_{IN}^2}}{V_{OUT}} = \sqrt{\overline{V_{IN}^2}} \quad (3.4)$$

นั่นคือ

$$V_{OUT} = \sqrt{\overline{V_{IN}^2}} \quad (3.5)$$

ซึ่งจะเห็นว่า สมการที่ (3.5) อยู่ในรูปแบบของค่า RMS ที่ต้องการ

เนื่องจากหลักการออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ออกแบบโดยอาศัยออปแอมป์เป็นส่วนประกอบของวงจร และอาศัยหลักการเชิงลอคและแอนตี้ลอคนี้ โครงสร้างภายในของวงจรประกอบด้วยออปแอมป์ ดังนั้นจึงเป็นสาเหตุให้ขีดจำกัดการทำงานทางด้านความถี่ของวงจรถูกจำกัดด้วยตัวออปแอมป์ ซึ่งทำให้วงจรมีช่วงการทำงานทางด้านความถี่ที่ไม่สูง และยังทำให้วงจรมีขนาดใหญ่ ทำให้ถ้าหากสร้างเป็นวงจรรวมต้องใช้พื้นที่ในการสร้างบนชิพมาก ในส่วนของวงจรเรียงกระแสจะประกอบด้วยไดโอด และไดโอดจะทำงานได้ต้องใช้แรงดันตกคร่อมตัวมันประมาณ 0.6 โวลต์ ดังนั้นในกรณีที่สัญญาณอินพุตมีค่าต่ำ ๆ จะทำให้สัญญาณเอาต์พุตมีความผิดเพี้ยน เป็นผลให้ความแม่นยำของวงจรลดลง ดังนั้นเพื่อเป็นการปรับปรุงคุณสมบัติของแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง จึงได้มีการนำเสนอหลักการออกแบบวงจร

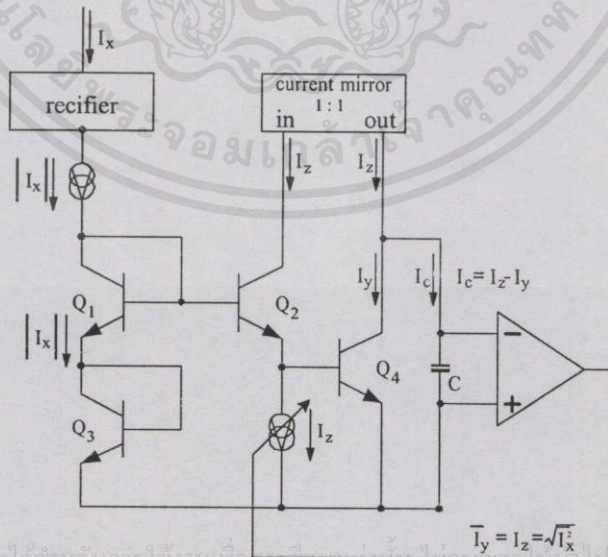
แปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่ไม่อาศัยออปแอมป์เป็นส่วนประกอบในวงจร และไม่อาศัยการทำงานของวงจรเรียงกระแสแบบเต็มคลื่น ดังที่จะกล่าวในหัวข้อต่อไป

3.3 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง โดยอาศัยหลักการทรานส์ลิเนียร์ แบบใช้พื้นฐานของเทคโนโลยีไบโพลาร์

วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ออกแบบโดยอาศัยหลักการทรานส์ลิเนียร์ (Translinear Principle) แบบใช้พื้นฐานของเทคโนโลยีไบโพลาร์นี้ ได้มีการนำเสนอมาแล้วหลายแบบด้วยกัน [4], [6], [26-27] ในวิทยานิพนธ์ฉบับนี้จะยกตัวอย่างวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงประเภทนี้ไว้ 3 แบบด้วยกัน คือ แบบแรก เป็นวงจรที่อาศัยหลักการทรานส์ลิเนียร์ และมีองค์ประกอบของวงจรเรียงกระแสแบบเต็มคลื่น[4]-[26] แบบที่สอง เป็นวงจรที่อาศัยหลักการทรานส์ลิเนียร์ที่ไม่อาศัยหลักการการทำงานของวงจรเรียงกระแสแบบเต็มคลื่นใช้หลักการของการแปลงแรงดันสัญญาณเป็นกระแสสัญญาณ (V-I Conversion) [4] และแบบที่สาม เป็นวงจรที่อาศัยหลักอาศัยหลักการทรานส์ลิเนียร์ ในการในการสร้างสมการดิฟเฟอเรนเชียลไม่เป็นเชิงเส้น (nonlinear differential equation) [27] โดยมีรายละเอียดของแต่ละแบบดังต่อไปนี้

3.3.1 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่อาศัยหลักการทรานส์ลิเนียร์

วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่อาศัยหลักการทรานส์ลิเนียร์ โดยที่โครงสร้างของวงจรประกอบด้วยส่วนของวงจรเรียงกระแสแบบเต็มคลื่น พิจารณาโครงสร้างของวงจรในรูปที่ 3.3



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้า ไม่อนุญาตให้มีการเผยแพร่โดยไม่ได้รับอนุญาต

ไม่ทำกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.3 โครงสร้างของวงจร RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่อาศัยหลักการทรานส์ลิเนียร์

จากรูปที่ 3.3 กระแสสัญญาณอินพุท I_x จะไหลผ่านไปยังทรานซิสเตอร์ Q_1 และ Q_3 ที่ต่อเป็นไดโอด และต่อร่วมกับ Q_2 และ Q_4 ซึ่งจะเห็นว่า Q_1, Q_2, Q_3 และ Q_4 ต่อเป็นทรานส์ลีนีร์รูป ซึ่งมีทรานซิสเตอร์ Q_1 และ Q_3 เป็นฟังก์ชันยกกำลังสอง และมี I_z เป็นกระแสสัญญาณเอาต์พุทของวงจร RMS

จากทรานส์ลีนีร์รูป Q_1, Q_2, Q_3 และ Q_4 และอาศัยหลักการของ Kirchhoff's voltage law ดังนั้นจะได้

$$V_{BE3} + V_{BE1} = V_{BE2} + V_{BE4} \quad (3.6)$$

ค่าของ V_{BE} ในไบโพลาร์ทรานซิสเตอร์มีค่าเป็น

$$V_{BE} = V_T \ln \frac{I_C}{I_S} \quad (3.7)$$

จากความสัมพันธ์ระหว่างแรงดันระหว่างขาเบสและขาอิมิตเตอร์ (V_{BE}) กับกระแสคอลเลกเตอร์ (I_C) ดังนั้นจากสมการที่ (3.6) จะได้

$$\frac{kT_3}{q} \ln \frac{I_{C3}}{I_{S3}} + \frac{kT_1}{q} \ln \frac{I_{C1}}{I_{S1}} = \frac{kT_2}{q} \ln \frac{I_{C2}}{I_{S2}} + \frac{kT_4}{q} \ln \frac{I_{C4}}{I_{S4}} \quad (3.8)$$

สมมติให้ทรานซิสเตอร์ทุกตัวทำงานที่อุณหภูมิ (T) เดียวกัน และมีกระแสอิมิต (I_s) เท่ากัน จากสมการที่ (3.8) จะได้

$$I_{C3} \cdot I_{C1} = I_{C2} \cdot I_{C4} \quad (3.9)$$

จากรูปที่ 3.2 $I_{C3} = I_{C1} = I_x, I_{C2} = I_y$ และ $I_{C4} = I_y$ ดังนั้นจะได้ว่า

$$I_x^2 = I_z \cdot I_y \quad (3.10)$$

เนื่องจากสัญญาณผ่านวงจรหาค่าเฉลี่ย (Averaging) จะได้ $\bar{I}_y = I_z$ ดังนั้น จากสมการ (3.10) จะได้ว่า

$$\bar{I}_x^2 = I_z \cdot \bar{I}_y = I_z^2 \quad (3.11)$$

หรือ

$$I_x = \sqrt{I_z^2} \quad (3.12)$$

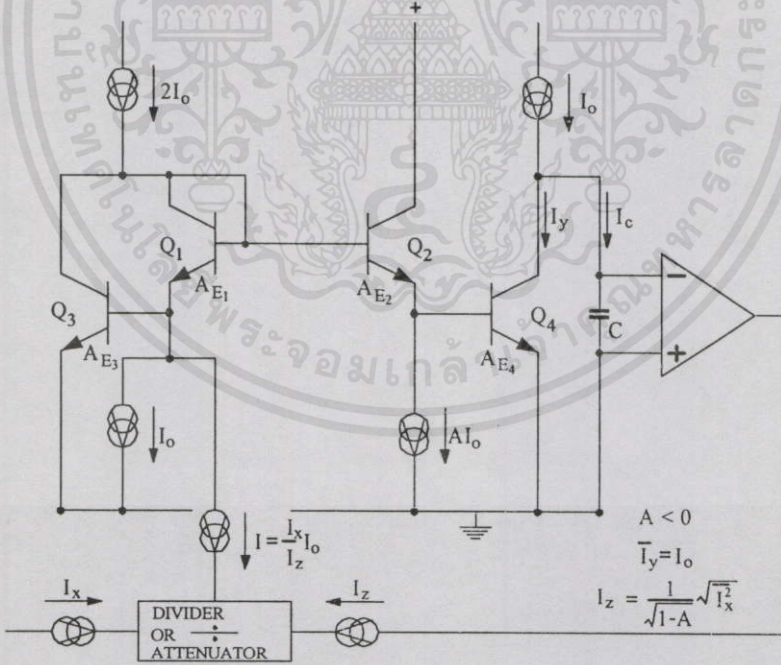
นั่นคือกระแสเอาต์พุทอยู่ในค่าของ RMS ตามต้องการ

โดยที่ $\overline{I_x^2} = \frac{1}{T} \int_0^T I_x^2 dt$ และ $\overline{I_y} = \frac{1}{T} \int_0^T I_y dt$

จะเห็นว่าวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่อาศัยหลักการทรานส์ลิเนียร์วิธีนี้ ยังมีข้อเสียคือ มีช่วงการทำงานทางด้านความถี่ของวงจรที่แคบ เนื่องจากขีดจำกัดการทำงานทางด้านความถี่ของวงจรเรียงกระแสแบบเต็มคลื่น และเมื่อมีสัญญาณแรงดันอินพุตทางจทรานส์ลิเนียร์จะมีกระแสขั้ววงจรน้อยมาก ซึ่งก็เป็นสาเหตุให้ช่วงความถี่การทำงานของวงจรถูกจำกัด

3.3.2 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่อาศัยหลักการทรานส์ลิเนียร์ โดยไม่มีองค์ประกอบของวงจรเรียงกระแสแบบเต็มคลื่น

วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่อาศัยหลักการทรานส์ลิเนียร์ โดยที่โครงสร้างของวงจรไม่มีส่วนของวงจรเรียงกระแสแบบเต็มคลื่น โครงสร้างของวงจรประกอบด้วยส่วนของวงจรยกกำลังสอง และวงจรแปลงแรงดันสัญญาณเป็นกระแสสัญญาณ (V-I Converter) โดยที่ส่วนแปลงแรงดันสัญญาณเป็นกระแสสัญญาณนั้น จะมีความเป็นเชิงเส้น โดยอาศัยคุณสมบัติของตัวต้านทานลบ (Negative Resistance) พิจารณาโครงสร้างของวงจรในรูปที่ 3.4



รูปที่ 3.4 โครงสร้างของวงจร RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่อาศัยหลักการทรานส์ลิเนียร์ แบบไม่มีส่วนของวงจรเรียงกระแส

การทำงานของวงจร พบว่ากระแสสัญญาณอินพุต (I_x) จะถูกหารด้วยกระแสสัญญาณเอาต์พุต (I_{out}) ก่อนจะส่งผ่านไปยังส่วนของวงจรที่ใช้คำนวณค่า RMS ดังนั้นส่วนของวงจรรยกกำลังสอง จะได้สัญญาณกระแสที่ผ่านทรานซิสเตอร์ Q_1 และ Q_3 มีค่าเท่ากับ $(I_x/I_z) \cdot I_o$ และขณะเดียวกัน ถ้ากระแสที่ผ่านทรานซิสเตอร์กระแสที่ผ่านทรานซิสเตอร์ Q_2 เท่ากับ $A I_o$ เมื่อ A คือค่าคงที่ ดังนั้นการทำงานของวงจรสามารถอธิบายได้ ดังสมการที่ (3.12)

$$\left(I_o - \left(\frac{I_x}{I_z} \right) \cdot I_o \right) \left(I_o + \left(\frac{I_x}{I_z} \right) \cdot I_o \right) = (A \cdot I_o) (I_y) \quad (3.13)$$

เพื่อที่จะให้กระแสที่ผ่านทรานซิสเตอร์ Q_3 มีค่าเป็นบวก ค่าของกระแส I_x/I_z จะต้องมีค่าน้อยกว่า 1 และกำหนดให้ A ก็มีค่าน้อยกว่า 1 ด้วยเช่นกัน ถ้าค่าเฉลี่ยของกระแสที่ผ่านตัวเก็บประจุ C เท่ากับศูนย์ แล้วกระแสเฉลี่ย \bar{I}_y จะมีค่าเท่ากับ I_o ซึ่งหลักการการทำงานนี้อาศัยหลักการของลูปป้อนกลับ (feedback loop) ของกระแส I_z เมื่อกระแส $(I_x/I_z) \cdot I_o$ ไหลผ่านทรานซิสเตอร์ Q_1 และ Q_3 แทนค่า $\bar{I}_y = I_o$ ในสมการที่ (3.12) ดังนั้นจะได้

$$I_z = \frac{1}{\sqrt{1-A}} \cdot \sqrt{I_x^2} \quad (3.14)$$

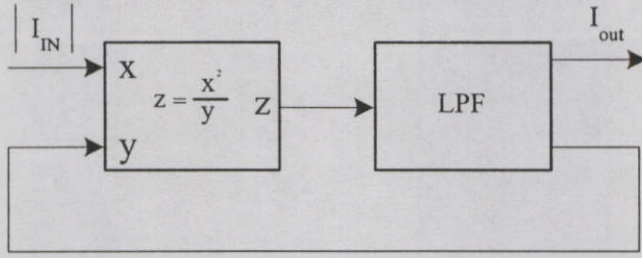
สำหรับการออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง วิธีนี้เป็นการพัฒนาคุณสมบัติของวงจรในด้านช่วงความถี่การทำงานของวงจร เนื่องจากโครงสร้างของวงจรไม่มีส่วนของวงจรเรียงกระแสแบบเต็มคลื่น ทำให้ขีดจำกัดการทำงานด้านความถี่ของวงจรมีค่าสูงขึ้นเมื่อเทียบกับวงจรที่มีองค์ประกอบของวงจรเรียงกระแสแบบเต็มคลื่น

3.3.3 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่อาศัยหลักการทรานส์

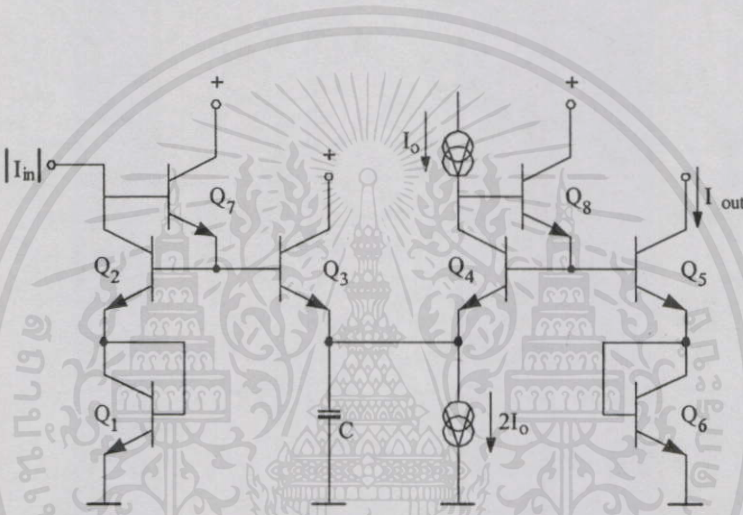
ลิเนียร์ในการสร้างสมการดิฟเฟอเรนเชียลไม่เป็นเชิงเส้น

วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบนี้ อาศัยหลักการทรานส์ลิเนียร์ในการในการสร้างสมการดิฟเฟอเรนเชียลไม่เป็นเชิงเส้น (nonlinear differential equation) เพื่ออธิบายความสัมพันธ์ของการแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ซึ่งวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบนี้ ถือว่ามีความแม่นยำสูง สำหรับ ค่า CF ตั้งแต่ 1 ถึง 10 และมีช่วงการทำงานด้านความถี่ของวงจรสูงประมาณ 5 MHz

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 แผนภาพความความสัมพันธ์ของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบ อาศัยหลักการทรานส์ลิเนียร์



รูปที่ 3.6 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่อาศัยหลักการทรานส์ลิเนียร์
(A nonlinear-dynamical translinear rms-dc converter)

จากรูปที่ 3.5 โครงสร้างของวงจรประกอบด้วย 2 ฟังก์ชัน คือ หลักการทำงานของวงจรถักกำลังสอง-วงจรถหาร (Squarer-Divider) และส่วนของวงจรรองสัญญาณ โดยการสร้างฟังก์ชันยกกำลังสองและฟังก์ชันหารนี้ คือ ทรานส์ลิเนียร์รูปอันดับสอง (Second-order Translinear Loop) ซึ่งรูปนี้จะคำนวณกระแส I_{in}^2 / I_{out} เมื่อ I_{in} และ I_{out} เป็นสัญญาณกระแสอินพุท และสัญญาณกระแสเอาต์พุท ของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ตามลำดับ โดยสัญญาณกระแสเอาต์พุท I_{out} มีค่าเท่ากับค่าเฉลี่ยของสัญญาณ I_{in}^2 / I_{out} นั่นคือ

$$I_{out} = \overline{\frac{I_{in}^2}{I_{out}}} \tag{3.15}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการ I_{out} เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะผิดใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (3.15) จะได้ความสัมพันธ์ของ I_{out} อยู่ในรูปแบบของค่า RMS ดังสมการที่ (3.7)

$$I_{out} = \sqrt{\overline{I_{in}^2}} \quad (3.16)$$

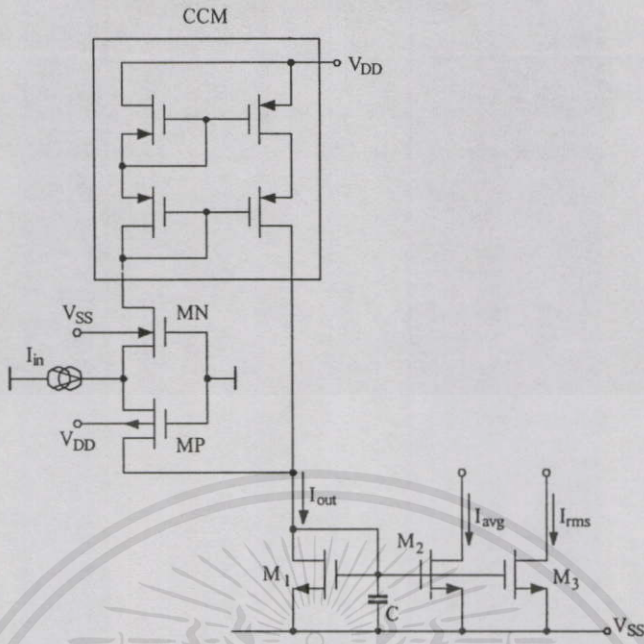
โดยที่
$$\overline{I_{in}^2} = \frac{1}{T} \int_0^T I_{in}^2 dt$$

จากหลักการออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ออกแบบโดยอาศัยหลักการทรานส์ลีนีเยร์ ด้วยพื้นฐานเทคโนโลยีไบโพลาร์นี้ วงจรออกแบบโดยไม่อาศัยหลักการของวงจรเรียงกระแส โดยฟังก์ชันการทำงานในส่วนของวงจรกรองสัญญาณความถี่ต่ำผ่าน และฟังก์ชันการทำงานของวงจรยกกำลังสองและวงจรหาร อาศัยหลักการของทรานส์ลีนีเยร์ทั้งหมด ดังนั้นจึงทำให้ช่วงการทำงานทางด้านความถี่ของวงจรมีค่าค่อนข้างสูง และวงจรมีความแม่นยำมากกว่าวงจรที่มีส่วนประกอบของวงจรเรียงกระแส

3.4 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง แบบใช้พื้นฐานของเทคโนโลยีซีมอส

การออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง แบบใช้พื้นฐานของเทคโนโลยีซีมอส ในหัวข้อนี้ จะเป็นการเสนอตัวอย่างของวงจรแปลงสัญญาณ RMS อีกแบบหนึ่ง ที่เรียกว่า วงจร RMS เทียม (Pseudo RMS Current Converter) [28] ที่ออกแบบโดยใช้พื้นฐานของเทคโนโลยีซีมอส เป็นการสังเคราะห์วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ไม่อยู่ในฟังก์ชันของค่า RMS โดยทั่วไป นั่นคือโครงสร้างของวงจรไม่ได้ประกอบด้วย วงจรยกกำลังสอง วงจรกรองสัญญาณความถี่ต่ำผ่าน และวงจรลดครากที่สอง เหมือนกับวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงโดยทั่วไป หลักการทำงานของวงจร สามารถอธิบายได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 วงจร RMS เทียม (Pseudo RMS Current Converter)

จากรูปที่ 3.7 พบว่าองค์ประกอบของวงจรมีน้อยมาก เนื่องจากวงจรทำงานในโหมดกระแสเท่านั้น และเพื่อเป็นการเพิ่มสมรรถนะการทำงานของวงจร จึงอาศัยการทำงานของวงจรสะท้อนกระแสแบบคาสโคด (Cascode Current Mirror, CMM) เป็นส่วนประกอบของวงจร จากการทำงานของวงจรจะเห็นว่าสัญญาณกระแสที่ผ่านของวงจรเรียกว่ากระแสแบบเต็มคลื่น และวงจรสะท้อนกระแสแบบคาสโคด คือค่ากระแส I_{out} ซึ่งมีค่าเป็น $I_{out} = I_N + I_P$ และกระแส I_{out} นี้จะส่งผ่านมายังวงจรกรองสัญญาณความถี่ต่ำผ่าน ที่ประกอบด้วยทรานซิสเตอร์ M_1 และตัวเก็บประจุ C และกระแสสัญญาณ AC จะถูกกรองสัญญาณด้วยตัวเก็บประจุ C ดังนั้นจะได้สัญญาณดีซี ส่งผ่านไปยังทรานซิสเตอร์ M_1 และสะท้อนกระแสไปยังทรานซิสเตอร์ M_2 และ M_3 โดยกำหนดให้ กระแสเดรนของทรานซิสเตอร์ M_2 และ M_3 มีค่าเป็นกระแสสัญญาณเฉลี่ย (I_{avg}) และ กระแสสัญญาณ RMS (I_{rms}) ของสัญญาณอินพุตตามลำดับ เนื่องจากอัตราส่วนของค่า RMS ต่อ ค่าเฉลี่ย ในกรณีที่มีสัญญาณอินพุตเป็นสัญญาณคลื่นไซน์ มีค่า ประมาณ 1.11 [28] ดังนั้นเพื่อจะได้สัญญาณเอาต์พุตมีค่าเป็น RMS จึงต้องกำหนดให้ อัตราส่วนของค่า $g_{m3}/g_{m1} = 1.11$ ทำนองเดียวกันสำหรับสัญญาณคลื่นสี่เหลี่ยมและคลื่นสามเหลี่ยม ก็จะต้องกำหนดให้ อัตราส่วนของ g_{m3}/g_{m1} เท่ากับ 1 และ 1.155 ซึ่งเป็นค่าอัตราส่วนของ ค่า RMS ต่อค่าเฉลี่ย ของสัญญาณ คลื่นสี่เหลี่ยม และสัญญาณคลื่นสามเหลี่ยมตามลำดับ ซึ่งจะทำให้สัญญาณเอาต์พุตของวงจรอยู่ในรูปของ ค่า RMS ตามต้องการ

นอกจากนี้ยังเป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานั่นเอง ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากหลักการออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่เรียกว่าเป็นวงจร RMS เทียมนี้ เป็นเทคนิคการออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้า

กระแสตรงวิธีหนึ่ง ที่ออกแบบโดยใช้พื้นฐานของเทคโนโลยีซีมอส โครงสร้างของวงจรมิใช่ซับซ้อน และด้านสมรรถนะการทำงานด้านความถี่ วงจรยังสามารถทำงานได้ในช่วงความถี่มากกว่า 100kHz เมื่อสัญญาณอินพุตค่าที่มีค่าต่ำ (อยู่ในหน่วย nA)

3.5 ข้อเปรียบเทียบระหว่างวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง แบบเดิม กับแบบที่นำเสนอ

สำหรับวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่นำเสนอในวิทยานิพนธ์ฉบับนี้ เป็นการออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง โดยใช้พื้นฐานของเทคโนโลยีซีมอส 2 วิธี โดยวงจรทั้ง 2 วิธีนี้ สร้างขึ้นโดยอาศัยหลักการคล้ายกัน คือ ประกอบด้วยหลักการทำงานของวงจรถักกำลังสอง วงจรกรองสัญญาณความถี่ต่ำผ่าน และวงจรถอดครากที่สอง โครงสร้างของวงจรมิมีส่วนของวงจรเรียงกระแสแบบเต็มคลื่น นอกจากนี้ยังนำเสนอวงจรคูณค่าตัวเก็บประจุเพื่อนำมาประยุกต์ใช้ในวงจร แปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่นำเสนอ เพื่อใช้ลดขนาดตัวเก็บประจุในวงจร ทำให้วงจรมีความเหมาะสมในการสร้างเป็นวงจรรวมได้ดียิ่งขึ้น

ซึ่งจะเห็นว่าหลักการที่นำเสนอในวิทยานิพนธ์ฉบับนี้ ยังไม่เคยมีการนำเสนอมาก่อน และเมื่อเปรียบเทียบกับหลักการที่ได้มีการนำเสนอมาแล้วในอดีต สามารถสรุปได้ดังนี้

1. วงจรที่นำเสนอในวิทยานิพนธ์ออกแบบโดยใช้พื้นฐานของเทคโนโลยีซีมอส วงจรที่เขย่นำเสนอในอดีต ส่วนใหญ่จะออกแบบโดยใช้พื้นฐานของเทคโนโลยีไบโพลาร์
2. วงจรที่นำเสนอในวิทยานิพนธ์ออกแบบโดยใช้พื้นฐานของเทคโนโลยีซีมอส ที่ไม่อาศัยหลักการทำงานของวงจรเรียงกระแสแบบเต็มคลื่น วงจรที่ได้มีการนำเสนอในอดีตที่ออกแบบโดยใช้พื้นฐานของเทคโนโลยีแบบซีมอส ยังไม่เคยมีการนำเสนอหลักการนี้ ซึ่งจะทำให้วงจรที่นำเสนอในวิทยานิพนธ์นี้มีช่วงการทำงานด้านความถี่ของวงจรที่สูงกว่า เมื่อเปรียบเทียบกับเทคโนโลยีซีมอสเหมือนกัน

3.6 บทสรุป

ในบทนี้เป็นการกล่าวถึงหลักการออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ได้มีการนำเสนอไว้ในอดีต และเมื่อทำการพิจารณาเปรียบเทียบคุณสมบัติการทำงาน ของวงจรในแต่ละหลักการจะพบว่า การออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงโดยอาศัยออปแอมป์เป็นเป็นส่วนประกอบของวงจร ในหัวข้อ 3.2 และ 3.3.1 ชีดจำกัดการทำงานทางด้านความถี่ของวงจรถูกจำกัดด้วยตัวออปแอมป์ในส่วนของวงจรเรียงกระแสแบบเต็มคลื่น ซึ่งทำให้วงจรมีช่วงการทำงานด้านความถี่ที่ไม่สูง และยังทำให้วงจรมีขนาดใหญ่ ดังนั้นจึงมี

การพัฒนาวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ไม่อาศัยหลักการทำงานของวงจรเรียงกระแสแบบเต็มคลื่น ในหัวข้อ 3.3.2 และ 3.3.3 จะทำให้วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงมีช่วงการทำงานด้านของวงจรสูงขึ้น โดยหลักการที่กล่าวมานี้ออกแบบโดยใช้พื้นฐานของเทคโนโลยีไบโพลาร์ นอกจากนี้ยังกล่าวถึงหลักการออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่ ออกแบบโดยใช้พื้นฐานของเทคโนโลยีซีมอส ในหัวข้อ 3.4 ซึ่งเป็นวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงวิธีหนึ่ง ที่อาศัยหลักการทำงานของวงจรเรียงกระแสแบบเต็มคลื่นแบบเทคโนโลยีซีมอส และวงจรกรองสัญญาณความถี่ต่ำผ่าน โดยที่โครงสร้างของวงจรไม่ซับซ้อน เนื่องจากเทคโนโลยีที่ใช้ในการผลิตวงจรรวมในปัจจุบันนั้น เทคโนโลยีซีมอสกำลังได้รับความนิยมและสนใจมากขึ้น เพราะมีขั้นตอนการผลิตและการใช้พื้นที่บนชิพน้อยกว่าเมื่อเปรียบเทียบกับเทคโนโลยีไบโพลาร์ ทำให้มีต้นทุนที่ใช้ในการผลิตที่ต่ำกว่า ดังนั้นจึงได้มีการพยายามพัฒนาการออกแบบ วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงโดยใช้เทคโนโลยีซีมอสขึ้น ดังนั้นจากหลักการต่าง ๆ ที่ได้มีการศึกษาและพิจารณาข้อดีข้อเสียของการออกแบบวงจรในแบบต่าง ๆ ทำให้เกิดแนวทางในการพัฒนาออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบเทคโนโลยีซีมอสในวิทยานิพนธ์ฉบับนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ออกแบบจากวงจร CMOS Class AB

4.1 บทนำ

เป็นที่ทราบกันโดยทั่วไปว่าวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงเป็นวงจรที่ใช้วัดค่าเฉลี่ยของพลังงานที่บรรจุมากับสัญญาณ และมีการนำไปใช้ประโยชน์กันมากทั้งในระบบเครื่องมือวัด (Instrumentation) ระบบสื่อสาร (Communication) และระบบการแสดงผล (Display) แต่การออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ผ่านมานั้นออกแบบโดยเทคโนโลยี bi-polar เป็นหลัก และหลักการการทำงานของวงจรประกอบด้วย ส่วนของวงจรเรียงกระแสแบบเต็มคลื่น พบว่าวงจรดังกล่าวทำงานได้ที่ความถี่ไม่สูง นอกจากนี้วงจรยังมีขนาดใหญ่ เพราะอาศัย Op-Amp (Operational Amplifier) เป็นพื้นฐานในการออกแบบ

เนื่องจากปัจจุบันการออกแบบและสร้างวงจรรวมบนพื้นฐานของเทคโนโลยีทรานซิสเตอร์แบบซีมอส กำลังได้รับความนิยมและความสนใจเป็นอย่างมาก สำหรับการออกแบบระบบประมวลผลสัญญาณทางดิจิทัลและทางอนาล็อก ดังนั้นจึงเกิดแนวคิดที่จะออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ออกแบบและสร้างขึ้นโดยใช้พื้นฐานของเทคโนโลยีซีมอสขึ้น หลักการของวงจรที่ออกแบบขึ้นประกอบด้วยวงจรยกกำลังสองแบบอาศัยวงจรรขยาย CMOS Class AB วงจรกรองสัญญาณความถี่ต่ำผ่านอันดับหนึ่ง และวงจรลดครากที่สอง รวมทั้งได้เสนอวงจรคูณค่าตัวเก็บประจุ ที่นำมาใช้กับวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ทำให้สามารถลดขนาดตัวเก็บประจุที่ต้องใช้ในวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง เพื่อให้มีความเหมาะสมกับการสร้างเป็นวงจรรวมได้ สุดท้ายเพื่อเป็นการยืนยันถึงสมรรถนะในการทำงานและคุณลักษณะของวงจรที่ได้นำเสนอ ได้เลียนแบบการทำงานของวงจรกับโปรแกรม SPICE ใน Cadence Simulator ซึ่งปรากฏผลให้ค่าที่สอดคล้องกับหลักการที่ได้นำเสนอ

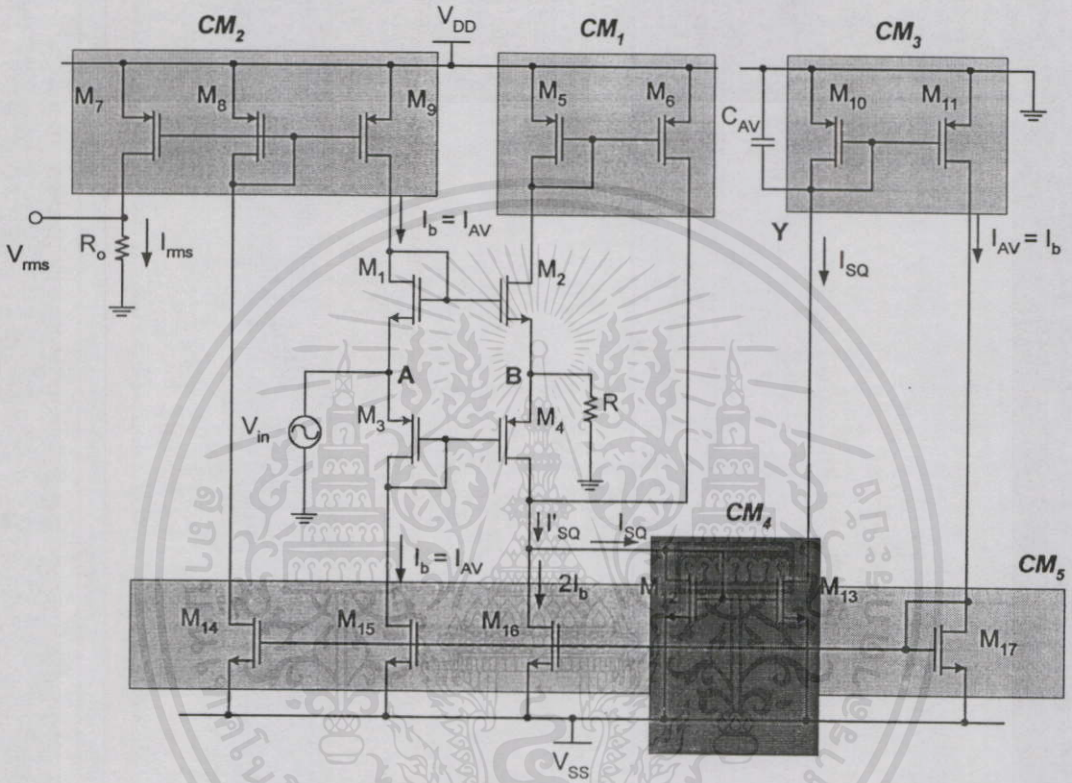
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่ออกแบบจากวงจร

Class AB แบบ C เทียบกราวน์

4.2.1 การทำงานของวงจร

4.2.1.1 วงจรแปลงสัญญาณ RMS เป็นสัญญาณดีซี



รูปที่ 4.1 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่ออกแบบจากวงจรขยาย CMOS Class AB

รูปที่ 4.1 เป็นการนำเสนอวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่ได้ทำการออกแบบจากวงจรยกกำลังสองแบบคลาส AB วงจรรูปที่ 2.13 โดยเป็นการประกอบรวมเข้ากับวงจรสะท้อนกระแสอีก 4 ชุด คือ CM_2 ถึง CM_5 ดังที่แสดงไว้วงจรสะท้อนกระแส CM_5 ถูกออกแบบให้กระแสทรานซิสเตอร์ M_{16} มีค่ากระแสเป็น $I_{D16} = 2I_b$ เพื่อใช้ในการไปหักล้างค่ากระแสที่เป็นส่วนของกระแสดีซีจากกระแส I_{SQ} ดังนั้นจากสมการ (2.36) กระแส I_{SQ} มีค่าเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเผยแพร่หาเผยแพร่ ต้อง I_{in}^2 อิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{SQ} = I_{SQ} - 2I_b = \frac{I_{in}^2}{8I_b} \quad (4.1)$$

วงจรสะท้อนกระแส CM_4 ที่ประกอบด้วยทรานซิสเตอร์ M_{12} และ M_{13} จะสะท้อนสัญญาณกระแส I_{SQ} ผ่านไปยัง วงจรกรองสัญญาณโหมดกระแสความถี่ต่ำผ่านอันดับหนึ่ง (First-order current mode low-pass filter) หรือเรียกว่า วงจรหาค่าเฉลี่ย (Averaging circuit) ที่ประกอบด้วย วงจรสะท้อนกระแส CM_3 และตัวเก็บประจุ C_{AV} ดังนั้นจะทำให้เกิดเป็นค่ากระแส I_{AV} มีค่าเป็น

$$I_{AV} = \frac{I}{T} \int_0^T I_{SQ}^2 dt = \frac{I}{8I_b} \frac{I}{T} \int_0^T I_{in}^2 dt \quad (4.2)$$

โดยที่ $T = C_{AV}/g_{m10}$ เป็นค่าคงตัวเวลา (time constant) ของวงจรกรองสัญญาณความถี่ต่ำผ่านอันดับหนึ่งและ g_{m10} เป็นค่าทรานส์คอนดักแตนซ์ (Transconductance) ของทรานซิสเตอร์ M_{10} ตัวเก็บประจุ C_{AV} เป็นตัวเก็บประจุแบบต่อลงกราวด์ (grounded capacitor) ในขณะเดียวกัน ได้ออกแบบให้กระแสเดรนของทรานซิสเตอร์ M_{15} ของวงจรสะท้อนกระแส CM_3 ให้จ่ายค่ากระแสไบอัสให้กับวงจรขยายคลาส AB โดยที่ $I_b = I_{AV}$ และกระแสเดรนของทรานซิสเตอร์ M_{14} เป็นกระแสอินพุทของวงจรสะท้อนกระแสแบบลบ CM_2 ทำให้กระแสเดรนของทรานซิสเตอร์ M_9 เป็น $I_{D9} = I_{AV}$ ด้วย จากสมการ (4.2) เนื่องจากว่าวงจรออกแบบให้ $I_b = I_{AV}$ ทำให้แก้สมการหาค่ากระแส I_{AV} ได้เป็น

$$I_{AV} = \frac{I}{\sqrt{8}} \sqrt{\frac{I}{T} \int_0^T I_{in}^2 dt} \quad (4.3)$$

ในส่วนของทรานซิสเตอร์ M_7 กำหนดให้มีขนาดเท่ากับ $\sqrt{8}$ เท่าของขนาดของทรานซิสเตอร์ M_8 ดังนั้นค่ากระแสเดรนของทรานซิสเตอร์ M_7 ซึ่งจะเป็นค่ากระแสเอาต์พุท I_{RMS} ของวงจร สามารถแสดงค่าได้คือ

$$I_{RMS} = \sqrt{8} I_{AV} = \sqrt{8} I_b \quad (4.4)$$

เมื่อแทนค่ากระแส I_{AV} จากสมการ (4.3) ลงในสมการ (4.4) สามารถหาค่ากระแส I_{RMS} ได้เป็น

$$I_{RMS} = \sqrt{\frac{I}{T} \int_0^T I_{in}^2 dt} \quad (4.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ในการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง เมื่อสัญญาณอินพุตเป็นสัญญาณกระแสสลับนี้ ได้อธิบายไว้ในภาคผนวก ข. โดยได้ค่าความผิดพลาดของค่า RMS ดังสมการที่ (4.10) และ (4.11) ตามลำดับ

ค่าความผิดพลาดจากค่าดีซี (DC error) คือ

$$e_{dc} = \frac{I_{RMS}}{16(1+4\omega^2 T^2)} \quad (4.10)$$

และค่าความผิดพลาดที่เกิดจากสัญญาณริปเปิล (Ripple error) คือ

$$e_{ripple} = \frac{I_{RMS}}{2(1+4\omega^2 T^2)^{1/2}} \quad (4.11)$$

4.2.1.3 การเลือกค่า C

เนื่องจากการเลือกค่า C นั้นต้องเลือก C ที่มีค่าใหญ่เพียงพอที่จะทำให้ริปเปิลของสัญญาณเอาต์พุตถูกจำกัดให้มีค่าตามต้องการ นั่นคือต้องเลือกให้ค่า $|Z_C| \ll \frac{I}{g_m}$ ในช่วงความถี่ที่สนใจ เมื่อ $|Z_C| = \frac{I}{2\pi fC}$ โดยที่ $f = f_{min}$, f_{min} คือความถี่ต่ำสุดในช่วงที่เราสนใจ และเมื่อสัญญาณผ่านวงจรยกกำลังสองจึงทำให้ความถี่เพิ่มขึ้นเป็นสองเท่าของสัญญาณอินพุต ดังนั้นเพื่อให้วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง มีสัญญาณดีซีที่เอาต์พุตที่มีขนาดของริปเปิล (ripple) น้อยในช่วงความถี่ที่เราต้องการแปลงค่า การเลือกใช้ค่า C_{AV} สามารถคำนวณได้จาก

$$\frac{I}{2\pi(2f)C_{AV}} \ll \frac{I}{g_{m10(max)}} \quad (4.12)$$

เพราะฉะนั้นได้ว่า

$$C_{AV} \gg \frac{g_{m10(max)}}{4\pi f_{(min)}} \quad (4.13)$$

โดยที่ $f_{(min)}$ เป็นค่าความถี่ต่ำสุดในช่วงความถี่ที่สนใจ และ

$$g_{m10(max)} = \sqrt{2K_p W I_{D10} / L A V^{-1}} \quad (4.14)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างเช่น ถ้า $K_p = 4.2121 \times 10^{-5}$, $W = 100 \mu\text{m}$, $L = 5 \mu\text{m}$ และ $I_{D10} = I_M$ เมื่อ I_M เป็นค่าขนาดของแอมพลิจูดยอด ของกระแสสัญญาณ (peak amplitude current) ดังนั้น $g_{m10(\text{max})} = 41.05 \times 10^{-3} \sqrt{I_M} \text{ AV}^{-1}$ จะพบว่าในกรณีนี้จะต้องเลือกค่า

$$C_{AV} \gg \frac{3.27 \times 10^{-3} \sqrt{I_M}}{f_{(\text{min})}} \quad (4.15)$$

ถ้าสัญญาณอินพุตคลื่นไซน์ ที่มี $I_M = 1 \text{ mA}$ และ $f_{(\text{min})} = 100 \text{ Hz}$ จะต้องเลือกค่าประมาณตัวเก็บประจุ $C_{AV} \gg 1 \mu\text{F}$ ดังนั้นอาจเลือกให้ $C_{AV} = 7.5 \mu\text{F}$ หรือมากกว่าได้

โดยมีหลักการคร่าว ๆ ในการหาคือ C ควรมีค่ามากกว่าค่าส่วนกลับของค่าริบเปิดที่ยอมรับได้ ตัวอย่างเช่น ถ้าต้องการให้มีริบเปิด ประมาณ 1% (1 percent=0.01) เพราะฉะนั้น C_{AV} ควรจะมีค่า $1/0.01$ หรือ 100 เท่าของเทอมทางด้านขวามือของสมการ (4.15) นั่นคือ ที่ความถี่ $f_{(\text{min})} = 100 \text{ Hz}$, $I_M = 1 \text{ mA}$ จะต้องเลือกให้ $C_{AV} = 100 \times 1 \mu\text{F} = 100 \mu\text{F}$ เพื่อให้ริบเปิดถูกจำกัดค่าที่ประมาณ 1% ตามที่ได้ออกแบบไว้

4.2.2 สมรรถนะของวงจร

เพื่อที่จะ ได้ทราบว่าวงจรที่ได้ออกแบบมานั้น มีความสามารถและมีขีดจำกัดของประสิทธิภาพและสมรรถนะในการใช้งานมากน้อยเพียงใด จึงพิจารณาถึงช่วงปฏิบัติงานของวงจร โดยวงจรแปลงสัญญาณ RMS เป็นสัญญาณ ไฟฟ้ากระแสตรงแบบ Class AB ที่ออกแบบนี้ มีทั้งช่วงปฏิบัติงานของแรงดันสัญญาณ และกระแสสัญญาณ ดังการวิเคราะห์ต่อไปนี้

4.2.2.1 ช่วงปฏิบัติงาน

4.2.2.1.1 ช่วงแรงดันปฏิบัติงาน

พิจารณาวงจรรูปที่ 2.13 เมื่อมีการป้อนแรงดันสัญญาณที่จุด A ถ้าพิจารณาว่า $V_{in} > 0$ หรือมีค่าเป็นบวก ดังนั้นจะเห็นว่าขีดความสามารถของวงจรจะรับแรงดันเข้าได้มากน้อยเพียงใดขึ้นอยู่กับมอสทรานซิสเตอร์ M_1 กับแหล่งจ่ายกระแสคงที่ I_b ที่ยังทำงานเป็นวงจรเชิงเส้นได้และแหล่งจ่ายไฟ V_{DD} นั่นคือเขียนได้ว่า

$$V_{DD} - V_{in} = V_{min} + V_{DS1} \quad (4.16)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไปอนุญาตให้นำไปใช้ประโยชน์ด้านธุรกิจ เมื่อกำหนดให้ V_{min} เป็นค่าแรงดันที่น้อยที่สุดที่ตกคร่อมแหล่งจ่ายกระแสคงที่ I_b และ I_b ยังคงทำงานเป็นแหล่งจ่ายกระแสคงที่ได้ และ V_{DS1} คือแรงดันระหว่างขาเดรน (drain) และขาซอร์ส

(source) ของ M_1 ที่ยังคงทำงานในช่วงอิ่มตัวได้ (saturation region) โดยที่ค่าของแรงดัน V_{DS1} จะมีค่าเป็น

$$V_{DS1} = V_{GS1} - V_{T1} \quad (4.17)$$

ซึ่ง V_{GS1} คือ แรงดันระหว่างขาคาท (gate) และขาซอส (source) ของมอส M_1 และ V_{T1} คือ แรงดันขีดเริ่ม (Threshold voltage) ของมอส M_1 เมื่อแทนค่าจากสมการ (4.17) ใน (4.16) จะได้

$$V_{in} = V_{DD} - V_{min} - V_{GS1} + V_{T1} \quad (4.18)$$

โดยที่ V_{GS} มีค่าเป็น

$$V_{GS} = \sqrt{\frac{I_D}{(K'_p W_1 / 2L_1)}} + V_T \quad (4.19)$$

แทนค่าสมการที่ (4.19) และให้ $I_{D1} = I_b$ ลงในสมการ (4.18) จะได้

$$V_{in} = V_{DD} - V_{min} - \sqrt{\frac{I_b}{(K'_p W_1 / 2L_1)}} \quad (4.20)$$

ทำนองเดียวกันถ้า V_{in} มีค่าเป็นลบหรือ $V_{in} < 0$ ดังนั้นช่วงแรงดันปฏิบัติงานจะขึ้นอยู่กับมอสทรานซิสเตอร์ M_3 กับแหล่งจ่ายกระแสที่ I_b และแหล่งจ่ายไฟ V_{SS} นั่นคือ

$$V_{in} - V_{SS} = V_{min} + V_{SD3} \quad (4.21)$$

เมื่อทำการวิเคราะห์สมการ (4.21) ในทำนองเดียวกับสมการ (4.16) ถึงสมการ (4.19) ดังนั้นจะได้

$$V_{in} = V_{SS} + V_{min} + \sqrt{\frac{I_b}{(K'_p W_3 / 2L_3)}} \quad (4.22)$$

เพราะฉะนั้นจากสมการ (4.20) และ (4.22) จึงสามารถสรุปได้ว่าช่วงของแรงดันปฏิบัติงานทั้งหมดของวงจรเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิใช้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของลิขสิทธิ์ทุกครั้งที่มีการนำไปใช้

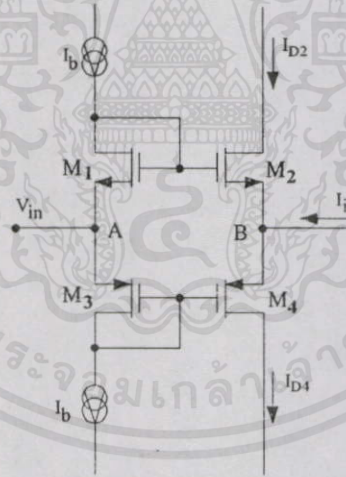
$$V_{SS} + V_{min} + \sqrt{\frac{I_b}{(K'_p W_3 / 2L_3)}} \leq V_{in} \leq V_{DD} - V_{min} - \sqrt{\frac{I_b}{(K'_p W_1 / 2L_1)}} \quad (4.23)$$

ตัวอย่างเช่น ถ้ากำหนดให้ $I_b = 1\text{mA}$, $W_1 = W_3 = 400\mu\text{m}$, $L_1 = L_3 = 5\mu\text{m}$, $K_p' = 1.8169 \times 10^{-4} \text{AV}^{-2}$, $V_{\min} = 0.8\text{V}$ และ $V_{DD} = -V_{SS} = 10\text{V}$ ตามลำดับ ดังนั้นจากสมการ (4.23) จะได้ว่าช่วงแรงดันปฏิบัติงานประมาณเท่ากับ $-8.8\text{V} \leq V_{in} \leq 8.8\text{V}$

4.2.2.1.2 ช่วงกระแสปฏิบัติงาน

เนื่องจากวงจรยกกำลังสองแบบ CMOS Class AB ที่มีส่วนของวงจรถยาย CMOS Class AB เป็นองค์ประกอบของวงจร จากรูปที่ 4.1 พิจารณาวงจรถยาย CMOS Class AB ถ้าสมมุติให้ทรานซิสเตอร์ M_1 , M_2 , M_3 และ M_4 มีคุณสมบัติเหมือนกันทุกประการและถูกไบแอสให้ทำงานอยู่ในช่วงอิมิตัว ความสัมพันธ์ระหว่างขาเกตและขาซอร์ส V_{GS} ของทรานซิสเตอร์ M_1 , M_2 , M_3 และ M_4 จะสามารถเขียนได้ดังนี้

$$-V_{GS1} + V_{GS3} = V_{GS2} + V_{GS4} \quad (4.24)$$



รูปที่ 4.2 วงจรถยายคลาส AB แบบ CMOS

เมื่อ V_{GS1} , V_{GS2} , V_{GS3} และ V_{GS4} เป็นแรงดันระหว่างขาเกตและขาซอร์สของทรานซิสเตอร์ M_1 , M_2 , M_3 และ M_4 ตามลำดับ ถ้าป้อนกระแส I_{in} เข้าที่จุด B โดยให้แรงดัน V_{in} ที่จุด A คงที่ จะได้กระแสที่ไหลผ่านทรานซิสเตอร์ M_2 และ M_4 ดังสมการที่ (2.34) และ (2.35) โดยที่ I_b เป็นกระแสไบอัส ที่จะไบอัสให้วงจรทำงานในคลาส AB จากสมการที่ (2.34) และสมการที่ (2.35) วิธี

การวิเคราะห์หาแสดงตาม [ภาคผนวก ก] จะเห็นได้ว่ากระแส I_{in} นั้นจะอยู่ในรูปของ สมการกำลังสอง ถ้านำสมการที่ (2.34) และสมการที่ (2.35) มาบวกกันจะได้ว่า

$$I_{D2} + I_{D4} = \frac{16I_b^2 + I_{in}^2}{8I_b} = 2I_b + \frac{I_{in}^2}{8I_b} \quad , \quad |I_{in}| \leq 4I_b \quad (4.25)$$

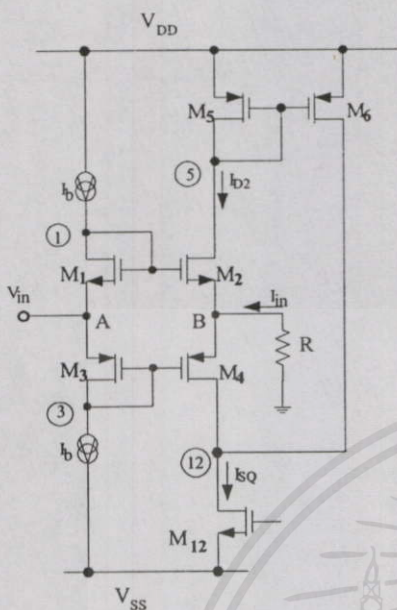
จากสมการที่ (4.25) ผลรวมของกระแส I_{D2} และ I_{D4} จะได้กระแส I_{in} เป็นกำลังสองรวมกับกระแสไบอัส $2I_b$ พบว่าจะให้วงจรยกกำลังสองทำงานได้ผลตามที่ออกแบบไว้ จะต้องให้ทรานซิสเตอร์มอสเฟต M_1 , M_2 , M_3 และ M_4 ทำงานในช่วงอิ่มตัว ดังนั้นวงจรจะทำงานได้ถ้าหากขนาดของกระแสสัญญาณเข้า I_{in} มีค่าตามสมการ

$$|I_{in}| \leq 4I_b \quad (4.26)$$

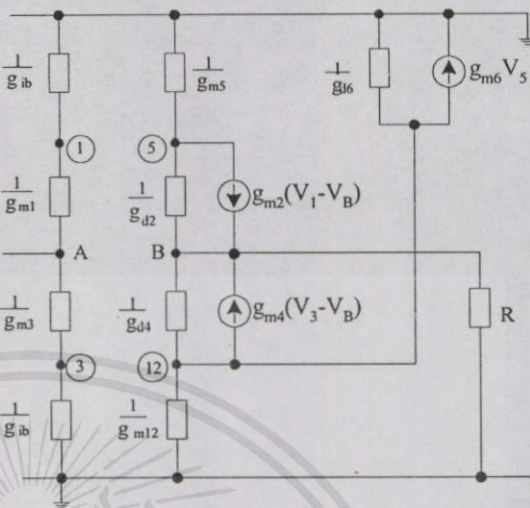
4.2.2.2 การวิเคราะห์ค่าเปอร์เซ็นต์ความผิดพลาดสำหรับค่าทรานส์คอนดักแตนซ์ของวงจร

ค่าเปอร์เซ็นต์ความผิดพลาดสำหรับค่าทรานส์คอนดักแตนซ์ของวงจรสามารถคำนวณได้ โดยทำการวิเคราะห์สัญญาณขนาดเล็ก (Small Signal Analysis) โดยการแทนวงจรสมมูล (Equivalent circuit) ของมอสทรานซิสเตอร์ชนิด NMOS, PMOS และแหล่งจ่ายกระแสคงที่ ดังนั้นจะวิเคราะห์หาค่าความผิดพลาดสำหรับค่าทรานส์คอนดักแตนซ์ของวงจรรูป 4.3(ก) ดังวงจรสมมูลรูป 4.3(ข) ต่อไปนี้ โดยที่ใช้ g_{mi} และ g_{di} แทนค่าอัตราขยายความนำของสัญญาณขนาดเล็กของทรานซิสเตอร์ M_i และค่าความนำที่ขาเดรนของทรานซิสเตอร์ M_i ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



4.3(ก)



4.3(ข)

รูปที่ 4.3 วงจรสมมูลที่ใช้ในการวิเคราะห์ค่า g_m ของวงจร

จากรูป 4.3(ก) พบว่า $V_A = V_1 = V_3$ (V_i คือ แรงดันที่ตกคร่อมที่ node i เมื่อ i คือ A, B, 1, 2, 3...) ดังนั้นเมื่อพิจารณาโดยการประยุกต์ใช้หลักการกระแสของเคอร์ชอฟ (Kirchoff's Current Law หรือ KCL) กับ node ต่างๆ กล่าวได้คือ

พิจารณาจากรูปที่ 4.3 (ข)

ที่ node 5 ได้

$$(g_{m5} + g_{d2})V_5 - g_{d2}V_B = -g_{m2}(V_1 - V_B) \tag{4.27}$$

ที่ node 12 ได้

$$(g_{m12} + g_{d4} + g_{d6})V_{12} - g_{d4}V_B = -g_{m4}(V_A - V_B) - g_{m6}V_5 \tag{4.28}$$

ที่ node B ได้

$$(g_R + g_{d2} + g_{d4})V_B - g_{d2}V_5 - g_{d4}V_{12} = g_{m2}(V_A - V_B) + g_{m4}(V_A - V_B) \tag{4.29}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำไปใช้ประโยชน์ด้านการค้า ในการประมาณค่า จะกำหนดให้ค่า $g_m \gg g_d$ เสมอ ดังนั้นเมื่อแทนสมการที่ (4.27) ลงในสมการที่ (4.29) จะได้ว่า

$$V_{I2} = \left(\frac{g_{m2}g_{m6} - g_{m4}g_{m5}}{g_{m5}g_{m12}} \right) V_A - \left(\frac{g_{m2}g_{m6} - g_{m4}g_{m5}}{g_{m5}g_{m12}} \right) V_B \quad (4.30)$$

แทนสมการที่ (4.27) และสมการที่(4.30) ลงในสมการที่ (4.29) และให้ $V_A = V_{in}$, $V_B = I_{in}R$ และทำการแก้สมการหาค่า Gm ได้

$$Gm = \frac{I_{in}}{V_{in}} = \frac{I}{R} \left[\frac{1}{1 + \frac{1}{R[(g_{m2} + g_{m4}) + (g_{d4}g_{m2}/g_{m12})]}} \right] \quad (4.31)$$

ซึ่งจะได้ว่าเปอร์เซ็นต์ความผิดพลาดสำหรับค่าทรานส์คอนดักแตนซ์ของวงจรมีค่าเป็น

$$\frac{\delta Gm}{Gm} = \frac{1}{R[(g_{m2} + g_{m4}) + (g_{d4}g_{m2}/g_{m12})]} \times 100\% \quad (4.32)$$

ตัวอย่างเช่น $g_{m2} = 4.606 \times 10^{-3} AV'$, $g_{m4} = 2.377 \times 10^{-3} AV'$, $g_{m12} = 2.112 \times 10^{-3} AV'$ และ $g_{d4} = 161.1 \times 10^9 AV'$ และถ้าเลือกใช้ $R = 50k\Omega$ ดังนั้นจะเห็นได้ว่าค่าเปอร์เซ็นต์ความผิดพลาดของค่า Gm เกิดขึ้นเพียง 0.28% ซึ่งค่าดังกล่าวนี้แสดงถึงเปอร์เซ็นต์ความผิดพลาดในการแปลงแรงดันสัญญาณเข้า V_{in} ไปเป็นกระแสสัญญาณ I_{in} จะมีค่าน้อยถ้าเลือกใช้ความต้านทาน R มีค่าที่สูงขึ้น

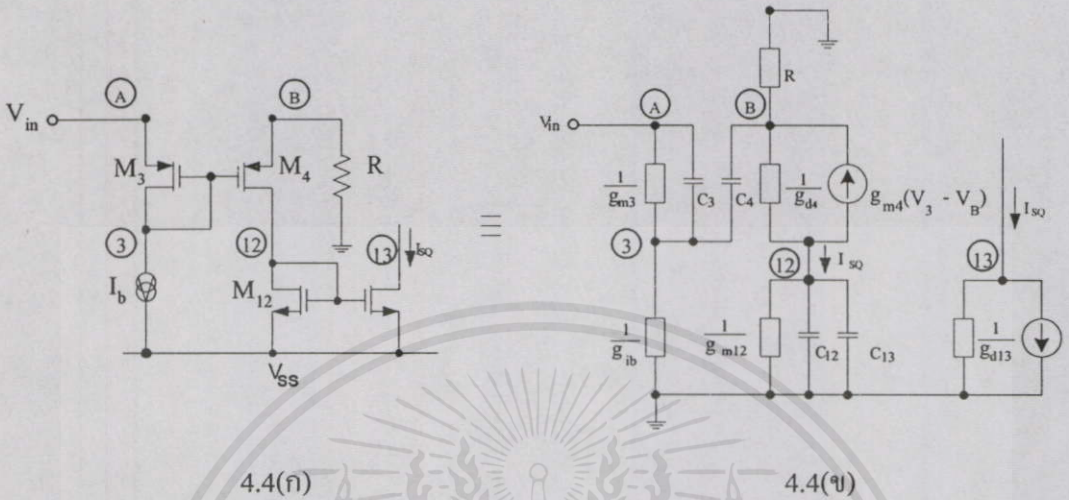
4.2.2.3 การวิเคราะห์ความถี่ปฏิบัติงานของวงจร

ในการวิเคราะห์ช่วงความถี่ปฏิบัติงาน สามารถทำได้โดยการวิเคราะห์สัญญาณขนาดเล็กระหว่างขั้วไฟฟ้าแผ่นที่เกิดขึ้นระหว่างขาเกตและขาซอสของมอสทรานซิสเตอร์นั้น ๆ และเนื่องจากการออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ออกแบบจากวงจรขยาย CMOS Class AB ในรูปที่ 4.1 โดยที่องค์ประกอบของวงจรประกอบด้วย วงจรยกกำลังสองแบบ Class AB และวงจรสะท้อนกระแสอีก 5 ชุด (CM_1 ถึง CM_5) ดังนั้นในการวิเคราะห์ช่วงความถี่ปฏิบัติงานของวงจร จะพิจารณาจากองค์ประกอบของ วงจรย่อย ดังต่อไปนี้

4.2.2.3.1 พิจารณาจากส่วนของวงจรกำลังสอง Class AB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ชมเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า การทำงานของวงจร Class AB เป็นการสลับการทำงานระหว่างมอสทรานซิสเตอร์ชุดบน (M_1 และ M_2) กับมอสทรานซิสเตอร์ชุดล่าง (M_3 และ M_4) ดังนั้นจึงสามารถวิเคราะห์วงจรโดยเลือกพิจารณาการทำงานของมอสทรานซิสเตอร์ซิกโคชิคหนึ่งก็ได้ จึงพิจารณาจากการทำงาน

ระหว่างมอสทรานซิสเตอร์ชุดล่าง (M_3 และ M_4) เพื่อทำการวิเคราะห์หาค่า g_m ของวงจร ดังการวิเคราะห์ต่อไปนี้



4.4(ก)

4.4(ข)

รูปที่ 4.4 การวิเคราะห์หาค่าความถี่ปฏิบัติงานของ g_m (s) ในส่วนของวงจรรยกลำดับสอง Class AB

พิจารณารูปที่ 4.4(ข)

โดยการประยุกต์ใช้ KCL ที่ node 3 ได้

$$[g_{m3} + g_{ib} + s(C_3 + C_4)]V_3 - (g_{m3} + sC_3)V_A - sC_4V_B = 0 \quad (4.33)$$

โดยการประยุกต์ใช้ KCL ที่ node B ได้

$$(g_{d4} + g_R + sC_4)V_B - sC_4V_3 - g_{d4}V_{12} = g_{m4}(V_3 - V_B) \quad (4.34)$$

โดยการประยุกต์ใช้ KCL ที่ node 12 ได้

$$[g_{m12} + g_{d4} + s(C_{12} + C_{13})]V_{12} - g_{d4}V_B = -g_{m4}(V_3 - V_B) \quad (4.35)$$

ประมาณค่าสมการโดยกำหนดให้ค่าของ $g_m \gg g_d$ เสมอ ดังนั้นแทนสมการที่ (4.34) ลงในสมการที่ (4.33) จะได้ สารที่ส่งวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับญาติให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะผิดใจทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{V_B}{V_A} = \frac{\left[s + \frac{g_{m3}}{C_3} \right] \left[s + \frac{g_{m4}}{C_4} \right]}{s^2 + s \left[\frac{g_{m3}}{C_3} + \frac{g_{m4}}{C_4} + \frac{g_R (C_3 + C_4)}{C_3 C_4} \right] + \frac{g_{m3} (g_R + g_{m4})}{C_3 C_4}} \quad (4.36)$$

แทนสมการที่ (4.34) ลงในสมการที่ (4.35) ได้

$$\frac{V_{12}}{V_B} = \frac{-\frac{g_{m4} g_R}{C_4 (C_{12} + C_{13})}}{\left(s + \frac{g_{m4}}{C_4} \right) \left(s + \frac{g_{m12}}{C_{12} + C_{13}} \right)} \quad (4.37)$$

โดยการประยุกต์ใช้ KCL ที่ node 13 ได้

$$g_{d13} V_{13} + g_{m13} V_{12} + i_{sQ} = 0 \quad (4.38)$$

จากสมการที่ (4.38) ประมาณว่า $g_m \gg g_d$ นั่นคือให้ $g_d \cong 0$ จะได้

$$i_{sQ} = -g_{m13} V_{12} \quad (4.39)$$

แทนสมการที่ (4.37) ลงในสมการที่ (4.39) ขณะที่ $g_R = \frac{1}{R}$ จะได้

$$\frac{i_{sQ}}{V_B} = \frac{\frac{g_{m4} g_{m13}}{R C_4 (C_{12} + C_{13})}}{\left(s + \frac{g_{m4}}{C_4} \right) \left(s + \frac{g_{m12}}{C_{12} + C_{13}} \right)} \quad (4.40)$$

นำสมการที่ (4.40) คูณกับสมการที่ (4.36) จะได้

$$\frac{V_B}{V_A} \cdot \frac{i_{sQ}}{V_B} = \frac{\left[s + \frac{g_{m3}}{C_3} \right] \left[s + \frac{g_{m4}}{C_4} \right]}{\left\{ s^2 + s \left[\frac{g_{m3}}{C_3} + \frac{g_{m4}}{C_4} + \frac{C_3 + C_4}{R C_3 C_4} \right] + \frac{g_{m3} (1 + g_{m4} R)}{R C_3 C_4} \right\}} \cdot \frac{\left[\frac{g_{m4} g_{m13}}{R C_4 (C_{12} + C_{13})} \right]}{\left[s + \frac{g_{m4}}{C_4} \right] \left[s + \frac{g_{m12}}{C_{12} + C_{13}} \right]}$$

เอกสารนี้ \$V_A\$ หรือ \$V_B\$ การคำนวณ \$V_B\$ นี้ใช้สมการที่ (4.36) แทนค่า \$V_B\$ ในสมการที่ (4.40) จะได้สมการที่ (4.41) ด้านการคำนวณนี้ไม่ได้กรณินใด ๆ ทั้งสิ้น อีกทั้งยังมีที่คิดเปลี่ยนแปลงที่ จะต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้น

$$G_m(s) = \frac{i_{SQ}}{V_A} = \frac{\left[s + \frac{g_{m3}}{C_3} \right]}{\left\{ s^2 + s \left[\frac{g_{m3}}{C_3} + \frac{g_{m4}}{C_4} + \frac{C_3 + C_4}{RC_3C_4} \right] + \frac{g_{m3}(1 + g_{m4}R)}{RC_3C_4} \right\}} \cdot \frac{\left[\frac{g_{m4}g_{m13}}{RC_4(C_{12} + C_{13})} \right]}{\left[s + \frac{g_{m12}}{C_{12} + C_{13}} \right]} \quad (4.41)$$

เมื่อกำหนดให้ $C_3 = C_{gs3} + C_{gd3}$, $C_4 = C_{gs4} + C_{gd4}$, $C_{12} = C_{gs12} + C_{gd12}$ และ $C_{13} = C_{gs13} + C_{gd13}$ ถ้ากำหนดให้ในการออกแบบวงจรมีค่า $g_{m3} = 2.375 \times 10^{-3} \text{ AV}^I$, $g_{m4} = 2.377 \times 10^{-3} \text{ AV}^I$, $g_{m12} = 2.112 \times 10^{-3} \text{ AV}^I$, $g_{m13} = 2.126 \times 10^{-3} \text{ AV}^I$, $C_{gs3} = C_{gs4} = 4.815 \text{ pF}$, $C_{gd3} = C_{gd4} = 0.08504 \text{ pF}$, $C_{gs12} = C_{gs13} = 1.23 \text{ pF}$, $C_{gd3} = C_{gd4} = 0.04092 \text{ pF}$

นั่นคือจากสมการที่ (4.40) จะมีค่าของ $G_m(s)$ ที่มีขั้วจำกัดทางด้านความถี่สูง เนื่องจากค่าโพล (pole) ด้วยกัน 2 ตัว คือ

ความถี่แรก หรือ f_1 เป็นความถี่ที่เกิดเนื่องจากขั้วจำกัดของการทำงานด้านความถี่ของวงจร Class AB พบว่า

$$f_1 \cong \frac{1}{2\pi} \sqrt{\frac{g_{m3}g_{m4}}{C_3C_4}} \quad (4.42)$$

จากการแทนค่าพบว่า f_1 มีค่าความถี่สูงสุดที่วงจรคลาส AB ทำงานได้ประมาณเท่ากับ 77 MHz

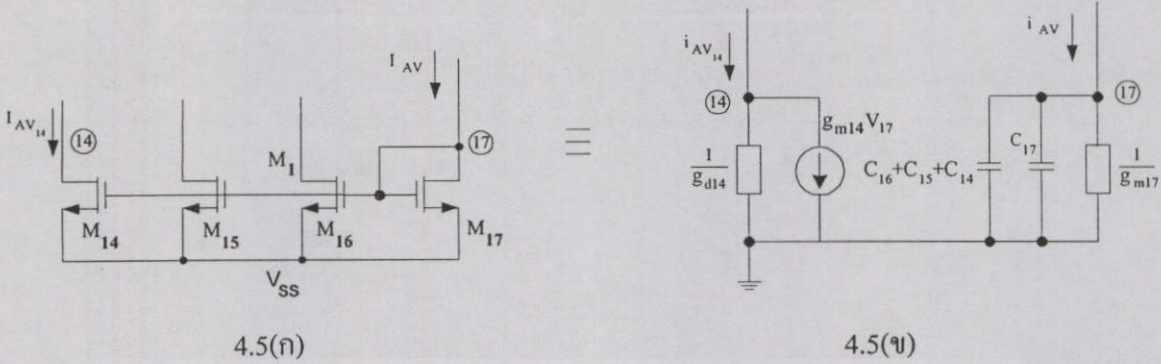
ความถี่ที่สอง หรือ f_2 เป็นความถี่ที่เกิดเนื่องจากขั้วจำกัดของการทำงานด้านความถี่ของวงจรสะท้อนกระแสแบบลบ (CM_4) พบว่า

$$f_2 \cong \frac{g_{m12}}{2\pi(C_{12} + C_{13})} \quad (4.43)$$

จากการแทนค่าพบว่า f_2 มีค่าความถี่สูงสุดที่วงจรสะท้อนกระแสแบบลบ (CM_4) ทำงานได้ประมาณเท่ากับ 132 MHz

4.2.2.3.2 พิจารณาจากส่วนของวงจรสะท้อนกระแสแบบบวกและลบ

การวิเคราะห์หาค่าความถี่ปฏิบัติงานในส่วนของวงจรสะท้อนกระแสแบบบวกและลบที่เป็นวงจรย่อยของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ออกแบบจากวงจรขยาย CMOS Class AB โดยพิจารณาจากวงจรมอสทรานซิสเตอร์ที่ทำหน้าที่เป็นวงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบลบ (CM_3) และวงจรสะท้อนกระแสแบบแบบมีจุดออกหลายจุดแบบบวก (CM_2) จะได้ว่าวงจรสมมูลที่ใช้ในการวิเคราะห์ดังแสดงในรูปต่อไปนี้



4.5(ก)

4.5(ข)

รูปที่ 4.5 การวิเคราะห์หาค่าความถี่ปฏิบัติการในส่วนของวงจรสะท้อนกระแสแบบลบแบบมีจุดออกหลายจุด (CM₅)

เมื่อพิจารณากระแสอินพุทของวงจรสะท้อนกระแส (CM₅) คือ กระแส I_{AV} กระแสเอาต์พุทคือ I_{AV14} จากรูปที่ 4.5(ข) โดยการประยุกต์ใช้ KCL ที่ node 17 ได้

$$\left[g_{m17} + g_{d11} + s(C_{17} + C_{16} + C_{15} + C_{14}) \right] V_{17} = -i_{AV} \quad (4.44)$$

โดยการประยุกต์ใช้ KCL ที่ node 14 ได้

$$g_{d17} V_{14} = i_{AV14} - g_{m14} V_{17} \quad (4.45)$$

ทำนองเดียวกันในการประมาณค่าสมการ กำหนดให้ค่าของ $g_m \gg g_d$ เสมอ จากนั้นแทนค่า V_{17} จากสมการที่ (4.45) ลงในสมการที่ (4.44) จะได้

$$\frac{I_{AV14}(s)}{I_{AV}(s)} = \frac{-\frac{g_{m14}}{(C_{17} + C_{16} + C_{15} + C_{14})}}{\left(s + \frac{g_{m17}}{(C_{17} + C_{16} + C_{15} + C_{14})} \right)} \quad (4.46)$$

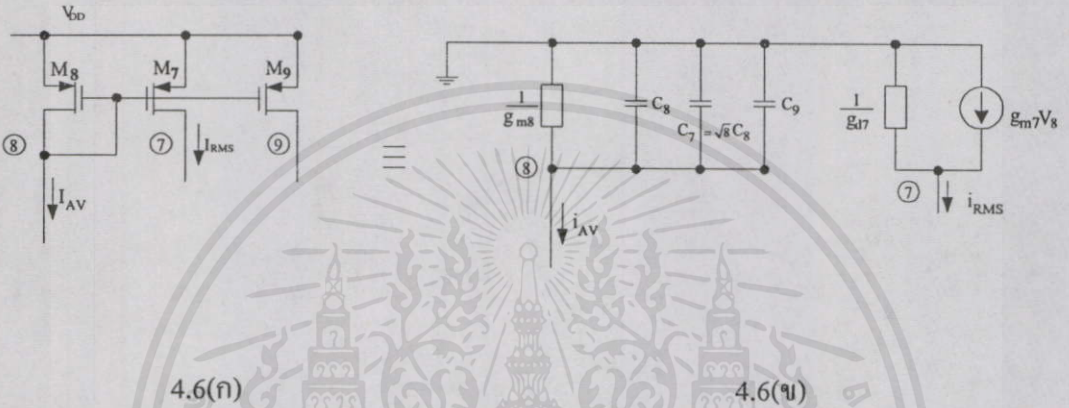
เมื่อกำหนดให้ $C_{14} = C_{gs14} + C_{gd14}$, $C_{15} = C_{gs15} + C_{gd15}$, $C_{16} = C_{gs16} + C_{gd16}$ และ $C_{17} = C_{gs17} + C_{gd17}$ ถ้ากำหนดให้ในการออกแบบวงจรมีค่า $g_{m17} = 2.112 \times 10^{-3} \text{ AV}^1$, $C_{gs14} = C_{gs15} = C_{gs17} = 1.231 \text{ pF}$, $C_{gs16} = 2.461 \text{ pF}$, $C_{gd14} = C_{gd15} = C_{gd17} = 0.04092 \text{ pF}$ และ $C_{gd16} = 0.08184 \text{ pF}$

นั่นคือจากสมการที่ (4.46) วงจรจะมีขั้วจำกัดทางด้านความถี่สูง เนื่องจากค่าโพล 1 ตัวคือ ความถี่ที่สาม หรือ f_3 เป็นความถี่ที่เกิดเนื่องมาจากขั้วจำกัดของการทำงานด้านความถี่ของวงจรสะท้อนกระแสแบบลบ (CM₅) พบว่า

$$f_3 \cong \frac{g_{m17}}{2\pi(C_{17} + C_{16} + C_{15} + C_{14})} \tag{4.47}$$

จากการแทนค่าพบว่า f_3 มีค่าความถี่สูงสุดที่วงจรสะท้อนกระแสแบบลบ (CM_2) ทำงานได้ประมาณเท่ากับ 53 MHz

และการพิจารณาหาค่าความถี่ปฏิบัติการของวงจรสะท้อนกระแสแบบบวก (CM_2) ที่ประกอบด้วยมอสทรานซิสเตอร์ M_7 , M_8 และ M_9 โดยที่กำหนดให้ $I_{D7} = \sqrt{8}I_{D8} = I_{RMS}$ และ $I_{D9} = I_{D8}$ โดยมีวงจรสมมูลที่ใช้ในการวิเคราะห์ ดังแสดงต่อไปนี้



รูปที่ 4.6 การวิเคราะห์หาค่าความถี่ปฏิบัติการในส่วนของวงจรสะท้อนกระแสแบบมีจุดออกหลายจุด แบบบวก (CM_2)

เมื่อพิจารณากระแสอินพุตของวงจรสะท้อนกระแส (CM_2) คือ กระแส I_{AV} กระแสเอาต์พุตคือ I_{RMS} จากรูปที่ 4.6 (ข) โดยการประยุกต์ใช้ KCL ที่ node 8 ได้

$$[g_{m8} + g_{d14} + s(C_8 + \sqrt{8}C_8 + C_9)]V_8 = -i_{AV} \tag{4.48}$$

โดยการประยุกต์ใช้ KCL ที่ node 7 ได้

$$i_{RMS} = g_{d7}V_7 + g_{m7}V_8 \tag{4.49}$$

ทำนองเดียวกันในการประมาณค่าสมการ กำหนดให้ค่าของ $g_m \gg g_d$ เสมอ จากนั้นแทนค่า V_8 จากสมการที่ (4.49) ลงในสมการที่ (4.48) จะได้
 ไม่ว่าจะคิดอย่างไรก็ตาม อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{I_{RMS}(s)}{I_{AV}(s)} = \frac{-\frac{g_{m7}}{(C_8 + \sqrt{8}C_8 + C_9)}}{\left(s + \frac{g_{m8}}{(C_8 + \sqrt{8}C_8 + C_9)} \right)} \quad (4.50)$$

เมื่อกำหนดให้ $C_8 = C_{gs8} + C_{gd8}$, $C_7 = C_{gs7} + C_{gd7}$ และ $C_9 = C_{gs9} + C_{gd9}$ ถ้ากำหนดให้ในการออกแบบวงจรมีค่า $g_{m8} = 1.574 \times 10^{-3} \text{ AV}^1$, $C_{gs8} = C_{gs9} = 1.204 \text{ pF}$, $C_{gs7} = \sqrt{8} C_{gs8} = 3.407 \text{ pF}$, $C_{gd8} = C_{gd9} = 0.02126 \text{ pF}$ และ $C_{gd7} = \sqrt{8} C_{gd8} = 0.06017 \text{ pF}$

พบว่าจากสมการที่ (4.50) วงจรจะมีขั้วจำกัดทางด้านความถี่สูงเนื่องจากค่าโพล 1 ตัวคือ

ความถี่ที่สี่ หรือ f_4 เป็นความถี่ที่เกิดเนื่องจากขั้วจำกัดของการทำงานด้านความถี่ของวงจรสะท้อนกระแสแบบบวก (CM₂) พบว่า

$$f_4 \cong \frac{g_{m8}}{2\pi(C_8 + \sqrt{8}C_8 + C_9)} \quad (4.51)$$

จากการแทนค่าพบว่า f_4 มีค่าความถี่สูงสุดที่วงจรสะท้อนกระแสแบบบวก (CM₂) ทำงานได้ประมาณเท่ากับ 42 MHz

เมื่อพิจารณาการวิเคราะห์ค่าความถี่ปฏิบัติการของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ออกแบบจากวงจรขยาย CMOS Class AB ที่แบ่งการวิเคราะห์ออกเป็น ส่วน ๆ ตามองค์ประกอบของวงจรรย่อย คือ วงจรยกกำลังสอง Class AB และวงจรสะท้อนกระแสบวกและลบ พบว่าวงจรมีขั้วจำกัดทางด้านความถี่สูง เนื่องจากค่าโพล 4 ตัวด้วยกันคือ f_1 , f_2 , f_3 และ f_4 ดังสมการ (4.42), (4.43), (4.47) และ (4.51) ตามลำดับ

ดังนั้นจะพบว่า $f_4 < f_3 < f_1 < f_2$ นั่นคือขั้วจำกัดการทำงานทางด้านความถี่ของค่า วงจรจะขึ้นอยู่กับวงจรสะท้อนกระแสแบบบวก (CM₂) แบบมีจุดออกหลายจุด และออกแบบให้มีกระแส $I_{D7} = \sqrt{8}I_{D8}$ ซึ่งสามารถทำงานได้ที่ความถี่สูงสุดเพียง 42 MHz

4.2.2.4 การหาค่าความผิดพลาดที่เกิดจากวงจรรยกกำลังสอง Class AB

เนื่องจากวงจรรยกกำลังสอง Class AB ทำหน้าที่เป็นส่วนรับสัญญาณอินพุตของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ออกแบบจากวงจรขยาย CMOS Class AB ที่สามารถรับสัญญาณอินพุตได้ทั้งแรงดันและกระแสสัญญาณ โดยที่สัญญาณแรงดันอินพุตที่ป้อนเข้าที่พอร์ต A จะถูกส่งผ่านไปยังพอร์ต B

และจากการวิเคราะห์ความสัมพันธ์ระหว่างแรงดัน V_B กับแรงดัน V_A ใน ภาคผนวก ก

พิจารณาสมการดังนี้

จากสมการที่ (ก.18)

$$V_B = V_A + \frac{I_{in}}{4KI_b}$$

ดังนั้น

$$V_B - V_A = \frac{I_{in}}{4KI_b} \quad (4.52)$$

เมื่อ

$$K = \frac{K'_p W}{2L} \quad (4.53)$$

และ I_b คือกระแสไบอัส

พบว่าค่าความผิดพลาดที่เกิดจากส่วนของวงจร Class AB นี้ขึ้นอยู่กับค่า K และ I_b โดย $4\sqrt{KI_b} > I_{in}$ ดังนั้นจะให้วงจรมีความผิดพลาดน้อยลงจะต้องออกแบบให้ K และกระแสไบอัส I_b มีค่ามาก กำหนดให้ K มีค่ามากได้โดยกำหนดให้ค่า W/L ของมอสทรานซิสเตอร์มีค่ามากๆ และในวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่นำเสนอในบทนี้ ค่า I_b จะมีค่าเท่ากับกระแสเอาท์พุทของวงจรหาค่าเฉลี่ย (Averaging circuit) กล่าวคือ $I_b = I_{AV}$

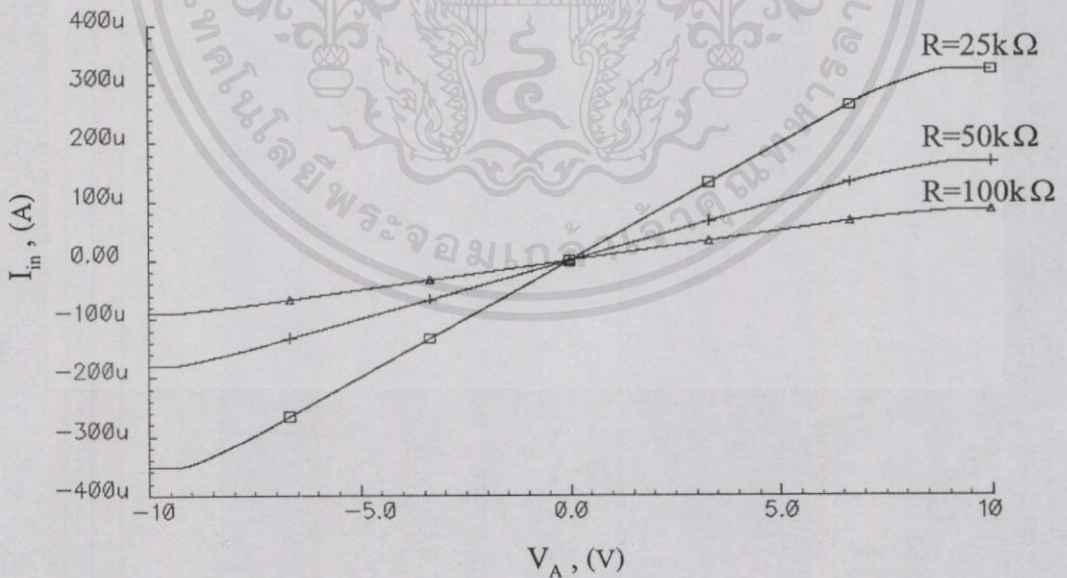
4.2.3 ผลการเลียนแบบการทำงานของวงจรด้วยโปรแกรม SPICE ของ Cadence simulator

จากคุณสมบัติและการทำงานของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบ CMOS Class AB ดังรูป 4.1 เพื่อที่จะนำมาเปรียบเทียบกับผลที่ได้จากการวิเคราะห์ค่าต่าง ๆ ไว้ ดังแสดงในหัวข้อ 4.2.2 ว่ามีความถูกต้องแม่นยำเป็นไปตามที่คาดหมายมากน้อยเพียงใดกับหลักการที่ได้นำเสนอ จึงใช้โปรแกรม SPICE ของ Cadence Simulator ทำการเลียนแบบการทำงานของวงจร ดังรูปที่ 4.1 ด้วยทรานซิสเตอร์พารามิเตอร์ของ SCN05HT Technology 0.5 microns ของ MOSIS ซึ่งภายในอุปกรณ์ของมอสทรานซิสเตอร์แต่ละตัว ได้กำหนดให้มีค่า W และ L มีค่าดังแสดงไว้ในตารางที่ 4.1 โดย W คือ Channel width และ L คือ Channel Length ซึ่งได้ออกแบบให้อัตราส่วนระหว่าง W กับ L (W/L) ของมอสทรานซิสเตอร์ M_1 ถึง M_4 มีค่ามาก ($W/L = 400\mu m/5\mu m$) เนื่องจากการวิเคราะห์ในหัวข้อ 4.2.2.4 พบว่าค่าความผิดพลาดที่เกิดจากส่วนของวงจร Class AB ขึ้นอยู่กับค่า K ดังนั้นเมื่อออกแบบให้ K มีค่ามากจะสามารถลดค่าความผิดพลาดของวงจรได้ เนื่องจากสมการที่ 4.60 ค่า K จะมีค่ามากเมื่อกำหนดให้ W/L มีค่ามากนั่นเอง

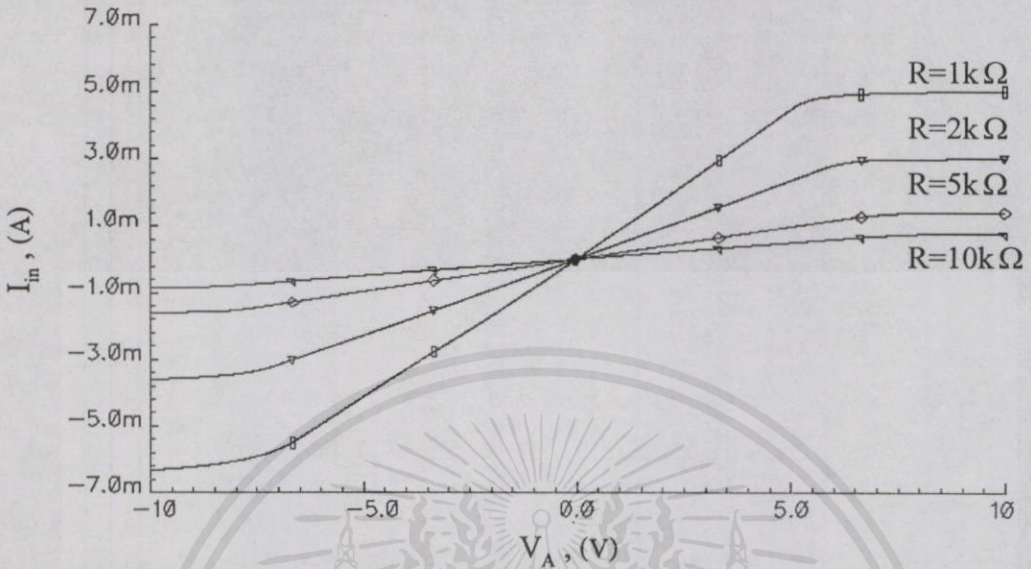
ตารางที่ 4.1 ขนาดของทรานซิสเตอร์สำหรับวงจรในรูปที่ 4.1

ทรานซิสเตอร์	W(μm)	L(μm)
M1,M2,M3,M4	400	5
M5,M6,M8,M9,M10,M11, M12, M13,M14,M15,M17	100	5
M7	283	5
M16	200	5

ผลการศึกษาถึงช่วงแรงดันปฏิบัติงานจากการเลือกให้ค่า R ค่าคือ $1\text{k}\Omega$, $2\text{k}\Omega$, $5\text{k}\Omega$, $10\text{k}\Omega$, $25\text{k}\Omega$, $50\text{k}\Omega$ และ $100\text{k}\Omega$ ปรากฏว่าช่วงแรงดันปฏิบัติงานกรณีเลือกค่า R เท่ากับ $25\text{k}\Omega$, $50\text{k}\Omega$ และ $100\text{k}\Omega$ จะมีความเป็นเชิงเส้นตลอดช่วงแรงดันประมาณ $\pm 8\text{V}$ โดยไม่ขึ้นกับค่าความต้านทานที่นำมาต่อใช้งาน ดังรูปที่ 4.7 ขณะที่กำหนดให้ $I_b = 1\text{mA}$, $W_1 = W_3 = 400\mu\text{m}$, $L_1 = L_3 = 5\mu\text{m}$, $K_p = 1.8169 \times 10^{-4} \text{AV}^{-2}$, $V_{\min} = 0.8\text{V}$ และ $V_{DD} = -V_{SS} = 10\text{V}$ ตามลำดับ จะเห็นว่าผลจากการเลียนแบบการทำงานของวงจรด้วยโปรแกรม Cadence จะได้ผลของช่วงแรงดันปฏิบัติงานที่ใกล้เคียงกับที่คาดการณ์ไว้จากสมการที่ (4.23)



รูปที่ 4.7 แสดงผลของแรงดันปฏิบัติงานที่จุด A ของวงจรในรูปที่ 4.1 กรณีเลือกใช้ค่า R สูงๆ
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

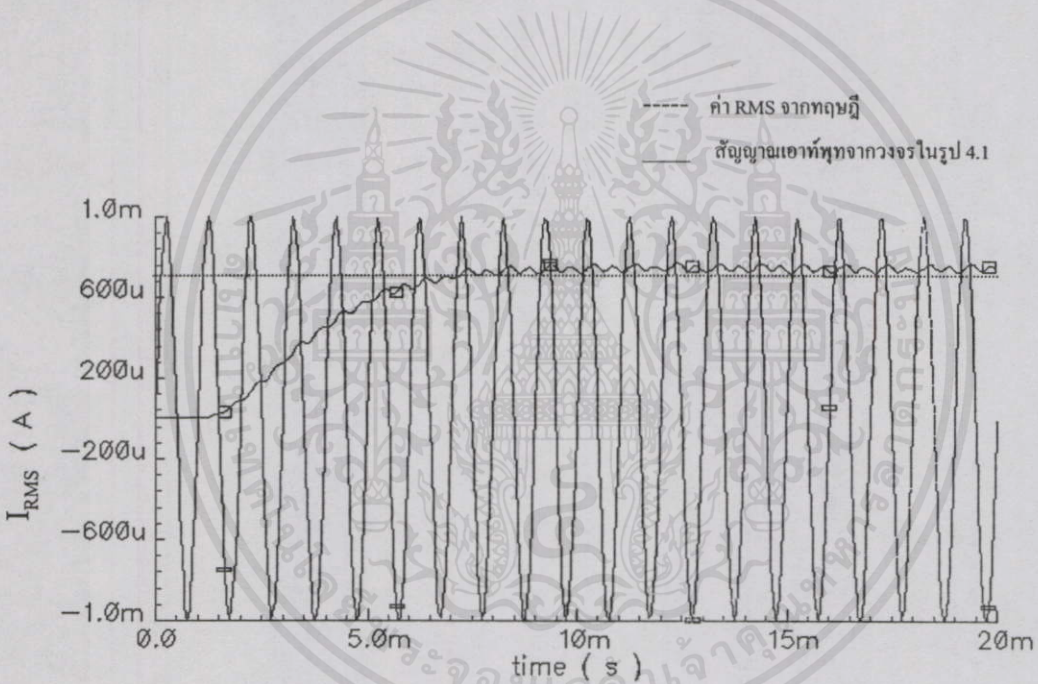


รูปที่ 4.8 แสดงผลของแรงดันปฏิบัติงานที่จุด A ของวงจรในรูปที่ 4.1 กรณีเลือกใช้ค่า R ที่น้อยลง

และในกรณีเลือกใช้ค่า R ที่มีค่า $1k\Omega$, $2k\Omega$, $5k\Omega$ และ $10k\Omega$ จะเห็นว่าความเป็นเชิงเส้นของแรงดันปฏิบัติงาน จะถูกจำกัดด้วยกระแส I_m เนื่องจากความต้านทานมีค่าน้อยทำให้กระแส I_m ที่ไหลเข้าพอร์ต B มีค่ามาก เนื่องจากวงจรจะยังทำงานเป็น Class AB นั้นต้องมีเงื่อนไขว่า $|I_m| \leq 4I_b$ หรือ $-4I_b \leq I_m \leq 4I_b$ ดังนั้นเมื่อกำหนดให้ $I_b = 1mA$ แสดงว่าวงจรจะยังทำงานได้ถูกต้องเมื่อมีกระแส I_m อยู่ในช่วง $-4mA \leq I_m \leq 4mA$ จากรูปที่ 4.8 จะเห็นว่าที่ ช่วงกระแส I_m มีค่ามากกว่า $4mA$ และ น้อยกว่า $-4mA$ เกิดความไม่เป็นเชิงเส้นของแรงดันปฏิบัติงานขึ้น

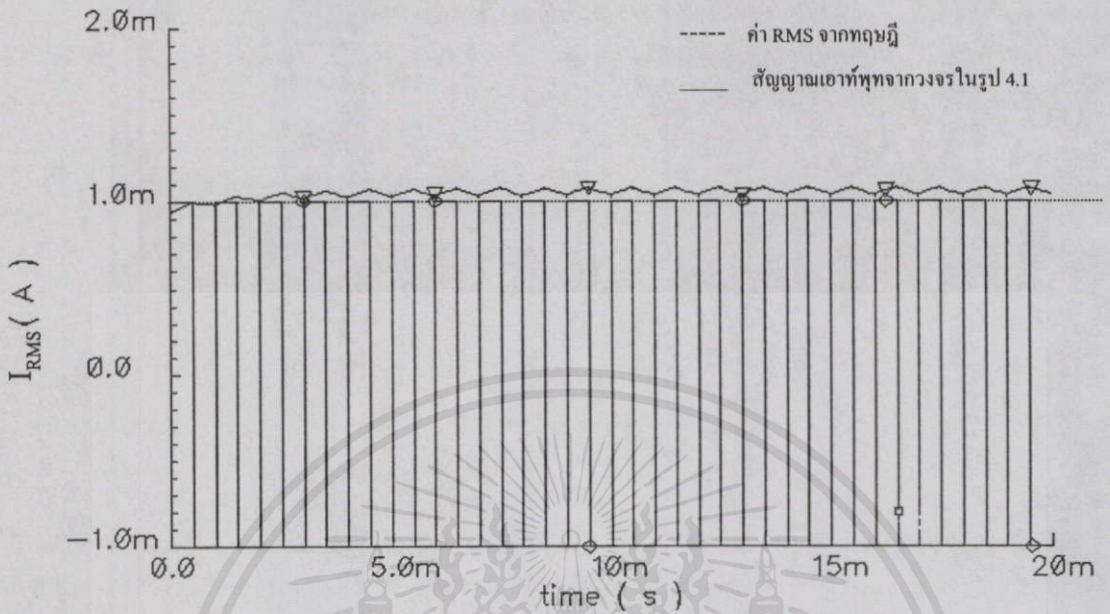
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อเป็นการยืนยันว่าวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบ Class AB ที่ออกแบบนี้สามารถแปลงสัญญาณกระแสสลับในรูป RMS เป็นค่าสัญญาณไฟฟ้ากระแสตรงได้ทุกรูปคลื่นสัญญาณ ไม่จำกัดเฉพาะคลื่นสัญญาณใดสัญญาณหนึ่งเท่านั้น จึงเลียนแบบการทำงานโดยป้อนสัญญาณอินพุตเป็นสัญญาณคลื่นไซน์ สัญญาณคลื่นสี่เหลี่ยม และสัญญาณคลื่นสามเหลี่ยม ตามลำดับ โดยให้สัญญาณอินพุตแต่ละคลื่นสัญญาณมีค่าความถี่เท่ากับ 1 kHz มีขนาดกระแสเท่ากับ 1mA และกำหนดให้ $V_{DD} = -V_{SS} = 10V$, $R_o = 1k\Omega$ และ $C_{AV} = 2\mu F$ ซึ่งจะได้สัญญาณเอาต์พุตเป็นสัญญาณดิจิทัลของค่า RMS ของสัญญาณคลื่นไซน์ สัญญาณคลื่นสี่เหลี่ยม และสัญญาณคลื่นสามเหลี่ยม มีค่าประมาณเท่ากับ 0.73mA, 1.05mA และ 0.62mA ตามลำดับ ดังแสดงในรูปที่ (4.9), (4.10) และ (4.11) ตามลำดับ ซึ่งมีค่าเป็นไปตามค่า RMS ในทางทฤษฎีที่กล่าวไว้ในสมการที่ (4.7), (4.8) และ (4.9) ตามลำดับ

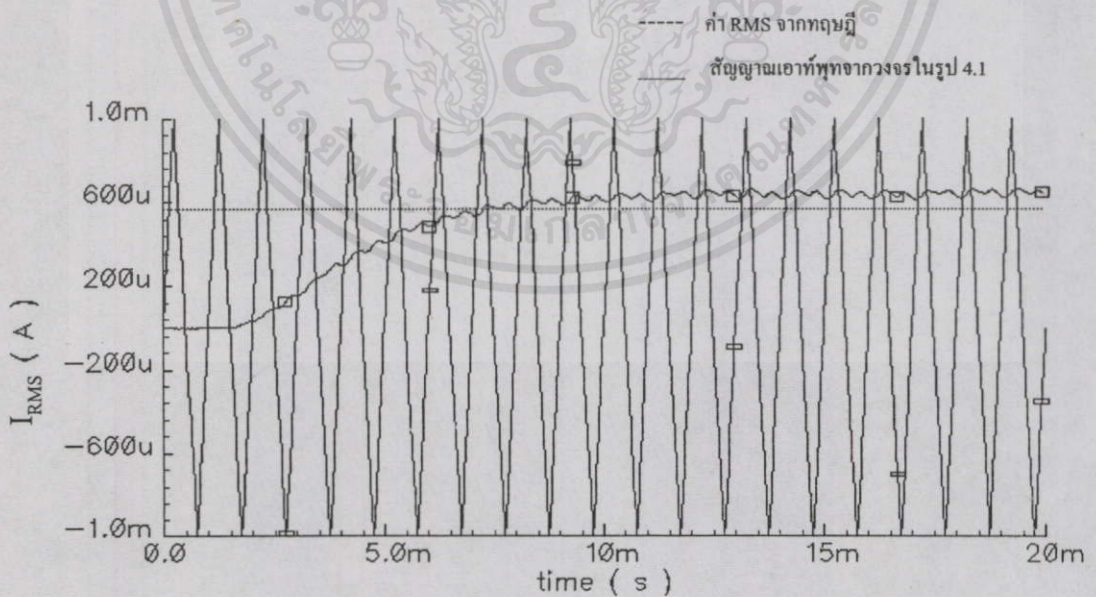


รูปที่ 4.9 สัญญาณเอาต์พุตของวงจรในรูปที่ 4.1 เมื่ออินพุตเป็นสัญญาณคลื่นไซน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะในรูปแบบใดทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



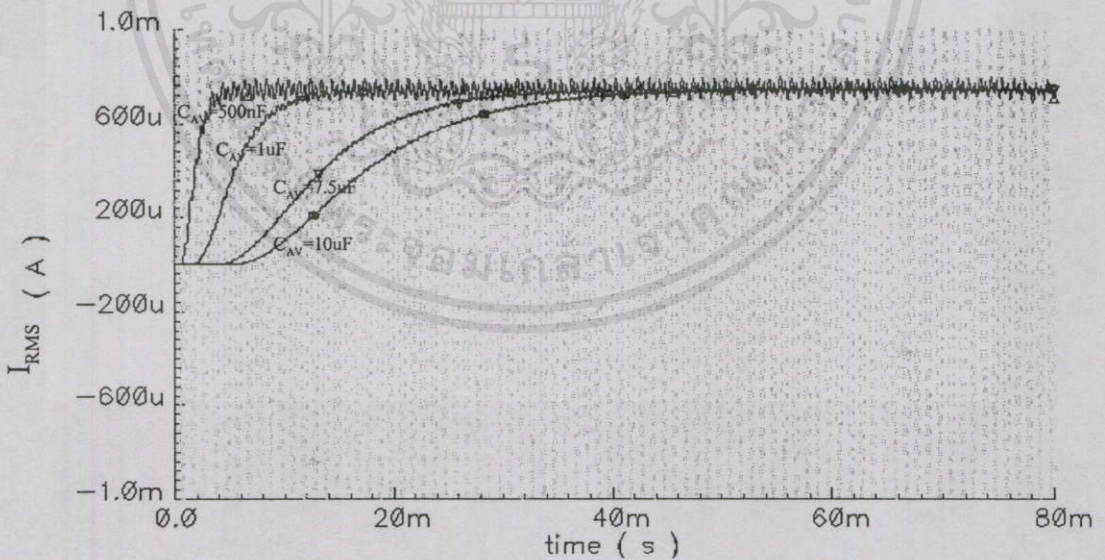
รูปที่ 4.10 สัญญาณเอาต์พุตของวงจรในรูปที่ 4.1 เมื่ออินพุตเป็นสัญญาณคลื่นสี่เหลี่ยม



รูปที่ 4.11 สัญญาณเอาต์พุตของวงจรในรูปที่ 4.1 เมื่ออินพุตเป็นสัญญาณคลื่นสามเหลี่ยม

พบว่าวงจรที่ได้ออกแบบดังกล่าวนี้สามารถแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงได้ทุกรูปคลื่นสัญญาณ โดยเมื่อมีสัญญาณอินพุตเป็นสัญญาณคลื่นไซน์ คลื่นสี่เหลี่ยม และคลื่นสามเหลี่ยม สัญญาณเอาต์พุตที่เป็นค่า RMS มีค่าความผิดพลาดประมาณ 3.25% , 5% และ 6.9% ตามลำดับ ซึ่งค่าความผิดพลาดที่เกิดขึ้นนี้อาจเกิดจากผลของออฟเซตภายในวงจร

และพิจารณาคุณสมบัติของการหน่วงเวลา (time delay) ของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง เมื่อทดลองเปลี่ยนค่า C_{AV} ให้มีค่าเป็น 500 nF , 1 μ F , 7.5 μ F และ 10 μ F แล้วป้อนสัญญาณอินพุตคลื่นไซน์ ที่มีความถี่เท่ากับ 1kHz มีขนาดกระแสเท่ากับ 1mA และกำหนดให้ $V_{DD} = -V_{SS} = 10V$ และ $R_o = 1k\Omega$ จะเห็นว่าที่สัญญาณเอาต์พุตจะมีค่าหน่วงเวลาประมาณ 2ms, 8ms, 28ms และ 35ms ตามลำดับ ดังแสดงในรูปที่ 4.12 จึงกล่าวได้ว่าการเลือกใช้ค่า C_{AV} ที่มีค่ามาก ๆ ในวงจร สามารถทำให้สัญญาณรีปเปิลมีค่าน้อย แต่ก็ทำให้ค่าการหน่วงเวลาของวงจรมีค่ามากขึ้นด้วย ซึ่งสามารถสรุปได้ว่า C_{AV} ที่มีค่ามาก ทำให้สัญญาณรีปเปิลมีค่าน้อย แต่มีค่าการหน่วงเวลามาก และ C_{AV} ที่มีค่าน้อย ทำให้สัญญาณรีปเปิลมีค่ามาก แต่มีค่าการหน่วงเวลาน้อย ดังนั้นในการพิจารณาเลือกค่า C_{AV} มาใช้ในวงจรจึงควรเลือกค่า C_{AV} ให้มีความเหมาะสมกับการนำวงจรไปประยุกต์ใช้งาน



รูปที่ 4.12 แสดงค่าการหน่วงเวลาของวงจรในรูปที่ 4.1 ที่ค่าตัวเก็บประจุต่างกัน ใช้ประโยชน์ด้านการคำนวณค่าเฉลี่ยของสัญญาณอินพุตได้แม่นยำขึ้น

เมื่อกำหนดให้ $I_{in} = 1mA$ ความไม่เป็นเชิงเส้นมากที่สุด (maximum conversion nonlinearity) สำหรับสัญญาณอินพุตในช่วง $10 \mu A$ ถึง $1mA$ มีค่าประมาณ 2% การเลียนแบบการทำงานของวงจรสำหรับวิเคราะห์เชิงความถี่สำหรับสัญญาณอินพุตเป็นกระแสสัญญาณไซน์ ที่มีขนาดของสัญญาณเป็น 1, 10, 20, 50, 90 และ 100 เปอร์เซ็นต์ของสัญญาณกระแสอินพุตสูงสุด ($I_{in(max)} = 1mA$) ได้ผลซึ่งแสดงช่วงความถี่สูงสุด (Maximum Frequency) ที่วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ยังสามารถทำงานได้เป็น 1, 5, 10, 20, 40, และ 40 MHz ตามลำดับ โดยค่าความถี่สูงสุดที่วงจรยังสามารถทำงานได้นี้ หาได้จากการทดสอบการทำงานของวงจร โดยเพิ่มความถี่ของสัญญาณอินพุต ขึ้นไปเรื่อยๆ แล้วพิจารณาว่า ณ ค่าความถี่นั้นๆ วงจรยังสามารถทำงานเป็นวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงอยู่หรือไม่ และวงจรยังสามารถทำงานได้อย่างมีประสิทธิภาพไปจนถึงความถี่สูงสุดเป็นเท่าไร โดยสามารถสรุปผลการทำงานของวงจรได้ดังในตารางที่ 4.2

ตารางที่ 4.2 ตารางคุณลักษณะการทำงานและการแปลงสัญญาณของวงจรรูปที่ 4.1

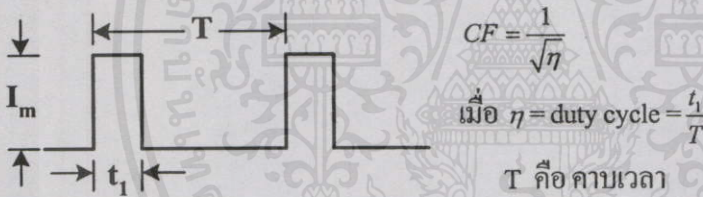
พารามิเตอร์	ผลการเลียนแบบการทำงานของวงจร
แรงดันแหล่งจ่าย (ที่กำหนด)	$\pm 3V$ to $\pm 15V$
ช่วงกระแสสัญญาณอินพุต (สูงสุด)	1mA
ความผิดพลาดของอัตราขยาย	ความไม่เป็นเชิงเส้นมากที่สุด ของสัญญาณกระแสในช่วง $10 \mu A$ to $1mA$ เท่ากับ 2%
แอมพลิจูดค่าออก	ค่าความถี่สูงสุด
$I_{IN} = 10 \mu A$ (1.0% of $I_{IN(MAX)}$)	1 MHz
$I_{IN} = 100 \mu A$ (10% of $I_{IN(MAX)}$)	5 MHz
$I_{IN} = 200 \mu A$ (20% of $I_{IN(MAX)}$)	10 MHz
$I_{IN} = 500 \mu A$ (50% of $I_{IN(MAX)}$)	20 MHz
$I_{IN} = 900 \mu A$ (90% of $I_{IN(MAX)}$)	40 MHz
$I_{IN} = 1000 \mu A$ (100% of $I_{IN(MAX)}$)	40 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการเลียนแบบการทำงานของวงจร ในรูปที่ 4.9, 4.10 และ 4.11 แสดงให้เห็นว่า วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบ CMOS Class AB ที่นำเสนอในบทนี้สามารถแปลงสัญญาณ AC เป็นสัญญาณ RMS ได้ทุกรูปคลื่นสัญญาณ และเพื่อเป็นการแสดงให้เห็นคุณสมบัติการทำงานของวงจร เมื่อสัญญาณอินพุตมีค่า ตัวประกอบค่ายอด (Crest factor หรือขอเรียกย่อว่า CF) ที่ต่างกัน โดยที่ตัวประกอบค่ายอดหรือ Crest Factor นิยามว่า เป็นอัตราส่วนของค่ายอดแอมพลิจูดของสัญญาณ (peak signal amplitude) ต่อค่า RMS ของสัญญาณ ($CF = V_p/V_{RMS}$) โดยทั่วไปนิยมใช้ในการหาค่าความแม่นยำ (accuracy) ของการวัดสัญญาณ AC

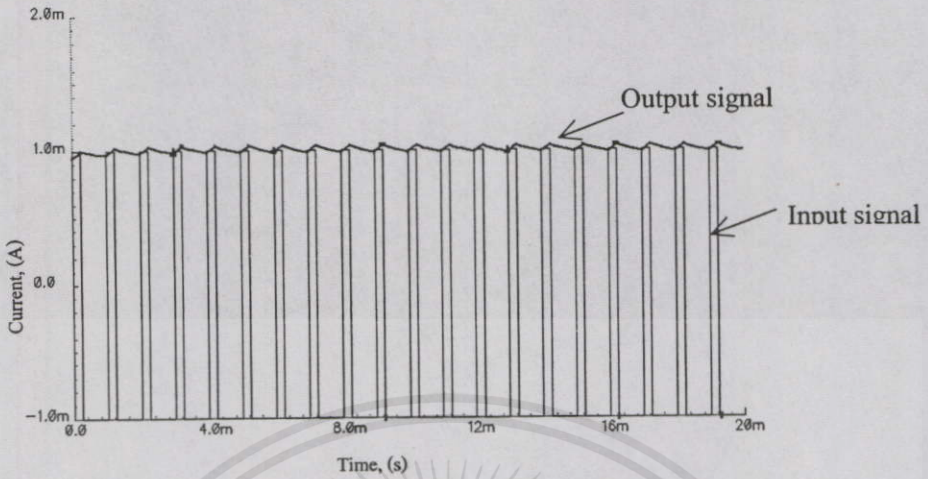
จึงทดสอบโดยเลียนแบบการทำงานของวงจรในรูปที่ 4.1 โดยใช้โปรแกรม Cadence และกำหนดให้สัญญาณอินพุตของวงจร มีค่าตัวประกอบค่ายอดค่าต่าง ๆ ตั้งแต่ 1 ถึง 10 ($CF=1$ ถึง 10) จากนั้นหาค่าความผิดพลาดของสัญญาณ RMS (Conversion error) ที่ค่าตัวประกอบค่ายอดค่าต่าง ๆ แล้วจึงนำค่าที่ได้มาเขียนกราฟความสัมพันธ์ระหว่าง ค่าความผิดพลาดของสัญญาณ RMS กับตัวประกอบค่ายอด

เมื่อสัญญาณอินพุตเป็นสัญญาณขบวนพัลส์ (Rectangular pulse train) สามารถกำหนดให้สัญญาณมีค่า CF ค่าต่าง ๆ ได้โดยพิจารณาจาก ค่า CF เมื่อเป็นสัญญาณขบวนพัลส์ ดังต่อไปนี้



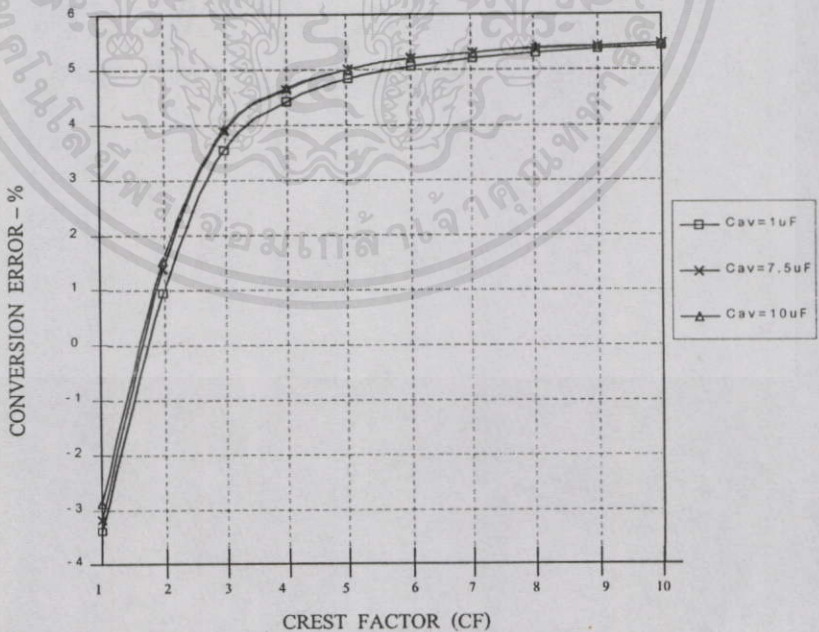
ดังนั้นจึงทำการเลียนแบบการทำงานของวงจรในรูปที่ 4.1 ด้วยสัญญาณขบวนพัลส์ ขนาดเท่ากับ 1mA สำหรับค่าตัวประกอบค่ายอดเท่ากับ 1 ถึง 10 ด้วยมอสทรานซิสเตอร์พารามิเตอร์ของ SCN05HT Technology 0.5 microns ของ MOSIS และกำหนดให้สัญญาณอินพุตมีค่าตัวประกอบค่ายอดค่าต่าง ๆ โดยให้สัญญาณกระแสสี่เหลี่ยมมีค่าคาบเวลา (T) คงที่เท่ากับ 1ms แล้วแปรค่าวัฏจักรหน้าที่ (duty cycle) เพื่อให้ตัวประกอบค่ายอดมีค่าเป็นไปตามกำหนด (1ถึง10)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.13 สัญญาณกระแสเอาต์พุทของวงจรในรูปที่ 4.1 เมื่อ CF ของสัญญาณอินพุท มีค่าเท่ากับ 2

และจากรูปที่ 4.13 เป็นการแสดงตัวอย่าง สัญญาณเอาต์พุทของวงจรในรูปที่ 4.1 เมื่อ กำหนดให้อินพุทของสัญญาณมีค่า CF เท่ากับสอง จะได้สัญญาณเอาต์พุทมีค่าประมาณ 1mA แสดงให้เห็นว่าวงจรยังคงสามารถทำงานได้อย่างมีประสิทธิภาพ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
รูปที่ 4.14 กราฟแสดงความสัมพันธ์ระหว่างค่าความผิดพลาดของค่า RMS กับค่า CF

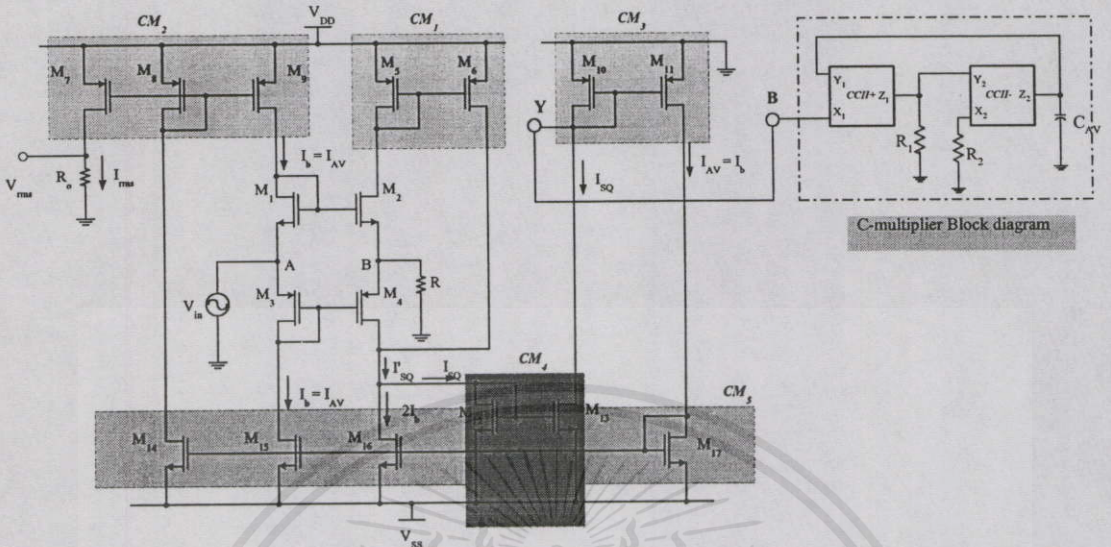
จากกราฟความสัมพันธ์ระหว่างค่าความผิดพลาดของค่า RMS กับค่าตัวประกอบค่ายอดของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบ CMOS Class AB ในรูปที่ 4.1 ดังแสดงในรูปที่ 4.14 จะเห็นว่าวงจรยังคงมีความแม่นยำ (accuracy) เมื่อสัญญาณอินพุทมีค่า CF ตั้งแต่ 1 ถึง 3 แต่อย่างไรก็ตาม ที่สัญญาณอินพุทมีค่า CF มากกว่า 3 วงจรยังสามารถวัดค่า RMS ได้ กราฟความสัมพันธ์ระหว่างค่าความผิดพลาดของค่า RMS เทียบกับ CF นี้เป็นการแสดงให้เห็นถึงความสามารถในการแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงของวงจร เมื่อสัญญาณอินพุทมีความผิดเพี้ยน (distorted waveform) และเนื่องจากผลของคิซีออฟเซต (DC offset) ที่เกิดภายในวงจรในรูปที่ 4.1 จึงทำให้ที่ค่า CF เท่ากับ 1 มีค่าความผิดพลาดของค่า RMS ไม่เท่ากับศูนย์ และเมื่อกำหนดให้สัญญาณอินพุทมีค่า CF เพิ่มขึ้น ทำให้ค่าความผิดพลาดของค่า RMS มีค่าเพิ่มขึ้น ซึ่งเป็นผลจากความผิดเพี้ยนของสัญญาณมีมากขึ้นนั่นเอง

4.3 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่ออกแบบจากวงจร Class AB กรณีที่ใช้วงจรคูณค่าตัวเก็บประจุ

เนื่องจากการเลือกค่าตัวเก็บประจุ (C_{AV}) ในวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงจะต้องเป็นไปตามเงื่อนไขดังสมการที่ (4.10) เพื่อให้สัญญาณเอาต์พุทมีรีปเปิดค่า จะเห็นว่าค่าตัวเก็บประจุนี้ ($7.5 \mu F$) ไม่เหมาะสมสำหรับสร้างเป็นวงจรรวมคั้งนั้นเพื่อลดขนาดของตัวเก็บประจุลงในหัวข้อนี้จึงนำเสนอวงจรคูณค่าตัวเก็บประจุแบบควบคุมด้วยกระแส (Current-Controlled C-multiplier) จากหัวข้อ 2.6.3.2 มาประยุกต์ใช้กับวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงมีความเหมาะสมในการสร้างเป็นวงจรรวมคั้งนี้ยิ่งขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.1 การทำงานของวงจร



รูปที่ 4.15 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่ออกแบบจากวงจร Class AB กรณีที่ใช้วงจรคูณค่าตัวเก็บประจุ

การทำงานของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ออกแบบจากวงจร Class AB กรณีที่ใช้วงจรคูณค่าตัวเก็บประจุ ดังแสดงในรูปที่ 4.15 นี้ มีการทำงานของวงจรเหมือนการทำงานของวงจรในหัวข้อ 4.2.1 แต่แทนตัวเก็บประจุ C_{AV} ในรูปที่ 4.1 ด้วยวงจรคูณค่าตัวเก็บประจุ ในรูปที่ 2.18 ซึ่งการทำงานของวงจรคูณค่าตัวเก็บประจุมีการทำงานของวงจรดังอธิบายไว้แล้วในหัวข้อ 2.6.3.2 เป็นการทำงานที่อาศัยหลักการของวงจรสายพานกระแสแบบบวก (CCII+) และสายพานกระแสแบบลบ (CCII-) โดยกำหนดให้แฟกเตอร์การคูณ $n = R_2/R_1$ ซึ่งสามารถปรับค่าได้จากการเลือกค่า R_2 และ R_1 จะได้ตัวเก็บประจุที่เกิดขึ้นระหว่าง พอร์ต B เทียบกราวน์ หรือ C_{eq} มีค่าเป็น

$$C_{eq} = n C_{AV} = (R_2/R_1) C_{AV} \tag{4.54}$$

4.3.2 ผลการเลียนแบบการทำงานของวงจรด้วยโปรแกรม SPICE ของ Cadence simulator

เพื่อเป็นการทดสอบและยืนยันว่าวงจรที่ออกแบบดังกล่าวสามารถทำงานได้ตามหลักการที่เสนอไว้ และเป็นการแสดงว่าวงจรคูณค่าตัวเก็บประจุสามารถประยุกต์ใช้กับวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง เพื่อสามารถลดขนาดของตัวเก็บประจุได้ จึงได้วิเคราะห์และเลียนแบบการทำงานของวงจรโดยใช้โปรแกรมสำเร็จรูป “Cadence” โดยใช้ขนาดของทรานซิสเตอร์ทุกตัวของวงจรคูณค่าตัวเก็บประจุในรูปที่ 2.18 เป็นดังนี้ $W = 50 \mu m$ และ

$L=5\mu m$ การเลียนแบบการทำงานของวงจรถ่ายใช้ทรานซิสเตอร์พารามิเตอร์ของ SCN05HT Technology 0.5 microns ของ MOSIS ตารางที่ 4.3 แสดงผลจากการเลียนแบบการทำงานของวงจรถ่ายในรูปที่ 4.1 โดยแสดงค่าเปอร์เซ็นต์ริบเปิดที่เกิดขึ้นจากสัญญาณกระแส RMS (I_{RMS}) ที่ค่าความถี่ต่างๆ เมื่อกำหนดให้ $C_{AV} = 7.5\mu F$, $V_{supply} = \pm 15V$ และ $I_{in} = I_M = 1mA$ เปรียบเทียบกับกรณีที่แทน C_{AV} ด้วยวงจรถ่ายค่าตัวเก็บประจุจากรูปที่ 2.18 โดยต่อจุด B ในวงจรถ่ายรูปที่ 2.18 เข้ากับจุด A ในวงจรถ่ายรูปที่ 4.1 โดยกำหนดให้ค่า $R_2 / R_1 = 1,000$ ($R_1 = 50\Omega$ และ $R_2 = 50k\Omega$), $C_{AV} = 7.5nF$ ดังนั้นจะได้ $C_{EQV} = 7.5\mu F$ แล้วทำการเลียนแบบการทำงานของวงจรถ่าย แล้วหาค่าเปอร์เซ็นต์ริบเปิดจาก I_{RMS} จากตารางที่ 4.3 พบว่าวงจรถ่ายค่าตัวเก็บประจุทำงานร่วมกับวงจรถ่ายแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงได้ โดยค่าเปอร์เซ็นต์ริบเปิดจากกรณีแทนค่าตัวเก็บประจุ C_{AV} ด้วยวงจรถ่ายค่าตัวเก็บประจุจากรูปที่ 3 จะมีย่านค่ามากกว่าเปอร์เซ็นต์ริบเปิดในกรณีที่ใช้ตัวเก็บประจุจริง ซึ่งค่าความผิดพลาดจากส่วนของวงจรถ่ายค่าตัวเก็บประจุ เกิดจากส่วนของวงจรถ่ายสายพานกระแสแบบบวก และวงจรถ่ายสายพานกระแสแบบลบดังที่กล่าวไว้ในหัวข้อ 2.6.3.2 ในสมการ (2.52) ดังนั้นในการพัฒนาเพื่อให้วงจรถ่ายค่าตัวเก็บประจุมีประสิทธิภาพมากขึ้นโดยมีค่าความผิดพลาดของวงจรถ่ายน้อยลง อาจทำได้โดยเลือกใช้วงจรถ่ายสายพานกระแสที่มีประสิทธิภาพสูง

ตารางที่ 4.3 เปอร์เซ็นต์ริบเปิดของการเลียนแบบการทำงานของวงจรถ่ายในรูปที่ 4.1

ความถี่ (Hz)	เปอร์เซ็นต์ริบเปิด เมื่อ $C_{AV} = 7.5\mu F$	เปอร์เซ็นต์ริบเปิด เมื่อใช้วงจรถ่าย C-multiplier
100	11.56	11.70
500	2.30	2.54
1k	1.23	1.43
5k	0.29	0.39
10k	0.24	0.25
20k	0.20	0.23

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 บทสรุป

บทนี้กล่าวถึงการวิเคราะห์และออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสแบบออสซิลเลเตอร์ CMOS Class AB นี้ โดยการวิเคราะห์สมรรถนะของวงจรในโหมดแรงดัน และ โหมดกระแส การวิเคราะห์ช่วงความถี่ปฏิบัติงานของวงจร ซึ่งวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงในบทนี้ วงจรถูกสร้างขึ้นจากหลักการของวงจร Class AB วงจรกระแสยกกำลังสอง และวงจรสะท้อนกระแส ที่ไม่ออสซิลเลเตอร์เรียงกระแสเต็มคลื่น ทำให้วงจรสามารถแปลงสัญญาณ RMS ที่บรรจบกับสัญญาณกระแสสลับในทุกรูปแบบสัญญาณ เป็นค่าสัญญาณดิจิตอลได้ และยังสามารถคำนวณค่าตัวเก็บประจุที่ได้นำเสนอในบทที่ 2 มาประยุกต์ใช้ในวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง เพื่อสามารถลดขนาดตัวเก็บประจุที่ใช้ในวงจรได้ 1,000 เท่า ทำให้วงจรมีความเหมาะสมในการสร้างเป็นวงจรรวม สำหรับผลการทดสอบได้ใช้โปรแกรม SPICE ใน Cadence Simulator เลียนแบบการทำงานของวงจรเพื่อเป็นการยืนยันถึงสมรรถนะการทำงานและคุณสมบัติของวงจรที่ได้ออกแบบขึ้น ซึ่งผลที่ได้จากการเลียนแบบการทำงานของวงจรด้วยโปรแกรม SPICE เป็นไปตามหลักการที่ได้นำเสนอไว้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง แบบโหมดกระแส

5.1 บทนำ

การออกแบบวงจรรวมแบบเทคโนโลยีซีมอสของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบโหมดกระแสนี้ เป็นการเสนอการออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงอีกวิธีหนึ่ง มีความแตกต่างจากวงจรที่นำเสนอในบทที่ 4 โดยคุณสมบัติของวงจรที่เสนอในบทนี้จะทำงานในโหมดกระแสเพียงอย่างเดียว และวงจรจะมีความซับซ้อนน้อยกว่า โดยมีหลักการออกแบบคล้ายกัน โดยได้ศึกษาและวิจัยออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง โดยใช้พื้นฐานของเทคโนโลยีซีมอส ที่ไม่มีส่วนของวงจรเรียงกระแสแบบเต็มคลื่น หลักการของวงจรที่ออกแบบขึ้นประกอบด้วยวงจรกระแสยกกำลังสอง วงจรกรองสัญญาณความถี่ต่ำผ่านอันดับหนึ่ง และวงจรลดครากที่สอง และนำวงจรคูณค่าตัวเก็บประจุ มาใช้กับวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ทำให้สามารถลดขนาดตัวเก็บประจุที่ต้องใช้ในวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง เพื่อให้มีความเหมาะสมกับการสร้างเป็นวงจรรวมได้ สุดท้ายเพื่อเป็นการยืนยันถึงสมรรถนะในการทำงานและคุณลักษณะของวงจรที่ได้นำเสนอ ได้เขียนแบบการทำงานของวงจรกับโปรแกรม SPICE ใน Cadence Simulator และได้ทดลองกับวงจรจริง ซึ่งปรากฏผลให้ค่าที่สอดคล้องกับหลักการที่ได้นำเสนอ

5.2 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบโหมดกระแส กรณี C เทียบกราวน์

5.2.1 การทำงานของวงจร

5.2.1.1 วงจรแปลงสัญญาณ RMS เป็นสัญญาณดีซี

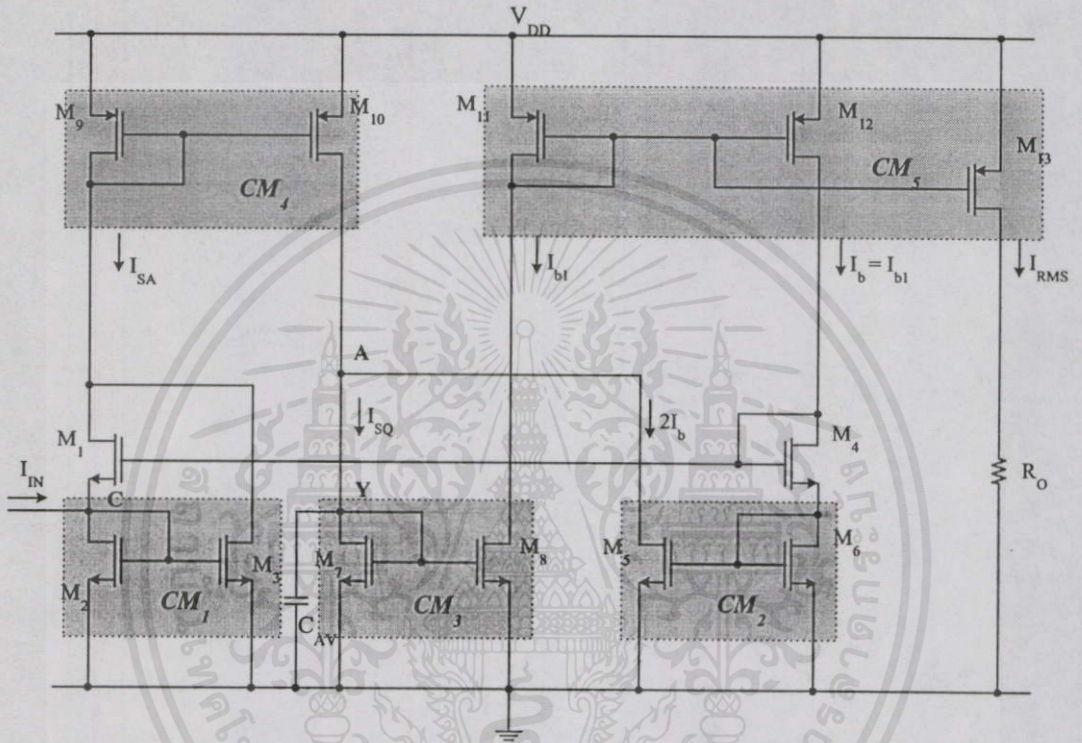
จากวงจรที่นำเสนอในรูปที่ 5.1 การทำงานของวงจรอาศัยคุณสมบัติของกฎการยกกำลังสอง (Square law characteristic) ของมอสทรานซิสเตอร์ ที่ถูกไบอัสให้ทำงานอยู่ในช่วงอิมิตัว [5,6] โดยที่ทรานซิสเตอร์ M_1 ถึง M_4 ทำงานเป็นวงจรกระแสยกกำลังสอง เมื่อ M_1 , M_2 และ I_b ทำงานเป็นวงจรไบอัสกระแสควบคุม (current controlled bias circuit) ดังนั้นกระแส I_{SA} มีค่าเป็น

กล่าวถึงเป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{SA} = I_{in}^2/8I_b + 2I_b \quad (5.1)$$

เมื่อกระแส I_{in} และ I_b เป็นกระแสสัญญาณเข้าและกระแสไบอัสตามลำดับ เนื่องจากเราออกแบบให้กระแสครนของ ทรานซิสเตอร์ M_7 จ่ายกระแส $2I_b$ ที่พอร์ต์ A เพื่อให้หักล้างค่ากระแสดีซี จากกระแส I_{SA} ดังนั้นจากสมการ 5.1 กระแส จะได้กระแส I_{SQ} มีค่าเป็น

$$I_{SQ} = I_{in}^2 / 8I_b \quad (5.2)$$



รูปที่ 5.1 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบโหมคกระแส

วงจรสะท้อนกระแส CM_4 ที่ประกอบด้วยทรานซิสเตอร์ M_9 และ M_{10} จะสะท้อนกระแส I_{SQ} ส่งผ่านไปยังส่วนของวงจรกรองสัญญาณความถี่ต่ำผ่านอันดับหนึ่งแบบโหมค ซึ่งประกอบด้วยวงจรสะท้อนกระแส (M_7 และ M_8) และตัวเก็บประจุเทียบกราวน์ C_{AV} ซึ่งต่อขนานกับวงจรสะท้อนกระแส จะได้กระแส I_{b1} เป็นดังสมการ

$$I_{b1} = \frac{I}{8I_b T} \int I_{IN}^2 dt \quad (5.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า โดยที่ $T = C_{AV} / g_{m7}$ เป็นค่าคงตัวเวลา ของวงจรกรองสัญญาณความถี่ต่ำผ่านอันดับหนึ่งและ g_{m7} เป็นค่าทรานส์คอนดักแตนซ์ ของทรานซิสเตอร์ M_7 ตัวเก็บประจุ C_{AV} เป็นตัวเก็บประจุแบบต่อลง

กราวน์ เนื่องจากอัตราขยาย 1 เท่าของวงจรสะท้อนกระแสของ (M_7 และ M_8) และของ (M_{11} และ M_{12}), กระแสไบอัส I_b ถูกขับด้วย กระแส I_{b1} ดังนั้น

$$I_b = I_{b1} \quad (5.4)$$

ที่เอาท์พุท ถ้ากำหนดให้ทรานซิสเตอร์ M_{13} ให้มีขนาดเท่ากับ $\sqrt{8}$ เท่าของขนาดของทรานซิสเตอร์ M_{11} ดังนั้นกระแสเดรนของทรานซิสเตอร์ M_{13} ซึ่งเป็นกระแสเอาท์พุท I_{RMS} ของวงจร สามารถแสดงค่าได้คือ

$$I_{RMS} = \sqrt{8} I_b \quad (5.5)$$

และจากสมการ (5.2), (5.3) และ (5.4) แก้สมการเพื่อหาค่า I_{RMS} แล้วจะได้

$$I_{RMS} = \sqrt{\frac{1}{T} \int I_{in}^2 dt} \quad (5.6)$$

จะพบว่ากระแสเอาท์พุทอยู่ในรูปแบบของค่าถลอกครากที่สองของค่าเฉลี่ยของสัญญาณยกกำลังสองหรือค่า RMS ที่ต้องการ ซึ่งวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบโหมคกระแส ในรูปที่ 5.1 นี้ สามารถแปลงสัญญาณกระแสกลับเป็นสัญญาณ RMS ได้ทุกคลื่นสัญญาณ

5.2.1.2 พิจารณาค่าความผิดพลาดจากค่า RMS

เนื่องจากการคำนวณผิดพลาดในการอ่านค่า RMS จากวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง จะขึ้นอยู่กับค่าความผิดพลาดเฉลี่ยโดยที่ค่าความผิดพลาดเฉลี่ย ดังที่กล่าวไว้แล้วใน บทที่ 4 หัวข้อ 4.2.1.2 ซึ่งเป็นค่าความผิดพลาดที่เกิดจาก ค่าความผิดพลาดจากค่าซีซี ดังแสดงในสมการที่ (4.10) และ ค่าความผิดพลาดที่เกิดจากสัญญาณรบกวนเปิด ดังแสดงในสมการที่ (4.11) ตามลำดับ

5.2.1.3 การเลือกค่า C

เนื่องจากการเลือกค่า C นั้นต้องเลือก C ที่มีค่าใหญ่มากเพียงพอที่จะทำให้รบกวนเปิดของเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาก่อนอื่น มีอนุญาติให้เผยแพร่โดยไม่คิดค่า สัญญาณเอาท์พุทถูกจำกัดให้มีค่าตามต้องการ นั่นคือต้องเลือกให้ค่า $|Z_C| \ll \frac{1}{g_m}$ ในช่วงความถี่ที่สนใจ เมื่อ $|Z_C| = \frac{1}{2\pi f C}$ โดยที่ $f = f_{min}$, f_{min} คือความถี่ต่ำสุดในช่วงที่เราสนใจ และเมื่อ

สัญญาณผ่านวงจรยกกำลังสองจึงทำให้ความถี่เพิ่มขึ้นเป็นสองเท่าของสัญญาณอินพุท ดังนั้นเพื่อที่จะให้วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง มีสัญญาณคีชีที่เอาต์พุทที่มีขนาดของริปเปิล (ripple) น้อยในช่วงความถี่ที่เราต้องการแปลงค่า การเลือกใช้ค่า C_{AV} สามารถคำนวณได้จาก

$$\frac{I}{2\pi(2f)C_{AV}} \ll \frac{I}{g_{m7(max)}} \quad (5.10)$$

เพราะฉะนั้นได้ว่า

$$C_{AV} \gg \frac{g_{m7(max)}}{4\pi f_{(min)}} \quad (5.11)$$

โดยที่ $f_{(min)}$ เป็นค่าความถี่ต่ำสุดในช่วงความถี่ที่สนใจ และ

$$g_{m7(max)} = \sqrt{2K_p W I_{D10} / L A V^{-1}} \quad (5.12)$$

ตัวอย่างเช่น ถ้า $K_p = 1.8169 \times 10^{-4}$, $W = 100 \mu m$, $L = 5 \mu m$ และ $I_{D10} = I_M$ เมื่อ I_M เป็นค่าขนาดของ แอมพลิจูดยอดของกระแสสัญญาณ (peak amplitude current) ดังนั้น

$g_{m7(max)} = 85.25 \times 10^{-3} \sqrt{I_M A V^{-1}}$ จะพบว่าในกรณีนี้จะต้องเลือกค่า

$$C_{AV} \gg \frac{6.78 \times 10^{-3} \sqrt{I_M}}{f_{(min)}} \quad (5.13)$$

ถ้าสัญญาณอินพุทคลื่นไซน์ ที่มี $I_M = 1 \text{ mA}$ และ $f_{(min)} = 100 \text{ Hz}$ จะต้องเลือกค่าประมาณตัวเก็บประจุ $C_{AV} \gg 2 \mu F$ ดังนั้นอาจเลือกให้ $C_{AV} = 7.5 \mu F$ หรือมากกว่าได้

โดยมีหลักการคร่าว ๆ ในการหาคือ C ควรมีค่ามากกว่าค่าส่วนกลับของค่าริปเปิลที่ยอมรับได้ ตัวอย่างเช่น ถ้าต้องการให้มีริปเปิล ประมาณ 1% (1 percent=0.01) เพราะฉะนั้น C_{AV} ควรจะมีค่า $1/0.01$ หรือ 100 เท่าของเทอมทางด้านขวามือของสมการ (5.13) นั่นคือ ที่ความถี่ $f_{(min)} = 100 \text{ Hz}$, $I_M = 1 \text{ mA}$ จะต้องเลือกให้ $C_{AV} = 100 \times 2 \mu F = 200 \mu F$ เพื่อให้ริปเปิลถูกจำกัดค่าที่ประมาณ 1% ตามที่ได้ออกแบบไว้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.2 สมรรถนะของวงจร

เพื่อที่จะได้ทราบว่าวงจรที่ได้ออกแบบมานั้นมีความสามารถและขีดจำกัดของประสิทธิภาพและสมรรถนะในการใช้งานมากน้อยเพียงใด จึงพิจารณาถึงช่วงปฏิบัติงานของวงจร โดยวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบ โหมดกระแสที่ออกแบบนี้ จะพิจารณาช่วงปฏิบัติงานของกระแสสัญญาณ ดังการวิเคราะห์ต่อไปนี้

5.2.2.1 ช่วงปฏิบัติงาน

จากวงจรในรูปที่ 2.14 ทรานซิสเตอร์ M_1 ถึง M_3 เป็นรูปแบบของวงจรกระแสยกกำลังสอง โดยมี ทรานซิสเตอร์ M_4 , M_6 และ กระแส I_b จากแหล่งจ่ายกระแสคงที่ เป็นรูปแบบเพื่อสร้างแรงดันอ้างอิง เพื่อไบอัสเข้าที่ขาเกตของทรานซิสเตอร์ M_1 ดังนั้นเมื่อมีกระแสอินพุต I_{in} ป้อนเข้ามาที่จุด A ของวงจรกระแสยกกำลังสอง เพื่อให้วงจรทำงานในช่วงกระแสอิมิตัว ดังนั้นต้องให้ทรานซิสเตอร์มอสเฟตทุกตัวถูกไบอัสให้ทำงานในช่วงอิมิตัว เพื่อที่จะให้วงจรทำงานเป็นวงจรยกกำลังสองตามต้องการ ซึ่งจะได้สมการของกระแสทรานซิสเตอร์ M_1 และ M_2 เป็นดังนี้ [ภาคผนวก ก]

$$I_{D1} = \frac{(4I_b - I_{in})^2}{16I_b} \quad \text{เมื่อ} \quad |I_{in}| \leq 4I_b \quad (5.14)$$

และ

$$I_{D2} = \frac{(4I_b + I_{in})^2}{16I_b} \quad \text{เมื่อ} \quad |I_{in}| \leq 4I_b \quad (5.15)$$

และกระแสเอาต์พุตของวงจรยกกำลังสอง I_{SA} อยู่ในรูปของสมการยกกำลังสอง ดังสมการ (5.1) ดังนั้นวงจรจะทำงานเป็นไปตามสมการยกกำลังสองได้ ถ้าขนาดของกระแสสัญญาณเข้า I_{in} มีค่าตามสมการ

$$|I_{in}| \leq 4I_b \quad \text{หรือ} \quad -4I_b \leq I_{in} \leq 4I_b \quad (5.16)$$

เงื่อนไขดังกล่าวเป็นผลที่ทำให้ทรานซิสเตอร์มอสเฟต M_1 ถึง M_3 ทำงานในช่วงกระแสอิมิตัว ซึ่งจะทำให้วงจรยกกำลังสอง ทำงานตามคุณสมบัติที่ออกแบบไว้

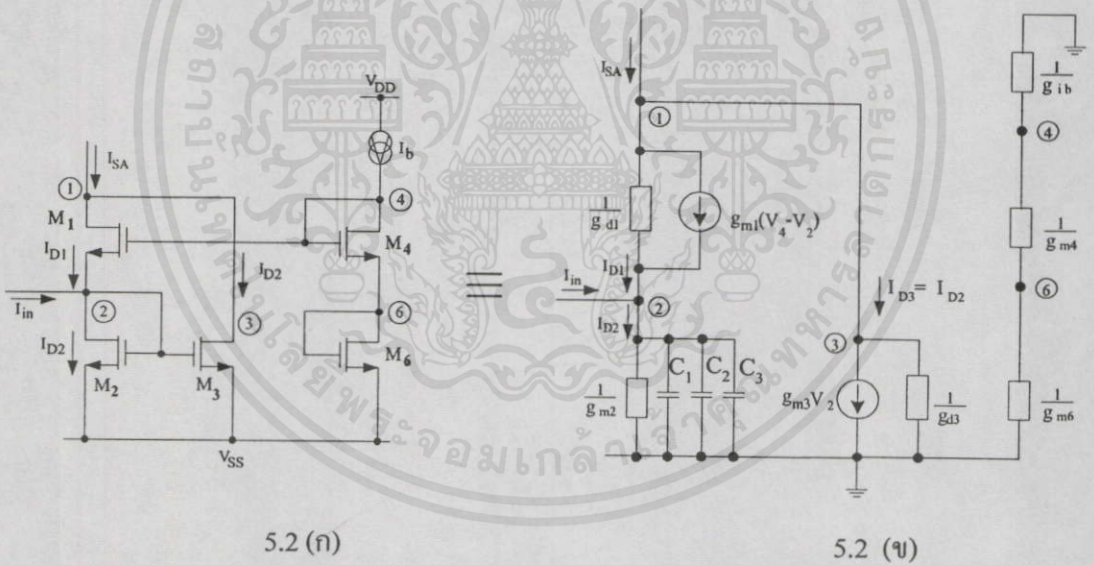
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.2.2 การวิเคราะห์ความถี่ปฏิบัติงานของวงจร

การวิเคราะห์ช่วงความถี่ปฏิบัติงาน สามารถทำได้โดยการวิเคราะห์สัญญาณขนาดเล็ก ซึ่งมีความจุไฟฟ้าแฝงที่เกิดขึ้นระหว่างขาเกตและขาซอสของมอสทรานซิสเตอร์นั้น ๆ จากการออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบโหมคระแสในรูปที่ 5.1 องค์ประกอบของวงจรประกอบด้วย วงจรกระแสยกกำลังสอง และวงจรสะท้อนกระแสอีก 5 ชุด (CM_1 ถึง CM_5) ดังนั้นในการวิเคราะห์ช่วงความถี่ปฏิบัติงานของวงจร จะพิจารณาจากองค์ประกอบของวงจรย่อย

5.2.2.2.1 พิจารณาจากส่วนของวงจรกระแสยกกำลังสอง

วงจรกระแสยกกำลังสอง ประกอบด้วยมอสทรานซิสเตอร์ M_1 ถึง M_3 ซึ่งทำงานเป็นฟังก์ชันยกกำลังสอง โดยมีมอสทรานซิสเตอร์ M_4 , M_6 และ I_b ทำหน้าที่เป็นวงจรไบแอสกระแสควบคุม (Current Controlled bias Circuit) ดังรูปที่ 2.14 โดยพิจารณาวงจรสมมูล เพื่อวิเคราะห์หาค่าความถี่ปฏิบัติงานของวงจรดังต่อไปนี้



รูปที่ 5.2 การวิเคราะห์หาค่าความถี่ปฏิบัติงานในส่วนของวงจรกระแสยกกำลังสอง

เมื่อพิจารณากระแสอินพุทของวงจรกระแสยกกำลังสอง คือ กระแส I_{in} กระแสเอาต์พุทคือ I_{SA} จากรูปที่ 5.2(ข) โดยการประยุกต์ใช้ KCL ที่ node 2 ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่จำกัดจำนวนครั้ง แต่ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{in} + [g_{d1}(V_1 - V_2) + g_{m1}(V_4 - V_2)] = [g_{m2} + s(C_1 + C_2 + C_3)]V_2 \tag{5.17}$$

โดยการประยุกต์ใช้ KCL ที่ node 1 ได้

$$I_{SA} = g_{d1}(V_1 - V_2) + g_{m1}(V_4 - V_2) + g_{m3}V_2 + g_{d3}V_3 \quad (5.18)$$

ในการประมาณค่าสมการ กำหนดให้ค่าของ $g_m \gg g_d$ เสมอ และจากสมการ (5.18) และ (5.17) จะได้ I_{SA}/I_{in} มีค่าดังนี้

$$\frac{I_{SA}(s)}{I_{in}(s)} = \frac{\frac{g_{m3} - g_{m1}}{(C_1 + C_2 + C_3)}}{\left(s + \frac{g_{m1} + g_{m2}}{(C_1 + C_2 + C_3)} \right)} \quad (5.19)$$

เมื่อกำหนดให้ $C_1 = C_{gs1} + C_{gd1}$, $C_2 = C_{gs2} + C_{gd2}$ และ $C_3 = C_{gs3} + C_{gd3}$ ถ้ากำหนดให้ในการออกแบบวงจรมีค่า $g_{m1} = 1.267 \times 10^{-3} \text{ AV}^1$, $g_{m2} = 1.213 \times 10^{-3} \text{ AV}^1$, $g_{m3} = 1.214 \times 10^{-3} \text{ AV}^1$, $C_{gs1} = C_{gs2} = C_{gs3} = 492.3 \times 10^{-15} \text{ F}$, และ $C_{gd1} = C_{gd2} = C_{gd3} = 16.37 \times 10^{-15} \text{ pF}$

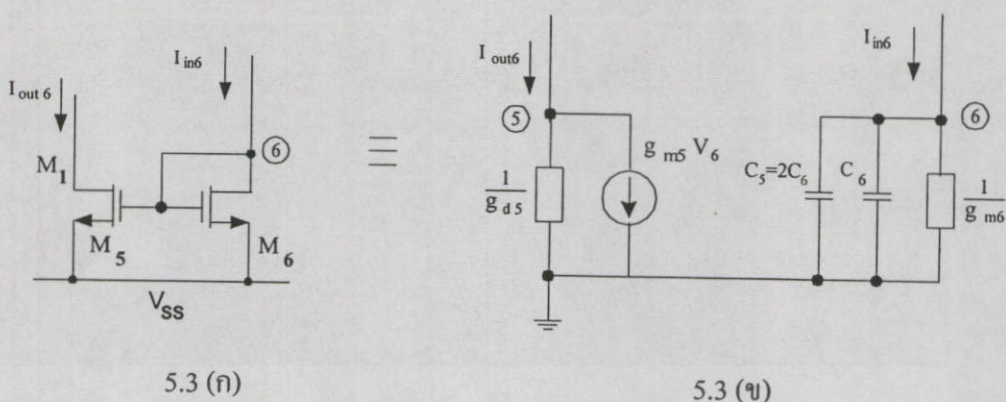
นั่นคือจากสมการที่ (5.19) วงจรจะมีขั้วจำกัดทางด้านความถี่สูง เนื่องจากค่าโพล 1 ตัวคือ ความถี่ที่หนึ่ง หรือ f_1 เป็นความถี่ที่เกิดเนื่องจากขั้วจำกัดของการทำงานด้านความถี่ของวงจรกระแสยกกำลังสอง พบว่า

$$f_1 \cong \frac{g_{m1} + g_{m2}}{2\pi(C_1 + C_2 + C_3)} \quad (5.20)$$

จากการแทนค่าพบว่า f_1 มีค่าความถี่สูงสุดที่วงจรกระแสยกกำลังสอง ทำงานได้ประมาณเท่ากับ 258 MHz

5.2.2.2 พิจารณาจากส่วนของวงจรสะท้อนกระแส

เนื่องจากการวิเคราะห์หาค่าความถี่ปฏิบัติงานของวงจรย่อย ที่ผ่านมานิบทที่ 4 หัวข้อ 4.2.2.3.1 พบว่าขั้วจำกัดการทำงานทางด้านความถี่ของวงจร ขึ้นอยู่กับวงจรสะท้อนกระแสแบบมีจุดออกหลายจุด และวงจรสะท้อนกระแสที่มีอัตราส่วนของกระแสเอาต์พุตต่อกระแสอินพุต (I_{out}/I_{in}) มากกว่า 1 เท่า สำหรับวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบโหมดกระแส ที่แสดงในรูป 5.1 นี้ จะประกอบด้วยวงจรย่อยที่เป็นวงจรสะท้อนกระแส คือ CM_1 ถึง CM_5 และวงจรยกกำลังสองซึ่งประกอบด้วยวงจรสะท้อนกระแส CM_1 โดยที่ วงจรสะท้อนกระแส CM_1 , CM_3 และ CM_4 เป็นวงจรสะท้อนกระแสที่มีอัตราส่วนการสะท้อนกระแสเท่ากับ 1 ดังนั้นในการวิเคราะห์หาค่าความถี่ปฏิบัติงานของวงจร ในรูปที่ 5.1 นี้จึงสามารถพิจารณาจากส่วนของวงจรสะท้อนกระแส CM_1 และ CM_2 ดังการวิเคราะห์ต่อไปนี้



5.3 (ก)

5.3 (ข)

รูปที่ 5.3 การวิเคราะห์หาค่าความถี่ปฏิบัติงานในส่วนของวงจรสะท้อนกระแสแบบลบ (CM_2)

จากรูป 5.3 (ก) เป็นวงจรสะท้อนกระแสแบบลบ (CM_2) ที่ประกอบด้วยมอสทรานซิสเตอร์ M_5 และ M_6 เมื่อพิจารณากระแสอินพุทของวงจรสะท้อนกระแส (CM_2) คือ กระแส I_{in6} กระแสเอาต์พุทคือ I_{out6}

จากรูปที่ 5.3 (ข) โดยการประยุกต์ใช้ KCL ที่ node 6 ได้

$$[g_{m6} + s(C_6 + 2C_6)]V_6 = -I_{in6} \quad (5.21)$$

โดยการประยุกต์ใช้ KCL ที่ node 5 ได้

$$I_{out6} = g_{d5}V_5 + g_{m5}V_6 \quad (5.22)$$

ทำนองเดียวกันในการประมาณค่าสมการ กำหนดให้ค่าของ $g_m \gg g_d$ เสมอ จากนั้นแทนค่า V_6 จากสมการที่ (5.22) ลงในสมการที่ (5.21) จะได้

$$\frac{I_{out6}(s)}{I_{in6}(s)} = \frac{-\frac{g_{m5}}{(C_6 + 2C_6)}}{\left(s + \frac{g_{m6}}{(C_6 + 2C_6)}\right)} \quad (5.23)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

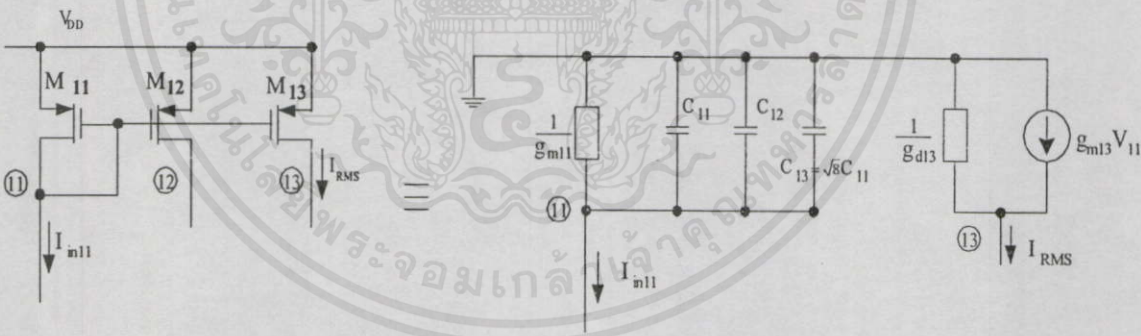
เมื่อกำหนดให้ $C_5 = C_{gs5} + C_{gd5}$ และ $C_6 = C_{gs6} + C_{gd6}$ ถ้ากำหนดให้ในการออกแบบ วงจรมีค่า $g_{m6} = 1.213 \times 10^{-3} \text{ AV}^{-1}$, $C_{gs6} = 492.3 \times 10^{-15} \text{ F}$, $C_{gs5} = 2C_{gs6} = 984.6 \times 10^{-15} \text{ F}$, $C_{gd6} = 16.37 \times 10^{-15} \text{ F}$ และ $C_{gd5} = 2C_{gd6} = 32.74 \times 10^{-15} \text{ F}$

พบว่าจากสมการที่ (5.23) วงจรจะมีขีดจำกัดทางด้านความถี่สูงเนื่องจากค่าโพล 1 ตัวคือ ความถี่ที่สอง หรือ f_2 เป็นความถี่ที่เกิดเนื่องมาจากขีดจำกัดของการทำงานด้านความถี่ของวงจรสะท้อนกระแสแบบลบ (CM_2) พบว่า

$$f_2 \cong \frac{g_{m6}}{2\pi(C_6 + 2C_6)} \tag{5.24}$$

จากการแทนค่าพบว่า f_2 มีค่าความถี่สูงสุดที่วงจรสะท้อนกระแสแบบลบ (CM_2) ทำงานได้ประมาณเท่ากับ 127 MHz

และการพิจารณาค่าความถี่ปฏิบัติการของวงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบบวก (CM_3) ดังรูป 5.4 (ก) ที่ประกอบด้วยขอมอสทรานซิสเตอร์ M_{11} , M_{12} และ M_{13} โดยที่กำหนดให้ $I_{D13} = \sqrt{8}I_{D11} = I_{RMS}$ และ $I_{D12} = I_{D11}$ โดยมีวงจรสมมูลที่ใช้ในการวิเคราะห์ ดังแสดงต่อไปนี้



5.4 (ก)

5.4 (ข)

รูปที่ 5.4 การวิเคราะห์หาค่าความถี่ปฏิบัติการในส่วนของวงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบบวก (CM_3)

เมื่อพิจารณากระแสอินพุตของวงจรสะท้อนกระแส (CM_3) คือ กระแส I_{in11} กระแสเอาต์พุตคือ I_{RMS} จากรูปที่ 5.4 (ข) โดยการประยุกต์ใช้ KCL ที่ node 11 ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น [อีกทั้งห้ามมิให้คัดลอกสิ่งนี้ลงบนสื่ออื่นอย่างใดจนถึงเข้าของเอกสารทุกครั้งที่มีการนำไปใช้]

$$\left[g_{m11} + s(C_{11} + C_{12} + \sqrt{8}C_{11}) \right] V_{11} = -I_{in6} \tag{5.25}$$

โดยการประยุกต์ใช้ KCL ที่ node 13 ได้

$$I_{RMS} = g_{d13}V_{13} + g_{m13}V_{11} \quad (5.26)$$

ทำนองเดียวกันในการประมาณค่าสมการ กำหนดให้ค่าของ $g_m \gg g_d$ เสมอ จากนั้นแทนค่า V_{11} จากสมการที่ (5.26) ลงในสมการที่ (5.25) จะได้

$$\frac{I_{RMS}(s)}{I_{in6}(s)} = \frac{\frac{g_{m13}}{(C_{11} + C_{12} + \sqrt{8}C_{11})}}{\left(s + \frac{g_{m11}}{(C_{11} + C_{12} + \sqrt{8}C_{11})} \right)} \quad (5.27)$$

เมื่อกำหนดให้ $C_{11} = C_{gs11} + C_{gd11}$, $C_{12} = C_{gs12} + C_{gd12}$ และ $C_{13} = C_{gs13} + C_{gd13}$ ถ้ากำหนดให้ในการ ออกแบบวงจรมีค่า $g_{m11} = 2.351 \times 10^{-3} \text{ AV}^1$, $C_{gs11} = C_{gs12} = 1.204 \text{ pF}$, $C_{gs13} = \sqrt{8} C_{gs11} = 3.407 \text{ pF}$, $C_{gd11} = C_{gd12} = 0.02126 \text{ pF}$ และ $C_{gd13} = \sqrt{8} C_{gd11} = 0.06017 \text{ pF}$

พบว่าจากสมการที่ (5.27) วงจรจะมีขั้วจำกัดทางด้านความถี่สูงเนื่องจากค่าโพล 1 ตัวคือ ความถี่ที่สาม หรือ f_3 เป็นความถี่ที่เกิดเนื่องจากขั้วจำกัดของการทำงานด้านความถี่ของวงจร สะท้อนกระแสแบบมีจุดออกหลายจุดแบบบวก (CM_5) พบว่า

$$f_3 \cong \frac{g_{m11}}{2\pi(C_{11} + C_{12} + \sqrt{8}C_{11})} \quad (5.28)$$

จากการแทนค่าพบว่า f_3 มีค่าความถี่สูงสุดที่วงจรสะท้อนกระแสแบบบวก (CM_5) ทำงาน ได้ประมาณเท่ากับ 64 MHz

เมื่อพิจารณาการวิเคราะห์ค่าความถี่ปฏิบัติการของวงจรแปลงสัญญาณ RMS เป็นสัญญาณ ไฟฟ้ากระแสตรงแบบโหมดกระแส ที่แบ่งการวิเคราะห์ออกเป็น ส่วน ๆ ตามองค์ประกอบของวงจร ย่อย คือวงจรกระแสยกกำลังสอง และวงจรสะท้อนกระแสบวกและลบ พบว่าวงจรมีขั้วจำกัดทาง ด้านความถี่สูง เนื่องจากค่าโพล 3 ตัวด้วยกันคือ f_1 , f_2 และ f_3 ดังสมการ (5.20), (5.24) และ (5.28) ตามลำดับ

ดังนั้นจะพบว่า $f_3 < f_2 < f_1$ นั่นคือขั้วจำกัดการทำงานทางด้านความถี่ของวงจรจะขึ้นอยู่กับ วงจรสะท้อนกระแสแบบบวก (CM_5) แบบมีจุดออกหลายจุด และออกแบบให้มีกระแส ไม่ว่ากรณีใดที่อื่น อีกทั้งยังมีจุดประสงค์เพื่อลดการรบกวน และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ $I_{D13} = \sqrt{8}I_{D11}$ ซึ่งสามารถทำงานได้ที่ความถี่สูงสุดเพียง 64 MHz

5.2.3 การทดลอง ผลการทดลอง และการเลียนแบบการทำงานของวงจรโดยใช้

SPICE ใน Cadence simulator

จากวงจรที่ได้ออกแบบตามหลักการที่ได้นำเสนอไว้ เพื่อเป็นการยืนยันว่าวงจรที่ออกแบบขึ้น สามารถทำงานได้ตามหลักการที่เสนอไว้ และมีคุณสมบัติของวงจรเป็นไปตามที่คาดหมายเอาไว้ ตามการวิเคราะห์ในทางทฤษฎี จึงทำการวิเคราะห์และทดลองการทำงานของวงจร โดยส่วนแรกทำการทดลองโดยการต่อวงจรโดยนำอนุภาคต่าง ๆ ตามวงจรที่ได้ออกแบบมาต่อกันแบบคิสครีทบนแผงทดลองวงจรต้นแบบ(proto board) ป้อนแรงดันไฟจ่ายให้กับวงจร และป้อนแรงดันสัญญาณหรือกระแสสัญญาณให้กับวงจรแล้วทำการวัดค่าแรงดันและกระแสสัญญาณที่ส่วนต่าง ๆ ของวงจร และทำการวิเคราะห์ผลที่ได้จากการทดลอง เพื่อเป็นการแสดงให้เห็นว่า วงจรที่ได้ออกแบบสามารถทำงานได้ตามหลักการที่ได้นำเสนอขึ้นมา เนื่องจากคุณสมบัติและการทำงานของอนุภาคในวงจรที่ต่อแบบคิสครีทกับของอนุภาคที่สร้างได้ในวงจรรวมยังมีข้อแตกต่างกันอยู่ ทำให้การทดสอบคุณสมบัติของวงจร โดยการต่อวงจรทดลองแบบคิสครีท ไม่สามารถจะทดสอบคุณสมบัติของวงจรรวมที่ทำการออกแบบได้ทุกประการ เช่น ความสมพียงกันของมอสเฟต ที่นำมาต่อกันแบบคิสครีท จะไม่สามารถทำให้เที่ยงตรงได้เท่ากับสร้างเป็นวงจรรวมในเนื้อสารกึ่งตัวนำขึ้นเดียวกัน หรือในวงจรที่นำมาต่อกันแบบคิสครีทจะมีค่าของความจุไฟฟ้าสแตย์ที่เกิดขึ้นจากแผงทดลองวงจรต้นแบบ ซึ่งในการสร้างวงจรรวมจะไม่มี ทำให้ไม่สามารถทดลองหาผลการตอบสนองต่อความถี่ ของวงจรที่แท้จริงได้ คุณสมบัติของวงจรบางประการจึงต้องทำการวิเคราะห์เลียนแบบการทำงาน โดยการใช้โปรแกรมสำเร็จรูปเท่านั้น ดังนั้นในการวิเคราะห์ผลตอบสนองต่อความถี่ของวงจรจึงได้วิเคราะห์เลียนแบบการทำงานของ วงจรโดยใช้โปรแกรมสำเร็จรูป “ Cadence” โดยใช้ทรานซิสเตอร์พารา มิเตอร์ของ CD4007

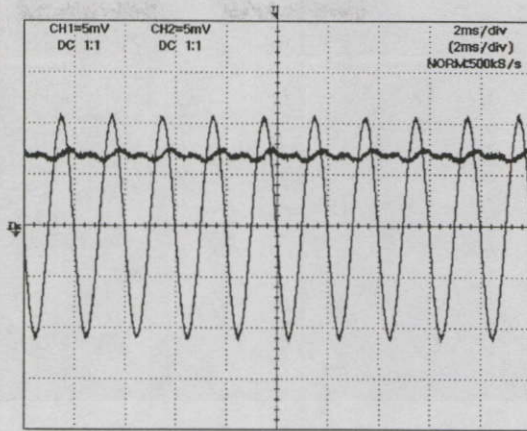
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.3.1 การทดลองและผลการทดลอง

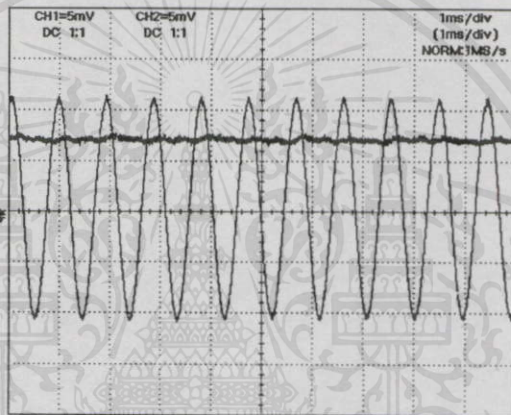
ทำการทดลองสร้างวงจรจริงตามรูป 5.1 โดยทำการต่อบนแผงทดลองวงจรต้นแบบ โดยมอสเฟตที่ใช้เป็นเอ็น-มอส และ พี-มอส นำมาจากมอสเฟตภายใน IC เบอร์ CD4007 ซึ่งภายในประกอบด้วย เอ็น-มอส และ พี-มอส อย่างละ 3 ตัว

จากการทดลองการทำงานของวงจร โดยป้อนสัญญาณอินพุตเป็นสัญญาณคลื่นไซน์ สัญญาณคลื่นสี่เหลี่ยม และสัญญาณคลื่นสามเหลี่ยม ตามลำดับ โดยให้สัญญาณอินพุตแต่ละคลื่นสัญญาณมีค่าความถี่เท่ากับ 1 kHz มีขนาดกระแสเท่ากับ $10 \mu A$ และกำหนดให้ $V_{DD} = -V_{SS} = 10V$, $R_o = 1k\Omega$ และ $C_{AV} = 1\mu F$ ซึ่งจะได้สัญญาณเอาต์พุตเป็นสัญญาณคี่ซึของค่า RMS ของสัญญาณคลื่นไซน์ สัญญาณคลื่นสี่เหลี่ยม และสัญญาณคลื่นสามเหลี่ยม มีค่าประมาณเท่ากับ $7.5 \mu A$, $12 \mu A$ และ $4.5 \mu A$ ตามลำดับ ดังรูปที่ 5.5, 5.6, และ 5.7 ตามลำดับ แสดงให้เห็นว่าวงจรสามารถที่จะแปลงสัญญาณ AC ในรูปสัญญาณคลื่นไซน์ สัญญาณคลื่นสี่เหลี่ยม และสัญญาณคลื่นสามเหลี่ยม เป็นสัญญาณ DC ที่มีค่าเท่ากับค่า RMS ของแต่ละคลื่นสัญญาณอินพุต โดยมีค่าความผิดพลาดในกรณีของสัญญาณอินพุตคลื่นไซน์ สัญญาณคลื่นสี่เหลี่ยม และสัญญาณคลื่นสามเหลี่ยม มีค่าเป็น 10%, 20% และ 22% ตามลำดับ ค่าความผิดพลาดที่เกิดจากการทดลองนี้อาจเกิดจากออฟเซตภายในวงจร เนื่องจากความสมพียงกันของมอสเฟตที่นำมาต่อกันแบบคัสครีท จะไม่สามารถทำให้เที่ยงตรงได้เท่ากับการเลียนแบบการทำงานของวงจร ดังนั้นจึงทำให้เกิดค่าความผิดพลาดที่มากกว่ากรณีเลียนแบบการทำงานของวงจรด้วยโปรแกรม SPICE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.5 (ก)

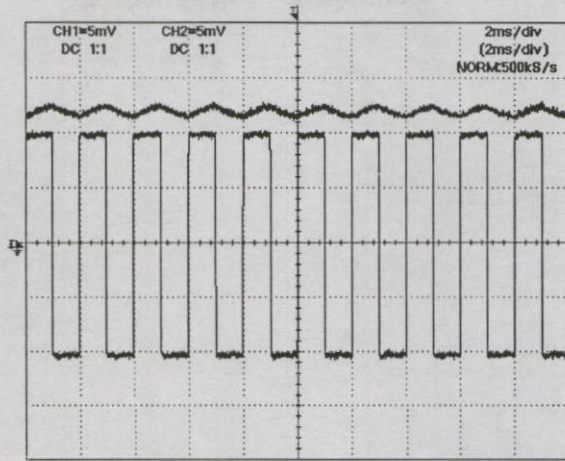


รูปที่ 5.5 (ข)

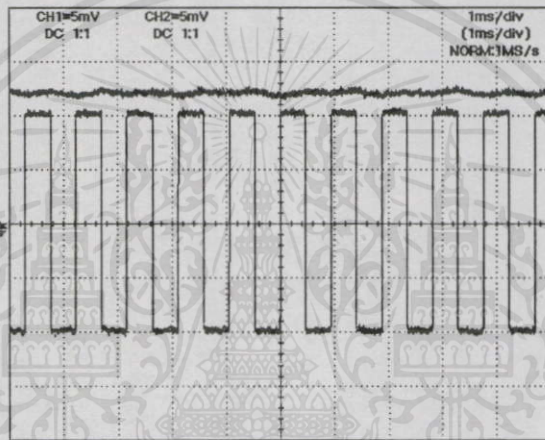


รูปที่ 5.5 (ค)

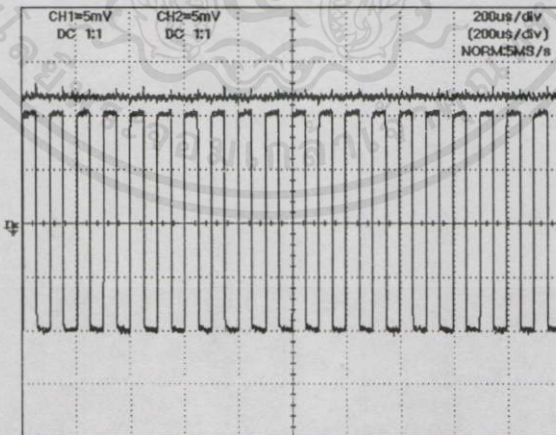
- รูปที่ 5.5 สัญญาณเอาต์พุตของวงจรในรูปที่ 5.1 เมื่อสัญญาณอินพุตเป็นสัญญาณชานน์
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่หรือใช้ประโยชน์ด้านการค้า
 5.5 (ก) ความถี่ของสัญญาณอินพุตเท่ากับ 500 Hz
 ไม่ว่าจะดี ได้ทั้งหมด ออกทั้งหมด ให้ดีแต่ต้องแก้ไข และต้องป้องกันถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
 5.5 (ข) ความถี่ของสัญญาณอินพุตเท่ากับ 1 kHz
 5.5 (ค) ความถี่ของสัญญาณอินพุตเท่ากับ 10 kHz



รูปที่ 5.6 (ก)



รูปที่ 5.6 (ข)



รูปที่ 5.6 (ค)

รูปที่ 5.6 สัญญาณเอาต์พุตของวงจรในรูปที่ 5.1 เมื่อสัญญาณอินพุตเป็นสัญญาณสี่เหลี่ยม

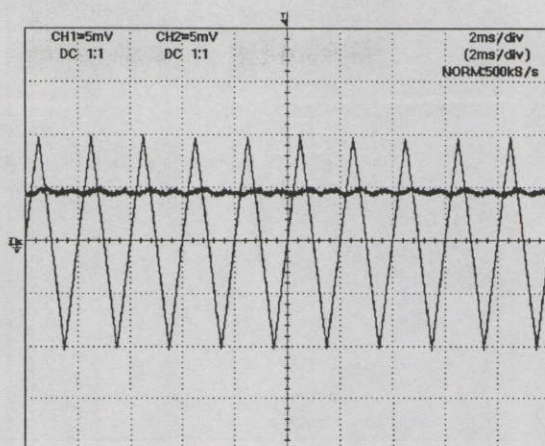
เชิงสแควร์เป็นอีกสแควร์ที่ส่งรูปไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

5.6 (ก) ความถี่ของสัญญาณอินพุตเท่ากับ 500 Hz

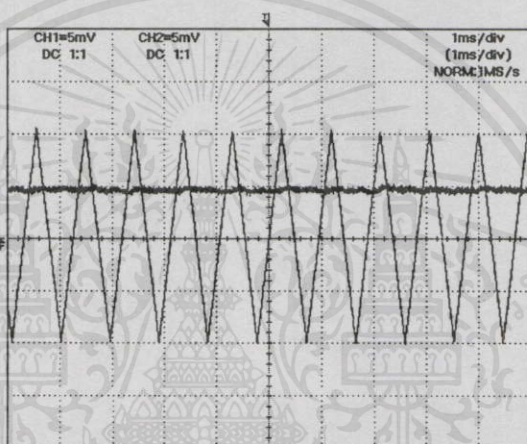
ไม่ว่ากรณีใดๆ ทางสถานีออกพิมพ์นี้มีให้เพื่อเป็นประโยชน์และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.6 (ข) ความถี่ของสัญญาณอินพุตเท่ากับ 1 kHz

5.6 (ค) ความถี่ของสัญญาณอินพุตเท่ากับ 10 kHz



รูปที่ 5.7 (ก)



รูปที่ 5.7 (ข)



รูปที่ 5.7 (ค)

- รูปที่ 5.7 สัญญาณเอาต์พุตของวงจรในรูปที่ 5.1 เมื่อสัญญาณอินพุตเป็นสัญญาณสามเหลี่ยม
- เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
- 5.7 (ก) ความถี่ของสัญญาณอินพุตเท่ากับ 500 Hz
- ไม่ว่ากรณีใดๆ ทางสน. อื่นๆ ที่ไม่มีให้ตีพิมพ์แล้ว และต้องยื่นเรื่องถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
- 5.7 (ข) ความถี่ของสัญญาณอินพุตเท่ากับ 1 kHz
- 5.7 (ค) ความถี่ของสัญญาณอินพุตเท่ากับ 10 kHz

และจากผลการทดลอง ดังรูปที่ 5.5, 5.6 และ 5.7 แสดงให้เห็นว่า เมื่อแปรค่าความถี่ของ กระแสสัญญาณอินพุต เป็น 500 Hz, 1 kHz และ 10 kHz วงจรในรูปที่ 5.1 ยังสามารถทำงานเป็น วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงได้ โดยค่า RMS ที่ได้จากสัญญาณเอาต์พุต ยังมีค่าคงที่ ไม่แปรตามความถี่ นอกจากนี้ยังพบว่าที่ค่าความถี่สัญญาณอินพุตสูงขึ้น เพอร์เซ็นต์รีปเปิลของสัญญาณ RMS จะลดลง ซึ่งสอดคล้องกับทฤษฎี ดังสมการ (5.13) เมื่อความถี่มีค่ามากขึ้น ขณะที่กำหนดให้ตัวเก็บประจุมีค่าคงที่ แล้วจะได้ว่าเพอร์เซ็นต์รีปเปิลมีค่าลดลง

ผลการทดลองนี้ยังสอดคล้องกับผลการเลียนแบบการทำงานของวงจร ด้วยโปรแกรม SPICE ใน Cadence Simulator ที่ใช้พารามิเตอร์ ของ CMOS CD4007 ด้วย เป็นการยืนยันว่าวงจร แปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ในรูปที่ 5.1 นี้สามารถทำงานได้จริง

5.2.3.2 การเลียนแบบการทำงานของวงจร โดยใช้โปรแกรม SPICE ใน Cadence Simulator

สำหรับการวิเคราะห์ผลตอบสนองทางความถี่จะใช้โปรแกรมสำเร็จรูป “Cadence” เลียนแบบการทำงานของวงจร เนื่องจากวงจรที่ใช้ในการทดลองจะมีค่าประจุแฝงค่อนข้างมากอันเนื่องมาจากแผงทดลองวงจรต้นแบบ ค่าพารามิเตอร์ต่าง ๆ ของ CMOS CD4007 ได้ทดสอบและคำนวณโดยใช้วิธีที่ได้เสนอขึ้นในเอกสารอ้างอิง [10]

ซึ่งจะใช้ค่าพารามิเตอร์ดังนี้ $K' = 33.78 \mu A/V$, $V_{th} = 1.2V$ และ $W/L = 20$ เพื่อเป็นการทดสอบและยืนยันว่าวงจรที่ออกแบบดังกล่าวสามารถทำงานได้ตามหลักการที่เสนอไว้ ซึ่งภายในอุปกรณ์ของมอสทรานซิสเตอร์แต่ละตัว ได้กำหนดให้มีค่า W และ L มีค่าดังแสดงไว้ในตารางที่ 5.1 โดย W คือ Channel และ L คือ Channel Length ผลการเลียนแบบการทำงาน จะแสดงในตารางแสดงคุณลักษณะของ วงจร ดังตารางที่ 5.2 ซึ่งเป็นการวิเคราะห์หาช่วงความถี่ปฏิบัติงานของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่ได้ออกแบบขึ้น เมื่อกำหนดให้มีสัญญาณอินพุตเป็นกระแสสัญญาณไซน์ ที่มีขนาดของสัญญาณเป็น 1, 10, 20, 50, 90 และ 100 เปอร์เซ็นต์ของสัญญาณกระแสอินพุตสูงสุด ($I_{in(max)} = 1mA$) ได้ผลซึ่งแสดงช่วงความถี่สูงสุด ที่วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ยังสามารถทำงานได้เป็น 10, 30, 60, 100, 150, และ 150 MHz ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะครั้งใดก็ตาม อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.1 ขนาดของทรานซิสเตอร์สำหรับวงจรในรูปที่ 5.1

ทรานซิสเตอร์	W(μm)	L(μm)
M1,M2,M3,M4,M6,M7,M8	40	5
M9,M10,M11,M12	100	5
M5	80	5
M13	283	5

ตารางที่ 5.2 ตารางคุณลักษณะการทำงานและการแปลงสัญญาณของวงจรในรูปที่ 5.1 กรณีใช้ทรานซิสเตอร์พารามิเตอร์ ของ CD4007

พารามิเตอร์	ผลการเปลี่ยนแปลงการทำงานของวงจร
แรงดันแหล่งจ่าย (ที่กำหนด)	3V to 5V
ช่วงกระแสสัญญาณอินพุต (สูงสุด)	1mA
ความผิดพลาดของอัตราขยาย	ความไม่เป็นเชิงเส้นมากที่สุด ของสัญญาณ กระแสในช่วง $10 \mu\text{A}$ to 1mA เท่ากับ 2%
แอมป์ริจูดค่าขอด	ค่าความถี่สูงสุด
$I_{IN} = 10 \mu\text{A}$ (1.0% of $I_{IN(MAX)}$)	10 MHz
$I_{IN} = 100 \mu\text{A}$ (10% of $I_{IN(MAX)}$)	30 MHz
$I_{IN} = 200 \mu\text{A}$ (20% of $I_{IN(MAX)}$)	60 MHz
$I_{IN} = 500 \mu\text{A}$ (50% of $I_{IN(MAX)}$)	100 MHz
$I_{IN} = 900 \mu\text{A}$ (90% of $I_{IN(MAX)}$)	150 MHz
$I_{IN} = 1000 \mu\text{A}$ (100% of $I_{IN(MAX)}$)	150 MHz

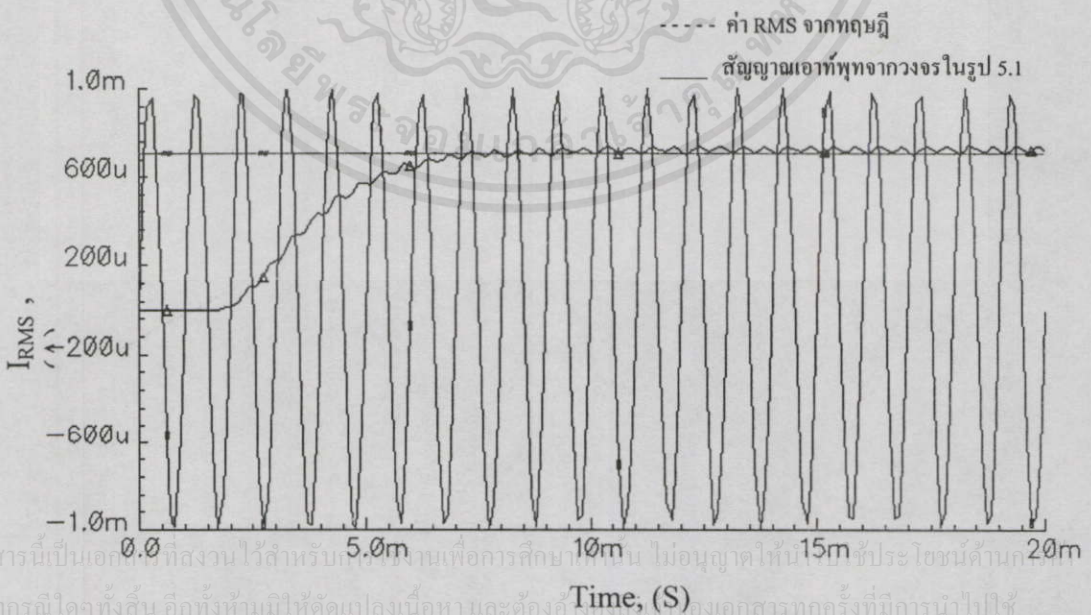
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.4 ผลการเลียนแบบการทำงานของวงจรโดยใช้เทคโนโลยี SCN05HT 0.5 microns ด้วย

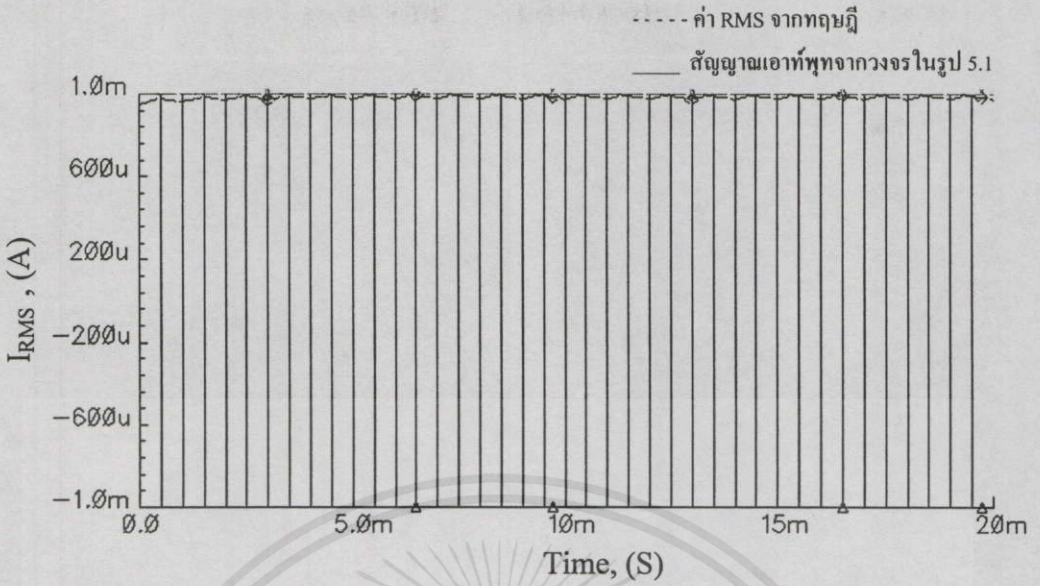
โปรแกรม SPICE ของ Cadence simulator

เนื่องจากการออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงในวิทยานิพนธ์นี้ ต้องการออกแบบและสร้างเป็นวงจรรวมได้จริง ดังนั้น เพื่อเป็นการทดสอบและยืนยันว่าวงจรที่ออกแบบดังกล่าวสามารถทำงานได้ตามหลักการที่เสนอไว้ โดยใช้โปรแกรม SPICE ของ Cadence Simulator ทำการเลียนแบบการทำงานของวงจร ดังรูปที่ 5.1 ด้วยทรานซิสเตอร์พาราเมเตอร์ของ SCN05HT Technology 0.5 microns ของ MOSIS ซึ่งภายในอุปกรณ์ของมอสทรานซิสเตอร์แต่ละตัว ได้กำหนดให้มีค่า W และ L มีค่าดังแสดงไว้ในตารางที่ 5.1

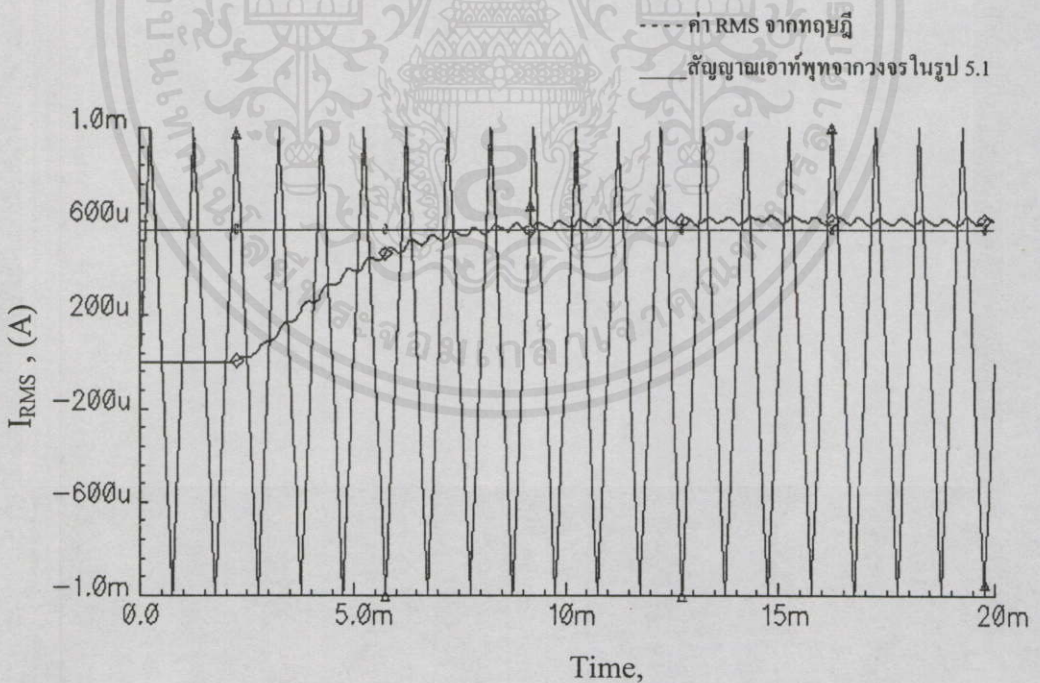
เพื่อเป็นการยืนยันว่าวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบโหมดกระแส ที่ออกแบบนี้สามารถแปลงสัญญาณกระแสสลับในรูป RMS เป็นค่าสัญญาณไฟฟ้ากระแสตรงได้ทุกรูปคลื่นสัญญาณ ไม่จำกัดเฉพาะคลื่นสัญญาณใดสัญญาณหนึ่งเท่านั้น จึงเลียนแบบการทำงานโดยป้อนสัญญาณอินพุตเป็นสัญญาณคลื่นไซน์ สัญญาณคลื่นสี่เหลี่ยม และสัญญาณคลื่นสามเหลี่ยม ตามลำดับ โดยให้สัญญาณอินพุตแต่ละคลื่นสัญญาณมีค่าความถี่เท่ากับ 1 KHZ มีขนาดกระแสเท่ากับ 1mA และกำหนดให้ $V_{DD} = -V_{SS} = 10V$, $R_o = 1k\Omega$ และ $C_{AK} = 2\mu F$ ซึ่งจะได้สัญญาณเอาต์พุตเป็นสัญญาณดีซีของค่า RMS ของสัญญาณคลื่นไซน์ สัญญาณคลื่นสี่เหลี่ยม และสัญญาณคลื่นสามเหลี่ยม มีค่าประมาณเท่ากับ 0.73 mA, 0.98 mA และ 0.6mA ตามลำดับ ดังแสดงในรูปที่ (5.8), (5.9) และ (5.10) ตามลำดับ ซึ่งมีค่าเป็นไปตามค่า RMS ในทางทฤษฎีที่กล่าวไว้ในสมการที่ (4.7), (4.8) และ (4.9) ตามลำดับ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ไปใช้ประโยชน์ด้านอื่น
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงชื่อของเอกสารทุกครั้งที่มีการนำไปใช้
รูปที่ 5.8 สัญญาณเอาต์พุตของวงจรในรูปที่ 5.1 เมื่ออินพุตเป็นสัญญาณคลื่นไซน์



รูปที่ 5.9 สัญญาณเอาต์พุตของวงจรในรูปที่ 5.1 เมื่ออินพุตเป็นสัญญาณคลื่นสี่เหลี่ยม

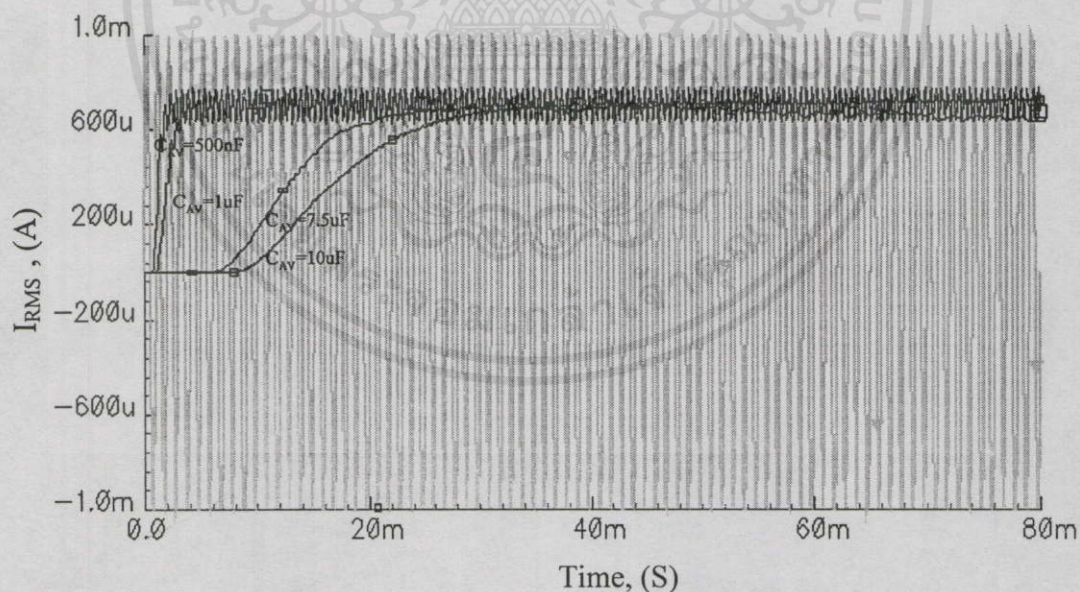


รูปที่ 5.10 สัญญาณเอาต์พุตของวงจรในรูปที่ 5.1 เมื่ออินพุตเป็นสัญญาณคลื่นสามเหลี่ยม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรนำไปใช้

พบว่าวงจรที่ได้ออกแบบดังกล่าวนี้สามารถแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงได้ทุกรูปคลื่นสัญญาณ โดยเมื่อมีสัญญาณอินพุตเป็นสัญญาณคลื่นซายน์ คลื่นสี่เหลี่ยม และคลื่นสามเหลี่ยม สัญญาณเอาต์พุตที่เป็นค่า RMS มีค่าความผิดพลาดประมาณ 1.8%, 2% และ 3.44% ตามลำดับ ซึ่งค่าความผิดพลาดที่เกิดขึ้นนี้อาจเกิดจากผลของออฟเซตภายในวงจร

และพิจารณาคุณสมบัติของการหน่วงเวลาของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง เมื่อทดลองเปลี่ยนค่า C_{AV} ให้มีค่าเป็น 500 nF , $1\text{ }\mu\text{F}$, $7.5\text{ }\mu\text{F}$ และ $10\text{ }\mu\text{F}$ แล้วป้อนสัญญาณอินพุตคลื่นซายน์ ที่มีความถี่เท่ากับ 1 kHz มีขนาดกระแสเท่ากับ 1 mA และกำหนดให้ $V_{DD} = -V_{SS} = 10\text{ V}$ และ $R_o = 1\text{ k}\Omega$ จะเห็นว่าที่สัญญาณเอาต์พุตจะมีค่าหน่วงเวลาประมาณ 2 ms , 5 ms , 27 ms และ 35 ms ตามลำดับ ดังแสดงในรูปที่ 5.11 จึงกล่าวได้ว่าการเลือกใช้ค่า C_{AV} ที่มีค่ามาก ๆ ในวงจร สามารถทำให้สัญญาณรีปิลมีค่าน้อย แต่ก็ทำให้ค่าการหน่วงเวลาของวงจรมีค่ามากขึ้นด้วย ซึ่งสามารถสรุปได้ว่า C_{AV} ที่มีค่ามาก ทำให้สัญญาณรีปิลมีค่าน้อย แต่มีค่าการหน่วงเวลามาก และ C_{AV} ที่มีค่าน้อย ทำให้สัญญาณรีปิลมีค่ามาก แต่มีค่าการหน่วงเวลาน้อย ดังนั้นในการพิจารณาเลือกค่า C_{AV} มาใช้ในวงจรจึงควรเลือกค่า C_{AV} ให้มีความเหมาะสมกับการนำวงจรไปประยุกต์ใช้งาน



รูปที่ 5.11 แสดงค่าการหน่วงเวลาของวงจรในรูปที่ 5.1 ที่ค่าตัวเก็บประจุต่างกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะผิดใจทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

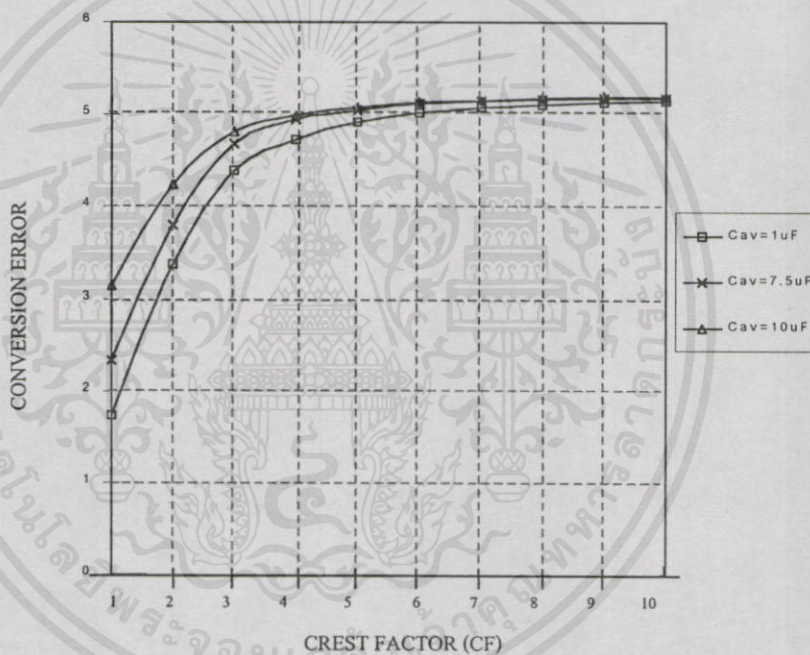
เมื่อกำหนดให้ $I_{in} = 1mA$ ความไม่เป็นเชิงเส้นมากที่สุด สำหรับสัญญาณอินพุทในช่วง $10 \mu A$ ถึง $1mA$ มีค่าประมาณ 2% การเลียนแบบการทำงานของวงจรสำหรับการวิเคราะห์เชิงความถี่สำหรับสัญญาณอินพุทเป็นกระแสสัญญาณชานซ์ ที่มีขนาดของสัญญาณเป็น 1, 10, 20, 50, 90 และ 100 เปอร์เซ็นต์ของสัญญาณกระแสอินพุทสูงสุด ($I_{in(max)} = 1mA$) ได้ผลซึ่งแสดงช่วงความถี่สูงสุดที่วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ยังสามารถทำงานได้เป็น 3, 18, 30, 40, 60, และ 60 MHz ตามลำดับ โดยสามารถสรุปผลการทำงานของวงจรได้ดังในตารางที่ 5.3

ตารางที่ 5.3 ตารางคุณลักษณะการทำงานและการแปลงสัญญาณของวงจรรูปที่ (5.1)

พารามิเตอร์	ผลการเลียนแบบการทำงานของวงจร
แรงดันแหล่งจ่าย (ที่กำหนด)	3V to 15V
ช่วงกระแสสัญญาณอินพุท(สูงสุด)	1mA
ค่าความผิดพลาดของอัตราขยาย	ความไม่เป็นเชิงเส้นมากที่สุด ของสัญญาณกระแสในช่วง $10 \mu A$ to 1mA เท่ากับ 2%
แอมพลิจูดค่ายอด	ค่าความถี่สูงสุด
$I_N = 10 \mu A$ (1.0% of $I_{N(MAX)}$)	3 MHz
$I_N = 100 \mu A$ (10% of $I_{N(MAX)}$)	18 MHz
$I_N = 200 \mu A$ (20% of $I_{N(MAX)}$)	30 MHz
$I_N = 500 \mu A$ (50% of $I_{N(MAX)}$)	40 MHz
$I_N = 900 \mu A$ (90% of $I_{N(MAX)}$)	60 MHz
$I_N = 1000 \mu A$ (100% of $I_{N(MAX)}$)	60 MHz

ผลการเลียนแบบการทำงานของวงจร ในรูปที่ (5.8), (5.9) และ (5.10) แสดงให้เห็นว่า วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบโหมคกระแส ที่นำเสนอในบทนี้ สามารถแปลงสัญญาณ AC เป็นสัญญาณ RMS ได้ทุกรูปคลื่นสัญญาณ และเพื่อเป็นการแสดงให้เห็นคุณสมบัติการทำงานของวงจร เมื่อสัญญาณอินพุทมีค่า ตัวประกอบค่ายอด (Crest factor หรือขอเรียกย่อว่า CF) ที่ต่างกัน โดยที่ตัวประกอบค่ายอดหรือ Crest Factor นิยามว่า เป็นอัตราส่วนของค่ายอดแอมพลิจูดของสัญญาณ (peak signal amplitude) ต่อค่า RMS ของสัญญาณ ($CF = V_P/V_{RMS}$) โดยทั่วไปนิยมใช้ในการหาค่าความแม่นยำ (accuracy) ของการวัดสัญญาณ AC ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จึงทดสอบโดยเลียนแบบการทำงานของวงจรในรูปที่ 5.1 โดยใช้โปรแกรม Cadence และ กำหนดให้สัญญาณอินพุตของวงจร มีค่าตัวประกอบค่ายอดค่าต่าง ๆ ตั้งแต่ 1 ถึง 10 ($CF=1$ ถึง 10) จากนั้นหาค่าความผิดพลาดของสัญญาณ RMS (Conversion error) ที่ค่าตัวประกอบค่ายอดค่าต่าง ๆ แล้วจึง นำค่าที่ได้มาเขียนกราฟความสัมพันธ์ระหว่าง ค่าความผิดพลาดของสัญญาณ RMS กับตัวประกอบค่า ยอด โดยทำการเลียนแบบการทำงานของวงจรในรูปที่ 5.1 ด้วยสัญญาณขบวนพัลส์ ขนาดเท่ากับ 1mA สำหรับค่าตัวประกอบค่ายอดเท่ากับ 1 ถึง 10 ด้วยมอสทรานซิสเตอร์พารามิเตอร์ของ SCN05HT Technology 0.5 microns ของ MOSIS และกำหนดให้สัญญาณอินพุตมีค่าตัวประกอบค่ายอดค่าต่าง ๆ โดยให้สัญญาณกระแสสี่เหลี่ยมมีค่าคาบเวลา (T) คงที่เท่ากับ 1ms แล้วแปรค่าวัฏจักรหน้าที่(duty cycle) เพื่อให้ตัวประกอบค่ายอดมีค่าเป็นไปตามกำหนด (1ถึง10)



รูปที่ 5.12 กราฟแสดงความสัมพันธ์ระหว่างค่าความผิดพลาดของค่า RMS กับค่า CF

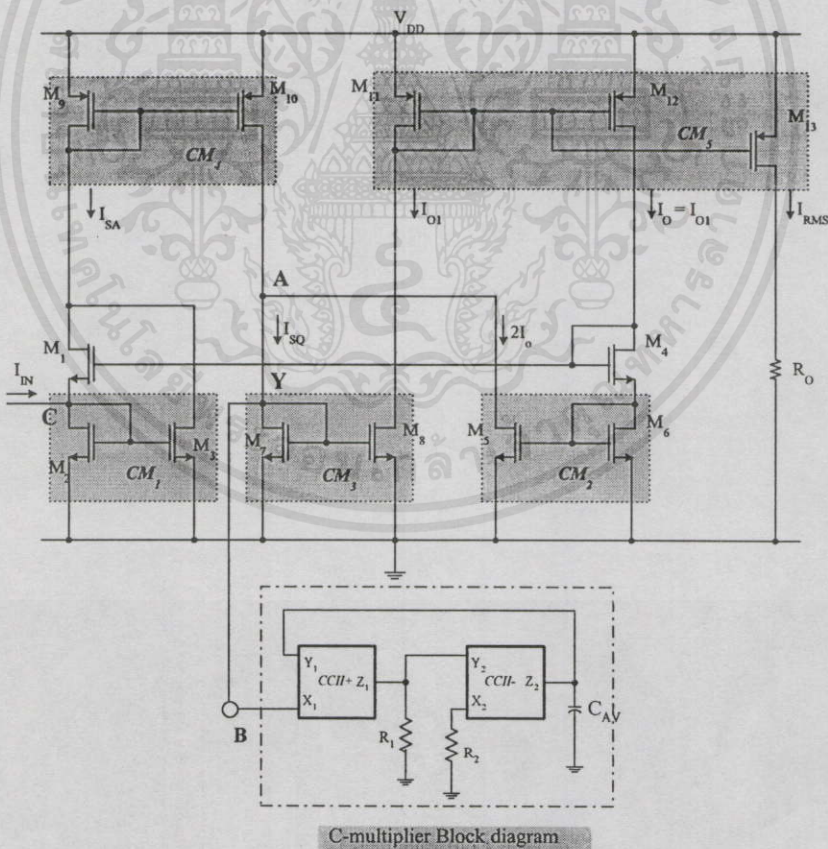
จากกราฟความสัมพันธ์ระหว่างค่าความผิดพลาดของค่า RMS กับค่าตัวประกอบค่ายอดของ วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบโหมดกระแส ในรูปที่ 5.1 ดังแสดง ในรูปที่ 5.12 จะเห็นว่าวงจรยังคงมีความแม่นยำ เมื่อสัญญาณอินพุตมีค่า CF ตั้งแต่ 1 ถึง 3 แต่อย่างไรก็ตาม ที่สัญญาณอินพุตมีค่า CF มากกว่า 3 วงจรยังสามารถวัดค่า RMS ได้ กราฟความสัมพันธ์ระหว่างค่าความผิดพลาดของค่า RMS เทียบกับ CF นี้เป็นการแสดงให้เห็นถึงความสามารถในการ แปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงของวงจร เมื่อสัญญาณอินพุตมีความผิดเพี้ยน ไม่มากนัก แต่ทั้งนี้ก็ต้องคำนึงถึงข้อจำกัดของสัญญาณอินพุต และต้องอ้างอิงถึงเจ้าเองอีกด้วยทุกครั้งที่มีการนำไปใช้ และเนื่องจากผลของดีซีออฟเซต ที่เกิดภายในวงจรในรูปที่ 5.1 จึงทำให้ที่ค่า CF เท่ากับ 1 มีค่า

ความผิดพลาดของค่า RMS ไม่เท่ากับศูนย์ และเมื่อกำหนดให้สัญญาณอินพุตมีค่า CF เพิ่มขึ้น ทำให้ความผิดพลาดของค่า RMS มีค่าเพิ่มขึ้น ซึ่งเป็นผลจากความผิดเพี้ยนของสัญญาณมีมากขึ้นนั่นเอง

5.3 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบโหมดกระแส กรณีที่ใช้วงจรคูณค่าตัวเก็บประจุ

เนื่องจากการเลือกค่าตัวเก็บประจุ (C_{AV}) ในวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงจะต้องเป็นไปตามเงื่อนไขดังสมการที่ (5.13) เพื่อให้สัญญาณเอาต์พุตมีรีปเปิดค่า จะเห็นว่าค่าตัวเก็บประจุนี้ ($7.5 \mu F$) ไม่เหมาะสมสำหรับสร้างเป็นวงจรรวมคั้งนั้นเพื่อลดขนาดของตัวเก็บประจุลงในหัวข้อนี้จึงนำเสนอวงจรคูณค่าตัวเก็บประจุแบบควบคุมด้วยกระแส จากหัวข้อ 2.6.3.2 มาประยุกต์ใช้กับวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงมีความเหมาะสมในการสร้างเป็นวงจรรวมได้ดียิ่งขึ้น

5.3.1 การทำงานของวงจร



รูปที่ 5.13 วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบโหมดกระแส กรณีที่ใช้วงจรคูณค่าตัวเก็บประจุ

การทำงานของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบโหมดกระแสกรณิที่ใช้วงจรคูณค่าตัวเก็บประจุ ดังแสดงในรูปที่ 5.13 นี้ มีการทำงานของวงจรเหมือนการทำงานของวงจรในหัวข้อ 5.2.1 แต่แทนตัวเก็บประจุ C_{AV} ในรูปที่ 5.1 ด้วยวงจรคูณค่าตัวเก็บประจุ ในรูปที่ 2.18 ซึ่งการทำงานของวงจรคูณค่าตัวเก็บประจุมีการทำงานของวงจรดั่งอธิบายไว้แล้วในหัวข้อ 2.6.3.2 เป็นการทำงานที่อาศัยหลักการของวงจรสายพานกระแสแบบบวก (CCII+) และสายพานกระแสแบบลบ (CCII-) โดยกำหนดให้แฟกเตอร์การคูณ $n = R_2/R_1$ ซึ่งสามารถปรับค่าได้จากการเลือกค่า R_2 และ R_1 จะได้ตัวเก็บประจุที่เกิดขึ้นระหว่าง พอร์ต B เทียบกราวน์ หรือ C_{eq} มีค่าเป็น

$$C_{eq} = n_c C_{AV} = (R_2/R_1) C_{AV} \quad (5.29)$$

5.3.2 ผลการเลียนแบบการทำงานของวงจรโดยใช้เทคโนโลยี SCN05HT 0.5 microns ด้วยโปรแกรม SPICE ของ Cadence simulator

เพื่อเป็นการทดสอบและยืนยันว่าวงจรที่ออกแบบดังกล่าวสามารถทำงานได้ตามหลักการที่เสนอไว้ และเป็นการแสดงว่าวงจรคูณค่าตัวเก็บประจุสามารถประยุกต์ใช้กับวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง เพื่อสามารถลดขนาดของตัวเก็บประจุได้ จึงได้วิเคราะห์และเลียนแบบการทำงานของวงจร โดยใช้โปรแกรมสำเร็จรูป “Cadence” โดยใช้ขนาดของทรานซิสเตอร์ทุกตัว ของวงจรคูณค่าตัวเก็บประจุ ในรูปที่ 2.18 เป็นดังนี้ $W = 50\mu m$ และ $L = 5\mu m$ การเลียนแบบการทำงานของวงจรใช้ทรานซิสเตอร์พารามิเตอร์ของ SCN05HT Technology 0.5 microns ของ MOSIS ตารางที่ 5.4 แสดงผลจากการเลียนแบบการทำงานของวงจรในรูปที่ 5.1 โดยแสดงค่าเปอร์เซ็นต์รีปเปลที่เกิขึ้นจากสัญญาณกระแส RMS (I_{RMS}) ที่ค่าความถี่ต่างๆ เมื่อกำหนดให้ $C_{AV} = 7.5\mu F$, $V_{supply} = \pm 15V$ และ $I_{in} = I_M = 1mA$ เปรียบเทียบกับกรณิที่แทน C_{AV} ด้วยวงจรคูณค่าตัวเก็บประจุจากรูปที่ 2.18 โดยต่อจุด B ในวงจรรูปที่ 2.18 เข้ากับจุด Y ในวงจรรูปที่ 5.1 โดยกำหนดให้ค่า $R_2/R_1 = 1,000$ ($R_1 = 50\Omega$ และ $R_2 = 50k\Omega$), $C_{AV} = 7.5nF$ ดังนั้นจะได้ $C_{EQV} = 7.5\mu F$ แล้วทำการเลียนแบบการทำงานของวงจร แล้วหาค่าเปอร์เซ็นต์รีปเปลจาก I_{RMS} จากตารางที่ 5.4 พบว่าวงจรคูณค่าตัวเก็บประจุทำงานร่วมกับวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงได้ โดยค่าเปอร์เซ็นต์รีปเปลจากกรณิแทนค่าตัวเก็บประจุ C_{AV} ด้วยวงจรคูณค่าตัวเก็บประจุจากรูปที่ 2.18 จะมีค่ามากกว่าเปอร์เซ็นต์รีปเปลในกรณิที่ใช้ตัวเก็บประจุจริง ซึ่งค่าความผิดพลาดจากส่วนของวงจรคูณค่าตัวเก็บประจุ เกิดจากส่วนของวงจรสายพานกระแสแบบบวก และวงจรสายพานกระแสแบบลบดังที่กล่าวไว้ในหัวข้อ 2.6.3.2 ในสมการ (2.52) ดังนั้นในการพัฒนาเพื่อให่วงจรคูณค่าตัวเก็บประจุมีประสิทธิภาพมากขึ้นโดยมีค่าความผิดพลาดของวงจรน้อยลง อาจทำได้โดยเลือกใช้วงจรสายพานกระแสที่มีประสิทธิภาพสูง

ตารางที่ 5.4 เปอร์เซ็นตรีเปิดของการเลียนแบบการทำงานของวงจรในรูปที่ 5.1

ความถี่ (Hz)	เปอร์เซ็นตรีเปิด เมื่อ $C_{AV} = 7.5 \mu F$	เปอร์เซ็นตรีเปิด เมื่อใช้ C-multiplier
100	8.66	11.09
500	2.20	2.29
1k	1.15	1.29
5k	0.20	0.26
10k	0.10	0.15
20k	0.05	0.10

5.4 บทสรุป

บทนี้กล่าวถึงการวิเคราะห์และออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบโหมคกระแส โดยการวิเคราะห์สมรรถนะของวงจรในโหมคกระแส และการวิเคราะห์ช่วงความถี่ปฏิบัติงานของวงจร ซึ่งวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงในบทนี้เป็นเทคนิคการออกแบบวงจร RMS อีกวิธีหนึ่ง ที่มีโครงสร้างของวงจรไม่ซับซ้อน เพราะเป็นการทำงานในโหมคกระแส โดยวงจรถูกสร้างขึ้นจากหลักการของวงจรกระแสยกกำลังสอง และวงจรสะท้อนกระแส ที่ไม่อาศัยวงจรเรียงกระแสเต็มคลื่น ทำให้วงจรสามารถแปลงสัญญาณ RMS ที่บรรจบกับสัญญาณกระแสสลับในทุกรูปแบบสัญญาณ เป็นค่าสัญญาณดิจิทัล และยังนำวงจรคุณค่าตัวเก็บประจุที่ได้นำเสนอในบทที่ 2 มาประยุกต์ใช้ในวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง เพื่อสามารถลดขนาดตัวเก็บประจุที่ใช้ในวงจรได้ 1,000 เท่า ทำให้วงจรมีความเหมาะสมในการสร้างเป็นวงจรรวม สำหรับผลการทดสอบได้ใช้โปรแกรม SPICE ใน Cadence Simulator เลียนแบบการทำงานของวงจรเพื่อเป็นการยืนยันถึงสมรรถนะ การทำงานและคุณสมบัติของวงจรที่ได้ออกแบบขึ้น และในบทนี้ได้ทำการต่อวงจรจริงเพื่อเปรียบเทียบผลทางทฤษฎีและปฏิบัติ ซึ่งผลที่ได้จากการเลียนแบบการทำงานของวงจรด้วยโปรแกรม SPICE และการทดลองต่อวงจรจริง เป็นไปตามหลักการที่ได้นำเสนอไว้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะตีพิมพ์ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

บทสรุป

6.1 บทสรุปและวิจารณ์

ในการนำเสนอหลักการและวิธีการออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่มีวงจรถูกค่าตัวเก็บประจุ โดยใช้พื้นฐานของเทคโนโลยีซีมอส ทั้ง 2 แบบที่นำเสนอในวิทยานิพนธ์ฉบับนี้ ทั้งแบบที่อาศัยการทำงานของวงจร CMOS Class AB และ แบบโหมดกระแส ซึ่งได้กล่าวรายละเอียดไว้ใน บทที่ 4 และบทที่ 5 ตามลำดับ พบว่าวงจรทั้งสองแบบที่ได้นำเสนอนั้น สามารถแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงได้ทุกรูปคลื่นสัญญาณอินพุต โดยโครงสร้างของวงจร ประกอบด้วยส่วนที่สำคัญ ดังนี้คือ วงจรยกกำลังสอง วงจรกรองสัญญาณความถี่ต่ำผ่านอันดับหนึ่ง วงจรลดอัตรากี่สอง และเป็นการออกแบบวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ไม่อาศัยหลักการทำงานของวงจรเรียงกระแสแบบเต็มคลื่น เพื่อหลีกเลี่ยงปัญหาของการผิดเพี้ยนของสัญญาณที่เกิดจากส่วนของวงจรเรียงกระแสแบบเต็มคลื่น และเพื่อให้วงจรมีความสามารถในการทำงานด้านความถี่ของวงจรสูงขึ้น โดยวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่นำเสนอในบทที่ 4 จะอาศัยหลักการทำงานของวงจรถูกค่าตัวเก็บประจุ Class AB ซึ่งทำให้วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงในแบบนี้ สามารถรับสัญญาณอินพุตได้ทั้งแรงดันสัญญาณและกระแสสัญญาณ และวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่นำเสนอในบทที่ 5 อาศัยหลักการทำงานของวงจรถูกค่าตัวเก็บประจุแบบโหมดกระแส ทำให้วงจรสามารถรับสัญญาณอินพุตที่เป็นสัญญาณกระแสเท่านั้น จึงทำให้โครงสร้างของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงในบทที่ 5 นี้ง่ายขึ้นและไม่ซับซ้อน นอกจากนี้ในบทที่ 2 ยังได้นำเสนอการออกแบบวงจรถูกค่าตัวเก็บประจุกระแสควบคุม โดยโครงสร้างการทำงานของวงจรถูกค่าตัวเก็บประจุสายพานกระแส CCII+ และ CCII- และวงจรสามารถถูกค่าตัวเก็บประจุได้ 1,000 เท่า ซึ่งสามารถลดค่าตัวเก็บประจุที่ใช้ในวงจรได้ และได้นำวงจรถูกค่าตัวเก็บประจุกระแสควบคุมนี้ มาประใช้กับวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงทั้งสองแบบ ที่นำเสนอในวิทยานิพนธ์ฉบับนี้ เพื่อลดค่าตัวเก็บประจุในวงจร RMS ให้มีความเหมาะสมในการนำไปสร้างเป็นวงจรรวมได้

6.2 เปรียบเทียบคุณสมบัติของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
สำหรับวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงทั้ง 2 แบบที่นำเสนอในบทที่ 4 และบทที่ 5 สามารถเปรียบเทียบคุณสมบัติของวงจรได้ดังนี้

1. วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง แบบอาศัยการทำงานของวงจร CMOS Class AB สามารถทำงานได้ทั้งโหมคแรงดันและโหมคกระแส แต่วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่ออกแบบในบทที่ 5 ทำงานได้โหมคกระแสเท่านั้น
2. ความสามารถในการทำงานด้านความถี่ของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง แบบโหมคกระแส จะมีขีดความสามารถในการทำงานด้านความถี่ของวงจรสูงกว่าวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงที่ออกแบบโดยอาศัยวงจร CMOS Class AB ซึ่งอาจเกิดจากส่วนของวงจรถักกำลังสองแบบ CMOS Class AB ที่มีขีดจำกัดการทำงานด้านความถี่ของวงจรมีต่ำกว่า วงจรกระแสยกกำลังสองที่เป็นส่วนประกอบของวงจรแปลงสัญญาณ RMS ในบทที่ 5
3. ความแม่นยำของวงจร ในการแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง สำหรับสัญญาณอินพุตคลื่นไซน์, สี่เหลี่ยม, และสามเหลี่ยม ของวงจรแปลงสัญญาณ RMS แบบโหมคกระแส ที่นำเสนอในบทที่ 5 มีค่าความแม่นยำมากกว่า เนื่องจากในวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ในบทที่ 4 อาศัยหลักการทำงานของวงจร CMOS Class AB ซึ่งวงจรจะมีผลของแรงดันดีซีออฟเซต (DC offset voltage) ที่จุด A และจุด B ซึ่งเป็นผลให้สัญญาณเอาต์พุตของวงจร RMS แบบอาศัยการทำงานของ CMOS Class AB มีค่าความผิดพลาดมากกว่าวงจรถักกำลังสองที่นำเสนอในบทที่ 5
4. วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงแบบโหมคกระแส โครงสร้างของวงจรมีความซับซ้อนน้อยกว่า และใช้แรงดันแหล่งจ่ายต่ำกว่าวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง แบบอาศัยวงจร CMOS Class AB

6.3 ข้อเสนอแนะในการทำวิจัยและพัฒนาต่อ

จากสมรรถนะการทำงานของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงพบว่า วงจรยังมีค่าความผิดพลาดเกิดขึ้น เนื่องจากวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง ที่นำเสนอในวิทยานิพนธ์ฉบับนี้ อาศัยการทำงานของวงจรสะท้อนกระแส และอาศัยหลักการป้อนกลับของสัญญาณ ดังนั้นเมื่อเกิดกระแสดีซีออฟเซตขึ้นจากส่วนของวงจรถักกระแส และเมื่อมีการป้อนกลับ จะทำให้สัญญาณเอาต์พุตของวงจรมีค่าความผิดพลาดเกิดขึ้น ดังนั้นในการพัฒนางจร เพื่อเป็นการเพิ่มสมรรถภาพการทำงานของวงจรให้มีประสิทธิภาพมากยิ่งขึ้น ให้สัญญาณเอาต์พุตของวงจรมี

ค่าความผิดพลาดน้อยลง จะต้องให้วงจรสะท้อนกระแสมีประสิทธิภาพมากที่สุด อาจทำได้โดยอาศัยวง
 จรสะท้อนกระแสแบบคาสโค德 แทนวงจรสะท้อนกระแสแบบพื้นฐาน และทำนองเดียวกันในส่วนขอ
 วงจรคูณค่าตัวเก็บประจุ เพื่อให้ประสิทธิภาพของวงจรดีขึ้น สามารถทำได้โดยการเลือกใช้วงจรสาย
 พานกระแสที่มีประสิทธิภาพมากขึ้น

ในลำดับสุดท้าย ผู้วิจัยหวังเป็นอย่างยิ่งว่าวิทยานิพนธ์ฉบับนี้จะเป็นประโยชน์และสามารถ
 แนะนำแนวทาง สำหรับผู้ที่สนใจในการศึกษาและพัฒนาวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้า
 กระแสตรงแบบใหม่ ๆ ที่ออกแบบโดยใช้พื้นฐานของเทคโนโลยีซีมอสได้ โดยนำวงจรที่นำเสนอนี้ไป
 พัฒนาและประยุกต์ใช้งานในด้านต่าง ๆ ได้อย่างเหมาะสมต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- [1] J. Peyton, and V. Walsh, **Analog electronic with Op Amps: A source book of practical circuits.** cambridge: cambridge University Press, 1993.
- [2] Peter RichMan, and Norman Walker , "A New Fast Computation RMS-to-DC Conversion." IEEE Trans. Instrum. Meas., vol. 20, 1974. pp. 322-325.
- [3] Louis G. Cox, and Norbert L. Kusters, "An Automatic RMS/DC Comparator." IEEE Trans. Instrum. Meas., vol. 23, 197. pp. 313-319.
- [4] R. F. Wassenaar, E. Seevinck, M. G. Van Leeuwen, C.J. Speelman, and E. Holle, "New Techniques for High-frequency RMS-to-DC Converter Based on a Multifunction V-to-I Converter." IEEE J. Solid-State Circuits, vol. 23, no. 3, 1988. pp. 802-815.
- [5] J.K. Kalanko, "Accurate Measurement of Power, Energy, and True RMS Voltage Using Synchronous Counting." IEEE Trans. Instrum. Meas., vol. 42, 1993. pp. 752-754.
- [6] E. Seevinck, R.F. Wassenaar and H.C.K. Wong, "A Wide-Band Technique for Vector Summation and RMS-to-DC Conversion." IEEE J. Solid-State Circuits, vol. SC-19, 1984. pp.311-318.
- [7] คงศักดิ์ อนันตศิริธนรัตน์. "การออกแบบวงจรวัดความถี่และวงจรถอดครากที่สอง โดยอาศัยคุณสมบัติการทำงานของวงจรรายคลาส AB โดยใช้ CMOS." วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2536.
- [8] W. Surakamponorn and K. Kumwachara, "A Dual Translinear-Based True RMS-to-DC Conversion Based-on a Multifunctional V-to-T Converter." IEEE Trans. Instrum. Meas., vol.47 , 1999. pp.459-464.
- [9] อนุชา แก้วพูนสุข. "การออกแบบวงจรถอดครากที่สองแบบเที่ยงตรง บนพื้นฐานของเทคโนโลยีทรานซิสเตอร์แบบซีมอส." วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2544.
- [10] วันชัย รุ่งรุจา. "การออกแบบและสังเคราะห์วงจรถอดครากฟังก์ชันโดยหลักการวงจรรวม" วิทยานิพนธ์วิศวกรรมศาสตรดุษฎีบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2535.
- [11] Toumazou C., Lidgley F.J. and Haigh D.G. **Analogue IC Design :The Current Mode Approach.**, London :Peter Peregrinus, 1990.

- [12] Greeneich E. W. **Analog Integrated Circuits**. Chapman&Hall, 1997.
- [13] Smith K.C. and Sedra A. "A New Simple Wide-Band Current Measuring Device." IEEE Trans, IM-18, 1969. pp. 125-128.
- [14] Penney W.M. and Lau L., Ed. **MOS Integrated Circuits**, New York, Van Nostrand Reinhold, 1972.
- [15] Smith K.C. and Sedra A. "The Current Conveyor : A New Circuit Building Block." Proc. IEEE., 1968. pp. 1369-1369.
- [16] Smith K.C. and Sedra A., "A Second Generation Current Conveyor and its applications" IEEE Trans., vol. CT-17, 1970. pp. 132-154.
- [17] W. Surakamponorn, V. Riewruja, K. Kumwachara and K. Dejhan, "Accurate CMOS-based current conveyors." IEEE Trans. Instrum. Meas., vol. 40, 1991. pp.699-702.
- [18] Millman J. and Grabel A., **Microelectronics**, New York, Mc Graw Hill, 1992.
- [19] Franco S. **Design with Operation Amplifiers and Analog Integrates Circuits**, Mew York, Mc Graw Hill, 1998.
- [20] วิภา แสงพิสิทธ์ วิวัฒน์ กิรานนท์ ปราโมทย์ วาดเขียน และจิรัฐดา เกสร "วงจรถอดรอกที่สองแบบใหม่" การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 18, หน้า 644-649
- [21] Greeneich E.W., **Analog Integrated Circuits**, Chapman & Hall., 1997
- [22] G. Di Cataldo, G. Ferri and S. Pennisi, "Active Capacitance Multipliers Using Current Conveyors." Circuits and Systems, 1998. ISCAS '98. Proceedings of the 1998 IEEE International Symposium on , Vol. 2 , 1998. pp. 343 -346 .
- [23] G. Ferri and S. Pennisi, "A 1.5-V Current-Mode Capacitance Cultiplier Microelectronics." 1998. ICM '98. Proceedings of the Tenth International Conference on , 1998. pp. 9 –12.
- [24] C. Premont, R. Grisel, N. Abouchi and J.-P. Chante, "A Current Conveyor Based Capacitive Multiplier." Circuits and Systems, 1997. Proceedings of the 40th Midwest Symposium on , Vol. 1 , 1998. pp. 146 –147.
- [25] M.T. Ahmed, I.A. Khan and N. Minhaj, "Novel Electronically Tunable C-multipliers." Electron. Lett., Vol. 31, No.1 , 5 Jan. 1995 . pp. 9 –11.
- [26] C. Kitchin and L. Counts **RMS to DC Conversion Application Guide 2nd Edtion.**, Analog Devices, U.S.A. 1986.
- [27] J. Mulder, A.C. van der Woerd, W. A. Serdijn, and A.H. van Roermund, "An RMS-DC Converter Based on the Dynamic Translinear Principle." IEEE J. Solid State Circuits, vol. 32 , no.7, July. 1997. pp. 1146-1150.

- [28] Z. Wang, "Novel Pseudo RMS Current Converter for Sinusoidal Signals Using a CMOS Precision Current Rectifier" IEEE Trans. Instrum. Meas., vol. 39, no. 4, Aug. 1990. pp. 670-671.
- [29] Yu Jen Wong and William E. Ott, **Function circuits : design and applications**. New York , McGraw-Hill, 1976.

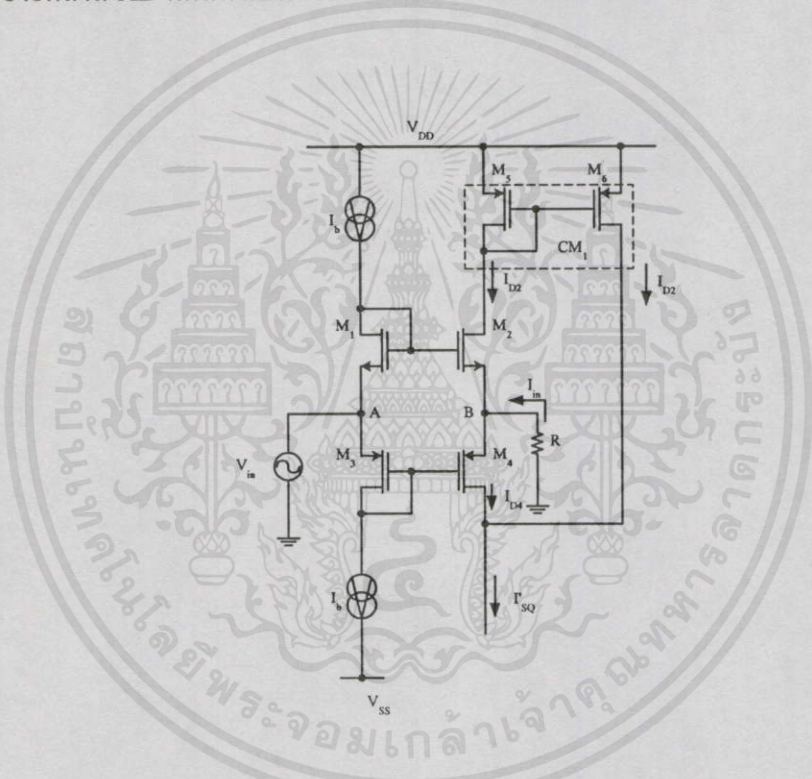


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

การวิเคราะห์ห้วงจรยกกำลังสองแบบ Class AB และ
 วงจรกระแสยกกำลังสอง

การวิเคราะห์หาค่าความสัมพันธ์ระหว่างกระแส I_{SQ} กับกระแส I_{in} และแรงดัน V_B กับแรงดัน V_A สำหรับวงจรขยายคลาส AB ที่แสดงเป็นวงจรกำลังสอง แบบคลาส AB



รูปที่ 1ก การใช้งานวงจขยายคลาส AB เป็นวงจรกำลังสอง

หาความสัมพันธ์ระหว่างกระแส I_{SQ} กับกระแส I_{in}

จากรูปที่ 1ข พิจารณามอสทรานซิสเตอร์ M_1 ถึง M_4 จะได้

$$V_{GS1} + V_{GS3} = V_{GS2} + V_{GS4} \tag{ก.1}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ถ้าในวงจรโดยการไบอัสให้มอสทรานซิสเตอร์ทำงานในช่วงนำกระแสอิมิตัวจะมี V_{GS} เป็นไปใช้

$$V_{GS1} = \sqrt{\frac{I_D}{\beta}} + V_T \quad , \quad \beta = \frac{K_P 'W}{2L} \quad (ก.2)$$

แทนค่าสมการที่ (ก.2) ในสมการที่ (ก.1) โดยกำหนดให้ $V_{T1} = V_{T2} = V_{T3} = V_{T4} = V_T$ และให้ $K_1 = K_2 = K_3 = K_4 = K$ จากรูปพบว่า $I_{D1} = I_{D2} = I_b$ ดังนั้นได้

$$2\sqrt{I_b} = \sqrt{I_{D2}} + \sqrt{I_{D4}} \quad (ก.3)$$

ยกกำลังสองทั้งสองข้างในสมการที่ (ก.3) จะได้

$$4I_b = I_{D2} + 2\sqrt{I_{D2}I_{D4}} + I_{D4} \quad (ก.4)$$

จากรูปจะมีความสัมพันธ์ระหว่างกระแส I_{D2} , I_{D4} และ I_{in} เป็น

$$I_{D2} = I_{D4} - I_{in} \quad (ก.5)$$

หรือ

$$I_{D4} = I_{D2} + I_{in} \quad (ก.6)$$

แทนสมการที่ (ก.5) ใน (ก.4) จะได้

$$\sqrt{I_{D4}^2 - I_{in}I_{D4}} = 4I_b + I_{in} - 2I_{D4} \quad (ก.7)$$

ยกกำลังสองทั้งสองข้างในสมการที่ (ก.7) จะได้

$$I_{D4} = \frac{16I_b^2 + 8I_bI_{in} + I_{in}^2}{16I_b} \quad (ก.8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า หรือจะได้ว่า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{D4} = \frac{(4I_b + I_{in})^2}{16I_b}, \quad |I_{in}| \leq 4I_b \quad (ก.9)$$

หาค่า I_{D2} โดยการนำเอาสมการที่ (ก.8) แทนในสมการที่ (ก.5) จะได้

$$I_{D2} = \frac{16I_b^2 - 8I_b I_{in} + I_{in}^2}{16I_b} \quad (ก.10)$$

หรือจะได้ว่า

$$I_{D2} = \frac{(4I_b - I_{in})^2}{16I_b}, \quad |I_{in}| \leq 4I_b \quad (ก.11)$$

เนื่องจากว่า M_5 และ M_6 คือรูปแบบของวงจรสะท้อนกระแสขนาด 1:1 ซึ่งจะทำหน้าที่สะท้อนกระแส I_{D4} ไปรวมกับ I_{D2} มีค่าเป็น I_{SQ} ดังนี้

$$I_{SQ} = I_{D2} + I_{D4} \quad (ก.12)$$

แทนค่าสมการที่ (ก.8) และ (ก.10) ใน (ก.12)

$$I_{SQ} = 2I_b + \frac{I_{in}^2}{8I_b} \quad (ก.13)$$

หาความสัมพันธ์ระหว่างแรงดัน V_B กับแรงดัน V_A จากรูปที่ 1ก พบว่า

$$V_{GS1} + V_A = V_{GS2} + V_B \quad (ก.14)$$

แทนค่าสมการที่ (ก.2) ใน (ก.14) และกำหนดให้ $V_{T1} = V_{T2} = V_T$, $K_1 = K_2 = K$ ได้

$$\sqrt{\frac{I_{D1}}{K}} + V_A = \sqrt{\frac{I_{D2}}{K}} + V_B \quad (ก.15)$$

เอกสารนี้เป็นเอกสารที่ตีพิมพ์ในวารสารวิชาการเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมิให้อัปโหลดหรือดัดแปลงข้อมูลอันถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
 แทน $I_{D1} = I_b$ และ $I_{D2} = (4I_b - I_{in})^2 / 16I_b$ ในสมการที่ (ก.15)

$$\frac{\sqrt{I_b}}{\sqrt{K}} - \frac{(4I_b - I_{in})}{4\sqrt{KI_b}} = V_B - V_A \quad (\text{ก.16})$$

หรือ

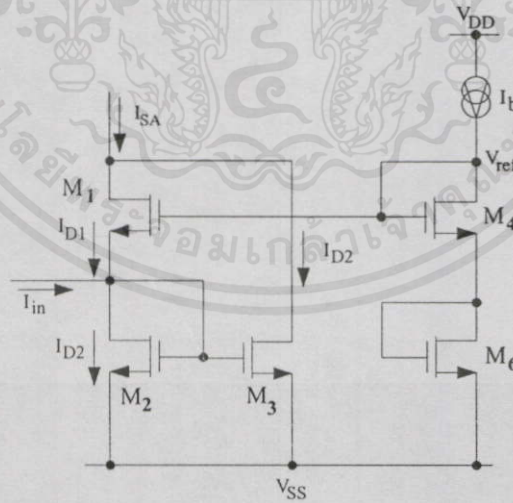
$$\frac{4I_b - (4I_b - I_{in})}{4\sqrt{KI_b}} = V_B - V_A \quad (\text{ก.17})$$

ดังนั้นจะได้

$$V_B = V_A + \frac{I_{in}}{4\sqrt{KI_b}} \quad (\text{ก.18})$$

จากสมการที่ (ก.18) พบว่าถ้าต้องการทำให้ V_A และ V_B มีค่าเท่ากัน สามารถทำได้โดยกำหนดให้ K และ I_b มีค่ามาก ๆ โดยในวงจรจะต้องใช้ค่า $K = K'_p W/2L$ ดังนั้นจะได้

$$V_B \cong V_A, \quad 4\sqrt{KI_b} > I_{in} \quad (\text{ก.19})$$



รูปที่ ก2 วงจรกระแสกำลังสอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
จากรูปที่ ก2 พิจารณามอสตรานซิสเตอร์ M_1, M_3, M_4 และ M_6 จะได้

$$V_{GS4} + V_{GS6} = V_{GS1} + V_{GS3} \quad (ก.20)$$

ถ้าในวงจรไบอัสให้มอสทรานซิสเตอร์ทำงานในช่วงอิมิต์จะมีค่า V_{GS} เป็น

$$V_{GS} = \sqrt{\frac{I_D}{K}} + V_T, \quad K = \frac{K'P W}{2L} \quad (ก.21)$$

แทนค่าในสมการที่ (ก.21) ในสมการที่ (ก.20) โดยกำหนดให้ $V_{T1} = V_{T2} = V_{T4} = V_{T6} = V_T$ และให้ $K_1 = K_2 = K_4 = K_6 = K$ จากรูปพบว่า $I_{D4} = I_{D6} = I_b$ ดังนั้นได้

$$2\sqrt{I_A} = \sqrt{I_{D1}} + \sqrt{I_{D3}} \quad (ก.22)$$

ยกกำลังสองทั้งสองข้างในสมการที่ (ก.22) จะได้

$$4I_b = I_{D1} + 2\sqrt{I_{D1}I_{D2}} + I_{D2} \quad (ก.23)$$

จากรูปจะได้ความสัมพันธ์ระหว่างกระแส I_{D1} , I_{D2} และ I_{in} เป็น

$$I_{D1} = I_{D2} - I_{in} \quad (ก.24)$$

หรือ
$$I_{D2} = I_{D1} + I_{in} \quad (ก.25)$$

แทนสมการที่ (ก.24) ใน (ก.23) จะได้

$$2\sqrt{I_{D2}^2 - I_{in}I_{D2}} = 4I_b + I_{in} - 2I_{D2} \quad (ก.26)$$

ยกกำลังสองทั้งสองข้างในสมการที่ (ก.26) จะได้

$$I_{D2} = \frac{16I_b^2 + 8I_bI_{in} + I_{in}^2}{16I_b} \quad (ก.27)$$

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หรือจะได้ว่า

$$I_{D2} = \frac{(4I_b + I_{in})^2}{16I_b}, \quad |I_{in}| \leq 4I_b \quad (\text{ก.28})$$

หาค่า I_{D1} โดยการนำเอาสมการที่ (ก.27) แทนในสมการที่ (ก.24) จะได้

$$I_{D1} = \frac{16I_b^2 - 8I_b I_{in} + I_{in}^2}{16I_b} \quad (\text{ก.29})$$

หรือจะได้ว่า

$$I_{D1} = \frac{(4I_b - I_{in})^2}{16I_b}, \quad |I_{in}| \leq 4I_b \quad (\text{ก.30})$$

เนื่องจากว่า M_1 และ M_2 คือรูปแบบของวงจรถัดกันกระแสนัดขนาด 1:1 ซึ่งจะทำหน้าที่สะท้อนกระแส I_{D2} ไปรวมกับ I_{D1} มีค่าเป็น I_{SA} ดังนี้

$$I_{SA} = I_{D1} + I_{D2} \quad (\text{ก.31})$$

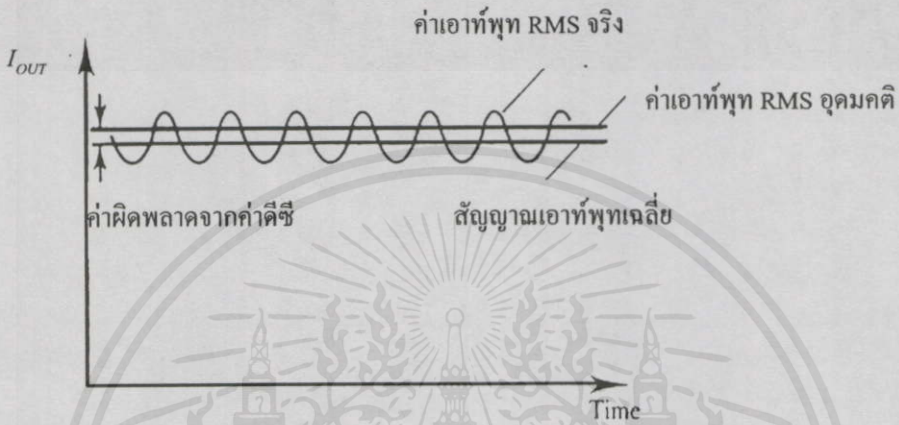
แทนค่าสมการที่ (ก.29) และ (ก.30) ใน (ก.31)

$$I_{SA} = 2I_b + \frac{I_{in}^2}{8I_b} \quad (\text{ก.32})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

การวิเคราะห์ค่าความผิดพลาดจากค่า RMS



รูปที่ 1ข แสดงค่าความผิดพลาดของสัญญาณ RMS

พิจารณาจากสมการ RMS ในรูปของ กระแสสัญญาณ

$$I_{RMS} = \sqrt{\frac{1}{T} \int_0^T I_{in}^2 dt}$$

ข.1

จากสมการ ข.1 อาจเขียนฟังก์ชันถ่ายโอน (transfer function) แทนการทำงานของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงได้

$$I_o^2(s) = \frac{I_{in}^2(s)}{(1+sT)}$$

ข.2

โดยที่ $T=RC$ กรณี I_{in} เป็นสัญญาณคลื่นไซน์ จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 $I_{in} = \sqrt{2} I_{RMS} \sin(\omega t)$ ข.3
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้น

$$I_o(t) = I_{RMS} \left(1 + \frac{\sin(2\omega t)}{\sqrt{1+4\omega^2 T^2}} \right) \quad \text{ข.4}$$

กระจายเทอมในวงเล็บโดยใช้ Taylor series ได้

$$I_o(t) = I_{RMS} \left[1 + \frac{1}{16(1+4\omega^2 T^2)} \right] + \frac{I_{RMS} \sin(2\omega t)}{2\sqrt{1+4\omega^2 T^2}} \quad \text{ข.5}$$

ดังนั้นค่าความผิดพลาดจากค่า DC (DC Error) และ ความผิดพลาดของสัญญาณริปเปิล (Ripple Error) มีค่าดังสมการที่ ข.6 และ ข.7 ตามลำดับ

$$e_{odc} = \frac{I_{RMS}}{2[1+4\omega^2 T^2]} \quad \text{ข.6}$$

$$e_{ripple} = \frac{I_{RMS}}{2[1+4\omega^2 T^2]^{1/2}} \quad \text{ข.7}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

สไปซ์โมเดลของทรานซิสเตอร์ที่ใช้ในวิทยานิพนธ์

- พารามิเตอร์ ของมอสทรานซิสเตอร์ เทคโนโลยี SCN05H 0.5 ไมครอน ของ MOSIS

* N72A SPICE LEVEL 3 PARAMETERS

.MODEL CMOSN NMOS LEVEL=3

+PHI =0.700000 TOX =9.6000E-09 XJ =0.200000U TPG =1E+00
 +VTO =0.6573E+00 DELTA =5.9880E-01 LD =1.9240E-08 KP =1.8169E-04
 +UO =505.1E+00 THETA =1.8930E-01 RSH =8.7930E+00 GAMMA =0.5569E+00
 +NSUB =1.2090E+17 NFS =5.9090E+11 VMAX =2.7440E+05 ETA =2.4370E-02
 +KAPPA=3.2050E-01 CGDO =4.0920E-10 CGSO =4.0920E-10 CGBO =3.8892E-10
 +CJ =5.6415E-04 MJ =7.3366E-01 CJSW =2.0000E-11
 +MJSW =6.7865E-01 PB =9.9999E-01

.MODEL CMOSP PMOS LEVEL=3

+PHI =0.700000E+00 TOX =9.6000E-09 XJ =0.200000U TPG =-1E+00
 +VTO =-0.9269E+00 DELTA =5.0100E-01 LD =-3.4410E-08 KP =4.2121E-05
 +UO =117.1E+00 THETA =4.2150E-02 RSH =9.0910E-02 GAMMA =0.4354E+00
 +NSUB =7.3890E+16 NFS =6.4990E+11 VMAX =1.0000E+06 ETA =2.7270E-02
 +KAPPA=1.0000E+01 CGDO =2.1260E-10 CGSO =2.1260E-10 CGBO =3.7864E-10
 +CJ =9.2997E-04 MJ =4.9086E-01 CJSW =2.2251E-10
 +MJSW =1.6669E-01 PB =8.7837E-01

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- พารามิเตอร์ ของมอสทรานซิสเตอร์ TI CD4007

* TI CD4007 SPICE LEVEL1 PARAMETERS

.MODEL MNMOS NMOS Level=1

+GAMMA =0E+00	XJ =0E+00	TOX =1200E-9	PHI =0.6E+00
+RS =0E+00	Kp =111E-6	VTO =2.0E+00	LAMDA =0.01E+00
+RD =0E+00	CBD =2.0E-12	CBS =2.0E-12	PB =0.8E+00
+CGSO =0.1E-12	CGDO =0.1E-12	IS =16.64E-12	N =1E+00

*The default W and L is 30 and 10 um respectively and AD and AS should not be included.

.MODEL MPMOS PMOS Level=1

+GAMMA =0E+00	XJ =0E+00	TOX =1200E-9	PHI =0.6E+00
+RS =0E+00	Kp =55E-6	VTO =-1.5E+00	LAMDA =0.04E+00
+RD =0E+00	CBD =4.0E-12	CBS =4.0E-12	PB =0.8E+00
+CGSO =0.2E-12	CGDO =2E-12	IS =16.64E-12	N =1E+00

*The default W and L is 60 and 10 um respectively and AD and AS should not be included.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ง
ค่าพารามิเตอร์ของทรานซิสเตอร์ CD4007 ที่ใช้ใน
การต่อวงจรจริง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



October 1987
Revised January 1999

CD4007C

Dual Complementary Pair Plus Inverter

General Description

The CD4007C consists of three complementary pairs of N- and P-channel enhancement mode MOS transistors suitable for series/shunt applications. All inputs are protected from static discharge by diode clamps to V_{DD} and V_{SS} .

For proper operation the voltages at all pins must be constrained to be between $V_{SS} - 0.3V$ and $V_{DD} + 0.3V$ at all times.

Features

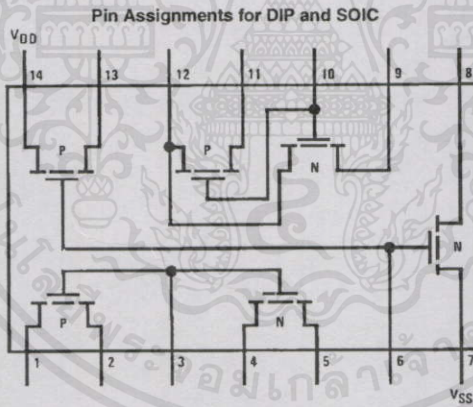
- Wide supply voltage range: 3.0V to 15V
- High noise immunity: $0.45 V_{CC}$ (typ.)

Ordering Code:

Order Number	Package Number	Package Description
CD4007CM	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150" Narrow
CD4007CN	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Connection Diagram



Note: All P-channel substrates are connected to V_{DD} and all N-channel substrates are connected to V_{SS} .

Top View

Absolute Maximum Ratings(Note 1)

Voltage at Any Pin	$V_{SS} - 0.3V$ to $V_{DD} + 0.3V$	Operating V_{DD} Range	$V_{SS} + 3.0V$ to $V_{SS} + 15V$
Operating Temperature Range	$-40^{\circ}C$ to $+85^{\circ}C$	Lead Temperature	
Storage Temperature Range	$-65^{\circ}C$ to $+150^{\circ}C$	(Soldering, 10 seconds)	$260^{\circ}C$
Power Dissipation (P_D)			
Dual-In-Line	700 mW		
Small Outline	500 mW		

Note 1: This device should not be connected to circuits with the power on because high transient voltages may cause permanent damage.

DC Electrical Characteristics

Symbol	Parameter	Conditions	Limits									Units
			$-40^{\circ}C$			$+25^{\circ}C$			$+85^{\circ}C$			
			Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
I_L	Quiescent Device Current	$V_{DD} = 5.0V$			0.5	0.005	0.05				15	μA
		$V_{DD} = 10V$			1.0	0.005	1.0				30	μA
P_D	Quiescent Device Dissipation Package	$V_{DD} = 5.0V$			2.5	0.025	2.5				75	μW
		$V_{DD} = 10V$			10	0.05	10				300	μW
V_{OL}	Output Voltage LOW Level	$V_{DD} = 5.0V$			0.05	0	0.01				0.05	V
		$V_{DD} = 10V$			0.05	0	0.01				0.05	V
V_{OH}	Output Voltage HIGH Level	$V_{DD} = 5.0V$	4.95		4.95	5.0	4.95					V
		$V_{DD} = 10V$	9.95		9.95	10	9.95					V
V_{NL}	Noise Immunity (All inputs)	$V_{DD} = 5.0V, V_O = 3.6V$			1.5	2.25	1.5				1.4	V
		$V_{DD} = 10V, V_O = 7.2V$			3.0	4.5	3.0				2.9	V
V_{NH}	Noise Immunity (All Inputs)	$V_{DD} = 5.0V, V_O = 0.95V$	3.6		3.5	2.25	3.5					V
		$V_{DD} = 10V, V_O = 2.9V$	7.1		7.0	4.5	7.0					V
I_{DN}	Output Drive Current N-Channel	$V_{DD} = 5.0V, V_O = 0.4V, V_I = V_{DD}$	0.35		0.3	1.0	0.24					mA
		$V_{DD} = 10V, V_O = 0.5V, V_I = V_{DD}$	1.2		1.0	2.5	0.8					mA
I_{DP}	Output Drive Current P-Channel	$V_{DD} = 5.0V, V_O = 2.5V, V_I = V_{SS}$	-1.3		-1.1	-4.0	-0.9					mA
		$V_{DD} = 10V, V_O = 9.5V, V_I = V_{SS}$	-0.65		-0.55	-2.5	-0.45					mA
I_I	Input Current					10					pA	

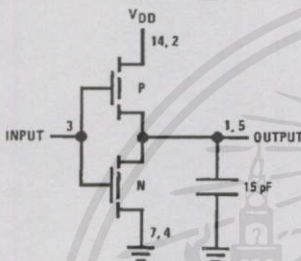
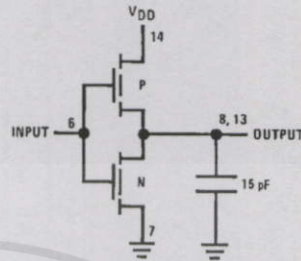
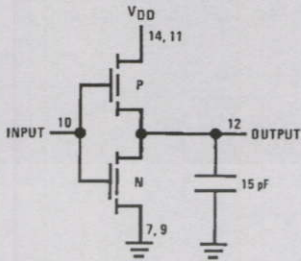
AC Electrical Characteristics (Note 2)

$T_A = 25^{\circ}C$ and $C_L = 15$ pF and rise and fall times = 20 ns. Typical temperature coefficient for all values of $V_{DD} = 0.3\%/^{\circ}C$

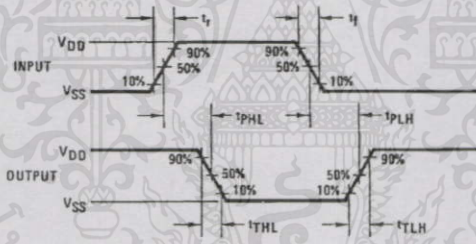
Symbol	Parameter	Conditions	Min	Typ	Max	Units
$t_{PLH} = t_{PHL}$	Propagation Delay Time	$V_{DD} = 5.0V$		35	75	ns
		$V_{DD} = 10V$		20	50	ns
$t_{TLH} = t_{THL}$	Transition Time	$V_{DD} = 5.0V$		50	100	ns
		$V_{DD} = 10V$		30	50	ns
C_I	Input Capacitance	Any Input		5		pF

Note 2: AC Parameters are guaranteed by DC correlated testing.

AC Test Circuits

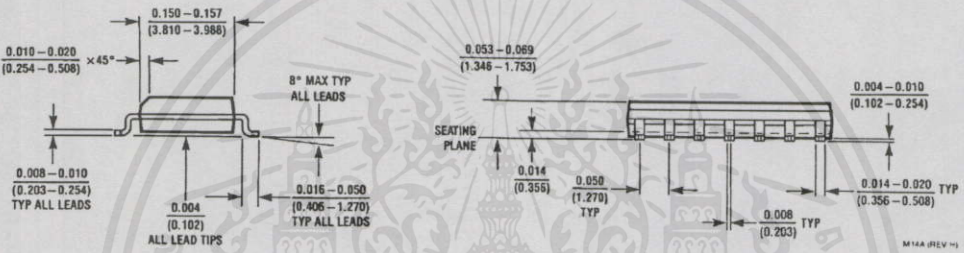
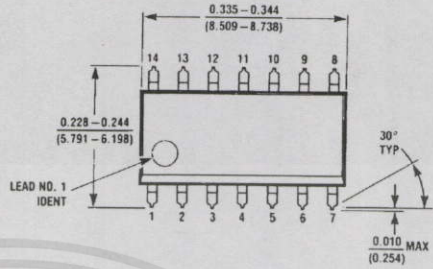


Switching Time Waveforms

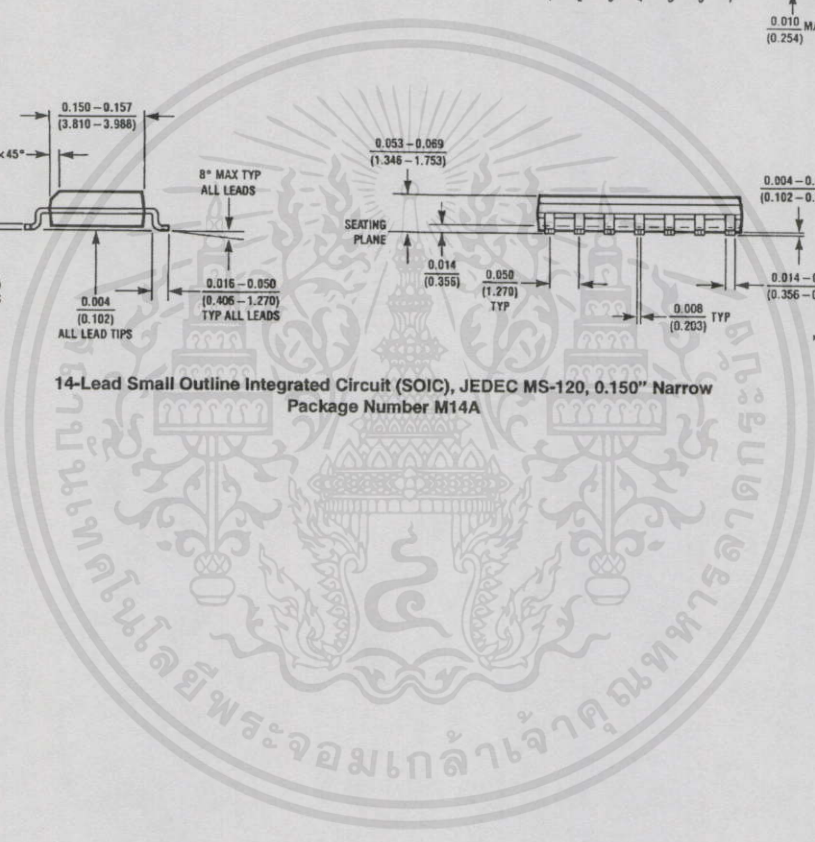


CD4007C

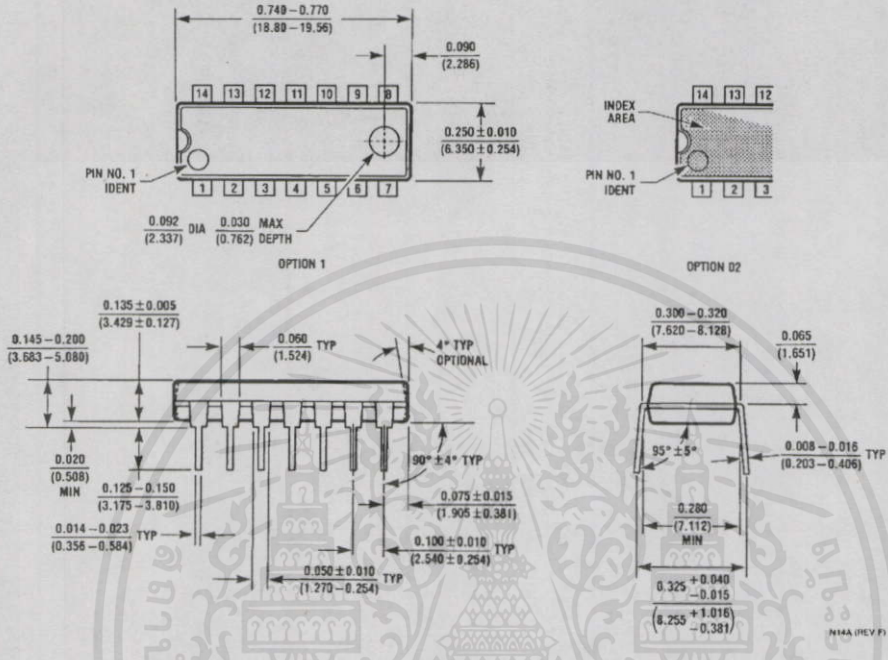
Physical Dimensions inches (millimeters) unless otherwise noted



14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150" Narrow Package Number M14A



Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide Package Number N14A

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

www.fairchildsemi.com

Fairchild does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and Fairchild reserves the right at any time without notice to change said circuitry and specifications.

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้.

ภาคผนวก จ

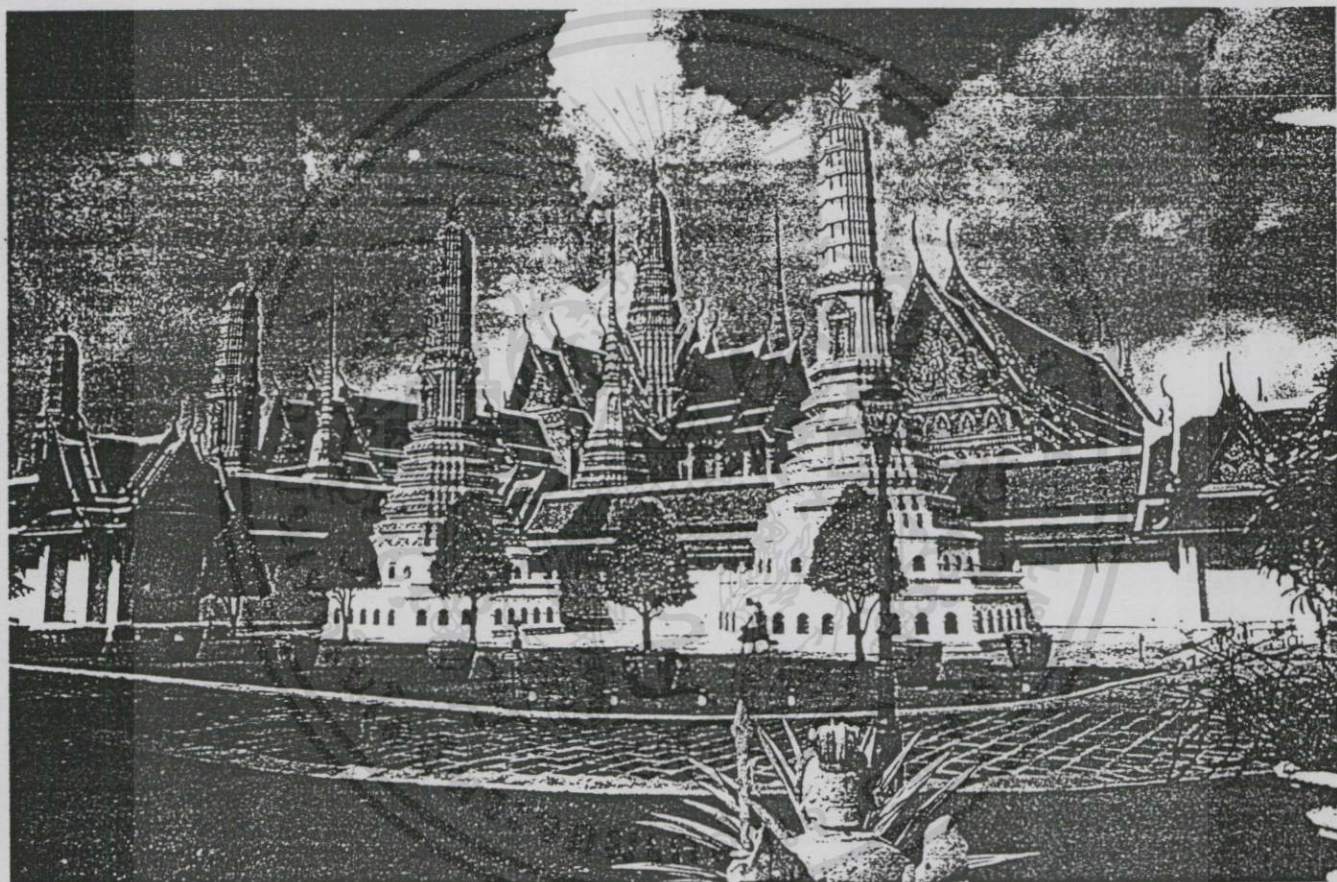
บทความวิจัยที่ได้รับการพิจารณาตีพิมพ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PROCEEDINGS

2001 IEEJ International Analog VLSI Workshop



May 14-15, 2001

Fortune Hotel, Bangkok, Thailand

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



AN INTEGRABLE CMOS-BASED GROUNDED-CAPACITOR TRUE RMS-TO-DC CONVERTER

K. Kaewdang, K. Kumwachara, C. Fongsamut, A. Jiraseree-amornkun and
W. Surakamponorn

Faculty of Engineering and Research Center for Communication and Information Technology
King Mongkut's Institute of Technology Ladkrabang
Ladkrabang, Bangkok 10520, Thailand.
Phone: (662)326-9968, Fax: (662)739-2398
Email: s3061304@kmitl.ac.th

Abstract

A simple integrable CMOS circuit design technique to realize a grounded-capacitor true rms-to-dc converter is described in this paper. The conversion circuit consists of a squarer circuit, a low-pass filter and current mirrors and does not require a full-wave rectifier circuit. In order to reduce the value of the capacitor suitable for monolithic integration, a capacitance multiplier circuit that can multiply the value of the capacitance for the order of 1,000 time is also incorporated. The performance of the proposed circuit is studied through PSPICE and Cadence simulation results.

Keywords: True RMS-to-DC Converter, Capacitance multipliers, Analog VLSI

1. Introduction

It is well accepted that a true rms-to-dc converter, which is used for measuring the average energy content in an electrical signal, is found useful in the fields of instrumentation, communication and display systems. Many true rms-to-dc converters are available. However, these design methods are based on bi-polar integrated circuit technology and the rms-to-dc conversions are performed through the use of a full-wave rectifier and a multiplier/divider circuits employing a log-antilog principle [1-3]. Due to the bandwidth and the slew-rate of the full-wave rectifiers, the useful frequency range of these converters are limited. Although, a design technique for a true rms-to-dc converter based on the use of a dual translinear loop have been proposed recently [4]. However, the implementation scheme is suitable for bipolar technology. As more and more electronic systems are implemented using CMOS technology, the purpose of this paper is to present a CMOS circuit technique for the realization of a true rms-to-dc converter, where a grounded capacitor is used. A full-wave rectifier is not required by the proposed realization scheme. The conversion circuit is simple, suitable for implementing in monolithic integrated form, and can be readily integrated as part of a larger system. The performance of the conversion

circuit is studied from PSPICE and Cadence IC circuit design systems simulation results.

2. Conversion Circuit

The proposed grounded-capacitor true rms-to-dc converter is shown in Fig 1. The operation of the circuit is based on the square law characteristic of MOS transistors biased in the strong inversion region [5,6]. Transistors M_1 through M_3 function as a current squarer circuit, where M_4 and M_6 and the current I_O form the current-controlled bias circuit, and the current I_{SA} can be written as

$$I_{SA} = I_{IN}^2 / 8I_O + 2I_O \quad (1)$$

where the currents I_{IN} and I_O are the input and the bias currents, respectively. Due to we design such that the drain of transistor M_5 sources the current $2I_O$ at point A, then the current I_{SQ} can be expressed as

$$I_{SQ} = I_{IN}^2 / 8I_O \quad (2)$$

The current I_{SQ} passes through the first-order current-mode low-pass filter, which is consisting of the current mirror (formed by transistors M_7 and M_8) and the grounded capacitor C_{AV} connected parallel to the mirror input. The current I_{O1} can be written as

ไม่ผ่านการประเมินเนื้อหาเป็นต้นฉบับเพื่อตีพิมพ์ในวารสารวิชาการของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{O1} = \frac{I}{8I_0T} \int I_{IN}^2 dt \quad (3)$$

where $T = C_{AV}/gm_7$ is the time constant of the filter and gm_7 is the transconductance of the transistor M_7 . Due to the unity gain current mirrors of (M_7 and M_8) and of (M_{11} and M_{12}), the bias current I_0 is driving by I_{O1} such that

$$I_0 = I_{O1} \quad (4)$$

At the output, since we set the transistor channel widths as $W_{13} = \sqrt{8} W_{11}$, this means the output current

$$I_{RMS} = \sqrt{8} I_0 \quad (5)$$

Then, from eqns. (2),(3) and (4) and solving for I_{RMS} , we get

$$I_{RMS} = \sqrt{\frac{I}{T} \int I_{IN}^2 dt} \quad (6)$$

It is clearly seen that the output current I_{RMS} is in the form of the root-mean-square value as required. It should be noted that, for a sinusoidal signal, the circuit can be easily modified to also measure the average value of the signal by using the method of the reference 7.

However, in order that the proposed rms-to-dc converter give a good performance in the required frequency range, the value of the capacitor C_{AV} must be chosen such that [4]

$$C_{AV} \gg g_{m7(MAX)} / 4f_{(MIN)} \quad (7)$$

where $f_{(MIN)}$ is the lower end of the frequency range of interest. For example, for $K_P = 2.226 \times 10^{-5}$ A/V, then $gm_{7(MAX)}$ can be given by

$$g_{m7(MAX)} = 29.84 \times 10^{-3} \sqrt{I_M} \text{ A/V} \quad (8)$$

where I_M is the peak amplitude of the input signal. In this case C_{AV} must be chosen such that

$$C_{AV} \gg (2.37 \times 10^{-3} \sqrt{I_M}) / f_{(MIN)} \quad (9)$$

If a sinusoidal input signal with $I_M = 1$ mA and $f_{(MIN)} = 100$ Hz, the averaging capacitance must be chosen such that $C_{AV} \gg 0.75$ μ F. For example, $C_{AV} = 7.5$ μ F must be employed. It is well accepted that this value of capacitance is not suitable for monolithic integration.

To reduce the size of the capacitor used, a current-controlled C-multiplier as shown in the Fig. 2 is presented, where the current conveyors (CCII) that reported in reference 9 have been used. The current-controlled C-multiplier, which is composed of two CCII (CCII+ and CCII-), is similar to the voltage-controlled C-multiplier proposed in the reference 8. But, in this case, the input signal is a current signal that injected into port X_1 and the capacitor C_{AV} is connected at the port Y_1 . If we let $n = R_2/R_1$, the value of the capacitance that appeared at the port B to ground or C_{EQV} will be equaled to

$$C_{EQV} = nC_{AV} = (R_2/R_1)C_{AV} \quad (10)$$

3. Simulation results

The characteristics of the converter were studied through the simulation results using PSPICE [10]. The transistor dimensions of the circuit in Fig.1 are in micron and are listed in the Table 1, where W is channel width and L is channel length, and the dimensions of all the transistor of the circuit in Fig 2 are $W=50\mu\text{m}$ and $L=5\mu\text{m}$. The simulation was carried out using the transistor parameter of the 0.35- μm CMOS TSMC process. Therefore, the simulation results were listed in the Table II. Note that the circuit exhibits the bandwidth of 200 MHz at $I_{IN} = 1$ mA_{rms}. The maximum conversion nonlinearity, for the input signal in the range from 2 μ A_{rms} to 1 mA_{rms}, of about 0.8 % was achieved. The simulation for the frequency response for the sine wave input current signal with the amplitude of 20, 50 and 90 percents of the full scale current ($I_{IN(MAX)}=1$ mA) was also carried out. The results show the bandwidth of about 30 MHz, 80 MHz and 100 MHz, respectively. Fig. 3(a) shows the plot of the percent ripple of the I_{RMS} versus frequency. The simulation results demonstrate that the percent ripple is small for high value of C_{AV} , such as, for example, for the case of $C_{AV} = 2.5$ μ F and $C_{AV} = 5$ μ F. Fig. 3(b) shows the plot of the percent ripple of the I_{RMS} versus frequency for the case that C_{AV} has been replaced by the C-multiplier circuit of the Fig.2, where port B is connected to point A of the Fig. 1. In order to compare with the plot in the Fig. 3(a), C_{AV} and R_1 are kept constant at 0.5 nF and 10 Ω , respectively, and n is varied by varying the value of the resistor R_2 , for $n=100, 500$ and 1,000, respectively. From the Fig. 3(b), it is demonstrated that the percent ripple for the case of $n=100, 500$ and 1000 are quite in good agreement with the percent ripple for the case

$C_{AV}=50nF$, $250nF$, and $500nF$, respectively, of the Fig. 3(a). But, however, we found that for larger value of n , the percent ripples for the case of C-multiplier are larger than the percent ripples of the circuit in Fig.1, particularly for the high frequency range. This is due to that for large value of n the offset of the CCII's have also been multiplied and cause the value of C_{EQV} deviated from the value predicted from the eqn. (10).

However, the simulation performance of the circuit using PSPICE is much depending on the chosen transistor parameters. Therefore, in order to test for the circuit workability, the performance of the rms-to-dc converter circuit and the C-multiplier circuit will be further studied through the layout by using Cadence's IC Circuit Design Systems, which is an integrated circuit design software running on Workstation [11]. The layout in a 0.35 μm TSMC CMOS process was drawn by using Virtuoso Layout Editor of Cadence's system. Fig. 4 shows the layout of the C-multiplier circuit. The Diva interactive Electrical Rules Checker program, which is the layout extractor in the Cadence program, was then employed to translate the layout drawing into the SPICE-compatible text file for the simulation. Then the Analog Artist Design Environment is used to simulation the C-multiplier characteristic. Table III shows the effective capacitances of the layout circuit of the Fig. 4, where for $n = 1$, $C_{AV} = 100$ pF. Further investigation for the performance of the circuit for a large value of n and also the rms-to-dc converter will be reported.

4. Conclusion

We have developed a simple grounded-capacitor true rms-to-dc conversion circuit. For a more suitable for monolithic integration, the capacitance multiplier circuit has been used in order to reduce the value of the capacitor. The realization scheme is suitable for implemented in a standard CMOS process. The circuit has been fully simulated, through the use of PSPICE simulation program, and the characteristics of the conversion circuit have been reported. The circuit characteristic studied from Cadence IC circuit design systems is also included.

5. Acknowledgments

This work is partly funded by the Thailand Research Fund (TRF), under the senior Research

Scholar Program grant number RTA/04/2543. The support of the Cadence IC Circuit Design Systems from the Japan International Co-operation Agency (JICA) is also gratefully acknowledged.

6. References

- 1). J.K. Kalanko, "Accurate measurement of power, energy, and true rms voltage using synchronous counting," *IEEE Trans. Instrum. Meas.*, vol. 42, pp.752-754, 1993.
- 2). E. Seevinck, R.F. Wassenaar and H.C.K. Wong, "A wide-band technique for vector summation and rms-to-dc conversion," *IEEE J. Solid-State Circuits*, vol. SC-19, pp.311-318, 1984.
- 3). R.F. Wassenaar, E. Seevinck, M.G. Van Leeuwen, C.J. Speelman and E. Holle, "New techniques for high-frequency rms-to-dc conversion based-on a multifunctional v-to-i converter," *IEEE J. Solid-State Circuits*, vol. 23, pp.802-814, 1988.
- 4). W. Surakamponorn and K. Kumwachara, "A dual translinear-based true rms-to-dc converter," *IEEE Trans. Instrum. Meas.*, vol. 47, pp.459-464, 1999.
- 5). K. Bult and H. Wallenga, "A class of analog CMOS circuits based-on the square-law characteristic of an MOS transistor in saturation," *IEEE J. Solid-State Circuits*, vol. SC-22, no.6, pp.357-365, 1987.
- 6). O. Landolt, E. Vittelez and P. Heim, "CMOS self biased euclidean distance computing circuit with high dynamic range," *Electron. Lett.*, vol. 28, no.4, pp.352-354, 1992.
- 7). W. Wang, "Novel pseudo RMS current converter for sinusoidal signals using a CMOS precision current rectifier," *IEEE Trans. Instrum. Meas.*, vol. 39, pp.670-671, 1990.
- 8). G. Di Cataldo, G. Ferri and S. Pennisi, "Active capacitance multipliers using current conveyors," *Proc. 1998 IEEE International Symposium on Circuits and Systems*, vol.2, pp.343-346, 1998.
- 9). W. Surakamponorn, V. Riewruja, K. Kumwachara and K. Dejhan, "Accurate CMOS-based current conveyors," *IEEE Trans. Instrum. Meas.*, vol. 40, pp.699-702, 1991.
- 10). PSPICE, Microsim Corp., Laguna Hills, CA 92653, U.S.A., May, 1980.
- 11). Cadence Design Systems, San Jose, CA 95134, U.S.A., December 1995.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น
This work is partly funded by the Thailand Research Fund (TRF), under the senior Research ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table I Transistors dimension

Transistors	W(μm)	L(μm)
M1,M2,M3,M4,M6,M7,M8	40	5
M9,M10,M11,M12	100	5
M5	80	5
M13	283	5

Table II Summary of the characteristics of the circuit of Fig. 1

Parameters	Simulated results
Supply voltage (rated)	3V to 15V
Input current range(max)	1mA
Gain error	0.8% Max. nonlinearity, 2 μA to 1mA input
Peak amplitude value	-3dB bandwidth
$I_{IN} = 2 \mu\text{A}$ (0.5% of $I_{IN(MAX)}$)	450 kHz
$I_{IN} = 10 \mu\text{A}$ (1.0% of $I_{IN(MAX)}$)	4 MHz
$I_{IN} = 100 \mu\text{A}$ (10% of $I_{IN(MAX)}$)	50 MHz
$I_{IN} = 1000 \mu\text{A}$ (90% of $I_{IN(MAX)}$)	200 MHz

Table III Equivalent Capacitances of the Fig. 4

n	Expected Capacitance (F)	Equivalent Capacitance (F)
1	100pF	96.81pF
10	1nF	0.973nF
100	10nF	9.542nF
1000	100nF	82.25nF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

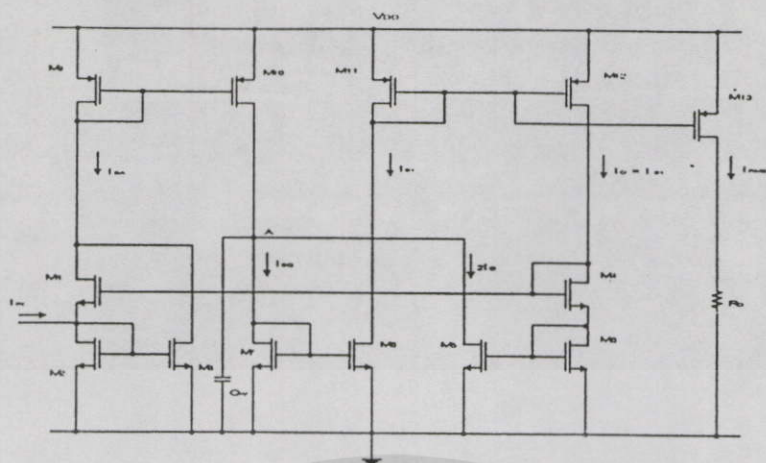


Figure 1. Schematic diagram of the rms-to-dc converter.

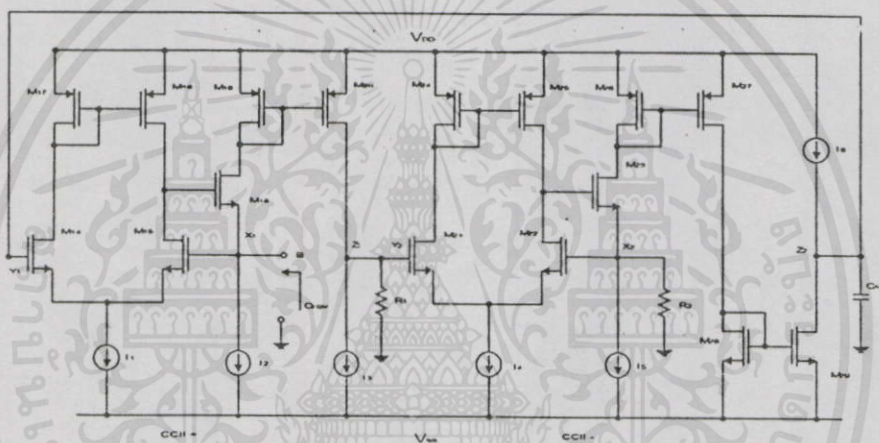


Figure 2. A current-controlled capacitance multiplier circuit.

(a)

(b)

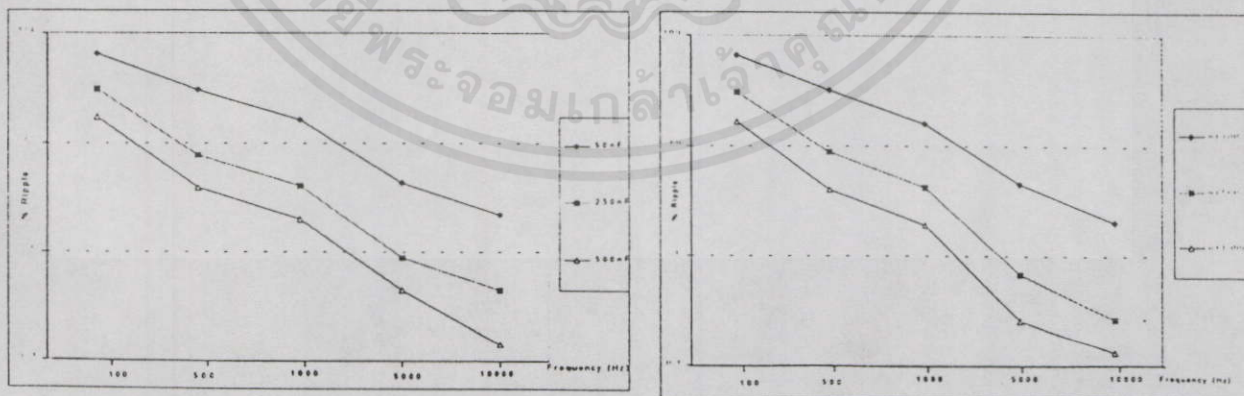


Figure 3. Plots of percent ripple versus frequency for (a) difference values of C_{AV} and (b) difference values of n .

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการศึกษาเท่านั้น มิอนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

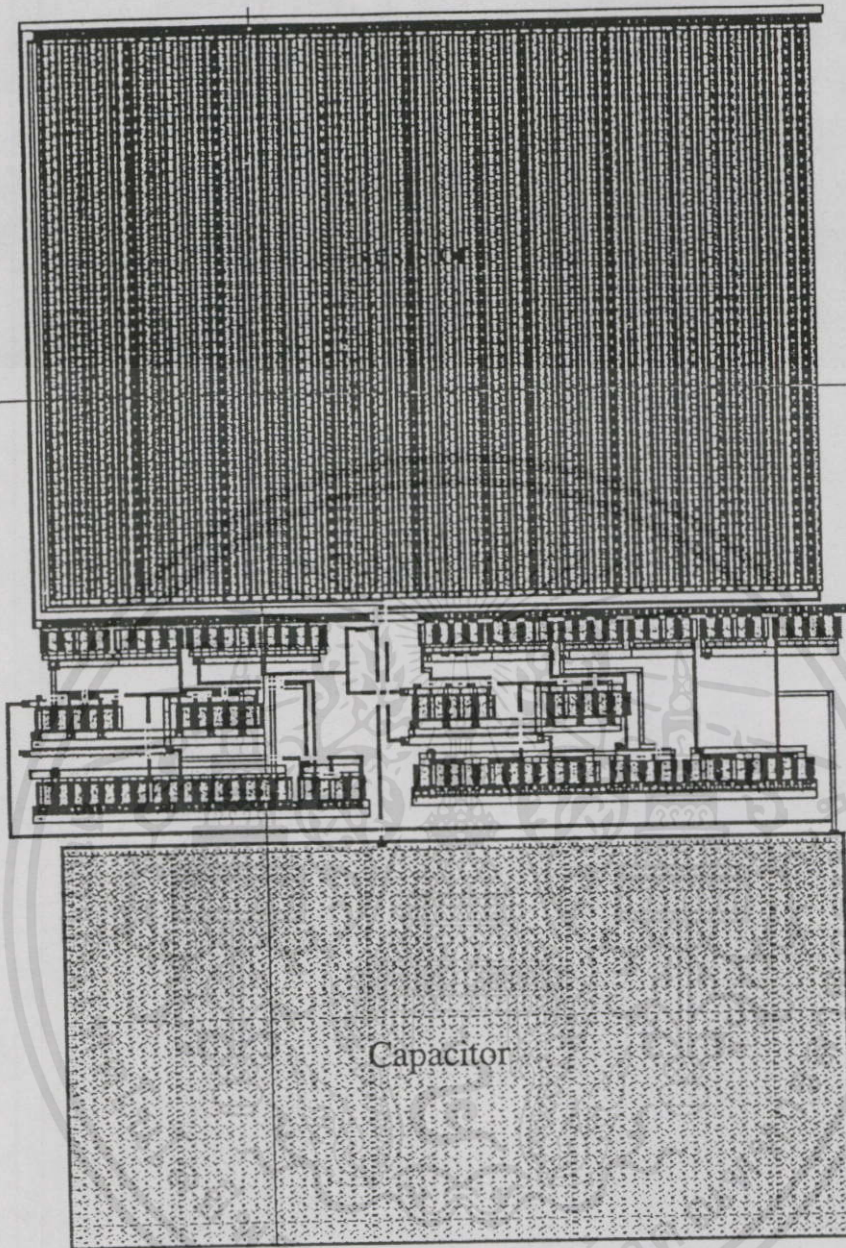


Fig. 4 Layout of the C-multiplier circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 24

24th Electrical Engineering Conference (EECON-24)



22 - 23 พฤศจิกายน 2544

คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

**วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง
โดยใช้วงจรขยาย CMOS Class AB ที่สามารถสร้างเป็นวงจรรวมได้**
**An Integrable CMOS-Based True RMS-to-DC Converter
Using Class AB Amplifier**

ชนินฐา แก้วแดง เอลิมกันท์ ฟองสมุทร เกียรติศักดิ์ คมวัชร และวัลลภ สุระกำพล
ภาควิชาอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง กรุงเทพมหานคร 10520
โทร: (02)739-1362 E-mail: s3061304@kmitl.ac.th

บทคัดย่อ

บทความนี้นำเสนอเทคนิคในการออกแบบวงจรรวมแบบ ซิมอสเทคโนโลยีของวงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง โดยไม่ใช้วงจรกรองสัญญาณเต็มคลื่น (full-wave rectifier) วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรงนี้ออกแบบโดยใช้ วงจรขยายคลาส AB ที่ถือเป็นวงจรกำลังสอง, วงจรสะท้อนกระแส 5 ชุด และ ตัวเก็บประจุที่ต่อลงกราวด์ (grounded capacitor) วงจรนี้เหมาะสำหรับการใช้งานกับสัญญาณทั้งในรูปแบบที่เป็นสัญญาณและกระแสสัญญาณได้ และสามารถลดค่าของตัวเก็บประจุ เพื่อเหมาะสมสำหรับการสร้างเป็นวงจรรวม โดยการเสนอวงจรคูณค่าตัวเก็บประจุแบบกระแสควบคุม (Current-controlled capacitance multiplier) ที่สามารถคูณค่าตัวเก็บประจุได้ 1,000 เท่า คุณสมบัติของวงจรที่ออกแบบศึกษาโดยใช้โปรแกรม SPICE และ Cadence

Abstract

In this paper, a new integrable CMOS circuit designs technique to realize a grounded-capacitor true RMS-to-DC converter is described. The true RMS-to-DC converter uses a squarer circuit, but does not require a full-wave circuit. The conversion circuit consists of a class AB amplifier circuit, five simple current mirrors and a grounded capacitor. The circuit is suitable for input waveforms of both voltage or current inputs. In order to reduce the value of the capacitor suitable for monolithic integration, a capacitance multiplier circuit that can multiply the value of the capacitance for the order of 1,000 time is also presented. The performance of the proposed circuit is studied through SPICE and Cadence simulation results.

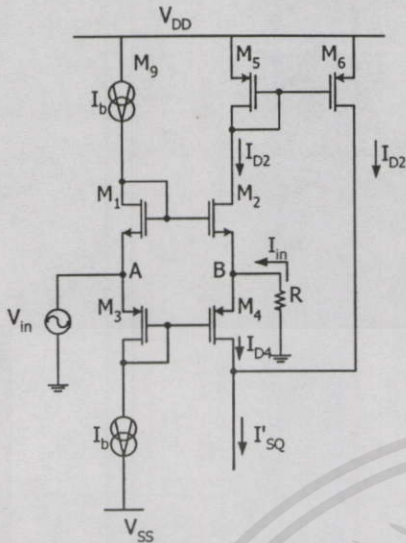
Keywords: True RMS-to-DC converter, Capacitance multiplier, Class AB Amplifier.

1. บทนำ

โดยทั่วไปแล้วค่า อาร์เอ็มเอส หรือ RMS (Root Mean Square) ของสัญญาณเป็นค่าที่รู้จักแบบหนึ่งในการใช้วัดขนาดของสัญญาณทางไฟฟ้า ซึ่งเป็นการวัดค่าปริมาณเฉลี่ยของพลังงานที่บรรจุกับสัญญาณนั้นๆ โดยค่าที่เกิดขึ้นจากการวัดของสัญญาณจะมีค่าเทียบเท่ากับขนาดของสัญญาณที่แสดงเป็นค่าดีซี (DC) [1] วงจร True RMS-to-DC converter เป็นวงจรที่สามารถแปลงสัญญาณกระแสสลับได้ทุกรูปแบบสัญญาณจากค่า RMS เป็นค่าสัญญาณดีซี โดยไม่จำกัดเฉพาะสัญญาณเป็นสัญญาณรูปคลื่นไซน์เท่านั้น ที่ผ่านมามีงานวิจัยที่เสนอวิธีการออกแบบวงจร RMS ที่สร้างเป็นวงจรรวมได้ไว้หลายวิธีการ [2-4] แต่ส่วนใหญ่ผู้ออกแบบโดยไร้พื้นฐานของเทคโนโลยี bi-polar เป็นหลัก โดยเฉพาะมีชิปไอซีที่ผลิตออกขายอยู่หลายเบอร์ แต่มีการออกแบบและสร้างขึ้นโดยเทคโนโลยี bi-polar ด้วยหลักการคล้ายกันหมดคือ ส่วนแรกของวงจรรวมโดยใช่วงจรเรียงกระแสแบบเต็มคลื่น (Full-wave rectifier) และในส่วนที่สอง ออกแบบเป็นวงจรมคูณและหาร (Multiplier/ Divider) ที่ใช้หลักการของวงจร Log และ Antilog

ดังนั้นจึงได้มีการนำเสนอเทคนิคการออกแบบวงจรรวมของวงจร true RMS-to-DC converter โดยใช้วงจร translinear loop วงจรมีค่าความถี่ปฏิบัติการได้ถึงประมาณ 120 MHz [5] อย่างไรก็ตามวงจรดังกล่าวเหมาะสำหรับการสร้างด้วยเทคโนโลยีไบโพลาร์เท่านั้น ในปัจจุบันมีแนวโน้มว่าระบบอิเล็กทรอนิกส์จะถูกออกแบบและสร้างขึ้นด้วยเทคโนโลยีซิมอส (CMOS) มากขึ้น เพื่อที่จะให้เหมาะกับการสร้างรวมกับวงจรรวมได้ บทความนี้จึงขอนำเสนอเทคนิคการออกแบบวงจรรวมวงจร true RMS-to-DC converter ด้วยเทคโนโลยีซิมอส โดยไม่มีส่วนของวงจรเรียงกระแสแบบเต็มคลื่น หลักการของวงจรที่ออกแบบขึ้นประกอบด้วยวงจรกำลังสอง (squarer) วงจรกรองสัญญาณความถี่ต่ำผ่าน (Low-pass filter) และวงจรถอดรากที่สอง (square root) คุณสมบัติของวงจรที่ได้ออกแบบจะศึกษาโดยใช้โปรแกรม SPICE ใน Cadence simulator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะมิใช่ใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1 วงจรยกกำลังสองที่แสดงเป็นค่าของกระแสที่เอ๊าท์พุท

2. รายละเอียดและการทำงานของวงจร

2.1 วงจรยกกำลังสองจากวงจรคลาส AB

พิจารณาวงจรยกกำลังสองในรูปที่ 1 ซึ่งประกอบด้วยทรานซิสเตอร์ M_1 ถึง M_4 การทำงานของส่วนต่าง ๆ เป็นดังนี้ ทรานซิสเตอร์ M_1 และ M_3 ถูกไบอัสโดยแหล่งจ่ายกระแสคงที่ I_b โดยที่ $I_{D1} = I_{D3} = I_b$ สมมติว่าทรานซิสเตอร์มอสเฟตทุกตัวถูกไบอัสให้ทำงานในช่วงอิ่มตัว (saturation region) ในกรณีที่สัญญาณเข้าเป็นสัญญาณกระแส I_{in} เราสามารถแสดงค่าของกระแส I_{D2} และ I_{D4} ได้คือ [6]

$$I_{D2} = \frac{(4I_b - I_{in})^2}{16I_b} \quad \text{เมื่อ } |I_{in}| \leq 4I_b \quad (1)$$

$$I_{D4} = \frac{(4I_b + I_{in})^2}{16I_b} \quad \text{เมื่อ } |I_{in}| \leq 4I_b \quad (2)$$

ทรานซิสเตอร์ M_5 และ M_6 ต่อกันเป็นวงจรสะท้อนกระแสแบบลบ (negative current mirror) หรือ CM_1 ที่มีค่าขยายเป็นหนึ่งเท่า จะทำการสะท้อนกระแส I_{D2} มารวมกับกระแส I_{D4} และเกิดเป็นค่าของกระแส I'_{SQ} ที่มีค่าเป็น

$$I'_{SQ} = I_{D2} + I_{D4} = 2I_b + \frac{I_{in}^2}{8I_b} \quad (3)$$

เราจะพบว่ากระแส I'_{SQ} ประกอบด้วยส่วนที่เป็นกระแสสี่ซี่ หรือ $2I_b$ และกระแสที่มีค่ายกกำลังสองของสัญญาณ I_{in} ที่ป้อนเข้ามาที่จุด B

ในกรณีที่สัญญาณเข้าเป็นแบบสัญญาณสี่ซี่คาค่า ที่มีการป้อนสี่ซี่คาค่าสัญญาณเข้า V_{in} ที่จุด A และมีความต้านทาน R ต่อจุด B สมมติว่าสี่ซี่คาค่าที่จุด A ถูกถ่ายโอนอย่างแม่นยำไปยังจุด B ดังนั้นในกรณีนี้ I'_{SQ} มีค่าเป็น

$$I'_{SQ} = 2I_b + \frac{V_{in}^2}{8I_b R^2} \quad (4)$$

จากสมการ (3) และ (4) ถ้าเราสามารถหักล้างกระแสสี่ซี่ $2I_b$ ออกไปได้ วงจรก็จะทำงานอยู่ในรูปแบบของวงจรยกกำลังสอง เราจะนำไปใช้ประโยชน์ในโอกาสต่อไป

1.2 การออกแบบวงจร True RMS-to-DC Converter

รูปที่ 2 เป็นการนำเสนอวงจร True RMS-to-DC Converter ที่ได้ทำการออกแบบจากวงจรยกกำลังสองแบบคลาส AB จากวงจรรูปที่ 1 โดยเป็นการประกอบรวมเข้ากับวงจรสะท้อนกระแสอีก 4 ชุด คือ CM_2 ถึง CM_5 ดังที่แสดงไว้วงจรสะท้อนกระแส CM_3 ถูกออกแบบให้กระแสเดรนของทรานซิสเตอร์ M_{10} มีกระแสเป็น $2I_b$ เพื่อใช้ในการไปหักล้างค่ากระแสที่เป็นส่วนของกระแสสี่ซี่จากกระแส I'_{SQ} ดังนั้นจากสมการ (3) กระแส I_{SQ} มีค่าเป็น

$$I_{SQ} = \frac{I_{in}^2}{8I_b} \quad (5)$$

วงจรสะท้อนกระแส CM_4 ที่ประกอบด้วยทรานซิสเตอร์ M_{12} และ M_{13} จะสะท้อนสัญญาณกระแส I_{SQ} ผ่านไปยัง วงจรกรองสัญญาณ โหมดกระแสความถี่ต่ำผ่านอันดับหนึ่ง (first-order current mode low-pass filter) หรือเรียกว่า วงจรหาค่าเฉลี่ย (Averaging circuit) ที่ประกอบด้วย วงจรสะท้อนกระแส CM_5 และตัวเก็บประจุ C_{AV} ดังนั้นจะทำให้เกิดเป็นค่ากระแส I_{AV} มีค่าเป็น

$$I_{AV} = \frac{1}{8I_b} \cdot \frac{1}{T} \int_0^T I_{in}^2 dt \quad (6)$$

เมื่อ $T = C_{AV} / gm_{10}$ ซึ่งเป็นค่าเวลาคงที่ (time constant) และ gm_{10} เป็นค่าทรานส์คอนดักแตนซ์ (Transconductance) ของทรานซิสเตอร์ M_{10} โดยที่ตัวเก็บประจุ C_{AV} เป็นตัวเก็บประจุแบบต่อลงกราวด์ (grounded capacitor) ในขณะเดียวกัน กระแสเดรนของทรานซิสเตอร์ M_{15} จ่ายค่ากระแสไบอัสให้กับวงจรขยายคลาส AB โดยที่ $I_b = I_{AV}$ และกระแสเดรนของทรานซิสเตอร์ M_{14} เป็นกระแสอินพุทของวงจรสะท้อนกระแสแบบลบ CM_2 ทำให้กระแสเดรนของทรานซิสเตอร์ M_{10} เป็น $I_{D9} = I_{AV}$ ในส่วนของทรานซิสเตอร์ M_7 ถ้ากำหนดให้มีขนาด

เท่ากับ $\sqrt{8}$ เท่าของขนาดของทรานซิสเตอร์ M_8 ดังนั้นค่ากระแสตรงของทรานซิสเตอร์ M_7 ซึ่งเป็นค่ากระแสเอาต์พุต I_{RMS} ของวงจร ซึ่งสามารถแสดงค่าของกระแส I_{RMS} ได้คือ

$$I_{RMS} = \sqrt{8}I_{AV} = \sqrt{8}I_b \quad (7)$$

จากสมการ (6) เนื่องจากว่า $I_b = I_{AV}$ ทำให้ I_{AV} เป็น

$$I_{AV} = \frac{1}{\sqrt{8}} \sqrt{\frac{1}{T} \int_0^T I_{in}^2 dt} \quad (8)$$

และจากสมการ (7) และ (8) จะได้ค่ากระแส

$$I_{RMS} = \sqrt{\frac{1}{T} \int_0^T I_{in}^2 dt} \quad (9)$$

จากสมการ (9) จะพบว่ากระแสเอาต์พุตอยู่ในรูปแบบของค่าลอครากที่สองของค่าเฉลี่ยของสัญญาณยกกำลังสอง หรือ ค่า RMS ที่ต้องการ กรณีที่อินพุตเป็นแบบโหมดคัสคา คืออินพุต V_{in} ที่จุด A และมีความต้านทาน R เป็นตัวเปลี่ยนค่าคัสคาสัญญาณ V_{in} เป็นค่ากระแสสัญญาณ I_{in} พิจารณาการคำนวณหาค่า V_{RMS} จากสมการ (4) และ (9) เมื่อ $R_o = R$ ดังที่กล่าวมาแล้วจะได้

$$V_{RMS} = I_{RMS} \cdot R_o = \sqrt{\frac{1}{T} \int_0^T V_{in}^2 dt} \quad (10)$$

เพื่อที่จะให้วงจร RMS-to-dc converter มีสัญญาณคัสคาที่เอาต์พุตที่มีขนาดของริปล (ripple) น้อยในช่วงความถี่ที่เราต้องการแปลงค่า การเลือกใช้ค่า C_{AV} สามารถคำนวณได้จาก

$$C_{AV} \gg \frac{gm_{10(\max)}}{4\pi f_{(\min)}} \quad (11)$$

โดยที่ $f_{(\min)}$ เป็นค่าความถี่ต่ำสุดในช่วงความถี่ที่สนใจ และ

$$gm_{10(\max)} = \sqrt{2K_p W I_{D10}} / L A V^{-1} \quad (12)$$

เมื่อ $K_p = 4.4927 \times 10^{-4}$, $W = 50 \mu m$, $L = 5 \mu m$ และ $I_{D10} = I_M$ เมื่อ I_M เป็นค่าขนาดของแอมป์ลิจูดของสัญญาณ ดังนั้น $gm_{10(\max)} = 29.98 \times 10^{-3} \sqrt{I_M} A V^{-1}$ จะพบว่าในกรณีนี้จะต้องเลือกค่า

$$C_{AV} \gg \frac{2.39 \times 10^{-3} \sqrt{I_M}}{f_{(\min)}} \quad (13)$$

ถ้าสัญญาณอินพุตคลื่นไซน์ ที่มี $I_M = 1 \text{ mA}$ และ $f_{(\min)} = 100 \text{ Hz}$ จะต้องเลือกค่าประมาณตัวเก็บประจุ $C_{AV} \gg 0.75 \mu F$ ดังนั้นอาจเลือกให้ $C_{AV} = 7.5 \mu F$

เป็นที่ทราบกันแล้วว่าเอาต์พุตของวงจรในรูปที่ 2 แสดงเป็นค่า RMS ได้ทั้งคัสคา หรือ V_{RMS} และกระแส หรือ I_{RMS} และวงจรนี้สามารถดัดแปลงให้แสดงค่าเป็นค่าเฉลี่ยของขนาดคัสคาสัญญาณ (Average value) หรือ V_{AVG} และกระแสสัญญาณ I_{AVG} จากนิยามค่าของค่าเฉลี่ยของขนาดคัสคาสัญญาณได้ว่า

$$V_{AVG} = \frac{1}{T} \int_0^T |V(t)| dt \quad (14)$$

และ

$$I_{AVG} = \frac{1}{T} \int_0^T |I(t)| dt \quad (15)$$

ดังนั้นความสัมพันธ์ระหว่างค่า V_{RMS} และค่า V_{AVG} และความสัมพันธ์ระหว่างค่า I_{RMS} และค่า I_{AVG} พบว่า

$$V_{AVG} = 0.9 V_{RMS} \quad (16)$$

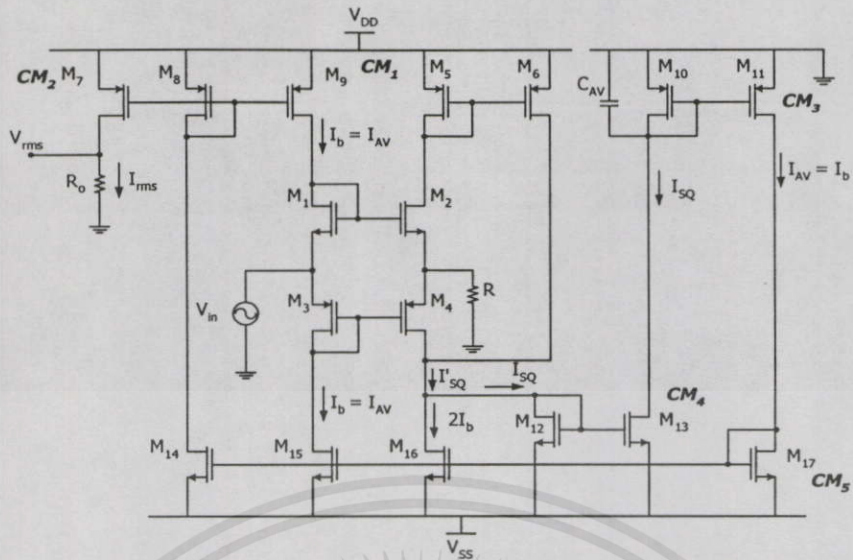
$$I_{AVG} = 0.9 I_{RMS} \quad (17)$$

โดยในกรณีนี้เราสามารถดัดแปลงโดยกำหนดให้ขนาดของทรานซิสเตอร์ M_7 มีขนาดเท่ากับ $0.9\sqrt{8}$ เท่าของขนาดของทรานซิสเตอร์ M_8

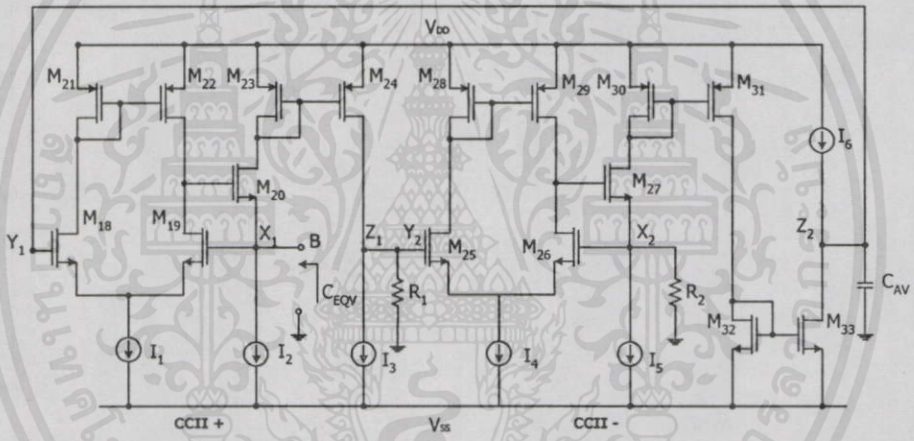
1.3 วงจรคูณค่าตัวเก็บประจุควบคุมด้วยกระแส

จากสมการ (13) แสดงให้เห็นว่า ค่า I_{RMS} ที่มี ริปลต่ำได้จะต้องเลือกใช้ตัวเก็บประจุที่มีค่าใหญ่ และค่าตัวเก็บประจุนี้ไม่เหมาะสมสำหรับการสร้างเป็นวงจรรวม ดังนั้นเพื่อลดขนาดของตัวเก็บประจุลง จึงขอแนะนำเสนอ วงจรคูณค่าตัวเก็บประจุแบบควบคุมด้วยกระแส (Current-controlled C-multiplier) โดยการออกแบบจะเลือกใช้ วงจรสายพานกระแส (CCII) ตามเอกสารอ้างอิง [7] เป็นหลัก ดังที่แสดงไว้ในรูปที่ 3 วงจรคูณค่าตัวเก็บประจุแบบควบคุมด้วยกระแส จะประกอบด้วย วงจรสายพานกระแส 2 ตัว CCII+ และ CCII- เหมือนกัน วงจรคูณค่าตัวเก็บประจุแบบควบคุมด้วยคัสคา (voltage-controlled C-multiplier) ที่เสนอไว้ในเอกสารอ้างอิง [8] แต่ในกรณีนี้สัญญาณอินพุตที่ป้อนเข้าวงจรจะเป็นสัญญาณกระแสที่ป้อนเข้าที่พอร์ท B ที่จุด X, และกำหนดให้แฟกเตอร์การคูณ $n = R_2 / R_1$ ค่าตัวเก็บประจุที่เกิดขึ้นระหว่างพอร์ท B เทียบกับกราวด์ หรือ C_{EQV} มีค่าเป็น

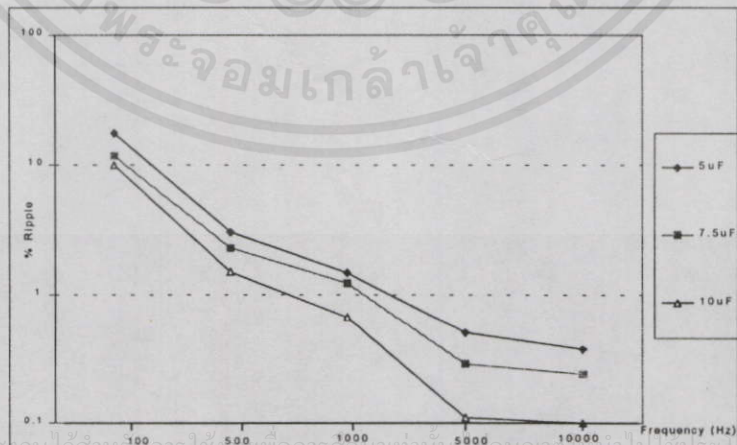
$$C_{EQV} = n C_{AV} = (R_2 / R_1) C_{AV} \quad (18)$$



รูปที่ 2 วงจร True RMS-to-DC converter



รูปที่ 3 วงจรคูณค่าตัวเก็บประจุควบคุมด้วยกระแส (Current controlled Capacitance multiplier)



รูปที่ 4 กราฟความสัมพันธ์ระหว่างเปอร์เซ็นต์ริปเปิลกับความถี่ที่ค่าตัวเก็บประจุต่างกัน

เอกสารนี้เป็นเอกสารที่สแกนไว้สำหรับการศึกษาเท่านั้น ไม่สามารถนำมาใช้เพื่อการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งผู้สแกนเอกสารนี้จะไม่รับผิดชอบต่อความเสียหายใดๆที่อาจเกิดขึ้นจากการนำไปใช้

3. ผลการเลียนแบบการทำงานของวงจรด้วยโปรแกรม SPICE ใน Cadence simulator

การศึกษาคูณสมบัติของวงจร true RMS-to-DC converter จะศึกษาผ่านการเลียนแบบการทำงานของวงจรด้วยโปรแกรม SPICE ใน Cadence simulator โดยขนาดของทรานซิสเตอร์ต่าง ๆ ที่อยู่ในหน่วยไมครอน (μm) ของวงจรในรูปที่ 2 ได้กำหนดไว้ในตารางที่ 1 ซึ่ง W คือ channel width และ L คือ channel length ส่วนขนาดของทรานซิสเตอร์ทุกตัวในวงจรรูปที่ 3 เป็นดังนี้ $W = 50 \mu m$ และ $L = 5 \mu m$ การเลียนแบบการทำงานของวงจรจะใช้ทรานซิสเตอร์พารามิเตอร์ของ SCN05H Technology 0.5 microns ของ MOSIS และผลของการเลียนแบบการทำงานของวงจรได้สรุปไว้ในตารางที่ 2 เมื่อกำหนดให้ $I_{in} = 1 mA$ ความไม่เป็นเชิงเส้นมากที่สุด (maximum conversion nonlinearity) สำหรับสัญญาณอินพุตในช่วง $2 \mu A$ ถึง $1 mA$ มีค่าประมาณ 2% และรูปที่ 4 แสดงกราฟความสัมพันธ์ระหว่างเปอร์เซ็นต์รีปเปิลของ I_{RMS} กับค่าความถี่ จากผลการเลียนแบบการทำงานของวงจรในรูปที่ 2 ซึ่งแสดงให้เห็นว่าเปอร์เซ็นต์รีปเปิลจะน้อยลงที่ตัวเก็บประจุค่าสูง ๆ ดังนั้นจึงได้นำวงจรคูณค่าตัวเก็บประจุในรูปที่ 3 มาใช้เพื่อลดขนาดของตัวเก็บประจุในวงจร

ตารางที่ 3 เป็นผลจากการเลียนแบบการทำงานของวงจรในรูปที่ 2 และคำนวณหาค่าเปอร์เซ็นต์รีปเปิลที่เกิดขึ้นจากสัญญาณกระแส RMS (I_{RMS}) ที่ค่าความถี่ต่าง ๆ เมื่อกำหนดให้ $C_{AV} = 7.5 \mu F$, $V_{supply} = \pm 15V$ และ $I_{in} = I_M = 1mA$ และเปรียบเทียบกับกรณีแทนที่ C_{AV} ในวงจรรูปที่ 2 ด้วยวงจรคูณค่าตัวเก็บประจุจากรูปที่ 3 โดยต่อจุด B ในวงจรรูปที่ 3 เข้ากับจุด A ในวงจรรูปที่ 2 โดยกำหนดให้ค่า $R_2 / R_1 = 1,000$ ($R_1 = 50\Omega$ และ $R_2 = 50k\Omega$), $C_{AV} = 7.5nF$ ดังนั้นจะได้ $C_{EQV} = 7.5 \mu F$ แล้วทำการเลียนแบบการทำงานของวงจรแล้วหาค่าเปอร์เซ็นต์รีปเปิลจาก I_{RMS} ดังนั้นพบว่า วงจรคูณค่าตัวเก็บประจุทำงานได้ในวงจร true RMS-to-DC converter โดยที่มีค่าความแม่นยำที่ใกล้เคียงกับตัวเก็บประจุจริง แสดงให้เห็นว่าสามารถลดขนาดตัวเก็บประจุที่ใช้ลงไปได้ถ้าหากมีการนำวงจรคูณค่าตัวเก็บประจุมาประยุกต์ใช้และทำให้เหมาะสมในการสร้างเป็นวงจรรวมได้ อย่างไรก็ตามจากการศึกษามีข้อสังเกตว่า วงจรคูณค่าตัวเก็บประจุต้องใช้ศักดาไฟฟ้าจ่ายที่มีค่าสูง ถ้าหากแพ็คเกจการคูณมีค่ามากซึ่งปัญหานี้เป็นประเด็นที่จะต้องทำวิจัยต่อไป

ตารางที่ 1 ขนาดของทรานซิสเตอร์สำหรับวงจรในรูปที่ 2

Transistors	W(μm)	L(μm)
M1,M2,M3,M4,	250	5
M5,M6,M8,M9,M10,M11,M12, M13,M14,M15,M17	50	5
M7	141	5
M16	100	5

ตารางที่ 2 สรุปคุณลักษณะการทำงานและการแปลงสัญญาณของวงจรในรูปที่ 2

Parameters	Simulated results
Supply voltage (rated)	$\pm 5 V$ to $\pm 15V$
Input current range(max)	1mA
Gain error	2% Max. nonlinearity, $2\mu A$ to 1mA input

ตารางที่ 3 Percent Ripple ของการเลียนแบบการทำงานของวงจรในรูปที่ 2

Frequency (Hz)	% Ripple of $C_{AV} = 7.5 \mu F$	% Ripple of Capacitance multiplier
100	11.56	11.70
500	2.30	3.54
1k	1.23	1.63
5k	0.29	0.39
10k	0.24	0.25
20k	0.20	0.23

4. บทสรุป

ในบทความนี้ได้นำเสนอการพัฒนาวงจรแปลงสัญญาณ RMS เป็นสัญญาณดิจิตอลจากพื้นฐานวงจรคลาส AB วงจรสะท้อนกระแส และ ตัวเก็บประจุเทียบกราวด์ โดยเทคนิคใหม่นี้ปราศจากวงจรเรียงกระแสแบบเต็มคลื่น นอกจากนี้ยังเสนอวงจรคูณค่าตัวเก็บประจุที่สามารถลดขนาดของตัวเก็บประจุในวงจรได้ จึงเหมาะสำหรับการสร้างเป็นวงจรรวมในเทคโนโลยีซีมอส การทดสอบสมรรถนะการทำงานของวงจรการเลียนแบบวงจรกับโปรแกรม SPICE ใน Cadence simulator เพื่อยืนยันคุณสมบัติของวงจร

กิตติกรรมประกาศ

งานวิจัยนี้ได้รับทุนสนับสนุนจากสำนักงานกองทุนสนับสนุนการวิจัย (สกว.) ภายใต้โครงการทุนเมธีวิจัยอาวุโส โครงการที่ RTA/04/2543 และได้รับการสนับสนุนด้านเครื่องมือ (Cadence IC Circuit Design Systems) ในการทำวิจัย จาก Japan International Co-operation Agency (JICA) จึงขอขอบคุณมา ณ โอกาสนี้ด้วย

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

เอกสารอ้างอิง

[1] A. J. Peyton, and V. Walsh, *Analog electronic with Op Amps: A source book of practical circuits.* cambridge: cambridge University Press, 1993.

[2] R. F. Wassenaar, E. Seevinck, M. G. Van Leeuwen, C.J. Speelman, and E. Holle, "New techniques for high-frequency RMS-to-DC converter based on a multifunction V-to-I converter," *IEEE J. Solid-State Circuits*, vol. 23, no. 3, 1988, pp. 802-815

[3] J.K. Kalanko, "Accurate measurement of power, energy, and true rms voltage using synchronous counting," *IEEE Trans. Instrum. Meas.*, vol. 42, pp. 752-754, 1993.

[4] E. Seevinck, R.F. Wassenaar and H.C.K. Wong, "A wide-band technique for vector summation and rms-to-dc conversion," *IEEE J. Solid-State Circuits*, vol. SC-19, pp.311-318,1984.

[5] W. Surakamponorn and K. Kumwachara, "A dual translinear-based true rms-to-dc conversion based-on a multifunctional v-to-i converter," *IEEE Trans. Instrum. Meas.*, vol.47 , pp.459-464, 1999.

[6] N.C. Batters and C. Toumazou , "Class AB switched-current memory for analog sampled-data systems." *Electron. Lett.*, Vol. 27, No. 3, 1988, pp. 802-805.

[7] W. Surakamponorn, V. Riewruja, K. Kumwachara and K. Dejban, "Accurate CMOS-based current conveyors," *IEEE Trans. Instrum. Meas.*, vol. 40, pp.699-702, 1991.

[8] G. Di Cataldo, G. Ferri and S. Pennisi, "Active capacitance multipliers using current conveyors," *Proc. 1998 IEEE International Symposium on Circuits and Systems*, vol.2, pp.343-346, 1998.



ชนิษฐา แก้วแดง สำเร็จการศึกษาในระดับปริญญาตรี วิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมไฟฟ้า จากคณะ วิศวกรรมศาสตร์ มหาวิทยาลัยอุบลราชธานี พ.ศ.2542

ปัจจุบันกำลังศึกษาหลักสูตรวิศวกรรมศาสตร รมหาบัณฑิต สาขาอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ซึ่งสนใจงานวิจัยเกี่ยวกับ analog integrated circuit design และ electronic instrumentation.



เฉลิมกันต์ ฟองสมุทร สำเร็จการศึกษาในระดับ ปริญญาตรีและปริญญาโท วิศวกรรมศาสตรบัณฑิต สาขาอิเล็กทรอนิกส์ และวิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า จากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีพ.ศ.2538และ

พ.ศ.2541 ตามลำดับ ซึ่งสนใจงานวิจัยทางด้าน digital signal processing และ instrumentation.



เกียรติศักดิ์ คมวัชระ สำเร็จการศึกษาในระดับ ปริญญาตรี วิทยาศาสตร์บัณฑิต สาขาฟิสิกส์ประยุกต์ ในปี พ.ศ. 2530 และระดับปริญญาโทและปริญญาเอก วิศวกรรมศาสตรมหาบัณฑิตและวิศวกรรมศาสตรดุษฎี บัณฑิต สาขาวิศวกรรมไฟฟ้า จากสถาบันเทคโนโลยี

พระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีพ.ศ. 2534 และ พ.ศ.2540 ตามลำดับ

ปัจจุบันเป็นผู้ช่วยศาสตราจารย์ ในภาควิชาวิศวกรรมควบคุม คณะ วิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ซึ่ง ทำงานวิจัยเกี่ยวกับ analog signal processing, analog integrated circuit, filter design และ electronic instrumentation.



วัลลภ สุระกภาพร สำเร็จการศึกษาในระดับ ปริญญาตรีและระดับปริญญาโท วิศวกรรมศาสตรบัณฑิต และวิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟ ฟ้า จากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร ลาดกระบัง ในปีพ.ศ. 2519 และ พ.ศ. 2521 ตามลำดับ

และระดับปริญญาเอก (Ph.D.) ในสาขาอิเล็กทรอนิกส์ จาก the University of Kent at Canterbury, Kent, ประเทศสหราชอาณาจักรในปี พ.ศ. 2526

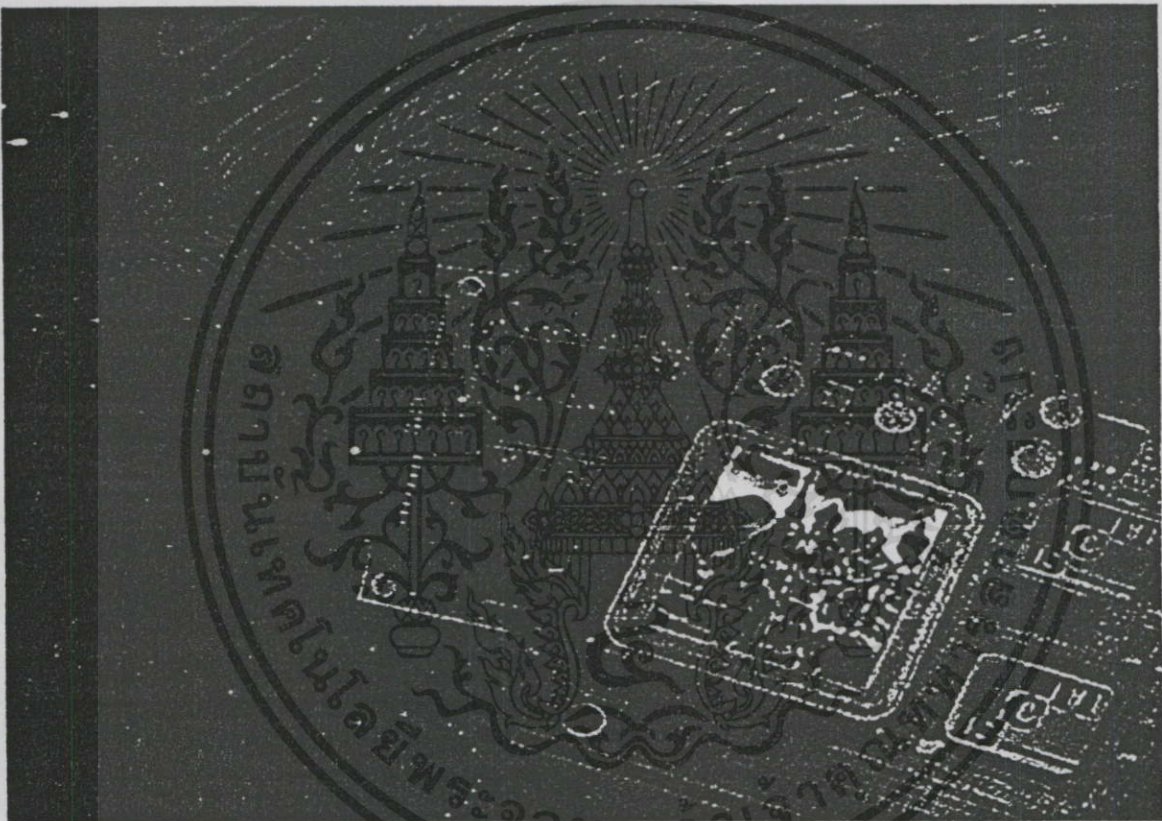
ปัจจุบันเป็นศาสตราจารย์ ในภาควิชาอิเล็กทรอนิกส์ คณะวิศวกรรม ศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ซึ่งทำงานวิจัย เกี่ยวกับ analog and digital integrated circuit designs, real-time application of PC computer and microprocessors, digital signal processing, electronic instrumentation, และ VLSI signal processing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะพิมพ์ใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PROCEEDINGS

2001 International Symposium on
Communications and Information Technology

ISCIT 2001



The Merging Decade of
Communication Systems and Information Technology

November 14 - 16, 2001

Chiang Mai Orchid Hotel, Chiang Mai, Thailand

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ของ IEEE และ IECIT 2001 ไม่อนุญาตให้ทำซ้ำโดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



AN INTEGRABLE CMOS-BASED TRUE RMS-TO-DC CONVERTER USING CLASS AB AMPLIFIER

K. Kaewdang, C. Fongsamut, K. Kumwachara and
W. Surakampontorn

Faculty of Engineering and Research Center for Communication and Information Technology (ReCCIT),
King Mongkut's Institute of Technology Ladkrabang (KMITL),
Ladkrabang, Bangkok 10520, THAILAND
E-mail: s3061304@kmitl.ac.th

ABSTRACT

In this paper, a new integrable CMOS circuit designs technique to realize a grounded-capacitor true RMS-to-DC converter is described. The true RMS-to-DC converter does not require a full-wave rectifier and is implemented using a low-pass filter and squarer circuits. The conversion circuit consists of a class AB amplifier circuit, five simple current mirrors and a grounded capacitor. The circuit is suitable for many input waveforms of both voltage and current inputs. In order to reduce the value of the capacitor suitable for monolithic integration, a capacitance multiplier circuit that can multiply the value of the capacitance for the order of 1,000 time is also presented. The performance of the proposed circuit and the Layout is studied through SPICE and Cadence simulation results.

1. INTRODUCTION

A true RMS-to-DC converter, that is able to convert an AC signal into the DC signal in the RMS value, is usually used for measuring the average energy content in an electrical signal [1]. The true RMS to DC converter is found useful in the fields of instrumentation, communication and display system, for example, thermal RMS-to-DC converter automatic gain control and zero mean random signal etc. [1]. Many true-RMS-to DC converter circuits do exist in the literature [2-4]. However, their design methods are based on bi-polar integrated circuit technology and the RMS-to-DC conversions are mostly performed through the use of a full-wave rectifier and a multiplier/divider circuits employing a log-antilog principle. Due to the bandwidth and the slew-rate of the full-wave rectifiers, the accuracy and the useful frequency range of the converters are limited. And the size of the circuit is quite large, because the design methods are based of the use of OP-AMPs (Operational Amplifiers)[5]. The purpose of this paper is to present a CMOS circuit design technique for the realization of a true RMS-to-DC converter, where a grounded capacitor is used. A full-wave rectifier is not require for this realization scheme. The conversion circuit is simple, suitable for implementing in monolithic integrated form. The performances of the conversion circuit are studied from SPICE of Cadence simulation results.

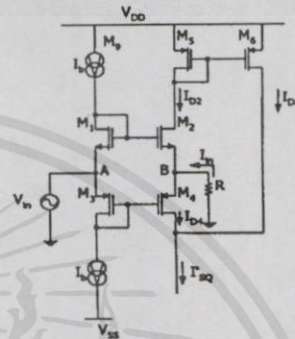


Fig. 1 A Squaring circuit

2. CIRCUIT DESCRIPRTION

2.1 The Class AB squaring circuit

Consider the schematic diagram of the squaring circuit in Fig.1. Transistors M_1 through M_4 function as a class AB amplifier circuit. The transistors M_1 and M_3 are biased by the bias current I_b and $I_{D1} = I_{D3} = I_b$. Assuming that all the MOSFET transistors are biased in the strong inversion region, an input signal current I_{in} is injected into point B, then the currents I_{D2} and I_{D4} can be respectively written as

$$I_{D2} = \frac{(4I_b - I_{in})^2}{16I_b} \quad \text{for} \quad |I_{in}| \leq 4I_b \quad (1)$$

and

$$I_{D4} = \frac{(4I_b + I_{in})^2}{16I_b} \quad \text{for} \quad |I_{in}| \leq 4I_b \quad (2)$$

Since transistors M_5 and M_6 form the negative current mirror (CM_1) that reflects the current I_{D2} (current transfer ratio of 1:1) in order to add with the current I_{D4} , then the output current I'_{SQ} becomes

$$I'_{SQ} = I_{D2} + I_{D4} = 2I_b + \frac{I_{in}^2}{8I_b} \quad (3)$$

We can see that the current I'_{SQ} consists of the DC current $2I_b$ and the signal current that is the squaring of the input signal I_{in} .

For a voltage mode, the input voltage V_{in} will applied at port A and the conversion resistance R, that convert the input voltage V_{in} in to the input current I_{in} , is connected at port B. By assuming the voltage at

port A is accurately transformed to port B, where $I_{in} = V_{in} / R$ [6], then in this case the current I_{SQ} can be expressed as

$$I_{SQ} = 2I_b + \frac{V_{in}^2}{8I_b R^2} \quad (4)$$

From the eqns. (3) and (4), if the DC currents $2I_b$ can be compensated, the circuit will be functioned as a squaring circuit. This class AB current squaring circuit will be the key circuit building block to realize the true RMS-to-DC converter.

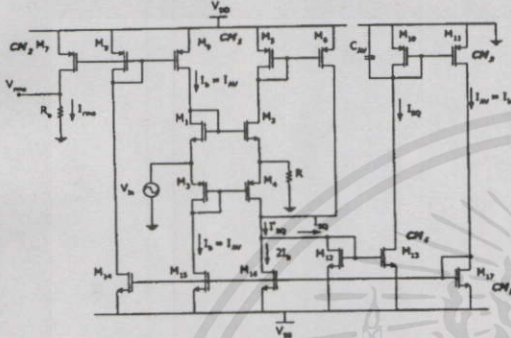


Fig.2 Schematic diagram of true RMS-to-DC converter

2.2 The Proposed True RMS-to-DC converter

The proposed true RMS-to-DC converter circuit is shown in the Fig.2, where the circuit is composed of the class AB squaring circuit in the Fig.1 in combination with four current mirrors (CM_2 through CM_5). From the circuit of Fig.2 and from the eqn. (3), since the drain current of the transistor M_{16} of the current mirror CM_5 sources the current $2I_b$ from the current I_{SQ} , the current I_{SQ} can be expressed as

$$I_{SQ} = \frac{I_{in}^2}{8I_b} \quad (5)$$

By the reflection of the current mirror CM_4 formed by transistors M_{12} and M_{13} , the current I_{SQ} is injected into the first-order current mode low-pass filter or the averaging circuit, which is formed by the current mirror CM_3 and the capacitor C_{AV} that connected in parallel to the current mirror input. Then the current I_{AV} can be written as

$$I_{AV} = \frac{1}{8I_b} \cdot \frac{1}{T} \int_0^T I_{in}^2 dt \quad (6)$$

where $T = \frac{C_{AV}}{gm_{10}}$ is the time constant of the filter and

gm_{10} is the transconductance of the transistor M_{10} .

Noting that the capacitor C_{AV} is a grounded capacitor. We design the current mirror CM_5 such that: the drain current of the transistor M_{16} sources to compensated the bias current $2I_b$, and the bias current passes through the class AB amplifier circuit $I_b = I_{AV}$. The drain current of the transistor M_{14} $I_{D9} = I_{AV}$ is the input current of the

negative current mirror CM_2 . If we set the dimension of the transistor M_7 equal to $\sqrt{8}$ times of the dimension of the transistor M_8 , then the output current I_{RMS} can be expressed as

$$I_{RMS} = \sqrt{8} I_{AV} = \sqrt{8} I_b \quad (7)$$

From the eqn. (6), by setting $I_b = I_{AV}$ and solving for I_{AV} , we can write

$$I_{AV} = \frac{1}{\sqrt{8}} \sqrt{\frac{1}{T} \int_0^T I_{in}^2 dt} \quad (8)$$

And from the eqns. (7) and (8) and solving for I_{RMS} , we get

$$I_{RMS} = \sqrt{\frac{1}{T} \int_0^T I_{in}^2 dt} \quad (9)$$

We can see from the eqn. (9) that the output current is in the form of the root-mean-square value as required. For the voltage input mode, V_{in} is applied at port A. Similar to the calculation of I_{RMS} , from the eqns. (4) and (9) with $R_o = R$, the output voltage V_{RMS} can be expressed as

$$V_{RMS} = I_{RMS} \times R_o = \sqrt{\frac{1}{T} \int_0^T V_{in}^2 dt} \quad (10)$$

However, in order that the proposed rms-to-dc converter give a good performance in the required frequency range, the value of the capacitor C_{AV} must be chosen such that

$$C_{AV} \gg \frac{gm_{10(max)}}{4\pi f_{(min)}} \quad (11)$$

where $f_{(min)}$ is the lower end of the frequency range of interest, and

$$gm_{10(max)} = \sqrt{2K_p W I_{D10} / L A V^{-1}} \quad (12)$$

For example, when $K_p = 4.4927 \times 10^{-4} \text{ AV}^{-2}$, $W = 50 \mu\text{m}$, $L = 5 \mu\text{m}$ and $I_{D10} = I_M$, where I_M is the peak amplitude of the input signal. Then $gm_{10(max)}$ can be given by $gm_{10(max)} = 29.98 \times 10^{-3} \sqrt{I_M \text{ AV}^{-1}}$. In this case C_{AV} must be chosen such that

$$C_{AV} \gg \frac{2.39 \times 10^{-3} \sqrt{I_M}}{f_{(min)}} \quad (13)$$

If a sinusoidal input signal with $I_M = 1 \text{ mA}$ and $f_{(MIN)} = 100 \text{ Hz}$, the averaging capacitance must be chosen such that $C_{AV} \gg 0.75 \mu\text{F}$. Therefore, $C_{AV} = 1 \mu\text{F}$ must be employed.

It should be noted that, although, the output of the circuit of the figure 2 is in the form of the root-mean-square values, V_{RMS} or I_{RMS} . The circuit can be easily modified to provide the output in the form of the average values V_{avg} or I_{avg} , where

$$V_{avg} = \frac{1}{T} \int_0^T |V(t)| dt \quad (14)$$

$$I_{avg} = \frac{1}{T} \int_0^T |I(t)| dt \quad (15)$$

From the relation between V_{RMS} and V_{avg} and between I_{RMS} and I_{avg} , we get

$$V_{avg} = 0.9V_{RMS} \tag{16}$$

and

$$I_{avg} = 0.9I_{RMS} \tag{17}$$

In this case, we will set the dimension of the transistor M_7 , equal to $0.9\sqrt{8}$ times of the dimension of the transistor M_8 .

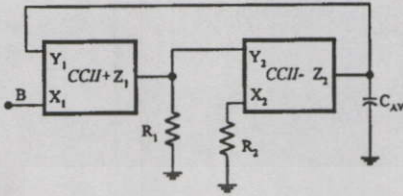


Fig.3 Block diagram of C-multiplier circuit

2.3 A Current-Controlled Capacitance Multiplier

From the eqn. (13), it is indicated that, for an I_{RMS} with low ripple, a large capacitance is required. This value of capacitance is not suitable for monolithic integration. To reduce the size of the capacitor used, a current-controlled C-multiplier as shown in the Fig. 3 is presented, where the current conveyors (CCII) that reported in reference 7 have been used. The current-controlled C-multiplier, which is composed of two CCII (CCII+ and CCII-), is similar to the voltage-controlled C-multiplier proposed in the reference 8. But, in this case, the input signal is a current signal that injected into port X_1 and the capacitor C_{AV} is connected at the port Y_1 . If we let $n = R_2/R_1$, the value of the capacitance that appeared at the port B to ground or C_{EQV} will be equaled to

$$C_{EQV} = nC_{AV} = (R_2/R_1)C_{AV} \tag{18}$$

Table.1 Transistors dimension

Transistors	W(μ m)	L(μ m)
M1,M2,M3,M4,	200	5
M5,M6,M8,M9,M10,M11, M12, M13,M14,M15,M17	100	5
M7	283	5
M16	200	5

Table.2 Summary of the characteristics of the circuit of Fig. 2

Parameters	Simulated results
Supply voltage (rated)	$\pm 3V$ to $\pm 15V$
Input current range(max)	1mA
Gain error	2%Max. nonlinearity, 10 μ A to 1mA input
Peak amplitude value	-3dB bandwidth
$I_{IN} = 10 \mu A$ (1.0% of $I_{IN(MAX)}$)	1 MHz
$I_{IN} = 100 \mu A$ (10% of $I_{IN(MAX)}$)	5 MHz
$I_{IN} = 200 \mu A$ (20% of $I_{IN(MAX)}$)	10 MHz
$I_{IN} = 500 \mu A$ (50% of $I_{IN(MAX)}$)	20 MHz
$I_{IN} = 900 \mu A$ (90% of $I_{IN(MAX)}$)	40 MHz
$I_{IN} = 1000 \mu A$ (100% of $I_{IN(MAX)}$)	45 MHz

Table.3 Equivalent capacitance of C-multiplier circuit.

n	Expected Capacitance (F)	Equivalent Capacitance (F)
1	1nF	0.983nF
10	10nF	9.731nF
100	100nF	96.73nF
1000	1uF	0.955uF

3. SIMULATION RESULTS

The characteristics of the converter were studied through the simulation results using SPICE and cadence simulation results. The transistor dimensions of the circuit in Fig.2 are in micron and are listed in the Table 1. The dimensions of all the transistor of the circuit in Fig.3 are $W=50\mu m$ and $L=5\mu m$. The simulation was carried out using the transistor parameter of the 0.5 microns SCN05H Technology Mosis process. The simulation characteristics were listed in the Table 2. Note that the circuit exhibits the bandwidth of 45 MHz at $I_{IN} = 1 mA_{rms}$. The maximum conversion nonlinearity, for the input signal in the range from $10 \mu A_{rms}$ to $1 mA_{rms}$, of about 2 % was achieved. The simulation for the frequency responses for the sine wave input current signal with the amplitude of 1, 10, 20, 50, 90 and 100 percents of the full scale current ($I_{IN(MAX)}=1mA$) were also carried out. The results show the bandwidth of about 1 MHz, 5 MHz 10 MHz, 20 MHz, 40 MHz and 45 MHz, respectively. Fig.4 shows the plots of the percent ripple of I_{RMS} versus frequency of the circuit in Fig.2. The percent ripple of I_{RMS} versus frequency, simulated from the SPICE-compatible text file that extracted from the Layout in the Fig.5 by using the Layout extractor of the Cadence program, is also plotted in the Fig.4. The simulation results demonstrate that the percent ripple is small for high value of C_{AV} . To reduce the size of capacitor suitable for monolithic integration the C-multiplier circuit is incorporated in the true RMS-to-DC converter. The Analog Artist Design Environment is used to simulation the C-multiplier characteristic. Table.3 shows the C_{AV} of the C-multiplier circuit of Fig.3

Fig.6 shows the I_{RMS} of the triangular input signal from the circuit in Fig.2, when input signal is a triangular waveform with the amplitude of 1mA, $f = 1kHz$. The result shows the DC signal with the amplitude is 0.577V. The circuit is also able to convert the square-wave AC signal into the DC signal in the RMS value.

However, the simulation performance of the circuit using SPICE is much depending on the chosen transistor parameters. Therefore, in order to test for the

circuit workability, the performance of the true RMS-to-DC converter circuit and the C-multiplier circuit will be further studied through the layout by using Cadence's IC Circuit Design Systems, which is an integrated circuit design software running on Workstation. Using the Virtuoso Layout Editor of Cadence's system drew the layout. Fig. 5 shows the layout of the RMS-to-DC converter. The Diva interactive Electrical Rules Checker program, which is the layout extractor in the Cadence program, was then employed to translate the layout drawing into the SPICE-compatible text file for the simulation.

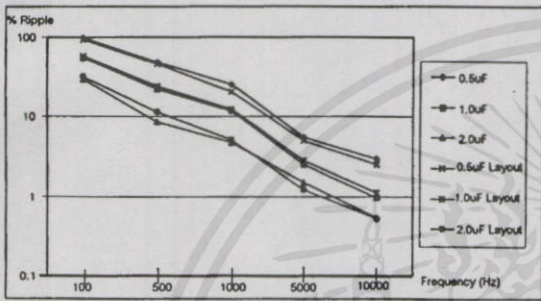


Fig.4 Plots of percent ripple versus frequency for difference value of C_{AV}

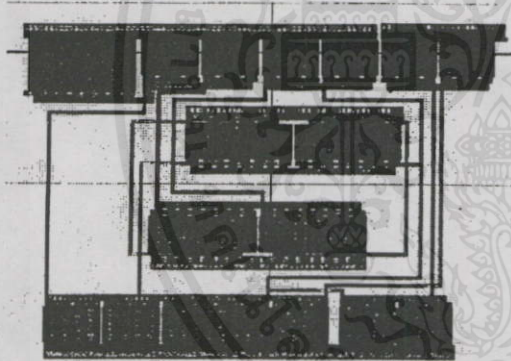


Fig.5 Layout of the true RMS-to-DC converter

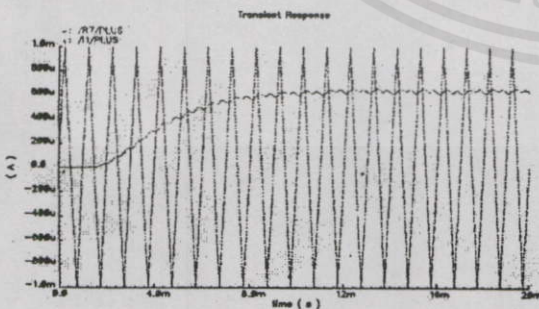


Fig.6 The output current of the true RMS-to-DC converter.

capacitance multiplier circuit has been used. The realization scheme is suitable for implemented in standard CMOS process. The characteristics of the proposed are confirmed from SPICE and Cadence simulation results.

ACKNOWLEDGMENT

This work is partly funded by the Thailand Research Fund (TRF) under the Senior Research Scholar Program, grant number RTA/04/2543. The support provided by the Japan International Cooperation Agency (JICA) is also acknowledged.

REFERENCES

- [1] A. J. Peyton, and V. Walsh, *Analog electronic with Op Amps: A source book of practical circuits.* cambridge: cambridge University Press, 1993.
- [2] J.K. Kalanko, "Accurate measurement of power, energy, and true rms voltage using synchronous counting," *IEEE Trans. Instrum. Meas.*, vol. 42, pp. 752-754, 1993.
- [3] R. F. Wassenaar, E. Seevinck, M. G. Van Leeuwen, C.J. Speelman, and E. Holle, "New techniques for high-frequency RMS-to-DC converter based on a multifunction V-to-I converter," *IEEE J. Solid-State Circuits*, vol. 23, no. 3, 1988, pp. 802-815
- [4] W. Surakamponorn and K. Kumwachara, "A dual translinear-based true rms-to-dc conversion based-on a multifunctional v-to-i converter," *IEEE Trans. Instrum. Meas.*, vol.47, pp.459-464, 1999.
- [5] S. Franco, "Design with Operational Amplifier and Analog Integrated Circuits" *New York McGraw-Hill*, 1988, pp. 330-332
- [6] N.C. Batters and C. Toumazou, "Class AB switched-current memory for analog sampled-data systems." *Electron. Lett.*, Vol. 27, No. 10, 1991, pp.873-875.
- [7] W. Surakamponorn, V. Riewruja and K. Kumwachara, "Accurate CMOS-based current conveyors," *IEEE Trans. Instrum. Meas.*, vol.40, pp. 699-702,1992.
- [8] G. Di Cataldo, G. Ferri and S. Pennisi, "Active capacitance multipliers using current conveyors," *Proc. 1998 IEEE International Symposium on Circuits and Systems*, vol.2, pp.343- 346, 1998.

4. CONCLUSIONS

The true RMS-to-DC converter that is more suitable for monolithic integration is proposed. In order to reduce the value of the capacitor, the

ประวัติผู้เขียน

นางสาวขนิษฐา แก้วแดง เกิดเมื่อวันที่ 30 กรกฎาคม พ.ศ. 2519 ที่จังหวัดศรีสะเกษ สำเร็จการศึกษาวិชากรรมศาสตรบัณฑิต สาขาวิศวกรรมไฟฟ้า มหาวิทยาลัยอุบลราชธานี ในปีการศึกษา 2541 และเข้าศึกษาต่อในระดับปริญญาโท หลักสูตรวิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมอิเล็กทรอนิกส์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เมื่อปี พ.ศ. 2543

บทความที่ได้รับการตีพิมพ์

K. Kaewdang, K. Kumwachara, C. Fongsamut, A. Jiraseree-amornkun and W. Surakamptom, "An Integrable CMOS-Based Grounded-Capacitor True RMS-to-DC Converter." 2001 IEEJ International Analog VLSI Workshop. , May 14-15, 2001. pp.167-172.

ขนิษฐา แก้วแดง เฉลิมภรณ์ ฟองสมุทร เกียรติศักดิ์ กมวัชระ และวัลลภ สุระกำพลธร "วงจรแปลงสัญญาณ RMS เป็นสัญญาณไฟฟ้ากระแสตรง โดยใช้วงจรถวาย CMOS Class AB ที่สามารถสร้างเป็นวงจรรวมได้." การประชุมวิชาการทางวิศวกรรมไฟฟ้า. ครั้งที่ 24. 23-24 พฤศจิกายน 2544. หน้า 540-545.

K. Kaewdang, C. Fongsamut, K. Kumwachara, and W. Surakamptom, "An Integrable CMOS-Based True RMS-to-DC Converter Using Class AB Amplifier." 2001 International Symposium on Communications and Information Technology. , Nov. 14-16, 2001. pp.606-609.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้