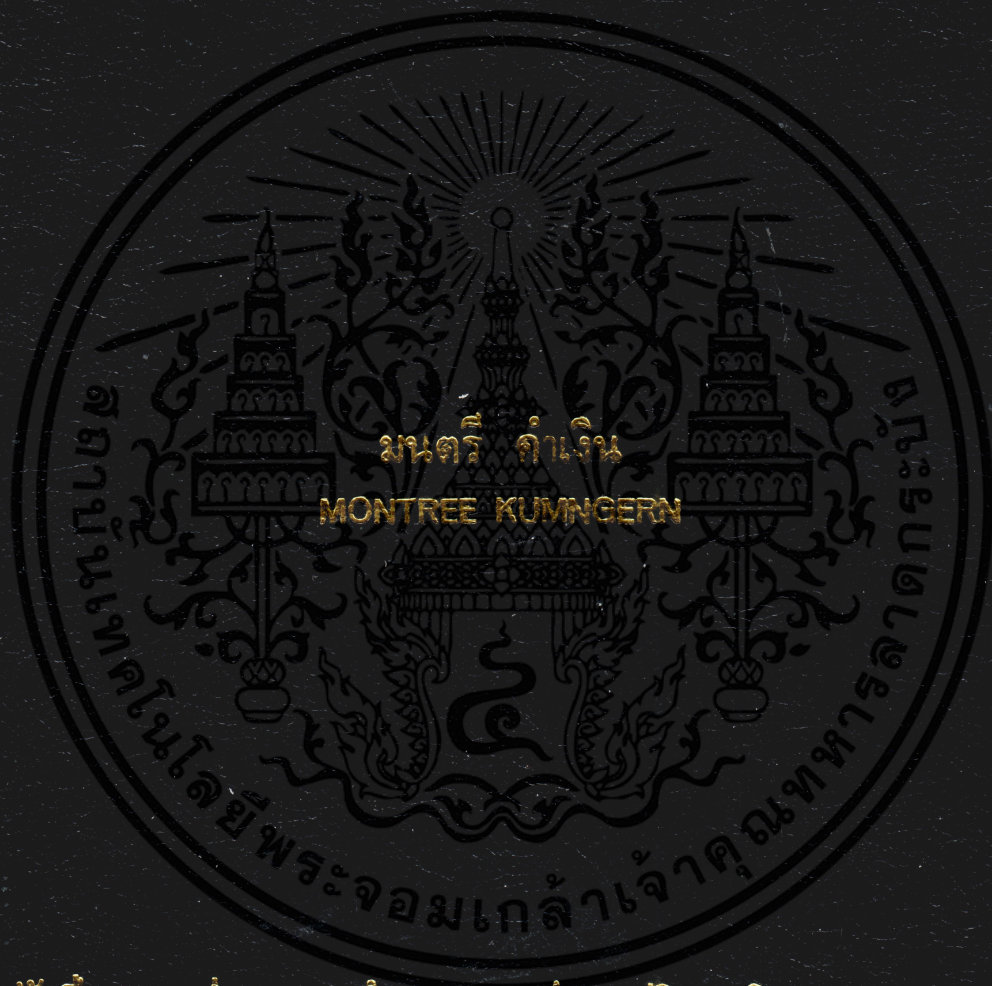


วงจรรองความถี่ต่ำผ่านใช้แหล่งจ่ายแรงดันและกำลังงานต่ำที่จูนได้ในเชิง
อิเล็กทรอนิกส์สำหรับประยุกต์ใช้งานใน SILICON COCHLEA

ELECTRONICALLY TUNABLE LOW-VOLTAGE AND LOW-POWER
LOWPASS FILTER FOR SILICON COCHLEA APPLICATION



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

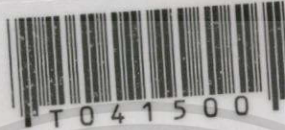
พ.ศ. 2544

ISBN 974-648-476-1

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

วงจรกรองความถี่ต่ำผ่านใช้แหล่งจ่ายแรงดันและกำลังงานต่ำที่จูนได้ในเชิง
อิเล็กทรอนิกส์สำหรับประยุกต์ใช้งานใน SILICON COCHLEA

ELECTRONICALLY TUNABLE LOW-VOLTAGE AND LOW-POWER
LOWPASS FILTER FOR SILICON COCHLEA APPLICATION



เลขหมู่.....
เลขทะเบียน...041500...
วัน,เดือน,ปี.....

b.....
i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2544

ISBN 974-648-476-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**ELECTRONICALLY TUNABLE LOW-VOLTAGE AND LOW-POWER
LOWPASS FILTER FOR SILICON COCHLEA APPLICATION**



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2001

ISBN 974-648-476-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2001

SCHOOL OF GRADUATE STUDIES

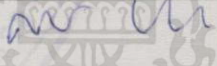



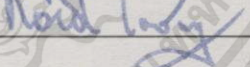
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ วงจรกรองความถี่ต่ำผ่านใช้แหล่งจ่ายแรงดันและกำลังงานต่ำที่จูนได้ใน
เชิงอิเล็กทรอนิกส์สำหรับประยุกต์ใช้งานใน SILICON COCHLEA
ELECTRONICALLY TUNABLE LOW-VOLTAGE AND LOW-POWER
LOWPASS FILTER FOR SILICON COCHLEA APPLICATION

ชื่อนักศึกษา นายมนตรี คำเงิน
รหัสประจำตัว 41061153
ปริญญา วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา วิศวกรรมไฟฟ้า
อาจารย์ผู้ควบคุมวิทยานิพนธ์ รศ.ดร.กอบชัย เฉลยหาญ

คณะกรรมการสอบวิทยานิพนธ์		ลายมือชื่อ
รศ.สมยศ	จุนณะปิยะ	
รศ.ดร.วันชัย	วีรจจา	
ผศ.วิภา	แสงพิสิทธิ์	
รศ.ดร.ฟูศักดิ์	ชีวิสุวิทย์	
รศ.ดร.กอบชัย	เฉลยหาญ	

วัน/เดือน/ปี ที่สอบ 26 ตุลาคม 2544 เวลา 13.30-15.30 น.
สถานที่สอบ ณ อาคาร 12 ชั้น ชั้น 4 (ห้อง E12-404)

บัณฑิตวิทยาลัยรับรองแล้ว

(รศ.ดร.บุญวัฒน์ อัทธู)

คณบดีบัณฑิตวิทยาลัย

วันที่.....๕๐.....เดือน.....พฤศจิกายน.....พ.ศ.๒๕๔๔.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	วงจรรองความถี่ต่ำผ่านใช้แหล่งจ่ายแรงดันและกำลังงานต่ำที่จับได้ในเชิงอิเล็กทรอนิกส์สำหรับประยุกต์ใช้งานใน Silicon Cochlea
นักศึกษา	นายมนตรี คำเงิน
รหัสประจำตัว	41061153
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2544
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ.ดร. กอบชัย เคชหาญ

บทคัดย่อ

วิทยานิพนธ์นี้ได้นำเสนอวงจรรองความถี่ที่ทำงานในโหมดกระแสที่ใช้แหล่งจ่ายแรงดันและกำลังงานต่ำโดยใช้เทคโนโลยีของ CMOS โดยใช้วิธีการกำหนดให้มอสทรานซิสเตอร์ทำงานในย่านที่ต่ำกว่าแรงดันแธรชโฮลด์ (subthreshold region) และใช้หลักการกรองแบบล็อกโดเมน (Log-domain filter) วงจรสามารถจับได้ในเชิงอิเล็กทรอนิกส์ การประยุกต์ใช้งานที่ได้นำเสนอในวิทยานิพนธ์เล่มนี้คือ การนำวงจรรองความถี่มาเป็นส่วนประกอบใน silicon cochlea ที่จับความถี่ตัด (cut-off frequency) และค่าตัวประกอบคุณภาพ (quality factor) ที่อิสระจากกัน โดยใช้แรงดันที่ตกร่วมแถบความถี่ที่สร้างจากโพลิซิลิกอน ผลการจำลองการทำงานได้กระทำโดยใช้โปรแกรมจำลองการทำงาน PSpice

Thesis Title	Electronically Tunable Low-Voltage and Low-Power Lowpass Filter for Silicon Cochlea Application
Student	Mr. Montree Kumngern
Student ID.	41061153
Degree	Master of Engineering
Programme	Electrical Engineering
Year	2001
Thesis Advisor	Assoc. Prof. Dr. Kobchai Dejhan

ABSTRACT

This thesis proposes a current mode low-voltage, low-power filter based on CMOS technology using MOS transistor operating in subthreshold region. The circuit is based on log-domain filtering principle which can be an electronically tunable filter circuit. The presented application in this thesis is to emulate a silicon cochlea that can be tuned the cut-off frequency and quality factor on separate independent by using voltage drop on long resistor that achieved by a polysilicon wire. The results have been carried out by simulating based on PSpice program.

กิตติกรรมประกาศ

ขอขอบพระคุณอาจารย์ รศ. คร. กอบชัย เดชหาญ ที่ได้ให้ความช่วยเหลือและเป็นผู้ให้โอกาสแก่ผู้เขียนตลอดจนคำแนะนำต่าง ๆ ในการจัดทำวิทยานิพนธ์ จนทำให้วิทยานิพนธ์เล่มนี้สำเร็จ ล่วงไปด้วยดี และบิดา มารดา ที่ให้การสนับสนุนด้วยดีในทุกอย่างตลอดการศึกษาและอาจารย์ทุกท่านที่ เป็นผู้ชี้แนะแนวทางการศึกษาและว่ากล่าวตักเตือนตั้งแต่อดีตจนถึงปัจจุบัน

มนตรี คำเงิน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 บทนำ.....	1
1.2 ที่มาของงานวิจัย.....	1
1.3 วัตถุประสงค์งานวิจัย.....	2
1.4 รายละเอียดในวิทยานิพนธ์.....	2
1.5 สรุป.....	2
บทที่ 2 ทฤษฎีการทำงานของมอสทรานซิสเตอร์และการใช้งาน.....	3
2.1 บทนำ.....	3
2.2 ทฤษฎีการทำงานของมอสทรานซิสเตอร์.....	4
2.3 ทฤษฎีการทำงานของมอสทรานซิสเตอร์ในย่านต่ำกว่าแรงดันเทรชโฮล.....	9
2.4 การใช้งานมอสทรานซิสเตอร์ในย่านต่ำกว่าแรงดันเทรชโฮล.....	11
2.5 สรุป.....	12
บทที่ 3 หลักการกรองความถี่แบบสล็อตโคเมน.....	13
3.1 บทนำ.....	13
3.2 หลักการทั่วไปของวงจรกรองความถี่และการกรองแบบความถี่ต่ำผ่าน.....	14
3.3 บล็อกพื้นฐานของวงจรซิมอสล็อตโคเมน.....	15
3.3.1 วงจรซิมอสล็อตโคเมนอินทริเกรเตอร์แบบบวก.....	17
3.3.2 วงจรซิมอสล็อตโคเมนอินทริเกรเตอร์แบบลบ.....	20

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

3.4 วงจรกรองความถี่ต่ำผ่านแบบแบบบล็อก โดเมนเบื่องต้น.....	22
3.5 สรุป.....	25
บทที่ 4 วงจรกรองความถี่ต่ำผ่านทำงานได้ด้วยแหล่งจ่ายแรงดันและกำลังงานต่ำจนได้ในเชิง	
อเล็กทรอนิกส์.....	26
4.1 บทนำ.....	26
4.2 วงจรกรองความถี่ต่ำผ่านอันดับที่สองใช้แหล่งจ่ายแรงดันและกำลังงานต่ำ.....	27
4.3 การจำลองและผลการจำลองวงจรกรองความถี่ที่ทำงานด้วยแรงดันและกำลังงานต่ำ.....	30
4.3.1 ผลการจำลองการจูนความถี่ตัด.....	30
4.3.2 ผลการจำลองการจูนค่าประกอบคุณภาพ.....	32
4.4 การวิเคราะห์ประสิทธิภาพของวงจรและผลการจำลอง.....	34
4.4.1 การวิเคราะห์ประสิทธิภาพความเป็นเชิงเส้นของวงจรและผลการจำลอง.....	34
4.4.2 การวิเคราะห์ประสิทธิภาพการใช้กำลังงานและผลการจำลอง.....	36
4.4.3 ผลการจำลองประสิทธิภาพของวงจรทางด้านอูณหภูมิต.....	37
4.5 สรุป.....	38
บทที่ 5 การประยุกต์ใช้งาน.....	
5.1 บทนำ.....	39
5.2 การนำวงจรกรองความถี่ต่ำผ่านอันดับที่สองมาประยุกต์ใช้กับ Silicon Cochlea	40
5.2.1 วงจรกระแสอ้างอิง.....	41
5.2.2 การต่อวงจรกรองความถี่ต่ำแบบคาคเคด.....	43
5.2.3 การจำลองและผลการจำลองวงจรกระแสอ้างอิง.....	46
5.2.4 ผลการจำลองการทำงานวงจรกรองความถี่เมื่อใช้วงจรอ้างอิงกระแส มาจ่ายกระแสแทนแหล่งจ่ายกระแส.....	48
5.2.5 ผลการจำลองการต่อวงจรกรองความถี่แบบคาคเคด.....	51
5.3 การจูนด้วยแรงดันที่คกรวมแถบความถี่ที่สร้างจากโพลีซิลิกอน.....	53

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

5.4 สรุป.....	53
บทที่ 6 สรุปและข้อเสนอแนะ.....	54
บรรณานุกรม.....	56
ภาคผนวก.....	58
ภาคผนวก ก. ค่าพารามิเตอร์ของซีมอสขนาด 1.2 ไมครอน ของ MOSIS ที่ใช้ในการ จำลองการทำงานของวงจรด้วยโปรแกรม Pspice.....	59
ภาคผนวก ข. ผลงานที่ได้รับการตีพิมพ์ระหว่างศึกษา.....	60
ประวัติผู้เขียน.....	79

สารบัญตาราง

ตารางที่

หน้า

5.1 แสดงค่าความกว้างและความยาวของเซนแนล.....47



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา **VII** ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
2.1 (ก) แสดงโครงสร้างและการไบอัสมอสทรานซิสเตอร์แบบเอ็นฮานเม้นท์ชนิด N-Channel.....	4
(ข) สัญลักษณ์.....	4
2.2 แสดงความสัมพันธ์ระหว่าง I_D และ V_{DS} เมื่อเปลี่ยนค่า V_{GS} ของมอสทรานซิสเตอร์แบบเอ็นฮานเม้นท์ชนิด N-Channel.....	5
2.3 (ก) แสดงการไบอัสมอสทรานซิสเตอร์แบบดีพลิชันชนิด N-Channel.....	6
(ข) สัญลักษณ์.....	6
2.4 แสดงความสัมพันธ์ระหว่าง I_D และ V_{DS} เมื่อเปลี่ยนค่า V_{GS} ของมอสทรานซิสเตอร์แบบดีพลิชันชนิด N-Channel.....	7
2.5 แสดงคุณสมบัติการถ่ายโอน.....	8
2.6 แสดงคุณสมบัติ $I_{DS} - V_{GS}$ ของมอสทรานซิสเตอร์.....	9
(ก) เป็นเชิงเส้น.....	9
(ข) เมื่อ I_{DS} พล็อตในสเกลล็อกกาลิทึม.....	9
3.1 แสดงระบบการกรองความถี่.....	14
3.2 แสดงการตอบสนองความถี่ของวงจรกรองความถี่ต่ำผ่านในแบบอุดมคติ.....	15
3.3 แสดงบล็อกเอ็กซ์เพเนนเชียลพื้นฐาน.....	16
3.4 แสดงวงจรซิมอสต์อ็อกโคเมนอินทิเกรเตอร์แบบบวก.....	17
3.5 แสดงวงจรซิมอสต์อ็อกโคเมนอินทิเกรเตอร์แบบลบ.....	20
3.6 แสดงวงจรกรองความถี่แบบล็อกโคเมนเบื้องต้น.....	23
4.1 แสดงวงจรกรองความถี่ต่ำผ่านอันดับที่สองใช้แหล่งจ่ายแรงดันและกำลังงานต่ำ.....	27
4.2 แสดงผลตอบสนองทางขนาดของวงจรกรองความถี่.....	31
4.3 แสดงความสัมพันธ์ระหว่างค่าความถี่ตัดและกระแสไบอัส I_O	31
4.4 แสดงการจูนค่าตัวประกอบคุณภาพเป็นค่าต่างๆ ด้วยกระแส I_O	32
4.5 แสดงความสัมพันธ์ระหว่างค่าตัวประกอบคุณภาพของวงจรกรองความถี่ต่ำผ่านและกระแส I_O	33
4.6 แสดงความสัมพันธ์ระหว่างค่าเปอร์เซ็นต์ THD ทางเอาต์พุตกับขนาดสัญญาณทางอินพุต.....	35
4.7 แสดงการใช้กำลังงานต่อหนึ่ง โพลของวงจรกรองความถี่เมื่อเปลี่ยนแหล่งจ่ายเป็นค่าต่าง ๆ.....	37
4.8 แสดงผลของอุณหภูมิที่มีต่อค่าความถี่ตัด.....	38

สารบัญรูป(ต่อ)

รูปที่	หน้า
5.1 (ก) แสดงโครงสร้างหุมนุชย์.....	40
(ข) แสดง Base และ Apex ของ barsilar membrane ซึ่งแสดงตำแหน่งที่แทนการตอบสนองความถี่ที่จุดต่าง ๆ (หน่วยเป็น Hz).....	40
5.2 (ก) แสดงวงจรอ้างอิงกระแสที่สร้างกระแสอ้างอิงด้วยตัวต้านทาน.....	42
(ข) วงจรอ้างอิงกระแสที่สร้างกระแสอ้างอิงจากมอสทรานซิสเตอร์.....	42
5.3 แสดงวงจรรองความถี่ต่ำผ่านเมื่อแทนแหล่งจ่ายกระแสด้วยวงจรอ้างอิงกระแส	
(ก) วงจรรองความถี่ต่ำผ่านเมื่อเอาแหล่งจ่ายกระแสออก.....	43
(ข) วงจรอ้างอิงกระแสที่จะต่อที่จุด X1-X4 และ Y1-Y2 ในรูปที่ 5.3 (ก) เพื่อจูนค่าความถี่ตัด.....	43
(ค) วงจรอ้างอิงกระแสที่จะต่อที่จุด Q1 ในรูปที่ 5.3 (ก) เพื่อจูนค่าตัวประกอบคุณภาพ.....	44
(ง) แสดงสัญลักษณ์ของวงจรรองความถี่ต่ำผ่านอันดับที่สอง I Section ที่จ่ายกระแสแทนแหล่งจ่ายกระแสด้วยวงจรอ้างอิงกระแสสำหรับนำมาต่อแบบคาคเคด.....	44
5.4 แสดงการต่อวงจรรองความถี่ต่ำผ่านแบบคาคเคด.....	45
5.5 แสดงความสัมพันธ์ระหว่าง I_{SINK} และแรงดันที่ไบอัสที่ VC.....	47
5.6 แสดงความสัมพันธ์ระหว่าง I_{SOURCE} และแรงดันที่ไบอัสที่ VC.....	48
5.7 แสดงความสัมพันธ์ของแหล่งจ่ายแรงดันและความถี่ตัด (Cut-off frequency).....	49
5.8 แสดงความสัมพันธ์ของอูณหภูมิและค่าความถี่ตัด (Cut-off frequency).....	50
5.9 แสดงความสัมพันธ์ระหว่างค่าเปอร์เซ็นต์ THD ทางเอาต์พุตกับขนาดสัญญาณทางอินพุตเมื่อใช้วงจรกระแสอ้างอิงจ่ายกระแสให้กับวงจรรองความถี่.....	51
5.10 แสดงการตอบสนองทางขนาดของแต่ละ section.....	52
5.11 แสดงการตอบสนองทางขนาดของแต่ละ section เมื่อลดค่าตัวประกอบคุณภาพด้วย VQ.....	52

บทที่ 1

บทนำ

1.1 บทนำ

วงจรกรองความถี่เป็นเครื่องมือที่สำคัญสำหรับใช้ในงานอิเล็กทรอนิกส์และโทรคมนาคมที่ได้รับความนิยมและมีการพัฒนาอย่างต่อเนื่อง จวบจนปัจจุบันเราสามารถสร้างวงจรกรองความถี่ในลักษณะที่เป็นวงจรรวม (Integrated Circuit) ได้ด้วยวงจรในแบบต่าง ๆ มากมาย เช่น วงจรกรองแบบ G_m -C วงจรกรองที่ใช้วงจรสายพานกระแส (Current Conveyor) วงจรกรองใช้สวิทช์และตัวเก็บประจุ (Switched-Capacitor) เป็นต้น แต่ในปัจจุบันนี้ผู้คนจำนวนมากหันมาใส่ใจในเรื่องทรัพยากรกันมากดังนั้นแหล่งจ่ายกำลังงานจึงถูกนำมาพิจารณาด้วยในการออกแบบวงจรต่าง ๆ ซึ่งเมื่อทำงานได้แล้วจะต้องประหยัดพลังงานด้วย การลดการใช้แหล่งจ่ายลงมาจะทำให้ขนาดของตัวเครื่องมีขนาดเล็กลงไปด้วยแต่การลดการใช้แรงดันเพียงอย่างเดียวอาจยังไม่เพียงพอถ้ากระแสที่ใช้ในวงจรมัน ๆ ยังสูงอยู่ ดังนั้นถ้าสามารถออกแบบวงจรให้สามารถใช้กำลังงานน้อย ๆ ได้ก็จะเป็นการยืดอายุแหล่งพลังงานเหล่านั้นให้ใช้งานได้ยาวนานขึ้นและถ้าวงจรเหล่านั้นต้องทำงานในที่ที่มีแหล่งพลังงานจำกัดการลดการใช้แรงดันและกระแสจึงมีความจำเป็นมาก ดังนั้นจึงเป็นที่มาของวิทยานิพนธ์นี้ซึ่งจะกล่าวถึงวงจรกรองความถี่ต่ำผ่านใช้แหล่งจ่ายแรงดันและกำลังงานต่ำที่สามารถใช้งานได้ในเชิงอิเล็กทรอนิกส์ โดยได้ใช้เทคโนโลยีซีมอสแบบเพราะมีข้อดีหลายประการ เช่น การสูญเสียของกำลังงานต่ำ มีอินพุตอิมพีแดนซ์สูง ใช้พื้นที่น้อย เป็นต้น โดยการออกแบบจะใช้อุปกรณ์น้อยที่สุด หลีกเลี่ยงการต่อแบบคาตโอด ใช้ตัวเก็บประจุที่มีค่าน้อยเพื่อให้สามารถสร้างได้ในวงจรรวม

1.2 ที่มาของงานวิจัย

จากความสำคัญของวงจรกรองความถี่และความสำคัญแหล่งจ่ายพลังงานรวมถึงข้อดีต่าง ๆ ของเทคโนโลยีซีมอสจึงได้นำมาออกแบบวงจรกรองความถี่ต่ำผ่านใช้แหล่งจ่ายแรงดันและกำลังงานต่ำที่สามารถใช้งานได้ในเชิงอิเล็กทรอนิกส์สำหรับประยุกต์ใช้งานกับ Silicon Cochlea หรือกับระบบการประมวลผลสัญญาณเสียงพูดอื่น ๆ (Speech Signal Processing System) โดยวงจรกรองใช้หลักการกรองแบบล็อกโดเมน (Log-domain Filter) ซึ่งคุณสมบัติที่รบกวนคั่นคั่นที่เป็นลักษณะที่ถี่กับหลักการกรองแบบนี้ได้จากวิธีการไบอัสให้มอสทรานซิสเตอร์ทำงานในย่านต่ำกว่าแรงดันแทรชโฮลด์ (Subthreshold Region) จึงทำให้สามารถไบอัสวงจรด้วยกระแสที่ต่ำได้ การจูนสามารถจูนได้ทั้งกระแสและแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรรมใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3 วัตถุประสงค์งานวิจัย

จุดมุ่งหมายของงานวิจัยที่นำเสนอนี้คือต้องการออกแบบวงจรกรองความถี่ต่ำผ่านที่สามารถทำงานได้ที่แหล่งจ่ายแรงดันจำกัดและใช้กำลังงานต่ำ วงจรสามารถจับได้ด้วยวิธีทางอิเล็กทรอนิกส์เพื่อประยุกต์ใช้งานใน Silicon Cochlea ซึ่งเป็นการประมวลผลสัญญาณในย่านความถี่เสียงพูด วงจรมีความง่ายไม่ซับซ้อน มีขนาดเล็กใช้พื้นที่น้อย โดยจะศึกษาวิเคราะห์คุณภาพของวงจรและใช้โปรแกรม PSpice ในการจำลองการทำงานของวงจรเพื่อยืนยันประสิทธิภาพของวงจร

1.4 รายละเอียดในวิทยานิพนธ์

สำหรับวิทยานิพนธ์นี้แบ่งเนื้อหาออกเป็น 6 บท บทที่ 1 จะกล่าวถึงที่มาของงานวิจัยและวัตถุประสงค์ของงานวิจัย ส่วนเนื้อหาในบทต่อมามีดังต่อไปนี้

บทที่ 2 จะกล่าวถึงทฤษฎีการทำงานของมอสทรานซิสเตอร์ การทำงานของมอสทรานซิสเตอร์ในย่านต่ำกว่าแรงดันแตรซโฮล

บทที่ 3 จะกล่าวถึงหลักการกรองความถี่แบบล็อก โคเมน

บทที่ 4 จะกล่าวถึงวงจรกรองความถี่ต่ำผ่านที่ทำงานได้ด้วยแหล่งจ่ายแรงดันและกำลังงานต่ำที่สามารถจับได้ในเชิงอิเล็กทรอนิกส์ การจำลองและผลการจำลองการทำงานของวงจร และการวิเคราะห์ประสิทธิภาพของวงจร

บทที่ 5 จะกล่าวถึงการประยุกต์ใช้งานกับ Silicon Cochlea และผลการจำลองการทำงาน

บทที่ 6 จะกล่าวถึงบทสรุปและข้อเสนอแนะ

1.5 สรุป

ในบทนี้เป็นการกล่าวถึงที่มาและวัตถุประสงค์ของงานวิจัยและรายละเอียดในวิทยานิพนธ์ซึ่งประกอบด้วยเนื้อหาสำคัญคือ การทำงานของมอสทรานซิสเตอร์ในย่านต่ำกว่าแรงดันแตรซโฮล วงจรกรองความถี่ต่ำผ่านใช้แหล่งจ่ายแรงดันและกำลังงานต่ำที่สามารถจับได้ในเชิงอิเล็กทรอนิกส์ การประยุกต์ใช้งานกับ Silicon Cochlea การจำลองและผลการจำลองและผลการจำลองการทำงานของวงจร

บทที่ 2

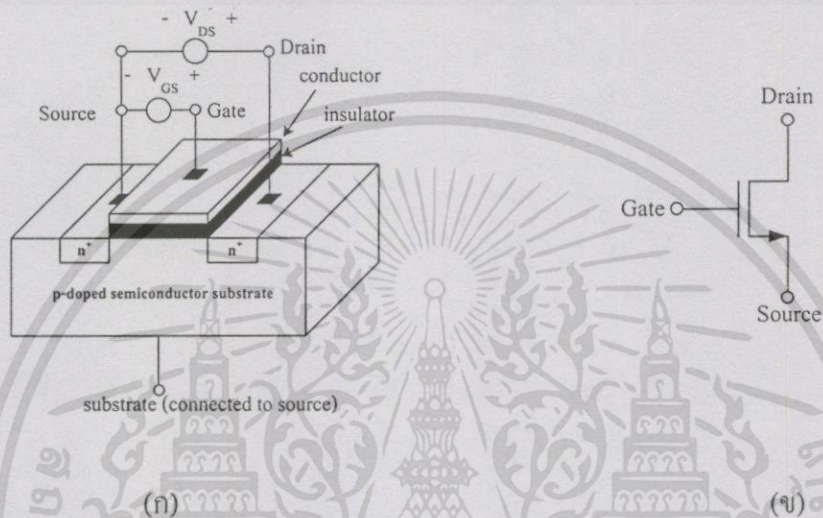
ทฤษฎีการทำงานของมอสทรานซิสเตอร์และการใช้งาน

2.1 บทนำ

มอสทรานซิสเตอร์คือบล็อกโครงสร้างพื้นฐานของเทคโนโลยีซีมอสที่ในอดีตมักนิยมใช้ออกแบบวงจรรีจิสเตอร์ แต่ในปัจจุบันเทคโนโลยีซีมอสได้รับความสนใจและมีการพัฒนาอย่างรวดเร็ว จึงเป็นผลให้วงจรรีจิสเตอร์หันมาออกแบบโดยใช้เทคโนโลยีซีมอสกันมากเพราะเทคโนโลยีซีมอสเป็นเทคโนโลยีที่มีข้อดีที่น่าสนใจเมื่อเปรียบเทียบกับเทคโนโลยีแบบอื่น ๆ เช่น มีราคาถูกกว่า เทคโนโลยีไบซีมอส (BiCMOS) สามารถบีบขนาดของวงจรรีจิสเตอร์ให้เล็กลงได้ง่ายกว่าเทคโนโลยีไบโพลาร์ เป็นต้น การสร้างนิวมสร้างเป็นไอซี (Integrated Circuit) ด้วยการใช้เทคโนโลยี VLSI (Very Large Scale Integration) เพราะว่ามีข้อดีหลายประการเมื่อเปรียบเทียบกับเทคโนโลยีแบบอื่น ๆ เช่น การสูญเสียของพลังงานต่ำ มีอินพุตอิมพีแดนซ์ต่ำมาก การออกแบบง่าย เป็นต้น ความจำเป็นอย่างหนึ่งที่ช่วยให้กระตุ้นให้การพัฒนาเทคโนโลยี VLSI พัฒนาไปอย่างรวดเร็วคือ ความเจริญเติบโตทางด้านอุตสาหกรรมและเศรษฐกิจซึ่งต้องการวงจรรีจิสเตอร์ที่มีความเร็วสูง มีการประยุกต์ใช้งานหลายอย่าง และวงจรมีความซับซ้อนมากขึ้นเช่น หน่วยความจำ (Memory) หน่วยประมวลผล (Microprocessor) เป็นต้น ซึ่งชิปหนึ่งตัวที่สร้างขึ้นด้วยเทคโนโลยี VLSI สามารถบรรจุทรานซิสเตอร์ได้มากกว่า 10,000 ตัวขึ้นไป ความเร็วในการทำงานสามารถเพิ่มขึ้นได้โดยการลดขนาดวงจรรีจิสเตอร์ให้เล็กที่สุดเพื่อลดค่าความต้านทานและค่าความจุแฝงภายใน เทคโนโลยี VLSI ที่มีบทบาทกับวงจรรีจิสเตอร์เมื่อสร้างเป็นไอซีที่เราเรียกกันก็คือ วงจรรีจิสเตอร์สัญญาณอนาล็อกเป็นสัญญาณดิจิทัล (Analog to Digital Converter) วงจรรีจิสเตอร์สัญญาณดิจิทัลเป็นอนาล็อก (Digital to Analog Converter) วงจรรีจิสเตอร์ผสมสัญญาณ (Mixed Signal) วงจรรีจิสเตอร์ควบคุมอัตราการขยายอัตโนมัติ (Automatic Gain Control) วงจรรีจิสเตอร์กรองสัญญาณ (Signal Filter Circuit) เป็นต้น ซึ่งเป็นวงจรรีจิสเตอร์ที่สำคัญสำหรับงานสื่อสารข้อมูล เครื่องมือสื่อสาร งานทางด้านอิเล็กทรอนิกส์ และหุ่นยนต์ ฯลฯ

2.2 ทฤษฎีการทำงานของมอสทรานซิสเตอร์

มอสทรานซิสเตอร์สามารถแบ่งตามลักษณะโครงสร้างได้ 2 ประเภทคือ เอ็นฮานเมนท์ชนิด N-Channel และ เอ็นฮานเมนท์ชนิด P-Channel การทำงานของมอสทรานซิสเตอร์ทั้งสองประเภทสามารถอธิบายได้โดยใช้ N-Channel ได้ดังนี้

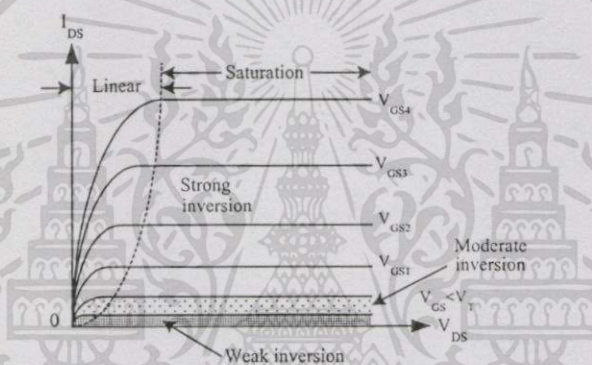


รูปที่ 2.1 (ก) แสดงโครงสร้างและการไบอัสของมอสทรานซิสเตอร์แบบเอ็นฮานเมนท์ชนิด N-Channel (ข) สัญลักษณ์

รูปที่ 2.1 (ก) แสดงโครงสร้างของอุปกรณ์ที่รอยต่อที่อยู่บนฐานชนิดพี (P-Type Substrate) ที่บริเวณชั้นดอปฟิวชัน (n^+ diffusion) ทั้งสองด้านเป็นขาคอนและขาซอส บริเวณผิวของขั้วสเตรทระหว่างคอนและซอสจะคลุมด้วยแผ่นซิลิกอนไดออกไซด์บาง ๆ และที่ด้านบนของแผ่นซิลิกอนไดออกไซด์ซึ่งเป็นโลหะ (หรือโพลีซิลิกอน) จะเป็นขาคอน การต่อแรงดันไบอัสของมอสทรานซิสเตอร์ที่แสดงดังรูปที่ 2.1 (ก) ถ้าแรงดันที่เกิดเป็นลบเมื่อเทียบกับซอส ในขณะที่แรงดันระหว่างคอนและซอสเป็นศูนย์ จะเกิดสนามไฟฟ้าออกไซด์ที่มีทิศทางไปยัง Gate Electrode จะทำให้โฮล (Holes) ในฐานชนิดพีผ่านมายังบริเวณใกล้ผิวทำให้ Minority Carrier (Hole) บริเวณใกล้ผิวเพิ่มขึ้นมากกว่าที่อยู่ในฐาน (Substrate) ขณะเดียวกัน Minority Carrier (Electron) บริเวณใกล้ผิวจะลดลงเนื่องจากอิเล็กตรอนถูกผลักลงไปในฐาน ต่อมาถ้าแรงดันที่เกิดเป็นบวกเพิ่มขึ้นอีกเล็กน้อย ($V_{GS} > 0$) ในขณะที่ $V_{DS} > 0$ จะเกิดสนามไฟฟ้าในออกไซด์ที่มีทิศทางไปยังฐานจะทำให้โฮลบริเวณใกล้ผิวของฐานได้เกิดออกไซด์ (Gate Oxide) ถูกผลักออกมา Fixed Ionized Acceptor ของมันกลับไปอยู่ในฐาน ดังนั้นจะเกิดขั้วปลอดพาหะ (Depletion Region) ขึ้นบริเวณใกล้ผิว ต่อมาถ้าแรงดันที่เกิดมีค่าเพิ่ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

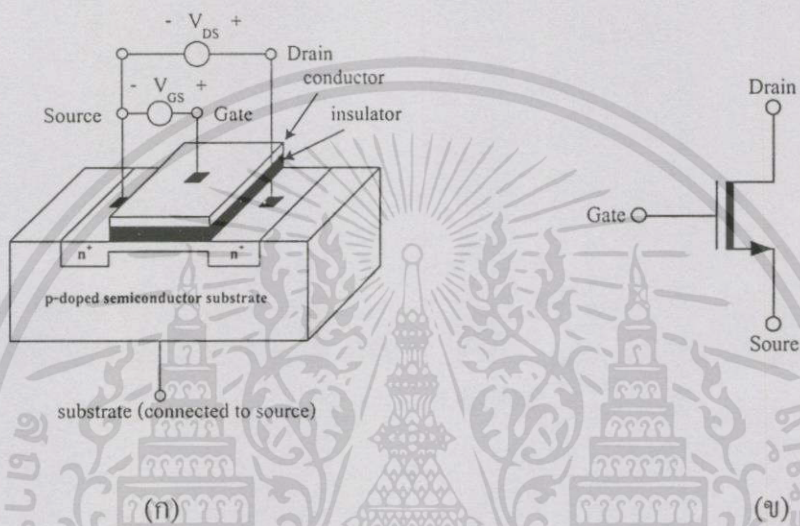
ขึ้นจนกระทั่งมากกว่าแรงดันค่าบวกค่าหนึ่งซึ่งเรียกว่าแรงดันแทรชโฮล (Threshold Voltage (V_{TO})) จะเป็นผลทำให้ศักย์บวกของเกตที่มากขึ้นดึงดูดอิเล็กตรอนจำนวนมากจากฐานชนิดที่มาก่อผิวสร้างเป็น N-Type Region ใกล้เคียงเรียกว่า Inversion Layer และสถานะนี้เรียกว่า Surface Inversion โดย Inversion Layer หรือ N-Type Conduction Channel จะเกิดขึ้นระหว่าง Source Region และ Drain Region ทำหน้าที่เป็นช่องทางเดินกระแสระหว่างซอสและเดรน ดังนั้นทำให้แรงดันระหว่างเดรนและซอสเป็นบวกเล็กน้อย จะเกิดกระแสไหลจากเดรนมายังซอสได้ ถ้าเพิ่ม $V_{DS} = (V_{GS} - V_T)$ กระแสเดรนจะไหลสูงสุดและจะคงที่ตลอดแม้จะเพิ่ม V_{DS} มากขึ้นอีกก็ตาม ดังแสดงความสัมพันธ์ระหว่าง I_D และ V_{DS} เมื่อเปลี่ยนค่า V_{GS} เป็นค่าต่าง ๆ ได้ในรูปที่ 2.2



รูปที่ 2.2 แสดงความสัมพันธ์ระหว่าง I_D และ V_{DS} เมื่อเปลี่ยนค่า V_{GS} ของมอสทรานซิสเตอร์แบบเอ็นฮานเม้นท์ชนิด N-Channel

จากรูปที่ 2.3 (ก) แสดงการต่อแรงดันต่างๆ ให้กับมอสทรานซิสเตอร์แบบดีพลีชันชนิด N-Channel จะเห็นว่าเมื่อไบอัสแรงดันเกตเป็นศูนย์เมื่อเทียบกับซอสและให้แรงดันเดรนเทียบกับซอสเป็นบวกค่าหนึ่งจะมีกระแสเดรนไหลค่าหนึ่งเนื่องจากแชนแนลได้ถูกสร้างไว้แล้วเมื่อไบอัสแรงดันเกตเป็นค่าลบค่าหนึ่งเทียบกับซอสจะเกิดสนามไฟฟ้าในไดออกไซด์มีทิศทางไปยังเกตอิเล็กโทรด ผลจะผลักอิเล็กตรอนบริเวณใกล้เคียงในแชนแนลให้ออกจาก Fixed Ionized Donor (ประจุบวกที่อยู่กับที่) ลงมาแชนแนลส่วนล่างเป็นผลทำให้เกิดย่านปลอดพาหะ (Depletion Region) ใกล้เคียงภายในแชนแนลขึ้นทำให้สภาพความนำไฟฟ้าของแชนแนลลดลง ผลก็คือกระแสเดรนไหลน้อยลงและถ้าเกตมีค่าลบมากขึ้นทำให้ย่านปลอดพาหะแผ่กว้างเพิ่มขึ้นในแชนแนลจะทำให้สภาพความนำไฟฟ้าของแชนแนลลดลงไปอีกทำให้กระแสเดรนไหลน้อยลงตามไปอีกและถ้าเกตเป็นลบมากๆจะทำให้ย่านปลอดพาหะแผ่กว้างเต็มแชนแนลแชนแนลก็จะไม่นำกระแสเดรนจะมีค่าเป็นศูนย์ซึ่งเรียกการทำงานแบบนี้ว่า การทำงานแบบดีพลีชันโหมด (Depletion Mode) ต่อมาเมื่อไบอัสแรงดันเกตเป็นบวกค่าหนึ่งจะทำให้เกิดพาหะประจุบวกในแชนแนลส่วนบนและผลักพาหะประจุลบออกจาก Fixed Ionized Donor (ประจุบวกที่อยู่กับที่) ลงมาแชนแนลส่วนล่างเป็นผลทำให้เกิดย่านปลอดพาหะ (Depletion Region) ใกล้เคียงภายในแชนแนลขึ้นทำให้สภาพความนำไฟฟ้าของแชนแนลลดลงไปอีกทำให้กระแสเดรนไหลน้อยลงตามไปอีกและถ้าเกตเป็นบวกมากๆจะทำให้ย่านปลอดพาหะแผ่กว้างเต็มแชนแนลแชนแนลก็จะไม่นำกระแสเดรนจะมีค่าเป็นศูนย์ซึ่งเรียกการทำงานแบบนี้ว่า การทำงานแบบอินเวอร์ชันโหมด (Inversion Mode) ต่อมาเมื่อไบอัสแรงดันเกตเป็นค่าลบค่าหนึ่งเทียบกับซอสและให้แรงดันเดรนเทียบกับซอสเป็นบวกค่าหนึ่งจะมีกระแสเดรนไหลค่าหนึ่งเนื่องจากแชนแนลได้ถูกสร้างไว้แล้วเมื่อไบอัสแรงดันเกตเป็นค่าลบค่าหนึ่งเทียบกับซอสจะเกิดสนามไฟฟ้าในไดออกไซด์มีทิศทางไปยังเกตอิเล็กโทรด ผลจะผลักอิเล็กตรอนบริเวณใกล้เคียงในแชนแนลให้ออกจาก Fixed Ionized Donor (ประจุบวกที่อยู่กับที่) ลงมาแชนแนลส่วนล่างเป็นผลทำให้เกิดย่านปลอดพาหะ (Depletion Region) ใกล้เคียงภายในแชนแนลขึ้นทำให้สภาพความนำไฟฟ้าของแชนแนลลดลงไปอีกทำให้กระแสเดรนไหลน้อยลงตามไปอีกและถ้าเกตเป็นลบมากๆจะทำให้ย่านปลอดพาหะแผ่กว้างเต็มแชนแนลแชนแนลก็จะไม่นำกระแสเดรนจะมีค่าเป็นศูนย์ซึ่งเรียกการทำงานแบบนี้ว่า การทำงานแบบดีพลีชันโหมด (Depletion Mode) ต่อมาเมื่อไบอัสแรงดันเกตเป็นบวกค่าหนึ่งจะทำให้เกิดพาหะประจุบวกในแชนแนลส่วนบนและผลักพาหะประจุลบออกจาก Fixed Ionized Donor (ประจุบวกที่อยู่กับที่) ลงมาแชนแนลส่วนล่างเป็นผลทำให้เกิดย่านปลอดพาหะ (Depletion Region) ใกล้เคียงภายในแชนแนลขึ้นทำให้สภาพความนำไฟฟ้าของแชนแนลลดลงไปอีกทำให้กระแสเดรนไหลน้อยลงตามไปอีกและถ้าเกตเป็นบวกมากๆจะทำให้ย่านปลอดพาหะแผ่กว้างเต็มแชนแนลแชนแนลก็จะไม่นำกระแสเดรนจะมีค่าเป็นศูนย์ซึ่งเรียกการทำงานแบบนี้ว่า การทำงานแบบอินเวอร์ชันโหมด (Inversion Mode)

เกิดเป็นบวกเมื่อเทียบกับขอสจะเกิดสนามไฟฟ้าในอ็อกไซด์ไปยังแชนแนลและจะคู่อิเล็กตรอนจากฐานชนิดพี (P-Substrate) มายังบริเวณแชนแนลมากขึ้นทำให้สภาพความนำไฟฟ้าของแชนแนลเพิ่มมากขึ้นกระแสเดรนไหลเพิ่มมากขึ้นมีค่ามากกว่ากระแสเดรนขณะ $V_{GS} = 0$ ซึ่งเรียกการทำงานแบบนี้ว่า การทำงานแบบเอ็นฮานซ์เมนต์โหมด (Enhancement Mode) ดังแสดงความสัมพันธ์ของ I_D และ V_{DS} เมื่อเปลี่ยนค่า V_{GS} เป็นค่าต่าง ๆ ได้จากรูปที่ 2.4



รูปที่ 2.3 (ก) แสดงการไบอัสมอสทรานซิสเตอร์แบบคิฟลิชันชนิด N-Channel (ข) สัญลักษณ์

จากการทำงานของมอสทรานซิสเตอร์จะเห็นว่าเป็นการใช้แรงดันควบคุมปริมาณกระแสไฟฟ้าจะมีสมการความสัมพันธ์ของกระแสเดรน (I_D) กับแรงดันเกตซอส (V_{GS}) และค่าพารามิเตอร์ต่าง ๆ มอสทรานซิสเตอร์ดังแสดงได้ในสมการที่ (2.1) โดยการอ้างอิงการไบอัสของมอสทรานซิสเตอร์แบบเอ็นฮานซ์เมนต์ชนิด N-Channel ดังนี้

$$I_D = \beta \left[(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (2.1)$$

โดยที่ β = ค่าทรานสคอนดักแตนซ์ (Transconductance) มีค่าเท่ากับ $\mu C_{OX} \left[\frac{W}{L} \right]$

μ = ค่าสภาพความคร่องตัวของโฮลล์หรืออิเล็กตรอน (Surface Mobility of Carrier)

C_{OX} = ค่าความจุไฟฟ้าต่อพื้นที่ของเกตอ็อกไซด์ (Capacitance per Unit Area of The Gate Oxide)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

W = ความกว้างของแชนแนลของมอสทรานซิสเตอร์

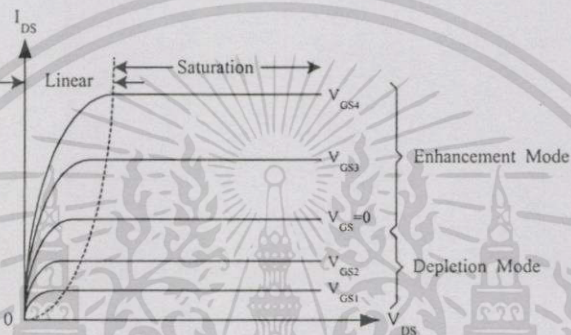
L = ความยาวของแชนแนลของมอสทรานซิสเตอร์

V_{GS} = แรงดันไฟฟ้าระหว่างเกตและซอส

V_{DS} = แรงดันไฟฟ้าระหว่างเดรนและซอส

V_T = แรงดันเทรชโฮลด์ (Threshold Voltage)

I_D = กระแสเดรน



รูปที่ 2.4 แสดงความสัมพันธ์ระหว่าง I_D และ V_{DS} เมื่อเปลี่ยนค่า V_{GS} ของมอสทรานซิสเตอร์แบบ ดีพีซีชนิด N-Channel

การจัดไบอัสการทำงานของมอสทรานซิสเตอร์สามารถแบ่งออกได้เป็น 3 ช่วงซึ่งขึ้นอยู่กับ การพิจารณาค่า $(V_{GS} - V_T)$ โดยสมการทั้งหมดจะอ้างอิงการไบอัสมอสทรานซิสเตอร์แบบเอ็น ฮานเมนที่ชนิด N-Channel ซึ่งการทำงานสามารถแบ่งได้ดังนี้

1.ทำงานในช่วงคัทออฟ (Cutoff Region) คือทำการไบอัสให้แรงดันไฟฟ้าระหว่างเกตและ ซอส (V_{GS}) มีค่าน้อยกว่า V_T ผลคือทำให้ไม่มีกระแสเดรนไหลดังสมการที่ (2.2)

$$I_D = 0, V_{GS} < V_T \quad (2.2)$$

2.ทำงานในช่วงไม่อิ่มตัว (Non-Saturation Region) หรือช่วงเชิงเส้น (Linear Region) หรือ (Triode Region) เป็นการไบอัสมอสทรานซิสเตอร์โดยให้แรงดันไฟฟ้าระหว่างเกตและซอส (V_{GS}) มีค่ามากกว่า V_T แต่ขณะเดียวกันให้ค่าแรงดันไฟฟ้าระหว่างเดรนและซอส (V_{DS}) มีค่าน้อยกว่า $(V_{GS} - V_T)$ ดังนั้นจะเขียนสมการกระแสเดรนได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

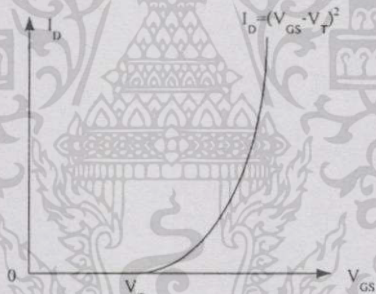
$$I_D = \beta \left[(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2} \right], V_{GS} > V_T; 0 < V_{DS} < (V_{GS} - V_T) \quad (2.3)$$

ถ้า V_{DS} มีค่าน้อย ๆ หรือไบอัสให้ $0 < V_{DS} < (V_{GS} - V_T)$ จะสามารถตัดเทอม $\frac{V_{DS}^2}{2}$ ในสมการที่ (2.3) ทิ้งได้และสามารถประมาณได้คือ

$$I_D \cong \beta [(V_{GS} - V_T)V_{DS}], V_{GS} > V_T; 0 < V_{DS} \leq (V_{GS} - V_T) \quad (2.4)$$

3.ทำงานในช่วงอิ่มตัว (Saturation Region) เป็นช่วงที่ไบอัสแรงดันระหว่างเกรนและซอส (V_{DS}) มากกว่าหรือเท่ากับ ($V_{GS} - V_T$) ดังนั้นจะได้กระแสเกรนในช่วงอิ่มตัวคือ

$$I_D = \beta (V_{GS} - V_T)^2, V_{GS} > V_T; 0 < (V_{GS} - V_T) \leq V_{DS} \quad (2.5)$$



รูปที่ 2.5 แสดงคุณสมบัติการถ่ายโอน

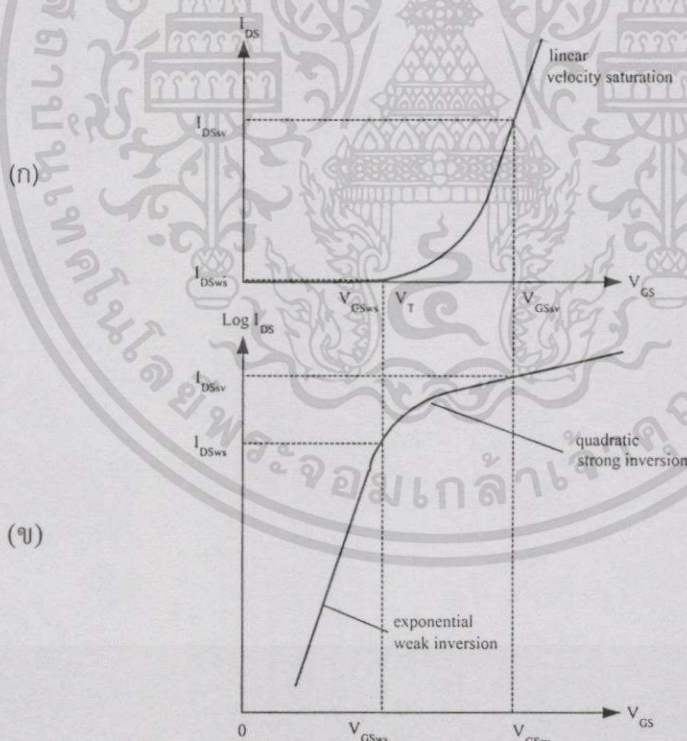
จะเห็นว่าสมการกระแสเกรนในช่วงอิ่มตัวที่ได้จะมีค่าคงที่ไม่ขึ้นอยู่กับแรงดันระหว่างเกรนและซอส (V_{DS}) แต่จะขึ้นอยู่กับค่าแรงดัน ($V_{GS} - V_T$) ซึ่งทำให้สมการเป็นไปตามคุณลักษณะของกฎสมการกำลังสอง (Square-law equation) นั่นเองโดยสามารถแสดงกราฟคุณสมบัติการถ่ายโอน (Transfer Characteristic) ได้ดังรูปที่ 2.5

สำหรับความแตกต่างของมอสทรานซิสเตอร์แบบเอ็นฮานเม้นท์และแบบดีพลีชันจะอยู่ที่โครงสร้างของมอสทรานซิสเตอร์แบบดีพลีชันจะสร้างช่องทางเชื่อมระหว่างชั้นดีฟิวชันทั้งสองไว้แล้วจึงทำให้มอสทรานซิสเตอร์นำกระแสได้เร็วกว่าแบบเอ็นฮานเม้นท์ สำหรับการไบอัสมอสทรานซิสเตอร์ชนิด P-Channel นั้นจะใช้ศักย์ไฟฟ้าที่ตรงกันข้ามกับชนิด N-Channel ส่วนการทำงานจะเหมือนกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 ทฤษฎีการทำงานของมอสทรานซิสเตอร์ในย่านต่ำกว่าแรงดันแตรซโฮล

จากรณีการทำงานของมอสทรานซิสเตอร์ที่กล่าวมาข้างต้นถ้าไบอัสมอสทรานซิสเตอร์ต่ำกว่าระดับแรงดันแตรซโฮล มอสทรานซิสเตอร์จะไม่ทำงานกระแสเดรนจะเป็นศูนย์ แต่ความเป็นจริงแล้วอุปกรณ์ในทางฟิสิกส์ (Physic Device) มิได้ประกอบด้วยค่าทางอุดมคติ ดังนั้นเมื่อลดระดับ V_{GS} ลงมาจนเข้าใกล้ค่า V_T กราฟคุณสมบัติของ $I_D - V_{GS}$ จะเปลี่ยนจากย่านรากที่สอง (Square-law) เข้าสู่ย่านเอ็กซ์โพเนนเชียล (Exponential-law) ในย่านที่แรงดัน V_{GS} สูงกว่า V_T จะเรียกว่า “ย่าน Strong Inversion” และย่านที่ V_{GS} ต่ำกว่า V_T เราเรียกว่า “ย่าน Weak Inversion” หรือเรียกอีกอย่างหนึ่งว่า “ย่าน Subthreshold” จากรูปที่ 2.6 (ก) ได้แสดงคุณสมบัติทรานส์คอนดักแตนซ์โดยแสดงอยู่ในรากที่สองของกระแสโดยพล็อตเทียบกับแรงดันระหว่างเกตและซอส (V_{GS}) และรูปที่ 2.6 (ข) เมื่อพล็อตคุณสมบัติ I_D เทียบกับ V_{GS} โดยพล็อตในแบบ $\text{Log}(I_D)$ เทียบกับ V_{GS} จากรูปจะเห็นว่าเมื่อลด V_{GS} ให้ต่ำกว่า V_T ลงมาเรื่อย ๆ กระแสที่เป็นเอ็กซ์โพเนนเชียลจะค่อย ๆ ลดลงมาถึงศูนย์



รูปที่ 2.6 แสดงคุณสมบัติ $I_{DS} - V_{GS}$ ของมอสทรานซิสเตอร์ (ก) เป็นเชิงเส้น (ข) เมื่อ I_{DS} พล็อตในสเกลแบบล็อกกาลิทึม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อสมมติว่าไบอัสมอสทรานซิสเตอร์ให้ทำงานในย่านต่ำกว่าแรงดันแตรชโฮล โดยให้ทำงานในสภาวะอิ่มตัว ($V_{DS} \geq 3U_T$) และต่อขาซอสและฐาน (Substrate) เข้าด้วยกัน เราสามารถเขียนสมการซึ่งกำหนดโดย [1-3] ได้คือ

$$I_D = \frac{W}{L} I_{DO} \exp\left(\frac{V_{GS}}{nU_T}\right) \quad (2.6)$$

โดยที่

I_{DO} คือกระแสรั่วไหล (Leakage Current) (เมื่อ $V_{GS} = V_{BS} = 0$) ซึ่ง $I_{DO} \propto \frac{W}{L}$

n คือความชันของกราฟคุณสมบัติในย่านแรงดันต่ำกว่าแรงดันแตรชโฮล

U_T คือแรงดันอุณหภูมิ (Thermal Voltage หรือ Thermodynamic voltage) มีค่าเท่ากับ $\frac{kT}{q}$

k คือค่าคงที่ของ Boltzmann = 1.381×10^{-23} J/K

T คืออุณหภูมิห้อง = 300 K หรือ 27°C

q คือประจุไฟฟ้า = 1.602×10^{-19} C

W, L คือขนาดความกว้างและความยาวสำหรับมอสทรานซิสเตอร์

สมการ (2.6) นี้จะเป็นจริงเมื่อ V_{GS} อยู่ในช่วง

$$\frac{1}{2}\phi_{FB} \leq V_{GS} \leq \phi_{FB} \quad (2.7)$$

โดยที่ ϕ_{FB} คือแรงดัน Flat-band ของอุปกรณ์

กระแสรั่วไหล (I_{DO}) สามารถหาได้จาก

$$I_{DO} = I_S \exp\left(\frac{-V_{TO}}{nU_T}\right) \quad (2.8)$$

โดยที่ V_{TO} คือแรงดันแตรชโฮลเมื่อ $V_{BS} = 0$

$$I_S = 2n\mu C_{ox} U_T^2 \frac{W}{L}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตามปกติค่าความชันของกราฟคุณสมบัติในย่านแรงดันต่ำกว่าแรงดันแตรชโฮล (n) จะมีค่าอยู่ในช่วงประมาณ 1.3 ถึง 2 โดยจะขึ้นอยู่กับแรงดันที่ตกคร่อมความจุไฟฟ้าที่เปลี่ยนแปลงไปที่แบ่งมาจากแรงดันที่เกิด (V_G) และ Surface Potential

2.4 การใช้งานมอสทรานซิสเตอร์ในย่านต่ำกว่าแรงดันแตรชโฮล

การทำงานของมอสทรานซิสเตอร์ในย่านต่ำกว่าแรงดันแตรชโฮลมีความสำคัญเมื่อต้องการให้วงจรใช้กำลังงานต่ำ ๆ โดยจะใช้กระแสไบอัสที่เดรนควบคุมให้ V_{GS} อยู่ในช่วงสมการที่ (2.7) ซึ่งคุณสมบัติ $I_D - V_{GS}$ ของมอสทรานซิสเตอร์จะเป็นลักษณะลิ่ม สำหรับการออกแบบวงจรที่กำหนดให้มอสทรานซิสเตอร์ทำงานในย่านต่ำกว่าแรงดันแตรชโฮลมีข้อที่จะต้องพิจารณาคือ

1. กระแสเดรน (I_D) ของมอสทรานซิสเตอร์ที่ใช้ในการสวิงของสัญญาณจะต้องมีระดับที่สูงกว่ากระแสรั่วไหล (I_{D0})
2. ระดับแรงดัน V_{GS} จะต้องไม่ต่ำจนเข้าสู่ย่านปลดพาหะ (Depletion Region)
3. เมื่อเพิ่มระดับแรงดัน V_{GS} จนถึงขีดจำกัดด้านบน (Upper Limit) ควรจะหลีกเลี่ยงการสู่ย่าน Strong Inversion
4. ความกว้างของแชนแนลควรกว้างมาก ๆ ถ้าถูกไบอัสด้วยกระแสหลายร้อยนาโนแอมป์แปร

เมื่อมอสทรานซิสเตอร์ทำงานในย่านต่ำกว่าแรงดันแตรชโฮลจะมีคุณสมบัติกระแสและแรงดันเป็นเอ็กซ์โพเนนเชียลเหมือนกับไบโพล่าทรานซิสเตอร์ ดังนั้นเราจึงสามารถแทนมอสทรานซิสเตอร์ที่ทำงานในลักษณะนี้ลงในวงจรที่ใช้ไบโพล่าทรานซิสเตอร์ได้และมีข้อดีกว่าไบโพล่าทรานซิสเตอร์คือ

1. ไม่ต้องสูญเสียกระแสเบส (I_B) เหมือนไบโพล่าทรานซิสเตอร์ซึ่งจะมีผลต่อความเป็นเชิงเส้นของวงจร
2. อินพุตอิมพีแดนซ์ของมอสทรานซิสเตอร์มีค่าเป็นอนันต์ (Infinite)
3. กินเนื้อที่น้อยกว่าไบโพล่าทรานซิสเตอร์เมื่อเปรียบเทียบกันตัวต่อตัว
4. วงจรสามารถไบอัสด้วยกระแสที่ต่ำได้จึงเป็นผลให้วงจรใช้กำลังงานต่ำ (ตามปกติประมาณ 10^{-12} - 10^{-6} W)
5. มอสทรานซิสเตอร์มีการอิมิตัวอย่างรวดเร็วโดยเริ่มจาก $V_{DS} = 3U_T$ ถึง $V_{DS} = 6U_T$

แต่อย่างไรก็ตามเนื่องจากมอสทรานซิสเตอร์ถูกไบอัสด้วยกระแสในย่านนาโนแอมป์แปร จึงเป็นผลให้ค่าทรานส์คอนดักแตนซ์ของตัวมันน้อยตามไปด้วย ซึ่งค่าทรานส์คอนดักแตนซ์จะขึ้นอยู่กับกระแสเดรนเท่านั้นจึงกำหนดได้โดย

$$g_m = \frac{I_D}{nU_T} \quad (2.10)$$

จากการที่มีค่าทรานส์คอนดักแตนซ์น้อยจึงเป็นผลให้ความสามารถของวงจรในการตอบสนองความถี่ที่ความถี่สูงถูกจำกัดตามไปด้วย

ในการแบ่งช่วงการทำงานที่ได้กล่าวมาจะมีเพียงสองแบบคือ Weak Inversion และ Strong Inversion แต่ในความเป็นจริงถ้าแบ่งให้ละเอียดช่วงแคบ ๆ ระหว่างการทำงานทั้งสองแบบจะเรียกได้ว่า Moderate Inversion [3] ซึ่งเป็นช่วงที่ไบอัสกระแสสูงกว่า Weak Inversion แต่น้อยกว่า Strong Inversion

2.5 สรุป

ในบทนี้ได้กล่าวถึงทฤษฎีการทำงานของมอสทรานซิสเตอร์ซึ่งเป็นอุปกรณ์อิเล็กทรอนิกส์ที่สามารถควบคุมปริมาณกระแสเดรนได้ด้วยสนามไฟฟ้าที่เกิดจากแรงดันที่ไบอัสที่ขาเกต มอสทรานซิสเตอร์สามารถแบ่งตามโครงสร้างได้ 2 ชนิด คือ N-Channel และ P-Channel สำหรับการ工作的มอสทรานซิสเตอร์สามารถแบ่งได้ 2 ประเภทคือ เมื่อไบอัส V_{GS} สูงกว่า V_T เรียกว่า Strong Inversion และเมื่อไบอัส V_{GS} ต่ำกว่า V_T เรียกว่า Weak Inversion หรือเรียกอีกอย่างว่า Subthreshold Region ซึ่งวิทยานิพนธ์นี้จะนำเอาลักษณะการไบอัสแบบ Subthreshold Region นี้มาใช้งานซึ่งคุณสมบัติ $I_D - V_{GS}$ ของมอสทรานซิสเตอร์จะเป็นสื่อกลางที่

บทที่ 3

หลักการกรองความถี่แบบล็อกโดเมน

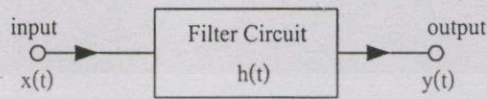
3.1 บทนำ

วงจรกรองความถี่สามารถสร้างโดยใช้วงจรและวิธีต่าง ๆ ได้หลายวิธี เช่น ใช้วงจรรายพานกระแส (Current Conveyor Circuit) ใช้ค่าทรานส์คอนดักแตนซ์ที่ป้อนเชิงเส้นจากอุปกรณ์ (G_m) ใช้ความต้านทานระหว่างเดรนและซอร์สของมอสเฟสแทนตัวต้านทาน เป็นต้น โดยปกติวงจรกรองความถี่สามารถแบ่งออกได้ 2 แบบคือ วงจรกรองความถี่แบบดิจิทัล (Digital Filter) เป็นวงจรกรองที่ใช้งานกับสัญญาณดิจิทัลที่ไม่ต่อเนื่องทางเวลา (Discrete-Time Signal) ส่วนอีกแบบคือวงจรกรองความถี่แบบอนาล็อก (Analog Filter) สำหรับวงจรกรองความถี่แบบอนาล็อกนี้สามารถแบ่งออกได้เป็น 2 กลุ่มคือ กลุ่มที่มีการสุ่มตัวอย่างข้อมูล (Sample-Data) เช่น วงจรกรองที่ใช้ Switched-Capacitor และวงจรกรองที่ใช้ Switched-Current และกลุ่มที่มีความต่อเนื่องทางเวลา (Continuous-Time Filter) เช่น วงจรกรอง OTA-C วงจรกรองแบบพาสซีฟ (Passive Filter) ที่ใช้อุปกรณ์ R-L-C วงจรกรองที่ใช้ R-C และใช้อุปกรณ์แบบแอ็กทีฟ เช่น ออปแอมป์ เป็นต้น

สำหรับในวิทยานิพนธ์นี้เป็นวงจรกรองแบบอนาล็อกที่อยู่ในกลุ่มของวงจรกรองความถี่ที่มีความต่อเนื่องทางเวลา โดยรายละเอียดที่จะกล่าวถึงในบทนี้คือ หลักการทั่วไปของวงจรกรองความถี่ หลักการกรองความถี่แบบล็อกโดเมนซึ่งเป็นวงจรที่ใช้คุณสมบัติทรานส์คอนดักแตนซ์ที่เป็นแอ็กชันโพเนนเชียลจากอุปกรณ์ การกรองความถี่แบบนี้แกนกลางของวงจรกรอง (Core Filter) จะมีลักษณะไม่เป็นเชิงเส้น ดังนั้นจึงต้องใช้วงจรกระจายสัญญาณ (Expander Signal) มาใส่ทางเอาต์พุตเพื่อทำให้สัญญาณกลับมามีลักษณะเป็นเชิงเส้นเหมือนกับสัญญาณอินพุตที่เข้ามา ส่วนทางอินพุตจะต้องใช้วงจรบีบอัดสัญญาณ (Compression Signal) วงจรทั้งสองนี้อาจเรียกอีกอย่างหนึ่งว่าวงจร Log และวงจร Antilog ข้อดีของวงจรบีบอัดสัญญาณและกระจายสัญญาณเมื่อนำมาใช้กับวงจรกรองความถี่คือจะช่วยให้พิสัยพลวัต (Dynamic Range) ของวงจรกว้างขึ้น [7-8]

3.2 หลักการทั่วไปของการกรองความถี่และการกรองความถี่แบบความถี่ต่ำผ่าน

ระบบการกรองความถี่แสดงได้ดังรูปที่ 3.1 อินพุตคือสัญญาณที่ป้อนเข้าระบบเพื่อกระตุ้นวงจรและเอาท์พุทคือสัญญาณที่ได้รับการตอบสนองจากระบบ



รูปที่ 3.1 แสดงระบบการกรองความถี่

เมื่อ $x(t)$ คืออินพุตของวงจร
 $y(t)$ คือเอาท์พุทของวงจร
 $h(t)$ คือระบบที่ตอบสนองสัญญาณทางอินพุท

ถ้าพิจารณาในโดเมนของเวลา (Time-Domain) ซึ่งวงจรกรองความถี่เป็นระบบที่เป็นเชิงเส้น เป็นระบบที่มีความต่อเนื่องทางเวลา (Continuous-Time System) และเป็นระบบที่ไม่เปลี่ยนแปลงตามเวลา (Time-Invariant) การตอบสนอง $y(t)$ สามารถเขียนความสัมพันธ์ของการกระตุ้น $x(t)$ และการตอบสนองแบบอิมพัลส์ $h(t)$ อยู่ในรูปสมการอินทิกรัลได้ดังนี้

$$y(t) = \int_0^t h(\lambda)x(t-\lambda)d\lambda \quad (3.1)$$

λ คือตัวแปรดัมมีการอินทิเกรต (Dummy Integration) เมื่อทำการแปลงลาปลาซสมการที่ (3.1) จะได้ผลการแปลงลาปลาซได้เป็น

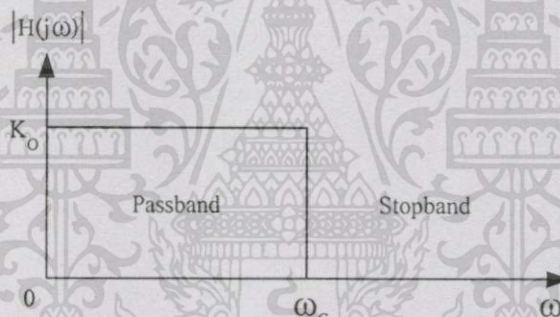
$$Y(s) = H(s)X(s) \quad (3.2)$$

โดย $Y(s)$, $X(s)$ และ $H(s)$ คือผลการแปลงลาปลาซของ $y(t)$, $x(t)$ และ $h(t)$ ตามลำดับ เมื่อพิจารณาในโดเมนของความถี่ $s = j\omega$ สมการที่ (3.2) สามารถเขียนอยู่ในรูปส่วนประกอบของขนาดได้ดังนี้

$$|Y(j\omega)| = |H(j\omega)||X(j\omega)| \quad (3.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นว่าขนาดของสัญญาณทางเอาต์พุตจะเท่ากับผลคูณขนาดของสัญญาณทางอินพุตและขนาดของฟังก์ชันการตอบสนองความถี่ ถ้าขนาดของ $H(j\omega)$ มีค่าเป็นศูนย์จะทำให้สัญญาณทางเอาต์พุตมีค่าเท่ากับศูนย์ แต่ถ้าขนาดของฟังก์ชัน $H(j\omega)$ ไม่เท่ากับศูนย์ก็จะทำให้มีสัญญาณผ่านออกเอาต์พุตได้ ดังนั้นถ้าเราสามารถกำหนดการตอบสนองของขนาดฟังก์ชัน $H(j\omega)$ ให้มีช่วงการตอบสนองตามที่แตกต่างกันออกไปได้คือ ความถี่ต่ำผ่าน (Low-pass) ความถี่สูงผ่าน (High-pass) แถบความถี่ผ่าน (Band-pass) แถบความถี่หยุด (Stop-band) สำหรับในวิทยานิพนธ์นี้จะกล่าวถึงเฉพาะความถี่ต่ำผ่านซึ่งเป็นวงจรกรองความถี่ที่ยอมให้ความถี่ต่ำผ่านไปได้และลดทอนความถี่สูงตามปกติจะสามารถแสดงการตอบสนองของขนาดในเชิงความถี่ในทางอุดมคติได้ดังรูปที่ 3.2 วงจรกรองความถี่ต่ำผ่านที่ต้องการนั้นสัญญาณต้องผ่านได้จากศูนย์ (สัญญาณไฟตรง) จนถึงความถี่คัทออฟ (Cut-off Frequency) ω_c ช่วงจาก 0 ถึง ω_c เรียกว่าแถบผ่าน (Pass-band) และความถี่สูงกว่า ω_c จนถึงอนันต์เรียกว่าแถบหยุด (Stop-band) โดยที่ K_0 เป็นอัตราขยายของวงจรกรองความถี่



รูปที่ 3.2 แสดงการตอบสนองความถี่ของวงจรกรองความถี่ต่ำผ่านในแบบอุดมคติ

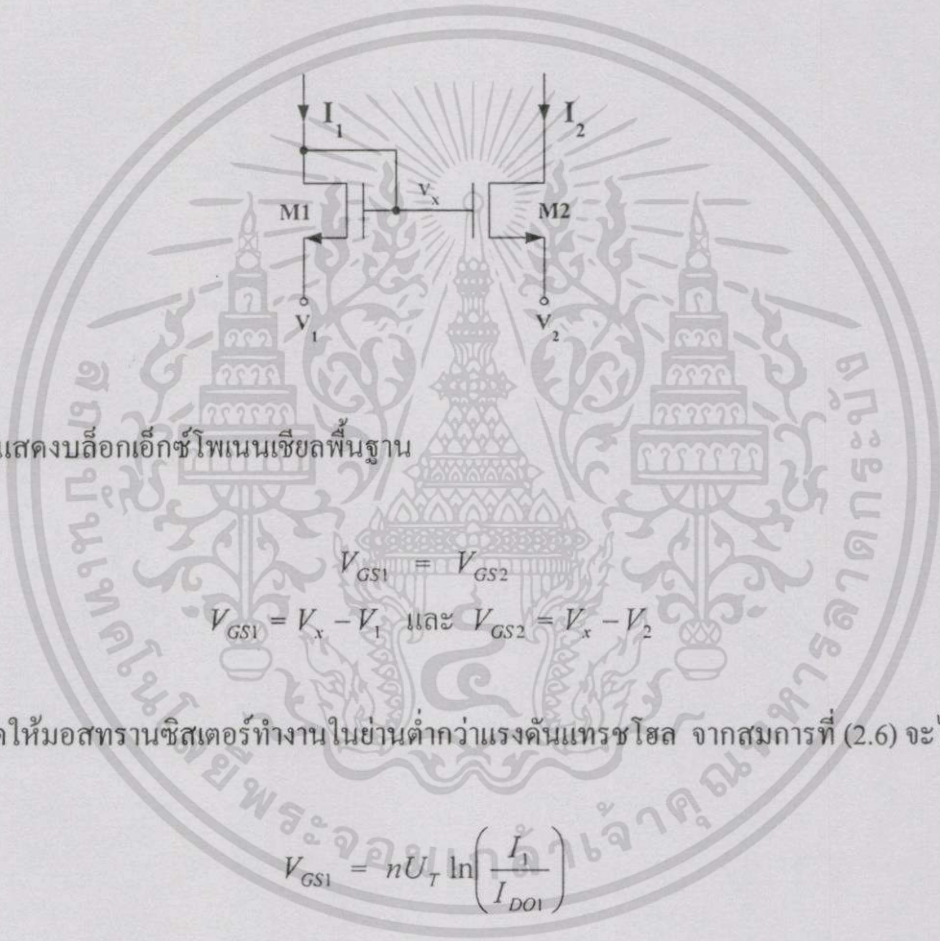
3.3 บล็อกพื้นฐานวงจรซิมอสต็อกโคเมน

วงจรกรองแบบบล็อกโคเมนเป็นวงจรหนึ่งที่ได้ได้รับความสนใจมากในขณะนี้ เพราะวงจรกรองชนิดนี้จะใช้ประโยชน์จากคุณสมบัติทรานส์คอนดักแตนซ์ที่เป็นเอ็กซ์โพเนนเชียลจากตัวอุปกรณ์จึงทำให้วงจรมีความง่ายไม่ซับซ้อน แหล่งจ่ายเป็นอิสระจากความเป็นเชิงเส้นของวงจรจึงทำให้สามารถลดแหล่งจ่ายลงได้ อุปกรณ์ที่มีคุณสมบัติทรานส์คอนดักแตนซ์เป็นเอ็กซ์โพเนนเชียลได้แก่ ไดโอด [4] ไบโพล่าทรานซิสเตอร์ [5] มอสทรานซิสเตอร์ทำงานในย่านต่ำกว่าแรงดันแตรซโฮล [1-3] วงจรกรองความถี่แบบบล็อกโคเมนนี้ได้ถูกนำเสนอเป็นครั้งแรกในปี 1979 โดย Adams [4] จากนั้นก็ได้รับการพัฒนาเปลี่ยนมาใช้ไบโพล่าทรานซิสเตอร์โดย Frey [5] ซึ่งเป็นผู้พัฒนาโดยใช้การสังเคราะห์แบบ Exponential State-Space โดยใช้หลักการสนับสนุนจาก Adams

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

[4] และ Seevinck [6] จึงทำให้เหมาะกับการนำมาสร้างเป็นวงจรรวมมากยิ่งขึ้น จากนั้นก็ได้รับการพัฒนาอย่างต่อเนื่องจนถึงปัจจุบัน

วงจรมอสส์ต็อกโดเมนอินทิเกรเตอร์ที่จะกล่าวถึงในส่วนนี้จะเป็นการแสดงการใช้ค่าเอ็กซ์โพเนนเชียลทรานส์คอนดักแตนซ์มาใช้กับวงจรออสต็อกโดเมน ซึ่งจะมีวงจรมอสส์ต็อกโดเมนอินทิเกรเตอร์แบบบวกในหัวข้อ 3.3.1 และวงจรมอสส์ต็อกโดเมนอินทิเกรเตอร์แบบลบในหัวข้อ 3.3.2 โดยคุณสมบัติเอ็กซ์โพเนนเชียลทรานส์คอนดักแตนซ์ที่ใช้ในวงจรมอสส์ต็อกโดเมนอินทิเกรเตอร์แสดงได้โดยใช้บล็อกเอ็กซ์โพเนนเชียลพื้นฐานรูปที่ 3.3



รูปที่ 3.3 แสดงบล็อกเอ็กซ์โพเนนเชียลพื้นฐาน

โดยที่

$$V_{GS1} = V_{GS2} \tag{3.4}$$

$$V_{GS1} = V_x - V_1 \text{ และ } V_{GS2} = V_x - V_2$$

ถ้ากำหนดให้มอสทรานซิสเตอร์ทำงานในย่านต่ำกว่าแรงดันแตรชโฮล จากสมการที่ (2.6) จะได้

$$V_{GS1} = nU_T \ln\left(\frac{I_1}{I_{DO1}}\right) \tag{3.5}$$

และ

$$V_{GS2} = nU_T \ln\left(\frac{I_2}{I_{DO2}}\right) \tag{3.6}$$

ถ้าสมมติมอสทรานซิสเตอร์ M1 และ M2 มีคุณสมบัติเหมือนกันทุกประการและเมื่อแทนสมการที่ (3.5) และ (3.6) ลงใน (3.4) ดังนั้นสมการความสัมพันธ์ระหว่างกระแสและแรงดันของวงจรรูปที่ 3.3 จะเขียนได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_2 = I_1 e^{\frac{V_1 - V_2}{nU_T}} \quad (3.7)$$

ถ้าให้ V_1 ต่อลงกราวด์ ($V_1=0$) จะได้สมการที่ (3.8) และเช่นเดียวกันถ้า V_2 ต่อลงกราวด์ ($V_2=0$) จะได้สมการที่ (3.9)

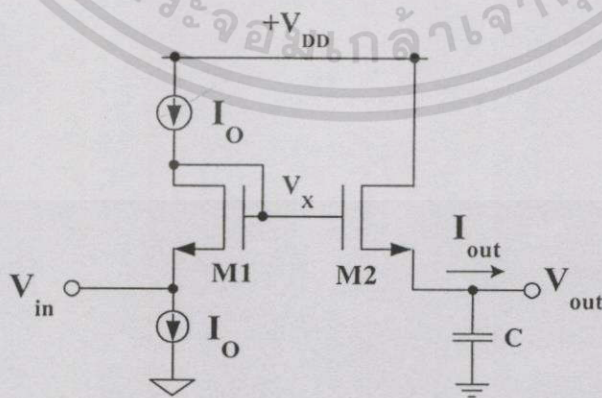
$$I_2 = I_1 e^{\frac{-V_2}{nU_T}} \quad (3.8)$$

$$I_2 = I_1 e^{\frac{V_1}{nU_T}} \quad (3.9)$$

ความสัมพันธ์ระหว่างกระแสและแรงดันในสมการที่ (3.8) และ (3.9) จะใช้ทรานส์ฟอรั่มวงจรในหัวข้อ 3.4 และบทต่อไปซึ่งก็คือวงจรอินพุทและเอาต์พุทของวงจรกรองแบบบล็อกโคเมนนั่นเอง

3.3.1 วงจรซิมอสต์ลอคโคเมนอินทิเกรเตอร์แบบบวก

วงจรซิมอสต์ลอคโคเมนอินทิเกรเตอร์แบบบวก (Positive CMOS Log-domain Integrator) แสดงดังรูปที่ 3.4 โครงสร้างของวงจรมาจากวงจรรูปที่ 3.3 ประกอบด้วยวงจรเลื่อนระดับ (Level Shift) และตามแรงดัน (Voltage Follower) วงจรนี้มีพื้นฐานมาจากวงจรของ Frey [5] โดยแทนไบโพล่าทรานซิสเตอร์ด้วยมอสทรานซิสเตอร์แต่ลดการต่อแบบสแตค (Stack) ซึ่งเป็นวงจรที่ง่ายไม่ซับซ้อนโดยใช้มอสทรานซิสเตอร์เพียง 2 ตัวเท่านั้น การใช้มอสทรานซิสเตอร์มีข้อดีคือขาดซึ่งเป็นอินพุทที่มีความต้านทานเป็นอนันต์จึงทำให้ไม่มีกระแสสูญเสียและผลของโหลดเหมือนไบโพล่าทรานซิสเตอร์ที่มีผลกับความเป็นเชิงเส้น



รูปที่ 3.4 แสดงวงจรซิมอสต์ลอคโคเมนอินทิเกรเตอร์แบบบวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ 0411500 และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรรูปที่ 3.4 แรงดันที่ระหว่างเกตและซอสของมอสทรานซิสเตอร์ M1 และ M2 คือ

$$\begin{aligned} V_{GS1} &= V_{GS2} \\ V_X - V_{in} &= V_X - V_{out} \end{aligned}$$

วงจรกำหนดให้ทำงานในย่านต่ำกว่าแรงดันเทรชโวลต์ด้วยกระแสไบอัส I_O ดังนั้น V_{GS1} และ V_{GS2} หรือ $V_X - V_{in}$ และ $V_X - V_{out}$ จะสามารถเขียนได้

$$V_X - V_{in} = n_1 U_{T1} \ln \left(\frac{I_O}{I_{DO1}} \right) \quad (3.10)$$

และ

$$V_X - V_{out} = n_2 U_{T2} \ln \left(\frac{I_{out}}{I_{DO2}} \right) \quad (3.11)$$

จากสมการที่ (3.10) จะได้ $V_X = n_1 U_{T1} \ln \left(\frac{I_O}{I_{DO1}} \right) + V_{in}$ (3.12)

แทน (3.12) ลงใน (3.11) $V_{in} - V_{out} = n_2 U_{T2} \ln \left(\frac{I_{out}}{I_{DO2}} \right) - n_1 U_{T1} \ln \left(\frac{I_O}{I_{DO1}} \right)$ (3.13)

ถ้าสมมติว่ามอสทรานซิสเตอร์มีคุณสมบัติเหมือนกันทุกประการ ดังนั้น $I_{DO1} = I_{DO2}$, $n_1 = n_2 = n$ และ $U_{T1} = U_{T2} = U_T$ และเมื่อใช้กฎผลหารของลอการิทึมจะได้

$$V_{in} - V_{out} = n U_T \ln \left(\frac{I_{out}}{I_O} \right) \quad (3.14)$$

ดังนั้นกระแสเอาต์พุตของวงจรจะสามารถเขียนได้

$$I_{out} = I_O e^{\frac{V_{in} - V_{out}}{n U_T}} \quad (3.15)$$

จากสมการ (3.15) จะเห็นว่าความสัมพันธ์ของกระแสเอาต์พุตและแรงดันจะเป็นเอ็กซ์โพเนนเชียล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.4 เมื่อ V_{out} เป็นแรงดันที่ตกคร่อมตัวเก็บประจุซึ่งมีความสัมพันธ์กับกระแสเอาต์พุตคือ $I_{out} = C \frac{dV_{out}}{dt}$ ดังนั้นเมื่อแทนลงในสมการที่ (3.15) วงจรล็อกโดเมนอินทิเกรเตอร์ในรูปที่ 3.4 สามารถหาค่าสมการอินทิเกรเตอร์ได้ดังนี้

$$C \frac{dV_{out}}{dt} = I_o e^{\frac{V_{in} - V_{out}}{nU_T}}$$

$$C \frac{dV_{out}}{dt} e^{\frac{V_{out}}{nU_T}} = I_o e^{\frac{V_{in}}{nU_T}}$$

$$\frac{nU_T C \frac{dV_{out}}{dt} e^{\frac{V_{out}}{nU_T}}}{I_o} = e^{\frac{V_{in}}{nU_T}}$$

เมื่ออินทิเกรตทั้งสองข้างจะได้สมการล็อกโดเมนอินทิเกรเตอร์ดังสมการที่ (3.16)

$$e^{\frac{V_{out}}{nU_T}} = \frac{I_o}{nU_T C} \int e^{\frac{V_{in}}{nU_T}} dt \quad (3.16)$$

จากสมการที่ (3.16) จะเห็นว่า V_{in} และ V_{out} ยังอยู่ในรูปของล็อกกาลิทึม โดยตัวของวงจรในรูปที่ 3.4 เองยังเป็นวงจรที่มีคุณสมบัติไม่เป็นเชิงเส้นอยู่ ดังนั้นจึงต้องใช้วงจร Log และ Antilog มาใส่ทางอินพุตและเอาต์พุต [7-8] เพื่อแก้ปัญหาดังกล่าว วงจรทั้งสองมักรู้จักกันดีในนามวงจรบีบอัดสัญญาณ (Compressor) และวงจรกระจายสัญญาณ (Expander) โดยนำมาใส่ทางอินพุตและเอาต์พุตตามลำดับ การนำวงจร Log และ Antilog มาต่อกับอินพุตและเอาต์พุตในวงจรอินทิเกรเตอร์สามารถแสดงเป็นวงจรที่สมบูรณ์ได้ในรูปที่ 3.6 ดังนั้นจากวิธีการที่กล่าวมานี้จะสามารถเขียนสมการที่ (3.16) ใหม่ได้

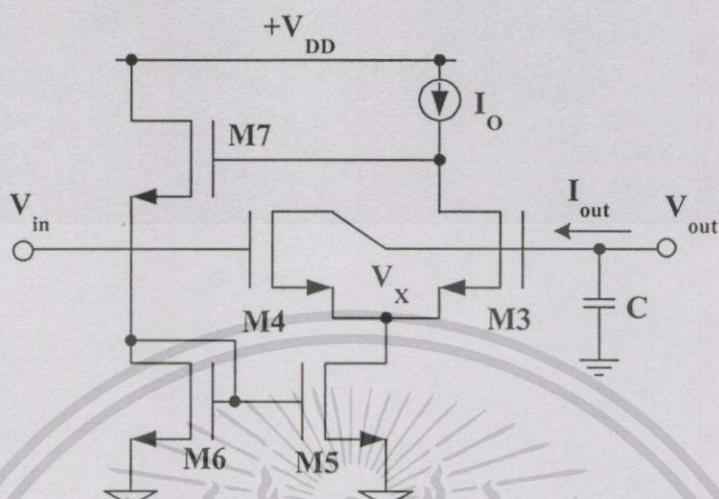
$$I_{out} = \frac{I_o}{nU_T C} \int I_{in} dt \quad (3.17)$$

ดังนั้นวงจรรูปที่ 3.4 จึงเป็นวงจรล็อกโดเมนอินทิเกรเตอร์ที่ค่าเวลาคงที่ (Time Constant) เท่ากับ

$$\frac{nU_T C}{I_o} \quad (\tau = \frac{nU_T C}{I_o})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.2 วงจรซีมอสล็อกโดเมนอินทิเกรเตอร์แบบลบ



รูปที่ 3.5 แสดงวงจรซีมอสล็อกโดเมนอินทิเกรเตอร์แบบลบ

วงจรซีมอสล็อกโดเมนอินทิเกรเตอร์แบบลบ (Negative CMOS Log-domain Integrator) แสดงดังรูปที่ 3.5 M3 และ M4 ถือเป็นวงจรดีฟเฟอเรนเชียล โดยใช้แหล่งจ่าย I_O กำหนดไบอัสให้วงจรทำงานในย่านต่ำกว่าแรงดันแทรกโซล กระแสเดรน M4 ถูกดึงออกมาที่โหนดเอาต์พุต (V_{out}) M3 และ M4 นี้จะใช้เป็นตัวทรานส์เฟอร์ฟังก์ชันระหว่างอินพุตและเอาต์พุต M5 และ M6 ถือเป็นวงจรสะท้อนกระแสโดยทำงานร่วมกับ M7 เพื่อควบคุมให้กระแสที่ไหลผ่าน M3 และ M4 สม่่าเสมอ ชั้นตอนต่างๆ ในการทรานส์ฟอร์มเพื่อแสดงสมการล็อกโดเมนอินทิเกรเตอร์แบบลบในรูปที่ 3.5 สามารถหาค่าได้ดังนี้

จากวงจรรูปที่ 3.5 แรงดันที่ระหว่างเกตและซอสของมอสทรานซิสเตอร์ M4 และ M3 คือ

$$\begin{aligned} V_{GS4} &= V_{GS3} \\ V_{in} - V_X &= V_{out} - V_X \end{aligned}$$

วงจรกำหนดให้ทำงานในย่านต่ำกว่าแรงดันแทรกโซลด้วยกระแสไบอัส I_O ดังนั้น V_{GS4} และ V_{GS3} หรือ $V_{in} - V_X$ และ $V_{out} - V_X$ จะสามารถเขียนได้

$$V_{in} - V_X = n_4 U_{T4} \ln \left(\frac{I_{out}}{I_{DO4}} \right) \quad (3.18)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ
$$V_{out} - V_X = n_3 U_{T3} \ln\left(\frac{I_O}{I_{DO3}}\right) \quad (3.19)$$

จากสมการ (3.19) จะได้
$$V_X = V_{out} - n_3 U_{T3} \ln\left(\frac{I_O}{I_{DO3}}\right) \quad (3.20)$$

แทน (3.20) ลงใน (3.18)
$$V_{in} - V_{out} = n_4 U_{T4} \ln\left(\frac{I_{out}}{I_{DO4}}\right) - n_3 U_{T3} \ln\left(\frac{I_O}{I_{DO3}}\right) \quad (3.21)$$

ถ้าสมมติว่าออสทรานซิสเตอร์มีคุณสมบัติเหมือนกันทุกประการ ดังนั้น $I_{DO4} = I_{DO3}$, $n_4 = n_3 = n$ และ $U_{T4} = U_{T3} = U_T$ และเมื่อใช้กฎผลหารของลอการิทึมจะได้

$$V_{in} - V_{out} = n U_T \ln\left(\frac{I_{out}}{I_O}\right) \quad (3.22)$$

ดังนั้นกระแสเอาต์พุตของวงจรจะสามารถเขียนได้

$$I_{out} = I_O e^{\frac{V_{in} - V_{out}}{n U_T}} \quad (3.23)$$

เมื่อพิจารณาจากวงจรรูปที่ 3.5 จะเห็นว่ากระแสเอาต์พุตไหลเข้าในวงจร ดังนั้นจึงพิจารณาให้เป็นลบและเขียนได้เป็น

$$I_{out} = -I_O e^{\frac{V_{in} - V_{out}}{n U_T}} \quad (3.24)$$

จากรูปที่ 3.5 เมื่อ V_{out} เป็นแรงดันที่ตกคร่อมตัวเก็บประจุซึ่งมีความสัมพันธ์กับกระแสเอาต์พุตคือ $I_{out} = C \frac{dV_{out}}{dt}$ ดังนั้นเมื่อแทนลงในสมการที่ (3.24) วงจรล็อกโดเมนอินทิเกรเตอร์ในรูปที่ 3.5 สามารถหาค่าสมการอินทิเกรเตอร์ได้ดังนี้

$$C \frac{dV_{out}}{dt} = -I_O e^{\frac{V_{in} - V_{out}}{n U_T}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$C \frac{dv_{out}}{dt} e^{\frac{V_{out}}{nU_T}} = -I_0 e^{\frac{V_{in}}{nU_T}}$$

$$\frac{nU_T C}{I_0} \frac{de^{\frac{V_{out}}{nU_T}}}{dt} = -e^{\frac{V_{in}}{nU_T}}$$

เมื่ออินทิเกรตทั้งสองข้างจะได้สมการล็อกโดเมนอินทิเกรเตอร์ดังสมการที่ (3.25)

$$e^{\frac{V_{out}}{nU_T}} = -\frac{I_0}{nU_T C} \int e^{\frac{V_{in}}{nU_T}} dt \quad (3.25)$$

และเมื่อใช้วงจร Log และ Antilog มาใส่ทางอินพุตและเอาต์พุตจะได้

$$I_{out} = -\frac{I_0}{nU_T C} \int I_{in} dt \quad (3.26)$$

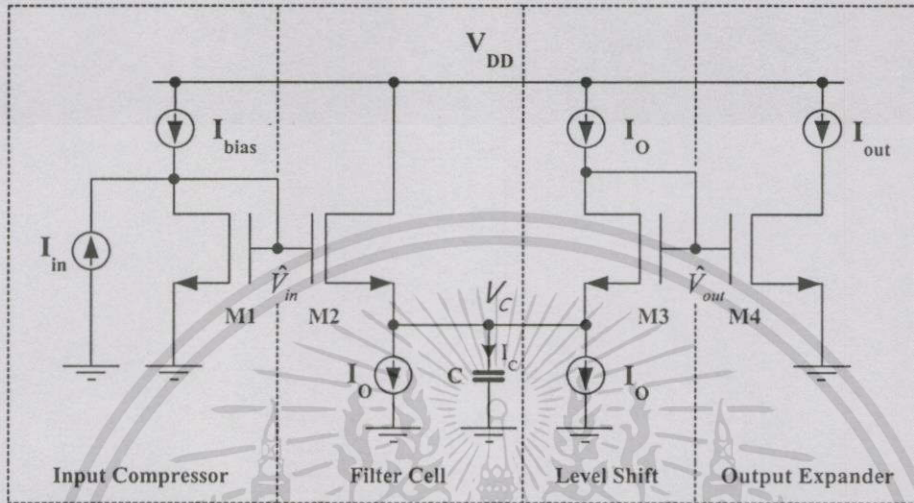
ดังนั้นรูปที่ 3.5 จะเป็นวงจรอินทิเกรเตอร์ที่มีค่าเวลาคงที่เท่ากับรูปที่ 3.4 แต่จะมีเครื่องหมายลบ แสดงเป็นวงจรอินทิเกรเตอร์แบบลบ วงจรรูปที่ 3.4 และ 3.5 นี้จะใช้เป็นส่วนประกอบที่สำคัญใน บทที่ 4 ต่อไป

3.4 วงจรกรองความถี่ต่ำผ่านแบบล็อกโดเมนเบื้องต้น

ในส่วนนี้จะกล่าวถึงวงจรกรองความถี่แบบล็อกโดเมนเบื้องต้นโดยใช้วงจรที่สมบูรณ์ แสดงดังรูปที่ 3.6 ซึ่งเป็นวงจรกรองความถี่อันดับที่หนึ่งที่ใช้คุณสมบัติกระแสและแรงดันที่เป็น ล็อกกาลีทึมจากมอสทรานซิสเตอร์ทำงานในย่านต่ำกว่าแรงดันแตรซโฮลต์ วงจรประกอบขึ้นจากวง จรล็อกโดเมนอินทิเกรเตอร์แบบบวกรูปที่ 3.4 แบบบล็อกเอ็กซ์โพเนนเชียลรูปที่ 3.3 การทำงาน ของวงจรเริ่มจาก M1 ทำหน้าที่เปลี่ยนสัญญาณ I_{in} เป็นสัญญาณ \hat{V}_{in} ที่เป็นล็อกกาลีทึมซึ่งลักษณะ เช่นนี้เรียกว่าการบีบอัดสัญญาณ ส่วน M2 ทำหน้าที่เป็นบัฟเฟอร์ (Buffer) โดยทำงานร่วมกับ C เป็นการกรอง (Filter cell) แรงดันที่ตกคร่อมตัวเก็บประจุ (V_C) ลักษณะจะมีลักษณะเป็นล็อกกาลี ทึมเมื่อนำมาพล็อตในสเกลเชิงเส้น จึงเป็นที่มาให้เรียกวงจรกรองแบบนี้ว่า “วงจรกรองแบบล็อก โดเมน” M3 เป็นวงจรเลื่อนระดับ (Level shift) และ M4 ทำหน้าที่เปลี่ยนสัญญาณ \hat{V}_{out} ที่เป็นล็อก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กาลิทึมเป็นกระแส I_{out} ลักษณะเช่นนี้จะเรียกว่าการกระจายสัญญาณ ดังนั้นทำให้ได้กระแสเอาต์พุตที่มีคุณสมบัติเป็นเชิงเส้นกลับคืนมา



รูปที่ 3.6 แสดงวงจรกรองความถี่แบบล็อก โดเมนเบื้องต้น

การทรานส์เฟอร์ฟังก์ชัน (Transfer function) สามารถแสดงได้โดยง่ายโดยใช้วงจรรูปที่ 3.6 พิจารณาที่โหนด V_C โดยใช้ทฤษฎีของเคอร์ชอฟฟ์ (Kirchhoff's Law) จะได้

$$I_C = -I_o + I_{in} e^{\frac{-V_C}{nU_T}} \tag{3.27}$$

I_C เป็นกระแสที่ไหลผ่านตัวเก็บประจุเท่ากับ $C \frac{dV_C}{dt}$ ดังนั้นเมื่อแทนค่าลงใน (3.27) จะได้

$$C \frac{dV_C}{dt} e^{\frac{V_C}{nU_T}} = -I_o e^{\frac{V_C}{nU_T}} + I_{in} \tag{3.28}$$

$$nC U_T \frac{de^{\frac{V_C}{nU_T}}}{dt} = -I_o e^{\frac{V_C}{nU_T}} + I_{in} \tag{3.29}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมมติให้ $X = e^{V_C / nU_T}$ จะสามารถแสดงสมการเชิงเส้นดิฟเฟอเรนเชียลอันดับที่หนึ่งได้ดังสมการที่ (3.30) คือ

$$nC_U_T \frac{dX}{dt} + I_O X = I_{in} \quad (3.30)$$

จากวงจรรูปที่ 3.6 พิจารณาที่ M3 และ M4 โดยใช้เงื่อนไขเหมือนสมการที่ (3.9) จะได้กระแสเอาต์พุตคือ $I_{out} = I_O e^{\frac{V_C}{nU_T}}$ ดังนั้นจะได้ว่า $I_{out} = I_O X$ และจากสมการที่ (3.30) จึงสามารถเขียนใหม่ได้

$$\frac{nC_U_T}{I_O} \frac{dI_{out}}{dt} + I_O I_{out} = I_{in} \quad (3.31)$$

เมื่อแปลงลาปลาซ (Laplace Transform) จะได้ค่าทรานส์เฟอร์ฟังก์ชัน (Transfer function) คือ

$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{I_O}{s + \frac{I_O}{nC_U_T}} \quad (3.32)$$

โดยที่

$$\omega_c = \frac{I_O}{nC_U_T} \quad (3.33)$$

จากสมการที่ (3.32) จะสรุปได้ว่าวงจรรูปที่ 3.6 เป็นวงจรกรองความถี่ต่ำผ่านอันดับที่หนึ่งแบบล็อกโคเมนที่ใช้คุณสมบัติเอ็กซ์โพเนนเชียลทรานส์คอนดักแตนซ์จากมอสทรานซิสเตอร์ที่ทำงานในย่านต่ำกว่าแรงดันเทรชโฮล โดยค่าความถี่ตัด (Cut-off frequency) สามารถจูนได้ด้วยกระแสไบอัส I_O ดังแสดงในสมการที่ (3.33) จากวงจรกรองความถี่ต่ำผ่านอันดับที่หนึ่งสามารถสร้างเป็นวงจรกรองความถี่ต่ำผ่านอันดับที่สองได้ด้วยการต่อทรานซิสเตอร์แบบทรานส์ลิเนียร์ซึ่งจะกล่าวในบทที่ 4 ต่อไป

3.5 สรุป

ในบทนี้ได้กล่าวถึงหลักการทั่วไปของการรองความถี่และการรองความถี่แบบความถี่ต่ำผ่าน บล็อกพื้นฐานวงจรซิมอสต์ริกโคเมนซึ่งมี 2 วงจรด้วยกันที่เป็นบล็อกพื้นฐานคือ วงจรซิมอสต์ริกโคเมนอินทิเกรเตอร์แบบบวกและวงจรซิมอสต์ริกโคเมนอินทิเกรเตอร์แบบลบ ซึ่งวงจรทั้งสองจะใช้เป็นส่วนประกอบการออกแบบวงจรรองความถี่ต่อไป และสุดท้ายเป็นวงจรรองความถี่ต่ำผ่านแบบบล็อกโคเมนเบื้องต้น โดยได้แสดงถึงหลักการทำงานและการทรานส์เฟอร์ฟังก์ชันวงจร



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

วงจรรองความถี่ต่ำผ่านทำงานได้ด้วยแหล่งจ่ายแรงดัน และกำลังงานต่ำจนได้โดยวิธีทางอิเล็กทรอนิกส์

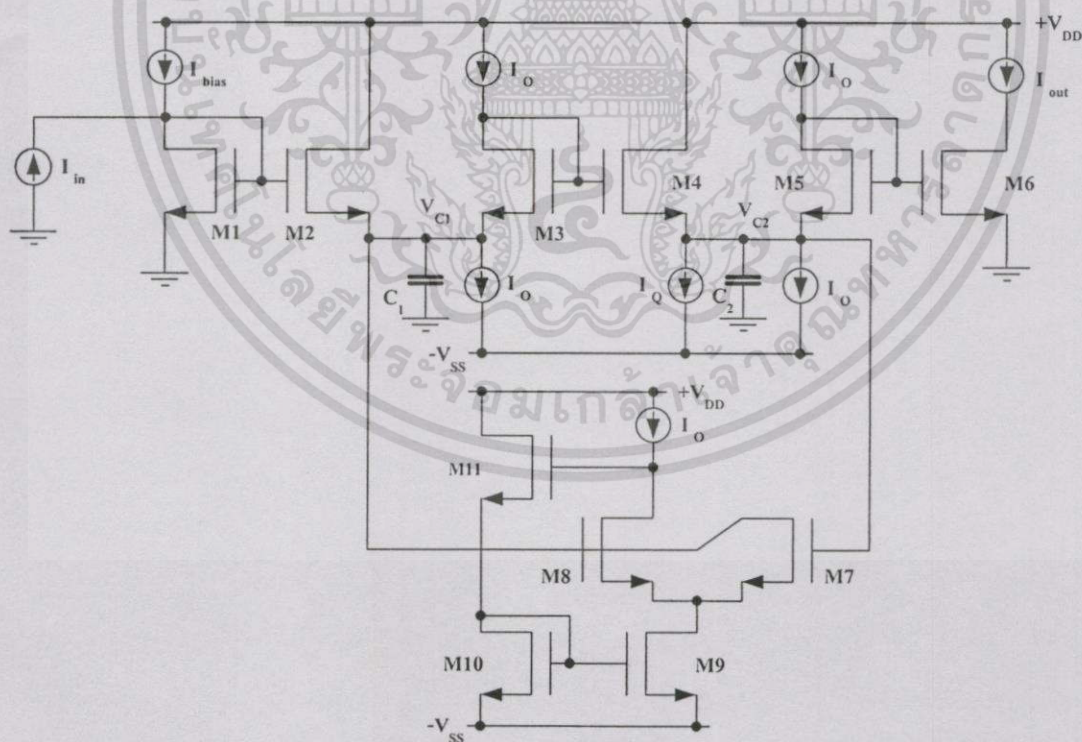
4.1 บทนำ

ในปัจจุบันนี้การออกแบบวงจรหันมาใส่ใจในเรื่องพลังงานกันมากสังเกตได้จากมีบทความต่าง ๆ เสนอวงจรที่ใช้แรงดันและกำลังงานต่ำเผยแพร่ออกมามากมายทั้งวงจรรอนาล็อกและดิจิทัล เทคโนโลยีที่ได้รับความสนใจสำหรับการออกแบบวงจรที่ประหยัดพลังงานคือเทคโนโลยีซีมอส สำหรับวงจรดิจิทัลการลดแหล่งจ่ายลงมาอีกไม่ค่อยประสบปัญหากับการทำงานของวงจรเพราะสัญญาณดิจิทัลจะมีเพียงสองระดับเท่านั้นคือ สูงและต่ำ แต่สำหรับวงจรรอนาล็อกการลดแหล่งจ่ายลงมาจะมีผลกับประสิทธิภาพของวงจรด้วย เช่น มีผลกับแบนด์วิดท์ (Bandwidth) และพิสัยพลวัต (Dynamic Range) ของวงจร เป็นต้น ในการออกแบบวงจรให้ทำงานได้ที่แหล่งจ่ายแรงดันต่ำสามารถทำได้หลายวิธีเช่น ใช้อุปกรณ์ประเภทดีพลีชัน (Depletion device) ใช้วิธี Bulk-driving ใช้เทคโนโลยีที่มีแรงดันเทรซโวลต์หลายค่า (Multi- V_T processes) เป็นต้น

สำหรับทางด้านวงจรรองความถี่ วงจรรองแบบ G_m -C เป็นวงจรที่ได้รับความสนใจเป็นอย่างมากในปัจจุบัน มีการพัฒนางจรรองชนิดนี้ให้ทำงานได้ที่แหล่งจ่ายจำกัดเพื่อใช้ประมวลผลสัญญาณเครื่องช่วยการได้ยิน [10],[11],[13] วงจรรองชนิดนี้เป็นวงจรที่ใช้ค่าทรานส์คอนดักแตนซ์ที่มีลักษณะเป็นเชิงเส้นที่ได้จากวงจรขยายความแตกต่าง (Differential Amplifier) ซึ่งการออกแบบมักจะพบปัญหา เช่น ซอสดีเจเนอเรชัน (Source Degeneration) การไม่สมพงษ์ (Mismatch) กันของอุปกรณ์ เป็นต้น ดังนั้นวิทยานิพนธ์นี้จึงได้ใช้วิธีการไบอัสมอสทรานซิสเตอร์ในย่านต่ำกว่าแรงดันเทรซโวลต์ซึ่งคุณสมบัติทรานส์คอนดักแตนซ์จะมีลักษณะเป็นเอ็กซ์โพเนนเชียล จึงสามารถนำคุณสมบัตินี้มาใช้กับหลักการกรองแบบบล็อกโคเมนได้ คุณสมบัติทรานส์คอนดักแตนซ์ที่เป็นเอ็กซ์โพเนนเชียลเป็นคุณสมบัติที่มีอยู่ในตัวอุปกรณ์อยู่แล้วดังนั้นการลดแรงดันลงมาจึงไม่มีผลกระทบต่อค่าเอ็กซ์โพเนนเชียลทรานส์คอนดักแตนซ์และการไบอัสมอสทรานซิสเตอร์ในย่านต่ำกว่าแรงดันเทรซโวลต์จะช่วยให้อุปกรณ์ใช้กำลังงานต่ำได้

4.2 วงจรกรองความถี่ต่ำผ่านอันดับที่สองใช้แหล่งจ่ายแรงดันและกำลังงานต่ำ

วงจรกรองความถี่ต่ำผ่านอันดับที่สองใช้แหล่งจ่ายและกำลังงานต่ำที่สามารถจับได้ในเชิงอิเล็กทรอนิกส์ที่ได้นำเสนอในวิทยานิพนธ์นี้แสดงได้ดังรูปที่ 4.1 โดยใช้หลักการกรองแบบล็อกโคแมนในบทที่ 3 จากวงจรกรองความถี่ต่ำผ่านอันดับที่หนึ่งรูปที่ 3.6 ได้ขยายเพิ่มเป็น 2 โพล (pole) โดยใช้วิธีการต่อมอสทรานซิสเตอร์แบบทรานส์ลิเนียร์ [12] ดังนั้นวงจรจึงประกอบด้วยลูป (Loop) 2 ลูป คือจาก M1 ถึง M6 เป็นลูปที่หนึ่ง และลูปที่สองประกอบด้วย M3-M4 และ M7-M8 การออกแบบกำหนดให้มอสทรานซิสเตอร์ทำงานในย่านต่ำกว่าแรงดันแตรซโวลด้วยแหล่งจ่ายกระแส I_o มอสทรานซิสเตอร์จาก M7 ถึง M11 ประกอบเป็นวงจรเอ็กซ์โพเนนเชียลทรานส์คอนดักแตนซ์แบบลบเพื่อช่วยให้ C_1 และ C_2 คายประจุ โดย M1 ทำงานเป็นตัวบีบอัดแบบล็อก (Log Compressor) หรือเป็นตัวบีบอัดสัญญาณซึ่งใช้แหล่งจ่ายกระแส I_{bias} เปลี่ยนกระแสอินพุทให้เป็นแรงดันอินพุทที่เป็นล็อกกาลีทึม ส่วน M6 ทำงานเป็นตัวกระจายสัญญาณแบบเอ็กซ์โพเนนเชียล (Exponential Expander)



รูปที่ 4.1 แสดงวงจรกรองความถี่ต่ำผ่านอันดับที่สองใช้แหล่งจ่ายแรงดันและกำลังงานต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทรานส์เฟอริงก์ชัน (Transfer function) วงจรจะสามารถหาค่าได้โดยใช้ทฤษฎีของ
เคอร์ชอฟฟ์ (Kirchhoff's law) เขียนสมการที่โหนด V_{C1} และ V_{C2} ได้ดังนี้

$$I_{C1} = I_{in} e^{\frac{-V_{C1}}{nU_T}} - I_o e^{\frac{(V_{C2}-V_{C1})}{nU_T}} \quad (4.1)$$

$$I_{C2} = -I_o + I_o e^{\frac{(V_{C1}-V_{C2})}{nU_T}} \quad (4.2)$$

I_{C1} และ I_{C2} คือกระแสที่ไหลผ่านตัวเก็บประจุ C_1 และ C_2 ตามลำดับ V_{C1} และ V_{C2} คือแรงดัน
ที่ตกคร่อมตัวเก็บประจุ C_1 และ C_2 ตามลำดับ ค่าทรานส์เฟอริงก์ชันของวงจรรองความถี่ต่ำ
ผ่านอันดับที่สองแสดงได้ดังสมการที่ (4.11) โดยมีขั้นตอนต่าง ๆ ดังนี้

เมื่อกระแสที่ไหลผ่านตัวเก็บประจุเท่ากับ $C \frac{dV_C}{dt}$ ดังนั้นเมื่อแทนลงในสมการที่ (4.1)

และคูณด้วย $e^{\frac{V_{C1}}{nU_T}}$ ตลอดทั้งสองข้างสมการที่ (4.1) สามารถเขียนใหม่ได้

$$e^{\frac{V_{C1}}{nU_T}} C_1 \frac{dV_{C1}}{dt} = I_{in} - I_o e^{\frac{V_{C2}}{nU_T}} \quad (4.3)$$

และเมื่อ $\frac{de^{\frac{V_{C1}}{nU_T}}}{dt} = \frac{e^{\frac{V_{C1}}{nU_T}}}{nU_T} \frac{dV_{C1}}{dt}$ ดังนั้นสมการที่ (4.3) จะเขียนใหม่ได้เป็นสมการที่ (4.4)

$$nU_T C_1 \frac{de^{\frac{V_{C1}}{nU_T}}}{dt} = I_{in} - I_o e^{\frac{V_{C2}}{nU_T}} \quad (4.4)$$

โดยใช้ขั้นตอนต่าง ๆ เหมือนที่ทำในสมการที่ (4.1) จะสามารถเขียนสมการที่ (4.2) ใหม่ได้

$$nU_T C_2 \frac{de^{\frac{V_{C2}}{nU_T}}}{dt} = -I_o e^{\frac{V_{C2}}{nU_T}} + I_o e^{\frac{V_{C1}}{nU_T}} \quad (4.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (4.5) เมื่อย้ายข้างจะได้ $e^{\frac{V_{C1}}{nU_T}}$ เป็น

$$e^{\frac{V_{C1}}{nU_T}} = \frac{nU_T C_2}{I_0} \frac{de^{\frac{V_{C2}}{nU_T}}}{dt} + \frac{I_Q}{I_0} e^{\frac{V_{C2}}{nU_T}} \quad (4.6)$$

และเมื่อนำสมการที่ (4.6) แทนลงในสมการที่ (4.4) จะได้

$$n^2 U_T^2 C_1 C_2 \frac{d^2 e^{\frac{V_{C2}}{nU_T}}}{dt^2} + \frac{nU_T C_1 I_Q}{I_0} \frac{de^{\frac{V_{C2}}{nU_T}}}{dt} = I_{in} - I_0 e^{\frac{V_{C2}}{nU_T}} \quad (4.7)$$

ถ้าสมมติให้ $X = e^{\frac{V_{C2}}{nU_T}}$ และแทนลงในสมการ (4.7) จะได้

$$n^2 U_T^2 C_1 C_2 \frac{d^2 X}{dt^2} + \frac{nU_T C_1 I_Q}{I_0} \frac{dX}{dt} + I_0 X = I_{in} \quad (4.8)$$

จากสมการที่ (4.8) จะเห็นว่าเป็นสมการแบบเชิงเส้นดิฟเฟอเรนเชียลอันดับที่สอง และเมื่อแปลงลาปลาซ (Laplace Transform) จะได้

$$\frac{X(s)}{I_{in}(s)} = \frac{1}{\frac{n^2 U_T^2 C_1 C_2}{I_0} s^2 + \frac{nU_T I_Q}{I_0} s + I_0} \quad (4.9)$$

จากวงจรในรูปที่ 4.3 $I_{out} = I_0 e^{\frac{V_{C2}}{nU_T}}$ ดังนั้น $I_{out} = I_0 X$ และเมื่อแทนลงในสมการที่ (4.9) จะได้สมการที่ (4.10) คือ

$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{I_0^2}{n^2 U_T^2 C_1 C_2} \frac{1}{s^2 + \frac{I_Q}{nU_T C_2} s + \frac{I_0^2}{n^2 U_T^2 C_1 C_2}} \quad (4.10)$$

เมื่อกำหนดให้ $C_1 = C_2 = C$ และ $m = nU_T$ จะได้ค่าทรานส์เฟอร์ฟังก์ชัน (Transfer function) ของ
 เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปเผยแพร่โดยไม่ได้รับอนุญาต
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรถือ

$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{I_0^2}{m^2 C^2} \cdot \frac{1}{s^2 + \frac{I_0}{m\sqrt{C}}s + \frac{I_0^2}{m^2 C^2}} \quad (4.11)$$

โดยที่

$$\omega_0 = \frac{I_0}{mC} \quad (4.12)$$

และ

$$Q = \frac{I_0}{I_0} \quad (4.13)$$

จากสมการที่ (4.11) จะเห็นว่าวงจรถือนี้เป็นวงจรถือความถี่ไบควอด (Biquad Filter) แบบความถี่ต่ำผ่าน สามารถจูนความถี่ตัด (Cut-off frequency) ด้วยกระแส I_0 และค่าตัวประกอบคุณภาพ (Quality factor) สามารถจูนได้ด้วยกระแส I_0 ที่เป็นอิสระจาก I_0

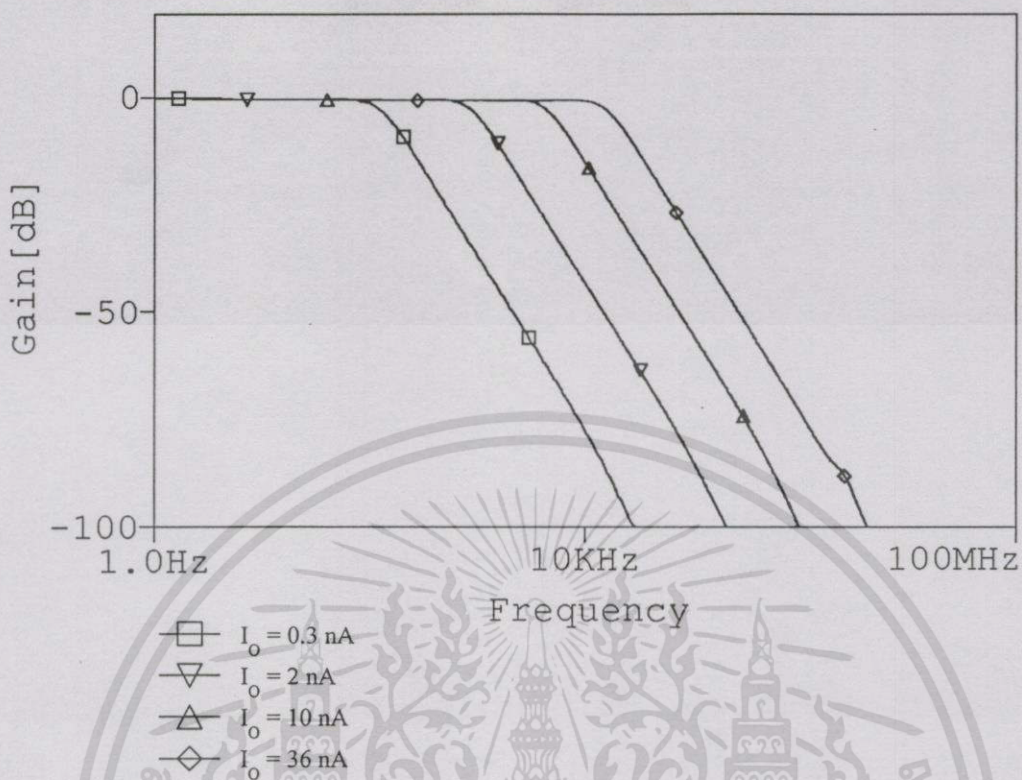
4.3 การจำลองและผลการจำลองวงจรถือความถี่ที่ทำงานด้วยแรงดันและกำลังงานต่ำ

สำหรับการทดสอบเพื่อเป็นการยืนยันประสิทธิภาพและการทำงานของวงจรถือที่ได้นำเสนอมาจึงได้ใช้โปรแกรม PSpice มาช่วยในการตรวจสอบ ในการจำลองการทำงานได้ใช้พารามิเตอร์ของเทคโนโลยีซีมอสขนาด 1.2 ไมครอน Level 3 ของ MOSIS กำหนดให้ใช้แหล่งจ่าย ± 1.2 โวลต์ที่ตัวเก็บประจุ $C_1=C_2=6.12$ pF อัตราส่วน W/L ของมอสทรานซิสเตอร์ทุกตัวเท่ากับ $2.4\mu m / 2.4\mu m$

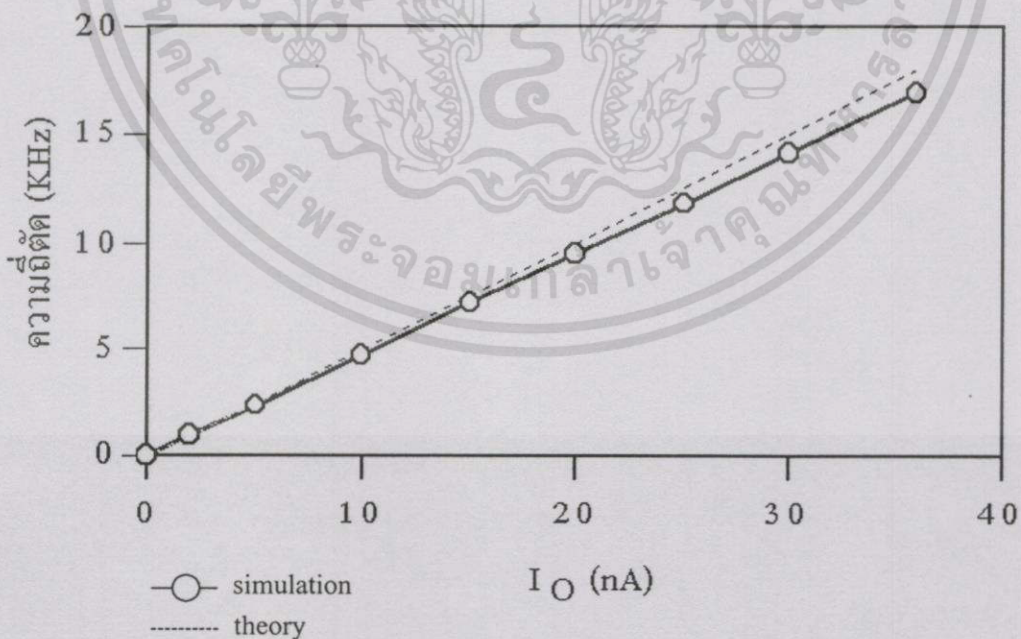
4.3.1 ผลการจำลองการจูนความถี่ตัด

วงจรถือที่ใช้ในการจำลองการทำงานของวงจรถือความถี่ต่ำผ่านใช้แหล่งจ่ายแรงดันและกำลังงานต่ำที่จูนได้ในเชิงอิเล็กทรอนิกส์คือวงจรถือที่แสดงในรูปที่ 4.1 จากค่าการทรานส์เฟอริงกันจะเห็นว่าสมการที่ (4.12) กระแส I_0 ซึ่งเป็นกระแสไบอัสวงจรถือจะเป็นตัวกำหนดค่าความถี่ตัดและสามารถเปลี่ยนเป็นค่าต่าง ๆ ได้โดยการเปลี่ยนค่ากระแส I_0 นี้ ในการจำลองการทำงานของวงจรถือกำหนดให้กระแส I_0 ในช่วง $0.2nA - 36nA$ จูนค่าความถี่ตัดในย่านความถี่ 100 Hz - 16 kHz โดยการจำลองได้วัดผลการตอบสนองทางขนาดของวงจรถือ โดยได้เลือกกระแส I_0 เท่ากับ $0.3nA$, $2nA$, $10nA$ และ $36nA$ ตามลำดับเพื่อทดลองวัดผลการตอบสนองดังกล่าว โดยให้ค่าตัวประกอบคุณภาพ (Q) คงที่ไว้ที่ 0.8 ซึ่งกำหนดได้โดยสมการที่ (4.13) ผลการจำลองการตอบสนองทางขนาดแสดงได้ดังรูปที่ 4.2 และเพื่อให้เห็นได้ชัดเจนยิ่งขึ้นจึงได้แสดงความสัมพันธ์ระหว่างความถี่ตัดของวงจรถือที่เปลี่ยนแปลงตามค่ากระแสไบอัส I_0 ที่มีลักษณะเป็นเชิงเส้นซึ่งแสดงได้ดังรูปที่ 4.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 แสดงผลตอบสนองทางขนาดของวงจรรองความถี่



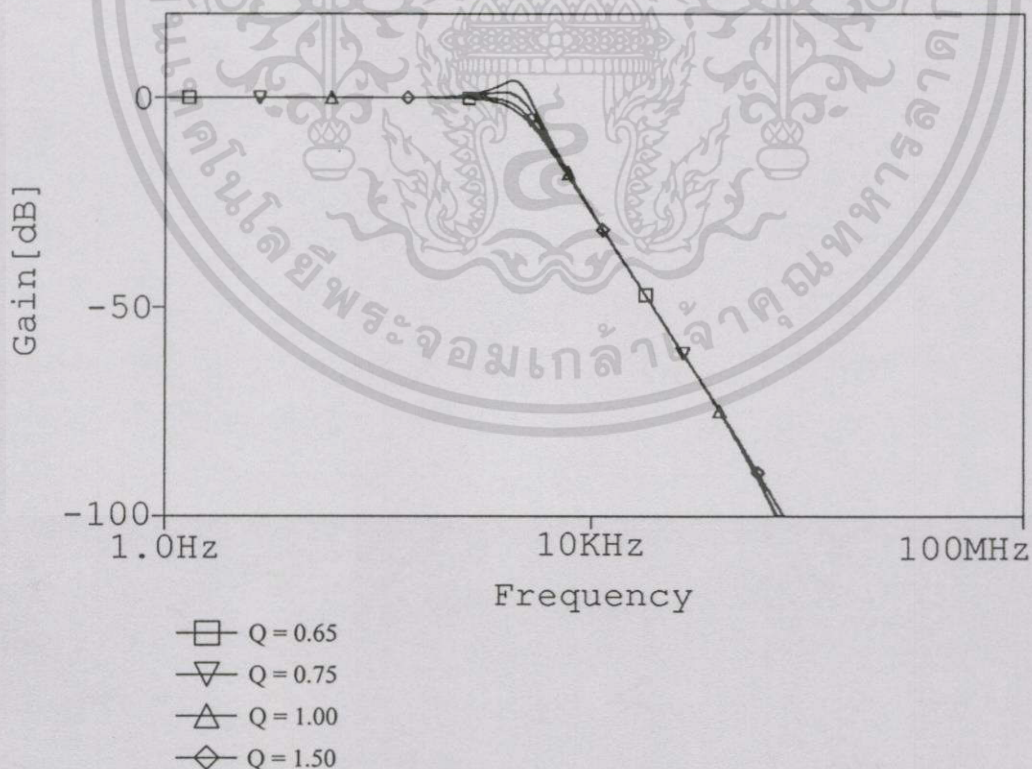
รูปที่ 4.3 แสดงความสัมพันธ์ระหว่างความถี่ตัดและกระแสไบอัส I_o

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการจำลองจะเห็นว่าสามารถใช้กระแส I_0 จุนค่าความถี่ตัดที่มีความสัมพันธ์เป็นเชิงเส้นซึ่งเห็นได้จากรูปที่ 4.3 ในรูปที่ 4.3 ผลการจำลองได้เปรียบเทียบกับค่าจากสมการที่ (4.12) ซึ่งเป็นค่าทางทฤษฎี จากกราฟจะเห็นว่าเมื่อปรับกระแสสูงขึ้นค่าความถี่ตัดที่ได้จากการจำลองและค่าที่ได้จากทฤษฎีมีความแตกต่างกันเล็กน้อย ซึ่งสาเหตุนี้พอจะคาดคะเนได้ว่าเกิดค่าความชัน (β) ซึ่งจะเปลี่ยนแปลงเพื่อเข้าสู่ย่าน Moderate Inversion เมื่อเพิ่มกระแสสูงขึ้น โดยทางทฤษฎีกำหนดให้เป็นค่าคงที่ซึ่งในที่นี้กำหนดให้เท่ากับ 1.4 โดยคำนวณจากโมเดลที่ใช้ แต่อย่างไรก็ตามผลการจำลองก็มีความใกล้เคียงกับค่าทางทฤษฎี

4.3.2 ผลการจำลองการจุนค่าตัวประกอบคุณภาพ

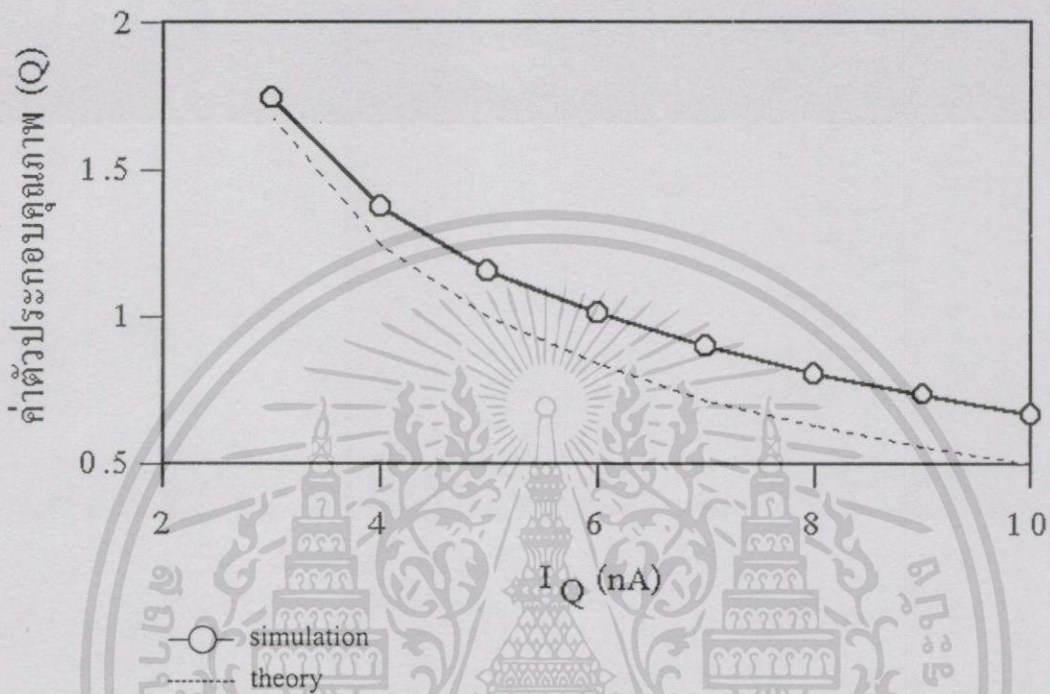
จากรูปที่ 4.1 เมื่อทรานส์เฟอริงก์ชันวงจรถะเห็นว่าค่าตัวประกอบคุณภาพ (Quality Factor) ได้จากสมการที่ (4.13) ดังนั้นสามารถจุนค่าตัวประกอบคุณภาพนี้ได้ด้วยกระแส I_0 ในการจำลอง การทำงานของวงจรถะกำหนดให้กระแส I_0 คงที่ไว้ที่ $5 \mu A$ และใช้กระแส I_0 จุนค่าตัวประกอบคุณภาพเป็นค่าต่าง ๆ คือ 0.65, 0.75, 1 และ 1.5 ตามลำดับ แล้ววัดผลการตอบสนองซึ่งผลการจำลองแสดงได้ดังรูปที่ 4.4



รูปที่ 4.4 แสดงการจุนค่าตัวประกอบคุณภาพเป็นค่าต่าง ๆ ด้วยกระแส I_0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และเพื่อให้เห็นได้ชัดเจนยิ่งขึ้นจึงได้แสดงความสัมพันธ์ระหว่างค่าตัวประกอบคุณภาพและ I_Q ไว้ในรูปที่ 4.5



รูปที่ 4.5 แสดงความสัมพันธ์ระหว่างค่าตัวประกอบคุณภาพของวงจรกรองความถี่ต่ำผ่านและกระแส I_Q

จากผลการจำลองการทำงานรูปที่ 4.4 จะเห็นว่าผลการตอบสนองทางขนาดแตกต่างกันตามค่าตัวประกอบคุณภาพซึ่งปรับด้วยกระแส I_Q และความสัมพันธ์ของค่าทั้งแสดงเป็นกราฟได้ดังรูปที่ 4.5 ในรูปที่ 4.5 ผลการจำลองได้เปรียบเทียบกับค่าจากสมการที่ (4.13) ซึ่งเป็นค่าทางทฤษฎี จากกราฟจะเห็นว่าค่าที่ได้จากการจำลองและค่าที่ได้จากทฤษฎีค่อนข้างแตกต่างกันแต่ก็มีแนวโน้มที่เป็นไปตามค่าทางทฤษฎีเพราะกราฟมีความลาดเอียงที่ใกล้เคียงกัน จากความคลาดเคลื่อนที่เกิดขึ้นนี้พอที่จะคาดคะเนได้ว่าเกิดจากมอสทรานซิสเตอร์แต่ละตัวมีคุณสมบัติที่ไม่สมพ้องกันเพราะจากวงจรรูปที่ 4.1 จะเห็นว่าวงจรมีลักษณะเชื่อมต่อเป็นวงจรสะท้อนกระแส ดังนั้นถ้ามอสทรานซิสเตอร์มีคุณสมบัติที่แตกต่างกันก็จะเป็นสาเหตุให้การสะท้อนกระแสผิดพลาดได้

4.4 การวิเคราะห์ประสิทธิภาพของวงจรและผลการจำลอง

ในส่วนนี้จะเป็นการวิเคราะห์ประสิทธิภาพของวงจรโดยจะตรวจสอบคุณภาพภาพของวงจรในเรื่องการใช้แหล่งจ่ายแรงดันและกำลังงานของวงจร คุณภาพของวงจรเมื่อป้อนสัญญาณเข้าไปและสัญญาณที่ได้ทางเอาต์พุต ซึ่งโดยทั่วไปการลดการใช้แหล่งจ่ายและกระแสไบอัสมักจะมีผลกระทบต่อคุณภาพของวงจรเช่น แหล่งจ่ายและกระแสไบอัสมักจะมีผลกับค่าทรานส์คอนดักแตนซ์ที่เป็นเชิงเส้นในวงจรกรอบแบบ G_m -C [8], [11] ดังนั้นการออกแบบวงจรกรอบที่ทำงานได้ด้วยแหล่งจ่ายแรงดันต่ำโดยทั่วไปปัญหาพื้นฐานที่ต้องประสบคือพิสัยพลวัต (Dynamic Range) ของวงจรกรอบ พิสัยพลวัตคือ อัตราส่วนของขนาดสัญญาณที่ใหญ่ที่สุดต่อขนาดที่สัญญาณที่เล็กที่สุดที่วงจรสามารถจัดการให้สัญญาณที่ดีที่สุดออกมาได้ซึ่งขนาดสัญญาณที่ใหญ่ที่สุดจะถูกจำกัดจากแหล่งจ่ายหรือการเพี้ยน (Distortion) ของสัญญาณ ส่วนขนาดสัญญาณที่เล็กที่สุดจะถูกจำกัดจากสัญญาณรบกวนซึ่งในการประยุกต์ใช้งานเรามาจะต้องกรพิสัยพลวัตที่มีค่าสูง ๆ

4.4.1 การวิเคราะห์ประสิทธิภาพความเป็นเชิงเส้นของวงจรและผลการจำลอง

ในระบบเชิงเส้นที่ไม่มีเปลี่ยนแปลงทางเวลา (Linear Time-Invariant System) เมื่อป้อนรูปคลื่นไซน์ซอซอดอล (Sinusoidal Waveform) เข้าสู่ระบบ สัญญาณทางเอาต์พุตจะต้องมีรูปคลื่นไซน์ซอซอดอลเหมือนทางอินพุตที่ป้อนเข้าไปแต่อาจจะมีขนาดและเฟสแตกต่างกันก็ถือเป็นเรื่องปกติ แต่ถ้าอินพุตเดียวกันนี้ถูกป้อนให้กับระบบที่ไม่เป็นเชิงเส้น (Nonlinear System) สัญญาณเอาต์พุตจะมีความถี่ของส่วนประกอบต่าง ๆ ที่เป็นฮาร์โมนิก (Harmonic) ของรูปคลื่นทางอินพุตรวมอยู่ในพินดามเมนทอลฮาร์โมนิก (Fundamental Harmonic) ด้วย ตัวอย่างเช่น ถ้าป้อนสัญญาณรูปคลื่นไซน์ซอซอดอล 1 MHz ที่อินพุต สัญญาณทางเอาต์พุตจะมีกำลังของคลื่นพินดามเมนทอล 1 MHz ดีเช่นเดียวกันกับกำลังของคลื่นฮาร์โมนิกที่ 2MHz, 3MHz, 4MHz, ค่า Total Harmonic Distortion (THD) ของสัญญาณหาได้จาก อัตราส่วนของกำลังฮาร์โมนิกอันดับที่สองและกำลังของส่วนประกอบต่าง ๆ ของฮาร์โมนิกที่มีอันดับสูงกว่าอันดับสองขึ้นไปรวมกันต่อกำลังของสัญญาณพินดามเมนทอล ค่า THD ในหน่วยของเดซิเบล (dB) หาได้จาก

$$THD = 10 \log \left(\frac{V_{h2}^2 + V_{h3}^2 + V_{h4}^2 + \dots}{V_f^2} \right) \quad (4.14)$$

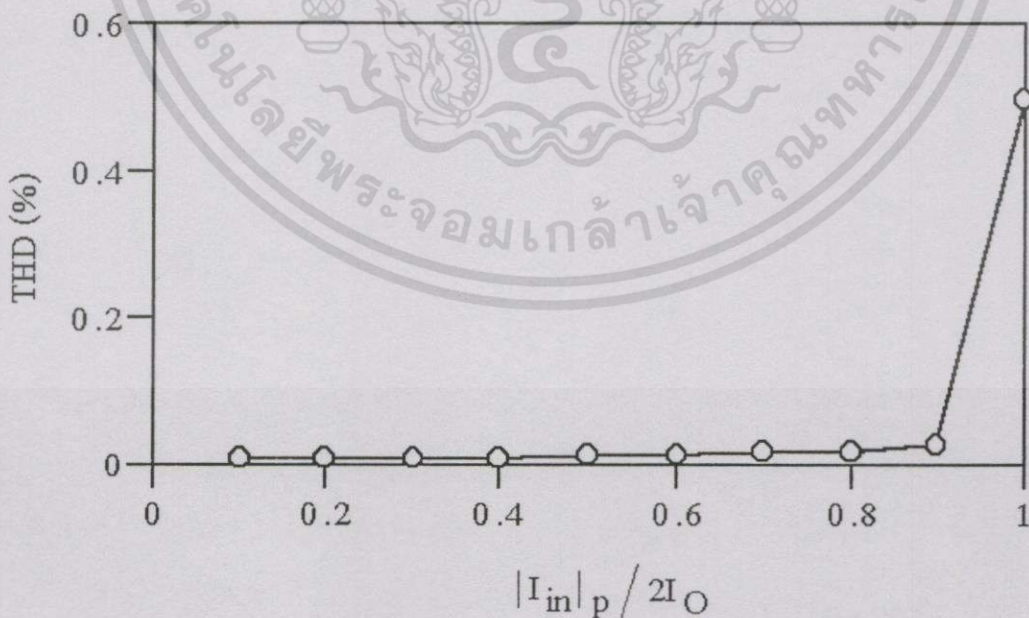
เมื่อ V_f คือแอมพลิจูดของคลื่นพินดามเมนทอลและ V_{hi} คือแอมพลิจูดของคลื่นส่วนประกอบต่าง ๆ ที่เป็นฮาร์โมนิกอันดับที่ i และสามารถแสดงค่า THD เป็นเปอร์เซ็นต์ได้จาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$THD = \frac{\sqrt{V_{h2}^2 + V_{h3}^2 + V_{h4}^2 + \dots}}{V_f} \times 100 \quad (4.15)$$

ถ้าสมมติว่าค่า THD เท่ากับ 0.1 เปอร์เซ็นต์ หมายความว่าแอมพลิจูดของคลื่นพินคาเมนทอลมีใหญ่กว่าแอมพลิจูดของส่วนประกอบต่าง ๆ ที่เป็นฮาร์โมนิกเป็น 1,000 เท่า โดยที่ THD เท่ากับ 0.1 เปอร์เซ็นต์นี้จะเท่ากับ -60 dB ในหน่วยเดซิเบล จะเห็นว่าค่า THD เป็นฟังก์ชันระดับแอมพลิจูดของสัญญาณเอาต์พุตที่เป็นสิ่งที่บ่งบอกประสิทธิภาพของวงจรได้ ในทางปฏิบัติวงจรที่ดีกำลังของฮาร์โมนิกอันดับที่หนึ่งเท่านั้นจะปรากฏทางเอาต์พุตส่วนฮาร์โมนิกที่มีอันดับสูงกว่านี้จะลดทอนลงอย่างรวดเร็ว

รูปที่ 4.6 เป็นผลการจำลองการทำงานของวงจรด้วยโปรแกรม PSpice โดยใช้การจำลองวิเคราะห์แบบ Transient (Fourier Analysis) ที่มีอยู่ในโปรแกรมดังกล่าวเพื่อตรวจสอบความเป็นเชิงเส้นของวงจรองความถี่ต่ำผ่านในรูปที่ 4.1 โดยการจำลองการทำงานได้ป้อนสัญญาณความถี่อินพุตเท่ากับ 1 kHz ที่มีแอมพลิจูดขนาดต่าง ๆ กันแล้ววัดสัญญาณทางเอาต์พุตเป็นเปอร์เซ็นต์ THD (Total Harmonic Distortion) ซึ่งผลการจำลองแสดงได้ดังรูป จากผลการจำลองพบว่าวงจรมีความเป็นเชิงเส้นเป็นที่น่าพอใจเพราะว่าที่ $|I_{in}|/2I_O$ เท่ากับ 0.5 ค่าเปอร์เซ็นต์ THD มีค่าน้อยกว่า 0.5 เปอร์เซ็นต์ จากเงื่อนไขนี้จึงสามารถวัดค่าพิสัยพลวัตของวงจรได้ 60 dB ซึ่งสามารถตอบสนองสัญญาณเสียงพูดได้



รูปที่ 4.6 แสดงความสัมพันธ์ระหว่างค่าเปอร์เซ็นต์ THD ทางเอาต์พุตกับขนาดสัญญาณอินพุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับค่าพารามิเตอร์ที่มีผลกระทบกับความเป็นเชิงเส้นของวงจรตรงความถี่ในรูปที่ 4.1 ที่มีสาเหตุมาจากมอสทรานซิสเตอร์มีหลายค่าด้วยกัน แต่เนื่องจากการไปอัสมอสทรานซิสเตอร์ในย่านต่ำกว่าแรงดันเทรชโฮลจึงทำให้การวิเคราะห์วงจรสัญญาณขนาดเล็ก (Small-signal Analysis) มีความยุ่งยากเพราะการเขียนวงจรสมมูล (Equivalent Circuit) ต้องใช้การประมาณสำหรับค่าพารามิเตอร์ต่าง ๆ ที่มีผลกับความเป็นเชิงเส้นของวงจรคือ

1. ค่าความต้านทานภายในตัวอุปกรณ์
2. กระแสรั่วไหลและการ Degenerate ในวงจร

4.4.2 การวิเคราะห์ประสิทธิภาพการใช้กำลังงานและผลการจำลอง

สมมติว่าวงจรซิมอสต็อกโดเมนอินทิเกรเตอร์แบบบวกที่แสดงในรูปที่ 3.4 ถูกนำมาต่อเป็นวงจรตรงความถี่ต่ำผ่านอันดับที่หนึ่งแสดงในรูปที่ 3.6 ค่าการทรานส์เฟอริง์ชันของวงจรแสดงได้ดังสมการที่ (3.11) จะเห็นว่ากระแสไบอัสหาได้จากทรานส์เฟอริง์ชันสัญญาณขนาดใหญ่คือ

$$I_O = 2\pi \cdot C \cdot f_c \cdot nU_T \quad (4.16)$$

ดังนั้นวงจรอินทิเกรเตอร์หรือหนึ่งโพล (pole) จะใช้กำลังงาน (P)

$$P = 2 \cdot I_O \cdot V_{DD} \quad (4.17)$$

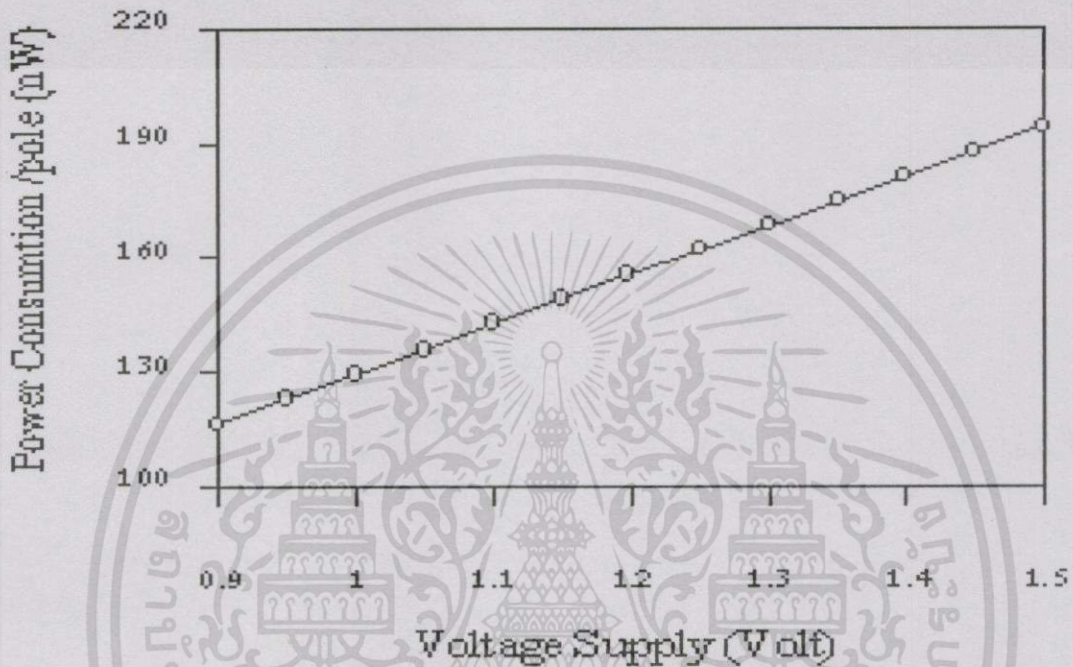
การใช้แหล่งจ่ายแรงดันต่ำสุดจะกำหนดจากแรงดันที่ตกคร่อมระหว่างเกตและซอร์รวมกับแรงดันที่ตกคร่อมแหล่งจ่ายกระแสสองแหล่งจ่ายที่ขนาดกระแส $2I_{O(max)}$ หรือเขียนได้เป็น

$$V_{DD(min)} = V_{GS} + 2V_{(IO)} \quad \text{ที่} \quad 2I_{O(max)} \quad (4.18)$$

แต่การกำหนดแหล่งจ่ายแรงดันที่มากกว่า $V_{DD(min)}$ ขึ้นไปจะช่วยแก้ปัญหา Degeneration ในวงจรสะท้อนกระแส (Current Mirror) และลดเกี่ยวกับสัญญาณรบกวน

สำหรับการจำลองการทำงานวงจรรูปที่ 4.1 เพื่อวัดการใช้กำลังงานของวงจร โดยวัดที่ค่าความถี่ตัดสูงสุดของวงจรคือ 18 kHz แหล่งจ่าย ± 1.2 โวลต์ ผลปรากฏว่าวงจรนี้จะใช้กำลังงานสูงสุด 155.5 nW/pole และเพื่อให้เห็นได้ชัดเจนยิ่งขึ้นจึงได้จำลองการทำงานของวงจร โดยได้เปลี่ยนแหล่งจ่ายแรงดันเป็นค่าต่าง ๆ จาก 0.9 โวลต์ถึง 1.5 โวลต์ โดยได้ทดสอบที่ความถี่สูงสุดของวงจร เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คือ 18 kHz ($I_o = 36 \text{ nA}$) แล้วดูผลการใช้กำลังงานสูงสุดต่อโพลของวงจรที่เปลี่ยนแปลงไป ซึ่งผลการจำลองแสดงได้ดังรูปที่ 4.7 สำหรับผลการจำลองนี้อาจใช้จะเป็นตัวช่วยในการเลือกใช้แหล่งจ่ายในการใช้งานต่อไป สำหรับวงจรนี้สามารถทำงานได้ที่แหล่งจ่ายต่ำสุด ± 0.6 โวลต์

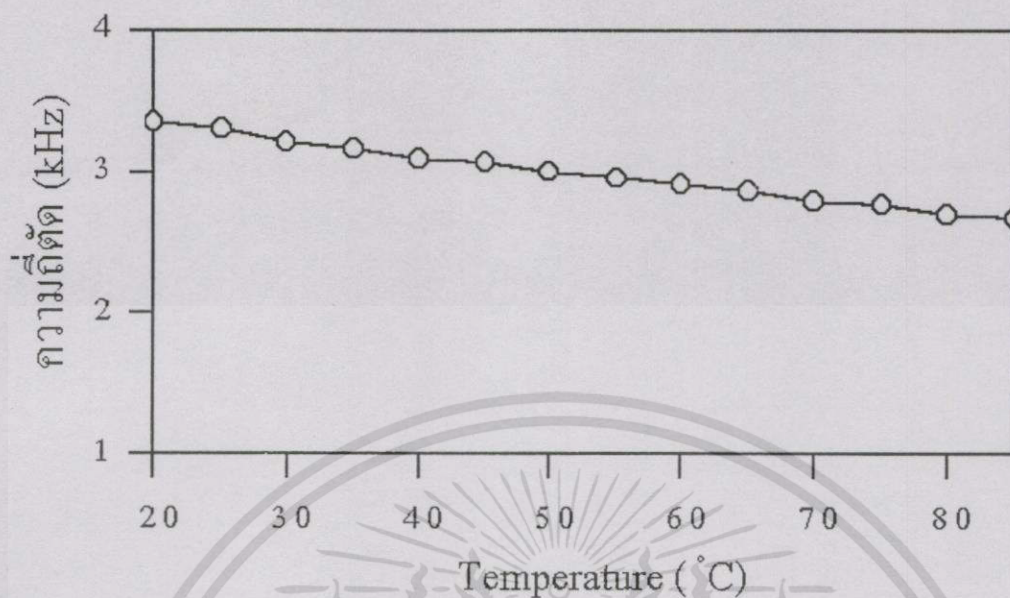


รูปที่ 4.7 แสดงการใช้กำลังงานต่อหนึ่งโพลของวงจรองความถี่เมื่อเปลี่ยนแหล่งจ่ายเป็นค่าต่าง ๆ

4.4.3 ผลการจำลองประสิทธิภาพของวงจรทางด้านอุณหภูมิ

เมื่อกำหนดให้มอสทรานซิสเตอร์ทำงานในย่านต่ำกว่าแรงดันแตรซโฮล จะเห็นว่าสมการคุณสมบัติการทำงานของมอสทรานซิสเตอร์แบบนี้จะมีค่าแรงดันอุณหภูมิ (U_T) เข้ามาเกี่ยวข้อง และจากค่าทรานส์เฟอร์ฟังก์ชันวงจรองความถี่สมการที่ (4.10) จะเห็นว่าค่าแรงดันอุณหภูมิมิมีผลต่อการเปลี่ยนแปลงของค่าความถี่ตัดด้วย ดังนั้นจึงได้ทำการจำลองการทำงานของวงจรเพื่อดูผลของอุณหภูมิที่มีต่อความถี่ตัด โดยกำหนด $I_o = I_Q = 5 \text{ nA}$ แล้วเปลี่ยนอุณหภูมิจาก 20°C ถึง 85°C ผลการจำลองแสดงได้ดังรูปที่ 4.8 ซึ่งปรากฏว่าความถี่จะเปลี่ยนแปลงลดลงเมื่ออุณหภูมิสูงขึ้นอยู่ในช่วงจาก 3.34 kHz ถึง 2.68 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 แสดงความสัมพันธ์ของอุณหภูมิและค่าความถี่ตัด (Cut-off frequency)

จากการจำลองการทำงานของวงจรตัวโปรแกรม PSpice แสดงให้เห็นว่าผลที่ได้จากการจำลองการทำงานนั้นมีความสอดคล้องกับการวิเคราะห์ในทางทฤษฎีและมีความเป็นไปได้ที่จะนำมาประยุกต์ใช้งานใน Silicon Cochlea ซึ่งจะนำเสนอในบทต่อไป

4.5 สรุป

วงจรกรองความถี่ต่ำผ่านแสดงอันดับที่สองใช้แหล่งจ่ายแรงดันและกำลังงานต่ำที่จับได้ในเชิงอิเล็กทรอนิกส์ เป็นวงจรที่ใช้การไบอัสมอสทรานซิสเตอร์ในย่านต่ำกว่าแรงดันเทรชโฮลเพื่อทำให้วงจรสามารถไบอัสด้วยกระแสที่ต่ำได้ ผลที่ได้จากการไบอัสแบบนี้คือค่าเอ็กซ์โพเนนเชียลทรานส์คอนดักแตนซ์นำมาใช้กับหลักการกรองแบบล็อกโดเมนซึ่งจะทำให้สามารถลดการใช้แรงดันลงมาได้โดยไม่มีผลกระทบต่อวงจร โดยวงจรได้ทดสอบจำลองการทำงานด้วยโปรแกรม Pspice

บทที่ 5

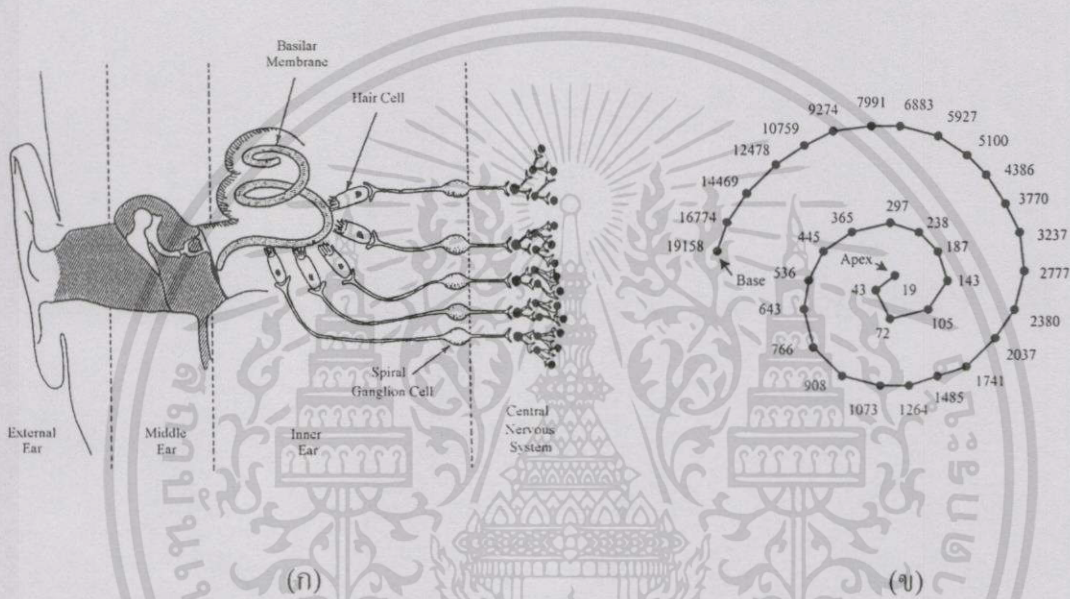
การประยุกต์ใช้งาน

5.1 บทนำ

จากความก้าวหน้าของเทคโนโลยี VLSI ทำให้เราสามารถสร้างระบบอิเล็กทรอนิกส์ที่มีความซับซ้อนและขนาดใหญ่ให้มีขนาดที่กระทัดรัดมีประสิทธิภาพสูงได้ โครงข่ายประสาทเทียม (Artificial Neural Network) คือหนึ่งในเทคโนโลยีที่สามารถสร้างขึ้นด้วยกระบวนการการคำนวณที่สลับซับซ้อนเพื่อใช้ในการประมวลผลข่าวสารที่เวลาจริง (Real-Time Information Processing) โครงข่ายประสาทเทียมได้ถูกสร้างขึ้นเพื่อประยุกต์ใช้งานในทางวิทยาศาสตร์และทางวิศวกรรม เช่น การมองเห็นด้วยเครื่อง (Machine Vision) การเรียนรู้คำพูดและรูปแบบ (Speech and Pattern Recognition) หุ่นยนต์ (Robotic) ระบบผู้เชี่ยวชาญ (Expert System) เป็นต้น โดยมีการพัฒนาทั้งทางด้านดิจิทัลและอนาล็อก สำหรับวิทยานิพนธ์นี้จะเป็นกล่าวถึงทางด้านอนาล็อกซึ่งเป็นการนำวงจรองความถี่มาใช้เป็นเครื่องมือส่วนหนึ่งในโมเดลในเครื่องช่วยการได้ยิน (Hearing Aids) โครงสร้างของ Cochlea ซึ่งเป็นอวัยวะสำคัญที่อยู่ในหูคนเราที่ใช้ในการตอบสนองคลื่นเสียงจากภายนอก เมื่อถูกทำงานแทนด้วยวงจรรีเลย์ทรอนิกส์ซึ่งสร้างจากสารกึ่งตัวนำประเภทซิลิกอนจึงมักถูกเรียกว่า “Silicon Cochlea” หรือ “Electronic Cochlea” ตามโครงสร้างที่ใช้จำลองการทำงาน

สำหรับโครงสร้างของหูและกระบวนการได้ยินตามปกติของคนเรานั้นสามารถอธิบายพอเข้าใจได้ดังนี้ หูมนุษย์สามารถแบ่งออกได้ 3 ชั้นคือ หูชั้นนอก หูชั้นกลาง และหูชั้นใน กระบวนการการได้ยินจะเริ่มจากความดันเสียง (Acoustic Pressure) ในอากาศจะถูกตรวจจับโดยหูชั้นนอกด้วยใบหู จากนั้นก็จะถูกเปลี่ยนเป็นการสั่นทางกล (Mechanical Vibration) ด้วยหูชั้นกลางโดยใช้กระดูกชิ้นเล็ก ๆ ที่เชื่อมต่อกันแบบอนุกรม หูชั้นในจะประกอบด้วย Cochlea ซึ่งเป็นท่อโพรงรูปร่างเหมือนหอยทาก ภายในท่อจะมีของเหลวบรรจุอยู่เต็มซึ่งทำหน้าที่เปลี่ยนการสั่นทางกลไปเป็นการสั่นในของเหลว ที่ผิวภายนอกของท่อ Cochlea นี้จะมีแผ่นเยื่อที่มีความยืดหยุ่นเรียกว่า “Basilar Membrane” ติดอยู่รอบ ๆ และส่วนที่อยู่ติดกับ Basilar Membrane จะเป็นส่วนที่เรียกว่า “Hair Cell” ติดอยู่ โดย Hair Cell นี้จะอยู่รอบ ๆ ตามลักษณะความโค้งงอของ Cochlea โดยปกติคนเราจะมี Hair Cell อยู่ในหูชั้นในประมาณ 3500 ชิ้น [11] Hair Cell และ Basilar Membrane จะทำงานร่วมกันเพื่อทำหน้าที่เปลี่ยนการสั่นทางกลไปสู่กระบวนการที่ระบบประสาทเสียงสามารถรับรู้ได้และส่งต่อเข้าสู่สมอง จากการการศึกษาตอบสนองของ Basilar Membrane ในปี 1950 โดย Georg von Békésy พบว่า Basilar Membrane มีการตอบสนองต่อสัญญาณอินพุตความถี่ที่แตกต่างกันออกไป ความถี่ที่แตกต่างกันนี้คือสาเหตุที่ทำให้แอมพลิจูดของการสั่นสูงสุดที่จุดต่าง ๆ ตามความยาวเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของ Basilar Membrane แตกต่างกัน จากรูปที่ 5.1 (ข) แสดงถึงการตอบสนองความถี่ตามจุดต่าง ๆ ที่แตกต่างกันออกไปของ Basilar Membrane เสียงความถี่ต่ำที่ทำให้เกิดคลื่นการเคลื่อนที่ (Traveling-Wave) กับของเหลวใน Cochlea จะทำให้ Basilar Membrane สั่นตามไปด้วยซึ่งแอมพลิจูดที่ขนาดใหญ่ที่สุดนี้จะถูกแทนที่ตำแหน่ง Apex ของ Basilar Membrane ส่วนเสียงความถี่สูงที่ทำให้เกิดคลื่นการเคลื่อนที่ที่แอมพลิจูดที่ขนาดใหญ่ที่สุดของคลื่นนี้จะถูกแทนที่ตำแหน่งของ Base และถ้าสัญญาณมีหลายความถี่คลื่นการเคลื่อนที่ก็จะถูกแทนที่ในตำแหน่งต่าง ๆ ที่แตกต่างกันไปตามความยาวของ Basilar Membrane นี้



รูปที่ 5.1 (ก) แสดงโครงสร้างของมนุษย์ (ข) แสดง Base และ Apex ของ Basilar Membrane ซึ่งแสดงตำแหน่งที่แทนการตอบสนองความถี่ที่จุดต่าง ๆ (หน่วยเป็น Hz)

5.2 การนำวงจรรองความถี่ต่ำผ่านอันดับที่สองมาประยุกต์ใช้กับ Silicon Cochlea

จาก Hair Cell ที่ทำงานร่วมกับ Basilar Membrane เพื่อตอบสนองสัญญาณที่เป็นการสั่นทางกลไปสู่สัญญาณไฟฟ้าอ่อน ๆ ที่กระตุ้นประสาทเสียงทำให้คนเราสามารถได้ยินเสียงต่าง ๆ ได้ ถ้า Hair Cell นี้ได้รับความเสียหายระบบการได้ยินก็จะสูญเสียไปเพราะเส้นทางในการนำสัญญาณเสียงจากภายนอกเข้าไปกระตุ้นประสาทได้เสียไปด้วย จากโครงสร้างของ Cochlea และ Basilar Membrane สามารถพัฒนาแก้ไขด้วยการใช้วงจรอิเล็กทรอนิกส์มาทำหน้าที่แทนกระบวนการปกติ [11-13] ซึ่งจะเลียนแบบการทำงานการได้ยินตามปกติของมนุษย์ โดยรูปแบบที่ใช้จะเหมือนสายส่ง (Transmission Line) สัญญาณ ความเร็วของการเคลื่อนที่ของสัญญาณทำได้ด้วยวิธีการจูนทางอิเล็กทรอนิกส์ เอาท์พุทของแต่ละแท็ป (Tap) จะถูกดึงเอาออกมาเป็นช่วงตลอดความยาวของสายส่งตามความถี่ของสัญญาณ โมเดลที่สร้างขึ้นจากวงจรอิเล็กทรอนิกส์นี้มีจุดมุ่งหมายเพื่อเลียนแบบ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้เขียนได้เห็นว่าเว็บไซต์ของงานวิชาการนี้ไม่อาจรณใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบเชิงกลอันดับที่สองของมวลของเหลวและ Membrane นั้นเอง ดังนั้นเครื่องมือที่สำคัญที่ใช้ในการสร้างสายส่งสัญญาณนี้ก็คือวงจรรองความถี่ต่ำผ่านซึ่งจะนำมาต่อแบบคาสเคด (Cascade)

5.2.1 วงจรอ้างอิงกระแส (Current Reference)

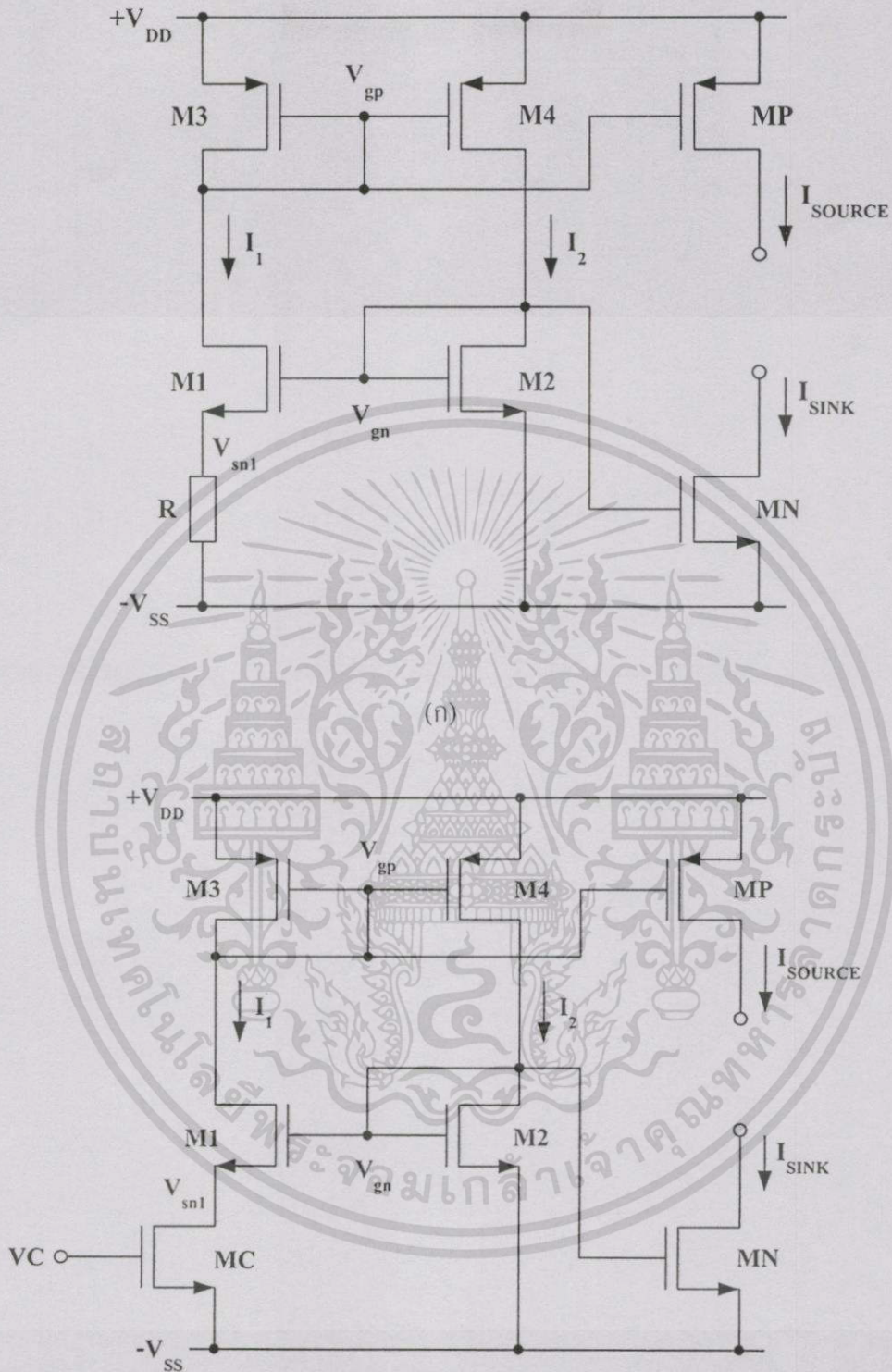
ในส่วนนี้จะกล่าวถึงวงจรอ้างอิงกระแส ซึ่งเป็นวงจรที่จะนำมาจ่ายกระแสแทน Current Source และ Current Sink ในวงจรรูปที่ 4.1 เพื่อให้สามารถนำมาประยุกต์ใช้งานในทางปฏิบัติได้ วงจรอ้างอิงกระแสเป็นบล็อกเบื้องต้นในวงจรอนาล็อก โดยปกติจะมีที่มาจากวงจรอ้างอิงแรงดัน (Voltage Reference) โดยมีจุดมุ่งหมายเพื่อแปลงแรงดันเป็นกระแส จากรูปที่ 5.2 (ก) เป็นวงจรอ้างอิงกระแสใน [10] ที่ใช้ตัวต้านทานมากำหนดกระแสที่จ่ายออกมา มอสทรานซิสเตอร์ M3 และ M4 ประกอบเป็นวงจรสะท้อนกระแส (Current Mirror) โดยแรงดันที่ขาซอสของ M1 (V_{SM1}) เมื่อ M1 และ M2 ทำงานในย่านต่ำกว่าแรงดันเทรชโฮลจะกำหนดได้โดย

$$V_{SM1} = U_T \ln \left(\frac{S_{M1} S_{M4}}{S_{M2} S_{M3}} \right) \quad (5.1)$$

เมื่อ $U_T = kT/q$ คือแรงดันอุณหภูมิตั้ง

$S_{M1} S_{M2} S_{M3} S_{M4}$ คืออัตราส่วน W/L ของมอสทรานซิสเตอร์ M1-M4 ตามลำดับ

จะเห็นว่า V_{SM1} ไม่ขึ้นอยู่กับการปรับระดับของกระแสที่ไหลผ่าน M1 ถ้า M1 และ M2 ทำงานอยู่ในย่านต่ำกว่าแรงดันเทรชโฮล V_{SM1} จะมีค่าอยู่ในช่วง 40 mV-80 mV ที่อุณหภูมิตั้ง กระแส I_1 กำหนดจาก R และสามารถสะท้อนกระแสโดย MN และ MP เป็นกระแส I_{SINK} และ I_{SOURCE} และจากวงจรที่ใช้ตัวต้านทานกำหนดกระแสที่จ่ายออกมาก็จะแทนตัวต้านทานด้วย MC ดังแสดงในรูปที่ 5.2 (ข) ดังนั้นจะสามารถควบคุมกระแส I_{SINK} และ I_{SOURCE} ได้โดยใช้แรงดันไบอัสที่ VC ควบคุมวงจรอ้างอิงกระแสให้จ่ายกระแสออกมาอยู่ในช่วงที่เราต้องการ โดยแรงดันที่ไบอัสที่ VC อยู่ในช่วงที่ต่ำกว่าแรงดันเทรชโฮลของ MC ดังนั้นเราจะได้กระแสอ้างอิงที่ต่ำได้ซึ่งจะช่วยแก้ปัญหาที่ต้องใช้ตัวต้านทานที่มีค่ามากมาสร้างกระแสอ้างอิงได้



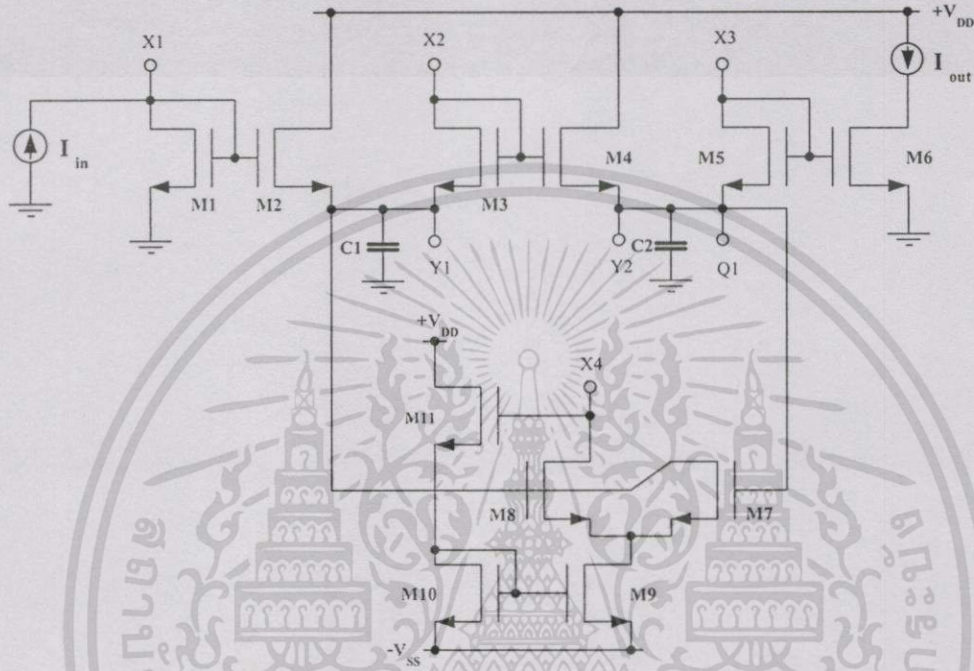
(ข)

รูปที่ 5.2 (ก) แสดงวงจรอ้างอิงกระแสที่สร้างกระแสอ้างอิงด้วยตัวต้านทาน (ข) วงจรอ้างอิงกระแสที่สร้างกระแสอ้างอิงจากมอสทรานซิสเตอร์

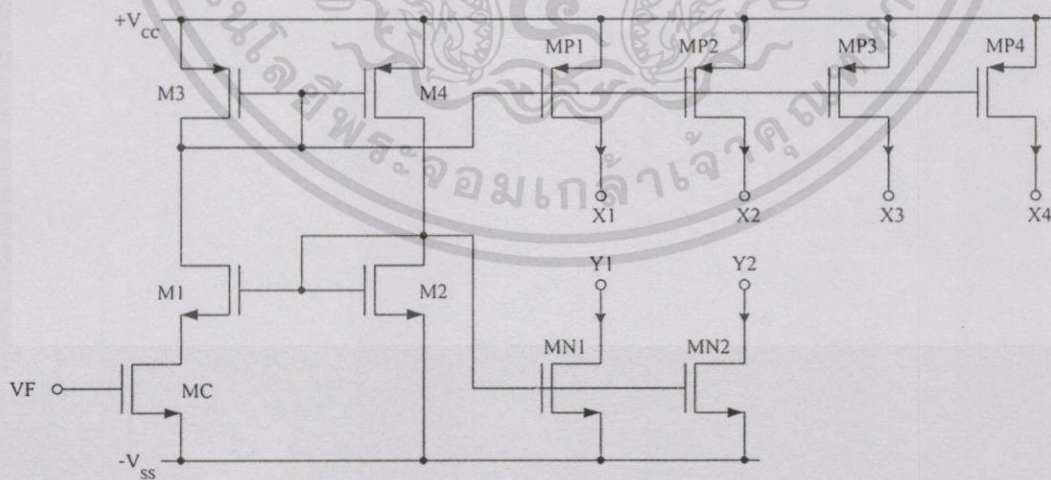
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.2 การต่อวงจรกรองความถี่ต่ำแบบคาสเคด

จากวงจรกรองความถี่ต่ำผ่านอันดับที่สองในรูปที่ 4.1 จะนำมาใช้ใน Silicon Cochlea โดยนำมาต่อแบบคาสเคด (Cascade) แหล่งจ่ายกระแสในวงจรรูปที่ 4.1 จะถูกจ่ายกระแสแทนด้วยวงจรอ้างอิงกระแสแล้วใช้แรงดันจากภายนอกควบคุมกระแสที่จ่ายออกมา



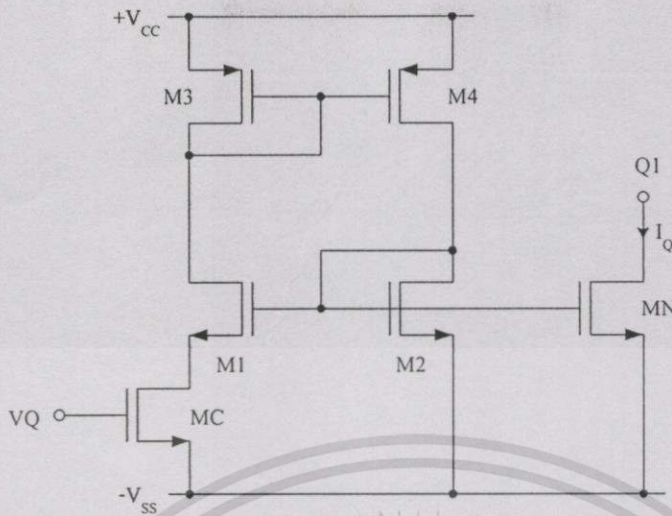
(ก) วงจรกรองความถี่ต่ำผ่านเมื่อเอาแหล่งจ่ายกระแสออก



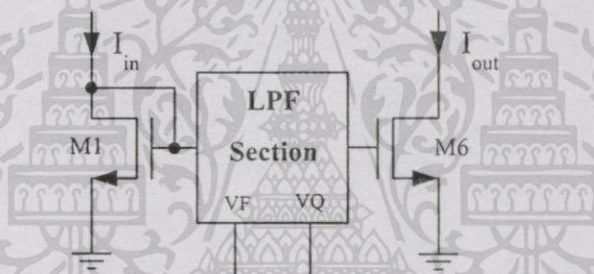
(ข) วงจรอ้างอิงกระแสที่จะต่อที่จุด X1-X4 และ Y1-Y2 ในรูปที่ 5.3 (ก) เพื่อจูนค่าความถี่ตัด

รูปที่ 5.3 แสดงวงจรกรองความถี่ต่ำผ่านเมื่อแทนแหล่งจ่ายกระแสด้วยวงจรอ้างอิงกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



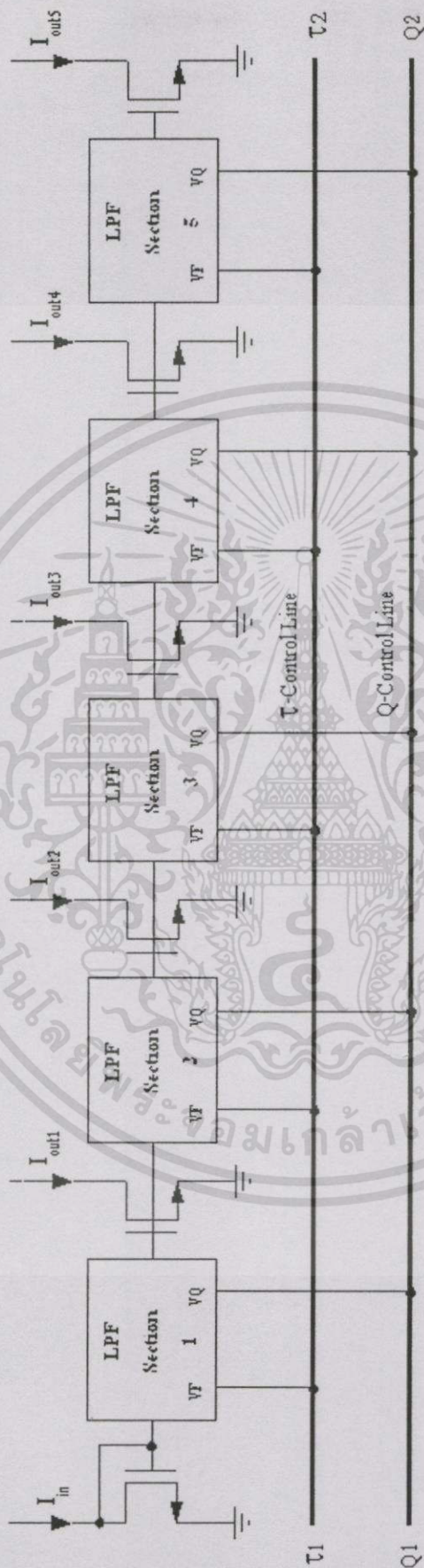
(ค) วงจรอ้างอิงกระแสที่จะต่อที่จุด Q1 ในรูปที่ 5.3 (ก) เพื่อหาค่าตัวประกอบคุณภาพ



(ง) แสดงสัญลักษณ์ของวงจรกรองความถี่ต่ำผ่านอันดับที่สอง 1 Section ที่จ่ายกระแสแทนแหล่งจ่ายกระแสด้วยวงจรอ้างอิงกระแสสำหรับนำมาต่อแบบคาคเคด

รูปที่ 5.3 (ต่อ) แสดงวงจรกรองความถี่ต่ำผ่านเมื่อแทนแหล่งจ่ายกระแสด้วยวงจรอ้างอิงกระแส

วงจรกรองความถี่ต่ำผ่านรูปที่ 5.3 (ก) เมื่อถอดแหล่งจ่ายกระแสออกแล้วจ่ายกระแสแทนแหล่งจ่ายกระแสเหล่านั้นด้วยวงจรอ้างอิงกระแสรูปที่ 5.3 (ข) และรูปที่ 5.3 (ค) ดังนั้นจะสามารถควบคุมค่าความถี่ตัดด้วยแรงดันจากภายนอกที่ไบอัสให้กับ VF และควบคุมค่าตัวประกอบคุณภาพด้วยแรงดันที่ไบอัสให้กับ VQ เมื่อนำวงจรอ้างอิงกระแสมาจ่ายกระแสแทนแหล่งจ่ายกระแสจะแสดงเป็นสัญลักษณ์ได้ดังรูปที่ 5.3 (ง) ซึ่งจะนำมาต่อแบบคาคเคดในรูปที่ 5.4



รูปที่ 5.4 แสดงการต่อวงจรจรรยาของคววมที่ต่ำผ่านแบบคาตเตค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.4 แสดงการต่อวงจรวงจรกรองความถี่ต่ำผ่านแบบคาบคเคด โดยใช้สัญลักษณ์จากรูปที่ 5.3 (ง) โดยได้ต่อกัน 5 สเตจ ความถี่ตัดสามารถควบคุมได้โดยใช้แรงดันไบอัสที่ VF และค่าตัวประกอบคุณภาพสามารถควบคุมได้โดยใช้แรงดันไบอัสที่ VQ ดังนั้นในแต่ละสเตจจะสามารถควบคุมให้มีค่าเวลาคงที่ที่แตกต่างกันได้โดยใช้แรงดันที่มีระดับความแตกต่างกันต่อเข้าที่ T1 และ T2 ของลายน์ (Line) ที่ควบคุมค่าเวลาคงที่ (T-control line) แรงดันที่เปลี่ยนแปลงไปที่ละน้อยที่มีลักษณะเป็นเชิงเส้นทำได้โดยใช้ลายน์ควบคุมที่สร้างขึ้นจากโพลีซิลิกอนที่มีความยาวซึ่งความต้านทานจะเปลี่ยนแปลงไปตามระยะทาง แรงดันที่เปลี่ยนแปลงไปที่ละน้อยจะถูกป้อนให้กับขาเกตเพื่อไปควบคุมวงจรกระแสอ้างอิงให้จ่ายกระแสไปควบคุมวงจรกรองให้มีความถี่ตัดตามต้องการได้ ดังนั้นค่าความถี่ตัดและความเร็วในการแพร่ (Propagation Velocity) จึงกำหนดได้จากวงจรกระแสอ้างอิงด้วยแรงดันไบอัสที่ขาเกตที่ขึ้นอยู่กับระยะทางความยาวของลายน์ควบคุมนั้น ส่วนลายน์ควบคุมค่าตัวประกอบคุณภาพ (Q-factor) ก็ทำได้ด้วยวิธีการเดียวกันนี้จึงสามารถใช้ปรับจูนวงจรต่าง ๆ ทั้งหมดได้เช่นกันซึ่งจะสามารถทำให้มีค่าตัวประกอบคุณภาพ (Q) เหมือนกันในทุก ๆ วงจรได้ โดยปกติโครงการที่ได้มีการสร้างจะใช้วงจรกรองความถี่ต่ำผ่านประมาณ 43-51 วงจร [10-11] สำหรับค่าทรานส์เฟอร์ฟังก์ชัน (Transfer function) ของวงจรกรองความถี่เมื่อต่อแบบคาบคเคดจากอินพุตจนถึงเอาต์พุตสุดท้ายเขียนได้

$$H_m(s) = \prod_{i=0}^m H_i(s) \quad (5.2)$$

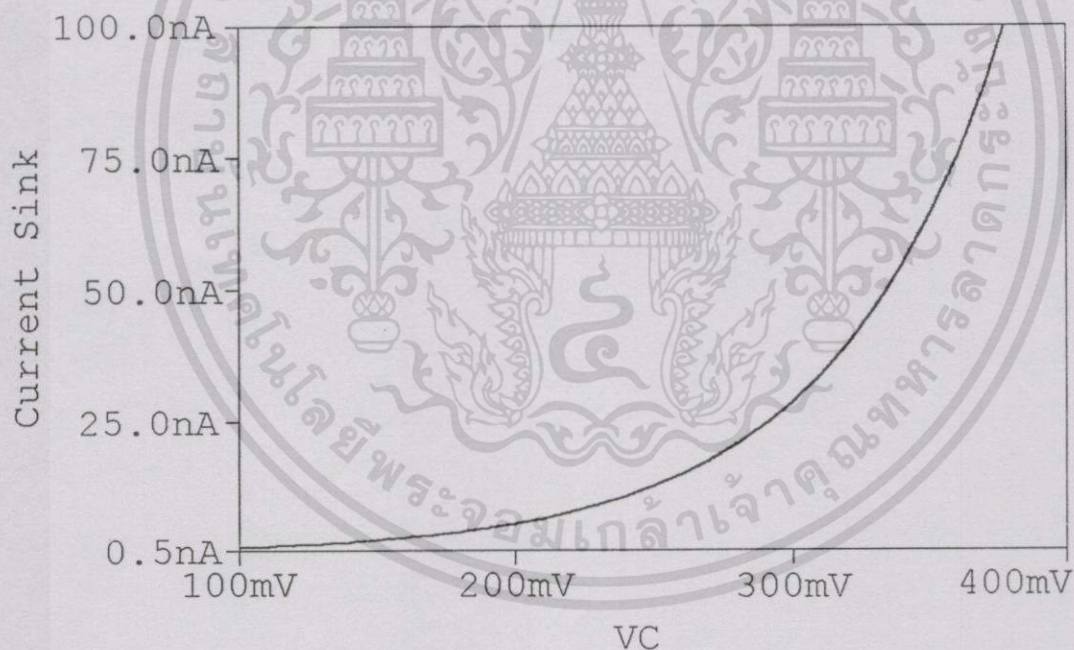
โดยที่ m คือจำนวนวงจรกรองความถี่ต่ำผ่านอันดับที่สองที่นำมาต่อ

5.2.3 การจำลองและผลการจำลองวงจรกระแสอ้างอิง

จากวงจรในรูปที่ 5.2 (ข) ออกแบบวงจรโดยใช้แหล่ง ± 1.2 โวลต์ มอสทรานซิสเตอร์ทุกตัวทำงานในย่านต่ำกว่าแรงดันแทรกโฮล โดยแรงดัน V_{GS} ของมอสทรานซิสเตอร์ชนิด N-Channel และ P-Channel จะอยู่ในช่วง 0.29 ถึง 0.58 โวลต์ และ 0.3 ถึง 0.6 โวลต์ตามลำดับ อัตราส่วน W/L ดังต่อไปนี้

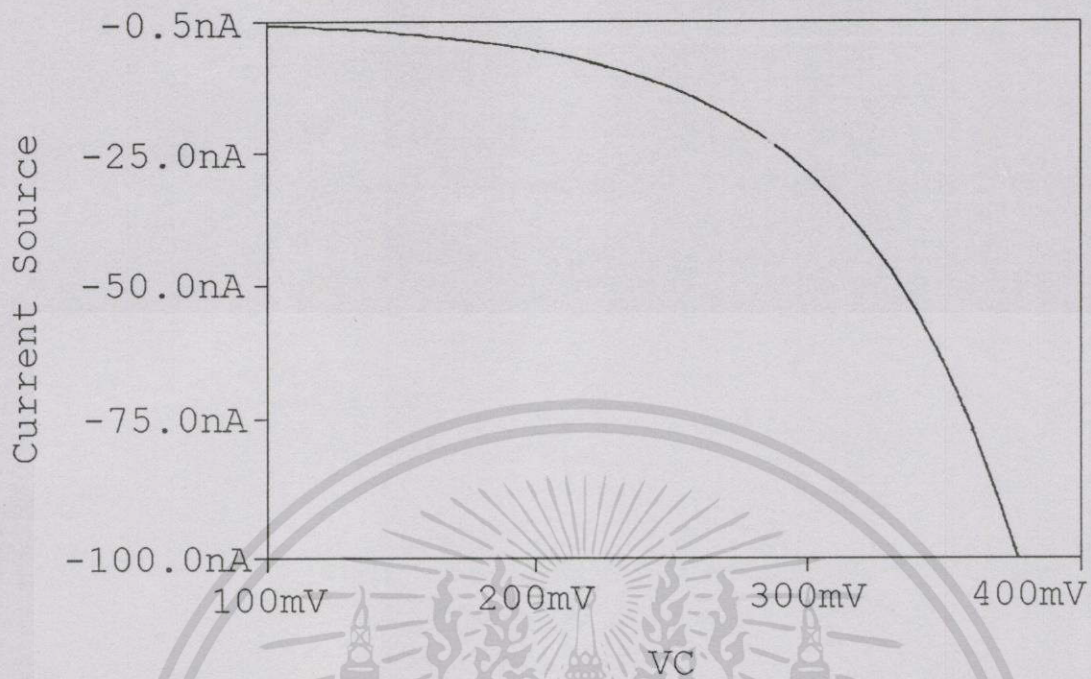
ตารางที่ 5.1 แสดงค่าความกว้างและความยาวของเซนแนล

มอสทรานซิสเตอร์	ความกว้าง (μm)	ความยาว (μm)
M1	24	2.4
M2	2.4	2.4
M3	2.4	4.8
M4	2.4	4.8
MN	2.4	2.4
MP	2.4	4.8
MC	4.8	2.4



รูปที่ 5.5 แสดงความสัมพันธ์ระหว่าง I_{SINK} และแรงดันที่ไบอัสที่ VC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



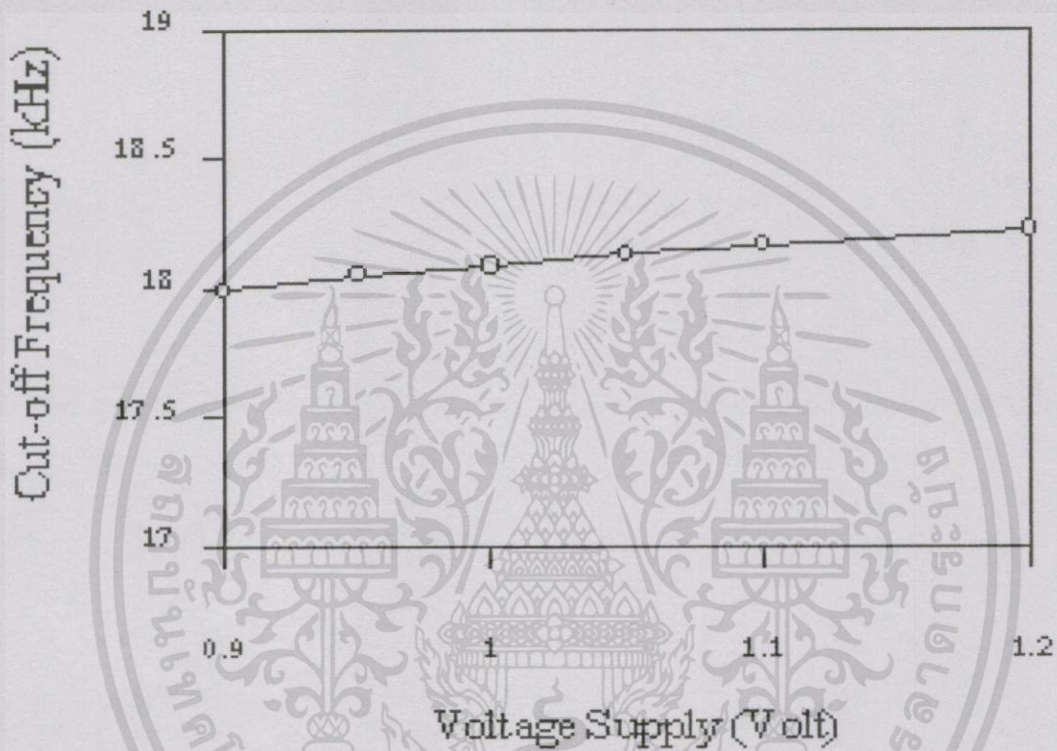
รูปที่ 5.6 แสดงความสัมพันธ์ระหว่าง I_{SOURCE} และแรงดันที่ไบอัสที่ VC

จากวงจรอ้างอิงกระแสในรูปที่ 5.2 (ข) จะสามารถจ่ายกระแสได้โดยใช้แรงดันภายนอกมาควบคุมที่ขาเกตของมอสทรานซิสเตอร์ MC ดังนั้นเมื่อนำวงจรอ้างอิงกระแสนี้มาทำหน้าที่จ่ายกระแสแทนแหล่งจ่ายกระแสในวงจรกรองความถี่รูปที่ 4.1 จะทำให้สามารถควบคุมค่าความถี่ตัดและค่าตัวประกอบคุณภาพได้จากวงจรอ้างอิงกระแสนี้ จากผลการจำลองการทำงานของวงจรที่แสดงในรูปที่ 5.5 และ 5.6 ความสัมพันธ์ระหว่างแรงดันที่ใช้ควบคุมที่ VC และกระแสที่จ่ายออกมาจะมีลักษณะเป็นเอ็กซ์โพเนนเชียล ดังนั้นเราจึงสามารถใช้แรงดันควบคุมที่ขาเกตของมอสทรานซิสเตอร์เพื่อนำมาใช้ในทางปฏิบัติใน Silicon Cochlea โดยแรงดันที่นำมาควบคุมจะได้จากแรงดันที่ตกคร่อมแถบความถี่ที่สร้างจากโพลีซิลิกอน

5.2.4 ผลการจำลองการทำงานของวงจรกรองความถี่เมื่อใช้วงจรอ้างอิงกระแสมาจ่ายกระแสแทนแหล่งจ่ายกระแส

จากรูปที่ 5.3 (ก) ถึง รูปที่ 5.3 (ค) แสดงวงจรกรองความถี่ที่จ่ายกระแสด้วยวงจรอ้างอิงกระแสแทนแหล่งจ่ายกระแสที่เป็นอุดมคติเพื่อให้เหมาะกับการนำมาประยุกต์ใช้งานกับ Silicon cochlea ดังนั้นจะสามารถควบคุมค่าความถี่ตัดได้โดยไบอัสแรงดันที่ VF และควบคุมค่าประกอบคุณภาพโดยไบอัสแรงดันที่ VQ ดังนั้นจึงได้ทำการจำลองการทำงานของวงจรโดยใช้วงจรที่แสดงเป็นสัญลักษณ์รูปที่ 5.3 (ง) โดยการจำลองได้ทดลองปรับแหล่งจ่ายจาก ± 0.9 โวลต์ถึง ± 1.2 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

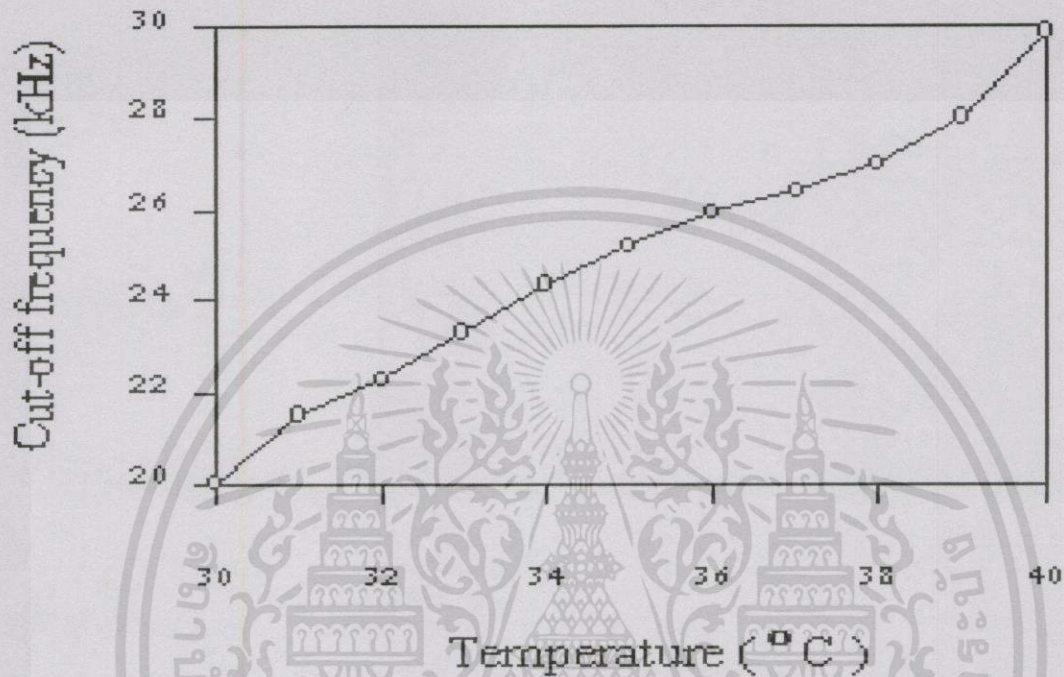
โวลต์แล้ววัดความถี่ตัดที่เปลี่ยนแปลงไปเพื่อดูความไวของวงจรที่ต่อแหล่งจ่ายแรงดัน ผลการจำลองการทำงานแสดงได้ดังรูปที่ 5.7 จากการจำลองพบว่าวงจรมีความถี่เปลี่ยนแปลงเล็กน้อยอยู่ในช่วง 18kHz-18.3kHz ตามปกติตัววงจรกรองความถี่ต่ำผ่านเองที่ใช้แหล่งจ่ายกระแสทางอุดมคติจะสามารถทำงานได้ที่แหล่งจ่ายแรงดันต่ำสุด ± 0.6 โวลต์



รูปที่ 5.7 แสดงความสัมพันธ์ของแหล่งจ่ายแรงดันและความถี่ตัด (Cut-off frequency)

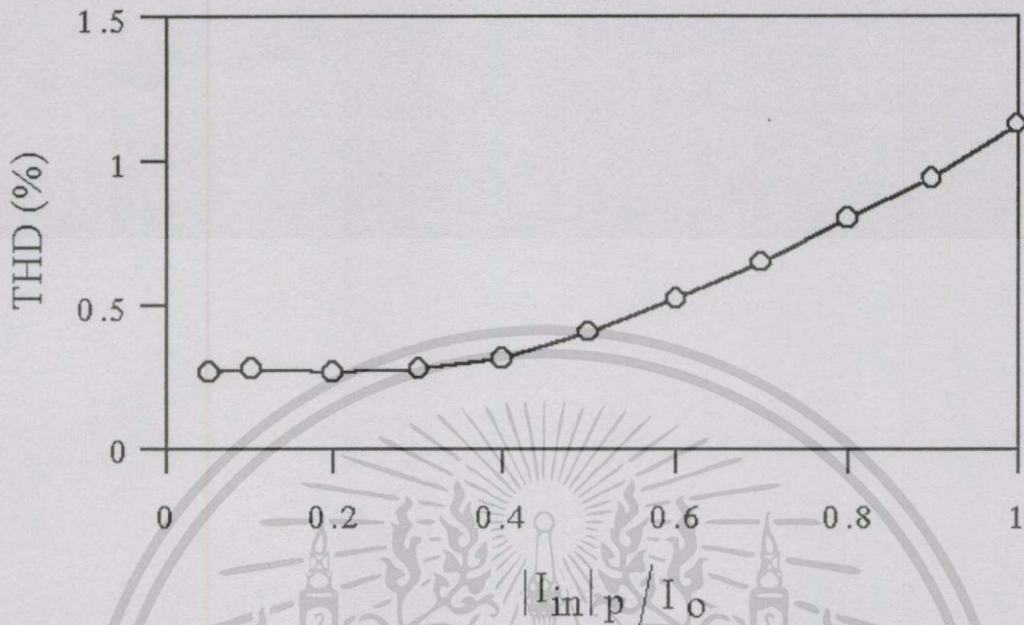
รูปที่ 5.8 แสดงความสัมพันธ์ของอุณหภูมิและความถี่ตัด โดยได้ทดลองปรับอุณหภูมิจาก 30°C ถึง 40°C แล้ววัดความถี่ตัดที่เปลี่ยนแปลงไปเพื่อดูผลของอุณหภูมิที่มีต่อความถี่ตัด จากการทดสอบพบว่าวงจรมีความไวต่ออุณหภูมิมากสาเหตุเกิดจากมอสทรานซิสเตอร์ MC ที่ใช้แทนตัวต้านทานในวงจรกระแสอ้างอิง (รูปที่ 5.2) ที่ทำหน้าที่สร้างกระแสอ้างอิงทำงานในย่านต่ำกว่าแรงดันเทรชโฮลจึงมีผลต่ออุณหภูมิด้วย จากปัญหาเรื่องอุณหภูมินี้ถ้าเรานำวงจรกรองความถี่ไปใช้งานในที่ที่มีอุณหภูมิกว่าปัญหานี้ก็จะหมดไป สำหรับวิทยานิพนธ์นี้เสนอประยุกต์ใช้งานวงจรกรองความถี่ต่ำผ่านมาประยุกต์การใช้งานกับ Silicon Cochlea เพื่อจำลองการได้ยินตามปกติของมนุษย์ อุปกรณ์นี้จะสร้างขึ้นเป็นวงจรรวมและการทำงานจะถูกนำมาฝังไว้ในร่างกายบริเวณขมับของมนุษย์ ซึ่งอุณหภูมิของคนปกติค่อนข้างคงที่จึงไม่มีผลต่อความถี่ตัดของวงจรกรองความถี่ ส่วนอุณหภูมิที่เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เกิดจากวงจรรวมเองนั้นจะน้อยมากเพราะวงจรถูกไบอัสที่กระแสต่ำมากที่สุด 36 nA จึงทำให้ความร้อนที่เกิดจากการไหลของกระแสจึงน้อยตามไปด้วย



รูปที่ 5.8 แสดงความสัมพันธ์ของอุณหภูมิและค่าความถี่ตัด (Cut-off frequency)

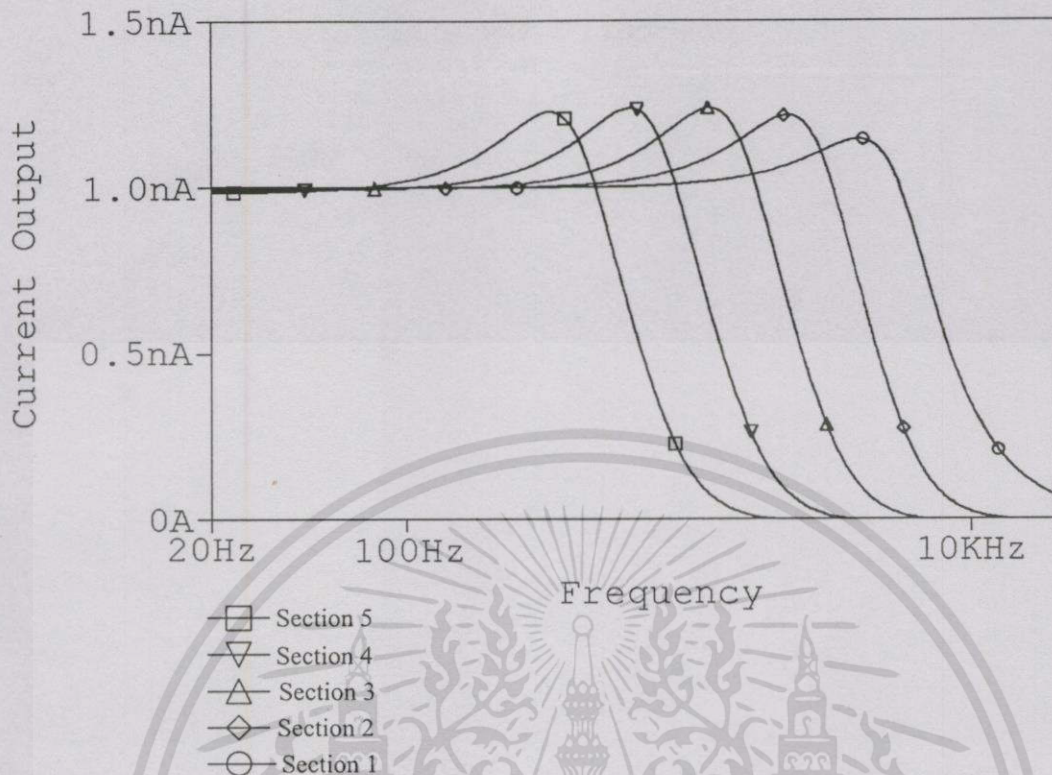
รูปที่ 5.9 แสดงความสัมพันธ์ระหว่างค่าเปอร์เซ็นต์ THD ทางเอาต์พุตกับขนาดสัญญาณอินพุตเมื่อใช้วงจรกระแสอ้างอิงจ่ายกระแสให้กับวงจรรองความถี่ โดยได้ทำการทดลองโดยป้อนสัญญาณความถี่ 1kHz ที่อินพุตด้วยแอมพลิจูดขนาดต่าง ๆ แล้ววัดขนาดสัญญาณทางเอาต์พุต จากการทดสอบพบว่าที่ขนาดกระแสอินพุตเท่ากับกระแสไบอัสเปอร์เซ็นต์ THD เท่ากับ 1.1 %



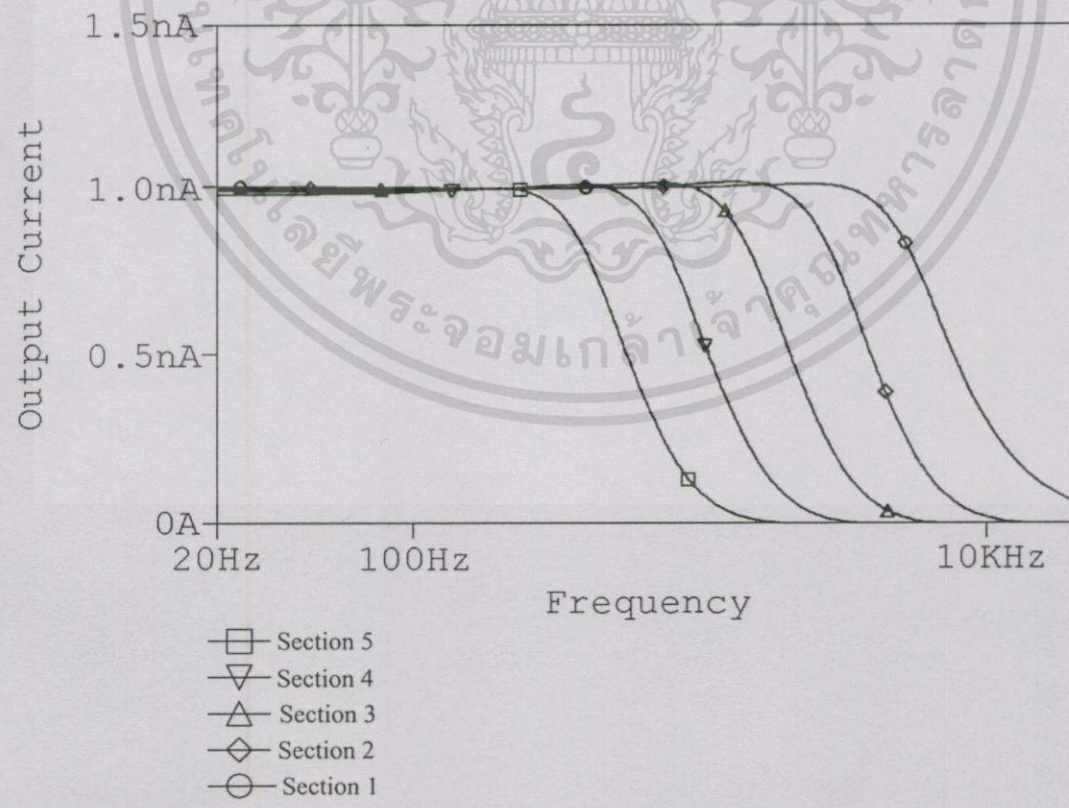
รูปที่ 5.9 แสดงความสัมพันธ์ระหว่างค่าเปอร์เซ็นต์ THD ทางเอาต์พุตกับขนาดสัญญาณอินพุตเมื่อใช้วงจรกระแสอ้างอิงจ่ายกระแสให้กับวงจรรองความถี่

5.2.5 ผลการจำลองการต่อวงจรรองความถี่แบบคาสเคด

จากบล็อกไดอะแกรมรูปที่ 5.4 จะใช้แรงดันจากภายนอกช่วง $0.29V-0.58V$ มาไบอัสที่ VF และ VQ เพื่อควบคุมกำหนดค่าความถี่ตัดและค่าตัวประกอบคุณภาพตามที่ต้องการ ในรูปที่ 5.10 แสดงผลตอบสนองทางขนาดของแต่ละ Section เมื่อป้อนอินพุตเป็นสัญญาณ AC ขนาด $1nA$ แรงดันไบอัสที่ VF เท่ากับที่ VQ โดยจะไบอัสแต่ละ Section ด้วยแรงดันที่แตกต่างกันคือ Section ที่ 1 ซึ่งเป็น Section ที่กำหนดให้มีค่าเวลาคงที่มากที่สุดดังนั้นจึง ไบอัสแรงดันที่ VF และ VQ ด้วยระดับแรงดันสูงที่สุดจากนั้นก็ลดระดับลงตามลำดับจนถึง Section ที่ 5 ซึ่งกำหนดให้มีค่าเวลาคงที่น้อยที่สุดจะไบอัสแรงดันที่ VF และ VQ ด้วยระดับแรงดันต่ำสุดเช่นกัน จากผลการจำลองจะเห็นว่าวงจรรองแต่ละ Section มีค่าความถี่ตัดแตกต่างกันออกไป



รูปที่ 5.10 แสดงการตอบสนองทางขนาดของแต่ละ Section



รูปที่ 5.11 แสดงการตอบสนองทางขนาดของแต่ละ Section เมื่อลดค่าตัวประกอบคุณภาพด้วย VQ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการจำลองรูปที่ 5.11 แสดงผลการตอบสนองทางขนาดเมื่อลดค่าตัวประกอบคุณภาพลง มาโดยการลดระดับแรงดันไบอัสที่ VQ ลงมาแต่ VF ยังคงไบอัสด้วยระดับแรงดันเท่าเดิม จากการ จำลองการทำงานจะเห็นว่า การตอบสนองทางขนาดของวงจรมีความราบเรียบมากขึ้น

5.3 การจูนด้วยแรงดันที่ตกคร่อมแถบความต้านทานที่สร้างจากโพลีซิลิกอน

Silicon Cochlea จะประกอบขึ้นจากส่วนของวงจรรองความถี่ต่ำผ่านอันดับที่สองที่นำมา ต่ออนุกรมกันซึ่งปกติโครงการที่ได้มีการสร้างจะใช้วงจรรองความถี่ต่ำผ่านอันดับที่สองประมาณ 43-51วงจร [10], [11] โดยแต่ละสเตจจะมีความถี่ตัดที่แตกต่างกัน จากวงจรรองความถี่ต่ำผ่านที่ จ่ายกระแสด้วยวงจรกระแสอ้างอิงที่ควบคุมด้วยแรงดันจากภายนอกที่แสดงเป็นสัญลักษณ์รูปที่ 5.3 (ง) จะนำมาใช้งานกับ Silicon Cochlea โดยต่อแบบคาสเคดดังรูปที่ 5.4 ค่าเวลาคงที่และค่าตัว ประกอบคุณภาพสามารถควบคุมได้โดยใช้แรงดันไบอัสที่ VF และ VQ เมื่อใช้แรงดันที่มีระดับที่ แตกต่างกันไปไบอัสที่ VF และ VQ ก็จะสามารถควบคุมค่าความถี่ตัดและค่าตัวประกอบคุณภาพให้ แตกต่างกันได้ ในทางปฏิบัติ Silicon Cochlea จะเป็นวงจรรวมที่ถูกฝังในร่างกายมนุษย์ดังนั้นการ ปรับจูนจึงต้องมีความสะดวกและง่าย ดังนั้นแรงดันที่เปลี่ยนแปลงเป็นเชิงเส้นที่จะใช้ไบอัสที่ VF และ VQ จะสามารถทำได้โดยใช้แรงดันตกคร่อมที่เปลี่ยนแปลงไปตามความยาวของโพลีซิลิกอน สำหรับ poly gate จะมีความต้านทานประมาณ 50 ohms/sq [3] แรงดันที่เปลี่ยนแปลงไปตามแถบ ความต้านทานที่ใช้กับวงจรอ้างอิงกระแสจะไม่เกิน 1 โวลต์ ดังนั้นจึงคาดว่ามีความเป็นไปได้ที่จะ สร้างแรงดันที่ตกคร่อมแถบความต้านทานที่สร้างจากโพลีซิลิกอนนี้ขึ้นมาได้

5.4 สรุป

จากวงจรรองความถี่ต่ำผ่านที่จ่ายกระแสด้วยวงจรอ้างอิงกระแส ได้นำมาทดลองต่อ แบบคาสเคดเพื่อจะนำไปใช้ใน Silicon Cochlea โดยได้ทดลองต่อ 5 Section ค่าความถี่ตัดและค่าตัว ประกอบคุณภาพจะควบคุมได้จากแรงดันจากภายนอกที่ตกคร่อมแถบความต้านทานที่สร้างจาก โพลีซิลิกอน วงจรได้ทดลองโดยการจำลองการทำงานด้วยโปรแกรม PSpice

บทที่ 6

บทสรุปและข้อเสนอแนะ

6.1 บทสรุป

จากวงจรกรองความถี่ต่ำผ่านใช้แหล่งจ่ายแรงดันและกำลังงานต่ำที่สามารถจับได้ในเชิงอิเล็กทรอนิกส์ที่ได้นำเสนอในวิทยานิพนธ์นี้ จะใช้วิธีการไบอัสมอสทรานซิสเตอร์ในย่านต่ำกว่าแรงดันแตรชโฮลด์ (subthreshold region) เพื่อให้วงจรสามารถไบอัสด้วยกระแสในระดับต่ำได้ซึ่งจะทำให้การใช้กำลังงานของวงจรลดลงตามไปด้วย คุณสมบัติเอ็กซ์โพเนนเชียลทรานส์คอนดักแตนซ์ที่ได้จากการไบอัสมอสทรานซิสเตอร์ในย่านต่ำกว่าแรงดันแตรชโฮลด์จะนำมาใช้กับหลักการกรองความถี่แบบล็อกโคแมน เมื่อวงจรกรองความถี่ใช้คุณสมบัติทรานส์คอนดักแตนซ์ที่มีอยู่ในตัวของอุปกรณ์เองดังนั้นการลดการใช้แหล่งจ่ายแรงดันของวงจรลงมาจึงเป็นเรื่องง่าย วงจรกรองความถี่สามารถนำมาประยุกต์ใช้งานในการประมวลผลสัญญาณเสียงพูด (speech signal processing) ได้โดยวิทยานิพนธ์นี้ได้ทดลองนำมาต่อแบบคาตเคด (cascade) เพื่อจำลองกระบวนการได้ยินตามปกติที่สูญเสียไป อุปกรณ์ที่นำมาจำลองโครงสร้างภายในหูคนเราเรียกว่า “Silicon Cochlea” โดยวงจรกรองความถี่ที่จะนำมาใช้เป็น โมเดลจะต้องสามารถทำงานที่แหล่งจ่ายแรงดันจำกัดได้ดี ใช้กำลังงานต่ำ จูนค่าความถี่ตัด (cut-off frequency) และค่าตัวประกอบคุณภาพ (quality factor) ได้ ส่วนประสิทธิภาพของวงจรสามารถยืนยันผลการจำลองด้วยโปรแกรม PSpice และจากการจำลองการทำงานของวงจรได้แสดงการจูนความถี่ตัดและค่าตัวประกอบคุณภาพในเชิงอิเล็กทรอนิกส์ และความเป็นเชิงเส้นของวงจร

6.2 ข้อเสนอแนะ

วงจรกรองวงจรกรองความถี่ต่ำผ่านใช้แหล่งจ่ายแรงดันและกำลังงานต่ำที่จับได้ในเชิงอิเล็กทรอนิกส์นี้เป็นการนำเสนอเพื่อให้เป็นอีกทางเลือกหนึ่งที่สามารถนำมาเป็นเครื่องมือในการประยุกต์ใช้ในงานด้านวิศวกรรมไฟฟ้า ซึ่งมีคุณสมบัติดังที่ได้กล่าวในบทสรุป วงจรกรองความถี่นี้จะสามารถพัฒนาให้มีประสิทธิภาพการทำงานให้ดีขึ้นหรือเหมาะกับการประยุกต์ใช้งานในด้านต่างๆ ได้โดย

1. สามารถทำงานได้ที่ความถี่สูง โดยเปลี่ยนจากการใช้มอสทรานซิสเตอร์มาใช้ไบโพลาร์ทรานซิสเตอร์ (BJT) เพราะการใช้มอสทรานซิสเตอร์จะถูกจำกัดเกี่ยวกับการไบอัส
2. ลดการสูญเสียกำลังงาน โดยเปลี่ยนจากเทคโนโลยีของ CMOS มาใช้เทคโนโลยีของ BiCMOS ซึ่งจะส่งผลให้สามารถลดการใช้พื้นที่ลงได้เมื่อนำมาสร้างเป็นวงจรรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ค่าความจุแฝงที่สำคัญที่มีผลทำให้ลดค่าความถี่ตัดของวงจรรองความถี่ลดลงคือค่าความจุระหว่าง Well และ Bulk



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

- [1] E. A. Vittoz, "Micropower Techniques," in VLSI Circuits for telecommunications, Y. P. Tsividis and P. Antognetti, Eds. Englewood Cliffs, NJ: Prentice-Hall, 1985.
- [2] P. E. Allen and D. R. Holberg, CMOS Analog Circuit Design, New York, NY: Holt, Rinehart and Winston, 1987.
- [3] K. R. Laker and W. M. C. Sansen, Design of Analog Integrated Circuits and Systems, McGraw-Hill, 1994.
- [4] R. W. Adams, "Filtering in the Log domain," in Proc 63rd AES Conf., New York, NY, May 1979.
- [5] D. R. Frey, "Log-domain filtering : An approach to current-mode filtering," Proc. IEE, Part G., vol. 140, no. 6, pp. 406-416, December 1993.
- [6] E. Seevinck, "Comanding Current-Mode Integrator :A New Circuit Principle for Continuous-Time Monolithic Filters," Electron. Lett., vol. 26, no. 24, pp. 2046-2047, November 1990.
- [7] D. Perry and G. Roberts, "Log-domain filters based on LC ladder systhesis," in Proc. IEEE Int. Symp. on Circuits Syst., pp. 311-314, May 1995.
- [8] M. Punzenberger and C. C. Enz, "A Compact Low-Power BiCMOS Log-Domain Filter," IEEE J. Solid-State Circuits., vol. 33, no. 7, pp. 1123-1129, July 1998.
- [9] J. Mahattanakul and C. Toumasou, "Modular Log-Domain Filters Based upon Linear Gm-C Filter Synthesis," IEEE Trans. Circuits and Systems I., vol. 46, no. 12, pp. 1421-1430, December 1999.
- [10] E. Vittoz and J. Fellrath, "CMOS analog circuits based on weak inversion operation," IEEE J. Solid-State Circuits., vol. SC-12, pp. 224-231, June 1977.
- [11] R. F. Lyon and C. Mead, "An Analog Electronic Cochlea," IEEE Trans. Acoustics, Speech, and Signal Processing., vol. 36, no. 7, pp. 1119-1133, July 1988.
- [12] E. Seevinck and R. J. Wiegierink, "Gernalized translinear circuit principle," IEEE J. Solid-State Circuits., vol. 26, no. 8, pp. 1198-1102, August 1991.
- [13] L. Watts, D. A. Kerns, R. F. Lyon and C. A. Mead, "Improved Implementation of the Silicon Cochlea," IEEE J. Solid-State Circuits., vol. 27, no. 5, pp. 692-700, May 1992.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [14] D. Johns and K. Martin, Analog Integrated Circuit Design, John Wiley & Sone, 1997.
- [15] P. C. Loizou, "Introduction to Cochlear Implants," IEEE Eng. Medicine and Biology., pp. 32-42, January/Fabruary 1999.
- [16] M. Ismail and T. Fiez, Analog VLSI Signal and Information Processing, McGraw-Hill, 1994.
- [17] Y. Tsvividis, Operation and Modeling of The MOS Transistor, McGraw-Hill, 1999.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก.

ค่าพารามิเตอร์ของซีมอสขนาด 1.2 ไมครอน ของ MOSIS ที่ใช้ในการจำลองการทำงานของวงจรด้วยโปรแกรม Pspice

N87R SPICE LEVEL 3 PARAMETERS

```
.MODEL CMOSN NMOS (LEVEL=3 PHI=0.700000 TOX=3.1600E-08 XJ=0.200000U
+TPG=1 VTO=0.6488 DELTA=1.3120E+00 LD=1.1000E-09 KP=7.4931E-05 UO=685.7
+THETA=1.0510E-01 RSH=1.4430E+01 GAMMA=0.6375 NSUB=1.4620E+16
+NFS=7.1250E+11 VMAX=1.9690E+05 ETA=8.7220E-02 KAPPA=1.7070E-01
+CGDO=5.0000E-11 CGSO=5.0000E-11 CGBO=3.3679E-10 CJ=2.8467E-04
+MJ=5.1265E-01 CJSW=1.2852E-10 MJSW=1.0000E-01 PB=9.6031E-01)
```

*Weff=Wdrawn-Delta_W

*The suggested Delta_W is 8.8200E-07

```
.MODEL CMOSN PMOS (LEVEL=3 PHI=0.700000 TOX=3.1600E-08 XJ=0.200000U
+TPG=-1 VTO=-0.7917 DELTA=2.6770E+00 LD=9.1170E-10 KP=1.9473E-05 UO=178.2
+THETA=1.0930E-01 RSH=1.2190E+00 GAMMA=0.3303 NSUB=3.9240E+15
+NFS=6.4990E+11 VMAX=1.8190E+05 ETA=1.3250E-01 KAPPA=9.0000E+00
+CGDO=5.0000E-11 CGSO=5.0000E-11 CGBO=3.2839E-10 CJ=2.8734E-04
+MJ=4.3663E-01 CJSW=1.6570E-10 MJSW=1.0000E-01 PB=7.6293E-01)
```

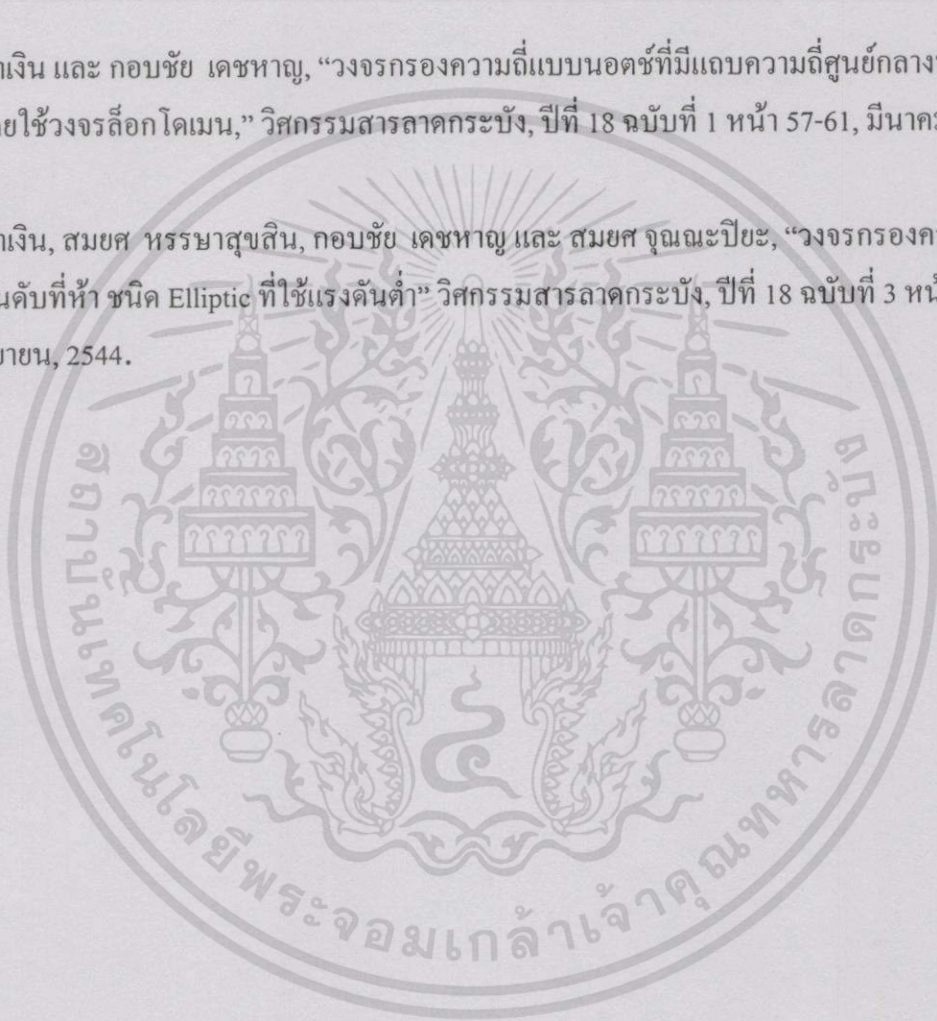
*Weff=Wdrawn-Delta_W

*The suggested Delta_W is 8.4240E-07

ภาคผนวก ข.

ผลงานที่ได้รับการตีพิมพ์ระหว่างศึกษา

- [1] มนตรี คำเงิน และ กอบชัย เดชหาญ, “วงจรรองความถี่ต่ำผ่านใช้แหล่งจ่ายแรงดันและกำลังงานต่ำที่จูนได้โดยวิธีทางอิเล็กทรอนิกส์,” วิศวกรรมสารลาดกระบัง, ปีที่ 18 ฉบับที่ 1 หน้า 52-56, มีนาคม, 2544.
- [2] มนตรี คำเงิน และ กอบชัย เดชหาญ, “วงจรรองความถี่แบบนอกรีตที่มีแถบความถี่ศูนย์กลางหยุดที่ 60 Hz โดยใช้วงจรบล็อกโดเมน,” วิศวกรรมสารลาดกระบัง, ปีที่ 18 ฉบับที่ 1 หน้า 57-61, มีนาคม, 2544.
- [3] มนตรี คำเงิน, สมยศ หารษาสุขสิน, กอบชัย เดชหาญ และ สมยศ จุณณะปิยะ, “วงจรรองความถี่ต่ำผ่านอันดับที่ห้า ชนิด Elliptic ที่ใช้แรงดันต่ำ” วิศวกรรมสารลาดกระบัง, ปีที่ 18 ฉบับที่ 3 หน้า 123-128, กันยายน, 2544.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ISSN 0125-1724

วิศวกรรม

ลาดกระบัง

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

LADKRABANG ENGINEERING JOURNAL

ปีที่ 18 ฉบับที่ 1

มีนาคม 2544

1.	การเพิ่มประสิทธิภาพการประมวลผลสัญญาณ TMS320C5x DSP Sumet Kit สุวัฒน์ ปะทะกันพันธ์ มณฑล สิริวิกรมไพโรตฤกษ์ สุวัฒน์ อิ่มมั่น	1
2.	การพัฒนาแบบจำลองทางทฤษฎีของสัญญาณพัลส์-ที่ส่งผ่านระบบการเชื่อมเส้นใล่ใยแก้ว สรวิมล มีสวาทง จงกมล งามวิริยะ สุวี ภู่งงวิเศษเนจ	7
3.	ระบบการพิมพ์อิเล็กทรอนิกส์ทางโทรคมนาคมชนิดนำเสนองาน M.C. ตบคุณ นิลวิทย์ นพสวาทง เต็ก นกอยู่ กอบชัย เสงี่ยมู	13
4.	การจำลองแบบเชิงทฤษฎีของไฟที่ต่อเชื่อมต่อเชื่อมกับโมดูลไดนามิกของสัญญาณ เสวนาดี ขยอนทน สรวนคุณ วิชานสรวนสุข สุศักดิ์ เนียมเนจฤกษ์ โยธิตี ตบคุณา วังทอง วิดีอุจเรียว	19
5.	เครื่องสร้างสัญญาณพัลส์แบบทฤษฎีของสัญญาณพัลส์ในระบบ 3 เฟส วรณิดา ชนดี วิวัฒน์ สิริวิกรมไพโรตฤกษ์ จวิธา เก่งจันท์กวีเนจ วิภา นสพวิภาณี	24
6.	วงจรลดความถี่ความถี่ของสัญญาณพัลส์ในระบบแบบบรอดแบนด์ ประจวบ ปวงนกร วิวัฒน์ สิริวิกรมไพโรตฤกษ์	30
7.	วงจรกรองความถี่ต่ำในวงจรที่มีสายอินพุตและอินพุต วิจิตร เทพรกิจ วิวัฒน์ กวีเนจ นพชัย สุวิทย์ เวชชวิกรมไพโรตฤกษ์ สันตวรณนกร เนืองปัดณ์	35
8.	อุปกรณ์แปลงสัญญาณเชิงกลศาสตร์ของสัญญาณให้เป็นสัญญาณเชิงดิจิตอล เอกชัย งามนพณ์ อภวิชัย เสงี่ยมู	41
9.	วงจรพัลส์ดิจิทัลแบบไม่ต่อเนื่องที่มีสัญญาณนำเสนองานโดยไม่มีสัญญาณนำเสนองานในเทคนิค MCMOS ศิริวิวัฒน์ อภิไศยกุล กอบชัย มณฑล ภูษิต กนทชิตนิมิต	47
10.	วงจรลดความถี่สัญญาณพัลส์ในระบบแบบบรอดแบนด์ นสพวิภาณี วิวัฒน์ สิริวิกรมไพโรตฤกษ์ นสพวิภาณี	52
11.	วงจรลดความถี่สัญญาณพัลส์ในระบบแบบบรอดแบนด์ นสพวิภาณี วิวัฒน์ สิริวิกรมไพโรตฤกษ์ นสพวิภาณี	57
12.	การวิเคราะห์และแบบจำลองทางทฤษฎีของสัญญาณพัลส์ในระบบแบบบรอดแบนด์ วรณิดา ชนดี สรวนคุณ วิชานสรวนสุข สุศักดิ์ เนียมเนจฤกษ์ โยธิตี ตบคุณา วังทอง วิดีอุจเรียว	62
13.	โมดูลระบบสัญญาณพัลส์ในระบบแบบบรอดแบนด์ นสพวิภาณี วิวัฒน์ สิริวิกรมไพโรตฤกษ์ นสพวิภาณี	68
14.	การวิเคราะห์และแบบจำลองทางทฤษฎีของสัญญาณพัลส์ในระบบแบบบรอดแบนด์ นสพวิภาณี วิวัฒน์ สิริวิกรมไพโรตฤกษ์ นสพวิภาณี	74
15.	การวิเคราะห์และแบบจำลองทางทฤษฎีของสัญญาณพัลส์ในระบบแบบบรอดแบนด์ นสพวิภาณี วิวัฒน์ สิริวิกรมไพโรตฤกษ์ นสพวิภาณี	80
16.	การวิเคราะห์และแบบจำลองทางทฤษฎีของสัญญาณพัลส์ในระบบแบบบรอดแบนด์ นสพวิภาณี วิวัฒน์ สิริวิกรมไพโรตฤกษ์ นสพวิภาณี	86
17.	การวิเคราะห์และแบบจำลองทางทฤษฎีของสัญญาณพัลส์ในระบบแบบบรอดแบนด์ นสพวิภาณี วิวัฒน์ สิริวิกรมไพโรตฤกษ์ นสพวิภาณี	92
18.	การวิเคราะห์และแบบจำลองทางทฤษฎีของสัญญาณพัลส์ในระบบแบบบรอดแบนด์ นสพวิภาณี วิวัฒน์ สิริวิกรมไพโรตฤกษ์ นสพวิภาณี	98
19.	การวิเคราะห์และแบบจำลองทางทฤษฎีของสัญญาณพัลส์ในระบบแบบบรอดแบนด์ นสพวิภาณี วิวัฒน์ สิริวิกรมไพโรตฤกษ์ นสพวิภาณี	104
20.	การวิเคราะห์และแบบจำลองทางทฤษฎีของสัญญาณพัลส์ในระบบแบบบรอดแบนด์ นสพวิภาณี วิวัฒน์ สิริวิกรมไพโรตฤกษ์ นสพวิภาณี	110
21.	การวิเคราะห์และแบบจำลองทางทฤษฎีของสัญญาณพัลส์ในระบบแบบบรอดแบนด์ นสพวิภาณี วิวัฒน์ สิริวิกรมไพโรตฤกษ์ นสพวิภาณี	116
22.	การวิเคราะห์และแบบจำลองทางทฤษฎีของสัญญาณพัลส์ในระบบแบบบรอดแบนด์ นสพวิภาณี วิวัฒน์ สิริวิกรมไพโรตฤกษ์ นสพวิภาณี	122
23.	การวิเคราะห์และแบบจำลองทางทฤษฎีของสัญญาณพัลส์ในระบบแบบบรอดแบนด์ นสพวิภาณี วิวัฒน์ สิริวิกรมไพโรตฤกษ์ นสพวิภาณี	128
24.	การวิเคราะห์และแบบจำลองทางทฤษฎีของสัญญาณพัลส์ในระบบแบบบรอดแบนด์ นสพวิภาณี วิวัฒน์ สิริวิกรมไพโรตฤกษ์ นสพวิภาณี	134

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรองความถี่ต่ำผ่านใช้แหล่งจ่ายแรงดันและกำลังงานต่ำ ที่ tunes ได้โดยวิธีทางอิเล็กทรอนิกส์

Electronically Tunable Low-Voltage, Low-Power Low-pass Filter Circuit

มนครี คำเงิน กอบชัย เศษหาญ

คณะวิศวกรรมศาสตร์และสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

บทคัดย่อ

บทความนี้นำเสนอวงจรรองความถี่อันดับที่สองชนิดที่มีความต่อเนื่องทางเวลาที่สามารถทำงานได้ด้วยแหล่งจ่ายแรงดันและใช้กำลังงานต่ำ โดยใช้วิธีการกำหนดให้มอสทรานซิสเตอร์ทำงานในย่านต่ำกว่าแรงดันแธรชโธล ซึ่งวงจรรองใช้หลักการกรองแบบท็อกโคมมินเพื่อประมวลผลสัญญาณในย่านความถี่เสียงพูด วงจรสามารถปรับความถี่คัตและค่าประกอบคุณภาพด้วยกระแสไบอัสวงจรถือเป็นอิสระจากกันโดยทำให้อัตราการขยายกระแสคงที่ด้วยการใช้ค่าความยาวของมอสทรานซิสเตอร์ที่เหมาะสม การจำลองการทำงานใช้ทราณีเตอร์ซิมูเลชัน 1 ไมครอน Level 3 ของ MOSIS และแสดงผลการทำงานของวงจรถ้าด้วยโปรแกรม PSpice

Abstract

This paper proposes a low-voltage, low-power second-order continuous-time filter using technique employing MOS transistor operating in subthreshold region based on log-domain filtering principle for speech signal processing. The circuit can be independent tuned the cut-off frequency and quality factor by using the biasing current and have a good stability of current gain with appropriately selection the channel length. The results of circuit are confirmed by PSpice simulation based on 1 micron CMOS parameters level 3 of MOSIS.

1. บทนำ

วงจรรองความถี่แบบขนานออกได้มีการพัฒนามาอย่างต่อเนื่องจวบจนถึงปัจจุบันสามารถสร้างวงจรรองความถี่ในแบบวงจรรวมได้ สำหรับงานด้านการประมวลผลสัญญาณได้มีการนำวงจรรองความถี่ต่ำผ่านมาใช้ในการประมวลผลสัญญาณในเครื่องช่วยการได้ยินที่ใช้กับผู้ที่หูหนวก อุปกรณ์ที่สร้างจากซิลิกอนจะทำหน้าที่จำลอง

กระบวนการได้ยินตามปกติจึงมักเรียกว่า "silicon cochlea" วงจรรองที่ทำงานได้ที่แหล่งจ่ายจำกัด ใช้กำลังงานน้อย และมีขนาดเล็กคือวงจรรองที่ดัดแปลง วงจรรองที่นำมาใช้คือวงจรรองแบบ G_m-C [1-3] วงจรรองชนิดนี้เป็นวงจรถือใช้ค่าทรานคอนดักเตอร์ (G_m) ที่เป็นเชิงเส้นที่สร้างจากอุปกรณ์สารกึ่งตัวนำ วงจรทรานคอนดักเตอร์โดยมากมีพื้นฐานมาจากวงจรรขยายความแตกต่าง ซึ่งการออกแบบ

วงจรมักพบปัญหาเช่นซอสติเจนเนอเรชัน (source degeneration) การไม่สมทงกันของมอสทรานซิสเตอร์ (mismatch) ดังนั้นในการพัฒนางจรกรองชนิดนี้ให้ทำงานที่แน่นอนที่แหล่งจ่ายจำกัดจึงเป็นปัญหา การออกแบบวงจกรองที่ใช้กับ silicon cochlea มีสิ่งที่จะต้องพิจารณา คือต้องให้วงจรทำงานที่แหล่งจ่ายจำกัดได้ ใช้กำลังงานน้อย ทำงานในย่านเสียงพูดซึ่งประมาณ 20Hz-20kHz ได้ดี สามารถทนความถี่ได้และมีขนาดเล็ก

วงจกรองความถี่ที่ได้รับความสนใจเป็นอย่างมากเมื่อต้องการให้วงจรทำงานที่แหล่งจ่ายแรงดันต่ำคือวงจกรองแบบล็อกโดเมน (log-domain filter) ซึ่งวงจรจะใช้ประโยชน์จากคุณสมบัติของแรงดันและกระแสที่เป็นลือกกาลิเทียมจากอุปกรณ์เช่นไดโอด [7] ไบโพลาร์ทรานซิสเตอร์ [9] และมอสเฟตที่ทำงานในย่านต่ำกว่าแรงดันแทรชโฮล (subthreshold region) [10] เมื่อวงจกรองใช้คุณสมบัติที่มีอยู่ในตัวของอุปกรณ์เองอยู่แล้วจึงเป็นเรื่องง่ายที่จะลดแหล่งจ่ายลงมา

บทความนี้จะเสนอวงจกรองความถี่แบบล็อกโดเมน โดยใช้เทคโนโลยีซิลิมอส กำหนดให้มอสทรานซิสเตอร์ทำงานในย่านต่ำกว่าแรงดันแทรชโฮลซึ่งมีคุณสมบัติแรงดันระหว่างเกตและซอสเป็นลือกกาลิเทียม เทคโนโลยีซิลิมอสนั้นเป็นเทคโนโลยีที่ประหยัดพลังงานอยู่แล้วรวมถึงการไบอัสมอสทรานซิสเตอร์ให้ทำงานแบบนี้จึงทำให้วงจรใช้กำลังงานต่ำมากและเทคโนโลยีซิลิมอสยังใช้เมื่อที่ถารสร้างวงจรมีน้อยอีกด้วย

2.การทำงานของมอสทรานซิสเตอร์ในย่านต่ำกว่าแรงดันแทรชโฮล

การทำงานของมอสทรานซิสเตอร์ในย่านต่ำกว่าแรงดันแทรชโฮล คือการไบอัสแรงดันระหว่างเกตและซอสต่ำกว่าระดับแรงดันแทรชโฮล (V_T) จากการทำงานของมอสทรานซิสเตอร์ในย่านรากที่สอง (square-law) ถ้าลดระดับ V_{GS} ลงมาจนเข้าใกล้ V_T จะทำให้กราฟคุณสมบัติ $I_D - V_{GS}$ ของมอสทรานซิสเตอร์เปลี่ยนจากย่านรากที่สองเข้าสู่ย่านเอ็กโพเนนเชียล (exponential-law) และจะลด

ระดับลงมาจนถึงศูนย์ ในย่านที่ระดับ V_{GS} สูงกว่า V_T เรียกว่า "strong inversion" และย่านที่ระดับ V_{GS} ต่ำกว่า V_T เรียกว่า "weak inversion" หรือเรียกว่า "subthreshold region (ย่านต่ำกว่าแรงดันแทรชโฮล)" สมมติว่าไบอัสมอสทรานซิสเตอร์ให้ทำงานในย่านต่ำกว่าแรงดันแทรชโฮล โดยให้ทำงานในสภาวะอิ่มตัว ($V_{GS} \geq 3U_i$) โดยต่อขาซอสและซอสเตท (substrate) เข้าด้วยกันสามารถเขียนสมการซึ่งกำหนดใน [4-6]

$$I_D = \frac{W}{L} I_{DO} \exp\left(\frac{V_{GS}}{nU_i}\right) \tag{1}$$

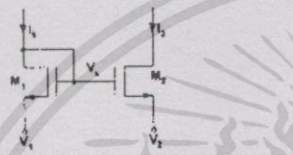
โดยที่ I_{DO} คือกระแสรั่วไหล (leakage current) เมื่อ $V_{GS} = V_{BS} = 0$ ซึ่ง $I_{DO} \propto \frac{W}{L}$ n คือความชันของกราฟคุณสมบัติในย่านแรงดันต่ำกว่าแรงดันแทรชโฮล U_i มีค่าเท่ากับ $\frac{kT}{q}$ k คือค่าคงที่ของ Boltzmann = $1.381 \times 10^{-23} \text{ J}^\circ\text{K}$ T คืออุณหภูมิห้อง = 300 K หรือ 27 °C q คือประจุไฟฟ้า = $1.602 \times 10^{-19} \text{ C}$ W, L คือขนาดความกว้างและความยาวสำหรับมอสทรานซิสเตอร์ สมการ (1) นี้จะเป็นจริงเมื่อ V_{GS} อยู่ในช่วง

$$\frac{1}{2}\phi_{FB} \leq V_{GS} \leq \phi_{FB} \tag{2}$$

โดยที่ ϕ_{FB} คือแรงดัน flat-band ของอุปกรณ์ ดังนั้นการไบอัสมอสทรานซิสเตอร์ให้ทำงานในย่านต่ำกว่าแรงดันแทรชโฮลจะใช้กระแสเดรนมาควบคุมแรงดันระหว่างเกตและซอสให้อยู่ในช่วงที่กำหนดโดยสมการ (2) ซึ่งจะมีคุณสมบัติกระแสและแรงดันเป็นลือกกาลิเทียม

3.การกรองแบบล็อกโดเมน (Log-Domain Filter)

จากวงจรของ Frey [9] ซึ่งใช้ไบโพลาร์ทรานซิสเตอร์ที่มีพื้นฐานจากวงจรกรองแบบล็อกโดเมนที่ใช้ไดโอดของ Adams [7] และวงจรของ Seevinck [8] สามารถแสดงหลักการเบื้องต้นได้ดังนี้ รูปที่ 1 คือบล็อกเอ็กโพเนนเชียลเบื้องต้นที่สร้างจากมอสทรานซิสเตอร์



รูปที่ 1 แสดงบล็อกเอ็กโพเนนเชียลเบื้องต้น

จากรูปที่ 1 สามารถเขียนสมการแรงดันระหว่างเกตและซอร์สของ M_1 และ M_2 ได้ว่า

$$V_x - V_1 = V_x - V_2$$

กำหนดให้มอสทรานซิสเตอร์ทำงานในย่านต่ำกว่าแรงดันแทรชโฮล โดยใช้สมการที่ (1) เขียนสมการความสัมพันธ์ระหว่างกระแสและแรงดันของวงจรรูปที่ 1 ได้

$$I_2 = I_1 e^{\frac{K_1 - V_2}{nU_T}} \quad (3)$$

ถ้าให้ V_1 ต่อลงกราวด์ ($V_1=0$) จะได้สมการ (4)และถ้าสมมติ V_2 ต่อลงกราวด์ ($V_2=0$) จะได้สมการ (5)

$$I_1 = I_2 e^{\frac{-V_2}{nU_T}} \quad (4)$$

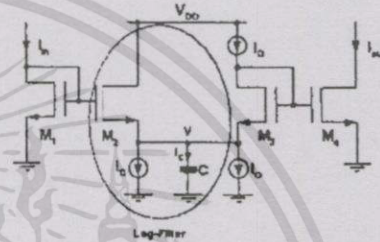
$$I_2 = I_1 e^{\frac{V_1}{nU_T}} \quad (5)$$

โดยใช้สมการเชิงเส้นดิฟเฟอเรนเชียลอันดับที่หนึ่งสมการ (6) วงจรพื้นฐานจากรูปที่ 1 และหลักการใน [9] สามารถสร้างวงจรกรองแสดงได้ดังรูปที่ 2

$$\tau \dot{x} = -x + u \quad (6)$$

จากสมการ (6) ถ้า $x =$ เอาท์พุท $u =$ อินพุท $\dot{x} = \frac{dx}{dt}$ และ $\tau =$ เวลาคงที่ จากรูปที่ 2 สามารถเขียนสมการกระแสเอาท์พุทได้โดยใช้รูปแบบจากสมการ (5) ได้

$$I_{out} = I_o e^{\frac{v}{nU_T}} \quad (7)$$



รูปที่ 2 แสดงวงจรกรองความถี่ต่ำผ่านแบบล็อกโดเมน

เมื่อแทน $x = I_{out}$ และ $u = I_{in}$ ลงในสมการ (6) จะได้สมการ (8)

$$\tau \frac{d}{dt} (I_o e^{\frac{v}{nU_T}}) = -I_o e^{\frac{v}{nU_T}} + I_{in} \quad (8)$$

จากรูปที่ 2 สามารถจัดสมการ (8) ใหม่และเขียนได้

$$C \frac{d}{dt} (v) = -I_o + I_{in} e^{\frac{-v}{nU_T}} \quad (9)$$

เมื่อ v คือแรงดันที่คกคร่อมคาปาซิเตอร์และ $C = \frac{nI_o}{nU_T}$

ดังนั้นวงจรในรูปที่ 2 เป็นวงจรกรองแบบความถี่ต่ำผ่านอันดับที่หนึ่งที่ใช้แรงดันระหว่างเกตและซอร์สของอุปกรณ์ที่มีคุณสมบัติเป็นบล็อกเอ็กโพเนนเชียล ในบริเวณเส้นปะคือการกรองความถี่แบบล็อก (log-filter)

4.วงจรกรองความถี่ต่ำผ่านที่ใช้แหล่งจ่ายแรงดันและกำลังงานต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบวงจรจะหลีกเลี่ยงการต่ออุปกรณ์แบบ
 คาดโคตเพื่อให้ไอซ์แหล่งจ่ายน้อยที่สุดและลดค่าความจุไฟ
 ฟ้าแฝงที่เกิดจากโหนดภายใน จากวงจรและการสังเคราะห์
 ใน [9] วงจรกรองแบบลึกลงโคตแบบอันดับที่สองโดยใช้
 โมสทรานซิสเตอร์แสดงได้ดังรูปที่ 3 จากวงจรสามารถ
 เขียนสมการที่โหนด V_{C1} และ V_{C2} ได้ดังนี้

$$I_{C1} = I_{in} e^{-\frac{V_{C1}}{nU_1}} - I_{Oe} e^{-\frac{(V_{C2}-V_{C1})}{nU_1}} \quad (10)$$

$$I_{C2} = -I_{Oe} + I_{Oe} e^{-\frac{(V_{C1}-V_{C2})}{nU_1}} \quad (11)$$

โดยที่

$$I_{out} = I_{Oe} e^{-\frac{V_{C2}}{nU_1}}$$

I_{C1} และ I_{C2} คือกระแสที่ไหลผ่านตัวเก็บประจุ C_1 และ C_2
 V_{C1} และ V_{C2} คือแรงดันที่ตกคร่อมตัวเก็บประจุ C_1 และ C_2
 ตามลำดับ ค่าทรานเฟอร์ฟังก์ชันของวงจรกรองความถี่ต่ำ
 ผ่านอันดับที่สองแสดงได้ดังสมการที่ (12) โดยกำหนดให้
 $C_1 = C_2 = C$ และ $m = m/I_0$

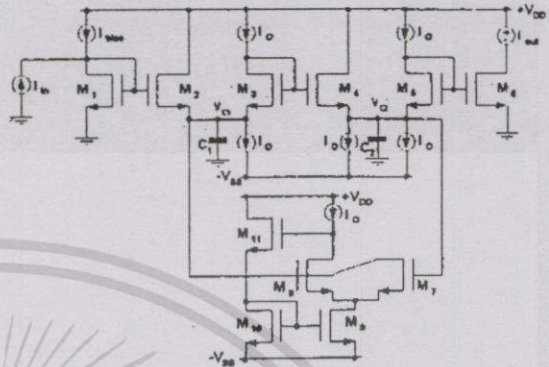
$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{I_0^2}{m^2 C^2} \frac{1}{s^2 + \frac{I_0}{m\sqrt{C}}s + \frac{I_0^2}{m^2 C^2}} \quad (12)$$

ดังนั้น

$$\omega_o = \frac{I_0}{mC} \quad (13)$$

$$Q = \frac{I_0}{I_0} \quad (14)$$

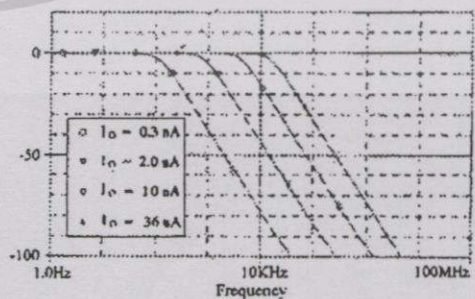
จากสมการที่ (12) จะเห็นว่าวงจรกรองนี้เป็นวงจรกรอง
 Biquad แบบความถี่ต่ำผ่าน สามารถจับความถี่ตัด (cut-off
 frequency) ด้วยกระแส I_0 และค่าประกอบคุณภาพ
 (quality factor) ขึ้นได้ด้วยกระแส I_0 M_1 - M_{11} ประกอบ
 เป็นวงจรที่หาหน้าที่เป็นตัวแปรสถานะ (state variable) ให้
 กับ C_1



รูปที่ 3 แสดงวงจรกรองแบบความถี่ต่ำผ่านอันดับที่สองใช้
 กำลังงานและแรงดันต่ำ

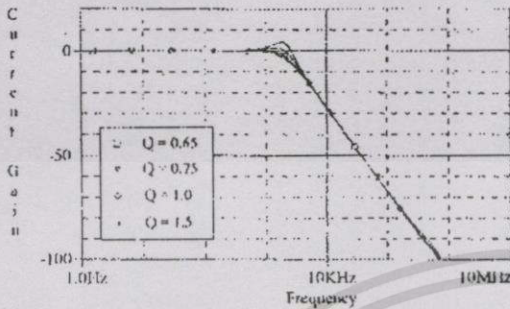
4.ผลการทดสอบ

จากวงจรในรูปที่ 3 กำหนดให้ค่าของคาปาซิเตอร์
 $C_1 = C_2 = 6.12\text{pF}$ ความถี่ในย่าน $100\text{Hz} - 16\text{kHz}$ ใช้กระแส
 I_0 ในช่วง $0.3\text{nA} - 36\text{nA}$ ปรับจนซึ่งจะควบคุมให้ V_{GS} อยู่
 ในช่วง $0.28\text{V} - 0.59\text{V}$ ตามสมการที่ (3) จึงกำหนดค่าอัตรา
 ส่วน $W/L = 4\mu/4\mu$ การจำลองการทำงานใช้พารามิเตอร์ 1
 ไมคอนซิมอส Level 3 ของ MOSIS วงจรใช้แหล่งจ่ายค่า
 สุด ± 0.6 โวลต์ รูปที่ 4 แสดงผลการตอบสนองของความถี่
 และได้ทดลองจับความถี่ตัด (cut-off frequency) โดย
 เปลี่ยนกระแส I_0 เป็นค่าต่างๆโดยให้ Q คงที่ไว้ที่ 0.707
 และการจับค่าประกอบคุณภาพ (Q-factor) โดยเปลี่ยนค่า
 กระแส I_0 ได้แสดงไว้ในรูปที่ 5

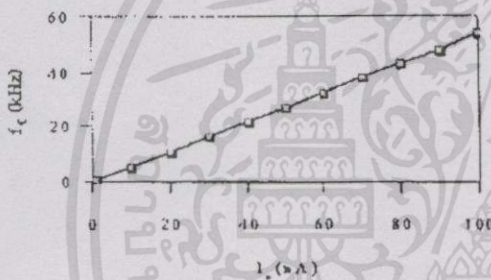


รูปที่ 4 แสดงการตอบสนองของความถี่ของวงจรกรองเมื่อ
 กระแส I_0 เป็นค่าต่าง ๆ โดย $Q = 0.707$ คงที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5 แสดงการตอบสนองของค่าเมื่อปรับค่าประคอบ
คุณภาพด้วยกระแส I_0 โดย I_0 คงที่ที่ 5 nA



รูปที่ 6 แสดงความถี่ตัด (f_c) ที่เปลี่ยนไปเมื่อจูนกระแส I_0

ความสัมพันธ์ระหว่างกระแส I_0 และความถี่ตัด โดย
วัดที่ $-3dB$ จากการทดสอบพบว่ากระแส I_0 มีความ
สัมพันธ์ที่เป็นเชิงเส้นกับความถี่ตัดซึ่งแสดงได้ดังรูปที่ 6 ที่
ความถี่ 16kHz วงจรใช้กำลังงานรวมทั้งหมด 380 nW
โดยกระแส I_0 มากกว่า 100 nA มอสมารถขนานซิสเตอร์จะเข้าสู่
ย่าน strong inversion

6.สรุป

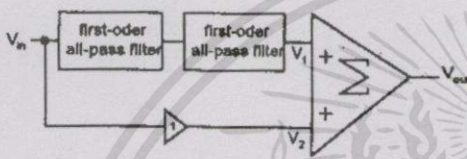
จากการจำลองการทำงานของวงจรของค่าที่ต่ำ
ผ่านอันดับที่สอง ช่วงความถี่ 100Hz-16kHz วงจรสามารถ
ทำงานได้ดีที่แหล่งจ่ายแรงดัน ± 0.6 โวลต์ ใช้กำลังงานต่ำ
สามารถจูนความถี่ตัดที่มีความสัมพันธ์เป็นเชิงเส้น
กับกระแส I_0 โดยที่มีผลกระทบกับอัตราขยายกระแส
น้อยมาก แต่เมื่อจูนกระแส I_0 เพิ่มขึ้นเกินกว่า 40 nA
ต้องเพิ่มแหล่งจ่ายเล็กน้อยเพื่อรักษาอัตราขยายกระแส

7.เอกสารอ้างอิง

- [1] R. F. Lyon and C. Mead, "An Analog Electronic Cochlea," IEEE Trans. Acoust., Speech, and Signal Proc, vol. 36, no. 7, pp. 1119-1134, July 1988.
- [2] L. Watts, D. A. Kerns, R. F. Lyon and C. A. Mead, "Improved Implementation of the Silicon Cochlea," IEEE J. Solid-State Circuits, vol. 27, no. 5, pp. 692-700, May 1992.
- [3] P. M. Furlb and A. G. Andreou, "Linearised differential transconductors in subthreshold CMOS," Electron. Lett., vol. 31, no. 7, pp. 545-547, March 1995.
- [4] E. A. Vittoz, "Micropower Techniques," in VLSI Circuits for telecommunications, Y. P. Tsividis and P. Antognetti, Eds. Englewood Cliffs, NJ: Prentice-Hall, 1985.
- [5] P. E. Allen and D. R. Holberg, CMOS Analog Circuit Design, New York, NY: Holt, Rinehart and Whiston, 1987.
- [6] K. R. Laker and W. M. C. Sansen, Design of Analog Integrated Circuits and Systems, McGraw-Hill, 1994.
- [7] R. W. Adams, "Filtering in the Log domain," in Proc 63rd AES Conf., New York, NY, May 1979.
- [8] E. Seevinck, "Companding Current-Mode Integrator :A New Circuit Principle for Continuous-Time Monolithic Filters," Electron. Lett., vol. 26, no. 24, pp. 2046-2047, November 1990.
- [9] D. R. Frey, "Log-domain filtering : An approach to current-mode filtering," Proc. IEE, Part G, vol. 140, no. 6, pp. 406-416, December 1993.
- [10] C. Toumasou, J. Ngarmnil, and T. S. Lande, "Micropower log-domain filter for electronic cochlea," Electron. Lett., vol. 30, no. 22, pp. 1839-1841, September 1994.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผ่านทุกความถี่อันดับที่หนึ่งมาต่อกัน (cascade) กัน วงจรกรองผ่านทุกความถี่ในทางอุดมคติจะให้สัญญาณผ่านมายังเอาต์พุตได้โดยไม่มีการลดทอนแต่เฟสจะเลื่อนอยู่ระหว่าง 0° และ 180° สัญญาณ V_1 และสัญญาณที่ผ่านตรงมาจากอินพุต V_2 จะถูกนำมารวมกันโดยที่ขนาดของสัญญาณทั้งสองจะต้องเท่ากันเพื่อการลดทอนสูงสุด

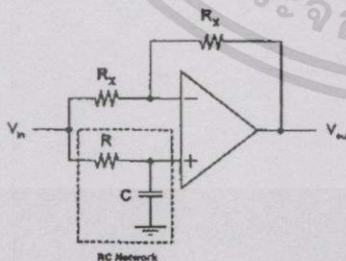


รูปที่ 1 หลักการกรองความถี่แบบนอกรีต

วงจรกรองผ่านทุกความถี่แสดงได้ดังรูปที่ 2 ซึ่งใช้ฮอปแอมป์ ตัวต้านทานและตัวเก็บประจุมากำหนดการตอบสนองความถี่และเฟส บริเวณเส้นประคือ RC เม็ดเวิร์กแบบความถี่ต่ำผ่าน ดังนั้นการทรานเฟอร์ฟังก์ชันของวงจรกรองผ่านทุกความถี่สามารถแสดงได้

$$\frac{V_{out}}{V_{in}} = \frac{-s\tau + 1}{s\tau + 1} \quad (1)$$

โดยที่ $\tau = RC$ เป็นค่าเวลาคงที่



รูปที่ 2 วงจรกรองผ่านทุกความถี่

ดังนั้นจากรูปที่ 1 เมื่อแทนขั้วของวงจรกรองผ่านทุกความถี่อันดับที่หนึ่งด้วยสมการ (1) สามารถแสดงสมการของการกรองความถี่แบบนอกรีตได้

$$\frac{V_{out}}{V_{in}} = 2 \frac{s^2\tau^2 + 1}{s^2\tau^2 + 2s\tau + 1} \quad (2)$$

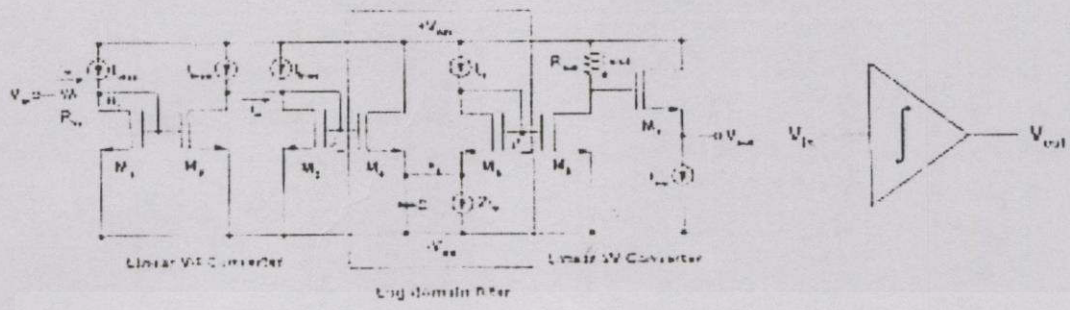
$\tau = RC$ ซึ่งเป็นค่าเวลาคงที่ที่ได้จากวงจรกรองผ่านทุกความถี่ อัตราการขยายสัญญาณเป็นสองเท่าซึ่งสามารถลดลงให้เป็นหนึ่งได้โดยกำหนดอัตราขยายของวงจรรวมสัญญาณให้มีค่าเท่ากับ 0.5 เท่า

3. วงจรกรองความถี่แบบนอกรีตโดยใช้วงจรอ็อกโตเมน

วงจรกรองความถี่แบบนอกรีตสามารถสร้างได้โดยใช้วงจรกรองแบบต่างๆมาเป็นพื้นฐานได้หลายวิธี เช่น ใช้วงจรกรองความถี่ต่ำผ่านและวงจรกรองความถี่สูงผ่าน ใช้วงจรกรองแถบผ่านหรือใช้วงจรกรองผ่านทุกความถี่เป็นต้น สำหรับบทความนี้จะใช้วงจรกรองผ่านทุกความถี่และฮอปแอมป์มาสร้างเป็นวงจรกรองแบบนอกรีตซึ่งมีข้อดีคือสามารถลดค่า Q ได้ต่ำถึง 0.5 และมีการลดทอนได้ดีกว่าวิธีอื่นที่ค่า Q ค่าได้ประมาณ 1 เท่านั้น วงจรกรองแบบนอกรีตที่กำหนดค่าเวลาคงที่ด้วยตัวเก็บประจุและตัวต้านทานสามารถพัฒนาเพื่อให้สะดวกกับการสร้างเป็นวงจรรวมได้ ดังนี้

3.1 วงจรกรองอ็อกโตเมนแบบความถี่ต่ำผ่าน

โดยใช้หลักการของการกรองความถี่แบบอ็อกโตเมนใน [3-4] สามารถสร้างวงจรกรองอ็อกโตเมนแบบความถี่ต่ำผ่านได้ดังรูปที่ 3 วงจรแบ่งออกเป็น 3 ส่วนคือ ส่วนแรกเป็นการแปลงแรงดันเป็นกระแสซึ่งทำได้โดยใช้ตัวต้านทาน R_{in} ต่อที่จุด N_1 ซึ่งเป็นจุดเสมือนกราวด์ของสัญญาณกระแส I_{in} จาก M_1 จะถูกสะท้อนมาที่ M_2 และถูกดึงออกมาที่ขาเดรน M_3 การแปลงแรงดันเป็นกระแสนี้จะเป็นการแปลงที่เป็นเชิงเส้น ส่วนที่สองคือส่วนของวงจรอ็อกโตเมนกระแส I_{in} ที่ขาเดรน M_3 จะถูกบัพัตแปลงเป็นแรงดันอินพุตที่เป็นอ็อกทาลิทึม (\hat{V}_{in}) M_4 และ M_5 ไบอัสด้วยกระแส I_0 ให้ทำงานในย่านต่ำกว่าแรงดันแตรซโอดจึงมีคุณสมบัติแรงดันและกระแสเป็นอ็อกทาลิทึม [2]



รูปที่ 3 (ก) วงจรกระตุ้นล็อกโดเมนแบบรวมที่มีจำนวน (๗) ซีพียูลักษณะ

โดยที่

- I_{in} คือกระแสอินพุตของวงจรกระตุ้นล็อกโดเมน
- เมื่อ $I_{in} \rightarrow V_{in} = -n \frac{kT}{q} \ln \frac{W}{I_{in}}$
- n คือค่าการขึ้นขงแรงดันคร่อมไดโอดต่อหน่วยประจุที่ขึ้นกับจำนวนโหนดในวงจรกระตุ้นล็อกโดเมน
- ตาม 2
- kT/q มีค่าเท่ากับ $\frac{kT}{q}$
- k คือค่าคงที่ของ Boltzmann $= 1.381 \times 10^{-23} \text{ J/K}$
- T คืออุณหภูมิที่ 300 K หรือ $27 \text{ }^\circ\text{C}$
- q คือประจุไฟฟ้า $= 1.602 \times 10^{-19} \text{ C}$
- W คือกระแสรวมของโหนดและกระแสรวมของโหนดก่อนหน้า

สมการ (3) ที่อธิบายไว้เมื่อ $I_{in} \rightarrow V_{in}$ อยู่ในช่วง

$$\frac{1}{2} \phi_{Tn} < V_{in} < \phi_{Tn} \quad (4)$$

โดยที่ ϕ_{Tn} คือแรงดัน threshold ของอุปกรณ์

การรวมเอาฟังก์ชันแรงกระตุ้นล็อกโดเมนมาเข้าสู่สมการจะได้ในสมการ (5) และส่วนที่สามเป็นส่วนหา

เกณฑ์หาค่าอินทิเกรตฟังก์ชันเป็นลีสตริงดิฟเฟอเรนเชียล (I_{out}) จะถูกแปลงไปใช้เป็นการคูณด้วย I_{in} ซึ่งเป็นเชิงเส้นด้วย M_1 , M_2 และ M_3 ล็อกโดเมนเป็นทรงคี่ด้วยตัวนำทาง R_{in} , M_4 และ M_5 จะให้ค่ารวมกับกระแสรวมของโหนดแรงดันที่ V_{in} จะต้องไม่มีกระแสเป็นศูนย์และค่าคงที่ให้แรงดันมีอัตราส่วนตรงกันกับหนึ่งที่จะปรับได้คือ R_{in} เมื่อที่ทราบค่าในบริเวณเกณฑ์การแปลงเป็นการคูณแบบล็อกโดเมนสามารถหาค่าของอินทิเกรตที่รวมรวมได้ [3],[4]

$$\frac{I_{out}}{I_{in}} = \frac{-1}{sT + 1} \quad (5)$$

$$\text{โดยที่ } T = \frac{nT_n C_{in}}{I_{in}} \quad (6)$$

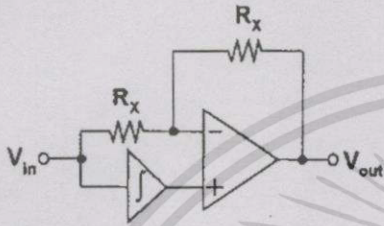
จากสมการ (5) จะเห็นว่า จะเห็นว่าจะเห็นว่าจะรวมในโหมดครอสโอเวอร์ ดังนั้นค่าที่ให้ความรวมกันของอินทิเกรตในโหมดครอสโอเวอร์ได้ค่าอินทิเกรตจึงต้องให้แรงกระตุ้นตรงกันกับกระแสโดยให้ R_{in} , M_4 และ M_5 ทำการรวมกันและทางเกณฑ์ของใช้ R_{in} และ M_4 ทำการรวมกันเป็นแรงกระตุ้นกระแสเป็นแรงดัน โหนดทั้งหมดจะขึ้นกับแรงดันที่ป้อนซึ่งเป็นเชิงเส้น

3.2 วงจรกรองผ่านทุกความถี่โดยใช้วงจรล็อกโดเมน

เมื่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

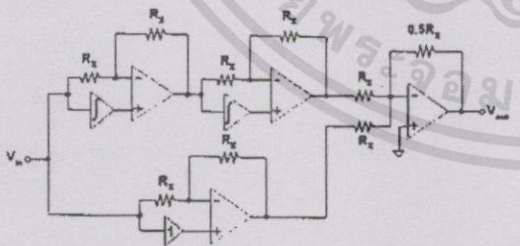
วงจรรูปที่ 2 สามารถแทน RC เน็ตเวิร์กได้ด้วยวงจรกรองความถี่ต่ำผ่านจากรูปที่ 3 เพื่อพัฒนาให้วงจรมีความเหมาะสมกับการนำมาสร้างเป็นวงจรรวมมากขึ้นซึ่งแสดงได้ดังรูปที่ 4



รูปที่ 4 วงจรกรองผ่านทุกความถี่ใช้วงจรล๊อคโคเมน

3.3 วงจรกรองแบบนอกรีตใช้วงจรล๊อคโคเมน

วงจรกรองความถี่แบบนอกรีตที่แก้ปัญหาค่าเวลาคงที่มีขนาดใหญ่ด้วยวงจรล๊อคโคเมนแสดงได้ดังรูปที่ 5 โดยใช้ค่าเวลาคงที่จากสมการที่ (6) การออกแบบใช้ตัวเก็บประจุ 57 pF และตัวต้านทาน R_x ใช้ค่า 10kΩ วงจรสามารถใช้กระแสในย่านนาโนแอมป์กำหนดค่านเวลาที่คงที่มีค่ามากได้โดยแต่ละวงจรกรองผ่านทุกความถี่เฟสจะเลื่อนไป 90 องศาที่ความถี่หักมุม (corner frequency) ดังนั้นที่ V_i จึงมีเฟสต่างจากอินพุต 180°

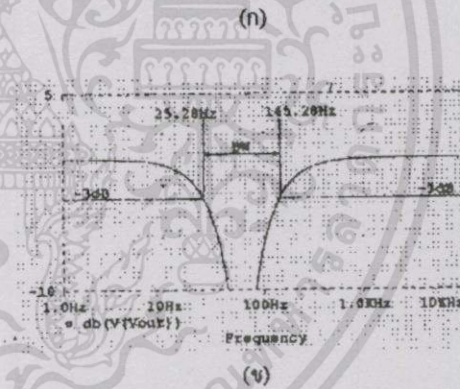
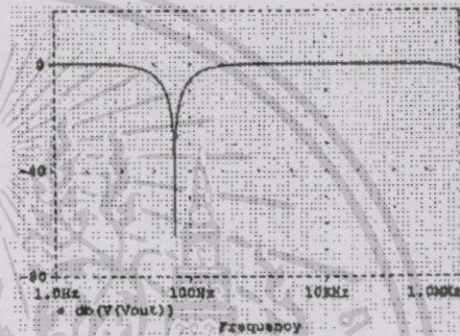


รูปที่ 5 วงจรกรองความถี่แบบนอกรีตใช้วงจรล๊อคโคเมน

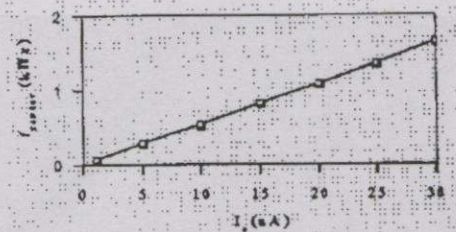
4. ผลการทดลอง

การทดสอบการทำงานของวงจรทดลองใช้ชิปแอมป์เบอร์ LF356 วงจรกรองความถี่ใช้ค่า W/L ดังนี้ $M_1, M_6 = 5\mu\text{m}/5\mu\text{m}$ และ $M_7 = 45\mu\text{m}/15\mu\text{m}$ กระแส $I_{bias} = 120\mu\text{A}$ โดยใช้แหล่งจ่าย $V_{DB} = -V_{SS} = 2.5\text{V}$ ตัวต้านทาน

$R_{in} = 1\Omega, R_{out} = 7.84\text{k}\Omega$ และ $R_x = 10\text{k}\Omega, C_1 = C_2 = 57\text{pF}$ ซึ่งการทดสอบเลือกใช้ทรานซิสเตอร์ 1 ไมคอนซิมอสของ MOSIS (N87R) จากรูปที่ 5 เมื่อใช้กระแส $I_0 = 1.1\text{nA}$ สร้างค่าเวลาคงที่ 2.65ms ผลการตอบสนองของวงจรกรองความถี่แบบนอกรีตที่มีความถี่ศูนย์กลางการลดทอน 60 Hz แสดงได้ดังรูปที่ 7

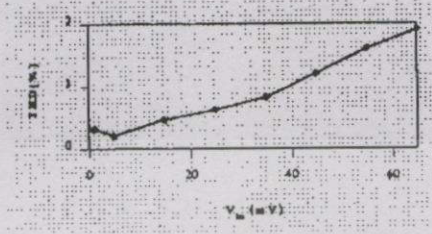


รูปที่ 6 (ก) การตอบสนองความถี่ของวงจรกรองความถี่แบบนอกรีตที่มีความถี่ศูนย์กลาง 60 Hz (ข) แสดงแบนด์วิธ (BW) ของวงจร



รูปที่ 7 แสดงการจูนความถี่ศูนย์กลางด้วยกระแส I_0 ค่าต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 8 ค่า % THD ของแรงดันเอาต์พุตต่อแรงดันอินพุต

รูปที่ 6(ก) แสดงการตอบสนองความถี่ของวงจรโดยที่แถบความถี่หยุดที่ความถี่ศูนย์กลาง 60 Hz มีการลดทอนมากกว่า -60dB และช่วงความถี่ผ่านสามารถผ่านได้สูงมากกว่า 1 MHz รูปที่ 6(ข) แสดงแบนด์วิดท์ของวงจรโดยวัดที่ -3dB ซึ่งแบนด์วิดท์ของวงจรประมาณ 120 Hz ดังนั้น Q จึงเท่ากับ 0.5 โดยที่ความถี่ศูนย์กลางการลดทอน 60 Hz นี้ วงจรใช้กำลังงานทั้งหมด 160 mW รูปที่ 7 แสดงการจูนความถี่ศูนย์กลางการลดทอนด้วยกระแส I₀ ค่าต่างๆ โดยการจูนจะใช้กระแส I₀ ไม่เกิน 36 nA สำหรับการทำงานของมอสทรานซิสเตอร์ในย่านต่ำกว่าแรงดันเทรชโฮลด์ซึ่งกำหนดโดยสมการที่ (4) ส่วนรูปที่ 8 แสดงเปอร์เซ็นต์ THD แรงดันเอาต์พุตต่อแรงดันอินพุตโดยทดลองเปลี่ยนขนาดของสัญญาณเป็นค่าต่าง ๆ ซึ่งความถี่อินพุตเท่ากับ 1 kHz โดยใช้วิธีวิเคราะห์แบบ transient (Fourier analysis)

5. สรุป

จากการจำลองการทำงานของวงจรกรองความถี่แบบนอกรีตสร้างค่าเวลาคงที่ด้วยวงจรล็อกโดเมนมีการลดทอนมากกว่า -60dB ที่ความถี่ศูนย์กลาง 60 Hz และสามารถจูนค่าคงที่ได้ด้วยกระแสไบอัสของวงจรล็อกโดเมน I₀ ซึ่งเป็นกระแสในย่านนาโนแอมป์ วงจรไม่ซับซ้อนเข้าใจได้ง่าย แต่การออกแบบวงจรล็อกโดเมนที่ไบอัสมอสทรานซิสเตอร์ให้ทำงานในย่านต่ำกว่าแรงดันเทรชโฮลด์ต้องให้แรงดันระหว่าง V_{os} สูงกว่าย่านปลอกคหะ (depletion region) ซึ่งโมดูลที่ใช้ในบทความนี้ V_{os} ไม่ควรต่ำกว่า 0.28 V และจากการวัดเปอร์เซ็นต์ THD ของแรงดันเอาต์พุตต่อแรงดันอินพุตที่ขนาดสัญญาณ 65 mV_p, วัดเปอร์เซ็นต์ THD ได้เท่า

กับ 1.9% ดังนั้นจากการทดสอบการทำงานของวงจรรูปว่าวกรองความถี่แบบนอกรีตสามารถสร้างค่าเวลาคงที่ที่มีขนาดใหญ่ด้วยวงจรล็อกโดเมนนี้ได้

6. เอกสารอ้างอิง

[1] R.Schaumann, M. S. Ghausi, and K. R. Laker, Design of Analog Filter: Passive, Active RC, and Switched Capacitor. Englewood Cliffs, NJ: Prentice-Hall, 1990.

[2] E. Vittoz, "Micropower techniques," in VLSI Circuit for Telecommunications, Y. P. Tsividis and P. Anlogiotti, Eds. Englewood Cliffs, NJ: Prentice-Hall, 1985.

[3] D. R. Frey, "Log-Domain Filtering: An Approach to Current-Mode Filtering." Proc. IEE Part G, vol. 140, No. 6, pp. 406-416, December, 1993.

[4] M. N. El-Gamal and G. W. Roberts, "A 1.2 V NPN-only log-domain integrator" Proc. IEEE Int. Symp. Circuits Syst., Seattle, WA, pp. 681-684, 1999.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรองความถี่ต่ำผ่านอันดับที่ห้าชนิด Elliptic ที่ใช้ กำลังงานต่ำ

Low-Power, 5th Order Elliptic Low-Pass Filter

มนตรี คำเงิน สมยศ หารราชสุขสิน กอบชัย เคชหาญ สมยศ จุณณะปิยะ
คณาจารย์ภาควิชาวิศวกรรมศาสตร์และสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

บทคัดย่อ

บทความนี้นำเสนอวงจรรองความถี่ต่ำผ่านแบบที่มีความต่อเนื่องทางเวลาอันดับที่ห้าชนิด Elliptic ที่ใช้กำลังงานต่ำและทำงานในโหมดกระแส โดยใช้หลักการกรองแบบล็อกโดเมนที่ได้มาจากการสังเคราะห์วงจรรองแบบ G_m -C มาเป็นพื้นฐาน [4] โดยใช้คุณสมบัติทรานส์คอนดักแตนซ์ที่เป็นเอ็กซ์โพเนนเชียลจากซิมอสทำงานในย่านต่ำกว่าแรงดันแตรซโวลต์ ซึ่งสามารถใช้งานในระบบการประมวลสัญญาณผลเสียงพูดแบบอนาล็อก VLSI ได้ วงจรใช้แหล่งจ่าย ± 1.2 โวลต์ และแสดงผลจำลองการทำงานของวงจรรด้วยโปรแกรม PSpice โดยใช้พารามิเตอร์ของซิมอสขนาด $1.0 \mu\text{m}$ ไมคอน Level 3 ของ MOSIS

Abstract

This paper proposes the current-mode operation and low-power 5th order elliptic continuous-time filter by using log-domain filters based upon linear G_m -C filter synthesis [4]. The exponential transconductance characteristic achieve with CMOS biasing in subthreshold region. This circuit operates at a supply voltage of $\pm 1.2\text{V}$ with appropriately applied for the analog VLSI speech signal processing systems. The results have been carried out by simulating based on PSpice program with $1\mu\text{m}$ CMOS parameters level 3 of MOSIS.

1. บทนำ

ในปัจจุบันนี้วงจรร VLSI ที่ใช้แรงดันต่ำได้รับความสนใจเป็นอย่างมากและที่พิเศษไปกว่านั้นคือการออกแบบวงจรรที่ใช้แรงดันต่ำให้ใช้กำลังงานต่ำด้วยกลายเป็นความท้าทายแก่ผู้ออกแบบทั้งหลาย การทำงานของวงจรรที่ใช้กำลังงานต่ำโดยการไบอัสวงจรรให้ทำงานในย่านต่ำกว่าแรงดันแตรซโวลต์ได้รับความสนใจมานานแล้ว [1-3] บทความนี้จึงได้เสนอวงจรรองความถี่ต่ำผ่านอันดับที่ห้าชนิด Elliptic ที่ใช้แรงดันและกำลังงานต่ำทำงานในโหมด

กระแส โดยมีความถี่คัทออฟอยู่ในช่วงความถี่เสียงจึงสามารถนำมาประยุกต์ใช้ในงานระบบวงจรรวมที่ประมวลผลสัญญาณย่านเสียงพูดได้ [2-3] โดยได้ใช้หลักการกรองแบบล็อกโดเมนซึ่งเหมาะเมื่อต้องการให้วงจรรใช้แรงดันต่ำ ซึ่งการกรองแบบนี้จะใช้คุณสมบัติทรานส์คอนดักแตนซ์ที่เป็นเอ็กซ์โพเนนเชียลที่มีลักษณะไม่เป็นเชิงเส้นจากอุปกรณ์แต่สามารถทำให้วงจรรมีคุณสมบัติเป็นเชิงเส้นได้ด้วยวิธีการบีบอัดสัญญาณอินพุท (Compression) และการกระจายสัญญาณที่เอาท์พุท (Expander) ซึ่งจะช่วยให้วงจรร

มีพิสัยพลวัต (Dynamic Range) กว้างขึ้น โดยใช้หลักการกรองแบบล็อกโดเมนที่ได้นำเอาการตั้งแคะห้วงจรกรองแบบ G_m -C มาเป็นพื้นฐาน [4] ซึ่งวงจรกรองแบบ G_m -C ที่ใช้อ้างอิงในบทความนี้อ้างอิงมาจาก [5] วิธีการนี้จะช่วยลดความซับซ้อนในการตั้งแคะห้วงจรที่มีอันดับสูง ๆ ลงได้

2. ทฤษฎี

บทความนี้จะใช้วิธีการไบอัสซิมอสให้ทำงานในย่านต่ำกว่าแรงดันแทรชโฮลเพื่อลดการใช้กำลังงาน หลักการกรองแบบล็อกโดเมนเพื่อให้วงจรใช้แรงดันต่ำและการตั้งแคะห้วงจรล็อกโดเมนโดยใช้โครงสร้างการกรองแบบ G_m -C ซึ่งมีรายละเอียดต่าง ๆ มีดังนี้

2.1 การไบอัสซิมอสในย่านต่ำกว่าแรงดันแทรชโฮล

การไบอัสซิมอสทรานซิสเตอร์ให้ทำงานในย่านต่ำกว่าแรงดันแทรชโฮลโดยกำหนดให้ทำงานในสภาวะอิ่มตัว ($V_{DS} \geq 3U_T$) สามารถเขียนสมการกระแสได้คือ

$$I_D = \frac{W}{L} I_{D0} \exp\left(\frac{V_{GS}}{nU_T}\right) \quad (1)$$

เมื่อ

I_{D0} คือกระแสรั่วไหล (leakage current)

n คือค่าขึ้นกับความชันของกราฟคุณสมบัติในย่านแรงดันต่ำกว่าแรงดันแทรชโฮล

$$U_T \text{ มีค่าเท่ากับ } \frac{kT}{q}$$

k คือค่าคงที่ของ Boltzmann = 1.381×10^{-23} J/K

T คืออุณหภูมิห้อง = 300 K หรือ 27 °C

q คือประจุไฟฟ้า = 1.602×10^{-19} C

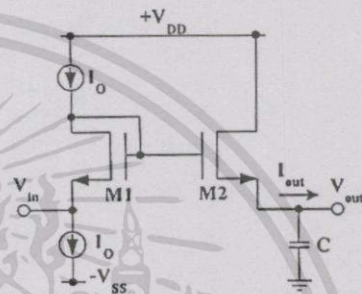
W, L คือขนาดความกว้างและความยาวสำหรับ

มอสทรานซิสเตอร์

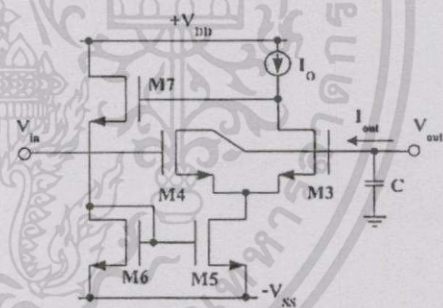
จากสมการที่ (1) จะเห็นว่าความสัมพันธ์ระหว่างกระแสแตรนและแรงดันระหว่างเกตและซอสจะเป็นเอ็กซ์โพเนนเชียลจึงสามารถนำมาใช้กับการกรองแบบล็อกโดเมนได้ซึ่งกระแสแตรนจะอยู่ในช่วงนาโนแอมป์เปร์

2.2 วงจรซิมอสล็อกโดเมนอินทิเกรเตอร์

ในส่วนนี้จะเป็นการกล่าวถึงวงจรถ็อกโดเมนอินทิเกรเตอร์ เพื่อทำความเข้าใจการทำงานพื้นฐานของวงจรถองแบบล็อกโดเมน ซึ่งจะประกอบด้วยวงจร 2 วงจรที่แสดงในรูปดังนี้



รูปที่ 1 แสดงวงจรถ็อกโดเมนอินทิเกรเตอร์แบบบวก (Positive Log-Domain Integrator)



รูปที่ 2 แสดงวงจรถ็อกโดเมนอินทิเกรเตอร์แบบลบ (Negative Log-Domain Integrator)

รูปที่ 1 เป็นวงจรถ็อกโดเมนอินทิเกรเตอร์ที่มีโครงสร้างวงจรมาจาก [6-7] ที่ใช้ไบโพลาร์ทรานซิสเตอร์โดยการแทนด้วยมอสทรานซิสเตอร์เพื่อให้วงจรสามารถไบอัสด้วยกระแสที่ต่ำได้ ถ้ากำหนดให้มอสทรานซิสเตอร์ทำงานในย่านต่ำกว่าแรงดันแทรชโฮลและมีคุณสมบัติเหมือนกันทุกประการ รูปที่ 1 สามารถแสดงสมการอินทิเกรเตอร์ได้ดังนี้

$$V_{GS1} + V_{in} = V_{GS2} + V_{out} \quad (2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (1) ถ้ากำหนดให้ $w/L=1$ จะได้ $V_{GS} = nU_T \ln(I_D / I_{D0})$ ดังนั้นเมื่อแทนลงใน (2) จะได้ กระแสเอาต์พุตเขียนได้

$$I_{out} = I_0 e^{\frac{V_{in} - V_{out}}{nU_T}} \quad (3)$$

จากรูปเมื่อ V_{out} เป็นแรงดันที่ตกคร่อมตัวเก็บประจุจึงมีความสัมพันธ์กับกระแสเอาต์พุตคือ $I_{out} = C \frac{dV_{out}}{dt}$ ดังนั้นเมื่อแทนลงในสมการที่ (3) จะได้

$$\begin{aligned} C \frac{dv_{out}}{dt} &= I_0 e^{\frac{V_{in} - V_{out}}{nU_T}} \\ C \frac{dv_{out}}{dt} e^{\frac{V_{out}}{nU_T}} &= I_0 e^{\frac{V_{in}}{nU_T}} \\ \frac{nU_T C}{I_0} \frac{de^{\frac{V_{out}}{nU_T}}}{dt} &= e^{\frac{V_{in}}{nU_T}} \end{aligned}$$

เมื่ออินทิเกรตทั้งสองข้างจะได้สมการล็อกโดเมนอินทิเกรเตอร์คั้งสมการที่ (4)

$$e^{\frac{V_{out}}{nU_T}} = \frac{I_0}{nU_T C} \int e^{\frac{V_{in}}{nU_T}} dt \quad (4)$$

จากสมการที่ (4) จะเห็นว่า V_{in} และ V_{out} อยู่ในรูปของเอ็กซ์โพเนนเชียล ดังนั้นจึงต้องใช้วงจร Log มาใส่ทางอินพุตและเอาต์พุต [4,7] วงจรทั้งสองมีรูปร่างกันดีในนามวงจรบีบอัดสัญญาณ (Compression) และวงจรกระจายสัญญาณ (Expander) ซึ่งจะนำมาใส่ทางอินพุตและเอาต์พุตตามลำดับ ดังนั้นจากวิธีการที่กล่าวมานี้โดยนำวงจร Log และ Antilog มาต่อกับอินพุตและเอาต์พุตจะสามารถเขียนสมการที่ (4) ใหม่ได้

$$I_{out} = \frac{I_0}{nU_T C} \int I_{in} dt \quad (5)$$

และเมื่อใช้วิธีการและขั้นตอนต่าง ๆ ในการหาค่าเหมือนที่

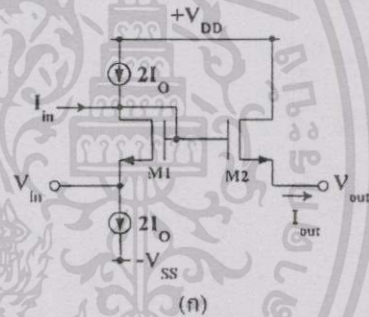
กระทำในรูปที่ 1 จึงสามารถเขียนสมการอินทิเกรเตอร์วงจรรูปที่ 2 ได้คือ

$$I_{out} = -\frac{I_0}{nU_T C} \int I_{in} dt \quad (6)$$

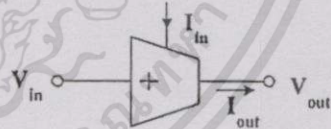
ดังนั้นรูปที่ 1 และ 2 จึงเป็นวงจรอินทิเกรเตอร์ซึ่งมีค่าเวลาคงที่ (Time Constant : τ) เท่ากับ $\frac{nU_T C}{I_0}$

2.3 บล็อกโครงสร้างวงจรถอดโดเมน

ในส่วนนี้จะกล่าวถึงบล็อกโครงสร้างวงจรถอดโดเมนที่ใช้เป็นส่วนประกอบที่สำคัญในวงจรกรอง ซึ่งมี 4 รูปแบบด้วยกัน

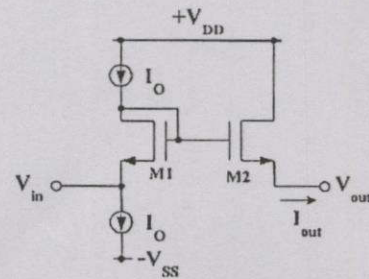


(ก)



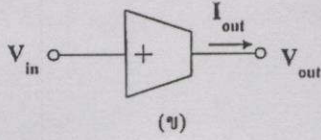
(ข)

รูปที่ 3 (ก) แสดงบล็อกวงจรซิมอสต็อกโดเมนที่ใช้เป็นอินพุตและเอาต์พุต โดยแสดงอินพุตแบบกระแสและแรงดัน (ข) แสดงสัญลักษณ์

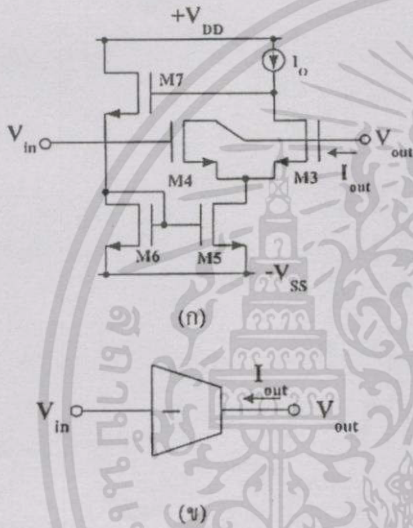


(ก)

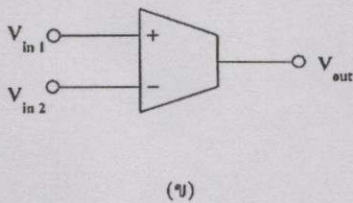
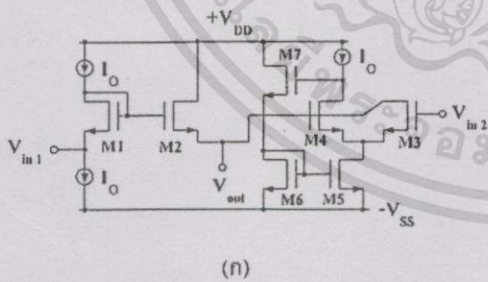
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4 (ก) แสดงวงจรซิมอสถ์ลอกโคเมนแบบบวก (ข) แสดงสัญลักษณ์



รูปที่ 5 (ก) แสดงวงจรซิมอสถ์ลอกโคเมนแบบลบ (ข) แสดงสัญลักษณ์

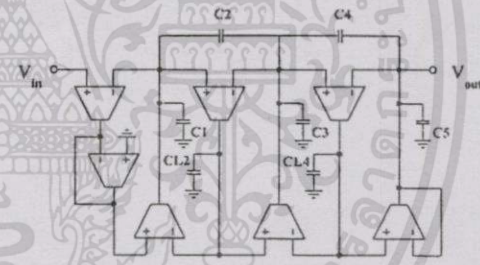


รูปที่ 6 (ก) แสดงวงจรซิมอสถ์ลอกโคเมนแบบบวกและแบบลบที่รวมเข้าด้วยกัน (ข) แสดงสัญลักษณ์

วงจรในรูปที่ 3 ถึงรูปที่ 6 จะใช้เป็นบล็อกพื้นฐานในวงจรกรองแบบถ์ลอกโคเมนโดยค่าทรานส์คอนดักแตนซ์ที่ได้จากวงจรเหล่านี้จะมีคุณสมบัติเป็นเอ็กซ์โพเนนเชียล

3. วงจรกรองความถี่ต่ำผ่านอันดับที่ห้าชนิด Elliptic

จากการสังเคราะห์วงจรกรองแบบถ์ลอกโคเมนที่ใช้พื้นฐานจากการกรองแบบเชิงเส้น G_m-C ใน [4] จึงสามารถออกแบบวงจรกรองความถี่ต่ำผ่านแบบถ์ลอกโคเมนอันดับที่ห้าชนิด Elliptic ได้ การสังเคราะห์โดยใช้วิธีนี้จะง่ายไม่ซับซ้อนจึงเหมาะสำหรับออกแบบวงจรกรองที่มีอันดับสูงๆ โดยวงจรกรอง G_m-C ที่ใช้อ้างอิงในบทความนี้แสดงได้ดังรูปที่ 7 ซึ่งเป็นวงจรกรองความถี่ต่ำผ่านแบบ G_m-C อันดับห้า เมื่อวงจรถูกสังเคราะห์แล้วจะต้องใช้ G_m และ C ชนิดละ 7

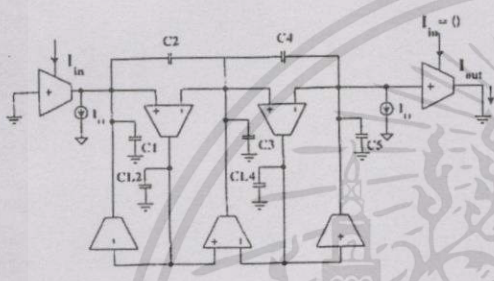


รูปที่ 7 แสดงวงจรกรองแบบ G_m-C [7] ที่ใช้เป็นวงจรต้นแบบในบทความนี้

จากวงจรกรองแบบ G_m-C ในรูปที่ 7 ที่ใช้ค่าทรานส์คอนดักแตนซ์ (G_m) ที่มีคุณสมบัติเป็นเชิงเส้น เมื่อใช้วิธีการสังเคราะห์วงจรกรองแบบถ์ลอกโคเมนที่ใช้พื้นฐานจากวงจรกรองแบบเชิงเส้น G_m-C ใน [4] จะสามารถแสดงวงจรกรองความถี่ต่ำผ่านแบบถ์ลอกโคเมนอันดับที่ห้าชนิด Elliptic ได้ดังรูปที่ 8 ในรูปที่ 8 บล็อกทรานส์คอนดักแตนซ์ต่าง ๆ จะถูกแทนด้วยบล็อกโครงสร้างวงจรถ์ลอกโคเมนรูปที่ 3 ถึง 6 วงจรที่ได้จะทำงานในโหมดกระแสใช้ตัวเก็บประจุเท่าเดิมคือ 7 ตัว วงจรซิมอสถ์ลอกโคเมนแบบบวกที่ใช้เป็นบล็อกอินพุทและเอาต์พุทจะถูกไบอัสด้วย $2I_0$ เพื่อให้ให้อัตราการขยายของวงจรนี้เท่ากับหนึ่ง ซึ่งอัตราการขยายของวงจรสามารถปรับได้ด้วยกระแสไบอัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่บล็อกเอาต์พุตนี้ ส่วนบล็อกอื่น ๆ จะถูกไบอัสด้วยหนึ่ง I_0 และวงจรซีมอสบล็อกโคแมนแบบบวกที่วางเป็นบล็อกเอาต์พุต $I_{in} = 0$ สำหรับการทำงานของวงจรจะเปลี่ยนจากทำงานในโหมดแรงดันมาทำงานในโหมดกระแสส่วนโครงสร้างของวงจรจะคงรูปเดิมอยู่มากเพียงแค่เปลี่ยนอินพุตไปและเพิ่มเอาต์พุตให้เหมาะสมกับการทำงานเท่านั้น



รูปที่ 8 แสดงวงจรกรองความถี่ผ่านอันดับที่ห้าชนิด Elliptic ที่ทำงานในโหมดกระแสโดยใช้วงจรซีมอสบล็อกโคแมนโดยใช้วงจรต้นแบบจากรูปที่ 7

จากรูปที่ 8 ค่าทรานส์เฟอ์ฟังก์ชันสามารถเขียนได้

$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{\omega_0}{s^5 + \omega_1 s^4 + \omega_2 s^3 + \omega_3 s^2 + \omega_4 s + \omega_0} \quad (7)$$

$$\omega_0 = \frac{2I_0^5}{k^5 C_1 C_2 C_3 C_4 C_5 C_{12} C_{13} C_{14}}$$

$$\omega_1 = \frac{(C_1 + C_2 + C_3 + C_4 + C_{1,4}) I_0^4}{k^4 C_1 C_2 C_3 C_4 C_5 C_{12} C_{14}}$$

$$\omega_2 = \frac{(C_1 C_{12} + C_1 C_{14} + C_2 C_{12} + C_2 C_{14} + C_3 C_{12} + C_3 C_{14}) I_0^3}{k^3 C_1 C_2 C_3 C_4 C_{12} C_{14}}$$

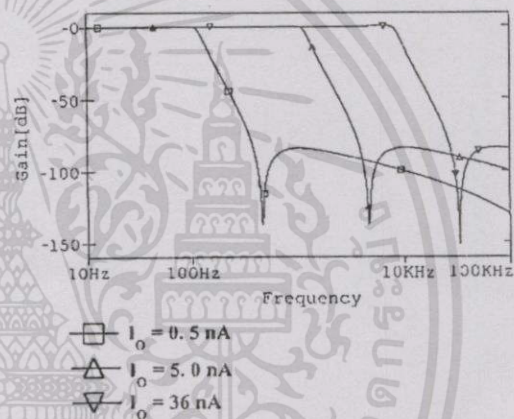
$$\omega_3 = \frac{(C_1 C_2 C_{12} + C_1 C_2 C_{14} + C_1 C_3 C_{12} + C_1 C_3 C_{14} + C_1 C_4 C_{12} + C_1 C_4 C_{14}) I_0^2}{k^2 C_1 C_2 C_3 C_4 C_{12} C_{14}}$$

$$\omega_4 = \frac{(C_3 + C_4) I_0}{k C_2 C_3 C_4 C_5}, \text{ โดยที่ } k = nU_T$$

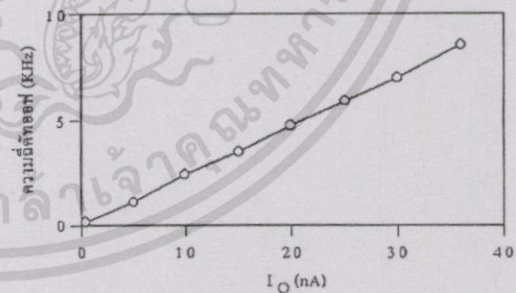
4.ผลการทดสอบการทำงานของวงจร

ในการจำลองการทำงานของวงจรได้ใช้พารามิเตอร์ซีมอส 1.0 ไมคอน Level 3 ของ MOSIS จากรูปที่ 8 ใช้แหล่งจ่าย ± 1.2 โวลท์ ตัวเก็บประจุมีค่าต่าง ๆ ดังนี้ $C_1 = 21.214 \text{ pF}$, $C_2 = 0.689 \text{ pF}$, $C_3 = 35.605 \text{ pF}$, $C_4 = 0.689 \text{ pF}$, $C_5 = 17.364 \text{ pF}$, $CL_2 = 16.615 \text{ pF}$, $CL_4 = 16.516 \text{ pF}$ มอสมารานซิสเตอร์ทุกตัวใช้ขนาด $W/L = 3$

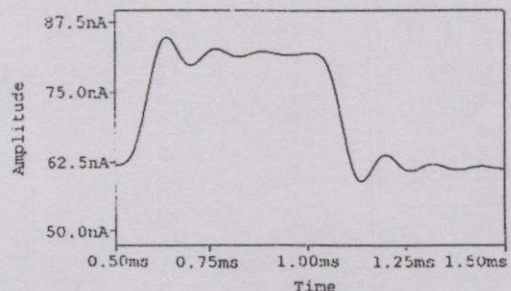
$\mu\text{m} / 3 \mu\text{m}$ กระแส I_0 อยู่ในช่วง $0.6 \text{ nA} - 36 \text{ nA}$ สำหรับกำหนดให้วงจรทำงานในย่านต่ำกว่าแรงดันแทรกโซล การตอบสนองทางขนาดของวงจรสามารถแสดงได้ดังรูปที่ 9 จากผลการจำลองการทำงานของวงจรดังรูปที่ 8 จะเห็นว่าวงจรมีการสททอนที่สูงตามลักษณะวงจรรองชนิด Elliptic และสามารถจูน ความถี่คัทออฟด้วยกระแสไบอัส และ ได้แสดงความสัมพันธ์ของค่าทั้งสองที่มีการเปลี่ยนแปลงที่เป็นเชิงเส้นให้เห็นได้ในรูปที่ 10



รูปที่ 9 แสดงผลตอบสนองทางขนาดของวงจร



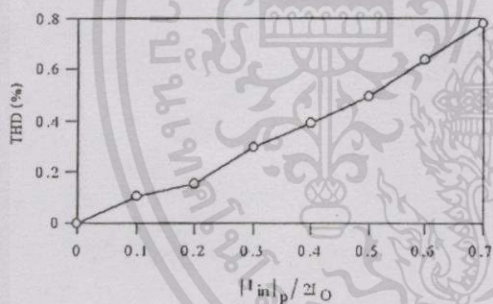
รูปที่ 10 แสดงความสัมพันธ์ของ I_0 และความถี่คัทออฟ



รูปที่ 11 แสดง Step Response ของวงจรรองชนิด Elliptic

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับการตรวจสอบการเกิด Overshoot หรือ Ringing ก็วางจรรยากรองได้ใช้สัญญาณพัลส์ (Pulse Signal) ความถี่ 1KHz แอมพลิจูด $10 nA_{peak}$ ที่มีค่า Rise Time และ Fall Time เท่ากับ $1 \mu s$ ป้อนที่อินพุตของวงจรแล้วดูผลการตอบสนองทางเอาต์พุตแสดงได้ดังรูปที่ 11 พบว่าเกิด Overshoot คิดได้ประมาณ 20 % และเพื่อลดความเป็นเชิงเส้นของวงจรจึงได้จำลองการทำงานของวงจรแล้ววัดค่าเปอร์เซ็นต์ THD โดยได้กำหนดความถี่อินพุต 8 kHz เท่ากับความถี่คัทออฟแล้วทำการปรับขนาดอินพุตเป็นค่าต่าง ๆ แสดงผลได้ดังรูปที่ 12 จากการจำลองการทำงานของวงจรเมื่อ $|I_{in}|_p = I_0$ ค่าเปอร์เซ็นต์ THD มีค่าไม่เกิน 0.5 เปอร์เซ็นต์ ดังนั้นพิสัยพลวัต (Dynamic Range) ของวงจรจึงสามารถวัดได้เป็น 60 dB ส่วนการใช้กำลังงานรวมของวงจรประมาณ $2.26 \mu W$ ที่ความถี่สูงสุด



รูปที่ 12 แสดงความสัมพันธ์ระหว่าง %THD และขนาดของกระแสอินพุต (I_{in})

5.สรุป

จากวงจรกรองความถี่ต่ำผ่านอันดับที่ห้าชนิด Elliptic ที่ใช้แรงดันและกำลังงานต่ำและทำงานในโหมดกระแสที่ได้เสนอในบทความนี้ จึงมอดูจกไบอัสในย่านต่ำกว่าแรงดันทรานซิสเตอร์เพื่อให้วงจรใช้กำลังงานน้อยและใช้หลักการกรองแบบบล็อกโคมเพนเพื่อให้อำนาจใช้แรงดันต่ำซึ่งวงจรที่ต้องการแรงดันต่ำสุดคือแรงดันที่คัทออฟระหว่างเกตและซอร์รวมกับแรงดันที่คัทออฟแหล่งจ่ายกระแสสองตัวรวมกัน วงจรกรองมีความถี่คัทออฟเปลี่ยนแปลง

ได้ในช่วง 140Hz-8kHz ซึ่งสามารถจูนได้ด้วยกระแส I_0 จึงสามารถนำมาประยุกต์ใช้งานในการประมวลผลสัญญาณในย่านเสียงพูด (Speech Signal Processing) ได้ โดยวงจรมีความเป็นเชิงเส้นที่ดีเป็นที่น่าพอใจเพราะที่สัญญาณอินพุตมอดูจกกับกระแสไบอัสที่ 50 % ค่า % THD มีค่าประมาณ 0.499 % ตัวเก็บประจุสามารถสร้างได้ในวงจรรวมซึ่งค่าสูงสุดที่ใช้คือ 35pF

6.เอกสารอ้างอิง

- [1] E. Vittoz and J. Fellrath, "CMOS analog integrated circuits based on weak inversion operation," IEEE J. Solid-State Circuits., vol. SC-12, pp. 224-231, June 1977.
- [2] C. Hwang, S. Bibyk, M. Ismail and B. Lohiser, "A Very Low Frequency, Micropower, Low Voltage CMOS Oscillator for Noncardiac Pacemakers," IEEE Trans. on Circuits and Systems I., vol. 42, No. 11, pp.962-966, November 1995.
- [3] R. F. Lyon and C. Mead, "An Analog Electronic Cochlea," IEEE Trans. Acoustics, Speech, and Signal Processing., vol. 36, No. 7, pp. 1119-1133, July 1988.
- [4] J. Mahattanakul and C. Toumazou, "Modular Log-Domain Filters Based upon Linear GM-C Filter Synthesis," IEEE Trans. on Circuits and Systems I., vol. 46 No. 12 pp. 1421-1430, December 1999.
- [5] M. A. Tan and R. Schaumann, "A Reduction in the Number of Active Components used in Transconductance Grounded Capacitor Filters," IEEE ISCAS Proc., pp. 2276-2278, New Orleans, Louisiana, May 1995.
- [6] D. R. Frey, "Log-domain filtering : An approach to current-mode filtering," Proc. IEE, Part G., vol. 140, No. 6, pp. 406-416, December 1993.
- [7] D. Perry and G. Roberts, "Log-domain filters based on LC ladder synthesis," in Proc. IEEE Int. Symp. on Circuits Syst., pp. 311-314, May 1995.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้เขียน

นายมนตรี คำเงิน เกิดเมื่อวันที่ 9 พฤษภาคม 2516 จังหวัดราชบุรี สำเร็จการศึกษาปริญญา
ครุศาสตรอดศาสตรมหาบัณฑิต จากมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี ปีการศึกษา 2539



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้