

วงจรส่งผ่านความต้านทานโครงร่างทรานซิสเตอร์แบบซีมอส

CMOS TRANSRESISTANCE AMPLIFIER CIRCUIT



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาค้นคว้าหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมระบบควบคุม

บัณฑิตศึกษา

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2544

ISBN 974-648-540-7

วงจรส่งผ่านความต้านทานโครงสร้างทรานซิสเตอร์แบบซีมอส

CMOS TRANSRESISTANCE AMPLIFIER CIRCUIT



T 0 4 1 4 9 0



เลขหมู่.....
เลขทะเบียน 41490
วัน, เดือน, ปี 19 ก.พ. 2545

b.....
i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมระบบควบคุม

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2544

ISBN 974-648-540-7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CMOS TRANSRESISTANCE AMPLIFIER CIRCUIT



A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN CONTROL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2001

ISBN 974-648-540-7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2001

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองวิทยานิพนธ์

หัวข้อวิทยานิพนธ์ วงจรส่งผ่านความต้านทาน โครงสร้างทรานซิสเตอร์แบบซีมอส
CMOS TRANSRESISTANCE AMPLIFIER CIRCUIT
ชื่อนักศึกษา นางสาวอรรธยา จุลประภา
รหัสประจำตัว 43061523
ปริญญา วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา วิศวกรรมระบบควบคุม
อาจารย์ผู้ควบคุมวิทยานิพนธ์ รศ.ดร.วันชัย ธีรวิรุจ

คณะกรรมการสอบวิทยานิพนธ์	ลายมือชื่อ
ผศ.ดร.เกียรติศักดิ์ คมวัชระ	
อาจารย์วรพงศ์ ตั้งศรีรัตน์	
รศ.ดร.วิสุทธิ ฐิติรุ่งเรือง	
ผศ.ประสิทธิ์ จุลเสรีวงศ์	
รศ.ดร.วันชัย ธีรวิรุจ	

วัน/เดือนปี ที่สอบ 17 ธันวาคม 2544 เวลา 14.00-16.00 น.
สถานที่สอบ ณ อาคาร 12 ชั้น 4 (ห้อง E12-404)



วันที่... ๒๔เดือน... ธันวาคม พ.ศ. ๒๕๔๕

หัวข้อวิทยานิพนธ์	วงจรส่งผ่านความต้านทาน โครงสร้างทรานซิสเตอร์แบบซีมอส
นักศึกษา	นางสาวอรรธยา จุลประภา
รหัสประจำตัว	43061523
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมระบบควบคุม
พ.ศ.	2544
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ.ดร. วันชัย ธีรวัจจา

บทคัดย่อ

ได้ทำการออกแบบวงจรส่งผ่านความต้านทาน ซึ่งเหมาะสมที่จะนำไปสร้างเป็นวงจรรวมได้ โดยวงจรดังกล่าวมีคุณสมบัติที่ดีของวงจรรขยายความต้านทานกล่าวคือ ค่าความต้านทานขาเข้าของวงจรมีค่าต่ำ และค่าความต้านทานขาออกของวงจรมีค่าต่ำ และมีพิสัยพลวัตของแรงดันขาออกและการตอบสนองความถี่ที่กว้าง ส่วนประกอบของวงจรทั้งหมดประกอบด้วย วงจรรับสัญญาณขาเข้า, วงจรขับสัญญาณแรงดันขาออก และวงจรป้อนกลับแบบลบ สามารถปรับอัตราขยายรวมของวงจรมีได้ โดยการปรับกระแสไฟเลี้ยงซึ่งเลี้ยงวงจรป้อนกลับ วงจรรวมที่ออกแบบยังคงมีคุณสมบัติทางความถี่เช่นเดียวกับวงจรรขยายความต้านทานทั่วไปคือ ค่าพิสัยพลวัตทางความถี่ไม่ขึ้นกับส่วนป้อนกลับของวงจรรขยายภายนอก ซึ่งออกแบบโดยผู้ที่ต้องการใช้งานวงจรรขยายที่ต้องการอัตราขยายความต้านทานค่าต่างๆ ดังนั้นวงจรรขยายความต้านทานที่ออกแบบนี้สามารถดำเนินการออกแบบเป็นวงจรรวมต่อไปได้

Thesis Title	CMOS Transresistance Amplifier Circuit
Student	Miss Attaya Julprapa
Student ID.	43061523
Degree	Master of Engineering
Programme	Control Engineering
Year	2001
Thesis Advisor	Assoc. Prof. Dr. Vanchai Riewruja

ABSTRACT

A new design of the differential transresistance amplifier that suitable for implemented to be an integrated circuit is present in this thesis. The low input and output impedance are the good characteristics of the normal transresistance amplifier which this new transresistance amplifier circuit has. And this new design circuit also has the wide dynamic voltage and frequency range. The new differential transresistance amplifier is consisting of the input circuit terminals, the output voltage driver circuit and the negative feedback network. The positive input impedance of the circuit is also equal to the negative input impedance. The output voltage driver circuit makes the very low input and output impedance. This circuit not only has very low input and output impedance but also extremely low input and output impedance by using the proper negative feedback network. The frequency response of the circuit is high, and its bandwidth is constant which obtain as normal transresistance amplifier. In the other word, the bandwidth of this new design circuit is independent of the outer feedback configuration. This design is useful for the circuit designer who works with the current to voltage amplifier. So this new design of the differential transresistance amplifier can be usable and can implement to be the integrated circuit in a future.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้เสร็จลุล่วงได้เป็นอย่างดี ด้วยคำแนะนำและการให้คำปรึกษาของ อาจารย์ผู้ควบคุมวิทยานิพนธ์ รศ. ดร. วันชัย รั้วรุจา ซึ่งให้กำลังใจและสนับสนุนอย่างเต็มกำลัง ความสามารถ ตลอดจนแนะนำในสิ่งที่เห็นว่าเป็นประโยชน์ ผู้วิจัยรู้สึกซาบซึ้งและประทับใจในความอนุเคราะห์จากท่าน และขอกราบขอบพระคุณเป็นอย่างสูง

ขอขอบคุณครอบครัว จุลประภา โดยเฉพาะอย่างยิ่ง มารดา ผู้ที่คอยให้การสนับสนุนการศึกษาแต่เพียงลำพัง ทั้งขอขอบคุณ เพื่อนๆ พี่ๆ น้องๆ ทุกคนที่คอยเป็นกำลังใจพร้อมทั้งให้ความช่วยเหลือในทุกๆ ด้านแก่ผู้วิจัยมาโดยตลอด

คุณค่าและประโยชน์อันพึงมีจากวิทยานิพนธ์ฉบับนี้ ผู้วิจัยขอมอบแด่ผู้มีพระคุณทุกท่าน

อรรธยา จุลประภา



สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	IX
สารบัญภาพ.....	X
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 เพราะเหตุใดปัญหานี้จึงน่าสนใจ.....	3
1.3 หลักการใหม่ที่น่าสนใจ.....	4
1.4 ขอบเขตการวิจัย.....	5
บทที่ 2 ทฤษฎีและการทำงานของทรานซิสเตอร์แบบ MOSFET	7
2.1 บทนำ.....	7
2.2 โครงสร้างของทรานซิสเตอร์แบบ MOSFET ชนิด Enhancement	9
2.3 คุณสมบัติทางไฟฟ้าและการทำงานของทรานซิสเตอร์แบบ MOSFET ชนิด Enhancement.....	11
2.3.1 การจ่ายแรงดันไฟเลี้ยงของทรานซิสเตอร์แบบ MOSFET ชนิด Enhancement.....	12
2.3.2 ปรากฏการณ์มอดคูเลชั่นของความยาวช่องทางเดินกระแสทรานซิสเตอร์ แบบ MOSFET ชนิด Enhancement.....	15
2.3.3 ค่าความจุไฟฟ้าภายในโครงสร้างทรานซิสเตอร์แบบ MOSFET ชนิด Enhancement.....	15
2.4 แบบจำลองทรานซิสเตอร์แบบ MOSFET ชนิด Enhancement.....	16
2.4.1 แบบจำลองทรานซิสเตอร์แบบ MOSFET ชนิด Enhancement สำหรับ สัญญาณขนาดเล็ก.....	17

สารบัญ(ต่อ)

หน้า

2.4.2	แบบจำลองทรานซิสเตอร์แบบ MOSFET ชนิด Enhancement สำหรับ สัญญาณขนาดใหญ่.....	18
2.4.3	แบบจำลองทรานซิสเตอร์แบบ MOSFET ชนิด Enhancement ของ โปรแกรม PSPICE.....	19
2.5	บทสรุป.....	28
บทที่ 3	กลุ่มวงจรที่ใช้ในวิทยานิพนธ์	30
3.1	บทนำ.....	30
3.2	วงจรรขยายสัญญาณและคุณสมบัติของวงจรรขยายสัญญาณแบบต่างๆ.....	30
3.3	ประวัติความเป็นมาของวงจรรขยายความแตกต่างความต้านทาน.....	32
3.4	วงจรสะท้อนกระแสแบบ CMOS.....	32
3.4.1	วงจรสะท้อนกระแสแบบพื้นฐาน.....	33
3.4.2	วงจรสะท้อนกระแสแบบคาสโคด (Cascode Current Mirror).....	35
3.4.3	วงจรสะท้อนกระแสแบบวิลสัน (Wilson Current Mirror).....	37
3.5	วงจรบัฟเฟอร์แรงดัน.....	38
3.5.1	วงจรบัฟเฟอร์แรงดันแบบพื้นฐาน.....	38
3.5.2	วงจรบัฟเฟอร์แรงดันแบบเดรนร่วม(Common Drain).....	39
3.6	วงจรป้อนกลับ.....	42
3.6.1	วงจรป้อนกลับแบบต่างๆ ทั่วไป.....	42
3.6.2	วงจรป้อนกลับแบบซอร์สร่วม(Common Source).....	53
3.6.3	วงจรป้อนกลับแบบ Push Pull.....	55
3.7	บทสรุป.....	56
บทที่ 4	คุณสมบัติทางไฟฟ้าของวงจรรขยายความแตกต่างความต้านทาน.....	57
4.1	วงจรรรับสัญญาณขาเข้า.....	57
4.2	วงจรรับสัญญาณขาออก.....	73
4.3	วงจรป้อนกลับ.....	75
4.4	การวิเคราะห์ค่าพิสัยพลวัตแรงดันของวงจรรขยายความแตกต่างความต้านทาน.....	81

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
4.5 การวิเคราะห์ย่านความถี่ปฏิบัติงานของวงจรขยายความแตกต่างความต้านทาน.....	83
4.5.1 การวิเคราะห์ย่านความถี่ปฏิบัติงานของวงจรรับสัญญาณขาเข้า.....	83
4.5.2 การวิเคราะห์ย่านความถี่ปฏิบัติงานของวงจรขับสัญญาณขาออก.....	86
4.5.3 การวิเคราะห์ย่านความถี่ปฏิบัติงานของวงจรป้อนกลับ.....	87
4.6 บทสรุป.....	89
บทที่ 5 การเขียนแบบการทำงาน.....	90
5.1 บทนำ.....	90
5.2 การทดสอบคุณสมบัติทางไฟฟ้าของวงจรด้วยโปรแกรม SPICE โดยใช้แบบจำลองเทคโนโลยี 0.5 ไมครอน.....	91
5.2.1 การทดสอบคุณสมบัติของวงจรรับสัญญาณขาเข้า.....	91
5.2.1.1 ค่าความต้านทานขาเข้าของวงจรรับสัญญาณขาเข้า.....	91
5.2.1.2 ค่าความต้านทานขาออกของวงจรรับสัญญาณขาเข้า.....	93
5.2.1.3 ค่าอัตราขยาย (Rm) ของวงจรรับสัญญาณขาเข้า.....	94
5.2.1.4 ค่าพิสัยพลวัตของกระแสขาเข้าและแรงดันขาออกของวงจรรับสัญญาณขาเข้า.....	97
5.2.2 การทดสอบคุณสมบัติทางไฟฟ้าของวงจรขับสัญญาณขาออก.....	98
5.2.2.1 ค่าความต้านทานขาเข้าของวงจรขับสัญญาณขาออก.....	98
5.2.2.2 ค่าความต้านทานขาออกของวงจรขับสัญญาณขาออก.....	99
5.2.2.3 ค่าอัตราขยายแรงดันของวงจรขับสัญญาณขาออก.....	99
5.2.3 การทดสอบคุณสมบัติทางไฟฟ้าของวงจรป้อนกลับ.....	100
5.2.3.1 ค่าอัตราขยายความนำของวงจรป้อนกลับ.....	100
5.2.4 คุณสมบัติทางไฟฟ้าของวงจรส่งผ่านผลต่างความต้านทาน.....	101
5.2.4.1 ค่าอัตราขยายของวงจรส่งผ่านผลต่างความต้านทาน.....	102
5.2.4.2 ค่าพิสัยพลวัตของกระแสขาเข้าและแรงดันขาออกของวงจรขยายความแตกต่างความต้านทาน.....	105
5.2.4.3 ค่าความต้านทานขาเข้าของวงจรส่งผ่านผลต่างความต้านทาน.....	105

สารบัญ(ต่อ)

หน้า

5.2.4.4	ค่าความต้านทานขาออกของวงจรส่งผ่านผลต่างความต้านทาน.....	106
5.2.4.5	ย่านความถี่ปฏิบัติงานของวงจรส่งผ่านผลต่างความต้านทาน.....	107
5.3	การทดสอบคุณสมบัติทางไฟฟ้าของวงจรส่งผ่านผลต่างความต้านทานด้วยโปรแกรม SPICE โดยใช้แบบจำลองเทคโนโลยี 0.7 ไมครอน.....	109
5.3.1	ค่าอัตราขยายของวงจรส่งผ่านผลต่างความต้านทาน.....	109
5.3.2	ค่าพิสัยพลวัตของกระแสขาเข้าและแรงดันขาออกของวงจรส่งผ่านผลต่างความต้านทาน.....	110
5.3.3	ค่าความต้านทานขาเข้าของวงจรส่งผ่านผลต่างความต้านทาน.....	111
5.3.4	ค่าความต้านทานขาออกของวงจรส่งผ่านผลต่างความต้านทาน.....	112
5.3.5	ย่านความถี่ปฏิบัติงานของวงจรส่งผ่านผลต่างความต้านทาน.....	112
5.4	การทดสอบคุณสมบัติทางไฟฟ้าของวงจรส่งผ่านผลต่างความต้านทานด้วยโปรแกรม SPICE โดยใช้แบบจำลองเทคโนโลยี 1.2 ไมครอน.....	114
5.4.1	ค่าอัตราขยายของวงจรส่งผ่านผลต่างความต้านทาน.....	114
5.4.2	ค่าพิสัยพลวัตของกระแสขาเข้าและแรงดันขาออกของวงจรส่งผ่านผลต่างความต้านทาน.....	115
5.4.3	ค่าความต้านทานขาเข้าของวงจรส่งผ่านผลต่างความต้านทาน.....	116
5.4.4	ค่าความต้านทานขาออกของวงจรส่งผ่านผลต่างความต้านทาน.....	117
5.4.5	ย่านความถี่ปฏิบัติงานของวงจรส่งผ่านผลต่างความต้านทาน.....	117
5.5	สรุปผลการเลียนแบบการทำงาน.....	119
บทที่ 6	สรุปและบทวิจารณ์.....	120
	เอกสารอ้างอิง.....	123
	ภาคผนวก ก. แบบจำลองของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าเทคโนโลยี 0.7 และ 1.2 ไมครอน.....	125
	ภาคผนวก ข. คุณสมบัติทางไฟฟ้าของแบบจำลอง MOSFET BSIM3 0.5 ไมครอน.....	132
	ภาคผนวก ค. ผลงานวิจัยที่ได้รับการตีพิมพ์.....	136

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
2.1 ค่าพารามิเตอร์สำหรับแบบจำลองระดับ 1 2 และ 3 ของโปรแกรม SPICE.....	23
5.1 ค่าแรงดันขีดเริ่มของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าที่ใช้.....	90
5.2 ค่าอัตราขยายความต้านทานของวงจรรับสัญญาณขาเข้า (0.5 ไมครอน).....	97
5.3 ค่าพิสัยพลวัตของกระแสขาเข้าแรงดันขาออกของวงจรรับสัญญาณขาเข้า (0.5 ไมครอน)....	97
5.4 ค่าพิสัยพลวัตของกระแสและแรงดันขาออกของวงจรส่งผ่านผลต่างความต้านทาน (0.5 ไมครอน).....	105
5.5 ค่าความถี่ปฏิบัติการของวงจรส่งผ่านผลต่างความต้านทาน (0.5 ไมครอน).....	109
5.6 ค่าพิสัยพลวัตของกระแสขาเข้าและแรงดันขาออกของวงจรส่งผ่านผลต่างความต้านทาน (0.7 ไมครอน).....	111
5.7 ค่าความถี่ปฏิบัติการของวงจรส่งผ่านผลต่างความต้านทาน (0.7 ไมครอน).....	112
5.8 ค่าพิสัยพลวัตของกระแสขาเข้าและแรงดันขาออกของวงจรส่งผ่านผลต่างความต้านทาน (1.2 ไมครอน).....	115
5.9 ค่าความถี่ปฏิบัติการของวงจรส่งผ่านผลต่างความต้านทาน (1.2 ไมครอน).....	117

สารบัญรูป

รูปที่	หน้า
1.1 แสดงการต่อวงจรขยายอินเวอร์ตแบบ Inverting Amplifier.....	2
1.2 การใช้งานวงจรขยายความต้านทานในการขยายสัญญาณกระแสเพื่อเปลี่ยนเป็นแรงดัน.....	3
1.3 แสดงวงจรถ่ายความแตกต่างความต้านทานที่ออกแบบ โดยใช้พื้นฐานการออกแบบวงจรอินเวอร์ต.....	4
1.4 รูปร่างง่ายของวงจรถ่ายความต้านทานที่ได้ทำการออกแบบ.....	5
2.1 แผนภูมิการแบ่งชนิดและแบบต่างๆ ของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้า.....	8
2.2 โครงสร้างพื้นฐานของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟต.....	9
2.3 โครงสร้างทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟตเอ็นฮานซ์เมนต์ (ก) ทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟตเอ็นฮานซ์เมนต์ ชนิดเอ็นแซนแนล (n-Channel).....	10
(ข) ทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟตเอ็นฮานซ์เมนต์ ชนิดพีแซนแนล (p-Channel).....	10
2.4 สัญลักษณ์ของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบ MOS เอ็นฮานซ์เมนต์ (ก) สัญลักษณ์ของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบ MOS ชนิด Enhancement n-channel.....	11
(ข) สัญลักษณ์ของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบ MOS ชนิด Enhancement p-channel.....	11
2.5 แสดงการจ่ายแรงดันไบแอสให้แก่ทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟตเอ็นฮานซ์เมนต์ ชนิด เอ็นแซนแนล.....	12
2.6 ความสัมพันธ์ระหว่างแรงดัน V_{DS} กับกระแส Drain (I_D).....	13
2.7 ผลกระทบของแรงดันขีดเริ่มเมื่อทรานซิสเตอร์แบบ MOSFET ได้รับการไบแอสฐานรอง.....	14
2.8 ปฏิกิริยาการมีมอดูเลชันของช่องทางเดินกระแส.....	15
2.9 ค่าความจุไฟฟ้าภายใน โครงสร้างทรานซิสเตอร์แบบมอสเฟตเอ็นฮานซ์เมนต์.....	16
2.10 แสดงแบบจำลองทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบ MOS ชนิดเอ็นฮานซ์เมนต์สำหรับไฟตรง.....	17
2.11 แบบจำลองทรานซิสเตอร์มอสเฟตชนิดเอ็นฮานซ์เมนต์สำหรับสัญญาณขนาดเล็ก.....	17

สารบัญรูป(ต่อ)

รูปที่	หน้า
2.12 แบบจำลองของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟต ชนิดเอ็นฮานซ์เมนต์ สำหรับสัญญาณขนาดใหญ่.....	18
3.1 วงจรอย่างง่ายของวงจรรขยายสัญญาณ.....	30
3.2 วงจรสะท้อนกระแสแบบพื้นฐาน	
(ก) วงจรสะท้อนกระแสแบบพื้นฐานชนิด N.....	33
(ข) วงจรสะท้อนกระแสแบบพื้นฐานชนิด P.....	33
3.3 การวิเคราะห์ห้วงจรสะท้อนกระแสแบบพื้นฐาน.....	34
3.4 วงจรสะท้อนกระแสแบบคาสโคด.....	35
3.5 (ก) แสดงการหาความต้านทานขาออกของวงจรถั้สะท้อนกระแสแบบคาสโคด.....	36
(ข) วงจรสมมูลสำหรับสัญญาณเล็กของวงจรถั้ในรูป 3.5 (ก).....	36
3.6 วงจรสะท้อนกระแสแบบวิลสัน	
(ก) วงจรสะท้อนกระแสแบบวิลสัน.....	37
(ข) วงจรสะท้อนกระแสแบบวิลสันที่ปรับปรุงแล้ว.....	37
3.7 แสดงวงจรถั้เพอร์แรงดัน.....	38
3.8 วงจรครนร่วม.....	39
3.9 วงจรสมมูลของวงจรถั้ครนร่วม.....	40
3.10 การหาความต้านทานขาออกของวงจรถั้ Common drain.....	41
3.11 วงจรถั้ครนร่วมที่มีโครงสร้างทรานซิสเตอร์แบบ MOS เอ็นฮานซ์เมนต์โหมด.....	42
3.12 วงจรรขยายระบบเปิด.....	43
3.13 วงจรรขยายระบบปิด.....	43
3.14 วงจรถั้ครนกลับแบบอนุกรม-ขนาน	
(ก) รูปวงจรถั้ครนกลับ.....	46
(ข) วงจรสมมูล.....	46
3.15 วงจรถั้ครนกลับแบบขนาน-อนุกรม	
(ก) รูปวงจรถั้ครนกลับ.....	48
(ข) วงจรสมมูล.....	48
3.16 วงจรถั้ครนกลับแบบอนุกรม-อนุกรม	
(ก) รูปวงจรถั้ครนกลับ.....	50

สารบัญรูป(ต่อ)

รูปที่	หน้า
(ข) วงจรสมมูล.....	50
3.17 วงจรป้อนกลับแบบขนาน-ขนาน	
(ก) รูปวงจรรายง่าย.....	52
(ข) วงจรสมมูล.....	52
3.18 วงจรชอสร่วม.....	54
3.19 วงจรสมมูลของวงจรชอสร่วม.....	54
3.20 วงจรสมมูลของวงจรชอสร่วมเมื่อมีความต้านทานภาระ.....	54
3.21 วงจร Push-Pull ที่มีโครงสร้างทรานซิสเตอร์แบบ CMOS.....	55
4.1 ขยายความต้านทานแบบที่ 1	
(ก) ใช้ทรานซิสเตอร์แบบ MOS ชนิด N-channel.....	57
(ข) ใช้ทรานซิสเตอร์แบบ MOS ชนิด P-channel.....	57
4.2 วงจรสมมูลของวงจรรขยายความต้านทานแบบที่ 1.....	60
4.3 ความสัมพันธ์ระหว่างแรงดันขาออกกับกระแสขาเข้า	
(ก) ผลการจำลองการทำงานจากวงจรรขยายความต้านทานรูป 4.1(ก).....	61
(ข) ผลการจำลองการทำงานจากวงจรรขยายความต้านทานรูป 4.1(ข).....	61
4.3 วงจรรขยายความต้านทานแบบที่ 2.....	61
4.4 วงจรสมมูลสัญญาณขนาดเล็กสำหรับไฟตรงของวงจรรขยายความต้านทานแบบที่ 2.....	63
4.5 ความสัมพันธ์ระหว่างแรงดันขาออกกับกระแสขาเข้าจากโปรแกรม SPICE.....	63
4.6 วงจรรขยายความต้านทานแบบที่ 3.....	64
4.7 วงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจรรขยายความต้านทานแบบที่ 3.....	66
4.8 ความสัมพันธ์ของแรงดันขาออกกับกระแสขาเข้าของวงจรรขยายความต้านทานแบบที่ 3	
(ก) ผลการทดลองที่ได้จากการจำลองการทำงานด้วยโปรแกรม SPICE.....	67
(ข) ผลการทดลองที่ได้จากการต่อวงจรจริงด้วยวงจรรวมเบอร์ MC14007UB.....	67
4.9 วงจรรขยายความแตกต่างความต้านทานแบบที่ 4.....	68
4.10 วงจรสมมูลของวงจรรขยายความแตกต่างความต้านทาน.....	70
4.11 ความสัมพันธ์ของแรงดันขาออกและกระแสขาเข้าของวงจรรขยายความต้านทานแบบที่ 4	
(ก) เมื่อป้อนกระแสขาเข้าเข้าที่ช่องทางเข้าของสัญญาณกระแสลบ ($I_{in(-)}$).....	72
(ข) เมื่อป้อนกระแสขาเข้าเข้าที่ช่องทางเข้าของสัญญาณกระแสบวก ($I_{in(+)}$).....	72

สารบัญญรูป(ต่อ)

รูปที่	หน้า
4.12 ความสัมพันธ์ระหว่างแรงดันขาออกกับกระแสขาเข้าในลักษณะการขยายผลต่าง กระแสขาเข้า.....	72
4.13 วงจรขับสัญญาณทางด้านขาออกของวงจรขยายความต้านทาน.....	73
4.14 วงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจรขับสัญญาณทางด้านขาออก.....	74
4.15 วงจรป้อนกลับแบบขอสรรวม.....	75
4.16 วงจรสมมูลของวงจรป้อนกลับแบบขอสรรวม.....	76
4.17 วงจรป้อนกลับแบบ Push-Pull.....	78
4.18 วงจรสมมูลของวงจรป้อนกลับแบบ Push-Pull.....	80
4.19 วงจรขยายความแตกต่างความต้านทานที่สมบูรณ์.....	81
4.20 วงจรสมมูลสำหรับวิเคราะห์ย่านความถี่ปฏิบัติงานของวงจรขยายความแตกต่างความต้านทาน รูปที่ 4.9.....	84
4.21 วงจรสมมูลสำหรับการวิเคราะห์ย่านความถี่ปฏิบัติงานของวงจรขับสัญญาณขาออก.....	86
4.22 วงจรสมมูลสำหรับการวิเคราะห์ย่านความถี่ปฏิบัติงานของวงจรป้อนกลับ.....	88
5.1 (ก) ความต้านทานขาเข้าของวงจรรับสัญญาณขาเข้าที่ช่องทางบวก.....	92
5.1 (ข) ความต้านทานขาเข้าของวงจรรับสัญญาณขาเข้าที่ช่องทางลบ.....	93
5.2 (ก) ความต้านทานขาออกของวงจรรับสัญญาณขาเข้าที่ช่องทางออกที่ 1 (V_{out1}).....	93
5.2 (ข) ความต้านทานขาออกของวงจรรับสัญญาณขาเข้าที่ช่องทางออกที่ 2 (V_{out2}).....	94
5.3 คุณลักษณะถ่ายโอนของวงจรรับสัญญาณขาเข้าของช่องทางออกที่ 1 เมื่อป้อนสัญญาณขาเข้า เข้าที่ช่องทางบวกของวงจร.....	95
5.4 คุณลักษณะถ่ายโอนของวงจรรับสัญญาณขาเข้าของช่องทางออกที่ 1 (V_{out1}) เมื่อป้อนสัญญาณ ขาเข้าเข้าที่ช่องทางลบของวงจร.....	95
5.5 คุณลักษณะถ่ายโอนของวงจรรับสัญญาณขาเข้าของช่องทางออกที่ 2 (V_{out2}) เมื่อป้อนสัญญาณ ขาเข้าเข้าที่ช่องทางบวก ($I_{in(+)}$) ของวงจร.....	96
5.6 คุณลักษณะถ่ายโอนของวงจรรับสัญญาณขาเข้าของช่องทางออกที่ 2 (V_{out2}) เมื่อป้อนสัญญาณ ขาเข้าเข้าที่ช่องทางลบ ($I_{in(-)}$) ของวงจร.....	96
5.7 ความต้านทานขาเข้าของวงจรขับสัญญาณขาออก.....	98
5.8 ความต้านทานขาออกของวงจรขับสัญญาณขาออก.....	99
5.9 ค่าอัตราขยายของวงจรขับสัญญาณขาออก.....	100

สารบัญรูป(ต่อ)

รูปที่	หน้า
5.10 ค่าอัตราขยายความนำของวงจรป้อนกลับ.....	101
5.11 คุณลักษณะถ่ายโอนของวงจรส่งผ่านผลต่างความต้านทานสำหรับช่องทางเข้าบวก.....	102
5.12 คุณลักษณะถ่ายโอนของวงจรส่งผ่านผลต่างความต้านทานสำหรับช่องทางเข้าลบ.....	102
5.13 ค่าอัตราขยายของวงจรขยายความแตกต่างความต้านทาน.....	103
5.14 คุณลักษณะถ่ายโอนของวงจรส่งผ่านผลต่างความต้านทานเมื่อได้รับการปรับค่ากระแสไฟเลี้ยง สำหรับการป้อนกระแสเข้าที่ช่องทางบวก.....	104
5.15 คุณลักษณะถ่ายโอนของวงจรส่งผ่านผลต่างความต้านทานเมื่อได้รับการปรับค่ากระแสไฟเลี้ยง สำหรับการป้อนกระแสเข้าที่ช่องทางลบ.....	104
5.16 (ก) ค่าความต้านทานขาเข้าของวงจรส่งผ่านผลต่างความต้านทานที่จุดทางเข้าของสัญญาณ บวก ($I_{in(+)}$).....	105
5.16 (ก) ค่าความต้านทานขาเข้าของวงจรส่งผ่านผลต่างความต้านทานที่จุดทางเข้าของสัญญาณ ลบ ($I_{in(-)}$).....	106
5.17 ความต้านทานขาออกของวงจรขยายความแตกต่างความต้านทาน.....	106
5.18 ผลตอบสนองความถี่ของวงจรส่งผ่านผลต่างความต้านทานเมื่อป้อนสัญญาณขาเข้าเข้าที่ช่อง ทางบวก ($I_{in(+)}$).....	108
5.19 ผลตอบสนองความถี่ของวงจรส่งผ่านผลต่างความต้านทานเมื่อป้อนสัญญาณขาเข้าเข้าที่ช่อง ทางลบ ($I_{in(-)}$).....	108
5.20 คุณลักษณะถ่ายโอนของวงจรส่งผ่านผลต่างความต้านทานเมื่อได้รับการปรับค่ากระแสไฟ เลี้ยง สำหรับการป้อนกระแสเข้าที่ช่องทางบวก.....	109
5.21 คุณลักษณะถ่ายโอนของวงจรส่งผ่านผลต่างความต้านทานเมื่อได้รับการปรับค่ากระแสไฟ เลี้ยง สำหรับการป้อนกระแสเข้าที่ช่องทางลบ.....	110
5.22 ค่าความต้านทานขาเข้าของวงจรส่งผ่านผลต่างความต้านทานที่จุดทางเข้าบวก ($I_{in(+)}$).....	111
5.23 ค่าความต้านทานขาเข้าของวงจรส่งผ่านผลต่างความต้านทานที่จุดทางเข้าลบ ($I_{in(-)}$).....	111
5.24 ความต้านทานขาออกของวงจรส่งผ่านผลต่างความต้านทาน.....	112
5.25 ผลตอบสนองความถี่ของวงจรส่งผ่านผลต่างความต้านทานเมื่อป้อนสัญญาณขาเข้าเข้าที่ช่อง ทางบวก ($I_{in(+)}$).....	113
5.26 ผลตอบสนองความถี่ของวงจรส่งผ่านผลต่างความต้านทานเมื่อป้อนสัญญาณขาเข้าเข้าที่ช่อง ทางลบ ($I_{in(-)}$).....	113

สารบัญรูป(ต่อ)

รูปที่	หน้า
5.27	คุณลักษณะถ่ายโอนของวงจรส่งผ่านผลต่างความต้านทานเมื่อได้รับการปรับค่ากระแสไฟ ไฟเลี้ยง สำหรับการป้อนกระแสเข้าที่ช่องทางบวก.....114
5.28	คุณลักษณะถ่ายโอนของวงจรส่งผ่านผลต่างความต้านทานเมื่อได้รับการปรับค่ากระแสไฟ ไฟเลี้ยง สำหรับการป้อนกระแสเข้าที่ช่องทางลบ.....115
5.29	ค่าความต้านทานขาเข้าของวงจรส่งผ่านผลต่างความต้านทาน (ก) ที่จุดทางเข้าของสัญญาณบวก ($I_{in(+)}$).....116 (ข) ที่จุดทางเข้าของสัญญาณลบ ($I_{in(-)}$).....116
5.30	ความต้านทานขาออกของวงจรส่งผ่านผลต่างความต้านทาน.....117
5.31	ผลตอบสนองความถี่ของวงจรส่งผ่านผลต่างความต้านทานเมื่อป้อนสัญญาณขาเข้าเข้าที่ช่อง ทางบวก ($I_{in(+)}$).....118
5.32	ผลตอบสนองความถี่ของวงจรส่งผ่านผลต่างความต้านทานเมื่อป้อนสัญญาณขาเข้าเข้าที่ช่อง ทางลบ ($I_{in(-)}$).....118

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

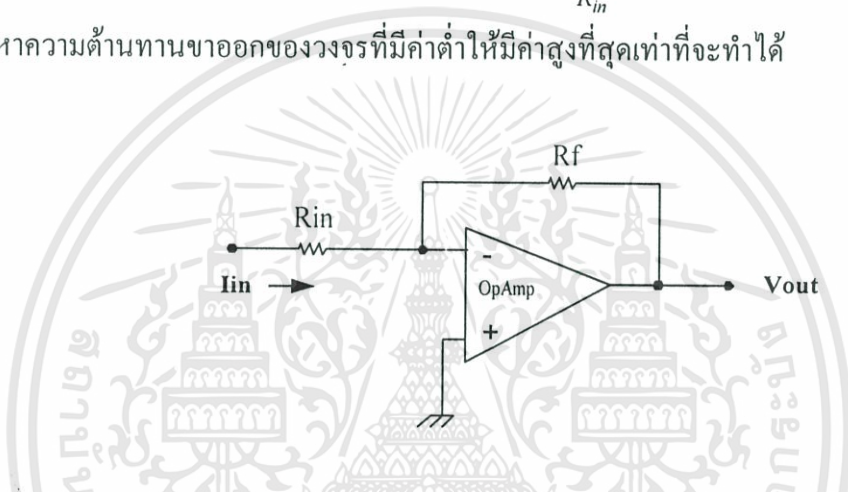
ในปัจจุบันนี้วงจรรขยายสัญญาณ (Signal Amplifier) เป็นวงจรที่มีความสำคัญวงจรหนึ่งในการขยายสัญญาณทางไฟฟ้าที่มีขนาดเล็ก ให้มีขนาดที่เหมาะสมเพื่อนำสัญญาณที่มีขนาดพอเหมาะไปดำเนินการทางไฟฟ้าในด้านต่างๆ ได้[1] ซึ่งสัญญาณขนาดเล็กดังกล่าวส่วนใหญ่แล้วจะเป็นสัญญาณที่เกิดจากการเปลี่ยนแปลงปริมาณทางฟิสิกส์ในรูปต่างๆ เช่น ความร้อน (อุณหภูมิ) ความเข้มแสง ความดันบรรยากาศ ความดังของพลังงานเสียง เป็นต้น ให้เป็นสัญญาณทางไฟฟ้า ซึ่งวงจรที่ทำหน้าที่ภาคแรกในการจัดการสัญญาณดังกล่าวคือวงจรรขยายสัญญาณ

วงจรรขยายสัญญาณในปัจจุบันนี้แบ่งตามลักษณะการทำงานได้เป็น 4 ชนิดคือ[2]

1. วงจรรขยายกระแส (Current Amplifier) ทำหน้าที่ขยายกระแสขาเข้าให้มีขนาดใหญ่ขึ้น ค่าอัตราขยาย กระแสของวงจรคือ A_I มีค่าเท่ากับ $\frac{I_{OUTPUT}}{I_{INPUT}}$ และควรมีค่าความต้านทานขาเข้าวงจรเป็น 0 ($Z_{IN} = 0$) และความต้านทานขาออกของวงจรเป็นอนันต์ ($Z_{OUT} = \infty$)
2. วงจรรขยายแรงดัน (Voltage Amplifier) ทำหน้าที่ขยายแรงดันขาเข้าให้มีขนาดใหญ่ขึ้น ค่าอัตราขยายแรงดันของวงจรคือ A_V มีค่าเท่ากับ $\frac{V_{OUTPUT}}{V_{INPUT}}$ และควรมีค่าความต้านทานขาเข้าวงจรเป็นอนันต์ ($Z_{IN} = \infty$) และความต้านทานขาออกของวงจรเป็น 0 ($Z_{OUT} = 0$)
3. วงจรรขยายความนำ (Transconductance Amplifier) ทำหน้าที่ขยายแรงดันขาเข้าให้เป็นกระแส ค่าอัตราขยายความนำของวงจรคือ G_m มีค่าเท่ากับ $\frac{I_{OUTPUT}}{V_{INPUT}}$ และควรมีค่าความต้านทานขาเข้าวงจรเป็นอนันต์ ($Z_{IN} = \infty$) และความต้านทานขาออกของวงจรเป็นอนันต์ ($Z_{OUT} = \infty$)
4. วงจรรขยายความต้านทาน (Transresistance Amplifier) ทำหน้าที่ขยายกระแสขาเข้าให้เป็นแรงดัน ค่าอัตราขยายความต้านทานของวงจรคือ R_m มีค่าเท่ากับ $\frac{V_{OUTPUT}}{I_{INPUT}}$ และควรมีค่าความต้านทานขาเข้าวงจรเป็น 0 ($Z_{IN} = 0$) และความต้านทานขาออกของวงจรเป็น 0 ($Z_{OUT} = 0$)

วงจรรขยายที่ใช้อยู่ในปัจจุบันที่เป็นที่รู้จักกันเป็นอย่างดีคือวงจรรออปแอมป์ (Opamp) และวงจรรขยายความนำ (OTA) ซึ่งวงจรรออปแอมป์เป็นวงจรรขยายในประเภทวงจรรขยายแรงดัน (Voltage) เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Amplifier) โดยแนวทางการพัฒนางจรดังกล่าวนอกจากจะพยายามที่จะพัฒนาให้วงจรมีค่าอัตราขยายแรงดันสูงแล้ว ยังพัฒนาให้วงจรมีค่าความต้านทานขาเข้าสูงมากๆ เช่น การใช้ทรานซิสเตอร์ โครงสร้างแบบ FET เป็นส่วนรับสัญญาณขาเข้า เป็นต้น และพยายามพัฒนาให้วงจรมีค่าความต้านทานขาออกต่ำที่สุด ซึ่งวงจรดังกล่าวสามารถใช้ได้ดีในแง่ของวงจรรขยายแรงดัน ซึ่งผู้ใช้งานสามารถกำหนดอัตราขยายแรงดันได้จากการป้อนกลับแบบลบ (Negative Feedback) จากภายนอกวงจร และวงจรออปแอมป์ดังกล่าวยังสามารถทำหน้าที่เป็นวงจรขยายกระแสได้โดยต่อวงจรในลักษณะ Inverting Amplifier ดังรูปที่ 1.1 [2] ซึ่งทำให้ค่าความต้านทานขาเข้าของวงจรมีค่าประมาณค่าความต้านทาน R_{in} และค่าอัตราขยายของวงจรจะมีค่าเท่ากับ $A_v \frac{R_f}{R_{in}}$ แต่อย่างไรก็ตามจำเป็นต้องพยายามแก้ปัญหาความต้านทานขาออกของวงจรที่มีค่าต่ำให้มีค่าสูงที่สุดเท่าที่จะทำได้



รูปที่ 1.1 แสดงการต่อวงจรขยายออปแอมป์แบบ Inverting Amplifier

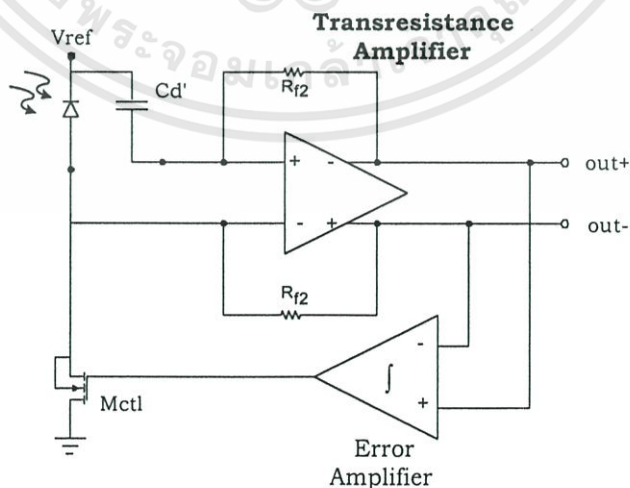
รวมทั้งวงจรออปแอมป์ยังสามารถพัฒนาเป็นวงจรขยายความต้านทานได้[1] โดยทำการต่อวงจรเช่นเดียวกับรูปที่ 1 โดยพยายามทำให้ค่าความต้านทาน R_{in} มีค่าเป็น 0 หรือต่ำที่สุดเท่าที่จะทำได้ แต่เมื่อทำการลดค่าความต้านทาน R_{in} แล้ว ปัญหาที่ตามมาคือ ค่าอัตราขยายของวงจรจะมีค่าสูงมาก และจากคุณสมบัติของออปแอมป์ ค่าการตอบสนองความถี่ของวงจรจะมีค่าแปรผกผันกับค่าของอัตราขยาย ทำให้การต่อวงจรออปแอมป์เพื่อทำหน้าที่เป็นวงจรขยายความต้านทานหรือวงจรขยายกระแสจะพบปัญหาความถี่ที่วงจรสามารถตอบสนองได้มีค่าต่ำ[3]

จากปัญหาดังกล่าวข้างต้น ทำให้การพัฒนางจรขยายความต้านทานโดยเฉพาะ จึงมีความจำเป็นและน่าสนใจ โดยจุดประสงค์ในการพัฒนางจรเพื่อให้คุณสมบัติของวงจรเป็นวงจรขยายความต้านทานที่ดี และมีความสามารถพัฒนาเป็นวงจรรวมเพื่อผลิตบนแผ่นผลึกซิลิกอนในอนาคต

1.2 เพราะเหตุใดปัญหานี้ถึงน่าสนใจ

ปริมาณทางฟิสิกส์ที่ถูกแปลงรูปด้วยเซ็นเซอร์ หรือทรานสดิวเซอร์ ก่อให้เกิดเป็นสัญญาณทางไฟฟ้าที่สามารถแบ่งออกได้เป็น 2 ชนิด คือ สัญญาณกระแส และสัญญาณแรงดัน ซึ่งสัญญาณที่ออกมาจากตัวแปลงสัญญาณดังกล่าวจะมีขนาดเล็กมาก วงจรขยายแรงดัน (Voltage Amplifier) ซึ่งปัจจุบันมีอยู่ทั่วไป เรียกว่า วงจรออปแอมป์ และวงจรขยายความนำ (Transconductance Amplifier) ซึ่งปัจจุบันเรียกว่า OTA เป็นวงจรที่สามารถหาได้ทั่วไป และถูกนำมาใช้ทำหน้าที่ขยายสัญญาณขนาดเล็กดังกล่าวซึ่งเป็นแรงดันขาเข้า และเหมาะสำหรับขยายสัญญาณที่เป็นแรงดันเท่านั้น แต่ในส่วนของวงจรขยายกระแส (Current Amplifier) และวงจรขยายความต้านทาน (Transresistance Amplifier) ยังไม่มีการทำออกมาเป็นวงจรรวม ทั้งนี้ เนื่องจากโดยทั่วไปแล้วสามารถนำวงจรรวมออปแอมป์ และวงจรขยายความนำ (OTA) มาต่อเป็นวงจรขยายความต้านทาน หรือวงจรขยายกระแสได้[4] และสามารถนำมาใช้งานแทนกันได้แต่คุณสมบัติทางไฟฟ้าบางอย่างของวงจรมิใช่ไปตามหลักการออกแบบวงจรรวมที่ดี กล่าวคือ ไม่สามารถออกแบบให้วงจรรวมออปแอมป์ดังรูปที่ 1 มีค่าความต้านทานขาเข้าต่ำมากๆ และเมื่อออกแบบให้ค่าความต้านทาน R_f มีค่าสูงแล้วค่าอัตราขยายของวงจรมีค่ามาก ส่งผลให้การตอบสนองความถี่ของวงจรรวมออปแอมป์ที่ทำการออกแบบมีค่าไม่มาก ตามคุณสมบัติทั่วไปของการพัฒนางจรรวมออปแอมป์

ในการขยายสัญญาณกระแสขนาดเล็กที่เกิดจากแหล่งกำเนิดที่เป็นกระแสและทำการเปลี่ยนแปลงกระแสดังกล่าวให้เป็นแรงดันเพื่อดำเนินการทางสัญญาณ (Signal Processing) เช่น การกำเนิดกระแสที่เกิดจากหัววัดความชื้น ซึ่งมีวงจรเสมือนเป็นตัวเหนี่ยวนำ การกำเนิดกระแสซึ่งแปรผันตามค่าความเข้มแสงที่ตกกระทบบนรอยต่อสารกึ่งตัวนำพีเอ็นของเซลล์แสงอาทิตย์ หรือโฟโตทรานซิสเตอร์ เป็นต้น มีความจำเป็นต้องใช้วงจรขยายความต้านทาน[5] ดังตัวอย่างในรูปที่ 1.2

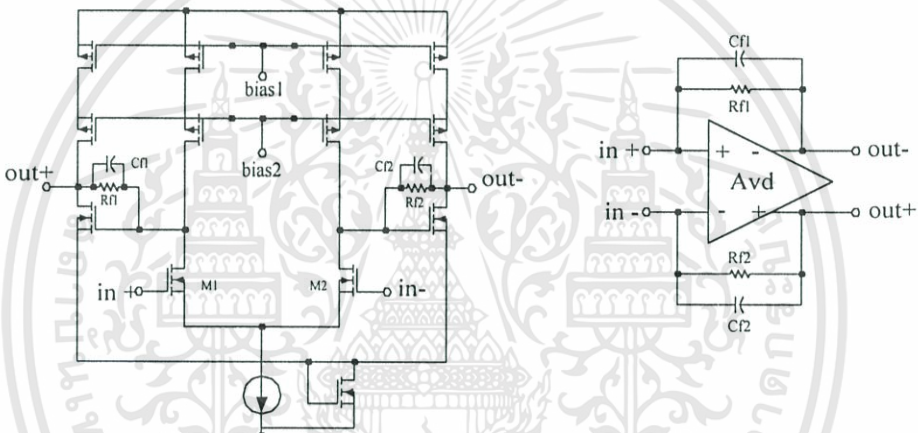


รูปที่ 1.2 การใช้งานวงจรขยายความต้านทานในการขยายสัญญาณกระแสเพื่อเปลี่ยนเป็นแรงดัน

เนื่องจากวงจรมีความต้านทานที่จะทำการออกแบบในวิธานิพนธ์ฉบับนี้ ทำการออกแบบให้สามารถประกอบเป็นวงจรรวมได้ดี มีคุณสมบัติที่ดีตามแบบอย่างวงจรมีความต้านทาน โดยเฉพาะอย่างยิ่ง ช่วงการตอบสนองความถี่ของวงจรมีความต้านทานที่จะทำการออกแบบจะต้องไม่ขึ้นกับค่าอัตราขยายปิดวงจรถ (Close Loop Gain)[6]

1.3 หลักการใหม่ที่นำเสนอ

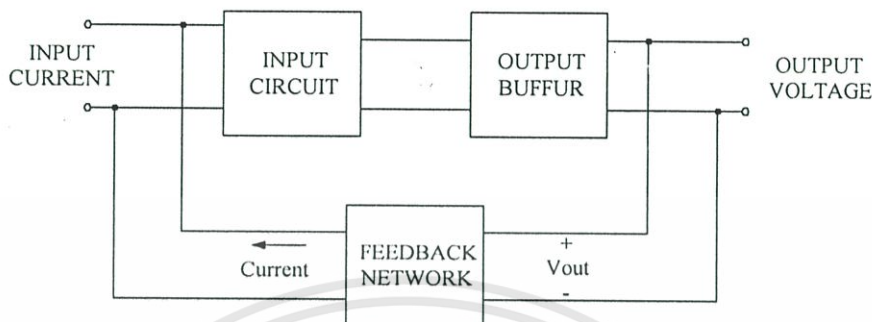
วงจรมีความต้านทานที่ได้มีการใช้งานในปัจจุบันนี้ ส่วนใหญ่จะใช้วงจรรวมออปแอมป์มาทำการออกแบบดังที่ได้นำเสนอไปแล้ว นอกจากนี้ วงจรมีความต้านทานยังได้มีการพัฒนาออกแบบโดยอาศัยหลักการการออกแบบวงจรออปแอมป์ [5] ดังรูปที่ 3.



รูปที่ 1.3 แสดงวงจรมีความต้านทานที่ออกแบบโดยใช้พื้นฐานการออกแบบวงจรออปแอมป์

จากรูปที่ 1.3 พบว่า ค่าความต้านทานขาเข้าของวงจรมีค่าโดยประมาณเท่ากับค่าความต้านทานขาเข้าของขั้วเกทของมอสทรานซิสเตอร์ M1 และ M2 (ซึ่งมีค่าสูงมาก) ซึ่งไม่ถูกต้องตามหลักการของการออกแบบวงจรที่ลักษณะของแหล่งกำเนิดที่ป้อนเข้าสู่วงจรเป็นกระแส ซึ่งเดิมนั้น การแก้ปัญหาดังกล่าวของวงจรถึงทำการป้อนกลับแล้วจะมีค่าขึ้นอยู่กับ R_N [7] แต่จากลักษณะการต่อวงจรดังรูปไม่สามารถควบคุมอัตราขยายของวงจรถได้ ดังนั้นในวิธานิพนธ์ฉบับนี้ จึงได้ทำการออกแบบวงจรมีความต้านทานที่มีค่าความต้านทานขาเข้าของวงจรมีค่าต่ำๆ ซึ่งเมื่อนำหลักการของการป้อนกลับแบบลบมาใช้จะทำให้ค่าความต้านทานมีค่าต่ำลงไปอีก เช่นเดียวกับความต้านทานขาออกของวงจรถได้ออกแบบให้มีค่าต่ำด้วยเนื่องจากต้องการให้เป็นแหล่งจ่ายแรงดันที่ดี ส่วนค่าอัตราขยายของวงจรถได้ทำการออกแบบให้สามารถควบคุมอัตราขยายได้ โดยที่ช่วงความถี่ในเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตเห็นไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรมีค่าไม่เปลี่ยนแปลง บล็อกโคโตะแกรมวงจรมีความต้านทานที่ออกแบบ
 ต่อร่วมกับวงจรขับสัญญาณแรงดันขาออก และวงจรป้อนกลับแบบลบ (POPI) แสดงได้ดังรูปที่
 1.4



รูปที่ 1.4 รูปร่างของวงจรมีค่าไม่เปลี่ยนแปลง บล็อกโคโตะแกรมวงจรมีความต้านทานที่ได้ออกแบบ

1.4 ขอบเขตการวิจัย

วิทยานิพนธ์ฉบับนี้มุ่งพัฒนางจรขยายความแตกต่างความต้านทานเพื่อให้วงจรมีความ
 เหมาะสมที่จะนำไปสร้างเป็นวงจรรวมโดยใช้เทคโนโลยีทรานซิสเตอร์แบบ CMOS ในการออก
 แบบ โดยในวิทยานิพนธ์ฉบับนี้จะประกอบด้วย

บทที่ 1 เป็นการกล่าวถึงประวัติความเป็นมา และปัญหาที่ต้องการทำการวิจัยเกี่ยวกับวง-
 จรขยายความแตกต่างความต้านทานที่ได้นำเสนอในวิทยานิพนธ์ โดยกล่าวถึงวิธีการแก้ปัญหาที่ใช้
 ในวิทยานิพนธ์

บทที่ 2 เนื่องจากวงจรมีค่าไม่เปลี่ยนแปลงความต้านทานที่ใช้ในวิทยานิพนธ์ฉบับนี้ ได้ใช้
 ทรานซิสเตอร์โครงสร้างแบบ MOSFET ในการออกแบบ จึงได้ทำการอธิบายโครงสร้าง และคุณ
 สมบัติทางไฟฟ้าบางประการที่สำคัญในการออกแบบวงจรมีค่าไม่เปลี่ยนแปลงความต้านทาน

บทที่ 3 เป็นการนำเสนอวงจรมีค่าไม่เปลี่ยนแปลงความต้านทานที่จะประกอบด้วยบล็อกของวงจรสะท้อนกระแสแบบต่างๆ
 วงจรขับเฟอร์เรนต์ และวงจรป้อนกลับ รวมทั้งทฤษฎีการป้อนกลับที่ใช้ในวงจรมีค่า

บทที่ 4 เป็นการเสนอคุณสมบัติทางไฟฟ้าของวงจรมีค่าไม่เปลี่ยนแปลงความต้านทานของ
 วิทยานิพนธ์ โดยทำการวิเคราะห์คุณสมบัติของวงจรมีค่าไม่เปลี่ยนแปลง และนำมาประกอบกันเพื่อ
 วิเคราะห์คุณสมบัติทางไฟฟ้ารวมของวงจรมีค่าไม่เปลี่ยนแปลงความต้านทาน

บทที่ 5 เป็นการนำเสนอการทดสอบประสิทธิภาพทางไฟฟ้าของวงจรมีค่าไม่เปลี่ยนแปลงในบทที่
 4 โดยมีแนวทางการทดสอบ 2 ประการคือ ประการแรกทำการทดสอบโดยใช้โปรแกรม PSPICE
 ด้วยแบบจำลองที่เหมาะสม และประการที่สองเป็นการสร้างวงจรมีค่าไม่เปลี่ยนแปลงจากทรานซิสเตอร์ เพื่อทดสอบ

คุณสมบัติทางไฟฟ้า จากนั้นทำการเทียบคุณสมบัติทางไฟฟ้าดังกล่าวเพื่อวิจารณ์แนวทางการสร้างวงจรจริงด้วยเทคโนโลยีวงจรรวมแบบ CMOS

บทที่ 6 เป็นการสรุปและวิจารณ์วงจรที่ได้ทำการสร้างในวิทยานิพนธ์ รวมทั้งแสดงแนวความคิดในการพัฒนาต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

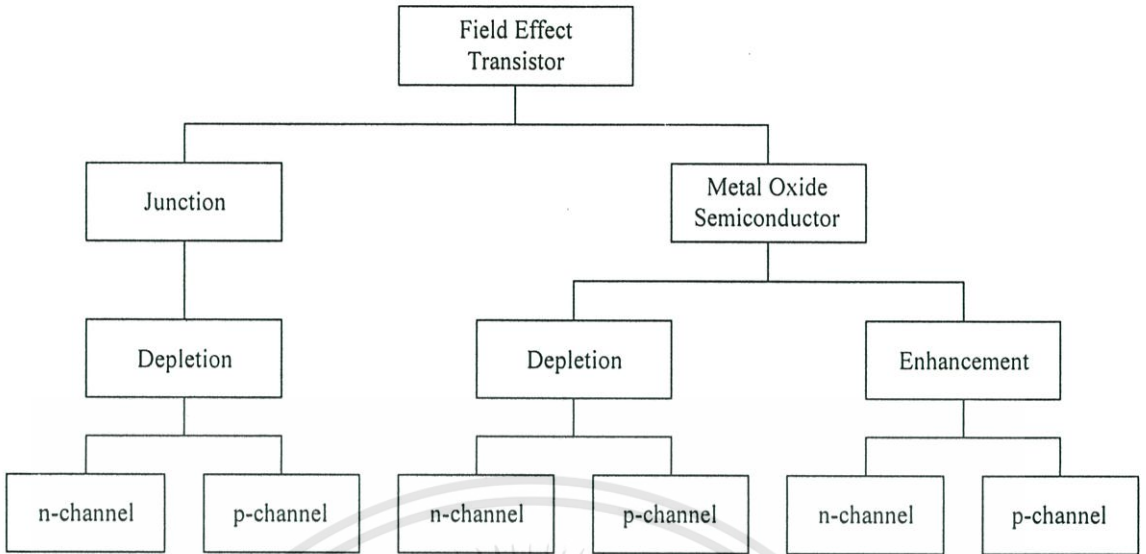
บทที่ 2

ทฤษฎีและการทำงานของทรานซิสเตอร์แบบ MOSFET

2.1 บทนำ

วิทยานิพนธ์ฉบับนี้ ใช้สิ่งประดิษฐ์สารกึ่งตัวนำชนิดผลของสนามไฟฟ้าซึ่งเรียกว่า MOSFET (Metal Oxide Semiconductor Field Effect Transistor) หรือทรานซิสเตอร์แบบมอสเฟตในการสังเคราะห์วงจรขยายความต้านทาน ดังนั้นจำเป็นต้องอธิบายถึงโครงสร้างและหลักการทำงานของอุปกรณ์สารกึ่งตัวนำประเภทนี้ เพื่อให้เข้าใจหลักการทำงานของทรานซิสเตอร์ในวงจรที่สังเคราะห์ขึ้น ในปัจจุบันทรานซิสเตอร์แบบมอสเฟตมีบทบาทสำคัญในการสร้างวงจรรวม เนื่องจากเป็นอุปกรณ์สารกึ่งตัวนำที่ใช้พื้นที่บนแผ่นผลึกซิลิกอนน้อย (สามารถใช้ทรานซิสเตอร์โครงสร้างดังกล่าวในการสร้างความต้านทานที่ควบคุมด้วยแรงดันไฟฟ้า (Voltage Control Resistance) และตัวเก็บประจุไฟฟ้า (MOS Capacitor) ได้ กล่าวคือมีขนาดเล็กเมื่อเทียบกับทรานซิสเตอร์โครงสร้างแบบไบโพลาร์ ทำให้สามารถลดขนาดพื้นที่บนแผ่นผลึกซิลิกอนในการสร้างวงจรรวม หรือเพิ่มจำนวนตัวอุปกรณ์ให้มากขึ้นในพื้นที่จำกัด[9] (เพิ่มความหนาแน่นของอุปกรณ์สารกึ่งตัวนำชนิดมอสเฟตบนแผ่นผลึกซิลิกอน) ในการสร้างวงจรรวมชนิดต่าง ๆ ทั้งวงจรรวมสำหรับวงจรเชิงเลข และวงจรรวมสำหรับสัญญาณเชิงอุปมานได้ ทรานซิสเตอร์ชนิดผลของสนามไฟฟ้า (Field-Effect Transistor) คือทรานซิสเตอร์ที่ใช้สนามไฟฟ้าในการควบคุมการนำกระแส หรือ ใช้แรงดันไฟฟ้าในการควบคุมการเปลี่ยนแปลงพื้นที่ภาคตัดขวางของสารกึ่งตัวนำที่นำกระแส ทรานซิสเตอร์ชนิดนี้ได้ถูกจัดว่าเป็นทรานซิสเตอร์แบบยูนิโพลาร์ (Unipolar Transistor) เพราะกระแสที่ไหลในทรานซิสเตอร์เกิดจากการเคลื่อนที่ของพาหะส่วนข้างมากเพียงชนิดเดียว ทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าสามารถแบ่งย่อยออกเป็นสองชนิดใหญ่ตามลักษณะโครงสร้างภาคตัดขวางคือ ทรานซิสเตอร์สนามไฟฟ้าชนิดรอยต่อ (Junction Field Effect Transistor หรือเจเฟต(JFET)) และ ทรานซิสเตอร์สนามไฟฟ้าชนิดโลหะ-ออกไซด์-สารกึ่งตัวนำ (Metal-oxide-semiconductor FET หรือมอสเฟต (MOSFET) หรือ IGFET (Insulated Gate FET)) ซึ่งทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบ JFET แบ่งย่อยออกเป็นทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าชนิดรอยต่อแบบดีพลีชัน (Depletion Mode) เท่านั้น ซึ่งมีทั้งชนิดช่องทางเดินกระแสชนิดพี (p-Channel FET) และชนิดช่องทางเดินกระแสชนิดเอ็น (n-Channel FET)[10] ส่วนทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าชนิดโลหะ-ออกไซด์-สารกึ่งตัวนำนั้นมีการทำงานแบบดีพลีชัน และการทำงานแบบเอ็นฮานซ์เมนต์ (Enhancement Mode) และมีทั้งช่องทางเดินกระแสพี (p-channel MOSFET) และช่องทางเดิน

เอกสารกระแสชนิดเอ็น (n channel MOSFET) ซึ่งแสดงไว้ดังรูปที่ 2.1 อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.1 แผนภูมิการแบ่งชนิดและแบบต่างๆ ของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้า

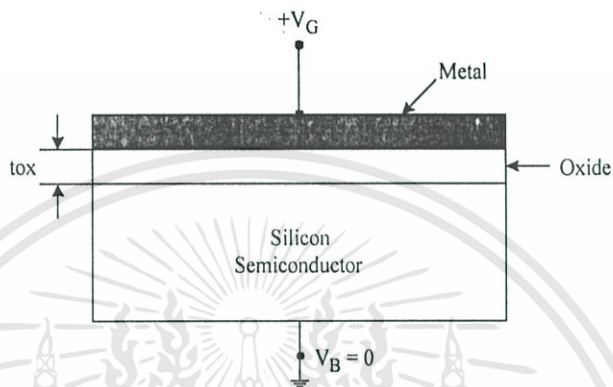
ทรานซิสเตอร์ชนิดผลของสนามไฟฟ้ามีข้อดีกว่าทรานซิสเตอร์แบบไบโพลาร์หลายประการ เนื่องจากโครงสร้างและหลักการทำงานที่แตกต่างกัน ลักษณะเด่นของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้า[11] คือ

1. มีสัญญาณรบกวน (Noise) ต่ำกว่า
2. ไม่เกิดการลัดวงจรทางอุณหภูมิจน (Thermal Runaway)
3. ผลิตได้ง่ายกว่า และกินพื้นที่น้อยกว่าเมื่อผลิตในรูปของวงจรรวมไอซี (Integrated Circuit) นอกจากนี้ยังใช้แทนตัวต้านทาน ทำให้สามารถสร้างวงจรรวมโดยใช้แค่แผ่นซิลิโคนได้
4. มีความต้านทานทางด้านขาเข้าสูงมาก (มากกว่า 10^{10} โอห์ม) ที่ความถี่ต่ำ
5. มีความเพี้ยน (Distortion) ต่ำ และมีผลคูณอินเตอร์โมดูเลชัน (Intermodulation product) น้อย เนื่องจากมีลักษณะโอนย้ายเป็นกำลังสอง (Square law) เท่านั้น
6. มีช่วงพลวัต (Dynamic range) สูงมาก (มากกว่า 100 dB) สามารถขยายสัญญาณขนาดเล็กได้ดี เพราะมีสัญญาณรบกวนต่ำ และขยายสัญญาณขนาดใหญ่ได้ดี เพราะไม่มีผลคูณอินเตอร์โมดูเลชัน
7. สามารถใช้เป็นสวิตช์ที่ไม่มีออฟเซต (Offset) เลย

ส่วนข้อเสีย คือ มีราคาแพงกว่าทรานซิสเตอร์ไบโพลาร์ และมีผลคูณอัตราขยายกับแถบความถี่ (Gain-Bandwidth product) ที่ต่ำกว่าทรานซิสเตอร์ไบโพลาร์ ซึ่งหมายความว่าเมื่ออัตราขยายต่ำกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในวิทยานิพนธ์ฉบับนี้ได้ใช้ทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบ MOSFET ชนิดเอ็น-ฮานซ์เมนต์ โครงสร้างและรายละเอียดของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบ MOSFET ชนิดดีพลีชันจึงขอยกไปไม่กล่าวถึงในที่นี้ คำว่า MOS แสดงให้เห็นถึงโครงสร้างของตัวอุปกรณ์เรียงในแนวตั้ง โดยแบ่งออกเป็น 3 ชั้น ชั้นแรกเป็นชั้นโลหะ (Metal) ชั้นที่สองเป็นชั้นฉนวนออกไซด์ (Oxide) และตามด้วยชั้นของสารกึ่งตัวนำ (Semiconductor) ซึ่งแสดงได้ดังรูปที่ 2.2.

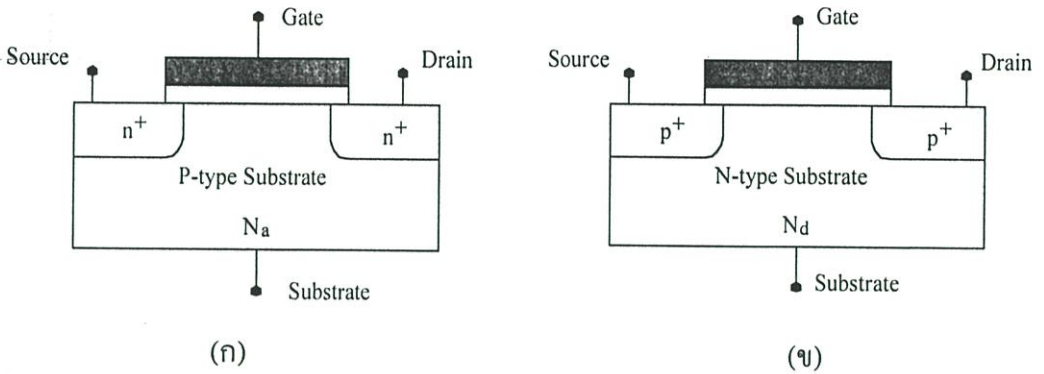


รูปที่ 2.2 โครงสร้างพื้นฐานของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟต

จากรูปแสดงให้เห็นถึงว่าทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟตเป็นอุปกรณ์ที่มีส่วนเชื่อมต่อกับอุปกรณ์ภายนอกสี่ช่องทาง โดยมีขั้วเกต (Gate) ซึ่งเรียกตามลักษณะการทำงานคือเป็นทางเข้าของสัญญาณเข้า โดยต่อเชื่อมอยู่กับชั้นโลหะของทรานซิสเตอร์ ขั้วเดรน (Drain) และซอส (Source) ซึ่งเป็นทางเดินของกระแสในตัวทรานซิสเตอร์ โดยชื่อที่เรียกแสดงถึง กระแสเดินทางจากขั้วเดรน และถูกส่งออกจากทรานซิสเตอร์ชนิดผลของแบบมอสเฟต สู่อุปกรณ์ชิ้นอื่นด้วยขั้วซอส และขั้วฐานรอง (Substrate หรือ Bulk) ซึ่งเชื่อมอยู่กับสารกึ่งตัวนำที่ทำหน้ารองรับส่วนอื่นๆ ดังที่ได้กล่าวมา ในส่วนของรายละเอียดของแต่ละขั้วของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟต ขอกล่าวในหัวข้อถัดไป

2.2 โครงสร้างของทรานซิสเตอร์แบบ MOSFET ชนิด Enhancement

ในหัวข้อนี้กล่าวถึงโครงสร้างของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟต ชนิดเอ็นฮานซ์เมนต์ ทรานซิสเตอร์สนามไฟฟ้าแบบมอสเฟตชนิดเอ็นฮานซ์เมนต์ นอกจากจะประกอบด้วยโครงสร้างพื้นฐานดังที่ได้กล่าวไปในหัวข้อที่แล้วยังประกอบด้วย ส่วนทำงานที่เชื่อมต่อกับอุปกรณ์ภายนอกสี่ทาง ดังรูปที่ 2.3



รูปที่ 2.3 โครงสร้างทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟตเอ็นแชนแนล

- (ก) ทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟตเอ็นแชนแนล ชนิดเอ็นแชนแนล (n-Channel)
- (ข) ทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟตเอ็นแชนแนล ชนิดพีแชนแนล (p-Channel)

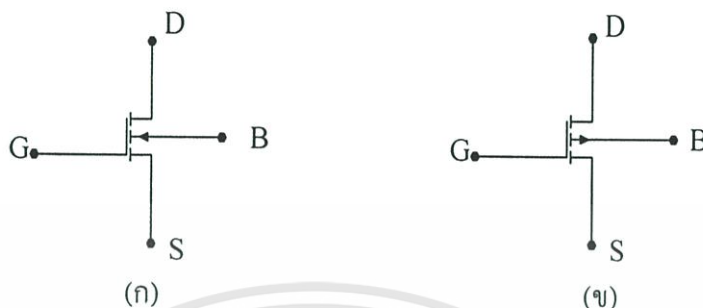
ส่วนประกอบโดยทั่วไปของทรานซิสเตอร์โครงสร้าง MOS ประกอบไปด้วยส่วนการทำงานที่เชื่อมต่อกับภายนอก 4 ส่วน [11] ดังรูปที่ 2.3 ได้แก่

ฐานรอง (Substrate หรือ Bulk, B) เป็นแผ่นสารกึ่งตัวนำเอ็กทรินสิก (Extrinsic semiconductors) มีหน้าที่รองรับส่วนต่างๆ ทั้งหมดของทรานซิสเตอร์ สำหรับทรานซิสเตอร์แบบ MOS จะใช้ชนิดของสารกึ่งตัวนำที่เป็นฐานรองตรงข้ามกับชนิดของช่องทางเดินกระแส

เดรนและซอร์ส (Drain, D และ Source, S) เป็นส่วนของสารกึ่งตัวนำที่ทำให้เกิดเป็นรอยต่อ p-n กับฐานรอง ดังนั้นชนิดของสารกึ่งตัวนำที่ทำหน้าที่ในส่วนนี้จะเป็นชนิดตรงข้ามกับฐานรอง โครงสร้างทรานซิสเตอร์โดยทั่วไปแล้วจะเติมอะตอมสารเจือในบริเวณนี้ให้มีความหนาแน่นสูงกว่าปกติ โดยมีความหนาแน่นอะตอมสารเจืออยู่ในช่วง 10^{18} cm^{-3} และ 10^{20} cm^{-3} ทำให้เกิดเป็นรอยต่อ $n^+ - p$ สำหรับทรานซิสเตอร์ที่มีช่องทางเดินกระแส n และเป็นรอยต่อ $p^+ - n$ สำหรับทรานซิสเตอร์ที่มีช่องทางเดินกระแส p เมื่อได้รับแรงดันไบแอสที่เหมาะสมรอยต่อทางด้านซอร์สจะทำหน้าที่จ่ายประจุเข้าสู่ช่องทางเดินกระแส (Forward bias) ส่วนรอยต่อทางด้านเดรนจะทำหน้าที่ในการรวบรวมประจุไฟฟ้าที่เคลื่อนที่ผ่านทางช่องทางเดินกระแสแอสออกสู่ภายนอก (Reverse bias)

เกต (Gate, G) เป็นส่วนบนสุดของโครงสร้างอาจจะทำมาจากโลหะหรือสารกึ่งตัวนำที่ผ่านการเติมอะตอมสารเจือความหนาแน่นสูงมาก มีลักษณะเป็นแผ่นวางอยู่บนช่องทางเดินกระแสโดยมีชั้นออกไซด์บางกั้นระหว่างกลาง เกตมีหน้าที่ควบคุมการเปลี่ยนแปลงความต้านทานภายในช่องทางเดินกระแส

จากลักษณะโครงสร้างของมอสเฟตแบบเอ็นฮานซ์เมนต์ที่โหมดที่ได้กล่าวไปข้างต้น สามารถแสดงเป็นสัญลักษณ์ของทรานซิสเตอร์แบบ MOS เอ็นฮานซ์เมนต์ที่โหมด ทั้งชนิด n-Channel และ p-Channel ได้ดังรูปที่ 2.4



รูปที่ 2.4 สัญลักษณ์ของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบ MOS เอ็นฮานซ์เมนต์

- (ก) สัญลักษณ์ของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบ MOS ชนิด Enhancement n-channel
- (ข) สัญลักษณ์ของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบ MOS ชนิด Enhancement p-channel

ทรานซิสเตอร์แบบ MOS เอ็นฮานซ์เมนต์ที่โหมด นั้นสามารถทำงานในลักษณะเอ็นฮานซ์เมนต์ หรือการไบแอสแบบเสริมสร้างช่องทางเดินกระแสได้เท่านั้น การเพิ่มแรงดันไบแอสจะทำให้ประจุพาหะเคลื่อนที่ได้มากขึ้น ทั้งนี้สามารถแบ่งออกได้เป็นชนิด NMOS แล PMOS โดยมอสเฟตชนิด NMOS จะมีสารกึ่งตัวนำที่เป็นฐานรองเป็นชนิด p-type ที่ขั้วเกรนและซอสจะเป็น n-type ทำให้เกิดช่องทางเดินกระแส (Channel) ที่เป็นชนิดเดียวกันกับที่ขั้วเกรนและซอส สำหรับมอสเฟตชนิด PMOS ก็จะมีฐานรองที่เป็น n-type ที่ขั้วเกรนและซอสเป็น p-type เมื่อได้รับการไบแอสที่ขั้วเกตจะทำให้เกิดช่องทางเดินกระแสที่เป็น p-type เพราะฉะนั้นการเรียกชนิดของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟตนี้จึงเรียกตามชนิดของช่องทางเดินกระแสที่เกิดขึ้น

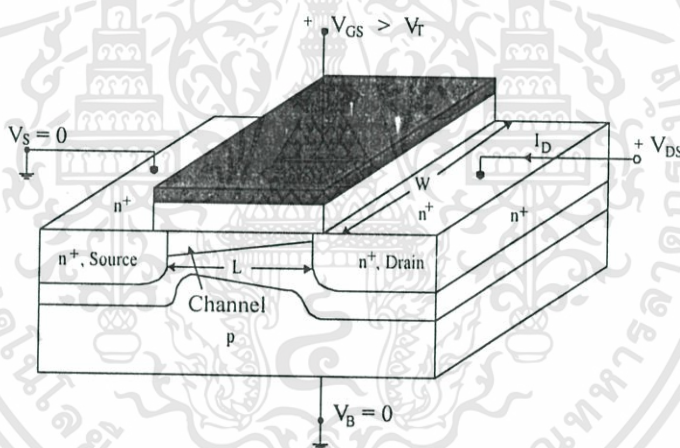
2.3 คุณสมบัติทางไฟฟ้าและการทำงานของทรานซิสเตอร์แบบ MOSFET ชนิด Enhancement

คุณสมบัติทางไฟฟ้าและการทำงานของทรานซิสเตอร์ เป็นสิ่งที่ต้องศึกษาให้แน่ชัด เพื่อให้สามารถนำทรานซิสเตอร์ไปใช้งานได้อย่างถูกต้องและมีประสิทธิภาพ และไม่เกิดการสูญเสีย เนื่องจากนำไปใช้ในทางที่ผิดกับชนิดของทรานซิสเตอร์ ในหัวข้อนี้จึงขอกกล่าวถึงการป้อนแรงดันไบแอสให้แก่ทรานซิสเตอร์ MOSFET ทั้งชนิด NMOS และ PMOS และคุณสมบัติทางไฟฟ้าที่จำเป็นต้องพิจารณาถึงในการวิเคราะห์ผลการทดลองเมื่อนำไปต่อเป็นวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.1 การจ่ายไฟเลี้ยงของทรานซิสเตอร์แบบ MOSFET ชนิด Enhancement

การจ่ายแรงดันไฟเลี้ยงหรือการไบแอสให้ทรานซิสเตอร์ทำงานนั้น เนื่องจากทรานซิสเตอร์มอสเฟตชนิดเอ็นฮานซ์เมนต์เป็นอุปกรณ์ที่เปลี่ยนแรงดันขาเข้า (V_{GS}) เป็นกระแสขาออก (I_D) เมื่อทำการไบแอสแรงดันเข้าที่ขั้วเกตของมอสเฟต ค่าสนามไฟฟ้าในแนวตั้งจะเหนี่ยวนำให้เกิดประจุชนิดตรงข้ามกับฐานรองรับขึ้นข้างใต้ส่วนของชั้นออกไซด์ เมื่อค่าแรงดันที่ป้อนให้มีความมากกว่าแรงดันขีดเริ่ม (Threshold Voltage, V_T) ของมอสเฟต จะทำให้เกิดชั้นกลับของสารกึ่งตัวนำ (Inversion layer) ขึ้น เกิดเป็นช่องทางเดินกระแส กระแสจากขั้วเกรนจึงสามารถไหลข้ามไปยังขั้วซอสได้ มอสเฟตจึงจะนำกระแส โดยค่าแรงดันขีดเริ่มของมอสเฟตชนิด NMOS มีค่าเป็นบวก ชนิด PMOS มีค่าเป็นลบ นอกจากนี้ยังมีสนามไฟฟ้าในแนวอนที่ เกิดจากการไบแอสที่ขั้วเกรนด้วย เมื่อป้อนแรงดันให้แก่ขั้วเกตมากขึ้นจะทำให้กระแสไหลในตัวทรานซิสเตอร์เพิ่มมากขึ้น จนถึงค่าแรงดันค่าหนึ่ง เพราะฉะนั้นค่ากระแสเกรนของทรานซิสเตอร์มีค่าขึ้นอยู่กับค่าแรงดันที่ขั้วเกต แรงดันขีดเริ่ม และแรงดันที่ตกคร่อมระหว่างขั้วเกรนและซอส คือ $I_D = I_D(V_{GS}; V_T; V_{DS})$



รูปที่ 2.5 แสดงการจ่ายแรงดันไบแอสให้แก่ทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟตเอ็นฮานซ์เมนต์ ชนิด เอ็นแซนแนล

การไบแอสทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟตแบ่งออกเป็น 2 ช่วง คือ

1. การไบแอสให้ทรานซิสเตอร์ทำงานในช่วงคัตออฟ (Cutoff) เงื่อนไขแรงดันของการทำงานคือ $V_{GS} < V_T$ ทำให้กระแส $I_D = 0$
2. การไบแอสให้ทรานซิสเตอร์ทำงานในช่วงแอคทีฟ (Active mode) ซึ่งแบ่งออกเป็นได้เป็นอีก 2 ช่วงการทำงานคือ
 - 2.1 ช่วงไม่อิ่มตัว (Nonsaturated region) โดยที่เงื่อนไขแรงดันคือ $V_{DS} < (V_{GS} - V_T)$ ดังนั้น สมการกระแสจึงมีค่าเท่ากับ

$$I_D = k' \frac{W}{L} (V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \quad (2.1)$$

2.2 ช่วงอิ่มตัว (Saturated region) มีเงื่อนไขแรงดันคือ $V_{DS} > (V_{GS} - V_T)$ ทำให้

$$I_D = k' \frac{W}{L} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad (2.2)$$

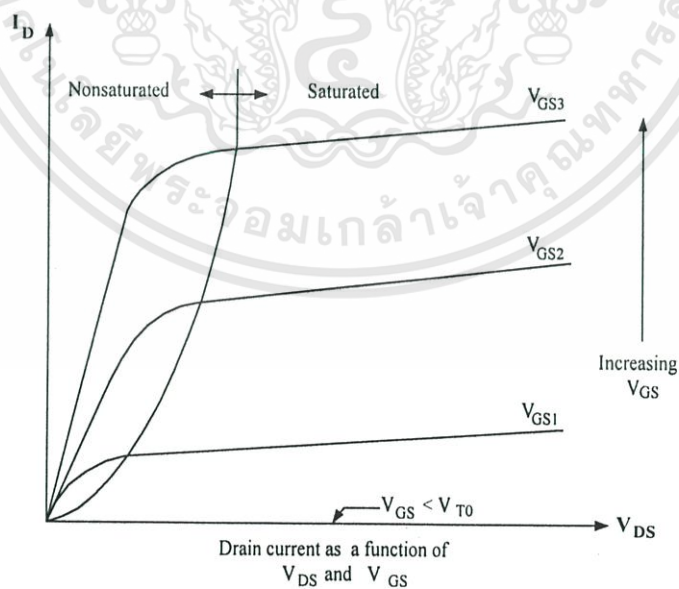
โดยที่ ค่า k' คือค่า Process transconductance parameter มีค่าเท่ากับ $\mu_n C_{OX}$

λ คือค่า Channel Length Modulation factor

W คือ ค่าความกว้างของช่องทางเดินกระแส

L คือ ค่าความยาวของช่องทางเดินกระแส

จากสมการ ค่ากระแสเดรนของทรานซิสเตอร์มีค่าขึ้นอยู่กับค่าแรงดันที่ขั้วเกต (V_{GS}) และแรงดันที่ตกคร่อมระหว่างขั้วเดรนและซอร์ส (V_{DS}) เมื่อคิดค่าแรงดันขีดเริ่มของทรานซิสเตอร์มีค่าคงที่ เส้นกราฟความสัมพันธ์ระหว่างค่าแรงดันไบแอสกับกระแสขาออกของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟตเอ็นเอานซ์เมนต์ ชนิดเอ็นแชนแนล ที่แรงดันที่ขั้วเกตค่าต่างๆ [12] แสดงได้ดังรูปที่ 2.6



รูปที่ 2.6 ความสัมพันธ์ระหว่างแรงดัน V_{DS} กับกระแสเดรน (I_D)

เราสามารถหาจุดทำงานของทรานซิสเตอร์แบบ MOS ได้โดยใช้เส้นโหลด (Load Line) ลาก
 เอกสารทับไปบนเส้นกราฟคุณสมบัติของทรานซิสเตอร์ และหาค่ากระแสอิ่มตัวของทรานซิสเตอร์เมื่อคิด
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

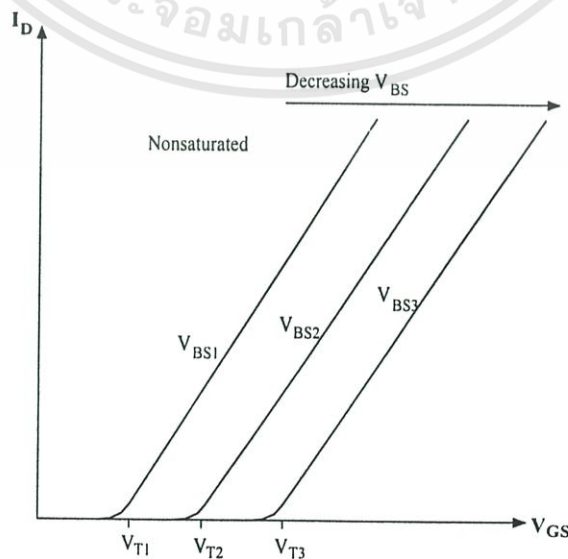
ว่าไม่มีค่าแรงดันตกคร่อมระหว่างขั้วเดรนและซอส จะได้จุดบนเส้นแนวแกนกระแส และหาค่าแรงดัน V_{DS} อิมิตัว คือค่าที่ทำให้ค่ากระแสเดรน (I_D) เป็นศูนย์ ($V_{DS(sat)} < V_{DS}$) ก็จะได้จุดบนเส้นแกนแนวนอน เมื่อลากเชื่อมกันแล้วเส้นโหดจะลากพาดผ่านเส้นกราฟคุณสมบัติที่แรงดัน V_{GS} ค่าต่างๆ ทำให้สามารถทราบได้ว่าทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟตที่กำลังใช้งานอยู่นี้ ทำงานในช่วงใด

สำหรับการนำทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟตตั้งแต่สองตัวขึ้นไปมาต่อเป็นวงจร ค่าแรงดันไบแอสที่ฐานรองเมื่อเทียบกับขั้วซอส (V_{SB}) จะมีส่วนสำคัญในการพิจารณาค่าแรงดันขีดเริ่มของทรานซิสเตอร์แต่ละตัว เมื่อนำขั้วฐานรองของมอสเฟตแต่ละตัวในวงจร มาต่อร่วมจุดอ้างอิงจุดเดียวกัน จะทำให้ค่าแรงดัน V_{SB} ของมอสเฟตแต่ละตัวมีค่าไม่เท่ากัน ส่งผลให้ค่าแรงดันขีดเริ่มของมอสเฟตมีค่าไม่เท่ากัน เนื่องจากค่าแรงดันนี้มีผลกับค่าแรงดันขีดเริ่มตามสมการ

$$V_T = V_{T0} + \gamma \left(\sqrt{2|\phi_F| + V_{SB}} - \sqrt{2|\phi_F|} \right) \tag{2.3}$$

- γ คือ Body-effect parameter
- $2\phi_F$ คือ Surface inversion potential
- V_{T0} คือ ค่าแรงดันขีดเริ่มเมื่อยังไม่ได้มีการไบแอส

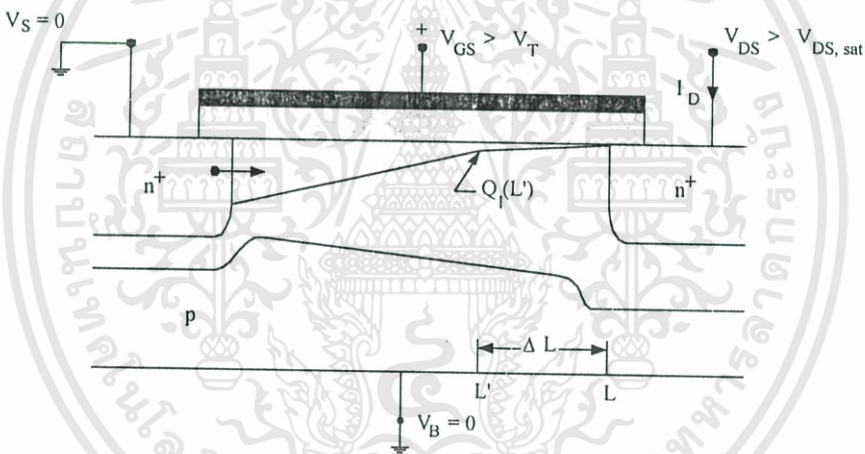
ดังนั้น การต่อวงจรในลักษณะนี้จะทำให้การจัดให้ทรานซิสเตอร์ทำงานในช่วงที่ต้องการเกิดการผิดพลาด เนื่องจากค่าแรงดันขีดเริ่มที่เปลี่ยนแปลงไป ดังนั้นในการต่อวงจรจึงควรจัดให้ค่าแรงดันที่ฐานรองมีค่าเป็นศูนย์ เมื่อเทียบกับขั้วซอสของทรานซิสเตอร์มอสเฟตแต่ละตัว แสดงความสัมพันธ์ตามสมการข้างต้นได้ดังรูป



รูปที่ 2.7 ผลกระทบของแรงดันขีดเริ่มเมื่อทรานซิสเตอร์แบบ MOSFET ได้รับการไบแอสฐานรอง

2.3.2 ปฏิกิริยาการมอดูเลชันของความยาวช่องทางเดินกระแสทรานซิสเตอร์แบบ MOSFET ชนิด Enhancement

ในหัวข้อนี้กล่าวถึงพารามิเตอร์สำคัญตัวหนึ่งที่ทำให้ความสัมพันธ์ระหว่าง ค่ากระแสครน และแรงดัน V_{DS} ช่วงอิมิตัวเมื่อทำงานในย่านแอกทีฟมีค่าเพิ่มขึ้น นั่นคือพจน์ของแลมด้า (λ) โดยค่าแลมด้านี้เกิดขึ้นเมื่อมอสเฟตได้รับแรงดันไบแอสให้ทำงานในย่านแอกทีฟในช่วงอิมิตัว เมื่อป้อนแรงดันเข้าที่ขั้วเกตที่เป็นบวกเมื่อเทียบกับขั้วซอส จะทำให้เกิดช่องทางเดินกระแส จากสนามไฟฟ้าในแนวตั้ง ดังที่ได้กล่าวไปแล้ว และที่ขั้วเดรนมีการไบแอสแบบย้อนกลับ ทำให้เกิดชั้นปลอดพาหะขึ้นที่ขั้วเดรนกับฐานรอง เกิดค่าสนามไฟฟ้าในแนวนอน ทำให้ช่องทางเดินกระแสบีบเล็กลงเมื่อเข้าใกล้ขั้วเดรนมากขึ้น (เกิดเป็นรูปสามเหลี่ยมลู่ไปทางขั้วเดรน) เมื่อที่ขั้วเดรนได้รับการไบแอสย้อนกลับมากขึ้น ความยาวของช่องทางเดินกระแสจะบีบหดสั้นลงตามสนามไฟฟ้าแนวนอนที่เกิดขึ้นจากขั้วเดรน ปฏิกิริยาการมอดูเลชันนี้เรียกว่า ปฏิกิริยาการมอดูเลชันของความยาวช่องทางเดินกระแสหรือแลมด้า[11] จึงมีหน่วยเป็น V^{-1}



รูปที่ 2.8 ปฏิกิริยาการมอดูเลชันของความยาวช่องทางเดินกระแส

2.3.3 ค่าความจุไฟฟ้าภายในโครงสร้างทรานซิสเตอร์แบบ MOSFET ชนิด Enhancement

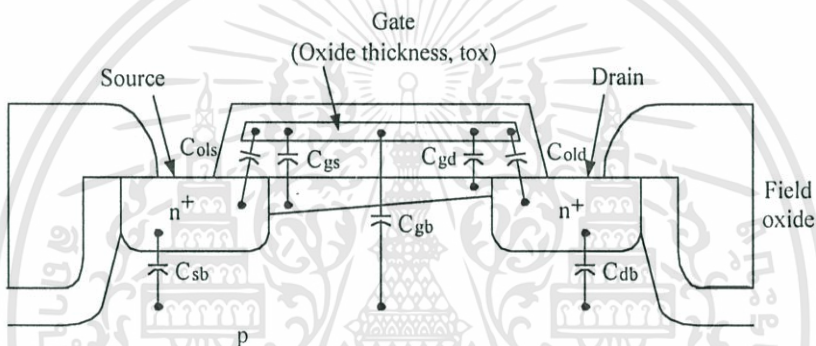
ค่าความจุไฟฟ้าของมอสเฟตมีความสำคัญในการประกอบขึ้นเป็นวงจรเสมือนอย่างง่ายเพื่อช่วยให้นักวงจรใช้ในการวิเคราะห์วงจรทางด้านคุณสมบัติการตอบสนองย่านความถี่การปฏิบัติงานของวงจร และสำหรับการนำทรานซิสเตอร์ไปใช้เป็นสวิตช์ในวงจรที่ทำงานแบบดิจิทัล ค่าความจุไฟฟ้าของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าโครงสร้างแบบ MOS มีค่าความจุไฟฟ้าที่เกิดขึ้น 2 แบบคือ

1. ค่าความจุไฟฟ้าที่เกิดจาก รอยต่อระหว่างสารกึ่งตัวนำฐานรองที่ใช้ในการสร้างทรานซิสเตอร์กับฉนวนออกไซด์และขั้วไฟฟ้าที่บริเวณขั้วเกต ที่สำคัญได้แก่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 1.1 ค่าความจุไฟฟ้าที่เกิดขึ้นระหว่างขั้วเกตกับขั้วซอส (C_{GS})
- 1.2 ค่าความจุไฟฟ้าที่เกิดขึ้นจากขั้วเกตที่พาดทับอยู่บนขั้วซอส (C_{ols})
- 1.3 ค่าความจุไฟฟ้าที่เกิดขึ้นระหว่างขั้วเกตกับขั้วเดรน (C_{GD})
- 1.4 ค่าความจุไฟฟ้าที่เกิดขึ้นจากขั้วเกตที่พาดทับอยู่บนขั้วเดรน (C_{old})
- 1.4 ค่าความจุไฟฟ้าที่เกิดขึ้นระหว่างขั้วเกตกับฐานรอง (C_{GB})
2. ค่าความจุไฟฟ้าที่เกิดขึ้นเนื่องมาจาก ช่วงปลอดภัยประจุพาหะของรอยต่อระหว่างสารกึ่งตัวนำชนิดเอ็นและชนิดพี ได้แก่
 - 2.1 ค่าความจุไฟฟ้าที่เกิดขึ้นระหว่างขั้วเดรนกับฐานรอง (C_{DS})
 - 2.2 ค่าความจุไฟฟ้าที่เกิดขึ้นระหว่างขั้วซอสกับฐานรอง (C_{SB})

แสดงได้ดังรูป



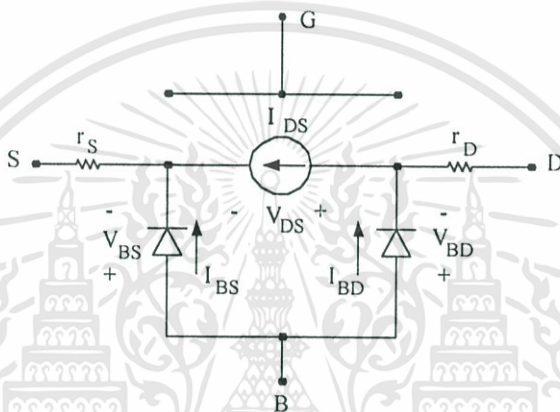
รูปที่ 2.9 ค่าความจุไฟฟ้าภายในโครงสร้างทรานซิสเตอร์แบบมอสเฟตเอ็นฮานซ์เมนต์

2.4 แบบจำลองทรานซิสเตอร์แบบ MOSFET ชนิด Enhancement

สำหรับการวิเคราะห์ห้วงจรแบบจำลองของทรานซิสเตอร์เป็นสิ่งจำเป็นที่ต้องทำการศึกษา เนื่องจากการวิเคราะห์ห้วงจรนอกจากจะต้องใช้สมการกระแสของทรานซิสเตอร์แบบมอสเฟต ยังต้องอาศัยวงจรสมมูล ซึ่งใช้แบบจำลองของทรานซิสเตอร์ในการเขียนเพื่อหาคุณสมบัติทางไฟฟ้าของวงจร แบบจำลองของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้ามีหลายแบบ ซึ่งในแต่ละแบบก็เหมาะสำหรับการวิเคราะห์ห้วงจรแต่ละแบบ ในหัวข้อนี้จึงกล่าวถึงแบบจำลองของทรานซิสเตอร์มอสเฟตแบบที่จำเป็น และในหัวข้อย่อยสุดท้ายจะกล่าวถึงแบบจำลองที่ใช้ในโปรแกรมช่วยวิเคราะห์ห้วงจร (SPICE) ซึ่งในปัจจุบันนี้ เป็นโปรแกรมที่เข้ามามีบทบาทสำคัญ เนื่องจากช่วยให้ผู้ออกแบบวงจรทำงานได้อย่างรวดเร็ว และมีความถูกต้องแม่นยำในการวิเคราะห์ห้วงจรมากขึ้น และยังสามารถทำการเลือกระดับความละเอียดของค่าพารามิเตอร์ที่จะนำมาใช้ในการคำนวณวงจรได้

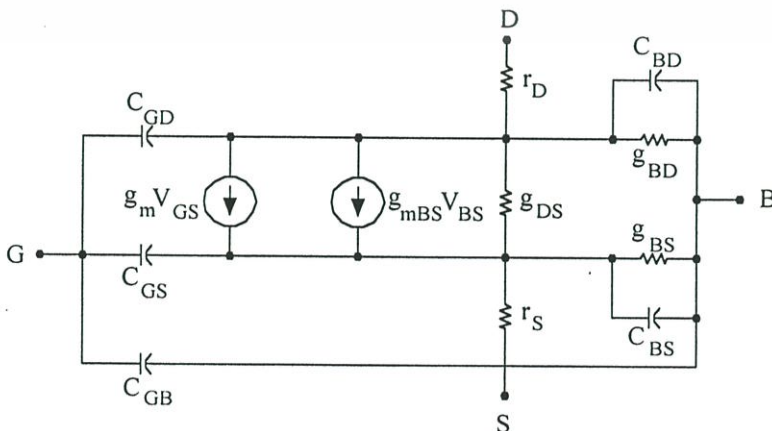
2.4.1 แบบจำลองทรานซิสเตอร์แบบ MOSFET ชนิด Enhancement สำหรับสัญญาณขนาดเล็ก

ก่อนที่จะทำความรู้จักกับแบบจำลองทรานซิสเตอร์แบบมอสเฟตสำหรับสัญญาณขนาดเล็ก ขอกล่าวถึงแบบจำลองของทรานซิสเตอร์สำหรับการวิเคราะห์ไฟตรง ซึ่งแบบจำลองนี้ใช้ในการวิเคราะห์หาคุณสมบัติของวงจรในด้านความสัมพันธ์ระหว่างสัญญาณขาออก และสัญญาณขาเข้า โดยยังไม่ได้คำนึงถึงย่านความถี่ปฏิบัติงาน ในแบบจำลองจึงยังไม่ได้แสดงค่าความจุไฟฟ้าด้วย เพราะจะเป็นการคิดจากการไบแอสไฟตรงให้แก่ทรานซิสเตอร์เท่านั้น ซึ่งแบบจำลองของทรานซิสเตอร์มอสเฟตเอ็นฮานซ์เมนต์สำหรับไฟตรงแสดงได้ดังรูป



รูปที่ 2.10 แสดงแบบจำลองทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบ MOS ชนิดเอ็นฮานซ์เมนต์สำหรับไฟตรง

โดยที่ค่า I_D ในแบบจำลองจะเป็นการแทนค่าสมการกระแสของทรานซิสเตอร์มอสเฟตสำหรับการทำงานในแต่ละช่วงดังที่ได้กล่าวไว้ในหัวข้อ 2.3.1 สำหรับการวิเคราะห์ทางด้านย่านความถี่ปฏิบัติงาน จำเป็นต้องใช้แบบจำลองทรานซิสเตอร์มอสเฟตสำหรับสัญญาณขนาดเล็ก ซึ่งจะเพิ่มค่าความจุไฟฟ้าของทรานซิสเตอร์มอสเฟตที่ได้กล่าวถึงในหัวข้อ 2.3.2 เข้ามาในแบบจำลองดังรูป 2.11



รูปที่ 2.11 แบบจำลองทรานซิสเตอร์มอสเฟตชนิดเอ็นฮานซ์เมนต์สำหรับสัญญาณขนาดเล็ก

เอกสารนี้เป็นเอกสารพลังงานนิวเคลียร์ที่มีลิขสิทธิ์และสงวนลิขสิทธิ์โดยสถาบันเทคโนโลยีพระจอมเกล้าธนบุรี การนำเอกสารนี้ไปใช้ในการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งในการวิเคราะห์ว่าสัญญาณที่ป้อนให้แก่ทรานซิสเตอร์แบบมอสเฟตนั้นเป็นสัญญาณขนาดเล็กหรือไม่ จะคิดค่าแรงดันที่ป้อนเข้าทางขั้วเกตของทรานซิสเตอร์ มีผลทำให้เกิดกระแสเดรนในช่วงที่เป็นเชิงเส้นกับค่าแรงดันขาออก V_{DS} เพราะฉะนั้นค่าอัตราขยายของทรานซิสเตอร์มอสเฟต (g_m) ที่ปรากฏในแบบจำลองจะมีค่าเป็นสมการเชิงเส้น

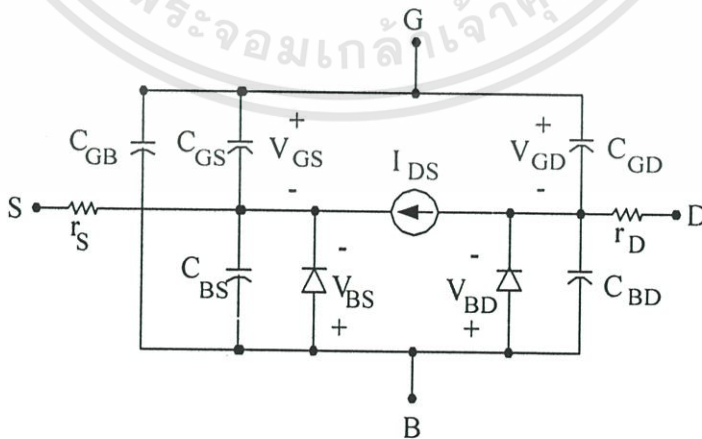
$$g_m = \left. \frac{dI_{DS}}{dV_{GS}} \right|_{op} = \begin{cases} 0 & \text{for } (V_{GS} - V_{TH}) \leq 0 \\ \beta(V_{GS} - V_{TH})(1 + \lambda V_{DS}) & \text{for } (V_{GS} - V_{TH}) \leq V_{DS} \\ \beta(V_{DS}(1 + \lambda V_{DS})) & \text{for } (V_{GS} - V_{TH}) > V_{DS} \end{cases} \quad (2.4)$$

โดย β มีค่าเท่ากับ $k' \frac{W}{L}$

จากสมการพบว่า ไม่ว่าในช่วงการทำงานของทรานซิสเตอร์เป็นเช่นไร ค่าอัตราขยายของทรานซิสเตอร์มอสเฟต (g_m) จะสัมพันธ์กับค่าแรงดันขาออก (V_{DS}) แรงดันขั้วเริ่ม และแรงดันขาเข้า (V_{GS}) ในลักษณะเชิงเส้น

2.4.2 แบบจำลองของทรานซิสเตอร์แบบ MOSFET ชนิด Enhancement สำหรับสัญญาณขนาดใหญ่

แบบจำลองของทรานซิสเตอร์แบบมอสเฟตชนิดเอ็นฮานซ์เมนต์ สำหรับสัญญาณขนาดใหญ่นี้ จะเป็นการคำนวณกระแสเดรนในช่วงของแรงดันขาเข้าที่ขั้วเกต V_{GS} มีผลทำให้เกิดกระแสขาออก I_D ในช่วงที่ไม่เป็นเชิงเส้น แบบจำลองแสดงได้ดังรูป



รูปที่ 2.12 แบบจำลองของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟต ชนิดเอ็นฮานซ์-เมนต์สำหรับสัญญาณขนาดใหญ่

จากรูป 2.12 แสดงให้เห็นถึงความจุไฟฟ้าที่ทำให้สมการไม่เป็นเชิงเส้นสามค่า คือ C_{GB} , C_{GS} และ C_{GD} เมื่อแทนค่าสมการกระแสเดรนแต่ละช่วงในแบบจำลองแล้วพบว่า

ช่วงไม่อิ่มตัว Nonsaturation region สำหรับ $V_{on} < V_{GS} < V_{on} + V_{DS}$

$$\begin{aligned} C_{GB} &= C_{GBO}L_{eff} \\ C_{GS} &= \frac{2}{3}C_{OX} + C_{GSO}W \\ C_{GD} &= C_{GDO}W \end{aligned} \quad (2.5)$$

ช่วงอิ่มตัว Saturation region สำหรับ $V_{GS} > V_{on} + V_{DS}$

$$\begin{aligned} C_{GB} &= C_{GBO}L_{eff} \\ C_{GS} &= C_{OX} \left\{ 1 - \left[\frac{V_{GS} - V_{DS} - V_{on}}{2(V_{GS} - V_{on}) - V_{DS}} \right]^2 \right\} + C_{GSO}W \\ C_{GD} &= C_{OX} \left\{ 1 - \left[\frac{V_{GS} - V_{on}}{2(V_{GS} - V_{on}) - V_{DS}} \right]^2 \right\} + C_{GDO}W \end{aligned} \quad (2.6)$$

จากสมการพบว่าค่าความจุไฟฟ้าเป็นฟังก์ชันกำลังสองของค่าแรงดันของทรานซิสเตอร์แบบมอสเฟต เอ็นฮานซ์เมนต์

2.4.3 แบบจำลองของทรานซิสเตอร์แบบ MOSFET ชนิด Enhancement ของโปรแกรม SPICE

โปรแกรม SPICE เป็นโปรแกรมที่ช่วยในการวิเคราะห์วงจรไฟฟ้า โดยสามารถกำหนดได้ว่า จะใช้ความละเอียดของพารามิเตอร์ของอุปกรณ์สารกึ่งตัวนำทั้งอุปกรณ์ไวงาน (Active Device) และ อุปกรณ์เฉื่อยงาน (Passive Device) ในระดับต่าง ๆ ที่โปรแกรมกำหนดให้ในการคำนวณผลการวิเคราะห์คุณสมบัติทางไฟฟ้าในด้านต่าง ๆ ของวงจร ซึ่งในปัจจุบันทางบริษัทผู้ผลิตอุปกรณ์สารกึ่งตัวนำประเภทต่าง ๆ แต่ละบริษัทก็จะมีค่าคงที่ต่าง ๆ ของแบบจำลองอุปกรณ์ที่ตนเองผลิตที่ไม่เหมือนกัน ในการเลือกใช้จะต้องคำนึงว่า จะส่งวงจรที่ออกแบบไปผลิตวงจรรวมที่ไหนก็ให้เลือกใช้ค่าคงที่ของแบบจำลองของบริษัทนั้นๆ ในการวิเคราะห์วงจรด้วยโปรแกรม SPICE โดยพื้นฐานสามารถแบ่งระดับความละเอียดของพารามิเตอร์ของแบบจำลองทรานซิสเตอร์โครงสร้างแบบ MOS ออกได้เป็น 3 ระดับ คือ

แบบจำลองระดับ 1 (Level 1 model)

สำหรับแบบจำลองในระดับ 1 นี้ เป็นแบบจำลองที่มีสมการกระแสเดรนเหมือนกันกับสมการกระแสเดรนที่ได้กล่าวไปแล้วในหัวข้อข้างต้น ค่าพารามิเตอร์ต่างๆ เกิดจากการประมาณความถูกต้องของผลวิเคราะห์จึงมีค่าน้อย สำหรับแบบจำลองระดับ 1 นี้ เป็นการประมาณว่าประจุพาหะในช่องทางเดินกระแสที่ระยะทางต่างๆ มีค่าเท่ากันโดยตลอด ซึ่งในความเป็นจริงแล้วประจุพาหะจะมีค่าน้อยลงเมื่อระยะทางเข้าใกล้ขั้วเดรนมากขึ้น ซึ่งทำให้ค่าประจุพาหะสำหรับแบบจำลองระดับ 1 มีค่ามากกว่าความเป็นจริง และมีสมการกระแสเดรนสำหรับแต่ละช่วงเป็นดังนี้

ช่วงไม่อิ่มตัว (Nonstauration region) เงื่อนไข $V_{GS} > V_T$ และ $V_{DS} > V_{GS} - V_T$

$$I_{DS} = k' \frac{W}{L_{eff}} \left(V_{GS} - V_T - \frac{V_{DS}}{2} \right) V_{DS} (1 + \lambda V_{DS}) \quad (2.7)$$

โดย ค่า L_{eff} คือ ค่าความยาวช่องทางเดินกระแสที่เกิดขึ้นจริงในกระบวนการผลิต มีค่าเท่ากับ $L_{design} - 2X_{jl}$ (Lateral diffusion , ระยะของขั้วเดรนและซอสที่เกินเข้ามาในช่องทางเดินกระแส) และค่าพารามิเตอร์ V_{T0} จะเป็นบวก สำหรับทรานซิสเตอร์แบบมอสเฟต เอ็นฮานซ์เมนต์ ชนิด n-channel และเป็นลบสำหรับทรานซิสเตอร์แบบมอสเฟต เอ็นฮานซ์เมนต์ ชนิด p-channel

ช่วงอิ่มตัว (Saturation region) เงื่อนไข $V_{GS} > V_T$ และ $V_{DS} > V_{GS} - V_T$

$$I_{DS} = k' \left(\frac{W}{2L_{eff}} \right) (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad (2.8)$$

จากสมการข้างต้นเทอมของ $(1 + \lambda V_{DS})$ ใส่เพื่อความถูกต้องของคุณสมบัติของทรานซิสเตอร์แบบมอสเฟต สำหรับการทดลองวัดค่าในช่วงอิ่มตัวของทรานซิสเตอร์แบบมอสเฟต จึงเพิ่มพจน์ λ (แลมด้า) เข้ามา สมการที่กล่าวถึงไปนี้ อ้างถึงค่าแรงดันขาออก $V_{DS} > 0$ (normal mode) เท่านั้น สำหรับ การทำงานที่ $V_{DS} < 0$ (inverted mode) ขั้วซอสและขั้วเดรนของสมการจะสลับกัน

แบบจำลองระดับ 2 (level 2 model)

สำหรับแบบจำลองในระดับ 2 การหาค่าประจุในช่องทางเดินกระแสจะมีความถูกต้องมากกว่าขึ้นกว่าแบบจำลองระดับ 1 เนื่องจากคิดถึงผลกระทบอันเนื่องมาจากค่าแรงดันขาออก V_{DS} ที่กระทำกับประจุพาหะในช่องทางเดินกระแส ทำให้ค่าประจุพาหะในช่องทางเดินกระแสมีค่าน้อยลงที่ระยะเข้าใกล้ขั้วเดรนมากขึ้น ทำให้ค่าประจุพาหะมีค่าน้อยลงเมื่อเทียบกับแบบจำลองในระดับ 1 เมื่อนำไปคิดค่ากระแสเดรนจะได้สมการกระแสเดรนในแต่ละช่วงเป็นดังนี้

ช่วงไม่อิ่มตัว (Nonsaturation region)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_D = \frac{k'}{1 - \lambda V_{DS}} \frac{W}{L_{eff}} \left\{ \left(V_{GS} - V_{FB} - 2\phi_F - \frac{V_{DS}}{2} \right) V_{DS} - \frac{2}{3} \gamma \left[(V_{DS} - V_{BS} + 2\phi_F)^{1.5} - (-V_{BS} + 2\phi_F)^{1.5} \right] \right\} \quad (2.9)$$

เมื่อทำการกำหนดค่าแรงดันระหว่างขั้วเดรนและซอส V_{DS} มีค่าน้อยๆ ทำให้สมการมีค่าใกล้เคียงกับสมการของระดับ 1 สำหรับการหาค่ากระแสเดรนในช่วงอิ่มตัว คือการคำนวณค่ากระแสเดรนโดยกำหนดให้ประจุพาหะในช่องทางเดินกระแสที่สุทธาระยะความยาวของช่องทางเดินกระแสมีค่าเป็นศูนย์ และเมื่อนำสมการของประจุในช่องทางเดินกระแสสำหรับแบบจำลองระดับสองนี้แทนค่าลงไป ในสมการกระแสช่วงไม่อิ่มตัว ทำให้ค่าสมการในช่วงอิ่มตัวดังสมการ

ช่วงอิ่มตัว (Saturation region)

$$I_{DS} = I_{D,sat} \frac{1}{1 - \lambda V_{DS}} \quad (2.10)$$

ซึ่งค่า $I_{D,sat}$ คำนวณได้จากสมการ (2.9) โดยแทนค่า $V_D = V_{D,sat}$ สำหรับค่าพารามิเตอร์ต่างๆ ที่แทนลงในสมการในการคำนวณของระดับ 2 นี้ จะมีความถูกต้องมากกว่าในระดับ 1 แต่ยังไม่ถูกต้องอย่างแท้จริงเมื่อเทียบค่าที่ได้จากการจำลองผลด้วยโปรแกรม SPICE กับผลการทดลองต่อวงจรจริง เนื่องจากค่าพารามิเตอร์ narrow-channel effect และ short-channel effect ยังไม่ถูกนำมาพิจารณา และสำหรับค่าพารามิเตอร์อื่นๆ ที่ถูกประมาณเป็นค่าคงที่ ทำให้ผลการทดลองไม่ตรงกับการวิเคราะห์ห้วงจรด้วยค่าพารามิเตอร์ในระดับ 7 กล่าวพอสังเขปได้ดังนี้

μ (Mobility) คือ ค่าสภาพคล่องของประจุพาหะ ในระดับ 1 และระดับ 2 ค่าสภาพคล่องของประจุพาหะจะถูกประมาณว่ามีค่าคงที่ แต่ในความเป็นจริงแล้ว ค่าสภาพคล่องของประจุพาหะจะมีค่าเปลี่ยนแปลงเมื่อทรานซิสเตอร์แบบมอสเฟต ได้รับการไบแอสแรงดันเข้าที่ขั้วเกต โดยจะมีค่าลดลงเมื่อค่าแรงดันไบแอสเพิ่มมากขึ้น ซึ่งจะส่งผลกระทบต่อความชันในช่วงไม่อิ่มตัวของทรานซิสเตอร์สนามไฟฟ้าแบบมอสเฟต เอ็นฮานซ์เมนต์ แต่ไม่มีผลกระทบต่อค่าแรงดันขีดเริ่ม

λ (Channel length modulation) ค่าความยาวช่องทางเดินกระแสที่เปลี่ยนแปลง จะมีผลกระทบต่อค่ากระแสเดรนสำหรับการทำงานช่วงอิ่มตัวของทรานซิสเตอร์ โดยผู้ใช้สามารถกำหนดลงในโปรแกรมได้ว่าจะให้มีค่าเป็นเท่าไร ซึ่งถ้าไม่ได้ทำการกำหนด ระดับ 2 จะทำการคำนวณค่าโดยอาศัยสมการ

$$\lambda = \frac{L_{eff} - L'}{L_{eff} V_{DS}} \quad (2.11)$$

ซึ่งจะทำให้เกิดความชันของกราฟสำหรับการทำงานในช่วงไม่อิ่มตัวของทรานซิสเตอร์ สนามไฟฟ้าแบบมอสเฟต เอ็นฮานซ์เมนต์ นอกจากนี้ยังมีค่าพารามิเตอร์อื่น ๆ ที่ทำให้ผลการวิเคราะห์ด้วยระดับ 2 มีค่าต่างจากการทดลอง จึงเกิดเป็นแบบจำลองระดับ 3 ขึ้น โดยค่าพารามิเตอร์ต่างๆ ที่กำหนดในระดับ 3 เป็นค่าที่มาจากการทดลองเป็นส่วนใหญ่

แบบจำลองระดับ 3 (Level 3 model)

ดังที่ได้กล่าวไปแล้ว ค่าพารามิเตอร์ของแบบจำลองระดับเกิดขึ้นเนื่องจากค่าที่ทดลองได้จริง โดยใช้วิเคราะห์ทรานซิสเตอร์แบบมอสเฟตที่มีช่องทางเดินกระแสสั้น ค่าพารามิเตอร์ของแบบจำลองระดับ 3 จะมีสมการกระแสเหมือนกับระดับ 2 แต่สมการกระแสในช่วงไม่อิ่มตัวจะคำนวณโดยใช้อุณหภูมิของเทเลอร์ ทำให้จัดการได้ง่ายกว่าสมการในระดับ 2 และผลกระทบอันเนื่องมาจาก short channel effect จะถูกนำมาคำนวณ ในสมการที่สัมพันธ์กับค่าแรงดันขั้วเริ่มและค่าสภาพคล่องของประจุพาหะ สมการส่วนใหญ่ของระดับ 3 นี้ เป็นสมการที่ตั้งขึ้นเนื่องจากค่าของผลการทดลองจริง เป็นการปรับปรุงให้ผลการวิเคราะห์จากโปรแกรมมีความถูกต้องและช่วยในการลดความยุ่งยากซับซ้อนในการคำนวณ รวมถึงช่วยลดช่วงเวลาในการคำนวณด้วย โดยสมการกระแสพื้นฐานจะเป็นสมการอย่างง่าย ดังมีค่าตามสมการ

$$I_{DS} = k' \frac{W}{L_{eff}} \left(V_{GS} - V_T \frac{1 + F_B}{2} V_{DS} \right) V_{DS} \quad (2.12)$$

เมื่อ

$$F_B = \frac{\gamma F_S}{4\sqrt{2\phi_F - V_{BS}}} + F_n \quad (2.13)$$

โดยค่าพารามิเตอร์ที่ยังไม่ได้กล่าวถึงสำหรับสมการ 2.12 และ 2.13 แสดงในตารางที่ 2.1

และค่าสภาพคล่องของแบบจำลองในระดับ 3 จะมีค่าลดลงด้วยค่า θ (THETA หรือ ค่ามอดดูเลชันของสภาพคล่อง) ซึ่งผู้ออกแบบสามารถกำหนดค่าได้ในโปรแกรม ควบคู่กับค่าแรงดันที่ป้อนให้แก่ทรานซิสเตอร์แบบมอสเฟตด้วยค่าแรงดันขั้วเริ่ม และค่าแรงดันขั้วเริ่มของระดับ 3 นี้ จะมีสมการที่ต่างไปจากสมการในระดับ 2 โดยมีพารามิเตอร์ที่ได้จากผลการทดลองเพิ่มเข้ามา

กล่าวโดยสรุป ความแตกต่างของค่าพารามิเตอร์ที่ใส่ให้กับสมการกระแสที่ใช้ในการคำนวณของโปรแกรม SPICE นั้น ในระดับต่างๆ มีค่าไม่เหมือนกัน โดยค่าพารามิเตอร์ของแบบจำลองในระดับ 1 เกิดจากการประมาณค่า และกำหนดให้เป็นค่าคงที่ ซึ่งทำให้ผลการคำนวณมีความถูกต้องแม่นยำน้อย แต่ประโยชน์คือใช้เวลาในการคำนวณเร็ว ซึ่งเหมาะที่จะนำไปดูแนวโน้ม

ของวงจรที่ได้ทำการออกแบบ โดยยังไม่ต้องการความถูกต้องมากนัก สำหรับสมการกระแสของแบบจำลองในระดับ 2 จะมีความซับซ้อนมากขึ้น ทำให้การคำนวณใช้เวลามากกว่า แต่ก็มีความถูกต้องใกล้เคียงกับผลการทดลองมากกว่าในระดับ 1 ซึ่งถ้าต้องการความถูกต้องมากขึ้น ก็ควรที่จะใช้ค่าพารามิเตอร์ของแบบจำลองในระดับ 3 ในการคำนวณ จะมีความละเอียดในการคำนวณมากขึ้น หรือเป็นการกำหนดค่าพารามิเตอร์จากผู้ออกแบบวงจร โดยค่าที่ได้มานั้นมาจากผลการทดลอง ทำให้สมการกระแสของแบบจำลองในระดับ 3 นี้มีค่าใกล้เคียงกับผลการทดลองมากที่สุด ซึ่งใช้เวลาในการคำนวณมากที่สุดด้วย โดยค่าพารามิเตอร์ต่างๆ สามารถสรุปได้ดังตาราง

ตารางที่ 2.1 ค่าพารามิเตอร์สำหรับแบบจำลองระดับ 1 2 และ 3 ของโปรแกรม SPICE

สัญลักษณ์ (Symbol)	SPICE	ระดับ (Level)	ชื่อเรียก พารามิเตอร์	ค่าตั้งต้น (Default)	ค่าทั่วไป	หน่วย (Units)
V_{T0}	VTO	1-3	Zero-bias threshold voltage	1.0	1.0	V
K	KP	1-3	Transconductance parameter	2×10^{-5}	3×10^{-5}	A/V ²
γ	GAMMA	1-3	Body-effect parameter	0.0	0.35	V ^{1/2}
$2\phi_F$	PHI	1-3	Surface inversion potential	0.6	0.65	V
λ	LAMDA	1,2	Channel-length modulation	0.0	0.02	V ⁻¹
t_{ox}	TOX	1-3	Thin oxide thickness	1×10^{-7}	1×10^{-7}	m
N_A	NSUB	1-3	Substrate doping	0.0	1×10^{15}	cm ⁻³
N_{SS}	NSS	1-3	Surface state density	0.0	1×10^{10}	cm ⁻²
N_{FS}	NFS	2,3	Surface-fast state density	0.0	1×10^{10}	cm ⁻²
N_{eff}	NEFF	2	Total channel charge coefficient	1	5	
X_j	XJ	2,3	Metallurgical junction depth	0.0	1×10^{-6}	m
X_{jl}	LD	1-3	Lateral diffusion	0.0	0.8×10^{-6}	m
T_{PG}	TPG	1-3	Type of gate material	1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.1 (ต่อ)

สัญลักษณ์ (Symbol)	SPICE	ระดับ (Level)	ชื่อเรียก พารามิเตอร์	ค่าตั้งต้น (Default)	ค่าทั่วไป (Typical)	หน่วย Units
μ_0	U0	1-3	Surface mobility	600	700	$\text{cm}^2/$ (V.s)
U_c	UCRIT	2	Critical electric field for mobility	1×10^4	1×10^4	V/cm
U_c	UEXP	2	Exponential coefficient for mobility	0.0	0.1	
U_t	UTRA	2	Transverse field coefficient	0.0	0.5	
v_{\max}	VMAX	2,3	Maximum drift velocity of carriers	0.0	5×10^4	m/s
X_{QC}	XQC	2,3	Coefficient of channel charge share	0.0	0.4	
δ	DELTA	2,3	Width effect on threshold voltage	0.0	1.0	
κ	KAPPA	3	Saturation field factor	0.2	1.0	
η	ETA	3	Static feedback on threshold voltage	0.0	1.0	
θ	THETA	3	Mobility modulation	0.0	0.05	V^{-1}
α_F	AF	1-3	Flicker-noise exponent	1.0	1.2	
k_F	KF	1-3	Flicker-noise coefficient	0.0	1×10^{-26}	
I_s	IS	1-3	Bulk junction saturation current	1×10^{-14}	1×10^{-15}	A
J_s	JS	1-3	Bulk junction saturation current per square meter	0.0	1×10^{-8}	A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.1 (ต่อ)

สัญลักษณ์ (Symbol)	SPICE	ระดับ (Level)	ชื่อเรียก พารามิเตอร์	ค่าตั้งต้น (Default)	ค่าทั่วไป (Typical)	หน่วย Units
ϕ_j	PB	1-3	Bulk junction potential	0.80	0.75	V
C_j	CJ	1-3	Zero-bias bulk capacitance per square meter	0.0	2×10^{-4}	F/m ²
M_j	MJ	1-3	Bulk junction grading coefficient	0.5	0.5	
C_{jsw}	CJSW	1-3	Zero-bias perimeter capacitance per meter	0.0	1×10^{-9}	F/m
M_{jsw}	MJSW	1-3	Perimeter capacitance grading coefficient	0.33	0.33	
FC	FC	1-3	Forward-bias depletion capacitance coefficient	0.5	0.5	
C_{GBO}	CGBO	1-3	Gate-bulk overlap capacitance per meter	0.0	2×10^{-10}	F/m
C_{GDO}	CGDO	1-3	Gate-drain overlap capacitance per meter	0.0	4×10^{-11}	F/m
C_{GSO}	CGSO	1-3	Gate-source overlap capacitance per meter	0.0	4×10^{-11}	F/m
r_D	RD	1-3	Drain ohmic resistance	0.0	10.0	Ω
r_S	RS	1-3	Source ohmic resistance	0.0	10.0	Ω
R_{sh}	RSH	1-3	Source and drain sheet resistance	0.0	30.0	Ω

สำหรับวิทยานิพนธ์ฉบับนี้ใช้พารามิเตอร์แบบจำลองของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอส ชนิดเอ็นฮานซ์เมนต์ ซึ่งมีเทคโนโลยีของช่องทางเดินกระแสเท่ากับ $0.5 \mu\text{m}$ ระดับ 7 BSIM3 เป็นของบริษัท อัลคาเทล (Alcatel) มีค่าพารามิเตอร์เป็นดังนี้

ทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟต เอ็นฮานซ์เมนต์ ชนิด n-channel

.model NMBT7 nmos level = 7

tnom	= 27	tox	= 1e-8	xj	= 2.35e-7
nch	= 2e17	nsub	= 4e16	vth0	= 0.6097457
k1	= 0.6369321	k2	= 1.469165e-4	k3	= 29.501
k3b	= -0.68	w0	= 8.809842e-6	nlx	= 1.884526e-7
dvt0	= 5.7749986	dvt1	= 0.4474586	dvt2	= -0.0251598
vbm	= -10	u0	= 588.4312781	ua	= 2.155132e-9
ub	= 1.32731e-21	uc	= 9.324184e-11	vsat	= 1.128844e5
a0	= 1.280555	ags	= 0.2404422	b0	= 3.6366e-7
b1	= 2.337947e-6	keta	= -8.625844e-4	a1	= 0
a2	= 0.8	rds	= 283.6186958	prwg	= 0.5
prwb	= -0.0827266	wr	= 1	wint	= -5.230179e-8
lint	= 1.353614e-8	dwg	= 0	dwb	= 1.11e-8
voff	= -0.1245595	nfactor	= 0.8425275	cit	= 0
cdsc	= -1e-4	cdscd	= -1e-4	eta0	= 0.07
etab	= -0.054	dsub	= 0.4957726	pclm	= 0.8804854
pdiblc1	= 0.0132091	pdiblc2	= 1.27332e-3	pdibleb	= 0.090022
drout	= 0.1532732	pscbe1	= 4.52617e8	pscbe2	= 5e-5
pvag	= 0.20417	delta	= 0.01	alpha0	= 0
beta0	= 30	pb	= 0.75560	pbsw	= 0.68638
rsh	= 2.30	js	= 7.05e-04	mobmod	= 1
prt	= -57.2389305	ute	= -1.6096023	kt1	= -0.3010319
kt1l	= -3.172847e-8	kt2	= -0.0657457	ua1	= 1.737957e-9
ub1	= -2.95611e-18	uc1	= 1.692194e-11	at	= 2.497153e4
capmod	= 1	xt	= 1.55e-7	nqsmod	= 0
xpart	= 0	wl	= 0	wln	= 1
ww	= 0	wwn	= 1	wwl	= -2.99e-20

wmin = 0	wmax = 1	ll = 0
lln = 1	lw = 0	lwn = 1
lwl = 0	lmin = 0	lmax = 1
cgs1 = 0	ckappa = 0.6	cf = 0
clc = 0.1e-6	cle = 0.6	cgdo = 1.38e-10
cgso = 1.38e-10	cgbo = 3.45e-10	cj = 7.7587e-4
mj = 0.35297	cjsw = 3.4485e-10	mjsw = 0.26477
cjswg = 1.370e-10	pbswg = 0.6	mjswg = 0.220
kf = 3.67e-28	af = 0.91	
lis = 2	diolev = 2	tlevi = 0

ทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบมอสเฟต เอ็นฮานซ์เมนต์ ชนิด p-channel

```
.model PMBT7 pmos level = 7
tnom = 27          tox = 1e-8          xj = 3e-7
nch = 2e17         nsub = 4e16          vth0 = -0.6103469
k1 = 0.6851333    k2 = 8.465407e-5      k3 = 21.94
k3b = -0.065      w0 = 4.31e-6          nlx = 1.01913e-7
dvt0 = 5.4145011  dvt1 = 0.4773587     dvt2 = -0.0102858
vbm = -10         u0 = 148.6428164     ua = 2.266657e-9
ub = 3.571409e-20 uc = -1.53433e-11   vsat = 6.666424e5
a0 = 1.2571212    ags = 0.1706772      b0 = 1.059729e-7
b1 = 1.377612e-7 keta = -0.0187078   a1 = 0
a2 = 0.8         rdsw = 874.4420611  prwg = 0.5
prwb = -0.0928952 wr = 1          wint = -9.27e-8
lint = 1.711979e-8 dwg = 0          dwb = 9.339e-9
voff = -0.1156803 nfactor = 0.7335277  cit = 0
cdsc = -1e-4     dscd = -1e-4        eta0 = 0.2218665
etab = -0.0998531 dsub = 0.547        pclm = 1.5332371
pdiblc1 = 2.489418e-4 pdiblc2 = 7.383994e-4 pdiblc3 = -0.9
drout = 1        pscbe1 = 6e8         pscbe2 = 5e-5
pvag = -0.1894078 delta = 0.01         alpha0 = 0
```

beta0 = 30	pb = 0.78469	pbsw = 0.69350
rsh = 2.10	js = 8.0e-4	mobmod = 1
prt = 190.1524511	ute = -1.045139	kt1 = -0.2522072
kt1l = -1.867722e-8	kt2 = -9.047095e-3	ual = 1.511701e-9
ub1 = -5.05882e-18	uc1 = -5.56733e-11	at = 1e5
capmod = 1	xt = 1.55e-7	nqsmod = 0
xpart = 0.4	wl = 0	wln = 1
ww = 0	wwn = 1	wwl = -5e-21
wmin = 0	wmax = 1	ll = 0
lln = 1	lw = 0	lwn = 1
lwl = 0	lmin = 0	lmax = 1
ckappa = 0.6	cf = 0	clc = 1e-7
cle = 0.6	cgdo = 1.38e-10	cgso = 1.38e-10
cgbo = 3.45e-10	cj = 8.1577e-4	mj = 0.36667
cjsw = 3.5456e-10	mjsw = 0.27422	cjswg = 1.10e-10
pbswg = 0.6	mjswg = 0.220	kf = 1.20e-28
af = 1.1	lis=2	diolev=2 tlevi=0

ดังที่ได้แสดงค่าพารามิเตอร์ของระดับของแบบจำลองที่เลือกใช้ พบว่ามีค่าพารามิเตอร์อื่นๆ ต่างไปจากค่าพารามิเตอร์ของแบบจำลองระดับ 1, 2 และ 3 ซึ่งแสดงให้เห็นว่าระดับของแบบจำลองที่มากขึ้นไปจากระดับ 3 จะเป็นการกำหนดค่าคงที่ของพารามิเตอร์ โดยอาศัยค่าที่ได้จากผลการทดลอง หรือเป็นค่าคงที่ของกระบวนการการผลิตแต่ละบริษัทที่สามารถผลิตตัวอุปกรณ์ให้ได้

2.5 บทสรุป

ในบทนี้เป็นการกล่าวถึงชนิดและลักษณะทางกายภาพ และคุณสมบัติทางไฟฟ้าที่สำคัญของอุปกรณ์ทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบ MOS หรือ MOSFET โดย MOSFET สามารถแบ่งออกตามลักษณะของการทำงานได้เป็น MOSFET ชนิด Enhancement mode และ MOSFET ชนิด Depletion mode โดยในบทนี้ได้อธิบายถึงโครงสร้างและลักษณะการทำงาน, แบบจำลองของของ MOSFET ชนิด Enhancement mode ซึ่งเป็นอุปกรณ์หลักที่ใช้ประกอบเป็นวงจรที่นำเสนอในวิทยานิพนธ์ฉบับนี้ โดยกล่าวถึงแบบจำลองสำหรับสัญญาณขนาดเล็ก และสัญญาณขนาดใหญ่, แบบจำลองของ MOSFET สำหรับความถี่สูง และในตอนท้ายแสดงแบบจำลองของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOSFET ที่ใช้ในโปรแกรม SPICE แบบจำลองที่ใช้ในวิทยานิพนธ์ฉบับนี้เป็น แบบจำลองระดับ 7 BSIM3 เทคโนโลยี 0.5 ไมครอน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

กลุ่มวงจรที่ใช้ในวิทยานิพนธ์

3.1 บทนำ

ในบทนี้กล่าวถึงวงจรย่อยส่วนต่าง ๆ ที่ใช้ประกอบเป็นวงจรขยายความต้านทานที่ได้ทำการออกแบบไว้ในวิทยานิพนธ์ โดยกล่าวถึงลักษณะและคุณสมบัติทางไฟฟ้าที่สำคัญของวงจรต่างๆ ซึ่งประกอบด้วยกลุ่มของวงจรขยาย (Amplifier) วงจรสะท้อนกระแสแบบต่างๆ (Current mirror) วงจรบัฟเฟอร์แรงดัน (Voltage Buffer) และวงจรป้อนกลับ (Feedback Circuit) ที่มีอยู่และที่เลือกนำมาใช้สำหรับวงจรที่ออกแบบ และแสดงให้เห็นถึงสาเหตุที่เลือกใช้วงจรต่างๆ ดังกล่าวในวิทยานิพนธ์

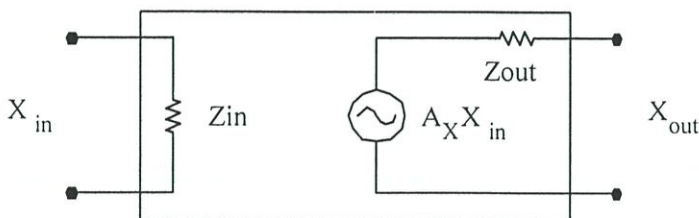
3.2 วงจรขยายสัญญาณและคุณสมบัติของวงจรขยายสัญญาณแบบต่างๆ

วงจรขยายสัญญาณเชิงเลขและเชิงอุปมาน เป็นวงจรที่ใช้ขยายสัญญาณทางฟิสิกส์ 2 ชนิด คือสัญญาณแรงดันและกระแส โดยให้สัญญาณขาออก 2 ชนิดเช่นกัน วงจรขยายสัญญาณที่ดีต้องทำการขยายสัญญาณขาเข้าและให้เป็นสัญญาณขาออกโดยต้องมีความเป็นเชิงเส้น และไม่มีสัญญาณอื่นเพิ่มเข้ามาที่สัญญาณขาออกซึ่งสัญญาณที่เพิ่มเข้ามานี้จะเรียกว่า Noise หรือเกิดการเปลี่ยนแปลงของสัญญาณ การเปลี่ยนแปลงของรูปสัญญาณที่ทางออกที่ต่างไปจากสัญญาณขาเข้า เราจะเรียกว่าเกิดความผิดเพี้ยนของสัญญาณ (Distortion) โดยค่าสัญญาณที่ออกมาจะเพิ่มขึ้นด้วยอัตราขยายของวงจร ดังสมการ

$$X_{out} = A_x X_{in} \tag{3.1}$$

A_x คือค่าอัตราขยายของวงจรขยายสัญญาณแบบต่างๆ

วงจรขยายสัญญาณ สามารถแสดงเป็นวงจรอย่างง่ายได้ดังรูป



รูปที่ 3.1 วงจรอย่างง่ายของวงจรขยายสัญญาณ

วงจรอย่างง่ายของวงจรขยายสัญญาณดังที่ได้แสดง ประกอบด้วยค่าความต้านทานขาเข้า (Z_{in}) และค่าความต้านทานขาออก(Z_{out}) ซึ่งต่ออนุกรมหรือขนานอยู่กับแหล่งกำเนิดสัญญาณที่ขึ้นอยู่กับสัญญาณขาเข้า ดังที่กล่าวไปตอนต้นว่าวงจรขยายใช้ขยายสัญญาณขาเข้าและให้สัญญาณขาออกเป็นแรงดันหรือกระแส วงจรขยายสัญญาณจึงสามารถแบ่งตามฟังก์ชันถ่ายโอนของวงจรได้ 4 แบบคือ

1. วงจรขยายแรงดัน (Voltage amplifier) เป็นวงจรทำหน้าที่ขยายแรงดันขาเข้าเป็นแรงดันขาออก ค่าอัตราขยาย(A_v) ของวงจรขยายอยู่ในรูปของแรงดัน ดังสมการ

$$V_{out} = A_v V_{in} \quad (3.2)$$

และคุณสมบัติที่ดีของวงจรขยายแรงดันคือค่าความต้านทานขาเข้าควรมีค่าเป็นอนันต์ ($Z_{in} = \infty$) และความต้านทานขาออกของวงจรขยายแรงดันควรมีค่าเป็นศูนย์ ($Z_{out} = 0$) หรือน้อยมากๆ ในทางปฏิบัติ

2. วงจรขยายกระแส (Current amplifier) ทำหน้าที่ขยายกระแสขาเข้าเป็นกระแสขาออก ค่าอัตราขยาย(A_i) ของวงจรอยู่ในรูปของกระแส

$$I_{out} = A_i I_{in} \quad (3.3)$$

คุณสมบัติที่ดีของวงจรขยายกระแสคือ ค่าความต้านทานขาเข้าควรมีค่าเป็นศูนย์ทางทฤษฎี ($Z_{in} = 0$) หรือมีค่าน้อยมากๆ ในทางปฏิบัติ และค่าความต้านทานขาออกควรมีค่าเป็นอนันต์ ($Z_{out} = \infty$) หรือมีค่ามากๆ

3. วงจรขยายความนำ (Transconductance amplifier) เป็นวงจรที่มีฟังก์ชันถ่ายโอนอยู่ในรูปของความนำ(G_m)

$$I_{out} = G_m V_{in} \quad (3.4)$$

โดยทำหน้าที่ขยายแรงดันขาเข้าเป็นกระแสขาออก ค่าความต้านทานขาเข้าทางทฤษฎีมีค่าเป็นอนันต์($Z_{in} = \infty$) และความต้านทานขาออกของวงจรควรมีค่าเป็นอนันต์เช่นกัน ($Z_{out} = \infty$) สำหรับในทางปฏิบัติควรมีค่ามากๆ

4. วงจรขยายความต้านทาน (Transresistance amplifier) เป็นวงจรที่ขยายกระแสขาเข้าเป็นแรงดันขาออก โดยค่าอัตราขยายอยู่ในรูปของความต้านทาน(R_m)

$$V_{out} = R_m I_{in} \quad (3.5)$$

ค่าความต้านทานขาเข้าและขาออกของวงจรควรมีค่าน้อยๆ ($Z_{in} = 0, Z_{out} = 0$) เนื่องจากต้องการรับกระแสและจ่ายแรงดันให้แก่อุปกรณ์อื่นที่ต่อร่วม

3.3 ประวัติความเป็นมาของวงจรส่งผ่านความแตกต่างความต้านทาน

สำหรับวิทยานิพนธ์ฉบับนี้เป็นการออกแบบวงจรขยายความต้านทาน วงจรขยายความต้านทานหรือวงจรส่งผ่านความต้านทาน เป็นวงจรขยายที่ขยายสัญญาณกระแสขาเข้าเป็นแรงดันขาออก โดยมีค่าอัตราขยายอยู่ในรูปของความต้านทาน(R_m) วงจรส่งผ่านความต้านทานนี้เป็นวงจรที่เหมาะสมที่สุด สำหรับการนำไปขยายกระแสจากแหล่งกำเนิดกระแส เช่น โฟโตนิกไดโอด หรือสายอากาศ เนื่องจากวงจรส่งผ่านความต้านทานมีความต้านทานทางด้านขาเข้าที่ต่ำ ส่วนสัญญาณที่ให้ออกมาจากวงจรขยายนั่นก็ขึ้นอยู่กับภาคต่อไปว่าต้องการสัญญาณกระแสหรือแรงดันไปทำงานต่อ ซึ่งโดยส่วนใหญ่ก็จะเป็นวงจรขยายแรงดันหรือเป็นวงจรที่ทำงานในโหมดของแรงดัน

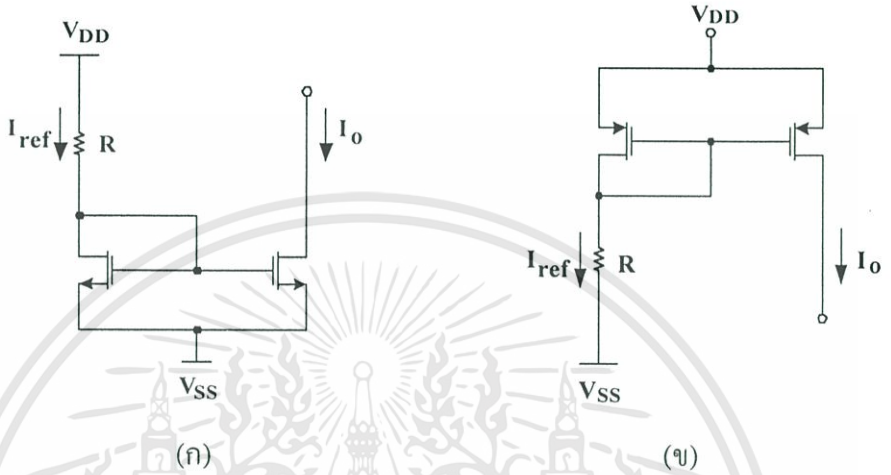
ในปัจจุบันวงจรรวมที่ทำหน้าที่เป็นวงจรส่งผ่านความต้านทานยังไม่มีเฉพาะ แต่โดยทั่วไปสามารถนำวงจรรวมออปแอมป์, OTA หรือวงจรรวมอื่นๆ อย่างเช่น LM3900 (อุปกรณ์ภายในเป็นไบโพลาร์) มาต่อเป็นวงจรส่งผ่านความต้านทานได้ดังที่ได้กล่าวไปในบทที่ 1 แต่คุณสมบัติของวงจรไม่เหมาะสมที่จะเป็นวงจรส่งผ่านความต้านทานที่ดี ในยุคก่อนๆ จึงมีการเสนอผลงานทางด้านวิชาการที่เกี่ยวกับการออกแบบวงจรส่งผ่านความต้านทานพอสมควร[12 -15] โดยนอกจากจะทำการออกแบบเพื่อขยายสัญญาณจากแหล่งกำเนิดกระแส ยังสามารถนำไปประยุกต์ใช้เป็นวงจรกรองความถี่ วงจรคูณและวงจรรหาร โดยที่ผลการทดลองแสดงให้เห็นถึงช่วงปฏิบัติงานทางความถี่ที่สูงกว่าวงจรถ่ายที่ทำงานในโหมดของแรงดัน และความถี่สูงก็ดอปไม่ขึ้นกับค่าอัตราขยายที่เปลี่ยนแปลงของวงจร

3.4 วงจรสะท้อนกระแสแบบ CMOS

วงจรสะท้อนกระแส หรือที่รู้จักกันคือวงจร Current mirror เป็นวงจรที่ทำหน้าที่เสมือนเป็นแหล่งกำเนิดกระแสคงที่ ทรานซิสเตอร์แบบ CMOS (Complementary Metal Oxide Semiconductor) เป็นเทคโนโลยีการออกแบบและสร้างให้มอสทรานซิสเตอร์ชนิด N และ P มีความสมมาตรกัน ทำให้เป็นอุปกรณ์ที่เหมาะสมในการนำมาสร้างเป็นวงจรสะท้อนกระแส ในบทนี้จะนำเสนอการวิเคราะห์วงจรสะท้อนกระแสที่ต่างออกไปจากหลักการทั่วไป วงจรสะท้อนกระแสแบ่งออกได้เป็น

3.4.1 วงจรสะท้อนกระแสแบบพื้นฐาน

วงจรสะท้อนกระแสแบบพื้นฐานประกอบด้วยทรานซิสเตอร์สนามไฟฟ้าแบบ MOS 2 ตัว ต่อกับความต้านทานซึ่งทำหน้าที่เป็นแหล่งจ่ายกระแสคงที่ โดยสามารถนำทรานซิสเตอร์แบบ MOS ทั้งชนิดพีและเอ็นมาต่อ โดยคำนึงถึงลักษณะการป้อนไฟเลี้ยงที่ถูกต้อง แสดงได้ดังรูป



รูปที่ 3.2 วงจรสะท้อนกระแสแบบพื้นฐาน

(ก) วงจรสะท้อนกระแสแบบพื้นฐานชนิด N

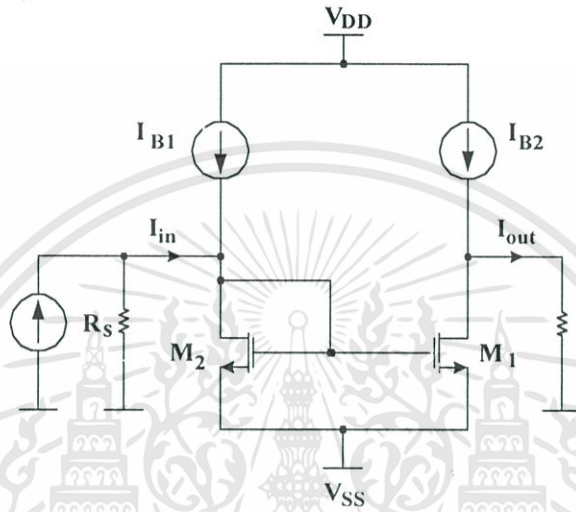
(ข) วงจรสะท้อนกระแสแบบพื้นฐานชนิด P

สำหรับการวิเคราะห์วงจรสะท้อนกระแสแบบพื้นฐาน โดยทำการจัดให้ทรานซิสเตอร์ทำงานในโหมดอิ่มตัว ($V_{DS} > V_{GS} - V_T$) อยู่ตลอดเวลา ซึ่งค่ากระแสเดรน หรือ ค่า I_{ref} ในรูปที่ 3.2 จะมีค่าดังสมการที่ 2.2 และเนื่องจากค่าแรงดันที่ตกคร่อมระหว่างขั้วเดรนและซอส V_{GS} ของทรานซิสเตอร์ทั้งสองตัวเท่ากันทำให้ค่ากระแสเดรนของทรานซิสเตอร์ทั้งสองตัวมีค่าเท่ากันด้วย โดยพิจารณาว่าค่าพารามิเตอร์ λ มีค่าเท่ากับ 0 เมื่อไม่มีกระแสเข้าที่ขั้วเกตของทรานซิสเตอร์กระแสอ้างอิง (I_{ref}) จะมีค่าเท่ากับกระแสขาออก (I_o) เมื่อทรานซิสเตอร์ทั้งสองตัวมีค่าแรงดันต่างๆ เท่ากันทุกประการ ความสัมพันธ์ระหว่างกระแสขาออก หรือกระแสโหลดและกระแสอ้างอิงจะเปลี่ยนแปลงเมื่อความกว้างและความยาวของช่องทางเดินกระแสของทรานซิสเตอร์ทั้งสองตัวเปลี่ยนไป มีค่าเป็นดังสมการ

$$\frac{I_o}{I_{ref}} = \frac{(W/L)_2}{(W/L)_1} \quad (3.6)$$

จากสมการแสดงให้เห็นว่าค่าอัตราส่วนระหว่างกระแสขาออกและกระแสอ้างอิงมีค่าแปรผันตรงกับค่าอัตราส่วนของขนาดช่องทางเดินกระแสของทรานซิสเตอร์ทั้งสองตัว ซึ่งผู้ออกแบบวงจรสามารถกำหนดค่าเองได้

แต่เนื่องจากการใช้งานจริง การดึงกระแสขาออกของวงจรสะท้อนกระแสไปใช้ จะไม่ใช่กระแสเดรนของทรานซิสเตอร์เพียงอย่างเดียว แสดงได้ดังรูป



รูปที่ 3.3 การวิเคราะห์ห้วงจรสะท้อนกระแสแบบพื้นฐาน

เมื่อผลกระทบจากความต้านทานของแหล่งกำเนิดและความต้านทานของโหลดไม่นำมาพิจารณา ค่าอัตราขยายของวงจรสะท้อนกระแสมีค่าขึ้นอยู่กับอัตราส่วนของทรานซิสเตอร์ M_1 และ M_2

$$A_i = \frac{I_{out}}{I_{in}} = \frac{W_2 L_1}{L_2 W_1} \left(\frac{V_{GS} - V_{T2}}{V_{GS} - V_{T1}} \right)^2 \frac{1 + \lambda V_{DS2} \mu_{02} C_{ox2}}{1 + \lambda V_{DS1} \mu_{01} C_{ox1}} \quad (3.7)$$

จากสมการที่กำหนดให้ค่าพารามิเตอร์ของทรานซิสเตอร์ทั้ง 2 ตัวมีค่าเท่ากันทุกประการ ทำให้ค่าอัตราขยายมีค่าเท่ากับ 1 หรือค่ากระแสขาเข้ามีค่าเท่ากับกระแสขาออกนั่นเอง

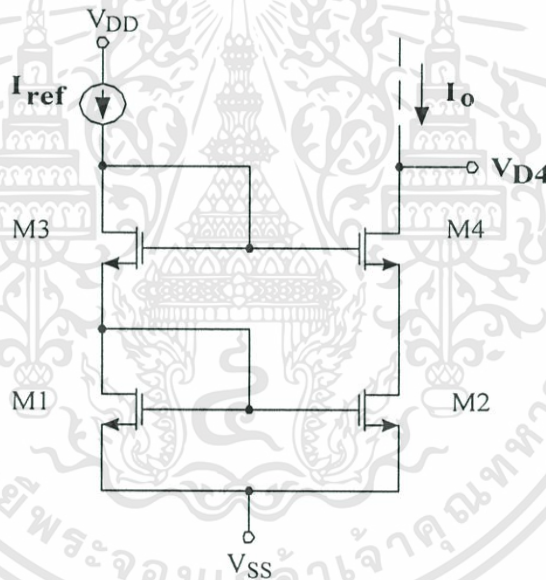
ความต้านทานขาออกของวงจรสะท้อนกระแสแบบพื้นฐาน เป็นพารามิเตอร์ที่สำคัญในการพิจารณา เนื่องจากคุณสมบัติที่ดีของแหล่งจ่ายกระแสต้องมีความต้านทานขาออกที่มีค่าสูงมาก ๆ จากรูปข้างต้น ค่า $V_{DS1} = V_{DS2}$ ซึ่งเท่ากับค่าคงที่ โดยปกติแล้ว $\lambda V_{DS1} = \lambda V_{GS1} \ll 1$ และถ้า $(W/L)_2 = (W/L)_1$ เมื่อกระแสไบแอสเปลี่ยนแปลงจะทำให้มีผลกระทบต่อค่า V_{DS} ด้วย เพราะฉะนั้น

$$\frac{1}{R_o} \equiv \frac{dI_o}{dV_{DS2}} \cong \lambda I_{in} = \frac{1}{r_o} \quad (3.8)$$

เมื่อ r_o คือความต้านทานขาออกของทรานซิสเตอร์ ซึ่งวงจรสะท้อนกระแสต้องการให้มีค่ามาก ๆ เพื่อเป็นแหล่งจ่ายกระแสที่ดี

3.4.2 วงจรสะท้อนกระแสแบบคาสโคด (Cascode Current mirror)

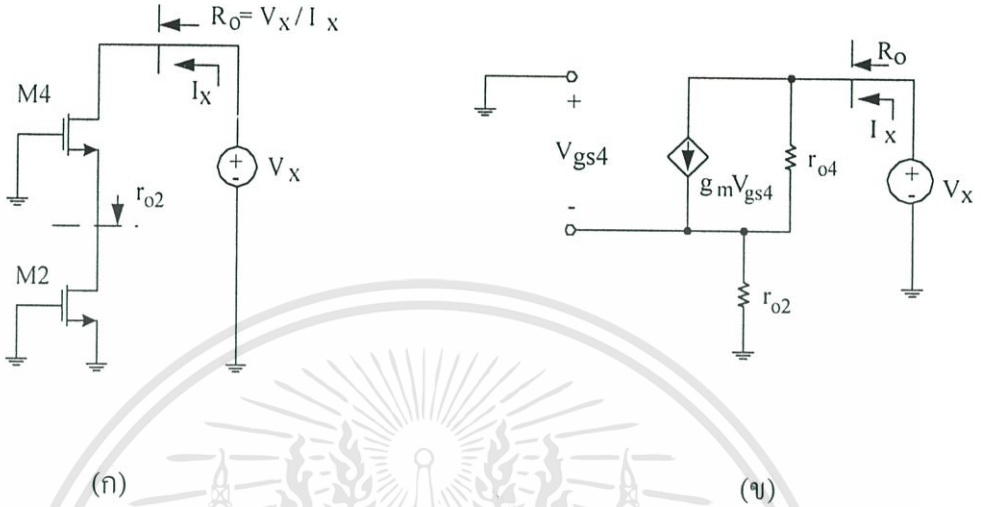
วงจรสะท้อนกระแสแบบคาสโคดสามารถเพิ่มค่าความต้านทานทางด้านขาออก ซึ่งทำให้มีคุณสมบัติการเป็นวงจรแหล่งจ่ายกระแสที่ดีขึ้น ซึ่งวงจรประกอบด้วยทรานซิสเตอร์แบบ MOS 4 ตัว หรือวงจรสะท้อนกระแสแบบพื้นฐาน 2 ชุด ต่อในลักษณะที่อนุกรมกัน และแหล่งจ่ายกระแสอ้างอิง สามารถแสดงได้ดังรูป



รูปที่ 3.4 วงจรสะท้อนกระแสแบบคาสโคด

สำหรับวงจรสะท้อนกระแสที่ทำหน้าที่เป็นแหล่งจ่ายกระแสโดยใช้ทรานซิสเตอร์โครงสร้างแบบ MOS นี้ ความต้านทานขาออกคือการวัดค่ากระแสขาออกโดยดูเทียบกับกับการเปลี่ยนแปลงของแรงดันขาออก ความต้านทานของวงจรสามารถเพิ่มขึ้นได้โดยการต่อวงจรสะท้อนกระแสเพิ่ม ดังรูปที่ 3.4 ในส่วนของแหล่งจ่ายกระแสอ้างอิงสามารถสร้างได้โดยการต่อทรานซิสเตอร์อีก 1 ตัว ในลักษณะที่จัดให้ทรานซิสเตอร์ทำงานเป็นความต้านทาน หรือทำงานในช่วงอิมิตัวอยู่ตลอดเวลา สมมติว่าทรานซิสเตอร์ทุกตัวมีค่าพารามิเตอร์เท่ากันทุกประการ ดังนั้น $I_o = I_{ref}$ ในการพิจารณาค่าความต้านทานขาออกของวงจรที่ขั้วเดรนของทรานซิสเตอร์ M_4 เราใช้วงจรสมมูลสำหรับสัญญาณเอกสารนี้เป็นเอกสารที่ส่งวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขนาดเล็ก เมื่อกระแสอ้างอิง (I_{ref}) มีค่าคงที่ แรงดันที่ขั้วเกตของทรานซิสเตอร์ M_1 และ M_3 เท่ากับ ทรานซิสเตอร์ M_2 และ M_4 ซึ่งมีค่าคงที่ เขียนเป็นวงจรสมมูลได้ดังรูป



รูปที่ 3.5 (ก) แสดงการหาความต้านทานขาออกของวงจรสะท้อนกระแสแบบคลาสโคด
 (ข) วงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจรในรูป 3.5 (ก)

ค่าความต้านทานสำหรับสัญญาณขนาดเล็กเมื่อมองเข้าทางขั้วเดรนของทรานซิสเตอร์ M_2 คือ r_{o2} เขียนสมการรูปของกระแสที่ทางขาออกจะได้

$$I_x = g_m V_{gs4} + \frac{V_x - (-V_{gs4})}{r_{o4}} \tag{3.9}$$

เมื่อ $V_{gs4} = -I_x r_{o2}$ แทนค่า V_{gs4} ลงในสมการที่ (3.9) จะได้

$$I_x + \frac{r_{o2}}{r_{o4}} I_x + g_m r_{o2} I_x = \frac{V_x}{r_{o4}} \tag{3.10}$$

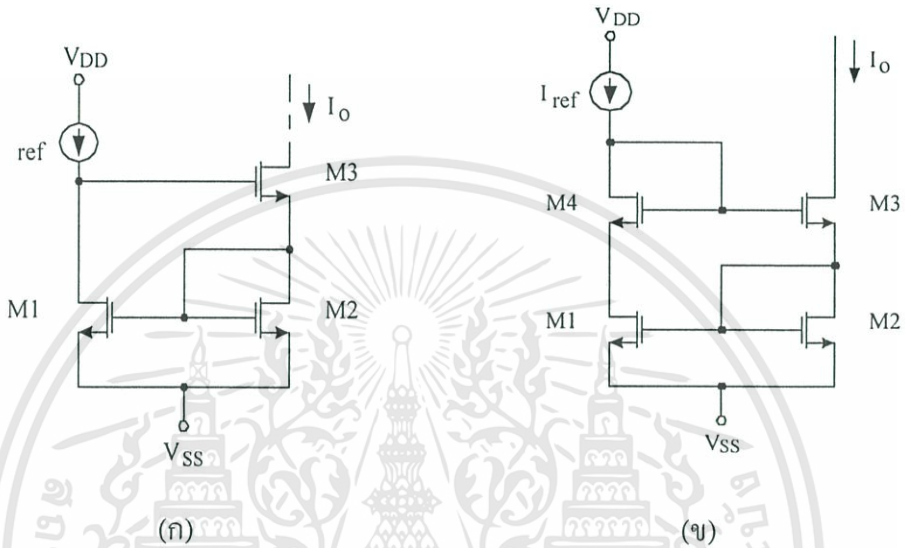
ค่าความต้านทานขาออกจะมีค่าเป็น

$$R_o = \frac{V_x}{I_x} = r_{o4} + r_{o2}(1 + g_m r_{o4}) \tag{3.11}$$

โดยทั่วไปแล้ว $g_m r_{o4} \gg 1$ ซึ่งแสดงให้เห็นว่าค่าความต้านทานขาออกของวงจรสะท้อนกระแสแบบคลาสโคดจะมีค่ามากขึ้น (มากกว่าวงจรสะท้อนกระแสแบบพื้นฐาน) ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.3 วงจรสะท้อนกระแสแบบวิลสัน (Wilson Current mirror)

วงจรสะท้อนกระแสอีกวงจรหนึ่งที่มีค่าความต้านทานขาออกที่สูงมากๆ ก็คือวงจรสะท้อนกระแสแบบวิลสัน ซึ่งมี 2 รุ่น คือวงจรสะท้อนกระแสแบบวิลสันพื้นฐาน และวงจรสะท้อนกระแสแบบวิลสันที่ได้ทำการปรับปรุงแล้ว (Modified Wilson's Current Mirror) แสดงได้ดังรูป 3.6 (ก) และ (ข) ตามลำดับ



รูปที่ 3.6 วงจรสะท้อนกระแสแบบวิลสัน

(ก) วงจรสะท้อนกระแสแบบวิลสัน

(ข) วงจรสะท้อนกระแสแบบวิลสันที่ปรับปรุงแล้ว

การหาค่าความต้านทานขาออกของวงจร สมมติว่าแหล่งจ่ายกระแสอ้างอิง (I_{ref}) ทำให้เกิดค่าความต้านทานที่โหลด

$$R_o \cong (2 + g_{m3}r_{o1})r_{o3} \quad (3.12)$$

วงจรสะท้อนกระแสแบบวิลสันดังรูป 3.6 (ก) แรงดันที่ตกคร่อมทรานซิสเตอร์ (V_{DS}) M1 มีค่ามากกว่าแรงดันที่ตกคร่อมระหว่างขั้วเกรนและซอสของทรานซิสเตอร์ M2 สำหรับแรงดันขีดเริ่มที่มีค่ามาก ทำให้เกิดการไม่เท่ากันของกระแสอ้างอิงและกระแสขาออกเนื่องจากค่าความต้านทานขาออกที่เป็นอนันต์ของทรานซิสเตอร์ สามารถแก้ด้วยการเพิ่มทรานซิสเตอร์แบบมอสอีกหนึ่งตัว ในลักษณะการต่อแบบรูปที่ 3.6(ข) วงจรสะท้อนกระแสแบบวิลสันที่ทำการปรับปรุงแล้ว จะทำให้ค่ากระแสขาออกมีค่าเท่ากับค่ากระแสอ้างอิงมากขึ้น และเพิ่มค่าความต้านทานขาออกของวงจรสะท้อนกระแส

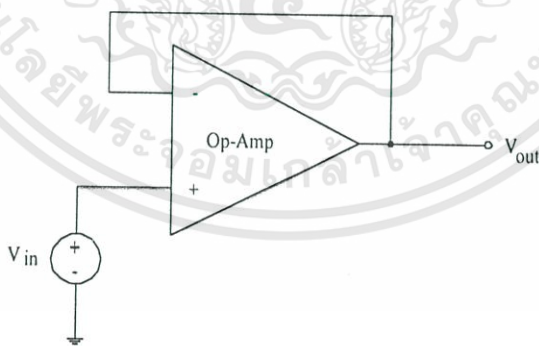
วงจระสะท้อนกระแสที่ได้กล่าวไปในแบบต่างๆ ได้มีพัฒนาและปรับปรุงเพื่อให้ได้ค่ากระแสขาออกที่เท่ากับกระแสอ้างอิงมากที่สุด และมีความต้านทานขาออกสูงๆ เพื่อที่จะไม่เป็นภาระแก่การจ่ายกระแสให้แก่อุปกรณ์ที่นำมาโหลด ซึ่งเป็นคุณสมบัติของแหล่งจ่ายกระแสที่ดี ซึ่งสำหรับวงจระสะท้อนกระแสแบบวิลสันที่ปรับปรุงแล้วนั้น ถือเป็นวงจระสะท้อนกระแสที่สามารถนำมาเป็นแหล่งจ่ายกระแสที่ดีที่สุด จึงเหมาะสำหรับการเลือกนำมาใช้ในวิทยานิพนธ์ฉบับนี้

3.5 วงจรบัฟเฟอร์แรงดัน

วงจรับัฟเฟอร์แรงดันเป็นวงจรหนึ่งที่มีส่วนสำคัญอย่างมากสำหรับการทำหน้าที่เป็นวงจรับัฟเฟอร์แรงดัน ซึ่งในหัวข้อนี้จะกล่าวถึงคุณสมบัติทั่วไปของวงจร และวงจรวงจรับัฟเฟอร์แรงดันที่มีโครงสร้างเป็นทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบ MOS ชนิดเอ็นฮานซ์เมนต์

3.5.1 วงจรับัฟเฟอร์แรงดันแบบพื้นฐาน

วงจรับัฟเฟอร์แรงดันคือวงจรที่ทำหน้าที่ส่งผ่านแรงดัน โดยทางทฤษฎีแล้ว ค่าอัตราขยายของวงจรจะมีค่าเท่ากับ 1 ความต้านทานขาเข้าจะมีค่าอนันต์ ($Z_{in} = \infty$) และความต้านทานขาออกมีค่าเท่ากับศูนย์ ($Z_{out} = 0$) ก่อนที่จะกล่าวถึงวงจรับัฟเฟอร์แรงดันที่มีโครงสร้างทรานซิสเตอร์แบบ MOS สามารถอธิบายให้เข้าใจการทำงานของวงจรวง่ายๆ ได้ด้วยวงจรับัฟเฟอร์แรงดันที่สร้างมาจากวงจรรวมที่มีขายตามท้องตลาด เช่น วงจรรวม Op-Amp แสดงลักษณะการต่อวงจรวงจรดังรูป



รูปที่ 3.7 แสดงวงจรับัฟเฟอร์แรงดัน

จากรูปที่ 3.7 เมื่อความต้านทานทางขาเข้าของออปแอมป์มีค่าสูงมาก และมีค่าเท่ากันทั้งสองช่องทาง ค่าอัตราขยายแรงดัน (A_v) ของวงจร มีค่าเท่ากับ

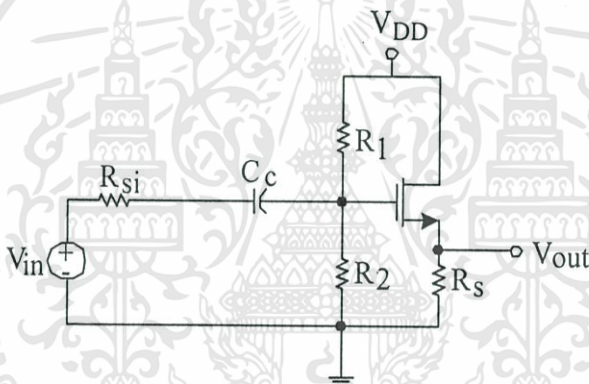
$$A_v = \frac{V_{out}}{V_{in}} = 1 \quad (3.13)$$

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์อื่นใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าความต้านทานขาเข้ามีค่าสูงมากๆ และค่าความต้านทานขาออกของวงจรในรูปที่ 3.7 มีค่าต่ำมากๆ ด้วย ในการใช้งานวงจรบัฟเฟอร์แรงดัน จะเป็นวงจรที่อยู่ระหว่างแหล่งกำเนิดสัญญาณซึ่งมีค่าความต้านทานขาออกที่สูงและโหลด ซึ่งวงจรบัฟเฟอร์แรงดันนี้จะช่วยป้องกันการเกิดปรากฏการณ์ Loading Effects หรือทำหน้าที่เป็นกันชนนั่นเอง สำหรับการต่อวงจรจริง เมื่อนำความต้านทานขาออกของแหล่งกำเนิดสัญญาณมาพิจารณาจะทำให้ค่าอัตราขยายแรงดันของวงจรมีค่าไม่เท่ากับ 1 แต่มีค่าใกล้เคียงมาก สามารถประมาณได้ว่าค่าอัตราขยายของวงจรบัฟเฟอร์แรงดันมีค่าประมาณ 1

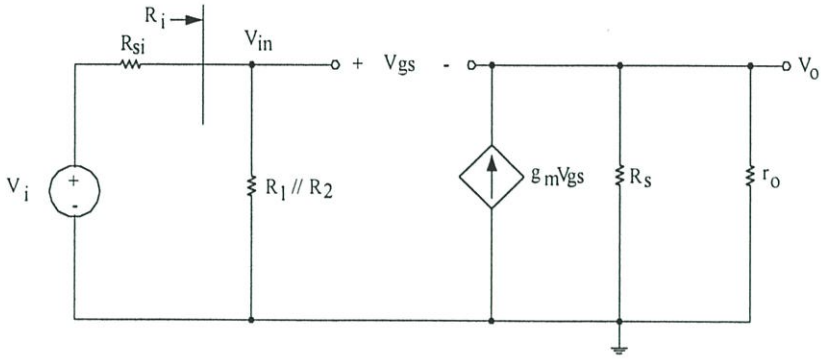
3.5.2 วงจรบัฟเฟอร์แรงดันแบบเดรนร่วม (Common Drain)

วงจรบัฟเฟอร์แรงดันแบบเดรนร่วม(Common Drain) หรือสามารถเรียกอีกชื่อหนึ่งว่า วงจรซอสตาม (Source-Follower) สำหรับทรานซิสเตอร์แบบ MOS มีลักษณะการต่อวงจรเป็นดังรูป



รูปที่ 3.8 วงจรเดรนร่วม

สัญญาณขาเข้าป้อนเข้าที่ขั้วเกทของทรานซิสเตอร์ สัญญาณขาออกออกที่ขั้วซอส โดยมีขั้วเดรนเป็นขั้วอ้างอิงร่วมของสัญญาณขาเข้าและขาออก ทรานซิสเตอร์แบบ MOS เอ็นฮานซ์เมนต์โหมด ชนิด N-channel ถูกไบแอสให้ทำงานในช่วงอิมิตัวด้วยความต้านทาน R_1 และ R_2 ซึ่งเป็นความต้านทานไบแอสของทรานซิสเตอร์ เมื่อทำการวิเคราะห์ห้วงจรด้วยวงจรสมมูลสำหรับสัญญาณขนาดเล็ก ซึ่งแสดงดังรูปที่ 3.9 ตัวเก็บประจุคัปปลิง(Coupling, C_c) เสมือนลัดวงจร ขั้วเดรนจะต่อลงกราวด์ และความต้านทานขาออก (r_o) ต่อกันกับแหล่งจ่ายกระแสไม่อิสระ ลักษณะการต่อวงจรแบบเดรนร่วมนี้ ขั้วฐานรองของทรานซิสเตอร์ต่อลงกราวด์ด้วย ทำให้ไม่มีผลกระทบเนื่องจากฐานรองได้รับการไบแอส



รูปที่ 3.9 วงจรสมมูลของวงจรทรานซิสเตอร์

ค่าแรงดันขาออกของวงจรมีค่าเท่ากับ

$$V_o = (g_m V_{gs})(R_s // r_o) \quad (3.14)$$

เขียนสมการวนลูปของแรงดัน (KVL)

$$V_{in} = V_{gs} + V_o = V_{gs} + g_m V_{gs}(R_s // r_o) \quad (3.15)$$

ซึ่งแรงดันที่ตกคร่อมขั้วเกตและซอสของทรานซิสเตอร์แบบ MOS จากวงจรในรูปที่ 3.9 มีค่าเป็น

$$V_{gs} = \frac{V_{in}}{1 + g_m(R_s // r_o)} = \left[\frac{1}{\frac{1}{g_m} + (R_s // r_o)} \right] \cdot V_{in} \quad (3.16)$$

จากสมการที่ (3.16) พบว่าแสดงอยู่ในรูปของสมการ Voltage-Divider แสดงให้เห็นว่าค่าความต้านทานระหว่างขั้วเกตและซอสของทรานซิสเตอร์ ชนิด NMOS มีค่าเท่ากับ $\frac{1}{g_m}$ กล่าวได้ว่าค่าความต้านทานประสิทธิผล เมื่อมองเข้าที่ขั้วซอส โดยไม่คิดค่าความต้านทานขาออกของวงจร (r_o) มีค่าเท่ากับ $\frac{1}{g_m}$ ทำให้แรงดันขาเข้า (V_{in}) มีความสัมพันธ์กับแรงดันที่ขั้วซอส (V_s) ดังสมการ

$$V_{in} = \left(\frac{R_i}{R_i + R_{si}} \right) \cdot V_i \quad \text{เมื่อ } R_i = R_1 // R_2 \quad (3.17)$$

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

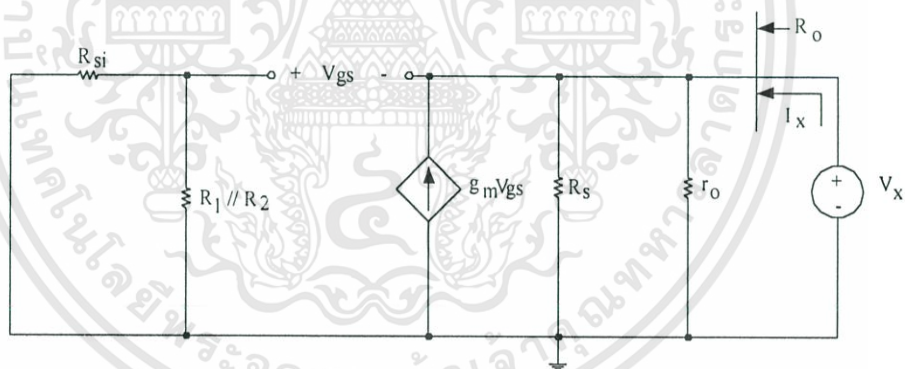
นำสมการที่ (3.14) และ (3.17) มาหาค่าอัตราขยายได้

$$A_v = \frac{V_o}{V_i} = \frac{g_m(R_s // r_o)}{1 + g_m(R_s // r_o)} \cdot \left(\frac{R_i}{R_i + R_{si}} \right) \quad (3.18)$$

จากสมการข้างต้นแสดงให้เห็นว่า ค่าสูงสุดของอัตราขยายแรงดันจะมีค่าน้อยกว่า 1 เสมอ แต่ถึงแม้ว่าค่าอัตราขยายแรงดันของวงจรจะมีค่าน้อยกว่า 1 วงจร Common drain เป็นวงจรที่มีประโยชน์อย่างมากสำหรับการนำไปใช้สำหรับวงจรที่ต้องการค่าความต้านทานขาออกที่ต่ำๆ ซึ่งเป็นคุณสมบัติที่ดีของวงจรที่ทำหน้าที่เป็นแหล่งจ่ายแรงดัน และทำให้สามารถขับโหลดโดยไม่ทำให้เกิดปรากฏการณ์ Loading effect

ความต้านทานขาเข้าและขาออกของวงจร

ความต้านทานขาเข้าของวงจร หาได้จากรูปวงจรสมมูลที่ได้แสดงไปแล้ว ส่วนค่าความต้านทานขาออกหาได้จากการให้แหล่งจ่ายแรงดันขาเข้ามีค่าเป็นศูนย์หรือการลัดวงจร และทำการใส่แหล่งจ่ายแรงดันเข้าที่ทางออกของวงจร แล้วทำการวัดกระแสที่ทางออกแล้วนำมาคำนวณแสดงได้ดังรูป



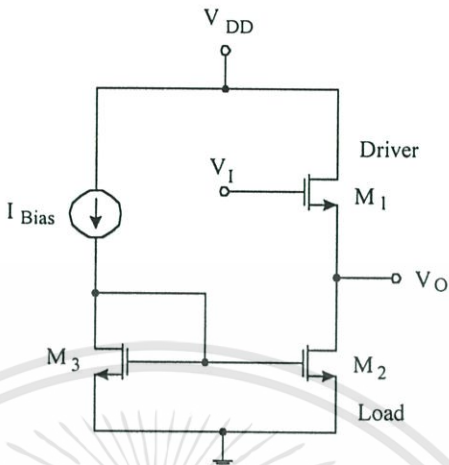
รูปที่ 3.10 การหาความต้านทานขาออกของวงจร Common drain

โดยค่าความต้านทานขาออกมีค่าเท่ากับ

$$R_o = \frac{1}{g_m} R_s // r_o \quad (3.19)$$

จากรูปพบว่า V_{gs} ตกรวมที่แหล่งจ่ายกระแสไม่อิสระ ($g_m V_{gs}$) แสดงให้เห็นว่าค่า ความต้านทานประสิทธิผลของอุปกรณ์คือ $\frac{1}{g_m}$ ซึ่งมีค่าเท่ากับความต้านทานเมื่อมองเข้าทางขั้วขอสของ

สำหรับวงจรทรานส์ซิสเตอร์แบบ MOS ซึ่งทำหน้าที่เป็นโพลดด้วย แสดงได้ดังรูป



รูปที่ 3.11 วงจรทรานส์ซิสเตอร์ที่มีโครงสร้างทรานซิสเตอร์แบบ MOS เอ็นฮานซ์เมนต์โหมด

สัญญาณขาเข้าของวงจรถูกป้อนเข้าที่ขั้วเกตของทรานซิสเตอร์แบบ MOS สัญญาณขาออกออกที่ขั้วซอสของทรานซิสเตอร์แบบ MOS M_1 ส่วนทรานซิสเตอร์ M_2 ทำหน้าที่เป็น Active Load

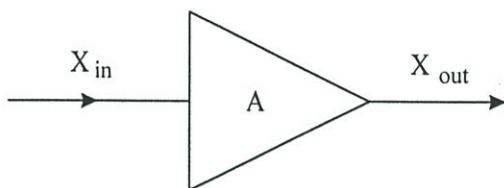
3.6 วงจรป้อนกลับ

วงจรถูกคิดค้นขึ้นในปี ค.ศ. 1928 โดย Harold Black นักวิศวกรอิเล็กทรอนิกส์ของบริษัท Western Electric Company ในขณะที่กำลังค้นคว้าวิจัยวิธีที่จะทำให้อัตราขยายของวงจรมีเสถียรภาพ สำหรับระบบการป้อนกลับคือ การนำสัญญาณบางส่วนของสัญญาณออกนำมารวมเข้ากับสัญญาณขาเข้าที่ป้อนให้กับวงจรมาย เพื่อที่จะสร้างผลตอบสนองที่ผู้ออกแบบวงจรต้องการ ซึ่งในการรวมสัญญาณที่ทางเข้าของวงจรมานั้น มีทั้งการรวมแบบเพิ่มและลดของสัญญาณ ซึ่งจะได้ออกอย่างละเอียดในหัวข้อย่อย

3.6.1 วงจรป้อนกลับแบบต่างๆ ทั่วไป

ในหัวข้อนี้กล่าวถึงชนิดของวงจรถูกป้อนกลับ และคุณสมบัติทางไฟฟ้าของวงจรถูกป้อนกลับชนิดต่างๆ ซึ่งวงจรถูกป้อนกลับแบ่งออกได้เป็น 2 แบบคือ วงจรถูกป้อนกลับแบบบวก (Positive Feedback) และวงจรถูกป้อนกลับแบบลบ (Negative Feedback) วงจรถูกป้อนกลับทั้ง 2 แบบนี้ยังแบ่งการทำงานออกได้เป็นอีก 4 ชนิด ตามลักษณะของสัญญาณที่นำมาป้อนกลับ และสัญญาณที่วงจรถูกป้อนกลับจ่ายออกมา

สำหรับวงจรมายต่างๆ ทั่วไป เมื่อยังไม่ได้มีการป้อนกลับของสัญญาณ เราจะเรียกว่า ระบบเปิด (Open Loop System) แสดงได้ดังรูป

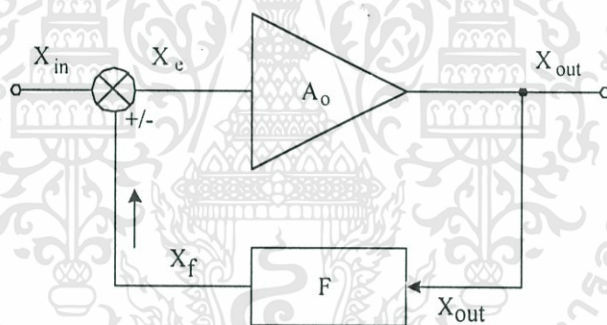


รูปที่ 3.12 วงจรขยายระบบเปิด

ซึ่งค่าอัตราขยายระบบเปิดของวงจรมีค่าดังสมการ

$$\text{อัตราขยายระบบเปิด (Open Loop Gain, } A) = \frac{X_{out}}{X_{in}} \quad (3.20)$$

เมื่อมีการต่อวงจรป้อนกลับ เราจะเรียกว่า ระบบปิด (Close Loop System) ซึ่งเป็นการนำบางส่วนของสัญญาณขาออกมารวมเข้ากับสัญญาณขาเข้า แล้วป้อนให้กับวงจรขยาย ดังรูป



รูปที่ 3.13 วงจรขยายระบบปิด

จากรูปที่ 3.13 ค่าอัตราขยายของวงจรสามารถแสดงได้ดังสมการ

$$\text{จาก } X_e = X_{in} \pm X_f$$

$$\text{โดยที่ } X_e = \frac{X_{out}}{A_o} \quad \text{และ} \quad X_e = X_{in} + FX_{out}$$

เพราะฉะนั้น ค่าอัตราขยายของวงจรขยายที่มีการป้อนกลับจะมีค่าเท่ากับ

$$\frac{X_{out}}{X_{in}} = \frac{1}{1 \pm A_o F} \quad (3.21)$$

เมื่อ

X_e (Error Signal)	คือสัญญาณขาเข้าของวงจรถ่ายที่รวมสัญญาณป้อนกลับไว้ด้วยแล้ว
F (Feedback Factor)	ค่าสัมประสิทธิ์การป้อนกลับ หรือค่าอัตราขยายของวงจรถ่ายกลับ
X_{in}	สัญญาณขาเข้า เป็นได้ทั้งแรงดันและกระแส
X_{out}	สัญญาณขาออก เป็นได้ทั้งแรงดันและกระแส
X_f	สัญญาณขาออกของวงจรถ่ายกลับ เป็นได้ทั้งแรงดันและกระแส

สำหรับการรวมสัญญาณที่ทางเข้าของวงจรถ่าย ถ้า

X_{in} มีเฟสเหมือนกันกับ X_f เรียกว่าการป้อนกลับแบบบวก (Positive Feedback)

X_{in} มีเฟสต่างกันกับ X_f เรียกว่าการป้อนกลับแบบลบ (Negative Feedback)

วงจรถ่ายป้อนกลับแบบบวก (Positive Feedback)

สัญญาณที่ป้อนกลับมีเฟสตรงกับสัญญาณขาเข้า ซึ่งจะทำให้ค่าสัญญาณขาเข้าที่ป้อนให้แก่วงจรถ่าย (X_e) เพิ่มขึ้น ค่าอัตราขยายของวงจรมีค่าเท่ากับ

$$A_F = \frac{X_{out}}{X_{in}} = \frac{A_o}{1 - A_o F} \quad (3.22)$$

การต่อวงจรถ่ายป้อนกลับแบบบวกเป็นการช่วยเพิ่มค่าอัตราขยายของวงจรถ่ายได้ แต่ไม่นิยมเนื่องจาก เป็นการเสี่ยงต่อการเกิดความไม่เสถียรภาพของวงจรถ่าย (Oscillation)

จากสมการพบว่า เมื่อพจน์ของ $A_o F$ มีค่า ≥ 1 ระบบจะเกิดการออสซิลเลชัน

มี 3 กรณีคือ 1) $A_o F$ น้อยกว่า 1 ระบบจะเข้าสู่เสถียรภาพที่อนันต์ ; $X_{in} = 0, X_{out} = 0$

2) $A_o F$ เท่ากับ 1 ระบบจะเกิดการออสซิลเลชัน ; $X_{in} = 0, X_{out} =$ ค่าคงที่

3) $A_o F$ มากกว่า 1 ระบบจะเกิดการออสซิลเลชัน ; $X_{in} = 0, X_{out} = \infty$

โดยค่าสัญญาณขาออกจะเพิ่มขึ้นจนอิมพัลส์ที่ไฟเลี้ยง

วงจรถ่ายป้อนกลับแบบลบ (Negative Feedback หรือ Degeneration Feedback)

คือวงจรถ่ายที่มีสัญญาณขาเข้า และสัญญาณขาออกของวงจรถ่ายป้อนกลับมีความต่างเฟสกัน ซึ่งจะเป็นการลดสัญญาณขาเข้าที่ป้อนให้กับวงจรถ่าย ซึ่งค่าอัตราขยายของวงจรถ่ายระบบปิด ที่มีการป้อนกลับแบบลบมีค่าดังสมการ

$$\text{ค่าอัตราขยายของวงจรป้อนกลับแบบลบ} = A_{F(NFB)} = \frac{X_{out}}{X_{in}} = \frac{A_o}{1 + A_o F} \quad (3.23)$$

สำหรับการต่อวงจรป้อนกลับแบบลบ มีประโยชน์ต่อวงจรขยายหลายประการด้วยกันคือ

1. ลดความไว (Desensitivity) ลดความไวต่อการเปลี่ยนแปลงที่เกิดขึ้นต่อระบบที่มีผลต่ออัตราขยายระบบเปิด ซึ่งค่า Desensitivity มีค่าเท่ากับ $1 + A_o F$
2. ง่ายต่อการควบคุม ถ้าทำให้ค่า A_o มีค่ามากๆ สามารถประมาณได้ว่า $A_F \approx \frac{1}{F}$ โดยทั่วๆ ไปแล้วจะทำการประมาณได้ก็ต่อเมื่อ A_o มากกว่า 10 เท่าของ A_F
3. ทำให้ช่วงการตอบสนองความถี่ (Bandwidth) เพิ่มขึ้น ตามสมการ

$$BW_{NFB} = BW_o(1 + A_o F) \quad (3.24)$$

4. ลดสัญญาณรบกวนของระบบ (Noise Reduction)

$$Noise_{NFB} = \frac{N_o}{1 + A_o F} \quad (3.25)$$

5. ลดความผิดเพี้ยนของสัญญาณขาออก (Distortion Reduction)

$$Distortion_{NFB} = \frac{D_o}{1 + A_o F} \quad (2.26)$$

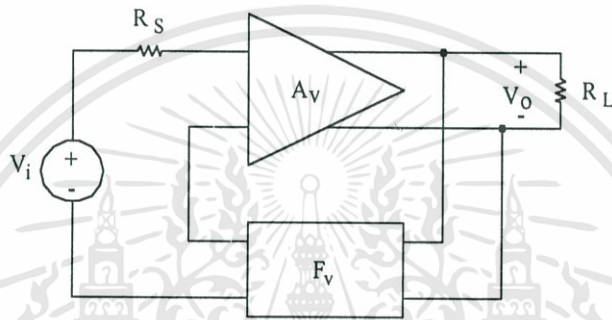
6. ค่าความต้านทานขาออกและขาเข้าของวงจรมีค่าเข้าใกล้วงจรขยายในอุดมคติ

ส่วนข้อเสียของวงจรป้อนกลับแบบลบก็คือ ค่าอัตราขยายจะมีค่าลดลงดังที่แสดงในสมการ 3.22 และมีความเป็นไปได้ที่จะเกิดการไม่เสถียรภาพที่ความถี่สูงๆ

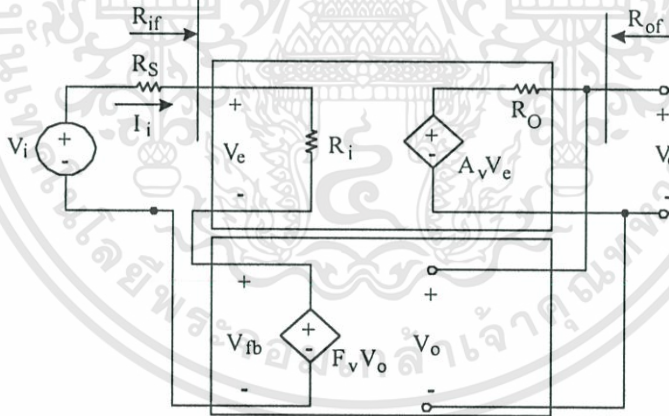
ดังที่กล่าวที่มาแล้วพบว่า การต่อวงจรป้อนกลับแบบลบนี้มีประโยชน์อย่างมากต่อวงจรขยาย ผู้วิจัยจึงเลือกวงจรป้อนกลับแบบลบที่เหมาะสมต่อวงจรขยายความต้านทานที่ได้เสนอในวิทยานิพนธ์ฉบับนี้ เพื่อเพิ่มประสิทธิภาพของวงจรขยายให้ดีขึ้น ซึ่งจากการที่ได้กล่าวไปข้างต้น สัญญาณที่นำมาป้อนกลับต้องเป็นสัญญาณชนิดเดียวกันกับสัญญาณขาเข้าจึงสามารถทำการรวมกันได้ ดังนั้นวงจรป้อนกลับจึงสามารถแบ่งออกได้เป็นอีก 4 ประเภท ตามลักษณะสัญญาณที่นำมา

ป้อนกลับซึ่งนำมาสัญญาณขาออกของวงจรขยาย (แรงดันหรือกระแส) และสัญญาณขาออกของวงจรป้อนกลับ (แรงดันหรือกระแส)

1. วงจรป้อนกลับแบบอนุกรม-ขนาน (Series-Shunt Configuration) หรือการป้อนกลับแบบ POSI (Parallel Output Serie Input) เป็นการนำบางส่วนของสัญญาณแรงดันขาออกของวงจรขยายนำมาป้อนกลับออกเป็นแรงดัน ซึ่งค่าอัตราขยายก็คือแรงดัน เพราะฉะนั้นวงจรป้อนกลับแบบนี้ก็เหมือนกับวงจรขยายแรงดันนั่นเอง โดยมีค่าสัมประสิทธิ์การป้อนกลับเป็นแรงดัน วงจรป้อนกลับแบบนี้ใช้กับวงจรขยายแรงดันเท่านั้น แสดงเป็นรูปอย่างง่ายและวงจรสมมูลได้ดังรูป



(ก)



(ข)

รูปที่ 3.14 วงจรป้อนกลับแบบอนุกรม-ขนาน

(ก) รูปวงจรอย่างง่าย

(ข) วงจรสมมูล

วงจรประกอบด้วยวงจรขยายแรงดันซึ่งต่ออนุกรมอยู่กับความต้านทานของแหล่งกำเนิดสัญญาณ (R_S) มีอัตราขยายแรงดันระบบเปิดเป็น A_v ในส่วนของวงจรป้อนกลับจะเอาแรงดันขาออกมาย้ายด้วยค่าสัมประสิทธิ์การป้อนกลับ แล้วให้สัญญาณแรงดันขาออก (V_o) เพื่อที่จะนำไปรวมกับแรงดันขาเข้าของวงจรขยาย เกิดเป็นแรงดันผลรวมที่ป้อนให้กับวงจรขยายแรงดัน (V_e) ในไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุดมคติ ค่าความต้านทานขาเข้าของวงจรป้อนกลับจะมีค่าเป็นอนันต์ เพื่อที่จะลดผลกระทบจาก โหลดอินเนื่องมาจากวงจรขยายแรงดัน

แรงดัน V_e คือผลต่างของแรงดันขาเข้าที่ป้อนให้กับวงจรขยายและแรงดันขาออกของวงจรป้อนกลับแบบอนุกรม-ขนาน (Error Signal) ซึ่งจะถูกนำมาขยายต่อไป วงจรป้อนกลับแบบอนุกรม-ขนานนี้เป็นวงจรขยายแบบ VCVS (Voltage-Controlled Voltage Source) เมื่อแรงดันขาออกของวงจรขยายที่มีการป้อนกลับเพิ่มขึ้น จะทำให้แรงดันขาออกของวงจรป้อนกลับเพิ่มขึ้นด้วย ซึ่งจะทำให้แรงดันสุทธิที่ป้อนให้แก่วงจรขยายแรงดันแบบที่มีการป้อนกลับแบบลดมีค่าลดลง ซึ่งจะทำให้ค่าแรงดันขาออกของวงจรระบบปิดลดลงด้วย จึงเป็นการควบคุมให้ระบบมีเสถียรภาพ ค่าอัตราขยายระบบปิดของวงจรจากรูปที่ 3.14 มีค่าดังสมการ

$$A_{vf} = \frac{V_o}{V_i} = \frac{A_v}{(1 + A_v F_v)} \quad (3.27)$$

ความต้านทานขาออกของวงจรมีค่าเท่ากับ

$$R_{of} = \frac{V_i}{I_i} = R_i (1 + A_v F_v) \quad (3.28)$$

โดยที่ $I_i = \frac{V_e}{R_i} = \frac{V_i}{R_i (1 + A_v F_v)}$

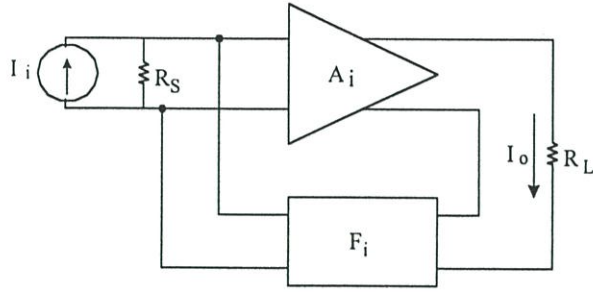
จากสมการแสดงให้เห็นว่า ค่าความต้านทานขาเข้าของวงจรเมื่อต่อวงจรป้อนกลับแล้วจะมีค่าเพิ่มขึ้นด้วยพจน์ $(1 + A_v F_v)$ ซึ่งทำให้มีค่าความต้านทานขาเข้าเข้าใกล้อุดมคติมากขึ้น การหาค่าความต้านทานขาออกของวงจรขยายแรงดันเมื่อต่อวงจรป้อนกลับแล้วสามารถทำได้โดยหลักการที่ได้เคยกล่าวไปแล้วในหัวข้อที่ผ่านมา ซึ่งค่าความต้านทานขาออกมีค่าดังสมการ

$$R_{of} = \frac{R_o}{(1 + A_v F_v)} \quad (3.29)$$

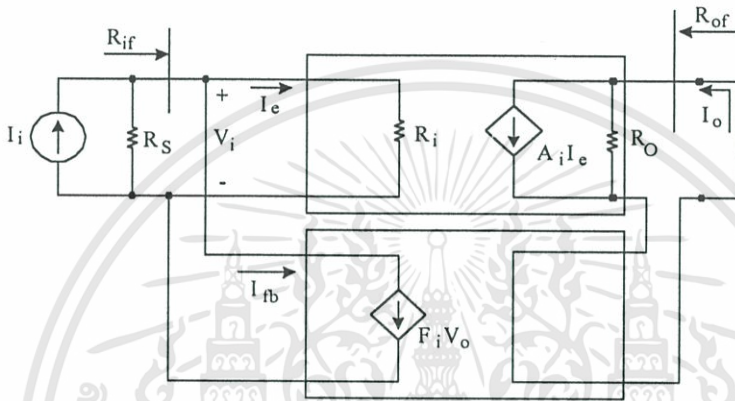
จากสมการพบว่าค่าความต้านทานขาออกของวงจรขยายแรงดันระบบปิดจะมีค่าลดลง ซึ่งทำให้วงจรสามารถทำหน้าที่เป็นแหล่งจ่ายแรงดันที่ดีขึ้น

2. วงจรป้อนกลับแบบขนาน-อนุกรม (Shunt-Series Configuration) หรือวงจรป้อนกลับแบบ SOPI (Series Output Parallel Input) แสดงดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



(ข)

รูปที่ 3.15 วงจรป้อนกลับแบบขนาน-อนุกรม

(ก) รูปวงจรรอย่างง่าย

(ข) วงจรสมมูล

วงจรประกอบด้วยวงจรขยายกระแสแบบพื้นฐาน มีค่าความต้านทานขาเข้าเท่ากับ R_i และค่าอัตราขยายระบบเปิดของวงจรขยายกระแสเป็น A_i เมื่อต่อวงจรป้อนกลับ วงจรป้อนกลับจะทำหน้าที่ดึงสัญญาณบางส่วนของสัญญาณกระแสขาออกของวงจรขยายกระแส และนำมาขยายด้วยค่าสัมประสิทธิ์การป้อนกลับให้เป็นค่ากระแสขาออก เพื่อนำไปรวมกับกระแสขาเข้าที่ป้อนให้กับวงจรขยายกระแสแบบพื้นฐาน ซึ่งจะทำให้ค่ากระแสสุทธิ(I_o) ที่ป้อนให้กับวงจรขยายกระแสที่มีการป้อนกลับแบบลบ คือผลต่างของกระแสขาเข้าและกระแสขาออกของวงจรป้อนกลับ(I_{fb})

การทำงานของวงจรป้อนกลับแบบขนาน-อนุกรมนี้คือ เมื่อวงจรขยายแรงดันให้กระแสขาออกมีค่าเพิ่มมากขึ้น ทำให้กระแสขาออกของวงจรป้อนกลับมีค่าเพิ่มมากขึ้นเช่นกัน ดังนั้น เมื่อเป็นการป้อนกลับแบบลบ ค่ากระแสสุทธิจะมีค่าน้อยลง ซึ่งทำให้สามารถควบคุมเสถียรภาพของวงจรได้ จากรูปที่ 3.14 (ข) ค่ากระแสขาออกของวงจรรระบบปิดมีค่าดังสมการ

เอกสารนี้เป็น $I_o = A_i I_e$ วนวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประ(3.30) ำการคำ
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสป้อนกลับ (I_o) มีค่าเท่ากับ

$$I_{fb} = F_i I_o \quad (3.31)$$

เพราะฉะนั้น ค่าอัตราขยายกระแสของวงจรถายกระแสที่มีการป้อนกลับคือ

$$A_{if} = \frac{I_o}{I_i} = \frac{A_i}{(1 + A_i F_i)} \quad (3.32)$$

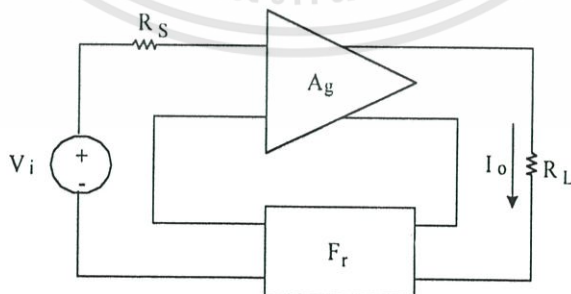
สำหรับค่าความต้านทานขาเข้าและขาออกของวงจรถายกระแสในอุดมคติ ควรจะมีค่าน้อยและมาก ตามลำดับ การต่อวงจรป้อนกลับแบบลบให้แก่วงจรถายกระแส จะทำให้ค่าความต้านทานทั้งทางด้านขาเข้าและขาออกของวงจรมีค่าเข้าใกล้อุดมคติเพิ่มมากขึ้น โดยมีค่าดังสมการ

$$R_{if} = \frac{V_i}{I_i} = \frac{R_i}{(1 + A_i F_i)} \quad (3.33)$$

และ

$$R_{of} = (1 + A_i F_i) R_o \quad (3.34)$$

3. วงจรป้อนกลับแบบอนุกรม-อนุกรม (Series-Series Configuration) หรือวงจรป้อนกลับแบบ SOSI (Series Output Series Input) แสดงลักษณะการต่อวงจรได้ดังรูป

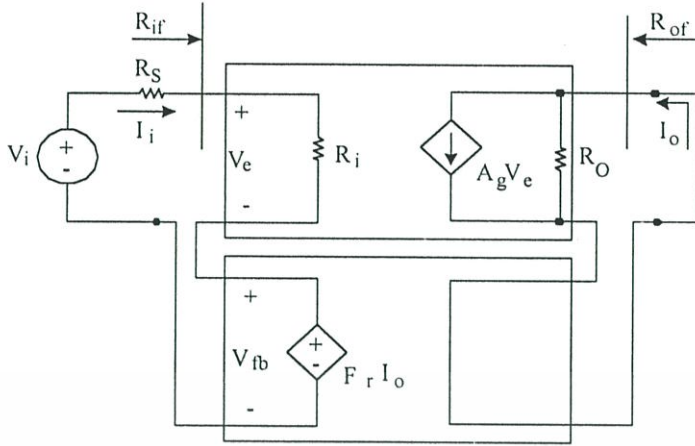


(ก)

รูปที่ 3.16 วงจรป้อนกลับแบบอนุกรม-อนุกรม

(ก) รูปวงจรอย่างง่าย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(จ)

รูปที่ 3.16 วงจรป้อนกลับแบบอนุกรม-อนุกรม

(จ) วงจรสมมูล

วงจรป้อนกลับแบบอนุกรม-อนุกรม เป็นวงจรขยายที่ทำหน้าที่เปลี่ยนกระแสเป็นแรงดัน ซึ่งใช้ประกอบกับวงจรขยายที่มีสัญญาณขาเข้าเป็นแรงดัน สัญญาณขาออกเป็นกระแส นั่นคือวงจรขยายความนำนั่นเอง ส่วนวงจรป้อนกลับสามารถกล่าวได้ว่าเป็นวงจรขยายความต้านทาน วงจรป้อนกลับแบบอนุกรม-อนุกรม มีค่าอัตราขยายเท่ากับ F_r วงจรขยายความนำมีอัตราขยายเป็น A_g ซึ่งมีความต้านทานขาเข้าเท่ากับ R_i การทำงานของวงจรป้อนกลับคือ จะนำบางส่วนของสัญญาณกระแสขาออกมาขยายด้วยค่าสัมประสิทธิ์การป้อนกลับ หรือค่าอัตราขยายของวงจรป้อนกลับ และเปลี่ยนเป็นแรงดันขาออก เพื่อนำไปรวมกับแรงดันขาเข้าของวงจรขยายความนำ เป็นค่าแรงดันสุทธิแล้วทำการขยายต่อไป จากรูปวงจรสมมูลที่ 3.16(จ) ถ้าสมมติให้ที่ทางออกของวงจรเป็นลัดวงจร ค่ากระแสขาออกแสดงได้ดังสมการ

$$I_o = A_g V_e \quad (3.34)$$

แรงดันที่ได้จากการป้อนกลับในส่วนของวงจรป้อนกลับ

$$V_{fb} = F_r I_o \quad (3.35)$$

เมื่อ A_r คือค่าอัตราขยายความต้านทาน และเมื่อไม่คิดค่าความต้านทานของแหล่งกำเนิดสัญญาณ R_S ค่าแรงดันขาเข้าของวงจรมีค่าเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_i = V_e + V_{fb} \quad (3.36)$$

ดังนั้น ค่าอัตราขยายของวงจรป้อนกลับแบบอนุกรม-อนุกรม แสดงได้ดังสมการ

$$A_{gf} = \frac{I_o}{V_i} = \frac{A_g}{(1 + A_g F_r)} \quad (3.37)$$

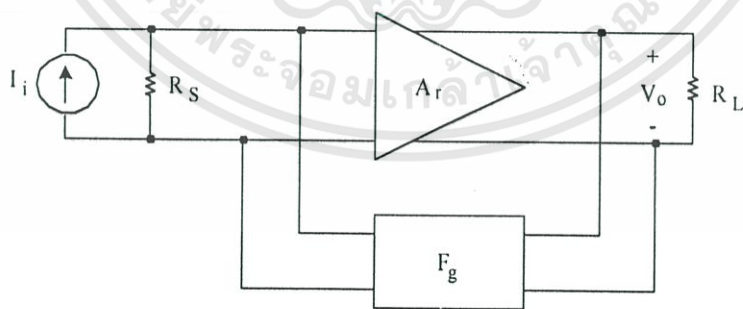
จากสมการ พบว่าค่าอัตราขยายของวงจรมีค่าลดลง ค่าความต้านทานขาเข้าและขาออกของวงจรเมื่อต่อวงจรป้อนกลับแล้วจะมีค่าเพิ่มขึ้น ตามทฤษฎีการป้อนกลับแบบลบ ซึ่งมีค่าเท่ากับ

$$R_{if} = \frac{V_i}{I_i} = R_i(1 + A_g F_r) \quad (3.38)$$

$$R_{of} = R_o(1 + A_g F_r) \quad (3.39)$$

สำหรับวงจรป้อนกลับที่ใช้ทำงานร่วมกับวงจรขยายความต้านทาน ที่ได้เสนอในวิทยานิพนธ์ฉบับนี้ ต้องเป็นลักษณะของวงจรขยายความนำ เนื่องจากสัญญาณขาออกของวงจรขยายความต้านทานเป็นแรงดัน สัญญาณขาเข้าเป็นกระแส ซึ่งกล่าวถึงในหัวข้อย่อยถัดไป

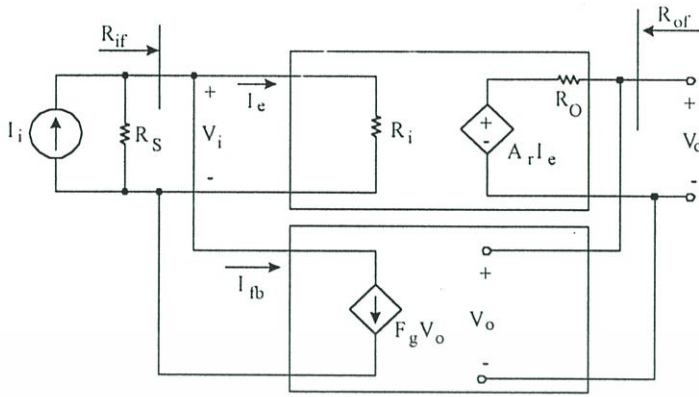
4 วงจรป้อนกลับแบบขนาน-ขนาน (Shunt-Shunt Configuration) หรือ วงจรป้อนกลับแบบ POPI (Parallel Output Parallel Input) แสดงได้ดังรูป



(ก)

รูปที่ 3.17 วงจรป้อนกลับแบบขนาน-ขนาน

(ก) รูปวงจรอย่างง่าย



(ข)

รูปที่ 3.17 วงจรป้อนกลับแบบขนาน-ขนาน

(ข) วงจรสมมูล

วงจรป้อนกลับจะนำเอาบางส่วนของแรงดันขาออกของวงจรขยายความต้านทาน นำมาขยายด้วยค่าอัตราขยายของส่วนของวงจรป้อนกลับ แล้วให้เป็นกระแสขาออกเพื่อนำไปรวมกับกระแสขาเข้าที่ป้อนให้กับวงจรขยายความต้านทาน ตามที่ได้แสดงในรูปที่ 3.17(ก) จากรูปวงจรประกอบด้วย ส่วนของวงจรขยายทำหน้าที่เปลี่ยนกระแสขาเข้าเป็นแรงดัน โดยมีอัตราขยายเป็น A_r มีค่าความต้านทานขาเข้าเป็น R_i วงจรป้อนกลับทำหน้าที่เปลี่ยนแรงดันเป็นกระแสป้อนกลับ I_{fb} ค่าแรงดันขาออกของวงจรมีค่าเท่ากับ

$$V_o = A_r I_e \tag{3.40}$$

และค่ากระแสที่ได้จากวงจรป้อนกลับมีค่าเท่ากับ

$$I_{fb} = F_g V_o \tag{3.41}$$

เมื่อ F_g คือค่าอัตราขยายของวงจรป้อนกลับ และเมื่อสมมติว่าค่าความต้านทานของแหล่งกำเนิดสัญญาณมีค่าสูงมาก ทำให้

$$I_i = I_e + I_{fb} \tag{3.42}$$

ดังนั้น ค่าอัตราขยายรวมของวงจรแสดงได้ดังสมการ

$$A_{rf} = \frac{V_o}{I_i} = \frac{A_r}{(1 + A_r F_g)} \quad (3.43)$$

ค่าความต้านทานขาเข้าและขาออกของวงจรเมื่อมีค่ามากขึ้น แสดงได้ดังสมการ

$$R_{if} = \frac{V_i}{I_i} = \frac{R_i}{(1 + A_r F_g)} \quad (3.44)$$

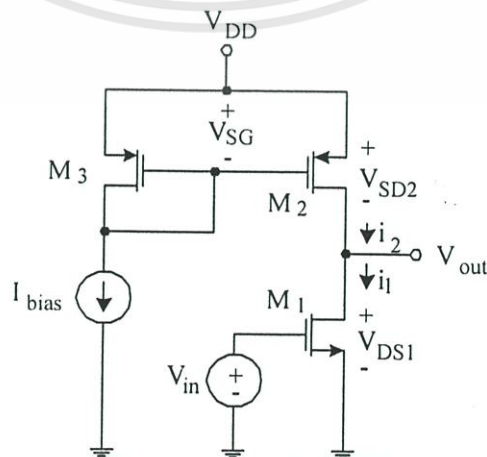
$$R_{of} = \frac{R_o}{(1 + A_r F_g)} \quad (3.45)$$

จากที่ได้กล่าวมาแล้วข้างต้นพบว่า เมื่อทำการต่อวงจรป้อนกลับแบบลบให้แก่วงจรขยาย ด้วยวงจรป้อนกลับที่เหมาะสมสำหรับแต่ละวงจรขยาย จะทำให้ค่าความต้านทานทั้งทางด้านขาเข้า และขาออกของวงจรมีค่าเข้าใกล้ทฤษฎีมากขึ้น แต่ค่าอัตราขยายรวมมีค่าลดลง แต่ทำให้สามารถควบคุมค่าอัตราขยายได้ด้วยส่วนของวงจรป้อนกลับ

ต่อไปเป็นการกล่าวถึงวงจรป้อนกลับที่ได้ศึกษา และนำมาใช้ในวิทยานิพนธ์ โดยจะทำการอธิบายถึงลักษณะการทำงาน และคุณสมบัติทางไฟฟ้าที่สำคัญ

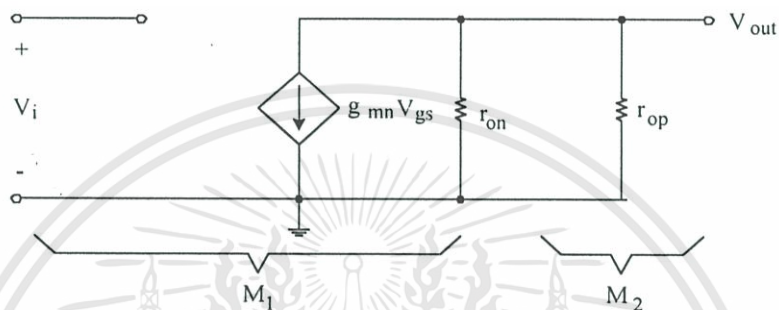
3.6.2 วงจรป้อนกลับแบบขอส่วร่วม (Common Source)

ในส่วนของวงจรป้อนกลับที่นำมาใช้ในวิทยานิพนธ์ ในขั้นต้นได้เลือกวงจรขอส่วร่วมมาใช้งาน เนื่องจากคุณสมบัติทางด้านความต้านทานที่สูงมากของวงจร ทำให้เหมาะสมที่จะทำหน้าที่นำแรงดันมาขยาย สำหรับวงจรป้อนกลับแบบขอส่วร่วมที่นำมาประกอบเป็นวงจรขยายความต้านทาน ซึ่งมีโครงสร้างเป็นทรานซิสเตอร์ชนิดผลของสนามไฟฟ้า แสดงได้ดังรูป



รูปที่ 3.18 วงจรขอส่วร่วม

จากรูปแสดงลักษณะการต่อวงจรแบบขอสรร่วมพบว่า แรงดันขาเข้าป้อนเข้าที่ขั้วเกตของทรานซิสเตอร์แบบ MOS ชนิด N-channel, M_1 และให้แรงดันขาออกที่ขั้วเดรน โดยมีทรานซิสเตอร์แบบ MOS ชนิด P-channel, M_2 ทำหน้าที่เป็น Active Load ซึ่งได้รับการขับด้วยทรานซิสเตอร์แบบ MOS ชนิด P-channel, M_3 เมื่อทรานซิสเตอร์ทุกตัว เมื่อทรานซิสเตอร์ทุกตัวได้รับการจ่ายแรงดันไฟเลี้ยงให้ทำงานในย่านอิมิตัว สามารถแสดงเป็นวงจรสมมูลสำหรับสัญญาณขนาดเล็กได้ดังรูป

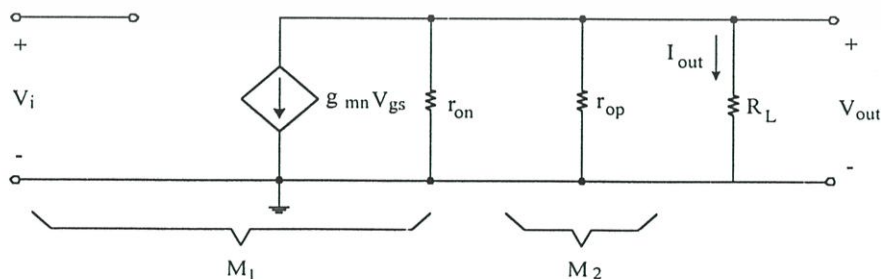


รูปที่ 3.19 วงจรสมมูลของวงจรขอสรร่วม

จากรูปวงจรสมมูล ค่าอัตราขยายแรงดันของวงจรมีค่าเท่ากับ

$$A_v = \frac{V_{out}}{V_i} = -g_m (r_{on} // r_{op}) \quad (3.46)$$

แต่เนื่องจากในการนำวงจรขอสรร่วมไปใช้งานเป็นวงจรป้อนกลับแบบขนาน-ขนานนั้น เรา นำค่ากระแสขาออกของวงจรขอสรร่วมไปใช้ ดังนั้น ค่าอัตราขยายของวงจรขอสรร่วม หรือค่าสัมประสิทธิ์การป้อนกลับมีต้องอยู่ในรูปผลหารของกระแสขาออกกับแรงดันขาเข้า โดยค่ากระแสขาออกคือค่ากระแสที่ไหลผ่านความต้านทานภาระที่ต่อกับวงจรขอสรร่วม



รูปที่ 3.20 วงจรสมมูลของวงจรขอสรร่วมเมื่อมีความต้านทานภาระ

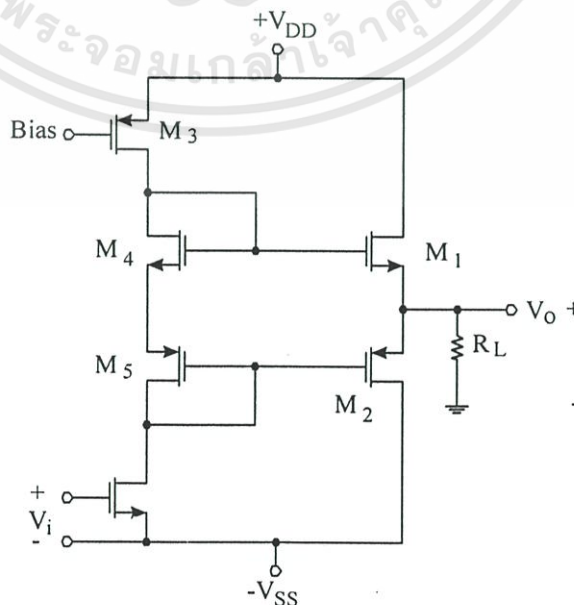
ดังนั้น อัตราขยายความนำของวงจรขอสร่วมจะมีค่าเท่ากับ

$$A_g = \frac{I_{out}}{V_i} = \frac{-g_m(r_{on} // r_{op})}{R_L} \quad (3.47)$$

โดยที่ r_{on} คือค่าความต้านทานขาออกของทรานซิสเตอร์ชนิด N-channel
 r_{op} คือค่าความต้านทานขาออกของทรานซิสเตอร์ชนิด P-channel

3.6.3 วงจรป้อนกลับแบบ Push Pull

วงจร Push-Pull เป็นวงจรที่ปรับปรุงให้มีประสิทธิภาพมากขึ้นกว่า วงจรที่ทำงานในคลาส A และ คลาส B เนื่องจาก วงจรที่ทำงานในคลาส A จะเกิดกำลังงานสูญเสีย (Power dissipation) มาก เพราะทรานซิสเตอร์ถูกจ่ายแรงดันไฟเลี้ยงให้อยู่ในสภาวะเตรียมพร้อมตลอดเวลา ถึงแม้ไม่มีสัญญาณขาเข้าป้อนให้แก่วงจร ทรานซิสเตอร์ก็จะมีกระแสไหลผ่านอยู่ตลอด สำหรับวงจรที่ทำงานในคลาส B จะใช้ทรานซิสเตอร์สองตัวสำหรับแบ่งรับภาระของแต่ละซีกของสัญญาณขาเข้าที่ป้อนให้กลับวงจร วงจรคลาส B นี้ไม่มีกำลังงานสูญเสียเลยเนื่องจากทรานซิสเตอร์จะเริ่มทำงานก็ต่อเมื่อสัญญาณที่ขาเข้าที่ป้อนให้กับทรานซิสเตอร์มีค่ามากกว่าแรงดันขีดเริ่ม แต่จะทำให้เกิดการผิดเพี้ยนของสัญญาณซึ่งเรียกว่า Crossover distortion จึงได้เกิดการพัฒนามาเป็นวงจรที่ทำงานแบบ Push-Pull ขึ้น เพื่อเป็นการลดความผิดเพี้ยนที่สัญญาณขาออกของวงจรที่งานแบบคลาส B และยังมีกำลังงานสูญเสียน้อยกว่าวงจรที่ทำงานในคลาส A วงจร Push-Pull แบบพื้นฐานที่ใช้เทคโนโลยีของซีมอสในการสร้าง แสดงได้ดังรูป



รูปที่ 3.21 วงจร Push-Pull ที่มีโครงสร้างทรานซิสเตอร์แบบ CMOS

เอกสารนี้เป็นทรัพย์สินทางปัญญาของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของทรานซิสเตอร์แบบ Push-Pull นี้ ถูกเรียกอีกชื่อหนึ่งว่าการทำงานแบบคลาส AB ซึ่งข้อดีของวงจรที่นำทรานซิสเตอร์แบบ MOS มาใช้คือ ทรานซิสเตอร์ต้องการค่าแรงดันระหว่างขั้วเกตและซอสที่สูงเมื่อต้องการให้ทรานซิสเตอร์นำกระแสมากๆ แต่ถือเป็นข้อดีสำหรับผู้วิจัยที่จะนำวงจรที่ทำงานแบบ Push-Pull นี้มาใช้เป็นวงจรป้อนกลับสำหรับวงจรขยายความดันทานที่เสนอในวิทยานิพนธ์ เพราะค่าแรงดันที่ขาออกจากวงจรขยายความดันทานที่ออกแบบเมื่อยังไม่ได้ต่อวงจรป้อนกลับมีค่าสูงมาก ซึ่งจะทำให้เกิดกระแสป้อนกลับสูงเช่นเดียวกัน และจากคุณลักษณะของวงจร Push-Pull ที่ทรานซิสเตอร์ทั้งสองตัว (M_1 และ M_2) แบ่งกันทำงานที่ละซีกของสัญญาณขาเข้า (ซีกบวกและซีกลบ) ทำให้เมื่อนำมาใช้เป็นวงจรป้อนกลับแล้ว วงจรขยายความดันทานสามารถขยายสัญญาณได้มีความสมมาตรของสัญญาณขาออกมากขึ้น ซึ่งรายละเอียดจะกล่าวในบทต่อไป

3.7 บทสรุป

ในบทนี้เป็นการกล่าวถึงกลุ่มวงจรที่ใช้ในวิทยานิพนธ์ ซึ่งประกอบด้วย กลุ่มของวงจรสะท้อนกระแส นำมาเป็นส่วนของวงจรรับสัญญาณขาเข้า, วงจรบัฟเฟอร์แรงดันนำมาเป็นส่วนของวงจรขับสัญญาณขาออก และ วงจรซอสร่วมที่นำมาใช้เป็นส่วนของวงป้อนกลับแบบลบ โดยทำการวิเคราะห์คุณสมบัติทางไฟฟ้าของวงจรย่อยแต่ละวงจร ซึ่งทำให้ได้ข้อสรุปในการเลือกวงจรย่อยๆ มาประกอบเป็นวงจรขยายความแตกต่างความดันทาน โดยเลือกวงจรสะท้อนกระแสแบบวิลสันมาเป็นส่วนของวงจรรับสัญญาณขาเข้า, วงจรบัฟเฟอร์แรงดันแบบครนร่วมเป็นส่วนของวงจรขับสัญญาณขาออก และวงจรขยายแบบ Push-Pull เป็นส่วนของวงจรป้อนกลับแบบลบ

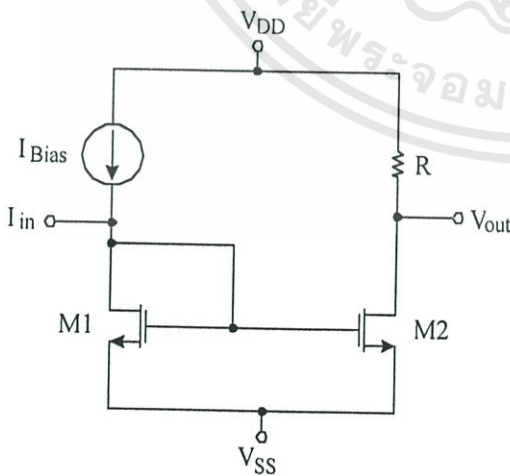
บทที่ 4

คุณสมบัติทางไฟฟ้าของวงจรรขยายความแตกต่างความต้านทาน

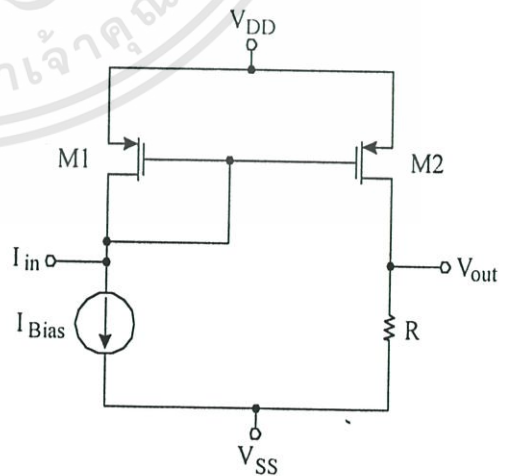
ในบทนี้กล่าวถึงวงจรรขยายความแตกต่างความต้านทาน โครงสร้างทรานซิสเตอร์สนามไฟฟ้าแบบ MOS เอ็นฮานซ์เมนต์ ที่เสนอในวิทยานิพนธ์ โดยอธิบายถึงโครงสร้างและคุณสมบัติทางไฟฟ้าของแต่ละวงจรรย่อยที่ประกอบเป็นวงจรรขยายความแตกต่างความต้านทาน โดยสามารถตอบสนองคุณสมบัติทางไฟฟ้าที่ค้ำของวงจรรขยายความต้านทาน กล่าวคือ ค่าความต้านทานขาเข้าและค่าความต้านทานขาออกของวงจรรควรมีค่าต่ำ มีย่านปฏิบัติงานกระแสขาเข้าและแรงดันขาออกสูง นอกจากนี้วงจรที่ออกแบบควรตอบสนองความถี่สูงได้เป็นอย่างดี ส่วนประกอบของวงจรรจะประกอบด้วย วงจรรรับสัญญาณกระแสขาเข้า วงจรรขับแรงดันขาออก และวงจรรป้อนกลับแบบลบ เพื่อควบคุมคุณสมบัติทางไฟฟ้าของวงจรรตามทฤษฎีการป้อนกลับแบบลบ

4.1 วงจรรรับสัญญาณขาเข้า

เนื่องจากวงจรรขยายความแตกต่างความต้านทานมีสัญญาณขาเข้าเป็นกระแส และสัญญาณขาออกเป็นแรงดัน เพราะฉะนั้นวงจรรที่เหมาะสมที่จะนำมาใช้ในการรับสัญญาณกระแสทางขาเข้า จึงเป็นวงจรรสะท้อนกระแส โครงสร้างทรานซิสเตอร์แบบ MOS ดังที่ได้กล่าวถึง โครงสร้างและคุณสมบัติทางไฟฟ้าไปแล้ว ซึ่งทำให้เกิดแนวคิดในการนำวงจรรสะท้อนกระแสมาใช้ปวงจรรขยายความต้านทาน



(ก) ใช้ทรานซิสเตอร์แบบ MOS ชนิด N-channel



(ข) ใช้ทรานซิสเตอร์แบบ MOS ชนิด P-channel

รูปที่ 4.1 วงจรรขยายความต้านทานแบบที่ 1

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรขยายความต้านทานแบบที่ 1 ดังรูปที่ 4.1 ประกอบด้วยวงจรสะท้อนกระแสแบบ
 ธรรมดาชนิดบวก (ดังรูปที่ 4.1 ก) และชนิดลบ (ดังรูปที่ 4.1 ข) ต่อร่วมกับแหล่งกำเนิดกระแสคงที่
 (I_{bias}) ซึ่งใช้ในการควบคุมกระแสด้านขาเข้าของวงจรสะท้อนกระแส และในด้านวงจรขาออกของ
 วงจรสะท้อนกระแสได้ทำการต่อความต้านทาน R เพื่อให้เกิดการเปลี่ยนแปลงค่าแรงดันขาออก
 (V_{out}) เมื่อกระแสที่สะท้อนจากวงจรขาเข้าเกิดความเปลี่ยนแปลงไป ซึ่งกระแสขาเข้าของวงจร
 สะท้อนกระแสจะเกิดการเปลี่ยนแปลงเมื่อกระแสขาเข้าของวงจรเกิดการเปลี่ยนแปลง และจากวง
 กรในรูปที่ 4.1 พบว่าค่าแรงดันขาออกของวงจรรูป (ก) มีความสัมพันธ์กับค่าแรงดันไฟเลี้ยงคือ

$$V_{out} = V_{DD} - V_R \quad (4.1)$$

โดยที่ $V_R = I_{dsM2}R$ แทนค่าในสมการ (4.1)

$$V_{out} = V_{DD} - (I_{dsM2}R) \quad (4.2)$$

เมื่อวิเคราะห์ KCL ที่ช่องทางเข้าของสัญญาณ พบว่า

$$I_{in} + I_{Bias} = I_{dsM1} \quad (4.3)$$

ด้วยคุณสมบัติของวงจรสะท้อนกระแส กล่าวได้ว่า $I_{dsM1} = I_{dsM2}$ ดังนั้นจะได้แรงดันขาออก
 ของวงจрдังรูปที่ 4.1(ก) มีความสัมพันธ์กับค่ากระแสขาเข้าเป็นดังสมการ

$$V_{out} = V_{DD} - (I_{in} + I_{Bias})R \quad (4.4)$$

จากสมการ (4.4) พบว่า ค่าแรงดันขาออกของวงจรมีความสัมพันธ์กับค่ากระแสขาเข้า และ
 ค่ากระแสไฟเลี้ยง ซึ่งถ้ากำหนดให้กระแสไฟเลี้ยงมีค่าคงที่ ค่าการเปลี่ยนแปลงค่าแรงดันขาออกจะ
 เป็นความสัมพันธ์ที่ขึ้นกับค่ากระแสขาเข้าเท่านั้น สำหรับวงจรขยายความต้านทานในแบบที่ 1 ที่
 เสนอดังรูปที่ 4.1(ก) นี้ ในกรณีที่ทำการต่อแรงดันไฟเลี้ยงให้ค่าแรงดัน V_{DD} ของวงจรมีค่าเป็นแรง
 ดันบวก และค่าแรงดัน V_{SS} มีค่าเป็นแรงดันระดับกราวด์ จะทำให้ค่าแรงดันขาออกของวงจรจะมี
 เพียงค่าบวก ไม่สามารถให้แรงดันขาออกที่มีค่าลบได้ นั่นคือไม่สามารถให้แรงดันออกที่เป็นค่า
 ลบได้สำหรับวงจรแบบ 4.1(ก) ถึงแม้จะทำการป้อนกระแสขาเข้าเป็นทั้งค่าบวกและลบ และใน
 ทำนองเดียวกันค่าแรงดันขาออกของวงจรรูปที่ 4.1 (ข) มีความสัมพันธ์คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{out} = V_{SS} - V_R \quad (4.5)$$

โดยที่ $V_R = I_{dsM2}R$ เมื่อนำไปแทนลงในสมการที่ (4.5) จะได้

$$V_{out} = V_{SS} - I_{dsM2}R \quad (4.6)$$

เมื่อวิเคราะห์ KCL ที่ช่องทางเข้าของสัญญาณขาเข้า พบว่า

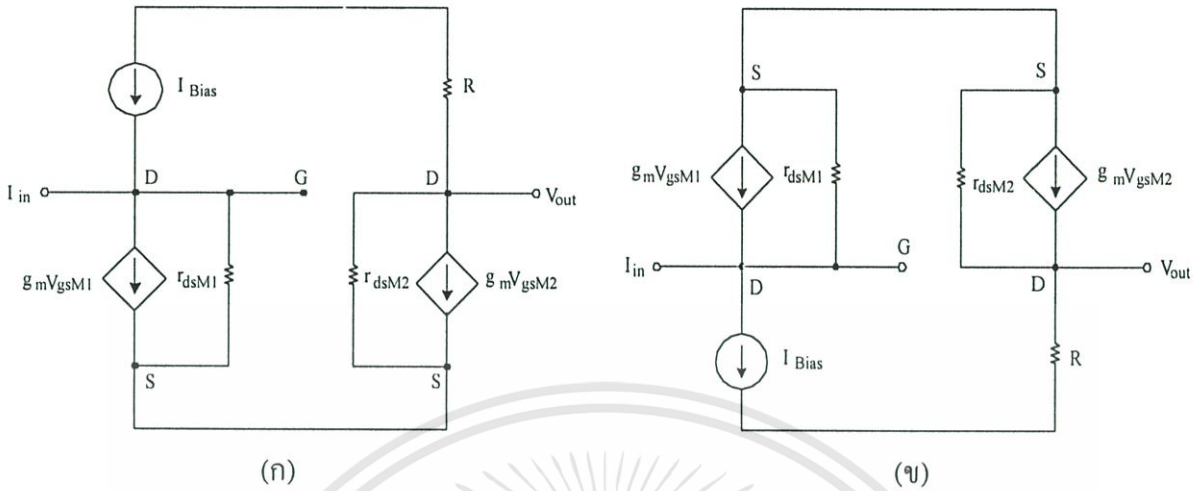
$$I_{in} + I_{Bias} = I_{dsM1} \quad (4.7)$$

จากคุณสมบัติของวงจรสะท้อนกระแสค่า $I_{dsMP1} = I_{dsMP2}$ เมื่อนำไปแทนในสมการ (4.7) และนำไปแทนลงในสมการที่ (4.6) จะได้ความสัมพันธ์ระหว่างแรงดันขาออกกับค่ากระแสขาเข้าเป็นดังสมการที่ (4.8)

$$V_{out} = V_{SS} - (I_{in} + I_{Bias})R \quad (4.8)$$

จากวงจรรูปที่ 4.1(ข) ทρανซิสเตอร์ทุกตัวถูกป้อนแรงดันไฟเลี้ยงให้ทำงานในช่วงอิ่มตัว ซึ่งค่าแรงดันที่ตกคร่อมระหว่างขั้วเดรนและซอสของทรานซิสเตอร์เป็นความสัมพันธ์กับค่ากระแสเดรนของทรานซิสเตอร์ตามสมการกระแสเดรนดังที่ได้กล่าวในบทที่ 2 และด้วยคุณสมบัติของวงจรสะท้อนกระแส $I_{D(MP1)} = I_{D(MP2)}$ ซึ่งเป็นค่ากระแสที่เป็นผลรวมของค่ากระแสขาเข้า (I_{in}) ที่ป้อนเป็นกระแสขาเข้าของวงจร และค่ากระแสค่ากระแสไฟเลี้ยงจากแหล่งกำเนิดกระแสอิสระ (I_{Bias}) ซึ่งถ้ากำหนดให้ค่ากระแสไฟเลี้ยงมีค่าคงที่ กระแสที่ไหลผ่านทรานซิสเตอร์จะมีค่าเปลี่ยนแปลงได้ก็ต่อเมื่อเกิดการเปลี่ยนแปลงของกระแสขาเข้า ทำให้ค่าแรงดันขาออกเป็นความสัมพันธ์ที่ขึ้นกับกระแสขาเข้า สำหรับวงจรในรูปที่ 4.1(ข) ทำการต่อแรงดันไฟเลี้ยงให้ค่าแรงดัน V_{DD} มีค่าเป็นแรงดันกราวด์ และค่าแรงดัน V_{SS} มีค่าเป็นแรงดันระดับลบ ทำให้ค่าแรงดันขาออกของวงจรเป็นค่าลบไม่สามารถให้แรงดันขาออกที่เป็นบวกได้สำหรับวงจรในแบบ 4.1(ข)

การวิเคราะห์หาค่าความต้านทานขาออกและขาเข้าของวงจรขยายความต้านทานแบบที่ 1 สามารถทำการหาได้โดยใช้แบบจำลองทรานซิสเตอร์ผลของสนามไฟฟ้าแบบ MOS ชนิดเอ็น-ชานซ์เมนต์สำหรับไฟตรง แสดงได้ดังรูปที่ 4.2 โดยวงจรขยายความต้านทานแบบที่ 1 ดังรูปที่ 4.1(ก) แสดงเป็นวงจรสมมูลได้ดังรูปที่ 4.2(ก) เช่นเดียวกับวงจรดังรูปที่ 4.1(ข) แสดงเป็นวงจรสมมูลได้ดังรูปที่ 4.2(ข)



รูปที่ 4.2 วงจรสมมูลของวงจรขยายความต้านทานแบบที่ 1

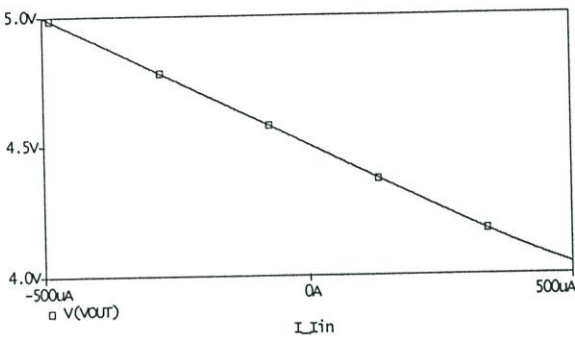
จากรูปวงจรสมมูลที่ 4.2(ก) และ 4.2(ข) พบว่าค่าความต้านทานขาเข้าของวงจรมีค่าเป็นดังสมการ (4.9)

$$R_{in} = r_{dsM1} \quad (4.9)$$

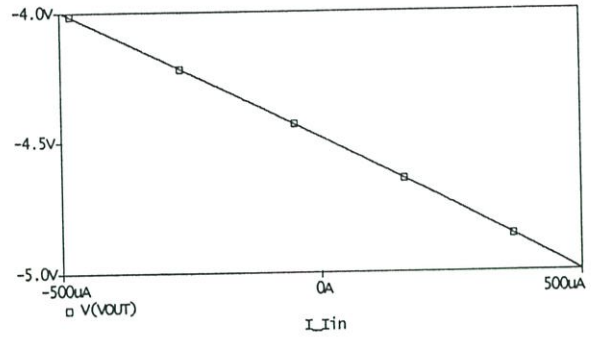
และค่าความต้านทานขาออกของวงจรทำการวิเคราะห์ได้โดย ทำการเปิดวงจรทางด้านขาเข้า และป้อนแรงดันเข้าที่ทางออกของวงจร ทำให้เกิดกระแสไหลเข้าที่ช่องทางออกของวงจร เมื่อวิเคราะห์หาค่าแรงดันที่ป้อนให้หารด้วยค่ากระแสที่ไหลเข้าวงจร ทำให้ได้ค่าความต้านทานขาออกที่ช่องทางออกของวงจรสมมูลทั้งรูป 4.2(ก) และ 4.2(ข) มีค่าเป็นดังสมการ (4.10)

$$R_{out} = r_{dsM2} // R \quad (4.10)$$

เมื่อทำการวิเคราะห์ค่าแรงดันขาออกด้วยโปรแกรมช่วยวิเคราะห์วงจร SPICE โดยป้อนค่าแรงดันไฟเลี้ยงแก่วงจร รูป 4.1(ก) และ 4.1(ข) มีค่าเป็น +5 โวลต์ และ -5 โวลต์ ตามลำดับ และทำการป้อนกระแสขาเข้ามีค่าตั้งแต่ -0.5 มิลลิแอมป์ ถึง 0.5 มิลลิแอมป์ ผลการทดสอบค่าแรงดันขาออกของวงจรมีความสัมพันธ์กับค่ากระแสขาเข้า แสดงได้ดังรูปที่ 4.3



(ก)



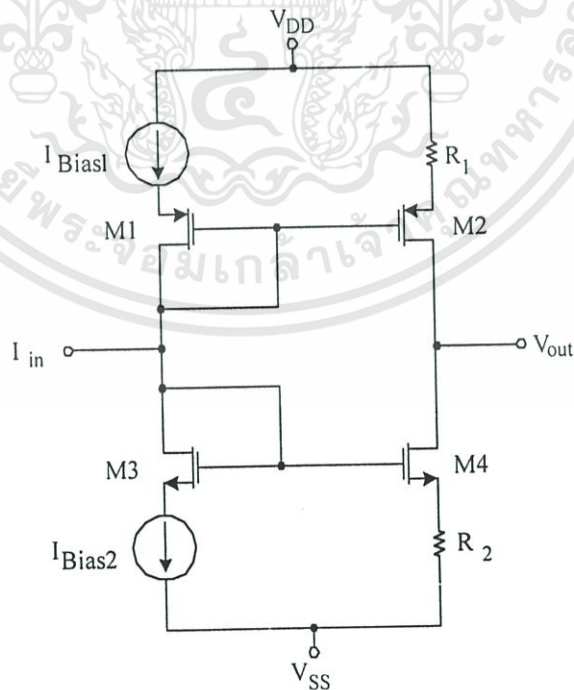
(ข)

รูปที่ 4.3 ความสัมพันธ์ระหว่างแรงดันขาออกกับกระแสขาเข้า

(ก) ผลการจำลองการทำงานจากวงจรขยายความต้านทานรูป 4.1(ก)

(ข) ผลการจำลองการทำงานจากวงจรขยายความต้านทานรูป 4.1(ข)

ดังที่ได้กล่าวไปข้างต้น วงจรขยายความต้านทานในแบบที่ 1 นั้น ไม่สามารถให้ค่าแรงดันขาออกซึ่งเป็นทั้งค่าบวกและลบได้สำหรับแต่ละวงจร นอกจากนี้ จากรูปที่ 4.3 พบว่าค่าอัตราขยายความต้านทานของวงจรมีค่าประมาณเพียง 1000 เท่า เท่านั้น ดังนั้นจึงเกิดแนวคิดที่จะพัฒนาให้วงจรขยายความต้านทานทำงานได้ทุกค่าของแรงดัน จึงนำทั้งสองวงจรในรูปที่ 4.1 (ก) และ รูปที่ 4.1 (ข) มาต่อแบบคาสโคดกัน ได้เป็นวงจรขยายความต้านทานแบบที่ 2 ดังรูปที่ 4.3



รูปที่ 4.3 วงจรขยายความต้านทานแบบที่ 2

เมื่อนำวงจร 4.1 (ก) ต่อкасโคคร่วมกับวงจร 4.1(ข) โดยมีแรงดันไฟเลี้ยงตั้งแต่บวก (V_{DD}) ถึงลบ (V_{SS}) และมีช่องทางออกของสัญญาณ (V_{out}) ซึ่งค่าแรงดันขาออกของวงจรสามารถแสดงได้ ดังนี้

$$V_{out} = V_{DD} - (V_{R1} + V_{dsM2}) \quad (4.11)$$

โดยที่ $V_{R1} = I_{dsMP2} R_1$ ทำให้ได้ความสัมพันธ์เป็น

$$V_{out} = V_{DD} - I_{dsM2} (R_1 + r_{dsM2}) \quad (4.12)$$

เมื่อวิเคราะห์ความสัมพันธ์ของกระแสที่ช่องทางเข้าของสัญญาณตาม KCL พบว่า

$$I_{in} + I_{dsM3} = I_{dsM1} \quad (4.13)$$

ด้วยคุณสมบัติของวงจรสะท้อนกระแสแบบพื้นฐาน ; $I_{dsMP1} = I_{dsMP2}$ เมื่อนำไปแทนลงในสมการที่ (4.12) จะได้ความสัมพันธ์ระหว่างกระแสขาเข้ากับแรงดันขาออก เป็นดังสมการ

$$V_{out} = V_{DD} - (I_{in} + I_{dsM1}) R \quad (4.14)$$

โดยที่ $R = R_1 + r_{dsM2}$

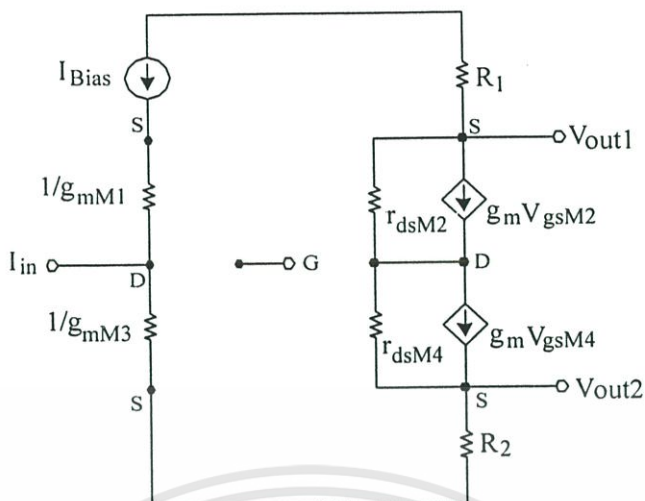
สำหรับการวิเคราะห์หาค่าความต้านทานขาเข้า และความต้านทานขาออกของวงจรขยับความต้านแบบที่ 2 โดยใช้แบบจำลองของทรานซิสเตอร์แบบ MOS สามารถเขียนเป็นวงจรสมมูลได้ดังรูปที่ 4.4 โดยค่าความต้านทานขาเข้าของวงจรมีค่าดังสมการ

$$R_{in} = \frac{1}{g_{mM1}} // \frac{1}{g_{mM3}} \quad \text{หรือ} \quad R_{in} = \frac{1}{\frac{g_{mM1}}{1} + \frac{g_{mM3}}{1}} \quad (4.17)$$

และ

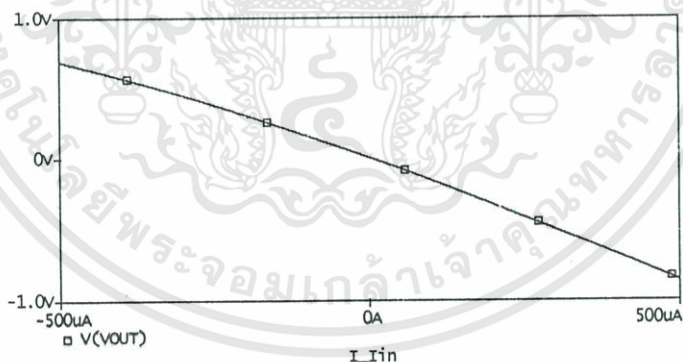
$$R_{out} = (R_1 + r_{dsM2}) // (r_{dsM4} + R_2) \quad \text{หรือ} \quad R_{out} = \frac{(R_1 + r_{dsM2}) \cdot (r_{dsM4} + R_2)}{(R_1 + r_{dsM2}) + (r_{dsM4} + R_2)}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์อื่นใด (4.18) การค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 วงจรสมมูลสัญญาณขนาดเล็กสำหรับไฟตรงของวงจรขยายความต้านทานแบบที่ 2

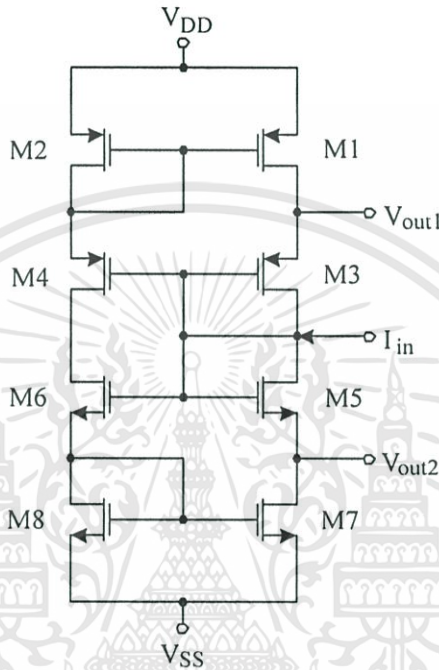
เมื่อทดลองป้อนกระแสเข้าทั้งค่าบวกและค่าลบให้แก่วงจรขยายความต้านทานดังรูปที่ 4.4 ผลการทดลองที่ได้จากโปรแกรม SPICE โดยใช้แบบจำลองของทรานซิสเตอร์ MC14007 แสดงให้เห็นว่า วงจรสามารถให้แรงดันขาออกได้ทั้งค่าบวกและลบ นั่นแสดงว่าวงจรขยายความต้านทานในแบบที่ 2 นี้สามารถทำงานได้ช่วงกว้างกว่าวงจรในแบบที่ 1 ดังรูป 4.1



รูปที่ 4.5 ความสัมพันธ์ระหว่างแรงดันขาออกกับกระแสเข้าจากโปรแกรม SPICE

เพื่อให้วงจรขยายความต้านทานแบบที่ 2 มีความเป็นไปได้สำหรับการพัฒนาให้เป็นวงจรจริงเมื่อต้องการนำไปสร้างเป็นวงจรรวม แหล่งจ่ายกระแสไฟคงที่และความต้านทาน R ในวงจรสามารถทำการสร้างได้โดยอุปกรณ์ MOSFET ซึ่งสามารถแสดงได้ดังรูปที่ 4.6 วงจรประกอบด้วยทรานซิสเตอร์แบบ MOS เอ็นฮานซ์เมนต์โหมด ชนิด N-channel 4 ตัว และ ชนิด P-channel อีก 4 ตัว โดยแหล่งกำเนิดกระแสและค่าความต้านทานจากวงจรขยายความต้านทานในแบบที่ 2 ถูกแทนด้วยวงจรสะท้อนกระแสแบบพื้นฐาน คือทรานซิสเตอร์ M1 กับ M2 และทรานซิสเตอร์ M7 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กับ M8 ซึ่งเมื่อพิจารณา รวมถึงทรานซิสเตอร์ M3, M4, M5 และ M6 ด้วยแล้ว สามารถกล่าวได้ว่าเป็นการต่อลักษณะวงจรสะท้อนกระแสแบบวิลสัน ชนิด P ต่อกับชนิด N นั่นเอง วงจรป้อนแรงดันไฟเลี้ยงตั้งแต่บวกถึงลบ โดยไฟเลี้ยงบวกและลบมีค่าเท่ากัน และมีช่องทางออกของแรงดันขาออกสองช่องทาง (V_{out1} และ V_{out2})



รูปที่ 4.6 วงจรขยายความต้านทานแบบที่ 3

จากรูปวงจขยายความต้านทานแบบที่ 3 พบว่า แรงดันขาออกทั้งสองช่องทางของวงจรมีค่าดังนี้

$$V_{out1} = V_{DD} - V_{dsM1} \quad (4.20)$$

และ

$$V_{out2} = V_{SS} + V_{dsM7} \quad (4.21)$$

เช่นเดียวกับกับวงจขยายความต้านทานแบบที่ 2 ค่าแรงดันที่ตกคร่อมระหว่างขั้วเดรนและซอสของทรานซิสเตอร์ M1 (V_{dsM1}) และทรานซิสเตอร์ M7 (V_{dsM7}) จะมีค่าขึ้นกับกระแสเดรนที่ไหลผ่านทรานซิสเตอร์สำหรับทรานซิสเตอร์ที่ทำงานในช่วงอิ่มตัว และกระแสที่ไหลผ่านทรานซิสเตอร์ M1 และ M7 นี้ เป็นกระแสที่สะท้อนมาจากทรานซิสเตอร์ M2 และ M6 ซึ่งจะมีค่าเท่ากับกระแสที่ไหลผ่านทรานซิสเตอร์ M3 และ M7 นั่นเอง (จากคุณสมบัติของวงจรสะท้อน

กระแส) เมื่อทำการป้อนกระแสเข้าที่ช่องทางเข้าของสัญญาณกระแส ดังรูปที่ 4.6 ทำให้เกิดการรับไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กวนต่อกระแสทรานซิสเตอร์ที่ไหลผ่านทรานซิสเตอร์ สามารถกล่าวได้ว่า การเปลี่ยนแปลงของกระแสที่เกิดขึ้นที่ช่องทางเข้าของสัญญาณจะมีผลต่อค่าแรงดันขาออกของวงจร เมื่อแทนค่าสมการกระแสในช่วงอิมิตัวเพื่อหาค่าแรงดันขาออกของวงจร พบว่ามีค่าดังสมการ

$$V_{out1} = V_{DD} - \left[\frac{2LI_{D(M1)}}{k'W\lambda(V_{GSM1} - V_T)^2} \right] \quad (4.22)$$

และ

$$V_{out2} = V_{SS} + \left[\frac{2LI_{D(M7)}}{k'W\lambda(V_{GSM7} - V_T)^2} \right] \quad (4.23)$$

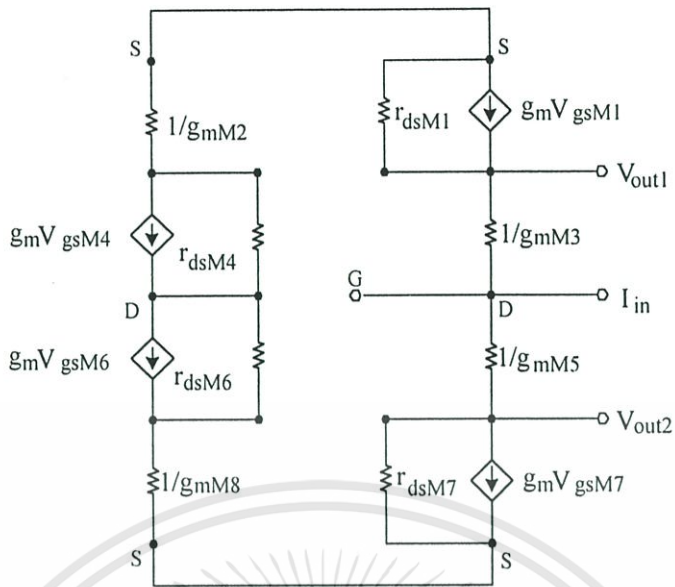
โดยที่ $I_{D(M1)}$ และ $I_{D(M7)}$ มีค่าเท่ากับ $I_{D(M3)} + I_{D(M5)} + I_{in}$ เพราะฉะนั้นค่าอัตราขยายของวงจรรขยายความต้านทานแบบที่ 3 มีความสัมพันธ์ดังสมการ

$$\frac{V_{out}}{I_{in}} = \frac{AV - 2L(I_{D(MP3)} + I_{D(M5)} + I_{in})}{A \cdot I_{in}} \quad (4.24)$$

โดยที่

$$\begin{aligned} A &= k'W\lambda(V_{GS} - V_T)^2 \\ V &= V_{DD} \quad \text{สำหรับ } V_{out1} \\ V &= V_{SS} \quad \text{สำหรับ } V_{out2} \end{aligned}$$

จากลักษณะการออกแบบวงจร ช่องทางเข้าของสัญญาณเข้าอยู่ที่กึ่งกลางของแรงดันไฟเลี้ยงบวกและลบ เมื่อค่าแรงดันไฟที่ตกคร่อมระหว่างขั้วเดรนและซอร์สของทรานซิสเตอร์ที่เรียงในแนวตั้งทุกตัวมีค่าเท่ากัน และแรงดันไฟเลี้ยงที่ป้อนให้แก่วงจรค่าบวกมีค่าเท่ากับแรงดันไฟเลี้ยงค่าลบ เราสามารถประมาณได้ว่าค่าแรงดันขาเข้าของวงจรมีค่าเป็นศูนย์ ซึ่งเมื่อทำการหาค่าความต้านทานขาเข้าของวงจร โดยนำค่าแรงดันขาเข้าหารด้วยกระแสขาเข้า จะทำให้ค่าความต้านทานขาเข้ามีค่าเป็นศูนย์เช่นเดียวกัน หรือในทางปฏิบัติค่าความต้านทานขาเข้าจะมีค่าน้อยมากๆ ซึ่งถือเป็นคุณสมบัติที่ดีของวงจรรขยายความต้านทานดังที่ได้กล่าวในบทที่แล้ว นอกจากนี้ยังสามารถหาค่าความต้านทานขาเข้าและขาออกของวงจรได้ด้วยวงจรมุมฉากโดยใช้แบบจำลองของทรานซิสเตอร์สำหรับสัญญาณขนาดเล็ก เมื่อทรานซิสเตอร์สนามไฟฟ้าทุกตัวในวงจรรขยายความต้านทานแบบที่ 3 ถูกจ่ายแรงดันไฟเลี้ยงให้ทำงานในช่วงอิมิตัว ค่าความต้านทานขาเข้าและค่าความต้านทานขาออก แสดงได้ดังสมการต่อไป และวงจรมุมฉากแสดงได้ดังรูปที่ 4.7



รูปที่ 4.7 วงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจรขยายความต้านทานแบบที่ 3

ค่าความต้านทานขาเข้าของวงจรขยายความต้านทานแบบที่ 3 มีค่าดังนี้

$$R_{in} = \frac{\left(\frac{1}{g_{mM3}} + r_{dsM1} \right) \cdot \left(\frac{1}{g_{mM5}} + r_{dsM7} \right)}{\left(\frac{1}{g_{mM3}} + r_{dsM1} \right) + \left(\frac{1}{g_{mM5}} + r_{dsM7} \right)} \quad (4.25)$$

ค่าความต้านทานขาออกทั้งสองช่องทางของวงจรขยายความต้านทานแบบที่ 3 มีค่าดังนี้

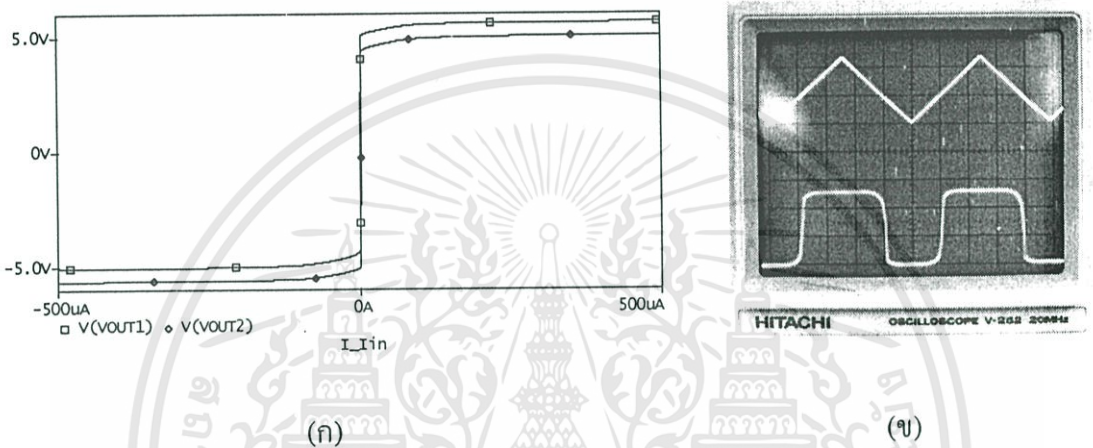
$$R_{out1} = \frac{r_{dsM1} \cdot \left(\frac{1}{g_{mM3}} + \frac{1}{g_{mM5}} + r_{dsM7} \right)}{r_{dsM1} + \left(\frac{1}{g_{mM3}} + \frac{1}{g_{mM5}} + r_{dsM7} \right)} \quad (4.26)$$

และ

$$R_{out2} = \frac{r_{dsM7} \cdot \left(\frac{1}{g_{mM5}} + \frac{1}{g_{mM3}} + r_{dsM1} \right)}{r_{dsM7} + \left(\frac{1}{g_{mM5}} + \frac{1}{g_{mM3}} + r_{dsM1} \right)} \quad (4.27)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ... ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรขยายความต้านทานแบบที่ 3 ดังรูปที่ 4.6 ดังที่ได้ทำการเสนอ เมื่อทดลองใช้โปรแกรม SPICE ช่วยแสดงผลการทำงานของวงจร โดยใช้แบบจำลองของทรานซิสเตอร์ที่ใช้สร้างเป็นวงจรรวมเบอร์ MC14007 พบว่า วงจรสามารถทำงานเป็นวงจรขยายความต้านทานที่ดี คือมีค่าความต้านทานขาเข้าและขาออกของวงจรที่ต่ำ มีค่าอัตราขยายสูง และเมื่อทดลองต่อวงจรจริงด้วยวงจรรวมทรานซิสเตอร์โครงสร้างแบบ CMOS เบอร์ MC14007UB พบว่า ผลการทดลองที่ได้มีความสอดคล้องกับผลที่ได้จากการจำลองการทำงานของวงจรด้วยโปรแกรม SPICE

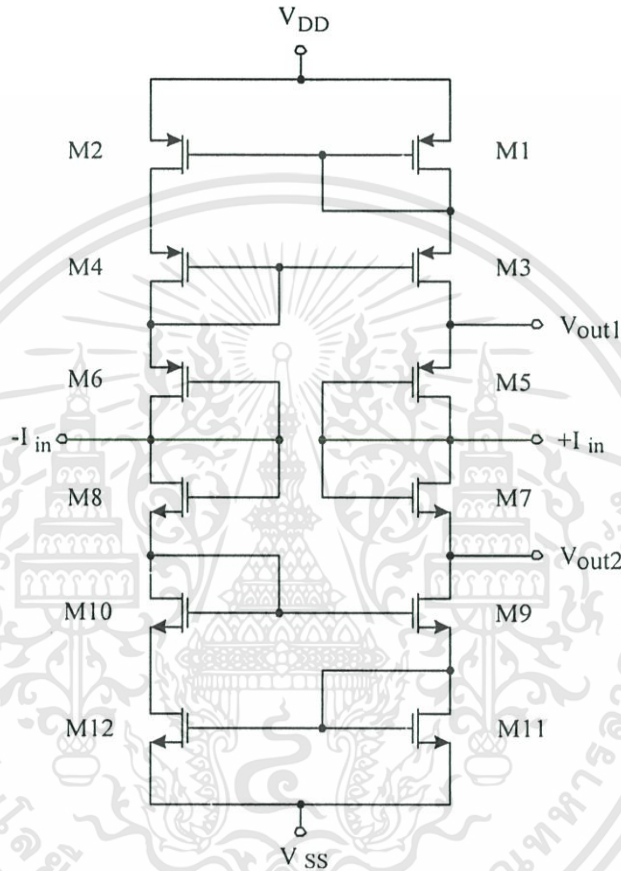


รูปที่ 4.8 ความสัมพันธ์ของแรงดันขาออกกับกระแสขาเข้าของวงจรขยายความต้านทานแบบที่ 3
 (ก) ผลการทดลองที่ได้จากการจำลองการทำงานด้วยโปรแกรม SPICE
 (ข) ผลการทดลองที่ได้จากการต่อวงจรจริงด้วยวงจรรวมเบอร์ MC14007UB

สำหรับรูปผลการทดลองดังรูปที่ 4.8(ก) ได้มาจากการสร้างวงจรขยายความต้านทานแบบที่ 3 ในโปรแกรม SPICE กำหนดค่าแรงดันไฟเลี้ยงมีค่าเท่ากับ +5 โวลต์ ถึง -5 โวลต์ และทำการป้อนกระแสขาเข้าตั้งแต่ -0.5 มิลลิแอมป์ ถึง 0.5 มิลลิแอมป์ แล้วทำการดูสัญญาณขาออกของวงจรทั้งสองช่องทางได้ผลดังที่ได้แสดง จากผลการจำลองการทำงานแสดงให้เห็นถึงว่า ค่าอัตราขยายของวงจรมีค่าสูงมาก ดังที่ค่าแรงดันขาออกจะมีค่าอิมิตัวเมื่อได้รับกระแสขาเข้าเพียงเล็กน้อย สำหรับผลการทดลองที่ได้จากการต่อวงจรจริงแสดงดังรูป 4.8(ข) พบว่าให้ผลการทดลองใกล้เคียงกับผลที่ได้จากการจำลองการทำงานด้วยโปรแกรม SPICE โดยกราฟเส้นบนเป็นค่ากระแสขาเข้าที่ป้อนให้กับวงจร กราฟเส้นล่างเป็นแรงดันขาออกของวงจรซึ่งจับสัญญาณที่ทางออกของวงจรเพียงช่องทางเดียว แรงดันไฟเลี้ยงวงจรเท่ากัน +5 โวลต์ ถึง -5 โวลต์ เช่นเดียวกัน

ขั้นตอนต่อไป ได้เกิดแนวคิดที่จะทำการพัฒนาวงให้สามารถทำงานในลักษณะการขยายผลต่างของสัญญาณขาเข้าได้ จึงได้ทดลองเพิ่มช่องทางเข้าของสัญญาณ โดยป้อนกระแสขาเข้าที่ขั้วครอนของทรานซิสเตอร์ M6 (วงจรรูปที่ 4.6) แล้วทำการวิเคราะห์ค่าแรงดันขาออกด้วยโปรแกรม SPICE โดยจัดให้วงจรทำงานในลักษณะการขยายผลต่างนั้น ผลของแรงดันขาออกของวงจรทั้งสองขาไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช่องทางไม่สามารถทำงานในลักษณะการขยายผลต่างได้ ซึ่งเมื่อได้ทำการวิเคราะห์แล้วเป็นผลอันเนื่องมาจาก ค่าความต้านทานทางขาเข้าของวงจรทั้งสองช่องทางมีค่าไม่เท่ากัน ดังนั้น ได้พัฒนาวงจรให้มีค่าความต้านทานขาเข้าทั้งสองช่องทางมีค่าเท่ากันมากที่สุด เพื่อให้เกิดค่าอัตราขยายของแต่ละช่องทางมีค่าเท่ากัน ซึ่งทำให้เกิดวงจรรขยายความต้านทานในแบบที่ 4 ขึ้น



รูปที่ 4.9 วงจรรขยายความแตกต่างความต้านทานแบบที่ 4

จากวงจรในรูปที่ 4.9 วงจรประกอบด้วยทรานซิสเตอร์แบบ MOS เอ็นฮานซ์เมนต์โหมดชนิด P-channel และ N-channel ต่อในลักษณะที่สมมาตรกัน โดยมีทรานซิสเตอร์ M5 ,M6 ,M7 และ M8 เป็นส่วนรับสัญญาณกระแสขาเข้า วงจรสะท้อนกระแสที่เลือกนำมาใช้เป็นชุดขับให้แก่ทรานซิสเตอร์ในส่วนรับสัญญาณขาเข้าเป็นวงจรสะท้อนกระแสแบบวิลสัน ซึ่งคุณสมบัติและข้อดีของวงจรสะท้อนกระแสแบบวิลสันนี้ได้กล่าวไปแล้วในหัวข้อที่ 3.4.3 วงจรรขยายความแตกต่างความต้านทานที่เสนอมีช่องทางเข้าของสัญญาณ 2 ทาง คือสัญญาณทางบวก และทางลบ ทรานซิสเตอร์ในส่วนที่รับสัญญาณกระแสขาเข้า ถูกจัดให้ทำงานในย่านอิ่มตัวทั้งสองช่องทาง วงจรมีช่องทางออกของสัญญาณ 2 ทาง (V_{out1} และ V_{out2}) และเพื่อให้วงจรสามารถขยายสัญญาณขาเข้าได้ทั้งซีกบวกและซีกลบ วงจรรขยายความแตกต่างความต้านทานจึงต้องได้รับไฟเลี้ยงตั้งแต่ไฟบวกและลบด้วย นอกจากนี้ยังห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บวก (V_{DD}) ถึงโฟลต (V_{SS}) ดังแสดงในรูปที่ 4.9 เมื่อทำการวิเคราะห์หาค่าอัตราขยายของวงจรรับ สัญญาณขาเข้าที่เสนอดังรูปที่ 4.9 โดยค่าอัตราขยายของวงจรจะมีค่าเท่ากับ ค่าแรงดันขาออกหาร ด้วยค่ากระแสขาเข้า ซึ่งค่าแรงดันขาออกของวงจรจะมีค่าเท่ากับ

$$V_{out1} = V_{DD} - (V_{dsM1} + V_{dsM3}) \quad (4.28)$$

หรือ

$$V_{out1} = V_{DD} - (I_{dsM1}r_{ds1}) \quad \text{เมื่อ} \quad r_{ds1} = r_{dsM1} + r_{dsM3} \quad (4.29)$$

$$V_{out2} = V_{SS} + (V_{dsM11} + V_{dsM9}) \quad (4.30)$$

$$\text{หรือ} \quad V_{out2} = V_{SS} + (I_{dsM11}r_{ds2}) \quad \text{เมื่อ} \quad r_{ds2} = r_{dsM11} + r_{dsM9} \quad (4.31)$$

เนื่องจากค่าความต้านทานขาเข้าทั้งสองช่องทางมีค่าเท่ากัน พิจารณาที่ช่องทางเข้าของสัญญาณ เพียงช่องทางเดียว

$$I_{in(+)} = I_{dsM7} - I_{dsM5} \quad (4.32)$$

เมื่อพิจารณาว่ากระแสไหลไปที่โหลดมีค่าน้อยมาก สามารถประมาณได้ว่า

$$I_{dsM1} = I_{dsM3} \approx I_{dsM5} \quad (4.33)$$

จัดรูปสมการที่ (4.29) และ (4.31) ใหม่ โดยแทนค่าด้วยสมการที่ (4.32) และ (4.33) ได้

$$V_{out1} = V_{DD} - [(I_{dsM7} - I_{in(+)}r_{ds1})] \quad (4.34)$$

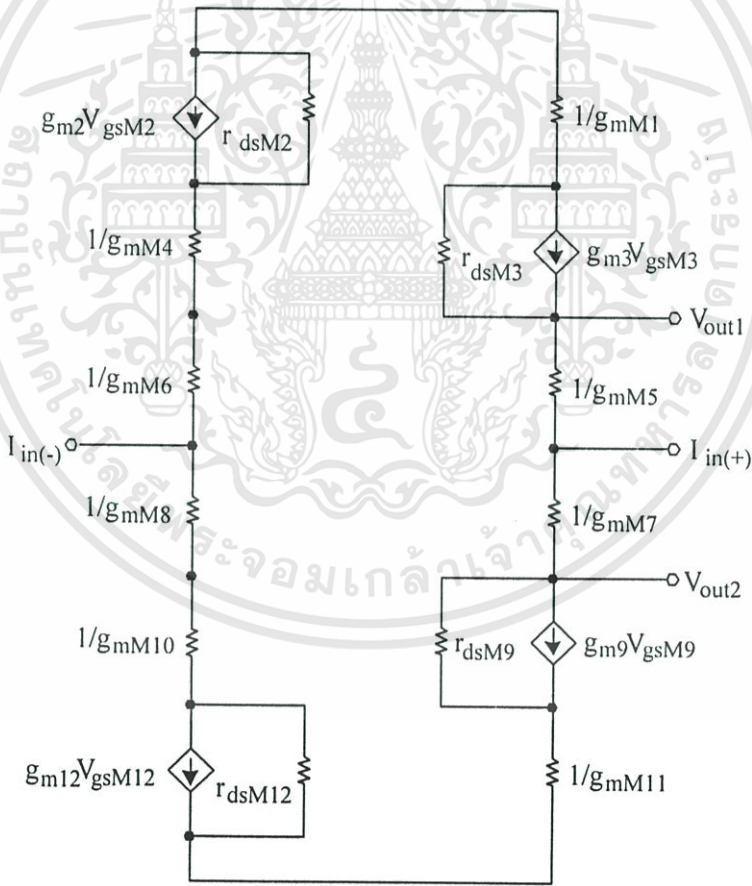
$$V_{out2} = V_{SS} + [(I_{in(+)} - I_{dsM5})r_{ds2}] \quad (4.35)$$

ดังนั้นค่าอัตราขยายความต้านทานของช่องทางออกของสัญญาณทั้งสองช่องทางมีความสัมพันธ์ดังสมการ

$$R_{m1} = \frac{V_{out1}}{I_{in(+)}} = \left(\frac{V_{DD} - I_{dsM7}r_{ds1}}{I_{in(+)}} \right) + r_{ds1} \quad (4.36)$$

$$R_{m2} = \frac{V_{out2}}{I_{in}(+)} = \left(\frac{V_{SS} - I_{dsM5}r_{ds2}}{I_{in}(+)} \right) + r_{ds2} \tag{4.37}$$

จากสมการพบว่า เมื่อค่าความต้านทานระหว่างขั้วเกตและซอสของทรานซิสเตอร์ชนิด P-channel และ N-channel มีค่าเท่ากัน สำหรับทรานซิสเตอร์โครงสร้างแบบ CMOS รวมถึงค่ากระแสเกตของทรานซิสเตอร์มีค่าเท่ากันทั้งสอง เมื่อได้รับการจ่ายแรงดันไฟเลี้ยงให้ทำงานในช่วงเดียวกันแล้ว ค่าอัตราขยายความต้านทานของวงจรที่ช่องทางออกของสัญญาณทั้งสองช่องทางจะมีค่าเท่ากัน จากลักษณะการต่อวงจรดังรูป และการป้อนแรงดันไฟเลี้ยง ทรานซิสเตอร์ทุกตัวจะถูกป้อนแรงดันไฟให้ทำงานในช่วงอิมิตัวอยู่ตลอดเวลา ทำให้สามารถแสดงเป็นวงจรสมมูลสำหรับสัญญาณขนาดเล็กได้ดังรูปที่ 4.10



รูปที่ 4.10 วงจรสมมูลของวงจรขยายความแตกต่างความต้านทาน

เมื่อทำการวิเคราะห์หาค่าความต้านทานขาเข้าจากรูปวงจรมูลของวงจรขยายความแตกต่างความต้านทาน พบว่าค่าความต้านทานขาเข้าของวงจรมีค่าดังสมการ
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับนักเรียนเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ตามการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_{in}(+) = \frac{\left(\frac{1}{g_{mM5}} + r_{dsM3} + \frac{1}{g_{mM1}} \right) \cdot \left(\frac{1}{g_{mM7}} + r_{dsM9} + \frac{1}{g_{mM11}} \right)}{\left(\frac{1}{g_{mM5}} + r_{dsM3} + \frac{1}{g_{mM1}} \right) + \left(\frac{1}{g_{mM5}} + r_{dsM9} + \frac{1}{g_{mM11}} \right)} \quad (4.38)$$

และ

$$R_{in}(-) = \frac{\left(\frac{1}{g_{mM6}} + \frac{1}{g_{mM4}} + r_{dsM2} \right) \cdot \left(\frac{1}{g_{mM8}} + \frac{1}{g_{mM10}} + r_{dsM12} \right)}{\left(\frac{1}{g_{mM6}} + \frac{1}{g_{mM4}} + r_{dsM2} \right) + \left(\frac{1}{g_{mM8}} + \frac{1}{g_{mM10}} + r_{dsM12} \right)} \quad (4.39)$$

จากสมการความต้านทานขาเข้าของวงจร สำหรับเทคโนโลยีการสร้างทรานซิสเตอร์แบบ CMOS (Complementary MOSFET) พบว่าเมื่อกำหนดให้ ค่าความต้านทานที่ตกคร่อมระหว่างขั้วเดรนและซอสของทรานซิสเตอร์ชนิด P-channel ทุกตัวมีค่าเท่ากัน เช่นเดียวกับทรานซิสเตอร์ชนิด N-channel เราจะสามารถประมาณได้ว่า ค่าความต้านทานขาเข้าทั้งสองช่องมีค่าเท่ากัน

สำหรับการหาค่าความต้านทานขาออก หาได้จากการสมมติว่ามีแหล่งจ่ายแรงดันที่ช่องทางออกของสัญญาณขาออก แล้วหาค่าแรงดันต่อกระแส จะทำให้ได้ค่าความต้านทาน หรือหาได้จากการใช้ KCL ที่ช่องทางออกของสัญญาณแต่ละช่องทาง ทำให้ได้ค่าความต้านทานขาออกของวงจรขยายความต้านทานแบบที่ 4 เป็นดังสมการที่ (4.40) และ (4.41)

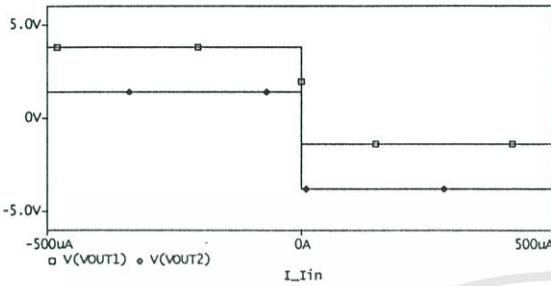
$$R_{out1} = \frac{\left(r_{dsM3} + \frac{1}{g_{mM1}} \right) \cdot \left(\frac{1}{g_{mM5}} + \frac{1}{g_{mM7}} + r_{dsM9} + \frac{1}{g_{mM11}} \right)}{\left(r_{dsM3} + \frac{1}{g_{mM1}} \right) + \left(\frac{1}{g_{mM5}} + \frac{1}{g_{mM7}} + r_{dsM9} + \frac{1}{g_{mM11}} \right)} \quad (4.40)$$

และ

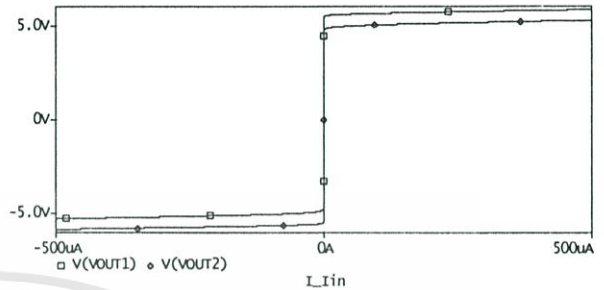
$$R_{out2} = \frac{\left(\frac{1}{g_{mM11}} + r_{dsM9} \right) \cdot \left(\frac{1}{g_{mM7}} + \frac{1}{g_{mM5}} + r_{dsM3} + \frac{1}{g_{mM1}} \right)}{\left(\frac{1}{g_{mM11}} + r_{dsM9} \right) + \left(\frac{1}{g_{mM7}} + \frac{1}{g_{mM5}} + r_{dsM3} + \frac{1}{g_{mM1}} \right)} \quad (4.41)$$

เมื่อทำการวิเคราะห์คุณสมบัติทางไฟฟ้าของวงจรขยายความต้านทานที่เสนอในแบบที่ 4 ด้วยโปรแกรมช่วยวิเคราะห์ SPICE พบว่าคุณสมบัติทางด้านอัตราขยายความต้านทานดีกว่า วงจรขยายความต้านทานแบบต่างๆ ที่ได้เสนอในตอนต้น สามารถแสดงได้ดังรูปที่ 4.11 โดยกำหนดค่า

แรงดันไฟเลี้ยงวงจรมีค่าตั้งแต่ +10 โวลต์ ถึง -10 โวลต์ และป้อนกระแสขาเข้ามีค่าตั้งแต่ -0.5 มิลลิแอมป์ ถึง 0.5 มิลลิแอมป์



(ก)



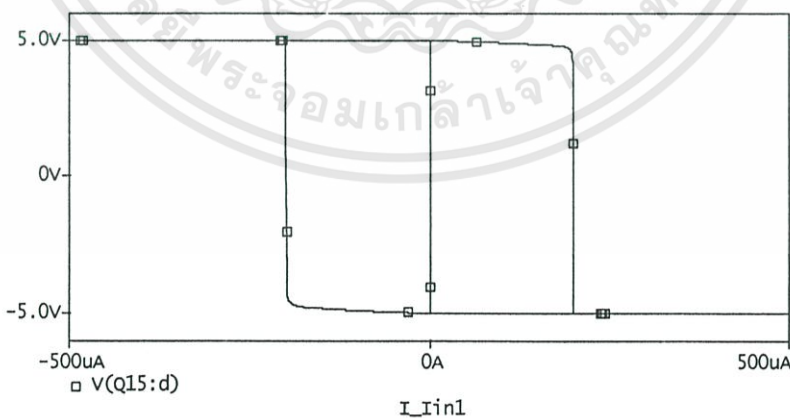
(ข)

รูปที่ 4.11 ความสัมพันธ์ของแรงดันขาออกและกระแสขาเข้าของวงจรขยายความต้านทานแบบที่ 4

(ก) เมื่อป้อนกระแสขาเข้าที่ช่องทางเข้าของสัญญาณกระแสลบ ($I_{in(-)}$)

(ข) เมื่อป้อนกระแสขาเข้าที่ช่องทางเข้าของสัญญาณกระแสบวก ($I_{in(+)}$)

เมื่อทดลองป้อนกระแสขาเข้าทั้งสองช่องทาง โดยให้วงจรทำงานในลักษณะขยายผลต่างของกระแสขาเข้า โดยป้อนกระแสขาเข้าทางช่องทางบวกตั้งแต่ -0.5 มิลลิแอมป์ ถึง 0.5 มิลลิแอมป์ และทำการแปรค่ากระแสขาเข้าทางช่องทางเข้าลบ 3 ค่า ความสัมพันธ์ระหว่างแรงดันขาออกกับกระแสขาเข้าแสดงได้ดังรูปที่ 4.12



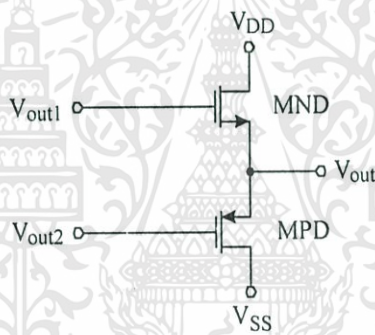
รูปที่ 4.12 ความสัมพันธ์ระหว่างแรงดันขาออกกับกระแสขาเข้าในลักษณะการขยายผลต่างกระแสขาเข้า

สำหรับการวิเคราะห์คุณสมบัติทางไฟฟ้าทางด้านค่าความต้านทานทางขาเข้าทั้งสองช่องทาง พบว่ามีค่าเท่ากัน และสามารถทำงานในลักษณะการขยายผลต่างของแรงดันขาเข้าได้ ผู้วิจัยจึงขอไม่ว่ากรรมใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เลือกวงจรขยายความต้านทานแบบที่ 4 เป็นวงจรหลักที่เสนอเป็นวิทยานิพนธ์ ซึ่งต่อไปจากนี้จะเรียกว่าวงจรขยายความแตกต่างความต้านทาน สำหรับการวิเคราะห์คุณสมบัติทางไฟฟ้าของวงจรในด้านต่างๆ จะเสนอโดยละเอียดตั้งแต่หัวข้อต่อไป รวมถึงผลการวิเคราะห์วงจรด้วยโปรแกรมและผลการทดลองจริงในบทที่ 5

4.2 วงจรขับสัญญาณขาออก

วงจรขับสัญญาณขาออกที่นำมาประกอบเป็นวงจรขยายความต้านทาน เป็นส่วนของวงจรที่ช่วยลดค่าความต้านทานทางด้านขาออก โดยวงจรขับสัญญาณขาออกที่นำมาใช้เป็นวงจรเดรนร่วมหรือวงจรบัฟเฟอร์แรงดันนั่นเอง ซึ่งได้กล่าวถึงคุณสมบัติพื้นฐานของวงจรในหัวข้อที่ 3.5.3 โดยค่าอัตราขยายแรงดันของวงจรเดรนร่วมนี้มีค่าใกล้เคียง 1 ลักษณะของวงจรขับสัญญาณทางด้านขาออกของวงจรขยายความแตกต่างความต้านทานแสดงได้ดังรูปที่ 4.13



รูปที่ 4.13 วงจรขับสัญญาณทางด้านขาออกของวงจรขยายความต้านทาน

ค่าแรงดันขาออกของวงจรขับสัญญาณทางด้านขาออกมีความสัมพันธ์ดังสมการ

$$V_{out} = V_{DD} - V_{dsMND} \quad (4.42)$$

โดย V_{dsMND} มีความสัมพันธ์กับค่ากระแส I_{dsMND} ตามสมการ

$$I_{dsMND} = k' \frac{W}{L} (V_{GS} - V_T)^2 (1 + \lambda V_{DSMND}) \quad (4.43)$$

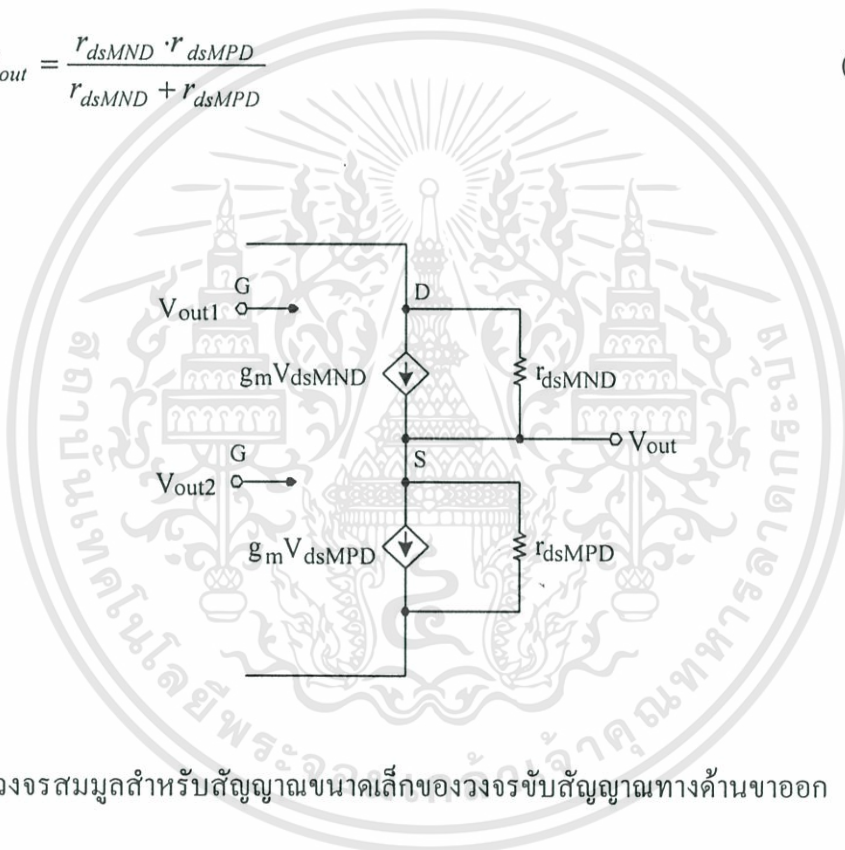
จากสมการพบว่าค่ากระแส I_{dsMND} ถูกควบคุมด้วยค่าแรงดันที่ตกคร่อมระหว่างขั้วเกตและซอส (V_{GS}) ซึ่งก็คือค่าแรงดันขาออก (V_{out1}) ของวงจรขยายความต้านทานนั่นเอง สำหรับค่าแรงดันช่องทางที่สอง (V_{out2}) ก็เช่นเดียวกันสามารถนำมาแทนค่าลงในค่า V_{GS} ของสมการที่ 4.43 ได้เลย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในขั้นต้นสำหรับการออกแบบวงจรขยายความต้านทานตั้งแต่แบบที่ 1 จนถึงแบบที่เลือกใช้ (วงจรขยายความแตกต่างความต้านทาน รูปที่ 4.9) ได้เลือกใช้วงจรทรานส์ซิสเตอร์เป็นวงจรขับสัญญาณทางด้านขาออก เพื่อให้คุณสมบัติทางด้านความต้านทานขาออกของวงจรขยายที่เสนอดีขึ้น ซึ่งจากผลการวิเคราะห์ค่าความต้านทานขาออกของวงจรขยายความต้านทานด้วยวงจรสมมูลสำหรับสัญญาณขนาดเล็ก พบว่ามีค่าค่อนข้างลง

ค่าความต้านทานขาเข้าของวงจรขับสัญญาณทางด้านขาออกของวงจรขยายความแตกต่างความต้านทานมีค่าดังสมการ

$$R_{out} = \frac{r_{dsMND} \cdot r_{dsMPD}}{r_{dsMND} + r_{dsMPD}} \quad (4.44)$$



รูปที่ 4.14 วงจรสมมูลสำหรับสัญญาณขนาดเล็กของวงจรขับสัญญาณทางด้านขาออก

สำหรับค่าความต้านทานขาเข้าทั้งสองช่องทาง จะมีค่าเท่ากับความต้านทานระหว่างขั้วเกตและซอส ซึ่งโดยโครงสร้างของทรานซิสเตอร์แบบ MOS เอ็นฮานซ์เมนต์ ที่ขั้วเกตจะมีชั้นของฉนวน ดังที่ได้กล่าวในบทที่ 2 ทำให้ค่าความต้านทานนี้มีค่าสูงมากๆ ซึ่งเป็นข้อดีสำหรับวงจรที่มีสัญญาณขาเข้าเป็นแรงดัน

จากสมการที่ (4.44) พบว่าค่าแรงดันขาออกของวงจรขยายความแตกต่างความต้านทานจะมีค่าลดลงอย่างมาก เมื่อเทียบกับค่าความต้านทานขาออกของวงจรขยายความต้านทานแบบที่ 4 สมการ (4.40) และ(4.41) ซึ่งทำให้เกิดคุณสมบัติในการเป็นแหล่งจ่ายแรงดันที่ดี ช่วยลดผลจากปรากฏการณ์ Loading Effect สำหรับค่าอัตราขยายแรงดันของวงจรขับสัญญาณทางด้านขาออก เมื่อทำการวิเคราะห์จากวงจรสมมูลสำหรับสัญญาณขนาดเล็ก มีค่าดังสมการที่ (4.45) ระโยชน์ด้านการคำนวณว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$A_V = \frac{V_{out}}{V_{out2}} = \frac{I_{out} R_{out}}{V_{gsMPD}} \quad (4.46)$$

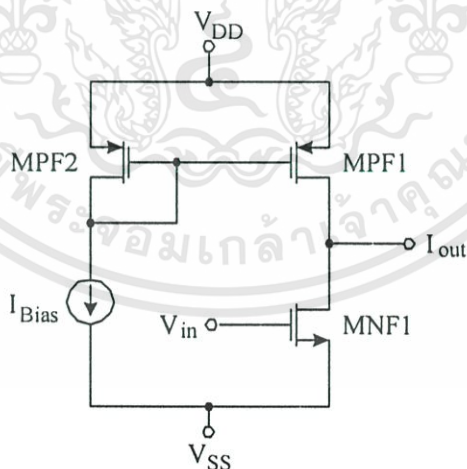
หรือ

$$A_V = \frac{I_{out} \cdot (r_{dsMND} // r_{dsMPD})}{V_{gsMPD}} \quad (4.47)$$

4.3 วงจรป้อนกลับ

วงจรป้อนกลับถูกนำมาใช้เพื่อช่วยเพิ่มประสิทธิภาพของวงจรขยายความต้านทานที่เสนอในวิทยานิพนธ์ฉบับนี้ ให้มีคุณสมบัติที่เป็นวงจรขยายความต้านทานที่ดี โดยนำหลักการการป้อนกลับแบบลบมาใช้ ซึ่งเมื่อทำการต่อวงจรป้อนกลับแบบลบด้วยวงจรที่เหมาะสมแล้ว จะทำให้ค่าความต้านทานขาเข้าและขาออกโดยรวมลดต่ำลง ทั้งยังสามารถควบคุมค่าอัตราขยายของวงจรได้ดังที่ได้กล่าวถึงทฤษฎีและหลักการของการป้อนกลับในบทที่ 3

เนื่องจากวงจรขยายความแตกต่างความต้านทาน มีสัญญาณขาเข้าเป็นกระแส สัญญาณขาออกเป็นแรงดัน วงจรป้อนกลับที่นำมาใช้จึงต้องเป็นวงจรที่มีสัญญาณขาเข้าเป็นแรงดัน สัญญาณขาออกเป็นกระแส ซึ่งก็คือวงจรขยายความนำนั่นเอง ในขั้นต้นจึงเลือกวงจรขอสร่วมมาเป็นวงจรป้อนกลับ โดยมีลักษณะการต่อวงจรดังรูป



รูปที่ 4.15 วงจรป้อนกลับแบบขอสร่วม

วงจรประกอบด้วยทรานซิสเตอร์แบบ MOS ชนิด P-Channel สองตัว ซึ่งทำหน้าที่เป็นชุดขับให้ทรานซิสเตอร์แบบ MOS ชนิด N-Channel ทำงาน แรงดันขาเข้าของวงจรป้อนเข้าที่ขั้วเกตของทรานซิสเตอร์ MNF1 และให้กระแสขาออกที่ขั้วเดรน ค่ากระแสขาออกมีความสัมพันธ์ดังสมการ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{out} = I_{dsMPF1} - I_{dsMNF1} \quad (4.48)$$

ซึ่งจากคุณสมบัติของวงจรสะท้อนกระแส ค่ากระแสไหลผ่านทรานซิสเตอร์ MPF1 จะมีค่าเท่ากับ

$$I_{dsMPF1} = I_{dsMNP2} = I_{Bias} \quad (4.49)$$

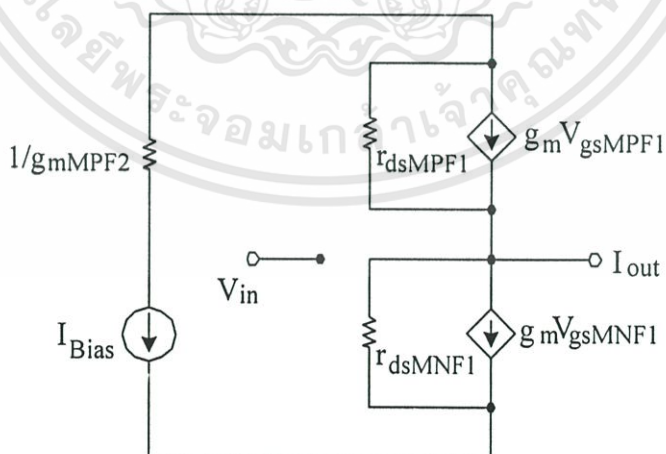
และค่ากระแสเดรนของทรานซิสเตอร์ MNF1 มีความสัมพันธ์กับค่าแรงดันขาเข้าเป็นดังสมการ

$$I_{dsMNF1} = k' \frac{W}{L} (V_{in} - V_T)^2 (1 + \lambda V_{DS}) \quad (4.50)$$

นำสมการที่ (4.36) และ (4.37) แทนลงในสมการที่ (4.35) ได้

$$I_{out} = I_{Bias} - \left[k' \frac{W}{2L} (V_{in} - V_T)^2 (1 + \lambda V_{DS}) \right] \quad (4.51)$$

จากสมการที่ (4.51) พบว่าค่ากระแสขาออกจะมีค่าขึ้นอยู่กับค่าแรงดันขาเข้า ซึ่งควบคุมได้ด้วยค่ากระแสไฟเลี้ยง (I_{Bias}) และจากรูปวงจรที่ 4.15 นำมาเขียนเป็นวงจรสมมูลได้ดังรูป



รูปที่ 4.16 วงจรสมมูลของวงจรป้อนกลับแบบซอสร่วม

จากรูปค่าอัตราขยายของวงจรจะอยู่ในรูปของกระแสขาออกหารด้วยแรงดันขาเข้าหรือ

ความนำ (g_m) เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$g_m = \frac{I_{out}}{V_{in}} \quad (4.52)$$

โดยที่ค่ากระแสขาออกมีความสัมพันธ์เป็นไปตามสมการ

$$I_{out} = \frac{V_{out}}{R_{out}} = \frac{V_{out}}{(r_{dsMPF1} // r_{dsMNF1})} \quad (4.53)$$

นำสมการที่ (4.40) แทนลงในสมการที่ (4.39) ได้

$$g_m = \frac{V_{out}}{(r_{dsMPF1} // r_{dsMNF1})} \cdot \frac{1}{V_{in}} \quad (4.54)$$

ซึ่ง $V_{in} = V_{gsMNF1}$ ทำให้ได้ค่าอัตราขยายของวงจรป้อนกลับแบบขอสร่วมมีความสัมพันธ์เป็นดังสมการ

$$g_m = \frac{r_m}{(r_{dsMPF1} // r_{dsMNF1}) R_{in}} \quad (4.55)$$

โดยที่ r_m คือค่าอัตราขยายความต้านทานของวงจรป้อนกลับ

R_{in} คือค่าความต้านทานขาเข้าของวงจรป้อนกลับ มีค่าเท่ากับ r_{gsMNF1}

ค่าความต้านทานขาเข้าของวงจรมีค่าดังสมการ

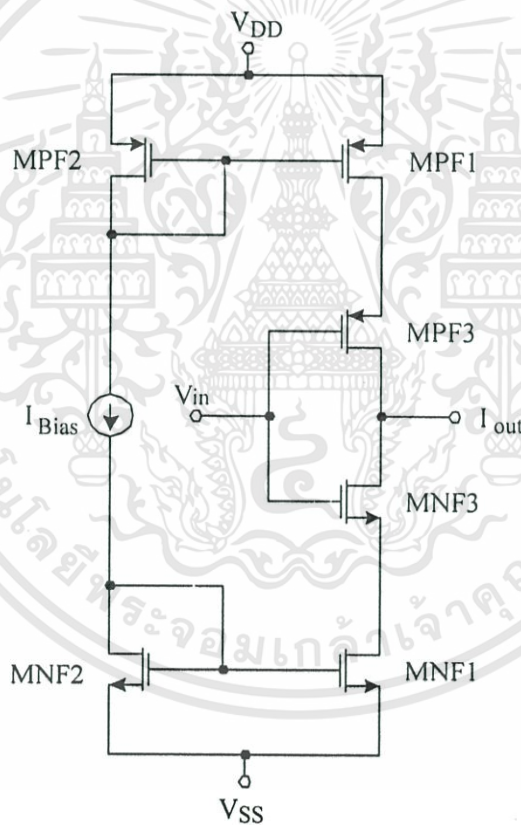
$$R_{in} = r_{gsMNF1} \quad (4.56)$$

ความต้านทานขาออกมีค่าดังสมการ

$$R_{out} = r_{dsMPF1} // r_{dsMNF1} \quad \text{หรือ}$$

$$R_{out} = \frac{r_{dsMPF1} \cdot r_{dsMNF1}}{r_{dsMPF1} + r_{dsMNF1}} \quad (4.57)$$

เมื่อใช้โปรแกรม PSPICE แสดงความสัมพันธ์ระหว่างกระแสขาเข้าและแรงดันขาออกของวงจรขยายความแตกต่างความต้านทาน เมื่อต่อวงจรร่วมกับวงจรขับสัญญาณขาออกและวงจรป้อนกลับแบบซอร์รวมแล้ว พบว่าค่าแรงดันขาออกมีลักษณะไม่สมมาตรระหว่างค่าแรงดันซีกบวกและซีกลบ ซึ่งเมื่อทำการพิจารณาสมการความสัมพันธ์ของแรงดันขาเข้า และกระแสขาออกของวงจรป้อนกลับแบบซอร์รวม ตามสมการที่ (4.51) แล้ว พบว่า เมื่อไม่มีแรงดันขาเข้า ค่ากระแสขาออกจะมีค่าเท่ากับค่ากระแสไฟเลี้ยง (I_{Bias}) เมื่อแรงดันขาเข้าเป็นค่าบวก จะทำให้กระแสขาออกลดลง และเมื่อแรงดันขาเข้าเป็นค่าลบ จะทำให้ทรานซิสเตอร์ MNF1 ไม่ทำงาน ทำให้เกิดความไม่สมดุลเมื่อค่าแรงดันขาออกที่ได้จากวงจรในส่วนรับสัญญาณขาเข้าแปรค่าระหว่างค่าบวกและลบ ผู้วิจัยจึงได้พยายามแก้ไขวงจรในส่วนของวงจรป้อนกลับ ให้สามารถรับค่าแรงดันได้เต็มย่าน ซึ่งได้พัฒนามาเป็นวงจรดังรูปที่ 4.17



รูปที่ 4.17 วงจรป้อนกลับแบบ Push-Pull

วงจรประกอบด้วยทรานซิสเตอร์ชนิด N-Channel และ P-Channel และแหล่งกำเนิดกระแสอิสระ (I_{Bias}) วงจรทำหน้าที่เปลี่ยนแรงดันขาเข้าเป็นกระแสขาออก โดยแรงดันขาเข้า ก็คือแรงดันที่ส่งมาจากภาควงจรขับสัญญาณขาออกที่ได้เสนอในหัวข้อที่ 4.3 และกระแสขาออกจะเป็นกระแสที่นำไปรวมกับภาควงจรรับสัญญาณขาเข้า วงจรป้อนกลับแบบ Push-Pull ได้รับไฟเลี้ยงตั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แต่บวกถึงลบ เมื่อวิเคราะห์การรวมรูปของกระแสที่ช่องทางออกของสัญญาณได้ความสัมพันธ์เป็นดังสมการ

$$I_{out} = I_{dsMPF3} - I_{dsMNF3} \quad (4.58)$$

การหาค่ากระแสเดรนที่ไหลผ่านทรานซิสเตอร์ MPF3 และ MNF3 นั้น ต้องทำการพิจารณาค่าแรงดันขาเข้าที่ป้อนให้กับขั้วเกตของทรานซิสเตอร์ทั้งสอง โดยสามารถแบ่งออกได้เป็น 3 ช่วงการทำงานคือ

1. เมื่อไม่มีแรงดันขาเข้า กระแสขาออกจะมีค่าเป็น 0 เนื่องจากทรานซิสเตอร์ทั้งสองตัวไม่ทำงาน

$$V_{in} = 0 ; I_{out} = 0$$

2. เมื่อแรงดันขาเข้าเป็นค่าบวก ทรานซิสเตอร์ MNF3 ชนิด N-channel จะทำงาน ทำให้เกิดกระแสจากความต้านทานภาระไหลผ่านทรานซิสเตอร์ MNF3 และ MNF1 ไปแรงดันไฟเลี้ยงลบ ค่ากระแสขาออกจึงมีค่าเป็นลบ (ทิศของกระแสไหลเข้าวงจร)

$$V_{in} = + ; I_{out} = -$$

โดยค่ากระแสที่ไหลผ่านทรานซิสเตอร์ ชนิด N-channel จะมีค่าเท่ากับ I_{Bias} ตามคุณสมบัติของวงจรสะท้อนกระแส

$$I_{dsMNF3} = I_{dsMNF1} = I_{Bias}$$

3. เมื่อแรงดันขาเข้าเป็นค่าลบ ทรานซิสเตอร์ MNF3 จะไม่ทำงาน เนื่องจากค่าแรงดัน V_{GS} ของทรานซิสเตอร์ชนิด N-channel ต้องมีค่าเป็นบวก ทรานซิสเตอร์ MPF3 จะทำงาน ทำให้กระแสเดรนของทรานซิสเตอร์ MPF3 ไหลไปยังความต้านทานภาระได้ ค่ากระแสขาออกจึงมีค่าเป็นค่าบวก (ทิศของกระแสไหลออกจากวงจร)

$$V_{in} = - ; I_{out} = +$$

$$\text{และในทำนองเดียวกัน } I_{dsMPF3} = I_{dsMPF1} = I_{Bias}$$

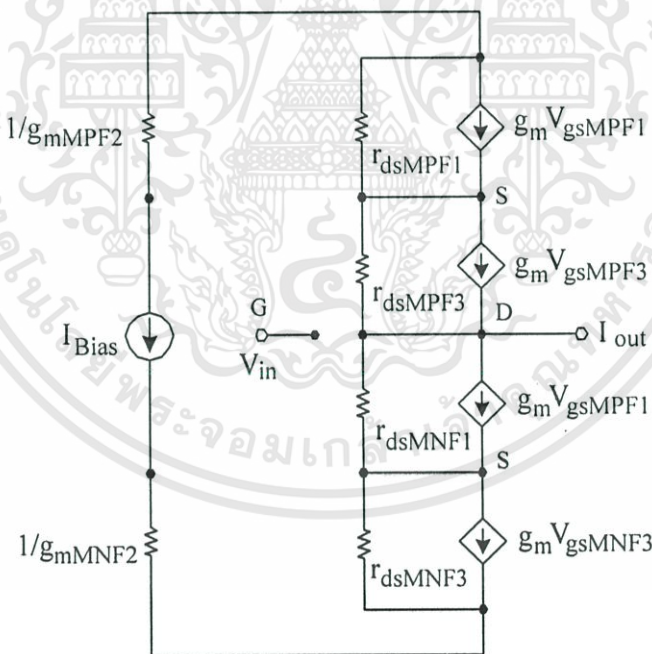
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสภาวะการทำงานทั้ง 3 ช่วง ทำให้วงจรป้อนกลับแบบ Push-Pull ให้สัญญาณขาออกที่มีความสมมาตรกันทั้งทางซีกบวกและซีกลบของสัญญาณขาเข้า ทั้งยังไม่มี การสูญเสียกำลังงาน (Power Dissipation) ของวงจรในช่วงที่ไม่มี การป้อนสัญญาณขาเข้า การวิเคราะห์ค่าแรงดันขาเข้า และขาออกของวงจรสามารถทำได้จากวงจรสมมูลดังรูปที่ 4.18 โดยค่าความต้านทานขาออกของวงจรป้อนกลับแบบ Push-Pull มีค่าเท่ากับ

$$R_{out} = (r_{dsMPPF3} + r_{dsMPPF1}) // (r_{dsMNF1} + r_{dsMNF3})$$

$$= \frac{(r_{dsMPPF3} + r_{dsMPPF1}) \cdot (r_{dsMNF1} + r_{dsMNF3})}{(r_{dsMPPF3} + r_{dsMPPF1}) + (r_{dsMNF1} + r_{dsMNF3})} \quad (4.59)$$

ถ้าหาค่าความต้านทานขาเข้าของวงจรจะมีค่าสูงมาก เนื่องจากการป้อนสัญญาณเข้าที่ ขั้วเกตของทรานซิสเตอร์ สามารถประมาณได้ว่ามีค่าเป็นอนันต์



รูปที่ 4.18 วงจรสมมูลของวงจรป้อนกลับแบบ Push-Pull

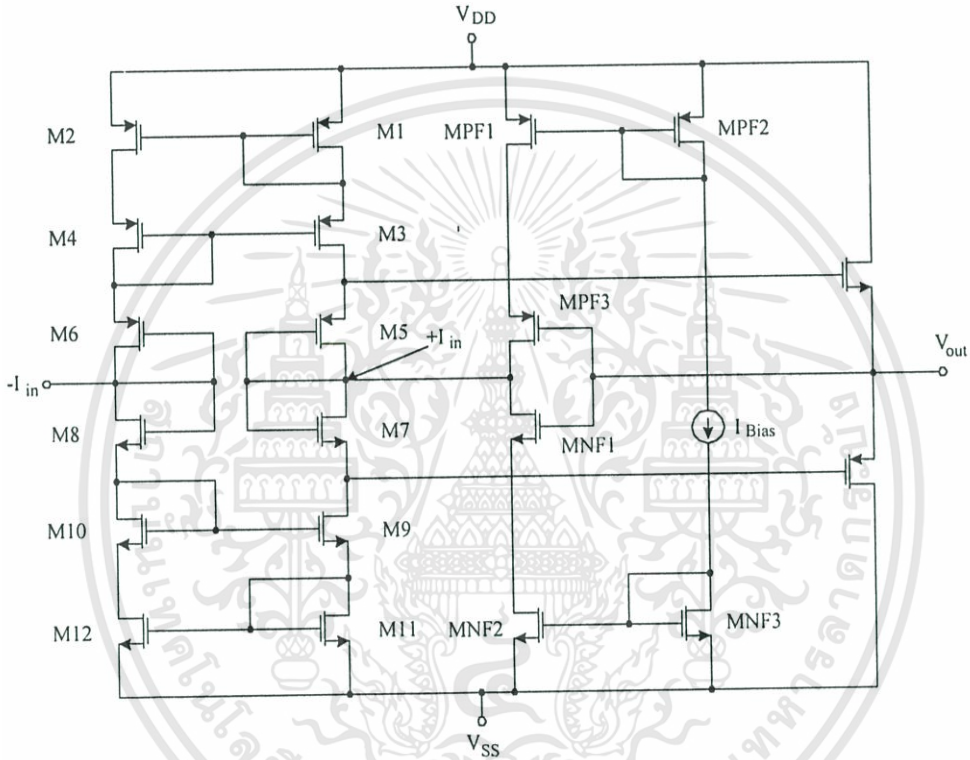
ค่าอัตราขยายความนำของวงจรป้อนกลับแบบ Push-Pull มีความสัมพันธ์เป็นดังสมการ

$$g_m = \frac{R_m}{(r_{dsMNF1} + r_{dsMNF3}) // (r_{dsMPPF1} + r_{dsMPPF3}) \cdot R_{in}} \quad (4.60)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งค่า R_{in} คือค่าความต้านทานขาเข้าของวงจรป้อนกลับ

จากวงจรย่อยในแต่ละส่วนที่ได้กล่าวไปในหัวข้อข้างต้น เมื่อนำวงจรส่วนรับสัญญาณขาเข้าที่สามารถขยายความแตกต่างของสัญญาณขาเข้าดังรูปที่ 4.9 วงจรขับสัญญาณขาออก รูปที่ 4.13 และวงจรป้อนกลับ รูปที่ 4.17 มาต่อร่วมกันแล้ว สามารถแสดงเป็นรูปวงจรได้ดังรูปที่ 4.19 ซึ่งต่อจากนี้ไปผู้วิจัยขอเรียกวงจรนี้ว่าวงจรขยายความแตกต่างความต้านทานที่สมบูรณ์



รูปที่ 4.19 วงจรขยายความแตกต่างความต้านทานที่สมบูรณ์

4.4 การวิเคราะห์ค่าพิสัยพลวัตแรงดันของวงจรขยายความแตกต่างความต้านทาน

ค่าพิสัยพลวัตแรงดันของวงจรขยายความแตกต่างนั้น ขึ้นอยู่กับค่าพิสัยพลวัตแรงดันของทรานซิสเตอร์แต่ละตัวที่นำมาประกอบกันเป็นวงจรขยายความต้านทาน เนื่องจากทรานซิสเตอร์แต่ละตัวทั้งชนิด P และ N สามารถนำกระแสได้จำกัด ซึ่งสามารถคำนวณได้จากสมการกระแสของทรานซิสเตอร์ โดยเมื่ วงจรรับสัญญาณขาเข้าดังรูปที่ 4.9 ต่อร่วมด้วยวงจรขับสัญญาณขาออกดังรูปที่ 4.13 ค่าพิสัยพลวัตแรงดันของวงจรจึงสามารถทำการพิจารณาในส่วนของวงจรขับสัญญาณขาออก ซึ่งค่าแรงดันขาเข้าทั้งสองช่องทางของวงจรกำหนดให้มีความเป็นดังสมการ

$$V_{out1} = V_{in1} \quad (4.61)$$

และ

$$V_{out2} = V_{in2} \quad (4.62)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาวงจรขั้วสัญญาณขาออกครนร่วม ดังรูปที่ 4.13 ค่าแรงดันขาออกของวงจรจะมีช่วงจำกัดดังสมการที่ (4.63)

$$V_{SS} + V_{dsMPD} \leq V_{out} \leq V_{DD} - V_{dsMND} \quad (4.63)$$

ค่าแรงดันขาออกของวงจรจะมีความสัมพันธ์กับค่าแรงดันขาเข้าของวงจรในลักษณะเชิงเส้น ตลอดเวลาถ้าทรานซิสเตอร์ *MND* และทรานซิสเตอร์ *MPD* ทำงานในช่วงอิ่มตัวตลอดเวลา และแรงดันขาออกของวงจรจะมีความสัมพันธ์แบบไม่เป็นเชิงเส้นเมื่อค่าแรงดันครนของทรานซิสเตอร์ *MND* และทรานซิสเตอร์ *MPD* มีค่าน้อย ทำให้ทรานซิสเตอร์เริ่มเข้าสู่การทำงานในช่วงเชิงเส้น ซึ่งความสัมพันธ์ระหว่างค่าแรงดันครนของทรานซิสเตอร์กับค่ากระแสครนของทรานซิสเตอร์แบบกำลังสอง ดังนั้น ค่าแรงดันสูงสุดของวงจรจะเกิดขึ้นเมื่อแรงดันขาออก V_{out} เข้าใกล้ค่าแรงดันไฟเลี้ยง V_{DD} ของวงจร ซึ่งค่าแรงดันที่ตกครนทรานซิสเตอร์ *MND* มีความสัมพันธ์กับค่าแรงดันระหว่างขั้วเกตและขอสของทรานซิสเตอร์ดังสมการที่ (4.64)

$$V_{dsMND} < V_{GS(MND)} - V_{TN} \quad (4.64)$$

เมื่อพิจารณาจากวงจรรูปที่ 4.13 สมการที่ (4.64) สามารถแสดงได้ดังสมการที่ (4.65)

$$V_{dsMND} < V_{in1} - V_{out1} - V_{TN} \quad (4.65)$$

จากสภาวะการทำงานของทรานซิสเตอร์ในช่วงนี้ กระแสครนของทรานซิสเตอร์ *MND* จะไหลในช่วงไม่อิ่มตัว ซึ่งค่ากระแสครนมีความสัมพันธ์กับค่าแรงดันของทรานซิสเตอร์เป็นดังสมการที่ (4.66)

$$I_{ds(MND)} = k' \frac{W}{L} (V_{in1} - V_{out1} - V_{TN}) (V_{DD} - V_{out1}) - \left(\frac{(V_{DD} - V_{out1})^2}{2} \right) \quad (4.66)$$

ดังนั้น

$$V_{dsMND} = V_{DD} - V_{out} = k' \frac{W}{L} (V_{in1} - V_{out} - V_{TN}) + \sqrt{\left(k' \frac{W}{L} (V_{in1} - V_{out} - V_{TN}) \right)^2 + 2I_{ds(MND)}} \quad (4.67)$$

ในการทำงานเดียวกันเมื่อแรงดันขาออกของวงจรมีค่าเข้าใกล้แรงดัน V_{SS} ทรานซิสเตอร์ MPD จะเข้าสู่การทำงานในช่วงเชิงเส้น ค่าแรงดันขาเดรนของทรานซิสเตอร์ MPD มีความสัมพันธ์กับแรงดันขาเข้าและขาออกเป็นดังสมการที่ (4.68)

$$V_{dsMPD} = V_{SS} - V_{out} = k'_p \frac{W}{L} (V_{in2} - V_{out} - V_{TP}) + \sqrt{\left(k'_p \frac{W}{L} (V_{in2} - V_{out} - V_{TP}) \right)^2 + 2I_{ds(MPD)}} \quad (4.68)$$

จากสมการที่ (4.67) และ (4.68) เมื่อทำการแทนค่าลงในสมการที่ (4.63) ค่าพิสัยพลวัตแรงดันขาออกของวงจรรขยายความแตกต่างความต้านทาน มีค่าขึ้นอยู่กับค่าแรงดันเดรนซอสที่ตกร่วมทรานซิสเตอร์ MND และ MPD

ค่าแรงดันไฟเลี้ยงต่ำสุดที่สามารถจ่ายให้กับวงจร เมื่อพิจารณาจากวงจรรูปที่ 4.19 สำหรับไฟเลี้ยงบวก พบว่ามีค่าเท่ากับ $3V_{GS} - V_{TP}$ สำหรับแรงดันไฟเลี้ยงลบมีค่าเท่ากับ $3V_{GS} - V_{TN}$ ซึ่งค่าแรงดัน V_{GS} มีค่าเท่ากับ $\sqrt{\frac{I_D L}{k W}} - V_T$ ดังนั้นแรงดันไฟเลี้ยงบวกต่ำสุดมีค่าดังสมการ

$$V_{DD} = 3\sqrt{\frac{I_D L}{k W}} - 2V_{TP} \quad (4.69)$$

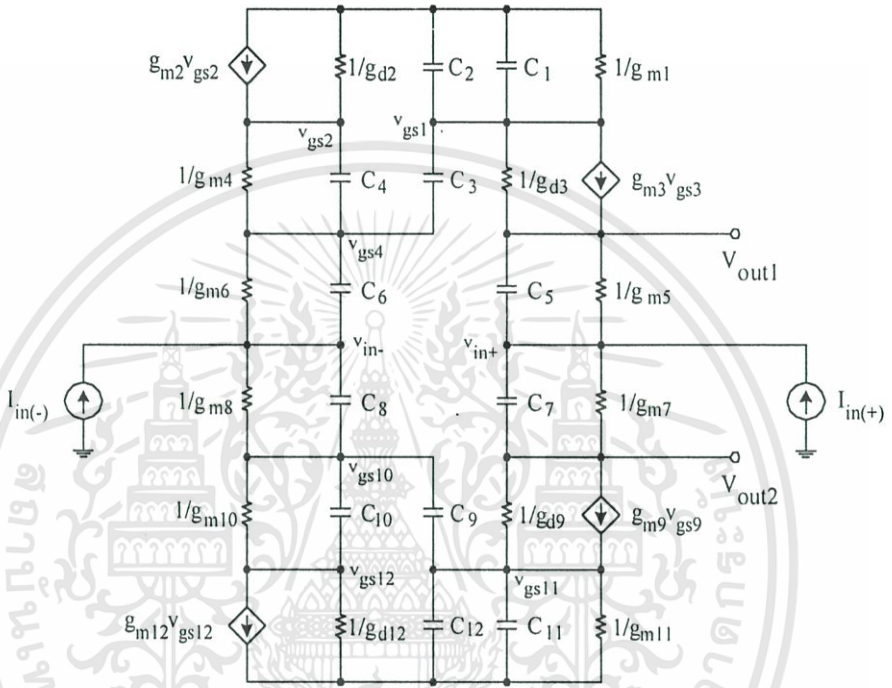
โดยค่ากระแส I_D คือค่ากระแสสูงสุดที่ป้อนให้กับวงจร โดยที่ในวิทยานิพนธ์นี้จะใช้กระแส I_D สูงสุดเท่ากับ $500 \mu A$ และใช้ค่าสัมบูรณ์ของแรงดันไฟเลี้ยงลบมีค่าเท่ากับแรงดันไฟเลี้ยงบวก ค่าแรงดันขีดเริ่มของทรานซิสเตอร์ NMOS และ PMOS ดูได้จากตารางสรุปที่ 5.1

4.5 การวิเคราะห์ย่านความถี่ปฏิบัติงานของวงจรรขยายความแตกต่างความต้านทาน

ในหัวข้อนี้จะเป็นการวิเคราะห์ย่านความถี่ปฏิบัติงานของวงจรรขยายความแตกต่างความต้านทาน ดังรูปที่ 4.19 โดยจะทำการวิเคราะห์ย่านความถี่ปฏิบัติงานของวงจรแยกออกเป็นวงจรย่อยแต่ละวงจร เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5.1 การวิเคราะห์ย่านความถี่ปฏิบัติงานของวงจรรับสัญญาณขาเข้า

การวิเคราะห์ย่านความถี่ปฏิบัติงานของวงจรใดๆ มีหลักการวิเคราะห์โดยพิจารณาค่าตัวเก็บประจุ และความต้านทานภายในโครงสร้างของวงจรที่ออกแบบ โดยสามารถเขียนวงจรสมมูลเพื่อวิเคราะห์ย่านความถี่ปฏิบัติงานของวงจรขยายความแตกต่างความต้านทานได้จากรูปที่ 4.10 แสดงได้ดังรูปที่ 4.20



รูปที่ 4.20 วงจรสมมูลสำหรับวิเคราะห์ย่านความถี่ปฏิบัติงานของวงจรขยายความแตกต่างความต้านทานรูปที่ 4.9

เมื่อพิจารณาที่จุดต่างๆ ของวงจร โดยใช้หลักการวิเคราะห์การวนลูปของกระแส KCL (Kirchoff's current law) สามารถแสดงความสัมพันธ์ของกระแสที่จุดต่างๆ ได้ดังนี้

ที่จุดแรงดันขาออก V_{out1} :

$$(g_{m5} + sc_5 + g_{d3})V_{out1} - (sc_5 + g_{m5})v_{in}^+ - g_{d3}v_{gs1} - g_{m3}v_{gs3} = 0 \quad (4.70)$$

ที่จุดแรงดันขาออก V_{out2} :

$$(g_{d9} + g_{m7} + sc_7)V_{out2} - (sc_7 + g_{m7})v_{in}^+ - g_{d9}v_{gs11} + g_{m9}v_{gs9} = 0 \quad (4.71)$$

ที่จุดแรงดันขาเข้า v_{in}^+ ;

$$(sc_5 + g_{m5} + sc_7 + g_{m7})v_{in}^+ - (sc_5 + g_{m5})V_{out1} - (sc_7 + g_{m7})V_{out2} - I_{in}^+ = 0 \quad (4.72)$$

ที่จุดแรงดันขาเข้า v_{in}^- ;

$$(sc_6 + g_{m6} + sc_8 + g_{m8})v_{in}^- - (sc_8 + g_{m8})v_{gs10} - (sc_6 + g_{m6})v_{gs4} - I_{in}^- = 0 \quad (4.73)$$

จากสมการที่ (4.72) และ (4.73) สามารถหาความสัมพันธ์ของกระแสขาเข้าทางช่องทางบวก และช่องทางลบ ได้ดังสมการที่ (4.74) โดยให้ค่า g_m ของทรานซิสเตอร์ชนิด N มีค่าเท่ากับ ทรานซิสเตอร์ชนิด P

$$I_{in}^+ - I_{in}^- = \Delta I_{in} = (sc_5 + sc_7)v_{in}^+ - (sc_5 + g_{m5})V_{out1} - (sc_7 + g_{m7})V_{out2} - (sc_6 + sc_8)v_{in}^- + (sc_8 + g_{m8})v_{gs10} + (sc_6 + g_{m6})v_{gs4} \quad (4.74)$$

ดังนั้นค่าอัตราขยายความแตกต่างความต้านทานของวงจรที่จุด V_{out1} สามารถแสดงได้ดังสมการที่ (4.75) โดยค่าแรงดันขาออก V_{out1} มีค่าดังสมการที่ (4.70)

$$\begin{aligned} \frac{V_{out1}}{\Delta I_{in}} &= \frac{g_{d3}v_{gs1} + g_{m3}v_{gs3} + (sc_5 + g_{m5})v_{in}^+}{(g_{m5} + sc_5 + g_{d3})[s(c_5 + c_7)v_{in}^+ - s(c_6 + c_8)v_{in}^- - (sc_5 + g_{m5})V_{out1}]} \\ &+ \frac{g_{d3}v_{gs1} + g_{m3}v_{gs3} + (sc_5 + g_{m5})v_{in}^+}{(g_{m5} + sc_5 + g_{d3})[-(sc_7 + g_{m7})V_{out2} + (sc_8 + g_{m8})v_{gs10} + (sc_6 + g_{m6})v_{gs4}]} \end{aligned} \quad (4.75)$$

แทนค่า V_{out1} และ V_{out2} จากสมการที่ (4.70) และ (4.71) ลงในสมการที่ (4.75) และจากทฤษฎีของทรานซิสเตอร์แบบ MOS เอ็นฮานซ์เมนต์ ที่ได้กล่าวในบทที่ 2 พบว่าค่าความต้านทานของช่องเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทางเดินกระแสมีค่าสูงมาก ทำให้ค่า g_d ในสมการที่ (4.75) มีค่าน้อยมาก ทำให้สามารถตัดทิ้งได้ เมื่อจัดรูปสมการใหม่ ค่าอัตราขยายความแตกต่างความต้านทานที่ช่องทางออกที่ 1 ของวงจรสามารถแสดงความสัมพันธ์ได้ดังสมการที่ (4.76)

$$\frac{V_{out1}}{\Delta I_{in}} = \frac{g_{m3}v_{gs3} + (sc_5 + g_{m5})v_{in}^+}{(g_{m5} + sc_5)[(sc_5 - g_{m7})v_{in}^+ - s(c_6 + c_8)v_{in}^- + (sc_8 + g_{m8})v_{gs10} + (sc_6 + g_{m6})v_{gs4} + g_{m9}v_{gs9}]}$$

(4.76)

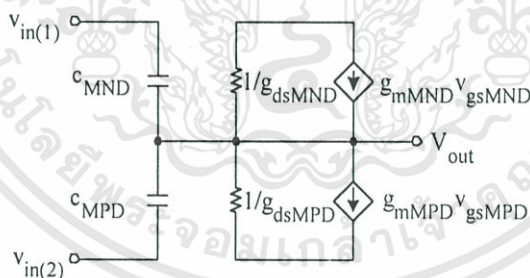
ในทำนองเดียวกันค่าอัตราขยายความแตกต่างความต้านทานที่ช่องทางออกที่สองของวงขยายความแตกต่างความต้านทานดังรูปที่ 4.19 มีความสัมพันธ์เป็นดังสมการที่ (4.77)

$$\frac{V_{out2}}{\Delta I_{in}} = \frac{(sc_7 + g_{m7})v_{in}^+ - g_{m9}v_{gs9}}{(sc_7 + g_{m7})[(sc_7 - g_{m5})v_{in}^+ - s(c_6 + c_8)v_{in}^- - g_{m3}v_{gs3} + (sc_8 + g_{m8})v_{gs10} + (sc_6 + g_{m6})v_{gs4}]}$$

(4.77)

4.5.2 การวิเคราะห์ย่านความถี่ปฏิบัติงานของวงจรขับสัญญาณขาออก

จากวงจรรูปที่ 4.14 สามารถเขียนวงจรสมมูลเพื่อการวิเคราะห์ย่านความถี่ปฏิบัติงานของวงจรขับสัญญาณขาออกได้ดังรูปที่ 4.20



รูปที่ 4.21 วงจรสมมูลสำหรับการวิเคราะห์ย่านความถี่ปฏิบัติงานของวงจรขับสัญญาณขาออก

ที่จุดแรงดันขาเข้า $V_{in(1)}$ และ $V_{in(2)}$ เป็นแรงดันขาออกของวงจรส่วนรับสัญญาณขาเข้า เมื่อข้อต่อของทรานซิสเตอร์ทั้งชนิด N และชนิด P ต่อดงกราวด์ แสดงสมการการวนรูปของกระแสที่จุดแรงดันขาออก V_{out} และ แรงดันขาเข้า ได้ดังสมการที่ (4.78), (4.79) และ (4.80)

ที่จุดแรงดันขาออก V_{out} ;

$$(g_{mMND} - g_{mMPD})v_{gsMND} + (g_{dsMND} + g_{dsMPD} + sc_{MND} + sc_{MPD})V_{out} - sc_{MND}v_{in(1)} - sc_{MPD}v_{in(2)} = 0 \quad (4.78)$$

ที่จุดแรงดันขาเข้าช่องทางที่ 1 $V_{in(1)}$;

$$sc_{MND}v_{in(1)} - sc_{MND}V_{out} = 0 \quad (4.79)$$

ที่จุดแรงดันขาเข้าช่องทางที่ 2 $V_{in(2)}$;

$$sc_{MPD}v_{in(2)} - sc_{MPD}V_{out} = 0 \quad (4.80)$$

จากสมการที่ (4.79) และ (4.80) ค่าอัตราขยายแรงดันของวงจรขับสัญญาณขาออกแสดงได้ดังสมการที่ (4.81) และ (4.82)

$$\frac{V_{out}}{v_{in(1)}} = sc_{MND} + \frac{sc_{MND}v_{in(2)} + g_{mMPD}v_{gsMPD} - g_{mMND}v_{gsMND}}{[s(c_{MND} + c_{MPD}) + g_{dsMND} + g_{dsMPD}]v_{in(1)}} \quad (4.81)$$

เมื่อค่า g_{gs} ของทั้งทรานซิสเตอร์ชนิด N และ P มีค่าน้อยมากสมการที่ (4.67) แสดงได้ดังสมการที่ (4.88)

$$\frac{V_{out}}{v_{in(1)}} = sc_{MND} + \frac{sc_{MND}v_{in(2)} + g_{mMPD}v_{gsMPD} - g_{mMND}v_{gsMND}}{s(c_{MND} + c_{MPD})v_{in(1)}} \quad (4.82)$$

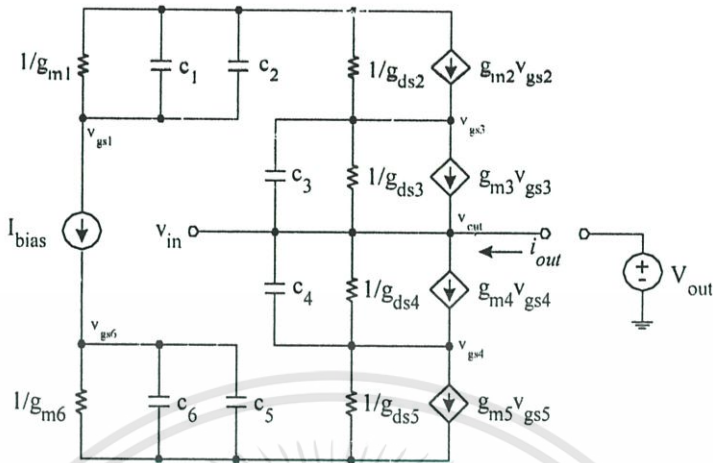
ในทำนองเดียวกันค่าอัตราขยายแรงดันขาออกของวงจรขับสัญญาณขาออกที่ช่องทางเข้าที่สองแสดงได้ดังสมการที่ (4.83)

$$\frac{V_{out}}{v_{in(2)}} = sc_{MND} + \frac{sc_{MND}v_{in(1)} + g_{mMPD}v_{gsMPD} - g_{mMND}v_{gsMND}}{s(c_{MND} + c_{MPD})v_{in(2)}} \quad (4.83)$$

4.5.3 การวิเคราะห์ย่านความถี่ปฏิบัติงานของวงจรป้อนกลับ

จากวงจรป้อนกลับแบบ Push-Pull ดังรูปที่ 4.17 สามารถวิเคราะห์หาย่านความถี่ปฏิบัติงานโดยอาศัยวงจรสมมูลดังรูปที่ 4.22 ซึ่งในการวิเคราะห์แหล่งจ่ายแรงดันไฟเลี้ยงบวก (V_{DD}) และไฟ

เลี้ยงลบ (V_{SS}) ของวงจรจะเสมือนลัดวงจร และทำการป้อนแหล่งจ่ายแรงดันไฟเลี้ยง (V_{out}) เข้าที่ช่องทางออกของวงจรเพื่อให้เกิดทิศกระแสขาออก (I_{out}) ไหลเข้าในวงจร ดังที่ได้แสดงดังรูป



รูปที่ 4.22 วงจรสมมูลสำหรับการวิเคราะห์ห่าานความถี่ปฏิบัติการของวงจรป้อนกลับ

ที่จุดแรงดันขาออก V_{out} :

$$g_{m3}v_{gs3} - g_{m4}v_{gs4} + (g_{ds4} + g_{ds3})V_{out} - g_{ds3}v_{gs3} - g_{ds4}v_{gs4} - I_{out} = 0 \quad (4.84)$$

ที่จุดแรงดันขาเข้า v_{in} :

$$s(c_3 + c_4)v_{in} - sc_3v_{gs3} - sc_4v_{gs4} = 0 \quad (4.85)$$

ที่จุดแรงดัน v_{gs4} :

$$g_{m4}v_{gs4} - g_{m5}v_{gs5} + (g_{ds4} + g_{ds5} + sc_4)v_{gs4} - sc_4v_{in} - g_{ds4}V_{out} = 0 \quad (4.86)$$

ที่จุดแรงดัน v_{gs3} :

$$g_{m2}v_{gs2} - g_{m3}v_{gs3} + (g_{ds2} + g_{ds3} + sc_3)v_{gs3} - sc_3v_{in} - g_{ds3}V_{out} = 0 \quad (4.87)$$

ที่จุดแรงดัน v_{gs1} :

$$g_{m1}v_{gs1} + s(c_1 + c_2)v_{gs1} - I_{bias} = 0 \quad (4.88)$$

ที่จุดแรงดัน v_{gs6} ;

$$I_{bias} + g_{m6}v_{gs6} + s(c_5 + c_6)v_{gs6} = 0 \quad (4.89)$$

จากสมการที่ (4.84) และ (4.85) สามารถหาค่าอัตราขยายความนำของวงจร แสดงเป็นความสัมพันธ์ได้ดังสมการที่ (4.90) โดยให้ค่า g_{ds} มีค่าน้อยมากๆ

$$\frac{I_{out}}{v_{in}} = \frac{s(c_3 + c_4)(g_{m4}v_{gs4} - g_{m3}v_{gs3})}{sC_3v_{gs3} + sC_4v_{gs4}} \quad (4.90)$$

จากสมการดังกล่าวข้างต้นของแต่ละวงจรร้อยสามารถนำมาคำนวณหาค่าความถี่ปฏิบัติการได้โดยย่านความถี่ปฏิบัติการของวงจรที่มีการป้อนกลับแบบลบ จะมีย่านความถี่ปฏิบัติงานที่สูงขึ้นตามสมการที่ 3.24 ซึ่งสรุปได้ว่า ย่านความถี่ปฏิบัติงานของวงจรส่งผ่านความต้านทานมีค่าขึ้นอยู่กับย่านปฏิบัติงานทางความถี่ของวงจรป้อนกลับแบบลบ

4.6 บทสรุป

ในบทนี้เป็นการกล่าวถึงค่าความต้านทานขาเข้า, ค่าความต้านทานขาออก และย่านความถี่ปฏิบัติงาน โดยใช้แบบจำลองของทรานซิสเตอร์แบบ MOSFET สำหรับสัญญาณขนาดเล็กของวงจรรับสัญญาณขาเข้า วงจรรับขับสัญญาณขาออก และวงจรป้อนกลับแบบลบที่ได้เลือกใช้เพื่อประกอบเป็นวงจรขยายความแตกต่างความต้านทาน ผลการวิเคราะห์พบว่าค่าความต้านทานขาเข้าของวงจรรับสัญญาณขาเข้ามีค่าสมมูลกัน เช่นเดียวกับกับค่าความต้านทานขาออก และค่าความต้านทานขาออกของวงจรรับขับสัญญาณขาออกมีค่าต่ำ ซึ่งจะช่วยลดค่าความต้านทานขาออกของวงจรขยายความแตกต่างความต้านทานได้ และค่าอัตราขยายของวงจรป้อนกลับสามารถกำหนดได้ด้วยค่ากระแสไฟเลี้ยงที่ป้อนให้กับวงจร ซึ่งเมื่อนำวงจรร้อยทั้งสามมาต่อร่วมกันแล้วจะสามารถปรับค่าอัตราขยายของวงจรขยายความแตกต่างความต้านทานด้วยการปรับค่ากระแสไบอัสตัวเอง ซึ่งสามารถยืนยันได้ด้วยผลการทดลองในบทต่อไป

บทที่ 5

การเลียนแบบการทำงาน

5.1 บทนำ

ในบทนี้นำเสนอคุณสมบัติทางไฟฟ้าด้านต่างๆ ของวงจรถ่ายที่ได้ทำการออกแบบ โดยคุณสมบัติทางไฟฟ้าง่ายๆ ได้จากการทดลองด้วยการเลียนแบบการทำงานด้วยโปรแกรม SPICE ของวงจรถ่ายผ่านผลต่างความต้านทานดังที่ได้เสนอในบทที่ 4 รูปที่ 4.19 ผลการเลียนแบบการทำงานได้มาจากการใช้แบบจำลองระดับ 7 เทคโนโลยี 0.5 ไมครอน, 0.7 ไมครอน และ 1.2 ไมครอน BSIM3 ดังที่ได้แสดงค่าพารามิเตอร์ต่างๆ ในบทที่ 2 และภาคผนวก ก. (สำหรับค่าพารามิเตอร์ของเทคโนโลยี 0.7 ไมครอน และ 1.2 ไมครอน) นำมาเปรียบเทียบกันในส่วนของวงจรถ่ายผ่านผลต่างความต้านทาน ซึ่งค่าแรงดันขีดเริ่มของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าทั้งชนิดพีและชนิดเอ็น ของทั้งสามเทคโนโลยีแสดงดังตารางที่ 5.1

ตารางที่ 5.1 ค่าแรงดันขีดเริ่มของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าที่ใช้

เทคโนโลยี	ทรานซิสเตอร์ชนิดผลของสนามไฟฟ้า	ค่าแรงดันขีดเริ่ม (V)
0.5 ไมครอน	NMOS	0.60
	PMOS	-0.61
0.7 ไมครอน	NMOS	0.64
	PMOS	-0.62
1.2 ไมครอน	NMOS	0.55
	PMOS	-0.79

ค่าแรงดันไฟเลี้ยงที่ใช้ในการทดสอบคุณสมบัติทางไฟฟ้าของวงจรถ่ายด้วยโปรแกรม SPICE สามารถพิจารณาได้จากวงจรถ่ายความต้านทานที่ได้ทำการออกแบบในวิทยานิพนธ์ฉบับนี้ดังรูปที่ 4.19 พบว่า ทรานซิสเตอร์โครงสร้างมอสที่ประกอบในวงจรถ่ายเชื่อมต่อกันแบบคาสโคดมากที่สุดทั้งสิ้น 6 ตัว ประกอบกับแบบจำลองของทรานซิสเตอร์ 0.5 ไมครอน ที่ได้เลือกมาทำการทดลองมีค่าแรงดันขีดเริ่มดังตารางข้างต้น ดังนั้นเพื่อทำการจ่ายแรงดันให้ทรานซิสเตอร์เริ่มต้นทำงานได้พอดี ค่าแรงดันไฟเลี้ยงต่ำที่สุดที่สามารถใช้ในการวิเคราะห์คุณสมบัติทางไฟฟ้าได้ควรมีค่าไม่น้อยกว่า 3.63 โวลต์ ในทำนองเดียวกัน สำหรับการเลียนแบบการทำงานของวงจรถ่ายโดยใช้แบบจำลองเทคโนโลยี 0.7 ไมครอนและ 1.2 ไมครอน ควรมีค่าแรงดันไฟเลี้ยงมีค่าไม่น้อยกว่า 3.78 โวลต์ และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.02 โวลต์ ตามลำดับ ดังนั้นจึงเลือกใช้ค่าแรงดันไฟเลี้ยงมีค่าเท่ากับ +3 โวลต์ และ -3 โวลต์ และ กระแสขาเข้ามีค่าตั้งแต่ -500 ไมโครแอมป์ ถึง +500 ไมโครแอมป์ สำหรับการเลียนแบบการทำงานทั้ง 3 เทคโนโลยี เพื่อให้สามารถเปรียบเทียบผลการทดลองกันได้ และได้ทำการกำหนดค่าความกว้างและความยาวของช่องทางเดินกระแส ของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้า ชนิดพีให้มีความเป็น 4 ไมโครเมตร และ 1 ไมโครเมตร สำหรับชนิดเอ็นให้มีความกว้างของช่องทางเดินกระแสเท่ากับ 1 ไมโครเมตรและความยาวของช่องทางเดินกระแสมีค่าเท่ากับ 1 ไมโครเมตร

5.2 การทดสอบคุณสมบัติทางไฟฟ้าของวงจรรด้วยโปรแกรม SPICE โดยใช้แบบจำลองเทคโนโลยี 0.5 ไมครอน

การทดสอบคุณสมบัติทางไฟฟ้าของวงจรรด้วยโปรแกรม SPICE สำหรับแบบจำลองเทคโนโลยี 0.5 ไมครอน ได้ทำการทดสอบคุณสมบัติทางไฟฟ้าของวงจรรย่อยแต่ละวงจรร โดยทำการทดสอบคุณสมบัติทางด้านความต้านทานขาเข้าและขาออก ค่าอัตราขยาย และพิสัยพลวัตของวงจรรย่อยแต่ละวงจรร และในตอนท้ายได้ทำการทดสอบคุณสมบัติทางไฟฟ้าของวงจรรส่งผ่านความผลต่างความต้านทานที่ได้นำวงจรรย่อยแต่ละวงจรรมาประกอบรวมกันแล้ว

5.2.1 การทดสอบคุณสมบัติของวงจรรรับสัญญาณขาเข้า

การทดสอบคุณสมบัติของวงจรรในส่วนรับสัญญาณขาเข้า จากวงจรรในบทที่ 4 ดังรูปที่ 4.9 ด้วยโปรแกรม SPICE ได้กำหนดค่าแรงดันไฟเลี้ยงวงจรร +3 โวลต์ และ -3 โวลต์ และทำการป้อนกระแสขาเข้ามีค่าตั้งแต่ -500 ไมโครแอมป์ ถึง +500 ไมโครแอมป์ โดยทำการป้อนกระแสขาเข้าที่ละช่องทาง

5.2.1.1 ค่าความต้านทานขาเข้าของวงจรรรับสัญญาณขาเข้า

ค่าความต้านทานขาเข้าของวงจรรสามารถทำการหาได้ด้วยการนำสัญญาณแรงดันขาเข้าหารด้วยค่ากระแสเข้า โดยวิธีลัดอีกวิธีหนึ่งที่นิยมใช้ในการหาค่าความต้านทานที่ทางเข้า สามารถคำนวณได้จากสมการที่ 5.1

$$Z_{A \rightarrow B} = \frac{V_{AB}}{i_{A \rightarrow B}} \quad (5.1)$$

สำหรับการหาค่าความต้านทานขาเข้าด้วยโปรแกรม SPICE นั้น มีวิธีการดังต่อไปนี้

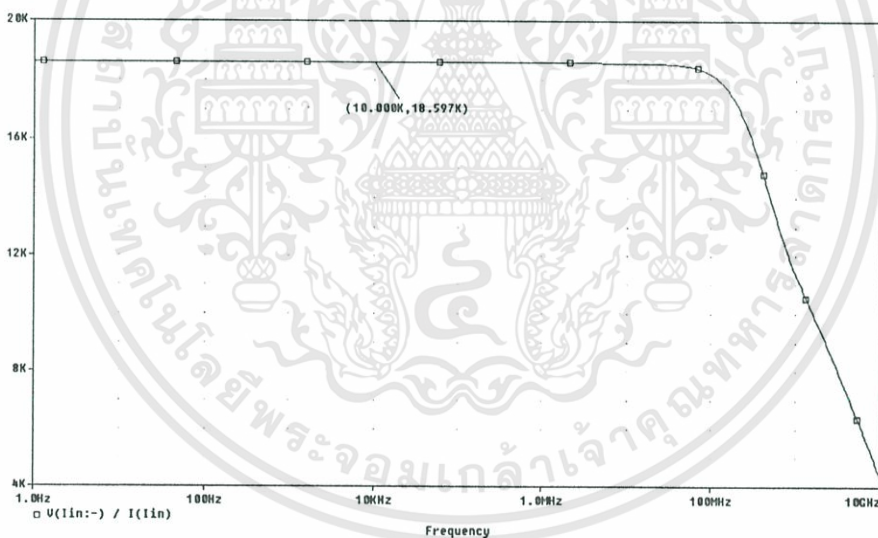
1.) นำแรงดันทดสอบ (V_{test}) ไปตกคร่อมที่วงจรรตรงจุดที่ต้องการหาค่าความต้านทาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

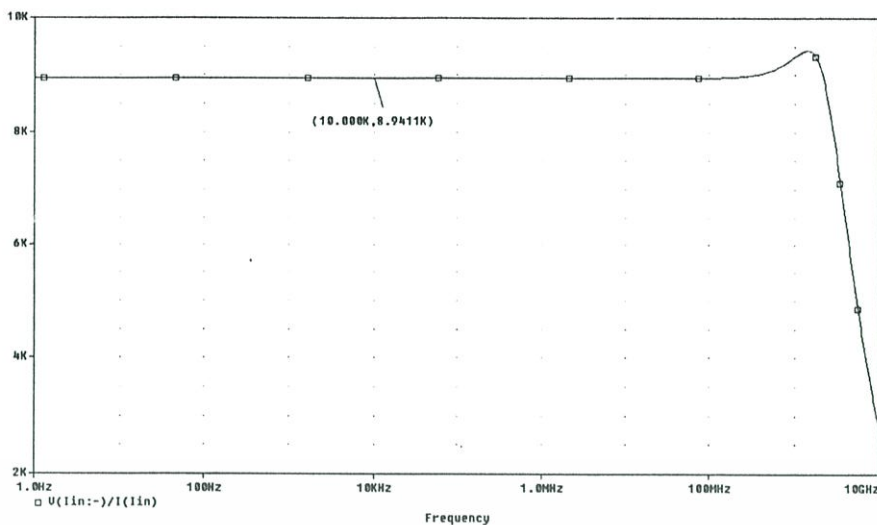
- 2.) หาค่ากระแสที่ไหลในวงจร ซึ่งเกิดจากแรงดันทดสอบ (V_{test}) และเนื่องจากเรากำลังพิจารณาผลตอบสนองต่อแรงดันทดสอบ (V_{test}) แหล่งจ่ายอิสระในวงจรจะถูกแทนที่ด้วยความต้านทานของแหล่งจ่ายนั้น นั่นคือ แหล่งจ่ายแรงดันอิสระ จะถูกลัดวงจร และแหล่งจ่ายกระแสอิสระ จะถูกเปิดวงจร
- 3.) ค่าความต้านทานจะมีค่าเท่ากับ

$$Z = \frac{V_{test}}{i_{test}} \quad (5.2)$$

สำหรับวงจรขยายความต้านทานที่ดีนั้น ค่าความต้านทานขาเข้าควรจะมีค่าต่ำเพื่อให้วงจรสามารถทำหน้าที่รับกระแสขาเข้าได้ดี โดยวงจรรับสัญญาณขาเข้ามีช่องทางเข้าของสัญญาณกระแส 2 ช่องทางคือ ช่องทางบวก และช่องทางลบ และมีช่องทางออกของแรงดันขาออกสองช่องทางเช่นเดียวกัน ดังนั้น ค่าความต้านทานขาเข้าทั้งสองช่องทางของวงจรรับสัญญาณขาเข้าสามารถแสดงได้ดังรูปที่ 5.1(ก) และ (ข)



รูปที่ 5.1(ก) ความต้านทานขาเข้าของวงจรรับสัญญาณขาเข้าที่ช่องทางเข้าบวก

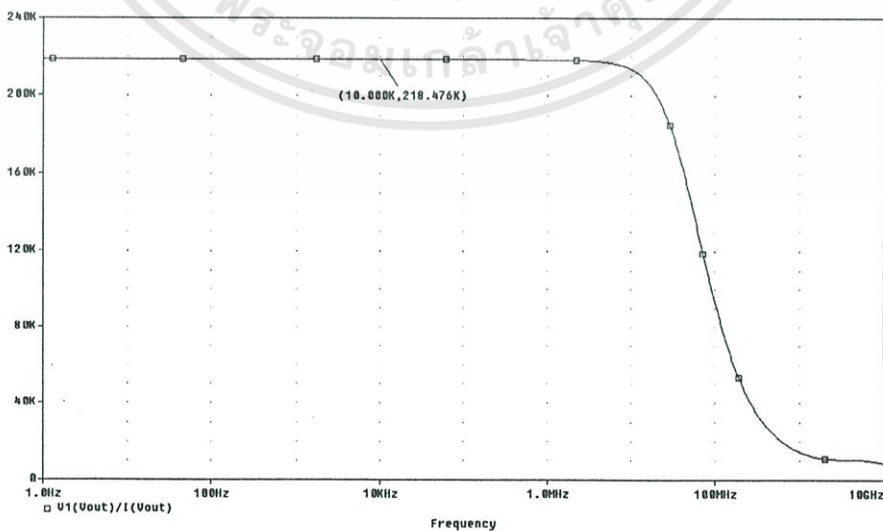


รูปที่ 5.1(ข) ความต้านทานขาเข้าของวงจรรับสัญญาณขาเข้าที่ช่องทางเข้าลบ

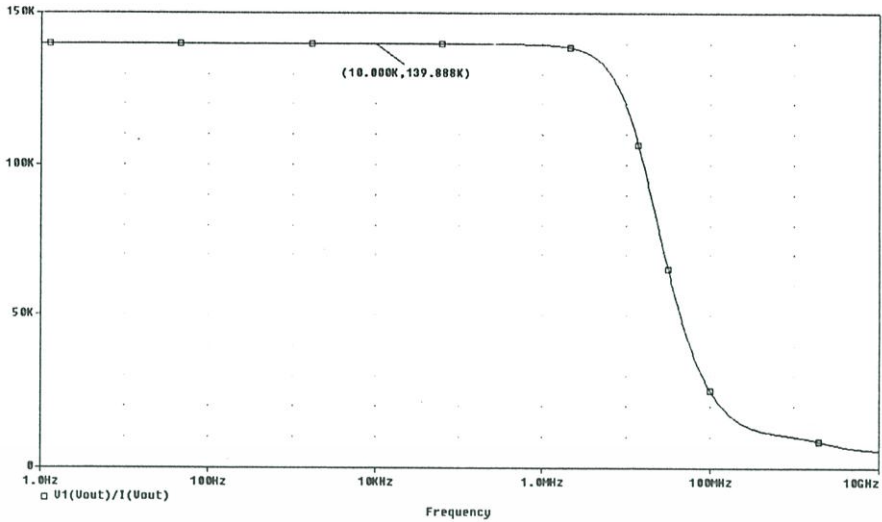
จากผลการทดสอบ พบว่าค่าความต้านทานที่ช่องทางเข้าของวงจรรับสัญญาณขาเข้าทั้งสองช่องทาง มีค่าใกล้เคียงกันมาก โดยมีค่าเท่ากับ 18.597 กิโลโอห์ม ที่ช่องทางเข้าของสัญญาณบวก และมีค่าเท่ากับ 8.941 กิโลโอห์ม ที่ช่องทางเข้าของสัญญาณลบ โดยค่าความต้านทานขาเข้าที่มีค่าใกล้เคียงกันนี้ จะส่งผลให้ค่าอัตราขยายของวงจรทั้งสองช่องทางมีค่าใกล้เคียงกัน ซึ่งถือเป็นคุณสมบัติที่ดีของวงจรส่งผ่านผลต่างความต้านทาน

5.2.1.2 ค่าความต้านทานขาออกของวงจรรับสัญญาณขาเข้า

ในการทำงานเดียวกัน ค่าความต้านทานขาออกของวงจรรับสัญญาณขาเข้า สามารถทำการทดสอบได้โดยขั้นตอนหาค่าความต้านทานของวงจรในหัวข้อที่ 5.2.1.1 ดังสมการที่ (5.2) โดยทำการป้อนแรงดันทดสอบเข้าที่จุด V_{out1} และ V_{out2} ผลการวิเคราะห์แสดงได้ดังรูปที่ 5.2



รูปที่ 5.2 (ก) ความต้านทานขาออกของวงจรรับสัญญาณขาเข้าที่ช่องทางออกที่1(V_{out1})



รูปที่ 5.2 (ข) ความต้านทานขาออกของวงจรรับสัญญาณขาเข้าที่ช่องทางออกที่ 2 (V_{out2})

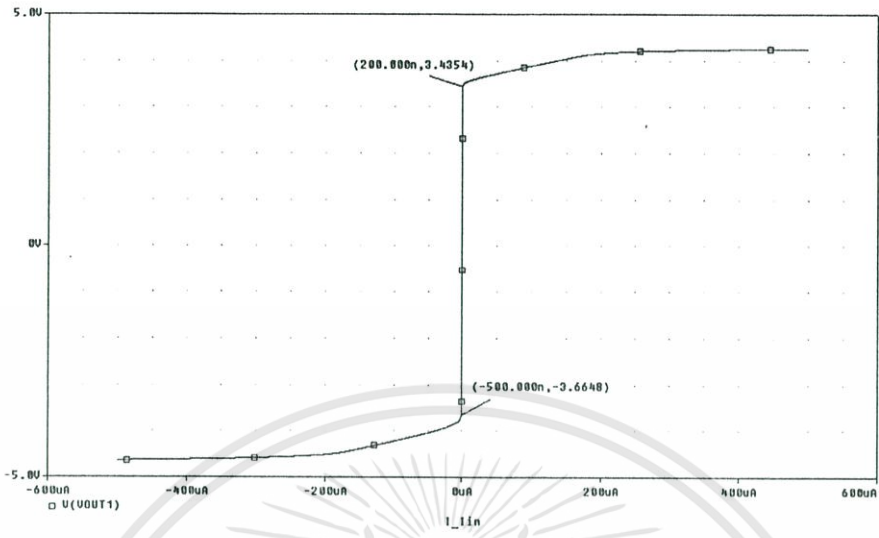
จากผลการทดสอบ พบว่าค่าความต้านทานขาออกทั้งสองช่องทางมีค่าใกล้เคียงกัน โดยมีค่าเท่ากับ 218.476 กิโลโอห์ม ที่จุดทางออกที่ 1 (V_{out1}) และมีค่าเท่ากับ 139.888 กิโลโอห์ม ที่จุดทางออกที่ 2 (V_{out2})

5.2.1.3 ค่าอัตราขยาย (R_m) ของวงจรรับสัญญาณขาเข้า

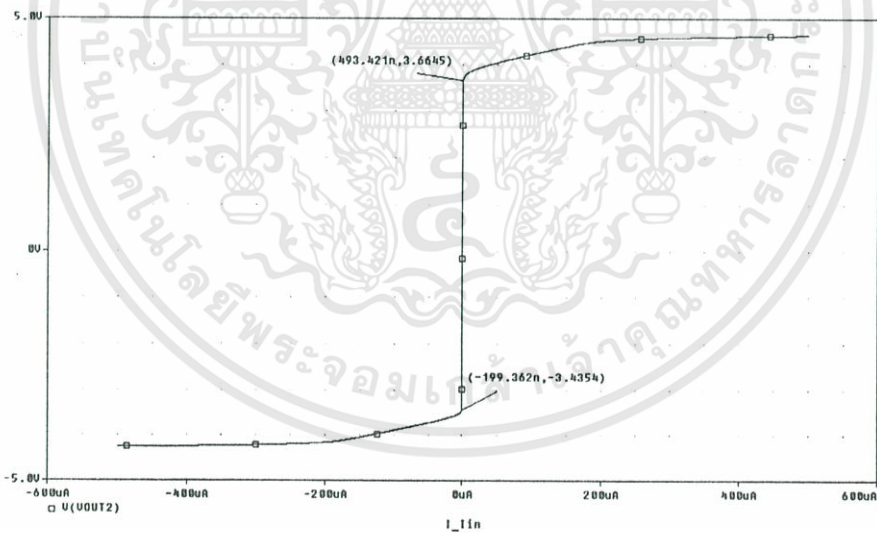
ค่าอัตราขยายของวงจรรับสัญญาณขาเข้า สามารถหาได้โดยป้อนกระแสขาเข้าให้กับวงจรรับสัญญาณขาเข้า (I_{in}) ที่ละช่องทาง แล้วทำการวัดค่าแรงดันขาออก (V_{out}) ทั้งสองช่องทาง โดยค่าอัตราขยายความต้านทานมีความสัมพันธ์แสดงได้ดังสมการ

$$R_m = \frac{\Delta V_{out}}{\Delta I_{in}} \quad (5.3)$$

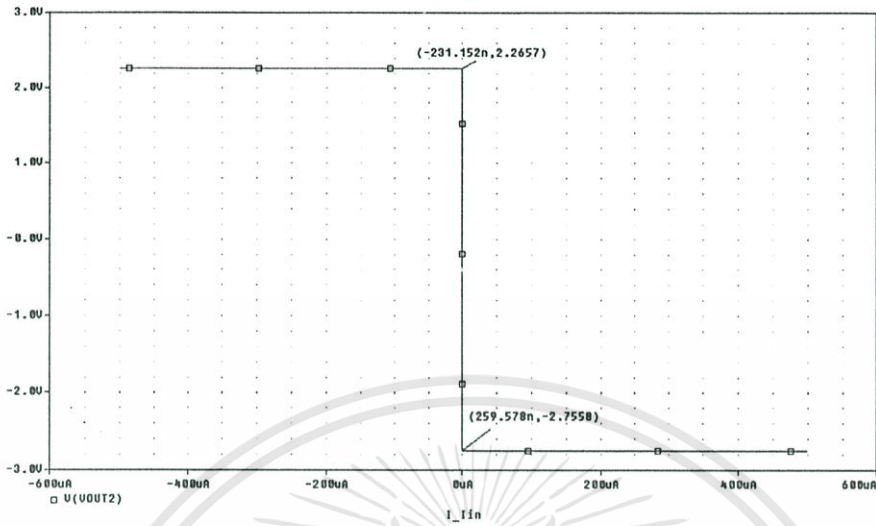
ซึ่งค่าอัตราขยายความต้านทานของวงจร จะทำการวัดในช่วงการทำงานที่เป็นเชิงเส้น สำหรับการค่าผลต่างแรงดันขาออกและค่าผลต่างกระแสขาเข้า สามารถหาได้จากเส้นกราฟคุณลักษณะของวงจร ดังแสดงในรูปที่ 5.3



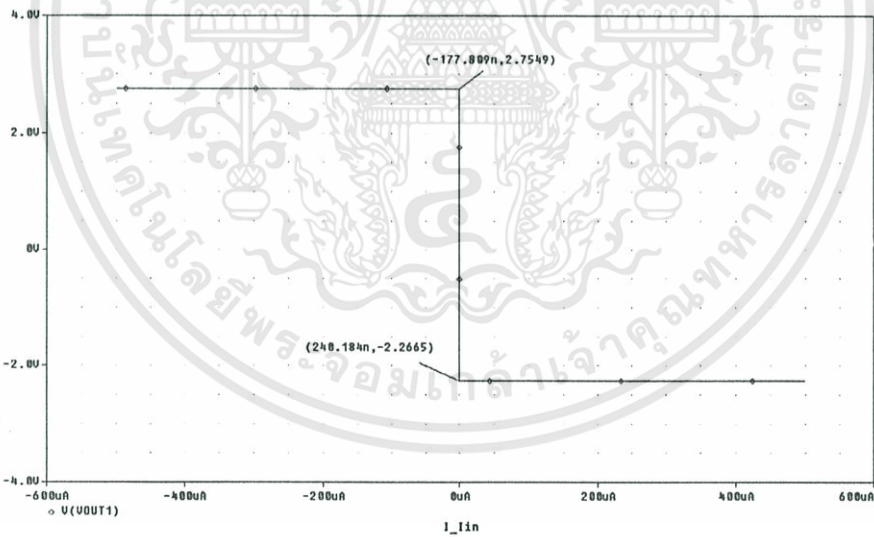
รูปที่ 5.3 คุณลักษณะถ่ายโอนของวงจรรับสัญญาณขาเข้าของช่องทางออกที่ 1 เมื่อป้อนสัญญาณขาเข้าที่ช่องทางบวกของวงจร



รูปที่ 5.4 คุณลักษณะถ่ายโอนของวงจรรับสัญญาณขาเข้าของช่องทางออกที่ 1 (V_{out1}) เมื่อป้อนสัญญาณขาเข้าที่ช่องทางลบ ($I_{in(-)}$) ของวงจร



รูปที่ 5.5 คุณลักษณะถ่ายโอนของวงจรรับสัญญาณขาเข้าของช่องทางออกที่ 2 (V_{out2}) เมื่อป้อนสัญญาณขาเข้าที่ช่องทางบวก ($I_{in(+)}$) ของวงจร



รูปที่ 5.6 คุณลักษณะถ่ายโอนของวงจรรับสัญญาณขาเข้าของช่องทางออกที่ 2 (V_{out2}) เมื่อป้อนสัญญาณขาเข้าที่ช่องทางลบ ($I_{in(-)}$) ของวงจร

จากกราฟคุณลักษณะของวงจรรับสัญญาณขาเข้า ดังรูปที่ 5.3, 5.4, 5.5 และ 5.6 สามารถนำค่าคู่ลำดับที่ปรากฏในแต่ละรูป มาคำนวณหาค่าอัตราขยายความต้านทานของวงจรตามสมการที่ (5.3) เสนอดังตารางที่ 5.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.2 ค่าอัตราขยายความต้านทานของวงจรรับสัญญาณขาเข้า (0.5 ไมครอน)

จุดที่ป้อนกระแสขาเข้า	จุดที่วัดแรงดันขาออก	ค่าอัตราขยายความต้านทาน(R_m)
$I_{in}(+)$	V_{out1}	10,143,142.86
	V_{out2}	10,248,375.05
$I_{in}(-)$	V_{out1}	12,013,359.08
	V_{out2}	10,232,714.53

จากผลการคำนวณ พบว่าค่าอัตราขยายความต้านทานของวงจรมีค่าสูงมาก โดยมีค่าประมาณ 10 ล้านโอห์มที่ช่องทางออกทั้งสองช่องทาง ซึ่งเป็นคุณสมบัติที่ดีของวงจรขยาย

5.2.1.4 ค่าพิสัยพลวัตของกระแสขาเข้าและแรงดันขาออกของวงจรรับสัญญาณขาเข้า

ค่าพิสัยพลวัตของกระแสขาเข้าและแรงดันขาออกของวงจรรับสัญญาณขาเข้าสามารถพิจารณาได้จาก ค่าแรงดันขาออกเมื่อวงจรได้รับกระแสขาเข้า ซึ่งสามารถพิจารณาได้จากกราฟคุณลักษณะ ดังรูปที่ 5.3 โดยค่าพิสัยพลวัตสูงสุดและต่ำสุดของแรงดันขาออกและกระแสขาเข้าจะอยู่ ณ ตำแหน่งที่แรงดันขาออกเริ่มไม่เป็นเชิงเส้นกับค่ากระแสขาเข้า ซึ่งจากรูปที่ 5.3, 5.4, 5.5 และ 5.6 ค่าแรงดันขาออกจะเข้าสู่สภาวะอิ่มตัวเมื่อวงจรได้รับกระแสขาเข้าเพียงเล็กน้อยทั้งทางด้านบวกและด้านลบ ค่าพิสัยพลวัตของกระแสขาเข้าและแรงดันขาออกของวงจรรับสัญญาณขาเข้าสามารถสรุปได้ดังตารางที่ 5.3

ตารางที่ 5.3 ค่าพิสัยพลวัตของกระแสขาเข้าแรงดันขาออกของวงจรรับสัญญาณขาเข้า (0.5 ไมครอน)

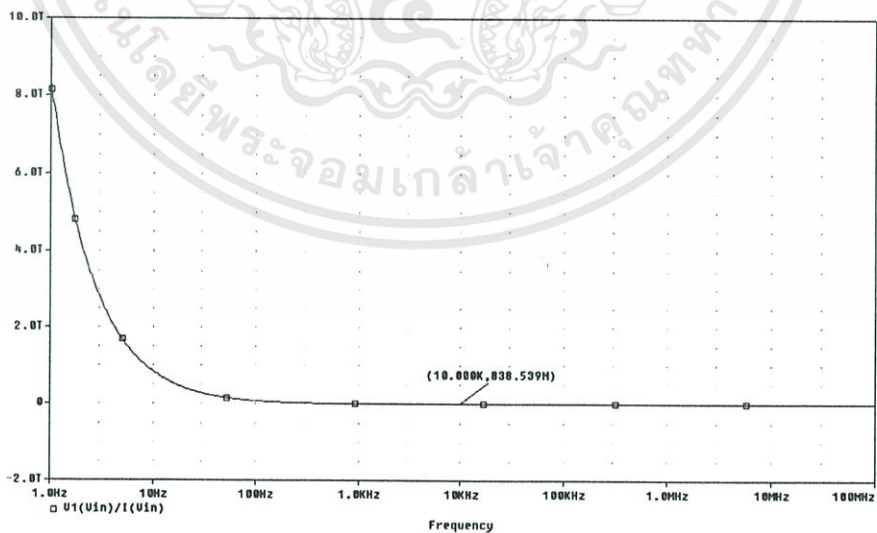
จุดที่ป้อนกระแสขาเข้า	จุดที่วัดแรงดันขาออก	ค่าพิสัยพลวัตสูงสุด กระแส(A), แรงดัน(V)	ค่าพิสัยพลวัตต่ำสุด กระแส(A), แรงดัน(V)
$I_{in}(+)$	V_{out1}	200n, 3.4354	500n, 3.6648
	V_{out2}	493.421n, 3.6645	199.362n, 3.4354
$I_{in}(-)$	V_{out1}	172.809n, 2.7549	240.184n, 2.2665
	V_{out2}	231.152n, 2.2657	259.578n, 2.7558

5.2.2 การทดสอบคุณสมบัติทางไฟฟ้าของวงจรรับสัญญาณขาออก

เนื่องจากวงจรรับเฟออร์แรงดันหรือวงจรรับสัญญาณขาออก ในบทที่ 4 ดังรูปที่ 4.13 เป็นวงจรรที่ทำการต่อแบบคาสเคดจากวงจรรับสัญญาณขาเข้า (รูปที่ 4.9) ดังนั้นค่าแรงดันไฟเลี้ยงที่ป้อนให้แก่วงจรจึงถูกกำหนดให้มีค่าเท่ากับกับวงจรรับสัญญาณขาเข้า คือ +3 โวลต์ ถึง -3 โวลต์ วงจรรับสัญญาณขาออกจึงมีสัญญาณขาเข้าเป็นแรงดัน ซึ่งได้รับมาจากสัญญาณขาออกของวงจรรับสัญญาณขาเข้า และมีสัญญาณขาออกเป็นแรงดัน สำหรับการทดสอบด้วยโปรแกรม SPICE ได้ทำการกำหนดให้แรงดันขาเข้าของวงจรมีค่าตั้งแต่ -3 โวลต์ ถึง +3 โวลต์ และทำการทดสอบคุณสมบัติทางไฟฟ้าด้านต่างๆ ดังเช่นที่ได้ทำการทดสอบวงจรรับสัญญาณขาเข้า ผลการทดสอบแสดงได้ดังหัวข้อย่อต่อไปนี้

5.2.2.1 ค่าความต้านทานขาเข้าของวงจรรับสัญญาณขาออก

เนื่องจากวงจรรับสัญญาณขาออกหรือวงจรรับเฟออร์แรงดันมีช่องทางเข้าของสัญญาณแรงดัน 2 ช่องทาง และให้แรงดันขาออกเพียงช่องทางเดียว แต่สัญญาณแรงดันขาเข้าที่ได้จากแรงดันขาออกทั้ง 2 ช่องทางของวงจรรับสัญญาณขาเข้านั้นถูกส่งมาพร้อมๆ กัน ดังนั้น ค่าความต้านทานขาเข้าของวงจรรับสัญญาณขาออก จึงสามารถแสดงร่วมกันทั้ง 2 ช่องทาง โดยมีขั้นตอนการทดสอบเช่นเดียวกันกับการทดสอบค่าความต้านทานของวงจรรับสัญญาณขาเข้า และเนื่องด้วยสัญญาณขาเข้าป้อนเข้าที่ขั้วเทกของทรานซิสเตอร์ชนิดเอ็น และทรานซิสเตอร์ชนิดพี จึงทำให้ค่าความต้านทานขาเข้าของวงจรมีค่าสูงมาก ซึ่งเป็นคุณสมบัติที่ดีสำหรับวงจรมีสัญญาณขาเข้าเป็นแรงดัน ผลการวิเคราะห์ค่าความต้านทานขาเข้าของวงจรรับเฟออร์แรงดันแสดงได้ดังรูปที่ 5.7

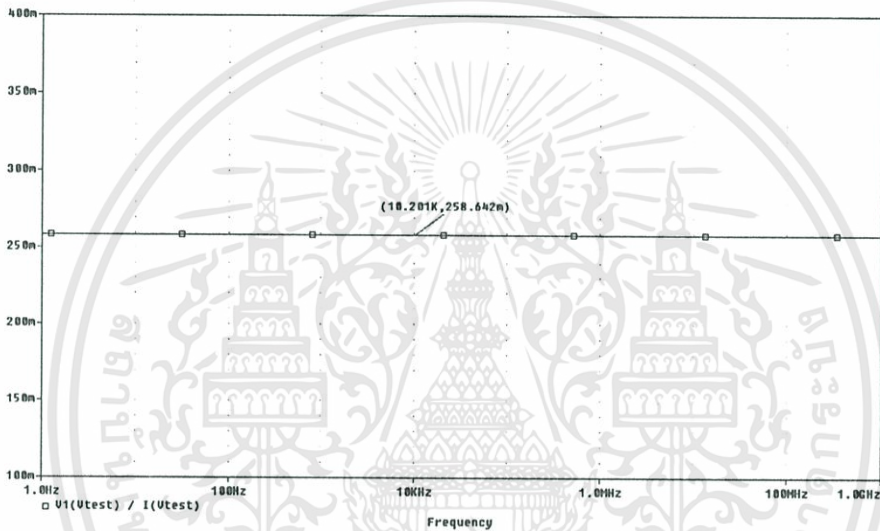


รูปที่ 5.7 ความต้านทานขาเข้าของวงจรรับสัญญาณขาออก

จากผลการทดสอบ พบว่าค่าความต้านทานขาเข้าของวงจรขับสัญญาณขาออกมีค่าสูงมากคือเท่ากับ 838.539 เม็กกะโอห์ม ที่ความถี่เท่ากับ 10 กิโลเฮิร์ตซ์

5.2.2.2 ค่าความต้านทานขาออกของวงจรขับสัญญาณขาออก

ในทำนองเดียวกันค่าความต้านทานขาออกของวงจร สามารถทำการหาได้โดยกำหนดให้แหล่งกำเนิดสัญญาณแรงดันที่จุดต่างๆ ในวงจรเป็นศูนย์ หรือทำการลัดวงจร แล้วทำการป้อนแรงดันทดสอบเข้าที่จุดทางออกของสัญญาณขาออก ซึ่งค่าความต้านทานขาออกจะมีค่าเท่ากับ ค่าแรงดันทดสอบหารด้วยค่ากระแสที่แหล่งกำเนิดแรงดันทดสอบจ่ายให้แก่วงจร ความต้านทานขาออกของวงจรแสดงได้ดังรูปที่ 5.8

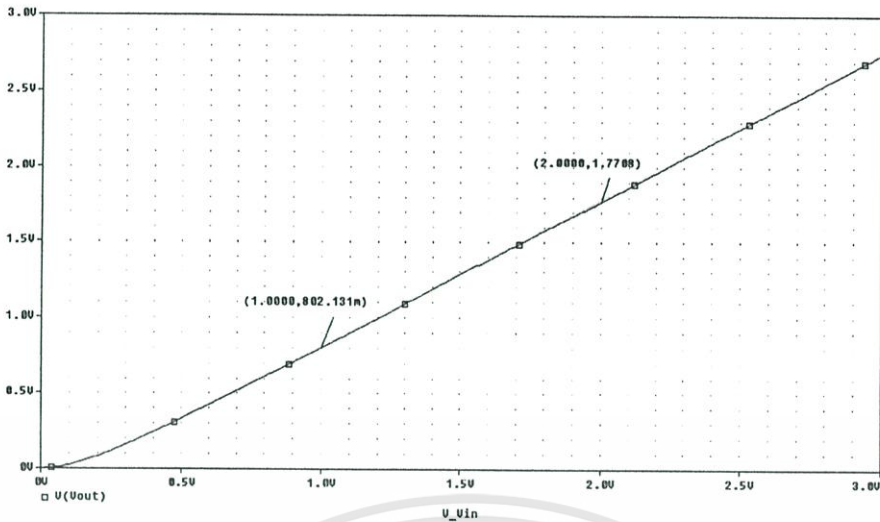


รูปที่ 5.8 ความต้านทานขาออกของวงจรขับสัญญาณขาออก

ผลการวิเคราะห์แสดงให้เห็นว่า ค่าความต้านทานขาออกของวงจรขับสัญญาณขาออกมีค่าเท่ากับ 258.642 มิลลิโอห์ม ที่ความถี่ประมาณ 10 กิโลเฮิร์ตซ์ ซึ่งมีค่าน้อยลงมากจากวงจรรับสัญญาณขาเข้ามาก นั่นคือ วงจรบัฟเฟอร์แรงดันสามารถช่วยลดค่าความต้านทานขาออกของวงจร

5.2.2.3 ค่าอัตราขยายแรงดันของวงจรขับสัญญาณขาออก

เนื่องจากวงจรขับสัญญาณขาออกมีสัญญาณขาเข้าเป็นแรงดัน และสัญญาณขาออกเป็นแรงดัน ค่าอัตราขยายของวงจรจึงอยู่ในรูปของแรงดัน หาได้จากการนำผลต่างของแรงดันขาเข้าหารด้วยผลต่างของแรงดันขาออก ซึ่งคือค่าความชันของกราฟคุณลักษณะถ่ายโอนระหว่างแรงดันขาเข้าและแรงดันขาออกของวงจร ในทางอุดมคติแล้วค่าอัตราขยายของวงจรบัฟเฟอร์แรงดันนี้ จะมีค่าเท่ากับ 1 หรือใกล้เคียง 1 ในทางปฏิบัติ กราฟคุณลักษณะของวงจรแสดงได้ดังรูปที่ 5.9



รูปที่ 5.9 ค่าอัตราขยายของวงจรขั้วสัญญาณขาออก

จากรูปที่ 5.9 การคำนวณหาค่าอัตราขยายของวงจรขั้วสัญญาณขาออกแสดงได้ดังสมการที่ (5.4)

$$A_v = \frac{\Delta V_{out}}{\Delta V_{in}} = \frac{1.7708 - (802.131 \times 10^{-3})}{1} = 0.968669 \quad (5.4)$$

จากผลการคำนวณ พบว่าค่าอัตราขยายของวงจรขั้วสัญญาณขาออกมีค่าใกล้เคียง 1 มากๆ คือมีค่าเท่ากับ 0.968669 เท่า

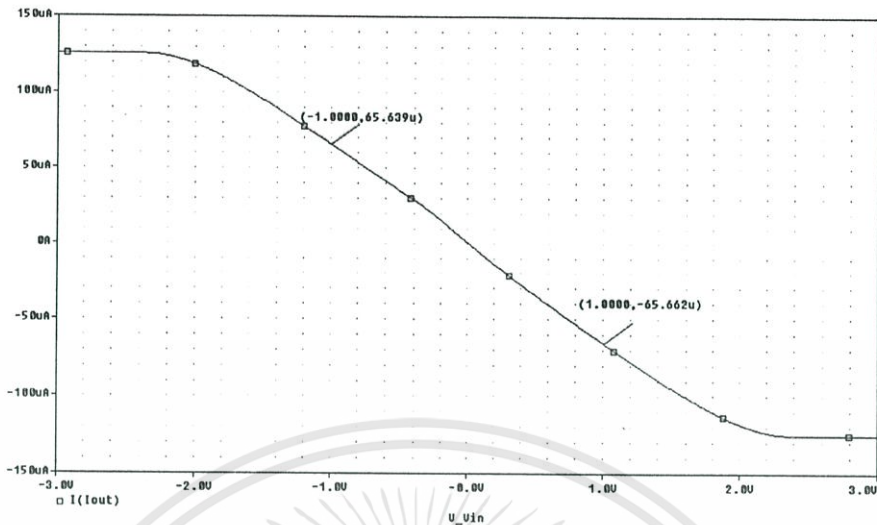
5.2.3 การทดสอบคุณสมบัติทางไฟฟ้าของวงจรป้อนกลับ

วงจรป้อนกลับที่เลือกนำมาใช้ประกอบเป็นวงจรส่งผ่านผลต่างความต้านทานที่สมบูรณ์ ที่เสนอในวิทยานิพนธ์ฉบับนี้ คือวงจรป้อนกลับแบบ Push-Pull ดังรูปที่ 4.17 ซึ่งในหัวข้อย่อยนี้ ได้ทำการทดสอบคุณสมบัติทางไฟฟ้าที่จำเป็นของวงจรป้อนกลับ คือค่าอัตราขยายความนำของวงจร และค่าสัมประสิทธิ์การป้อนกลับ (Feedback Factor) โดยวงจรได้รับแรงดันไฟเลี้ยงมีค่า +3 โวลต์ และ -3 โวลต์

5.2.3.1 ค่าอัตราขยายความนำของวงจรป้อนกลับ

ค่าอัตราขยายความนำสามารถทำการทดสอบได้โดยวัดค่ากระแสขาออกแล้วนำมาหารด้วยค่าแรงดันที่ทำการป้อนให้แก่วงจร โดยทำการจ่ายกระแสไบแอสให้กับวงจรป้อนกลับเป็นค่าต่าง ๆ

คือ 120 ไมโครแอมป์ , 200 ไมโครแอมป์ และ 500 ไมโครแอมป์ ผลการทดสอบแสดงได้ดังรูปที่ 5.10



รูปที่ 5.10 ค่าอัตราขยายความนำของวงจรถ้อนกลับ

จากกราฟคุณสมบัติถ่ายโอน สามารถนำมาคำนวณหาอัตราขยายของวงจรถ้อนกลับได้ดังสมการที่ 5.5

$$g_m = \frac{\Delta I_{out}}{\Delta V_{in}} = \frac{(65.639 \times 10^{-6}) + (65.662 \times 10^{-6})}{-1.0 - 1.0} = -65.65 \times 10^{-6} \quad (5.5)$$

ค่าอัตราขยายของวงจรถ้อนกลับหรือค่าสัมประสิทธิ์การป้อนกลับมีค่าเท่ากับ -65.65×10^{-6} โมห์ ซึ่งค่าอัตราขยายที่มีค่าเป็นลบ หมายความว่าค่ากระแสขาออกมีการเปลี่ยนแปลงในลักษณะตรงกันข้ามกันแรงดันขาเข้า หรือกลับเฟส

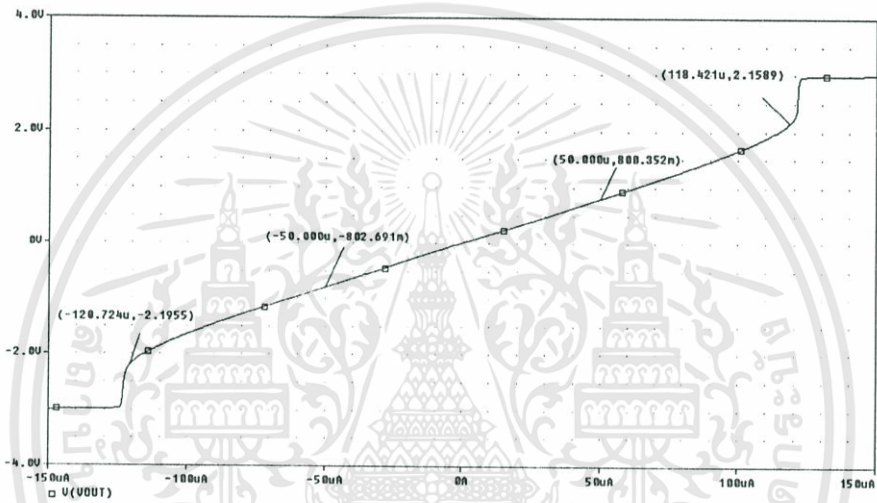
5.2.4 คุณสมบัติทางไฟฟ้าของวงจรถ้อนผ่านผลต่างความต้านทาน

ในหัวข้อนี้เป็นการเสนอคุณสมบัติทางไฟฟ้าด้านต่างๆ ของวงจรถ้อนผ่านผลต่างความต้านทาน ที่ได้นำวงจรถ้อนผ่านผลต่างความต้านทาน เข้ามา ต่อร่วมกับวงจรถ้อนผ่านผลต่างความต้านทานแล้ว ดังที่แสดงในบทที่ 4 รูปที่ 4.19 ผลการทดสอบได้จากโปรแกรม SPICE โดยกำหนดค่ากระแสขาเข้าที่ป้อนกลับวงจรมีค่าตั้งแต่ -500 ไมโครแอมป์ ถึง +500 ไมโครแอมป์ ซึ่งทำการเสนอค่าอัตราขยายของวงจรถ้อนผ่านผลต่างความต้านทานทั้งทางด้านขาเข้าและขาออก รวมถึงย่านความถี่ปฏิบัติงานในหัวข้อย่อยต่อไป

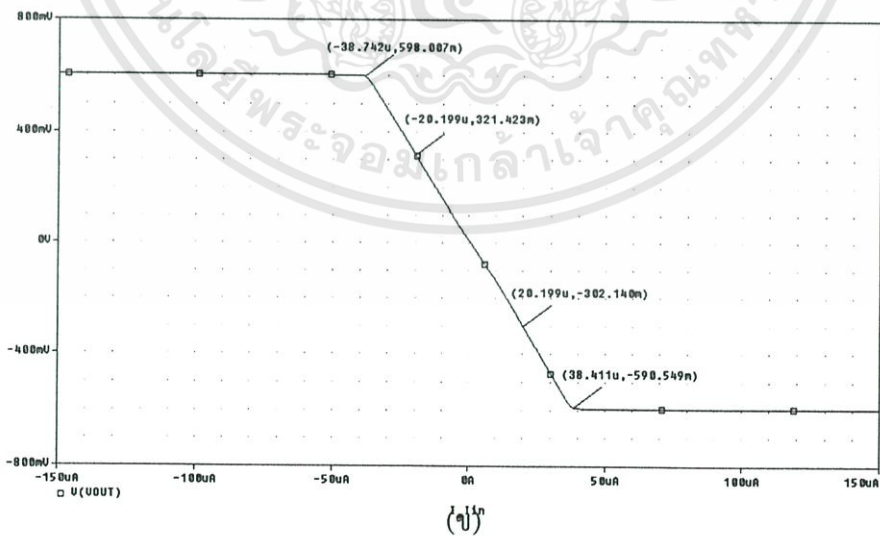
5.2.4.1 ค่าอัตราขยายความต้านทานของวงจรส่งผ่านผลต่างความต้านทาน

ค่าอัตราขยายความต้านทาน (R_m) ของวงจรส่งผ่านผลต่างความต้านทานสามารถทำการคำนวณได้ ดังเช่นการหาค่าอัตราขยายในหัวข้อที่ผ่านมา ดังสมการที่ 5.3 ซึ่งสามารถหาได้จากการพล็อตกราฟคุณลักษณะถ่ายโอนระหว่างกระแสขาเข้ากับแรงดันขาออกของวงจร โดยทำการป้อนกระแสขาเข้าที่ละช่องทาง แสดงดังรูปที่ 5.11 และ 5.12

สำหรับกราฟที่ 5.11 ค่าอัตราขยายคือความชันของเส้นกราฟในช่วงที่เป็นเชิงเส้น โดยเลือกช่วง -50 ไมโครแอมป์ ถึง $+50$ ไมโครแอมป์ ซึ่งจากการคำนวณค่าผลต่างของแรงดันขาออกหารด้วยผลต่างของกระแสขาเข้า ทำให้ทราบว่าค่าอัตราขยายของช่องทางเข้าบวกมีค่าเท่ากับ $16,030.43$ โอห์ม



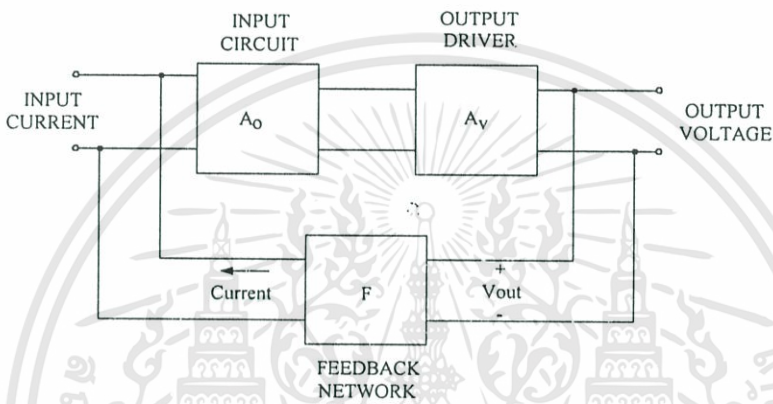
รูปที่ 5.11 คุณลักษณะถ่ายโอนของวงจรส่งผ่านผลต่างความต้านทานสำหรับช่องทางเข้าบวก



รูปที่ 5.12 คุณลักษณะถ่ายโอนของวงจรส่งผ่านผลต่างความต้านทานสำหรับช่องทางเข้าลบ

สำหรับกราฟที่ 5.12 เลือกช่วงความชันของเส้นกราฟคุณลักษณะถ่ายโอนที่เป็นเชิงเส้น ช่วง -50 ไมโครแอมป์ ถึง $+50$ ไมโครแอมป์ นำมาคำนวณค่าอัตราขยายความต้านทานของวงจรมีค่าเท่ากับ $-15,435.50$ โอห์ม ค่าอัตราขยายที่เป็นลบ แสดงถึงว่าค่าแรงดันขาออกเปลี่ยนแปลงในลักษณะตรงกันข้ามกับค่ากระแสขาเข้า (กลับเฟส)

จากการทดสอบ พบว่าค่าอัตราขยายความต้านทานเมื่อป้อนสัญญาณขาเข้าแต่ละช่องทางมีค่าลดลงจากค่าอัตราขยายความต้านทานในส่วนของวงจรรับสัญญาณขาเข้า โดยมีค่าเท่ากับ $16,030.43$ โอห์ม และ $15,435.50$ โอห์ม ซึ่งเป็นผลสืบเนื่องมาจาก การต่อวงจรร่วมกับวงจรขับสัญญาณขาออก และวงจรป้อนกลับ สามารถอธิบายได้ดังรูปที่ 5.13



รูปที่ 5.13 ค่าอัตราขยายของวงจรส่งผ่านผลต่างความต้านทาน

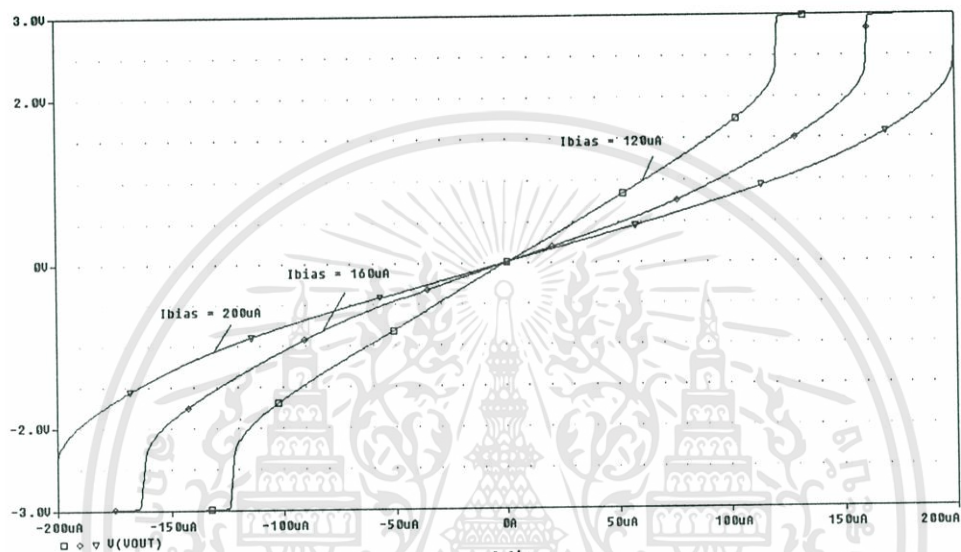
ค่าอัตราขยายระบบเปิดของวงจรจะมีค่าเท่ากับค่าอัตราขยายของวงจรรับสัญญาณขาเข้า คูณด้วยค่าอัตราขยายของวงจรขับสัญญาณขาออก

$$A_{OL} = A_o A_v \quad (5.6)$$

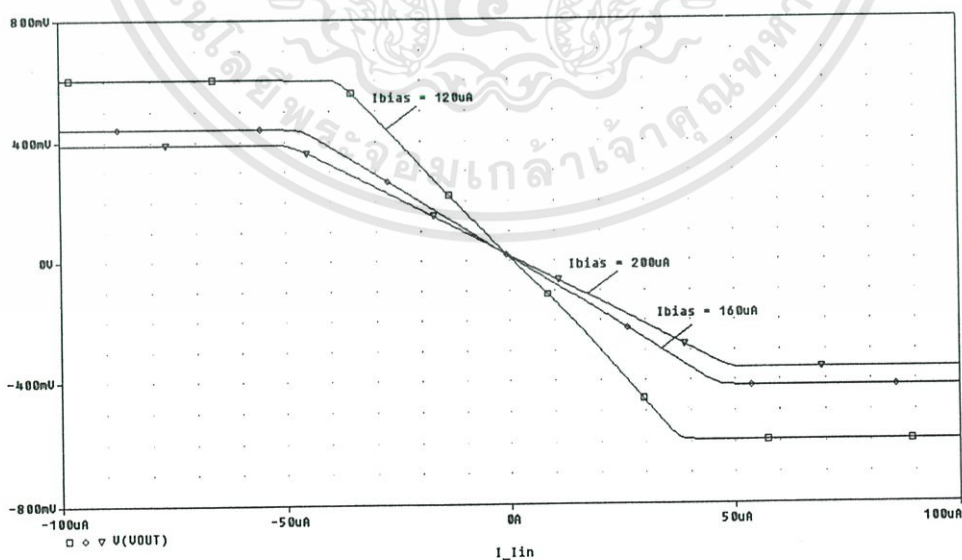
ซึ่งพบว่าค่าอัตราขยายระบบเปิดจะลดลงจาก 10 ล้าน โอห์ม เป็น 9 ล้าน โอห์ม เมื่อทำการต่อวงจรป้อนกลับแบบลบ ซึ่งมีค่าอัตราขยายเท่ากับ F ตามทฤษฎีที่ได้กล่าวไว้ในบทที่ 3 ค่าอัตราขยายระบบปิดของวงจรจะมีค่าเท่ากับ

$$A_{CL} = \frac{A_{OL}}{1 + A_{OL}F} \quad (5.7)$$

เนื่องจากค่าอัตราขยายระบบเปิดของวงจรมีค่าสูงมาก ทำให้กล่าวได้ว่าค่าอัตราขยายของวงจรระบบปิด หรือวงจรส่งผ่านผลต่างความต้านทานที่นำเสนอในวิทยานิพนธ์ฉบับนี้ มีค่าขึ้นอยู่กับค่าอัตราขยายของวงจรป้อนกลับแบบลบ ซึ่งค่าอัตราขยายของวงจรป้อนกลับสามารถทำการปรับค่าได้ด้วยค่ากระแสไฟเลี้ยงที่ทำการป้อนให้กับวงจรป้อนกลับ ดังที่ได้กล่าวถึงหลักการในบทที่ 4 ในการทดสอบด้วยโปรแกรม SPICE ได้ทำการปรับค่ากระแสไฟเลี้ยงที่ป้อนให้กับวงจรป้อนกลับแบบลบ พบว่าความชันของเส้นกราฟคุณลักษณะถ่ายโอนแปรผกผันกับขนาดของกระแสไฟเลี้ยงที่ป้อนให้แก่วงจร แสดงได้ดังรูปที่ 5.14



รูปที่ 5.14 คุณลักษณะถ่ายโอนของวงจรส่งผ่านผลต่างความต้านทานเมื่อได้รับการปรับค่ากระแสไฟเลี้ยง สำหรับการป้อนกระแสเข้าที่ช่องทางบวก



รูปที่ 5.15 คุณลักษณะถ่ายโอนของวงจรส่งผ่านผลต่างความต้านทานเมื่อได้รับการปรับค่ากระแสไฟเลี้ยง สำหรับการป้อนกระแสเข้าที่ช่องทางลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.4.2 ค่าพิสัยพลวัตของกระแสขาเข้าและแรงดันขาออกของวงจรส่งผ่านผลต่าง ความต้านทาน

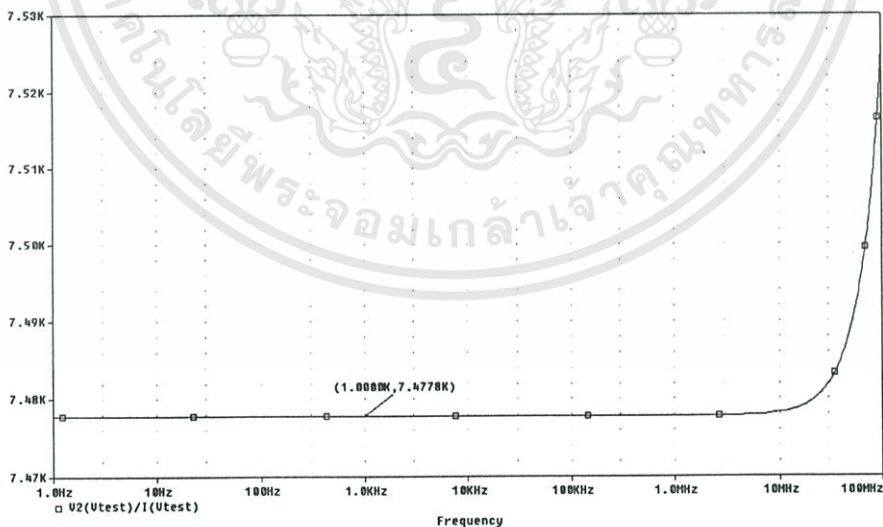
ค่าพิสัยพลวัตของกระแสขาเข้าและแรงดันขาออก สามารถหาได้จากคุณลักษณะถ่ายโอนของวงจรส่งผ่านผลต่างความต้านทาน ดังที่ได้แสดงไว้ในรูปที่ 5.11 สำหรับการป้อนกระแสขาเข้าที่ช่องทางบวก ($I_{in(+)}$) และรูปที่ 5.12 สำหรับการป้อนกระแสขาเข้าที่ช่องทางลบ ($I_{in(-)}$) และค่ากระแสไฟเลี้ยงวงจรป้อนกลับแบบลบมีค่าเท่ากับ 120 ไมโครแอมป์ สรุปได้เป็นตารางที่ 5.3

ตารางที่ 5.4 ค่าพิสัยพลวัตของกระแสและแรงดันขาออกของวงจรส่งผ่านผลต่างความต้านทาน (0.5 ไมครอน)

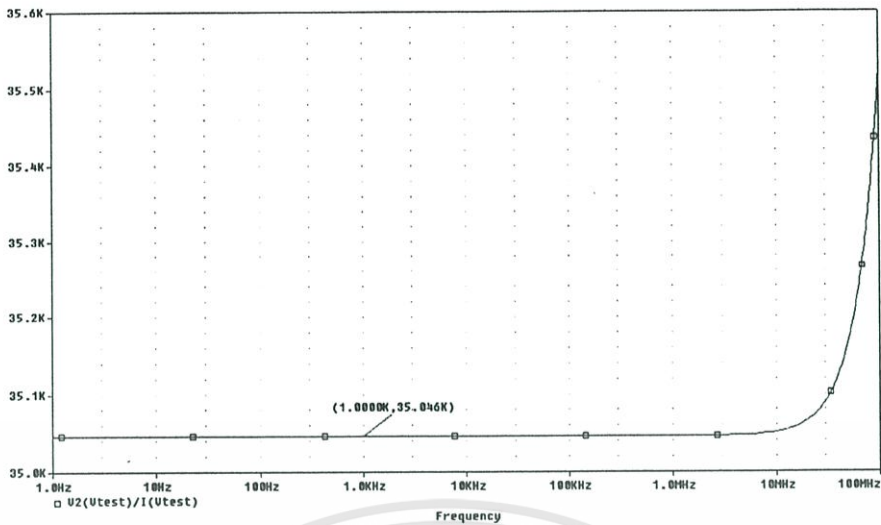
จุดที่ป้อนกระแสขาเข้า	จุดที่วัดแรงดันขาออก	ค่าพิสัยพลวัตสูงสุด กระแส(A), แรงดัน(V)	ค่าพิสัยพลวัตต่ำสุด กระแส(A), แรงดัน(V)
$I_{in(+)}$	V_{out}	118.421 μ , 2.1589	120.724 μ , 2.1955
$I_{in(-)}$	V_{out}	38.742 μ , 598.007m	38.411 μ , 590.543m

5.2.4.3 ค่าความต้านทานขาเข้าของวงจรส่งผ่านผลต่างความต้านทาน

ค่าความต้านทานขาเข้าของวงจรสามารถทำการทดสอบได้เช่นเดียวกับที่ได้ทำการทดสอบวงจรย่อย แสดงได้ดังรูปที่ 5.16



รูปที่ 5.16 ค่าความต้านทานขาเข้าของวงจรส่งผ่านผลต่างความต้านทานที่จุดทางเข้าของสัญญาณบวก ($I_{in(+)}$)

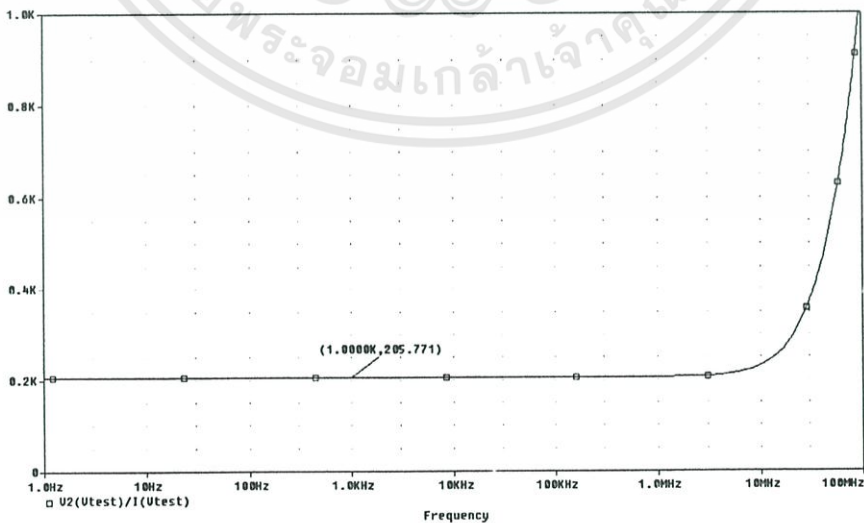


รูปที่ 5.16 ค่าความต้านทานขาเข้าของวงจรส่งผ่านผลต่างความต้านทานที่จุดทางเข้าของสัญญาณลบ ($I_{in(-)}$)

จากผลการทดสอบ พบว่าค่าความต้านทานมีค่าลดต่ำกว่าค่าความต้านทานขาเข้าของวงจรรับสัญญาณขาเข้า โดยมีค่าเท่ากับ 7.48 กิโลโอห์ม และ 35.05 กิโลโอห์ม สำหรับช่องทางเข้าของสัญญาณบวกและลบ ตามลำดับ

5.2.4.4 ค่าความต้านทานขาออกของวงจรส่งผ่านผลต่างความต้านทาน

ค่าความต้านทานขาออกของวงจร สามารถทำการหาได้โดยการป้อนแรงดันทดสอบเข้าที่จุดทางออกของวงจร แล้วนำค่าแรงดันทดสอบหารด้วยค่ากระแสทดสอบ แสดงได้ดังรูปที่ 5.17



รูปที่ 5.17 ความต้านทานขาออกของวงจรส่งผ่านผลต่างความต้านทาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการเขียนแบบการทำงาน พบว่าค่าความต้านทานขาออกของวงจรมีค่าเท่ากับ 205.77 โอห์ม

5.2.4.5 ย่านความถี่ปฏิบัติงานของวงจรส่งผ่านผลต่างความต้านทาน

ย่านความถี่ปฏิบัติงานของวงจรเป็นคุณสมบัติทางไฟฟ้าที่แสดงให้เห็นว่าวงจรสามารถทำงานได้ที่ช่วงความถี่ของสัญญาณขาเข้าตั้งแต่เท่าไรถึงเท่าไร โดยเป็นการพล็อตค่าอัตราขยายทั้งขนาดและเฟสเทียบกับความถี่ จะได้คุณสมบัติการตอบสนองความถี่ของวงจร (The Frequency Response characteristics curves) ซึ่งจะช่วยให้ทราบช่วงความถี่ที่วงจรสามารถนำไปใช้ประโยชน์ได้ (Usable Bandwidth) โดยเรียกว่า แถบความถี่กลาง ซึ่งแถบความถี่กลางนี้จะอยู่ในช่วงค่าความถี่คัตออฟ (Cutoff Frequency) โดยความถี่คัตออฟมี 2 ค่า คือ

1. ความถี่ต่ำคัตออฟ (Low Frequency or Lower Frequency Cutoff) ; F_{CL}
2. ความถี่สูงคัตออฟ (High Frequency or Upper Frequency Cutoff) ; F_{CH}

นิยามของความถี่คัตออฟ คือความถี่ที่ทำให้กำลังของวงจรลดลง $\frac{1}{2}$ เท่าของกำลังที่แถบความถี่กลาง อธิบายได้ดังสมการต่อไปนี้

$$Power_{cutoff} = \frac{Power_{mid}}{2} \quad (5.8)$$

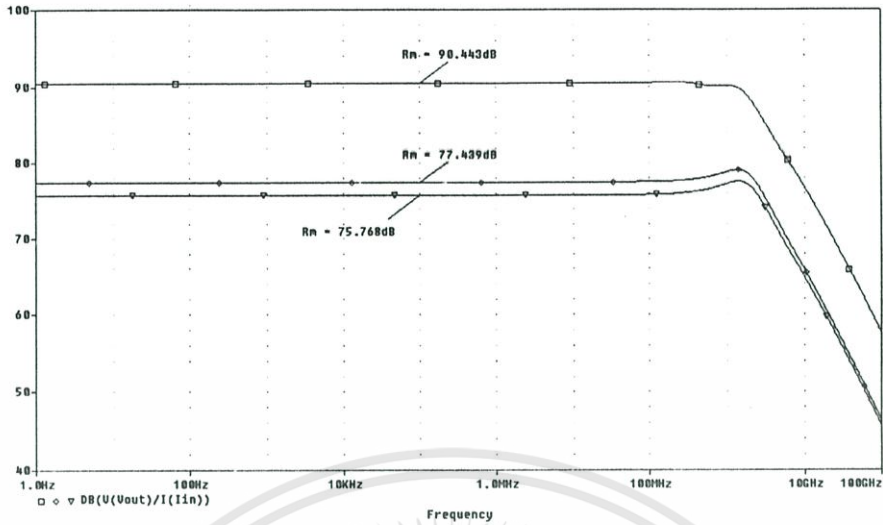
เมื่อแสดงค่าในหน่วยเดซิเบล

$$A_p[dB]_{cutoff} ; 10 \log A_{p_cutoff} = 10 \log P_{mid} - 10 \log 2 \quad (5.9)$$

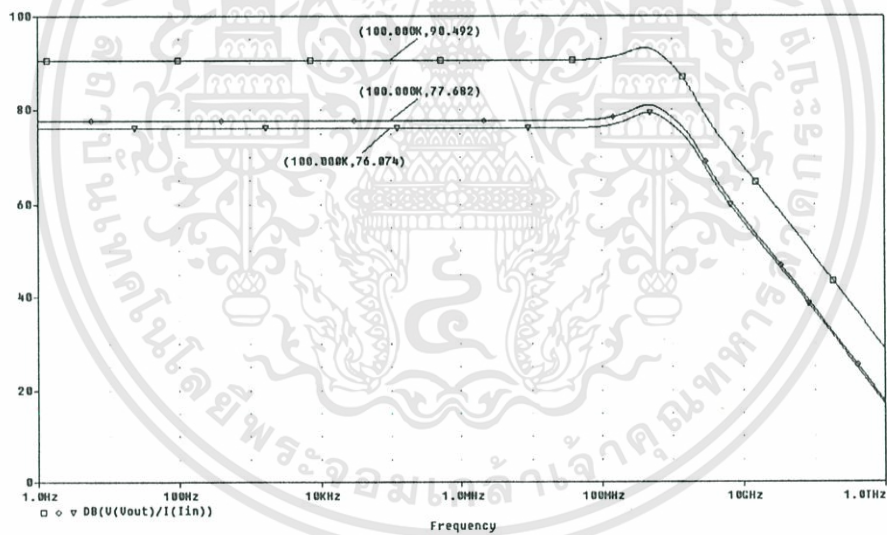
$$A_p[dB]_{cutoff} = A_p[dB]_{mid} - 3.010299 \text{ dB} \quad (5.10)$$

กล่าวได้ว่า ค่าความถี่คัตออฟคือความถี่ที่ทำให้ค่าอัตราขยายของวงจรมีค่าลดลงไป -3dB จากแถบความถี่กลางนั่นเอง

สำหรับการทดสอบย่านความถี่ปฏิบัติงานของวงจรส่งผ่านผลต่างความต้านทาน ได้กำหนดค่ากระแสไฟเลี้ยงที่ป้อนให้กับวงจรป้อนกลับมีค่า 100 ไมโครแอมป์, 200 ไมโครแอมป์ และ 300 ไมโครแอมป์ เพื่อเป็นการปรับค่าอัตราขยายให้มีค่าต่างๆ กัน ผลการทดสอบแสดงได้ดังรูปที่ 5.18



รูปที่ 5.18 ผลตอบสนองความถี่ของวงจรส่งผ่านผลต่างความต้านทานเมื่อป้อนสัญญาณขาเข้าที่ช่องทางบวก ($I_{in(+)}$)



รูปที่ 5.19 ผลตอบสนองความถี่ของวงจรส่งผ่านผลต่างความต้านทานเมื่อป้อนสัญญาณขาเข้าที่ช่องทางลบ ($I_{in(-)}$)

ผลการเขียนแบบการทำงานแสดงให้เห็นว่า ค่าอัตราขยายความต้านทานของวงจรที่เปลี่ยนแปลงไป มีผลต่อย่านความถี่ปฏิบัติงานน้อยมาก คือช่วงปฏิบัติงานทางความถี่มีค่าเพิ่มขึ้นเพียงเล็กน้อย แสดงค่าได้ดังตารางที่ 5.5

ตารางที่ 5.5 ค่าความถี่ปฏิบัติงานของวงจรส่งผ่านผลต่างความต้านทาน (0.5 ไมครอน)

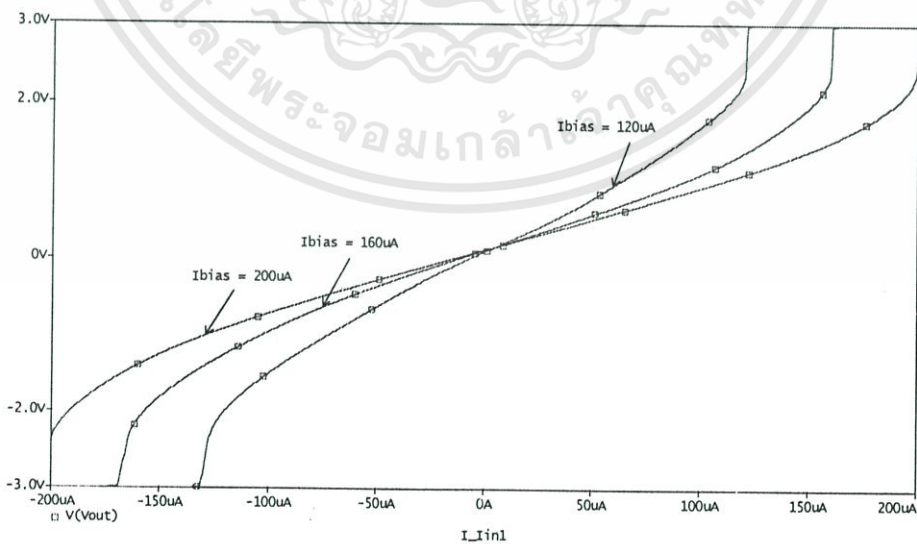
จุดที่ป้อนสัญญาณเข้า	กระแสไฟเลี้ยง (μA)	อัตราขยาย, R_m (dB)	ความถี่ปฏิบัติงาน (MHz)
$I_{in(+)}$	100	90.443	702.561
	200	77.439	742.228
	300	75.768	749.142
$I_{in(-)}$	100	90.492	516.745
	200	77.682	534.912
	300	76.074	551.046

5.3 การทดสอบคุณสมบัติทางไฟฟ้าของวงจรส่งผ่านผลต่างความต้านทานด้วยโปรแกรม SPICE โดยใช้แบบจำลองเทคโนโลยี 0.7 ไมครอน

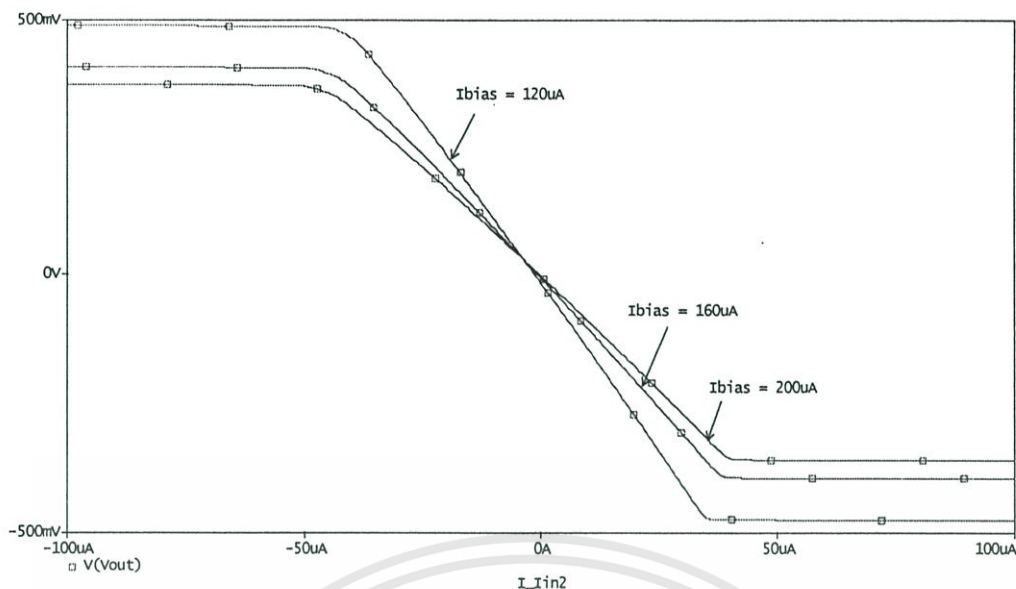
ค่าแรงดันไฟเลี้ยงมีค่าเท่ากับ +โวลต์ และ -3 โวลต์ ป้อนกระแสเข้ามีค่าตั้งแต่ -500 ไมโครแอมป์ ถึง 500 ไมโครแอมป์ ขั้นตอนการทดสอบคุณสมบัติทางไฟฟ้าในด้านต่างๆ ทำเช่นเดียวกันกับการเลียนแบบการทำงานของวงจรสำหรับการใช้แบบจำลองเทคโนโลยี 0.5 ไมครอน ในหัวข้อย่อยนี้จึงไม่ขอกล่าวถึงวิธีการหาคุณสมบัติทางไฟฟ้าอีก

5.3.1 ค่าอัตราขยายของวงจรส่งผ่านผลต่างความต้านทาน

สามารถดูได้จากกราฟคุณลักษณะถ่ายโอน แสดงดังรูปที่ 5.20



รูปที่ 5.20 คุณลักษณะถ่ายโอนของวงจรส่งผ่านผลต่างความต้านทานเมื่อได้รับการปรับค่ากระแสไฟเลี้ยง สำหรับการป้อนกระแสเข้าที่ช่องทางบวก



รูปที่ 5.21 คุณลักษณะถ่ายโอนของวงจรส่งผ่านผลต่างความต้านทานเมื่อได้รับการปรับค่ากระแสไฟเลี้ยง สำหรับการป้อนกระแสเข้าที่ช่องทางลบ

สำหรับผลการเขียนแบบการทำงานเพื่อหาความสัมพันธ์ระหว่างกระแสขาเข้ากับแรงดันขาออก ดังแสดงดังรูปที่ 5.20 และ 5.21 ได้ทำการกำหนดค่ากระแสไฟเลี้ยงในส่วนของวงจรป้อนกลับมีค่าเท่ากับ 120 ไมโครแอมป์, 160 ไมโครแอมป์ และ 200 ไมโครแอมป์ เพื่อให้สอดคล้องกับผลการเขียนแบบการทำงานในหัวข้อที่ 5.2.4.1 ซึ่งจะเห็นว่าความชันของเส้นกราฟมีค่าเปลี่ยนแปลงในลักษณะเดียวกัน ค่าอัตราขยายความต้านทานของวงจรเมื่อป้อนกระแสขาเข้าที่ช่องทางบวกที่กระแสไฟเลี้ยงมีค่าเท่ากับ 120 ไมโครแอมป์มีค่าเท่ากับ โอห์ม และค่าอัตราขยายความต้านทานเมื่อป้อนกระแสขาเข้าที่ช่องทางลบ ที่กระแสไฟเลี้ยงมีค่าเท่ากับ 120 ไมโครแอมป์ มีค่าเท่ากับ 12,820.62 โอห์ม

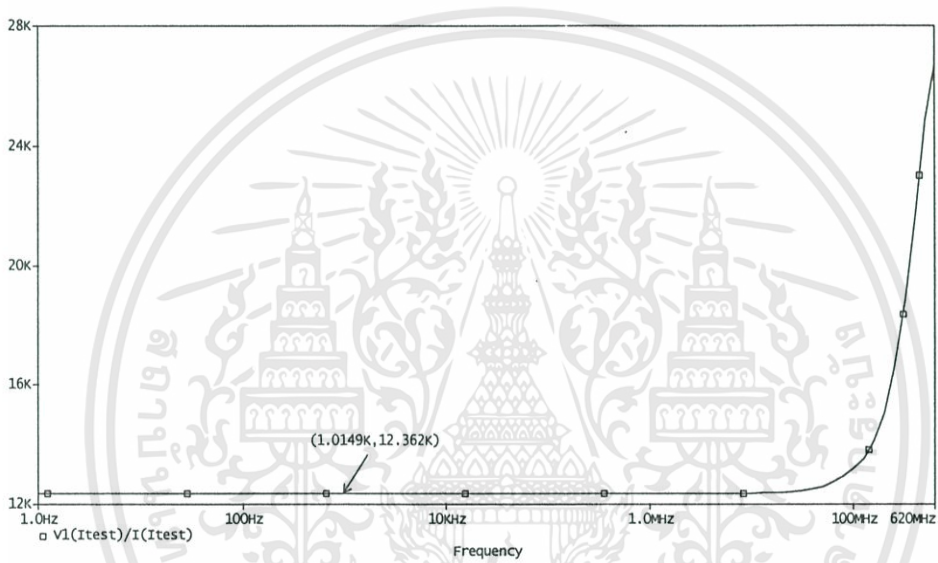
5.3.2 ค่าพิสัยพลวัตของกระแสขาเข้าและแรงดันขาออกของวงจรส่งผ่านผลต่างความต้านทาน

หาค่าพิสัยพลวัตของกระแสขาเข้าและแรงดันขาออก เมื่อกำหนดให้ค่ากระแสไฟเลี้ยงมีค่าเท่ากับ 120 ไมโครแอมป์ สรุปค่าได้ดังตารางที่ 5.6

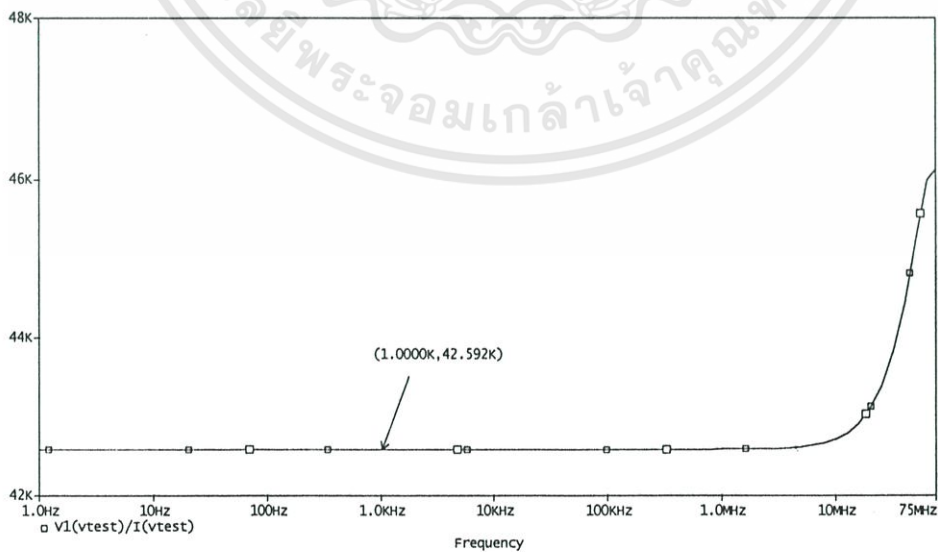
ตารางที่ 5.6 ค่าพิสัยพลวัตของกระแสและแรงดันขาออกของวงจรส่งผ่านผลต่างความต้านทาน (0.7 ไมครอน)

จุดที่ป้อนกระแสขาเข้า	จุดที่วัดแรงดันขาออก	ค่าพิสัยพลวัตสูงสุด กระแส(A), แรงดัน(V)	ค่าพิสัยพลวัตต่ำสุด กระแส(A), แรงดัน(V)
$I_{in(+)}$	V_{out}	113.597 μ , 1.996	118.860 μ , 2.043
$I_{in(-)}$	V_{out}	37.665 μ , 446.441m	34.820 μ , 469.053m

5.3.3 ค่าความต้านทานขาเข้าของวงจรส่งผ่านผลต่างความต้านทาน



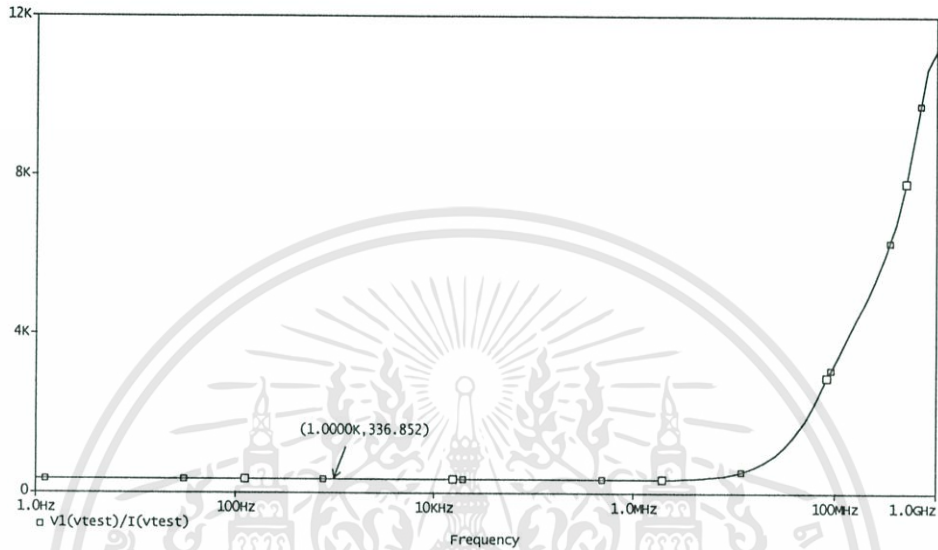
รูปที่ 5.22 ค่าความต้านทานขาเข้าของวงจรส่งผ่านผลต่างความต้านทานที่จุดทางเข้าบวก ($I_{in(+)}$)



รูปที่ 5.23 ค่าความต้านทานขาเข้าของวงจรส่งผ่านผลต่างความต้านทานที่จุดทางลบ ($I_{in(-)}$)

ค่าความต้านทานขาเข้าของวงจรส่งผ่านผลต่างความต้านทานที่ ความถี่ของสัญญาณขาเข้า เท่ากับ 1 กิโลเฮิร์ต เมื่อกำหนดค่ากระแสไฟเลี้ยงมีค่าเท่ากับ 120 ไมโครแอมป์ มีค่าประมาณ 12 กิโลโอห์ม ที่ช่องทางเข้าบวก และมีค่าประมาณ 42 กิโลโอห์ม ที่ช่องทางเข้าลบ

5.3.4 ค่าความต้านทานขาออกของวงจรส่งผ่านผลต่างความต้านทาน



รูปที่ 5.24 ความต้านทานขาออกของวงจรส่งผ่านผลต่างความต้านทาน

ค่าความต้านทานขาออกที่ความถี่ 1 กิโลเฮิร์ตซ์ มีค่าประมาณ 336 โอห์ม โดยกำหนดค่ากระแสไฟเลี้ยงให้มีค่าเท่ากับ 120 ไมโครแอมป์

5.3.5 ย่านความถี่ปฏิบัติการของวงจรส่งผ่านผลต่างความต้านทาน

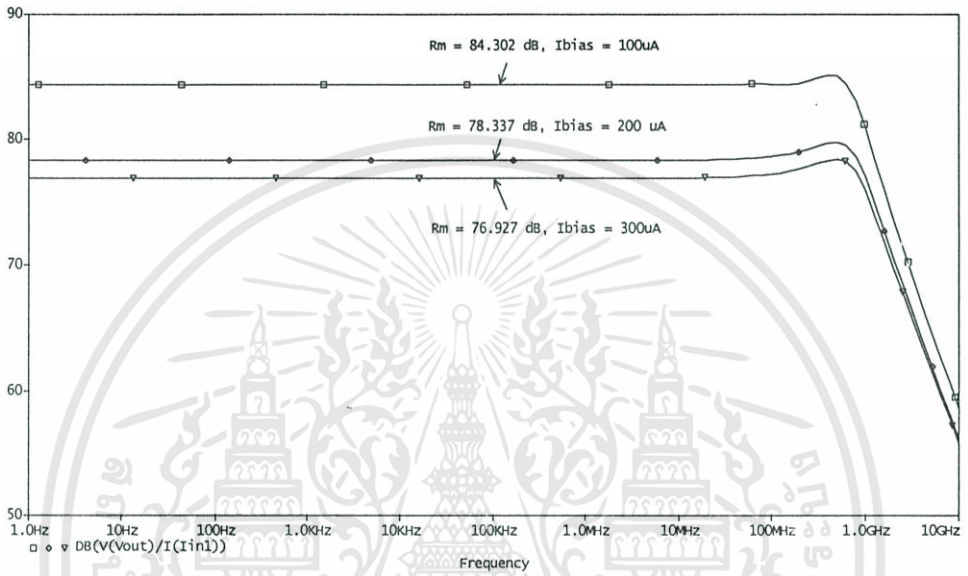
หาคความถี่ปฏิบัติการ โดยแสดงความสัมพันธ์ระหว่างความถี่ของสัญญาณขาเข้ากับค่าอัตราขยายความต้านทานในหน่วยของเดซิเบล ดังรูปที่ 5.25 และ 5.26 ค่าความถี่สูงคัตออฟที่ค่าอัตราขยายความต้านทานค่าต่างกัน 3 ค่าแสดงดังตารางที่ 5.7

ตารางที่ 5.7 ค่าความถี่ปฏิบัติการของวงจรส่งผ่านผลต่างความต้านทาน(0.7 ไมครอน)

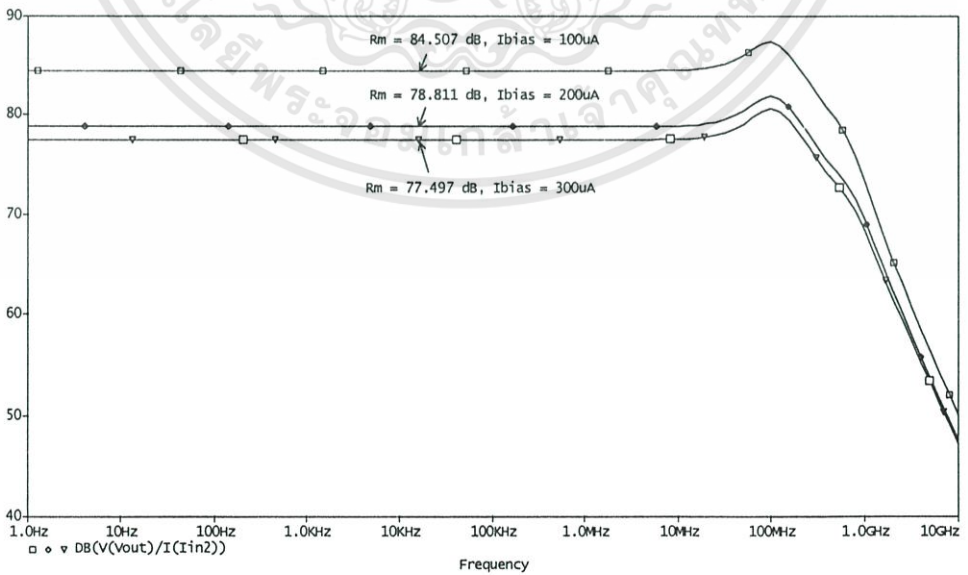
จุดที่ป้อนสัญญาณเข้า	กระแสไฟเลี้ยง (μA)	อัตราขยาย, R_m (dB)	ความถี่ปฏิบัติการ (MHz)
$I_{in(+)}$	100	84.302	592.745
	200	78.337	613.734
	300	76.927	635.124

ตารางที่ 5.7 (ต่อ)

จุดที่ป้อนสัญญาณเข้า	กระแสไฟเลี้ยง (μA)	อัตราขยาย, R_m (dB)	ความถี่ปฏิบัติการ (MHz)
$I_{in(-)}$	100	84.507	357.430
	200	78.811	384.686
	300	77.497	384.686



รูปที่ 5.25 ผลตอบสนองความถี่ของวงจรส่งผ่านผลต่างความต้านทานเมื่อป้อนสัญญาณเข้าเข้าที่ช่องทางบวก ($I_{in(+)}$)



รูปที่ 5.26 ผลตอบสนองความถี่ของวงจรส่งผ่านผลต่างความต้านทานเมื่อป้อนสัญญาณเข้าเข้าที่ช่องทางลบ ($I_{in(-)}$)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

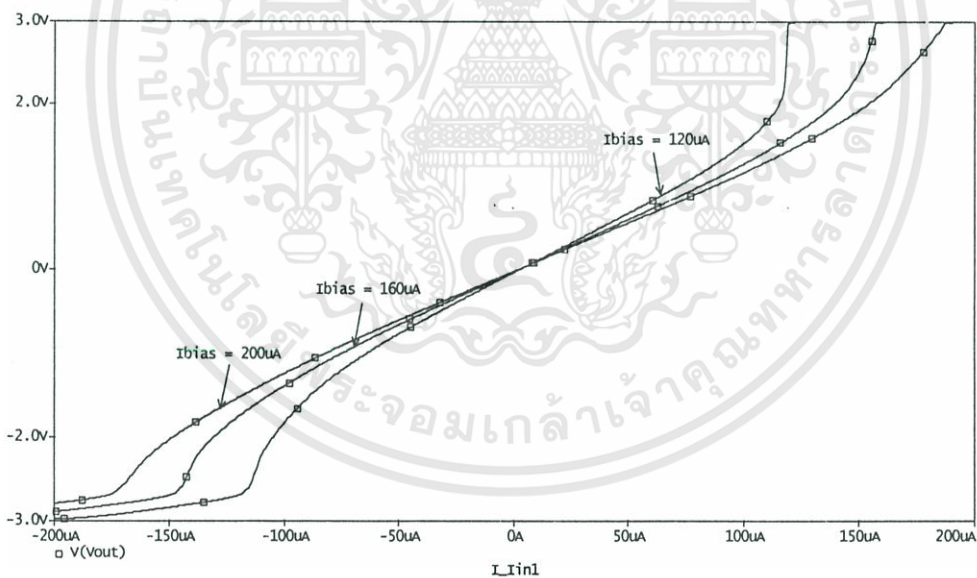
ผลการเลียนแบบการทำงานค่าน่านความถี่ปฏิบัติงานแสดงให้เห็นว่า ค่าอัตราขยายที่เปลี่ยนไปมีผลน้อยมากต่อช่วงความถี่ปฏิบัติงาน

5.4 การทดสอบคุณสมบัติทางไฟฟ้าของวงจรส่งผ่านผลต่างความต้านทานด้วยโปรแกรม SPICE โดยใช้แบบจำลองเทคโนโลยี 1.2 ไมครอน

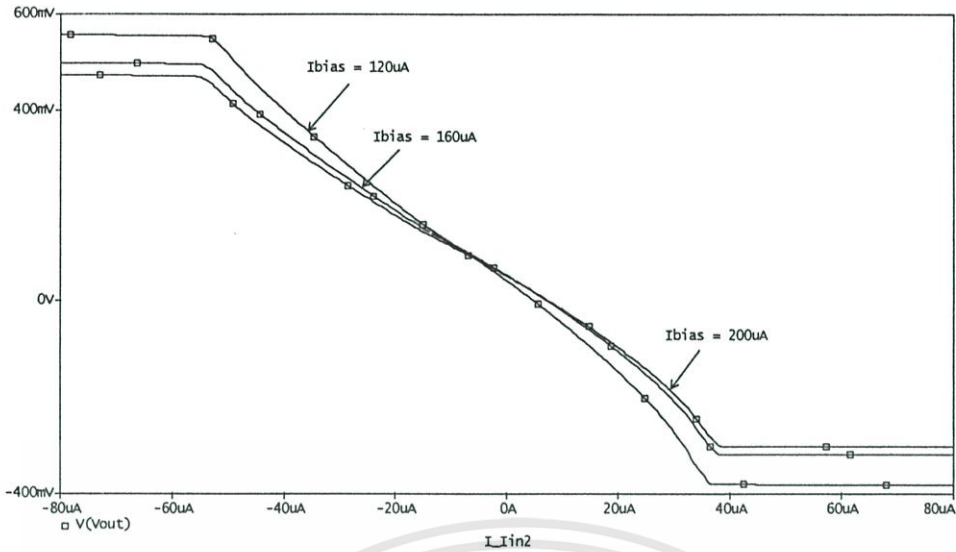
สำหรับแบบจำลองเทคโนโลยี 1.2 ไมครอน ยังสามารถทำการป้อนแรงดันไฟเลี้ยงมีค่าเท่ากับ +3 โวลต์ และ -3 โวลต์ ได้ เนื่องจาก ค่าแรงดันขีดเริ่มตั้งของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้าแบบ MOS ทั้งชนิด NMOS และ PMOS (ตารางที่ 5.1) เมื่อนำมาคำนวณหาค่าแรงดันไฟเลี้ยงต่ำสุดมีค่าเท่ากับ 4.02 โวลต์ กระแสขาเข้ามีค่าตั้งแต่ -500 ไมโครแอมป์ ถึง 500 ไมโครแอมป์ เช่นเดียวกัน

5.4.1 ค่าอัตราขยายของวงจรส่งผ่านผลต่างความต้านทาน

ทำการปรับค่ากระแสไฟเลี้ยงที่ป้อนในส่วนของวงจรป้อนกลับให้มีค่าเท่ากับ 120 ไมโครแอมป์, 160 ไมโครแอมป์ และ 200 ไมโครแอมป์ ซึ่งมีค่าเท่ากับการทำงานแบบการดำเนินงานของวงจรโดยใช้เทคโนโลยี 0.5 ไมครอนและ 0.7 ไมครอน



รูปที่ 5.27 คุณลักษณะถ่ายโอนของวงจรส่งผ่านผลต่างความต้านทานเมื่อได้รับการปรับค่ากระแสไฟเลี้ยง สำหรับการป้อนกระแสเข้าที่ช่องทางบวก



รูปที่ 5.28 คุณลักษณะถ่ายโอนของวงจรส่งผ่านผลต่างความต้านทานเมื่อได้รับการปรับค่ากระแสไฟเลี้ยง สำหรับการป้อนกระแสเข้าที่ช่องทางลบ

ค่าอัตราขยายความต้านทานที่ช่องทางเข้าบวก ที่กระแสไฟเลี้ยงมีค่าเท่ากับ 120 ไมโครแอมป์มีค่าเท่ากับ 14,435 โอห์ม และมีค่าเท่ากับ 8855.65โอห์ม ที่ช่องทางเข้าลบ

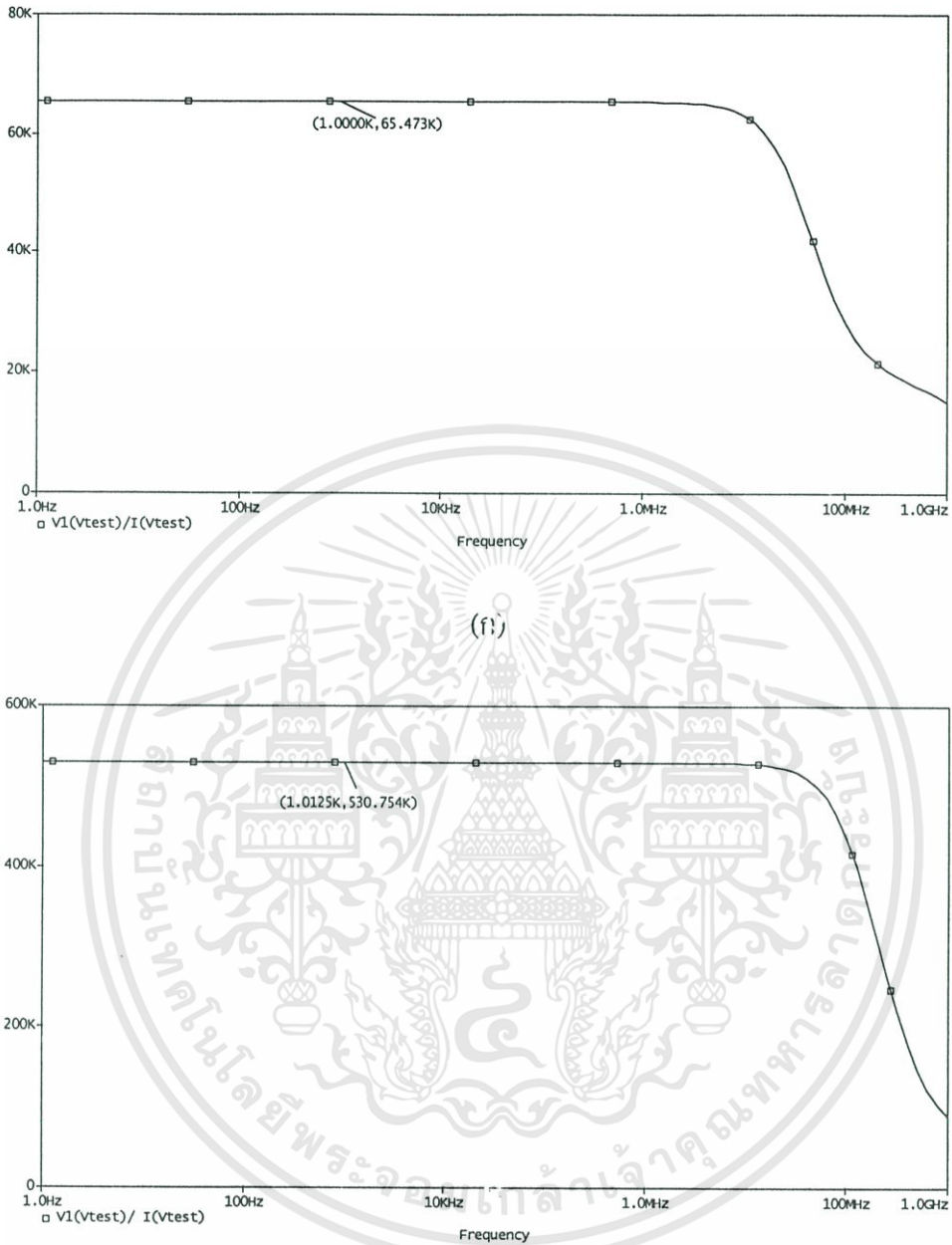
5.4.2 ค่าพิสัยพลวัตของกระแสขาเข้าและแรงดันขาออกของวงจรส่งผ่านผลต่างความต้านทาน

ค่าพิสัยพลวัตของกระแสขาเข้าและแรงดันขาออก สามารถหาได้จากคุณลักษณะถ่ายโอนของวงจรส่งผ่านผลต่างความต้านทาน ค่ากระแสไฟเลี้ยงที่ป้อนให้กับวงจรป้อนกลับแบบลบมีค่าเท่ากับ 120 ไมโครแอมป์ สรุปได้เป็นตารางที่ 5.3

ตารางที่ 5.8 ค่าพิสัยพลวัตของกระแสและแรงดันขาออกของวงจรส่งผ่านผลต่างความต้านทาน (1.2 ไมครอน)

จุดที่ป้อนกระแสขาเข้า	จุดที่วัดแรงดันขาออก	ค่าพิสัยพลวัตสูงสุด กระแส(A), แรงดัน(V)	ค่าพิสัยพลวัตต่ำสุด กระแส(A), แรงดัน(V)
$I_{in(+)}$	V_{out}	100 μ , 1.5281	100 μ , 1.8189
$I_{in(-)}$	V_{out}	52.920 μ , 500.408m	36.283 μ , 376.536m

5.4.3 ค่าความต้านทานขาเข้าของวงจรส่งผ่านผลต่างความต้านทาน



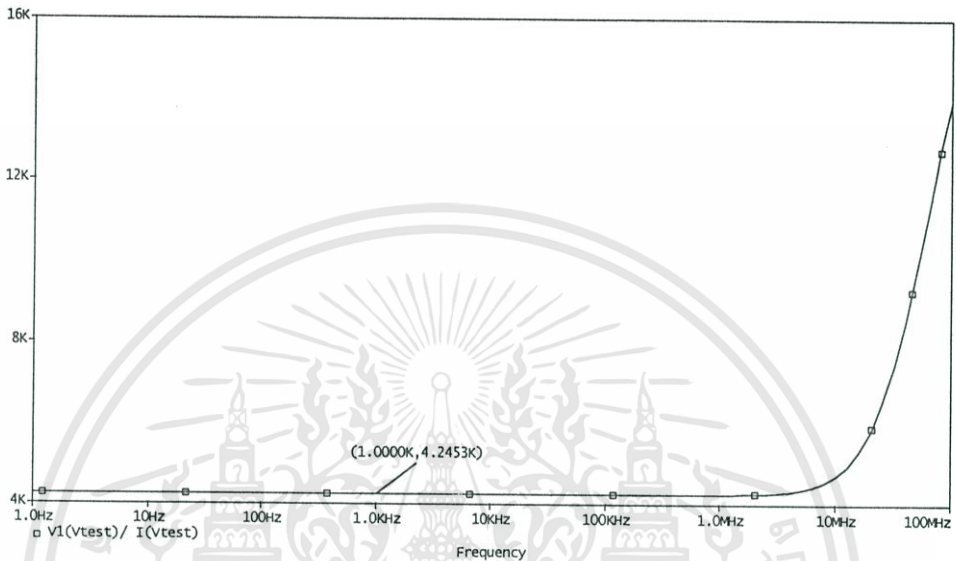
(จ)

รูปที่ 5.29 ค่าความต้านทานขาเข้าของวงจรส่งผ่านผลต่างความต้านทาน

- (ก) ที่จุดทางเข้าของสัญญาณบวก ($I_{in(+)}$)
- (ข) ที่จุดทางเข้าของสัญญาณลบ ($I_{in(-)}$)

ค่าความต้านทานขาเข้าต่อสัญญาณขาเข้าเท่ากับ 1 กิโลโอห์ม มีค่าเท่ากับ 65 กิโลโอห์ม ที่ช่องทางเข้าบวก และมีค่าประมาณ 530 กิโลโอห์มที่ช่องทางเข้าลบ (กระแสไฟเลี้ยงเท่ากับ 120 ไมโครแอมป์)

5.4.4 ค่าความต้านทานขาออกของวงจรส่งผ่านผลต่างความต้านทาน



รูปที่ 5.30 ความต้านทานขาออกของวงจรส่งผ่านผลต่างความต้านทาน

ความต้านทานขาออกของวงจรส่งผ่านผลต่างความต้านทานมีค่าประมาณ 4 กิโลโอห์ม ที่กระแสไฟเลี้ยงเท่ากับ 120 ไมโครแอมป์

5.4.5 ย่านความถี่ปฏิบัติการของวงจรส่งผ่านผลต่างความต้านทาน

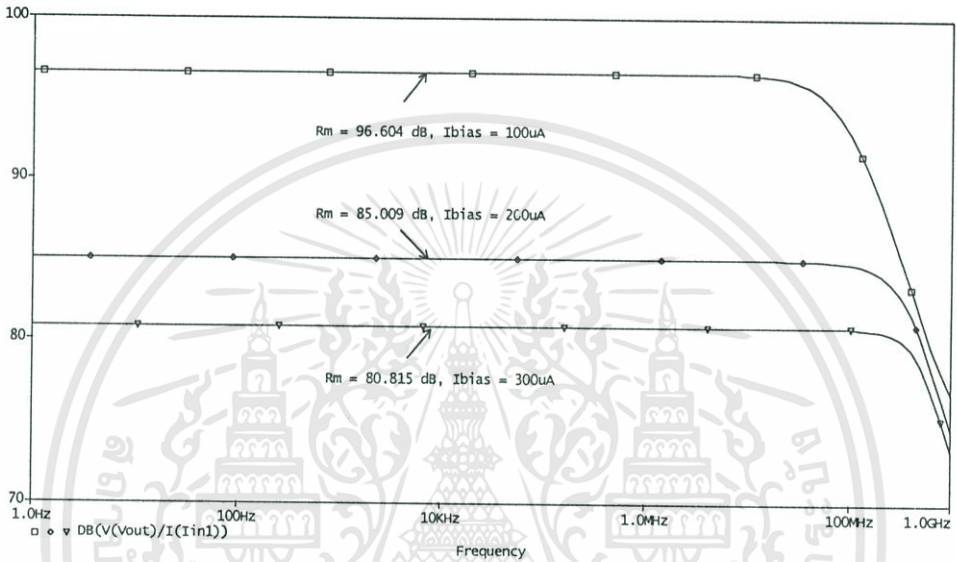
ย่านความถี่ปฏิบัติการของวงจรโดยใช้เทคโนโลยี 1.2 ไมครอน แสดงค่าได้ดังตารางที่ 5.9 ซึ่งหาค่าได้จากผลการเลียนแบบการทำงานในรูปที่ 5.31 และ รูปที่ 5.32 ค่ากระแสไฟเลี้ยงมีค่าเท่ากับ 100 ไมโครแอมป์, 200 ไมโครแอมป์ และ 300 ไมโครแอมป์

ตารางที่ 5.9 ค่าความถี่ปฏิบัติการของวงจรส่งผ่านผลต่างความต้านทาน(1.2 ไมครอน)

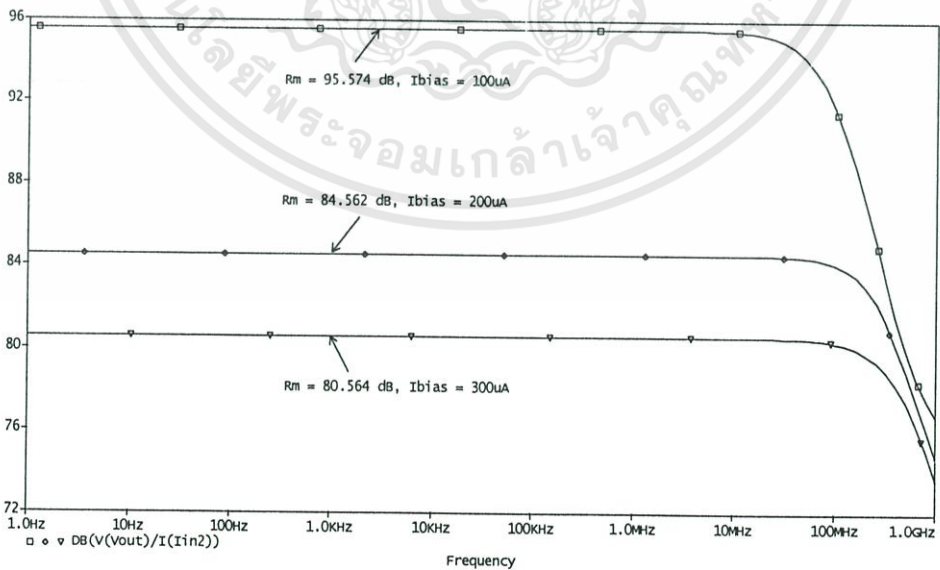
จุดที่ป้อนสัญญาณเข้า	กระแสไฟเลี้ยง (μA)	อัตราขยาย, R_m (dB)	ความถี่ปฏิบัติการ (MHz)
$I_{in(+)}$	100	96.604	86.195
	200	85.009	375.140
	300	80.815	560.257

ตารางที่ 5.9 (ต่อ)

จุดที่ป้อนสัญญาณเข้า	กระแสไฟเลี้ยง (μA)	อัตราขยาย, R_m (dB)	ความถี่ปฏิบัติการ (MHz)
$I_{in(-)}$	100	95.574	83.768
	200	84.562	302.531
	300	80.564	492.388



รูปที่ 5.31 ผลตอบสนองความถี่ของวงจรส่งผ่านผลต่างความดันทานเมื่อป้อนสัญญาณเข้าเข้าที่ช่องทางบวก ($I_{in(+)}$)



รูปที่ 5.32 ผลตอบสนองความถี่ของวงจรส่งผ่านผลต่างความดันทานเมื่อป้อนสัญญาณเข้าเข้าที่ช่องทางลบ ($I_{in(-)}$)

5.5 สรุปผลการเลียนแบบการทำงาน

จากผลการเลียนแบบการทำงานโดยการใช้เทคโนโลยีที่ต่างกัน 3 เทคโนโลยีคือ 0.5 ไมครอน, 0.7 ไมครอน และ 1.2 ไมครอน แสดงให้เห็นว่า วงจรส่งผ่านความต้านทานที่เสนอในวิทยานิพนธ์ ให้ผลการเลียนแบบการทำงานในลักษณะเดียวกัน ซึ่งค่าความถี่ปฏิบัติงานของวงจรมีค่าประมาณ 700 เมกกะเฮิร์ตที่ช่องทางเข้าบวก และมีค่าประมาณ 500 เมกกะเฮิร์ตที่ช่องทางเข้าลบ สำหรับเทคโนโลยี 0.5 ไมครอน มีค่าประมาณ 600 เมกกะเฮิร์ตที่ช่องทางเข้าบวก และมีค่าประมาณ 300 เมกกะเฮิร์ตที่ช่องทางเข้าลบ สำหรับเทคโนโลยี 0.7 ไมครอน และสำหรับเทคโนโลยี 1.2 ไมครอน ค่าความถี่ปฏิบัติงานมีค่าอยู่ในช่วงประมาณ 90 ถึง 500 เมกกะเฮิร์ต การปรับค่าอัตราขยายความต้านทานของวงจร พบว่าเมื่อใช้เทคโนโลยีต่ำลง(ขนาดตัวอุปกรณ์ใหญ่ขึ้น) ช่วงของการปรับค่าอัตราขยายจะอยู่ในช่วงแคบๆ และความถี่ปฏิบัติการจะต่ำลงด้วย แต่ถึงอย่างไรก็ตามคุณลักษณะถ่ายโอนของวงจรมีลักษณะเช่นเดิมถึงแม้เทคโนโลยีจะเปลี่ยนไป



บทที่ 6

บทสรุปและวิจารณ์

วงจรรขยายความแตกต่างความต้านทานที่ได้นำเสนอในวิทยานิพนธ์ฉบับนี้ จากผลการวิเคราะห์คุณสมบัติทางไฟฟ้า, ผลการทดลองด้วยการจำลองการทำงานของวงจรด้วยโปรแกรม SPICE และผลการทดลองด้วยการต่อวงจรจริงด้วยทรานซิสเตอร์ในวงจรรวมเบอร์ MC14007UB สามารถยืนยันถึงความเป็นไปได้ที่สามารถนำวงจรที่ได้ทำการออกแบบไปสร้างเป็นวงจรรวม ซึ่งผลการทดลองแสดงให้เห็นถึง ความต้านทานขาเข้าของวงจรมีค่าต่ำ เช่นเดียวกับความต้านทานขาออกของวงจร และค่าอัตราขยายความต้านทานของวงจรสามารถทำการปรับได้ด้วยกระแสไฟเลี้ยง ซึ่งเป็นพารามิเตอร์ที่ใช้ในการกำหนดค่าอัตราขยายของวงจรป้อนกลับ ซึ่งผู้ใช้งานสามารถทำการปรับได้ด้วยอุปกรณ์ภายนอก และสามารถทำงานในลักษณะการขยายผลต่างของสัญญาณขาเข้า

วงจรรขยายความแตกต่างความต้านทานประกอบด้วยวงจรรับสัญญาณขาเข้า วงจรขับสัญญาณขาออก และวงจรป้อนกลับ ซึ่งค่าความต้านทานขาเข้าของวงจรรับสัญญาณขาเข้ามีค่าดังสมการ (4.38) และ (4.39) ในกรณีที่พัฒนาให้วงจรมีค่าความต้านทานขาเข้าที่ต่ำๆ นั้นสามารถทำได้โดยการเพิ่มให้ค่า g_m ของทรานซิสเตอร์ทั้งชนิด N และ ชนิด P มีค่ามากๆ นอกจากนี้การเพิ่มค่า g_m จะทำให้ค่าความต้านทานขาออก (สมการที่ (4.40) และ (4.41)) ของวงจรรับสัญญาณขาเข้ามีค่าต่ำเช่นกัน สำหรับค่าอัตราขยายของวงจรรับสัญญาณขาเข้าจากผลการทดลองพบว่ามีค่าสูงซึ่งเป็นคุณสมบัติที่ดีอยู่แล้วของการออกแบบวงจรรขยายที่ต้องการควบคุมค่าอัตราขยายโดยวิธีการป้อนกลับแบบลบ ในส่วนของวงจรขับสัญญาณทางด้านขาออก พบว่าค่าอัตราขยายแรงดันมีค่าประมาณ 0.9 เท่า ซึ่งมีค่าใกล้เคียงกับทฤษฎี และมีค่าความต้านทานขาเข้าสูงมาก ในทำนองเดียวกันค่าความต้านทานขาออกก็มีค่าต่ำมากเช่นกัน กล่าวได้ว่าวงจรขับสัญญาณขาออกที่เลือกนำมาใช้นี้มีคุณสมบัติที่เหมาะสมในการขับสัญญาณแรงดันขาออก หรือวงจรขับสัญญาณขาออกดังกล่าวมีความเหมาะสมที่จะนำมาพัฒนาเป็นวงจรบัฟเฟอร์แรงดัน สำหรับวงจรป้อนกลับ พบว่าค่าพิสัยพลวัตของอัตราขยายความนำของวงจรมีช่วงไม่มากนัก ซึ่งค่าอัตราขยายความนำจะมีค่ามากที่สุดและต่ำที่สุดขึ้นกับค่ากระแสไฟเลี้ยง (I_{bias}) และความสามารถไหลผ่านของกระแสเดรนของทรานซิสเตอร์ ชนิด N และ ทรานซิสเตอร์ ชนิด P ซึ่งต่อเป็นวงจรซอสร่วม ซึ่งค่ากระแสดังกล่าวสามารถพัฒนาได้โดยการเพิ่มค่า g_m ให้มีค่าสูงขึ้น ซึ่งเมื่อพัฒนาให้ค่า g_m มีค่าสูงขึ้นแล้วจะส่งผลให้ทำการปรับค่าอัตราขยายรวมได้ในช่วงที่กว้างมากขึ้น จากแนวทางในการพัฒนางจรย่อยแต่ละวงจรมีคุณสมบัติที่ดีขึ้นนั้น พบว่าพารามิเตอร์ที่สำคัญคือค่า g_m ของทรานซิสเตอร์ ซึ่งควรจะออกแบบให้มีค่าสูงขึ้น โดยเมื่อ g_m ของทรานซิสเตอร์สูงขึ้นจะส่งผลให้ค่ากระแสเดรนของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทรานซิสเตอร์มีค่าสูงขึ้น นั่นคือการออกแบบให้ค่ากระแสเดรนของทรานซิสเตอร์ไหลได้มากขึ้นนั่นเอง เมื่อพิจารณาจากสมการกระแสเดรนของทรานซิสเตอร์แบบ MOSFET ดังสมการที่ (6.1)

$$I_D = \frac{\mu \epsilon_0 \epsilon_{ox}}{T_{ox}} \frac{W}{L} (V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \quad (6.1)$$

การที่จะออกแบบให้กระแสเดรนไหลได้มากขึ้น เมื่อพิจารณาจากสมการข้างต้นพบว่าสามารถทำได้โดยทำการเพิ่มค่า μ , $\epsilon_0 \epsilon_{ox}$ และ W ให้มากขึ้น และทำการลดค่า T_{ox} , L , และ V_T ให้น้อยลง ซึ่งสามารถอธิบายได้ดังต่อไปนี้

1. μ คือค่าความคล่องตัวของประจุพาหะที่ผิวของสารกึ่งตัวนำที่ใช้ในการสร้างเป็นฐานรองของทรานซิสเตอร์ โครงสร้างแบบ MOSFET สามารถทำให้สูงขึ้นได้โดยเปลี่ยนวัสดุที่ใช้ในการสร้างฐานรองเป็นอย่างอื่นที่ไม่ใช่ซิลิกอน ซึ่งสามารถกระทำได้ แต่ในทางปฏิบัติไม่นิยมทำกัน เนื่องจากการเปลี่ยนวัสดุจำเป็นต้องเปลี่ยนกระบวนการผลิตด้วย และวัสดุชนิดอื่นที่พบว่าสามารถนำมาทดแทนได้ล้วนมีราคาที่ไม่เหมาะสมที่จะผลิตในเชิงพาณิชย์
2. $\epsilon_0 \epsilon_{ox}$ คือค่าสภาพยอม สามารถกระทำได้โดยเปลี่ยนวัสดุที่ใช้ในการสร้างชั้นฉนวนดังกล่าวที่มีค่าสภาพยอมสัมพัทธ์สูงขึ้น ซึ่งในระดับห้องปฏิบัติการมีการทดลองใช้วัสดุชนิดอื่นแล้ว เช่น TiO_2 เป็นต้น ซึ่งจากการทดลองแล้วพบว่าสามารถเพิ่มค่าได้จริง แต่ยังมีปัญหาด้านกระแสรั่วไหลที่ผิวของสารกึ่งตัวนำในบริเวณช่องทางเดินกระแสมากเกินไป นอกจากนี้ในทางวัสดุศาสตร์ยังพบว่า สารโคอิเล็กทริกที่มีค่าสภาพยอมสูงมีแนวโน้มที่จะมีค่าความต้านทานต่ำลง ซึ่งอาจไม่เหมาะที่จะนำมาสร้างเป็นชั้นฉนวน ซึ่งต้องการค่าความต้านทานสูง
3. T_{ox} คือค่าความหนาของชั้นฉนวน ซึ่งจากแบบจำลองที่ใช้สำหรับโปรแกรม SPICE ค่า T_{ox} มีค่าเท่ากับ $1e^8$ เมตร และชั้นฉนวนซิลิกอนไดออกไซด์มีค่าแรงดันพังทลายเท่ากับ 600 โวลต์/ไมโครเมตร ทำให้ค่าแรงดันที่ป้อนเข้าที่ขั้วเกตที่ความหนาที่กำหนดมีค่าสูงสุดได้ไม่เกิน 6 โวลต์ นั่นคือการที่จะป้อนแรงดันที่ขั้วเกตให้มีค่ามากๆ เพื่อเพิ่มค่ากระแสเดรนนั้น มีขีดจำกัดที่แรงดันพังทลายดังกล่าว ซึ่งถ้าต้องการให้สามารถป้อนแรงดันเข้าที่ขั้วเกตให้มีค่าได้สูงขึ้น สามารถทำได้โดยการเปลี่ยนวัสดุให้สามารถทนแรงดันพังทลายได้มากขึ้น
4. สำหรับการเพิ่มค่าอัตราส่วนความกว้างของช่องทางเดินกระแสต่อความยาวของช่องทางเดินกระแส (W/L) เพื่อให้กระแสเดรนไหลได้เพิ่มขึ้นนั้น มีขีดจำกัดอยู่ที่เมื่อทำการเพิ่มให้ขนาดความกว้างของช่องทางเดินมีค่ามากๆ จะทำให้กระแสเดรนไหลได้มากขึ้น แต่

จะทำให้ขนาดของตัวอุปกรณ์มีขนาดใหญ่ขึ้นด้วย กล่าวคือพื้นที่บนแผ่นผลึกซิลิกอนที่ใช้ในการสร้างทรานซิสเตอร์โครงสร้างแบบ MOSFET 1 ตัว มีขนาดใหญ่จนอาจใช้พื้นที่ของจุดเสียบบนแผ่นผลึกซิลิกอน ทำให้เกิดความเสียดต่อความเสียหายต่อวงจร นอกจากนี้ การเพิ่มค่าความกว้างของช่องทางเดินกระแสทำให้จำนวนตัวอุปกรณ์ต่อพื้นที่ลดลง ซึ่งบางที่ไม่เหมาะที่จะนำไปผลิตเป็นวงจรรวมขนาดใหญ่ (VLSI) สำหรับการลดค่าความยาวช่องทางเดินกระแส (L) สามารถทำได้ แต่ต้องระวังไม่ให้ค่าความยาวของช่องทางเดินกระแสมีค่าน้อยเกินไปจนทำให้เกิดปรากฏการณ์ Short channel effect

5. แนวทางหนึ่งที่สามารถทำได้คือ การออกแบบให้ค่าแรงดันขีดเริ่ม (V_p) มีค่าน้อยลง ซึ่งส่งผลให้สามารถใช้แรงดันไฟเลี้ยงวงจรมีค่าน้อยลงด้วย ซึ่งเหมาะสำหรับการออกแบบวงจรในโลกปัจจุบันซึ่งนักออกแบบวงจรหันมาให้ความสนใจกับการออกแบบให้วงจรมีไฟเลี้ยงที่ต่ำลง

จะเห็นได้ว่า แนวทางในการพัฒนาวงจรในด้านต่าง ๆ ยังต้องพบกับปัญหาของกระบวนการผลิตอีกมาก ดังนั้น แนวทางที่จำเป็นต้องคำนึงถึงคือ พยายามออกแบบวงจรให้คุณสมบัติทางไฟฟ้าของวงจรมีความเป็นอิสระกับค่าอัตราขยายของทรานซิสเตอร์ น่าจะเป็นแนวทางที่ดีต่อไปในการพัฒนาวงจรรายความต้านทานดังกล่าว แต่อย่างไรก็ตาม วงจรที่ได้พัฒนาขึ้นในวิทยานิพนธ์ฉบับนี้ ใช้วงจรป้อนกลับแบบลบมากำหนดค่าอัตราขยายรวมของวงจร ดังนั้น ถึงแม้ว่าค่าอัตราขยายของทรานซิสเตอร์แต่ละตัวจะมีค่าไม่เท่ากับอัตราขยายที่ผู้ออกแบบต้องการ โดยมีค่าอัตราขยายน้อยกว่า หรือมากกว่าค่าที่ต้องการ ค่าอัตราขยายรวมของวงจรมีค่าเปลี่ยนแปลงไปจากค่าที่ออกแบบไม่มากนัก เนื่องจากเสถียรภาพของวงจรที่เกิดจากการป้อนกลับแบบลบนั่นเอง

เอกสารอ้างอิง

- [1] R. J. Van De :Oassche, "A wide – band monolithic instrumentation amplifier" IEEE J. Solid – State Circuits, vol.SC – 10, pp. 424 – 431, Dec. 1975
- [2] Sedra Smith, "**Microelectronics Circuits**", Holt Saunders, 1982
- [3] F. Krummenacher and N. Joehl, "A 4 – MHz CMOS continuous – time filter with on – chip automatic tuning," IEEE J. Solid – State Circuits, vol. 23, pp 750 – 758, June 1988
- [4] A. Negungadi and T. R. Viswanathan, "Design of linear CMOS transconductance elements," IEEE Trans. Circuits Syst., vol. CAS – 31, pp. 891 – 894, Oct. 1984
- [5] Bahram Zand, Khoman Phang and David A. Johns, "Transimpedance amplifier with differential photo diode current sensing", IEEE., vol. II, pp. 624-627, 1999
- [6] B. gilbert, "A new wide – band amplifier technique" IEEE J. Solid – State Circuits, vol. SC-3, pp. 353 – 365, Dec. 1968
- [7] R. Caprio, "Precision differential voltage – current converter," IEE Electron. Lett., vol. 9, pp. 147 – 148, Mar. 1973
- [8] ALLEN, P, E, and HOLBERG, D, R, **CMOS analog circuit design** HRW. Inc Orlando, Florida 1987
- [9] PAUL R.GRAY and ROBERT G. MEYER, **Analysis and Design of ANALOG INTEGRATED CIRCUITS**, 3rd Ed., John Wiley & Sons, Inc
- [10] JOHN P. UYEMURA, **FUNDAMENTALS OF MOS DIGITAL INTEGRATED CIRCUITS**, Addison-Wesley publishing company, 1988
- [11] Donald A. Neaman, **Electronic circuit analysis and design**, 2nd Ed., Mc. Graw Hill, 2001
- [12] Steven O. Smith, "A General Purpose, Broadband Transimpedance Amplifier", IEEE, 1990
- [13] Ping-Hsing Lu, Chung-Yu Wu and Ming-Kai Tsai, "Design Techniques for Tunable Transresistance-C VHF Bandpass Filters", IEEE J. Soild-State circuits, Vol. 29, No. 9, Sept. 1994
- [14] Chung-Yu Wu and Heng-Shou Hsu, "The design of New Low-Voltage CMOS VHF Continuous-time Lowpass Biquad Filters, IEEE, 1995
- [15] Shawn Parker and Prasad Shasty, "Transimpedance Amplifier for Optoelectronics Applications", Application notes, Microwave, March 2001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [16] J. Parnklang, V. Riewruja and A. Julprapa, "CMOS Tunable Transresistance Amplifier", 2000 TENCON PROCEEDINGS Intelligent Systems and Technologies for the New Millennium, Vol. I, pp. 174-17177, Sept. 2000
- [17] A. Julprapa, V. Riewruja and J. Parnklang, "Current Tunable CMOS Operational Transresistance Amplifier", 2001 IEEE International Symposium on Industrial Electronics proceeding, Vol. II, pp. 1328-1332, June 2001
- [18] A. Julprapa, A. Chaikla, P. Ukakimaparn, J. Parnklang, S. Suphap and V. Riewruja, "Electronically adjustable gain instrumentation Amplifier", 2001 ICCAS, October 2001.





ภาคผนวก ก.

แบบจำลองของทรานซิสเตอร์ชนิดผลของสนามไฟฟ้า
เทคโนโลยี 0.7 ไมครอนและ 1.2 ไมครอน

แบบจำลองระดับ 7 เทคโนโลยี 0.7 ไมครอน

ทรานซิสเตอร์ชนิดผลของสนามไฟฟ้า PMOS

.MODEL PLA PMOS LEVEL = 7

+TNOM = 27	TOX = 1.60E-8	XJ = 3E-7
+NCH = 1.7E17	NSUB = 4E16	VTH0 = -0.62
+K1 = 0.5763327	K2 = -7.618274E-5	K3 = 12.5198711
+K3B = -2.0178793	W0 = 1E-6	NLX = 2.8637E-7
+DVT0W = 0	DVT1W = 0	DVT2W = -0.032
+DVT0 = 1.4221187	DVT1 = 0.19076	DVT2 = -0.05
+VBM = -10	U0 = 240.0573045	UA = 3.136845E-9
+UB = 8.554621E-19	UC = -8.15437E-11	VSAT = 1.1E5
+A0 = 0.4590784	AGS = 0	B0 = 0
+B1 = 1.407805E-9	KETA = -0.047	A1 = 0
+A2 = 1	RDSW = 3.175369E3	PRWG = -1E-3
+PRWB = 3.030043E-5	WR = 1	WINT = 0.561493E-7
+LINT = 6.71605E-8	DWG = -2.015732E-8	DWB = 1.475983E-8
+RSH = 82	ALPHA0 = 0	BETA0 = 30
+VOFF = -0.1203129	NFACTOR = 0.4291071	CIT = 0
+CDSC = 2.4E-4	CDSCD = 0	CDSCB = 0
+ETA0 = 9.999059E-4	ETAB = -1.999936E-4	DSUB = 0.998946
+PCLM = 2.6025265	PDIBLC1 = 1	PDIBLC2 = 2.853174E-4
+PDIBLCB = 0	DROUT = 0.3837047	PSCBE1 = 4.249266E8
+PSCBE2 = 5E-5	PVAG = 3.8222424	DELTA = 0.01
+MOBMOD = 1	PRT = 216.4347715	UTE = -1.2989809
+KT1 = -0.4521998	KT1L = -2.091783E-8	KT2 = -0.040013
+UA1 = 3.100822E-9	UB1 = -1E-17	UC1 = -8.35439E-11
+AT = 3.289E4	NQSMOD = 0	WL = 0
+WLN = 1	WW = 0	WWN = 1
+WWL = -3.26045E-20	LL = 0	LLN = 1
+LW = 0	LWN = 1	LWL = 0

+CAPMOD = 1	CGDO = 8.0E-11	CGSO = 8.0E-11
+CGBO = 3.35E-10	CJ = 5.1E-4	PB = 0.9
+MJ = 0.51	CJSW = 2.7E-10	MJSW = 0.35
+AF = 1	KF = 5.0E-30	JS = 1E-3
+LIS = 2	DIOLEV = 2	
+HDIF=1.25e-6	ACM=2	

ทรานซิสเตอร์ชนิดผลของสนามไฟฟ้า NMOS

.MODEL NA NMOS LEVEL = 7

+TNOM = 27	TOX = 1.6E-8	XJ = 2.5E-7
+NCH = 1.7E17	NSUB = 4E16	VTH0 = 0.64
+K1 = 0.8219166	K2 = -8.54312E-3	K3 = 11.1089581
+K3B = -1.9786631	W0 = 1E-6	NLX = 3.751355E-8
+DVT0W = 0	DVT1W = 0	DVT2W = -0.032
+DVT0 = 5.2254747	DVT1 = 0.590721	DVT2 = -0.05
+VBM = -5	U0 = 635.6142994	UA = 1.983902E-9
+UB = 1E-21	UC = 4.667652E-11	VSAT = 9.5E4
+A0 = 0.9331753	AGS = 0.1339124	B0 = 0
+B1 = 0	KETA = -2.746786E-5	A1 = 0
+A2 = 1	RDSW = 1.573286E3	PRWG = 6.719929E-6
+PRWB = -1E-3	WR = 1	WINT = -2.4E-8
+LINT = 8.57042E-8	DWG = -1.268839E-8	DWB = 1.654199E-8
+VOFF = -0.15	NFACTOR = 0.6887273	CIT = 0
+CDSC = -1E-4	CDSCD = 0	CDSCB = 2E-3
+ETA0 = 0.08	ETAB = -0.07	DSUB = 0.56
+PCLM = 1.0175962	PDIBLC1 = 0.032818	PDIBLC2 = 2.506552E-3
+PDIBLCB = -1E-6	DROUT = 0.6067512	PSCBE1 = 3.356583E8
+PSCBE2 = 5E-5	PVAG = 0.0168906	DELTA = 0.01
+ALPHA0 = 5E-7	BETA0 = 26	RSH = 60
+MOBMOD = 1	PRT = 159.2464225	UTE = -1.9522848
+KT1 = -0.4126334	KT1L = 7.244799E-9	KT2 = 2.671323E-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

+UA1 = 8.353648E-11	UB1 = -2.12098E-19	UC1 = -5.6E-11
+AT = 3.3E4	NQSMOD = 0	WL = 0
+WLN = 1	WW = 0	WWN = 1
+WWL = -5.30182E-20	LL = 0	LLN = 1
+LW = 0	LWN = 1	LWL = 0
+AF = 1	KF = 3E-28	CAPMOD = 1
+CGDO = 3E-10	CGSO = 3E-10	CGBO = 3.35E-10
+CJ = 4.25E-4	PB = 0.73	MJ = 0.35
+CJSW = 2.1E-10	PBSW = 0.8	MJSW = 0.21
+JS = 1E-3	LIS = 2	DIOLEV = 2
+HDIF=1.25e-6	ACM=2	



แบบจำลองระดับ 7 เทคโนโลยี 1.2 ไมครอน

ทรานซิสเตอร์ชนิดผลของสนามไฟฟ้า PMOS

```

.MODEL CMOSP PMOS (                                LEVEL = 7
+VERSION = 3.1                                     TNOM = 27                                     TOX = 2.92E-8
+XJ = 3E-7                                          NCH = 2.4E16                                  VTH0 = -0.7950835
+K1 = 0.4349707                                    K2 = -1.664947E-6                             K3 = 12.3630753
+K3B = -2.0159241                                  W0 = 7.437757E-7                              NLX = 5.312796E-7
+DVT0W = 0                                          DVT1W = 0                                      DVT2W = 0
+DVT0 = 0.8641974                                  DVT1 = 0.3417142                              DVT2 = -0.1204689
+U0 = 267.1892393                                  UA = 4.825883E-9                               UB = 1.020281E-20
+UC = -8.94822E-11                                 VSAT = 1.281286E5                              A0 = 0.3146602
+AGS = 0.1514878                                   B0 = 4.87416E-6                                B1 = 5E-6
+KETA = 3.644966E-3                                A1 = 0                                          A2 = 1
+RDSW = 1.66657E3                                  PRWG = 0.0109581                              PRWB = -0.2096118
+WR = 1                                             WINT = 7.733708E-7                             LINT = 5.420006E-8
+XL = 0                                             XW = 0                                          DWG = -3.06519E-8
+DWB = 2.745739E-8                                 VOFF = -0.0844961                             NFACTOR = 0
+CIT = 0                                            CDSC = 0                                        CDSCD = 0
+CDSCB = 3.917187E-5                               ETA0 = 0.0110881                              ETAB = 1.11372E-3
+DSUB = 0.0125851                                  PCLM = 14.2292554                              PDIBLC1 = 0.0943275
+PDIBLC2 = 1.43959E-3                              PDIBLCB = 4.381676E-4                         DROUT = 0.5221659
+PSCBE1 = 2.751073E10                              PSCBE2 = 7.513178E-9                          PVAG = 1.6449348
+DELTA = 0.01                                      MOBMOD = 1                                     PRT = 0
+UTE = -1.5                                         KT1 = -0.11                                    KT1L = 0
+KT2 = 0.022                                       UA1 = 4.31E-9                                  UB1 = -7.61E-18
+UC1 = -5.6E-11                                    AT = 3.3E4                                     WL = 0
+WLN = 1                                             WW = 0                                          WWN = 1
+WWL = 0                                            LL = 0                                          LLN = 1
+LW = 0                                             LWN = 1                                       LWL = 0
+CAPMOD = 2                                         XPART = 0.4                                    CGDO = 1.91E-10

```

+CGSO = 1.91E-10	CGBO = 0	CJ = 3.015962E-4
+PB = 0.7677824	MJ = 0.4479427	CJSW = 1.878535E-10
+PBSW = 0.99	MJSW = 0.1047647	PVTH0 = 0.0342026
+PRDSW = -474.3188713	PK2 = 4.910728E-3	WKETA = 4.01125E-3
+LKETA = -0.0372854)		
*		

ทรานซิสเตอร์ชนิดผลของสนามไฟฟ้า NMOS

```
.MODEL CMOSN NMOS (
                                LEVEL = 7
+VERSION = 3.1                 TNOM = 27                 TOX = 2.92E-8
+XJ = 3E-7                     NCH = 7.5E16                VTH0 = 0.5575127
+K1 = 0.8662582                K2 = -0.0579305            K3 = 3.161667
+K3B = -1.3051065              W0 = 2.290297E-7           NLX = 1E-8
+DVT0W = 0                     DVT1W = 0                 DVT2W = 0
+DVT0 = 0.995227              DVT1 = 0.3182465          DVT2 = -0.15
+U0 = 695.8949435             UA = 2.497209E-9           UB = 5.873701E-21
+UC = 4.949532E-11            VSAT = 1.123985E5          A0 = 0.6756406
+AGS = 0.1259048              B0 = 1.284662E-6           B1 = 5E-6
+KETA = -7.01395E-3           A1 = 0                     A2 = 1
+RDSW = 2.697196E3            PRWG = -0.0448255          PRWB = -0.0221557
+WR = 1                       WINT = 7.071274E-7         LINT = 2.315724E-7
+XL = 0                       XW = 0                     DWG = -2.559821E-8
+DWB = 3.258557E-8            VOFF = -3.7552E-3          NFACTOR = 0.9925052
+CIT = 0                      CDSC = 0                   CDSCD = 0
+CDSCB = 0                    ETA0 = 0.212761            ETAB = -0.1249715
+DSUB = 0.8988941            PCLM = 0.694365           PDIBLC1 = 0.0563943
+PDIBLC2 = 0.0167339          PDIBLCB = -9.979106E-4     DROUT = 0.4215252
+PSCBE1 = 6.433222E8          PSCBE2 = 2.831254E-9       PVAG = 0.0217659
+DELTA = 0.01                 MOBMOD = 1                 PRT = 0
+UTE = -1.5                   KT1 = -0.11                KT1L = 0
+KT2 = 0.022                  UA1 = 4.31E-9              UB1 = -7.61E-18
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

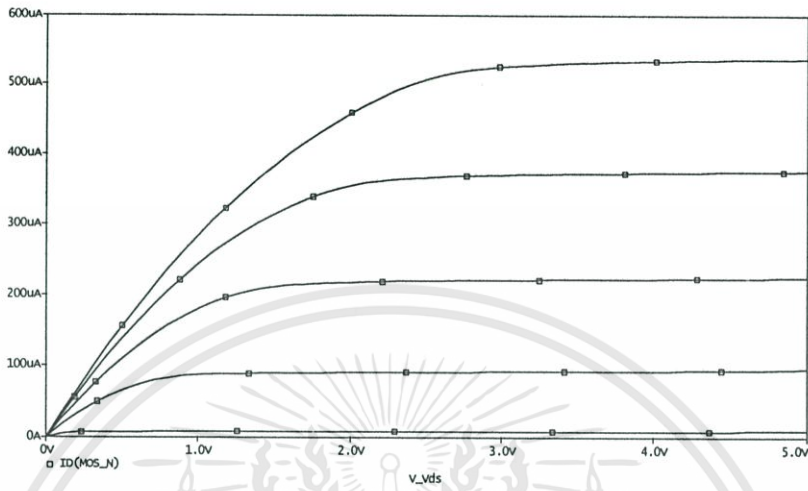
+UC1 = -5.6E-11	AT = 3.3E4	WL = 0
+WLN = 1	WW = 0	WWN = 1
+WWL = 0	LL = 0	LLN = 1
+LW = 0	LWN = 1	LWL = 0
+CAPMOD = 2	XPART = 0.4	CGDO = 1.91E-10
+CGSO = 1.91E-10	CGBO = 0	CJ = 2.844595E-4
+PB = 0.9833772	MJ = 0.5298922	CJSW = 1.420794E-10
+PBSW = 0.99	MJSW = 0.1	PVTH0 = -0.013178
+PRDSW = -216.757313	PK2 = -8.503019E-3	WKETA = 1.586088E-3
+LKETA = -0.0144263)		

*

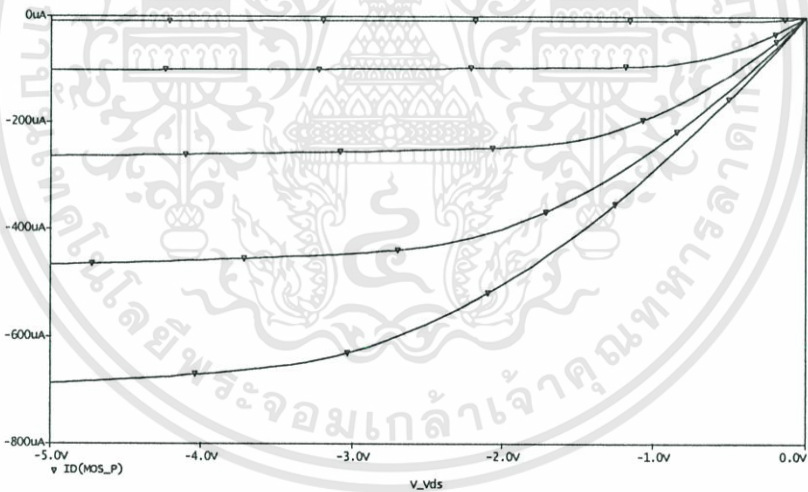




คุณสมบัติทางไฟฟ้าทางด้านค่ากระแสเดรนซอส และแรงดันเดรนซอส, คุณลักษณะถ่ายโอนระหว่างกระแสเดรนและแรงดันเกตซอส, ของแบบจำลอง BSIM3 0.5 ไมครอน และความถี่ปฏิบัติงานของทรานซิสเตอร์ MOSFET ชนิด Enhancement ทั้ง ชนิด N และ P แสดงได้ดังรูป



(ก)



(ข)

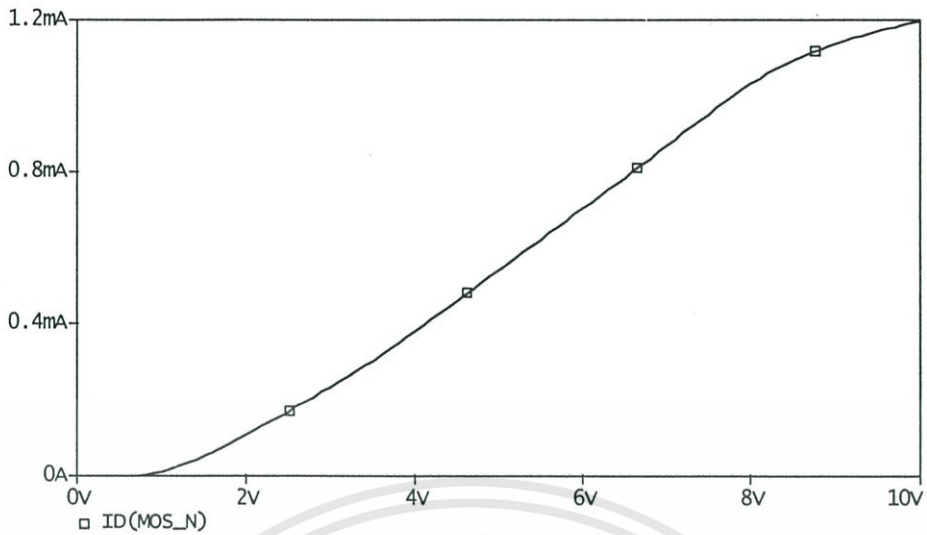
รูปที่ 1 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันระหว่างขั้วเดรนและซอส ที่แรงดันขั้วเกตค่าต่างๆ

(ก) ทรานซิสเตอร์ชนิด N-channel

(ข) ทรานซิสเตอร์ชนิด P-channel

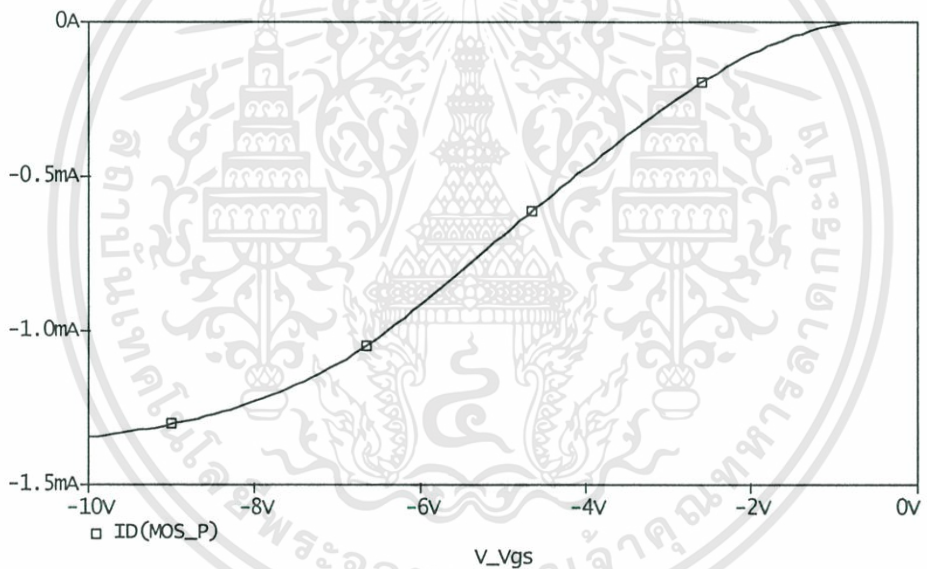
ค่าแรงดันที่ป้อนเข้าขั้วเกตมีค่าตั้งแต่ 1 โวลต์ ถึง 5 โวลต์ สำหรับทรานซิสเตอร์ชนิด N และมีค่าตั้งแต่ -1 โวลต์ ถึง -5 โวลต์ สำหรับทรานซิสเตอร์ชนิด P

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



V_Vgs

(ก)



V_Vgs

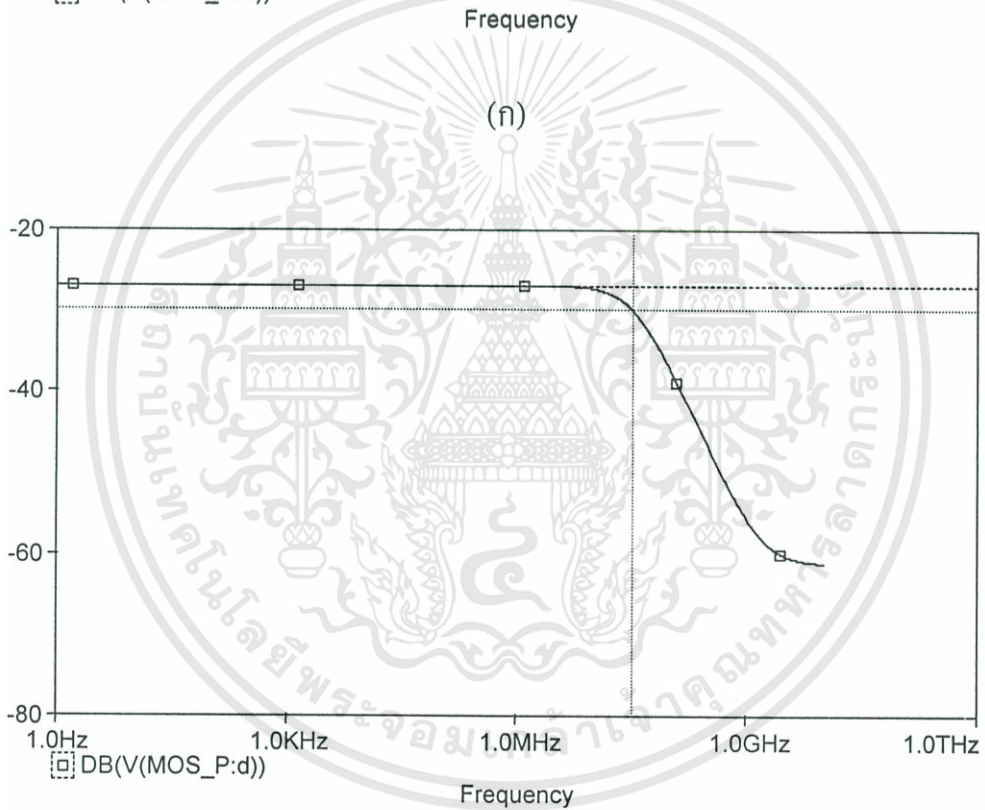
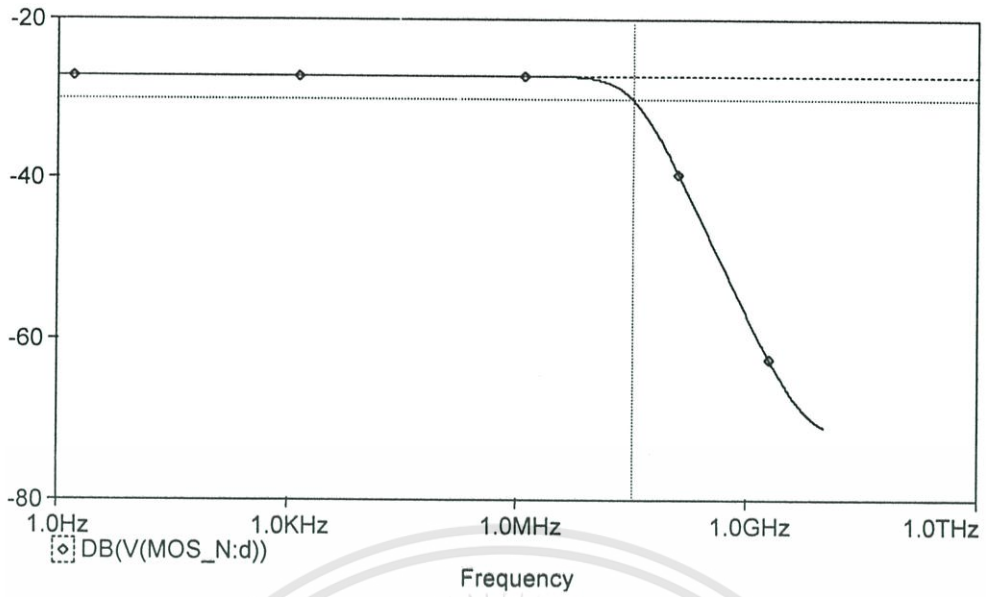
(ข)

รูปที่ 1 ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันระหว่างขั้วเกตของส

(ก) ทรานซิสเตอร์ชนิด N-channel

(ข) ทรานซิสเตอร์ชนิด P-channel

ค่าแรงดันที่ป้อนเข้าขั้วเกตมีค่าตั้งแต่ 0 โวลต์ ถึง 10 โวลต์ สำหรับทรานซิสเตอร์ชนิด N และมีค่าตั้งแต่ 0 โวลต์ ถึง -10 โวลต์ สำหรับทรานซิสเตอร์ชนิด P และค่าแรงดันที่จ่ายที่ขั้วเดรนมีค่าเท่ากับ 6 โวลต์



(ข)

รูปที่ 1 ความสัมพันธ์ระหว่างความถี่ของสัญญาณแรงดันขั้วเกตและค่าเดซิเบลของแรงดันระหว่างขั้วเดรนและซอส

(ก) ทรานซิสเตอร์ชนิด N-channel

(ข) ทรานซิสเตอร์ชนิด P-channel



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



IEEE

Networking the World

2000 TENCON PROCEEDINGS

137

Intelligent Systems and Technologies for the New Millennium

Volume I

Venue

Renaissance-New World Hotel
Kuala Lumpur
Malaysia

Date

24th-27th September 2000

Co-Sponsor



Sponsor

IEEE Region 10
(Asia Pacific)

Official Carrier



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้นำไปเผยแพร่หรือแจกจ่ายถึงมือของบุคคลอื่นโดยไม่ได้รับอนุญาต
IEEE CATALOG NUMBER: 00CH37119

CMOS Tunable Transresistance Amplifier

Jirawath PARNKLANG
Dept. of Electronics
Faculty of Engineering,
King Mongkut's Institute of
Technology Ladkrabang
Bangkok, Thailand, 10520
e-mail : kpjirawa@kmitl.ac.th

Vanchai RIEWRUJA
Dept. of Control Engineering
Faculty of Engineering
King Mongkut's Institute of
Technology Ladkrabang,
Bangkok, Thailand, 10520
e-mail: vanchai@cs.eng.kmitl.ac.th

Attaya JULPRAPA
Dept. of Control Engineering
Faculty of Engineering
King Mongkut's Institute of
Technology Ladkrabang,
Bangkok, Thailand, 10520
e-mail : attaya@cs.eng.kmitl.ac.th

Abstract: A tunable wideband linear CMOS transresistance (R_m) amplifier is proposed and analyzed. The proposed circuit is consisted of the positive current mirror cascode with negative current mirror. The input and output impedance of the circuit are not so good to be the R_m amplifier. So, the output driver circuits with low output impedance and the negative feedback circuits are used for reduce the input and output impedance, increase bandwidth and enhance the linearity of the R_m circuit. The gain of the circuit can be also tuned by this shunt – shunt negative feedback.

I. INTRODUCTION

The transresistance amplifier (R_m) is one of the most important circuit building blocks of the analog circuit systems. But the transconductance amplifier (G_m), which is widely used as the basic VLSI circuit block [1]-[5], can substitute this circuit. The transresistance amplifier transfer characteristic is form by V_{out}/I_{in} , which is opposite to the transconductance amplifier. The transresistance amplifier can be applied in many circuit systems such as the analog divider/multipliers and continuous time filters as shown in fig. 1.



Fig. 1. The transresistance-capacitor (R_m - C) based differentiator

The basic transresistance-capacitor-building block realizing a differentiation function by cascading a floating capacitor before the R_m amplifier. Transresistance amplifier can application as same as the transconductance amplifier with more electrical efficiency. By their characteristic, low input and output impedance, make the amplifier operation frequency higher than the circuit, which is used G_m amplifier

II. PRINCIPAL OF OPERATION

Fig. 2 shows the proposed transresistance (R_m) amplifier cell.

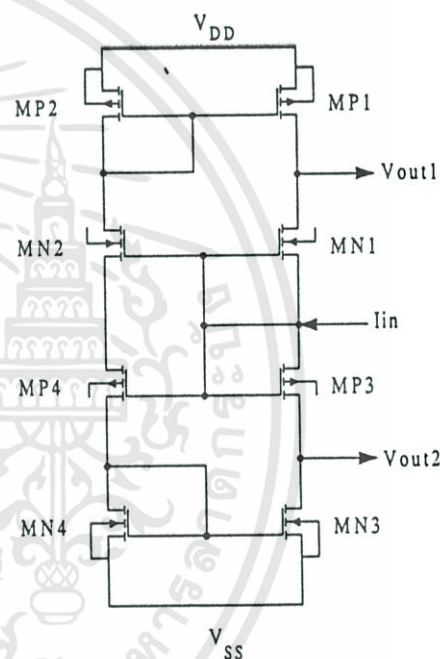


Fig. 2 The R_m amplifier cell

The MP1 and MP2 is connect to be the simple current mirror.[7] This current mirror is cascode with the MN1 connect with MN2, which is the modified current mirror, as the Wilson current source. The MP3, MP4 and MN3, MN4 are connected the same as mention before too. In the same connecting between of MP1, MP2, MN1, MN2 and MP3, MP4, MN3, MN4, then we would like to describe this circuit only one part. The output voltage (V_{out1} and V_{out2}) of this circuit is described by following equation.

$$\begin{aligned} V_{out1} &= V_{DD} - V_{dsMP1} & (1) \\ \text{And } V_{out2} &= V_{SS} + V_{dsMN3} & (2) \end{aligned}$$

The V_{dsMP1} and V_{dsMN3} is the output voltage of the simple current mirror given by $V_{ds(sat)} \geq V_{GS} -$

V_i . The V_{dsMP1} is equal to the V_{dsMP2} , which is controlled by the current that flow to the MN2. And also the current I_{IN} and the current of the MN1 control the current of the MN2. The operating of the V_{dsMN3} is the same as the V_{dsMP1} so the input current controls the V_{out2} too. The transfer function simulation result of the V_{out1} and V_{out2} of the Rm amplifier circuit in fig.2. is shown in fig.3.

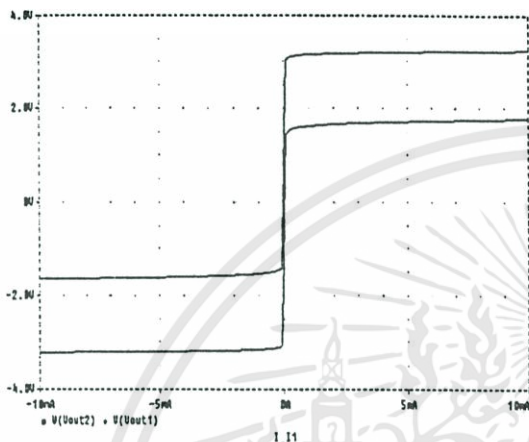


Fig.3 The simulation result of the V_{out1} and V_{out2}

The input impedance of this circuit is form by following equation

$$r_{in} = \frac{\left(\frac{1}{g_{mn1}} + r_{dsMP1} \right) \left(\frac{1}{g_{mp3}} + r_{dsMN3} \right)}{\left(\frac{1}{g_{mn1}} + r_{dsMP1} \right) + \left(\frac{1}{g_{mp3}} + r_{dsMN3} \right)} \quad (3)$$

And the output impedance of the Rm cell is

$$r_{out1} = \frac{(r_{dsMP1}) \left(\frac{1}{g_{mn1}} + \frac{1}{g_{mp3}} + r_{dsMN3} \right)}{(r_{dsMP1}) + \left(\frac{1}{g_{mn1}} + \frac{1}{g_{mp3}} + r_{dsMN3} \right)} \quad (4)$$

The input and output impedance from (3) and (4) of the Rm circuit cell are high. The low output impedance output driver circuit is essential to be used. And also from fig. 3, the output voltage of the Rm is not linear to the input current. The output voltage of the circuit is saturate at the supply voltage (the gain (rm) of the circuit is high). This non-linear and input/output impedance problems can be solved by shunt – shunt feedback network. The feedback network is used for reduce the input and output impedance, increase bandwidth and enhance the linearity of the Rm circuit. The gain of the circuit can be also tuned by this shunt – shunt negative feedback. [8] [9] The complete circuit of Rm amplifier with common source feedback network and output push-pull driver circuit is shown in fig. 4. The bias current (I_{bias}) can tune the gain of the feedback network (β). The I_{bias} is the current to control the resistant of the MPF2

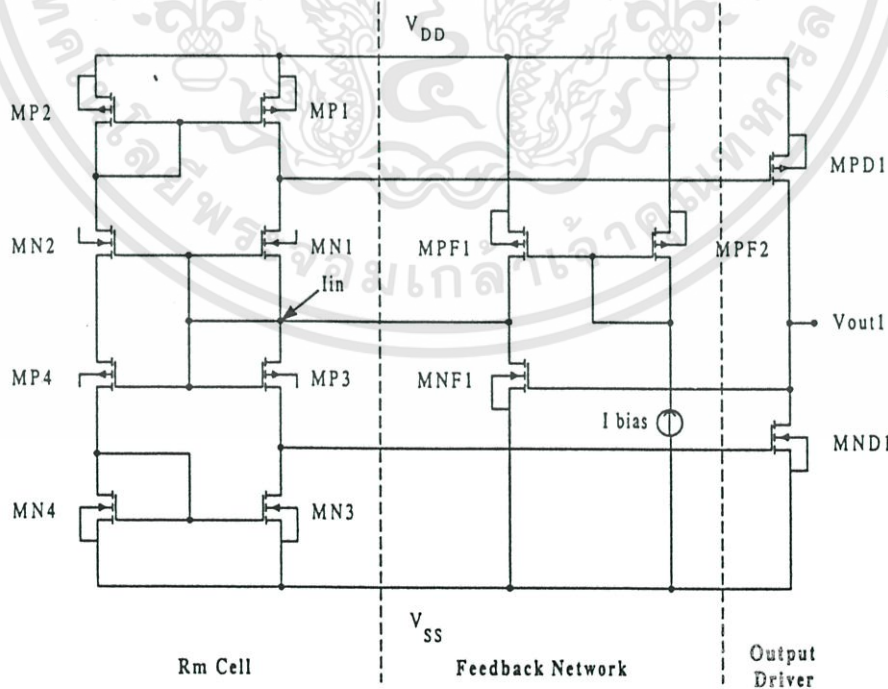


Fig. 4 The Rm amplifier with tunable rm by adjusting the feedback gain

The input and output impedance of the R_m amplifier are reduced by the factor $(1+A\beta)$. For this R_m amplifier, the gain rm can, therefore, be express as:

$$rm = \frac{1}{g_{MNF1}(r_{dsMNF1} // r_{dsMPF1})} \quad (5)$$

The SPICE simulation result of the transfer function (V_{out}/I_{in}) of the R_m amplifier in fig. 4. is shown in fig.5.

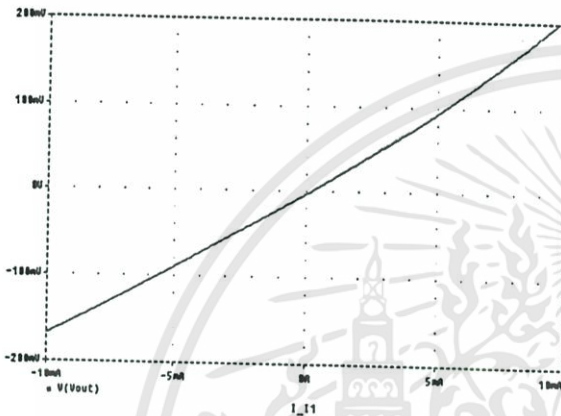


Fig. 5. The transfer function of the propose R_m amplifier

The SPICE simulation result of the frequency response ($db(V_{out}/I_{in})$ & frequency) of the proposed R_m amplifier is shown in fig.6.

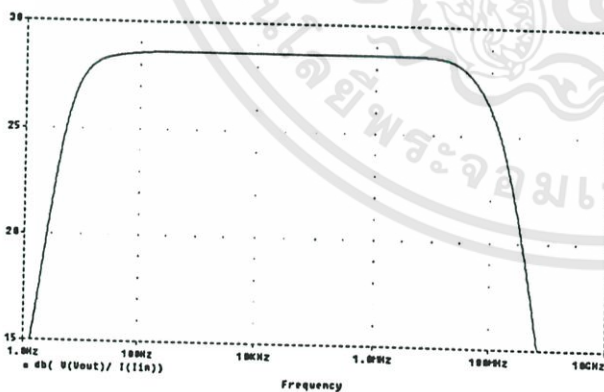


Fig.6. The frequency response of the R_m amplifier

III. CONCLUSION

A tunable wideband linear CMOS transresistance (R_m) amplifier is presented. The proposed circuit is consisted of the positive current

mirror cascode with negative current mirror, the push – pull output driver and the common source feedback network. The input and output impedance of the circuit are low because the output driver circuits with low output impedance and the negative feedback circuits are used. It also increases bandwidth and enhances the linearity of the R_m circuit. The I_{bias} that control the gain of the shunt – shunt negative feedback can also tune the gain of the R_m amplifier circuit.

IV. REFERENCES

- [1] B. gilbert, "A new wide – band amplifier technique," *IEEE J. Solid – State Circuits*, vol. SC-3, pp. 353 – 365, Dec. 1968
- [2] R. Caprio, "Precision differential voltage – current convertor," *IEE Electron. Lett.*, vol. 9, pp. 147 – 148, Mar. 1973
- [3] R. J. Van De :Oassche, "A wide – band monolithic instrumentation amplifier," *IEEE J. Solid – State Circuits*, vol.SC – 10, pp. 424 – 431, Dec. 1975
- [4] A. Negungadi and T. R. Viswanathan, "Desing of linear CMOS transconductance elements," *IEEE Trans. Circuits Syst.*, vol. CAS – 31, pp. 891 – 894, Oct. 1984
- [5] F. Krummenacher and N. Joehl, "A 4 – MHz CMOS continuous – time filter with on – chip automatic tuning," *IEEE J. Solid – State Circuits*, vol. 23, pp 750 – 758 , June 1988
- [6] K. Kimura, " A dynamic bias current technique for a bipolar exponential – law element and a CMOS square – law element usable with low supply voltage," *IEICE Trans. Fundamental*, vol. E77 – A, pp. 1922 – 1928, Nov. 1994
- [7] P.R. Gray and R. G. Meyer, "Analysis and Design of Analog Integrated Circuits." New York: Wiley, 1984
- [8] Sedra and Smith, "Microelectronic Circuits" 4th ED.,Oxford University Press, 1998
- [9] David A. Johns and Ken Martin, "Analog Integrated Circuit Design" John Wiley & Sons, Inc.1997



ISIE 2001

2001 IEEE International Symposium on Industrial Electronics Proceedings

June 12-16, 2001
Paradise Hotel, Pusan, KOREA

Vol. II



<http://home.pusan.ac.kr/~isie2001>

Sponsored by



มหาวิทยาลัยที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษา
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างถึง

Vanchai RIEWRUJA Jirawath PARNKLANG Attaya JULPRAPA

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang
Bangkok, Thailand, 10520
Email; kpjirawa@kmitl.ac.th

ABSTRACT

A new signal power amplifier is presented in this paper. The proposed circuit is consisted of the new design of transresistance amplifier cell connecting with the common source negative feedback and the output driver circuit. The input and output impedance of the circuit is low because the negative feedback and output driver circuit are used. The voltage buffer is use for the output driver circuit. The new transresistance amplifier is found to have a constant bandwidth independent of gain in most close-loop configurations. The feedback network particular increased bandwidth and enhances the linearity of the transresistance amplifier. The biasing current of this shunt-shunt common source negative feedback can also tune the gain of the close-loop circuit configuration. In this work has shown an experimental result of the fundamental transresistance amplifier by used the commercial integrated circuits compared to the simulation result. And this confirms that the new design of transresistance amplifier is useable.

1. INTRODUCTION

In recent years, the signal processing extends to the higher frequency, the circuit designers are finding that the traditional design methods which bases on the voltage operational amplify are no longer adequate. It is well known that a voltage mode traditional operational amplifier has a bandwidth, which is depends on the close-loop voltage gain. The attempt to overcome this problem has led to a renewed interest in circuits, which operated in current mode [1]. A current amplifier, a transconductance amplifier and a transresistance amplifier, mostly known works in a current mode. A related device (the current feedback op-amp) has recently become commercially available. The widely used transconductance amplifier is the one that appropriates to drive a capacitive load only. And in this paper we proposed the transresistance amplifier that suit for amplify signal from the devices that have a characteristic as a current source such as inductor and capacitor. Transresistance amplifiers working from capacitive sources such as photodiodes are difficult to implement with conventional voltage feedback op-amps. Because of their input impedance are high. And transresistance amplifiers employ current processing techniques to improve dynamic speed capability and particular feature of these designs is their ability to provide a constant bandwidth virtually independent of

closed-loop gain. Normally, the differential input transresistance amplifier is more useful circuit building block. The basic block diagram of the operational transresistance amplifier (OTRA) can show in follow figure.

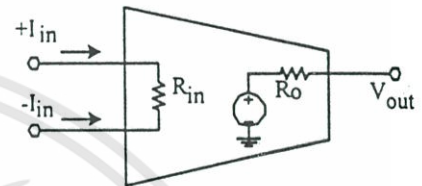


Fig. 1 Equivalent circuit of an operational transresistance amplifier (OTRA)

The operational transresistance amplifier (OTRA) is one of the most important circuit building blocks of the analog circuit systems. In practice, the operational transconductance amplifier (OTA), which is widely used as the basic VLSI circuit block [2]-[4], can substitute by the operational transresistance amplifier. The operational transresistance amplifier transfer characteristic is form by V_{out}/I_{in} , which is opposite to the operational transconductance amplifier (OTA). The operational transresistance amplifier as shown in Fig. 1. can be applied in many circuit systems such as the analog divider/multipliers and continuous time filters. [6] – [8]. By their characteristic, low input and output impedance, make the amplifier frequency operation higher than the circuit, which is used the transconductance amplifier.

2. CIRCUIT DESCRIPTION AND SIMULATION RESULTS

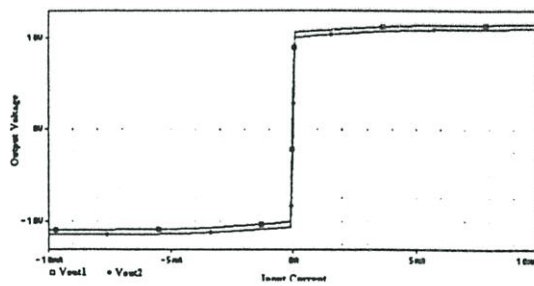
2.1 The operational transresistance amplifier

The operational transresistance amplifier (OTRA) can be described by followed.

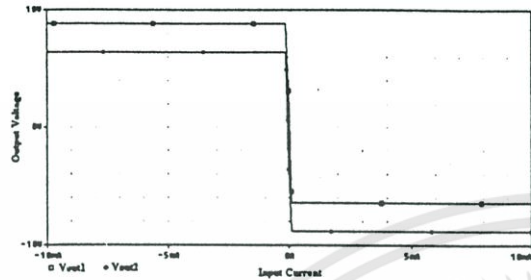
$$\begin{aligned} V_o(+) &= R_m(+)I(+) \\ V_o(-) &= R_m(-)I(-) \end{aligned} \quad (1)$$

Obviously, from the above equation, both negative and positive input terminals are virtually grounded, and the output voltage is the different of the two input currents multiplied by transresistance gain (R_m). From these relation. We proposed the new

10V to -10V-supply voltage. And the input current is varied from -10mA to 10mA as the simulation conditions of Pspice. Figure 5 is shown the result of the output signal compared to input signal measuring by oscilloscope.



(a)

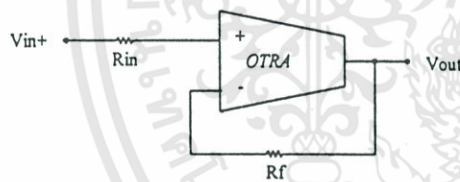


(b)

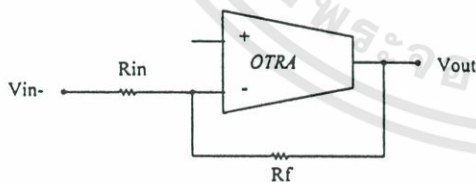
Fig.3 The simulation result of the V_{out1} and V_{out2}

- a) Noninverting input
- b) Inverting input

For the simulation of the circuit in figure 2 by used level2 model parameter of CMOS technology, the voltage supply (V_{DD} and V_{SS}) is 10V and -10V. And the input current is varied from -10mA to 10mA. The R_m amplifier is connected as a noninverting amplifier and an inverting amplifier, which is shown in figure 4.



(a) Noninverting amplifier



(b) Inverting amplifier

Fig. 4 Basic application of the R_m amplifier

For the experimentation of the noninverting transresistance circuit in figure 2 we used MC14007UB CMOS integrated circuit to implement. The circuit has

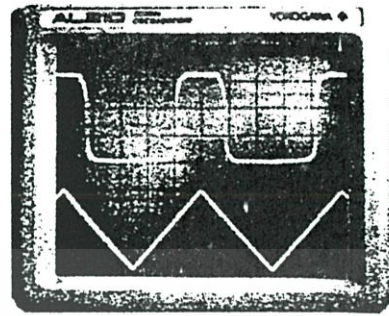


Fig. 5 Output voltage of the transresistance amplifier

The result shows voltage output of the R_m amplifier in figure 2 that has characteristic like the simulation result from Pspice in figure 3.

The voltage gain of the inverting amplifier in basic configuration in figure 4 can be obtain by the basic POPI NFB (Parallel Output Parallel Input Negative Feedback) as

$$\frac{V_{out}}{V_{in}} = -\frac{R_m \frac{1}{R_{in}}}{1 + R_m \frac{1}{R_f}} \quad (8)$$

If $R_m \frac{1}{R_f}$ is greater than 1, the ideal voltage gain equal to $\frac{R_f}{R_{in}}$. And also the voltage gain of the noninverting amplifier can be obtain as

$$\frac{V_{out}}{V_{in}} = \frac{R_f}{R_{in}} \quad (9)$$

From the simulation results, it is found to have a large transresistance gain, about 80000 for noninverting input operation and about 70000 for inverting input operation. So we can use these feedback theory to find the close-loop gain and improve its characteristic. And the hand analysis of input and output impedance shown that the R_m amplifier have the input impedance is higher than the output impedance. To solve this problem we used a negative feedback to reduce the input impedance and enhance the linearity. To reduce the output impedance, the unity gain voltage buffers is used. Connecting of negative feedback network has shown in following figure.

2.2 A closed-loop operational transresistance amplifier

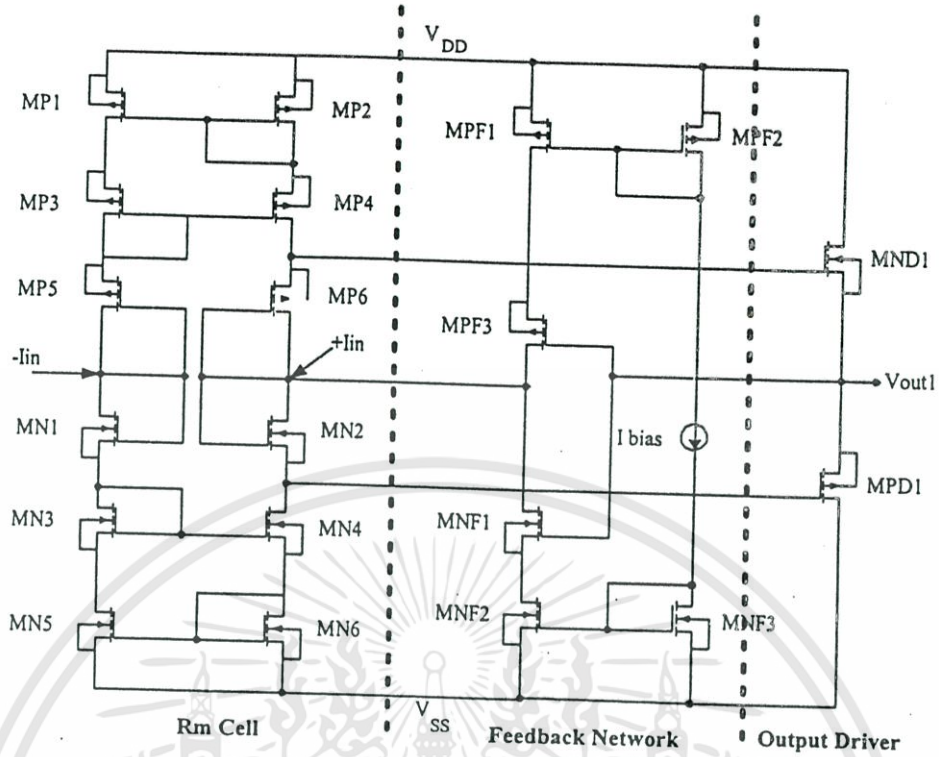


Fig.6 The complete OTRA

the feedback network part, it connect to the output stage from the output driver circuit and injected the current output of the feedback network part at the current input node of the fundamental Rm amplifier cell. Obviously, the gain of the fundamental OTRA is very high then we can evaluate that the gain of the closed-loop OTRA circuit is proportional to the gain of the feedback part ($A_F=1/F$). So the gain of the completed OTRA in the figure 6 can be express in following equation.

$$A_{out} = \frac{g_m}{(r_{dsMPF1} + r_{dsMPF3}) // (r_{dsMNF1} + r_{dsMNF2}) r_{in}} \quad (10)$$

r_{in} is input impedance of the feedback section

From (10) equation, when the current bias has been adjusted, it also adjusted the gain of the completed OTRA. The nearly unity gain voltage buffer is connected to reduce the output impedance. So the output impedance of the completed OTRA is equal to the next equation.

$$r_{out} = r_{dsMPD1} // r_{dsMND1} \quad (11)$$

The transfer characteristic of the completed transresistance amplifier has shown in the figure 6.

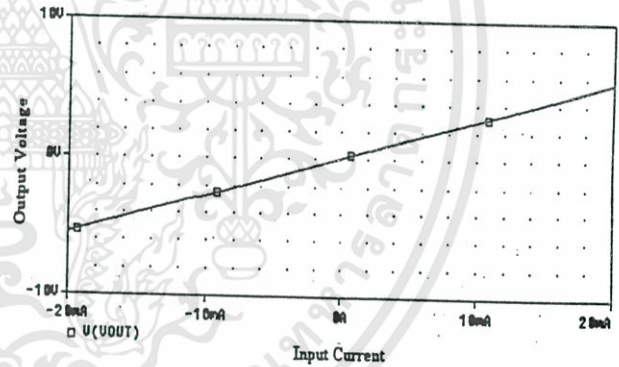


Fig.6 Transfer characteristic of the completed OTRA

In order to verify the constant bandwidth performance and the current tunable gain of the completed OTRA, the noninverting amplifier is selected to be simulated. We plotted a relative of frequency and gain in dB of the three different biasing currents (20 mA, 30mA and 40 mA.) at the feedback network. The below graph has shown that the high frequency cutoffs of the circuit are always at the same frequency. So the bandwidth of this circuit is a constant (does not depend on the close loop gain). The simulation result is shown in figure 7.

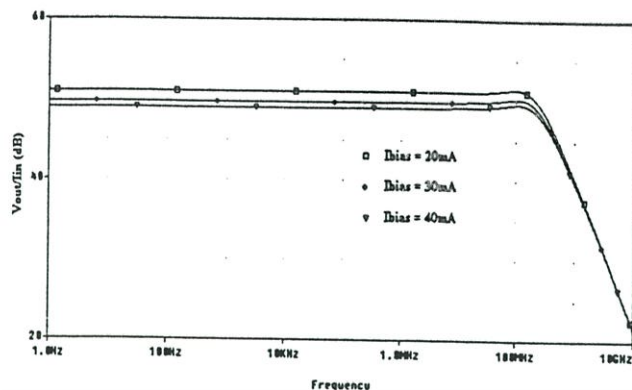


Fig. 7 The simulation result of the bandwidth

In process of simulation, we swept input current (I_{in}) and varied the biasing current (I_{bias}) in three values. The simulation result is shown that the bandwidth of noninverting amplifier is constant in every value of I_{bias} . It means that frequency response of this circuit is not depends on the gain of the circuit. And the gain of the circuit can tune easily by adjusting the biasing current. It is a good characteristic of this operational transresistance amplifier, which different from general operational amplifier.

3. CONCLUSION

In this work, the new CMOS operational transresistance amplifier has been presented. The simulation results have shown that this new circuit has the good electrical performances. The gain of the CMOS OTRA can be tunable by adjusts the I_{bias} of the negative feedback network. The bandwidth of this circuit is achieved high frequency. The signal processing circuits derived from this OTRA usually have a constant bandwidth by using the POPI negative feedback configurations. The simulation results, which confirm theoretical analysis, have been obtained. And the result of experimentation is the same as the simulation results.

4. REFERENCES

- [1] ALLEN, P, E, and HOLBERG, D, R, "CMOS analog circuit design" HRW. Inc Orlando, Florida 1987
- [2] B. gilbert, "A new wide – band amplifier technique," *IEEE J. Solid – State Circuits*, vol. SC-3, pp. 353 – 365, Dec. 1968
- [3] R. Caprio, "Precision differential voltage – current convertor," *IEE Electron. Lett.*, vol. 9, pp. 147 – 148, Mar. 1973
- [4] R. J. Van De :Oassche, "A wide – band monolithic instrumentation amplifier," *IEEE J. Solid – State Circuits*, vol.SC – 10, pp. 424 – 431, Dec. 1975
- [5] A. Negungadi and T. R. Viswanathan, "Desing of linear CMOS transconductance elements," *IEEE Trans. Circuits Syst.*, vol. CAS – 31, pp. 891 – 894, Oct. 1984

- [6] P.R. Gray and R. G. Meyer, "Analysis and Design of Analog Integrated Circuits." New York: Wiley, 1984
- [7] Sedra and Smith, "Microelectronic Circuits" 4th ED.,Oxford University Press, 1998
- [8] David A. Johns and Ken Martin, "Analog Integrated Circuit Design" John Wiley & Sons, Inc.1997

ประวัติผู้เขียน

นางสาว อรรธยา จุลประภา เกิดเมื่อวันที่ 27 ตุลาคม 2519 ที่จังหวัดกรุงเทพมหานคร สำเร็จการศึกษา วิทยาศาสตรบัณฑิต สาขาวิชาฟิสิกส์ประยุกต์ (โพลีเทคนิคอิเล็กทรอนิกส์) จาก สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เมื่อปีการศึกษา 2541



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้